



ชุดควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าโดยใช้ CPU
THE CPU CONTROLLED ON-OFF SWICTH



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

ภาควิชาเทคโนโลยีอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไปว่ากรณิดองทั้งสี่บ ลึกนึ่งห้วงเวปีให้ดัดแปลงเบื้อหา และต้องอ้างถึงเจ้าของเอกสารทกครั้งที่มีการนำไ้ใช้

หัวข้อปริญญาโท
 โดย
 อาจารย์ที่ปรึกษา
 ภาควิชา
 ปีการศึกษา

ชุดควบคุมการเปิดคอมพิวเตอร์ให้ทำโดยใช้ CPU
 นายพจน์ วรรณวโรทร
 นายสมปอง คงอยู่
 อาจารย์ประคิมฐ์ วัชรพิบูลย์
 เทคโนโลยีอุตสาหกรรม
 2536

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
 อนุมัติให้ปริญญาโทฉบับนี้ เป็นส่วนหนึ่งของการศึกษาคณะหลักสูตรปริญญา-
 วิศวกรรมศาสตรบัณฑิต

คณะกรรมการการสอบปริญญาโท

ประธานกรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

ชุดควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าโดยใช้ CPU
THE CPU CONTROLLED ON-OFF SWITCH

โดย นายพจน์ วรธวารุทธ
นายสมบอง คงอยู่

อาจารย์ที่ปรึกษา อาจารย์ประดิษฐ์ วัชรพิบูลย์

บทคัดย่อ

งานวิทยานิพนธ์นี้กล่าวถึงการออกแบบและการสร้างชุดควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าโดยใช้ไมโครโพรเซสเซอร์ ซึ่งชุดควบคุมนี้จะแบ่งการทำงานออกเป็น 2 ส่วนคือ ส่วนแรกเป็นการควบคุมการเปิดปิดอุปกรณ์ไฟฟ้า โดยมีสวิตช์ควบคุมแยกอิสระใช้สวิตช์ 1 ตัวควบคุมอุปกรณ์ไฟฟ้า 1 ชุด ส่วนที่ 2 เป็นการควบคุมการหรี่ไฟโดยใช้ไทรแอกเป็นตัวควบคุมแรงดัน และจะใช้สวิตช์ 2 ตัวทำหน้าที่ควบคุมการเพิ่มและลดแรงดัน ซึ่งการควบคุมทั้งสองส่วนนี้จะมีสวิตช์มาสเตอร์ 1 ตัว ทำหน้าที่ควบคุมการเปลี่ยนแปลงการทำงานทั้งระบบเพื่อให้อุปกรณ์กลับเข้าสู่สภาวะเริ่มทำงานใหม่

ABSTRACT

This thesis covers the design and creation for control the on-off switch of electrical device by use of Microprocessor. This CPU controller shall be separate onto two part, the first is the on-off controller of electrical device which use of a free switch and the other part it the level controller of voltage of electrical device which compose of TRIAC for voltage adjustment and two switch for control the increase or decrease of voltage. This two part shall use for control one electrical device and shall have one main switch for reset the operation of system into the initial stage of the operation. ศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1	ชุดควบคุมการทำงาน	หน้า.	1
1.1	บทนำ		1
1.2	คุณลักษณะพื้นฐาน		1
1.3	หน่วยความจำของ 8751		3
	1.3.1 หน่วยความจำโปรแกรม		3
	1.3.2 หน่วยความจำข้อมูล		4
1.4	รีจิสเตอร์ภายใน		5
	1.4.1 รีจิสเตอร์ที่เกี่ยวข้องกับแอดเดรส		5
	1.4.2 รีจิสเตอร์ใช้งานทั่วไป		7
	1.4.3 รีจิสเตอร์หน้าที่พิเศษ		8
1.5	พอร์ตอินพุตและเอาต์พุต		13
	1.5.1 การใช้งานพอร์ตเป็นการอินพุต		14
	1.5.2 การใช้งานพอร์ตเป็นการเอาต์พุต		15
1.6	ระบบอินเตอร์รัปต์		16
	1.6.1 การอินเตอร์รัปต์		16
	1.6.2 ประเภทของการอินเตอร์รัปต์		17
	1.6.3 โครงสร้างการอินเตอร์รัปต์		17
	1.6.4 ระดับความสำคัญของการอินเตอร์รัปต์		18
	1.6.5 การรีเซต		19
บทที่ 2	การออกแบบระบบชุดควบคุม		20
2.1	บทนำ		20
2.2	การออกแบบวงจรที่ต่อร่วมกับไอซี 8751		20
	2.2.1 การใช้พอร์ต		20
	2.2.2 การกำหนดสัญญาณ EA		20
	2.2.3 วงจรสร้างสัญญาณ Clock		21
	2.2.4 วงจรรีเซต		21

บทที่ 3	ชุดสร้างสัญญาณอินพุต	26
3.1	บทนำ	26
3.2	การออกแบบวงจรสร้างสัญญาณอินพุต	26
3.3	หลักการทางาน	27
บทที่ 4	ชุดควบคุมอุปกรณ์ไฟฟ้า	29
4.1	บทนำ	29
4.2	DRIVER	29
4.3	การออกแบบชุดควบคุมอุปกรณ์ไฟฟ้า	29
บทที่ 5	ชุดทวีไฟ	31
5.1	บทนำ	31
5.2	การออกแบบวงจร	31
5.2.1	วงจรเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก	31
5.2.2	วงจรสร้างสัญญาณทริก	32
บทที่ 6	ชุดแหล่งจ่ายไฟ	33
6.1	บทนำ	33
6.2	การออกแบบวงจร	33
	สรุปผลการออกแบบ	34
	ภาคผนวก	35
	เอกสารอ้างอิง	91

บทที่ 1

ชุดควบคุมการทำงาน

1.1 บทนำ

ในการออกแบบใช้ไมโครคอนโทรลเลอร์เบอร์ 8751 เป็นชุดควบคุม โดยภายในไอซีไมโครคอนโทรลเลอร์หนึ่งตัวจะประกอบด้วยหน่วยการทำงานหลักของระบบคอมพิวเตอร์ครบถ้วน เช่น หน่วยประมวลผลกลางหรือซีพียู (CPU) หน่วยความจำ พอร์ตในการติดต่อ หรือควบคุมอุปกรณ์ต่าง ๆ เป็นต้น ซึ่งหากว่าเป็นการใช้งานไมโครโปรเซสเซอร์ทั่วไปก็จะต้องใช้ไอซีภายนอกมาประกอบเพื่อทำหน้าที่เหล่านี้ ดังนั้นจึงอาจกล่าวได้ว่าไมโครคอนโทรลเลอร์เป็นระบบคอมพิวเตอร์เพื่องานควบคุมที่สมบูรณ์ โดยบรรจุอยู่ภายในตัวไอซีเพียงหนึ่งตัวเท่านั้น

1.2 คุณสมบัติพื้นฐาน

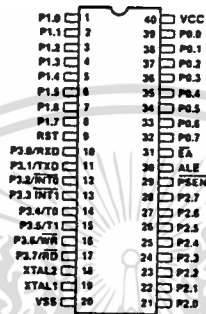
หน่วยการทำงานพื้นฐานของไมโครคอนโทรลเลอร์ ประกอบด้วย

- หน่วยประมวลผลกลางขนาด 8 บิต
- หน่วยประมวลผลสำหรับข้อมูลแบบบิต (Boolean Processor)
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำโปรแกรม 64 กิโลไบต์
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำข้อมูล 64 กิโลไบต์
- หน่วยความจำโปรแกรมภายในขนาด 4 กิโลไบต์ แบบ EPROM
- หน่วยความจำแบบ RAM ภายในจำนวน 128 ไบต์
- พอร์ตอินพุต/เอาต์พุตแบบขนานจำนวน 32 เส้น ซึ่งสามารถแยกทำงานได้อย่างอิสระ
- วงจรนับ/จับเวลาขนาด 16 บิต จำนวนสองวงจร
- วงจรสื่อสารแบบอนุกรมแบบฟูลดูเพล็กซ์ (Full Duplex)
- วงจรควบคุมการอินเตอร์รัปต์จากแหล่งกำเนิดสัญญาณ 6 ประเภท พร้อมกำหนดลำดับความสำคัญได้สองระดับ
- วงจรออสซิลเลเตอร์ภายใน

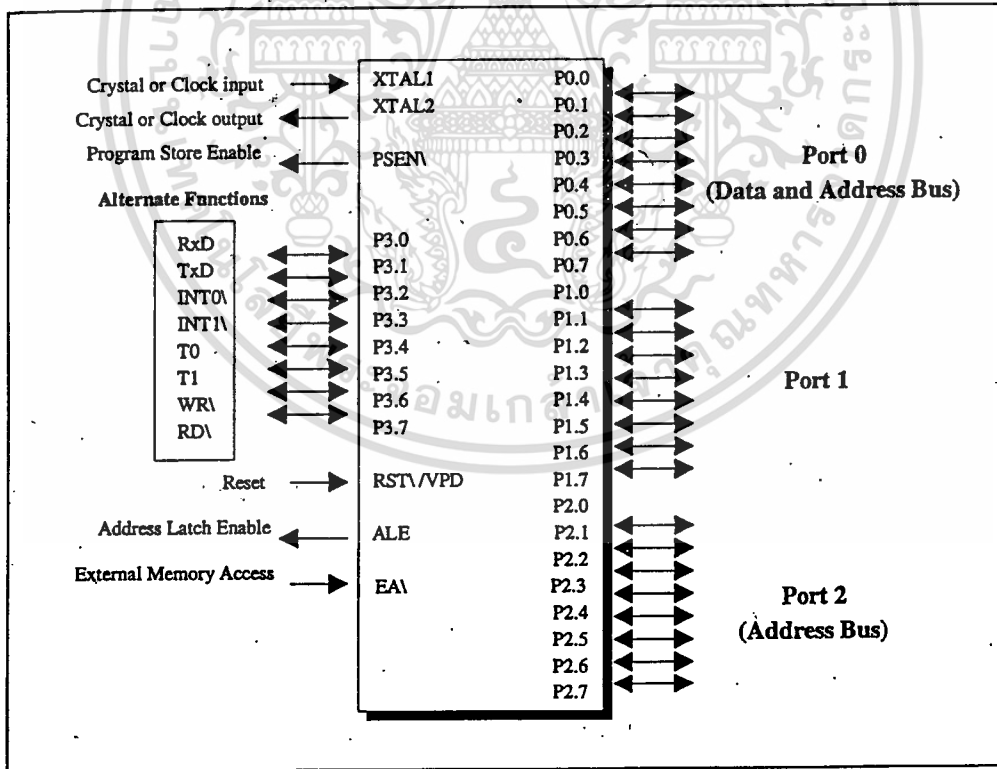
ไมโครคอนโทรลเลอร์ที่ใช้มีรูปร่างของไอซีแบบ DIP ขนาด 40 ขา ดังรูป

1.1a ซึ่งแต่ละขาสัญญาณจะมีหน้าที่ที่ระบุชัดเจนตามสัญลักษณ์ที่อยู่กำกับในแต่ละขา

อย่างไรก็ตามจะมีบางขาสัญญาณที่อาจจะมึหน้าทีได้มากกว่าหนึ่งอย่าง (ซึ่งเขียนกำกับไว้ว่า Alternate Functions ในรูปที่ 1.1b) ซึ่งจะไม่สามารถใช้งานในเวลาเดียวกันได้ ตัวอย่างเช่นขาสัญญาณบิต 0 ของพอร์ต 3 (ใช้ตัวย่อเป็น P3.0) อาจจะใช้เป็นขาสัญญาณเอาต์พุต/อินพุตตามปกติ หรืออาจทำหน้าที่เป็นขาสัญญาณอินพุตของข้อมูลสื่อสารแบบอนุกรม (RxD) ำให้กับวงจรสื่อสารแบบอนุกรมของ 8751ได้ ซึ่งการกำหนดว่าจะทำงานในลักษณะใดก็ขึ้นอยู่กับกรเชื่อมต่อวงจรเข้ากับขาสัญญาณและโปรแกรมควบคุมของระบบนั้น



รูปที่ 1.1a รูปร่างและขาสัญญาณของไอซี 8751



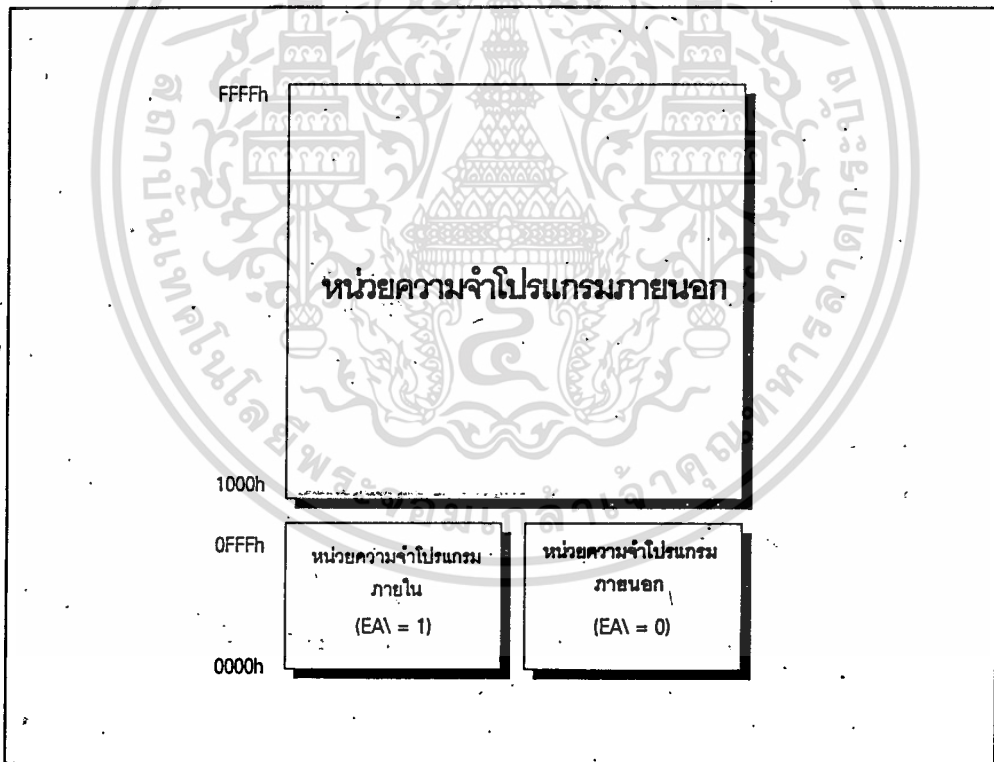
รูปที่ 1.1b การกำหนดหน้าที่ขาสัญญาณของไอซี 8751

1.3 หน่วยความจำของ 8751

ไมโครคอนโทรลเลอร์ 8751 แยกการจัดการหน่วยความจำออกเป็นสองส่วนอย่างชัดเจน คือ หน่วยความจำโปรแกรม (Program Memory) และหน่วยความจำข้อมูล (Data Memory) หน่วยความจำทั้งสองนี้ มีหน้าที่ที่แตกต่างไปจากกัน และใช้วิธีการอ้างแอดเดรส สัญญาณการติดต่อแยกออกจากกัน

1.3.1 หน่วยความจำโปรแกรม

หน่วยความจำโปรแกรมของ 8751 เป็นบริเวณหน่วยความจำ สำหรับเก็บข้อมูลและคำสั่งใช้งานต่างๆ ซึ่งแม้ว่าจะไม่มีการจ่ายกระแสไฟฟ้าให้กับระบบ ข้อมูลเหล่านี้ก็ยังคงอยู่ไม่สูญหาย โครงสร้างของหน่วยความจำโปรแกรม มีลักษณะเช่นเดียวกับหน่วยความจำที่บรรจุอยู่ในไอซีหน่วยความจำประเภทต่าง ๆ เช่น หน่วยความจำแบบ ROM (Read Only Memory) หรือ EPROM (Erasable Programmable Read Only Memory) เป็นต้น



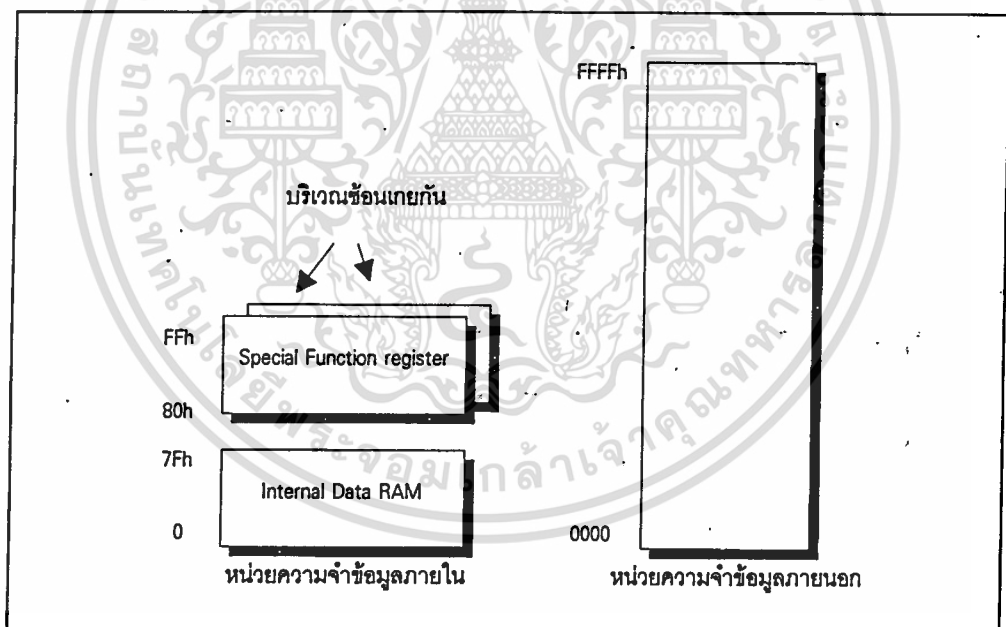
รูปที่ 1.2 การจัดพื้นที่หน่วยความจำโปรแกรมสำหรับไมโครคอนโทรลเลอร์ 8751

8751 สามารถอ่านข้อมูลหน่วยความจำโปรแกรมนี้ได้สูงสุดไม่เกิน 64 กิโลเบต และแยกประเภทของหน่วยความจำโปรแกรมเป็น 2 ลักษณะ ตามตา

แห่งของหน่วยความจำนั้น คือ หน่วยความจำโปรแกรมภายใน (Internal Program Memory) ซึ่งเป็นหน่วยความจำ EPROM ที่อยู่ภายในตัวไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำโปรแกรมภายนอก(External Program Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำมาทำหน้าที่เป็นหน่วยความจำมาทำหน้าที่เป็นหน่วยความจำโปรแกรมของระบบ ดังแสดงเป็นแผนภาพในรูปที่ 1.2

ขนาดหน่วยความจำโปรแกรมภายในของไมโครคอนโทรลเลอร์ 8751 มีหน่วยความจำแบบ EPROM ขนาด 4 กิโลไบต์ ข้อมูลที่จัดเก็บภายในนี้สามารถใส่แสงอุลตราไวโอเลตลบและนำกลับโปรแกรมใหม่ได้อีกครั้งหนึ่ง

ไมโครคอนโทรลเลอร์เบอร์ 8751 นี้ สามารถขยายให้ใช้งานหน่วยความจำภายนอกได้โดยกรณีที่มีหน่วยความจำโปรแกรมในอยู่แล้วการอ้างตำแหน่งแอดเดรสที่มีทั้งในหน่วยความจำโปรแกรมภายในและภายนอกนั้น จะต้องทำการควบคุมระดับลอจิกของสัญญาณ EA ในขณะนั้นด้วย



รูปที่ 1.3 การจัดพื้นที่หน่วยความจำข้อมูลสำหรับไมโครคอนโทรลเลอร์ 8751

1.3.2 หน่วยความจำข้อมูล

หน่วยความจำข้อมูล (Data Memory) ซึ่งโดยพื้นฐานแล้วเป็นหน่วย

ความจำ RAM สามารถเขียนหรืออ่านข้อมูลได้ (Read or Write Memory) ใช้สำหรับเก็บข้อมูลหรือตัวแปร ที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว ซึ่งโดยพื้นฐานแล้วหน่วยความจำข้อมูลจัดเป็นหน่วยความจำ RAM แบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟฟ้าให้กับระบบก็จะมีผลทำให้ข้อมูลที่จัดเก็บไว้ภายในหน่วยความจำนี้สูญหายไป พื้นที่ของหน่วยความจำข้อมูลของ 8751 นี้สามารถมีได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทออกเป็นสองลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำนั้น ตามลักษณะแผนภาพในรูปที่ 1.3 คือ หน่วยความจำโปรแกรมภายใน (Internal Data Memory) ซึ่งก็เป็น RAM ที่อยู่ภายในตัวไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำข้อมูลภายนอก (External Data Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำ RAM มาเพิ่มเติมเข้าไปในวงจร ลักษณะเดียวกับการนำ ไอซี EPROM มาใช้งานเป็นหน่วยความจำโปรแกรมนั่นเอง

1.4 รีจิสเตอร์ภายใน

ในความเป็นจริงแล้วรีจิสเตอร์อาจจะพิจารณาได้ว่าเป็นหน่วยความจำ RAM ประเภทหนึ่งที่อยู่ภายในไมโครคอนโทรลเลอร์ และสามารถนำข้อมูลเข้าไปเก็บไว้ในรีจิสเตอร์ หรืออ่านค่าข้อมูลนี้ออกมาในภายหลังได้ เช่นเดียวกับหน่วยความจำทุกประการ ความแตกต่างระหว่างหน่วยความจำ และรีจิสเตอร์ที่สำคัญเป็นลักษณะของการติดต่อจากหน่วยประมวลผลกลาง โดยหากว่าเป็นการติดต่อกับรีจิสเตอร์ก็จะมีจะรับชุดคำสั่งที่เกี่ยวกับชื่อของรีจิสเตอร์นั้นโดยตรง ไม่จำเป็นต้องให้ความสนใจว่าตำแหน่งของรีจิสเตอร์นั้นจะอยู่ที่บริเวณใด ซึ่งเป็นลักษณะที่ตรงข้ามกับหน่วยความจำภายในที่จะต้องระบุถึงตำแหน่งโดยชัดเจน นอกจากนั้นแล้วยังอาจมีชุดคำสั่ง บางอย่างที่สามารถดำเนินการได้ เฉพาะกับรีจิสเตอร์เท่านั้นด้วย หากจะจำแนกกลุ่มของรีจิสเตอร์ตามลักษณะของการนำไปใช้งานแล้วจะแยกออกได้ เป็นสามลักษณะคือ รีจิสเตอร์ที่เกี่ยวข้องกับแอดเดรส รีจิสเตอร์ใช้งานทั่วไป และรีจิสเตอร์ฟังก์ชันหน้าที่พิเศษ

1.4.1 รีจิสเตอร์ที่เกี่ยวข้องกับแอดเดรส (Address Registers)

รีจิสเตอร์ในกลุ่มนี้จะเป็นรีจิสเตอร์ขนาด 16 บิต ที่ใช้งานเพื่อเก็บข้อมูลแอดเดรส เป็นสำคัญโดยค่าที่อยู่ภายในแอดเดรสนี้ จะนำไปเป็นค่าของข้อมูลที่

สแต็กพอยน์เตอร์ (Stack Pointer)

เป็นรีจิสเตอร์ขนาด 8 บิต ทาหน้าที่เก็บตำแหน่งแอดเดรสหน่วยความจำของบริเวณที่ใช้งานเป็นสแต็ก (Stack) สำหรับเก็บข้อมูลแอกคิวมูลเตอร์รีจิสเตอร์ต่าง ๆ รวมทั้งข้อมูลจากโปรแกรม โดยปกติแล้วเมื่อทำการเริ่มต้นระบบใหม่ภายหลังจากเริ่มจ่ายไฟฟ้าหรือมีการรีเซต (Reset) เกิดขึ้นค่าภายในสแต็กพอยน์เตอร์จะเป็นค่า 07H ซึ่งเป็นแอดเดรสภายในบริเวณเนื้อที่ 128 ไบต์แรกของหน่วยความจำข้อมูลภายใน การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ SP

ดาต้าพอยน์เตอร์ (Data pointer)

เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า รีจิสเตอร์ DPTR และสามารถใช้งานแยกออกเป็นรีจิสเตอร์ขนาด 8 บิตจำนวนสองตัวคือ รีจิสเตอร์ DPH และ DPL เพื่อเก็บค่าของแอดเดรสของหน่วยความจำหรืออุปกรณ์ที่จะต้องใช้งานภายในโปรแกรม การใช้งานรีจิสเตอร์ DPTR นั้นนับว่ามีประโยชน์ เนื่องจากทาให้หน่วยประมวลผลกลางสามารถใช้เทคนิคของการแอดเดรสแบบทางอ้อมได้

1.4.2 รีจิสเตอร์ใช้งานทั่วไป (General-Purpose Registers)

รีจิสเตอร์ในกลุ่มนี้จัดเป็นพื้นที่หน่วยความจำที่ใช้ในการสนับสนุนการประมวลผลการทำงานจากหน่วยประมวลผลทางคณิตศาสตร์และลอจิก (ALU) เพื่อให้สามารถจัดการข้อมูลได้เร็วที่สุด นอกจากนี้ในกรณีที่ไม่ได้ใช้คำสั่งเหล่านี้ก็ยังสามารถใช้เป็นการเก็บข้อมูลตัวแปรภายในโปรแกรมได้ รีจิสเตอร์ในกลุ่มนี้มีขนาดเพียง 8 บิต มีชื่อเรียกว่า รีจิสเตอร์ R0, R1, R2, R3, R4, R5, R6, และ R7 ซึ่งตำแหน่งของรีจิสเตอร์เหล่านี้อยู่ภายในบริเวณของหน่วยความจำข้อมูลภายใน (Internal RAM) ช่วงบริเวณแอดเดรส 00H ถึง 07H โดยจำแนกออกเป็นกลุ่ม (หรือ แบงก์ : Bank) ของกลุ่มรีจิสเตอร์ ดังตารางต่อไปนี้

แอดเดรส	รีจิสเตอร์แบงก์	ชื่อรีจิสเตอร์ใช้งาน
00-07H	0	R0-R7

แอดเดรส	รีจิสเตอร์แบ่งก	ชื่อรีจิสเตอร์ใช้งาน
08-0FH	1	RO-R7
10-17H	2	RO-R7
18-1FH	3	RI-R7

จะเห็นได้ว่าชื่อของรีจิสเตอร์ไม่ว่าจะอยู่ในรีจิสเตอร์แบ่งกใด ก็จะมีชื่อ RO ถึง R7 เหมือนกันทั้งสิ้น ดังนั้นในการใช้งานผู้ใช้จะต้องให้ความระมัดระวังว่าต้องการรีจิสเตอร์นั้น ๆ จากแบ่งกใดซึ่งการกำหนดเลือกแต่ละกลุ่มของรีจิสเตอร์นี้ก็ทำได้ง่าย เพียงการกำหนดค่าของบิตที่อยู่ภายในรีจิสเตอร์ PSW เท่านั้นตามตารางต่อไปนี้

รีจิสเตอร์	บิต RS0	บิต RS1	ตำแหน่งหน่วยความจำ
แบ่งก 0	0	0	0000H
แบ่งก 1	0	1	0008H
แบ่งก 2	1	0	0010H
แบ่งก 3	1	1	0018H

อย่างไรก็ตามโดยทั่วไปก็มักจะมีการใช้งานรีจิสเตอร์ RO - R7 เฉพาะในแบ่งก 0 เท่านั้น ดังนั้นพื้นที่ของแบ่งกอื่นๆ ที่เหลือก็สามารถนำมาใช้ในลักษณะของหน่วยความจำ RAM เช่นปกติ

1.4.3 รีจิสเตอร์หน้าที่พิเศษ

รีจิสเตอร์หน้าที่พิเศษ (SFR) เป็นรีจิสเตอร์สำหรับการควบคุมหน้าที่และการทำงานของอุปกรณ์ หรือพอร์ตของ 8751 ทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอดเดรส 80H - FFH (อ้างถึงรูปที่ 1.5) การใช้งานรีจิสเตอร์หน้าที่



พิเศษเหล่านี้สามารถเข้าถึงชื่อของรีจิสเตอร์หรือตำแหน่งแอดเดรสที่เป็นของรีจิสเตอร์นั้นก็ได้

ชื่อรีจิสเตอร์	คำจำกัดความ	ความสามารถการเข้าถึงแบบบิต
ACC	Accumulator	ได้
B	B registeer	ได้
PSW	Program Status Word	ได้
SP	Stack Pointer	ได้
DPTR	Data pointer (DPH&DPL)	ได้
P0	Port 0	ได้
P1	Port 1	ได้
P2	Port 2	ได้
P3	Port 3	ได้
IP	Interrupt Priority	ได้
IE	Interrupt Enable	ได้
TMOD	Timer/counter mode	ไม่ได้
TCON	Timer/counter control	ได้
TH0	Timer/counter 0 (high)	ไม่ได้
TLO	Timer/counter 0 (low)	ไม่ได้
TH1	Timer/counter 1 (high)	ไม่ได้
SCON	Serial control	ไม่ได้
SBUF	Serial data buffer	ไม่ได้
PCON	Power control	ไม่ได้

รูปที่ 1.5 รีจิสเตอร์ใช้งานพิเศษ (Special Function Register หรือ SFR)
 ตารางข้างบนนี้แสดงเห็นลักษณะการจัดพื้นที่หน่วยความจำ สำหรับรีจิสเตอร์
 หน้าที่พิเศษเหล่านี้โดยมีข้อสังเกตว่ารีจิสเตอร์ที่อยู่ในตำแหน่งแอดเดรสที่เป็นจำ

นวนทวิคูณของค่า 8 จะสามารถอ้างถึงในระดับบิตได้ด้วย (นั่นคือแอดเดรส 80H, 88H, 90H, 98H, A0H, A8H, B0H, B8H, D0H, E0H, และ F0H)

แอกคิวมูเลเตอร์ (Accumulator) หรือ ACC

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่ในการเก็บข้อมูลที่จะส่งให้กับหน่วยทำงานภายในซีพียูและเก็บผลลัพธ์ที่ได้จากการทำงานนั้น การทำงานของรีจิสเตอร์นี้มีลักษณะเช่นเดียวกับตัวแอกคิวมูเลเตอร์ของโปรเซสเซอร์ทั่วไป การใช้งานภายในโปรแกรมจะเรียกว่า **รีจิสเตอร์ A**

รีจิสเตอร์ B

เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งการคูณและหารตัวเลข ในกรณีที่ไม่ใช้ในการคำนวณทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้

โปรแกรมเคาน์เตอร์ (Program Counter)

เป็นรีจิสเตอร์ที่ใช้ในการชี้ตำแหน่งแอดเดรสของหน่วยความจำโปรแกรม ซึ่งจะต้องไปทำงานลำดับถัดไป การใช้งานภายในโปรแกรมจะเรียกว่า **รีจิสเตอร์ PC**

สแต็กพอยน์เตอร์ (Stack Pointer)

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งของตัวชี้หรือพอยน์เตอร์ (Pointer) ของบริเวณสแต็ก (Stack) สำหรับเก็บข้อมูลแอกคิวมูเลเตอร์ รีจิสเตอร์ต่างๆ รวมทั้งข้อมูลจากโปรแกรมโดยปกติแล้วเมื่อทำการเริ่มต้นระบบใหม่ภายหลังจากการเริ่มจ่ายไฟฟ้า หรือมีการรีเซต (Reset) เกิดขึ้นค่าภายในสแต็กพอยน์เตอร์จะมีค่า 07H ซึ่งเป็นตำแหน่งแอดเดรสภายในบริเวณเนื้อที่ 128 ไบต์แรกของหน่วยความจำข้อมูลภายใน การใช้งานภายในโปรแกรมจะเรียกว่า **รีจิสเตอร์ SP**

ตัวชี้ข้อมูล หรือ ดาต้าพอยน์เตอร์ (Data Pointer)

เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า **รีจิสเตอร์ DPTR** และสามารถใช้งานแยกออกเป็นรีจิสเตอร์ขนาด 8 บิตสองตัวคือ **รีจิสเตอร์ DPH** และ **DPL** เพื่อเก็บค่าของแอดเดรสของหน่วยความจำที่จะต้องใช้งานภายในโปรแกรมหรืออาจจะเป็นแอดเดรสของอุปกรณ์ภายนอก ซึ่งกำหนดให้ติดต่อกันโดยชี้ตำแหน่ง

ของหน่วยความจำนั้นภายในโปรแกรม

โปรแกรมสแตตัสเวิร์ด (PSW)

รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสภาวะการทำงานต่างๆ รวมทั้งบิตสำหรับการกำหนดเลือกแบงก์ (Bank) ของรีจิสเตอร์ที่ใช้งานด้วย ดังแสดงเป็นแผนภาพในรูปที่ 1.6

ชื่อบิต PSW

ตำแหน่ง: DOh

ค่าบิตเริ่มต้น: 0000 0111

CY	AC	FO	RS1	RSO	OV	-	P
----	----	----	-----	-----	----	---	---

ชื่อบิต	ตำแหน่ง	ความหมาย
CY	PSW.7	Carry Flag
AC	PSW.6	Auxiliary Carry Flag
FO	PSW.5	FLAG 0
RS1	PSW.4	บิตสำหรับเลือกรีจิสเตอร์แบงก์ บิต 1
RSO	PSW.3	บิตสำหรับเลือกรีจิสเตอร์แบงก์ บิต 0
OV	PSW.2	Overflow Flag
-	PSW.1	
P	PSW.0	Parity Flag

รูปที่ 1.6 บิตต่าง ๆ ภายในรีจิสเตอร์ PSW (Program Status Word)

รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต (Port Register)

รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของพอร์ตอินพุต/เอาต์พุตโดยตรง ซึ่งแต่ละตัวจะเป็นรีจิสเตอร์ขนาด 8 บิต สามารถใช้งานได้ทั้งในลักษณะของการอินพุต หรือการเอาต์พุตข้อมูลได้ การดำเนินการใด ๆ ที่เกี่ยวข้อง

ชื่อกับพอร์ตทั้งสี่นี้ จะมีผลทำให้ข้อมูลที่ตำแหน่งของพอร์ตเหล่านี้เปลี่ยนแปลงไป เช่นกันนอกจากนี้พอร์ต PO และ P2 ยังสามารถนำมาใช้ในการติดต่อกับหน่วย ความจำโปรแกรมหรือหน่วยความจำข้อมูลภายนอกได้ โดยพอร์ต P2 จะเป็นค่า ของแอดเดรส 8 บิตบนของหน่วยความจำ ส่วนพอร์ต PO นั้นในช่วงเริ่มแรกจะ เป็นค่าของแอดเดรส 8 บิตล่างของหน่วยความจำ ช่วงเวลาต่อมาจึงจะนำพอร์ต PO ไปใช้เป็นบัสสำหรับการรับหรือส่งข้อมูลกับหน่วยอุปกรณ์ภายนอก สำหรับพอร์ต P3 นั้นนอกเหนือจากจะใช้ในฐานะของพอร์ตอินพุต/เอาต์พุตเช่นปกติแล้ว ยังนำ มาใช้ในฐานะบัสควบคุมเกี่ยวกับสัญญาณอินเทอร์รัปต์ได้อีกด้วย

รีจิสเตอร์ SBUF

เป็นบัพเพอร์ขนาด 8 บิต สำหรับการสื่อสารข้อมูลแบบอนุกรมทั้งการรับและ ส่งข้อมูล ซึ่งตามความเป็นจริงแล้วบัพเพอร์นี้มีอยู่ด้วยกันสองชุดและแยกจากกัน อย่างชัดเจน สำหรับการส่งและการรับ โดยซีพียูจะทำการจัดการเลือกบัพเพอร์ ที่เหมาะสมให้โดยอัตโนมัติ

รีจิสเตอร์ PCON

เป็นรีจิสเตอร์ที่ใช้ในการควบคุมหน้าที่การทำงานในสามลักษณะ ซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ (เปิด IDL และ PD) การกำหนด อัตราการทวีคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม (บิต SMOD) และเฟล็ก สภาวะสำหรับการใช้งานทั่วไป (บิต GRO และ GR1)

บิต PD (POWER DOWN)

เป็นการกำหนดให้ลดกำลังไฟฟ้าที่จ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายนอกทางขาสัญญาณ RST วิธีการนี้มักนำมาใช้ในกรณีที่มีการตรวจสอบการไม่มีกำลังไฟฟ้า (Power failure) โดยวงจรตรวจสอบภายนอกจะต้องมีการอินเทอร์รัปต์เข้ามาเพื่อทำ การเก็บข้อมูลที่กำลังประมวลผลอยู่ก่อนและเมื่อมีกระแสไฟฟ้าจ่ายให้เป็นปกติแล้ว จึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป

บิต IDL (Idle Mode)

เป็นการกำหนดให้โปรเซสเซอร์หยุดการทำงานชั่วคราว (Sleep) และจะ กลับมาอยู่ในสภาพปกติอีกครั้งเมื่อทำการรีเซตทางฮาร์ดแวร์ หรือมีการอินเทอร์

รับตัวอย่างใดอย่างหนึ่งเกิดขึ้น การทำงานในลักษณะนี้สามารถเกิดขึ้นได้ก็เนื่องจากว่าสภาวะการหยุดการทำงานชั่วคราวนั้น เป็นเพียงการห้ามไม่ให้มีสัญญาณทริกจ่ายให้ส่วนของโปรเซสเซอร์เท่านั้น ส่วนของวงจรการอินเตอร์รัปต์พอร์ตอนุกรมและวงจรรีบ/จับเวลา ยังคงมีสัญญาณทริกอยู่ปกติ

ชื่อบิต: PCON

ตำแหน่ง: 97h

ค่าบิตเริ่มต้น: 0xxx 0000

SMOD	-	-	-	GF1	GF0	PD	IDL
------	---	---	---	-----	-----	----	-----

ชื่อบิต	ตำแหน่ง	ความหมาย
SMOD	PCON.7 PCON.6 PCON.5 PCON.4	บิตกำหนดการทวีคูณของอัตราบอดปกติ
GF1	PCON.3	แฟล็กสำหรับให้ผู้ใช้ใช้งานทั่วไป Flag 1
GF0	PCON.2	แฟล็กสำหรับให้ผู้ใช้ใช้งานทั่วไป Flag 0
PD	PCON.1	บิตสำหรับการกำหนด Power down
IDL	PCON.0	บิตสำหรับการกำหนด Idle mode

รูป 1.7 บิตต่าง ๆ ภายในรีจิสเตอร์ PCON (Power Control Register)
รีจิสเตอร์ IP, IE, TMOD, TMOD, SCON

เป็นกลุ่มของรีจิสเตอร์ที่ทำหน้าที่กำหนดการควบคุม และการทำงานของการอินเตอร์รัปต์ต่าง ๆ ของ 8751

1.5 พอร์ตอินพุตและเอาต์พุต

พอร์ต มีความหมายถึงแอดเดรสหนึ่งที่ได้รับกำหนดไว้เพื่อการโอนย้ายข้อมูล

ระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอก การกำหนดประเภทของการติดต่อขึ้นอยู่กับทิศทางการไหลของข้อมูลเมื่อพิจารณาจากไมโครคอนโทรลเลอร์เป็นหลัก ดังนั้นการนำเข้าข้อมูลจากวงจรภายนอกจึงเรียกว่า การอินพุต (input) และในกรณีตรงกันข้ามเพื่อส่งออกข้อมูลก็จะเรียกว่า การเอาต์พุต (output)

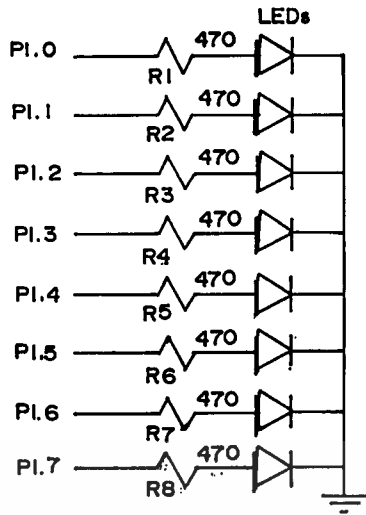
เมื่อพิจารณาถึงวิธีการส่งข้อมูลภายในพอร์ตจะสามารถแยกประเภทของพอร์ตออกได้เป็นสองลักษณะ คือ พอร์ตแบบขนาน (Parallel port) ซึ่งทำการส่งจำนวนบิตข้อมูลทั้งหมดออกมาหรือนำเข้าไปพร้อมกันในคราวเดียว และ พอร์ตแบบอนุกรม (Serial port) ซึ่งทำการโอนย้ายข้อมูลคราวละบิต ๆ จนครบจำนวน

1.5.1 การใช้งานพอร์ตเป็นการอินพุต

การใช้งานพอร์ตเป็นการอินพุตข้อมูลจะต้องเริ่มด้วยการส่งข้อมูลที่มีค่าเป็น 1 ออกมาทางบิตของพอร์ตนั้นก่อนเป็นลำดับแรก เพื่อหยุดการทำงานของทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตของบิตนั้น ทำให้ขาสัญญาณของบิตถูกต่อเข้ากับตัวต้านทานซึ่งทำหน้าที่ Pull-up ภายในซึ่งมีผลให้บิตนั้น ๆ ของพอร์ต 1, 2 และ 3 เป็นสถานะของลอจิกสูง ตัวต้านทานนี้มีค่าประมาณ 50K โอห์ม ซึ่งเป็นค่าที่สูงมาก และทำให้อุปกรณ์ภายนอกสามารถขับสัญญาณของพอร์ตเหล่านี้เป็นลอจิกต่ำได้ง่ายสำหรับบิตของพอร์ต 0 นั้น แม้ว่าจะมีหลักการทำงานที่คล้ายคลึงกันกับบิตของพอร์ตอื่น ๆ แต่เนื่องจากการที่ไม่มีตัวต้านทานทำหน้าที่ Pull-up ภายในไว้ ทำให้เมื่อทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นหยุดการทำงาน ก็จะเป็นผลให้ขาสัญญาณนี้อยู่ในสถานะอิมพีแดนซ์สูงแทน

ตัวอย่างการใช้งานพอร์ตเป็นการอินพุตข้อมูลการนำเข้าพอร์ตไปใช้งานในลักษณะเป็นการอินพุตข้อมูลนั้น มีความคล้ายคลึงกับวิธีการเขียนเพื่อการส่งข้อมูลออกเนื่องจากลักษณะคำสั่งที่ใช้ก็ยังคงเป็นคำสั่งเคลื่อนย้าย (คำสั่ง MOV) เช่นกัน เพียงแต่เปลี่ยนทิศทางเป็นการย้ายข้อมูลจากพอร์ตมายังรีจิสเตอร์ใช้งานเท่านั้น

จากวงจรในรูปที่ 1.8 เป็นการอ่านค่าข้อมูลมาจากดิพสวิทช์ (DIP Switch) ซึ่งมีปลายด้านหนึ่งเชื่อมต่อเข้ากับพอร์ต 1 ของ 8751 โดยมีตัวต้านทาน Pull-up ไว้ และอีกปลายหนึ่งของสวิทช์ต่อลงกราวด์ การวางสวิทช์ไว้ในลักษณะเช่นนี้ทำให้เมื่อสวิทช์ปิดวงจร (NO) สถานะลอจิกที่บิตของพอร์ตจะเป็นลอจิกต่ำ และหากว่าเปิดสวิทช์ (OFF) ก็จะเป็นสถานะลอจิกสูง



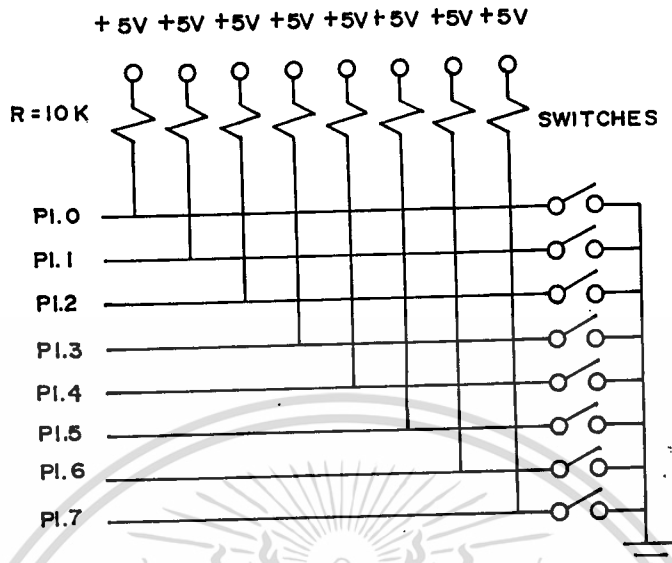
รูปที่ 1.8 แผนภาพวงจรแสดงการขับสัญญาณให้กับ LED ผ่านทางพอร์ต P1

1.5.2 การใช้งานพอร์ตเป็นการเอาต์พุต

เมื่อมีการส่งข้อมูลที่มีค่าเป็น 0 ให้กับแต่ละบิตของพอร์ตทุกพอร์ต ข้อมูลนี้จะถูกส่งให้กับพลิปฟลอปซึ่งจะค้างค่านี้ไว้ และมีผลทำให้ทรานซิลิเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นทำงาน ดังนั้นขาสัญญาณก็จะมีสถานะลอจิกเป็นลอจิกต่ำด้วย ส่วนการส่งข้อมูลที่มีค่าเป็น 1 ออกมานั้น ในกรณีที่เป็นการทำงานในแต่ละบิตของพอร์ต 1, 2 หรือ 3 จะทำให้ทรานซิลิเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นหยุดการทำงาน มีผลทำให้ขาของสัญญาณเป็นลอจิกสูงด้วยตัวต้านทานที่ Pull-up อยู่ภายในนั้นแต่สำหรับการทำงานในแต่ละบิตทางพอร์ต 0 นั้นจะมีผลที่แตกต่างออกไปโดยขาสัญญาณจะเป็นสถานะอิมพีแดนซ์สูงแทน เนื่องจากไม่มีตัวต้านทานภายในเชื่อมต่ออยู่นั่นเอง ดังนั้นในการใช้งานพอร์ต 0 เป็นการเอาต์พุตข้อมูล จึงจำเป็นต้องใช้ตัวต้านทานภายนอก Pull-up สัญญาณไว้กับลอจิกสูงแทน

ตัวอย่างการใช้งานพอร์ตเป็นการเอาต์พุตข้อมูลระบบวงจรในรูปที่ 1.9 เป็นการนำพอร์ต P1 ไปใช้งานในฐานะพอร์ตเอาต์พุต เพื่อแสดงให้เห็นถึงวิธีการใช้งานชุดคำสั่งที่เกี่ยวข้อง อุปกรณ์ภายนอกที่รับข้อมูลเป็นหลอดแสดงผลแบบ LED ซึ่งจะเชื่อมต่อเข้ากับพอร์ต P1 ผ่านตัวต้านทาน R1 ถึง R8 ตัวต้านทานเหล่านี้จะทำหน้าที่จำกัดกระแสไฟฟ้าที่ไหลผ่าน LED ให้มีค่าที่เหมาะสมประมาณ 10 มิลลิแอมป์ เมื่อขาสัญญาณบิตใดบิตหนึ่งของพอร์ต P1 มีค่าเป็นลอจิก 1 จะมีผลให้ LED ติด

สว่างและเมื่อเป็นลอจิก 0 ก็จะเป็นกรณีตรงข้ามกัน



รูปที่ 1.9 แผนภาพวงจรแสดงการรับข้อมูลทางพอร์ต PI โดยใช้ดิพสวิทช์เป็นตัวให้สัญญาณภายนอก

1.6 ระบบอินเทอร์รัปต์

การติดต่อระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอก มักจะทำโดยการตรวจสอบสถานะของสัญญาณติดต่อระหว่างกัน การอินเทอร์รัปต์เป็นวิธีการหนึ่งที่ยิมนามามาใช้กับไมโครคอนโทรลเลอร์ เพื่อสามารถจัดการตอบรับหรือบริการกับอุปกรณ์ต่าง ๆ ให้เป็นไปได้อย่างรวดเร็ว ความสามารถในการดำเนินการจัดการสัญญาณอินเทอร์รัปต์จากแหล่งกำเนิด สัญญาณหลายประเภทของ 8751 ถือได้ว่าเป็นลักษณะเด่นประการหนึ่ง ซึ่งหากว่าได้มีการนำมาใช้ในการออกแบบแล้ว ก็จะส่งผลให้ระบบสามารถตอบสนองต่อเหตุการณ์ภายนอกที่เกิดขึ้นได้ดียิ่งขึ้น

1.6.1 การอินเทอร์รัปต์

ลักษณะการอินเทอร์รัปต์เป็นการขัดจังหวะการทำงานอย่างใดอย่างหนึ่งซึ่งกำลังดำเนินอยู่ เหตุการณ์คล้ายกับการที่เรากำลังคุยโทรศัพท์กับเพื่อนของเราอยู่ แล้วมีเสียงกริ่งโทรศัพท์ดังขึ้นมา ซึ่งจะมีผลทำให้เกิดการหันเหความสนใจของเรา

ในการสนทนาไปยังเครื่องโทรศัพท์แทน การจัดการต่อเหตุการณ์นี้กระทำได้ในหลายลักษณะ เช่น

1. ไม่สนใจกับเสียงกริ่งโทรศัพท์ และยังคงดำเนินการสนทนาต่อไปเช่นเดิม
2. หยุดพักการสนทนากับเพื่อนไว้ชั่วคราว และยกหูโทรศัพท์ขึ้นสนทนา
3. ขอจบการสนทนากับเพื่อนโดยทันที และยกหูโทรศัพท์ขึ้นสนทนา

ตัวอย่างข้างต้นแสดงให้เห็นถึงลักษณะของการอินเตอร์รัปต์ได้เป็นอย่างดี โดยเสียงกริ่งโทรศัพท์ทำหน้าที่เป็นสัญญาณอินเตอร์รัปต์ติดต่อเข้ามาหาเรา ซึ่งกำลังดำเนินการอื่นอยู่และแม้ว่าเราจะจัดการตอบสนองการขออินเตอร์รัปต์นั้นในลักษณะใดก็ตามจนเสร็จสิ้นแล้ว ก็จะต้องกลับมาดำเนินการที่ค้างต่อไปเช่นเดิม

1.6.2 ประเภทของการอินเตอร์รัปต์

ไมโครคอนโทรลเลอร์ 8751 สามารถเกิดการอินเตอร์รัปต์ โดยจำแนกตามแหล่งที่มาของสัญญาณ (Signal Source) ของสัญญาณอินเตอร์รัปต์นั้น ๆ ได้แก่ สัญญาณอินเตอร์รัปต์จากภายนอก (External Interrupt)

การตรวจสอบสัญญาณที่เข้ามาอินเตอร์รัปต์นี้ จะสามารถกำหนดให้มีการตรวจสอบในลักษณะเมื่อใดที่มีการเปลี่ยนแปลงระดับสัญญาณ (Level-sensitive) ไปแล้ว หรือในช่วงเวลาขณะเริ่มมีการเปลี่ยนแปลงสัญญาณจากลอจิกสูงไปเป็นลอจิกต่ำ (Edge-sensitive)

สัญญาณอินเตอร์รัปต์ภายใน (Internal Interrupt)

แหล่งกำเนิดของสัญญาณนี้จะเป็นวงจรภายในของไมโครคอนโทรลเลอร์เอง เช่น วงจรนับ/จับเวลา วงจรเชื่อมต่อสัญญาณอนุกรม เป็นต้น

1.6.3 โครงสร้างการอินเตอร์รัปต์

สัญญาณที่เข้ามาทำการอินเตอร์รัปต์ 8751 เกิดขึ้นได้ 5 ลักษณะคือ

สัญญาณ	ความหมาย
INT0	สัญญาณอินเตอร์รัปต์จากภายนอกทางขาสัญญาณ P3.2 โดย 8751 จะทำการสุ่มตัวอย่างเมื่อสิ้นสุดทุกเมซซึนไซเคิล

สัญญาณ	ความหมาย
INT1	สัญญาณอินเทอร์รัปต์จากภายนอกทางขาสัญญาณ P3.3 โดย 8751 จะทำการสุ่มตัวอย่างเมื่อสิ้นสุดทุกแมชชีนไซเคิล
Timer0	สัญญาณการเกิดโอเวอร์โฟลว์ของ Timer 0
Timer1	สัญญาณการเกิดโอเวอร์โฟลว์ของ Timer 1
พอร์ตอนุกรม	การเกิดอินเทอร์รัปต์ที่เกิดขึ้นจากการรับ/ส่งข้อมูลอนุกรม ทำให้มีผลต่อแฟล็กอินเทอร์รัปต์ R1 และ T1 ตามลำดับ

1.6.4 ระดับความสำคัญของการอินเทอร์รัปต์

การกำหนดระดับความสำคัญให้กับสัญญาณอินเทอร์รัปต์แต่ละประเภทนั้น สามารถทำได้โดยการกำหนดข้อมูลที่มีค่าเป็น 1 หรือ 0 ให้กับบิตภายในรีจิสเตอร์ IP (Interupt Priority) โดยหากว่ามีค่าเป็น 1 ก็จะทำให้สัญญาณอินเทอร์รัปต์นั้น ๆ มีระดับความสำคัญสูง และในกรณีตรงข้ามกันสำหรับการกำหนดค่าเป็น 0 กรณีที่สัญญาณที่เข้ามาอินเทอร์รัปต์มีระดับความสำคัญเดียวกันเกิดขึ้นพร้อมกัน ก็อาจจะทำให้เกิดปัญหาขึ้นได้ แต่อย่างไรก็ตาม 8751 ก็มีโครงสร้างทางด้านฮาร์ดแวร์ในการพิจารณาตามลำดับของตารางดังต่อไปนี้

ระดับความสำคัญ	สัญญาณ	ความหมาย
1	IE0	อินเทอร์รัปต์ภายนอก 0
2	TF0	วงจรรีบ/จับเวลา 0
3	IE1	อินเทอร์รัปต์ภายนอก 1
4	TF1	วงจรรีบ/จับเวลา 1
5	RI หรือ TI	วงจรรีบ/ส่งข้อมูลอนุกรม

1.6.5 การรีเซต

โดยความหมายของการรีเซต (Reset) เป็นการบังคับให้มีการเริ่มต้นใหม่อีกครั้งหนึ่งซึ่งมักจะกระทำกันโดยการกำหนดสถานะของสัญญาณที่ขาRESET ของตัวไอซี 8751 ให้เป็นระดับลอจิกที่เหมาะสมเท่านั้น การรีเซตนี้ถือได้ว่าเป็นการอินเทอร์รัปต์อย่างหนึ่งได้ แต่จะมีลักษณะพิเศษต่างออกไปจากอินเทอร์รัปต์แบบอื่น ๆ คือไม่มีตำแหน่งบิตภายในรีจิสเตอร์ ที่สามารถจะห้ามไม่ให้มีการอินเทอร์รัปต์ของสัญญาณนี้ได้ ซึ่งมีศัพท์เฉพาะเรียกว่า Non-maskable Interrupt นอกจากนี้การดำเนินการของโปรแกรมก็จะแตกต่างออกไปด้วย โดยจะไม่มีค่าของคำสั่งที่กำลังจะไปทำงานลำดับต่อไปไว้ภายในรีจิสเตอร์ PC เมื่อมีการรีเซตเกิดขึ้น โปรแกรมจะถูกสั่งให้กระโดดไปยังแอดเดรส 0000 ทันที ซึ่งตำแหน่งนี้จะเป็นตำแหน่งเริ่มต้นการทำงานของ 8751 เมื่อเริ่มต้นจ่ายไฟให้กับระบบ



บทที่ 2

การออกแบบระบบชุดควบคุม

2.1 บทนำ

การนำไมโครคอนโทรลเลอร์ 8751 ไปใช้งาน จะต้องมียุทธศาสตร์ภายนอกเพิ่มเติมต่อเข้ากับไอซี 8751 และโปรแกรมคำสั่งที่จะให้ทำงาน ดังนั้นในการใช้งานไอซี 8751 จำเป็นจะต้องออกแบบส่วนที่สำคัญ 2 ส่วน คือ ส่วนที่เป็นวงจรที่ร่วมกับไอซี 8751 และส่วนที่เป็นโปรแกรมคำสั่ง เพื่อให้ชุดควบคุมทำงานตามที่ต้องการ

2.2 การออกแบบวงจรที่ต่อร่วมกับไอซี 8571

ในการออกแบบวงจร จะต้องเลือกขาสัญญาณต่าง ๆ ของไอซี 8751 ที่ต้องการใช้งานเพื่อให้เป็นไปตามวัตถุประสงค์ที่ต้องการจากนั้นจึงทำการออกแบบวงจรที่เหมาะสมที่จะต่อกับขาสัญญาณต่าง ๆ ที่เลือกไว้

2.2.1 การใช้พอร์ต

พอร์ตของ 8751 มีจำนวน 4 พอร์ต การเลือกใช้งานแต่ละพอร์ตมีรายละเอียดดังนี้

Port 0 ใช้ P0.0 ถึง P0.3 เพื่อใช้เป็นพอร์ตอินพุตรับสัญญาณดิจิทัลจำนวน 4 บิตจากชุดสร้างสัญญาณอินพุต

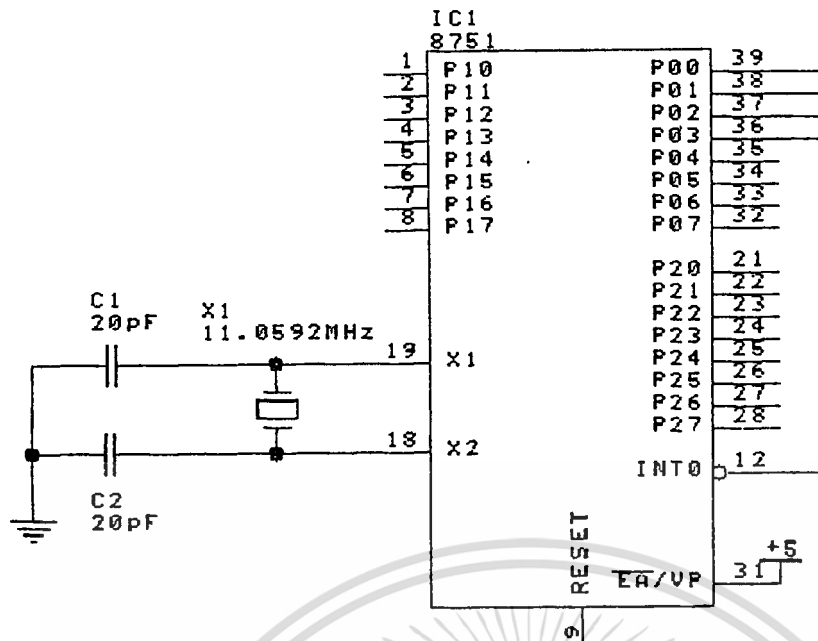
Port 1 ใช้ P1.0 ถึง P1.6 เพื่อใช้เป็นพอร์ตเอาต์พุตส่งสัญญาณดิจิทัลจำนวน 7 บิต ให้กับชุดเปิดปิดอุปกรณ์ไฟฟ้าจำนวน 7 ชุด

Port 2 ใช้ P2.0 ถึง P2.7 เพื่อใช้เป็นพอร์ตเอาต์พุตส่งสัญญาณดิจิทัลจำนวน 8 บิต ให้กับชุดหรีไฟ

Port 3 ใช้ P3.2 เพื่อทำหน้าที่รับสัญญาณอินเทอร์รัปต์ ซึ่งจะทำงานที่สัญญาณระดับโลจิกต่ำ

2.2.2 การกำหนดสัญญาณ EA (External Access)

โปรแกรมคำสั่งที่ออกแบบมีขนาดไม่เกิน 4 กิโลไบต์ ดังนั้นสามารถเก็บไว้ใน EPROM ภายในตัวของ 8751 ได้ และจะต้องกำหนดให้ EA มีระดับโลจิกสูง เพื่อเป็นตัวกำหนดให้เลือกใช้หน่วยความจำภายใน การต่อใช้งานจะต่อแรงไฟ + 5 V ให้กับขาสัญญาณ EA ดังรูป 2.1



รูปที่ 2.1 แผนภาพการกำหนดสัญญาณ EA และการต่อวงจรสร้างสัญญาณ clock

2.2.3 วงจรสร้างสัญญาณ clock

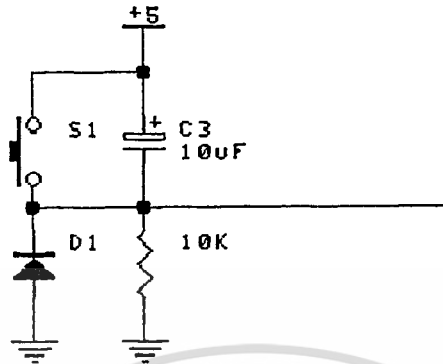
วงจรสร้างสัญญาณ clock ประกอบด้วยคริสตอลที่ผลิตความถี่ขนาด 11.0592 MHz และคาปาซิเตอร์จำนวน 2 ตัว ขนาด 20 PF รูปแบบแสดงการต่อวงจรได้แสดงไว้ดังรูป 2.1 สัญญาณclockที่ได้นี้จะนำไปเป็นฐานเวลา หรือ การกำหนดจังหวะการทำงานของหน่วยการทำงานทั้งหมดให้สอดคล้องกัน (Snchronization) ส่วนเหตุผลในการเลือกใช้ความถี่ขนาด 11.0592 MHz เพื่อใช้ในการเป็นฐานเวลาสำหรับการสร้างความถี่ในการรับ/ส่งข้อมูลอนุกรม ซึ่งเป็นหน่วยการทำงานหนึ่งภายใน 8751 เอง โดยจะทำให้ได้ค่าที่ใกล้เคียงกับค่ามาตรฐานคือ 19200, 9600, 4800, 2400, 1200 และ 300 บิต/วินาที

2.2.4 วงจรรีเซ็ต

วงจรรีเซ็ตจะสร้างสัญญาณเพื่อกำหนดสภาวะของสัญญาณที่ขา Reset ของไอซี 8751 รูปวงจรแสดงดังรูป 2.2

การทำงาน เมื่อเริ่มป้อนไฟ + 5 Volt จะมีสัญญาณลอจิกสูงป้อนให้กับขาสัญญาณ Reset ไอซี 8751 จะทำการ Reset ค่าในรีจิสเตอร์แต่เป็นเพียงช่วงเวลาหนึ่งเท่านั้น เนื่องจากเมื่อ Capacitor ชาร์จจนเต็มแล้ว กระ

แสงจะไม่ไหลผ่าน Capacitor อีก ดังนั้นที่ขาลัณญาณ Reset จะมีสภาวะเป็น
 โลจิกต่ำ หากต้องการให้ไอซี 8751 ท้าการรีเซตเพียงแต่กดสวิตช์ S1 ลัณญาณ
 ที่ขา Reset จะเปลี่ยนเป็นโลจิกสูง ไอซี 8751 ก็จะทำการรีเซต



รูปที่ 2.2 แผนภาพแสดงวงจรรีเซต

2.3 โปรแกรมควบคุมการทำงาน

	CPU	"8051.TBL"
	HOF	"INT8"
PORT0:	EQU	80H
PORT1:	EQU	90H
PORT2:	EQU	0A0H
EA:	EQU	0AFH
EX0:	EQU	0A8H
P1.0:	EQU	90H
P1.1:	EQU	91H
P1.2:	EQU	92H
P1.3:	EQU	93H
P1.4:	EQU	94H
P1.5:	EQU	95H
P1.6:	EQU	96H

```

P1.7:      EQU      97H
P3.2:      EQU      0B2H

          ORG      0000H
          JMP      START
          ORG      0003H
          JMP      INT_0
          ORG      0040H

INT_0:     CLR      EA
          MOV      A,PORT0
          ANL      A,#0FH
COM_0:     CJNE    A,#00H,COM_1
          CPL      P1.0
          JMP      OUT
COM_1:     CJNE    A,#01H,COM_2
          CPL      P1.1
          JMP      OUT
COM_2:     CJNE    A,#02H,COM_3
          CPL      P1.2
          JMP      OUT
COM_3:     CJNE    A,#03H,COM_4
          CPL      P1.3
          JMP      OUT
COM_4:     CJNE    A,#04H,COM_5
          CPL      P1.4
          JMP      OUT
COM_5:     CJNE    A,#05H,COM_6
          CPL      P1.5
          JMP      OUT

```

```

COM_6:      CJNE      A,#06H,COM_8
            CPL        P1.6
            JMP        OUT
COM_8:      CJNE      A,#08H,COM_9      ;DOWN SWITCH
            CJNE      R0,#0FFH,LP1
            JMP        OUT
LP1:        INC        R0
            ACALL     DELAY
            MOV       PORT2,R0
            JB        P3.2,END1
            CJNE     RO,#0FFH,LP1
END2:      JMP        OUT
COM_9:      CJNE     A,#09H,OUT
            CJNE     R0,#00H,LP2
            JMP        OUT
LP2:        DEC        R0
            ACALL     DELAY
            MOV       PORT2,R0
            JB        P3.2,END2
            CJNE     RO,#00H,LP2
END2:      JMP        OUT
OUT:        JNB       P3.2,OUT
            SETB      EA
            RETI
DELAY      MOV        R1,#0FFH
DL1:       MOV        R2,#07FH
DL2:       DJNZ      R2,DL2
            DJNZ      R1,DL1

```

```

RET
START: MOV     PORT2, #0FFH
MOV     PORT1, #00H
MOV     PORT0, #0FFH
MOV     R0, #0FFH
SETB    EX0
SETB    EA
SJMP    $
;
END

```



บทที่ 3

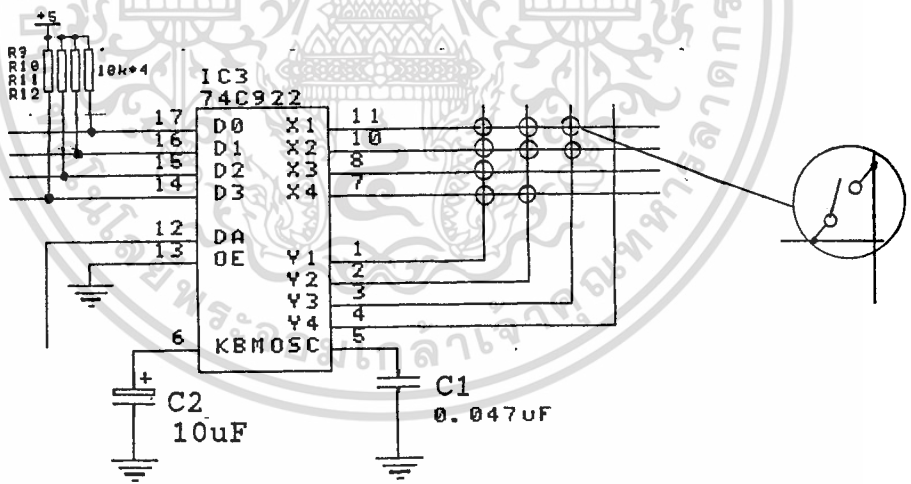
ชุดสร้างสัญญาณอินพุต

3.1 บทนำ

ในการประมวลผลของไอซี 8751 จำเป็นจะต้องมีสัญญาณอินพุตเพื่อนำไปประมวลผลแล้วจึงส่งผลเอาต์พุตออกมา ดังนั้นในการออกแบบชุดสร้างสัญญาณอินพุตจะต้องสอดคล้องกับเอาต์พุต และโปรแกรมที่ใช้ในการประมวลผลด้วย

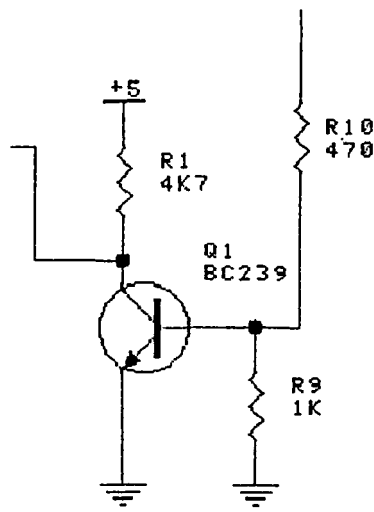
3.2 การออกแบบวงจรสร้างสัญญาณอินพุต

ในการออกแบบวงจรสร้างสัญญาณอินพุต จะใช้ไอซี 74C922 เป็นตัวสร้างสัญญาณเพื่อเป็นสัญญาณอินพุตให้กับพอร์ตอินพุตซึ่งคุณสมบัติของไอซี 74C922 สามารถสร้างสัญญาณ Binary 4 บิต จำนวน 16 ชุด คือ 0000 ถึง 1111 ซึ่งสามารถที่เกิตขึ้นนี้จะเกิดจากการนำขา X1 ถึง X4 กับ ขา Y1 ถึง Y4 มาต่อกันครั้งละหนึ่งคู่ เช่น ขา X1 ต่อกับขา Y1 จะได้สัญญาณเป็น 0000, ขา X1 ต่อกับขา Y2 จะได้สัญญาณที่เป็น 0001 เป็นต้น จากคุณสมบัติดังกล่าวจึงนำไอซี 74C922 มาประกอบวงจรสร้างสัญญาณอินพุต โดยใช้สวิตช์แบบกดติดปล่อยดับแบบหน้าสัมผัสเดียว ซึ่งจะต่อระหว่างขา X กับขา Y รูปการต่อวงจรแสดงไว้ดังรูป 3.1 ในขณะที่ไอซี 74C922



รูปที่ 3.1 แผนภาพแสดงการต่อวงจรของไอซี 74C922

สร้างสัญญาณ Binary 4 บิต ออกมา 1 ชุด ที่ขา DA จะมีสัญญาณโลจิกสูงออกมา 1 ลูก ซึ่งสัญญาณนี้จะนำไปเป็นสัญญาณอินเทอร์รัปต์ให้กับไอซี 8751 แต่ในการออกแบบเลือกใช้อินเทอร์รัปต์ที่โลจิกต่ำ ดังนั้นจึงต้องออกแบบวงจร ดังแสดงไว้ดังรูป 3.2 เพื่อเปลี่ยนสัญญาณโลจิกสูงให้เป็นโลจิกต่ำ



รูปที่ 3.2 แผนภาพแสดงวงจรกลับเฟส

การกำหนดค่า C1 และ C2 ของวงจรรูปที่ 3.1 ขึ้นอยู่กับขนาดของสวิทช์ที่ใช้ วงจรรูปที่ 3.1 ใช้สวิทช์ค่อนข้างใหญ่ หากใช้สวิทช์ขนาดเล็กจะต้องลดค่า C2

3.3 หลักการทำงาน

ไอซี 74C922 สามารถต่อสวิทช์เพื่อใช้งานได้ทั้งหมด 16 ชุด แต่ในชุดควบคุมนี้ใช้สวิทช์เพียง 9 ตัว ซึ่งตำแหน่งการขั้วมีรายละเอียดดังนี้

สวิทช์ตัวที่ 1	ต่อขา X1 กับขา Y1	ให้เอาต์พุตคือ	0000
สวิทช์ตัวที่ 2	ต่อขา X2 กับขา Y1	ให้เอาต์พุตคือ	0001
สวิทช์ตัวที่ 3	ต่อขา X3 กับขา Y1	ให้เอาต์พุตคือ	0010
สวิทช์ตัวที่ 4	ต่อขา X4 กับขา Y1	ให้เอาต์พุตคือ	0011
สวิทช์ตัวที่ 5	ต่อขา X1 กับขา Y2	ให้เอาต์พุตคือ	0100
สวิทช์ตัวที่ 6	ต่อขา X2 กับขา Y2	ให้เอาต์พุตคือ	0101
สวิทช์ตัวที่ 7	ต่อขา X3 กับขา Y2	ให้เอาต์พุตคือ	0110
สวิทช์ตัวที่ 8	ต่อขา X1 กับขา Y3	ให้เอาต์พุตคือ	1000
สวิทช์ตัวที่ 9	ต่อขา X2 กับขา Y3	ให้เอาต์พุตคือ	1001

สวิทช์ตัวที่ 1 ถึง 7 จะควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าจำนวน 7 ชุด โดยสวิทช์แต่ละตัวจะควบคุมการเปิดปิดอุปกรณ์แยกอิสระ สวิทช์หนึ่งตัวต่ออุปกรณ์ไฟฟ้า 1 ชุด เมื่อมีการกดสวิทช์จะมีสัญญาณ Binary 4 บิต ออกจากขา D0 ถึง D3 ของไอซี 74C922 ป้อนให้กับพอร์คอินพุต เช่น กดสวิทช์ตัวที่ 1 จะส่ง สัญญาณ 0000 ให้กับพอร์คอินพุต

เป็นต้น และในขณะที่เดียวกันในการกดสวิตช์แต่ละครั้ง จะมีสัญญาณโลจิกสูงออกจากขา DA ของไอซี 74C922 ด้วยโดยนำสัญญาณที่ได้ผ่านวงจรถกลับเฟสตรงรูปที่ 3.2 เปลี่ยนให้เป็นสัญญาณโลจิกต่ำ ป้อนให้กับขาอินเทอร์รัปต์ของไอซี 8751 สวิตช์ตัวที่ 8 และ 9 จะควบคุมชุดหรีไฟ โดยสวิตช์ตัวที่ 8 ทาหน้าที่ควบคุมการลดแรงดัน และสวิตช์ตัวที่ 9 จะทาหน้าที่ควบคุมการเพิ่มดัน ลักษณะการทำงานเมื่อมีการกดสวิตช์ สัญญาณ Binary จำนวน 4 บิต และสัญญาณโลจิกสูงออกจากไอซี 74C922 (เช่นเดียวกับการกดสวิตช์ ตัวที่ 1-7 ดังที่กล่าวมาแล้ว)

การทำงาน เมื่อเริ่มเปิดเครื่องใช้งานหรือมีการกดรีเซต ชุดควบคุมอุปกรณ์ไฟ ฟ้าทั้ง 7 ชุดอยู่ในสถานะ "OFF" และชุดหรีไฟจะอยู่ในสถานะ "OFF" (หมายความว่าไหลดจะไม่มีแรงดันตกคล้อม) ซึ่งการใช้งานชุดควบคุมอุปกรณ์ไฟฟ้ามีสวิตช์ควบคุม แยกอิสระ ชุดควบคุม 1ชุดต่อสวิตช์ 1 ตัว เมื่อมีการกดสวิตช์เช่นกดสวิตช์ตัวที่ 1 จะมีสัญญาณดิจิตอล 0000 ออกจากไอซี 74C922 ป้อนให้กับพอร์ต P0.0 ถึง P0.3 ใน ขณะเดียวกันสัญญาณโลจิกสูงจำนวน 1 pluse ที่ออกจากขา DA ของไอซี 74C922 จะผ่านวงจรถกลับเฟสป้อนให้กับขาอินเทอร์รัปต์ เมื่อไอซี 8751ได้รับสัญญาณอินเทอร์รัปต์จะรับข้อมูลจากพอร์ต P0.0 ถึง P0.3 ซึ่งเป็นข้อมูล 0000 เพื่อนำไปประมวลผลและเินทานองเดียวกันหากมีการกดสวิตช์ตัวที่ 2 ถึง 9 ก็จะมีข้อมูลจำนวน 4 บิต พร้อมทั้งสัญญาณโลจิกสูงผ่านวงจรถกลับเฟส เพื่อป้อนให้กับพอร์ต P0.0 ถึงP0.3 และขาอินเทอร์รัปต์ของไอซี 8751 เช่นกัน หลังจากไอซี 8751 ทาการประมวลผลแล้ว จะส่งผลออกทางพอร์ตเอาต์พุตให้กับชุดควบคุมอุปกรณ์และชุดหรีไฟ ซึ่งจะกล่าวในบทต่อไป

บทที่ 4

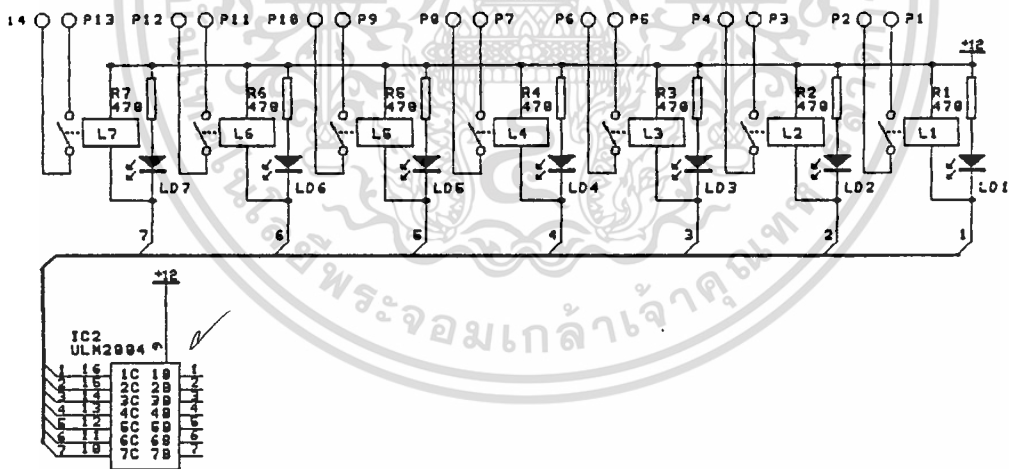
ชุดควบคุมอุปกรณ์ไฟฟ้า

4.1 บทนำ

สัญญาณที่ออกจากพอร์ตเอาต์พุตเป็นสัญญาณดิจิทัล มีขนาดแรงดันคั้งนี้ โวลจิก "1" ประมาณ 5 โวลท์ โวลจิก "0" ประมาณ 0 โวลท์ ซึ่งมีกระแสที่จะไหลผ่านโหลดได้น้อยและโหลดที่เป็นรีเลย์ต้องการแรงดัน 12 โวลท์ดังนั้นการที่จะนำสัญญาณไปใช้งานจำเป็นต้องมีอุปกรณ์ที่เปลี่ยนแรงดันจาก 5 โวลท์เป็น 12 โวลท์ และทำให้กระแสไหลผ่านโหลดได้มากขึ้นด้วย ซึ่งอุปกรณ์นั้นเรียกว่า DRIVER

4.2 DRIVER

อุปกรณ์ที่ใช้เป็นไอซี ULN20004 ค้านอินพุตจะต่างกับพอร์ต P1.0 ถึง P1.6 ของไอซี 8751 ส่วนค้านเอาต์พุตจะต่อกับชุดควบคุมอุปกรณ์ไฟฟ้า สัญญาณที่ออกจากพอร์ตของไอซี 8751 เมื่อผ่านไอซี ULN20004 สัญญาณที่ได้จะกลับเฟสโดยที่ระดับแรงดันจะเปลี่ยนเป็น 12 โวลท์และเป็นผลให้กระแสไหลผ่านโหลด คือชุดควบคุมอุปกรณ์ไฟฟ้าได้มากขึ้น รูปแบบการต่อวงจรแสดงดังรูป 4.1



รูปที่ 4.1 แผนภาพแสดงวงจรชุดควบคุมอุปกรณ์ไฟฟ้า

4.3 การออกแบบชุดควบคุมอุปกรณ์ไฟฟ้า

ชุดควบคุมอุปกรณ์ไฟฟ้านี้จะประกอบด้วยรีเลย์ใช้แรงดัน 12 โวลท์ ทาหน้า ที่เปิดปิดอุปกรณ์ไฟฟ้าและหลอด LED เพื่อแสดงสภาวะการทำงานของชุดควบคุมฯ รูปแบบการต่อวงจรแสดงดังรูป 4.1

การทำงาน เมื่อมีสัญญาณที่เป็นลอจิกต่ำที่ออกจากไอซี ULN 2004 บัองให้ coil ของรีเลย์ เป็นผลให้ coil รีเลย์ทำงานและหน้าคอนแทคของรีเลย์จะสัมผัสกัน ในขณะที่เดียวกันจะทำให้หลอด LED ติดสว่างด้วย แต่เมื่อสัญญาณที่ออกจากขาของ ไอซี ULN2004 เปลี่ยนเป็นลอจิกสูงจะทำให้ coil ของรีเลย์ไม่ทำงานและหน้าคอนแทคจะแยกออกจากกัน พร้อมทั้งหลอด LED จะดับ จากผลการทำงานของรีเลย์นี้ จะหน้าคอนแทคไปใช้งานโดยต่อเป็นสวิตช์เพื่อเปิดปิดอุปกรณ์ไฟฟ้า



บทที่ 5

ชุดหรีพี

5.1 บทนา

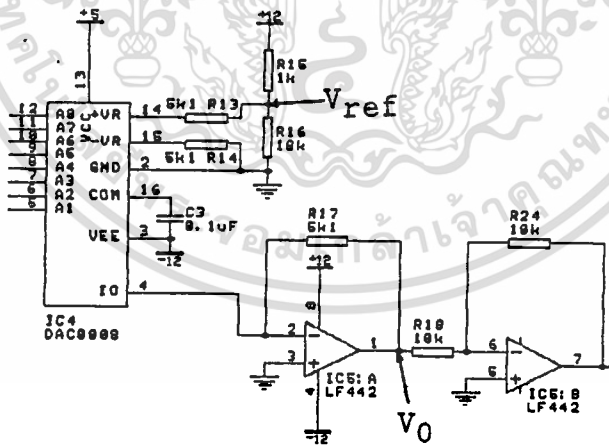
ในการหรีพีนั้น เป็นการทาให้แรงดันที่บ่อนให้กับโหลดลดลง โดยทั่วไปมักจะใช้ อุปกรณ์สารกึ่งตัวนาประเภท เอสซีอาร์หรือไครแอค เป็นอุปกรณ์ควบคุมแรงดัน ในวงจรที่ออกแบบนี้จะใช้ไครแอค เนื่องจากการออกแบบวงจรไม่ยุ่งยากและซับซ้อนมากนัก และการสร้างสัญญาณทริกให้กับไครแอค สามารถใช้ไอซีสำเร็จในการออกแบบ

5.2 การออกแบบวงจร

สัญญาณที่ออกจากพอร์ตเอาต์พุตของไอซี 8751 เป็นสัญญาณดิจิตอลจำนวน 8 บิต การที่จะนาไปใช้งานต้องออกแบบวงจร เปลี่ยนสัญญาณดิจิตอลให้เป็นสัญญาณอนาล็อกและ วงจรสร้างสัญญาณทริก

5.2.1 วงจรเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก

ในการออกแบบวงจร เปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกนี้ โดยจะใช้ ไอซีเบอร์ DAC0808 ซึ่งการออกแบบวงจรจะนำวงจรจากหนังสือคู่มือไอซี DAC0808 มาเปลี่ยนแปลงเล็กน้อย โดยเพิ่ม R₁₅ และ R₁₆ เพื่อให้ได้แรงดันประมาณ 10 โวลต์ ที่จะบ่อนให้กับขา 14 ของไอซี DAC 0808 รูปวงจรแสดงดังรูป 5.1



รูปที่ 5.1 แผนภาพแสดงวงจร เปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก

แรงดันของสัญญาณอนาล็อก สามารถหาได้จากสูตร

$$V_0 = V_{ref} \left\{ \frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{126} + \frac{A_8}{256} \right\}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

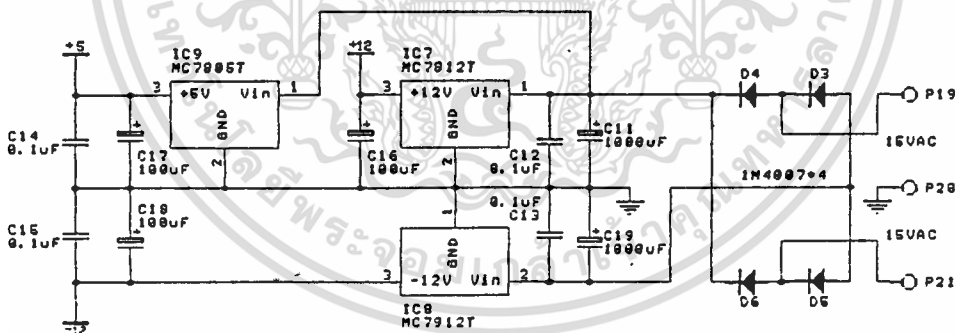
ชุดแหล่งจ่ายไฟ

6.1 บทนำ

วงจรต่าง ๆ ของชุดควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าโดยผู้ใช้ CPU ที่กล่าวมาแล้วนั้น จำเป็นจะต้องใช้ไฟกระแสตรงเป็นไฟเลี้ยงวงจร หากใช้แบตเตอรี่เป็นแหล่งจ่ายไฟให้กับวงจรจะทำให้ชุดควบคุมมีขนาดใหญ่และสิ้นเปลืองค่าใช้จ่าย ดังนั้นจำเป็นจะต้องออกแบบวงจรแปลงกระแสสลับให้เป็นกระแสตรง เพื่อจ่ายไฟให้กับวงจร

6.2 การออกแบบวงจร

ในการออกแบบวงจรแหล่งจ่ายไฟ จะใช้หม้อแปลงที่มีเซ็นเตอร์แทป เพื่อแปลงไฟฟ้ากระแสสลับ 220 โวลต์ เมื่อผ่านวงจร Bridge Rectifier ซึ่งทำหน้าที่เปลี่ยนไฟกระแสสลับเป็นไฟกระแสตรง ซึ่งไฟกระแสตรงที่ได้จะไม่เรียบจะต้องผ่านวงจรคาปาซิเตอร์ เพื่อให้ได้ไฟกระแสตรงที่เรียบขึ้น แต่แรงดันที่ได้สูงเกินที่วงจรต่าง ๆ ของชุดควบคุม จึงจำเป็นต้องมีวงจรรักษาระดับแรงดันซึ่งจะใช้ไอซีสำเร็จเบอร์ MC7812T, MC7912T และ MC7805T การต่อวงจรแสดงดังรูป 6.1



รูปที่ 6.1 แผนภาพแสดงวงจรแหล่งจ่ายไฟ

สรุปผลการออกแบบ

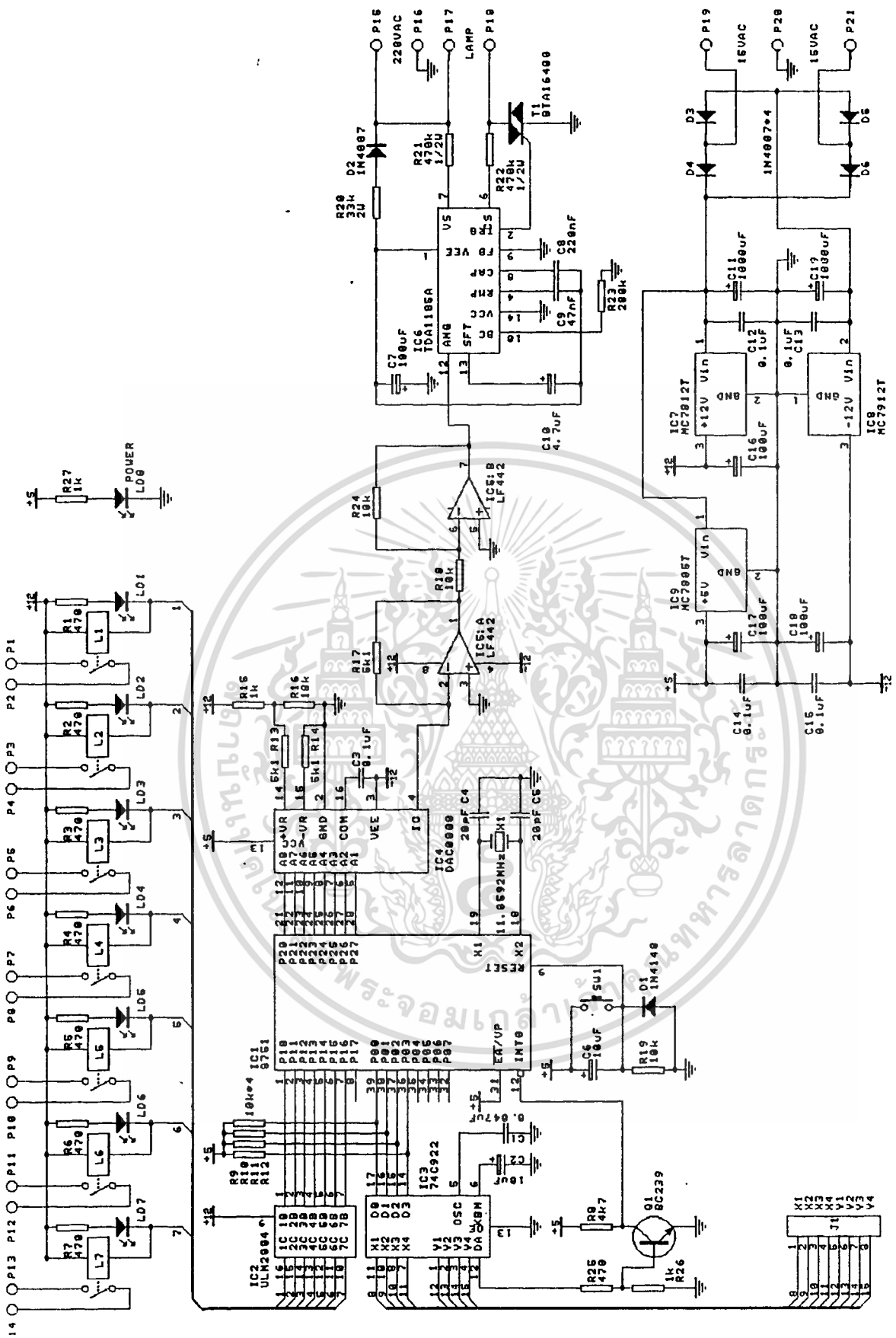
จากการออกแบบวงจร Hardware และ Software ผลที่ได้ถือว่าเป็นที่น่าพอใจ จะมีอุปสรรคอยู่บ้างเล็กน้อย เช่น ในการออกแบบชุดสร้างสัญญาณอินพุตการทดลองใช้คิฟสวิทช์เป็นอุปกรณ์ในการทดลอง ซึ่งชุดสร้างสัญญาณสามารถทำงานได้แต่เมื่อประกอบใช้งานจริง สวิทช์ที่ใช้มีขนาดใหญ่มีช่วงห่างระหว่างหน้าคอนแทกมากกว่าคิฟสวิทช์เป็นผลให้ชุดสร้างสัญญาณไม่ทำงาน การแก้ไขโดยเพิ่มค่าของ C ที่ต่อกับขา 6 ของ IC 74C922 (ค่าเดิมที่ใช้ 4-7 UF เพิ่มเป็น 10 UF)

การใช้งานชุดควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าโดยใช้ CPU พอสรุปได้ดังนี้

1. การใช้ชุดควบคุมการเปิดปิดอุปกรณ์ไฟฟ้า จะนำคอนแทกของรีเลย์ไปต่อแทนสวิทช์ควบคุมการเปิดปิดอุปกรณ์ไฟฟ้า ตำแหน่งที่ต่อไปใช้งานคือ ตำแหน่ง P₁ ถึง P₁₄ (ตั้งรูป 4.1 หน้า 29)

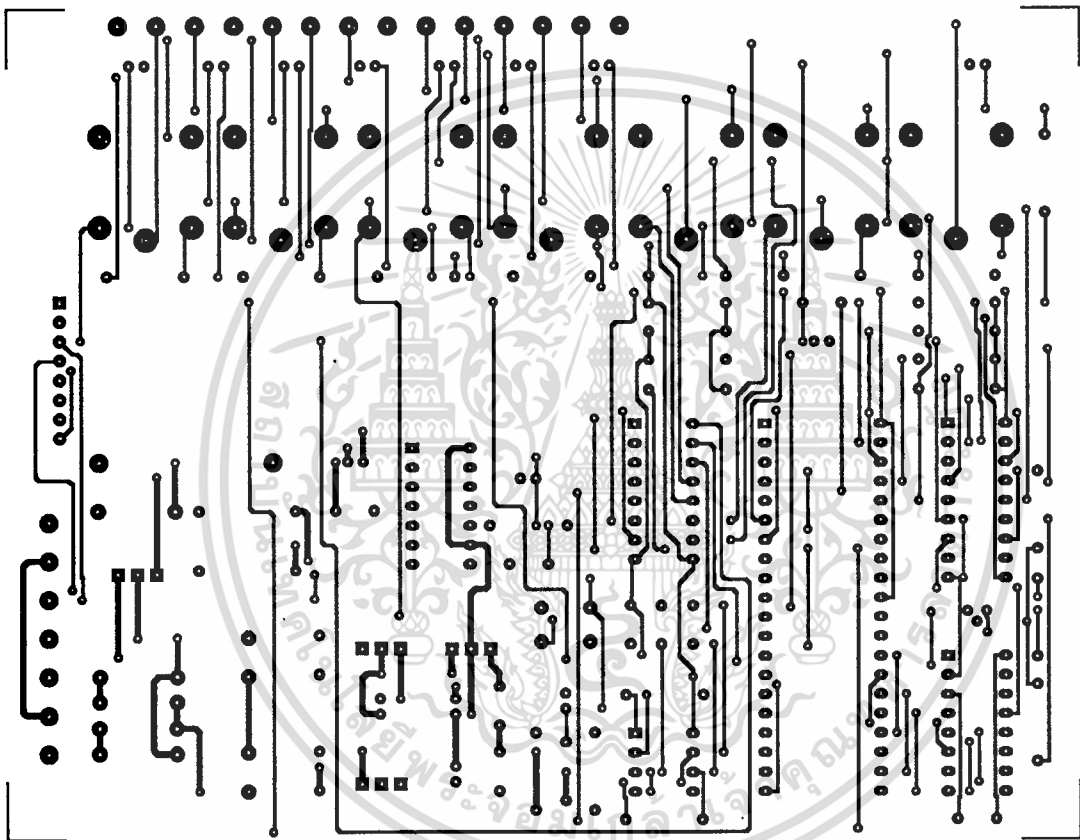
2. การใช้ชุดหรีไฟจะนำหลอดไฟมาต่อใช้งานที่ตำแหน่ง P₁₇ กับ P₁₈ (ตั้งรูป 5.2 หน้า 32)



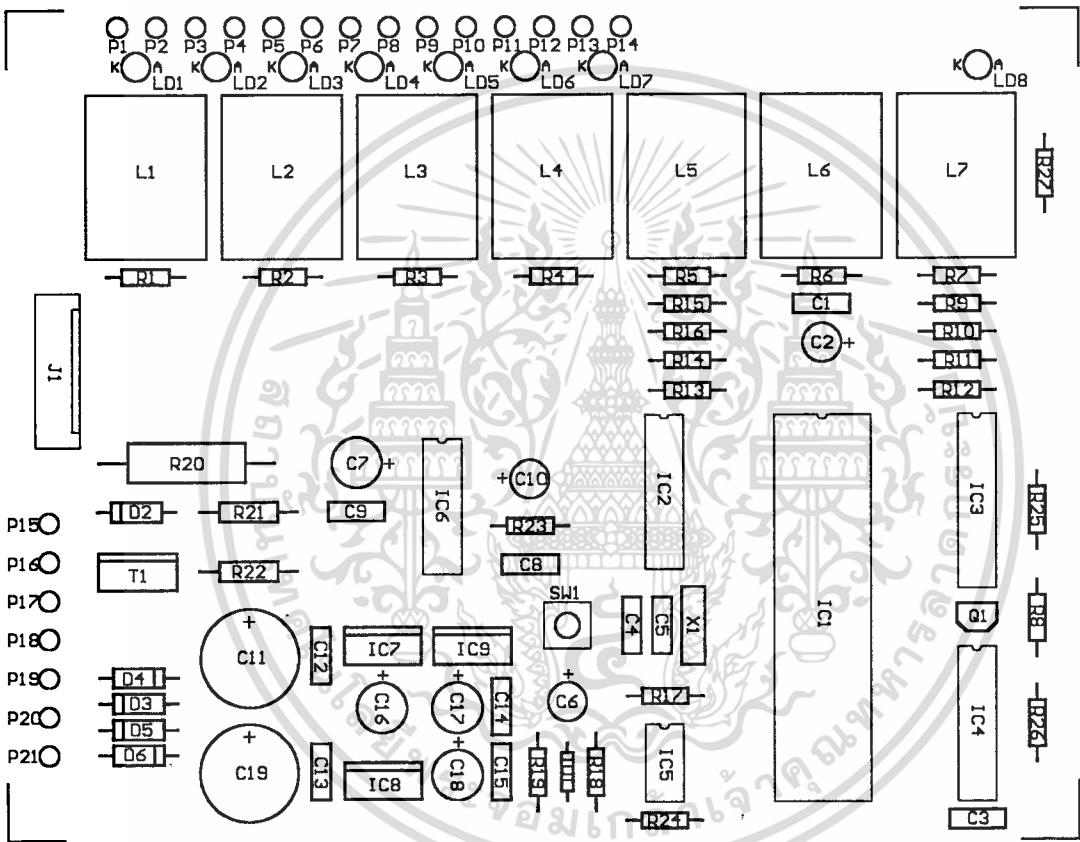


แผนภาพแสดงวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แผนภาพแสดงลายแผ่นปริ้น



แผนภาพแสดงการจัดวางอุปกรณ์บนแผ่นปริ้น

ตารางสัญลักษณ์ที่ใช้

สัญลักษณ์	ความหมาย
Rn	รีจิสเตอร์ภายใน R0 – R7
direct	รีจิสเตอร์ SFR และหน่วยความจำข้อมูลภายใน
@Ri	ค่าแอดเดรสหน่วยความจำภายใน อ้างแอดเดรส โดยอ้อมผ่าน รีจิสเตอร์ R0 – R7
#data	ค่าคงที่ขนาด 8 บิต (ค่าจาก 0 – FF)
#data16	ค่าคงที่ขนาด 16 บิต (ค่าจาก 0 – FFFF)
addr11	ค่าตำแหน่งแอดเดรสจำนวน 11 บิต สำหรับคำสั่ง ACALL หรือ AJMP
addr16	ค่าตำแหน่งแอดเดรสจำนวน 16 บิต สำหรับคำสั่ง ACALL หรือ AJMP
rel	ค่าออฟเซต (offset) หรือค่าบอกความสัมพันธ์ (ค่าจาก -17 ถึง 18 ไบต์)
bit	ตำแหน่งบิตของหน่วยความจำภายในที่อ้างถึง ได้แบบบิต หรือ SFR
@DPTR	แอดเดรสของหน่วยความจำภายนอก หรือพอยน์เตอร์ โดยอ้อมผ่าน รีจิสเตอร์ DPTR

คำสั่งประมวลผลทางคณิตศาสตร์ (Arithmetic Operations)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
ADD A,Rn	บวกค่า Rn กับ A	1	1
ADD A,direct	บวกค่าในหน่วยความจำ direct กับ A	2	1
ADD A,@Ri	บวกค่าในหน่วยความจำที่เก็บอยู่ใน Ri กับ A	1	1
ADDC A,#data	บวกค่าคงที่ 8 บิตกับ A	2	1
ADDC A,Rn	บวกค่า Rn กับ A พร้อมแฟล็ก Carry	1	1
ADDC A,direct	บวกค่าในหน่วยความจำ direct กับ A พร้อมแฟล็ก Carry	2	1
ADDC A,@Ri	บวกค่าในหน่วยความจำที่เก็บอยู่ใน Ri กับ A พร้อมแฟล็ก Carry	1	1
ADDC A,#data	บวกค่าคงที่ 8 บิตกับ A พร้อมแฟล็ก Carry	2	1
SUBB A,Rn	ลบค่า Rn กับ A พร้อมแฟล็ก Borrow	1	1
SUBB A,direct	ลบค่าในหน่วยความจำ direct กับ A พร้อมแฟล็ก Borrow	2	1
SUBB A,@Ri	ลบค่าในหน่วยความจำที่เก็บอยู่ใน Ri กับ A พร้อมแฟล็ก Borrow	1	1
SUBB A,#data	ลบค่าคงที่ 8 บิตกับ A พร้อมแฟล็ก Borrow	2	1
INC A	เพิ่มค่าใน A	1	1

คำสั่งประมวลผลทางคณิตศาสตร์ (Arithmetic Operations)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
INC Rn	เพิ่มค่าใน Rn	1	1
INC direct	เพิ่มค่าในหน่วยความจำ direct	2	1
INC @Ri	เพิ่มค่าในหน่วยความจำที่เก็บอยู่ใน Ri	1	1
DEC A	ลดค่าใน A	1	1
DEC Rn	ลดค่าใน Rn	1	1
DEC direct	ลดค่าในหน่วยความจำ direct	2	1
DEC @Ri	ลดค่าในหน่วยความจำที่เก็บอยู่ใน Ri	1	1
INC DPTR	เพิ่มค่าใน DPTR	1	2
MUL: AB	คูณ A กับ B แล้วเก็บค่าใน A	1	4
DIV AB	หาร A ด้วย B แล้วเก็บค่าใน A	1	4
DA A	ทำ decimal adjust ค่าใน A	1	1

คำสั่งทางตรรก (Logical Operations)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไชนีเซล
ANL A,Rn	AND ค่าใน Rn กับ A	1	1
ANL A,direct	AND ค่าในหน่วยความจำ direct กับ A	2	1
ANL A,@Ri	AND ค่าในหน่วยความจำที่เก็บใน Rn กับ A	1	1
ANL A,#data	AND ค่าคงที่ 8 บิตกับ A	2	1
ANL direct,A	AND ค่า A กับหน่วยความจำ direct	2	1
ANL direct,#data	AND ค่าคงที่ 8 บิตกับหน่วยความจำ direct	3	2
ORL A,Rn	OR ค่าใน Rn กับ A	1	1
ORL A,direct	OR ค่าในหน่วยความจำ direct กับ A	2	1
ORL A,@Ri	OR ค่าในหน่วยความจำที่เก็บใน Rn กับ A	1	1
ORL A,#data	OR ค่าคงที่ 8 บิตกับ A	2	1
ORL direct,A	OR ค่า A กับหน่วยความจำ direct	2	1
ORL direct,#data	OR ค่าคงที่ 8 บิตกับหน่วยความจำ direct	3	2
XRL A,Rn	EX-OR ค่าใน Rn กับ A	1	1
XRL A,direct	EX-OR ค่าในหน่วยความจำ direct กับ A	2	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งทางตรรก (Logical Operations)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนเซเคิล
XRL A,@Ri	EX-OR ค่าในหน่วยความจำ ที่เก็บใน Rn กับ A	1	1
XRL A,#data	EX-OR ค่าคงที่ 8 บิตกับ A	2	1
XRL direct,A	EX-OR ค่า A กับหน่วย ความจำ direct	2	1
XRL direct,#data	EX-OR ค่าคงที่ 8 บิตกับ หน่วยความจำ direct	3	2
CLR A	ทาค่าใน A ให้เป็นศูนย์	1	1
CPL A	กลับค่าบิตใน A เป็นตรงข้าม ทุกบิต	1	1
RL A	หมุนบิตใน A ไปทางซ้าย บิตและบิต 0 มีค่า 0	1	1
RLC A	หมุนบิตใน A ไปทางซ้าย บิตและบิต 0 มีค่าบิตที่อยู่ใน แฟล็ก Carry	1	1
RR A	หมุนบิตใน A ไปทางขวา บิตและบิต 0 มีค่าจากบิต 7	1	1
RRC A	หมุนบิตไป A ไปทางขวา บิตและค่าจากบิต 0 หนีไปเก็บ ในแฟล็ก Carry และบิตที่อยู่ใน แฟล็ก Carry เดิมจะย้ายมา เก็บในบิต 7	1	1
SWAP A	สลับค่าสลับบิตบนกับสลับบิตล่างภายใน A	1	1

คำสั่งเคลื่อนย้ายข้อมูล (Data Transfer)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซซ์เคล็ด
MOV A,Rn	ย้ายข้อมูลจาก Rn ไป A	1	1
MOV A,direct	ย้ายข้อมูลจากหน่วยความจำ direct ไป A	2	1
MOV A,@Ri	ย้ายข้อมูลจากหน่วยความจำ ที่เก็บอยู่ใน Ri กับ A	1	1
MOV A,#data	ย้ายข้อมูลคงที่ 8 บิตไป เก็บที่ A	2	1
MOV Rn,A	ย้ายข้อมูลจาก A ไป Rn	1	1
MOV Rn,direct	ย้ายข้อมูลจากหน่วยความจำ direct ไป Rn	2	2
MOV direct,A	ย้ายข้อมูลจาก A ไปยัง หน่วยความจำ direct	2	1
MOV direct,Rn	ย้ายข้อมูลจาก Rn ไปยัง หน่วยความจำ direct	2	2
MOV direct,direct	ย้ายข้อมูลระหว่างหน่วย ความจำภายใน	3	2
MOV direct,@Ri	ย้ายข้อมูลจากหน่วยความจำ ที่เก็บอยู่ใน Ri ไปยังหน่วย ความจำ direct	2	2
MOV direct,#data	ย้ายข้อมูลคงที่ 8 บิตไปยัง หน่วยความจำ direct	3	2
MOV @Ri,A	ย้ายข้อมูลใน A ไปยังหน่วย ความจำที่เก็บอยู่ใน Ri	1	1

คำสั่งเคลื่อนย้ายข้อมูล (Data Transfer)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
MOV @Ri,direct	ย้ายข้อมูลจากหน่วยความจำ direct ไปยังหน่วยความจำ ที่เก็บอยู่ใน Ri	2	2
MOV @Ri,#data	ย้ายค่าคงที่ 8 บิตไปยัง หน่วยความจำที่เก็บอยู่ใน Ri	2	1
MOV DPTR,#data16	ย้ายค่าคงที่ 16 บิตไปยัง DPTR	3	2
MOVC A,@A+DPTR	ย้ายข้อมูลจากหน่วยความจำ ข้อมูลที่สัมพันธ์กับ DPTR ไปยัง A	1	2
MOVC A,@A+PC	ย้ายข้อมูลจากหน่วยความจำ ข้อมูลที่สัมพันธ์กับ PC ไปยัง A	1	2
MOVX A,@Ri	ย้ายข้อมูลจากหน่วยที่เก็บอยู่ใน Ri ไปยัง A	1	2
MOVX A,@DPTR	ย้ายข้อมูลจากหน่วยความจำ ที่เก็บอยู่ใน DPTR ไปยัง A	1	2
MOVX @Ri,A	ย้ายข้อมูลที่เก็บอยู่ใน A ไปยังหน่วยความจำที่เก็บอยู่ใน Ri	1	2
MOVX @DPTR,A	ย้ายข้อมูลที่เก็บอยู่ใน A ไปยังหน่วยความจำที่เก็บอยู่ใน DPTR	1	2

คำสั่งเคลื่อนย้ายข้อมูล (Data Transfer)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
PUSH direct	ย้ายข้อมูลหน่วยความจำ direct ไปเก็บยัง stack	2	2
POP direct	ย้ายข้อมูลจาก stack ไปยังหน่วยความจำ direct	2	2
XCH A,Rn	แลกเปลี่ยนข้อมูลระหว่าง A กับ Rn	1	1
XCH A,direct	แลกเปลี่ยนข้อมูลระหว่าง หน่วยความจำ direct กับ A	1	1
XCH A,@Ri	แลกเปลี่ยนข้อมูลระหว่าง หน่วยความจำที่เก็บอยู่ใน Ri กับ A	1	1
XCHD A,@Ri	แลกเปลี่ยนข้อมูลสี่บิตล่าง จากหน่วยความจำที่เก็บอยู่ใน Ri กับ A	1	1

คำสั่งจัดการข้อมูลแบบบิต (Boolean Variable Manipulation)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
CLR C	ทาสวิตช์ Carry ให้เป็น 0	1	1
CLR bit	ทาค่า bit ให้เป็น 0	2	1
SETB C	ทาค่าสวิตช์ Carry ให้เป็น 1	1	1
SETB bit	ทาค่า bit ให้เป็น 1	2	1
CPL C	กลับค่าสวิตช์ Carry ให้เป็นตรงกันข้าม	1	1
CPL bit	กลับค่า bit ให้เป็นตรงกันข้าม	2	1
ANL C,bit	AND ค่า bit กับสวิตช์ Carry	2	2
ANL C,/bit	AND ค่าตรงข้ามของ bit กับสวิตช์ Carry	2	2
ORL C,bit	ORL ค่า bit กับสวิตช์ Carry	2	2
ORL C,/bit	ORL ค่าตรงข้ามของ bit กับสวิตช์ carry	2	2
MOV C,bit	ย้ายค่า bit มายังสวิตช์ Carry	2	1
MOV C,/bit	ย้ายค่าสวิตช์ Carry มายัง bit	2	2
JC rel	กระโดด ถ้าค่าสวิตช์ Carry เป็น 0	2	2
JNC rel	กระโดด ถ้าค่าสวิตช์ Carry เป็น 1	2	2
JB bit,rel	กระโดด ถ้าค่า bit เป็น 1	3	2
JNB bit,rel	กระโดด ถ้าค่า bit เป็น 0	3	2
JBC bit,rel	กระโดด ถ้าค่า bit เป็น 1 และเปลี่ยน bit เป็น 0	3	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งควบคุมการทำงานโปรแกรม (Program and Machine Control)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
CLR C	ทำค่าแฟล็ก Carry ให้เป็น 0	1	1
ACALL addr11	ไปหาโปรแกรมน้อยจากค่าแอดเดรส 11 บิต	2	2
LCALL addr16	ไปหาโปรแกรมน้อยจากค่าแอดเดรส 16 บิต	3	2
RET	คำสั่งสิ้นสุดการทำงานโปรแกรมน้อย	1	2
RETI	คำสั่งสิ้นสุดการทำงานโปรแกรมน้อยอินเตอร์รัปต์	1	2
AJMP addr11	กระโดดไปยังตำแหน่งจากค่าแอดเดรส 11 บิต	2	2
LJMP addr16	กระโดดไปยังตำแหน่งจากค่าแอดเดรส 16 บิต	3	2
SJMP rel	กระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน	2	2
JMP @A+DPTR	กระโดดไปยังตำแหน่งที่สัมพันธ์กับ DPTR	1	2
JZ rel	กระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าหากค่า A เป็นค่า 0	2	2

คำสั่งควบคุมการทำงานโปรแกรม (Program and Machine Control)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
JNZ rel	กระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าหากค่า A เป็นค่า 1	2	2
CJNE A,direct,rel	เปรียบเทียบ A กับหน่วยความจำ direct และกระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เท่ากัน	3	2
CJNE A,#data,rel	เปรียบเทียบ A กับค่าคงที่ และกระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เท่ากัน	3	2
CJNE Rn,#data,rel	เปรียบเทียบ Rn กับค่าคงที่ และกระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เท่ากัน	3	2
CJNE @Ri,#data,rel	เปรียบเทียบค่าในหน่วยความจำที่เก็บใน Ri กับค่าคงที่และกระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เท่ากัน	3	2

คำสั่งควบคุมการทำงานโปรแกรม (Program and Machine Control)

รูปแบบคำสั่ง	ความหมาย	จำนวนไบต์	จำนวนแมชชีนไซเคิล
DJNZ Rn,rel	ลดค่าใน Rn และกระโดดไปยังตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เป็น 0	2	2
DJNZ direct,rel	ลดค่าในหน่วยความจำ direct และกระโดดไปตำแหน่งที่สัมพันธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เป็น 0	3	2
NOP	ไม่มีการทำงานใด ๆ เกิดขึ้น	1	1

MM54C922/MM74C922 16 key encoder
MM54C923/MM74C923 20 key encoder

general description

These CMOS key encoders provide all the necessary logic to fully encode an array of SPST switches. The keyboard scan can be implemented by either an external clock or external capacitor. These encoders also have on-chip pull-up devices which permit switches with up to 50 k Ω on resistance to be used. No diodes in the switch array are needed to eliminate ghost switches. The internal debounce circuit needs only a single external capacitor and can be defeated by omitting the capacitor. A Data Available output goes to a high level when a valid keyboard entry has been made. The Data Available output returns to a low level when the entered key is released, even if another key is depressed. The Data Available will return high to indicate acceptance of the new key after a normal debounce period; this two key roll over is provided between any two switches.

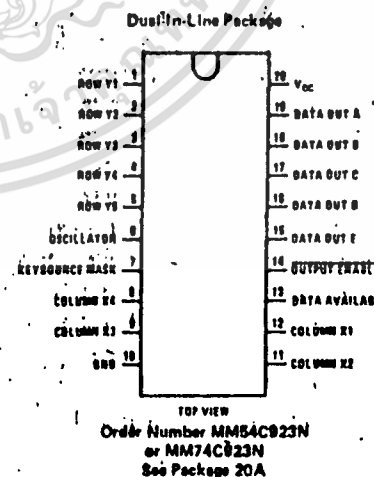
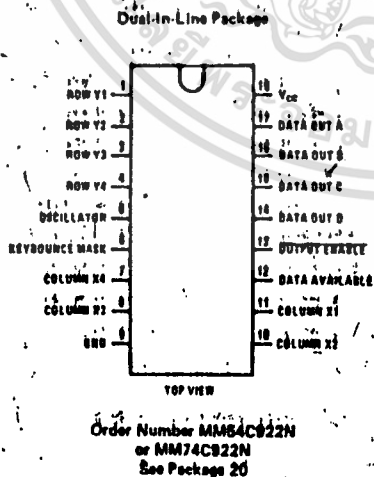
An internal register remembers the last key pressed even after the key is released. The TRI-STATE outputs

provide for easy expansion and bus operation and are LPTTL compatible.

features

- 50 k Ω maximum switch on resistance
- On or off chip clock
- On chip row pull-up devices
- 2 key roll-over
- Keybounce elimination with single capacitor
- Last key register at outputs
- TRI-STATE outputs LPTTL compatible
- Wide supply range 3V to 15V
- Low power consumption

connection diagrams



absolute maximum ratings

Voltage at Any Pin
Operating Temperature Range
MM54C922, MM54C923
MM74C922, MM74C923
Storage Temperature Range

$V_{CC} - 0.3V$ to $V_{CC} + 0.3V$
 $-55^{\circ}C$ to $+125^{\circ}C$
 $-40^{\circ}C$ to $+85^{\circ}C$
 $-85^{\circ}C$ to $+150^{\circ}C$

Package Dissipation
Operating V_{CC} Range
 V_{CC}
Lead Temperature (Soldering, 10 seconds)

500 mW
3V to 15V
15V
300°C

dc electrical characteristics

Min/max limits apply across temperature range unless otherwise noted

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
CMOS TO CMOS						
V _{T+}	Positive-Going Threshold Voltage at Osc and KBM Inputs	V _{CC} = 5V, I _{IN} ≥ 0.7 mA	3	3.6	4.3	V
		V _{CC} = 10V, I _{IN} ≥ 1.4 mA	6	6.8	8.6	V
		V _{CC} = 15V, I _{IN} ≥ 2.1 mA	9	10	12.9	V
V _{T-}	Negative-Going Threshold Voltage at Osc and KBM Inputs	V _{CC} = 5V, I _{IN} ≥ 0.7 mA	0.7	1.4	2	V
		V _{CC} = 10V, I _{IN} ≥ 1.4 mA	1.4	3.2	4	V
		V _{CC} = 15V, I _{IN} ≥ 2.1 mA	2.1	6	6	V
V _{IN(1)}	Logical "1" Input Voltage, Except Osc and KBM Inputs	V _{CC} = 5V	3.5	4.5		V
		V _{CC} = 10V	8	9		V
		V _{CC} = 15V	12.5	13.5		V
V _{IN(0)}	Logical "0" Input Voltage, Except Osc and KBM Inputs	V _{CC} = 5V		0.5	1.5	V
		V _{CC} = 10V			2	V
		V _{CC} = 15V		1.5	2.5	V
I _{rp}	Row Pull-Up Current at Y1, Y2, Y3, Y4 and Y5 Inputs	V _{CC} = 5V, V _{IN} = 0.1 V _{CC}		-2	-5	μA
		V _{CC} = 10V		-10	-20	μA
		V _{CC} = 15V		-22	-45	μA
V _{OUT(1)}	Logical "1" Output Voltage	V _{CC} = 5V, I _O = -10 μA	4.5			V
		V _{CC} = 10V, I _O = -10 μA	8			V
		V _{CC} = 15V, I _O = -10 μA	13.5			V
V _{OUT(0)}	Logical "0" Output Voltage	V _{CC} = 5V, I _O = 10 μA			0.5	V
		V _{CC} = 10V, I _O = 10 μA			1	V
		V _{CC} = 15V, I _O = 10 μA			1.5	V
R _{on}	Column "ON" Resistance at X1, X2, X3 and X4 Outputs	V _{CC} = 5V, V _O = 0.5V		500	1400	Ω
		V _{CC} = 10V, V _O = 1V		300	700	Ω
		V _{CC} = 15V, V _O = 1.5V		200	500	Ω
I _{CC}	Supply Current	V _{CC} = 5V, Osc at 0V		0.65	1.1	mA
		V _{CC} = 10V		1.1	1.9	mA
		V _{CC} = 15V		1.7	2.8	mA
I _{IN(1)}	Logical "1" Input Current at Output Enable	V _{CC} = 15V, V _{IN} = 15V		0.005	1.0	μA
I _{IN(0)}	Logical "0" Input Current at Output Enable	V _{CC} = 15V, V _{IN} = 0V	-1.0	-0.005		μA
CMOS/LPTTL INTERFACE						
V _{IN(1)}	Logical "1" Input Voltage, Except Osc and KBM Inputs	54C, V _{CC} = 4.5V	V _{CC} -1.5			V
		74C, V _{CC} = 4.75V	V _{CC} -1.5			V
V _{IN(0)}	Logical "0" Input Voltage, Except Osc and KBM Inputs	54C, V _{CC} = 4.5V		0.8		V
		74C, V _{CC} = 4.75V		0.8		V
V _{OUT(1)}	Logical "1" Output Voltage	54C, V _{CC} = 4.5V, I _O = -380 μA	2.4			V
		74C, V _{CC} = 4.75V, I _O = -380 μA	2.4			V
V _{OUT(0)}	Logical "0" Output Voltage	54C, V _{CC} = 4.5V, I _O = -380 μA			0.4	V
		74C, V _{CC} = 4.75V, I _O = -380 μA			0.4	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

dc electrical characteristics (con't)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
OUTPUT DRIVE (See 54C/74C Family Characteristics Data Sheet)					
I _{SOURCE} Output Source Current (P-Channel)	V _{CC} = 5V, V _{OUT} = 0V, T _A = 25°C	-1.75	-3.3		mA
I _{SOURCE} Output Source Current (P-Channel)	V _{CC} = 10V, V _{OUT} = 0V, T _A = 25°C	-8	-15		mA
I _{SINK} Output Sink Current (N-Channel)	V _{CC} = 5V, V _{OUT} = V _{CC} , T _A = 25°C	1.75	3.6		mA
I _{SINK} Output Sink Current (N-Channel)	V _{CC} = 10V, V _{OUT} = V _{CC} , T _A = 25°C	8	16		mA

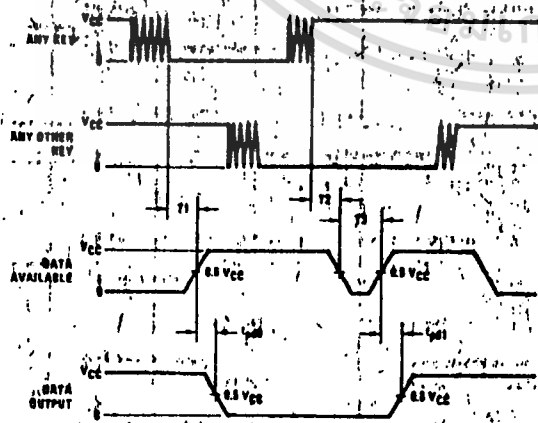
ac electrical characteristics T_A = 25°C

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t _{pd0-tpd1} Propagation Delay Time to Logical "0" or Logical "1" from D.A.	C _L = 50 pF, (Figure 1) V _{CC} = 5V V _{CC} = 10V V _{CC} = 15V		60 35 25	150 80 80	ns ns ns
t _{OH.t1H} Propagation Delay Time from Logical "0" or Logical "1" into High Impedance State	R _L = 10k, C _L = 5 pF, (Figure 2) V _{CC} = 5V R _L = 10k V _{CC} = 10V C _L = 10 pF V _{CC} = 15V		80 65 50	200 150 110	ns ns ns
t _{HO.tH1} Propagation Delay Time from High Impedance State to a Logical "0" or Logical "1"	R _L = 10k, C _L = 50 pF, (Figure 2) V _{CC} = 5V R _L = 10k V _{CC} = 10V C _L = 50 pF V _{CC} = 15V		100 65 40	250 125 90	ns ns ns
C _{IN} Input Capacitance	Any Input, (Note 2)		5	7.5	pF
C _{OUT} TRI-STATE Output Capacitance	Any Output, (Note 2)		10		pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range", they are not meant to imply that the device should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: Capacitance is guaranteed by periodic testing.

switching time waveforms



T₁ = T₂ = RC, T₃ = 0.7 RC where R = 10k and C is external capacitor at KSM input.

FIGURE 1

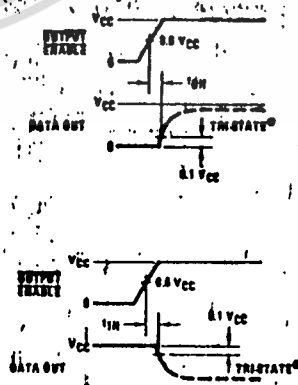
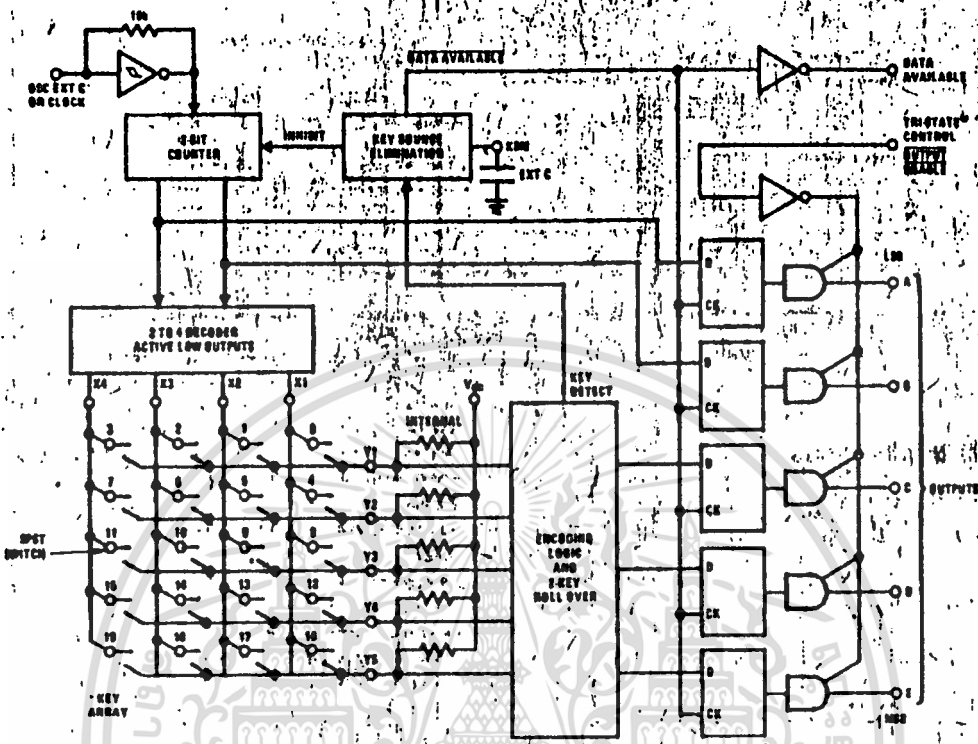


FIGURE 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

block diagram

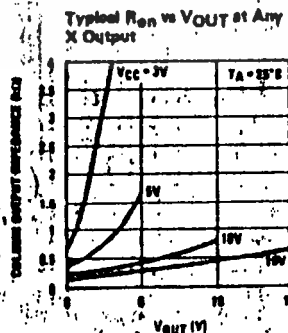
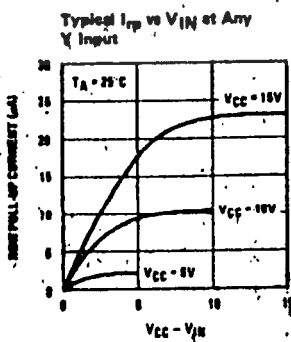


truth table

SWITCH POSITION	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
	Y1,X1	Y1,X2	Y1,X3	Y1,X4	Y2,X1	Y2,X2	Y2,X3	Y2,X4	Y3,X1	Y3,X2	Y3,X3	Y3,X4	Y4,X1	Y4,X2	Y4,X3	Y4,X4	Y5,X1	Y5,X2	Y5,X3	Y5,X4
D	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
A	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
C	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	0
O	0	0	0	0	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
U	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1

*Omit for MM54C922/MM74C922

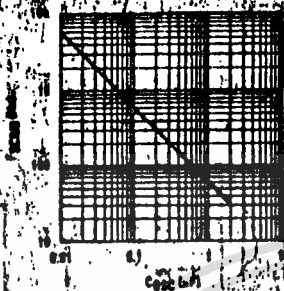
typical performance characteristics



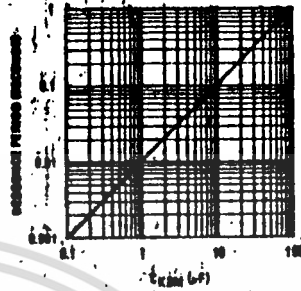
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

typical performance characteristics (con't)

Typical PSCAN w/ C05C

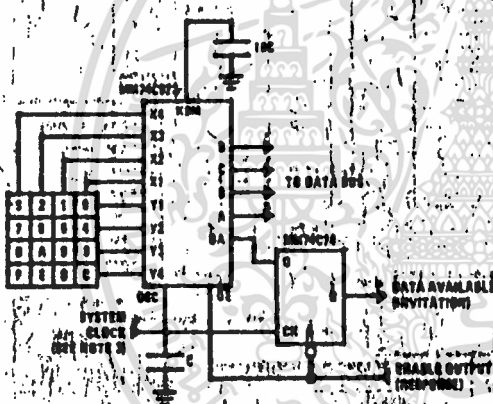


Typical Debounce Period w/ C05M

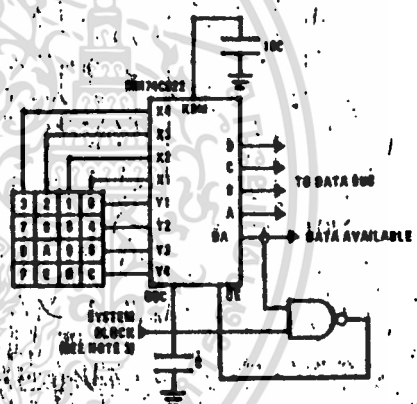


typical applications

Synchronous Handshake (MM74C922)

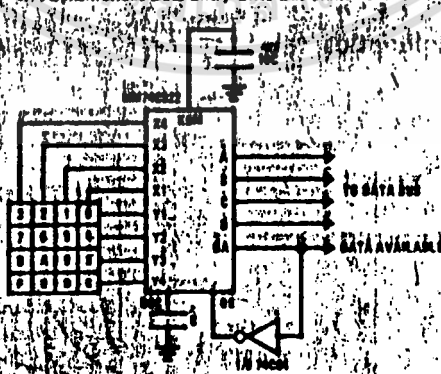


Synchronous Data Entry On/Off Bus (MM74C922)



Outputs are enabled when valid entry is made and go into TRI-STATE when key is released.

Asynchronous Data Entry On/Off Bus (MM74C922)



Outputs are in TRI-STATE until key is pressed, then data is placed on bus. When key is released, outputs return to TRI-STATE.

Note 1: The keyboard may be synchronously scanned by omitting the capacitor at osc, and driving osc directly if the system clock rate is lower than 10 kHz.

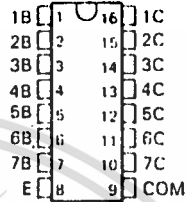
ULN2001A THRU ULN2005A DARLINGTON TRANSISTOR ARRAYS

D2624, DECEMBER 1976 (REVISED SEPTEMBER 1986)

HIGH-VOLTAGE HIGH-CURRENT DARLINGTON TRANSISTOR ARRAYS

- 500-mA Rated Collector Current (Single Output)
- High-Voltage Outputs . . . 50 V
- Output Clamp Diodes
- Inputs Compatible With Various Types of Logic
- Relay Driver Applications
- Designed to Be Interchangeable With Sprague ULN2001A Series

D OR N PACKAGE
(TOP VIEW)

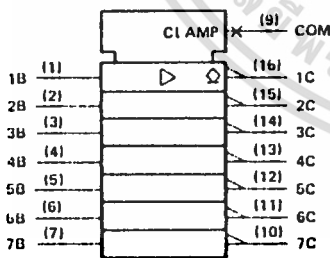


description

The ULN2001A, ULN2002A, ULN2003A, ULN2004A, and ULN2005A are monolithic high-voltage, high-current Darlington transistor arrays. Each consists of seven n-p-n Darlington pairs that feature high-voltage outputs with common-cathode clamp diodes for switching inductive loads. The collector-current rating of a single Darlington pair is 500 mA. The Darlington pairs may be paralleled for higher current capability. Applications include relay drivers, hammer drivers, lamp drivers, display drivers (LED and gas discharge), line drivers, and logic buffers. For 100 V (otherwise interchangeable) versions, see the SN75465 through SN75469.

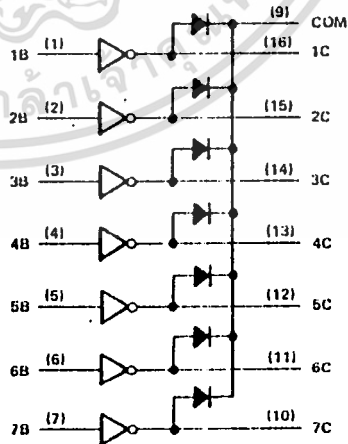
The ULN2001A is a general-purpose array and may be used with TTL, P-MOS, CMOS, and other MOS technologies. The ULN2002A is specifically designed for use with 14- to 25 V P-MOS devices. Each input of this device has a zener diode and resistor in series to control the input current to a safe limit. The ULN2003A has a 2.7 k Ω series base resistor for each Darlington pair for operation directly with TTL or 5-V CMOS devices. The ULN2004A has a 10.5 k Ω series base resistor to allow its operation directly from CMOS or P-MOS devices that use supply voltages of 6 to 15 V. The required input current of the ULN2004A is below that of the ULN2003A, and the required voltage is less than that required by the ULN2002A. The ULN2005A has a 1050 Ω series base resistor and is specifically designed for use with TTL devices where higher output current is required and loading of the driving source is not a concern.

logic symbol[†]



[†]This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram



PRODUCTION DATA documents contain information current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS
INSTRUMENTS

POST OFFICE BOX 65503 • DALLAS, TEXAS 75265

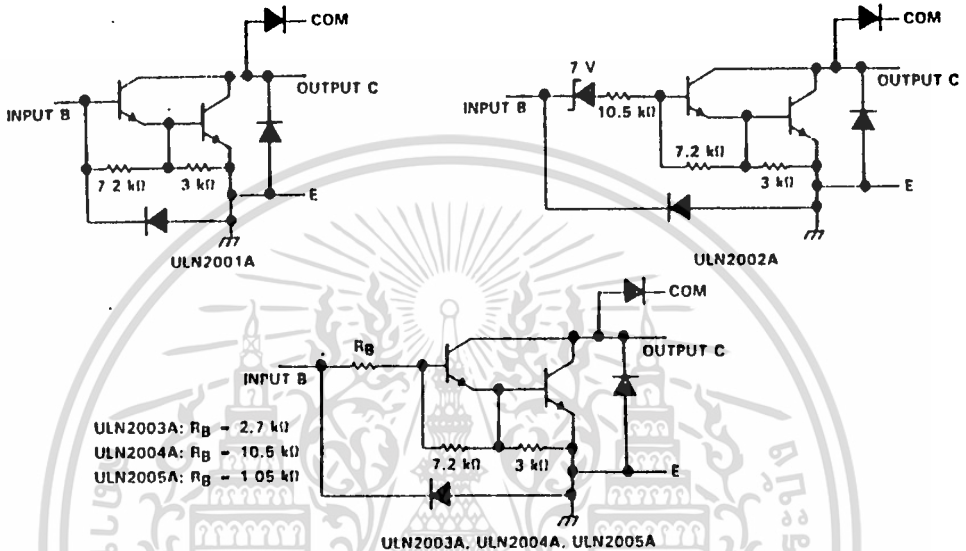
Copyright © 1986, Texas Instruments Incorporated

4 155

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ -56- เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ULN2001A THRU ULN2005A DARLINGTON TRANSISTOR ARRAYS

schematics (each Darlington pair)



All resistor values shown are nominal.

absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)

Collector-emitter voltage	50 V
Input voltage (see Note 1): ULN2002A, ULN2003A, ULN2004A	30 V
ULN2005A	15 V
Peak collector current (see Figures 14 and 15)	500 mA
Output clamp diode current	500 mA
Total emitter-terminal current	2.5 A
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range	-20°C to 85°C
Storage temperature range	-65°C to 150°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds	260°C

NOTE 1: All voltage values are with respect to the emitter/substrate terminal, E, unless otherwise noted.

DISSIPATION RATING TABLE

PACKAGE	$T_A = 25^\circ\text{C}$	DERATING FACTOR	$T_A = 85^\circ\text{C}$
	POWER RATING	ABOVE $T_A = 25^\circ\text{C}$	POWER RATING
D	950 mW	7.6 mW/°C	494 mW
N	1150 mW	9.2 mW/°C	598 mW

ULN2001A THRU ULN2005A DARLINGTON TRANSISTOR ARRAYS

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULN2001A			ULN2002A			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
I_{CEX} Collector cutoff current	1	$V_{CE} = 50\text{ V}, I_I = 0$	50			50			μA
	2	$V_{CE} = 50\text{ V}, I_I = 0$ $T_A = 70^\circ\text{C}, V_I = 6\text{ V}$	100			100			
$I_{I(off)}$ Off-state input current	3	$V_{CE} = 50\text{ V}, I_C = 500\ \mu\text{A}, T_A = 70^\circ\text{C}$	50	65		50	65	μA	
I_I Input current	4	$V_I = 17\text{ V}$				0.82	1.25	mA	
h_{FE} Static forward current transfer ratio	5	$V_{CE} = 2\text{ V}, I_C = 350\text{ mA}$	1000						
$V_{I(on)}$ On-state input voltage	6	$V_{CE} = 2\text{ V}, I_C = 300\text{ mA}$					13	V	
$V_{CE(sat)}$ Collector emitter saturation voltage	5	$I_I = 250\ \mu\text{A}, I_C = 100\text{ mA}$	0.9	1.1		0.9	1.1	V	
		$I_I = 350\ \mu\text{A}, I_C = 200\text{ mA}$	1	1.3		1	1.3		
		$I_I = 500\ \mu\text{A}, I_C = 350\text{ mA}$	1.2	1.8		1.2	1.8		
I_R Clamp diode reverse current	7	$V_R = 50\text{ V}$	50			50			μA
		$V_R = 50\text{ V}, T_A = 70^\circ\text{C}$	100			100			
V_F Clamp diode forward voltage	8	$I_F = 350\text{ mA}$	1.7	2		1.7	2	V	
C_i Input capacitance		$V_I = 0, f = 1\text{ MHz}$	16	25		16	25	pF	

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULN2003A			ULN2004A			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
I_{CEX} Collector cutoff current	1	$V_{CE} = 50\text{ V}, I_I = 0$	50			50			μA
	2	$V_{CE} = 50\text{ V}, I_I = 0$ $T_A = 70^\circ\text{C}, V_I = 1\text{ V}$	100			100			
$I_{I(off)}$ Off state input current	3	$V_{CE} = 50\text{ V}, I_C = 500\ \mu\text{A}, T_A = 70^\circ\text{C}$	50	65		50	65	μA	
I_I Input current	4	$V_I = 3.85\text{ V}$	0.93	1.35				mA	
		$V_I = 6\text{ V}$				0.35	0.5		
		$V_I = 12\text{ V}$				1	1.45		
$V_{I(on)}$ On-state input voltage	6	$V_{CE} = 2\text{ V}$	$I_C = 125\text{ mA}$					5	V
			$I_C = 200\text{ mA}$		2.4			6	
			$I_C = 250\text{ mA}$		2.7				
			$I_C = 275\text{ mA}$					7	
			$I_C = 300\text{ mA}$		3				
$V_{CE(sat)}$ Collector emitter saturation voltage	5	$I_I = 250\ \mu\text{A}, I_C = 100\text{ mA}$	0.9	1.1		0.9	1.1	V	
		$I_I = 350\ \mu\text{A}, I_C = 200\text{ mA}$	1	1.3		1	1.3		
		$I_I = 500\ \mu\text{A}, I_C = 350\text{ mA}$	1.2	1.6		1.2	1.6		
I_R Clamp diode reverse current	7	$V_R = 50\text{ V}$	50			50			μA
		$V_R = 50\text{ V}, T_A = 70^\circ\text{C}$	100			100			
V_F Clamp diode forward voltage	8	$I_F = 350\text{ mA}$	1.7	2		1.7	2	V	
C_i Input capacitance		$V_I = 0, f = 1\text{ MHz}$	16	25		16	25	pF	

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

4-157

ULN2001A THRU ULN2005A DARLINGTON TRANSISTOR ARRAYS

electrical characteristics at 25 °C free-air temperature (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULN2005A			UNIT
			MIN	TYP	MAX	
I_{CEX} Collector cutoff current	1	$V_{CE} = 50\text{ V}, I_I = 0$			50	μA
		$V_{CE} = 50\text{ V}, I_I = 0, T_A = 70^\circ\text{C}$			100	
$I_{I(off)}$ Off-state input current	3	$V_{CE} = 50\text{ V}, I_C = 500\ \mu\text{A}, T_A = 70^\circ\text{C}$	50	65		μA
I_I Input current	4	$V_I = 3\text{ V}$		1.5	2.4	mA
$V_{I(on)}$ On-state input voltage	6	$V_{CE} = 2\text{ V}, I_C = 350\text{ mA}$			2.4	V
$V_{CE(sat)}$ Collector-emitter saturation voltage	5	$I_I = 250\ \mu\text{A}, I_C = 100\text{ mA}$		0.9	1.1	V
		$I_I = 350\ \mu\text{A}, I_C = 200\text{ mA}$		1	1.3	
		$I_I = 600\ \mu\text{A}, I_C = 350\text{ mA}$		1.2	1.6	
I_R Clamp diode reverse current	7	$V_R = 50\text{ V}$			50	μA
		$V_R = 50\text{ V}, T_A = 70^\circ\text{C}$			100	
V_F Clamp diode forward voltage	8	$I_F = 350\text{ mA}$		1.7	2	V
C_i Input capacitance		$V_I = 0, f = 1\text{ MHz}$		15	25	pF

switching characteristics at 25 °C free-air temperature

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH} Propagation delay time, low-to-high level output	See Figure 9		0.25	1	μs
t_{PHL} Propagation delay time, high-to-low-level output			0.25	1	μs
V_{OH} High level output voltage after switching	$V_S = 50\text{ V}, I_O = 300\text{ mA}$ See Figure 10	$V_S - 20$			mV

ULN2001A THRU ULN2005A
DARLINGTON TRANSISTOR ARRAYS

PARAMETER MEASUREMENT INFORMATION

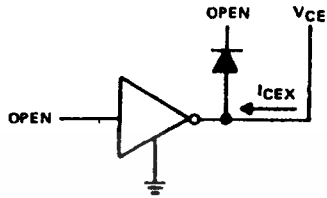


FIGURE 1. I_{CEX}

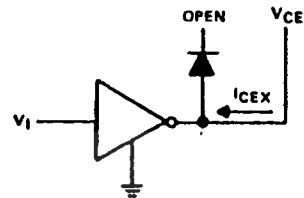


FIGURE 2. I_{CEX}

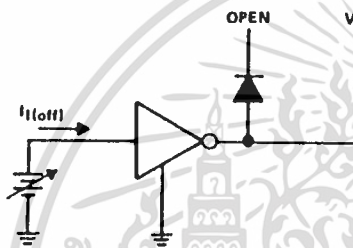


FIGURE 3. $I_I(off)$

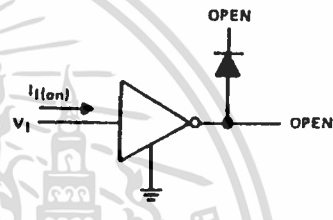


FIGURE 4. I_I

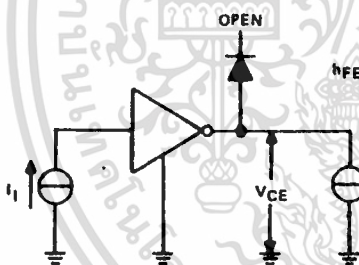


FIGURE 5. h_{FE} , $V_{CE(sat)}$

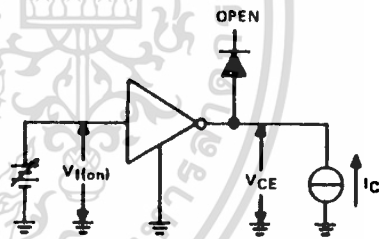


FIGURE 6. $V_I(on)$

NOTE: I_I is fixed for measuring $V_{CE(sat)}$, variable for measuring h_{FE} .

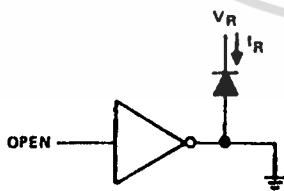


FIGURE 7. I_R

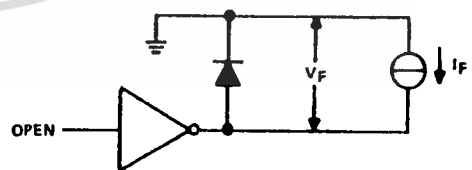
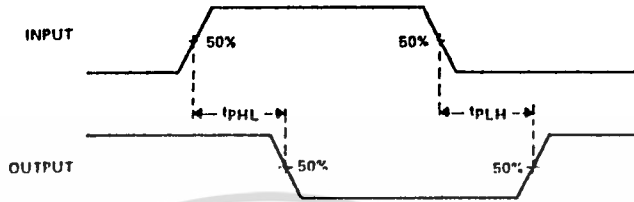


FIGURE 8. V_F

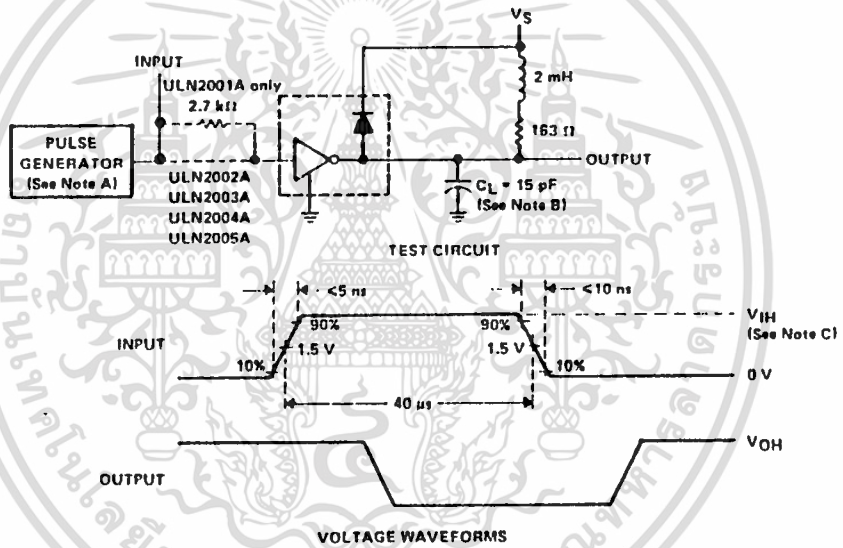
**ULN2001A THRU ULN2005A
DARLINGTON TRANSISTOR ARRAYS**

PARAMETER MEASUREMENT INFORMATION



VOLTAGE WAVEFORMS

FIGURE 9. PROPAGATION DELAY TIMES



- NOTES:** A. The pulse generator has the following characteristics: PRR = 12.5 kHz, $Z_0 = 50 \Omega$.
 B. C_L includes probe and jig capacitance.
 C. For testing the ULN2001A, ULN2003A, and the ULN2005A, $V_{IH} = 3 \text{ V}$; for the ULN2002A, $V_{IH} = 13 \text{ V}$; for the ULN2004A, $V_{IH} = 8 \text{ V}$.

FIGURE 10. LATCH-UP TEST

ULN2001A THRU ULN2005A
DARLINGTON TRANSISTOR ARRAYS

TYPICAL CHARACTERISTICS

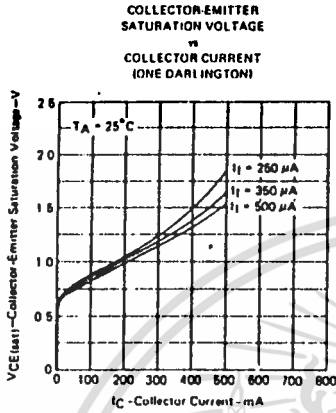


FIGURE 11

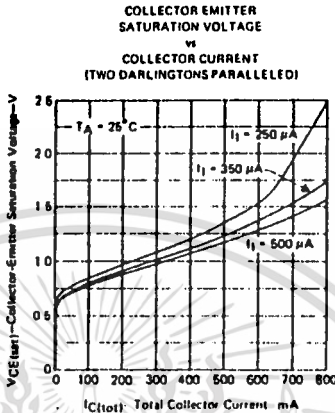


FIGURE 12

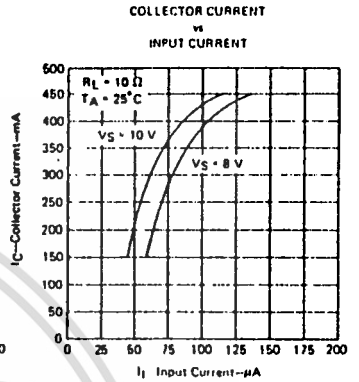


FIGURE 13

THERMAL INFORMATION

D PACKAGE
MAXIMUM COLLECTOR CURRENT
vs
DUTY CYCLE

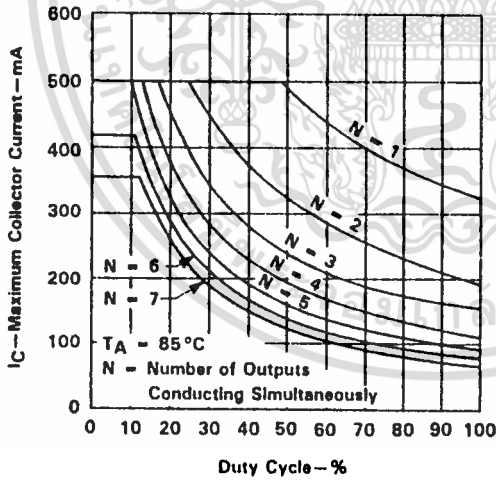


FIGURE 14

N PACKAGE
MAXIMUM COLLECTOR CURRENT
vs
DUTY CYCLE

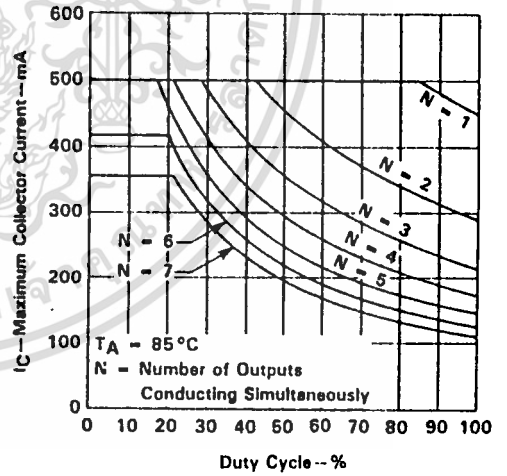


FIGURE 15

TEXAS
INSTRUMENTS

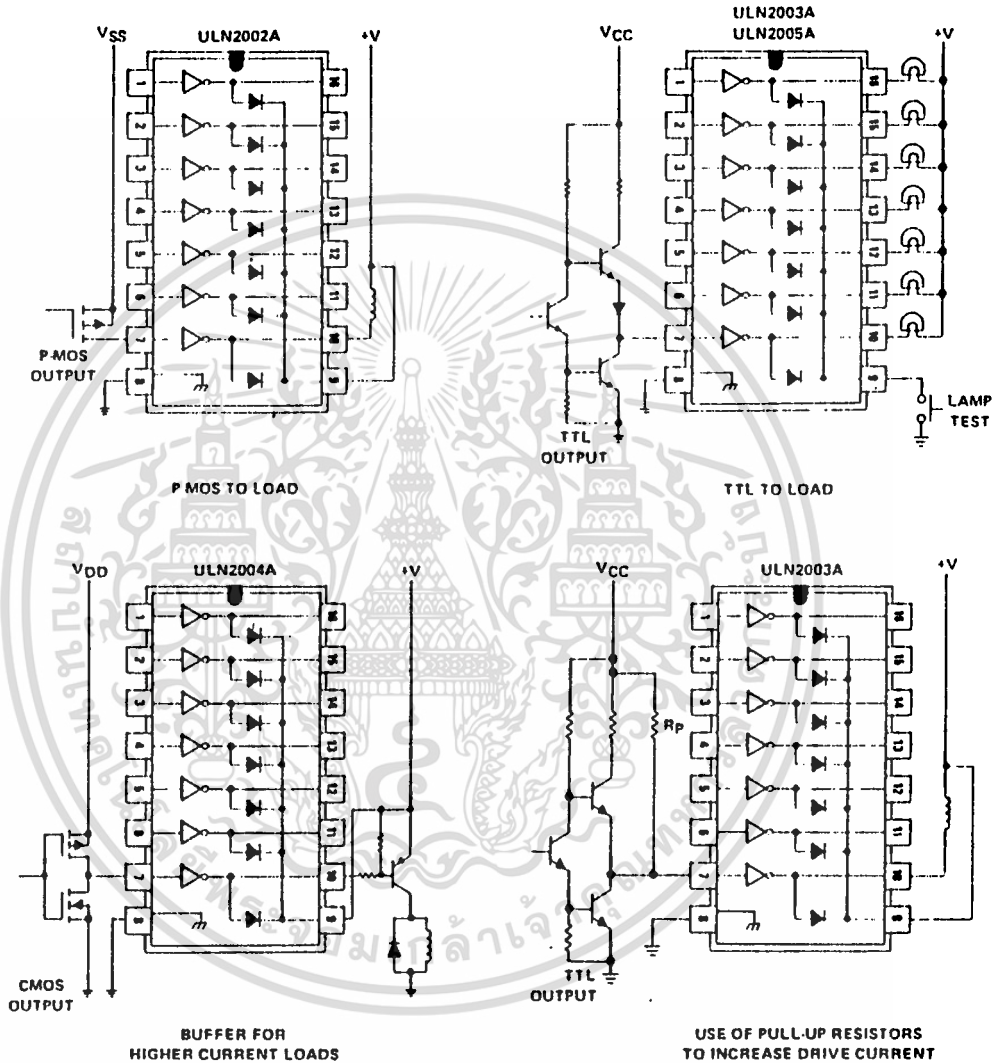
POST OFFICE BOX 685303 • DALLAS, TEXAS 75268

4-161

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการตี-62-านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ULN2001A THRU ULN2005A
DARLINGTON TRANSISTOR ARRAYS**

APPLICATION INFORMATION





A to D, D to A

DAC0808, DAC0807, DAC0806 8-Bit D/A Converters

General Description

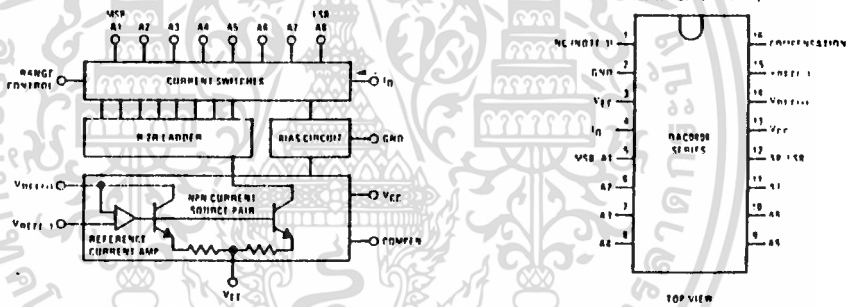
The DAC0808 series is an 8 bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with $\pm 5V$ supplies. No reference current (I_{REF}) trimming is required for most applications since the full scale output current is typically ± 1 LSB of $255 I_{REF}/256$. Relative accuracies of better than $\pm 0.19\%$ assure 8 bit monotonicity and linearity while zero level output current of less than $4 \mu A$ provides 8 bit zero accuracy for $I_{REF} \geq 2$ mA. The power supply currents of the DAC0808 series are independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

Features

- Relative accuracy: $\pm 0.19\%$ error maximum (DAC0808)
- Full scale current match: ± 1 LSB typ
- 7 and 6 bit accuracy available (DAC0807, DAC0806)
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/ μ s
- Power supply voltage range: $\pm 4.5V$ to $\pm 18V$
- Low power consumption: 33 mW @ $\pm 5V$

Block and Connection Diagrams



Typical Application

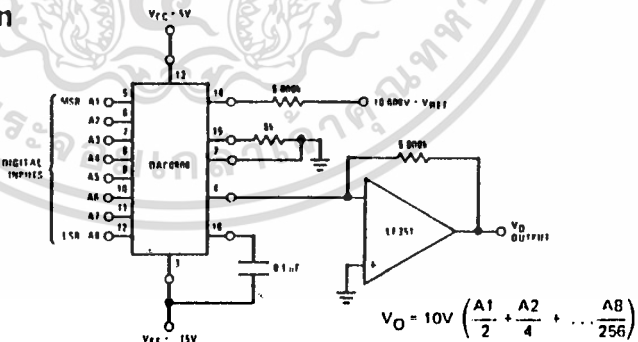


FIGURE 1. $\pm 10V$ Output Digital to Analog Converter

Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	ORDER NUMBERS*					
		D PACKAGE (D16C)		N PACKAGE (N16A)			
8 bit	$55^\circ C \leq T_A \leq 125^\circ C$	DAC0808LD	MC1508LB	DAC0808LCJ	MC1408LB	DAC0808LCN	MC1408FB
8 bit	$0^\circ C \leq T_A \leq +75^\circ C$			DAC0807LCJ	MC1408L7	DAC0807LCN	MC1408P7
7 bit	$0^\circ C \leq T_A \leq +75^\circ C$			DAC0806LCJ	MC1408L6	DAC0806LCN	MC1408P6

*Note. Devices may be ordered by using either order number.

Absolute Maximum Ratings

Power Supply Voltage		Power Dissipation (Package Limitation)	1000 mW
VCC	+18 VDC	Derate above TA = 25°C	6.7 mW/°C
VEE	-18 VDC	Operating Temperature Range	
Digital Input Voltage, V5-V12	-10 VDC to +18 VDC	DAC0808L	55°C ≤ TA ≤ +125°C
Applied Output Voltage, VO	11 VDC to +18 VDC	DAC0808L Series	0°C ≤ TA ≤ +75°C
Reference Current, IREF	5 mA	Storage Temperature Range	65°C to +150°C
Reference Amplifier Inputs, V14, V15	VCC, VEE		

Electrical Characteristics

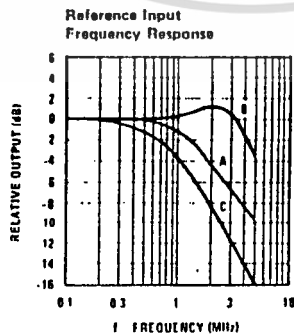
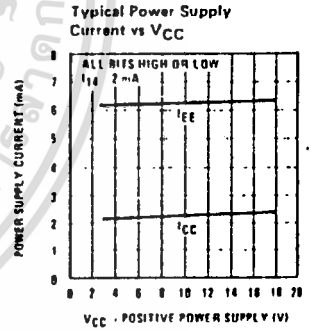
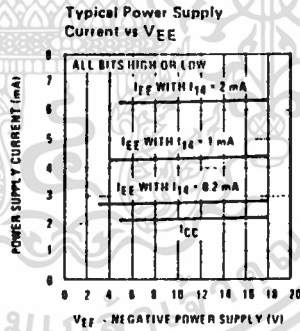
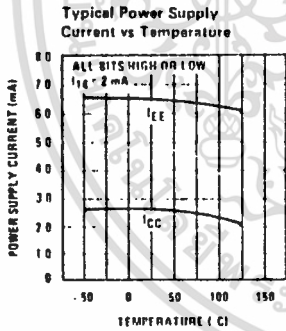
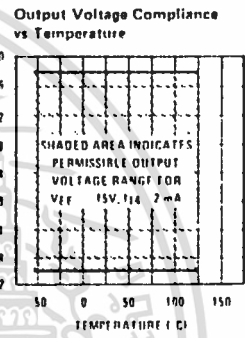
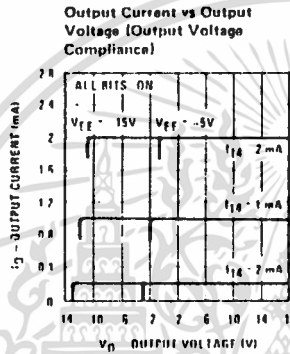
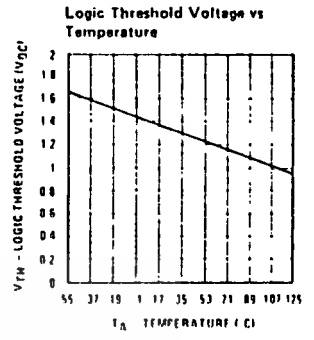
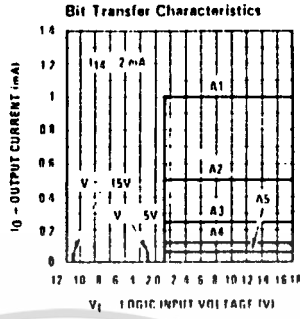
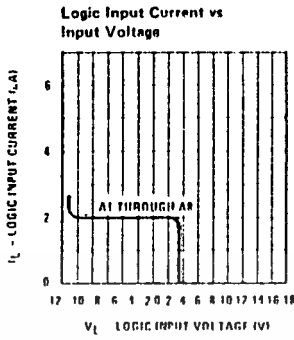
(VCC = 5V, VEE = -15 VDC, VREF/R14 = 2 mA, DAC0808: TA = -55°C to +125°C, DAC0808C, DAC0807C, DAC0806C, TA = 0°C to +75°C, and all digital inputs at high logic level unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Er	Relative Accuracy (Error Relative to Full Scale Iq)	(Figure 4)			%	
	DAC0808L (LM1508 8)			+0.19	%	
	DAC0808LC (LM1408 8)			+0.39	%	
	DAC08071C (LM1408 7), (Note 1)			+0.78	%	
	DAC08061C (LM1408 6), (Note 1)				%	
	Settling Time to Within 1/2 LSB (Includes tPLH)	TA = 25°C (Note 2), (Figure 5)	150		ns	
tPLH, tPHL	Propagation Delay Time	TA = 25°C, (Figure 5)	30	100	ns	
TCIQ	Output Full Scale Current Drift		+20		µm/C	
MSB	Digital Input Logic Levels	(Figure 3)				
VIH	High Level Logic "1"	2			VDC	
VIL	Low Level Logic "0"			0.8	VDC	
MSB	Digital Input Current	(Figure 3)				
	High Level	VIH = 5V	0	0.040	mA	
	Low Level	VIL = 0.8V	0.003	0.8	mA	
IIS	Reference Input Bias Current	(Figure 3)	1	3	µA	
	Output Current Range	(Figure 3)				
IO	Output Current	VEE = -5V VEE = -15V, TA = 25°C VREF = 2.000V, R14 = 1000Ω, (Figure 3)	0 0	2.0 2.0	2.1 4.2	mA mA
	Output Current All Bits Low	(Figure 3)	1.9	1.9	2.1	mA
	Output Voltage Compliance	(Figure 3)	0	4		µA
	Output Voltage Compliance Pin 1 Grounded, VEE Below -10V	Er ≤ 0.19%, TA = 25°C			0.55, +0.4 5.0, +0.4	VDC VDC
SR/REF	Reference Current Slew Rate	(Figure 6)	4	8		mA/µs
	Output Current Power Supply Sensitivity	5V ≤ VEE ≤ -16.5V		0.05	2.7	µA/V
	Power Supply Current (All Bits Low)	(Figure 3)				
I _{CC}			2.3	22	mA	
I _{EE}			4.3	13	mA	
	Power Supply Voltage Range	TA = 25°C, (Figure 3)				
VCC		4.5	5.0	5.5	VDC	
VEE		-4.5	15	16.5	VDC	
Power Dissipation	All Bits Low	VCC = 5V, VEE = -5V VCC = 5V, VEE = -15V	33 106	170 305	mW mW	
	All Bits High	VCC = 15V, VEE = 5V VCC = 15V, VEE = -15V	90 160		mW mW	

Note 1: All current switches are tested to guarantee at least 50% of rated current.
 Note 2: All bits switched.
 Note 3: Range control is not required.

Typical Performance Characteristics

$V_{CC} = 5V$, $V_{EE} = -15V$, $T_A = 25^\circ C$, unless otherwise noted



Unless otherwise specified: $R_{14} = R_{15} = 1 k\Omega$, $C = 15 pF$, pin 16 to V_{EE} ; $R_L = 50\Omega$, pin 4 to ground.

Curve A: Large Signal Bandwidth Method of Figure 7, $V_{REF} = 2 V_{p-p}$ offset 1 V above ground

Curve B: Small Signal Bandwidth Method of Figure 7, $R_L = 250\Omega$, $V_{REF} = 50 mV_{p-p}$ offset 200 mV above ground.

Curve C: Large and Small Signal Bandwidth Method of Figure 9 (no op amp, $R_L = 50\Omega$), $R_S = 50\Omega$, $V_{REF} = 2V$, $V_S = 100 mV_{p-p}$ centered at 0V.

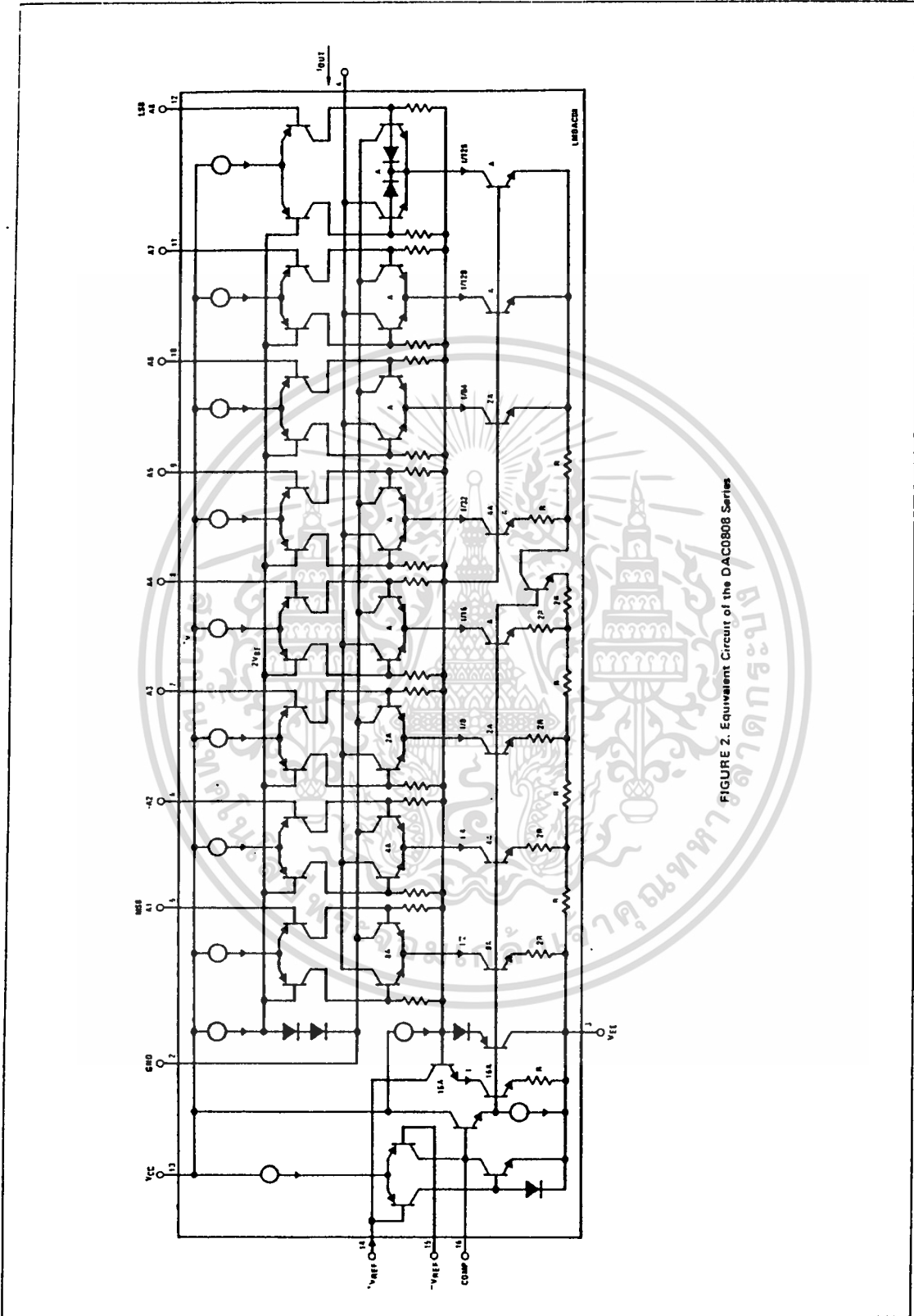
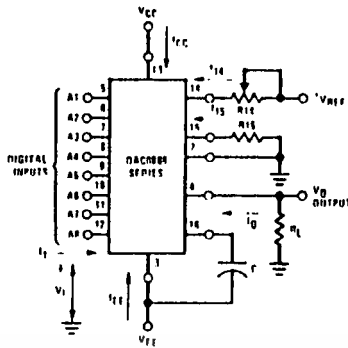


FIGURE 2. Equivalent Circuit of the DAC0808 Series

Test Circuits



V_1 and I_1 apply to inputs A1 - A8.

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

where $K = \frac{V_{REF}}{R_{14}}$

and $A_N = "1"$ if A_N is at high level

$A_N = "0"$ if A_N is at low level

FIGURE 3. Notation Definitions Test Circuit

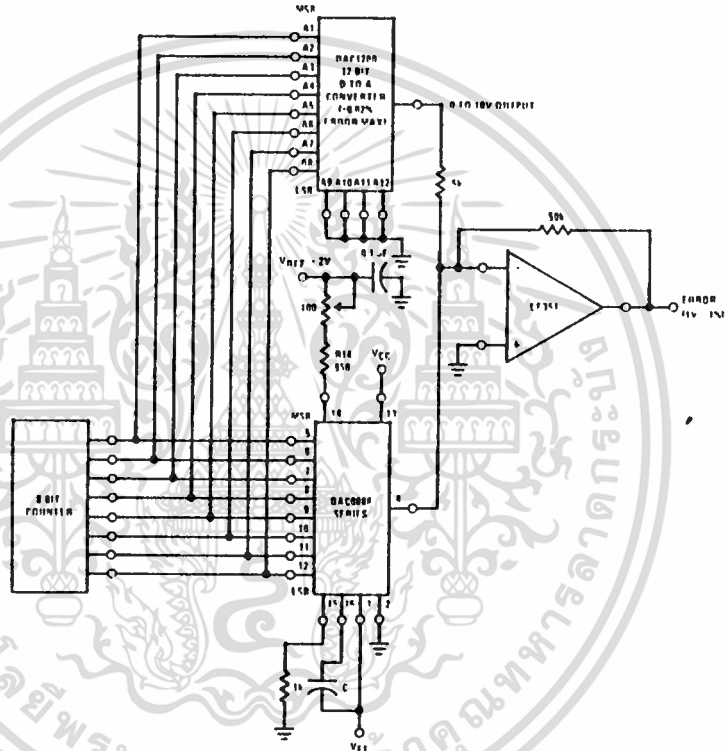


FIGURE 4. Relative Accuracy Test Circuit

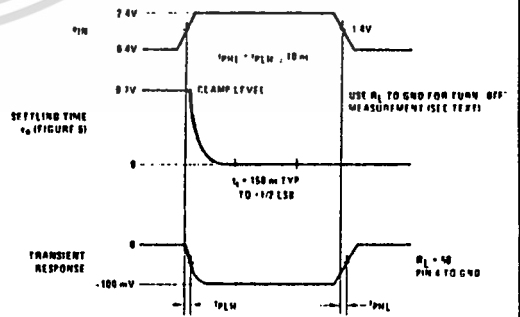
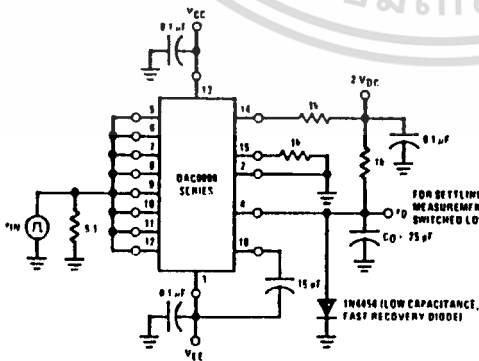


FIGURE 5. Transient Response and Settling Time

Test Circuits (Continued)

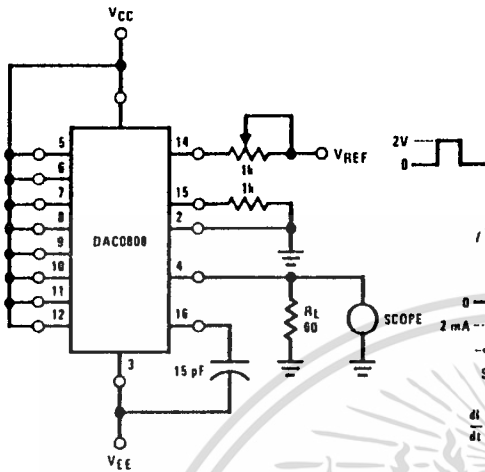


FIGURE 6. Reference Current Slew Rate Measurement

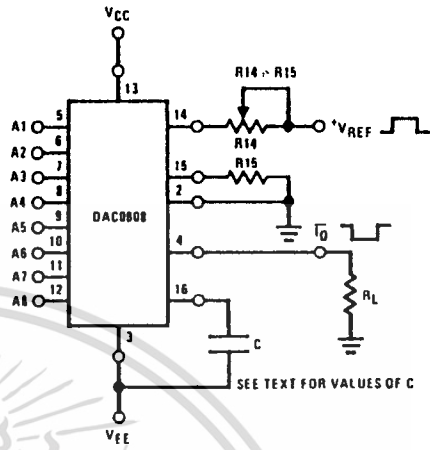


FIGURE 7. Positive VREF

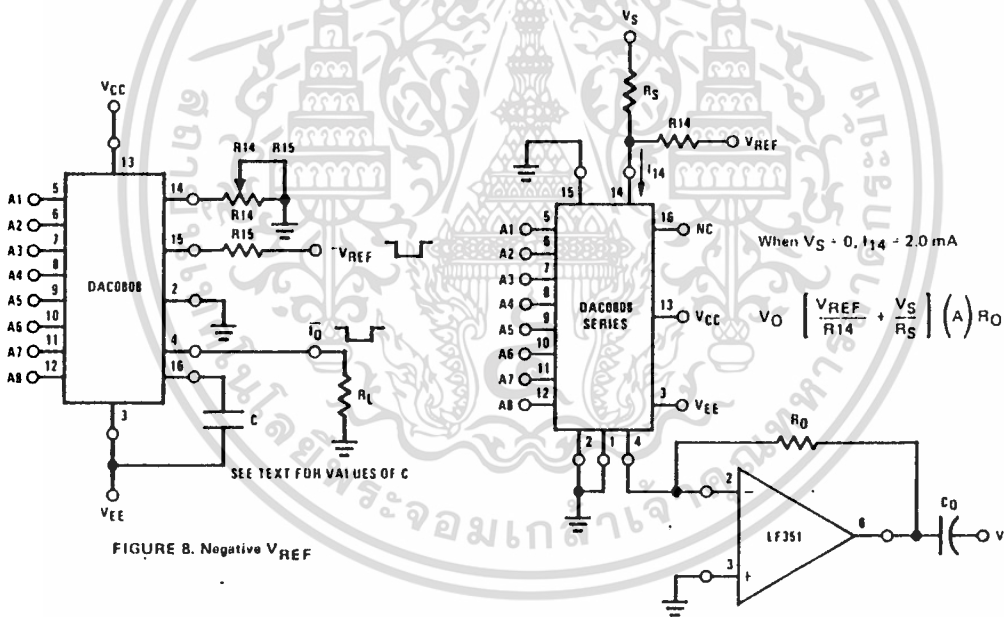


FIGURE 8. Negative VREF

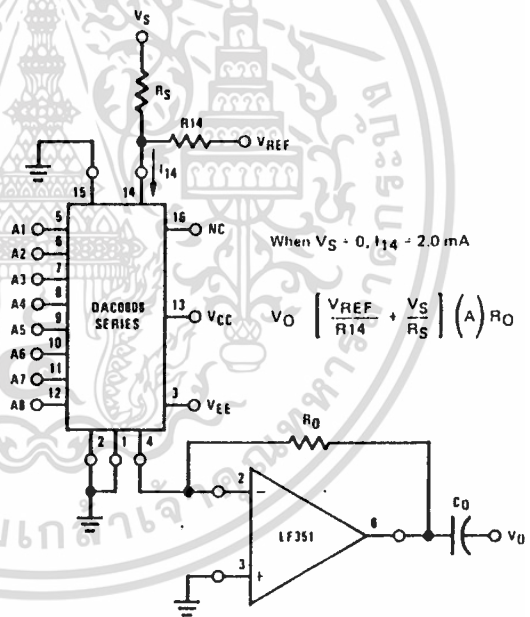


FIGURE 9. Programmable Gain Amplifier or Digital Attenuator Circuit

Application Hints

REFERENCE AMPLIFIER DRIVE AND COMPENSATION

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around mirror for feeding the ladder. The reference amplifier input current, I_{14} , must always flow into pin 14, regardless of the set-up method or reference voltage polarity.

Connections for a positive voltage are shown in Figure 7. The reference voltage source supplies the full current

I_{14} . For bipolar reference signals, as in the multiplying mode, R15 can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R15 with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increases in R14 to maintain proper phase margin; for R14 values of 1, 2.5 and 5 kΩ, minimum capacitor values are 15, 37 and 75 pF. The capacitor may be tied to either VEE or ground, but using VEE increases negative supply rejection.

Application Hints (Continued)

A negative reference voltage may be used if R14 is grounded and the reference voltage is applied to R15 as shown in *Figure 8*. A high input impedance is the main advantage of this method. Compensation involves a capacitor to VEE on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 4V above the VEE supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a DC reference voltage is used, capacitive bypass to ground is recommended. The 5V logic supply is not recommended as a reference voltage. If a well regulated 5V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to 5V through another resistor and bypassing the junction of the 2 resistors with 0.1 μ F to ground. For reference voltages greater than 5V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

OUTPUT VOLTAGE RANGE

The voltage on pin 4 is restricted to a range of 0.6 to 0.5V when VEE = -5V due to the current switching methods employed in the DAC0808.

The negative output voltage compliance of the DAC0808 is extended to -5V where the negative supply voltage is more negative than -10V. Using a full-scale current of 1.992 mA and load resistor of 2.5 k Ω between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980V. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 Ω do not significantly affect performance, but a 2.5 k Ω load increases worst-case settling time to 1.2 μ s (when all bits are switched ON). Refer to the subsequent text section on Settling Time for more details on output loading.

OUTPUT CURRENT RANGE

The output current maximum rating of 4.2 mA may be used only for negative supply voltages more negative than -7V, due to the increased voltage drop across the resistors in the reference current amplifier.

ACCURACY

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current. The relative accuracy of the DAC0808 is essentially constant with temperature due to the excellent temperature tracking

of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the DAC0808 has a very low full-scale current drift with temperature.

The DAC0808 series is guaranteed accurate to within $\pm 1/2$ LSB at a full-scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2 mA, with the loss of 1 LSB (8 μ A) which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in *Figure 4*. The 12-bit converter is calibrated for a full scale output current of 1.992 mA. This is an optional step since the DAC0808 accuracy is essentially the same between 1.5 and 2.5 mA. Then the DAC0808 circuits' full scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8 bit D-to-A converters may not be used to construct a 16 bit accuracy D-to-A converter. 16-bit accuracy implies a total error of ± 1.2 of one part in 65,536, or $\pm 0.00076\%$, which is much more accurate than the $\pm 0.019\%$ specification provided by the DAC0808.

MULTIPLYING ACCURACY

The DAC0808 may be used in the multiplying mode with 8 bit accuracy when the reference current is varied over a range of 256:1. If the reference current in the multiplying mode ranges from 16 μ A to 4 mA, the additional error contributions are less than 1.6 μ A. This is well within 8-bit accuracy when referred to full-scale.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the DAC0808 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a DC reference current is 0.5 to 4 mA.

SETTLING TIME

The worst-case switching condition occurs when all bits are switched ON, which corresponds to a low-to-high transition for all bits. This time is typically 150 ns for settling to within $\pm 1/2$ LSB, for 8-bit accuracy, and 100 ns to 1/2 LSB for 7 and 6 bit accuracy. The turn OFF is typically under 100 ns. These times apply when R_L \leq 500 Ω and C_O \leq 25 pF.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μ F supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

TDA1185A

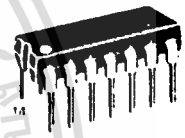
TRIAC PHASE ANGLE CONTROLLER

TRIAC PHASE ANGLE CONTROLLER
SILICON MONOLITHIC INTEGRATED CIRCUIT

4

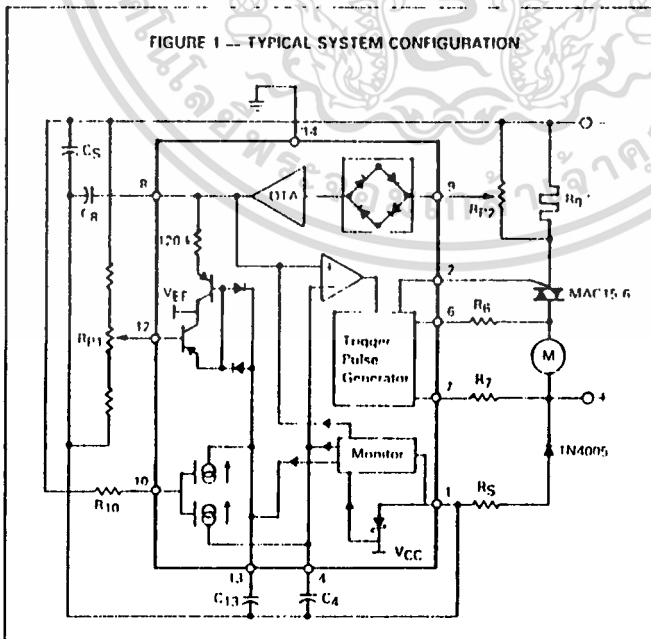
The TDA1185A generates controlled TRIAC triggering pulses and allows tachless speed stabilization of universal motors by an integrated positive feedback function. Typical applications are power hand tools, vacuum cleaners, mixers, light dimmer and other small appliances.

- Supply Power Obtained From AC Line
- Can Be Used with 220 V 50 Hz or 110 V 60 Hz
- Low Count Cost External Components
- Optimum TRIAC Firing (2nd and 3rd Quadrants)
- Repetitive Trigger Pulses When TRIAC Current is Interrupted by Motor Brush Bounce
- TRIAC Current Sensing to Allow Inductive Loads
- Programmable Soft Start
- Power Failure Detection and General Circuit Reset
- Low Power Consumption: 60 mA

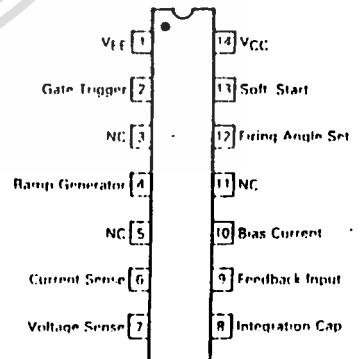


PLASTIC PACKAGE
CASE 646

FIGURE 1 — TYPICAL SYSTEM CONFIGURATION



PIN CONNECTIONS



TDA1185A

MAXIMUM RATINGS (Voltages are referenced to Pin 14 (ground) unless otherwise noted)

Rating	Symbol	Value	Unit
Maximum Voltage Range per Listed Pin Pins 3 5 11 (not connected) Pins 4 8 13 Pin 2	V _{Pin}	20 to +20 V _{CC} to 0 30 to +30	V
Maximum Positive Voltage (No minimum value allowed, see current ratings)	V _{Pin 12} V _{Pin 1}	0 0.5	
Maximum Current per Listed Pin Pin 1 Pins 6 and 7 Pin 9 Pin 10 Pin 12	I _{Pin}	+20 +20 +0.5 +300 500	mA mA mA μA μA
Maximum Power Dissipation (at I _A = 25 C)	P _D	250	mW
Maximum Junction to Ambient Thermal Resistance	R _{θJA}	100	C/W
Operating Ambient Temperature Range	T _A	0 to +70	C
Storage Temperature Range	T _{stg}	55 to +125	C

ELECTRICAL CHARACTERISTICS (T_A = 25 C, voltages are referenced to Pin 14 (ground), unless otherwise noted)

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply					
Zener Regulated Voltage, (V _{Pin 1}) I _{Pin 1} = 20 mA	V _{CC}	9.6	8.6	7.6	V
Circuit Current Consumption, I _{Pin 1} V _{Pin 1} = 6.0 V I _{Pin 2} = 0 A	I _{CC}	2.0	1.0	—	mA
Monitoring Enable Supply Voltage (V _{EN})	V _{Pin 1EN}	V _{CC} + 0.2	—	V _{CC} + 0.5	V
Monitoring Disable Supply Voltage (V _{DIS})	V _{Pin 1DIS}	V _{EN} + 0.12	—	V _{EN} + 0.3	V
Phase Set					
Control Voltage Static Offset V _{Pin 8} V _{Pin 12}	V _{off}	1.2	—	2.0	V
Pin 12 Input Bias Current	I _{Pin 12}	200	—	0	nA
V _{Pin 4} V _{Pin 12} Residual Offset		—	180	—	mV
Soft Start					
Capacitor Charging Current R _{Pin 10} = 100 kΩ, V _{Pin 13} from V _{CC} to 3.0 V	I _{Pin 13}	17	14	11	μA
Sawtooth Generator					
Sawtooth Capacitor Discharge Current R ₁₀ = 100 kΩ, V _{Pin 4} from 2.0 to 6.0 V	I _{Pin 4}	67	70	73	μA
Capacitor Charging Current	I _{Pin 4}	10	—	15	mA
Sawtooth "High" Voltage (V _{Pin 4})	V _{H TH}	2.5	1.6	1.0	V
Sawtooth Minimum "Low" Voltage (V _{Pin 4})	V _{L TH}	—	7.1	—	V
Positive Feedback					
Pin 9 Input Bias Current, V _{Pin 9} = 0	I _{Pin 9}	—	2 × I _{Pin 10}	—	—
Programming Pin Voltage Related to Pin 1	V _{Pin 10}	1.0	1.25	1.5	V
Transfer Function Gain ΔV _{Pin 8} ΔV _{Pin 9} R ₁₀ = 100 kΩ, ΔV _{Pin 9} = 50 mV	A	—	75	—	—
R ₁₀ = 270 kΩ, ΔV _{Pin 9} = 50 mV	A	—	36	—	—
Pin 8 Output Internal Impedance	Z _{Pin 8}	—	120	—	kΩ
Trigger Pulse Generator					
Output Current (Sink) V _{Pin 2} = 0 V	I _{Pin 2}	60	—	80	mA
Output Leakage Current V _{Pin 2} = 2.0 V		—	—	40	μA
Output Pulse Width C ₄ = 47 nF R ₁₀ = 270 kΩ	t _p	—	55	—	μs
Output Pulse Repetition Period C ₄ = 47 nF R ₁₀ = 270 kΩ	t	—	420	—	μs
Current Synchronization Threshold Levels I _{Pin 6} , I _{Pin 7}	I _{SYNC}	40	—	+40	μA

TDA1185A

PIN FUNCTION DESCRIPTION

Pin No.	Function	Description
1	VEE	This pin is the negative supply for the chip and is clamped at -8.6 V by an internal zener.
2	Gate Trigger Pulse	This pin supplies -10 V TRIAC trigger pulse at twice the line frequency.
3	NC	Not connected.
4	Ramp Generator	The value of the capacitor at this pin determines the slope of the ramp.
5	NC	Not connected.
6	Current Sense	This pin senses if the TRIAC is on, and if so, will disable the gate trigger pulse.
7	Voltage Sense	The internal timing of the chip is set by the frequency of the voltage at this pin.
8	Integration Capacitor	This pin is the output of the feedback and the variation in voltage is averaged out by the capacitor.
9	Feedback Input	The change in load current is detected by the change in voltage across R9.
10	Current Program	The bias current for the circuit is determined by the resistor value at this pin.
11	NC	Not connected.
12	Phase Angle Set	The voltage at this pin sets the no-load firing angle.
13	Soft Start	The firing angle is slowly increased from 180° to the set value of Pin 12.
14	VCC	Ground.

4

INTRODUCTION

The Motorola TDA1185A generates trigger pulses (Pin 2) for TRIAC control of power into an AC load. The TRIAC trigger pulse is determined by generating a ramp voltage (Pin 4) synchronized to twice the AC line frequency and compared to an external set voltage (Pin 12) representing the conduction angle. Gate pulses are negative (sink current) and thus the TRIAC is driven into its most effective quadrants (Q2, Q3).

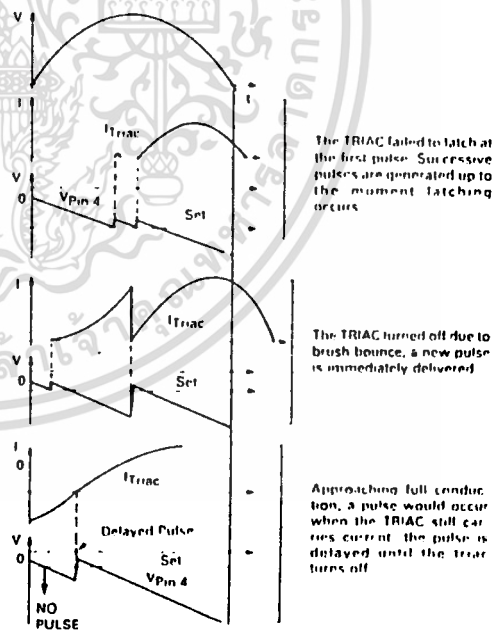
If the load is a Universal motor (the speed of which decreases as torque increases), the TDA1185A allows to increase the conduction angle proportionally to the motor current, sensed (Pin 9) by a low value resistor in series with the load.

FUNCTIONAL DESCRIPTION

DC POWER SUPPLY — DC power is directly derived from the AC line through a 2.0 watt resistor, half wave rectifier and filtering capacitor circuit. The VEE voltage is internally regulated by an integrated zener. Referenced to ground (Pin 14), the power supply voltage is 8.6 V. The TDA1185A internal consumption is 60 mA.

TRIGGER PULSE GENERATOR — It delivers a 60 mA minimum sink current pulse (Pin 2) through an internally short circuit protected output. Pulse width is roughly proportional to $R_{10} \times C_4$ and is repeated every 420 μ s if TRIAC fails to latch or is switched off by brush bounce. With inductive loads, the current lags in respect to the voltage. Pin 6 delays the triggering pulse up to the moment the TRIAC is off, in order to prevent erratic power control (see Figure 2).

FIGURE 2 — MULTIPULSE GENERATION DELAYED PULSE



TDA1185A

RAMP GENERATOR — A constant current sink discharges capacitor C₄ producing a negative voltage ramp synchronized with the main line. Pin 4 voltage is reset to 1.6 volts at every AC line zero crossing (see Figure 3) and ramps down to 7.1 volts. The constant current sink is externally programmable by R₁₀ using the equation below.

$$I_{10} = I_{10} \pm 5\%$$

$$I_{10} = \frac{|V_{EE}| + 1.25}{R_{10}}$$

MAIN COMPARATOR — Its role is to determine the trigger pulse which occurs when the ramp voltage equals the phase angle set voltage at Pin 12. Fixed phase angle set voltage values lead to a constant TRIAC conduction angle unless positive current feedback (Pin 9) is connected or the Soft-Start capacitor (Pin 13) is not charged.

SOFT-START — The TDA1185A allows the user to avoid any abrupt inrush of current into the load. This provides protection for fragile loads, light bulbs or tubes. Another advantage is that the AC line disturbance is minimized.

The conduction angle is established from zero to the set value at Pin 12 according to a voltage ramp generated by a constant current delivered to C₁₃. The value of current I₁₃ can be expressed by the following equation:

$$I_{13} = 0.2 \times I_{10} \pm 10\%$$

The voltage ramp lasts as long as V₁₃ is lower than the set voltage V₁₂. Upon reset, V₁₃ is forced to V_{EE} as shown in Figure 4. If the load is a universal motor, it will not turn until a minimum conduction angle is achieved to overcome friction. The time the voltage ramp requires to reach its threshold value is considered "dead" time, and can be eliminated by an appropriate series resistor at Pin 13. The voltage drop developed by I₁₃ thru the resistor causes the conduction angle to immediately reach the threshold value and have the Soft-Start function without dead time (see Figure 5).

FIGURE 3 — TRIGGERING PULSE TIMING

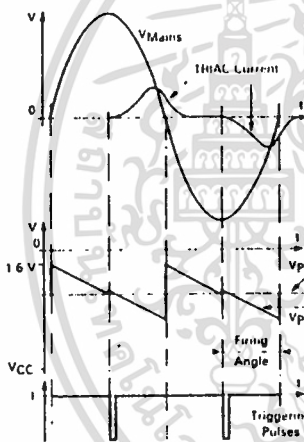


FIGURE 4 — SOFT START

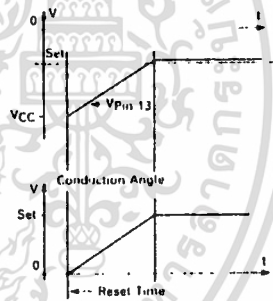


FIGURE 5 — SOFT-START WITHOUT DEAD TIME

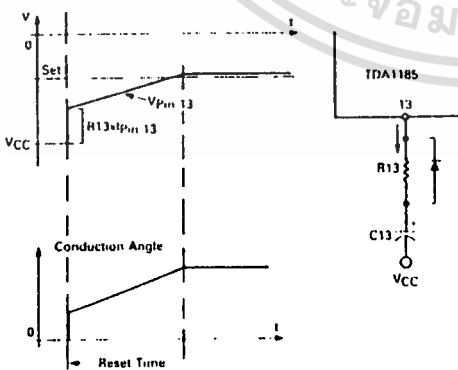
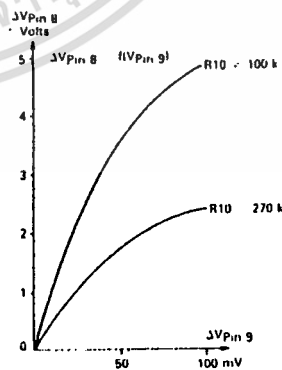


FIGURE 6 — TRANSFER FUNCTION



TDA1185A

POSITIVE CURRENT FEEDBACK — The Universal motor speed drops as load increases. To maintain the speed, the TRIAC conduction angle must be increased. For this purpose, Pin 9 senses the motor current as a voltage developed in a low value resistor, R_g , amplifies, rectifies and adds it internally to the set voltage at Pin 12. Any voltage variation at the output of the feedback, Pin 8, is smoothed out by capacitor C_8 . The transfer function, $\Delta V_8 = f(\Delta V_9)$, is shown in Figure 6.

The gain in the linear region is dependent on R_{10} . The voltage transferred to Pin 8 is proportional to the current RMS value, as motor current is not far from a sine wave. This averaging effect is shown in Figure 7.

With large amplitude signals at Pin 9, the change in voltage at Pin 8 reaches a maximum value. This saturation effect limits the maximum conduction angle increase. This effect is illustrated in Figure 8 where the total Pin 8 voltage can be written as follows:

$$V_8 = V_{12} + f(V_9, R_{10}) \cdot 1.25$$

The effect of the feedback is illustrated in Figure 9.

MONITORING — A central logic block performs the ENABLE/DISABLE function of the IC with respect to power supply voltage. Under DISABLE conditions, Pin 4, 8, 12 and 13 are forced to appropriate voltages to prepare for the next reset. Refer to the block diagram in Figure 10.

APPLICATION CONSIDERATIONS

COMPONENT SELECTION — To regulate the speed of a universal motor it is necessary to determine how much gain in the feedback is needed. A change in motor current (due to load increase) causes the conduction angle to change by the appropriate amount to keep the speed constant. This entails, through trial and error, choosing an appropriate resistor value for R_{10} , since the gain of the feedback is determined by value of R_{10} as shown in Figure 8.

FIGURE 7 — AVERAGING EFFECT OF TRANSFER FUNCTION

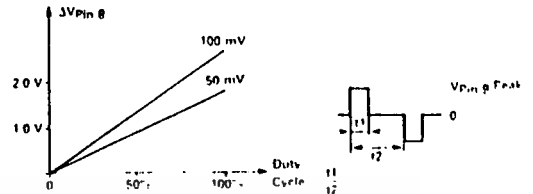
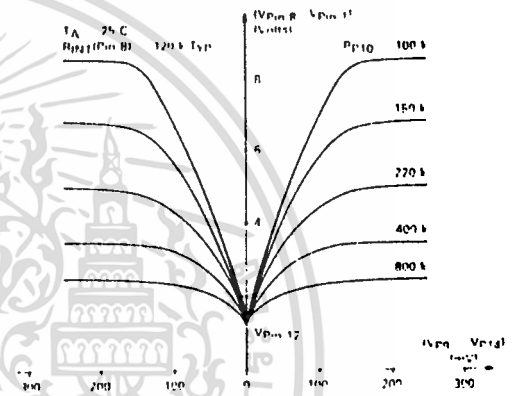


FIGURE 8 — TRANSFER FUNCTION (Pin 8/Pin 9)

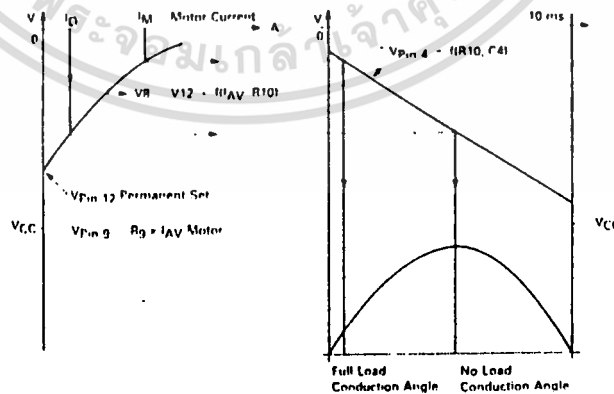


Once R_{10} is picked, C_4 can be calculated from the following equation

$$C_4 = \frac{.677}{f_{line} \times R_{10}}$$

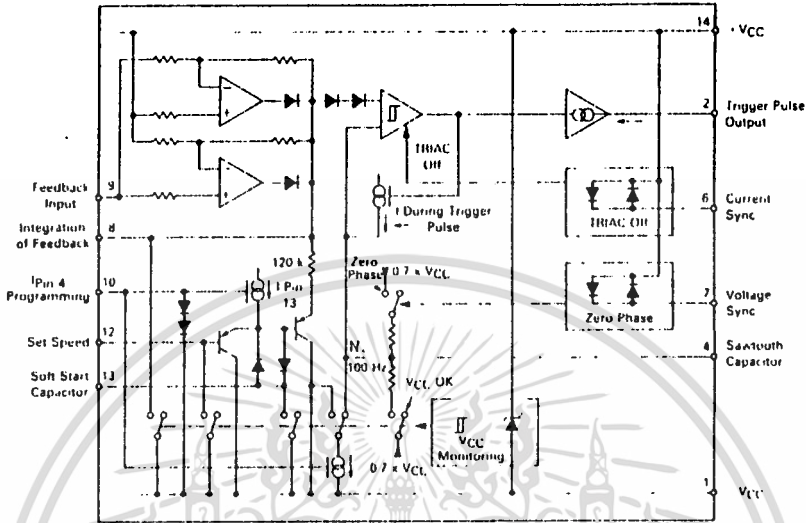
where f_{line} is the line frequency

FIGURE 9 — POSITIVE FEEDBACK EFFECT (Offset voltages have been neglected)



TDA1185A

FIGURE 10 — INTERNAL BLOCK DIAGRAM



Capacitor C_8 is an integration cap used to smooth out the voltage at Pin 8. The value should be large enough to accomplish this task yet not too large to slow the response of the system.

Capacitor C_{13} determines how fast the conduction angle reaches the set value programmed at Pin 12. To achieve a desired delay, the value for C_{13} can be calculated by the following equation:

$$C_{13} = \frac{8 \times t_d}{18.6 \times V_{12} \times R_{10}}$$

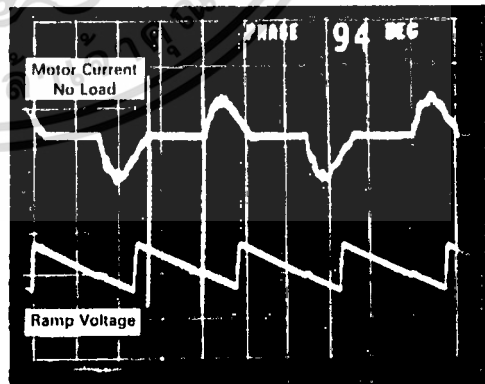
The remaining component values have experimentally been determined and are constant, regardless of application. The following table lists typical values for 110 volt application.

Component	Value	Units
R_5	10 2.0 W	k Ω
R_{P1}	100	k Ω
R_{P2}	100	Ω
R_6	330 0.5 W	k Ω
R_7	330 0.5 W	k Ω
R_9	0.05 5.0 W	Ω
R_{10}	100	k Ω
C_4	0.1	μ F
C_8	0.22	μ F
C_{13}	10	μ F

Using an oscilloscope, it should be verified that the ramp generator is ramping down from 1.6 to 7.1 volts. The slope of the ramp can be changed by C_4 and the DC level of the waveform can be adjusted by R_7 .

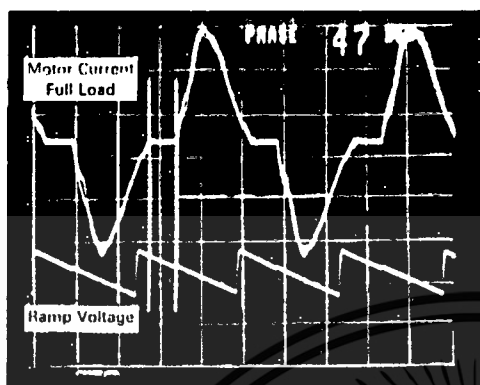
Pin 9 has a low internal impedance and requires R_{P2} to adjust the feedback level. Pin 8 must always be connected to V_{EE} through a filtering capacitor. For values of R_{10} less than 100 k Ω , the circuit becomes sensitive and could become unstable. Figures 11 and 12 show typical waveforms. As shown, the increase in motor current has resulted in the firing angle to decrease. This translates to an increase in the average power delivered to the load.

FIGURE 11 — NO LOAD APPLIED



TDA1185A

FIGURE 12 — LOAD APPLIED



TEMPERATURE EFFECTS — The TDA1185A has a very efficient internal temperature compensation. If the current feedback is not connected, the RMS power delivered to the load is stabilized within $\pm 0.2\%$ over a temperature range of -20 to $+70$ C. The feedback introduces, in the same temperature range, a drift of 250 mV on the voltage of Pin 8; this slight increase in conduction angle may be successfully used to compensate a motor ohmic resistance increase with temperature.

MAIN LINE VOLTAGE COMPENSATION — As the conduction angle is independent of main line voltage, any change in the latter induces a power variation to the load. A resistor connected to the rectifier anode and to Pin 12 with a capacitor to V_{EE} will introduce a decrease in voltage at Pin 12 as the line voltage is increasing. The values of the RC network can experimentally be determined.

FIRING ANGLE DYNAMICS — With purely resistive loads, the effective RMS applied voltage to the load is directly proportional to the firing angle (Figure 13). With inductive loads, since the current lags with respect to voltage, 100% power corresponds to a firing angle which is less than 180°.

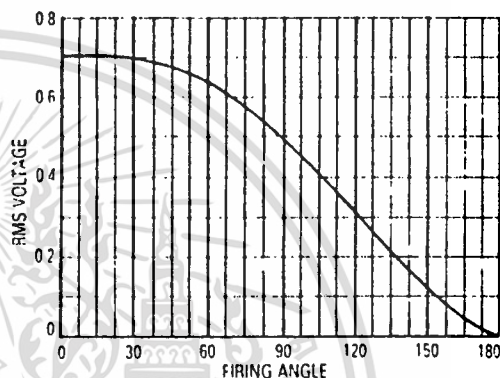
APPLICATION IDEAS

SOFT-START — The Soft-Start feature of the TDA1185A in itself opens the door to a lot of interesting applications. For example, the TDA1185A can be used to bring up fragile loads slowly. Expensive and sensitive tubes can be turned on slowly thus eliminating the inrush of current that could lead to burn out. In this application R_{p1} is replaced with a resistor divider such that the voltage at Pin 12 results in a conduction angle of 180°. Pin 9 should be grounded, since the feedback portion of the TDA1185A is not necessary (see Figure 14). The time to achieve full conduction is found by the equation below:

$$\Delta t = 8.71 \times R_{10} \times C_{13}$$

LIGHT DIMMER — With practically no modification the TDA1185A can be used in a light dimmer application. All that is required is to ground the input to the feedback Pin 9. By grounding Pin 9 we have disconnected the feedback loop and the conduction angle is controlled solely by R_{p1} . Further, since the feedback is disconnected, R_g and R_{p2} are no longer necessary. The Soft-Start feature can still be used to protect the bulb from an inrush of current. This setup can be used in any application that requires manual control of the power delivered to the load (see Figure 15).

FIGURE 13 — RMS VOLTAGE versus FIRING ANGLE

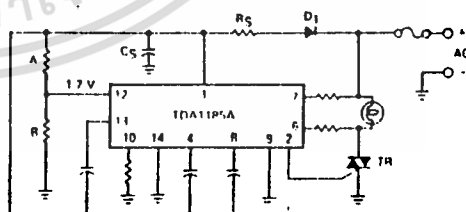


SOFT SHUT-OFF — Once again with little modification, the TDA1185A can be used to turnoff the load slowly. An example of this is in automatic garage lighting. Typically, lights that are on a timer go off without a warning, usually in the most inopportune time (like when you're about to step over the dog). With a soft shut off, the light dims out slowly, alerting you that it is about to go off. As in the previous case, the feedback is disconnected and R_{p1} is replaced with capacitor C_{12} and a switch (see Figure 16). The turn-off time can be calculated by the following equation:

$$\Delta t = R_{12} \times C_{12}$$

R_{12} is the sum of the two resistors on both sides of C_{12} .

FIGURE 14 — SOFT-START CIRCUIT



R_5	10 k Ω 2 W	C_4	44 nF
R_6	470 k Ω 1/2 W	C_{11}	10 μ F
R_7	470 k Ω 1/2 W	C_{13}	100 μ F
R_{10}	200 k Ω	Turn off time	$R_{12} = R_{10} \times C_{13}$
R_{12A}	$4 \times R_{12B}$		

TDA1185A

PC BOARD — The printed circuit board in Figure 17 is included for the designers convenience to evaluate the TDA1185A. The size of the board is intentionally small to show the compactness that can be achieved. Figure 18 shows the component layout for the PC board. Rp1 has one of the outer leads connected to

VEE and the other to R12. The center lead of Rp1 is connected to Pin 12.

WARNING SHOCK HAZARD: IT IS HIGHLY RECOMMENDED THAT AN ISOLATION TRANSFORMER BE USED. REMOVE THE CHASSIS GROUND FOR ALL TEST EQUIPMENT.

FIGURE 15 — LIGHT DIMMER CIRCUIT

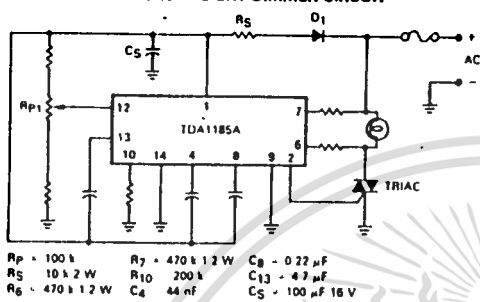


FIGURE 16 — SOFT SHUT-OFF CIRCUIT

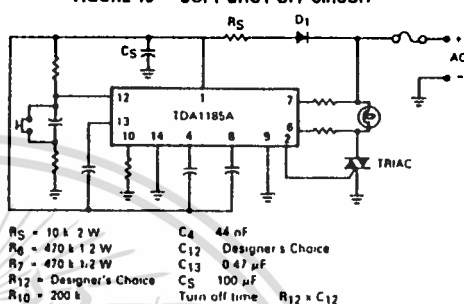
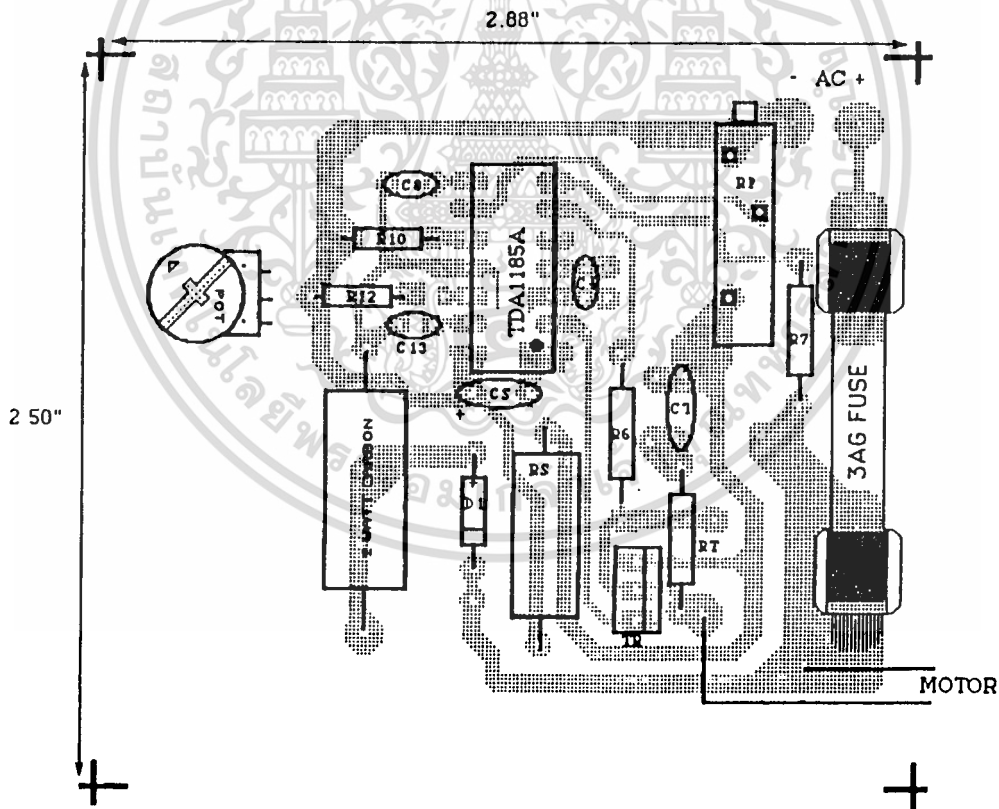


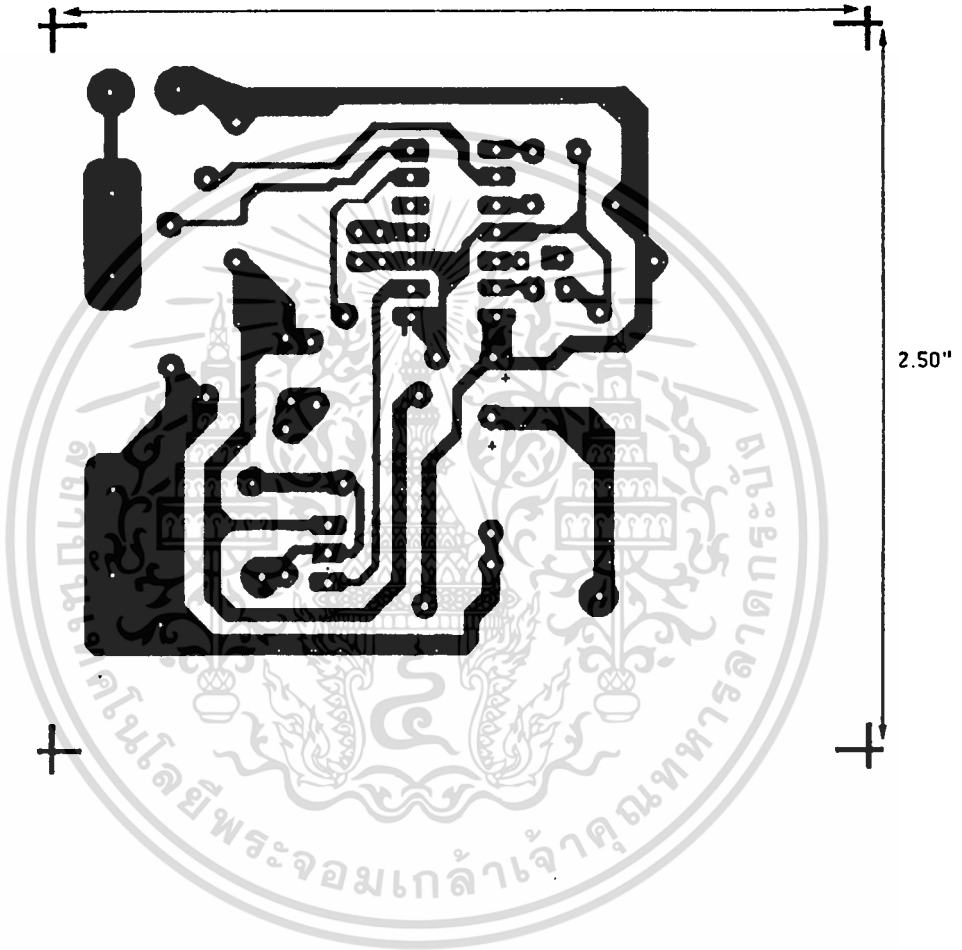
FIGURE 17 — TDA1185A EVALUATION BOARD COMPONENT SIDE



TDA1185A

FIGURE 18 — TDA1185A EVALUATION BOARD COPPER SIDE
2.88"

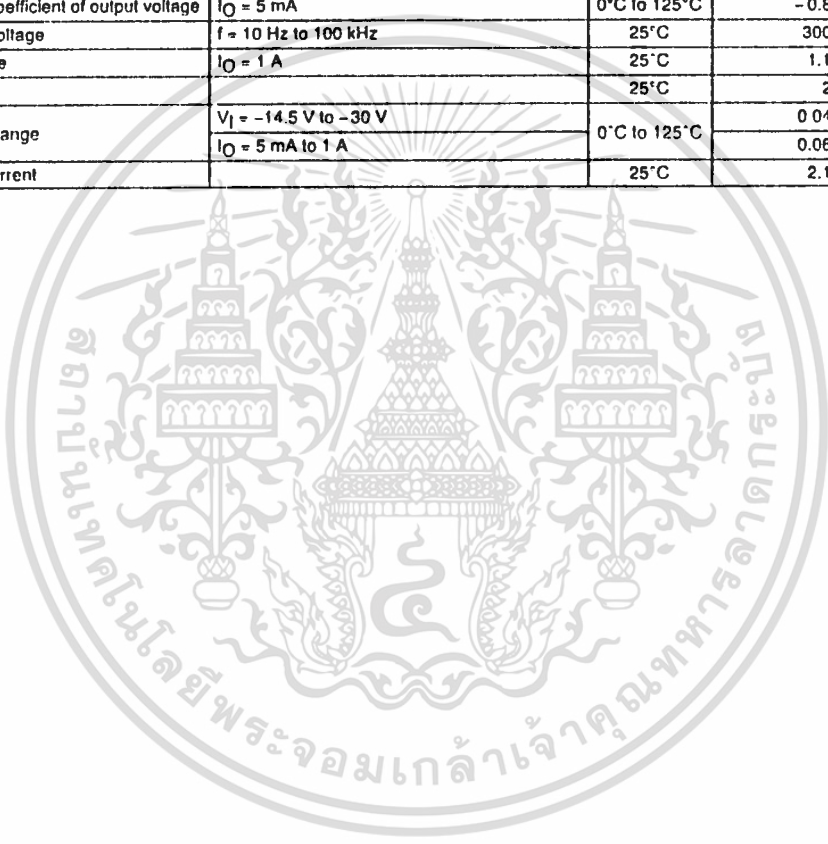
4



uA7912C
NEGATIVE-VOLTAGE REGULATORS

electrical characteristics at specified virtual junction temperature, $V_I = -19\text{ V}$, $I_O = 500\text{ mA}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T_J^\dagger	uA7912C			UNIT
			MIN	TYP	MAX	
Output voltage [‡]	$I_O = 5\text{ mA to }1\text{ A}$, $V_I = -14.5\text{ V to }-27\text{ V}$, $P \leq 15\text{ W}$	25°C	-11.5	-12	-12.5	V
		0°C to 125°C	-11.4		-12.6	
Input regulation	$V_I = -14.5\text{ V to }-30\text{ V}$	25°C		5	60	mV
	$V_I = -16\text{ V to }-22\text{ V}$			3	30	
Ripple rejection	$V_I = -15\text{ V to }-25\text{ V}$, $f = 120\text{ Hz}$	0°C to 125°C	54	60		dB
Output regulation	$I_O = 5\text{ mA to }1.5\text{ A}$	25°C		15	200	mV
	$I_O = 250\text{ mA to }750\text{ mA}$			5	75	
Temperature coefficient of output voltage	$I_O = 5\text{ mA}$	0°C to 125°C		-0.8		mV/°C
Output noise voltage	$f = 10\text{ Hz to }100\text{ kHz}$	25°C		300		µV
Dropout voltage	$I_O = 1\text{ A}$	25°C		1.1		V
Bias current		25°C		2	3	mA
Bias current change	$V_I = -14.5\text{ V to }-30\text{ V}$	0°C to 125°C		0.04	0.5	mA
	$I_O = 5\text{ mA to }1\text{ A}$			0.06	0.5	
Peak output current		25°C		2.1		A



uA7900 SERIES NEGATIVE-VOLTAGE REGULATORS

D2215, JUNE 1976 - REVISED NOVEMBER 1991

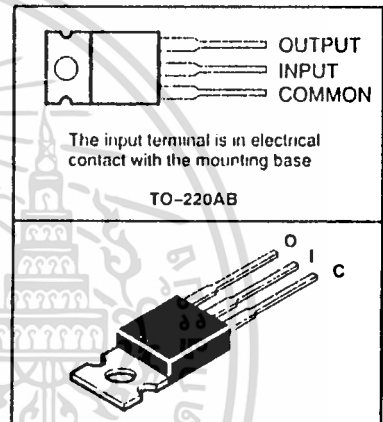
- 3-Terminal Regulators
- Output Current Up to 1.5 A
- No External Components
- Internal Thermal Overload Protection
- High-Power Dissipation Capability
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation
- Essentially Equivalent to National LM320 Series

NOMINAL OUTPUT VOLTAGE	REGULATOR
-5 V	uA7905C
-5.2 V	uA7952C
-6 V	uA7906C
-8 V	uA7908C
-12 V	uA7912C
-15 V	uA7915C
-18 V	uA7918C
-24 V	uA7924C

description

This series of fixed-negative-voltage monolithic integrated-circuit voltage regulators is designed to complement Series uA7800 in a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. Each of these regulators can deliver up to 1.5 A of output current. The internal current limiting and thermal shutdown features of these regulators make them essentially immune to overload. In addition to use as fixed-voltage regulators, these devices can be used with external components to obtain adjustable output voltages and currents and also as the power pass element in precision regulators.

KC PACKAGE
(TOP VIEW)



PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

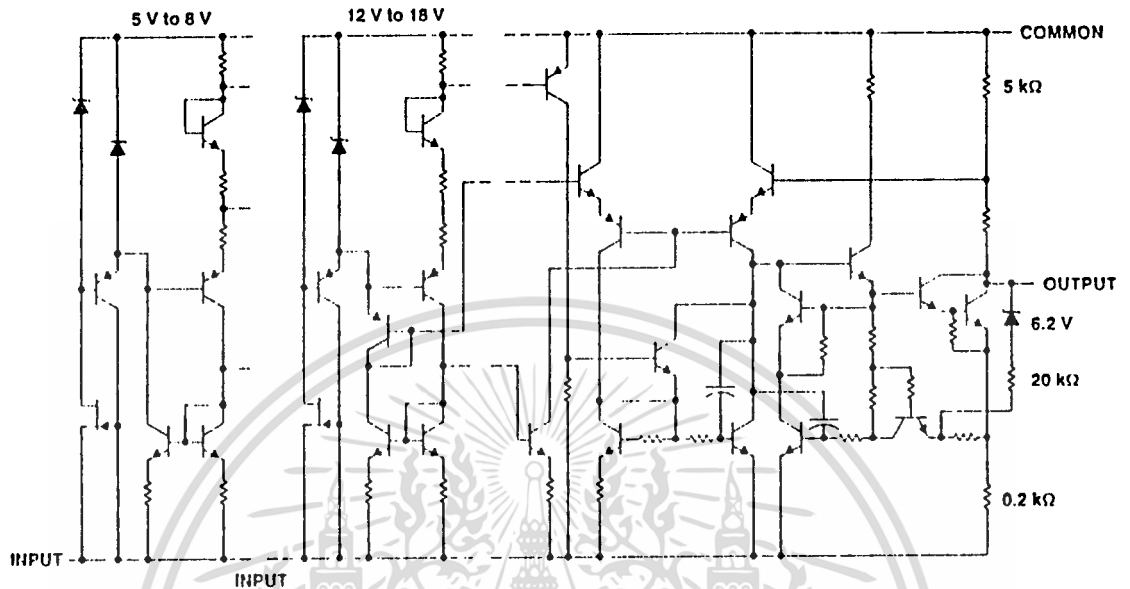
Copyright © 1991, Texas Instruments Incorporated

2-457

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

uA7900 SERIES NEGATIVE-VOLTAGE REGULATORS

schematic



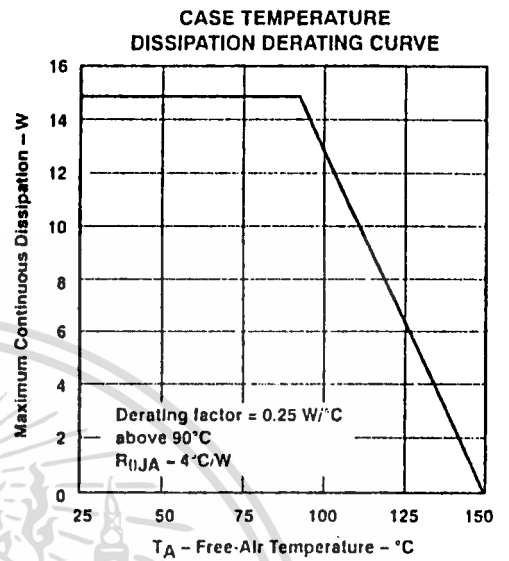
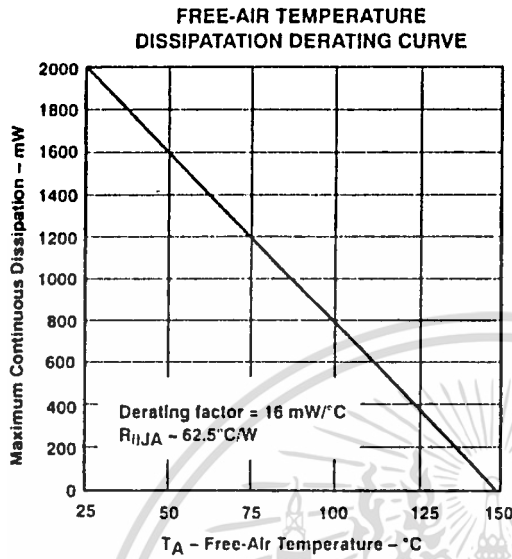
All component values are nominal.

absolute maximum ratings over operating temperature range (unless otherwise noted)

Input voltage, V_I : uA7924C	-40 V
All others	-35 V
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 1)	2 W
Continuous total dissipation at (or below) 90°C case temperature (see Note 1)	15 W
Operating free-air, case, or virtual junction temperature range	0 to 150°C
Storage temperature range	-65 to 150°C
Lead temperature 3.2 mm (1/8 inch) from case for 10 seconds	260°C

NOTE 1: For operation above 25°C free-air or 90°C case temperature, refer to Figures 1 and 2. To avoid exceeding the design maximum virtual junction temperature, these ratings should not be exceeded. Due to variations in individual device electrical characteristics and thermal resistance, the built-in thermal overload protection may be activated at power levels slightly above or below the rated dissipation.

**uA7900 SERIES
NEGATIVE-VOLTAGE REGULATORS**



recommended operating conditions

		MIN	MAX	UNIT
Input voltage, V_I	uA7905C	-7	-25	V
	uA7952C	-7.2	-25	
	uA7906C	-8	-25	
	uA7908C	-10.5	-25	
	uA7912C	-14.5	-30	
	uA7915C	-17.5	-30	
	uA7918C	-21	-33	
	uA7924C	-27	-28	
Output current, I_O			1.5	A
Operating virtual junction temperature, T_J		0	125	°C

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS TEXAS 75265

2-459

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ **83** เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

μA7800 SERIES POSITIVE-VOLTAGE REGULATORS

D2154, MAY 1976-REVISED AUGUST 1991

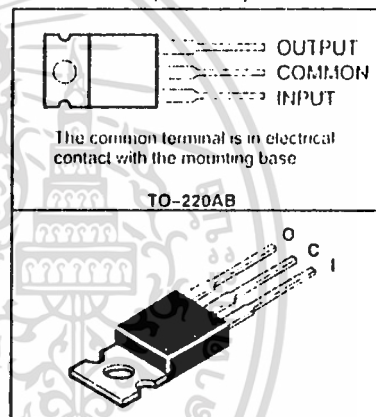
- 3-Terminal Regulators
- Output Current Up to 1.5 A
- Internal Thermal Overload Protection
- High Power Dissipation Capability
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation
- Direct Replacements for Fairchild μA7800 Series

NOMINAL OUTPUT VOLTAGE	REGULATOR
5 V	μA7805C
5 V	μA7805Q
6 V	μA7806C
8 V	μA7808C
8.5 V	μA7885C
10 V	μA7810C
12 V	μA7812C
12 V	μA7812Q
15 V	μA7815C
18 V	μA7818C
24 V	μA7824C

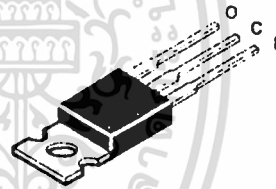
description

This series of fixed-voltage monolithic integrated-circuit voltage regulators is designed for a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. Each of these regulators can deliver up to 1.5 A of output current. The internal current limiting and thermal shutdown features of these regulators make them essentially immune to overload. In addition to use as fixed-voltage regulators, these devices can be fused with external components to obtain adjustable output voltages and currents and also as the power-pass element in precision regulators. The μA7800C series is characterized for operation over the virtual junction temperature range of 0°C to 125°C. The μA7805Q and μA7812Q are characterized for operation over the virtual junction temperature range of -40°C to 125°C.

KC PACKAGE
(TOP VIEW)



TO-220AB



PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1991, Texas Instruments Incorporated

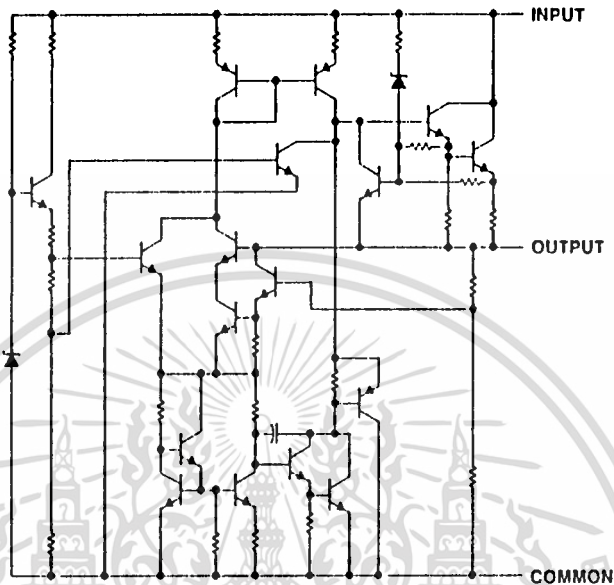
2-427

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**μA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

schematic



absolute maximum ratings over operating temperature ranges (unless otherwise noted)

Input voltage: μA7824C	40 V
All others	35 V
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 1)	2 W
Continuous total dissipation at (or below) 90°C case temperature (see Note 1)	15 W
Operating free-air, case, or virtual junction temperature range	-40 to 150°C
Storage temperature range	-65 to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

NOTE 1: For operation above 25°C free-air or 90°C case temperature, refer to Figures 1 and 2. To avoid exceeding the design maximum virtual junction temperature, these ratings should not be exceeded. Due to variations in individual device electrical characteristics and thermal resistance, the built-in thermal overload protection may be activated at power levels slightly above or below the rated dissipation.



**uA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

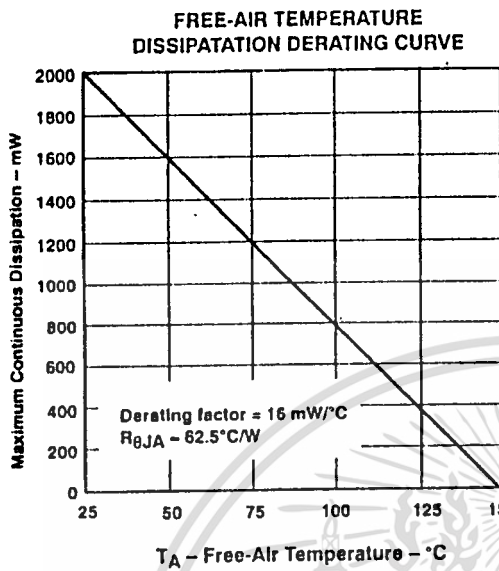


Figure 1

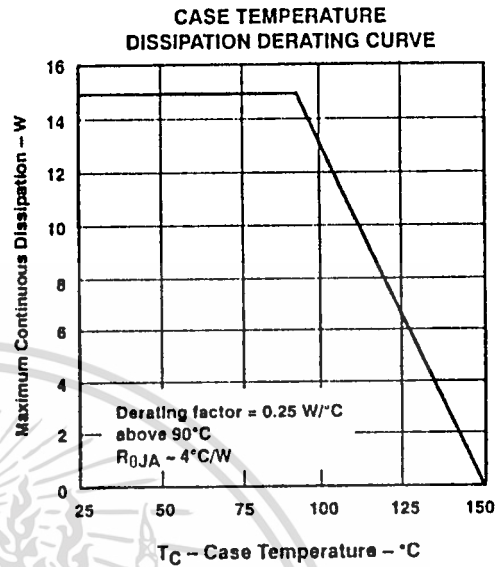


Figure 2

recommended operating conditions

		MIN	MAX	UNIT
Input voltage, V_I	uA7805C	7	25	V
	uA7806C	8	25	
	uA7808C	10.5	25	
	uA7895C	10.5	25	
	uA7810C	12.5	28	
	uA7812C	14.5	30	
	uA7815C	17.5	30	
	uA7818C	21	33	
	uA7824C	27	38	
Output current, I_O			1.5	A
Operating virtual junction temperature, T_J	uA7800C Series	0	125	°C
	uA7805Q, uA7812Q	-40	125	



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

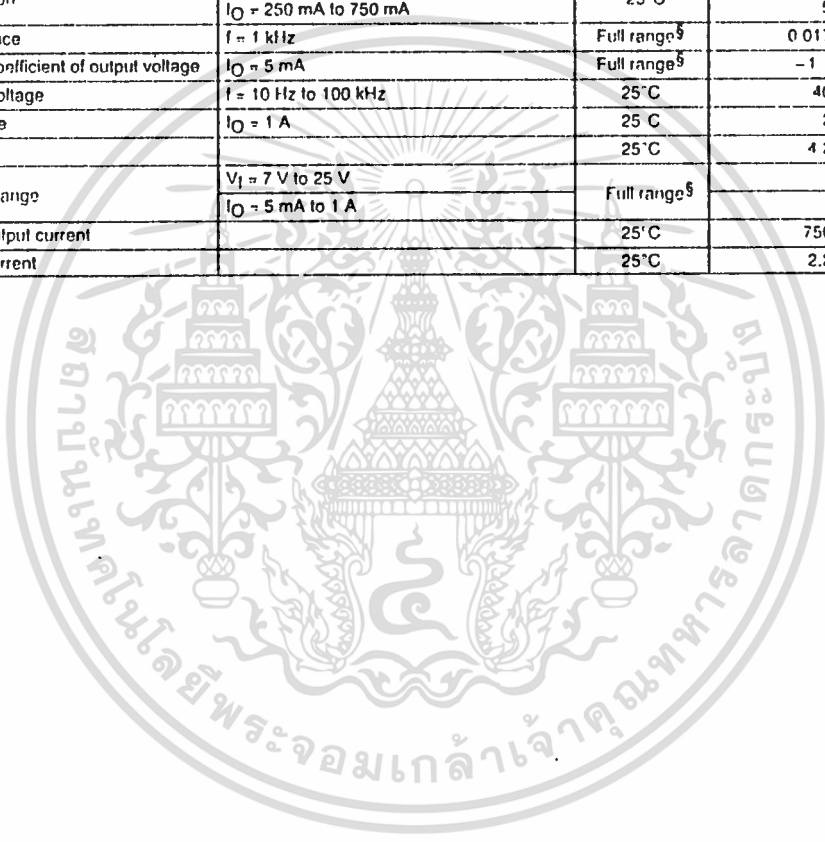
2-429

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการ—86—เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

uA7800 SERIES POSITIVE-VOLTAGE REGULATORS

uA7805C and uA7805Q electrical characteristics at specified virtual junction temperature,
 $V_I = 10\text{ V}$, $I_O = 500\text{ mA}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T_J	MIN	TYP	MAX	UNIT
		25°C	4.8	5	5.2	
Output voltage [†]	$I_O = 5\text{ mA to }1\text{ A}$, $V_I = 7\text{ V to }20\text{ V}$, $P \leq 15\text{ W}$	Full range [§]	4.75		5.25	V
		25°C		3	100	
Input regulation	$V_I = 7\text{ V to }25\text{ V}$	25°C		1	50	mV
	$V_I = 8\text{ V to }12\text{ V}$					
Ripple rejection	$V_I = 8\text{ V to }18\text{ V}$, $f = 120\text{ Hz}$	Full range [§]	62	78		dB
Output regulation	$I_O = 5\text{ mA to }1.5\text{ A}$	25°C		15	100	mV
	$I_O = 250\text{ mA to }750\text{ mA}$			5	50	
Output resistance	$f = 1\text{ kHz}$	Full range [§]	0	017		Ω
Temperature coefficient of output voltage	$I_O = 5\text{ mA}$	Full range [§]	-1	1		mV/°C
Output noise voltage	$f = 10\text{ Hz to }100\text{ kHz}$	25°C		40		μV
Dropout voltage	$I_O = 1\text{ A}$	25°C		2		V
Bias current	$V_I = 7\text{ V to }25\text{ V}$	25°C		4	8	mA
Bias current change	$V_I = 7\text{ V to }25\text{ V}$	Full range [§]				mA
	$I_O = 5\text{ mA to }1\text{ A}$				0	
Short-circuit output current		25°C		750		mA
Peak output current		25°C		2.2		A



TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**uA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

uA7812C electrical characteristics at specified virtual junction temperature, $V_I = 19\text{ V}$, $I_O = 500\text{ mA}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T_J †	MIN	TYP	MAX	UNIT
		25°C				
Output voltage‡	$I_O = 5\text{ mA to }1\text{ A}$, $V_I = 14.5\text{ V to }27\text{ V}$, $P \leq 15\text{ W}$	25°C	11.5	12	12.5	V
		Full range§	11.4		12.5	
Input regulation	$V_I = 14.5\text{ V to }30\text{ V}$	25°C		10	240	mV
	$V_I = 16\text{ V to }22\text{ V}$			3	120	
Ripple rejection	$V_I = 15\text{ V to }25\text{ V}$, $f = 120\text{ Hz}$	Full range§	55	71		dB
Output regulation	$I_O = 5\text{ mA to }1.5\text{ A}$	25°C		12	240	mV
	$I_O = 250\text{ mA to }750\text{ mA}$			4	120	
Output resistance	$f = 1\text{ kHz}$	Full range§		0.018		Ω
Temperature coefficient of output voltage	$I_O = 5\text{ mA}$	Full range§		-1		mV/°C
Output noise voltage	$f = 10\text{ Hz to }100\text{ kHz}$	25°C		75		μV
Dropout voltage	$I_O = 1\text{ A}$	25°C		2		V
Bias current		25°C		4.3	8	mA
Bias current change	$V_I = 14.5\text{ V to }30\text{ V}$	Full range§			1	mA
	$I_O = 5\text{ mA to }1\text{ A}$				0.5	
Short-circuit output current		25°C		350		mA
Peak output current		25°C		2.2		A

† Pulse-testing techniques are used to maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33- μF capacitor across the input and a 0.1- μF capacitor across the output.

‡ This specification applies only for dc power dissipation permitted by absolute maximum ratings.

§ Full range virtual junction temperature is 0°C to 125°C for the uA7812C and -40°C to 125°C for the uA78120.

APPLICATION INFORMATION

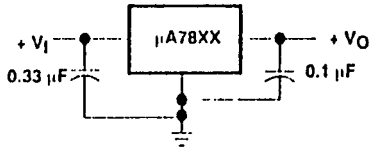


Figure 3. Fixed Output Regulator

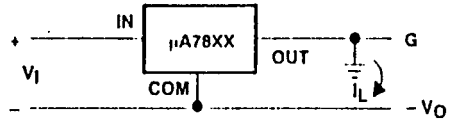


Figure 4. Positive Regulator in Negative Configuration (V_I Must Float)

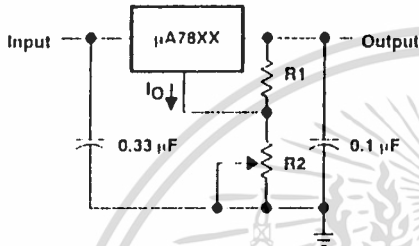


Figure 5. Adjustable Output Regulator

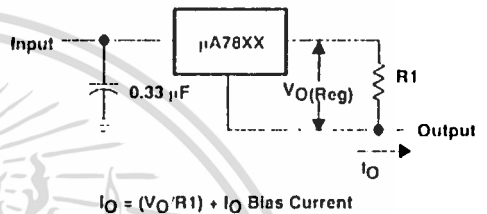


Figure 6. Current Regulator

$$I_O = (V_O/R_1) + I_O \text{ Bias Current}$$

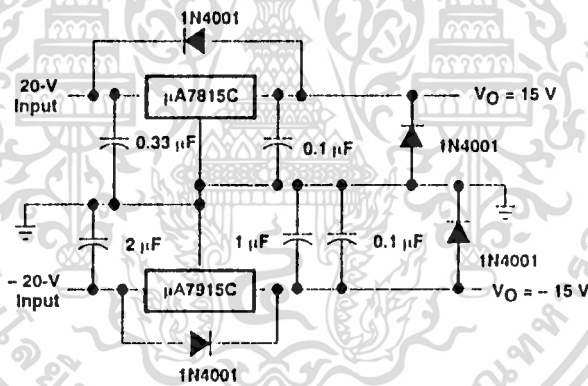


Figure 7. Regulated Dual Supply

**uA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

APPLICATION INFORMATION

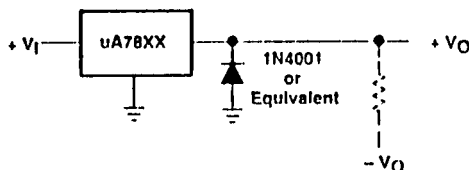


Figure 8. Output Polarity-Reversal Protection Circuit

operation with a load common to a voltage of opposite polarity

In many cases, a regulator powers a load that is not connected to ground but instead is connected to a voltage source of opposite polarity (e.g., op amps, level-shifting circuits, etc.). In these cases, a clamp diode should be connected to the regulator output as shown in Figure 8. This protects the regulator from output polarity reversals during startup and short-circuit operation.

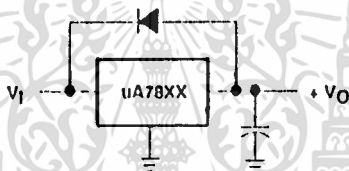


Figure 9. Reverse-Bias Protection Circuit

reverse-bias protection

Occasionally, there exists the possibility that the input voltage to the regulator can collapse faster than the output voltage. This could occur, for example, if the input supply is crowbarred during an output overvoltage condition. If the output voltage is greater than approximately 7 V, the emitter-base junction of the series pass element (internal or external) could break down and be damaged. To prevent this, a diode shunt can be employed, as shown in Figure 9.

หนังสืออ้างอิง

- (1) คู่มือ IC MICROPROCESSOR DATA BOOK MCS-51, MICROCONTROLLERS INTEL
- (2) การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051 แต่งโดย สุนทร วิฑูรพจน์
- (3) การโปรแกรมภาษาแอสเซมบลีของไมโครคอนโทรลเลอร์ตระกูล 8051 แต่งโดย สุนทร วิฑูรพจน์

