



PRIVATE AUTOMATIC BRANCH EXCHANGE
AND MODULATION TO AC LINE



ปริชญาบัตรฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง

ปีการศึกษา 2537

ปริญญาโทปีการศึกษา 2537

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง PABX & MODULATION TO AC LINE

ผู้จัดทำ

- 1 นายเดชา ชุ่มเลิศ 35103181
- 2 นายไพรัตน์ ไตรรัตนศักดิ์ 35103195
- 3 นายศักดิ์ดา ดาวเรือง 35103205


(อาจารย์ ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRIVATE AUTOMATIC BRANCH EXCHANGE
AND MODULATION TO AC LINE

นายเดชา	ชุมเลิศ
นายไพรัตน์	ไตรรัตนศักดิ์
นายศักดิ์ดา	ดาวเรือง
อ.ประภากร	สุวรรณ อาจารย์ที่ปรึกษา

บทคัดย่อ

ในปัจจุบันการติดต่อสื่อสารโดยใช้โทรศัพท์เป็นที่นิยมและมีความสำคัญอย่างยิ่งในชีวิตประจำวันและธุรกิจ ดังนั้น หากหน่วยงานหรือภาคธุรกิจมีโทรศัพท์ภายในมากมายแล้ว การติดต่อโดยผ่านโอเพอร์เรเตอร์จึงเป็นเรื่องที่ยุ่งยาก จึงได้มีการสร้างเครื่องชุมสายโทรศัพท์ระบบอัตโนมัติขึ้น โดยปริญาณิพนธ์นี้เป็นเครื่องชุมสายโทรศัพท์อัตโนมัติโดยอาศัยระบบ PULSE AMPLITUDE MODULATION ซึ่งจะเป็นลักษณะของอนาลอกสปิทพาทท์ อาศัยการตัดต่อของไอซี สวิทช์เบอร์ 4066 นอกจากนี้ยังได้พัฒนาให้สามารถติดต่อกับโทรศัพท์ภายในโดยผ่านทางสายไฟบ้าน ซึ่งจะอำนวยความสะดวกในแง่ที่ไม่ต้องเสียค่าใช้จ่ายในการเดินสายโทรศัพท์

PRIVATE AUTOMATIC BRANCH EXCHANGE
AND MODULATION TO AC LINE

Mr. DEACHA	CHUMLERST	35103181
Mr. PRIRAT	TRIRATANASAK	35103195
Mr. SAKSADA	DAORUENG	35103205
Mr. PRAPAKORN	SUVANNA	ADVISOR 1994

ABSTRACT

Nowadays the communication system in the organization is very popular to use the private automatic branch exchange (PABX). It is very convenient to use the private automatic branch exchange to communicate inside the organization. This thesis will describe the research for design and construction of the private automatic branch exchange which is controlled by the microprocessor system and use the pulse amplitude modulation speech parts system that used analog switch for connect path and transmitted to ac line.

สารบัญ

บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
บทที่ 3 ผลการทดลอง	51
บทที่ 4 บทสรุปและวิจารณ์	52



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

การติดต่อสื่อสารของมนุษย์ในปัจจุบันนี้ได้มีการพัฒนาเป็นลำดับ ซึ่งการติดต่อที่สะดวกที่สุดอย่างหนึ่งในปัจจุบันก็คือ โทรศัพท์ เนื่องจากมีความสะดวก รวดเร็ว และมีประสิทธิภาพ ดังนั้น ในระบบธุรกิจจึงจำเป็นที่จะต้องมีการใช้โทรศัพท์ไว้ใช้แม้แต่ในที่พักอาศัยเองก็ต้องมี หากหน่วยงานธุรกิจมีขนาดใหญ่แล้ว จำนวนโทรศัพท์ภายในก็ต้องมีมาก แต่หมายเลขโทรศัพท์สายนอกมีอยู่อย่างจำกัด ทำให้การติดต่อเป็นไปด้วยความยากลำบาก และการจะติดต่อโดยผ่านโอเปอร์เรเตอร์อย่างในอดีตก็ขาดประสิทธิภาพ เนื่องจากต้องใช้เวลาในการติดต่อสวิตช์ ซึ่งถ้าหากมีการติดต่อในช่วงเวลากลางคืนก็ต้องมีโอเปอร์เรเตอร์ ดังนั้น จึงได้มีการแก้ไขปัญหาดังกล่าวโดยการสร้างเครื่องชุมสายโทรศัพท์อัตโนมัติขึ้น โดยมีไมโครโปรเซสเซอร์คอยทำหน้าที่แทนโอเปอร์เรเตอร์ ทำให้สามารถติดต่อได้ตลอด 24 ชั่วโมง นอกจากนี้ยังอาจจะมีสิ่งอำนวยความสะดวกเพิ่มเติม เช่น สามารถจดบันทึกการใช้โทรศัพท์ และสามารถพิมพ์รายงานผลการใช้และคิดค่าบริการได้ด้วย



บทที่ 2

ทฤษฎีและหลักการ

เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติระบบ PULSE AMPLITUDE MODULATION

คือ เครื่องที่ใช้สำหรับขยายคู่สายโทรศัพท์จากองค์การโทรศัพท์ ให้นำมาใช้ภายในได้มากขึ้น โดยเครื่องโทรศัพท์สายนอกสามารถติดต่อกับเครื่องลูกได้เลย และเครื่องลูกก็สามารถติดต่อกับเครื่องลูกได้เลย

2.1 คุณสมบัติของเครื่องชุมสายสาขาอัตโนมัติที่สร้างขึ้น

1. สามารถติดต่อกับคู่สายภายนอก (EXTERNAL LINE) หมายถึง คู่สายองค์การโทรศัพท์ได้ 4 คู่สาย
2. มีคู่สายโทรศัพท์ภายใน (INTERNAL LINE) 16 คู่สาย
3. ใช้กับโทรศัพท์ระบบ TONE
4. สามารถโทรเข้ามาถึงโทรศัพท์ภายในได้เลยโดยไม่ต้องมีพนักงานรับสาย โดยการกดหมายเลข 7 ตัว ตามหมายเลขที่องค์การกำหนด จากนั้นให้กำหนดหมายเลขภายในตามจากหมายเลข 01-16
5. เครื่องลูกสามารถโทรออกสายนอกได้โดยการกดหมายเลข 00 นำหน้า ถ้าคู่สายนอกจะให้กดหมายเลขที่จะติดต่ออีก 7 ตัวได้เลย

2.2 ระบบสัญญาณต่าง ๆ ภายในชุมสายโทรศัพท์และการคำนวณ

ลักษณะของสัญญาณต่าง ๆ ภายในระบบชุมสายอัตโนมัติมีดังต่อไปนี้

2.2.1 สัญญาณให้หมุน (DIAL TONE) คือ สัญญาณที่เครื่องชุมสายโทรศัพท์แจ้งให้ผู้ใช้โทรศัพท์ทราบว่า เครื่องชุมสายโทรศัพท์พร้อมแล้วที่จะให้ผู้ใช้กดหรือหมุนหมายเลขที่ต้องการจะติดต่อด้วย

ลักษณะของสัญญาณเป็นสัญญาณที่มีความถี่ประมาณ 400 Hz ดังต่อไปนี้

ตลอด

วงจรสร้างสัญญาณให้หมุ่นนี้ใช้ IC TIMER เบอร์ 555 สร้างเป็นวงจรถ้าเนต สัญญาณความถี่ 400 Hz โดยมีหลักการคำนวณดังนี้

$$\begin{aligned} f &= 1.44 / (R_a + 2R_b)C \\ &= 1.44 / (0.82 + 360) \times 100 \times 0.01 \mu\text{F} \\ &= 400 \text{ Hz} \end{aligned}$$

$$\begin{aligned} \text{DUTY CYCLE} &= R_b / (R_a + 2R_b) \\ &= 180 / (0.82 + 360) \\ &= 0.5 \end{aligned}$$

2.2.2 สัญญาณไม่ว่าง (BUSY TONE) คือ สัญญาณที่เครื่องชุมสายโทรศัพท์แจ้งให้ผู้ใช้ทราบว่า หลังจากการกดหรือหมุ่นหมายเลขที่จะติดต่อด้วย ให้ทราบว่าไม่สามารถติดต่อคู่สายนั้นได้ ลักษณะของสัญญาณเป็นสัญญาณที่มีความถี่ประมาณ 400 Hz ดัง 0.5 วินาที ดับ 0.5 วินาที

วงจรสร้างสัญญาณไม่ว่างนี้ใช้ IC TIMER เบอร์ 556 ซึ่งวงจรถ้าเนตกำเนิดความถี่ ประมาณ 400 Hz ซึ่งมีหลักการเหมือนวงจรถ้าเนตให้หมุ่น ส่วนวงจรถ้าเนตกำเนิดความถี่ 1 Hz ป้อนเข้าขา รีเซต ของวงจรถ้าเนตที่ 1

$$\begin{aligned} f &= 1.44 / (R_a + 2R_b)C \\ &= 1.44 / (1 + 1360) \times 1000 \times 1 \mu\text{F} \\ &= 1 \text{ Hz} \end{aligned}$$

$$\begin{aligned} \text{DUTY CYCLE} &= R_b / (R_a + 2R_b) \\ &= 680 / (1 + 1360) \\ &= 0.49 \end{aligned}$$

2.2.3 สัญญาณเรียกกลับ (RINGBACK TONE) คือ สัญญาณที่เครื่องชุมสายโทรศัพท์แจ้งให้ผู้ใช้ทราบ หลังจากกดหมายเลขที่ต้องการจะติดต่อ ให้ทราบว่าสามารถติดต่อคู่สายโทรศัพท์ที่ต้องการจะติดต่อได้แล้ว

ลักษณะของสัญญาณ เป็นสัญญาณที่มีความถี่ประมาณ 400 Hz ดัง 1 วินาที และดับ 3 วินาที

การสร้างสัญญาณใช้ IC TIMER เบอร์ 556 คล้ายกับสัญญาณไม่ว่าง แต่วงจรถ้าเนตกำเนิดความถี่ 0.25 Hz DUTY CYCLE = 0.75 ผ่านอินเวอร์เตอร์ เพื่อให้มี DUTY CYCLE เป็น 0.25 แล้วป้อนเข้า รีเซต ของวงจรถ้าเนตที่ 1

$$f = 1.44 / (500 + 660) \times 1000 \times 4.7 \mu\text{F}$$

$$= 0.25 \text{ Hz}$$

$$\text{DUTY CYCLE} = 330 / (500 + 660)$$

$$= 0.28$$

2.2.4 สัญญาณเรียก (RINGING TONE) คือ สัญญาณที่เครื่องชุมสายโทรศัพท์ส่งไปยังเครื่องโทรศัพท์ภายใน ทำให้กระดิ่งโทรศัพท์ดังขึ้น เพื่อแจ้งให้ทราบว่ามีผู้ต้องการจะติดต่อด้วย

ลักษณะของสัญญาณ เป็นสัญญาณ AC 50 Hz มีขนาดประมาณ 100 โวลต์ ดังและดับเป็นช่วง ๆ และพร้อมกับสัญญาณเรียกกลับ

การสร้างสัญญาณใช้ IC TIMER เบอร์ 556 วงจรที่ 1 กำเนิดความถี่ 50 Hz วงจรที่ 2 กำเนิดความถี่ 0.25 Hz DUTY CYCLE = 0.25 ป้อนเข้าขาเรเซทของวงจรที่ 1

$$f = 1.44 / (1 + 600) \times 1000 \times 0.047 \mu\text{F}$$

$$= 50 \text{ Hz}$$

$$\text{DUTY CYCLE} = 300 / (1 + 600)$$

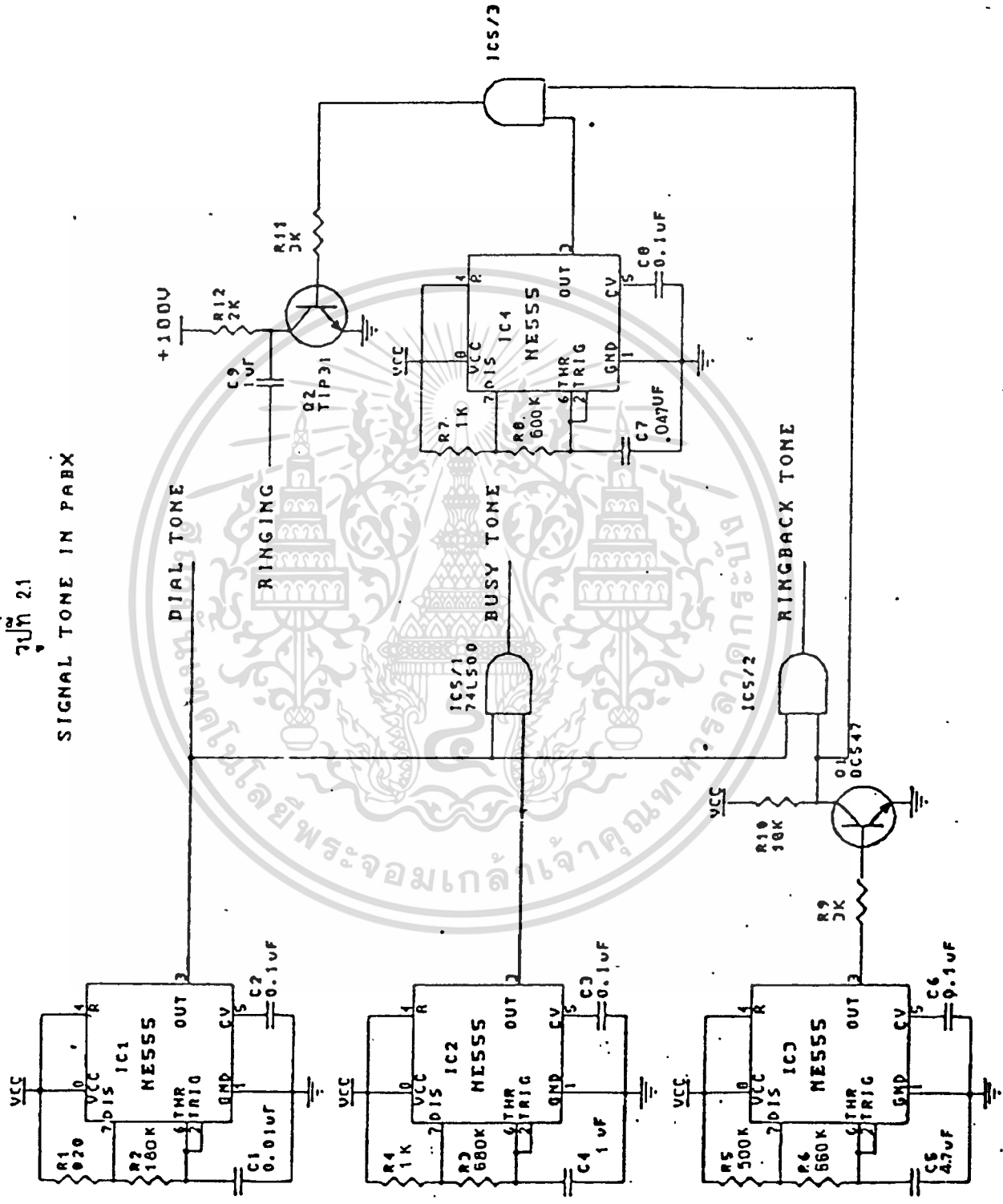
$$= 0.5$$

เนื่องจากต้องการสัญญาณมีศักดาถึง 100 โวลต์ ดังนั้นจึงต้องร่วมกับทรานซิสเตอร์กำลัง โดยต่อแบบ คอมพลีเมนทารี (COMPLEMENTARY)

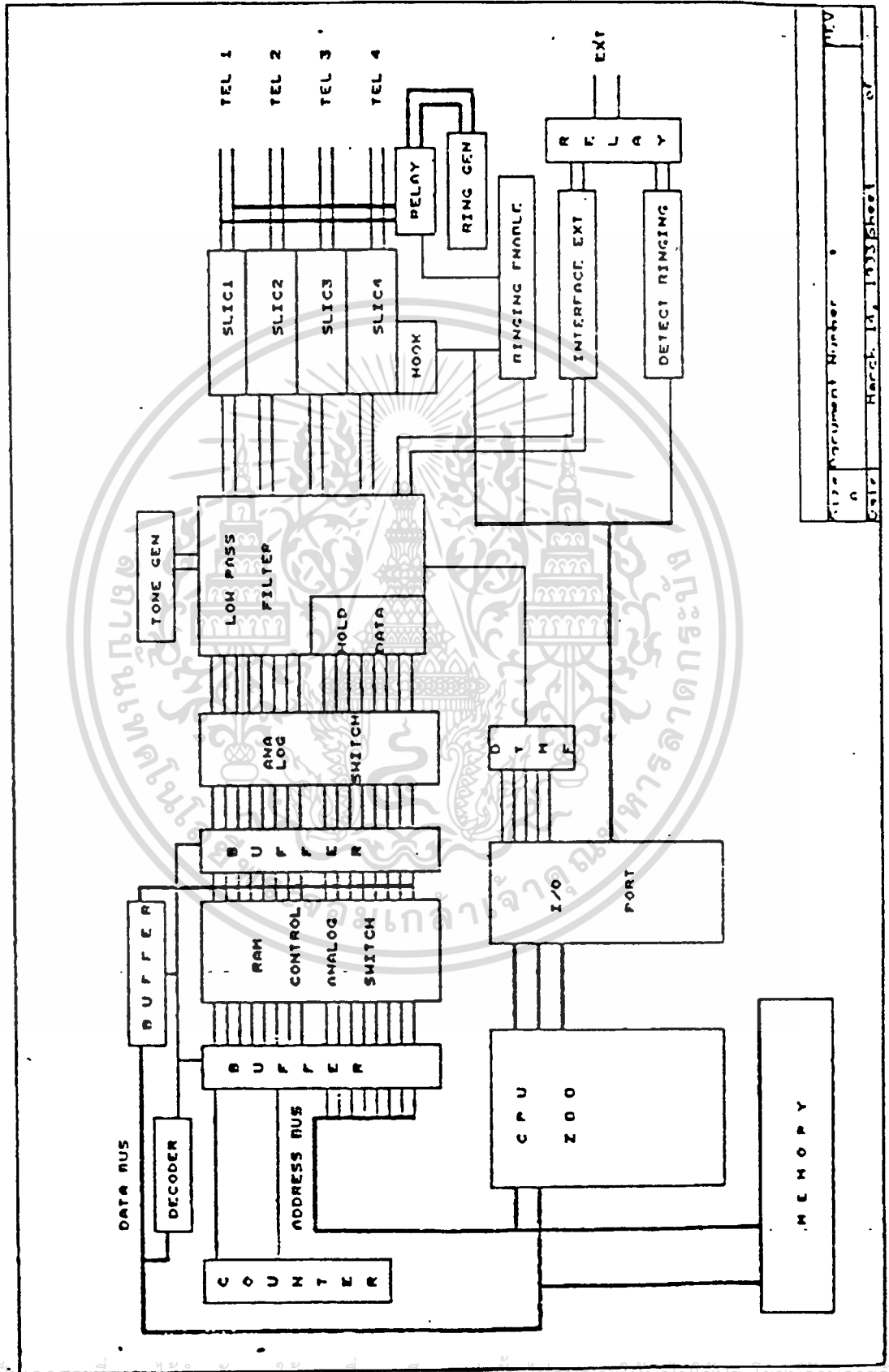
วงจรสร้างสัญญาณต่าง ๆ ของโทรศัพท์ แสดงดังรูป

รูปที่ 2.1

SIGNAL TONE IN PABX



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



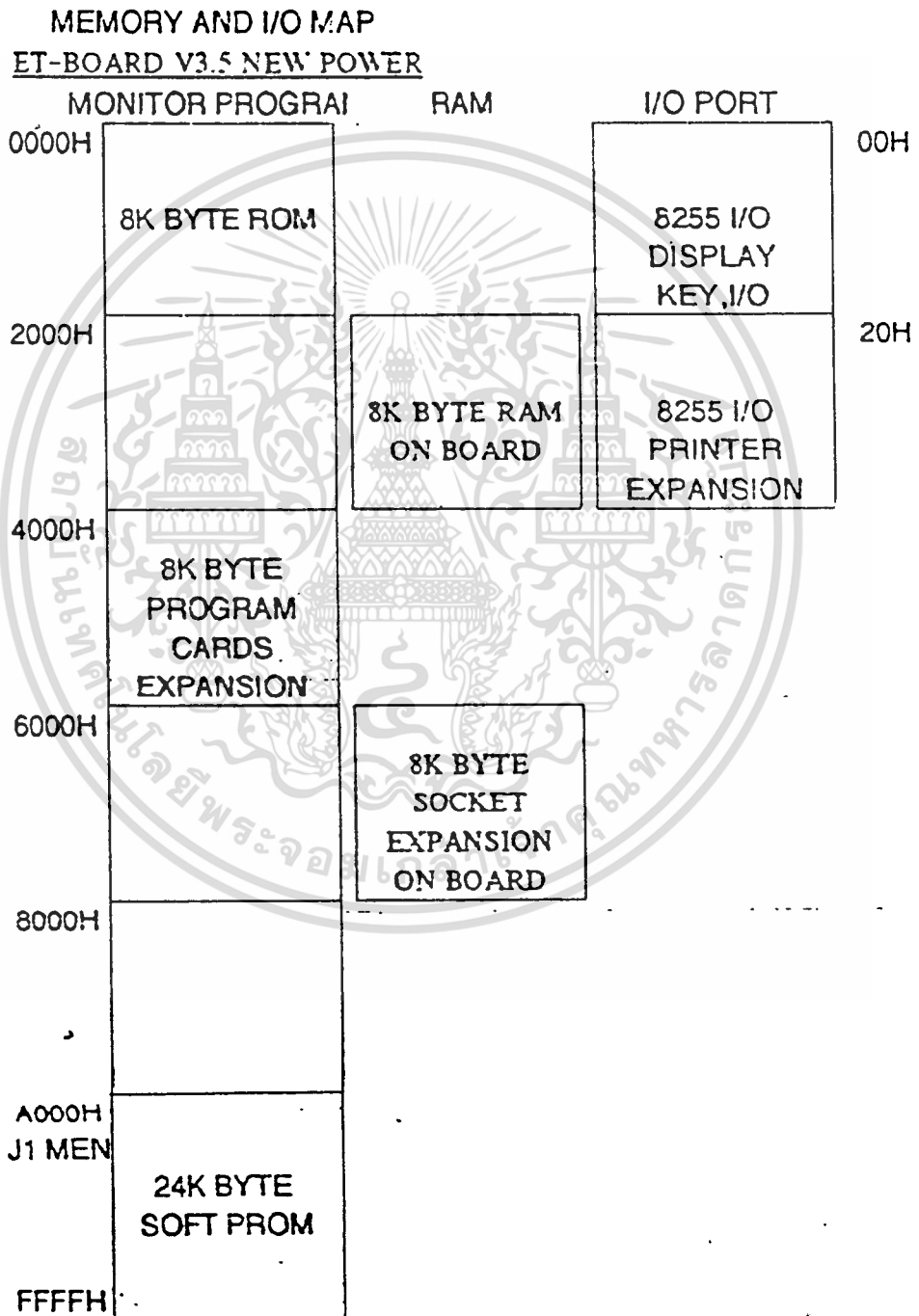
Size	Sheet	of
1	1	1
Drawing Number		
March 14, 1955 Sheet 67		

รูปที่ 2.2 BLOCK DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อนุญาดเห็นาเบเซประะเขอนดานการคา
 ไม้ว่ากรณิตายทังสิ้น อิกทังห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การทำงานของเครื่องขุมสายโทรศัพท์อัตโนมัติ

เนื่องจากเครื่องขุมสายโทรศัพท์อัตโนมัติที่สร้างขึ้นใช้ไมโครโปรเซสเซอร์ Z80 ในการควบคุมการทำงาน ดังนั้น เราจึงใช้ Single Board ETT โดยมีผังหน่วยความจำของเครื่องดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อรูปที่ 2.3 เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น จึงได้ออกแบบระบบของเครื่องดังนี้ คือ

1. ส่วนของ RAM หรือ BUFFER MEMORY อยู่ที่ 2000H - 3FFFH
2. ส่วนของ PROGRAM เครื่องจะอยู่ตั้งแต่ 6000H - 7FFFH
3. ส่วนของ SWITCHING MEMORY อยู่ตั้งแต่ 4000H - 45FFFH

การขอบริการภายใน

จะเริ่มจาก CPU จะทราบสัญญาณการขอใช้โทรศัพท์จากการยกหูเครื่องโทรศัพท์ โดยสัญญาณการยกหู (Hook) จะถูกส่งเข้ามาทาง I/O PORT จากนั้น CPU ก็จะมีการต่อช่องสัญญาณ Dial Tone เข้ากับส่วน Receive ของชุมสาย และต่อส่วนของวงจรถอดรหัสเข้ากับส่วน Transmit เพื่อรับหมายเลขเครื่องที่จะทำการติดต่อ จากนั้น CPU ก็จะทำหมายเลขเครื่องที่จะทำการติดต่อผ่านทาง I/O PORT แล้วก็ทำการส่งสัญญาณ Ringing ไปยังเครื่องที่ถูกเรียก จากนั้นก็จะรอการยกหูของเครื่องรับ และทำการต่อส่วน Receiver เข้ากับส่วน Transmitter ของเครื่องโทรศัพท์ทั้งสอง

การขอบริการสายนอก

เริ่มจากการที่ CPU จะได้รับสัญญาณจากส่วน Detect Ringing ผ่านทางส่วน I/O PORT จากนั้น CPU ก็จะมีการ HOLD สายนอกโดยการส่งสัญญาณควบคุม Relay ให้ Hold on แล้วต่อ SPEECH PATH ของ TRANSMIT เข้ากับส่วนถอดรหัสเพื่อทำการอ่านหมายเลขที่ทำการติดต่อ และดำเนินการต่อเข้ากับเครื่องโทรศัพท์ภายในต่อไป

การโทรออกสายนอก

CPU จะทำการตรวจสอบว่าคู่สายภายในมีการขอใช้สายนอกหรือไม่ จากการกด Key 00 จากนั้น CPU จะตรวจสอบว่าสายนอกว่างหรือไม่ ถ้าว่างก็จะทำการ Hold on สายนอกและต่อส่วน Receiver กับส่วน Transmitter เข้าด้วยกัน ซึ่งการกด Key ของสายในนี้จะถูกส่งผ่าน ใน ส่วนของ Transmitter ของสายในเข้ากับส่วน Receiver ของสายนอกเพื่อส่งให้ชุมสายภายนอกถอดรหัสต่อไป

ส่วนรายละเอียดเกี่ยวกับการติดต่อ Speech Path และการทำงานจะกล่าวอย่างละเอียดต่อไปในส่วนของ Speech Path

หลักการการทำงานของ Speech Path นี้ จะมีการทำงานโดยละเอียดดังนี้

ในการใช้งานโทรศัพท์มีจำนวนเครื่องลูกโทรศัพท์มาก ๆ นั้น เราจำเป็นจะต้องมี Switch ที่ทำการเชื่อมต่อส่วนรับและส่งของเครื่องลูกทั้งหมดเข้ากับ Path เพื่อที่เครื่องลูกจะสามารถเลือกคู่สายที่ต้องการติดต่อได้ทั้งหมด ซึ่งจะเห็นว่ามีมีการติดต่อของโทรศัพท์ 1 คู่ใน Path เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



นั่น จะทำให้โทรศัพท์เครื่องอื่นไม่สามารถใช้ Path นั้นได้ ในกรณีที่เราให้การเชื่อมต่อของ Switch นั้น ต่ออยู่ตลอดเวลาของกานสนทนา ซึ่งถ้าเราต้องการให้มีการติดต่อระหว่างเครื่องลูกเพิ่มขึ้นอีกหนึ่งคู่ เราก็จะต้องเพิ่มจำนวน Path ขึ้นมาอีกหนึ่ง Path ซึ่ง Path ที่เพิ่มขึ้นนี้ก็ต้อง Switch เข้ากับตัวเครื่องโทรศัพท์ทั้งหมด

ตัวอย่าง เรามีโทรศัพท์ n เครื่อง และจำนวน Path ที่สามารถใช้งานได้พร้อมกัน หรือจำนวนคู่สายที่สามารถใช้งานได้พร้อมกัน m คู่สาย จะเห็นได้ว่าเราต้องใช้ switch ในการติดต่อทั้งหมด $n \times m$ switch ซึ่งหลักการนี้ก็คือ ชุมสายโทรศัพท์แบบ Matrix Switch นั่นเอง

ดังนั้น ถ้าเราต้องการใช้คู่สายจำนวนมาก ๆ ในเวลาเดียวกัน ระบบ Matrix Switch ก็จะไม่เหมาะสม เพราะถ้าเราต้องการใช้คู่สายจำนวนมาก ๆ ก็จะเป็นการสิ้นเปลือง Switch ที่ทำการเชื่อมต่อ

ในโครงการนี้ ได้มีการนำเสนอส่วนของ Speech Path นี้ใหม่ โดยใช้ Path เดียวแต่แบ่งเวลาการใช้ คือระบบ TDMA ซึ่งสัญญาณที่ผ่าน Path นี้จะเป็นสัญญาณ Pulse Amplitude Modulation ซึ่งก็คือการ Switch สัญญาณรับและส่งผ่าน Path เดียวกันในช่วงเวลาสั้น ๆ

การทำงานโดยสังเขปจะพิจารณาจากการสมมติว่ามีการติดต่อจาก A ไปยัง B และ C ไปยัง D ดังรูป ซึ่งเริ่มจาก A จะถูกแยกออกโดยวงจร Hybrid ออกเป็นสัญญาณส่งและสัญญาณรับ โดยสัญญาณส่งของ A จะถูกส่งผ่านวงจร Low Pass เข้าส่วนของ Speech Path และผ่าน Switch SW1 จากนั้นก็จะผ่าน SW4 เข้ามา ผ่านวงจร Hold เพื่อ Hold สัญญาณเอาไว้ชั่วคราวผ่านวงจร Low Pass เข้ามาสู่ส่วน Transmitter ของ B จากนั้นเราก็ทำการ clear path เนื่องจากคุณสมบัติของ Analog Switch ที่ใช้นั้นจะมีการเกิดแรงดันตกค้างอยู่ที่ Path ดังนั้น เราจึงจำเป็นต้องกำจัด Voltage ที่เหลือนี้ออกไป โดยการ Switch Path ผ่าน SW9 ลง GND จากนั้นก็จะทำการ SW3 และ SW2 เพื่อทำการส่งสัญญาณจาก B ไปยัง A จากนั้นก็จะทำการ Clear Path และทำการ SW5 กับ SW8 เพื่อส่งสัญญาณจาก C ไปยัง D จากนั้นก็จะทำการ Clear Path และทำการเชื่อม SW7 เข้ากับ SW6 เพื่อทำการส่งสัญญาณจาก D ไปยัง C ต่อไป ซึ่งจะเห็นได้ว่าวิธีการนี้เราสามารถ Pat ร่วมกันได้ และจำนวนคู่สายที่ใช้ได้พร้อมกันสูงสุด ขึ้นอยู่กับความถี่ที่เราใช้ในการ Sampling สัญญาณและช่วงเวลาในการ Switch ซึ่งจะเห็นว่าในการติดต่อ 1 คู่สายเราจะต้องใช้ช่วงเวลาในการ Switch Analog switch เท่ากับ Pulse 4 ลูก ดังนั้นถ้าเราให้ความถี่ Sampling เท่ากับ 15kHz pulse จะมีความกว้าง $0.25 \mu\text{s}$ ดังนั้น ในการติดต่อ 1 คู่สายจะใช้เวลาเท่ากับ $0.25 \times 4 \mu\text{s}$ ฉะนั้น จำนวนคู่สายที่ใช้ได้พร้อมกัน เท่ากับ $1 / (15\text{kHz} \times 0.25 \mu\text{s} \times 4)$ ซึ่งมีค่าเท่ากับ 64 คู่สาย

ในการใช้งานจริงเราจะให้ OUTPUT ของ RAM ในการควบคุมการ Switch โดยหลัง จาก CPU ติดต่อกับ I/O PORT แล้ว CPU ก็จะต้องเชื่อมต่อกับส่วนใดเข้าด้วยกัน จากนั้น CPU ก็จะทำการเขียน RAM ที่ทำหน้าที่ควบคุม ANALOGSWITCH หลังจากเขียนเสร็จก็จะปล่อยให้ COUNTER COUNT ADDRESS ให้กับ RAM โดย DATA ที่ออกจาก RAM ก็จะควบคุมการติดต่อ ของ ANALOGSWITCH ต่อไป ซึ่งในโครงงานนี้ใช้ CLK ป้อนให้ COUNTER ด้วยความถี่ 2 Mhz โดยที่ A ของ COUNTER จะมีความถี่ 2 Mhz ดังนั้น เมื่อเรานำมาป้อนให้กับ RAM ก็จะได้ DATA ที่มี OUTPUT ไป CONTROL ANALOGSWITCH ที่มีความกว้างของ PULSE = 0.25US เนื่องจาก COUNTER ที่เราใช้กับ RAM มีจำนวน ADDRESS 8 เส้นคือ A_0-A_7 ดังนั้น จำนวน BYTE ที่ใช้ในการ COUNT ออกมาจะเท่ากับ 256 BYTE ในการควบคุม 1 คู่สายจะต้องใช้ PULSE 4 ลูก หรือ ความยาวข้อมูล 4 BYTE ดังนั้น ก็จะได้จำนวนคู่สายสูงสุดที่สามารถใช้ได้พร้อมกัน เท่ากับ $256/4 = 64$ คู่สาย ความถี่ที่ใช้ในการ SAMPLING หาได้ดังนี้ $= 1/(256*0.25) = 15.6\text{khz}$

จากหลักการดังกล่าว จึงได้ออกแบบวงจรจริงตามรูปที่ 2.8 โดยให้แอดเดรสที่ 40xx, 41xx และ 42xx เป็นตัวส่งทั้งหมด ส่วนแอดเดรสที่ 43xx, 44xx และ 45xx เป็นตัวรับทั้งหมด ซึ่งตำแหน่งการจัดวางสัญญาณ TX และ RX ของโทรศัพท์แต่ละเครื่องเรียงลำดับตามรูป นอกจากนี้ยังมีสัญญาณที่เกี่ยวกับโทรศัพท์ต่าง ๆ ด้วย และจะต้องไม่ลืมต่อขาหนึ่งให้ลงกราวด์ เพื่อเขียนโปรแกรมให้สวิตช์ผ่านสัญญาณลงกราวด์ตามหลักการ

รายละเอียดของวงจรแสดงโดยย่อตั้งรูปที่ 2.7 โดยสมมติ ให้แอดเดรสที่ 40xx เป็นตัวส่งทั้งหมด และแอดเดรสที่ 41xx เป็นตัวรับทั้งหมดตั้งรูปเพื่อง่ายต่อการเข้าใจ

ส่วนเชื่อมต่อกับสายนอก (INTERFACE EXTERNAL)

ทำหน้าที่เป็นส่วน INTERFACE เครื่องโทรศัพท์ภายในชุมสายกับเครื่องจาก ชุมสายภายนอก (จากองค์การโทรศัพท์) ซึ่งจะแยกสัญญาณจาก 2 เป็น 4 โดยอาศัยไอซีเบอร์ MC34014 สัญญาณที่แยกเป็น 4 สาย จะส่งไปยังส่วนติดต่อสวิตช์หรือไอซีสวิตช์ 4066 ต่อไป ไอซีเบอร์นี้สามารถใช้อุปกรณ์ภายนอกมาต่อร่วมเพื่อกำหนดอัตราขยายของสัญญาณรับส่ง และยังสามารถปรับสัญญาณความถี่ข้างเคียงให้เหมาะสมได้ด้วย ถ้าหากสัญญาณความถี่ข้างเคียงมีค่าต่ำเกินไป จะทำให้ผู้พูดได้ยินเสียงดังเกินไป แต่ถ้าสัญญาณความถี่ข้างเคียงมีค่าสูงเกินไปจะทำให้ผู้พูดได้ยินเสียงเบาไป และในทางตรงกันข้าม ไอซีเบอร์นี้ยังทำหน้าที่รวมเสียงทั้งรับส่งจากเครื่องภายใน ชุมสายให้ออกเป็น 2 สาย เพื่อส่งให้ชุมสายโทรศัพท์ภายนอกต่อไป

นอกจากนั้นยังประกอบไปด้วยส่วนที่ทำหน้าที่ DETECT RINGING โดยใช้ IC เบอร์ MC 4528 ทำหน้าที่เป็น MONOSTABLE MULTIVIBRATOR โดยสัญญาณจากภายนอกจะ

ผ่าน ISOLATOR ส่งมายังขา TRIGGER MC 4528 จะส่งสัญญาณเป็นสัญญาณ DETECT RINGING ไปยัง I/O PORT เพื่อส่งต่อไปยัง CPU ต่อไป โดยสัญญาณเวลาในการ TRIGGER ขึ้นอยู่กับผลคูณระหว่าง resistance กับ capacitance ซึ่งต่ออยู่ภายนอกของ IC

การทำงานของ INTERFACE EXTERNAL

เมื่อมีสัญญาณเรียกจากภายนอก สัญญาณจะผ่าน C $1\ \mu\text{F}$ เพื่อจะ Coupling สัญญาณส่งไป ยัง Isolator และ coupling สัญญาณส่งไปยัง IC 4528 และจะแยก ground ระหว่างสัญญาณ input ที่เข้ามากับ ground ของวงจร โดยสัญญาณที่ผ่าน Isolator มาจะส่งมายังขา Trigger ของ IC 4528 ซึ่งเป็น Monostable Multivibrator และ output ที่ได้ของ IC 4528 เป็นสัญญาณ DETECT RINGING ส่งไปยัง I/O PORT เพื่อส่งต่อไปยัง CPU ต่อไป และสัญญาณเวลาที่ใช้ในการ trigger จะขึ้นอยู่กัผลคูณระหว่าง resistor กับ capacitor ซึ่งต่อรวมกันอยู่ภายนอกของ IC 4528

เมื่อมีโทรศัพท์ภายนอกโทรเข้ามาสัญญาณ DETECT RINGING จะเป็นโลจิกหนึ่ง CPU จะทราบว่าเครื่องภายนอกเครื่องใดโทรเข้ามา จากนั้นจะส่งสัญญาณ HOLD ON เพื่อตัดต่อให้ RELAY ต่อสัญญาณจากเครื่องภายนอกเข้ากับ MC34014 เพื่อให้ไอซีเบอร์นี้ทำหน้าที่ของมันต่อไป

ส่วนเชื่อมต่อสายใน

จะประกอบไปด้วยส่วนที่ทำหน้าที่เป็น SUBSCRIBER LOOP INTERFACE โดยใช้ IC เบอร์ MC 3419-1L ซึ่งทำหน้าที่แยกสัญญาณของเครื่องโทรศัพท์จาก 2 สายเป็น 4 สาย โดยแยกเป็น TRANSMIT และ RECEIVE และยังทำหน้าที่จ่ายกระแสให้กับเครื่องโทรศัพท์ภายใน รวมทั้งทำหน้าที่แสดงสถานะ HOOK SWITCH ของเครื่องโทรศัพท์ ซึ่งจะต่อเข้ากับ I/O PORT เพื่อส่งสัญญาณขอใช้บริการกับส่วน CPU

นอกจากนั้น ยังประกอบไปด้วยส่วนที่ทำหน้าที่ตัดต่อสัญญาณ RINGING เพื่อส่งสัญญาณเรียกไปยังเครื่องลูกด้วย

ตามวงจรเมื่อมีการยกหูใช้งานโทรศัพท์ (ON HOOK) ไอซีเบอร์นี้จะแสดงสถานะของฮุคออกมาเป็นโลจิกศูนย์ ค่าแรงดันตกคร่อมคู่สายประมาณ 48 โวลต์ แต่ถ้ามีการยกหูโทรศัพท์เกิดขึ้น ไอซีเบอร์นี้ก็จะมีกระแสมากพอที่เครื่องลูกจะสามารถทำงานได้ ค่าแรงดันตกคร่อมคู่สายในขณะนี้ประมาณ 12 โวลต์ เราสามารถปรับอัตราขยายให้เหมาะสมโดยการต่อความต้านทานปรับค่าได้ที่ RF ของออปแอมป์ เพื่อปรับให้ได้สัญญาณดังตามที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

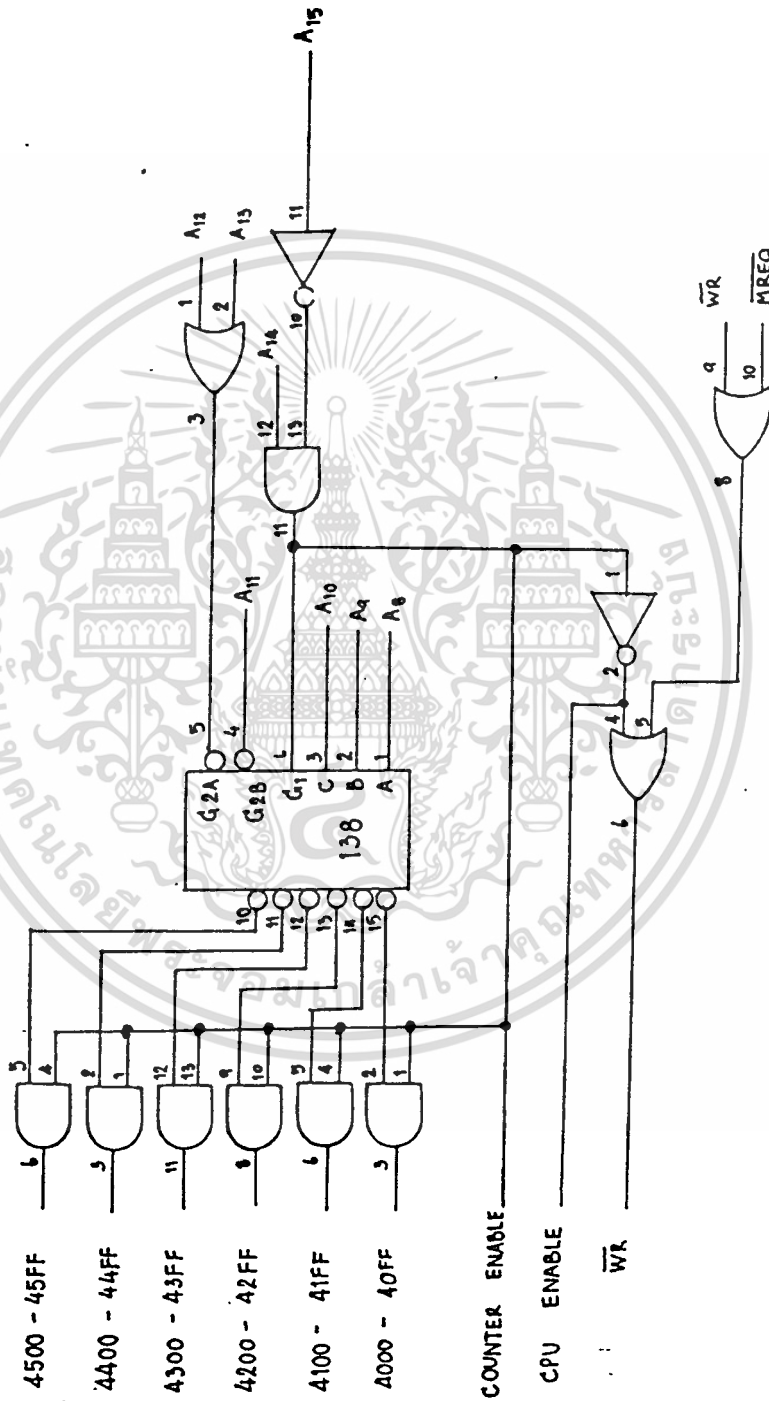
ส่วนการส่งสัญญาณริงกิ้งนั้น จะส่งเมื่อโทรศัพท์ไม่มีการยกหู จะทำให้สภาวะของซุกเป็นโลจิกหนึ่ง เมื่อ CPU ส่งสัญญาณริงอินาเบิลมา จะทำให้ AND GAT ทำงานตัดต่อสวิทช์รีเลย์ส่งสัญญาณ RINGING ซึ่งมีค่าประมาณ 100 โวลต์ ให้แก่เครื่องโทรศัพท์ตามรูป

ภาค DECODE SWITCHING MEMORY

จากรูปที่ 2.4 ได้ถูกออกแบบให้ตำแหน่งของ SWITCHING MEMORY อยู่ที่ 4000H ถึง 45FFH ดังรูป โดยหากมีการเขียนข้อมูลเข้ามาเก็บใน RAM CONTROL SWITCH นี้ สัญญาณของการอินาเบิลจะขึ้นอยู่กับตำแหน่งที่อ้าง ทำให้เป็นโลจิกศูนย์ช่วงตำแหน่งใดตำแหน่งหนึ่ง เช่น ช่วง 4000H ถึง 40FFH เป็นต้น และสัญญาณ CPU ENABLE จะเป็นโลจิกศูนย์ ทำให้สัญญาณการอ้างตำแหน่งจาก CPU เข้าไปยังตัวหน่วยความจำตามตำแหน่งที่อ้างผ่าน 74LS244 ซึ่งจะทำหน้าที่เป็น BUFFER และเมื่อ CPU ทำการเขียนข้อมูลเรียบร้อยจะทำให้สัญญาณ CPU ENABLE เป็นหนึ่ง และสัญญาณ COUNTER ENABLE เป็นโลจิกศูนย์ ซึ่งช่วงนี้สัญญาณอินาเบิลหน่วยความจำทุกตัวตั้งแต่ 4000H ถึง 45FFH จะเป็นโลจิกศูนย์ ทำให้สามารถอ่านข้อมูลได้อย่างเดียว เนื่องจากสัญญาณ WR เป็นโลจิกหนึ่งด้วย ดังนั้น ตัว COUNTER จะทำการอ้างตำแหน่งแทน CPU ตลอด จาก 00H ถึง FFH จนกว่าจะมีการเก็บข้อมูลในตำแหน่งดังกล่าวอีก

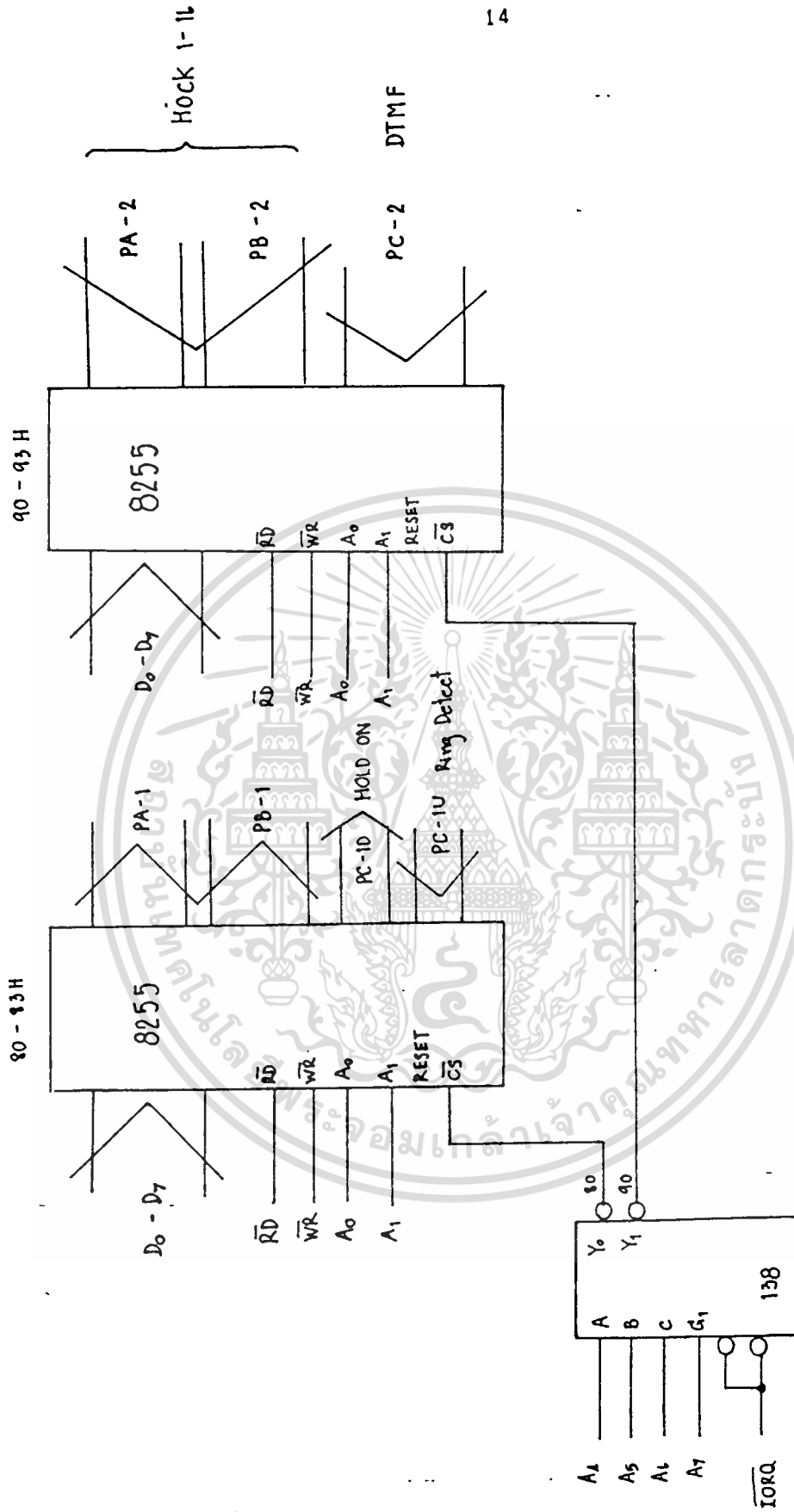
ภาค DECODE PORT

การ DECODE PORT จะใช้ 74LS138 เป็นตัวทำหน้าที่นี้ ซึ่งจะใช้ A4 ถึง A7 และสัญญาณ IORQ ทำให้ได้ตำแหน่งของพอร์ตเป็น 80H ถึง 83H และ 90H ถึง 93H ซึ่งรายละเอียดหน้าที่ของพอร์ตต่าง ๆ ได้อธิบายไว้ในส่วนของ SOFT WARE ในช่วงท้าย ๆ ส่วนรูปการ DECODE PORT ได้แสดงไว้ดังรูปที่ 2.5



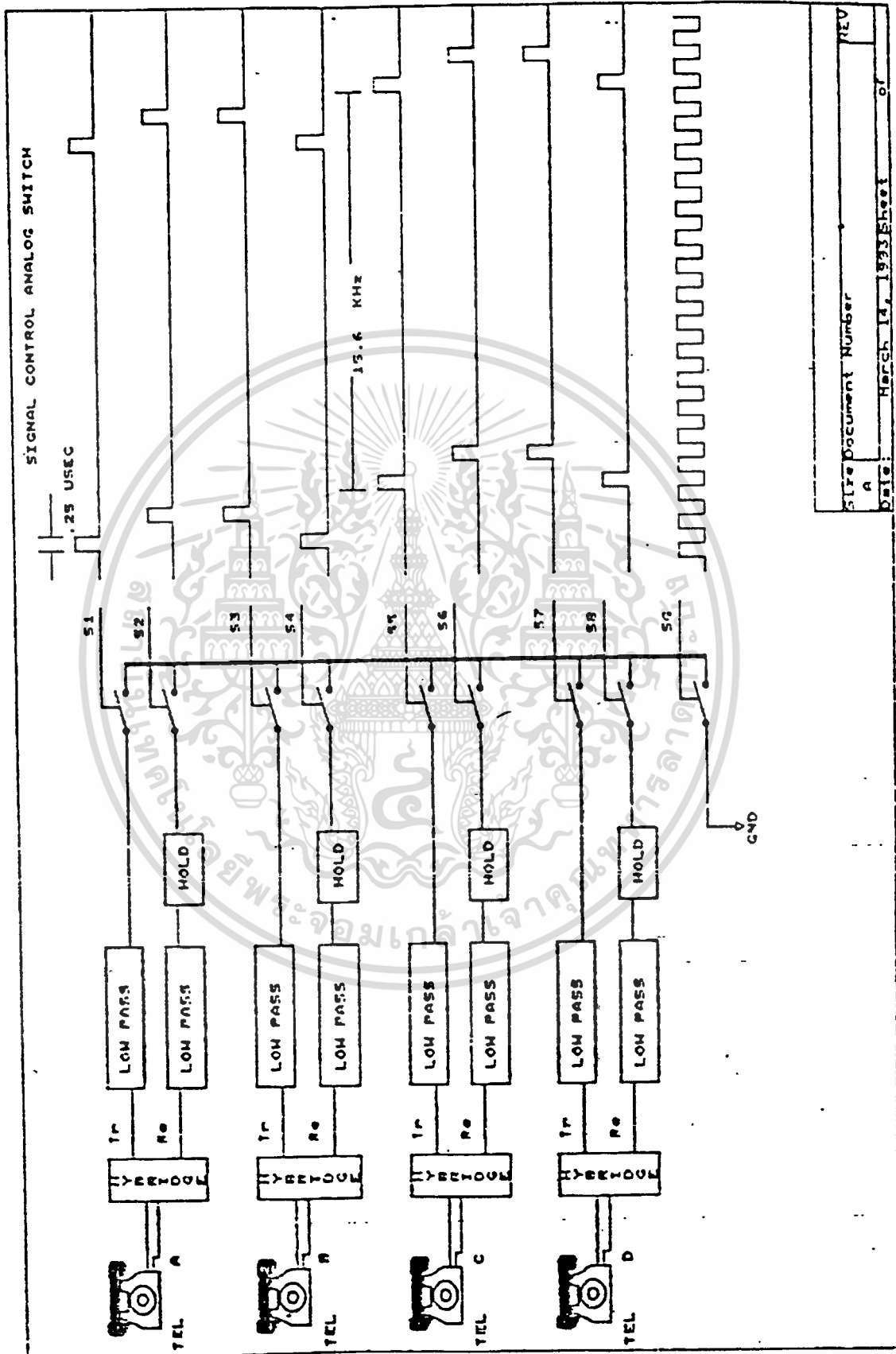
รูปที่ 2.4 วงจร DECODE SWITCHING MEMORY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



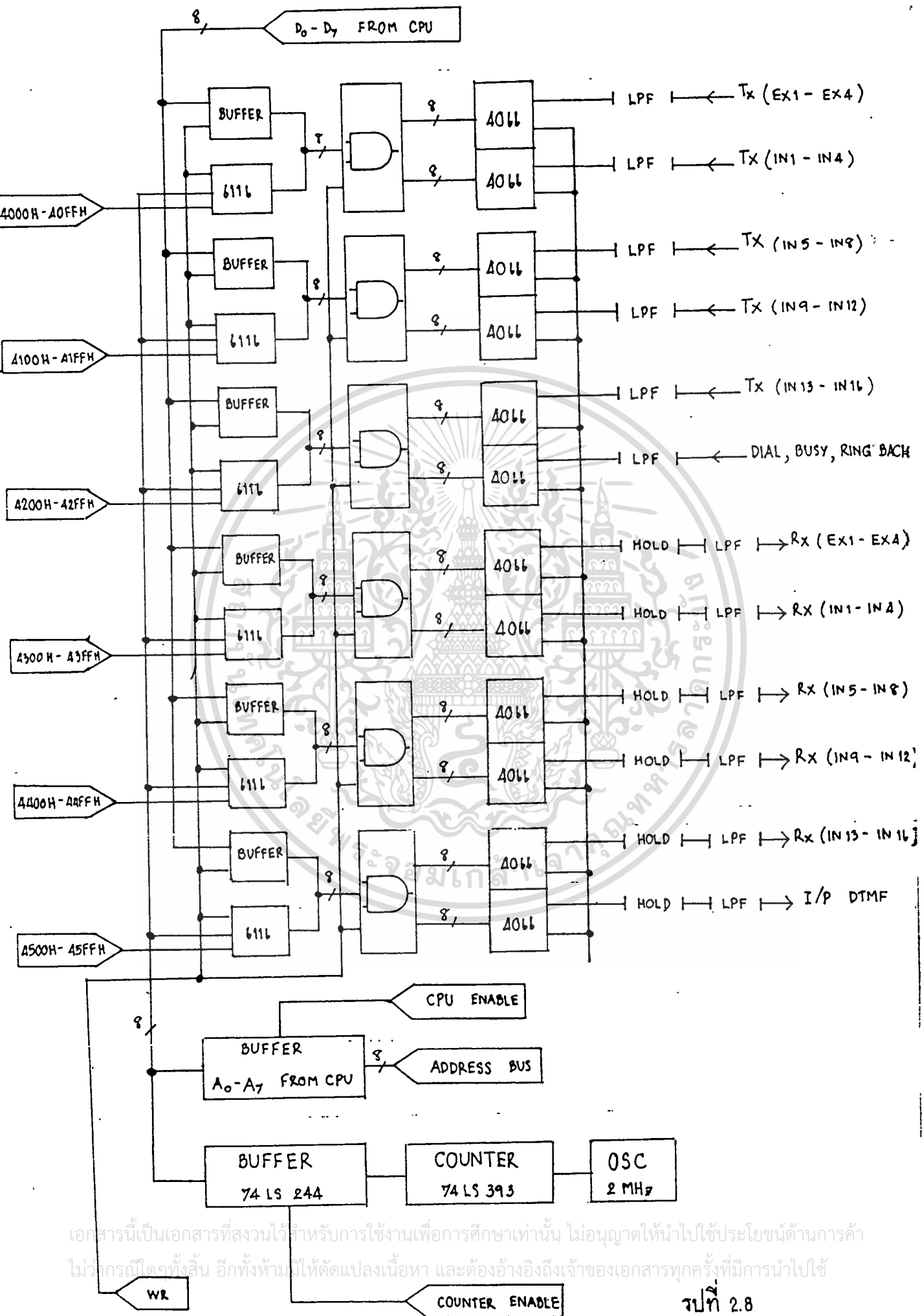
รูปที่ 2.5 วงจร Input & Output Port

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

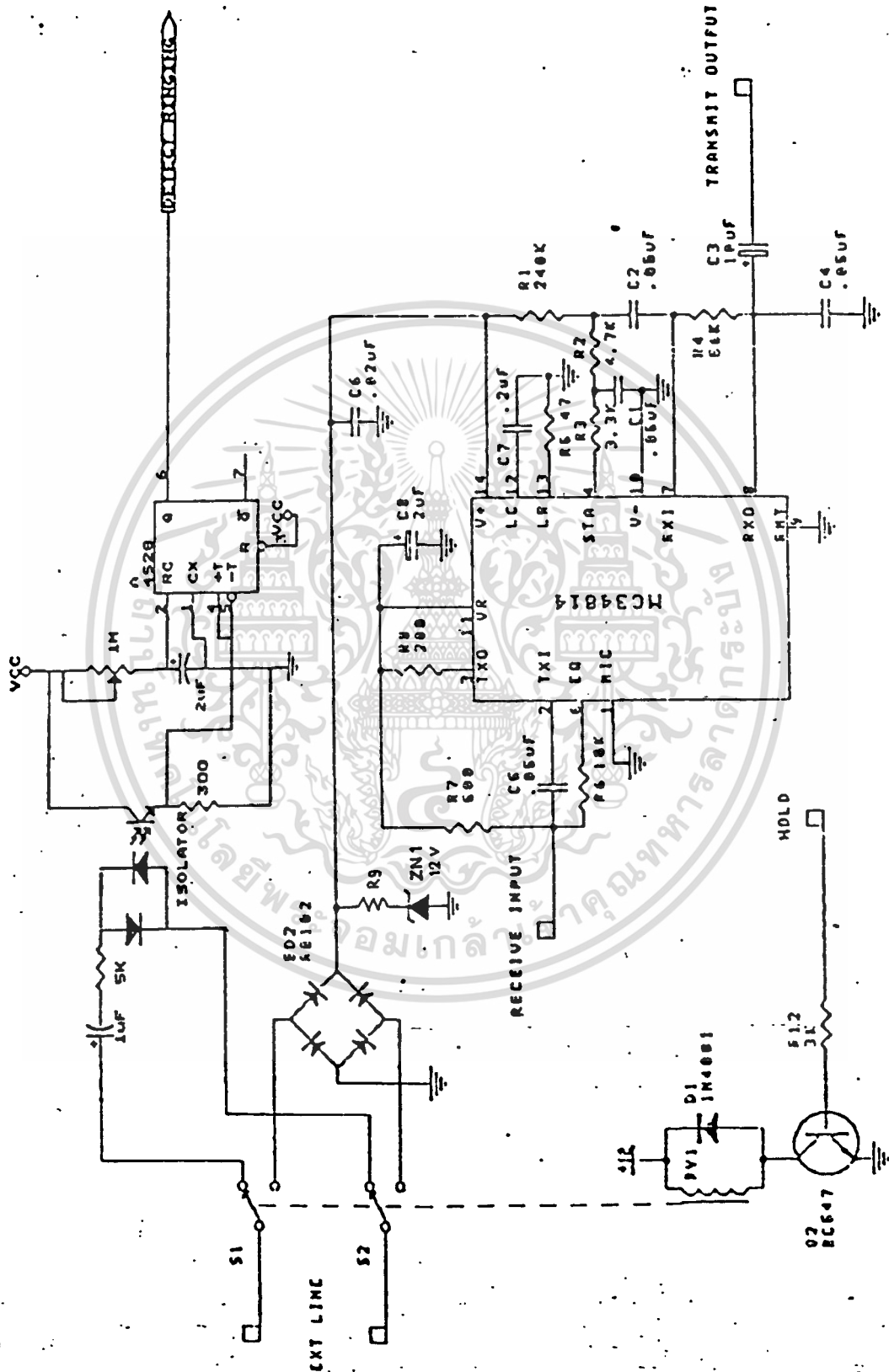


รูปที่ 2.6 ฎาแสดงการทำงานของส่วน SPEECH PATH

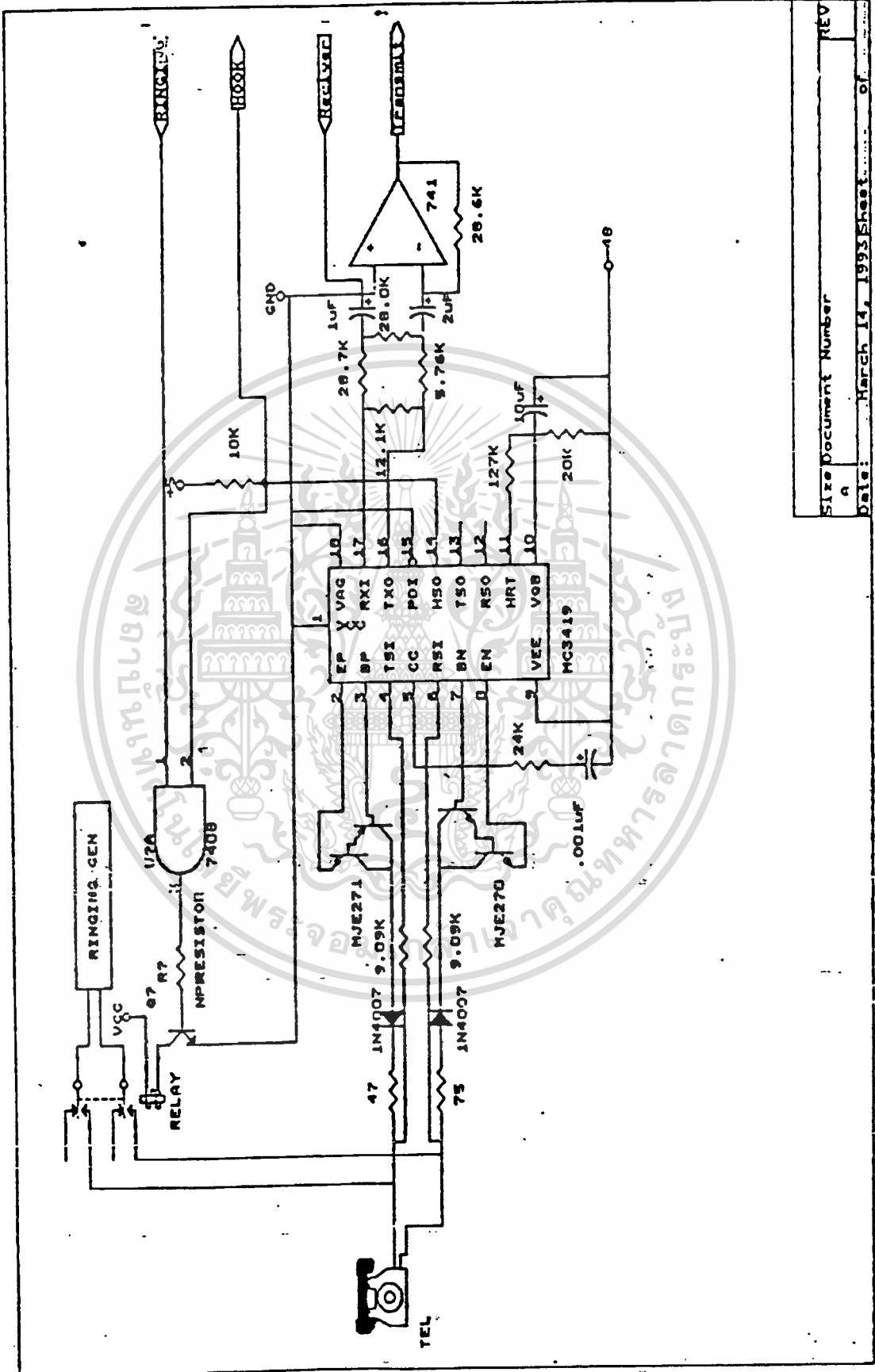
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 EXTERNAL LINE



Size Document Number	REV
Date: March 14, 1993	Sheet of

รูปที่ 2.10 ส่วนวงจร SUBSCRIBER LOOP (SLIC)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของ MT8870

- เป็นตัวรับและถอดรหัสความถี่ (DTMF.receiver)
- กินไฟน้อย ใช้ไฟเลี้ยงระดับเดียวกับ TTL
- สามารถตั้งอัตราขยายภายในตัวไอซีได้
- สามารถปรับการ์ดโทม์ (guard time) ได้
- เป็นไอซีคุณภาพสูง

การนำ MT8870 ไปใช้งาน

- นำไปใช้งานด้านรีโมคคอนโทรล
- เครื่องป้องกันโทรศัพท์ทางไกล
- ใช้งานเกี่ยวกับเครดิตการ์ด
- ใช้งานร่วมกับคอมพิวเตอร์
- ใช้ในเครื่องชุมสายขนาดย่อยหรือ PABX
- ใช้กับงานทางด้านโทรศัพท์ทั่วไป
- เครื่องกันขโมย
- การควบคุมอุปกรณ์ทางด้านโทรศัพท์
- ใช้ทำเครื่องสอบถามทางโทรศัพท์

โครงสร้างของ MT8870

โครงสร้างภายในของ MT8870 ประกอบด้วยวงจรกรองความถี่ และวงจรถอดรหัส ฟังก์ชันทางดิจิทัล เป็นไอซีที่สร้างโดยใช้เทคโนโลยี iso²-cmos ในส่วนของวงจรกรองความถี่ใช้เทคนิคของการนับทางดิจิทัล เพื่อตรวจจับและถอดรหัสทั้ง 16 ความถี่ออกเป็นเลขฐานสองขนาด 4 บิต และเช็คช่วงที่สัญญาณเข้ามา ส่วนภาคอินพุตเป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยายได้ โดยต่ออุปกรณ์ภายนอก เอาต์พุตเป็นวงจรแลตซ์ 3 สถานะ รูปที่ 2.11 แสดงขาของ MT8870 และรูปที่ 2.13 แสดงโครงสร้างภายในของ MT8870

ฟังก์ชันการทำงานภายใน MT8870

ภายใน MT8870 ประกอบด้วยส่วนสำคัญ 5 ส่วน

1. ภาคกรองความถี่ (filter section)
2. ภาคถอดรหัส (decoder section)
3. ภาคขยายสัญญาณความแตกต่าง (differential input)
4. ภาคตรวจสอบสัญญาณ (steering circuit)
5. ภาคกำเนิดความถี่ (oscillator)

ภาคกรองสัญญาณความถี่

ในส่วนที่จะแยกสัญญาณ DTMF ที่ถูกกรองเรียบร้อยแล้ว จะผ่านเข้าวงจรถอดรหัส ความถี่คือช่วงความถี่สูงและช่วงความถี่ต่ำ โดยใช้วงจรกรองแถบความถี่อันดับ 6 ชนิด สวิตซ์คาปาซิเตอร์ (six-order switched capacitor band pass filter) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือ ช่วงความถี่สูงและช่วงความถี่ต่ำ

ภาคถอดรหัส

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิทัล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันไม่ให้เกิดความถี่อื่นเข้ามาผสมเมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา EST (early steering) ก็จะแอกทีฟสำหรับค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ นั้น แสดงในรูปที่ 2.12

ภาคตรวจสอบสัญญาณ

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุต จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรส่วนนี้จะไม่รับ โดยถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลาเวลายาวเท่าใด สามารถตั้งได้โดยใช้ RC ต่อมาภายนอก สัญญาณที่ขา EST จะเป็น "high" นาน โกล้เคียงกับระยะเวลาที่มีความถี่ DTMF เข้ามา จากรูปที่ 2.14 เมื่อขา EST เป็น "high" ทำให้ v_c สูงขึ้น ตัวเก็บประจุ C จะคายประจุ ทำให้แรงดัน v_c สูงขึ้นจนถึงค่าเทรชโฮลด์ วงจรถอดรหัสจึงถอดรหัสออกเป็นตัวเลข 4 บิต รายละเอียดการทำงานขอให้อ่านจากแผนภูมิเวลา หรือไทมิงไดอะแกรม (timing diagram) ในรูปที่ 2.17 จะเข้าใจได้ง่ายกว่า

สำหรับคำว่า การ์ดไทม์ (gard time) นั้น หมายถึง ช่วงคาบเวลาของความถี่ที่เข้ามา ซึ่งจะตั้งนานเท่ากับ หรือมากกว่าเวลาที่เรที่ตั้งไว้ จึงจะได้รับการยอมรับว่าสัญญาณความถี่นั้นถูกต้องหรือพูดได้ว่าเวลาที่เรที่ตั้งไว้โดย RC ก็คือ การ์ดไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามานานเท่าหรือมากกว่าเวลาที่ตั้งไว้ จึงจะสามารถแปลงเป็นตัวเลขออกไป การตั้งเวลาและคำนวณเวลาดูได้จากรูปที่ 2.14

ภาคขยายสัญญาณความแตกต่าง

วงจรส่วนอินพุตของ MT8870 เป็นภาคขยายออปแอมป์ที่สามารถปรับอัตราขยาย โดยต่อวงจรภายนอกเพิ่มเข้าไปในรูปที่ 2.15 แสดงการต่อวงจรภายนอกเข้ากับอินพุตซึ่งสามารถคำนวณอัตราขยายความแตกต่างของอินพุตและอิมพีแดนซ์ได้ดังนี้

$$\text{อัตราขยาย } (A_v \text{ diff}) = R5/R1$$

$$\text{อินพุตอิมพีแดนซ์ } (Z_{indiff}) = 2\sqrt{R1^2 + (1/wc)^2}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การเชิงพาณิชย์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคกำหนดความถี่

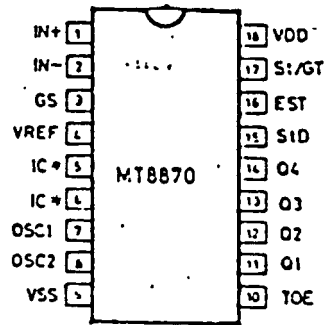
ในภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอลขนาด 3.58 MHz ก็สามารถใช้งานได้ทันที การต่อวงจรกำเนิดความถี่แสดงในรูปแบบที่ 2.16

อธิบายขั้นตอนการทำงาน

- A - ตรวจพบความถี่เข้ามา แต่คาบเวลาไม่ถูกต้อง เออดีพุดไม่เปลี่ยน
- B - ความถี่ #n ถูกตรวจพบ มีคาบเวลาที่ถูกต้องความถี่ถูกถอดรหัสและแลตซ์ไว้ที่เออดีพุด
- C - จบความถี่ #n ช่วงห่างถูกต้องเออดีพุดยังแลตซ์อยู่จนกว่าจะได้รับความถี่ที่ถูกต้องใหม่
- D - เออดีพุดเปลี่ยนไปเป็นไฮอิมพีแดนซ์
- E - ความถี่ #n+1 ถูกตรวจพบ คาบเวลาถูกต้อง ความถี่ถูกถอดรหัสและแลตซ์ไว้
- F - ความถี่ #n+1 หายไป ช่วงห่างไม่ถูกต้อง เออดีพุดยังคงแลตซ์อยู่
- G - จบความถี่ #n+1 ช่วงห่างถูกต้อง เออดีพุดยังแลตซ์อยู่จนถึงความถี่ใหม่ที่ถูกต้อง

อธิบายคำศัพท์

- V_{in} - สัญญาณความถี่ DTMF ที่เข้ามา
- EST - Early Steering output ใช้แสดงความถี่ที่ถูกต้อง
- St/Gt - Steering input / Guard Time output สำหรับต่อกับ RC ภายนอก
- Q1-Q4 - เออดีพุด BCD ขนาด 4 บิต
- STD - Delayed Steering output ใช้แสดงว่าความถี่ที่ได้รับหรือหายไปมีคาบเวลาตามที่กำหนด เพื่อแสดงความถูกต้องของสัญญาณ
- TOE - Tone Output Enable (input) ใช้ควบคุม Q1-Q4 ให้เป็นไฮอิมพีแดนซ์
- t_{REC} - ระยะเวลาสั้นที่สุดที่ตรวจสอบพบความถี่ DTMF แล้วยังไม่ถูกต้อง
- t_{REC} - คาบเวลาสั้นที่สุดที่ต้องการเพื่อแสดงว่าสัญญาณที่ถูกต้อง
- t_{ID} - เวลาสั้นที่สุดระหว่างสัญญาณ DTMF ที่ถูกต้อง 2 สัญญาณ
- t_{OD} - ระยะเวลาสั้นที่สุดที่ยอมให้สัญญาณหายไปได้ในคาบเวลาความถี่ที่ถูกต้อง
- t_{DP} - เวลาที่ใช้ในการตรวจพบสัญญาณความถี่ DTMF ที่ถูกต้อง
- t_{DA} - เวลาที่ใช้ในการตรวจการหายไปของสัญญาณความถี่ DTMF ที่ถูกต้อง
- t_{GTP} - การ์ดใหม่ของการปรากฏความถี่ DTMF
- t_{GTA} - การ์ดใหม่ของการหายไปของความถี่ DTMF



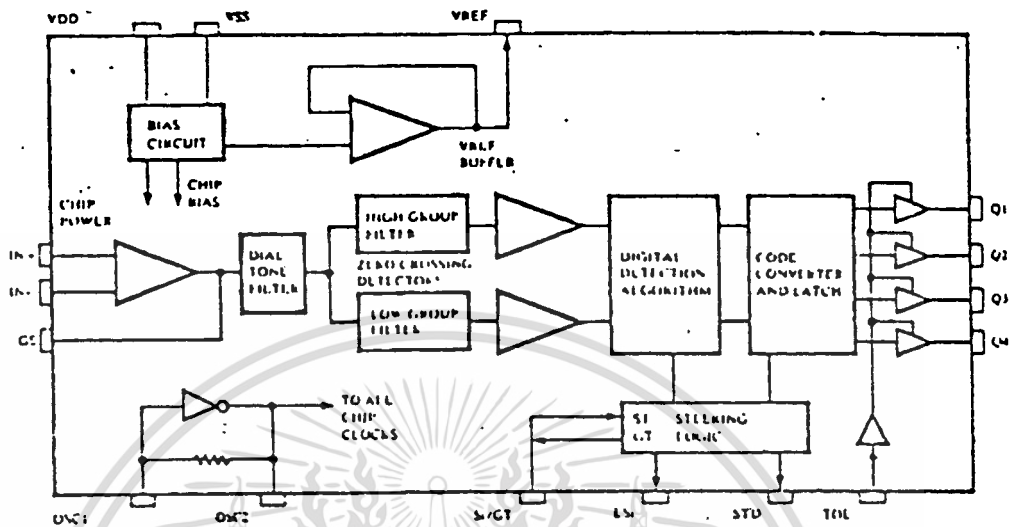
* ต่อกับ VSS

MT8870DE 18 PIN PLASTIC
MT8870DC 18 PIN CERDIP

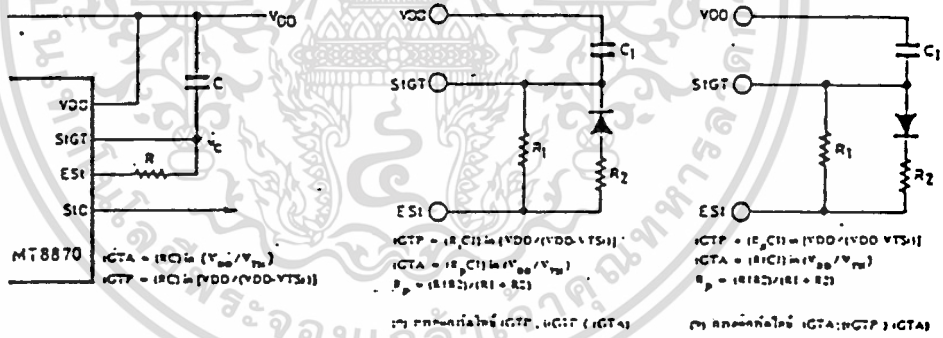
รูปที่ 2.11

I_{row}	F_{pitch}	NO	TOE	Q_1	Q_2	Q_3	Q_4
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	•	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
		ANY	L	Z	Z	Z	Z

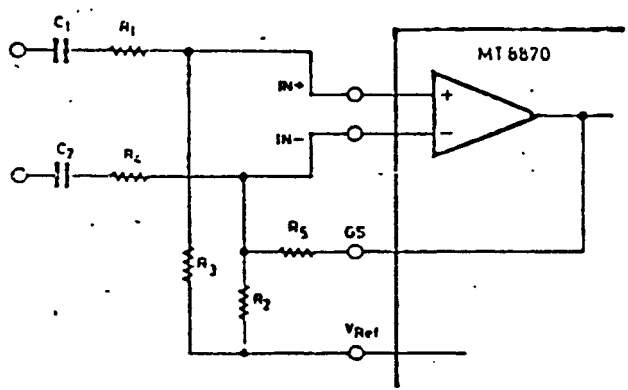
รูปที่ 2.12



รูปที่ 2.13



รูปที่ 2.14

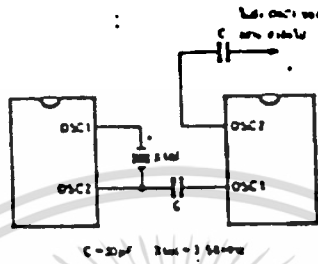


ลักษณะการทำงานแตกต่างในอิมพัลส์

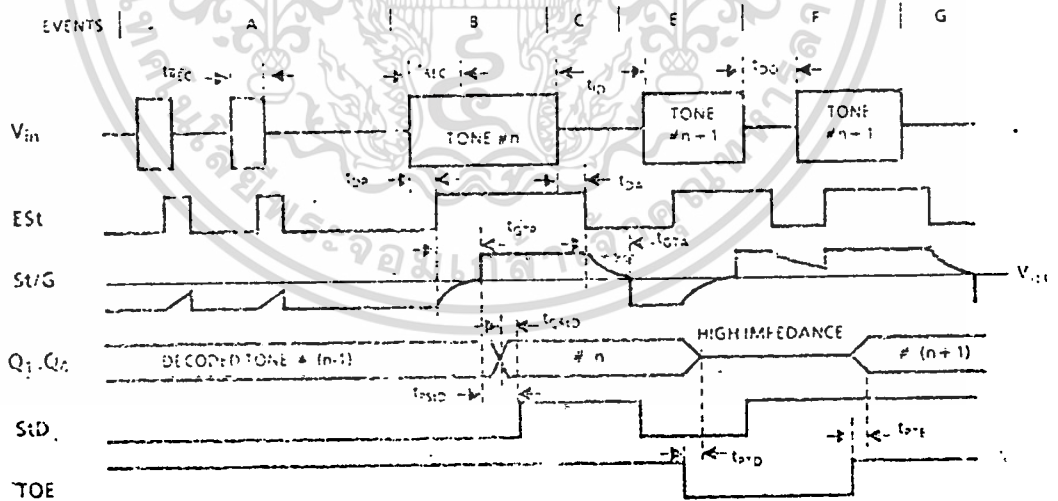
$C_1 = C_2 = 10 \text{ nF}$
 $R_1 = R_2 = R_3 = 100 \text{ K}\Omega$ ค่าผิดพลาด $\pm 1\%$
 $R_4 = 60 \text{ K}\Omega, R_5 = 37.5 \text{ K}\Omega$ ค่าผิดพลาด $\pm 5\%$
 $R_p = \frac{R_4 R_5}{R_4 + R_5}$
 อัตราขยายแบบดิฟเฟอเรนเชียล $(A_v \text{ diff}) = \frac{R_5}{R_1}$
 อิมพัลส์ที่เอาท์พุท
 $(Z_{indiff}) = 2 \sqrt{R_p^2 + \left(\frac{1}{2C}\right)^2}$

รูปที่ 2.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16

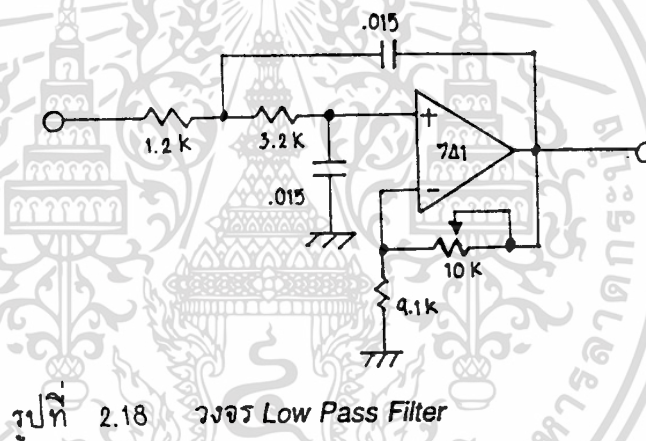


รูปที่ 2.17

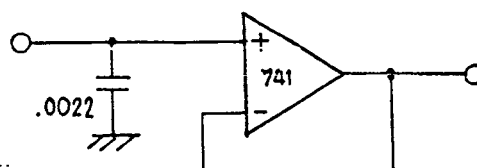
ภาคกรองความถี่ต่ำ

ในการติดต่อกับวงจรทาง Input และ Output ของสัญญาณในวงจร Control Speech Path นั้น จะประกอบด้วยวงจร Analog switch ซึ่งมีการทำงาน ในลักษณะของ TDMA สัญญาณ Pulse Amplitude Modulation ซึ่งคือ การ Switch จะส่งสัญญาณเข้าและออก

จะเห็นว่าสัญญาณที่รับเข้าได้แก่ จาก Transmit แต่ละตัว และแหล่งกำเนิดสัญญาณต่าง ๆ เช่น Dial Tone, Busy Tone และ Ring Tone สัญญาณทั้งหมดนี้ จะป้อนเข้า Analog Switch ซึ่งในการใช้งานต่อวงจร Low Pass Filter ก่อนเข้า Analog Switch ซึ่งเป็นวงจรกรองสัญญาณในย่านความถี่เสียงและเป็นการปรับค่า gain ของสัญญาณไปในตัวซึ่งดูจากวงจร Low Pass Filter จะประกอบไปด้วย Op-Amp และอุปกรณ์ร่วม ต่อในลักษณะ Active Filter มี VR. 10 K-OHM เป็นตัวปรับ gain ของวงจร



ส่วนวงจรทางออกของสัญญาณนั้น สัญญาณที่ผ่านส่วน Analog - Switch ออกมาคือ สัญญาณที่จะส่งกลับไปเข้าวงจร Interface เช่น สัญญาณ Receive ของโทรศัพท์ หลังจากผ่าน Analog - Switch มาแล้วจะต่อเข้าวงจร Low Pass Filter และ Hold เพื่อ Hold สัญญาณเอาไว้ชั่วคราว ซึ่งวงจร Low Pass Filter จะปรับระดับของสัญญาณที่ถูก Sampling มีลักษณะดังรูปบน



และวงจร Hold จะใช้วงจร Buffer เป็นทางผ่านสัญญาณที่จะส่งออก และหลังจากนั้นจะไปต่อเข้าวงจร Low Pass Filter อีกที

ส่วนเชื่อมต่อลง Power Line

จากการศึกษาการทำงานของวงจร PABX จะเห็นว่าในการติดต่อระหว่างชุมสาย PABX กับโทรศัพท์แต่ละเครื่องนั้น จะใช้สายเดิน เพื่อนำไปต่อระหว่างโทรศัพท์กับ PABX ซึ่งใช้คู่สาย ประกอบไปด้วยสัญญาณต่าง ๆ ที่จะผ่านคู่สาย ได้แก่ สัญญาณเสียง, สัญญาณ Dial, สัญญาณ Ring และสัญญาณ Busy ซึ่งสัญญาณเหล่านี้จะมีการส่ง โดยการส่งสัญญาณที่จะส่งมาที่ละสัญญาณ เช่น เมื่อยกหูจะรับสัญญาณ Dial ส่งมา เราเริ่มกดรหัสจนหมด และ PABX จะรับสัญญาณไป และจะรอสัญญาณ Busy กรณีที่สายไม่ว่าง ส่งสัญญาณ Ring Back มาเมื่อสายว่าง ส่วนเครื่องติดต่อ PABX จะส่งสัญญาณ Ring Tone มาที่เครื่องรับ เพราะฉะนั้นในการติดต่อจะประกอบด้วยสัญญาณต่าง ๆ คือ

1. Ring Tone
2. Ring Back
3. Dial Tone
4. Busy Tone
5. Speech Path

สัญญาณจาก 1-4 จะเป็นลักษณะการส่งข้อมูลแบบ Pulse ส่วนข้อ 5 .เป็นสัญญาณเสียง ลักษณะการส่งและรับ แบบ Analog

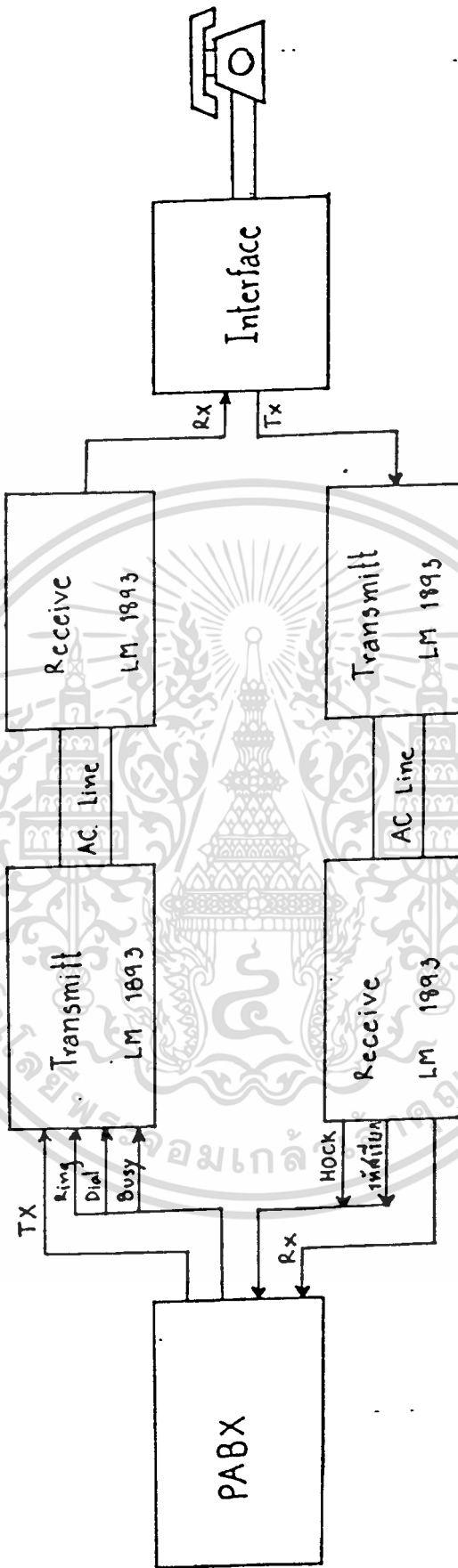
ในการส่งข้อมูลแบบ Pulse และ Analog นั้น จากการศึกษาการทำงานของ IC # LM 1893 จะเห็นว่ามีการทำงานเป็นแบบ bi - directional ซึ่งใช้สื่อสารระหว่างกัน โดยการรับส่งข้อมูล ถ้าจะให้มีการทำงานแบบสมบูรณ์ แบบ Full Duplex จะต้องใช้ส่วนประกอบวงจร 2 ชุด เพื่อใช้ส่งและรับข้อมูล ซึ่งเราสามารถจะกำหนดทิศทางของการรับส่งได้โดยวงจร

ถ้าเป็นการรับส่งสัญญาณแบบ Pulse สามารถจะใช้งานได้เลย แต่ถ้าเป็นสัญญาณ Analog จะมีการ Modulation สัญญาณในลักษณะของ PWM โดยเอาสัญญาณ Analog มา Mod กับสัญญาณ Pulse ส่งข้อมูลออกได้และในวงจรรับข้อมูลจะมีวงจร Demodulation นำเอาสัญญาณ Analog ออกมา

จากการทดลองรับส่งข้อมูลจาก IC # LM 1893 สามารถรับและส่งข้อมูลได้ โดยใช้การรับส่ง แต่การประยุกต์ใช้กับคู่สายโทรศัพท์จะต้องทำดังนี้

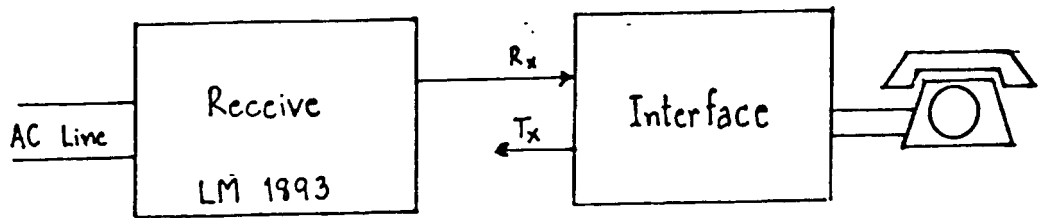
1. ปรับ Impedance ของวงจรโทรศัพท์ และวงจรรับส่ง แปลงสัญญาณลง AC Line ให้ มีค่า Matching กัน
2. มีการปรับ gain เพื่อให้รับสัญญาณได้ดีและมีประสิทธิภาพ
3. มีการตรวจสอบการรับส่งสัญญาณ โดยแบ่งเป็น 2 กรณี คือ
 - 3.1 กรณีของการส่งสัญญาณ Pulse โดยการทำงานของเครื่อง จะมีการตรวจสอบเอง โดยอัตโนมัติ
 - 3.2 กรณีของการส่งสัญญาณ Analog จะมีการ Mode สัญญาณด้วย carrier เข้าไปขณะการส่งสัญญาณ Speech Path
4. การกำจัด Noise ของสัญญาณ เพราะในการส่งสัญญาณเข้า AC Line จะเกิดสัญญาณรบกวนขึ้นได้ เพราะฉะนั้นเราจะต้องมีการลด Noise





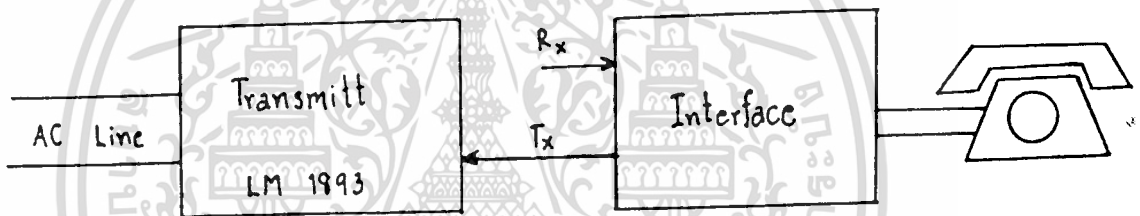
รูปที่ 2.20 Block Diagram ของการติดต่อสัญญาณโทรศัพท์ผ่าน AC LINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.21 Block Diagram ภาครับสัญญาณจาก AC LINE
วงจร Receive จะรับสัญญาณจาก AC - Line เข้ามา โดยจะมีการตรวจเช็ค
สัญญาณ

1. เมื่อ Ring Tone ส่งมา สัญญาณจะถูกตรวจสอบและต่อ Ringing Gen เข้าเครื่องโทรศัพท์
2. สัญญาณ Dial, Busy ส่งมาจะผ่านเข้าวงจร Interface เพื่อป้อนเข้าโทรศัพท์
3. สัญญาณเสียงจะถูกส่งมาด้วยสัญญาณที่มีการ Mode ดังนั้นทางตัวรับจะ Demod สัญญาณเพื่อเอาสัญญาณ Rx เข้าวงจร Interface



รูปที่ 2.22 Block Diagram ภาคส่งสัญญาณผ่าน AC LINE

วงจร Transmitter จะส่งสัญญาณ Hold ไป เมื่อยกหูไปสู่ PABX เพื่อจะให้ส่ง Dial Tone มา โดยลักษณะต่าง ๆ ในการทำงาน จะประกอบไปด้วยส่วนต่าง ๆ คือ

1. สัญญาณ Hook ไปสู่ PABX
2. สัญญาณที่เป็นรหัสเรียก เพื่อเรียกเครื่องปลายทาง
3. สัญญาณเสียงส่งไปยังเครื่องรับ เมื่อมีการเรียกมาหรือเรียกไป โดยการส่งสัญญาณจะมีการ Mod สัญญาณ เพื่อส่งออกไป AC Line

มาตรฐานของชุมสายโทรศัพท์อัตโนมัติ : สิ่งที่ต้องคำนึงถึงก่อนการออกแบบ

ในการออกแบบชุมสายโทรศัพท์ จำเป็นต้องคำนึงถึงผลที่เกิดขึ้น เมื่อนำตัวชุมสายต่อเข้ากับระบบโทรศัพท์หลัก ซึ่งข้อที่สำคัญที่สุดคือ ต้องไม่รบกวนหรือทำให้ระบบโทรศัพท์หลักทำงานผิดพลาด และยังสามารถติดต่อกับระบบโทรศัพท์ได้ด้วย ดังนั้น การออกแบบชุมสายจึงต้องคำนึงถึงมาตรฐานที่องค์การโทรศัพท์กำหนดไว้ ทั้งนี้ ก็เพื่อป้องกันผลเสียที่อาจเกิดขึ้นได้

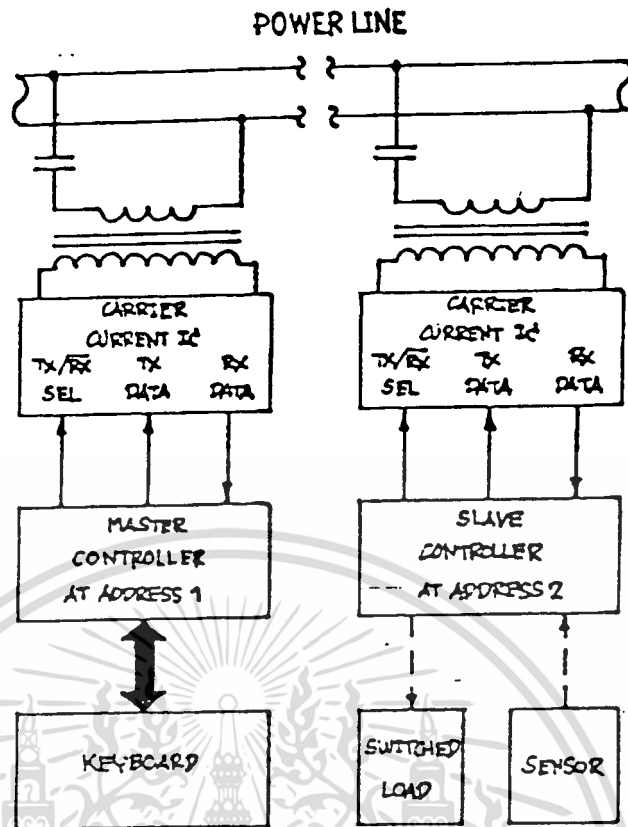
ช่วยให้การศึกษาและพัฒนาในอนาคตได้อย่างมีระบบ และมีความเชื่อถือได้

ข้อกำหนดทั่วไปของขุมสายโทรศัพท์มีดังนี้

1. อิมพีแดนซ์ของวงจรที่ความถี่เสียง 600 โอห์ม
2. ค่าความต้านทานระหว่างสายตัวนำกับกราวด์ของระบบ ต้องมีค่าน้อย 20 กิโลโอห์ม
3. กระแสในสายโทรศัพท์ มีค่าน้อย 20 มิลลิแอมป์
4. การลดทอนระหว่างขุมสายโทรศัพท์กับเครื่องโทรศัพท์สูงสุดไม่เกิน 7 เดซิเบล
5. การลดทอนสัญญาณรวมในระบบไม่เกิน 33 เดซิเบล
6. อุปกรณ์ที่ต้องมีความเกี่ยวข้องกับสัญญาณกระดิ่งหรือวงจรตรวจจับสัญญาณกระดิ่งต้องมีอิมพีแดนซ์มากกว่า 800 โอห์มที่ความถี่ 25 เฮิรตซ์ และไม่น้อยกว่า 20 กิโลโอห์ม ที่ความถี่ 1 กิโลเฮิรตซ์
7. การเชื่อมต่อกระดิ่งหรือวงจรตรวจจับสัญญาณกระดิ่ง ต้องต่อผ่านตัวกับประจุ คัปปลิงค่า 1 ถึง 2.2 ไมโครฟารัด
8. กระดิ่งหรือวงจรตรวจจับสัญญาณกระดิ่ง จะต้องสามารถทำงานได้ที่ระดับสัญญาณกระดิ่งตั้งแต่ 35 โวลต์ และสูงสุดไม่เกิน 100 โวลต์ ที่ความถี่ 25 เฮิรตซ์

การทำงานของวงจร

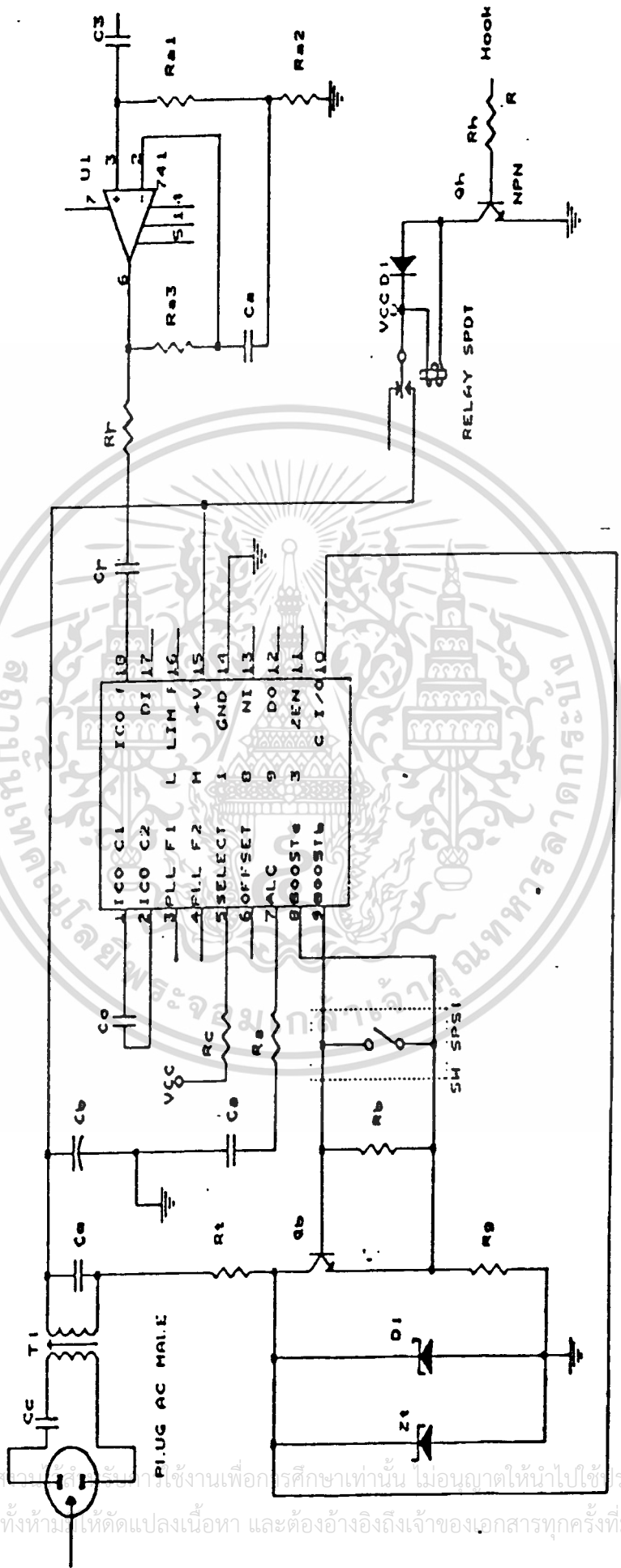
ในส่วนเชื่อมต่อนี้จะใช้วิธี Modulate สัญญาณแล้วส่งไปตามสายไฟฟ้า ซึ่งการส่งสัญญาณตามสาย สายไฟฟ้าใช้ BI-LINE CHIP ซึ่งจะเชื่อมต่อสัญญาณโดยใช้ระบบ Carrier-Current-Transeiver (CCT) ในรูปแสดง Block Diagram แสดงการทำงานของส่วนเชื่อมต่อโดยใช้ BI-LINE CHIP ตัวควบคุม (Controller) จะเป็นตัวเลือก Mode ในการติดต่อว่าจะส่งหรือรับ เพราะ Chip ตัวควบคุม (Controller) จะเป็นตัวเลือก Mode ในการติดต่อว่าจะส่งหรือรับ เพราะ Chip ตัวนี้ถูกออกแบบมาให้ทำงานในระบบ Half-Duplex คือ ที่เวลาใดเวลาหนึ่งสามารถทำงานได้อย่างเดียว รับหรือไม่ส่ง จะทำการรับ-ส่งพร้อมกันไม่ได้ หลักการทำงานโดยคร่าว ๆ คือ ในสถานะการส่ง (Tx MODE) ข้อมูลที่เข้ามาจะถูก Modulate ในระบบ FSK ที่ความถี่กลางตั้งแต่ 50khz - 300khz แล้วส่งออกไปตามสายไฟฟ้า และในสถานะการรับ (Rx MODE) สัญญาณจะผ่าน Coupling Transformer เข้ามาผ่านเข้า PLL- Based Reciever แล้วผ่านตัวกรอง ตัวจัดรูปสัญญาณต่าง ๆ ออกมา



รูปที่ 2.23 Block Diagram แสดงการทำงานของส่วนเชื่อมต่อขยาย BI-LINE CHIP ภาคส่ง

ในการเลือกสถานะการทำงานของ Chip (MODE) สามารถเลือกได้โดยการเช็คค่า Logic ที่ขา 5 ใน Tx Mode นี้ จะต้องเช็คให้ขา 5 มีค่า Logic เป็น High ซึ่งสามารถส่งข้อมูลที่มี Baseband ได้ถึง 5 Khz (Square Wave) ข้อมูลที่เข้ามาที่ขา 17 (Data In) จะไปขับส่วน Modulate Date ที่ขานี้ เพื่อไปสวิตช์ควบคุมกระแสให้ขับส่วน Low TC (Triangle Wave - Current Control Osillator) ซึ่งมีการเบี่ยงเบนประมาณ $\pm 2\%$ จากนั้นผ่านเข้าส่วน ICO เพื่อส่งสัญญาณไปควบคุมการสร้างสัญญาณซายน์ (Sine Wave) ที่ส่วน Sine Shaper ซึ่งจะ deliver กระแสจากสัญญาณซายน์เข้ามายังส่วน ALC (Automatic Level Control) เพื่อควบคุมอัตราขยายกระแสที่ Output Amplifier ให้มีค่าประมาณ 200 กระแสที่ขับจาก Output Amplifier ออกมาทางขา 10 (Carrier I/O) ถ้าค่า Resonant Tank มีค่าเท่ากับค่าของ Line Impedance จะทำให้มีการสวิงของ Voltage ที่ T1 (Step Down Transformer) ผ่าน Coupling Capacitor (CC) ออกไปยังสายไฟบ้าน

ถ้าค่า Line Impedance มีค่าน้อย ๆ จะทำให้สัญญาณที่สวิงลดลง แต่จะไม่ขลิบสัญญาณ ควรหลีกเลี่ยงความถี่วิทยุ และถ้าค่า Line Impedance มีค่ามากจะทำให้มีการสวิงของ Output ที่ขา 10 มากกว่าปกติ วงจรส่วน ALC จะช่วยแบ่งกระแสจาก Output Amplifier ทำให้ Voltage ที่สวิงมีค่าคงที่



รูปที่ 2.24 วงจรภาคส่งผ่าน AC LINE

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM1893 ได้ถูกออกแบบมาให้ทำการรับส่งสัญญาณเชิงอุปมาน โดยที่การมอดูเลทสัญญาณจะเกิดขึ้นที่หม้อแปลงซึ่งสามารถปรับเปอร์เซ็นต์ของการมอดูเลทได้ และส่งสัญญาณไปตามสายไฟจนถึงเครื่องรับ ซึ่งจะทำการตีมอดูเลทโดยใช้ PLL เนื่องจากทางเดินของสัญญาณข้อมูลหลังจากผ่านตัวตรวจจับเฟสไปแล้ว จะยอมให้สัญญาณข้อมูลแบบดิจิตอลเท่านั้นผ่านได้ ดังนั้น จึงจำเป็นต้องมีส่วนกรองความถี่สัญญาณ Audio และส่วนขยายสัญญาณเพิ่มเติม วงจรทางด้านภาคส่งและรับของสัญญาณ Audio โดยการใช้วงจรตรวจจับสัญญาณพาหะต่ออยู่ด้วย ตัวอย่างเช่น LM339 ซึ่งทำการตรวจจับสัญญาณพาหะโดยใช้ตัวเปรียบเทียบ (Comparator) แบนด์วิดท์ของวงจรกรองจะถูกกำหนดให้มีขนาดต่ำ ๆ เพื่อลดสัญญาณรบกวนให้เหลือน้อยที่สุด

วงจร Tx Mode จากวงจร จะเพิ่มส่งสัญญาณเสียเข้าไปด้วย เพราะโดยปกติไอซีตัวนี้จะใช้ส่งสัญญาณดิจิตอล R และ C จะเป็นตัวกำหนดค่าความถี่กลาง (Center Frequency; f_c) หรือความถี่ที่ใช้ในการ Modulate สัญญาณ การเลือกอุปกรณ์ค่าต่าง ๆ ดูได้จาก Data Sheet ของ LM1893



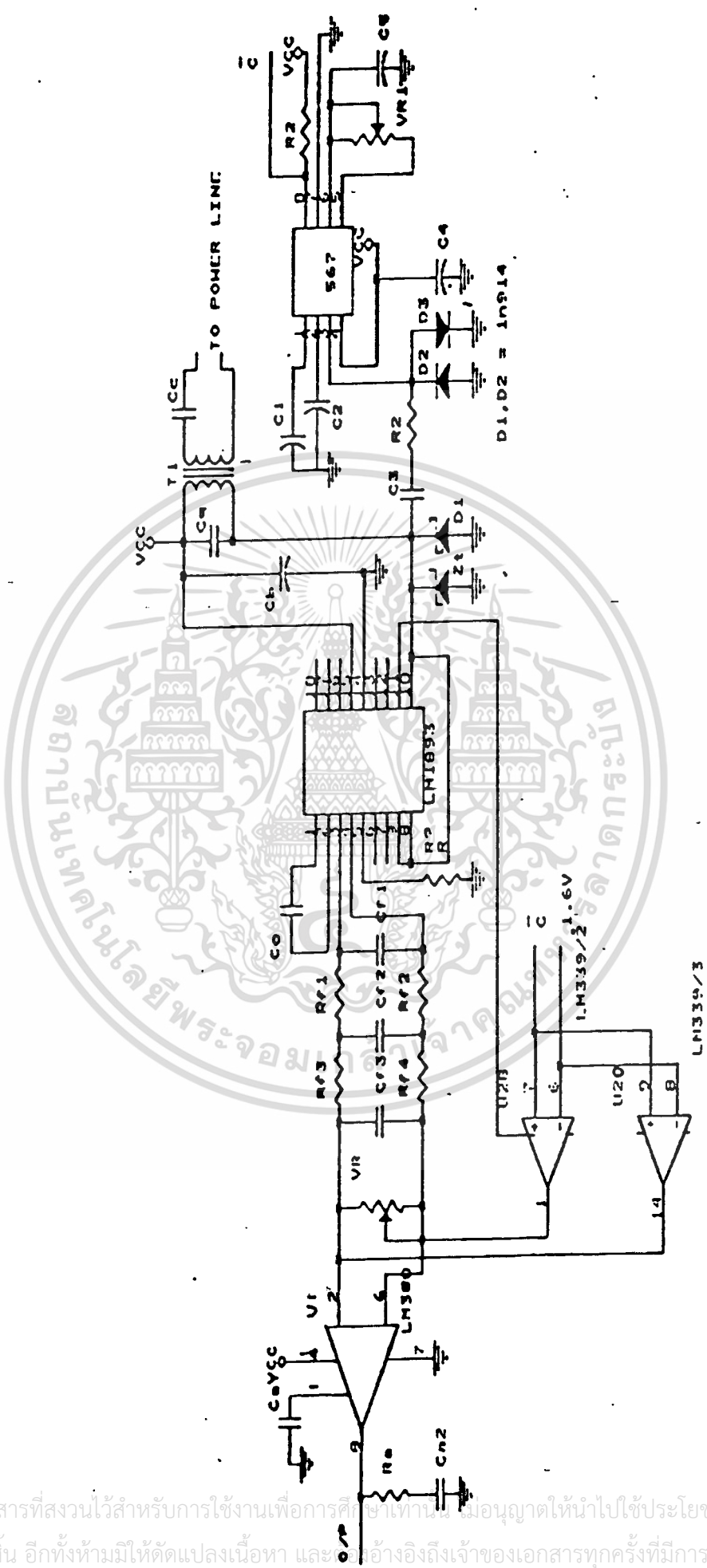
ภาครับ

เลือกโหมดนี้ได้โดยให้ขา 5 มีสถานะเป็น LOA ซึ่งจะทำให้ส่วนที่ใช้ในการส่งสัญญาณออก (Tx Mode) ไม่ทำงาน สัญญาณพาหะ, แถบสัญญาณรบกวน, สัญญาณรบกวนเนื่องจากการกระตุ้น จะเข้ามาที่ขาเข้าของวงจรกรองความถี่สูงของตัวรับ ซึ่งประกอบด้วย C และ T และส่วนกรองความถี่แบบแถบความถี่ สัญญาณพาหะในช่วงปฏิบัติงาน, สัญญาณรบกวนในช่วงที่จำกัด และการลดทอนพลังงานของสัญญาณรบกวนที่ผ่านเข้ามาจะทำให้เกิดการแกว่งของโวลต์เดจ โดยจะกว้างเข้าหาไฟบวกของแหล่งจ่าย เพื่อจะขับที่ขาเข้าสัญญาณพาหะของตัวรับ วงจรส่วน Balanced Norton-input Limiter Amplifier จะจำกัด DC offsets และจำกัดขนาดของสัญญาณที่จะไปขับ PLL คือส่วนตรวจความต่างเฟส ผลต่างจากการ Demod ซึ่งเป็นผลจากส่วนตรวจจับเฟส ประกอบไปด้วย สัญญาณ AC และ DC, Noise system DC offsets โดยผ่านวงจรกรองความถี่ต่ำ 3 ส่วน และไปขับส่วน offsets cancel circuit differential ซึ่งส่วนนี้จะทำงานเมื่อมีสัญญาณอินพุต $+,-50$ mv ถูกส่งมาที่ Slicing เมื่อไรก็ตามที่สัญญาณ Comparator ร่วมกับ DC offset และสัญญาณรบกวนมีค่าพอดีกับ $+,-50$ mv นั่นคือ โวลต์เดจ “window” ของวงจร offset cancel วงจรนี้จะปรับค่า DC ที่ถูกในช่วงต่างของสัญญาณในแต่ละช่วงเพื่อที่จะควบคุมสัญญาณให้กับไปสู่ โวลต์เดจ “window” ในขณะที่สัญญาณมีค่า $+,-50$ mv, DC offset จะถูกเก็บไว้โดยตัวเก็บประจุ C โดยเป็นการ Charge จะเป็นไปอย่างช้า ๆ แบบไม่เป็นเชิงเส้นในช่วง offset cancelling ดังนั้น สัญญาณรบกวนจะถูกจำกัดออกไป กระแสขาออกของ Comparator จะไปขับตัวกรองสัญญาณรบกวนกับตัวเก็บประจุ ซึ่งสัญญาณที่มีค่าต่ำกว่าเวลาการ Charge จะถูกกำจัดไป

Line Carrier Detection

การเพิ่มวงจรตรวจจับสัญญาณพาหะ (carrier) จะมีผลแค่เพียงลดความไวของทางด้านภาครับเท่านั้น และเราจะนำลักษณะเช่นนี้ไปช่วยให้ส่วนควบคุมสามารถตรวจดูสัญญาณ Rx ในขณะที่ยังไม่มีสัญญาณพาหะเข้ามา หรือนำไปใช้สำหรับการลดโอกาสที่จะเกิดการชนกันของสัญญาณขึ้น ซึ่งจะเกิดในกรณีที่มีตัวส่ง (transmitter) หลาย ๆ ตัวทำงานพร้อม ๆ กันทำให้การส่งสัญญาณเกิดความผิดพลาดได้

ถ้าหากไม่มีการกรองสัญญาณที่ตีพอที่ตัวตรวจจับ (detector) หรือหากขนาดของสัญญาณพาหะไม่สูงถึงระดับที่เพียงพอแล้ว สัญญาณเอาท์พุทที่ได้จะเกิดความผิดพลาดขึ้น และเป็นเหตุผลที่ทำให้ส่วนควบคุมต้องมีการตรวจสอบสัญญาณข้อมูลที่ออกมาเหมือนกับกรณีที่ไม่ใช้ตัวตรวจจับสัญญาณพาหะ



รูปที่ 2.25 วงจรภาครับจาก AC LINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และออกอย่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การลดความผิดพลาดจากการกระตุ้น (trig) ให้เกิดขึ้นน้อยที่สุดจะเป็นการเพิ่มโอกาสที่จะเกิดการชนกันของสัญญาณ เนื่องจากไม่สามารถตรวจจับสัญญาณพาหะที่มีขนาดเล็ก ๆ ได้ และอีกสาเหตุคือ เกิดการหน่วงเวลาของตัวตรวจจับขึ้น แต่คุณสมบัติของ LM1893 ซึ่งสามารถเปลี่ยนสถานะของสัญญาณเอาต์พุตได้ในกรณีที่อยู่ใน RX mode และยังไม่มียสัญญาณพาหะเข้ามาก็จะเป็นการลดปัญหาดังกล่าว จึงสามารถตรวจจับสัญญาณพาหะได้และมีความไวมากพอ ดังนั้นสัญญาณรบกวนก็จะมีผลต่อสัญญาณที่ส่งไปเหมือนกับการใช้ระบบ Handshaking และเราจะใช้หลักการดังกล่าวไปช่วยแก้ไขหากเกิดการชนกันของสัญญาณขึ้น

จากการพิจารณาแล้วจะพบว่า ในการนำไปใช้งานในระบบอุตสาหกรรมที่มีความซับซ้อนมาก ๆ มีสัญญาณถูกส่งอยู่เป็นเวลานาน ๆ และมีระดับสัญญาณรบกวนสูง ๆ ควรจะมีการบอกถึงวิธีการลดการชนกันของสัญญาณ โดยไม่จำเป็นต้องมีส่วน Hardware หรือ Software ของการตรวจจับสัญญาณพาหะ วงจรที่ใช้ในการส่งสัญญาณแสดงได้ดังรูป



SOFTWARE

การติดต่อกับอุปกรณ์ภายนอกของไมโครโปรเซสเซอร์จะผ่านทางอินพุท/เอาต์พุทพอร์ท โดยใช้ไอซีเบอร์ 8255 โดยในเครื่อง PABX ของเราจะกำหนดเบอร์พอร์ทจาก 8255 2 ตัวดังนี้

1. 8255 ตัวแรก กำหนดให้

1.1 PORTA_1 เป็นเอาต์พุทพอร์ทส่งสัญญาณ RING ENABLE หมายเลข 1 ถึง 8 (เบอร์พอร์ทคือ 80H)

1.2 PORTB_1 เป็นเอาต์พุทพอร์ทส่งสัญญาณ RING ENABLE หมายเลข 9 ถึง 16 (เบอร์พอร์ทคือ 81H)

1.3 PORTC_1 แบ่งเป็น 2 ส่วนคือ พอร์ท C บน และพอร์ท C ล่าง โดย

1.3.1 พอร์ท C ล่าง เป็นเอาต์พุทพอร์ทหมายเลข 82H ส่งสัญญาณการ HOLD เครื่องโทรคั่นภายใน

1.3.2 พอร์ท C บน เป็นอินพุทพอร์ทหมายเลข 82H รับสัญญาณ RING DETECT จากเครื่องโทรคั่นภายนอก

2. 8255 ตัวที่สอง กำหนดให้

2.1 PORTA_2 เป็นอินพุทพอร์ทหมายเลข 90H รับสัญญาณ HOOK จากเครื่องโทรคั่นภายในหมายเลข 1-8

2.2 PORTB_2 เป็นอินพุทพอร์ทหมายเลข 91H รับสัญญาณ HOOK จากเครื่องโทรคั่นภายในหมายเลข 9-16

2.3 PORTC_2 เป็นอินพุทพอร์ทหมายเลข 92H รับสัญญาณ DTMF จากเครื่องโทรคั่นภายในทั้ง 16 เครื่อง

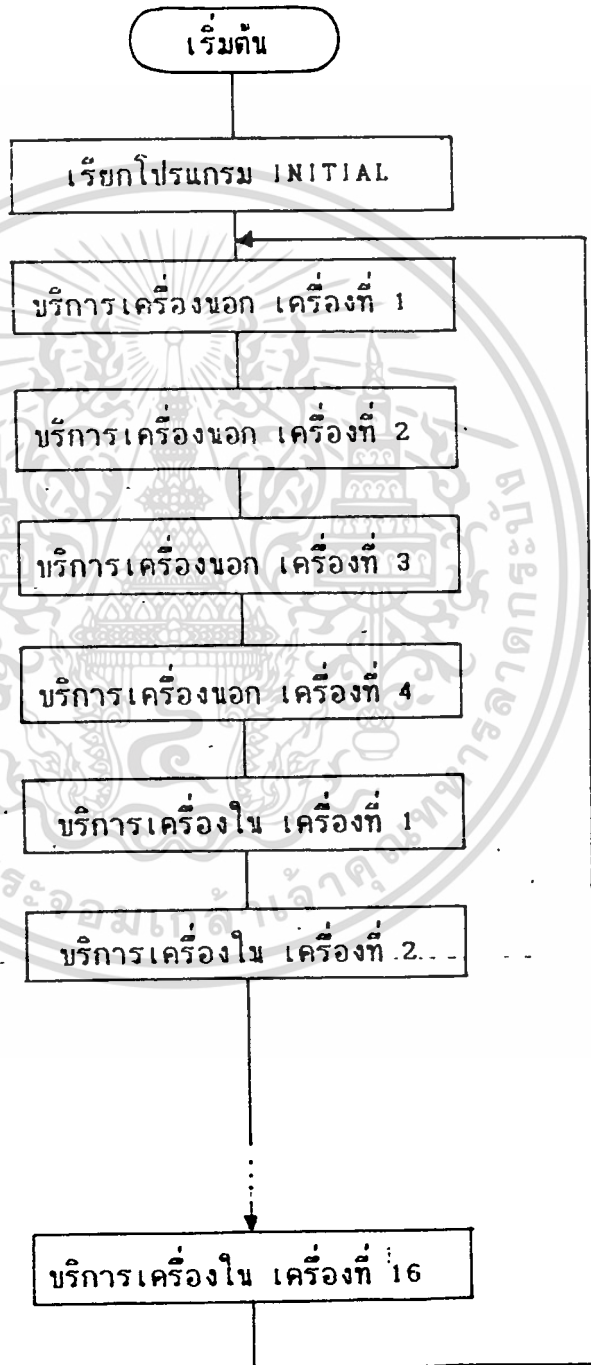
ส่วนการกำหนด BUFFER MEMORY ภายในหน่วยความจำเพื่อทำหน้าที่ต่าง ๆ มีดังนี้คือ

1. USED_CH จะทำหน้าที่เก็บหมายเลขช่องทางเดินของเสียงที่ใช้บริการอยู่ โดยโทรคั่นแต่ละเครื่องก็จะมี USED_CH ประจำของตัวเอง เช่น USED_CH ของเครื่องภายนอกเครื่องแรกเก็บ 01H แสดงว่าใช้ช่องทางเดินเสียงช่องแรก โดยในเครื่องของเรา มีช่องทางเดินเสียง 4 ช่องทาง ดังนั้นจึงสามารถเก็บหมายเลขดังนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

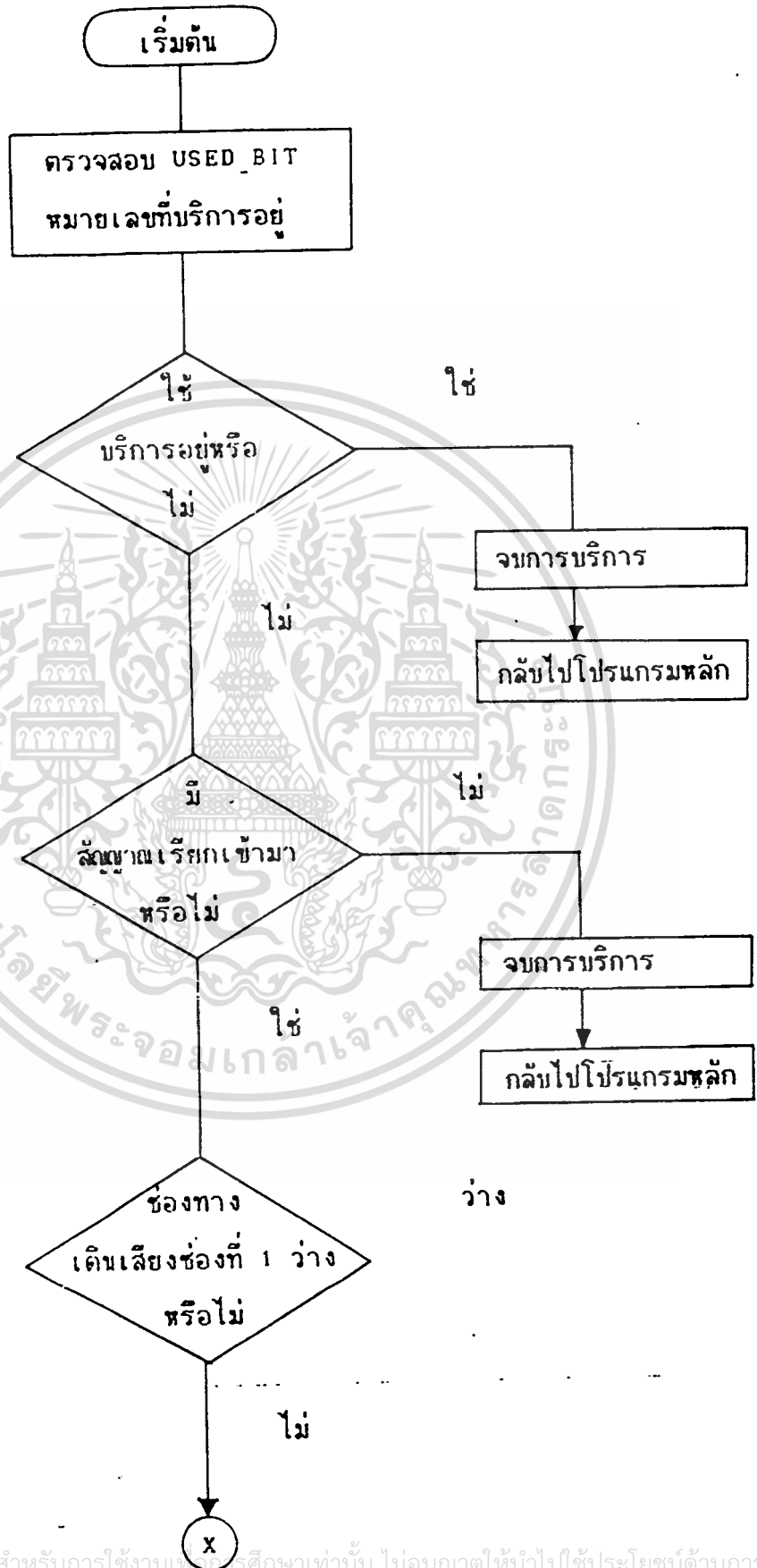
- 01H = ช่องทางเดินเสียงช่องที่ 1
- 02H = ช่องทางเดินเสียงช่องที่ 2
- 03H = ช่องทางเดินเสียงช่องที่ 3
- 04H = ช่องทางเดินเสียงช่องที่ 4

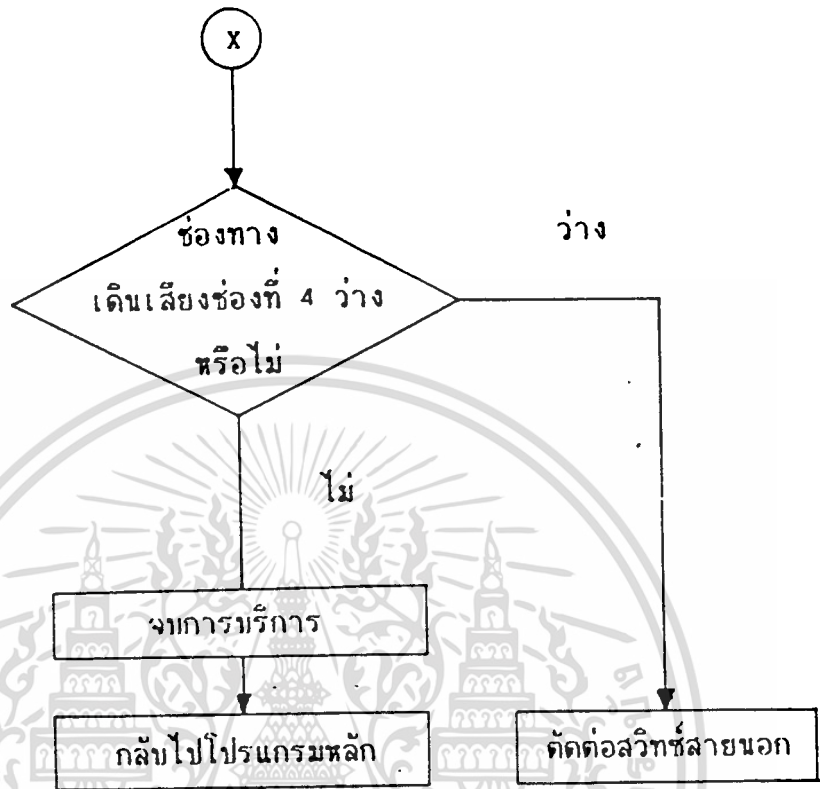
2. DTMF_BUF เป็นบัฟเฟอร์ที่เก็บหมายเลขของคู่สายปลายทางที่จะติดต่อจากการกดหมายเลขของเครื่องต้นทาง
3. USED_BIT ทำหน้าที่เก็บสถานะการใช้งานของคู่สายต่าง ๆ โดยแต่ละเครื่องก็จะมี USED_BIT ประจำเครื่องของตัวเอง โดย
 - บิต 0 = 0 แสดงว่าไม่ได้มีการติดต่อ
 - บิต 0 = 1 แสดงว่ามีการติดต่ออยู่
4. LINE_SER ทำหน้าที่เก็บหมายเลขของเครื่องโทรศัพท์ที่กำลังให้บริการอยู่
5. E_CH ทำหน้าที่เก็บหมายเลขช่องทางเดินของเสียง
6. DES_NUM ทำหน้าที่เก็บหมายเลขปลายทางที่ต้องการติดต่อ
7. OP_BUFFA และ OP_BUFFB ทำหน้าที่เก็บข้อมูลเพื่อส่งสัญญาณ RING ENABLE ของโทรศัพท์ภายในหมายเลข 1-8 และ 9-16 ตามลำดับ
8. OPBUFFC1, OPBUFFC2 ถึง OPBUFFC4 ทำหน้าที่เก็บข้อมูลการ HOLD ON เครื่องโทรศัพท์ภายนอก ช่องทางเดินเสียงช่องที่ 1 ถึง 4 ตามลำดับ
9. OPBUFFC5 ทำหน้าที่เก็บข้อมูลการ HOLD ON ของเครื่องโทรศัพท์ภายนอกทั้งหมด
10. CH1_AVCH ถึง CH4_AVCH ทำหน้าที่เก็บสถานะการใช้งานของช่องทางเดินเสียงทั้ง 4 ช่อง โดย
 - บิต 0 = 0 แสดงว่าไม่ได้ใช้งาน
 - บิต 0 = 1 แสดงว่ามีการใช้งานอยู่

MAIN PROGRAM

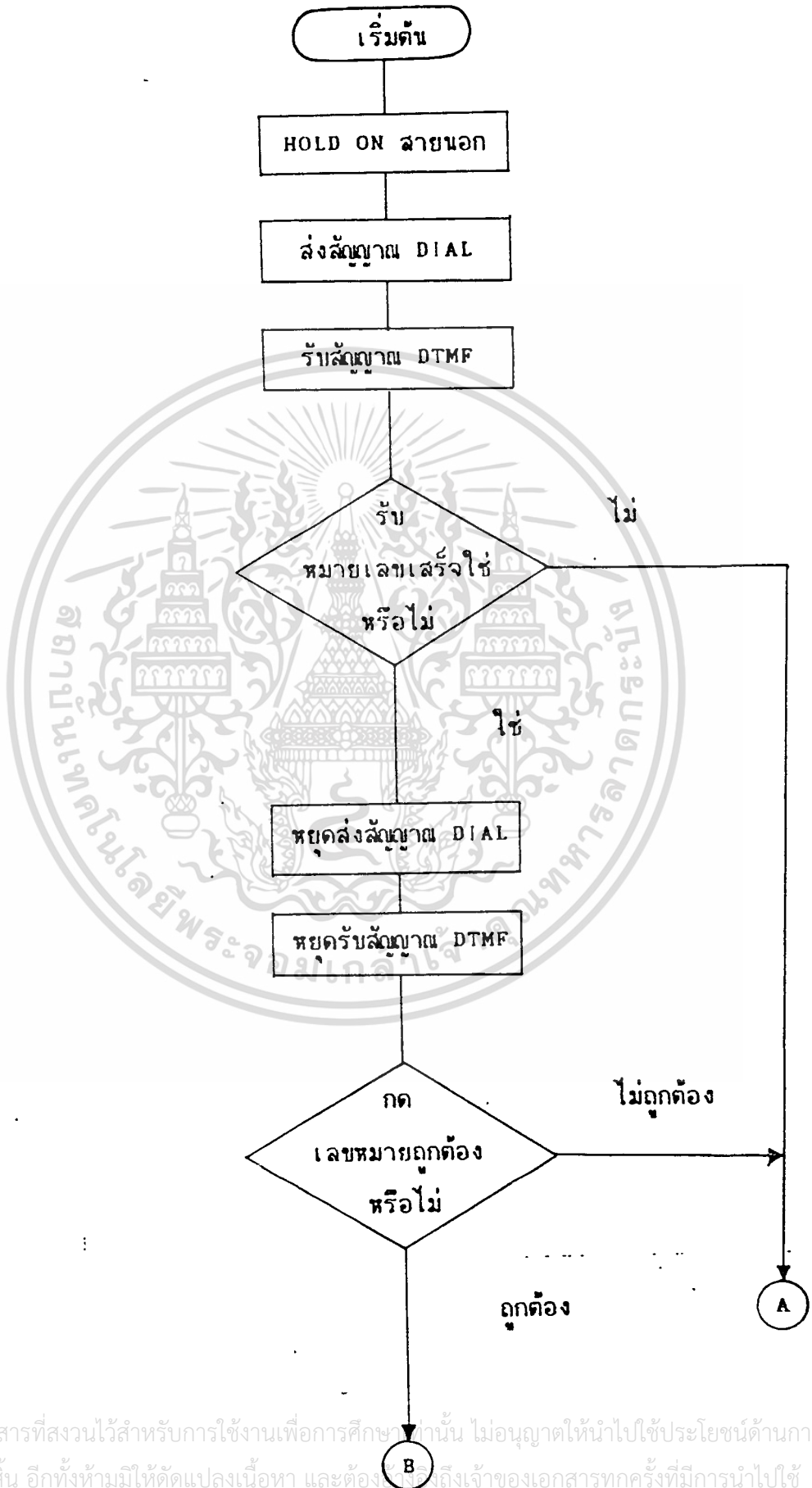
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXSER SUB

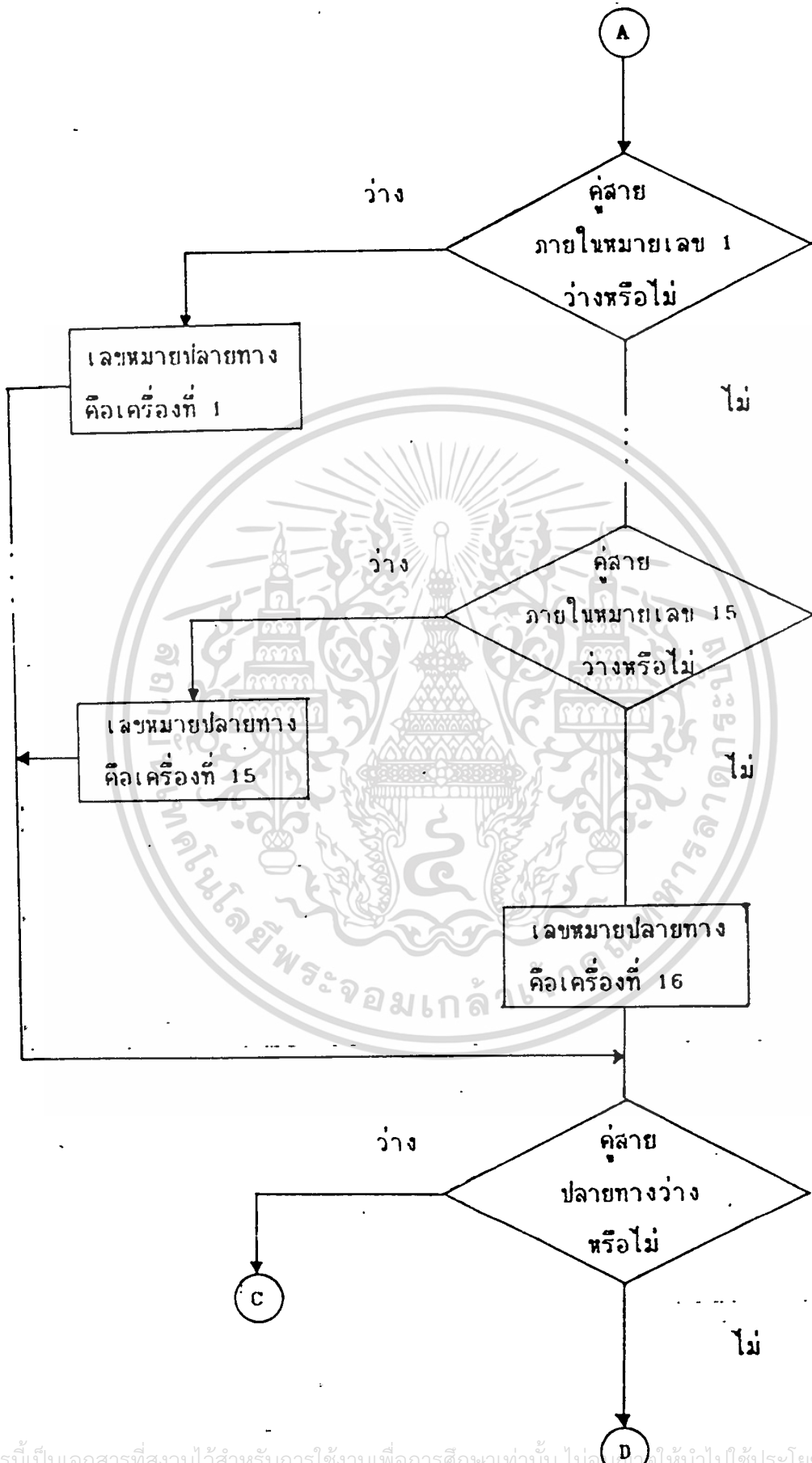




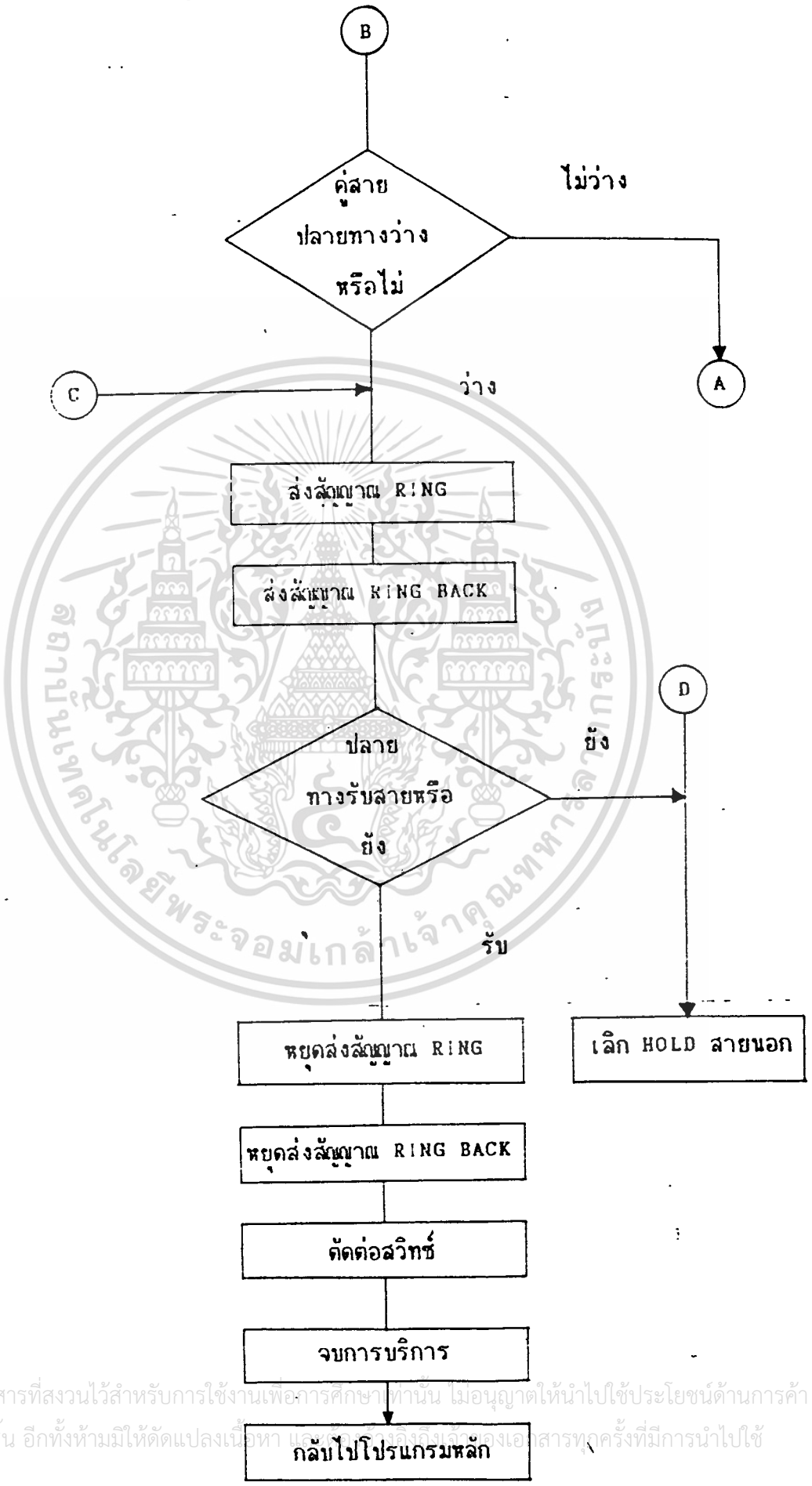
โปรแกรมติดต่อสวิตช์สายนอก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

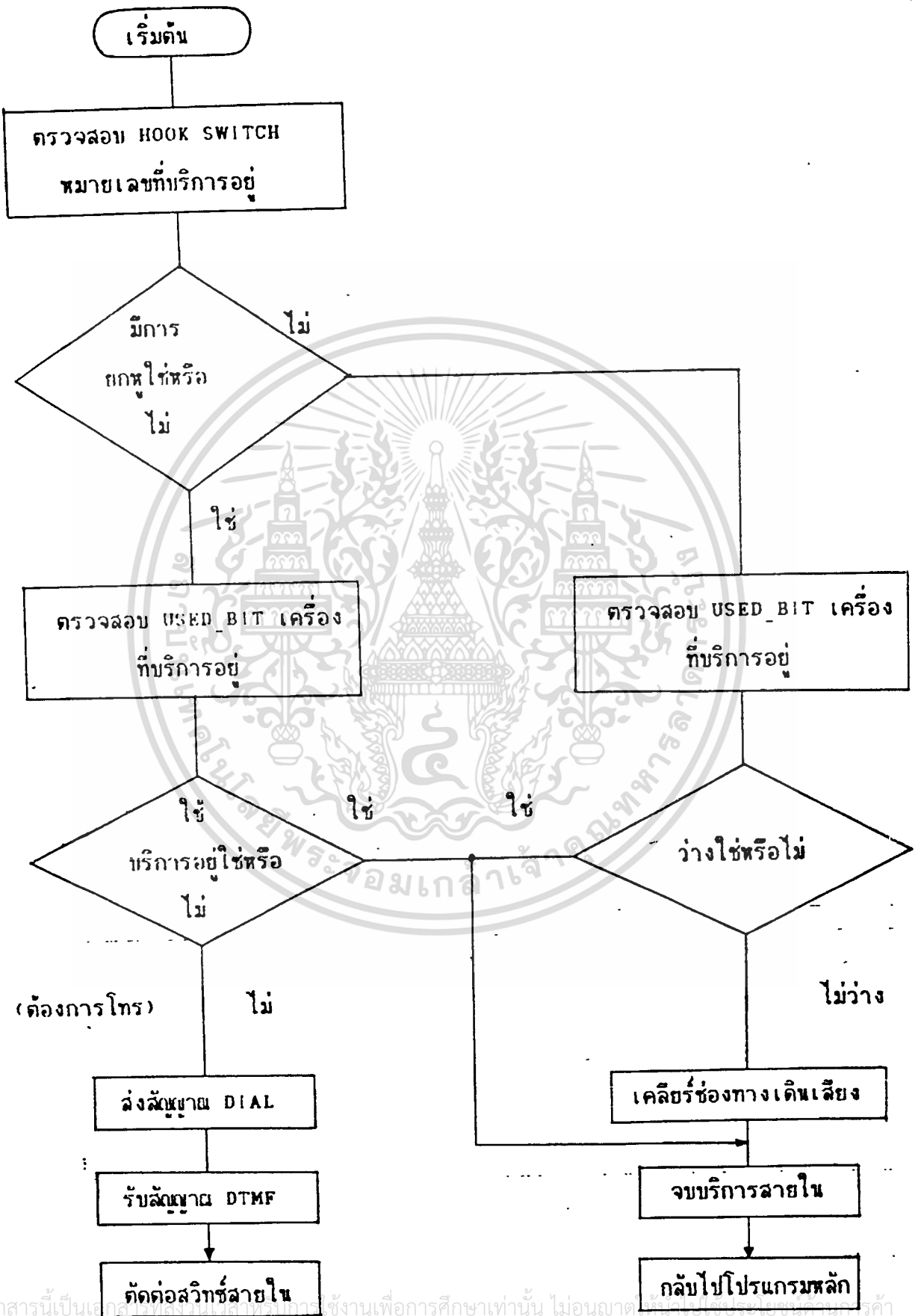


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

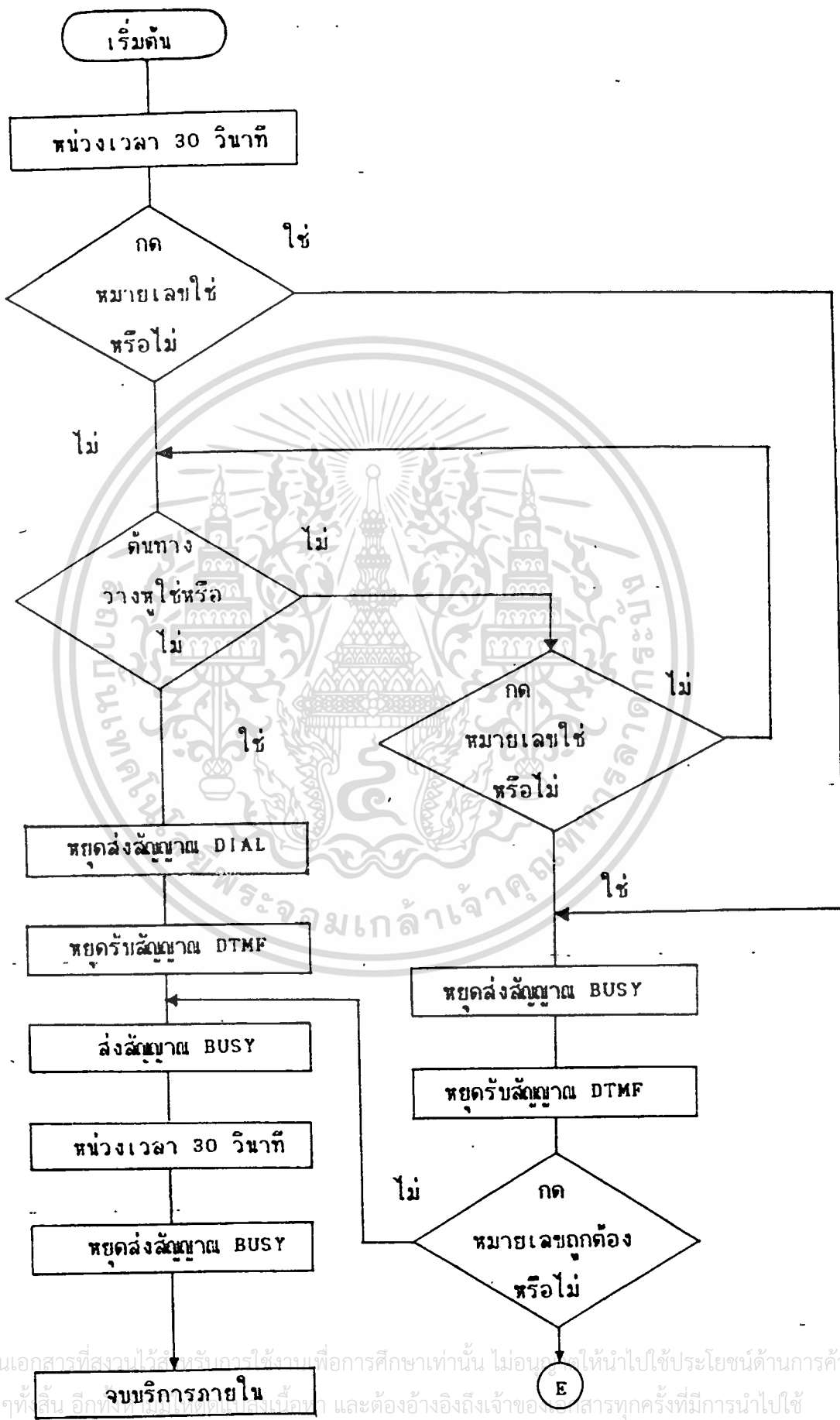


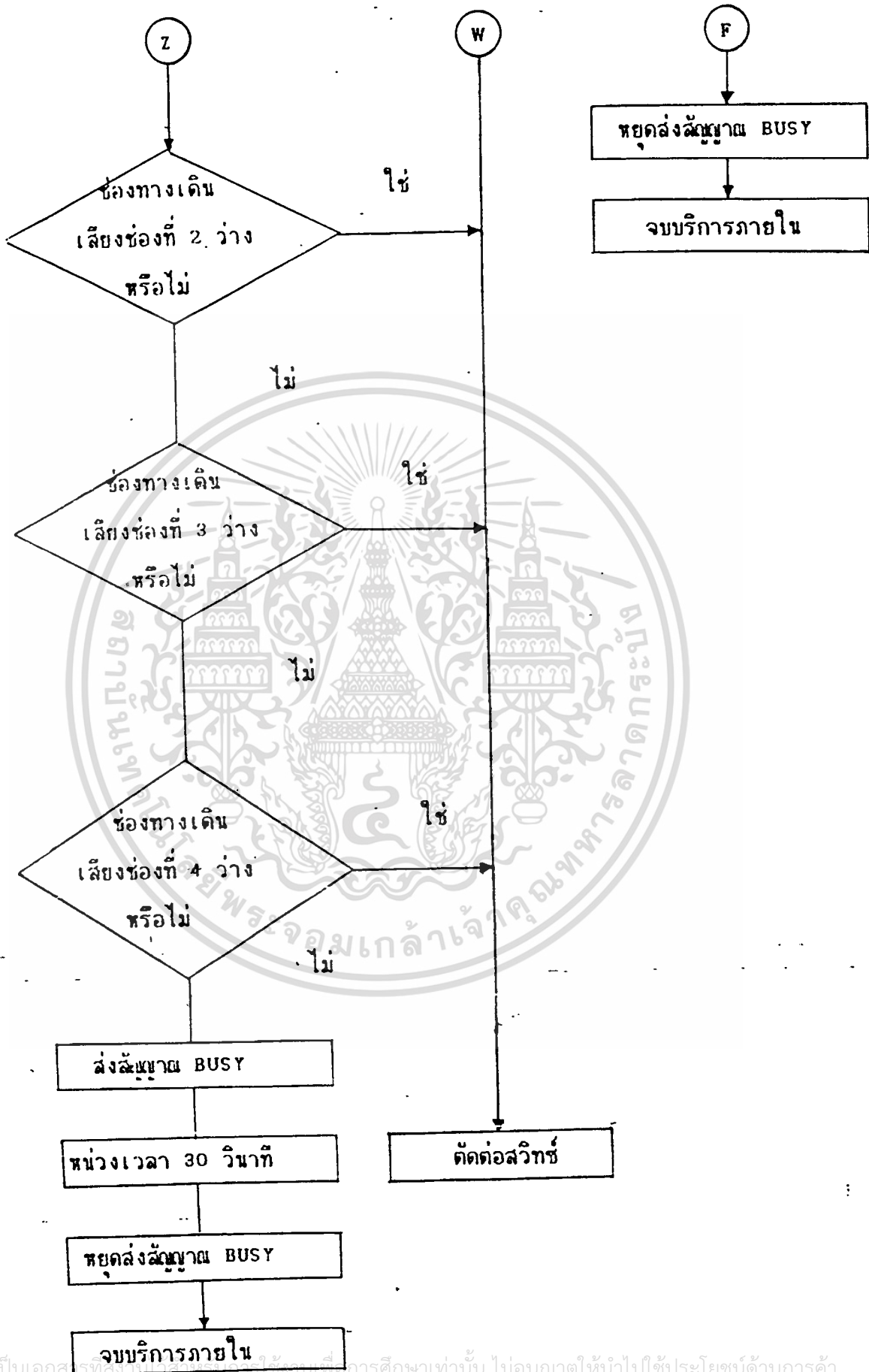
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และนำไปใช้ถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

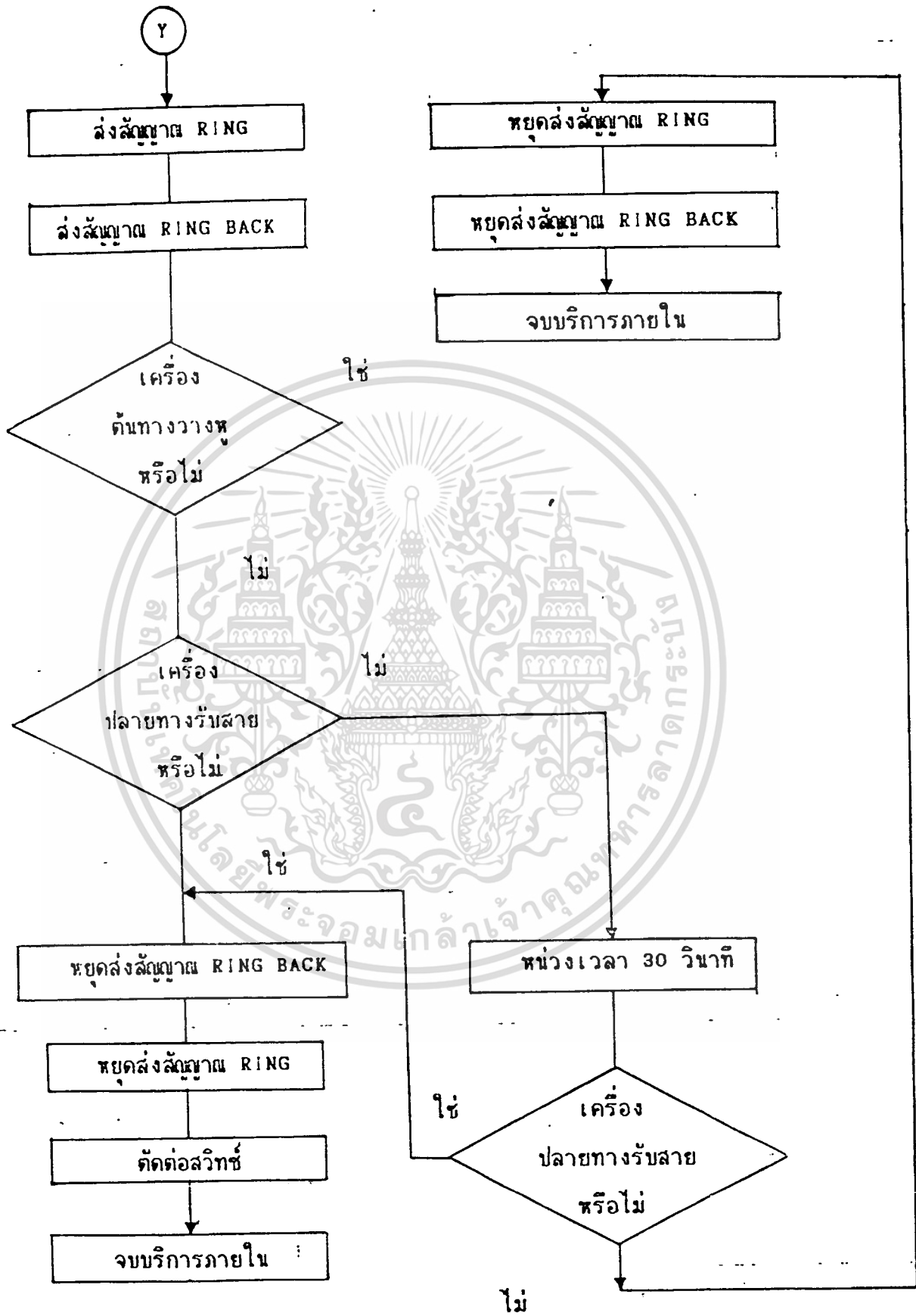
INTERSER SUB



โปรแกรมตัดต่อภายใน







ผลการทดลอง

การทำงานของวงจรแต่ละส่วนเป็นไปตามเป้าหมายดังนี้

1. ส่วนของ เครื่องโทรศัพท์ภายในเมื่อนำมาต่อกันตรง ๆ คุยผ่าน speech path จะได้รับความคมชัดมาก และเมื่อต่อ เครื่องโทรศัพท์ภายในกับตู้สายจากองค์การตรง ๆ เครื่องโทรศัพท์ภายในนอกจากองค์การจะให้ยินเสียงจาก เครื่องภายในชัด แต่เครื่องภายในจะให้ยินเสียงจาก เครื่องภายในออกค่อนข้างเบา

2. การทำงานของส่วนสร้างสัญญาณต่าง ๆ เช่น RING BACK , BUSY , DIAL เป็นไปตามที่กำหนด แต่สัญญาณ RINGING ที่ส่งไปยัง เครื่องโทรศัพท์ภายในจะไม่ดัง เมื่อใช้กับโทรศัพท์บางเครื่อง เนื่องจาก เครื่องโทรศัพท์บางเครื่องต้องการกระแสที่สูงกว่าในการชักบัตรกะดิ่งหรือ วงจรสร้างสัญญาณเสียงภายในตัวโทรศัพท์ ซึ่งสามารถแก้ไขได้ด้วยการลดค่า RC เพื่อเพิ่มกระแส IC ที่ทรานซิสเตอร์ที่ภาคการสร้างสัญญาณ RINGING

3. ส่วนของ speech path ทำงานได้ตามโปรแกรมแต่มีปัญหาว่าเมื่อต่อ 4066 หลาย ๆ ตัวตามวงจรจะเกิดการสกดของสัญญาณ

4. ส่วนเชื่อมต่อลง AC LINE สามารถส่งสัญญาณ sine wave จากเครื่องกำเนิดสัญญาณไปยังเครื่องรับได้ แต่สัญญาณที่รับได้มีขนาดเล็กและเบาได้ในระยะทางที่ไกล สามารถแก้ไขได้โดยการเพิ่มภาคขยายเข้าไป

5. ในการทดลองทั้งภาครับและส่งพร้อมกันแบบ FULL DUPLEX สามารถกระทำได้ด้วย เรากำหนดค่าภาครับใช้สัญญาณพาหะ 125 KHz และภาคส่งใช้ 150 KHz

การทำงานของวงจรต่าง ๆ เมื่อนำมาต่อร่วมกัน

1. สามารถโทรศัพท์ติดต่อภายใน เครื่องชุมสายได้
2. การโทรออกไปยังนอกชุมสายสามารถติดต่อได้และมีสัญญาณเสียง เบาและ เกิดเสียงรบกวนภายในชุมสาย

บทสรุปและวิจารณ์การทดลอง

เครื่องชุมสายโทรศัพท์อัตโนมัติที่ทำงานด้วย ANALOG SWITCH เป็น speech path ดังนั้นการขยายระบบจึงเป็นเรื่องที่ยุ่งยากในส่วนของการขยายทางด้านฮาร์ดแวร์และซอฟต์แวร์ โดยเฉพาะการเขียนโปรแกรมควรหลีกเลี่ยงการทำงานแบบโพลลิง ให้ออกแบบการทำงานเป็นแบบอินเทอร์รัพท์จะดีกว่า เพราะอาจจะเกิดการผิดพลาดทำให้การบริการในแต่ละเครื่องช้ากว่าเมื่อเปรียบเทียบกับการทำงานของโปรแกรมแบบอินเทอร์รัพท์

ในการทดลองภาคส่งสัญญาณลง AC LINE ควรระมัดระวังในการทดลองเพราะ IC LM #1893 เสียง่ายหากเกิด Spike ขึ้นใน AC LINE เช่น การถอดสาย AC

ในการออกแบบเลือกหม้อแปลงในการส่งสัญญาณที่ต้องการลง AC LINE เราได้ทดลองใช้ IFT ของวิทยุ AM ซึ่งสามารถจะรับสัญญาณได้ แต่ถ้าสามารถหาแกนตามที่กำหนดใน DATA BOOK น่าจะรับ/ส่งได้ดีกว่า

กิตติมากรรมประกาศ

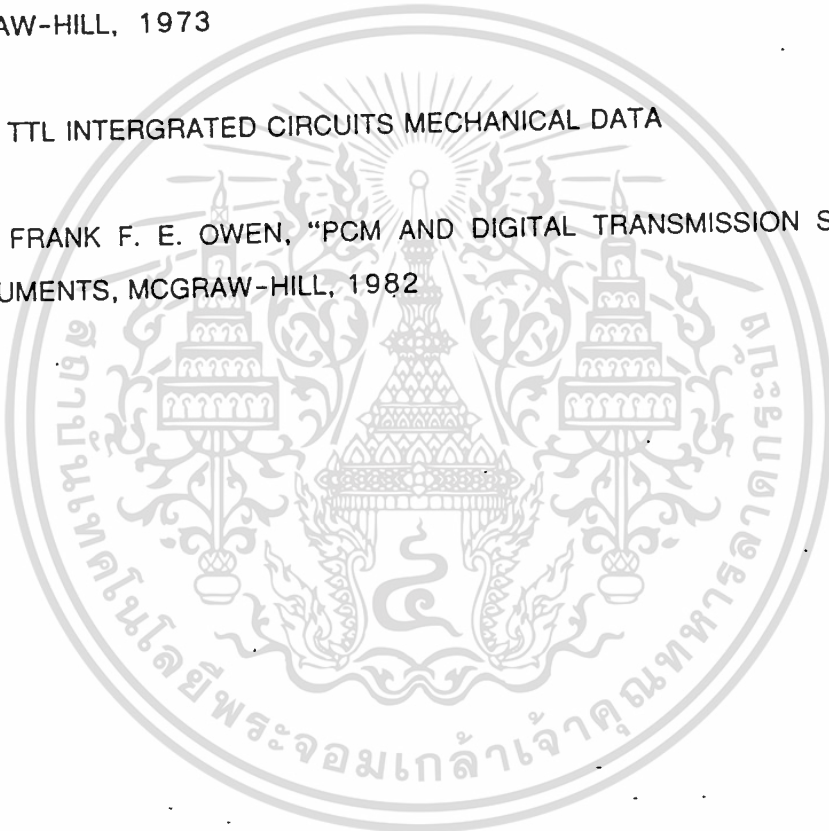
ขอขอบพระคุณเป็นอย่างสูงต่อ อ.ประกาศ สุวรรณะ ในฐานะอาจารย์
ที่ปรึกษา และรุ่นพี่นักศึกษาปริญญาโท ซึ่งทางผู้จัดทำได้รับคำปรึกษา และคำแนะนำ
พร้อมทั้งดูแลเอาใจใส่ระหว่างการทำวิทยานิพนธ์ฉบับนี้ตั้งแต่ต้นจนจบการศึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. DENTON J. DAILEY, "OPERATIONAL AMPIIFIERS AND LINAR INTERGRATED CIRCUITS" , MCGRAW-MILL, 1989
2. JOHN L. FIKE, "UNDERSTANDING TELEPHONE ELECTROICS", TAXAS INSTRUMENTS LEARNING CENTER, 1983
3. JOHN L. HILBURN, DAVID E. JOHNSON, "MANUAL OF ACTIVE FILTER DESING", MCGRAW-HILL, 1973
4. TTL INTERGRATED CIRCUITS MECHANICAL DATA
5. FRANK F. E. OWEN, "PCM AND DIGITAL TRANSMISSION SYSTEM", TAXAS INSTRUMENTS, MCGRAW-HILL, 1982





BILINE™

LM1893/LM2893 Carrier-Current Transceiver†

General Description

Carrier-current systems use the power mains to transfer information between remote locations. This bipolar carrier-current chip performs a power line interface for half-duplex (bi-directional) communication of serial bit streams of virtually any coding. In transmission, a sinusoidal carrier is FSK modulated and impressed on most any power line via a rugged on-chip driver. In reception, a PLL-based demodulator and impulse noise filter combine to give maximum range. A complete system may consist of the LM1893, a COPSTM controller, and discrete components.

Features

- Noise resistant FSK modulation
- User-selected impulse noise filtering
- Up to 4.8 kBAud data transmission rate
- Strings of 0's or 1's in data allowed
- Sinusoidal line drive for low RFI

- Output power easily boosted 10-fold
- 50 to 300 kHz carrier frequency choice
- TTL and MOS compatible digital levels
- Regulated voltage to power logic
- Drives all conventional power lines

Applications

- Energy management systems
- Home convenience control
- Inter-office communication
- Appliance control
- Fire alarm systems
- Security systems
- Telemetry
- Computer terminal interface

Typical Application

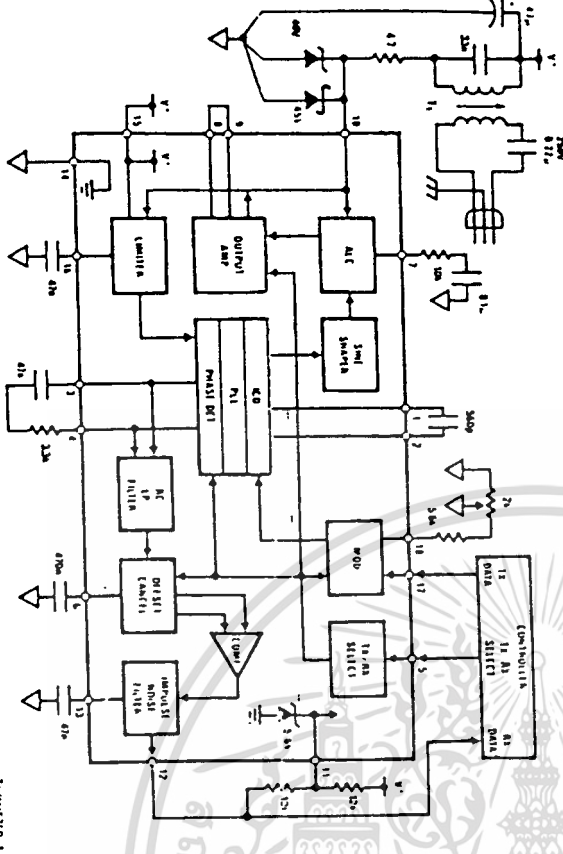


FIGURE 1. Block diagram of carrier-current chip with a complement of discrete components making a complete Fo - 125 KHz, FOATA - 360 Baud Transceiver. Use caution with this circuit—dangerous line voltage is present.

Absolute Maximum Ratings

A military/Aerospace specified device are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply voltage: 30V
 Voltage on pin 12: 55V
 Voltage on pin 10 (Note 1): 41V
 Voltage on pins 5 and 17: 40V
 5.6V DC zener current: 100mA
 Junction temperature: 150°C
 receive mode: 125°C
 Electro-Static Discharge (120 pF, 1500V): 1KV

Maximum continuous dissipation, $T_A = 25^\circ\text{C}$, plastic DIP N (Note 2): Transmitt mode 1.65W, receive mode 1.33W

Operating ambient temp. range: -40 to 85°C
 Storage temperature range: -65 to 150°C
 Lead temp., soldering, 7 seconds: 260°C

NOTE: Absolute maximum ratings indicate limits beyond which damage to the device may occur. Electrical specifications are not ensured when operating the device above parameterized limits but below absolute maximum limits, but there will be no device degradation.

General Electrical Characteristics

(note 3): The test conditions are $V^+ = 18V$ and $F_O = 125$ KHz, unless otherwise noted.

Parameter	Conditions	Typical	Test Limit (Note 4)	Design Limit (Note 3)	Limit Units
1	5.6V Zener voltage, V_Z		5.6	5.2	V rms
2	5.6V Zener resistance, R_Z		80	60	Ω
3	Carrier I/O peak-to-peak transmit voltage, V_{TTP}		44	41	V rms
4	Carrier I/O clamp voltage, V_{CC}		20	20	V rms
5	Carrier I/O clamp resistance, R_{IC}		1.8	0.8	Ω
6	TX/RX low input voltage, V_{IL}		2	2	V rms
7	TX/RX high input voltage, V_{IH}		2	2	V rms
8	TX/RX low input current, I_{IL}		1	0	$\mu\text{A rms}$
9	TX/RX high input current, I_{IH}		10	10	$\mu\text{A rms}$
10	TX switch-over time, T_{SW}		2	2	ns
11	KCO signal accuracy of I/O		125	113	KHz rms
12	KCO temperature coefficient, $\Delta f / \Delta T$		100	100	ppm/°C
13	Temperature drift of f_O		1.2	1.0	$\% \text{ max}$

Transmitter Electrical Characteristics (Note 3): The test conditions are $V^+ = 18V$ and $F_O = 125$ KHz

unless otherwise noted. The transmit carrier frequency is F_C , FSK low is F_L , and FSK high is F_H .

Parameter	Conditions	Typical	Test Limit (Note 4)	Design Limit (Note 3)	Limit Units
15	Supply non-sat. voltage, V_{NSAT}	4.0	24	22	V rms
16	Total supply current, I_{ST}	52	70		mA rms
17	Carrier I/O output current, I_O	47	40	40	mA rms
18	Carrier I/O driver saving limit, V_{ALC}	0.6	5.7	8.0	V rms
19	THD of f_O (Note 6)	5.5	3.7	9	% rms
20	FSK deviation, $F_H - F_L$	4.4	5.2	5.2	kHz
21	Data in low input voltage, V_{IL}	1.7	2.6		V rms
22	Data in high input voltage, V_{IH}	2.1	2.6		V rms
23	Data in low input current, I_{IL}	1	10		$\mu\text{A rms}$
24	Data in high input current, I_{IH}	10	10	0	$\mu\text{A rms}$

Receiver Electrical Characteristics (Note 2). The test conditions are: $V^+ = 18\text{ V}$, $F_o = 125\text{ kHz}$, $\pm 2.2\%$ deviation FSK, $F_{DATA} = 2.4\text{ kHz}$, $V_{IN} = 100\text{ mVpp}$ in the receive mode, unless otherwise noted.

Parameter	Conditions	Typical	Total Limit (Note A)	Distortion Limit (Note B)	Limit Units
25	Supply voltage, V^+ , range	12	13	13.8	V rms
26	Supply current, I_{CC}	27	30	28	V rms
27	Carrier I/O input resistance, R_{iO}	11	5		R_{iO} min k Ω max
28	Max. data rate, F_{MAX}	18.5	14	20	k Ω min k Ω max
29	PLL capture range, f_c	140	115	110	% rms
30	PLL lock range, F_L	45	15	10	% rms
31	Receiver input sensitivity, S_{IN}	16	20	12	mV rms
32	Tolerable input dc voltage offset range, V_{OFF}	20	14	16	mV rms
33	Data Out breakdown voltage	0.15	0.4	0.4	V rms
34	Data Out low output, V_{OL}	0.15	0.4	0.4	V rms
35	Angular noise laser current, I_A	2.5	4.5	4.5	μA max
36	Onset hold cap bias voltage, V_{OH}	2.0	1.2	1.2	V rms
37	Onset hold capacitor max drive current, I_{CH}	1.5	2.5	2.5	μA max
38	Onset hold bias current, I_{OH}	0.1	0.1	0.1	μA max
39	Phase comparator current, I_{PC}	180	200	200	μA max
40	Phase detector output resistance, R_{PD}	10	5	5	k Ω max
41	Phase detector demodulated output voltage, V_{PD}	100	60	60	mV rms
42	Fast orbital cancel voltage "window" $\pm V_{FO}$ ratio, V_{FO}/V_{PD}	0.95	0.70	0.70	V/V rms
43	Power supply rejection, PSRR	80	120	120	dB min

Note 1: More accurate; the maximum voltage allowed per pin 10s V_{IN} and V_{IN} range from 41 to 80V. Also bandwidth may reach above 60V; see the standard peak voltage characteristic curve.

Note 2: The maximum power dissipation rating should be derated for device operation above 55°C to ensure that the junction temperature remains below the maximum rating. Use a P_{dC} of 75°C/W for the M1 package; use a factor of 1.2 for the M2 package. Consult the Applications Information section for more detail.

Note 3: The biasless values apply over the full junction temperature range for the specified supply voltage range. As other numbers apply at $T_J = T_C = 25^\circ\text{C}$, pin numbers refer to LM1893, LM2893 tested by Analog Current to Carrier Out and Testing at an IUT83.

Note 4: Guaranteed and 100% production tested.

Note 5: Guaranteed (but not 100% production tested) over the temperature and supply voltage ranges. These limits are not used to calculate outgoing quality levels.

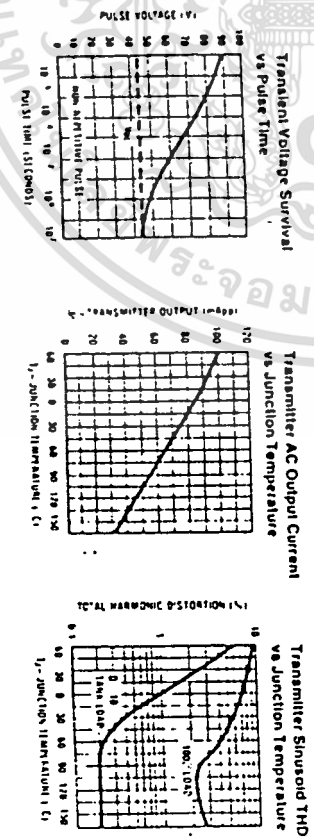
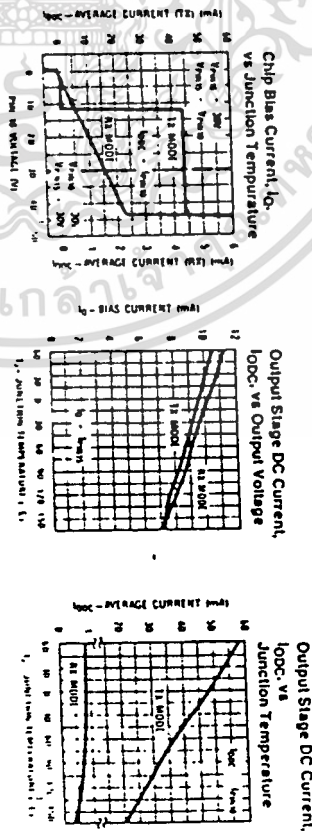
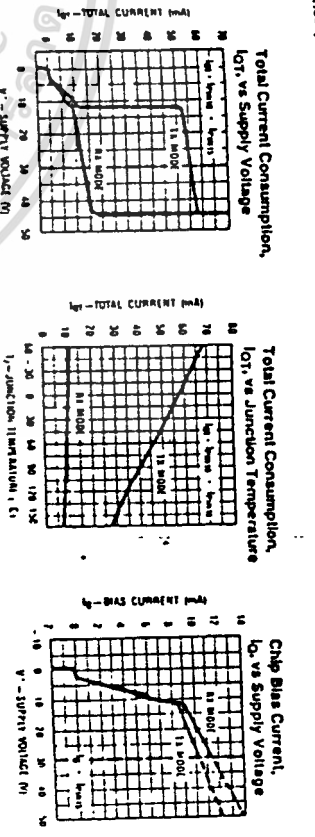
Note 6: Total harmonic distortion is measured using 1 kHz, 100% duty cycle, at or above 20% (100% fundamental).

Note 7: Receiver function is defined as the error-free passage of 1 cycle at 50% duty cycle 2.4 kHz square-wave data (2 sequential 200 μs bits) with the first bit being a "1". All of the data transitions (edges) must fall within $\pm 10\%$ ($\pm 20\%$ at their respective positions). Bit time delay is determined by using no reference noise laser cap. C_1 for the test.

Note 8: During the accuracy check, note 7 requirements are followed with these exceptions: (1) data rate $F_{DATA} = 1.2$ and (2) all of the data transitions must last within 3.50 μs ($\pm 0.18 \mu\text{s}$) of their respective positions, and (3) a time-dependent laser capacitor (C_1) is used. The low delay of $C_1 = 1$ nF, or 200 μs (C_1 is approximately 620 pF).

Note 9: For TTL compatibility use a pull-up resistor to increase max V_{OH} to above 2.8 V.

Typical Performance Characteristics ($V^+ = 18\text{ V}$, $F_o = 125\text{ kHz}$, circuit of Figure 1, pin numbers for LM1893)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่สามารถนำข้อมูลไปใช้เพื่อวัตถุประสงค์อื่นใด และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

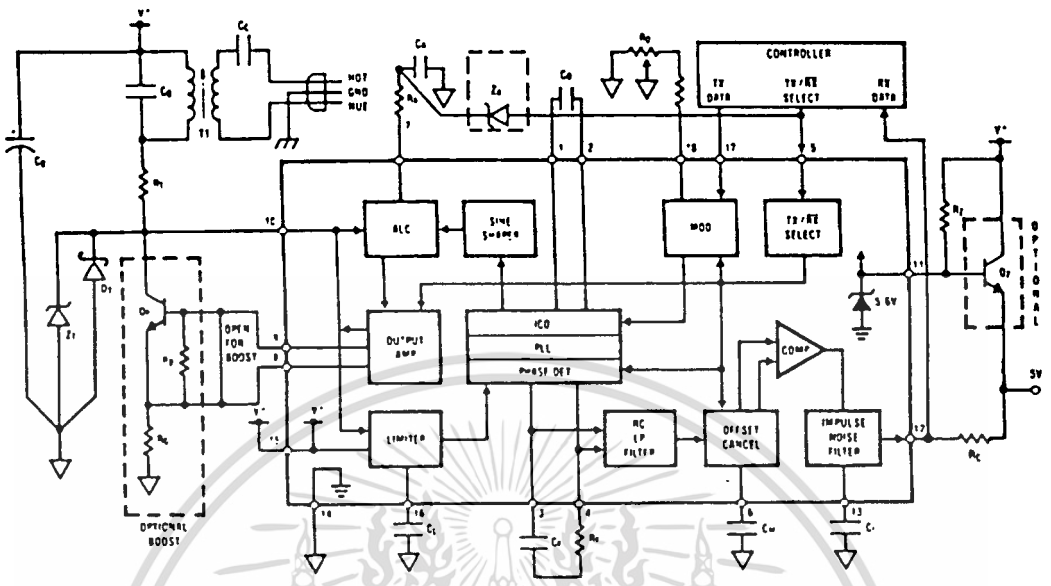


FIGURE 4. Block diagram of a CCT system with the boost and 5V supply options shown in dashed boxes

TL/H/6750-4

Application Information (Continued)

Recommended Value	Purpose	Effect of making the component value:	Notes
		Smaller	Larger
C_1 560 pF	Together, C_0 and R_0 set ICO F_0 .	Increases F_0	Decreases F_0
R_0 6.2 k Ω		Increases F_0	Decreases F_0
C_2 0.047 μ F	PLL loop filter pole	Less noise immune, higher IOTA, more PLL stability.	More noise immune, lower IOTA, less PLL stability.
R_1 33 k Ω	PLL loop filter zero	PLL less stable, allows less CF; Less ringing.	PLL more stable, allows more CF; More ringing.
C_3 0.22 μ F	Couples F_0 to line, C_0 and T_1 low-pass attenuates 60 Hz.	Low TX line amplitude.	More 60 Hz T_1 current.
C_4 0.033 μ F	Tank matches line Z_0 , bandpass filters, isolates from line, and attenuates transients.	Tank F_0 up or increase L of T_1 for constant F_0 .	Tank F_0 down or decrease L of T_1 for constant F_0 .
I_1 Use recommended XFMR		Smaller L; higher F_0 or increase C_2 ; decreased F_0 line pull.	Larger L; lower F_0 or decrease C_2 ; increased F_0 line pull.
C_5 0.1 μ F	A/C pole	Noise spikes turn A/C off.	Slower A/C response.
R_2 10 k Ω	A/C zero	Less stable A/C.	More stable A/C.
C_6 0.047 μ F	Luminal 50 kHz pole, 60 Hz rejection	Higher pole F_1 ; more 60 Hz reject; FO attenuation?	Lower pole F_1 ; less 60 Hz reject; more noise BW.
C_7 0.47 μ F	Holds RX gain V_{OS}	Less noise immune, shorter V_{OS} hold; faster V_{OS} acquisition; shorter preamble.	More noise immune, longer V_{OS} hold; slower V_{OS} acquisition; longer preamble.
Q_1 0.047 μ F	Rejects short pulses, line impulse noise.	Less noise reject; less delay; more pulse filter.	More impulse reject; more delay; less pulse filter.
R_3 10 k Ω	Open-col pull-up	Less available sink I	Less available source I
R_4 12 k Ω	5.6 V Zener bias	Larger shunt current, more chip dissipation	Smaller shunt current, less V current draw.
Z_1 ~60 V peak	Transient clamp.	Z1 failure; higher surges and chip damage, less ruggedness	Z1 costly; lower surges R; quies enhanced transient clamp.
R_5 4.7 k Ω	Transient limit	Damage Z_1 ; pull up V^+ failure on Transient.	More ruggedness
R_6 180 Ω	Base bleed	Faster, low or THD to Excessive T_1 and V_{SAT} .	Inductive turn-off speed.
D_1 Power MPPN	Boost/gain device	More Q_2 need higher I_{DC} .	More rugged, but costly.
R_7 1.1 k Ω	Current setting R	Transients distort chip.	Less I_{DC} ; lower min. I_{DC} .
C_8 0.47 μ F	Supply bypass	Excess A/C current flow	Less supply spike
Z_2 15 V	Stop A/C charge in RX mode		A/C RX charging not inhibitor C_{ov} ; T_1

FIGURE 5. A quick explanation of the external component function using the circuit of Figure 4. Values given are for $V^+ = 18$ V, $F_0 = 125$ kHz, IOTA = 360 Baud (180 Hz), using a 115 V 60 Hz power line

Component Selection

Assuming the circuit of Figure 4 is used with something other than the nominal 125 kHz carrier frequency, 180 Hz data rate, 18V supply voltage, etc., the component values listed in Figure 5 will need changing. This section will help direct the CCT designer in finding the required component values with emphasis placed on look-up tables and charts. It is assumed that the designer has selected values for carrier center frequency, F_0 ; data rate, IOTA; supply voltage, V^+ ; power line voltage, V_L ; and power line frequency, F_L . If one or more of those parameters is not defined, one may read the data sheet and make an educated guess.

Maxims to keep in mind, based on CCT electrical performance considerations only, are: 1) the higher the F_0 the better, 2) the lower the maximum data rate the better, and 3) the more line and frequency filtering the better. Use Figure 5 as a quick reference to the external component function.

THE TRANSMITTER

C_0 - Control to chip operation is the low TC of F_0 emitter-coupled oscillator. With proper C_0 , the F_0 of the 2V β C amplifier triangle-wave oscillator output may vary from near DC to above 300 kHz. While C_0 may have any value, C_0 should

Component Selection (Continued)

It is made above 10 pF so that parasitic capacitance is not dominant. Excessive or unbalanced common-mode-to-ground capacitance should be avoided. A low temperature coefficient (TC) of capacitance (< 100 PPM/C), such as a monolithic NiO ceramic multilayer type, preserves low TC of Fo. Figure 6 finds a Co value given Fo.

Resistor Ro is used by the IC to generate a VBE/R related current that is multiplied by 2 to produce the 200 uA ICO control current that sets Fo. The control current TC "bucks" the VBE related tri-wave amplitude across Co to affect a low TC of Fo. Very Ro to trim Fo, within limits. Raising Fo more than 20% above its untrimmed value by means of decreasing Ro more than 20%, is not recommended. Low Ro, and so high control current, risks ICO saturation and poor TC under worst-case conditions. Raising Fo reduces the demodulated signal amplitude from the phase detector, raising Ro by more than a factor of 2 (1 octave) is not recommended. That Ro be made up of a 5.6 k laded (< 100 PPM/C) resistor with a 2 M (1 < 250 PPM/C) series pot.

Components Ca and Ra control the dynamic characteristics of the transmitter output envelope. Their values are not critical. Use the values given in Figure 5. Ca and Ra are functions of loaded T1 tank Q, Ro, Iout1x, and the amplitude noise. Any changes made in Ca and Ra should be made based on empirical measurements of a CCT on the line. Roughly, Ca acts as an ALC pole and Ra an ALC zero.

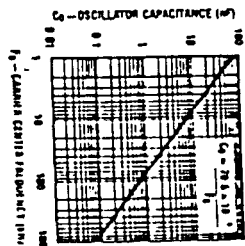


FIGURE 6. Find Co's value knowing Fo

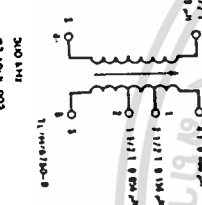
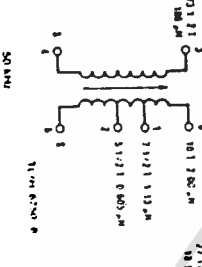
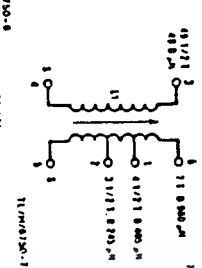
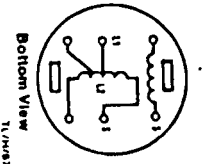


FIGURE 8. Find Co's value given Fo

At this point, the CCT system designer may choose to use one of the recommended transformers or to design carbon T1. Consult "The Coupling Transformer" section to help with the design of T1 if a new or boost-capable transformer is needed. The recommended 125 kHz transformer functions with an Io of up to 600 mA-pp.

It is recommended that CCT systems use the recommended transformer, described in Figure 7, for T1. The 3 transformers are optimized for use in the ranges of 50-100 MHz, 100-200 MHz, and 200-400 MHz with unloaded Q's (Qo) of about 35 and loaded Q's (Ql) of about 12. Three secondary taps are supplied with nominal 7.07, 10, and 14.1 turns ratios (N) to drive industrial and residential power line impedances of 3.5, 7, and 14.1 respectively. All are inexpensive, all have the same pin-outs for easy exchange in a PC board, and all are small - on the order of 10 mm diameter at the base.



FIGURE 9. Find Co's value given Fo

Capacitor Cc's primary function is to block the power line voltage from T1's line-side winding. Also, Cc and T1's line-side winding comprise a LC highpass filter. The solid-state load of T1 is far too low to support a direct line connection. Cc must have a low enough impedance at Fo to allow T1 to get transmitted energy onto the line. To drive a 1411 power line, the impedance of Cc should be below 14 Ohms.

Use Figure 9 to find the reactive impedance of Cc to check that it is less than the line impedance. Then check Figure 10 to see that the power line current is small enough to keep T1 well out of saturation; the recommended transformers T1 will stand a 10 Amp-turn magnetizing force (1 Amp turn) through the worst-case 10 turn line-side winding. Caution is required when choosing Cc to avoid series resonance of the series combination of Cc, the transformer inductance, and the reflected tank impedance. The low resistance, possibly decreasing range for your particular use coupling circuit, measure for series resonance using some expected line impedance load.

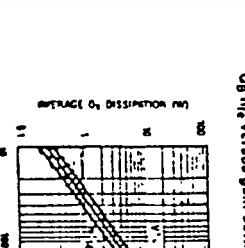


FIGURE 10. The AC line-induced current passed by Cc

rious power of greater than 1 MW has been measured using the recommended transformer. For self protection, the Carrier I/O has an internal 44V voltage clamp with a 2011 series resistance. A parallel low impedance 44V external transient suppression diode will then conduct the normal share of any current when transients force the Carrier I/O to a high voltage.

This base-biased resistor turns Og off quickly. Important since the amplifier output swing is about 200V/yr. An Rg below about 2411 will conduct excessive current and overload the chip amplifier and is not recommended.



FIGURE 11. Output amplifier current and regulated min. Rg vs the gain-setting resistor Rg

FIGURE 12. Boost transformer power dissipation versus amplifier output current

FIGURE 13. Boost transformer power dissipation versus amplifier output current

FIGURE 14. Boost transformer power dissipation versus amplifier output current

The boost gain transistor Q1 must be fast. Double-diffused devices with 50 MHz Ft's work. Slower transistors (top-base types) do not preserve a sinusoidal waveform when Fo is high or will cause the output amp to oscillate. Q1 must have a certain minimum Rg for given boost levels, as shown in Figure 11. Figure 12 shows the power Q1 must dissipate continuously operating with a loaded output BVCCR (Rg) must be 60V or greater and Q1 must have adequate SOA for transient survival.

Z1 must be used unless some precaution is taken to protect the Carrier I/O pin from line transients or transients caused when stored line energy in Cc is discharged by the random phase of power line connection and disconnection. Worst case, Cc may discharge a full peak-to-peak line voltage into the tuned circuit. Another way to reduce the need for Z1 is by placing another magnetic circuit in the signal path that relies on a high, but easily saturated, permeability to couple a primary and secondary winding - a toroidal transformer for example. Toroids cost more than Z1. Use an avalanche diode designed specifically for transient suppression - they have orders of magnitude higher pulse

Component Selection (Continued)

power capability than standard electrolytic capacitors used for equal DC dissipation. Metal oxide capacitors have not proven useful because of their inferior damping coefficient and are not recommended. Specifications for an example minimum diode are given in Figure 13.

Breakdown Voltage	44-49V @ 1 mA
Maximum Leakage	1µA @ 40V
Capacitance	300 pF @ BV
Maximum Clamp Voltage	64.5V @ 7.8A
Peak Non-Repulsive Pulse Power (RFA Standard Exponential Pulse)	10 kW for 1 µs
Surge Current	70A for 1/120s

FIGURE 13. Key specifications for a recommended transient suppressor Z₁ available from General Semiconductor, 2001 West Tenth Place, Tempe, AZ 85281, 602-968-3101, part no. SA440A

R₁
R₁ acts as a voltage divider with Z₁, absorbing transient energy that attempts to put the Carrier Input pin above 44V. Make the resistor a carbon composition 1/4W. When components discharging C_c charged to the peak-to-peak 620V AC thru a 101 power line were carried out, film resistors blew open-circuit.

D₁
The Schottky diode is placed in parallel with the CCT chip's substrate diode to pass the majority of the current drawn from ground when the Carrier Input or Carrier Output is pulled below ground by a larger-than-twice-the-supply-voltage on the line. Note that Z₁ is in parallel with the substrate diode, but is ineffective due to its high forward voltage drop and high diffusion capacitance caused by its low forward speed. Tests proved that a 1N5818 kept a receive-path functional with a 20X boost transformer with a 7:1 transform (300 mA peak ground current in the receiver). Without D₁, the receiver momentarily stops functioning at a 100 times lower ground current.

This diode is not needed if the Carrier I/O never swings below ground. If your CCT systems all run on the same regulated voltage with all matched transformers and turns ratios, it is not needed. Otherwise, it is.

THE RECEIVER

The receiver and transmitter share components C_c, T₁, C_o, R₁, Z₁, C_g, R_g, and peripheral supply and bias components that are not in need of change for RX mode operation. Values for the balance of the components are now found.

Line-Frequency Rejection

To use the ultimate sensitivity of the device, fully 110 dB of 115 V, 60 Hz alternation is required between the line and the limiter amplifier output. Using the circuit topology of Figure 4, the combined attenuation of the C_c/T₁ highpass, the tuned transformer, and the bandpass filter attenuation of the limiter amplifier give far more line rejection than the above-stated minimum. However, if some other CCT line coupling circuit is used, line rejection will become important to the system designer.

Receiver input power supply rejection (PSRR) and common-mode rejection (CMRR) are one-in-the-same using the supply-referenced signal input of Figure 4. Ripple swings both

differential inputs of the Norton amp, equally, while the signal-referenced input signal swings only the positive input. Overall PSRR consists of the input CMRR (set by the input stage component matching) and the ripple-frequency attenuation of the input amplifier bandpass response that passes carrier frequency but stops low frequencies. A typical 1% ripple and 1 mV r-p-n-m-r offset gives 26 dB of attenuation, the bandpass gives 54 dB 120 Hz attenuation, for an overall 80 dB PSRR to allow tens of volts of ripple before impacting ultimate sensitivity.

C_c
A value was chosen earlier. Knowing T₁'s secondary inductance allows a check of LC line attenuation using Figure 14.

C_g
The Norton input limiter amplifier has a bandpass filter for enhanced receiver selectivity, noise immunity, and line frequency rejection. The nominal response curve for F_o = 50 kHz is shown in Figure 15. The 300 kHz pole is fixed. The 50 kHz pole is set by C_g's value. After C_g is found, the resulting line frequency attenuation is found for the bandpass filter. Use Figure 15 to find a C_g value given for F_o. The approximate line frequency attenuation of the bandpass filter may then be found in Figure 16. Figure 15 returns a value for C_g, 33%, larger than nominal, giving a low frequency pole 33% low to allow for component tolerances.

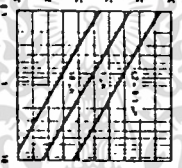


FIGURE 14. The 60 Hz line rejection of the highpass filter made up of C_c and T₁'s line-slide winding (neglecting capacitive coupling)



FIGURE 15. Given F_o, C_g is found. Also shown is the input amplifier's small signal amplitude response

Component Selection (Continued)

C_g and R₁
These phase-locked loop (PLL) loop filter components resemble some of the noise and most of the 2F_o components present in the demodulated differential output voltage signal from the phase detector. They affect the PLL capture range, loop bandwidth, damping, and capture time. Because the PLL has an inherent loop pole due to the integrator action of the CO (see CO), the loop pole set by C_g and the zero set by R₁ gives the loop filter a classical 2nd-order response.

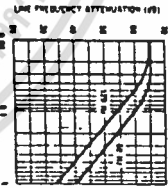


FIGURE 16. The Norton-input limiter amplifier bandpass filter line-frequency signal attenuation given C_g



FIGURE 17. Find C_g given F_o. Figure 19 gives the maximum data rate

No C_g and R₁ give the most stable PLL with the fastest response. Large C_g's with a too-small R₁ cause PLL loop instability leading to poor capture range and poor step response or oscillation.

Calculation of C_g and R₁ is quite difficult, involving not only the 2nd-order loop step response, but also the PLL non-dominant poles, the tuned transformer stepped-frequency response, and the RC bandpass step response (for data rates approaching 1 kHz). C_g and R₁ values are best found empirically. Tolerance is not critical. Component values are selected to give the best possible impulse noise rejection while preserving a 3-20% capture range and wide stability margin. Figures 17 and 18 give C_g and R₁ values versus F_o, where "DATA RATE" means that "DATA" should be less than the maximum data rate, in kHz, from Figure 19 divided by 10.

Note that C_g and R₁ are a function of data rate only for high data rates and are not plotted against data rate - as one might expect. The reason for this is important to understand if the CCT system designer wishes to find C_g and R₁ empirically. Data signal is, loosely speaking, passed through the PLL loop and is therefore potentially attenuated if the data bandwidth is on the order of the 3rd harmonic of the data rate, or less. Overall loop bandwidth is held as low as possible for maximum noise rejection while passing the data. Loop bandwidth is roughly proportional to the geometric mean of the untuned loop bandwidth and the filter pole set by C_g. Therefore, C_g is related to data rate. Unfortunately, the loop capture range falls to critically low values when large enough values of C_g are used to reduce loop bandwidth down to the 100's of kHz range, for low data rates. This

observes very well is to then reduce the untuned loop bandwidth. That bandwidth is approximately proportional to the value of C_o. For a fixed F_o, untuned loop bandwidth reduction requires a larger C_o and larger control current. With this in mind, changing the control current is not allowed. So one is forced to choose a C_g/R₁ combination with some minimum capture range, say 3-20%, that is within some quadrant from the point of loop instability. Happily, impulse noise tends to last only fractions of a millisecond so that the lack of low bandwidth loop response with low data rates is not a heavy penalty. As long as there is adequate capture range, the impulse noise filter performs admirably. Note that reducing F_o will reduce the no-tuner loop bandwidth, and indeed the maximum data rate falls below the limit set by the RC looppass filter as F_o falls below 100 kHz (Figure 19).

The tuned transformer characteristics will affect the demodulated data waveform more than C_g and R₁ at low data rates. Tank Q and off-tuning will affect overshoot during the FSK frequency steps. This is a property of tuned circuits. The maximum data rate of Figure 19 is measured from the receiver input to the Data Out and does not include the data bandwidth reducing effects of T₁.

C_m
Capacitor C_m stores a voltage corresponding to a correction factor required to cancel the phase detector differential output DC offsets. The stored voltage is 1/2 of the DC offset plus some bias level of about 2.2 V. A large C_m value increases the time required to bias-up the receive path at the beginning of transmission. A large C_m does little well and store its bias voltage long. Because of the initial random charge of C_m, the receiver must be given a data transition to change to the proper bias voltage. Therefore, reducing C_m's value to one that may be changed in less than 2 bit-times will not save biasing time and is not recommended.

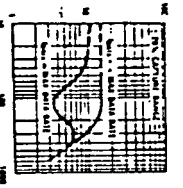


FIGURE 18. Find R₁ given F_o with F_oDATA parameter

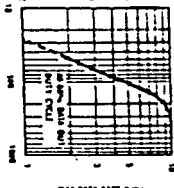


FIGURE 19. The maximum data rate versus F_o using loop filter components optimized for max. noise performance while retaining a min. 3-20% capture range (large signal)

Use Figure 20 to find C_m's value knowing F_o. Assuming the standard 2 bit receive charge time is desired, the value and T_c are not critical, but the capacitor should have low leakage.

Communication and System Protocols (Continued)

carrier current applications since they do not have the intelligence needed to distinguish between real messages and noise induced phenomena.

The difficulty in designing special protocols arises out of the special nature of the AC line, an environment laden with the worst imaginable noise conditions. The relatively low data rates possible over the AC line (typically less than 9600 baud) make it even more imperative that systems utilize the most sophisticated means available to ensure network efficiency.

With these facts in mind, the designer is referred to two publications intended to aid in the development of carrier current systems. The first is literature #570075 The Bi-Line Carrier Current Networking System, a 200 pp. book that functions as the "bible" of Bi-Line system design. It has sections on LM1893 circuit optimization, protocol design, evaluation kit usage, critical component selection, and the Datachecker/DTS case study.

The second is AN-463 "A New Carrier Current Protocol Utilizing an Active Transformer for Consumer and Industrial Applications." It details the communication and system protocols developed by Datachecker/DTS for an energy management system.

Basic Data Encoding (please refer to the previously mentioned publications for advanced techniques)

At the beginning of a received transmission, the first 0 to 2 bits may be lost while the chip's receiver settles to the DC bias point required for the given transmitter/receiver pair carrier frequency offset. With proper data encoding, dropped start bits can be tolerated and correct communication can take place. One simple data encoding scheme is now discussed.

Generally, a CCT system consists of many transceivers that normally listen to the line at all times (or during predetermined time windows), waiting for a transmission that directs one or more of the receivers to operate. If any receiver finds its address in the transmitted data packet, further action such as handshaking with the transmitter is initiated. The receiver might fail the transmitter, via retransmission, that it received the data, waiting for acknowledgment before acting on the received command. Error detecting and correcting codes may be employed throughout. The transmitter must have the capability to retransmit after a time if no response from the receiver is heard - under the assumption that the receiver didn't detect its address because of noise, or that the response was masked because of noise or a line collision. (A line collision happens when more than 1 transmitter collides at one time - causing one or more of the communications to fail). After many re-transmissions

the transmitter might choose to give up. Collision recovery is achieved by waiting some variable amount of time before retransmission, using a random number of bits delay or a delay based on each transmitter's address, since each transmitter has a unique address.

An example of a simple transmission data packet is shown in Figure 32. The 8 bit 50% duty-cycle preamble is long enough to allow receiver biasing with enough bit wait time to allow the receiver controller to detect the square-wave that signals the start of a transmission. If there had been no transmission for some time, the receiver would simply need to note that a data transition had occurred and begin to watch for a square-wave. If the receive controller detects the alternating polarity data square-wave it would then use the sync bit to signal that the address and data were immediately following. The address data would then be loaded, assuming the head format, and tested against its own. If the address was correct, the receiver would then load and store the data. If the address was not correct, either the transmission was not meant for this receiver, or noise has flooded the receiver. In the former case, when the transmission was not meant for the receiver, the controller should immediately return to watching the incoming data for its address. If the latter case were true, then the receive controller would continue to detect edges, hang itself up by loading false data and being forced to handshake. The square-wave detection and address load and check routines should be fast to minimize the time spent in loops after being false-triggered by noise. If the controller detects an error (a received data bit that does not conform to the pre-defined encoding format) it should immediately resume watching the LM1893's Data Out for transmissions, the next bit would be shifted in and the process repeated.

A line-synchronous CCT system passing 3 bits per half-cycle may replace the long 8 bit preamble and sync pulse with a 2 bit start-of-transmission bit preamble. The receive controller might then assume that preamble always starts after bit 1 (the last bit after zero-crossing) so that any data transition at a zero crossing must be the start of the address bit and is tested as such. The line synchronous receiver operates with a simpler controller than an asynchronous system. Discussion has assumed that the controller has always known when the Data Out is high or low. The controller must sample at the proper time to check the Data Out state. Since noise shows itself as pulse width jitter, symmetrically placed about the non-rise switch-points, optimum Data Out sampling is done in the center of the received data pulse. The receive data path has a time delay that, at low data rates, is dominated by the inductive noise filter inductor and is nominally 1/2 bit. At a 2 kHz data rate, an additional delay of approximately 1/2 bit is added because of the cumulative delay of the remainder of the receiver. Figure 23 shows that Data Out sampling occurs conveniently at the transmitted

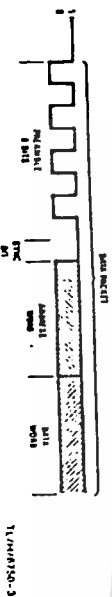


FIGURE 32. A simple encoded data packet, generated by the transmit controller is shown. The horizontal axis is time where 1 bit time is 1/(2f_{DATA})

Basic Data Encoding (Continued)

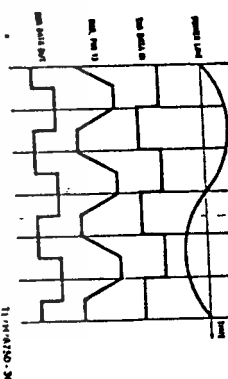


FIGURE 33. Operating waveforms of a line-synchronous transmitter pair are shown. The diagram shows how the transmitted data transitions may be used as received data sampling points

data edges for the line synchronous data transmission scheme mentioned in the previous paragraph. With the receiver controller's Data Out pin option to determine with maximum accuracy, where the square-wave data transitions take place, average their positions assuming a known data rate, and calculate where the center of the data bit is and will continue to be as the address and data are read. A long preamble is helpful. Software that continuously updates the center-of-bit time estimate, as address and data are received, works even better. Alternatively, a coding scheme employing an embedded clock can be used.

LM2893 Application hints

The LM2893 is intended for advanced applications where special security is used in the transmit and receive paths. The LM2893 makes this possible by featuring separate transmit output and receive input pins.

Examples of enhancements that can be added to the basic LM1893/2893 circuit include separate transmit and receive windings on the coupling transformer, high quality ceramic or LC filters in the receive path, and single impulse noise blanking circuits.

In many applications, the additional performance to be gained outweighs the extra cost of the additional security. Like their binary, high performance industrial applications, such as building energy management will fit into this category, since they require the utmost in reliability.

Because of the specialized nature of individual LM2893 applications, it is not possible to give one circuit that will satisfy all requirements for performance and cost effectiveness. The following are specific application examples will be given. Instead of the subsequent text describing in general terms the types of circuits that can be used to increase performance along with their advantages and disadvantages. It is intended to be a springboard for ideas.

LM2893 COUPLING NETWORKS

The main disadvantages of the typical LM1893 coupling network are that it functions as the bandpass filter, has loose coupling between primary and secondary, and has a single secondary. The LM1893 coupling network was designed this way mainly because of the restriction that the carrier input and output are tied together.

Because the coupling transformer is used as a filter, the LM1893 circuit is susceptible to changing line impedances or energy under conditions of changing line impedances or when several LM1893 circuits are close in proximity on the AC line. Because the tuned transformer has a high value of Q, ringing occurs in the presence of impulsive noise. This ringing occurs at the center frequency and increases the error rate of transmissions, especially at relatively high data rates (> 2000 baud). Because it is the only tuned circuit in the system, the selectivity characteristics leave a lot to be desired.

The LM2893, having separate receive input and transmit output pins, removes the limitations on coupling transformer design, allowing the design of circuits devoid of the previous limitations.

The last enhancement that can be made with the LM2893 is the use of a high permeability ferrite toroid for line coupling along with a separate filter. The transformer would be of broadband design (untuned) with two secondaries, one for coupling to the transmit output and one for coupling to the receive input. This allows impedance matching of both the transmitter and receiver, with the result of quite a bit more receive sensitivity.

Because of the increased signal and separate receive signal path, a 3 or 6 db pad can be used before the selective changes in line impedance.

Another advantage of the toroidal transformer is that it can be designed for use at very low line impedances due to its inherent tight coupling.

SEPARATE FILTER

Because of the separate receive path of the LM2893, a twenty-fourly high quality bandpass filter can be used for selectively inductive ceramic filters are available that have band-pass and center frequency characteristics compatible with carrier current operation. Furthermore, the use of these filters allows multichannel operation, previously made difficult by the single tuned network of the LM1893. These filters are easily cascaded for even more off-frequency rejection. If the pad is added before the filter, there will be negligible pulling due to changes in line impedance reflected through the coupling transformer.

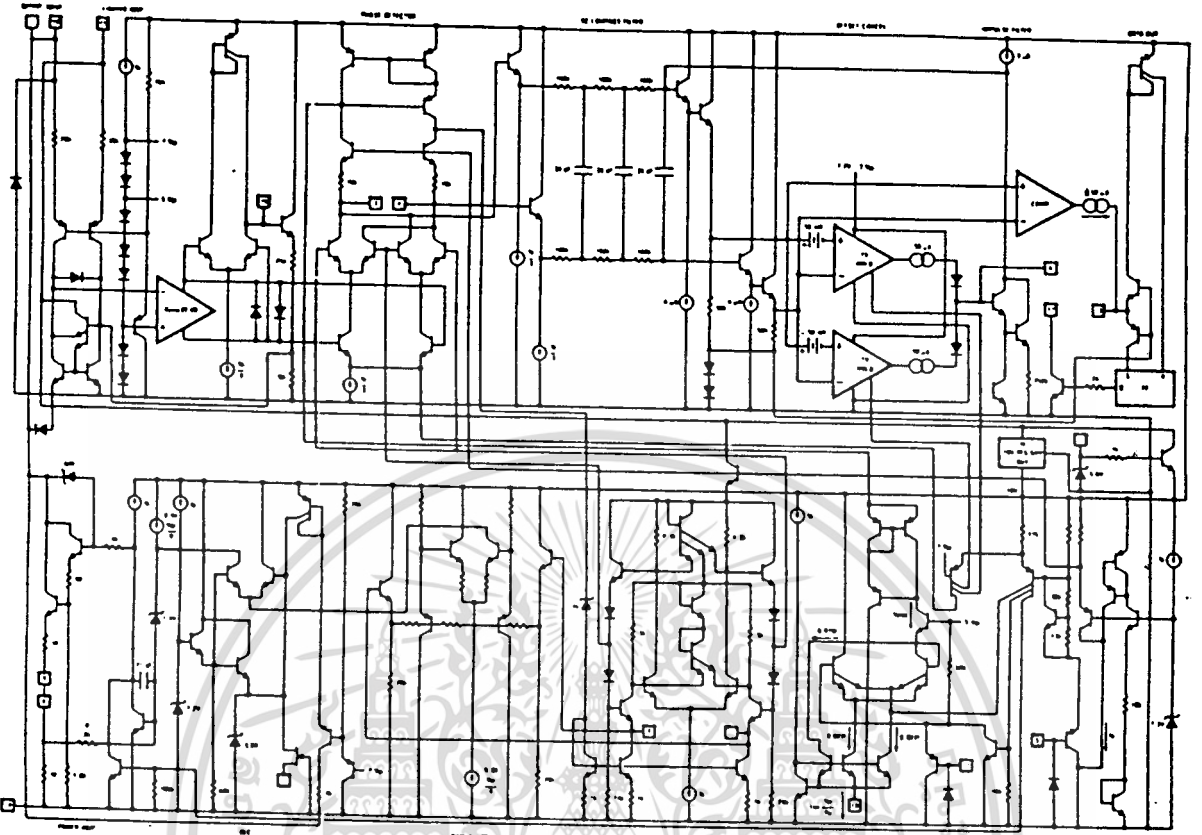
Alternatively, a Butterworth/Chebyshev bandpass LC filter or an active filter can be used in place of the ceramic filter.

IMPULSE NOISE BLANKER

Although the LM2893 has adequate impulse noise rejection for most applications, there is reason to employ impulse blanking to improve error rates in severe AC line environments. Typically, errors occur due to pulse jitter in the LM1893/2893 data output that originates when the internal time domain filter smooths out an incoming noise pulse. The solution involves removing the impulse completely and not simply trying to filter it. Moreover, the pulse should be removed in the receive signal path before the selective portions of the circuit to eliminate ringing. This also allows the receiver filter to smooth out the blinks that also occur in the desired incoming carrier signal.

If a carrier detect circuit is desired in conjunction with the LM2893 it can be located after the filter and impulse blanker. Because impulse noise is removed, this also helps prevent that plagues those circuits will be greatly reduced.

Simplified Schematic



References

1. Nicholson, J.R. and J.A. Malack: "RF Impedance of Power Lines and Line Impedance Substitution Network in Conducted Interference Measurements." IEEE Transactions on Electromagnetic Compatibility, May 1973; (Impedance data)
2. Southwick, R.A.: "Impedance Characteristics of Single-Phase Power Lines." Conference Rec.: 1973 IEEE Intl. Symp. on Electromagnetic Compatibility, (Line Impedance data)
3. Hayt, William H, Jr. and Jack E. Kemmerly: "Engineering Circuit Analysis." McGraw-Hill Books; 1971; pp. 447-453. (linear transformer reflected impedance)

4. FCC, "Notice of Proposed Rule Making," Docket 20780, adopted Apr. 14, 1976, (Proposed regulation)

5. Monckell, Dennis M. and Michael E. Wright: "A Carrier Current Transceiver IC for Data Transmission Over the AC Power Lines." IEEE J. Solid State Circuits, vol. SC-17, Dec. 1982; pp. 1158-1165; (LM1893 circuit description)

6. Lee, Mitchell: "A New Carrier Current Transceiver IC." IEEE Trans. on Consumer Electronics; vol. CE-28; Aug. 1982; pp. 408-414; (Application of LM1893)

Thermal Considerations (Continued)
 nal ΔV_A for an N package is 60°C/W, however with good PC board layout. Since F_O is a relatively strong function of T_A , an iterative solution process starting with an initial guess for T_A is used. With the assumed T_A , find the total supply current found in the typical performance characteristics.

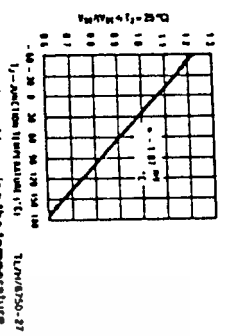


FIGURE 25. T_m may be found by using the temperature coefficient of pin 18 Vge. If Vge is known at 25°C.

Transmit-To-Receive Switch-Over Time

An important figure-of-merit for a half-duplex CCT link, affecting effective data rate, is the TX-to-RX switch time T_{TR} . Using the recommended component values gives the pair a nominal 2 bit-time (1 bit time = $1/(2f_{DATA})$) over a wide range of operating conditions, where the receiver requires 1 bit time to settle. T_{TR} cannot be decreased significantly but does increase as noise filtering, especially via C_{IN} , is increased. Impulse noise at switch signals near the limiting sensitivity, poor F_O match between receiver and transmitter because of poor turn or worst-case conditions, and the statistical nature of PLL signal acquisition may all contribute to increase T_{TR} to possibly 4 bit-times.

T_{TR} is lower when a pair of LM1893's handshake rapidly. The receiver was designed to "remember" the RX-mode DC operating points on C_{IN} and C_T while in the TX mode. Under noisy worst case conditions, C_{IN} will discharge to the point of latching operation after 35 bit-times in the TX mode (1400 bit times with no noise and a nominal part). $f_{DATA} = 180$ kHz; T_{TR} is about 0.8 ms (proportional to the selected F_O) plus $1/4$ bit-time.

The major components of T_{TR} are described below for a nominal 125 kHz F_O , 180 Hz f_{DATA} , lightly-loaded tank with a Q of 20, and the circuit of Figure 4. The remote CCT has been operating in the TX mode with a 26.6 Vpp tank swing and is now selected as a receiver. An incoming signal requiring the ultimate receiver sensitivity immediately is placed on the tank.

First, the tank stored energy at the transmit frequency must decay to a level below the 20 mVpp swing caused by the 0.14 mVrms incoming line signal containing the information to be recovered.

$$\text{decay time} = \frac{Q}{\pi F_O} \ln \left(\frac{V_i}{V_O} \right) = \frac{20}{\pi \times 125,000} \ln \left(\frac{26.6}{0.10028} \right) = 0.466 \text{ ms} \quad (2)$$

That is 0.47 ms of delay (proportional to $1/F_O$ and Q). Second, the PLL must acquire the signal, it must lock and settle. Acquisition time is statistical and may take any length of time, but average acquisition time depends on the loop filter components C_T and R_T and the difference in center frequencies ΔF_O of the TX/RX pair. Using the recom-

mended C_T and R_T (47 nF and 6.2 k Ω) with a $\pm 4.4\%$ ΔF_O (a 1.00 mV DC offset on C_T and R_T), lock was measured to take less than 50 cycles of F_O . That is a 0.40 ms delay (proportional to $1/F_O$).

Acquisition is incomplete until the second order PLL loop settles. For the above-mentioned C_T and R_T , the loop natural frequency F_N and damping factor are found to be 2.3 kHz and 1.0, respectively. Settling to within 1.25 mV of the 1.00 mV DC offset charge requires 2.7 periods of F_N , or 1.2 ms (a function of C_T and R_T).

Third, the RC lowpass filter introduces a 0.12 ms delay. Fourth, C_{IN} must charge up to $1/(4 \times 1100) = 83$ mV depending on the polarity of F_O . Borderline data squaring with zero noise immunity is possible with only 3 V Δ 50 mV of charging C_{IN} change current is an asymptotic function approximated by assuming a 50 μ A charge current and the full 83 mV charge voltage. C_{IN} charge time is then 1.7 ms (proportional to $1/f_{DATA}$).

Fifth, the impulse noise filter adds a $1/2$ bit-time delay. Total T_{TR} is 3.9 ms plus $1/2$ bit-time for a total of 1.9 bit-times at 360 baud.

Receive-To-Transmit Switch-Over Time

Assume the chip has been in the RX mode and the TX mode is now selected in less than 10 μ s, full output current is exponentially building tank swing, 50% of full swing is achieved in less than 10 cycles - or under 80 μ s at 125 kHz. In the same 10 μ s that the output amp went on, the phase detector and loop filter are disconnected and the modulator input is enabled. FSK modulation is produced in 10 μ s after switching to TX mode.

Power Line Impedance

Respective of how wide the limits on power line impedance Z_L are placed, there are no guarantees. However, since the CCT design requires an estimate of the lowest expected impedance, Z_L is recommended for the most efficient transmitter-to-line coupling. Line impedance should be measured and Z_L limits fixed to a given confidence level. Reasonable values for Z_L limits (into, loaded Q, and tank resonant frequency pull F_O) may be found to enable a CCT system design that functions with the overwhelming majority of power lines.

A limited sampling of Z_L was made, during the LM1893 design, of residential and commercial 115V 60 Hz power lines. Data was also drawn from the research of Nicholson and Malack (reference 1), among others, to produce Figures 26 and 27. All measured impedances are compared with the shaded portions of Figure 27. A nominal 3.5, 7.0 and 14.1 Z_L is used throughout the application information with a nominal 45° phase angle (θ is sometimes used for simplicity).

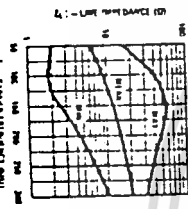


FIGURE 26. Measured impedance range for residential and commercial 115V, 60 Hz lines.

Power Line Impedance (Continued)

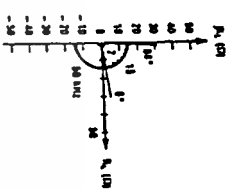


FIGURE 27. Complex-plane plots of measured 115V, 60 Hz line impedance where $Z_L = R_L + jX_L$.

Power Line Attenuation

The wiring in most US buildings is a flat 3 conductor cable (American, BX, or Romex). All referenced line impedances refer to hot-to-neutral impedances with a grounded carrier with loose coupling for transients, are somewhat mutually exclusive. The transients are exposed in the following example for the CCT designer attempting a new boost-capable or different core, transformer design.

The compromises are eased by separating the TX output and RX input in the LM2893. An untuned TX coupling transformer with only core coupling (not air-coupled solenoid windings) would employ a high permeability, high magnetic hold, low loss, square saturating, toroidal core. The resonant RX path would be isolated from line voltages with much unilateral amplitude that operates at line voltages with much more than 110 dB of dynamic range, or by a capacitively coupled pulse transformer during a unilateral amplifier and for increased selectivity. See the LM2893-specific applications section.

Typically, signal is coupled across transformer phases by from full signal to limiting sensitivity is more than 70 dB. Unloaded tests of CCT link range using this chip show extensive coverage while remaining on one phase of a distribution transformer (100% of ml, with link failure often occurring across transformer phases or through transformer unless coupling networks are utilized). Total line attenuation allowed from full signal to limiting sensitivity is more than 70 dB. Typically, signal is coupled across transformer phases by parasitic winding capacitance, typically giving 40 dB attenuation between phased 115 V windings. Coupling capacitors may be installed for improved link operation across phases. Power factor correcting capacitor banks on industrial lines or shorter carrier signal and should be isolated with inductor. Increasing range is sometimes accomplished by electrically installing the isolating inductors (figure 29) and coupling capacitors, as well as by electric to use the boost option. Frequency translating or time division multiplexed repeaters will also increase range.

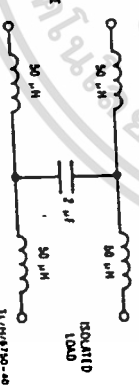


FIGURE 28. An isolation network to prevent noise from some device from polluting the AC line, and (2) to stop some low impedance device (measured at F_O), from shorting carrier signal. Component values given as an example for $F_O = 125$ kHz on residential power lines.

The Coupling Transformer

The design aimed at for T_1 is the result of an unhappy compromise - but a workable one. The goals of 1) building

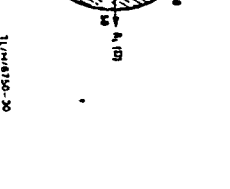


FIGURE 29. Complex-plane plots of measured 115V, 60 Hz line impedance where $Z_L = R_L + jX_L$.

T_1 with a stable resonant frequency, F_O , that is little affected by the detuning effect of the line impedance Z_L , and of 2) building a tightly line-coupled transformer for transmitted carrier with loose coupling for transients, are somewhat mutually exclusive. The transients are exposed in the following example for the CCT designer attempting a new boost-capable or different core, transformer design.

The compromises are eased by separating the TX output and RX input in the LM2893. An untuned TX coupling transformer with only core coupling (not air-coupled solenoid windings) would employ a high permeability, high magnetic hold, low loss, square saturating, toroidal core. The resonant RX path would be isolated from line voltages with much unilateral amplitude that operates at line voltages with much more than 110 dB of dynamic range, or by a capacitively coupled pulse transformer during a unilateral amplifier and for increased selectivity. See the LM2893-specific applications section.

For a LM1893-style transformer application, first, choose the turns ratio N based on an estimated lowest Z_L likely encountered. Z_L Figure 29 shows graphically how N affects line signal. If T_1 has an unloaded Q_{UN} of well less than 35, a guess of N somewhat high should be used and later checked for accuracy. The recommended transformers have secondary taps giving a choice of 14, 7.0, and 3.5 (170, 14.1 (nominal) for during Z_L 's of 14, 7.0, and 3.5 Ω respectively) at $V_1 = 25$ C, $V_2 = 18$ V, and $Q_U = 35$.

The resonating inductance of the tuned primary, L_1 , is known that resonant frequency $F_O = F_0$ and some minimum bandwidth, or maximum Q, will be required to pass signal under full load conditions.

$$L_1 = \frac{R}{2\pi F_O Q} \quad (3)$$

$$L_1 = \frac{R_0 |Z_L|}{2\pi F_O Q} \quad (4)$$

It is known that resonant frequency $F_O = F_0$ and some minimum bandwidth, or maximum Q, will be required to pass signal under full load conditions.