



ระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์

Data Storage for Combustible Gases by Microcomputer



วัน เดือน ปี ๑๘ ๗.๓. ๒๕๓๗
เลขทะเบียน ๐๒๔๘๑๗
เลขเรียกหนังสือ T ๒๗๑๑๗ ๓.๔.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา ๒๕๓๗

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

034817

ปริญญาโทปีการศึกษา 2537

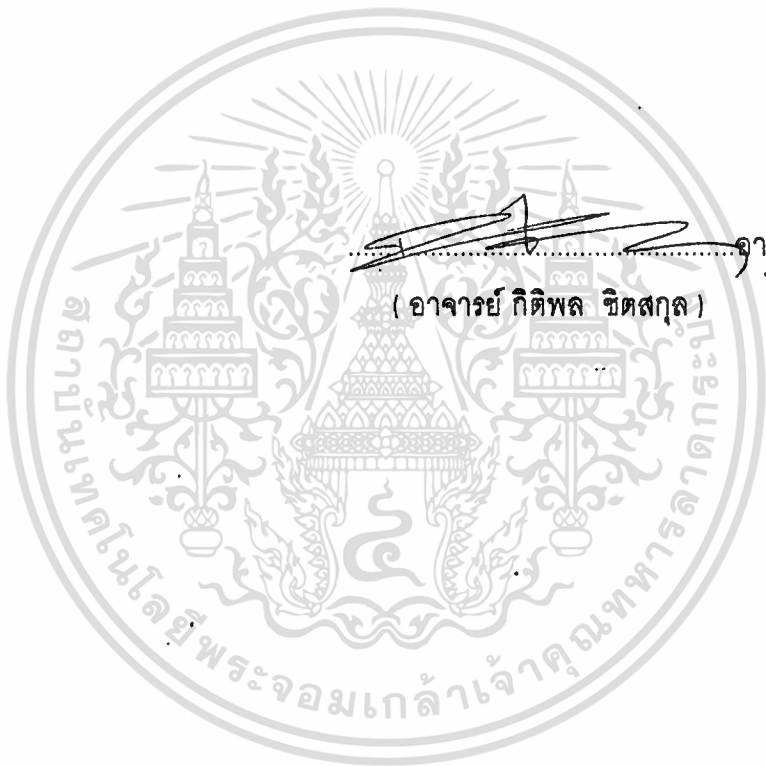
ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์

ผู้จัดทำ

นาย สรศิลป์ ธรรมรงค์กิจ 321363



อาจารย์ที่ปรึกษา

(อาจารย์ กิตติพล ขิตสกุล)

ระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์

Data Storage for Combustible Gases by Microcomputer

นาย สรศิลป์ ธรรมรงค์กิจ 321363

อ. กิตติพล ชิตสกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2537

บทคัดย่อ

ระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์มี ICL7109 เป็น A/D (analog-to-digital) Converter ขนาด 12 บิต ทำงานแบบ Dual-Slope มีวงจรมัลติเพล็กซ์เซอร์ (multiplexer) เลือกสัญญาณอินพุตได้ 8 ช่องสัญญาณ สัญญาณดิจิตอลที่ได้ถูกส่งแบบอนุกรมผ่านทาง RS-232 ของไมโครคอมพิวเตอร์ PC โดยใช้เครื่องไมโครคอมพิวเตอร์ PC เป็นเครื่องมือในการเก็บข้อมูลและแสดงผลซึ่งจะช่วยให้สามารถนำข้อมูลที่ได้นี้ไปทำการวิเคราะห์ต่อไปได้ ในการทดลองใช้ก๊าซบิวเทนในการทดสอบความไวของระบบโดยแสดงผลบนจอมอนิเตอร์

ABSTRACT

Data Storage for Combustible Gases by Microcomputer consists of combustible gas sensor, 12 bit binary dual slope integrating analog-to-digital converter ICL7109 and single 8-channel analog multiplexers. The digital data (12 bits, polarity and overrange) are sent through RS232 port. A microcomputer PC is used for display, storage and analysis data. An experimental result for sensitivity of the system using butane gas is also shown.

กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้ สำเร็จลงไปได้ด้วยดี ผู้จัดทำขอขอบคุณ อาจารย์
กิตติพล ชิตสกุล อาจารย์ที่ปรึกษา ที่ได้ให้คำแนะนำและปรึกษาจนสำเร็จลงด้วยดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ.....	I
ABSTRACT.....	I
กิตติกรรมประกาศ.....	II
สารบัญ.....	III
บทที่ 1 บทนำ.....	1
1.1 บทนำ.....	1
1.2 ลักษณะของโครงการ.....	1
1.3 คุณสมบัติของเครื่องที่สร้างขึ้น.....	1
บทที่ 2 หลักการส่งข้อมูลแบบอนุกรมและแบบขนาน.....	3
บทที่ 3 พอร์ทอนุกรมและมาตรฐาน RS-232.....	4
บทที่ 4 Combustible Gas Sensor.....	6
บทที่ 5 ระบบ Data - Acquisition.....	8
บทที่ 6 หลักการทำงานของระบบเปลี่ยนสัญญาณอนาลอกเป็นดิจิทัลแบบ RS-232.....	11
บทที่ 7 โปรแกรม.....	22
บทที่ 8 การทดลองและผลการทดลอง.....	24
บทที่ 9 บทสรุปและวิจารณ์ผล.....	26
บรรณานุกรม.....	27
ภาคผนวก.....	28

1.1 บทนำ

ในปัจจุบันปริมาณการใช้ก๊าซสำหรับเชื้อเพลิงมีมากขึ้นเป็นจำนวนมากทั้งในส่วนที่พักอาศัยและย่านค้าขายอาหารและโรงงานอุตสาหกรรมในบริเวณที่มีการใช้ก๊าซดังกล่าวจำนวนมากโอกาสที่จะมีการรั่วไหลจำนวนมากออกมาจนอาจเกิดอันตรายต่อมนุษย์ที่อยู่ในบริเวณดังกล่าว ทั้งในกรณีที่เกิดจากการสูดดมเข้าโดยตรงหรือเกิดการติดไฟก็ตาม

จากปัญหาดังกล่าวจึงมีแนวความคิดว่าน่าจะมีการเก็บข้อมูลปริมาณก๊าซที่รั่วไหลในบริเวณที่อาจก่อให้เกิดอันตราย เพื่อเป็นแนวทางให้มีมาตรการการป้องกันได้อย่างถูกต้องและมีประสิทธิภาพ และจากแนวความคิดนี้จึงได้พัฒนาระบบวัดปริมาณก๊าซขึ้นขึ้นมา

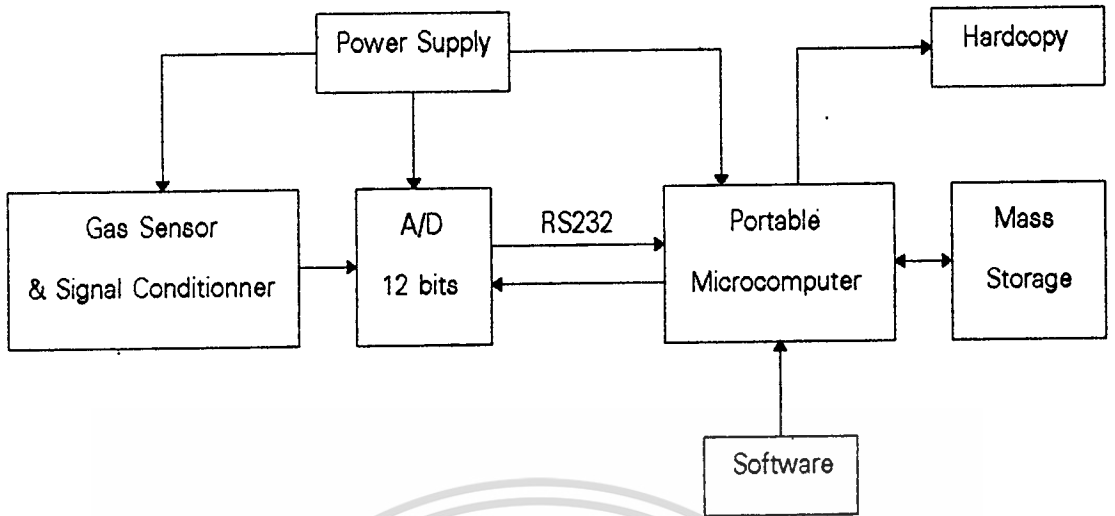
1.2 ลักษณะของโครงการ

สัญญาณทางอนาล็อก (ข้อมูลปริมาณก๊าซติดไฟ) จะถูกเปลี่ยนไปเป็นสัญญาณทางดิจิทัล โดยใช้เครื่องไมโครคอมพิวเตอร์ PC เป็นเครื่องมือในการเก็บข้อมูลและแสดงผล ซึ่งจะช่วยให้สามารถนำข้อมูลที่ได้นี้ไปทำการวิเคราะห์ต่อไป

1.3 คุณสมบัติของเครื่องตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์ที่สร้างขึ้น

1. สามารถเชื่อมต่อกับเครื่องไมโครคอมพิวเตอร์ PC ผ่านทางพอร์ทอนุกรม
2. มีวงจร multiplexer สามารถเลือกสัญญาณอนาล็อกเป็นอินพุตได้ 8 ช่องสัญญาณ
3. Analog-to-Digital Converter ขนาด 12 บิต
4. มี Combustible Gas Sensor ทำให้สามารถตรวจจับก๊าซติดไฟได้
5. สามารถประยุกต์ใช้ได้กับงานหลายๆ แบบ

จากคุณสมบัติของเครื่องตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์ดังกล่าว ระบบควรประกอบด้วยส่วนต่างๆ ตามรูปที่ 1.1



รูปที่ 1.1 แสดงบล็อกไดอะแกรมของระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์

ปริมาณของก๊าซที่แปรไปตามเวลาจะถูกเปลี่ยนเป็นสัญญาณไฟต่อเนื่องด้วย Gas Sensor และ Signal Conditionner A/D(analog-to-digital converter) จะทำหน้าที่เปลี่ยนขนาดของสัญญาณอนาลอกนั้นให้เป็นรหัสไบนารี 12 บิต (สัญญาณดิจิทัล) ที่สอดคล้องกับขนาดของสัญญาณอนาลอก จากนั้นข้อมูลของปริมาณของก๊าซดังกล่าวจะถูกส่งแบบอนุกรมไปแสดงขนาดบนไมโครคอมพิวเตอร์พร้อมกับเก็บในหน่วยความจำเพื่อการวิเคราะห์ต่อไป รายละเอียดของแต่ละส่วนของระบบจะได้กล่าวถึงในรายละเอียดของบทถัดๆไป

บทที่ 2

หลักการส่งข้อมูลแบบอนุกรมและแบบขนาน

การส่งผ่านข้อมูลแบบขนาน (Parallel Transmission)

มีลักษณะที่ทุกบิตที่เข้ารหัสแทนหนึ่งชุดข้อมูล (หรือ 1 word) จะถูกส่งผ่านไปตามสายส่งขนานกันไป ดังนั้นทุกบิตจะเดินทางถึงผู้รับพร้อมกัน และจำนวนสายส่งจะต้องมีจำนวนเท่ากับจำนวนบิตที่เข้ารหัส อาจกล่าวได้ว่า เป็นการส่งข้อมูลแบบขนานกันของบิต แต่เป็นการส่งข้อมูลแบบเรียงลำดับของชุดข้อมูล เครื่องรับจะได้รับข้อมูลตัวแรกก่อนแล้วตามด้วยตัวถัดไป

การส่งผ่านข้อมูลแบบอนุกรม (Serial Transmission)

มีลักษณะที่ทุกบิตที่เข้ารหัสแทนหนึ่งชุดเช่นกัน (1 word) แต่จะถูกส่งผ่านไปตามสายส่งเรียงลำดับกันไปทีละบิตในสายส่งเพียงเส้นเดียว

การรับส่งข้อมูลแบบซิงโครไนส์ (Synchronization Transmission)

ไม่ว่าในการส่งข้อมูลจะเป็นแบบขนานหรือแบบอนุกรม การส่งข้อมูลแบบซิงโครไนส์คือ ระบบการส่งข้อมูลที่แต่ละเวิร์ดถูกส่งออกไปตามเวลาที่แน่นอน ซึ่งหมายถึงระยะเวลาระหว่างข้อมูลแต่ละเวิร์ดที่ถูกส่งออกไปมีค่าแน่นอน

การรับส่งข้อมูลแบบอะซิงโครไนส์ (Asynchronous (Start/Stop) Transmission)

เป็นระบบในการจัดส่งชุดข้อมูล (หรือ 1 word) ชุดใดชุดหนึ่งไปในทันทีทันใด ซึ่งจะเป็นเวลาใดๆ ก็ได้ โดยไม่จำเป็นต้องกำหนดความสัมพันธ์กับข้อมูลชุดอื่นๆ โครงสร้างข้อมูลที่จะส่งมีลักษณะเป็นบล็อกๆ ซึ่งแต่ละบล็อกประกอบด้วย 1) Start bit 2) data bit 3) Parity bit 4) Stop bit ดังนั้นการส่งข้อมูลออกมาแต่ละครั้งอาจจะมีมากกว่า 8 บิตก็ได้

อัตราเร็วของข้อมูลแบบอนุกรมที่จะถูกส่งออกไป เรียกว่า Baud rate และ Bits per second (bps)

Baud rate หมายถึง จำนวนครั้งของการเปลี่ยนแปลงของสัญญาณใน 1 วินาที

$$\text{Baud rate} = 1 / (\text{เวลาระหว่างการเปลี่ยนแปลงของสัญญาณ})$$

Bit per second (bps) หมายถึง จำนวนบิตที่ถูกส่งไปในแต่ละวินาที บางครั้งเรียกว่า "bit rate"

$$\text{Bit rate (bps)} = \text{Baud rate} \times \text{จำนวนบิตใน 1 Baud}$$

โดยทั่วไป ทั้งสองแบบจะมีความหมายเหมือนกัน แต่ในกรณีทีพูดถึง bits/s แต่บิตถูกเข้ารหัสได้ กรณีนี้คำว่า baud rate และ bit rate จะมีความหมายไม่เหมือนกัน

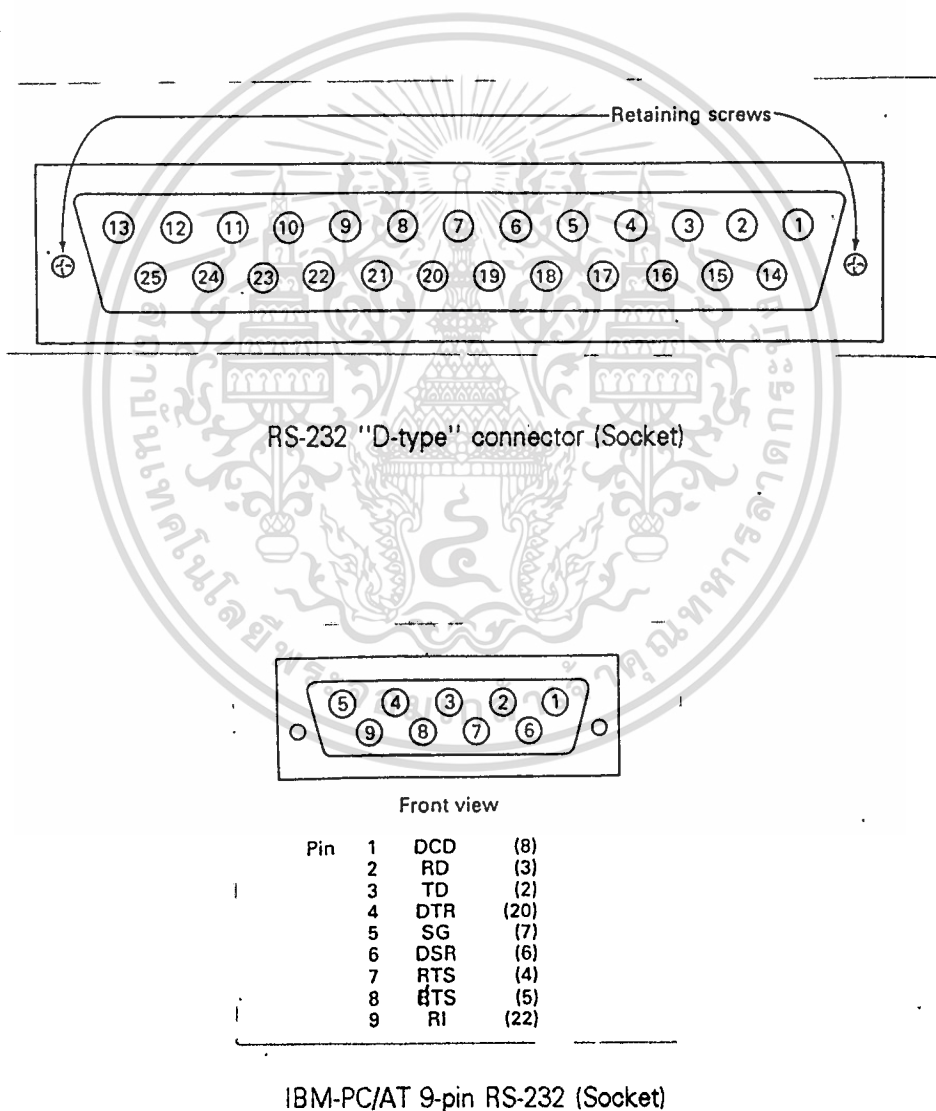
บทที่ 3

พอร์ทอนุกรมและมาตรฐาน RS-232

(SERIAL PORTS AND THE RS-232 STANDARD)

พอร์ทอนุกรม

พอร์ทอนุกรมส่วนใหญ่จะมีรูปร่างขึ้นอยู่กัมาตรฐาน RS-232 คือ มี 25 ขา แต่พอร์ทอนุกรมของ IBM-PC AT จะมีเพียง 9 ขา เพราะว่สัญญาณบางขาไม่จำเป็นต้องใช้



รูปที่ 3.1 แสดงขาของพอร์ทอนุกรมแบบ 25 ขาและ 9 ขา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1

DB - 9 Pin	DB - 25 Pin	Assignment/function
1	8	Carrier detect
2	3	Receive data
3	2	Transmit data
4	20	Data terminal ready
5	7	Signal ground
6	6	Data set ready
7	4	Request to send
8	5	Clear to send
9	22	Ring indicator

มาตรฐาน RS-232

RS-232 (Recommended Standard 232) มีชื่อเต็มว่า "Interface between Data Terminal Equipment and Data Communication Equipment Employing Serial Binary Data Interface" มาตรฐาน RS-232 ถูกกำหนดขึ้นโดย EIA (Electronic Industries Association) เพื่อความสะดวกในความเข้ากันได้ (compatibility) และการติดต่อกัน (inchangeability) ระหว่างคอมพิวเตอร์และอุปกรณ์รอบข้างต่างๆ (peripheral devices) โดยผ่านทางพอร์ทอนุกรม

ตารางที่ 3.2

Voltage	Logic	Control	Signal Condition
+ 3 V to + 25 V	0	On	Space
-- 3 V to -- 25 V	1	Off	Mark

RS-232 จะใช้ระดับสัญญาณแบบ negative-logic levels หมายถึง ศักดาไฟฟ้าค่าบวก (+3 V ถึง +25 V) ที่มากกว่าในวงจรเป็นลอจิก "0" และ ศักดาไฟฟ้าค่าลบ (-3 V ถึง -25 V) เป็นลอจิก "1" ซึ่งตรงข้ามกับสัญญาณทางลอจิกแบบ TTL จะถือว่าศักดาไฟฟ้าที่เป็นบวกมากกว่ามีค่าทางลอจิกเป็น "1" และศักดาไฟฟ้าที่เป็นลบมากกว่ามีค่าทางลอจิกเป็น "0" ค่าแรงดันไฟฟ้าของ RS-232 ที่อยู่ระหว่างช่วง +3 V และ -3 V จะมีความหมายเหมือนกับสัญญาณไฟฟ้าแบบ TTL ที่อยู่ในช่วง 0.8 V และ 2 V

แรงดันไฟฟ้า +12 โวลท์และ -12 โวลท์ เป็นระดับแรงดันไฟฟ้าที่ใช้กันทั่วๆ ไปในมาตรฐาน RS-232

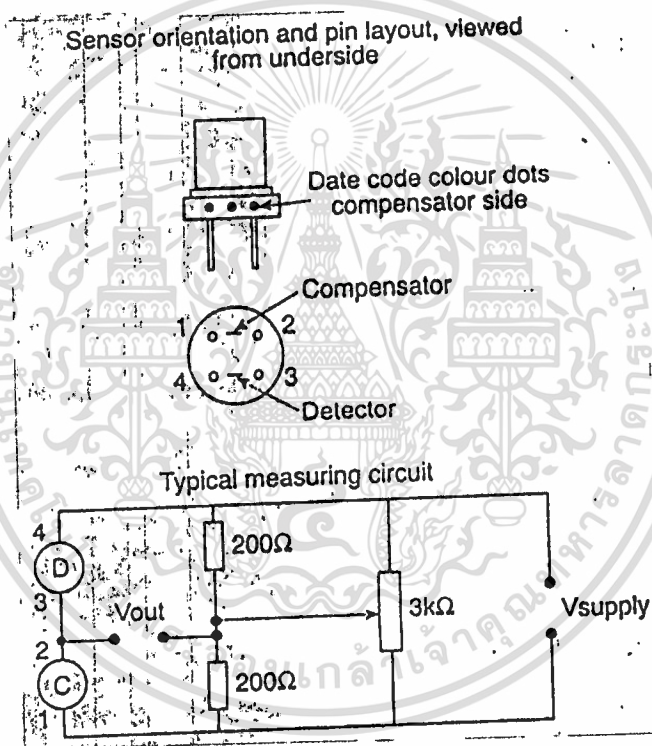
ในขณะที่ RS-232 ไม่ได้ส่งข้อมูล สายส่ง (ขา Transmitted Data) จะมีค่าทางลอจิกเป็น "1" (Marking level)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

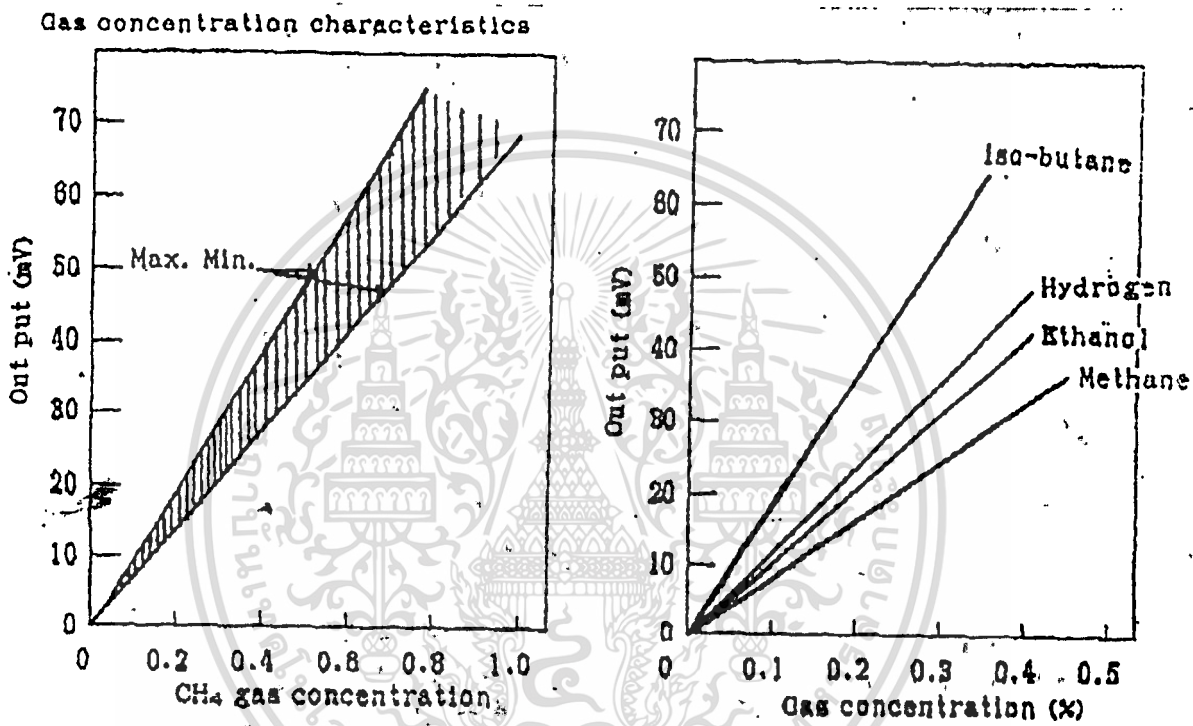
Combustible Gas Sensor

NAP-5A เป็นเซ็นเซอร์ชนิด Hot-wire type gas sensors ถูกใช้งานอย่างกว้างขวางสำหรับเป็นตัวตรวจจับก๊าซ (gas detectors) สำหรับก๊าซเชื้อเพลิง (fuel gas) ทุกชนิดและยังใช้พลังงานต่ำ (low power consumption) จึงสามารถใช้กับ Battery ได้ สะดวกต่อการเคลื่อนย้าย (portable operation) ใช้กระแสไฟประมาณ 150-180 mA (ค่าทั่วไป) ที่ 3.0 V a.c. หรือ d.c.



รูปที่ 4.1 แสดงตำแหน่งขาของ sensor และการต่อเป็นวงจรตรวจวัดทั่วไป

การต่อใช้งานจะต่อเป็นวงจรบริดจ์ (bridge circuit) หากใช้อุปกรณ์ตามรูปที่ 4.1 [1] จะได้ความสัมพันธ์ระหว่างเปอร์เซ็นต์ความเข้มข้นของก๊าซกับศักดาเอาต์พุตของวงจรบริดจ์ซึ่งความสัมพันธ์ดังกล่าวสามารถนำมาใช้ในการปรับแต่งการแสดงผลของปริมาณของก๊าซได้



รูปที่ 4.2 แสดงความสัมพันธ์ระหว่างปริมาณความหนาแน่นของก๊าซและศักดาไฟฟ้าเอาต์พุต

บทที่ 5

ระบบ Data - Acquisition

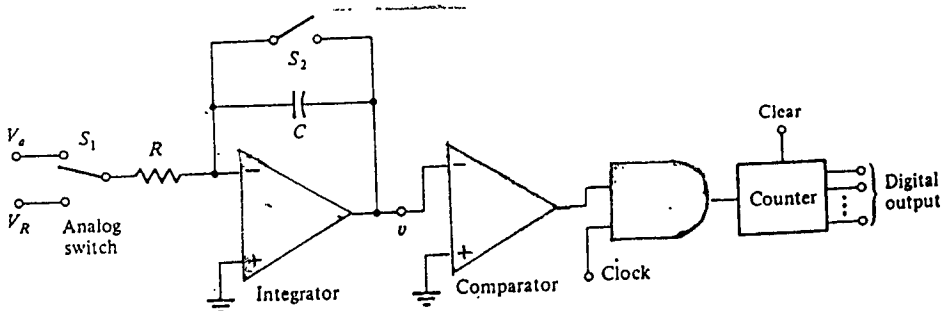
ปริมาณทางกายภาพต่างๆ (Physical quantities) เช่น อุณหภูมิ และ ความดัน จะถูกวัดออกมาทางอิเล็กทรอนิกส์โดยการเปลี่ยนปริมาณเหล่านี้ให้กลายเป็นสัญญาณไฟฟ้าที่สอดคล้องตาม โดยใช้อุปกรณ์ที่เรียกว่า transducer และ สัญญาณไฟฟ้าเหล่านี้เรียกว่า สัญญาณอนาลอก (analog) ซึ่งเป็นตัวแปรที่วัดได้ และ มีความต่อเนื่อง (เป็นฟังก์ชันกับเวลา) เป็นไปตามปริมาณทางกายภาพที่ถูกแทน ในทางตรงข้ามกัน สัญญาณทางดิจิทัล (digital) เป็นเลขฐานสอง (binary) และ ไม่ต่อเนื่อง มีสภาวะแค่ 2 สภาวะ (state) เท่านั้น

ถึงแม้ว่าสัญญาณทางอนาลอกอาจใช้แทนปริมาณทางกายภาพได้อย่างถูกต้อง แต่ก็เป็นการยากที่จะประมวลผล (process) และ เก็บข้อมูล สำหรับไว้ใช้ในภายหลังโดยปราศจากความคลาดเคลื่อน (error) เกิดขึ้น สัญญาณทางอนาลอกไม่สะดวกที่จะอ่านและตีความ (interpret) โดยเฉพาะเมื่อมีสัญญาณรบกวนปะปนอยู่ด้วย ในทางตรงกันข้ามถ้าใช้สัญญาณแบบดิจิทัล การเก็บข้อมูล การส่งข้อมูล และ การประมวลผล จะทำได้ง่ายกว่าสัญญาณทางอนาลอก

จากประโยชน์ของการประมวลผล และ เก็บข้อมูลแบบดิจิทัล ข้อมูลแบบอนาลอกจึงถูกเปลี่ยนเป็นข้อมูลแบบดิจิทัล โดยใช้วงจร A/D converter (analog-to-digital)

หลักการของ A/D (analog-to-digital conversion) แบบ dual-slop

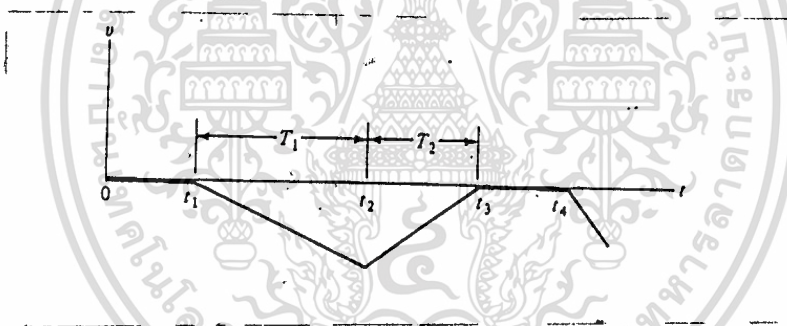
วงจร A/D แบบ dual-slop เป็นวงจรที่ได้รับความนิยมมากเพราะใช้เทคนิคของการอินทิเกรตสองครั้งเพื่อให้ความแม่นยำในการ conversion ที่ไม่ขึ้นกับความถี่ของสัญญาณนาฬิกา วงจร A/D ชนิดนี้ใช้หลักการ conversion โดยอ้อม เช่น เปลี่ยนแรงดันให้กลายเป็นความกว้างของพัลส์ ใช้พัลส์นี้เปิดเกตให้สัญญาณนาฬิกาผ่านแล้วนับจำนวนสัญญาณนาฬิกาที่ผ่านได้ ในช่วงที่เปิดเกตนั้น ก็จะได้เป็นสัญญาณดิจิทัลที่ขึ้นอยู่กับแรงดันนั่นเอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับที่ 5.1 แสดงวงจรของ A/D แบบ dual-slope หวังไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ในภาวะตั้งต้น สวิตช์ S1 เปิดวงจร สวิตช์ S2 ปิดวงจร และ วงจรนับ (counter) ถูก clear เมื่อเวลา $t = t_1$ สวิตช์ S1 ต่อแรงดัน V_a เข้ากับอินทิเกรเตอร์ (integrator) และ สวิตช์ S2 เปิดวงจร อินทิเกรเตอร์จะทำการอินทิเกรตสัญญาณอนาล็อก V_a (สมมติมีค่าเป็นบวก) ในขณะเดียวกันวงจรนับจะทำการนับสัญญาณนาฬิกาไปเรื่อยๆ เมื่อถึงเวลา t_2 วงจรนับจะนับมาถึงค่าเต็มสเกลและจะรีเซ็ต (reset) ตัวเองกลับไปตั้งต้นใหม่พร้อมกับสับสวิตช์ S1 ให้วงจรอินทิเกรเตอร์ทำการอินทิเกรตแรงดันอ้างอิง V_{ref} (ขั้วตรงข้ามกับ V_a) เพื่อให้วงจรคอมพาราเตอร์ (comparator) เปิดเกิดให้สัญญาณพัลส์ผ่านไปยังวงจรนับ เมื่อแรงดันตกลงสู่ศูนย์ที่เวลา t_3 สัญญาณนาฬิกาจะไม่สามารถผ่านเกิดไปยังวงจรนับได้อีก จำนวนสัญญาณนาฬิกาที่วงจรนับนับได้ในช่วงเวลา T_2 จะเป็นสัดส่วนกับแรงดันอนาล็อก V_a และ V_{ref} แต่จะไม่ขึ้นกับความถี่ของสัญญาณนาฬิกา



รูปที่ 5.2 แสดงรูปคลื่นศักดาเอาท์พุทของ integrator ในรูปที่ 5.1

พิจารณารูปคลื่นของแรงดันออกของอินทิเกรเตอร์ จะสังเกตได้ว่าช่วงเวลา T_1 จะคงที่ และความชันในช่วง T_2 จะคงที่ และจะต้องกำหนดให้ $|V_{ref}| < |V_a|$ เพื่อว่าช่วงเวลา $T_2 < T_1$ มิฉะนั้นการนับพัลส์ในช่วง T_2 จะล้นสเกล

ค่าของแรงดันที่อินทิเกรเตอร์ที่เวลา t_3 เท่ากับ

$$v = - (1/RC) \int_{t_1}^{t_2} V_a dt - (1/RC) \int_{t_2}^{t_3} V_{ref} dt = 0$$

ค่า V_a และ V_{ref} เป็นค่าคงที่

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแต่งเนื้อหา และต้องอ้างอิงเป็นเอกสารทุกครั้งที่มีการนำไปใช้

จำนวนพัลส์ในช่วง T_2 คือ n_2 ดังนั้น $T_2 = (n_2) \cdot T$ และ $T_1 = (n_1) \cdot T = (2^N)T$

$$V_a = \left| V_{ref} \right| T_2 / T_1 = n_2 \left| V_{ref} \right| / n_1 = n_2 \left| V_{ref} \right| / 2^N$$

เพราะว่า V_{ref} และ N คงที่ ดังนั้น ค่า V_a จึงเป็นสัดส่วนกับ n_2 สังเกตว่าผลอันนี้ไม่ขึ้นกับค่า time constant RC

ลักษณะของ A/D แบบ dual-slope มีดังต่อไปนี้

1. ให้ความถูกต้องในการ conversion สูง ไม่ขึ้นอยู่กับอัตราเร็วของสัญญาณนาฬิกาและค่าของตัวเก็บประจุ
2. สัญญาณรบกวนต่ำ
3. อัตราเร็วช้า
4. ตอบสนองต่อค่าระดับอินพุตเฉลี่ยระหว่างช่วงเวลาซาร์จ

ดังนั้น Dual-slope A/D converters จึงถูกใช้ในระบบที่ต้องการความถูกต้องแม่นยำ (accuracy) เป็นสำคัญมากกว่าเรื่องของความเร็ว

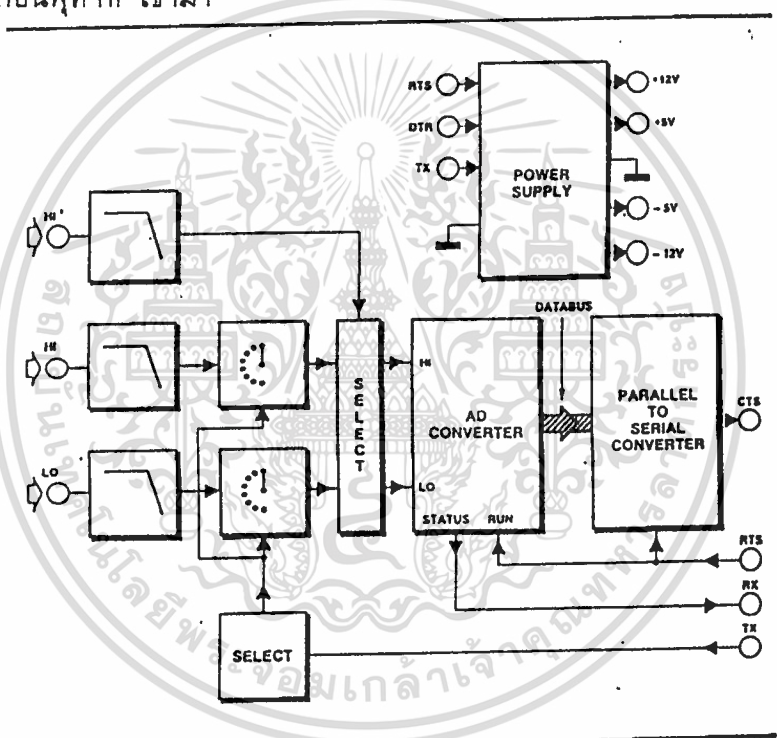


บทที่ 6

หลักการทํางานของระบบเปลี่ยนสัญญาณอนาลอกเป็นดิจิตอล

ระบบเปลี่ยนสัญญาณอนาลอกเป็นดิจิตอลแบบ RS-232

หัวใจสำคัญของระบบนี้คือ IC เบอร์ 7109 ซึ่งในรูปที่ 1 แสดงบล็อกไดอะแกรมโครงสร้างภายใน ทางด้านซ้ายเป็นส่วนอินพุทเริ่มจากวงจรโลว์พาสฟิวเตอร์ 3 ชุด HI', HI และ LO ในส่วนของ HI และ LO เป็นส่วนอินพุท 8 ช่องสัญญาณที่สามารถเลือกได้โดยส่วน SELECT ซึ่งเป็นบล็อกรองอยู่ด้านล่าง ส่วนในบล็อก SELECT ที่เขียนอยู่ในแนวตั้งจะเป็นตัวเลือกสัญญาณจากอินพุท HI' เข้ามา



รูปที่ 6.1 แสดงบล็อกไดอะแกรมโครงสร้างของวงจร

ในส่วนของ A/D Converter ที่อยู่ถัดจากบล็อกรองเลือกอินพุทจะให้เอาท์พุทออกมาแบบขนานและถูกแปลงให้อยู่ในรูปแบบอนุกรมโดยชุดแปลงข้อมูลแบบ Parallel-in-Serial-out Shift Register อย่งไรก็ดีข้อมูลที่ได้จะไม่ได้อยู่ในรูปแบบมาตรฐาน RS-232 ที่สามารถส่งเข้าสู่ขา RxD (Receive Data) ของพอร์ท RS-232 ได้ แต่จะใช้การส่งเข้าขาสัญญาณควบคุม CTS (Clear To Send) ของพอร์ทอนุกรมโดยตรง การส่งข้อมูลในลักษณะนี้จะทำให้การใช้คำสั่งได้ง่ายกว่าแบบ RS-232 มาตรฐาน

ในส่วนของแหล่งจ่ายไฟ (Power Supply) แสดงในบล็อกด้านบนขวาจะนำเอาพลังงานโดยตรงจากสายสัญญาณจากไมโครคอมพิวเตอร์แล้วแปลงให้อยู่ในขนาดแรงดัน +5 โวลท์กับ -5 โวลท์สำหรับ A/D และ +12 โวลท์กับ -12 โวลท์สำหรับการอินเทอร์เฟส

การเชื่อมต่อ (Interfacing)

มีเหตุผลสามข้อสำหรับการเลือกการอินเทอร์เฟซ (Interface) ลักษณะที่ใช้นี้ คือ

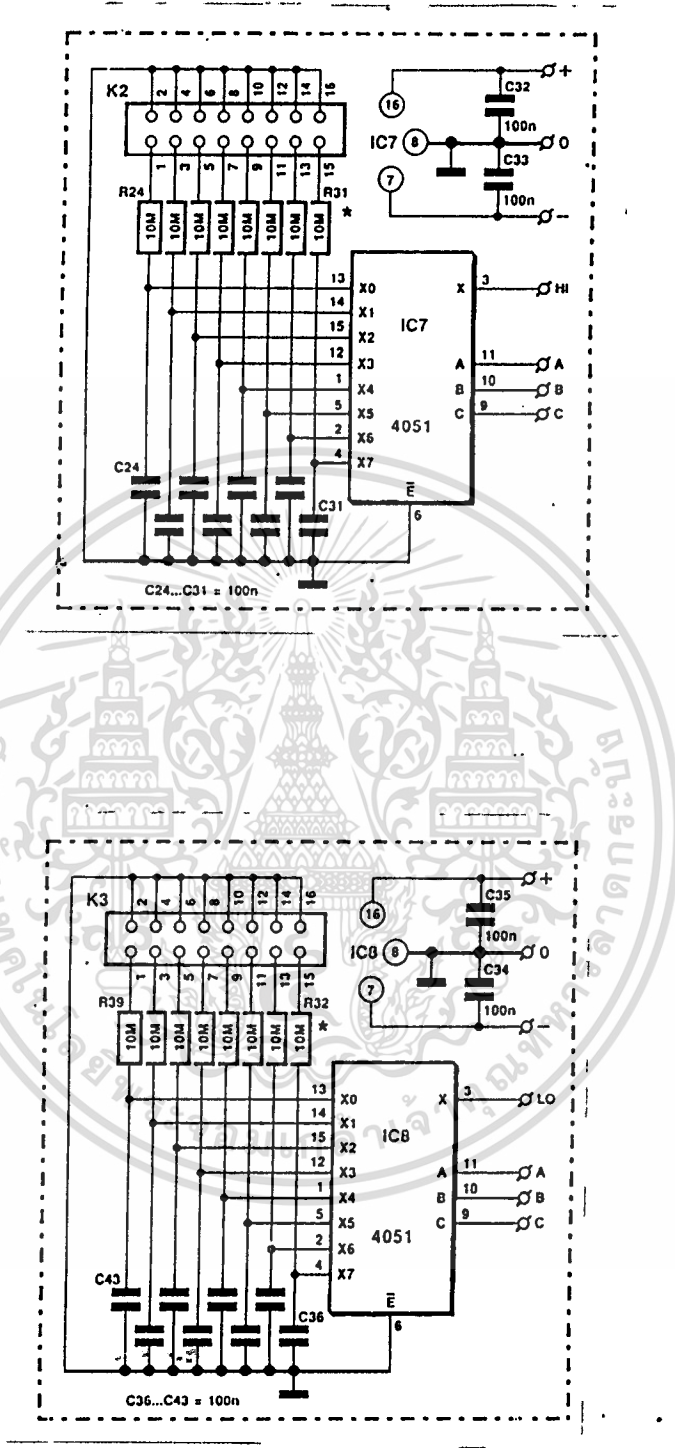
1. พอร์ทขนานจะไม่สามารถจ่ายกระแสไฟเลี้ยงได้อย่างพอเพียงสำหรับวงจร A/D
2. มักจะพบว่าในไมโครคอมพิวเตอร์มักจะพบพอร์ทอนุกรมพอร์ทที่สองที่ว่างอยู่มากกว่าพอร์ทขนานได้เสมอ
3. การส่งข้อมูลแบบอนุกรมจะส่งได้ไกลและสะดวกกว่าการส่งแบบขนาน

แต่ข้อเสียเปรียบที่เห็นได้ชัดเจนของการส่งแบบอนุกรม คือ การส่งแบบนี้จะใช้เวลาในการส่งข้อมูลนานกว่า อย่างไรก็ตามถ้าหากต้องการใช้กับสัญญาณอนาล็อกที่มีความถี่ไม่สูงมากนัก การเลือกใช้การส่งแบบอนุกรมก็จะมีข้อดี คือ สามารถจะหา A/D ที่ความละเอียดสูงและราคาไม่สูงเกินไปนัก

ในการนำเอาวิธีการส่งข้อมูลแบบอนุกรมมาใช้นั้น ปัญหาการอินเทอร์เฟซที่จะเกิดขึ้นด้วยโดยทั่วไปก็คือ ไม่เพียงแต่ตัวเครื่องส่งและเครื่องรับต้องพิจารณาถึงว่าข้อมูลนั้นมีรูปแบบเดียวกัน (เช่น จำนวนบิตในการส่งมีบิตเริ่มต้นและบิตปิดเหมือนกันหรือไม่เป็นต้น) นอกจากนี้ยังต้องใช้อัตราการรับส่งเดียวกัน (Baud rate)

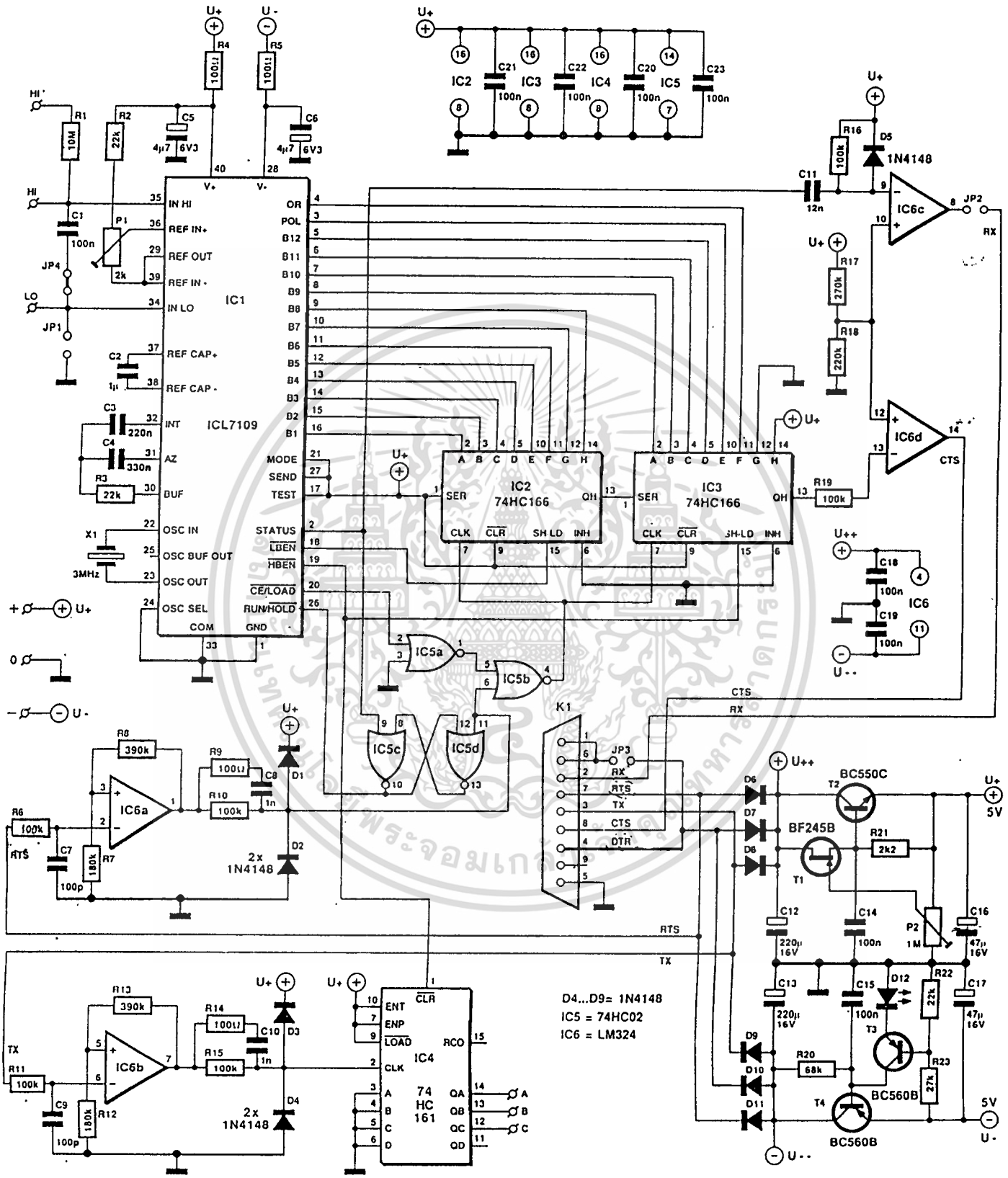
วิธีการที่เราเลือกรูปแบบในการส่งข้อมูลแบบอนุกรมนั้น จะต่างจากรูปแบบมาตรฐานบ้าง การส่งข้อมูลผ่านพอร์ทจะใช้ขาที่ใช้แสดงสถานะ (status line) CTS ส่วนสัญญาณนาฬิกาได้มาจากสาย RTS การที่เลือกรูปแบบดังกล่าวมีเหตุผลดังนี้

- ซอฟแวร์ที่ใช้กำหนดการส่งและความเร็วของข้อมูล ไม่จำเป็นต้องทำการ Configuration รูปแบบข้อมูลทำให้สามารถใช้ในการส่งข้อมูลดังกล่าวได้กับอุปกรณ์ได้หลายชนิด
- ถ้าหากต้องการส่งข้อมูลในแบบที่กำหนดเป็นมาตรฐานไว้ ผู้ใช้ต้องใช้เวลาช่วยพิเศษที่กินไฟจำนวนมาก ต้องมีออสซิลเลเตอร์ภายในหรือจากวงจรภายนอกซึ่งทำให้วงจรยุ่งยากขึ้น
- เราสามารถใช้วงจรภาคส่งกับวงจรอินเทอร์เฟซแบบอื่นๆ ที่ไม่ใช่ RS-232 หรือ แม้แต่กับไมโครคอนโทรลเลอร์หลายๆแบบ
- จะเห็นว่าวงจรที่ใช้ไม่ยุ่งยากแต่ประการใด



รูปที่ 6.2 แสดงส่วนของวงจร analog multiplexer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 แสดงส่วนของวงจร A/D และภาคจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของวงจร

สามารถแบ่งวงจรเป็นส่วนๆ ดังแสดงในรูปที่ 6.3

- IC6 เป็น ออปแอมป์แบบ 4 ตัวในแพคเกจเดียวกันทำหน้าที่ในส่วนอินเทอร์เฟซอนุกรม
- IC4 , IC7 และ IC8 จะทำหน้าที่ในส่วนมัลติเพล็กซ์เซอร์ (Multiplexer) ขาเข้า
- ส่วน IC1 เป็น คอนเวอร์เตอร์อนาล็อก-ดิจิตอล (analog-to-digital converter)
- ไอซีซีมอส 2 ตัว คือ IC2 และ IC3 เบอร์ 74HC166 เป็น Shift Register ขนาด 16 บิต ทำหน้าที่เปลี่ยนรูปแบบข้อมูลจากขนานเป็นอนุกรม
- เกท EXOR ใน 74HC02 (IC5) จะทำหน้าที่ให้ การเริ่มต้นการเปลี่ยนสัญญาณ (conversion) และ ให้กำเนิดสัญญาณนาฬิกาสำหรับ Shift Register
- ในส่วนที่เหลือ คือ แหล่งจ่ายไฟที่ใช้แรงดันในหลายระดับสำหรับจ่ายให้สายอินเทอร์เฟซของ RS-232

ขั้นตอนของการเปลี่ยนสัญญาณ (conversion) เริ่มต้นจากการเปลี่ยนระดับที่ขา สัญญาณ RTS (Request To Send) วงจรขยายออปแอมป์ IC6a จะเปลี่ยนระดับสัญญาณ RTS ให้อยู่ในระดับ TTL โดยเอาท์พุทจาก IC6a จะไปกระตุ้นฟลิปฟลอป (flipflop) ที่ประกอบ จาก NOR เกท(N1) IC5c และ IC5d และเมื่อมีระดับลอจิก "1" ที่ขา 10 ของ IC5 จะทำให้เกิด การเปลี่ยนสัญญาณ (conversion) ใน IC1

เมื่อขบวนการเปลี่ยนสัญญาณ (conversion) สิ้นสุดลงโดย 7109 ไบท์ต่ำของข้อมูลจะถูกส่งไปยัง Shift Register IC2 โดยใช้สัญญาณควบคุมทางขา LOAD ผ่าน IC5a และ IC5b ส่วนไบท์สูงจะถูกส่งไปยัง Shift Register IC3 การส่งข้อมูลออกดังกล่าวข้างต้นจะอยู่ในการควบคุมโดยระดับลอจิก "0" ของขา HBEN (High Byte Enable)

และ LBEN (Low Byte Enable) โดยเมื่อระดับลอจิกเปลี่ยนเป็น "0" จะไปเปลี่ยนโหมดการทำงาน ของ Shift Register ให้อยู่ในโหมดโหลด (Load) ดังนั้นจึงไม่มีทางเป็นไปได้ว่าทั้งสอง ขาจะมีระดับลอจิกเดียวกันในเวลาเดียวกัน แต่เนื่องจากขาสัญญาณนาฬิกาของรีจิสเตอร์ทั้งสอง นั้นต่อเข้าด้วยกันอยู่ การควบคุมที่ขาโหลดดังกล่าวทำให้รีจิสเตอร์ทั้งสองทำงานใน 2 โหมดสลับกันโดยตัวหนึ่งจะอยู่ในโหมดโหลด ในขณะที่อีกตัวหนึ่งอยู่ในโหมดเลื่อน (Shift) นั่นคือเมื่อมีการเลื่อนไบท์สูงออกจาก IC3 ก็จะทำให้การโหลดไบท์ต่ำเข้าสู่ IC2 ในวงจรนี้บิต 7 และ บิต 8 ของไบท์สูงจะไม่ถูกนำมาใช้งาน จึงปล่อยให้ทั้งสองบิตอยู่ที่ลอจิก "0" และ "1" ตาม ลำดับและถูกเลื่อนออกไปที่ขา CTS ในระดับ TTL เมื่อมีการเลื่อนของไบท์ต่ำเข้ามาด้วย

เนื่องจากเอาท์พุทของ ICL7109 มีทั้งหมด 14 บิต (12 บิตเป็น Data bit) ดังนั้น บิต 7 และ 8 ของไบท์สูงจึงไม่ได้ใช้ ดังนั้นจึงกำหนดให้บิตทั้งสองมีลอจิกคงที่ "0" และ "1" ตาม ลำดับซึ่งเมื่อเริ่มเลื่อนข้อมูล ทั้งสองบิตจะเลื่อนออกไปยังขา CTS เมื่อทั้งสองบิตเลื่อนออกไป

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยัง CTS การเปลี่ยนระดับลอจิกสามารถนำไปใช้สำหรับเป็นสัญญาณอินเทอร์รัพ (Interrupt) หรือ เป็นสัญญาณส่งไปยัง PC ที่ตรวจเช็คโดยการ Polling ได้ว่า A/D ลสิ้นสุดการ Conversion ใน 1 รอบแล้ว

ก่อนที่ซอฟต์แวร์จะส่งพัลส์ 16 ลูกตามสาย RTS เพื่ออ่านข้อมูลใน Shift Register ที่ละบิต จะต้องคอยเวลาประมาณ 1.5 cycle ของสัญญาณนาฬิกา (หรือราวๆ 30 ไมโครวินาที) เพื่อให้สัญญาณ \overline{LBEN} เปลี่ยนไปอยู่ในลอจิก "1" เรียบร้อยก่อน ในขณะที่ตอนนี้เราสามารถสั่งให้มัลติเพลกเซอร์ทำการรับข้อมูลนาลอกเข้ามาได้

Impulsion sur RTS	Value
1	OVERRANGE
2	POLARITY
3	B12
4	B11
5	B10
6	B9
7	Haut.
8	B8
9	B7
10	B6
11	B5
12	B4
13	B3
14	B2
15	B1
16	Haut

ตารางที่ 1 แสดงนัยสำคัญของข้อมูลแต่ละบิต

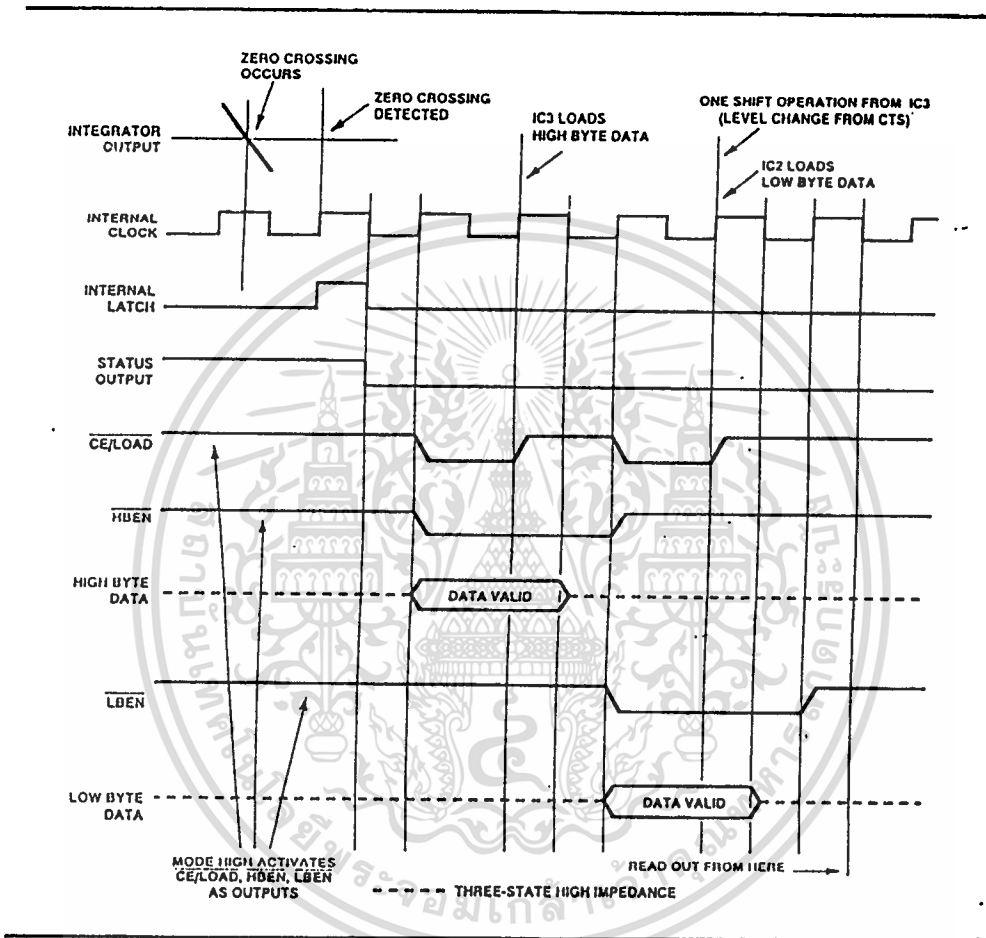
เมื่อเริ่มพัลส์แรกของสัญญาณนาฬิกา อาร์-เอสฟลิปฟลอป IC5c/IC5d จะเปลี่ยนสถานะลอจิกที่ขา RUN ให้เป็น "1" ซึ่งทำให้เกิดการ Conversion ขึ้น 1 ครั้ง ซึ่งฟลิปฟลอปนี้จะเปลี่ยนสถานะกลับมาเป็น "0" อีกครั้ง เมื่อขา STATUS (ขา 2) ของ IC1 กลับมาเป็น "1" ดังนั้นขาสัญญาณอินพุท RUN/HOLD และขาเอาต์พุท STATUS ใช้ควบคุมการ conversion timing ร่วมกัน

ลอจิก "1" ที่ขาอินพุทอนุกรมของ Shift Register ของไบท์ต่ำ (Low byte) จะถูกส่งออกไปที่ขา CTR ด้วยค่า -12 โวลท์ตามมาตรฐาน RS-232

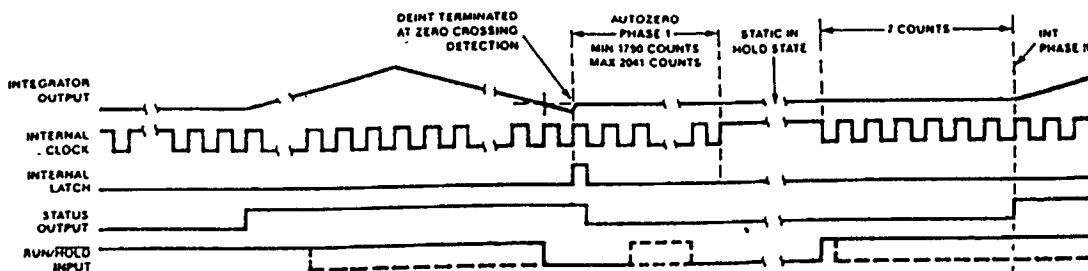
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7109

เป็น A/D Converter ขนาด 12 บิตแบบ Dual-Slop ราคาประหยัด ข้อมูลขาออกจะบอกทั้งหัวของสัญญาณและ Slop ของสัญญาณ ดู Timing Diagram ในรูปที่ 6.4 และ 6.5 เพื่อให้เข้าใจการทำงานในส่วนดิจิทัลของ IC เบอร์นี้



รูปที่ 6.4 แสดง Timing Diagram ของขาสัญญาณต่างๆ ระหว่างการ Conversion



รูปที่ 6.5 แสดง Conversion Timing ของ ICL7109 A/D Converter

ในรูปที่ 6.4 สัญญาณแรกเป็นสัญญาณที่วัดได้จากขาตัวเก็บประจุ C3 และถดลงมา เป็นสัญญาณอื่นๆ ของ 7109 ได้แก่ สัญญาณนาฬิกาจากแหล่งกำเนิดภายใน (Internal Clock) สัญญาณ Internal Latch ,สัญญาณที่ออกมาทางขาเอาต์พุต STATUS และ สัญญาณอินพุต RUN/HOLD การที่ทำให้สัญญาณที่ขาRUN เป็น “1” จะเป็นการเริ่มขบวนการ Conversion

ขณะที่ขาเอาต์พุต STATUS เป็น “0” ข้อมูลใน A/D จะไม่ถูก “update” และในช่วงของการ Conversion ขาเอาต์พุต STATUS จะเป็น “1” ตลอด โดยในขั้นตอนแรกของการ Conversion จะประกอบด้วยการชาร์จตัวเก็บประจุของอินทิเกรเตอร์ C3 ด้วยกระแสที่มีขนาดเป็นสัดส่วนกับสัญญาณแรงดันอินพุต ($U_{HI} - U_{LO}$) / R_3 โดยใช้ช่วงเวลา 2048 ลูกของสัญญาณนาฬิกา หรือ ช่วงเวลา integration time เท่ากับ $T = (2048 \text{ clock periods}) \times 58/$ (ความถี่ของออสซิลเลเตอร์) ก่อนที่จะมีการ discharge ออกด้วยกระแสคงที่ (U_{ref} / R_3) การ discharge เราจะทำเวลาด้วยการนับจำนวนพัลส์ของสัญญาณนาฬิกาภายใน

พัลส์ขาขึ้นของสัญญาณนาฬิกาถูกแรกที่เกิดขึ้นหลังจากแรงดันที่ขาของ C3 ตกลงผ่านศูนย์ (zero crossing) จะทำให้เกิดการโอนย้ายข้อมูลจากเคาท์เตอร์ไปยังรีจิสเตอร์เอาต์พุต เมื่อขาเอาต์พุต STATUS เปลี่ยนเป็นศูนย์แสดงว่าการ Conversion สิ้นสุดลงแล้ว ซึ่งเราจะได้ว่า

$$\text{ข้อมูลในเคาท์เตอร์} = 2048 \cdot U_{in} / U_{ref}$$

โดย U_{in} คือ แรงดันอินพุต

U_{ref} คือ แรงดันอ้างอิง

ถ้าหากขาอินพุต RUN ค้างอยู่ที่ระดับลอจิก “1” ตลอดช่วงเฟสของการ Conversion ครั้งหลัง การ Conversion จะเกิดต่อไปอย่างต่อเนื่องหลังจากผ่านเฟสของ Autozero หากไม่แล้วการเปลี่ยนระดับลอจิกของขา RUN อีกครั้งจะต้องคอยให้สัญญาณนาฬิกาผ่านไป 7 ลูกก่อนเสมอ ดังแสดงในรูปที่ 6.5 ซึ่งแสดงถึงสัญญาณ Handshaking ที่ ICL7109 เมื่อติดต่อกับอุปกรณ์ภายนอก

จากวงจรขาอินพุต MODE และ SEND จะมีลอจิกเป็น “1” เมื่อขา MODE เป็น “high” ICL7109 จะเข้าสู่โหมด handshake mode ในรูปที่ 6.4 จะพบว่าสัญญาณอื่นๆ ได้แก่ \overline{LOAD} , \overline{HBEN} , \overline{LBEN} และ DATA ในขณะที่ขา MODE ยังอยู่ในสภาวะ “high” ขา \overline{LOAD} , \overline{LBEN} , \overline{HBEN} จะเป็นขาเอาต์พุต เมื่อขา \overline{HBEN} มีลอจิกเป็น “0” แสดงว่าขณะนั้นกำลังส่งข้อมูลไบต์สูงจากเคาท์เตอร์รวมทั้งข้อมูลสถานะ OVERRUN และขั้ว POLARITY และจะเริ่มเป็นผลเมื่อสัญญาณขาขึ้นของ \overline{LOAD} การชิงใครในซึ่ลักษณะดังกล่าวจะเกิดขึ้นเมื่อส่งข้อมูลไบต์ต่ำออกเช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาทางอินพุทของ ICL7109 เมื่อไฟเลี้ยงเป็นแบบวงกลมสมมาตร อินพุทอิมพีแดนซ์ของ IC จะสูงมากถึง $1G\Omega$ ดังนั้นหากต้องการมัลติเพล็กซ์สัญญาณอินพุทเข้า A/D อาจจะใช้วิธี HOLD ค่าอินพุทใน C ที่มีการรบกวนของประจุต่ำ ในกรณีที่อินพุทแบบชุดเดียวให้นำขาอินพุททั้งสองขอร์ททางสัญญาณเข้าหากันผ่าน JP4 และ C1

เมื่อต้องการวัดสัญญาณแบบสมมาตร (ดิฟเฟอเรนเชียล) จะป้อนสัญญาณเข้าอินพุทที่เป็นลบโดยใช้กราวด์เป็นจุดอ้างอิง และ ในกรณีที่วัดแบบไม่สมมาตร (สามารถให้อินพุท LO ลงกราวด์โดยผ่าน JP1. ตัวความต้านทาน R1 จะทำหน้าที่ discharge ประจุของ C1 ผ่านความต้านทานของ Source ที่ต้องการวัด

เมื่อต้องการอินพุทหลายอินพุท

ในกรณีต้องการเปลี่ยนสัญญาณ (conversion) หลายๆ สัญญาณพร้อมกัน สามารถกระทำได้โดยใช้วงจร multiplex ในที่นี้ได้ใช้ IC7 สำหรับอินพุท HI และ IC8 สำหรับอินพุท LO โดย IC (multiplexer) นี้จะควบคุมการติดต่อด้วย IC4 ที่ทำงานโดยการนับจำนวนพัลส์ที่ส่งผ่านมาจากขา TX การเลือกช่องสัญญาณทำได้โดยใช้ซอฟต์แวร์ส่ง character ผ่านทาง TX จำนวนพัลส์รวมจะเท่ากับช่องสัญญาณที่ต้องการรับข้อมูล

การเลือกความเร็วในการส่งข้อมูลไม่จำเป็นในระบบนี้ อย่างไรก็ตามก็จะต้องเน้นถึงการใส่ Parity bit (ซึ่งปกติไม่ค่อยได้ใช้ในระบบส่งข้อมูลมาตรฐาน) Counter จะไปเริ่มต้นที่ช่องสัญญาณที่ 1 ทุกครั้งอย่างอัตโนมัติเป็นการ Initialization

ในกรณีที่ใช้มัลติเพล็กซ์เซอร์จะต้องตัด C1 ออกจากอินพุททั้งสอง (โดยการแยก JP4) และ เอาจุดอ้างอิงที่เป็นกราวด์ออกไป (เอา JP1 ออก)

C24 จนถึง C31 และ C36 ถึง C43 จะทำหน้าที่เช่นเดียวกับ C1 เช่นกัน หากเราต้องการใช้มัลติเพล็กซ์เซอร์สำหรับการวัดแบบสมมาตร ในกรณีที่ต้องการวัดแบบไม่สมมาตรจำเป็นต้องต่ออินพุทที่เกี่ยวข้องของ IC8 ต่อเข้ากราวด์โดยการต่อ K3

ข้อเสียประการหนึ่งของ 4051 เมื่อใช้กับอุปกรณ์ที่มีอินพุทอิมพีแดนซ์สูงอย่าง A/D ทำให้เกิดแรงดันออฟเซต (offset) ขนาดต่างกันในแต่ละอินพุท

การต่อแบบสมมาตรสามารถจะลดผลของแรงดันนี้ในการวัดบางอย่างแต่โชคไม่ดีที่ไม่สามารถขจัดให้หมดไปได้ ดังนั้นหากต้องการวัดแรงดันที่มีขนาดต่างๆ หรือต้องการความเที่ยงตรงสูงๆ อาจจะต้องหลีกเลี่ยงการใช้มัลติเพล็กซ์เซอร์แบบนี้หรือเปลี่ยนไปใช้แบบอื่นๆ แต่สำหรับการใช้งานทั่วไป อาจจะคาร์ลิเบตศูนย์และใช้การชดเชยด้วยซอฟต์แวร์ก็ได้

การปรับระดับแรงดัน

ออปแอมป์ 4 ตัวที่อยู่ใน IC6 จะใช้สำหรับการปรับระดับแรงดันและกลับขั้วสัญญาณ สำหรับมาตรฐานของ RS232 ไดโอด D1 - D4 ร่วมกับ R10 และ R15 ตามลำดับ จะทำการจำกัดแรงดันระหว่าง +5 โวลท์ และกราวด์ ตามลำดับ วงจร RC ได้แก่ R9 /C8 และ R14/C10 ใช้สำหรับป้องกันไม่ให้คาปาซิทีปอินพุทของ IC5 และ IC4 ถูก discharge ผ่าน R10 และ R15 ตามลำดับ รวมทั้งจำกัดผลของสัญญาณของออปแอมป์ด้วย

ออปแอมป์ IC6c เป็นส่วนที่กำหนดการทำงานของวงจร ถ้าหากเลือกใช้อินเตอร์รัปคอมพิวเตอรืผ่าน RX จะต้องต่อจัมเปอร์ JP2 ซึ่งสามารถจะใช้ฮอสซิลโลสโคปตรวจสอบพัลส์ที่ขา RX ได้ จะเกิดขึ้นทุกครั้งหลังการ Conversion

แหล่งจ่ายไฟ

ใช้ไฟของสายอินเตอร์เฟสจากไมโครคอมพิวเตอร์เองเป็นแหล่งจ่ายไฟ โดยการใช้ซอฟต์แวร์ส่งสัญญาณออกที่สายหนึ่งเป็น +12 V และ อีกสายหนึ่งเป็น - 12 V เนื่องจากในการสื่อสารที่ใช้มาตรฐาน RS-232 สาย TX เมื่อไม่มีการส่งข้อมูลจะมีไฟ - 12 V อยู่แล้ว ดังนั้นจึงเลือกใช้สาย RTS หรือ DTS สำหรับจ่ายไฟ + 12 V

ไดโอด D6 - D11 จะทำหน้าที่รับและส่งผ่านแรงดันดังกล่าวเข้าขาจันต์ตัวเก็บประจุ C12 และ C13 สำหรับจ่ายให้ออปแอมป์ ในกรณีที่สายอินเตอร์เฟสในรูปไม่สามารถจ่ายไฟได้พอให้ปิดวงจรที่ JP3 เพื่อเพิ่มกำลังงานให้ระบบไฟ

การรักษาาระดับแรงดันที่ใช้ในที่นี้ มีข้อดีทั้งในแง่ที่ว่ามีความดันตกคร่อมตัวเองต่ำและยังกันกำลังไฟต่ำหรือประสิทธิภาพสูงด้วย

วงจรรักษาาระดับแรงดันในส่วนไฟลบจะประกอบด้วย pseudo-zener diode ซึ่งใช้ LED สีแดง ต่ออนุกรมกับทรานซิสเตอร์ T3 แรงดันไฟลบที่จ่ายให้กับ A/D ไม่จำเป็นต้องควบคุมให้คงที่มากนัก

วงจรรักษาาระดับแรงดันในส่วนไฟบวกจะใช้แรงดันอ้างอิงจากแรงดัน Pinch off ของ FET ถึงแม้ว่าแรงดันอ้างอิงนี้จะถือว่าคงที่แล้วก็ตามอย่างไรก็ดี ผลของความแตกต่างในคุณสมบัติของ FET แต่ละตัวจึงใส่ P2 เพื่อให้สามารถปรับค่าแรงดันเอาท์พุทได้ค่าถูกต้องดีขึ้น

เนื่องจากจุดประสงค์ที่ต้องการลดการใช้อุปกรณ์ให้น้อยที่สุดจึงไม่ได้คำนึงถึงการป้องกันไฟต่ำกว่ากำหนดหากมีการปรับแต่งไม่ถูกต้อง ดังนั้นในขั้นตอนการปรับแต่งให้ทำการปรับความต้านทาน P2 ไปในตำแหน่งกราวด์ก่อนและทำการปรับแรงดัน +5 V เมื่อป้อนไฟ

การสร้างและปรับแต่ง

จากรูป (ในภาคผนวก) แสดงลายปริ้นท์แบบหน้าเดียวแบ่งเป็นสามชุด คือ ชุดแรก สำหรับวงจรหลัก และ อีกสองส่วนเป็นวงจรส่วนมัลติเพล็กซ์เซอร์ เมื่อลงอุปกรณ์ในแต่ละส่วนแล้วก็จะเหลือเพียงการเชื่อมโยงระหว่างแผ่นปริ้นท์แต่ละส่วนนั่นเอง

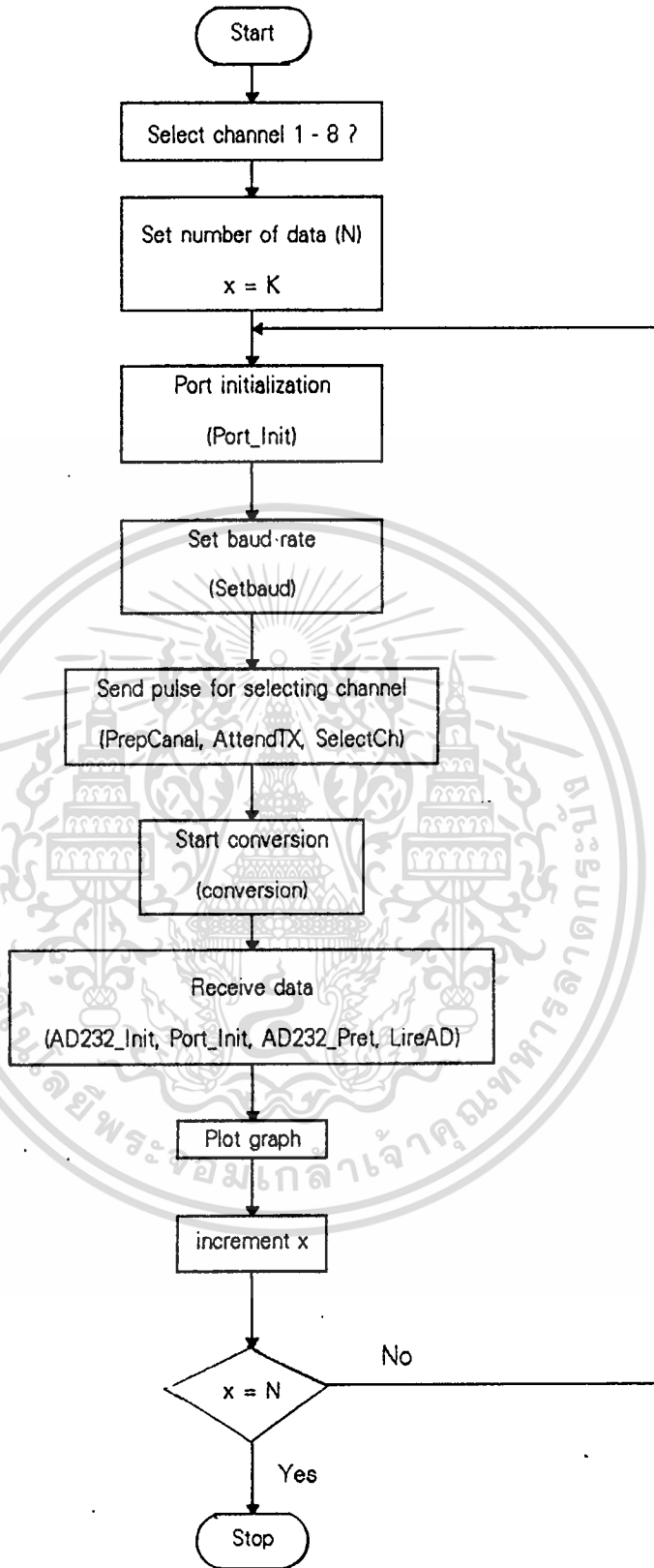
อินพุท HI จะใช้สำหรับในกรณีที่ไมใช้วงจรมัลติเพล็กซ์เซอร์มีข้อควรระมัดระวังก็คือ เนื่องจากอินพุทอิมพีแดนซ์มีขนาดค่อนข้างสูงการรบกวนอาจเกิดขึ้นได้ง่ายหากมีการต่อโยงสายไม่ถูกต้องหรือใช้สายยาวๆเป็นอินพุท

จากการทำงานของ A/D หากใช้ความถี่ 2,969,600 MHz แล้วจะสามารถลดการรบกวนของสัญญาณได้ดีแต่โชคไม่ดีที่ความถี่ขนาดนั้นไม่ใช่ความถี่มาตรฐานของควอทซ์จึงได้ใช้ขนาด 3 MHz ซึ่งหาได้ง่าย

การปรับแต่ง A/D โดยการปรับ P1 ขึ้นอยู่กับการนำไปประยุกต์ใช้งาน แต่ตามหลักการแล้วเราสามารถจะใช้การปรับแต่งโดยใช้ซอฟต์แวร์ เมื่อใช้งาน A/D นี้จะรับแรงดันอินพุทได้ไม่เกิน 400 mV แต่ถ้าหากต้องการให้สามารถรับอินพุทได้มากกว่านี้จะต้องปรับค่า R3 ตามสมการนี้

$$R3 = U_{max} / (20 \mu A)$$

แรงดัน Uref (แบ่งแรงดันจากแรงดัน R2 และ P1) จะต้องมามีค่ามากกว่า $U_{max}/2$ ซึ่ง $U_{max} \geq 2 \cdot U_{ref}$ มิฉะนั้นจะเกิด overflow หรือ overrun



รูปที่ 7.1 แผนผังของโปรแกรมระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโคร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

คอมพิวเตอร์

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

โปรแกรม (Software)

โปรแกรมที่ใช้เป็นภาษา C และ Assembly โดยโปรแกรมส่วนที่เป็นภาษา Assembly จะทำงานในส่วนการควบคุมฮาร์ดแวร์ของการรับ/ส่ง สัญญาณโดยตรงผ่านทางพอร์ทอนุกรม ส่วนโปรแกรมภาษา C จะทำหน้าที่เป็นโปรแกรมหลักควบคุมลำดับการทำงานทั้งหมด โดยการเรียกโปรแกรมย่อยภาษา Assembly มาใช้ รวมทั้งนำข้อมูลที่ได้มาแสดงผลบนจอภาพ และยังสามารถใช้ปรับแต่งหรือชดเชยค่าต่างๆของวงจรและ sensor ได้อีกด้วย

โปรแกรมย่อยภาษา Assembly ที่ใช้แต่ละโปรแกรมย่อยมีความสำคัญมากเพราะฮาร์ดแวร์ของระบบนี้ไม่ใช่มาตรฐานการรับส่งข้อมูลแบบ RS232 แต่ใช้วิธีการควบคุมการเปลี่ยนแปลงของสายสัญญาณที่ใช้บางเส้นโดยตรง จึงต้องโปรแกรมคาร์ดิซิสเตอร์ต่างๆ ใน 8250 โดยตรง แบ่งเป็นโปรแกรมย่อยต่างๆ ดังนี้ (ดูภาคผนวก)

โปรแกรมย่อย Port_init

โปรแกรมย่อย Set_baud

โปรแกรมย่อย AttendTX

โปรแกรมย่อย SelectCH

โปรแกรมย่อย Conversion

โปรแกรมย่อย AD232_Pret

โปรแกรมย่อย LireAD

การทำงานของโหมด real time เป็นไปตามแผนผังดังรูปที่ 7.1

บทที่ 8

การทดลองและผลการทดลอง

การทดลองและผลการทดลองแต่ละวงจรที่สร้างขึ้น

1. ส่วนของ Combustible Gases Sensor

โดยการต่อเป็นวงจรแบบบริดจ์ (bridge circuit) ดังรูปในภาคผนวก ป้อนไฟตรงขนาดประมาณ 3 โวลต์จาก battery ปรับค่าความต้านทานให้ได้ศักดาเอาต์พุตประมาณ 0 มิลลิโวลต์ที่ภาวะปกติหรือขณะที่ไม่มีปริมาณก๊าซติดไฟ จากนั้นนำปริมาณก๊าซติดไฟมาทดสอบพบว่าค่าศักดาไฟฟ้าที่เอาต์พุตจะเพิ่มขึ้นเมื่อปริมาณก๊าซเพิ่มขึ้นและลดลงเมื่อปริมาณก๊าซลดลง กราฟแสดงค่าศักดาเอาต์พุตเทียบกับความหนาแน่นของก๊าซดูได้จากภาคผนวกของ NAP-5A

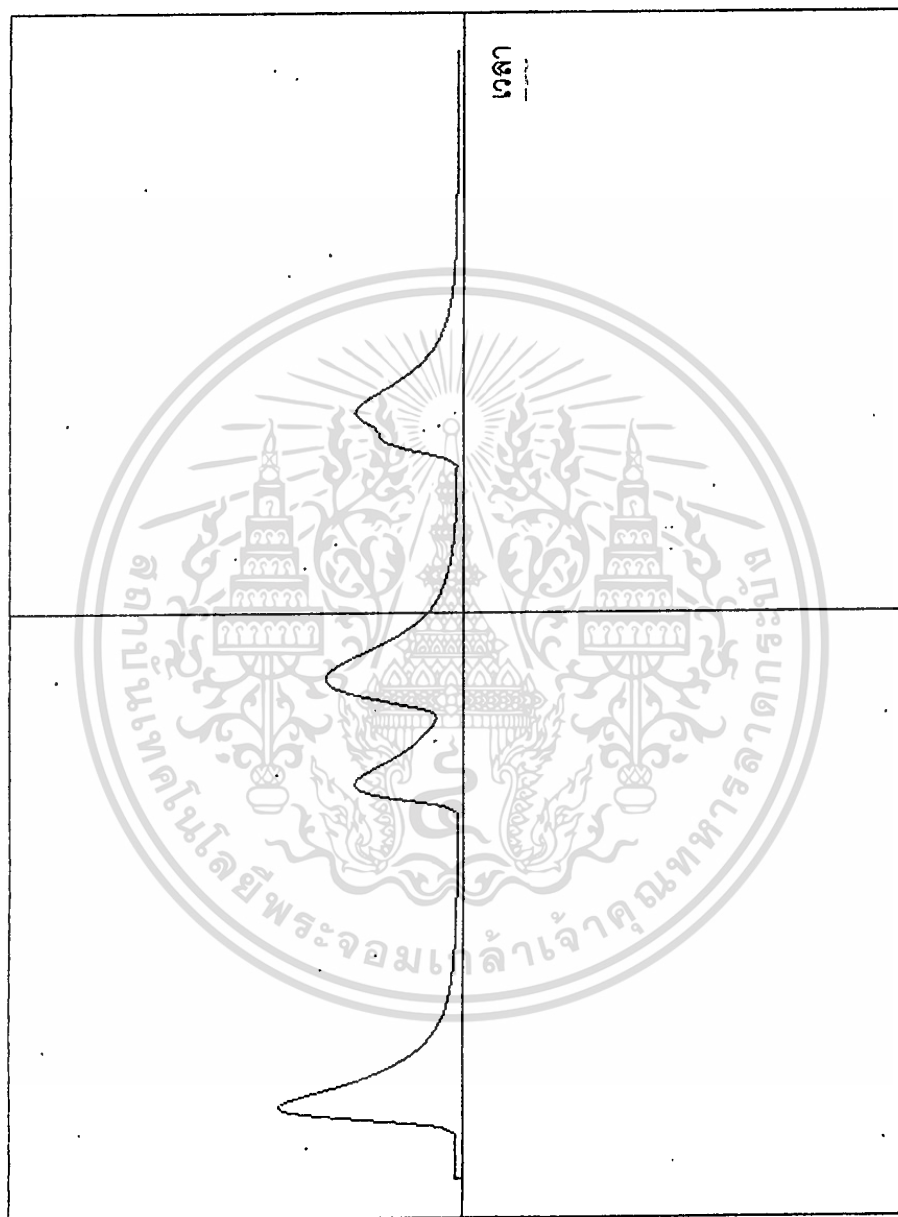
2. ส่วนของ A/D และการเชื่อมต่อกับเครื่องไมโครคอมพิวเตอร์

ป้อนไฟตรงปรับค่าได้ไปยังส่วนอินพุตของ A/D แล้วตรวจดูค่าข้อมูลเอาต์พุต (binary) ที่เครื่องไมโครคอมพิวเตอร์รับได้ ปรับค่าไฟตรงจนได้ค่าศักดาสูงสุดที่ไม่ทำให้ A/D เกิดการ Overrange จะได้ผลการทดลองตามตารางที่ 8.1 ตารางที่ 8.1

Vout (mV)	Output data	Vout (mV)	Output data
0	10	180	1516
10	85	200	1685
20	166	220	1845
30	258	240	2026
40	342	260	2188
60	501	280	2353
80	680	300	2510
100	846	320	2678
120	1010	340	2840
140	1180	360	3040
160	1352	380	Overrange

เมื่อนำทั้งสองส่วนมาต่อเข้าด้วยกันแล้วสามารถวัดปริมาณก๊าซติดไฟที่เพิ่มขึ้นและลดลงได้ และสามารถนำมาแสดงกราฟออกทางจอภาพของเครื่องไมโครคอมพิวเตอร์

ในการทดลองวัดความไวได้ใช้ก๊าซบิวเทนทดสอบโดยปล่อยเข้าสู่ sensor โดยตรง แล้วแสดงผลบนจอคอมพิวเตอร์ ดังรูปที่ 8.1



ความเข้มข้นของก๊าซบิวเทน

รูปที่ 8.1 กราฟการเปลี่ยนแปลงความเข้มข้นของก๊าซบิวเทนที่ใช้ในการทดสอบกับระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ ๑

สรุปและวิจารณ์ผล

ระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์มีส่วนที่สำคัญคือ วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลผ่าน RS-232 จะทำงานได้อย่างสมบูรณ์ก็ต่อเมื่อมีซอฟต์แวร์ควบคุมการทำงานต่างๆ เช่น การส่งข้อมูลเพื่อเลือกช่องสัญญาณ การเลือกช่วงเวลาการ conversion การอ่านข้อมูลที่ได้ การจัดการกับแต่ละบิตที่ได้รับมา ฯลฯ ซึ่งจะต้องทำการพัฒนาซอฟต์แวร์ขึ้นมาสำหรับวงจรมันโดยเฉพาะ เพราะวงจรมันไม่ได้ใช้การส่งทาง RS-232 ตามแบบมาตรฐาน ซึ่งจะได้ทำการพัฒนาซอฟต์แวร์เพื่อควบคุมการทำงานและแสดงผล รวมทั้งซอฟต์แวร์ที่จะใช้วิเคราะห์ข้อมูลที่ได้ต่อไป

ปัญหาในการทดลองที่พบบางอย่างคือ เครื่องไมโครคอมพิวเตอร์แต่ละเครื่องมีความเร็วในการทำงานไม่เท่ากัน แต่โปรแกรมมีการใช้คำสั่งส่งสัญญาณนาฬิกาให้วงจรโดยการเปลี่ยนระดับของสัญญาณในสายโดยตรงดังนั้นจึงต้องมีการหน่วงเวลาที่เหมาะสมสำหรับแต่ละเครื่องเพื่อให้สัญญาณมีช่วงเวลาเสถียรพอในการตรวจนับว่าเป็น "1" หรือเป็น "0"

ระบบตรวจวัดและเก็บข้อมูลปริมาณก๊าซติดไฟด้วยไมโครคอมพิวเตอร์ที่สร้างขึ้นนี้สามารถตรวจวัดปริมาณก๊าซติดไฟได้ รวมทั้งสามารถนำข้อมูลที่ได้มาแสดงผลบนจอภาพ และข้อมูลที่ได้สามารถนำมาวิเคราะห์ต่อไปโดยเครื่องไมโครคอมพิวเตอร์

บรรณานุกรม

- [1] Handlings Manual NAP-5A, บริษัท แอนนาติจิท กรุ๊ป จำกัด, กรุงเทพฯ
- [2] Intersil, Inc. "ICL7109", *Intersil Data Book*, California.
- [3] B. Zschocke, A. Arnold. "Convertisseur RS-232 – A/N", *Elektron*, no. 164, p. 62-69, Février, 1992, Publitrionic, France.
- [4] IBM Corporation, 1983, *Technical Reference*, IBM Corporation, Boca Ration FL.
- [5] Holzner, Steven, 1989, *C with Assembly Language*, Brady, New York.





รายการอุปกรณ์

ตัวความต้านทาน

$$R1, R24, \dots, R39 = 10 \text{ M}\Omega$$

$$R2, R3, R22 = 22 \text{ k}\Omega$$

$$R4, R5, R9, R14 = 100 \Omega$$

$$R6, R10, R11, R15, R16, R19 = 100 \text{ k}\Omega$$

$$R7, R12 = 180 \text{ k}\Omega$$

$$R8, R13 = 390 \text{ k}\Omega$$

$$R17 = 270 \text{ k}\Omega$$

$$R18 = 220 \text{ k}\Omega$$

$$R20 = 68 \text{ k}\Omega$$

$$R21 = 2 \text{ k}\Omega$$

$$R23 = 27 \text{ k}\Omega$$

$$P1 = 2 \text{ k}\Omega \text{ ปรับค่าได้}$$

$$P2 = 1 \text{ M}\Omega \text{ ปรับค่าได้}$$

ตัวเก็บประจุ

$$C1, C14, C15, C18, \dots, C43 = 100 \text{ nF}$$

$$C2 = 1 \mu\text{F}$$

$$C3 = 220 \text{ nF}$$

$$C4 = 330 \text{ nF}$$

$$C5, C6 = 4 \mu\text{F}/6\text{V3} \text{ แทนทาลัม}$$

$$C7, C9 = 100 \text{ pF}$$

$$C8, C10 = 1 \text{ nF}$$

$$C11 = 12 \text{ nF}$$

$$C12, C13 = 220 \mu\text{F}/16\text{V}$$

$$C16, C17 = 47 \mu\text{F}/16\text{V}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารกึ่งตัวนำ

D1...D11 = 1N4148

D12 = LED

T1 = BF245B

T2 = BC550C

T3 ,T4 = BC560B

IC1 = ICL7109 (Harris Semiconductor)

IC2 ,IC3 = 74HC166

IC4 = 74HC161

IC5 = 74HC02

IC6 = LM324

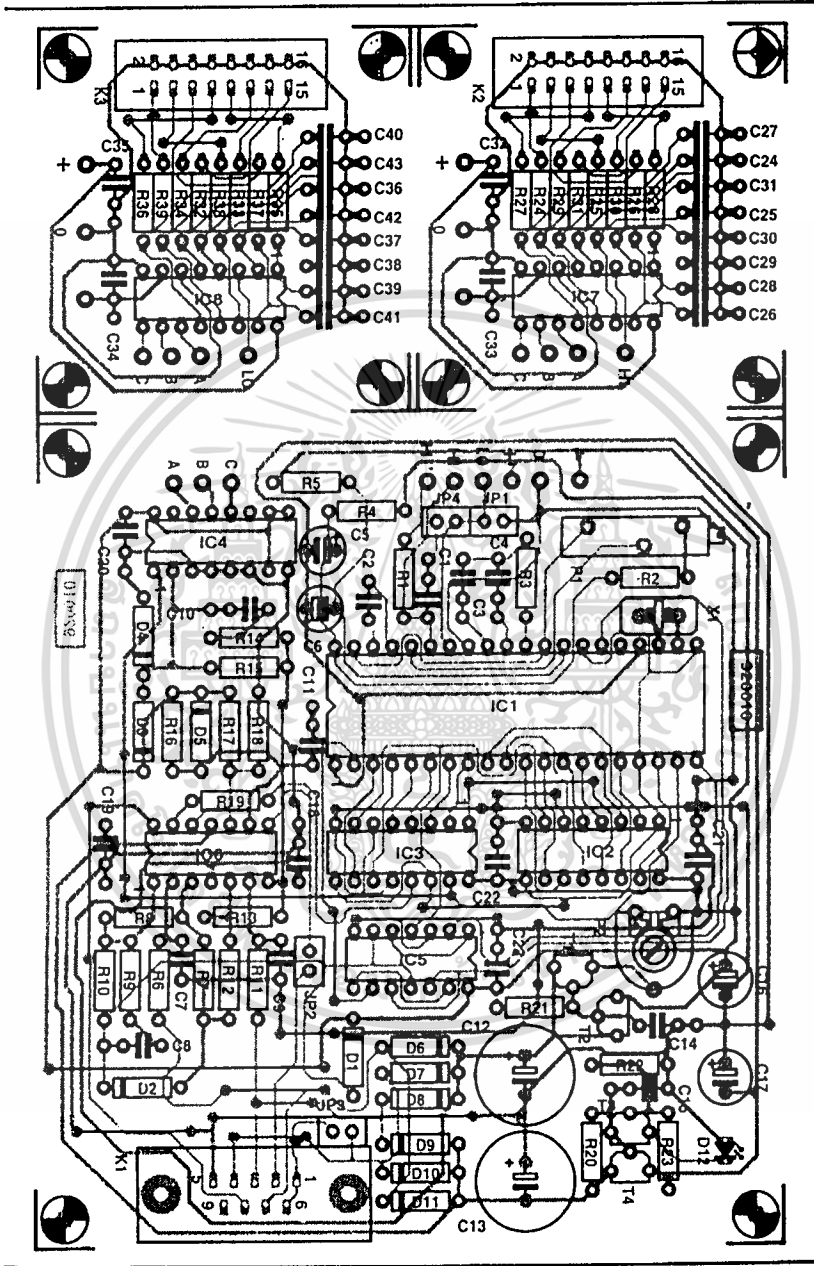
IC7 ,IC8 = 4051

อื่นๆ

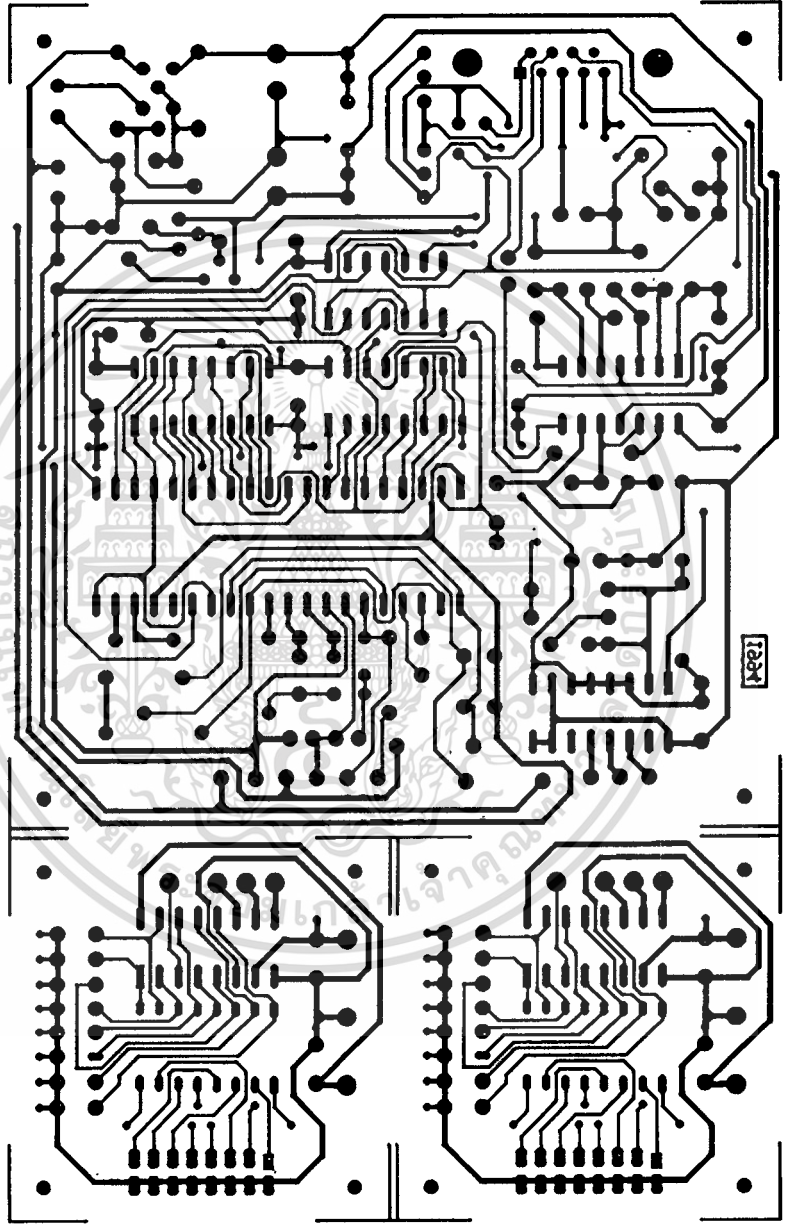
X1 = Quartz 3 MHz

K1 = คอนเนคเตอร์ sub-D female 9 ขา

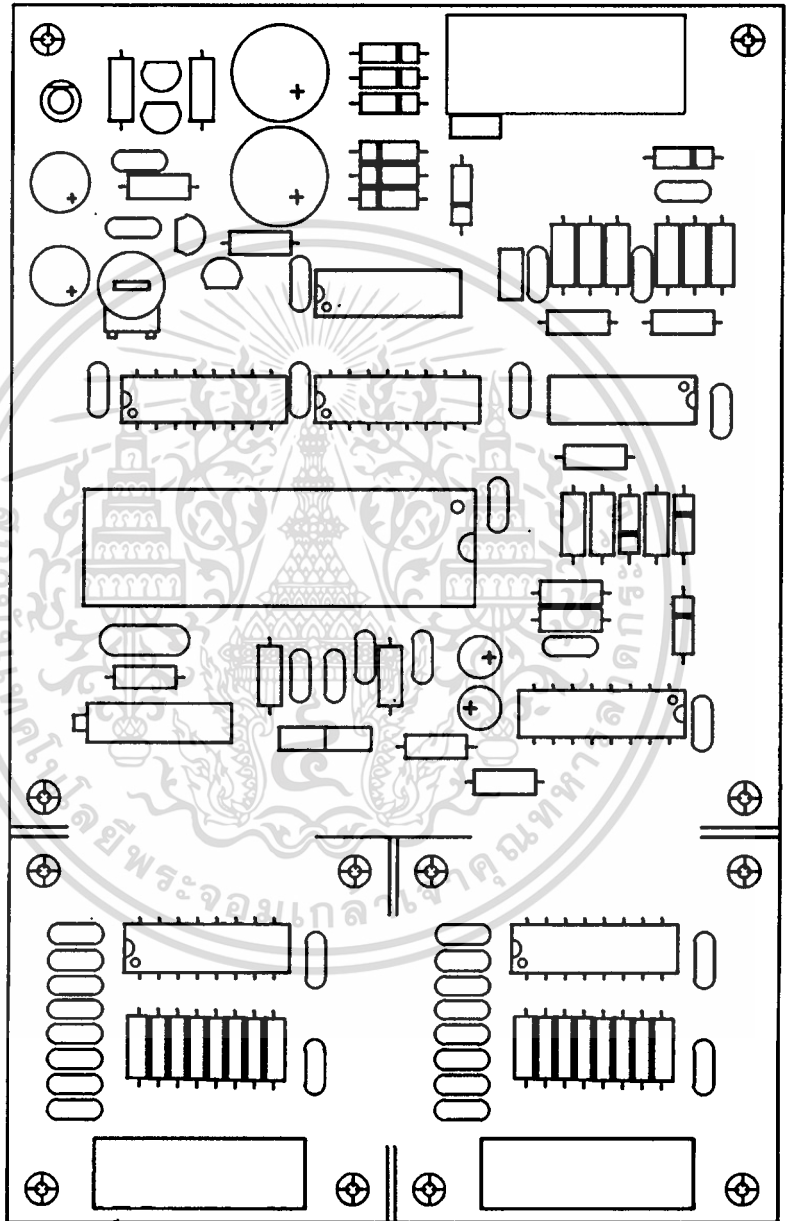




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

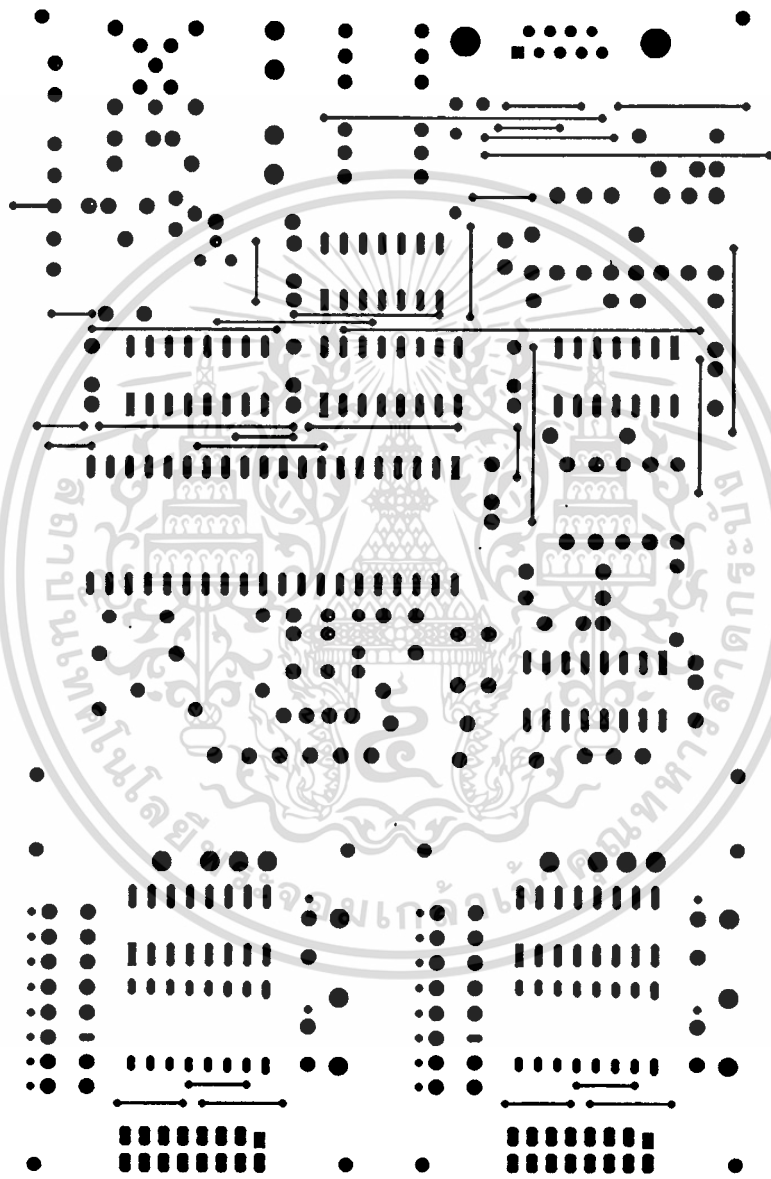


Figure 1: Top Layer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include<graphics.h>
#include<conio.h>
#include<stdio.h>

extern int LireAD(int,int,int);
extern int AttendTX(int);
extern int SelectCh(int,int);
extern int Port_Init(int);
extern int AD232_Pret(int);
extern int Setbaud(int);
extern int Conversion(int);

#define SIOAdr 0x3f8 /* COM1: SIOAdr := $3f8 */
/* COM2: SIOAdr := $2f8 */
#define PosOver 0x7fff
#define NegOver 0x8000

main()
{
int graph_driver = DETECT;
int graph_mode;
int z;
float x, y;
int channel;

clrscr();
printf("Enter channel 1 - 8 : ");
scanf("%d", &channel);
initgraph(&graph_driver,&graph_mode,"");
setbkcolor(BLUE);
rectangle(0,0,639,479);
line(320,0,320,479);
line(0,240,639,240);
settextstyle(4,0,1); outtextxy(625,245,"t"); outtextxy(325,1,"y");
moveto(20,240);

for(x=20; x<620; x++){
Port_Init(SIOAdr);
delay(100);
Setbaud(SIOAdr);

PrepCanal(channel);
Conversion(SIOAdr);

y = AD232_Init();
if(y>0) {
if(y < 32767)
z = (240 - ((y-10)/21))/1;
else
z = 2;
}
else {
if(y > -32768)
z = (240 - y/100)/1;
else
z = 478;
}
putpixel(x,z,6);
}
}

```

```

    lineto(x,z);
    delay(100);
}
getch();
closegraph();
}

PrepCanal(int Canal)
{
    int PulseBytes[6] = {0,0,14,51,21,85};

    Canal--;      /* channel(0,1,2,..,7) = 8 channels */
    if(Canal > 5)
    {

        AttendTX(SIOAdr);
        SelectCh(SIOAdr, PulseBytes[5]);
        AttendTX(SIOAdr);
        SelectCh(SIOAdr, PulseBytes[Canal-5]);
        AttendTX(SIOAdr);
    }
    else if(Canal > 0)
    {
        AttendTX(SIOAdr);
        SelectCh(SIOAdr, PulseBytes[Canal]);
        AttendTX(SIOAdr);
    }
    else
    {
    }
}

AD232_Init()
{
    int Dummy;

    Port_Init(SIOAdr);
    delay(100);

    AD232_Pret(SIOAdr);

    delay(1);
    Dummy = LireAD(SIOAdr, PosOver, NegOver);
    return(Dummy);
}

```



```

.MODEL      SMALL

.CODE
PUBLIC     _Port_Init      ; Allow the procedure Port_Init to be
                                ; access by other programs, For C Interface
_Port_init PROC      NEAR  ; Must have NEAR proc so a NEAR RET is done
push       bp              ; BP must not be changed
mov        bp,sp          ; Point BP at top of stack
mov        dx,[bp+4]      ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
add        dx,4           ; Modem Control Register(3FC,2FC)
in         al,dx
and        al,0feh
or         al,2
out       dx,al

pop        bp              ; restore old BP
RET        ; return to C program
_Port_init ENDP          ; end procedure

END          ; end assembly

```



```

.MODEL      SMALL

.CODE
PUBLIC     _AttendTX      ; Allow the procedure AttendTX to be
                        ; access by other programs, For C Interface
_AttendTX  PROC          NEAR      ; Must have NEAR proc so a NEAR RET is done
push       bp            ; BP must not be changed
mov        bp,sp         ; Point BP at top of stack
mov        dx,[bp+4]     ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
add        dx,5          ; Line Status Register(3FD,2FD)
loopA:     in             al,dx
and        al,20h        ; Bit 5: Transmitter Holding Register Empty
jz         loopA

pop        bp            ; restore old BP
RET        ; return to C program
_AttendTX  ENDP         ; end procedure

END        ; end assembly

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.MODEL      SMALL

.CODE
PUBLIC     _SelectCh          ; Allow the procedure SelectCh to be
                                ; access by other programs, For C Interface
_SelectCh  PROC      NEAR     ; Must have NEAR proc so a NEAR RET is done
push       bp                 ; BP must not be changed
mov        bp,sp              ; Point BP at top of stack
mov        dx,[bp+4]          ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
mov        ax,[bp+6]          ; PulseBytes = {0,0,14,51,21,85} -> TX
out        dx,al

pop        bp                 ; restore old BP
RET        ; return to C program
_SelectCh  ENDP              ; end procedure

END                ; end assembly

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

.MODEL      SMALL

.CODE
PUBLIC     _Conversion      ; Allow the procedure Conversion to be
                                ; access by other programs, For C Interface
_Conversion PROC          NEAR ; Must have NEAR proc so a NEAR RET is done
    push    bp              ; BP must not be changed
    mov     bp,sp           ; Point BP at top of stack
    mov     dx,[bp+4]      ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
    add     dx,4            ; Modem Control Register(3FC,2FC)
    in      al,dx
    and     al,0fdh
    or      al,1
    out     dx,al
    push    cx
    mov     cx,500
    loop   $
    pop     cx
    in      al,dx
    and     al,0feh
    or      al,2
    out     dx,al
    push    cx
    mov     cx,500
    loop   $
    pop     cx
    pop     bp              ; restore old BP
    RET                ; return to C program
_Conversion ENDP          ; end procedure

END                ; end assembly

```

```

.MODEL      SMALL

.CODE

PUBLIC      _Setbaud

_Setbaud    PROC      NEAR
    push     bp          ; Allow the procedure Setbaud to be
                    ; access by other programs, For C Interface
                    ; Must have NEAR proc so a NEAR RET is done
    mov      bp,sp      ; BP must not be changed
    mov      dx,[bp+4]  ; Point BP at top of stack
                    ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
    add      dx,3        ; Line Control Register (3FB,2FB)
    in       al,dx
    or       al,80h     ; set DLAB (divisor Latch Access Bit) = 1
    out     dx,al
    mov      dx,[bp+4]  ; Divisor Latch (LSByte) (DLL)
    mov      al,60h     ; set baud rate = 1200
    out     dx,al
    add      dx,1       ; Divisor Latch (MSByte) (DLM)
    mov      al,0       ; set baud rate
    out     dx,al
    mov      dx,[bp+4]  ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
    add      dx,3        ; Line Control Register (3FB,2FB)
    mov      al,03h    ; DLAB = 0, no break, no parity,
                    ; stop bit = 1, data bits = 8
    out     dx,al

    pop     bp          ; restore old BP
    RET       ; return to C program
_Setbaud    ENDP      ; end procedure

END         ; end assembly

```

```

.MODEL      SMALL

.CODE

PUBLIC      _AD232_Pret ; Allow the procedure AD232_Pret to be
                ; access by other programs, For C Interface
_AD232_Pret PROC      NEAR      ; Must have NEAR proc so a NEAR RET is done
    push      bp      ; BP must not be changed
    mov       bp,sp   ; Point BP at top of stack
    mov       dx,[bp+4] ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
    add       dx,6     ; Modem Status Register(3FE,2FE)
loopI: in     al,dx
    and       al,10h   ; Bit 4: Clear to Send (CTS)
    jz        loopI

    pop       bp      ; restore old BP
    RET       ; return to C program
_AD232_Pret ENDP     ; end procedure

END          ; end assembly

```



```

.MODEL      SMALL
.DATA
    SIOAdr   DW      0
    PosOver  DW      0
    NegOver  DW      0
    @result  DW      0

.CODE
    PUBLIC   _LireAD      ; Allow the procedure LireAD to be
                        ; access by other programs, For C Interface
_LireAD    PROC  NEAR    ; Must have NEAR proc so a NEAR RET is done
    push    bp           ; BP must not be changed
    mov     bp,sp       ; Point BP at top of stack
    mov     ax,[bp+4]
    mov     SIOAdr,ax   ; SIOAdr : COM1 = 3f8h, COM2 = 2f8h
    mov     ax,[bp+6]
    mov     PosOver,ax
    mov     ax,[bp+8]
    mov     NegOver,ax

    mov     dx, SIOAdr
    add     dx,4
    mov     si,2
    xor     bx,bx
    mov     ch,16
    mov     cl,4
@read:    in     al,dx
    and    al,0fdh
    or     al,1
    out    dx,al
    push   cx
    mov    cx,500
    loop  $
    pop   cx
    or    al,2
    and   al,0feh
    out   dx,al
    push  cx
    mov  cx,500
    loop $
    pop  cx
    cmp  ch,10
    je   @nuse
    add  dx,si
    in   al,dx
    shl  al,cl
    cmc
    rcl  bx,1
    sub  dx,si
@nuse:  dec  ch
    jnz @read
    shr  bx,1
    xor  bh,10h
    test bh,20h
    jnz @Over
    test bh,10h
    jz  @WErg
    xor  bh,10h
    neg  bx
    jmp @WErg
@Over:  test bh,10h
    jnz @ONeg

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

mov     bx,PosOver
jmp     @WErg
@ONeg: mov     bx,NegOver
@WErg: mov     @result,bx

mov     ax,@result
pop     bp           ; restore old BP
RET     ; return to C program
_LireAD ENDP       ; end procedure

END           ; end assembly

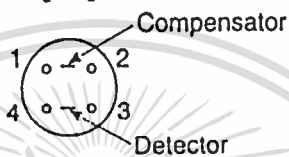
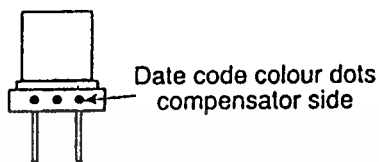
```



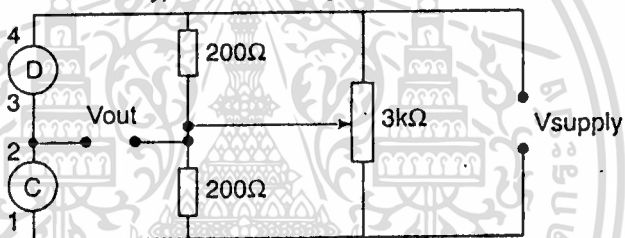
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Combustible Gas Sensor

Sensor orientation and pin layout, viewed from underside



Typical measuring circuit



This hot wire pellistor type gas sensor is intended for detecting ISO-butane, methane, ethanol, hydrogen, natural and 'town' gases. It features a low power consumption (ideal for battery/portable operation) with a current drain of 150-180mA (typical) at 3.0V a.c. or d.c.

technical specification

Supply voltage	3.0V a.c. or d.c.
Supply current	150-180mA
Typical response o/p (ISO-butane 0.2%)	30-35mV
Temperature range	-10°C to +50°C
Normal concentration range	0-0.5%
Equivalent to NAP-5A	

S.S.M. = 1

stock no.

286-614

HOT-WIRE TYPE GAS SENSOR
NAP-5A (For All Combustible Gases)

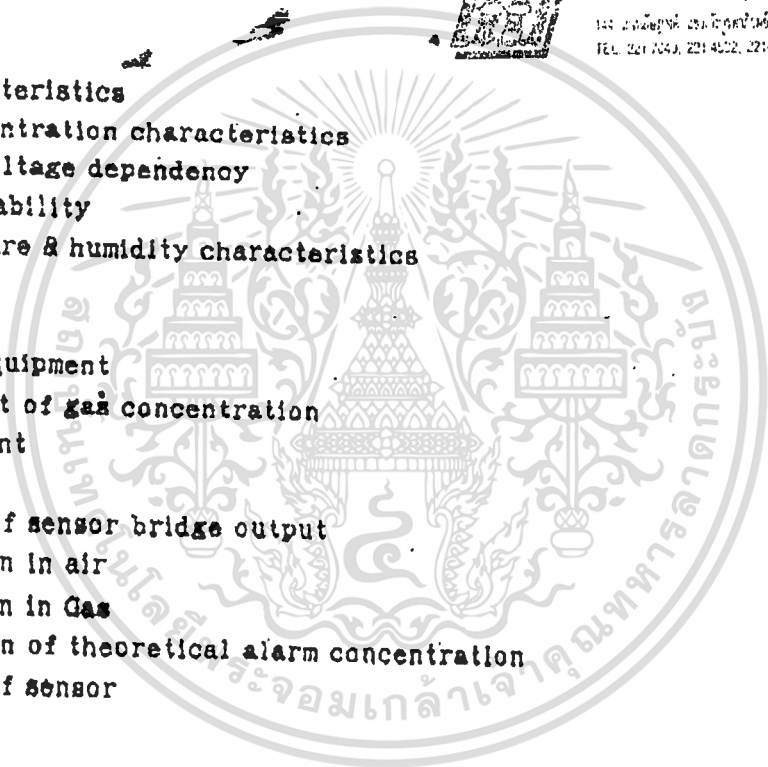
HANDLING MANUAL

CONTENTS

- 1. General
- 2. Basic characteristics
 - Gas concentration characteristics
 - Supply voltage dependency
 - Initial stability
 - Temperature & humidity characteristics
- 3. Evaluation
 - Testing equipment
 - Adjustment of gas concentration
 - Measurement
- 4. Calibration of sensor bridge output
 - Calibration in air
 - Calibration in Gas
 - Calculation of theoretical alarm concentration
 - Handling of sensor
- 5. Drawings
- 6. Recommendable circuit



บริษัท ออโตแมติก อลูมิเนียม จำกัด
 142 หมู่ 10 ต.บ้านใหม่ อ.เมือง จ.นนทบุรี 11000
 TEL. 021-7043, 221-4502, 221-4507 FAX. 021-225-9232



1. General

Hot-wire type gas sensors NAP-5A is widely used for gas detectors for every fuel gases including city gas and natural gas, and this sensor is of low-power-consumption type derived from our standard model, NAP-7A. Moreover NAP-5A has an excellent sensitivity, 1.5 times as sensitive as NAP-7A, it is qualified for detecting a lower gas concentration range. For this reason this model is adopted into various measuring instruments rather than gas leakage detectors.

The followings are the characteristics and ratings of our NAP-5A.

Ratings:

- 1) Applied voltage to sensor bridge ; D.C. ; 3.00 ± 0.30 V
A.C. ; 3.00 ± 0.30 V
(r.m.s. 50 - 60 Hz)
- 2) Current (when 3.00 V is applied) ; D.C. ; 150 ~ 180 mA
A.C. ; 150 ~ 180 mA
(r.m.s. 50 - 60 Hz)
- 3) Operational ambient
temperature & humidity : Temperature ; $-10^{\circ}\text{C} \sim +50^{\circ}\text{C}$
Humidity ; Less than 95% RH

Electric characteristics: Out put voltage in air V_a ; $-40 \sim +40$ mV
Gas sensitivity S ; 21 ~ 30 mV
(Methane 3,000 ppm)

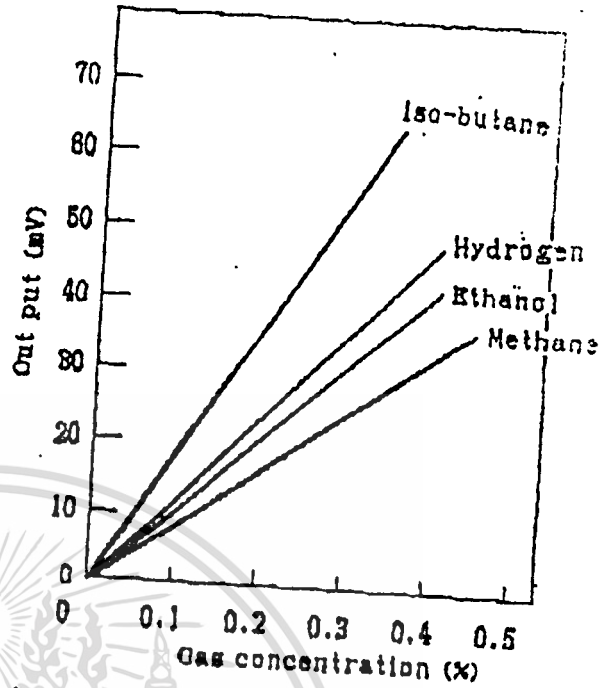
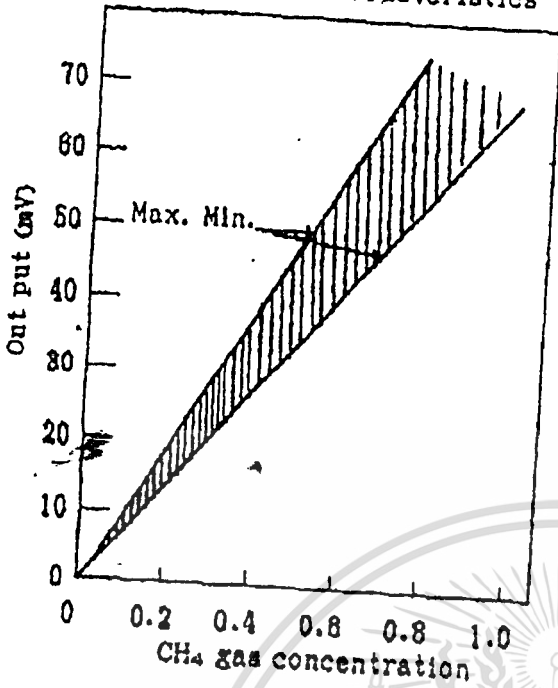
Measuring range of gas concentration:

It is possible to measure 0 ~ H.E.L. for any gases, however when used for measuring instrument, NAP-5A shows a good linearity of its output and the most accurate result is expected in the following ranges.

Methane ; 0 ~ 1 %
iso-butane ; 0 ~ 0.5 %
Ethanol ; 0 ~ 0.5 %
Hydrogen ; 0 ~ 0.5 %

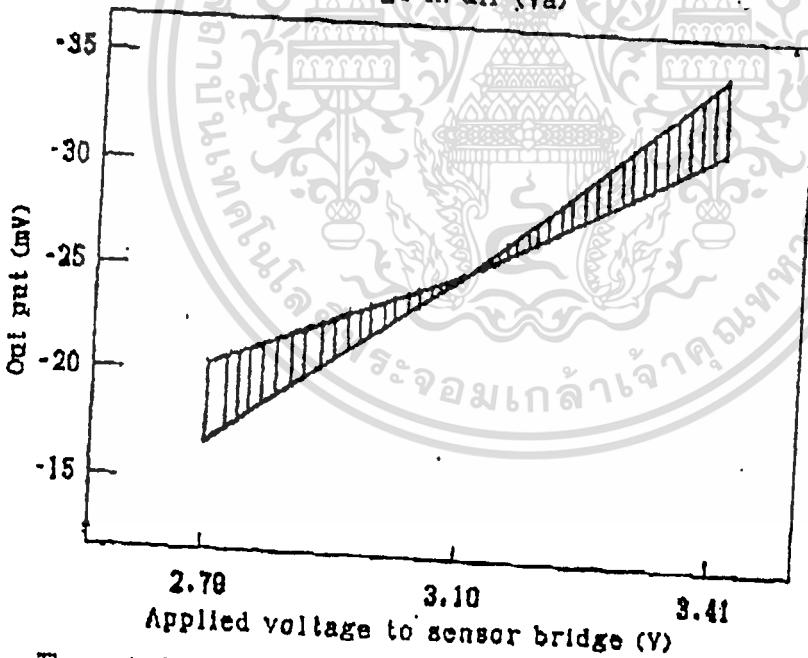
2. Basic characteristics

(1) Gas concentration characteristics



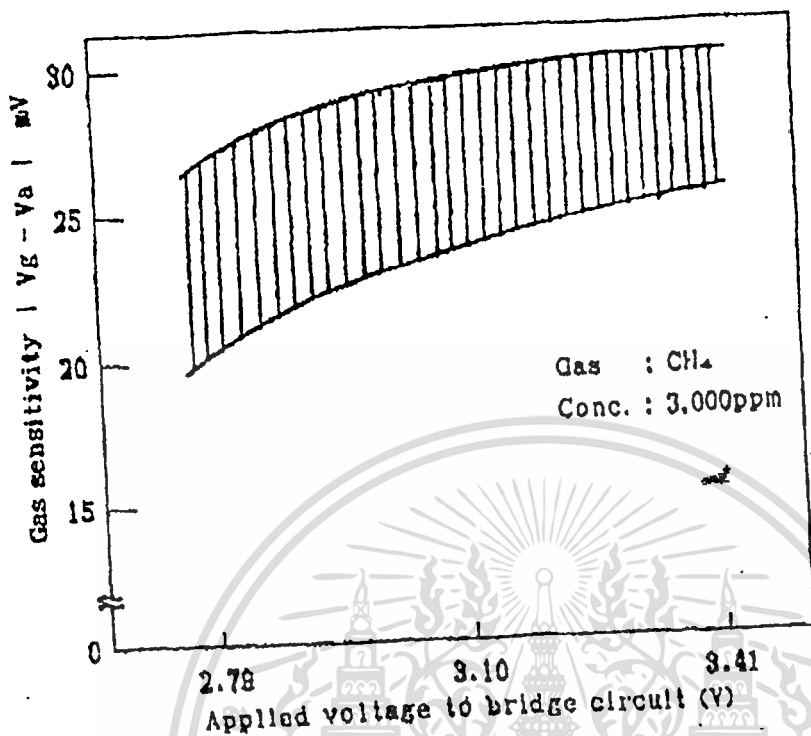
(2) Supply voltage dependency (When assembled into a gas detector)

1) Fluctuation of out put voltage in air (V_a)



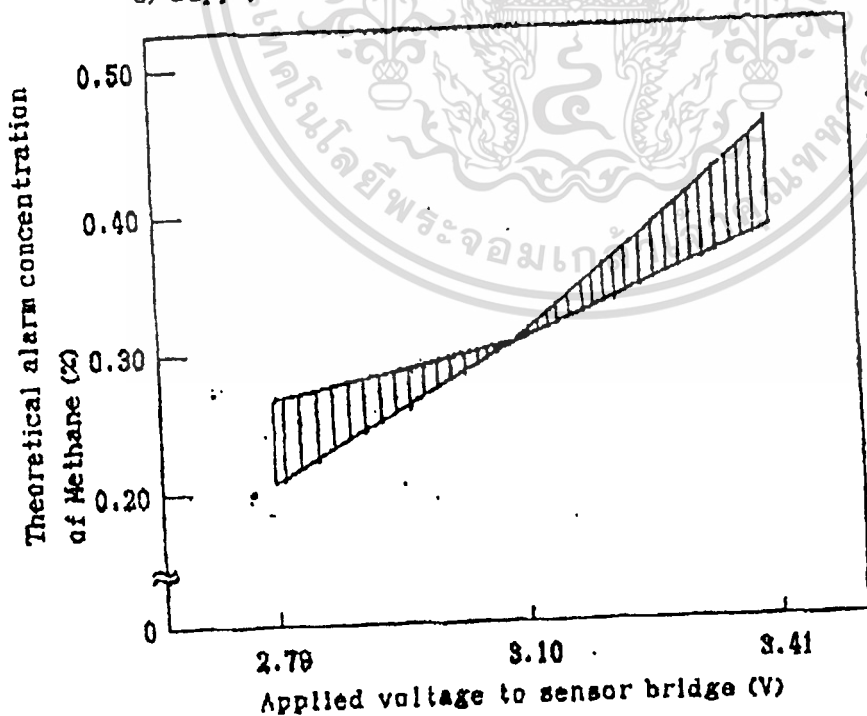
The rated voltage is supplied for more than 1 hour and V_a is set at -25 mV.

2) Supply voltage dependency of gas sensitivity (S)



Therefore the supply voltage dependency of the output in gas (V_g) is a combination of the characteristics shown in the Graphs 1) and 2).

3) Supply voltage dependency of theoretical alarm concentration

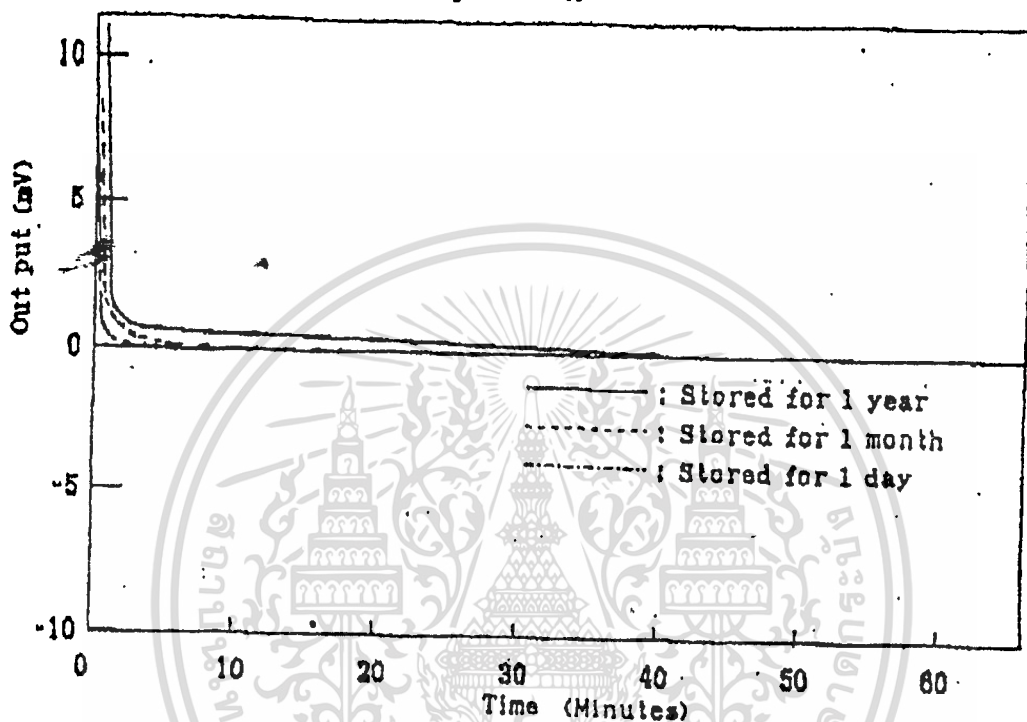


The theoretical alarm concentration and its supply voltage dependency can be calculated from 1) and 2) according to the formula shown in the 4-3. The figure shown above is for the characteristics normalized at 3,000 ppm when 3.10 V is applied to the sensor bridge.

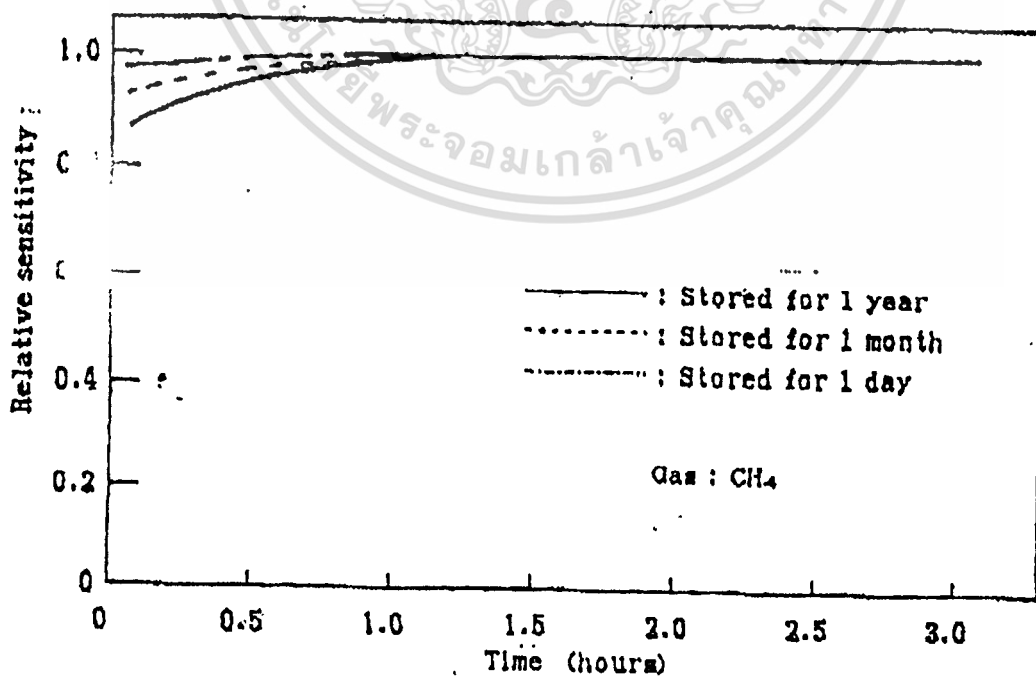
(3) Initial stability characteristics

The following graphs show the initial stabilization characteristics when the sensor is assembled in a bridge circuit after storage for 1 day, 1 month and 1 year, and 3.10 V is applied to the bridge circuit.

1) Initial stabilization of out put in air

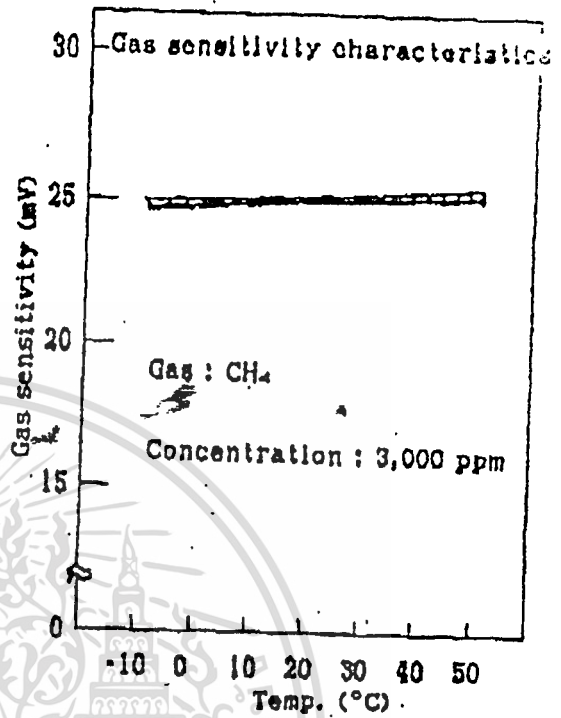
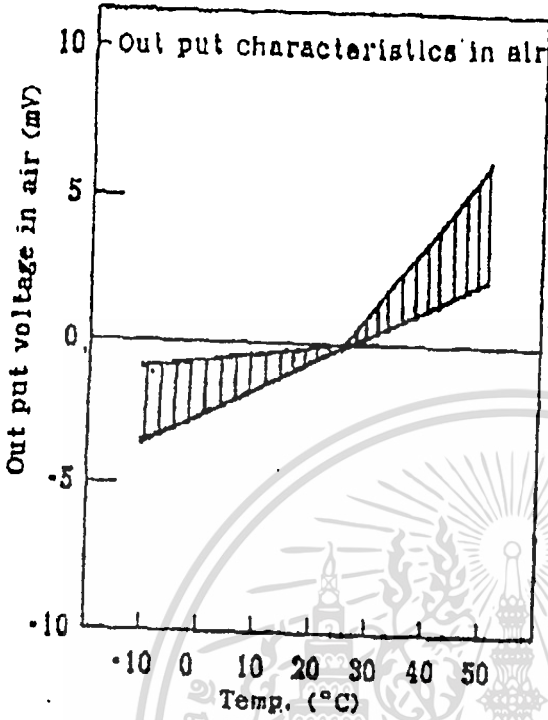


2) Initial stability of gas sensitivity

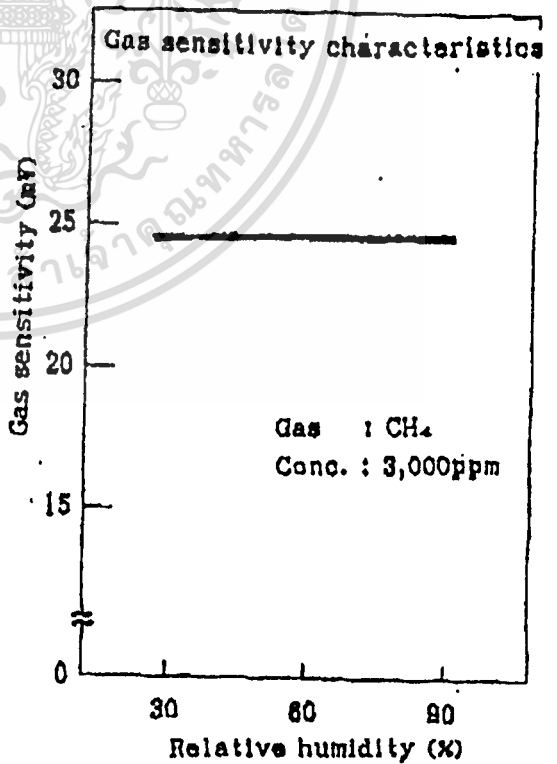
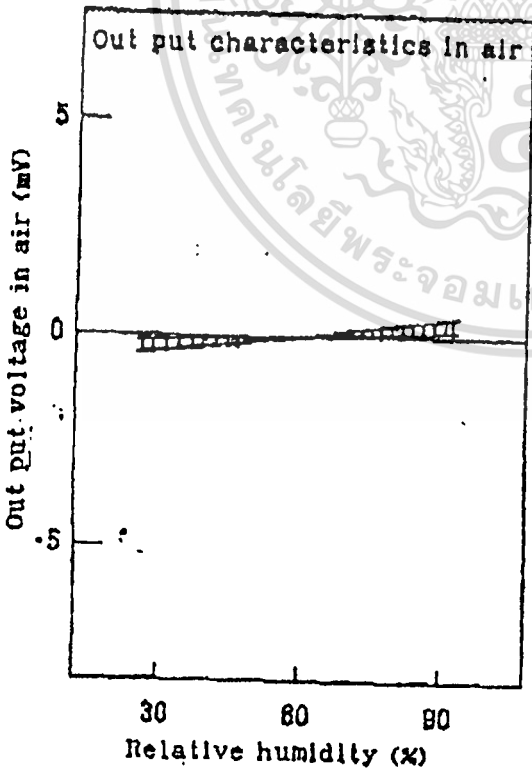


(4) Temperature & Humidity characteristics

1) Temperature characteristics (Relative humidity; 80%)

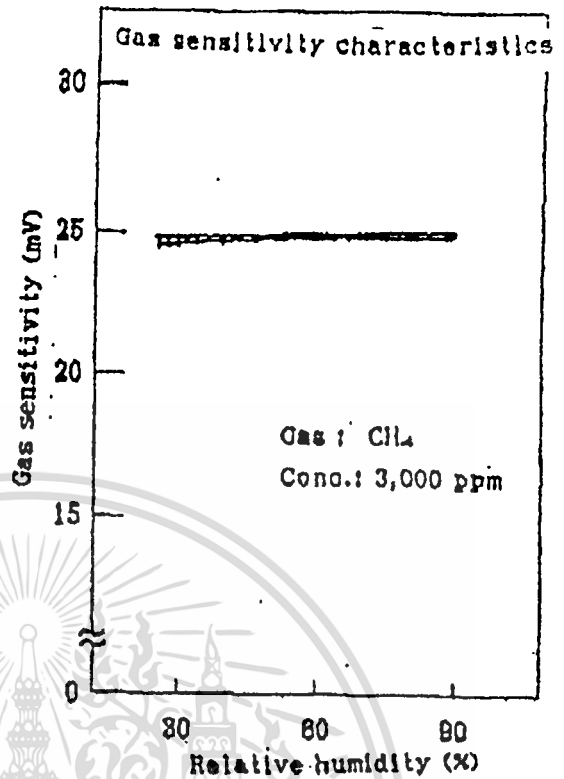
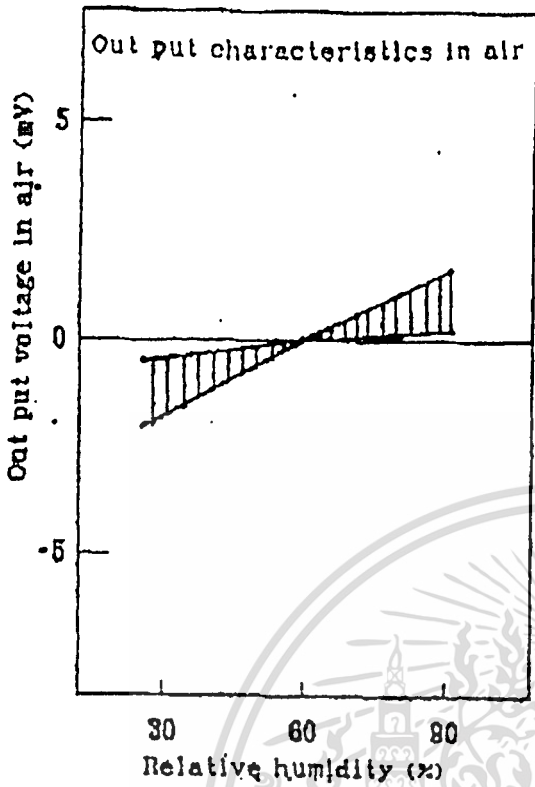


2) Humidity characteristics (Temp. 25°C)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

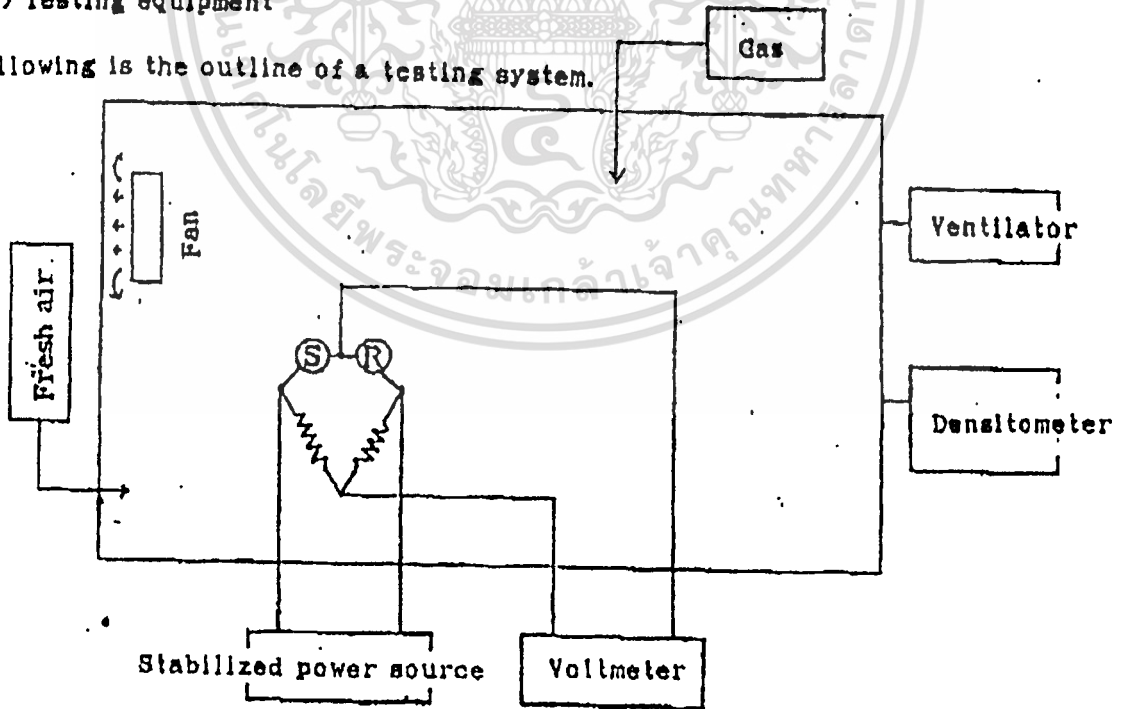
3) Humidity characteristics (Temp. 50°C)



3. Evaluation

(1) Testing equipment

The following is the outline of a testing system.



Remarks:

- 1) Test chamber: Metal or glass is desirable for the material of the chamber which should not generate or adsorb gases.
The volume of the chamber should be bigger than 1 litre / sensor unit.
- 2) Air supply: The air to be supplied should be fresh air from outside.
The air inside labs or plants should not be used since it may contain organic solvents or combustible gases.
- 3) Gas densitometer: An optical-interference or infra-red gas densitometer is recommended for measuring gas concentration.
- 4) Air agitation: The air inside the chamber should be agitated not to blow sensors directly. Air flow should be less than 0.5m / sec.
- 5) Power supply: Sensors can be operated by both of D.C. and A.C., but for the most accurate measurement, a usage of stabilized D.C. power source is recommended.
- 6) Voltmeter: A voltmeter with more than 100K ohm impedance is enough for measuring an out put voltage from a sensor bridge.
- 7) Ventilation: Before proceeding to a next test, the air inside the test chamber should be ventilated by a ventilator which has a capacity more than 10 times of the volume of the chamber per minute.
- 8) Placement of sensors in a test chamber: Sensors should be placed in a chamber in a same attitude (Normally horizontal direction).
Changing an attitude makes a different thermal convection, and may cause an inaccurate measurement result.

(2) Adjustment of gas concentration

Gas concentration in a test chamber is usually adjusted by a volume method. For instance, 3,000 ppm iso-butane concentration is obtained based on the following calculation.

$$V \text{ (ml)} = V_i \cdot 3000 \cdot 10^{-6} \cdot \frac{273 + T_r}{273 + T_c}$$

V_i ; Inside volume of a chamber (ml)

T_r ; Room temperature ($^{\circ}\text{C}$)

T_c ; Temperature inside a chamber ($^{\circ}\text{C}$)

(3) Measurement

1) Preparatory aging: Before measurement, sensors should be electrified with the rated voltage at least for more than 10 minutes. If the sensors are stored for a long period, an aging for more than 1 hour is recommended. The graphs under the heading "2-(3) Initial stability characteristics" show the relationship between a stored period and an aging time.

2) Measurement:

After a preparatory aging, an out put voltage in air (V_a) is measured. A test gas is injected into a test chamber according to the calculation described above, and wait for an even diffusion of the gas in the chamber. (more than 1 min.)

An out put voltage in gas (V_g) is measured.

A gas sensitivity is represented as $S = V_g - V_a$.

A thorough ventilation is made to replace the air inside the chamber with a fresh air.

4. Calibration of an out put voltage from a bridge circuit

(1) Calibration in air

Calibration must be done in a clean air condition.

Sensors are assembled in detectors and electrified with the rated voltage for more than 1 hour.

Continuing to electrify detectors, a voltmeter (Tester) is connected to the out put terminals "a" and "b". (See the figure 1 Bridge unit circuit).

Monitoring a bridge out put voltage, a valuable resistor is turned towards alarm-free direction from an alarm point (A threshold voltage value to start giving an alarm), and fix the volume at the voltage value where the designated span value of the sensor is added up to the alarm point.

** Example; When an alarm point of a circuit is 0 mV and a span value of a sensor is 25 mV, a V/R is adjusted to set at 25 mV in alarm-free direction.

After confirming that the bridge out put does not fluctuate, V/R is fixed with a locking paint or other similar materials.

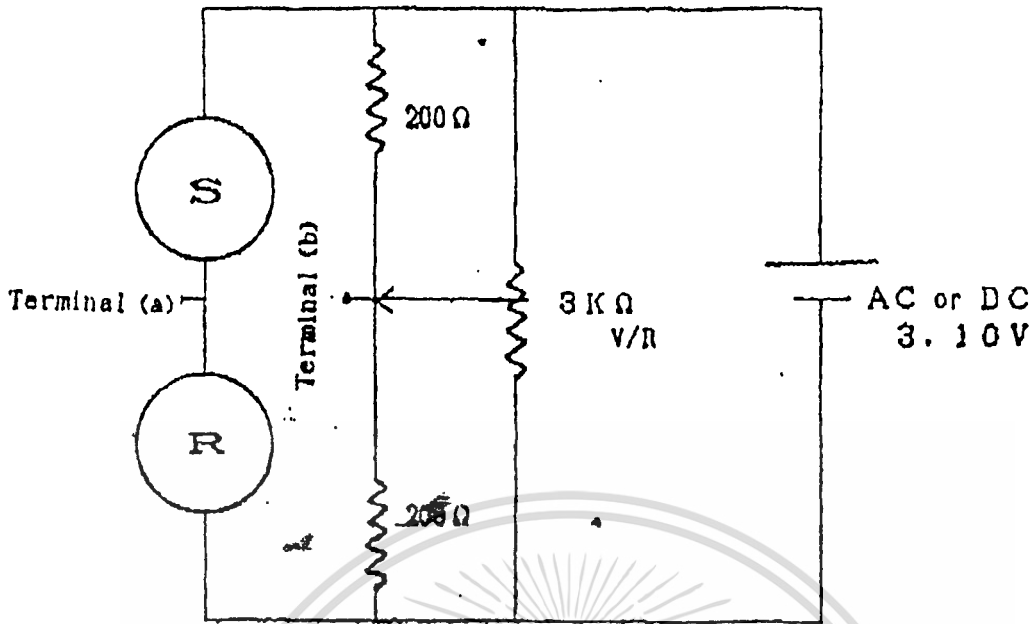


Figure 1 Recommendable circuit for a bridge unit

(2) Calibration in gas

- * Calibration must be done in a clean air condition.
- * Sensors are assembled in detectors and electrified with the rated voltage for more than 1 hour.
- * An appropriate tool is set to be able to turn a volume of a V/R from the outside of the chamber.
- * A calculated quantity of methane is injected into the chamber and wait for 3 minutes.
- * The V/R is adjusted at an alarm point.
- * Opening the door of the chamber, and the air inside is ventilated, then the V/R is fixed with a locking paint or other similar materials.

(3) Calculation of a theoretical alarm concentration

Out put voltage in air ; V_a
Out put voltage at alarm point ; V_o
Gas sensitivity (Span) ; S (Methane 3,000 ppm)
Theoretical alarm concentration; A_p

$$A_p \text{ (ppm)} = \frac{(V_a - V_o)}{S} \times 3,000$$

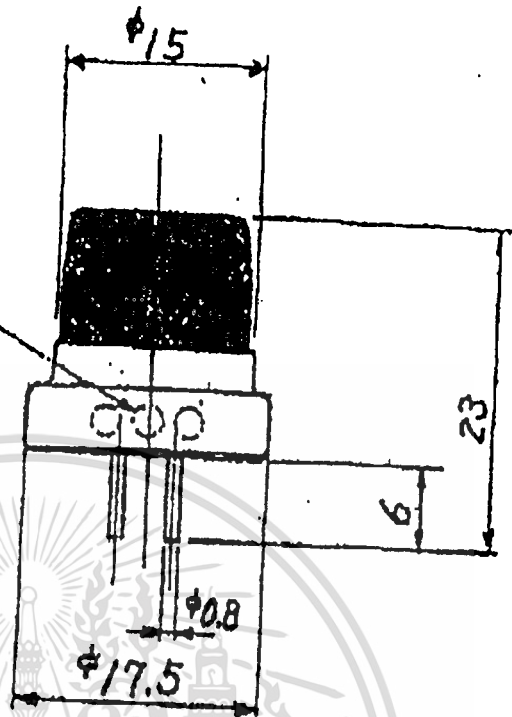
Example ; $V_a = 25 \text{ mV}$
 $V_o = 0 \text{ mV}$
 $S = 24 \text{ mV}$

$$A_p \text{ (ppm)} = \frac{25 - 0}{24} \times 3,000 = 3,125 \text{ (ppm)}$$

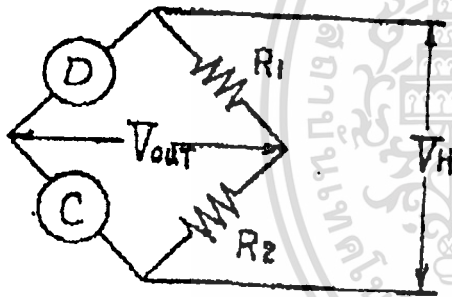
(4) Other remarks

- * Refrain from dropping or giving a strong shock to sensors.
- * When NAP-5A is assembled in a circuit, please make sure the position of the sensor side and the compensator side. Please refer to the attached drawing for confirming the location of the pins.
- * Refrain from using in an atmosphere that may contain poisoning gases or corrosive gases, such as silicone gas, SO_2 , H_2S , trichloroethylene etc.
- * Refrain from exposing to an unnecessarily high concentration gas, such as a gas directly from a cigarette lighter.
- * Please do not soak sensors into water.
- * Refrain from storing for a long time in a condition of a high temperature and humidity.
- * Refrain from supplying a higher voltage than the rated voltage.

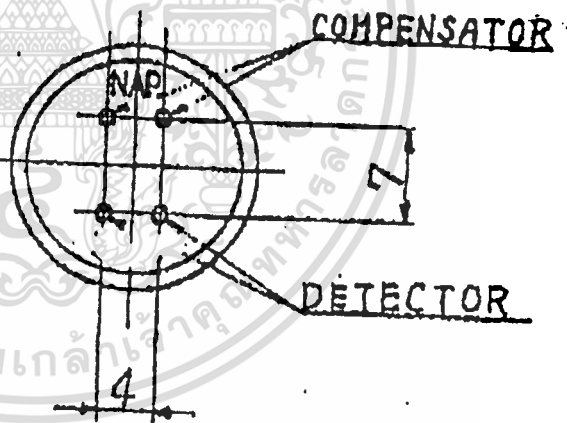
Compensator side
(Color dots = Lot No.)



Sensor Bridge circuit



$R_1, R_2 : 500\Omega$



品名	ガスセンサー	図番	G01
部品名	NAP-5A 外形図	図番	4-022
	材質	図番	2/1
図	図	図	設計年月日
			1984.4.21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

Positive Supply Voltage (GND to V ⁺)	+6.2V
Negative Supply Voltage (GND to V ⁻)	-9V
Analog Input Voltage (Lo or Hi) (Note 1)	V ⁺ to V ⁻
Reference Input Voltage (Lo or Hi) (Note 1)	V ⁺ to V ⁻
Digital Input Voltage (Pins 2-27) (Note 2)	V ⁺ + 0.3V GND - 0.3V
Power Dissipation (Note 3)	
Ceramic or Cerdip Package	1W @ 85°C
Plastic Package	500mW @ 70°C
Operating Temperature	
Ceramic or Cerdip Package	25°C ≤ T _A ≤ 85°C
Plastic Package	0°C ≤ T _A ≤ 70°C
Storage Temperature	55°C ≤ T _A ≤ 125°C
Lead Temperature (soldering, 60 sec)	300°C

Absolute maximum ratings define stress limitations which if exceeded may permanently damage the device. These ratings are not continuous duty ratings. For continuous operation these devices must be operated under the conditions defined under "Operating Characteristics."

TABLE I OPERATING CHARACTERISTICS

All parameters with V⁺ = +5V, V⁻ = -5V, GND = 0V, T_A = 25°C, unless otherwise indicated
Test circuit as shown on page 1.

ANALOG SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Zero Input Reading		V _{IN} = 0.0V Full scale = 409.6mV	0000 _H	±0000 _B	+0000 _B	Octal Reading
Ratiometric Reading		V _{IN} = V _{REF} V _{REF} = 204.8mV	3777 _B	3777 _B 4000 _B	4000 _B	Octal Reading
Non-Linearity (Max deviation from best straight line fit)		Full scale = 409.6mV or 4.096V	-1	±.2	+1	Counts
Roll-over Error (difference in reading for equal pos. and neg. inputs near full scale)			1	±.2	+1	Counts
Common Mode Rejection Ratio		V _{CM} ± 1V V _{IN} = 0V Full Scale = 409.6mV		50		μV/V
Noise (p-p value not exceeded 95% of time)		V _{IN} = 0V Full Scale = 409.6mV		15		μV
Leakage Current at Input		V _{IN} = 0V		1	10	pA
Zero Reading Drift		V _{IN} = 0V		0.2	1	μV/°C
Scale Factor Temperature Coefficient		V _{IN} = 408.9mV : 7770 _B reading Ext. Ref. 0 ppm/°C		1	5	ppm/°C
Supply Current V ⁺ to GND	I _{DL}	V _{IN} = 0, Crystal Osc. 3.58MHz test circuit Pins 2-21, 25, 26, 27, 29, open		700	1500	μA
Supply Current V ⁺ to V ⁻	I _{DA}			700	1500	μA
Ref Out Voltage		Referred to V ⁺ , 25kΩ between V ⁺ and REF OUT	-2.4	-2.8	-3.2	V
Ref Out Temp. Coefficient		25kΩ between V ⁺ and REF OUT		80		ppm/°C

TABLE 2 - Pin Assignment and Function Description

PIN	SYMBOL	DESCRIPTION
1	GND	Digital Ground, 0V. Ground return for all digital logic
2	STATUS	Output - High during integrate and deintegrate until data is latched. - Low when analog section is in Auto-Zero configuration.
3	POL	Polarity, Three-State Output
4	OR	Over-range, Three-State Output
5	B12	Bit 12 (Most Significant Bit)
6	B11	Bit 11
7	B10	Bit 10
8	B9	Bit 9
9	B8	Bit 8
10	B7	Bit 7
11	B6	Bit 6
12	B5	Bit 5
13	B4	Bit 4
14	B3	Bit 3
15	B2	Bit 2
16	B1	Bit 1 (Least Significant Bit)
17	TEST	Input High - Normal Operation. Input Low - Forces all bit outputs high. Note: This input is used for test purposes only.
18	LBEN	Low Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates low order byte outputs B1-B8. - With Mode (Pin 21) high, this pin serves as a low byte flag output used in handshake mode. See Figures 7, 8, 9.
19	HBEN	High Byte Enable - With Mode (Pin 21) low, and CE/LOAD (Pin 20) low, taking this pin low activates high order byte outputs B9-B12, POL, OR. - With Mode (Pin 21) high, this pin serves as a high byte flag output used in handshake mode. See Figures 7, 8, 9.
20	CE/LOAD	Chip Enable Load - With Mode (Pin 21) low, CE/LOAD serves as a master output enable. When high, B1-B12, POL, OR outputs are disabled. - With Mode (Pin 21) high, this pin serves as a load strobe used in handshake mode. See Figures 7, 8, 9.

PIN	SYMBOL	DESCRIPTION
21	MODE	Input Low - Direct output mode where CE/LOAD (Pin 20); HBEN (Pin 19) and LBEN (Pin 18) act as inputs directly controlling byte outputs. Input Pulsed High - Causes immediate entry into handshake mode and output of data as in Figure 9. Input High - Enables CE/LOAD (Pin 20), HBEN (Pin 19), and LBEN (Pin 18) as outputs, handshake mode will be entered and data output as in Figures 7 and 8 at conversion completion.
22	OSC IN	Oscillator Input
23	OSC OUT	Oscillator Output
24	OSC SEL	Oscillator Select - Input high configures OSC IN, OSC OUT, BUF OSC OUT as RC oscillator - clock will be same phase and duty cycle as BUF OSC OUT - Input low configures OSC IN, OSC OUT for crystal oscillator - clock frequency will be 1/58 of frequency at BUF OSC OUT.
25	BUF OSC OUT	Buffered Oscillator Output
26	RUN/HOLD	Input High - Conversions continuously performed every 8192 clock pulses Input Low - Conversion in progress completed, converter will stop in Auto-Zero 7 counts before integrate.
27	SEND	Input - Used in handshake mode to indicate ability of an external device to accept data.
28	V	Analog Negative Supply - Nominally 5V with respect to GND (Pin 1).
29	REF OUT	Reference Voltage Output - Nominally 2.8V down from V ⁺ (Pin 40).
30	BUFFER	Buffer Amplifier Output
31	AUTO-ZERO	Auto-Zero Node - Inside foil of CAZ
32	INTEGRATOR	Integrator Output - Outside foil of C _{INT}
33	COMMON	Analog Common - System is Auto-Zeroed to COMMON
34	INPUT LO	Differential Input Low Side
35	INPUT HI	Differential Input High Side
36	REF IN	Differential Reference Input Positive
37	REF CAP	Reference Capacitor Positive
38	REF CAP	Reference Capacitor Negative
39	REF IN	Differential Reference Input Negative
40	V	Positive Supply Voltage - Nominally 5V with respect to GND (Pin 1).

DETAILED DESCRIPTION

Analog Section

Figure 2 shows the equivalent circuit of the Analog Section of the ICL7109. When the RUN/HOLD input is left open or connected to V⁺, the circuit will perform conversions at a rate determined by the clock frequency (8192 clock periods per cycle). Each measurement cycle is divided into three phases as shown in Figure 3. They are (1) Auto-Zero (AZ), (2) Signal Integrate (INT) and (3) Deintegrate (DE).

1. Auto-Zero Phase

During auto-zero three things happen. First, input high and low are disconnected from their pins and internally shorted to analog common. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-

zero capacitor CAZ to compensate for offset voltages in the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the AZ accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than 10µV.

2. Signal Integrate Phase

During signal integrate the auto-zero loop is opened, the internal short is removed and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between input high and input low for a fixed time of 2048 clock periods. At the end of this phase, the polarity of the integrated signal is determined.

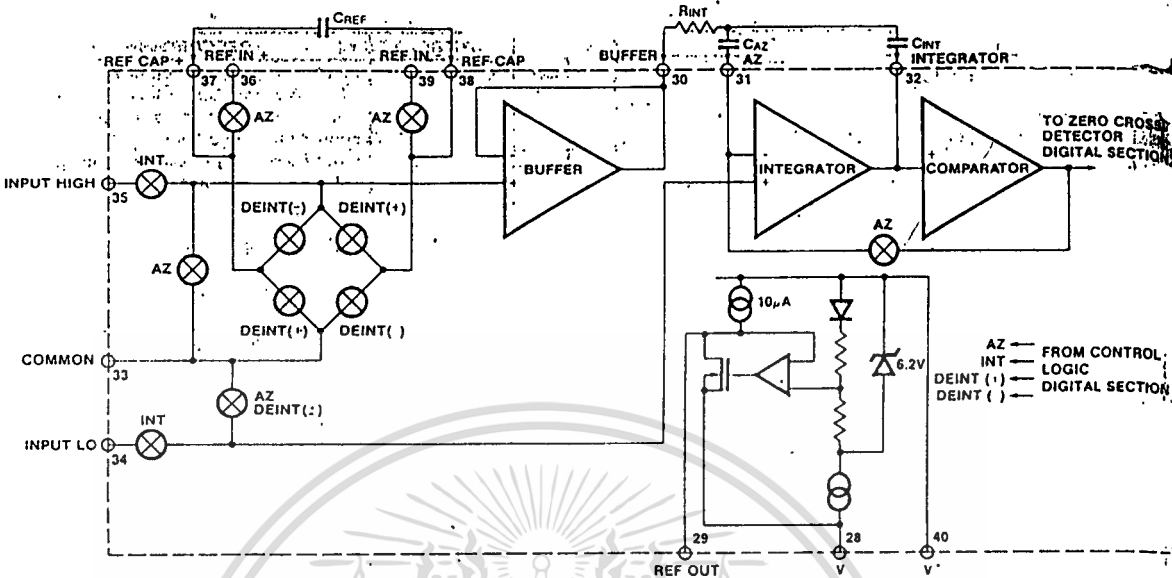


Figure 2: Analog Section

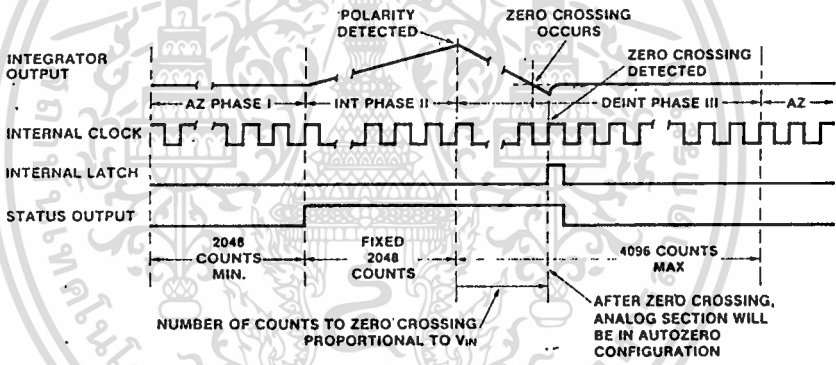


Figure 3: Conversion Timing

3. Deintegrate Phase

The final phase is deintegrate, or reference integrate. Input low is internally connected to analog common and input high is connected across the previously charged (during auto-zero) reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to the zero crossing (established in Auto Zero) with a fixed slope. Thus the time for the output to return to zero (represented by the number of clock periods counted) is proportional to the input signal.

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier; or specifically from 0.5 volts below the positive supply to 1.0 volt above the negative supply. In this range the system has a CMRR of 86dB typical. However, since the integrator also swings with the common mode voltage, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common mode voltage with a near full-scale negative differential input voltage. The negative input signal drives the integrator

positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator swing can be reduced to less than the recommended 4V full scale with some loss of accuracy. The integrator output can swing within 0.3 volts of either supply without loss of linearity.

The ICL7109 has, however, been optimized for operation with analog common near digital ground. With power supplies of +5V and -5V, this allows a 4V full scale integrator swing positive or negative maximizing the performance of the analog section.

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to stray capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to deintegrate a positive signal but lose charge (decrease voltage) when called up to deintegrate a negative input signal. This difference in reference for (+) or (-) input voltage will give a roll-over error. However, by

Selecting the reference capacitor large enough in comparison to the stray capacitance, this error can be held to less than 0.5 count for the worst case condition (see Component Values Selection below).

The roll-over error from these sources is minimized by having the reference common mode voltage near or at analog common.

Component Value Selection

For optimum performance of the analog section, care must be taken in the selection of values for the integrator capacitor and resistor, auto-zero capacitor, reference voltage, and conversion rate. These values must be chosen to suit the particular application.

The most important consideration is that the integrator output swing (for full-scale input) be as large as possible. For example, with $\pm 5V$ supplies and COMMON connected to GND, the nominal integrator output swing at full scale is $\pm 4V$. Since the integrator output can go to 0.3V from either supply without significantly affecting linearity, a 4V integrator output swing allows 0.7V for variations in output swing due to component value and oscillator tolerances. With $\pm 5V$ supplies and a common mode range of $\pm 1V$ required, the component values should be selected to provide $\pm 3V$ integrator output swing. Noise and rollover errors will be slightly worse than in the $\pm 4V$ case. For larger common mode voltage ranges, the integrator output swing must be reduced further. This will increase both noise and rollover errors. To improve the performance, supplies of 16V may be used.

1. Integrating Resistor

Both the buffer amplifier and the integrator have a class A output stage with $100\mu A$ of quiescent current. They supply $20\mu A$ of drive current with negligible non-linearity. The integrating resistor should be large enough to remain in this very linear region over the input voltage range, but small enough that undue leakage requirements are not placed on the PC board. For 4.096 volt full scale, 200k Ω is near optimum and similarly a 20k Ω for a 409.6mV scale. For other values of full scale voltage, R_{INT} should be

$$R_{INT} = \frac{\text{full scale voltage}}{20\mu A}$$

2. Integrating Capacitor

The integrating capacitor C_{INT} should be selected to give the maximum integrator output voltage swing without saturating the integrator (approximately 0.3 volt from either supply). For the ICL7109 with ± 5 volt supplies and analog common connected to GND, a ± 3.5 to ± 4 volt integrator output swing is nominal. For 7-1/2 conversions per second (61.72KHz clock frequency) as provided by the crystal oscillator, nominal values for C_{INT} and C_{AZ} are 0.15 μF and 0.33 μF , respectively. If different clock frequencies are used, these values should be changed to maintain the integrator output voltage swing. In general, the value of C_{INT} is given by

$$C_{INT} = \frac{(2048 \times \text{clock period}) (20\mu A)}{\text{integrator output voltage swing}}$$

An additional requirement of the integrating capacitor is, that it have low dielectric absorption to prevent roll-over errors. While other types of capacitors are adequate for this application, polypropylene capacitors give undetectable errors at reasonable cost.

3. Auto-Zero Capacitor

The size of the auto-zero capacitor has some influence on the noise of the system; a big capacitor, giving less noise. However, it cannot be increased without limits since it, in parallel with the integrating capacitor forms an R-C time constant that determines the speed of recovery from overloads and more important the error that exists at the end of an auto-zero cycle. For 409.6mV full scale where noise is very important and the integrating resistor small, a value of C_{AZ} twice C_{INT} is optimum. Similarly for 4.096V full scale where recovery is more important than noise, a value of C_{AZ} equal to half of C_{INT} is recommended.

For optimal rejection of stray pickup, the outer foil of C_{AZ} should be connected to the R-C summing junction and the inner foil to pin 31. Similarly the outer foil of C_{INT} should be connected to pin 32 and the inner foil to the R-C summing junction.

4. Reference Capacitor

A 1 μF capacitor gives good results in most applications. However, where a large common mode voltage exists (i.e. the reference low is not at analog common) and a 409.6mV scale is used, a larger value is required to prevent roll-over error. Generally 10 μF will hold the roll-over error to 0.5 count in this instance.

5. Reference Voltage

The analog input required to generate a full scale output of 4096 counts is $V_{IN} = 2V_{REF}$. Thus for a normalized scale, a reference of 2.048V should be used for a 4.096V full scale, and 204.8mV should be used for a 0.4096V full scale. However, in many applications where the A/D is sensing the output of a transducer, there will exist a scale factor other than unity between the absolute output voltage to be measured and a desired digital output. For instance, in a weighing system, the designer might like to have a full scale reading when the voltage from the transducer is 0.682V. Instead of dividing the input down to 409.6mV, the input voltage should be measured directly and a reference voltage of 0.341V should be used. Suitable values for integrating resistor and capacitor are 34k Ω and 0.15 μF . This avoids a divider on the input. Another advantage of this system occurs when a zero reading is desired for non-zero input. Temperature and weight measurements with an offset or tare are examples. The offset may be introduced by connecting the voltage output of the transducer between common and analog high, and the offset voltage between common and analog low, observing polarities carefully. However, in processor-based systems using the ICL7109, it may be more efficient to perform this type of scaling or tare subtraction digitally using software.

6. Reference Sources

The stability of the reference voltage is a major factor in the overall absolute accuracy of the converter. The resolution of the ICL7109 at 12 bits is one part in 4096, or 244ppm. Thus if the reference has a temperature coefficient of 80ppm/ $^{\circ}C$ (onboard reference) a temperature difference of $3^{\circ}C$ will introduce a one-bit absolute error. For this reason, it is recommended that an external high-quality reference be used where the ambient temperature is not controlled or where high-accuracy absolute measurements are being made.

The ICL7109 provides a Reference Output (pin 29) which may be used with a resistive divider to generate a suitable reference voltage. This output will sink up to about 20mA without significant variation in output voltage, and is provided with a pullup bias device which sources about 10µA. The output voltage is nominally 2.8V below V₊ and has a temperature coefficient of ±80ppm/°C typ. When using the onboard reference, Ref Out (Pin 29) should be connected to Ref- (pin 39), and Ref+ should be connected to the wiper of a precision potentiometer between Ref Out and V₊. The circuit for a 204.8mV reference is shown in the test circuit. For a 2.048V reference, the fixed resistor should be removed, and a 25kΩ precision potentiometer between Ref Out and V₊ should be used.

DETAILED DESCRIPTION

Digital Section

The digital section includes the clock oscillator and scaling circuit, a 12-bit binary counter with output latches and TTL-compatible three-state output drivers, polarity, over-range and control logic, and UART handshake logic, as shown in the Block Diagram Figure 4.

Throughout this description, logic levels will be referred to as "low" or "high". The actual logic levels are defined in Table 1 "Operating Characteristics". For minimum power consumption, all inputs should swing from GND (low) to V₊ (high). Inputs driven from TTL gates should have 3-5kΩ pullup resistors added for maximum noise immunity.

MODE Input

The MODE input is used to control the output mode of the converter. When the MODE pin is connected to GND or left open (this input is provided with a pull-down resistor to ensure a low level when the pin is left open), the converter is in its "Direct" output mode, where the output data is directly accessible under the control of the chip and byte enable

inputs. When the MODE input is pulsed high, the converter enters the UART handshake mode and outputs the data in two bytes, then returns to "direct" mode. When the MODE input is left high, the converter will output data in the handshake mode at the end of every conversion cycle. (See section entitled "Handshake Mode" for further details).

STATUS Output

During a conversion cycle, the STATUS output goes high at the beginning of Signal Integrate (Phase II), and goes low one-half clock period after new data from the conversion has been stored in the output latches. See Figure 3 for details of this timing. This signal may be used as a "data valid" flag (data never changes while STATUS is low) to drive interrupts, or for monitoring the status of the converter.

RUN/HOLD Input

When the RUN/HOLD input is connected to V₊ or left open (this input has a pullup resistor to ensure a high level when the pin is left open), the circuit will continuously perform conversion cycles, updating the output latches at the end of every Deintegrate (Phase III) portion of the conversion cycle (See Figure 3). In this mode of operation, the conversion cycle will be performed in 8192 clock periods, regardless of the resulting value.

If the RUN/HOLD input goes low (and stays there) during Integrate (Phase II) or Deintegrate (Phase III) before the zero crossing is detected, the converter will complete the conversion in progress, update the output latches, and then terminate Phase III, jumping to Auto-Zero (Phase I). If RUN/HOLD stays low, the converter will ensure a minimum Auto-Zero time, and wait in Auto-Zero until the RUN/HOLD input goes high. The converter will begin the Integrate (Phase II) portion of the next conversion (and the STATUS output will go high) seven clock periods after the high level is detected at RUN/HOLD. See Figure 5 for details.

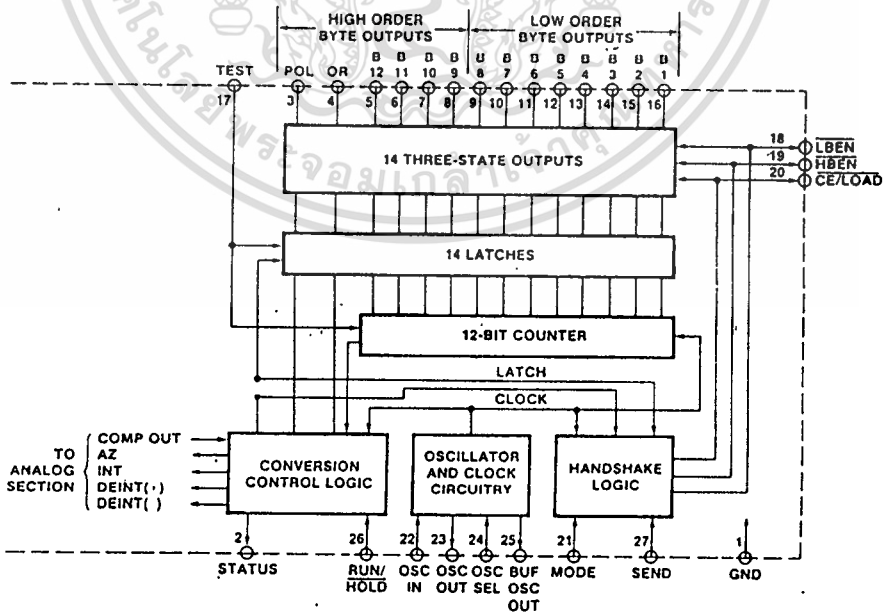


Figure 4: Digital Section

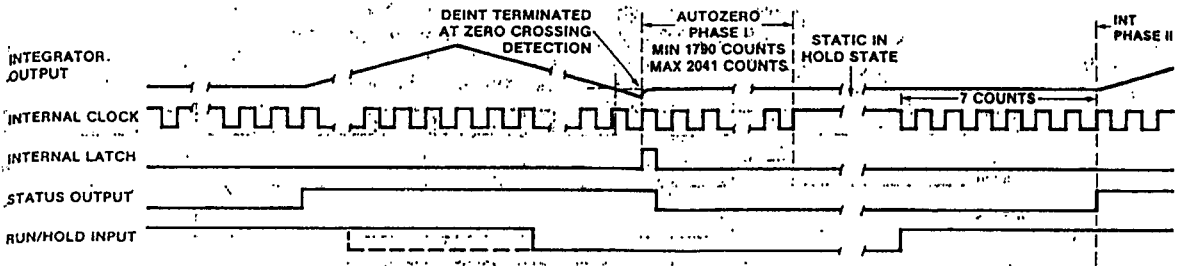


Figure 5: Run/Hold Operation

Using the RUN/HOLD input in this manner allows an easy "convert on demand" interface to be used. The converter may be held at idle in auto-zero with RUN/HOLD low. When RUN/HOLD goes high the conversion is started, and when the STATUS output goes low the new data is valid (or transferred to the UART - see Handshake Mode). RUN/HOLD may now go low terminating Deintegrate and ensuring a minimum Auto-Zero time before stopping to wait for the next conversion.

If RUN/HOLD goes low at any time during Deintegrate (Phase III) after the zero crossing has occurred, the circuit will immediately terminate Deintegrate and jump to Auto-Zero. This feature can be used to "short-cycle" the converter by eliminating the time spent in Deintegrate after the zero crossing. The required activity on the RUN/HOLD input can be provided by connecting it to the Buffered Oscillator Output. In this mode the conversion time is dependent on the input value measured. Also refer to Intersil Application Bulletin A030 for a discussion of the effects this will have on Auto-Zero performance.

If the RUN/HOLD input goes low and stays low during Auto-Zero (Phase II), the converter will simply stop at the end of Auto-Zero and wait for RUN/HOLD to go high. As above, Integrate (Phase III) begins seven clock periods after the high level is detected.

Direct Mode

When the MODE pin is left at a low level, the data outputs (bits 1 through 8 low order byte, bits 9 through 12, polarity and over-range high order byte) are accessible under control of the byte and chip enable terminals as inputs. These three inputs are all active low, and are provided with pullup resistors to ensure an inactive high level when left open. When the chip enable input is low, taking a byte enable input low will allow the outputs of that byte to become active (three-stated on). This allows a variety of parallel data accessing techniques to be used, as shown in the section entitled "Interfacing." The timing requirements for these outputs are shown in Figure 6 and Table 3.

Table 3 - Direct Mode Timing Requirements

SYMBOL	DESCRIPTION	MIN	TYP	MAX	UNITS
tBEA	Byte Enable Width	200	500		ns
tDAB	Data Access Time from Byte Enable		150	300	ns
tDHB	Data Hold Time from Byte Enable		150	300	ns
tCEA	Chip Enable Width	300	500		ns
tDAC	Data Access Time from Chip Enable		200	400	ns
tDHC	Data Hold Time from Chip Enable		200	400	ns

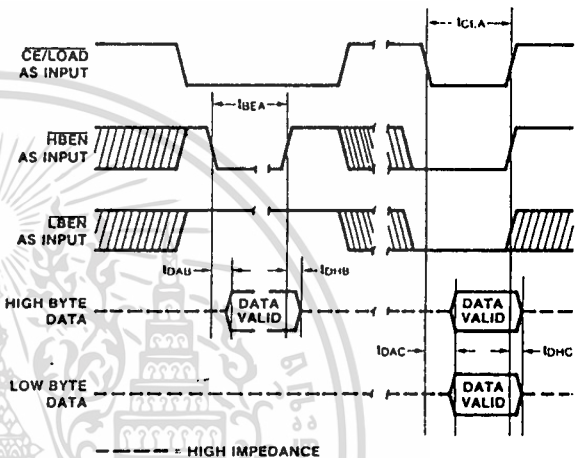


Figure 6: Direct Mode Output Timing

It should be noted that these control inputs are asynchronous with respect to the converter clock - the data may be accessed at any time. Thus it is possible to access the data while it is begin updated, which could lead to scrambled data. Synchronizing the access of data with the conversion cycle by monitoring the STATUS output will prevent this. Data is never updated while STATUS is low.

Handshake Mode

The handshake output mode is provided as an alternative means of interfacing the ICL7109 to digital systems, where the A/D converter becomes active in controlling the flow of data instead of passively responding to chip and byte enable inputs. This mode is specifically designed to allow a direct interface between the ICL7109 and industry-standard UARTs (such as the Intersil CMOS UARTs, IM6402/3) with no external logic required. When triggered into the handshake mode, the ICL7109 provides all the control and flag signals necessary to sequence the two bytes of data into the UART and initiate their transmission in serial form. This greatly eases the task and reduces the cost of designing remote data acquisition stations using serial data transmission to minimize the number of lines to the central controlling processor.

Entry into the handshake mode is controlled by the MODE pin. When the MODE terminal is held high, the ICL7109 will enter the handshake mode after new data has been stored in the output latches at the end of every conversion performed (See Figures 7 and 8). The MODE terminal may also be used to trigger entry into the handshake mode on demand. At any time during the conversion cycle, the low to high transition of a short pulse at the MODE input will cause immediate entry

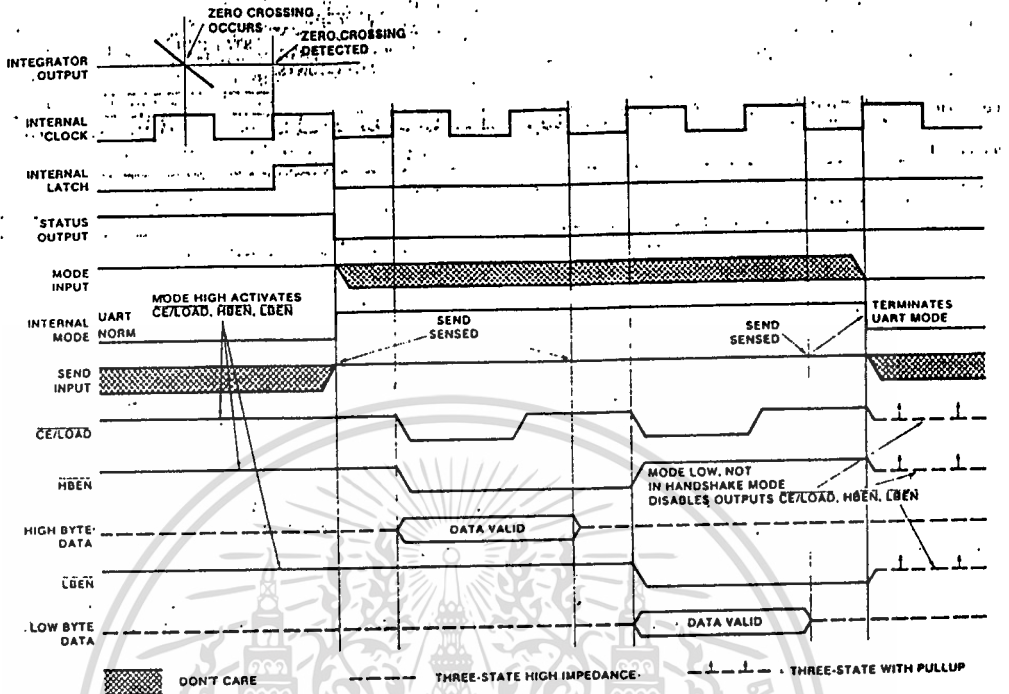


Figure 7: Handshake With Send Held Positive

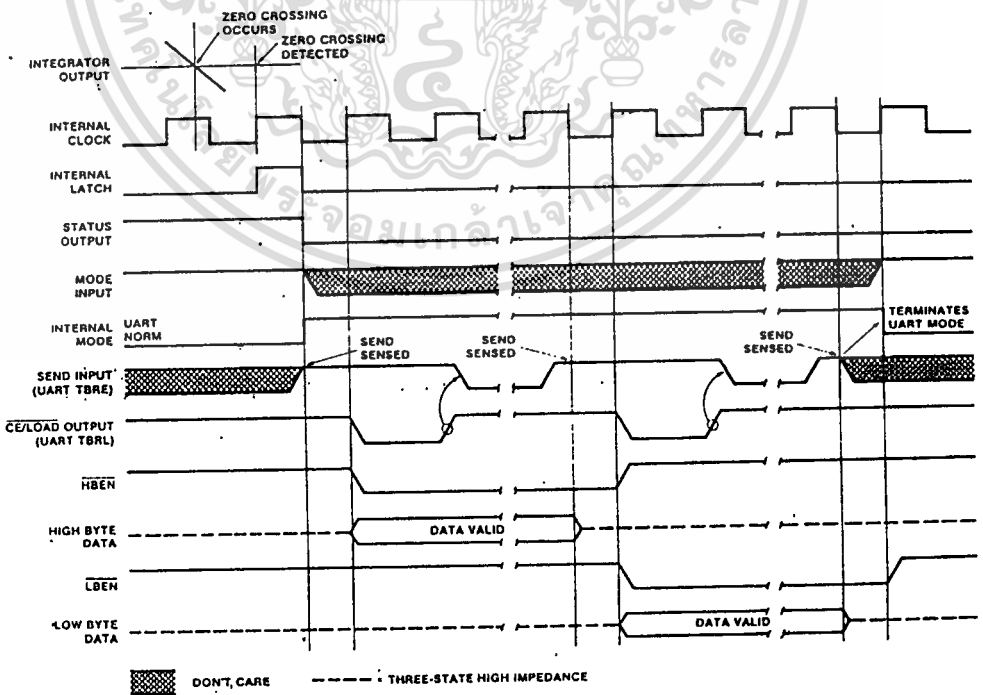


Figure 8: Handshake - Typical UART Interface Timing

into the handshake mode. If this pulse occurs while new data is being stored, the entry into handshake mode is delayed until the data is stable. While the converter is in the handshake mode, the MODE input is ignored, and although conversions will still be performed, data updating will be inhibited (See Figure 9) until the converter completes the output cycle and clears the handshake mode.

When the converter enters the handshake mode, or when the MODE input is high, the chip and byte enable terminals become TTL-compatible outputs which provide the control signals for the output cycle (See Figures 7, 8, and 9).

In handshake mode, the SEND input is used by the converter as an indication of the ability of the receiving device (such as a UART) to accept data.

Figure 7 shows the sequence of the output cycle with SEND held high. The handshake mode (Internal MODE high) is entered after the data latch pulse (since MODE remains high the CE/LOAD, LBEN and HBEN terminals are active as outputs). The high level at the SEND input is sensed on the same high to low internal clock edge. On the next low to high internal clock edge, the CE/LOAD and the HBEN outputs assume a low level, and the high-order byte (bits 9 through 12, POL, and ORI) outputs are enabled. The CE/LOAD output remains low for one full internal clock period only, the data outputs remain active for 1-1/2 internal clock periods, and the high byte enable remains low for two clock periods. Thus the CE/LOAD output low level or low to high edge may be used as a synchronizing signal to ensure valid data, and the

byte enable as an output may be used as a byte identification flag. With SEND remaining high, the converter completes the output cycle using CE/LOAD and LBEN while the low order byte outputs (bits 1 through 8) are activated. The handshake mode is terminated when both bytes are sent.

Figure 8 shows an output sequence where the SEND input is used to delay portions of the sequence, or handshake, to ensure correct data transfer. This timing diagram shows the relationships that occur using an industry-standard IM6402/3 CMOS UART to interface to serial data channels. In this interface, the SEND input to the ICL7109 is driven by the TBRE (Transmitter Buffer Register Empty) output of the UART, and the CE/LOAD terminal of the ICL7109 drives the TBRL (Transmitter Buffer Register Load) input to the UART. The data outputs are paralleled into the eight Transmitter Buffer Register inputs.

Assuming the UART Transmitter Buffer Register is empty, the SEND input will be high when the handshake mode is entered after new data is stored. The CE/LOAD and HBEN terminals will go low after SEND is sensed, and the high order byte outputs become active. When CE/LOAD goes high at the end of one clock period, the high order byte data is clocked into the UART Transmitter Buffer Register. The UART TBRE output will now go low, which halts the output cycle with the HBEN output low, and the high order byte outputs active. When the UART has transferred the data to the Transmitter Register and cleared the Transmitter Buffer Register, the TBRE returns high. On the next ICL7109

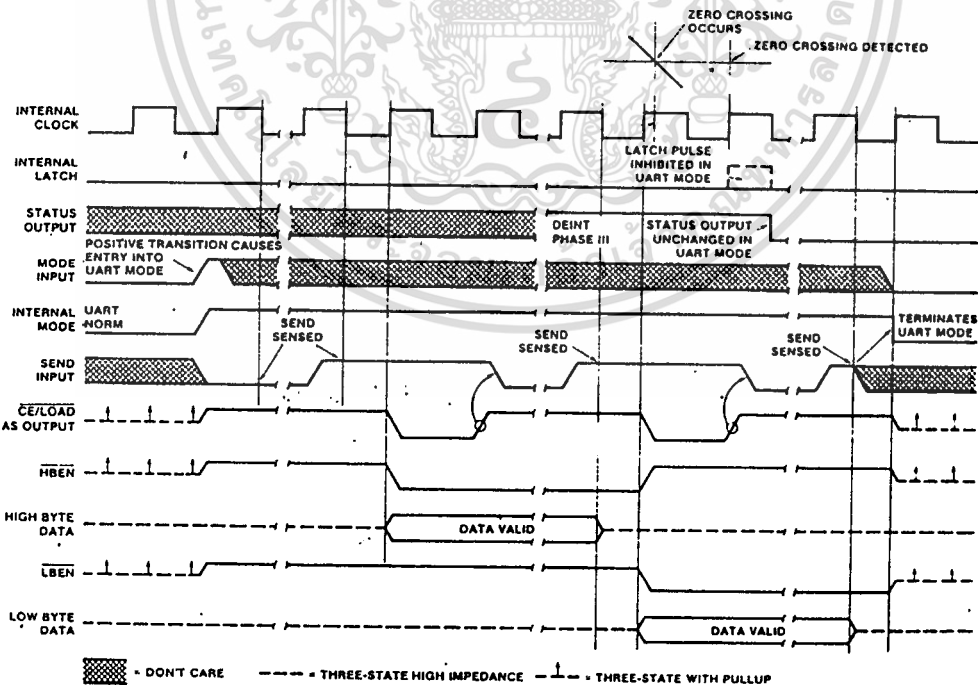


Figure 9: Handshake Triggered By Mode

ICL7109

INTER

internal clock high to low edge, the high order byte outputs are disabled, and one-half internal clock later, the HBEN output returns high. At the same time, the CE/LOAD and LBEN outputs go low, and the low order byte outputs become active. Similarly, when the CE/LOAD returns high at the end of one clock period, the low order data is clocked into the UART Transmitter Buffer Register, and TBRE again goes low. When TBRE returns to a high it will be sensed on the next ICL7109 internal clock high to low edge, disabling the data outputs. One-half internal clock later, the handshake mode will be cleared, and the CE/LOAD, HBEN, and LBEN terminals return high and stay active (as long as MODE stays high).

With the MODE input remaining high as in these examples, the converter will output the results of every conversion except those completed during a handshake operation. By triggering the converter into handshake mode with a low to high edge on the MODE input, handshake output sequences may be performed on demand. Figure 9 shows a handshake output sequence triggered by such an edge. In addition, the SEND input is shown as being low when the converter enters handshake mode. In this case, the whole output sequence is controlled by the SEND input, and the sequence for the first (high order) byte is similar to the sequence for the second byte. This diagram also shows the output sequence taking longer than a conversion cycle. Note that the converter still makes conversions, with the STATUS output and RUN/HOLD input functioning normally. The only difference is that new data will not be latched when in handshake mode, and is therefore lost.

Oscillator

The ICL7109 is provided with a versatile three terminal oscillator to generate the internal clock. The oscillator may be overdriven, or may be operated as an RC or crystal oscillator. The OSCILLATOR SELECT input changes the internal configuration of the oscillator to optimize it for RC or crystal operation.

When the OSCILLATOR SELECT input is high or left open (the input is provided with a pullup resistor), the oscillator is configured for RC operation, and the internal clock will be of the same frequency and phase as the signal at the BUFFERED OSCILLATOR OUTPUT. The resistor and capacitor should be connected as in Figure 10. The circuit will oscillate at a frequency given by $f = .45/RC$. A 100k Ω resistor is recommended for useful ranges of frequency. For optimum 60Hz line rejection, the capacitor value should be chosen such that 2048 clock periods is close to an integral multiple of the 60Hz period.

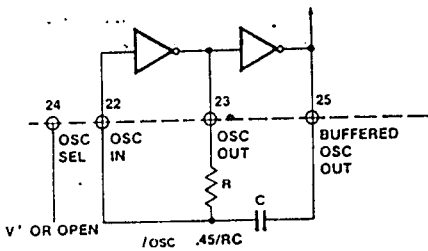


Figure 10: RC Oscillator

When the OSCILLATOR SELECT input is low a feedback device and output and input capacitors are added to the oscillator. In this configuration, as shown in Figure 11, the

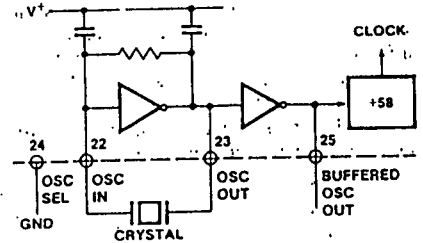


Figure 11: Crystal Oscillator

oscillator will operate with most crystals in the 1 to 5MHz range with no external components. Taking the OSCILLATOR SELECT input low also inserts a fixed +58 divider circuit between the BUFFERED OSCILLATOR OUTPUT and the internal clock. Using an inexpensive 3.58MHz TV crystal, this division ratio provides an integration time given by:

$$T = 2048 \text{ clock periods} \times \left(\frac{58}{3.58\text{MHz}} \right) = 33.18\text{ms}$$

This time is very close to two 60Hz periods or 33.33ms. The error is less than one percent, which will give better than 40dB 60Hz rejection. The converter will operate reliably at conversion rates of up to 30 per second, which corresponds to a clock frequency of 245.8kHz.

If at any time the oscillator is to be overdriven, the overdriving signal should be applied at the OSCILLATOR INPUT, and the OSCILLATOR OUTPUT should be left open. The internal clock will be of the same frequency, duty cycle, and phase as the input signal when OSCILLATOR SELECT is left open. When OSCILLATOR SELECT is at GND, the clock will be a factor of 58 below the input frequency.

When using the ICL7109 with the IM6403 UART, it is possible to use one 3.58MHz crystal for both devices. The BUFFERED OSCILLATOR OUTPUT of the ICL7109 may be used to drive the OSCILLATOR INPUT of the UART, saving the need for a second crystal. However, the BUFFERED OSCILLATOR OUTPUT does not have a great deal of drive, and when driving more than one slave device, external buffering should be used.

Test Input

When the TEST input is taken to a level halfway between V+ and GND, the counter output latches are enabled, allowing the counter contents to be examined anytime.

When the TEST input is connected to GND, the counter outputs are all forced into the high state, and the internal clock is disabled. When the input returns to the 1/2 (V+ - GND) voltage or to V+ and one clock is input, the counter outputs will all be clocked to the negative state. This allows easy testing of the counter and its outputs.

INTERFACING

Direct Mode

Figure 12 shows some of the combinations of chip enable and byte enable control signals which may be used when interfacing the ICL7109 to parallel data lines. The CE/LOAD input may be tied low, allowing either byte to be controlled by its own enable as in Figure 12A. Figure 12B shows a configuration where the two byte enables are connected together. In this configuration, the CE/LOAD serves as a chip enable, and the HBEN and LBEN may be connected to GND or serve as a second chip enable. The 14 data outputs will all be enabled simultaneously. Figure 12C shows the HBEN and LBEN as flag inputs, and CE/LOAD as a master enable, which could be the READ strobe available from most microprocessors.

ICL7109

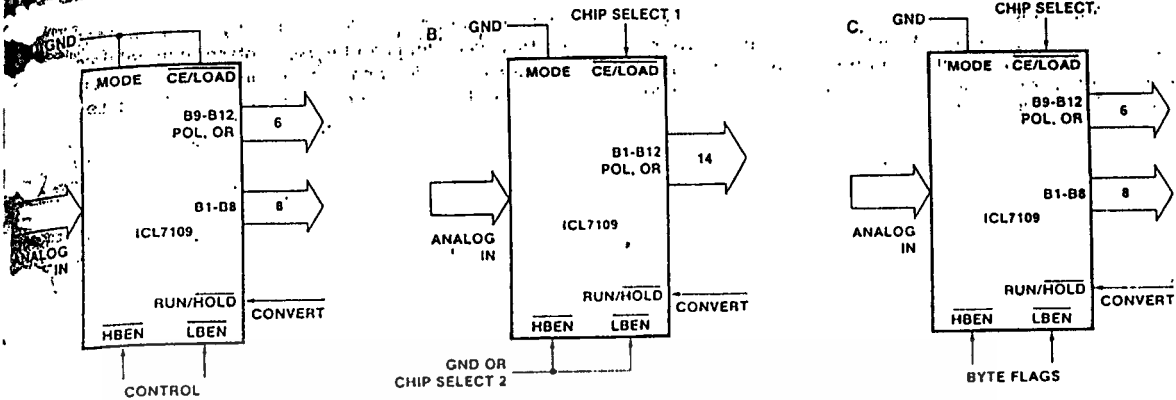


Figure 12: Direct Mode Chip and Byte Enable Combinations

Figure 13 shows an approach to interfacing several ICL7109s to a bus, ganging the HBEN and LBEN signals to several converters together, and using the CE/LOAD inputs perhaps decoded from an address to select the desired converter.

Some practical circuits utilizing the parallel three-state output capabilities of the ICL7109 are shown in Figures 14 through 19. Figure 14 shows a straightforward application to the Intel MCS-48, -80 and -85 systems via an 8255PPI, where the ICL7109 data outputs are active at all times. The I/O ports of an 8155 may be used in the same way. This interface can be used in a read-anytime mode, although a read performed while the data latches are being updated will lead to scrambled data. This will occur very rarely, in the proportion of setup-skew times to conversion time. One way to overcome this is to read the STATUS output as well, and if it is high, read the data again after a delay of more than 1/2 converter clock period. If STATUS is now low, the second reading is correct, and if it is still high, the first reading is correct. Alternatively, this timing problem is completely avoided by using a read-after-update sequence, as shown in Figure 15. Here the high to low transition of the STATUS output drives an interrupt to the microprocessor causing it to

access the data. This application also shows the RUN/HOLD input being used to initiate conversions under software control.

A similar interface to Motorola MC6800 or MOS Technology MCS650X systems is shown in Figure 16. The high to low transition of the STATUS output generates an interrupt via the Control Register B CB1 line. Note that CB2 controls the RUN/HOLD pin through Control Register B, allowing software-controlled initiation of conversions in this system also.

Figure 17 shows an interface to the Intersil IM6100 CMOS microprocessor family using the IM6101 PIE to control the data transfers. Here the data is read by the microprocessor in an 8-bit and a 6-bit word, directly from the ICL7109 to the microprocessor data bus. Again, the high to low transition of the STATUS output generates an interrupt leading to a software routine controlling the two read operations. As before, the RUN/HOLD input to the ICL7109 is shown as being under software control.

The three-state output capability of the ICL7109 allows direct interfacing to most microprocessor busses. Examples of this are shown in the Typical Connection Diagram on

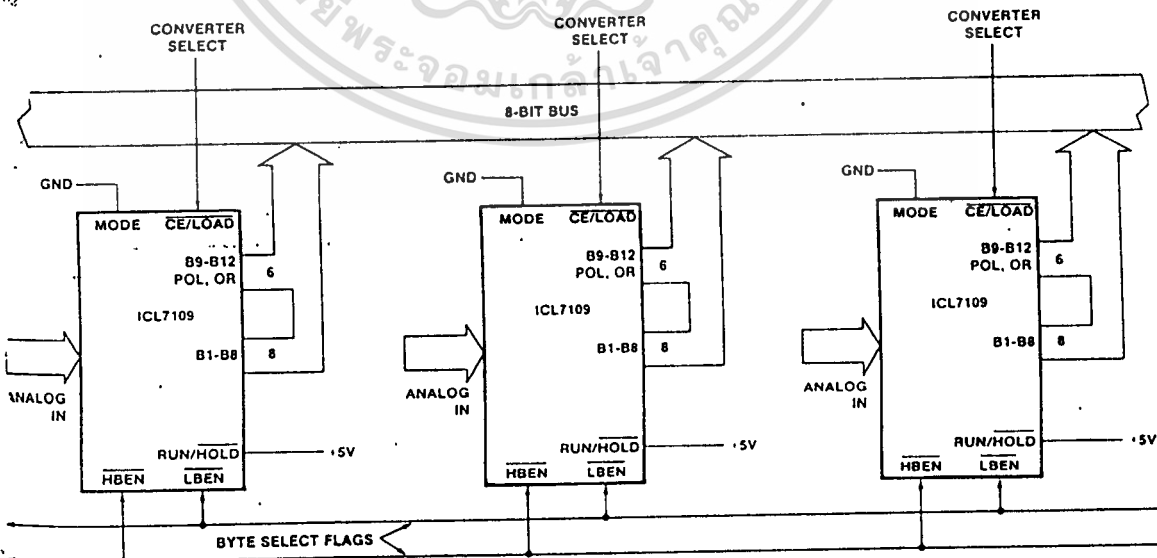


Figure 13: Three-stating Several 7109's to a Small Bus

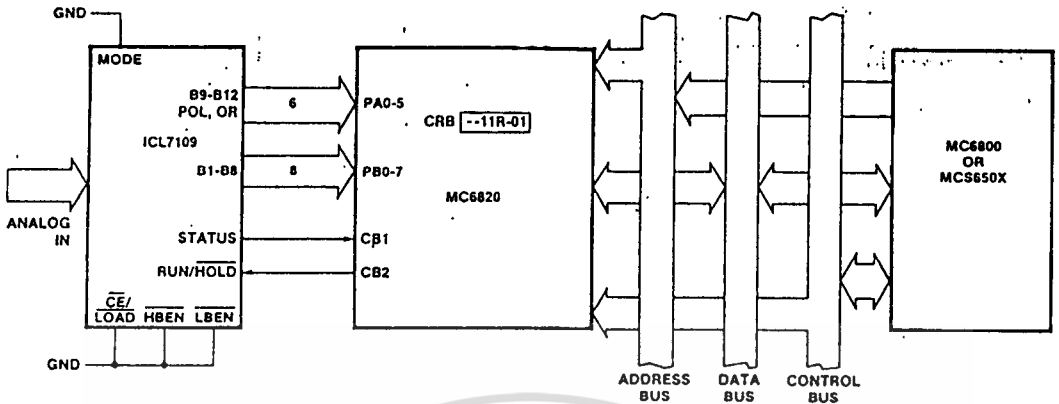


Figure 16: Full-time Parallel Interface to MC6800 or MCS650X Microprocessors

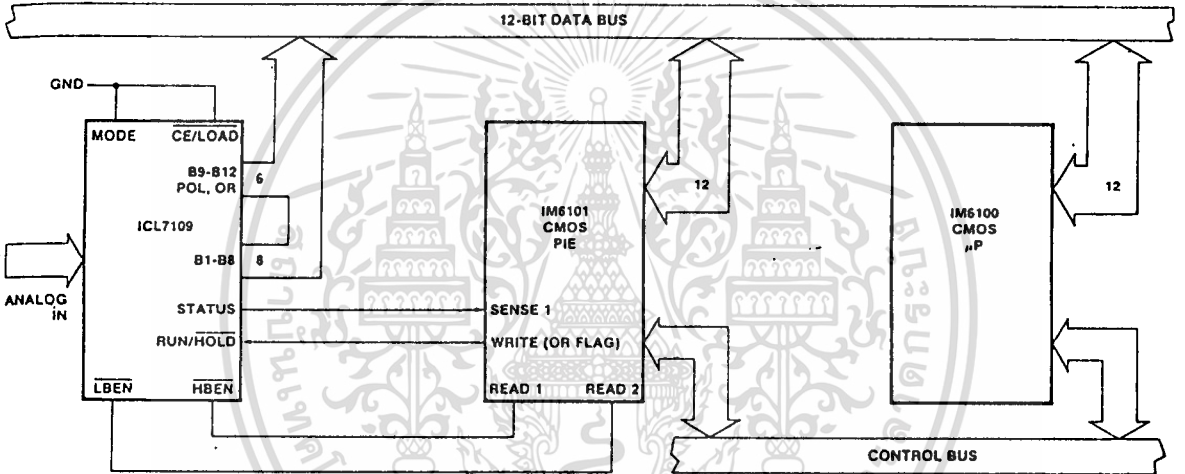
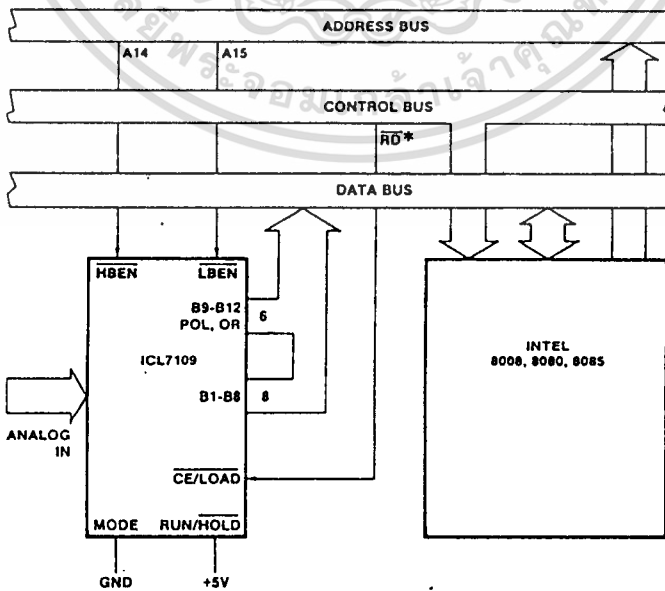


Figure 17: ICL7109-IM6100 Interface Using IM6101 PIE



*MEMR or IOR for 8080/8228 System

Figure 18: Direct ICL7109 - INTEL 8080/8085 Interface

ICL7109

INTERSI

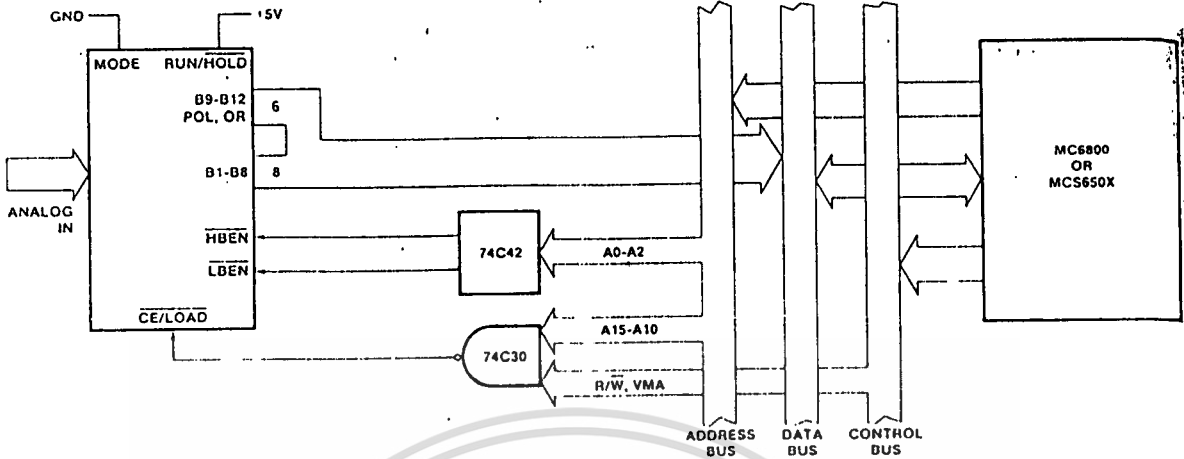


Figure 19: Direct ICL7109 - MC6800 Bus Interface

Handshake Mode

The handshake mode allows ready interface with a wide variety of external devices. For instance, external latches may be clocked by the rising edge of $\overline{CE/LOAD}$, and the byte enables may be used as byte identification flags or as load enables.

Figure 20 shows a handshake interface to Intel microprocessors again using an 8255 PPI. The handshake operation with the 8255 is controlled by inverting its Input Buffer Full (IBF) flag to drive the SEND input to the ICL7109, and using the $\overline{CE/LOAD}$ to drive the 8255 strobe. The internal control register of the PPI should be set in MODE 1 for the port used. If the 7109 is in handshake mode and the 8255 IBF flag is low, the next word will be strobed into the port. The strobe will cause IBF to go high (SEND goes low), which will keep the enabled byte outputs active. The PPI will generate an interrupt which when executed will result in the data being read. When the byte is read, the IBF will be reset low, which causes the ICL7109 to sequence into the next byte. This figure shows the MODE input to the ICL7109 connected to a control line on the PPI. If this output is left high, or tied high

separately the data from every conversion (provided the data access takes less time than a conversion) will be sequenced in two bytes into the system.

If this output is made to go from low to high, the output sequence can be obtained on demand, and the interrupt may be used to reset the MODE bit. Note that the RUN/HOLD input to the ICL7109 may also be driven by a bit of the 8255 so that conversions may be obtained on command under software control. Note that one port of the 8255 is not used, and can service another peripheral device. The same arrangement can also be used with the 8155.

Figure 21 shows a similar arrangement with the MC6800 or MCS650X microprocessors, except that both MODE and RUN/HOLD are tied high to save port outputs.

The handshake mode is particularly convenient for directly interfacing to industry standard UARTs (such as the Intersil IM6402/6403 or Western Digital TR1602) providing a minimum component count means of serially transmitting converted data. A typical UART connection is shown on page 3. In this circuit, any word received by the UART causes

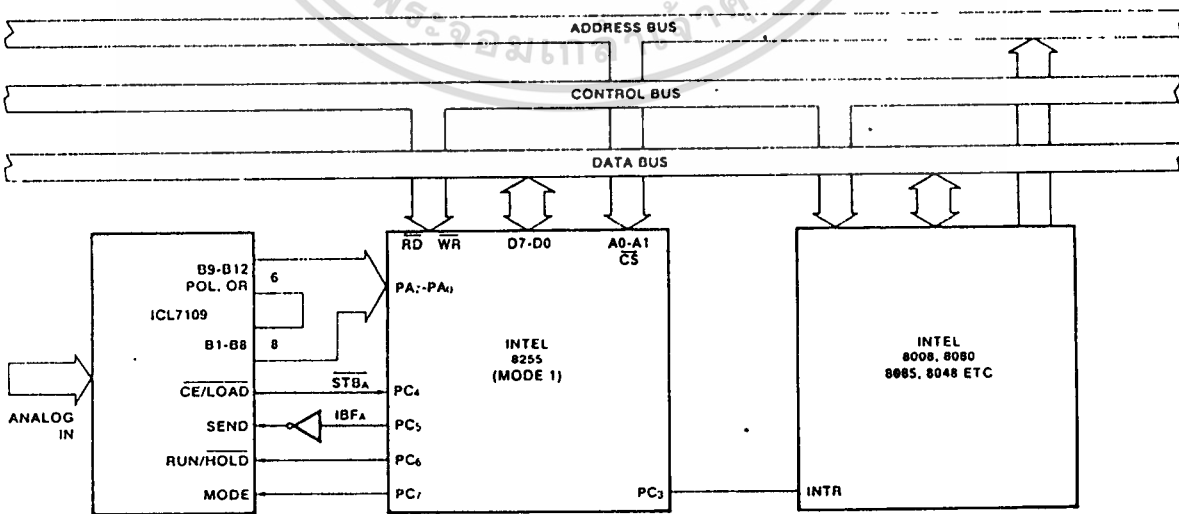


Figure 20: Handshake Interface - ICL7109 to INTEL MCS-48, -80, 85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

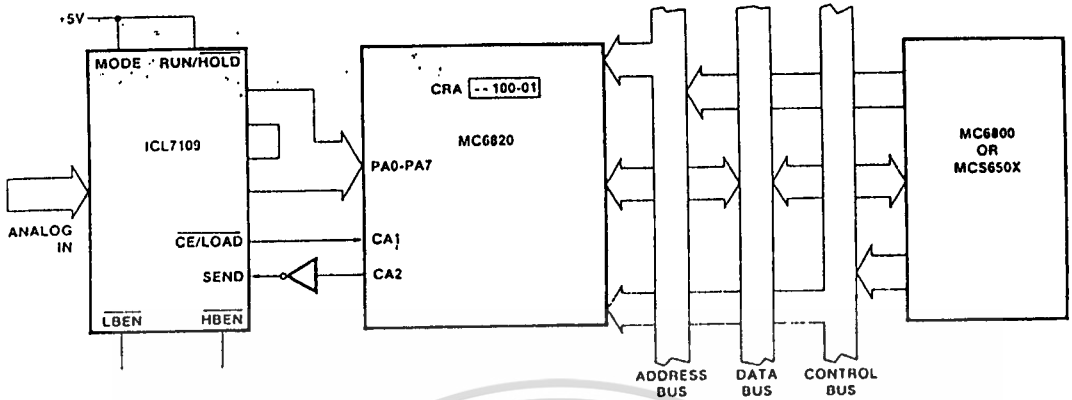


Figure 21: Handshake Interface - ICL7109 to MC6800, MCS650X

the UART DR (Data Ready) output to go high. This drives the MODE input to the ICL7109 high, triggering the ICL7109 into handshake mode. The high order byte is output to the UART first, and when the UART has transferred the data to the Transmitter Register, TBRE (SEND) goes high and the second byte is output. When TBRE (SEND) goes high again, LBEN will go high, driving the UART DRR (Data Ready Reset) which will signal the end of the transfer of data from the ICL7109 to the UART.

is used to select which converter will handshake with the UART. With no external components, this scheme will allow up to eight ICL7109s to interface with one UART. Using a few more components to decode the received word will allow up to 256 converters to be accessed on one serial line.

The applications of the ICL7109 are not limited to those shown here. The purpose of these examples is to provide a starting point for users to develop useful systems, and to show some of the variety of interfaces and uses of the ICL7109. Many of the ideas suggested here may be used in combination; in particular the uses of the STATUS, RUN/HOLD, and MODE signals may be mixed.

Figure 22 shows an extension of the one converter - one UART scheme of the Typical Connection to several ICL7109s with one UART. In this circuit, the word received by the UART 'available at the RBR outputs when DR is high'

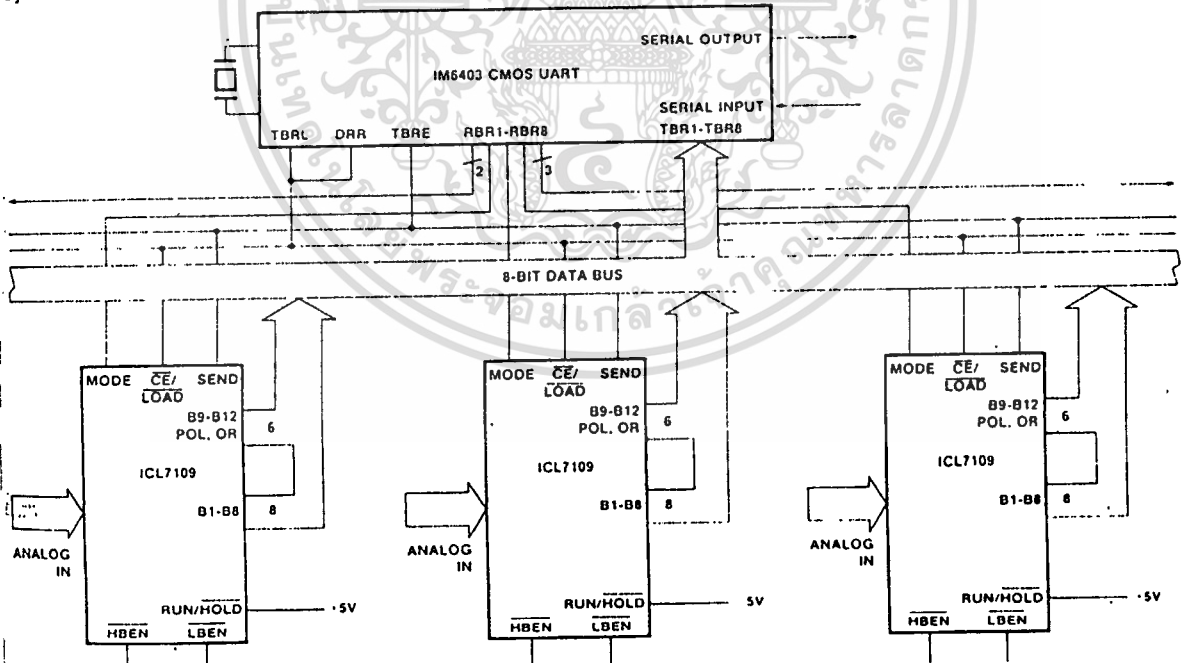


Figure 22: Multiplexing Converters with Mode Input