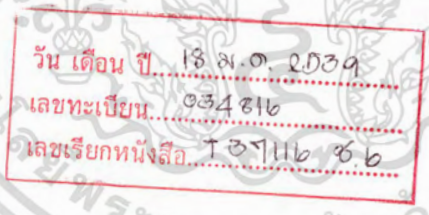
เครื่องสังเคราะห์ความถี่แบบโปรแกรมได้

PROGRAMMABLE CARRIER FREQUENCY SYNTHESIZER

โดย

นายชาญศักดิ์ อรุณรัตน์

นายนิกร นงนิ่ม



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตร์บัณฑิต

สาขาวิชาเทคโนโลยีอิเลคทรอนิคส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

034816

หัวข้อปริญญานิพนธ์ เครื่องสังเคราะห์ความถี่แบบโปรแกรมได้
PROGRAMMBLE CARRIER FREQUENCY SYNTHESIZER

คณะผู้จัดทำ นายชาญศักดิ์ อรุณรัตน์ 36012005
นายนิกร นงนิ่ม 36012012

อาจารย์ที่ปรึกษา อ.คลชัย สุขเจริญผล

สาขา เทคโนโลยีอิเลคทรอนิคส์

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2537

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง อนุมัติให้ ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษา ตามหลักสูตรอุตสาหกรรมศาสตร์บัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

_____ประธานกรรมการ
( )

_____กรรมการ
( )

_____กรรมการ
( )

_____กรรมการ
( )

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องสังเคราะห์ความถี่แบบโปรแกรมได้

โดย นายชาญศักดิ์ อรุณรัตน์ รหัส 36021005
นายนิกร นงนิ่ม รหัส 36012012

อาจารย์ที่ปรึกษา อ.คลชัย สุขเจริญผล
ปีการศึกษา 2537

บทคัดย่อ

โครงงานฉบับนี้จะกล่าวถึง การออกแบบวงจรสังเคราะห์ความถี่ชนิดโปรแกรมได้ โดยการใช้เฟสล็อกลูปในการควบคุมการผลิตความถี่โดยใช้ไอซีเบอร์ MC 145152P ซึ่งภายในของไอซีตัวนี้จะมีตัวหารความถี่ให้ต่ำลง ก่อนที่จะนำไปเปรียบเทียบกับความถี่อ้างอิงที่เฟสดีเทคเตอร์ ที่อยู่ภายในเช่นเดียวกัน เพื่อจะนำไปเปรียบเทียบความแตกต่างเฟส แล้วค่าความต่างเฟสที่ได้จะถูกเปลี่ยนให้เป็นค่าแรงดันโดยลูปฟิลเตอร์จะใช้แรงดันที่ได้ ไปควบการผลิตความถี่ของวงจรผลิตความถี่ควบคุมด้วยแรงดัน(VOLTAGE CONTROL OSCILLATOR) โดยจะออกแบบการทำงานในโครงงานนี้จะให้อยู่ในช่วงความถี่ 10 MHZ-150 MHZ ในการเลือกความถี่จะใช้การโปรแกรมโดยใช้ไมโครคอนโทรลเลอร์ในการควบคุมในการเลือกค่าความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROGRAMMABLE CARIRIER FREQUENCY SYNTHESIZER

BY MR.CHANSAK ARUNRAT NO.36012005
MR.NIKORN NONGNIM NO.36012012

ADVISER MR.DOLACHAI SOOKCHAROENPHOL
YEAR 1995

ABSTRACT

This project will be mentiond about to design the programmable carrier frequency synthesizer and used Phase Lock Loop to control for generating the frequency by MC145152P . The IC Internal structure have included the frequency divider circuit for divider frequency to decrease frequency before for compare with the reference frequency at the Phase Detector. The function of phase detector is used to compare difference of the phase and value of phase different to changed the error voltage by loop filter. This voltage is used to control the generated frequency of Voltage Control Oscillator (VCO). This project is to designed the frequency during 10-150 MHz. The frequency is selected by program control from the micro controller to control the number of divider for selected the frequency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ ด้วยความช่วยเหลืออย่างดียิ่งของอาจารย์ คลชัย สุขเจริญผล อาจารย์ที่ปรึกษาปริญญานิพนธ์ ซึ่งท่านได้ให้คำแนะนำและข้อคิดเห็นต่างๆ ของการทำปริญญานิพนธ์

ท้ายนี้ คณะจัดทำใคร่ขอกราบของพระคุณ บิดา-มารดา ซึ่งสนับสนุนในด้านการเงินและให้กำลังใจจนสำเร็จการศึกษา

คณะจัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค

บทที่

1.บทนำ	1
2.หลักการทั่วไปในการสังเคราะห์ความถี่	2
ระบบสังเคราะห์ความถี่	2
การวิเคราะห์เฟสล็อกลูป	8
เฟสดีเทคเตอร์	24
ลูปฟิลเตอร์	27
วงจรผลิตความถี่ควบคุมด้วยแรงดัน	35
วงจรหารแบบสองโมดูลลัส	39
3.การทดลอง VCO	41
4.การออกแบบเฟสล็อกลูป	45
5.คุณสมบัติของบอร์ดคอนโทรล	52
6.สรุปและผลการทดลอง	62

เอกสารอ้างอิง	
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

วงจรสังเคราะห์ความถี่หรือฟรีเควนซี่ซินทิไซเซอร์(FrequencySynthesizer) เป็นวงจรที่สามารถผลิตความถี่ได้หลายๆค่าที่เอาท์พุทโดยใช้วงจรผลิตความถี่ที่มีสัญญาณอ้างอิงภายในวงจรเพียงสัญญาณเดียว ปัจจุบันเป็นที่นิยมใช้กันมากในเครื่องมือสื่อสารสมัยใหม่ เพราะวงจรสังเคราะห์ความถี่เป็นความถี่ที่มีเสถียรภาพสูงทั้งทางด้านความถี่และขนาดรวมทั้งสามารถควบคุมการทำงานได้สะดวก การสังเคราะห์ความถี่สามารถทำได้ทั้งทางตรงและทางอ้อม แต่ในปัจจุบันนิยมใช้การสังเคราะความถี่โดยทางอ้อม (Indirect Coherent Synthesizer) ซึ่งอาศัยการทำงานของวงจรเฟสล็อกลูป (Phase Locked Loop) ซึ่งสามารถกระทำได้ทั้งแบบอนาล็อกและดิจิตอล ซึ่งจะใช้คอมพิวเตอร์เป็นตัวควบคุมการทำงาน

วงจรสังเคราะห์ความถี่โดยตรงแบบดิจิตอล สามารถสัญญาณได้หลายรูปแบบขึ้นอยู่กับโปรแกรมแต่ก็มีข้อจำกัดในเรื่องความถี่สูงสุดจะขึ้นอยู่กับความเร็วของคอมพิวเตอร์ สำหรับการสังเคราะห์แบบโดยตรงในปัจจุบันไม่นิยมกันเพราะสิ้นเปลืองอุปกรณ์อย่างมาก

สำหรับโครงงานนี้จะแสดงการสังเคราะห์โดยวิธีทางอ้อม โดยการใช้เฟสล็อกลูป ซึ่งในบางครั้งเราอาจเรียกได้ว่า การสังเคราะห์ความถี่แบบเฟสล็อกลูป (phase Looced Loop Freequency Synthesizer)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
หลักการโดยทั่วไปของการสังเคราะห์ความถี่

2.1 ระบบสังเคราะห์ความถี่

เครื่องรับส่งวิทยุในปัจจุบัน ส่วนใหญ่นิยมใช้วิธีสังเคราะห์ความถี่แทบทั้งนั้นวงจรที่ทำหน้าที่สังเคราะห์ความถี่เรียกว่าซินทิไซเซอร์ซึ่งแปรว่าสังเคราะห์ ด้วยวิธีสังเคราะห์ความถี่นี้ ทำให้เครื่องรับและเครื่องส่งวิทยุมีการพัฒนาขีดความสามารถขึ้นสามารถโปรแกรมความถี่ใช้งานได้ทำให้เกิดความคล่องตัวในวงการสื่อสารเป็นอย่างมาก

2.1.1 วิธีสังเคราะห์ความถี่

วงจรสังเคราะห์ความถี่คือวงจรที่ทำหน้าที่ผลิตสัญญาณความถี่ขนาดพอเหมาะและมีขนาดความถี่ตามต้องการ การโปรแกรมสามารถทำได้โดยการตั้งสวิทหรือปุ่ม แต่ในปัจจุบันนิยมใช้วิธีสังงานด้วย Computer

ช่วงความถี่ใช้งานของวงจรสังเคราะห์ความถี่จะจำกัดอยู่ในช่วงที่แน่นอนแล้วแต่การใช้งาน และความละเอียดของความถี่ที่เปลี่ยนไปเรียกว่า รีโซลูชั่น

วิธีการสังเคราะห์ความถี่แบ่งออกได้เป็น2วิธีคือ

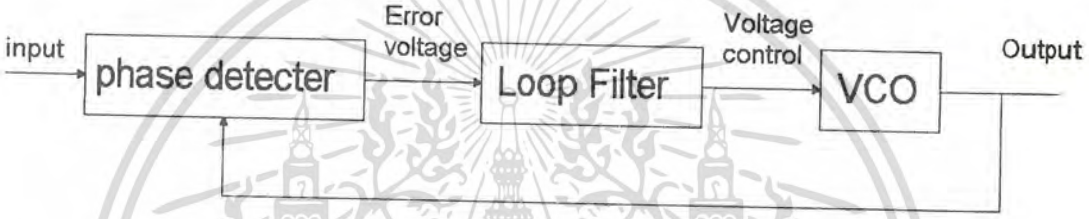
2.1.1.1 วิธีสังเคราะห์โดยตรง (Direct Synthesis) ซึ่งต้องใช้ความถี่หลายๆค่ามาผสมกันเพื่อให้ได้ความถี่ที่ต้องการ โดยปกติใช้ xtal หลายชุด

2.1.1.2 วิธีสังเคราะห์โดยทางอ้อม (Indirect Synthesis) วิธีการนี้อาศัยหลักการของเฟสล็อกลูป (Phase Looced Loop) โดยการกำเนิดสัญญาณจากวงจรออสซิเลทเตอร์ซึ่งควบคุมความถี่โดยปรับแรงดันที่เรียกว่า VCO สัญญาณจาก VCO จะถูกป้อนกลับมาเปรียบเทียบกับความถี่อ้างอิงจากนั้นนำความถี่ที่คลาดเคลื่อนแปลงเป็นแรงดัน ไปทำการควบคุมการผลิตความถี่ของ VCO อีกครั้งหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 **เฟสล็อกลูป(Phase Lock Loop)PLL**

เฟสล็อกลูปเป็นระบบป้อนกลับที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่หรือเฟสของสัญญาณอ้างอิงภายนอก เฟสล็อกลูปประกอบด้วยภาคสำคัญ3ภาคคือ เฟสดีเท็คเตอร์(Phase Detector) ลูปฟิลเตอร์(Loop Fillter) และภาค VCO ดังรูป



รูป 2.1 แสดงแผนผังเบื้องต้นของเฟสล็อกลูป

สมมุติว่ามีสัญญาณความถี่อ้างอิงภายนอกเป็นสัญญาณรายคาบ (Periodic) เข้ามาที่อินพุท ภาคเทียบเฟสทำหน้าที่เปรียบเทียบเฟสระหว่างสัญญาณอ้างอิง

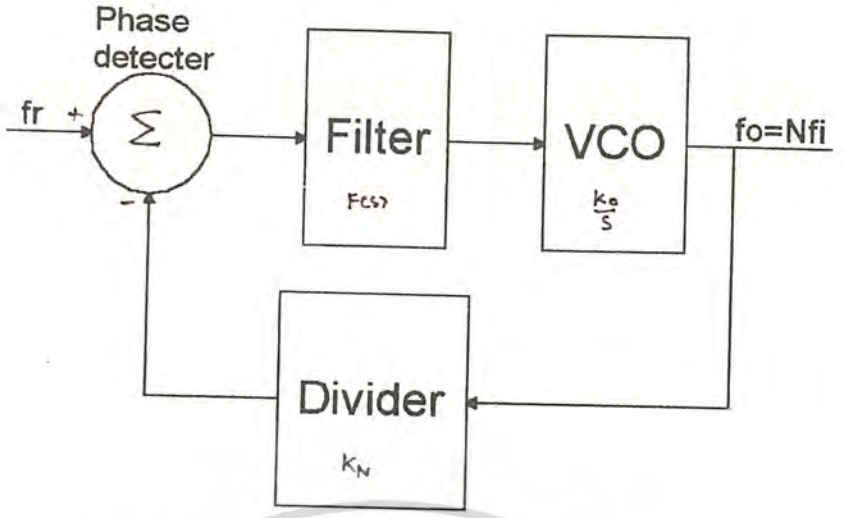
2.1.3 การใช้เฟสล็อกลูปในการสังเคราะห์ความถี่

การสังเคราะห์ความถี่มีอยู่หลายรูปแบบ ตัวอย่างที่จะกล่าวดังต่อไปนี้เป็นการสังเคราะความถี่ซึ่งมีการกำหนดความถี่แต่ละขั้นมีค่าเท่ากับความถี่อ้างอิง(fr)

2.1.3.1 เฟสล็อกลูปโดยตรง

วิธีการสังเคราะห์แบบนี้ใช้ เฟสล็อกลูปแบบโดยตรงนับว่าเป็นวิธีการที่ง่าย โดยความถี่เอาท์พุทมีค่าเป็น N เท่าของความถี่อ้างอิง ดังรูปที่ 2.2 ในที่นี้ vco ต้องสามารถทำงานได้ตลอดย่านความถี่เอาท์พุท ซึ่งความอาจขึ้นไปถึง 200 MHz อย่างไรก็ดีวงจรนับที่ทำหน้าที่โปรแกรมเป็นตังหาร N นั้นมีราคาแพง เราจึงจำเป็นต้องปรับปรุงวิธีการสังเคราะห์ความถี่เป็นแบบอื่น

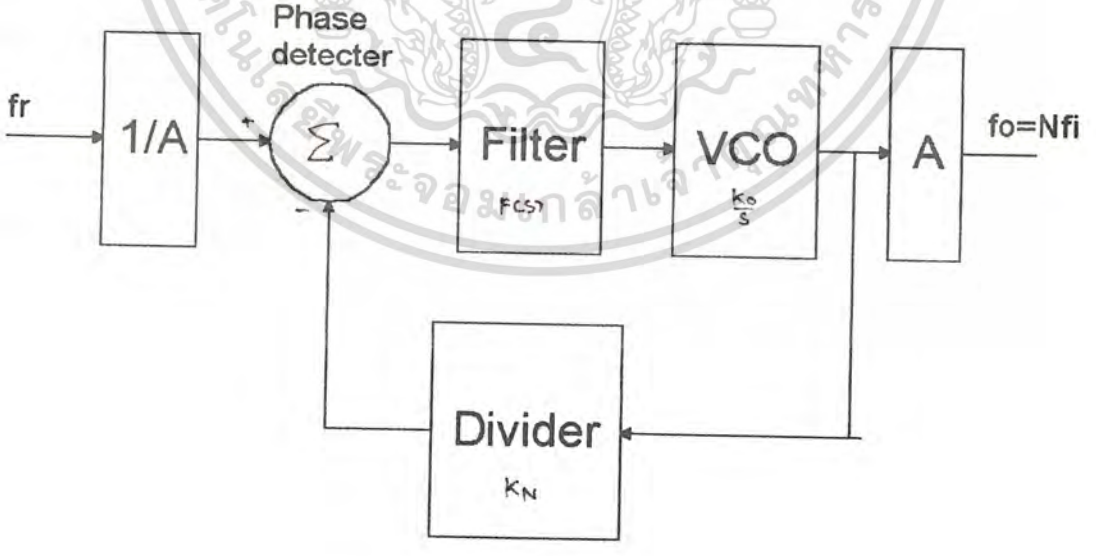
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 แสดงการสังเคราะห์ความถี่เฟสล็อกลูปแบบโดยตรง

2.1.3.2 เฟสล็อกลูปแบบคูณความถี่

รูปที่ 2.3 เราจะหารความถี่อ้างอิงลง 9 เท่าก่อนที่จะป้อนให้แก่วงจรเฟสดีเทคเตอร์ และเอาท์พุทจาก VCO ก็คูณความถี่ขึ้นไป 9 เท่า วิธีนี้ช่วยลดความถี่การทำงานของวงจรหาร N ลงแต่ก็ ทำให้การตอบสนองต่อการเปลี่ยนความถี่ของเฟสล็อกลูปช้าลงเนื่องจากความถี่ที่ใช้ในการเทียบเฟสต่ำลง



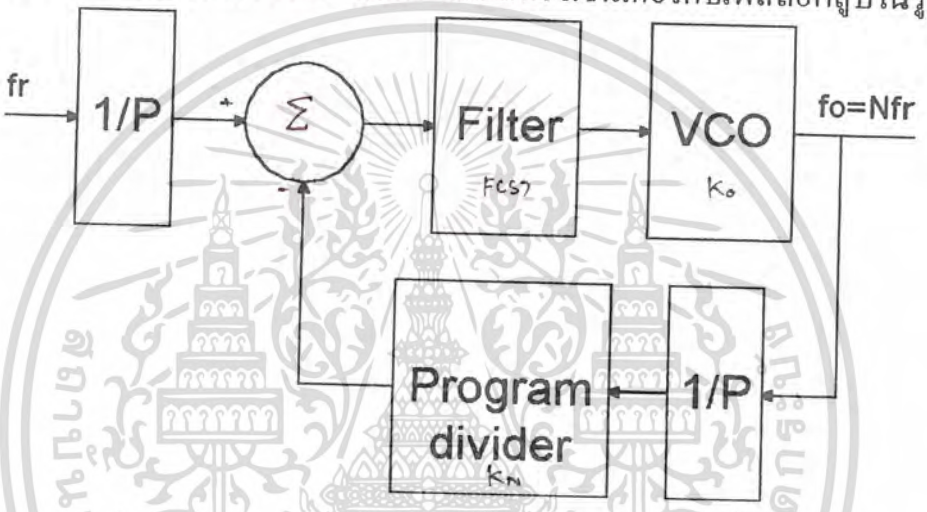
รูปที่ 2.3 แสดงเฟสล็อกแบบคูณความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3.4 **เฟสล็อกลูปแบบพรีสเกลเลอร์**

เฟสล็อกลูปในรูปที่ 2.4 ใช้วิธีหารความถี่อ้างอิงลง P เท่าก่อนที่จะป้อนแก่วงจรเฟสดีเทคเตอร์และใช้วิธีคูณความถี่ขึ้นไป P เท่าภายในลูปแทนที่จะคูนความถี่ภายนอกลูป ดังเช่น เฟสล็อกลูปแบบคูณความถี่วงจร VCO ในกรณีนี้ต้องทำงานขึ้นไปถึงความถี่ที่ใช้งานโดยไม่ต้องมีวงจรทวีคูณ(MULTIPLIER)

วงจรนับหาร P เป็นชุดวงจรฟลิปฟลอบธรรมดาซึ่งตัวหารกำหนดไว้ตายตัวและสามารถทำงานที่ความถี่สูงได้ เราเรียกวงจรนี้ว่าวงจรพรีสเกลเลอร์ ส่วนวงจรนับหาร N ซึ่งโปรแกรมตัวหารได้นั้นทำงานที่ความถี่ต่ำลงเช่นเดียวเช่นเดียวกับเฟสล็อกลูปในรูปที่ 2.3

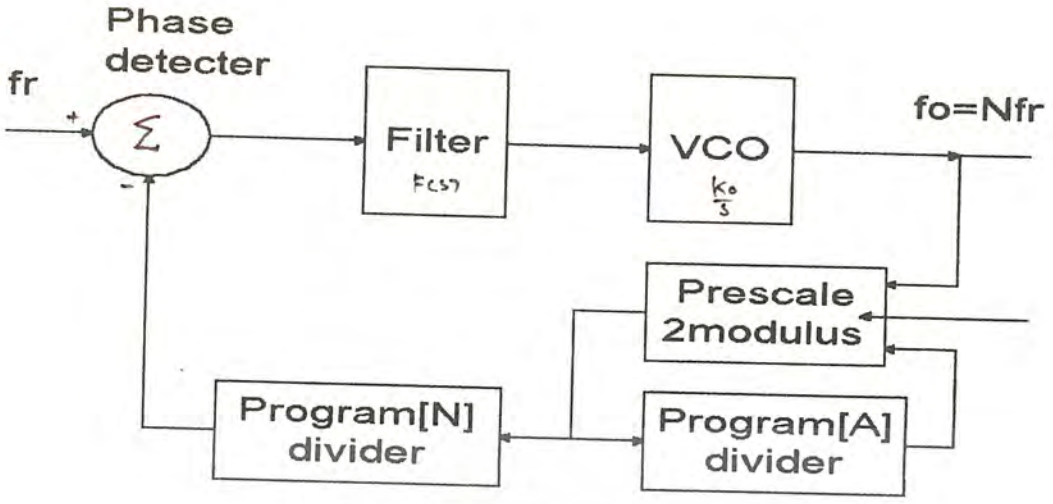


รูปที่ 2.4 แสดงเฟสล็อกลูปแบบพรีสเกลเลอร์

2.1.3.5 เฟสล็อกลูปแบบพรีสเกลสองโมดุลัส (Doual Modulus Prescaler)

เฟสล็อกลูป ในรูปที่ 2.5 ใช้พรีสเกลเลอร์เช่นเดียวกันกับเช่นเดียวกันกับในรูปที่ 2.4 เว้นแต่วงจรพรีสเกลเลอร์นี้ไม่ใช่เป็นวงจรนับหารค่าตายตัว P แต่เป็นวงจรนับหารเปลี่ยนค่าได้ระหว่าง P กับ P+1 เราเรียกพรีพรีสเกลเลอร์สองโมดุลัส(เลือกตัวหาร P ก็ได้หรือจะเลือก P+1 ก็ได้)วงจรนับหาร N ซึ่งโปรแกรมตัวหารได้นั้นทำงานที่ความถี่ต่ำลง

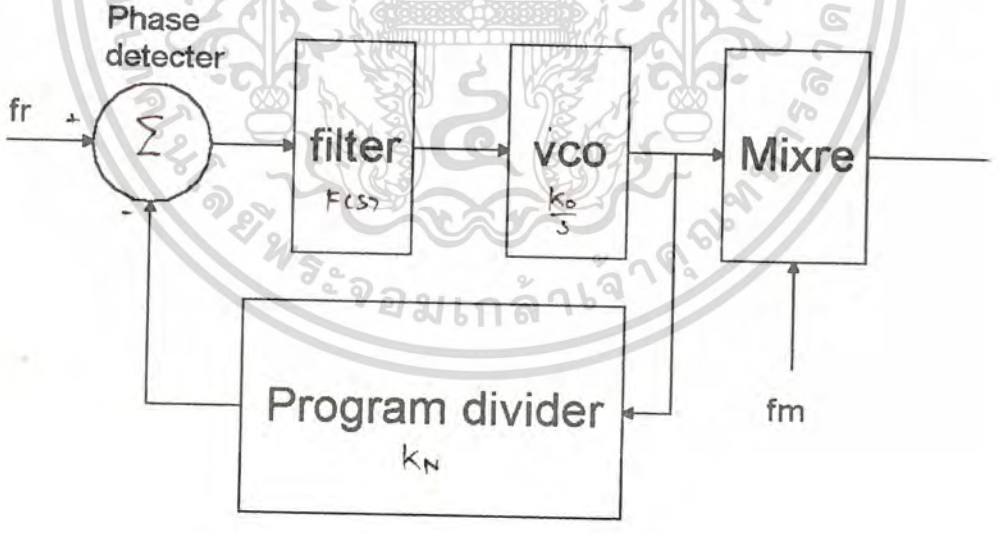
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงพรีสเกลเลอร์แบบสองโมดุลัส

2.1.3.6 เฟสล็อกลูปแบบมิกซิ่งนอกลูป

เฟสล็อกลูป ในรูปที่ 2.6 อาศัยความถี่อีกความถี่หรือเพื่อผสม(MIXER)กับความถี่ VCO ให้เอาท์พุทของเฟสล็อกลูปมีความถี่สูงขึ้นในที่นี้เราปรับชั้นความถี่ได้แต่ละชั้นเท่ากับความถี่อ้างอิง เท่ากับผลรวมของความถี่เดิมผสมกับความถี่จาก VCO

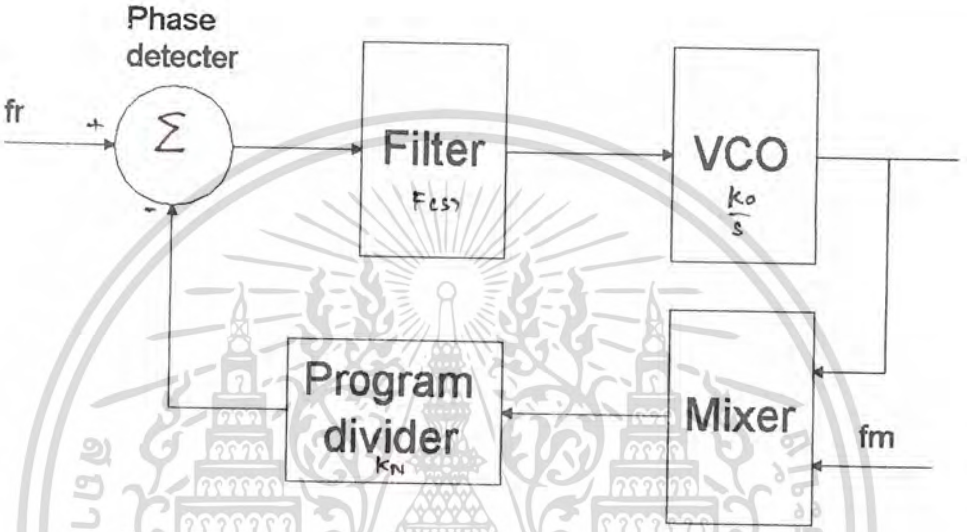


รูปที่ 2.6 แสดงมิกซิ่งนอกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3.7 เฟสล็อกลูปแบบมิกซิ่งในรูป

จากในรูป 2.7 เป็นการมิกอีกแบบหนึ่งซึ่งนำการผสมมาใช้ในลูปสัญญาณจาก VCO และความถี่ที่ได้จากการมิก(fm)จะบีม(beam)กันได้ความถี่ต่ำลงแล้วจึงป้อนเข้าสู่วงจรนับหาร N ความถี่เอาท์พุทที่ได้เท่ากับผลรวมของความถี่ที่นำมาผสมกับความถี่ VCO



รูปที่ 2.7 แสดงเฟสล็อกแบบมิกซิ่งในลูป

2.1.4 คุณสมบัติของวงจรสังเคราะห์ความถี่

นอกจากวงจรสังเคราะห์ความถี่จะต้องมีคุณสมบัติเกี่ยวกับช่วงความถี่(frequency range)ที่จะต้องผลิตและโซลูชั่นระหว่างขั้นแล้ว คุณสมบัติอื่นๆของวงจรสังเคราะห์ความถี่ก็มีความสำคัญสำหรับเครื่องรับ-ส่งวิทยุอีกด้วย

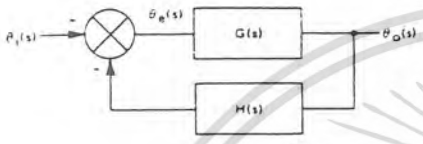
โดยปกติ วงจรสังเคราะห์ความถี่จะสามารถกำเนิดสัญญาณเพียงอย่างเดียวแต่เลือกความถี่ได้หลายค่าและความละเอียดของความถี่ขึ้นอยู่กับรีโซลูชั่นในขณะที่เราเปลี่ยนค่าความถี่วงจรสังเคราะห์จะต้องล็อกความถี่ได้ในเวลาอันลวดเร็ว นั่นคือช่วงเวลาล็อก(Lock up Time)

วงจรสังเคราะห์ความถี่ที่ดีจะต้องผลิตสัญญาณเพียงความถี่เดียว ปราศจากความถี่แปลกปลอมต่างๆคุณสมบัตินี้เรียกว่าความบริสุทธิของสเปกตรัม(Spectrum Purity)ค่าของฮาโมนิก(Hamonic)และสิ่งแปลกปลอม(Sperious)ต่างๆ จะต้องถูกกำจัดให้เหลือน้อยที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเที่ยงตรง(Accuracy)และเสถียรภาพ(Stability)ทางความถี่ของวงจรสังเคราะห์ความถี่ขึ้นอยู่กับสัญญาณอ้างอิงซึ่งโดยทั่วไปจะใช้แร่ XTAL ดังนั้นวงจรสังเคราะห์ความถี่จะมีเสถียรภาพหรือไม่จึงขึ้นอยู่กับ XTAL OSCILLATOR

การวิเคราะเฟสล็อกลูป



$\Theta_{i(s)}$= Phase input

$\Theta_{e(s)}$= Phase error

$\Theta_{o(s)}$= Output Phase

G(s) = Forword gain

H(s) = Feedback gain

รูปที่ 2.8 ระบบป้อนกลับ

หลักสำคัญในการออกแบบ PLL หลักสำคัญจะอยู่ที่การใช้เทคนิคของ Laplace Tranform

คำจำกัดความในค่าต่างๆ

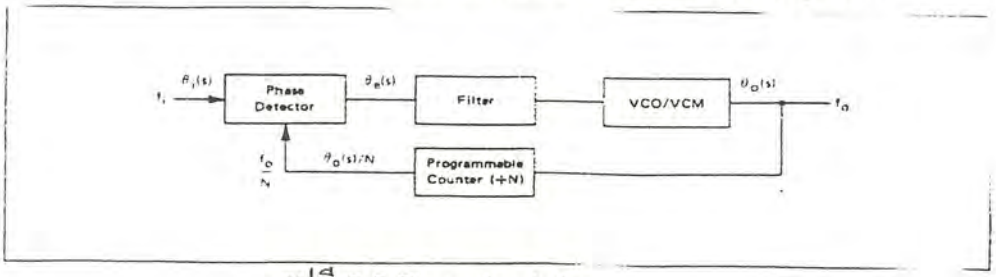
เราสามารถใช้ Laplace Tranform วิเคราะห์หาค่าการตอบสนองของระบบ F(t) ในรูปสมการเชิงซ้อน F(s)โดยการตอบสนองของระบบจะมีทั้งช่วงที่เป็น Transient (ช่วงสวิง) และช่วงสภาวะคงตัว(Stedy State) โดยที่ Laplace treanform จะใช้กับช่วงเวลาที่เป็นบวก ซึ่ง PLL จะล็อกสัญญาณได้ทั้ง Linear และ Non Linear ดังรูป

เราสามารถวิเคราะความสัมพันธ์ได้เป็น

$$\Theta_{e(s)} = 1/(1+G(s)H(s))* \Theta_{i(s)} \quad (1)$$

$$\Theta_{o(s)} = G(s)/(1+G(s)H(s))*\Theta_{i(s)} \quad (2)$$

ค่า Parameter ต่างๆ ที่มีความสัมพันธ์กับ PLL ดังแสดงในรูปที่ 2



รูปที่ 2.9 Phase Lock Loop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฟสดีเทคเตอร์จะทำการสร้างแรงดันไฟฟ้าโดยอาศัยความแตกต่างระหว่างเฟสของสัญญาณอินพุท $\theta_{i(s)}$ และสัญญาณเอาท์พุทที่ผ่านการหารความถี่ $\theta_{o(s)}/N$ ซึ่งแรงดันไฟฟ้าที่ได้นี้จะนำไปควบคุม VCO หรือ VCM (Voltage Control Multiplyer)

ดังนั้น VCO หรือ VCM โดยอาศัยอินพุทโวลท์เตจเป็นตัวเปลี่ยนแปลงความถี่ และความถี่ที่ได้คือ

$$fo = Nfi$$

ใน Forword Path จะประกอบด้วย เฟสดีเทคเตอร์ ฟิลเตอร์ และ VCO หรือ VCM ส่วนใน Feedback path จะประกอบด้วยโปรแกรมหารความถี่ ถ้าเราทำการปรับอัตตราขยายใน Feedback path ให้มีค่าเป็นหนึ่ง(N=1) ความถี่เอาท์พุทจะเท่ากับความถี่อินพุท

ค่าผิดพลาด (Error Constants)

$\theta_{e(s)}$ คือค่าผิดพลาดของเฟสระหว่างสัญญาณอินพุท $\theta_{i(s)}$ กับสัญญาณ Feedback $\theta_{o}(s)/N$ เราจะนำ $\theta_{e(s)}$ มาทำการวิเคราะห์หาค่า Stedy State Transient โดยใช้ Laplace Tranform ทำการวิเคราะห์หาค่าผิดพลาดของระบบจาก

$$\lim [\theta_{e(t)}] = \lim [S\theta_{e(s)}]$$

เมื่อ

$$\theta_{e(s)} = 1/(1+G(s)H(s))*\theta_{i(s)}$$

และสัญญาณ input $\theta_{i(s)}$ เป็น Step function

$$\theta_{i(t)} = Cp \qquad ; t > 0$$

$$\theta_{i(s)} = Cp/S$$

เมื่อ Cp คือ ขนาดของสัญญาณ Step function

และที่สัญญาณอินพุทเป็น Lamp Function หรือเรียกอีกแบบว่า Step Velocity

$$\theta_{i(s)} = Cv*t \qquad ; t > 0$$

$$\theta_{i(s)} = Cv/S^2$$

เมื่อ Cv คือขนาดของอัตตราส่วนของการเปลี่ยนมุมเฟสในหน่วยเรเดียลต่อวินาที ซึ่งก็คือความแตกต่างระหว่างความถี่อินพุทกับความถี่จาก VCO ดังนั้น Cv คือค่าความแตกต่างของความถี่ต่อวินาทีที่เฟสดีเทคเตอร์

และที่สัญญาณอินพุทเป็น Parabolic Function หรือ Step Acceleration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ 034816

$\theta_{i(t)} = Ca*t^2$; $t > 0$

$\theta_{i(s)} = 2Ca/S^3$

เมื่อ Ca คือขนาดของอัตตราส่วนความถี่ที่เปลี่ยนแปลงในหน่วยเรเดียลต่อวินาที^{2}

พิจารณา Loop G(s)H(s)

Type 1.

$G(s)H(s) = K/S(S+a)$

Type 2.

$G(s)H(s) = K(S+a)/S^2$

Type 3.

$G(s)H(s) = K(S+a)(S+b)/S^3$

ค่า Final Value ของ Phase error สำหรับแบบที่ 1. (Type 1.) โดยป้อน Step position ที่อินพุทได้ $\theta_{i(s)} = Cp/S$ จะได้

$$\theta_{e(s)} = [1/\{1+K/S(S+a)\}][Cp/s]$$

$$= (S+a)Cp/(S^2+aS+K)$$

$$\theta_{e(t\to\infty)} = \lim S\theta_{e(s)}$$

$$= \lim S(S+a)Cp/(S^2+aS+K)$$

$$= 0$$

จะเห็นได้ว่าที่ Stedy State เฟสเออร์เรอร์จะไม่มี($\theta=0$)

แต่ถ้าสัญญาณอินพุทเป็น Step Velocity

$$\theta_{i(s)} = Cv/S^2$$

$$\theta_{e(s)} = [1/\{1+k/S(S+a)\}][Cv/S^2]$$

$$\theta_{e(s)} = (S+a)Cv/S(S^2+aS+K)$$

$$\theta_{e(t\to\infty)} = \lim S(S+a)Cv/S(S^2+aS+K)$$

$$= aCv/K \quad = \text{ค่าคงที่}$$

และถ้าสัญญาณอินพุทเป็น Step Acceleration

$$\theta_{i(s)} = 2Ca/S^3$$

$$\theta_{e(s)} = 2(S+a)Ca/[S^2(S^2+aS+K)]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta_{e(t\to\infty)} = \lim S*2(S+a)Ca/[S^2(S^2+aS+K)]$$
$$= \lim 2(S+a)Ca/[S(S^2+aS+K)]$$
$$\cong \infty$$

ดังจะสรุปได้ดังตาราง

อินพุท	Type 1	Type 2	Type 3
Step Position	0	0	0
Step Velocity	Constant	0	0
Step Acceleration	∞	Constant	0

ตารางที่ 1. Stedy State Errow for Various System Type

ที่ค่าผิดพลาดเฟสเป็นศูนย์ จะแสดงให้เห็นว่าสัญญาณอินพุททั้งสองของเฟสดีเทคเตอร์มีเฟสสัมพันธ์กันจะทำให้เฟสล็อก

ที่ค่าผิดพลาดเฟสเป็นค่าคง(Constant)ที่จะแสดงให้เห็นว่าเกิดความแตกต่างทางเฟสระหว่างอินพุททั้งสองของ Phase Detector แต่เฟสยังล็อกอยู่

ที่ค่าผิดพลาดทางเฟสมีค่ามากขึ้นเรื่อยๆ(Continualy increasing $\theta_{e(t\to\infty)}$) จะแสดงให้เห็นว่าเฟสจะเปลี่ยนแปลงตามเวลาเสมอดังนั้นระบบจึงไม่ล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างการออกแบบ Phase Locked Loop

การออกแบบ phase locked loop โดยทั่วไปจะเกี่ยวของกับการคำนวณหาชนิดของลูปที่ต้องการ การเลือกแถบความถี่ที่เหมาะสม และการได้มาซึ่งความเสถียรภาพตามต้องการ ต่อไปนี้จะแสดงตัวอย่างการออกแบบ

ข้อกำหนดรายละเอียดของระบบ phase locked loop ที่จะออกแบบมีดังนี้

Output frequency	2.0 MHz - 3.0 MHz
Frequency steps	100 KHz
Phase coherent frequency output	-
Lock-up time between channels	1 ms
Overshoot	< 20 %

จากข้อกำหนดรายละเอียดเหล่านี้ ใช้กับระบบที่มีหน้าที่การทำงานคล้ายเครื่องกำเนิดฐานเวลาที่ผันแปรได้(variable time base generator) หรือเครื่องสังเคราะห์ความถี่

จากข้อกำหนดรายละเอียดที่ให้ ทำให้สามารถหาพารามิเตอร์ของวงจรที่แสดงในรูป ซึ่งจะใช้อุปกรณ์ข้างล่างในการสร้าง PLL ดังนี้

Frequency-Phase Detector	MC4044/4344
Voltage Controlled Multivibrator (VCM)	MC4024/4324
Programmable Counter	MC4016/4316

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$N_{min} = f_o min / f_i = f_o min / fstep = 2\ MHz/100\ KHz = 20$

$N_{max} = f_o max / fstep = f_o min / fstep = 3\ MHz/100\ KHz = 30$

$K_n = 1/N = 1/20$ ถึง $1/30$

เนื่องจากต้องการออกแบบให้สัญญาณขาออกเป็นชนิดเฟสโคฮีเร็นท์ (phase coherent output) เทียบกับสัญญาณขาเข้า จึงต้องเลือกระบบชนิดที่ 2

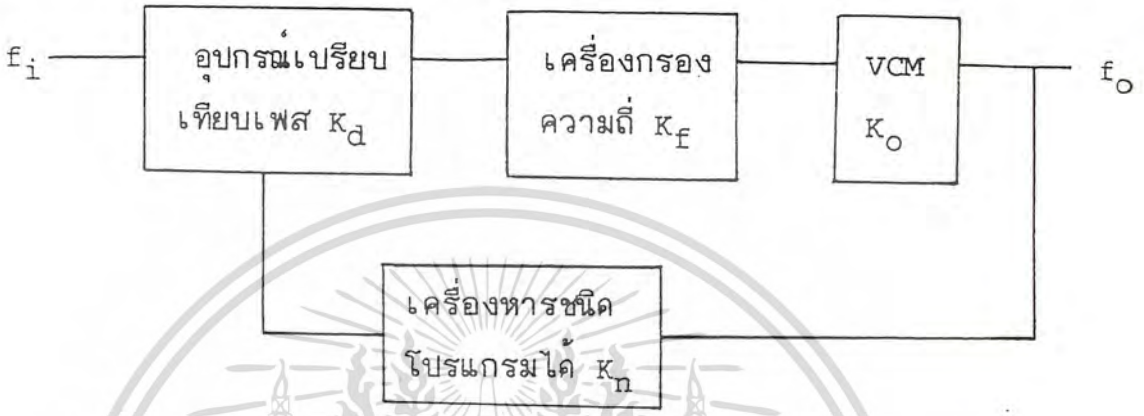
ความผิดพลาดเชิงมุม ภาวะคงที่ (steady state phase errors) สำหรับชนิดของระบบต่างๆ

ระบบ	ชนิดที่ 1	ชนิดที่ 2	ชนิดที่ 3
ตำแหน่งเป็นขั้นๆ	ศูนย์	ศูนย์	ศูนย์
ตำแหน่งเป็นขั้นๆ	ศูนย์	ศูนย์	ศูนย์
ตำแหน่งเป็นขั้นๆ	เพิ่มขึ้นอย่างต่อเนื่อง	ศูนย์	ศูนย์

*ความผิดพลาดเชิงมุมที่เป็นค่าศูนย์ แสดงว่า เฟสของสัญญาณขาเข้าของ phase comparator ทั้งสองสัญญาณตรงกัน หรือมี phase coherency

ช่วงการใช้งาน (operating range) ของ MC4024/4324 VCO จะต้องคลุมความถี่ตั้งแต่ 2MHz - 3MHz เลือกค่าของตัวเก็บประจุควบคุม (control capacitor) ตามกฎที่มีอยู่ในข้อมูล (data sheet) ของ MC4024/4324 จะได้ C = 100 pF ช่วงการใช้งานก็จะอยู่กึ่งกลางของ VCO แรงดันไฟฟ้าอินพุทเทียบกับความถี่ขาออกนั้นแสดงอยู่ในรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 พารามิเตอร์ของวงจร phase locked loop

Transfer Function Forward Gain คือ

$$G(s) = K_d.K_f.K_o/s$$

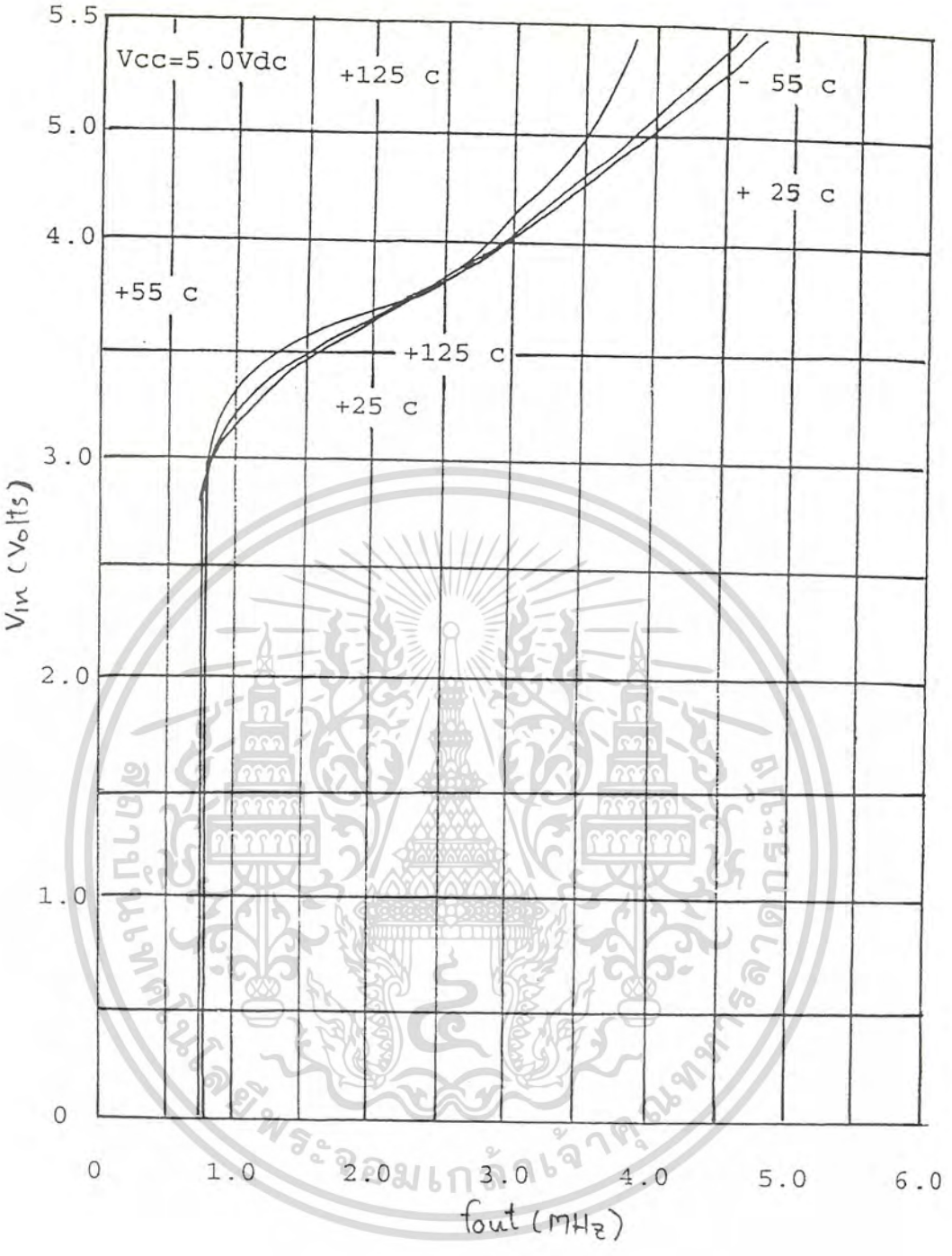
Transfer Function Forward Gain คือ

$$H(s) = K_n$$

ในที่นี้ $K_n = 1/N$

อัตราส่วนตัวหาร K_n ของตัวนับแบบโปรแกรมได้ (Programmable counter) หาได้จากสูตรที่มีให้ไว้ในคู่มือการใช้ AN-535 ของบริษัทมอโตโรล่าดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 ความถี่ขาออก (MHz)

แรงดันไฟฟ้าขาเข้าเทียบกับความถี่ขาออกของ MC4324 ที่ใช้ตัวเก็บประจุ 100 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานเฟอร์ฟังก์ชันของ VCO คือ Kv/s

ในที่นี้ Kv คือความไวของ VCO มีหน่วยเป็นเรเดียนต่อวินาทีต่อโวลท์

$$Kv = (4MHz - 1.5MHz)*2\pi/(5V - 3.6V) \text{ rad/s/V}$$

$$Kv = 11.2 * 10^6 \text{ rad/s/V}$$

ดังนั้นจะได้

$$Ko = (11.2*10^6)/s \text{ rad/s/V}$$

ตัวหารที่เป็น s นั้นคือ การแปลงความถี่ของ VCO เป็นเฟสนั้นก็คือเฟสที่เกิดจากการอินทิเกรทความถี่ ค่าคงที่ของอัตราขยายของ MC4044/4344 phase detector นั่นคือ

$$K_d = (DFHigh - UFLow)/2(2\pi) = (2.3v-0.9v)4\pi = 0.111 \text{ V/rad}$$

เนื่องจากระบบชนิดที่ 2 เป็นชนิด second order PLL ทรานซ์เฟอร์ฟังชันของลูปคือ

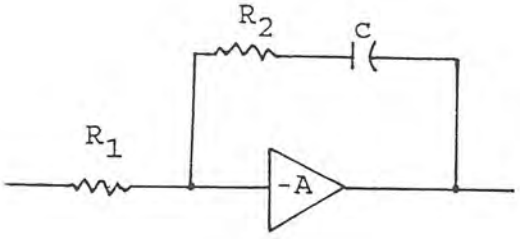
$$G(s).H(s) = K_d.K_f.K_n.K_o/s = K(s+a)/s^2$$

ฉะนั้น ทรานซ์เฟอร์ฟังก์ชันของวงจรกรองความถี่จะมีรูปแบบดังนี้

$$K_f = (s+a)/s$$

ในอันดับนี้จะแสดงค่าที่จำเป็นของ poles และ zeroes เพื่อให้ได้ G(s).H(s) ตามความต้องการ วงจรตามรูปข้างล่างจะให้ผลตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 การออกแบบ active filter

$K_f = (R_2.Cs+1)/R_1.Cs$ สำหรับค่า A ที่มีค่ามาก

ในที่นี้ A คือ อัตราขยายแรงดันของ OP AMP

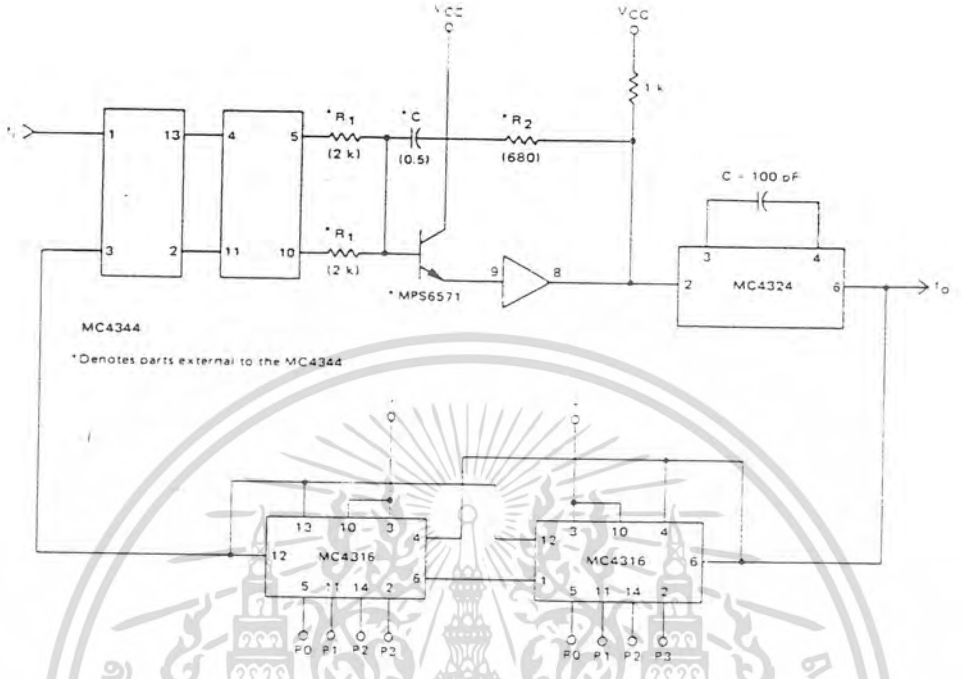
R_1,R_2 และ C เป็นตัวแปรที่ให้ลักษณะของลูปเป็นไปตามที่ต้องการ

เนื่องจากกำลังขยายของวงจรกรองความถี่ใน MC4044/4043 มีค่าจำกัดจึงจำเป็นต้องใช้องค์ประกอบการแก้ไขอัตราการขยาย K_c ซึ่งจะต้องส่งต่อไปยัง K_f ด้วยเพื่อให้ได้ลักษณะสมบัติตามต้องการ ค่าของ Kc หาค่าได้จากการทดลองได้เท่ากับ 0.5

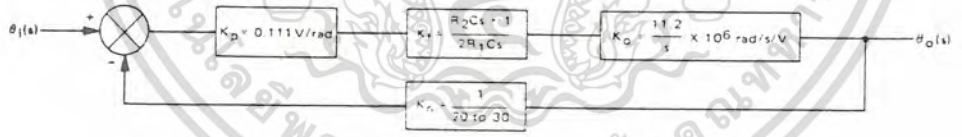
$$K_{fc} = K_f K_c = (R_2.Cs+1)/R_1.Cs$$

วงจรของ PLL ที่แสดงเป็นรูปวงจรและที่แสดงอยู่ในรูปของลาปลาซดังรูปต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 วงจร PLL ชนิดที่ 2



รูปที่ 2.14 แสดงการลาปลาซของ PLL

ทรานเฟอร์ฟังก์ชั่นของลูปคือ

$$G(s).H(s) = K_d.K_{fc}.K_o.K_n$$

$$G(s).H(s) = K_d(0.5)[(R_2.Cs+1)/(R_1.Cs)][K_o/s][1/N]$$

จากสมการคุณลักษณะ(characteristic equation) จะมีรูปแบบคือ

$$C.E = 1+G(s).H(s) = 0$$

$$= s^2 + [0.5K_d.K_v.R_2/R_1N]s + [0.5K_p.K_v/R_1.CN]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปแบบมาตราฐานได้

$$s^2 + [0.5K_d.K_v.R_2/R_1N]s + [0.5K_p.K_v/R_1.CN]$$

$$= s^2 + 2\zeta W_n s + W_n^2$$

จากสมการเปรียบเทียบส.ป.สได้

$$0.5K_p.K_v/R_1.CN = W_n^2$$

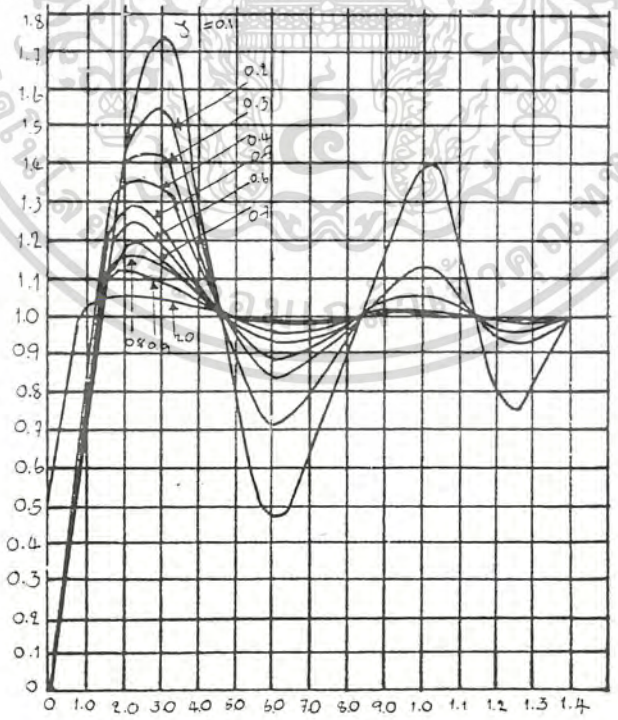
$$0.5K_d.K_v.R_2/R_1N = 2\zeta W_n$$

ในกรณีที่ใช้วงจรกรองความถี่แบบแอคตีฟที่มีอัตราขยายมีค่ามาก (K_c =1)สมการทั้งสองจะได้

$$K_d.K_v/R_1.CN = W_n^2$$

$$K_d.K_v.R_2/R_1N = 2\zeta W_n$$

ค่าความถี่ธรรมชาติ W_n สามารถหาได้จากเปอร์เซนต์โอเวอร์ชูต(percent overshoot) เวลาการอยู่ตัว(setting time) ดูกราฟการตอบสนองของ PLL อันดับ 2



รูปที่ 2.15 step response ของ PLL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป damping ratio = 0.8 จะให้เปอร์เซนต์โอเวอร์ชู้ต น้อยกว่า 20% และจะอยู่ตัว(settle) ภายใน 5% ที่ $W_nt = 4.5$ ค่าของ lock-up time ต้องการเท่ากับ 1 ms

$$W_n = 4.5/t = (4.5)/0.001 = 4.5 * 10^3 \text{ rad/s}$$

จากสมการ W_n^2 จะได้

$$R_1C = 0.5K_d.K_o/W_n^2$$

$$= (0.5)(0.111)(11.2*10^6)/[(4500)^2(30)]$$

$$R_1C = 0.00102$$

maximum overshoot เกิดที่ N_{max} ซึ่งเป็นค่าที่ให้อัตราขยายของลูปน้อยที่สุด

ให้ $C = 0.5\ \mu F$

$$R_1 = 0.00102/0.5*10^2 = 2.04\ K$$

กำหนดให้ $R_1 = 2\ K$

โดยทั่วไป ควรเลือกค่า R_1 มากกว่า 1 K

แก้สมการจะได้

$$R_2 = (2\zeta W_n R_1 N)/K_d K_v(0.5) = 2\zeta/CW_n$$

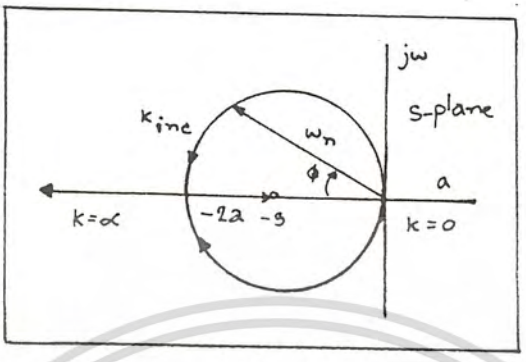
$$= 2*(0.8)/(0.5*10^{-6})(4.5K)$$

$$= 711$$

ใช้ $R_2 = 680$

เราหาพารามิเตอร์ของวงจรได้ทั้งหมดแล้วและสามารถสร้าง PLLได้เนื่องจากอัตราขยายของลูปเป็นฟังก์ชันของอัตราส่วนการหาร(divide ratio K_n) closed loop poles จะเปลี่ยนตำแหน่งตามK_n ถ้า K_nเปลี่ยน root locus ดังรูปที่แสดงการเปลี่ยนแลงของ closed loop pole จะเห็นได้ว่า PLL นี้ออกแบบใช้กับ programmable counter N=30 การตอบสนองของระบบ (system response) สำหรับ N = 20 จะให้แถบความถี่ (band width) กว้างขึ้นและ damping factor มีค่ามากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงการเปลี่ยนแปลงของ Root Locus

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 เฟสดีเทคเตอร์

เฟสดีเทคเตอร์(Phase Detector)เป็นส่วนหนึ่งของระบบเฟสล็อกลูป ซึ่งเป็นตัวทำหน้าที่ทำให้เกิดแรงดันอนาลอกหรือดิจิตอลที่เอาท์พุทของตัวมัน ซึ่งค่าแรงดันที่ปรากฏออกมานี้จะเป็นอัตราที่แปรผันตามความต่างเฟสของสัญญาณอินพุท 2 สัญญาณที่เข้ามาในเฟสดีเทคเตอร์

ลักษณะของวงจรเฟสดีเทคเตอร์สามารถแบ่งการทำงานออกเป็น 2 แบบคือ

1. อนาลอกเฟสดีเทคเตอร์ (Analog Phase Detector)

ได้แก่ การมิกเซอร์ซึ่งเอาท์พุทจะแปรตามขนาดของสัญญาณอินพุท วงจรที่ทำหน้าที่ได้แก่ บาล้านซ์มิกเซอร์ (Balance Mixer) และแซมปลิ้งดีเทคเตอร์(Sampling Detector) เป็นการกำหนดโดยให้สัญญาณอ้างอิง fr เป็นสัญญาณพัลซ์ซึ่งมีคาบเวลาคงที่ ไปทำการสุ่มสัญญาณอินพุทด้วยช่วงเวลาสั้นๆ โดยที่เอาท์พุทจะเป็นอัตราส่วนโดยตรงกัน

2.ดิจิตอลเฟสดีเทคเตอร์(Digital Phase Detector)

มีหลายชนิดได้แก่

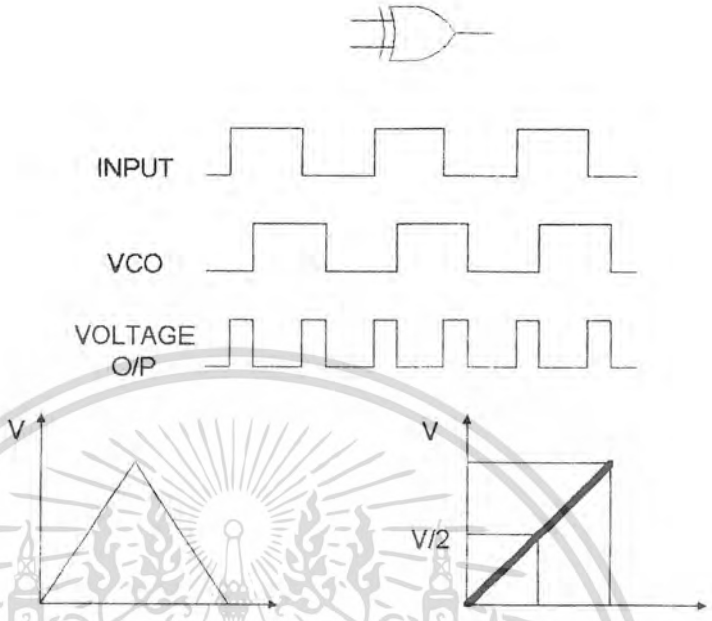
2.1 เอคคูซีฟออร์เฟสดีเทคเตอร์(Exclusive OR Phase Detector)เราสามารถนำเอาเอคคูซีฟออร์เกทมาทำเป็นเฟสดีเทคเตอร์ได้ โดยที่เอาท์พุทเป็น 1 ก็ต่อ เมื่อสัญญาณอินพุทมีเฟสต่างกันและลอจิกเป็น 0 เมื่ออินพุททั้งสองมีเฟสเหมือนกัน แรงดันเฉลี่ยที่เอาท์พุทของเฟสดีเทคเตอร์จะเป็นตามสมการ

$$VO_{dc} = Vp + D$$

โดยที่ Vp = แรงเคลื่อนสูงสุดของลอจิก 1

D = duty cycle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 a แสดงสัญญลักษณ์ของแอคคลูออร์เฟสดีเทคเตอร์
b แสดงแรงดันเอาท์พุทที่สัมพันธ์กันระหว่างอินพุททั้งสองที่เข้ามา
c แสดงคุณสมบัติอินพุทเอาท์พุทของเฟสดีเทคเตอร์

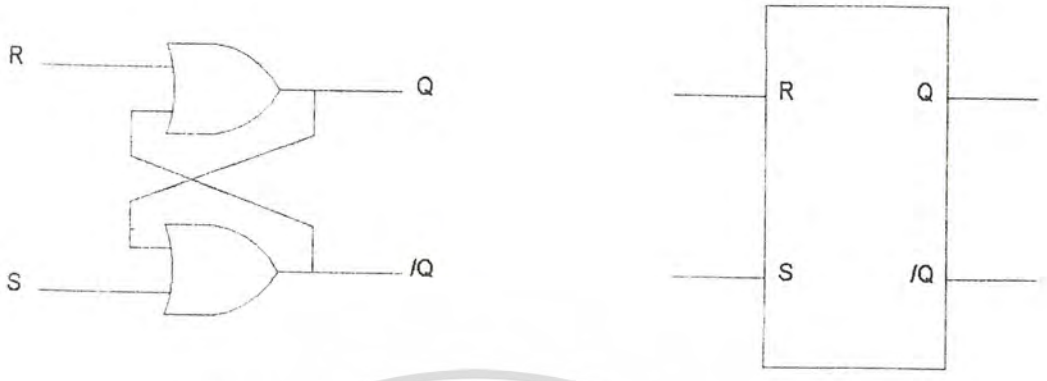
จากคุณสมบัติอินพุทเอาท์พุทของเฟสดีเทคเตอร์ชนิดนี้ จะเห็นว่าสามารถใช้ได้ในช่วง ต่างเฟสระหว่าง 0 - π โดยที่สัญญาณอินจำเป็นต้องมีค่า ดิวตี้ไซเคิลเท่ากับ 50 เปอร์เซนต์ และเอาท์พุทที่ได้จะมีค่าความถี่เป็น 2 เท่าของความถี่อินพุท ส่วนค่าของคอนเวอร์ชันเกนเท่ากับ $V_{DD} / 2\pi$

2.2 เอด-ทริกเกอร์ เฟสดีเทคเตอร์หรือฟลิบฟลอบเฟสดีเทคเตอร์

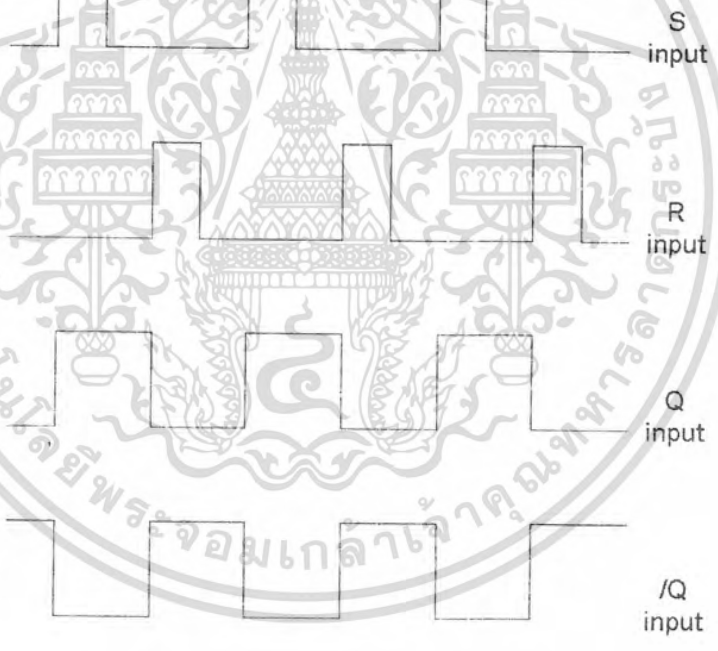
(Edge-Triggered Phase Detector)

เป็นเฟสดีเทคเตอร์อีกชนิดหนึ่งที่ใช้ฟลิบฟลอบเป็นตัวทำให้เกิดแรงดันเอาท์พุทที่มีอัตราแปรผันกับ สัญญาณอินพุททั้ง 2 ที่เข้ามา ดังแสดงในรูป 2.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

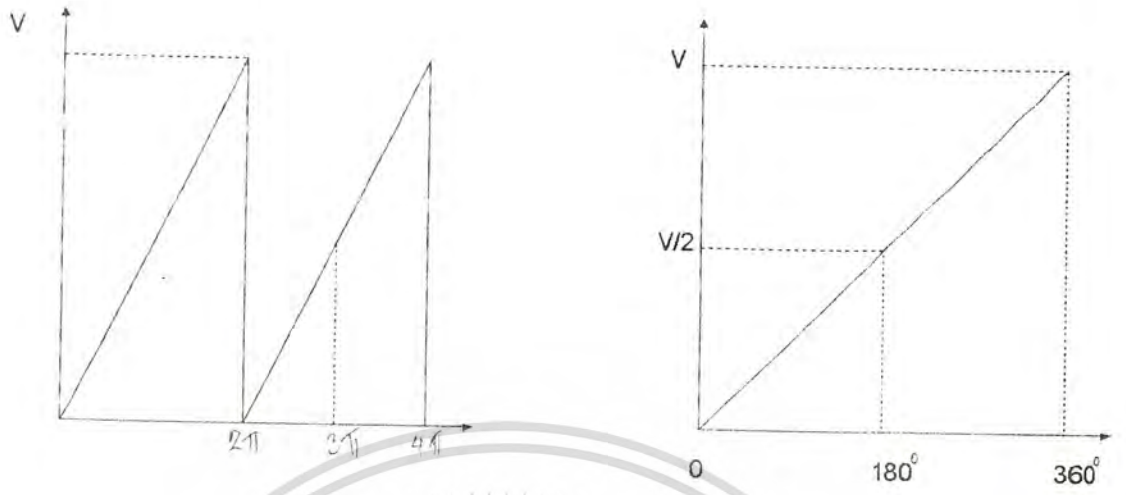


รูปที่ 2.17 แสดง R-S F/F เฟสดีเทคเตอร์



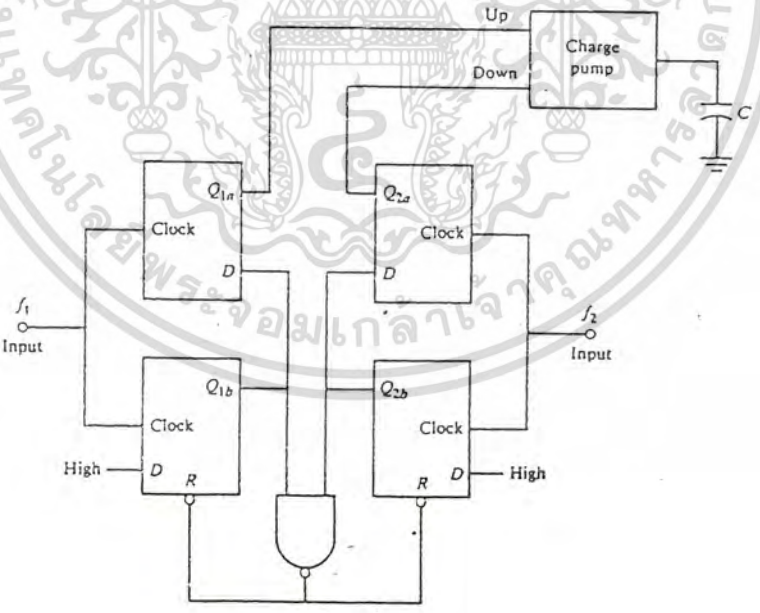
รูปที่ 2.18 แสดงสัญญาณอินพุทเอาท์พุทของ R-S F/F เฟสดีเทคเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 แสดงคุณสมบัติอินพุทเอาท์พุทของ F/F เฟสดีเทคเตอร์

จากรูปจะเห็นได้ว่า วงจรเฟสดีเทคเตอร์ที่ใช้ทริกด้วยขอบสัญญาณพัลซ์ สามารถใช้ความต่างเฟสได้ตั้งแต่ 0-2π (เป็น 2 เท่าของแอคคลูซีฟออร์) และความถี่ของสัญญาณเอาท์พุท จะเท่ากับ อินพุทพัลซ์แต่ละลูกซึ่งไม่จำเป็นต้องมีค่าดิวตี้ไซเคิลเท่ากับ 50 เปอร์เซนต์ ส่วนคอนเวอร์ชันเกนมีค่าเท่ากับ $V_{dd} / 2\pi$



รูปที่ 2.20 เฟสดีเทคเตอร์ที่สร้างจาก D-Flip Flop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.เฟส-ฟรีเควนซีดีเทคเตอร์(Phase-Frequency Detector)

จะเห็นได้ว่าเฟสดีเทคเตอร์แบบแอคคลูซฟออร์และแบบฟลิบฟลอบจะเป็นวงจรที่ทำหน้าที่ เป็นเฟสดีเทคเตอร์ได้ แต่มีข้อจำกัดอยู่ในตัวเองคือจำเป็นต้องมีการฟิลเตอร์สัญญาณเอาท์พุทที่ดี เพื่อจะแยกค่าเฉลี่ยของแรงดันดีซีที่ต้องการ และเมื่อนำไปใช้ในวงจรเฟสล็อกลูปแล้ว จะให้ผลตอบสนองช้า เมื่ออินพุทมีความถี่ที่ต่างกันมาก จึงได้มีการพัฒนาเป็นวงจรเฟส-ฟรีเควนซีดีเทคเตอร์เพื่อแก้ข้อบกพร่องดังกล่าว

วงจรเฟส-ฟรีเควนซีดีเทคเตอร์จะนิยมใช้กับระบบเฟสล็อกลูปที่ต้องการ การตอบสนองในย่านกว้าง เช่นในวงจรสังเคราะห์ความถี่(Frequency Synthesizer) หรือวงจรควบคุมความเร็ว ของมอเตอร์ เป็นต้น

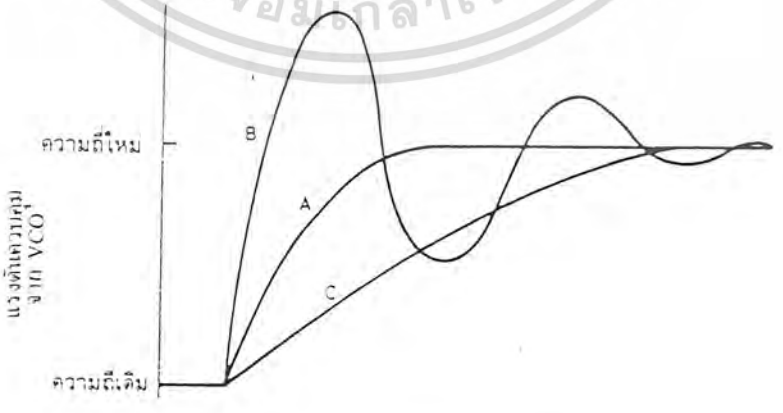
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ลูปฟิลเตอร์(LOOP FILTER)

ลูปฟิลเตอร์เป็นส่วนสำคัญอีกส่วนหนึ่งในระบบเฟสล็อกลูป หน้าที่ของวงจรนี้ได้แก่ การควบคุมการลอ็ก, แคปเจอร์,แบนด์วิด และการตอบสนองค่าทรานเซี้ยนของลูป สำหรับลูปฟิลเตอร์ในที่นี้ก็คือวงจรชนิดโลพาสธรรมดา ทำหน้าที่กรองเอาเฉพาะสัญญาณความถี่ต่ำมาควบคุมความถี่ของ VCO ลูปฟิลเตอร์ เป็นตัวกำหนดคุณสมบัติการเปลี่ยนแปลงก่อนเข้าสู่สภาวะล็อกที่เรียกว่า คุณสมบัติชั่วครู่ (Transient) ถ้าเลือกอัตราการขยายลูป(Loop Gain) และค่าคงตัวของลูป(Loop Time Constant) ไม่เหมาะสม ความถี่ของเฟสล็อกลูปจะไม่ล็อกและจะเปลี่ยนแปลงอยู่ตลอดเวลา

ดังนั้น ค่าคงตังเวลาของลูปฟิลเตอร์จะต้องไม่มากเกินไป เพื่อว่าทุกครั้งที่เปลี่ยนความถี่เฟสล็อกลูปจะล็อกได้เร็ว โดยไม่มีการสะบัด(Over Shoot)หรือใช้เวลาเปลี่ยนความถี่อย่างรวดเร็วแต่ค่าคงตัวเวลาก็ไม่ควรจะน้อยเกินไปจนกระทั่งความถี่สั่นหรือไม่นิ่ง (Jetter)ดูรูปที่ 2.21 ซึ่งแสดงการเปลี่ยนความถี่ของ VCO จะเห็นว่าเส้นทางการเปลี่ยนแปลงแรงดันมี 3 เส้นทาง เส้นทาง A เป็นเส้นทางคริติคอลแดมป์(Critical Damp)ใช้เวลาในการเปลี่ยนเข้าสู่ความถี่ใหม่น้อยที่สุด เส้นทาง B เรียกว่าเส้นทางอันเดอร์แดมป์(Under Damp) มีการสะบัดเนื่องจากโอเวอร์ชูต เส้นทาง C เป็นเส้นทางโอเวอร์แดมป์(Over Damp)ไม่มีโอเวอร์ชูตแต่เวลาที่ใช้ในการเข้าสู่ความถี่ใหม่จะช้า

ดังนั้นจะเห็นว่า เส้นทาง A เป็นเส้นทางที่ดีที่สุดในการออกแบบ ค่าคงตัวเวลาของวงจรลูปฟิลเตอร์เพราะใช้เวลาเปลี่ยนความถี่เร็วและไม่มีโอเวอร์ชูต



รูปที่ 2.21 คุณลักษณะในการเปลี่ยนความถี่ของเฟสล็อกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่ของโลพาสฟิลเตอร์ในเฟสล็อกลูป มีหน้าที่ใหญ่ๆอยู่ 2 ประการคือ

1.ลดค่าความคลาดเคลื่อนที่เป็นความถี่สูงที่ออกจากวงจรเปรียบเทียบเฟส(Phase Compatator)โดยการใช้คุณสมบัติการกำจัดสัญญาณรบกวนและเป็นตัวทำให้เกิดค่าแรงดันเฉลี่ย(AverageDC Voltage) เพื่อนำไปควบคุมวงจร VCO

2.กำหนดให้ที่ภาวะคงตัวการทำงานของลูปจะขึ้นอยู่กับเงื่อนไขต่างๆ ดังนี้

2.1 แคปเจอร์และล็อกเรนจ์

2.2 แบนด์วิด

2.3 การตอบสนองต่อทรานเชี้ยน

เนื่องจากโลพาสฟิลเตอร์ลดค่าแรงดันคลาดเคลื่อนของความถี่ระหว่างลูปแล้วยังเป็นตัวควบคุมการแคปเจอร์โดยตรงและคุณสมบัติต่อผลตอบสนองชั่วขณะของเฟสล็อกลูป

การลดช่วงกว้างของฟิลเตอร์ จะส่งผลไปยังการทำงานของระบบคือ

1.ขบวนการแคปเจอรีจะช้าลงและพูลอินไทม์(Full in Time)เพิ่มขึ้น

2.ช่วงแคปเจอร์จะลดลง

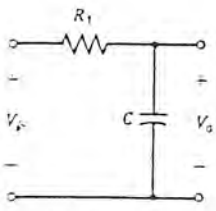
3.คุณสมบัติทางอินเตอร์พีเรนซ์ (Interference Rejection) ของเฟสล็อกลูปจะดีขึ้นเพราะค่าแรงดันคลาดเคลื่อนเนื่องจากความถี่ของสัญญาณรบกวนจะถูกลดลงไป

4.ผลตอบสนองชั่วขณะของเฟสล็อกลูปต่อการเปลี่ยนทันทีของสัญญาณเข้าสู่ช่วงความถี่แคปเจอร์จะอยู่ในลักษณะภายใต้การแดมป์

2.5.2 **วงจรโลพาสฟิลเตอร์(LPF)**

ในระบบเฟสล็อกลูปจะมีโลพาสฟิลเตอร์เป็นส่วนประกอบอยู่เสมอ เราจะกล่าวถึงวงจรโลพาสฟิลเตอร์ที่นิยมใช้กันมีอยู่ 3 แบบดังนี้

1.วงจรกรองความถี่ต่ำอันดับ 1แบบ R-C



รูปที่ 2.22 แสดงโลพาสฟิลเตอร์อันดับ 1 โดยใช้ R-C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.22 โดยทั่วไปจะต่ออยู่ระหว่างเฟสดีเทคเตอร์กับ VCO ค่าของความถี่คัทออฟ (cutoff frequen,W_{LPF})สามารถหาได้จากสมการ

$$W_{LPF} = 1/RC \qquad \text{Rad/Sec}$$

ค่าของความถี่ธรรมชาติของลูป (Loop NaturalFrequency,W_n) สามารถหาได้จากความถี่คัทออฟของวงจรกรองความถี่ โดยสมการ

$$W_n = (Kd.Kv.W_{LPF})^{1/2}$$

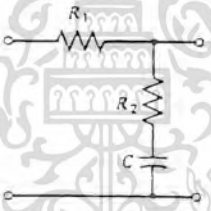
เมื่อ Kd คอนเวอร์ชันเกน(Convertion Gain)ของเฟสดีเทคเตอร์ หน่วย (volt/sec)

Kv คอนเวอร์ชันเกนของ VCO หน่วย(Rad/Sec/Volt)

เราสามารถหาค่าแดมปิ้งแฟคเตอร์จากสมการ

$$\zeta = N.Wn/(2Kd.Kv)$$

2 วงจรกรองความถี่ต่ำแบบ แลก-ลีด(Lag-Lead Circuit)ดังแสดงในรูป2.33



รูปที่ 2.33 วงจร แลก-ลีด อันดับหนึ่ง

ค่าความถี่คัทออฟสำหรับวงจรกรองความถี่ชนิดนี้หาได้จากสมการ

$$W_{LPF} = 1/(R1+R2)C$$

และความถี่ธรรมชาติหาได้จากสมการ

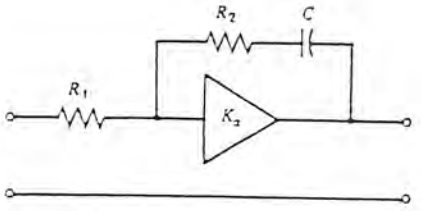
$$Wn = (Kd.Kv/NC(R1+R2))^{1/2}$$

และแดมปิ้งแฟคเตอร์หาได้จากสมการ

$$\zeta = 0.5Wn(R2C+N/Kd.Kv)$$

3. วงจรพาสซีฟแบบ แลก-ลีด เราสามารถนำมาสร้างเป็นวงจรแอคตีฟฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.24 วงจรแอคทีฟฟิลเตอร์

ความถี่คัทออฟหาได้จากสมการ

$$W_{LPF} = 1/R1.C \qquad \text{(Rad/Sec)}$$

ค่าของลูปความถี่ธรรมชาติ

$$Wn = (Kd.Kv/N.C.R1)^{1/2}$$

แดมปิ้งแฟคเตอร์ หาจากสมการ

$$\zeta = (Wn.R2.C)/2$$

2.5.3 **ข้อพิจารณาในการออกแบบลูปฟิลเตอร์**

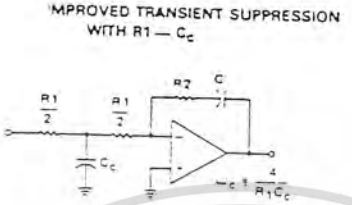
1.เนื่องจากตัวฟิลเตอร์และอินทิเกรเตอร์ที่ใช้ออปแอมป์ มีฟังก์ชันเป็นอินเวอร์ติ้ง ดังนั้น จำเป็นต้องดัดแปลงแก้ไขการกลับเฟสนี้ก่อน เพื่อให้ค่าแรงดันคลาดเคลื่อน (Error Voltage) จากออสซิลเลเตอร์สามารถควบคุม VCO ได้ถูกทิศทางกับความผิดพลาดที่เกิดขึ้น ซึ่งทำได้ง่ายที่สุดโดยการสลับอินพุท Fr และ Fv ที่เฟสดีเทคเตอร์

2.กรณีเฟสดีเทคเตอร์มีเอาท์พุทเป็นดับเบิ้ลเอนด์ Kd = Vdd/2

3.วงจรแอคตีฟฟิลเตอร์อาจจะเกิดการอิ่มตัว ถ้าลูปเกิดการผิดพลาดเชิงเฟสที่เฟสดีเทคเตอร์มีขนาดใหญ่พร้อมๆ กับเกิดทรานเชี้ยนโอเวอร์ชูตขึ้นในลูป กรณีนี้จะเกิดขึ้นเฉพาะกับลูปที่ใช้เฟสดีเทคเตอร์เป็นชนิดดิจิตอล เนื่องจากเอาท์พุทของเฟสดีเทคเตอร์เปลี่ยนแปลงเป็น 0 หรือ 1ในทันทีทันใด นอกจากนี้ความถี่อินพุทของฟิลเตอร์มักจะมีค่ามาก ดังนั้นถ้าอัตราส่วนของ R1/R2 มากกว่า 10 ความถี่นี้จะถูกขยายด้วยอัตราส่วนของ R1/R2 ถ้าสามารถทำได้ควรให้อัตราส่วนนี้มีค่าน้อยที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

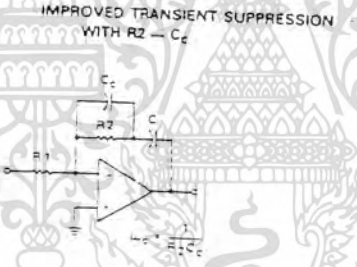
วิธีแก้ไขการอิ่มตัวของออบแอมป์ทำได้โดยการเพิ่มโลพาสฟิลเตอร์ก่อนวงจรอินทีเกรเตอร์ ดังรูปที่ 2.25



รูปที่ 2.25A วิธีแก้ทรานเชี้ยนด้วย R1-Cc

เมื่อ Rs << R1/2 : Rs คือเอาท์พุทอิมพีแดนซ์ของเฟสดีเทคเตอร์

Wc = 4/R1.Cc



รูปที่ 2.25B วิธีแก้ทรานเชี้ยนด้วย R2-Cc

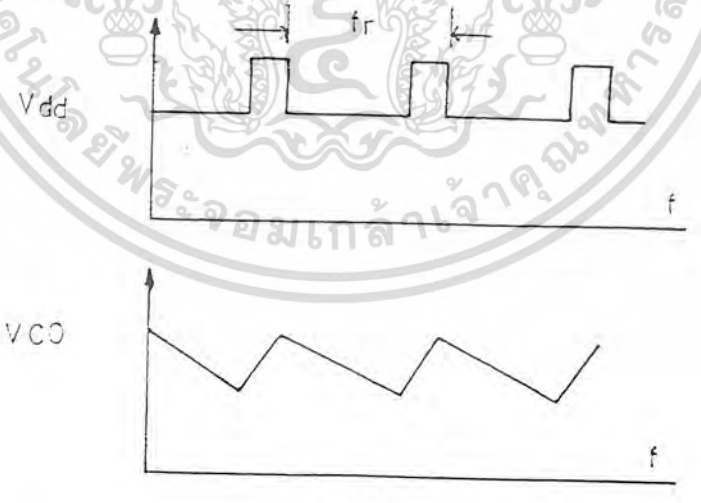
เมื่อ Wc = 1/R2.Cc

จากรูปที่2.25Aสามารถคำนวณความถี่คัทออฟได้จาก 4/R1.Ccถ้าเฟสดีเทคเตอร์เป็นดิจิตอลเนื่องจากมีความต้านทานเอาท์พุทต่ำ ความถี่คัทออฟของวงจรที่เพิ่มขึ้น ถ้าเป็นไปได้ควรจะ มากกว่าความถี่ธรรมชาติ 5-10 เท่า เนื่องจากโพลที่เกิดจากวงจรที่เพิ่มขึ้น ถ้าอยู่ใกล้ความถี่ธรรมชาติ จะทำให้ลูปเกิดโอเวอร์ชัตมากขึ้น และผลพลอยได้ของฟิลเตอร์ที่เพิ่มขึ้น จะทำให้ความถี่อ้างอิง(Wr) ถูกลดทอนลงด้วยแรงดันที่ไปควบคุม VCO ควรเป็นแรงดันดีซีอย่างเดียว ส่วนประกอบของแรงดันที่ไม่ใช้ ดีซีจะทำให้เอาท์พุทของ VCO มีการมอดูเลทด้วยแรงดันที่ไม่ใช่ดีซี สำหรับแรงดันที่มาควบคุม VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วน ประกอบที่ไม่ใช่ส่วนใหญ่จะมาจากความถี่อ้างอิงและน้อยส์ต่างๆ ในวงจรแอคทีฟฟิลเตอร์จะเพิ่มน้อยส์ลง ไปในแรงดันดีซีด้วย ดังนั้นวงจรขยายที่ใช้ฟิลเตอร์ควรมีคุณสมบัติในเรื่อง สัญญาณรบกวนที่สร้างขึ้นภายใน ตัวเอง ทางที่ดีควรใช้ชนิดที่มีสัญญาณรบกวนต่ำที่สุดเท่าที่จะทำได้ และกระแสไบอัสอินพุทก็ควรน้อยที่สุด เนื่องจากถ้าวงจรดึงกระแสจำนวน หนึ่งจากเฟสดีเทคเตอร์ จะทำให้ความผิดพลาดเชิงเฟส เมื่ออยู่ในสภาวะสงบมีค่ามากกว่าศูนย์มาก กรณีที่ใช้ฟิลเตอร์แบบพาสซีฟฟิลเตอร์ ก็จะมีค่าผิดพลาดในสภาวะสงบ (steady state error) มากกว่าแอคตีฟฟิลเตอร์เพราะพาสซีฟฟิลเตอร์จะดึงกระแสโหลด มากว่า แอคทีฟฟิลเตอร์ อย่างไรก็ตามพาสซีฟฟิลเตอร์ไม่เพิ่มน้อยส์เข้าไปในลูปเหมือนแอคตีฟและR1 ของวงจรพาสซีฟสามารถแบ่งออกเป็น R1/2 แล้วใช้ Cc เพิ่มขึ้นได้เช่นเดียวกับวงจรในรูปที่ 2.25B และใช้วิธีการคำนวณความถี่คัทออฟแบบเดียวกัน

4.แรงดันที่ใช้ควบคุม VCO ควรมีส่วนประกอบที่ไม่ใช่เอซีน้อยที่สุด ส่วนประกอบที่ไม่ใช่ดีซีจะทำให้ความถี่เอาท์พุทของ VCO เกิดเอาท์พุทที่ไม่ต้องการ (Spurious Output) เป็นไซด์แบนด์ ของความถี่อ้างอิงควรถูกกำจัดไปให้มากที่สุด



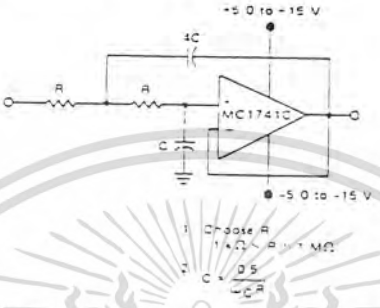
รูปที่ 2.26 แสดงรูปคลื่นเอาท์พุทของเฟสดีเทคเตอร์และอินทิเกรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่นจากรูปที่ 2.26 ทำให้เกิดไซด์แบนด์ที่สัมพัธ์กับแคเรียร์(Carrier)ของ VCO ที่สามารถคาดคะเนโดยประมาณได้จาก

$$(\text{Sideband/Carrier}) = V.Kv/2W_R$$

เมื่อ V คือค่าแรงดันยอด (Peak Value) ของความถี่อ้างอิงที่อินพุทของ VCO



รูปที่ 2.27 วงจรโลพาสฟิลเตอร์อันดับ 2 โดยใช้ออปแอมป์

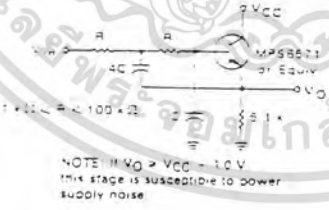
$Wc = 0.636/RC$

ให้เลือกค่า R

$1K < R < 1M$

ให้เลือกค่า C

$C = 0.5/Wc.R$

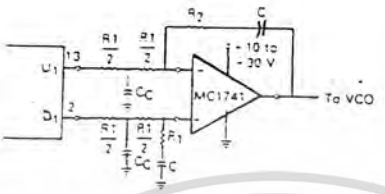


รูปที่ 2.28 วงจรLPFอันดับ2

โดยใช้ทรานซิสเตอร์ต่อแบบ(Emitter Follower) ถ้าเอาท์พุทมีค่าน้อยกว่า Vcc อยู่ 0.1v วงจรจะมีความไวต่อสัญญาณรบกวนจากแหล่งจ่าย Vcc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในการใช้เฟสดีเทคเตอร์ที่เอาท์พุทของเฟสดีเทคเตอร์ เราสามารถต่อกับฟิลเตอร์ แบบซัมมิ่งเนทเวอร์ค(Summig Network)



รูปที่ 2.30 วงจรฟิลเตอร์และซัมมิ่งเนทเวอร์ค

ความสามารถในการลดไซด์แบนด์ โดยประมาณของวงจรในรูปคือ

$$dB = 40 \log (W_c/W_R)$$

สำหรับพาสซีฟฟิลเตอร์คือ

$$dB = 20 \log (W_c/W_R)$$

5.สำหรับเฟสดีเทคเตอร์ที่เป็นวงจรชนิด CMOS ขานอนอินเวอร์ติ้งของออปแอมป์ต้องไบอัสได้ที่ 1/2(Vdd) ส่วนเฟสดีเทคเตอร์ต้องดูจากคุณสมบัติของเฟสดีเทคเตอร์แต่ละเบอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 วงจรผลิตความถี่ควบคุมด้วยแรงดัน

(voltage control oscillator -vco)

คุณสมบัติหลักของ VCO ที่ใช้ในเฟสล็อกลูป เราพิจารณาได้ดังนี้

2.6.1 การเบี่ยงเบนของความถี่ (Frequency Deviation) จุดสูงสุดของเดปเจอร์เรนจ์จะเท่ากับเกนการขยายของลูปเปิด (Open Loop Gain)

2.6.2 เสถียรภาพทางความถี่ (Frequency Stability) การมีเสถียรภาพทางความถี่มีความจำเป็นอย่างยิ่งสำหรับวงจรสังเคราะห์ความถี่ ความไวของการมอดูเลท (Modulation Sensitivity) ควรจะมีค่าสูง

2.6.3 การตอบสนอง (Response) VCO ควรมีการตอบสนองสัญญาณได้ดีและไม่ควรให้มีผลต่อคุณสมบัติทางด้านเสถียรภาพของลูป

2.6.4 คุณสมบัติของความถี่และแรงดัน (Frequency Voltage Charactoristic) VCO จะต้องมีอัตราส่วนของความถี่ต่อแรงดัน(F/V) ที่มีความเป็นเชิงเส้น(linear)

2.6.5 Spectral Purity ในการประยุกต์ใช้งาน เช่น การสังเคราะห์ความถี่แบบอนาลอก วงจรผลิตความถี่ควบคุมโดยแรงดัน ควรจะมีสัญญาณเอาพุทที่บริสุทธิ์ คือถ้าเป็นคลื่นรูปซายน์ควรจะเป็นคลื่นที่คงที่สม่ำเสมอ

ในการออกแบบเฟสล็อกลูป ออสซิลเลเตอร์ที่ควบคุมด้วยแรงดันมักจะเป็นส่วนที่จะต้องพิจารณามากที่สุดเพราะว่ามีลักษณะพิเศษของระบบอย่างเช่นเสถียรภาพของระบบ และเสถียรภาพของความถี่รวมทั้งการดีมอดูเลทคลื่นเอฟเอ็มตามปกติแล้วจะขึ้นอยู่กับ VCO เพื่อให้เกิดความคล่องตัวมากที่สุด VCO จะต้องมีคุณสมบัติดังนี้

2.6.6 ลักษณะการเปลี่ยนแรงดันเป็นความถี่เชิงเส้น

2.6.7 เสถียรภาพของความถี่ที่ดี

2.6.8 สามารถใช้กับความถี่สูงได้

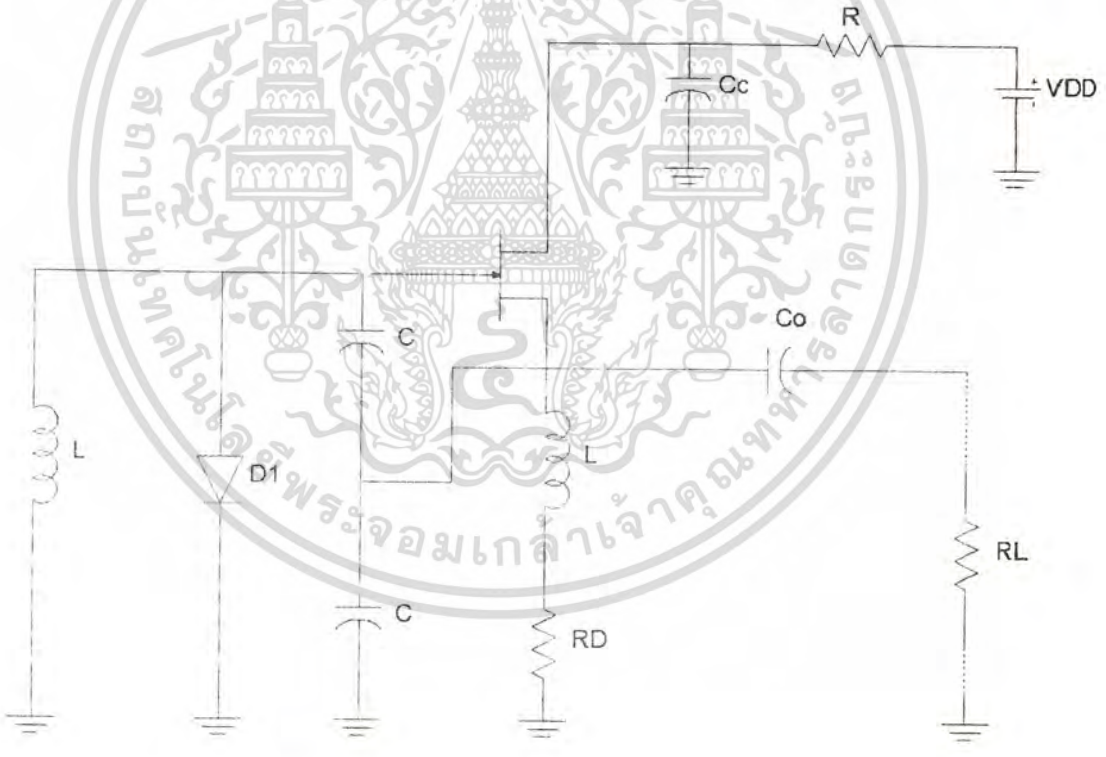
2.6.9 อัตราการขยายสูง

2.6.10 พิสัยการติดตามกว้าง

2.6.11 การตั้งความถี่กระทำได้ง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิเคราะห์ที่กล่าวมาจะแสดงให้เห็นเฉพาะวงจรเชิงเอซี ในการใช้งานจริงก็ต้องมีการไบอัสทางดีซี เพื่อให้วงจรทำงานได้เอาท์พุทของวงจรสามารถคัปปลิ้งออกได้ทั้งจุด 1,2 และ3 ดังรูป 2.14 ซึ่งโหลดจะมีผลต่อวงจรเช่นกัน การวิเคราะห์ได้แสดงถึงความถี่ของสัญญาณเท่านั้น การออกแบบจะกำหนดให้ลูปเกนของวงจรที่วิเคราะห์แบบเชิงเส้นมีมากเป็น 3-4 เท่า เมื่อวงจรเกิดการออสซิลเทแล้ว gm ของอุปกรณ์แอคตีฟ จะลดลงจนถึงสภาวะเสถียร ซึ่งในขณะนี้ขนาดของสัญญาณจะคงที่ โดยปกติกำลังของสัญญาณที่ได้มักจะไม่เกิน 25% ของกำลังงานดีซีที่วงจรดึงจากแหล่งจ่าย อุปกรณ์แอคตีฟที่ใช้สามารถนำ FET หรือ MOS-FET มาใช้งานก็จะทำงานได้ผลดีเช่นเดียวกัน



รูป 2.31 แสดงวงจรโคลพิทท์ออสซิเลเตอร์ซึ่งใช้เฟ็ท

วงจรที่ใช้ FET แสดงในรูป 2.14 R_D ทำหน้าที่สร้างแรงดันไบอัสให้กับ FET และ R.F choke ทำให้ R_D มีค่าอิมพีแดนซ์สูงมากที่ความถี่ใช้งาน ซึ่งจะทำให้ R_D ไม่มีผลต่อวงจร D1ทำหน้าที่จำกัดขนาดแรงดันเอซีที่เกิดจากการออสซิลเลท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไม่ให้มีขนาดใหญ่จนเกินไปจนทำให้รอยต่อระหว่างขาเกทและซอร์สของ FET นำกระแสได้ ซึ่งไม่จำเป็นต้องมีในกรณีที่แรงดันเอซีมีขนาดเล็กหรือในกรณีที่เป็น MOS-FET วงจรสามารถรับโหลดที่เป็นค่าความต้านทานสูงๆได้เท่านั้น สำหรับโหลดที่มีค่าความต้านทานต่ำๆค่าของ Co จะเล็กลง เพื่อให้ rco ที่ความถี่ใช้งามีค่าสูงจนทำให้โหลด ไม่มีผลต่อวงจรและ R กับ C ทำหน้าที่บายพาสแรงดันเอซี

วงจร VCO เป็นส่วนประกอบที่สำคัญของระบบเฟสล็อกลูป ความถี่เอาท์พุทของ VCO จะแปรตามแรงดันอินพุทที่ควบคุมซึ่งจะใช้วิธีเปลี่ยนแรงดันไบอัสให้กับวาริแคป

รูปที่ 2.32 แสดงการใช้วาริแคปกับวงจรออสซิเลเตอร์

รูปที่ 2.32A คาปาซิเตอร์ จะมีค่าอิมพีแดนซ์ต่ำที่ความถี่ใช้งาน ทำหน้าที่แยกแรงดันดีซีออกจากวงจรรีโซแนนซ์ วงจรในรูปที่2.32มีข้อจำกัดที่แรงดันเอซีคร่อม D1 ต้องมีค่าน้อย (น้อยกว่า 600 mv rms) ไม่เช่นนั้น D1 อาจจะทำการเรคติไฟร์แรงดันคร่อม L1 ซึ่งจะทำให้ความเพี้ยนเกิดขึ้นกับความถี่ที่ใช้งาน

วิธีแก้ไขทำได้โดยรูปที่ 2.15B ไดโอด D1,D2 ต่อกลับกัน ทำให้แก้ปัญหาการเรคติไฟร์ แต่ค่าความจุ (Capacitance)รวมของ D1,D2 จะลดลงครึ่งหนึ่งและD1,D2 ต้องมีคุณสมบัติใกล้เคียงกันมากที่สุดหรืออาจจะรวมกันอยู่ในตัวถังเดียวกัน

เมื่อใช้วาริแคปร่วมกับวงจรกับวงจรออสซิลเลเตอร์ ในรูปที่ 2.14 ค่าความจุของวาริแคปต้องนำไปรวมกับ C1,C2 และในทางปฏิบัติกรณีที่ FET ก็รวมค่าของ ciss (common source input capacitance) เข้ากับ C1 และ coss(common source

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

output capacitance) เข้ากับ C2 โดยกำหนดว่าค่าจริงของY11 และY22 ไม่มีผลกับวงจร

จากสมการ

$$fo = (r(L*C_T)1/2)-1 \qquad (2.20)$$

โดยที่ C_t คือ

$$Ct = C_D+\frac{((C1+CISS)*(C2+COSS))}{(C1+CISS)+(C1+COSS)} \qquad (2.21)$$

ซึ่ง CD คือ ค่าความจุของวาริแคปที่แรงดันอินพุทใดๆและสามารถกำหนด

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรหารแบบสองโมดูลัส(PRESCALE 2 MODULUS)

ส่วนสำคัญของวงจรหารแบบนี้คือ ไอซีตระกูล ECL ซึ่งมีความสามารถในการทำงานที่ความถี่สูง การทำการหารล่วงหน้าหรือ PRESCALE ก่อนหมายถึงมีการทำงานในลักษณะที่หารได้ 2 ครั้งด้วยค่า 2 ค่าสลับกันในตัวไอซีเดียว เรานิยมเรียกไอซีตระกูล ECL ว่า พรีสเกลเลอร์ชนิดสองโมดูลัส(dual modulus prescaler)

พรีสเกลเลอร์นี้สามารถหารความถี่ด้วยตัวเลข 2 ตัว ซึ่งต่างกันอยู่ 1 เช่น หาร 10 หรือ 11 เรียกว่า 10/11 พรีสเกลเลอร์

ในโครงงานนี้ใช้ MC 12017 ซึ่งเป็น 64/65 พรีสเกลเลอร์ เอาท์พุทของพรีสเกลเลอร์ จะป้อนให้แก่วงจรหาร2ตัว โดยตัวหนึ่งเป็นตัวนับหลัก(main counter)ส่วนอีกตัวเป็นตัวเสริม(auxiliary counter)

ตัวหารเสริมจะเป็นตัวบังคับให้พรีสเกลเลอร์หารด้วยตัวหาร(modulus)ตัวใดคือหารด้วย 64 หรือ 65 เช่นป้อนข้อมูล(ความถี่)หรือพรีเซตัวเลขให้ตัวนับ(หาร)เสริม และในขณะนี้ ECL พรีสเกลเลอร์ใช้ 65 เป็นตัวหาร เมื่อเคาน์เตอร์เสริมหยุดนับ จึงส่งคำสั่งไปบังคับให้พรีสเกลเลอร์เปลี่ยนตัวหารเป็น 64

ตัวนับหลักก็เช่นเดียวกัน จะค่อยๆนับถอยหลังไปเรื่อยๆจนเป็นศูนย์ เมื่อตัวนับหลักและตัวนับเสริมนับถึงศูนย์เมื่อใดทั้งคู่จะถูกพรีเซตด้วยตัวเลขข้อมูล(ความถี่)เนื่องจากตัวนับเสริมจะต้องนับถึงศูนย์ก่อน ดังนั้นตัวเลขที่พรีเซตให้เคาน์เตอร์เสริมจะต้องน้อยกว่าตัวเลขที่พรีเซตให้เคาน์เตอร์หลัก

สมมติว่าตัวเลขที่พรีเซตเป็น M ให้ตัวนับหลัก และ A ให้แก่ตัวนับเสริม เริ่มแรกให้พรีสเกลเลอร์อยู่ในสภาวะหาร 65 ซึ่งยังคงหารตัวหาร 65 ไปจนกว่าตัวนับเสริมจะนับเป็นศูนย์นั่นคือเวลาที่ใช้ในการนับของตัวนับเสริมเป็นศูนย์คิดเป็นจำนวนไซเกิล(ของ VCO)ที่ผ่านไปเท่ากับ 65คูณด้วย A ไซเคิล

หลังจากนั้นพรีสเกลเลอร์จะถูกบังคบให้เปลี่ยนตัวหารเป็น 64 (โดยตัวนับเสริม)ในขณะนี้ตัวนับหลักนับผ่านไป A แล้ว(พร้อมตัวนับเสริม) เช่นกัน ยังเหลืออยู่อีก(M-A) ไซเกิลก่อนที่นับเป็นศูนย์ นั่นคือจะต้องใช้เวลาในการนับตัวนับศูนย์ต่อไปอีกคิดเป็นจำนวนไซเกิล(ของ VCO)ที่ผ่านไปเท่ากับ 64 คูณด้วย (M-A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฉะนั้นรวมเวลาที่ใช้จึงเป็นผลรวมของเวลาทั้งสองข้างต้นคือ

VCO ไซเกิล = 65A + 64(M-A) = 64M + A

ความถี่ของ VCO จะเท่ากับ (64M + A)เท่าของความถี่อ้างอิง หรือ

Fsynth = Fref (64M+A)

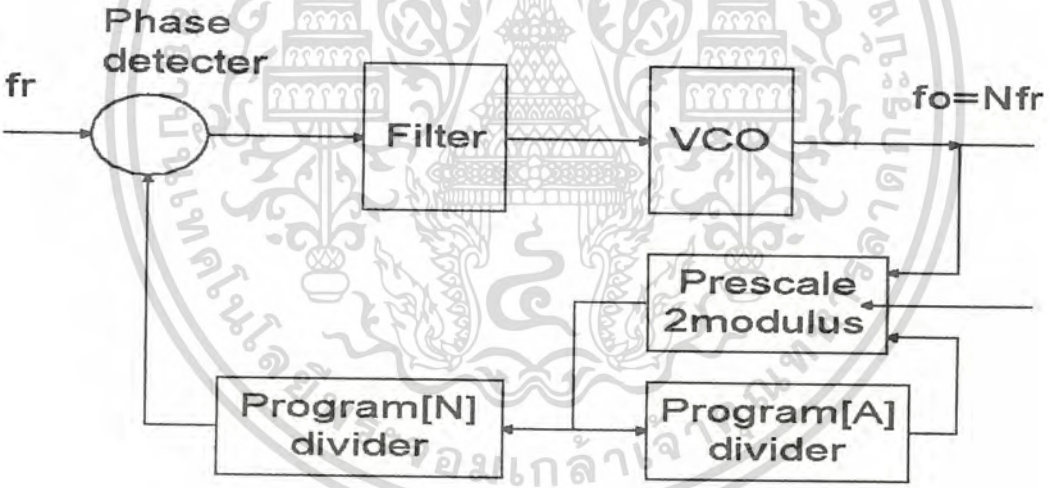
ผลของตัวเลข M มีผลต่อความถี่Fsynthมากกว่าตัวเลข A อยู่ 64 เท่า นอกจากนี้ตัวหาร 64(M+A)ก็ไม่สามารถหาได้ครบทุกค่า เนื่องจากมีข้อจำกัดตรงที่ M จะต้องมากกว่า(หรือเท่ากับ) A

กรณีที่พรีสเกลเลอร์มีค่าเป็น P และ N ตัวหารจะเป็นดังนี้

ตัวหารของระบบสังเคราะห์ความถี่ = PM + A

ตัวหารต่ำสุด = P(P-1)

ตัวหารสูงสุด = PMmax + Amax



รูปที่ 2.33 เฟสล็อกลูปแบบพรีสเกลสองโมดุลัส

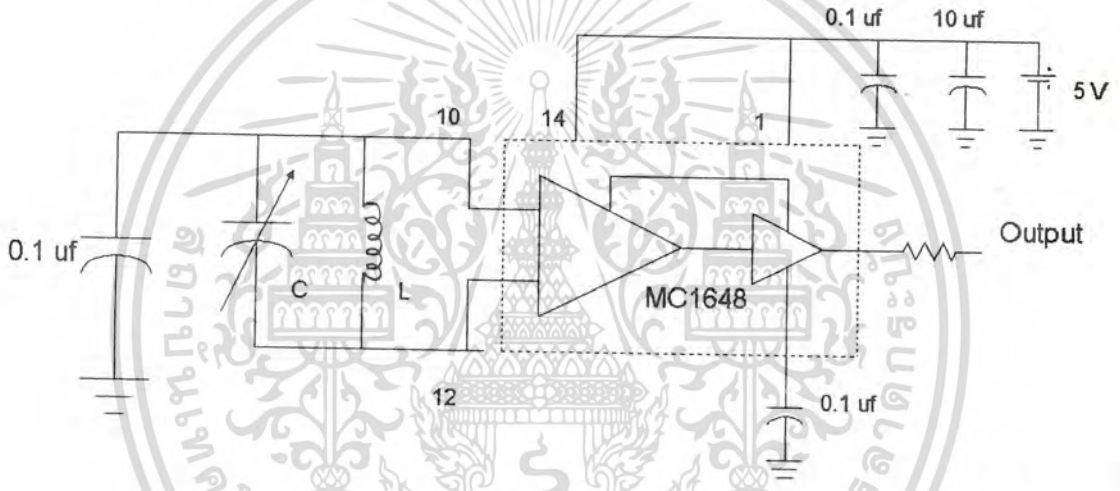
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3.

การทดลองในส่วนของเทอมแรก

1. การทดลองในส่วนของ VCO

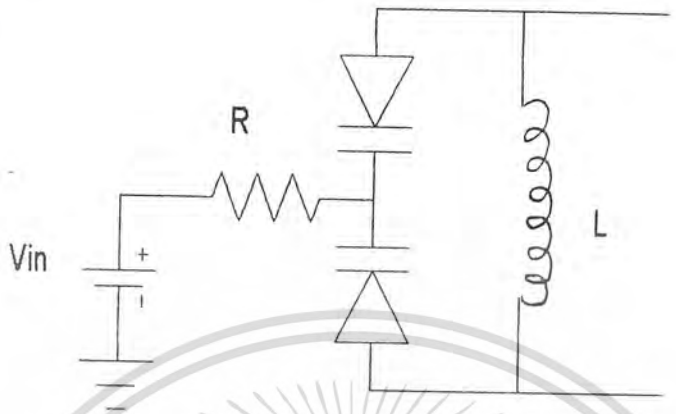
ในส่วนของภาค Voltage Controler Oscillator (VCO) เราจะนำไอซีเบอร์ MC1648 ของบริษัทโมโตโรล่า มาทำการประยุกต์ใช้ทำเป็น VCO โดยที่เราทำการต่อวงจรแท็งค์แบบขนานเข้าที่อินพุทระหว่างขา 10 และ 12 ของ MC1648 และทำการจัดไบอัสให้กับวงจรตามรูป



ในส่วนของวงจรแทงค์จูนเราใช้ Varicap Diode เป็นตัวเก็บประจุปรับค่าได้ตามแรงไฟ DC ซึ่งในที่นี้เราใช้เบอร์ MV104 เป็น Silicon Epicap Diode ซึ่งสามารถรับแรงไฟไบอัสกลับ (Reverse Voltage;Vr) ได้ถึง 32V จากรูปข้างล่าง ถ้าเราออกแบบให้ Reverse Voltage อยู่ในช่วง 0-15V เราจะได้ค่าความจุของ Varicap Diode ในช่วง 20pF - 80pF ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นจะนำเอา varicap มาต่อขนานกับอินดัคเตอร์ L เป็นวงจรแท็งค์จูนแบบขนานดังรูป



การออกแบบวงจร VCO

เราต้องการความถี่เอาท์พุท VCO ในช่วง 20-200MHZ โดยใช้ไอซีเบอร์ MC1648 เป็นวงจรผลิตความถี่ออสซิเลเตอร์ ความถี่ของวงจรจะได้ตามสมการ

$$fo=1/\{2\pi\sqrt{L(Cd+Cs)}\}$$

เมื่อ Cd = คือค่าความจุของวาแรกเตอร์

Cs = คือค่าความจุภายใน MC1648 มีค่าประมาณ 6pF

จะได้

$$fomin=1/\{2\pi\sqrt{Lmax(Cdmax+Cs)}\}$$

fomin = 20MHZ

Cs = 6pF

Cdmax = 80pF

แทนค่าในสมการเพื่อหาค่า Lmax

ได้ Lmax=0.736uf

และ

$$fomix=1/\{2\pi\sqrt{Lmin(Cdmin+Cs)}\}$$

fomax = 80MHZ

Cdmin =20pF

Cs = 6pF

แทนค่าในสมการเพื่อหาค่า Lmin

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ $L_{min} = 0.024uF$

หาอัตตราส่วนความจุต่อแรงเคลื่อนไฟฟ้า

$$\Delta C = C_{dmax} - C_{dmin}$$

$$= 80pF - 20pF$$

$$= 60pF$$

$$\Delta V = V_{max} - V_{min}$$

$$= 15V - 0V$$

$$\Delta C/\Delta V = 60pF/15V$$

$$= 4pF/V$$

เนื่องจากแบนด์วิทของ PLL กว้างมาก ดังนั้นจึงต้องแบ่งความถี่ออกเป็นหลายๆ ช่วงเพื่อออกแบบค่า L ที่เหมาะสมเช่น

Lmax จากการคำนวณ = 0.736 μH จะได้ Fmin = 20 MHz ที่Vi=0

แต่ที่ Vin = 15V Cdmin = 20 PF ได้ fo ของ VCO คือ

$$fo = 1/\{2\pi\sqrt{[0.736\mu H*(20pf + 6pf)]}\} = 36.4 \text{ Mhz}$$

และที่ Lmin = 0.024μH Vin = 15 V ได้ fmax = 200 MHz

แต่ที่ Vin = 0 ได้ Cdmax = 80 PF ได้ fo ของ VCO ดังนี้

$$fo = 1/\{2\pi\sqrt{[0.024\mu H*(80pf + 6pf)]}\} = 110.8MHz$$

จะเห็นได้ว่าช่วงความถี่ตั้งแต่ 36 - 110 Mhz ขาดหายไป เราต้องคำนวณค่าของ L ในช่วงความถี่ แบ่งออกเป็น 2 ช่วง คือ 35-63.7MHz และ 63.7MHz-110MHz คำนวณ L ได้ดังนี้

$$fo=1/\{2\pi\sqrt{L(C_{dmin}+C_s)}\}$$

หาค่า L เมื่อ Vi = 0 ได้ fo = 35 Mhz

$$35MHz = 1/\{2\pi\sqrt{L(80pf + 6pf)]}\}$$

$$L = 0.24\mu H$$

หาค่าความถี่สูงสุดของ VCO เมื่อ L = 0.24μH โดยป้อน Vin = 15V

$$fo=1/\{2\pi\sqrt{L(C_{dmin}+C_s)}\} = 1/\{2\pi\sqrt{[0.24\mu H(20pf + 6pf)]}\}=6.37MHz$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$63.7Mhz = 1/\{2\pi\sqrt{L(80pf + 6pf)}\}$

$L = 0.0736\mu H$

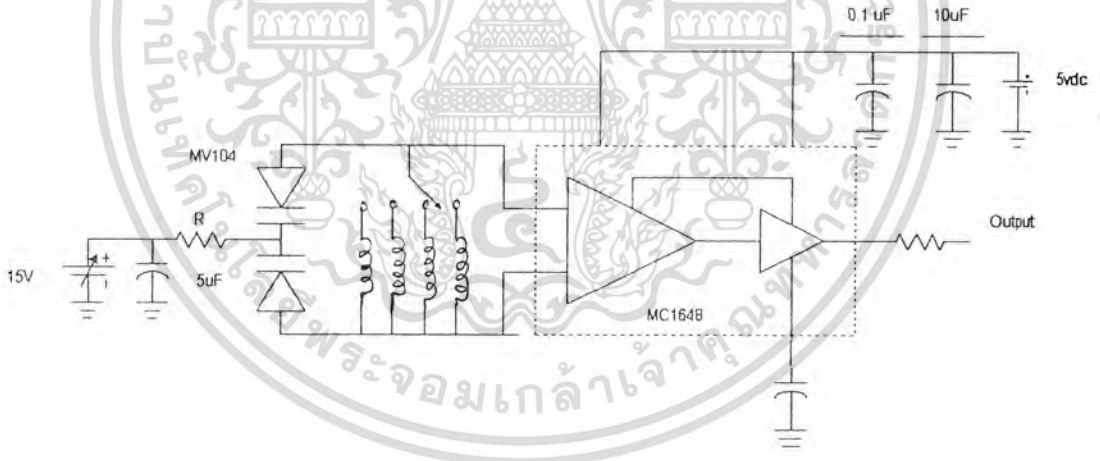
ที่ $L = 0.0736\mu H$ ป้อน Vin = 15 จะได้ความถี่ VCO ดังนี้

$fo = 1/\{2\pi\sqrt{L(Cdmin+Cs)}\} = 114.6MHz$

จะได้ค่า L ในแทงค์ 4 ค่า เพื่อแต่ละช่วงความถี่

ค่า L (uH)	ช่วงความถี่ (MHz)
0.736	20 - 36.7
0.24	35 - 63.7
0.0736	63.7 - 114.6
0.024	110 - 200

ประกอบวงจรตามรูป



เราจะใช้ switch เป็นตัวเลือกค่าของ L ในแทงค์เพื่อให้เหมาะสมกับความถี่ที่ต้องการที่เอาท์พุทของ VCO โดยค่าของตัวเก็บประจุที่วาแรกเตอร์จะเปลี่ยนแปลงตามค่าแรงดันจาก SUPPLY 0-15V แต่เนื่องจากค่าของ L ตามที่คำนวนหาซื้อไม่ได้จึงต้องใช้ค่าใกล้เคียงแทนเพื่อทำการศึกษาก่อนแล้วจึงค่อยหาค่าที่ถูกต้องต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบเฟสล็อกลูป

<u>ขั้นตอนการออกแบบ</u>

1.เลือกความถี่อ้างอิง (f_{ref})

2.คำนวนย่านของตัวหาร

โดย Ntot = fmax/fref

3.เลือกค่า ζ

ในที่นี้กำหนดให้ ζ = 0.707

4.หาค่า Wn

โดย เลือกค่า Wn.t จากกราฟการตอบสนองของ PLL TYPE 2

กำหนดค่า Wn.t = 4.5

กำหนดค่า t = 1 ms

จะได้ Wn = Wn.t/t

= 4.5/1 ms

= 4500 rad/s

5.หาค่า K_d (Phase Detector Gain)

K_d (Phase Detector Gain) = VDD/2π

= 5V/2π

= 0.796 V/rad

6.หาค่า Kv(VCO Gain)

Kv(VCO Gain) = 2π ΔFvco/ΔVvco

7.ออกแบบ LOOP FILTER

การใช้สูตรนั้นต้องพิจารณาจากวงจรว่าเป็นแบบใดในที่นี้เป็นแบบACTIVE FILTE

7.1กำหนดค่า C

หรือหาจากสูตร $C= [(K_d.Kv)/(Nmax.R1.(Wn)^2)]^{1/2}$

ในการทดลองนี้ใช้การกำหนดค่า C แล้วไปหาค่า R1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2หาค่า R1

จากสูตร $R1 = [(K_d.Kv)/(Nmax.C.(Wn)^2)]^{1/2}$

7.3หาค่า R2

จากสูตร $R2 = 2\zeta/(Wn.C)$

7.4หาค่า Cc

จากสูตร $Cc = 0.8/(R1*Wn)$

<u>การออกแบบที่ใช้ในวงจร</u>

1.กำหนดค่าของ fref

โดยได้กำหนดให้มีค่า = 20 KHz

2.ในโครงงานนี้ ได้แบ่งช่วงการทำงานของความถี่ออกเป็นหลายช่วง ในการคำนวนหาค่าต่างๆจึงต้องพิจารณาที่ละช่วงความถี่ดังนี้

2.1 ที่ f = 11.52MHz - 20MHz

$Ntot = fmax/fref$

$= 20\ MHz/20KHz$

$= 1000$

$K_d = VDD/2\pi$

$= 5V/2\pi$

$= 0.796\ V/rad$

$Kv = 2\pi\ \Delta Fvco/\Delta Vvco$

$= 2\pi(20\ MHz - 11.52MHz)/(15V-0V)$

$= 3.552 * 10^6\ rad/s/V$

กำหนดให้ $C = 33nF$

$R1 = [(K_d.Kv)/(Nmax.C.(Wn)^2)]^{1/2}$

$= (0.796* 3.552 * 10^6)/(1000*33n*(4500^2))$

$= 4\ K\Omega$

$R1/2 = 2\ K\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$R2 = 2\zeta/(Wn.C)$

$= (2*0.707)/(4500*33n)$

$= 9\ K\Omega$

$Cc = 0.8/(4K*4500)$

$= 40\ nF$

2.2 ที่ f = 20MHz - 36.7MHz

$Ntot = fmax/fref$

$= 36.7\ MHz/20KHz$

$= 1835$

$K_d = VDD/2\pi$

$= 5V/2\pi$

$= 0.796\ V/rad$

$Kv = 2\pi\ \Delta Fvco/\Delta Vvco$

$= 2\pi(36.7\ MHz - 20MHz)/(15V-0V)$

$= 6.9953 * 10^{6}\ rad/s/V$

กำหนดให้ $C = 2.7nF$

$R1 = [(K_d.Kv)/(Nmax.C.(Wn)^2)]^{1/2}$

$= (0.796* 3.552 * 10^{6})/(1835*2.7n*(4500^2))$

$= 55.5\ K\Omega$

$R1/2 = 27\ K\Omega$

$R2 = 2\zeta/(Wn.C)$

$= (2*0.707)/(4500*2.7n)$

$= 116\ K\Omega$

$Cc = 0.8/(55.5K*4500)$

$= 3.2\ nF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ที่ f = 36.8MHz - 61.4MHz

Ntot = fmax/fref

= 61.4 MHz/20KHz

= 3070

K_d = VDD/2π

= 5V/2π

= 0.796 V/rad

Kv = 2π ΔFvco/ΔVvco

= 2π(61.4 MHz - 36.8MHz)/(15V-0V)

= 10.3044 * 10^6 rad/s/V

กำหนดให้ C = 10nF

R1 = $[(K_d.Kv)/(Nmax.C.(Wn)^2)]^{1/2}$

= $(0.796* 10.3044 * 10^6)/(3070*10n*(4500^2))$

= 13.19 KΩ

R1/2 = 6.6 KΩ

R2 = 2 ζ /(Wn.C)

= (2*0.707)/(4500*10n)

= 116 KΩ

Cc = 0.8/(13.2K*4500)

= 13.47 nF

2.4 ที่ f = 61.4MHz - 102.4MHz

Ntot = fmax/fref

= 102.4 MHz/20KHz

= 5120

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$K_d = VDD/2\pi$

$= 5V/2\pi$

$= 0.796$ V/rad

$Kv = 2\pi \Delta Fvco/\Delta Vvco$

$= 2\pi(102.4 \text{ MHz} - 61.4\text{MHz})/(15V-0V)$

$= 17.174 * 10^6$ rad/s/V

กำหนดให้ $C = 2.2\text{nF}$

$R1 = [(K_d.Kv)/(Nmax.C.(Wn)^2)]^{1/2}$

$= (0.796* 17.174 * 10^6)/(5120*2.2n*(4500^2))$

$= 59.9\ K\Omega$

$R1/2 = 30\ K\Omega$

$R2 = 2\zeta/(Wn.C)$

$= (2*0.707)/(4500*2.2n)$

$= 142.8\ K\Omega$

$Cc = 0.8/(59.9K*4500)$

$= 2.9$ nF

2.5 ที่ $f = 102.4\text{MHz} - 200\text{MHz}$

$Ntot = fmax/fref$

$= 200$ MHz/20KHz

$= 10{,}000$

$K_d = VDD/2\pi$

$= 5V/2\pi$

$= 0.796$ V/rad

$Kv = 2\pi \Delta Fvco/\Delta Vvco$

$= 2\pi(200 \text{ MHz} - 102.4\text{MHz})/(15V-0V)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$= 40.883 * 10^{6}$ rad/s/V

กำหนดให้ C = 4.7nF

$R1 = [(K_d.Kv)/(Nmax.C.(Wn)^2)]^{1/2}$

$= (0.796* 40.883 * 10^{6})/(10000*4.7n*(4500^2))$

= 34.19 KΩ

R1/2 = 17 KΩ

$R2 = 2\zeta /(Wn.C)$

= (2*0.707)/(4500*4.7n)

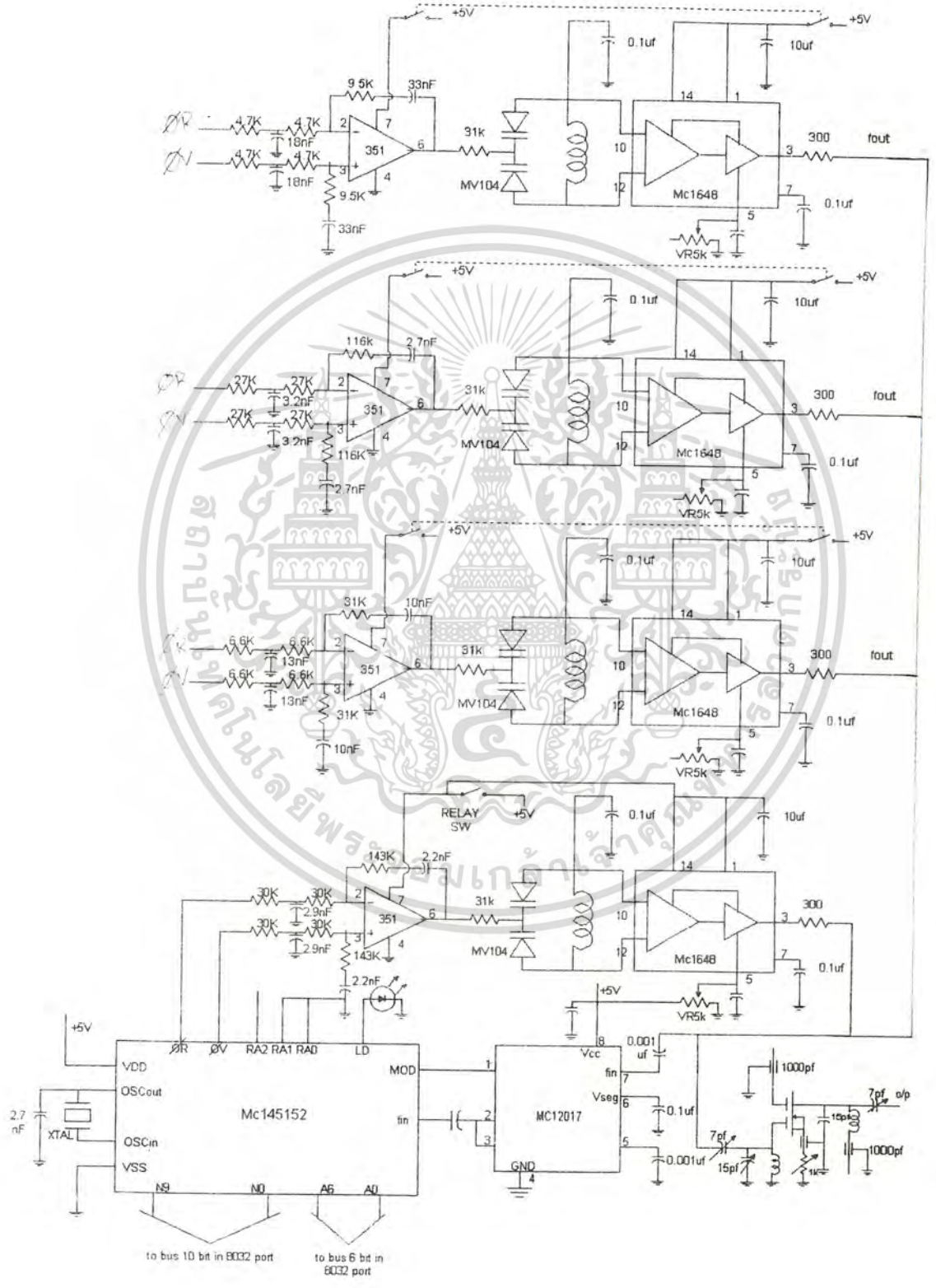
= 66.8 KΩ

Cc = 0.8/(34.2K*4500)

= 5.2 nF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเครื่องโปรแกรม CARRIER ที่ความถี่ 11.5 Mhz - 200 Mhz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

คุณสมบัติของบอร์ดคอนโทรล

-เป็นบอร์ดคอนโทรลใช้กับ ไมโครคอนโทรลเลอร์ในตระกูล MCS- (8031/8032) ใช้ CPU เบอร์ 80C32 ทำงานที่ความถี่สัญญาณนาฬิกา 11.0592 MHz

-ใช้หน่วยความจำบนบอร์ดได้ 3 ตำแหน่งด้วยกันคือ

U2 เป็นหน่วยความจำโปรแกรม(PROGRAM MEMORY) ใช้กับ EPROขนาด 8-32KByte เบอร์ 2764,27128 หรือ 27256

U3 เป็นหน่วยความจำข้อมูล(DATA MEMORY) ใช้กับ RAM ขนาด 8 KByte เบอร์ 2764 หรือ 32 KByte เบอร์ 62256 สามารถแบคอัพข้อมูลได้ โดยใช้แบตเตอรี่ลิเธียม

U4 เป็นหน่วยความจำโปรแกรมและข้อมูล (PROGRAM AND DATA MEMORY) ใช้กับ EPROM,RAM หรือ EPROM ขนาด 8-32 KByte โดยใช้ EPROM เบอร์ 2764 , 27256 ใช้กับ RAM เบอร์ 6264,62256 หรือ EEPROM เบอร์ 2864(A), 28256(A)

-มีพอร์ต I/O เบอร์ 8255 จำนวน 2 ตัว(48 บิท)สำหรับต่อไปใช้งานภายนอก

-มีพอร์ต LCD สำหรับการต่อใช้งานกับ LCD แบบ DOT MATRIX

-มีวงจร SERIAL INTERFACE DRIVER RS232 ด้วยชิปเบอร์ MAX232สำหรับการต่อเข้ากับเครื่องไมโครคอมพิวเตอร์

-มีวงจร Watchdog Timer,Powerup/down Reset ด้วยชิพเบอร์ MAX691

-มีวงจร RTC (real time clock) ใช้ชิพเบอร์ DS1202

-มีคอนเน็คเตอร์สำหรับ PORT 1 ของไมโครคอนโทรลเลอร์โดยเฉพาะ

-มีคอนเน็คเตอร์สำหรับ SYSTEM BUS ทำให้ขยายระบบได้ง่าย และสามารถใช้กับบอร์ดขยายต่างๆ ที่จะมีขึ้นในอนาคต

-สามารถเลือกเบอร์และชนิดหน่วยความจำ หรือกำหนดคุณสมบัติต่างๆของบอร์ดด้วยจัมพ์เปอร์

-สามารถพัฒนาโปรแกรมได้ทั้ง ภาษาเบสิกและแอสแซมบลี้ โดยใช้ซอฟท์ฟพรอม BASIC32 และ REM31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แนวทางในการพัฒนาโปรแกรม

การใช้งานบอร์ด ผู้ใช้จำเป็นต้องเขียนโปรแกรมควบคุมที่ เรียกว่า มอนิเตอร์โปรแกรม ขึ้นมาโดยเฉพาะเพื่อให้ทำงานที่ต้องการพัฒนาสำเร็จได้ ในขั้นตอนการพัฒนาโดยมีโปรแกรมให้ เลือกอยู่ 2 ลักษณะด้วยกันคือ REM31 และ BASIC32 หลักการของทั้งสองโปรแกรมก็คือให้ผู้ใช้นำ EPROM ที่บรรจุโปรแกรมนี้ไปเสียบลงบนบอร์ด ที่ตำแหน่งหน่วยความจำ U2(EPROM) แล้วทำการต่อสาย SERIAL PORT ระหว่างบอร์ดกับ เครื่องไมโครคอมพิวเตอร์ (PC,XT,AT,PS/2) จากนั้นเครื่อง PC ให้ใช้โปรแกรมสำหรับการสื่อสารข้อมูลอนุกรม ผู้ใช้จะสามารถติด ต่อกับบอร์ดได้ตามลักษณะของโปรแกรมที่ใช้ดังนี้

REM31(8031 REMOTE MOMITOR) ใช้พัฒนาโปรแกรมด้วยภาษาแอสแซมบลี้ด้วยREM31 ผู้ใช้จะมีชุดคำสั่งในการพัฒนาโปรแกรมถึง 19 คำสั่ง ลักษณะคำสั่งจะคล้ายคลึงกับคำสั่ง DEBUG ของ DOS ทำให้ผู้ที่คุ้นเคยอยู่ก่อนแล้วจะใช้ได้ง่ายขึ้น REM31 ใช้กับ CPU ได้ทั้งเบอร์ 8031และ 8032

BASIC32(8032 BASIC INTERPRETER) ใช้พัฒนาโปรแกรมด้วยภาษาเบสิกกับ CPU 8032 ภาษาเบสิกตัวนี้ก็คือตัวเดียวกับ BASIC-52 ของ INTEL นั่นเอง โดย BASIC32 นี้ยังได้เปลี่ยนแปลง และเพิ่มเติมคำสั่งใหม่เข้าไปเพื่อ ให้เหมาะกับบอร์ด และในกรณีที่ผู้ใช้มี EPROM EMULATOR(EE-232) ก็สามารถใช้พัฒนาโปรแกรมได้ทั้งภาษาแอสเซมบลี้โดยใช้โปรแกรม 8051 ASSEMBLER หรือภาษาซีโดยใช้โปรแกรม 8051 COMPLILER ซึ่งทั้งสองโปรแกรมจำเป็นต้องใช้เครื่อง PC ช่วยใน การพัฒนาโปรแกรมด้วยเช่นกัน

LCD PORT

บนบอร์ด 8032 จะมี LCD PORT ให้พร้อมสำหรับการต่อใช้งานโดยสามารถต่อเข้ากับ LCD MODULE แบบ DOT MATRIX ได้ทันที ซึ่งจะใช้ขาสัญญาณทั้งหมด 14 ขา และสำหรับการใช้งาน LCD PORT นั้น จะมีการจัดวงจรในแบบ MEMORY MAP ซึ่งจะช่วยให้การเขียนโปรแกรมทำง่าย
โดยจะมองเห็นตำแหน่งต่างๆที่สรุปได้ดังนี้

ADDRESS ลักษณะของ PORT ที่ติดต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FA00H	สำหรับเขียนคำสั่ง(RS=0 R/W=0)
FA01H	สำหรับอ่านค่า BUSY(RS=0 R/W=1)
FA02H	สำหรับข้อมูล (RS=1 R/W=0)
FA03H	สำหรับอ่านข้อมูล(RS=1 R/W=1)

การอ่านค่า LCD แบบ DOT MATRIX นี้ จะสามารถเลือกรุ่นใดๆก็ได้โดยมีจำนวนตัวอักษรต่อบรรทัด และจำนวนบรรทัดตามต้องการ เพราะสายสัญญาณที่จะใช้แบบเดียวกันหมด จะแตกต่างกันที่โปรแกรมเท่านั้น การนับหมายเลขขั้วต่อของ LCD PORT จะไม่เหมือนการนับทั่วๆ ไปจึงควร ดูให้แน่ใจก่อนการต่อใช้งาน ตัว LCD นี้ให้อ่านเพิ่มเติมได้จากคู่มือของ LCD อีกที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้งาน LCD MIDULE

ปัจจุบัน LCDเป็นที่นิยมกันอย่างมาก สำหรับการแสดงผลในเครื่องมือเครื่องใช้ต่างๆ ทั้งนี้เนื่องจากความเหมาะสมด้วยประการทั้งปวง ทั้งในด้านการกินกระแสต่ำ สามารถแสดงผลเป็น ตัวอักษรและตัวเลข หรือแสดงเป็นกราฟฟิคได้จะติดปัญหาก็คือในด้านวงจร ซึ่งมีระบบการทำงาน ที่ซับซ้อน และหาอุปกรณ์ได้ค่อนข้างยาก

LCD MODULE มีอยู่มากมายหลายรุ่น และมีคุณสมบัติแตกต่างกันไป ซึ่งแบ่งได้ 2 กลุ่ม หลักคือ แบบ DOT MATRIX และ GRAPHIC โดยแบบ DOT MATRIX ที่ใช้ในโครงงานนี้ จะแสดงผลเป็นตัวอักษรขนาด 5*8 DOT และมีจำนวนอักษรและบรรทัดแตกต่างกันไปในแต่ละรุ่น ส่วนแบบ GRAPHIC สามารถแสดงผลในแบบ BIT-MAP คือจะสร้างเป็นภาพใดก็ได้ ตามความต้องการ แนวทางในการใช้งานทั้ง 2 แบบ จะมีลักษนะใกล้เคียงกัน การใช้งานโดยทั่วไปจะใช้แบบ DOT MATRIX มากกว่า เนื่องจากมีราคาถูก และเพียงพอต่องานส่วนใหญ่

คุณสมบัติของ DOT MATRIX LCD MODULE สามารถสรุปเป็นข้อๆ ได้ดังนี้

1.มีให้เลือกหลายรุ่นตามการใช้งาน โดยมีจำนวนตัวอักษร และบรรทัดแตกต่างกันไป

2.ตัวอักษรแสดงด้วย DOT MATRIX ขนาด 5*8 DOT

3.สามารถต่อเข้ากับระบบไมโครได้ 2ลักษณะคือแบบ MEMORY MAP(20-PIN LCD BUS) และแบบผ่าน 8255 PORT (26-PIN 8255 BUS) โดยกรณี 26-PIN 8255 BUS จะใช้แผ่น PCB(DMCAD) เป็นตัว ADAPTER ทำให้เป็น 8255 BUS อีกที

4.การใช้งานง่ายและสะดวก ระบบไมโครเพียงแค่ส่งข้อมูลให้กับ LCD MODULE เท่านั้น ข้อความก็จะปรากฏบนแผงแสดง และจะค้างไว้ตลอด ทำให้ไม่ต้องเสียเวลาหลักของระบบไมโคร

5.มีคำสั่งพิเศษสำหรับอำนวยความสะดวกมากมาย เช่น CLEAR DISPLAY , HOME CURSOR ON OFF CURSOR, BLINK CHARACTER และอื่นๆอีก

6.สามารถแสดงผลเป็นตัวอักษรภาษาอังกฤษและตัวเลขได้ 160 ตัวและสัญญาลักษณ์พิเศษ อีก 32 ตัว รวมทั้งสามารถกำหนดอักษรที่ออกแบบเองได้อีก 8 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.กินกระแสน้อย และมีน้ำหนักเบา รวมทั้งทำงานได้ด้วยไฟเลี้ยงระดับ 5V เท่านั้น

การต่อเข้ากับระบบไมโคร

LCD MODULE จะเข้ากับระบบไมโครได้ 2 ลักษณะคือแบบ MEMORY MAP โดยผ่าน LCD BUS ขนาด 20 PIN และแบบ I/O PORT โดยผ่าน 8255 BUS ขนาด 26 PIN ซึ่งทั้งสอง แบบนี้จะมีข้อดีและข้อด้อยแตกต่างกันไปโดยแต่ละแบบจะมีหลักการดังนี้

การต่อแบบ MEMORY MAP

1.สามารถต่อเข้ากับ CHIP เบอร์ทั่วๆไปได้ เช่น 8051 หรือ Z80 โดยจะทำให้ระบบไมโครมองเห็น LCD MODULE ในลักษณะของ MEMORY ได้ทันที

2.ผู้ใช้สามารถเขียนและอ่านข้อมูลจาก LCD MODULE ได้ทำให้มองเสมือนว่าเป็น MEMORY BUFFER ไปในตัว

3.เนื่องจากสามารถอ่านข้อมูลกลับได้ จึงทำให้สามารถตรวจสอบ FLAG ความพร้อม ในขณะที่ LCD MODULE กำลังทำงานได้

4.ใช้ได้กับบอร์ดที่มี LCD BUS มาให้พร้อมเท่านั้น

5.ทำให้กินพื้นที่ของหน่วยความจำไปส่วนหนึ่ง และต้องมีการ DECODE ละเอียดพอควร

การต่อแบบ I/O PORT

1.สามารถต่อเข้ากับ I/O PORT ใดๆก็ได้โดยใช้สายสัญญาณจำนวน11เส้นและใช้โปรแกรมเป็นตัวสร้างสัญญาณขึ้นมา ให้ตรงกับข้อกำหนดของ LCD MODULE

2.ผู้ใช้จะเขียนข้อมูลให้ LCD MODULE ได้อย่างเดียว ซึ่งผู้ใช้ควรกำหนด MEMORY ส่วนหนึ่งให้เป็นเสมือน BUFFER ให้กับ LCD MODULE อีกที

3.เนื่องจากไม่สามารถอ่านข้อมูลกลับได้ จึงต้องใช้การหน่วงเวลาของระบบไมโครเอง เพื่อรอให้ LCD MODULE กระทำขบวนการต่างๆ

4.ใช้ได้กับบอร์ดทั่วๆไปที่มี PORT

5.ไม่เปลืองส่วนของ MEMORY ในการใช้งาน

6.การขจัดสัญญานกระทำได้อย่างอิสระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาสัญญาณของ LCD MODULE

PIN	SYMBOL	LEVEL	FUNCTION
1	Vss		0 V GND
2	Vcc		+ 5V POWERSUPPLY
3	Vee		+ V FOR LIQUID CRYSTAL DRIVE
4	RS	H/L	REGISTER SELECT H: DATA INPUT L: INSTRCTION INPUT
5	R/W	H/L	H: DATA READ L: DATA WRITE
6	E	H	ENABLE SIGNAL (L -H)
7	DB 0	H/L	DATA BUS BIT 0
8	DB 1	H/L	DATA BUS BIT 1
9	DB 2	H/L	DATA BUS BIT 2
10	DB 3	H/L	DATA BUS BIT 3
11	DB 4	H/L	DATA BUS BIT 4
12	DB 5	H/L	DATA BUS BIT 5
13	DB 6	H/L	DATA BUS BIT 6
14	DB 7	H/L	DATA BUS BIT 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดคำสั่งควบคุมและการแสดงข้อความ

การเขียนหรือการอ่านข้อมูลกับ LCD MODULE ก็คือการกำหนดคุณสมบัติต่างๆ ในการใช้งานของ LCD ตามชุดคำสั่งควบคุม และรวมถึงการเขียนข้อมูลที่เป็นข้อความ เพื่อให้ปรากฏบน แผงแสดงด้วย โดยมีรายละเอียดตามตารางต่อไปนี้

INSTRUCTION	RS	R/W	DATA BIT 7	6	5	4	3	2	1	0	EXE. TIME ( )
CLEAR DISPLAY	0	0	0	0	0	0	0	0	0	1	1640
CURSOR AT HOME	0	0	0	0	0	0	0	0	1	*	1640
ENTRY MODE SET	0	0	0	0	0	0	0	1	I/D	S	40
DISPLAY ON/OFF	0	0	0	0	0	0	1	D	C	B	40
DISPLAY SHIFT	0	0	0	0	0	1	S/C	R/L	*	*	40
FUNCTION SET	0	0	0	0	1	DL	N	F	*	*	40
SET CGRAM ADD.	0	0	0	1	CGRAM ADDRESS						40
SET DDRAM ADD.	0	0	1	DDRAM ADDRESS							40
BUSY,ADD. READ	0	1	BF	ADDRESS							0
CGRAM,DDRAM WR	1	0	WRITE DATA								40
CGRAM,DDRAM RD	1	1	READ DATA								40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเข้าใจพื้นฐาน

1.การเขียนข้อมูลกับ LCD MODULE จะแบ่งเป็น 2 ลักษณะ คือ INSTRUCTION และ DATA โดยจะกำหนดขาสัญญาณ RS คือ

ถ้า RS=0 จะหมายถึงส่งสัญญาณควบคุม(INSTRUCTION) หรืออ่านค่า FLAG สภาพการทำงานของ LCD MODULE และ

ถ้า RS = 1 จะหมายถึงการเขียน หรืออ่าน DATA กับ LCD MODULE

2.หลักการในกาเขียนข้อมูลให้ LCD MODULE นี้ คือเมื่อมีการเขียนข้อมูลไปแล้ว ตัวLCD MODULE จะใช้เวลาในการทำงานชั่วขณะหนึ่ง (ตามค่า execute time ในตาราง) ซึ่งในระบบไมโครสามารถตรวจสอบได้จาก BUSY FLAG(BF) และถ้าเรียบร้อยแล้ว จึงสจะสามารถ เขียนข้อมูลอันต่อไปได้ ในกรณีที่การต่อวงจรเป็น แบบ I/O PORT คือไม่สามารถอ่านข้อมูลย้อนกลับได้ ระบบไมโครก็จะต้องใช้วิธีการหน่วงเวลาแทน

3.การเขียนข้อมูลให้กับ LCD MODULEนี้ สามารถทำได้ทั้งแบบ 8 BIT และ 4 BIT โดยกรณี 4 BIT จะใช้สายสัญญาณเพียง 4 เส้น คือ DB4 - DB7 (ใช้สำหรับระบบไมโครแบบ 4 BIT หรือเพื่อการประหยัดสาย) การเขียนข้อมูลจะกระทำเหมือนกับ 8 BIT เพียงแต่ให้เขียน2 ครั้งคือ DB4 - DB7 ก่อน แล้วตามด้วย DB0 - DB3 และจะต้องกำหนดคุณสมบัติตามค่าDL ในคำสั่ง FUNCTION SET ด้วย

4.DDRAM(DISPLAY DATA RAM) คือหน่วยความจำในตัวLCD MODULE ที่เป็น BUFFER ของข้อมูล โดยถ้าเขียนรหัส ASCII ใดๆ ลงไปในหน่วยความจำ ก็จะปรากฏตัวอักษรแสดงผลทันที

5.CGRAM (CHARACTER GENERATOR RAM) คือหน่วยความจำภายในตัว LCD MODULE สำหรับเก็บภาพตัวอักษร ที่ผู้ใช้สามารถสร้างได้เอง (8 ตัว) โดยจะอ้าง ADDRESS ได้ทั้งหมด 64 byte คือ 8 ตัวอักษร คูณกับ 8 ROW

แนวทางการเขียนโปรแกรมควบคุม

1.เมื่อจ่ายไฟเลี้ยงให้กับ LCD MODULE ครั้งแรก ภายในจะมีการ RESET ระบบโดยอัตโนมัติ ซึ่งจะใช้เวลา 10 ms หลังจากระดับแรงไฟขึ้นถึง 4.5V แล้ว ทั้งนี้ระบบ RESET ดังกล่าวจะกระทำสิ่งต่างๆ ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ทำการ CLEAR จอภาพทั้งหมด (CLEAR DISPLAY)

-กำหนดคุณสมบัติด้วยคำสั่ง FUNCTION SET คือ

DL=1(ติดต่อกับระบบไม โครในแบบ 8 BIT)

N=0 (แสดงข้อมูล 1 บรรทัด)

F=0(กำหนดตัวอักษรแบบ 5*7 DOTS)

-กำหนดคุณสมบัติด้วยคำสั่ง DISPLAY ON/OFF คือ

D =0 (ไม่แสดงข้อมูล)

C =0 (CURSOR OFF),B=0 (BLINK OFF)

-กำหนดคุณสมบัติด้วยคำสั่ง ENTRY MODE SET คือ

I/D = 1 (INCREMENT)

S = 0(NO SHIFT)

การใช้งาน LCD MODULE ต้องรอให้ขบวนการ RESET ภายในทำงานเรียบร้อยก่อนซึ่งตรวจสอบได้ด้วย BF (BUSY FLAG) หรืออาจจะใช้การหน่วงเวลาก็ได้

2.การใช้งาน LCD MODULE จะเกี่ยวข้องกับทางด้านโปรแกรมเป็นส่วนใหญ่ ชุดคำสั่งต่างๆ รวมทั้งการอ่านเขียนข้อมูลนั้น จะถูกกำหนดด้วยขาสัญญาณทั้งหมดที่มีอยู่ปกติโปรแกรมจะ ต้องกำหนดคุณสมบัติต่างๆ ที่ต้องการไว้ที่ส่วนต้น และจากนั้นก็จะเป็นการอ่านและเขียนข้อมูลลงใน DDRAM ซึ่งก็คือข้อความที่จะให้แสดงนั่นเอง

การโหลดอักษรที่ออกแบบเอง

LCD MODULE จะสามารถโหลดตัวอักษรที่ออกแบบเองได้ โดยกระทำได้ 8 ตัวอักษรซึ่งหลักการก็คือ ให้ทำการโหลดรูปแบบที่กำหนดไว้แล้ว ลงในหน่วยความจำ CGRAM นั่นเอง ADDRESS ที่อ้างถึง CGRAM จะใช้เพียง 6 BIT โดยอ้างทั้งหมดได้ 64 ไบต์ (คือ 8 ตัวอักษรคูณกับ 8 ROW) และการเรียกใช้ตัวอักษรที่ออกแบบเองนี้ จะใช้รหัส 00-07(หรือ08-0Fก็ได้)

ขั้นตอนในการโหลดตัวอักษรจะเป็นดังนี้

1.กำหนด ADDRESS ของ CGRAM ด้วยคำสั่ง SET CGRAM ทั้งนี้ถ้าโหลดอักษรตัวแรก ก็จะใช้ ADDRESS ที่ตำแหน่ง 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.เขียนข้อมูลที่เป็นรูปแบบของตัวอักษร ด้วยคำสั่ง WRITE DATA โดยรูปแบบนี้จะใช้ 8 ไบต์ ต่อหนึ่งตัวอักษร คือเรียง ROW จากแถวบนลงล่าง และใช้ BIT ที่ 0-4 เท่านั้น การโหลดนี้จะทำเรื่อยๆ โดยไม่ต้องกำหนด ADDRESS ใหม่

3.ตัวอักษรที่โหลดลงไปแล้ว สามารถเรียกใช้ตลอดไปใ นขณะที่ยังมีไฟเลี้ยงอยู่ ซึ่งการลดนี้ให้กระทำที่ ส่วนต้นของโปรแกรมได้เลย รูปแบบของตัวอักษรมีตัวอย่างดังนี้

16 8 4 2 1	ADDRESS	DATA
*	00	04
* * *	01	0E
* * * * *	02	1F
* * * * *	03	1F
* * *	04	0E
*	05	04
*	06	04
* * * * *	07	1F

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

ผลการทดลองและสรุปผลการทดลอง

ผลการทดลอง

วงจรสามารถผลิตความถี่ได้ในช่วง 10-100 MHz แต่ในช่วงความถี่สูงระดับของสัญญาณออกมามีขนาดน้อยและสัญญาณก็ไม่ค่อยนิ่ง เนื่องจากที่ความถี่สูงจะมีสัญญาณรบกวนมาก

ปัญหาที่เกิดขึ้นในการทดลอง

1.ปัญหาที่พบมากในการทดลองก็คือ เรื่องรูปร่างของสัญญาณในบางช่วงความถี่รูปของสัญญาณจะมีรูปร่างที่ผิดไปและมีขนาดสัญญาณต่ำที่ความถี่สูงๆ

2.ปัญหาของความถี่ไม่ตรงกับที่โปรแกรมไว้ และบางที่ก็ไม่เปลี่ยนความถี่เมื่อโปรแกรมให้ความถี่เปลี่ยนไปตามที่กำหนด

3.ปัญหาในการรับสัญญาณรบกวนจากภายนอกคือเมื่อกลุ่มโปรเจกอื่นทดลองส่งความถี่ในย่านเดียวกันหรือมากกว่า จะทำให้รูปของสัญญาณเอ๊าท์พุทหายไปหรือมีสัญญาณจากภายนอกมาปรากฏด้วยจนไม่สามารถวัดสัญญาณได้เลย

แนวทางการแก้ปัญหาในการทดลอง

1.ที่ความที่สูงๆสัญญาณจะมีขนาดของสัญญาณน้อยมาก ก็ใช้วงจร RF AMP มาขยายสัญญาณแต่ผลที่ได้คือในบางช่วงความถี่ประมาณ35-70 MHZ สามารถขยายขนาดได้ แต่ในช่วงความ ถี่ที่สูงกว่านี้หรือต่ำกว่าสัญญาณที่ได้จาก RF AMP จะมีสัญญาณรบกวนถูกขยายมาด้วยหรือทำให้รูปของสัญญาณมีรูปร่างที่ผิดไปในความถี่ต่ำกว่า 35 MHz

2.ในกรณีที่ความถี่ที่โปรแกรมไว้ไม่ตรงกับความถี่ที่เอ๊าท์พุท หรือความถี่ไม่เปลี่ยนแปลงให้ไปตรวจสอบข้อมูลที่ป้อนให้ส่วนของโปรแกรมตัวหาร ว่าตรงกับที่ป้อนให้หรือไม่ ถ้าไม่ตรงก็ทำการแก้ไขข้อมูลให้ตรง ถ้าหากว่าป้อนข้อมูลถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องแล้วความถี่ยังไม่มีการเปลี่ยนแปลงอีก ก็ให้ปฏิบัติดังนี้

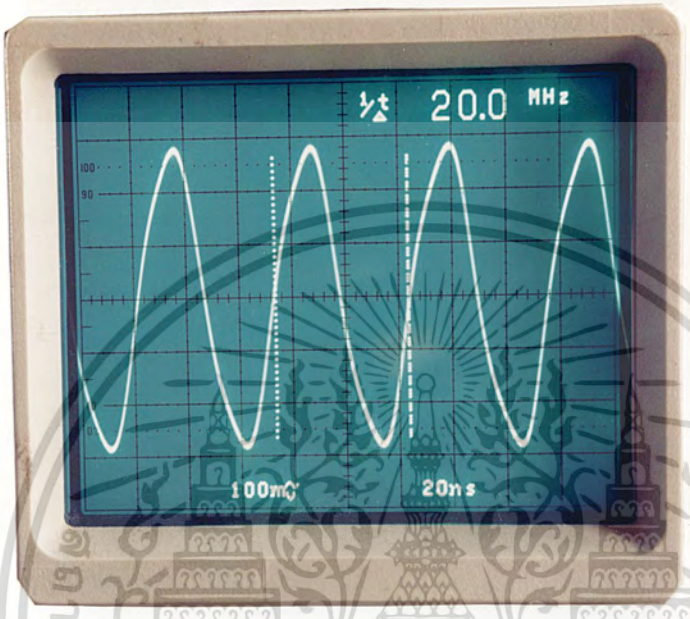
2.1ไปวัดค่าแรงดันที่ออกจาก loop filter ว่ามีการเปลี่ยนแลงหรือไม่ เมื่อทำการโปรแกรมค่าความถี่เปลี่ยนไป หากแรงดันที่ออกจาก LOOP FILTER มีการเปลี่ยนแปลงแสดงว่าเกิดปัญหาที่ภาค VCO จากปัญหาดังกล่าวแก้ไขโดยการตรวจสอบวงจรว่าต่อวงจรถูกหรือไม่ หรือทำการเปลี่ยนค่าLที่ใช้ใน LOOP FILTER

2.2 หากแรงดันที่ออกจาก LOOP FILTER ไม่มีการเปลี่ยนแปลงก็ไปวัดสัญญาณที่ ขา 7 ซึ่งเป็นสัญญาณเฟส R และขา 8 ซึ่งเป็นสัญญาณเฟส V ของไอซี MC 145152P ว่ามีการเปลี่ยนแปลงของรูปร่างของสัญญาณบ้างหรือเปล่า เมื่อเปลี่ยนค่าความถี่ หากสัญญาณทั้งสองขานี้มีการเปลี่ยนแปลง แสดงว่าเกิดปัญหาที่ LOOP FILTER หากสัญญาณที่ขา 7 และขา 8 ไม่เปลี่ยนก็ให้ไปตรวจสอบสถานะ ของเฟสล็อกลูปว่าอยู่ในสถานะใด

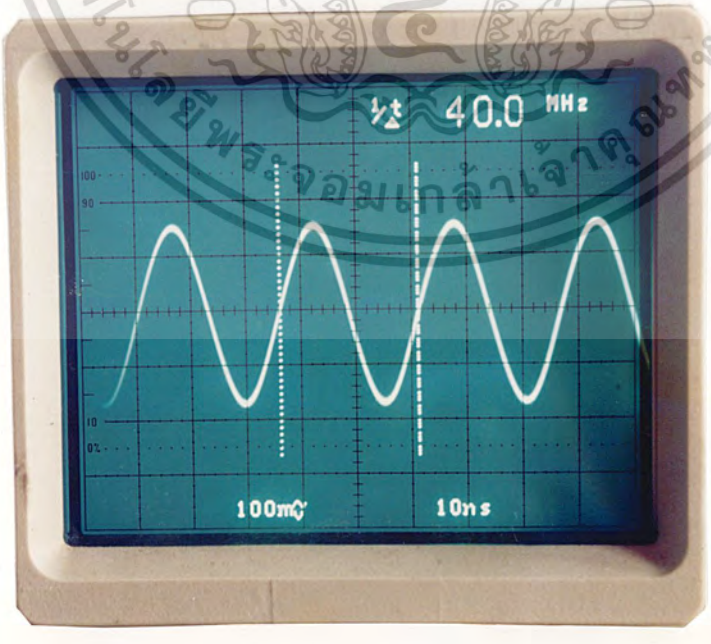
3.ในปัญหาของสัญญาณรบกวนจากภายนอก เป็นปัญหาที่แก้ได้ยากมากการแก้ปัญนี้ก็คือให้ทำการชิลด์ที่ภาค VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปของสัญญาณเอาท์พุทที่ความถี่ต่างๆ

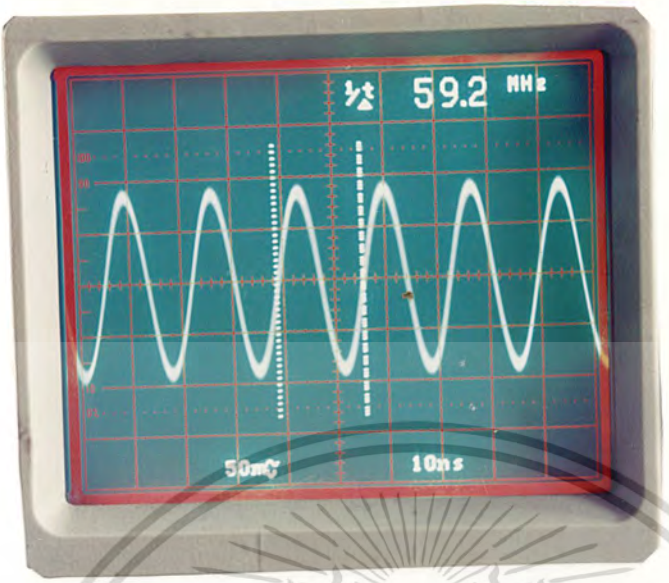


รูปของสัญญาณcarrierที่วัดรูดยออสซิลรัสสรคปที่ความถี่ 20.0MHz

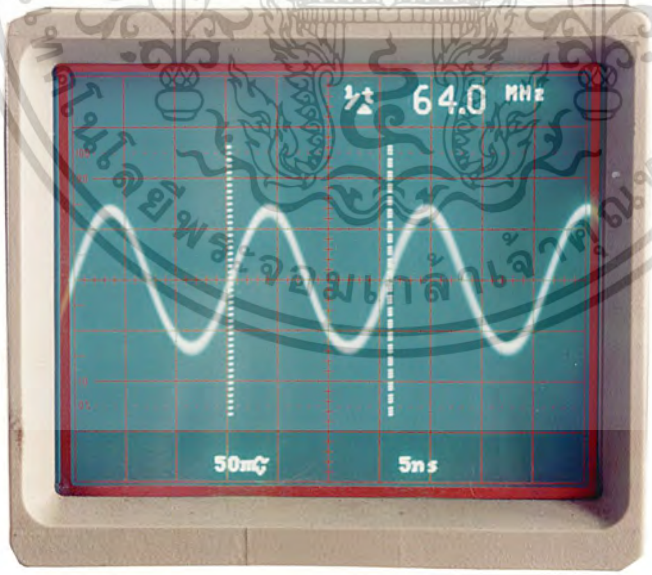


รูปของสัญญาณcarrierที่วัดรูดยออสซิลรัสสรคปที่ความถี่ 40.0MHz

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

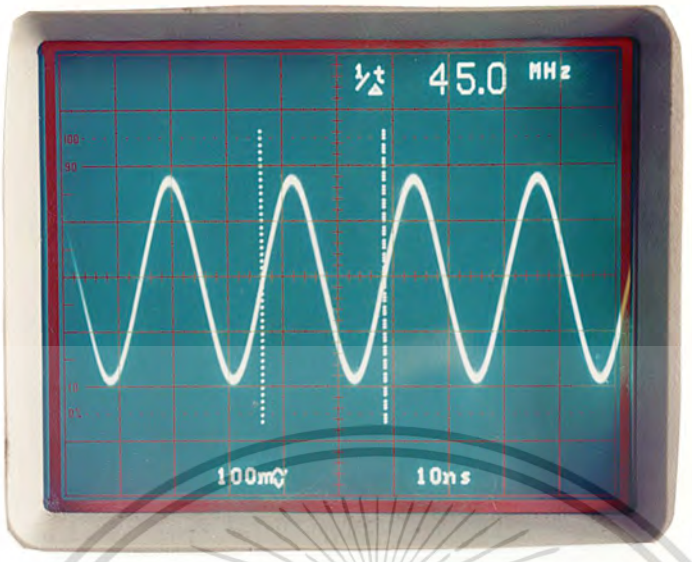


รูปของสัญญาณcarrierที่วัดโดยออสซิลโลสโคปที่ความถี่ 59.2 MHz

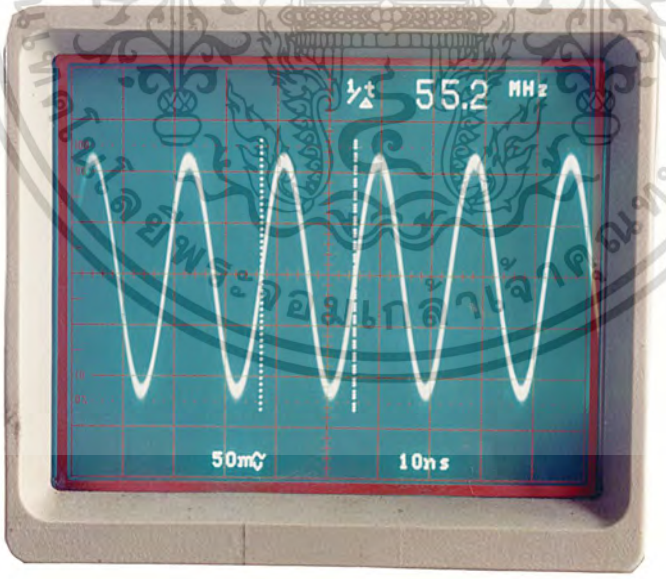


รูปของสัญญาณcarrierที่วัดโดยออสซิลโลสโคปที่ความถี่ 64.0MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

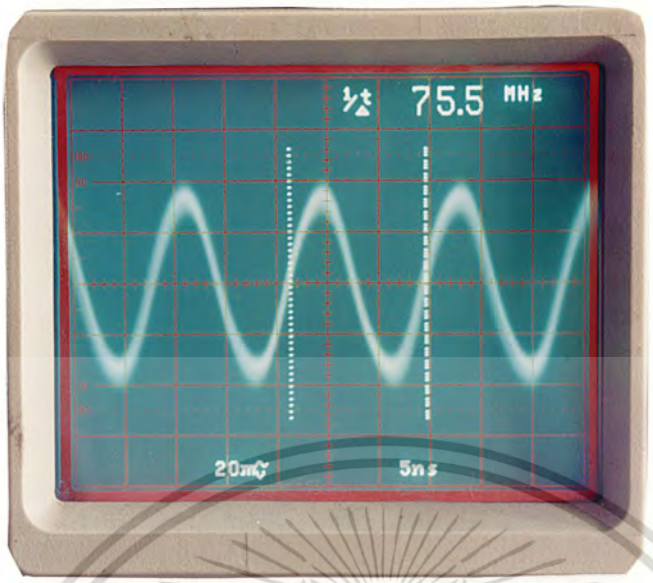


รูปของสัญญาณcarrierที่วัดโดยออสซิลโลสโคปที่ความถี่ 45.0MHz

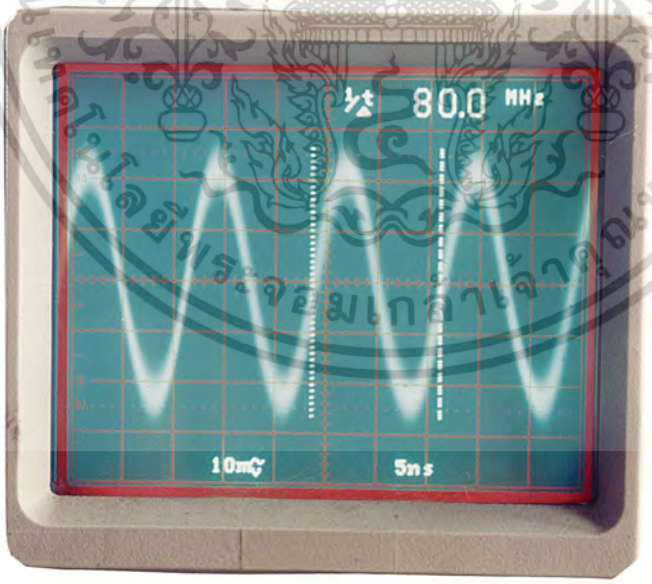


รูปของสัญญาณcarrierที่วัดโดยออสซิลโลสโคปที่ความถี่ 55.2MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปของสัญญาณcarrierที่วัดโดยออสซิลโลสโคปที่ความถี่ 75.5 MHz



รูปของสัญญาณcarrierที่วัดโดยออสซิลโลสโคปที่ความถี่ 80.0MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

สุชาติ กังวารจิตต์ เครื่องรับส่งวิทยุและระบบสื่อสาร บริษัทซีเอ็ดยูเคชั่น จำกัด กรุงเทพ 2532

MOTOROLA INC. CMOS APPLICATION - SPECIFIC STANDARD ICS USA,1991

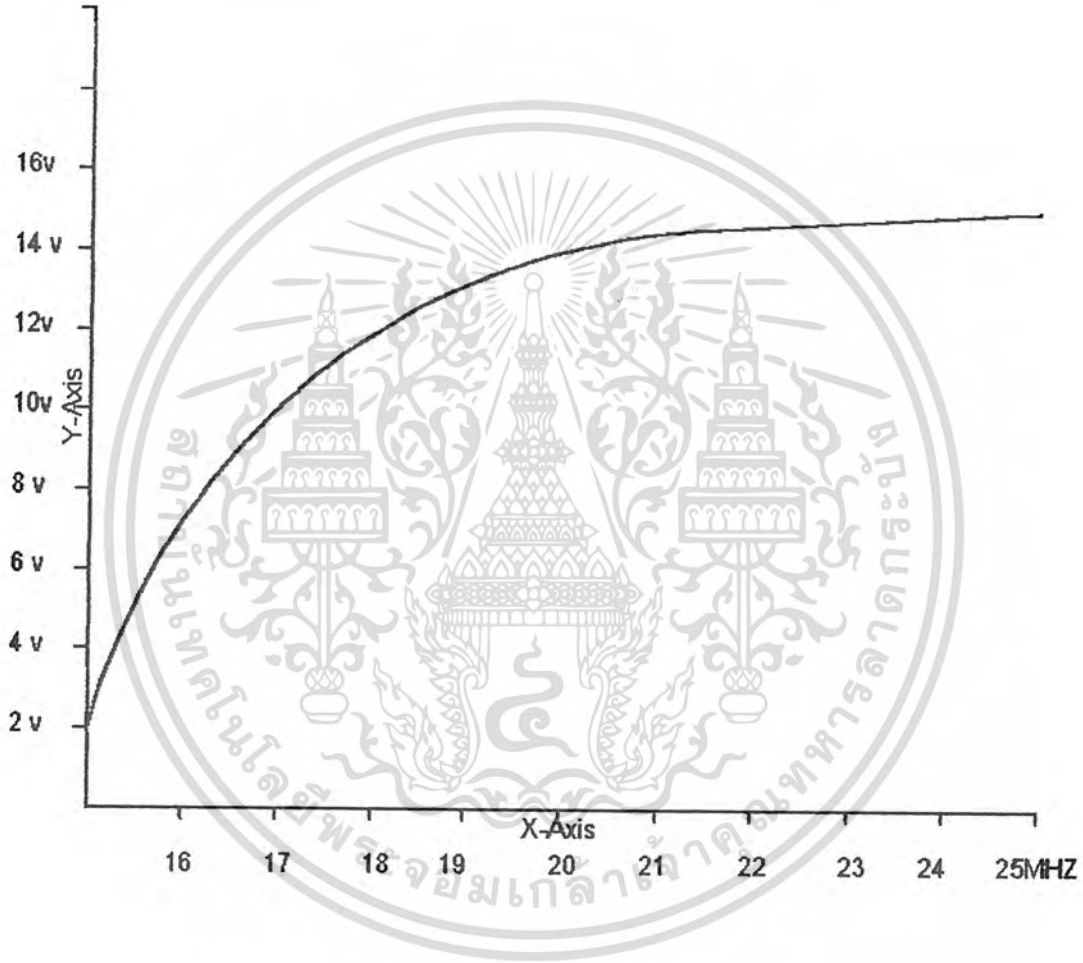
MOTOROLA INC. MECL USA,1991

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

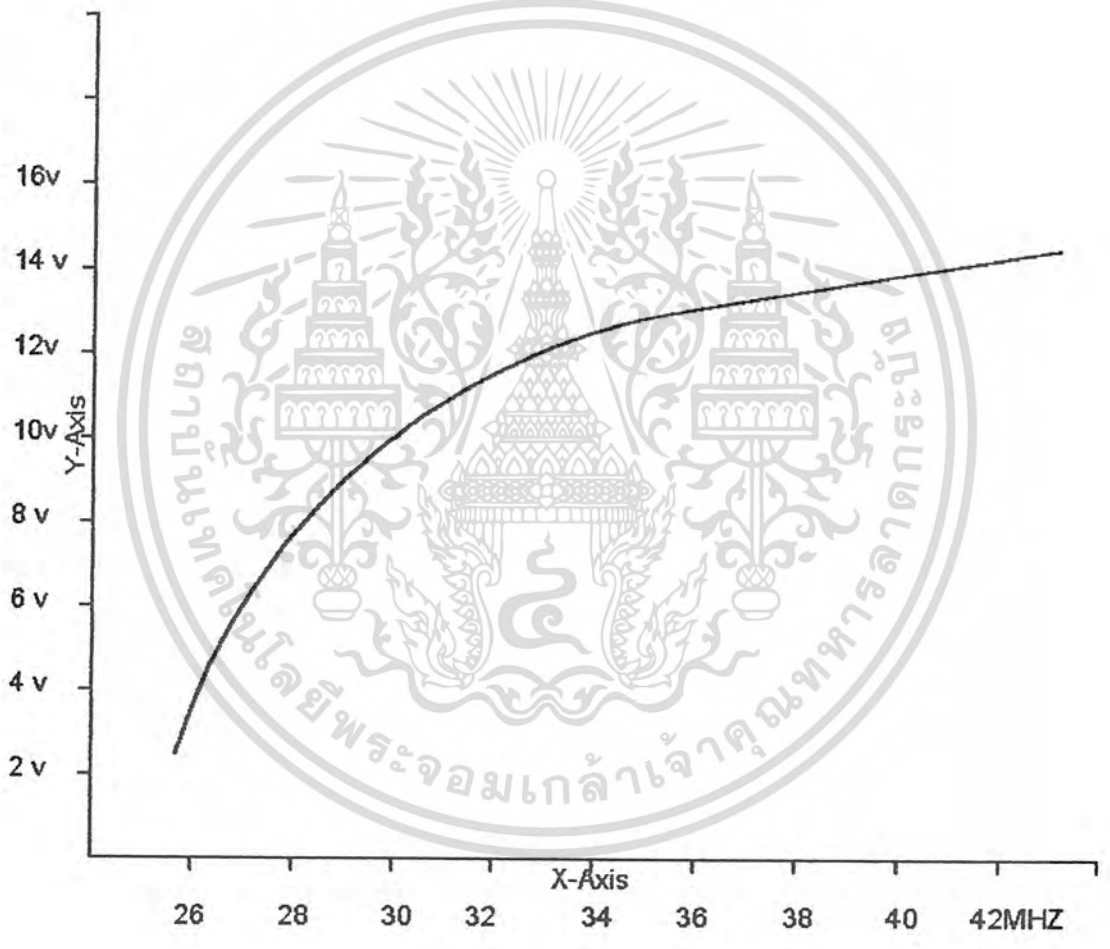
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงความสัมพันธ์ระหว่างแรงดันของ VCO และความถี่ใน LOOP 1.



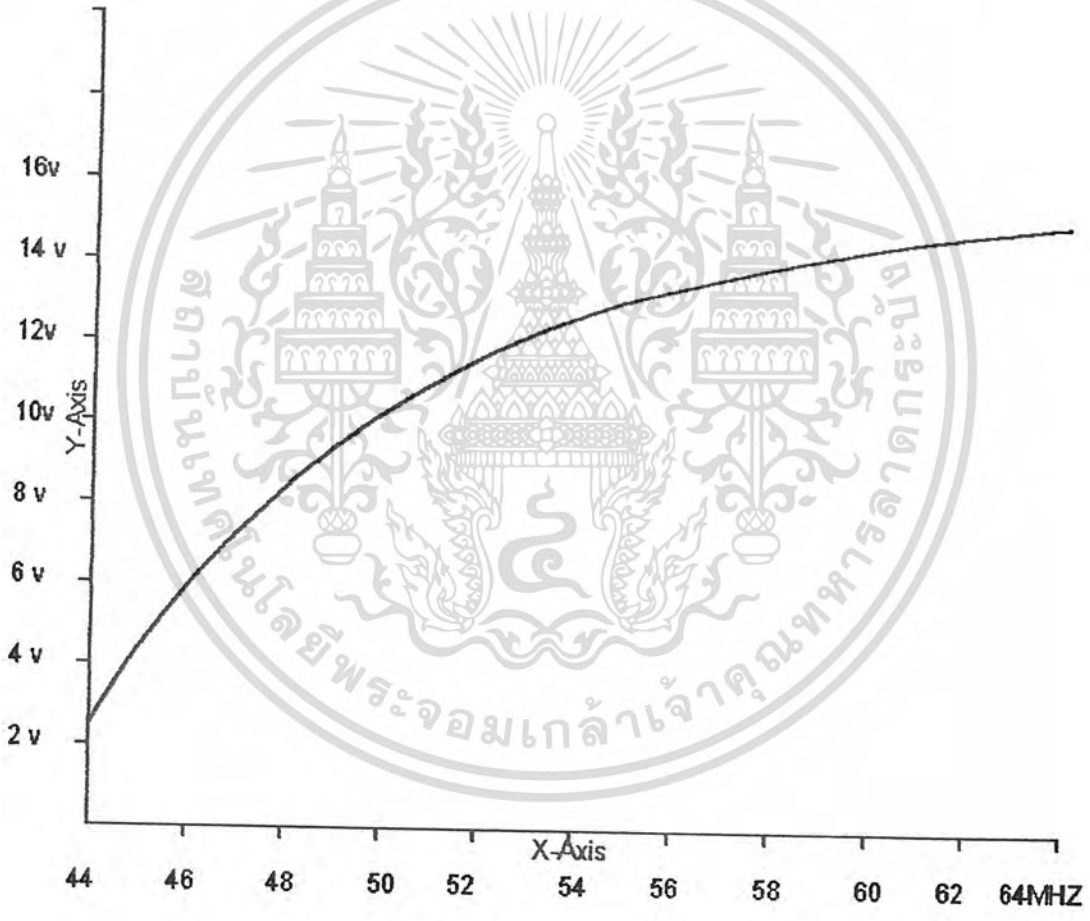
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงความสัมพันธ์ระหว่างแรงดันของ VCO และความถี่ใน LOOP 2.



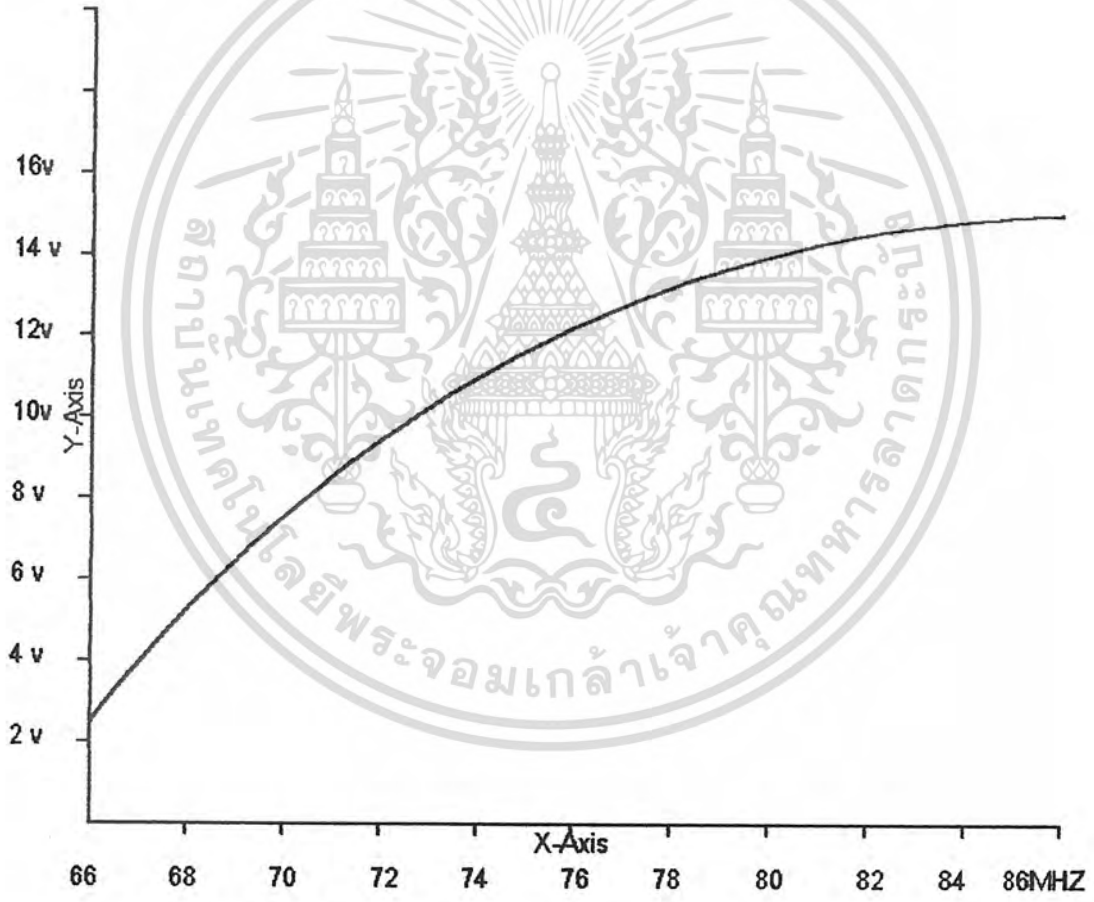
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงความสัมพันธ์ระหว่างแรงดันของ VCO และความถี่ใน LOOP 3.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงความสัมพันธ์ระหว่างแรงดันของ VCO และความถี่ใน LOOP 4.



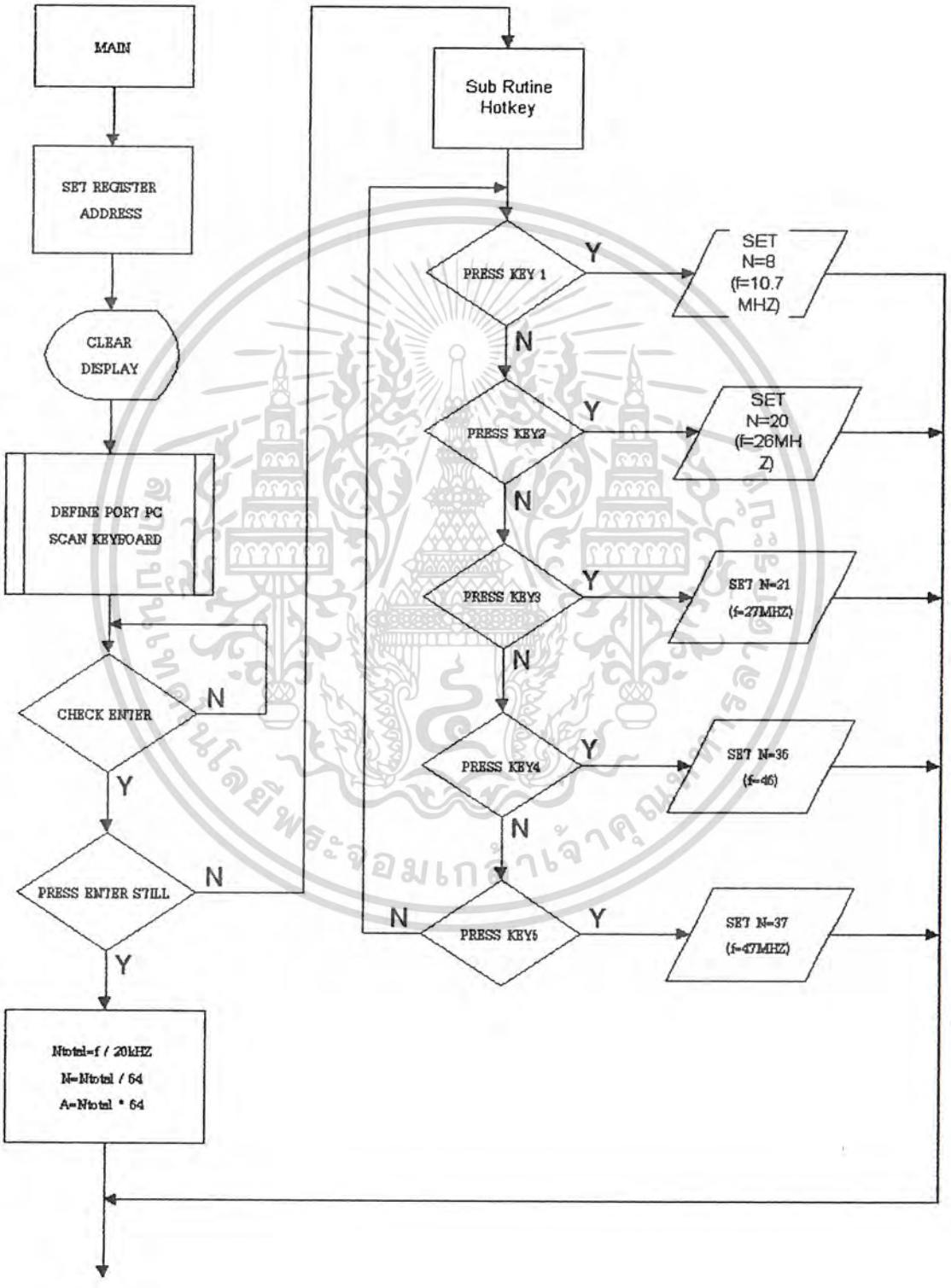
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

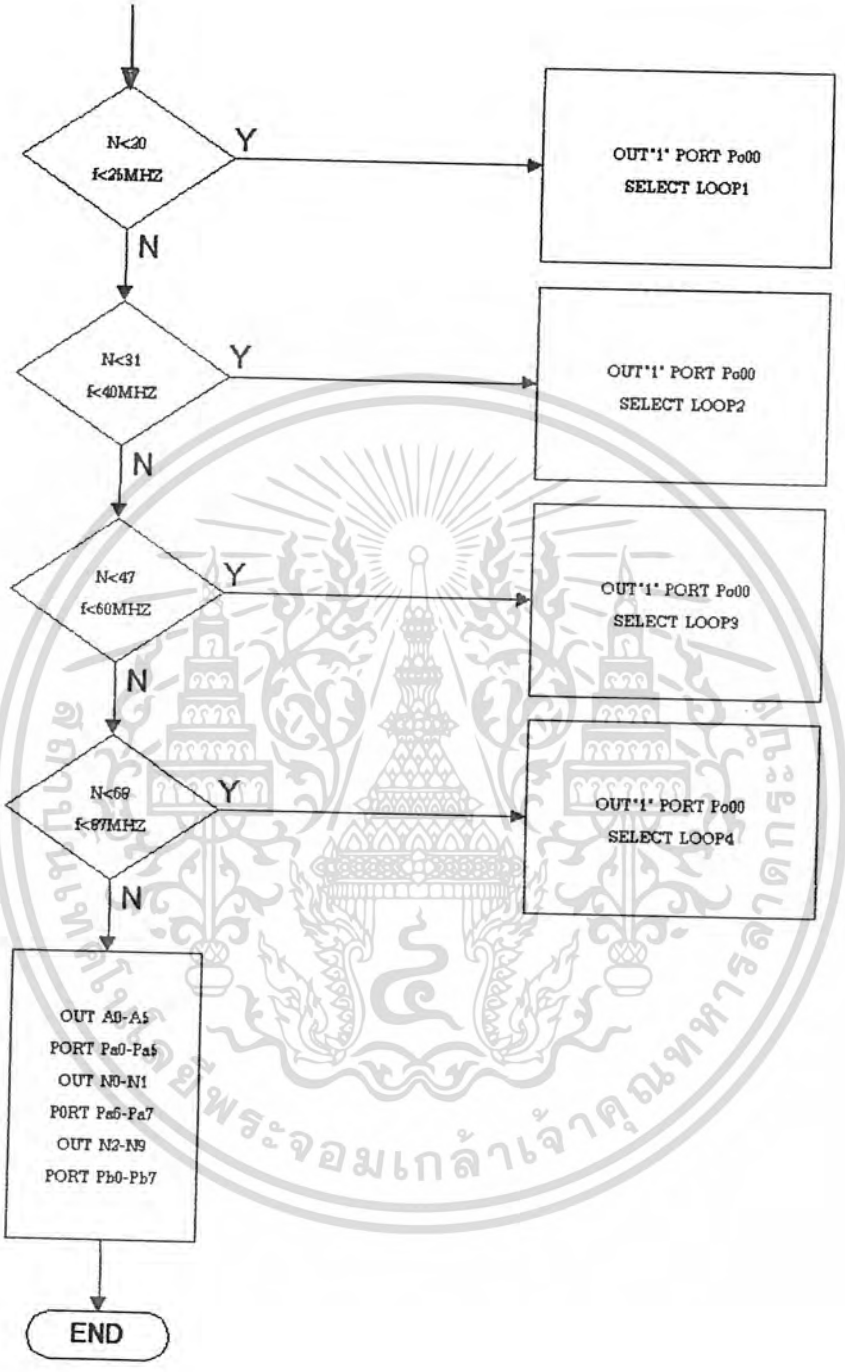
โปรแกรมการเลือกความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดง Flow Charge ของ Program PLL ดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;-------------------------------------------------------------------------
;                                                                        |
;Project                                                                 |
;Nik.                                                                    |
;Cross-16 Meta-Assembler                                                 |
;SILA ANT-32 Version 3.0 Embedded Control Board                          |
; Spec. CPU     =   80C32  ( 11.0592 MHz  Clock )                        |
;       EPROM   =   27C16  ( 0000h - 07ffh )                            |
;       PORT    =   8255   ( 24 Bit i/o )                               |
;       LCD     =   DMC161C ( 16 char. * 1 line )                       |
;       Keyboard =  Matrix  ( 3 * 4 Key )                               |
;       Switch  =   Push Bottom (For Enter Key)                         |
;                                                                       |
;-------------------------------------------------------------------------|


        CPU     "c:\dos\8051.TBL"
        HOF     "INT8"
;*************************************************************************
***
;
;MCS-51 INTERNAL REGISTERS
;
b:      equ     0f0h            ;b register
acc:    equ     0e0h            ;accumulator
psw:    equ     0d0h            ;program status word
ipc:    equ     0b8h            ;interrupt priority
p3:     equ     0b0h            ;port 3
iec:    equ     0a8h            ;interrupt enable
p2:     equ     0a0h            ;port 2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
sbuf:   equ   099h      ;send buffer
scon:   equ   098h      ;serial control
p1:     equ   090h      ;port 1
th1:    equ   08dh      ;timer 1 high
th0:    equ   08ch      ;timer 0 high
tl1:    equ   08bh      ;timer 1 low
tl0:    equ   08ah      ;timer 0 low
tmod:   equ   089h      ;timer mode
tcon:   equ   088h      ;timer control
pcon:   equ   087h      ;power control register
dph:    equ   083h      ;data pointer high
dpl:    equ   082h      ;data pointer low
sp:     equ   081h      ;stack pointer
p0:     equ   080h      ;port 0
;
;MCS-51 INTERNAL BIT ADDRESSES
;
cy:     equ   0d7h      ;carry flag
ac:     equ   0d6h      ;auxiliary-carry flag
f0:     equ   0d5h      ;user flag 0
rs1:    equ   0d4h      ;register select msb
rs0:    equ   0d3h      ;register select lsb
ov:     equ   0d2h      ;overflow flag
p:      equ   0d0h      ;parity flag
ps:     equ   0beh      ;priority serial port
pt1:    equ   0bbh      ;priority timer 1
px1:    equ   0bah      ;priority external 1
pt0:    equ   0b9h      ;priority timer 0
px0:    equ   0b8h      ;priority external 0
ea:     equ   0afh      ;enable all interrupt
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
es:         equ     0aeh            ;enable serial interrupt
et1         equ     0abh            ;enable timer 1 interrupt
ex1:        equ     0aah            ;enable external 1 interr
et0:        equ     0a9h            ;enable timer 0 interrupt
ex0:        equ     0a8h            ;enable external 0 interr
sm0:        equ     09fh            ;serial mode 0
sm1:        equ     09eh            ;serial mode 1
sm2:        equ     09dh            ;serial mode 2
ren:        equ     09ch            ;serial reception enable
tb8:        equ     09bh            ;transmit bit 8
rb8:        equ     09ah            ;receive bit 8
ti:         equ     099h            ;transmit interrupt flag
ri:         equ     098h            ;receive interrupt flag
tf1:        equ     08fh            ;timer 1 overflow flag
tr1:        equ     08eh            ;timer 1 run control bit
tf0:        equ     08dh            ;timer 0 overflow flag
tr0:        equ     08ch            ;timer 0 run control bit
ie1:        equ     08bh            ;ext interr. 1 edge flag
it1:        equ     08ah            ;ext interr. 1 type flag
ie0:        equ     089h            ;ext interr. 0 edge flag
it0:        equ     088h            ;ext interr. 0 type flag

;*****************************************************************************
***

eot:        equ     0ffh            ;define value for end of text
enter:      equ     00ch            ;define value for enter switch

port8255_a: equ     0f800h          ;for 2 bit low N , 6 bit A
port8255_b: equ     port8255_a+1    ;for 8 bit high N
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
port8255_c:  equ     port8255_a + 2        ;for drive relay
port8255_ctr:equ     port8255_a + 3        ;write control word 8255

lcd_w_sts:   equ     0fa00h                ;write status lcd module
lcd_r_sts:   equ     lcd_w_sts + 1         ;read status lcd module
lcd_w_data:  equ     lcd_w_sts + 2         ;write data lcd module
lcd_r_data:  equ     lcd_w_sts + 3         ;read data lcd module

save_key:    equ     040h
cur_pos:     equ     save_key + 1
dot_flag:    equ     save_key + 2
dot_pos:     equ     save_key + 3
std_format:  equ     save_key + 4          ;5 Byte ( XXX.XX )
by_pass_edit:equ     save_key + 9

edit_buff:   equ     070h                  ;16 Char available (070h - 07fh)

;-----------------------------------------------------------------

             org     0000h
             ajmp    init

             org     0040h
;
;-----------------------------------------------------------------
;        initial
;-----------------------------------------------------------------
;

init:        clr     a                     ;clear internal ram 01h-7fh
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov     r0,a                ;
els:        inc     r0                  ;
            mov     @r0,a               ;
            cjne    r0,#07fh,els        ;

            mov     sp,#07fh            ;stack = 128 layer MAX
                                        ;2 for call sub routine
                                        ;and 1 for push direct

;-------------------------------------------------------------------
;init 8255 user port 1
;
            mov     r0,#0
wait_8255_1: mov    r1,#0
wait_8255_2: djnz   r1,wait_8255_2
            djnz    r0,wait_8255_1

            mov     dptr,#port8255_ctr  ;write control code
            mov     a,#080h             ;all port = o/p
            movx    @dptr,a             ;

;;;;;;;;;;;;;;
;set default o/p for 10.7 MHz ( N = 535 , A = 0 , relay bit 0 )
;
            mov     dptr,#port8255_a    ;for 2 bit low N , 6 bit A
            mov     a,#11000000b        ;
            movx    @dptr,a             ;

            mov     dptr,#port8255_b    ;for 8 bit high N
            mov     a,#10000101b        ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        movx    @dptr,a             ;

        mov     dptr,#port8255_c    ;for drive relay
        mov     a,#00000001b        ;
        movx    @dptr,a             ;

;-------------------------------------------------------------------
;init lcd module (16 char * 1 line)
;
        mov     dptr,#lcd_w_sts     ;
        mov     a,#00000001b        ;clear display
        movx    @dptr,a             ;
        acall   w_b_flag            ;

;;;;;;;;;;;;;;
        mov     a,#00111000b        ;function set
        movx    @dptr,a             ;
        acall   w_b_flag            ;

;;;;;;;;;;;;;;
        mov     a,#00001100b        ;display  on/off
        movx    @dptr,a             ;
        acall   w_b_flag            ;

;;;;;;;;;;;;;;
        mov     a,#00000110b        ;entry mode set
        movx    @dptr,a             ;
        acall   w_b_flag            ;

;-------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;main program
;
            acall   load_font

;;;;;;;;;;;;;;;
            mov     dptr,#txt_rdy       ;Show Text
            acall   write_str           ;
            mov     r4,#006h            ;delay value
            acall   delay               ;delay for display text

;;;;;;;;;;;;;;;
start_edit: acall   edit_mode
            acall   process_data

;;;;;;;;;;;;;;;
            ajmp    start_edit

;*****************************************************************************
***
;wait busy flag clear
;
w_b_flag:   push    acc
            push    dpl
            push    dph

;;;;;;;;;;;;;;;
            mov     dptr,#lcd_r_sts
read_b_flag: movx   a,@dptr
            jb      acc+7,read_b_flag   ;jump if busy flag active
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;
        pop     dph
        pop     dpl
        pop     acc
        ret

;*****************************************************************************
***
;move cursor position
;       input   acc = position (000h - 00fh)
;
move_cur:   push    acc
        push    dpl
        push    dph

;;;;;;;;;;;;;;;
        anl     a,#00001111b        ;Clear 4 bit high
        mov     cur_pos,a
        jnb     acc+3,move_prompt   ;jump if 000h <= acc <= 007h
        clr     acc+3
        setb    acc+6

move_prompt: setb   acc+7
        mov     dptr,#lcd_w_sts
        movx    @dptr,a
        acall   w_b_flag

;;;;;;;;;;;;;;;
        pop     dph
        pop     dpl
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        pop     acc
        ret

;*****************************************************************************
***
;write 1 char at cursor positon
;       input   acc = ascii
;
write_lcd:  push    acc
        push    psw
        push    dpl
        push    dph

;;;;;;;;;;;;;;;
        mov     dptr,#lcd_w_data
        movx    @dptr,a
        acall   w_b_flag
        inc     cur_pos
        mov     a,#08h
        cjne    a,cur_pos,cur_n_change
        acall   move_cur

;;;;;;;;;;;;;;;
cur_n_change: pop   dph
        pop     dpl
        pop     psw
        pop     acc
        ret
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;*******************************************************************************
***
;move cursor back and delete character at cursor position
;
bck_space:  push    acc
            push    psw
            push    dpl
            push    dph

;;;;;;;;;;;;;;;
            dec     cur_pos
            mov     a,cur_pos
            acall   move_cur
            mov     a,#" "
            mov     dptr,#lcd_w_data
            movx    @dptr,a
            acall   w_b_flag
            mov     a,cur_pos
            acall   move_cur

;;;;;;;;;;;;;;;
            pop     dph
            pop     dpl
            pop     psw
            pop     acc
            ret

;*******************************************************************************
***
;write string to lcd
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;          i/p     dptr point to fist string
;                  0ffh for end of string
;
write_str:  push    acc
            push    psw
            push    dpl
            push    dph

;;;;;;;;;;;;;;;
            mov     dptr,#lcd_w_sts
            mov     a,#000000001b          ;clear display
            movx    @dptr,a
            acall   w_b_flag
            clr     a                      ;set dd ram active
            acall   move_cur

;;;;;;;;;;;;;;;
            pop     dph
            pop     dpl

;;;;;;;;;;;;;;;
            clr     a                      ;define start offset
w_str_1:    push    acc
            movc    a,@a+dptr
            cjne    a,#eot,n_found_end     ;jump if not equal end of text
            dec     sp
            ajmp    exit_w_str
n_found_end: acall  write_lcd
            pop     acc
            inc     a                      ;inc offset
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            ajmp    w_str_1

;;;;;;;;;;;;;;
exit_w_str: pop     psw
            pop     acc
            ret

;*****************************************************************************
***
;get key board and enter switch
;
get_key:    push    acc
            push    psw
            push    dpl
            push    dph

;;;;;;;;;;;;;;
keyboard:   jb      p1+7,n_enter        ;jump if enter key not press
            mov     save_key,#00110000b
            ajmp    delay_
n_enter:    mov     p1,#11101111b       ;bit 4 = 0
            mov     a,p1
            anl     a,#00001111b
            cjne    a,#00001111b,key_col0
            mov     p1,#11011111b       ;bit 5 = 0
            mov     a,p1
            anl     a,#00001111b
            cjne    a,#00001111b,key_col1
            mov     p1,#10111111b       ;bit 6 = 0
            mov     a,p1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            anl     a,#00001111b
            cjne    a,#00001111b,key_col2
            ajmp    keyboard
key_col0:   orl     a,#11110000b
            ajmp    cpl_value
key_col1:   orl     a,#11100000b
            ajmp    cpl_value
key_col2:   orl     a,#11010000b
cpl_value:  cpl     a
            mov     save_key,a

;;;;;;;;;;;;;;
delay_      mov     r6,#20              ;delay for debounce
delay1_:    mov     r7,#0               ;
delay2_:    djnz    r7,delay2_          ;
            djnz    r6,delay1_          ;

;;;;;;;;;;;;;;
;get key again for compare with old key
;
keyboard_2: jb      p1+7,n_enter2       ;jump if enter key not press
            mov     a,#00110000b
            ajmp    cmp_2_key
n_enter2:   mov     p1,#11101111b       ;bit 4 = 0
            mov     a,p1
            anl     a,#00001111b
            cjne    a,#00001111b,key_col0_2
            mov     p1,#11011111b       ;bit 5 = 0
            mov     a,p1
            anl     a,#00001111b
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            cjne    a,#00001111b,key_col1_2
            mov     p1,#10111111b       ;bit 6 = 0
            mov     a,p1
            ani     a,#00001111b
            cjne    a,#00001111b,key_col2_2
            ajmp    keyboard
key_col0_2: orl     a,#11110000b
            ajmp    opl_value_2
key_col1_2: orl     a,#11100000b
            ajmp    opl_value_2
key_col2_2: orl     a,#11010000b
opl_value_2: opl    a
cmp_2_key:  cjne    a,save_key,keyboard
            mov     p1,#0ffh            ;set all bit = i/p

;;;;;;;;;;;;;;

            mov     dptr,#key_tbl
            movc    a,@a+dptr
            mov     save_key,a

;;;;;;;;;;;;;;;

exit_get_key:pop    dph
            pop     dpl
            pop     psw
            pop     acc
            ret

;-------------------------------------------------------------------

;keyboard table      ( "?" = undefine )
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
key_tbl:    dfb     "?",01h,04h,04h,07h,07h,07h,07h
            dfb     00h,00h,00h,00h,00h,00h,00h,00h
            dfb     "?",02h,05h,05h,08h,08h,08h,08h
            dfb     0ah,0ah,0ah,0ah,0ah,0ah,0ah,0ah
            dfb     "?",03h,06h,06h,09h,09h,09h,09h
            dfb     0bh,0bh,0bh,0bh,0bh,0bh,0bh,0bh
            dfb     enter

;*************************************************************************
***
;this routine wait until key release
;
key_release: push   acc
             push   psw

;;;;;;;;;;;;;;;
scan_key:   jnb     p1+7,scan_key       ;for enter
            mov     p1,#11011111b       ;bit 4 = 0
            mov     a,p1
            anl     a,#00001111b
            cjne    a,#00001111b,scan_key
            mov     p1,#11011111b       ;bit 5 = 0
            mov     a,p1
            anl     a,#00001111b
            cjne    a,#00001111b,scan_key
            mov     p1,#10111111b       ;bit 6 = 0
            mov     a,p1
            anl     a,#00001111b
            cjne    a,#00001111b,scan_key
            mov     p1,#0ffh            ;set all bit = 1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;
        pop     psw
        pop     acc
        ret

;*****************************************************************************
***
;edit mode input frequency value (MHz)
;
edit_mode:  push    acc
        push    psw
        push    dpl
        push    dph

;;;;;;;;;;;;;;;
;build display
        mov     dptr,#txt_ed        ;prompt , Unit
        acall   write_str           ;

        mov     a,#1                ;set cursor position
        acall   move_cur            ;

        mov     dot_flag,#0         ;clear dot sign flag
        mov     by_pass_edit,#0     ;clear by pass

;;;;;;;;;;;;;;;
        mov     dptr,#lcd_w_sts     ;
        mov     a,#00001101b        ;on  Blink Cursor
        movx    @dptr,a
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            acall   w_b_flag            ;

;;;;;;;;;;;;;;;
            acall   key_release         ;all key release

;;;;;;;;;;;;;;;
input_kb:   acall   get_key
            mov     a,save_key

;;;;;;;;;;;;;;;
            cjne    a,#enter,not_enter_k  ;jump if enter key not press
            mov     a,cur_pos
            cjne    a,#1,exit_edit        ;ret this routine
            acall   mix_key
            mov     a,#1
            cjne    a,by_pass_edit,long_time
            ajmp    exit_edit             ;jump if by pass active

;;;;;;;;;;;;;;;
not_enter_k: cjne   a,#0ah,not_dot        ;jump if dot key not press
            clr     a
            cjne    a,dot_flag,long_time  ;jump if dot sign active
            mov     a,#"."                ;convert 0ah to "."
            ajmp    write_front
not_dot:    cjne    a,#0bh,not_bs         ;jump if back space not press
            ajmp    write_back            ;back space deteot
not_bs:     add     a,#"0"
            ajmp    write_front           ;any key (0..9)

;;;;;;;;;;;;;;;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
write_front: push    acc                ;for number 0 - 9 and dot sign
             mov     a,#0ch
             cjne    a,cur_pos,write_ok
             dec     sp                 ;write not effect
             ajmp    long_time
write_ok:    mov     a,#edit_buff       ;start buffer address
             add     a,cur_pos          ;add offset
             mov     r0,a               ;assign r0 is pointer
             pop     acc
             mov     @r0,a              ;write ascii code to buffer
             acall   write_lcd
             cjne    a,#".",long_time   ;jump if not equal dot sign
             mov     dot_flag,#1        ;set dot flag active
             mov     dot_pos,cur_pos    ;save dot sign position
             dec     dot_pos            ;real position
             ajmp    long_time

;;;;;;;;;;;;;;
write_back:  mov     a,#01h             ;for back space
             cjne    a,cur_pos,back_ok
             ajmp    long_time          ;back space not effect
back_ok:     acall   bck_space          ;back space effect
             mov     a,#edit_buff
             add     a,cur_pos
             mov     r0,a
             mov     a,@r0
             cjne    a,#".",long_time
             mov     dot_flag,#0        ;clear dot flag
             ajmp    long_time
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;
long_time:  acall   key_release         ;wait key release
            ajmp    input_kb            ;get key again

;;;;;;;;;;;;;;;
exit_edit:  mov     dptr,#lcd_w_sts     ;
            mov     a,#00001100b        ;off Blink Cursor
            movx    @dptr,a             ;
            acall   w_b_flag            ;

;;;;;;;;;;;;;;;
            pop     dph
            pop     dpl
            pop     psw
            pop     acc
            ret

;*****************************************************************************
***
;this routine for process data i/p to control MC145152-2
;MC145152-2 : Parallel-Input PLL Frequency Synthesizer
;
;  Solve  : Ntotal  =  f / 20k          ( f Unit = MHz )
;           N       =  Ntotal  DIV  64
;           A       =  Ntotal  MOD  64
;
;
;
process_data:push    acc
             push    b
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        push    psw
        push    dpl
        push    dph
        clr     psw+3           ;use register bank 2
        setb    psw+4           ;

;;;;;;;;;;;;;;;
        acall   true_format     ;XXX.XX
        acall   true_range      ;1MHz - 200MHz

;;;;;;;;;;;;;;;
        mov     r6,#0           ;hold low byte
        mov     r7,#0           ;hold high byte

        mov     r0,#std_format+4
        mov     a,@r0
        clr     cy
        subb    a,#"0"
        mov     r6,a

;;;;;;;;;;;;;;;
        mov     dptr,#ten_power_n   ;address table
        mov     r1,#0           ;offset
        mov     r2,#4           ;loop count

calc:   dec     r0
        mov     a,@r0           ;get next digit
        clr     cy
        subb    a,#"0"          ;convert ascii to hex
        mov     b,#2
```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        mul     ab
        add     a,r1
        push    acc
        move    a,@a+dptr           ;get high byte from table
        mov     r5,a                ;save high byte
        pop     acc
        inc     a
        move    a,@a+dptr           ;get low byte from table
        mov     r4,a                ;save low byte

;;;;;;;;;;;;;;

        mov     a,r6                ; (r7,r6) = (r7,r6) + (r5,r4)
        add     a,r4                ;
        mov     r6,a                ;
        mov     a,r7                ;
        addc    a,r5                ;
        mov     r7,a                ;

;;;;;;;;;;;;;;

        mov     a,#20               ;1 step = 20 Byte
        add     a,r1                ;
        mov     r1,a                ;

        djnz    r2,calc

;;;;;;;;;;;;;;

        mov     a,r7                ;divider by 2
        clr     cy                  ;
        rrc     a                   ;
        mov     r7,a                ;hold high output
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                        ;
    mov     a,r6        ;
    rrc     a           ;
    mov     r6,a        ;hold low output

;;;;;;;;;;;;;;;

    clr     cy          ;
    mov     a,r6        ;
    subb    a,#040h     ;
    mov     a,r7        ;
    subb    a,#002h     ;
    jc      range_pc0   ; jump if (r7,r6) < 0240h

    clr     cy          ;
    mov     a,r6        ;
    subb    a,#040h     ;
    mov     a,r7        ;
    subb    a,#004h     ;
    jc      range_pc1   ; jump if (r7,r6) < 0440h

    clr     cy          ;
    mov     a,r6        ;
    subb    a,#040h     ;
    mov     a,r7        ;
    subb    a,#007h     ;
    jc      range_pc2   ; jump if (r7,r6) < 0740h

    clr     cy          ;
    mov     a,r6        ;
    subb    a,#040h     ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov     a,r7                ;
            subb    a,#00eh             ;
            jc      range_pc3           ; jump if (r7,r6) < 0c40h

            clr     cy                  ;
            mov     a,r6                ;
            subb    a,#040h             ;
            mov     a,r7                ;
            subb    a,#014h             ;
            jc      range_pc4           ; jump if (r7,r6) < 1440h

range_pc5:  mov     r3,#00100000b
            ajmp    normal_out
range_pc4:  mov     r3,#00010000b
            ajmp    normal_out
range_pc3:  mov     r3,#00001000b
            ajmp    normal_out
range_pc2:  mov     r3,#00000100b
            ajmp    normal_out
range_pc1:  mov     r3,#00000010b
            ajmp    normal_out
range_pc0:  mov     r3,#00000001b

;;;;;;;;;;;;;;

s_1_6_bit:  mov     r2,#6

shift_one:  mov     a,r6
            clr     cy
            rlc     a
            mov     r6,a
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov     a,r7
            rlc     a
            mov     r7,a
            djnz    r2,shift_one

;;;;;;;;;;;;;;;
normal_out: mov     dptr,#port8255_a    ;send Ntotal -> o/p port
            mov     a,r6                ;
            movx    @dptr,a             ;
            mov     dptr,#port8255_b    ;
            mov     a,r7                ;
            movx    @dptr,a             ;
            mov     dptr,#port8255_c    ;send o/p select relay
            mov     a,r3                ;
            movx    @dptr,a             ;

;;;;;;;;;;;;;;;
            acall   disp_out            ;display output frequency

;;;;;;;;;;;;;;;
get_key_loop:acall  key_release
            acall   get_key             ;wait key press
            mov     a,save_key          ;
            cjne    a,#00bh,get_key_loop    ;jump if not equal BSP key

;;;;;;;;;;;;;;;
exit_process:pop    dph
            pop     dpl
            pop     psw
            pop     b
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        pop     acc
        ret

;-------------------------------------------------------------------
;               (high,low)
;                |  |
;                (  )
;                V  V
;
ten_power_n: dfb    000h,000h,000h,00ah,000h,014h,000h,01eh,000h,028h
        dfb     000h,032h,000h,03ch,000h,046h,000h,050h,000h,05ah
        dfb     000h,000h,000h,064h,000h,0c8h,001h,02ch,001h,090h
        dfb     001h,0f4h,002h,058h,002h,0bch,003h,020h,003h,084h
        dfb     000h,000h,003h,0e8h,007h,0d0h,00bh,0b8h,00fh,0a0h
        dfb     013h,088h,017h,070h,01bh,058h,01fh,040h,023h,028h
        dfb     000h,000h,027h,010h,04eh,020h

;*****************************************************************
***
;build standard format  --->  XXX.XX  ( 000.00 - 999.99 )
;       i/p     cur_pos - 1 = text counter
;               dot_flag    = show dot active ?
;               dot_pos     = show dot position
;       o/p     std_format to std_format+4  ( 5 Byte )
;
;
true_format: push   acc
        push    psw
        push    dpl
        push    dph
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        setb    psw+3               ;use register bank 3
        setb    psw+4               ;

;;;;;;;;;;;;;;;
        mov     r0,#std_format      ;fill "0" 5 Byte
        mov     a,#"0"
clr_format: mov     @r0,a
        inc     r0
        cjne    r0,#std_format+5,clr_format

;;;;;;;;;;;;;;;
        mov     r7,cur_pos
        dec     r7                  ;r7 hold cur_pos - 1
        mov     r6,dot_pos          ;r6 hold dot_pos

        mov     a,dot_flag
        jnb     acc,front_dot

;-----------------------------------------------------------------------
back_dot:   mov     a,r7
        clr     cy
        subb    a,r6
        jz      front_dot           ;jump if back dot empty

;;;;;;;;;;;;;;;
        push    acc                 ;save cur_pos - 1 - dot_pos
        mov     r0,#std_format+3    ;high digit back dot transfer
        mov     a,#edit_buff+1      ;
        add     a,dot_pos           ;
        mov     r1,a                ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov     a,@r1           ;
            mov     @r0,a           ;
            pop     acc

;;;;;;;;;;;;;;;

            dec     a
            cjne    a,#0,back_dot2      ;jump if hold > 1 digit back dot
            ajmp    front_dot
back_dot2:  inc     r0                  ;low digit back dot transfer
            inc     r1                  ;
            mov     a,@r1               ;
            mov     @r0,a               ;

;-------------------------------------------------------------------
front_dot:  mov     a,dot_flag
            jnb     acc,no_dot_act
            mov     a,r6
            mov     r5,a
            dec     r5                  ;r5 hold front dot count (d_f)
            ajmp    check_f_dot
no_dot_act: mov     a,r7
            mov     r5,a                ;r5 hold front dot count (n_d_f)

;;;;;;;;;;;;;;;

check_f_dot: cjne   r5,#0,front_dot1
             ajmp   exit_t_fmt

;;;;;;;;;;;;;;;

front_dot1:  mov    r0,#std_format+2    ;low digit front dot transfer
             mov    a,#edit_buff
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            add     a,r5            ;
            mov     r1,a            ;
            mov     a,@r1           ;
            mov     @r0,a           ;

;;;;;;;;;;;;;;;

            dec     r5
            cjne    r5,#0,front_dot2
            ajmp    exit_t_fmt
front_dot2: dec     r0              ;middle digit front dot transfer
            dec     r1              ;
            mov     a,@r1           ;
            mov     @r0,a           ;

;;;;;;;;;;;;;;;

            dec     r5
            cjne    r5,#0,front_dot3
            ajmp    exit_t_fmt
front_dot3: dec     r0              ;high digit front dot transfer
            dec     r1              ;
            mov     a,@r1           ;
            mov     @r0,a           ;

;-----------------------------------------------------------------

start_check: dec    r5              ;active if > 3 digit front dot
            cjne    r5,#0,check_zero
            ajmp    exit_t_fmt
check_zero: dec     r1
            mov     a,@r1
            cjne    a,#"0",fill_999_99
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ajmp    start_check

 ;;;;;;;;;;;;;;
;for i/p data >= 1000.00
;
fill_999_99: mov    r0,#std_format      ;fill "9" 5 Byte
             mov    a,#"9"
fill_9:      mov    @r0,a
             inc    r0
             cjne   r0,#std_format+5,fill_9

;-------------------------------------------------------------------

exit_t_fmt:  pop    dph
             pop    dpl
             pop    psw
             pop    acc
             ret

;*******************************************************************************
***
;filter i/p value to True Range Value  ( 1 MHz - 200 MHz )
;
true_range:  push   acc
             push   psw
             push   dpl
             push   dph
             setb   psw+3                ;use register bank 3
             setb   psw+4                ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;
        mov     r0,#std_format      ;high digit
        mov     a,@r0               ;get digit
        mov     r2,a
        mov     a,#"2"
        clr     cy
        subb    a,r2
        jz      g_e_200_00
        jc      g_e_200_00
        cjne    a,#2,exit_t_range
        inc     r0
        mov     a,@r0
        cjne    a,#"0",exit_t_range
        inc     r0
        mov     a,@r0
        cjne    a,#"0",exit_t_range

;-------------------------------------------------------------------
;Generate 001.00 MHz
;
        mov     a,#"0"
        mov     r0,#std_format      ;high digit
        mov     @r0,a

        inc     r0
        mov     @r0,a

        mov     a,#"1"
        inc     r0
        mov     @r0,a
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov     a,#"0"
            inc     r0
            mov     @r0,a

            inc     r0
            mov     @r0,a

            ajmp    exit_t_range

;-------------------------------------------------------------------
;Generate 200.00 MHz
;
g_e_200_00: mov     a,#"2"
            mov     @r0,a

            mov     a,#"0"
            inc     r0
            mov     @r0,a

            inc     r0
            mov     @r0,a

            inc     r0
            mov     @r0,a

            inc     r0
            mov     @r0,a
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
exit_t_range:pop     dph
             pop     dpl
             pop     psw
             pop     acc
             ret

;*****************************************************************************
***
;display output
;
disp_out:    push    acc
             push    psw
             push    dpl
             push    dph
             setb    psw+3           ;use register bank 3
             setb    psw+4           ;

;;;;;;;;;;;;;;
             mov     r2,#0           ;if = 0 display dot

;;;;;;;;;;;;;;
scan_front:  mov     r0,#std_format
             mov     a,@r0
             cjne    a,#"0",scan_back
             mov     a,#" "          ;Fill Blank
             mov     @r0,a           ;

             inc     r0
             mov     a,@r0
             cjne    a,#"0",scan_back
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        mov     a,#" "              ;Fill Blank
        mov     @r0,a               ;

;;;;;;;;;;;;;;
scan_back:  mov     r0,#std_format + 4
        mov     a,@r0
        cjne    a,#"0",disp_out_s
        mov     a,#" "              ;Fill Blank
        mov     @r0,a               ;

        dec     r0
        mov     a,@r0
        cjne    a,#"0",disp_out_s
        mov     a,#" "              ;Fill Blank
        mov     @r0,a               ;
        mov     r2,#1               ;not display dot

;;;;;;;;;;;;;;
disp_out_s: mov     dptr,#txt_op    ;Show Text
        acall   write_str           ;

;;;;;;;;;;;;;;
        mov     r0,#std_format      ;write 3 digit front dot
        mov     r1,#3               ;
f_d_write:  mov     a,@r0           ;
        cjne    a,#" ",write_f      ;jump if not found Blank
        ajmp    jump_write_f        ;
write_f:    acall   write_led       ;
jump_write_f:inc    r0              ;
        djnz    r1,f_d_write        ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;
                cjne    r2,#1,disp_out_d
                ajmp    disp_unit
disp_out_d:     mov     a,#"."
                acall   write_led

;;;;;;;;;;;;;;;
                mov     r1,#2                   ;write 2 digit back dot
b_d_write:      mov     a,@r0                   ;
                cjne    a,#" ",write_b          ;jump if not found Blank
                ajmp    jump_write_b            ;
write_b:        acall   write_led               ;
jump_write_b:   inc     r0                      ;
                djnz    r1,b_d_write            ;

;;;;;;;;;;;;;;;
disp_unit:      mov     a,#" "                  ;Write Frequency Unit (MHz)
                acall   write_led               ;
                mov     a,#"M"                  ;
                acall   write_led               ;
                mov     a,#"H"                  ;
                acall   write_led               ;
                mov     a,#"z"                  ;
                acall   write_led               ;

;;;;;;;;;;;;;;;
                pop     dph
                pop     dpl
                pop     psw
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        pop     acc
        ret

;*****************************************************************************
***
;load font to cg-ram
;
load_font:  push    acc
        push    psw
        push    dpl
        push    dph

;;;;;;;;;;;;;;;
        mov     dptr,#lcd_w_sts
        mov     a,#040h+000h        ;cg-ram address 0
        movx    @dptr,a
        acall   w_b_flag

;;;;;;;;;;;;;;;
        mov     r7,#0
repeat:     mov     a,r7
        mov     dptr,#chr_font      ;first table address
        movc    a,@a+dptr           ;read 1 byte font from table
        mov     dptr,#lcd_w_data
        movx    @dptr,a
        acall   w_b_flag
        inc     r7                  ;inc counter
        cjne    r7,#64,repeat       ;jump if count not equal 64

;;;;;;;;;;;;;;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        pop     dph
        pop     dpl
        pop     psw
        pop     acc
        ret

;;;;;;;;;;;;;;;
chr_font:   dfb     000h,000h,01fh,01fh,01fh,01fh,000h,000h  ;undefine
        dfb     000h,000h,01fh,01fh,01fh,01fh,000h,000h  ;undefine
        dfb     000h,000h,01fh,01fh,01fh,01fh,000h,000h  ;undefine
        dfb     000h,000h,01fh,01fh,01fh,01fh,000h,000h  ;undefine
        dfb     000h,000h,01fh,01fh,01fh,01fh,000h,000h  ;undefine
        dfb     000h,000h,000h,000h,00eh,012h,012h,00eh  ;subsoribe o
        dfb     000h,000h,000h,000h,012h,012h,016h,00ah  ;subsoribe u
        dfb     000h,000h,008h,008h,01eh,008h,00ah,004h  ;subsoribe t

;*****************************************************************************
***
;sub routine for general delay
;       i/p     r4  for delay value
;
delay:      mov     r3,#0
delay1:     mov     r2,#0
delay2:     djnz    r2,delay2
        djnz    r3,delay1
        djnz    r4,delay
        ret

;*****************************************************************************
***
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
txt_rdy:      dfb     "***** Ready *****",eot
txt_ed:       dfb     "> MHz",eot
txt_op:       dfb     "f",005h,006h,007h,"= ",eot
txt_e_key:    dfb     "Extended Key: ?",eot
txt_credit:   dfb     "                ****  "
              dfb     "Credit : "
              dfb     "Faculty of Engineering , "
              dfb     "King Mongkut's Institute of Technology Ladkrabang"
              dfb     " ****                    ",eot
fast_value0:  dfb     "010.70"
fast_value1:  dfb     "011.52"
fast_value2:  dfb     "021.76"
fast_value3:  dfb     "037.12"
fast_value4:  dfb     "062.72"
fast_value5:  dfb     "103.68"
fast_value6:  dfb     "104.75"
fast_value7:  dfb     "107.75"
fast_value8:  dfb     "199.99"
fast_value9:  dfb     "200.00"

;*****************************************************************************
***
;running text
;       i/p     dptr = first table address
;
run_txt:    push    acc
            push    psw
            push    dpl
            push    dph
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        setb    psw+3           ;use register bank 1
        clr     psw+4           ;

;;;;;;;;;;;;;;;
next_page1: mov     a,#15
        movc    a,@a+dptr
        cjne    a,#eot,next_page2
        ajmp    exit_run_t

;;;;;;;;;;;;;;;
next_page2: mov     r2,#0           ;count from 0 - 15
        clr     a
        acall   move_cur
run_txt2:   mov     a,r2
        movc    a,@a+dptr
        acall   write_lcd
        inc     r2
        cjne    r2,#16,run_txt2
        inc     dptr
        mov     r4,#2           ;delay value
        acall   delay
        ajmp    next_page1

;;;;;;;;;;;;;;;
exit_run_t: pop     dph
        pop     dpl
        pop     psw
        pop     acc
        ret
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;*****************************************************************************
***
;make data like edit (copy 6 byte data to edit buffer and build working data)
;           i/p     dptr point first data address
;
make_data:  push    acc
            push    psw
            push    dpl
            push    dph
            setb    psw+3               ;use register bank 1
            clr     psw+4               ;
;;;;;;;;;;;;;;;
            mov     r2,#6
            mov     r0,#edit_buff+1
make_data2: clr     a                   ;copy data to edit buffer
            movc    a,@a+dptr           ;
            mov     @r0,a               ;
            inc     r0                  ;
            inc     dptr                ;
            djnz    r2,make_data2       ;
;;;;;;;;;;;;;;;
            mov     dot_flag,#1         ;make other value
            mov     dot_pos,#4          ;
            mov     cur_pos,#7          ;
            mov     by_pass_edit,#1     ;
;;;;;;;;;;;;;;;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        pop     dph
        pop     dpl
        pop     psw
        pop     acc
        ret

;*****************************************************************************
***
;press enter key + ? key
;
mix_key:    push    acc
        push    psw
        push    dpl
        push    dph

;;;;;;;;;;;;;;;
        mov     dptr,#txt_e_key
        acall   write_str

;;;;;;;;;;;;;;;
mix_key__:  jb      p1+7,exit_long      ;if enter key release exit
        mov     p1,#11101111b       ;bit 4 = 0
        mov     a,p1
        anl     a,#00001111b
        cjne    a,#00001111b,mix_key__0
        mov     p1,#11011111b       ;bit 5 = 0
        mov     a,p1
        anl     a,#00001111b
        cjne    a,#00001111b,mix_key__1
        mov     p1,#10111111b       ;bit 6 = 0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        mov     a,p1
        anl     a,#00001111b
        cjne    a,#00001111b,mix_key__2
        ajmp    mix_key__

;;;;;;;;;;;;;;;
;long jump
exit_long:  ajmp    exit_m_key1

;;;;;;;;;;;;;;;
mix_key__0: orl     a,#11110000b
            ajmp    oplmnt_value
mix_key__1: orl     a,#11100000b
            ajmp    oplmnt_value
mix_key__2: orl     a,#11010000b

;;;;;;;;;;;;;;;
oplmnt_value:mov    p1,#0ffh            ;set all bit = i/p
             cpl    a
             mov    dptr,#key_tbl
             movc   a,@a+dptr

;;;;;;;;;;;;;;;
;enter + dot
        cjne    a,#00ah,mix_key__3
        mov     dptr,#txt_credit        ;credit
        acall   run_txt                 ;
        ajmp    exit_m_key1

;;;;;;;;;;;;;;;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;enter + "0"
mix_key__3:  cjne    a,#000h,mix_key__4
             mov     dptr,#fast_value0
             acall   make_data
             ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "1"
mix_key__4:  cjne    a,#001h,mix_key__5
             mov     dptr,#fast_value1
             acall   make_data
             ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "2"
mix_key__5:  cjne    a,#002h,mix_key__6
             mov     dptr,#fast_value2
             acall   make_data
             ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "3"
mix_key__6:  cjne    a,#003h,mix_key__7
             mov     dptr,#fast_value3
             acall   make_data
             ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "4"
mix_key__7:  cjne    a,#004h,mix_key__8
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                mov     dptr,#fast_value4
                acall   make_data
                ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "5"
mix_key__8:  cjne    a,#005h,mix_key__9
                mov     dptr,#fast_value5
                acall   make_data
                ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "6"
mix_key__9:  cjne    a,#006h,mix_key__a
                mov     dptr,#fast_value6
                acall   make_data
                ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "7"
mix_key__a:  cjne    a,#007h,mix_key__b
                mov     dptr,#fast_value7
                acall   make_data
                ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "8"
mix_key__b:  cjne    a,#008h,mix_key__c
                mov     dptr,#fast_value8
                acall   make_data
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;enter + "9"
mix_key__e:  ojne    a,#009h,mix_key_ajmp
             mov     dptr,#fast_value9
             acall   make_data
             ajmp    exit_m_key2

;;;;;;;;;;;;;;;
;long jump
mix_key_ajmp:ajmp    mix_key__

;;;;;;;;;;;;;;;
;restore old screen
;
exit_m_key1: mov     dptr,#txt_ed       ;prompt , Unit
             acall   write_str          ;

             mov     a,#1               ;set cursor position
             acall   move_cur           ;

;;;;;;;;;;;;;;;
exit_m_key2: pop     dph
             pop     dpl
             pop     psw
             pop     acc
             ret
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;*****************************************************************************
***

end_program:


;-------------------------------------------------------------------------|
;keyboard circuit                                                         |
;                                                                         |
;              P1.4       P1.5       P1.6                                 |
;               |          |          |                                   |
;               |          |          |                                   |
;               V          V          V                                   |
;                                                                         |
;              |-----|    |-----|    |-----|                              |
;  P1.0 <---   |  1  |    |  2  |    |  3  |                              |
;              |-----|    |-----|    |-----|                              |
;                                                                         |
;              |-----|    |-----|    |-----|                              |
;  P1.1 <---   |  4  |    |  5  |    |  6  |                              |
;              |-----|    |-----|    |-----|                              |
;                                                                         |
;              |-----|    |-----|    |-----|                              |
;  P1.2 <---   |  7  |    |  8  |    |  9  |                              |
;              |-----|    |-----|    |-----|                              |
;                                                                         |
;              |-----|    |-----|    |-----|                              |
;  P1.3 <---   |  0  |    |  .  |    | BSP |                              |
;              |-----|    |-----|    |-----|                              |
;                                                                         |
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;-------------------------------------------------------------------------|
;switch circuit                                                            |
;                                                                         |
;                                                                         |
;                 |-----|                                                 |
;  P1.7  <---  |Enter| <---  Gnd.                                        |
;                 |-----|                                                 |
;                                                                         |
;                                                                         |
;-------------------------------------------------------------------------|
;
;      fout Range       po.5 po.4 po.3 po.2 po.1 po.0      N       A
;
;  1.00M  -  11.50M     0    0    0    0    0    1      50 - 575     0
; 11.52M  -  21.74M     0    0    0    0    1    0       9 -  16     0 - 63
; 21.76M  -  37.10M     0    0    0    1    0    0      17 -  28     0 - 63
; 37.12M  -  62.70M     0    0    1    0    0    0      29 -  48     0 - 63
; 62.72M  - 103.66M     0    1    0    0    0    0      49 -  80     0 - 63
;103.68M  - 200.00M     1    0    0    0    0    0      81 - 156     0 - 63
;
;
; fout 1 step =  20 kHz
;
;-------------------------------------------------------------------------
;
;comment :
;           port o.7    --->  Alway "0"
;           port o.6    --->  Alway "0"
;           port o.5    --->  From Table
;           port o.4    --->  From Table
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

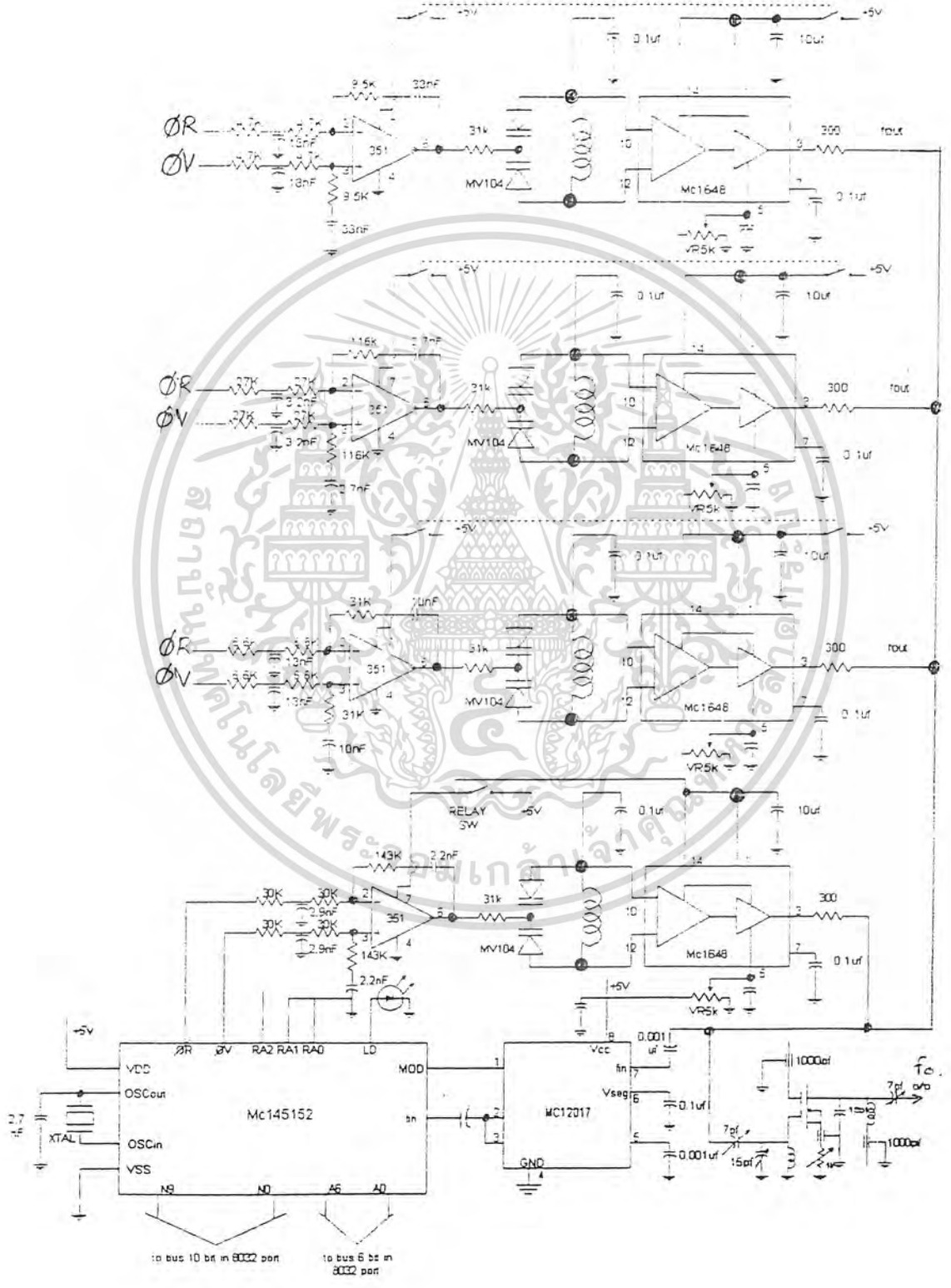
```
;           port e.3    --->  From Table
;           port e.2    --->  From Table
;           port e.1    --->  From Table
;           port e.0    --->  From Table
;
;           port b.7    --->  N9
;           port b.6    --->  N8
;           port b.5    --->  N7
;           port b.4    --->  N6
;           port b.3    --->  N5
;           port b.2    --->  N4
;           port b.1    --->  N3
;           port b.0    --->  N2
;
;           port a.7    --->  N1
;           port a.6    --->  N0
;           port a.5    --->  A5
;           port a.4    --->  A4
;           port a.3    --->  A3
;           port a.2    --->  A2
;           port a.1    --->  A1
;           port a.0    --->  A0
;
;-------------------------------------------------------------------------

            end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

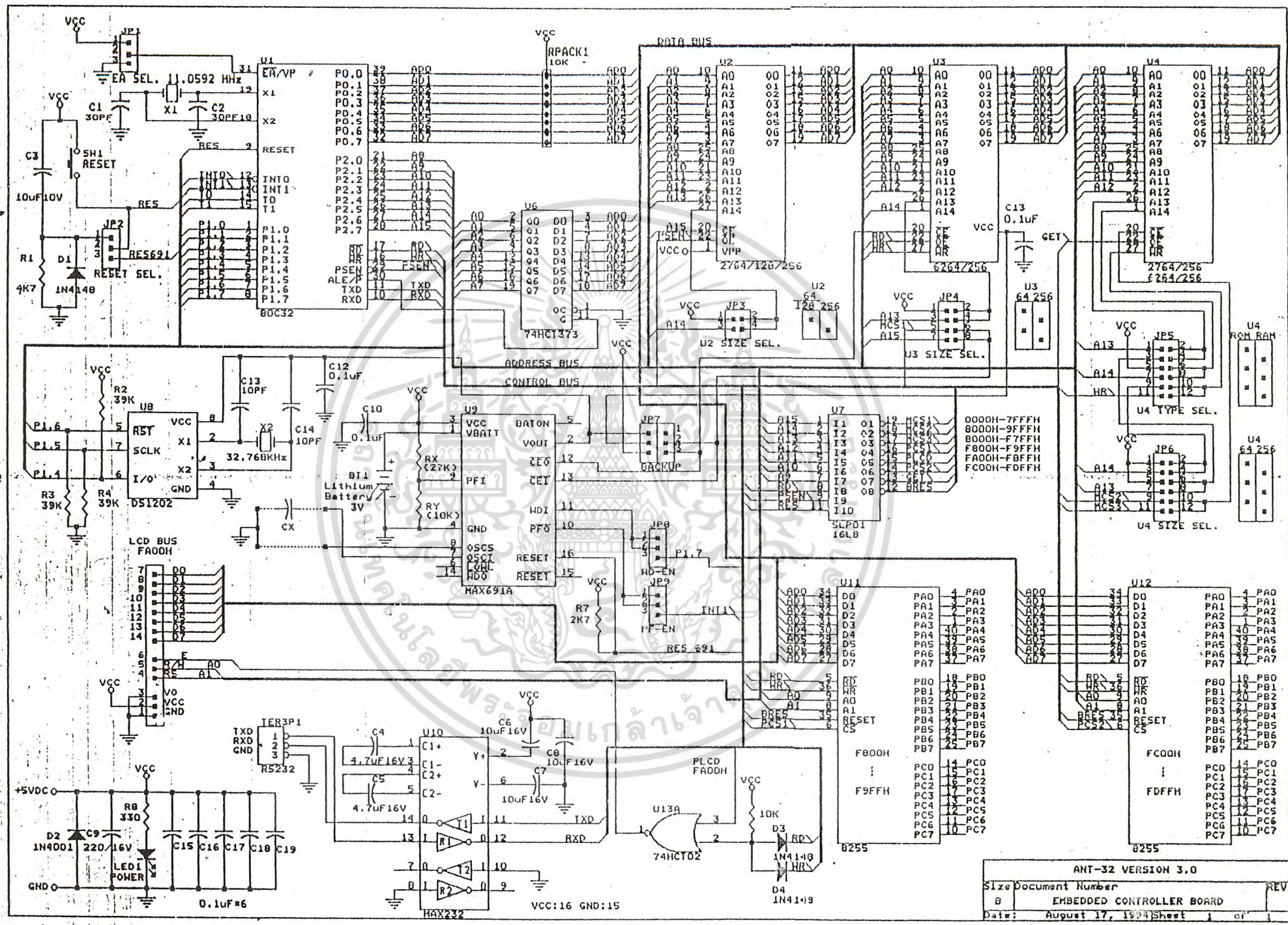
ภาคผนวก ข

รายละเอียดของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


EA SEL. 11.0592 MHz
RESET
RESET SEL.
80C32
74HCT373
2764/128/256
6264/256
2764/256
f264/256
DATA BUS
ADDRESS BUS
CONTROL BUS
U2 SIZE SEL.
U3 SIZE SEL.
U4 TYPE SEL.
U4 SIZE SEL.
DS1202
32.768KHz
Lithium Battery 3V
MAX691A
BACKUP
0000H-7FFFH
8000H-9FFFH
A000H-A7FFH
F800H-F9FFH
FA00H-FBFFH
FC00H-FDFFH
LCD BUS FA00H
RS232
MAX232
PLCD FA00H
74HCT02
8255
ANT-32 VERSION 3.0
EMBEDDED CONTROLLER BOARD
August 17, 1994

ภาคผนวก ค

รายละเอียดของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DMC161C

• Display Format(16character ×1line) • Display Fonts(5×8dots) • Driving Method(1/8D)

ABSOLUTE MAXIMUM RATINGS

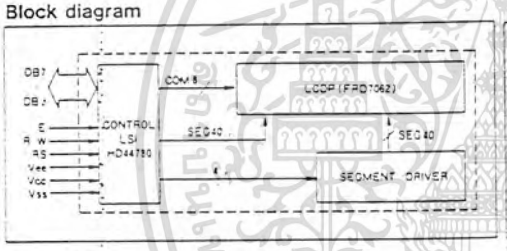
Item	Sym-bol	Test Condition	Standard Value min.	typ.	max.	Unit
Power Supply Voltage for Logic	Vcc~Vss	——	0	—	7	V
Power Supply Voltage for LCD Drive	Vcc~Vee	——	0	—	13.5	V
Input Voltage	Vi	——	Vss	—	Vcc	V
Operating Temperature	Ta	——	0	—	+50	°C
Storage Temperature	Tstg	——	−20	—	+70	°C

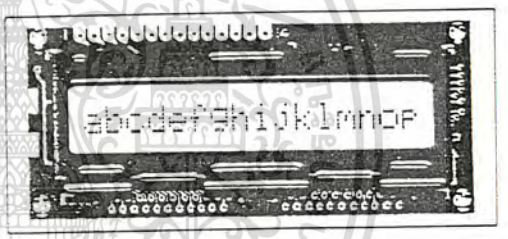
ELECTRICAL CHARACTERISTICS

Item	Sym-bol	Test Condition	Standard Value min.	typ.	max.	Unit
Input "High" Voltage	VIH	——	2.2		Vcc	V
Input "Low" Voltage	VIL	——	-0.3		0.6	V
Output "High" Voltage	VOH	−IO=0.205mA	2.4		-	V
Output "Low" Voltage	VOL	IO=1.2mA	-		0.4	V
Power Supply Current	Icc	Vcc=5.0V		0.5	2.0	mA

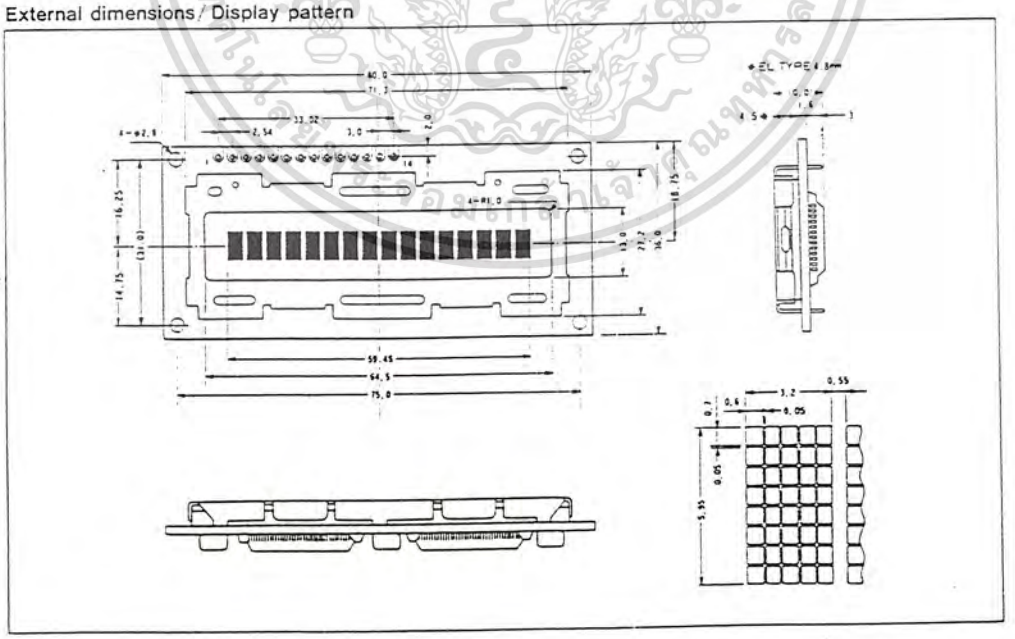
*Vcc=5.0V±5%, Ta=25°C

Block diagram





External dimensions / Display pattern



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

MC145152-2

Parallel-Input PLL Frequency Synthesizer

Interfaces with Dual-Modulus Prescalers

The MC145152-2 is programmed by sixteen parallel inputs for the N and A counters and three input lines for the R counter. The device features consist of a reference oscillator, selectable-reference divider, two-output phase detector, 10-bit programmable divide-by-N counter, and 6-bit programmable ÷ A counter.

The MC145152-2 is an improved-performance drop-in replacement for the MC145152-1. Power consumption has decreased and ESD and latch-up performance have improved.

- Low Power Consumption Through Use of CMOS Technology
- 3.0 to 9.0 V Supply Range
- On- or Off-Chip Reference Oscillator Operation
- Lock Detect Signal
- Dual Modulus/Parallel Programming
- 8 User-Selectable ÷ R Values: 8, 64, 128, 256, 512, 1024, 1160, 2048
- ÷ N Range = 3 to 1023, ÷ A Range = 0 to 63
- Chip Complexity: 8000 FETs or 2000 Equivalent Gates

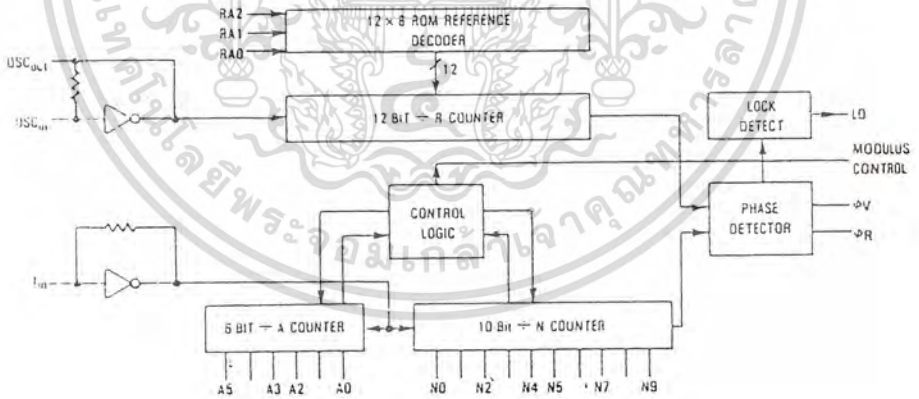
P SUFFIX
PLASTIC
CASE 710

FN SUFFIX
PLCC
CASE 776

ORDERING INFORMATION

MC145152P2	Plastic DIP
MC145152FN2	PLCC Package

BLOCK DIAGRAM

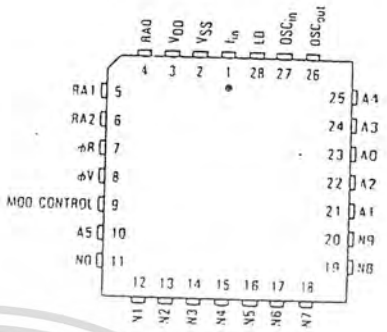


NOTE: N0 through N9, A0 through A5, and RA0 through RA2 have pullup resistors not shown.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

PIN ASSIGNMENTS

PLASTIC DIP



PLCC PACKAGE

5

PIN DESCRIPTIONS

INPUTS

f_{in} — Frequency Input

Input to the positive edge triggered ÷ N and ÷ A counters. f_{in} is typically derived from a dual-modulus prescaler and is ac coupled into the device. For larger amplitude signals (standard CMOS logic levels) dc coupling may be used.

RA0, RA1, RA2 — Reference Address Inputs

These three inputs establish a code defining one of eight possible divide values for the total reference divider. The total reference divide values are as follows:

Reference Address Code			Total Divide Value
RA2	RA1	RA0	
0	0	0	8
0	0	1	64
0	1	0	128
0	1	1	256
1	0	0	512
1	0	1	1024
1	1	0	1160
1	1	1	2048

N Inputs — N Counter Programming Inputs

The N inputs provide the data that is preset into the ÷ N counter when it reaches the count of zero. N0 is least significant digit and N9 is most significant. Pullup resistors ensure that inputs left open remain at a logic one and require only a SPST switch to alter data to the zero state.

A Inputs — A Counter Programming Inputs

The A inputs define the number of clock cycles of f_{in} that require a logic zero on the modulus control output. (See Dual-Modulus Prescaling section.) The A inputs all have internal pullup resistors that ensure that inputs left open will remain at a logic one.

OSC_{in}, OSC_{out} — Reference Oscillator Input/Output

These pins form an on-chip reference oscillator when connected to terminals of an external parallel resonant crystal. Frequency setting capacitors of appropriate value must be connected from OSC_{in} to ground and OSC_{out} to ground. OSC_{in} may also serve as input for an externally generated reference signal. This signal is typically ac coupled to OSC_{in}, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required to OSC_{out}.

OUTPUTS

ϕ_R, ϕ_V — Phase Detector Outputs

These phase detector outputs can be combined externally for a loop error signal.

If frequency f_V is greater than f_R or if the phase of f_V is leading, then error information is provided by ϕ_V pulsing low. ϕ_R remains essentially high.

If the frequency f_V is less than f_R or if the phase of f_V is lagging, then error information is provided by ϕ_R pulsing low. ϕ_V remains essentially high.

If the frequency of $f_V = f_R$ and both are in phase, then both ϕ_V and ϕ_R remain high except for a small minimum time period when both pulse low in phase.

Modulus Control — Dual-Modulus Prescale Control Output

Signal generated by the on chip control logic circuitry for controlling an external dual-modulus prescaler. The modulus control level will be low at the beginning of a count cycle and will remain low until the ÷ A counter has counted down from its programmed value. At this time, modulus control goes high

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and remains high until the ÷ N counter has counted the rest of the way down from its programmed value (N – A additional counts since both ÷ N and ÷ A are counting down during the first portion of the cycle). Modulus control is then set back low, the counters preset to their respective programmed values, and the above sequence repeated. This provides for a total programmable divide value (N_T) = N·P + A where P and P + 1 represent the dual-modulus prescaler divide values respectively for high and low modulus control levels, N the number programmed into the ÷ N counter, and A the number programmed into the ÷ A counter.

LD — Lock Detector Output

Lock detector signal. Essentially a high level when loop is locked (f_R, f_V of same phase and frequency). Pulses low when loop is out of lock.

POWER SUPPLY

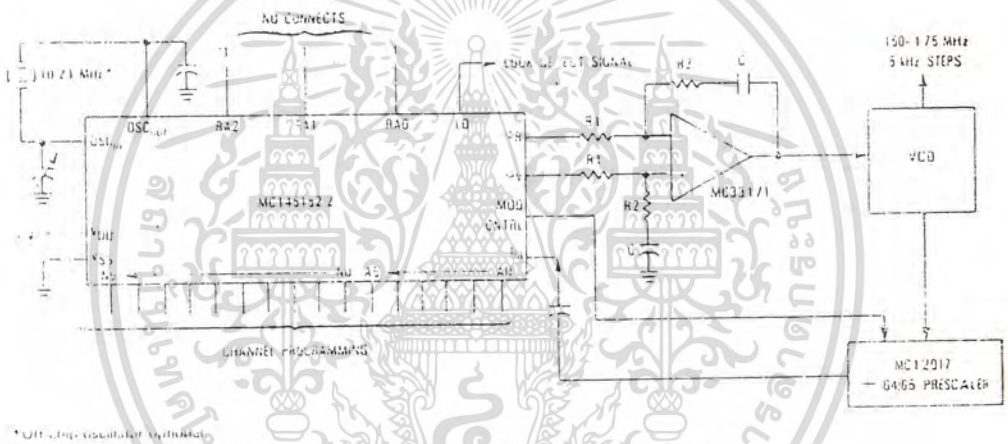
V_{DD}

The positive power supply potential. This pin may range from +3 to +9 V with respect to V_{SS}.

V_{SS}

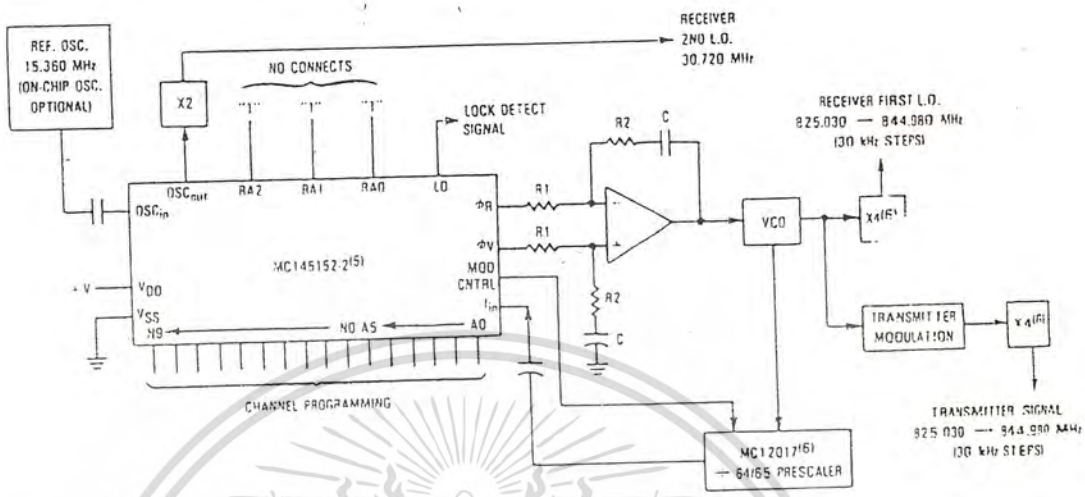
The most negative supply potential. This pin is usually ground.

TYPICAL APPLICATIONS



Synthesizer for Land Mobile Radio VHF Bands

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



NOTES:
1. Receiver 1st. I.F. = 45 MHz, low side injection; Receiver 2nd. I.F. = 11.7 MHz, low side injection.
2. Duplex operation with 45 MHz receiver/transmit separation.
3. f_R = 7.5 kHz, ÷ R = 2048.
4. $N_{total} = N \cdot 64 + A$ = 27501 to 28166; N = 429 to 440; A = 0 to 63.
5. MC145158-2 may be used where serial data entry is desired.
6. High frequency prescalers — e.g., MC12018 (520 MHz) and MC12022 (1 GHz) — may be used for higher frequency VCO and f_{ref} implementations.

666-Channel, Computer-Controlled, Mobile Radiotelephone Synthesizer for 800 MHz Cellular Radio Systems

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

MC1648

VOLTAGE-CONTROLLED OSCILLATOR

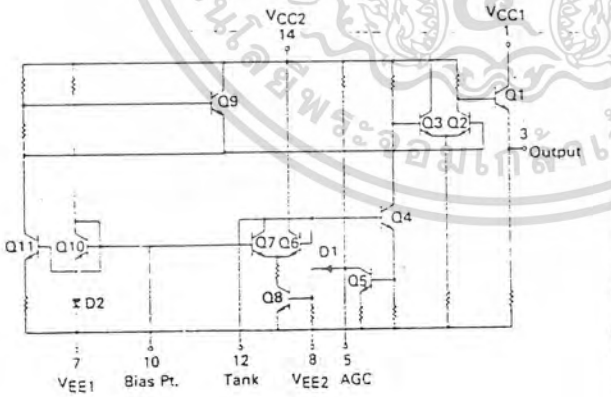
The MC1648 requires an external parallel tank circuit consisting of the inductor (L) and capacitor (C).

A varactor diode may be incorporated into the tank circuit to provide a voltage variable input for the oscillator (VCO). The MC1648 was designed for use in the Motorola Phase-Locked Loop shown in Figure 9. This device may also be used in many other applications requiring a fixed or variable frequency clock source of high spectral purity. (See Figure 2.)

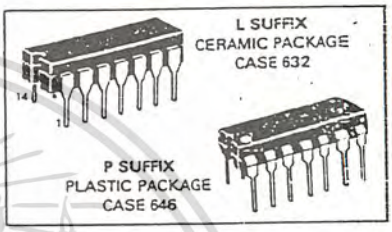
The MC1648 may be operated from a +5.0 Vdc supply or a −5.2 Vdc supply, depending upon system requirements.

Supply Voltage	Gnd Pins	Supply Pins
+5.0 Vdc	7, 8	1, 14
−5.2 Vdc	1, 14	7, 8

FIGURE 1 — CIRCUIT SCHEMATIC



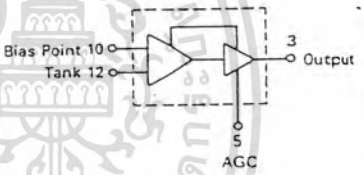
VOLTAGE-CONTROLLED OSCILLATOR



L SUFFIX
CERAMIC PACKAGE
CASE 632

P SUFFIX
PLASTIC PACKAGE
CASE 646

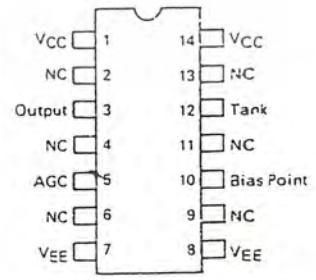
LOGIC DIAGRAM



Input Capacitance = 6.0 pF typ
Maximum Series Resistance for L (External Inductance) = 50 Ω typ
Power Dissipation = 150 mW typ/pkg (+5.0 Vdc Supply)
Maximum Output Frequency = 225 MHz typ

V_{CC1} = Pin 1
V_{CC2} = Pin 14
V_{EE} = Pin 7

PIN ASSIGNMENT



@ Test Temperature	TEST VOLTAGE/CURRENT VALUES (Volts) V_{IHmax}	V_{ILmin}	V_{CC}	mAdc I_L
	MC1648			
−30°C	+2.0	+1.5	5.0	−5.0
+25°C	+1.85	+1.35	5.0	−5.0
+85°C	+1.7	+1.2	5.0	−5.0

ELECTRICAL CHARACTERISTICS

Supply Voltage = +5.0 Volts

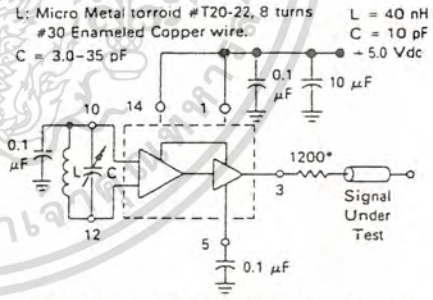
Characteristic	Symbol	−30°C Min	−30°C Max	+25°C Min	+25°C Max	+85°C Min	+85°C Max	Unit	Conditions
Power Supply Drain Current	I_E	—	—	—	41	—	—	mAdc	Inputs and outputs open.
Logic "1" Output Voltage	V_{OH}	3.955	4.185	4.04	4.25	4.11	4.36	Vdc	V_{ILmin} to Pin 12, I_L @ Pin 3.
Logic "0" Output Voltage	V_{OL}	3.16	3.4	3.2	3.43	3.22	3.475	Vdc	V_{IHmax} to Pin 12, I_L @ Pin 3.
Bias Voltage	V_{Bias}*	1.6	1.9	1.45	1.75	1.3	1.6	Vdc	V_{ILmin} to Pin 12.

		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
Peak-to-Peak Tank Voltage	V_{p-p}	—	—	—	—	400	—	—	—	—	mV	See Figure 3.
Output Duty Cycle	Vdc	—	—	—	—	50	—	—	—	—	%	
Oscillation Frequency	f_{max}**	—	225	—	200	225	—	—	225	—	MHz	

*This measurement guarantees the dc potential at the bias point for purposes of incorporating a varactor tuning diode at this point.
**Frequency variation over temperature is a direct function of the ΔC/Δ Temperature and ΔL/Δ Temperature.

FIGURE 2 — SPECTRAL PURITY OF SIGNAL OUTPUT FOR 200 MHz TESTING

B.W. = 10 kHz
Center Frequency = 100 MHz
Scan Width = 50 kHz/div
Vertical Scale = 10 dB/div



*The 1200 ohm resistor and the scope termination impedance constitute a 25:1 attenuator probe. Coax shall be CT-070-50 or equivalent.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

@ Test Temperature	TEST VOLTAGE/CURRENT VALUES (Volts) V_{IHmax}	V_{ILmin}	V_{CC}	mAdc I_L
	MC1648			
– 30°C	– 3.2	– 3.7	– 5.2	– 5.0
+ 25°C	– 3.35	– 3.85	– 5.2	– 5.0
+ 85°C	– 3.5	– 4.0	– 5.2	– 5.0

ELECTRICAL CHARACTERISTICS

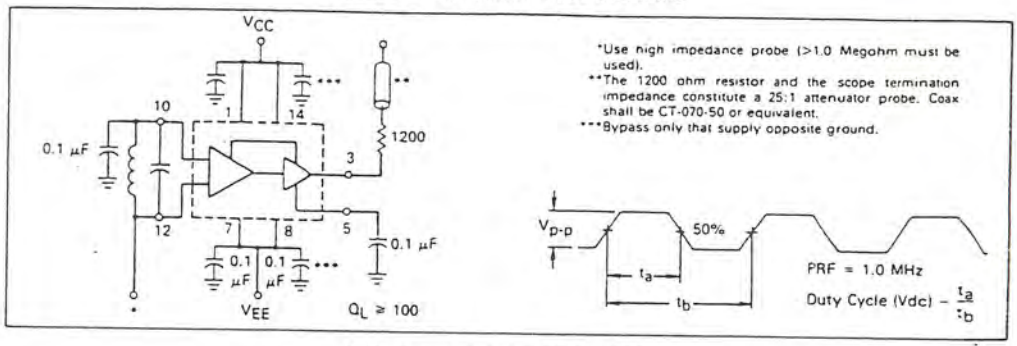
Supply Voltage = +5.0 Volts

Characteristic	Symbol	– 30°C		+ 25°C		+ 85°C		Unit	Conditions
		Min	Max	Min	Max	Min	Max		
Power Supply Drain Current	I_E	—	—	—	41	—	—	mAdc	Inputs and outputs open.
Logic "1" Output Voltage	V_{OH}	– 1.045	– 0.815	– 0.96	– 0.75	– 0.89	– 0.64	Vdc	V_{ILmin} to Pin 12, I_L @ Pin 3.
Logic "0" Output Voltage	V_{OL}	– 1.89	– 1.65	– 1.85	– 1.62	– 1.83	– 1.575	Vdc	V_{IHmax} to Pin 12, I_L @ Pin 3.
Bias Voltage	V_{Bias}*	– 3.6	– 3.3	– 3.75	– 3.45	– 3.9	– 3.6	Vdc	V_{ILmin} to Pin 12.
		Min	Typ Max	Min	Typ Max	Min	Typ Max		
Peak-to-Peak Tank Voltage	V_{P-P}	—	— —	—	400 —	—	— —	mV	
Output Duty Cycle	Vdc	—	— —	—	50 —	—	— —	%	See Figure 3.
Oscillation Frequency	f_{max}**	—	225 —	200	225 —	—	225 —	MHz	

*This measurement guarantees the dc potential at the bias point for purposes of incorporating a varactor tuning diode at this point.
**Frequency variation over temperature is a direct function of the ΔC/Δ Temperature and ΔL/Δ Temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

FIGURE 3 — TEST CIRCUIT AND WAVEFORMS



OPERATING CHARACTERISTICS

Figure 1 illustrates the circuit schematic for the MC1648. The oscillator incorporates positive feedback by coupling the base of transistor Q6 to the collector of Q7. An automatic gain control (AGC) is incorporated to limit the current through the emitter-coupled pair of transistors (Q7 and Q6) and allow optimum frequency response of the oscillator.

In order to maintain the high Q of the oscillator, and provide high spectral purity at the output, transistor Q4 is used to translate the oscillator signal to the output differential pair Q2 and Q3. Q2 and Q3, in conjunction with output transistor Q1, provides a highly buffered output which produces a square wave. Transistors Q9 and Q11 provide the bias drive for the oscillator and output buffer. Figure 2 indicates the high spectral purity of the oscillator output (pin 3).

When operating the oscillator in the voltage controlled mode (Figure 4), it should be noted that the cathode of the varactor diode (D) should be biased at least "2" V_{BE} above V_{EE} (≈1.4 V for positive supply operation).

When the MC1648 is used with a constant dc voltage to the varactor diode, the output frequency will vary slightly because of internal noise. This variation is plotted versus operating frequency in Figure 5.

FIGURE 4 — THE MC1648 OPERATING IN THE VOLTAGE CONTROLLED MODE

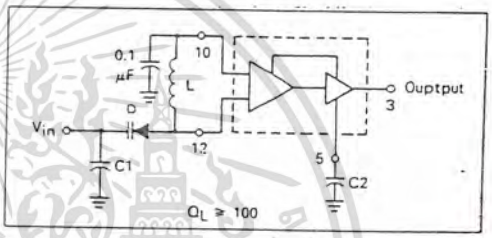
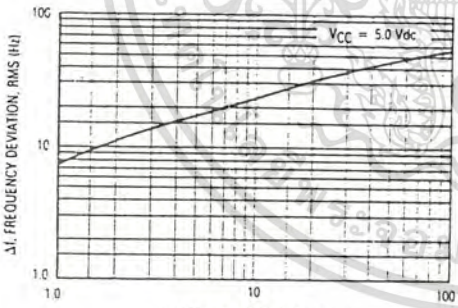
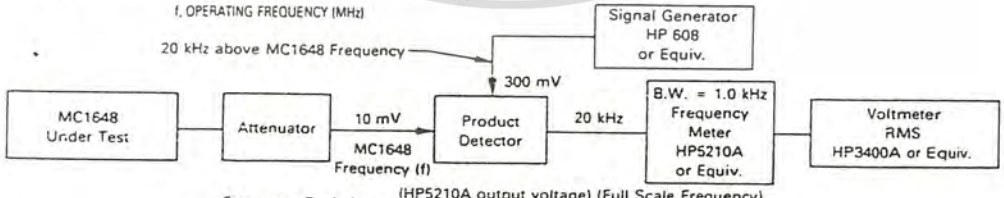


FIGURE 5 — NOISE DEVIATION TEST CIRCUIT AND WAVEFORM



Oscillator Tank Components
(Circuit of Figure 4)

f MHz	D	L μH
1.0–10	MV2115	100
10–60	MV2116	2.3
60–100	MV2106	0.15



$$\text{Frequency Deviation} = \frac{\text{(HP5210A output voltage) (Full Scale Frequency)}}{\text{1.0 Volt}}$$

NOTE: Any frequency deviation caused by the signal generator and MC1648 power supply should be determined and minimized prior to testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

TRANSFER CHARACTERISTICS IN THE VOLTAGE CONTROLLED MODE USING EXTERNAL VARACTOR DIODE AND COIL. T_A = 25°C

FIGURE 6

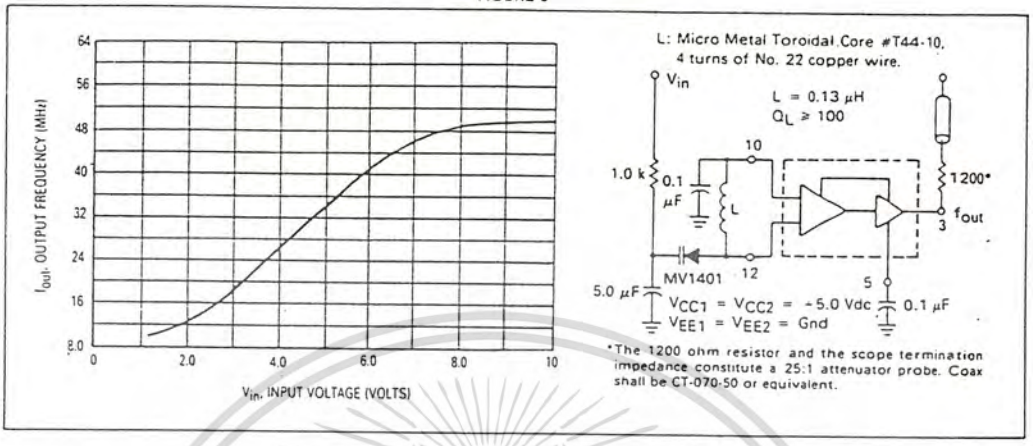


FIGURE 7

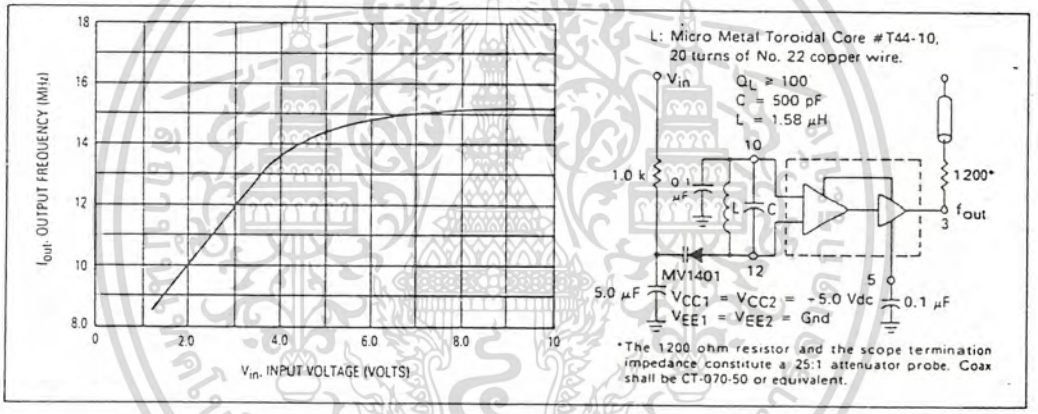
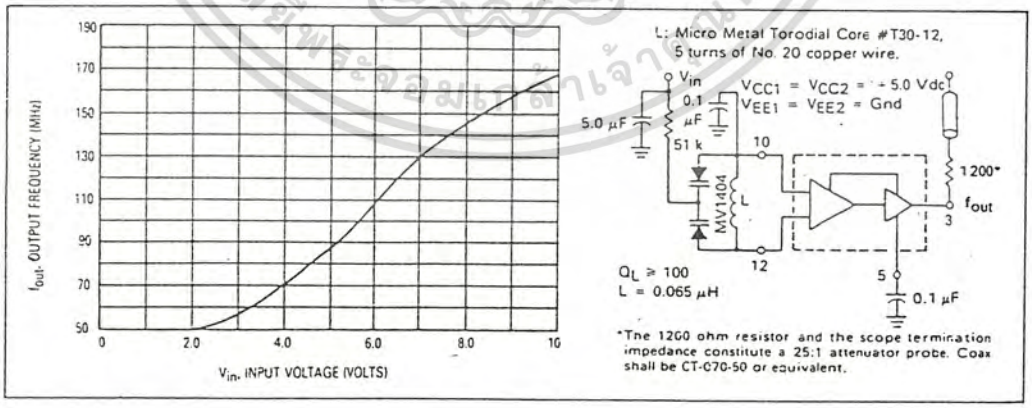


FIGURE 8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical transfer characteristics for the oscillator in the voltage controlled mode are shown in Figures 6, 7, and 8. Figures 6 and 8 show transfer characteristics employing only the capacitance of the varactor diode (plus the input capacitance of the oscillator, 6.0 pF typical). Figure 7 illustrates the oscillator operating in a voltage controlled mode with the output frequency range limited. This is achieved by adding a capacitor in parallel with the tank circuit as shown. The 1.0 kΩ resistor in Figures 6 and 7 is used to protect the varactor diode during testing. It is not necessary as long as the dc input voltage does not cause the diode to become forward biased. The larger-valued resistor (51 kΩ) in Figure 8 is required to provide isolation for the high-impedance junctions of the two varactor diodes.

The tuning range of the oscillator in the voltage controlled mode may be calculated as:

$$\frac{f_{max}}{f_{min}} = \frac{\sqrt{C_D(max) + C_S}}{\sqrt{C_D(min) + C_S}}$$

where $f_{min} = \frac{1}{2\pi\sqrt{L(C_D(max) + C_S)}}$

C_S = shunt capacitance (input plus external capacitance).

C_D = varactor capacitance as a function of bias voltage.

Good RF and low-frequency bypassing is necessary on the power supply pins. (See Figure 2.)

Capacitors (C1 and C2 of Figure 4) should be used to bypass the AGC point and the VCO input (varactor diode), guaranteeing only dc levels at these points.

For output frequency operation between 1.0 MHz and 50 MHz a 0.1 μF capacitor is sufficient for C1 and C2. At higher frequencies, smaller values of capacitance should be used; at lower frequencies, larger values of capacitance. At high frequencies the value of bypass capacitors depends directly upon the physical layout of the system. All bypassing should be as close to the package pins as possible to minimize unwanted lead inductance.

The peak-to-peak swing of the tank circuit is set internally by the AGC circuitry. Since voltage swing of the tank circuit provides the drive for the output buffer, the AGC potential directly affects the output waveform. If it is desired to have a sine wave at the output of the MC1648, a series resistor is tied from the AGC point to the most negative power potential (ground if − 5.0 volt supply is used, − 5.2 volts if a negative supply is used) as shown in Figure 10.

At frequencies above 100 MHz typ, it may be desirable to increase the tank circuit peak-to-peak voltage in order to shape the signal at the output of the MC1648. This is accomplished by tying a series resistor (1.0 kΩ minimum) from the AGC to the most positive power potential (+ 5.0 volts if a + 5.0 volt supply is used, ground if a − 5.2 volt supply is used). Figure 11 illustrates this principle.

APPLICATIONS INFORMATION

The phase locked loop shown in Figure 9 illustrates the use of the MC1648 as a voltage controlled oscillator. The figure illustrates a frequency synthesizer useful in tuners for FM broadcast, general aviation, maritime and land-mobile communications, amateur and CB receivers. The system operates from a single + 5.0 Vdc supply, and requires no internal translations, since all components are compatible.

Frequency generation of this type offers the advantages of single crystal operation, simple channel selection, and elimination of special circuitry to prevent harmonic lockup. Additional features include dc digital switching (preferable over RF switching with a multiple crystal system), and a broad range of tuning (up to 150 MHz, the range being set by the varactor diode).

The output frequency of the synthesizer loop is determined by the reference frequency and the number programmed at the programmable counter; $f_{out} = Nf_{ref}$. The channel spacing is equal to frequency (f_{ref}).

For additional information on applications and designs for phase locked-loops and digital frequency synthesizers, see Motorola Brochure BR504/D, Electronic Tuning Address Systems, (ETAS).

Figure 10 shows the MC1648 in the variable frequency mode operating from a + 5.0 Vdc supply. To obtain a sine wave at the output, a resistor is added from the AGC circuit (pin 5) to V_{EE}.

Figure 11 shows the MC1648 in the variable frequency mode operating from a + 5.0 Vdc supply. To extend the useful range of the device (maintain a square wave output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

MC12015
MC12016
MC12017

MECL PLL COMPONENTS

LOW-POWER
TWO—MODULUS
PRESCALER

P SUFFIX
PLASTIC PACKAGE
CASE 626

D SUFFIX
PLASTIC SOIC PACKAGE
CASE 751

LOW-POWER TWO-MODULUS PRESCALER

The MC12015, MC12016 and MC12017 are two-modulus prescalers which will divide by 32 and 33, 40 and 41, and 64 and 65 respectively. An internal regulator is provided to allow these devices to be used over a wide range of power-supply voltages. The devices may be operated by applying a supply voltage of 5.0 Vdc ± 10% at pin 7 or by applying an unregulated voltage source from 5.5 Vdc to 9.5 Vdc to pin 8.

- 225 MHz Toggle Frequency
- Low-Power — 7.5 mA Max at 6.8 V
- Control Input and Output are Compatible with Standard CMOS
- Connecting Pins 2 and 3 Allows Driving One TTL Load
- Supply Voltage 4.5 V to 9.5 V

MAXIMUM RATINGS

Characteristic	Symbol	Range	Unit
Regulated Voltage, Pin 7	V_{reg}	8.0	Vdc
Power Supply Voltage, Pin 8	V_{CC}	10.0	Vdc
Operating Temperature Range	T_A	-40 to +85	°C
Storage Temperature Range	T_{stg}	-65 to +175	°C

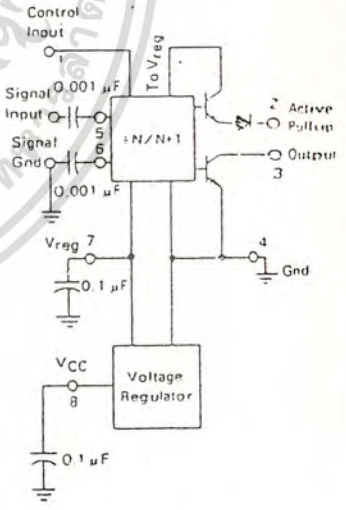
ELECTRICAL CHARACTERISTICS (V_{CC} = 5.5 to 9.5, V_{reg} = 4.5 to 5.5 V, T_A = -40°C to +85°C)

Characteristic	Symbol	Min	Typ	Max	Unit
Toggle Frequency (Sine wave input)	f_{max}	225	—	—	MHz
	f_{min}	—	—	35	MHz
Supply Current	I_{CC}	—	6.0	7.8	mA
Control Input High (÷32, 40 or 64)		2.0	—	—	V
Control Input Low (÷33, 41 or 65)		—	—	0.8	V
Output Voltage High* (I_{source} = 50 μA)	V_{OH}	2.5	—	—	V
Output Voltage Low* (I_{sink} = 2 mA)	V_{OL}	—	—	0.5	V
Input Voltage Sensitivity 35 MHz	V_{in}	400	—	300	mVPP
50-225 MHz		200	—	800	
PLL Response Time (Notes 1 and 2)	t_{PLL}	—	—	t_{out} -70	ns

Notes:
1. t_{PLL} = the period of time the PLL has from the prescaler rising output transition (50%) to the modulus control input edge transition (50%) to ensure proper modulus selection.
2. t_{out} = period of output waveform.

*Pin 2 connected to Pin 3

PRESCALER BLOCK DIAGRAM



1. V_{reg} @ pin 7 is not guaranteed to be between 4.5 and 5.5 V when Vcc is being applied to pin 8.
2. Pin 7 is not to be used as a source of regulated output voltage.

6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้