



เครื่องตรวจกระดาษคำตอบ

CHECKER MACHINE



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

034760

ปีการศึกษา 2537

เครื่องตรวจกระดาษคำตอบ

โดย

นาย ราชันย์ สุรเนตร

นาย วัลลภ คำโพธิ์

อาจารย์ที่ปรึกษา

อาจารย์ สิงห์ทอง พัฒนเศรษฐานนท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2537

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องตรวจกระดาษคำตอบ

ผู้จัดทำ

นาย ราชันย์ สุรณร 35102112

นาย วัลลภ คำโพธิ์ 35102114



.....อาจารย์ที่ปรึกษา

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องตรวจกระดาษคำตอบ

นาย ราชันย์ สุรเนตร

นาย วัลลภ คำโพธิ์

อาจารย์ สิงห์ทอง พัฒนเศรษฐานนท์

ปีการศึกษา 2537

บทคัดย่อ

เครื่องตรวจกระดาษคำตอบเป็นเครื่องมือสำหรับตรวจเช็คข้อสอบบนกระดาษคำตอบที่ทำมาเป็นพิเศษ ซึ่งอาศัยการตรวจจับการดูดกลืนแสงอินฟราเรด (infrared) ของสารคาร์บอน (carbon) ที่ระบายบนกระดาษคำตอบ จะให้ความรวดเร็วและถูกต้องแม่นยำโดยไม่ต้องอาศัยคนตรวจการตรวจจับจะใช้โฟโตทรานซิสเตอร์เป็นตัวรับแสงที่ส่งมาจากตัวกำเนิดแสงอินฟราเรดส่องผ่านสารคาร์บอนสัญญาณที่ได้จะเป็นสัญญาณอนาลอกตั้งนั้นก่อนนำไปทำการประมวลผลข้อมูลจะต้องแปลงให้เป็นสัญญาณดิจิทัลก่อน เสร็จแล้วข้อมูลจะถูกนำไปเก็บในส่วนวงจรกันชน (buffer) จากนั้นข้อมูลจะถูกเก็บเข้าไปเก็บในแรม (RAM) หรือทำการประมวลผลแล้วแต่กรณีและแสดงผลต่อไป

การออกแบบทำได้โดยศึกษาการทำงานเบื้องต้นของอุปกรณ์ขั้นพื้นฐานที่เกี่ยวข้องให้เข้าใจจากนั้นจึงออกแบบวงจรตามทฤษฎีแล้วนำอุปกรณ์มาประกอบตามวงจรที่ออกแบบไว้ทดลองและปรับปรุงจนเป็นที่น่าพอใจแล้วจึงนำไปประกอบในแผ่นวงจรใช้งานจริงทดลองการทำงานอีกครั้งเพื่อความแน่ใจ

CHECKER MACHINE

Rachan Suranen
Vallop Kampo
Singtong Patanasattanon Advisor
1994

Abstract

This project is the machine for check answer the question which on the special answer sheet .It check is very quickly and don't have to people check. It will automatic check by sensing the carbon on the answer sheet with infared LED and detecting by photo transistor and applying squar wave signal follow to carbon on the answer sheet .It is data or control data ,data tranfer into buffer after that storing into the RAM .New data is to compare data with data in RAM , when data correct and store into the RAM and display

To make digital circuit for apply and step design.The first step begin for design story theoretically and understand , after that to design follow theoretically. When the circuit is finished, putting device on photo board and apply power supply to circuit for testing , whether at works as our desirability. The next step is that circuit passed testing comby transform to circuit board and test the circuit board is correct apply to works ,control signal sensing proces as well as and data number

สารบัญ

บทคัดย่อ

บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 ทฤษฎีของแสงและตัวกำเนิดแสงอินฟราเรด	3
2.2 หลักการของตัวรับแสงอินฟราเรด	9
2.3 ทฤษฎีและการประยุกต์ใช้งาน ไอซี ออปแอม	15
2.4 ผลตอบสนองของคลื่นแสงอินฟราเรดเมื่อวิ่งผ่านแถบสี	23
2.5 ทฤษฎีและการใช้งาน ไอซี 555	27
2.6 ระบบบัส	29
2.7 หน่วยความจำ	31
2.8 การเกิดเบานส์(bounce)	37
2.9 การตรวจจับ(detector)	41
บทที่ 3 การออกแบบวงจร	43
3.1 การออกแบบวงจรแคเรียร์(carrier)	43
3.2 การออกแบบวงจรตรวจจับ	44
บทที่ 4 การทดลองและผลการทดลอง	46
4.1 วิเคราะห์ผลการทดลอง	46
4.2 การทำงานของวงจร	48
บทที่ 5 บทวิจารณ์และสรุปผล	55
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่ 2.1 กราฟแสดงการเปรียบเทียบผลของความยาวคลื่นที่ได้จากตัวกำเนิดแสงที่สร้างจากสารต่างชนิดกัน	5
รูปที่ 2.2 ชั้นของการโคปสารตัวกำเนิดแสงชนิด GaAlAs	6
รูปที่ 2.3 การแพร่กระจายของแสงจากเลนส์(lens)แบบต่างๆ	7
รูปที่ 2.4 การแพร่กระจายของแสงจากการใช้เลนส์ต่างชนิดกัน	8
รูปที่ 2.5 ลักษณะการแพร่กระจายของแสงในตัวกำเนิดแสง	8
รูปที่ 2.6 การใช้เลนส์ช่วยในการปรับปรุงคุณภาพของแสง	9
รูปที่ 2.7 การกระจายของสนามแม่เหล็กไฟฟ้าในสารกึ่งตัวนำ	10
รูปที่ 2.8 ลักษณะโครงสร้างโดยทั่วไปของโฟโตไดโอด	11
รูปที่ 2.9 วงจรจำลองของโฟโตไดโอดและการขยายบริเวณดีพริทชันให้มากขึ้น	12
รูปที่ 2.10 วงจรจำลองของโฟโตไดโอดและการขยายบริเวณดีพริทชันให้มากขึ้น	13
รูปที่ 2.11 วงจรของโฟโตทรานซิสเตอร์	14
รูปที่ 2.12 กราฟแสดงคุณสมบัติของโฟโตทรานซิสเตอร์	14
รูปที่ 2.13 การต่อใช้งานโฟโตทรานซิสเตอร์ในลักษณะต่างๆ	15
รูปที่ 2.14 วงจรเปรียบเทียบสัญญาณเข้าขาบวก	16
รูปที่ 2.15 วงจรเปรียบเทียบสัญญาณเข้าขาลบ	17
รูปที่ 2.16 การทดสอบระดับสัญญาณ โดยใช้ แอล อี ดี	18
รูปที่ 2.17 การสร้างระดับศักดาเปรียบเทียบจากศักดาไฟจ่าย	18
รูปที่ 2.18 วงจรเปรียบเทียบโดยใช้สัญญาณสามเหลี่ยม	19
รูปที่ 2.19 ผลของสัญญาณรบกวนในวงจรออปแอม	20
รูปที่ 2.20 วงจรเปรียบเทียบสัญญาณป้อนกลับแบบบวก	21
รูปที่ 2.21 วงจรและสัญญาณเปรียบเทียบสัญญาณป้อนกลับแบบบวก	22
รูปที่ 2.22 การสะท้อนของแสงที่ตกกระทบแถบขาว-ดำ	24
รูปที่ 2.23 ลักษณะของสัญญาณที่ได้จากการการสะท้อนของแสงเมื่อผ่านแถบสี	24
รูปที่ 2.24 การผ่านของแสงแบบคาบเกี่ยวขาว-ดำ	24
รูปที่ 2.25 ผลการตอบสนองที่ตำแหน่งต่างๆ	25
รูปที่ 2.26 ความสัมพันธ์ของแสงที่ไหลผ่านกับแสงที่จ่ายออกของโฟโต	25

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.27 ความสัมพันธ์ของแสงกับกระแสที่ไหลผ่านโฟโต	26
รูปที่ 2.28 เปรียบเทียบขนาดของตัวกำเนิดแสงกับตัวสะท้อนแสงที่มีผลต่อ สัญญาณต่างกัน	26
รูปที่ 2.29 วงจรภายในของ ไอซี 555	27
รูปที่ 2.30 วงจรผลิตคลื่นแคเรียร์	28
รูปที่ 2.31 แสดงบัสจำนวน n เส้น เชื่อมโยงระหว่างหน่วยที่ $1 - m$	30
รูปที่ 2.32 แสดงแอดเดรสบัส	31
รูปที่ 2.33 โครงสร้างโดยทั่วไปของไอซีแรมแบบทางเดียว	32
รูปที่ 2.34 โครงสร้างโดยทั่วไปของไอซีแรมแบบ 2 ทิศทาง	32
รูปที่ 2.35 วงจรเลือกตำแหน่งข้อมูล	33
รูปที่ 2.36 วงจรหน่วยความจำย่อย 1 บิต	34
รูปที่ 2.37 ลักษณะวงจรควบคุมภายในของไอซี แรม	35
รูปที่ 2.38 การจัดเรียงตัวของหน่วยความจำขนาด $m \times n$	36
รูปที่ 2.39 การบอกแอดเดรสจำนวน m ตำแหน่ง	36
รูปที่ 2.40 ระบบ 2 มิติของเลขไบนารี	36
รูปที่ 2.41 การกำหนดคอลัมน์และหลักให้อ่านง่ายขึ้น	36
รูปที่ 2.42 แสดงการเลือกข้อมูลแบบ 2 มิติ	37
รูปที่ 2.43 การเกิดเบนส์	38
รูปที่ 2.44 ผังงานโปรแกรมดีเบนส์	39
รูปที่ 2.45 รูปแสดงจุดที่ทำการตรวจจับสัญญาณบนกระดาดาคำตอบ	44
รูปที่ 3.1 วงจรตรวจจับ 1 จุด	44
รูปที่ 4.1 รูปคลื่นเอาท์พุทของ ไอซี 555	45
รูปที่ 4.2 วงจรและรูปคลื่นของสัญญาณเดิมที่ยังไม่ได้ปรับปรุง	46
รูปที่ 4.3 รูปคลื่นและวงจรที่ปรับปรุงแล้ว	47
รูปที่ 4.4 วงจรตรวจจับทั้ง 28 จุด	49
รูปที่ 4.5 วงจรรับและเก็บข้อมูล	50
รูปที่ 4.6 วงจรแสดงผล	51
รูปที่ 4.7 วงจรถอดรหัส	52
รูปที่ 4.8 วงจรแสดงรหัสเลขที่	53

บทที่ 1

บทนำ

การทำข้อสอบแบบกาบาทสมัยก่อนเป็นที่นิยมกระทำกันของผู้ออกข้อสอบเพราะตรวจง่ายและให้ความเร็วพอสมควรโดยผู้ตรวจไม่ต้องเสียเวลาในการคิดตามคำตอบที่ผู้สอบตอบมา แต่อย่างไรก็ตามข้อสอบแบบนี้ก็ยังจำเป็นต้องใช้คนในการตรวจสอบอยู่ดีและมีโอกาสผิดพลาดได้ มากยิ่งถ้าข้อสอบมีจำนวนมากๆแล้วจะทำให้เสียเวลาในการตรวจเป็นอย่างมาก ต่อมาจึงมีการคิดหาวิธีการทำข้อสอบแบบใหม่โดยไม่จำเป็นต้องใช้คนในการตรวจข้อสอบแต่จะใช้เครื่องอิเล็กทรอนิกส์เข้ามาช่วยในการตรวจสอบซึ่งจะให้ผลในการตรวจสอบที่แม่นยำไม่ลำเอียงกับผู้เข้าสอบตรวจได้รวดเร็วและจำนวนมากแม้ต้องตรวจติดต่อกันเป็นเวลานานๆก็ไม่มีปัญหา ดังนั้นจึงทำให้การตรวจข้อสอบเป็นไปได้โดยง่ายและรวดเร็ว การทำงานของเครื่องตรวจข้อสอบนั้นจะอาศัยคุณสมบัติของการดูดกลืนคลื่นแสงอินฟราเรดของสารคาร์บอนมาประยุกต์ใช้งาน นั่นคือเนื่องจากสารคาร์บอนดูดกลืนคลื่นแสงอินฟราเรดได้ดี ดังนั้นจะใช้ตัวตรวจจับแสงอินฟราเรดตรวจจับปริมาณของพลังงานแสงที่สามารถผ่านการดูดกลืนของสารคาร์บอนเข้ามาตกระทบตัวมันแล้วทำให้ตัวตรวจจับเกิดการเปลี่ยนแปลงทางฟิสิกส์ภายในตัวตรวจจับซึ่งมีผลทำให้เกิดการเปลี่ยนแปลงของพลังงานขึ้นภายในตัวตรวจจับพอที่จะนำสัญญาณนั้นมาประยุกต์ใช้งานได้ การทำงานของเครื่องตรวจข้อสอบจะมีความสลับซับซ้อนมากขึ้นเพียงใดก็ขึ้นอยู่กับความต้องการของผู้ใช้ว่าต้องการให้ความสะดวกในการใช้งานของเครื่องตรวจข้อสอบมากขึ้นเพียงใด ถ้าต้องการความสะดวกในการใช้งานมากขึ้นความสลับซับซ้อนของอุปกรณ์ทางอิเล็กทรอนิกส์ที่จะนำมาประกอบเพื่อสร้างเป็นเครื่องดังกล่าวก็ย่อมจะสลับซับซ้อนเป็นเงาตามตัวรวมทั้งราคาสร้างด้วย แต่โดยหลักการแล้วก็ยังคงมีลักษณะที่คล้ายกันมาก ประสิทธิภาพ ความเที่ยงตรงก็ยังขึ้นอยู่กับอุปกรณ์และการสร้างของบริษัทนั้นๆด้วย ในปัจจุบันจะเห็นว่าเครื่องตรวจข้อสอบไม่มีการประกอบขึ้นใช้เองในประเทศไทยแต่จะเป็นการสั่งเข้ามามากกว่าซึ่งในการสั่งเข้าจะเสียค่าใช้จ่ายจำนวนมากและมีจำนวนเครื่องที่ใช้งานอยู่จำนวนจำกัดทั้งที่ความต้องการในการใช้งานมีจำนวนหลายแห่งตามสถานที่ต่างๆของรัฐโดยเฉพาะสถานศึกษาซึ่งนับว่ามีความจำเป็นต้องใช้เครื่องตรวจข้อสอบมีหลักการทำงานเบื้องต้นทุกๆไปนั้นไม่ยากสำหรับการศึกษา การศึกษาการทำงานเบื้องต้นของข้อมูลของอุปกรณ์อิเล็กทรอนิกส์เป็นสิ่งจำเป็นอย่างมากสำหรับผู้ต้องการค้นคว้าทางด้านนี้เพราะการทำงานทุกอย่างจะอาศัยพื้นฐานของงานนั้นๆเข้ามาช่วยด้วยการศึกษางานทางด้านอิเล็กทรอนิกส์ก็เช่นกัน อย่างไรก็ตามเครื่องตรวจข้อสอบนี้ก็ยังคงเป็นเครื่องต้นแบบเพื่อศึกษาแต่ก็ใช้งานได้จริงได้ ในปัจจุบันเทคโนโลยีทางอิเล็กทรอนิกส์มีความก้าวหน้าไปมากสามารถนำอุปกรณ์ย่อยๆทางอิเล็กทรอนิกส์เข้ามารวมอยู่ในชิปตัวเดียวกันได้จำนวนมากๆทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประหยัดทั้งอุปกรณ์และเงินลงทุน ดังที่กล่าวมาแล้วว่าการจัดทำโครงการนี้มุ่งเพื่อที่จะเป็นผู้นำแนวทางเบื้องต้นให้กับผู้ต้องการศึกษาการทำงานเบื้องต้นของเครื่องตรวจสอบเพื่อให้สามารถนำไปประยุกต์ให้ วงจรมีความสลับซับซ้อนในการทำงานให้มากขึ้นไปหลักการทำงานต่างๆไปแบ่งออกได้ดังนี้คือ

- ส่วนวงจรภาคตรวจจับข้อมูล ซึ่งเป็นตัวหลักตัวหนึ่งของเครื่องเพราะถ้าภาคนี้ทำงานผิดพลาดไปแล้วก็ยากที่ข้อมูลที่จะนำไปประมวลผลจะถูกต้องได้ เนื่องจากโครงการนี้อาศัยหลักการของการดูดกลืนคลื่นแสงอินฟราเรดตั้งนั้นอุปกรณ์หลักที่ใช้ในการตรวจจับก็ย่อมหนีไม่พ้นตัวกำเนิดแสงอินฟราเรดเมื่อมีตัวกำเนิดก็ต้องมีตัวรับซึ่งอุปกรณ์ทั้งสองจะติดตั้งสัมพันธ์กันและสารคาร์บอนที่จะใช้ในการตรวจจับ ก็เป็นสิ่งจำเป็น

- วงจรควบคุมการตรวจจับและประมวลผล ดังกล่าวมาแล้วว่าเครื่องตรวจสอบนี้เป็นเครื่องต้นแบบดังนั้นการควบคุมและประมวลผลจะเป็นไปอย่างง่าย ๆ ไม่สลับซับซ้อน การตรวจจับสัญญาณเพื่อจะนำไปควบคุมก็ยังคงใช้การตรวจจับด้วยแสงอินฟราเรดแล้วนำไปแปลงเป็นสัญญาณควบคุมทางไฟฟ้าเช่นเดียวกับการตรวจจับข้อมูลซึ่งจะเป็นคนละส่วนกับส่วนที่ใช้ตรวจจับข้อมูล สำหรับการประมวลผลจะอาศัยการเก็บข้อมูลของ ไอซีแรมแล้วนำไปประมวลผลอย่างง่าย ๆ ซึ่งจะใช้การเปรียบเทียบข้อมูลเข้าช่วย

- ส่วนแสดงผล สำหรับส่วนแสดงผลจะนำข้อมูลที่ได้ไปแสดงผลและในที่นี้จะใช้แอล อี ดี (LED) 7 ส่วนช่วยในการแสดงผล การแสดงผลจะแบ่งได้เป็นทั้งการแสดงผลเลขที่และการแสดงผลข้อมูล ซึ่งการแสดงผลของทั้งสองค่าจะสัมพันธ์กันทั้งเลขที่และคะแนน

บทที่ 2

ทฤษฎีและหลักการ

2.1 ทฤษฎีของแสงและตัวกำเนิดแสงอินฟราเรด

พลังงานแสงเป็นพลังงานแม่เหล็กไฟฟ้าแบบหนึ่งที่มีความถี่ ความยาวคลื่นและความเร็วเป็นไปตามสมการด้านล่าง ซึ่งแสงแต่ละชนิดจะมีความยาวคลื่นแตกต่างกันออกไปตามความถี่ของแสงนั้นๆ

$$\lambda = v / f$$

เมื่อ

λ : ความยาวคลื่นมีหน่วยเป็นเมตร

f : ความถี่มีหน่วยเป็นเฮิรตซ์

v : ความเร็วของแสงซึ่งมีค่าเท่ากับ 3×10^8 เมตรต่อวินาที

ทฤษฎีควมดัม (quantum) ของแพลงค์กล่าวว่าแหล่งกำเนิดพลังงานจะไม่แผ่หรือปล่อยพลังงานออกอย่างต่อเนื่องแต่จะปล่อยออกมาเป็นกลุ่มๆ และมีหน่วยขนาดของกลุ่มเรียกว่า “ควมดัม” สำหรับการแผ่พลังงานแม่เหล็กเรียกว่า “โฟตอน (Photon)” ซึ่งอาจถือว่าเป็นอนุภาคพลังงานแผ่ (Radiation) ที่เกิดจากสสารซึ่งมีคุณสมบัติของคลื่นจะเคลื่อนที่ผ่านสุญญากาศด้วยความเร็วแสงโดยค่าพลังงานหนึ่งโฟตอน จะเป็นไปตามสูตรดังนี้

$$1 \text{ Photon} = h f$$

เมื่อ

f : ค่าความถี่ของพลังงานแผ่

h : ค่าคงตัวของแพลงค์เท่ากับ 6.625×10^{-34} จูล์-วินาที

ความถี่ของการแผ่พลังงานแม่เหล็กไฟฟ้าของคลื่นบางชนิดเป็นไปตามตารางที่ 2.1

ตารางที่ 2.1 การแผ่ของพลังงานแม่เหล็กไฟฟ้า

ชนิด	ความยาวคลื่น(m)	ความถี่(Hz)	Quantum energy(ev)
วิทยุ	$10^4 - 10^{-3}$	$3 \times 10^4 - 3 \times 10$	$1.2 \times 10^{-10} - 1.2 \times 10^{-3}$
อินฟราเรด	$10^{-3} - 7 \times 10^{-7}$	$3 \times 10^{11} - 4 \times 10^{14}$	$1.2 \times 10^{-3} - 1.7$
visible	$7 \times 10^{-7} - 4 \times 10^{-7}$	$4 \times 10^{14} - 7 \times 10^{14}$	1.7 - 3
ultra	$4 \times 10^{-7} - 10^{-9}$	$7 \times 10^{14} - 3 \times 10^{17}$	3 - 1.2×10^3
x-ray	$10^{-9} - 10^{-11}$	$3 \times 10^{17} - 3 \times 10^{19}$	$1.2 \times 10^3 - 1.2 \times 10^6$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขบวนการแผ่มี 2 ลักษณะ

1. เกิดจากอิเล็กตรอนและโฮลที่อยู่บริเวณรอยต่อ PN ซึ่งจะทำให้พลังงานโฟตอนมีค่าประมาณเท่ากับช่วงแถบพลังงาน (Band gap Energy) ซึ่งมีค่าสูงมาก

2. เกิดจากอิเล็กตรอนและโฮลเคลื่อนที่มารวมกันบริเวณแตริบเลเวล (Trap Level Photon) ซึ่งจะมีพลังงานเท่ากับผลต่างของแถบพลังงาน (Energy Gap) กับค่าบิ่บดิ่ง (Binding)

จากกระบวนการทั้งสองจะได้โฟตอนออกมามีค่าความยาวคลื่นเป็นไปตามสมการดังนี้

$$\lambda = 1240 / \Delta E$$

เมื่อ

ΔE : ค่าความแตกต่างของพลังงานมีหน่วยเป็นอิเล็กตรอนโวลท์

ดังนั้นถ้าใช้สารต่างชนิดกันค่าของ ΔE จะมีค่าแตกต่างกันด้วย

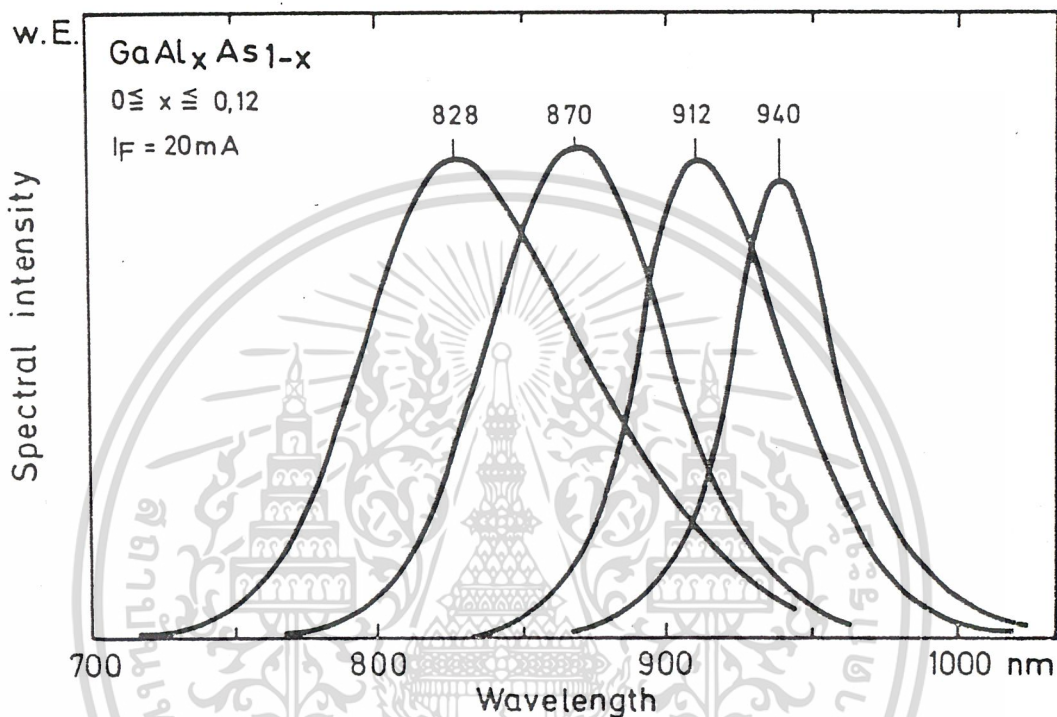
สารกึ่งตัวนำ	Band gap energy	Emission (nm)
Ge	0.66	1800
Si	1.09	1200
GaAs	1.43	880
GaP	2.24	550
GaAs ₆₀ P ₄₀	1.91	650
AlSb	1.60	775
InSb	0.18	6900
SiC	2.2	563

ตารางที่ 2.2 ตารางเปรียบเทียบพลังงานและความยาวคลื่นจากตัวกำเนิดแสงที่สร้างจากสารต่างชนิดกัน

ตารางที่ 2.2 แสดงถึงพลังงานและความยาวคลื่นที่ได้จากการสร้างตัวกำเนิดแสงด้วยสารที่ต่างชนิดกัน จะเห็นได้ว่าตัวกำเนิดแสงที่สร้างจาก GaAs จะให้ความยาวคลื่นอยู่ในช่วงของแสงอินฟราเรดคือ 882 นาโนเมตร

จากรูปที่ 2.1 จะเห็นว่าตัวกำเนิดแสงที่ทำจากสารต่างชนิดกันจะตอบสนองต่อคลื่นต่างกัน สาร GaAs จะให้ค่าความยาวคลื่นที่ดีที่สุดที่ 940 นาโนเมตร แต่ถ้าเพิ่มสาร Al เข้าไปที่สาร GaAs จะทำให้ได้ความยาวคลื่นใหม่ที่ 828 นาโนเมตร ซึ่งโดยทั่วไปช่วงของแสงอินฟราเรด

ที่น่าสนใจจะอยู่ในช่วง 870-879 นาโนเมตรดังนั้นค่าความยาวคลื่น 828 นาโนเมตร จึงเป็นความยาวคลื่นที่ใกล้เคียงช่วงของแสงอินฟราเรดซึ่งได้จากสาร GaAlAs ข้อมูลเปรียบเทียบพลังงานระหว่าง GaAs และ GaAlAs ดังตารางที่ 2.3



รูปที่ 2.1 กราฟแสดงการเปรียบเทียบความยาวคลื่นที่ได้จากตัวกำเนิดแสงอินฟราเรดจากสารต่างชนิดกัน

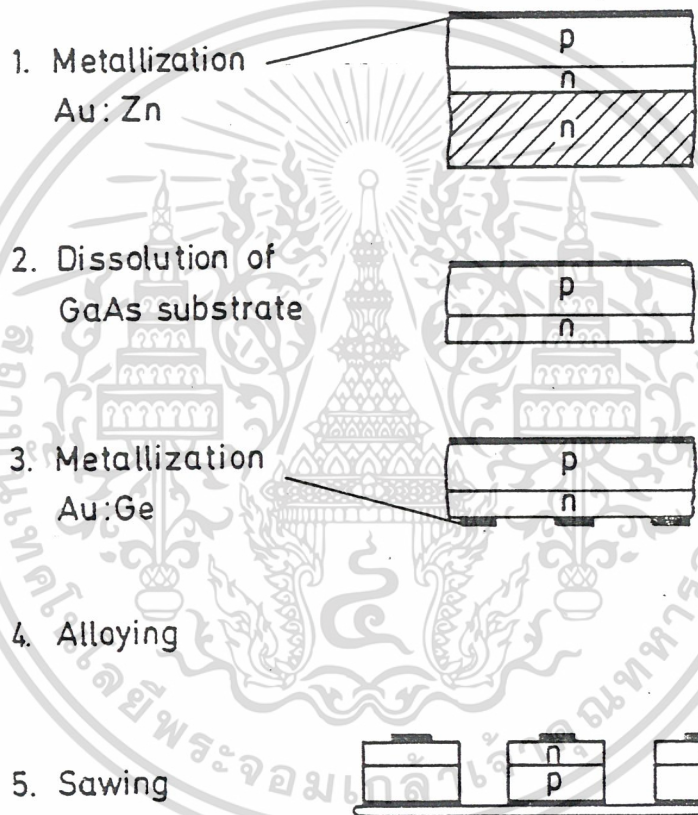
Parameter	GaAs:Si	GaAlAs:Si	Unit
Maximum mean forward current	150	100	mA
output power at $I_f = 100$ mA	12-18	16-26	mW
output power at $I_f = 1.5$ mA Pulsed	110-160	210-350	mW
Peak wavelength	940	880	nm
forward voltage at $I_f = 100$ mA	1.25	1.4	V
forward voltage at $I_f = 1.5$ mA Pulsed	1.9	3	V

ตารางที่ 2.3 เปรียบเทียบพลังงานที่ได้จากตัวกำเนิดแสงที่สร้างจาก GaAlAs และ GaAs

ประสิทธิภาพของตัวกำเนิดแสงอินฟราเรดที่ทำจาก GaAlAs จะมีค่ามากกว่า GaAs ประมาณ 40% ลักษณะชั้นของการโด๊ป(dope)สารที่ใช้ทำตัวกำเนิดแสงอินฟราเรดชนิด GaAlAs แสดงดังรูปที่ 2.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

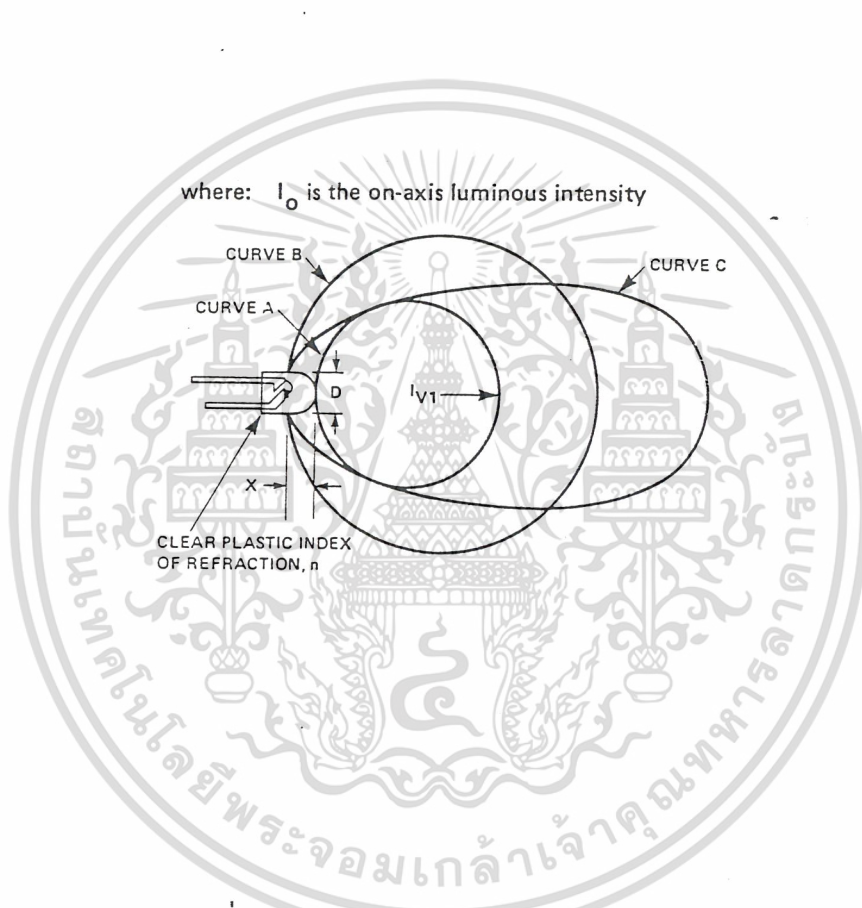
จากตารางที่ 2.3 จะสังเกตได้ว่า GaAlAs จะมีค่ากระแสทางด้านอินพุทมีค่าน้อยกว่าตัวกำเนิดแสงอินฟราเรดแบบ GaAs ดังนั้นจะช่วยประหยัดพลังงานได้มากกว่าและการจ่ายกำลังและความต่อเนื่องของคลื่นทางเอาท์พุทจะมีผลโดยตรงกับความร้อนที่จะเกิดขึ้นบริเวณรอยต่อ PN ซึ่งประสิทธิภาพของตัวจ่ายแสงอินฟราเรดจะลดลงเมื่ออุณหภูมิสูงขึ้นการเปลี่ยนแปลงจะเป็นไปตามอัตราส่วน $-1\% / ^\circ\text{C}$ ในช่วงทำงานเต็มที่ที่จุดอิมิต์วจะมีความร้อนเกิดขึ้นอย่างมาก



รูปที่ 2.2 ขั้นตอนของการโดปสารตัวกำเนิดแสงชนิด GaAlAs

ข้อจำกัดในการเพิ่มของสัญญาณทางเอาท์พุทโดยไม่เกี่ยวกับการเปลี่ยนแปลงกระแสอินพุทจะเป็นผลจากความร้อนการแก้ไขทำได้โดยเพิ่มผิวหน้าของตัวสารที่ใช้ทำให้มากขึ้นสาเหตุเพราะมุมตกกระทบรวมมีค่าต่ำมากนั่นเอง ข้อจำกัดสองค่าที่สำคัญของตัวจ่ายแสงอินฟราเรดเรารู้อยู่แล้วก็คือความร้อนและการอิมิต์วของสารซึ่งจะแก้ไขได้โดยเพิ่มพื้นที่ของรอย

ต่อ PN ซึ่งจะเป็นผลให้ความร้อนลดลง การแพร่กระจายของแสงในตัวกำเนิดแสง อินฟราเรดดังรูปที่ 2.3 จะเห็นว่าขึ้นอยู่กับการบังค้ำเลนส์ ยิ่งมีเลนส์กว้างมากก็จะทำให้การแพร่กระจายของแสงได้มาก

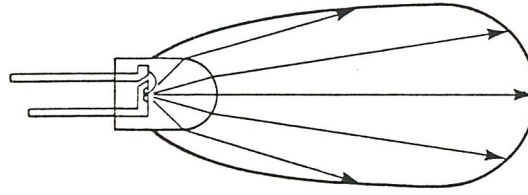


รูปที่ 2.3 การแพร่กระจายของแสงจากเลนส์แบบต่างๆ

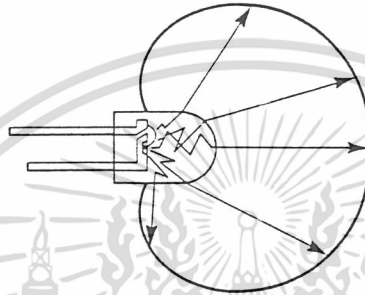
การกระจายของแสงออกจากตัวกำเนิดแสงอินฟราเรดจะขึ้นอยู่กับลักษณะโครงสร้างของเลนส์ซึ่งจะแตกต่างกัน ในเลนส์แบบทรงกลม (Spherical Dome Lens) จะให้ย่านการทำงาน (Pattern) ที่เหมาะสมกับการส่งแบบจุดต่อจุด (Point to Point) ซึ่งจุดทั้งสองจะถูกตรึงอยู่กับที่แน่นอนและจะส่งไปได้ไกลกว่าแบบอื่นๆ ส่วนแบบวงรี (Aspheric Dome Lens) เหมาะกับงานครอบคลุมพื้นที่แต่ส่งไปได้ไม่ไกลถึงแม้ตัวกำเนิดแสงจะสร้างจากสารชนิดเดียวกันแต่ถ้าเลนส์ต่างกันก็ได้กราฟการทำงานต่างกันด้วยดังรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BOTH LAMPS HAVE THE SAME LED CHIP AND THE SAME SHAPED DOME LENS



UNDIFFUSED PLASTIC LAMP: HIGH VALUE OF ON-AXIS LUMINOUS INTENSITY WITH A NARROW RADIATION PATTERN



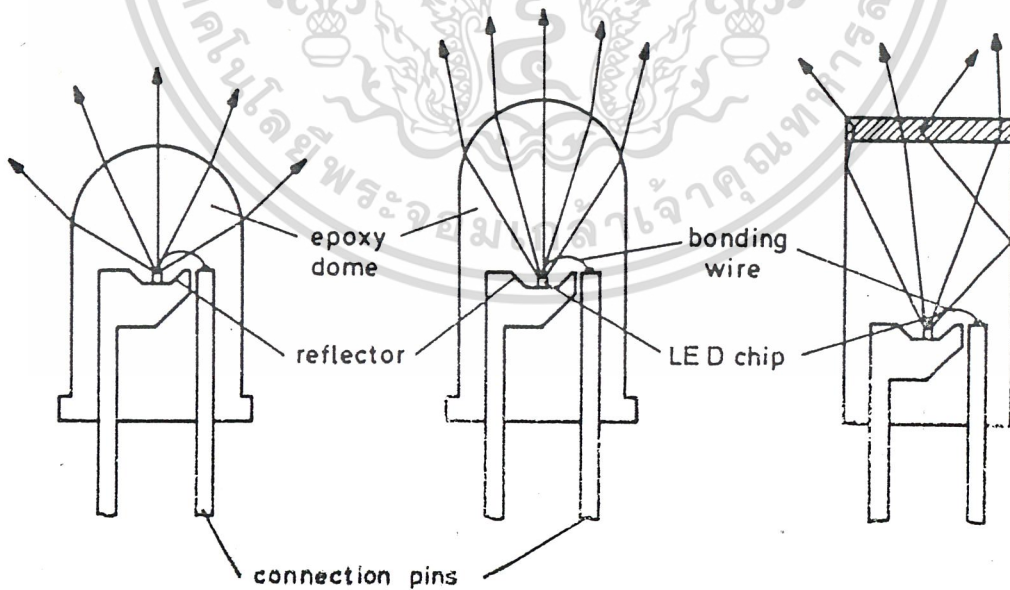
DIFFUSED PLASTIC LAMP: REDUCED VALUE OF ON-AXIS LUMINOUS INTENSITY WITH A WIDE RADIATION PATTERN

รูปที่ 2.4 การแพร่กระจายของแสงจากการใช้เลนส์ต่างชนิดกัน

wide angle type

narrow angle type

planar diffuse type

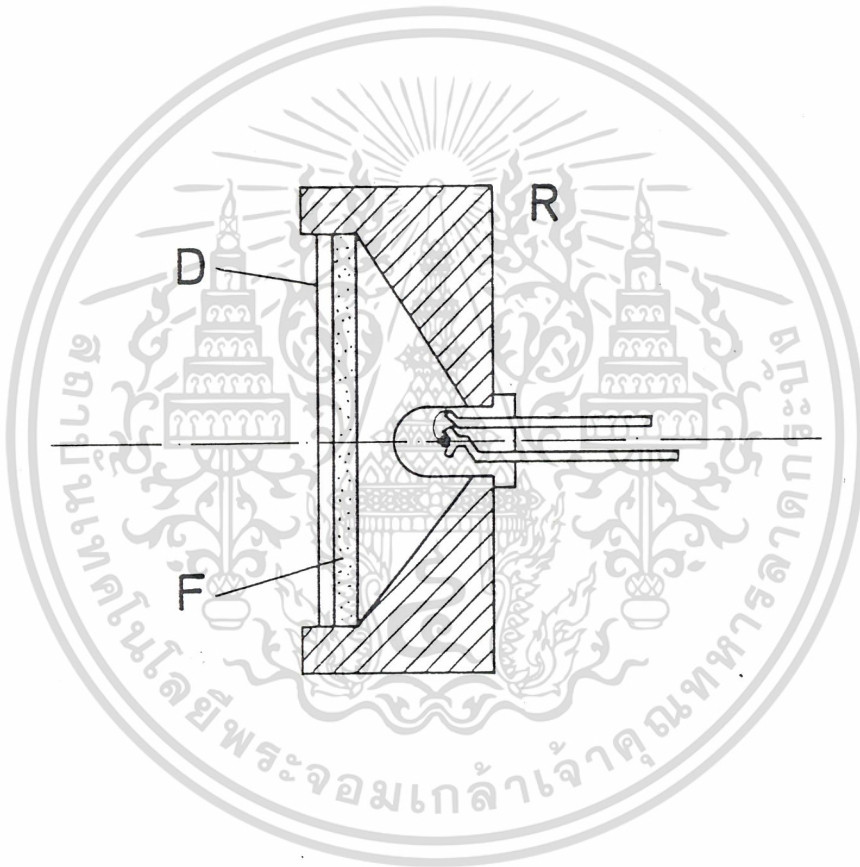


รูปที่ 2.5 ลักษณะการแพร่กระจายของแสงในตัวกำเนิดแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ชนิดของตัวกำเนิดแสงอินฟราเรดแต่ละชนิดก็จะให้การกระจายของแสงออกไปตามชนิดที่ใช้ทำตัวกำเนิดแสงเองซึ่งจะมีผลเช่นเดียวกับการจัดเลนส์ของตัวกำเนิดแสง ดังรูปที่ 2.5

อย่างไรก็ตามเราสามารถที่จะทำการติดตั้งเพื่อกำหนดให้การกระจายของแสงให้มากที่สุดได้โดยการจัดเลนส์ภายนอกของตัวกำเนิดแสงดังรูปที่ 2.6 ซึ่งเลนส์จะช่วยกระจายแสงออกไปได้มากขึ้น

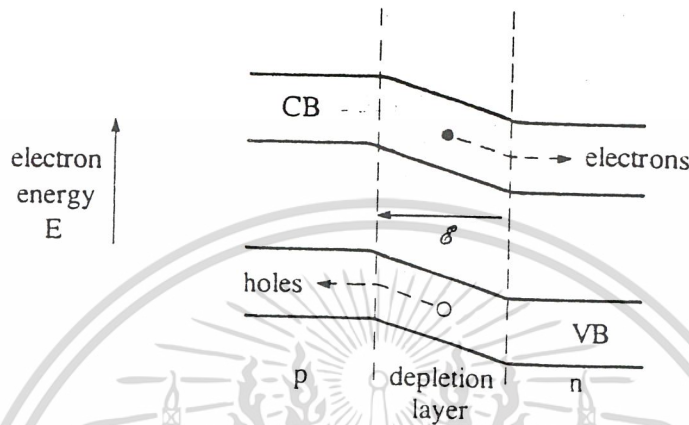


รูปที่ 2.6 การใช้เลนส์ช่วยในการปรับปรุงคุณภาพของแสง

2.2 หลักการของตัวรับแสงอินฟราเรด

2.2.1 โฟโตไดโอด

เมื่อสารกึ่งตัวนำได้รับโฟตอนจะทำให้เกิดคู่อิเล็กตรอน-โฮลซึ่งจะทำให้เกิดการเคลื่อนที่ของอิเล็กตรอนทำให้เกิดกระแสไหลขึ้นนั่นคือเมื่อเกิดการแตกตัวของคู่อิเล็กตรอน-โฮล การแตกตัวจะเกิดขึ้นบริเวณที่มีสนามแม่เหล็กไฟฟ้าหรือบริเวณที่แสงตกกระทบมากๆ ดังรูปที่ 2.7-2.9



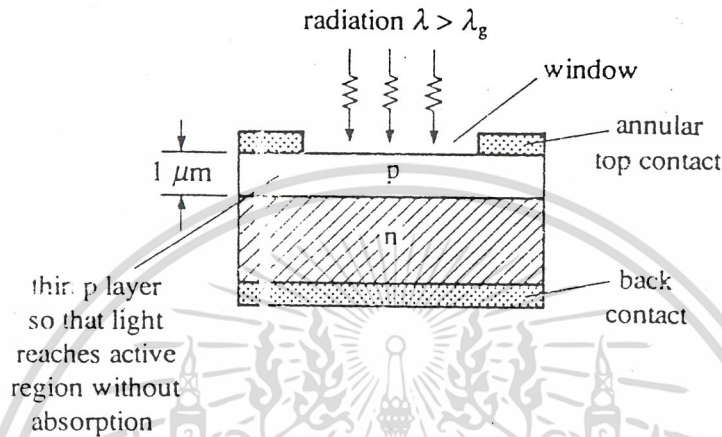
รูปที่ 2.7 การกระจายของสนามแม่เหล็กไฟฟ้าในสารกึ่งตัวนำ

จากรูปที่ 2.7 จะเห็นว่า การกระจายของแสงหรือสนามแม่เหล็กไฟฟ้าในสารกึ่งตัวนำ ไดโอดมีลักษณะไม่สม่ำเสมอในบริเวณรอยต่อของสาร PN ที่บริเวณดีพลิตชันโดยทั่วไปเพื่อเพิ่มประสิทธิภาพการทำงานต่อตัวโฟโตไดโอดควรจะทำให้โฟตอนส่วนใหญ่ถูกดูดซับในบริเวณรอยต่อหรือดีพลิตชันให้มากที่สุด ตรงความลึกที่โฟตอนจะผ่านไปได้อีกก่อนจะถูกดูดซับพลังงานแสงที่บริเวณผิวหน้าไป

ส่วนความยาวคลื่นที่ยาวขึ้นสามารถที่จะเจาะผ่านผลึกได้ลึกกว่าดังนั้นเพื่อให้โฟโตไดโอดสามารถตอบสนองต่อช่วงความยาวคลื่นที่กว้างจึงควรจะมีชั้น P ที่บางเพื่อให้ความยาวคลื่นสั้นเจาะผ่านเข้ามาได้และมีบริเวณดีพลิตชันที่หนามากๆ เพื่อมารับกระแสของโฟตอนสูงสุดจากโฟตอนที่มีความยาวคลื่นยาวผ่าน

ความหนาของบริเวณดีพลิตชันขึ้นอยู่กับ การไปอัสกลับและค่าความต้านทานของ บริเวณที่มีการแยกตัวของอิเล็กตรอน-โฮล

โดยปกติแม้ไม่มีการไปอัสกลับก็สามารถเกิดพื้นที่ดีพลิตชันได้ ซึ่งสนามที่เกิดขึ้นเกิดจากการแพร่พาหะรอรระหว่างรอยต่อ PN การไปอัสกลับจะช่วยเพิ่มสนามและขยายบริเวณดีพลิตชันให้มากขึ้นไปอีกดังรูปที่ 2.9



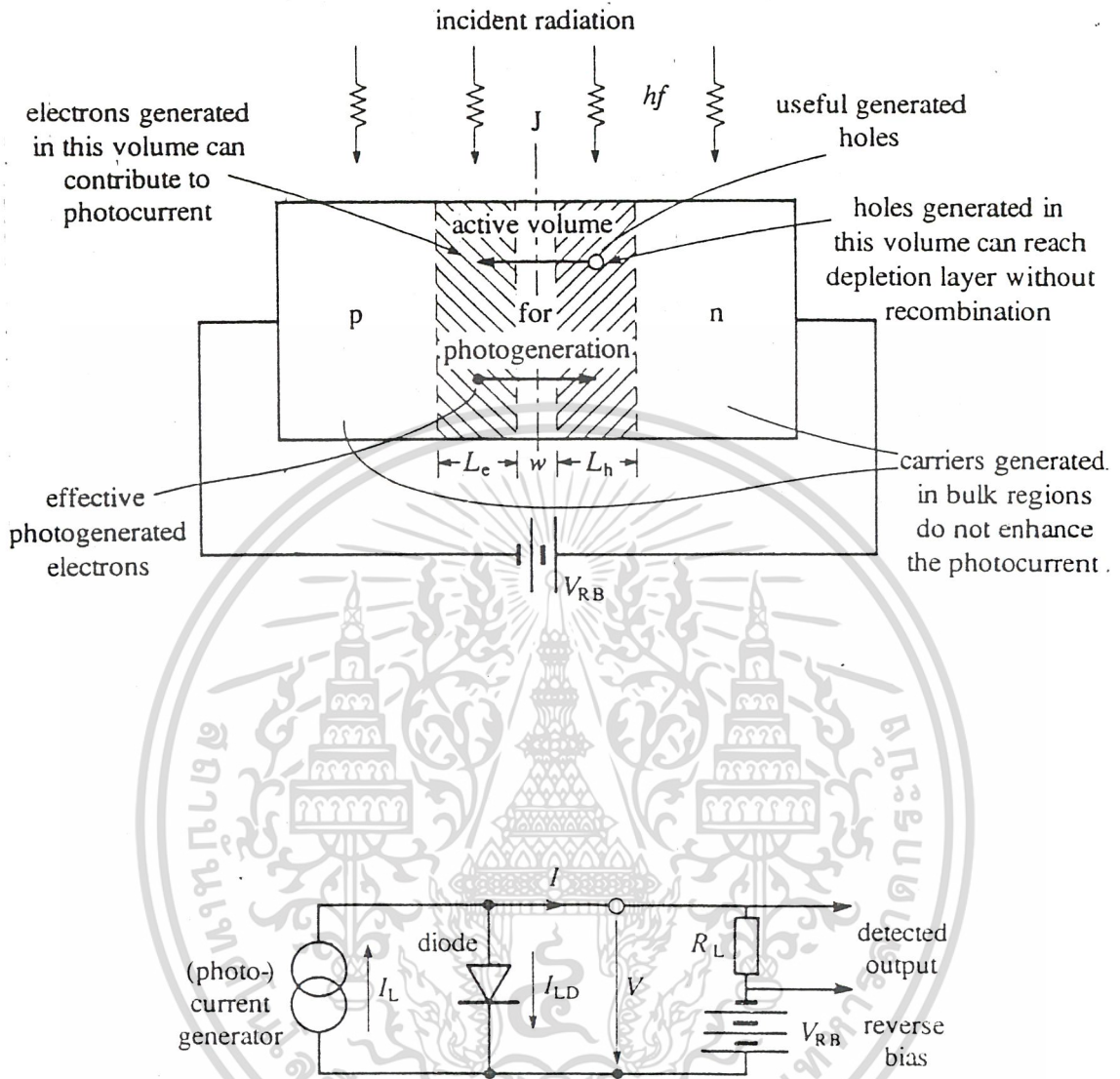
รูปที่ 2.8 ลักษณะโครงสร้างโดยทั่วไปของโฟโตไดโอด

2.2.2 แบบจำลองของวงจร (equivalente circuit)

แบบจำลองของวงจรโฟโตไดโอดสามารถแสดงได้ดังรูปที่ 2.9 ค่ากระแส I_L จะขึ้นอยู่กับปริมาณแสงที่ตัวไดโอดได้รับ ในกรณีไม่มีการให้ไบอัส (Zero Bias) กับโฟโตไดโอดกระแส I_L จะทำให้ขั้วแอนอด (anode) เป็นบวกเมื่อเทียบกับคาโทด (Cathode) กระแส I_L ส่วนหนึ่งจะไหลกลับผ่านตัวไดโอดและอีกส่วนจะไหลผ่านตัวต้านทานถ้าโหลด (Load) มีค่าสูงมากกระแสส่วนมากจะไหลผ่านตัวไดโอด

การทำงานโดยไม่ให้การไบอัสเรียกว่าโหมดโฟโตโวลตาอิก (Photo Voltaic mode) การทำงานในโหมดโฟโตโวลตาอิกสามารถทำงานได้ทั้งแบบเชิงเส้นและแบบลอการิทึมซึ่งขึ้นอยู่กับค่าโหลดตัวต้านทาน การทำงานของโหมดลอการิทึมจะเกิดขึ้นเมื่อโหลดมีค่าสูงมาก ๆ ($> 10^{11}$ โอห์ม) ส่วนการทำงานแบบเชิงเส้นจะเกิดเมื่อโหลดมีค่าความต้านทานต่ำเมื่อเทียบกับความต้านทานไดนามิกส์ของโฟโตไดโอด ค่าศักดาสูงสุดในการทำงานแบบไม่ให้ไบอัสคือ V_L ประมาณ 100 มิลลิโวลท์ขึ้นอยู่กับความละเอียดที่ต้องการ ถ้าค่า R_L สูงกว่าจะทำให้มีความไวมากกว่าแต่ช่วงการตอบสนองเชิงเส้นจะลดลง ค่า R_L สูงสุดจะอยู่ในช่วง 25 เมกกะโอห์ม ถึง 550 เมกกะโอห์ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



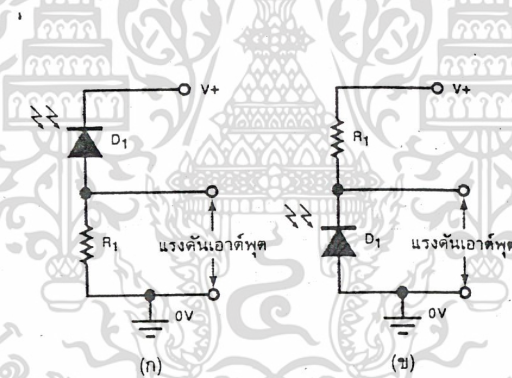
รูปที่ 2.9 วงจรจำลองของโฟโตไดโอดและการขยายบริเวณเดิพริทชันให้มากขึ้น

การทำงานแบบให้ไบอัสกลับเรียกว่าโหมดกระแสโฟโต (Photocurrent Mode) ซึ่งมีข้อดีกว่าแบบโฟโตโวลต์ตาอิก คือ

1. มีความเร็วสูง
2. เสถียรภาพดี
3. ช่วงไดนามิกส์สูงกว่า
4. สัมประสิทธิ์ทางอุณหภูมิสูงกว่า
5. การตอบสนองต่อแสงดีกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

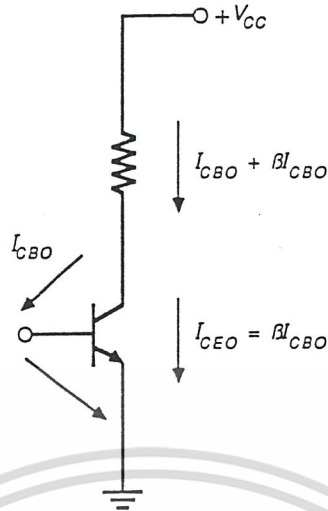
จากลักษณะของโฟโตไดโอดที่กล่าวมาแล้วนั้นจะเห็นว่าเมื่อไอที่รอยต่อ PN ได้รับการไบอัสกลับจะเกิดกระแสรั่วไหลย้อนกลับ และอิมพีแดนซ์ของรอยต่อ PN นี้มีความไวต่อแสงมากเป็นพิเศษ คือจะมีอิมพีแดนซ์สูงเมื่ออยู่ในที่มืดและมีอิมพีแดนซ์ต่ำเมื่ออยู่ในที่สว่าง ไดโอดทั่วไปนั้นจะถูกหุ้มรอยต่อนี้ไว้ด้วยวัสดุทึบแสงเพื่อป้องกันไม่ให้เกิดปรากฏการณ์นี้ขึ้น แต่สำหรับโฟโตไดโอดเป็นไดโอดซึ่งถูกผลิตขึ้นมาเพื่อให้เกิดปรากฏการณ์นี้โดยเฉพาะ ดังนั้นรอยต่อจึงต้องหุ้มด้วยวัสดุที่แสงสามารถผ่านได้ดีที่สุด ไดโอดชนิดนี้มี 2 แบบคือ ชนิดที่ตอบสนองต่อแสงย่านอินฟราเรด ในการนำไปใช้งานโฟโตไดโอดจะถูกต่อในลักษณะได้รับการไบอัสกลับสำหรับแรงดันเอาต์พุต เป็นแรงดันที่ตกคร่อมตัวต้านทานโหลดที่ต่ออนุกรมกับ โฟโตไดโอดและกราวด์ ดังรูปที่ 2.10 โฟโตไดโอดจะถูกนำมาประยุกต์ใช้งานที่เกี่ยวกับสัญญาณไฟสลัปที่มีการเปลี่ยนแปลงเร็ว ๆ สำหรับการประยุกต์ใช้โฟโตไดโอดชนิดที่ตอบสนองต่อแสงอินฟราเรด เช่นการใช้ในวงจรรีโมตคอนโทรลวงจรสัญญาณเตือนต่าง ๆ ที่ใช้แสงอินฟราเรดในการควบคุม



รูปที่ 2.10 วงจรจำลองของโฟโตไดโอดและการขยายบริเวณตีพริทซ์ให้มากขึ้น

2.2.3 โฟโตทรานซิสเตอร์

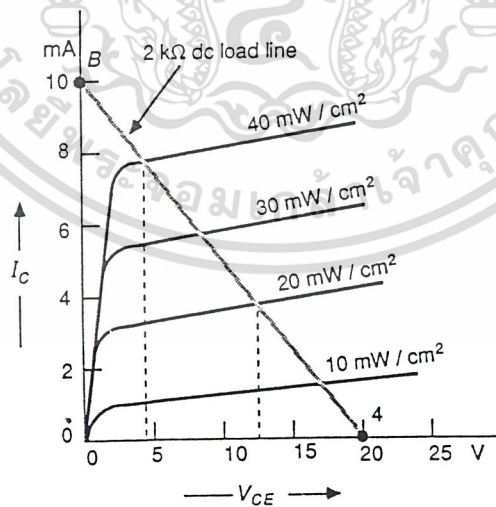
หลักการทำงานเบื้องต้นจะเหมือนกับทรานซิสเตอร์ทั่วไปแต่โฟโตทรานซิสเตอร์จะไม่มีขาเบสซึ่งกระแสเบสจะได้รับ จากการเปลี่ยนแปลงของแสงที่ตกกระทบบริเวณรอยต่อของสาร PN ตามที่กล่าวมาแล้ว วงจรการทำงานของโฟโตไดโอดโดยทั่วไปแสดงในรูปที่ 2.11



รูปที่ 2.11 วงจรของโฟโตทรานซิสเตอร์

สมมุติกำหนดให้ I_{λ} เป็นกระแสเบสที่เกิดจากการได้รับพลังงานแสง ผลลัพธ์ของกระแสอิเล็กตรอนจะเป็นดังนี้คือ

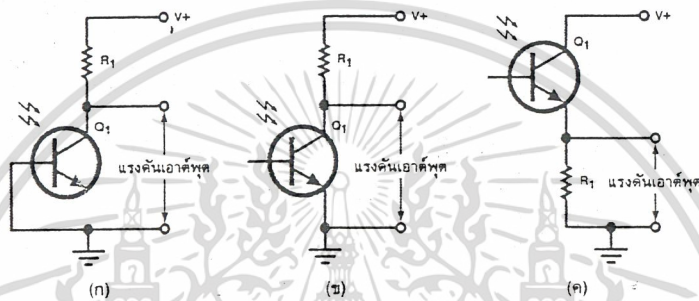
$$I_C = hfe / I_{\lambda}$$



รูปที่ 2.12 กราฟแสดงคุณสมบัติของโฟโตทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟคุณสมบัติของโฟโตทรานซิสเตอร์จะแสดงได้ดังรูปที่ 2.12 สำหรับความสัมพันธ์ระหว่างความเข้มของแสงและกระแส คือถ้าเพิ่มความเข้มของแสงมากขึ้นกระแสคอนล็กเตอร์จะมีค่าเพิ่มขึ้นนั่นคือกระแส I_c จะเปลี่ยนไปเป็นสัดส่วนโดยตรงกับความเข้มของแสง



รูปที่ 2.13 การต่อใช้งานโฟโตทรานซิสเตอร์ในลักษณะต่างๆ

การใช้งานโฟโตทรานซิสเตอร์พื้นฐานมีอยู่ด้วยกันดังนี้ การต่อใช้งานพื้นฐานแสดงในรูปที่ 13 โดยรูปที่ 13(ก) ขาเบสของทรานซิสเตอร์ถูกต่อลงกราวด์ ดังนั้นทรานซิสเตอร์จะทำงานเหมือนกับโฟโตไดโอดทุกประการ ส่วนรูปที่ 13(ข) และ 13(ค) ขาเบสของทรานซิสเตอร์ถูกปล่อยลอยไว้และเมื่อใดที่ทรานซิสเตอร์ได้รับแสงก็จะมีกระแสไหลผ่านรอยต่อ เบส-คอนล็กเตอร์ของทรานซิสเตอร์ซึ่งจะทำให้กระแสที่ผ่านจากคอนล็กเตอร์มายังอิมิตเตอร์ของทรานซิสเตอร์มีปริมาณเพิ่มขึ้นอย่างมาก กระแสนี้จะทำให้ได้แรงดันเอาต์พุตที่ตกคร่อมตัวต้านทาน R_1 ที่ต่ออนุกรมอยู่มีค่าเพิ่มขึ้น

เมื่อเปรียบเทียบกับโฟโตไดโอด โฟโตทรานซิสเตอร์จะมีความไวต่อแสงมากกว่าประมาณ 100 เท่าแต่ในด้านความถี่ใช้งานสูงสุดสำหรับโฟโตทรานซิสเตอร์จะใช้งานได้ที่มีความถี่ต่ำกว่าโฟโตไดโอดหลายเท่า ในการใช้งานอาจจะต่อตัวต้านทานปรับค่าได้ระหว่างขาเบสและอิมิตเตอร์ของโฟโตทรานซิสเตอร์ด้วยเพื่อให้สามารถเลือกได้ว่า ต้องการใช้กับงานที่มีความไวต่อแสงมากๆหรือต้องการใช้ที่มีความถี่สูงๆ โดย เมื่อความต้านทานปรับค่าได้ลัดวงจรก็จะทำหน้าที่เป็นโฟโตไดโอดไป

2.3 ทฤษฎีและการประยุกต์ใช้งานไอซีออปแอม

2.3.1 วงจรเปรียบเทียบสัญญาณ

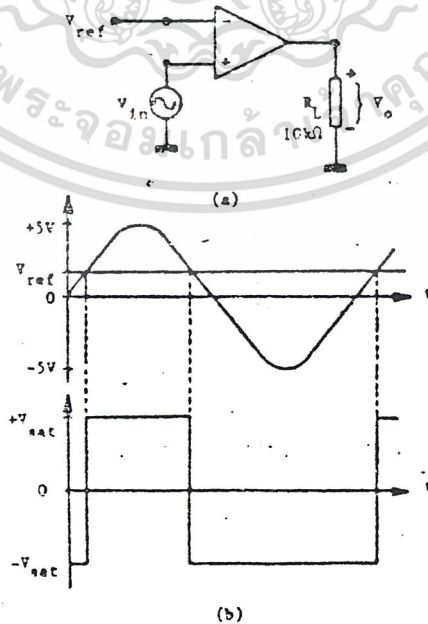
วงจรเปรียบเทียบสัญญาณจะทำหน้าที่เปรียบเทียบสัญญาณเข้าหาหนึ่งกับสัญญาณที่เข้าอีกหาหนึ่งระดับศักดาเปรียบเทียบอาจจะมีค่าเป็นบวก,ลบ หรือ ศูนย์ ก็ได้วงจรเปรียบเทียบสัญญาณจะมีประโยชน์หลักในงานประเภทต่างๆ เช่น วงจรขมิตทริกเกอร์ ซึ่งจะทำหน้าที่จัดรูปลักษณะสัญญาณต่างๆ ให้อยู่ในลักษณะของสัญญาณรูปสี่เหลี่ยมวงจรตรวจจับสัญญาณข้ามระดับศูนย์ (Zero crossing detector) ซึ่งจะทำหน้าที่แจ้งว่าสัญญาณได้ข้ามระดับศูนย์เมื่อใด และกำลังจะเพิ่มระดับไปในทิศทางใด วงจรตรวจจับสัญญาณ voltage level detector) ซึ่งจะทำหน้าที่แจ้งว่าสัญญาณเข้ามีระดับสูงถึงระดับศักดาเปรียบเทียบเมื่อใด หรือวงจรออสซิลเลเตอร์ เป็นต้น

2.3.2 วงจรเปรียบเทียบพื้นฐาน

การเปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้าบวก(+) จากรูปที่ 2.14 แสดงออปแอมที่อยู่ในลักษณะวงจรเปิดทำหน้าที่เปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้าบวก(+) นั่นคือจุดสัญญาณเข้าขาลบ(-) จะอยู่ที่ระดับศักดาเปรียบเทียบส่วนจุดสัญญาณเข้าบวกจะต่ออยู่กับสัญญาณซึ่งเราต้องการจะเปรียบเทียบศักดา

เนื่องจากค่าขยายศักดาสัญญาณแบบลูปิดของออปแอมมีค่าสูงมาก ดังนั้นในทางปฏิบัติเมื่อระดับสัญญาณที่ระดับสัญญาณเข้าบวกมีระดับสัญญาณมากกว่าหรือสูงกว่า

รูปที่ 2.14 รูปแสดงวงจรเปรียบเทียบศักดาสัญญาณเข้าบวก



V_{ref} เพียงเล็กน้อย เช่น 50 ไมโครโวลท์ ระดับศักดาสัญญาณขาออก V_o จะมีค่าอยู่ที่ V_{ref} ถ้าเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ระดับสัญญาณอยู่ที่ระดับสัญญาณขาเข้าบวกมีระดับต่ำกว่า V_{ref} เพียงเล็กน้อยก็จะทำให้สัญญาณออกกลับไปมีค่าเท่ากับ $-V_{ref}$ ดังนั้นเราจะใช้วงจรดังกล่าวเป็นการเปรียบเทียบระดับสัญญาณเมื่อสัญญาณออกมีค่าเป็น $+V_{sat}$ ก็แสดงว่า V_{in} มีระดับสูงกว่า V_{ref} และเมื่อสัญญาณออกมีค่าเป็น $-V_{sat}$ ก็แสดงว่า V_i มีระดับต่ำกว่า V_{ref} หลักการดังกล่าวนี้จะมีประโยชน์อย่างมากในวงจรสร้างสัญญาณรูปต่าง ๆ ตามที่เราต้องการ

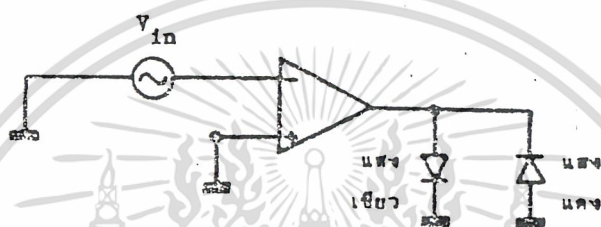


รูปที่ 2.15 วงจรเปรียบเทียบสัญญาณเข้าขาลบ

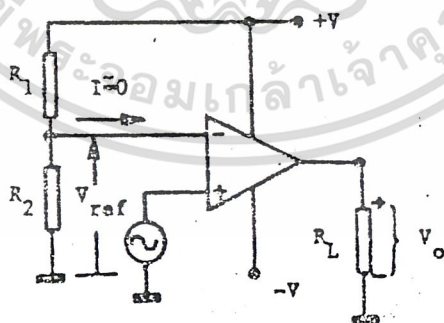
การเปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้าขาลบจากรูปที่ 2.15 แสดงวงจรตรงข้ามกลับวงจรในรูปที่ 2.14 กล่าวคือศักดาเปรียบเทียบจะอยู่กับสัญญาณบวกเข้าส่วนสัญญาณที่เราต้องการจะทำการเปรียบเทียบต่ออยู่กับขาสัญญาณเข้า(-) ดังนั้นระดับศักดาสัญญาณออก V_o จะมีเครื่องหมายตรงข้ามกับกรณีที่แล้ว วงจรดังกล่าวนี้จะมีประโยชน์อย่างมากในการสร้างวงจรสร้างสัญญาณรูปต่าง ๆ เช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทั้งสองที่กล่าวมาแล้ว อาจจะนำมาใช้เป็นวงจรทดสอบระดับสัญญาณผ่านศูนย์ได้ ถ้าเราต่อขาตั้งคาเปรียบเทียบกับระดับศักดาติน นั่นคือทุกครั้งที่สัญญาณ V_{in} มีระดับผ่าน ศูนย์ระดับศักดาสัญญาณออกจะเปลี่ยนสถานะระดับสัญญาณ อาจจะแสดงได้ด้วยไดโอดเรืองแสง สีต่างกันต่ออยู่ที่สัญญาณขาออกดังแสดงในรูปที่ 2.16



รูปที่ 2.16 แสดงระดับสัญญาณโดยการอาศัยไดโอดเรืองแสงสีต่างๆ



รูปที่ 2.17 แสดงการสร้างระดับศักดาเปรียบเทียบกับแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ V_{in} มีระดับสูงกว่าศูนย์กระแสจะไหลผ่านไดโอดเรืองแสงสีแดง และเมื่อ V_{in} มีระดับต่ำกว่าศูนย์กระแสจะไหลผ่านไดโอดเรืองแสงสีเขียว เนื่องจากในกรณีที่ถูกไบอัสถูกทางไดโอดทั้งสองจะมีระดับศักดาต่ำกว่า $\pm V_{sat}$ มากดังนั้นกระแสไหลผ่านไดโอดจะมีค่าสูงสุดเท่ากับออปแอมป์จะให้ได้ซึ่งในกรณีของออปแอมป์แบบ 741 กระแสไหลผ่านไดโอดจะมีค่าประมาณ 25 มิลลิแอมป์มากเพียงพอที่จะทำให้ไดโอดเรืองแสงสว่างได้

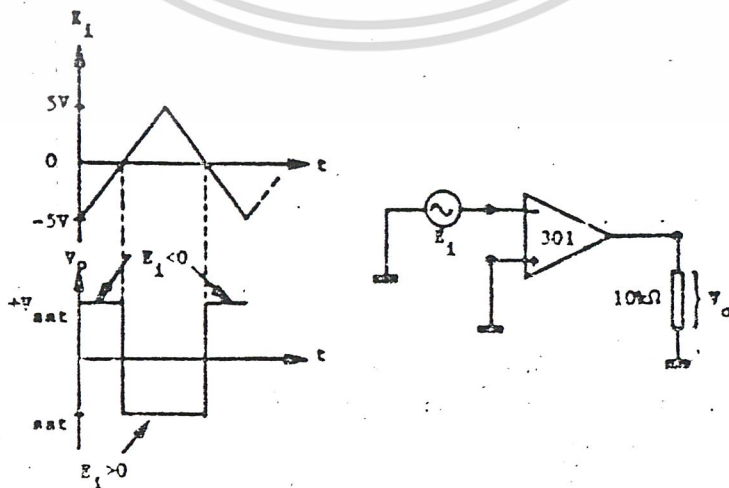
โดยทั่วไประดับศักดาไฟที่จ่ายให้กับออปแอมป์จะถูกควบคุมระดับไว้แน่นอนดังนั้นเราอาจจะอาศัยระดับศักดาไฟจ่ายเพื่อสร้างระดับศักดาเปรียบเทียบได้ดังแสดงในรูปที่ 2.17

เนื่องจากค่าอิมพีแดนซ์ที่จุดสัญญาณเข้ามีค่าสูง ดังนั้นกระแส I ซึ่งไหลเข้าสู่ขาลบจึงมีค่าน้อยดังนั้นระดับศักดาเปรียบเทียบจะมีค่าใกล้เคียงกับจุดต่ำของสัญญาณเปรียบเทียบสัญญาณอย่างง่าย

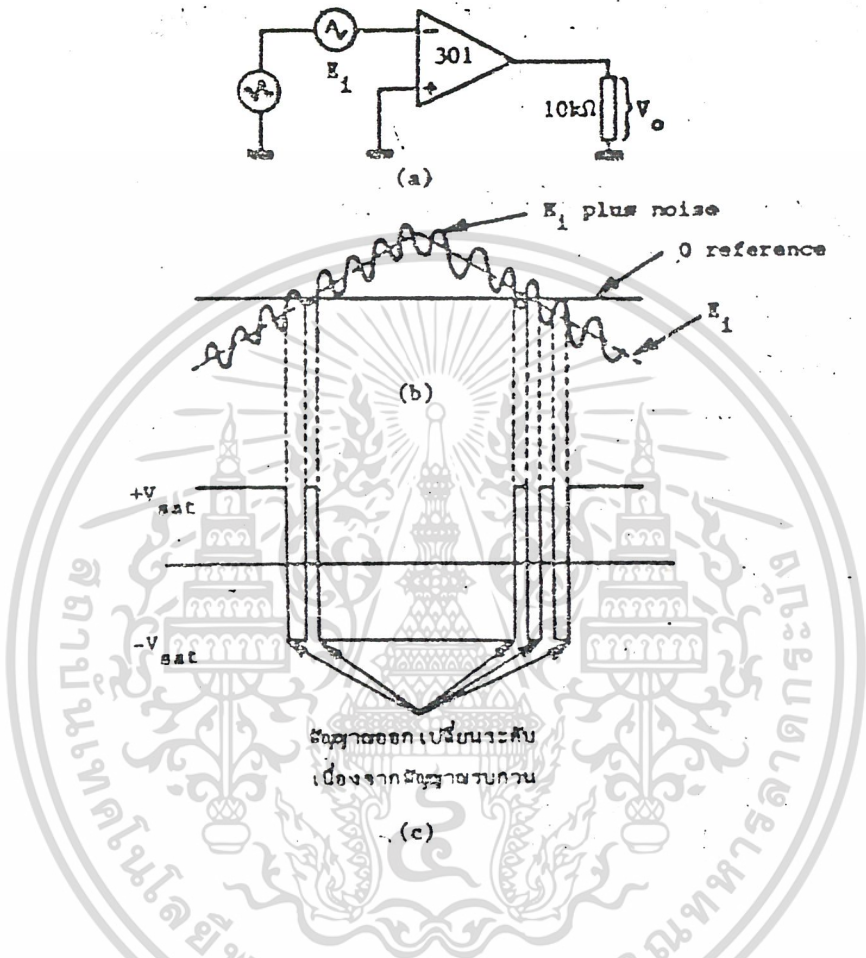
$$V_{ref} = \left\{ \frac{R_2}{(R_1+R_2)} \right\} \times V_{cc}$$

ในกรณีที่วงจรเปรียบเทียบสัญญาณอย่างง่ายปฏิบัติงานได้ผลไม่ดีดังแสดงในรูปที่ 2.18 ซึ่งแสดงกรณีที่สัญญาณ E_i แบบรูปสามเหลี่ยมต่อเข้ากับสัญญาณลบโดยที่จุดสัญญาณเข้าบวกต่อไว้ที่ศักดาดิน ดังนั้นเมื่อ E_i มีระดับต่ำกว่าศูนย์ V_o จะเท่ากับ $+V_{sat}$ เมื่อ E_i มีระดับสูงกว่าศูนย์ V_o จะเท่ากับ $-V_{sat}$ นั่นคือเมื่อ E_i ผ่านระดับศักดาศูนย์และมีค่าเพิ่มขึ้นศักดาสัญญาณออกจะเปลี่ยนภาวะจาก $+V_{sat}$ มายัง $-V_{sat}$ และศักดาสัญญาณออกจะเปลี่ยนภาวะจาก $-V_{sat}$ มายัง $+V_{sat}$ เมื่อ E_i ผ่านระดับศักดาศูนย์และกำลังลดต่ำ

รูปที่ 2.18 วงจรเปรียบเทียบโดยใช้สัญญาณสามเหลี่ยม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

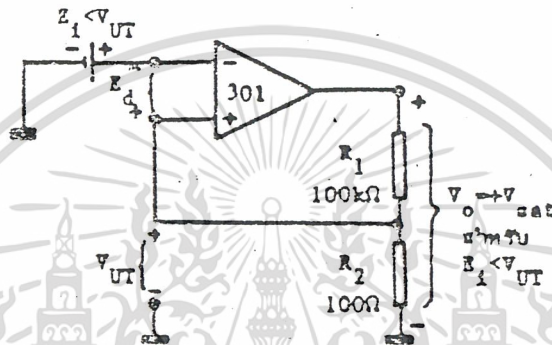


รูปที่ 2.19 ผลของสัญญาณรบกวนในวงจรออปแอม

ในการปฏิบัติงานบางประเภท E_i อาจจะเข้าใกล้ระดับศูนย์อย่างช้ามากหรืออาจจะลอยอยู่ในระดับใกล้เคียงกับระดับศูนย์ในกรณีดังกล่าวนี้ V_o อาจจะเปลี่ยนสภาวะไปมากหรือออกสวิตช์เลทระหว่างระดับ $+V_{sat}$ และ $-V_{sat}$ ได้ ลักษณะการออกสวิตช์เลทดังกล่าวนี้อาจจะเกิดจากสัญญาณเข้าออปแอมก็ได้ อาจจะแสดงลักษณะการเกิดสัญญาณรบกวนดังกล่าวได้ดังเช่นในรูปที่ 2.19(a) โดยมีเครื่องกำเนิดสัญญาณรบกวนและสัญญาณรูปสามเหลี่ยมต่ออยู่ รูปที่ 2.19(b) แสดงผลบวกของสัญญาณรบกวนและสัญญาณรูปสามเหลี่ยมที่เข้าสัญญาณเข้าลบของออปแอมจะสังเกตได้ว่าในบริเวณใกล้เคียงกับจุดที่สัญญาณรูปสามเหลี่ยมข้ามระดับตัด คาศุนย์ ผลบวกของสัญญาณทั้งสองอาจจะข้ามระดับตัดได้ที่หลายจุดซึ่งที่แต่ละจุดภาวะสัญญาณออกของออปแอม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเปลี่ยนแปลงไปดังเช่นแสดงในรูปที่ 2.19(c) นั่นคือวงจรดักจับจุดที่ทั้งศักดาของสัญญาณรบกวนและศักดาสัญญาณรูปสามเหลี่ยมข้ามระดับศูนย์ ในทางปฏิบัติเราไม่อาจจะกำจัดสัญญาณรบกวนให้หมดได้แต่เราอาจจะกันไม่ให้ศักดาสัญญาณออกเปลี่ยนระดับไปตามสัญญาณรบกวนได้ด้วยการใช้หลักการของสัญญาณกลับแบบเพิ่มกำลัง(Positive feedback)เข้ามาช่วย



รูปที่ 2.20 วงจรเปรียบเทียบสัญญาณป้อนกลับแบบบวก

2.3.3 การป้อนสัญญาณกลับแบบเพิ่มกำลัง

การป้อนสัญญาณกลับแบบเพิ่มกำลังจะทำได้โดยการนำบางส่วนของศักดาสัญญาณออกก่อนกลับมาที่ขาสัญญาณเข้าบวก รูปที่ 2.20 แสดงกรณีนี้ที่สัญญาณออก V_O ถูกแบ่งโดย R_1 และ R_2 และศักดาที่ถูกแบ่งมาโดย R_2 จะป้อนกลับสู่ขาสัญญาณเข้าบวก ซึ่งจะมีผลทำให้เกิดระดับศักดาเปลี่ยนที่แปลเปลี่ยนไปตามสัญญาณออกซึ่งผิดกับในกรณีที่แล้ว ๆ มาที่ระดับศักดาเปรียบเทียบจะมีค่าคงที่เสมอ

2.3.4 ศักดาเปลี่ยนระดับสูง(Upper threshold voltage)

ในรูปที่ 2.20 ศักดาสัญญาณออก V_O จะถูกแบ่งโดย R_1, R_2 ซึ่งส่วนของ V_O ที่ถูกแบ่งโดย R_2 จะป้อนกลับเข้าที่ขาสัญญาณเข้าบวกซึ่งจะเรียกศักดาดังกล่าวว่าเป็นศักดาเปลี่ยนระดับสูง(V_{UT}) จะเป็นไปตามสมการต่อไปนี้

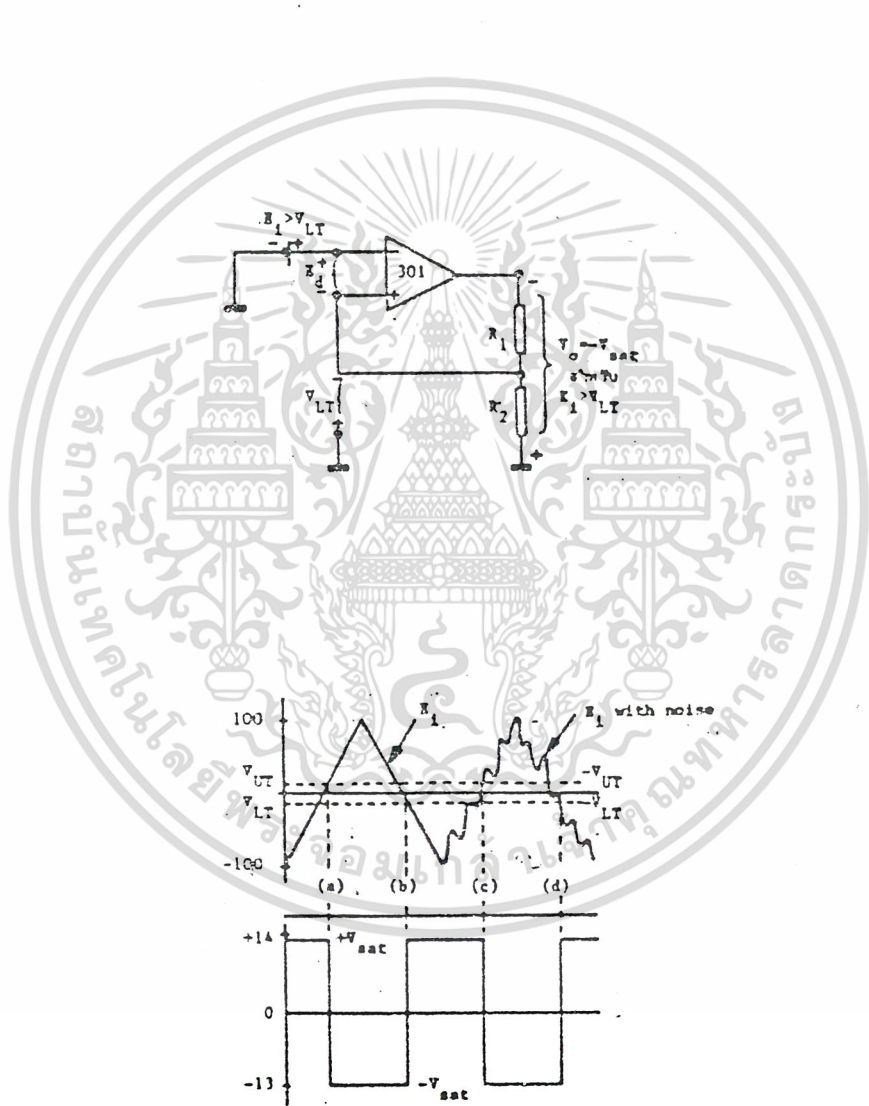
$$V_{UT} = \left\{ R_2 / (R_1 + R_2) \right\} \times V_{sat}$$

เมื่อ

V_{UT} : ศักดาเปลี่ยนระดับสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่ E_i มีค่าต่ำกว่า V_{UT} ศักดาที่ขาบวกจะมีระดับสูงกว่าที่ขาลบและ V_o จะถูกล็อกไว้ที่ $+V_{sat}$ ถ้า E_i มีระดับสูงกว่า V_{UT} เล็กน้อยนั่นคือทิศทางของศักดา E_d ที่แสดงในรูป 2.21 จะถูกกลับทิศทางระดับศักดาสัญญาณออก (V_o) จะเริ่มลดระดับซึ่งจะมีผลทำให้ศักดาของสัญญาณป้อนกลับลดระดับลงและ E_d จะเพิ่มระดับขึ้นมีผลผลักดันให้ V_o ลดระดับเร็วขึ้นไปสู่ $-V_{sat}$ ซึ่งจะกลายเป็นกรณีของวงจรรูปที่ 2.21



รูปที่ 2.21 วงจรและสัญญาณเปรียบเทียบสัญญาณป้อนกลับแบบบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.5 คักดาเปลี่ยนระดับต่ำ(Lower threshold voltage)

เมื่อ V_O เท่ากับ $+V_{sat}$ ระดับคักดาป้อนกลับสู่บวกจะเรียกว่าเป็นคักดาเปลี่ยนระดับต่ำซึ่งมีค่าเท่ากับ

$$V_{LT} = \{R_2 / (R_1 + R_2)\} \times -V_{sa}$$

เมื่อ

V_{LT} : คักดาเปลี่ยนระดับต่ำ

จะสังเกตได้ทันทีว่า V_{LT} มีค่าเป็นลบเมื่อเทียบกับคักดาติดดังนั้น V_O จะอยู่ที่ระดับ $-V_{sat}$ ตราบใดที่ E_i มีระดับสูงกว่า V_{LT} และ V_O จะเปลี่ยนสภาวะไปยัง $+V_{sat}$ เมื่อ E_i มีระดับต่ำกว่า V_{LT}

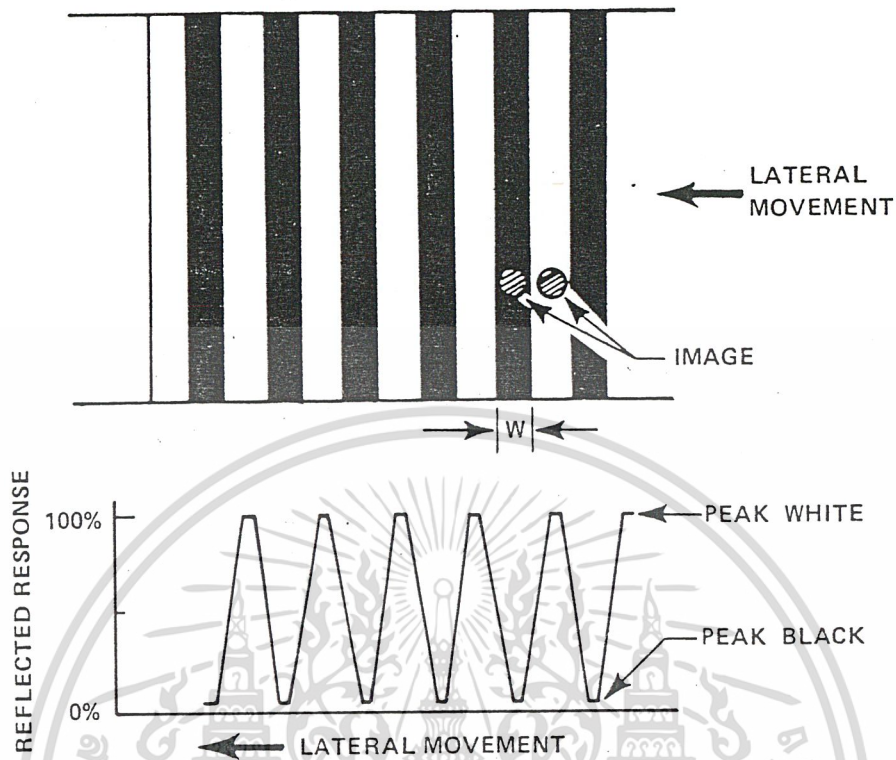
เราอาจจะสรุปได้ว่าการป้อนสัญญาณกลับแบบเพิ่มกำลังจะมีผลทำให้ V_O เปลี่ยนภาวะได้เร็วขึ้น ทั้งนี้เพราะเมื่อ V_O เริ่มเปลี่ยนระดับจะเกิดปรากฏการณ์ซึ่งเร่งการเปลี่ยนระดับของ V_O ให้เร็วขึ้น ถ้าระดับของคักดาเปลี่ยนระดับมีค่าสูงกว่าระดับคักดาสูงสุดของสัญญาณรบกวนการเปลี่ยนภาวะของคักดาสัญญาณออก อันเนื่องมาจากสัญญาณรบกวนก็จะไม่เกิดขึ้น

2.4 ผลตอบสนองของคลื่นแสงอินฟราเรดเมื่อวิ่งผ่านแถบสีขา-ดำ

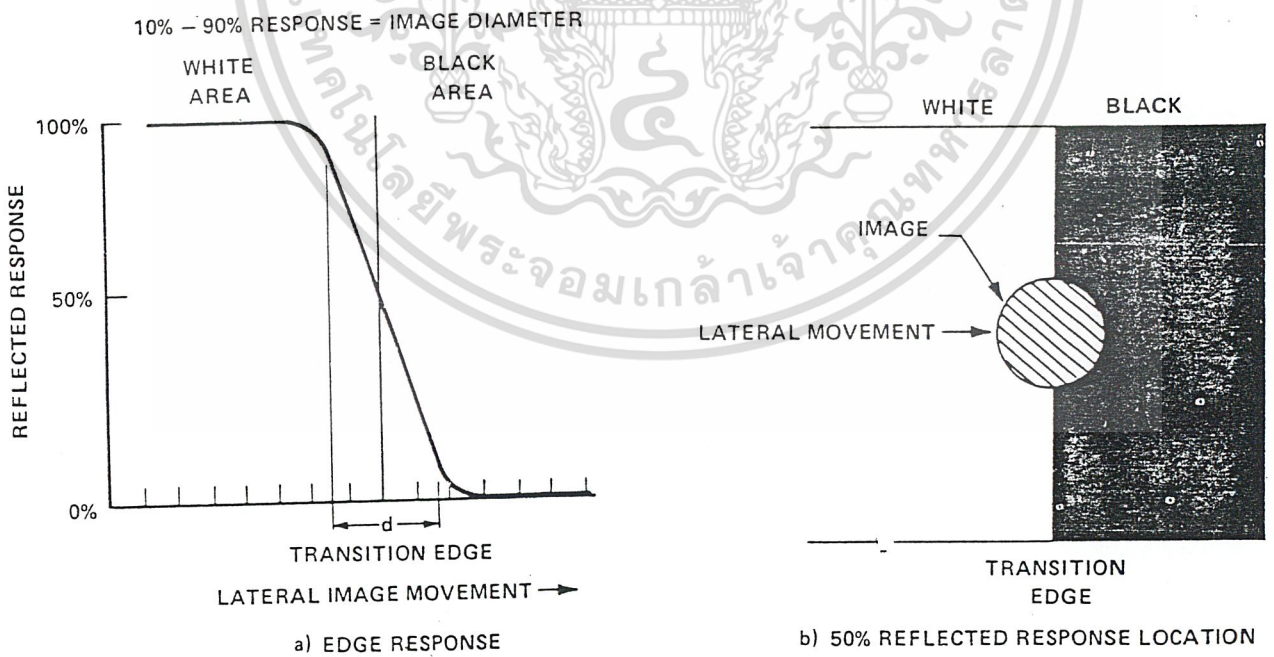
พิจารณาการรับส่งและการสะท้อนของแสงอินฟราเรด เมื่อวิ่งผ่านแถบสีดำดังแสดงในรูปที่ 2.22 จะเห็นว่าผลตอบสนองของแสงระหว่างช่องว่างสีขาวและสีดำซึ่งจะให้สัญญาณออกมาเป็นอนาลอก

จากรูปที่ 2.22 จะเห็นว่าช่องว่างขาวและดำเท่ากันดังนั้นจะมีผลตอบสนองของแสงดังกล่าวด้านล่างซึ่งเราใช้ตัวกำเนิดแสงเป็นแบบวงกลมที่มีขนาดเส้นผ่านศูนย์กลาง d มีขนาดน้อยกว่าขนาดของช่องว่างเมื่อแถบสีวิ่งผ่านตามทิศทางตามลูกศร จะทำให้สัญญาณตอบสนองของสัญญาณที่ตำแหน่งต่าง ๆ คิดเป็นเปอร์เซ็นต์ต่าง ๆ กันดังแสดงในรูป 2.23 ความแตกต่างถ้าค่าสูงสุดและต่ำสุดคือค่าที่เราต้องการไปใช้ในการควบคุม

เมื่อตัวกำเนิดแสงวิ่งผ่านมาถึงตำแหน่งที่เป็นขาวและดำ ความชันของสัญญาณก็จะเปลี่ยนแปลงไปเป็นเปอร์เซ็นต์ต่าง ๆ เกิดเป็นความชันดังรูป 2.24 นั่นคือค่าที่เปลี่ยนแปลงจากสูงและต่ำจะมีค่าเวลามากซึ่งไม่เป็นที่ต้องการความต้องการคือการเปลี่ยนระดับของสัญญาณจากต่ำสุดไปสูงสุด ต้องใช้เวลาน้อยที่สุดเท่าที่จะเป็นไปได้



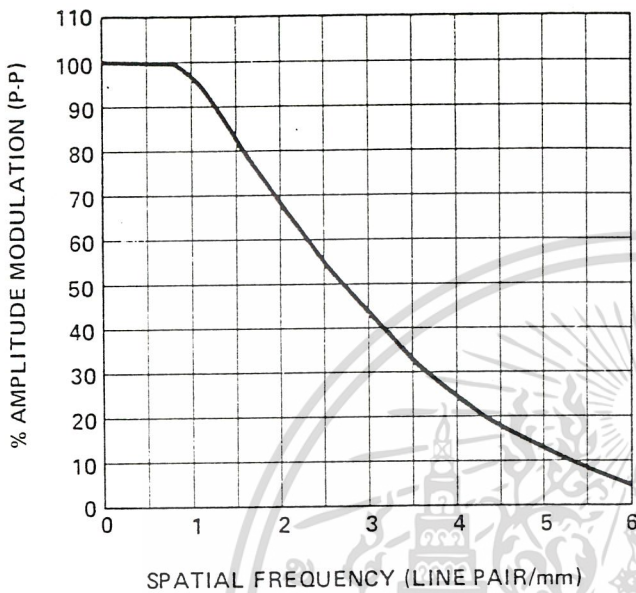
รูปที่ 2.22 การสะท้อนของแสงที่ตกกระทบบแถบขาว-ดำ



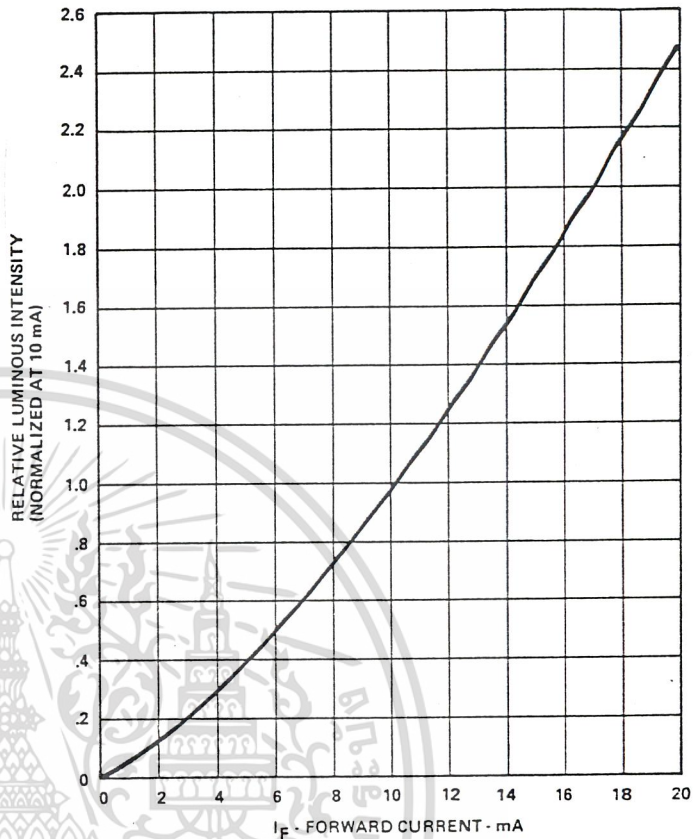
รูปที่ 2.23 .2.24 ลักษณะของสัญญาณที่ได้จากการการสะท้อนของแสงเมื่อผ่านแถบสี

เมื่อคำนวณค่าผลการตอบสนองของสัญญาณที่ตำแหน่งต่างๆ กันจะได้กราฟดังรูปที่ 2.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



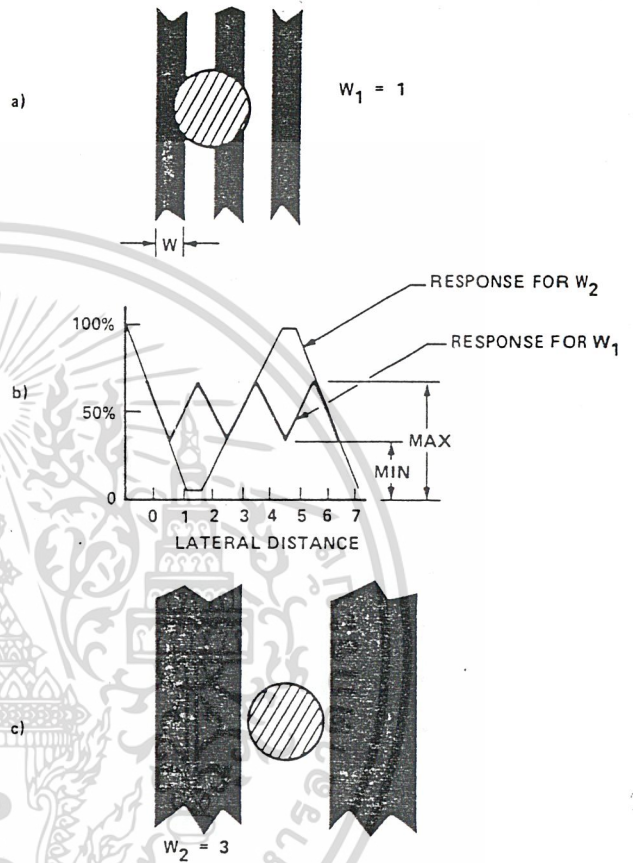
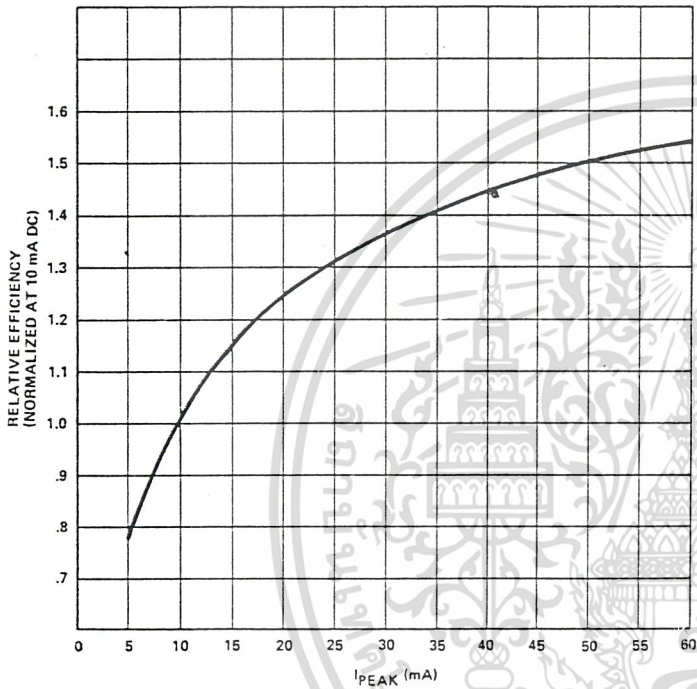
รูปที่ 2.25 ผลการตอบสนองที่ตำแหน่งต่างๆ



รูปที่ 2.26 ความสัมพันธ์ของแสงที่ไหลผ่านกับแสงที่จ่ายออกของโฟโต

ตัวกำเนิดแสงอินฟราเรดมีการเปลี่ยนแปลงค่าความต้านทานทางพลศาสตร์(dynamic)เมื่อขณะทำงานน้อยมากปกติจะใช้กระแสในการขับโดยต่ออนุกรมเข้าไปโดยตรงการต่อความต้านทานอนุกรมเพื่อจำกัดกระแสก็เป็นสิ่งจำเป็น ทั้งนี้ขึ้นอยู่กับว่า $V_{bat} \gg V_f \cdot R \gg R_s$ มากๆก็ควรจะต้องต่อความต้านทานอนุกรมเพื่อจำกัดกระแสไว้ ความเข้มของแสงจะขึ้นอยู่กับการเปลี่ยนแปลงของกระแสที่จ่ายให้แก่ตัวกำเนิดแสงดังแสดงในกราฟรูป 2.26

เนื่องจากการเลื่อนของกระดาศำตอบจะทำให้ได้ลักษณะรูปคลื่นดังแสดงในรูปที่กล่าวมาแล้วนั้นจะเห็นว่า รูปคลื่นนั้นเป็นลักษณะคล้ายรูปคลื่น ไซน์ (sine wave) แต่สัญญาณที่จะนำไปใช้งานจริงนั้นต้องการสัญญาณเพียง 0 กับ 1 เท่านั้นจำจะต้องแก้ไขดังกล่าวมาแล้ว เมื่อใช้ตัวตรวจจับแสงแล้ววัดสัญญาณที่ตรวจจับได้เป็นสัญญาณไฟฟ้า เปรียบเทียบกับเวลาจะได้ดังรูปที่ 2.28



รูปที่ 2.27 ความสัมพันธ์ของแสงกับกระแสที่ไหลผ่านโฟโต รูปที่ 2.28 เปรียบเทียบขนาดของตัวกำเนิดแสงกับตัวสะท้อนแสงที่มีผลต่อสัญญาณต่างกัน

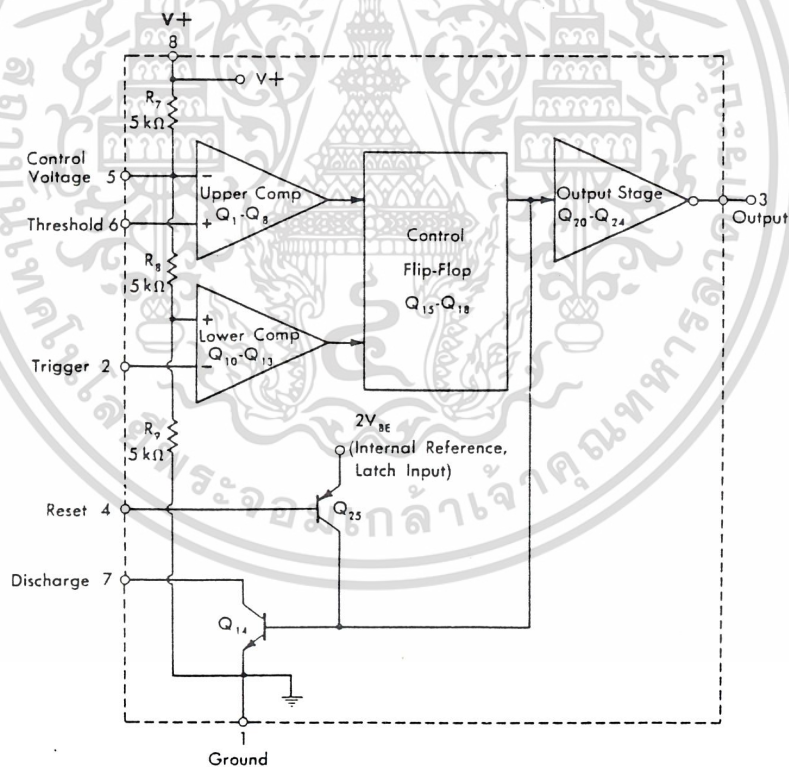
ตามที่กล่าวมาแล้วว่าการนำสัญญาณที่ตรวจจับได้ไปใช้งานจริง สัญญาณที่ได้จะเป็นสัญญาณแบบดิจิทัลที่เป็น 1 และ 0 เท่านั้น จากนั้นจึงจะใช้เป็นสัญญาณป้อนให้กับวงจรภาคอื่นต่อไปเพื่อเป็นข้อมูลได้แต่เนื่องจากสัญญาณที่ได้จากตัวตรวจจับไม่ได้เป็นสัญญาณดิจิทัลตามต้องการจำเป็นที่จะต้องมีการทำให้สัญญาณที่ได้เป็นสัญญาณดิจิทัลจากวงจรเปรียบเทียบโดยใช้ไอซีออปแอมตามทีกล่าวมาแล้วช่วย จะเห็นว่าสัญญาณอินพุทจะมีลักษณะคล้ายกับสัญญาณดิจิทัลในวงจรเปรียบเทียบจะมีสัญญาณเอาต์พุทที่เป็นทั้งบวกและลบแต่ วงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ต้องการใช้เพียง 0 และ 1 เท่านั้นดังนั้นเพื่อให้ได้สัญญาณเอาต์พุตตามต้องการจะจ่ายแรงดันให้กับออปแอมเป็น $+V_{CC}$ และ 0 V เท่านั้นก็จะได้สัญญาณเอาต์พุตตามต้องการ

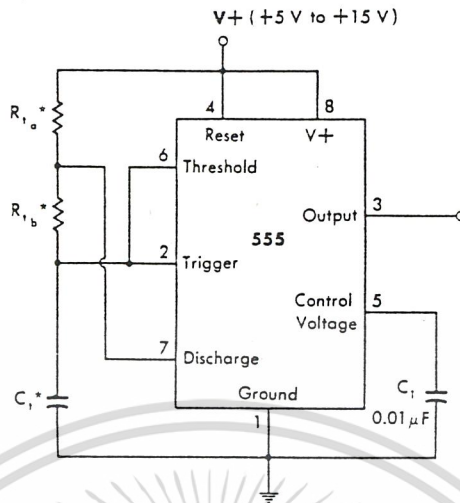
2.5 ทฤษฎีและการใช้งานไอซี 555

รูปที่ 2.29 แสดงโครงสร้างภายในของ ไอซี 555 ซึ่งภายในจะประกอบไปด้วยวงจรเปรียบเทียบสัญญาณส่วนของวงจรดิจิทัลและส่วนที่เป็นวงจรขยายทางเอาต์พุตซึ่งจะให้กระแสสูงพอสมควรแสดงดังรูป 2.9



รูปที่ 2.29 วงจรภายในของ ไอซี 555

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.30 วงจรผลิตคลื่นแคเรียร์

2.5.1 การนำไอซี 555 ไปใช้งาน

ในวงจรอะสเตเบิลมัลติไวเบเตอร์ ช่วงเวลาของสัญญาณพัลส์เอาต์พุตจะถูกกำหนดด้วย เวลาที่ใช้ในการเก็บประจุของตัวเก็บประจุจาก 0 โวลต์ถึง $2/3$ ของแรงดันไฟเลี้ยง

จากรูปที่ 2.30 โดยทั่วไปแล้วแรงดันประจุของตัวเก็บประจุ C_1 จะถูกประจุผ่านตัวต้านทานจากแหล่งจ่ายไฟเลี้ยง V_{CC} นั่นคือ

$$V_C(t) = (1 - e^{-t/RC})V_{CC}$$

เมื่อ

$$\begin{aligned} t &= (-\log_e^{1/2}) RC_1 \\ &= (1.1RC) \end{aligned}$$

แรงดันที่ถูกประจุนี้จะเป็นตัวกำหนดช่วงเวลาเดียว(Monotime)และพัลส์ที่มากกระตุ้นจะกว้างกว่าช่วงเวลาเดียว(Monotime)นี้ถ้าพัลส์ที่มากกระตุ้นยิ่งกว้างก็จะส่งผลให้ช่วงเวลาเดียว(Monotime) กว้างขึ้นด้วยแต่สามารถแก้ไขได้โดยส่งผ่านสัญญาณพัลส์โดยการต่อ R_2 และ C_2 และให้ $(R_2 \times C_2) < (R_1 \times C_1)$

จะทำให้ได้ค่าเวลาที่ตัวเก็บประจุ C_1 ทำการเก็บประจุผ่านตัวต้านทาน R_1 และ R_2 จนมีแรงดันเท่ากับ $2/3V_{CC}$ สมมุติให้เป็น t_1 จะได้

$$\begin{aligned}
 t_1 &= [(-\log e^{1/2}) (R_1 + R_2) C] - [(-\log e^{1/2}) (R_1 + R_2)] \\
 &= 0.693 (R_1 + R_2) C
 \end{aligned}$$

เมื่อตัวเก็บประจุ C_1 ทำการคายประจุซึ่งจะผ่านความต้านทาน R_2 เท่านั้นดังนั้นในช่วงเวลาของการคายประจุให้เป็น t_2 จะได้ว่า

$$t_2 = 0.693 R_2 C$$

นั่นคือแรงดันที่เกิดขึ้นกับตัวเก็บประจุจะมีการเปลี่ยนแปลงอยู่ในช่วงระหว่าง $1/3V_{CC}$ ถึง $2/3V_{CC}$ เวลาทั้งหมดที่ใช้คำนวณได้จาก

$$\begin{aligned}
 T &= t_1 + t_2 \\
 &= 0.693 (R_2 + 2R_2) C
 \end{aligned}$$

เมื่อ

T : เวลาารวมใน 1 คาบเวลา

และค่าความถี่เอ๊าท์พุท(f_0)จะหาได้จาก

$$\begin{aligned}
 f_0 &= 1 / T \\
 &= 1.44 / (R_1 + 2R_2) C
 \end{aligned}$$

เมื่อเราจ่ายไฟให้แก่วงจรในช่วงแรกตัวเก็บประจุจะเริ่มทำการประจุจาก 0 โวลต์เป็นต้นไปดังนั้นช่วงเวลาพัลส์ลูกแรกเท่ากับ $1.1R_1C_1$

ดิวตี้ไซเคิล(duty cycly)คือช่วงที่สัญญาณเอ๊าท์พุท ON ต่อช่วงเวลาใน 1 คาบเวลาถ้าให้ดิวตี้ไซเคิลแทนด้วย D จะได้ว่า

$$\begin{aligned}
 D &= t_1 / T \\
 &= (R_1 + R_2) / (R_1 + 2R_2)
 \end{aligned}$$

2.6 ระบบบัส

บัส คือเส้นทางเชื่อมโยงที่ใช้ในการวิ่งผ่านข้อมูลหรือสัญญาณควบคุมระหว่างหน่วยความจำต่าง ๆ ซึ่งสามารถใช้ร่วมกันได้และข้อมูลที่ส่งผ่านบัสจะอยู่ในรูปของเวิร์ดซึ่งมีหลายบิต บัสอาจจะประกอบด้วยเส้นเชื่อมโยงแยกกันเป็นเส้นๆสำหรับแต่ละบิตใน 1 เวิร์ด เรียกบัสแบบนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

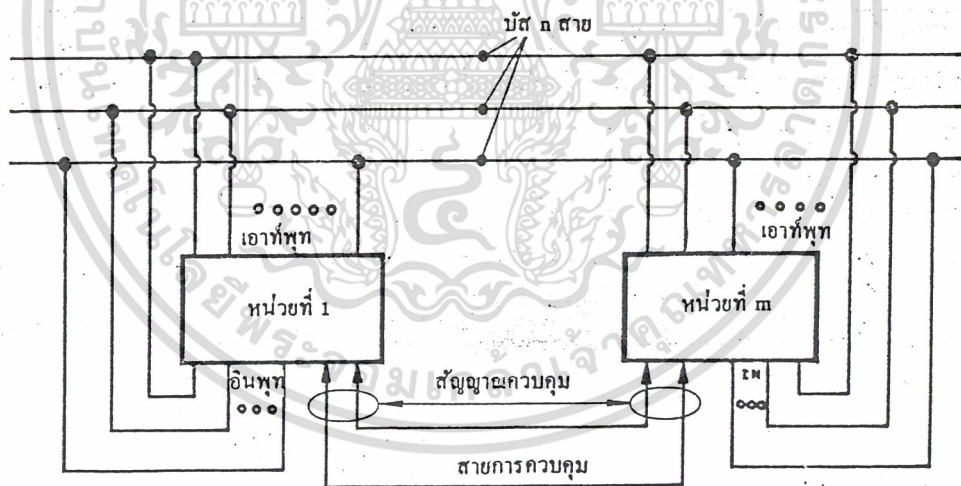
ว่า บัสขนาน(word-parallel bus)หรือบัสอาจจะประกอบด้วยเส้นเชื่อมโยงเพียงเส้นเดียวแต่ส่งข้อมูลที่ละบิตผลัดกันจนครบ 1 เวิร์ดบัสแบบนี้เราเรียกว่าบัสอนุกรม(word-serial หรือ serial bus)

2.6.1 บัสขนาน

เนื่องจากบัสเป็นเส้นทางที่หลายหน่วยใช้ร่วมกันในการรับและส่งข้อมูลจึงต้องมีหน่วยควบคุมการใช้ในแต่ละเวลาโดยหน่วยควบคุมจะต้องกำหนดในเวลาหนึ่งว่าหน่วยไหนทำหน้าที่ส่งข้อมูลและหน่วยไหนรับข้อมูลดังรูปที่ 2.31

ตามรูปที่ 2.31 หน่วยใดๆจะต่อสัญญาณออกจากหน่วยมายังบัสและต่อบัสเข้ากับหน่วยรับสัญญาณเข้าลักษณะของวงจรขับสัญญาณออกและรับสัญญาณเข้าต้องควบคุมได้โดยสัญญาณจากหน่วยควบคุมไม่ให้สัญญาณจากบัสกลับมากวนภายในหน่วยที่ส่งขณะที่ตัวอื่นเป็นตัวรับจุดเชื่อมต่อ

การติดต่อกันระหว่างหน่วยต่างๆผ่านทางบัสแบบนี้จะเป็นดังนี้คือสมมติว่าหน่วยที่ 1 ต้องการจะส่งข้อมูลไปยังหน่วยที่ 5

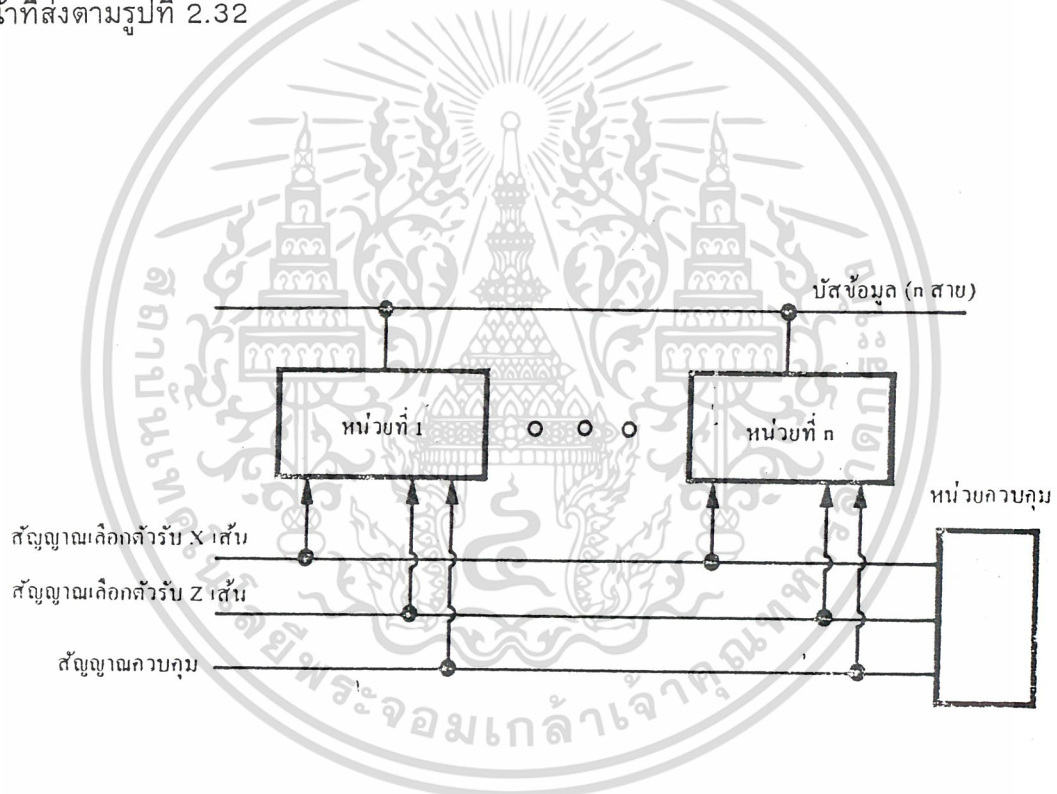


รูปที่ 2.31 แสดงบัสจำนวน n เส้น เชื่อมโยงระหว่างหน่วยที่ 1 - m

1. วงจรหน่วยควบคุมจะทำการส่งสัญญาณควบคุมการปล่อยสัญญาณ A มายังหน่วยที่ 1 ข้อมูลจากรีจิสเตอร์ของ 1 จะไปออกทางบัส
2. วงจรหน่วยควบคุมจะส่งสัญญาณการรับข้อมูลเข้า B ไปยังหน่วยที่ 5 ทำให้ข้อมูลบนบัสถูกเก็บเข้าไปไว้ในหน่วยที่ 5 ตัวอย่างของบัสตามที่กล่าวนี้คือแอดเดรสบัสและดาต้าบัส

2.6.2 แอสแตเรสบัส

จากที่กล่าวมาแล้วเรื่องบัสข้อมูลซึ่งเชื่อมโยงระหว่างหน่วยต่างๆ จะถูกหน่วยควบคุมให้ทำหน้าที่เป็นตัวรับหรือตัวส่งตามสัญญาณควบคุมจากหน่วยควบคุม จะเห็นว่าหน่วยควบคุมต้องเลือกหน่วยต่างๆว่าอันไหน และจะทำหน้าที่อะไรการเลือกหน่วยใดหน่วยหนึ่งนี้หน่วยควบคุมอาจจะส่งสัญญาณเลือกมาในลักษณะบัสได้เช่นกันโดยบัสนี้เรียกว่า แอสแตเรสบัสซึ่งต้องเชื่อมหน่วยต่างๆทุกหน่วยที่หน่วยจะควบคุมโดยที่ตัวที่ 1 ถึง n นั้นมีวงจรแอสแตเรสรหัสจากแอสแตเรสบัสเมื่อหน่วยควบคุมต้องการเลือกหน่วยใดให้เป็นตัวส่งหน่วยควบคุมต้องส่งแอสแตเรสควบคุมออกมาทางแอสแตเรสบัสพร้อมกับสัญญาณควบคุมหน่วยที่ตรงกับสัญญาณควบคุม จะทำหน้าที่ส่งตามรูปที่ 2.32



รูปที่ 2.32 แสดงแอสแตเรสบัส

2.7 หน่วยความจำ

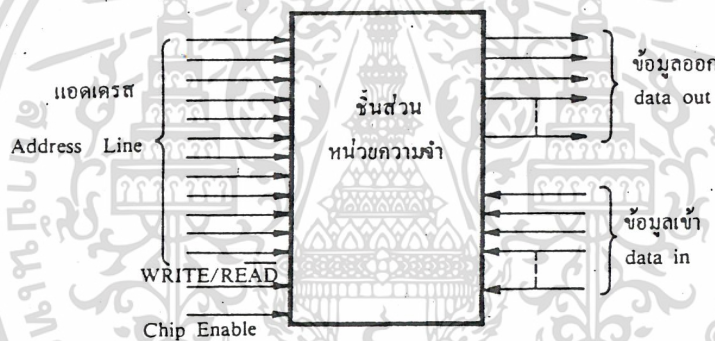
ระบบความจำคือระบบบันทึกข้อมูลในปัจจุบันและรักษาไว้ให้อยู่ไปในอนาคตระบบหน่วยความจำประกอบด้วย หน่วยความจำมาประกอบกันอยู่ในลักษณะที่เหมาะสมพร้อมกับอุปกรณ์อื่นวิธีการประกอบกันของหน่วยความจำคือข้อมูลที่เคลื่อนย้ายเข้า และย้ายออกจากหน่วยความจำแต่ละครั้งจะเป็นจำนวนบิตที่แน่นอนจำนวนหนึ่งเรียกว่า คำหรือเวิร์ดการนำข้อมูลจากภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้าไปเก็บไว้ในระบบความจำที่ตำแหน่งใดๆเรียกว่าการเขียนในทางตรงกันข้ามการนำข้อมูล ที่อยู่ภายในออกมาเราเรียกว่าการอ่านการเลือกตำแหน่งที่จะอ่าน หรือเขียนข้อมูลมีหลายวิธีการเข้าหาที่เราเรียกว่า “แอกเซสส์(access)” ซึ่งแบ่งได้เป็น 2 วิธีคือแบบแรนด้อมและแบบเป็นลำดับ

ระบบความจำแบบแรนด้อมเป็นระบบเข้าถึงข้อมูลทุกตำแหน่งโดยใช้เวลาเท่ากันแต่ละตำแหน่งจะมีหมายเลขแอดเดรสซึ่งเป็นเลขไบนารีกำกับอยู่ระบบความจำจะประกอบด้วยหน่วยความจำย่อยๆซึ่งแต่ละหน่วยก็ต้องมีคุณสมบัติการเข้าถึงข้อมูลแบบแรนด้อมเช่นเดียวกัน

ชิพหน่วยความจำโดยทั่วไปจะสามารถนำมาต่อรวมกันเพื่อให้ได้หน่วยความจำที่ใหญ่ขึ้นได้ซึ่งจะมีโครงสร้างทั่วไปดังรูปที่ 2.33

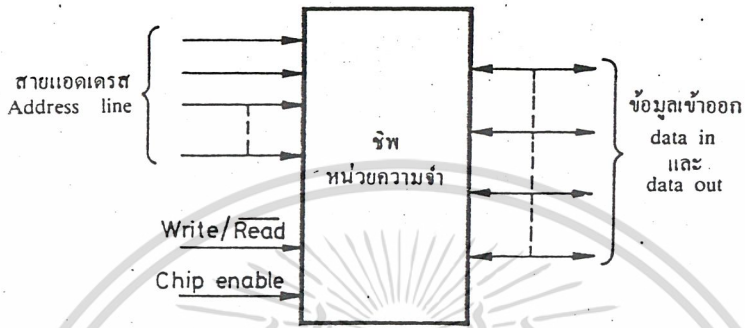


รูปที่ 2.33 โครงสร้างโดยทั่วไปของไอซีแรมแบบทางเดียว

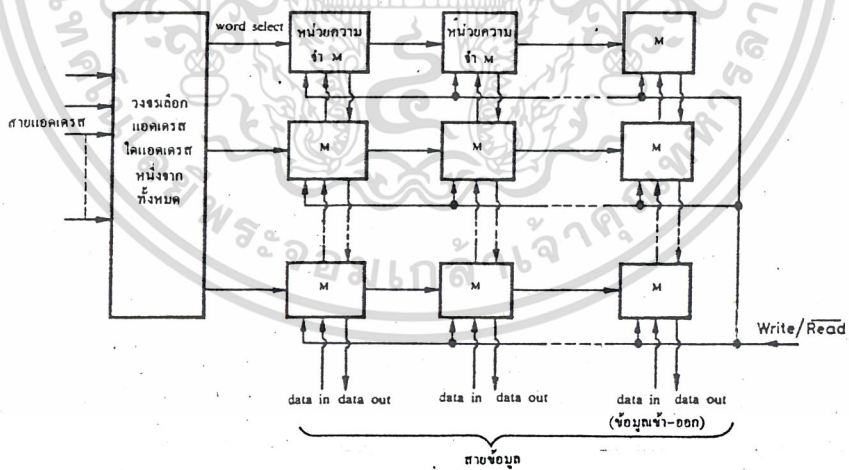
ตามรูปจะประกอบด้วยตัวชิพและขาต่อสัญญาณภายนอกคือ

1. ข้อมูลออก(data out) เป็นข้อมูลออกจากตัวชิพเมื่อทำการอ่าน
 2. ข้อมูลเข้า(data in) เป็นข้อมูลที่จะถูกนำเข้าไปเก็บไว้ในชิพเมื่อทำการเขียน
 3. สายแอดเดรสเป็นสัญญาณเลือกตำแหน่งที่จะทำการเขียนหรืออ่าน
 4. เขียน/อ่านข้อมูล(write/read) คือสัญญาณควบคุมแสดงกระบวนการที่จะทำคือเขียนหรืออ่านข้อมูล
 5. ชิพอินาเบิ้ล (chip enable) นอกจากจะต้องเลือกตำแหน่งด้วยสายแอดเดรสและการอ่านหรือเขียนแล้วชิพอินาเบิ้ลเป็นสัญญาณบังคับให้หน่วยความจำอันนี้ต้องรับสัญญาณตัวอื่นๆ ทั้งหมดจะใช้ในกรณีที่มีการรับและส่งข้อมูลด้วยทิศทางบัสเดียวกัน
- ลักษณะชิพเป็นดังรูปที่ 2.34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.34 โครงสร้างโดยทั่วไปของไอซีแรมแบบ 2 ทิศทาง



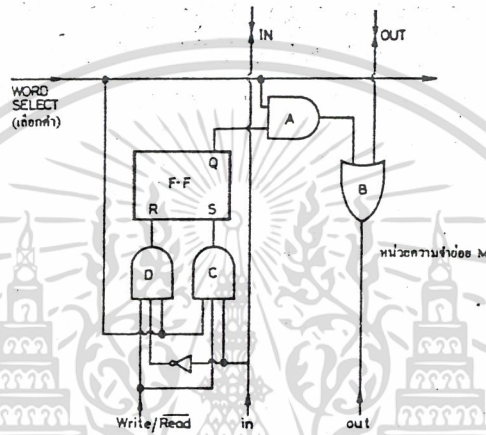
รูปที่ 2.35 วงจรถูกเลือกตำแหน่งข้อมูล

2.7.1 โครงสร้างภายในแรม

โครงสร้างภายในแรมจะประกอบด้วยเซลล์หน่วยความจำที่มีขนาดเล็กที่สุดคือ 1 บิตอยู่จำนวนมากเรียงกันอยู่ภายในแต่ละวงจรถูกเลือกตำแหน่งดังรูป 2.35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

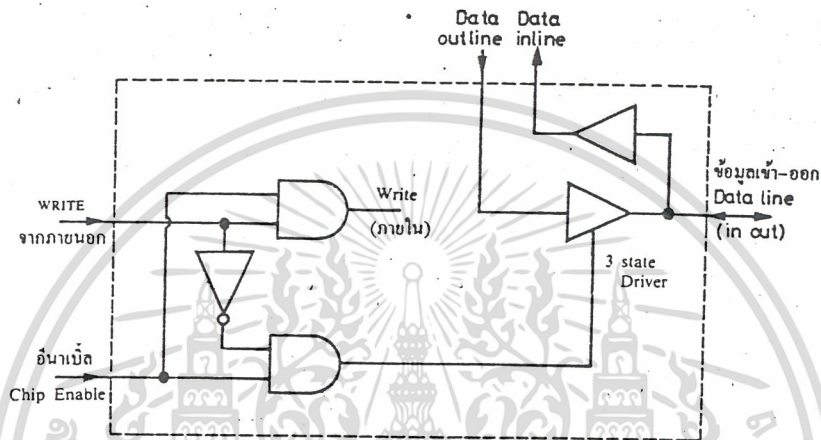
วงจรในหน่วยความจำย่อย 1 บิตจะเป็นดังรูปที่ 2.36



รูปที่ 3.36 วงจรหน่วยความจำย่อย 1 บิต

ตามรูปจะเห็นว่าสัญญาณเลือกเวิร์ดใด ๆ จะต้องต่อผ่านหน่วยความจำหน่วยย่อย แต่ละหน่วยครบ 1 เวิร์ด นั่นคือเมื่อคำใดคำหนึ่งถูกเลือกผ่านวงจรถอดรหัสสหหน่วยความจำย่อย M จะตอบสนองตามสัญญาณอ่านหรือเขียน (read/write) ส่งข้อมูลออกทางสายข้อมูลเข้า-ออก (ขึ้นอยู่กับว่าเราอ่านหรือเขียน) ออกมาภายนอกตามรูปที่ 3.36 โครงสร้างภายในหน่วยความจำย่อย M จะประกอบด้วยวงจรที่ทำหน้าที่ความจำจริง ๆ ก็คือ RS ฟลิปฟลอปและลอจิกเกทอื่น ๆ คือ AND OR NOT สัญญาณออกจากวงจรความจำ R-S (Q) จะออกมาที่ AND เกท (A) เมื่อหน่วยนี้ถูกเลือกเกท A จะเปิดให้ข้อมูลผ่านไปยัง OR (B) ออกไปที่เอาต์พุทซึ่งไปต่อเข้าจุดเอาต์พุทของหน่วยอื่นที่เหมือนกันนี้ทุกอย่างจะออกไปภายนอกระบบสัญญาณจากหน่วยอื่นที่ผ่านมาต่อทางเอาต์พุท จะไม่มีเพราะเวิร์ดอื่นไม่ถูกเลือกในทำนองเดียวกัน ข้อมูลเข้าของบิตใดบิตหนึ่งทางสายข้อมูลอินพุทจะได้รับการส่งผ่านทางเส้นข้อมูลเข้าตลอดไปถึงทุกๆ หน่วย M ย่อย แต่จะถูกเขียนเข้าไปในหน่วยความจำฟลิปฟลอปเฉพาะหน่วยที่ถูกเท่านั้นสำหรับหน่วยความจำที่ข้อมูลอินพุทและข้อมูลเอาต์พุทภายนอกชิปเป็นเส้นเดียวกันและมีวงจรเกี่ยวกับการควบคุมเมื่อมีสัญญาณชิพอินาเบิลมาเกี่ยวข้องจะเป็นดังรูปที่ 2.37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.37 ลักษณะวงจรควบคุมภายในของไอซี แรม

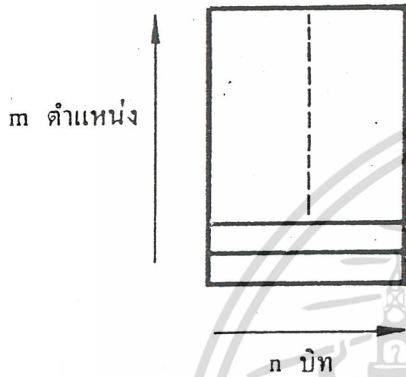
รูปที่ 2.37 แสดงวงจรควบคุมภายในและแสดงสัญญาณชิพอินาเบิลและเส้นข้อมูลเข้า-ออก ซึ่งใช้ร่วมกันระหว่างข้อมูลเข้าและข้อมูลออกจะเห็นว่าสัญญาณเขียนภายในได้เราต้องมีทั้งสัญญาณชิพอินาเบิล และ สัญญาณเขียน(ภายนอก) สายเขียนภายในนี้จะต่อไปยังหน่วยความจำย่อย M ทุกหน่วยเส้นข้อมูลอินพุตและข้อมูลเอาต์พุตจะมาต่อร่วมกัน โดยอาศัยวงจรขับเป็นเส้นเดี่ยวต่อไปยังภายนอกทำให้เราสามารถใส่สายข้อมูลเข้าขาออกเพียงเส้นเดี่ยวได้ เพราะเราจะทำขบวนการอ่านหรือเขียนเพียงอย่างเดียวในเวลาใดๆเท่านั้น

2.7.2 การถอดรหัสในระบบความจำ

การเข้าถึงแต่ละครั้งไม่ว่าจะเป็นการอ่าน หรือเขียนก็ตามเราจะต้องบอกตำแหน่งแก่ระบบความจำเสมอ

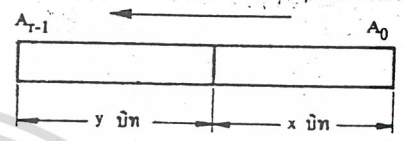
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดของคำก็ขึ้นกับระบบของคอมพิวเตอร์นั้นๆ สำหรับหน่วยความจำขนาด P บิตภายในอาจจะเรียงตัวอยู่ในลักษณะ $m \times n$ หมายถึง m ตำแหน่งๆละ n บิต ตามรูปที่ 2.38

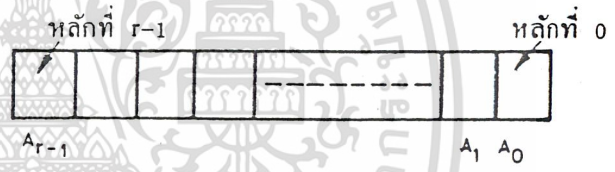


รูปที่ 2.38

การจัดเรียงตัวของหน่วยความจำขนาด $m \times n$

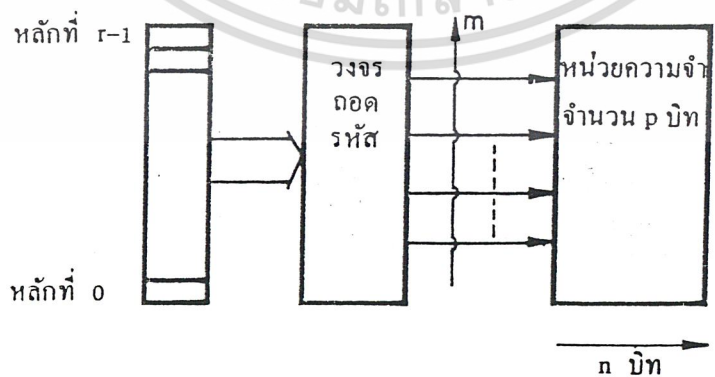


รูปที่ 2.41 การกำหนดคอลัมน์และหลักให้อ่านง่ายขึ้น



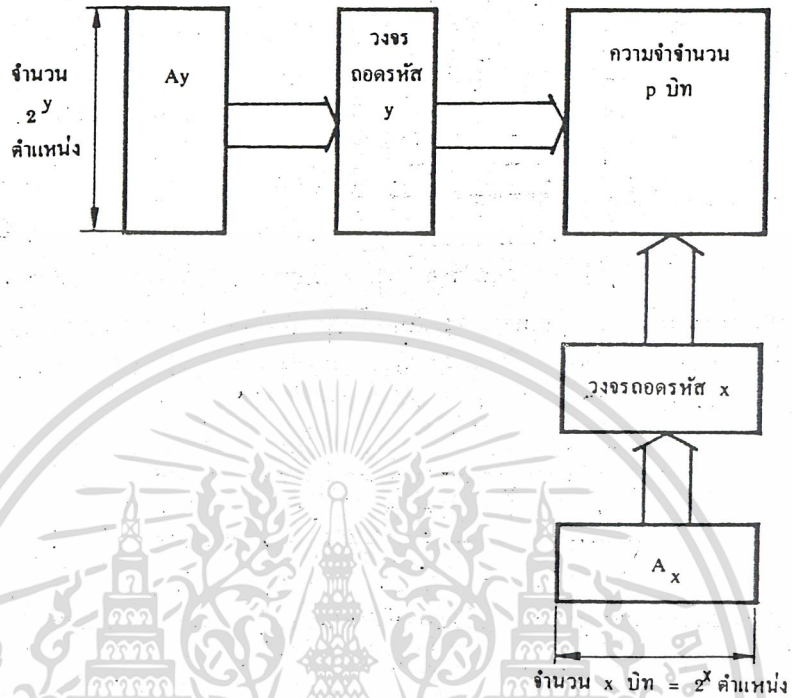
รูปที่ 2.39

การบอกแอดเดรสจำนวน m ตำแหน่ง



รูปที่ 2.40 ระบบ 2 บิตของเลขไบนารี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.42 แสดงการเลือกข้อมูลแบบ 2 บิต

การบอกแอดเดรสจำนวน m ตำแหน่งต้องแทนด้วยเลขไบนารี r หลักโดยที่ m ตำแหน่งเท่ากับ 2^r (r เป็นจำนวนหลักของเลขไบนารี) เลขไบนารี r หลักแทนจำนวนตำแหน่งเขียนรูปแทนได้ดังรูปที่ 2.39

วงจรถอดรหัสหน่วยความจำจะต้องถอดรหัสเลขไบนารีจำนวน r หลักนี้เพื่อแยกตำแหน่งของแต่ละคำได้ m คำตามรูปที่ 2.39

ในระบบ 2 บิตตัวเลขไบนารีจาก A_0 - A_{r-1} จะถูกแยกเป็น 2 ส่วนเพื่อลดขนาดของวงจรถอดรหัส

เราอาจเรียกแต่ละส่วนนั้นว่าแถวและคอลัมน์หรือ X และ Y ก็ได้ตามรูปที่ 2.41 ตำแหน่งที่จำนวนหน่วยความจำทั้งหมดเท่ากับ P บิต เท่ากับ $2^x \times 2^y$

2.8 การเกิดเบนส์

ในบางครั้งจำเป็นต้องใช้สวิตช์กดในการเลือกการทำงาน ซึ่งสวิตช์กดจะมีปัญหาการซ้ำของสัญญาณนี้เรียกว่าเบนส์โดยเฉพาะถ้าอุปกรณ์อิเล็กทรอนิกส์ที่มีความไวหรือเป็นอุปกรณ์ที่รับการตอบสนองของช่วงสัญญาณที่แบ่ง 0 และ 1 มีย่านของระดับสัญญาณต่ำจะมีปัญหาอย่าง

มาก เบานส์เป็นตัวที่ทำให้เกิดปัญหามากในวงจรดิจิทัล การเกิดจะเกิดขึ้นชั่วขณะหนึ่งประมาณ 10 มิลลิเซคกัน ทั้งที่มีการสัมผัส(close)หรือจาก(open)ของหน้าสัมผัส(contract)ของสวิตช์ รูปคลื่นแสดงลักษณะการเกิดเบานส์แสดงได้ดังรูปที่ 2.43

เบานส์มักจะมีปัญหากับวงจรที่เป็นระบบดิจิทัลทั่วไป ซึ่งนับว่าเป็นปัญหาที่ใหญ่พอสมควรดังนั้นเพื่อให้เครื่องคอมพิวเตอร์หรือวงจรที่เป็นระบบดิจิทัลได้รับสัญญาณที่ถูกต้องจึงต้องทำการแก้ปัญหาเรื่องเบานส์ก่อนที่จะส่งสัญญาณไฟฟ้าที่เป็นรหัสดิจิทัลที่ถูกต้องให้กับ

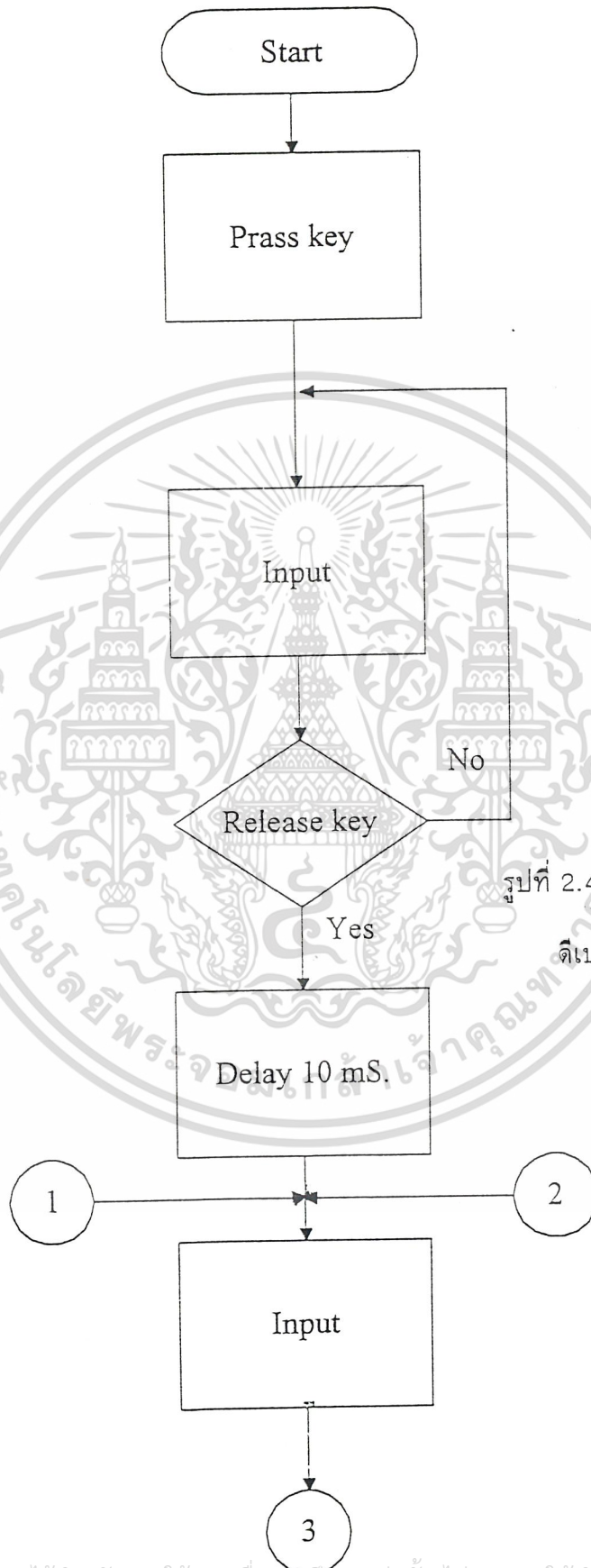


รูปที่ 2.43 การเกิดเบานส์

วงจรดังกล่าวสำหรับการแก้ปัญหาหรือการตีเบานส์โดยทั่วไปสามารถทำได้ 2 วิธีคือ

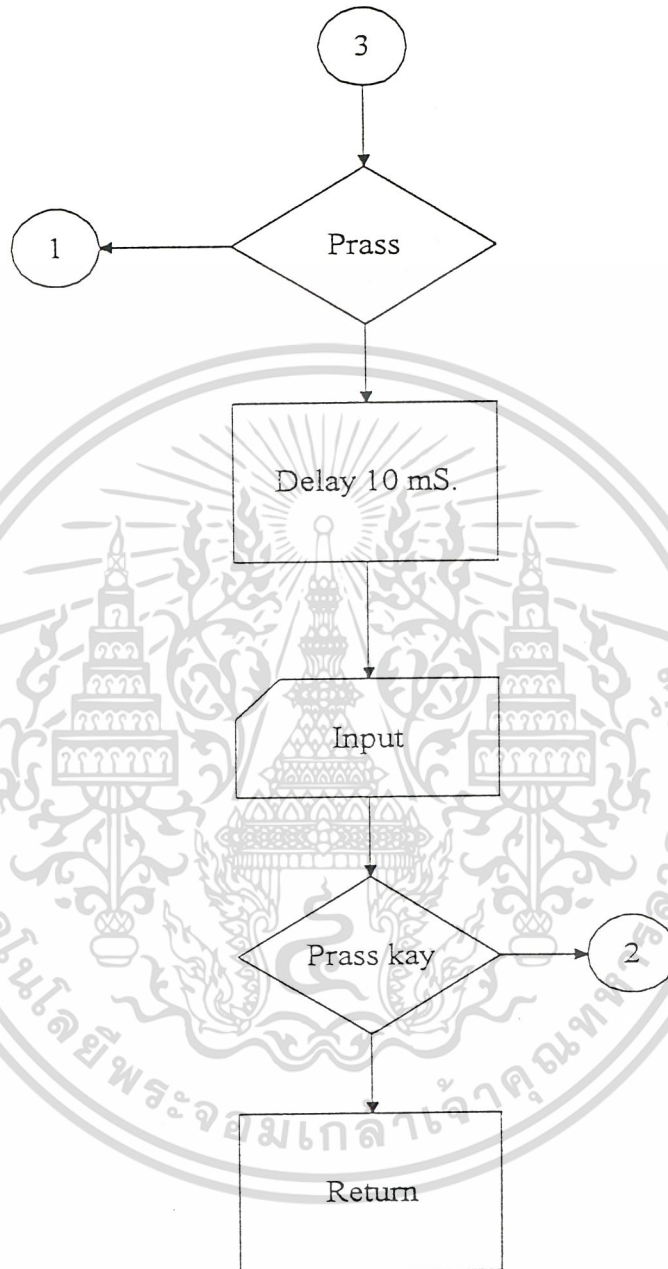
1. ถ้าเป็นเครื่องที่โปรแกรมได้หรือเครื่องคอมพิวเตอร์จะใช้วิธีการทางฮาร์ดแวร์กระทำได้ โดยการต่ออุปกรณ์เป็นวงจรเพื่อกำจัดเบานส์ให้หมดไปวิธีการง่าย ๆ ได้แก่ การต่อวงจรกรอง RC (RC filter) ที่บริเวณหน้าสัมผัสของสวิตช์ที่จะทำให้เกิดเบานส์ หรือใช้การต่อวงจรฟลิปฟล็อปดังรูปก็ได้ ซึ่งวิธีนี้ค่อนข้างยุ่งยาก ซึ่งวิธีการนี้ก็มีความยุ่งยากพอสมควรเพราะต้องมีวงจรฮาร์ดแวร์เพิ่มขึ้นจึงเหมาะกับวงจรที่ใช้สวิตช์หรือจุดที่จะทำให้เกิดเบานส์จำนวนน้อยๆ เพราะถ้ามีหลายจุดจะต้องเพิ่มวงจรประเภทนี้เข้าไปเป็นจำนวนมากทำให้ค่าใช้จ่ายอาจจะไม่คุ้มและยุ่งยากสำหรับการออกแบบประกอบด้วย

2. ใช้หลักการหน่วงเวลา(delay time)การตรวจสอบคุณภาพการใช้ซอฟต์แวร์(software) วิธีนี้จะหน่วงเวลาประมาณ 10 - 20 มิลลิเซคกันและคอยตรวจสอบเสถียรหลังการกดปุ่มด้วยเทคนิคทางซอฟต์แวร์วิธีนี้เหมาะกับปุ่มกดที่มีจำนวนมากๆ หลักการแสดงได้ดังรูปที่ 10.3 จะสังเกตเห็นได้ว่าเวลาหน่วง 10 มิลลิเซคกัน ช่วงหลังเป็นการตีเบานส์ช่วงตอนเริ่มกดปุ่ม



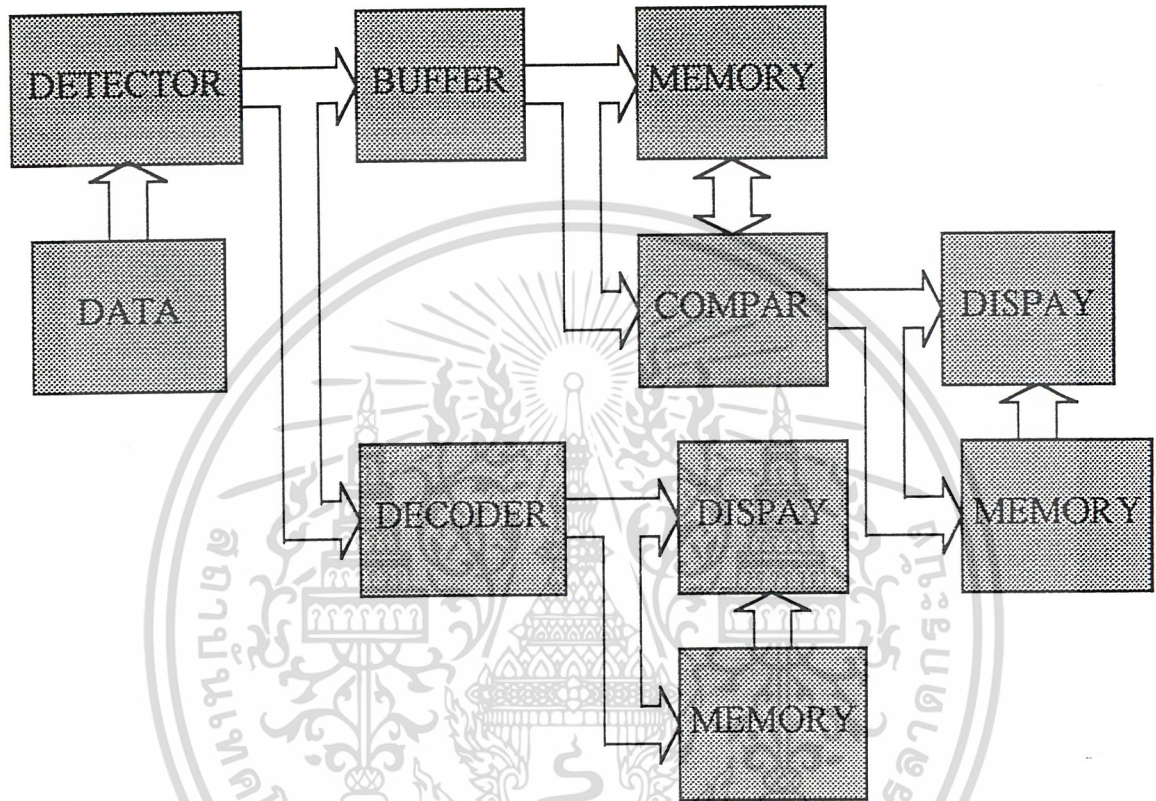
รูปที่ 2.44 ผังงานโปรแกรม
ตีเบานส์แป้นกดข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.44 ผังงานโปรแกรมตีเบานส์แป้นกดข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



บล็อกไดอะแกรมที่ 2.1 แสดงการทำงานของเครื่องตรวจกระดาษคำตอบ

บล็อกไดอะแกรมที่ 2.1 แสดงบล็อกไดอะแกรม (Block diagram) การทำงานของเครื่องตรวจกระดาษคำตอบอธิบายการทำงานได้ดังนี้คือวงจรภาคตรวจจับจะทำการตรวจจับสัญญาณควบคุม สัญญาณข้อมูลและสัญญาณเลขที่เข้ามา ข้อมูลของกระดาษคำตอบที่เป็นข้อมูลคำตอบที่ถูกทั้งหมดจะถูกตรวจจับเข้ามาก่อน โดยจะถูกเก็บไว้ที่หน่วยความจำจากนั้นข้อมูลที่ต้องการตรวจจะถูกตรวจจับเข้ามาทางเดียวกันแต่ข้อมูลหลังนี้จะไม่เข้าไปเก็บในหน่วย ความจำแต่จะถูกส่งไปยังภาคเปรียบเทียบ(comparater)ข้อมูลขณะเดียวกันข้อมูลจากหน่วยความจำจะถูกส่งไปในตำแหน่งที่ตรงกันกับข้อมูลที่ภาคเปรียบเทียบและทำการเปรียบเทียบข้อมูลทั้งสอง คำตอบที่ถูกต้องจะถูกส่งไปเก็บและส่งผลที่ได้ไปยังภาคอื่นๆต่อไปขณะเดียวกันกับภาคตรวจจับสัญญาณ จะทำการตรวจจับข้อมูลเลขที่รหัสผู้เข้าสอบด้วยแล้วทำการดีโค้ด(decode)และแสดงผลตาม


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่งเดียวกันกับข้อมูลสุดท้ายนั้น เลขที่จะถูกแสดงแล้วเก็บไว้ยังหน่วยความจำนั้นคือเครื่องจะแสดงผลตามตำแหน่งเดียวกันกับข้อมูลสุดท้ายและจะแสดงเลขที่ของกระดาษคำตอบหรือรหัสผู้สอบพร้อมกับแสดงคะแนนรวมให้ดูซึ่งจะใช้ แอล อี ดี ในการแสดงผล

2.9 การตรวจจับ

จุดที่จะทำการตรวจจับออกมา ประกอบด้วยสัญญาณควบคุมสัญญาณข้อมูลคำตอบ ข้อมูลรหัสประจำตัว ข้อมูลการจบของขอบกระดาษคำตอบเนื่องจากการตรวจจับทั้งหมดจะใช้แสงอินฟราเรดดังนั้นจุดที่จะทำการตรวจจับ จะต้องใช้ดินสอหรือสารจำพวกคาร์บอนระบายให้ได้ความหนาแน่นของคาร์บอนตามกำหนดที่ขีดความสามารถของแสงอินฟราเรดจะตรวจจับได้ดินสอระบายควรจะเป็นดินสอขนาด 2B ขึ้นไป ถ้ารอยระบายเป็นการระบายด้วยสารชนิดอื่นที่ไม่ใช่คาร์บอนจะไม่มีผลต่อแสงอินฟราเรดทำให้ตัวตรวจจับตรวจจับได้ผิดพลาด จากรูปที่ 3.44 S₁ จะเป็นสัญญาณที่ถูกออกแบบให้ตรวจจับสัญญาณควบคุมที่มีค่าความถี่ที่ 220Hz การตรวจจับสัญญาณทั้งหมดจะตรวจจับด้านหน้าและด้านหลังไปพร้อมกับข้อมูลคำตอบโดยแบ่งเป็น 4 ชุดคือแถวตามแนวตั้ง 5 แถวเป็น 1 ชุด กลุ่มแรกจะถูกตรวจจับด้วย S₃, S₄, S₅, S₆, S₇ กลุ่มที่ 2 จะตรวจจับโดย S₁, S₁₂, S₁₃, S₁₄, S₁₅ กลุ่มที่ 3 ตรวจจับโดย S₁₇, S₁₈, S₁₉, S₂₀, S₂₁ กลุ่มที่ 4 ใช้ S₂₃, S₂₄, S₂₅, S₂₆, S₂₇

ส่วนด้านหลังก็จะแบ่งในลักษณะเดียวกับด้านหน้าดังรูปที่ 2.2 สัญญาณควบคุม ชุดที่สองเป็นสัญญาณควบคุมการสิ้นสุดของกระดาษคำตอบจะใช้ S₂, S₅, S₆ สำหรับการตรวจจับเลขที่รหัสประจำตัวจะใช้ทั้งหมด 3 หลักสุดท้ายจาก 9 หลักนั้นคือจะใช้หลักที่ 7, 8, 9 ตามลำดับ



มหาวิทยาลัยราชภัฏรำไพพรรณี

*** คำแนะนำ ***

* ใช้ดินสอตัว 2B หรือต่ำกว่า
ระบายในวงกลมที่ต้องการ

* เมื่อต้องการแก้ไขวงที่ระบายไปแล้ว ไขยาง
ลบ ลบให้สะอาดก่อน แล้วจึงระบายวงใหม่

แถว _____

ที่นั่ง _____

ชื่อ-สกุล _____

รหัสประจำตัว _____ สถานที่ _____

1 2 3 4 5 6 7 8 9

กระบวนวิชา _____ วันที่ _____ เวลา _____

0	0	0	0	0	0	0	0	0	16	(1)	(2)	(3)	(4)	(5)	36	(1)	(2)	(3)	(4)	(5)	56	(1)	(2)	(3)	(4)	(5)
1	1	1	1	1	1	1	1	1	17	(1)	(2)	(3)	(4)	(5)	37	(1)	(2)	(3)	(4)	(5)	57	(1)	(2)	(3)	(4)	(5)
2	2	2	2	2	2	2	2	2	18	(1)	(2)	(3)	(4)	(5)	38	(1)	(2)	(3)	(4)	(5)	58	(1)	(2)	(3)	(4)	(5)
3	3	3	3	3	3	3	3	3	19	(1)	(2)	(3)	(4)	(5)	39	(1)	(2)	(3)	(4)	(5)	59	(1)	(2)	(3)	(4)	(5)
4	4	4	4	4	4	4	4	4	20	(1)	(2)	(3)	(4)	(5)	40	(1)	(2)	(3)	(4)	(5)	60	(1)	(2)	(3)	(4)	(5)
5	5	5	5	5	5	5	5	5	21	(1)	(2)	(3)	(4)	(5)	41	(1)	(2)	(3)	(4)	(5)	61	(1)	(2)	(3)	(4)	(5)
6	6	6	6	6	6	6	6	6																		
7	7	7	7	7	7	7	7	7																		
8	8	8	8	8	8	8	8	8																		
9	9	9	9	9	9	9	9	9																		

S7 S8 S9

S16-S21

S3 S4

S10-S15

S22-S28

S1 S2 S6

Printed in U.S.A. NCS Trans-Optic® M08-80000-321 A2803

184 กระดาษคำตอบหน้า 1

รูปที่ 2.45 รูปแสดงการตรวจจับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบวงจร

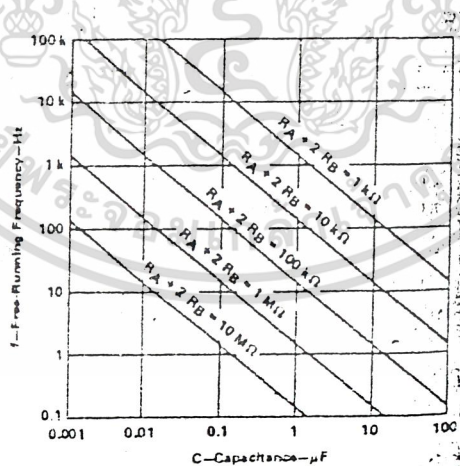
3.1 การออกแบบวงจรสัญญาณแคเรียร์

การสร้างสัญญาณแคเรียร์ 220Hz จะใช้ไอซี 555 สร้างรูปสี่เหลี่ยมความถี่นี้ที่มีความกว้างของพัลส์ตั้งรูป จากรูปสามารถออกแบบหาค่าต่างๆได้ดังนี้

จากสมการ $t_1 + t_2 = T = 0.697(R_1 + 2R_2) C$

และ $f = 1.44 / (R_1 + 2R_2) C$
 $= 1.44 / (R_1 + 2R_2) C$

จากสมการข้างต้นเราจะสังเกตได้ว่ามีตัวแปร 2 ตัว คือ R และ C ซึ่งการออกแบบเราจะกำหนดค่าของ C ก่อนแล้วหาค่าความต้านทานจากตาราง 3.1



ตารางที่ 3.1 ตารางการหาค่า R,C

จากตารางเลือกค่า $C = 0.01 \mu f$ จะได้

$$220 = 1.44 / (R_1 + 2R_2) \times 0.01 \times 10^{-6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_1 + 2R_2 = 1.44 / (220 \times 0.01 \times 10^{-6})$$

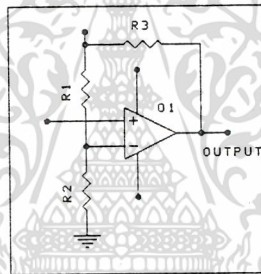
ให้ $R_1 = 220 \Omega$

ดังนั้น $220 + 2R_2 = 650 \text{ K}\Omega$

$$R_2 = 300 \text{ K}\Omega$$

ตัวดีไซเคล $D = (R_1 + R_2) / (R_1 + 2R_2)$
 $= 0.5$

3.2 การออกแบบวงจรตรวจจับ



รูปที่ 3.1 วงจรตรวจจับ 1 จุด

จากรูปที่ 3.1 จะสังเกตได้ว่าสัญญาณที่ได้ จะต้องเปลี่ยนแปลงอยู่ในช่วง 0 - 5V เนื่องจากสัญญาณจะเป็นสัญญาณอินพุตเข้าขาบวกของวงจรอปแอมป์มีการเปลี่ยนแปลงระดับสัญญาณตลอดเวลา ดังนั้นการตั้งค่าแรงดันเปรียบเทียบที่ประมาณ 3 V สำหรับการตั้งค่าแรงดันเปรียบเทียบนี้จะเหมือนการปรับความไวในการรับสัญญาณของเครื่องด้วยเมื่อต้องการแรงดันเปรียบเทียบที่ 3 V จะสามารถคำนวณค่าตัวแปรต่างๆ ได้ดังนี้คือ

จาก $V_{ref} = \left\{ \left(\frac{R_2}{R_1 + R_2} \right) V_{cc} \right\}$

$$R_1 = \frac{R_2 V_{cc} - V_{ref} R_2}{V_{ref}}$$

$$= \left\{ (10 \text{ k}\Omega \times 5V) - (3V \times 10 \text{ K}\Omega) \right\} / 3V$$

$$= 6.6 \text{ K}\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อเพิ่มความถูกต้องของค่าความต้านทานให้มากขึ้นจะต่อความต้านทาน 2 ตัว
อนุกรมกันโดยตัวหนึ่งมีค่าคงที่ อีกตัวสามารถปรับค่าได้



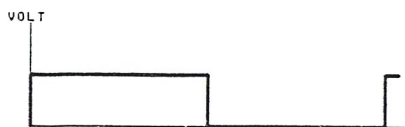
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

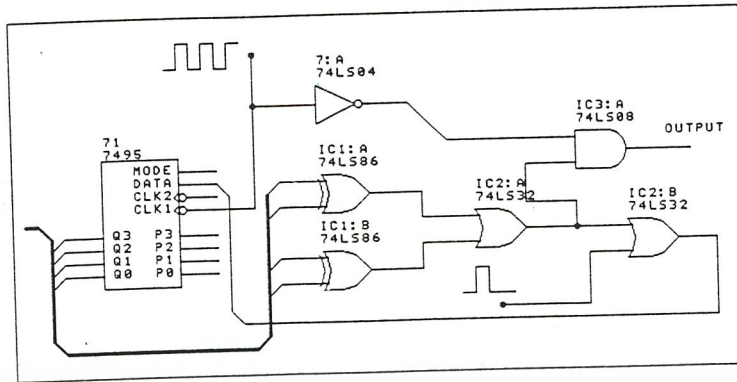
4.1 วิเคราะห์ผลการทดลอง

การทดลองวงจรกำเนิดสัญญาณนาฬิกาได้สัญญาณออกมาตามที่ออกแบบไว้ นั่นคือ วงจรสามารถให้สัญญาณออกมาเป็นสี่เหลี่ยมจริงโดยมีความถี่ออกมาผิดไปจากที่ออกแบบไว้ เพียงเล็กน้อยเท่านั้นซึ่งอาจจะเป็นเพราะคุณสมบัติของอุปกรณ์ที่นำมาประกอบของวงจรนี้ ทดลองประกอบร่วมกับวงจรอื่นแล้วปรากฏว่าไม่มีผลอะไรมากสามารถใช้ได้ จึงตกลงนำไป ประกอบใช้งานร่วมกับวงจรอื่นๆ ต่อไป การทดลองของภาคเก็บและประมวลผลข้อมูลขั้นแรกจะ ยังไม่ทำการทดลองกับภาคตรวจจับโดยจะใช้การป้อนข้อมูลทางสวิทช์เป็นอินพุทให้ วงจรก่อนซึ่ง จะได้ข้อมูลที่ถูกต้องแม่นยำที่สุดรวมทั้งสัญญาณควบคุมต่างๆด้วย จะใช้สัญญาณจากสวิทช์ ทดแทนสัญญาณจริงทั้งหมด สัญญาณนาฬิกาที่มาจากวงจรถูกกำเนิดตามที่ออกแบบไว้ นั้น จะต้อง มีขนาดที่สามารถครอบคลุมสัญญาณที่จะไปทำการกระตุ้นให้กับวงจรส่วนที่จะรับข้อมูลจากภาค ตรวจจับเก็บไว้เข้ามาทั้งหมด 4 ชุด ใน 1 ลูกคลื่นพอดีจึงจะทำให้สัญญาณไม่เกิดการผิดเพี้ยน เมื่อนำวงจรผลิตสัญญาณนาฬิกา มาทดสอบร่วมกับวงจรอื่นๆ ปรากฏว่าสัญญาณหนึ่งลูกคลื่น จากวงจรถูกกำเนิดสัญญาณนาฬิกาครอบคลุมสัญญาณ 4 ลูกจากวงจรเลื่อนข้อมูล 4 บิท ได้จริง ตามที่ได้ออกแบบไว้ ซึ่งได้สัญญาณตั้งรูปหลังจากนั้นใช้ ออสซิลโลสโคปวัดสัญญาณตรวจ สัญญาณที่ภาคเอาท์พุทที่จะไปควบคุมตำแหน่งของไอซีแรมแต่เกิดปัญหาขึ้นมาโดยปรากฏว่า สัญญาณที่เอาท์พุทที่วัดได้ไม่เป็นไปตามที่ออกแบบไว้ กล่าวคือเมื่อสัญญาณที่ได้จากวงจรถูกกำเนิด สัญญาณนาฬิกาถูกส่งออกมาแล้วทำการเปรียบเทียบกับสัญญาณลูกคลื่นที่ได้จากการเลื่อนข้อมูล ของวงจรเลื่อนข้อมูลนั้นผ่านวงจรเปรียบเทียบแล้วสัญญาณที่ได้จะเกินมา 1 ลูกคลื่นซึ่งจะส่งผล ให้การนับหรือการเลื่อนตำแหน่งของแรมผิดเพี้ยนไปด้วยดังรูป 4.2



รูปคลื่น 4.1 รูปคลื่นเอาท์พุทของ ไอซี 555

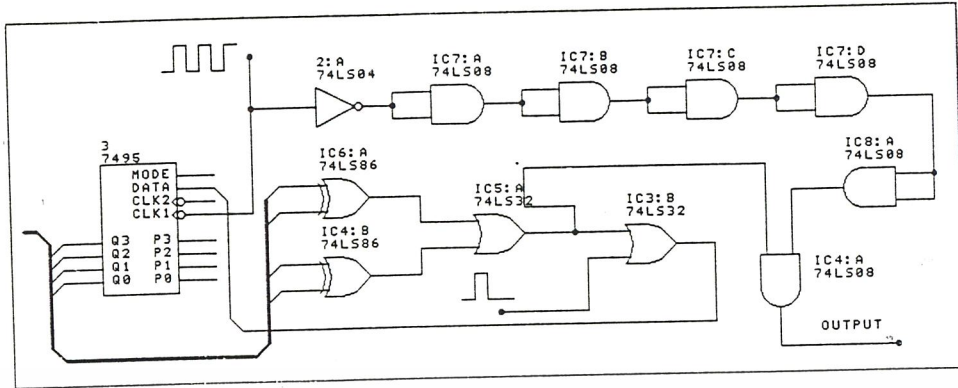
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 วงจรเดิมและรูปคลื่นของสัญญาณ

เมื่อทำการวิเคราะห์ลูกคลื่นดังกล่าวอย่างละเอียด ในภายหลังจึงทราบว่าสัญญาณที่เรานำมาเปรียบเทียบกันนั้นจะต้องทำให้เกิดการเลื่อนเฟสออกไปนิดหน่อยเพื่อไม่ให้เฟสตรงกัน อันเป็นผลให้การตอบสนองผิดพลาดไป นั่นคือเมื่อสังเกตจากวงจรพบว่าสัญญาณที่ออกจากสัญญาณนาฬิกาจะมารอทำการเปรียบเทียบอยู่ที่ส่วนทำการเปรียบเทียบก่อนแล้วแต่สัญญาณอีกส่วนที่จะนำมาเปรียบเทียบจะผ่านวงจรต่าง ๆ หลายวงจรตั้งรูปคือผ่านวงจรเลื่อนข้อมูลแล้ว ยังต้องผ่านวงจร XOR และ OR เกตอีกหลายตัวทำให้สัญญาณเดินทางช้าไปกว่าที่เราต้องการ ตามค่าการหน่วงเวลา (delay time) ของไอซีแต่ละตัวเพื่อให้การทำงานเป็นไปตามการวิเคราะห์ได้ ทดลองวงจรกำเนิดสัญญาณนาฬิกาเพื่อจะไปรอเปรียบเทียบเข้าไปปรากฏว่าได้ผลเป็นที่น่าพอใจ สัญญาณลูกคลื่นที่เกินมาไม่ปรากฏอีกต่อไปเป็นผลให้การนับตำแหน่งของไอซีแรมเป็นไปตามที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 รูปคลื่นอินพุตกำหนดตำแหน่งไอซีแรม

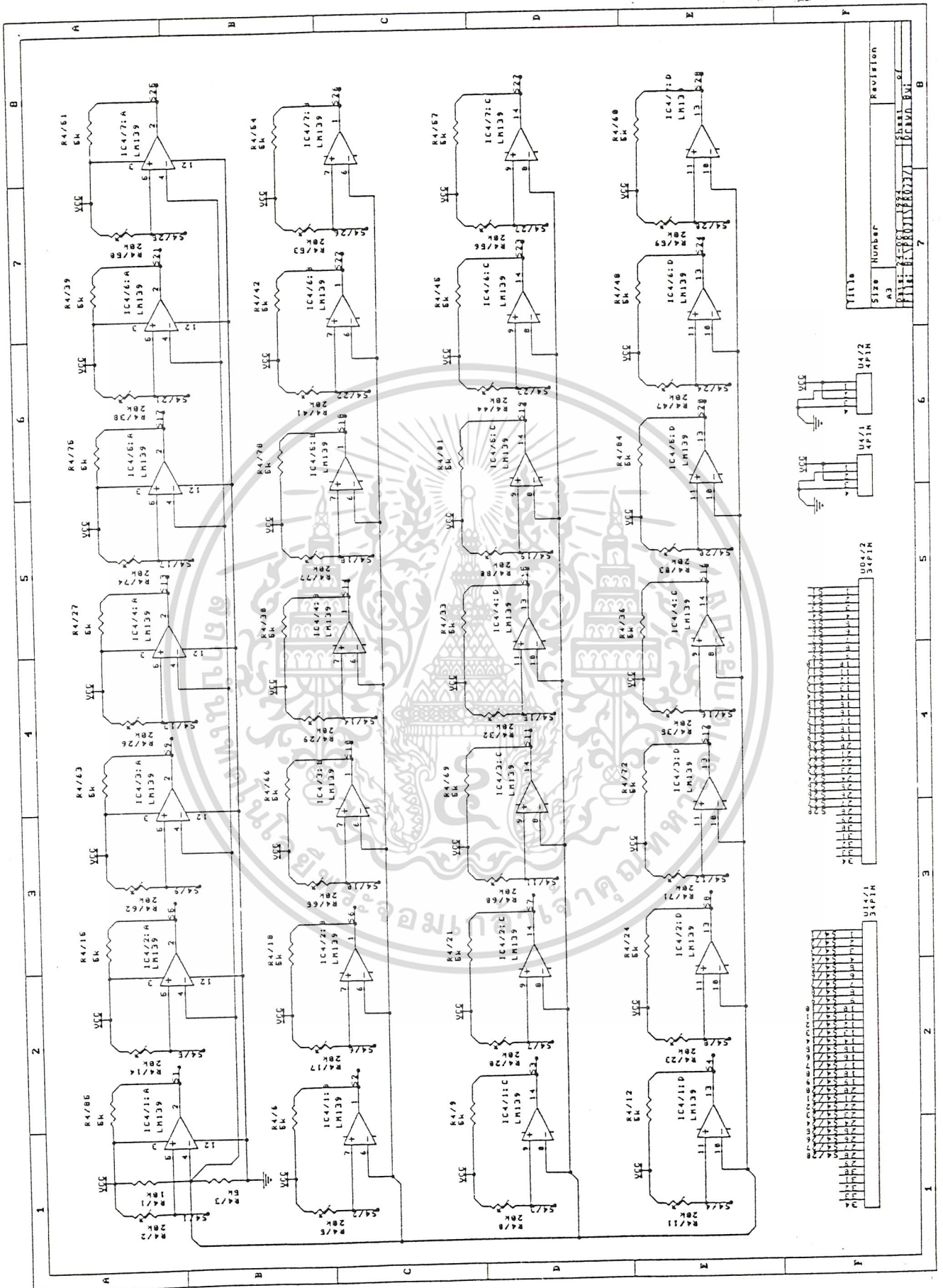
4.2 การทำงานของวงจร

จากวงจร ในการตรวจจับสัญญาณจากกระดาษคำตอบมีทั้งหมด 28 คำคือ S₁-S₂₈ โดย S₁ จะเป็นสัญญาณที่มีค่าคาบเวลาเท่ากันตลอดให้เป็นสัญญาณนาฬิกา S₂, S₅, S₆ จะเป็นตัวตรวจจับสูตรกระดาษคำตอบ S₃, S₂₇ จะตรวจจับข้อมูลที่เป็นคำตอบที่ต้องการ S₇, S₈, S₉ จะทำการตรวจจับรหัสเลขที่ประจำตัวสอบ ในสภาวะเริ่มต้นค่าทุกอย่างจะถูกรีเซ็ตให้มีค่าเป็น 0 ทั้งหมดจากนั้นชุดตรวจจับเริ่มทำการตรวจจับสัญญาณ เมื่อกระดาษคำตอบถูกโหลดเข้าไปในเครื่อง สัญญาณ S₁ จะถูกตรวจจับเป็นตัวเลขเมื่อ S₁ ถูกตรวจจับได้เป็นสัญญาณ 1 จะป้อนเป็นสัญญาณ นาฬิกาให้กับ ไอซี1 -ไอซี4 ซึ่งเป็นไอซีสำหรับเก็บข้อมูลชั่วคราวขณะเดียวกันก็จะผ่าน NOT เกต และ OR เกตเมื่อไปเทียบเทียบเป็นสัญญาณอินพุท 0 ให้กับ IC₆ เมื่อ IC₁ - IC₄ ได้รับสัญญาณนาฬิกาจากวงจรกำเนิดสัญญาณนาฬิกาจะทำการเลื่อนข้อมูล(ในที่นี้เราเลือกให้ไอซี6 ทำงานโดยให้อินพุทเป็นอนุกรม)1111 เป็น 0111 ทำให้ขา QE ของ IC₁ ได้รับสัญญาณ 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

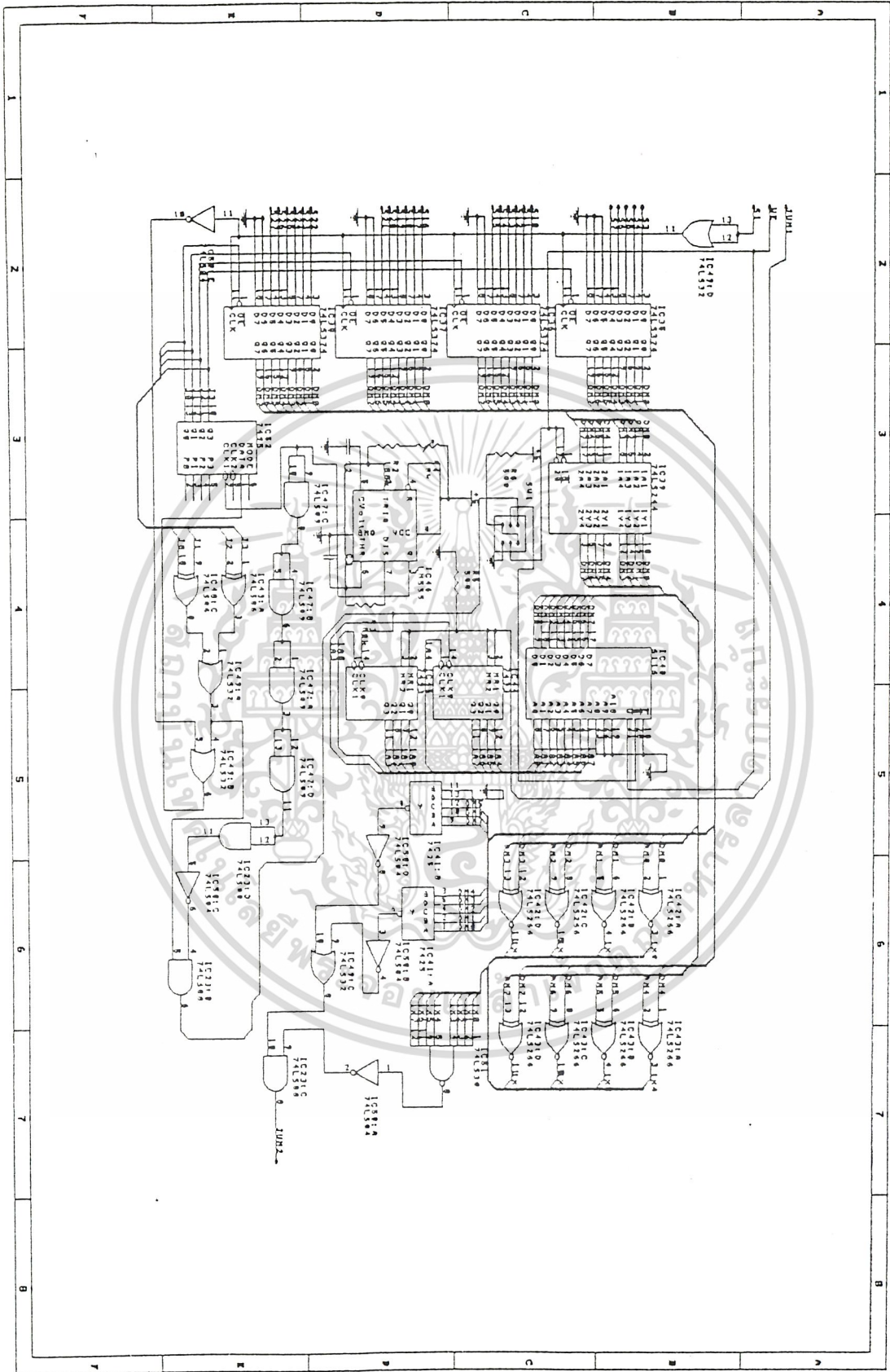
IC₁ จะทำการรับข้อมูลจาก S₃-S₇ ทันทีขณะที่ Q₃ มีค่าเป็น 0 ทำให้ขา 2 ของ IC_{13:a} มีค่า 1 ตามคุณสมบัติของ IC₁₅ จะทำให้สัญญาณที่ขา 3 ของ IC_{13:a} เปลี่ยนแปลงไปตามสัญญาณนาฬิกาจาก วงจรกำเนิดความถี่ซึ่งสัญญาณนาฬิกาจะเป็นสัญญาณกระตุ้นเพื่อให้ IC₈ IC₉ ทำการรับเพื่อจะทำให้ IC₇ ทำการเก็บข้อมูลที่ IC₁ รับเข้ามาโดยผ่านทาง IC₅ เมื่อกำหนดให้ C₇ เป็นเขียนการทำงานจะเป็นเช่นนี้เรื่อยไปจนได้ข้อมูลครบ 150 ข้อ หลักการเบื้องต้นเราจะทำการเก็บข้อมูลคำตอบที่ถูกต้องไว้ในแรมก่อนในที่นี้คือ IC₇ จากนั้นจึงจะทำการนำข้อมูลที่ต้องการจะตรวจมาทำการเปรียบเทียบ กับข้อมูลที่ถูกต้องที่เก็บไว้ก่อน การไหลของข้อมูลเข้ามาจะทำการเปรียบเทียบที่ IC₁₀ จากนั้นข้อมูลที่ถูกต้องจะถูกส่งให้ไหลออกไปเปรียบเทียบในตำแหน่งเลขที่เดียวกันโดยผ่านทาง IC₅ ตามคุณสมบัติของ IC₁₀ ดังได้กล่าวมาแล้วเมื่อข้อมูลของจุด Q และ P ตรงกันจะให้สัญญาณ 0 ออกมาที่ P=Q เมื่อผ่าน NOT เกตจะทำให้เป็น 1 นั้น แสดงว่าข้อมูลข้อนั้นถูกต้องสัญญาณ 1 ที่ได้จะไปเก็บและแสดงผล

ในส่วนของวงจรตรวจสอบรหัสนั้น เมื่อทำการตรวจจับข้อมูลตามขั้นตอนที่ได้กล่าวมาแล้วนั้นพอมาถึง S₇, S₈, S₉ จะทำการตรวจจับรหัสของผู้สอบไปด้วยในตัวใน โครงงานนี้ กำหนดให้ผู้เข้าสอบมีรหัสได้ 3 ตัวเลขหลังของรหัสประจำตัวในกระดาษ คำตอบในที่นี้คือช่องที่ 7,8,9 การตรวจจับจะทำได้ในช่อง 0-9 ของแต่ละช่องเท่านั้นขั้นแรกจะตรวจสอบตำแหน่งที่ 0 (ตามข้อมูลของคำตอบ)จนถึง 9 เมื่อพบสัญญาณจะถูกส่งไปยังวงจรแปลงสัญญาณกลับ (decode) เพื่อทำการแปลงสัญญาณกลับออกมา ที่ IC_{26,27,28} ในชุดแปลงสัญญาณจะใช้ IC₂₉₋₃₀₋₃₁ เป็นตัวช่วยเลื่อนข้อมูลเพื่อให้ IC₂₋₂₈ ทำการแปลงสัญญาณ IC₄₃₋₄₄ เพิ่มเข้ามาเพื่อให้สามารถเลื่อนได้ครบ 9 ตำแหน่งนั่นเอง เมื่อแปลงสัญญาณได้แล้วจะนำเลขที่ไปแสดงและเก็บในแรมเพื่อเอาไว้ตรวจสอบดูภายหลัง ในการแสดงรหัสนี้จะสัมพันธ์กันกับการแสดงข้อมูลที่ถูกต้อง



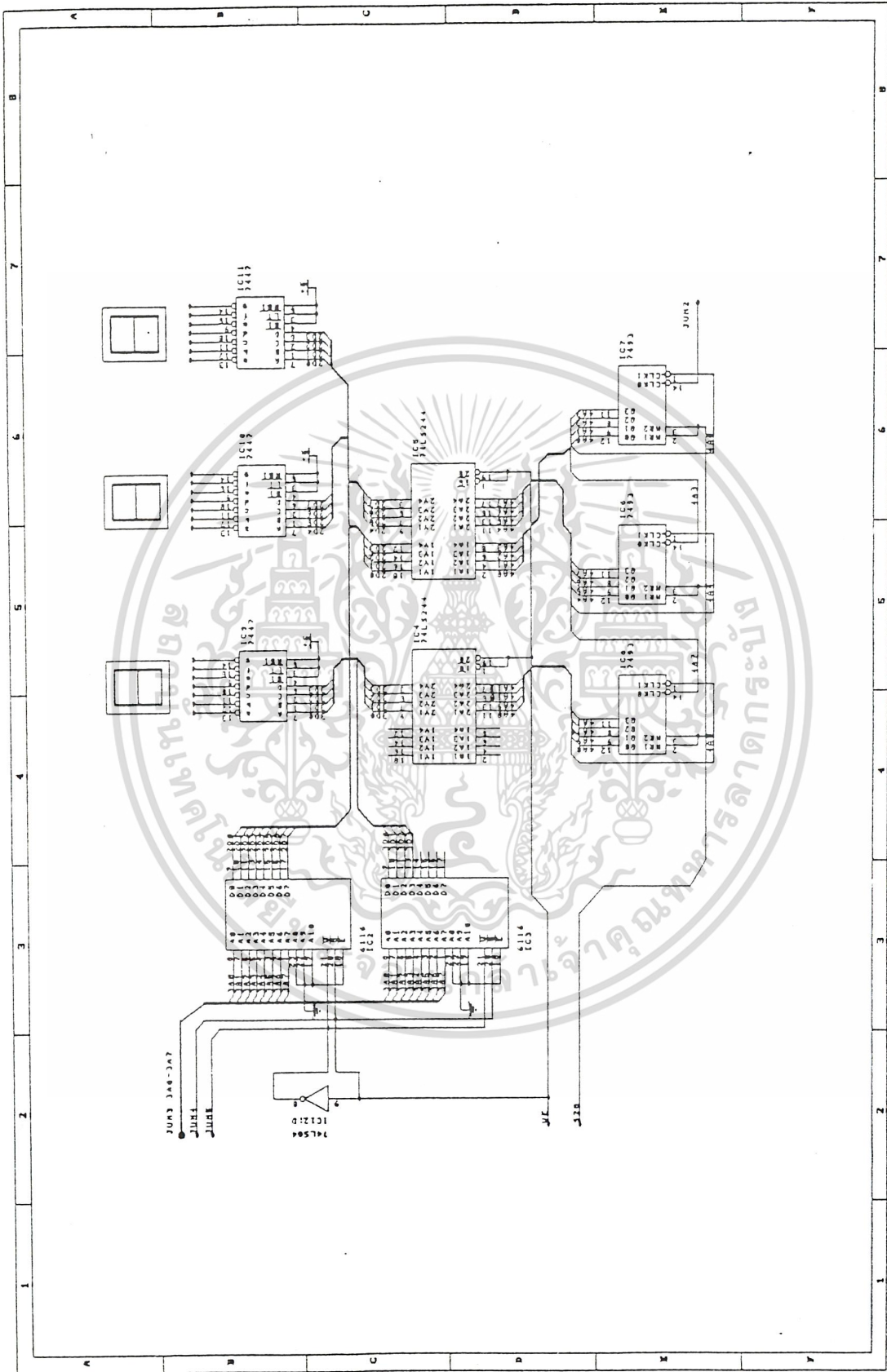
Size	Number	Revision
A3	1	1
วิทยาลัยอาชีวศึกษาสุพรรณบุรี วิทยาลัยอาชีวศึกษาสุพรรณบุรี วิทยาลัยอาชีวศึกษาสุพรรณบุรี		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน...
รูปที่ 4.4 วงจรตรววจับ
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

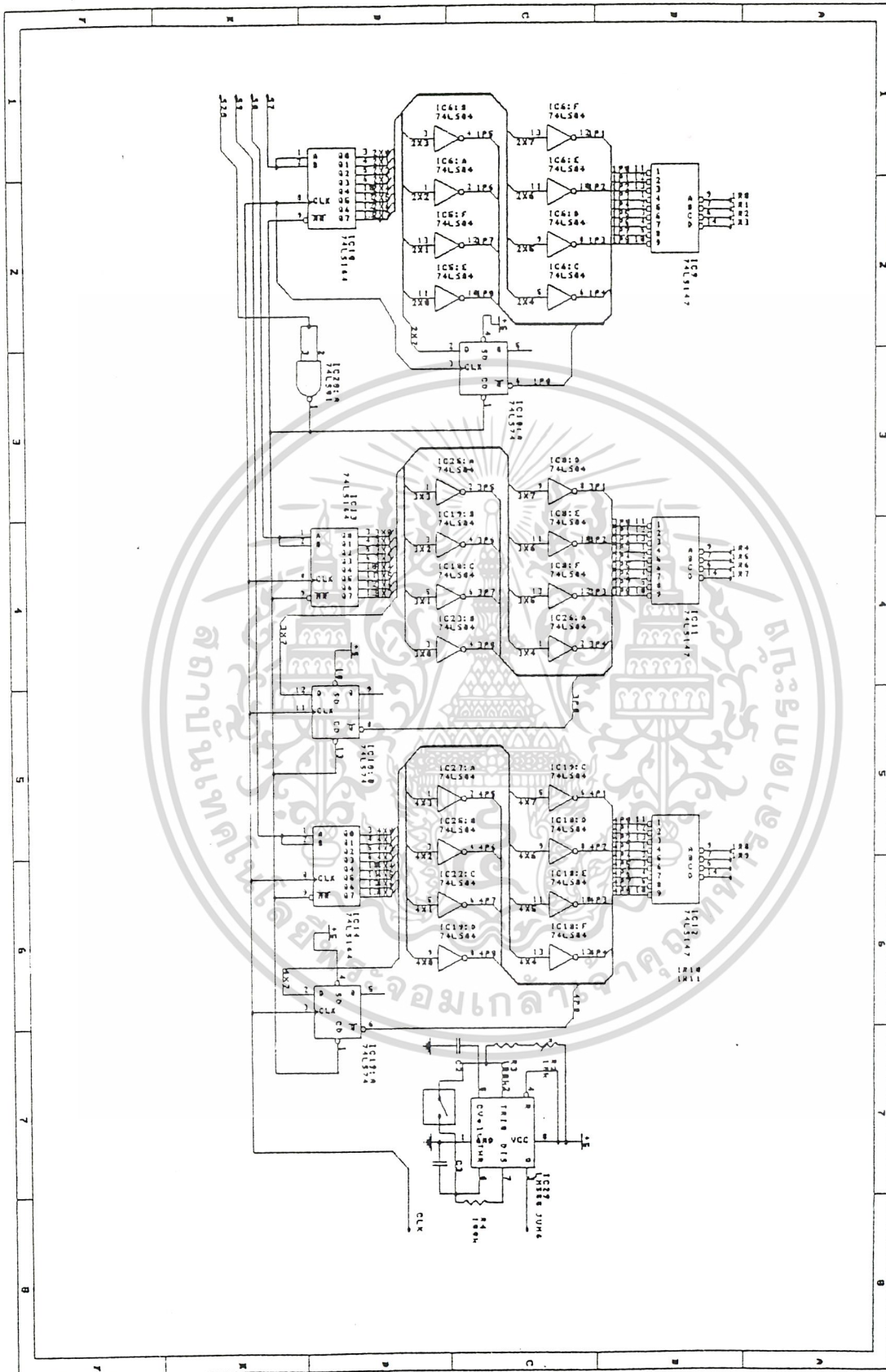


รูปที่ 4.5 วงจรรับและเก็บข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

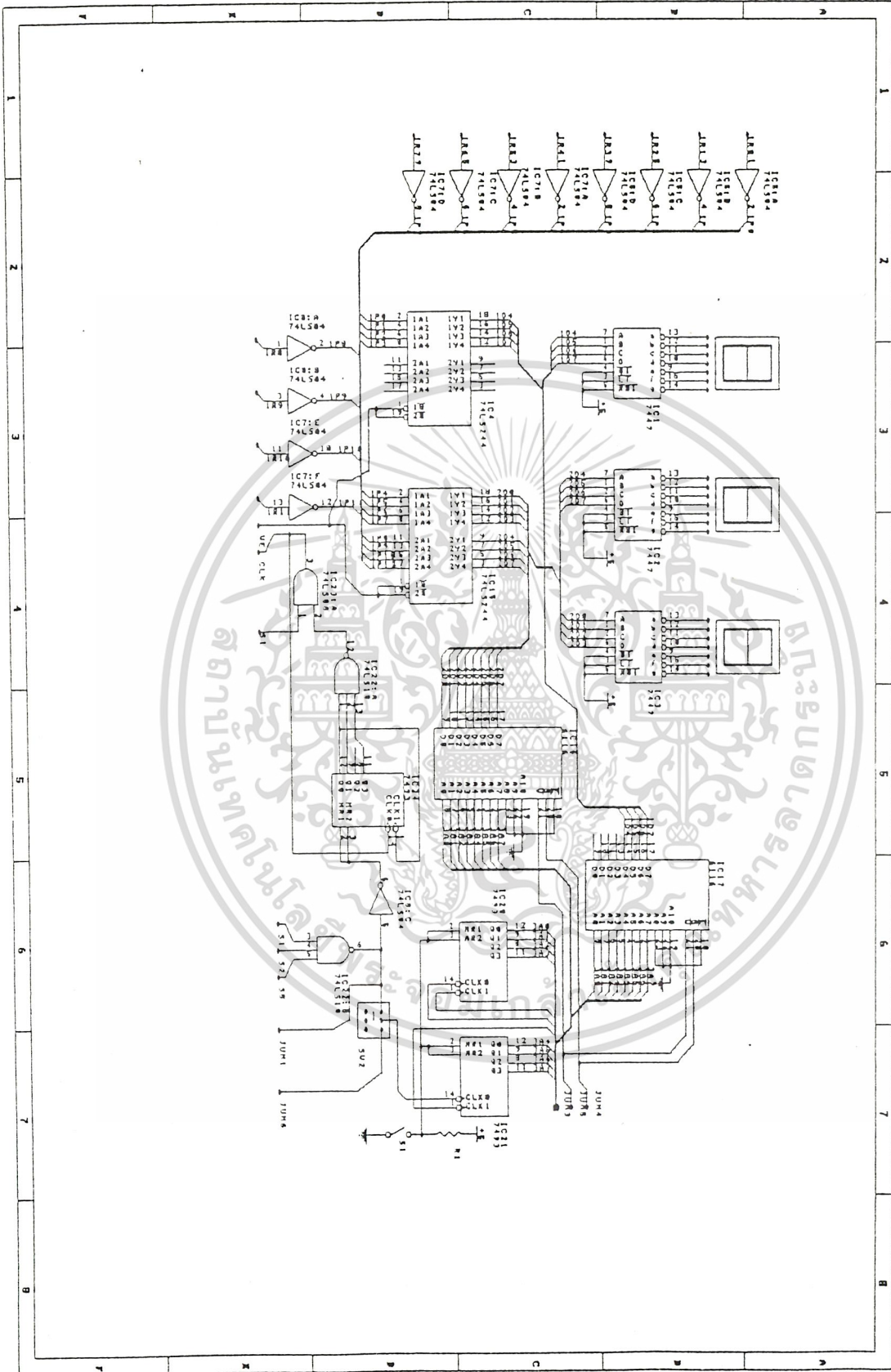


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.6 วงจรแสดงผล
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 วงจรถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 วงจรแสดงรหัสเลขที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และสรุปผล

ปัญหาของโครงการคือเรื่องของแสงสว่างการรับแสงอินฟราเรดมักจะได้รับแสงรบกวนจากภายนอกเช่นแสงจากหลอดไฟซึ่งแต่ละสถานที่มักจะสว่างไม่เท่ากันทำให้ต้องปรับค่าความต้านทานที่วงจรตรวจจับอยู่บ่อยๆตามสถานการณ์เนื่องจากโครงการนี้เป็นขั้นพื้นฐานของโครงการเท่านั้นวงจรและฟังก์ชันการทำงานมีไม่มากจึงมีข้อเสียที่ต้องปรับปรุงอยู่การทำงานของมอเตอร์ขับโหลดเพื่อทำการโหลดกระดาษคำตอบและทำการตรวจนั้นจะหม่นอยู่ตลอดเวลาแม้ไม่มีการป้อนข้อมูลทำให้สิ้นเปลืองพลังงานโดยไม่จำเป็น นอกจากนี้ระบบการถ่ายกำลังโดยสายพานถ้าเป็นเครื่องที่ต้องการความถูกต้องแม่นยำและทำงานครั้งละมากๆอาจจะทำให้เกิดปัญหาเรื่องการหย่อนของสายพานได้แต่สำหรับโครงการพื้นฐานนี้ก็นับได้ว่าใช้อุปกรณ์ได้เหมาะสมแล้ว ในส่วนของการประมวลผลระบบควบคุมการเก็บข้อมูลถ้าใช้การควบคุมด้วยคอมพิวเตอร์หรือไม่โครคอนโทรลเลอร์จะไม่จำเป็นต้องใช้ไอซีจำนวนมากขนาดนี้แต่เนื่องจากต้องการเน้นการประยุกต์ใช้อุปกรณ์พื้นฐานทางลอจิกเกือบจะทั้งหมดทำให้ต้องใช้ไอซีมากเป็นพิเศษ การแสดงผลถ้านำซอฟต์แวร์เข้ามาช่วยด้วยจะทำให้ดูง่ายกว่าการใช้ LED แสดงผลแต่โครงการนี้ใช้แอล อี ดี ก็นับว่าเหมาะสมแล้วสำหรับความเที่ยงตรงของเครื่องในการทดลองใช้เครื่องตรวจข้อสอบดูหลายๆครั้งปรากฏว่าในการตรวจหนึ่งร้อยแผ่นมีผิดพลาดยี่สิบแผ่นเมื่อคิดเป็นเปอร์เซ็นต์แล้วได้ผลแปลสิบเปอร์เซ็นต์ถือได้ว่าโครงการประสบความสำเร็จอย่างน่าพอใจยิ่ง



ภาคผนวก

วิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรรบานวิชา	A B C D E F G H I J K L M N O P Q R S T U V W X Y Z		
	A B C D E F G H I J K L M N O P Q R S T U V W X Y Z		
	0 1 2 3 4 5 6 7 8 9		
	0 1 2 3 4 5 6 7 8 9	ห้ามขีดเขียนหรือกรอกข้อความ อื่นใด นอกเหนือจากที่ระบุไว้	
	0 1 2 3 4 5 6 7 8 9		
* เพื่อประโยชน์ของนักศึกษาเอง จงอ่านและปฏิบัติตามคำแนะนำ			
76 ① ② ③ ④ ⑤	96 ① ② ③ ④ ⑤	116 ① ② ③ ④ ⑤	* ตัวอย่างวิธีทำเครื่อง หมายในการตอบ *
77 ① ② ③ ④ ⑤	97 ① ② ③ ④ ⑤	117 ① ② ③ ④ ⑤	1 ① ② ③ ● ⑤ — ถูกวิธี
78 ① ② ③ ④ ⑤	98 ① ② ③ ④ ⑤	118 ① ② ③ ④ ⑤	2 ① ② ③ ⊗ ⑤ — ผิดวิธี
79 ① ② ③ ④ ⑤	99 ① ② ③ ④ ⑤	119 ① ② ③ ④ ⑤	3 ① ② ③ ④ ⑤ — ผิดวิธี
80 ① ② ③ ④ ⑤	100 ① ② ③ ④ ⑤	120 ① ② ③ ④ ⑤	4 ① ② ③ * ⑤ — ผิดวิธี
81 ① ② ③ ④ ⑤	101 ① ② ③ ④ ⑤	121 ① ② ③ ④ ⑤	136 ① ② ③ ④ ⑤
82 ① ② ③ ④ ⑤	102 ① ② ③ ④ ⑤	122 ① ② ③ ④ ⑤	137 ① ② ③ ④ ⑤
83 ① ② ③ ④ ⑤	103 ① ② ③ ④ ⑤	123 ① ② ③ ④ ⑤	138 ① ② ③ ④ ⑤
84 ① ② ③ ④ ⑤	104 ① ② ③ ④ ⑤	124 ① ② ③ ④ ⑤	139 ① ② ③ ④ ⑤
85 ① ② ③ ④ ⑤	105 ① ② ③ ④ ⑤	125 ① ② ③ ④ ⑤	140 ① ② ③ ④ ⑤
86 ① ② ③ ④ ⑤	106 ① ② ③ ④ ⑤	126 ① ② ③ ④ ⑤	141 ① ② ③ ④ ⑤
87 ① ② ③ ④ ⑤	107 ① ② ③ ④ ⑤	127 ① ② ③ ④ ⑤	142 ① ② ③ ④ ⑤
88 ① ② ③ ④ ⑤	108 ① ② ③ ④ ⑤	128 ① ② ③ ④ ⑤	143 ① ② ③ ④ ⑤
89 ① ② ③ ④ ⑤	109 ① ② ③ ④ ⑤	129 ① ② ③ ④ ⑤	144 ① ② ③ ④ ⑤
90 ① ② ③ ④ ⑤	110 ① ② ③ ④ ⑤	130 ① ② ③ ④ ⑤	145 ① ② ③ ④ ⑤
91 ① ② ③ ④ ⑤	111 ① ② ③ ④ ⑤	131 ① ② ③ ④ ⑤	146 ① ② ③ ④ ⑤
92 ① ② ③ ④ ⑤	112 ① ② ③ ④ ⑤	132 ① ② ③ ④ ⑤	147 ① ② ③ ④ ⑤
93 ① ② ③ ④ ⑤	113 ① ② ③ ④ ⑤	133 ① ② ③ ④ ⑤	148 ① ② ③ ④ ⑤
94 ① ② ③ ④ ⑤	114 ① ② ③ ④ ⑤	134 ① ② ③ ④ ⑤	149 ① ② ③ ④ ⑤
95 ① ② ③ ④ ⑤	115 ① ② ③ ④ ⑤	135 ① ② ③ ④ ⑤	150 ① ② ③ ④ ⑤

กระดาษคำตอบหน้า 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



มหาวิทยาลัยรามคำแหง

* คำแนะนำ *

* ใช้ดินสอดำ 2B หรือต่ำกว่า
ระบายในวงกลมที่ต้องการ

แถว _ _ _ _
ที่นั่ง _ _ _ _

* เมื่อต้องการแก้ไขวงที่ระบายไปแล้ว ไขยางลบ
ลบให้สะอาดก่อน แล้วจึงระบายวงใหม่

ชื่อ-สกุล _ _ _ _ _

รหัสประจำตัว

1	2	3	4	5	6	7	8	9
0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1
2	2	2	2	2	2	2	2	2
3	3	3	3	3	3	3	3	3
4	4	4	4	4	4	4	4	4
5	5	5	5	5	5	5	5	5
6	6	6	6	6	6	6	6	6
7	7	7	7	7	7	7	7	7
8	8	8	8	8	8	8	8	8
9	9	9	9	9	9	9	9	9

สถานที่ _ _ _ _

กระบวนวิชา _ _ _ _ วันที่ _ _ _ _ เวลา _ _ _ _

16	1	2	3	4	5	36	1	2	3	4	5	56	1	2	3	4	5
17	1	2	3	4	5	37	1	2	3	4	5	57	1	2	3	4	5
18	1	2	3	4	5	38	1	2	3	4	5	58	1	2	3	4	5
19	1	2	3	4	5	39	1	2	3	4	5	59	1	2	3	4	5
20	1	2	3	4	5	40	1	2	3	4	5	60	1	2	3	4	5
21	1	2	3	4	5	41	1	2	3	4	5	61	1	2	3	4	5
22	1	2	3	4	5	42	1	2	3	4	5	62	1	2	3	4	5
23	1	2	3	4	5	43	1	2	3	4	5	63	1	2	3	4	5
24	1	2	3	4	5	44	1	2	3	4	5	64	1	2	3	4	5
25	1	2	3	4	5	45	1	2	3	4	5	65	1	2	3	4	5
26	1	2	3	4	5	46	1	2	3	4	5	66	1	2	3	4	5
27	1	2	3	4	5	47	1	2	3	4	5	67	1	2	3	4	5
28	1	2	3	4	5	48	1	2	3	4	5	68	1	2	3	4	5
29	1	2	3	4	5	49	1	2	3	4	5	69	1	2	3	4	5
30	1	2	3	4	5	50	1	2	3	4	5	70	1	2	3	4	5
31	1	2	3	4	5	51	1	2	3	4	5	71	1	2	3	4	5
32	1	2	3	4	5	52	1	2	3	4	5	72	1	2	3	4	5
33	1	2	3	4	5	53	1	2	3	4	5	73	1	2	3	4	5
34	1	2	3	4	5	54	1	2	3	4	5	74	1	2	3	4	5
35	1	2	3	4	5	55	1	2	3	4	5	75	1	2	3	4	5

ข้อนี้ไม่เข้าระบบการนำกระดาษที่มีรหัสข้อ 2 ตัวแรกเป็นเลขตั้งแต่ 27 ขึ้นไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบุคลากรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7493, LS93 Counters

4-Bit Binary Ripple Counter
Product Specification

Logic Products

DESCRIPTION

The '93 is a 4-bit, ripple-type Binary Counter. The device consists of four master-slave flip-flops internally connected to provide a divide-by-two section and a divide-by-eight section. Each section has a separate Clock input to initiate state changes of the counter on the HIGH-to-LOW clock transition. State changes of the Q outputs do not occur simultaneously because of internal ripple delays. Therefore, decoded output signals are subject to decoding spikes and should not be used for clocks or strobes.

A gated AND asynchronous Master Reset (MR₁, MR₂) is provided which overrides both clocks and resets (clears) all the flip-flops.

Since the output from the divide-by-two section is not internally connected to the succeeding stages, the device may be operated in various counting modes. In a 4-bit ripple counter the output Q₀ must be connected externally to input CP₁.

TYPE	TYPICAL f _{MAX}	TYPICAL SUPPLY CURRENT (TOTAL)
7493	40MHz	28mA
74LS93	42MHz	9mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE V _{CC} = 5V ± 5%; T _A = 0°C to +70°C
Plastic DIP	N7493N, N74LS93N
Plastic SO	N74LS93D

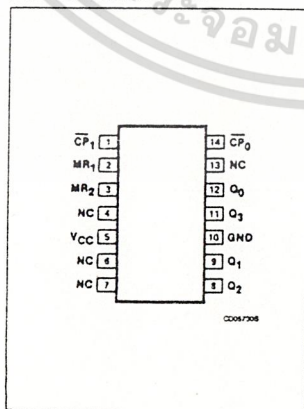
NOTE:
For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

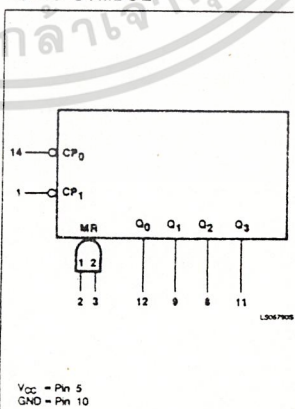
PINS	DESCRIPTION	74	74LS
MR	Master reset inputs	1ul	1LSul
CP ₀	Input	2ul	6LSul
CP ₁	Input	2ul	4LSul
Q ₀ - Q ₃	Outputs	10ul	10LSul

NOTE:
Where a 74 unit load (ul) is understood to be 40μA I_H and -1.6mA I_L, and a 74LS unit load (LSul) is 20μA I_H and -0.4mA I_L.

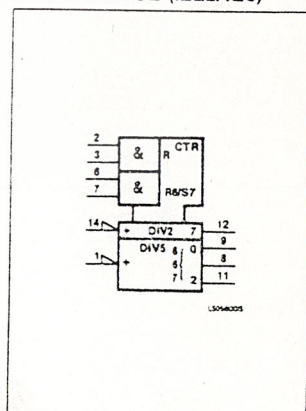
PIN CONFIGURATION



LOGIC SYMBOL



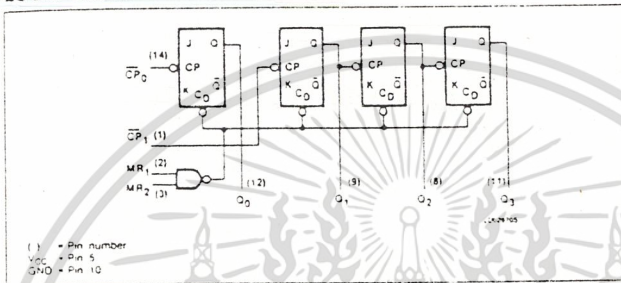
LOGIC SYMBOL (IEEE/IEC)



Counters

7493, LS93

LOGIC DIAGRAM



The input count pulses are applied to input \overline{CP}_0 . Simultaneous divisions of 2, 4, 8 and 16 are performed at the Q_0 , Q_1 , Q_2 and Q_3 outputs as shown in the Function Table.

As a 3-bit ripple counter the input count pulses are applied to input \overline{CP}_1 . Simultaneous frequency divisions of 2, 4 and 8 are available at the Q_1 , Q_2 and Q_3 outputs. Independent use of the first flip-flop is available if the reset function coincides with reset of the 3-bit ripple-through counter.

FUNCTION TABLE

COUNT	OUTPUTS			
	Q_0	Q_1	Q_2	Q_3
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H
10	L	H	L	H
11	H	H	L	H
12	L	L	H	H
13	H	L	H	H
14	L	H	H	H
15	H	H	H	H

MODE SELECTION

RESET INPUTS		OUTPUTS			
MR_1	MR_2	Q_0	Q_1	Q_2	Q_3
H	H	L	L	L	L
L	H				Count
H	L				Count
L	L				Count

H = HIGH voltage level
L = LOW voltage level
X = Don't care

NOTE:
Output Q_0 connected to input \overline{CP}_1 .

ABSOLUTE MAXIMUM RATINGS (Over operating free-air temperature range unless otherwise noted)

PARAMETER	74	74LS	UNIT
V_{CC} Supply voltage	7.0	7.0	V
V_{IN} Input voltage	-0.5 to +5.5	-0.5 to +7.0	V
I_{IN} Input current	-30 to +5	-30 to +1	mA
V_{OUT} Voltage applied to output in HIGH output state	-0.5 to + V_{CC}	-0.5 to + V_{CC}	V
T_A Operating free-air temperature range	0 to 70		°C

RECOMMENDED OPERATING CONDITIONS

PARAMETER	74			74LS			UNIT
	Min	Nom	Max	Min	Nom	Max	
V_{CC} Supply voltage	4.75	5.0	5.25	4.75	5.0	5.25	V
V_{IH} HIGH-level input voltage	2.0			2.0			V
V_{IL} LOW-level input voltage			+0.8			+0.8	V
I_{IK} Input clamp current			-12			-18	mA
I_{OH} HIGH-level output current			-800			-400	µA
I_{OL} LOW-level output current			16			8	mA
T_A Operating free-air temperature	0		70	0		70	°C

54/7446A • 54/7447A 54LS/74LS47

BCD TO 7-SEGMENT DECODER/DRIVER

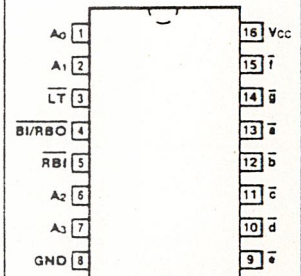
DESCRIPTION — The '46A, '47A and 'LS47 accept four lines of BCD (8421) input data, generate their complements internally and decode the data with seven AND/OR gates having open-collector outputs to drive indicator segments directly. Each segment output is guaranteed to sink 40 mA (24 mA for the 'LS47) in the ON (LOW) state and withstand 15 V (30 V for the '46A) in the OFF (HIGH) state with a maximum leakage current of 250 μ A. Auxiliary inputs provide blanking, lamp test and cascadable zero-suppression functions. Also see the 'LS247 data sheet.

- OPEN-COLLECTOR OUTPUTS
- DRIVE INDICATOR SEGMENTS DIRECTLY
- CASCADABLE ZERO-SUPPRESSION CAPABILITY
- LAMP TEST INPUT

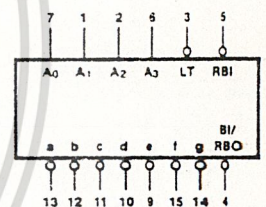
ORDERING CODE: See Section 9

PKGS	PIN OUT	COMMERCIAL GRADE	MILITARY GRADE	PKG TYPE
		$V_{CC} = +5.0 \text{ V} \pm 5\%$, $T_A = 0^\circ \text{C to } +70^\circ \text{C}$	$V_{CC} = +5.0 \text{ V} \pm 10\%$, $T_A = -55^\circ \text{C to } +125^\circ \text{C}$	
Plastic DIP (P)	A	7446APC, 7447APC 74LS47PC		9B
Ceramic DIP (D)	A	7446ADC, 7447ADC 74LS47DC	5446ADM, 5447ADM 54LS47DM	7B
Flatpak (F)	A	7446AFC, 7447AFC 74LS47FC	5446AFM, 5447AFM 54LS47FM	4L

**CONNECTION DIAGRAM
PINOUT A**



LOGIC SYMBOL



$V_{CC} = \text{Pin } 16$
 $\text{GND} = \text{Pin } 8$

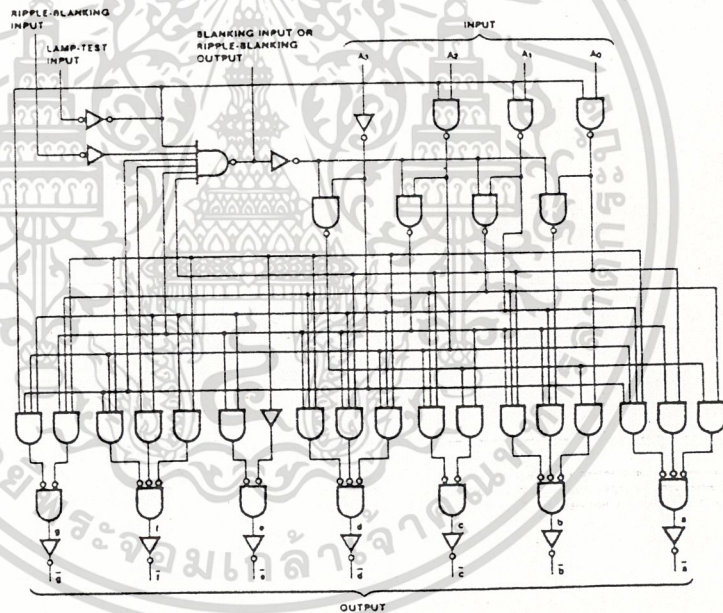
INPUT LOADING/FAN-OUT: See Section 3 for U.L. definitions

PIN NAMES	DESCRIPTION	54/74 (U.L.) HIGH/LOW	54/74LS (U.L.) HIGH/LOW
$A_0 - A_3$	BCD Inputs	1.0/1.0	0.5/0.25
RBI	Ripple Blanking Input (Active LOW)	1.0/1.0	0.5/0.25
LT	Lamp Test Input (Active LOW)	1.0/1.0	0.5/0.25
BI/RBO	Blanking Input (Active LOW) or Ripple Blanking Output (Active LOW)	-2.5 5.0/5.0	-0.75 1.25/2.0
$\bar{a} - \bar{g}$	Segment Outputs (Active LOW)	OC*/25	OC*/15 (7.5)

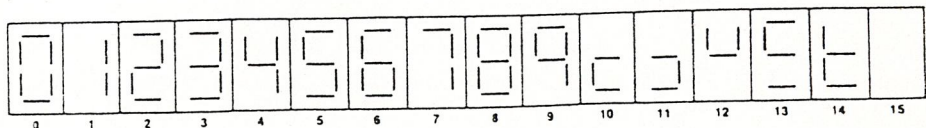
*OC — Open Collector

FUNCTIONAL DESCRIPTION — The '46A, '47A and 'LS47 decode the input data in the pattern indicated in the Truth Table and the segment identification illustration. If the input data is decimal zero, a LOW signal applied to the RBI blanks the display and causes a multidigit display. For example, by grounding the $\overline{\text{RBI}}$ of the highest order decoder and connecting its $\overline{\text{BI/RBO}}$ to $\overline{\text{RBI}}$ of the next lowest order decoder, etc., leading zeros will be suppressed. Similarly, by grounding $\overline{\text{RBI}}$ of the lowest order decoder and connecting its $\overline{\text{BI/RBO}}$ to $\overline{\text{RBI}}$ of the next highest order decoder, etc., trailing zeros will be suppressed. Leading and trailing zeros can be suppressed simultaneously by using external gates, i.e. by driving $\overline{\text{RBI}}$ of an intermediate decoder from an OR gate whose inputs are $\overline{\text{BI/RBO}}$ of the next highest and lowest order decoders. $\overline{\text{BI/RBO}}$ also serves as an unconditional blanking input. The internal NAND gate that generates the $\overline{\text{RBO}}$ signal has a resistive pull-up, as opposed to a totem pole, and thus $\overline{\text{BI/RBO}}$ can be forced LOW by external means, using wired-collector logic. A LOW signal thus applied to $\overline{\text{BI/RBO}}$ turns off all segment outputs. This blanking feature can be used to control display intensity by varying the duty cycle of the blanking signal. A LOW signal applied to $\overline{\text{LT}}$ turns on all segment outputs, provided that $\overline{\text{BI/RBO}}$ is not forced LOW.

LOGIC DIAGRAM



NUMERICAL DESIGNATIONS — RESULTANT DISPLAYS



TRUTH TABLE

DECIMAL OR FUNCTION	INPUTS						OUTPUTS							NOTE	
	\overline{LT}	\overline{RBI}	A ₃	A ₂	A ₁	A ₀	$\overline{BI/RBO}$	\overline{a}	\overline{b}	\overline{c}	\overline{d}	\overline{e}	\overline{f}		\overline{g}
0	H	H	L	L	L	L	H	L	L	L	L	L	L	H	1
1	H	X	L	L	L	H	H	H	L	L	H	H	H	H	1
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L	
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L	
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L	
5	H	X	L	H	L	H	H	L	L	L	L	L	L	L	
6	H	X	L	H	H	L	H	H	L	L	L	L	L	L	
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H	
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L	
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L	
10	H	X	H	L	H	L	H	H	L	L	H	L	H	L	
11	H	X	H	L	H	H	H	H	L	L	L	H	H	L	
12	H	X	H	H	L	L	H	H	L	H	H	L	L	L	
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L	
14	H	X	H	H	H	L	H	H	H	L	L	L	L	L	
15	H	X	H	H	H	H	H	H	H	H	H	H	H	H	
\overline{BI}	X	X	X	X	X	X	L	H	H	H	H	H	H	H	2
\overline{RBI}	H	L	L	L	L	L	L	H	H	H	H	H	H	H	3
LT	L	X	X	X	X	X	H	L	L	L	L	L	L	L	4

NOTES:

- (1) $\overline{BI/RBO}$ is wire-AND logic serving as blanking input (\overline{BI}) and/or ripple-blanking output (\overline{RBO}). The blanking out (\overline{BI}) must be open or held at a HIGH level when output functions 0 through 15 are desired, and ripple-blanking input (\overline{RBI}) must be open or at a HIGH level if blanking or a decimal 0 is not desired. X = input may be HIGH or LOW.
- (2) When a LOW level is applied to the blanking input (forced condition) all segment outputs go to a HIGH level regardless of the state of any other input condition.
- (3) When ripple-blanking input (\overline{RBI}) and inputs A₀, A₁, A₂ and A₃ are LOW level, with the lamp test input at HIGH level, all segment outputs go to a HIGH level and the ripple-blanking output (\overline{RBO}) goes to a LOW level (response condition).
- (4) When the blanking input/ripple-blanking output ($\overline{BI/RBO}$) is open or held at a HIGH level, and a LOW level is applied to lamp test input, all segment outputs go to a LOW level.

7495, LS95B Shift Registers

4-Bit Shift Register
Product Specification

Logic Products

FEATURES

- Separate negative-edge-triggered shift and parallel load clocks
- Common mode control input
- Shift right serial input
- Synchronous shift or load capabilities

DESCRIPTION

The '95 is a 4-Bit Shift Register with serial and parallel synchronous operating modes. It has serial Data (D_S) and four parallel Data (D_0 – D_3) inputs and four Parallel outputs (Q_0 – Q_3). The serial or parallel mode of operation is controlled by a Mode Select input (S) and two Clock inputs (CP_1 and CP_2). The serial (shift right) or parallel data transfers occur synchronously with the HIGH-to-LOW transition of the selected Clock input.

When the Mode Select input (S) is HIGH, CP_2 is enabled. A HIGH-to-LOW transition on enabled CP_2 loads parallel data from the D_0 – D_3 inputs into the register. When S is LOW, CP_1 is enabled. A HIGH-to-LOW transition on enabled CP_1 shifts the data from Serial input D_S to Q_0 and transfers the data in Q_0 to Q_1 , Q_1 to Q_2 , and Q_2 to Q_3

TYPE	TYPICAL f_{MAX}	TYPICAL SUPPLY CURRENT (TOTAL)
7495	36MHz	39mA
74LS95B	36MHz	13mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE $V_{CC} = 5V \pm 5\%$; $T_A = 0^\circ C$ to $+70^\circ C$
Plastic DIP	N7495N, N74LS95BN

NOTE:

For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

PINS	DESCRIPTION	74	74LS
S	Input	2uI	1LSuI
Other	Inputs	1uI	1LSuI
Q	Output	10uI	10LSuI

NOTE:

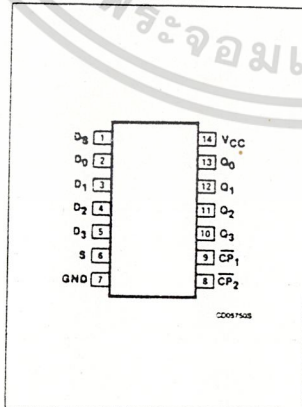
Where a 74 unit load (uI) is understood to be $40\mu A I_{uI}$ and $-1.6mA I_{L}$, and a 74LS unit load (LSuI) is $20\mu A I_{uI}$ and $-0.4mA I_{L}$.

respectively (shift right). Shift left is accomplished by externally connecting Q_3 to D_2 , Q_2 to D_1 , Q_1 to D_0 , and operating the '95 in the parallel mode (S = HIGH).

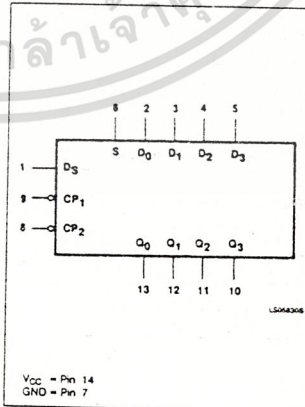
In normal operations the Mode Select (S) should change states only when both

Clock inputs are LOW. However, changing S from HIGH-to-LOW while CP_2 is LOW, or changing S from LOW-to-HIGH while CP_1 is LOW will not cause any changes on the register outputs.

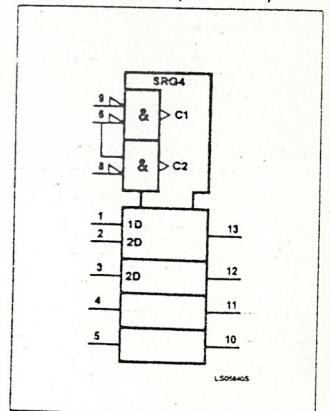
PIN CONFIGURATION



LOGIC SYMBOL



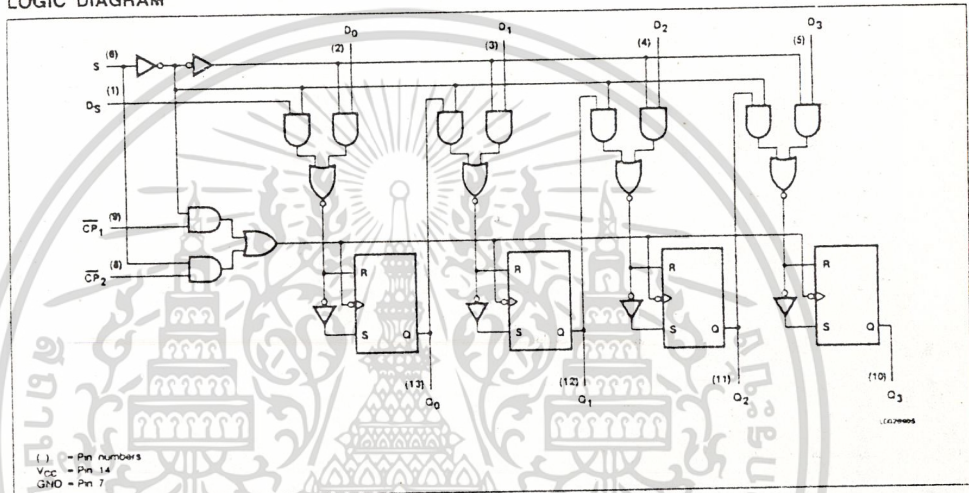
LOGIC SYMBOL (IEEE/IEC)



Shift Registers

7495, LS95B

LOGIC DIAGRAM



FUNCTION TABLE

OPERATING MODE	INPUTS					OUTPUTS			
	S	CP ₁	CP ₂	D _S	D _N	Q ₀	Q ₁	Q ₂	Q ₃
Parallel load	H	X	↓	X	l	L	L	L	L
	H	X	↓	X	h	H	H	H	H
Shift right	L	↓	X	l	X	L	q ₀	q ₁	q ₂
	L	↓	X	h	X	H	q ₀	q ₁	q ₂
Mode change	↑	L	X	X	X	no change			
	↑	H	X	X	X	undetermined			
	↓	X	L	X	X	no change			
	↓	X	H	X	X	undetermined			

H = HIGH voltage level steady state.
 h = HIGH voltage level one set-up time prior to the HIGH-to-LOW clock transition.
 L = LOW voltage level steady state.
 l = LOW voltage level one set-up time prior to the HIGH-to-LOW clock transition.
 q = Lower case letters indicate the state of the referenced output one set-up time prior to the HIGH-to-LOW clock transition.
 X = Don't care.
 ↓ = HIGH-to-LOW transition of clock or mode select.
 ↑ = LOW-to-HIGH transition of mode select.

ABSOLUTE MAXIMUM RATINGS (Over operating free-air temperature range unless otherwise noted.)

PARAMETER	74	74LS	UNIT
V _{CC} Supply voltage	7.0	7.0	V
V _{IN} Input voltage	-0.5 to +5.5	-0.5 to +7.0	V
I _{IN} Input current	-30 to +5	-30 to +1	mA
V _{OUT} Voltage applied to output in HIGH output state	-0.5 to +V _{CC}	+0.5 to +V _{CC}	V
T _A Operating free-air temperature range	0 to 70		°C

74147 Encoder

10-Line-To-4-Line Priority Encoder
Product Specification

Logic Products

FEATURES

- Encodes 10-line decimal to 4-line BCD
- Useful for 10-position switch encoding
- Used in code converters and generators

DESCRIPTION

The '147 9-input priority encoder accepts data from nine active-LOW inputs ($I_1 - I_9$) and provides a binary representation on the four active-LOW outputs ($A_3 - A_0$). A priority is assigned to each input so that when two or more inputs are simultaneously active, the input with the highest priority is represented on the output, with input line I_9 having the highest priority.

The device provides the 10-line-to-4-line priority encoding function by use of the implied decimal "zero." The "zero" is encoded when all nine data inputs are HIGH, forcing all four outputs HIGH.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74147	10ns	46mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE
Plastic DIP	$V_{CC} = 5V \pm 5\%$; $T_A = 0^\circ C$ to $+70^\circ C$ N74147N

NOTE:

For information regarding devices processed to Military Specifications see the Signetics Military Products Data Manual.

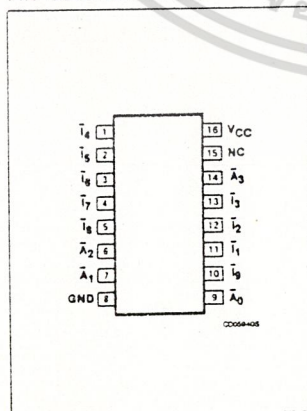
INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

PINS	DESCRIPTION	74
All	Inputs	1ui
All	Outputs	10ui

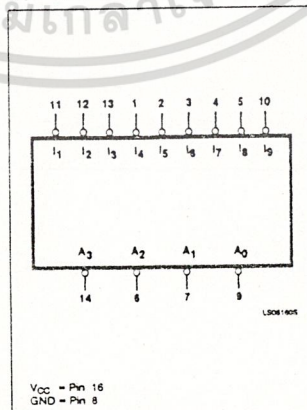
NOTE:

A 74 unit load (ui) is understood to be $40\mu A I_L$ and $-1.6mA I_{L'}$.

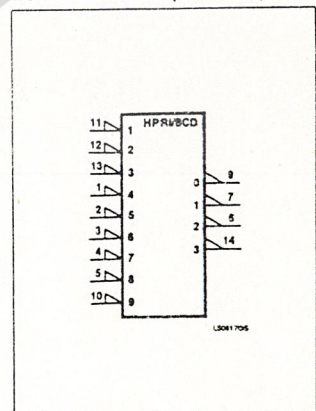
PIN CONFIGURATION



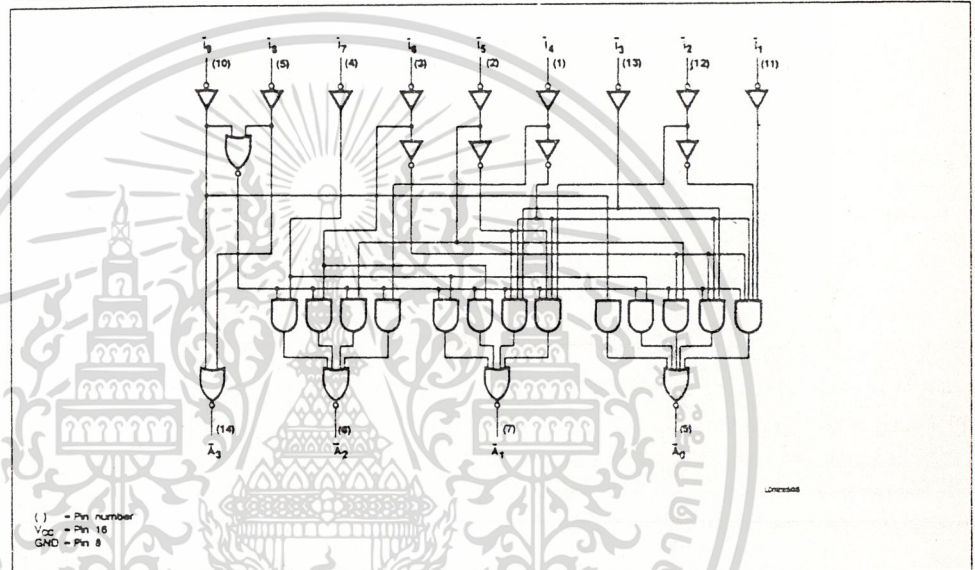
LOGIC SYMBOL



LOGIC SYMBOL (IEEE/IEC)



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS									OUTPUTS			
I ₁	I ₂	I ₃	I ₄	I ₅	I ₆	I ₇	I ₈	I ₉	A ₃	A ₂	A ₁	A ₀
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	L
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	L	H	H	H	H	H	H	L	H	L
X	X	L	H	H	H	H	H	H	H	L	H	L
X	L	H	H	H	H	H	H	H	H	L	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH voltage level
 L = LOW voltage level
 X = Don't care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

74164, LS164 Shift Registers

8-Bit Serial-In Parallel-Out Shift Register
Product Specification

Logic Products

FEATURES

- Gated serial Data inputs
- Typical shift frequency of 36MHz
- Asynchronous Master Reset
- Fully buffered Clock and Data inputs

DESCRIPTION

The '164 is an 8-bit edge-triggered shift register with serial data entry and an output from each of the eight stages. Data is entered serially through one of two inputs (D_{sa} or D_{sb}); either input can be used as an active HIGH enable for data entry through the other input. Both inputs must be connected together or an unused input must be tied HIGH.

Data shifts one place to the right on each LOW-to-HIGH transition of the Clock (CP) input, and enters into Q_0 the logical AND of the two Data inputs (D_{sa} · D_{sb}) that existed one set-up time before the rising clock edge. A LOW level on the Master Reset (MR) input overrides all other inputs and clears the register asynchronously, forcing all outputs LOW.

TYPE	TYPICAL f_{MAX}	TYPICAL SUPPLY CURRENT (TOTAL)
74164	36MHz	37mA
74LS164	36MHz	16mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE $V_{CC} = 5V \pm 5\%$; $T_A = 0^\circ C$ to $+70^\circ C$
Plastic DIP	N74164N, N74LS164N
Plastic SO	N74LS164D

NOTE:

For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

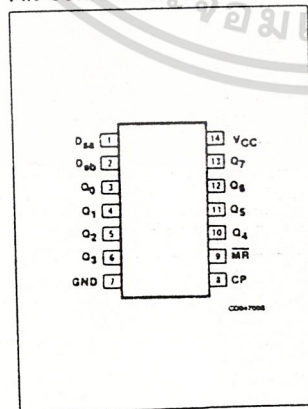
INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

PINS	DESCRIPTION	74	74LS
All	Inputs	1uI	1LSuI
All	Outputs	5uI	10LSuI

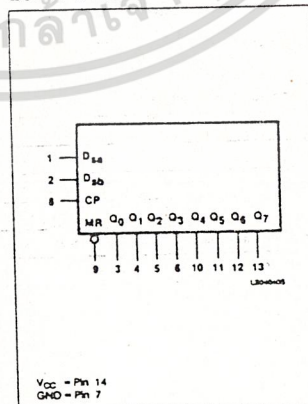
NOTE:

Where a 74 unit load (uI) is understood to be $40\mu A I_{IH}$ and $-1.5mA I_{IL}$, and a 74LS unit load (LSuI) is $20\mu A I_{IH}$ and $-0.4mA I_{IL}$.

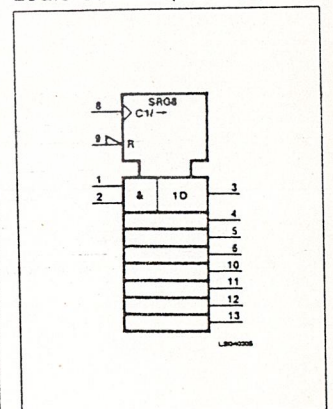
PIN CONFIGURATION



LOGIC SYMBOL



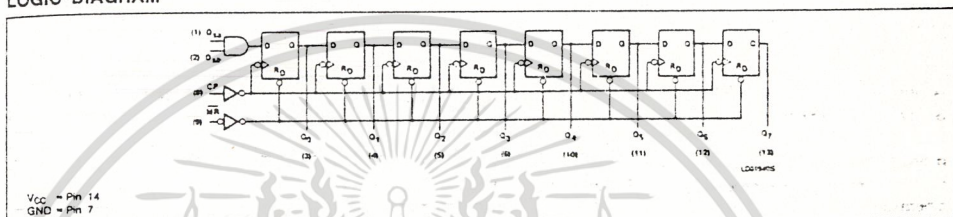
LOGIC SYMBOL (IEEE/IEC)



Shift Registers

74164, LS164

LOGIC DIAGRAM



MODE SELECT — TRUTH TABLE

OPERATING MODE	INPUTS				OUTPUTS		
	MR	CP	D ₀	D ₁	Q ₀	Q ₁ — Q ₇	
Reset (clear)	L	X	X	X	L	L — L	
Shift	H	↑	l	l	L	q ₀ — q ₆	
	H	↑	l	h	L	q ₀ — q ₆	
	H	↑	h	l	L	q ₀ — q ₆	
	H	↑	h	h	H	q ₀ — q ₆	

H = HIGH voltage level.
 h = HIGH voltage level one set-up time prior to the LOW-to-HIGH Clock transition.
 L = LOW voltage level.
 l = LOW voltage level one set-up time prior to the LOW-to-HIGH Clock transition.
 Lower case letters indicate the state of the referenced input (or output) one set-up time prior to the LOW-to-HIGH Clock transition.
 X = Don't care.
 ↑ = LOW-to-HIGH Clock transition.

ABSOLUTE MAXIMUM RATINGS (Over operating free-air temperature range unless otherwise noted.)

PARAMETER	74	74LS	UNIT
V _{CC} Supply voltage	7.0	7.0	V
V _{IN} Input voltage	-0.5 to +5.5	-0.5 to +7.0	V
I _{IN} Input current	-30 to +5	-30 to +1	mA
V _{OUT} Voltage applied to output in HIGH output state	-0.5 to +V _{CC}	-0.5 to +V _{CC}	V
T _A Operating free-air temperature range	0 to 70		°C

RECOMMENDED OPERATING CONDITIONS

PARAMETER	74			74LS			UNIT
	Min	Nom	Max	Min	Nom	Max	
V _{CC} Supply voltage	4.75	5.0	5.25	4.75	5.0	5.25	V
V _{IH} HIGH-level input voltage	2.0			2.0			V
V _{IL} LOW-level input voltage			+0.8			+0.8	V
I _{IK} Input clamp current			-12			-18	mA
I _{OH} HIGH-level output current			-400			-400	μA
I _{OL} LOW-level output current			8			8	mA
T _A Operating free-air temperature	0		70	0		70	°C

74LS373, 74LS374, S373, S374

Latches/Flip-Flops

Logic Products

'373 Octal Transparent Latch With 3-State Outputs
'374 Octal D Flip-Flop With 3-State Outputs
Product Specification

FEATURES

- 8-bit transparent latch — '373
- 8-bit positive, edge-triggered register — '374
- 3-State output buffers
- Common 3-State Output Enable
- Independent register and 3-State buffer operation

DESCRIPTION

The '373 is an octal transparent latch coupled to eight 3-State output buffers. The two sections of the device are controlled independently by Latch Enable (E) and Output Enable (OE) control gates.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74LS373	19ns	24mA
74S373	10ns	105mA
74LS374	19ns	27mA
74S374	8ns	116mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE $V_{CC} = 5V \pm 5\%$; $T_A = 0^\circ C$ to $+70^\circ C$
Plastic DIP	N74LS373N, N74S373N, N74LS374N, N74S374N
Plastic SOL-20	N74LS373D, N74S373D, N74LS374D, N74S374D

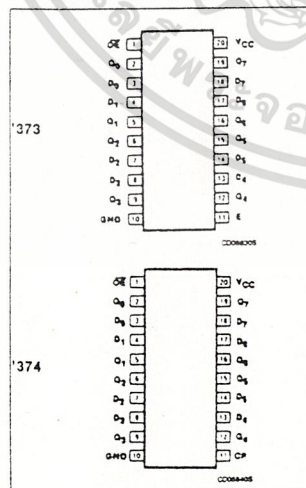
NOTE:
For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

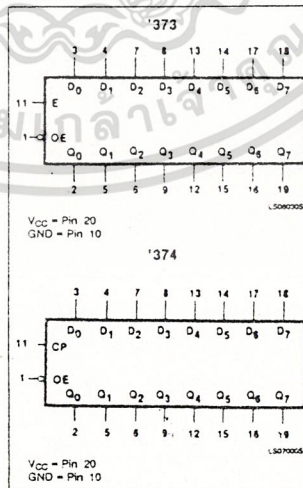
PINS	DESCRIPTION	74S	74LS
All	Inputs	1Sul	1LSul
All	Outputs	10Sul	30LSul

NOTE:
Where a 74S unit load (Sul) is $50\mu A I_{IH}$ and $-2.0mA I_{IL}$, and a 74LS unit load (LSul) is $20\mu A I_{IH}$ and $-0.4mA I_{IL}$.

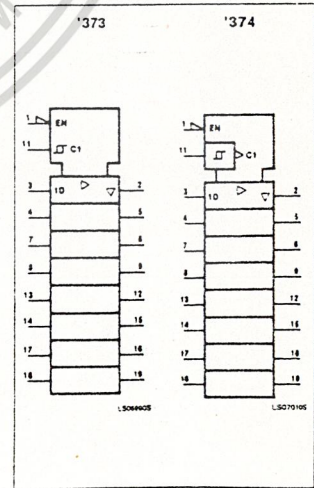
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/EC)



Latches/Flip-Flops

74LS373, 74LS374, S373, S374

The data on the D inputs are transferred to the latch outputs when the Latch Enable (E) input is HIGH. The latch remains transparent to the data inputs while E is HIGH, and stores the data present one set-up time before the HIGH-to-LOW enable transition. The enable gate has hysteresis built in to help minimize problems that signal and ground noise can cause on the latching operation.

The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable (\overline{OE}) controls all eight 3-State buffers independent of the latch

operation. When \overline{OE} is LOW, the latched or transparent data appears at the outputs. When \overline{OE} is HIGH, the outputs are in the HIGH impedance "off" state, which means they will neither drive nor load the bus.

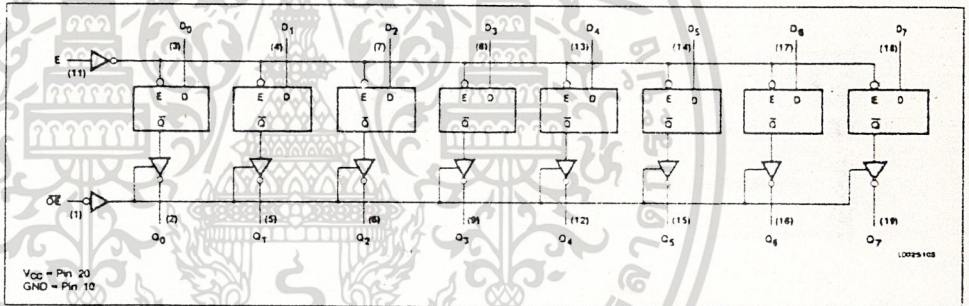
The '374 is an 8-bit, edge-triggered register coupled to eight 3-State output buffers. The two sections of the device are controlled independently by the Clock (CP) and Output Enable (\overline{OE}) control gates.

The register is fully edge triggered. The state of each D input, one set-up time before the LOW-to-HIGH clock transition, is transferred

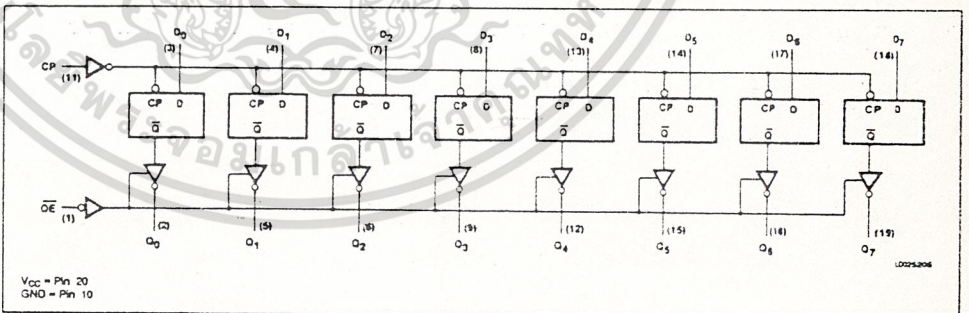
to the corresponding flip-flop's Q output. The clock buffer has hysteresis built in to help minimize problems that signal and ground noise can cause on the clocking operation.

The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable (\overline{OE}) controls all eight 3-State buffers independent of the register operation. When \overline{OE} is LOW, the data in the register appears at the outputs. When \overline{OE} is HIGH, the outputs are in the HIGH impedance "off" state, which means they will neither drive nor load the bus.

LOGIC DIAGRAM, '373



LOGIC DIAGRAM, '374



MODE SELECT — FUNCTION TABLE '373

OPERATING MODES	INPUTS			INTERNAL REGISTER	OUTPUTS
	\overline{OE}	E	D_n		$Q_0 - Q_7$
Enable and read register	L	H	L	L	L
	L	H	H	H	H
Latch and read register	L	L	l	L	L
	L	L	h	H	H
Latch register and disable outputs	H	L	l	L	(Z)
	H	L	h	H	(Z)

MC54/74HC244A

Advance Information

Octal 3-State Noninverting Buffer/Line Driver/Line Receiver
High-Performance Silicon-Gate CMOS

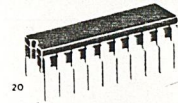
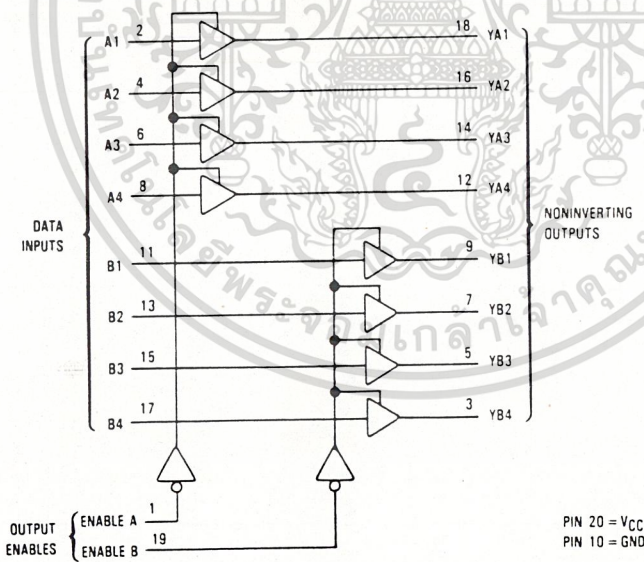
The MC54/74HC244A is identical in pinout to the LS244. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This octal noninverting buffer/line driver/line receiver is designed to be used with 3-state memory address drivers, clock drivers, and other bus-oriented systems. The device has noninverting outputs and two active-low output enables.

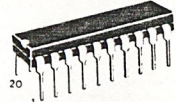
The HC244A is similar in function to the HC240A and HC241A.

- Output Drive Capability: 15 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 136 FETs or 34 Equivalent Gates

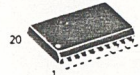
LOGIC DIAGRAM



J SUFFIX
CERAMIC
CASE 732-03



N SUFFIX
PLASTIC
CASE 738-03



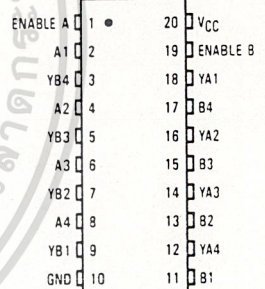
DW SUFFIX
SOIC
CASE 751D-03

ORDERING INFORMATION

MC74HCXXXAN	Plastic
MC54HCXXXAJ	Ceramic
MC74HCXXXADW	SOIC

T_A = -55° to 125°C for all packages.
Dimensions in Chapter 6.

PIN ASSIGNMENT



FUNCTION TABLE

Inputs		Outputs
Enable A, Enable B	A, B	YA, YB
L	L	L
L	H	H
H	X	Z

Z = high impedance

This document contains information on a new product. Specifications and information herein are subject to change without notice.

MC54/74HC244A

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	- 0.5 to + 7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	- 1.5 to V _{CC} + 1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	- 0.5 to V _{CC} + 0.5	V
I _{in}	DC Input Current, per Pin	± 20	mA
I _{out}	DC Output Current, per Pin	± 35	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	± 75	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP† SOIC Package†	750 500	mW
T _{stg}	Storage Temperature	- 65 to + 150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.
 †Derating — Plastic DIP: - 10 mW/°C from 65° to 125°C
 Ceramic DIP: - 10 mW/°C from 100° to 125°C
 SOIC Package: - 7 mW/°C from 65° to 125°C

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit	
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V	
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V	
T _A	Operating Temperature, All Package Types	- 55	+ 125	°C	
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 0 0	1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -55°C	≤ 85°C	≤ 125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1 V I _{out} ≤ 20 μA	2.0	0.5	0.5	0.5	V
			4.5	1.35	1.35	1.35	
			6.0	1.8	1.8	1.8	
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} I _{out} ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} I _{out} ≤ 6.0 mA I _{out} ≤ 7.8 mA	4.5	3.98	3.84	3.70	V
			6.0	5.48	5.34	5.20	
			2.0	0.1	0.1	0.1	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IL} I _{out} ≤ 20 μA	4.5	0.1	0.1	0.1	V
			6.0	0.1	0.1	0.1	
			4.5	0.26	0.33	0.40	
I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	± 0.1	± 1.0	± 1.0	μA
			6.0	± 0.5	± 5.0	± 10.0	
I _{OZ}	Maximum Three-State Leakage Current	Output in High-Impedance State V _{in} = V _{IL} or V _{IH} V _{out} = V _{CC} or GND	6.0	± 0.5	± 5.0	± 10.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0 μA	6.0	4	40	160	μA

NOTE: Information on typical parametric values and high frequency or heavy load considerations can be found in Chapter 4.

5

The Motorola Spectrum of OPTOELECTRONICS



Optoelectronics is a special branch of semiconductor technology which has come into prominence during the last fifteen to twenty years. Solid state optoelectronic components have proven to be versatile design tools, offering the engineer inexpensive, reliable alternatives to their bulky predecessors.

Solid state light emitting diodes (LEDs) in the visible portion of the electromagnetic spectrum have virtually eliminated the usage of incandescent lamps as panel indicators. Infrared emitters and silicon photodetectors are finding wider application as sensor pairs, replacing electro-mechanical switches. Optoisolators are being designed into circuits previously using small mechanical relays and pulse transformers.

Over the years, solid state optoelectronic technology has advanced dramatically. Research into new and improved materials and processing techniques have led to devices having higher efficiencies, improved reliability and lower cost.

Emitters

Early emitters, both visible and infrared, suffered from low power output and rapid power output deterioration (degradation) when compared to present day devices. Emitter chip materials, commonly referred to as III-V compounds, are combinations of elements from the III and V columns of the periodic chart. The P-N junction is formed by either diffusing or by epitaxially growing the junction. Typical materials used for emitters include gallium arsenide (GaAs) and gallium aluminum arsenide (GaAlAs), among others.

When a forward bias current (I_F) flows through the emitter's P-N junction, photons are emitted. This is shown schematically in Figure 1. The total output power (P_O) is a function of the forward current (I_F), and is measured in milliwatts. Likewise, the axial radiant intensity (I_O) of an emitting device, which is the portion of the total emitted power radiated within a specified cone angle directly on axis, is also a function of this forward current (I_F), and is measured in milliwatts per steradian.



Figure 1. The LED

Motorola's line of emitters operate at wavelengths of either 660, 850 or 940 nanometers (nm). See Figure 2. This encompasses the red and the near infrared portions of the electromagnetic frequency spectrum. Emitters of various wavelengths are produced for the purpose of optimizing system efficiency, when the emitter is operated in conjunction with a variety of applications and environments.

The 940 nm emitters are the most cost effective, however, their spectral emission is not ideally matched to that of the silicon detectors. Most applications can tolerate a certain amount of spectral mismatch, and this sacrifice is generally justified by the devices' lower price. Almost all optoisolators, for example, use the 940 nm emitter.

The 850 nm emitters have a peak emission which almost exactly matches that of silicon. This emitter finds usage in applications where this efficiency, and the emitter's faster speed, are the primary concerns.

The 660 nm emitters are not well matched to silicon, but are ideal for use in plastic fiber optic systems. Plastic fiber has a characteristic attenuation curve which reaches a minimum at 660 nm. This attenuation is the predominant factor to consider when designing a plastic fiber system.

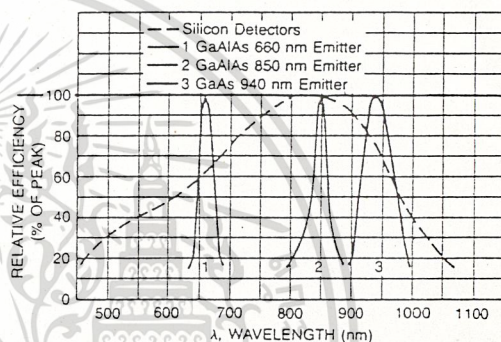


Figure 2. Emissivity versus Wavelength

The above emitters find wide usage in a variety of isolating, sensing, remote control and fiber optic applications.

Newly developed materials and refinements in chip processing and handling have led to more efficient and more reliable emitters. New packaging techniques have made low cost plastic devices suitable for applications formerly requiring glass lensed units, by providing efficient molded-in lenses. In this way, higher on-axis radiant intensities can be achieved, for a given amount of total radiated power. A narrow radiation angle provides for a lower drive current when operating in a configuration where the opto detector is on-axis with the emitter, such as in sensing applications or when launching power into an optical fiber. When a very wide or off-axis viewing angle is required, such as in a remote control situation, emitters with less directional lenses, or unlensed emitters are generally used.

Motorola's selection of emitters includes the low-cost plastic "Case 349" devices, such as MLED71, MLED76 and MLED77. Also in a plastic package is the remote control emitter, MLED81.

Metal and glass packages, such as the TO-18 (MLED930) are utilized in applications where high axial intensity or absolute hermeticity are essential.

Advances made in emitter technology over the years have eliminated many of the problems of early-day devices. Even the problem of degradation of emitter power output over time has been brought to a level which is tolerable and predictable. When coupled to a silicon detector, today's devices can be expected to lead a long and useful life.

Detectors

As emitters have developed over the years, photo-detectors have also advanced dramatically. Early photo-transistors and photodiodes were soon joined by photo-darlington detectors, and then by light-activated SCRs. Innovations in design have created devices having higher sensitivity, speed and voltage capabilities. A variety of detectors is shown in Figure 3.

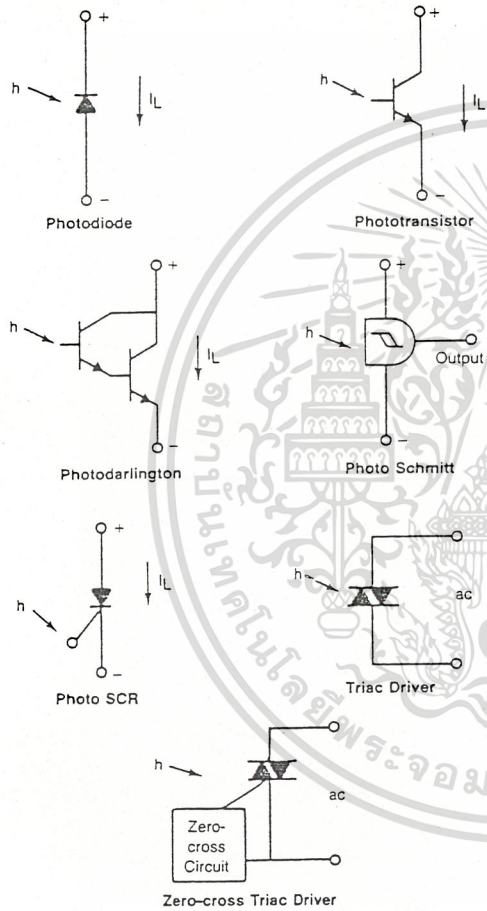


Figure 3. Light Sensitive Detectors

Recent developments in detector technology have led to larger and more complex circuit integration. Photodetectors incorporating Schmitt trigger logic outputs are becoming increasingly popular in applications requiring very fast speed, hysteresis for noise immunity, and logic level outputs.

In 1977, Motorola introduced the world's first photo-triac driver, a planar silicon device capable of controlling loads on an ac power line. This was followed in 1979 by the zero-crossing triac driver, also a Motorola development. This device still stands as a classic example of opto technology's dramatic progress. Bipolar circuitry, photo-optic technology, high voltage solid state physics and field effect transistor (FET) technology are all incorporated on a monolithic integrated circuit chip inside this device.

Future trends point to even higher performance characteristics and more circuit integration in photodetectors.

Detectors, like emitters, are available in plastic and in lensed metal packages.

Fiber Optics

Motorola offers devices specifically designed for either plastic or glass fiber systems. For glass fiber systems, fiber optic emitters and detectors are available in a high performance glass and metal hermetic package, which is compatible with many industry standard fiber optic connectors. A more cost effective choice may be the "MOD" series of emitters and detectors. These devices are packaged with plastic caps instead of metal, and offer moderate performance with moderate price.

For low cost plastic systems, Motorola's popular FLCS (Fiber optic Low Cost System) series is the most economical way to go. Using the MFOE76 emitter distances of up to 180 meters can be achieved, depending on the MFOD detector which is selected. Convenient termination techniques make the FLCS system the first truly practical fiber optic system for general purpose usage.

Optoisolators

Optoisolators, a block diagram of which is shown in Figure 4, are devices which contain at least one emitter, which is optically coupled to a photo-detector through some sort of an insulating medium. This arrangement permits the passage of information from one circuit, which contains the emitter, to the other circuit containing the detector.

Because this information is passed optically across an insulating gap, the transfer is one-way; that is, the detector cannot affect the input circuit. This is important because the emitter may be driven by a low voltage circuit utilizing an MPU or logic gates, while the output photo-detector may be part of a high voltage DC or even an ac load circuit. The optical isolation prevents interaction or even damage to the input circuit to be caused by the relatively hostile output circuit.

The most popular isolator package is the general purpose six-pin DIP, or dual-in-line, package. In this configuration, Pins 1 and 2 are generally connected to the emitter, while Pins 4, 5 and 6 are connected to the detector. Between emitter and detector is an isolating medium which incorporates the

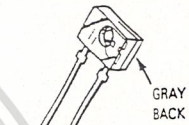
Photo Detector Darlington Output

... designed for a wide variety of industrial processing and control applications requiring a sensitive detector. The MRD711 is in an identical package and is designed for use with the MLED711 infrared emitter.

- Miniature, Low Profile, Clear Plastic Package
- Designed for Automatic Handling and Accurate Positioning
- Side Looking, with Molded Lens
- High Volume, Economical

MRD711

**PHOTO DETECTOR
 DARLINGTON OUTPUT
 NPN SILICON
 60 VOLTS**



CASE 349-01
 PLASTIC

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CEO}	60	Volts
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C (Note 1)	P_D	150 2	mW mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-40 to +100	$^\circ\text{C}$
Lead Soldering Temperature (5 sec. max, 1/16" from case) (Note 2)	—	260	$^\circ\text{C}$

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Collector Dark Current ($V_{CE} = 10\text{ V}, H = 0$)	I_D	—	—	100	nA
Collector-Emitter Breakdown Voltage ($I_C = 1\text{ mA}, H = 0$)	$V_{(BR)CEO}$	60	—	—	Volts
Capacitance ($V_{CC} = 5\text{ V}, f = 1\text{ MHz}$)	C_{ce}	—	3.9	—	pF

OPTICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Collector Light Current ($V_{CE} = 5\text{ V}, H = 500\ \mu\text{W}/\text{cm}^2, \lambda = 940\text{ nm}$)	I_L	5	25	—	mA
Turn-On Time $H = 500\ \mu\text{W}/\text{cm}^2, V_{CC} = 5\text{ V}$ $R_L = 100\ \Omega$	t_{on}	—	125	—	μs
	t_{off}	—	150	—	μs
Saturation Voltage ($H = 500\ \mu\text{W}/\text{cm}^2, \lambda = 940\text{ nm}, I_C = 2\text{ mA}, V_{CC} = 5\text{ V}$)	$V_{CE(sat)}$	—	0.75	1	Volts
Wavelength of Maximum Sensitivity	λ_s	—	0.8	—	μm

Notes: 1. Measured with device soldered into a typical printed circuit board.
 2. Heat sink should be applied to leads during soldering to prevent case temperature from exceeding 100°C .

MRD711

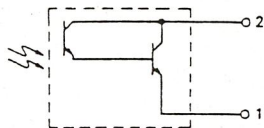


Figure 1. Typical Operating Circuit

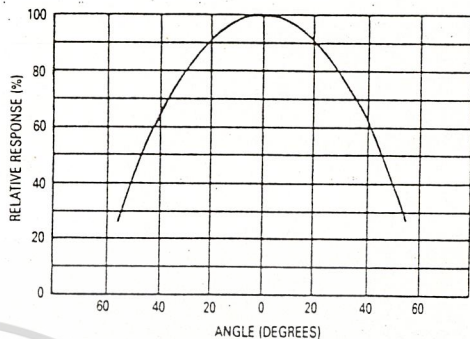


Figure 2. Angular Response

TYPICAL COUPLED CHARACTERISTICS USING MLED71 EMITTER AND MRD711 PHOTODARLINGTON DETECTOR

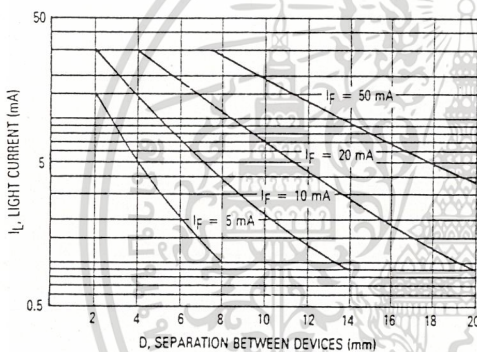


Figure 3. Continuous MRD711 Collector Light Current versus Distance from MLED71

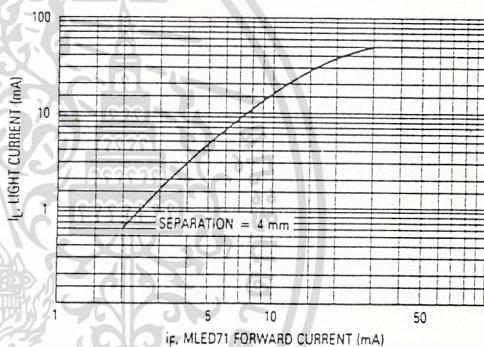
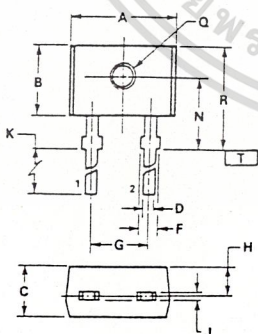


Figure 4. Instantaneous MRD711 Collector Light Current versus MLED71 Forward Current

OUTLINE DIMENSIONS

CASE 349-01
PLASTIC



NOTES:

1. DIMENSIONS A, B AND C ARE DATUMS.
2. POSITIONAL TOLERANCE FOR D DIMENSION:
 $\pm 0.25 (0.010) \text{ (M) } \text{---T---} \text{ (A) } \text{ (C) } \text{ (M)}$
3. POSITIONAL TOLERANCE FOR Q DIAMETER:
 $\pm 0.25 (0.010) \text{ (M) } \text{ (A) } \text{ (M) } \text{ (B) } \text{ (M)}$
4. ---T--- IS SEATING PLANE.
5. DIMENSIONING AND TOLERANCING PER ANSI Y14.5, 1973.

STYLE 2:
PIN 1, EMITTER
2, COLLECTOR

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	3.43	4.60	0.135	0.185
B	2.75	3.30	0.110	0.130
C	2.03	3.18	0.080	0.125
D	0.43	0.60	0.017	0.024
F	1.14	1.40	0.045	0.055
G	2.54 BSC		0.100 BSC	
H	1.52 BSC		0.060 BSC	
J	0.23	0.56	0.009	0.022
K	12.83	19.05	0.505	0.750
N	3.05	3.30	0.120	0.130
Q	0.76	1.52	0.030	0.060
R	3.81	4.60	0.150	0.185

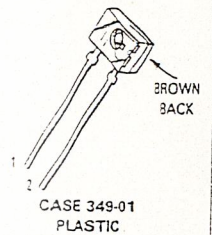
Infrared LED

This device is designed for a wide variety of infrared applications, including keyboards, end-of-tape sensors, coin or paper handlers, and other general sensing applications. The MLED71 can be used in conjunction with any MRD700 series detector. It features high power output, using gallium arsenide technology.

- Low Cost
- Popular Case 349 Package, with Molded Lens
- Uses Stable Long-Life LED Technology
- Clear Epoxy Package

MLED71

INFRARED
LED
340 nm



4

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Reverse Voltage	V_R	6	Volts
Forward Current — Continuous	I_F	50	mA
Forward Current — Peak Pulse	I_F	1	A
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ (Note 1) Derate above 55°C	P_D	90 2	mW mW/°C
Ambient Operating Temperature Range	T_A	-40 to -100	°C
Storage Temperature	T_{stg}	-40 to -100	°C
Lead Soldering Temperature (Note 2)	—	260	°C

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Reverse Leakage Current ($V_R = 6\text{ V}$)	I_R	—	0.05	100	μA
Forward Voltage ($I_F = 50\text{ mA}$)	V_F	—	1.3	1.5	V
Temperature Coefficient of Forward Voltage	ΔV_F	—	-1.6	—	mV/K
Capacitance ($V = 0\text{ V}$, $f = 1\text{ MHz}$)	C	—	18	—	pF

OPTICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Peak Wavelength ($I_F = 50\text{ mA}$)	λ_p	—	940	—	nm
Spectral Half-Power Bandwidth	$\Delta\lambda$	—	48	—	nm
Continuous Power Output ($I_F = 50\text{ mA}$) (Note 3)	P_O	2	2.5	—	mW
Instantaneous Power Output ($I_F = 100\text{ mA}$)	P_O	—	5	—	mW
Instantaneous Axial Intensity ($I_F = 100\text{ mA}$) (Note 4)	I_O	—	3.5	—	mW/sr
Power Half-Angle	θ	—	≈ 30	—	°
Optical Turn-On and Turn-Off Times	t_{on}, t_{off}	—	1	—	μs

- Notes: 1. Measured with device soldered into a typical printed circuit board.
2. 5 seconds max; 1/16 inch from case. Heat sink should be applied during soldering, to prevent case temperature from exceeding 100°C .
3. Measured using a Photodyne 88xLA with a #350 integrating sphere.
4. On 0° axis, with cone angle of $\approx 13^\circ$.

MLED71

TYPICAL CHARACTERISTICS

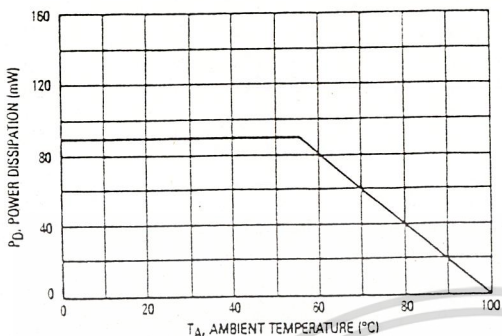


Figure 1. Power Dissipation

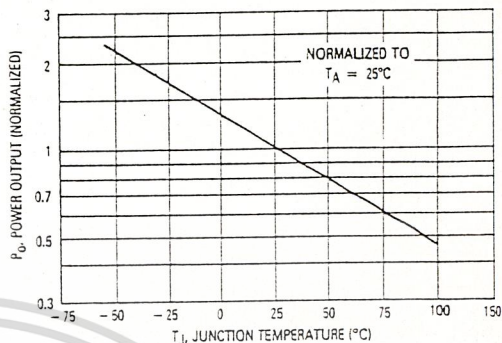


Figure 2. Instantaneous Power Output versus Ambient Temperature

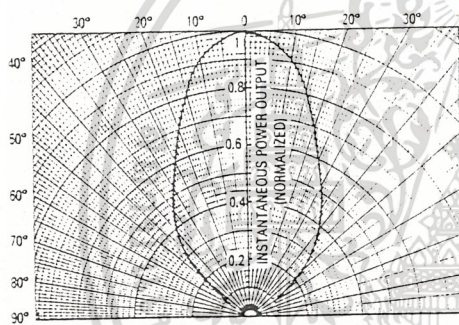


Figure 3. Spatial Radiation Pattern

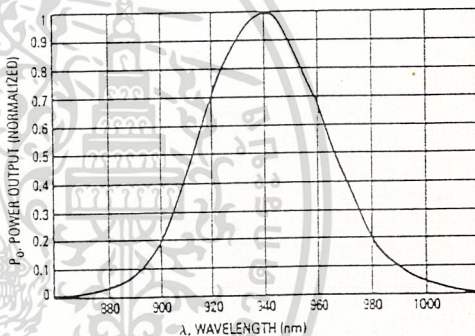


Figure 4. Relative Spectral Output

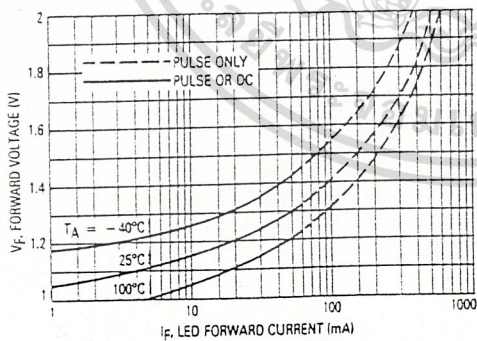


Figure 5. Forward Voltage versus Forward Current

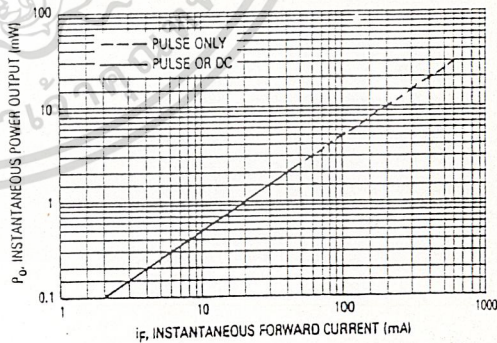
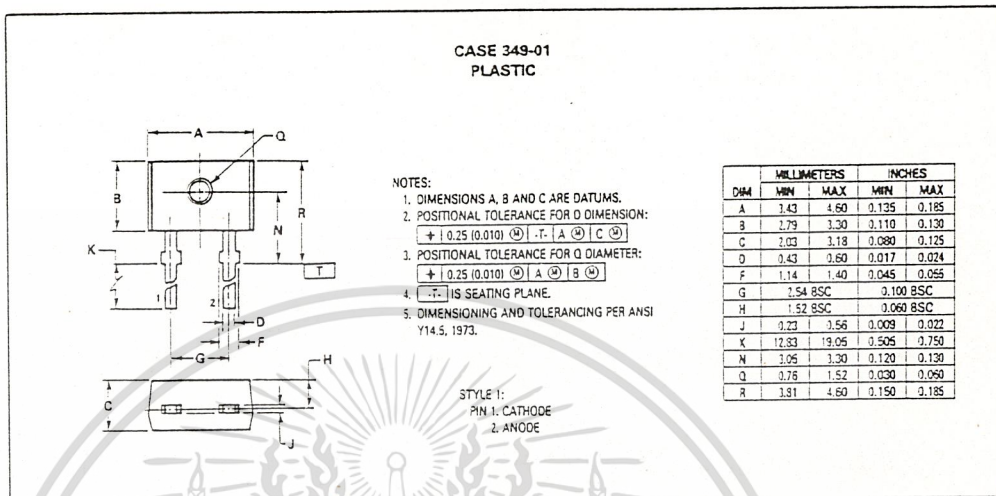


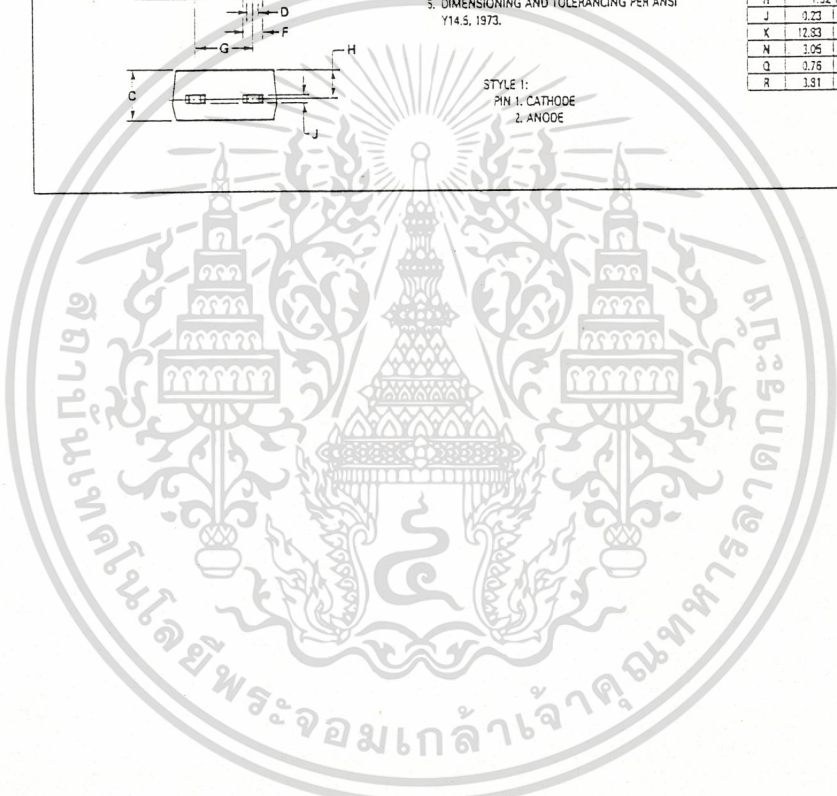
Figure 6. Instantaneous Power Output versus Forward Current

MLED71

OUTLINE DIMENSIONS



4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

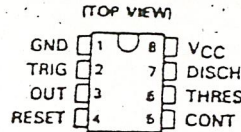
**LINEAR
INTEGRATED
CIRCUITS**

**TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS**

D1668, SEPTEMBER 1973—REVISED OCTOBER 1983

- Timing from Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- TTL-Compatible Output Can Sink or Source up to 200 mA
- Functionally Interchangeable with the Signetics SE555, SE555C, SA555, NE555; Have Same Pinout

NE555, SE555, SE555C . . . JG DUAL-IN-LINE PACKAGE
SA555, NE555 . . . D, JG, OR P DUAL-IN-LINE PACKAGE



description

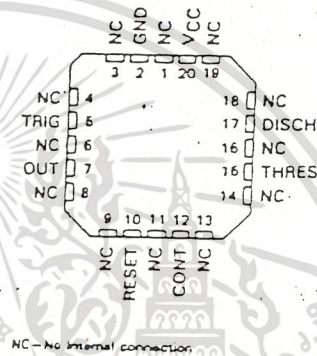
These devices are monolithic timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle may be independently controlled with two external resistors and a single external capacitor.

The threshold and trigger levels are normally two-thirds and one-third, respectively, of VCC. These levels can be altered by use of the control voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set and the output goes high. If the trigger input is above the trigger level and the threshold input is above the threshold level, the flip-flop is reset and the output is low. The reset input can override all other inputs and can be used to initiate a new timing cycle. When the reset input goes low, the flip-flop is reset and the output goes low. Whenever the output is low, a low-impedance path is provided between the discharge terminal and ground.

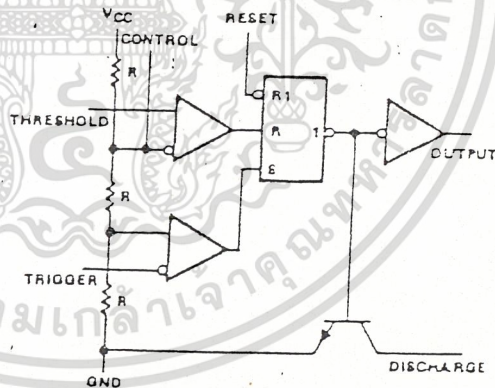
The output circuit is capable of sinking or sourcing current up to 200 milliamperes. Operation is specified for supplies of 5 to 15 volts. With a 5-volt supply, output levels are compatible with TTL inputs.

The SE555 and SE555C are characterized for operation over the full military range of -55°C to 125°C. The SA555 is characterized for operation from -40°C to 85°C, and the NE555 is characterized for operation from 0°C to 70°C.

SE555, SE555C . . . FH OR FK CHIP CARRIER PACKAGE



functional block diagram



Reset can override Trigger, which can override Threshold.

Special Functions



Copyright © 1983 by Texas Instruments Incorporated

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 228612 • DALLAS, TEXAS 75281

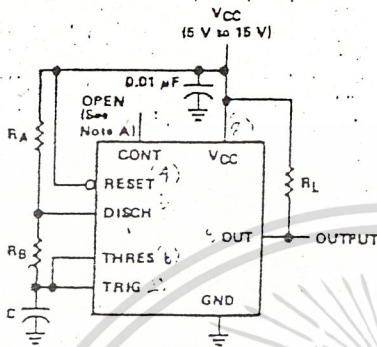
5-21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SE555, SE555C, SA555, NE555
PRECISION TIMERS

TYPICAL APPLICATION DATA

astable operation



NOTE A: Decoupling the control voltage input to ground with a capacitor may improve operation. This should be evaluated for individual applications.

FIGURE 13—CIRCUIT FOR ASTABLE OPERATION

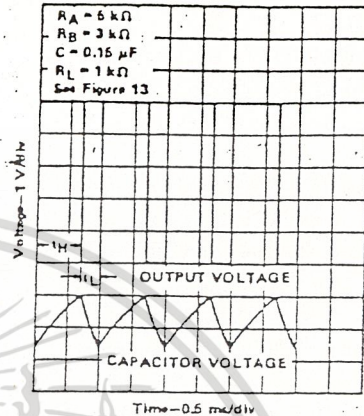


FIGURE 14—TYPICAL ASTABLE WAVEFORMS

Addition of a second resistor, R_B , to the circuit of Figure 10, as shown in Figure 13, and connection of the trigger input to the threshold input will cause the timer to self-trigger and run as a multivibrator. The capacitor C will charge through R_A and R_B then discharge through R_B only. The duty cycle may be controlled, therefore, by the values of R_A and R_B .

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \cdot V_{CC}$) and the trigger-voltage level ($\approx 0.33 \cdot V_{CC}$). As in the monostable circuit, charge and discharge times tend therefore the frequency and duty cycle) are independent of the supply voltage.

Figure 14 shows typical waveforms generated during astable operation. The output high-level duration t_H and low-level duration t_L may be found by:

$$t_H = 0.693 (R_A + R_B) C$$

$$t_L = 0.693 (R_B) C$$

Other useful relationships are shown below.

$$\text{period} = t_H + t_L = 0.693 (R_A + 2R_B) C$$

$$\text{frequency} = \frac{1.44}{(R_A + 2R_B) C}$$

$$\text{Output driver duty cycle} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B}$$

$$\text{Output waveform duty cycle} = \frac{t_H}{t_H + t_L} = 1 - \frac{R_B}{R_A + 2R_B}$$

$$\text{Low-to-high ratio} = \frac{t_L}{t_H} = \frac{R_B}{R_A + R_B}$$

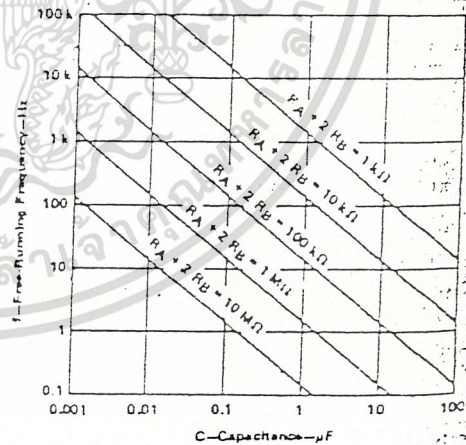


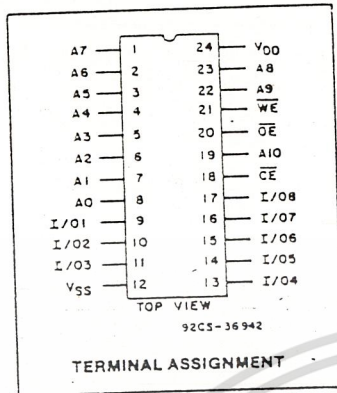
FIGURE 15—FREE-RUNNING FREQUENCY

Special Functions



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CDM6116A



CMOS 2048-Word by 8-Bit Static RAM

Features:

- Fully static operation
- Single power supply: 4.5 V to 5.5 V
- All inputs and outputs directly TTL compatible
- 3-state outputs
- Industry standard 24-pin configuration
- Chip-enable gates address buffers for minimum standby current
- Data retention voltage: 2 V min.

	CDM6116A-2	CDM6116A-3	CDM6116A-9
Access Time (max.)	200 ns	150 ns	250 ns
Output Enable Time (max.)	120 ns	60 ns	150 ns
Operating Temperature	0° to +70° C		-40° to +85° C
Operating Current (max.)	35 mA	35 mA	40 mA
Standby Current I _{oos1} (max.)	30 μA	50 μA	100 μA

The RCA-CDM6116A is a CMOS 2048-word by 8-bit static random-access memory. It is designed for use in memory systems where high-speed, low power and simplicity in use are desirable. This device has common data inputs and data outputs and utilizes a single power supply of 4.5 V to 5.5 V. A chip-enable input and an output-enable input are provided for memory expansion and output buffer control.

The chip enable (\overline{CE}) gates the address and output buffers and powers down the chip to the low power standby mode.

The output enable (\overline{OE}) controls the output buffers to eliminate bus contention.

The CDM6116A-2 and CDM6116A-3 have an operating temperature range of 0° to +70° C. The CDM6116A-9 has an operating temperature range of -40° to +85° C.

The CDM6116A-2 and CDM6116A-3 are supplied in a 24-lead dual-in-line plastic package (E suffix). The CDM6116A-9 is supplied in a 24-lead dual-in-line plastic package (E suffix) and a 24-lead dual-in-line side-braced ceramic package (D suffix).

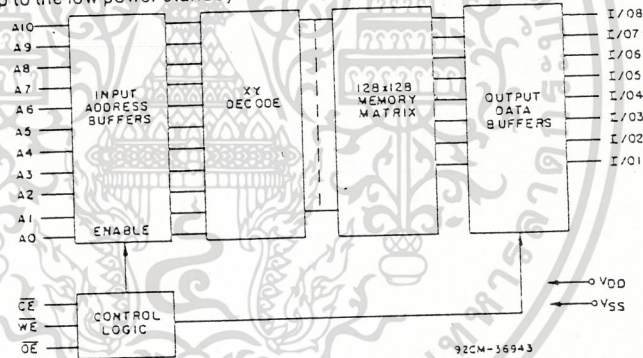


Fig. 1 - Functional block diagram.

TRUTH TABLE

\overline{CE}	\overline{OE}	\overline{WE}	A0 TO A10	MODE	I/01 TO I/08	DEVICE CURRENT
H	X	X	X	NOT SELECTED	HIGH Z	STANDBY
L	L	H	STABLE	READ	DATA OUT	ACTIVE
L	H	L	STABLE	WRITE	DATA IN	ACTIVE
L	L	L	STABLE	WRITE	DATA IN	ACTIVE

L = LOW H = HIGH X = H or L

Random-Access Memories (RAMs)

CDM6116A

MAXIMUM RATINGS; Absolute-Maximum Ratings

DC SUPPLY-VOLTAGE RANGE, (V_{DD}):

(Voltage referenced to V_{SS} terminal) -0.3 to +7 V

INPUT VOLTAGE RANGE, ALL INPUTS -0.3 to +7 V

DC INPUT CURRENT, ANY ONE INPUT ± 10 mA

POWER DISSIPATION PER PACKAGE (P_D):

For $T_A = -40^\circ$ to $+60^\circ$ C (PACKAGE TYPE E) 500 mW

For $T_A = +60^\circ$ to $+85^\circ$ C (PACKAGE TYPE E) Derate Linearly at 8 mW/ $^\circ$ C to 300 mW

For $T_A = -40^\circ$ to $+85^\circ$ C (PACKAGE TYPE D) 500 mW

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

For $T_A =$ FULL PACKAGE-TEMPERATURE RANGE (All Package Types) 100 mW

OPERATING-TEMPERATURE RANGE (T_A)

CDM6116A-2, CDM6116A-3 (PACKAGE TYPE E) 0 to $+70^\circ$ C

CDM6116A-9 (PACKAGE TYPES D, E) -40 to $+85^\circ$ C

STORAGE TEMPERATURE RANGE (T_{stg}) -55 to $+125^\circ$ C

LEAD TEMPERATURE (DURING SOLDERING):

At distance $1/16 \pm 1/32$ in. (1.59 ± 0.79 mm) from case for 10 s max. $+265^\circ$ C

OPERATING CONDITIONS at $T_A = 0$ to $+70^\circ$ C, (CDM6116A-2, CDM6116A-3); $T_A = -40^\circ$ to $+85^\circ$ C (CDM6116A-9)

For maximum reliability, operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS ALL TYPES		UNITS
	MIN.	MAX.	
DC Operating Voltage Range	4.5	5.5	V
Input Voltage Range	V_{IH}	$V_{DD} + 0.3$	
	V_{IL}	0.8	
Input Signal Rise or Fall Time Δ	t_r, t_f	5	μ s

Δ Input signal rise and fall times longer than the maximum value can cause loss of stored data in the selected mode.

STATIC ELECTRICAL CHARACTERISTICS at $T_A = 0$ to $+70^\circ$ C (CDM6116A-2, CDM6116A-3);

$T_A = -40^\circ$ to $+85^\circ$ C (CDM6116A-9), $V_{DD} = 5$ V $\pm 10\%$, Except as noted

CHARACTERISTIC	CONDITIONS	LIMITS									UNITS
		CDM6116A-2			CDM6116A-3			CDM6116A-9			
		MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.	
Standby Device Current	I_{D0S} $\overline{CE} = V_{IH}$	—	0.6	2	—	0.6	2	—	0.3	2	mA
	I_{D0S1} $\overline{CE} = V_{DD} - 0.2$ V	—	1	30	—	1	50	—	1	100	μ A
Output Voltage Low Level	V_{OL} Max. $I_{OL} = 2.1$ mA	—	—	0.4	—	—	0.4	—	—	0.4	V
	$I_{OL} = 1$ μ A	—	0.1	—	—	0.1	—	—	0.1	—	
Output Voltage High Level	V_{OH} Min. $I_{OH} = -1$ mA	2.4	—	—	2.4	—	—	2.4	—	—	V
	$I_{OH} = -1$ μ A	—	$V_{DD} - 0.1$	—	—	$V_{DD} - 0.1$	—	—	$V_{DD} - 0.1$	—	
Input Leakage Current	I_{IN} Max. $V_{DD} = 3.5$ V	—	± 0.1	± 2	—	± 0.1	± 2	—	± 0.1	± 2	μ A
	$V_{IN} = 0$ V to V_{DD}	—	± 0.5	± 2	—	± 0.5	± 2	—	± 0.5	± 2	
3-State Output Leakage Current	I_{OUT} \overline{CE} or $\overline{OE} = V_{IH}$ $V_{IO} = 0$ V to V_{DD}	—	± 0.5	± 2	—	± 0.5	± 2	—	± 0.5	± 2	μ A
Operating Device Current	I_{OPER} $V_{IN} = V_{IL}, V_{IH}$	—	20	35	—	20	35	—	28	40	mA
Input Capacitance	C_{IN} $V_{IN} = 0$ V, $f = 1$ MHz, $T_A = 25^\circ$ C	—	4	6	—	4	6	—	4	6	μ F
Output Capacitance	C_{IO} $V_{IO} = 0$ V, $f = 1$ MHz, $T_A = 25^\circ$ C	—	6	8	—	6	8	—	6	8	

*Typical values are for $T_A = 25^\circ$ C and nominal V_{DD} .

*Outputs open circuited; cycle time = Min. t_{cycle} , duty = 100%.

CDM6116A

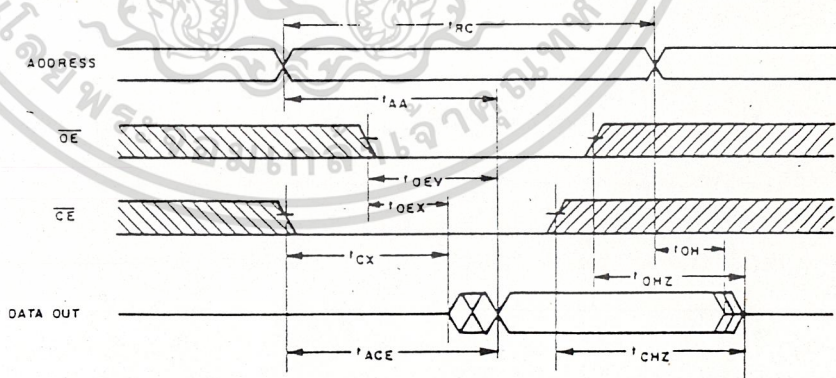
SIGNAL DESCRIPTIONS

- A0-A10 (Address Inputs): These inputs must be stable prior to a write operation, but may change asynchronously during read operations.
- I/O1-I/O8: 8-bit tristate data bus.
- \overline{CE} (Chip Enable): Powers down chip, disables Read and Write functions, and gates off address inputs.
- \overline{OE} (Output Enable): Enables tristate outputs if \overline{CE} is low and \overline{WE} is high.
- \overline{WE} (Write Enable): Enables Write function, if \overline{CE} is low. \overline{WE} will dominate if both \overline{WE} and \overline{OE} are low (i.e., the bus will be tristated and a Write will occur).
- V_{DD}, V_{SS} : Power supply connections.

DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 0$ to $+70^\circ\text{C}$ (CDM6116A-2, CDM6116A-3);
 $T_A = -40^\circ$ to $+85^\circ\text{C}$ (CDM6116A-9), $V_{DD} = 5\text{ V} \pm 10\%$,
 Input $t_r, t_f = 10\text{ ns}$; $C_L = 100\text{ pF}$ and 1 TTL Load, Input Pulse Levels: 0.8 V to 2.4 V

CHARACTERISTIC		LIMITS						UNITS
		CDM6116A-2		CDM6116A-3		CDM6116A-9		
		MIN. [†]	MAX.	MIN. [†]	MAX.	MIN. [†]	MAX.	
Read Cycle Times See Fig. 2								
Read Cycle Time	t_{RC}	200	—	150	—	250	—	ns
Address Access Time	t_{AA}	—	200	—	150	—	250	
Chip Enable Access Time	t_{ACE}	—	200	—	150	—	250	
Chip Enable to Output Active	t_{CX}	15	—	15	—	15	—	
Output Enable to Output Valid	t_{OEV}	—	120	—	60	—	150	
Output Enable to Output Active	t_{OEX}	15	—	15	—	15	—	
Chip Disable to Output "High Z"	t_{CHZ}	0	50	0	50	0	80	
Output Disable to Output "High Z"	t_{OHZ}	0	60	0	50	0	80	
Output Hold from Address Change	t_{OH}	15	—	15	—	15	—	

[†]Time required by a limit device to allow for the indicated function.



\overline{WE} IS HIGH DURING READ CYCLE
 TIMING MEASUREMENT REFERENCE
 LEVEL IS 1.5V

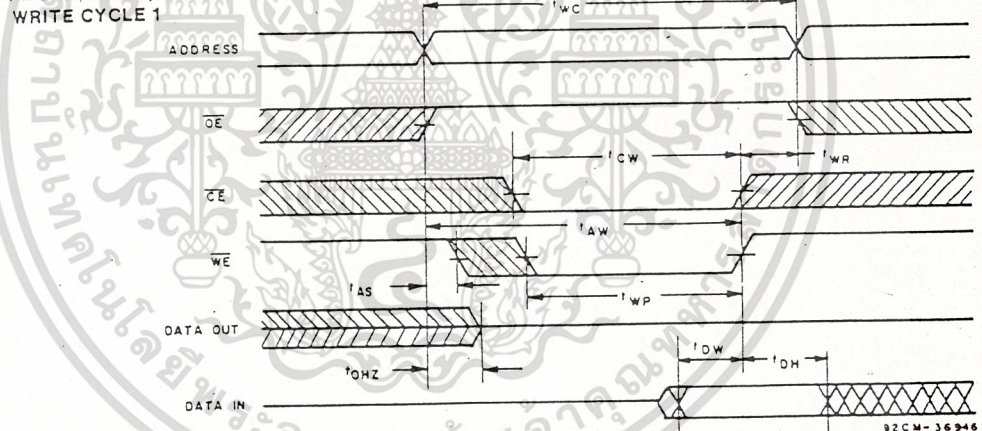
92CM-36944

Fig. 2 - Read-cycle timing waveforms.

DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 0$ to $+70^\circ\text{C}$ (CDM6116A-2, CDM6116A-3);
 $T_A = -40^\circ$ to $+85^\circ\text{C}$ (CDM6116A-9), $V_{DD} = 5\text{ V} \pm 10\%$,
 Input $t_r, t_f = 10\text{ ns}$; $C_L = 100\text{ pF}$ and 1 TTL Load, Input Pulse Levels: 0.8 V to 2.4 V

CHARACTERISTIC		LIMITS						UNITS
		CDM6116A-2		CDM6116A-3		CDM6116A-9		
		MIN.†	MAX.	MIN.†	MAX.	MIN.†	MAX.	
Write Cycle Times See Fig. 3								
Write Cycle Time	t_{WC}	200	—	150	—	250	—	ns
Chip Enable to End of WRITE	t_{CW}	160	—	90	—	200	—	
Address Valid to End of WRITE	t_{AW}	160	—	90	—	200	—	
Address Setup Time	t_{AS}	0	—	0	—	0	—	
Write Pulse Width	t_{WP}	160	—	90	—	200	—	
Write Recovery Time	t_{WR}	10	—	0	—	10	—	
Output Disable to Output "High Z"	t_{OHZ}	0	60	0	50	0	80	
Write to Output "High Z"	t_{WHZ}	0	60	0	40	0	80	
Input Data Setup Time	t_{OW}	80	—	50	—	100	—	
Input Data Hold Time	t_{OH}	10	—	5	—	10	—	
Output Active from End of Write	t_{OW}	10	—	10	—	10	—	

Time required by a limit device to allow for the indicated function.



WRITE CYCLE 2 - OE = LOW

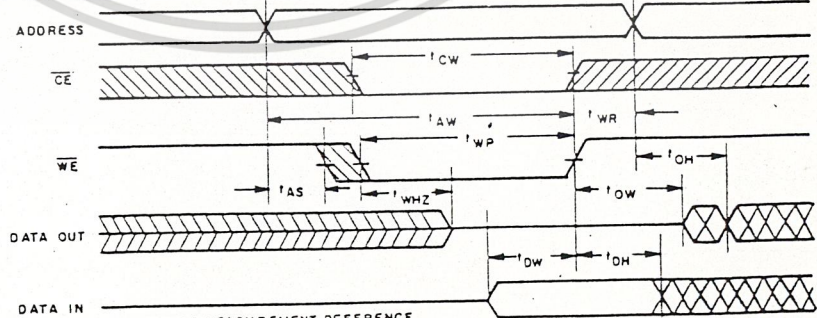
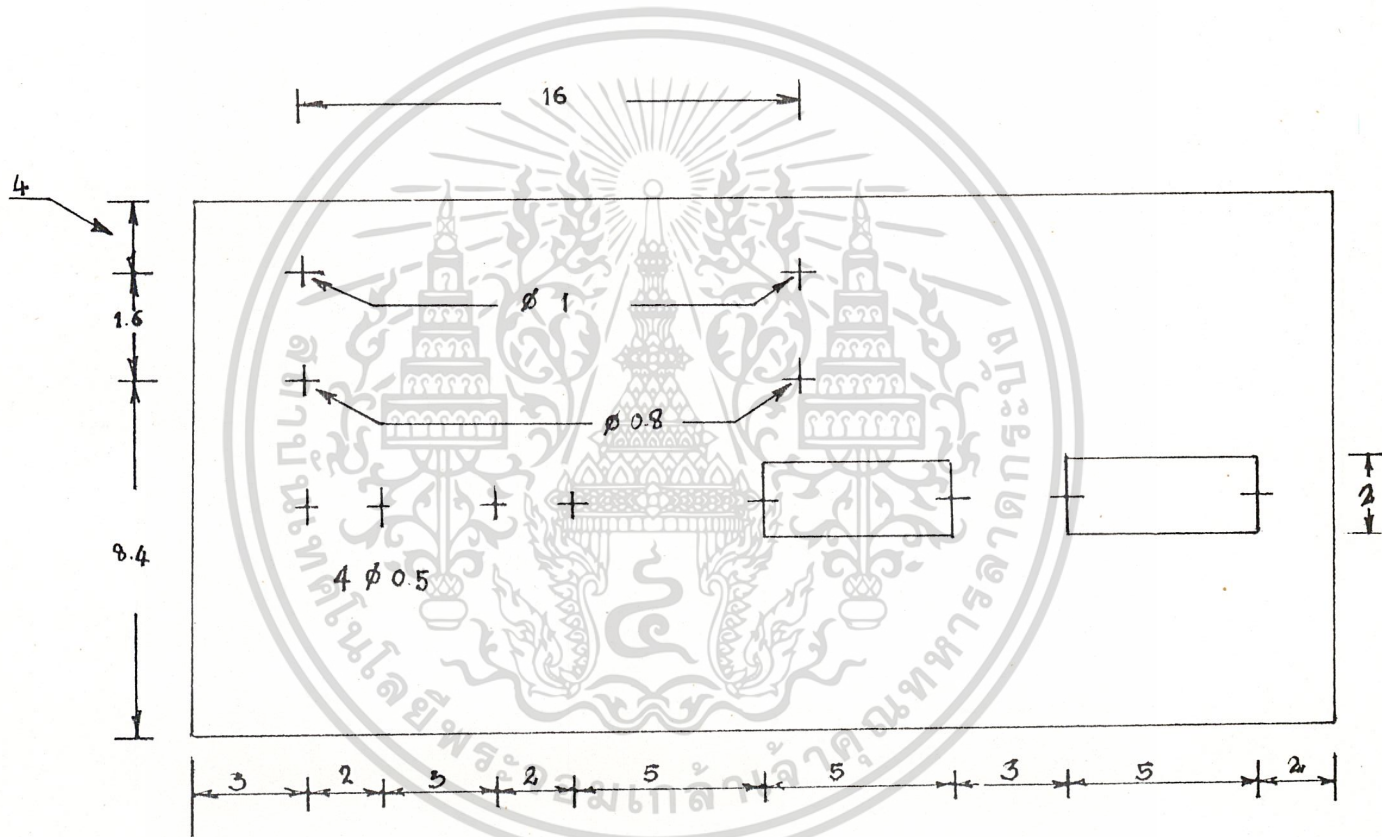
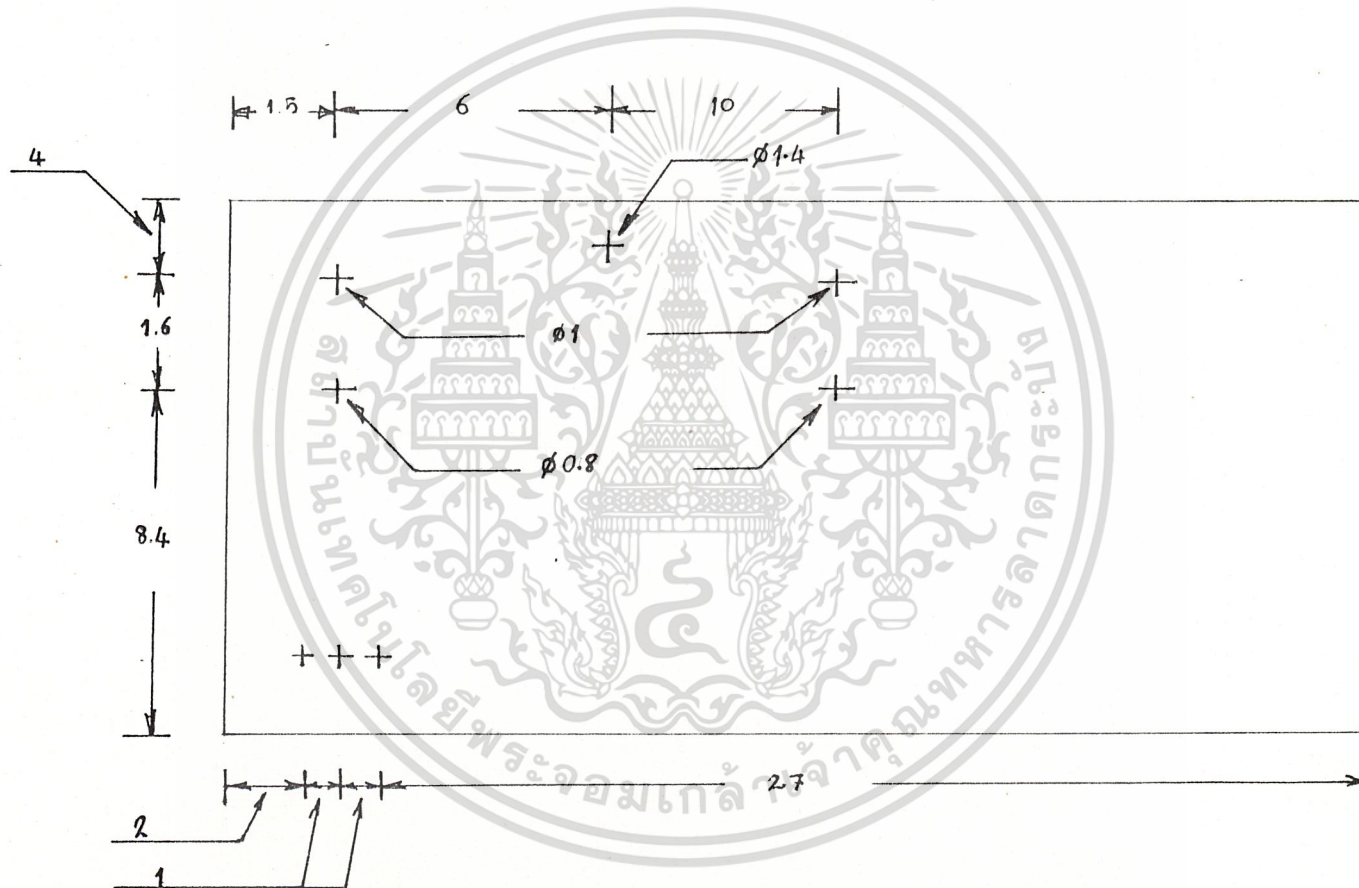
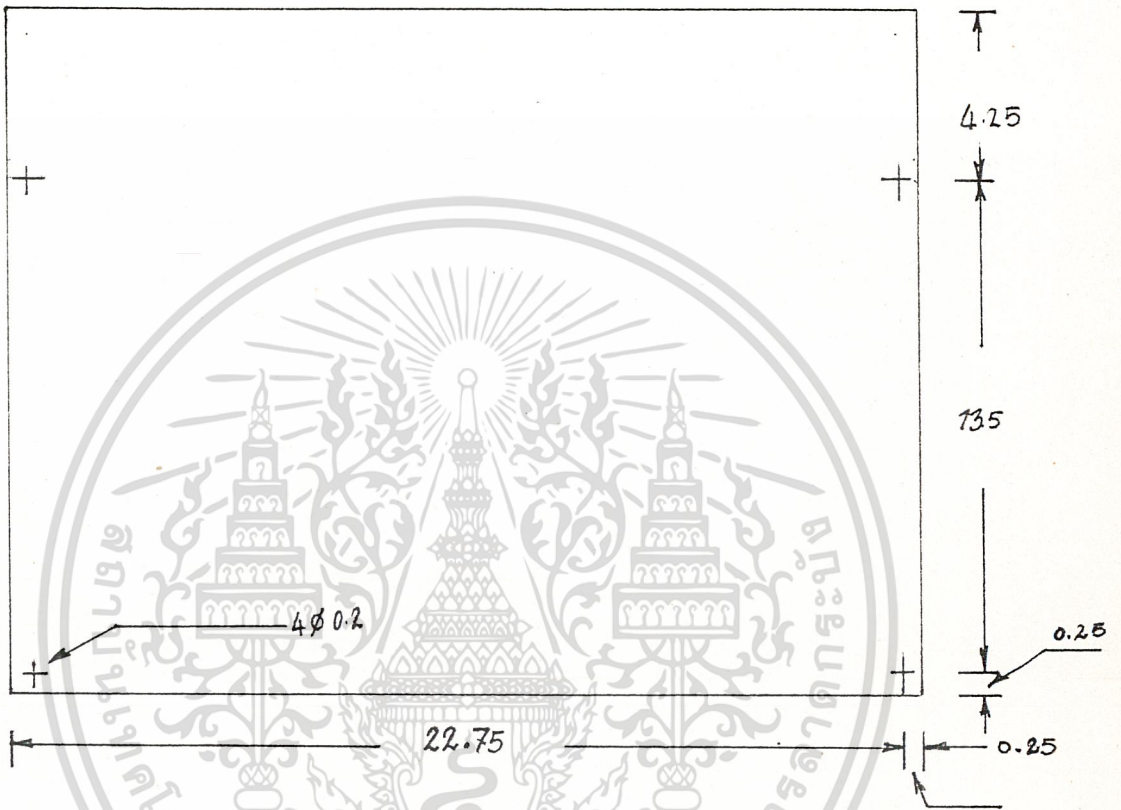


Fig. 3 - Write-cycle timing waveforms.

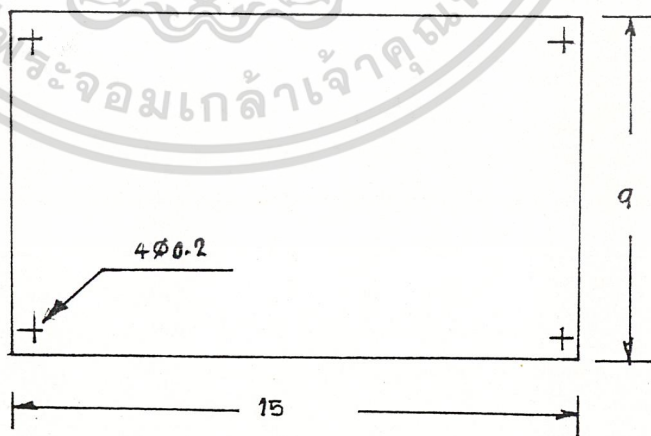




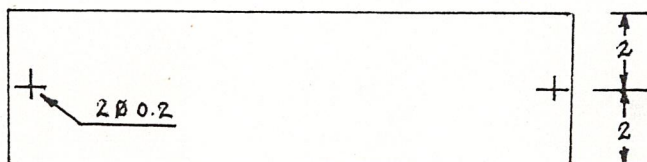
3



4

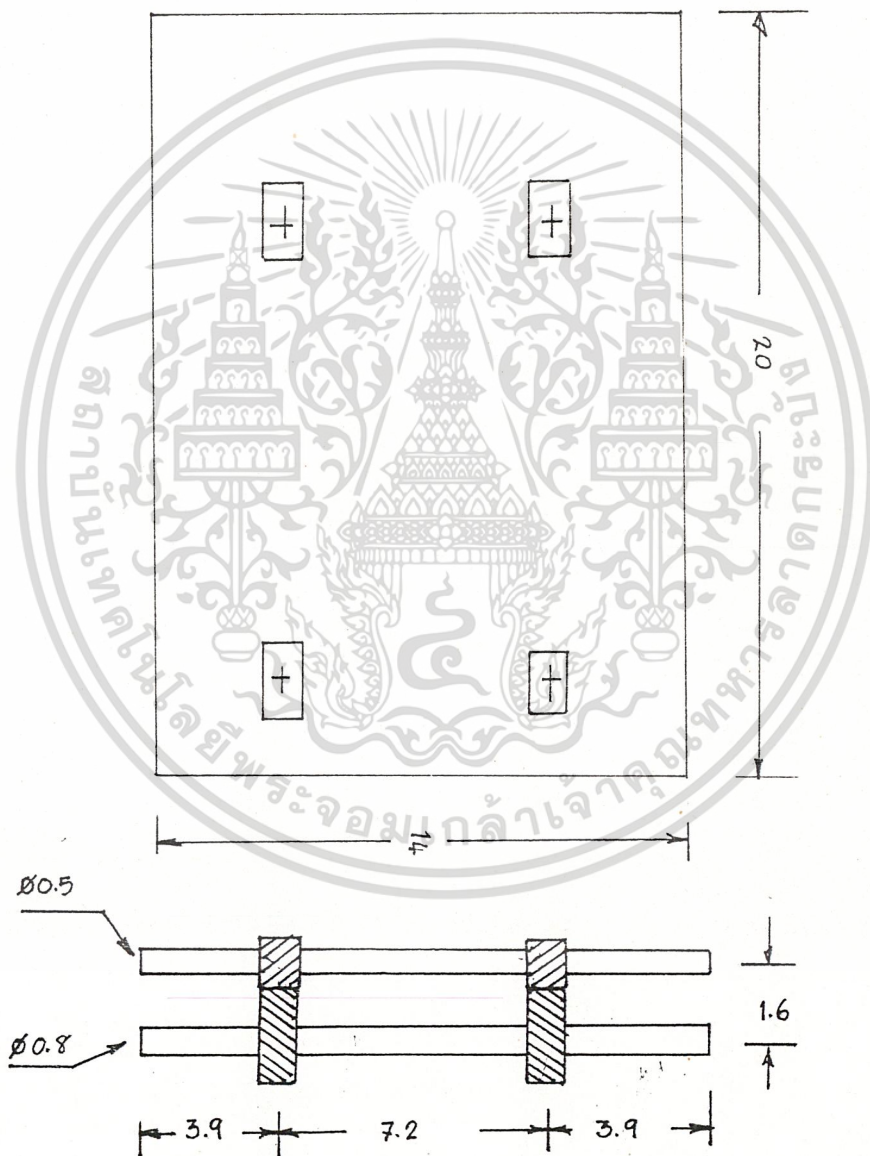


5



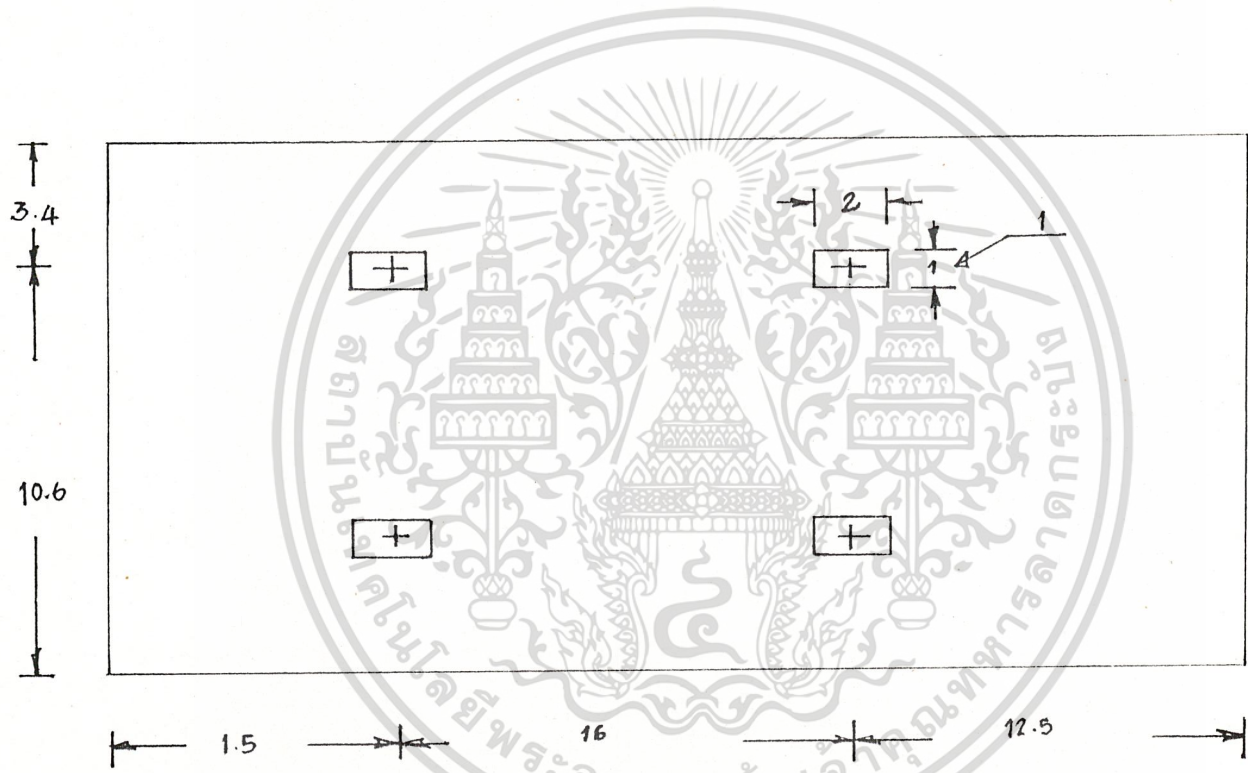
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

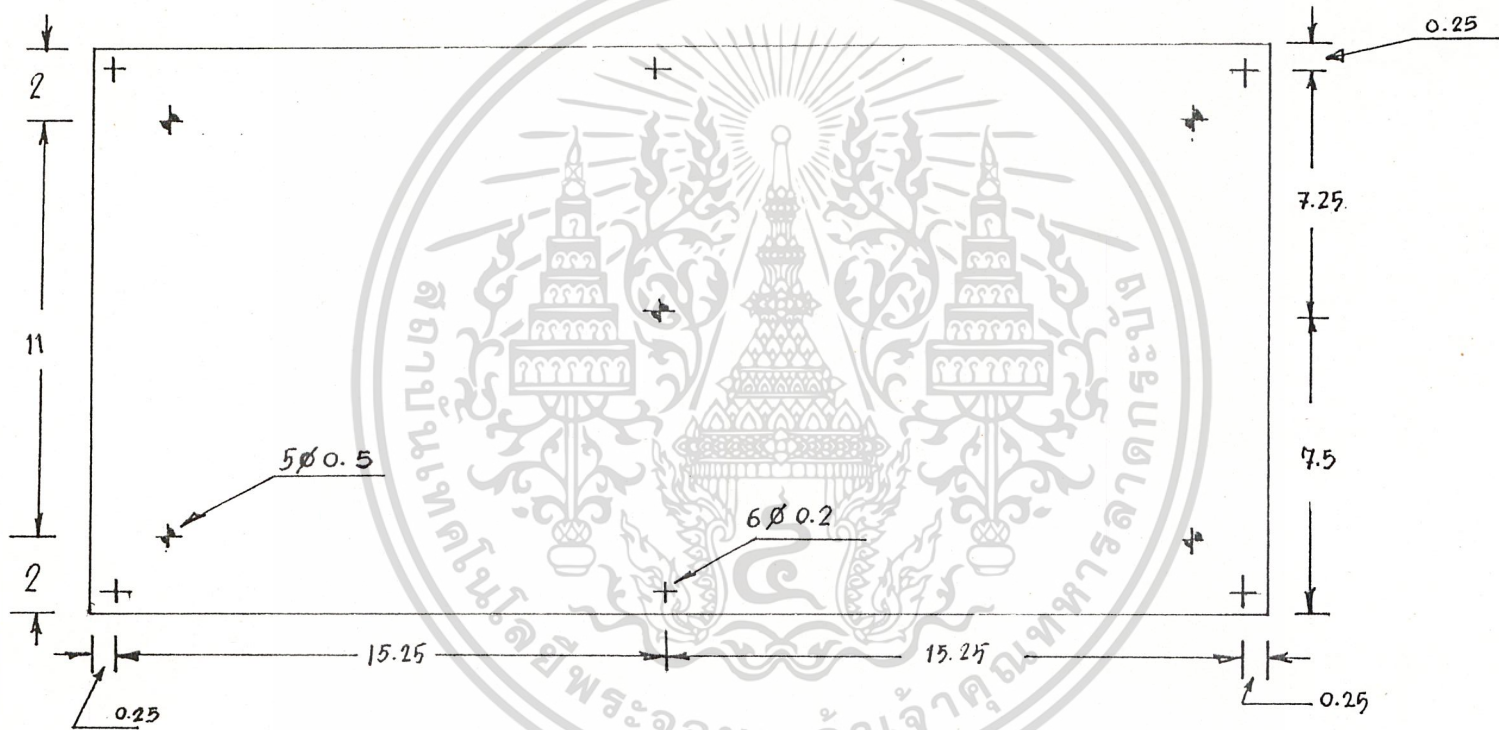
6



7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





คำอธิบาย สดศษ./สวศศศ ๗๐๓๖ ๑๖๖๐ ๓๖ ๖๖๖๖

1. ด้านหน้า
2. ด้านหลัง
3. ด้านหลัง(ฝาปิด)
4. ฝาปิดหัวและท้าย
5. ฝาปิดท้ายบน
6. แผ่นรองรับกระดาษและตัวกำเนิดแสง
7. ลูกล้อและเพลาดึงกระดาษ
8. แผ่นรองรับกระดาษและติดตัวดีเทคเตอร์
9. แผ่นรองพื้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้งานเครื่อง

การควบคุมสวิทช์ใช้งาน

สัญลักษณ์ที่ใช้ของสวิทช์



เปิด ปิด กดสั้น กดยาว ปล่อย

เขียน / อ่าน โหมดสวิทช์ รีเซต สแกนข้อมูล



การควบคุมสวิทช์ในสภาวะไหลตข้อมูลแผ่นถูกต้องเข้าไป

เขียน / อ่าน โหมดสวิทช์ รีเซต สแกนข้อมูล



การควบคุมสวิทช์ที่สภาวะการตรวจและเก็บข้อมูลได้ต่อเนื่อง

เขียน / อ่าน โหมดสวิทช์ รีเซต สแกนข้อมูล



การควบคุมสวิทช์เพื่อทำการเช็คข้อมูลที่ตรวจได้แล้วมาแสดงผล
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับเช็คทีละชุด

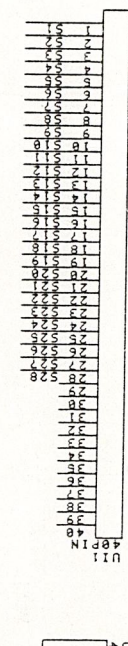
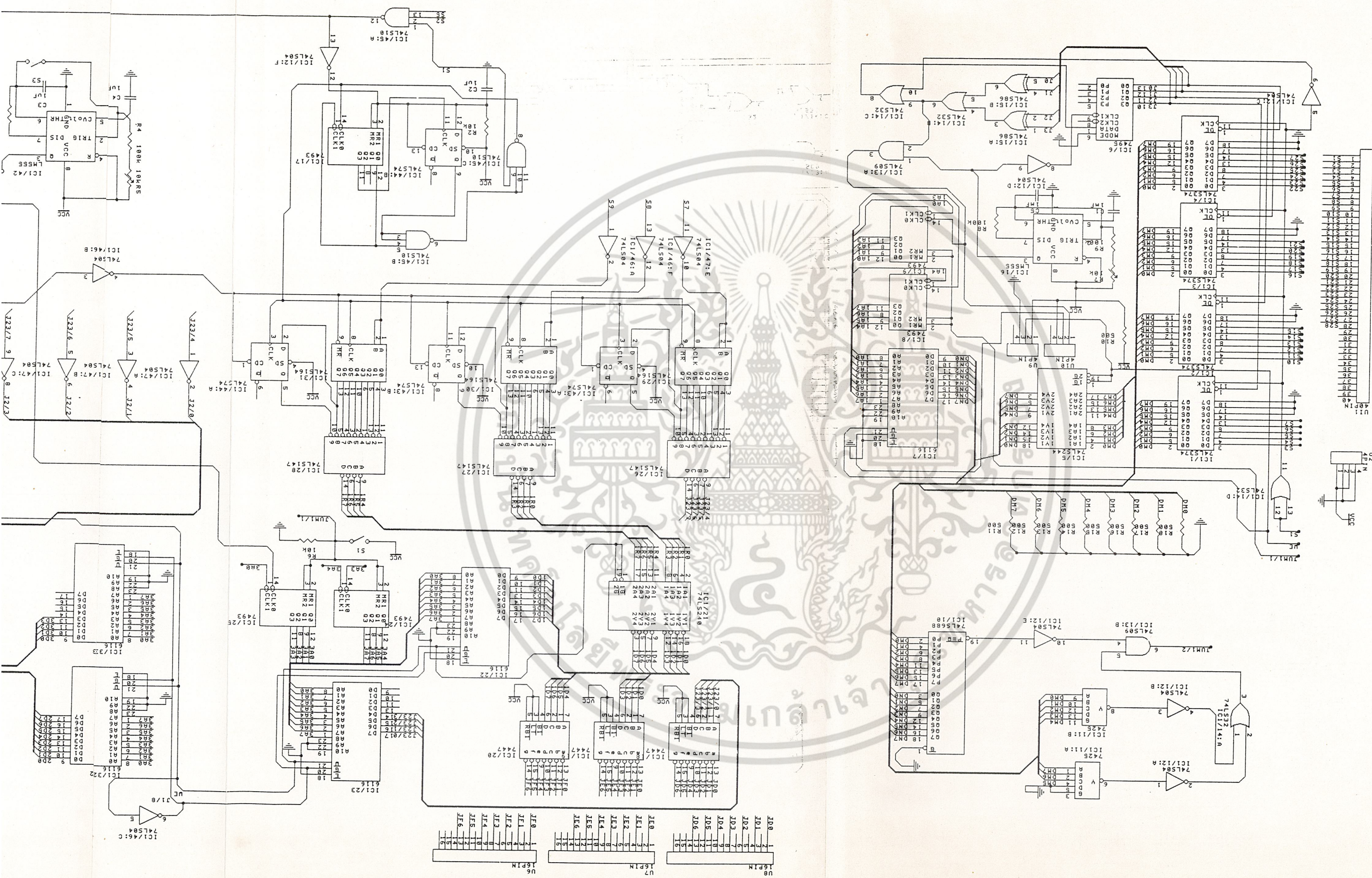
สำหรับแสดงผลข้ามได้ตามต้องการ

ข้อควรระวังในการเช็คข้อมูล

ในขณะที่เช็คข้อมูลทั้งเลขที่และคะแนนนั้นห้ามทำการโหลดกระดาษเป็นอันขาดเพราะจะทำให้ข้อมูลของแผ่นที่ถูกต้องเปลี่ยนแปลงไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้สำเร็จลุล่วงไปได้ด้วยดีก็ด้วยความร่วมมือช่วยเหลือของ อาจารย์ สิงห์ทอง พัฒนเศรษฐานนท์ และเพื่อนๆ ที่ให้การช่วยเหลืออนุเคราะห์ให้ยืมตำราและ คำปรึกษาในการแก้ปัญหาต่างๆ ที่เกี่ยวข้องกับปริญญาบัตรนี้จนโครงการสำเร็จลุล่วงไปได้ ด้วยดี ข้าพเจ้าขอขอบพระคุณบุคคลซึ่งได้กล่าวมาแล้วข้างต้นทั้งที่ไม่ได้ลงรายนามไว้ทุกท่านไว้ ณ. ที่นี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Application Engineering Staff “ OPTO ELECTRONICS/FIBER-OPTICS APPLICATION MANUAL “ ,Hewlett pachard company ,1977
2. John Allison “ ELECTRONIC ENGINEERING SEMICONDUCTOR AND DEVICES “, Prentice-hall international.Engle cliffs,Newjersey 07632, 605-607,1986
3. Klaus Gillesen, Werner Schairer ” LIGHT EMITTING DIODES AND INTRODUCTION ” ,Prentice-hall international. Engle cliffs, Newjersey ,1986
4. ยืน ภูวรวรรณ, วัฒนา เชียงกุล “ไมโครโปรเซสเซอร์ ไมโครคอมพิวเตอร์ “ ,ซีเอ็ดยูเคชั่น จำกัด ,2521,หน้า 26-46
5. บุญชัย งามวงศ์วัฒนา “ สารานุกรมไดโอด “,เซมิกอนดักเตอร์ ,ปีที่ 10, ฉบับที่ 140 ,2537, หน้า 135 -139