



ปีการศึกษา 2537

ดุษฎี ฑู เอกซี อินเวอร์เตอร์  
(DC TO AC INVERTER)

โดย

1. นาย จักรกฤษณ์ หอมทอง 35102089
2. นาย ชนะ เขียงกมลสิงห์ 35102092
3. นาย พงษ์พันธุ์ ฤกษ์ชุมทรัพย์ 35102106

อาจารย์ที่ปรึกษา

ได้. สิงห์ทอง พัฒนเศรษฐานนท์



ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม  
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า  
เจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

ด.ช. ทู เอช อี อินเวอร์เตอร์  
(DC TO AC INVERTER)

โดย

นาย จักรกฤษณ์  
นาย ชนะ  
นาย พงษ์พันธ์ุ

หอมทอง  
เยี่ยงกมลสิงห์  
ฤกษ์ชุมทรัพย์

อาจารย์ที่ปรึกษา

อ. สิงห์ทอง พัฒนเศรษฐานนท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2537

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ดิจิ ทุ เอซี อินเวอร์เตอร์ (DC TO AC TNVERTER)



โดย

- |                  |                |          |
|------------------|----------------|----------|
| 1. นายจักรกฤษณ์  | หอมทอง         | 35102089 |
| 2. นายชนะ        | เยี่ยงกมลสิงห์ | 35102092 |
| 3. นายพงษ์พันธุ์ | ฤกษ์ชุมทรัพย์  | 35102106 |

.....  
.....อาจารย์ที่ปรึกษา

( อ. สิงห์ทอง พัฒนเศรษฐานนท์ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

บทที่ 1	บทนำ	หน้า	1
บทที่ 2	ทฤษฎี และ หลักการทำงาน	"	4
	2.1 มอเตอร์เหนี่ยวนำ	"	4
	2.2 ความสัมพันธ์ระหว่างแรงบิดกับความเร็ว	"	4
	2.3 คุณลักษณะของแรงบิด	"	7
	2.4 วิธีการเปลี่ยนความเร็วรอบของมอเตอร์เหนี่ยวนำ	"	7
	2.5 ชนิดของชุดควบคุมความเร็วของมอเตอร์เหนี่ยวนำแบบปรับความถี่	"	15
	2.6 พัดดับลิ้วเอ็ม อินเวอร์เตอร์	"	19
	2.7 ไอจีบีที (IGBT)	"	35
บทที่ 3	การสร้างและการออกแบบ	"	44
	3.1 วงจรคอนเวอร์เตอร์	"	44
	3.2 วงจรป้องกันกระแสเกินและวงจรป้องกันแรงดันเกิน	"	46
	3.3 วงจรควบคุมสภาวะเริ่มต้น	"	48
	3.4 วงจรควบคุมการผลิตสัญญาณ พัดดับลิ้วเอ็มเมื่อแรงดันไฟฟ้าขาดช่วง	"	48
	3.5 วงจรควบคุมการเพิ่มหรือลดความเร็วของมอเตอร์อย่างช้าหรือเร็ว	"	49
	3.6 วงจรควบคุมการผลิตสัญญาณ PWM ของ PWM-IC	"	50
	3.7 การทำงานของวงจร MOS GATE DRIVER	"	50
	3.8 ไออาร์ 2130	"	51
	3.9 วงจรขับเอาท์พุท	"	55
บทที่ 4	ผลการทดลอง	"	57
บทที่ 5	สรุปผลและข้อเสนอแนะของโครงการ	"	63

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูปที่	2.1	แสดงการควบคุมความเร็ว โดยการเปลี่ยนความ ต้านทานของตัวหมุน	หน้า	8
"	2.2	แสดงการต่อขดลวดภายใน และการจ่ายไฟ จาก ภายนอกของ Constant Torque Type	"	10
"	2.3	แสดงการต่อขดลวดภายใน และการจ่ายไฟ จาก ภายนอกของ Constant Horsepower Type	"	10
"	2.4	แสดงลักษณะการต่อขดลวดภายใน และการจ่าย ไฟจากภายนอกของ Variable Torque Type	"	11
"	2.5	แสดงอัตราส่วนแรงเคลื่อนต่อความถี่ที่มีค่าคงที่	"	12
"	2.6	แสดงความสัมพันธ์ระหว่างความเร็วและแรงบิดที่ ความถี่ต่างๆกัน	"	12
"	2.7	แสดงให้เห็นความสัมพันธ์ ระหว่าง แรงบิด และ ความเร็วที่ความถี่ต่ำกว่าปกติ	"	13
"	2.8	แสดงให้เห็นความสัมพันธ์ระหว่าง แรงดันที่ความ ถี่ต่างๆ	"	13
✓"	2.9	แสดงความสัมพันธ์ระหว่างความเร็วรอบกับแรงบิด เมื่อ เปลี่ยนความถี่และแรงเคลื่อนที่จ่ายเข้ามอเตอร์	"	14
✓"	2.10	แสดงการปรับความเร็ว ของมอเตอร์ ขนาด 25 แรงม้าความเร็ว 1800 รอบต่อนาที	"	15
"	2.11	แสดงชุดควบคุมแบบ เปลี่ยนแปลงแรงเคลื่อนขาเข้า	"	16
"	2.12	แสดงการควบคุม เปลี่ยนกระแสขาเข้า	"	17
"	2.13	แสดงชุดควบคุมการผสมคลื่นแบบเปลี่ยนความกว้างพัลส์	"	18
"	2.14	แสดงการเปรียบเทียบระหว่างวิธีการ ชัมปลิ่ง	"	20
"	2.15	แสดงการ มอดูเลท แบบ ไบโพลาร์	"	21
"	2.16	แสดงการ มอดูเลท แบบ ยูนิโพลาร์	"	22
"	2.17	แสดงอัตราส่วนระหว่างความถี่กับแรงดัน	"	24
"	2.18	กราฟแสดงความสัมพันธ์ระหว่างแรงดันฮาร์โมนิคส์ กับมอดูเลชัน อินเดคซ์ แบบ ยูนิโพลาร์	"	25
"	2.19	อะซิงโครนัส พีดับบลิวเอ็ม	"	26
"	2.20	ซิงโครนัส พีดับบลิวเอ็ม	"	28
"	2.21	กราฟแสดงความสัมพันธ์ระหว่าง แรงบิด, สลิปแรง ดันและความถี่	"	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.22	(ก) รูปคลื่นพัลส์สี่เหลี่ยมในครึ่งวัฏจักรถูกแบ่งเป็น 2 พัลส์ หรือพัลส์คู่	หน้า 30
	(ข) รูปคลื่นพัลส์สี่เหลี่ยมในครึ่งวัฏจักรถูกแบ่งเป็น 4 พัลส์	" 30
" 2.23	รูปคลื่นแรงดันเอาต์พุทของการปรับค่าโวลท์/เฮิร์ตซ์ของอินเวอร์เตอร์แบบที่ใช้	" 32
" 2.24	รูปคลื่นของแรงดันเอาต์พุท ของวิธีการแบ่งรูปคลื่น ออกเป็นพัลส์หลายพัลส์	" 33
" 2.25	รูปคลื่นของวงจรควบคุมอินเวอร์เตอร์ แบบรูปคลื่นแรงดันเอาต์พุทถูกแบ่งออกเป็นพัลส์หลายพัลส์	" 34
" 2.26	รูปคลื่นของวงจรที่ใช้รูปคลื่นชาน์อ้างอิง 2 รูป สำหรับอินเวอร์เตอร์แบบ มอดูเลทตามความกว้างพัลส์	" 35
" 2.27	โครงสร้างของไอจีบีที	" 36
" 2.28	สัญลักษณ์และวงจรสมมูลย์ของ ไอจีบีที	" 37
" 2.29	คุณสมบัติของแรงดันที่กระทำด้านเอาต์พุท	" 38
" 2.30	รูปแสดงลักษณะของ $I_u$ และ $V_{cu}$	" 39
" 2.31	ภาวะนำกระแส	" 41
" 2.32	ภาวะหยุดนำกระแส	" 42
" 2.33	Forward Bias Safe Operation Area	" 43
" 2.34	Reverse Bias Safe Operation Area	" 43
" 3.1.	บล็อกไดอะแกรมของวงจรเครื่องขับมอเตอร์	" 44
" 3.2	วงจรคอนเวอร์เตอร์ และวงจรควบคุมการประจุของคาปาซิเตอร์	" 45
" 3.3	วงจรการเชื่อมโยงแรงดันกระแสตรงจาก คอนเวอร์เตอร์ ไปยัง อินเวอร์เตอร์	" 46
" 3.4	วงจรป้องกันกระแสเกิน	" 47
" 3.5	วงจรป้องกันแรงดันเกิน	" 47
" 3.6	ไออาร์2130 บล็อกไดอะแกรม	" 52
" 3.7	อินพุทเอาต์พุทไทม์มิงไดอะแกรม	" 53
" 3.8	การต่อวงจรขยายสัญญาณป้อนกลับทางกระแส	" 55
" 4.1	รูปคลื่นของเฟส R ที่ความถี่ 30 เฮิร์ตซ์	" 57
" 4.2	รูปคลื่นของเฟส R ที่ความถี่ 50 เฮิร์ตซ์	" 57
" 4.3	รูปคลื่นของเฟส R ที่ความถี่ 100 เฮิร์ตซ์	" 58
" 4.4	รูปคลื่นของเฟส R ที่ความถี่ 150 เฮิร์ตซ์	" 58
" 4.5	รูปคลื่นของเฟส R และ เฟส Y	" 59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่	4.6	รูปคลื่นของเฟส R และ เฟส B	หน้า	59
"	4.7	รูปคลื่นที่ขาเกทของ ไอจีบีที ที่เฟส R	"	60
"	4.8	รูปคลื่นกระแสขณะจ่ายโหลด ที่ความถี่ 20 เฮิร์ต	"	60
"	4.9	รูปคลื่นกระแสขณะจ่ายโหลด ที่ความถี่ 40 เฮิร์ต	"	61
"	4.10	รูปคลื่นกระแสขณะจ่ายโหลด ที่ความถี่ 50 เฮิร์ต	"	61
"	4.11	รูปคลื่นกระแสขณะจ่ายโหลด ที่ความถี่ 70 เฮิร์ต	"	62
"	4.12	รูปคลื่นกระแสขณะจ่ายโหลด ที่ความถี่ 100 เฮิร์ต	"	62



## ดีซี-ทู-เอซี อินเวอร์เตอร์

นาย จักรกฤษณ์ หอมทอง

นาย ชนะ เยี่ยงกมลสิงห์

นาย พงษ์พันธ์ุ ฤกษ์ชุมทรัพย์

อ. ลิ่งห้ทอง พัฒนเศรษฐานนท์

อาจารย์ที่ปรึกษา

ปีการศึกษา 2537

### บทคัดย่อ

เนื่องจากปัจจุบันเทคโนโลยีได้มีการพัฒนาไปมาก มอเตอร์เหนี่ยวนำแบบสามเฟสถูกผลิตออกมาอย่างต่อเนื่อง โดยมีเน้นเรื่องขนาดและคุณภาพ การควบคุมความเร็วรอบของมอเตอร์เป็นสิ่งที่สำคัญมากอย่างหนึ่งเพื่อที่จะทำให้การใช้งานมอเตอร์เหนี่ยวนำแบบสามเฟสสามารถใช้งานได้อย่างมีประสิทธิภาพเต็มที่ ด้วยเหตุจูงใจนี้เองจึงทำให้เห็นความสำคัญของ ดีซี ทู เอซี อินเวอร์เตอร์ที่จะทำหน้าที่แปลงไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ เพื่อจ่ายให้กับมอเตอร์เหนี่ยวนำแบบสามเฟส และสามารถที่จะปรับเปลี่ยนความเร็วรอบของมอเตอร์เหนี่ยวนำแบบสามเฟส จากผลของการทำวิจัยนี้ ทำให้ได้เครื่องต้นแบบของวงจรปรับความเร็วรอบมอเตอร์เหนี่ยวนำสามเฟสขนาดห้าแรงม้า (สี่ กิโลวัตต์) โดยใช้ไอจีบีทีเป็นอุปกรณ์อิเล็กทรอนิกส์กำลังทำหน้าที่จ่ายพลังงานไฟฟ้าให้กับมอเตอร์ ลักษณะแรงดันที่ใช้ในการควบคุมถูกออกแบบด้วยวงจรอย่างประหยัด ซึ่งเป็นเทคนิคแบบพัลส์บวลิวเอม (Pulse Width Modulation ; PWM) ซึ่งโดยส่วนสำคัญของงานวิจัยชิ้นนี้ได้ผลสำเร็จเป็นที่พอใจอย่างยิ่ง โดยเฉพาะเครื่องต้นแบบที่สามารถใช้งานได้จริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## DC TO AC INVERTER

Jackrit Homthong  
Chana Yiengkamolasing  
Pongpun Rerkkumsup

Adviser singthong patanasetanon

1994

### Abstract

Due to rapid technological development, induction motor three phase, has been produced consistantly by monitoring into size and quality aspect. Motor's speed control is one of the most significant factor influenced to effective working of induction motor three phase. As a result, DC to AC inverter, a source of power to induction motor three phase, was created to convert direct current to alternating current and to be able to adjust induction motor three phase. Stemmed from this research, typical motor of speed of induction motor five horse power ( four kilowatt) was produced by using IGBT for electronic power to motor. Impulsive controller is designed by economic curcuit, As it is called " Pulse Width Modulation : PWM ". It could be said from the practical typical model that the result from this research is in a satisfactory level.

## บทที่ 1

ในการทำวิจัยครั้งนี้ได้เริ่มทำตั้งแต่การสร้างวงจรแปลงไฟฟ้ากระแสตรง เป็นไฟฟ้ากระแสสลับแรงดันสูง เพื่อจ่ายให้มอเตอร์แบบเหนี่ยวนำสามเฟส และ มีการควบคุมความเร็วโดยใช้เทคนิคการควบคุมความเร็ว แบบ ฟัลส์วิตช์มอดูเลชั่น และจะต้องสร้างชุดขับแรงดัน โดยจะต้องสามารถทนกระแสในช่วงเริ่มต้น สตาร์ทมอเตอร์ซึ่งมีกระแสสูงประมาณ 100 แอมป์ จากการพิจารณาเราเลือกใช้ไอจีบีทีเป็นตัวเพาเวอร์สวิทช์ ซึ่งไอจีบีทีที่นำมาใช้งานจะเป็นแบบชุดประกอบสำเร็จ ( Module ) ซึ่งมีอัตราทนกระแส 200 แอมป์ สำหรับรายละเอียดของทฤษฎี, หลักการทำงาน, ข้อดี, ข้อเสียของมอเตอร์แบบเหนี่ยวนำ, การสร้างสัญญาณฟัลส์วิตช์มอดูเลชั่น, โครงสร้างและการทำงานของไอจีบีที จะมีในบทที่ 2 ในบทที่ 3 จะเป็นการออกแบบการสร้างชุดควบคุม และหลักการทำงานที่ใช้ในโครงการนี้ในบทที่ 4 เป็นการทดลองซึ่งใช้โหลดเป็นมอเตอร์เหนี่ยวนำสามเฟส และบทที่ 5 จะเป็นวิจารณ์และสรุปผลการทดลอง

### วัตถุประสงค์

- (1) ต้องการพัฒนาเครื่องต้นแบบการขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสขนาด 5 แรงม้า ( Horse Power ; HP )
- (2) ศึกษาและเปรียบเทียบ เทคนิคของการขับกำลังมอเตอร์เหนี่ยวนำสามเฟสแบบต่างๆ
- (3) พัฒนางจรขับกำลังให้มีขนาดเล็กและสามารถทำงานได้จริง

## ลำดับขั้นตอนการดำเนินงาน



แผนภูมิที่ 1 แสดงลำดับขั้นตอนการทำงานของวงจรทดลองเพื่อจะนำไป  
ประยุกต์ใช้มอเตอร์ขนาด ห้า แรงม้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประโยชน์ที่คาดว่าจะได้รับ

- (1) ได้ข้อสรุปเทคนิคการควบคุมความเร็วมอเตอร์เหนี่ยวนำสามเฟส
- (2) เข้าใจการทำงานของอุปกรณ์อิเล็กทรอนิกส์และวงจรขับกำลัง
- (3) เครื่องต้นแบบ เครื่องควบคุมความเร็วมอเตอร์เหนี่ยวนำสามเฟสขนาดห้า  
แรงแม้ว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2 การควบคุมมอเตอร์เหนี่ยวนำ

### 2.1 มอเตอร์เหนี่ยวนำ

คือเครื่องกลซึ่งเป็นโพลตทางไฟฟ้าโดยใช้แหล่งจ่ายไฟฟ้ากระแสสลับ ทั้งแบบหนึ่งเฟสและสามเฟสเป็นอินพุท ในที่นี้จะกล่าวถึงเฉพาะแบบสามเฟสเพราะให้กำลังสูงกว่าแบบหนึ่งเฟสที่ขนาดโครงสร้างภายนอกเท่ากัน จึงเป็นที่นิยมใช้งานอย่างแพร่หลาย มอเตอร์เหนี่ยวนำแบบสามเฟสนี้สามารถควบคุมความเร็วได้โดยการเปลี่ยนความถี่ที่ป้อนให้กับมอเตอร์ ซึ่งมีข้อดีกว่ามอเตอร์ไฟตรงคือ

- 1 ขนาดเล็กกว่า
- 2 การบำรุงรักษาทำได้ง่ายกว่า
- 3 ประสิทธิภาพดีกว่า
- 4 มีความเชื่อถือได้มากกว่า

### 2.2 ความสัมพันธ์ระหว่างแรงบิดกับความเร็ว

ถ้าเราให้ค่าฟลักซ์ระหว่างอากาศมีค่าคงที่ (Constant Air Gap - Flux) จะทำให้แรงเคลื่อนไฟฟ้าเหนี่ยวนำที่ตัวหมุน (Rotor) มีค่าเป็นสัดส่วนกับค่าของไถล (Slip) และถ้าอิมพีแดนซ์ของวงจรวัดตัวหมุน เป็นค่าความต้านทานอย่างเดียวน (Pure Resistance) จะทำให้ค่ากระแสและแรงบิดเป็นสัดส่วนโดยตรงกับค่าไถล ดังนั้นจะทำให้ความเร็วลดลง เมื่อเราเพิ่มค่าแรงบิดของโพลต ซึ่งการทดลองนี้จะได้ผลดีเมื่อค่าไถลต่ำๆ โดยที่ความถี่ของการไถล (Slip Frequency) มีค่าเพียง 2-3 รอบต่อวินาทีที่ค่าความถี่ต่ำๆ นี้ค่าลี้คเกจรัแอคแดนซ์ (Leakage Frequency) ที่ตัวหมุนสามารถตัดทิ้งได้ ซึ่งมันก็จะทำให้ความเร็วตกลงบ้างถ้าเราเพิ่มค่าอิมพีแดนซ์ที่ตัวหมุน จะมีผลทำให้กระแสที่ตัวหมุนลดลงและจะทำให้กระแสเกิดล่าช้าหลัง (lag) แรงเคลื่อนเหนี่ยวนำไปเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มุม  $\theta$  ถ้าให้ค่ากระแส  $I_2$  ไหลในขดลวดตัวหมุนและเป็นมุมของตัวหมุน (Rotor Phase Angle) จะได้ค่าแรงบิดจากสนามแม่เหล็กไฟฟ้ามีเฟสตรงกันกับกระแสที่ตัวหมุน ( $I_2 \cos \theta$ ) ค่าแรงบิดของตัวหมุน (Rotor Torque) จะเป็นสัดส่วนตรงกันกับค่าฟลักซ์ระหว่างช่องว่างอากาศต่อขั้ว (Air Gap Flux-Per Pole) เมื่อลูกคลื่นแรงเคลื่อนของแหล่งจ่ายเป็นไซน์นูนชอยดอล (Sinusoidal) แบบสามเฟสขนาดเท่ากันจ่ายให้กับขดลวดที่อยู่กับที่จะเกิดสนามแม่เหล็กหมุน (Rotating Flux) จะได้ค่าความเร็วเชิงมุมเท่ากับ

$$\omega_m = 2\pi(2f)/d \quad \text{rad/sec}$$

โดยที่  $P$  คือ จำนวนขั้ว (Pole)

สำหรับขนาดของฟลักซ์ซึ่งไม่คิดค่าความต้านทานสามารถหาค่าได้ดังนี้

$$\begin{aligned} V \sin 2\pi f t &= -K \frac{d_\mu}{dt} \\ \frac{d_\mu}{dt} &= -V \sin 2\pi f t / K \\ d_\mu &= -(V/K) \sin 2\pi f t dt \\ a &= V \cos 2\pi f t / K 2\pi f \end{aligned}$$

ซึ่งได้ขนาดของฟลักซ์ระหว่างช่องว่างอากาศมีค่าเท่ากับ

$$a = K_2 V / T$$

จากค่าความสัมพันธ์นี้ แสดงว่าค่าของฟลักซ์เป็นสัดส่วนโดยตรงกับค่า โวลต์ต่อเอิร์ตส่วนค่าความเร็วของตัวหมุน ความเร็วของตัวอยู่ที่และความเร็วของการไหลมีความสัมพันธ์กันดังนี้

$$\begin{aligned} W_d &= W_m - W_r \\ W_d &= \text{ความเร็วของการไหล} \\ W_m &= \text{ความเร็วของตัวอยู่กับที่} \\ W_r &= \text{ความเร็วของตัวหมุน} \end{aligned}$$

ค่าแรงเคลื่อนเหนี่ยวนำในตัวหมุนมีค่าเท่ากับ

$$V_r = K_{\omega} W_d$$

และกระแสที่ตัวหมุนมีค่าเท่ากับ

$$I_2 = V_r / Z = K_{\omega} W_d / \sqrt{(R_2^2 + (W_d L_r)^2)}$$

โดยที่  $Z_r$  เป็นค่าอิมพีแดนซ์ของตัวหมุน

ค่าของมุมระหว่างกระแสที่ตัวหมุนกับฟลักซ์ในช่องว่างอากาศ ( $\cos \theta$ ) จะมีค่าตามสมการดังนี้

$$\cos \theta = R_2 / (R_2^2 + (W_d L_r)^2)^{1/2}$$

แทนค่ากระแสที่ตัวหมุน ค่าฟลักซ์ระหว่างช่องว่างอากาศและค่าของมุมระหว่างกระแสที่ตัวหมุนกับฟลักซ์ในช่องว่างอากาศในสมการแรงบิด ที่กล่าวมาข้างต้นแล้ว เราจะได้สมการแรงบิดที่มีความสัมพันธ์ดังนี้

$$T = KV^2 W_d R_r / f (R_r^2 + W_d^2 L_r^2)$$

จากสมการจะเห็นว่าค่าแรงบิดจะแปรผันตรงกับค่าโวลท์ต่อเฮิร์ต และความถี่ของการไหล และแรงบิดสูงสุดเกิดขึ้นเมื่อค่าความเร็วของการไหลมีค่าเท่ากับ

$$W_d = T_r / L_r$$

ถ้าค่าไหลมากขึ้นทำให้แรงบิดมีค่าลดลง ค่ากระแสที่ตัวอยู่กับที่จะเพิ่มขึ้นและค่าเพาเวอร์แฟคเตอร์จะลดลง

### 2.3 คุณลักษณะของแรงบิด (Torque characteristic)

เมื่อมอเตอร์เหนี่ยวนำวิ่งด้วยความเร็วค่าหนึ่งที่มีค่าไถลเป็น  $s$  จะต้องมามีค่าแรงบิดค่าหนึ่งซึ่งหาได้จากสมการดังต่อไปนี้

$$T = KSE_2^2 \frac{R_2}{\sqrt{(R_2^2 + S^2 X_2^2)}}$$

เมื่อ  $E_2$  = แรงเคลื่อนเหนี่ยวนำที่ตัวหมุน  
 $S$  = ค่าไถล  
 $N_s$  = ความต้านทานที่ตัวหมุน  
 $X_2$  = ค่ารีแอคแตนซ์ที่ตัวหมุน

จากสมการ พบว่าแรงบิดจะมีค่าสูงสุดก็ต่อเมื่อค่าอนุพันธ์ของ แรงบิดมีค่าเป็นศูนย์ ( $dT/dS = 0$ )

และ  $S = R_2 / X_2$   
 $T_{max} = KE_2^2 / 2X_2$

### 2.4 วิธีการเปลี่ยนความเร็วรอบของมอเตอร์เหนี่ยวนำ

การเปลี่ยนความเร็วของมอเตอร์เหนี่ยวนำอาจจะกระทำได้ โดยวิธีการดังต่อไปนี้

1. โดยการเปลี่ยนค่าไถลของมอเตอร์
2. โดยการเปลี่ยนจำนวนขั้วแม่เหล็กที่ตัวอยู่กับที่ (Stator) ของมอเตอร์
3. โดยการควบคุมแรงเคลื่อนที่จ่ายให้กับมอเตอร์
4. โดยการเปลี่ยนความถี่ของ แรงเคลื่อนที่จ่ายให้กับมอเตอร์

2.4.1 การควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ โดยการเปลี่ยนค่าโวลของมอเตอร์

จะใช้กับมอเตอร์เหนี่ยวนำที่มีตัวหมุนแบบขดลวด(Wound rotor)เท่านั้น การเปลี่ยนค่าโวลนี้ทำได้โดยการเปลี่ยนค่าความต้านทาน ในวงจรมอเตอร์โดยจะพิจารณาจากความสัมพันธ์ระหว่างค่าโวลกับค่าความต้านทาน ดังนี้

$$S = R_2 / X_2$$

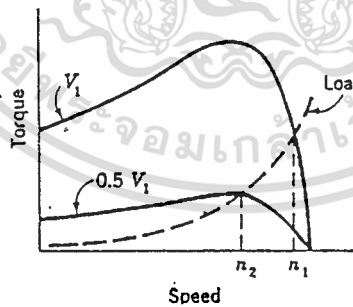
โดยที่

$S$  = ค่าโวล

$R_2$  = ค่าความต้านทานของตัวหมุน

$X_2$  = ค่ารีแอคแตนซ์ของตัวหมุน

จากสมการค่าโวลจะพบว่าค่าความเร็วรอบของมอเตอร์เหนี่ยวนำที่ถูกรับ ๗ ค่าภาระคงที่ค่าหนึ่งจะเป็นไปดังกราฟรูป 2.1



รูปที่ 2.1 แสดงการควบคุมความเร็ว โดยการเปลี่ยนความต้านทานของตัวหมุน

จะเห็นว่า การปรับความเร็วที่ภาระเดียวกันนี้ได้ค่าความเร็วใหม่กับที่พิกัดดังแสดงในรูป 2.1 ที่มีการปรับความเร็ว 4 ค่า โดยที่ค่าความต้านทานที่ตัวเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



หมุนนี้ปรับอยู่ที่ 4 ตำแหน่งเท่านั้น อย่างไรก็ตามการปรับความเร็วด้วยวิธีนี้มีข้อเสียคือ

- มีความร้อนเกิดขึ้นในตัวต้านทานที่ใช้ปรับ
- ความเร็วที่ต้องการปรับขึ้นอยู่กับแรงบิดของภาระ (Load torque) ที่เปลี่ยนไป

### Regulation Of Slip Power

เพื่อไม่ให้เกิดความสูญเสียในตัวความต้านทานที่ใช้ปรับ จึงทำการป้อนพลังงานส่วนนี้กลับเข้าแหล่งวิธีนี้จะใช้กับมอเตอร์เหนี่ยวนำที่มีตัวหมุนแบบขดลวด (Wound rotor motor) ค่า slip power ของตัวหมุนจะถูกแปลงเป็นไฟฟ้ากระแสตรงโดยใช้ไดโอด แล้วส่งกลับเข้าไปในสายส่งไฟฟ้ากระแสสลับ ด้วยวิธีการ line commutation สภาวะการทำงานของมอเตอร์นี้ค่ากำลังที่ป้อนกลับไปยังสายส่ง ค่าเพาเวอร์แฟคเตอร์จะมีค่าต่ำที่ความเร็วต่ำๆ เพราะว่าค่ากำลังต้านกลับชนิดล่าหลัง (Lagging Reactive Power) ซึ่งถูกดึงโดยมอเตอร์เพื่อที่จะสร้างสนามแม่เหล็กในช่องว่างอากาศ กับอีกสาเหตุหนึ่งคือกำลังต้านกลับซึ่งถูกดึงโดยตัวอินเวอร์เตอร์ที่โหลดสูงสุดและที่ความเร็วเต็มพิกัด ค่าเพาเวอร์แฟคเตอร์จะมีค่าประมาณ 0.7 แต่จะลดต่ำลงเมื่อค่าแรงบิดและความเร็วลดลง วิธีการปรับความเร็วแบบนี้จะนิยมใช้กับงานปั๊ม (Pump) ซึ่งต้องการแรงม้าสูงๆ ซึ่งงานพวกนี้จะถูกใช้งานในช่วงความเร็วที่จำกัด

### 2.4.2 การเปลี่ยนความเร็วโดยการเปลี่ยนจำนวนขั้วแม่เหล็กที่ตัวอยู่กับ

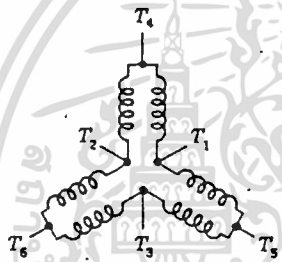
๘๕

การปรับความเร็วด้วยวิธีนี้ทำได้เป็นช่วงๆ เนื่องจากความเร็วเชิงโคโรนัสของมอเตอร์เหนี่ยวนำเป็นไปตามสมการ

$$n = 120 f/p \quad \text{รอบต่อนาที}$$

เนื่องจากจำนวนขั้วแม่เหล็กมีจำนวนเป็นเลขคู่เสมอ ดังนั้นถ้าต้องการเปลี่ยนความเร็วของมอเตอร์ ให้มีค่าใกล้เคียงกับความเร็วซิงโครนัสที่ 3000, 1500, 1000, 750, 500 รอบต่อนาที ก็ทำได้โดยเปลี่ยนจำนวนขั้วแม่เหล็กที่ตัวอยู่กับที่ จากสมการแรงบิดสูงสุดพบว่าแรงบิดไม่ขึ้นอยู่กับค่าความต้านทานที่ตัวหมุน และมีค่าสูงสุดค่าหนึ่งโดยไม่ขึ้นกับค่าความต้านทานที่ใส่เข้าไปในวงจรตัวหมุน จากลักษณะการควบคุมความเร็วมอเตอร์เหนี่ยวนำสามเฟส โดยวิธีการเปลี่ยนจำนวนขั้วแม่เหล็ก เราสามารถแบ่งออกเป็น 3 กรณีดังนี้คือ

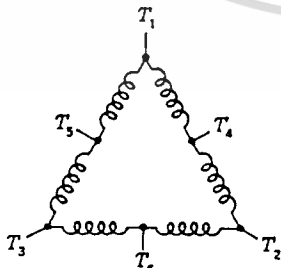
1. ต้องการให้แรงบิดคงที่ (Constant Torque Type)



Speed	Lines			
	$L_1$	$L_2$	$L_3$	
Low	$T_1$	$T_2$	$T_3$	$T_4, T_5, T_6$ open
High	$T_4$	$T_5$	$T_6$	$T_1 - T_2 - T_3$ together

รูปที่ 2.2 แสดงลักษณะการต่อขดลวดภายใน และการจ่ายไฟจากภายนอกของ ชนิด แรงบิดคงที่

2. ต้องการให้แรงม้าคงที่ (Constant Horsepower Type)

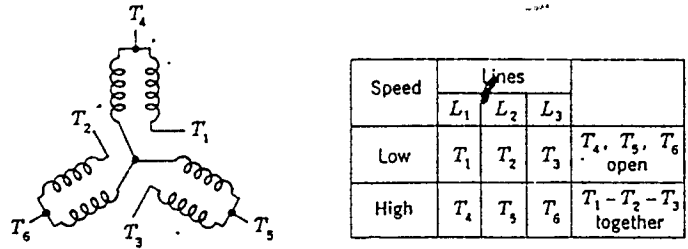


Speed	Lines			
	$L_1$	$L_2$	$L_3$	
Low	$T_4$	$T_5$	$T_6$	$T_1 - T_2 - T_3$ together
High	$T_1$	$T_2$	$T_3$	$T_4, T_5, T_6$ open

รูปที่ 2.3 แสดงลักษณะการต่อขดลวดภายใน และการจ่ายไฟจากภายนอกของ ชนิด แรงม้าคงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ต้องการการเปลี่ยนแปลงแรงบิด (Variable Torque Type)



รูปที่ 2.4 แสดงลักษณะการต่อขดลวดภายใน และการจ่ายไฟจากภายนอกของ ชนิด เปลี่ยนแปลงแรงบิด

การเปลี่ยนจำนวนขั้วแม่เหล็กนี้จึงต้องการจำนวนขดลวดที่พันบนตัวอยู่กับที่ 2-3 ชุดหรือมากกว่า การเปลี่ยนความเร็วด้วยวิธีนี้จะได้ความเร็วสูงสุดก็ต่อเมื่อมีจำนวนขั้วแม่เหล็ก 2 ขั้ว ซึ่งจะได้ความเร็วประมาณ 3000 รอบต่อนาที (ที่ไฟฟ้ากระแสสลับมีความถี่ 50 รอบต่อวินาที) การปรับความเร็วโดยวิธีนี้สามารถปรับจำนวนขั้วแม่เหล็กบนตัวมันเองได้อย่างอัตโนมัติ เพื่อที่จะลดค่าใช้จ่ายจากการที่ต้องใช้ขดลวดหลายชุดพันอยู่บนตัวอยู่กับที่ ทำได้โดยใช้สวิตช์เป็นตัวสำหรับต่อขานหรืออนุกรมขดลวดแต่ละชุดเพื่อให้เกิดจำนวนขั้วแม่เหล็กตามต้องการได้

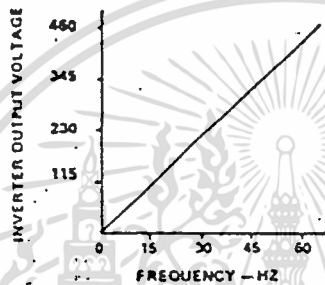
2.4.4 การควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ โดยวิธีการเปลี่ยนความถี่

การควบคุมด้วยวิธีนี้ นิยมใช้กับ มอเตอร์, เชนเนอร์เรเตอร์, ซิงโครนัสคอนเวอร์เตอร์ในการควบคุมซึ่งมีข้อเสียคือขนาดใหญ่และราคาแพง ต่อมาเทคโนโลยีทางด้านสารกึ่งตัวนำได้รับการพัฒนาก้าวหน้าขึ้นอย่างรวดเร็ว จึงนิยมการเปลี่ยนความถี่โดยใช้วงจรอินเวอร์เตอร์ ซึ่งการเปลี่ยนความเร็วด้วยวิธีการเปลี่ยนความถี่นั้นต้องใช้วิธีการที่ยู่ยากพอสมควร ซึ่งจะกล่าวรายละเอียดดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

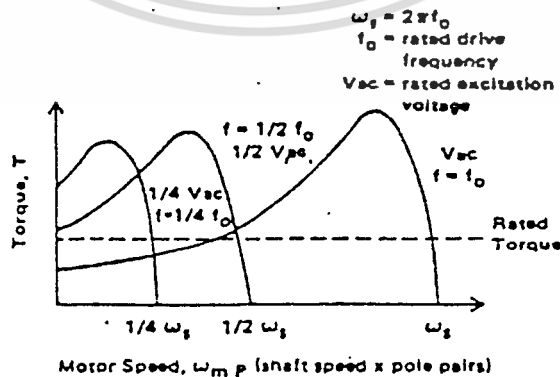
คุณลักษณะของเครื่องควบคุมความเร็วรอบด้วยการเปลี่ยนความถี่

จากที่กล่าวมาแล้วว่า ในการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำนั้นทำได้โดยการเปลี่ยนความถี่ที่จ่ายเข้ามอเตอร์ ในการเปลี่ยนความถี่นี้จะต้องเปลี่ยนค่าแรงเคลื่อนที่จ่ายให้มอเตอร์ด้วยเพื่อ ทำให้ค่าของเส้นแรงแม่เหล็กในช่องว่างอากาศ (Airgap Flux) มีค่าคงที่และกระแสที่ทำให้เกิดเส้นแรงแม่เหล็ก (Magnetizing current) คงที่โดยการรักษาสัดส่วนแรงเคลื่อนต่อความถี่ให้คงที่ ดังรูป 2.5



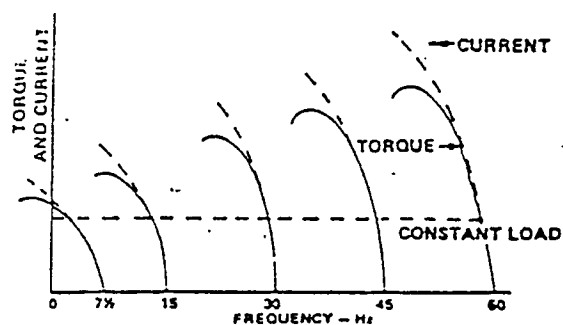
รูปที่ 2.5 แสดงอัตราส่วนแรงเคลื่อนต่อความถี่ ที่มีค่าคงที่

พิจารณารูป 2.6 และรูป 2.7 เป็นกราฟแสดงความสัมพันธ์ระหว่างความเร็วกับแรงบิดที่ค่าความถี่ไม่เกินพิกัด จะสังเกตเห็นว่าแรงบิดสูงสุดจะลดลงเมื่อความถี่ลดลง

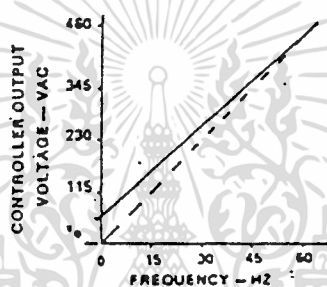


รูปที่ 2.6 แสดงความสัมพันธ์ระหว่างความเร็วและแรงบิดที่ความถี่ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



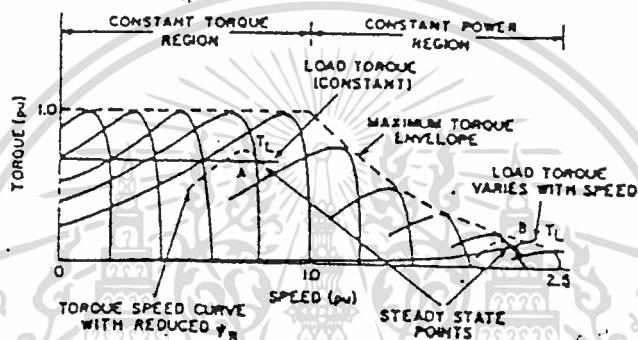
รูปที่ 2.7 แสดงให้เห็นความสัมพันธ์ระหว่างแรงบิด และ ความเร็วที่ ความถี่ต่ำกว่าพิกัด



รูปที่ 2.8 แสดงให้เห็นความสัมพันธ์ระหว่างแรงดันที่ความถี่ต่างๆ

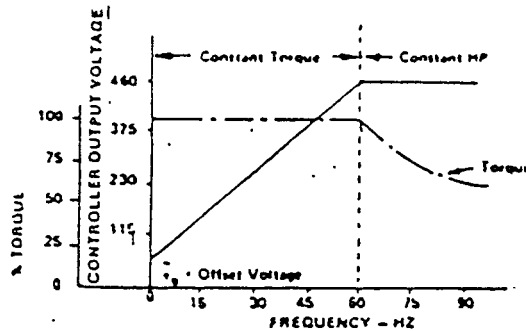
ถ้าให้อัตราส่วนระหว่างแรงเคลื่อนต่อความถี่คงที่ตามรูป 2.6 แล้วเมื่อพิจารณาความสัมพันธ์ระหว่างแรงบิดกับกระแสที่ความถี่ต่างๆกัน จะให้ค่าแรงบิดสูงสุดเมื่อความถี่มากกว่าค่ารีแอกแตนซ์ที่เกิดจากความถี่ที่จ่ายให้มอเตอร์ต่ำกว่าความถี่พิกัดของมัน ทั้งนี้เนื่องมาจากค่าความต้านทานของตัวอยู่กับที่จะมากกว่าค่ารีแอกแตนซ์ที่เกิดจากความเหนี่ยวนำรั่ว ( Leakage Reactance ) ของตัวอยู่กับที่ซึ่งเป็นคุณสมบัติของมอเตอร์ที่ความถี่ต่ำ การชดเชยแรงบิดที่ลดลงนี้ทำได้โดยเพิ่มแรงเคลื่อนที่เพิ่มขึ้นนี้เรียกว่า "แรงเคลื่อนชดเชย" (Off Set voltage) จากรูปที่ 2.8 แสดงอัตราส่วนระหว่างแรงเคลื่อนต่อความถี่ซึ่งทำให้มอเตอร์จ่ายแรงบิดคงที่เมื่อเพิ่มความถี่ให้สูงกว่าพิกัด โดยที่อัตราส่วนระหว่างแรงเคลื่อนต่อความถี่คงที่ แล้วแรงเคลื่อนที่จ่ายให้มอเตอร์จะเพิ่มตามซึ่งจะสูงกว่าแรงเคลื่อนตามพิกัดของมอเตอร์ อันอาจจะทำให้ฉนวนของมอเตอร์

เสียหายได้และผลเสียอีกอย่างหนึ่งคือ เมื่อทำการเพิ่มความถี่สูงกว่าพิกัดจะทำให้ความเค้นเฉื่อย (Inertia Stress) ที่ลบลูกปืนของตัวหมุนเพิ่มขึ้นซึ่งจะทำให้มอเตอร์เสียหายได้แต่นั้นก็ขึ้นอยู่กับว่า มอเตอร์สามารถใช้งานที่ความถี่และแรงดันเกินพิกัดได้หรือไม่ ซึ่งโดยทั่วไปแล้วบริษัทผู้ผลิตจะระบุช่วงความถี่ใช้งานที่เหมาะสมให้ ดังนั้นจึงต้องทำการจ่ายแรงเคลื่อนให้กับมอเตอร์ตามพิกัดเมื่อใช้ความถี่ที่สูงกว่าพิกัด ซึ่งค่าเส้นแรงแม่เหล็กในช่องว่างอากาศจะลดลงทำให้แรงบิดลดลง ดังแสดงในรูปที่ 2.9



รูปที่ 2.9 แสดงความสัมพันธ์ระหว่างความเร็วรอบกับแรงบิดเมื่อเปลี่ยนความถี่และแรงเคลื่อนที่จ่ายเข้ามอเตอร์

จากรูปที่ 2.9 เป็นการแสดงความสัมพันธ์ระหว่างความเร็วรอบกับแรงบิดเมื่อเปลี่ยนความถี่และแรงเคลื่อนเส้นกราฟ A จะแสดงถึงภาวะที่แรงบิดคงที่เส้นกราฟ B จะแสดงถึงภาวะที่แรงบิดแปรตามความเร็ว



รูปที่ 2.10 แสดงการปรับความเร็วของมอเตอร์ขนาด 25 แรงม้า ความเร็ว 1800 รอบต่อนาที

การควบคุมความเร็วด้วยวิธีเปลี่ยนความถี่ทำให้ค่าโวลต์ต่ำ ซึ่งทำให้ประสิทธิภาพดีขึ้นที่ความถี่ต่ำ ค่าโวลต์ของมอเตอร์สามารถควบคุมให้เป็นลบได้ ซึ่งทำให้มอเตอร์ทำงานเป็นเครื่องกำเนิดไฟฟ้าแบบเหนี่ยวนำ (Induction-generation) พลังงานที่สะสมในมอเตอร์จะจ่ายกลับไป ด้านแหล่งจ่ายไฟตรงของเครื่องควบคุม

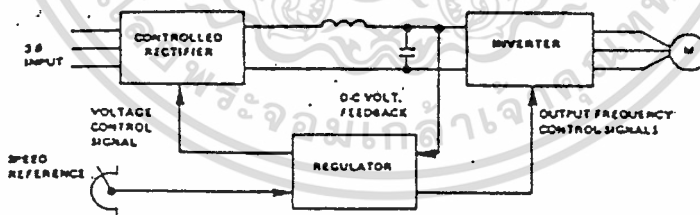
## 2.5 ชนิดของชุดควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ แบบปรับความถี่

ตามที่ได้กล่าวมาแล้วว่า ความเร็วรอบของมอเตอร์เหนี่ยวนำจะแปรตามความถี่ของแหล่งจ่ายไฟฟ้ากระแสสลับที่จ่ายให้กับมอเตอร์และค่าโวลต์ ซึ่งสามารถควบคุมโดยการปรับแรงเคลื่อนหรือกระแสที่จ่ายให้กับมอเตอร์ โดยทั่วไปการเปลี่ยนความถี่ที่จะจ่ายให้กับมอเตอร์เหนี่ยวนำจะใช้ วิธีการอินเวอร์เตอร์ และจะมีชุดควบคุมความถี่ทำหน้าที่เป็นตัวควบคุมการเปลี่ยนความถี่ ซึ่งแบ่งออกได้เป็น 3 ชนิดคือ

1. เปลี่ยนแปลงแรงเคลื่อนขาเข้า
2. เปลี่ยนแปลงกระแสขาเข้า
3. การผสมคลื่นแบบเปลี่ยนความกว้างของพัลส์

### 2.5.1 การเปลี่ยนแรงเคลื่อนขาเข้า ( Variable Voltage Input )

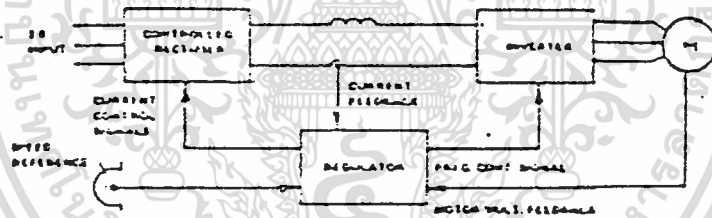
เมื่อแรงเคลื่อนไฟสลับถูกจ่ายเข้ามาที่ชุดควบคุม จะมีชุดแปลงไฟสลับให้เป็นกระแสไฟตรง (Rectifier) และวงจรกรองสัญญาณ (Filter) ซึ่งประกอบด้วยขดลวดและตัวเก็บประจุที่มีค่ามาก การเปลี่ยนแปลงแรงเคลื่อนขาเข้าจะควบคุมโดยชุดควบคุมเฟส (Phase Controlled) ขึ้นอยู่กับว่าต้องการระดับแรงเคลื่อนไฟตรงเท่าไร สำหรับอัตราส่วนแรงเคลื่อนต่อความถี่ค่าหนึ่ง การควบคุมความถี่ทางด้านออก (Frequency Output) จะใช้การสวิตซ์ซิงของเพาเวอร์ทรานซิสเตอร์หรือเพาเวอร์เอสซีอาร์ในภาคอินเวอร์เตอร์ รูป 2.11 แสดงผังวงจรของชุดควบคุม แบบเปลี่ยนแปลงแรงเคลื่อนขาเข้าที่ทำให้เอาต์พุตทุกระดับ ชุดควบคุมแบบนี้จะทำให้เกิดแรงเคลื่อนฮาร์โมนิก (Harmonic Voltage) และกระแสฮาร์โมนิก (Harmonic current) กล่าวคือค่าความเหนี่ยวนำลิ่งนี้จะเป็นตัวจำกัดกระแสฮาร์โมนิก และโดยทั่วไป มอเตอร์เหนี่ยวนำจะมีค่าความเหนี่ยวนำมาก เพราะฉะนั้นจึงทำให้กระแสฮาร์โมนิกมีค่าน้อย และค่าความสูญเสียจะมีค่าน้อยด้วย



รูป 2.11 แสดงชุดควบคุมแบบเปลี่ยนแปลงแรงเคลื่อนขาเข้า

### 2.5.2 การเปลี่ยนแปลงกระแสขาเข้า (Variable Current Source Input, CSI)

วิธีที่ใช้ในหัวข้อนี้เหมือนกับวิธีการเปลี่ยนแปลงแรงเคลื่อนขาเข้ากล่าวคือ จะใช้ชุดควบคุมเฟส (phase controlled) ทำหน้าที่ควบคุมระดับของแรงเคลื่อนไฟตรงโดยแรงเคลื่อนไฟตรงจะได้จากแรงเคลื่อนไฟสลับผ่าน ชุดเรกติฟาร์รี่ และวงจรกรองสัญญาณด้วยขดลวดเหนี่ยวนำที่มีค่าใหญ่มาก เพื่อให้ได้แหล่งจ่ายกระแสที่คงที่ และการเปลี่ยนแปลงความถี่ของกระแสจะใช้ภาคอินเวอร์เตอร์เป็นตัวเปลี่ยน ซึ่งจะให้แรงเคลื่อนของมอเตอร์เป็นผลมาจากกระแส รูป 2.12 แสดงเอาต์พุตทุกระดับโดยการเปลี่ยนแปลงแหล่งจ่ายกระแสเข้าในค่าความต้านทานร่วมมีค่าน้อย จะเป็นผลให้ลดแรงเคลื่อนฮาร์โมนิกและทำให้การสูญเสียน้อยลง



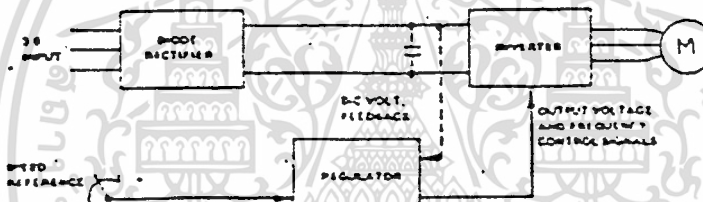
รูป 2.12 แสดงการควบคุมแบบเปลี่ยนแปลงกระแสขาเข้า

### 2.5.3 การผสมคลื่นแบบเปลี่ยนแปลงความกว้างพัลส์ ( Pulse Width Modulation ; PWM )

จากวงจรรูปที่ 2.13 ชุดควบคุม แบบการผสมคลื่นแบบเปลี่ยนแปลงความกว้างของพัลส์นั้น จะมีชุดแปลงแรงเคลื่อนไฟสลับ ให้เป็นแรงเคลื่อนไฟตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Rectifier) และกรองแรงดันด้วยตัวเก็บประจุค่าน้อย แรงเคลื่อนไฟตรงเป็นแบบคงที่ เพราะว่าชุดแปลงไฟสลับให้เป็นไฟตรงนั้นใช้ไดโอด ส่วนภาคอินเวอร์เตอร์ในวงจรรูปที่ 2.13 จะเป็นชุดเปลี่ยนแปลงแรงดันและความถี่วิธีการผสมคลื่นแบบเปลี่ยนแปลงความกว้างของพัลส์จะทำการสวิตช์ด้วยความถี่สูงๆ ความเร็วรอบต่ำและสวิตช์ด้วยความถี่ที่ต่ำเมื่อความเร็วรอบของมอเตอร์สูงขึ้น ชุดควบคุมแบบการผสมคลื่นแบบเปลี่ยนแปลงความกว้างพัลส์จะทำให้เกิดแรงเคลื่อนฮาร์โมนิกเหมือนกรณีของชุดควบคุมแบบการเปลี่ยนแปลงแรงดันขาเข้า อย่างไรก็ตาม ฮาร์โมนิกที่เกิดขึ้นจะขึ้นอยู่กับความถี่ในการสวิตช์ ซึ่งจะมีค่าน้อยกว่ากรณีของการเปลี่ยนแปลงแรงเคลื่อนขาเข้า ความต้านทานเหนี่ยวนำร่วมีค่ามากสามารถจำกัดกระแสฮาร์โมนิกน้อยลงได้



รูปที่ 2.13 แสดงชุดควบคุมแบบการผสมคลื่นแบบเปลี่ยนความกว้างของพัลส์

ข้อดีของชุดควบคุมความเร็วรอบแบบเปลี่ยนแปลงกระแสขาเข้า

1. วงจรกำลังสามารถเชื่อถือได้
2. กระแสที่ไหลผ่านทรานซิสเตอร์มีค่ากระแสสูงสุดต่ำ
3. กระแสลัดวงจรที่เกิดขึ้นในภาคอินเวอร์เตอร์จะเพิ่มขึ้นอย่างช้า ซึ่งสามารถที่จะตัดวงจรได้ง่ายกว่าชุดควบคุมแบบเปลี่ยนแปลงแรงเคลื่อนขาเข้า
4. ทำงานได้ดีในสภาวะความเร็วรอบต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อเสียของชุดควบคุมแบบเปลี่ยนแปลงกระแสขาเข้า

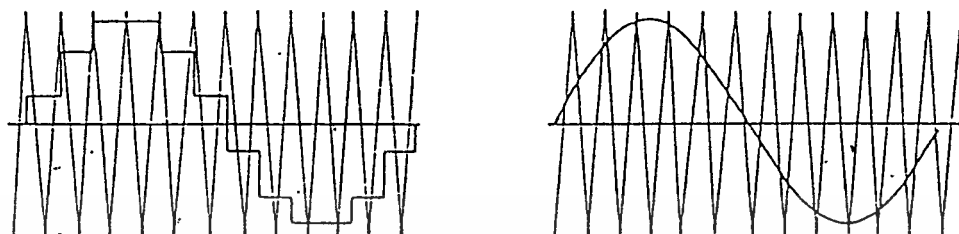
1. ช่วงของความถี่ของชุดควบคุมจะถูกจำกัด และแรงบิดเริ่มหมุนจะมีค่าต่ำเมื่อเทียบกับชุดควบคุมแบบจ่ายแรงเคลื่อนขาเข้าคงที่
2. อินดิคเตอร์ที่ต่ออนุกรมจะมีขนาดใหญ่
3. การตอบสนองต่อการขับ(Drive Response)จะเป็นไปอย่างช้า และ ไม่ราบเรียบที่ภาระต่ำ ๆ และที่ความเร็วรอบของมอเตอร์สูง

ถ้าต้องการให้ควบคุมการทำงานของมอเตอร์ได้ดี การใช้ควบคุมแบบผสมคลื่น ซึ่งเป็นวิธีที่รวมแบบเปลี่ยนแปลงกระแสขาเข้า และ แบบเปลี่ยนแปลงแรงเคลื่อนขาเข้าที่ความเร็วรอบต่ำๆ จะทำงานได้ดีตามคุณสมบัติของแบบเปลี่ยนแปลงกระแสขาเข้าและที่ความเร็วรอบสูงๆ จะทำงานได้ดีตามคุณสมบัติของแบบเปลี่ยนแปลงแรงเคลื่อนขาเข้า

## 2.6 พัดดับลิวเอม อินเวอร์เตอร์ (PWM INVERTER)

ในปัจจุบัน การพัฒนาและการใช้งานในด้านระบบขับเคลื่อนแบบไฟฟ้ากระแสสลับ ได้เข้ามามีบทบาทมากขึ้น ในวงการอุตสาหกรรม หรือ ในอุปกรณ์เครื่องใช้ต่างๆ ทั้งนี้เนื่องจากว่าเทคนิคต่างๆ ที่นำมาใช้ในการควบคุมระบบขับเคลื่อนแบบไฟฟ้าสลับให้ผลในการทำงานที่ดี, มีความแม่นยำและประสิทธิภาพค่อนข้างดี เทคนิคที่ในปัจจุบันนี้นิยมใช้กันมากก็คือ เทคนิคของอินเวอร์เตอร์ ซึ่งในการควบคุมการทำงานโดยการมอดูเลตความกว้างพัลส์ (pulse width modulation) การสร้างและออกแบบวงจรอินเวอร์เตอร์ แบบการมอดูเลตความกว้างของพัลส์ มีจุดประสงค์เพื่อทำหน้าที่เป็นแหล่งไฟกระแสสลับให้กับมอเตอร์เหนี่ยวนำ โดยสามารถเปลี่ยนแปลงได้ทั้งขนาดของแรงดันและความถี่ ซึ่งใช้แหล่งจ่ายไฟฟ้ากระแสตรงแล้วใช้อุปกรณ์กำลังในการทำหน้าที่เป็นสวิตช์ในโครงการนี้ใช้ไอจีบีทีทำหน้าที่เป็นสวิตช์ ซึ่งถูกควบคุมด้วยพัดดับลิวเอม สาเหตุที่ต้องการการเปลี่ยนแปลงทั้งแรงดันและความถี่เพื่อต้องการควบคุมทอร์ค และความเร็วของมอเตอร์ให้เป็นไปอย่างมีประสิทธิภาพนั่นเอง ลักษณะการมอดูเลตเริ่มต้นด้วยทฤษฎีของการสุ่มตัวอย่างซึ่งมีด้วยกันสองลักษณะคือ ยูนิฟอร์มแซมปลิง

กับ เนเจอร์รีลแชนป์ลิ่งดังรูป

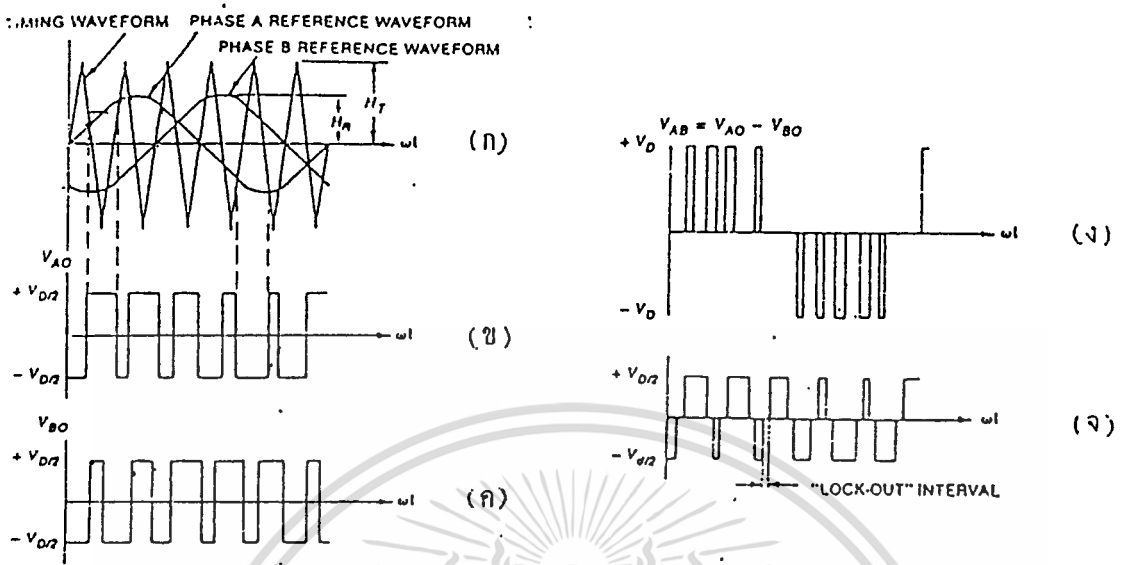


(ก) แบบยูนีฟอร์ม

(ข) แบบเนเจอร์รีล

รูป 2.14 แสดงการเปรียบเทียบระหว่างวิธีการแชนป์ลิ่งทั้ง 2 แบบ

ในลักษณะของเนเจอร์รีลแชนป์ลิ่ง ลักษณะแคร้เรียร์จะถูกเปรียบเทียบโดยตรงกับสัญญาณมอดูเลท เพื่อที่จะกำหนดจุดตั้งในการสวิตช์ ซึ่งเป็นจุดตัดตามธรรมชาติอย่างแท้จริง ส่วนยูนีฟอร์มแชนป์ลิ่งจุดตัดเหล่านั้นขึ้นอยู่กับทฤษฎีแชนป์ลิ่ง แต่วิธีการหลังนี้สามารถปรับปรุงฮาร์โมนิคที่ความถี่ต่ำ แต่โดยทั่วไปจะนิยมใช้วิธีแบบ เนเจอร์รีล แชนป์ลิ่ง มากกว่า วิธีการผลิตสัญญาณพีดีบีลิว เอ็มที่ใช้โดยทั่วไปดังแสดงในรูปที่ 2.15 วิธีนี้เราจะเรียกว่า "ไบโพลาร์ มอดูเลชัน" เพราะว่าสัญญาณแคร้เรียร์ มีทั้งขั้วบวกและลบ ระหว่างคาบเวลาเดียวกัน

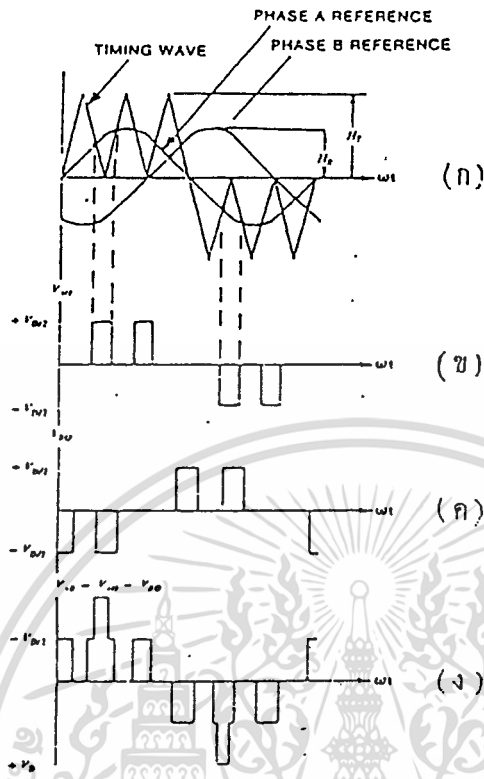


รูปที่ 2.15 แสดงการมอดูเลตแบบไบโพลาร์

ในรูปที่ 2.15 นี้จะแสดงสัญญาณไซน์ เพียงสองเฟสเพื่อจะได้แสดงไลน์โวลต์เตจรูปที่ 2.15 (ข) และ 2.15 (ค) เป็นเฟสโวลต์เตจของแต่ละเฟส และรูป 2.15 (ง) เป็นโวลต์เตจ ไลน์-ไลน์ สัญญาณควบคุมนี้จะจ่ายให้กับอินเวอร์เตอร์ จะเป็นดังรูป 2.15 (ข) และ 2.15 (ค)

สัญญาณควบคุมทางอุดมคติ ซึ่งแสดงไว้ดังรูป 2.15 (ข) และ 2.15 (ค) ไม่สามารถใช้ได้กับอุปกรณ์อิเล็กทรอนิกส์สวิตช์ เช่นเพาเวอร์ทรานซิสเตอร์ เพราะอุปกรณ์เหล่านี้จะใช้เวลาในการเทิร์นออฟมากกว่าการเทิร์นออน ดังนั้นจึงต้องมีการหน่วงเวลาสำหรับการเปลี่ยนสภาวะ ซึ่งใช้เวลาหลายไมโครวินาที ซึ่งเวลานี้ใช้ในการกระจายประจุที่ขั้วเบสของอุปกรณ์สวิตช์ ถ้าไม่มีเวลานี้ก็จะเกิดการลัดวงจรระหว่างเฟส สัญญาณควบคุมซึ่งผ่านการหน่วงเวลาหรือช่วงล็อกเอาต์ดังแสดงในรูป 2.15 (ง)

ส่วนรูป 2.16 แสดงการผลิตสัญญาณ โดยสัญญาณแคร์เรียร์ เหมือนกับสัญญาณอื่นอื่น ซึ่งวิธีการนี้สามารถเรียกได้ว่า "ยูนิโพลาร์ มอดูเลชัน"



รูปที่ 2.16 แสดงการมอดูเลชัน แบบ ยูนิโพลาร์

วิธีการนี้ต้องการการกำหนดช่วงเวลาหรือช่วงลอคเอาท์ ที่ทุกๆ 180 องศาของสัญญาณมอดูเลท แบบยูนิโพลาร์หรือสัญญาณอ้างอิง แต่ช่วงลอคเอาท์นี้จะเกิดจากในรูป 2.3(ข) และ 2.3(ค) ซึ่งเกิดจากรูป 2.16(ก) รูป 2.16(ข) และรูป 2.16(ค) แสดงโวลต์เตจไลน์-นิวตรอลของสองเฟสส่วนรูป 2.16(ง) แสดงโวลต์เตจไลน์-ไลน์ ซึ่งได้จากการมอดูเลท แบบยูนิโพลาร์และโพลเป็นแบบความต้านทาน

#### การเปรียบเทียบการมอดูเลทแบบยูนิโพลาร์และแบบไบโพลาร์

การเปรียบเทียบการมอดูเลททั้ง 2 แบบ จะเห็นว่าสัญญาณที่ผลิตได้ในแต่ละแบบจะมีลักษณะหลายๆอย่างที่คล้ายกัน หรือ เปรียบเทียบคุณสมบัติกันได้เราทราบดีแล้วว่า การที่ได้องค์ประกอบฮาร์โมนิกที่ความถี่ต่ำของสัญญาณเอาท์พุท

พีดับบลิวเอ็มสัญญาณอ้างอิงและสัญญาณแคร้เรียร์จะต้องตามกัน (Synchronized) ตามความสำคัญ

$$\frac{f}{F} = r \quad (2.1)$$

โดย  $f$  = ความถี่ของสัญญาณ  
 $F$  = ความถี่ของสัญญาณอ้างอิง  
 $r$  = เลขจำนวนเต็ม (3, 6, 9, 12...)

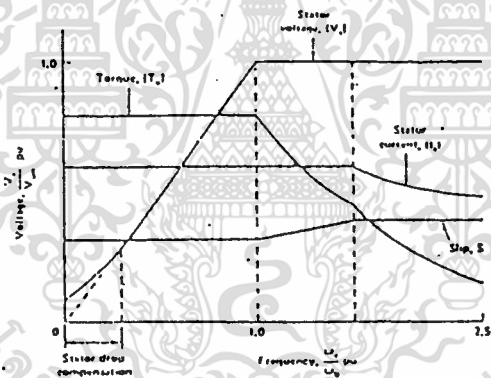
เหตุที่เลือก  $r$  เป็นเลขจำนวนเท่าของสาม เพราะฮาร์โมนิกที่สามของสัญญาณของพีดับบลิวเอ็มที่มีโพลสามเฟสสมดุลย์ได้หายไป และการที่เราทำให้อยู่รูปของฮาร์ฟเวฟซิมเมทรี ของสัญญาณพีดับบลิวเอ็มที่ต้องการ  $r$  ควรเป็นเลขคู่คือเป็นจำนวนเท่าของหก

$$\text{นั่นคือ } r = 6N \quad \text{เมื่อ } N \gg 1 \quad (2.2)$$

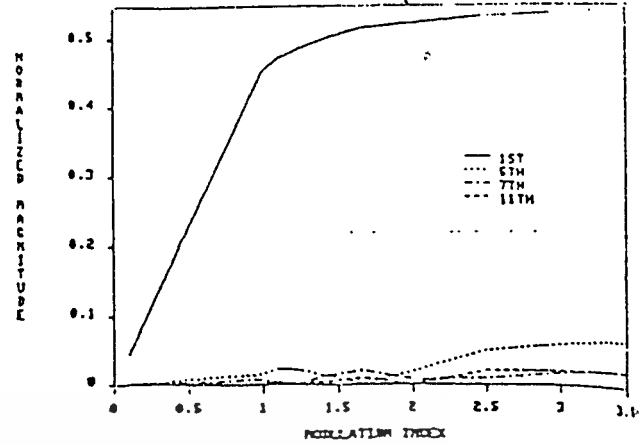
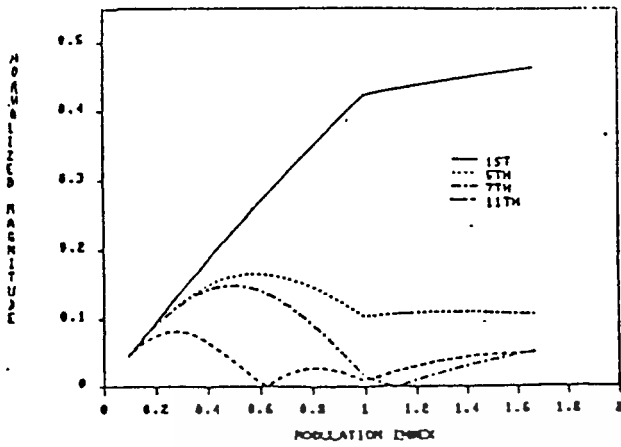
จากสมการ (2.1) จะได้  $f = 6N$  จาก (2.2) ตัวเลข  $N$  เป็นคาบเวลาของสัญญาณอ้างอิงและ  $T$  เป็นคาบเวลาของสัญญาณแคร้เรียร์ ในการที่จะให้ค่าองค์ประกอบฮาร์โมนิกมีค่าต่ำที่สุด จะต้องผลิตสัญญาณพีดับบลิวเอ็มที่อยู่ในรูปแบบของควอเตอร์เวฟ ซิมเมทรี ในการมอดูเลตแบบไบโพลาร์ คาบของสัญญาณแคร้เรียร์สามารถเป็นตัวเลข  $N \gg 1$  ต่อหนึ่งในหก ของเวลาของสัญญาณอ้างอิง ส่วนสำหรับการมอดูเลตแบบไบโพลาร์จำนวนครึ่งคาบเวลาของสัญญาณแคร้เรียร์ต่อหนึ่งในหกคาบเวลาของสัญญาณอ้างอิงที่เป็นเลขคี่ สำหรับการมอดูเลตทั้งสองแบบ  $N$  สามารถเปลี่ยนแปลงได้โดยความถี่ต่ำสุด และ  $N$  เป็น อนันต์ส่วนความถี่สูงสุดหรือคาบเวลาต่ำสุดนั่นคือที่  $N=1$  ดังนั้นคาบเวลาที่น้อยที่สุดของความถี่เอาท์พุทจะเท่ากับ

$$T = 6 \cdot T_c \quad (2.3)$$

สำหรับการมอดูเลชันอินเดคซ์  $0 < M < 1$  ขนาดของพื้นดาเมนทอลจะเป็น  
 คุณสมบัติกับมอดูเลชันอินเดคซ์ โดยที่มอดูเลชันอินเดคซ์มีความสัมพันธ์ทางด้าน  
 ขนาดของสัญญาณอ้างอิงกับสัญญาณแคร้เรียรี่ ค่ามอดูเลชันอินเดคซ์ ถ้ามีมาก  
 กว่าหนึ่งจะอยู่ในสภาวะโหมดสแควเวฟ หรือโหมดสอง ซึ่งก็คือการควบคุมแบบ  
 กำลังแรงม้าคงที่โดยที่ความถี่เพิ่ม แต่แรงดันจะคงที่ถ้าค่ามอดูเลชันอินเดคซ์  
 น้อยกว่าหรือเท่ากับหนึ่ง จะอยู่ในโหมดแรก คือ จาก 0 ถึงความเร็วรอบพิกัด  
 และแรงดันพิกัด ซึ่งควบคุมแบบ V/F ดังที่แสดงในรูป 2.17 การเปรียบ  
 เทียบทางด้านองค์ประกอบฮาร์โมนิค จะใช้คอมพิวเตอร์เข้าช่วยวิเคราะห์ซึ่ง  
 แสดงให้เห็นในรูปที่ 2.18 โดยมี  $N=6$  และ 24 ส่วนฮาร์โมนิคส์จะเป็นแบบ  
 ไลน์-ไลน์



รูปที่ 2.17 แสดงอัตราส่วน V/f ดังที่



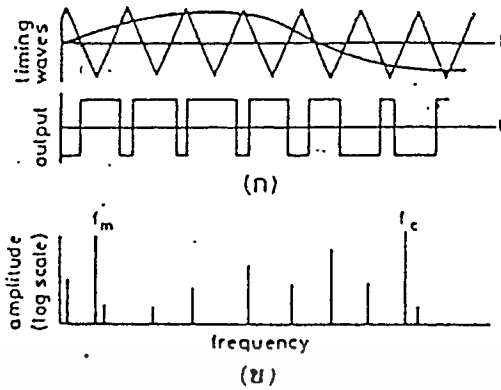
รูปที่ 2.18 กราฟแสดงความสัมพันธ์ระหว่างแรงแต้นฮาร์โมนิกส์กับมอดูเลชันอินเดกซ์แบบยูนิโพลาร์

นอกจากการมอดูเลทจะแบ่งเป็น 2 ชนิด ดังที่ได้กล่าวมาแล้วยังสามารถแบ่งได้เป็นสองประเภทคือ แบบซิงโครนัส พัลส์บลิวเอม และแบบ อะซิงโครนัส ซึ่งจะได้กล่าวต่อไป

#### อะซิงโครนัสพัลส์บลิวเอม

สิ่งสำคัญของพัลส์บลิวเอมคือต้องการปรับปรุงคุณภาพของลูกคลื่นทางเอาท์พุทจากแหล่งจ่ายไฟตรงไปเป็นแหล่งจ่ายไฟสลับที่สามารถเปลี่ยนแปลงได้ ทั้งขนาดและความถี่ ซึ่งเป็นวิธีการหนึ่งที่จะปรับปรุงของเอาท์พุท

วิธีการผลิตสัญญาณพัลส์บลิวเอม ดังแสดงรูป 2.20 (ก) โดยมีสัญญาณแคร์เรียร์และมีสัญญาณมอดูเลท (Sine wave) นำไปมอดูเลทกันก็จะได้ลูกคลื่นออกมา



ก) Timing waveforms      ข) Frequency Spectrum

รูปที่ 2.19 Asynchronous PWM

การมอดูเลตเกิดขึ้นในขณะที่สัญญาณแคร์เรียร์คงที่ และในขณะที่ความถี่สัญญาณมอดูเลตสามารถเปลี่ยนแปลงได้โดยความถี่ทั้งสองจะไม่สัมพันธ์กัน จึงสามารถกล่าวได้ว่าเป็นการมอดูเลตแบบไม่ตามกัน (Asynchronous) ลुकคลื่นที่ได้จากเอ๊าท์พุท พัดบลิวเอ็มนี่สามารถอธิบายได้ดังสมการ

$$\begin{aligned}
 f(t) &= k\{1 + A_m \cos(\omega_m t + \phi_m)\} \\
 &+ \frac{2}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} [\sin m\pi k \cos\{m\pi k A_m \cos(\omega_m t + \phi_m)\}] \\
 &+ \cos m\pi [k \sin\{m\pi k A_m \cos(\omega_m t + \phi_m)\}] \cos m\omega_c t
 \end{aligned}
 \tag{2.4}$$

โดยที่  $K = 1/2$

$A_m$  = มอดูเลชันอินเดคซ์เป็นค่าเอ๊าท์พุทสูงสุดมีขนาดหนึ่งหน่วย

$\omega_m$  = ความถี่เอ๊าท์พุทของการมอดูเลต

$\omega_c$  = ความถี่สัญญาณแคร์เรียร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือสมการนี้อาจแสดงในรูปของ เบลเซซฟังก์ชัน .

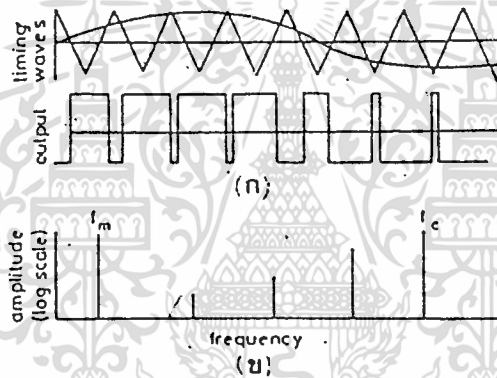
$$\begin{aligned}
 f(t) &= k \{ 1 + A_m \cos(\omega_m t + \phi_m) \} \\
 &+ \frac{2}{\pi} \sum_{m=1}^{m=\infty} \frac{1}{m} \{ [J_0(m\pi k A_m) \sin m\pi k] \cos m\omega_c t \\
 &+ \sum_{n=1}^{n=\infty} J_n(m\pi k A_m) \sin \left( m\pi k + \frac{n\pi}{2} \right) | \cos \{ (m\omega_c \\
 &+ n\omega_m)t + n\phi_m \} + \cos \{ (m\omega_c - n\omega_m)t - n\phi_m \} | \}
 \end{aligned}
 \tag{2.5}$$

สำหรับรูปคลื่นแบบอะซิงโครนัส ความถี่สเปกตรัม แสดงในรูป 2.19 (ข) ซึ่งสังเกตได้ว่ารูปคลื่นประกอบด้วยองค์ประกอบของความถี่ต่างๆ สูงกว่าความถี่ที่ต้องการ ซึ่งสำหรับกรรมวิธีการใช้งานของการขับเคลื่อนมอเตอร์ไฟสลับ ฮาร์โมนิกส์ย่อยๆ ในเอาต์พุทของอินเวอร์เตอร์เหล่านี้ มีผลต่อการกระทำของเครื่องจักรกลและขนาดของฟลักซ์เวฟ ซึ่งเกิดขึ้นจากองค์ประกอบของแรงดันซึ่งผิดปกติไปโดยที่ฮาร์โมนิกส์ ที่มีขนาดเล็กๆ นี้สามารถทำให้เกิดองค์ประกอบฟลักซ์ที่ใหญ่ได้ถ้าความถี่ขององค์ประกอบเหล่านี้ต่ำซึ่งฟลักซ์เวฟนี้เป็นสิ่งที่ไม่ต้องการเพราะจะทำให้เครื่องจักรกลเกิดการสูญเสีย การแกว่งและเสียงรบกวนดังนั้นควรจะหลีกเลี่ยงถ้าสามารถทำได้

ในขณะที่อัตราส่วนความถี่ของสัญญาณแคร์เร็ียร์กับ สัญญาณมอดูเลทเพิ่มขึ้น ขนาดของฮาร์โมนิกส์เหล่านี้ก็จะลดลงจนกระทั่งไม่มีความหมาย ดังนั้นจึงเห็นได้ว่าฮาร์โมนิกส์ย่อยๆ เหล่านี้จะลดน้อยลงไปโดยการที่อัตราส่วนของสัญญาณแคร์เร็ียร์และสัญญาณมอดูเลทเพิ่มขึ้น นั่นก็คือในขณะที่มอเตอร์หมุนช้าๆ นั้นเองจึงสมควรใช้การมอดูเลทแบบอะซิงโครนัส

## ซิงโครนัส พัดบลิวเอ็ม

การเกิดฮาร์โมนิกส์ย่อย (Sup-Harmonics) สามารถหลีกเลี่ยงได้ถ้าความถี่ของสัญญาณเปลี่ยนแปลงโดยปกติจะเพิ่มขึ้นเป็นจำนวนเท่าของเลขจำนวนเต็มหรือกล่าวได้ว่าสัญญาณแคร์เรียร์และสัญญาณมอดูเลท จะเปลี่ยนแปลงไปตามกัน (Synchronised) จากรูปที่ 2.20 แสดงสัญญาณ พัดบลิวเอ็มแบบซิงโครนัสและความถี่สเปกตรัมซึ่งรูปคลื่นเอากัฟจะมึรูปร่างเหมือนกันทุกความถี่และฮาร์โมนิกส์จะเกิดขึ้นเป็นจำนวนเท่าของเลขจำนวนเต็มของความถี่พื้นฐานเมนทอล



ก) Timing Waveform      ข) Frequency Spectrum

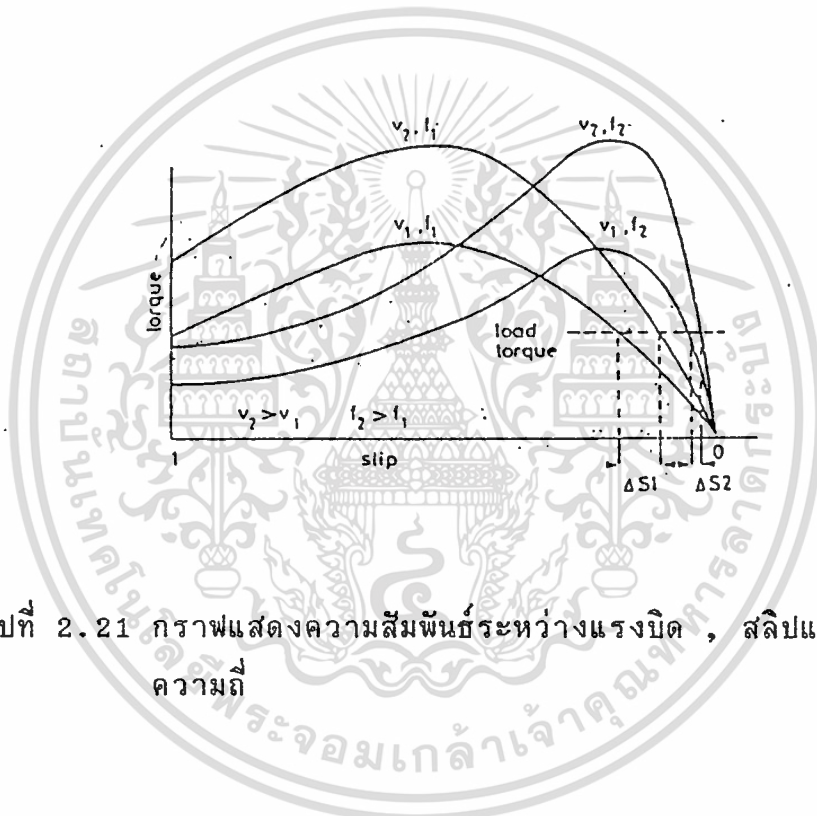
รูปที่ 2.20 Synchronous PWM

ข้อเสียของซิงโครนัส พัดบลิวเอ็ม คือสัญญาณแคร์เรียร์และสัญญาณมอดูเลท จะตามกันในความถี่ต่ำจะเกิดฮาร์โมนิกส์ย่อย ๆ และทำให้กระแสไม่เรียบ เนื่องจากความกว้างของพัลส์และค่าคงตัวเวลาของมอเตอร์โดยทั่วไปในการเปลี่ยนแปลงความเร็วมอเตอร์ไฟสลัปในย่านความถี่สูง จะมีผลดีในการลดฮาร์โมนิกส์ย่อยนี้ อย่างไรก็ตามอัตราส่วนระหว่างความถี่ของ สัญญาณแคร์เรียร์กับสัญญาณมอดูเลทจะไม่ต่ำกว่า 10 : 1 ถ้าสูงเกินไปก็จะมีผลต่อคอมมิวเตชันลอสส์ที่เกิดขึ้นในวงจรกำลัง อย่างไรก็ตามซิงโครนัส พัดบลิวเอ็ม ก็สามารถ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนอัตราส่วนดังกล่าวได้ในขณะการทำงานของระบบ

สำหรับในการทำงานแบบอะซิงโครนัส และถ้าความถี่เอาต์พุตต่ำก็จะทำงานแบบอะซิงโครนัสและถ้าความถี่เอาต์พุตสูงขึ้นก็จะเปลี่ยนการทำงานเป็นแบบซิงโครนัสในขณะที่มีการเปลี่ยนแปลงการทำงานนั้นจะมีผลกระทบกระเทือนต่อสลิปขณะที่โหลดยังคงที่อยู่ดังรูปที่ 2.21



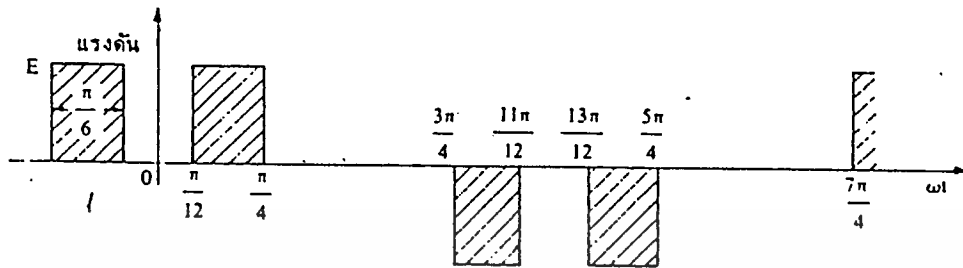
รูปที่ 2.21 กราฟแสดงความสัมพันธ์ระหว่างแรงบิด , สลิปแรงดันและความถี่

การเปลี่ยนแปลงสลิปจะมากที่สุดถ้าเกิดการเปลี่ยนอัตราส่วน และ สเต็ปโวลต์เตจ ที่ความถี่เอาต์พุตต่ำซึ่งรูปที่ 2.21 ก็ได้แสดงรูปร่างของทอร์ค/สลิป เควิร์ฟสำหรับมอเตอร์เหนี่ยวนำในขณะที่ความถี่เกิดการเปลี่ยนแปลง

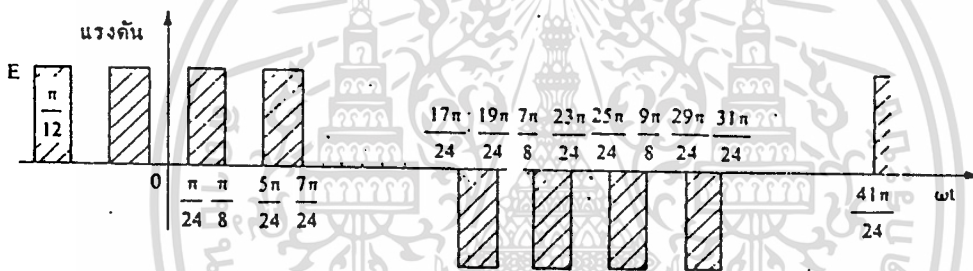
การทำให้รูปคลื่นถูกมอดดูเลทตามความกว้างของพัลส์ วิธีการนี้เป็นการควบคุม การแบ่งความกว้างของพัลส์ในแต่ละครึ่งวัฏจักร ออกเป็นพัลส์ย่อยหลายพัลส์ ถ้าเราพิจารณาลูกคลื่นแรงดันรูปสี่เหลี่ยมรูปเดี่ยวหรือพัลส์เดี่ยวดังแสดงในรูป 2.22 และสมการที่ 2.4 เราจะเห็นว่ารูปคลื่นแรงดันพัลส์เดี่ยวมีฮาร์โมนิกส์ลำดับที่ 3 ประกอบอยู่ด้วยโดยจะมีขนาดใหญ่มากเมื่อ  $\alpha$  มีค่าน้อยและจะมีขนาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เท่ากับศูนย์เมื่อ  $\theta = 120$  แต่ถ้าเราเพิ่มจำนวนพัลส์ในครึ่งวัฏจักรในรูป 2.22(ก) เราจะเขียนสมการของแรงดันสำหรับเศษหนึ่งส่วนสี่ได้ดังนี้



(ก)



(ข)

- รูปที่ 2.22 (ก) รูปคลื่นขั้นสี่เหลี่ยมครึ่งวัฏจักรถูกแบ่งเป็น 2 พัลส์หรือพัลส์คู่  
 (ข) รูปคลื่นพัลส์สี่เหลี่ยมในครึ่งวัฏจักรถูกแบ่งออกเป็นพัลส์ย่อย 4 พัลส์

โดยคุณสมบัติที่รูปคลื่นนี้เป็นฟังก์ชันคู่และเป็นฟังก์ชันฮาร์โมนิกที่เราจะได้

$$a_0 = a_2 = a_4 = \dots \text{ และ } b_n = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเราจะคำนวณหาค่าสัมประสิทธิ์ที่เหลืออยู่ได้ดังนี้

$$\begin{aligned} a_n &= \frac{4E}{\pi} \int_{\pi/12}^{\pi/4} \cos n \omega t \, d(\omega t) \\ &= \frac{4E}{n\pi} \left[ \sin \frac{n\pi}{4} - \sin \frac{n\pi}{12} \right]; n = 1, 3, 5, 7, \dots \end{aligned}$$

(2.6)

เราจะได้ผลลัพธ์เป็น

$$\begin{aligned} v(t) &= 0.571E(\cos \omega t - 0.746 \cos 5\omega t \\ &\quad - 0.533 \cos 7\omega t + 0.091 \cos 11\omega t + \dots) \end{aligned}$$

ในทำนองเดียวกันกับรูปที่ 2.22 (ก) เราจะเขียนสมการของแรงดันสำหรับกรณีที่เรารวมจำนวนพัลส์ในครึ่งวัฏจักรให้เป็น 4 พัลส์ดังแสดงในรูป 2.24

(ข) ด้วยเหตุผลเช่นเดียวกันกับข้างบนเราจะได้

$$a_0 = a_2 = a_4 = \dots = 0 \quad \text{และ} \quad b_n = 0$$

เราจะคำนวณหาค่าสัมประสิทธิ์ที่เหลืออยู่ได้ดังนี้

$$\begin{aligned} a_n &= \frac{4E}{\pi} \left\{ \int_{\pi/24}^{3\pi/24} \cos n\omega t \, d(\omega t) + \int_{5\pi/24}^{7\pi/24} \cos n\omega t \, d(\omega t) \right\} \\ &= \frac{4E}{n\pi} \left[ \sin \frac{3n\pi}{24} - \sin \frac{\pi n}{24} + \sin \frac{7n\pi}{24} - \sin \frac{5n\pi}{24} \right] \end{aligned}$$

(2.7)

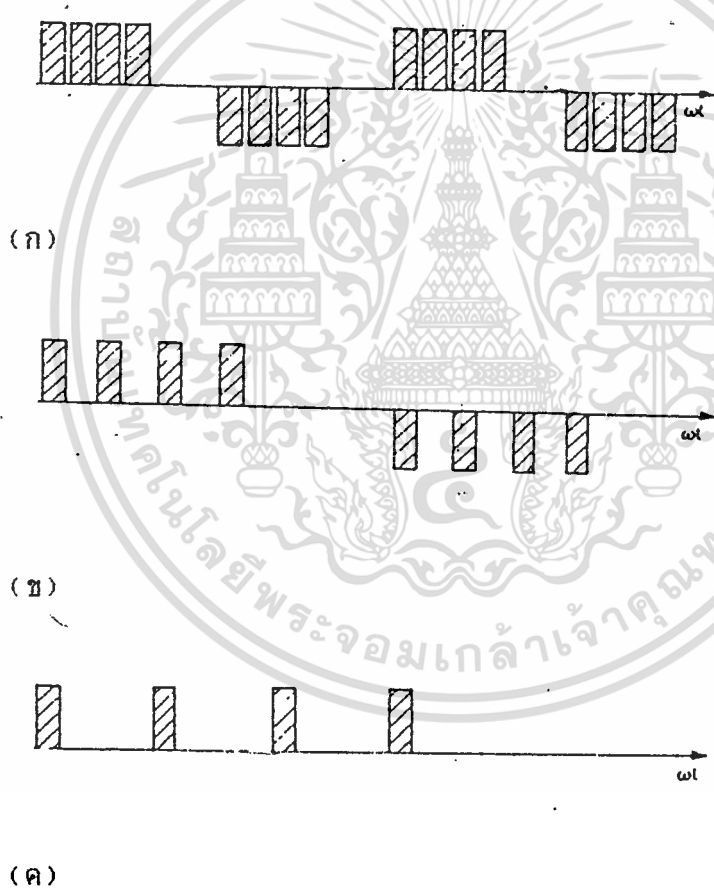
ดังนั้นเราจะผลลัพธ์เป็น

$$v(t) = 0.571E(\cos \omega t - 0.746 \cos 5\omega t - 0.533 \cos 7\omega t + 0.091 \cos 11\omega t + \dots)$$

โดยการสังเกตสมการที่ 2.6 กับ 2.7 เปรียบเทียบกันเราจะเห็นว่าไม่มีฮาร์โมนิกที่สามอยู่ในสมการทั้งสองแต่จะมีขนาดลดค่าลง เมื่อเพิ่มจำนวนพัลส์ต่อครึ่งวัฏจักรให้มากขึ้น ข้อได้เปรียบของวิธีการนี้ คือสามารถปรับค่า "โวลต์ต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฮิร์ตซ์ " ให้คงที่ได้ จึงสามารถนำไปควบคุมอัตราเร็วมอเตอร์เอซีได้โดยหลักการที่ว่า "โดยการรักษาพื้นที่ (ในหน่วยโวลต์ - วินาที) ภายในครึ่งวัฏจักรของรูปคลื่นแรงดันเอาต์พุตให้เท่ากันเสมอที่ทุก ๆ ความถี่ " ซึ่งในการปรับอัตราเร็วของมอเตอร์ให้ลดต่ำลงโดยลดความถี่ลง เราจะได้โดยการรักษาความกว้างของพัลส์ให้คงที่ แต่ขยายระยะห่างให้ออกไปเป็น สัดส่วนกับความถี่ที่ลดลง ดังแสดงในรูปที่ 2.23 ก็จะทำให้เราได้ "โวลต์ต่อเฮิร์ตซ์ " คงที่ตามต้องการ ในวิธีเช่นนี้ความถี่พื้นฐานเอาต์พุต แต่ถ้าเราต้องการเพิ่มแรงดันให้สูงขึ้นด้วย เราจะทำให้ด้วยการเพิ่มความกว้างของพัลส์ให้กว้างออก



รูปที่ 2.23 รูปคลื่นแรงดันเอาต์พุตของการปรับค่า "โวลต์ต่อเฮิร์ตซ์" ของอินเวอร์เตอร์แบบที่ใช้

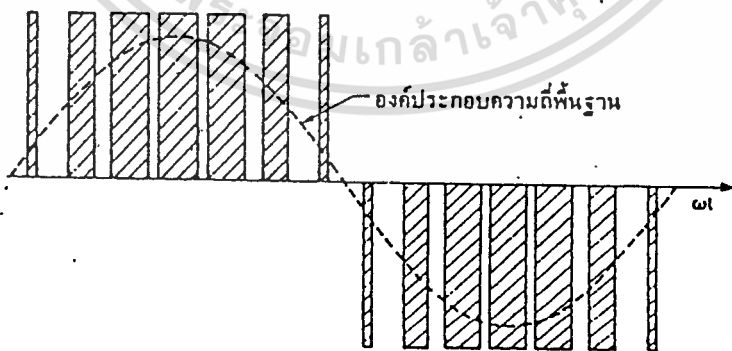
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการแบ่งความกว้างของรูปคลื่นออกเป็นพัลส์หลายพัลส์

- (ก) ที่ความถี่สูงสุด
- (ข) ที่ความถี่ลดลงครึ่งหนึ่ง
- (ค) ที่ความถี่ลดลงเหลือเศษหนึ่งส่วนสี่

ข้อเสียเปรียบของการแรงดันด้วยวิธีนี้ จะเกิดขึ้นที่ความถี่ต่ำเนื่องจากในการควบคุมให้ระยะห่างของพัลส์ห่างกันมากขึ้น จะทำให้รูปคลื่นแรงดันเอาต์พุทเสื่อมเสียมากขึ้น ค่าความถี่ของฮาร์โมนิกก็จะทำให้รูปคลื่นแรงดันเอาต์พุทเสื่อมเสียมากขึ้นค่าความถี่ของฮาร์โมนิกก็จะลดลงตามค่าความถี่พื้นฐานคาร์แอ็คแตนต์ของมอเตอร์จะมีค่าน้อยลง ถ้าไม่สามารถกรองฮาร์โมนิกออกได้มากเหมือนเดิม

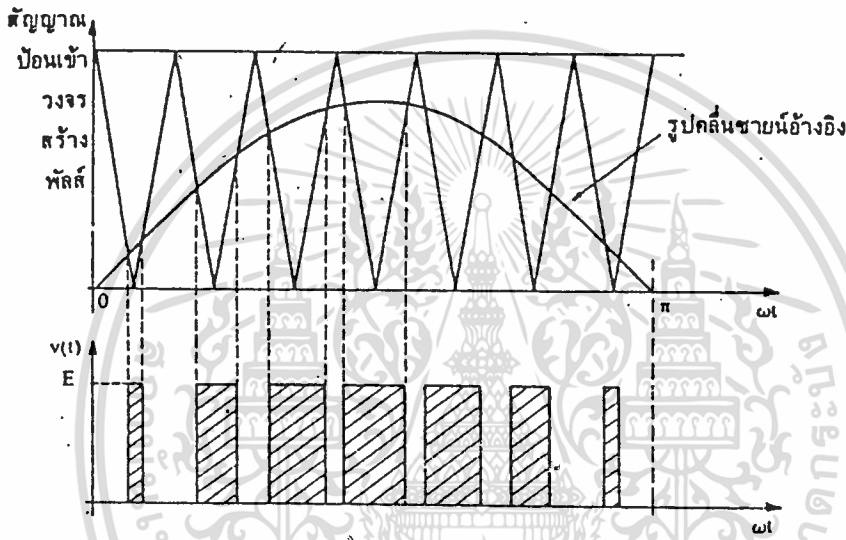
วิธีการแบ่งรูปคลื่นออกเป็นพัลส์ที่ดีกว่าข้างบนคือ การแบ่งความกว้างของพัลส์แต่ละพัลส์ให้แปรค่าในครึ่งวัฏจักรไปตามลักษณะคลื่นไซน์หรือพูดง่าย ๆ ก็คือการแบ่งความกว้างของพัลส์ให้มีค่าเป็นสัดส่วนพื้นที่ใต้ รูปคลื่นไซน์ที่มีตำแหน่งสมนัยกันในครึ่งวัฏจักรดังแสดงในรูปที่ 2.24 วิธีการนี้จะคล้ายคลึงกับวิธีการที่ทำให้เกิดรูปคลื่นขึ้นบันไดที่มีความสูงของแต่ละชั้น เป็นสัดส่วนกับพื้นที่ใต้รูปคลื่นไซน์ที่มีตำแหน่งสมนัยกัน ในวิธีการแบ่งรูปคลื่นของ เป็นพัลส์หลายพัลส์ให้มีความกว้างเป็นสัดส่วนกับรูปคลื่นไซน์ จะให้ฮาร์โมนิกลำดับต่ำสุดใหญ่กว่า ความถี่พื้นฐานมากเป็นผลให้ค่าเหนี่ยวนำของมอเตอร์ใหญ่เพียงพอที่จะกรองเอาฮาร์โมนิกที่ปะปนออกได้



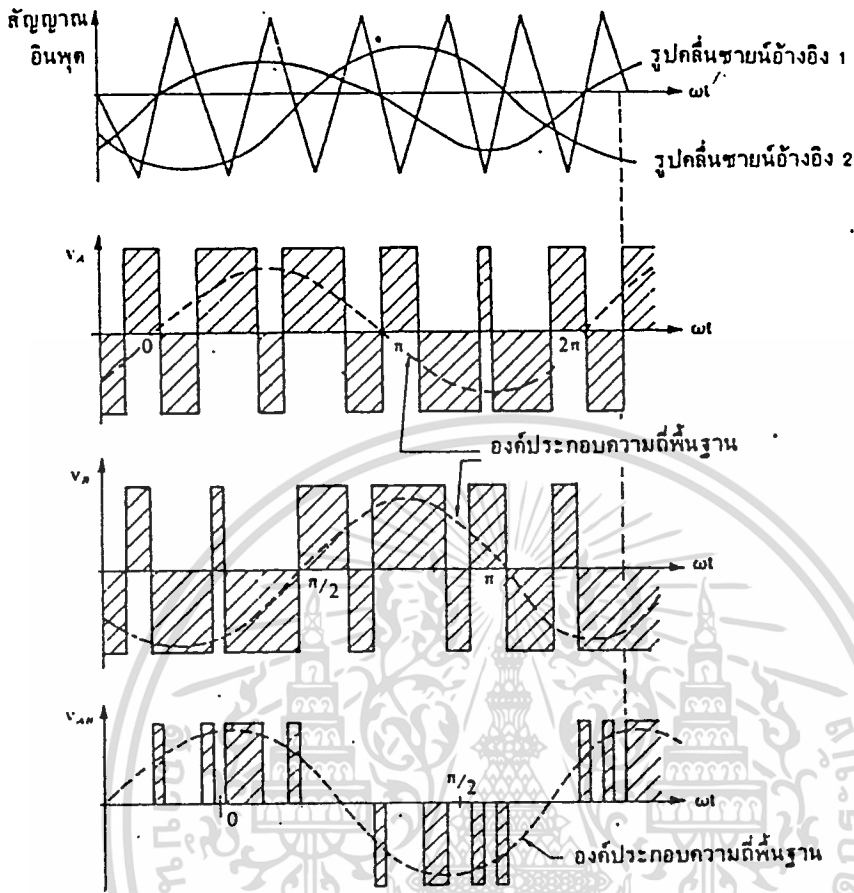
รูปที่ 2.24 รูปคลื่นของแรงดันเอาต์พุทของ วิธีการแบ่งรูปคลื่นออกเป็นพัลส์หลายพัลส์ให้มีความกว้างเป็นสัดส่วนกับรูปคลื่นไซน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการที่เราจะได้รูปคลื่นดังแสดงในรูปที่ 2.25 โดยอาศัยหลักการเปรียบเทียบรูปคลื่นสามเหลี่ยม ความถี่สูงกับรูปคลื่นไซน์อ้างอิงดังแสดงในรูปที่ 2.26 วิธีการสร้างพัลส์ได้ดีกว่าวิธีการข้างบนคือ วิธีที่ใช้รูปคลื่นไซน์อ้างอิง 2 คลื่น พร้อมกับการ แปรค่ามมเฟสให้เคลื่อนไปดังอธิบายด้วยรูปที่ 2.26 แต่ทั้งสองวิธีจะต้องอยู่บนหลักการที่ว่าพื้นที่รวมทั้งหมดของพัลส์ต่อครึ่งวัฏจักร  $\int v(t) dt$  จะต้องมีค่าคงที่เสมอ



รูปที่ 2.25 รูปคลื่นของวงจรควบคุมสำหรับอินเวอร์เตอร์แบบรูปคลื่นแรงดันเอาต์พุตถูกแบ่งออกเป็นพัลส์หลายพัลส์



รูปที่ 2.26 รูปคลื่นวงจรที่ใช้รูปคลื่นไซน์ อ้างอิงสองรูปสำหรับอินเวอร์เตอร์แบบมอดูเลตตามความกว้างของพัลส์

### 2.7 ไอจีบีที Insulate Gate Bipolar Transistor (IGBT)

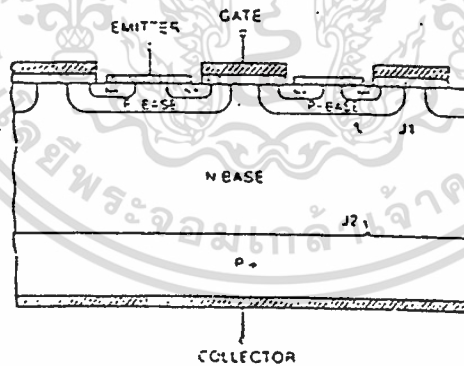
บีเจที (Bipolar Junction Transistor, BJT) และ มอสเฟตต่างก็มีลักษณะเด่นต่างกันไป บีเจที จะมีกำลังสูญเสียขณะนำกระแสต่ำ และยังมีอัตราทนแรงดันสูง แต่จะมีความเร็วในการ สวิตช์ต่ำและจะมีช่วงหยุดนำกระแสสั้น มอสเฟสสามารถที่จะเริ่มนำกระแสและหยุดกระแสได้อย่างรวดเร็วกว่า จากข้อดีของอุปกรณ์ทั้งสองจึงทำให้มีการประดิษฐ์อุปกรณ์สารกึ่งตัวนำชนิดใหม่ขึ้นมาโดยรวมเอา บีเจที และ มอสเฟสลงใน เวเฟอร์เดียวกัน เรียกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Insulate Gate Bipolar Transistor (IGBT) ซึ่งคาดว่าจะได้มีการนำไปใช้กันอย่างแพร่หลายต่อไปในอนาคต ชื่ออื่นๆของอุปกรณ์ชนิดนี้ก็มี GEMFET, COMFET ( Conductivity-Modulated Field Effect Transistor ) และ Bipolar Mode Mosfet หรือ Bipolar- Mostransistor ในส่วนนี้ เราจะได้กล่าวถึงโครงสร้างและคุณสมบัติต่างๆ รวมทั้งค่าจำกัดในการทำงาน ซึ่งจะได้นำไปใช้งานอย่างถูกต้องต่อไป

### 2.7.1 โครงสร้างของ ไอจีบีที

จากภาพตัดขวางของเอ็นแชนแนล (N-Channel) ไอจีบีที ในรูปที่ 2.29 จะมีโครงสร้างที่คล้ายกับโครงสร้างของมอสเฟสมาก แต่จะมีข้อแตกต่างกันคือ จะมีชั้น  $p^+$  ที่ต่ออยู่กับขาเดรนของไอจีบีที รอยต่อพีเอ็นจึงชั้นที่ชั้น  $j_1$  จะเป็นรอยต่อที่จะทำให้มี Minority Carriers เคลื่อนที่ผ่านไปยัง Drain Drift Region ส่วนระหว่างเกตกับขอร์สของไอจีบีทีจะมีโครงสร้างคล้ายกับ มอสเฟส



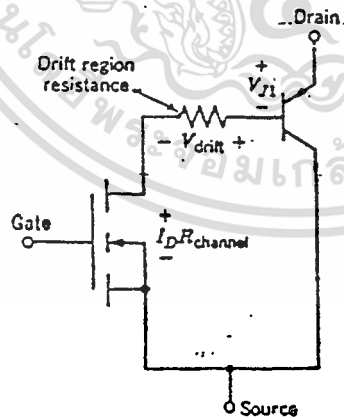
รูปที่ 2.27 โครงสร้างของไอจีบีที

จากรูปที่ 2.27 โครงสร้างของไอจีบีที จะเหมือนกับมีไทรซิสเตอร์อยู่ภายในเนื่องจากการโด๊ป สารทำให้เกิดรอยต่อที่มีคุณสมบัติเป็นไทรซิสเตอร์อยู่ภายใน การโด๊ป, ความหนาแน่นของชั้นสารและความหนาของชั้นเป็นสิ่งที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถจะปรับปรุงการทำงานของไอจีบีทีได้โดยมีเหตุผลสำคัญอยู่สองประการ คือ 1) ทำให้เกิดแรงดันตกคร่อมในการนำกระแสต่ำ และ 2) จะมี turn-off time สั้น แต่อย่างไรก็ตามการที่ทำเช่นนี้จะทำให้ลดความสามารถในการทนแรงดัน (Reverse Blocking Capacity) ต่ำลงสัญลักษณ์ของเอ็นแชนแนล ไอจีบีที แสดงดังรูปที่ 2.28 (ก) สัญลักษณ์นี้จะคล้าย ๆ กับเอ็นแชนแนล มอสเฟต แต่จะเพิ่มหัวลูกศรที่ชี้เข้าไปข้างในที่ขาเดรน ซึ่งแสดงถึงทิศทางการไหลของอิเล็กตรอน รูปที่ 2.28 (ข) จะเป็นวงจรสมมูลย์ของไอจีบีทีซึ่งจะมีลักษณะขอมอสเฟตทางด้านอินพุต แต่ทางด้านเอาต์พุตจะมีลักษณะของทรานซิสเตอร์

(ก) สัญลักษณ์เอ็นแชนแนล ไอจีบีที



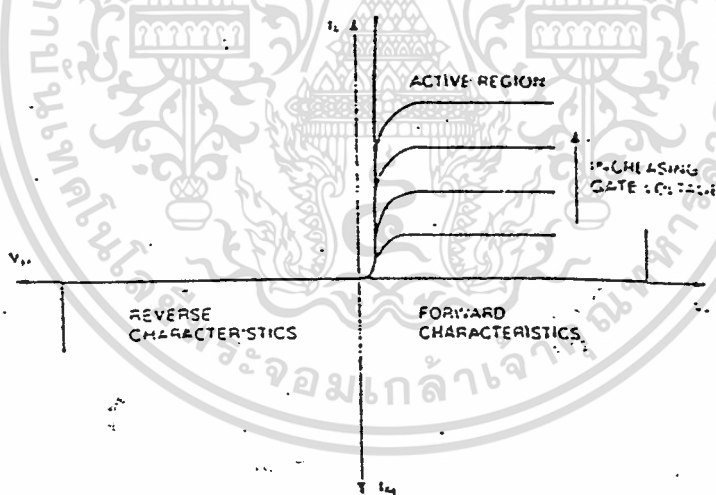
(ข) วงจรสมมูลย์

รูปที่ 2.28 แสดงสัญลักษณ์และวงจรสมมูลย์ของไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.2 ลักษณะการทำงาน

จากรูปโครงสร้างของไอจีบีที กระแสจะถูกกั้นไว้ให้ไหลผ่านได้ ในกรณีที่ให้ Negative Bias จะทำให้เป็นค่าของ Reverse Blocking Capacity เมื่อมีแรงดันบวกที่ชาคอลลเลคเตอร์แต่ยังไม่มีแรงดันไบอัสที่เกต จังก์ชันด้านบน  $j1$  จะได้รับ Reverse Bias และไอจีบีทีจะทำงานในย่าน Forward Bloking Mode อย่างไรก็ตามถ้ามีแรงดันมาจ่ายให้ที่เกตพอเพียงที่จะ InvertSurface ของ P-base region ทำให้เกิดมีอิเล็กตรอนมาออกกันที่ชั้นพี ภายใต้เกต ไอจีบีทีจะอยู่ในภาวะนำกระแสได้เพราะว่าอิเล็กตรอนขณะนี้สามารถไหลจากย่านอิมิตเตอร์  $n+$  ไปสู่  $n$  base ในภาวะนำกระแสนี้จังก์ชัน  $j2$  จะได้รับ Forward Bias และคอลเลคเตอร์  $p+$  จะฉีด โยล ไปในเขต N-base รูปคุณลักษณะของไอจีบีที แสดงดังรูปที่ 2.29



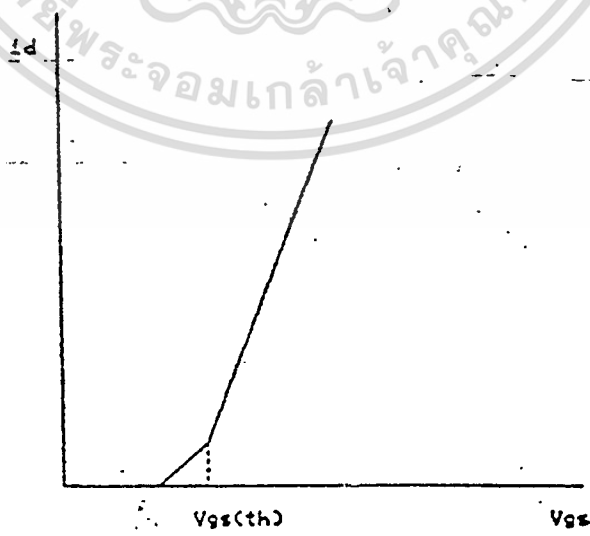
รูปที่ 2.29 คุณสมบัติของแรงดันและกระทางด้านเอาต์พุท

การที่จะสวิตช์ไอจีบีทีจากภาวะนำกระแสจะต้องสวิตช์ Gate Bias off โดยการช้อดเกตกับอิมิตเตอร์ ที่ภาวนี้จะเป็นการดึง inverse region ที่ผิวหน้าของ p-base ใต้เกตและมันจะปิดแหล่งจ่ายของอิเล็กตรอนไป n-base

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเป็นการเริ่มที่จะ turn off ผลจากข้อนี้จะมีอิเล็กตรอนฉีดไปที่ p+ collector region จะเกิดขณะที่มีโวลต์ไหลไปใน p-base ขณะที่ความหนาแน่นของอิเล็กตรอนเริ่มลดลง อิเล็กตรอนที่ฉีดไปใน p+ คอลเลคเตอร์จะลดลงด้วย การรวมตัวของอิเล็กตรอนและโวลต์ ใน n-base จะลดลง จากการทำงานของไอจีบีทีที่จะเห็นได้ว่ามันสามารถทำงานได้ที่กระแสสูง ๆ ในทิศของ forward Conduction mode และยังแสดงถึงความสามารถในการ turn off ยิ่งไปกว่านี้ ไอจีบีทีที่ต้องการ gate drive power ต่ำเพียงต้องการชาร์จ์และดีส์ชาร์จ์ตัวเก็บประจุที่อยู่ภายในตัวไอจีบีทีเท่านั้น จะเห็นได้ว่ามันสามารถทำงานได้เหมือนสวิตช์ในอุดมคติ(ideal switch) มาก

ข้อเสียของโครงสร้างไอจีบีทีที่แสดงในรูปที่ 2.27 คือจะมี parasitic p-n-p-n ไทริสเตอร์ที่จะควบคุมได้ที่มอสเกต ดังนั้นจึงจำเป็นต้องออกแบบไว้ไม่ให้ไทริสเตอร์ทำงานได้ โดยการป้องกันไม่ให้เกิดการฉีดอิเล็กตรอนจาก n+ อิมิตเตอร์ region ไปใน p-base ขณะที่ไอจีบีทีที่ทำงานดังนั้น n+ อิมิตเตอร์ จะเริ่มฉีดอิเล็กตรอนไปใน p-base ถ้า n+p junction เริ่มได้รับ forward bias โดยมีค่าแรงดันมากกว่า 0.7 โวลต์ ที่เกิดขึ้นเป็นผลข้างเคียงเนื่องมาจากมีกระแสไหลเข้าไปใน p-base การฉีดอิเล็กตรอนจะสามารถผ่านเข้าไปภายในได้โดยการออกแบบให้มีช่อง n+ อิมิตเตอร์ยื่นแคบๆ และรักษาให้ p-base resistance ต่ำ ๆ



รูปที่ 2.30 เป็นรูปคุณลักษณะของ  $i_c$  และ  $V_{CE}$

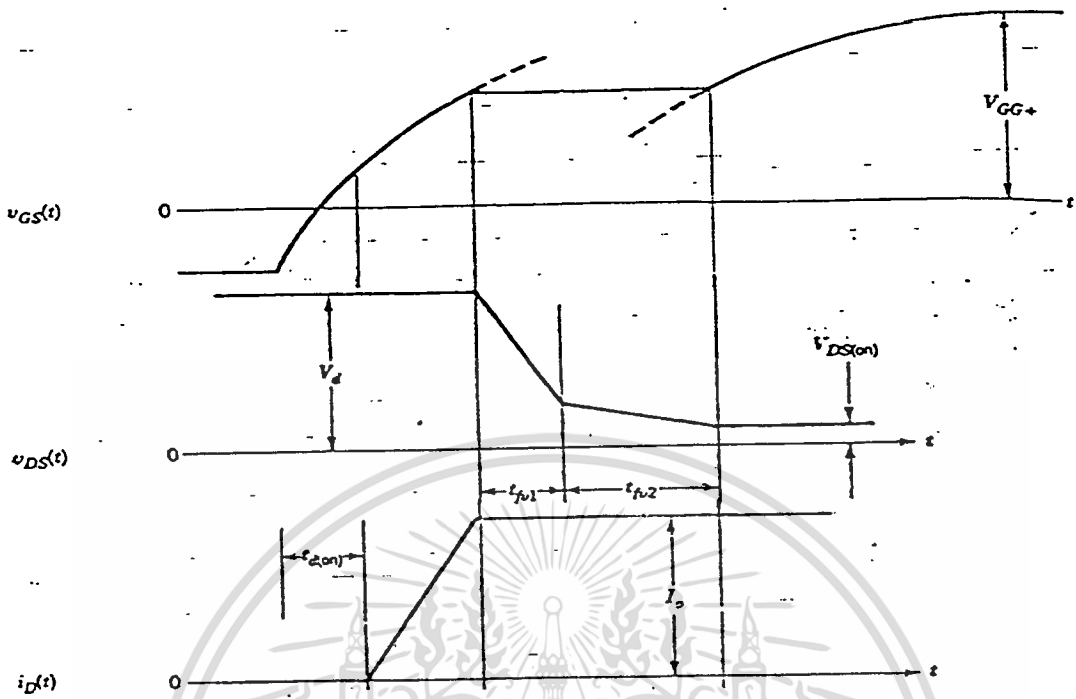
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.30 เป็นรูปคุณลักษณะของ  $i_d$  และ  $v_{ds}$  จะเห็นว่ากราฟจะเป็นเชิงเส้นที่ผ่านกระแสส่วนใหญ่ แต่จะไม่เป็นเชิงเส้นที่ผ่านกระแสเดรนต์่ำๆ ที่ซึ่งแรงดันเกตซอสเข้าใกล้ค่า threshold  $V_{gs} (th)$  ใ่วจิปี่ที่จะอยู่ในภาวะหยุดกระแส (off state)

### 2.7.3 คุณสมบัติในการสวิตช์

#### 2.7.3.1 ภาวณำกระแส

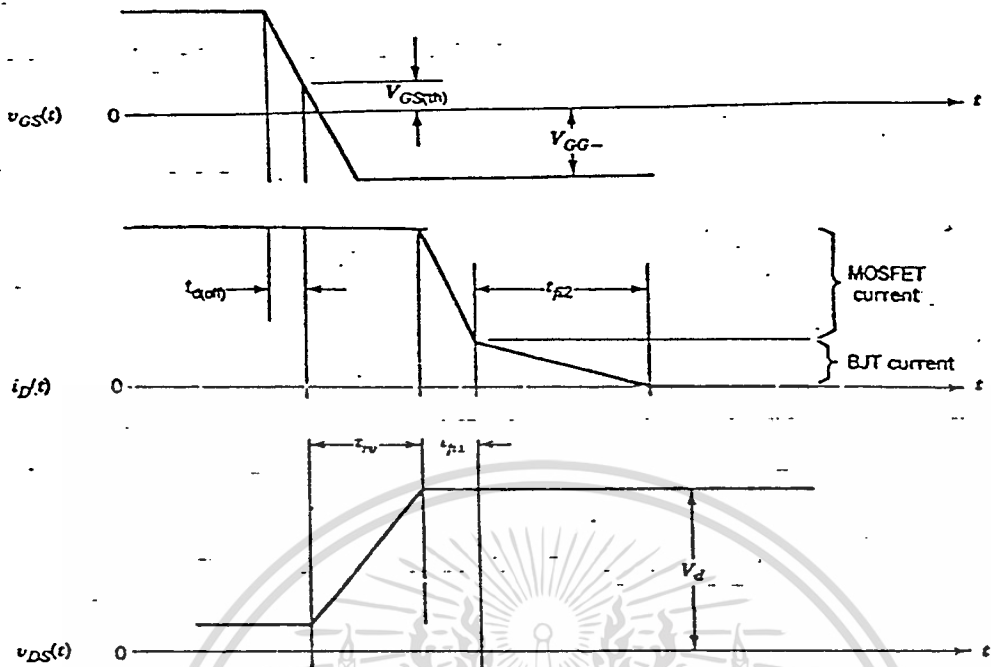
เส้นกราฟของแรงดันและกระแสขณะ turn on ของใ่วจิปี่ที่จะคล้ายคลึงกับของมอสเฟท จากรูปเป็นการให้แรงดันที่เกตจาก  $0-v_{gs}$ , turn on delay time,  $t_{d(on)}$  คือ ช่วงเวลาดั้งแต่แรงดัน  $v_{gs}=0$  ถึง  $v_{gs(th)}$  เพราะว่ากระแสที่ไหลผ่าน  $C_{gs}$  และ  $C_{gd}$  ทำให้อัตราการเพิ่มของ  $v_{gs}$  เป็นแบบเอ็กโปเนนเชียล (exponential) แรงดันเดรนต์  $v_{ds}$  จะยังคงที่จนกว่า  $i_d < I_o$  (ไดโอดในตัวมอสเฟทจะเริ่มนำกระแส) ช่วงเวลานี้จะเรียกว่า current rise time,  $t_{r1}$  ช่วงเวลา  $t_{r1}$  เป็นช่วงที่มันทำงานอยู่ในย่านแอดคทีฟ ส่วนช่วงเวลา  $t_{r2}$  เป็นช่วงเวลาที่มันทำงานอยู่ในช่วง ohmic region ส่วนค่าแรงดัน  $v_{ds(th)}$  คือค่าแรงดันตกคร่อมมอสเฟทขณะกระแสที่เกิดจาก  $I_o \cdot R_{d(on)}$



รูปที่ 2.31 ภาวณำกระแส

### 2.7.3.2 ภาวณหยุดนำกระแส

ลักษณะกราฟของแรงดันและกระแสขณะ turn off ของไอจีบีทีจะเป็นดังรูปที่ 2.30 ซึ่งคล้ายกับมอสเฟต แต่ข้อแตกต่างที่เด่นชัดคือ turn off ของไอจีบีที กระแสที่ลดลงอย่างทันทีที่จะเกิดสองช่วงคือ ช่วงแรก เป็นการหยุดนำกระแสของมอสเฟตภายในตัวไอจีบีที ส่วนช่วงเวลาที่สองจะเป็นช่วงที่หยุดนำกระแสของทรานซิสเตอร์ภายใน ซึ่งช่วงเวลานี้จะนานกว่าช่วงแรก ซึ่งจะทำให้เกิดกำลังสูญเสีย



รูปที่ 2.32 ภาวะหยุดนำกระแส

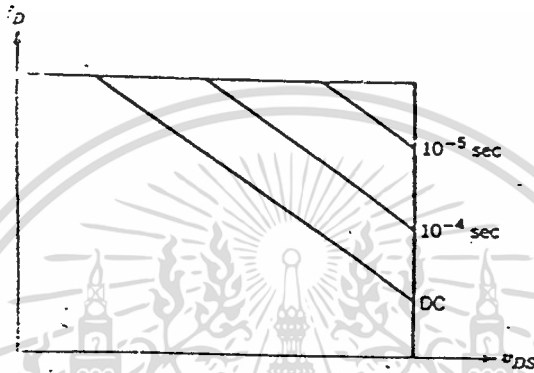
#### 2.7.4 ขอบเขตปลอดภัยในการทำงาน

Forward Bias Safe Operating Area แสดงดังรูปที่ 2.33 (ก) เมื่อเทียบกับมอสเฟตแล้วจะพบว่า ไอจีบีทีที่สามารถทำงานได้ในช่วงที่กว้างกว่า เมื่อมี switch time เท่ากัน Reverse Bias Safe Operating Area แสดงดังรูปที่ 2.33 (ข) จะแตกต่างกับ FBSOA คือจะขึ้นอยู่กับอัตราการเปลี่ยนแปลงแรงดัน Drain-Source เกี่ยวกับเวลา

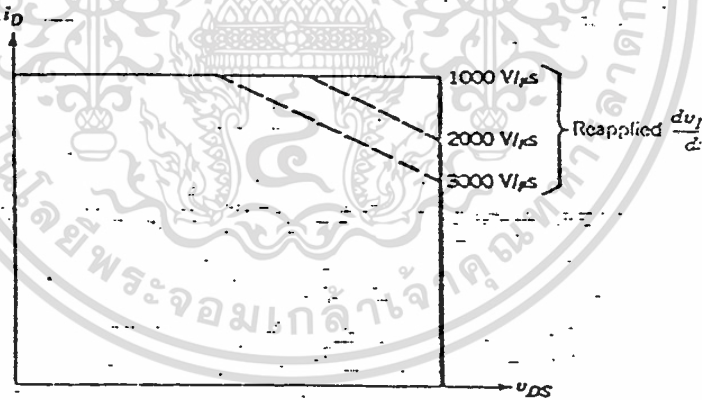
#### 2.7.5 วงจรขับเกตและวงจรสับเบอเร่

วงจรขับขอลไอจีบีทีที่จะเหมือนกับวงจรขับของมอสเฟต เป็นวงจร Gate - Source Drive Voltage โดยจะต้องสามารถจ่ายกระแสได้อย่างมากพอ เพียงที่จะ charge ตัวเก็บประจุที่อยู่ภายในได้อย่างรวดเร็ว และการออกแบบเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะต้องให้สายที่ต่อจากวงจรขับไปขาเกตสั้นที่สุดเท่าที่ทำได้ เพื่อไม่ให้เกิดการออสซิลเลท หรืออาจจะแก้ไขได้โดยต่อความต้านทานอนุกรมที่ขาเกตจาก Safe Operation Area ที่เกือบจะเป็นสี่เหลี่ยม นั่นคือมันสามารถทนแรงดันและกระแสได้สูง วงจรสับเบอ์บางครั้งจึงไม่จำเป็นต้องใช้ แต่สำหรับงานพิเศษที่จำเป็นต้องใช้ วงจรสับเบอ์ก็สามารถใช้วงจรเดียวกับที่ใช้กับมอสเฟทได้



รูปที่ 2.33 Forward Bias Safe Operating Area

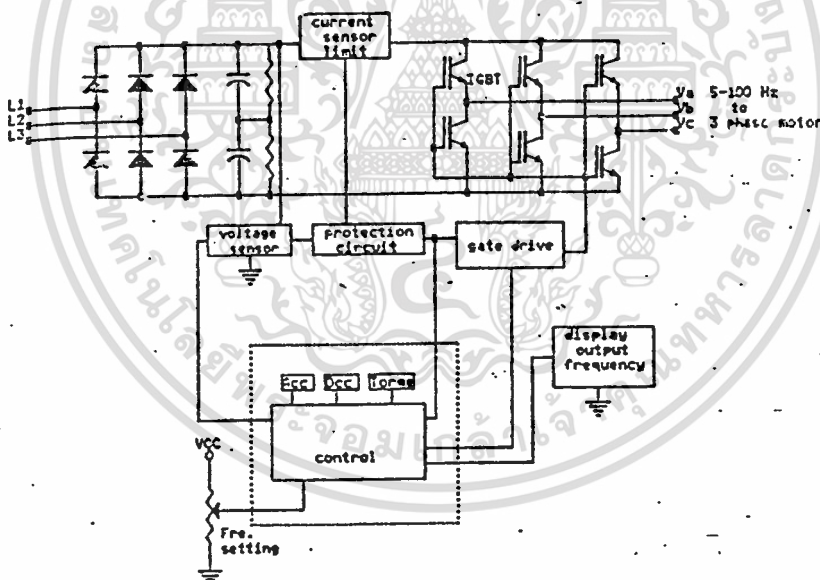


รูปที่ 2.34 Reverse Bias Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3 การสร้างและการออกแบบ

เครื่องขับมอเตอร์ที่สร้างขึ้นประกอบด้วยวงจรจ่ายกำลัง คือคอนเวอร์เตอร์ (Converter) วงจรกรอง (Filter) วงจรอินเวอร์เตอร์ (Inverter) วงจรควบคุม (Control) และ วงจรป้องกัน (Protection) วงจรควบคุมจะเป็นกำเนิดสัญญาณมอดูเลตความกว้างของพัลส์ (Pulse width modulation) สำหรับวงจรป้องกัน เป็นวงจรป้องกันแรงดันเกิน (Over voltage) และวงจรป้องกันกระแสเกิน (Over current) วงจรควบคุมเมื่อกระแสไฟฟ้าขาดช่วง วงจรควบคุมจะเริ่มต้นให้ PWM IC ผลิตสัญญาณ วงจรควบคุม PWM IC ในสภาวะที่ไม่มีแรงดันไฟฟ้าที่ ภาคคอนเวอร์เตอร์ วงจรหน่วงเวลาในการประจุของคาปาซิเตอร์ที่ภาคคอนเวอร์เตอร์และวงจรกลับทิศทางหมุนของมอเตอร์ รูปที่ 3.1 แสดงบล็อกไดอะแกรมของวงจร อินเวอร์เตอร์ ที่ทำขึ้นมาในโครงการนี้



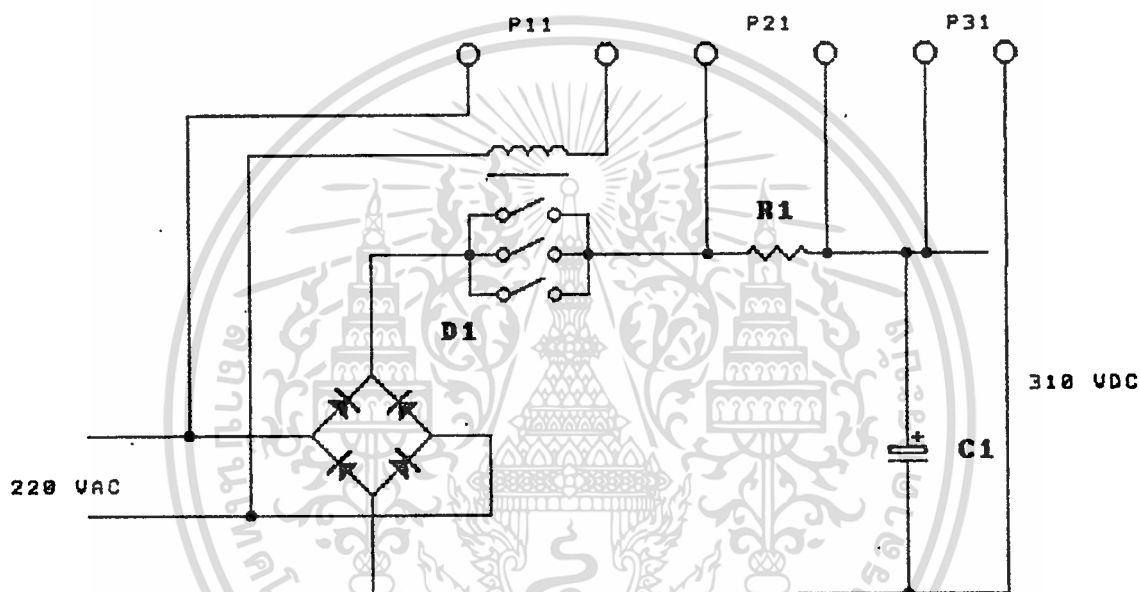
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของวงจร เครื่องขับนำมอเตอร์

#### 3.1 วงจรคอนเวอร์เตอร์

เป็นวงจรที่เปลี่ยนไฟฟ้ากระแสสลับกระแสสลับ เป็นไฟฟ้ากระแสตรงโดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ไดโอดแบบบริดสามเฟส แรงดันกระแสตรงที่ได้จะต้องทำให้เรียบโดยผ่าน วงจรกรองความถี่ (Filter) ในโครงงานนี้ใช้คาปาซิเตอร์ทำหน้าที่กรองความถี่และจะทำหน้าที่เป็นโวลต์เตจเซอร์ทด้วย เมื่อได้แรงดันที่เรียบแล้วก็จะส่งเข้า วงจร อินเวอร์เตอร์ โดยใช้ไอจีบีทีเป็นเพาเวอร์สวิตช์ ซึ่งจะทำให้เป็นไฟฟ้า กระแสสลับอีกครั้งหนึ่ง ซึ่งจะเป็นไฟฟ้ากระแสสลับอ้างอิงสัญญาณด้วยสัญญาณพัลส์วิดท์มอดูเลชัน การใช้ไอจีบีทีง่ายต่อการควบคุม ซึ่งได้มีการออกแบบให้มีการทนกระแสและแรงดันได้สูงแล้วในปัจจุบันจากรูป 3.2

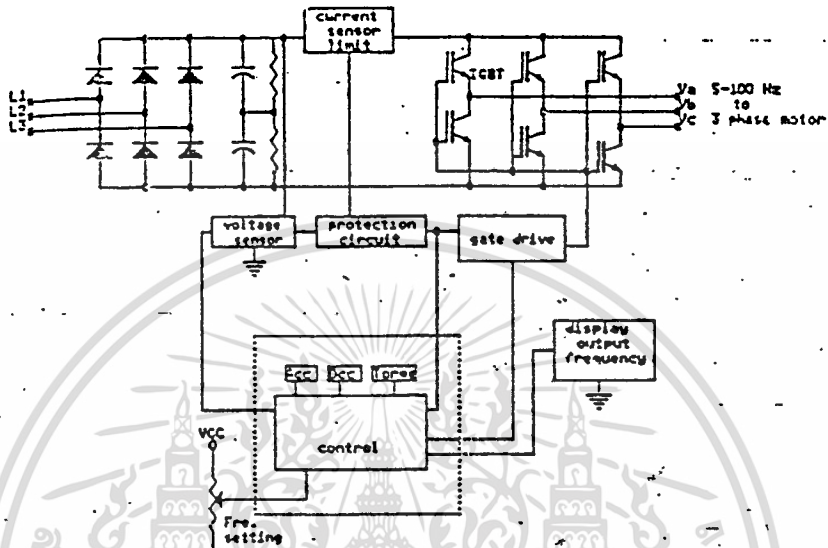


รูป 3.2 คอนเวอร์เตอร์และวงจรควบคุมการประจุของคาปาซิเตอร์

เป็นวงจรคอนเวอร์เตอร์ และ วงจรควบคุมการประจุและคายประจุของคาปาซิเตอร์ จากรูปที่ 3.2 เมื่อวงจรควบคุมทำงานในสภาวะปกติจะทำให้  $R_{L1}$  ทำงานทำให้ แมกเนทริคสวิตช์ (MS1) ทำงานแรงดันกระแสสลับที่ผ่าน D1 มาเป็นแรงดันที่กระแสตรง จะผ่านหน้าสัมผัสของแมกเนทริคสวิตช์ผ่าน  $R_2 C_1$  จะทำการประจุและจะทำหน้าที่กรองความถี่ด้วย  $R_2$  ทำหน้าที่ป้องกัน  $C_1$  ช็อคและแรงดันที่ตกคร่อม  $R_2$  จะนำไปเป็นตัวตรวจจับกระแสเกินโดยส่งไปยัง  $P_{21}$  ต่อไปยังวงจรป้องกันกระแสเกินที่จุด  $P_{22}$  และจุด  $P_{31}$  เป็นแรงดันที่ตกคร่อม  $C_1$  ซึ่งเป็นแรงดันที่ส่งไปยังภาคอินเวอร์เตอร์ สัญญาณแรงดันนี้จะถูกส่งไปยังวงจรป้องกันแรงดันเกินเมื่อปิดเครื่องขับนำมอดูเตอร์แรงดันที่ตกคร่อม  $C_1$  จะคายประจุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่าน  $R_2$  และ  $R_3$  จากรูปที่ 3.3 เป็นวงจรอินเวอร์เตอร์ สามเฟส และแสดงถึง ไอจีบีที ที่ใช้ในงานจริงที่สมบูรณ์เพียงเฟสเดียว



รูปที่ 3.3 วงจรการเชื่อมโยงแรงดันกระแสตรงจากคอนเวอร์เตอร์ไปยังอินเวอร์เตอร์

3.2 วงจรป้องกันกระแสเกิน และ วงจรป้องกันแรงดันเกิน (Over current and Over voltage Circuit)

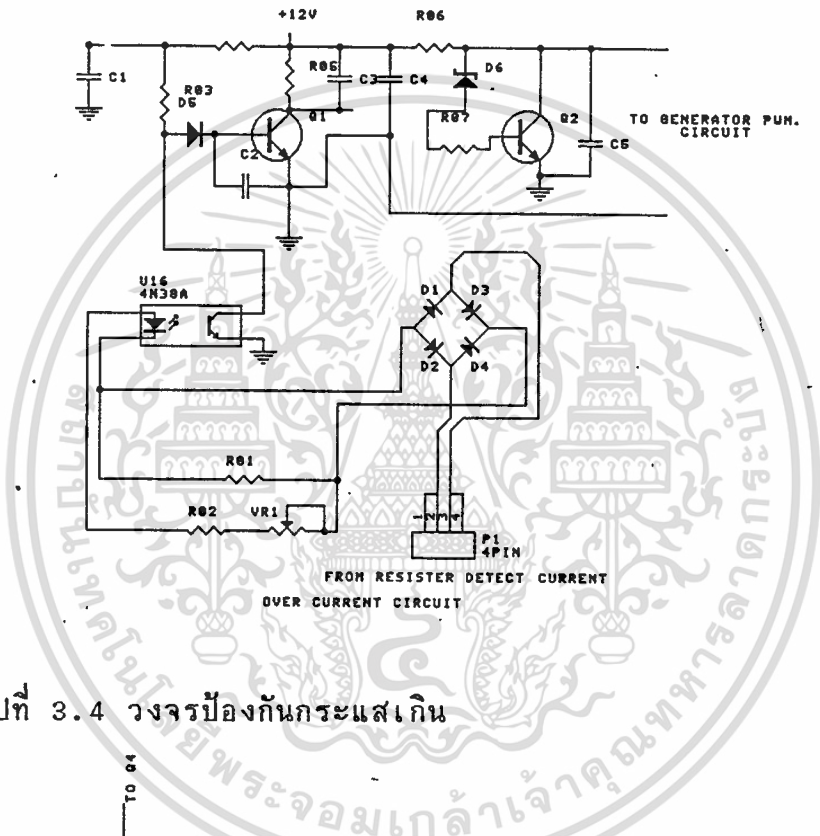
วงจรป้องกันกระแสเกิน

จากรูปที่ 3.2 คือวงจรคอนเวอร์เตอร์ จะส่งสัญญาณไปยังวงจรป้องกันกระแสเกินดังในรูปที่ 3.4 ถ้ากระแสไฟฟ้สูงขึ้นจากที่ต้องการจะทำให้ IC16 นำกระแสซึ่งจะทำให้  $Q_1$  ไม่นำกระแสทำให้  $Q_2$  มีสภาวะที่นำกระแส ซึ่งขา C ของ  $Q_2$  จะต่อไปยัง  $P_3$  ( $VR_{10}$ ) ใช้ปรับเพื่อตั้งค่ากระแสสูงสุดที่ต้องจะให้ วงจรป้องกันทำงาน

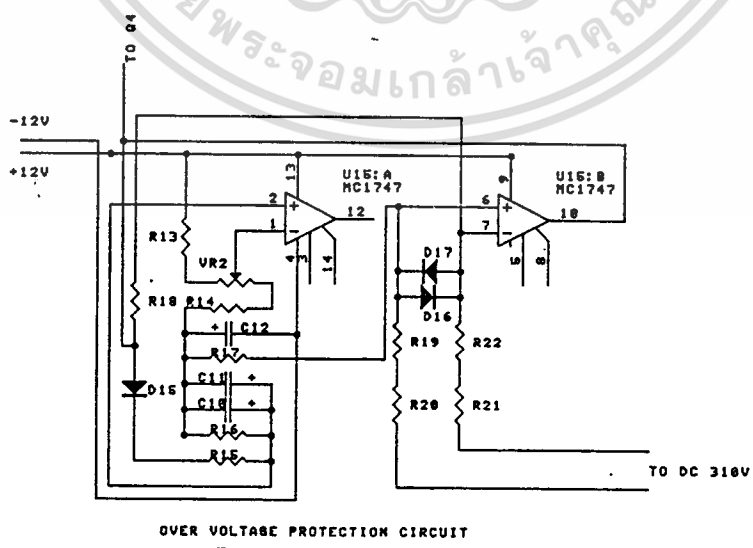
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรป้องกันแรงดันเกิน

จากรูปที่ 3.2 วงจรคอนเวอร์เตอร์จะส่งสัญญาณไปยังวงจรป้องกันแรงดันที่ต้องการ ซึ่งปรับโดย VR<sub>2</sub> ทำให้เอาต์พุตของ IC<sub>15/1</sub> เป็น High ทำให้ Q<sub>6</sub> อยู่ในสภาวะที่นำกระแส ซึ่งขา c ของ Q<sub>12</sub> จะต่อไปยัง P<sub>3</sub>



รูปที่ 3.4 วงจรป้องกันกระแสเกิน



รูปที่ 3.5 วงจรป้องกันแรงดันเกิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 วงจรควบคุมสถานะเริ่มต้น

จากรูปที่ 3.2 วงจรคอนเวอร์เตอร์ จะเห็นได้ว่าวงจร คอนเวอร์เตอร์ ไม่สามารถที่จะเป็นโวลต์เตกเซอร์ทได้ ถ้าแมกเนติก (MS1)ไม่ทำงาน เพื่อการทำงานอย่างมีประสิทธิภาพต้องให้วงจรควบคุมต่างๆทำการเซทตัวเองก่อน จากวงจรควบคุม IC<sub>3</sub> (14 Stage Binary counter) จะทำการนับจำนวนพัลส์ที่ได้จากสัญญาณไฟฟ้ากระแสสลับ 50 เฮิร์ตที่แรงดัน 18 VAC ผ่าน IC<sub>1,2</sub> เพื่อจัดรูปสัญญาณให้เป็นคลื่นสี่เหลี่ยม ซึ่งเราสามารถหน่วงเวลาให้ RL<sub>1</sub> ทำงานเพื่อให้ MS1 ทำงาน วงจรคอนเวอร์เตอร์จึงสามารถเป็นโวลต์เตกเซอร์ทได้ ขณะเดียวกันหน้าสัมผัสของ RL<sub>1</sub> อีกชุดหนึ่งจะต่อกับ D42 ไปหา L (24) ของ IC1 (PWM IC) เป็นการเปลี่ยนสถานะจากปกติปิดเป็นปกติเปิดทำให้ขา L ของ IC1 มีสถานะเป็น HIGH ทำให้ IC1 ผลิตสัญญาณ พัดบลิวเอ็ม

ถ้าแรงดันที่ C<sub>1</sub> ในรูป 3.2 ที่ต่อไปยัง P<sub>0</sub> ในรูป 3.5 มีระดับต่ำเกินไปจะทำให้เอาต์พุตของ IC<sub>15/2</sub> ไปควบคุมให้ Q<sub>5</sub> ทำงานทำให้ขารี่เซ็ท ของ IC<sub>3</sub> เป็น Low ทำให้ RL<sub>1</sub> ไม่ทำงานเป็นผลให้ MS<sub>1</sub> ไม่ทำงาน จึงไม่มีแรงดันกระแสไฟฟ้าตรงออกจากภาคคอนเวอร์เตอร์ เมื่อเปิดสวิตช์ครั้งแรก แรงดันจากภาคเร็กกูเลเตอร์ของวงจรควบคุม ในสภาวะเริ่มแรก C<sub>13</sub> จะลัดวงจรทำให้แรงดันตกคร่อม R<sub>09</sub> มีค่าสูง ระดับแรงดันนี้จะทำให้ IC<sub>2/2</sub>, IC<sub>2/3</sub> ทำงาน การที่ IC<sub>10/2</sub> จะทำให้เอาต์พุตของ IC<sub>11</sub> เป็นศูนย์ เป็นการรีเซ็ทระบบของการผลิตสัญญาณ ส่วน IC<sub>2/3</sub> เมื่อทำงานจะทำให้แรงดันที่ตกคร่อม C<sub>30</sub> คายประจุผ่าน IC<sub>2/3</sub> เพื่อให้เป็นการรีเซ็ทระบบเช่นกัน หลังจากนั้นแล้วจะอยู่ในสภาวะปกติคือ C<sub>13</sub> จะไม่ลัดวงจร

### 3.4 วงจรควบคุมการผลิตสัญญาณพัดบลิวเอ็ม เมื่อแรงดันไฟฟ้าขาดช่วง

การที่แรงดันไฟฟ้าขาดหายไปเป็นช่วงๆ นั้นมีผลทำให้ระบบนั้นทำงานไม่มีประสิทธิภาพ อาจก่อให้เกิดผลเสียหายแก่มอเตอร์, ไลจิปี่ที่ ดังนั้นจึงจำเป็นต้องมีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องมีวงจรป้องกันการผลิตสัญญาณผิดพลาดขึ้น เมื่อเกิดปรากฏการณ์ แรงดันไฟฟ้าขาดช่วง จากรูปวงจร เมื่อแรงดันไฟฟ้าขาดหายไปทำให้ไม่มีแรงดันที่ผ่าน  $D_{11}, D_{12}$  ทำให้  $Q_{13}$  ทำงานได้ จึงทำให้  $Q_{12}$  ส่งผลให้จุดต่อระหว่าง  $R_{47}$  กับ  $D_{37}$  ที่ต่อไปยังขาของ  $IC_{6B}$  เป็น High ทำให้เอาต์พุตของ  $IC_{6D}$  เป็น Low และทำให้เอาต์พุตของ  $IC_{6C}$  เป็น High ทำให้  $IC_{2A}$  ทำงาน การที่  $IC_{2A}$  ทำงาน จะทำให้ขา + ของ  $IC_{12}$  ถูกขี้อตลงกราด์ ทำให้วงจรไม่ผลิตสัญญาณผิดพลาดขึ้น เอาต์พุตของ  $IC_{6C}$  จะเป็น High ตลอดไม่ว่าจะมีระดับแรงดันไฟฟ้ามาอีกหรือไม่ก็ตามและเอาต์พุตของ  $IC_{6A}$  จะเป็น Low ทำให้ขา L ของ  $IC_{16}$  เป็น Low ตามไปด้วย ทำให้ไม่มีการผลิตสัญญาณผิดพลาดขึ้น

### 3.5 วงจรควบคุมการเพิ่มหรือลดอัตราเร็วของมอเตอร์

จากรูปวงจร เมื่อปรับตัวปรับความเร็วให้มีค่าลดลง ทำให้เอาต์พุตของ  $IC_{11}$  มีแรงดันสูงขึ้น กระแสไฟฟ้าจะผ่าน  $D_{36}, VR_7$  เพื่อไปสู่  $C_{36}$  เพื่อทำการประจุระดับแรงดันที่ตกคร่อม  $C_{36}$  นี้จะใช้ในการผลิตสัญญาณ FCT ซึ่งเป็นตัวกำหนดความถี่เอาต์พุตโดยตรง จะเห็นว่า  $VR_7$  จะเป็นตัวกำหนดการเร่งอัตราเร็วของมอเตอร์ เมื่อต้องการลดความเร็วลงก็สามารถปรับตัวปรับความเร็วให้มีค่าเพิ่มขึ้น จะทำให้เอาต์พุตของ  $IC_{12}$  มีค่าลดลง แรงดันที่ตกคร่อม  $C_{36}$  จะคายประจุผ่าน  $VR_6, D_{35}$  จะเห็นว่า  $VR_6$  เป็นตัวกำหนดการลดอัตราเร็วของมอเตอร์ได้ตามต้องการ

### 3.6 วงจรควบคุมการผลิตสัญญาณ PWM ของ PWM-IC

จากรูปวงจรทั้งหมดจะเห็นได้ว่าการควบคุม PWM-IC นี้กระทำได้ง่ายความถี่ Output ของ IC ตัวนี้จะขึ้นอยู่กับขา FCT ในสภาวะปกติขา 6 เป็นขา OCT ใช้  $IC_{50}$ ,  $C_{31}$ ,  $VR_4$  ทำการผลิตสัญญาณความถี่ 600 กิโลเฮิร์ตซึ่งสามารถปรับด้วย  $VR_4$  ขา 4 เป็นขา RCT ใช้  $IC_{50}$ ,  $C_{37}$ ,  $VR_5$  ทำการผลิตสัญญาณความถี่ 30 กิโลเฮิร์ต ต่อแบบ MONO STABLE ซึ่ง 5 เป็นขา CW ใช้ควบคุมการผลิตสัญญาณ ถ้าเป็น High จึงผลิตสัญญาณ PWM ขา L เช่นเดียวกับขา CW ขา 17 เป็นขา VCT ผลิตสัญญาณ 300 กิโลเฮิร์ตโดยปรับได้จาก  $VR_9$ ,  $VR_9$ ,  $VR_{10}$  ซึ่งใช้ในการควบคุมจำนวนพัลส์ย่อยในแต่ละคาบเวลาต่างๆ โดยเฉพาะช่วงความถี่ Output ต่ำๆ จะมีความสำคัญมาก เพราะค่า XL ของมอเตอร์จะมีค่าลดลงซึ่งมีผลต่อค่าของกระแสที่จ่ายออกจาก Converter หรืออาจทำให้ Power switch เสียหายได้ ในภาคผนวกแสดงตำแหน่งและความหมายของขาต่างๆ ของ PWM-IC (HEF 4752 V)

### 3.7 การทำงานของวงจรขับกำลังด้วยมอสเกต (MOS GATE DRIVER)

สัญญาณทั้งหกเฟส จะผ่าน  $R_1$  ถึง  $R_6$  ซึ่งทำหน้าที่จำกัดกระแสที่จะไหลผ่าน LED ภายในออปโตไดโอดไอโซเลเตอร์ (Optoisolators) (IC 4-9) ซึ่งออปโตไดโอดนี้จะใช้เบอร์ H11L2 ซึ่งมีคุณสมบัติพิเศษ คือ เอาท์พุทเป็นชนิด high speed, schmitt trigger ซึ่งสามารถที่จะป้องกันสัญญาณรบกวนได้โดย IC-4 นี้ส่งสัญญาณไปที่ IC10 ซึ่งทำหน้าที่เป็น ตัวขับกำลังด้วยมอสเกต ซึ่งจะมี ช่องด้านแรงดันต่ำ (Chanel low side) 3 ชุดและช่องด้านแรงดันสูง (Chanel high side) 3 ชุด ซึ่งสามารถใช้ขับไอจีบีที หรือ มอสเฟท ซึ่งจัดวงจรเป็นแบบบริดจ์ (Bridge) ได้อัลจิกอินพุท (Logic input) ของ IC10 (D1-D3) จะมีแรงดัน 5V ซึ่มอสหรือแอลเอสทีที่แอลในส่วนของชุดด้านแรงดันสูง จะใช้เทคนิคการ Boosetrap โดย ชาร์จจิ้งไดโอด จะต้องสามารถทนแรงดัน

ได้สูงกว่าแรงดัน HVbus เพื่อป้องกันการคายประจุของ Bootstrap คาปาซิเตอร์ IC13 , จากนั้นสัญญาณทั้งหมด จะถูกส่งเข้าวงจรบัฟเฟอร์เพื่อขับไอจีบีทีชุดประกอบสำเร็จต่อไป เหตุผลที่ต้องใช้บัฟเฟอร์เพราะว่า IC10 สามารถจะขับกระแสเอาต์พุตได้เพียง 250 mA/500mA (source/sink) เท่านั้น ซึ่งตัว IC เมื่อทำงานเต็มที่อาจจะขับกระแสจ่ายให้ตัวไอจีบีทีไม่เพียงพอ

### 3.8 ไออาร์2130 : ตัวขับแรงดันสูงด้วยมอสเกตโดยเอาต์พุตหกเฟส (A SIX-OUTPUT , HIGH VOLTAGE MOS GATE DRIVER)

มอสเกตมีความนิยมมากในการใช้เป็นตัวสวิตช์ในการขับมอเตอร์, ยูพีเอส และคอนเวอร์เตอร์ ในการทำงานแรงดันดีซีปกติจนถึง 600 Vac ตัวสวิตช์อาจจะเป็น มอสเฟต, ไอจีบีที หรือ เอ็มซีที แต่ทั้งหมดนั้นต้องการแรงดันขับเพื่อทำให้อยู่ในสภาวะ " ON " สัญญาณขับจะต้องมีคุณสมบัติดังนี้

1. มีขนาดแรงดันเท่ากับ 10 V ถึง 15 V
2. มีค่าความต้านทานต่ำเพื่อการเก็บและคายประจุของตัวคาปาซิเตอร์

ตัวขับที่ดีควรมีลักษณะอย่างนี้

1. ค่าสูญเสียของกำลังต่ำที่ความถี่การสวิตช์สูงและมีแรงดันออฟเซ็ทสูง
2. ยอมรับค่าอ้างอิงของระดับสัญญาณอินพุต
3. มีการป้องกันเพาเวอร์สวิตช์จากการเสียหายด้วยการแคลมป์ สัญญาณ

เกทต่อกับ LOW ในกรณีที่เกิดแรงดันเกิน, แรงดันต่ำหรือกระแสเกิน ซึ่งคุณสมบัติทั้งหมดเหล่านี้มีอยู่ใน ไออาร์2130

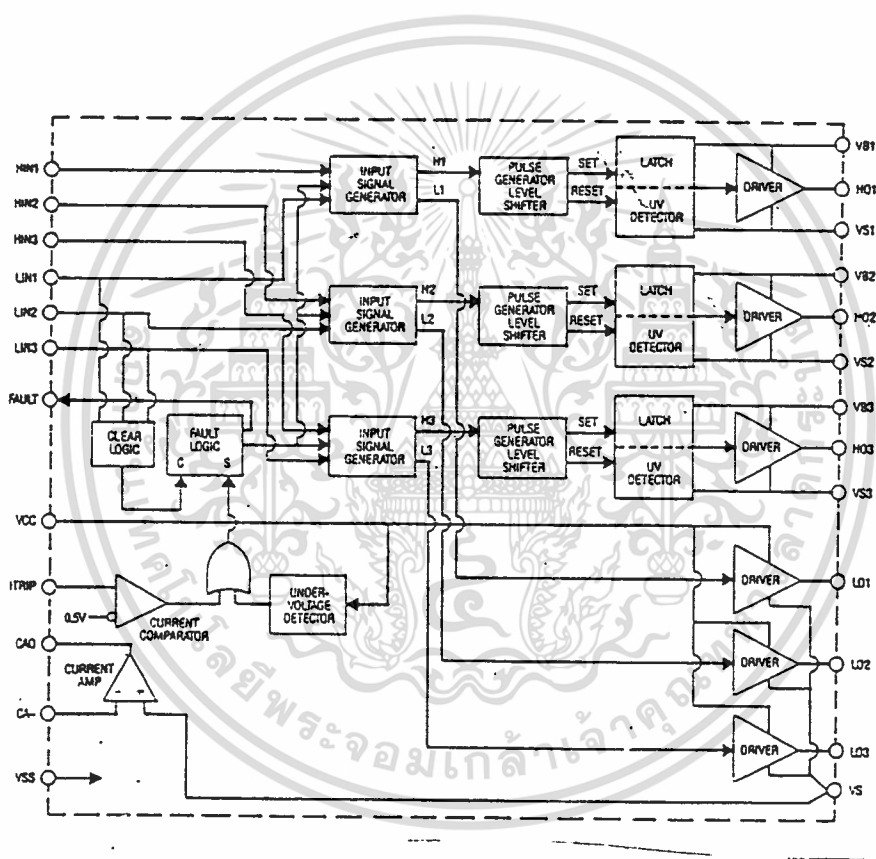
### ไออาร์2130 บล็อกไดอะแกรม

ในรูปที่ 3.6 ไออาร์2130 ประกอบด้วยตัวขับเอาต์พุตซึ่งจะรับสัญญาณอินพุตสามตัว ซึ่งแต่ละตัวจะสร้างเป็นสองสัญญาณ มีทั้งสัญญาณขับด้านต่ำ  $L_1, L_2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$L_3$  และสัญญาณขั้วด้านสูง  $H_1, H_2, H_3$

วงจรตรวจสอบแรงดันต่ำ  $V_{cc}$  ที่จ่ายไปเพื่อสร้างสัญญาณทิ้งหกของวงจรสร้างสัญญาณแต่ละตัว จะมีวงจรล็อคแรงดันต่ำสัญญาณ ไอทริป สามารถนำมาจากกระแสตรวจจับในวงจรกำลังของเครื่องมือแล้วเปรียบเทียบกับสัญญาณ 0.5 โวลต์ ต่อจากนั้นก็นำมา ORRED กับ สัญญาณแรงดันต่ำเพื่อแสดงเอาท์พุทจากเยนเจอเนอเรเตอร์



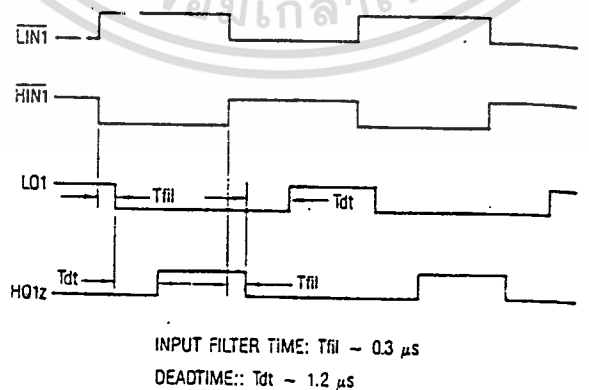
รูปที่ 3.6 ไออาร์2130 บล็อกไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.8.1 INPUT CONTROL LOGIC เป็นตารางดังนี้

HIN	LIN	HO	LO
1	1	0	0
1	0	0	1
0	1	1	0
0	0	0	0

จะมีตัวต้านทานภายในซึ่งมีค่า 50 กิโลโอห์มต่อกับ Vcc ทำให้ เอาท์พุท เป็น LOW ถ้าอินพุทเป็นวงจรเปิด อินพุทที่เป็นที่ที่แอล และ ซีมอสจะเปรียบเทียบกับ  $V_{1H}$  ซึ่งตั้งระดับแรงดันไว้ที่ 2.2 V และ  $V_{1L}$  ที่ 0.8 V, ตัวกรอง 500 nsec อินพุทจะแสดงการทรักจากคลื่นรบกวนที่รวดเร็ว อินพุทจะมีช่วง read time เพื่อป้องกันการ overlap เมื่อใกล้การจะเปลี่ยนจาก Lin และ Hin ซึ่งแสดงในรูปที่ 3.7



รูปที่ 3.7 Input to output timing diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การป้องกันการเกิด shoot through current ในตัวอุปกรณ์กำลังทำได้โดยตัดเอาท์พุททั้ง high และ low ถ้าทั้งสองอยู่ในคำสั่ง "ON"

### 3.8.2 วงจรป้องกันและการแสดงความผิดพลาด

#### 3.8.2.1 การป้องกันยูวี (Under Voltage ;UV)

Vcc ที่เพิ่มขึ้นจะทำให้เอาท์พุททั้งหมดถูกตัดออก Vcc ที่อยู่ระหว่าง 9 โวลต์ ไออาร์2130 จะสามารถขับแรงดันได้ เพื่อการทำงานที่ดี การแยกวงจร UV จะสร้างไว้ที่ 3 high-side เอาท์พุทซึ่งจะมีค่า hysteresis band 0.4 โวลต์แต่ค่าแรงดันปกติเป็น 8.3 โวลต์ที่ rising voltage แต่เมื่อใช้วงจร Vcc UV ที่จะแสดงเพียงค่า high เอาท์พุทและไม่มีผลต่อการทำงานของระบบอื่นๆ

#### 3.8.2.2 กระแสทริป (CURRENT TRIP)

เมื่อกระแส shoot through หรือ เอาท์พุทมีภาระเกิน จะไม่มีผลต่อ ไออาร์2130 เพราะตัวเปรียบเทียบเทียบกระแสมีตัวแสดงผล แรงดันตกคร่อมอ้างอิง ตัวเปรียบเทียบกระแสเอาท์พุทเป็น "ORRED" กับวงจร Vcc UV เอาท์พุท (3.8.1) ดังนั้นผลเสียไม่เกิดกับวงจร

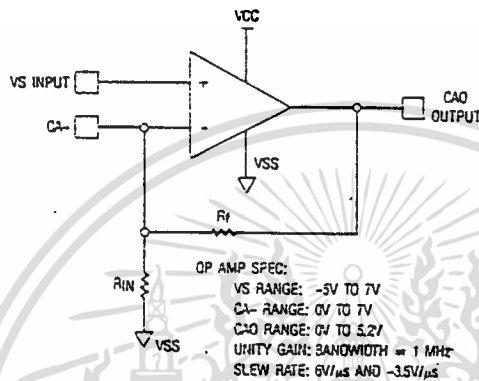
#### 3.8.2.3 FAULT LOGIC

เป็นวงจรที่ประกอบด้วย latch ซึ่งมันจะถูกตั้งโดยสภาวะที่อธิบายไว้ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อที่ 3.8.2.2 และจะถูกรีเซ็ตโดยการตั้งค่า low เป็นเวลามากกว่า 10  $\mu\text{sec}$  เมื่อ fault latch ถูกตั้งขึ้นมันจะผลิตสัญญาณเอาต์พุตสองสัญญาณ สัญญาณแรกใช้แสดงสัญญาณอินพุตทั้งสามเพื่อนำผลเป็นเอาต์พุตทั้งหกสัญญาณ อีกสัญญาณหนึ่งจะเป็นตัวบ่งบอกเมื่อเกิดการผิดพลาดตามข้อ 3.8.2.2 ตามสภาวะ active low จะขับ LED fault indicator หรือวงจร external logic



รูปที่ 3.8 การต่อวงจรขยายสัญญาณป้อนกลับทางกระแส

### 3.9 ตัวขับเอาต์พุต (OUTPUT DRIVER)

ตัวกรองสัญญาณภายในของ ไออาร์ 2130 มีตัวขับเอาต์พุตหกตัว สามตัวแรกถูกอ้างอิงกับ Vs และ สามตัวที่เหลือจะปล่อยลอย สามารถใช้งานกับแรงดัน offset สูงถึง 600 โวลต์ เอาต์พุตทั้งหมดจะมีการเปลี่ยนลอจิก มันจะมีค่าเป็นบวกเมื่อ Lin หรือ Hin เป็น low แม้ว่าจะอยู่ในสภาวะ over-riding กระแสเอาต์พุตมีค่า 0.25 A ในด้านบวกและเป็น 0.5 A ในด้านลบของสัญญาณพัลส์และเมื่อมีการขับด้วยซีมอสเกต 1000 pF มี risetime เป็น 48 nsec

### 3.9.1 วงจรขับทางเอาต์พุตด้านต่ำ (Low side output driver)

เนื่องจากการขยายกระแสเป็นที่ต้องการ และเป็นจริงที่ว่ากระแสไหลสามารถไหลไปในมอเตอร์ ค่าแรงดัน offset จึงต้องสามารถทำงานได้สองทิศทาง ที่ +5 โวลต์และ -5 โวลต์

### 3.9.2 วงจรขับทางเอาต์พุตด้านสูง (HIGH-SIDE OUTPUT DRIVER)

เมื่อการขับ อินดักทีฟโหลด  $V_{s1}$ ,  $V_{s2}$  และ  $V_{s3}$  นั้นมีค่าเป็นลบ เมื่อเทียบกับ  $V_s$  เป็นผลจากค่าอินดักทีฟนั้นถูกคอมมิวเตทโดยไดโอดที่คร่อมในแต่ละตัวใน low side power switch สำหรับเหตุผลนี้ การ offset ทั้งหมดของ ไออาร์ 2130 จึงจำเป็นจะต้องปรับให้เหมาะกับไดโอดเนื่องจากการ forward recovery มีผลต่อกระแสในเส้นลวด

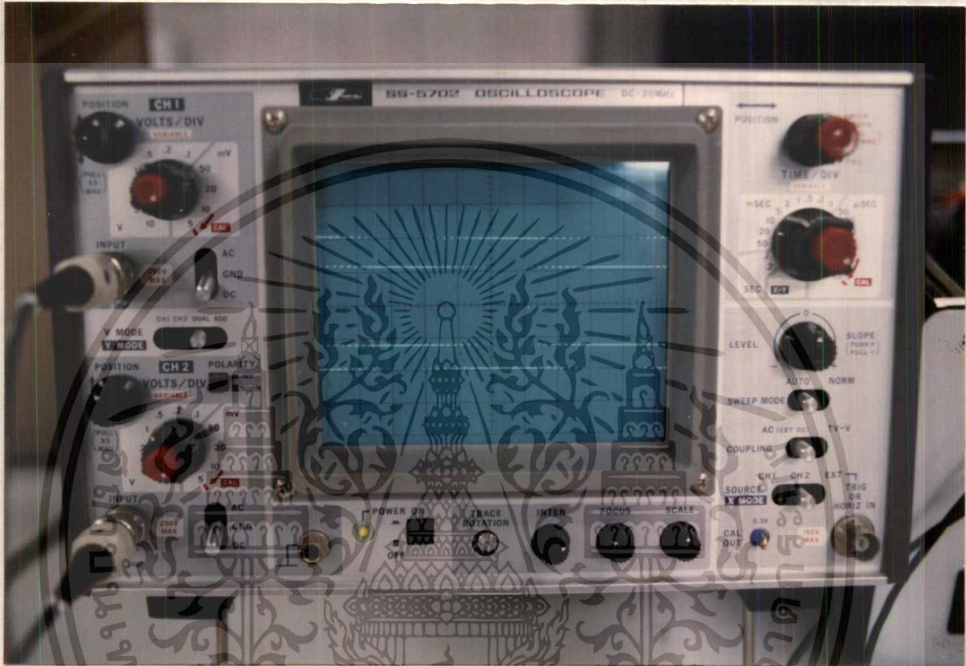
จากที่ได้กล่าวมาก่อนหน้านี้ในส่วนที่ 3.8.2.1 ภายใต้แรงดัน Lockout มีความจำเป็นต่อวงจรขับเอาต์พุตด้านสูง เพื่อป้องกันการทำงาน marginal เมื่อตัว bootstrap จะคายประจุ ปัญหานี้เกิดขึ้นบ่อยใน six step brushless dc drive ในช่วง long pulse ตัวbootstrap คาปาซิเตอร์ จะจ่ายพลังงานทั้งหมดให้ตัวขับที่ปล่อยลอยอยู่ ตัวประจุจะเก็บประจุจนกระทั่งถึง 8.3 volt UV detector จะตัดเอาต์พุต และ แสดงเพาเวอร์สวิทช์จากการ overdissipation

ในกรณีที่จำเป็นต้องส่ง long pulse ให้กับเอาต์พุต การหลีกเลี่ยงการ shutdown ทำได้โดย

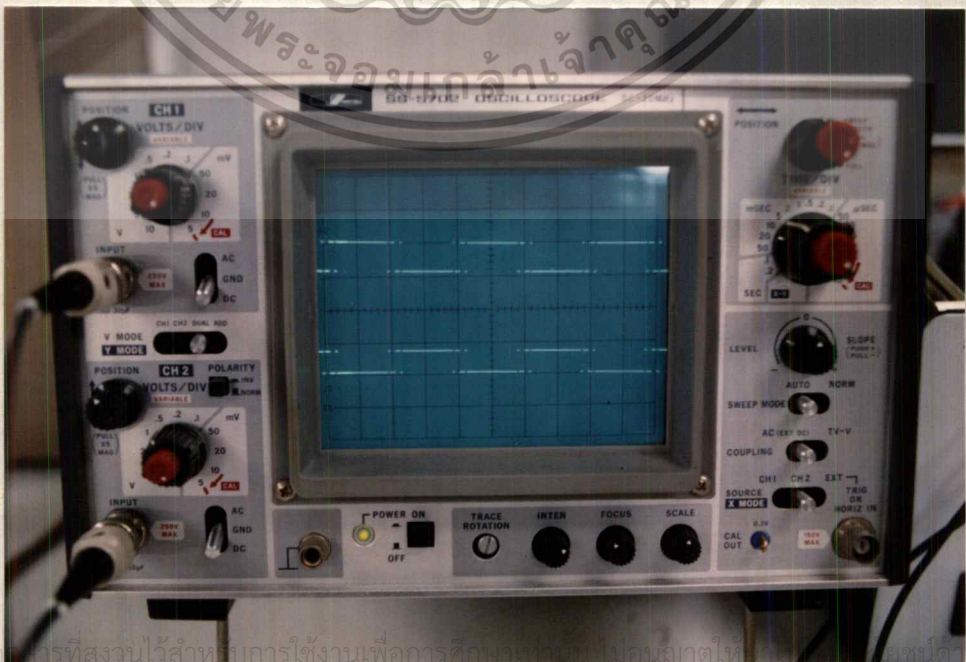
1. ใช้ bootstrap คาปาซิเตอร์ตัวใหญ่ขึ้น
2. ชาร์จใหม่อีกครั้ง โดยหยุดจ่าย และจ่าย input command pulse เข้าไปใหม่อีกครั้งอีกครั้ง
3. จ่ายแรงดัน DC ที่ขาลอยให้ต่อเนื่อง

## บทที่ 4 ผลการทดลอง

1. สัญญาณเข้า Opto ซึ่งผลิตจาก IC HEF 4752 ที่ความถี่ 30 Hz scope 0.5 V/DIV , 5ms/DIV ของเฟส R (รูปบน) และ /R (รูปล่าง)

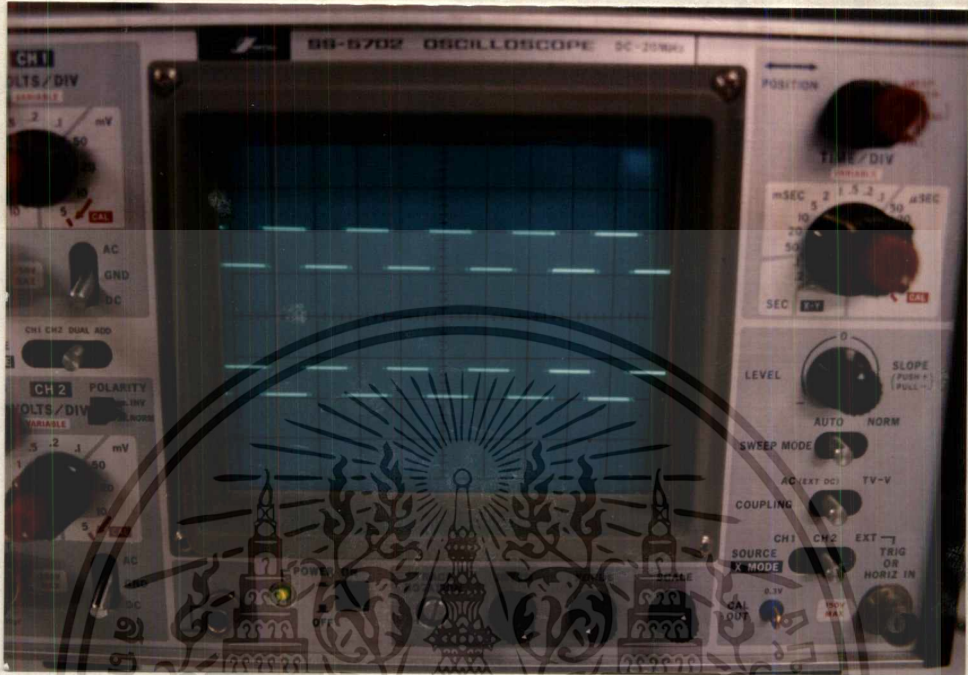


2. สัญญาณเข้า Opto ซึ่งผลิตจาก IC HEF 4752 ที่ความถี่ 50 Hz scope 0.5V/DIV , 5 ms/DIV ของเฟส R (รูปบน) และ /R (รูปล่าง)

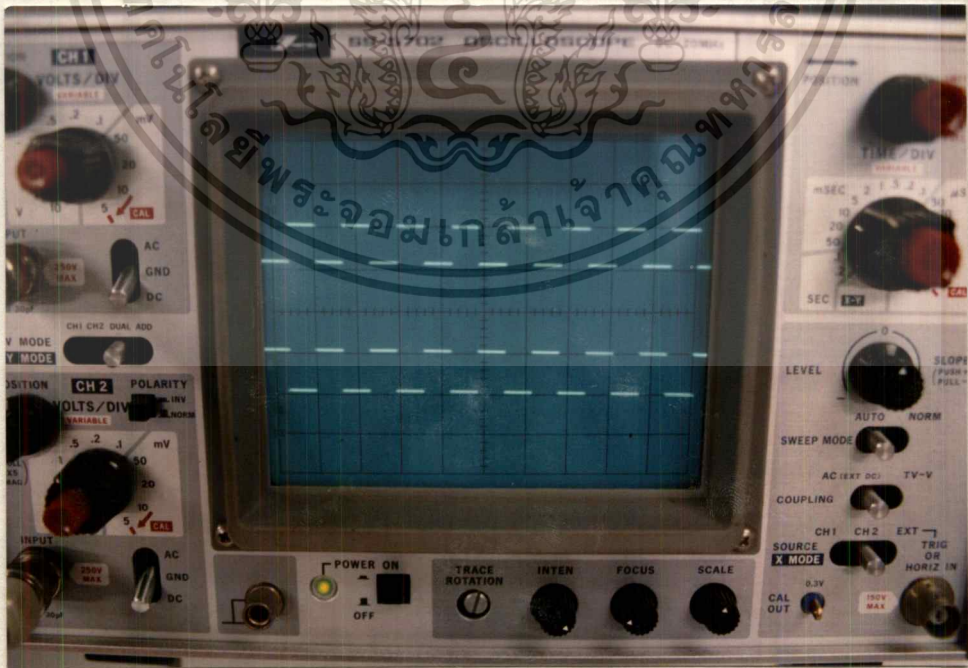


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาด้านอิเล็กทรอนิกส์เท่านั้น ไม่ควรนำเอกสารนี้ไปใช้ในการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. สัญญาณเข้า Opto ซึ่งผลิตจาก IC HEF 4752 ที่ความถี่ 100 Hz scope 0.5 V/DIV ,5ms/DIV ของเฟส R (รูปบน) และ /R (รูปล่าง)

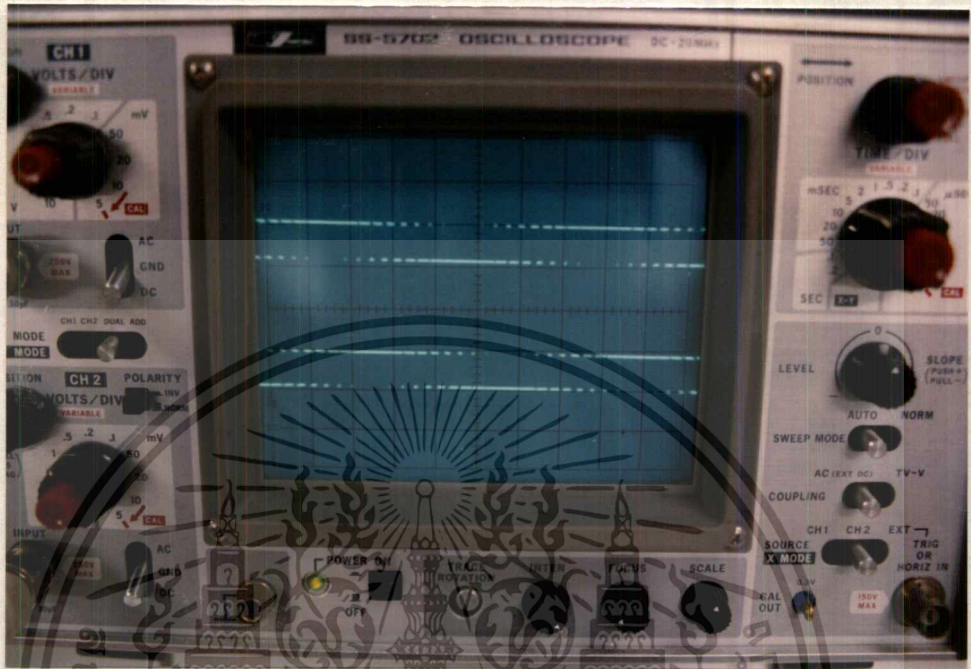


4. สัญญาณเข้า Opto ซึ่งผลิตจาก IC HEF 4752 ที่ความถี่ 150 Hz scope 0.5V/DIV ,5ms/DIV ของเฟส R (รูปบน) และ /R (รูปล่าง)

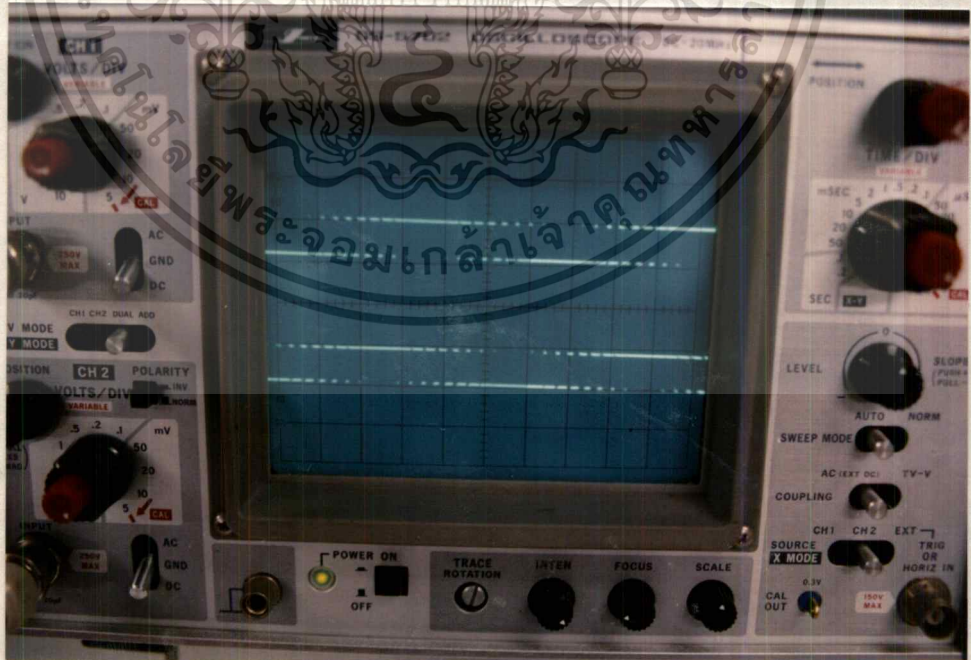


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. สัญญาณที่เข้า Opto ซึ่งผลิตจาก IC HEF 4752 ที่ความถี่ 30 Hz Scope .5 V/DIV , 5 ms/DIV ของเฟส R (รูปบน) และเฟส Y (รูปล่าง)

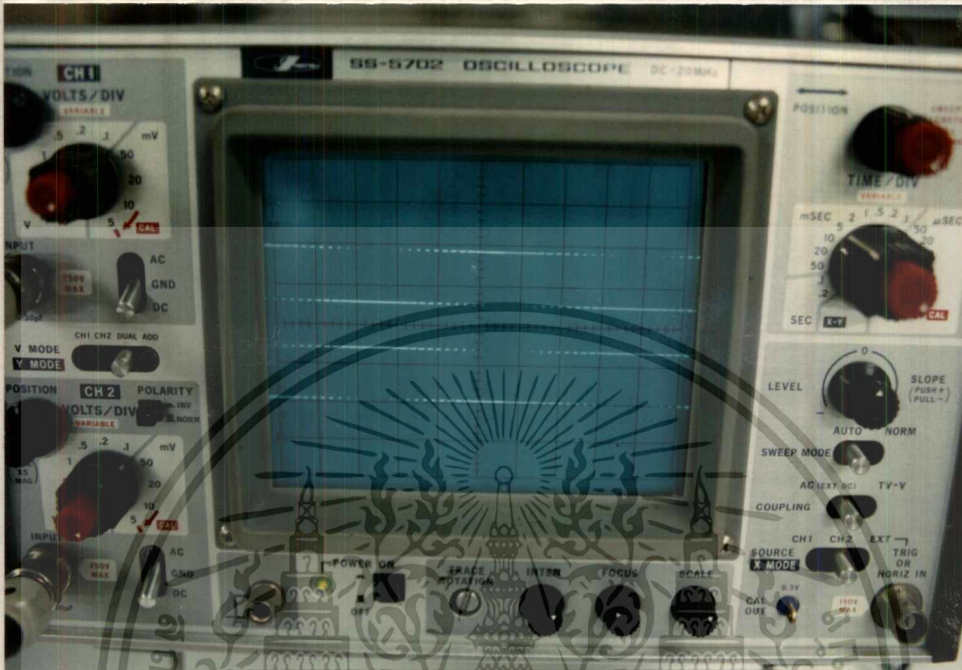


6. สัญญาณที่เข้า Opto ซึ่งผลิตจาก IC HEF 4752 ที่ความถี่ 30 Hz Scope .5 V/DIV , 5 ms/DIV ของเฟส R (รูปบน) และเฟส B (รูปล่าง)

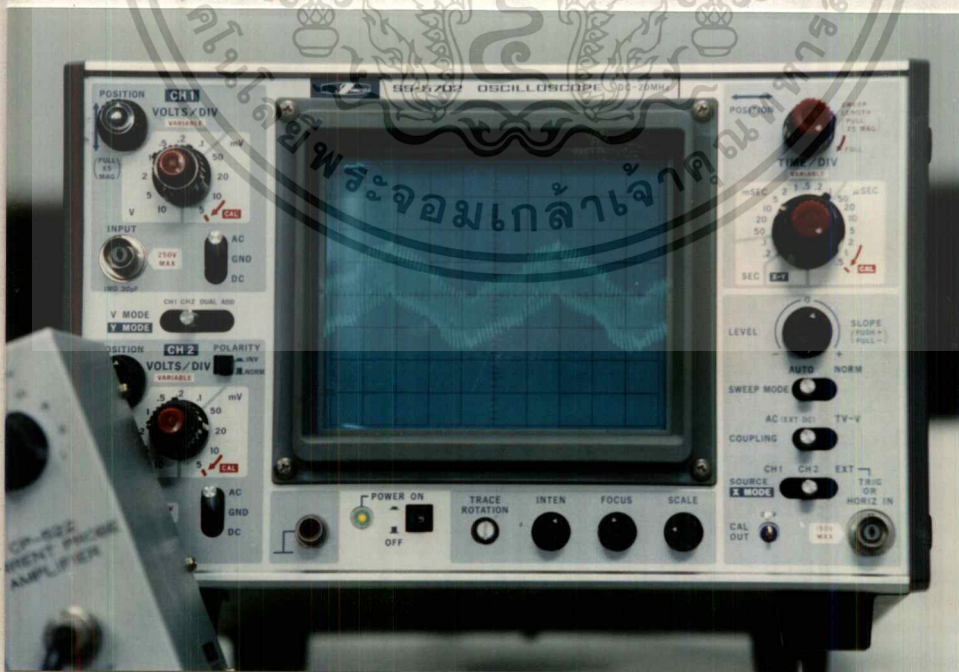


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. สัญญาณที่ออกจากบัฟเฟอร์ของ IC เบอร์ IR 2130 ที่ขาเกตของ IGBT เฟส R Scope 10 V/DIV , 5 ms/DIV



8. สัญญาณของกระแสที่วัดได้ขณะจ่ายไฟให้กับมอเตอร์ขนาด 5 แรงม้าที่ความถี่ 20 เฮิร์ต Scope 2 V/DIV, 10 mS/DIV, Current probe 10 mA/0.05V

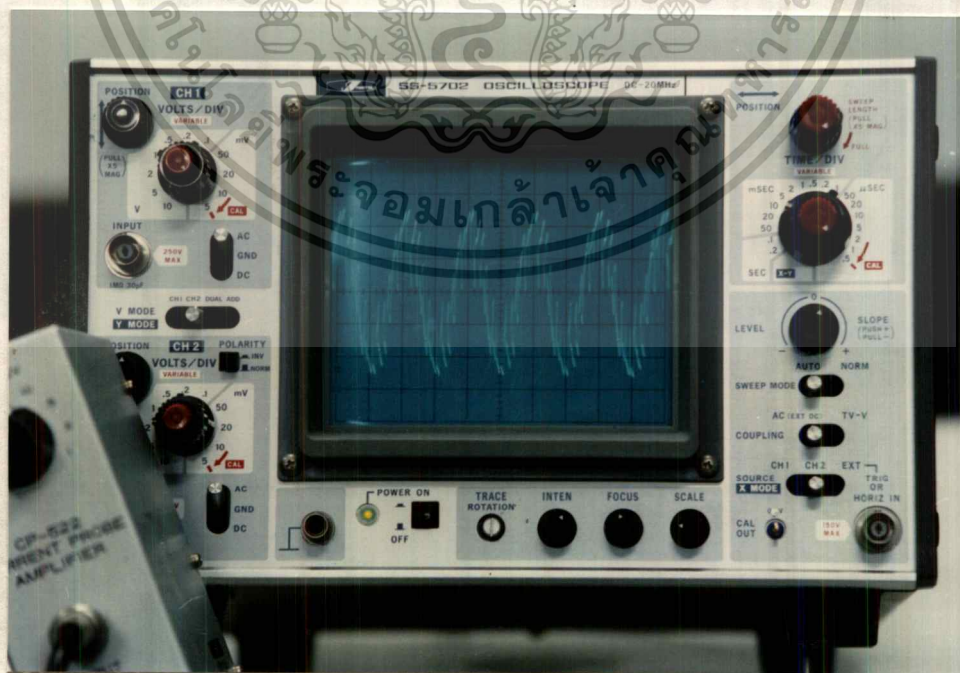


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. สัญญาณของกระแสที่วัดได้ขณะจ่ายไฟให้กับมอเตอร์ขนาด 5 แอมป์ที่ความถี่ 40 เฮิรต์ Scope 2 V/DIV, 10 mS/DIV, Current probe 10 mA/0.05V

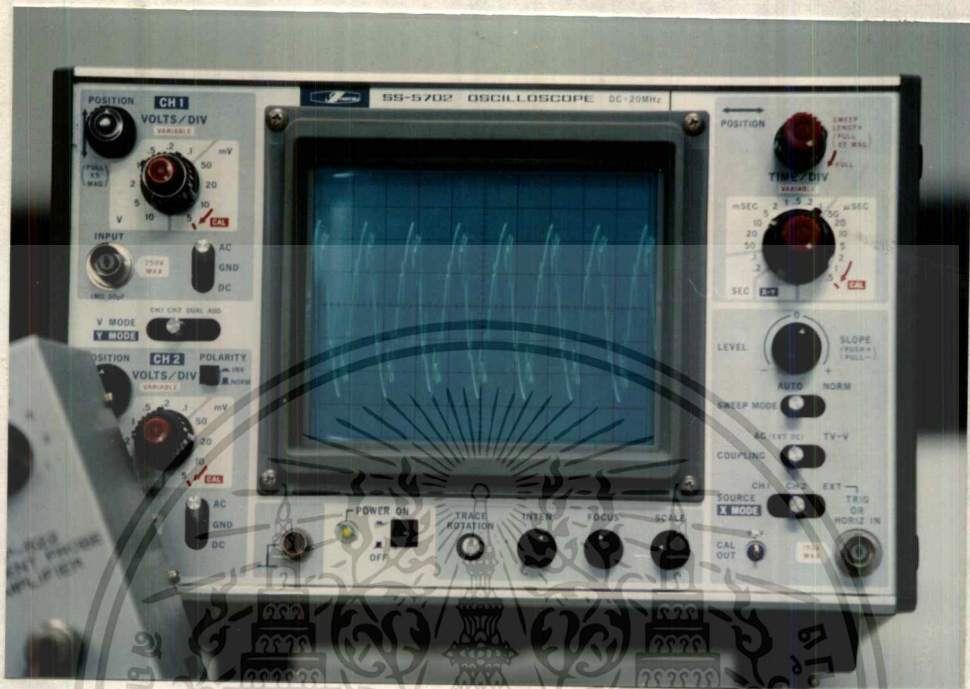


10. สัญญาณของกระแสที่วัดได้ขณะจ่ายไฟให้กับมอเตอร์ขนาด 5 แอมป์ที่ความถี่ 50 เฮิรต์ Scope 2 V/DIV, 10 mS/DIV, Current probe 10 mA/0.05V

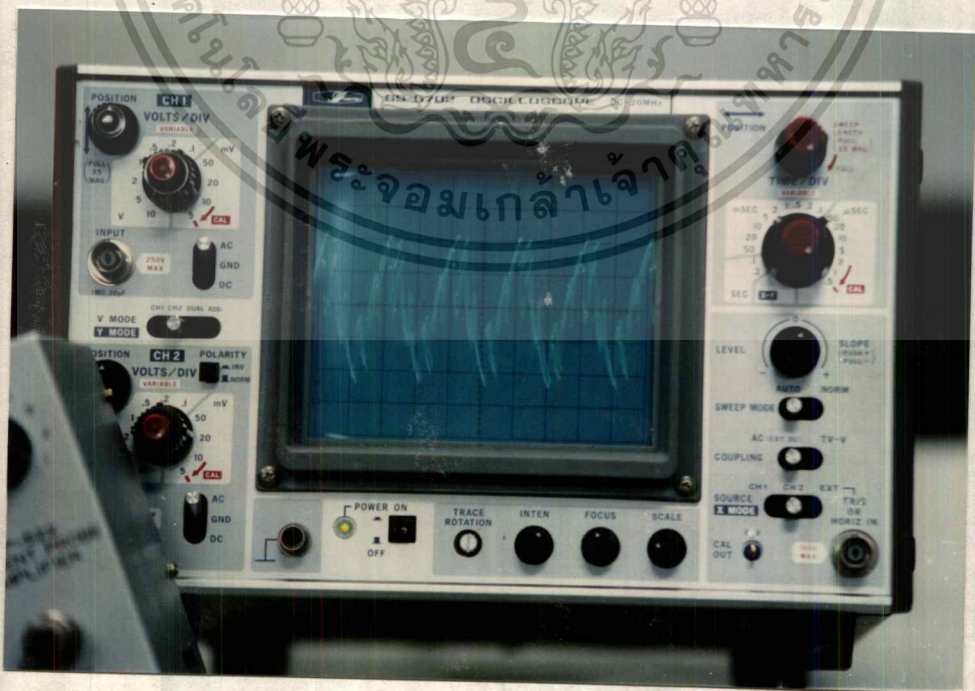


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11. สัญญาณของกระแสที่วัดได้ขณะจ่ายไฟให้กับมอเตอร์ขนาด 5 แรงม้าที่ความถี่ 70 เฮิรต์ Scope 2 V/DIV, 10 mS/DIV, Current probe 10 mA/0.05V



12. สัญญาณของกระแสที่วัดได้ขณะจ่ายไฟให้กับมอเตอร์ขนาด 5 แรงม้าที่ความถี่ 100 เฮิรต์ Scope 2 V/DIV, 10 mS/DIV, Current probe 10 mA/0.05V



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5 สรุปผลการทดลองและข้อเสนอแนะ

### สรุปผลโครงการงาน

ปริญญานิพนธ์นี้ ได้จัดทำเครื่องควบคุมความเร็วมอเตอร์เหนี่ยวนำขนาด 5 แรงม้าโดยควบคุมความถี่ที่จะป้อนเข้ามอเตอร์ ตั้งแต่ 0 - 200 เฮิร์ตซ์และควบคุมแบบวงจรมืด (open loop) ซึ่งประกอบด้วยวงจรหลักอยู่ 2 วงจรคือ วงจรกำเนิดความถี่ พัดดับลิวเอ็ม และวงจรขับ ไอจีบีที

วงจรกำเนิดความถี่ พัดดับลิวเอ็ม ใช้ IC เบอร์ HEF 4752 ซึ่งทำหน้าที่ควบคุมมอเตอร์เหนี่ยวนำสามเฟส ในวงจรนี้ได้ออกแบบให้มีวงจรป้องกันแรงดันเกิน (over voltage) วงจรป้องกันกระแสเกิน (over current) และวงจรแสดงผล

วงจรขับ ไอจีบีที ใช้ IC เบอร์ IR 2130 ทำหน้าที่ขับ IGBT แต่เนื่องจากลำพังตัว IC ไม่สามารถขับชุดประกอบสำเร็จ ไอจีบีทีได้ จึงต้องมีวงจร BUFFER เพื่อทำหน้าที่ขับ ไอจีบีทีอีกครั้งหนึ่ง

### ข้อเสนอแนะของโครงการงาน

การควบคุมความเร็วมอเตอร์เหนี่ยวนำของปริญญานิพนธ์นี้ เป็นการควบคุมแบบวงจรมืด ดังนั้นเมื่อมีการเปลี่ยนแปลงความเร็วของมอเตอร์อย่างทันทีทันใดอาจทำให้การควบคุมไม่ได้ผลดีเพียงพอ เพื่อให้การควบคุมให้ดีที่สุด ควรเป็นการควบคุมแบบวงจรมืด (close loop)

การกลับทิศทางของมอเตอร์จะมีขั้วต่อ (terminal) อยู่ภายในวงจรมืดกำเนิดความถี่ พัดดับลิวเอ็ม ซึ่งการกลับทิศทางจะไม่สามารถกระทำได้ในขณะที่มอเตอร์กำลังหมุนอย่างทันทีทันใด จะต้องลดความเร็วของมอเตอร์จนเป็นศูนย์เสียก่อน จึงสามารถกลับทิศทางของมอเตอร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรักษาเน็ดความถี่ PWM ในโครงงานนี้ใช้ IC เบอร์ HEF 4752 ซึ่งทำให้มีความสะดวกและวงจรมีอุปกรณ์น้อย แต่หาได้ยากและราคาแพง

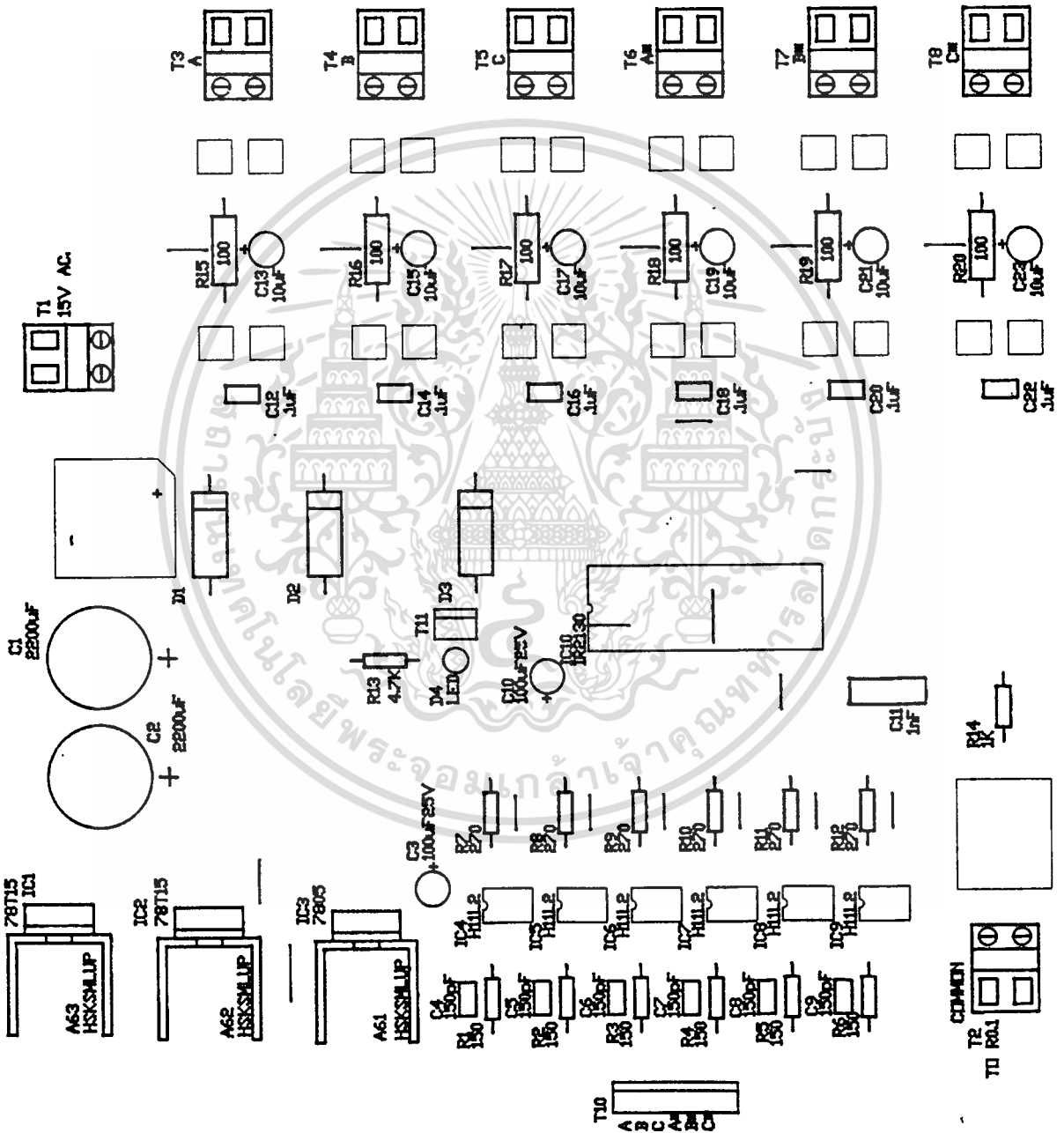


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



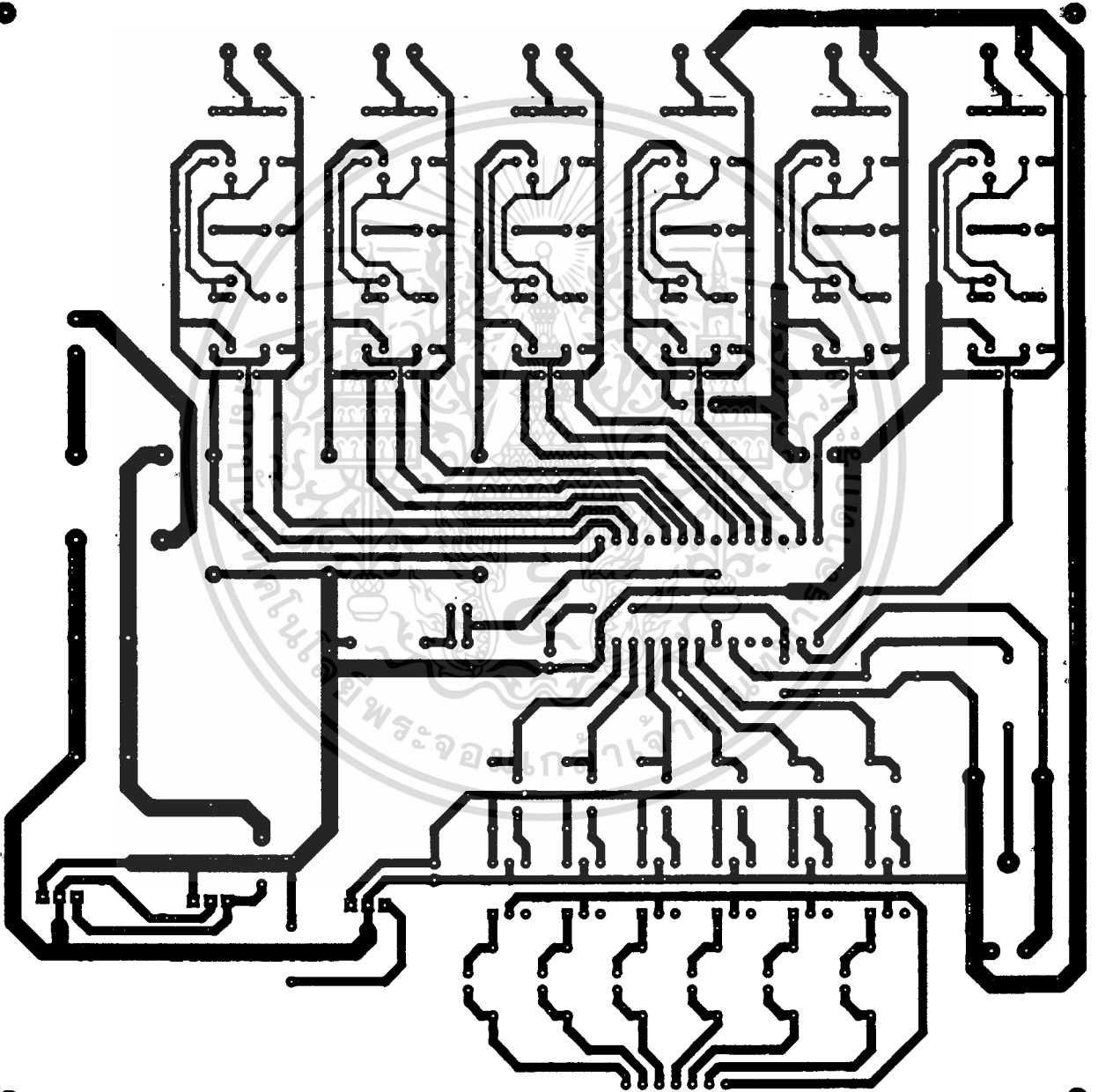
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MGD Top Overlay

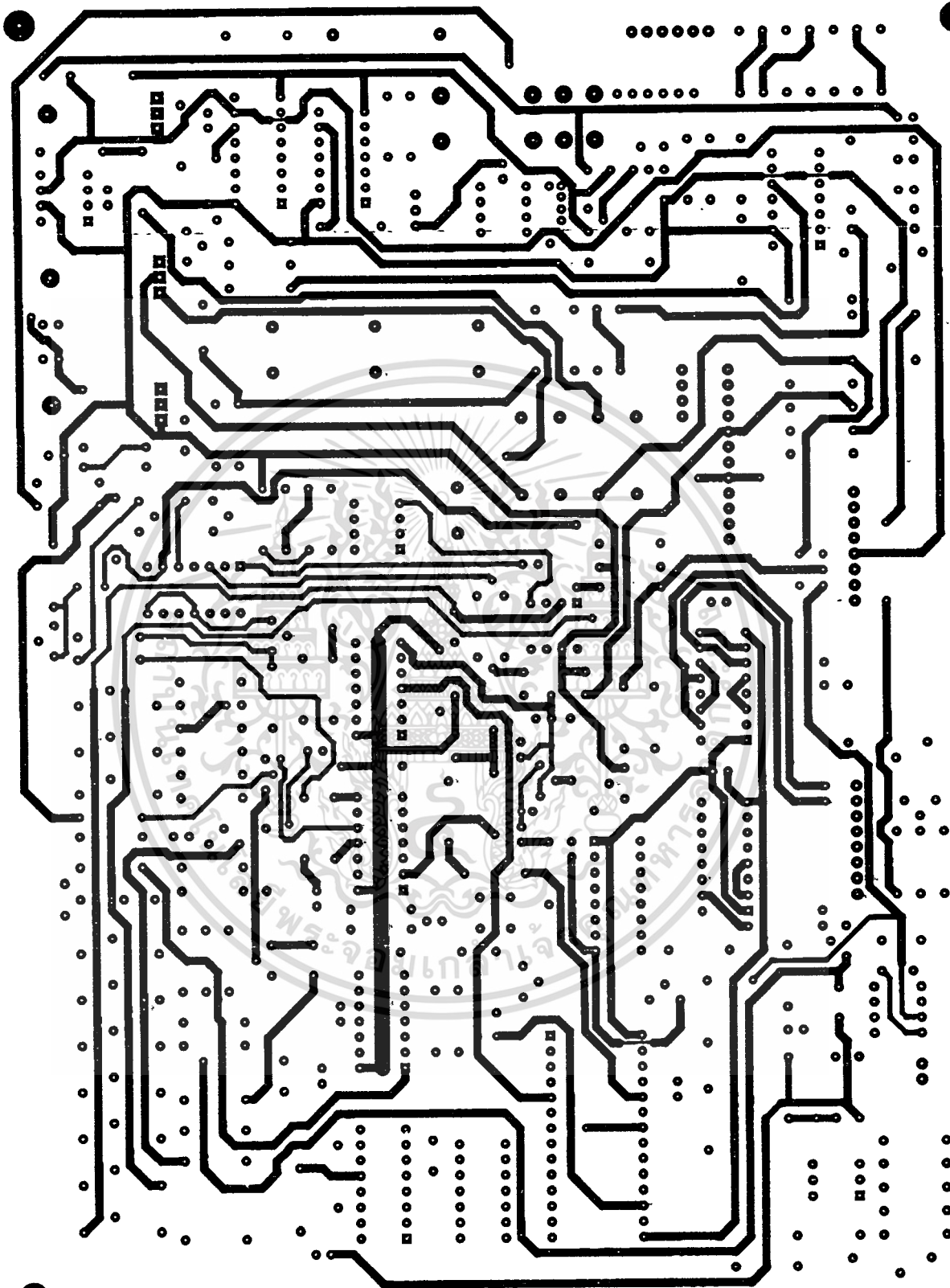


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MGD Bottom Layer



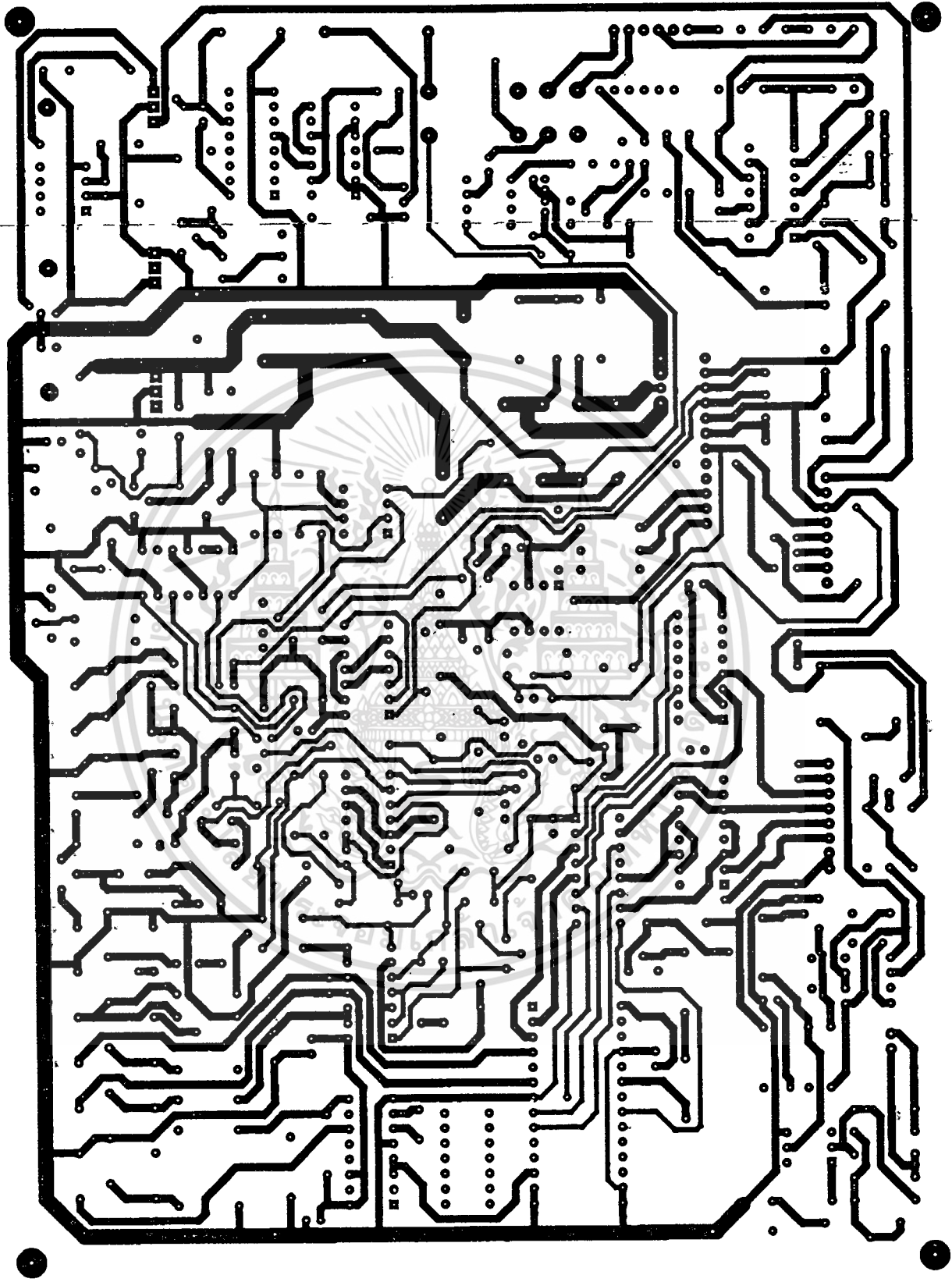
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PWM INVERTER

PWM Top Layer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PWM Bottom Layer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## The IR2130: A Six-Output, High Voltage MOS Gate Driver

(HEXFET is a trademark of International Rectifier)

By Peter Wood

### Introduction

MOS-gated devices are becoming increasingly popular for use as high power switches in motor drives, UPS and converters operating at dc bus voltages up to 600Vdc. These power switches may be MOSFETs, IGBTs or MCTs, but all of them require voltage drive in order to achieve a saturated "ON" state condition. The drive signal must have the following characteristics:

- 1) An amplitude of 10V to 15V.
- 2) A low source resistance for rapid charge and discharge of the gate capacitance.

3) A floating output so that high side switches can be driven.

In addition to the above requirements the actual driver should be capable of driving combinations of devices in both low-side and high-side switch configurations. With this in mind the driver should also provide the following:

- 1) Low internal power loss at high switching frequency and maximum offset voltage.
- 2) Accept ground referenced logic level input signals.

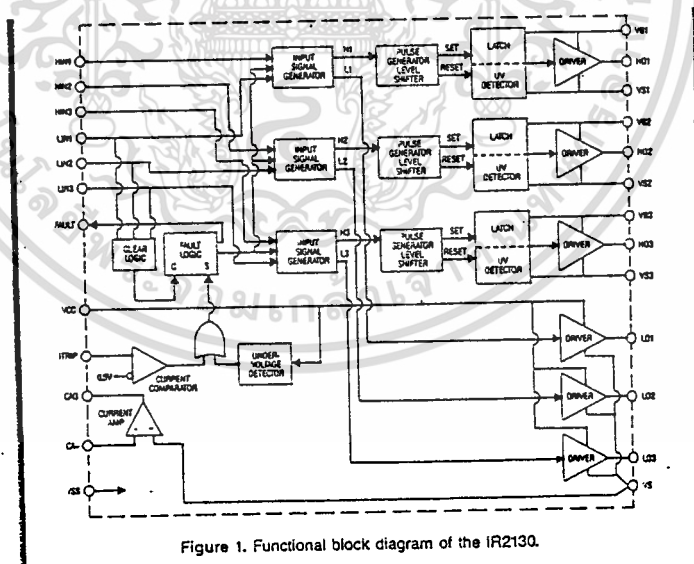


Figure 1. Functional block diagram of the IR2130.

3) Protect the power switch from damage by clamping the gate signal to the low state in the event of gate undervoltage or overvoltage or if the load current exceeds a predetermined peak value.

Traditionally the functions described above have required discrete circuits of some complexity but International Rectifier's IR2130 six-channel gate driver performs all the requirements for interfacing logic level control circuits to high power MOS-gated devices in high-side/low-side switch configurations using up to six devices.

### 1. IR2130 Block Diagram

As shown in Figure 1 the IR2130 consists of six output drivers which receive their inputs from the three input signal generator blocks each providing two outputs. The three low-side output drivers are driven directly from the signal generators L1, L2 and L3 but the high-side drive signals H1, H2 and H3 must be level shifted before being applied to the high-side output drivers.

An undervoltage detector circuit monitoring the  $V_{CC}$  level provides an input to inhibit the six outputs of the signal generator circuits. In addition, there are individual undervoltage lockout circuits for the high-side outputs should any of the floating bias supplies fall below a predetermined level.

The  $I_{TRIP}$  signal which can be derived from a current sensor in the main power circuit of the equipment (current transformer, viewing resistor, etc.) is compared with a 0.5-volt reference and is then "ORRED" with the UV signal to inhibit the six outputs from the signal generators.

A fault logic circuit set by the UV or  $I_{TRIP}$  inputs provides an open drain TTL output for system indication or diagnostics. There is also an internal current amplifier that provides an analog signal proportional to the voltage difference between  $V_{GS}$  and  $V_S$ . Thus, a viewing resistor in the main power circuit can provide a positive voltage at  $V_S$  and by suitable feedback resistors the current amplifier can be scaled to generate 0-5Vdc as a function of actual load current (see 1.2.4).

#### 1.1 Input Control Logic

A logic low at any of the six inputs causes its corresponding output to go high, as shown in the truth table (Table 1).

Table 1. Truth table for each input/output pair

HIN	LIN	HO	LO
1	1	0	0
1	0	0	1
0	1	1	0
0	0	0	0

Note: 1 = High; 0 = Low

Internal 50k $\Omega$  pull-up resistors to  $V_{CC}$  ensure that all outputs are low if the inputs are open-circuited. Inputs are TTL and CMOS compatible with  $V_{IH}$  set at 2.2V and  $V_{IL}$  at 0.8V. A 500 nsec input filter prevents spurious triggering from fast noise pulses. The input logic circuitry also provides deadtime to avoid overlap when nearly coincident transitions take place at the  $L_{IN}$  and  $H_{IN}$  input pins in the same channel. This is illustrated in Figure 2:

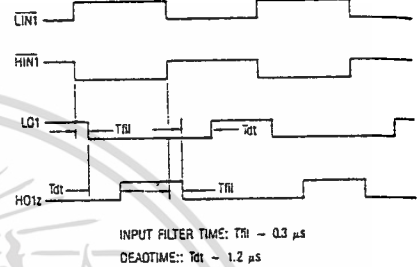


Figure 2. Input to output timing diagram

A further protection against shoot-through currents in the power devices is provided by shutting down both high and low outputs if both are simultaneously commanded "ON."

### 1.2. Protection Circuits and Fault Reporting

#### 1.2.1 UV Protection

An undervoltage condition on the  $V_{CC}$  level, defined as less than 8.9V as  $V_{CC}$  is reduced and less than 9.3V nominal as  $V_{CC}$  is increased causes all outputs to shutdown (see Section 1.2.3).

With  $V_{CC}$  at around 9 volts the IR2130 provides marginally adequate drive voltages to ensure full enhancement of the power switches for most applications. Separate UV lockout circuits are provided on the three high-side outputs. They also have a 0.4V hysteresis band but the nominal levels are 8.3 volts for a falling bias voltage and 8.7 volts for a rising voltage. Unlike the  $V_{CC}$  UV circuit they inhibit only their particular high-side output and do not affect the operation of any other function.

#### 1.2.2 Current Trip

In the event of a shoot-through current or an output overload it is desirable to terminate all the output signals from the IR2130 driver. This is accomplished through a current comparator circuit which monitors the voltage drop across a low side viewing resistor and compares it with a 0.5 volt reference level. The current comparator output is "ORRED" with the  $V_{CC}$  UV circuit output (1.2.1) so that a fault condition of either type causes the fault logic circuit to actuate.

### 1.2.3 Fault Logic

This circuit consists of a latch which is set by the conditions described in 1.2.2 and is reset by holding all three low-side inputs high for more than 10 microseconds or by recycling the  $V_{CC}$  bias supply. When the fault latch is set it produces two output signals. One is used to inhibit all three input signal generator circuits thus inhibiting all six outputs. The other output signal appears as a fault indicator which goes low in the presence of a fault condition as defined in 1.2.2. The active low condition can drive an LED fault indicator or external logic circuit.

### 1.2.4 Current Sense

Using the same current viewing resistor described in 1.2.2 the current sense voltage of 0-0.5V is amplified in the current amplifier to generate a 0-5V analog function for processing in an external control circuit.

In actual operation the voltage difference between the  $V_S$  and  $V_{SS}$  pins forms the input voltage for the non-inverting amplifier although only the positive current ( $V_S$  positive WRT  $V_{SS}$ ) is measured. Two resistors  $R_f$  and  $R_{IN}$  set the gain of the amplifier as shown in Figure 3.

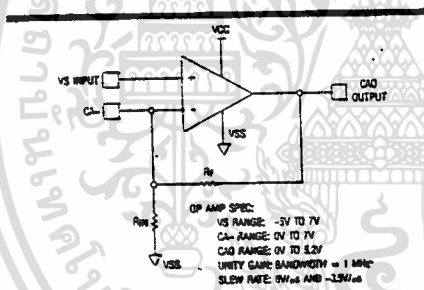


Figure 3. Current feedback amplifier connection

Actual voltage gain is given by the relationship

$$A = \frac{R_f + R_{IN}}{R_{IN}}$$

for a gain of 10 with  $R_{IN} = 1k$ :

$$10 = \frac{R_f + 1K}{1K}$$

$$R_f + 1K = 10K$$

$$R_f = 9K$$

Power for the current amplifier is supplied from  $V_{CC}$ .

### 1.3 Output Drivers

The International Rectifier IR2130 has six output drivers, three referenced to  $V_S$  and three floating drivers capable of operating with offset voltages up to 600V positive to  $V_S$ . All outputs have inverted logic, i.e., they go positive when the corresponding  $L_{IN}$  or  $H_{IN}$  goes low unless there is an over-riding fault condition (see 1.2.3). The output current is typically 0.25A on the positive edge and 0.5A on the negative edge of the output pulse, and when driving a typical MOS gate of 1000pF results in a maximum risetime of 99 nsec and falltime of 48 nsec.

Figure 2 shows the time relationship between input and output waveforms. The input filter delay is typically 300 nsec and the deadtimes are 1.5  $\mu$ sec minimum and 2.0  $\mu$ sec maximum.

#### 1.3.1 Low Side Output Drivers

Because of the current amplifier requirements and the fact that load current can flow in either direction in a motor drive application, the  $V_S$  to  $V_{SS}$  offset voltage capability is bi-directional at  $\pm 5V$ .

#### 1.3.2 High-Side Output Drivers

When driving inductive loads the  $V_{S1}$ ,  $V_{S2}$  and  $V_{S3}$  terminals are driven negative with respect to  $V_S$  as inductive energy is commutated by the diodes across each low side power switch. For this reason the total offset capability of the IR2130 is specified as -5V to +600V. The -5V spec is needed to accommodate instantaneous diode drops due to forward recovery as well as inductive effects of high current wiring, etc.

As previously mentioned in section 1.2.1, undervoltage lockout is provided for each high side driver to prevent marginal operation if the bootstrap capacitors become discharged. This problem occurs more frequently in six-step brushless dc drives at extremely low speed or stall conditions and could result in high dissipation operation of the upper power switches if the UV lockout circuits were absent.

During long pulses, when the bootstrap capacitors supply all the energy for the floating driver, the capacitors gradually discharge until at 8.3 volts nominal the UV detector shuts down the output and prevents the power switch from overdissipating.

If long pulses have to be delivered to the outputs the shutdown condition can be avoided by:

- 1) Using larger bootstrap capacitors.
- (2) Refreshing bootstrap charge by momentarily turning off and reapplying input command pulse.
- 3) Providing continuous bias from floating dc power supplies.

## 2.0 Application Guidelines

### 2.1 Bootstrap and Decoupling Capacitors

Three bootstrap capacitors are required to supply power for the floating outputs of the IR2130, the values of which are a function of the gate charge requirements of the power switch and the maximum power switch "ON" times.

The internal floating driver current also must be supplied from the bootstrap capacitors. After all these energy requirements have been met there must still be enough charge remaining on  $C_{BOOT}$  to avoid UV shutdown (8.3V nominal).

Example:

What is the maximum  $t_{ON}$  under the following conditions?

If  $V_{CC} = 15V$  and the charging of the bootstrap capacitor occurs when  $V_S = -1.0V$  and  $V_F$  of the

bootstrap diode is 1.0V we have a net voltage on  $C_{BOOT}$  of 15Vdc. Let us also assume that we are using a #5 size power switch such as an IRF450 or IRGPC50U either of which require a total gate charge of around 0.12 $\mu$ C and that we want to maintain a  $C_{BOOT}$  of 0.1 $\mu$ F at a minimum voltage of 10Vdc:

during discharge  $\Delta v = 5V$

$$Q_{AVAIL} = CV = 0.1 \times 10^{-6} \times 5 \text{ Volts} \\ = 0.5 \mu\text{C}$$

$$Q_{REQD} = 0.12 \mu\text{C} \quad (\text{See data sheet IRF450} \\ \text{or IRGPC50U})$$

Excess charge available = 0.38 $\mu$ C. ( $\Delta v = 3.8V$ )

$$v = E e^{-\frac{t}{CR}} \quad \text{where } E = 13.8V, v = 10V$$

$$C = 0.1 \mu\text{F} \quad R = 1m\Omega \quad (I_Q = 15\mu\text{A} @ V_{CC} = 15V)$$

$$e^{-\frac{t}{CR}} = \frac{E}{v} = 1.38$$

$$\text{logs:} \quad \frac{t}{CR} = 0.322$$

$$t = \frac{0.322 \times 0.1 \times 1 \text{ sec}}{0.4343}$$

$$\text{Max } t_{ON} = \frac{0.0322 \text{ sec}}{0.4343} = 74.1 \text{ msec}$$

Since the charge requirement for the power switch is constant per event the maximum  $t_{ON}$  is proportional to the value of  $C_{BOOT}$ , i.e., for a 1 second  $t_{ON}$ :

$$C_{BOOT} = \frac{1000}{74.1} \times 0.1 \mu\text{F} = 1.35 \mu\text{F}$$

The above calculation does not consider leakage current in the bootstrap diode, which must be a fast recovery type to avoid discharging  $C_{BOOT}$ .

In terms of decoupling requirements a capacitor approximately 10X the value of  $C_{BOOT}$  is required from  $V_{CC}$  to  $V_{SS}$  to provide adequate charging current for  $C_{BOOT}$  and also minimize voltage transients on the  $V_{CC}$  supply resulting from these currents.

### 2.2 Power Dissipation

The IR2130 has a "fault" output on pin 8 which is really an open drain MOSFET with its source connected to  $V_{SS}$  (pin 12). The intrinsic diode of this MOSFET has a negative temperature coefficient of  $V_f$  almost exactly equal to  $-0.002V/^\circ\text{C}$ . Thus we have a "built-in" thermometer to monitor die temperature using a  $-1mA$  constant current supply to pin 8.

Graphs of temperature rise versus frequency and offset voltage are shown in Fig. 4, and a similar graph of power dissipation versus frequency in Fig. 5. Both graphs apply to the IR2130 driving six IRF450 devices in a 3-phase bridge circuit. Similar graphs using power devices from hex-2 thru hex-5 die sizes are given in the IR2130 data sheet. Note that Fig. 5 does not include the small amount of power dissipation required by charging the level shifting isolation wells. But this dissipation does contribute to the temperature curves shown in Fig. 4.

The curves shown in Figs. 4 and 5 also indicate a quiescent power level of 40mW which causes a  $\Delta t$  of  $14^\circ\text{C}$  above ambient. The IR2130 is capable of approximately 1 Watt of power dissipation in a  $25^\circ\text{C}$  ambient temperature.

### 3.0 Layout Guidelines

The IR2130 forms the interface between the low level logic circuitry and the high power switching devices. It follows then that signal grounds and high power returns should not be mixed together indiscriminately but should follow carefully formulated rules so that crosstalk problems can be avoided. Some basic rules are as follows:

1) Common mode currents arising from wiring layouts that allow load currents to flow in signal return circuits must be avoided.

2) Load current loop size must be small to minimize circuit inductance.

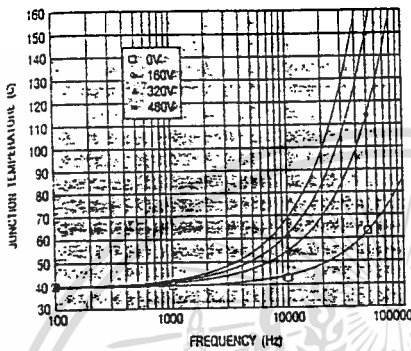


Figure 4. Junction Temperature vs Frequency (driving IRF450 with  $R_g = 10$  Ohms at  $V_{cc} = 15V$ , ambient temperature at  $25^\circ C$ )

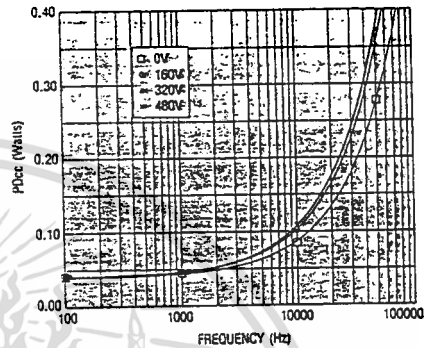


Figure 5. Power Dissipation vs Frequency (driving IRF450 with  $R_g = 10$  Ohms at  $V_{cc} = 15V$ )

3) High current buses must be adequately decoupled at the switching point to minimize inductive spiking.

4) Adequate shielding between high voltage, high  $dv/dt$  points and low level signal circuits must be provided.

5) Transformer designs must minimize voltage gradients between adjacent windings and to the core to prevent capacitively coupled currents from flowing in sensitive signal circuits.

6) Power switch  $dv/dt$  values should be kept as low as possible consistent with overall system efficiency so that induced bus voltage spikes are minimized.

Contrary to generally accepted theory that faster switching is better, there are several conflicting requirements in the interface between the driver and the driven power device:

1) If the distance between driver and power stage is more than a couple of inches, the drive signal should be run in a twisted pair routed directly to the gate and source (or emitter) of the power device.

2) Drivers such as the R2130 have low impedance outputs and consequently cause very fast switching of power MOSFETs. Severe ringing occurs at the switching transistors resulting in unwanted RFI generation and possible  $dv/dt$  failure of the power MOSFETs. A quarter-watt non-inductive series gate resistor of about 15 or 22 Ohms usually provides sufficient roll-off with  $C_{iss}$  to damp out the ringing. With small HEXFETs (die sizes 1 to 3) the resistor value should be increased to about 30 to 50 Ohms.

3) In motor drive circuits where the load inductance is high, the motor current is commutated by diodes across the power switches when the switches are "OFF." As the opposite switch in a particular bridge leg is turned "ON" it must pull the conducting commutation diode out of conduction through its reverse recovery condition. A spike of current occurs at this time which causes ringing and RFI generation. The magnitude of the current spike can be reduced by the use of the series gate resistor described in (2) above.

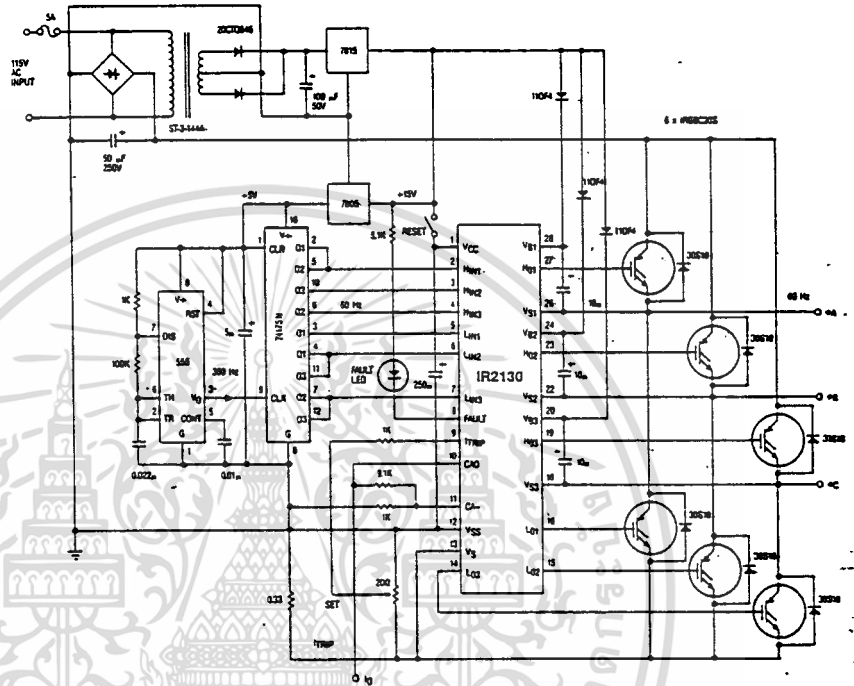


Figure 6. 3-phase six-step motor drive

#### 4. Specific Applications

##### 4.1 Six-Step 3-Phase Motor Drive

Figure 6 shows a typical 3-phase non-regulated motor drive in which the IR2130 supplies all the gate drive signals for the high-side and low-side IGBTs:

The IR2130 is operated from a 15-volt dc supply from a 3-terminal regulator and the inputs are derived from a six-step ring counter with its input signal supplied by a 555 astable multi-vibrator operating at 360 Hertz. The dc bus for the six-step inverter is supplied off-line by rectifying the 115-volt ac input and filtering it with a 50 microfarad 250-volt capacitor.

Motor current is sensed by a series viewing resistor in the negative bus with a 20-Ohm pot across the resistor so that a voltage proportional to load current is delivered to the I<sub>TRIP</sub> pin 9 of the IR2130. Also, a dc voltage proportional to motor current is available at pin 10. This uses a 9KΩ feedback resistor and a 1KΩ input resistor on pin 11, the inverting input to the current amplifier.

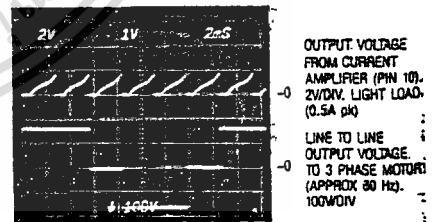


Figure 7. Six-step motor drive waveforms

### 1.2 A 1000W Mercury Vapor Ballast

Figure 8 shows the schematic for a 1kW HID ballast using the IR2130 to perform the drive functions for all high-side and low-side switches. This circuit uses the IR2130 as a full-bridge driver and also as a pre-regulator driver for a buck regulator front end. The input ac in this case is a 3-phase 230-volt line-to-line 60 Hertz supply which is rectified to produce a 320-volt unregulated bus.

An UltraFast IGBT switches this voltage in a buck regulator circuit whose output then feeds the full bridge of four fast IGBTs directly driving the 1000W lamp. The frequency of operation of this ballast is 20kHz for the input buck regulator and 10kHz for the full bridge lamp driver. Since all high intensity discharge lamps require a constant current power source for correct operation, the UC3843 pulse width modulator (PWM) was operated in the current mode.

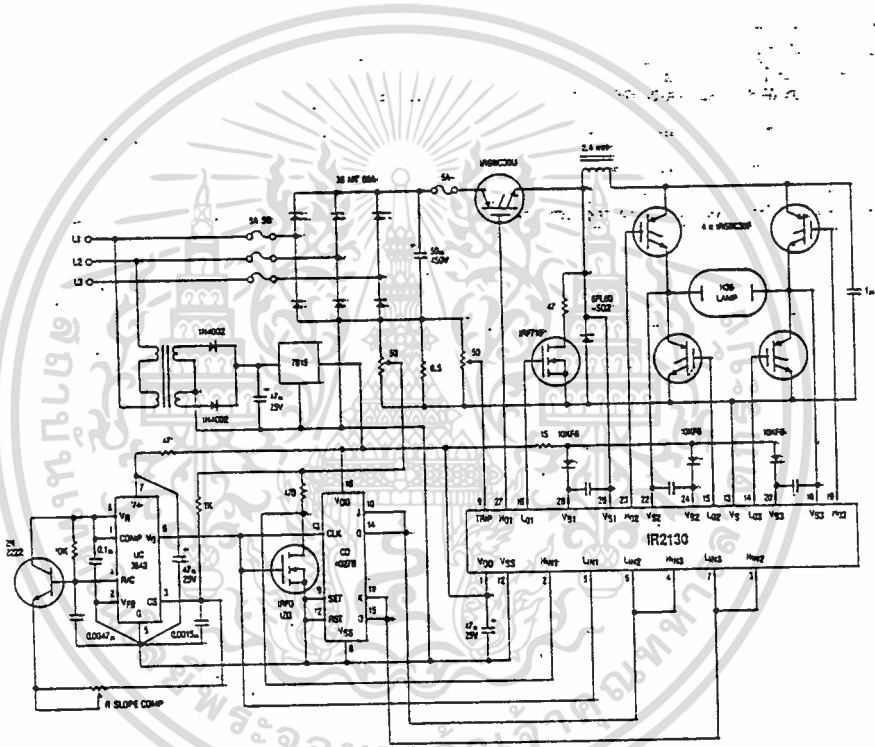
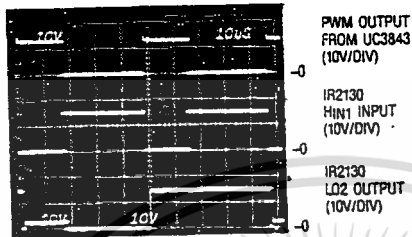
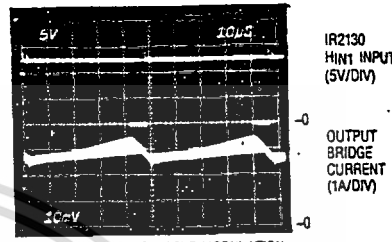


Figure 8. 1000W HID ballast



NOTE: OFFSET  $V_s$  TO  $V_{ss}$  DURING CONDUCTION OF BUCK REGULATOR IGBT

Figure 9. Driver waveforms



NOTE: 60 HZ INPUT RIPPLE MODULATION

Figure 10. Output bridge current

Lamp current was sensed by a viewing resistor in the negative bus with a 50 $\Omega$  pot across the viewing resistor supplying an input dc signal to the 3843 PWM regulator. The output from this regulator was fed in to the Channel 1 high-side input pin 2 of the IR2130. Note that since the IR2130 has a logic invert function, the PWM signal was first inverted by a small HEXFET<sup>®</sup> power MOSFET before being applied to pin 2. The PWM signal was also used to trigger a flip-flop which provided the square wave inputs to the IR2130 for driving the full bridge lamp drive circuit. Notice that only a small filter capacitor is used

on the dc output of the buck regulator so that the dc supply to the lamp driver full bridge effectively becomes a current source. This allows the bus to be instantaneously shorted to ground without damage to the output IGBTs.

This is important because the input signals to the IGBTs in the full bridge are in fact 50% duty cycle square waves and although dead time is actually built into the IR2130 for driving IGBTs, the deadtime is only approximately 1.75 microseconds, so the current-fed topology is essential to prevent shoot-through failures.

The information contained in this publication is believed to be accurate and reliable. However, International Rectifier can assume no responsibility for its use or any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or other use under any patent or patent rights of International Rectifier. No patent liability shall be assumed for sale of the circuit or device described herein. Data subject to change without notice.

© 1991 International Rectifier

Printed in U.S.A. 0971

International  
 Rectifier

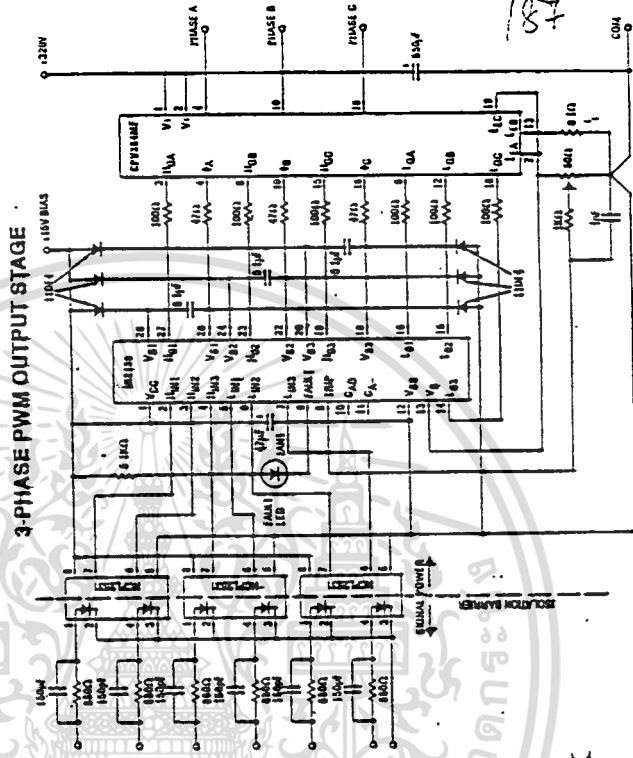
WORLD HEADQUARTERS: 233 KANSAS ST., EL SEGUNDO, CA 90245, U.S.A. (213) 772-2000, FAX (213) 772-9028, TELE: 472-0403  
 EUROPEAN HEADQUARTERS: HURST GREEN, OXTED, SURREY RH8 9BB, ENGLAND TELEPHONE (0883) 713215, FAX (083) 714234, TELE: 962119

# IR2130 - High voltage (600V offset) three-phase MGD

IR

- Independent half-bridge drivers
- Three floating high-side drivers
- Three ground referenced drivers
- Bootstrap operation with u.v. lockout
- Current sensing amplifier
- Overcurrent shutdown
- Built-in deadtime
- Fault pin for feedback to  $\mu P$

## IR2130

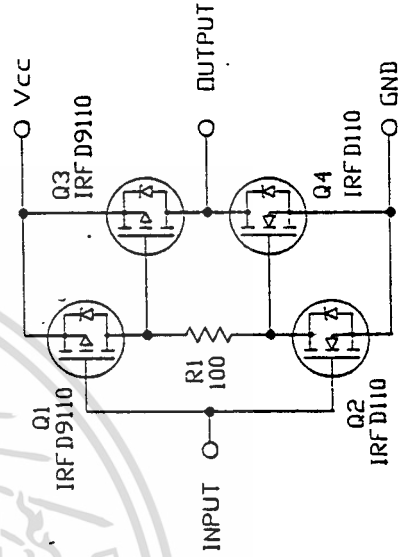
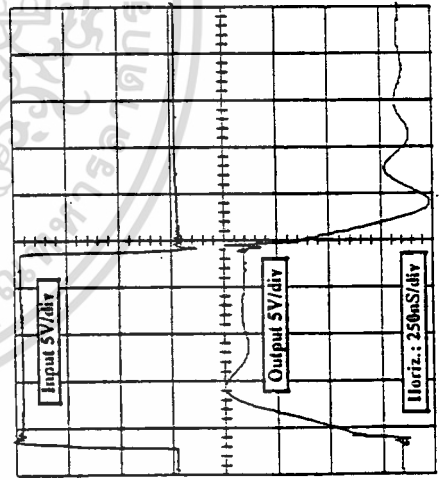


## Buffer Circuit

IC2R

For most applications, IR MGDs provide sufficient output power. If extra is needed due to extremely large loads, or high frequencies:

Buffer uses four discrete MOSFETs to provide high peak output current.



D.C. CHARACTERISTICS  $V_{SS} = 0\text{ V}$ 

parameter	$V_{DD}$ V	symbol	$T_{amb}$ (°C)				unit	conditions
			-40 min.	max.	+25 min.	max.		
Quiescent device current	5 10	$I_{DD}$	- -	50 100	- -	- -	$\mu\text{A}$ $\mu\text{A}$	all valid input combinations; $V_I = V_{SS}$ or $V_{DD}$ $V_I = 0$ or 10 V inputs: group I inputs: group I $V_I = V_{SS}$ or $V_{DD}$ ; $ I_O  < 1\ \mu\text{A}$ $V_I = V_{SS}$ or $V_{DD}$ ; $ I_O  < 1\ \mu\text{A}$ inputs: group II inputs: group II $V_{OL} = 0,4\text{ V}$ } outputs: groups I $V_{OL} = 0,5\text{ V}$ } and II $V_{OH} = 4,6\text{ V}$ } outputs: group I $V_{OH} = 9,5\text{ V}$ } outputs: group I $V_{OH} = 2,5\text{ V}$ ; outputs: group I $V_{OH} = 4,6\text{ V}$ } outputs: group II $V_{OH} = 9,5\text{ V}$ } outputs: group II $V_{OH} = 2,5\text{ V}$ ; outputs: group II $I_{OL} = I_{OH} = 0$ ; frequency applied to inputs; FCT = 700 kHz; VCT = 400 kHz; RCT = 400 kHz
Input leakage current	10	$\pm I_{IN}$	- -	- -	- -	- -	$\mu\text{A}$ $\mu\text{A}$	
Input voltage HIGH	5 10	$V_{IH}$	3,5 7,0	- -	3,5 7,0	- -	V V	
Input voltage LOW	5 10	$V_{IL}$	- -	1,5 3,0	- -	1,5 3,0	V V	
Output voltage HIGH	5 10	$V_{OH}$	4,95 9,95	- -	4,95 9,95	- -	V V	
Output voltage LOW	5 10	$V_{OL}$	- -	0,05 0,05	- -	0,05 0,05	V V	
Input tripping level; input voltage increasing	5 10	$V_{ti}$	1,5 3,0	4,0 8,0	1,5 3,0	4,0 8,0	V V	
Input tripping level; input voltage decreasing	5 10	$V_{td}$	1,0 2,0	3,5 7,0	1,0 2,0	3,5 7,0	V V	
Output current LOW	5 10	$I_{OL}$	0,45 1,4	- -	0,38 1,17	- -	mA mA	
Output current HIGH	5 10	$-I_{OH}$	0,3 0,9	- -	0,25 0,75	- -	mA mA	
Output current HIGH	5	$-I_{OH}$	0,9	-	0,75	-	mA	
Output current HIGH	5 10	$-I_{OH}$	0,6 1,8	- -	0,5 1,5	- -	mA mA	
Output current HIGH	5	$-I_{OH}$	1,8	-	1,5	-	mA	
Total supply current	10	$I_{tot}$	-	-	typ. 2	-	mA	

APPLICATION INFORMATION

Figure 2 shows the functional block diagram of a 3-phase a.c. motor speed control system using a thyristorized inverter with variable frequency output. The inverter control signals are generated by the HEF4752V (PWM-IC). A special feature of the PWM (Pulse-Width Modulation) - IC is here, that the motor is supplied by sinuoidally modulated pulses, hence the resulting motor current will approach a sine-wave with a minimum on higher harmonics. In this way, an optimum speed drive with high performance is obtained.

Furthermore, the HEF4752V contains all logic circuitry required for this special waveform generation, so that the amount of control circuit components is reduced considerable. The speed drive system in Fig. 2 is controlled by the analogue control section.

The FCT and VCT clock pulse oscillators are driven in such a way, that a fast response speed control of the a.c. motor is obtained, depending on: the reference values for speed; motor voltage; motor current (Limited by the measured motor current via DCCT - d.c. current transformer -); the increasing value of  $V_{Cb}$  during braking action.

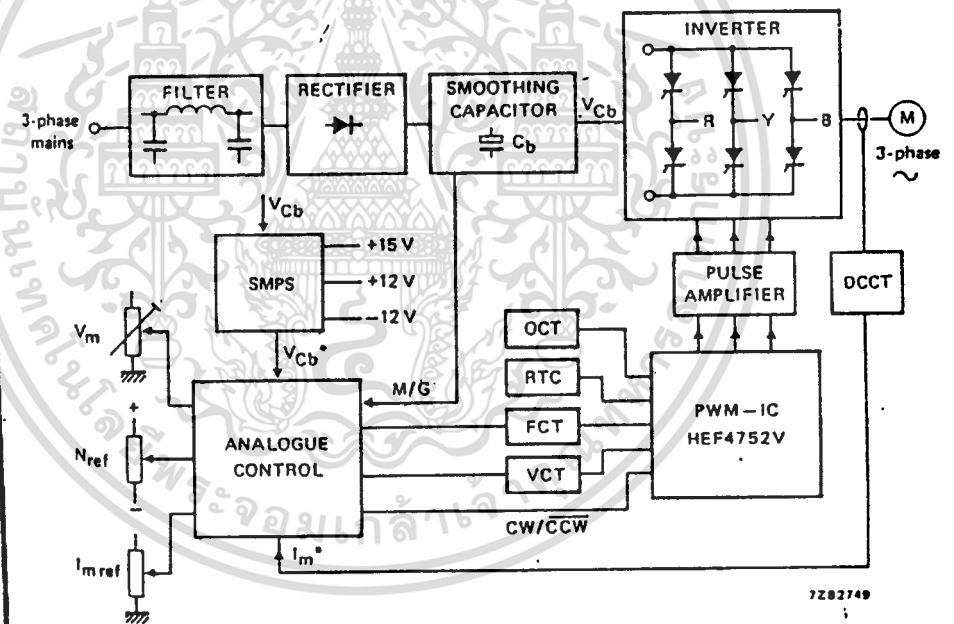
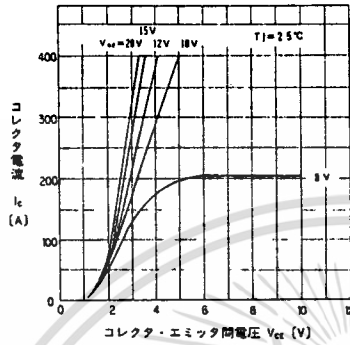


Fig. 2 PWM motor speed control system using HEF4752V.

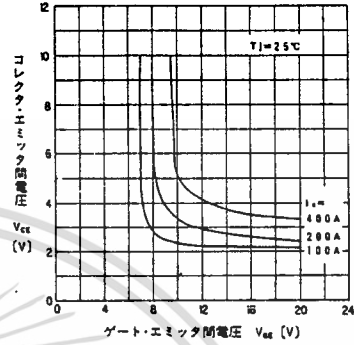
MORE APPLICATION INFORMATION SUPPLIED ON REQUEST



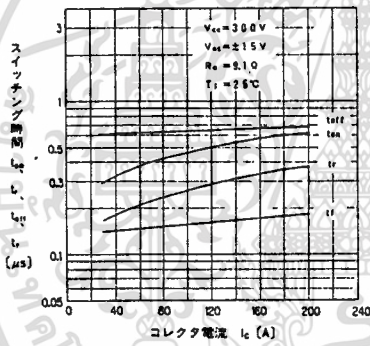
■特性曲線：Characteristics



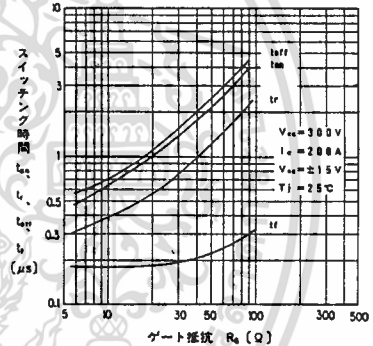
コレクタ電流—コレクタ・エミッタ間電圧特性  
Collector Current vs. Collector-Emitter Voltage



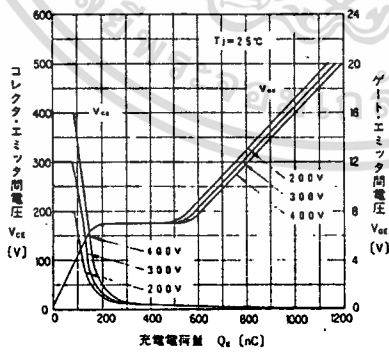
コレクタ・エミッタ間電圧—ゲート・エミッタ間電圧特性  
Collector-Emitter Voltage vs. Gate-Emitter Voltage



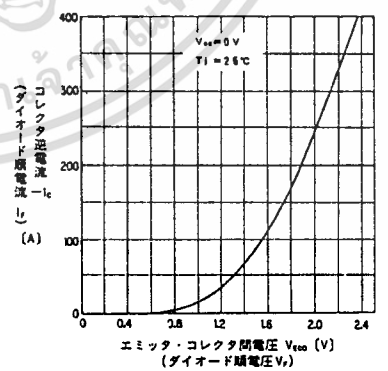
スイッチング時間—コレクタ電流特性  
Switching Time



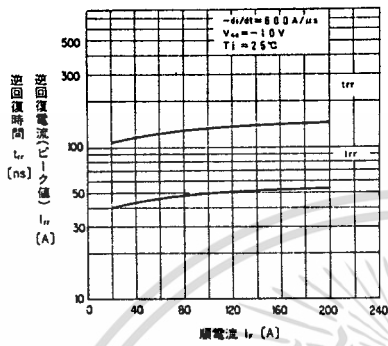
スイッチング時間—ゲート抵抗特性  
Switching Time—Gate Resistance



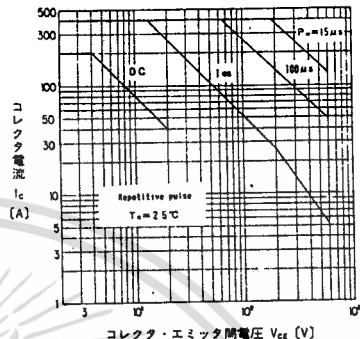
ダイナミック入力特性  
Dynamic Input Characteristic



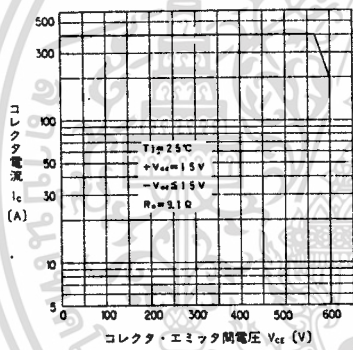
高速フリーホイールダイオード順電圧特性  
Forward Voltage of Free Wheel Diode



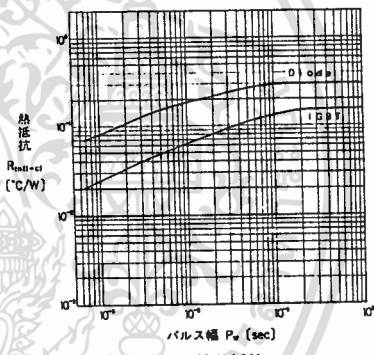
$t_{rr}$ ,  $I_r$ - $I_f$  特性  
 $t_{rr}$ ,  $I_r$ - $I_f$



コレクタ・エミッタ間電圧  $V_{ce}$  (V)  
安全動作領域(繰り返し)  
Safe Operating Area



コレクタ・エミッタ間電圧  $V_{ce}$  (V)  
安全動作領域(逆バイアス)  
Reverse Biased Safe Operating Area



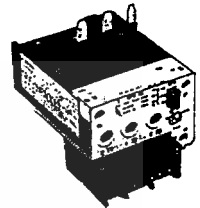
過渡熱抵抗  
Transient Thermal Resistance

I rele' termici GHISALBA sono realizzati per la protezione contro il sovraccarico e la mancanza di fase, secondo le norme IEC 947-4-1, VDE 0660, EN60947-4-1, UTE-NFC 63-650.

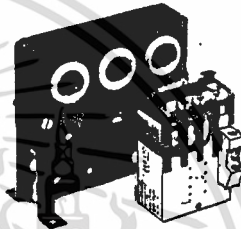
GHISALBA thermal overload relays are manufactured for protection against overload and phase failure, according to IEC 947-4-1, VDE 0660 EN 60947-4-1 and UTE-NFT 63-650 standards.



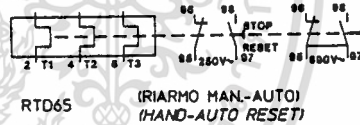
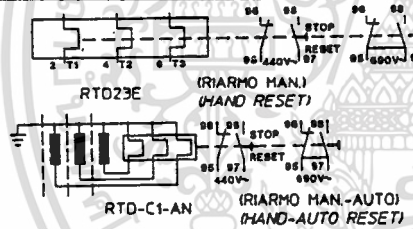
RTD23E



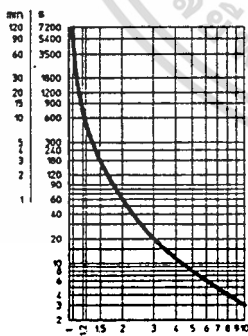
RTD65



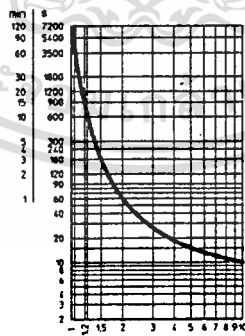
RTD-C1-AN



DIAGRAMMI D'INTERVENTO A FREDDO  
TRIPPING TIME FROM COLD CONDITION



RTD23E  
RTD65

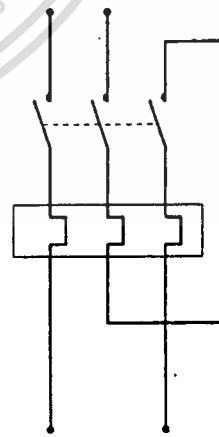


RTD-C1-AN

\* Nelle condizioni di servizio si possono considerare valori pari al 20-30% di quelli esposti.

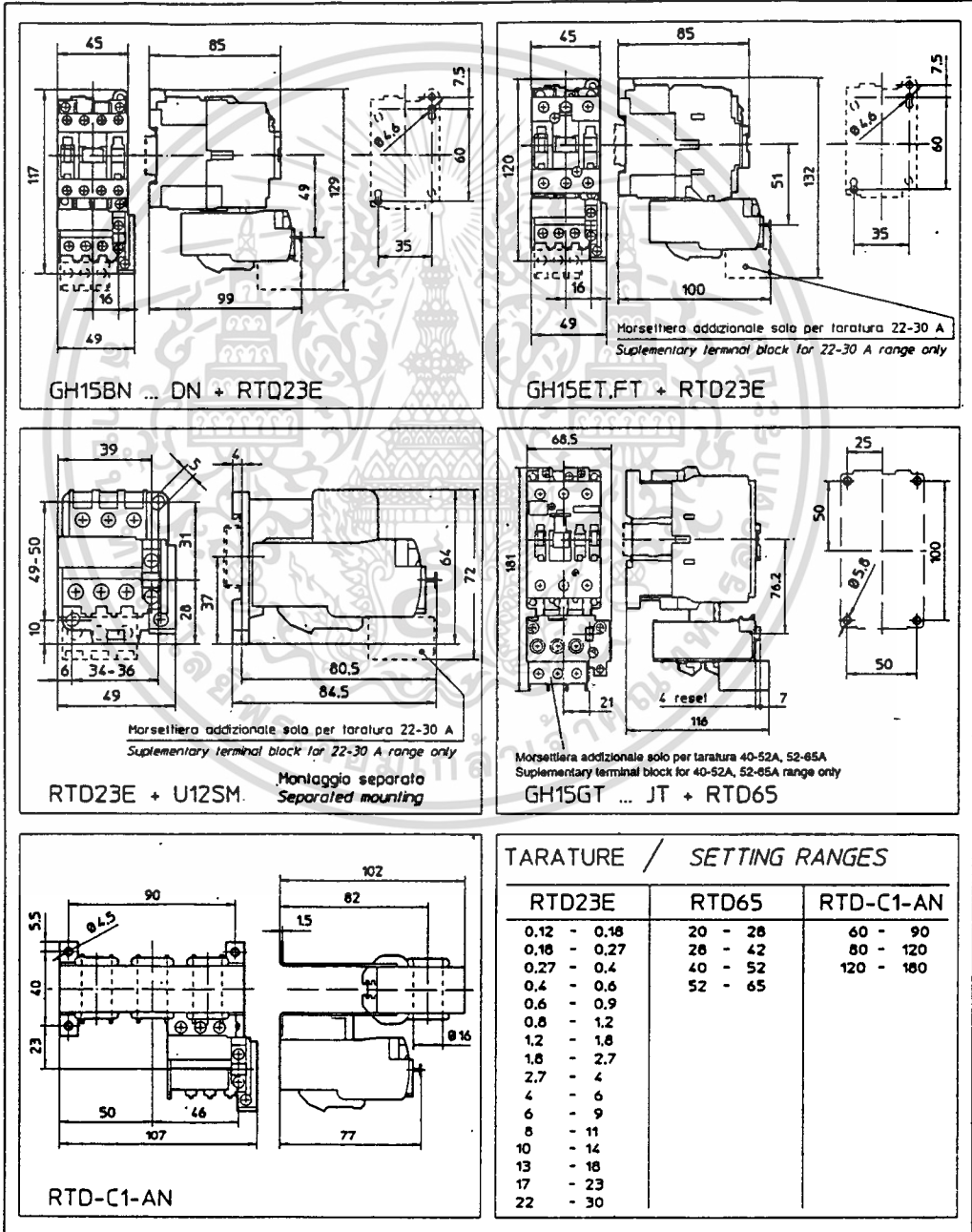
Proceeding from service condition the times decrease 20-30% of the characteristics values.

COLLEGAMENTO MONOFASE  
SINGLE-PHASE CONNECTION



INGOMBRI - FISSAGGI - TARATURE  
 OVERALL DIMENSION - FIXING - SETTINGS

9.305.941 - 2/2 - Ott 92



GH15BN.CN.DN.EN		GH15ET.FT		GH15BN	GH15CN	GH15DN	GH15EN	GH15ET	GH15FT
				30	30	40	40	45	50
Ith A le AC3 380/400V AC3 380/400V AC1 (3ph) 380/400V				9	12	16	23	23	30
Contatti ausiliari Auxiliary contacts				4	5.5	7.5	11	11	15
Ith 10A le AC15 A				19	19	25	25	28	31
				V	120	240	400	500	660
				le AC15 A	6	3	2	15	1
				sovraccarico temporaneo max. max. momentary overload 60A 50ms					

schema contatti contact diagrams	contatti tripolari 3-pole contactors		contatti tetrapolari 4-pole contactors	

tensioni normali standard voltages	AC	801-24AC 24V	801-48AC 48V	801-110AC 110-120V	801-220AC 220-240V	801-380AC 380-415V	801-440AC 440-480V
assorbimento bobina coil consumption	bobine bifrequenza/dualvoltage es stesso bobina: 110-120V50Hz/110-120V60Hz double frequency/multivoltage coils ex: 110-120V50Hz/110-120V60Hz same coil spunto inrush 80-100VA ritenuta holding 9-12VA						

montaggio mounting

smontaggio dismantling

**ingombri e fissaggi  
overall and fixing dimensions**

(\*) Per il montaggio su guida DIN non orizzontale e' necessario montare, nella parte inferiore, un blocco d'arresto del contattore.  
when DIN rail is not horizontal it is necessary to fit, in the lower part, a grip block for of the contactor.

**sostituzione bobina  
coil changing**

Connessioni circuiti principali Main circuit connections	Sezione del cavo (mm <sup>2</sup> ) Size of cable (mm <sup>2</sup> )		Coppia di chiusura Tightening torque
GH15BN.EN	1 X 15-4	1 X 15-6	1.4Nm
	2 X 15-4	2 X 15-6	
GH15ET.FT	1 X 15-6	1 X 15-10	2.3Nm
	2 X 15-6	2 X 15-10	

**INSTALLAZIONE**

- I contattori devono essere installati secondo le vigenti norme antinfortunistiche.
- Non manovrare a mano se la linea di alimentazione non e' sezionata.
- Inserire a monte del contattore dispositivi di protezione dal cortocircuito.
- Posizione di lavoro: sul piano verticale come indicato nei disegni di ingombro
- Messa in opera: verificare che il movimento di chiusura-apertura non sia ostacolato da eventuali corpi estranei penetrati dentro il contattore durante le operazioni di montaggio e collegamento.
- Controllare che la tensione di comando sia corretta e che le oscillazioni di tensione siano contenute nel campo 0,85Ucmin-1,1Ucmax.
- Verificare che i componenti (freesostati, termostati etc) che azionano il circuito di comando del contattore, non diano luogo a funzionamenti instabili, provocando ravvicinate operazioni di chiusura e apertura del contattore.

**MANUTENZIONE**

- Un ronzio del pacco magnetico denuncia che all'interno del contattore e' penetrata un corpo estraneo (pezzi di filo, di isolante, di lamina di ferro ecc.). Per eliminare il ronzio scollegare il contattore, aprirlo e pulire il pacco magnetico da quanto penetrato.
- Per i contattori GH15ET e GH15FT:
  - (1) Ispezionare (operando frontalmente) periodicamente lo stato di usura dei contatti.
  - (2) A seguito di un cortocircuito controllare lo stato dei contatti. Eventuali saldature delle pastiglie di contatto possono essere separate con un cacciavite.

**MOUNTING**

- Contactors to be mounted according to the Accident Prevention Standards in force
- Do not operate by hand with connected power supply
- Adequate protections against short-circuits must be provided on the supply line of the contactor
- Working position: in the vertical plane as shown in the overall drawings.
- Installation: check that closing-opening movement is free from any external body which may have fallen inside the contactor during mounting and wiring operations.
- Check that control voltage is correct, during operation the voltage fluctuation must be limited in the range 0,85-1,1Uc.
- Check that components (pressurestatis, thermostats etc) driving the contactor control circuit do not cause unsteady operations that may cause uncontrolled breaking and making operations of the contactors.

**MAINTENANCE**

- Noise from the electromagnet signifies that a foreign body has penetrated into the contactor (pieces of wire, of insulation coating, iron filings ecc.). For remove the noise disconnect the contactor, disassemble it and clean the magnetic surface from the debris.
- For GH15ET and GH15FT contactors:
  - (1) Periodically check (frontally operating) the contacts wear
  - (2) After a short circuit check the contacts condition. Should there be some contact tip welded, it will be dismantled by a screwdriver.

Cod 5807141

**ACCESSORI ACCESSORIES**

**CONTATTI AUSILIARI PER MONTAGGIO LATERALE**  
SIDE MOUNTING  
AUXILIARY CONTACT BLOCK  
(maximum 2 per contactor)

n. catalogo catalogue n. GH15S11  
tipo contatti contacts type 1NO-1NC

**INTERBLOCCO MECCANICO**  
MECHANICAL INTERLOCK  
n. catalogo catalogue n. BMOH

**CONTATTI AUSILIARI PER TOP MOUNTING**  
MONTAGGIO FRONTALE AUXILIARY CONTACT BLOCKS

n. catalogo catalogue n. GH15T40, GH15T31, GH15T22, GH15T11, GH15T10, GH15T01  
tipo contatti contacts type 4NO, 3NO-1NC, 2NO-2NC, 1NO-1NC, 1NO, 1NC

**TEMPORIZZATORE PNEUMATICO**  
(predisponibile con ritardo ON opp. OFF)  
PNEUMATIC TIMER  
(selectable for ON or OFF delay)  
n. catalogo catalogue n. C320TP1, C320TP2  
campo di regolaz. adjustable range 0.3-30s, 10-180s

**RELE' TERMICO DI SOVRACCARICO C316FNA3 THERMAL OVERLOAD RELAY C316FNA3**

**Contattore a 4 poli 4-pole contactor GH15BN, CN, DN, EN**  
**Contattore a 3 poli 3-pole contactor GH15ET, FT**  
**Base per montaggio separato C306TB1**  
Fissaggio a vite a DN 35mm  
Base for separate mounting C306TB1  
Screw or DN 35mm rail fixing

**Curva nominale di sgancio con carico trifase**  
3pn typical tripping characteristics

**1. Configurazione**  
Posizione di montaggio: qualunque posizione. Connessione diretta ai contattori (fig.1 e 2). Montaggio separato su canalina DN con adattatore C306TB1 (fig.3)

**2. Cablaggio**  
Connessi Sezione del cavo (mm<sup>2</sup>)  
semirigido rigido  
Poli <25A 2 x 1.5-4 2 x 1.5-6  
>25A 2 x 0.75-6 2 x 0.75-6  
1 x 0.75-10 1 x 1-10  
Ausiliari 2 x 0.75-2.5 2 x 0.75-4

**3. Regolazione della corrente di motore**  
Ruotare il quadrante (1) finché la scala di regolazione con la corrente desiderata corrisponda alla freccia (8). Per avviatori stella/triangolo, con rete collegati all'interno del circuito di innalzamento, regolare il rete a 0.58 X Ie.

**4. Variazione da riarmo manuale ad automatico**  
Regolare la freccia del quadrante (2) come segue:  
- riarmo manuale tramite il pulsante (3)  
- riarmo automatico

**5. Funzioni del pulsante di riarmo**  
Il pulsante di riarmo (3) può essere predisposto, tramite l'apposita vite di regolazione, alle seguenti funzioni:  
- solo riarmo  
- riarmo ed arresto

**6. Prove prima della messa in funzione**  
Azionando il pulsante (3) in posizione "A", il contatto NC 95-96 si richiude se il rele' era scattato, oppure apre momentaneamente se non e' scattato.

**7. Fusibili di protezione**  
Il valore massimo dei fusibili di protezione dei poli principali e' indicato sulla targua a lato del rele'.

**8. Temperatura ambiente di funzionamento**  
-25°C...+55°C, compensato

**9. UL/CSA Requirements**  
The Cutler Hammer C316FNA3 overload relay is suitable for use with Ghisalba contactors GH15BN, -CN, -DN, -ET and -FT  
Power circuit terminals - Tighten terminals to 12lb-in  
Control circuit terminals - Max. cable size #14 AWG.  
Use 60/75°C copper conductors only.  
Trip current is 125% of full load currents.

**UL/CSA CONTACT RATINGS CONTROL CIRCUIT**

	AC VOLTS			
	120V	240V	480V	600V
NC CONTACT B600				
MAKE	AMPS 30	15	7.5	6
BREAK	AMPS 3	1.5	0.75	0.6
CONTINUOUS	AMPS 5	5	5	5
NO CONTACT C600				
MAKE	AMPS 15	7.5	3.75	3
BREAK	AMPS 1.5	0.75	0.375	0.3
CONTINUOUS	AMPS 2.5	2.5	2.5	2.5

Overload relay is suitable for use on a circuit capable of delivering not more than 5000 RMS symmetrical amperes at 600 volts maximum.  
Maximum Branch circuit protection for contactors and overload relays (with or without contactor)

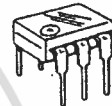
contactor	fuse (amp)	circuit breaker (amp)	overload C316FNA3 (amp)	fuse breaker (amp)	overload C316FNA3 (amp)	fuse (amp)	circuit breaker (amp)
GH15BN	40	35	C	1	15	L	20
GH15CN	50	50	D	1	15	A	25
GH15DN	70	70	E	3	15	N	30
GH15ET	100	100	F	6	15	P	40
GH15FT	125	125	G	6	15	O	50
			H	6	15	R	70
			J	10	15	S	100
			K	15	15	T	125

**INSTALLATION INSTRUCTIONS IN ENGLISH ARE SUPPLIED WITH THE RELAY**

## 6-Pin DIP Optoisolators Logic Output

**H11L1**  
**H11L2**

**6-PIN DIP**  
**OPTOISOLATORS**  
**LOGIC OUTPUT**



**CASE 730A-02**  
**PLASTIC**

... gallium arsenide IRED optically coupled to a high-speed integrated detector with Schmitt trigger output. Designed for applications requiring electrical isolation, fast response time, noise immunity and digital logic compatibility such as interfacing computer terminals to peripheral equipment, digital control of power supplies, motors and other servo machine applications.

- High Isolation Voltage —  $V_{ISO} = 7500$  Vac pk Min
- Guaranteed Switching Times —  $t_{on}, t_{off} < 4 \mu s$
- Built-in ON/OFF Threshold Hysteresis
- Economical, Standard Dual-In-Line Plastic Package
- UL Recognized, File No. E54915

**MAXIMUM RATINGS** ( $T_A = 25^\circ C$  unless otherwise noted)

Rating	Symbol	Value	Unit
<b>INPUT LED</b>			
Reverse Voltage	$V_R$	6	Volts
Forward Current — Continuous	$I_F$	60	mA
— Peak		1.2	Amp
Pulse Width = 300 $\mu s$ , 2% Duty Cycle			
LED Power Dissipation @ $T_A = 25^\circ C$	$P_D$	120	mW
Derate above $25^\circ C$		1.41	mW/ $^\circ C$
<b>OUTPUT DETECTOR</b>			
Output Voltage Range	$V_O$	0-16	Volts
Supply Voltage Range	$V_{CC}$	3-16	Volts
Output Current	$I_O$	50	mA
Detector Power Dissipation @ $T_A = 25^\circ C$	$P_D$	150	mW
Derate above $25^\circ C$		1.76	mW/ $^\circ C$
<b>TOTAL DEVICE</b>			
Total Device Dissipation @ $T_A = 25^\circ C$	$P_D$	250	mW
Derate above $25^\circ C$		2.94	mW/ $^\circ C$
Maximum Operating Temperature	$T_A$	-40 to +85	$^\circ C$
Storage Temperature Range	$T_{stg}$	-55 to +150	$^\circ C$
Soldering Temperature (10 s)		260	$^\circ C$
Isolation Surge Voltage (Pk ac Voltage, 60 Hz, 1 Second Duration) (1)	$V_{ISO}$	7500	Volts

(1) Isolation surge voltage is an internal device dielectric breakdown rating.

**6**

# H11L1, H11L2

## ELECTRICAL CHARACTERISTICS (T<sub>A</sub> = 0 to 70°C)

Characteristic	Symbol	Min	Typ	Max	Unit
<b>INPUT LED</b>					
Reverse Leakage Current (V <sub>R</sub> = 3 V, R <sub>L</sub> = 1 MΩ)	I <sub>R</sub>	—	0.05	10	μA
Forward Voltage (I <sub>F</sub> = 10 mA) (I <sub>F</sub> = 0.3 mA)	V <sub>F</sub>	— 0.75	1.2 0.95	1.5	Volts
Capacitance (V <sub>R</sub> = 0 V, f = 1 MHz)	C	—	18	—	pF
<b>OUTPUT DETECTOR</b>					
Operating Voltage	V <sub>CC</sub>	3	—	15	Volts
Supply Current (I <sub>F</sub> = 0, V <sub>CC</sub> = 5 V)	I <sub>CC(off)</sub>	—	1	5	mA
Output Current, High (I <sub>F</sub> = 0, V <sub>CC</sub> = V <sub>O</sub> = 15 V)	I <sub>OH</sub>	—	—	100	μA
<b>COUPLED</b>					
Supply Current (I <sub>F</sub> = I <sub>F(on)</sub> , V <sub>CC</sub> = 5 V)	I <sub>CC(on)</sub>	—	1.6	5	mA
Output Voltage, Low (R <sub>L</sub> = 270 Ω, V <sub>CC</sub> = 5 V, I <sub>F</sub> = I <sub>F(on)</sub> )	V <sub>OL</sub>	—	0.2	0.4	Volts
Threshold Current, ON (R <sub>L</sub> = 270 Ω, V <sub>CC</sub> = 5 V)	I <sub>F(on)</sub>	—	1	1.6	mA
Threshold Current, OFF (R <sub>L</sub> = 270 Ω, V <sub>CC</sub> = 5 V)	I <sub>F(off)</sub>	0.3	0.75	—	mA
Hysteresis Ratio (R <sub>L</sub> = 270 Ω, V <sub>CC</sub> = 5 V)	I <sub>F(off)</sub> / I <sub>F(on)</sub>	0.5	0.75	0.9	
Isolation Voltage (1) 60 Hz, AC Peak, 1 second, T <sub>A</sub> = 25°C	V <sub>ISO</sub>	7500	—	—	Vac(pk)
Turn-On Time	t <sub>on</sub>	—	1.2	4	μs
Fall Time	t <sub>f</sub>	—	0.1	—	
Turn-Off Time	t <sub>off</sub>	—	1.2	4	
Rise Time	t <sub>r</sub>	—	0.1	—	

(1) For this test IRED Pins 1 and 2 are common and Output Gate Pins 4, 5, 6 are common.

6

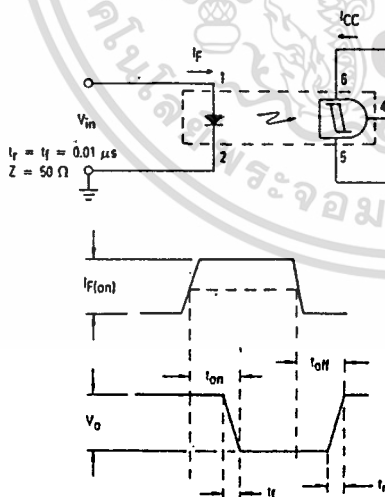
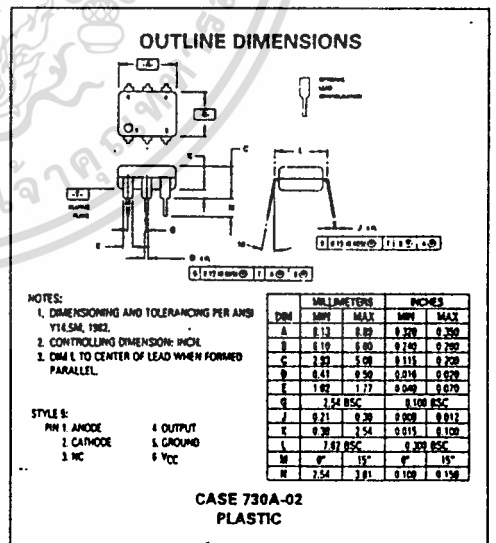


Figure 1. Switching Test Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# H11L1, H11L2

## TYPICAL CHARACTERISTICS

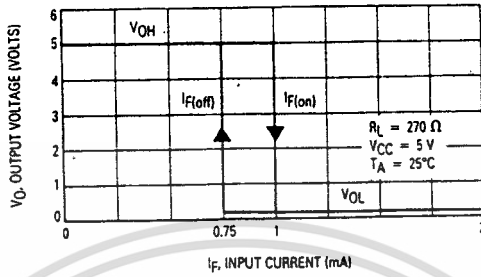


Figure 2. Transfer Characteristics for H11L1

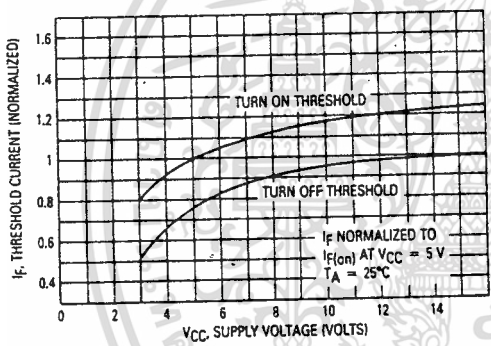


Figure 3. Threshold Current versus Supply Voltage

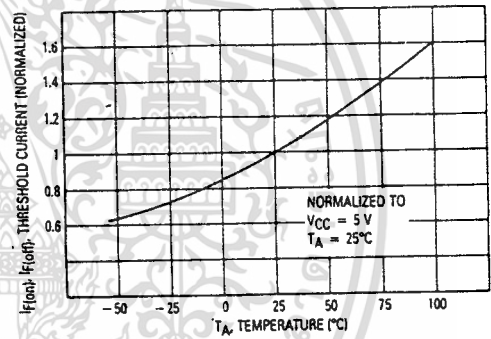


Figure 4. Threshold Current versus Temperature

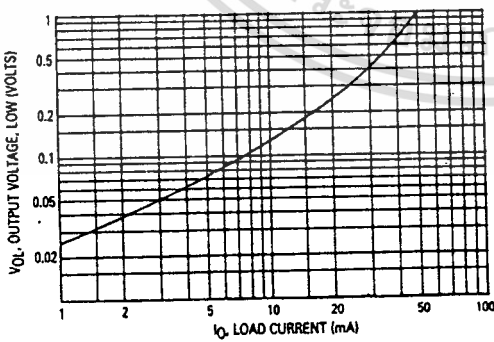


Figure 5. Output Voltage, Low versus Load Current

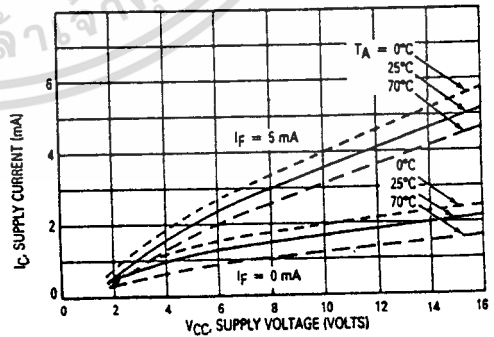


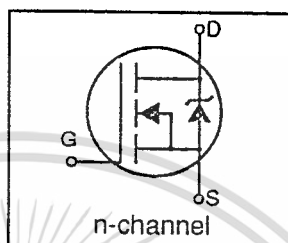
Figure 6. Supply Current versus Supply Voltage

# International IR Rectifier

## IRFD110

HEXFET® Power MOSFET

- Repetitive Avalanche Rated
- Dynamic  $dv/dt$  Rated
- For Automatic Insertion
- End Stackable



$BV_{DSS}$  100V  
 $R_{DS(on)}$  0.54 $\Omega$   
 $I_D$  1.0A

### Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching speed, ruggedized device design, and low on resistance.

The 4-pin DIP package is a low cost machine insertable case style which can be stacked in multiple combinations on standard 0.1 inch pin centers. The dual drain pin serves as a thermal link to the mounting surface for power dissipation levels up to 1 watt.



HD-1

### Absolute Maximum Ratings

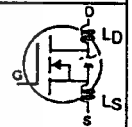
	Parameter	Max.	Units
$I_D @ T_C = 25^\circ\text{C}$	Continuous Drain Current, $V_{GS}@10\text{V}$	1.0	A
$I_D @ T_C = 100^\circ\text{C}$	Continuous Drain Current, $V_{GS}@10\text{V}$	0.71	
$I_{DM}$	Pulsed Drain Current ①	8.0	
$P_D @ T_C = 25^\circ\text{C}$	Maximum Power Dissipation	1.3	W
	Linear Derating Factor	0.0083	W/K②
$V_{GS}$	Gate-to-Source Breakdown Voltage	$\pm 20$	V
$E_{AS}$	Single Pulse Avalanche Energy ②	140	mJ
$I_{AR}$	Avalanche Current ①	1.0	A
$E_{AR}$	Repetitive Avalanche Energy ①	0.13	mJ
$dv/dt$	Peak Diode Recovery $dv/dt$ ③	5.5	V/ns
$T_J$ $T_{STG}$	Operating Junction and Storage Temperature Range	-55 to +175	°C
	Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	

### Thermal Resistance

	Parameter	Max.	Units
$R_{\theta JA}$	Junction-to-Ambient, Typical Socket Mount	120	K/W④

## Electrical Characteristics @ T<sub>J</sub> = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
BV <sub>DSS</sub>	Drain-to-Source Breakdown Voltage	100	---	---	V	V <sub>GS</sub> =0V, I <sub>D</sub> =250μA
ΔBV <sub>DSS</sub> /ΔT <sub>J</sub>	Temp. Coefficient of Breakdown Voltage	---	0.12	---	V/°C	Reference to 25°C, I <sub>D</sub> =1mA
R <sub>DS(on)</sub>	Static Drain-to-Source On Resistance	---	---	0.54	Ω	V <sub>GS</sub> =10V, I <sub>D</sub> =0.60A④
V <sub>GS(th)</sub>	Gate Threshold Voltage	2.0	---	4.0	V	V <sub>DS</sub> =V <sub>GS</sub> , I <sub>D</sub> =250μA
g <sub>fs</sub>	Forward Transconductance	0.80	---	---	S	V <sub>DS</sub> =50V, I <sub>DS</sub> =0.60A④
I <sub>DSS</sub>	Zero Gate Voltage Collector Current	---	---	250	μA	V <sub>DS</sub> =100V, V <sub>GS</sub> =0V
		---	---	1000		V <sub>DS</sub> =80V, V <sub>GS</sub> =0V, T <sub>J</sub> =150°C
I <sub>GSS</sub>	Gate-to-Source Forward Leakage	---	---	500	nA	V <sub>GS</sub> =20V
	Gate-to-Source Reverse Leakage	---	---	-500		V <sub>GS</sub> =-20V
Q <sub>g</sub>	Total Gate Charge	---	---	8.3	nC	I <sub>D</sub> =5.6A, V <sub>DS</sub> =80V, V <sub>GS</sub> =10V
Q <sub>gs</sub>	Gate-to-Source Charge	---	---	2.3		See Fig 6 and 13④
Q <sub>gd</sub>	Gate-to-Drain ("Miller") Charge	---	---	3.8		
t <sub>d(on)</sub>	Turn-On Delay Time	---	6.9	---	ns	V <sub>DD</sub> =50V, I <sub>D</sub> =5.6A R <sub>G</sub> =24Ω, R <sub>D</sub> =8.4Ω See Fig. 10④
t <sub>r</sub>	Rise Time	---	16	---		
t <sub>d(off)</sub>	Turn-Off Delay Time	---	15	---		
t <sub>f</sub>	Fall Time	---	9.4	---		
L <sub>D</sub>	Internal Drain Inductance	---	4.0	---	nH	Between lead, 6mm (0.25in.) from package, and center of die contact.
L <sub>S</sub>	Internal Source Inductance	---	6.0	---		
C <sub>iss</sub>	Input Capacitance	---	180	---	pF	V <sub>GS</sub> =0V, V <sub>DS</sub> =25V f=1.0Mhz See Fig. 5
C <sub>oss</sub>	Output Capacitance	---	81	---		
C <sub>rss</sub>	Reverse Transfer Capacitance	---	15	---		



## Source-Drain Diode Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I <sub>S</sub>	Continuous Source Current (Body Diode)	---	---	1.0	A	MOSFET symbol showing the integral reverse p-n junction diode.
I <sub>SM</sub>	Pulsed Source Current (Body Diode) ①	---	---	8.0		
V <sub>SD</sub>	Diode Forward Voltage	---	---	2.5	V	T <sub>J</sub> =25°C, I <sub>S</sub> =1.0A, V <sub>GS</sub> =0V④
t <sub>rr</sub>	Reverse Recovery Time	50	---	200	ns	T <sub>J</sub> =25°C, I <sub>F</sub> =5.6A, di/dt=100A/μs④
Q <sub>RR</sub>	Reverse Recovery Charge	0.22	---	0.88	μC	
t <sub>on</sub>	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L <sub>S</sub> + L <sub>D</sub> )				

### Notes:

- ① Repetitive rating; Pulse width limited by max. junction temperature (See figure 11).
- ② V<sub>DD</sub>=25V, Starting T<sub>J</sub>=25°C, L=52mH, R<sub>G</sub>=25Ω, Peak I<sub>AS</sub>=2.0A (See figure 12)
- ③ I<sub>SD</sub> ≤ 5.6A, di/dt ≤ 75A/μs, V<sub>DD</sub> ≤ BV<sub>DSS</sub>, T<sub>J</sub> ≤ 175°C Suggested R<sub>G</sub>=24Ω
- ④ Pulse width ≤ 300μs; duty Cycle ≤ 2%
- ⑤ Mounting surface: flat, smooth, greased
- ⑥ K/W = °C/W

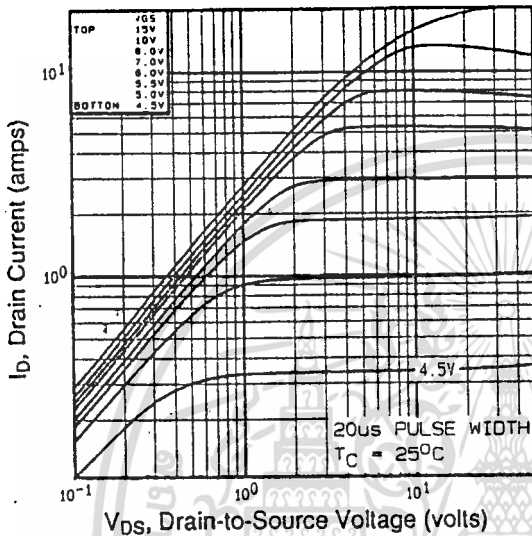


Fig 1. Typical Output Characteristics,  $T_C = 25^\circ\text{C}$

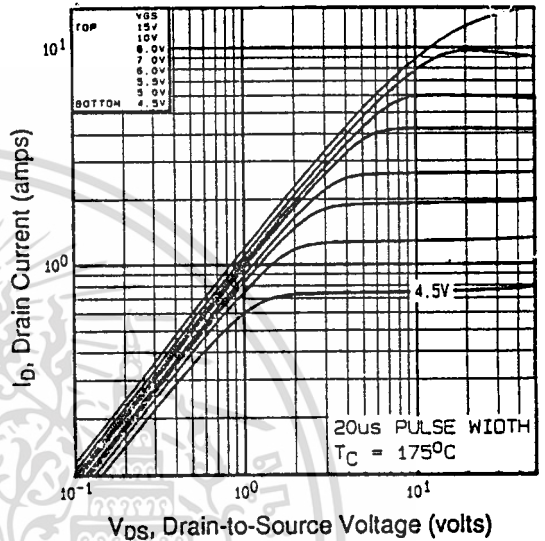


Fig 2. Typical Output Characteristics,  $T_C = 150^\circ\text{C}$

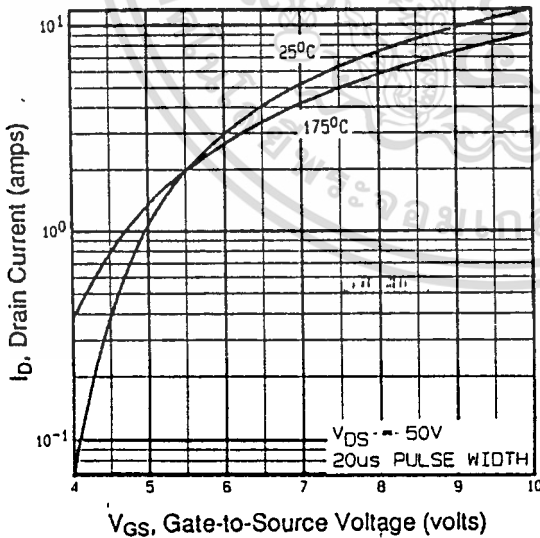


Fig 3. Typical Transfer Characteristics

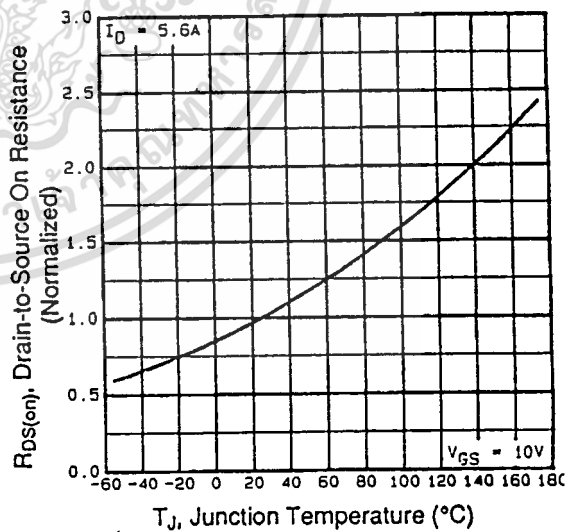


Fig 4. Normalized On-Resistance Vs. Temperature

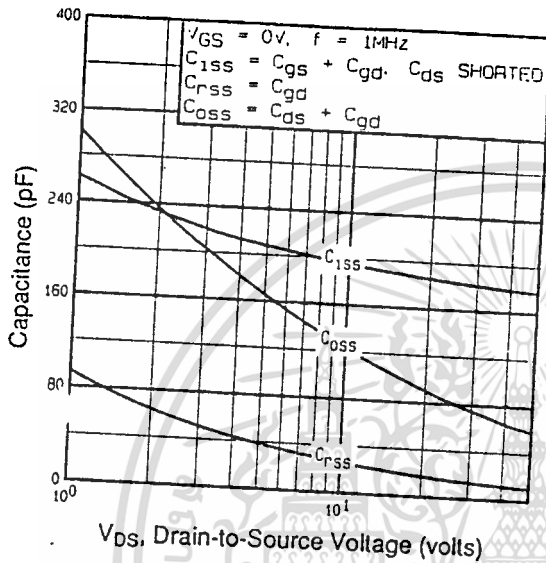


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

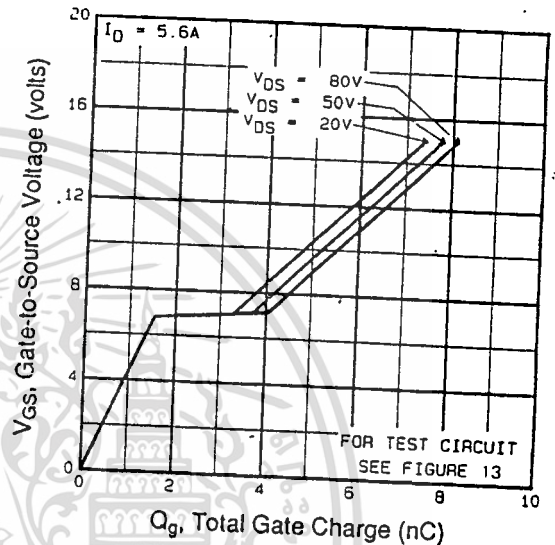


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

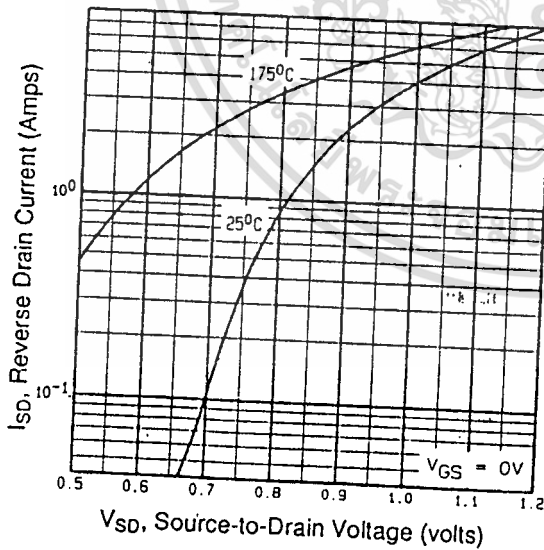


Fig 7. Typical Source-Drain Diode Forward Voltage

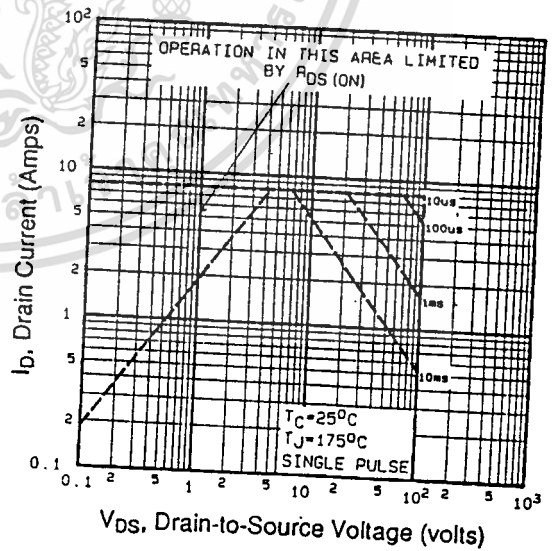


Fig 8. Maximum Safe Operating Area

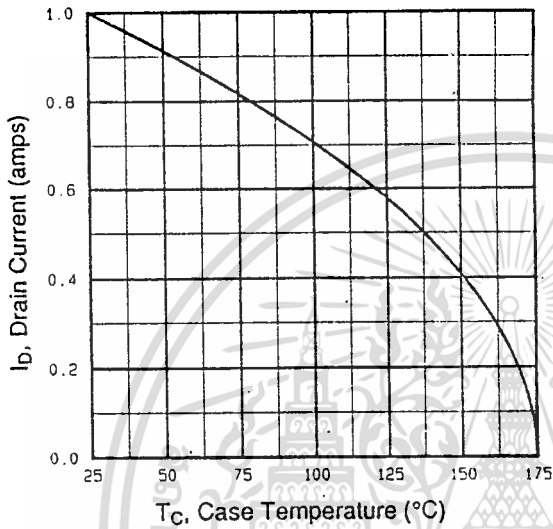


Fig 9. Maximum Drain Current Vs. Case Temperature

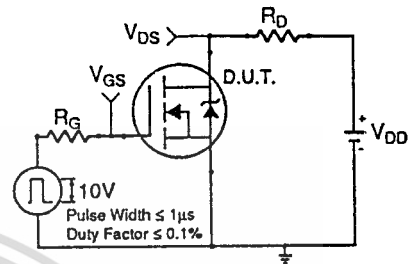


Fig 10a. Switching Time Test Circuit

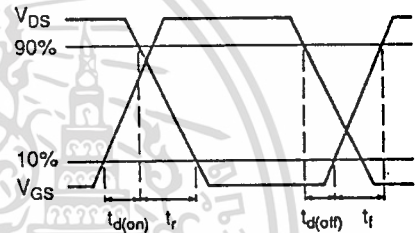


Fig 10b. Switching Time Waveforms

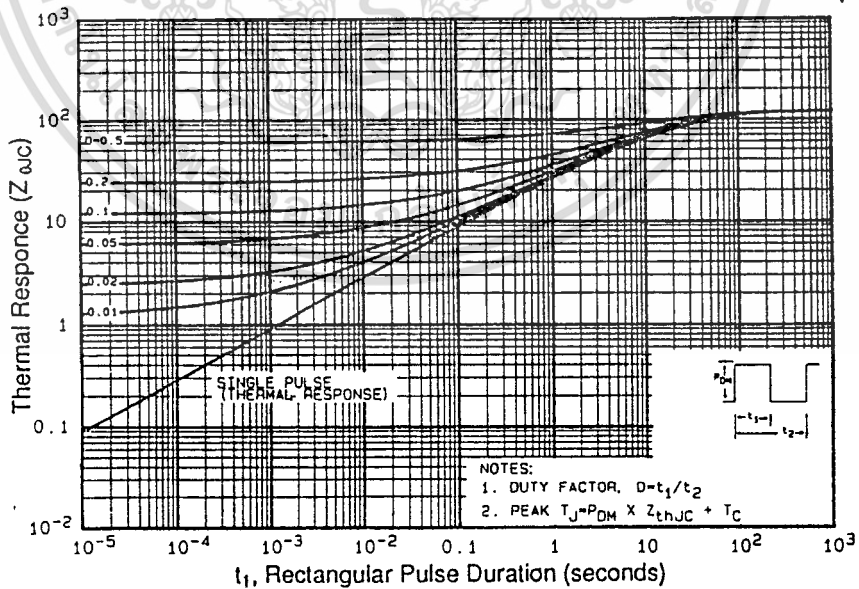


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

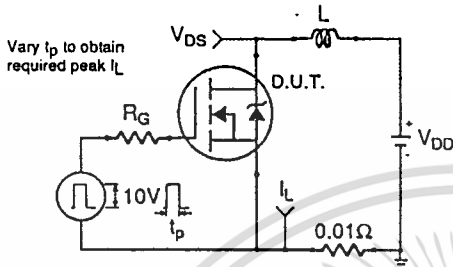


Fig 12a. Unclamped Inductive Test Circuit

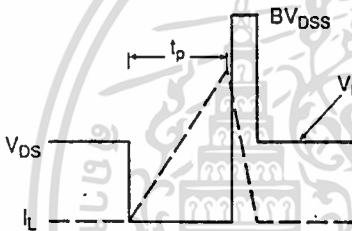


Fig 12b. Unclamped Inductive Waveforms

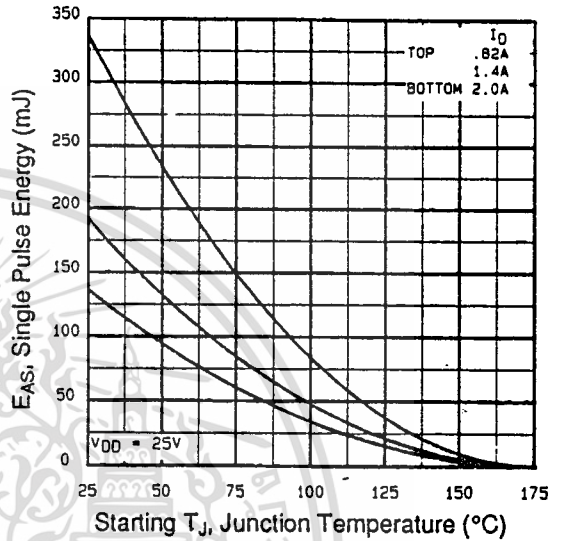


Fig 12c. Maximum Avalanche Energy vs. Drain Current

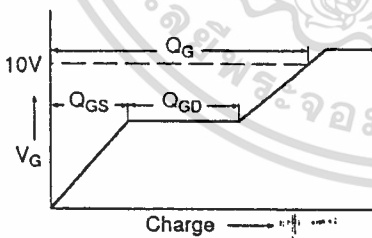


Fig 13a. Basic Gate Charge Waveform

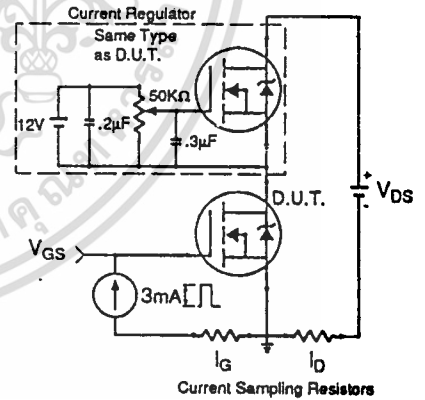


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit

Appendix B: Package Outline Mechanical Drawing

Appendix D: Part Marking Information

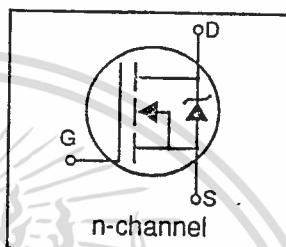
**International**  
**IR Rectifier**

# International IR Rectifier

## IRFD120

### HEXFET® Power MOSFET

- Repetitive Avalanche Rated
- Dynamic dv/dt Rated
- For Automatic Insertion
- End Stackable



$BV_{DSS}$  100V  
 $R_{DS(on)}$  0.27 $\Omega$   
 $I_D$  1.3A

### Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching speed, ruggedized device design, and low on-resistance.

The 4-pin DIP package is a low cost machine insertable case style which can be stacked in multiple combinations on standard 0.1 inch pin centers. The dual drain pin serves as a thermal link to the mounting surface for power dissipation levels up to 1 watt.



HD-1

### Absolute Maximum Ratings

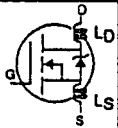
	Parameter	Max.	Units
$I_D @ T_C = 25^\circ\text{C}$	Continuous Drain Current, $V_{GS}@10\text{V}$	1.3	A
$I_D @ T_C = 100^\circ\text{C}$	Continuous Drain Current, $V_{GS}@10\text{V}$	0.94	
$I_{DM}$	Pulsed Drain Current ①	10	
$P_D @ T_C = 25^\circ\text{C}$	Maximum Power Dissipation	1.3	W
	Linear Derating Factor	0.0083	W/K②
$V_{GS}$	Gate-to-Source Breakdown Voltage	$\pm 20$	V
$E_{AS}$	Single Pulse Avalanche Energy ②	100	mJ
$I_{AR}$	Avalanche Current ①	1.3	A
$E_{AR}$	Repetitive Avalanche Energy ①	0.13	mJ
dv/dt	Peak Diode Recovery dv/dt ③	5.5	V/ns
$T_J$ $T_{STG}$	Operating Junction and Storage Temperature Range	-55 to +175	$^\circ\text{C}$
	Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	

### Thermal Resistance

	Parameter	Max.	Units
$R_{\theta JA}$	Junction-to-Ambient, Typical Socket Mount	120	K/W②

## Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Test Conditions
$BV_{DSS}$	100	---	---	V	$V_{GS}=0V, I_D=250\mu A$
$\Delta BV_{DSS}/\Delta T_J$	---	0.13	---	$V/^\circ\text{C}$	Reference to $25^\circ\text{C}, I_D=1\text{mA}$
$R_{DS(on)}$	---	---	0.27	$\Omega$	$V_{GS}=10V, I_D=0.78A$ ④
$V_{GS(th)}$	2.0	---	4.0	V	$V_{DS}=V_{GS}, I_D=250\mu A$
$g_{fs}$	0.80	---	---	S	$V_{DS}=50V, I_{DS}=0.78A$ ④
$I_{DSS}$	---	---	250	$\mu A$	$V_{DS}=100V, V_{GS}=0V$
	---	---	1000		$V_{DS}=80V, V_{GS}=0V, T_J=150^\circ\text{C}$
$I_{GSS}$	---	---	500	nA	$V_{GS}=20V$
	---	---	-500		$V_{GS}=-20V$
$Q_g$	---	---	16	nC	$I_D=9.2A, V_{DS}=80V, V_{GS}=10V$ See Fig 6 and 13④
$Q_{gs}$	---	---	4.4		
$Q_{gd}$	---	---	7.7		
$t_{d(on)}$	---	6.8	---	ns	$V_{DD}=50V, I_D=9.2A$ $R_G=18\Omega, R_D=5.2\Omega$ See Fig. 10④
$t_r$	---	27	---		
$t_{d(off)}$	---	18	---		
$t_f$	---	17	---		
$L_D$	---	4.0	---	nH	Between lead, 6mm (0.25in.) from package, and center of die contact.
$L_S$	---	6.0	---		
$C_{iss}$	---	360	---	pF	$V_{GS}=0V, V_{DS}=25V$ $f=1.0\text{Mhz}$ See Fig. 5
$C_{oss}$	---	150	---		
$C_{rss}$	---	34	---		



## Source-Drain Diode Ratings and Characteristics

Parameter	Min.	Typ.	Max.	Units	Test Conditions
$I_S$	---	---	1.3	A	MOSFET symbol showing the integral reverse p-n junction diode.
$I_{SM}$	---	---	10		
$V_{SD}$	---	---	2.5	V	$T_J=25^\circ\text{C}, I_S=1.3A, V_{GS}=0V$ ④
$t_{rr}$	65	---	260	ns	$T_J=25^\circ\text{C}, I_F=9.2A,$ $di/dt=100A/\mu S$ ④
$Q_{RR}$	0.33	---	1.3	$\mu C$	
$t_{on}$	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S + L_D$ )				

### Notes:

- ① Repetitive rating; Pulse width limited by max. junction temperature (See figure 11)
- ②  $V_{DD}=25V, \text{Starting } T_J=25^\circ\text{C}, L=24\text{mH}, R_G=25\Omega, \text{Peak } I_{AS}=2.6A$  (See figure 12)
- ③  $I_{SD} \leq 9.2A, di/dt \leq 110A/\mu s, V_{DD} \leq BV_{DSS}, T_J \leq 175^\circ\text{C}$  Suggested  $R_G=18\Omega$
- ④ Pulse width  $\leq 300\mu s$ ; duty Cycle  $\leq 2\%$
- ⑤ Mounting surface: flat, smooth, greased
- ⑥  $K/W = ^\circ\text{C/W}$

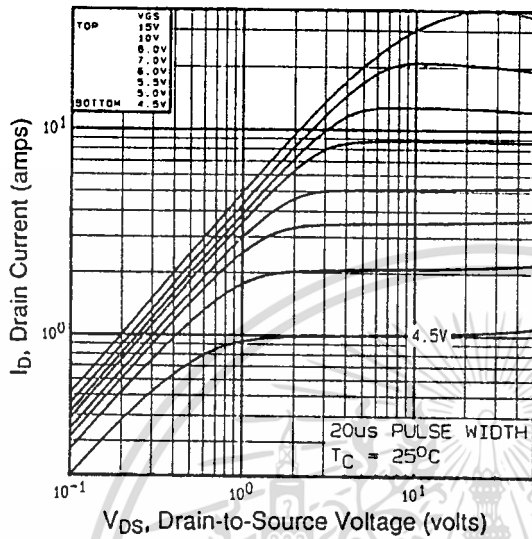


Fig 1. Typical Output Characteristics,  
 $T_C = 25^\circ\text{C}$

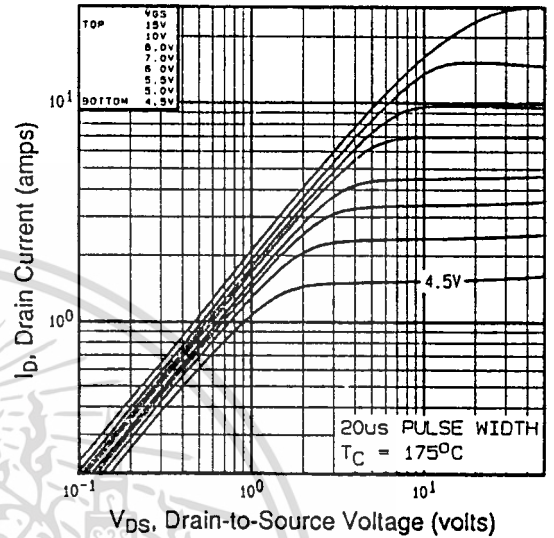


Fig 2. Typical Output Characteristics,  
 $T_C = 150^\circ\text{C}$

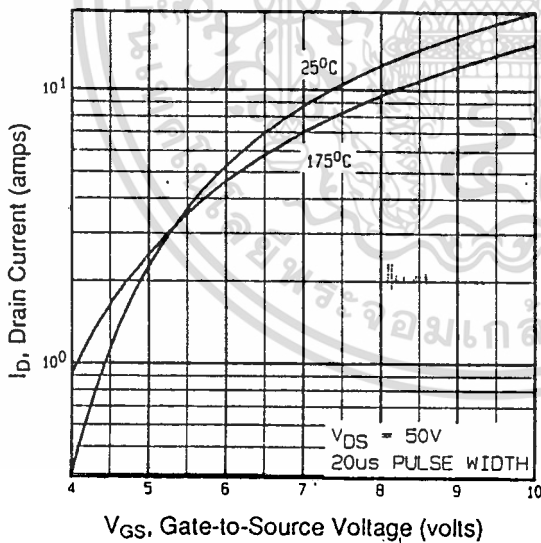


Fig 3. Typical Transfer Characteristics

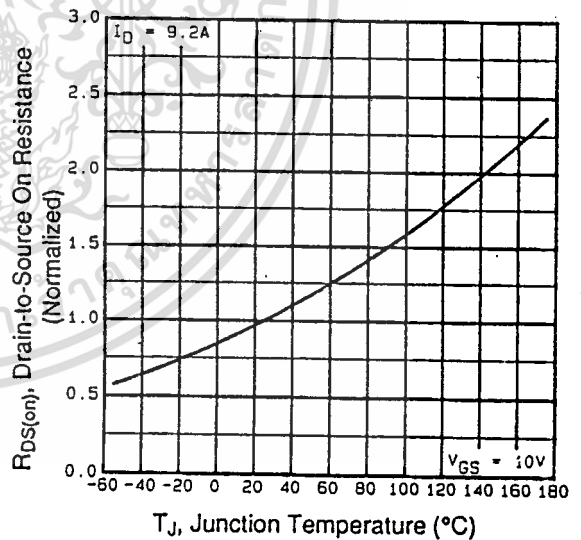


Fig 4. Normalized On-Resistance Vs.  
Temperature

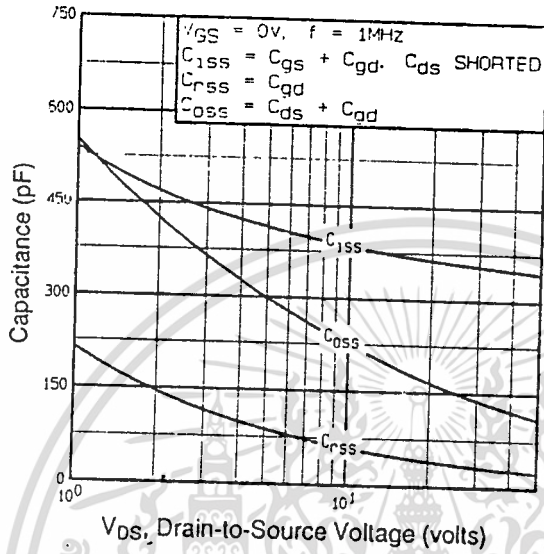


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

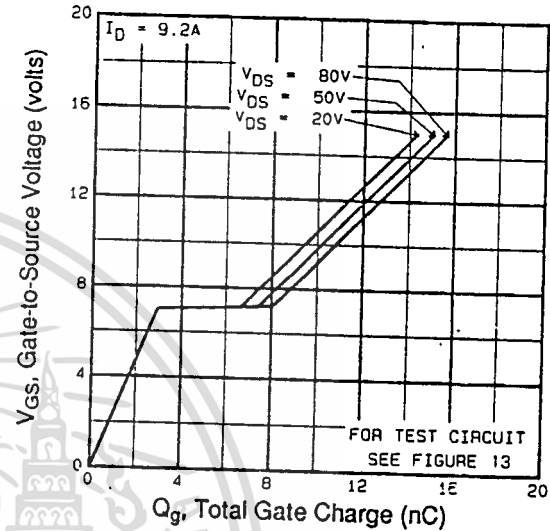


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

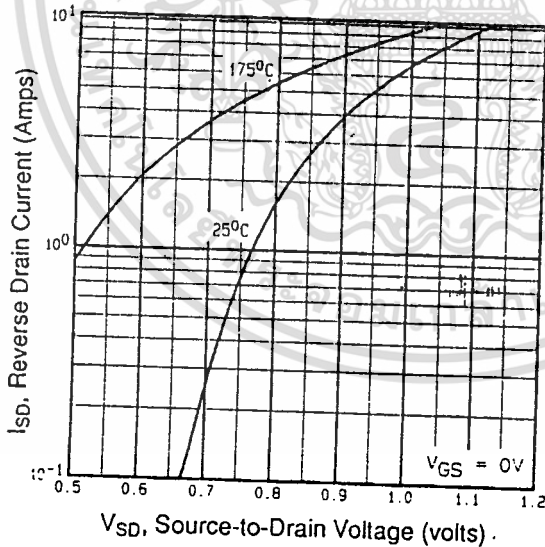


Fig 7. Typical Source-Drain Diode Forward Voltage

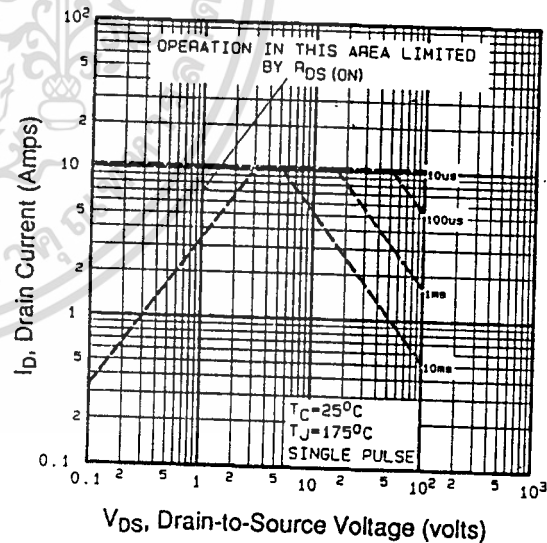


Fig 8. Maximum Safe Operating Area

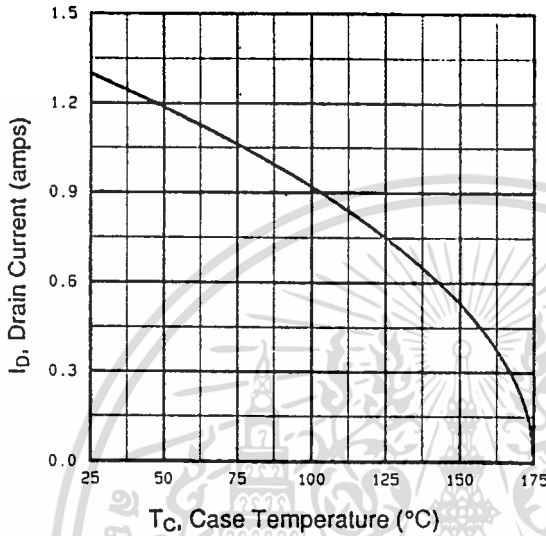


Fig 9. Maximum Drain Current Vs. Case Temperature

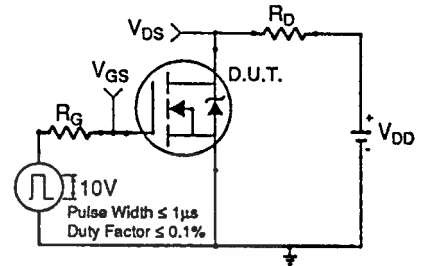


Fig 10a. Switching Time Test Circuit

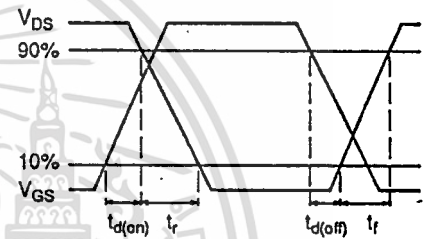


Fig 10b. Switching Time Waveforms

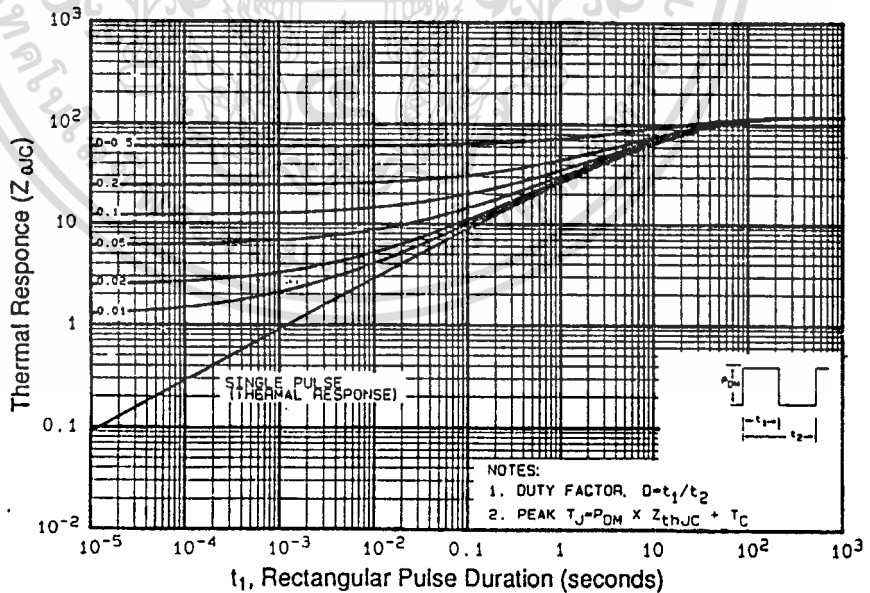


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

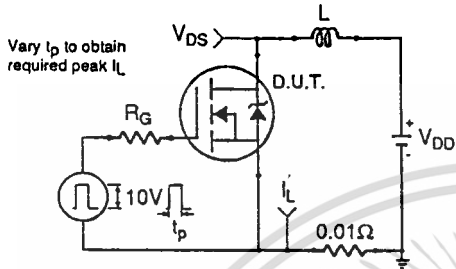


Fig 12a. Unclamped Inductive Test Circuit

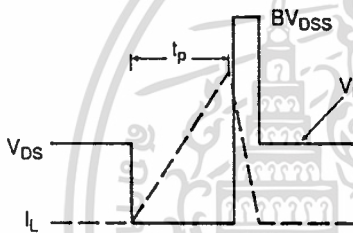


Fig 12b. Unclamped Inductive Waveforms

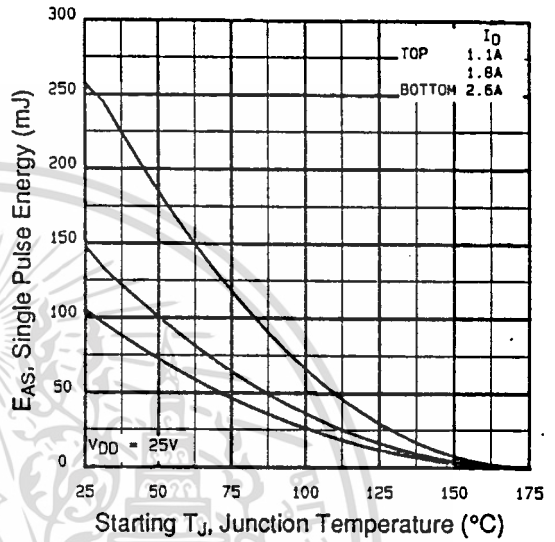


Fig 12c. Maximum Avalanche Energy vs. Drain Current

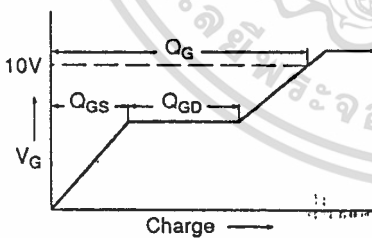


Fig 13a. Basic Gate Charge Waveform

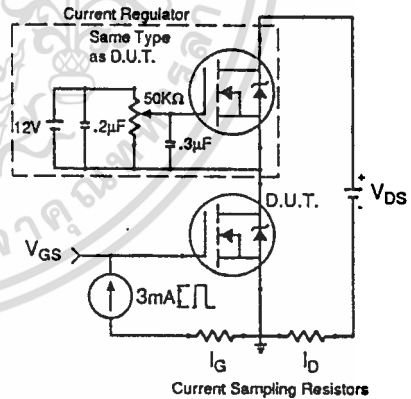


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit

Appendix B: Package Outline Mechanical Drawing

Appendix D: Part Marking Information

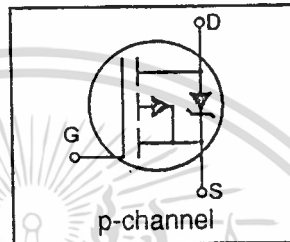
**International Rectifier**

**International**  
**IR Rectifier**

**IRFD9110**

HEXFET® Power MOSFET

- Repetitive Avalanche Rated
- Dynamic  $dv/dt$  Rated
- For Automatic Insertion
- End Stackable
- P-Channel



$BV_{DSS}$  -100V  
 $R_{DS(on)}$  1.2 $\Omega$   
 $I_D$  -0.70A

### Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching speed, ruggedized device design, and low on resistance.

The 4-pin DIP package is a low cost machine insertable case style which can be stacked in multiple combinations on standard 0.1 inch pin centers. The dual drain pin serves as a thermal link to the mounting surface for power dissipation levels up to 1 watt.



HD-1  
Similar to M0-001AN

### Absolute Maximum Ratings

	Parameter	Max.	Units
$I_D$ @ $T_C = 25^\circ\text{C}$	Continuous Drain Current, $V_{GS}@-10\text{V}$	-0.70	A
$I_D$ @ $T_C = 100^\circ\text{C}$	Continuous Drain Current, $V_{GS}@-10\text{V}$	-0.49	
$I_{DM}$	Pulsed Drain Current $\text{\textcircled{D}}$	-5.6	
$P_D$ @ $T_C = 25^\circ\text{C}$	Maximum Power Dissipation	1.3	W
	Linear Derating Factor	0.0083	W/K $\text{\textcircled{D}}$
$V_{GS}$	Gate-to-Source Breakdown Voltage	$\pm 20$	V
$E_{AS}$	Single Pulse Avalanche Energy $\text{\textcircled{D}}$	140	mJ
$I_{AR}$	Avalanche Current $\text{\textcircled{D}}$	-0.70	A
$E_{AR}$	Repetitive Avalanche Energy $\text{\textcircled{D}}$	0.13	mJ
$dv/dt$	Peak Diode Recovery $dv/dt$ $\text{\textcircled{D}}$	-5.5	V/ns
$T_J$ $T_{STG}$	Operating Junction and Storage Temperature Range	-55 to +175	$^\circ\text{C}$
	Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	

### Thermal Resistance

	Parameter	Max.	Units
$R_{\theta JA}$	Junction-to-Ambient, Typical Socket Mount	120	K/W $\text{\textcircled{D}}$

# IRFD9110

## Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Condit
$BV_{DSS}$	Drain-to-Source Breakdown Voltage	-100	---	---	V	$V_{GS}=0V, I_D=-250\mu A$
$\Delta BV_{DSS}/\Delta T_J$	Temp. Coefficient of Breakdown Voltage	---	0.091	---	V/ $^\circ\text{C}$	Reference to $25^\circ\text{C}$ ,
$R_{DS(on)}$	Static Drain-to-Source On Resistance	---	---	1.2	$\Omega$	$V_{GS}=-10V, I_D=-0.4A$
$V_{GS(th)}$	Gate Threshold Voltage	-2.0	---	-4.0	V	$V_{DS}=V_{GS}, I_D=-250\mu A$
$g_{fs}$	Forward Transconductance	0.60	---	---	S	$V_{DS}=-50V, I_{DS}=-0.4A$
$I_{DSS}$	Zero Gate Voltage Collector Current	---	---	-250	$\mu A$	$V_{DS}=-100V, V_{GS}=0V$
		---	---	-1000		$V_{DS}=-80V, V_{GS}=0V,$
$I_{GSS}$	Gate-to-Source Forward Leakage	---	---	-500	nA	$V_{GS}=-20V$
	Gate-to-Source Reverse Leakage	---	---	500		$V_{GS}=20V$
$Q_g$	Total Gate Charge	---	---	8.7	nC	$I_D=-4.0A, V_{DS}=-80V$
$Q_{gs}$	Gate-to-Source Charge	---	---	2.2		See Fig 6 and 13④
$Q_{gd}$	Gate-to-Drain ("Miller") Charge	---	---	4.1		
$t_{d(on)}$	Turn-On Delay Time	---	10	---	ns	$V_{DD}=-50V, I_D=-4.0A$ $R_G=24\Omega, R_D=11\Omega$ See Fig. 10④
$t_r$	Rise Time	---	27	---		
$t_{d(off)}$	Turn-Off Delay Time	---	15	---		
$t_f$	Fall Time	---	17	---		
$L_D$	Internal Drain Inductance	---	4.0	---		
$L_S$	Internal Source Inductance	---	6.0	---		
$C_{iss}$	Input Capacitance	---	200	---	pF	$V_{GS}=0V, V_{DS}=-25V$ $f=1.0\text{Mhz}$ See Fig. 5
$C_{oss}$	Output Capacitance	---	94	---		
$C_{rss}$	Reverse Transfer Capacitance	---	18	---		

## Source-Drain Diode Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Condit
$I_S$	Continuous Source Current (Body Diode)	---	---	-0.70	A	MOSFET symbol showing the integral reverse p-n junction diode.
$I_{SM}$	Pulsed Source Current (Body Diode) ①	---	---	-5.6		
$V_{SD}$	Diode Forward Voltage	---	---	-5.5	V	$T_J=25^\circ\text{C}, I_S=-0.70A,$
$t_{rr}$	Reverse Recovery Time	41	---	160	ns	$T_J=25^\circ\text{C}, I_F=-4.0A,$
$Q_{RR}$	Reverse Recovery Charge	0.075	---	0.30	$\mu\text{C}$	$di/dt=100A/\mu\text{S}$ ④
$t_{on}$	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated b				

### Notes:

- ① Repetitive rating; Pulse width limited by max. junction temperature (See figure 11)
- ②  $V_{DD}=-25V$ , Starting  $T_J=25^\circ\text{C}$ ,  $L=53\text{mH}$ ,  $R_G=25\Omega$ , Peak  $I_{AS}=-2.0A$  (See figure 12)
- ③  $I_{SD}\leq 4.0A$ ,  $di/dt\leq 75A/\mu\text{s}$ ,  $V_{DD}\leq BV_{DSS}$ ,  $T_J\leq 175^\circ\text{C}$  Suggested  $R_G=24\Omega$
- ④ Pulse width  $\leq 300\mu\text{s}$ ; duty Cycle  $\leq 2\%$
- ⑤ Mounting flat, smooth
- ⑥  $K/W = ^\circ\text{C}/\text{W}$

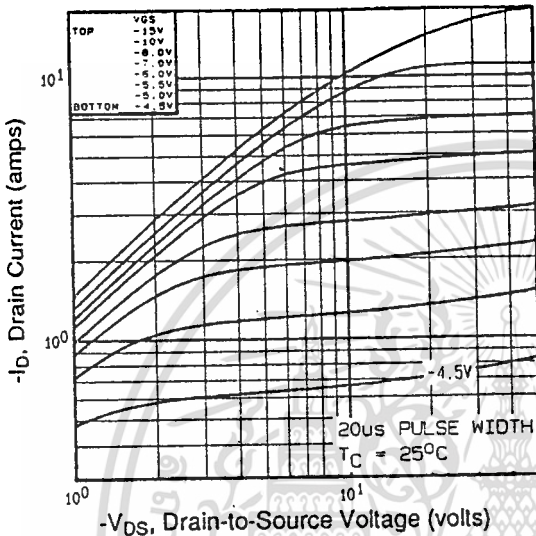


Fig 1. Typical Output Characteristics,  $T_C = 25^\circ\text{C}$

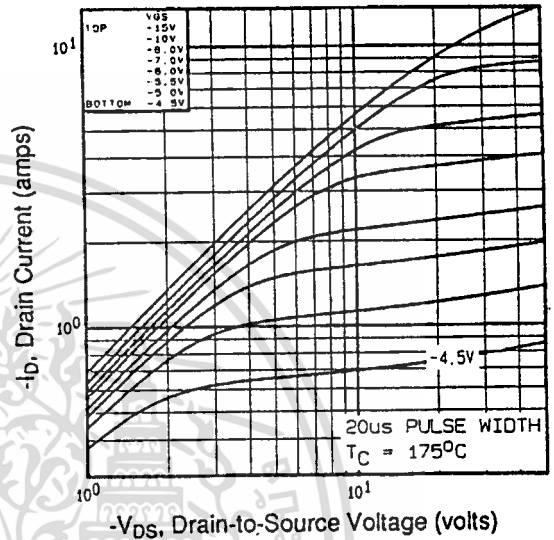


Fig 2. Typical Output Characteristics,  $T_C = 150^\circ\text{C}$

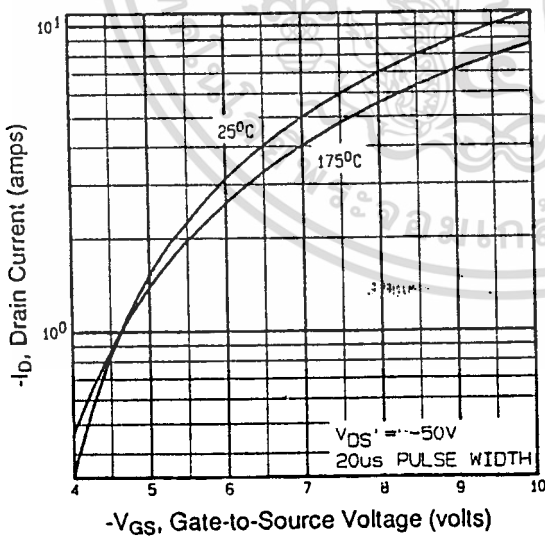


Fig 3. Typical Transfer Characteristics

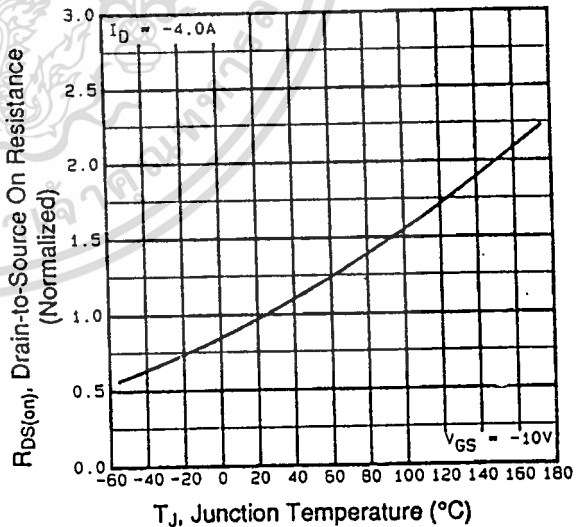


Fig 4. Normalized On-Resistance Vs. Temperature

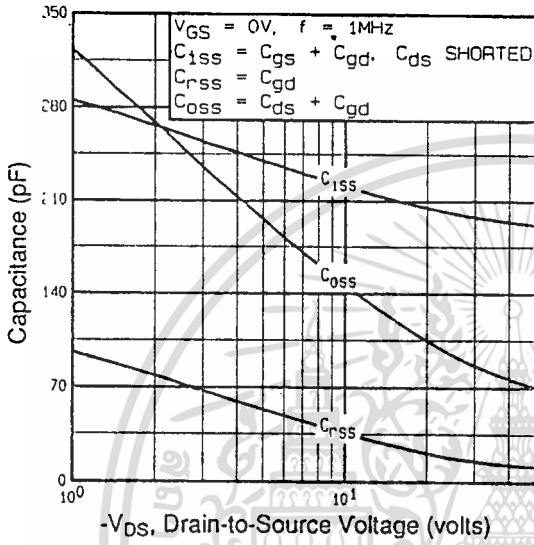


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

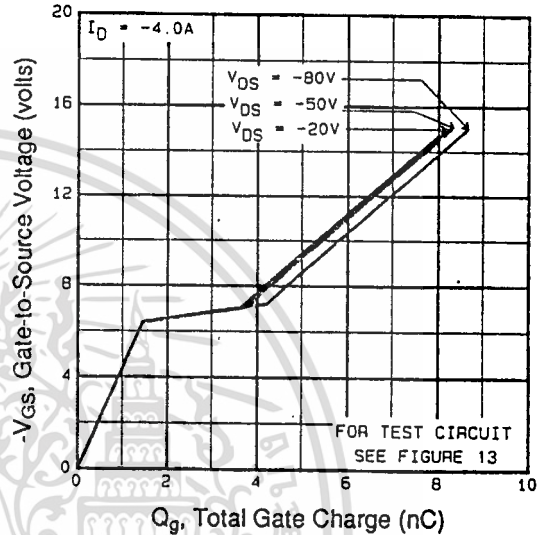


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

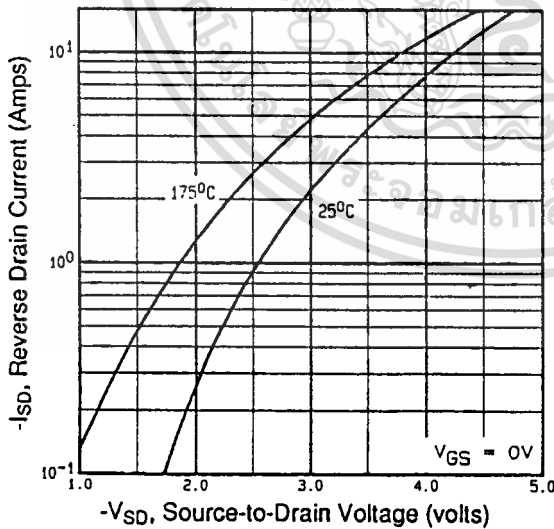


Fig 7. Typical Source-Drain Diode Forward Voltage

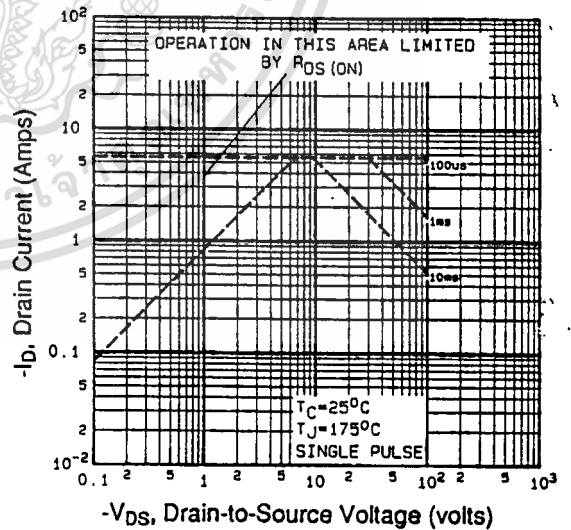


Fig 8. Maximum Safe Operating Area

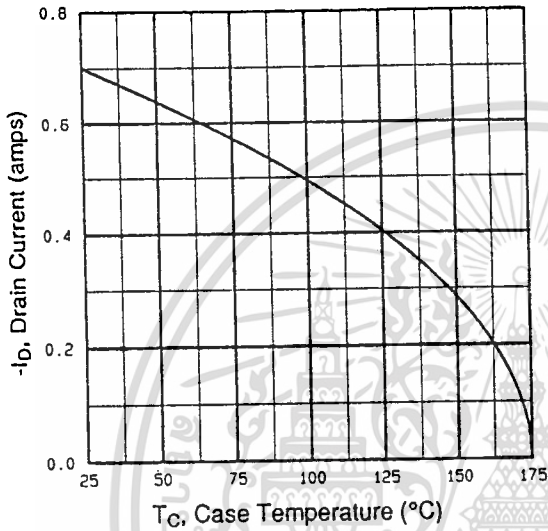


Fig 9. Maximum Drain Current Vs. Case Temperature

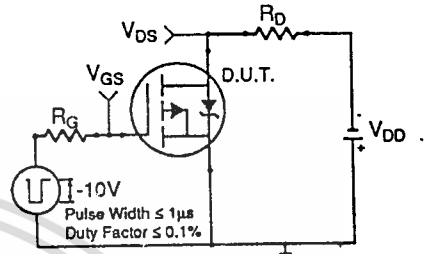


Fig 10a. Switching Time Test Circuit

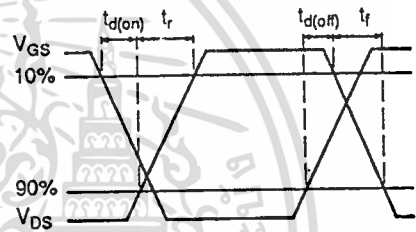


Fig 10b. Switching Time Waveforms

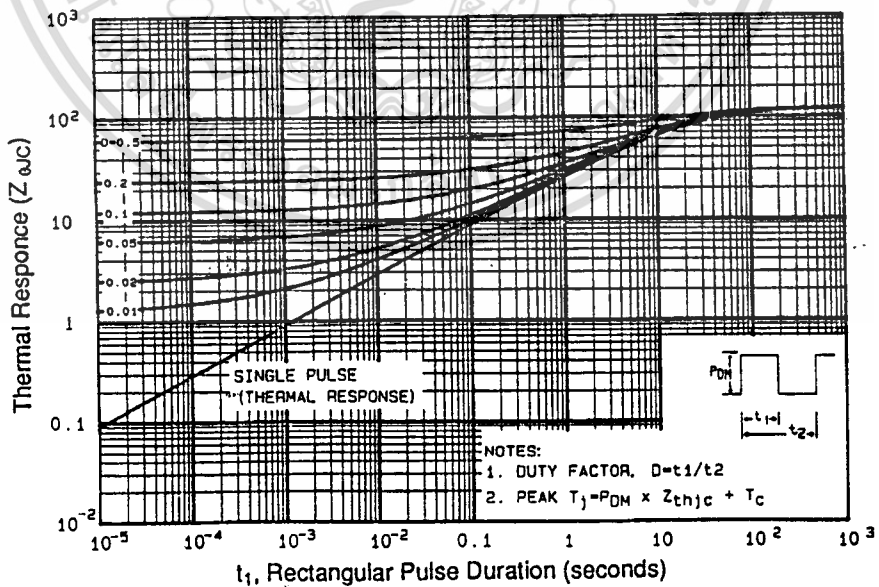


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

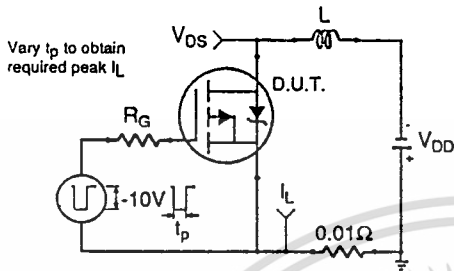


Fig 12a. Unclamped Inductive Test Circuit

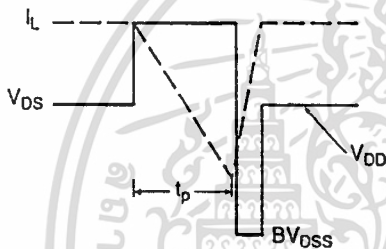


Fig 12b. Unclamped Inductive Waveforms

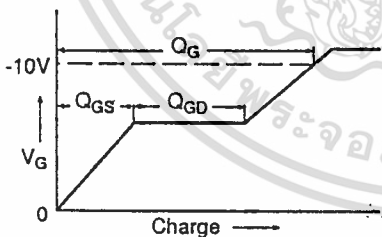


Fig 13a. Basic Gate Charge Waveform

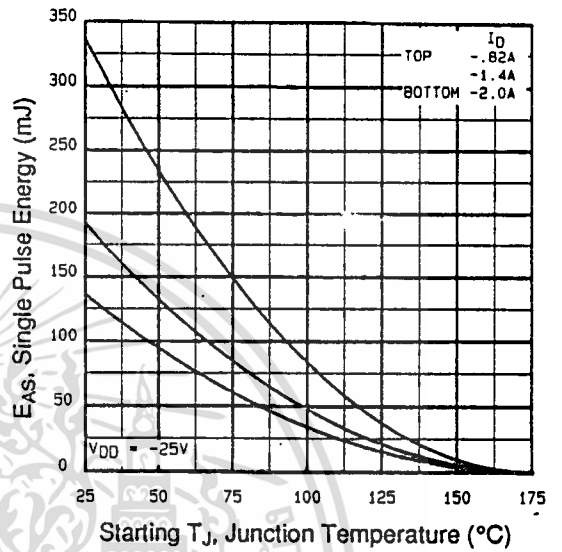


Fig 12c. Maximum Avalanche Energy vs. Drain Current

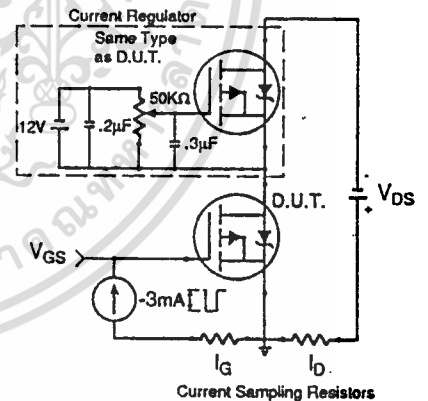


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit

Appendix B: Package Outline Mechanical Drawing

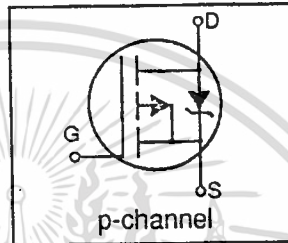
Appendix D: Part Marking Information

# International Rectifier

# IRFD9120

HEXFET® Power MOSFET

- Repetitive Avalanche Rated
- Dynamic dv/dt Rated
- For Automatic Insertion
- End Stackable
- P-Channel

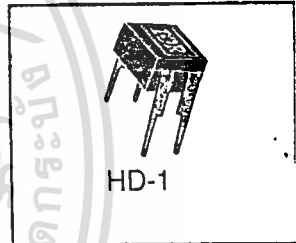


$BV_{DSS}$	-100V
$R_{DS(on)}$	0.60Ω
$I_D$	-1.0A

### Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching speed, ruggedized device design, and low on resistance.

The 4-pin DIP package is a low cost machine insertable case style which can be stacked in multiple combinations on standard 0.1 inch pin centers. The dual drain pin serves as a thermal link to the mounting surface for power dissipation levels up to 1 watt.



### Absolute Maximum Ratings

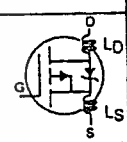
	Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} @ -10V$	-1.0	A
$I_D @ T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} @ -10V$	-0.70	
$I_{DM}$	Pulsed Drain Current ①	-8.0	
$P_D @ T_C = 25^\circ C$	Maximum Power Dissipation	1.25	W
	Linear Derating Factor	0.0083	W/K②
$V_{GS}$	Gate-to-Source Breakdown Voltage	±20	V
$E_{AS}$	Single Pulse Avalanche Energy ②	140	mJ
$I_{AR}$	Avalanche Current ③	-1.0	A
$E_{AR}$	Repetitive Avalanche Energy ④	0.13	mJ
dv/dt	Peak Diode Recovery dv/dt ⑤	-5.5	V/ns⑥
$T_J$ $T_{STG}$	Operating Junction and Storage Temperature Range	-55 to +175	°C
	Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	

### Thermal Resistance

	Parameter	Max.	Units
$R_{\theta JA}$	Junction-to-Ambient, Typical Socket Mount	120	K/W⑦

## Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$BV_{DSS}$	Drain-to-Source Breakdown Voltage	-100	---	---	V	$V_{GS}=0V, I_D=-250\mu A$
$\Delta BV_{DSS}/\Delta T_J$	Temp. Coefficient of Breakdown Voltage	---	0.10	---	V/°C	Reference to $25^\circ\text{C}, I_D=-1mA$
$R_{DS(on)}$	Static Drain-to-Source On Resistance	---	---	0.60	$\Omega$	$V_{GS}=-10V, I_D=-0.60A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	-2.0	---	-4.0	V	$V_{DS}=V_{GS}, I_D=-250\mu A$
$g_{fs}$	Forward Transconductance	0.71	---	---	S	$V_{DS}=-50V, I_{DS}=-0.60A$ ④
$I_{DSS}$	Zero Gate Voltage Collector Current	---	---	-250	$\mu A$	$V_{DS}=-100V, V_{GS}=0V$
		---	---	-1000		$V_{DS}=-80V, V_{GS}=0V, T_J=150^\circ\text{C}$
$I_{GSS}$	Gate-to-Source Forward Leakage	---	---	-500	nA	$V_{GS}=-20V$
	Gate-to-Source Reverse Leakage	---	---	500		$V_{GS}=20V$
$Q_g$	Total Gate Charge	---	---	18	nC	$I_D=-6.8A, V_{DS}=-80V, V_{GS}=-10V$ See Fig 6 and 13④
$Q_{gs}$	Gate-to-Source Charge	---	---	3.0		
$Q_{gd}$	Gate-to-Drain ("Miller") Charge	---	---	9.0		
$t_{d(on)}$	Turn-On Delay Time	---	9.6	---	ns	$V_{DD}=-50V, I_D=-6.8A$ $R_G=18\Omega, R_D=7.1\Omega$ See Fig. 10④
$t_r$	Rise Time	---	29	---		
$t_{d(off)}$	Turn-Off Delay Time	---	21	---		
$t_f$	Fall Time	---	25	---		
$L_D$	Internal Drain Inductance	---	4.0	---	nH	Between lead, 6mm (0.25in.) from package, and center of die contact.
$L_S$	Internal Source Inductance	---	6.0	---		
$C_{iss}$	Input Capacitance	---	390	---	pF	$V_{GS}=0V, V_{DS}=-25V$ $f=1.0Mhz$ See Fig. 5
$C_{oss}$	Output Capacitance	---	170	---		
$C_{rss}$	Reverse Transfer Capacitance	---	45	---		



## Source-Drain Diode Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$I_S$	Continuous Source Current (Body Diode)	---	---	-1.0	A	MOSFET symbol showing the integral reverse p-n junction diode.
$I_{SM}$	Pulsed Source Current (Body Diode) ①	---	---	-8.0		
$V_{SD}$	Diode Forward Voltage	---	---	-6.3	V	$T_J=25^\circ\text{C}, I_S=-1.0A, V_{GS}=0V$ ⑤
$t_{rr}$	Reverse Recovery Time	49	---	200	ns	$T_J=25^\circ\text{C}, I_F=-6.8A,$
$Q_{RR}$	Reverse Recovery Charge	0.17	---	0.66	$\mu C$	$di/dt=100A/\mu S$ ⑥
$t_{on}$	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S + L_D$ )				

### Notes:

- ① Repetitive rating; Pulse width limited by max. junction temperature (See figure 11)
- ②  $V_{DD}=-25V$ , Starting  $T_J=25^\circ\text{C}$ ,  $L=55mH$ ,  $R_G=25\Omega$ , Peak  $I_{AS}=-2.0A$  (See figure 12)
- ③  $I_{SD}\leq-6.8A$ ,  $di/dt\leq-110A/\mu s$ ,  $V_{DD}\leq BV_{DSS}$ ,  $T_J\leq 175^\circ\text{C}$  Suggested  $R_G=18\Omega$
- ④ Pulse width  $\leq 300\mu s$ ; duty Cycle  $\leq 2\%$
- ⑤ Mounting surface: flat, smooth, greased
- ⑥  $K/W = ^\circ C/W$

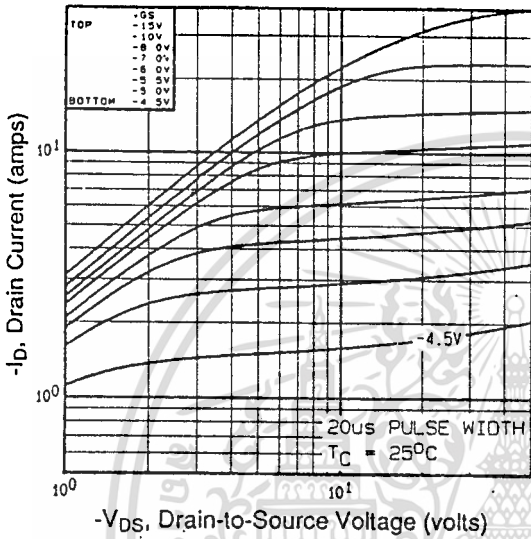


Fig 1. Typical Output Characteristics,  $T_C = 25^\circ\text{C}$

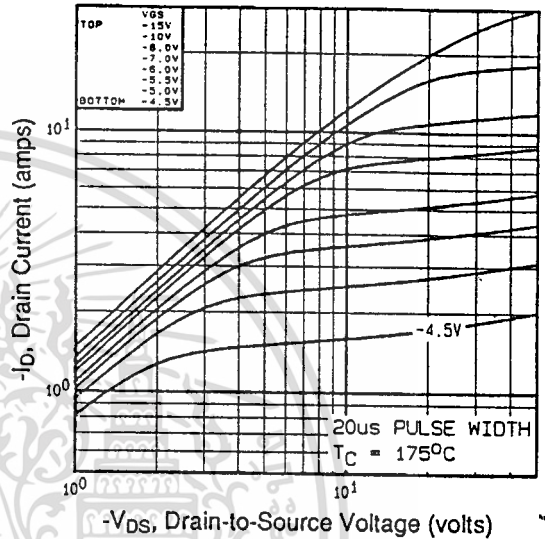


Fig 2. Typical Output Characteristics,  $T_C = 150^\circ\text{C}$

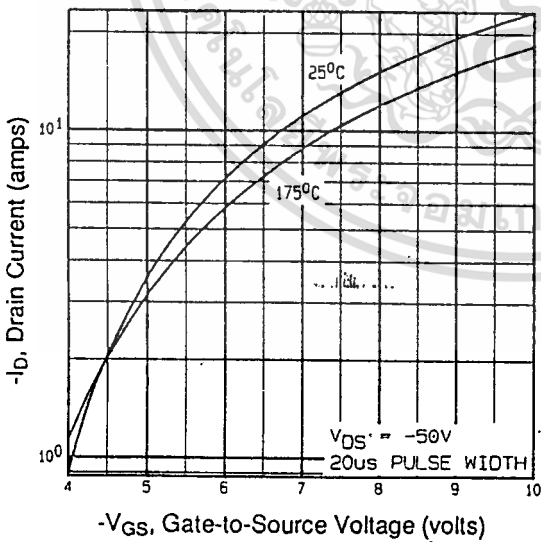


Fig 3. Typical Transfer Characteristics

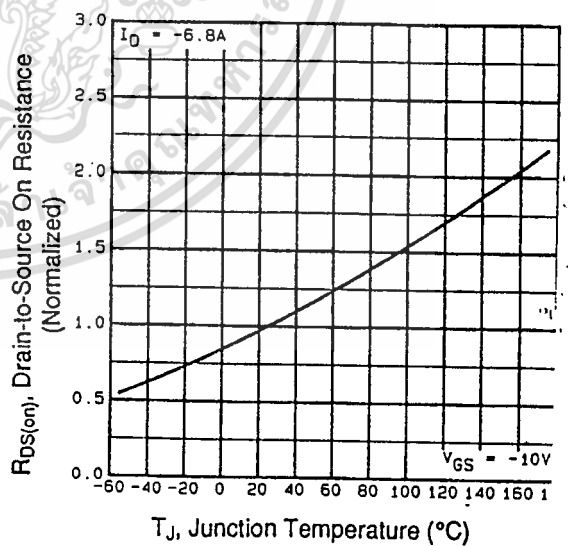


Fig 4. Normalized On-Resistance Vs. Temperature

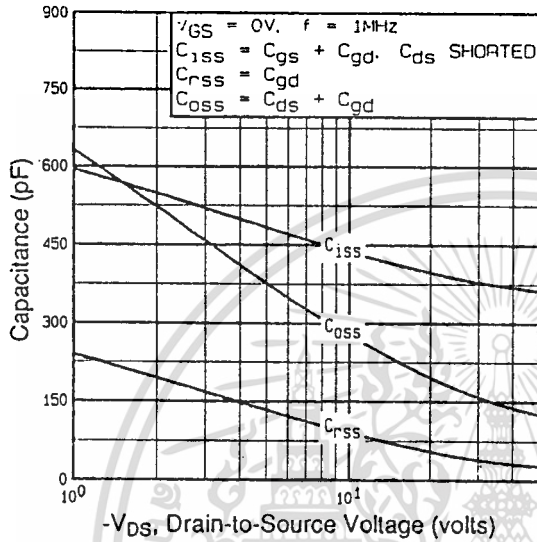


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

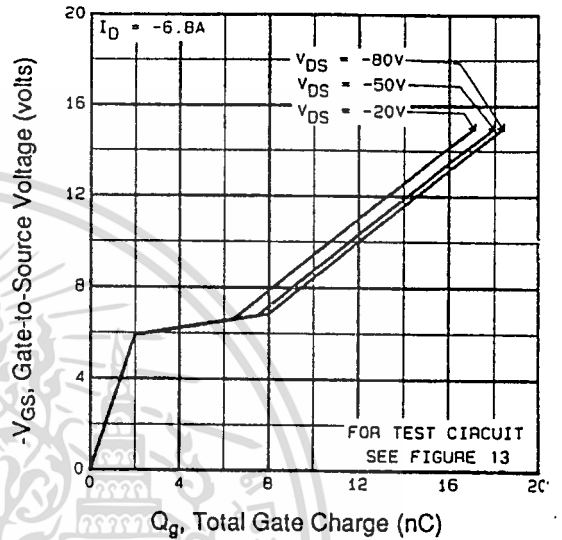


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

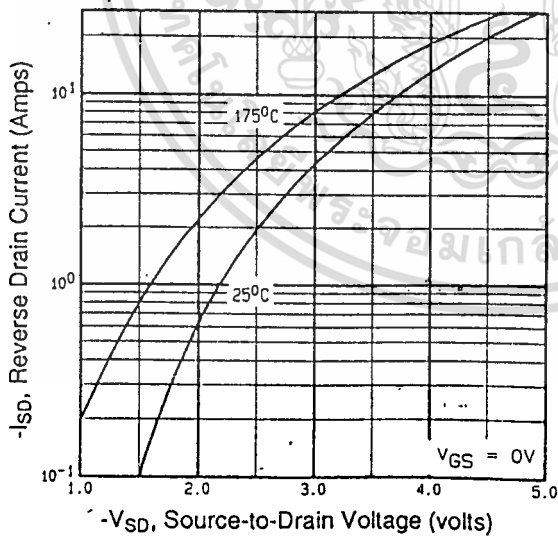


Fig 7. Typical Source-Drain Diode Forward Voltage

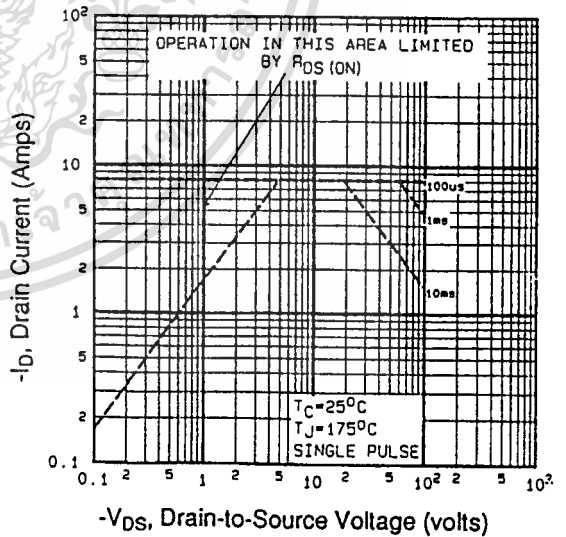


Fig 8. Maximum Safe Operating Area

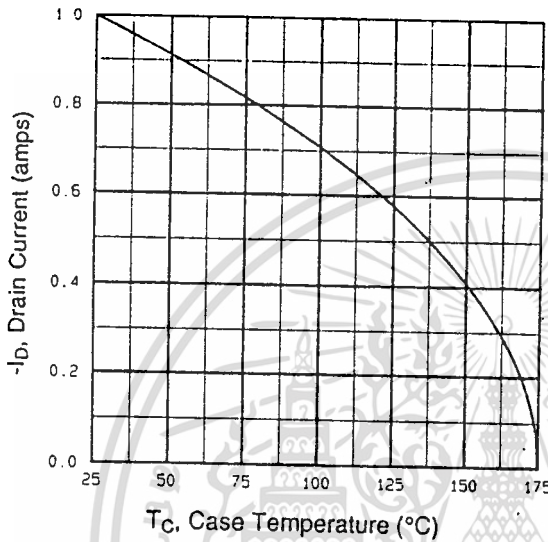


Fig 9. Maximum Drain Current Vs. Case Temperature

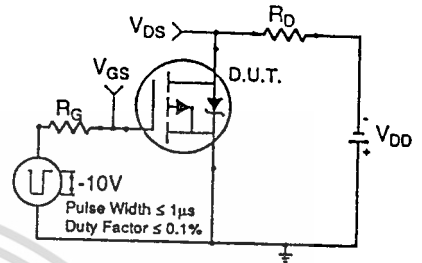


Fig 10a. Switching Time Test Circuit

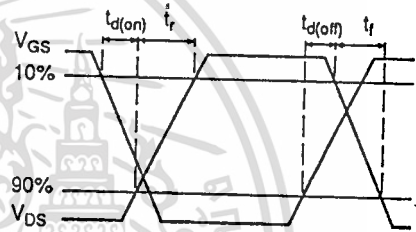


Fig 10b. Switching Time Waveforms

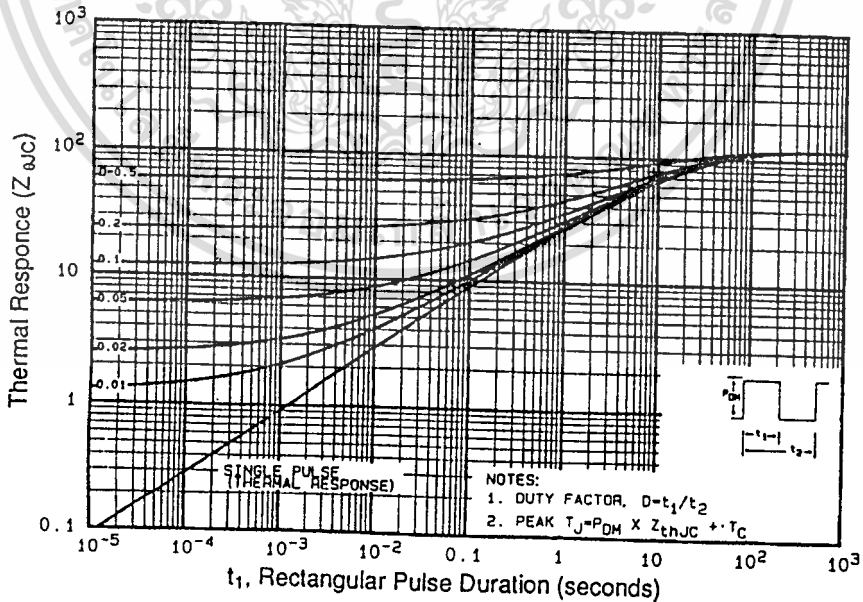


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านกำไร  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

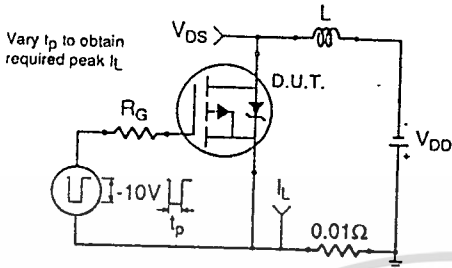


Fig 12a. Unclamped Inductive Test Circuit

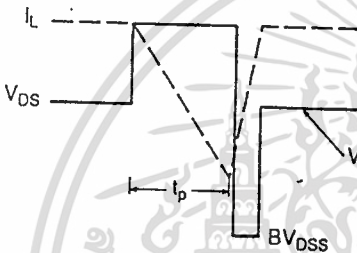


Fig 12b. Unclamped Inductive Waveforms

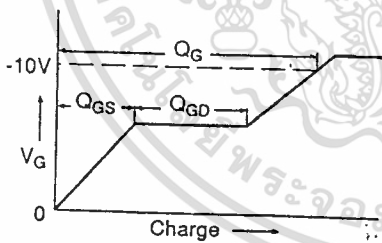


Fig 13a. Basic Gate Charge Waveform

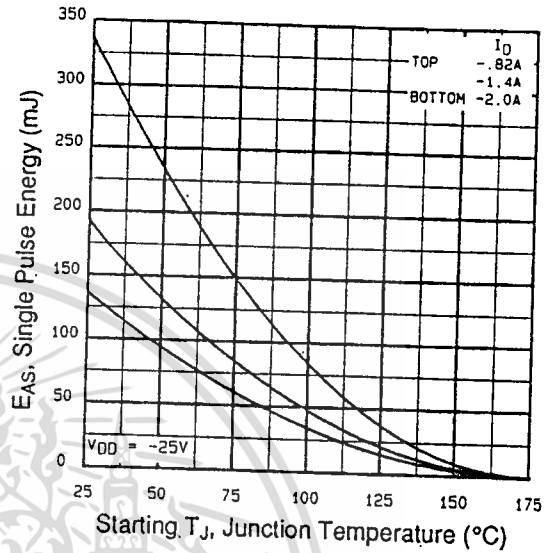


Fig 13c. Maximum Avalanche Energy vs. Drain Current

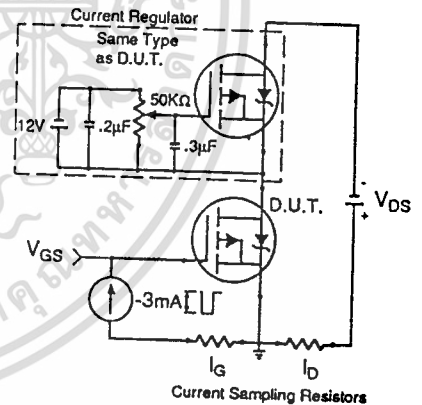


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery  $dv/dt$  Test Circuit

Appendix B: Package Outline Mechanical Drawing

Appendix D: Part Marking Information

**SCL4001B, SCL4002B  
SCL4025B, SCL4078B**



**CMOS NOR GATES**

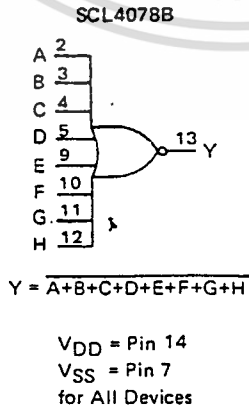
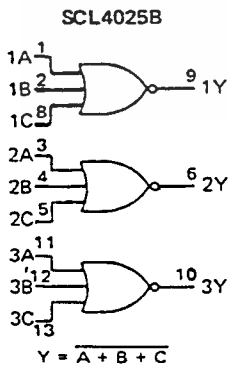
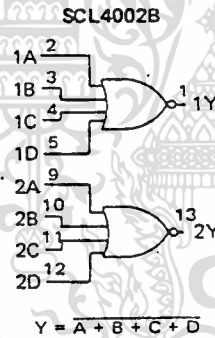
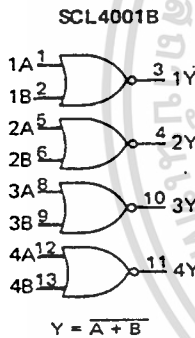
- SCL4001B – Quad 2-Input NOR
- SCL4002B – Dual 4-Input NOR
- SCL4025B – Triple 3-Input NOR
- SCL4078B – 8-Input NOR

**FEATURES**

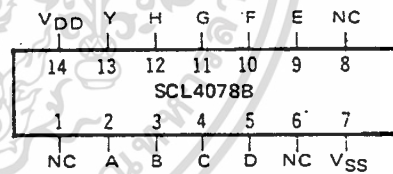
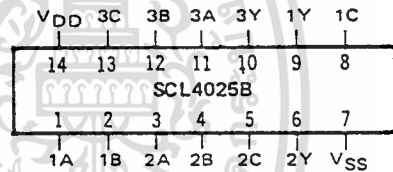
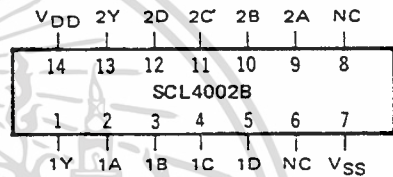
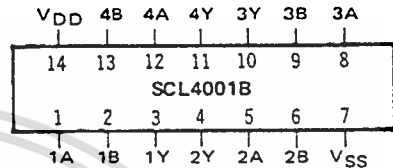
- ◆ Buffered Outputs
- ◆ Diode Protection on all Inputs
- ◆ Fully "B" - Series Compatible
- ◆ Balanced Output Drive Current Specifications

Inputs	Output
0 0 . . . 0	1
All other combinations	0

**FUNCTION DIAGRAMS**



**CONNECTION DIAGRAMS  
(all packages)**



**Add suffix for package:**

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

**RECOMMENDED OPERATING CONDITIONS**

For maximum reliability:

DC Supply Voltage	V <sub>DD</sub> - V <sub>SS</sub>	3 to 15	V <sub>dc</sub>
Operating Temperature	T <sub>A</sub>	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

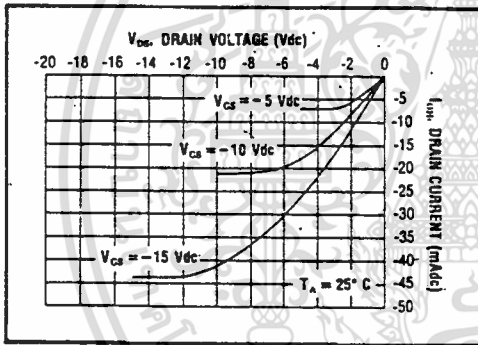
STATIC CHARACTERISTICS <sup>1,3</sup>

PARAMETER	V <sub>DD</sub> (Vdc)	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I <sub>DD</sub>	V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub> All valid input combinations	-	0.05	-	0.0005	0.05	-	1.5	μA <sub>dc</sub>
			-	0.10	-	0.001	0.10	-	3.0	
			-	0.20	-	0.002	0.20	-	6.0	

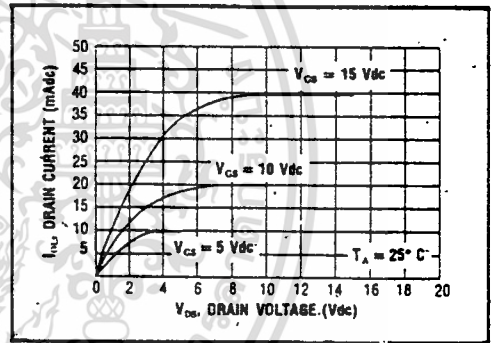
NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".  
<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.  
 = -40°C for E device.  
 T<sub>HIGH</sub> = +125°C for C, D, F, H device.  
 = + 85°C for E device.  
<sup>3</sup> These devices have been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C<sub>L</sub> = 50pF, T<sub>A</sub> = 25°C)

PARAMETER	V <sub>DD</sub> (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t <sub>PLH</sub> , t <sub>PHL</sub>	5	-	125	ns
		10	-	60	
		15	-	45	
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>THL</sub>	5	-	100	ns
		10	-	50	
		15	-	40	

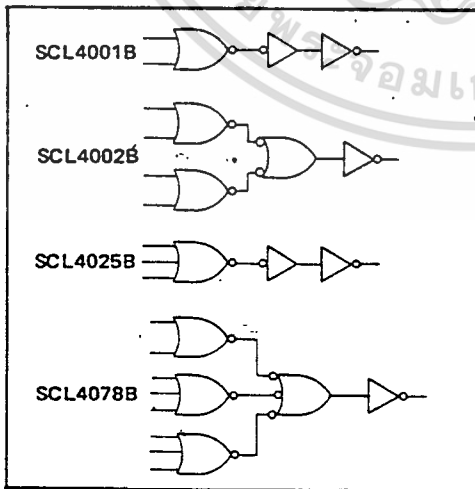


Typical P-Channel Source Current Characteristics

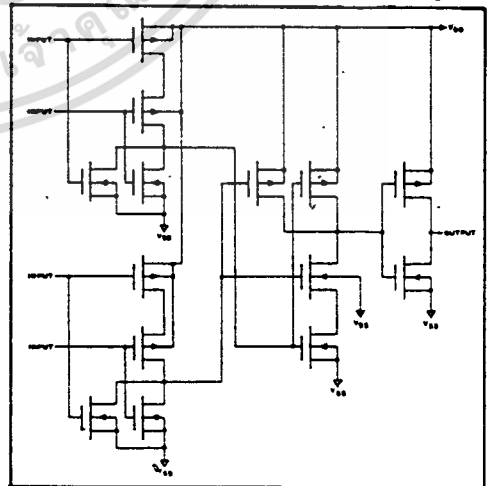


Typical N-Channel Sink Current Characteristics

LOGIC DIAGRAMS



SCHEMATIC DIAGRAM SCL4002B (1 of 2 gates)



# SCL4019B



# CMOS QUAD AND-OR SELECT GATE

### FEATURES

- ◆ Replaces Three Simple Gate Packages
- ◆ Medium Speed Operation
- ◆ All Inputs Diode-Protected
- ◆ All Outputs Buffered
- ◆ Balanced Output Drive Current Specifications

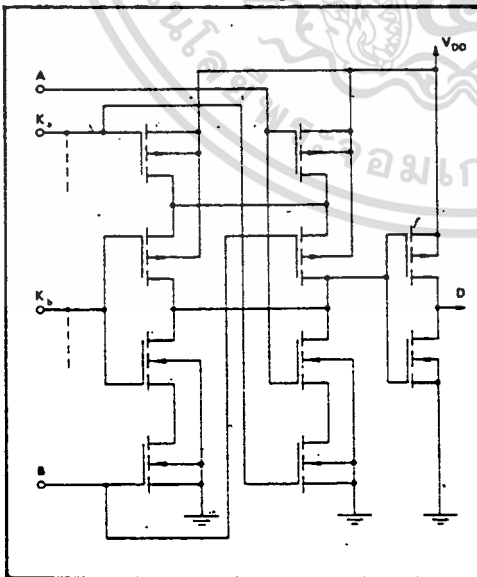
### DESCRIPTION

The SCL4019B is comprised of four "AND-OR Select" gate configurations, each consisting of two 2-input AND gates driving a single 2-input OR gate. Selection is accomplished by control bits  $K_A$  and  $K_B$ . In addition to selection of either channel A or channel B information, the control bits can be applied simultaneously to accomplish the logical A + B function.

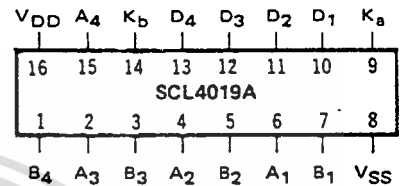
TRUTH TABLE  
(one of four gates)

$K_A$	$K_B$	D
0	0	0
1	0	A
0	1	B
1	1	A+B

SCHEMATIC DIAGRAM  
(one of four gates)



CONNECTION DIAGRAM  
(all packages)



Add suffix for package:

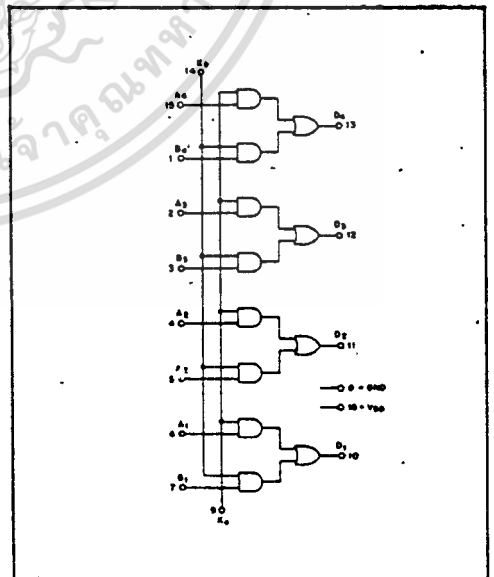
- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

### RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

LOGIC DIAGRAM



ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS 1.3

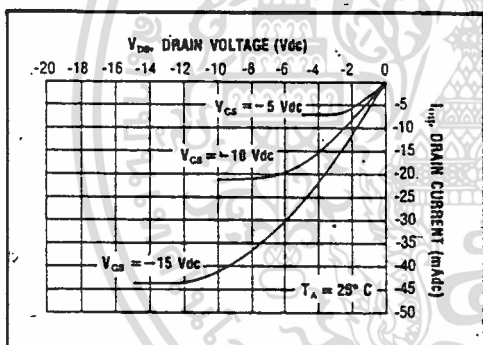
PARAMETER	V <sub>DD</sub> (Vdc)	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I <sub>DD</sub>	V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub> All valid input combinations	-	1.0	-	0.005	1.0	-	30	μA <sub>dc</sub>
			-	2.0	-	0.01	2.0	-	60	
			-	4.0	-	0.02	4.0	-	120	

- NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".  
<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.  
 = -40°C for E device.  
 T<sub>HIGH</sub> = +125°C for C, D, F, H device.  
 = + 85°C for E device.

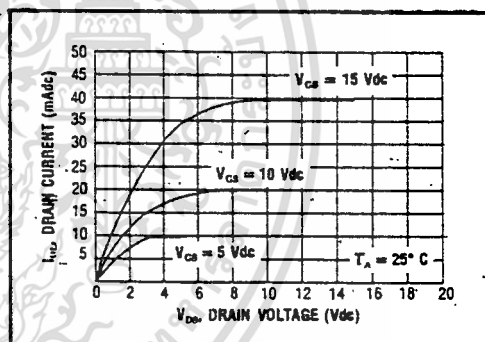
<sup>3</sup> This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C<sub>L</sub> = 50pF, T<sub>A</sub> = 25°C)

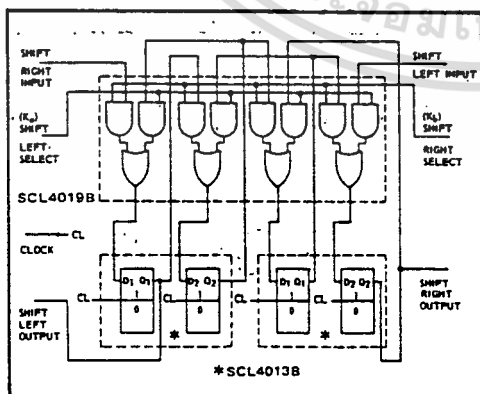
PARAMETER	V <sub>DD</sub> (Vdc)	Min.	Typ.	Max.	Units	
PROPAGATION DELAY TIME From Any Input	t <sub>PLH</sub> , t <sub>PHL</sub>	5	-	150	300	ns
		10	-	60	120	
		15	-	50	100	
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>THL</sub>	5	-	100	200	ns
		10	-	50	100	
		15	-	40	80	



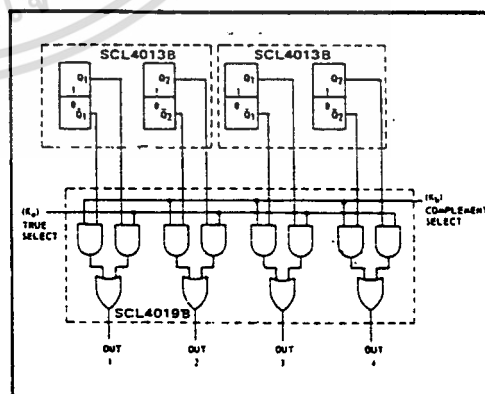
Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics



"Shift left/shift right" register.



"True/complement" selector.

SGL4020AB



# CMOS 14-STAGE BINARY COUNTER

### FEATURES

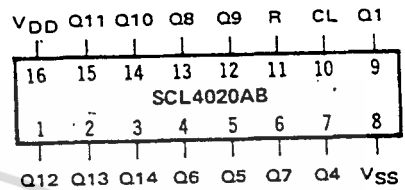
- ◆ 14 Fully Static Stages
- ◆ Buffered Outputs Available from 12 Stages
- ◆ Common Reset Line
- ◆ 8MHz Counting Rate @ 10Vdc
- ◆ All Inputs Buffered

### DESCRIPTION

The SCL4020AB consists of 14 ripple-carry binary counter stages with appropriate input buffers and reset circuitry. Buffered outputs are externally available from stages 1, and 4 through 14. The counter is reset to its "all zeroes" state by a high level on the Reset input. The counter is advanced one count on the negative-going transition of each input pulse. Isolation from external noise and the effects of loading is provided by output buffering.

Applications include time delay circuits, counter controls, and frequency-dividing circuits.

### CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

### RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

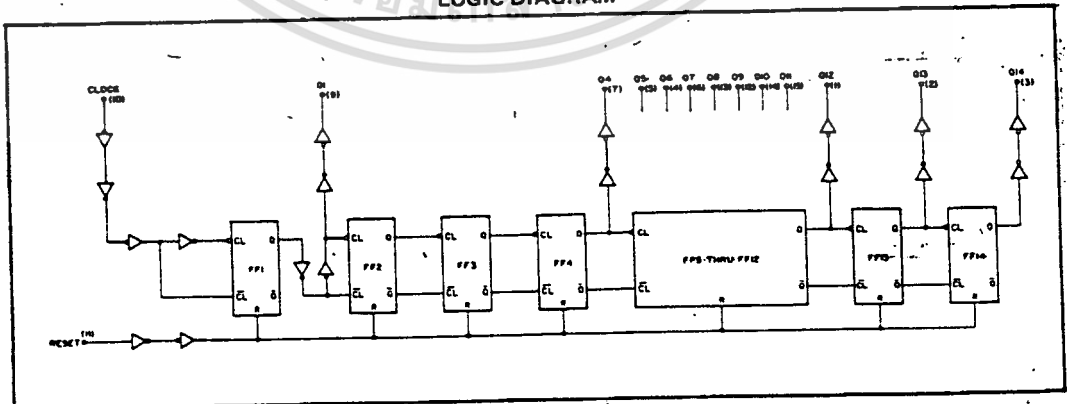
DC Supply Voltage	VDD - VSS	3 to 15	Vdc
Operating Temperature	T <sub>A</sub>	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

### TRUTH TABLE

CLOCK	RESET	OUTPUT STATE
	0	No Change
	0	Advance to next state
X	1	All Outputs are low

X = Don't Care

### LOGIC DIAGRAM



## ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS<sup>1</sup>

PARAMETER	V <sub>DD</sub> (V <sub>dc</sub> )	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units	
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.		
QUIESCENT DEVICE CURRENT I <sub>DD</sub>	5	V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub>	–	5	–	0.05	5	–	150	μA <sub>dc</sub>	
	10	All valid input combinations	–	10	–	0.1	10	–	300		
	15		–	15	–	0.2	20	–	600		
OUTPUT HIGH (SOURCE) CURRENT C, D, F, H device	I <sub>OH</sub>	5	V <sub>OH</sub> = 4.6V	–0.15	–	–0.12	–0.5	–	–0.08	–	mA <sub>dc</sub>
		10	V <sub>OH</sub> = 9.5V	–0.37	–	–0.3	–1.15	–	–0.21	–	
		15	V <sub>OH</sub> = 13.5V	–1.25	–	–1.0	–4.5	–	–0.69	–	
	E device	5	V <sub>OH</sub> = 4.6V	–0.14	–	–0.12	–0.5	–	–0.10	–	mA <sub>dc</sub>
		10	V <sub>OH</sub> = 9.5V	–0.35	–	–0.3	–1.15	–	–0.25	–	
		15	V <sub>OH</sub> = 13.5V	–1.2	–	–1.0	–4.5	–	–0.85	–	
OUTPUT LOW (SINK) CURRENT C, D, F, H device	I <sub>OL</sub>	5	V <sub>OL</sub> = 0.4V	0.15	–	0.12	0.5	–	0.08	–	mA <sub>dc</sub>
		10	V <sub>OL</sub> = 0.5V	0.37	–	0.3	1.0	–	0.21	–	
		15	V <sub>OL</sub> = 1.5V	1.25	–	1.0	5.8	–	0.69	–	
	E device	5	V <sub>OL</sub> = 0.4V	0.14	–	0.12	0.5	–	0.10	–	mA <sub>dc</sub>
		10	V <sub>OL</sub> = 0.5V	0.35	–	0.3	1.0	–	0.25	–	
		15	V <sub>OL</sub> = 1.5V	1.2	–	1.0	5.8	–	0.85	–	

NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

<sup>2</sup> T<sub>LOW</sub> = –55°C for C, D, F, H device.

= –40°C for E device.

T<sub>HIGH</sub> = +125°C for C, D, F, H device.

= + 85°C for E device.

DYNAMIC CHARACTERISTICS (C<sub>L</sub> = 50pF, T<sub>A</sub> = 25°C)

PARAMETER	V <sub>DD</sub> (V <sub>dc</sub> )	Min.	Typ.	Max.	Units	
<b>CLOCKED OPERATION</b>						
PROPAGATION DELAY TIME Clock to Q1	t <sub>PLH</sub> , t <sub>PHL</sub>	5	–	200	400	ns
		10	–	100	200	
		15	–	80	160	
Q <sub>i</sub> to Q <sub>i+1</sub>	t <sub>PLH</sub> , t <sub>PHL</sub>	5	–	150	300	ns
		10	–	75	150	
		15	–	60	120	
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>THL</sub>	5	–	180	360	ns
		10	–	90	180	
		15	–	65	130	
MINIMUM CLOCK PULSE WIDTH	PW <sub>CL</sub>	5	–	100	200	ns
		10	–	50	100	
		15	–	40	80	
MAXIMUM CLOCK FREQUENCY	f <sub>CL</sub>	5	2.0	4.0	–	MHz
		10	4.0	8	–	
		15	5	10	–	
MAXIMUM CLOCK RISE AND FALL TIME	t <sub>rCL</sub> , t <sub>fCL</sub>	5	15	–	–	μs
		10	15	–	–	
		15	5	–	–	
<b>RESET OPERATION</b>						
PROPAGATION DELAY TIME	t <sub>PHL</sub>	5	–	300	600	ns
		10	–	150	300	
		15	–	120	240	
MINIMUM RESET PULSE WIDTH	PW <sub>R</sub>	5	–	150	300	ns
		10	–	75	150	
		15	–	60	120	
RESET REMOVAL TIME	t <sub>rem</sub>	5	–	250	500	ns
		10	–	125	250	
		15	–	100	200	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B  
SCL4446B



# CMOS PHASE-LOCKED LOOPS

## FEATURES

- ◆ Very low power consumption – 70  $\mu$ W (typ) @  $f_o = 10$ kHz, 5Vdc
- ◆ Operating frequency range (no offset) – Up to 3MHz (typ) @ 10Vdc (SCL4046B) Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ◆ Low frequency drift – 0.04%/°C. (typ) @ 10Vdc
- ◆ Choice of two phase comparators:
  1. Exclusive-OR network
  2. Edge-controlled memory network with phase-pulse output for lock indication
- ◆ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ◆ High VCO linearity 1% (typ)
- ◆ Source-follower output of VCO control input (Demodulator Output)
- ◆ Zener Diode to assist Supply Regulation
- ◆ Balanced Output Drive Current Specifications

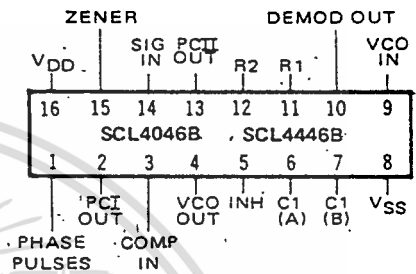
## APPLICATIONS

- ◆ FM demodulator and modulator
- ◆ Frequency synthesis and multiplication
- ◆ Frequency discriminator
- ◆ Data synchronization
- ◆ Voltage-to-frequency conversion
- ◆ Tone decoding.
- ◆ FSK-Modems
- ◆ Signal conditioning

## DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal  $PCI_{OUT}$ , and maintains 90° phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals  $PCI_{OUT}$  and Phase Pulses, and maintains a 0° phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal  $VCO_{OUT}$  whose frequency is determined by the voltage of input  $VCO_{IN}$  and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source follower output, Demod Out, with an external resistor is used where the  $VCO_{in}$  signal is needed but no-loading can be tolerated. The inhibit input  $Inh$ , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

## CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

## RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

## BLOCK DIAGRAM

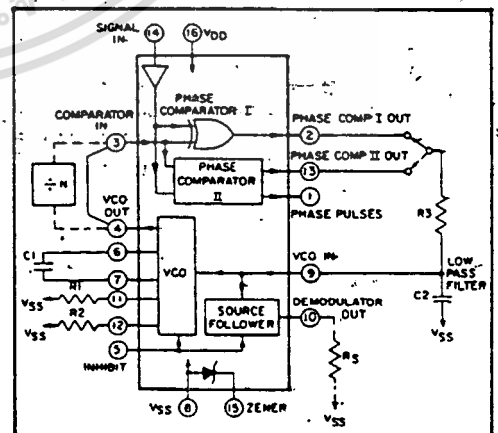


Fig. 1

VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ( $10^{12}\Omega$ ) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor ( $R_S$ ) of  $50k\Omega$  or more should be connected from this terminal to  $V_{SS}$ . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

PHASE COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0"  $\leq 30\%$  ( $V_{DD} - V_{SS}$ ), logic "1"  $\geq 70\%$  ( $V_{DD} - V_{SS}$ )]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator-input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to  $V_{DD}/2$ . The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency ( $f_0$ ).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ( $2f_c$ ).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ( $2f_L$ ). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center-frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between  $0^\circ$  and  $180^\circ$ , and is  $90^\circ$  at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase comparator I in locked condition is shown in Figure 3.

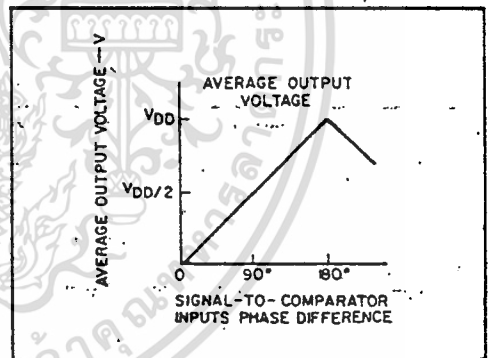


Fig. 2 — Phase-comparator I characteristics at low-pass filter output.

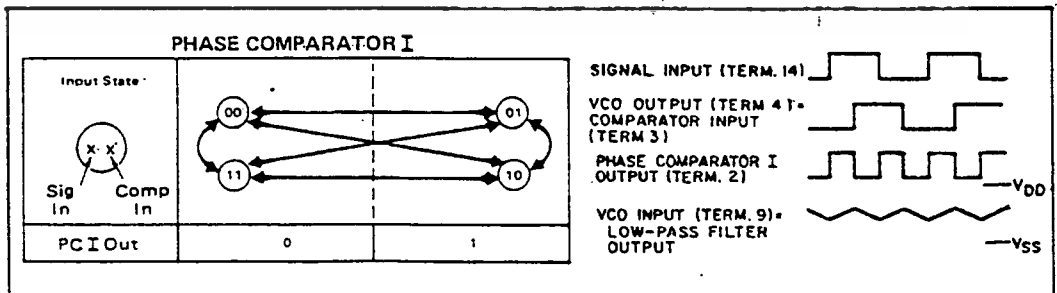


Fig. 3 — Typical waveforms employing phase comparator I in locked condition

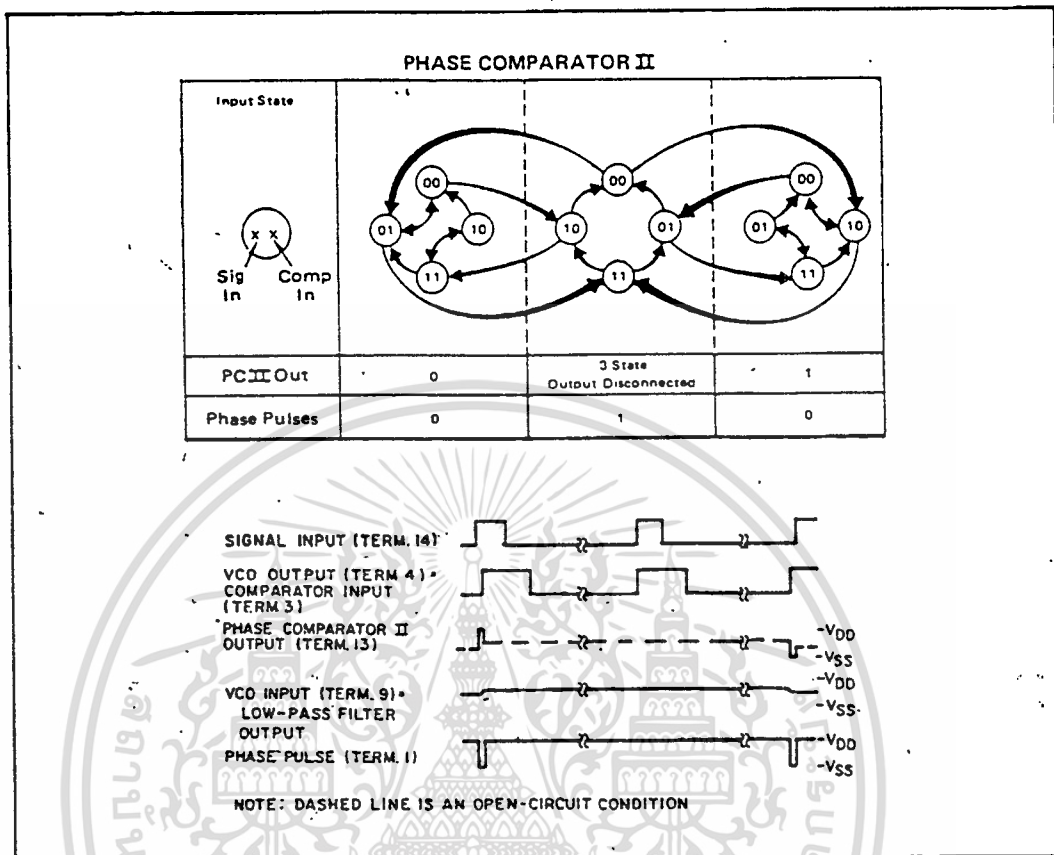


Fig. 4 — Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three state circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to  $V_{DD}$  or down to  $V_{SS}$ , respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase-comparator output becomes an open circuit and holds the voltage on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range for this type of phase comparator is equal to the capture range, independent of the low-pass filter. With no signal present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in a locked condition.

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$R_1, R_2 \geq 2k\Omega$ ,  $R_5 \geq 10k\Omega$   
 $C_1 \geq 15pF$

In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, $f_0$		VCO in PLL system will adjust to lowest operating frequency, $f_{min}$	
Frequency Lock Range, $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range, $2f_C$	$2f_C \approx \frac{1}{\pi} \sqrt{\frac{2mL}{R_1}}$			
Loop Filter Component Selection	 For $2f_C$ , see Ref.		$f_C = f_L$	
Phase Angle between Signal and Comparator	$90^\circ$ at center frequency ( $f_0$ ), approximating $C^0$ and $180^\circ$ at ends of lock range ( $2f_L$ )		Always $0^\circ$ in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	- Given: $f_0$ - Use $f_0$ with Fig.5a to determine R1 and C1	- Given: $f_0$ and $f_L$ - Calculate $f_{min}$ from the equation: $f_{min} = f_0 - f_L$ - Use $f_{min}$ with Fig. 5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ from the equation: $\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1.	- Given: $f_{max}$ - Calculate $f_0$ from the equation: $f_0 = \frac{f_{max}}{2}$ - Use $f_0$ with Fig.5a to determine R1 and C1	- Given: $f_{min}$ & $f_{max}$ - Use $f_{min}$ with Fig.5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS <sup>1,3</sup>

PARAMETER	V <sub>DD</sub> (Vdc)	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I <sub>DD</sub>	Inhibit = V <sub>DD</sub> Signal Input = V <sub>DD</sub>	5	5	5	0.05	5	150	μAdc	
			10	10	10	0.01	10	300		
			15	20	20	0.2	20	600		
TOTAL POWER DISSIPATION	P <sub>T</sub>	Inh = V <sub>SS</sub> , VCO <sub>IN</sub> = V <sub>DD</sub> f <sub>o</sub> = 10kHz, <sup>2</sup> C <sub>L</sub> = 15pF R1 = 1MΩ, R2 = R <sub>S</sub> = ∞	5	—	—	0.07	—	—	mW	
			10	—	—	0.6	—	—		
			15	—	—	2.4	—	—		

NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.

= -40°C for E device.

T<sub>HIGH</sub> = +125°C for C, D, F, H device.

= +85°C for E device.

<sup>3</sup> VCO output (pin 4) and Phase Comparator Outputs (pins 2 and 13) have been designed for balanced output drive current specifications. Consult Family Specifications.

PARAMETER	CONDITIONS	V <sub>DD</sub>	25°C			UNIT					
			Min.	Typ.	Max.						
VCO SECTION											
MAXIMUM OPERATING FREQUENCY	f <sub>max</sub>	SCL4046B	R2 = ∞ VCO <sub>IN</sub> = V <sub>DD</sub>	R1 C1							
				10k 50pF	5	0.5	0.8	—	MHz		
					10	1.0	1.5	—			
					15	1.3	1.9	—			
				5k 50pF	5	0.6	1.0	—	MHz		
					10	1.4	2.1	—			
					15	1.8	2.7	—			
				2k 50pF	5	—	1.3	—	MHz		
					10	—	2.9	—			
					15	—	3.8	—			
				SCL4446B	R2 = ∞ VCO <sub>IN</sub> = V <sub>DD</sub>	R1 C1					
							10k 50pF	5	0.7	1.0	—
10	1.3	2.0	—								
15	1.9	2.8	—								
5k 50pF	5	0.9	1.3				—	MHz			
	10	1.9	2.9				—				
	15	2.6	3.9				—				
2k 50pF	5	—	1.8				—	MHz			
	10	—	3.9				—				
	15	—	5.4				—				
LINEARITY	R2 = ∞ VCO <sub>IN</sub> = 2.5±0.3V, R1 > 10kΩ VCO <sub>IN</sub> = 5.0±2.5V, R1 > 400kΩ VCO <sub>IN</sub> = 7.5±5.0V, R1 > 1MΩ	5	—				1	—	%		
		10	—				1	—			
		15	—	1	—						

## ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	CONDITIONS	V <sub>DD</sub>	+25°C			UNIT		
			Min.	Typ.	Max.			
<b>VCO SECTION (Continued)</b>								
TEMPERATURE-FREQUENCY STABILITY	No Offset	R <sub>2</sub> = ∞	5	—	0.12-0.24	—	% / °C	
			10	—	0.04-0.08	—		
			15	—	0.015-0.03	—		
	With Offset	R <sub>2</sub> ≤ 10X R <sub>1</sub>	5	—	0.06-0.12	—	% / °C	
			10	—	0.05-0.1	—		
			15	—	0.03-0.06	—		
INPUT RESISTANCE (VCO <sub>IN</sub> )	R <sub>IN</sub>	5, 10, 15	—	10 <sup>6</sup>	—	MΩ		
OUTPUT DUTY CYCLE	All valid input combinations and voltages	—	—	50	—	%		
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>THL</sub>	C <sub>L</sub> = 50pF	5	—	100	200	ns.	
			10	—	50	100		
			15	—	40	80		
<b>PHASE COMPARATORS</b>								
INPUT RESISTANCE Signal Input	R <sub>IN</sub>	5, 10, 15	5	1	3	—	MΩ	
			10	0.2	0.7	—		
			15	0.1	0.3	—		
Comparator Input	R <sub>IN</sub>	5, 10, 15	—	10 <sup>6</sup>	—	MΩ		
AC-COUPLED INPUT SENSITIVITY Signal Input	V <sub>IN</sub>	5, 10, 15	5	—	200	400	mV.	
			10	—	400	800		
			15	—	700	1400		
OUTPUT TRANSITION TIME	PCI, PCII Outputs	t <sub>TLH</sub> , t <sub>THL</sub>	C <sub>L</sub> = 50pF	5	—	100	200	ns
				10	—	50	100	
				15	—	40	80	
	Phase Pulses Output	t <sub>TLH</sub> , t <sub>THL</sub>	5, 10, 15	5	—	130	260	ns
				10	—	65	130	
				15	—	50	100	
<b>DEMODULATOR OUTPUT</b>								
OFFSET VOLTAGE	VCO <sub>IN</sub> , V <sub>DEM</sub>	R <sub>S</sub> ≥ 50kΩ	5	—	1.4	2.2	Vdc	
			10	—	1.6	2.2		
			15	—	1.8	2.2		
LINEARITY		R <sub>S</sub> ≥ 50kΩ VCO <sub>IN</sub> = 2.5±0.3V VCO <sub>IN</sub> = 5.0±2.5V VCO <sub>IN</sub> = 7.5±5.0V	5	—	0.1	—	%	
			10	—	0.6	—		
			15	—	0.8	—		
<b>ZENER DIODE</b>								
ZENER VOLTAGE	V <sub>Z</sub>	I <sub>Z</sub> = 50μA	—	6.3	7.0	7.7	V	
DYNAMIC RESISTANCE	R <sub>Z</sub>	I <sub>Z</sub> = 1mA	—	—	100	—	Ω	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

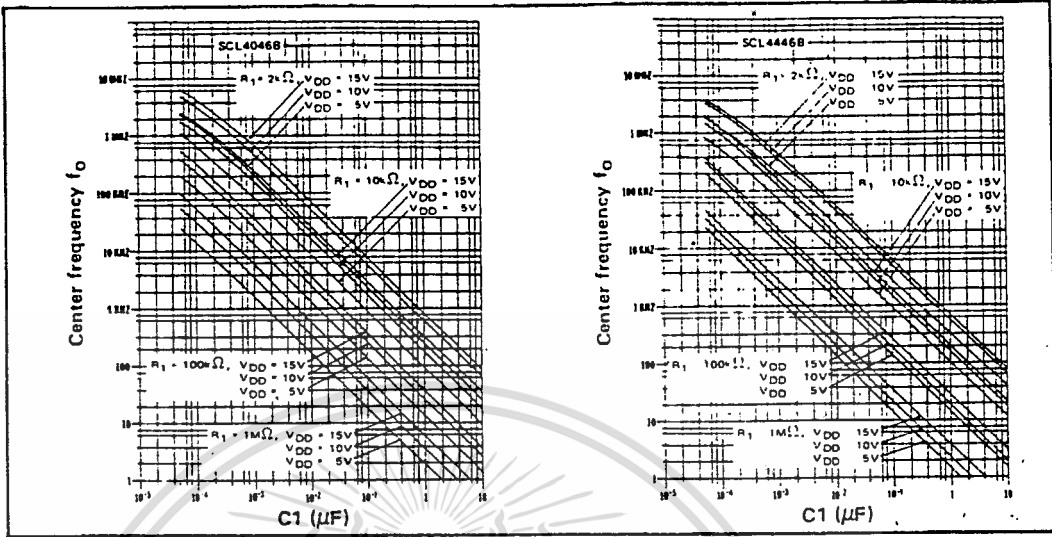


Fig. 5 (a) Typical center frequency ( $f_0$ ) vs  $C_1$  ( $R_2 = \infty$ ,  $V_{COIN} = \frac{V_{DD}}{2}$ ,  $T_A = 25^\circ\text{C}$ )

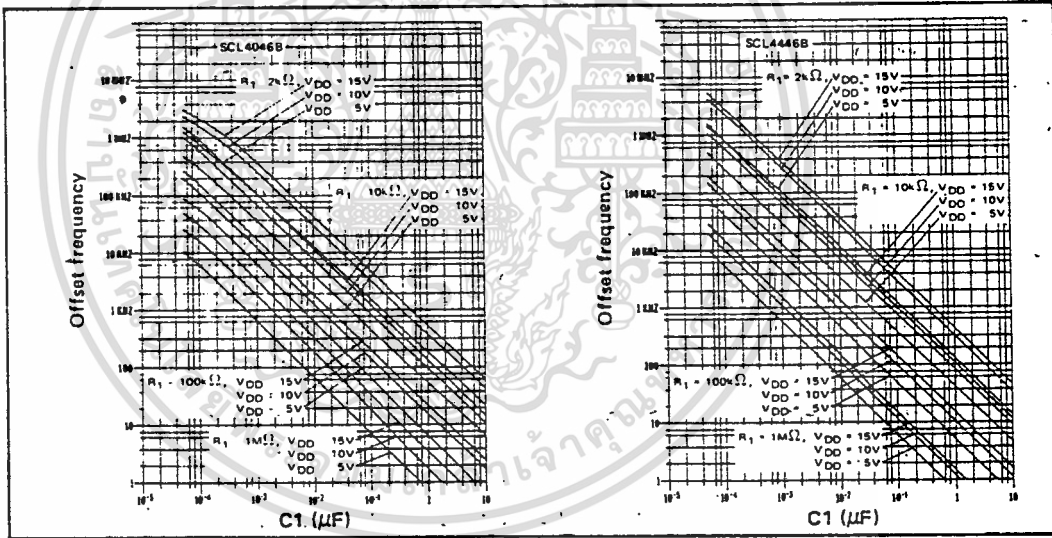


Fig. 5 (b) Typical frequency offset vs  $C_1$  ( $V_{COIN} = V_{SS}$ ,  $T_A = 25^\circ\text{C}$ )

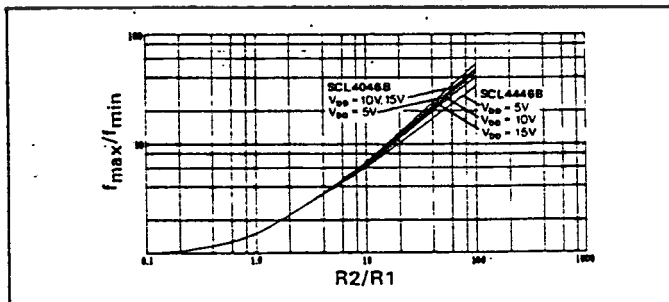


Fig. 5 (c) Typical  $f_{max}/f_{min}$  vs  $R_2/R_1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

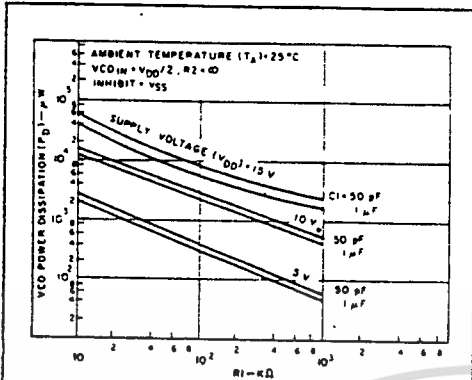


Fig. 6 (a) - Typical VCO power dissipation at center frequency vs R1.

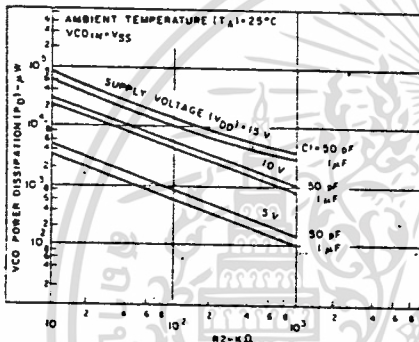


Fig. 6 (b) - Typical VCO power dissipation at  $f_{min}$  vs R2.

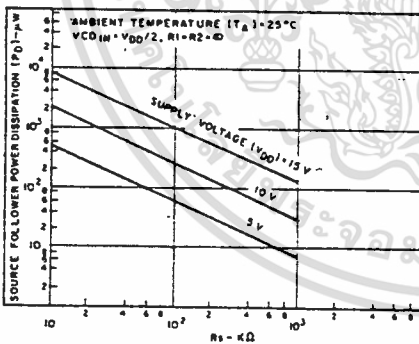


Fig. 6 (c) - Typical source follower power dissipation vs  $R_S$ .

NOTE: To obtain approximate total power dissipation of PLL system for no-signal input

$$P_D (\text{Total}) = P_D (f_0) + P_D (f_{MIN}) + P_D (R_S) \\ \text{— Phase Comparator I}$$

$$P_D (\text{Total}) = P_D (f_{MIN}) \\ \text{— Phase Comparator II}$$

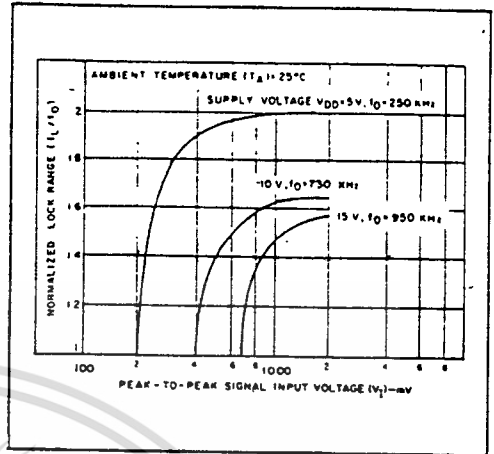


Fig. 7 - Typical lock range vs signal input amplitude

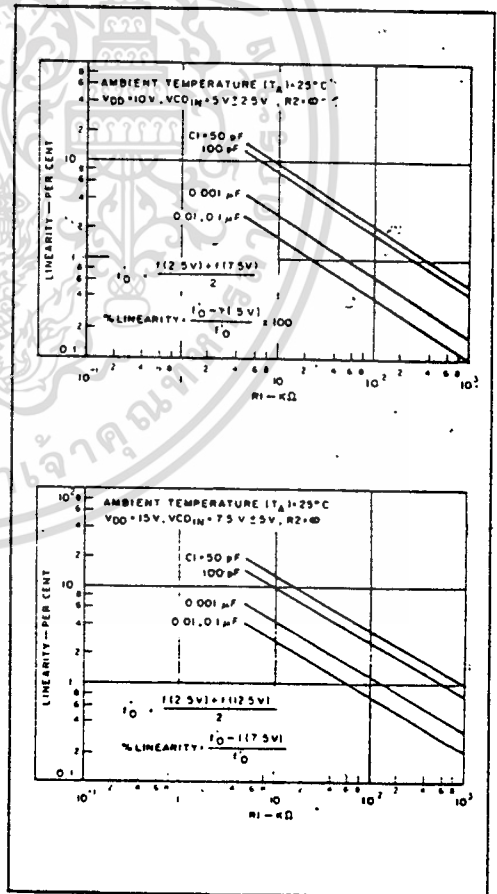


Fig. 8 (a, b) - Typical VCO linearity vs R1 and C1

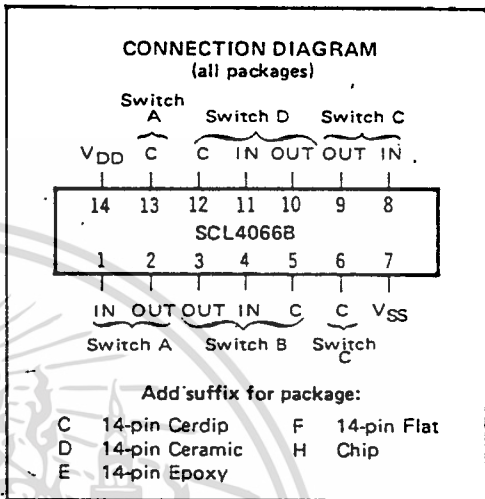


FEATURES

- ◆ Transmission or Multiplexing of Analog or Digital Signals
- ◆ 80Ω Typical ON-Resistance for 15-Volt operation
- ◆ Switch ON-Resistance Matched to within 5Ω over 15-Volt Signal-Input Range
- ◆ ON-Resistance Flat over Full Peak-to-Peak Signal Range
- ◆ High Degree of Linearity:
  - ≤ 0.5% Distortion (typ) @  $f_{is} = 1\text{kHz}$ ,  $V_{is} = 5V_{p-p}$ ,  $V_{DD} - V_{SS} \geq 10V$ ,  $R_L = 10k\Omega$
- ◆ Extremely Low OFF switch Leakage Resulting in very Low Offset Current and High Effective OFF Resistance:
  - 10pA (typ) @  $V_{DD} - V_{SS} = 10V$ ,  $T_A = 25^\circ\text{C}$
- ◆ Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit):
  - $10^{12}\Omega$  (typ)
- ◆ Low Crosstalk between Switches:
  - 50dB (typ) @  $f_{is} = 0.9\text{MHz}$ ,  $R_L = 1k\Omega$
- ◆ Matched Control-Input to Signal-Output Capacitance Reduces Output Signal Transients
- ◆ Frequency Response, Switch ON = 40MHz (typ)

DESCRIPTION

The SCL4066B is a Quad Bilateral Switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with the SCL4016B, but exhibits a much lower ON-resistance. In addition, the ON-resistance is relatively constant over the full input signal range. The SCL4066 consists of four independent bilateral switches. A single control signal is required per switch. Both the P and the N device in a given switch are biased ON or OFF simultaneously by the control signal. As shown below, the well of the N-channel device on each switch is either tied to the input when the switch is ON or to  $V_{SS}$  when the switch is OFF. This configuration minimizes the variation of the switch-transistor threshold



RECOMMENDED OPERATING CONDITIONS

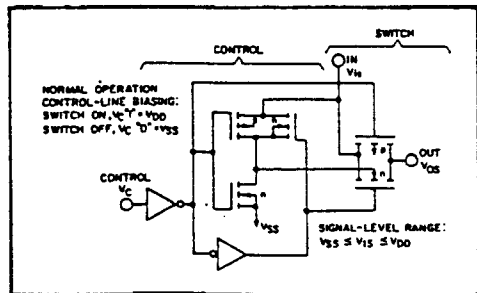
For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

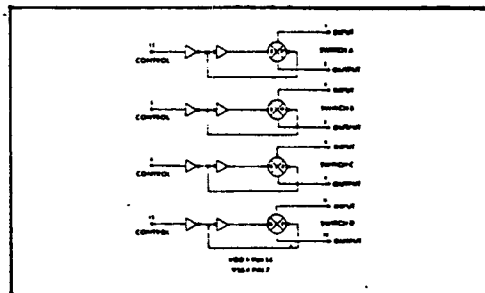
voltage with input-signal, and thus keeps the ON-resistance low over the full operating range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant ON-impedance over the input-signal range. For sample-and-hold applications, however, the SCL4016 is recommended.

SCHMATIC DIAGRAM (one of four switches)



LOGIC DIAGRAM



## ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS<sup>1,3</sup>

PARAMETER	CONDITIONS	V <sub>SS</sub> (Vdc)	V <sub>DD</sub> (Vdc)	T <sub>LOW</sub> <sup>2</sup>		25°C			T <sub>HIGH</sub> <sup>2</sup>		Units	
				Min.	Max.	Min.	Typ.	Max.	Min.	Max.		
QUIESCENT DEVICE CURRENT	I <sub>DD</sub> V <sub>IN</sub> = V <sub>SS</sub> or V <sub>DD</sub> All valid input combinations	0	5	-	0.05	-	0.0005	0.05	-	1.5	μAdc	
		0	10	-	0.1	-	0.001	0.1	-	3.0		
		0	15	-	0.2	-	0.002	0.2	-	6.0		
MINIMUM INPUT HIGH VOLTAGE (Control Input)	V <sub>IH</sub> V <sub>IS</sub> = V <sub>SS</sub> V <sub>OS</sub> = V <sub>DD</sub> I <sub>OS</sub> = 10μA	0	5	-	4.0	-	2.75	4.0	-	4.0	Vdc	
		0	10	-	8.0	-	5.5	8.0	-	8.0		
		0	15	-	12.0	-	8.25	12.0	-	12.0		
MAXIMUM INPUT LOW VOLTAGE (Control Input)	V <sub>IL</sub> V <sub>IS</sub> = V <sub>SS</sub> V <sub>OS</sub> = V <sub>DD</sub> I <sub>OS</sub> = 10μA	0	5	1.0	-	1.0	2.25	-	1.0	-	Vdc	
		0	10	2.0	-	2.0	4.5	-	2.0	-		
		0	15	3.0	-	3.0	6.75	-	3.0	-		
SWITCH INPUT/OUTPUT LEAKAGE	I <sub>OFF</sub> V <sub>C</sub> = V <sub>SS</sub> V <sub>IS</sub> = ±7.5Vdc	-7.5	+7.5	-	±100	-	±0.01	±100	-	±200	nAdc	
ON-RESISTANCE C,D,F,H device	R <sub>ON</sub> V <sub>C</sub> = V <sub>DD</sub> V <sub>SS</sub> < V <sub>IS</sub> < V <sub>DD</sub> R <sub>L</sub> = 10kΩ	-7.5	+7.5	-	220	-	80	280	-	320	Ω	
		0	+15	-	-	-	-	-	-	-		
		-5	+5	-	310	-	120	400	-	550		
	E device	R <sub>ON</sub> V <sub>C</sub> = V <sub>DD</sub> V <sub>SS</sub> < V <sub>IS</sub> < V <sub>DD</sub> R <sub>L</sub> = 10kΩ	-2.5	+2.5	-	2000	-	270	2500	-	3500	Ω
			0	+5	-	-	-	-	-	-	-	
			-7.5	+7.5	-	250	-	80	280	-	300	
ON-RESISTANCE MATCH (Same package)	ΔR <sub>ON</sub> V <sub>C</sub> = V <sub>DD</sub> V <sub>SS</sub> < V <sub>IS</sub> < V <sub>DD</sub> R <sub>L</sub> = 10kΩ	-7.5	+7.5	-	-	-	5	-	-	-	Ω	
		0	+15	-	-	-	-	-	-	-		
		-5	+5	-	-	-	10	-	-	-		
		-2.5	+2.5	-	-	-	10	-	-	-	Ω	
		0	+5	-	-	-	-	-	-	-		
		-2.5	+2.5	-	-	-	10	-	-	-		

NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"

<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.

= -40°C for E device.

T<sub>HIGH</sub> = +125°C for C, D, F, H device.

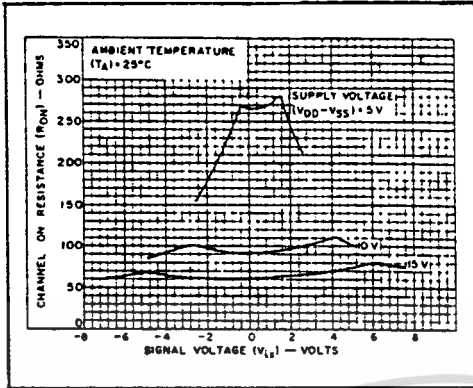
= + 85°C for E device.

<sup>3</sup> This device has been designed for balanced output drive current specifications. Consult Family Specifications.

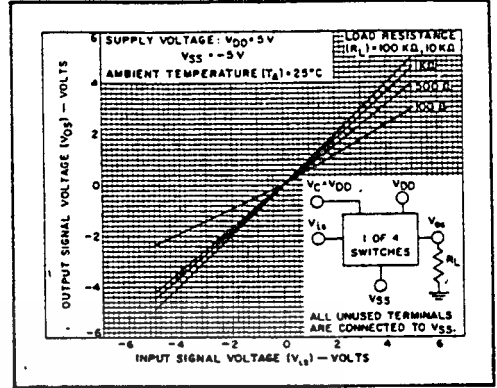
## ELECTRICAL CHARACTERISTICS (Continued)

DYNAMIC CHARACTERISTICS ( $C_L = 50\text{pF}$ ,  $T_A = 25^\circ\text{C}$ )

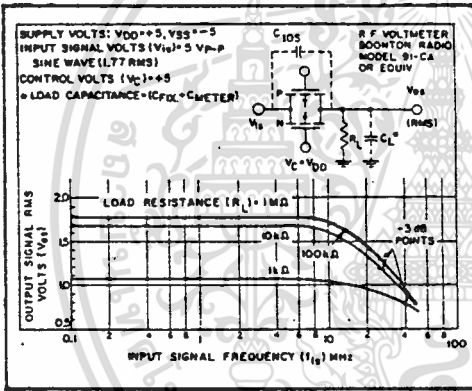
PARAMETER	CONDITIONS	V <sub>SS</sub> (Vdc)	V <sub>DD</sub> (Vdc)	Min.	Typ.	Max.	Units
SIGNAL INPUTS (V <sub>is</sub> ) AND OUTPUTS (V <sub>os</sub> )							
PROPAGATION DELAY TIME Signal Input to Signal Output	t <sub>PLH</sub> , t <sub>PHL</sub> V <sub>c</sub> =V <sub>DD</sub> V <sub>b</sub> =Square Wave R <sub>L</sub> = 10kΩ	0 0 0	5 10 15	— — —	20 10 7.5	40 20 15	ns
BANDWIDTH (-3dB) (Sine Wave)	BW V <sub>c</sub> =V <sub>DD</sub> V <sub>b</sub> =5V <sub>p-p</sub> centered @ 0.0Vdc R <sub>L</sub>	-5	+5	— — — —	54 40 38 37	— — — —	MHz
INSERTION LOSS (= 20 log <sub>10</sub> $\frac{V_{os}}{V_{is}}$ )	V <sub>c</sub> =V <sub>DD</sub> V <sub>b</sub> =5V <sub>p-p</sub> centered @ 0.0Vdc R <sub>L</sub>	-5	+5	— — — —	2.3 0.2 0.1 0.05	— — — —	dB
SIGNAL DISTORTION (Sine Wave)	V <sub>c</sub> =V <sub>DD</sub> V <sub>b</sub> =5V <sub>p-p</sub> centered @ 0.0Vdc f <sub>is</sub> =1.0kHz R <sub>L</sub> = 10kΩ	-5	+5	—	0.16	—	%
FEEDTHROUGH (-50dB)	V <sub>c</sub> =V <sub>SS</sub> V <sub>b</sub> =5V <sub>p-p</sub> centered @ 0.0Vdc R <sub>L</sub>	-5	+5	— — — —	1250 140 18 2	— — — —	kHz
CROSSTALK (-50dB) Between two switches	V <sub>c</sub> (A)=V <sub>DD</sub> V <sub>c</sub> (B)=V <sub>SS</sub> V <sub>b</sub> (A)=5V <sub>p-p</sub> centered @ 0.0Vdc R <sub>L</sub> = 10kΩ	-5	+5	—	0.9	—	MHz
CAPACITANCE							
Input	C <sub>is</sub>			—	8	—	pF
Output	C <sub>os</sub>	V <sub>C</sub> = V <sub>SS</sub>	-5	+5	—	8	pF
Feedthrough	C <sub>ios</sub>			—	0.5	—	pF
CONTROL INPUT (V <sub>C</sub> )							
PROPAGATION DELAY TIME Turn on	t <sub>PC</sub> V <sub>SS</sub> < V <sub>b</sub> < V <sub>DD</sub> R <sub>L</sub> = 10kΩ	0 0 0	5 10 15	— — —	50 25 20	100 50 40	ns
MAXIMUM INPUT FREQUENCY	f <sub>c</sub> V <sub>SS</sub> < V <sub>b</sub> < V <sub>DD</sub> R <sub>L</sub> = 1.0kΩ	0 0 0	5 10 15	— — —	5 10 12	— — —	MHz
CROSSTALK (To signal port)	V <sub>c</sub> = Square Wave R <sub>L</sub> = 10kΩ R <sub>in</sub> = 1.0kΩ	0 0 0	5 10 15	— — —	30 50 100	— — —	mV



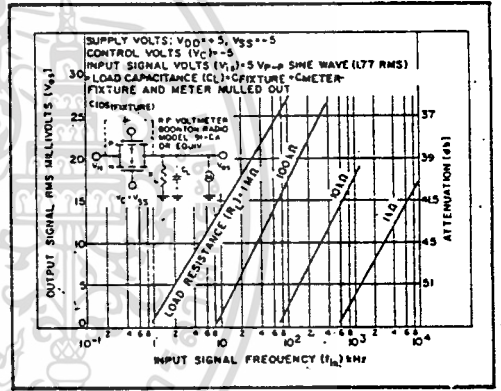
Typical channel ON resistance vs. signal voltage for three values of supply voltage ( $V_{DD}-V_{SS}$ )



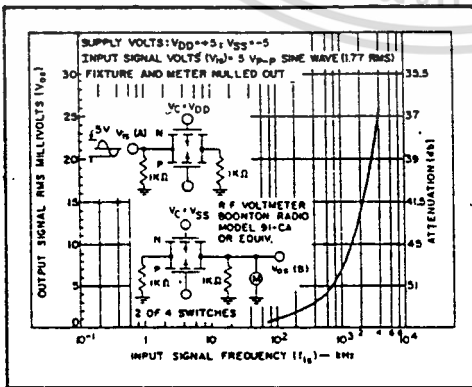
Typical ON characteristics for 1 of 4 channels.



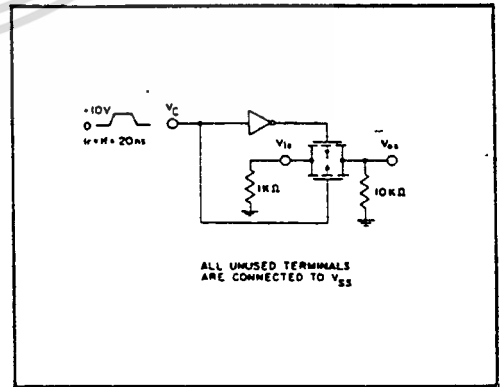
Typ. switch frequency response - switch "ON"



Typ. feedthru vs. freq. - switch "OFF"



Typ. crosstalk between switch circuits in the same package

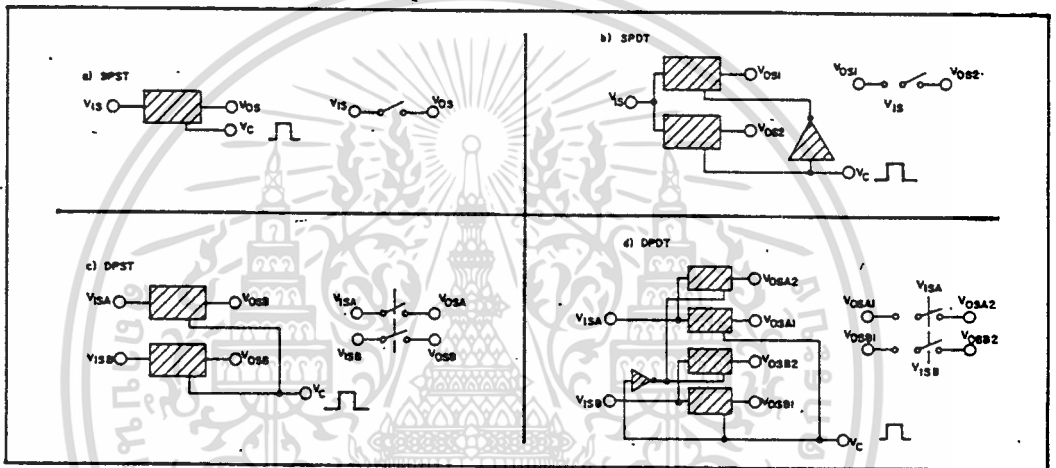


Test circuit, crosstalk-control input to signal output

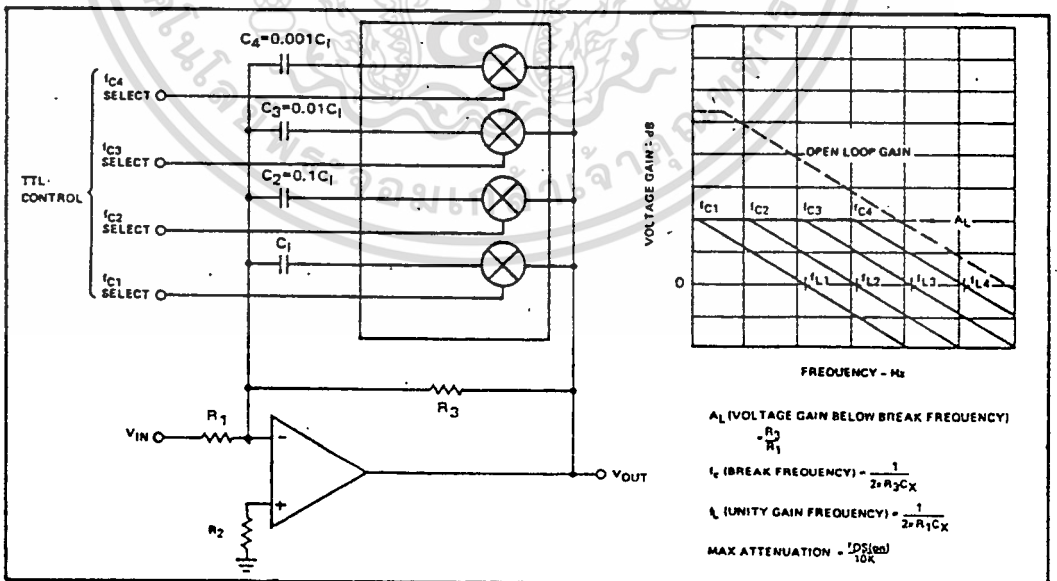
SPECIAL CONSIDERATIONS – SCL4066B

1. In applications where separate power sources are used to drive  $V_{DD}$  and the signal inputs, the  $V_{DD}$  current capability should exceed  $V_{DD}/R_L$  ( $R_L$  = effective external load of the 4 SCL4066B bilateral switches). This provision avoids any permanent current flow or clamp action on the  $V_{DD}$  supply when power is applied or removed from SCL4066B.
2. In certain applications, the external load-resistor current may include both  $V_{DD}$  and signal-line components. To avoid drawing  $V_{DD}$  current when switch current flows into terminals 1, 4, 8, or 11, the voltage drop across the bidirectional switch must not exceed 0.8 volt (calculated from  $R_{ON}$  values shown). No  $V_{DD}$  current will flow through  $R_L$  if the switch current flows into terminals 2, 3, 9, or 10. Failure to observe this condition may result in distortion of the signal.

APPLICATIONS INFORMATION



Basic Switch Functions using the SCL4066B



Active Low Pass Filter with Digitally Selected Break Frequency



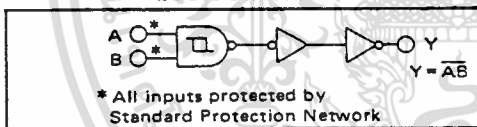
**FEATURES**

- ◆ Schmitt Trigger Action on each Input with no External Components
- ◆ Quad 2-Input NAND Configuration
- ◆ Noise Immunity Greater than 50%
- ◆ No Limit on Input Rise and Fall Times
- ◆ Balanced Output Drive Current Specifications

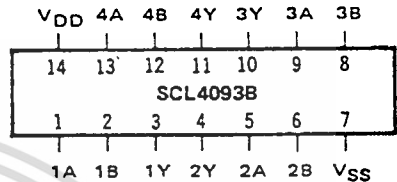
**DESCRIPTION**

The SCL4093B consists of four Schmitt trigger circuits. Each circuit functions as a 2-input NAND gate with Schmitt trigger action on both inputs. The gate switches at different points for positive- and negative-going signals. The difference between the positive voltage ( $V_P$ ) and the negative voltage ( $V_N$ ) is defined as the hysteresis voltage ( $V_H$ ). This device is useful in high-noise environments and in wave and pulse shapers and multivibrators.

**LOGIC DIAGRAM**



**CONNECTION DIAGRAM**  
(all packages)



**Add suffix for package:**

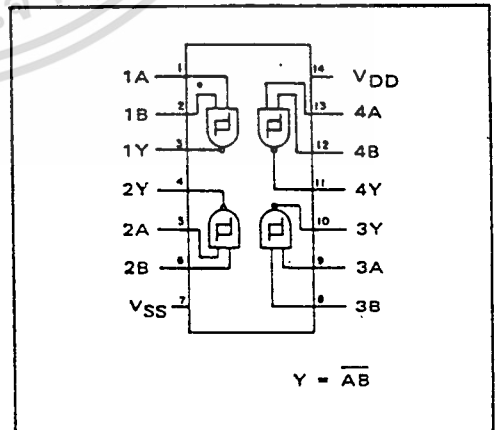
- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

**RECOMMENDED OPERATING CONDITIONS**

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

**BLOCK DIAGRAM**



ELECTRICAL CHARACTERISTICS

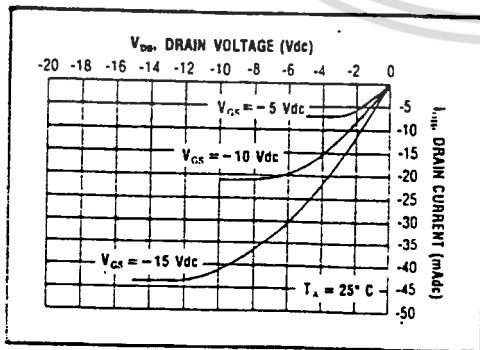
STATIC CHARACTERISTICS <sup>1,3</sup>

PARAMETER	V <sub>DD</sub> (Vdc)	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I <sub>DD</sub>	V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub> All valid input combinations	—	0.05	—	0.0005	0.05	—	1.5	μA <sub>dc</sub>
			—	0.10	—	0.001	0.10	—	3.0	
			—	0.20	—	0.002	0.20	—	6.0	
POSITIVE TRIGGER THRESHOLD VOLTAGE	V <sub>P</sub> (V <sub>L</sub> )		3 typ		2.9 typ			2.9 typ		Vdc
			5.9 typ		5.9 typ			5.9 typ		
			8.9 typ		8.9 typ			8.9 typ		
NEGATIVE TRIGGER THRESHOLD VOLTAGE	V <sub>N</sub> (V <sub>H</sub> )		2.6 typ		2.3 typ			2.1 typ		Vdc
			4 typ		3.9 typ			3.8 typ		
			5.5 typ		5.4 typ			5.3 typ		

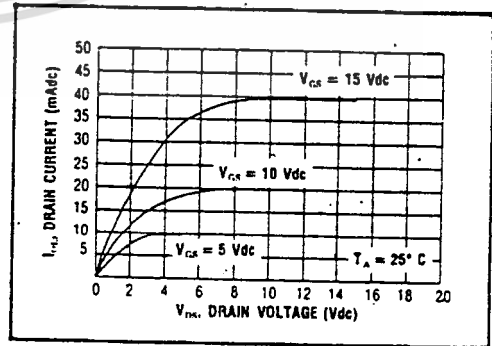
- NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".  
<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.  
 = -40°C for E device.  
 T<sub>HIGH</sub> = +125°C for C, D, F, H device.  
 = + 85°C for E device.  
<sup>3</sup> This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C<sub>L</sub> = 50pF, T<sub>A</sub> = 25°C)

PARAMETER	V <sub>DD</sub> (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t <sub>PLH</sub> , t <sub>PHL</sub>	5	—	300	ns
		10	—	150	
		15	—	120	
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>THL</sub>	5	—	100	ns
		10	—	50	
		15	—	40	



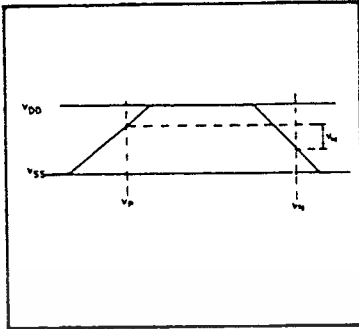
Typical P-Channel Source Current Characteristics



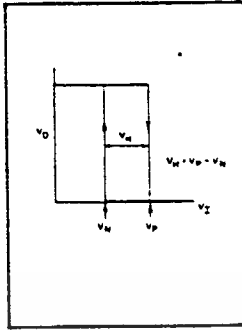
Typical N-Channel Sink Current Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

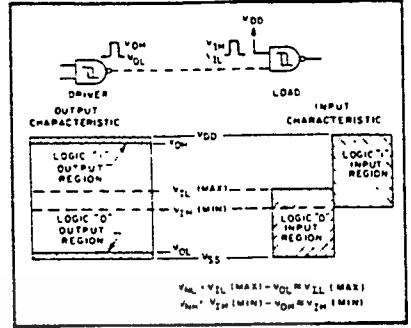
SCL4093B (Preliminary)



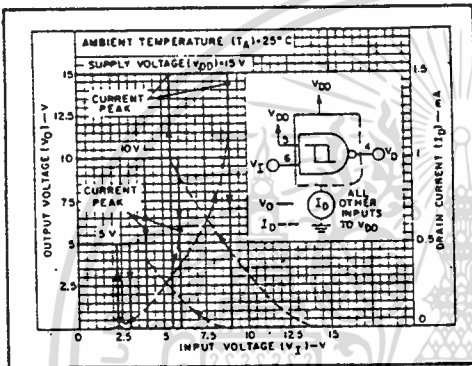
Definition of  $V_p$ ,  $V_n$  and  $V_h$ .



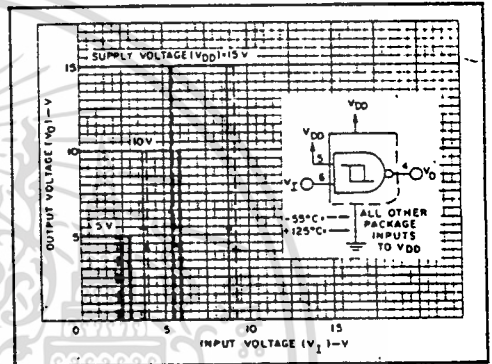
Transfer characteristic of 1 of 4 gates.



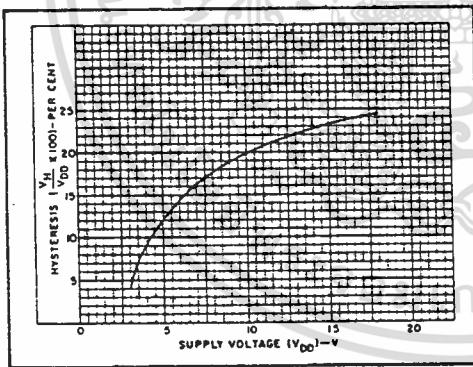
Input and output characteristics.



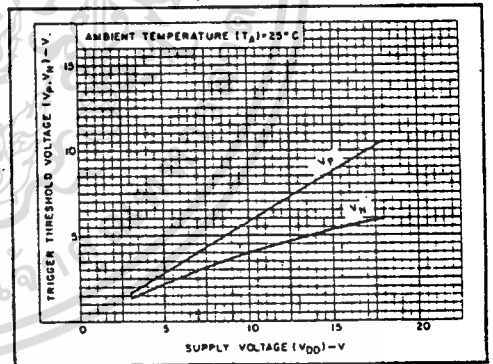
Typical current and voltage transfer characteristics.



Typical voltage transfer characteristics as a function of temperature.

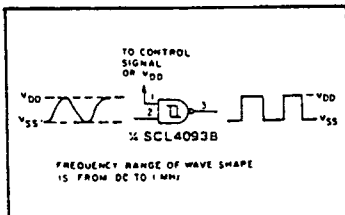


Typical trigger threshold voltage vs.  $V_{DD}$ .

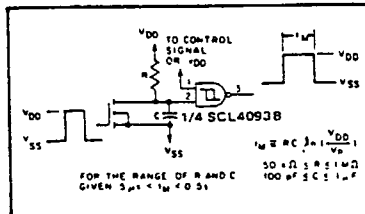


Typical per cent hysteresis vs. supply voltage.

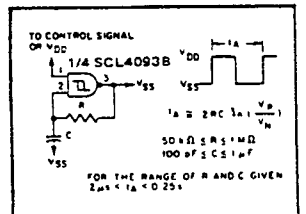
APPLICATIONS INFORMATION



Wave shaper.



Monostable multivibrator.



Astable multivibrator.

## กิตติกรรมประกาศ

ในการจัดทำโครงการปริญาานิพนธ์นี้ ประสบความสำเร็จด้วยความร่วมมือจากหลายฝ่าย ในโอกาสนี้คณะผู้จัดทำขอขอบคุณผู้มีส่วนร่วมในการทำโครงการนี้ให้สำเร็จตามวัตถุประสงค์ทุกท่าน

คณะผู้จัดทำขอขอบคุณบิดา มารดา ที่ให้กำลังใจในการจัดทำโครงการนี้เป็นอย่างสูง อาจารย์สิงห์ทอง พัฒนเศรษฐานนท์ที่เป็นที่อาจารย์ปรึกษาในการจัดทำโครงการนี้ให้สำเร็จลุล่วงไปด้วยดี

และคณะผู้จัดทำขอขอบคุณ คุณ วิโรจน์ แซ่โซ้ว วิศวกรบริษัทสหรุ่งโรจน์ ที่ได้ช่วยให้ข้อมูลเกี่ยวกับ ไอจีบีที และ อุปกรณ์สนับสนุน และคุณสมบัติ สุขุมาล วิศวกรแผนกทดสอบหม้อแปลง การไฟฟ้าสามเสนผู้ให้คำปรึกษาทางด้านวงจรกำเนิดสัญญาณ PWM

สุดท้ายขอขอบคุณเพื่อนๆ นักศึกษาทุกท่านที่เป็นกำลังใจและเป็นที่ยกย่องในการจัดทำโครงการนี้ให้สำเร็จลุล่วงไปด้วยดี

## เอกสารอ้างอิง

- MARLEN VERNOCVITSKY"DEVELOPMENT and Comparative Analysis Of a Pulse-width Modulation Strategy"IEEE TRANSECTION ON INDUSTIAL ELECTRONICS VOL. IE-31 NO.3, AUGUST 1984
- Prof. J.T. BOYS. Ph.D., M.I.P.E.N.Z., and S.J. Walton, B.E., "A Loss Minimised sinusoidal PWM inverter"
- D.A. Grant, B.Sc.Ph.D., C.ENG., M.I.E.E., Mem I.E.E.E., and R.Scidner, M.Sc., "Ratic Changing In Pulse-Width Modulation Inverter"
- W.Leven Hard, "Control Of Electrical Drivers", electric Energy Systems and Engineering Series, Oct. 1984
- Robert J Lawrie., " Electric Motor Manual" Mc Graw Hill , 1987
- Key to design IGBT

## เอกสารอ้างอิง

- MARLEN VERNOCVITSKY"DEVELOPMENT and Comparative Analysis Of a Pulse-width Modulation Strategy"IEEE TRANSECTION ON INDUSTIAL ELECTRONICS VOL. IE-31 NO.3, AUGUST 1984
- Prof. J.T. BOYS. Ph.D., M.I.P.E.N.Z., and S.J. Walton, B.E., "A Loss Minimised sinusoidal PWM inverter"
- D.A. Grant, B.Sc.Ph.D., C.ENG., M.I.E.E., Mem I.E.E.E., and R.Scidner, M.Sc., "Ratic Changing In Pulse-Width Modulation Inverter"
- W.Leven Hard, "Control Of Electrical Drivers", electric Energy Systems and Engineering Series, Oct. 1984
- Robert J Lawrie., " Electric Motor Manual" Mc Graw Hill , 1987
- Key to disign IGBT , International Rectifier

## กิติกรรมประกาศ

ในการจัดทำปฏิญานินพนธ์ฉบับนี้ ทางคณะผู้จัดทำขอขอบคุณผู้มีส่วนร่วมในการให้ความร่วมมือ อันเป็นผลให้ปฏิญานินพนธ์ดังกล่าวได้ประสบความสำเร็จลุล่วงลงด้วยดี

ขอขอบคุณบิดา มารดา ที่ให้กำลังใจในการจัดทำปฏิญานินพนธ์นี้เป็นอย่างสูง

อาจารย์ สิงห์ทอง พัฒนเศรษฐานนท์ ที่เป็นที่อาจารย์ปรึกษาในการจัดทำปฏิญานินพนธ์นี้สำเร็จลุล่วงไปด้วยดี

คุณ วิโรจน์ แซ่โซ้ว วิศวกรบริษัทสหรุ่งโรจน์ ที่ได้ช่วยให้ข้อมูลเกี่ยวกับไอจีบีที และ อุปกรณ์สนับสนุน

คุณสมบัติ สุขุมาล วิศวกรแผนกทดสอบหม้อแปลง การไฟฟ้าสามเสนผู้ให้คำปรึกษาทางด้านวงจรกำเนิดสัญญาณ PWM

สุดท้ายขอขอบคุณเพื่อนๆ นักศึกษาทุกท่านที่เป็นกำลังใจและเป็นที่ปรึกษาในการจัดโครงการนี้ให้สำเร็จลุล่วงไปด้วยดี

หากการทำปฏิญานินพนธ์ฉบับนี้มีกุศลอยู่บ้าง ขออุทิศส่วนกุศลแด่ผู้ที่เสียชีวิตจากอาชืวะผู้เลวร้ายทุกชีวิต