



วงจรรขยายกำลังแบบสวิตชิง

SWITCHING POWER AMPLIFIER

โดย

1. นายวิตติ จันทรูปมัย 34101054
2. นส.มนต์มาศ ชนะปักษ์ 34105265

อาจารย์ที่ปรึกษา

อ.ประภากร สุวรรณะ



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537


ปริญญาานิพนธ์ปีการศึกษา 2537

เรื่อง SWITCHING POWER AMPLIFIER

ผู้จัดทำ

1. นายวิตติ จันทรูปมัย 34101054

2. นส.มนลุมาด ฐานะปักษ์ 34105265

 อาจารย์ที่ปรึกษา
(อ.ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING POWER AMPLIFIER

นายวิตติ จันทอุปมัย 34101054
น.ส.มนลุมาด ธนะปักษ์ 34105265
อาจารย์ที่ปรึกษา
อ.ประภากร สุวรรณะ
ปีการศึกษา 2537

บทคัดย่อ

Switching power amplifier เป็นการขยายสัญญาณแบบ class D ซึ่งอาศัยหลักการของ pulse width modulation คือ การนำเอาคลื่นพาหะ (คลื่นสัญญาณสามเหลี่ยม) มาทำการ modulate กับ สัญญาณ input โดยใช้ voltage comparator เปรียบเทียบสัญญาณสามเหลี่ยมกับสัญญาณ input โดย output ที่ได้จะเป็น pulse ที่มีความกว้างของสัญญาณเปลี่ยนไปตามขนาดของสัญญาณ input

สัญญาณที่ได้จากการ modulate จะถูกนำไปขับภาค output ซึ่งทำงานในลักษณะของ switching และนำสัญญาณจากภาคนี้ มาผ่านวงจรกรองผ่านความถี่ต่ำต่อไป ซึ่งจะได้สัญญาณ output ที่มีลักษณะเหมือน input

ข้อดีของวงจรขยายสัญญาณแบบ class D คือ การสูญเสียของพลังงานจะน้อยโดยมีประสิทธิภาพเกือบ 100 %

ส่วนข้อเสียของวงจรขยายสัญญาณแบบนี้คือ ต้องการวงจรกรองผ่านความถี่ต่ำที่ดีมาก ๆ และการ switch ของกระแสสูง ๆ ทำให้เกิด noise ขึ้น ซึ่งเรียกว่า eletromagnetic interference (EMI)

สำหรับจุดประสงค์ project นี้ คือการใช้ switching power amplifier นี้เพื่อ drive monitor yoke-coil

CLASS D POWER AMPLIFIER

MR. WITTI CHANTHAROOPAMAI 34101054

MISS MONLUMARD DHANAPAK 34105265

ADVISOR

ASSOCIATE MR. PRAPHAKHON SUWANNA

ABSTRACT

A class - d amplifier is one which its fundamental component is a pulse - width modulator. By using a sawtooth generator and voltage comparator , a pulse - width modulator can be constructed.

A pulse - width madulator will produce a train of pulses having widths that are proportional to the level of the amplifier's input signal.

The output of pulse - width modulator is used for driving the output stage of the class - d amplifier , causing it to switch on and off as the pulses switch between high and low.

The principle advantage of a class - d amplifier is that it may have a very high efficiency , approaching 100%.

The principle disadvantage are the need for a very good low pass filter and the fact thaat high - speed switching of heavy currents generates noise through electromagnetic coupling , called electromagnetic interference , or EMI

The purpose of this project is to use a "class - d power amplifier" for driving the yoke - coil which used in a monitor.

สารบัญ

	หน้า
คำนำ	1
ทฤษฎี	4
วงจรและการออกแบบ	20
ผลการทดลอง	37
สรุปผลและวิจารณ์	43



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

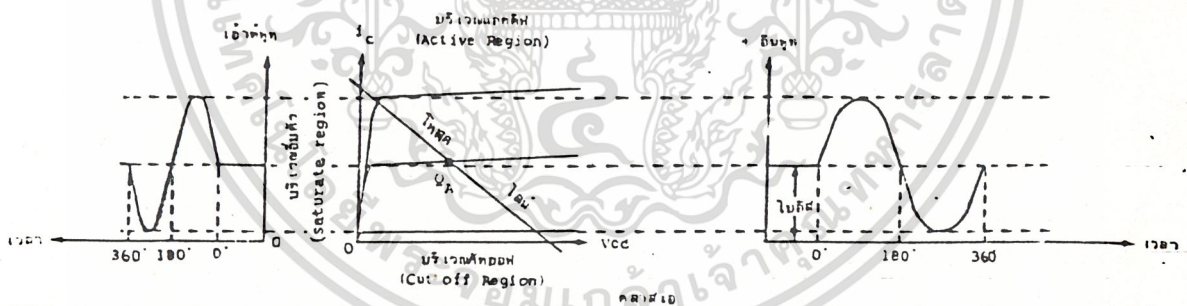
บทนำ

ในบทนี้ จะกล่าวถึงการขยายสัญญาณแบบต่างๆโดยย่อ เพื่อเปรียบเทียบข้อดี และข้อเสียของการขยายสัญญาณแบบต่างๆ เพื่อแสดงเหตุผลว่า ทำไมจึงเลือกใช้ การขยายสัญญาณแบบ class D

เราอาจแบ่ง power amplifier ออกเป็น class ต่างๆ ตามลักษณะของการ bias ที่ให้แก่ทรานซิสเตอร์หรืออิกนัยหนึ่งตามตำแหน่งของจุดปฏิบัติการ Q (Quiescent point) บน loadline ได้ 4 แบบคือ

1) จุดปฏิบัติการ Q อยู่ในส่วนของ active region ซึ่งจะทำให้มีกระแสไหลผ่าน ตัว transistor ตลอดเวลาไม่ว่าจะมีสัญญาณ input หรือไม่มีก็ตาม หรือ transistor จะ นำกระแสตลอดช่วง 360 องศาของสัญญาณ input การ bias ในลักษณะนี้เรียกว่า class A จะพบในส่วนที่ระดับของสัญญาณมีค่าต่ำๆ ประสิทธิภาพสูงสุดคือ 50%

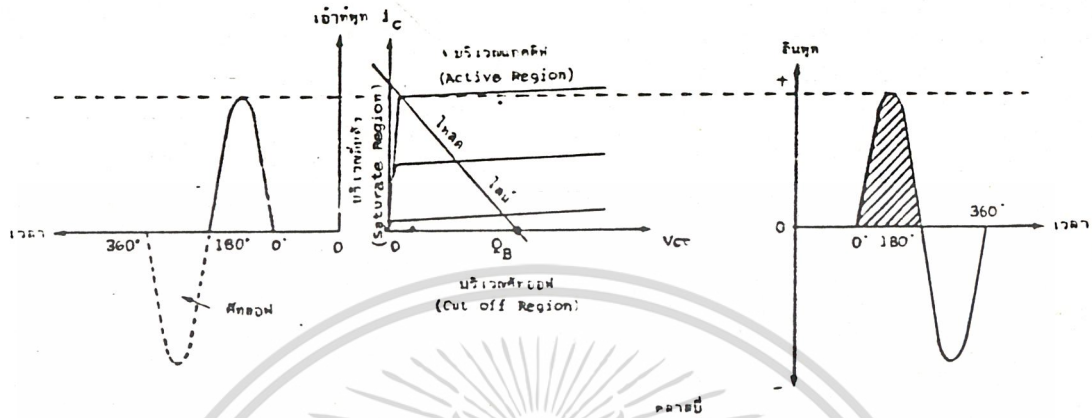
ข้อดีของ class A คือมีความเพี้ยนต่ำกว่า class อื่นๆ ทั้งนี้เพราะมีกระแสไหล ผ่านตัว transistor ตลอด 360 องศาของสัญญาณ input ทำให้กระแส collector ยังคงมีรูปร่างเป็น sine ที่สมบูรณ์



รูป 1.1 Class A Amplifier.

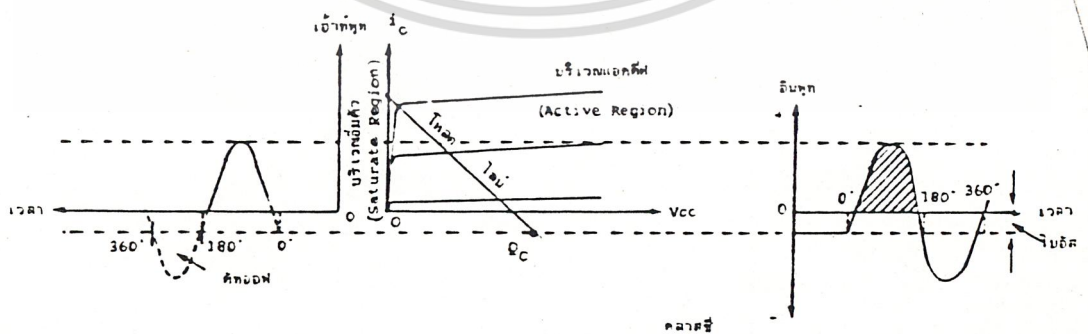
2) จุดปฏิบัติการ Q อยู่ที่จุด cutoff พอดี จะทำให้กระแสไหลผ่านตัว transistor เฉพาะช่วงเวลาบางส่วนของซีกใดซีกหนึ่งของสัญญาณ input เท่านั้น หรือ transistor จะนำกระแสในช่วง 180 องศาของสัญญาณ input และในขณะที่ไม่มีสัญญาณ input จะไม่มีกระแสไหล ซึ่งทำให้มีประสิทธิภาพสูงขึ้น การ bias ในลักษณะนี้คือ class B เนื่องจากจะมีกระแสไหลผ่านตัว transistor เพียงซีกเดียวจึง ต้องใช้ transistor 2 ตัวสลับกันทำงานตัวละ 180 องศาของ input เรียกการทำงาน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบนี้ว่า Push-Pull เราจะพบวงจร class B ในส่วนที่สัญญาณมีค่าสูงๆ เช่นภาคขยายภาคสุดท้าย ประสิทธิภาพสูงสุดของ class B คือ 78.5%



รูป 1.2 Class B Amplifier

3) จุดปฏิบัติการ Q อยู่ในส่วน cut off region ซึ่งจะทำให้มีกระแสไหลผ่านตัว transistor เฉพาะช่วงเวลาบางส่วนของซีกใดซีกหนึ่งของสัญญาณ input หรือ transistor จะนำกระแสในช่วงน้อยกว่า 180 องศาของสัญญาณ input ในขณะที่ไม่มีสัญญาณ input จะไม่มีกระแสไหลผ่านตัว transistor เรียกว่า bias ในลักษณะนี้ว่า class C วงจรขยาย class C นี้จะใช้งานได้เฉพาะความถี่ใดความถี่หนึ่งเท่านั้น เช่นในส่วน power amplifier ของเครื่องส่งวิทยุ ประสิทธิภาพของ class C ขึ้นกับจุด bias และความถี่ที่ใช้งาน

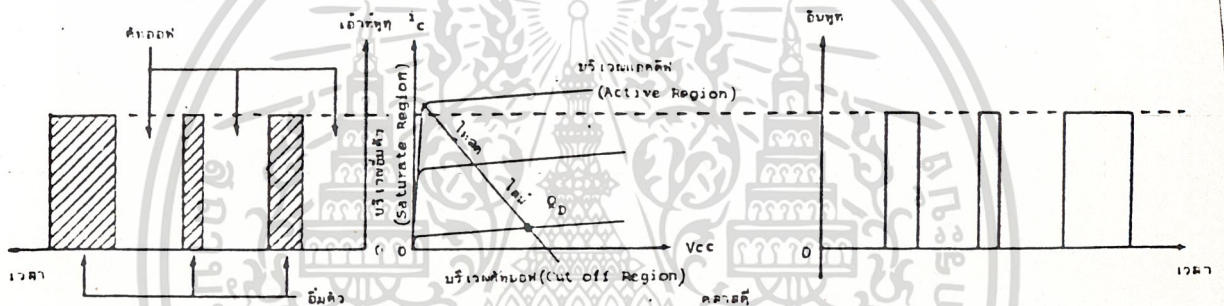


รูป 1.3 Class C Amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) Transistor ทำงานในลักษณะของ switching จุดปฏิบัติการจะอยู่ที่เดี่ยว class B แต่ transistor ในวงจรจะทำงานในลักษณะของ switch คือ นำกระแสอิ่มตัว (saturate) กับไม่นำกระแส (cut off) กระแสที่ไหลผ่านตัว transistor จะมีลักษณะเป็น square pulse วงจรที่ทำงานในลักษณะเช่นนี้คือ class D บางครั้งอาจเรียกว่า class S วงจร class D อาจให้ประสิทธิภาพสูงถึง 90%

ข้อดีของ switching power amplifier คือมีประสิทธิภาพในการทำงานสูงทำให้ประหยัดพลังงาน การสูญเสียที่ transistor น้อยลง เป็นผลให้ขนาดของแผ่นระบายความร้อนเล็กลง ขนาดเครื่องก็จะเล็กลงน้ำหนักเบาขึ้น ซึ่งจะเหมาะสมสำหรับเครื่องที่ต้องการทำให้มีขนาดเล็ก และประหยัดพลังงาน



รูป 1.4 Class D Amplifier

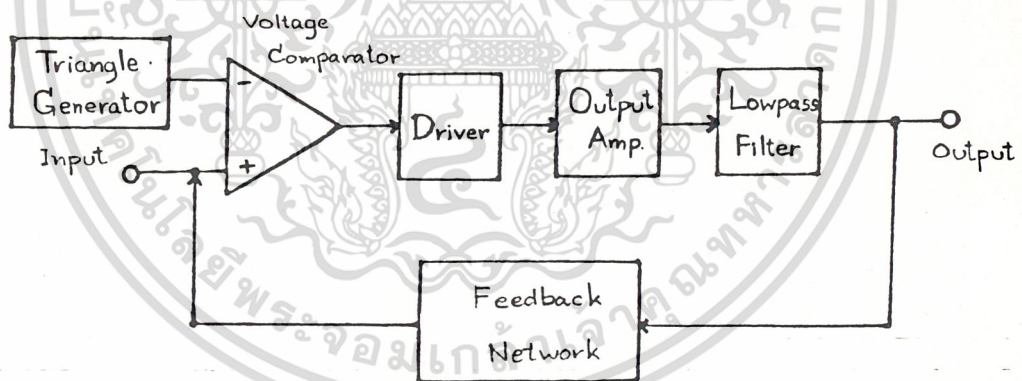
สำหรับจุดประสงค์ของ project นี้ก็เพื่อให้ได้ power amplifier สำหรับ drive monitor yoke-coil ซึ่งมี input เป็นสัญญาณ sawtooth และไม่จำเป็นต้องคำนึงถึงความเพี้ยนของสัญญาณมากนัก ดังนั้น เพื่อให้การสูญเสียพลังงานน้อยที่สุด และประสิทธิภาพมากที่สุด จึงเลือกใช้การขยายสัญญาณแบบ class D ซึ่งก็คือ switching power amplifier นั่นเอง

ทฤษฎี

การขยายสัญญาณแบบ class D เป็นการขยายสัญญาณในลักษณะของ switching คือ output ของการขยายสัญญาณแบบนี้ จะถูก switch ให้เป็น on และ off โดยแทบจะไม่มีช่วงเวลาของการทำงานแบบ linear เลย ช่วงเวลาเดียวเท่านั้นที่ภาค output จะทำงานแบบ linear ก็คือช่วงเวลาที่ใช้ในการ switch จากการ saturate ไป cut off ซึ่งเป็นช่วงเวลาที่สั้นมาก ๆ หรือกล่าวอีกนัยหนึ่ง ก็คือภาค output จะเป็นแบบ digital power switch ซึ่งการทำงานในลักษณะนี้ทำให้การขยายแบบ class D มีการสูญเสียพลังงานน้อยกว่าการขยายสัญญาณแบบอื่น ๆ ทั้งหมดโดยการขยายสัญญาณแบบ class D นี้ กระแสที่ไหลผ่านตัว transistor จะมีลักษณะเป็น square pulse

ลักษณะการทำงานของ Switching Power Amplifier

สามารถแสดงในลักษณะของ block diagram ดังนี้

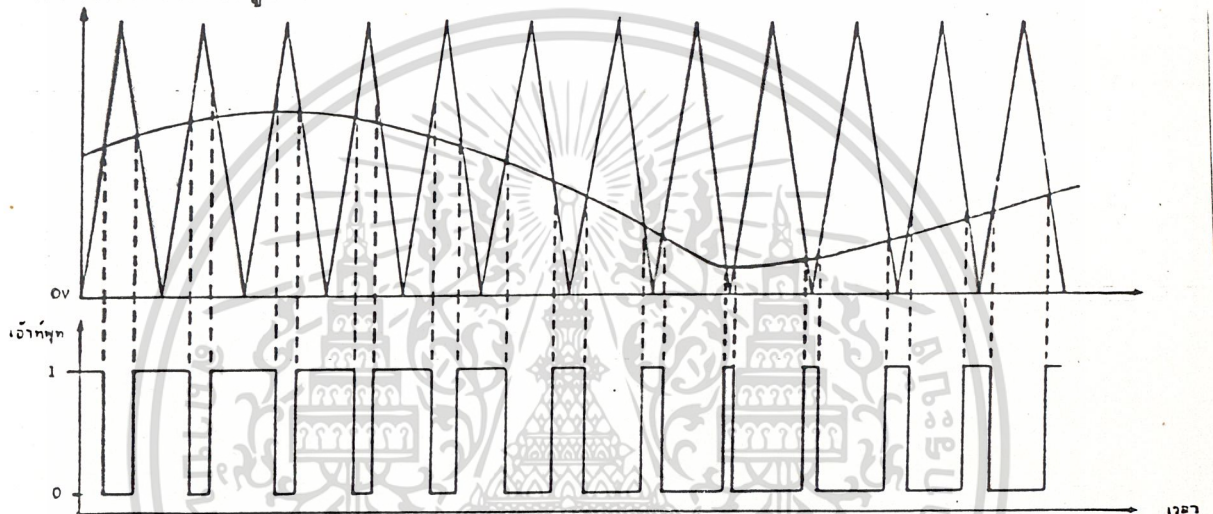


รูป 2.1 แสดง block diagram ของ
switching power amplifier

โดยจะกล่าวถึงรายละเอียดการทำงานของวงจรในส่วนต่างๆ โดยละเอียดต่อไป

2.1 ภาค Pulse width modulator

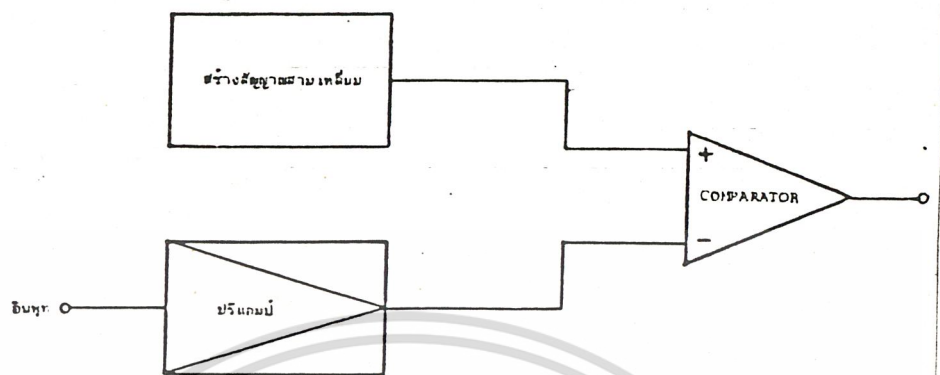
เป็นส่วนประกอบที่สำคัญมากในวงจร switching power amplifier โดยจะทำหน้าที่ให้กำเนิด pulse ซึ่งจะส่งไปภาค driver ต่อไป โดย pulse ที่ได้จะมีลักษณะเป็น pulse ที่มีความกว้างของสัญญาณเปลี่ยนไปเป็นสัดส่วนตามขนาดของสัญญาณ input โดยเมื่อระดับสัญญาณ input ต่ำ pulse จะแคบ และเมื่อระดับสัญญาณ input สูง pulse จะกว้างดังแสดงในรูป 2.2



รูป 2.2 แสดงลักษณะของสัญญาณ pulse width modulation

ซึ่งจะเห็นว่า เมื่อสัญญาณ input เพิ่มขึ้นและลดลง จะทำให้ความกว้างของ pulse เพิ่มขึ้นและลดลงด้วย โดยเป็นสัดส่วนตรงกันกับสัญญาณ input ส่วนรูป 2.3 แสดงการสร้าง pulse width modulator โดยการใช

วงจรสร้างสัญญาณสามเหลี่ยม (triangular generator) และวงจร voltage comparator โดยความเป็นเชิงเส้น (linearity) ของ pulse-width modulator จะขึ้นอยู่กับความเป็นเชิงเส้นของสัญญาณสามเหลี่ยม



รูป 2.3 Pulse width modulator

สัญญาณ input และสัญญาณสามเหลี่ยมจะถูกนำไปเปรียบเทียบกัน โดยใช้ วงจร voltage comparator โดยสัญญาณ input ป้อนเข้าที่ non inverting input และสัญญาณสามเหลี่ยมป้อนเข้าที่ inverting input เมื่อสัญญาณสามเหลี่ยมมีขนาดสูงกว่าสัญญาณ input output ของ comparator จะเป็น " 0 " (low) เมื่อสัญญาณสามเหลี่ยมมีขนาดต่ำกว่าสัญญาณ input output ของ comparator จะเป็น " 1 " (high) โดยทั้งนี้ voltage (peak-to-peak voltage) ของสัญญาณสามเหลี่ยม ต้องมีขนาดใหญ่มากกว่า voltage (peak-to-peak voltage) ของสัญญาณ input โดยความถี่ของสัญญาณสามเหลี่ยม ควรจะมีความถี่มากกว่าสัญญาณ input อย่างน้อยเจ็ดเท่า โดยจากหลักการนี้ จะได้ pulse ที่มีความกว้างของ pulse เปลี่ยนแปลงไปตามขนาดของสัญญาณ input

2.2 ภาค driver

เมื่อได้สัญญาณจาก pulse width modulator แล้ว สัญญาณที่ได้จะถูกนำมาผ่านภาค driver เพื่อ drive ภาค output ต่อไป โดยจะเป็นตัว drive ให้ภาค output switch on และ off ในขณะที่สัญญาณ pulse ที่เข้ามา switch high และ low

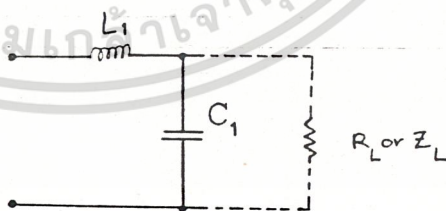
2.3 วงจรขยายในภาค output (Output Switching Amplifier)

วงจรขยายในภาค output จะประกอบด้วย power transistor 2 ตัว สลับการทำงานในลักษณะของ push-pull โดยขณะที่ transistor on อีกตัวหนึ่ง จะ off การทำงานของ transistor ทั้งสอง จะถูกควบคุมโดยสัญญาณจากภาค driver เพื่อให้ transistor ทั้งสอง on และ off ตามลักษณะของสัญญาณ pulse ที่เข้ามาซึ่งถูก switch เป็น high และ low

2.4 วงจรกรองผ่านความถี่ต่ำ (Low Pass Filter)

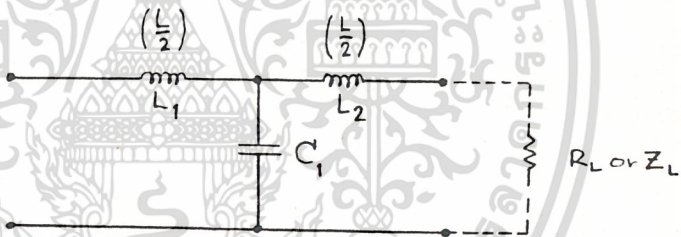
วงจรส่วนนี้ ทำหน้าที่กรองสัญญาณความถี่สูงออก ให้เหลือแต่สัญญาณความถี่ต่ำ โดยสัญญาณที่ได้จากการ modulate จะเป็นการผสมระหว่างคลื่นพาหะ (คลื่นสามเหลี่ยม) กับสัญญาณ input โดยคลื่นพาหะจะเป็นคลื่นความถี่สูง และสัญญาณ input จะเป็น สัญญาณที่มีความถี่ต่ำ ในวงจรกรองผ่านความถี่ต่ำ จะกรองเอาคลื่นสามเหลี่ยมออกให้เหลือแต่สัญญาณ input โดยการใช้วงจรกรองผ่านความถี่ต่ำ ที่ประกอบด้วย L และ C

ในรูป 2.5 แสดงตัวอย่างวงจรซึ่งเป็นแบบ L โดยวงจรกรองทั้งหมดอาศัยข้อดีจากความจริงที่ว่า C กับ L ทำงาน กลับกันในกรณีของกระแสสลับ นั่นคือ ค่า inductive reactance เพิ่มขึ้นตามความถี่ ส่วนค่า capacitive inductance ลดลงตามความถี่ ดังนั้นในวงจรกรองผ่านความถี่ต่ำ จะมีค่า reactance ลดลงเมื่อ ความถี่เพิ่มขึ้น จึงเป็นการ bypass ความถี่สูง แต่จะมีค่า reactance เพิ่มขึ้นต่อ ความถี่ต่ำสำหรับกรณี parallel unit (ตัวเก็บประจุต่อคร่อม line) และจะมีค่า reactance ต่อความถี่สูงเพิ่มขึ้น และ ผ่านความถี่ต่ำไปได้ในกรณีของ series unit (coil ต่อกับ line)



รูป 2.5 วงจรแบบ L , lowpass , constant - k filter

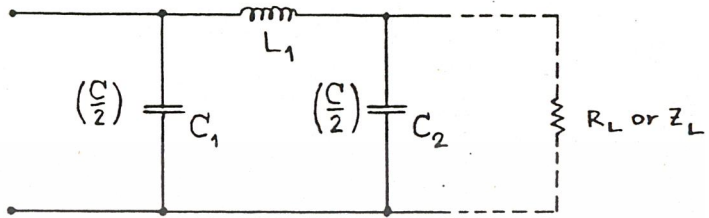
วงจร filter ส่วนใหญ่ ผลคูณของ impedance ที่ได้จกค่าความจุและ ความเหนี่ยวนำจะคงที่ตลอดตามการเปลี่ยนแปลงของความถี่ (เนื่องจากการเปลี่ยนแปลงกลับกันของค่า reactance) ยกตัวอย่างเช่น ถ้าค่า capacitive reactance ลดลงตามการเพิ่มขึ้นของความถี่แล้ว ค่า inductive reactance จะเพิ่มขึ้นด้วยจำนวนที่เท่ากัน จากคุณลักษณะ impedance ของวงจรที่มีค่าคงที่ ตลอดนี้ เราจะเรียกว่าวงจร constant - k filter ปัญหาอย่างหนึ่ง ที่มักจะพบกับวงจร filter แบบ L พื้นฐานดังกล่าว ก็คือมันไม่อาจให้ความถี่ cut off (f_c) ที่ sharp ได้ ด้วยเหตุนี้หากต้องการ ให้ความถี่ cut off sharp มาก ๆ แล้ว ก็ต้องเพิ่ม coil อีกชุดหนึ่งเข้าไป ดังแสดงในรูป 2.6 วงจรแบบนี้ เรียกว่าวงจร filter แบบ T โดยในวงจร filter แบบ T นี้ ค่าของตัวเก็บประจุ C ไม่เปลี่ยนแปลงไปตามกรณีของ แบบ L และสมการคงเหมือนกัน ทั้งนี้ค่าความเหนี่ยวนำทั้งหมดของ L_1 และ L_2 ต้องให้มีค่าเท่าเทียมกับของ coil ชุดเดียวในแบบ L ซึ่งโดยปกติแล้ว ค่าความเหนี่ยวนำทั้งหมดที่ต้องการ จะได้จากการแบ่งค่ากันระหว่าง 2 coil ดังนั้น แต่ละ coil ในวงจรกรองผ่านความถี่ต่ำแบบ T ก็จะมีค่า เป็นครึ่งหนึ่งของค่าความเหนี่ยวนำที่ต้องการทั้งหมด



รูป 2.6 วงจรแบบ T , lowpass , constant - k filter

นอกจากนี้ ความชัน (sharpness) ของความถี่ สามารถเพิ่มขึ้นได้ด้วยการเพิ่มตัวเก็บประจุเข้าไปอีกตัวหนึ่ง ดังแสดงในรูป 2.7 ซึ่งวงจรแบบนี้มีชื่อเรียกว่า แบบพาย โดยในวงจร filter แบบพายนี้นี้ ค่าของ L ไม่เปลี่ยนแปลง แต่ค่าของตัว เก็บประจุทั้งหมด (C_1 และ C_2) จะต้องมีค่าเท่ากับค่าของตัวเก็บประจุตัวเดียวใน วงจร filter แบบ L ดังนั้น โดยปกติแล้ว ตัวเก็บประจุแต่ละตัวในวงจรกรองผ่านความถี่ต่ำแบบพาย จะเป็นครึ่งหนึ่งของค่าความจุที่ต้องการ

โดยปกติแล้ว ตัวเก็บประจุแต่ละตัวในวงจรกรองผ่านความต่ำแบบพาย จะเป็นครึ่งหนึ่งของค่าความจุที่ต้องการ



รูป 2.7 วงจรแบบพาย , lowpass , constant - k filter

ในกรณีที่เรากำลังต้องการจุด cut off ที่ชัดเจน แน่นอนมาก ๆ และ sharp ซึ่งไม่อาจกรองได้จากวงจรกรองแบบ constant - k เราจะใช้วงจรกรองแบบ m - derive วงจรนี้ออกแบบมาให้มีการลดทอนที่ความถี่เฉพาะที่เหนือกว่าความถี่ cut off (f_c) อย่างไม่สิ้นสุด (infinite) โดยที่ impedance ของอุปกรณ์จะเกี่ยวข้องกับค่าคงที่ " m " (m = constant) ซึ่งในรูปสมการเป็นความสัมพันธ์ของอัตราส่วนระหว่างความถี่ cut off (f_c) กับความถี่ของการลดทอนอนันต์ (infinite attenuation) หรือ f_{∞} ซึ่งค่าคงที่ " m " นี้ มีค่าระหว่าง 0 ถึง 1 และปกติจะมีค่าประมาณ 0.6

โดยสมการที่ใช้ในการกำหนดค่าต่างๆของวงจรสามารถหาได้จากสมการดังต่อไปนี้

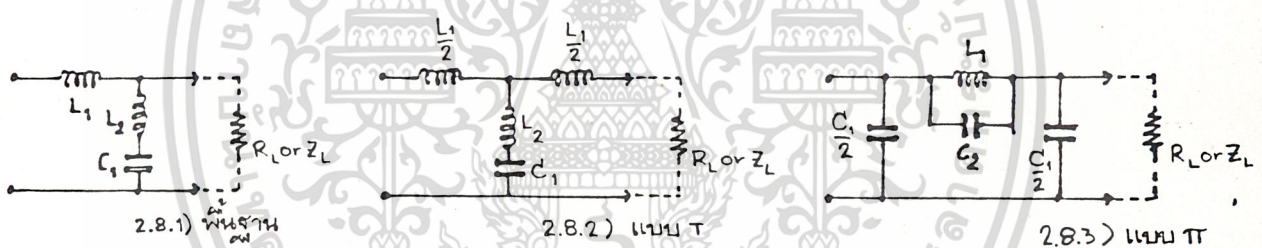
$$L_1 = \frac{mR}{3.1416 f_c}$$

$$L_2 = \frac{(1-m)^2 R}{4m * 3.1416 * f_c}$$

$$L_3 = \frac{m}{(3.1416 * f_c * R)}$$

$$m(\text{constant}) = \sqrt{\frac{(1-f_c^2)}{f_c}}$$

$$C_2 = \frac{(1-m)^2}{(4 * m * 3.1416 * f_c * R)}$$



รูป 2.8 วงจร filter m - derived

2.5 วงจรป้อนกลับ (feedback circuit)

วงจรในส่วนนี้ เป็นวงจรป้อนกลับแบบลบ เพื่อลดความเพี้ยนของสัญญาณที่จะเกิดขึ้นที่ภาค output โดยวงจรนี้จะ sent กระแสจากภาค output แล้วทำการป้อนกลับแบบ voltage มายังภาค input

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 POWER MOSFETs

A bipolar junction transistor (BJT) เป็นอุปกรณ์ควบคุมกระแส และต้องการกระแส base สำหรับเป็นกระแสไหลผ่านไปยัง collector เนื่องจากกระแสที่คอลเลคเตอร์ขึ้นอยู่กับกระแสที่เบส (กระแสอินพุท) และ current gain ขึ้นอยู่กับคุณสมบัติที่รอยต่อ

A power MOSFET เป็นอุปกรณ์ ควบคุมศักดาไฟฟ้า และต้องการเพียงกระแสอินพุท ที่มีขนาดเล็ก ๆ เท่านั้น ความเร็วในการสวิชชิ่งมีค่าสูงมากดังนั้นเวลาในการ switching อยู่ในหน่วย nanoseconds การประยุกต์ใช้งานของ power MOSFETs จะใช้งานเป็น low-pass high-frequency converter และ MOSFETs นั้นไม่มีปัญหาของปรากฏการณ์ breakdown เหมือนอย่าง BJT แต่อย่างไรก็ตาม ปัญหาของ MOSFETs จะอยู่ที่ electrostatics discharge และเป็นการยากที่จะป้องกัน MOSFETs จากความผิดพลาดที่เกิดจากการลัดวงจร

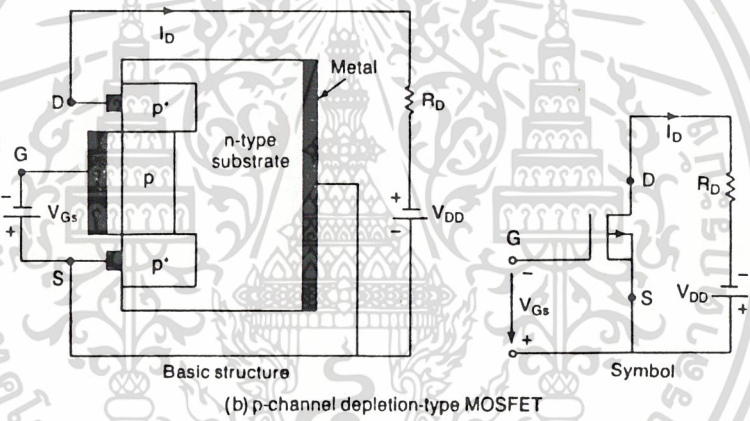
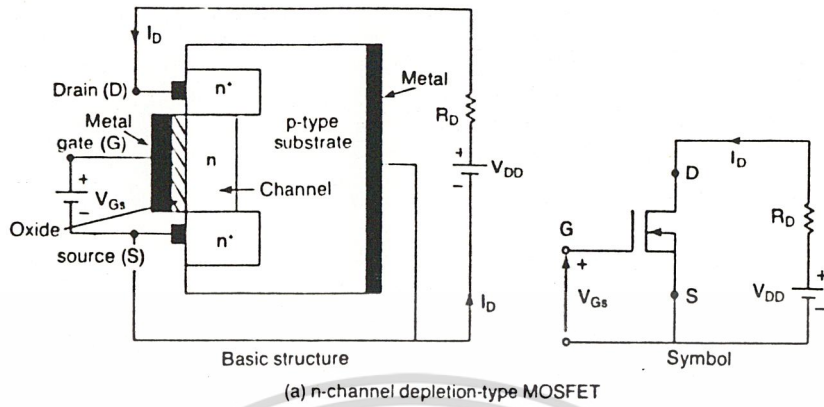
MOSFETs มี 2 ชนิด

1. depletion MOSFETs
2. enhancement MOSFETs

1. depletion MOSFETs แสดงตามรูป 2.9a ที่แกนแนล n จะคล้าย p-type silicon substrate และประกอบด้วย n^+ silicon เพื่อต่อเป็นค่าความต้านทานต่ำ ที่ gate นี้จะถูกแยกออกมาจากแกนแนล ด้วยชั้นของออกไซด์บาง ๆ MOSFETs นี้ประกอบด้วยขั้ว 3 ขั้ว เรียกว่า gate drain และ source โดยปกติให้ศักดาไฟฟ้าลบต่ออยู่กับ source โดยค่าของศักดาไฟฟ้าที่ขั้ว gate และ source คือ V_{gs} ทั้งนี้ค่าของ V_{gs} เป็นได้ทั้ง บวก และ ลบ

ถ้า V_{gs} เป็นลบ อิเล็กตรอนจำนวนหนึ่งใน p channel จะ repel และชั้นของ depletion region จะสร้างชั้นออกไซด์บาง ๆ และทำให้เกิดช่องแคบ ๆ มีค่าความต้านทานสูงจากขั้ว drain ไปยัง source (R_{ds}) ถ้า V_{gs} มีค่าเป็น ลบเพียงพอที่แกนแนลจะกลายเป็นช่องว่าง และทำให้ไม่มีกระแสไหลจาก drain ไปยัง source ดังนั้น $V_{gs} = 0$ และเราเรียกค่าของ V_{gs} ปรากฏการณ์นี้ว่า pinch-off voltage (V_p) ถ้า V_{gs} เป็นบวก ที่แกนแนลจะกว้างขึ้น และค่าของ I_{ds} จะมีค่าเพิ่มขึ้นเนื่องจาก R_{ds} มีค่าลดลง ทำให้ p-channel depletion-type MOSFETs โดยค่าของ V_{ds} , I_{ds} , V_{gs} จะ reverse กัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.9 Depletion-type MOSFETs

(a) n-channel depletion-type MOSFETs

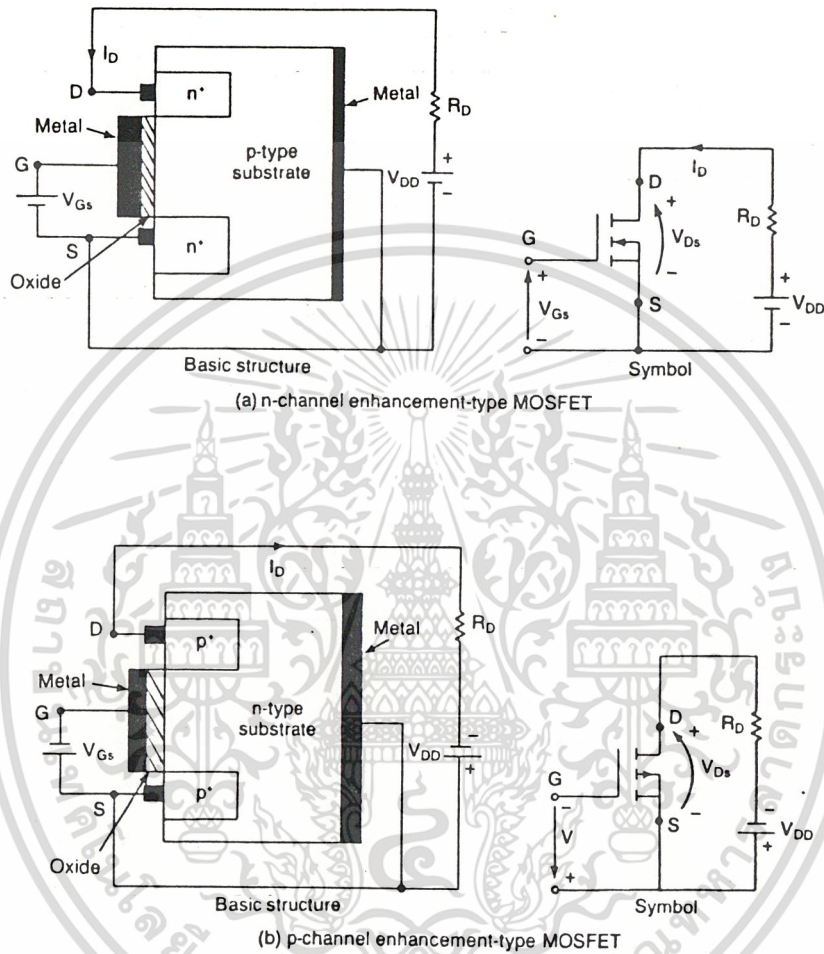
(b) p-channel depletion-type MOSFETs

2. enhancement MOSFETs แสดงตามรูป 2.10

ถ้า V_{gs} เป็นค่าบวก induce voltage จะต้านทานอิเล็กตรอนจาก p-substrate และถ้า V_{gs} มีค่ามากกว่า หรือเท่ากับ threshold voltage (V_t)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริมาณกระแสจะไหลจากขั้ว drain ไปยัง source และสำหรับ p-channel enhancement-type MOSFETs จะได้ว่าค่าของ V_{gs} , V_{ds} , I_{ds} เป็น reverse กัน



รูป 2.10 Enhancement-type MOSFETs

(a) n-channel enhancement-type MOSFETs

(b) p-channel enhancement-type MOSFETs

2.6.1 steady-state characteristics

เนื่องจาก MOSFETs เป็นอุปกรณ์แบบ voltage-controlled และมี input impedance สูงมาก ๆ โดยที่ gate draws มีกระแสรั่วไหลเพียงเล็กน้อย (ในหน่วย nanoampres) ค่าของ current gain เป็นอัตราส่วนระหว่างกระแสเดรน (drain current , I_d) กับกระแสอินพุทเกต (input gate current , I_g)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{current gain} = \frac{\text{drain current}}{\text{input gate current}}$$

แต่อย่างไรก็ตาม ค่าของ current gain ยังไม่ใช่ค่าพารามิเตอร์ที่สำคัญ ค่าของ transconductance ซึ่งเป็นอัตราส่วนระหว่างกระแสเดรน (drain current) กับค่าของ ความต่างศักย์ที่เกต (gate current)

$$\text{transconductan} = \frac{\text{drain current}}{\text{gate voltage}}$$

และพบว่าค่าของ transconductance เป็นค่าพารามิเตอร์ที่สำคัญ the transfer characteristics ของ n-channel และ p-channel ของ MOSFETs แสดงตามรูป 2.11 และรูป 2.12 แสดง output characteristics ของ n-channel enhancement MOSFETs และมีย่านการทำงาน 3 ช่วงคือ

1. ย่าน cutoff region $V_{gs} \leq V_t$
2. ย่าน pinch off region หรือ saturation region $V_{ds} \geq V_{gs} - V_t$
3. ย่าน linear region $V_{ds} \leq V_{gs} - V_t$ ในย่าน linear region ค่าของกระแสเดรน แปรผันกับค่า drain source voltage (V_{ds}) เนื่องจากกระแสเดรนสูง และศักดาเดรนต่ำ power transistor มีการทำงานแบบสวิชชิ่งในช่วง linear region ในย่าน saturation region ค่ากระแสเดรนที่ยังเหลือจะเป็นค่าคงที่โดยจะมีการเพิ่มเพียงเล็กน้อยในค่าของ V_{ds} และการใช้งานของทรานซิสเตอร์ในย่านนี้จะนำไปใช้ประโยชน์เป็น voltage amplification

รูปแบบการ steady-state ซึ่งทั้ง depletion-type และ enhancement-type MOSFETs แสดงในรูป 2.13 ค่าของ transconductance (g_m) กำหนดโดย

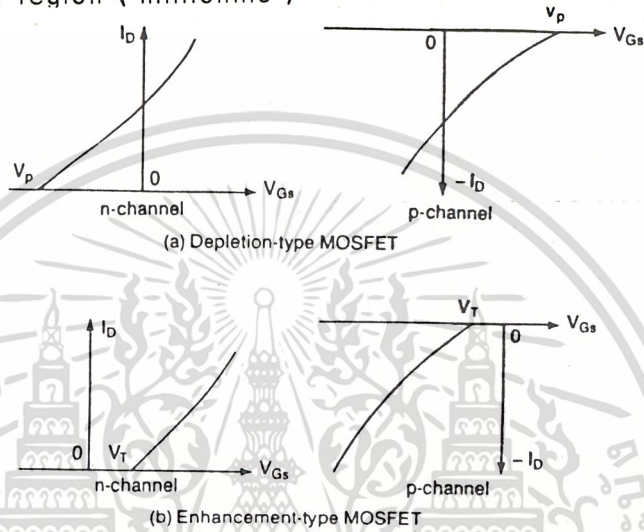
$$g_m = \left. \frac{\Delta I_d}{\Delta V_{gs}} \right|_{V_{ds}} = \text{constant}$$

ค่าความต้านทานทางด้าน output

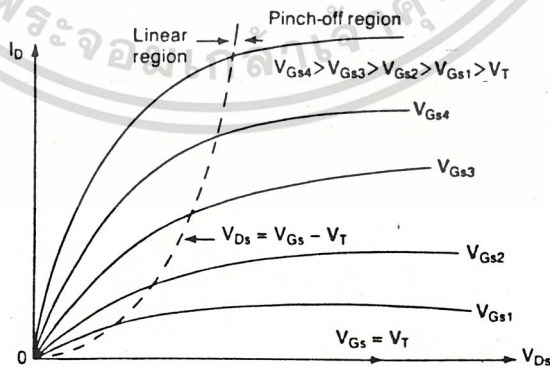
$$r_0 = R_{ds}$$

$$R_{ds} = \frac{\Delta V_{ds}}{\Delta I_d}$$

ซึ่งจะมีค่าสูงมาก ๆ ในย่าน pinch-off (megaohms) และจะมีค่าน้อยมาก ๆ ในย่าน linear region (milliohms)

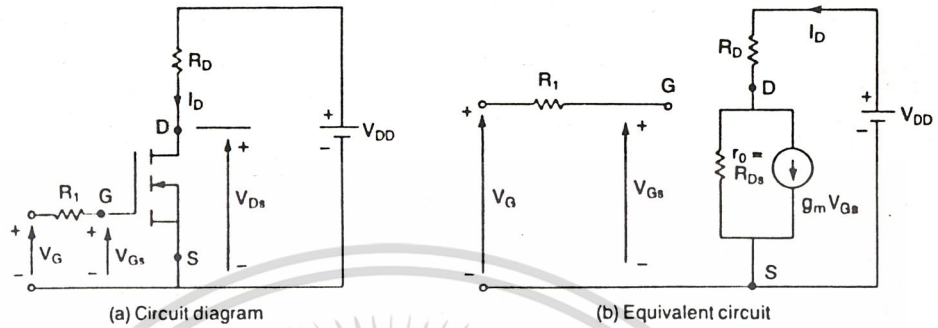


รูป 2.11 transfer characteristic of MOSFETs
 (a) depletion-type MOSFETs
 (b) enhancement-type MOSFETs



รูป 2.12 Output characteristics of enhancement-type MOSFETs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น เมื่อผู้ดูแลเห็นาใบเซบระเขียนด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.13 Steady-state switching model of MOSFETs .

(a) circuit diagram

(b) equivalent circuit

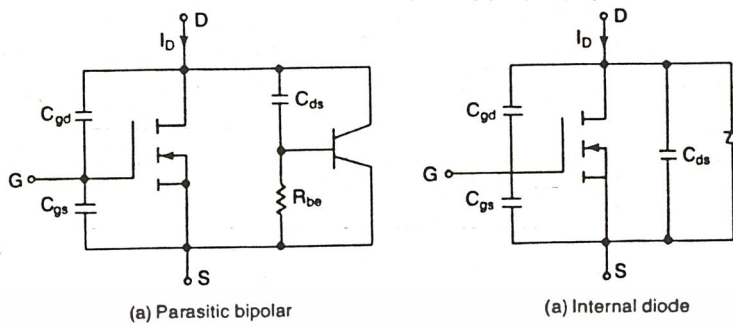
สำหรับ depletion-type MOSFETs ค่าของ gate (หรือ input) จะเป็นบวกหรือลบก็ได้แต่ใน enhancement-type MOSFETs คักดาไฟฟ้าที่ gate จะเป็นบวกเท่านั้น

power MOSFETs โดยปกติจะเป็นชนิด enhancement mode อย่างไรก็ตาม depletion-type MOSFETs จะมีประโยชน์และง่ายต่อการออกแบบวงจรลอจิกซึ่งในทางปฏิบัติต้องการค่า logic-completible ac หรือ dc switch ซึ่งจะเหลืออยู่ขณะ logic supply ตกลง และ V_{gs} กลับเป็นศูนย์

2.6.2 switching characteristics

เมื่อไม่มีสัญญาณ gate , enhancement-type MOSFETs เราจะพิจารณาเป็น diodes 2 ตัว ต่อแบบ parasitic capacitances ต่อกับ source (C_{gs}) และที่ drain , C_{gd} ทรานซิสเตอร์ชนิด npn เป็นรอยต่อแบบ reverse bias จาก drain ไปยัง source , C_{ds}

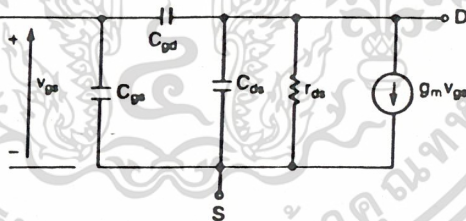
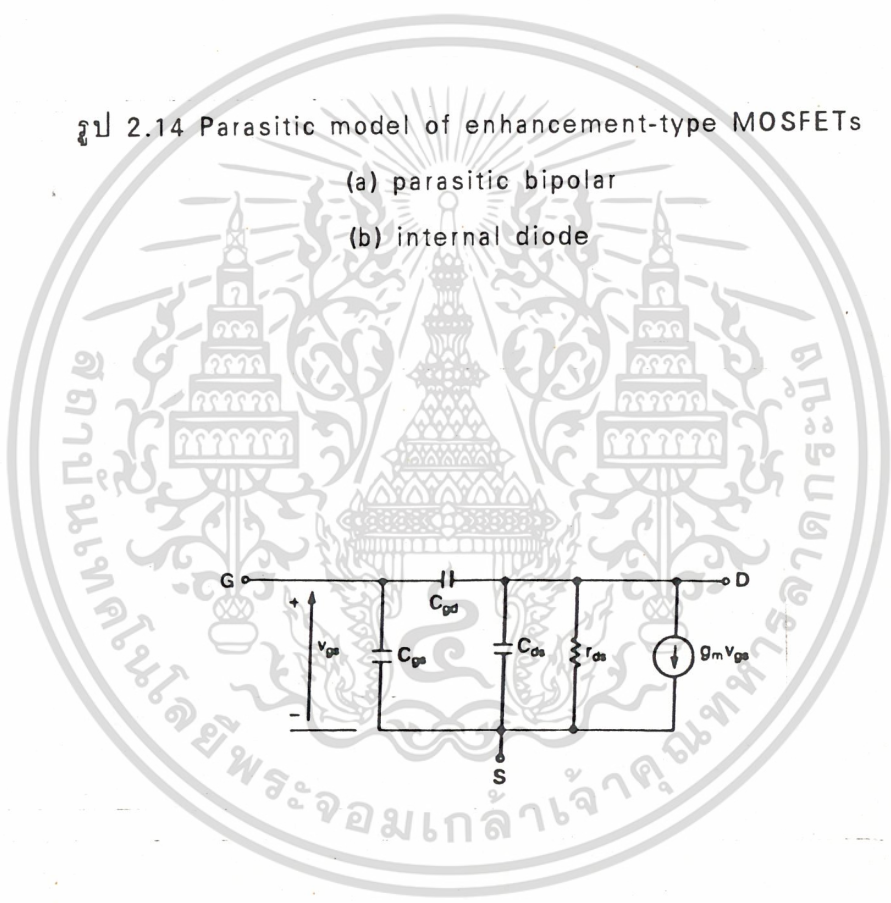
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.14 Parasitic model of enhancement-type MOSFETs

(a) parasitic bipolar

(b) internal diode



รูป 2.15 Switching model of MOSFETs

รูป 2.14a แสดงวงจรสมมูลย์ของ parasitics bipolar transistors ที่ต่อขนานกับ MOSFETs

จุดที่ เบสต่อกับอิมิตเตอร์ ของ transistor ชนิด npn จะสั้นและมีค่าความต้านทานจาก base ไปยัง emitter เนื่องจาก bulk resister ของชนิด n และ p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(R_{be}) มีขนาดเล็กมาก ดังนั้น MOSFETs อาจพิจารณาจากวงจรสมมูลย์ดังแสดงในรูป 2.14b

ค่า parasitic capacitance ขึ้นอยู่กับ their respective voltage

วงจร switching ของ MOSFETs แสดงในรูป 2.15 โดย waveforms และเวลาแสดงในรูป 2.16

turn-on delay, $t_d(on)$

เป็นเวลาที่ต้องการ charge input

capacitance จนถึง threshold voltage level

rise time, t_r

เป็นเวลาในการ charging gate

จากระดับ threshold level ถึง full-gate voltage V_{gsp} เมื่อต้องการขับกระแส transistor เข้าไปยังช่วงบริเวณ linear region

turn-off delay time, $t_d(off)$

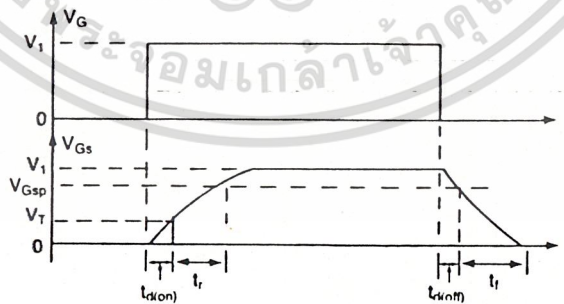
เป็นช่วงเวลาที่ input capacitance

ต้องการใช้ในการ discharge จาก over drive gate voltage V_{gs} เข้าสู่บริเวณช่วง pinch-off region โดยค่าของ V_{gs} ต้องลดลงก่อนที่ค่าของ V_{ds} จะเริ่มต้นเพิ่มขึ้น

fall-time t_f

เป็นช่วงเวลาที่ต้องใช้เมื่อ input

capacitance ทำการ discharge จากช่วง pinch off เข้าสู่ threshold voltage ถ้า $V_{gs} \leq V_t$ ทหรานซิสเตอร์ก็จะ turn off



รูป 2.16 Switching waveform and times.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.3 Gate drive

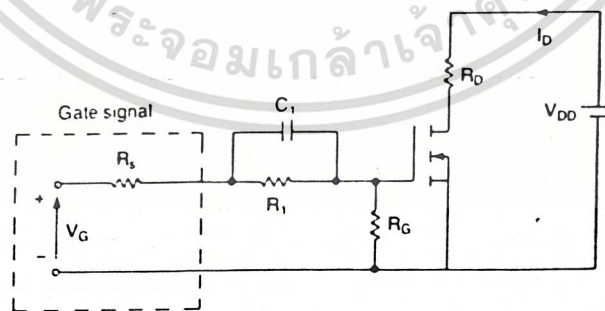
เวลาในการ turn on ของ MOSFETs ขึ้นอยู่กับช่วงเวลาในการ charge ประจุของ input หรือ gate capacitance โดยช่วงเวลาในการ turn off นี้จะลดลงได้ โดยทำการต่อวงจร RC เข้าไป โดยได้แสดงไว้ในรูป 2.17 เพื่อทำการ charge gate capacitance ให้เร็วขึ้น เมื่อ gate voltage turn-on กระแสเริ่มต้นในการ charging ของ capacitance คือ

$$I_g = \frac{V_g}{R_s}$$

และค่า steady-state ของศักดาไฟฟ้าที่ gate คือ

$$V_{gs} = \frac{(R_g * V_g)}{(R_s + R_1 + R_g)}$$

เมื่อ R_s คือค่าความต้านทานเริ่มต้นของ gate drive source



รูป 2.17 Fast-turn-on gate circuit

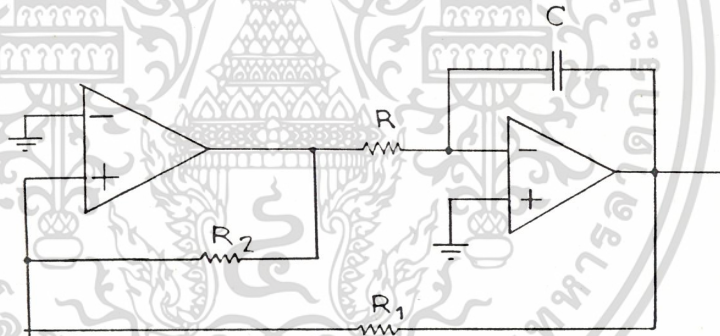
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในวงจำกัดของงานเท่านั้น ไม่ให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบและการสร้างวงจร

Switching Power Amplifier ประกอบด้วยส่วนต่าง ๆ ดังนี้

- 3.1 วงจรสร้างสัญญาณสามเหลี่ยม
- 3.2 วงจร pulse width modulator
- 3.3 วงจร driver
- 3.4 วงจร switching amplifier
- 3.5 วงจร low pass filter
- 3.6 วงจร feed back

3.1 วงจรสร้างสัญญาณสามเหลี่ยม



รูป 3.1 แสดงวงจรสร้างสัญญาณสามเหลี่ยม

วงจรนี้ประกอบด้วย op amp 2 ตัว สามารถสร้างสัญญาณสี่เหลี่ยม (square wave) กับสัญญาณสามเหลี่ยม (triangular wave) ได้

โดย op amp ตัวแรกถูกต่อในลักษณะของ comparator ซึ่งมี reference voltage ที่ 0 volt output ที่ได้ออกมาจะเป็น square wave

ส่วน op amp ตัวที่สอง ถูกต่อในลักษณะของ integrator โดยจะ integrate สัญญาณสี่เหลี่ยมที่เข้ามา ดังนั้น output ที่ได้จะเป็นสัญญาณสามเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และใช้ในงานเพื่อการวิจัยเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

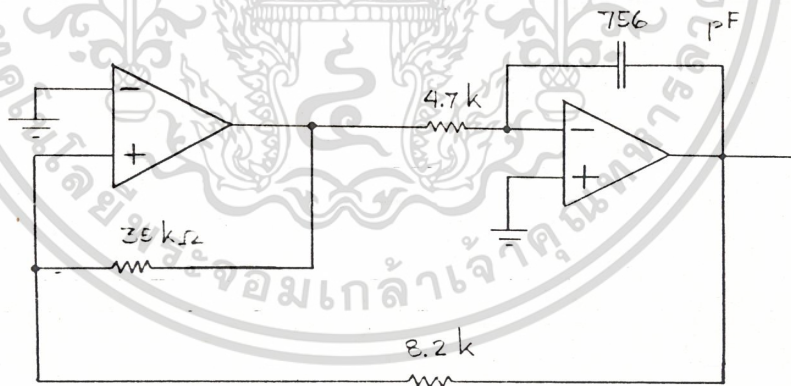
Amplitude ของ square wave จะถูกกำหนดโดยอัตราส่วนของ R_1 / R_2 และขนาดของสัญญาณสี่เหลี่ยม ส่วนความถี่ของการ oscillation เป็นดังสมการต่อไปนี้

$$f_2 = \frac{R_2}{4CR_1}$$

Amplitude ของสัญญาณสามเหลี่ยม เป็นดังสมการต่อไปนี้

$$V_t = \frac{V_s R_1}{R_2}$$

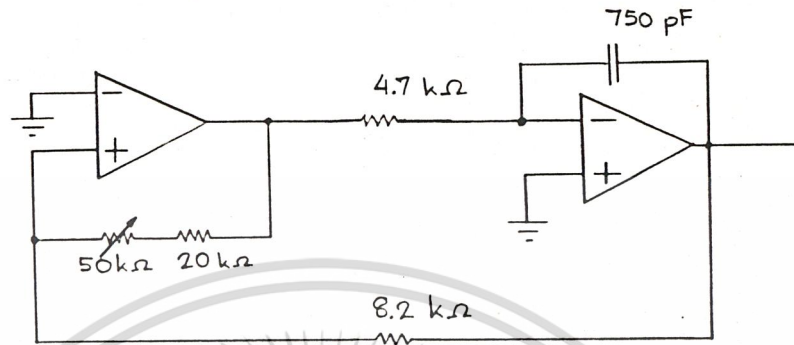
ใน project นี้ ต้องการสร้างสัญญาณสามเหลี่ยมที่มีขนาด $7 V_{pp}$ และมีความถี่ 300 kHz ค่าต่าง ๆ ที่คำนวณได้ จะอยู่ในรูป 3.2



รูป 3.2 วงจรสร้างสัญญาณสามเหลี่ยมที่ต้องการ

นอกจากนี้ วงจรสร้างสัญญาณสามเหลี่ยมได้มีการออกแบบเพื่อให้ได้สัญญาณถูกต้องตามต้องการ ไม่คลาดเคลื่อนจากค่าที่เปลี่ยนแปลงของอุปกรณ์ จึงได้ความต้านทานปรับค่าได้ต่อรวมในวงจร เพื่อเป็นตัวปรับทั้งทางด้าน amplitude และความถี่ ดังแสดงในรูป 3.3

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.3 วงจรสร้างสัญญาณสามเหลี่ยมที่นำไปใช้งานจริง

คลื่นสัญญาณสามเหลี่ยมที่ได้จากรูป 3.3 มีขนาด $7 V_{pp}$ และมีความถี่ 300 kHz ซึ่งจะ swing จาก 3.5 volt ถึง -3.5 volt แต่เนื่องจากมีส่วนของ switching amplifier ต่ออยู่ในลักษณะของวงจร push-pull โดยมี power transistor 2 ตัวสลับกันทำงาน ดังนั้นสัญญาณที่จะไป drive transistor ต้องเป็นสองซีก คือทางซีกบวกและทางซีกลบ เพราะฉะนั้นคลื่นสัญญาณสามเหลี่ยมที่จะนำไป compare กับสัญญาณ input นี้ จะต้องเทียบแยกกัน ระหว่างสัญญาณซีกบวกของสัญญาณ input กับสัญญาณซีกลบของสัญญาณ input จึงต้องปรับระดับ (clamp) คลื่นสัญญาณสามเหลี่ยม ให้สามารถ compare กับสัญญาณ input ได้ตามต้องการ

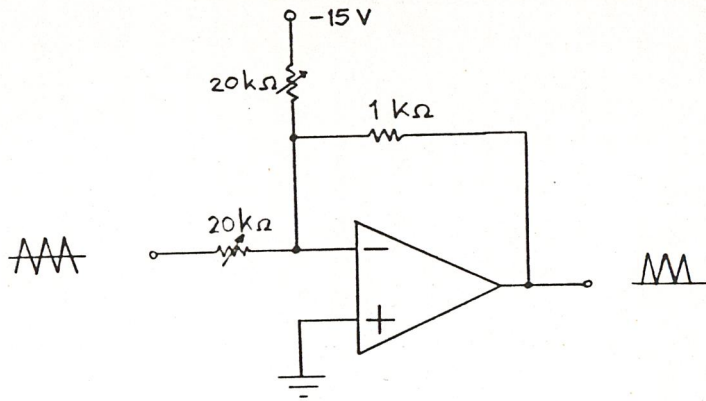
วิธีการปรับระดับคลื่นสามเหลี่ยม ประกอบด้วย 2 ขั้นตอน

3.1.1 ปรับระดับคลื่นสามเหลี่ยมขึ้นไปอยู่ที่ซีกบวก

3.1.2 ปรับระดับคลื่นสามเหลี่ยมลงไปอยู่ที่ซีกลบ

3.1.1 การปรับระดับคลื่นสามเหลี่ยมขึ้นไปอยู่ที่ซีกบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.4 วงจรยกระดับสัญญาณสามเหลี่ยมไปสี่กบว

วงจรนี้ใช้หลักการของ summing amplifier คือ input ของวงจรมี 2 ส่วน ประกอบ ด้วยสัญญาณสามเหลี่ยมจากวงจร รูป 3.3 และ ไฟเลี้ยง DC 15 volt วิธีการคำนวณ จะใช้หลักการของ super position คือ จะแยกคิด input ของแต่ละตัว แล้วนำ output ที่ได้มารวมกัน

ก. input เป็นสามเหลี่ยม จะถูกความต้านทาน 20 k และ 1 k ลดทอนลง ดังสมการต่อไปนี้

$$\begin{aligned}
 V_0 &= - \frac{R_f V_1}{R_1} \\
 &= - \frac{1 * 7}{4.67} \\
 &= - 1.5 \quad \text{Volt}
 \end{aligned}$$

output จากส่วนนี้ จะเป็นคลื่นสามเหลี่ยมที่มีขนาดเท่ากับ 1.5 volt

ข. input เป็นไฟเลี้ยง -15 volt

$$\begin{aligned}
 V_0 &= - \frac{R_f V_2}{R_2} \\
 &= - \frac{1 * (-15)}{20}
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

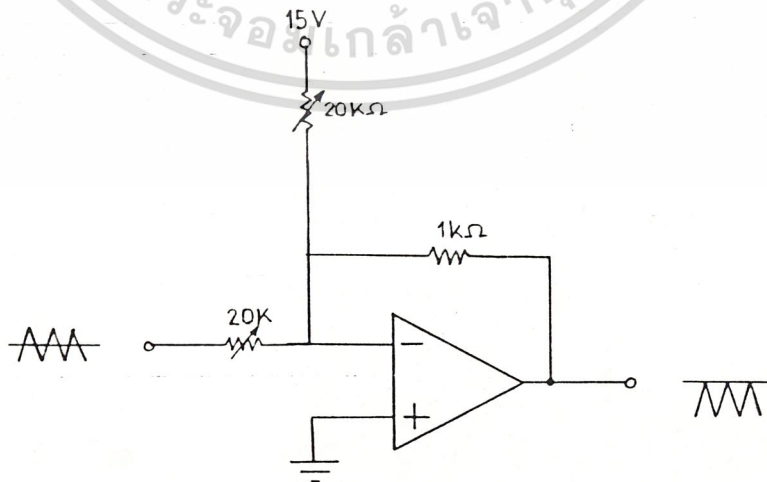
output จากส่วนนี้ จะเป็นไฟ DC มีขนาด 6 volt

เมื่อนำเอา output ของทั้งสองระบบมารวมกัน จะได้คลื่นสามเหลี่ยมที่ถูกปรับระดับไปซีกบวก ดังแสดงในรูป 3.5



รูป 3.5 สัญญาณสามเหลี่ยมที่ถูกยกระดับไปซีกบวก
 วงจรในส่วนนี้นับว่ามีความสำคัญต่อระบบ โดยเฉพาะ DC offset สามารถ
 แก้ไขได้โดยใช้ความต้านทานปรับค่าได้ ดังแสดงในรูป 3.4

3.1.2 การปรับระดับคลื่นสามเหลี่ยมขึ้นไปอยู่ที่ซีกลบ



รูป 3.6 วงจรยกระดับคลื่นสามเหลี่ยมไปซีกลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ดูแลเห็นประโยชน์จากระบบด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนี้ ใช้หลักการเดียวกัน กับวงจรที่ยกระดับคลื่นสามเหลี่ยมไปซีกบวก ต่างกันตรงที่สัญญาณ input ที่เป็นไฟเลี้ยง DC กล่าวคือ วงจรที่จะยกระดับคลื่นสามเหลี่ยมไปซีกลบจะป้อน input DC +12 volt ส่วนวงจรที่จะยกระดับคลื่นสามเหลี่ยมขึ้นไปทางซีกบวก จะป้อน input เป็นไฟเลี้ยง DC -12 volt

วิธีการคำนวณ

ก. input เป็นสามเหลี่ยม จะถูกความต้านทาน 20 k และ 1 k ลดทอนสัญญาณ ดังสมการ

$$\begin{aligned} V_0 &= -\frac{R_f V_2}{R_2} \\ &= -1 * 7 \\ &= \frac{4.67}{1} \\ &= -1.5 \text{ volt} \end{aligned}$$

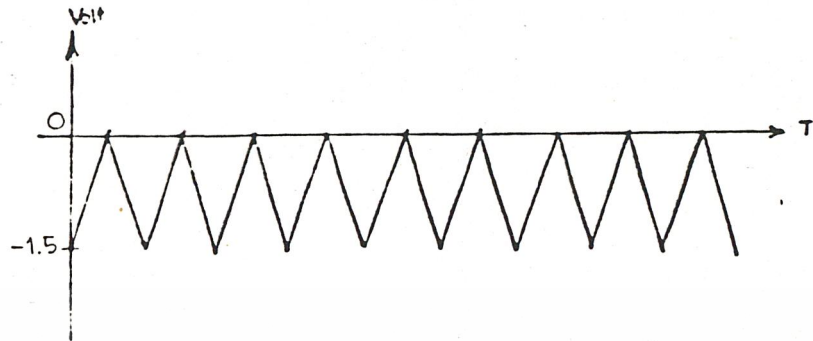
output ที่ได้จากส่วนนี้ จะเป็นคลื่นสามเหลี่ยมที่กลับ phase กับ input และมีขนาด 12 volt

ข. input เป็นไฟเลี้ยง +15 volt

$$\begin{aligned} V_0 &= -\frac{R_f V_2}{R_2} \\ &= -1 * 15 \\ &= \frac{20}{1} \\ &= -0.75 \end{aligned}$$

output จากส่วนนี้ จะเป็นไฟ DC มีขนาด -6 volt

เมื่อนำเอา output ของทั้งสองระบบมารวมกัน จะได้คลื่นสามเหลี่ยมที่ถูกปรับระดับไปซีกลบ ดังแสดงในรูป 3.7



รูป 3.7 สัญญาณสามเหลี่ยมที่ถูกยกระดับไปซีกลบ

3.2 วงจร Pulse Width Modulator

ประกอบด้วยส่วนต่างๆ ดังนี้

1. วงจรสร้างสัญญาณสามเหลี่ยม
2. วงจร voltage comparator ซึ่งใช้สำหรับเปรียบเทียบสัญญาณ

input กับ สัญญาณ output โดยอาศัยหลักการที่ว่า

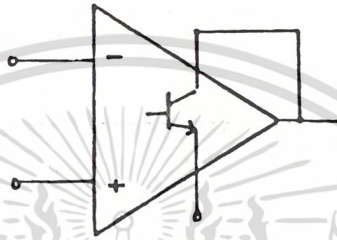
- ถ้าสัญญาณที่ป้อนเข้าขา non inverting มากกว่าสัญญาณที่เข้าขา inverting output ที่ได้จะเท่ากับไฟบวก

- ถ้าสัญญาณที่ป้อนเข้าขา non inverting น้อยกว่าสัญญาณที่เข้าขา inverting output ที่ได้จะเท่ากับไฟลบ

เพราะฉะนั้น output ที่ได้จาก comparator จะเป็น pulse ที่ swing ทั้งซีกบวกและลบ

ใน project นี้ใช้ LM319 ซึ่งเป็น open collector voltage comparator เป็น comparator เปรียบเทียบสัญญาณ input กับคลื่นสามเหลี่ยม โดยการป้อนสัญญาณ input เข้าที่ขา non inverting การป้อนสัญญาณเพื่อเข้ามาเปรียบเทียบกันนั้น มีความสำคัญมาก เพราะถ้าป้อนขาสลับกัน จะมีผลทำให้วงจรในส่วน switching amplifier ไม่ทำงาน เนื่องจากสัญญาณ pulse width modulation นี้จะเป็นตัวควบคุมการไหลของกระแสของ power transistor คือเป็นสัญญาณที่จะควบคุมให้ power transistor switch on หรือ off

1. ความถี่ของคลื่นสามเหลี่ยมกับสัญญาณ input กำหนดให้ความถี่ของคลื่นสามเหลี่ยม มีค่ามากกว่าสัญญาณ input อย่างน้อย 7 เท่า
2. amplitude ของคลื่นสามเหลี่ยมต้องมากกว่า amplitude ของสัญญาณ input
3. เนื่องจาก LM319 สามารถเลือกช่วง swing ของ output ได้ กล่าวคือ ภายใน LM319 ที่ ส่วน output จะมี transistor ต่ออยู่ในลักษณะดังรูป 3.8

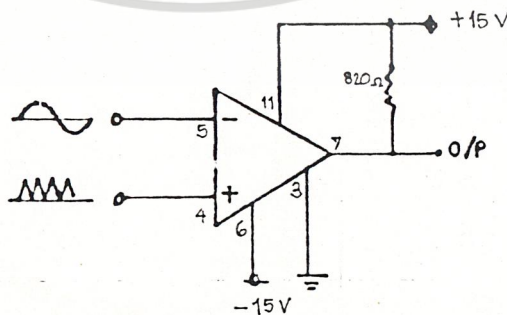


รูป 3.8 ส่วน output ภายใน LM319

จากรูป 3.8 ที่ขา collector ของ transistor คือขา 7 และที่ขา emitter คือขา 1 ของ LM319

- ถ้าป้อนให้ที่ขา collector เป็นไฟบวก และที่ emitter เป็น ground output ที่ได้จะ swing จาก 0 ถึงไฟบวก

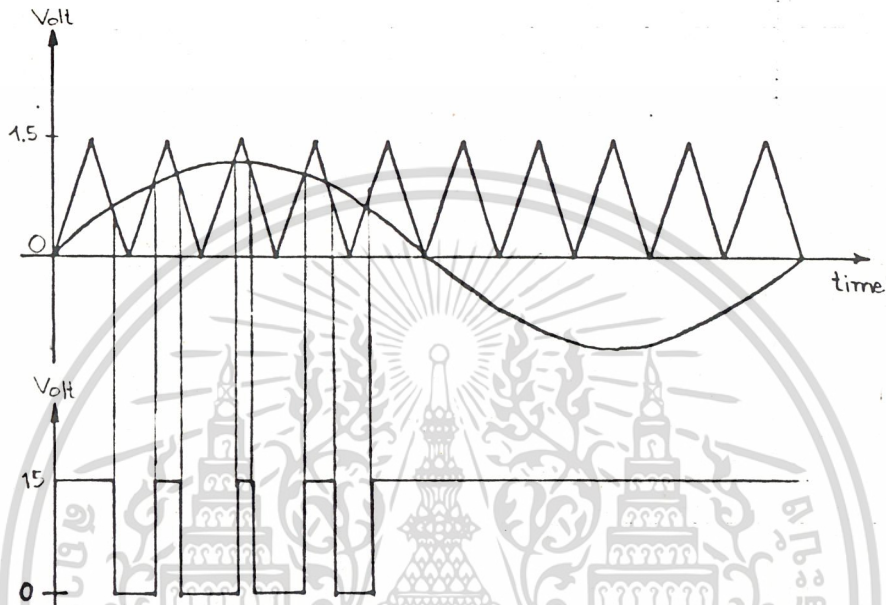
- ถ้าป้อนให้ที่ขา collector เป็น ground และที่ emitter เป็นไฟบวก output ที่ได้จะ swing จาก 0 ถึงไฟลบ



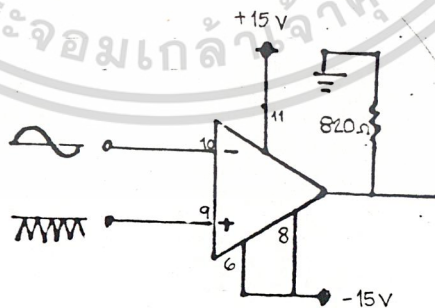
รูป 3.9 วงจร pulse width modulator ทางซีกบวก

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการค้าเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.9 แสดงถึงการใช้ LM319 เป็น comparator สำหรับเปรียบเทียบสัญญาณสามเหลี่ยมทางซีกบวก กับ สัญญาณ input โดยต่อขา 1 ลง ground และ output ขา 7 นั้น มีความต้านทาน 2.4 k ต่อกับไฟบวก ดังนั้น output ที่ได้จากขา 7 จะ swing จากช่วง 0 ถึงไฟบวก ดังแสดงในรูป 3.10



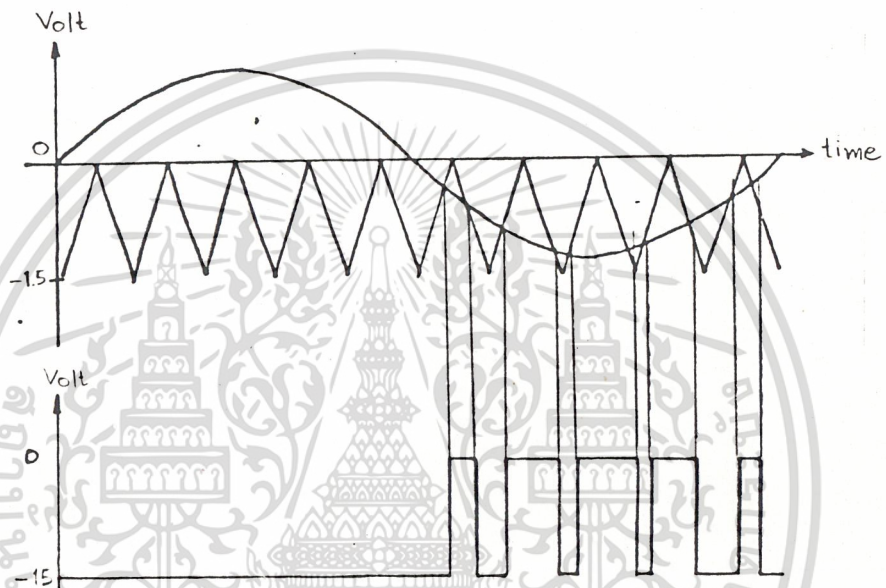
รูป 3.10 สัญญาณ pulse width modulation ทางซีกบวก



รูป 3.11 วงจร pulse width modulator ทางซีกลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการเรียนการสอนเท่านั้น เมื่อผู้ดูแลเห็นนำไปใช้บนระบบออนไลน์โดยไม่ได้รับอนุญาตจากทางสถาบันฯ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.11 แสดงถึงการใช้ LM319 เป็น comparator สำหรับเปรียบเทียบ สัญญาณสามเหลี่ยมทางซีกบวก กับ สัญญาณ input โดยต่อขา 1 ลงไฟลบ และ output ขา 7 นั้น มีความต้านทาน 2.4 k ต่อกับ ground ดังนั้น output ที่ได้จากขา 7 จะ swing จากช่วง 0 ถึง ไฟลบ ดังแสดงในรูป 3.12



รูป 3.12 สัญญาณ pulse width modulation ทางซีกลบ

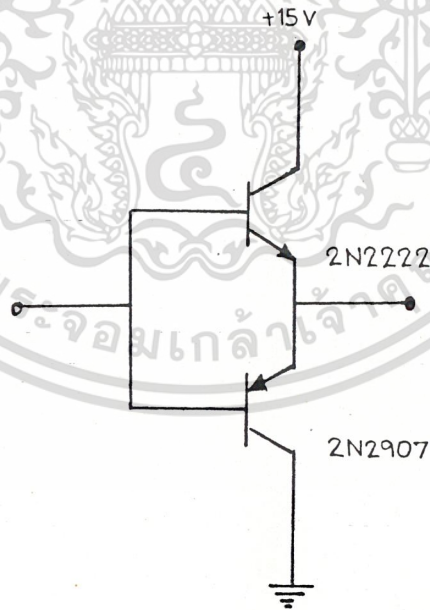
3.3 วงจรไดรเวอร์ (driver)

วงจรส่วนนี้มีหน้าที่เพิ่มกระแสให้มากขึ้น เพื่อที่จะไปไดรฟ์ power mosfet ให้สามารถทำงานได้ คือ มีกระแสเพียงพอในการชาร์จคาปาซิเตอร์ ที่อยู่ภายใน power mosfet ให้เต็มได้

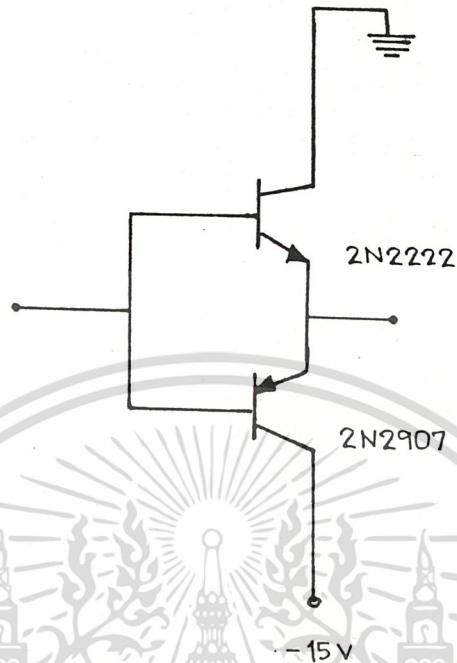
วงจรไดรเวอร์ ควรจะใช้ทรานซิสเตอร์ 2 ตัว ที่ทนกระแสได้สูง เพราะถ้าทรานซิสเตอร์ทนกระแสได้ต่ำ ทรานซิสเตอร์อาจพังได้ เนื่องจากการดิซชาร์จของคาปาซิเตอร์ที่อยู่ภายใน power mosfet อยู่ในสภาวะ off

ทรานซิสเตอร์ทั้งสองตัว ถูกต่ออยู่ในลักษณะของวงจรคอมมอนคอลเลคเตอร์ ทั้ง 2 ชุด โดยวงจรไดรเวอร์ของ power mosfet ชนิด p channel จะต่อขาคอลเลคเตอร์ของ npn transistor เข้าไฟบวก และต่อขาคอลเลคเตอร์ของ pnp transistor ลงกราวนด์ เพื่อให้สัญญาณพัลส์วิดมอดดูเลชันมีการ swing อยู่ในช่วงศูนย์ถึงไฟบวก

ดังแสดงในรูปที่ 3.12



รูปที่ 3.12 แสดงวงจรภาคไดรเวอร์ของ power mosfet ชนิด p



รูปที่ 3.13 แสดงวงจรภาคไดรเวอร์ power mosfet ชนิด n

ในรูปที่ 3.13 ขาคอลเลคเตอร์ของ npn transistor จะถูกต่อลงกราวด์และขาคอลเลคเตอร์ของ pnp transistor จะต่อลงไฟลบ ดังนั้นสัญญาณพัลส์วิดมอดูเลชันที่ผ่านภาคไดรเวอร์มา จะมีการ swing อยู่ในขั้วศูนย์ถึงลบ

3.4 วงจรสวิทชิงแอมพลิฟายเออร์ (switching amplifier)

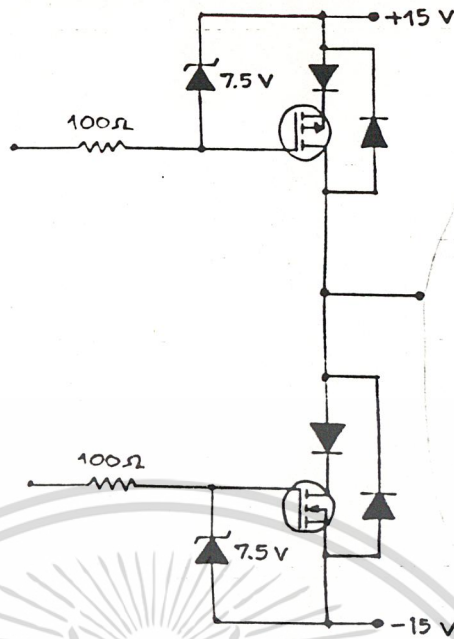
ในส่วนนี้ใช้ power mosfet เป็นตัวสวิทช์ โดยมีหลักการว่า power mosfet ทั้งชนิด p และ n ทั้ง 2 ตัว จะสลับกันทำงาน โดยมีสัญญาณพัลส์วิดมอดดูเลชัน ป้อนเข้าที่ขาเกตเป็นตัวควบคุมการเปิดและปิด โดยที่ p - channel enhancement - type MOSFET ใช้ schottky diode ต่อ forward จากไฟบวกเข้าขา source เพื่อต้านการทำงานของ diode เสมือนภายในตัว MOSFET

diode เสมือนภายในตัว MOSFET จะทำหน้าที่ให้กระแสที่ จาก discharge เสมือนระหว่างขา drain และ source ไหลกลับคล้าย free wheeling diode แต่ เนื่องจากใช้ power MOSFET นี้ ทำงานโดยการ switching diode เสมือนตัวนี้จะทำงานไม่ทันเราจึงใช้ Schottky diode block แล้วให้กระแสไหลผ่าน ultra fast recovery ที่ต่อคร่อมระหว่างขา d และไฟบวกแทน

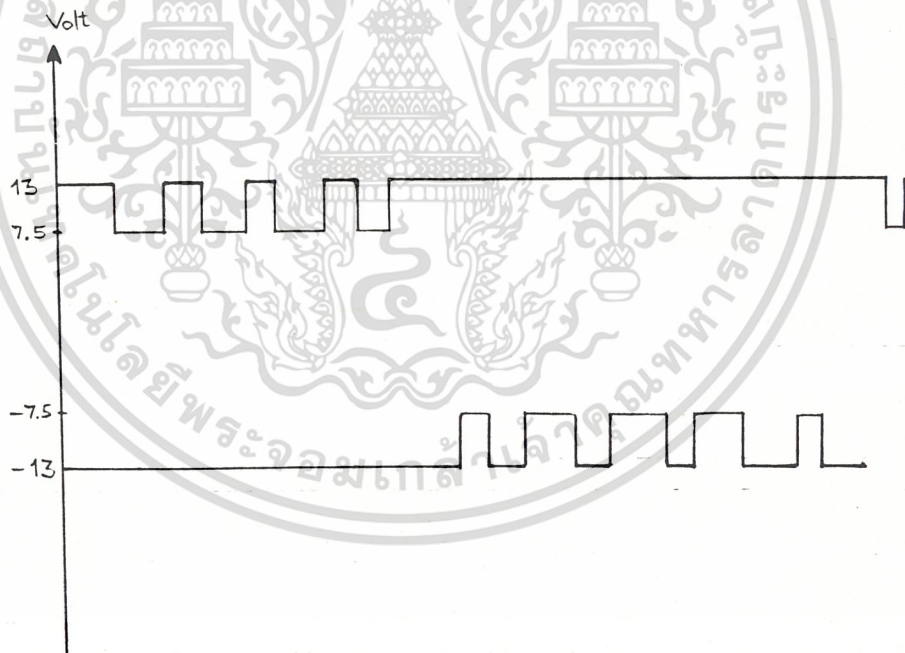
เช่นเดียวกัน n - channel enhancement - type MOSFET ใช้ Schottky diode ต่อ reverse จากขา drain ไปยัง out put และใช้ ultra fast ต่อระหว่างขา source และ out put

คุณสมบัติและการใช้งานของ power mosfet

1. จะใช้โวลเตจควบคุมที่ขาเกตของ power mosfet
2. power mosfet จะ on หรือทำงาน ก็ต่อเมื่อโวลเตจที่คร่อมขาเกตและขอร์ดมากกว่า**ซึ่งส่วนใหญ่จะมีค่าประมาณ 5 โวลต์
และถ้าโวลเตจที่คร่อมขาเกตและขอร์ดต่ำกว่า threshold voltage จะทำให้ power mosfet อยู่ในสภาวะ off หรือไม่ทำงาน
3. power mosfet เหมาะที่จะใช้กับสัญญาณที่มีความถี่สูง



รูปที่ 3.14 แสดงวงจรในส่วน switching amplifier



รูปที่ 3.15 แสดงการเปรียบเทียบสัญญาณพัลส์วิดมอดดูเลชันที่ขาเกตของ power mosfet ชนิด n และชนิด p

อธิบายการทำงาน

- สัญญาณ pwm ทางซีกบวก จะมีลักษณะเป็นช่วงไฟวกลดับกับพัลส์ที่ swing บวกกับศูนย์ โดยถ้าสัญญาณเป็นบวก โวลเตจที่ขาเกตและซอร์สจะเป็นจุด เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดียวกัน มอสเฟตชนิด p จะไม่ทำงาน และช่วงที่สัญญาณเป็น 0 จะมีโวลเตจตกคร่อมขาเกจและขอร์ทเท่ากับ 12 โวลท์ ทำให้มอสเฟตชนิด p ทำงาน

- สัญญาณ pwm ทางซีกลบ จะมีลักษณะเป็นช่วงโพลบสลับกับพัลส์ที่ swing อยู่ในช่วงโพลบถึงศูนย์ โดยถ้าสัญญาณที่ขาเกจเป็นโพลบ โวลเตจที่ขาเกจและขอร์ทจะเป็นจุดเดียวกับมอสเฟตชนิด n จะไม่ทำงาน และช่วงที่สัญญาณที่ขาเกจเป็น 0 จะมีโวลเตจตกคร่อมเกจกับขอร์ทเท่ากับ 12 โวลท์ ทำให้มอสเฟตชนิด n ทำงาน

จากรูปที่ 3.15 จะเห็นว่าช่วงที่ pwm ทางซีกบวกเป็นโพลบตลอดนั้น ทาง pwm ทางซีกลบ จะมีการสวิงในช่วง 0 กับโพลบ ดังนั้น pwm ทางซีกบวก จะทำให้มอสเฟตชนิด p ไม่ทำงาน ขณะที่ pwm ทางซีกลบมีการสวิง 0 ถึงโพลบ จะทำให้มอสเฟต n นั้นทำงานในช่วงที่สัญญาณที่ขาเกจเป็นศูนย์ และหยุดทำงานในช่วงที่ขาเกจเป็นโพลบ

ในช่วงเวลาต่อมา pwm ทางซีกบวก จะมีลักษณะเป็นพัลส์สวิงในช่วง 0 ถึงโพลบ ขณะที่ pwm ทางซีกลบ จะเป็นโพลบตลอด ดังนั้น pwm ทางซีกลบ จะทำให้มอสเฟตชนิด n ไม่ทำงาน ขณะที่ pwm ทางซีกบวกมีการสวิงจาก 0 ถึงโพลบ ทำให้มอสเฟตชนิด p ทำงานในช่วงที่สัญญาณที่ขาเกจเป็นศูนย์ และหยุดทำงานในช่วงที่เกจเป็นโพลบ

สรุปการทำงาน

1. มอสเฟตชนิด p จะหยุดทำงานเมื่อ สัญญาณที่ขาเกจเป็นบวก
2. มอสเฟตชนิด n จะหยุดทำงานเมื่อ สัญญาณที่ขาเกจเป็นโพลบ
3. มอสเฟตชนิด n และ p จะทำงาน เมื่อสัญญาณที่ขาเกจเป็นศูนย์ คือ มีโวลเตจคร่อมขาเกจกับขอร์ท
4. ขณะที่มอสเฟตชนิด p ทำงาน มอสเฟตชนิด n จะไม่ทำงาน และขณะที่มอสเฟตชนิด n ทำงาน มอสเฟตชนิด p จะไม่ทำงาน
5. ลักษณะของสัญญาณพัลส์ จะมีช่วงเวลาในการ on เป็นช่วงแคบๆ สลับกับช่วงเวลาที่มัน off

3.5 วงจรกรองผ่านความถี่ต่ำ

สัญญาณ output ที่ออกจากภาค switching amplifier จะถูกนำมาต่อผ่านวงจรกรองผ่านความถี่ต่ำ เพื่อที่จะกรองเอาสัญญาณสามเหลี่ยมออกจากสัญญาณ input โดยที่สัญญาณสามเหลี่ยมจะมีความถี่ 150 kHz และสัญญาณ input มีความถี่ 0 - 20 kHz ดังนั้นวงจรกรองผ่านความถี่ต่ำที่ออกแบบควรมีจุด f_c (cutoff frequency) ที่ประมาณ 20 kHz และเนื่องจากมีการกำหนดจุด cut off ที่แน่นอนและ sharp ด้วย จึงใช้วงจรกรองผ่านความถี่ต่ำแบบ m - derive ซึ่งสามารถคำนวณหาค่าของอุปกรณ์ต่าง ๆ ได้จากสมการดังต่อไปนี้

$$L_1 = \frac{(m * R)}{(3.1416 * f_c)}$$

$$L_2 = \frac{(1 - m^2) * R}{(4m * 3.1416 * f_c)}$$

$$C_1 = \frac{m}{(3.1416 * f_c * R)}$$

กำหนดให้ $f_c = 20 \text{ kHz}$, $m = 0.6$, $R = 8 \ \Omega$ แทนค่า

$$L_1 = \frac{(0.6 * 8)}{(3.1416 * 20 * 10^3)}$$

$$= 76.4 \ \mu\text{H}$$

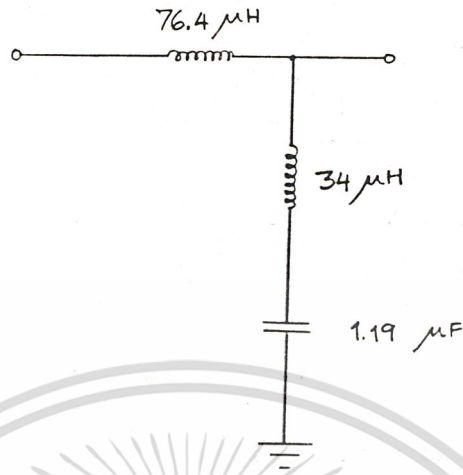
$$L_2 = \frac{(1 - 0.6^2)}{(4 * 0.6 * 3.1416 * 20 * 10^3)}$$

$$= 34 \ \mu\text{H}$$

$$C_1 = \frac{0.6}{(3.1416 * 20 * 10^3)}$$

$$= 1.19 \ \mu\text{F}$$

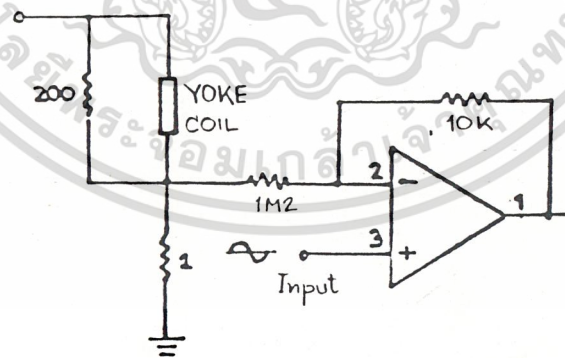
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.17 วงจรกรองผ่านความถี่ต่ำ

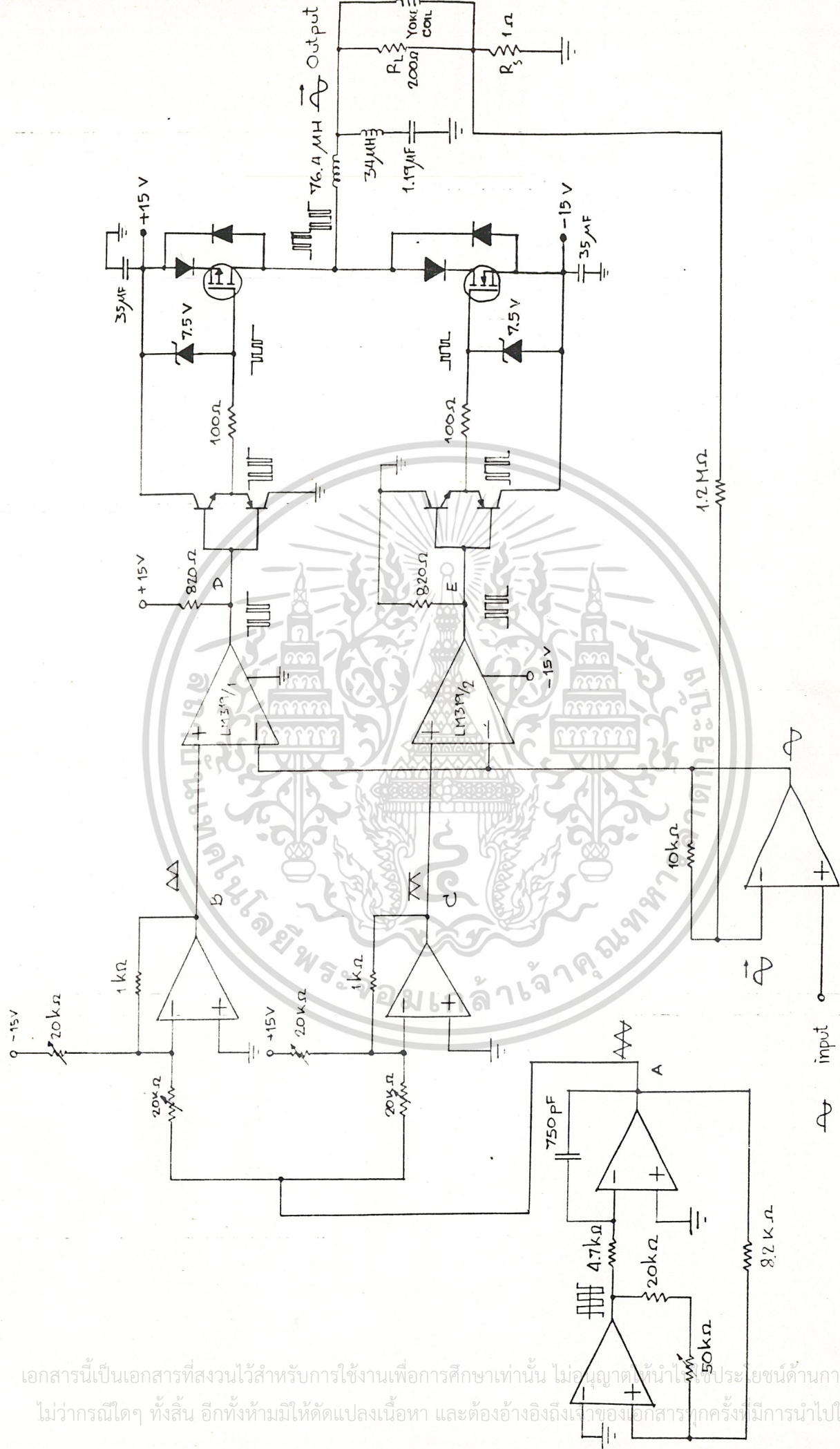
3.6 วงจร feedback

สามารถสร้างวงจรได้ดังแสดงในรูป 3.18



รูป 3.18 วงจรป้อนกลับแบบลบ

ในวงจรจะใช้ $R = 1 \Omega$ เป็นตัว sent กระแสจากภาค output แล้วทำ
 เอกสารป้อนกลับมายังภาค input โดยป้อนกลับเป็นแบบ voltage ให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



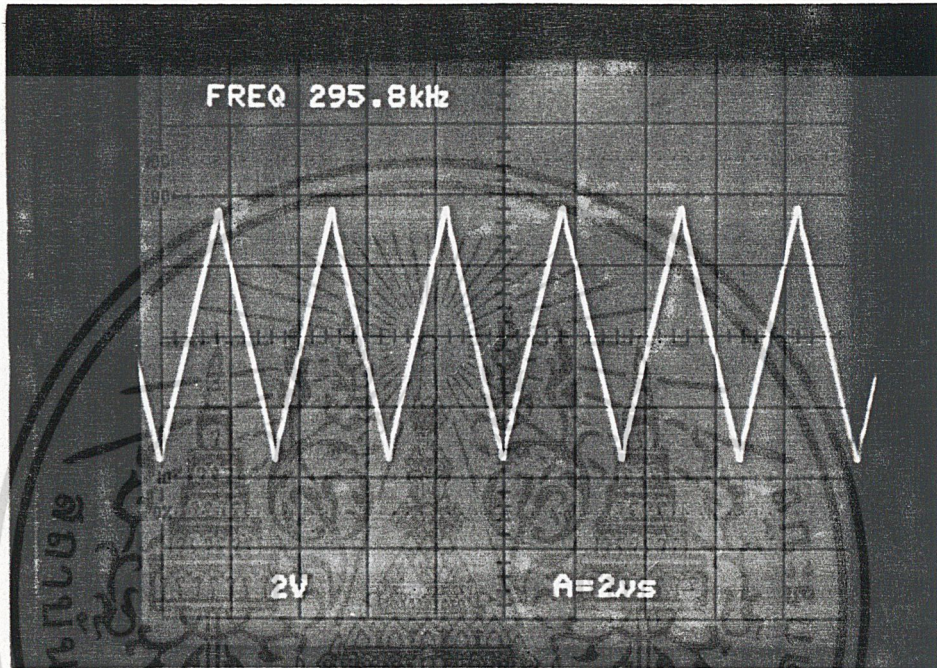
รูปที่ 3.19 SWITCHING POWER AMPLIFIER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

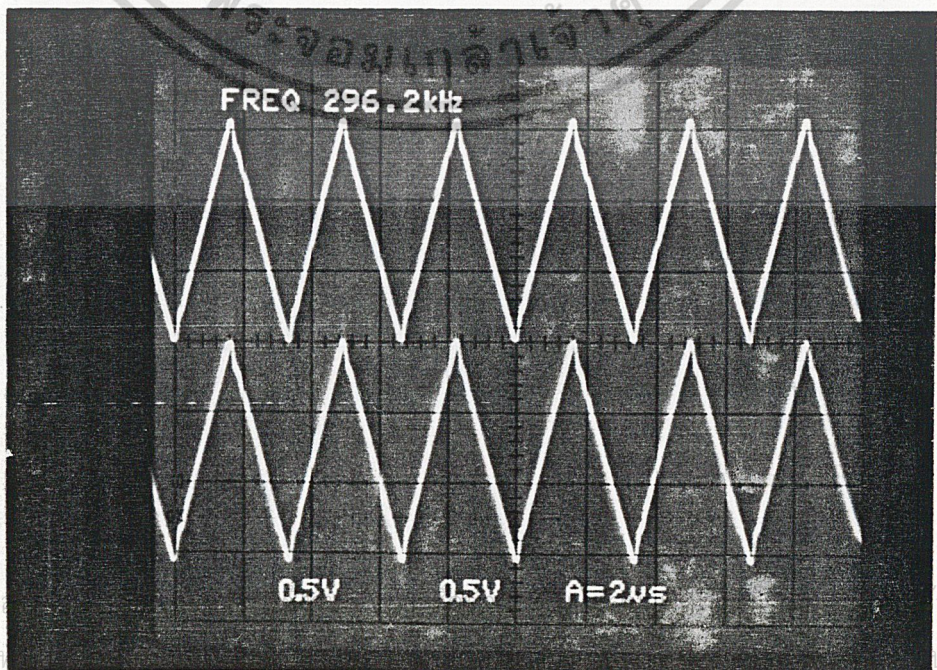
ผลการทดลอง

ผลการทดลองจากบทนี้ จะแสดงผลจากส่วนต่าง ๆ ของวงจร โดยมีหัวข้อต่าง ๆ ดังนี้

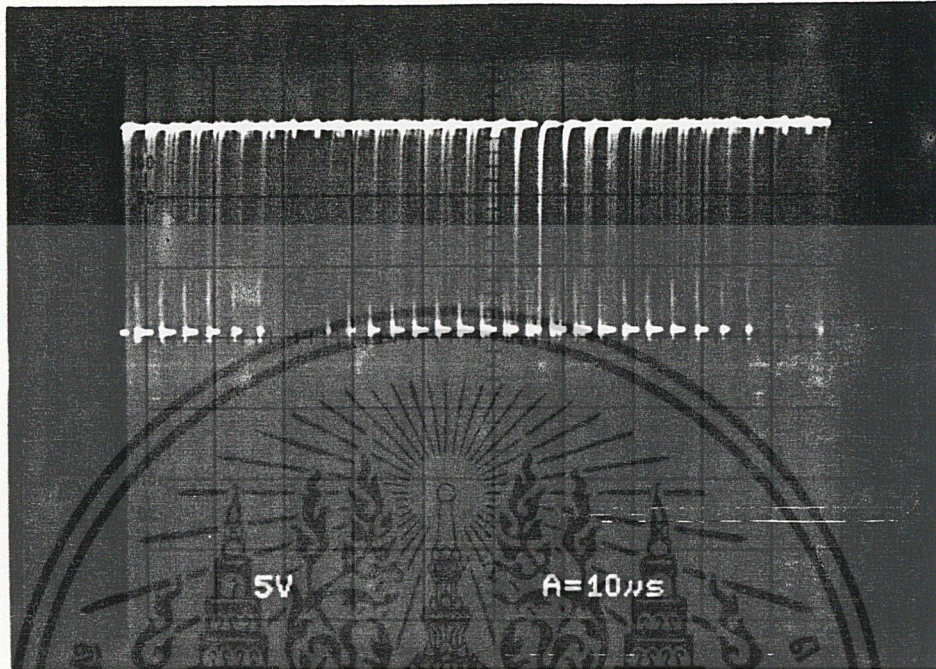
4.1 แสดงสัญญาณสามเหลี่ยม (เข้าพุทที่จุด A)



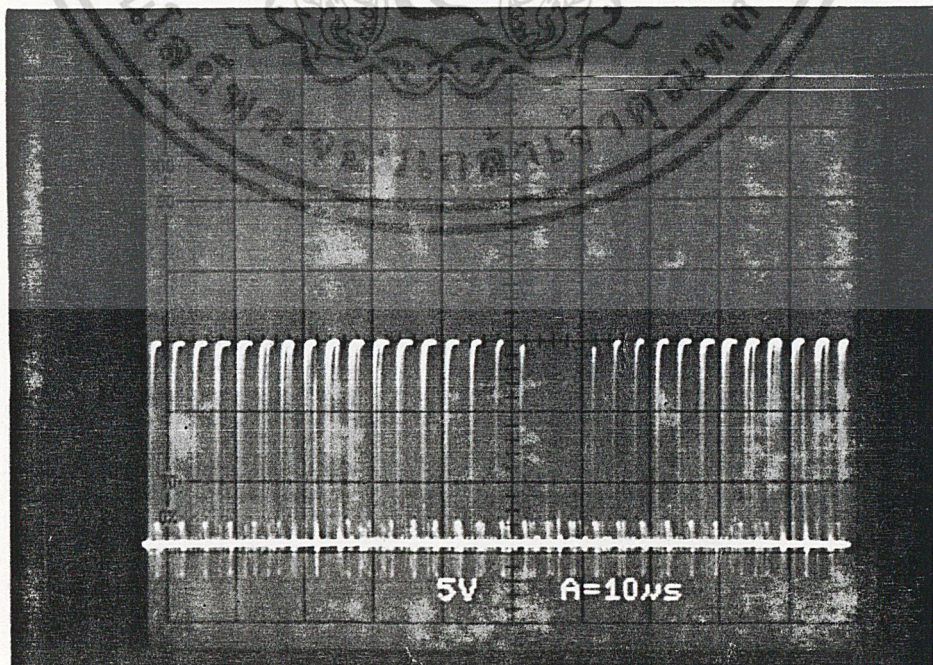
4.2 แสดงสัญญาณสามเหลี่ยมซึ่งถูกยกระดับไปทางซีกบวกและซีกลบ (เข้าพุทที่จุด B , C)



4.3 แสดงสัญญาณ PWM ทางซีกบวก (เข้าพุทที่จุด D)

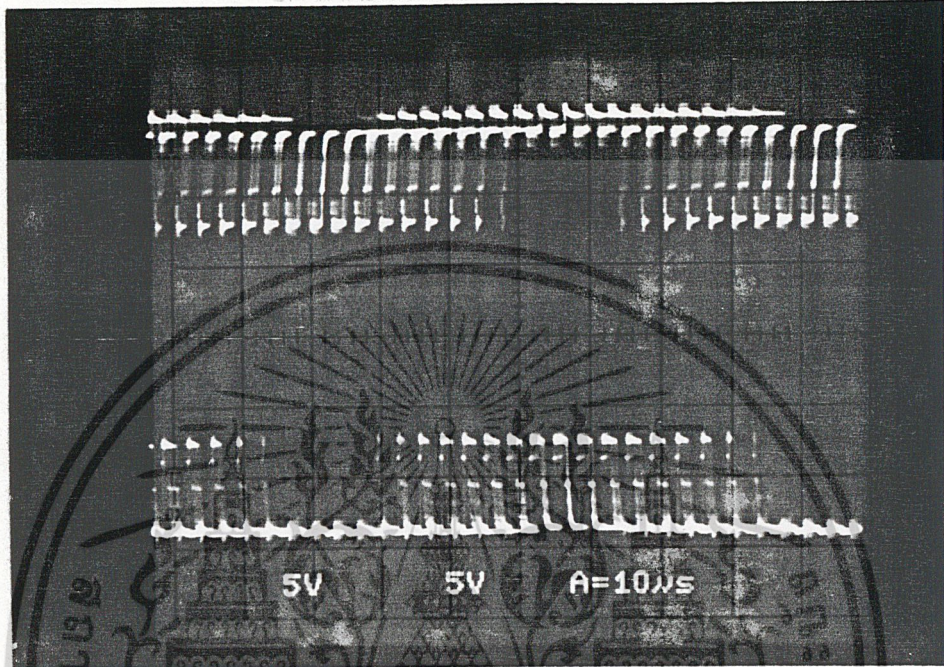


4.4 แสดงสัญญาณ PWM ทางซีกลบ (เข้าพุทที่จุด E)

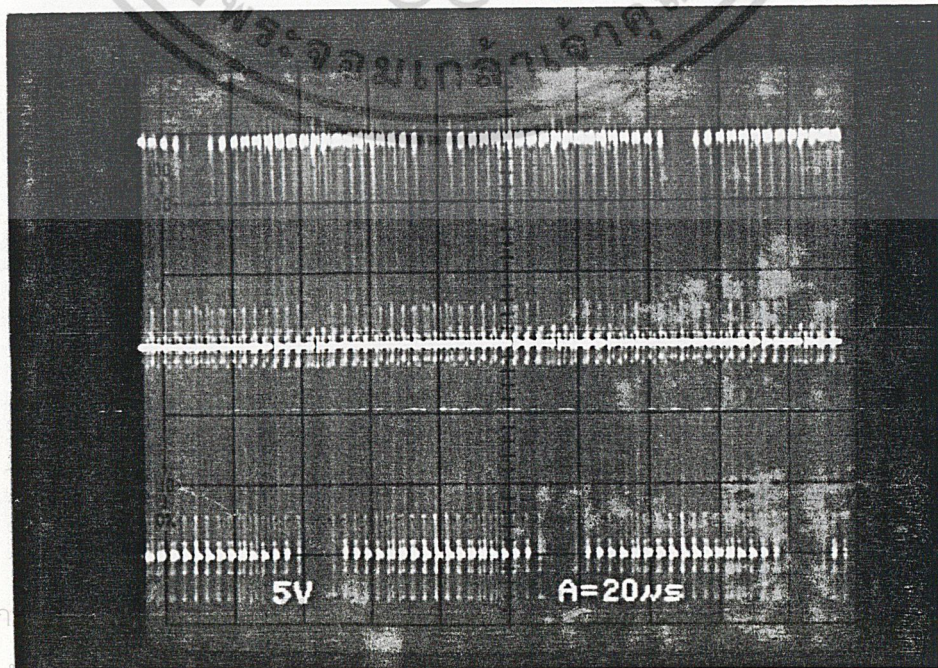


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

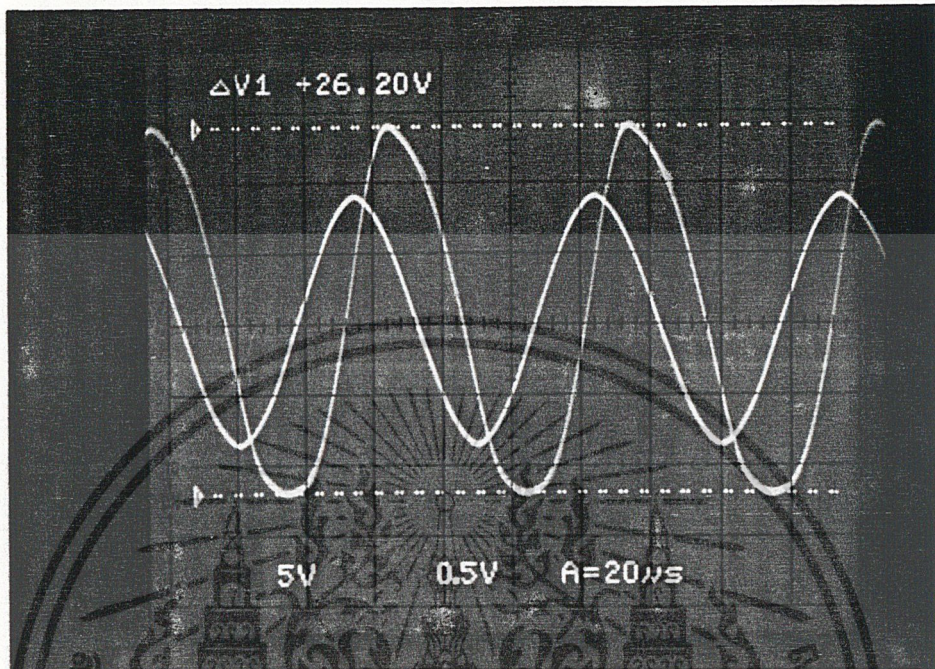
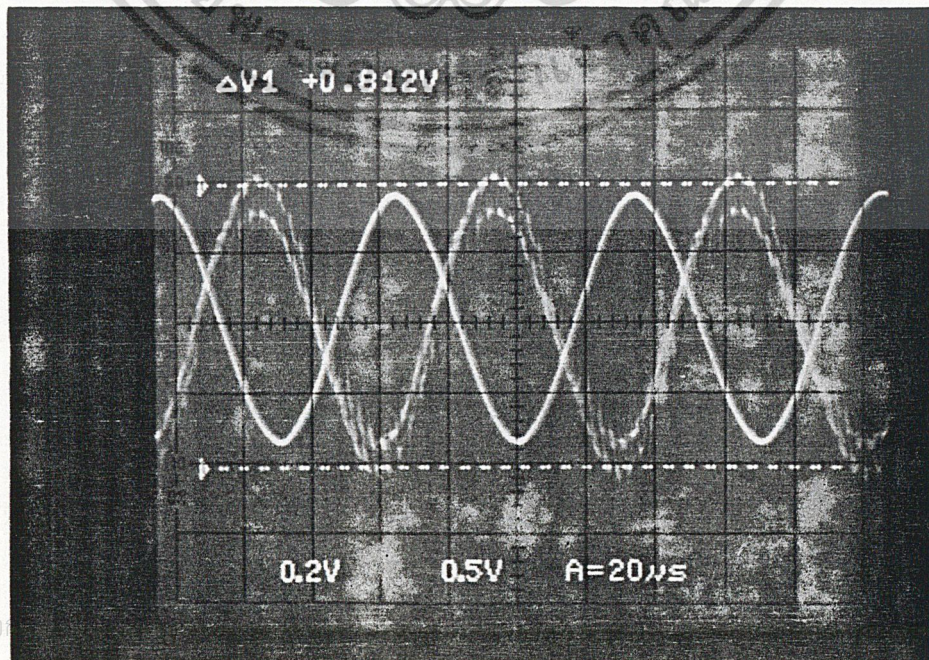
4.5 แสดงสัญญาณ PWM ที่ขา GATE ของ MOSFETs ชนิด P เทียบกับ
สัญญาณ PWM ที่ขา GATE ของ MOSFETs ชนิด N



4.6 แสดงผลส่วนของเข้าพุทของส่วน switching amplifier



4.7 แสดงสัญญาณเข้าพุทของระบบ (วัตคร่อม LOAD)

4.8 แสดงสัญญาณเข้าพุทของระบบ (วัตคร่อม $R = 1 \Omega$)

เอกสารนี้เป็นเอกสาร

ด้านการค้า

ไม่ว่ากรณีใดๆ หงสน ออกกฎหมายมหิตตแบลงเนอหา และตองอางองถงเจาของเอกสารทุกครงทมการนำไปใช้

การหาค่าประสิทธิภาพของวงจร สามารถวัดและคำนวณค่าต่าง ๆ ได้ดังนี้

1. การหาค่า สามารถหาได้จากสมการดังต่อไปนี้

$$P_a = I_1 |V_1| + I_2 |V_2|$$

โดย $V_1 = 15 \text{ volt}$

$V_2 = -15 \text{ volt}$

ส่วนกระแส I_1 และ I_2 สามารถหาได้จากการวัด ดังแสดงในรูป



รูป 4.1 แสดงการต่อ แอมมิเตอร์เพื่อวัดกระแส เพาเวอร์ซัพพลาย

2. การหาค่า สามารถหาได้จากสมการดังต่อไปนี้

$$P = I V$$

โดย $V =$ โวลเตจที่คร่อมโหลด

$I =$ กระแสที่ผ่านโหลด

การหาค่าประสิทธิภาพ (efficiency)

$$\text{efficiency} = \frac{P_o}{P_s} * 100\%$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.9 ผลการทดลองหาค่าประสิทธิภาพของวงจร

f (kHz)	V_o (Volt)	I_o (Amp)	$P_o = V_o I_o$ (Watt)	I_1 (Amp)	I_2 (Amp)	$P_s = (I_1 + I_2)^2 R_s$	Eff (%)
20	24.75	0.43	10.63	0.36	0.36	10.8	98.41
15	18.38	0.43	7.9	0.28	0.27	8.12	97.32
10	12.02	0.43	5.17	0.19	0.18	5.57	92.83



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลและวิจารณ์

วงจรขยายกำลังแบบคลาสดี เป็นวงจรขยายสัญญาณที่มีประสิทธิภาพสูง เนื่องจากมีการใช้สัญญาณ pwm มาควบคุมการสวิตช์ของ power mosfet ให้มีการ on และ off โดยในช่วงที่มอสเฟต on เกือบจะไม่มีโวลเตจตกคร่อมมอสเฟตเลย และ ในช่วงที่มอสเฟต off เกือบจะไม่มีกระแสไหลผ่านมอสเฟต ดังนั้น การสูญเสียพลังงานในรูปความร้อนที่ตัวมอสเฟตจึงมีน้อยมาก ขนาดของ heat sink ที่ติดตั้งมีขนาดเล็ก

ข้อเสียของวงจร คือ ความเพี้ยนของสัญญาณเอาพุตจะมีมาก เนื่องจากวงจรนี้ต้องนำเอาสัญญาณสามเหลี่ยมมาทำการมอดดูเลทกับสัญญาณอินพุต จึงจำเป็นต้องออกแบบวงจรกรองความถี่ต่ำที่ดีมากๆ เพื่อที่จะกรองเอาสัญญาณสามเหลี่ยมออกให้หมด ให้เหลือแต่สัญญาณอินพุต เพื่อลดความเพี้ยนดังกล่าว จึงควรมีการฟีดแบคสัญญาณจากเอาท์พุตมายังอินพุต



กติกกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ สำเร็จลุล่วงไปได้ด้วยดี ก็เนื่องมาจากการให้คำปรึกษาที่ดี จาก อาจารย์ประภากร สุวรรณะ และพี่ๆในภาควิชาอิเล็กทรอนิกส์ ที่ให้ความช่วยเหลือ ด้วยดีตลอดมา จึงใคร่ขอขอบพระคุณมา ณ ที่นี้ด้วย

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Theodore F. Bogart , “ Electronic devices and circuits” , Columbus : merrill company , pp 692 - 697 , 1986
2. Howard M. Berlin , “Design of op amp. circuit with experiment” , Howard W. sam 1980
3. M.H. Rashid , “Power Electronics circuits , devices , and applications” , Prentice - Hall
4. วารสารคอมพิวเตอร์ อิเล็กทรอนิกส์ เวิลด์ ฉบับ เดือนสิงหาคม 2527



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM6165/LM6265/LM6365 High Speed Operational Amplifier

General Description

The LM6165 family of high-speed amplifiers exhibits an excellent speed-power product in delivering 300 V per μ s and 725 MHz GBW (stable to a gain of +25) with only 5 mA of supply current. Further power savings and application convenience are possible by taking advantage of the wide dynamic range in operating supply voltage which extends all the way down to +5V.

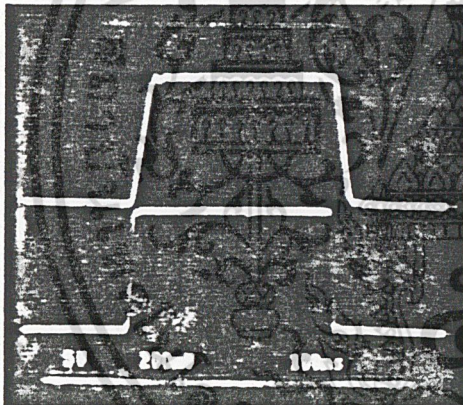
These amplifiers are built with National's new VIP™ (Vertically Integrated PNP) process which produces fast PNP transistors that are true complements to the already fast NPN devices. This advanced junction-isolated process delivers high speed performance without the need for complex and expensive dielectric isolation.

Features

- High slew rate 300 V/ μ s
- High GBW product 725 MHz
- Low supply current 5 mA
- Fast settling 80 ns to 0.1%
- Low differential gain < 0.1%
- Low differential phase < 0.1°
- Wide supply range 4.75V to 32V
- Stable with unlimited capacitive load
- Well behaved, easy to apply

Typical AC Characteristics

Step Response; $A_v = -25$



TL/H 9152-1

Gain & Phase; $A_v = -300$



TL/H 9152-2

Absolute Maximum Rating

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ($V^+ - V^-$)	36V
Differential Input Voltage (Note 8)	$\pm 8V$
CM Input Voltage ($V^+ - 0.7V$) To ($V^- - 7V$)	
Output Short Circuit to Gnd (Note 1)	Continuous
Lead Temp (Soldering, 10 sec.)	260°C

Storage Temp Range	-65°C to 150°C
Operating Temperature Range (Note 2)	
LM6165	-55°C to +125°C
LM6265	-25°C to +85°C
LM6365	0°C to 70°C
Max Junction Temperature (Note 2)	150°C
ESD Tolerance (Notes 8 & 9)	$\pm 700V$

DC Electrical Characteristics (Note 3)

Parameter	Conditions	Typ	LM6165		LM6265		LM6365		Units
			Tested Limit	Design Limit	Tested Limit	Design Limit	Tested Limit	Design Limit	
			(Note 4)	(Note 5)	(Note 4)	(Note 5)	(Note 4)	(Note 5)	
Input Offset Voltage		1	3 4		3	4	6	7	mV max
Input Offset Voltage Average Drift		3							$\mu V/^\circ C$
Input Bias Current		2.5	3 6		3	5	5	6	μA max
Input Offset Current		150	350 800		350	600	1500	1900	na max
Input Offset Current Average Drift		0.3							nA/°C
Input Resistance	Differential	20							k Ω
Input Capacitance		6.0							pF
Large Signal Voltage Gain	$V_{OUT} = \pm 10V$, $R_L = 2 k\Omega$ (Note 11)	10.5	7.5 5.0		7.5	6.0	5.5	5.0	V/mV min
	$R_L = 10 k\Omega$	38							
Input Common-Mode Voltage Range	Supply = $\pm 15V$	+14.0	+13.9 +13.8		+13.9	+13.8	+13.8	+13.7	V min
		-13.6	-13.4 -13.2		-13.4	-13.2	-13.3	-13.2	V min
	Supply = +5V (Note 6)	4.0	3.9 3.8		3.9	3.8	3.8	3.7	V min
		1.4	1.6 1.8		1.6	1.8	1.7	1.8	V max
Common-Mode Rejection Ratio	$-10V \leq V_{CM} \leq +10V$	102	88 82		88	84	80	78	dB min
Power Supply Rejection Ratio	$\pm 10V \leq V \leq \pm 16V$	104	88 82		88	84	80	78	dB min
Output Voltage Swing	Supply = $\pm 15V$ and $R_L = 2 k\Omega$	+14.2	+13.5 -13.3		-13.5	+13.3	+13.4	+13.3	V min
		-13.4	-13.0 -12.7		-13.0	-12.8	-12.9	-12.8	V min
	Supply = -5V and $R_L = 2 k\Omega$ (Note 6)	4.2	3.5 3.3		3.5	3.3	3.4	3.3	V min
		1.3	1.7 2.0		1.7	1.9	1.8	1.9	V max

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics (Note 3) (Continued)

Parameter	Conditions	Typ	LM6165		LM6265		LM6365		Units
			Tested Limit	Design Limit	Tested Limit	Design Limit	Tested Limit	Design Limit	
			(Note 4)	(Note 5)	(Note 4)	(Note 5)	(Note 4)	(Note 5)	
Output Short Circuit Current	Source	65	30 20		30	25	30	25	mA min
	Sink	65	30 20		30	25	30	25	mA min
Supply Current		5.0	6.5 6.8		6.5	6.7	6.8	6.9	mA max

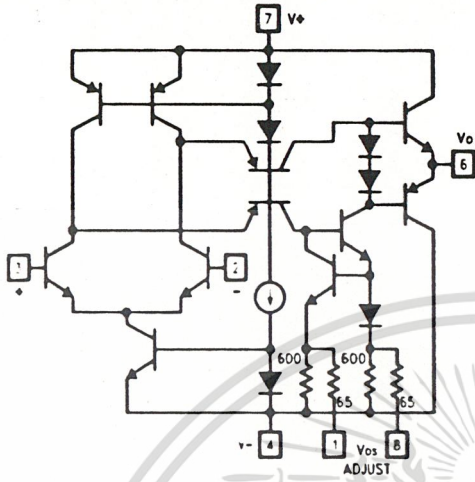
AC Electrical Characteristics (Notes 3 & 7)

Parameter	Conditions	Typ	LM6165		LM6265		LM6365		Units
			Tested Limit	Design Limit	Tested Limit	Design Limit	Tested Limit	Design Limit	
			(Note 4)	(Note 5)	(Note 4)	(Note 5)	(Note 4)	(Note 5)	
Gain-Bandwidth Product	$f = 20$ MHz	725	575 400		575	475	500	400	MHz min
	$V_{+} = \pm 5$ V	500							
Slew Rate	$A_V = +25$ (Note 10)	300	225 200		225	210	200	180	V/ μ s min
	$V_{+} = \pm 5$ V	200							
Power Bandwidth	$V_{OUT} = 20 V_{PP}$	4.5							MHz
Setting Time	10V Step to 0.1% $A_V = -25, R_L = 2$ k Ω	80							ns
Phase Margin	$A_V = +25$	45							Deg
Differential Gain	NTSC, $A_V = +25$	<0.1							%
Differential Phase	NTSC, $A_V = +25$	<0.1							Deg
Input Noise Voltage	$F = 10$ kHz	5							nV/ \sqrt Hz
Input Noise Current	$F = 10$ kHz	1.5							pA/ \sqrt Hz

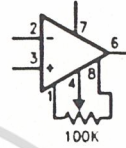
- Note 1: Continuous short-circuit operation at elevated ambient temperature can result in exceeding the maximum allowed junction temperature of 150°C.
- Note 2: The typical junction-to-ambient thermal resistance of the molded plastic DIP (N) is 105°C/Watt, the molded plastic SO (M) package is 155°C/Watt, the cerdip (J) package is 125°C/Watt, and the TO-5 (H) package is 155°C/Watt. All numbers apply for packages soldered directly into a printed circuit board.
- Note 3: Unless otherwise specified, all limits guaranteed for $T_a = T_j = 25^\circ\text{C}$ with supply voltage = ± 15 V, $V_{CM} = 0$ V, and $R_L \geq 100$ k Ω . Boldface limits apply over the range listed under "Operating Temperature Range".
- Note 4: Guaranteed and 100% production tested. These limits are used to calculate outgoing AQL levels.
- Note 5: Guaranteed but not 100% production tested. These limits are not used to calculate outgoing AQL levels.
- Note 6: For single supply operation, the following conditions apply: $V_{+} = 5$ V, $V_{-} = 0$ V, $V_{CM} = 2.5$ V, $V_{OUT} = 2.5$ V. Pin 1 & Pin 8 (V_{OS} Adjust) are each connected to Pin 4 (V_{-}) to realize maximum output swing. This connection will degrade V_{OS} .
- Note 7: $C_L \leq 5$ pF.
- Note 8: In order to achieve optimum AC performance, the input stage was designed without protective clamps. Exceeding the maximum differential input voltage results in reverse breakdown of the base-emitter junction of one of the input transistors and probable degradation of the input parameters (especially V_{OS} , I_{OS} and Noise).
- Note 9: The average voltage that the weakest pin combinations (those involving Pin 2 or Pin 3) can withstand and still conform to the datasheet limits. The test circuit used consists of the human body model of 100 pF in series with 1500 Ω .
- Note 10: $V_{IN} = 0.7$ V step. For $V_{-} = \pm 5$ V, $V_{IN} = 0.2$ V step.
- Note 11: Voltage Gain is the total output swing (20V) divided by the input signal required to produce that swing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Simplified Schematic & Pin Assignments



V_{OS} Adjust Circuit



TL/H/9152-4

TL/H/9152-3

Order Number LM6165J, LM6265J, LM6265N or LM6365N
See NS Package Number J08A or N08E



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM119/LM219/LM319 High Speed Dual Comparator

General Description

The LM119 series are precision high speed dual comparators fabricated on a single monolithic chip. They are designed to operate over a wide range of supply voltages down to a single 5V logic supply and ground. Further, they have higher gain and lower input currents than devices like the LM710. The uncommitted collector of the output stage makes the LM119 compatible with RTL, DTL and TTL as well as capable of driving lamps and relays at currents up to 25 mA.

Features

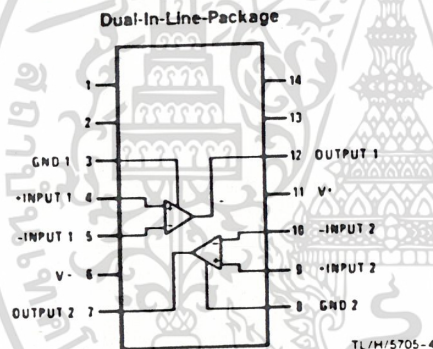
- Two independent comparators
- Operates from a single 5V supply
- Typically 80 ns response time at $\pm 15V$

- Minimum fan-out of 2 each side
- Maximum input current of $1 \mu A$ over temperature
- Inputs and outputs can be isolated from system ground
- High common mode slew rate

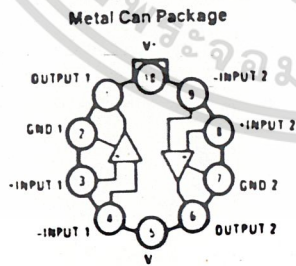
Although designed primarily for applications requiring operation from digital logic supplies, the LM119 series are fully specified for power supplies up to $\pm 15V$. It features faster response than the LM111 at the expense of higher power dissipation. However, the high speed, wide operating voltage range and low package count make the LM119 much more versatile than older devices like the LM711.

The LM119 is specified from $-55^{\circ}C$ to $+125^{\circ}C$, the LM219 is specified from $-25^{\circ}C$ to $+85^{\circ}C$, and the LM319 is specified from $0^{\circ}C$ to $+70^{\circ}C$.

Connection Diagrams

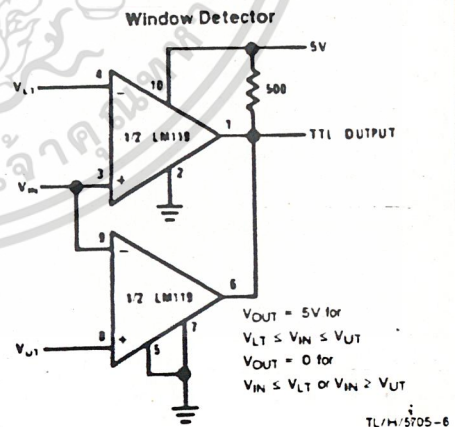
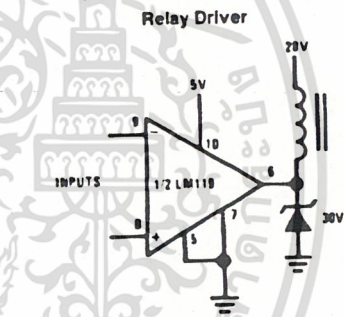


Top View
Order Number LM119J, LM219J,
LM319J, LM319M or LM319N
See NS Package Number J14A, M14A or N14A



Top View
Order Number LM119H
or LM319H
See NS Package Number H10C

Typical Applications*



Absolute Maximum Ratings LM119/219

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 7)

Total Supply Voltage	36V
Output to Negative Supply Voltage	36V
Ground to Negative Supply Voltage	25V
Ground to Positive Supply Voltage	18V
Differential Input Voltage	± 5V
Input Voltage (Note 1)	± 15V
ESD rating to be determined.	

Power Dissipation (Note 2)	500 mW
Output Short Circuit Duration	10 sec
Operating Temperature Range LM119	-55°C to 125°C
LM219	-25°C to 85°C
Storage Temperature Range	-65°C to 150°C
Lead Temperature (Soldering, 10 sec)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	260°C
Small Outline Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (Note 3 LM119/LM219)

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^\circ\text{C}$, $R_S \leq 5k$		0.7	4.0	mV
Input Offset Current (Note 4)	$T_A = 25^\circ\text{C}$		30	75	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		150	500	nA
Voltage Gain	$T_A = 25^\circ\text{C}$ (Note 6)	10	40		V/mV
Response Time (Note 5)	$T_A = 25^\circ\text{C}$, $V_S = \pm 15V$		80		ns
Saturation Voltage	$V_{IN} \leq -5\text{ mV}$, $I_{OUT} = 25\text{ mA}$ $T_A = 25^\circ\text{C}$		0.75	1.5	V
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT} = 35V$ $T_A = 25^\circ\text{C}$		0.2	2	μA
Input Offset Voltage (Note 4)	$R_S \leq 5k$			7	mV
Input Offset Current (Note 4)				100	nA
Input Bias Current				1000	nA
Input Voltage Range	$V_S = \pm 15V$ $V^+ = 5V, V^- = 0$	-12	± 13	+12	V
		1		3	V
Saturation Voltage	$V^+ \geq 4.5V, V^- = 0$ $V_{IN} \leq -6\text{ mV}$, $I_{SNK} \leq 3.2\text{ mA}$ $T_A \geq 0^\circ\text{C}$ $T_A \leq 0^\circ\text{C}$		0.23	0.4	V
				0.6	V
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT} = 35V$, $V^- = V_{GND} = 0V$		1	10	μA
Differential Input Voltage				± 5	V
Positive Supply Current	$T_A = 25^\circ\text{C}$, $V^- = 5V, V^+ = 0$		4.3		mA
Positive Supply Current	$T_A = 25^\circ\text{C}$, $V_S = \pm 15V$		8	11.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$, $V_S = \pm 15V$		3	4.5	mA

Note 1: For supply voltages less than ± 15V the absolute maximum input voltage is equal to the supply voltage.

Note 2: The maximum junction temperature of the LM119 is 150°C while that of the LM219 is 115°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient, or 45°C/W, junction to case. The thermal resistance of the dual-in-line package is 100°C/W, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15V$, and the Ground pin at ground, and $-55^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$, unless otherwise stated. With the LM219, however, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$. The offset voltage, offset current, and bias current specifications apply for any supply voltage from a single 5V supply up to ± 15V supplies. Do not operate the device with more than 15V from ground to V_S .

Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Note 6: Output is pulled up to 15V through a 1.4 k Ω resistor.

Note 7: Refer to RETS119X for LM119H/883, LM119H-MIL, LM119, 562 and LM119J-MIL specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings LM319

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Total Supply Voltage	36V
Output to Negative Supply Voltage	36V
Ground to Negative Supply Voltage	25V
Ground to Positive Supply Voltage	18V
Differential Input Voltage	± 5V
Input Voltage (Note 1)	± 15V
Power Dissipation (Note 2)	500 mW
Output Short Circuit Duration	10 sec

ESD rating to be determined.

Operating Temperature Range LM319	0°C to 70°C
Storage Temperature Range	- 65°C to 150°C
Lead Temperature (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (Note 3) LM319

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^\circ\text{C}, R_S \leq 5k$		2.0	8.0	mV
Input Offset Current (Note 4)	$T_A = 25^\circ\text{C}$		80	200	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		250	1000	nA
Voltage Gain	$T_A = 25^\circ\text{C}$ (Note 6)	8	40		V/mV
Response Time (Note 5)	$T_A = 25^\circ\text{C}, V_S = \pm 15V$		80		ns
Saturation Voltage	$V_{IN} \leq -10\text{ mV}, I_{OUT} = 25\text{ mA}$ $T_A = 25^\circ\text{C}$		0.75	1.5	V
Output Leakage Current	$V_{IN} \geq 10\text{ mV}, V_{OUT} = 35V,$ $V^+ = V_{GND} = 0V, T_A = 25^\circ\text{C}$		0.2	10	μA
Input Offset Voltage (Note 4)	$R_S \leq 5k$			10	mV
Input Offset Current (Note 4)				300	nA
Input Bias Current				1200	nA
Input Voltage Range	$V_S = \pm 15V$ $V^+ = 5V, V^- = 0$	1	± 13	3	V
Saturation Voltage	$V^+ \geq 4.5V, V^- = 0$ $V_{IN} \leq -10\text{ mV}, I_{SINK} \leq 3.2\text{ mA}$		0.3	0.4	V
Differential Input Voltage				± 5	V
Positive Supply Current	$T_A = 25^\circ\text{C}, V^+ = 5V, V^- = 0$		4.3		mA
Positive Supply Current	$T_A = 25^\circ\text{C}, V_S = \pm 15V$		8	12.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}, V_S = \pm 15V$		3	5	mA

Note 1: For supply voltages less than ± 15 the absolute maximum input voltage is equal to the supply voltage.

Note 2: The maximum junction temperature of the LM319 is 85°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient, or 45°C/W, junction to case. The thermal resistance of the dual-in-line package is 100°C/W, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15V$, and $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$, unless otherwise stated. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply, up to ± 15V supplies. Do not operate the device with more than 16V from ground to V_S .

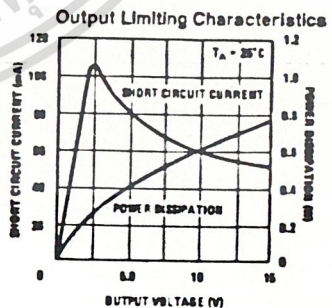
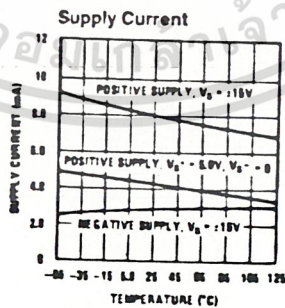
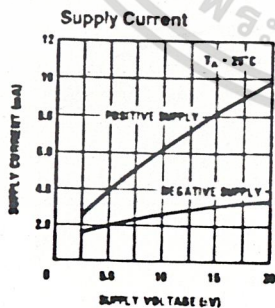
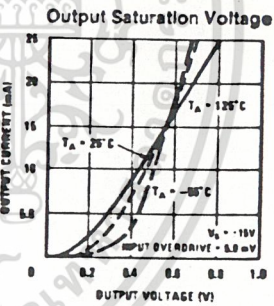
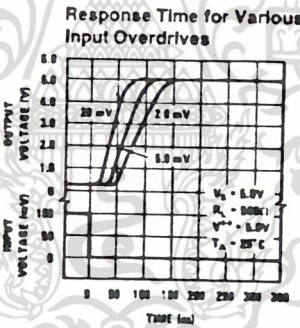
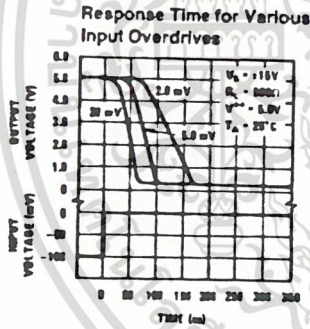
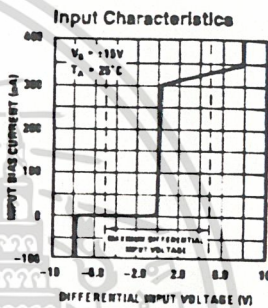
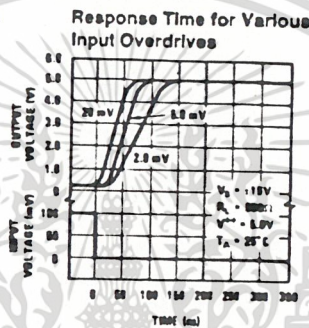
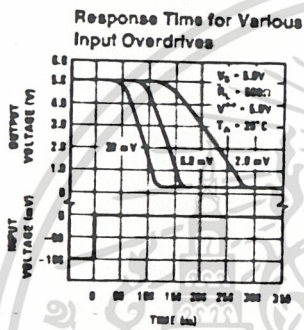
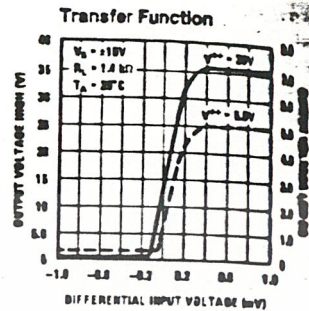
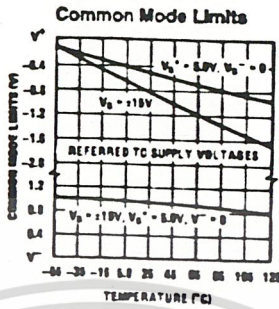
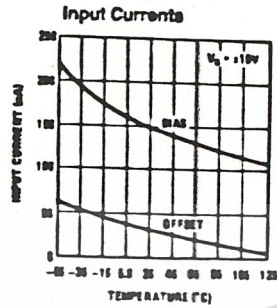
Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified is for a 100 mV input step with 5 mV overdrive.

Note 6: Output is pulled up to 15V through a 1.4 k Ω resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

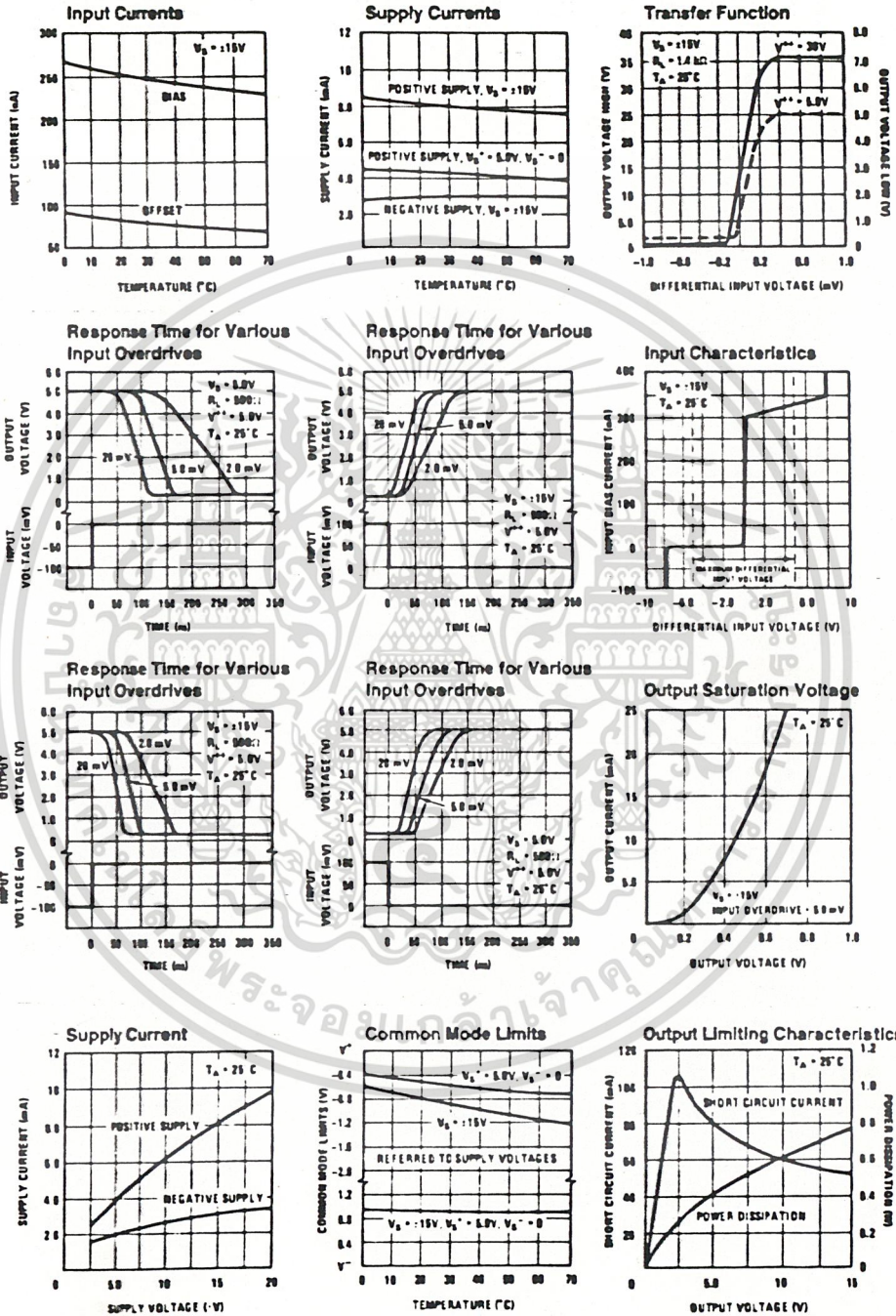
Typical Performance Characteristics LM119/LM219



TL/H/5705-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics LM319

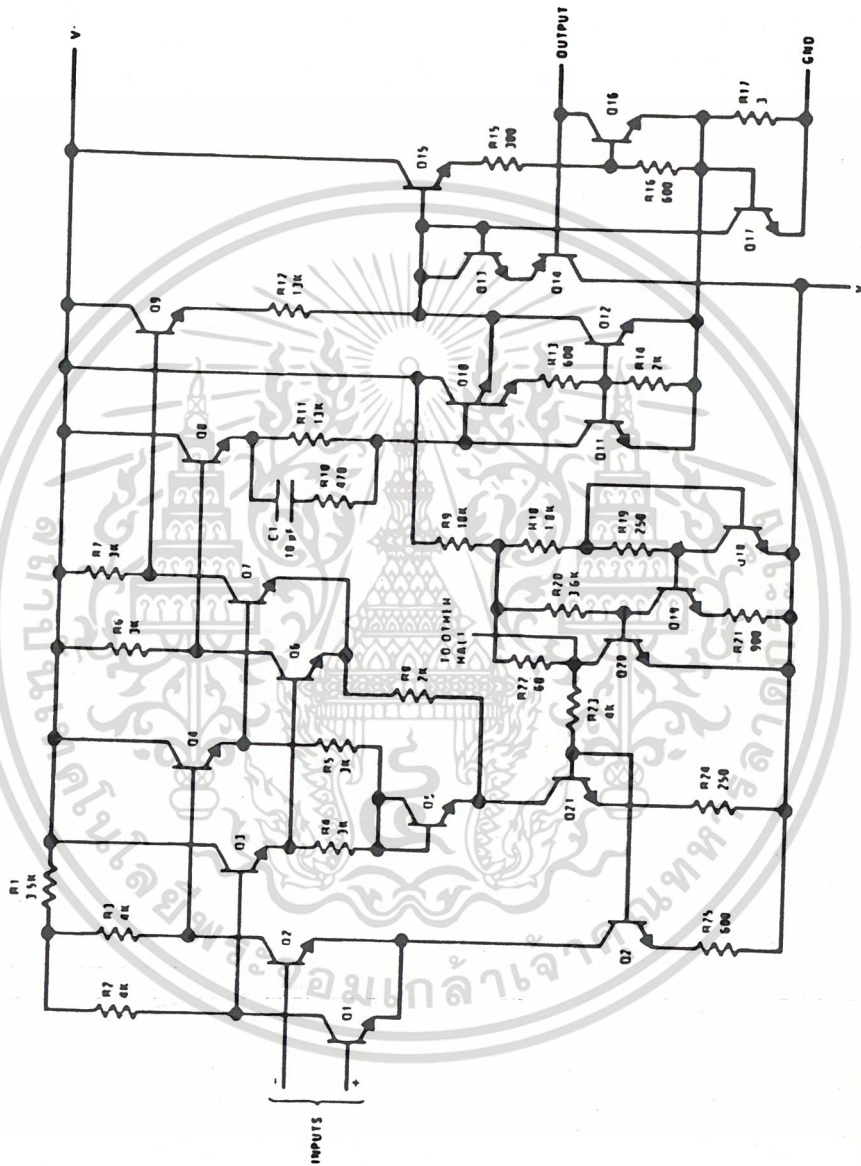


TL/H/5705-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagram

TLN/5768-1



*Do not operate the LM119 with more than 16V between GND and V+.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS

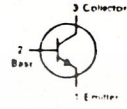
Rating	Symbol	2N2219 2N2222	2N2218A 2N2219A 2N2222A	Unit
Collector-Emitter Voltage	V _{CEO}	30	40	Vdc
Collector Base Voltage	V _{CB0}	60	75	Vdc
Emitter Base Voltage	V _{EB0}	5.0	6.0	Vdc
Collector Current — Continuous	I _C	800	800	mA _{dc}
Total Device Dissipation T _A = 25°C Dissipate above 25°C	P _D	0.8 4.57	0.4 2.28	Watt mW/°C
Total Device Dissipation T _C = 25°C Dissipate above 25°C	P _D	3.0 17.1	1.2 6.85	Watts mW/°C
Operating and Storage Junction Temperature Range	T _J , T _{stg}	-65 to +200		°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	2N2218A 2N2219.A	2N2222.A	Unit
Thermal Resistance, Junction to Ambient	R _{θJA}	219	437.5	°C/W
Thermal Resistance, Junction to Case	R _{θJC}	58	145.8	C/W

**2N2218A, 2N2219, A★
2N2222, A★**

2N2218, A/2N2219, A
CASE 79-04
TO-39 (TO-205AD)
STYLE 1



A/2N2222, A
CASE 22-03
TO-18 (TO-206AA)
STYLE 1

**GENERAL PURPOSE
TRANSISTORS
NPN SILICON**

★ 2N2219A and 2N2222A
are Motorola designated
preferred devices.

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage (I _C = 10 mA _{dc} , I _B = 0)	V _{(BR)CEO}	30 40	—	Vdc
Collector-Base Breakdown Voltage (I _C = 10 mA _{dc} , I _E = 0)	V _{(BR)CBO}	60 75	—	Vdc
Emitter-Base Breakdown Voltage (I _E = 10 mA _{dc} , I _C = 0)	V _{(BR)EBO}	5.0 6.0	—	Vdc
Collector Cutoff Current (V _{CE} = 60 Vdc, V _{EB(off)} = 3.0 Vdc)	I _{CEX}	—	10	nA _{dc}
Collector Cutoff Current (V _{CB} = 50 Vdc, I _E = 0)	I _{CBO}	—	0.01	μA _{dc}
(V _{CB} = 60 Vdc, I _E = 0)		—	0.01	
(V _{CB} = 50 Vdc, I _E = 0, T _A = 150°C)		—	10	
(V _{CB} = 60 Vdc, I _E = 0, T _A = 150°C)		—	10	
Emitter Cutoff Current (V _{EB} = 3.0 Vdc, I _C = 0)	I _{EBO}	—	10	nA _{dc}
Base Cutoff Current (V _{CE} = 60 Vdc, V _{EB(off)} = 3.0 Vdc)	I _{BL}	—	20	nA _{dc}
ON CHARACTERISTICS				
DC Current Gain (I _C = 0.1 mA _{dc} , V _{CE} = 10 Vdc)	h _{FE}	20	—	—
		35	—	
(I _C = 1.0 mA _{dc} , V _{CE} = 10 Vdc)		25	—	
		50	—	
(I _C = 10 mA _{dc} , V _{CE} = 10 Vdc)(1)		35	—	
		75	—	
(I _C = 10 mA _{dc} , V _{CE} = 10 Vdc, T _A = -55°C)(1)	15	—	—	
	35	—		
(I _C = 150 mA _{dc} , V _{CE} = 10 Vdc)(1)	40	120	—	
	100	300		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
$I_C = 150 \text{ mAdc}, V_{CE} = 1.0 \text{ Vdc}(1)$ 2N2218A 2N2219A, 2N2222A		20 50	— —	
$I_C = 500 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}(1)$ 2N2219, 2N2222 2N2218A 2N2219A, 2N2222A		30 25 40	— — —	
Collector-Emitter Saturation Voltage(1) ($I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc}$) Non-A Suffix A Suffix	$V_{CE(sat)}$	— —	0.4 0.3	Vdc
($I_C = 500 \text{ mAdc}, I_B = 50 \text{ mAdc}$) Non-A Suffix A Suffix		— —	1.6 1.0	
Base-Emitter Saturation Voltage(1) ($I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc}$) Non-A Suffix A Suffix	$V_{BE(sat)}$	0.6 0.6	1.3 1.2	Vdc
($I_C = 500 \text{ mAdc}, I_B = 50 \text{ mAdc}$) Non-A Suffix A Suffix		— —	2.6 2.0	

SMALL-SIGNAL CHARACTERISTICS

Current Gain — Bandwidth Product(2) ($I_C = 20 \text{ mAdc}, V_{CE} = 20 \text{ Vdc}, f = 100 \text{ MHz}$) All Types, Except 2N2219A, 2N2222A	f_T	250 300	— —	MHz
Output Capacitance(3) ($V_{CB} = 10 \text{ Vdc}, I_E = 0, f = 1.0 \text{ MHz}$)	C_{obo}	—	80	pF
Input Capacitance(3) ($V_{EB} = 0.5 \text{ Vdc}, I_C = 0, f = 1.0 \text{ MHz}$) Non-A Suffix A Suffix	C_{ibo}	— —	30 25	pF
Input Impedance ($I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A	h_{ie}	1.0 2.0	3.5 8.0	kohms
($I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A		0.2 0.25	1.0 1.25	
Voltage Feedback Ratio ($I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A	h_{re}	— —	5.0 8.0	$\times 10^{-4}$
($I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A		— —	2.5 4.0	
Small-Signal Current Gain ($I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A	h_{fe}	30 50	150 300	—
($I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A		50 75	300 375	
Output Admittance ($I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A	h_{oe}	3.0 5.0	15 35	μmhos
($I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz}$) 2N2218A 2N2219A, 2N2222A		10 15	100 200	
Collector Base Time Constant ($I_E = 20 \text{ mAdc}, V_{CB} = 20 \text{ Vdc}, f = 31.8 \text{ MHz}$) A Suffix	$r_b C_c$	—	150	ps
Noise Figure ($I_C = 100 \mu\text{Adc}, V_{CE} = 10 \text{ Vdc}, R_S = 1.0 \text{ kohm}, f = 1.0 \text{ kHz}$) 2N2222A	NF	—	4.0	dB
Real Part of Common-Emitter High Frequency Input Impedance ($I_C = 20 \text{ mAdc}, V_{CE} = 20 \text{ Vdc}, f = 300 \text{ MHz}$) 2N2218A, 2N2219A 2N2222A	$\text{Re}(h_{ie})$	—	60	Ohms

(1) Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 20\%$

(2) f_T is defined as the frequency at which $|h_{fe}|$ extrapolates to unity.

(3) 2N5581 and 2N5582 are Listed C_{cb} and C_{eb} for these conditions and values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic		Symbol	Min	Max	Unit
SWITCHING CHARACTERISTICS					
Delay Time	(VCC = 30 Vdc, VBE(off) = -0.5 Vdc, IC = 150 mA, IB1 = 15 mA) (Figure 12)	td	—	10	ns
Rise Time		tr	—	25	ns
Storage Time	(VCC = 30 Vdc, IC = 150 mA, IB1 = IB2 = 15 mA) (Figure 13)	ts	—	225	ns
Fall Time		tf	—	60	ns
Active Region Time Constant	(IC = 150 mA, VCE = 30 Vdc) (See Figure 11 for 2N2218A, 2N2219A, 2N2221A, 2N2222A)	TA	—	2.5	ns

FIGURE 1 - NORMALIZED DC CURRENT GAIN

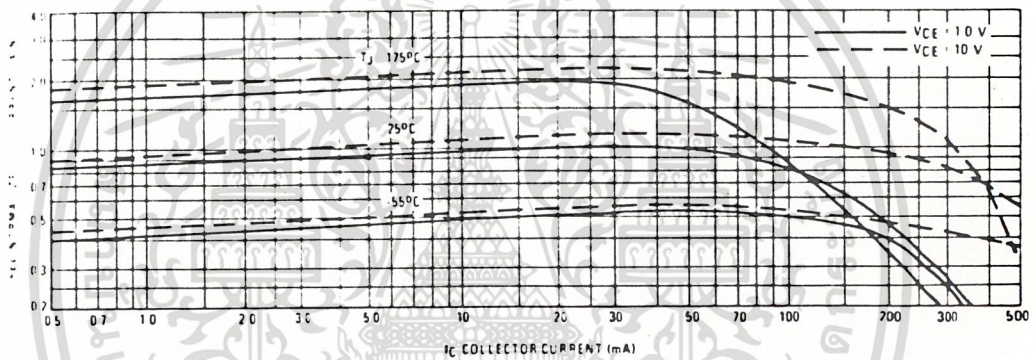
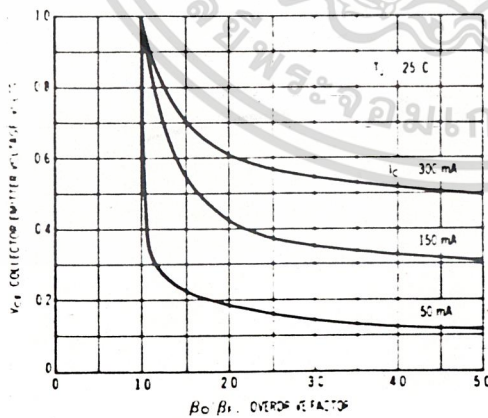


FIGURE 2 - COLLECTOR CHARACTERISTICS IN SATURATION REGION



This graph shows the effect of base current on collector current β_o (current gain at the edge of saturation) is the current gain of the transistor at 1 volt; and β_i (forced gain) is the ratio of I_c / I_b in a circuit.

EXAMPLE For type 2N2219, estimate a base current (I_b) to insure saturation at a temperature of 25°C and a collector current of 150 mA.

Observe that at $I_c = 150$ mA an overdrive factor of at least 2.5 is required to drive the transistor well into the saturation region. From Figure 1 it is seen that h_{fe} @ 1 volt is approximately 0.62 of h_{fe} @ 10 volts. Using the guaranteed minimum gain of 100 @ 150 mA and 10 V, $\beta_o = 62$ and substituting values in the overdrive equation, we find:

$$\frac{\beta_o}{\beta_i} = \frac{h_{fe} @ 1.0 \text{ V}}{I_c / I_b} \quad 2.5 = \frac{62}{150 / I_b} \quad I_b \approx 6.0 \text{ mA}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 3 - "ON" VOLTAGES

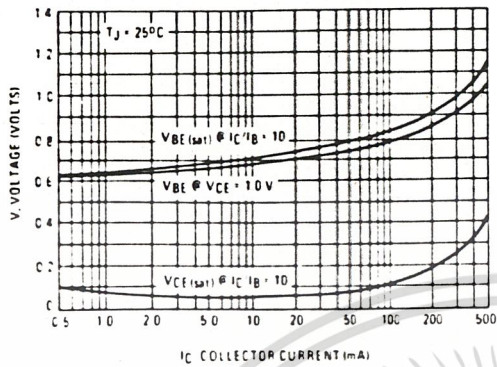
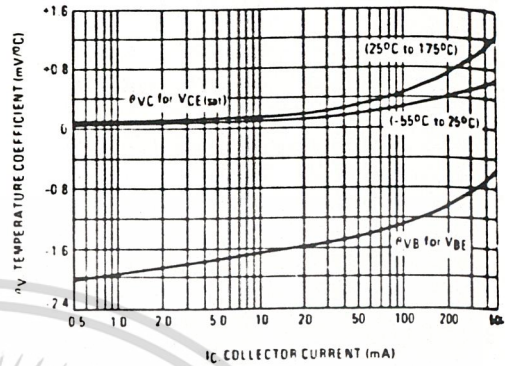


FIGURE 4 - TEMPERATURE COEFFICIENTS



h PARAMETERS

$V_{CE} = 10 \text{ Vdc}$, $f = 10 \text{ kHz}$, $T_A = 25^\circ\text{C}$

This group of graphs illustrates the relationship between h_{fe} and other "h" parameters for this series of transistors. To obtain these curves, a high gain and a low gain unit were selected and the same units were used to develop the correspondingly numbered curves on each graph.

FIGURE 5 - INPUT IMPEDANCE

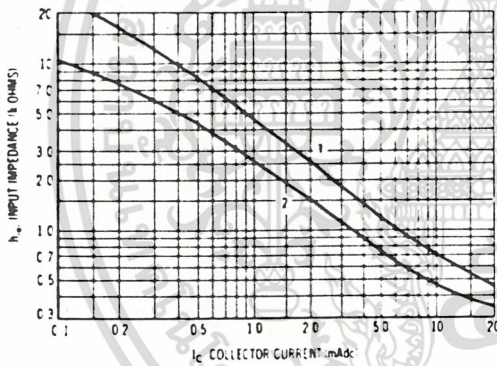


FIGURE 6 - VOLTAGE FEEDBACK RATIO

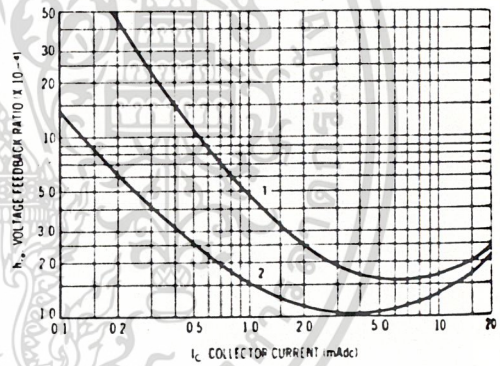


FIGURE 7 - CURRENT GAIN

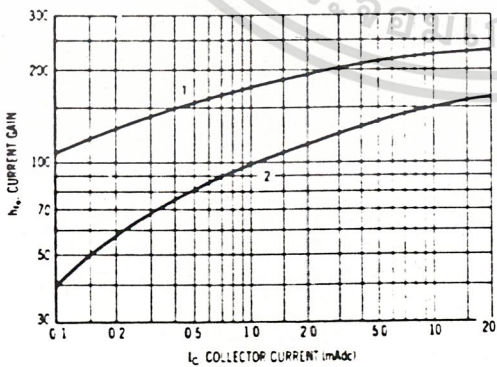
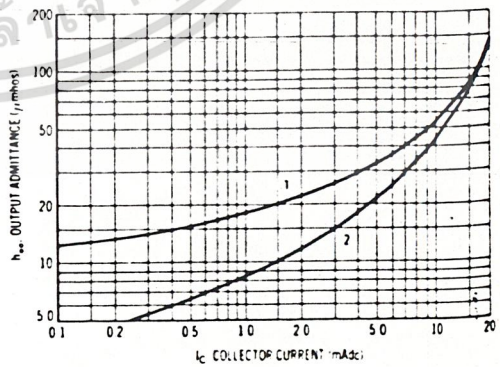


FIGURE 8 - OUTPUT ADMITTANCE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING TIME CHARACTERISTICS

FIGURE 9 — TURN-ON TIME

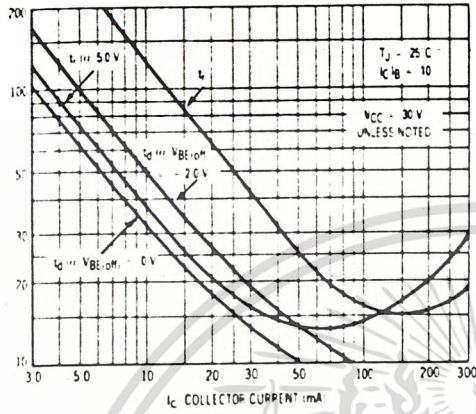


FIGURE 10 — CHARGE DATA

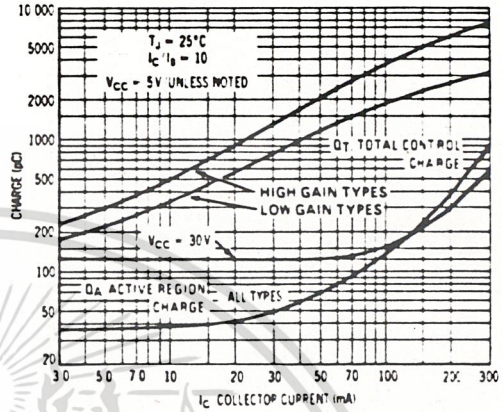


FIGURE 11 — TURN-OFF BEHAVIOR

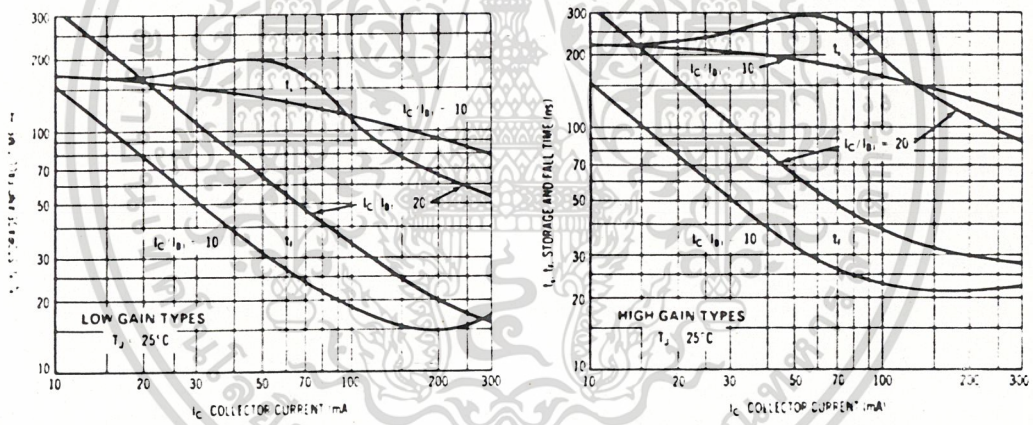


FIGURE 12 — DELAY AND RISE TIME EQUIVALENT TEST CIRCUIT

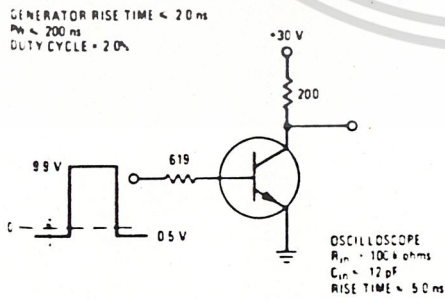
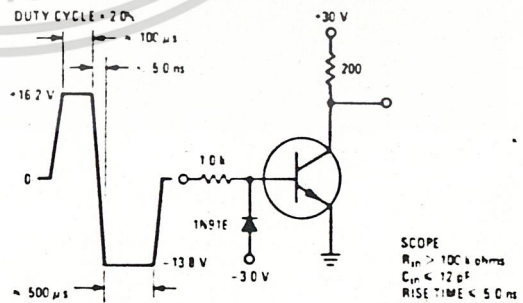


FIGURE 13 — STORAGE TIME AND FALL TIME EQUIVALENT TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PNP SILICON ANNULAR HERMETIC TRANSISTORS

... designed for high-speed switching circuits, DC to VHF amplifier applications and complementary circuitry.

- High DC Current Gain Specified — 0.1 to 500 mAdc
- High Current-Gain — Bandwidth Product —
 $f_T = 200 \text{ MHz (Min)}$ // $I_C = 50 \text{ mAdc}$
- Low Collector-Emitter Saturation Voltage —
 $V_{CE(sat)} = 0.4 \text{ Vdc (Max)}$ // $I_C = 150 \text{ mAdc}$
- 2N2904, A thru 2N2907, A Complement to NPN 2N2218, A, 2N2219, A, 2N2221, A, 2N2222, A

MAXIMUM RATINGS

Rating	Symbol	Non-A Suffix	A Suffix	Unit
Collector-Emitter Voltage	V_{CEO}	40	60	Vdc
Collector-Base Voltage	V_{CBO}		60	Vdc
Emitter-Base Voltage	V_{EBO}		5.0	Vdc
Collector Current — Continuous	I_C		600	mAdc
		2N2904,A 2N2905,A	2N2906,A 2N2907,A	
Total Device Dissipation // $T_A = 25 \text{ C}$ Derate above 25 C	P_D	600 3.43	400 2.28	mW mW C
Total Device Dissipation // $T_C = 25 \text{ C}$ Derate above 25 C	P_D	3.0 17.2	1.2 6.85	Watts mW C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	65 to -200		C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max		Unit
		2N2904,A, 2N2905,A	2N2906,A, 2N2907,A	
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	292	438	C/W
Thermal Resistance, Junction to Case	$R_{\theta JC}$	58	146	C/W

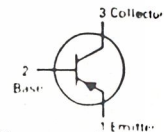
ELECTRICAL CHARACTERISTICS ($T_A = 25 \text{ C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Collector-Emitter Breakdown Voltage(1) ($I_C = -10 \text{ mAdc}, I_E = 0$)	$V_{(BR)CEO}$	40 60	—	—	Vdc
Collector-Base Breakdown Voltage ($I_C = -10 \mu\text{Adc}, I_E = 0$)	$V_{(BR)CBO}$	60	—	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 10 \mu\text{Adc}, I_C = 0$)	$V_{(BR)EBO}$	5.0	—	—	Vdc
Collector Cutoff Current ($V_{CE} = -30 \text{ Vdc}, V_{EB} = 0.5 \text{ Vdc}$)	I_{CEX}	—	—	50	nAdc
Collector Cutoff Current ($V_{CB} = -50 \text{ Vdc}, I_E = 0$)	I_{CBO}	—	—	0.02 0.01	μAdc
($V_{CB} = -50 \text{ Vdc}, I_E = 0, T_A = 150 \text{ C}$)		—	—	20 -10	
Base Current ($V_{CE} = -30 \text{ Vdc}, V_{EB} = -0.5 \text{ Vdc}$)	I_B	—	—	50	nAdc
ON CHARACTERISTICS					
DC Current Gain ($I_C = -0.1 \text{ mAdc}, V_{CE} = -10 \text{ Vdc}$)	h_{FE}	20 35 40 75	—	—	—
		2N2904, 2N2906 2N2905, 2N2907 2N2904A, 2N2906A 2N2905A, 2N2907A			

(1) Pulse Test: Pulse Width: 300 μs , Duty Cycle: 2.0%

2N2904,A* thru 2N2907,A*

2N2904,A 2N2905,A
CASE 79-04, STYLE 1
TO-39 (TO-205AD)



2N2906,A 2N2907,A
CASE 22-03, STYLE 1
TO-18 (TO-206AA)



GENERAL PURPOSE TRANSISTORS

PNP SILICON

*2N2905A and 2N2907A
are Motorola designated
preferred devices

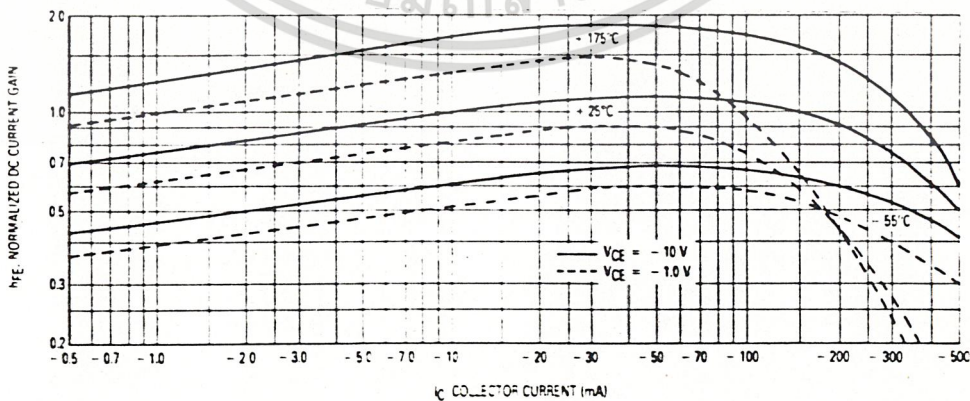
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

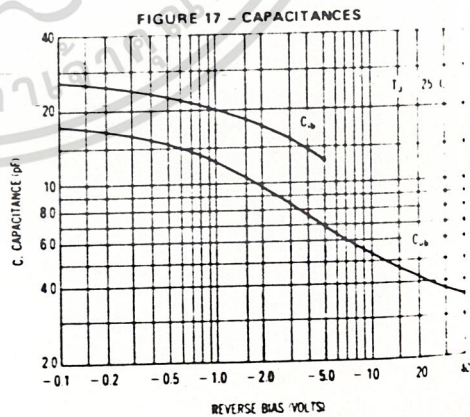
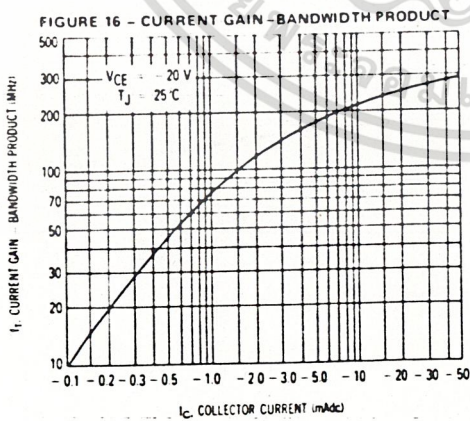
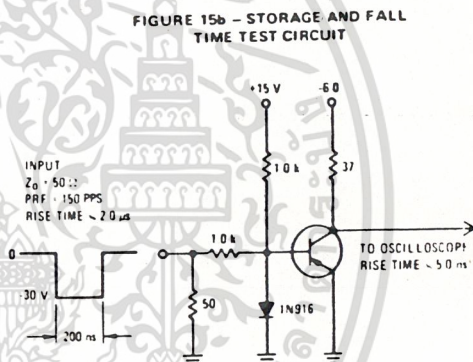
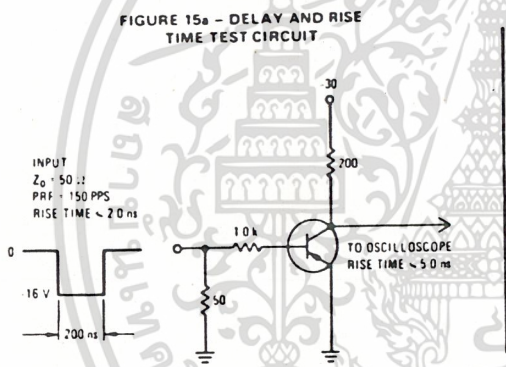
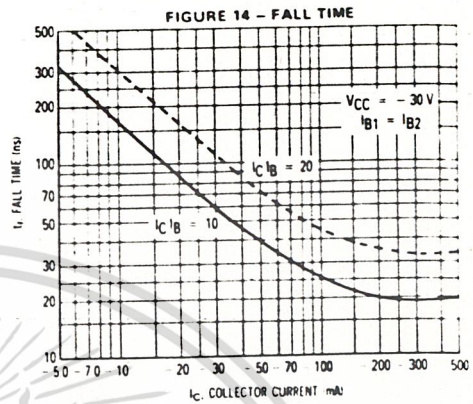
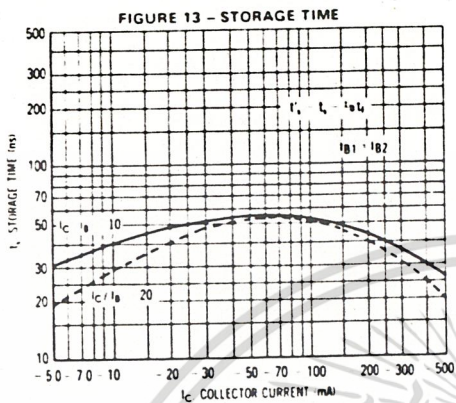
Characteristic	Symbol	Min	Typ	Max	Unit	
ON CHARACTERISTICS (continued)						
DC Current Gain ($I_C = -1.0\text{ mAdc}$, $V_{CE} = -10\text{ Vdc}$)	2N2904, 2N2906 2N2905, 2N2907 2N2904A, 2N2906A 2N2905A, 2N2907A	25 50 40 100	— — — —	— — — —		
($I_C = -10\text{ mAdc}$, $V_{CE} = -10\text{ Vdc}$)	2N2904, 2N2906 2N2905, 2N2907 2N2904A, 2N2906A 2N2905A, 2N2907A	35 75 40 100	— — — —	— — — —		
($I_C = -150\text{ mAdc}$, $V_{CE} = -10\text{ Vdc}$) (1)	2N2904, 2N2906, A 2N2905, A, 2N2907, A	40 100	— —	120 300		
($I_C = -500\text{ mAdc}$, $V_{CE} = -10\text{ Vdc}$) (1)	2N2904, 2N2906 2N2905, 2N2907 2N2904A, 2N2906A 2N2905A, 2N2907A	20 30 40 50	— — — —	— — — —		
Collector-Emitter Saturation Voltage (1) ($I_C = -150\text{ mAdc}$, $I_B = -15\text{ mAdc}$) ($I_C = -500\text{ mAdc}$, $I_B = -50\text{ mAdc}$)	$V_{CE(sat)}$	— —	— —	0.4 1.6	Vdc	
Base-Emitter Saturation Voltage ($I_C = -150\text{ mAdc}$, $I_B = -15\text{ mAdc}$) (1) ($I_C = -500\text{ mAdc}$, $I_B = -50\text{ mAdc}$) (1)	$V_{BE(sat)}$	— —	— —	1.3 2.6	Vdc	
DYNAMIC CHARACTERISTICS						
Current Gain — Bandwidth Product (2) ($I_C = -50\text{ mAdc}$, $V_{CE} = -20\text{ Vdc}$, $f = 100\text{ MHz}$)	f_T	200	—	—	MHz	
Output Capacitance ($V_{CB} = -10\text{ Vdc}$, $I_E = 0$, $f = 1.0\text{ MHz}$)	C_{ob}	—	—	8.0	pF	
Input Capacitance ($V_{EB} = -2.0\text{ Vdc}$, $I_C = 0$, $f = 1.0\text{ MHz}$)	C_{ib}	—	—	30	pF	
SWITCHING CHARACTERISTICS						
Turn-On Time	(1) $V_{CC} = -30\text{ Vdc}$, $I_C = -150\text{ mAdc}$, $I_{B1} = -15\text{ mAdc}$ (Figure 15a)	t_{on}	—	26	45	ns
Delay Time		t_d	—	6.0	10	
Rise Time		t_r	—	20	40	
Turn-Off Time	(2) $V_{CC} = -6.0\text{ Vdc}$, $I_C = -150\text{ mAdc}$, $I_{B1} = I_{B2} = -15\text{ mAdc}$ (Figure 15b)	t_{off}	—	70	100	ns
Storage Time		t_s	—	50	80	
Fall Time		t_f	—	20	30	

1 Pulse Test: Pulse Width = 300 μs , Duty Cycle = 2.0%
2 f_T is defined as the frequency at which $|h_{fe}|$ extrapolates to unity

FIGURE 1 — NORMALIZED DC CURRENT GAIN

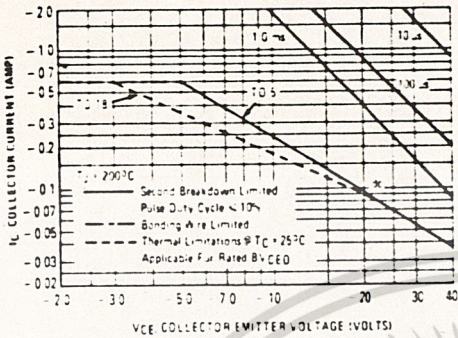


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 18 - ACTIVE REGION SAFE OPERATING AREAS

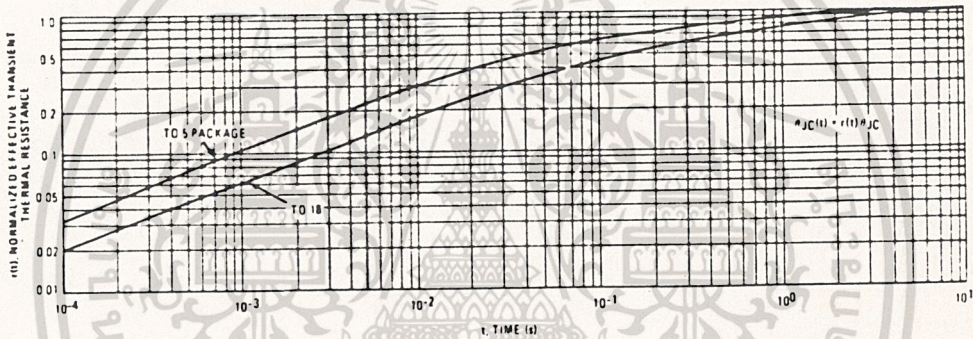


This graph shows the maximum $I_C V_{CE}$ limits of the device both from the standpoint of thermal dissipation (at 25°C case temperature), and secondary breakdown. For case temperatures other than 25°C , the thermal dissipation curve must be modified in accordance with the derating factor in the Maximum Ratings table.

To avoid possible device failure, the collector load line must fall below the limits indicated by the applicable curve. Thus, for certain operating conditions the device is thermally limited, and for others it is limited by secondary breakdown.

For pulse applications, the maximum $I_C V_{CE}$ product indicated by the dc thermal limits can be exceeded. Pulse thermal limits may be calculated by using the transient thermal resistance curve of Figure 19.

FIGURE 19 - THERMAL RESISTANCE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้