



POWER MOSFET
CONSTANT FREQUENCY INVERTER



โดย
นายไพรัตน์ แสงสว่าง
นายสัจจา สว่างเดือน
วัน เดือน ปี 17 N. ๓ ๒๐๒๑
เลขทะเบียน ๐๒๔๗๖๖
เลขเรียกหนังสือ T ๒๑๐๓๖ พ ๖

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

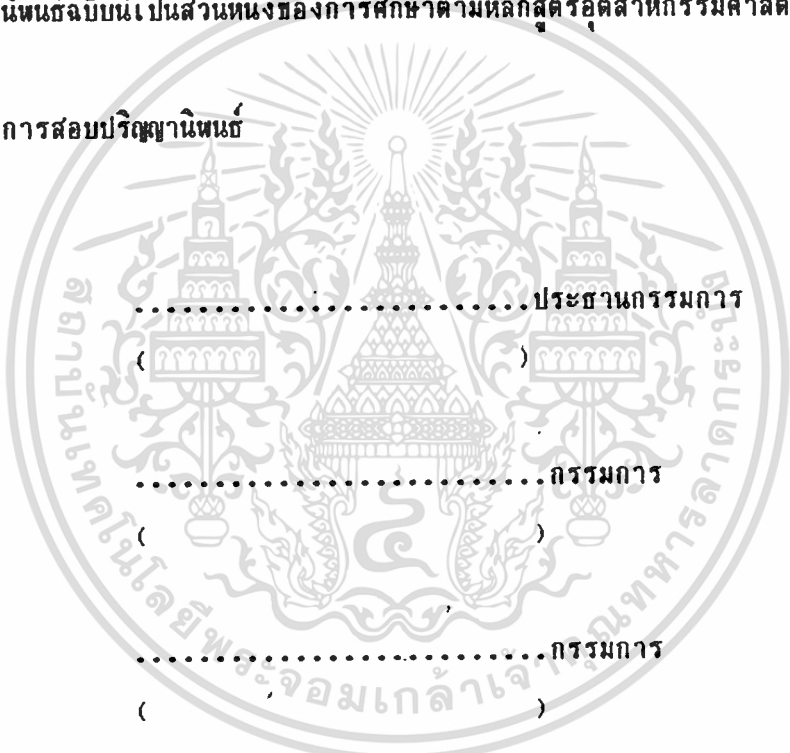
ปีการศึกษาที่ 2537

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	POWER MOSFET CONSTANT FREQUENCY
ชื่อนักศึกษา	นายไพรัตน์ แสงสว่าง นายสัจจา สว่างเดือน
อาจารย์ที่ปรึกษา	อาจารย์อภัย ศรีธีระวิโรจน์
ภาควิชา	เทคนิคอุตสาหกรรม
ปีการศึกษา	2537

คณะกรรมการศาสตราจารย์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้แนบปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์



.....ประธานกรรมการ
()

.....กรรมการ
()

.....กรรมการ
()

.....กรรมการ
()

.....กรรมการ
()

ลิขสิทธิ์ของคณะกรรมการศาสตราจารย์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

หัวข้อปริณิญาบัตร อินเวอร์เตอร์ความถี่คงที่ลดใช้มอสเฟตกำลัง
โดย นายไพรัตน์ แสงสว่าง
นายสัจจา สว่างเดือน
อาจารย์ที่ปรึกษา อาจารย์อุทัย ศรีธีระวิโรจน์
ปีการศึกษา 2537

บทคัดย่อ

ปริณิญาบัตรฉบับนี้เสนอการออกแบบอินเวอร์เตอร์ความถี่คงที่ (50 Hz) ลดใช้มอสเฟตกำลังเป็นอุปกรณ์สวิตชิ่งกำลัง ซึ่งมีความเร็วสูง และสามารถควบคุมการสวิตชิ่งได้ง่าย อินเวอร์เตอร์นี้มีขนาดเล็กและเบา เนื่องจากใช้วิธีการส่งผ่านพลังงานที่ความถี่สูงและใช้วิธีการการผสมความกว้างพัลส์ (PWM) อินเวอร์เตอร์ที่สร้างขึ้นมีพิกัดโดยประมาณ 300 VA

กิตติกรรมประกาศ

ปริญพยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปด้วยดี โดยความช่วยเหลือทางด้านคำปรึกษา
และข้อมูลจากอาจารย์อุทัย ศรีธีระวิโรจน์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ทางผู้จัดทำจึง
ขอขอบคุณมา ณ ที่นี้ด้วย

สุดท้ายนี้ ขอกราบขอบพระคุณ บิดา มารดา และอาจารย์ทุกๆท่านที่เกื้อหนุน
คุณประโยชน์ให้กับผู้จัดทำตลอดมา ตลอดจนเพื่อน ๆ ที่ช่วยให้กำลังใจเป็นอย่างดี



สารบัญ

หน้า

บทคัดย่อภาษาไทย

บทคัดย่อภาษาอังกฤษ

กิตติกรรมประกาศ

บทที่

1. บทนำ	1
2. ทฤษฎีพื้นฐาน เกี่ยวกับการออกแบบอินเวอร์เตอร์	2
3. คุณสมบัติของพาวเวอร์ MOSFET	17
4. ทฤษฎีคอนเวอร์เตอร์	23
- ฟลายแบคคอนเวอร์เตอร์	27
- ฟอร์เวิร์ดคอนเวอร์เตอร์	36
- พุช พูล คอนเวอร์เตอร์	45
- ฮาล์ฟ บริดจ์คอนเวอร์เตอร์	54
5. หม้อแปลงสวิตชิง	62
6. โครงสร้างของอินเวอร์เตอร์ที่ทดลอง	117
7. สรุปการวิจัยและข้อ เสนอแนะ	134
เอกสารอ้างอิง	139
ภาคผนวก	140

บทที่ 1

บทนำ

อินเวอร์เตอร์เป็นที่รู้จัก และนิยมกันอย่างแพร่หลาย โดยสามารถนำไปใช้ เป็นแหล่งจ่ายไฟสำรอง, แหล่งจ่ายไฟบนยานพาหนะ หรือนำไปใช้ในระบบแหล่ง จ่ายไฟต่อเนื่อง (UPS) ในปัจจุบันอินเวอร์เตอร์ที่เห็นโดยทั่วไป จะมีน้ำหนักมาก และขนาดใหญ่รวมทั้งต้นทุนการผลิตสูง ดังนั้นจึงได้มีความพยายามที่จะแก้ไขข้อเสียดังกล่าว โดยการออกแบบให้อินเวอร์เตอร์ส่งผ่านพลังงานที่ความถี่สูงเพื่อลดขนาดของหม้อแปลงลง และเลือกใช้มอสเฟตเป็นอุปกรณ์สวิชซึ่งความถี่สูง นอกจากนี้เพื่อลดขนาดต่างๆที่ส่วนกรองสัญญาณให้เป็นลักษณะของการผสมตามความกว้างของพัลส์ (Sinusoidal PWM) ที่มีความถี่มูลฐานที่ 50 Hz และเพื่อเพิ่มประสิทธิภาพของอินเวอร์เตอร์จึงได้จัดวงจรในส่วนของการควบคุมแรงดัน, กระแส และอุณหภูมิ

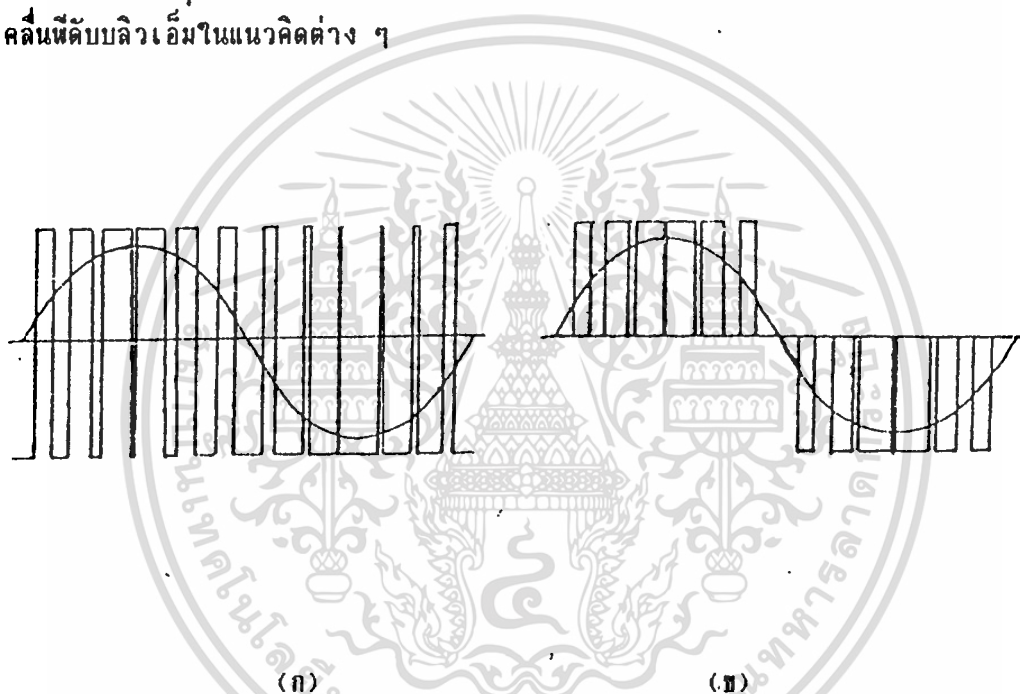


บทที่ 2

ทฤษฎีพื้นฐานเกี่ยวกับการออกแบบอินเวอร์เตอร์

2.1 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชัน

การมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation) เป็นเทคนิคการแบ่งรูปคลื่นใน 1 คาบ ออกเป็นพัลส์ย่อยหลาย ๆ พัลส์ โดยที่แต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในหัวข้อนี้ จะกล่าวถึงรูปคลื่น พัลส์บิลวี่เอ็ม ชนิดต่าง ๆ รวมทั้งเทคนิคในการสร้างรูปคลื่นพัลส์บิลวี่เอ็มในแนวคิดต่าง ๆ



รูป 2.1 แสดงรูปคลื่น PWM (ก) แบบ 2 ระดับ (ข) แบบ 3 ระดับ

2.1.1 รูปคลื่นพัลส์บิลวี่เอ็มแบบ 2 ระดับ และ 3 ระดับ

รูปคลื่นพัลส์บิลวี่เอ็ม มีอยู่ด้วยกันหลายชนิดแต่ชนิดที่นำมาใช้มากที่สุด และเป็นชนิดพื้นฐานที่สุดได้แก่ แบบ 2 ระดับ และ แบบ 3 ระดับ

- PWM 2 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสองระดับคือ E, -E
- PWM 3 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสามระดับคือ E, 0, -E

ในรูป 2.1 ข้างต้นเป็นการแสดงรูปรูปคลื่นพัลส์บิลวี่เอ็มเปรียบเทียบกับคลื่นความถี่หลักมูล (Fundamenta) ของรูปคลื่นพัลส์บิลวี่เอ็มนั้น

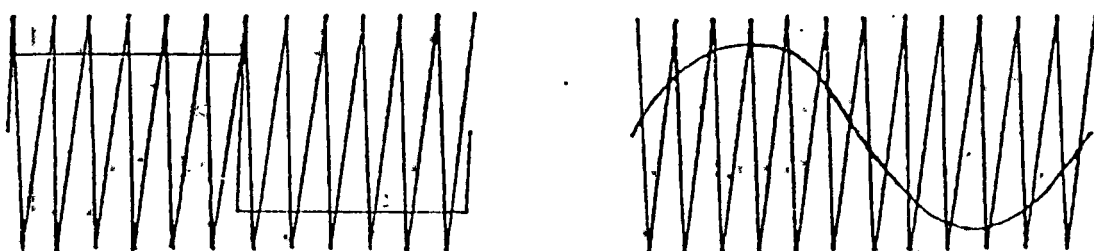
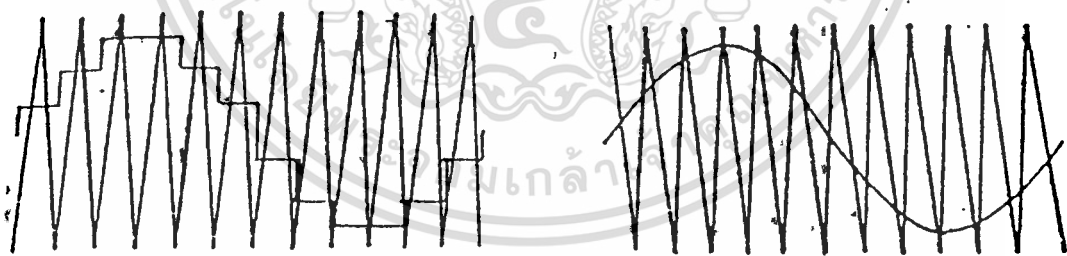
2.1.2 การสร้างรูปคลื่นพีคดับลิวเอ็ม

รูปคลื่นพีคดับลิวเอ็ม สามารถสร้างขึ้นมาได้โดยวิธีต่าง ๆ ได้แก่

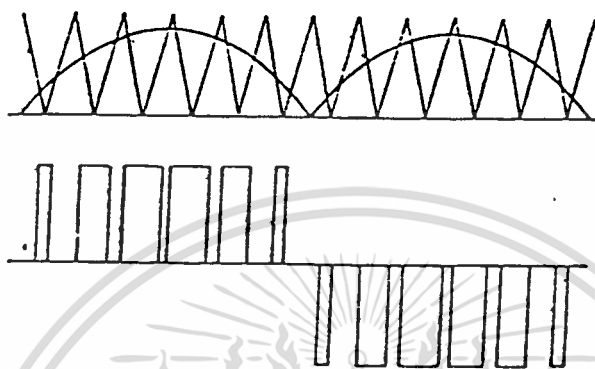
1. การใช้ไมโครโปรเซสเซอร์

ซึ่งสามารถกระทำได้โดยการโปรแกรมให้ไมโครโปรเซสเซอร์ ส่งสัญญาณซึ่งสอดคล้องกับมุมสวิทช์ผ่านทางพอร์ตเอาต์พุต (OUTPUT PORT) ซึ่งวิธีนี้จะต้องมีการคำนวณหรือกำหนดค่ามุมสวิทช์มุมต่าง ๆ ออกมาเสียก่อน แล้วจึงเก็บข้อมูลไว้ในหน่วยความจำ ไมโครโปรเซสเซอร์จะอาศัยข้อมูลในหน่วยความจำนั้นเพื่อสร้างรูปแบบ (Pattern) สัญญาณพีคดับลิวเอ็มขึ้นมาแล้วจึงส่งผลผ่านพอร์ตเอาต์พุตออกมา

การสร้าง PWM จากวงจรรอเล็กทรอนิกส์นี้ วิธีที่สะดวกที่สุดคือ ใช้วงจรเปรียบเทียบ (Compartor) เช่น ไอซีเบอร์ LM339, LM311 เป็นต้น ซึ่งสามารถทำได้โดยป้อนสัญญาณอินพุต 2 สัญญาณเข้าสู่วงจรเปรียบเทียบ คือสัญญาณอ้างอิง (Reference Signal) กับสัญญาณแครี่เรียร์ (Carrier Signal) สัญญาณอ้างอิงจะมีความถี่เท่ากับรูปคลื่นพีคดับลิวเอ็ม ส่วนสัญญาณแครี่เรียร์จะมีความถี่สูงกว่า ในโครงการนี้ใช้วิธีเปรียบเทียบโดยวงจรรอเล็กทรอนิกส์ ในการสร้างสัญญาณวิธีนี้มุมสวิทช์ของรูปคลื่นพีคดับลิวเอ็มก็คือจุดตัดของสัญญาณทั้งสอง การสร้างโดยอาศัยวงจรเปรียบเทียบนี้ สามารถเลือกสัญญาณที่ใช้เปรียบเทียบได้หลายลักษณะ ดังรูป



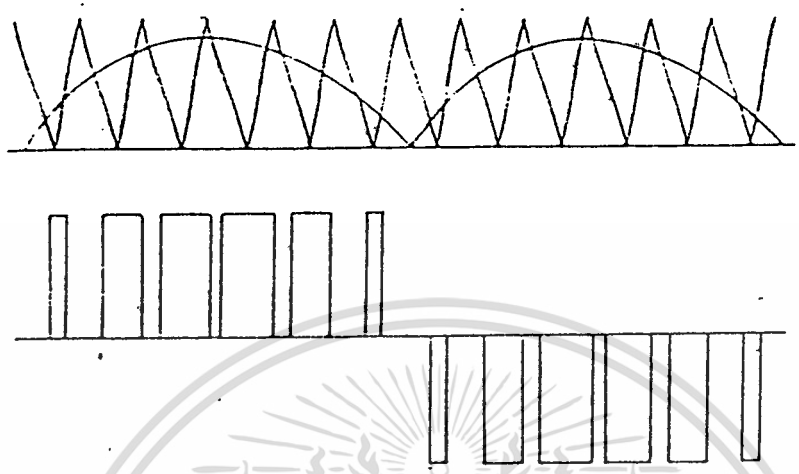
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



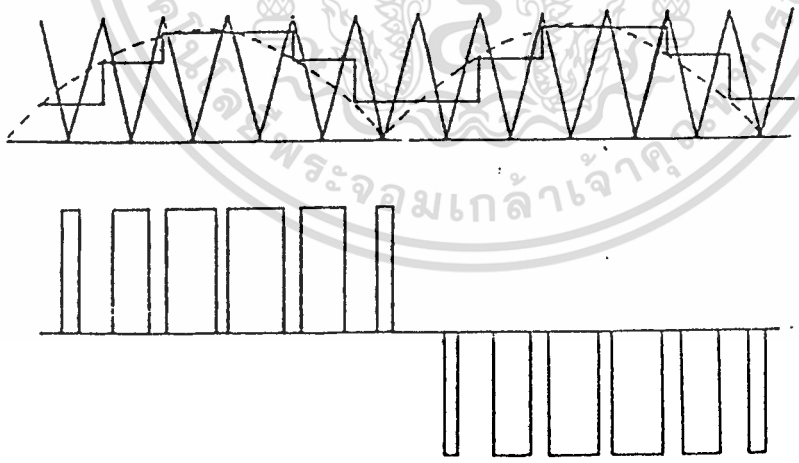
รูป 2.4 การสร้างรูปคลื่นแบบเนเทอรอลแชนพลง ชั้น 3 ระดับ

ข. การสร้างรูปคลื่นแบบเรกูลาร์แชนพลง

การสร้างแบบนี้ ใช้หลักการแบบเดียวกันกับแบบเนเทอรอล โดยตัดแปลงมาจากแบบเนเทอรอลเนื่องจากการเปรียบเทียบแบบเนเทอรอลนั้น ระหว่างเปรียบเทียบแต่ละครึ่งส่วนของไซน์ จะไม่เป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์จะนำคลื่นไซน์ผ่านวงจรแซมเพิล และโฮลด์ (Sample and Hold) ที่มีความถี่การแซมเพิลเท่ากับความถี่ของคลื่นสามเหลี่ยม ซึ่งจะเห็นได้ว่า ระหว่างการเปรียบเทียบแต่ละช่วงจะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้ทั้งแบบ 2 ระดับ และ แบบ 3 ระดับ เช่นเดียวกัน



รูป 2.5 การสร้างรูปคลื่นแบบเรกูลาร์แชนแนลิ่ง ชนิด 2 ระดับ



รูป 2.6 การสร้างรูปคลื่นแบบเรกูลาร์แชนแนลิ่ง ชนิด 3 ระดับ

ในโครงการนี้ไม่ได้ใช้วิธีการนี้ในการสร้างคลื่นพีดีบีพลิวเอ็ม แต่เลือกใช้วิธี

เอกสารในเทอรอลแชนแนลิ่งไว้แบบ 2 ระดับ เพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

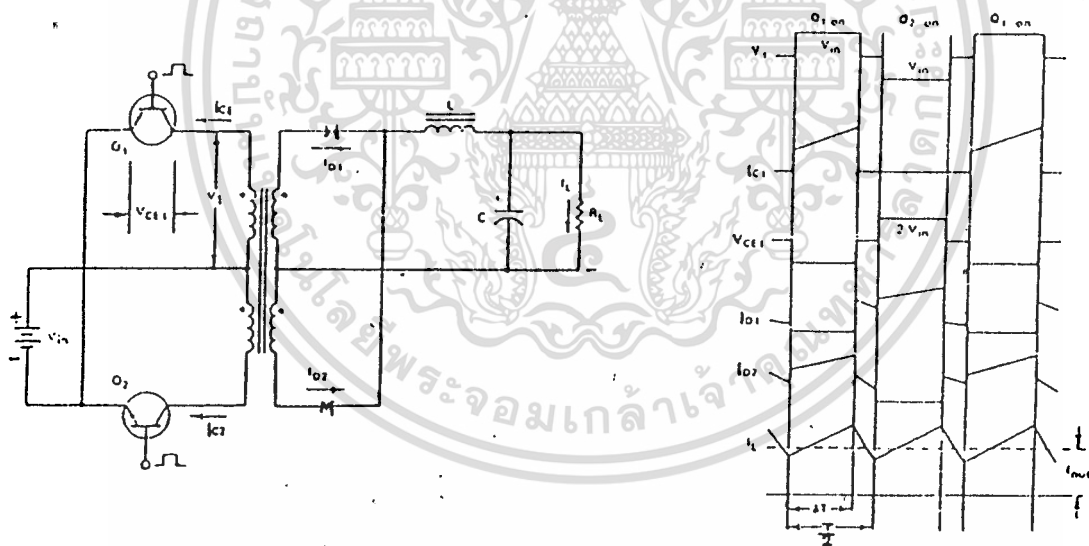
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ทฤษฎีพื้นฐานของวงจร INVERTER

ในหัวข้อนี้จะกล่าวถึงวงจร Inverter ที่นิยมใช้งานรวมถึงคุณสมบัติและความเหมาะสมของวงจรแต่ละชนิดด้วย วงจรที่ใช้งานทั่วไปได้แก่ วงจรพู่ซูล (Push Pull), วงจรฮาร์ฟบริดจ์ (Half Bridge) และ วงจรฟูลบริดจ์ (Full Bridge)

2.2.1 วงจรพู่ซูล (Push Pull)

วงจรพู่ซูลนี้ การทำงานจะเสมือนว่ามีวงจร Forward 2 วงจร ผลักกันทำงานคนละครึ่งไซเคิล (cycle) ดังรูป 2.7 จะแสดงถึงการทำงานในแต่ละไซเคิลของวงจร



รูป 2.7 วงจรพู่ซูล (Push Pull) และ wave form ที่จุดต่าง ๆ

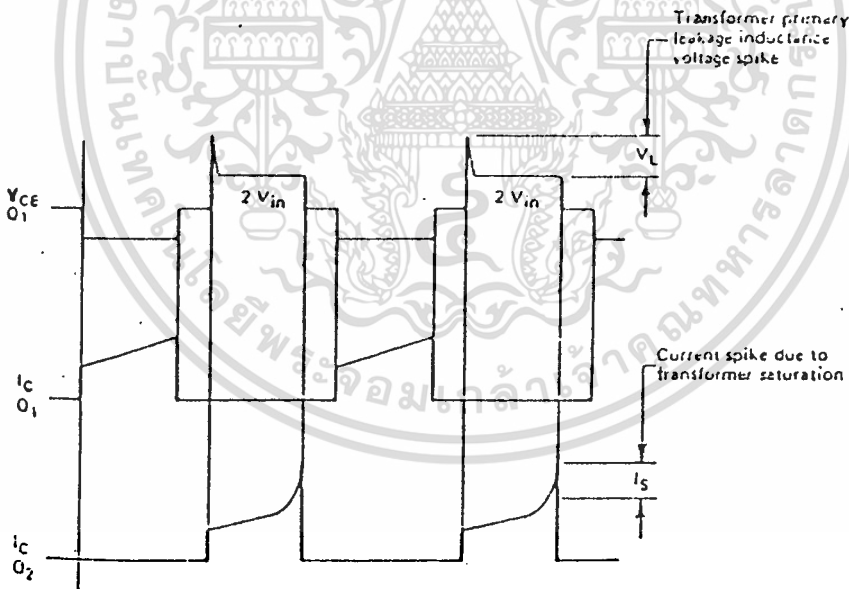
กระแสเฉลี่ยที่ผ่านอุปกรณ์ที่ทำหน้าที่เป็นสวิตช์จะมีค่าประมาณครึ่งหนึ่งของกระแสในวงจร Forward Converter ตัวอุปกรณ์ที่ทำหน้าที่เป็นสวิตช์เอง ก็ต้องทนแรงดันเป็น 2 เท่าของวงจรพู่ซูลนั้น จะอยู่ในจุดของวงจรไม่ยุ่งยากวงจรใดระพะจะไม่ซับซ้อนและไม่ต้องการการแยกกราวด์ (Isolated Drive-Circuit) กระแสพิกัดจะต่ำกว่าปกติครึ่งหนึ่ง



ข้อจำกัดของวงจรพ่วงผล

1. ข้อจำกัดทางด้านขนาดของอุปกรณ์ เช่น การทนต่อพิกัดศักดา สำหรับวงจรพ่วงผลพิกัดศักดาของอุปกรณ์ที่เป็นตัวสวิตช์ จะต้องทนได้ประมาณสองเท่าของศักดาอินพุท และกรณีที่เกิดศักดาสไปค์ซึ่งเป็นผลมาจากลิกเกจ อินดักแตนซ์ของหม้อแปลง ก็ยิ่งทำให้อุปกรณ์นั้นต้องทนโวลท์สูงขึ้นไปอีก

2. ปัญหาการอิ่มตัวของแกนที่ใช้เป็นหม้อแปลง ปัจจุบันนิยมใช้แกนเฟอร์ไรท์กันอย่างกว้างขวาง ในกรณีที่สวิตช์ซึ่งที่ความถี่สูง ๆ ประมาณ 20 khz ขึ้นไป จะเกิด loss มากเมื่อใช้แกนอื่น การที่เฟอร์ไรท์มีจุดอิ่มตัวของแกนสูง เพราะมีความหนาแน่นของฟลักซ์ต่ำประมาณ 3000 Gauss การเกิดปัญหาแกนหม้อแปลงอิ่มตัวมาจาก เมื่ออุปกรณ์ที่ใช้เป็นสวิตช์เริ่มนำกระแสฟลักซ์จะเพิ่มขึ้นในทิศของ B-H curve และจะกลับทิศเมื่ออุปกรณ์ตัวแรกหยุดนำกระแส อุปกรณ์ตัวที่สองนำกระแสแทน



รูปที่ 2.8 รูปคลื่นของศักดาและกระแสสไปค์

การที่บริเวณ 2 บริเวณของ Flux density จะเท่ากันได้คืออุปกรณ์ที่ใช้เป็นตัวสวิตช์จะต้องมีคุณสมบัติในการสวิตช์ซึ่งเหมือนกัน และทำงานในลักษณะที่พอดีกันเพราะถ้าหากคุณสมบัติในการสวิตช์ซึ่งไม่เหมาะสมคือแล้ว จะเกิด Flux Walking ไปทิศทางหนึ่งของ B-H curve ซึ่งจะทำให้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

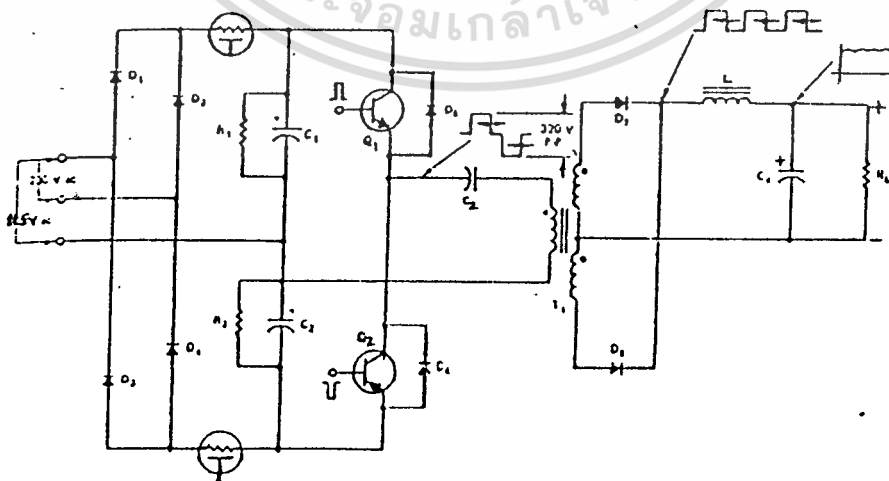
ให้แก่อิมตัวได้ กรณีที่เป็นทรานซิสเตอร์กำลัง แก่อิมตัวจะหมายถึง เกิดกระแสไปค้ของคอลเล็คเตอร์ (collector) ทำให้ทรานซิสเตอร์ร้อนขึ้นอย่างรวดเร็วคุณสมบัติต่างๆของทรานซิสเตอร์จะเสียไป หรือพังไปในที่สุด (Thermal Runaway)

การแก้ปัญหาในส่วนที่เกิดขึ้นนี้ สามารถทำได้โดย

1. สร้างแกปให้กับแกนม้อแปลง (Gap Core) เพื่อเป็นการลดลลิกเกจอินดักแตนซ์แต่จะมีผลให้การ tranfer พลังงานลดลง
2. ติดวงจร Snubber เพื่อจำกัดขนาดของสัปดาห์
3. ใช้จิ้งจกรซึ่งทำให้การทำงานของอุปกรณ์สวิทช์ซึ่งสมดุลกัน แต่วิธีนี้จะใช้เฉพาะที่วงจรพิเศษ ๆ เพราะจะเป็นการเพิ่มราคา และความยุ่งยากซับซ้อนให้กับวงจร

2.2.2 วงจรฮาร์ฟบริดจ์ (Half Bridge Circuit)

วงจรฮาร์ฟบริดจ์ จะเป็นการสลับกันทำงานทีละครึ่งไซเคิลของอุปกรณ์สวิทช์โดยที่ม้อแปลงไม่มีการแกป สัปดาห์ที่คร่อมอุปกรณ์เหล่านั้นจะมีค่าประมาณครึ่งหนึ่งของสัปดาห์อินพุท การที่สวิทช์ตัวที่ 1 ทำงาน จะทำให้กระแสไหลผ่านม้อแปลงในทิศทางหนึ่ง เมื่ออุปกรณ์อีกตัวหนึ่งทำงานกระแสก็ จะไหลผ่านม้อแปลงในทิศตรงข้ามกับตอนแรก ทำให้เกิดไฟสลับไปมาเป็นไซเคิล ดังในรูป 2.9



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ การนำเอกสารนี้ไปใช้โดยไม่ขออนุญาตให้เข้าไปใช้ประโยชน์ด้านการค้า

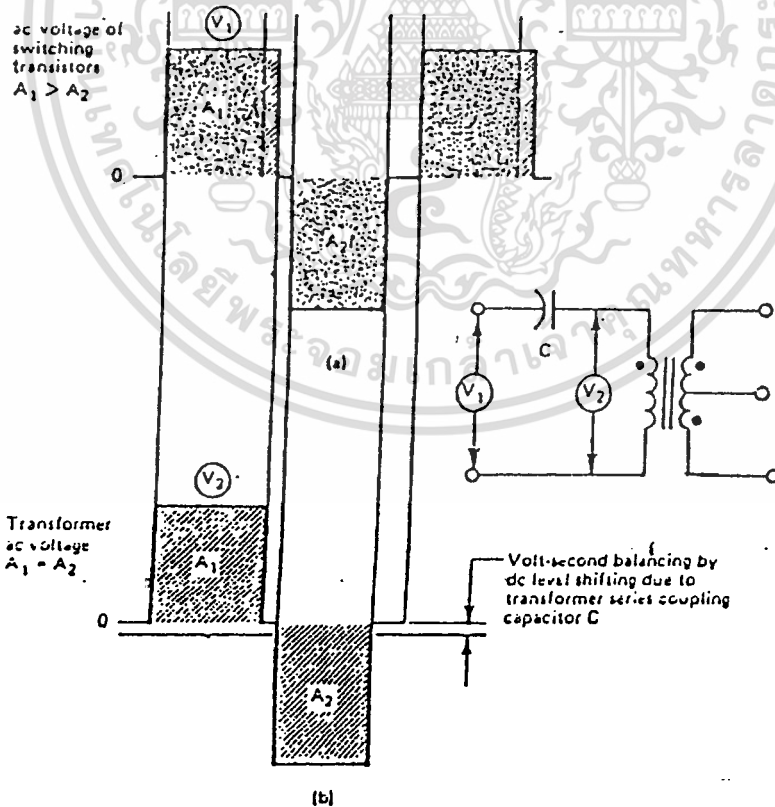
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีของวงจรสวิตช์ไฟบริจ

นอกจากสามารถลดขนาดของหม้อแปลง เนื่องจากสัปดาห์ลดลงเหลือเพียงครึ่งหนึ่งของ สัปดาห์อินพุตแล้ว วงจรสวิตช์ไฟบริจยังสามารถทำให้ สัปดาห์ของเอาต์พุตเกิดความสมดุลกันได้อีก แต่ สำหรับกระแสที่ไหลผ่านอุปกรณ์สวิตช์จะสูงขึ้นกว่าปกติ โดยถ้าเราสมมติว่า วงจรมีประสิทธิภาพ 80 % แล้วมีค่า duty cycle (Duty Cycle) = 0.8 จะได้กระแสขณะทำงาน

$$I_c = 3P_{out}/V_{in}$$

ในกรณีที่เกิดสัปดาห์ที่ไม่สมดุลกัน แล้วนำไปผ่านเข้าหม้อแปลงจะทำให้เกิด Flux Walking ซึ่งจะมีผลต่อไป ทำให้แกนหม้อแปลงเกิดอิ่มตัว และกระแสจ่านานมากมาจะเกิดขึ้น เช่นเดียวกับ วงจรพัลซ



รูป 2.10 a) แสดงรูปคลื่นที่ไม่สมดุล

เอกสารนี้เป็นเอกสารที่ส b) นั แสดงรูปคลื่นเมื่อใส่ C-Coupling เพื่อแก้ปัญหา นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแก้ไข

1. เราสามารถแก้ไขการเกิดปัญหานี้ โดยการต่อ C-coupling เข้าไป ดังแสดงในรูป โดยต่ออนุกรมเข้าไปกับหม้อแปลงด้านไพรมารี ซึ่งจะยกระดับ DC ขึ้นมา
2. อีกวิธีหนึ่งก็คือ การลดเวลา turn-off ของทรานซิสเตอร์ โดยการใช้ Baker Clamp Diode ในวงจรบีบเบส

การคำนวณค่า C-Coupling

จากรูปที่ 3.4 การคำนวณจะเกี่ยวข้องกับ ค่าอินดักแตนซ์ในส่วนของวงจรรอง

$$F_r = 1/2 \pi L_r C$$

เมื่อ F_r = Resonance Frequency , kHz

C = Coupling Capacitance , uF

L_r = Reflected Filter Inductance , uH

โดยที่

$$L_r = L(N_p/N_s)^2$$

N_p/N_s = Turn Ratio

L = Output inductance

เมื่อแทนค่า L ลงในสมการแรก จะได้

$$C = 1/4 \pi^2 f_r^2 (N_p/N_s)^2 L$$

เพื่อที่จะให้การชาร์ทประจุของ C-Coupling เป็นไปอย่างฉับพลัน จึงควรเลือกความถี่

Resonance ประมาณ 1/4 เท่า ของความถี่ในการสวิตชิงหรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

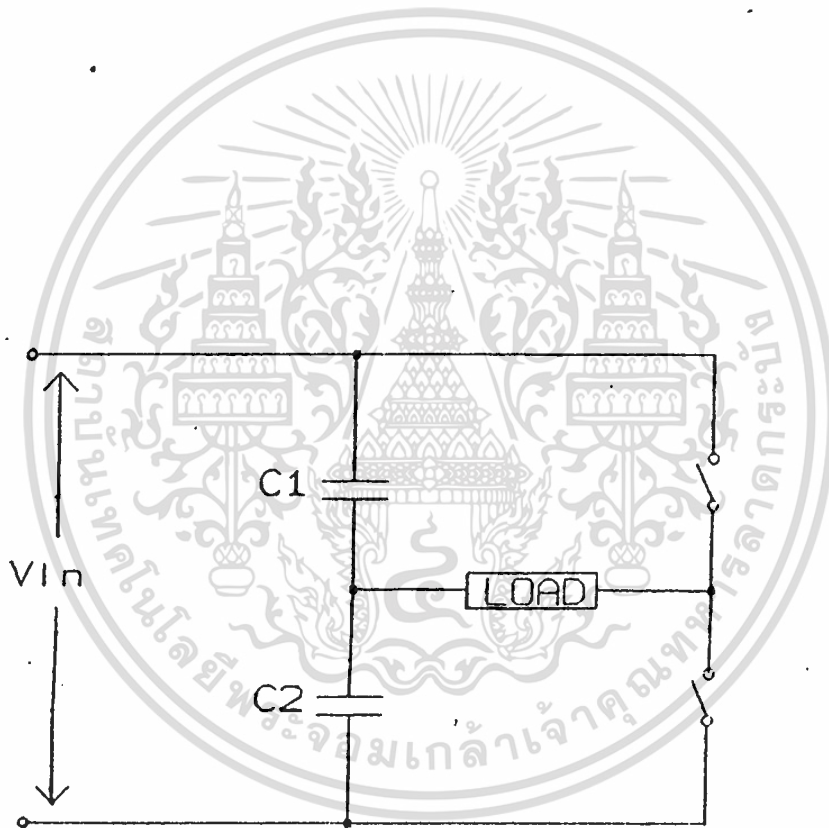
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_c = 0.25 f_s$$

โดยที่

$$f_s = \text{ความถี่ที่ใช้ในการสวิตชิง}$$

สำหรับการคำนวณค่า C_1 , C_2 หรือ Input Filter Capacitance เราสามารถ
จะคำนวณได้จากสูตร เพื่ออ้างอิงสำหรับการเลือกใช้งานจริงต่อไป



รูปที่ 2.11 แสดง Input Filter Capacitance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูตรคำนวณค่า C

$$C = It / v$$

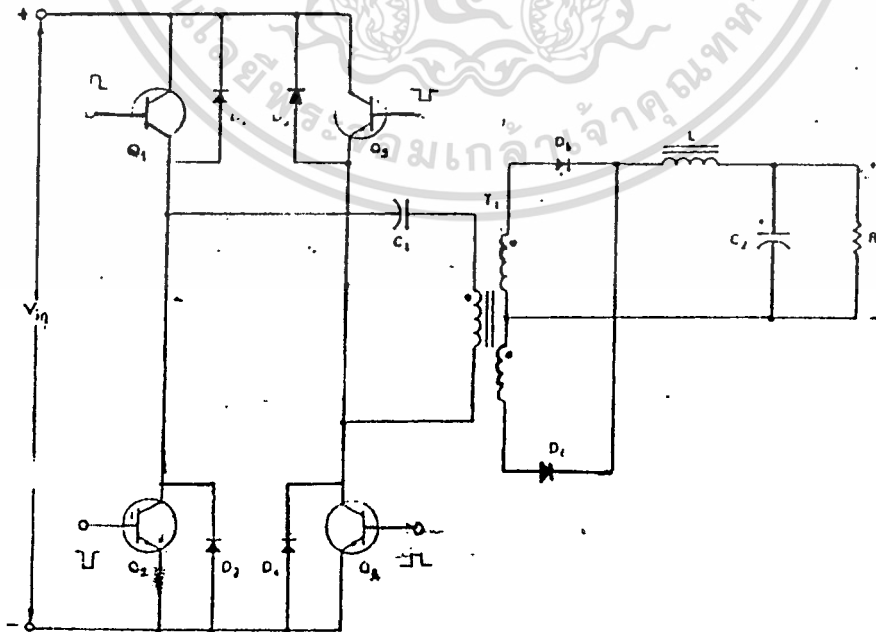
เมื่อ I = load current

v = Voltage Ripple

R_u, R_m = เป็นค่าความต้านทานที่จะรับประจุจาก C เมื่อหยุดนำกระแส

2.2.3 วงจรฟูลบริดจ์ (Full Bridge Circuit)

วงจรฟูลบริดจ์เป็นวงจรที่เหมาะสมสำหรับการสวิตช์ที่หนักสูงขึ้นเพราะถ้าใช้วงจรพหุผลหรือสารีฟบริดจ์ ปัญหาจะมีมากกว่า ลักษณะการทำงานของวงจรคือ จะผลิตกินนำกระแสที่ละคู่ดังแสดงในรูป 3.6 ในทันที Q_1 จะทำงานพร้อมกับ Q_4 และ Q_2 จะทำงานพร้อมกับ Q_3 สลับกันไปทีละครึ่งไซเคิลโดยที่ Q_1 และ Q_2 จะทำงานพร้อมกันไม่ได้ เพราะจะทำให้เกิดการ Short Through เช่นเดียวกับ Q_3 และ Q_4

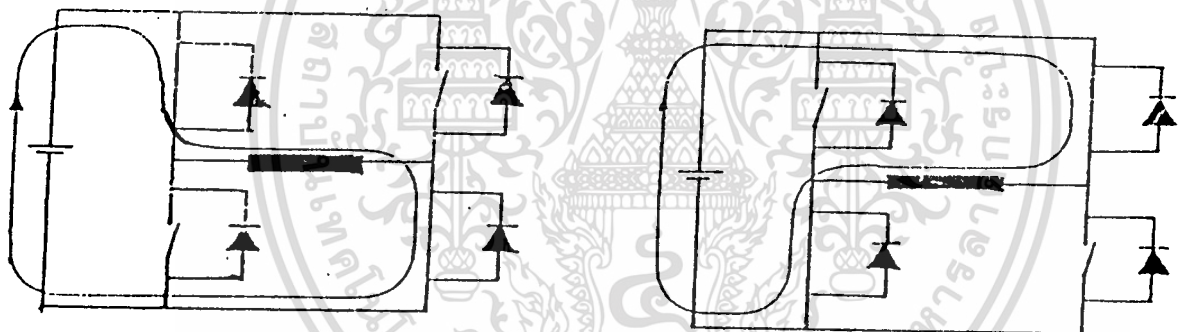


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.12 วงจรฟูลบริดจ์คอนเวอร์เตอร์ที่นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในที่นี้ถ้าหากสมมติว่า ประสิทธิภาพของวงจร 80 % และ duty cycle = 0.8 จะได้ว่า
กระแสที่ไหลผ่านทรานซิสเตอร์ขณะที่ทำงาน

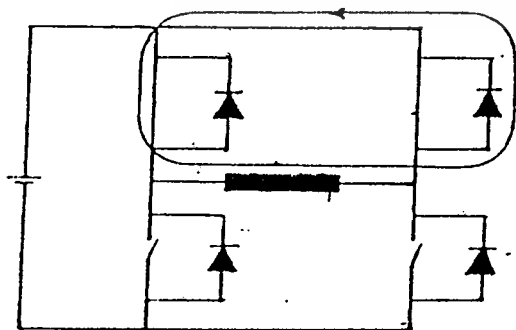
$$I_c = 1.6 P_{out}/V_{in}$$

กรณีศึกษาสัญญาณพัลส์บิตวี่เอ็มที่ใช้ควบคุม เป็นสัญญาณแบบ 3 ระดับโหมดการทำงานของวงจร
บริดจ์ จะมี 8 โหมดด้วยกัน ดังแสดงในรูปที่ 2.13

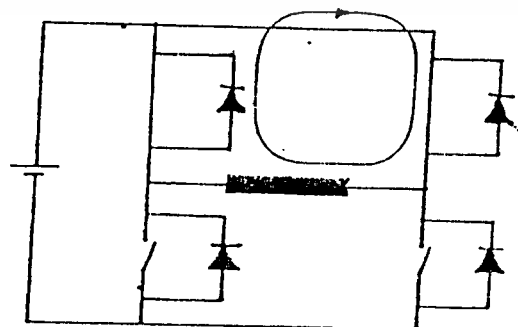


mode 1

mode 2

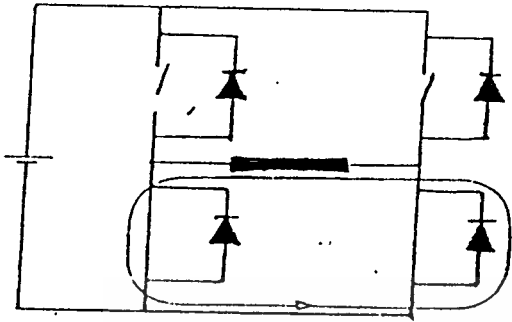


mode 3

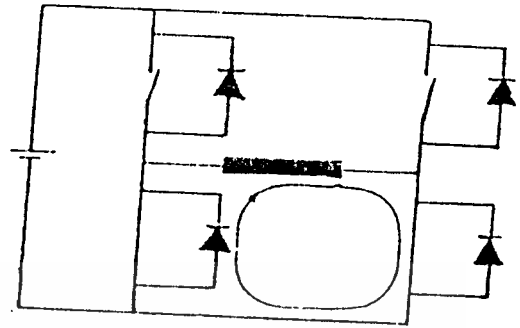


mode 4

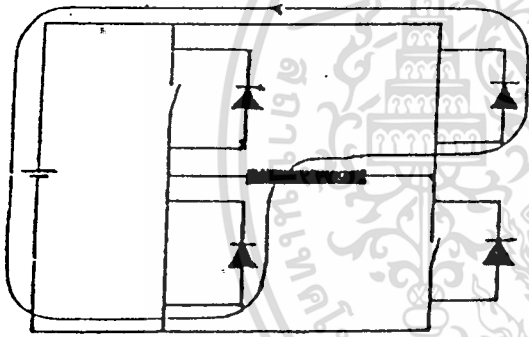
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



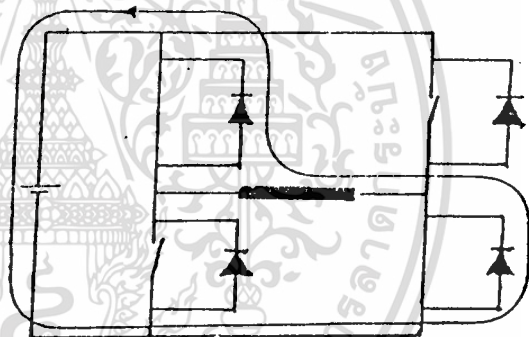
mode 5



mode 6



mode 7



mode 8

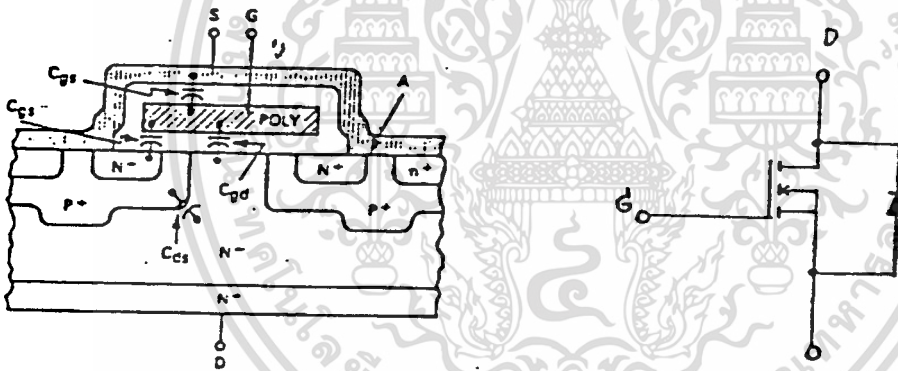
รูปที่ 2.13 แสดงโหมดการทำงานทั้งหมดของวงจรฟูบริดจ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

คุณสมบัติของพาวเวอร์มอสเฟต

พาวเวอร์มอสเฟต (POWER MOSFET) เป็นอุปกรณ์พาวเวอร์เซมิคอนดักเตอร์ ที่มีขนาดกำลังต่ำ แต่มีความสามารถในการสวิทช์ที่ความถี่สูงๆ ได้ดี นอกจากนี้ยังเป็นสารกึ่งตัวนำประเภทเมเจอร์แครเรียร์ (Majority Carrier)



รูปที่ 3.1 โครงสร้างของ MOSFET

รูปที่ 3.2 สัญลักษณ์ทางไฟฟ้า

จากโครงสร้าง เกท กับ ซอร์ส จะถูกแยกออกจากกันโดยชั้นของ SiO_2 ระหว่างเกทกับ ซอร์สจะเปรียบเสมือนมีค่า (C_{GS}) (Capacitance), เกท-เดรน (C_{GD}) และระหว่างเดรนกับซอร์ส เปรียบเสมือนมีค่า C_{DS} อยู่

เมื่อเราป้อนแรงดันที่เหมาะสมเข้ากับเกท จะทำให้ชั้นของซิลิกอนเกิดการเหนี่ยวนำแล้วจะเหนี่ยวนำไปเป็นทอดๆ ทุกระแสก็จะเริ่มไหล การที่พาวเวอร์มอสเฟตเป็นสารกึ่งตัวนำประเภท

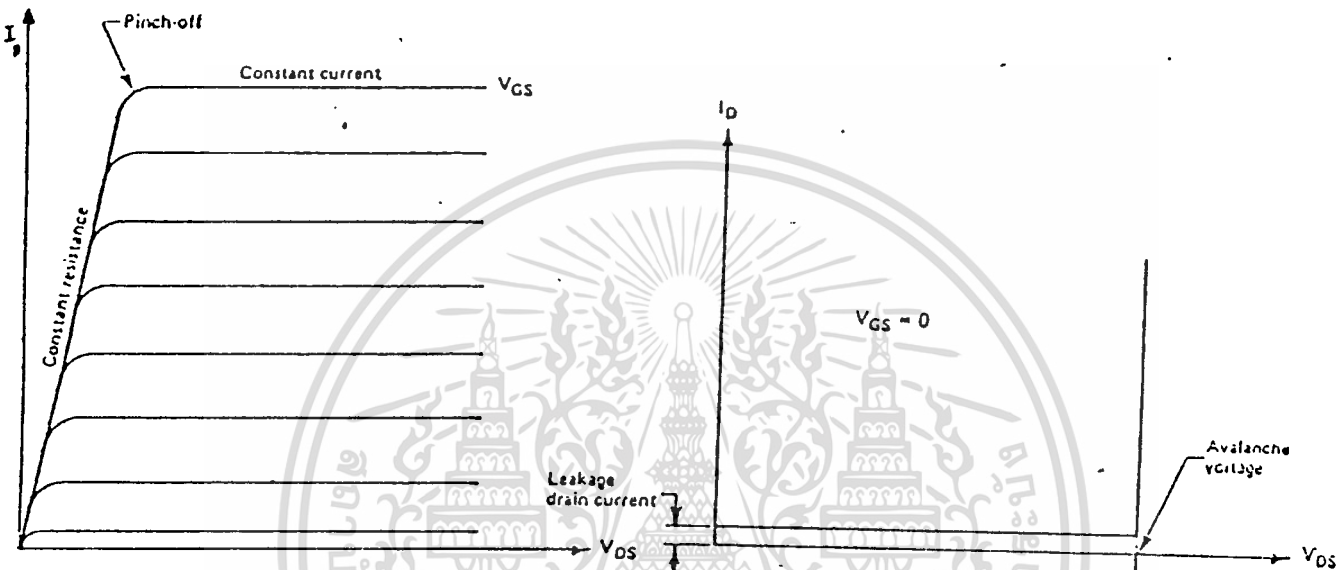
เมเจอร์แครเรียร์ ปัญหาการ Storage Time จึงไม่เกิดขึ้น

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การที่เกทของพาวเวอร์มอสเฟ็ดถูกแยกจาก ซอร์สโด้ยชั้นของอิทธิกนอกไซด้จึงทำให้วงจรโด้รฟ์ไม่ขึ้นกับค่ากระแสไหลล มอสเฟ็ดสามารถโด้รฟ์ด้วยแรงดัน ซึ่งแตกต่างจากทวกไบโพลาร์ที่โด้รฟ์ด้วยกระแส ทำให้วงจรโด้รฟ์ของมอสเฟ็ดไม่ยุ่งยากนัก

3.1 คุณสมบัติของพาวเวอร์มอสเฟ็ด



รูปที่ 3.3

รูปที่ 3.4

รูปที่ 3.3 และ 3.4 แสดงกราฟคุณสมบัติมอสเฟ็ด

- การทำให้พาวเวอร์มอสเฟ็ดนำกระแส (Turn On)

วงจรที่โด้รฟ์มอสเฟ็ดจะต้องมีค่าศักดาเกิน Threshold Voltage และกระแสของวงจรโด้รฟ์ จะมีเพียงเล็กน้อย แต่ก็ต้องเพียงพอที่จะชาร์จ Input Capacitance ของมอสเฟ็ดได้ในช่วงเวลาที่ต้องการ

$$C_{iss} = C_{gd} + C_{gs}$$

ดังนั้นวงจรโด้รฟ์จะต้องมี Output Impedance ต่ำพอที่จะรับพลังงานจากการคายประจุของค่า C และทันกับความเร็วในการสวิตชิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การทำให้มอสส์เปิดหตุคนำกระแส (Turn Off)

เนื่องจากมอสส์เปิดเป็นสารกึ่งตัวนำเมเจอร์ิตันด์ร์เรียร์เพียงไม่มี V_{os} มอสส์เปิดก็ไม่สามารถหตุคนำกระแสได้ เพราะเสมือนกับว่ามีค่าความต้านทานสูงมากระหว่างเดรนกับซอร์สจึงเป็นการบล็อกกระแสไม่ให้ไหลได้

สำหรับกราฟแสดง Output Characteristic จะเห็นว่า เมื่อเราป้อน V_{os} ถึงค่า Threshold Voltage กระแส I_D จึงจะเริ่มไหลจากนั้น I_D จะเพิ่มขึ้นเป็นสัดส่วนกับ V_{DS} จนถึงค่า Pinch Off หรือจุดที่ความต้านทานลงที่ กระแส I_D จะคงที่ในขณะที่ V_{DS} สูงขึ้น
- เวลาในการสวิตช์

หาจากช่วงเวลาในการชาร์จและดีชาร์จของ C_{iss} (Input Capacitance)

$$C_{iss} = C_{os} + C_{od}$$

- ความเร็วในการสวิตช์

การที่มอสส์เปิด เป็นสารประเภทเมเจอร์ิตันด์ร์เรียร์ ความเร็วจึงสูงมากและปราศจากการเก็บเมเจอร์ิตันด์ร์เรียร์ไว้ที่เบส เหมือนกับทรานซิสเตอร์ ค่า Storage Time จึงต่ำ

3.2 ชนิดของพาวเวอร์มอสส์เปิด

- ชนิด N-Channel

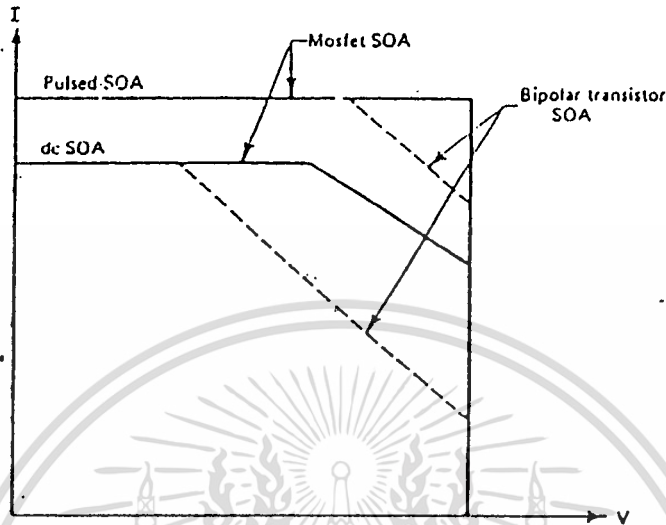
การไครฟ์จะเป็นลักษณะ Pulse ป้อนเข้าระหว่างขา เกท-ซอร์สโดยเกทจะมีศักดาเป็นบวกเทียบกับ ซอร์ส และศักดาเป็นบวกที่ขา เดรน เมื่อเทียบกับ ซอร์ส

- ชนิด P-Channel

ศักดาระหว่างขาเกท เทียบกับ ซอร์ส จะเป็นลบ และศักดาที่ขาเดรนเทียบกับซอร์สก็จะเป็นลบ

3.3 SOA (Safe Operating Area)

จากที่กล่าวมาแล้วว่าพาวเวอร์มอสส์เปิด เป็นสารกึ่งตัวนำเมเจอร์ิตันด์ร์เรียร์ ผลของ Secondary Breakdown จึงมีน้อยมากเมื่อเทียบกับชนิดไบโพลาร์

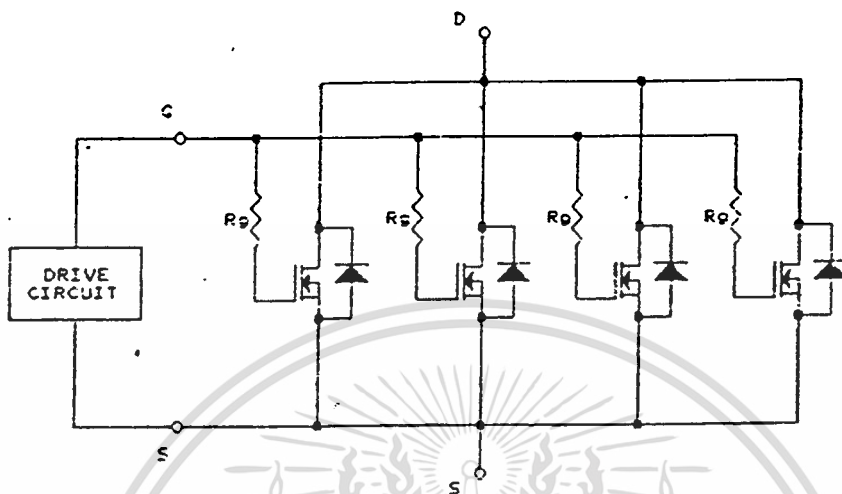


รูปที่ 3.5 SOA ของ POWER MOSFET

จากกราฟ SOA ของทาวเวอร์มอสเฟ็ดจะกว้างกว่าไบโพลาร์ และสามารถเพิ่มความ
สามารถในการนำกระแส โดยป้อน Pulse Bias ที่ความถี่สูงขึ้น ขอบเขตของ Voltage จำกัด
ไว้ที่ค่าพิกัดของทาวเวอร์มอสเฟ็ด

3.4 การเพิ่มพิกัดของมอสเฟ็ดกำลัง

เนื่องจากมอสเฟ็ดกำลังในปัจจุบัน ที่มีพิกัดกำลังสูงๆมีราคาแพงและหาซื้อง่ายๆทำให้ขนาด
พิกัดกำลังของอุปกรณ์ที่ใช้มอสเฟ็ดถูกจำกัดไปด้วย เราสามารถเพิ่มพิกัดของมอสเฟ็ดให้สูงขึ้น เพื่อ
เพิ่มการนำกระแสของมอสเฟ็ดได้ โดยนำมอสเฟ็ดมาขนานกัน ดังรูปที่ 3.6 ค่า R_{θ} จะป้องกันการ
ฮอตสวิตช์ ที่อาจเกิดจากค่าอินดักแตนซ์แฝงในขาเดรนและค่าคาปาซิแตนซ์ระหว่างขาเกตกับเดรน
ในมอสเฟ็ด สำหรับการสวิทช์ที่ความถี่สูง ๆ ค่าความต้านทานที่ใช้ต่อไปนี้ ควรมีค่าน้อยที่สุด



รูปที่ 3.6 การขนานมอสเฟ็ดกำลัง

3.5 อิมพีแดนซ์ของวงจรถูกขับ

เนื่องจากวงจรถูกขับมอสเฟ็ดไม่ยุ่งยากนัก เราสามารถคำนวณหา ค่าอิมพีแดนซ์เพื่อเป็นตัวอ้างอิงในการหา อิมพีแดนซ์ที่เหมาะสมของวงจรถูกขับจริงได้ตามสูตร

$$R_g = t_r \text{ or } (t_r) / 2.2 \text{ Ciss}$$

$$I_g = \text{Ciss } dv/dt$$

R_g = impedance ของวงจรถูกขับ จะต้องมามีค่าต่ำเพื่อไวต่อการสวิตชิ่ง

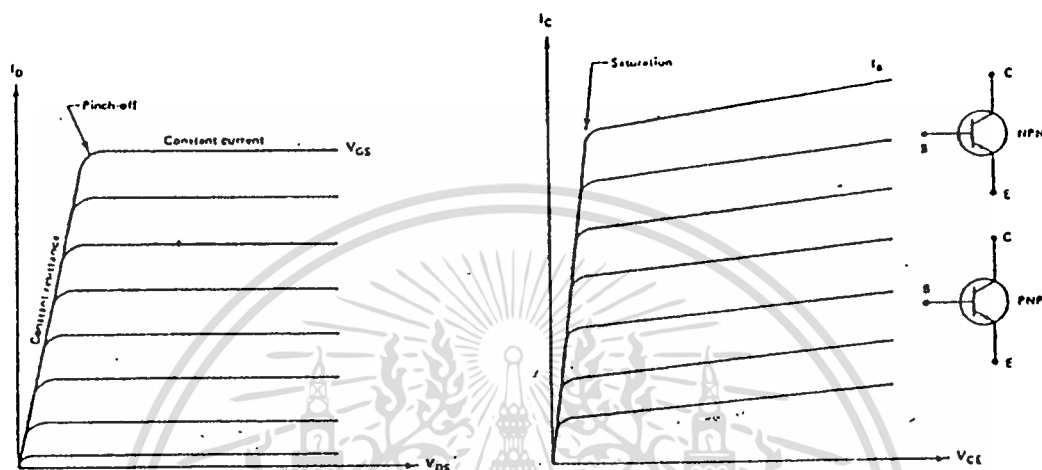
I_g = กระแสของวงจรถูกขับ ที่พอที่จะชาร์จคาปาซิแตนซ์ ในมอสเฟ็ดได้

dv/dt = Generator Voltage Rate of Change V/ns

หรือพิจารณาจาก

$$t_r, t_f = 2.2 R_g \text{ Ciss (เมื่อทราบ } R_g \text{ ของวงจรถูกขับ แล้ว)}$$

ข้อแตกต่างระหว่างมอสเฟตกำลังกับทรานซิสเตอร์กำลัง



รูปที่ 3.7 ก. กราฟคุณสมบัติของมอสเฟต

รูป 3.7 ข. ทรานซิสเตอร์

จากกราฟ ข้อแตกต่างของมอสเฟตกับทรานซิสเตอร์ คือ

1. สำหรับมอสเฟต ค่ากระแส I_D จะเปลี่ยนค่าตาม V_{GS} ในช่วงหนึ่ง แต่ทรานซิสเตอร์ I_C จะเปลี่ยนตามกระแส I_B
2. ค่าความชันกราฟแสดงว่า On-Resistance ของมอสเฟตมีค่ามากกว่าทรานซิสเตอร์
3. ส่วนแอกทีฟของไบโพลาร์จะมีความชันมากกว่าของมอสเฟต ซึ่งจะทำให้มอสเฟตกำลังเป็น Constant Current Source ดีกว่าพวกไบโพลาร์
4. ตัวที่จำกัดกระแสเดรนของมอสเฟต ขึ้นกับจุด Pince Off

บทที่ 4

ทฤษฎีคอนเวอร์เตอร์

คอนเวอร์เตอร์นับเป็นส่วนสำคัญที่สุดในสวิตซิ่งเพาเวอร์ซัพพลาย มีหน้าที่ลดทอนแรงดันไฟตรงค่าสูงสุดลงมาเป็นแรงดันไฟตรงค่าต่ำและสามารถคงค่าแรงดันได้ คอนเวอร์เตอร์มีหลายแบบขึ้นอยู่กับลักษณะการจับวงจรภายใน โดยคอนเวอร์เตอร์แต่ละแบบจะมีข้อดีข้อเสียที่แตกต่างกันออกไปการจะเลือกใช้คอนเวอร์เตอร์แบบใดสำหรับสวิตซิ่งเพาเวอร์ซัพพลายนั้น มีข้อควรพิจารณาจากลักษณะพื้นฐานของคอนเวอร์เตอร์แต่ละแบบดังนี้คือ

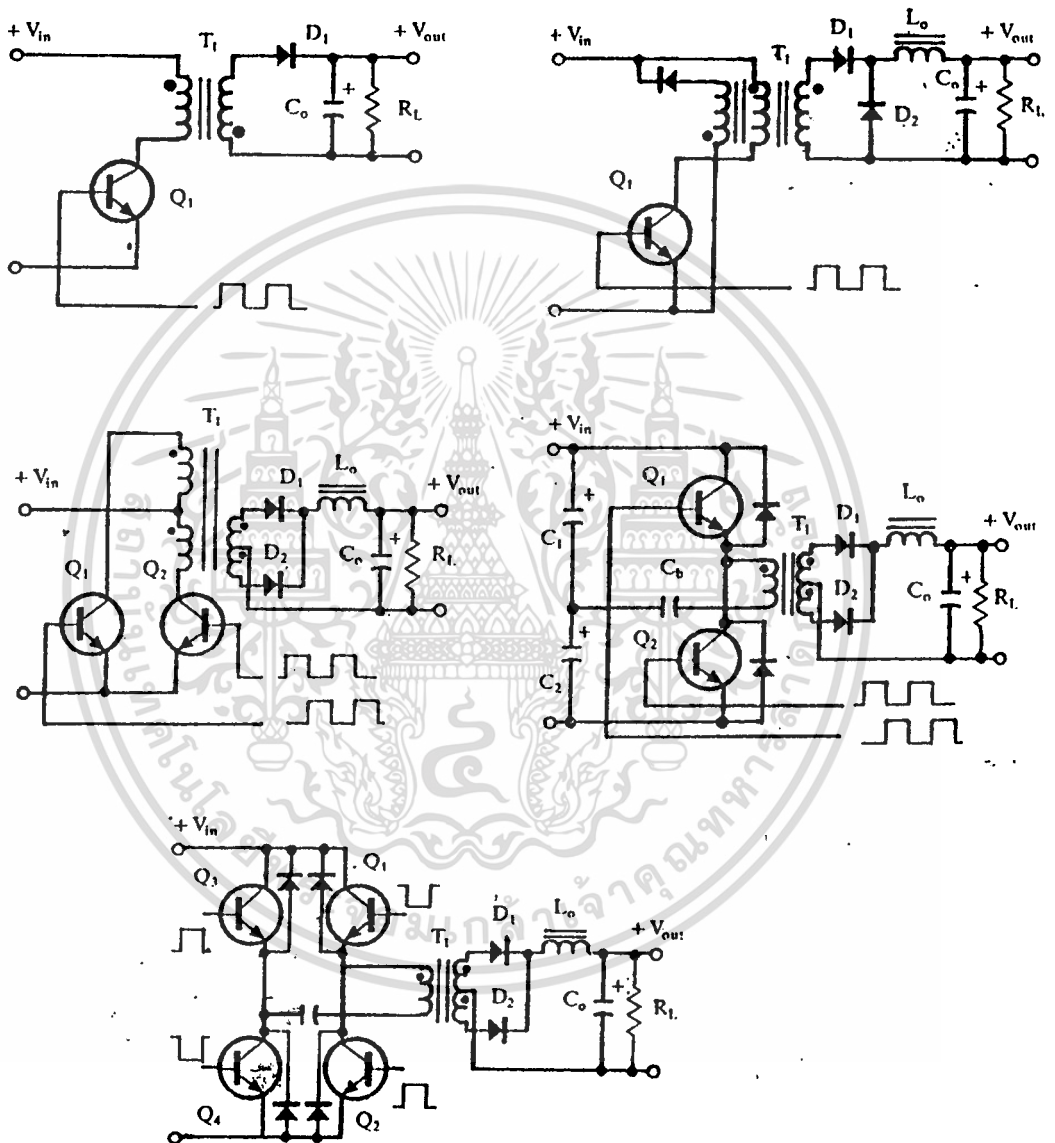
1. ลักษณะการแยกจากกันทางไฟฟ้าระหว่างอินพุตกับเอาต์พุตของคอนเวอร์เตอร์
2. ค่าแรงดันอินพุตที่จะนำมาใช้กับคอนเวอร์เตอร์
3. ค่ากระแสสูงสุดที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ขณะทำงาน
4. ค่าแรงดันสูงสุดที่ตกคร่อมเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ขณะทำงาน
5. การรักษาระดับแรงดันในกรณีที่คอนเวอร์เตอร์มีเอาต์พุตหลายค่าแรงดัน
6. การกำเนิดสัญญาณรบกวน RFI/EMI ของตัวคอนเวอร์เตอร์

จากข้อพิจารณาดังกล่าว จะทำให้ผู้ออกแบบทราบขีดจำกัดของคอนเวอร์เตอร์และประเมินราคาเพื่อตัดสินใจเลือกใช้คอนเวอร์เตอร์แบบใดได้ ปัจจุบันได้มีการพัฒนาคอนเวอร์เตอร์ในรูปแบบต่าง ๆ ขึ้นมามากมาย ผู้สนใจอาจหาอ่านได้จากหนังสือของ Chrysis¹ และหนังสือของแต่นี่ที่นี้จะกล่าวถึงคอนเวอร์เตอร์ที่นิยมใช้เป็นหลักในอุตสาหกรรมของสวิตซิ่งเพาเวอร์ซัพพลายคือ

1. ฟลายแบคคอนเวอร์เตอร์ (Flyback Converter)
2. ฟอรวอร์คคอนเวอร์เตอร์ (Forward Converter)
3. พูช-พูลคอนเวอร์เตอร์ (Push-Pull Converter)
4. ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ (Half-Bridge Converter)
5. ฟูลบริดจ์คอนเวอร์เตอร์ (Full-Bridge Converter)

คอนเวอร์เตอร์ทั้ง 5 แบบนี้ มีลักษณะการทำงานที่ไม่แตกต่างกันจนเกินไปนัก และค่อนข้างง่ายต่อการทำความเข้าใจและศึกษา คอนเวอร์เตอร์เหล่านี้ยังสามารถแบ่งออกได้ เป็นคอน

เวอร์เตอร์อีกหลายประเภทด้วยการเพิ่มเทคนิคบางประการให้กับคอนเวอร์เตอร์แต่จะไม่ขอกล่าวถึงเช่นเดียวกัน วงจร



รูปที่ 4.1 (ก) หลายแบบคอนเวอร์เตอร์
(ข) ฟลอร์เว็คคอนเวอร์เตอร์
(ค) บุกซ์-บูลคอนเวอร์เตอร์
(ง) ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์

(จ) ฟูลบริดจ์คอนเวอร์เตอร์

ฟลายแบคคอนเวอร์เตอร์

จากรูปที่ 4.1 (ก) เพาเวอร์ทรานซิสเตอร์ Q_1 ในฟลายแบคคอนเวอร์เตอร์จะทำงานในลักษณะเป็นสวิตช์ และจะนำกระแสตามคำสั่งของพัลส์ที่เปลี่ยนที่ป้อนให้กับขาเบส เนื่องจากหม้อแปลง T_1 จะกำหนดขดไฟรมาที่และเซคชั่นดาร์ที่มีลักษณะกลับเฟสกันอยู่ ดังนั้นเมื่อ Q_1 นำกระแสไดโอด D_1 จึงอยู่ในลักษณะถูกไบแอสกลับและไม่นำกระแส จึงมีการสะสมพลังงานที่ขดไฟรมาที่ของหม้อแปลง T_1 แทน เมื่อ Q_1 หยุดนำกระแส สนามแม่เหล็ก T_1 ยุบตัวทำให้เกิดการกลับขั้วแรงดันที่ขดไฟรมาที่และเซคชั่นดาร์ D_1 ก็จะถูกไบแอสตรง พลังงานที่สะสมในขดไฟรมาที่ของหม้อแปลงก็จะถูกถ่ายถอดไปยังขดเซคชั่นดาร์ และมีกระแสไหลผ่านไดโอด D ไปยังตัวเก็บประจุเอาต์พุต C_o และโหลดได้ ค่าของแรงดันที่เอาต์พุตของคอนเวอร์เตอร์จะขึ้นอยู่กับค่าความถี่การทำงานของ Q_1 ช่วงเวลานำกระแส Q_1 อัตราส่วนจำนวนรอบของหม้อแปลงและค่าของแรงดันที่อินพุต

ฟลายแบคคอนเวอร์เตอร์เป็นคอนเวอร์เตอร์ที่ให้กำลังงานได้ไม่สูงนัก โดยอยู่ในช่วงไม่เกิน 150 วัตต์และให้ค่าสัญญาณรบกวน RFI/EMI ค่อนข้างสูงแต่มีอุปกรณ์จำนวนน้อยและมีราคาถูก

ฟอร์เวิร์ดคอนเวอร์เตอร์

ในรูปที่ 4.1(ข) จะเห็นได้ว่าฟอร์เวิร์ดคอนเวอร์เตอร์มีลักษณะใกล้เคียงกับฟลายแบคคอนเวอร์เตอร์ แต่หม้อแปลง T_1 ในฟอร์เวิร์ดคอนเวอร์เตอร์จะกำหนดขดไฟรมาที่และขดเซคชั่นดาร์ให้มีเฟสตรงกัน ดังนั้นเมื่อ Q_1 นำกระแสไดโอด D_1 จึงอยู่ในลักษณะถูกไบแอสตรง แต่ D_2 จะอยู่ในลักษณะถูกไบแอสกลับและไม่นำกระแส กระแสจึงไหลผ่านไดโอด D_1 และตัวเหนี่ยวนำ L_o ไปยังตัวเก็บประจุเอาต์พุต C_o และโหลดได้ ขณะที่มีการไหลผ่าน L_o จะมีการสะสมพลังงานไว้ในตัวมันด้วย เป็น Q_1 หยุดนำกระแส ไดโอด D_1 จะอยู่ในลักษณะไบแอสกลับ จึงไม่มีกระแสไหลจากขดเซคชั่นดาร์ สนามแม่เหล็กใน L_o จะยุบตัวทำให้มีการกลับขั้วแรงดันที่ตกคร่อมตัวมันอยู่ ไดโอด D_2 ก็จะถูกไบแอสตรง L_o จะถ่ายเทพลังงานออกมาทำให้มีกระแสไหลผ่านตัวมันและ D_2 ออกไปยังโหลดได้ จะเห็นได้ว่าจะมีกระแสไหลผ่านโหลดได้อย่างต่อเนื่องทั้งในช่วงที่ Q_1 นำกระแสและหยุดนำกระแส ทำให้มีการกระเพื่อมของแรงดันที่เอาต์พุตต่ำกว่าฟลายแบคคอนเวอร์เตอร์ฟอร์เวิร์ดคอนเวอร์เตอร์ให้กำลังงานได้ในช่วงเดียวกันกับฟลายแบคคอนเวอร์เตอร์ แต่

คอนเวอร์เตอร์นั้นมีราคาสูงกว่า

พื้-พุลคอนเวอร์เตอร์

พื้-พุลคอนเวอร์เตอร์เป็นคอนเวอร์เตอร์ที่สามารถจ่ายกำลังงานได้สูงตั้งแต่ 500 วัตต์ขึ้นไปแต่มีข้อเสียคือ มักเกิดการไม่สมมาตรพลักซ์แม่เหล็กของแกนหม้อแปลงซึ่งจะมีผลต่อการพังเสียหายของเพาเวอร์ทรานซิสเตอร์ได้ง่าย อย่างไรก็ตามในปัจจุบันเทคนิคการควบคุมแบบควบคุมกระแสจะทำให้ลดปัญหานี้ลงได้ ดังนั้น พื้-พุลคอนเวอร์เตอร์จึงเป็นคอนเวอร์เตอร์ที่น่าสนใจสำหรับสวิตชิงเพาเวอร์ที่หลายที่ต้องการกำลังงานสูง ๆ จากรูปที่ 4.1(ค) Q_1 และ Q_2 จะสลับกันนำกระแสในแต่ละครึ่งคาบเวลาการทำงาน เมื่อ Q_1 นำกระแส D_1 จะอยู่ในลักษณะถูกไบแอสกลับแต่ D_2 จะอยู่ในลักษณะถูกไบแอสตรง และนำกระแสผ่าน L_o ไปยังโหลดได้ เมื่อ Q_2 จะเริ่มกระแส Q_2 จะอยู่ในลักษณะถูกไบแอสกลับ และ D_1 จะอยู่ในลักษณะถูกไบแอสตรง และนำกระแสผ่าน L_o ไปยังโหลดได้เช่นเดียวกัน ดังนั้นโหลดจึงมีกระแสไหลต่อเนื่องได้ตลอดเวลา กระแสที่ได้ทางเอาต์พุตจึงค่อนข้างเรียบ อย่างไรก็ตามเพาเวอร์ทรานซิสเตอร์ที่เพิ่มเข้ามาจะมีผลต่อค่าใช้จ่ายในการสร้างพื้-พุลคอนเวอร์เตอร์เช่นกัน

ฮัลฟ-บริดจ์คอนเวอร์เตอร์

ฮัลฟบริดจ์คอนเวอร์เตอร์จัดเป็นคอนเวอร์เตอร์ในตระกูลเดียวกับพื้พุลคอนเวอร์เตอร์และให้กำลังงานได้ค่อนข้างสูง ข้อดีของฮัลฟ-บริดจ์คอนเวอร์เตอร์ก็คือ เพาเวอร์ทรานซิสเตอร์ในวงจรมีค่าแรงดันตกคร่อมขณะไม่นำกระแสน้อยกว่าคอนเวอร์เตอร์ทั้ง 3 แบบที่ได้กล่าวมาแล้ว และลดการเกิดไม่สมมาตรพลักซ์ได้

จากรูปที่ 4.1(ง) จะเห็นได้ว่าหากเพาเวอร์ทรานซิสเตอร์ตัวใดตัวหนึ่งนำกระแสค่าแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ตัวที่เหลือจะมีค่าเพียงแรงดันอินพุตเท่านั้น เมื่อ Q_1 และ Q_2 สลับกันนำกระแส ผลที่ได้จะมีลักษณะเกี่ยวกับการทำงานของพื้-พุลคอนเวอร์เตอร์ยกเว้นค่าแรงดันตกคร่อม ขณะทำงานของซคไพรมารีจะมีค่าเพียงครึ่งหนึ่งของแรงดันที่อินพุต เนื่องจากผลของการต่อตัวเก็บประจุ C_1 และ C_2 เพื่อแบ่งครึ่งแรงดัน กระแสที่ไหลผ่านซคไพรมารีจึงมีค่าสูงซึ่งเป็นการจำกัดกำลังงานสูงสุดของคอนเวอร์เตอร์โดยกำลังงานสูงสุดที่ฮัลฟ-บริดจ์คอนเวอร์เตอร์สามารถทำได้จะอยู่ในช่วงไม่เกิน 500 วัตต์

ฟูล-บริดจ์คอนเวอร์เตอร์

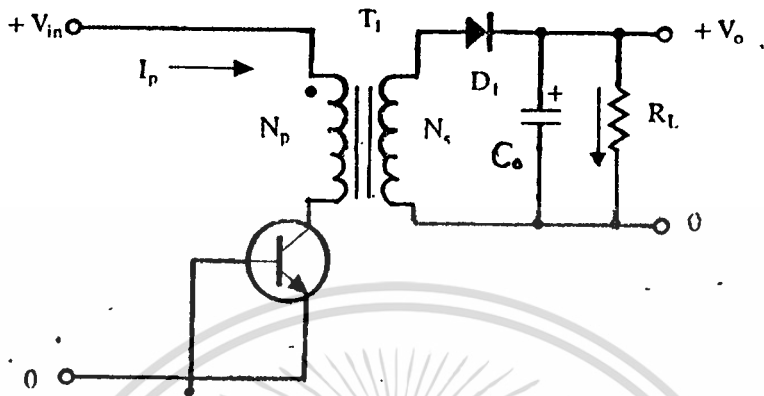
จากรูปที่ 4.1 (จ) จะเห็นได้ว่ามีเพาเวอร์ทรานซิสเตอร์ในวงจรทั้งหมดถึง 4 ตัว แต่จะทำงานสลับกันเป็นคู่ ๆ โดย Q_1 จะนำกระแสพร้อมกับ Q_4 และ Q_2 จะนำกระแสพร้อมกับ Q_3 กระแสที่ไหลผ่านขดไฟรมาวี่ของหม้อแปลงจะมีลักษณะเช่นเดียวกับฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ แต่ข้อได้เปรียบของฟูล-บริดจ์คอนเวอร์เตอร์ก็คือ ขณะทำงานที่ขดไฟรมาวี่จะมีแรงดันตกคร่อมเท่ากับค่าแรงดันอินพุต กระแสที่ไหลผ่านขดไฟรมาวี่จึงมีค่าต่ำกว่าฟูล-บริดจ์คอนเวอร์เตอร์จึงสามารถจ่ายกำลังงานได้สูงกว่า ดังนั้นสวิตชิงเพาเวอร์ที่หลายที่ควรพิจารณากำลังงานสูง ๆ ตั้งแต่ 500 วัตต์ ถึง 1,000 วัตต์ จึงมักนิยมใช้คอนเวอร์เตอร์แบบฟูล-บริดจ์คอนเวอร์เตอร์

ฟลายแบคคอนเวอร์เตอร์

ฟลายแบคคอนเวอร์เตอร์ (Flyback Converter) มีค่าใช้จ่ายในการสร้างต่ำจึงเหมาะสำหรับสวิตชิงเพาเวอร์ที่หลายที่มีกำลังขาออกในช่วง 50 วัตต์ ถึง 150 วัตต์ ฟลายแบคคอนเวอร์เตอร์มีข้อเสียคือ แรงดันเอาต์พุตที่ได้จะมีค่าแรงดันกระเพื่อม (ripple) ค่อนข้างสูงและเมื่อใช้กับระบบแรงดันไฟสลับ 220 โวลต์ เพาเวอร์ทรานซิสเตอร์ในวงจรต้องทนแรงดันได้สูงประมาณ 800 โวลต์ ถึง 1,000 โวลต์ซึ่งมีราคาแพง

4.1.1 พื้นฐานการทำงานของฟลายแบคคอนเวอร์เตอร์

วงจรพื้นฐานของฟลายแบคคอนเวอร์เตอร์แสดงไว้ในรูปที่ 4.2 การทำงานของวงจรเป็นดังนี้ เพาเวอร์ทรานซิสเตอร์ Q_1 จะทำงานโดยนำกระแส (ON) และหยุดนำกระแส (OFF) เมื่อ Q_1 นำกระแส จะมีกระแสไหลผ่านขดไฟรมาวี่ (I_p) แต่เนื่องจากหม้อแปลงถูกกำหนดให้ขดไฟรมาวี่และขดเซคันดารีพันอยู่ในลักษณะกลับทิศทางกัน ดังนั้นในขณะที่ Q_1 นำกระแส ไดโอด D_1 จะอยู่ในลักษณะถูกไบแอสกลับและไม่มีกระแสไหลผ่านไปยังโหลด R_L หลังจากนั้นจึงถูกสะสมอยู่ที่ขดไฟรมาวี่ของหม้อแปลง เมื่อ Q_1 หยุดนำกระแสสนามแม่เหล็กในแกนหม้อแปลงยุบตัวทำให้มีการกลับขั้วของแรงดันที่ขดเซคันดารี ไดโอด D_1 จึงอยู่ในลักษณะถูกไบแอสตรง หลังจากนั้นที่ถูกสะสมไว้ที่ขดไฟรมาวี่จะถูกถ่ายเทไปยังขดเซคันดารี และมีกระแสไหลผ่านไปยังโหลดและตัวเก็บประจุเอาต์พุต C_o ได้



รูปที่ 4.2 แสดงวงจรพื้นฐานของฟลายแบคคอนเวอร์เตอร์
เมื่อวงจรทำงานอยู่ในสภาวะคงที่ ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไป
ตามสมการ

$$V_{out} = \frac{t_{on} \times (N_s / N_p) \times (V_{in} - V_{CE(sat)})}{(T - t_{on})} - V_D \dots (4.1)$$

- โดยที่
- T คือ คาบเวลาการทำงานของ Q_1 เป็นวินาที
 - t_{on} คือ ช่วงเวลาที่ Q_1 นำกระแส เป็นวินาที
 - N_p คือ จำนวนรอบของขดไพรมารี เป็นรอบ
 - N_s คือ จำนวนรอบของขดเซคันดารี เป็นรอบ
 - V_{out} คือ แรงดันที่เอาต์พุตของคอนเวอร์เตอร์ เป็นโวลต์
 - V_{in} คือ แรงดันที่อินพุตของคอนเวอร์เตอร์ เป็นโวลต์
 - $V_{CE(sat)}$ คือ แรงดันตกคร่อม Q_1 ขณะนำกระแสที่จุกอิมิตัว เป็นโวลต์
 - V_D คือ แรงดันตกคร่อมไดโอด D_1 ขณะนำกระแส เป็นโวลต์

จะเห็นได้ว่า วงจรจะสามารถคงค่าแรงดันเอาต์พุตไว้ได้ด้วยการเพิ่มหรือลดช่วงเวลานำ
กระแส (t_{on}) ของเพาเวอร์ทรานซิสเตอร์ Q_1 เท่านั้น ไม่ว่าจะมีการเปลี่ยนแปลงของแรงดัน

4.1.2 ลักษณะกระแสและแรงดันภายในวงจร

กระแสที่ไหลผ่าน Q_1 และขดไพรมารี ขณะที่ Q_1 นำกระแส นั้น จะเป็นลักษณะของกระแสที่ไหลผ่านตัวเหนี่ยวนำ ซึ่งจะ เป็นไปตามสมการ

$$\frac{di}{dt} = \frac{V}{L} \dots\dots\dots(4.2)$$

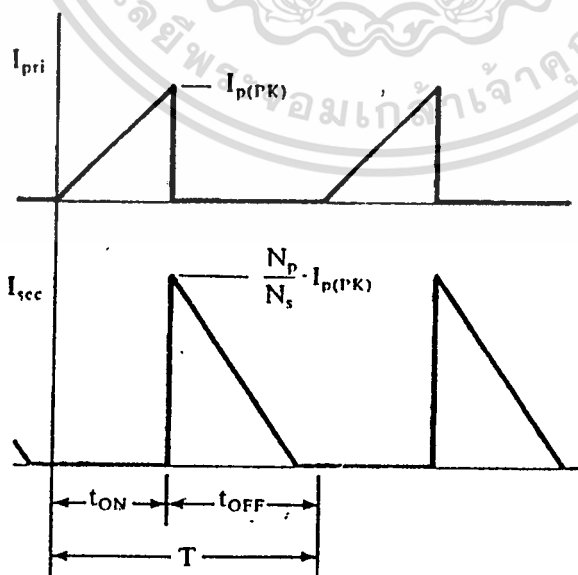
ดังนั้น กระแส I_p จะมีลักษณะเพิ่มขึ้นตามเวลาและมีค่าสูงสุดเมื่อ Q_1 เริ่มหยุดนำกระแสที่เวลา $t = t_{on}$ ดังนั้นกระแสสูงสุดจะมีค่าเท่ากับ

$$I_{p(pk)} = \frac{(V_{in} - V_{ce(sat)}) t_{on}}{L_p} \dots\dots\dots(4.3)$$

โดยที่ $I_{p(pk)}$ คือ ค่ากระแสสูงสุดที่ไหลผ่านขดไพรมารี เป็นแอมป์

L_p คือ ค่าความเหนี่ยวนำของขดไพรมารี เป็นเฮนรี่

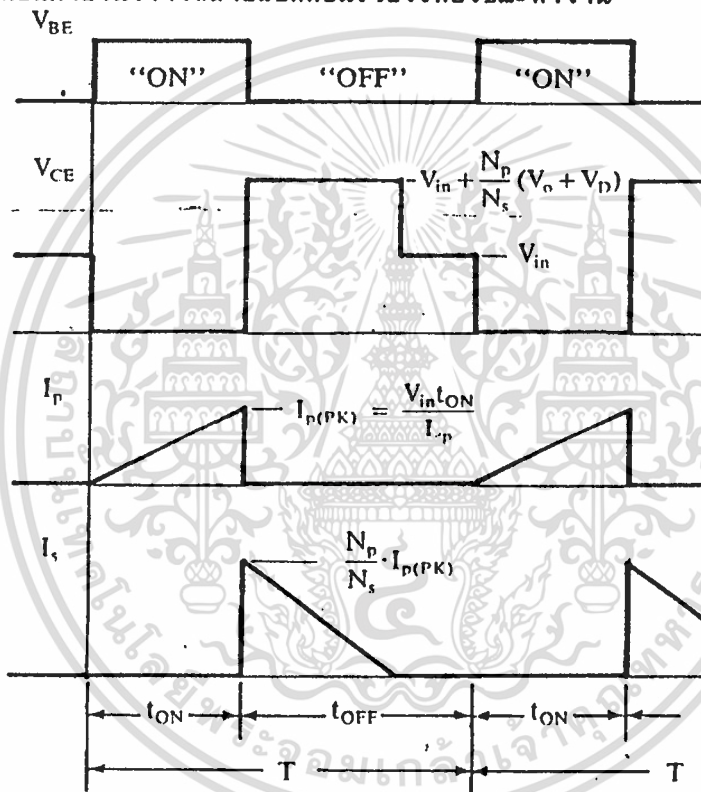
เมื่อ Q_1 เริ่มหยุดนำกระแส ขดขดเซคันดารีจะเริ่มมีกระแสไหล แต่เนื่องจากกระแสที่ตัวเหนี่ยวนำจะเปลี่ยนแปลงในทันทีทันใดไม่ได้ กระแสที่ขดเซคันดารี (I_s) จะต้องเริ่มต้นที่ค่าสูงสุดของกระแสที่ขดไพรมารี $I_{p(pk)}$ โดยมีค่าเป็นสัดส่วนตามอัตราส่วนจำนวนรอบ N_p/N_s ดังนั้นกระแสที่ขดเซคันดารีจะมีค่าเริ่มต้นที่ $I_s = (N_p/N_s) I_{p(pk)}$ และมีค่าลดลงตามเวลา ลักษณะของกระแสที่ขดไพรมารีและเซคันดารีตามเวลาจะเป็นดังที่แสดงไว้ในรูปที่ 4.3



รูปที่ 4.3 แสดงลักษณะของกระแสที่ขดปฐมภูมิและ

กระแสที่ขดทุติยภูมิขณะทำงาน

เมื่อมีกระแสที่ขดเส้นคาว์ในขณะที่ Q_1 หลุดนำกระแสจะทำให้เกิดแรงดันตกคร่อมขดไฟไหม้ด้วยเนื่องจากแรงดันตกคร่อมของขดเส้นคาว์มีค่าเท่ากับ $V_{out} + V_D$ ดังนั้นแรงดันที่ตกคร่อมขดไฟไหม้จึงมีค่าเท่ากับ $(N_p/N_s)(V_{out} + V_D)$ ทำให้แรงดันตกคร่อมขดไฟไหม้มีค่าเป็น $v_{in} + (N_p/N_s)(V_{out} + V_D)$ จนกระทั่งกระแสที่ไหลในขดเส้นคาว์มีค่าลดลงเป็นศูนย์ แรงดันที่ตกคร่อม Q_1 จึงลดลงมามีค่าเท่าแรงดันอินพุต V_{in} ในรูปที่ 4.4 จะแสดงลักษณะของกระแสของแรงดันที่เกิดขึ้นภายในวงจรฟลายแบคคอนเวอร์เตอร์ขณะทำงาน



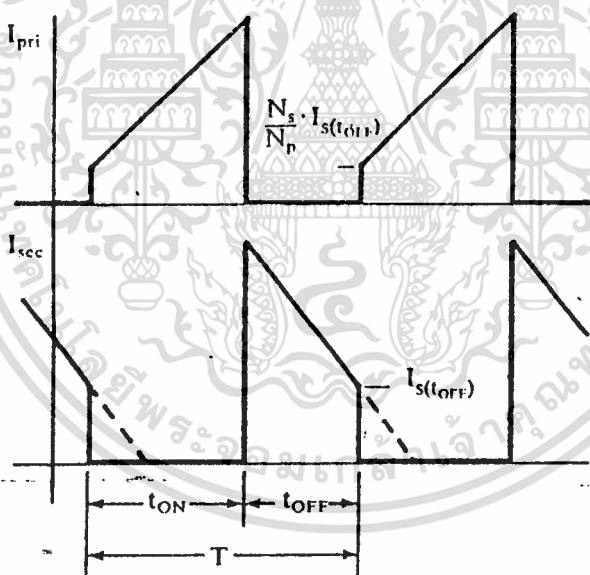
รูปที่ 4.4 แสดงลักษณะของกระแสแรงดันที่เกิดขึ้นในวงจรขณะทำงานของฟลายแบคคอนเวอร์เตอร์

4.1.3 การทำงานในโหมดกระแสต่อเนื่องและโหมดกระแสไม่ต่อเนื่อง โหมดกระแสไม่ต่อเนื่อง (Discontinuous Mode)

เราจะกล่าวว่าฟลายแบคคอนเวอร์เตอร์มีการทำงานในโหมดกระแสไม่ต่อเนื่องก็ต่อเมื่อในขณะที่ Q_1 หลุดนำกระแส พลังงานที่ถูกสะสมไว้ในขดไฟไหม้ถูกถ่ายเทออกไปยังขดเส้นคาว์จนหมด กล่าวคือ กระแสที่ไหลในขดเส้นคาว์มีค่าลดลงจนเป็นศูนย์ ก่อนที่ Q_1 จะเริ่มนำกระแส

โหมดกระแสต่อเนื่อง (Continuous Mode)

จากรูปที่ 4.3 ถ้าคาบเวลา T มีค่าคงที่ เมื่อเพิ่มช่วงเวลานำกระแส t_{on} ของ Q_1 ให้มากขึ้น ช่วงเวลาหยุดนำกระแส t_{off} ก็จะมีค่าน้อยลงและกระแสสูงสุดที่ขดไพรมารีจะมีค่าเพิ่มขึ้นตามเวลาไปด้วย แต่เนื่องจากช่วงเวลาหยุดนำกระแส t_{off} มีค่าน้อย กระแสที่ขดเซคันดารีไม่สามารถลดลงจนมีค่าเป็นศูนย์ได้ทันภายในช่วงเวลา t_{off} จึงยังคงมีพลังงานบางส่วนเหลือค้างอยู่ในขดไพรมารี และเนื่องจากกระแสไม่สามารถเปลี่ยนแปลงได้ทันทีทันใดเมื่อ Q_1 เริ่มนำกระแสอีกครั้ง กระแสที่ขดไพรมารีจึงต้องเริ่มต้นด้วยค่าของกระแสเซคันดารีสุดท้ายที่ลดลง ได้คูณด้วยอัตราส่วนจำนวนรอบ N_s/N_p (ดูรูปที่ 4.5 ประกอบ) การทำงานในลักษณะนี้เราจะเรียกว่าการทำงานในโหมดกระแสต่อเนื่อง



รูปที่ 4.5 แสดงลักษณะของกระแสเมื่อคอนเวอร์เตอร์ทำงานในโหมดกระแสต่อเนื่อง

4.1.4 การออกแบบฟลายแบคคอนเวอร์เตอร์ที่โหมดกระแสไม่ต่อเนื่อง

เมื่อเข้าใจการทำงานของฟลายแบคคอนเวอร์เตอร์แล้ว ในหัวข้อต่อไปนี้จะได้กล่าวถึงขั้นตอนการคำนวณค่าต่าง ๆ เพื่อเป็นแนวทางในการเลือกใช้อุปกรณ์ และควบคุมการทำงานของเอกสารวิจัยดังต่อไปนี้ สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- กำหนดค่าอัตราส่วนจำนวนรอบ N_D/N_s

การกำหนดอัตราส่วนจำนวนรอบ N_D/N_s ของหม้อแปลง เป็นสิ่งที่ควรทำเป็นอันดับแรก เนื่องจากค่าอัตราส่วนจำนวนรอบ N_D/N_s นี้จะมีผลต่อแรงดันตกคร่อมสูงสุดของเพาเวอร์ทรานซิสเตอร์ขณะหยุดนำกระแสโดย

$$V_{CE(max)} = V_{in(max)} + N_D (V_{out} + V_D) \dots\dots\dots(4.4)$$

ดังนั้นเพื่อเป็นการป้องกันการพังเสียหายของเพาเวอร์ทรานซิสเตอร์ที่จะนำมาใช้ จึงควรกำหนดอัตราส่วนจำนวนรอบ N_D/N_s ดังนี้

$$N_D/N_s = (V_{CEO} - (V_{in(max)} + V_{spike})) / (V_{out} + V_D) \dots\dots\dots(4.5)$$

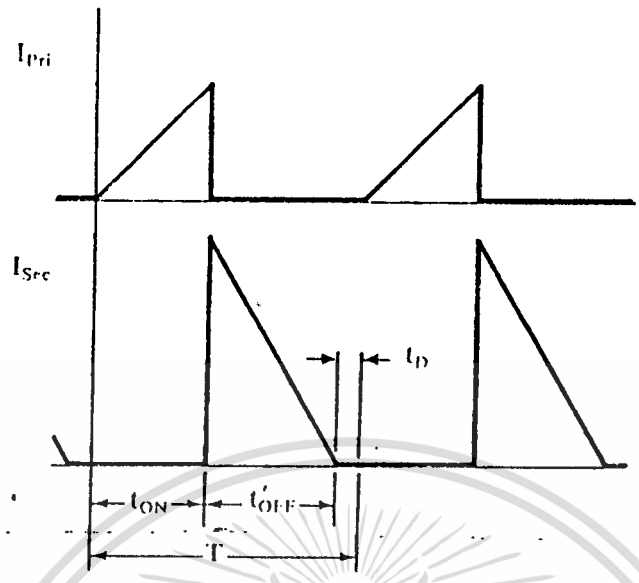
เมื่อ V_{CEO} คือค่าอัตราทนแรงดันได้สูงสุดของเพาเวอร์ทรานซิสเตอร์ที่ใช้ และ V_{spike} เกิดขึ้นเนื่องจากฟลักซ์รีเวิร์กภายในหม้อแปลง ซึ่งทำให้เกิดค่าความเหนี่ยวนำแผ่รังสีที่ขดไพรมารีและมีการสะสมพลังงานเช่นเดียวกับขดไพรมารี แรงดันสไปค์ที่เกิดขึ้นนี้มีค่าประมาณ $0.3 V_{in}$ และเกิดขึ้นในช่วงเวลาสั้น ๆ จนกว่าพลังงานที่ถูกสะสมในตัวเหนี่ยวนำแผ่รังสีจะถูกถ่ายเทหมดไป การกำหนดอัตราส่วนจำนวนรอบ N_D/N_s ที่มีค่ามากหรือน้อยเกินไป จะมีผลต่อขนาดของหม้อแปลงและกระแสสูงสุดที่เกิดขึ้นในวงจร การพิจารณาที่กำหนดค่า N_D/N_s นั้นจึงต้องพิจารณาผลของ N_D/N_s ที่มีต่อองค์ประกอบต่าง ๆ ในวงจรอย่างเหมาะสมด้วย

- ช่วงเวลานำกระแสสูงสุด $t_{on(max)}$

เพื่อให้แน่ใจว่าฟลายแบคคอนเวอร์เตอร์ที่ออกแบบทำงานในโหมดกระแสไม่ต่อเนื่องจึงจำเป็นต้องกำหนดให้ช่วงเวลาที่หยุดนำกระแส t_{OFF} มีค่ามากพอ เพื่อให้กระแสที่ขดเซคันดารีลดลงจนมีค่าเป็นศูนย์ก่อนที่เพาเวอร์ทรานซิสเตอร์จะเริ่มนำกระแสอีกครั้ง นั่นคือจำเป็นต้องมีการจำกัดค่าของ t_{on} เอาไว้ การจำกัดค่าของ t_{on} สามารถทำได้โดยการกำหนดค่าเวลาเพื่อ (dead time) t_D ไว้ดังรูปที่ 4.6 กล่าวคือ การลดลงของกระแสที่ขดเซคันดารีจนเป็นศูนย์จะต้องใช้เวลาไม่เกิน $t_{OFF} = T - (t_{on} + t_D)$

ค่าของ t_D จะกำหนดให้เป็นเท่าใดก็ได้ โดยทั่วไปมักกำหนดไว้ที่ประมาณ 20 เปอร์เซ็นต์ ของค่าคาบเวลา T หรือเท่ากับ $0.2T$ ดังนั้น

$$t_{on(max)} + t_{OFF} = 0.8 T \dots\dots\dots(4.6)$$



รูปที่ 4.6 แสดงการกำหนดค่าเวลาเพื่อ t_D เพื่อให้ฟลายแบคคอนเวอร์เตอร์ยังคงทำงาน

ในโหมดกระแสไม่ต่อเนื่องที่เวลา $t = t_{on(max)}$

เนื่องจากกระแสที่ขดไฟรมารีต้องลดลงจนมีค่าเป็นศูนย์โดยใช้เวลามากที่สุดเท่ากับ t_{off}

นั่นคือ

$$-(0 - I_{s(PR)}) = \frac{(V_{out} + V_D) t_{off}}{L_s}$$

$$(N_p/N_s) I_{D(DK)} = (V_{out} + V_D) / L_s * t_{off} \dots \dots \dots (4.7)$$

จากสมการที่ (4.3) แทนค่า $I_{D(DK)}$ ใน (4.7) จะได้ว่า

เนื่องจาก $N_p/N_s = L_p/L_s$ และแทนค่า $t_{off} = 0.8T - T_{on(max)}$

$$(N_p/N_s) * (V_{in(min)} - V_{CE(sat)}) t_{on(max)} / L_p = (V_{out} + V_D) t_{off} / L_s \dots \dots (4.8)$$

ดังนั้น

$$t_{on(max)} = \frac{(V_{out} + V_D) (N_p/N_s) (0.8T)}{(V_{in(min)} - V_{CE(sat)}) + (V_{out} + V_D) (N_p/N_s)} \dots \dots (4.9)$$

- กำหนดค่าความเหนี่ยวนำของขดไฟรมารี L_p

ฟลายแบคคอนเวอร์เตอร์ ทำงานด้วยการเก็บสะสมพลังงานในช่วงที่เพาเวอร์ทรานซิสเตอร์นำกระแส และส่งผ่านพลังงานออกไปในขณะที่เพาเวอร์ทรานซิสเตอร์หยุดนำกระแสโดยในแต่ละช่วงเวลาเพาเวอร์ทรานซิสเตอร์นำกระแส พลังงานที่เก็บสะสมไว้ที่ขดไฟรมารี (E) จะมีค่า

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ $E_s = \frac{1}{2} L_p I_{D(DK)}^2$ เพื่อการศึกษาเท่านั้น (จุฬ) กรุณาให้นำไปใช้ประโยชน์ (4.10)

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในขณะที่เพาเวอร์ทรานซิสเตอร์หยุดนำกระแสคอนเวอเตอร์ไม่มีการสะสมพลังงานดังนั้นกำลังงานที่ใช้ไปในหนึ่งคาบเวลาจึงมีค่าเท่ากับ

$$P_{in} = (1/2L_D I_{D(pk)}^2)/T \quad \dots\dots(4.11)$$

จาก (4.3) แทนค่าลงใน (4.11) จะได้ว่า

$$P_{in} = [(V_{in(min)} - V_{CE(sat)})t_{ON(max)}]^2 / 2TL_D \quad \dots\dots(4.12)$$

ถ้าประสิทธิภาพการส่งผ่านพลังงานของคอนเวอเตอร์มีค่าเท่ากับ (ประมาณ 65-80% สำหรับสวิทช์ เพาเวอร์ซีพพลาย) กำลังงานที่คอนเวอเตอร์จะสามารถจ่ายให้กับโหลดได้จะมีค่า

$$P_{out} = nP_{in} = n[(V_{in(max)} - V_{CE(sat)})t_{ON(max)}]^2 / 2TL_D \quad \dots\dots(4.13)$$

ดังนั้น เพื่อให้ฟลายแบคคอนเวอเตอร์จ่ายกำลังงานได้เท่ากับกำลังงานที่ต้องการ ด้านเอาต์พุต P_{out} ค่าความเหนี่ยวนำของขดไพรมารี L_D ต้องมีค่าอย่างต่ำเท่ากับ

$$L_D = n[(V_{in(max)} - V_{CE(sat)})t_{ON(max)}]^2 / 2TP_{out} \quad \dots\dots(4.14)$$

- จำนวนรอบขดไพรมารี N_p และจำนวนรอบขดเซคันดารี N_s

การกำหนดจำนวนรอบขดไพรมารี N_p จะขึ้นอยู่กับขนาดของแกนเฟอร์ไรต์และความหนาแน่นฟลักซ์สูงสุดที่ยอมให้เกิดขึ้นได้ในแกน โดยจำนวนรอบ N_p จะมีค่าเท่ากับ

$$N_p = (V_{in(min)} \cdot t_{ON(max)} \cdot 10^8) / \Delta B_{max} \cdot A_e \quad \dots\dots(4.15)$$

โดยที่ ΔB_{max} คือ ค่าความหนาแน่นฟลักซ์สูงสุดที่ยอมให้เกิดขึ้น เป็นเกาส์

A_e คือ พื้นที่หน้าตัดของแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับจำนวนรอบของขดเค้นคานารี N_u นั้น สามารถหาได้จากค่าอัตราส่วนจำนวนรอบ N_u/N_s และจำนวนรอบขดไฟรมาที่หาได้จากสมการที่ (4.15)

- ตัวเก็บประจุเอาต์พุต C_o

ตัวเก็บประจุที่เอาต์พุต C_o จะทำหน้าที่จ่ายกระแสให้กับโหลดในช่วงที่เพาเวอร์ทรานซิสเตอร์นำกระแสซึ่งจะไม่มีกระแสไหลจากขดเค้นคานารี เป็นการลดแรงดันกระแสที่เอาต์พุต ดังนั้นตัวเก็บประจุ C_o จึงต้องสามารถจ่ายกระแสได้เท่ากับค่ากระแสที่ต้องการในช่วงเวลา t_{on} เพื่อหาค่าแรงดันเอาต์พุตไม่ให้เกิดการกระเพื่อมมากเกินไป ค่าของ C_o สามารถกำหนดได้ดังนี้

$$C_o = \frac{I_o t_{on(max)}}{V_{ripple}} \dots\dots (4.16)$$

โดยที่ I_o คือ ค่ากระแสเฉลี่ยสูงสุดที่เอาต์พุต เป็นแอมป์

V_{ripple} คือ ค่าแรงดันกระเพื่อมสูงสุดที่ยอมให้เกิดได้ เป็นโวลต์

- ค่า ESR ของตัวเก็บประจุเอาต์พุต

ESR (Equivalent Series Resistance) คือค่าความต้านทานไฟฟ้าซึ่งแฝงอยู่ในตัวเก็บประจุ โดยเฉพาะอย่างยิ่งตัวเก็บประจุชนิดอิเล็กโทรไลต์จะมีค่า ESR ค่อนข้างสูง ตัวเก็บประจุมีค่าความจุสูง ESR จะมีค่าต่ำลง อย่างไรก็ตาม ค่าต่ำของ ESR จะถูกจำกัดอยู่ที่ประมาณ 0.03 โอห์ม (ที่ 20 C) เนื่องจากปัญหาความต้านทานที่รอยต่อระหว่างแผ่นฟลอสส์และขาของตัวเก็บประจุ

ถ้าตัวเก็บประจุเอาต์พุตที่ใช้มีค่า ESR สูงจะทำให้เกิดปัญหาแรงดันกระเพื่อมขึ้นที่แรงดันเอาต์พุต เนื่องจากขณะที่ขดเค้นคานารีเริ่มนำกระแสที่ขอบขาค้นของกระแสจะมีค่าสูงค่าความต้านทานแฝง ESR ในตัวเก็บประจุจะทำให้เกิดแรงดันตกคร่อมตัวเก็บประจุในลักษณะพุ่งในช่วงสั้น ๆ ของการชาร์จประจุของตัวเก็บประจุ และจะทำให้เกิดแรงดันกระเพื่อมขึ้นที่เอาต์พุต

การแก้ปัญหานี้อาจทำได้โดยการเพิ่มวงจร LC ฟิลเตอร์ที่เอาต์พุต หรือเพิ่มค่าตัวเก็บประจุที่เอาต์พุตเพื่อลดค่า ESR การใช้ตัวเก็บประจุนานกันหลายตัวเพื่อเพิ่มค่าความจุจะทำให้ลดค่า ESR ได้เช่นเดียวกัน

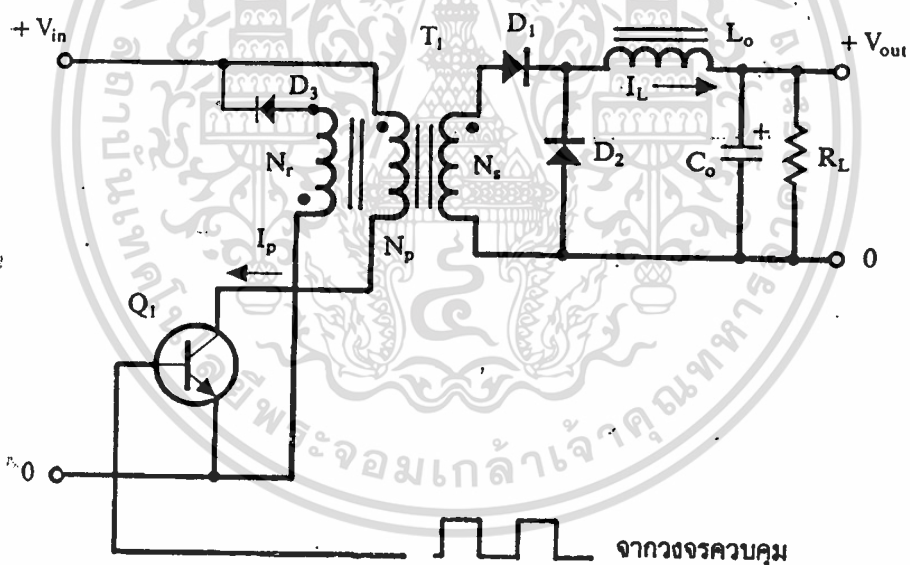
-ฟอว์เวิร์ดคอนเวอร์เตอร์

ฟอว์เวิร์ดคอนเวอร์เตอร์ (Forward Converter) เหมาะสำหรับสวิตชิงเพาเวอร์ซัพ

หลายที่ให้กำลังงานในช่วง 100 วัตต์ ถึง 200 วัตต์ และถึงแม้จะมีค่าใช้จ่ายในการสร้างมากกว่าหลายแบบคอนเวอร์เตอร์ แต่เนื่องจากฟอร์เวิร์ดคอนเวอร์เตอร์มีข้อได้เปรียบหลายประการที่เหนือกว่าหลายแบบคอนเวอร์เตอร์ ดังนั้นที่กำลังงานสูงไม่เกิน 200 วัตต์ ฟอร์เวิร์ดคอนเวอร์เตอร์จึงเป็นคอนเวอร์เตอร์อีกแบบหนึ่งที่นิยมใช้ในสวิตชิงเพาเวอร์ซัพพลาย

4.2.11 พื้นฐานการทำงานของฟอร์เวิร์ดคอนเวอร์เตอร์

วงจรพื้นฐานของฟอร์เวิร์ดคอนเวอร์เตอร์แสดงไว้ในรูปที่ 4.7 พื้นฐานการทำงานของฟอร์เวิร์ดคอนเวอร์เตอร์จะแตกต่างจากหลายแบบคอนเวอร์เตอร์ กล่าวคือหม้อแปลงในฟอร์เวิร์ดคอนเวอร์เตอร์จะทำหน้าที่ส่งผ่านพลังงานในช่วงที่เพาเวอร์ทรานซิสเตอร์นำกระแสแตกต่างจากหลายแบบคอนเวอร์เตอร์ซึ่งหม้อแปลงจะสะสมพลังงานในช่วงที่เพาเวอร์ทรานซิสเตอร์นำกระแสแล้วจึงถ่ายเทพลังงานออกไป ขณะที่เพาเวอร์ทรานซิสเตอร์หยุดนำกระแส การทำงานของวงจรในรูปที่ 4.7 จะเป็นดังนี้

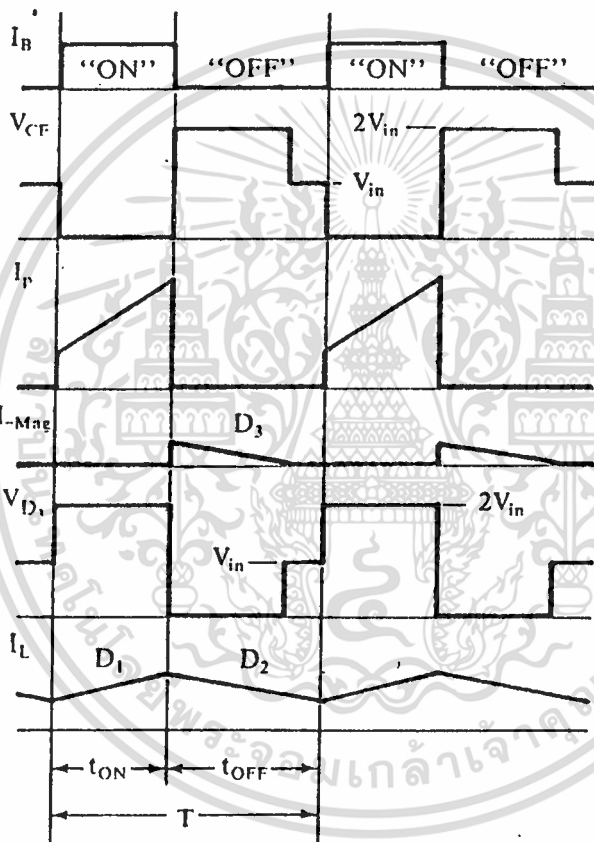


รูปที่ 4.7 แสดงวงจรฟอร์เวิร์ดคอนเวอร์เตอร์

เพาเวอร์ทรานซิสเตอร์ Q_1 จะทำงานโดยนำกระแสและหยุดนำกระแสสลับกันไปเมื่อ Q_1 นำกระแสจะมีกระแส I_p ไหลผ่านขดไพรมารี N_p และตัวมัน เนื่องจากหม้อแปลงถูกกำหนดให้ขดไพรมารี N_p และขดเซคันดารี N_s ผ่านตัวเหนี่ยวนำ L_o ไปยังโหลด R_L ได้ และมีการสะสมพลังงานที่ L_o ส่วนไดโอด D_2 จะอยู่ในลักษณะถูกไบแอสกลับจึงไม่มีการนำกระแสเช่นเดียวกับไดโอด D_3 เนื่องจากขดแมกเนไตซ์ N_r ถูกพันไว้ทันทีตรงข้ามกับขดไพรมารี N_p ไดโอด D_3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จึงอยู่ในลักษณะถูกไบแอสกลับและไม่มีกระแสไหล เมื่อ Q_1 หยุดนำกระแส ไคโอด D_1 จะอยู่ในลักษณะถูกไบแอสกลับและไม่มีกระแสไหลจากขดเช็คั้นดารี N_p แต่ในขณะที่เดียวกันสนามแม่เหล็กที่เกิดขึ้นใน L_o ชั่วตัว ทำให้มีการกลับขั้วแรงดันที่ L_o ไคโอด D_2 จึงอยู่ในลักษณะถูกไบแอสตรง หลังงานที่ถูกสะสมไว้ใน L_o จะถูกถ่ายเทออกมาทำให้มีกระแสไหลผ่านไคโอด D_2 ไปยังตัวเก็บประจุ C_o และโหลด R_L ได้ กระแสที่ไหลผ่านโหลดจึงมีลักษณะต่อเนื่อง



รูปที่ 4.8 แสดงลักษณะของกระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงาน

ฟอร์เวิร์ดคอนเวอร์เตอร์

ในขณะที่ Q_1 หยุดนำกระแสเอง สนามแม่เหล็กที่ตกค้างภายในหม้อแปลงจะมีการชั้วตัวและกลับขั้วแรงดันที่ขด N_p , N_s และ N_c ไคโอด D_o จะอยู่ในลักษณะถูกไบแอสตรงทำให้มีการถ่ายเทพลังงานที่เหลือค้างนี้ออกไปได้ ขดลวดคี่บนเเน่ใดขึ่ง N_c และไคโอด D_o นี้มีความสำคัญมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะถ้าไม่มีการถ่ายเทพลังงานที่ตกค้างออกไปจากขดไพรมารีในขณะที่ Q_1 หยุคนำกระแสเมื่อ Q_1 เริ่มนำกระแสอีกครั้ง สนามแม่เหล็กที่หลงเหลืออยู่จะทำให้ Q_1 เป็นอันตรายได้ในรูปที่ 4.8 จะแสดงลักษณะของกระแสและแรงดันที่เกิดขึ้นภายในวงจรฟอร์เวิร์ดคอนเวอร์เตอร์

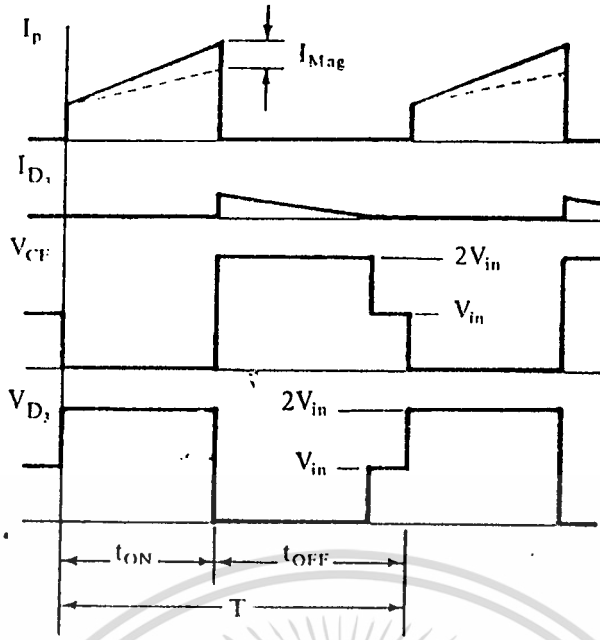
สำหรับฟอร์เวิร์ดคอนเวอร์เตอร์เมื่อวงจรทำงานอยู่ในสภาวะคงที่ ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

$$V_{out} = [(N_p/N_s)(V_{in} - V_{CE(sat)})t_{ON}]/T - V_D \quad \dots (4.1)$$

4.2.2 กระแสเหนี่ยวนำแม่เหล็กและขดลวดคัมมิกเนตติ้ง N_p

ขณะที่เพาเวอร์ทรานซิสเตอร์ Q_1 นำกระแส และมีการส่งผ่านพลังงานนั้น กระแสที่ขดไพรมารี N_p ที่เกิดขึ้น จะแบ่งออกได้เป็นสองส่วนคือ กระแสที่ไหลเนื่องจากกระแสที่จ่ายออกไปจากขดเซคันดารี และกระแสเหนี่ยวนำแม่เหล็ก (magnetizing current) ขดไพรมารีจะไม่มีการสะสมพลังงานจากกระแสที่ไหลเพราะขดไพรมารี แต่จะมีการสะสมพลังงานเนื่องจากกระแสเหนี่ยวนำแม่เหล็ก สนามแม่เหล็กที่เกิดขึ้นจากกระแสเหนี่ยวนำแม่เหล็กภายในแกนของหม้อแปลงจะต้องถูกทำให้ลดลงภายในช่วงเวลาที่ Q_1 หยุคนำกระแส ดังนั้นในฟอร์เวิร์ดคอนเวอร์เตอร์จึงจำเป็นต้องเพิ่มขดคัมมิกเนตติ้ง N_p เข้ามาทางด้านไพรมารีของหม้อแปลงเพื่อถ่ายเทพลังงานสะสมออกไป

การเพิ่มขดลวด N_p เข้ามานั้น จะมีผลต่อแรงดันตกคร่อม Q_1 ขณะที่หยุคนำกระแสด้วย เนื่องจากขณะที่ N_p ทำหน้าที่ถ่ายเทพลังงานและมีกระแสไหล แรงดันตกคร่อม N_p จะมีค่าเท่ากับแรงดันอินพุต V_{in} และจะเกิดแรงดันตกคร่อมของไพรมารี N_p ในทิศทางตรงข้ามมีค่าเท่ากับทำให้แรงดันที่ตกคร่อม Q_1 มีค่าเท่ากับ ถ้าจำนวนรอบ $N_p = N_s$ แรงดันตกคร่อมจะมีค่าสูงถึง $2V_{in}$ จนกว่าขด N_p จะถ่ายเทพลังงานออกไปจนหมด (กระแสลดลงจนมีค่าเป็นศูนย์) แรงดันตกคร่อม Q_1 จึงกลับคืนมาเป็น V_{in} ได้ ในทำนองเดียวกัน เมื่อ Q_1 นำกระแสและจำนวนรอบ $N_p = N_s$ แรงดันที่ตกคร่อม D_3 จะมีค่าเท่ากับ $2V_{in}$ ตลอดเวลาที่ Q_1 นำกระแสด้วยรูปที่ 4.9 จะแสดงลักษณะของกระแสเหนี่ยวนำแม่เหล็ก และกระแสที่ไหลในขดคัมมิกเนตติ้ง N_p รวมทั้งแรงดันตกคร่อม Q_1 และ D_3 ตามเวลาด้วย



รูปที่ 4.9 แสดงลักษณะกระแสเหนี่ยวนำแม่เหล็กและกระแสจากการทำงานของพลังงานของขดลวดแม่เหล็ก N_p ขณะเพาเวอร์ทรานซิสเตอร์หยุดนำกระแส

4.2.3 การออกแบบฟอร์เวิร์ดคอนเวอร์เตอร์

- กำหนดค่าช่วงเวลานำกระแสสูงสุด $t_{on(max)}$

ในขณะที่ Q_1 หยุดนำกระแส ขดลวดแม่เหล็ก N_p จะต้องถ่ายเทพลังงานที่ขดไฟรมารี N_s สะสมไว้ออกไปจนหมด โดย N_p จะใช้เวลานานหรือน้อยในการถ่ายเทพลังงานขึ้นอยู่กับพลังงานที่ถูกสะสมอยู่ในขดไฟรมารี N_s ดังนั้นจึงจำเป็นต้องจำกัดช่วงเวลานำกระแสสูงสุด $t_{on(max)}$ ของเพาเวอร์ทรานซิสเตอร์ Q_1 เอาไว้ เพื่อให้ N_p มีเวลานานพอที่จะถ่ายเทพลังงานออกไปจนหมดได้ทันภายในช่วงเวลาที่ Q_1 หยุดนำกระแส (t_{off})

ภายในช่วงเวลา t_{off} ถ้าหากมีการถ่ายเทพลังงานออกไปจนหมด กระแสที่ไหลในขดลวดแม่เหล็กจะมีค่าลดลงจนเป็นศูนย์ (และจาก $-d_1/d_2 = V/L$ ดังนั้น

$$-[0 - (N_p/N_s)I_{Max}] = [(V_{in} - V_D)/L_r]t_{off} \quad \dots\dots(4.2)$$

เมื่อ I_{Max} คือ ค่ากระแสเหนี่ยวนำแม่เหล็กที่เกิดขึ้นที่ขดไฟรมารี มีค่าเท่ากับ

$$I_{Max} = [(V_{in(min)} - V_{CE(sat)})t_{on}]/L_D \quad \dots\dots(4.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และค่า L_r คือค่าความเหนียวของขดลวดแม่เหล็ก N_p จากสมการที่ (4.2) และ (4.3) โดยกำหนดให้แรงดันตกคร่อม Q_1 และ D_0 ของนํ้ากระแสมีค่าเท่ากับ $V_{CE} = V_D$ จะได้ว่า

$$t_{on} = (N_r/N_p)(L_p/L_r)t_{on} \quad \dots\dots(4.4)$$

เนื่องจาก $N_p/N_s = L_p/L_r$ และแทนค่า $t_{off} = T-t_{on}$ ใน (4.4) ดังนี้

$$t_{on(max)} = [N_p/(N_r+N_p)]T \quad \dots\dots(4.5)$$

โดยทั่วไปมักกำหนดให้จำนวนรอบ N_p มีค่าเท่ากับ N_r เพื่อสะดวกในการนับขดลวด ดังนั้น $t_{on(max)}$ จึงต้องมีค่าไม่เกิน 0.5T อย่างไรก็ตาม เพื่อป้องกันความผิดพลาดจากการนับขดลวด จึงควรกำหนดให้มีค่าเวลาเพื่อไว้ประมาณ 20 เปอร์เซ็นต์ของค่าคาบเวลา ดังนั้น $t_{on(max)}$ จึงไม่ควรเกิน

$$t_{on(max)} = [N_p/(N_r+N_p)]0.8T \quad \dots\dots(4.6)$$

- อัตราส่วนจำนวนรอบ N_p/N_s และจำนวนรอบ N_p และ N_s

อัตราส่วนจำนวนรอบของขดไฟรมาวี่และขดเซ็คันดารี N_p/N_s ของหม้อแปลงในฟอร์เวิร์ดคอนเวอร์เตอร์ อาจหาได้จากสมการที่ (4.1) ดังนี้คือ

$$N_p/N_s = [(V_{in(max)} - V_{CE(sat)})t_{on(max)}] / (V_{out} + V_D)T \quad \dots\dots(4.7)$$

เมื่อกำหนดจำนวนรอบ N_p ได้ก็จะสามารถกำหนดจำนวนรอบ N_s ได้จาก (4.7) และการกำหนดจำนวนรอบของขดไฟรมาวี่ทำได้เช่นเดียวกับฟลายแบคคอนเวอร์เตอร์ดังนี้คือ

$$N_p = [V_{in(max)}t_{on(max)} * 10^8] / B_{max} A_w \quad \dots\dots(4.8)$$

- ค่ามวลค่าความเหนียวนำของขดไพรมารี L_p

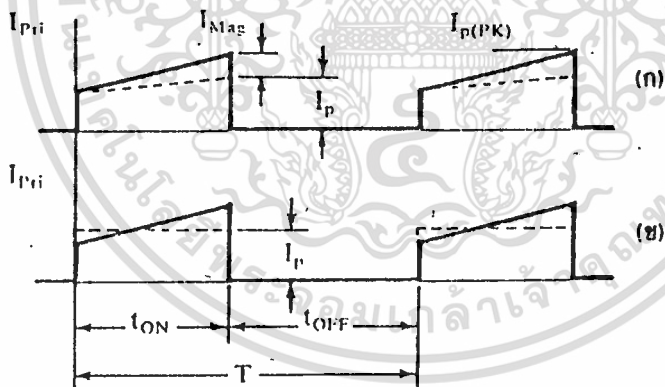
ในฟอร์เวิร์ดคอนเวอร์เตอร์ค่าความเหนียวนำของขดไพรมารี L_p ไม่ได้เป็นตัวกำหนด ขาออกที่เอาต์พุต ซึ่งต่างจากฟลายแบคคอนเวอร์เตอร์ สำหรับฟอร์เวิร์ดคอนเวอร์เตอร์ค่าของ L_p จะถูกกำหนดโดยค่าจำนวนรอบของขดไพรมารี N_p และหาได้จาก

$$L_p = [(4 A_p N_p^2) / l_p] * 10^{-8} \dots\dots (4.9)$$

เมื่อ l_p คือ ระยะช่องอากาศคั่นแกนเฟอร์ไรต์เป็นมิลลิเมตร

- กระแสสูงสุดไพรมารี $I_{p(pk)}$

ดังที่ได้กล่าวมาแล้วว่า กระแสที่เกิดขึ้นที่ขดไพรมารีจะเป็นผลรวมของกระแสที่ไหลเนื่องจากมีกระแสที่ขดเซคันดารีและกระแสเหนียวนำแม่เหล็ก โดยทั่วไปแล้วฟอร์เวิร์ดคอนเวอร์เตอร์ จะถูกออกแบบให้ทำงานในโหมดกระแสต่อเนื่องเป็นส่วนใหญ่ ดังนั้นกระแสที่ไหลเนื่องจากมีกระแสไหลที่ขดเซคันดารีจะมีลักษณะดังรูปที่ 4.10 (ก)



รูปที่ 4.10 แสดงลักษณะของกระแสที่ขดไพรมารี (ก) และการประมาณลักษณะของ กระแส I_p ให้มีลักษณะเป็นพัลส์สี่เหลี่ยม เพื่อสะดวกในการหาค่าสูงสุดของ I_p (ข)

ในที่นี้เราสนใจที่ค่ากระแสสูงสุดของ I_{pri} คือ $I_{p(pk)}$ โดยเพื่อให้ง่าย ในการคำนวณเราจะประมาณกระแส I_p ให้มีลักษณะรูปคลื่นเป็นรูปสี่เหลี่ยมดังรูปที่ 4.10 (ข) ดังนั้น กระแสเฉลี่ย $I_{p(av)}$ จะมีค่าเท่ากับ

$$\begin{aligned}
 I_{av} &= 1/T \int I_D dt \\
 &= (I_D t_{on})/T
 \end{aligned}
 \quad \dots\dots (4.10)$$

ดังนั้นกำลังเฉลี่ยขาเข้าจะมีค่าเท่ากับ

$$P_{in} = V_{in} (I_D t_{on}/T) = nP_{out} \quad \dots\dots (4.11)$$

และจะได้ว่า

$$I_D = (P_{out} T)/nV_{in} t_{on} \quad \dots\dots (4.12)$$

ค่าของกระแสเหนี่ยวนำแม่เหล็กหาได้จากสมการที่ (4.3) ดังนั้นค่ากระแสสูงสุดด้านไพรมารี $I_{D(pk)}$ จะมีค่าเท่ากับ $I_{D(pk)} = I_D + I_{max}$

$$\begin{aligned}
 I_{D(pk)} &= [(P_{out} + T)/nV_{in(min)} t_{on(max)}] \\
 &\quad + [V_{in(min)} - V_{CE(sat)}] t_{on(max)} / L_D
 \end{aligned}
 \quad \dots\dots (4.13)$$

- เกรดฟลูต L_D

เพื่อให้ฟอร์เวิร์ดคอนเวอร์เตอร์คงการทำงานในโหมดกระแสต่อเนื่อง การกำหนดค่าความเหนี่ยวนำของเอาต์พุต L_D ที่เหมาะสมนับเป็นสิ่งจำเป็น ค่าของ L_D ที่ต่ำเกินไปฟอร์เวิร์ดคอนเวอร์เตอร์จะไม่สามารถคงการทำงานในโหมดกระแสต่อเนื่องที่โหลดค่าต่ำ ๆ และทำให้เกิดแรงดันกระเพื่อมที่เอาต์พุตสูงส่วนการกำหนดค่าของ L_D ให้มีค่าสูงเกินไปเอาต์พุตจะมีความถี่สูงและมีราคาแพง และทำให้คอนเวอร์เตอร์ตอบสนองต่อโหลดที่มีการเปลี่ยนแปลงอย่างทันทีทันใดได้ช้า

การกำหนดค่าต่ำสุด $L_{D(min)}$

ค่าต่ำสุดของเอาต์พุต $L_{D(min)}$ จะถูกจำกัดได้ในสองลักษณะ คือ

1. ค่า L_D ที่ต่ำสุด ที่จะไม่ทำให้เกิดการทำงานในโหมดกระแสไม่ต่อเนื่องเมื่อโหลดมีค่าต่ำสุด
2. ค่า L_D ที่ต่ำสุด เพื่อให้แรงดันระลอกที่เอาต์พุตมีค่าเกินที่กำหนด

ดังนั้นเพื่อไม่ให้ฟอร์เวิร์ดคอนเวอร์เตอร์เปลี่ยนการทำงานจากโหมดกระแสต่อเนื่องเป็นการทำงานในโหมดกระแสไม่ต่อเนื่องที่กระแสโหลดค่าต่ำสุดค่าของเอาต์พุตจะต้องมีค่าเท่ากับ

$$L_{D(min)} = 1/2(V_{out} + V_D)/I_{O(min)} [T - t_{ON(min)} (V_{in(min)}/V_{in(max)})] \dots\dots (4.14)$$

เมื่อ $I_{O(min)}$ คือค่ากระแสโหลดค่าต่ำสุดของคอนเวอร์เตอร์

ส่วนค่า $L_{o(min)}$ ที่จะไม่ทำให้แรงดันระลอกเกินกำหนด จะคำนวณได้จาก

$$L_{o(min)} = (V_{out} + V_D) ESR / V_{ripple} [T - t_{ON(max)} (V_{in} / V_{in(max)})] \dots (4.15)$$

เมื่อ ESR คือ ค่าความต้านทานแฝงของตัวเก็บประจุเอาต์พุต C_o เป็นโอห์ม

V_{ripple} คือ ค่าแรงดันกระเพื่อมสูงสุดที่ยอมรับให้เกิดได้ที่เอาต์พุต เป็นโวลต์

การเลือกค่า $L_{o(min)}$ จะเลือกจากค่า $L_{o(min)}$ ที่มากที่สุดที่ได้จาก (4.14) และ (4.15) เป็นหลัก

การกำหนดค่าสูงสุด $L_{o(max)}$

ค่าสูงสุดของเอาต์พุตโวลต์ จะถูกจำกัดด้วยค่าเวลาคืนตัว t_r ของเอาต์พุตเมื่อโหลดมีการเปลี่ยนแปลงอย่างทันทีทันใด $L_{o(max)}$ จะหาได้จาก

$$L_{o(max)} = [(V_{out} + V_D) (T - T_{ON(max)}) t_r] / I_o * 2t_{ON(max)} \dots (4.16)$$

เมื่อ t_r คือ ค่าเวลาคืนตัวตอบสนองต่อการเปลี่ยนแปลงโหลดอย่างทันทีทันใด เป็นวินาที

ΔI_o คือ ค่ากระแสที่เกิดการเปลี่ยนแปลงอย่างทันทีทันใด เป็นแอมป์
- ค่าตัวเก็บประจุที่เอาต์พุต C_o

ฟอร์เวิร์ดคอนเวอร์เตอร์ที่ทำงานในโหมดกระแสต่อเนื่อง จะมีกระแสไหลผ่านโหลดในลักษณะต่อเนื่องทำให้มีค่าแรงดันกระเพื่อมที่เอาต์พุตค่อนข้างต่ำ ตัวเก็บประจุเอาต์พุต C_o จึงไม่จำเป็นต้องมีค่ามากนัก อย่างไรก็ตามในกรณีที่โหลดเป็นลักษณะพัลส์หรือเกิดการเปลี่ยนแปลงโหลดอย่างทันทีทันใดจะเกิดการกระชากของกระแสเอาต์พุตสูง ดังนั้นตัวเก็บประจุที่มีค่าความจุต่ำ ๆ ซึ่งมักจะมีค่า ESR สูง จึงอาจทำให้เกิดการกระเพื่อมของแรงดันเอาต์พุตเนื่องจากแรงดันพุงที่ตกคร่อม ESR ขณะโหลดมีการเปลี่ยนแปลงได้ โดยค่าแรงดันกระเพื่อมที่เกิดขึ้นอาจพิจารณาได้จาก

$$V_{ripple} = ESR \times \Delta I_o \dots (4.17)$$

เมื่อ V_{ripple} คือ ค่าแรงดันกระเพื่อมที่เอาต์พุตของคอนเวอร์เตอร์

ESR คือ ค่าความต้านทานแฝงของตัวเก็บประจุ C_0

ΔI_0 คือ ค่ากระแสที่เปลี่ยนไปเนื่องจากการเปลี่ยนแปลงโหลดอย่างทันทีทันใด
จะเห็นได้ว่า ถ้าค่า ESR มีค่าสูงถึง 50 มิลลิโห์ม และในกรณีที่มีการเปลี่ยนแปลง
โหลดอย่างทันทีทันใดโดยมีค่า ΔI_0 เท่ากับ 10 แอมป์ ค่าแรงดันกระเพื่อมจะมีค่าสูงถึง 500 มิลลิ
โวลต์ได้ ซึ่งอาจเกินข้อกำหนดสำหรับการใช้งานสวิตชิ่งเพาเวอร์ซัพพลายในงานบางประเภทดัง
นั้นการเลือกใช้ตัวเก็บประจุที่เอาต์พุตจึงขึ้นอยู่กับค่า ESR ของมันนั่นเอง

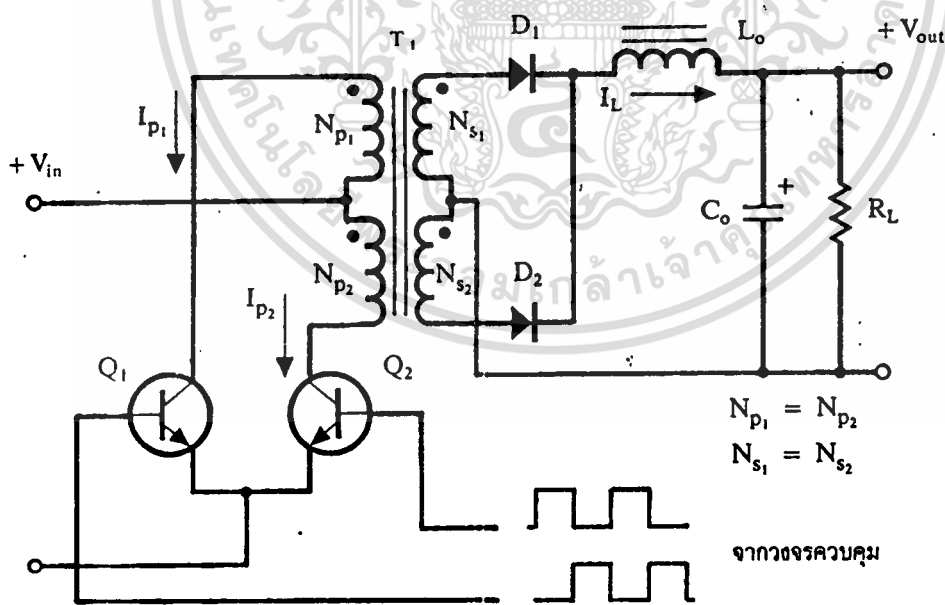


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- พุช-พูลคอนเวอร์เตอร์

การทำงานของพุช-พูลคอนเวอร์เตอร์ (Push-Pull Converter) เปรียบเสมือนกับการนำฟอร์เวิร์ดคอนเวอร์เตอร์สองชุดมาต่อทำงานร่วมกันโดยผลัดกันทำงานในแต่ละครึ่งคาบเวลาในลักษณะกลับเฟส ทำให้จ่ายกำลังได้ค่อนข้างสูงในช่วง 200 วัตต์ถึง 1000 วัตต์อย่างไรก็ตามเพาเวอร์ทรานซิสเตอร์ในวงจรยังคงมีแรงดันตกคร่อม ขณะหยุดนำกระแสค่อนข้างสูง เช่นเดียวกับฟอร์เวิร์ดและฟลายแบคคอนเวอร์เตอร์ รวมทั้งปัญหาในการเกิดผลึกซ์ไม่สมมาตรในแกนเฟอร์ไรต์ของวงจรทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายง่าย ในบทนี้จึงเป็นการอธิบายการทำงานของพุช-พูลคอนเวอร์เตอร์และการคำนวณต่าง ๆ เพื่อเป็นพื้นฐานในการทำความเข้าใจการทำงานของฮัลฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์ซึ่งเป็นคอนเวอร์เตอร์ที่มีการทำงานคล้ายกันแต่มีข้อบกพร่องน้อยกว่า รวมทั้งเพาเวอร์ทรานซิสเตอร์มีแรงดันตกคร่อมขณะหยุดนำกระแสต่ำและค่าใช้จ่ายในการสร้างต่ำกว่าด้วย

4.3.1 พื้นฐานการทำงานของพุช-พูลคอนเวอร์เตอร์



รูปที่ 4.11 แสดงวงจรพื้นฐานของพุช-พูลคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรพื้นฐานของพื้-พูลคอนเวอร์เตอร์ แสดงไว้ในรูปที่ 4.11 การทำงานของวงจรจะเป็นดังนี้ เพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 จะสลับกันทำงานโดยผลัดกันนำกระแสในแต่ละครึ่งของคาบเวลา T ขณะที่ Q_1 นำกระแสจะมีกระแส I_{D1} ไหลผ่านขดไฟรมาวี N_{D1} และไดโอด D_1 จะอยู่ในลักษณะถูกไบแอสกลับ ส่วนไดโอด D_2 จะอยู่ในลักษณะถูกไบแอสตรง ทำให้มีกระแสไหลที่ขดไฟรมาวี N_{D2} ผ่านไดโอด D_2 และ L_o ไปยังตัวเก็บประจุ C_o และโหลด R_L ได้ในจังหวะนี้ แรงดันตกคร่อม Q_2 จะมีค่าเป็น $2 V_{in}$ (จำนวนรอบ $N_{D1} = N_{D2}$ และ $N_{S1} = N_{S2}$) ในทำนองเดียวกันขณะที่ Q_2 นำกระแส Q_1 และ D_2 จะไม่นำกระแสเนื่องจากถูกไบแอสกลับ D_1 ซึ่งอยู่ในลักษณะถูกไบแอสตรงจะนำกระแสจากขดเซคันดารี N_{S1} ผ่าน L_o ไปยังตัวเก็บประจุ C_o และโหลด R_L จะเห็นได้ว่าใน 1 คาบเวลาการทำงาน ขดเซคันดารีจะให้กระแสไหลผ่าน L_o ได้ถึงสองครั้ง พื้-พูลคอนเวอร์เตอร์จึงสามารถจ่ายกำลังงานได้มากเป็นสองเท่าของฟอร์เวิร์ดคอนเวอร์เตอร์ที่ค่ากระแสสูงสุดด้านไฟรมาวีมีค่าเท่ากัน

4.3.2 ค่าเวลาเพื่อ t_d สำหรับพื้-พูลคอนเวอร์เตอร์

การกำหนดค่าเวลาเพื่อ (dead time) ไว้เพื่อไม่ให้เพาเวอร์ทรานซิสเตอร์มีช่วงเวลานำกระแสมากเกินไป มีเหตุผลหลักสองประการคือ ประการแรกถ้าไม่มีการจำกัดช่วงเวลานำกระแสเอาไว้ เมื่อเกิดการรีโวลต์คิงกระแสมากขึ้น วงจรควบคุมจะสั่งงานให้เพาเวอร์ทรานซิสเตอร์มีค่าช่วงเวลานำกระแสเพิ่มขึ้น ทำให้ช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์ตัวที่เหลือมีค่าลดลงและเกิดการไม่สมมาตรฟลักซ์ขึ้นในแกนเฟอร์ไรต์ของหม้อแปลง แกนเฟอร์ไรต์จะเข้าสู่จุดอิ่มตัวอย่างรวดเร็วทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ เหตุผลอีกประการหนึ่งก็คือ ถึงแม้จะกำหนดให้วงจรควบคุมสั่งงานเพาเวอร์ทรานซิสเตอร์ที่ครึ่งหนึ่งของคาบเวลาเท่ากันแล้วก็ตาม เพาเวอร์ทรานซิสเตอร์ก็ยังไม่ปลอดภัยเพียงพอ เพราะการตอบสนองของเพาเวอร์ทรานซิสเตอร์อาจเป็นไปได้ช้าเนื่องจากการเกิดประจุสะสมขึ้นในทรานซิสเตอร์ขณะนำกระแส เมื่อหยุดจ่ายกระแสไบแอสให้กับเพาเวอร์ทรานซิสเตอร์ที่เวลา $t = T/2$ ประจุสะสมจะทำให้เพาเวอร์ทรานซิสเตอร์นำกระแสต่อไปได้อีกชั่วระยะเวลาหนึ่งก่อนที่กระแสจะลดลงจนมีค่าเป็นศูนย์ ในขณะที่เดียวกันกับเพาเวอร์ทรานซิสเตอร์ตัวที่เหลือเริ่มได้รับกระแสไบแอสที่เวลา $t = T/2$

เช่นเดียวกันทำให้เพาเวอร์ทรานซิสเตอร์ทั้งสองตัวเกิดนำกระแสพร้อมกันในกรณีนี้แรงดันตกคร่อม

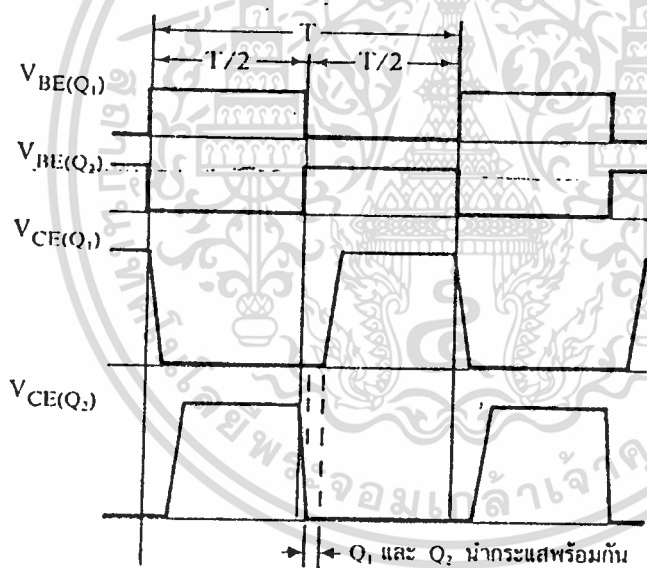
เพาเวอร์ทรานซิสเตอร์ทั้งสองตัวขณะนำกระแสจะเท่ากับค่าของแรงดันอินพุต และทำให้เกิดการพังเสียหาย

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

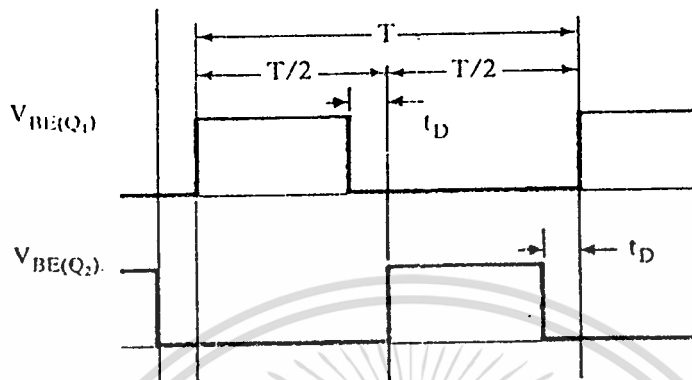
อย่างรวดเร็ว (ดูรูปที่ 4.12 ประกอบ)

การกำหนดค่าเวลาเพื่อ t_{on} สำหรับช่วงเวลานำกระแสให้กับเพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 ดังรูปที่ 4.13 จะช่วยป้องกันปัญหาที่กล่าวมาแล้วได้ ค่าเวลาเพื่อ t_{on} โดยทั่วไปจะกำหนดไว้ประมาณ 20 เปอร์เซ็นต์หนึ่งของครึ่งคาบเวลา ดังนั้นช่วงเวลานำกระแสสูงสุดของเพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 จึงไม่ควรเกิน

$$\begin{aligned} t_{on(max)} &= 0.8 \\ &= 0.4T \end{aligned} \quad \dots\dots (4.18)$$

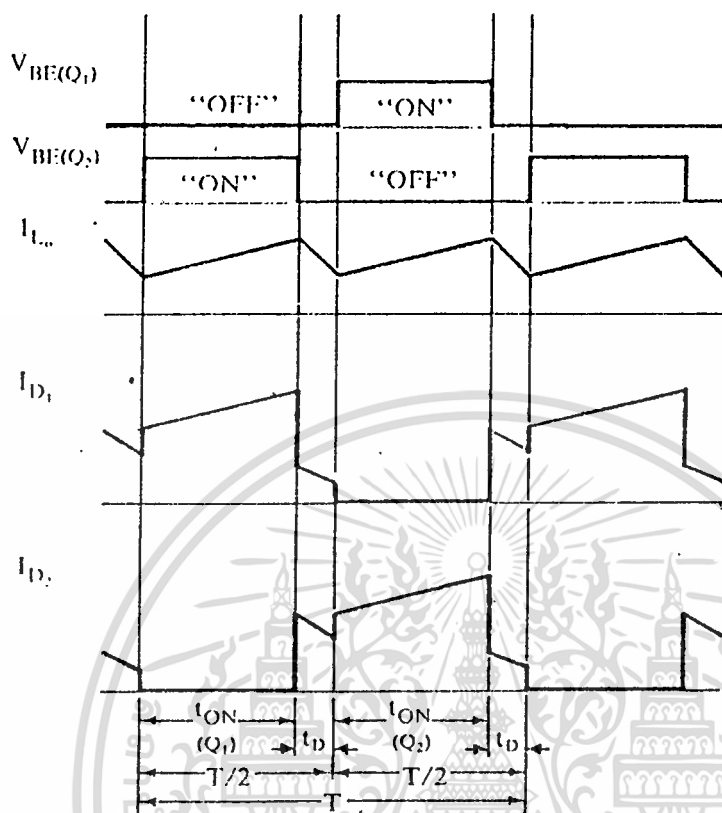


รูปที่ 4.12 แสดงการหน่วงของช่วงเวลานำกระแส
 แสงของเพาเวอร์ทรานซิสเตอร์เนื่องจากประจุสะสม
 เมื่อเพาเวอร์ทรานซิสเตอร์อีกตัวเริ่มนำกระแสจะทำให้
 เพาเวอร์ทรานซิสเตอร์นำกระแสพร้อมกัน



รูปที่ 4.13 แสดงการกำหนดค่าเวลา t_D ให้กับเพาเวอร์ทรานซิสเตอร์

มีข้อสังเกต คือในช่วงเวลาเมื่อ t_D นี้ Q_1 และ Q_2 จะอยู่ในสภาวะหยุดนำกระแสพร้อมกันทั้งสองตัว ซึ่งเปรียบได้กับช่วงเวลา t_{OFF} ของฟิวส์คอนเวอร์เตอร์ ที่เอาต์พุตใช้ L_o จะมีการยุบตัวของสนามแม่เหล็ก ซึ่งเปรียบได้กับช่วงเวลา t_{OFF} ของฟิวส์คอนเวอร์เตอร์ ที่เอาต์พุต L_o จะมีการยุบตัวของสนามแม่เหล็กและกลับขั้วแรงดัน แต่เนื่องจากพิวส์คอนเวอร์เตอร์ไม่มีไดโอดฟลายบิล (D_2 ในรูปที่ 4.7) เช่นเดียวกับฟิวส์คอนเวอร์เตอร์ ในกรณีนี้ไดโอด D_1 และ D_2 ในรูปที่ 4.11 จะอยู่ในลักษณะถูกไบแอสตรงทำให้มีกระแสไหลผ่านขดเชคั้นดารี N_{11} และ N_{12} เนื่องจากการถ่ายเทพลังงานที่สะสมใน L_o ในช่วงเวลาเมื่อ t_D นี้ด้วย โดยกระแสที่ไหลจาก L_o จะถูกแบ่งครึ่งผ่านไดโอด D_1 และ D_2 อย่างไรก็ตาม พลังงานที่สะสมในขดไฟร์มารี่เนื่องจากกระแสเหนี่ยวนำแม่เหล็ก ในช่วงเวลาที่เพาเวอร์ทรานซิสเตอร์นำกระแส ก็จะมีการถ่ายเทออกไปที่ขดเชคั้นดารีในช่วงเวลาเมื่อ t_D ด้วยเช่นกันแต่จะมีกระแสไหลเชคั้นดารีได้เพียงขดเดียวเนื่องจากไดโอดที่ต่ออยู่กับขดเชคั้นดารีที่เหลือจะอยู่ในลักษณะไบแอสกลับทำให้มีกระแสเสริมและลดทอนกระแสที่ไหลจากเอาต์พุตใช้ L_o ดังนั้นกระแสขบที่เกิดขึ้นในช่วงเวลา t_D ของไดโอดตัวหนึ่งจะมากกว่าของอีกตัวหนึ่งเสมอ ดังที่ได้แสดงไว้ในรูปที่ 4.14



รูปที่ 4.14 แสดงลักษณะของกระแสที่ไหลผ่านไดโอด D_1 และ D_2 และกระแสที่ไหลผ่านเอาต์พุตโหลด L_o ระยะเวลาทำงาน จะเห็นว่า กระแสที่ไหลผ่านไดโอดทั้งสองตัวในช่วงเวลา t_D มีค่าไม่เท่ากัน เนื่องจากการถ่วงเทลงงานจากขดไฟมาไว้ในช่วงนี้ ทำให้กระแสที่ไหลในไดโอดตัวหนึ่งมากกว่าอีกตัวหนึ่งสลับกันไปตามการทำงานของขดไฟมาในแต่ละขด

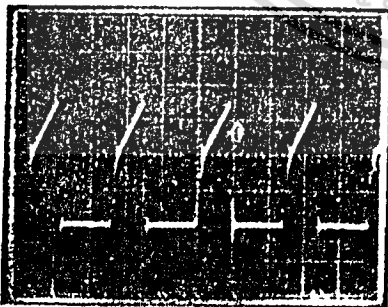
กระแสที่ไหลในขดลวดในช่วงเวลาเพื่อ t_D นี้ จะทำให้ความหนาแน่นฟลักซ์ในแกนเฟอร์ไรต์ของหม้อแปลงยังคงค้างอยู่ที่จุดสูงสุดในขณะที่เพาเวอร์ทรานซิสเตอร์หยุดนำกระแสไปแล้วเมื่อเพาเวอร์ทรานซิสเตอร์อีกตัวหนึ่งเริ่มนำกระแสในลักษณะกลับเฟส ความหนาแน่นฟลักซ์ที่เกิดขึ้นจึงมีค่าเป็นไปได้สูง. และเป็นการใช้แกนเฟอร์ไรต์ได้อย่างมีประสิทธิภาพสูงสุดทำให้แกนที่ใช้มีขนาดเล็กได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

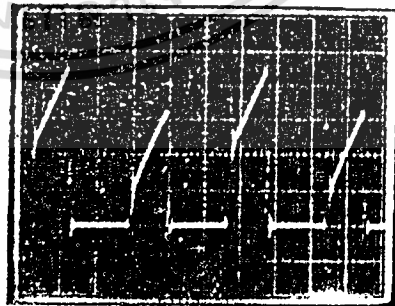
5.3.3 การไม่สมดุลฟลักซ์ในแกนเฟอไรต์

ปัญหาหลักซึ่งมักจะเกิดขึ้นเสมอในพื้-พูลคอนเวอร์เตอร์ก็คือ การเกิดไม่สมดุลฟลักซ์ (flux imbalance) ขึ้นในแกนเฟอไรต์ของหม้อแปลง ซึ่งจะทำให้แกนเฟอไรต์อิ่มตัวอย่างรวดเร็วและเพาเวอร์ทรานซิสเตอร์เกิดพังเสียหายขึ้นได้ สาเหตุสำคัญที่ทำให้เกิดการไม่สมดุลฟลักซ์ของแกนเฟอไรต์นั้นเนื่องมาจากการที่เพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 มีช่วงเวลาก่อนหยุดนำกระแส (turn off time) ไม่เท่ากันอย่างแท้จริงเนื่องจากข้อจำกัดในการผลิตทรานซิสเตอร์ถ้าทรานซิสเตอร์ตัวใดใช้เวลาในการหยุดนำกระแสมากกว่า จะทำให้ค่ากระแสสูงสุดของมันในช่วงที่นำกระแสมีค่ามากกว่าของอีกตัวหนึ่ง ลักษณะเช่นนี้จะทำให้ฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนหม้อแปลงมีลักษณะไม่สมดุล และจะมีการเลื่อนของค่าฟลักซ์สูงสุดได้หรือที่ เรียกว่า "flux walking" เกิดขึ้นโดยค่าฟลักซ์สูงสุดจะวิ่งเข้าหาจุดอิ่มตัวอย่างรวดเร็วถ้าแกนเกิดการอิ่มตัวของฟลักซ์แม่เหล็ก ก็จะเป็นอันตรายต่อเพาเวอร์ทรานซิสเตอร์ในวงจรได้

การสังเกตการเกิดไม่สมดุลของฟลักซ์นั้น ให้สังเกตจากลักษณะของกระแสที่ไหลผ่านทรานซิสเตอร์ Q_1 และ Q_2 (ซึ่งปกติค่ากระแสสูงสุดต้องมีค่าเท่ากัน) ถ้าเกิดลักษณะไม่เท่ากันก็แสดงว่าเกิดการไม่สมดุลฟลักซ์ในแกนเฟอไรต์ขึ้นแล้ว ดังแสดงในรูปที่ 4.15 ปัญหาการไม่สมดุลฟลักซ์นับเป็นอุปสรรคใหญ่ในการสร้างพื้-พูลคอนเวอร์เตอร์ การแก้ปัญหานี้ทำได้โดยการใช้การควบคุมในโหมดกระแสการเปลี่ยนมาใช้เพาเวอร์มอสเฟตจะช่วยลดการเกิดไม่สมดุลฟลักซ์ได้มากหรืออาจเปลี่ยนมาใช้วงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์ ซึ่งจะได้กล่าวในบทต่อ ๆ ไป



(ก)



(ข)

รูปที่ 4.15 แสดงลักษณะของกระแสในลักษณะปกติ(ก) และลักษณะของ

กระแสเมื่อเกิดไม่สมดุลฟลักซ์แม่เหล็กในหม้อแปลง(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.4 - ค่าแรงดันเอาต์พุต

ถ้าพิจารณาในแต่ละช่วงการนำกระแสของเพาเวอร์ทรานซิสเตอร์แต่ละตัว และการจัดวงจรทางด้านไพรมารีและเซคันดารีของพุช-พูลคอนเวอร์เตอร์ จะเห็นได้ว่ามีลักษณะเดียวกันกับการจัดวงจรของฟอล์เวียร์คคอนเวอร์เตอร์ โดยมีค่าคาบเวลาเป็นครึ่งหนึ่งของคาบเวลาการทำงานในฟอล์เวียร์คคอนเวอร์เตอร์ และช่วงเวลาเพื่อ t_D ก็คือช่วงเวลา t_{OFF} ของฟอล์เวียร์คคอนเวอร์เตอร์นั่นเอง ดังนั้นค่าแรงดันเอาต์พุตของพุช-พูลคอนเวอร์เตอร์จะสามารถหาได้จากสมการที่ (4.1) โดยมีค่าคาบเวลา $T = T/2$ ดังนั้น

$$V_{OUT} = (N_S/N_P)(V_{IN} - V_{CE(SAT)})T_{ON} - V_D \dots (4.19)$$

(T/2)

- อัตราส่วนจำนวนรอบ N_P/N_S และจำนวนรอบ N_D และ N_S จากสมการที่ 4.19 จะได้ว่า

$$N_P/N_S = [(V_{in(min)} - V_{CE(sat)})t_{on}] / (V_{out} + V_D)(T/2) \dots (4.20)$$

การกำหนดจำนวนรอบ N_D และ N_S จะทำได้จากการกำหนดจำนวนรอบ N_D เสียก่อนจาก

$$N_P = [(V_{in(max)} - V_{CE(sat)})t_{on(max)} * 10^8] / B_{max} \cdot A_{\theta} \dots (4.21)$$

- แรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2

แรงดันตกคร่อมสูงสุดที่เพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 จะได้รับ จะอยู่ในช่วงเวลานำกระแสของอีกตัวหนึ่งเสมอ โดยจะคิดจาก

$$V_{CEQ1} = V_{in(max)} + (N_{P1}/N_{P2})V_{in} \dots (4.22)$$

แต่เนื่องจาก $N_{P1} = N_{P2}$ ดังนั้น

$$V_{CE(max)} = 2V_{in(max)} \dots (4.23)$$

อย่างไรก็ตาม ยังมีค่าแรงดันสไปค์ (spike) ซึ่งเกิดจากค่าความเหนี่ยวนำแฝงของหม้อแปลง โดยค่าแรงดันสไปค์นี้อาจมีค่าสูงถึง 30 เปอร์เซ็นต์ของค่าแรงดันอินพุตได้ ดังนั้นเพื่อความปลอดภัยของทรานซิสเตอร์ขณะทำงาน จึงควรกำหนดให้เพาเวอร์ทรานซิสเตอร์ที่จะนำมาใช้งานมีค่าอัตราแรงดันสูงสุด (V_{CE0}) อย่างต่ำมีค่าเท่ากับ

$$V_{CE(max)} = 1.3 (2 V_{in}) \quad \dots (4.24)$$

- กระแสสูงสุดที่ไหลผ่าน Q_1 และ Q_2

เช่นเดียวกับฟอร์เวิร์ดคอนเวอร์เตอร์โดยพิจารณากระแสที่ผ่านเพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 ให้อยู่ในรูปกระแสพัลส์สี่เหลี่ยม แต่สำหรับพช-พูลคอนเวอร์เตอร์ Q_1 และ Q_2 จะสลับกันนำกระแส ดังนั้นใน 1 คาบเวลาจะมีกระแสไหลมารีโวลถึง 2 ครั้งหรืออาจกล่าวได้ว่าค่าคาบเวลาลดลงครึ่งหนึ่ง ดังนั้นกระแสไหลมารีโวลซึ่งเกิดจากการที่มีกระแสไหลที่ขดเค้นดาร์จะมีความ

$$I_D = P_o T / (2nV_{in(min)} t_{ON(max)}) \quad \dots (4.25)$$

ดังนั้นค่ากระแสสูงสุดทางไหลมารีโวล $I_{D(pk)}$ เมื่อคิดรวมกระแสเหนี่ยวนำแม่เหล็กด้วยจะมีความคาบเวลาลดลงครึ่งหนึ่ง ดังนั้นกระแสไหลมารีโวลซึ่งเกิดจากการที่มีกระแสไหลที่ขดเค้นดาร์จะมีความ

$$I_{D(pk)} = [P_o T / (2nV_{in(min)} t_{ON(max)})] + [(V_{in(min)} - V_{CE(max)}) / L_D] t_{ON(max)} \quad \dots (4.26)$$

ถ้ากระแสเหนี่ยวนำแม่เหล็กมีค่าน้อย ๆ และเมื่อเปรียบเทียบกับฟอร์เวิร์ดคอนเวอร์เตอร์ จะเห็นได้ว่าที่กำลังงานเท่ากันค่ากระแสสูงสุดที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ในพช-พูลคอนเวอร์เตอร์ จะมีความเพียงครึ่งหนึ่งของกระแสสูงสุดในฟอร์เวิร์ดคอนเวอร์เตอร์เท่านั้น

- การกำหนดค่าเอาต์พุตใช้ L_o

เอกสารนี้เป็นเอกสารเพื่อไม่ให้พช-พูลคอนเวอร์เตอร์เปลี่ยนการทำงานจากโหมดกระแสต่อเนื่องมาเป็นโหมดไม่ผ่านการกรองใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสไม่ต่อเนื่องเมื่อโหลดมีค่าต่ำ จึงต้องกำหนดค่าต่ำสุด $L_{o(min)}$ ไว้เช่นเดียวกับฟลิวีคคอนเวอร์เตอร์ตามที่ได้กล่าวมาแล้ว ในเรื่องที่แล้วแต่ในกรณีฟูล-บรูจคอนเวอร์เตอร์คาบเวลาการทำงานจะมีค่า $T = T/2$ เมื่อเทียบกับฟลิวีคคอนเวอร์เตอร์ ดังนั้นค่าของเอาต์พุตที่ต่ำสุดเพื่อคงการทำงานในโหมดกระแสต่อเนื่อง จะหาได้จาก

$$L_{o(min)} = \frac{1}{4} \frac{(V_{out} + V_D)}{I_{o(min)}} \left[T - 2t_{ON(max)} \left(\frac{V_{in(min)}}{V_{in(max)}} \right) \right] \dots (4.27)$$

ค่าต่ำสุดของ L_o ที่กำหนดจากค่าแรงดันกระเพื่อมที่เอาต์พุต จะหาได้จาก

$$L_{o(min)} = \frac{(V_{out} + V_D) ESR}{2V_{ripple}} \left[T - 2t_{ON(max)} \left(\frac{V_{in(min)}}{V_{in(max)}} \right) \right] \dots (4.28)$$

และค่าสูงสุดของ L_o ที่ค่าเวลาดำเนินตัวเท่ากับ t_{tr} จะหาได้จาก

$$L_{o(max)} = \frac{(V_{out} + V_D) (T - t_{ON(max)})}{I_o} \cdot 2t_{ON(max)} \cdot t_{tr} \dots (4.29)$$

- ตัวเก็บประจุเอาต์พุต C_o

ค่าของ C_o สำหรับฟูล-บรูจคอนเวอร์เตอร์ จะพิจารณาได้ในลักษณะเดียวกับฟลิวีคคอนเวอร์เตอร์ โดยขึ้นอยู่กับค่าแรงดันระลอกที่เกิดจากค่า ESR ของตัวเก็บประจุเป็นหลัก จึงไม่ขอกล่าวรายละเอียดในส่วนนี้

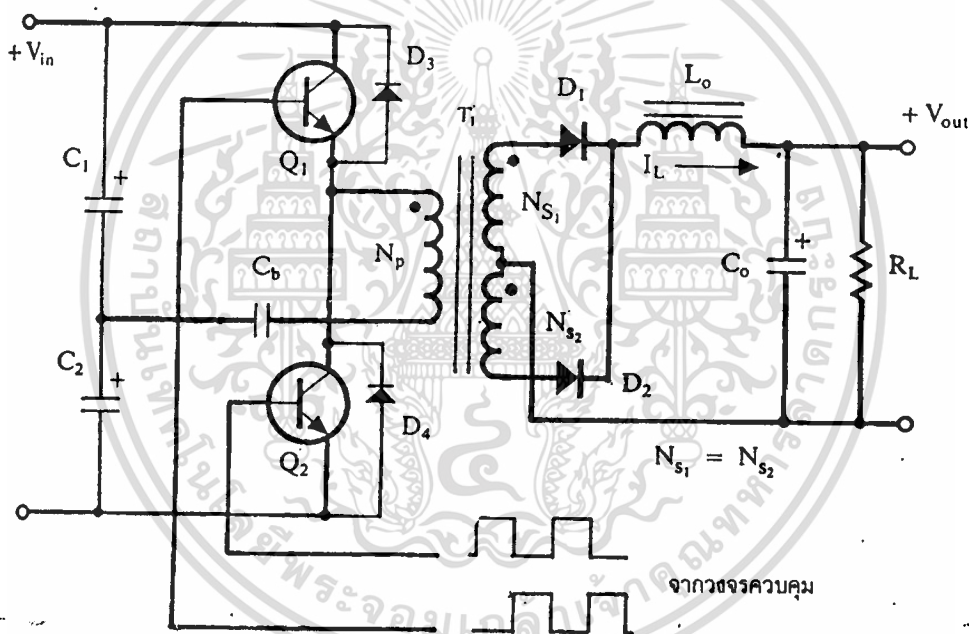
- ฮาล์ฟบริดจ์คอนเวอร์เตอร์

อาจกล่าวได้ว่าฮาล์ฟบริดจ์คอนเวอร์เตอร์ (Half-Bridge Converter) เป็นคอนเวอร์เตอร์ในตระกูลเดียวกับฟูล-บรูจคอนเวอร์เตอร์ แต่ลักษณะการจัดวงจรของฮาล์ฟบริดจ์คอนเวอร์เตอร์จะทำให้เพาเวอร์ทรานซิสเตอร์ภายในวงจร มีแรงดันตกคร่อมขณะหยุดนำกระแสเพียงค่าแรงดันอินพุตเท่านั้น ทำให้เพาเวอร์ทรานซิสเตอร์ที่มีราคาถูกและหาได้ง่าย จึงจะลดข้อจำกัด

ต่าง ๆ เมื่อใช้กับระบบแรงดันไฟสูง ๆ เช่น ที่แรงดันไฟสลับ 220 โวลต์ลงได้มากกว่ารวมทั้งสวิตช์
 ปรกติคอนเวอเตอร์ก็ยังสามารถหลีกเลี่ยงปัญหาการไม่สมมาตรฟลักซ์ในแกนเฟอร์ไรต์ของหม้อแปลง
 ได้อีกด้วย

4.4.1 พื้นฐานการทำงานของสวิตช์คอนเวอเตอร์

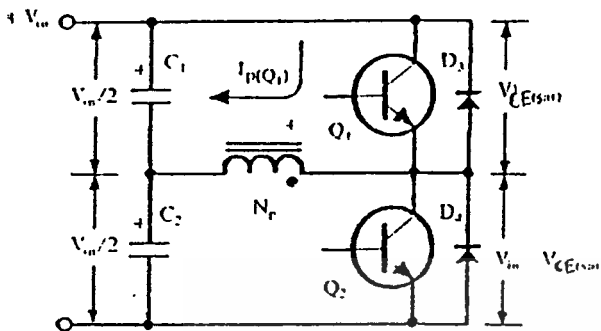
วงจรรูปพื้นฐานของสวิตช์คอนเวอเตอร์แสดงไว้ในรูปที่ 6.1 การทำงานของวงจร
 เป็นดังนี้



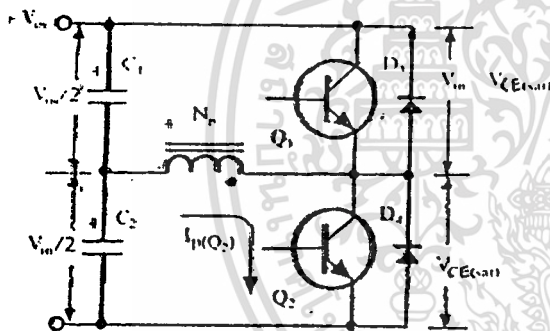
รูปที่ 4.16 แสดงวงจรรูปพื้นฐานของสวิตช์คอนเวอเตอร์

เนื่องจากตัวเก็บประจุ C_1 และ C_2 กำหนดให้มีค่าเท่ากันต่ออนุกรมกันอยู่ทางด้านอินพุต
 เพื่อแบ่งครึ่งแรงดัน แรงดันตกคร่อม C_1 และ C_2 จึงมีค่าเท่ากับครึ่งหนึ่งของแรงดันอินพุต
 เพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 จะสลับกันทำงานคนละครึ่งคาบเวลาเช่นเดียวกับพูล์-บริดจ์คอน
 เเวอเตอร์ และเพื่อให้ง่ายแก่การพิจารณาการทำงานของวงจร เราจะพิจารณาในกรณีที่ไม่มีตัว
 เก็บประจุ C_b ต่ออยู่ในวงจรเสียก่อน โดยที่ปลายของสวิตช์โพรมาวี่ N_p ที่ต่ออยู่กับ C_b นั้นต่อ
 โดยตรงเข้ากับขั้วต่อระหว่างตัวเก็บประจุ C_1 และ C_2 ดังในรูปที่ 4.17 ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17(ก) ขณะที่ Q_1 นำกระแส Q_2 จะมีแรงดันตกคร่อมเท่ากับ $V_{in} - V_{CE(sat)}$ และแรงดันตกคร่อม N_p เท่ากับ $V_{in}/2 - V_{CE(sat)}$



รูปที่ 4.17(ข) ขณะที่ Q_2 นำกระแส Q_1 จะมีแรงดันตกคร่อมเท่ากับ $V_{in} - V_{CE(sat)}$ เช่นเดียวกัน และมีแรงดันตกคร่อม N_p เท่ากับ $V_{in} - V_{CE(sat)}$

เมื่อ Q_1 เริ่มนำกระแส และ Q_2 ไม่นำกระแส แรงดันตกคร่อม Q_2 จะมีค่าเท่ากับ $V_{in} - V_{CE(sat)}$ ส่วนแรงดันตกคร่อมของไฟรมาวี N_p จะมีค่าเท่ากับ $V_{c1} - V_{CE(sat)}$ หรือมีค่าเท่ากับ $V_{in}/2 - V_{CE(sat)}$ นั่นเอง ในทำนองเดียวกัน เมื่อ Q_2 นำกระแส และ Q_1 ไม่นำกระแส แรงดันตกคร่อม Q_1 จะมีค่าเท่ากับ $V_{in} - V_{CE(sat)}$ เช่นเดียวกันแรงดันตกคร่อมที่ขดกระแสไฟรมาวี N_p ก็ยังคงมีค่าเท่ากับ $V_{in}/2 - V_{CE(sat)}$ เนื่องจาก $V_{CE(sat)}$ มีค่าประมาณ 0.5-1 โวลต์ ดังนั้นจะเห็นได้ว่า แรงดันตกคร่อม Q_1 และ Q_2 ขณะหยุดนำกระแสจะมีค่าเพียงแรงดันอินพุตเท่านั้น ผลของการทำงานของ Q_1 และ Q_2 ที่ด้านเซ็คันดาวิจะมีลักษณะเดียวกันกับพัลส์-พูลคอนเวอร์เตอร์ จึงไม่ขออธิบายในที่นี้

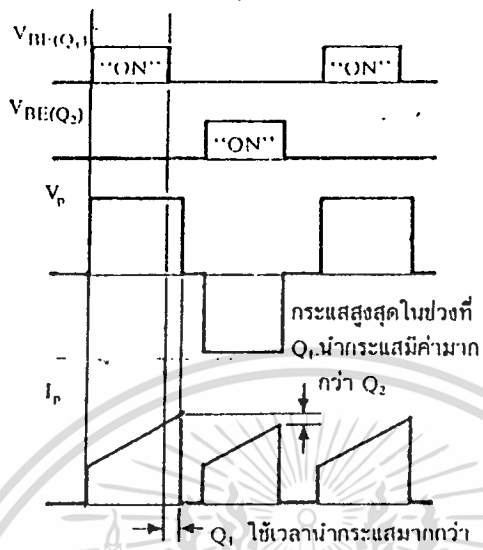
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

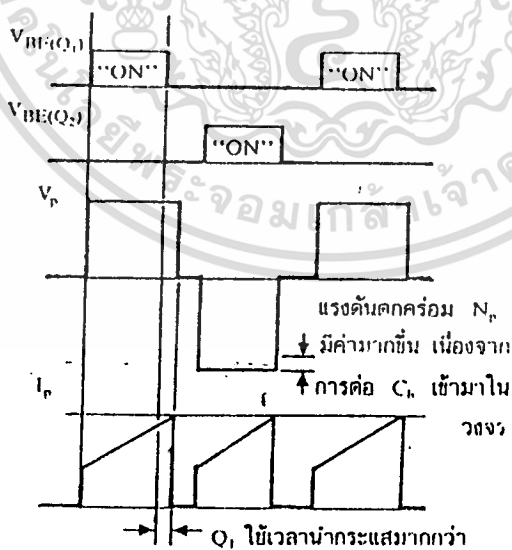
4.4.2 ตัวเก็บประจุบล็อกกิ้ง C_b เพื่อป้องกันการไม่สมมาตรพลิกซ์แม่เหล็ก

ตัวเก็บประจุบล็อกกิ้ง (Blocking Capacitor) C_b ที่ต่อเพิ่มเข้ามาในวงจรนี้มีหน้าที่หลักคือ ป้องกันการเกิดไม่สมมาตรพลิกซ์ขึ้นในแกนเฟอร์ไรต์ของวงจรทำงาน เพราะในทางปฏิบัติการต่อตัวเก็บประจุ C_1 และ C_2 เพื่อให้แรงดันที่ตกคร่อมตัวเก็บประจุทั้งสองมีค่าเท่ากันจริง ๆ นั้นทำได้ยาก รวมทั้งการไม่แมตช์กันของเพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 อาจก่อให้เกิดปัญหาการไม่สมมาตรพลิกซ์ขึ้นได้ทั้งสิ้น

การต่อตัวเก็บประจุบล็อกกิ้ง C_b คั่นเข้ามาในวงจร จะทำให้ C_b มีการเก็บประจุและคายประจุสลับกันไปมาตามทิศทางของกระแสที่ไหลในขดไพรมารี N_p ถ้าผลของการเกิดประจุทำให้ Q_1 และ Q_2 มีช่วงเวลานำกระแสไม่เท่ากัน ก็จะทำให้การเก็บประจุและคายประจุของ C_b ใช้เวลาไม่เท่ากันด้วย เป็นผลทำให้มีประจุเหลือค้างใน C_b และทำให้เกิดค่าแรงดันตกคร่อม C_b นั่นคือ หากเพาเวอร์ทรานซิสเตอร์ตัวใดมีค่าช่วงเวลานำกระแสมากกว่า ในกรณีนี้ค่ากระแสสูงสุดจะมีค่ามากขึ้นตามช่วงเวลาที่เพิ่มขึ้นด้วย อย่างไรก็ตามก็จะทำให้มีประจุเหลือค้างใน C_b ดังนั้นเมื่อเพาเวอร์ทรานซิสเตอร์อีกตัวเริ่มนำกระแส แรงดันตกค้างใน C_b จะช่วยเพิ่มค่าแรงดันตกคร่อมขดไพรมารีให้มีค่ามากขึ้น ค่าของกระแสสูงสุดก็จะมีค่าเท่ากันได้และไม่เกิดการไม่สมมาตรพลิกซ์ขึ้น (ดูรูปที่ 4.18 ประกอบ) ส่วนการทำงานของ C_b ในกรณีที่แรงดันตกคร่อม C_1 และ C_2 มีค่าไม่เท่ากันนั้นก็จะเป็นไปในทำนองเดียวกัน

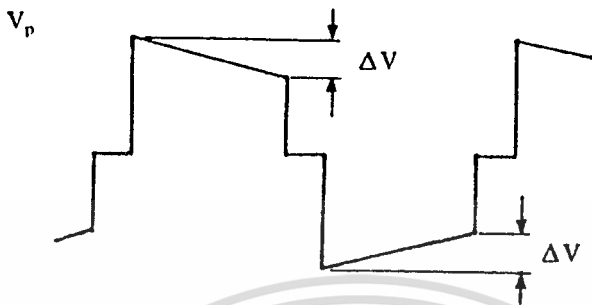


รูปที่ 4.18 (ก) แสดงลักษณะของการไม่สมมาตรพิกซ์เนื่องจาก Q_1 ใช้เวลานำกระแสมากกว่า Q_2



รูปที่ 4.18 (ข) แสดงผลของการต่อตัวเก็บประจุขั้วกึ่ง C_c

เอกสารนี้เป็นเอกสารที่ผู้เข้ามาในวงจรหรือลดการไม่สมมาตรพิกซ์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 แสดงลักษณะของการเกิดความลาด (D_{roop}) ขึ้นบนแรงดันที่ตกคร่อมไพรมารี เมื่อต่อตัวเก็บประจุขั้วล่อถึง C_b คั้นเข้ามาในวงจร

อย่างไรก็ตาม การต่อตัวเก็บประจุขั้วล่อถึง C_b คั้นเข้าไปในวงจร จะทำให้แรงดันที่ตกคร่อมไพรมารีมีค่าลดลงตามเวลาหรือเกิดความลาด (droop) ขึ้นบนแรงดัน เนื่องจากแรงดันส่วนหนึ่งไปตกคร่อม C_b นั้นเอง (ดูรูปที่ 4.19) และจะมีผลต่อแรงดันทางคัสสเช์คันคาร์ทำให้เกิดการกระเพื่อมของแรงดันที่เอาต์พุตซึ่งไม่เป็นที่ต้องการเช่นกัน ดังนั้นจึงจำเป็นต้องกำหนดค่า C_b ให้มีค่าเหมาะสม เพื่อให้เกิดความลาดบนแรงดันที่ตกคร่อมไพรมารีต่ำที่สุด การกำหนดค่าของ C_b อาจทำได้ดังนี้คือ

$$C_b = \frac{I_{p(DK)}}{V} (0.4T) \quad \dots\dots (4.30)$$

- เมื่อ I_{p(DK)} คือ ค่ากระแสสูงสุดที่ตกคร่อมไพรมารี
- V คือ ค่าของความลาดแรงดันสูงสุดที่ขอมได้ (ไม่เกิน 20% ของ V_{in}/2)
- T คือ ค่าคาบเวลาการทำงานของคอนเวอร์เตอร์

4.4.3 คอมมิวเตตติ้งไดโอด D₃ และ D₄

จากรูปวงจรในรูปที่ 4.17 จะเห็นได้ว่ามีไดโอด D₃ และ D₄ ต่อคร่อมเพาเวอร์ทรานซิสเตอร์ Q₁ และ Q₂ อยู่ไว้ ไดโอดทั้งสองตัวนี้เรียกว่า คอมมิวเตตติ้งไดโอด (Commutating Diode) ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีหน้าที่ 2 ประการ คือ

1. ป้องกันการเกิดแรงดันสไปค์ในขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแสเนื่องจากค่าความเหนี่ยวนำแฝงในหม้อแปลง โดยพลังงานที่สะสมอยู่ในตัวเหนี่ยวนำแฝงนี้จะถูกถ่ายเทออกไปยังภาคอินพุตด้วยคอมมิวเตตติ้งไดโอด จึงไม่ทำให้เกิดแรงดันสไปค์เมื่อเพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแส

2. ในขณะที่เพาเวอร์ทรานซิสเตอร์ Q_1 เริ่มหยุดนำกระแส ฮดไพรมารี N_p จะมีการกลับขั้วแรงดันเกิดขึ้น ถ้าไม่มีคอมมิวเตตติ้งไดโอด Q_2 จะได้รับแรงดันตกคร่อมที่คอลเลคเตอร์เป็นลบ ในขณะที่ Q_1 ก็จะมีแรงดันตกคร่อมมากกว่าค่า $V_{in}/2$ ในกรณีนี้ ไดโอด D_4 จะอยู่ในลักษณะถูกไบแอสตรงจากแรงดันของฮดไพรมารีและลดค่าแรงดันนี้ลงไปในทำนองเดียวกับเมื่อ Q_2 เริ่มหยุดนำกระแส ไดโอด D_3 จะทำหน้าที่เช่นเดียวกัน เป็นการป้องกันเพาเวอร์ทรานซิสเตอร์

ไดโอดที่นำมาใช้เป็นคอมมิวเตตติ้งไดโอด D_3 และ D_4 ต้องเป็นชนิดฟาสต์รีคัฟเวอร์และต้องทนแรงดันย้อนกลับได้อย่างน้อย 2 เท่าของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะหยุดนำกระแส

4.4.4 ค่าเวลาเพื่อ t_D สำหรับสวิตช์บริดจ์คอนเวอร์เตอร์

ค่าเวลาเพื่อ t_D เพื่อจำกัดช่วงเวลานำกระแสสูงสุด $t_{ON(max)}$ ของเพาเวอร์ทรานซิสเตอร์ Q_1 และ Q_2 เป็นสิ่งสำคัญมากในวงจรสวิตช์บริดจ์คอนเวอร์เตอร์ จะเห็นว่าการต่อกันอยู่ในวงจรของ Q_1 และ Q_2 นั้น ถ้าหาก Q_1 และ Q_2 นำกระแสพร้อม ๆ กันจะเกิดการลัดวงจรของแรงดันอินพุตทันที ซึ่งเป็นอันตรายต่อเพาเวอร์ทรานซิสเตอร์อุปกรณ์อื่น ๆ ในวงจรได้ ดังนั้นช่วงเวลานำกระแสสูงสุดของ Q_1 และ Q_2 จะต้องถูกจำกัดด้วยค่าเวลาเพื่อ t_D เช่นเดียวกับฟูลคอนเวอร์เตอร์ โดยอาจกำหนดไว้ที่ 20 เปอร์เซ็นต์ของครึ่งหนึ่งของคาบเวลาดังนั้น

$$t_{ON(max)} = 0.4T \quad \dots\dots (4.31)$$

4.4.5 การคำนวณเพื่อการออกแบบสวิตช์บริดจ์คอนเวอร์เตอร์

- แรงดันเอาต์พุต

เอกสารนี้เป็นเอกสารที่เผยแพร่โดยมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี (4.19) ของฟูลคอนเวอร์เตอร์เนื่อง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรทำงานในลักษณะเดียวกันแต่ในกรณีสวิตช์คอมเวร์เตอร์แรงดันตกคร่อมขดไฟไหมาร์ N_p จะมีค่าเท่ากับ $V_{in}/2 - V_{CE(sat)}$ ดังนั้นแรงดันที่เอาต์พุตจึงเป็น

$$V_{out} = [(N_s/N_p)(V_{in}/2 - V_{CE(sat)})(t_{on}/(T/2))] - V_D \dots\dots (4.32)$$

- กระแสสูงสุดที่ไหลผ่าน Q_1 และ Q_2

การคำนวณค่ากระแสสูงสุด $I_{D(pk)}$ สามารถทำได้ตามสมการที่ (4.26) ของพหุ-ขดคอนเวร์เตอร์ แต่เนื่องจากแรงดันตกคร่อมขดไฟไหมาร์มีค่าเพียงครึ่งหนึ่งของแรงดันอินพุตดังนั้น

$$I_{D(pk)} = [P_{out} T/n V_{in(min)} t_{on(max)}] + [(V_{in(min)}/2) - V_{CE(sat)}] t_{on(max)} I_L \dots\dots (4.33)$$

ถ้ากระแสเหนี่ยวนำแม่เหล็กมีค่าน้อย ๆ จะเห็นได้ว่ากระแสสูงสุดด้านไฟไหมาร์ของวงจรสวิตช์คอมเวร์เตอร์มีค่าเป็น 2 เท่าของวงจรพหุ-ขดคอนเวร์เตอร์ที่กล่าวข้างนอกเท่านั้น (แต่สวิตช์คอมเวร์เตอร์มีแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์เพียงแรงดันอินพุตซึ่งเป็นข้อได้เปรียบ)

- อัตราส่วนจำนวนรอบ N_p/N_s และจำนวนรอบ N_p และ N_s

ค่าอัตราส่วนจำนวนรอบ N_p/N_s หาได้จากสมการที่ (4.32) ดังนี้

$$N_p/N_s = [(V_{in(min)}/2 - V_{CE(sat)}) / (V_{out} + V_D)] [t_{on(max)} / (T/2)] \dots\dots (4.34)$$

เนื่องจากขดลวดไฟไหมาร์ N_p ของสวิตช์คอมเวร์เตอร์มีเพียงขดเดียว ค่าจำนวนรอบของ N_p จะหาได้จาก

$$N_p = [(V_{in(min)}/2 - V_{CE(sat)}) t_{on(max)} / B_{(max)} \cdot A_w] \cdot 10^8$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่น ๆ (4.35)

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เอาดัปเดตไว้ค L_0 และตัวเก็บประจุที่เอาต์พุต C_0

ค่าของเอาต์พุตไว้ค L_0 และตัวเก็บประจุ C_0 สามารถทำได้เช่นเดียวกับ พุช-พูลคอนเวอร์เตอร์ เนื่องจากวงจรทางด้านเอาต์พุตเหมือนกัน จึงไม่ขอกล่าวในที่นี้



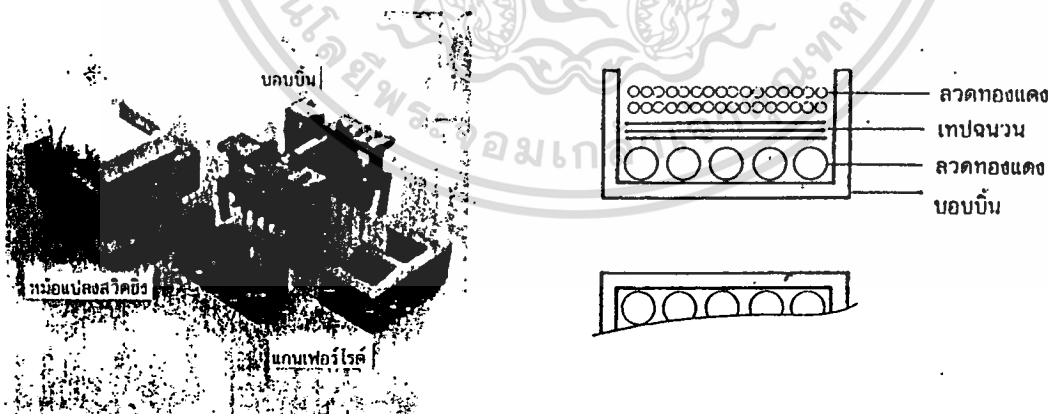
บทที่ 5

หม้อแปลงสวิตจิ่ง

หม้อแปลงสวิตจิ่ง (Switching Transformer) จัดเป็นอุปกรณ์สำคัญสำหรับสวิตจิ่งเพาเวอร์ซีพหลาย หม้ออกแบบสวิตจิ่งเพาเวอร์ซีพหลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ในลักษณะต่าง ๆ ของหม้อแปลงสวิตจิ่ง ความเหมาะสมในการใช้งาน การคำนวณขนาดแกนเฟอร์ไรต์และขนาดลวดทองแดง รวมถึงการกำหนดความปลอดภัยทางไฟฟ้า เพื่อความปลอดภัยและลดกำลังงานสูญเสียในหม้อแปลงสวิตจิ่งขณะทำงาน ดังจะได้กล่าวไว้โดยละเอียดในบทนี้

5.1 ส่วนประกอบของหม้อแปลงสวิตจิ่ง

หม้อแปลงสวิตจิ่งมีหน้าที่หลักในการลดทอนแรงดันไฟตรงที่อินพุตของคอนเวอร์เตอร์ซึ่งอาจมีค่าสูงได้ถึง 310 โวลต์ ให้มีค่าลดลงเป็นแรงดันไฟค่าที่เอาต์พุตและทำให้เกิดการแยกตัวจากกันทางไฟฟ้าระหว่างแรงดันอินพุตและแรงดันเอาต์พุตที่ได้ เพื่อป้องกันอันตรายจากการถูกไฟฟ้าดูด ส่วนประกอบที่สำคัญของหม้อแปลงสวิตจิ่งแสดงไว้ในรูปที่ 5.1 โดยมีรายละเอียดดังนี้



(ก)

(ข)

รูปที่ 5.1 แสดงส่วนประกอบหลักของหม้อแปลงสวิตจิ่ง

(ก) และการพันลวดทองแดงอบน้ำยาบนบอบบิ้น(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แกนเฟอร์ไรต์ (Ferrite Core)

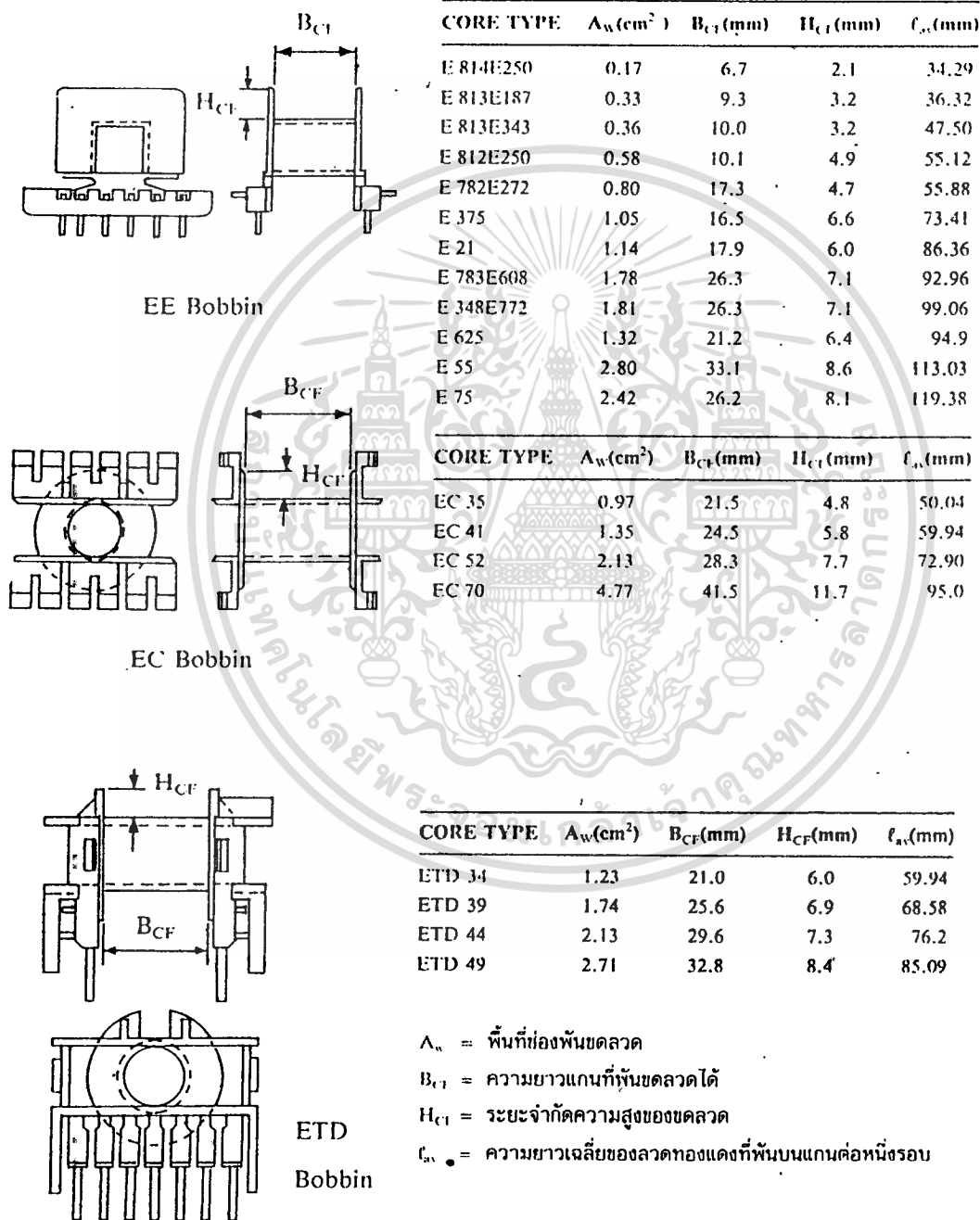
เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเหนี่ยวนำแม่เหล็กบนแกนเฟอร์ไรต์จะมีผลทำให้เกิดความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเหนี่ยวนำแม่เหล็กที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจุดอิ่มตัวฟลักซ์แม่เหล็กค่อนข้างสูง ประมาณในช่วง 3,000 ถึง 4,000 เกาส์ และเกิดการสูญเสียในตัวมันค่าที่ความถี่สูง ๆ ดังนั้นหม้อแปลงสวิตชิงจึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด เฟอร์ไรต์ที่นำมาใช้ทำแกนของหม้อแปลงสวิตชิงจะมีรูปร่างแตกต่างกันออกไปขึ้นอยู่กับการใช้งานและมาตรฐานในการออกแบบ ซึ่งจะได้กล่าวถึงในหัวข้อถัดไป

บอบบิ้น (Bobin)

บอบบิ้นหรือแบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนได้สูงและไม่ติดไฟบอบบิ้นจะช่วยให้การพันขดลวดบนแกนเฟอร์ไรต์สะดวกขึ้น และป้องกันปัญหาการลัดวงจรระหว่างขดลวดกับแกนเฟอร์ไรต์ได้ บอบบิ้นจะมีขนาดมาตรฐานตามมาตรฐานของแกนเฟอร์ไรต์ ตัวอย่างขนาด

ของบอบบิ้นดูได้จากรูปที่ 5.2 บอบบิ้นส่วนใหญ่จะถูกออกแบบให้มีขาขดลวดทองแดง เพื่อความสะดวกในการพันขดลวดและบัดกรีติดกับแผ่น PCB

รูปที่ 5.2



รูปที่ 5.2 แสดงตัวอย่างและขนาดมาตรฐานของบอบบิน

เอกสารนี้เป็นเอกสารที่สงวนสำหรับแกนเฟอร์ไรต์แบบ EE, EC และ ETD ญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลวดทองแดงอาบน้ำยา (Enamelled Copper Wire)

การพันลวดทองแดงทั้งโพรมารีและลวดเซตั้นคาร์ของหม้อแปลงสวิตจิ่งที่กำลังไม่สูงนัก ปกติจะให้ลวดทองแดงอาบน้ำยาพันบนแกนบอบบิ้นเพื่อให้ได้จำนวนรอบตามต้องการ ขนาดของลวดทองแดงที่จะใช้ที่นั่น ขึ้นอยู่กับค่ากระแสสูงสุดที่ผ่านลวด ความถี่และผลข้างเคียงอื่น ๆ ซึ่งจะได้กล่าวรายละเอียดในหัวข้อถัดไป

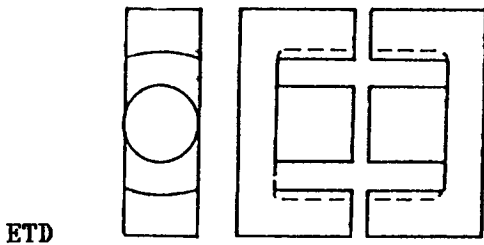
เทปฉนวน (Insulation Tape)

เทปฉนวนใช้พันสำหรับเป็นตัวรองระหว่างชั้นของลวดในหม้อแปลงสวิตจิ่ง และมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างลวดโพรมารีและลวดเซตั้นคาร์ที่ลวดที่ใช้ทำเทปฉนวนอาจเป็นพวกไมลาร์ (Mylar) หรือโพลีเอสเตอร์ (Polyester) ที่มีความหนาอยู่ในช่วง 0.05-0.1 มิลลิเมตรการเลือกใช้จะขึ้นอยู่กับการออกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิตจิ่งเป็นหลัก

5.2 แกนเฟอร์ไรต์และการเลือกใช้

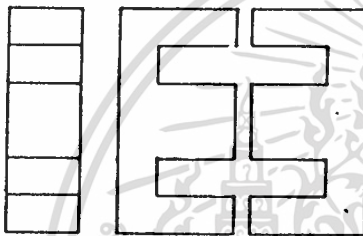
5.2.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์

แกนเฟอร์ไรต์ สำหรับหม้อแปลงสวิตจิ่งโดยทั่วไปจะถูกผลิตออกมาที่ขนาดและรูปร่างทรงต่าง ๆ ตามมาตรฐานเดียวกัน เช่น แกนแบบ EI, EE, ETD หรือแกนแบบ POT เป็นต้น ปกติผู้ผลิตจะทำแกนเฟอร์ไรต์ออกมาในลักษณะของคู่ประกบ เพื่อความสะดวกในการประกอบเข้ากับบอบบิ้น การประกบแกนเฟอร์ไรต์บนบอบบิ้น จะทำให้ทางเดินของฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเฟอร์ไรต์ มีลักษณะเป็นวงบรรจบได้ ตัวอย่างขนาดของแกนเฟอร์ไรต์แบบต่าง ๆ แสดงไว้ในรูปที่ 5.3



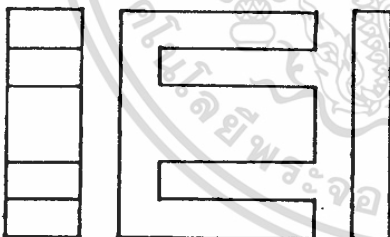
CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
ETD 34	0.971	1.220	7.64	78.6
ETD 39	1.250	1.740	11.50	92.2
ETD 44	1.740	2.130	18.00	103.0
ETD 49	2.110	2.710	24.20	114.0

ETD



CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
EE 20/20/5	0.31	0.35	1.34	43.0
EE 30/30/7	0.59	0.78	4.00	66.9
EE 42/42/15	1.82	1.78	17.6	97.0
EE 42/42/20	2.36	1.78	23.1	97.4
EE 42/54/20	2.36	2.40	28.8	122.0
EE 42/66/20	2.36	3.40	34.5	143.0
EE 55/55/21	3.54	2.50	43.7	123.0
EE 55/55/25	4.20	2.50	52.0	123.0
EE 65/66/27	5.32	3.93	78.2	147.0

EE



CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
EI 19	0.24	0.517	0.950	39.6
EI 22/19	0.41	0.44	1.630	39.3
EI 25/19	0.42	0.819	2.02	48.6
EI 28/20	0.85	0.725	4.11	48.4
EI 30/26	1.11	0.791	6.45	58.1
EI 35/29	1.21	1.36	8.18	67.6
EI 40/35	1.48	1.08	11.3	76.9
EI 50/42	2.30	1.7	21.8	94.8
EI 60/44	2.48	2.94	27.2	109.7

EI

- A_c = ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์
- A_w = ขนาดพื้นที่ช่องพันขดลวดของบอบเป็น
- V_c = ปริมาตรของแกนเฟอร์ไรต์
- l_c = ระยะทางเดินฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์

รูปที่ 5.3 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE, EI และ ETD

แกนแบบ POT นั้นจะให้กับหม้อแปลงสวิตติงที่ไม่ต้องการกำลังสูง (ไม่เกิน 125 วัตต์

และในงานที่ต้องการลดการรบกวน EMI/RFI ต่ำ เนื่องจากลักษณะรูปทรงของมันสามารถป้องกัน

เอกสการแผ่กระจายของสัญญาณรบกวนได้ดี แต่แกนแบบ POT มีช่องสำหรับให้ขดลวดลวดออกมาทาง

ไม่ว่ากรณีใด ๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูงๆ แทนที่นิยมใช้กันมากสำหรับหม้อแปลงสวิตช์ที่ต้องการกำลังงานสูง จะเป็นแกนแบบ EI, EE และ ETD เนื่องจากสามารถพันลวดรอบแกนบนบอบบิ้นได้สะดวก แกนในกลุ่มนี้จะมีขนาดต่าง ๆ ให้เลือกใช้งานได้เป็นจำนวนมากโดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตาม สัญชาตรบกวน EMI/RFI ที่เกิดขึ้นจะมีค่ามากกว่าแกนแบบ POT

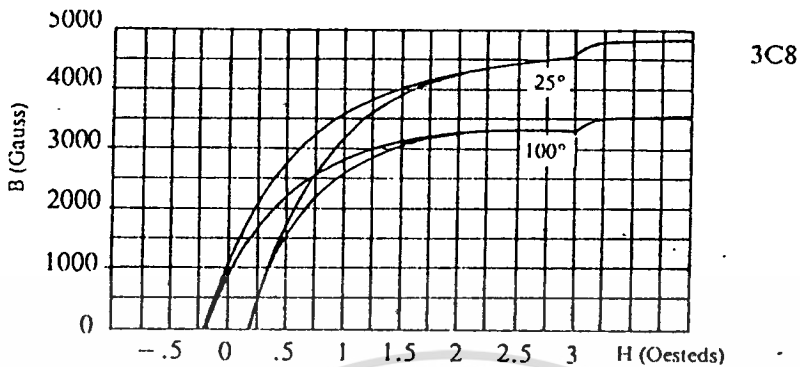
ยังมีแกนเฟอร์ไรต์ในแบบอื่น ๆ ที่สามารถนำมาใช้งานได้อีก เช่น แกนแบบ RM, PQ และ LP แต่มักไม่ค่อยพบเห็นตามท้องตลาดทั่วไป และไม่ค่อยเป็นที่นิยมจึงจะไม่กล่าวถึง

5.2.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

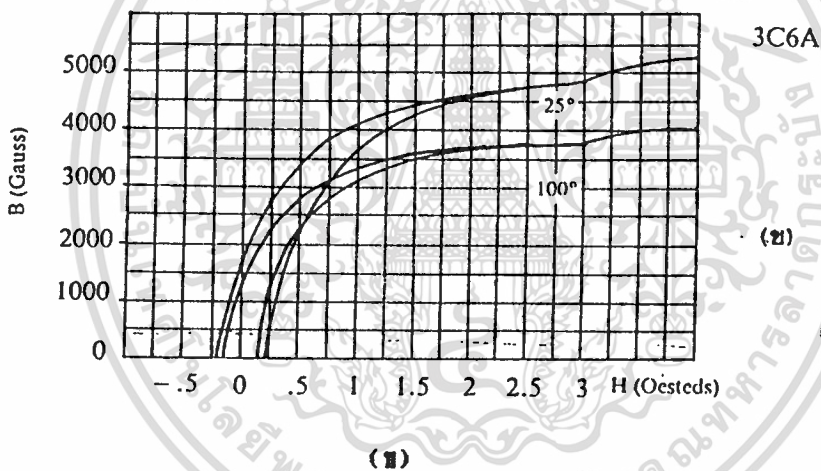
ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกันจะให้คุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม ในแผ่นข้อมูลเนื้อสารที่ให้มากับแกนเฟอร์ไรต์นั้น จะต้องมีการละเอียดคุณสมบัติเนื้อสารแสดงไว้เสมอ ข้อมูลสำคัญที่ควรจะทำความเข้าใจและศึกษาไว้ก็คือ เส้นโค้งฮิสเตอร์เรซิส (Hysteresis curve) และค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss)

เส้นโค้งฮิสเตอร์เรซิส (Hysteresis Curve)

เส้นโค้งฮิสเตอร์เรซิสจะแสดงความสัมพันธ์ระหว่างค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์ กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่พันบนแกนในรูปที่ 5.4 (ก) และ 5.4 (ข) จะแสดงลักษณะของเส้นโค้งฮิสเตอร์เรซิสของเนื้อสารชนิด 3C8 และ 3C6A ตามลำดับ ซึ่งผลิตโดยผู้ผลิตคือ FERROXCUBE จากรูปจะเห็นว่าค่าความหนาแน่นฟลักซ์



รูปที่ 5.4 (ก)



(ข)

รูปที่ 5.4 แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C8 (ก) และ 3C6A(ข) (ที่มา : Ferroxcube)

แม่เหล็ก B จะมีค่าเพิ่มขึ้นเมื่อความเข้มของสนามแม่เหล็ก H มีค่าเพิ่มขึ้นจนถึงจุดหนึ่งซึ่งค่าความหนาแน่นฟลักซ์แม่เหล็ก B มีค่าเพิ่มขึ้นน้อยมาก แม้ว่าจะมีการเพิ่มขึ้นของความเข้มสนามแม่เหล็ก H ก็ตาม จากจุดดังกล่าวเราจะเรียกว่า แกนเริ่มมีการอิ่มตัวของฟลักซ์แม่เหล็ก (Saturation) โดยปกติผู้ผลิตจะแสดงกราฟของเส้นโค้งฮิสเตอร์รีซิสเพียงครั้งเดียว เนื่องจากอีกครึ่งหนึ่งของเส้นโค้งฮิสเตอร์รีซิสจะมีลักษณะเหมือนกันทุกประการเพียงแต่จะมีลักษณะกลับทิศกันเท่านั้น ดังแสดงในรูปที่ 5.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

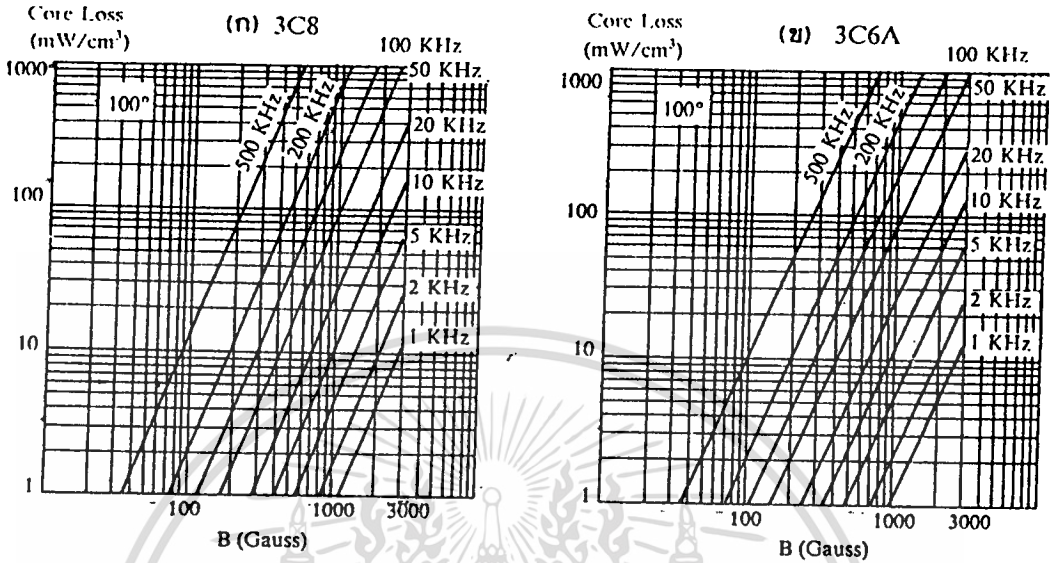


รูปที่ 5.5 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮิสเตอร์รีซิสซึ่งจะมีลักษณะ
สมมาตรของกราฟซีกบนและซีกล่าง ปกติผู้ผลิตจะให้กราฟ
ในซีกบนมาเท่านั้น ดังในรูปที่ 5.4

การทำงานของแกนเฟอร์ไรต์ในหม้อแปลงสวิตติงจะต้องระวังไม่ทำให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ ดังนั้นโดยทั่วไปในการออกแบบหม้อแปลงสวิตติงจึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก B ที่ยอมให้เกิดขึ้นได้ในแกนขณะทำงาน มีค่าไม่เกินครึ่งหนึ่งของค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดก่อนอิ่มตัวของแกนเฟอร์ไรต์ เพื่อความปลอดภัยในแกนเฟอร์ไรต์ (Core Loss)

การสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์จะทำให้แกนเฟอร์ไรต์ร้อน ซึ่งมีสาเหตุหลัก 2 ประการคือ การสูญเสียที่เกิดจากลักษณะฮิสเตอร์รีซิสของแกน (Hysteresis Loss) และการสูญเสียจากการเกิดกระแสไหลวนภายในแกนเฟอร์ไรต์ (Eddy Current Loss)

ที่ความถี่ต่ำกว่า 100 กิโลเฮิรตซ์ การสูญเสียจากการเกิดกระแสไหลวนในแกนจะมีค่าน้อยสำหรับแกนที่มีขนาดไม่ใหญ่มากนัก ดังนั้นการสูญเสียที่ก่อให้เกิดความร้อนในแกน อาจพิจารณาได้จากค่าการสูญเสียทางฮิสเตอร์รีซิสเพียงอย่างเดียว ตัวอย่างกราฟแสดงค่าการสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์ แสดงไว้ในรูปที่ 5.6 (ก) และ 5.6 (ข) ปกติค่ากำลังสูญเสียจะถูกระบุไว้เป็นมิลลิวัตต์ต่อหนึ่งลูกบาศก์เซนติเมตร (mW/cm^3) และมีค่าขึ้นกับค่าความหนาแน่นฟลักซ์แม่เหล็ก ความถี่



รูปที่ 5.6 แสดงค่าการสูญเสียในแกนเฟอร์ไรต์ของเนื้อสารชนิด 3C8(ก) และ 3C6A(ข) (ที่มา : Ferroxcube)

5.2.3 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง

ค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบของขดลวด ไพรมารีและขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

$$\Delta B = (V \cdot t / N_p \cdot A_c) \cdot 10^8 \dots (5.1)$$

เมื่อ ΔB คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกน เป็นเกาส์

V คือ ค่าแรงดันที่ตกคร่อมขดไพรมารี เป็นโวลต์

N_p คือ ค่าจำนวนรอบของขดไพรมารี เป็นรอบ

A_c คือ ขนาดพื้นที่หน้าตัดของแกน เป็นตารางเซนติเมตร

t คือ ช่วงเวลาที่มีการเปลี่ยนแปลงฟลักซ์แม่เหล็กเกิดขึ้น เป็นวินาที

จะเห็นได้ว่ายิ่งจำนวนรอบของขดลวดไพรมารีมีค่าน้อยลง ค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยิ่งมีค่ามาก ซึ่งการลดจำนวนรอบของขดไพรมารีลง จะทำให้สามารถใช้ลวดทองแดงขนาดใหญ่นั้นได้ และสามารถทนกระแสได้สูงทำให้หม้อแปลงให้กำลังได้สูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า อ่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัว จะทำให้ไม่ทำงานได้ทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

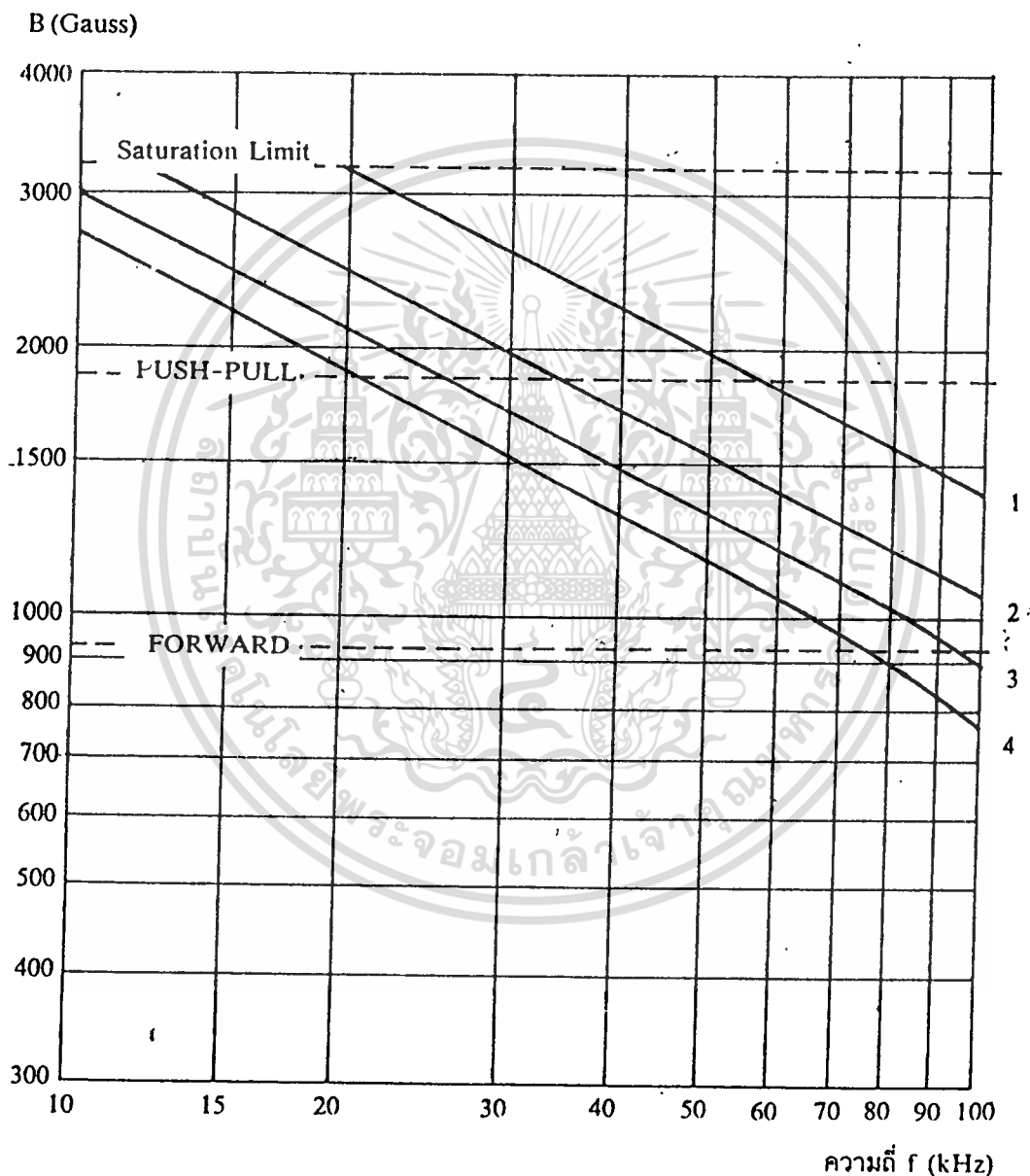
แรงดันตกคร่อมขดไฟมาที่มีค่าลดลงอย่างรวดเร็ว แรงดันอินพุตจะไปตกคร่อมที่เพาเวอร์ทรานซิสเตอร์ ขณะที่กำลังนำกระแสสูง ๆ แทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้และความหนาแน่นฟลักซ์แม่เหล็กที่มีค่าสูงจะทำให้เกิดการสูญเสียภายในแกนสูงอีกด้วย ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรต์ของหม้อแปลงขณะทำงานจึงมีข้อที่ควรคำนึงถึง 2 ประการคือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานจะต้องเกิดการสูญเสียในแกนเฟอร์ไรต์ต่ำที่สุด

ในรูปที่ 5.7 (ก), (ข) และ (ค) เป็นกราฟแสดงค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์ซึ่งแนะนำไว้โดย L.M. Bracke¹ ให้สำหรับพอร์-ทูลคอนเวอร์เตอร์ เพื่อให้ได้กำลังงานสูงสุดและมีค่าการสูญเสียน้อยที่สุดด้วย การใช้กราฟนี้เพื่อกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในขั้นตอนสำหรับการออกแบบหม้อแปลงสวิตชิ่ง ซึ่งจะทำให้เกิดความสะควกและรวดเร็วขึ้นมาก

หมายเหตุ การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก ΔB ให้กำหนดเป็น 2 เท่าของค่าที่อ่านได้จากกราฟ ($2x \Delta B$) และค่า ΔB ไม่ควรกำหนดเกินเส้นประในกราฟ ซึ่งแสดงขีดจำกัดของ ΔB สำหรับคอนเวอร์เตอร์

รูปที่ 5.7 (ก)



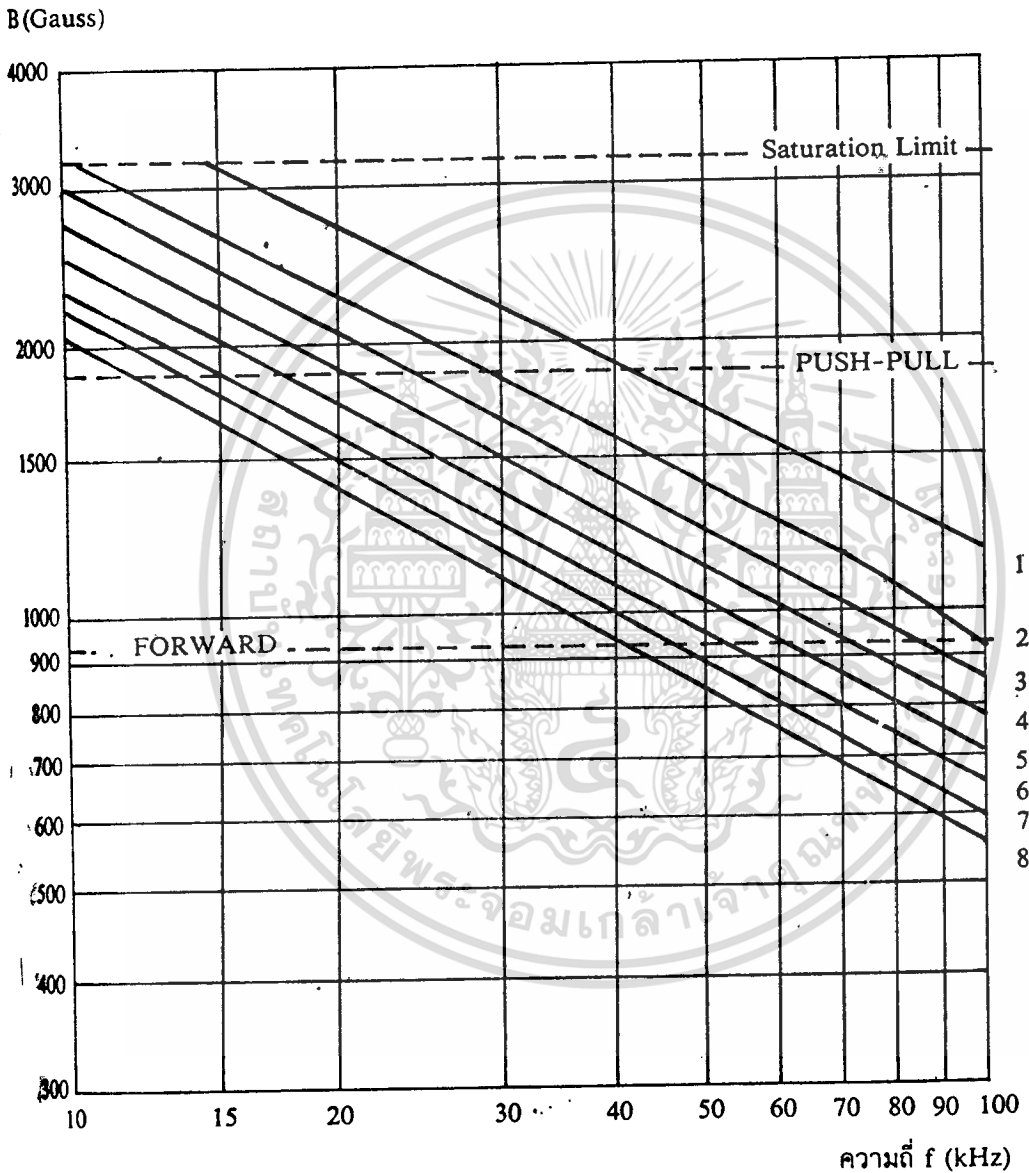
ขนาดแกนเฟอร์ไรต์ : (1) UU 15/22/6, E 20/5

(2) UU 20/32/7, EE 25/7, EE 30/30/7

เอกสารนี้เป็นเอกสารที่สงวนไว้ (3) UU 25/40/13/ (4) UU 30/15/16

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.7 (ก)



ขนาดแกนเฟอร์ไรต์ :

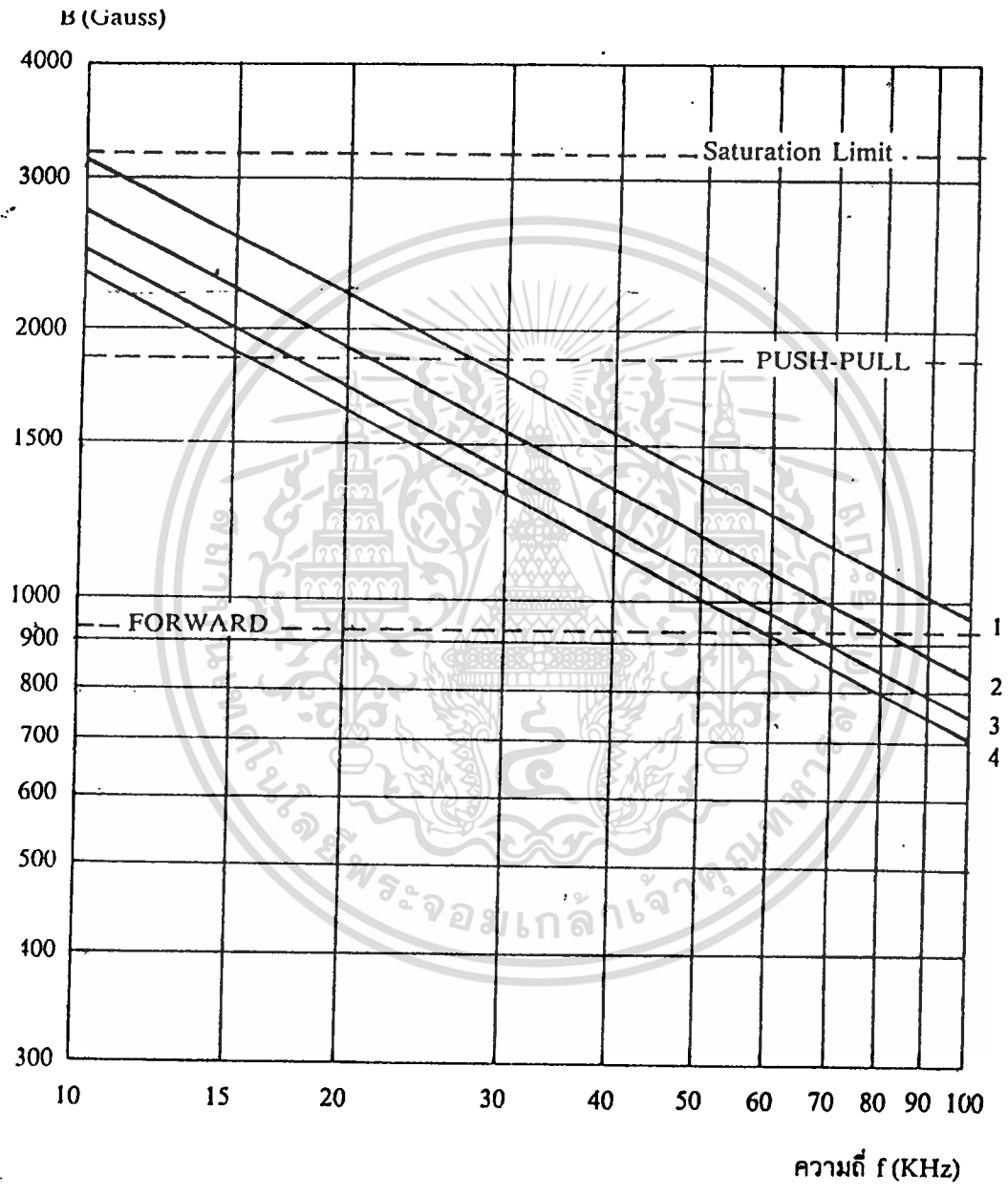
(1) EC 35 (2) EC 41, (3) EC 70 (4) EE 42/42/15

(5) EE 42/42/20, EE 42/54/20, (6) EE 55/55/21

(7) EE 55/55/25, UU 64/70/20 (8) EE 65/66/27

๕๖

รูปที่ 5.7 (ค)



- ขนาดแกนเฟอร์ไรต์ :
- (1) ETD 34
 - (2) ETD 39
 - (3) ETD 44
 - (4) ETD 49

5.2.4 การเลือกขนาดแกนเฟอร์ไรต์ที่เหมาะสม

การใช้แกนเฟอร์ไรต์ที่มีขนาดใหญ่เกินไปสำหรับหม้อแปลงสวิตชิง จะเป็นการสิ้นเปลืองค่าใช้จ่ายโดยไม่จำเป็น ส่วนการใช้แกนเฟอร์ไรต์ที่มีขนาดเล็กเกินไป ขดลวดและแกนเฟอร์ไรต์จะร้อน กำลังงานสูงสุดที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่าง ๆ พิจารณาได้จากขนาดหน้าตัดของแกน (A_g) และขนาดช่องสำหรับพันขดลวดของบอบบิ้น (A_w) โดยอาศัยคำนวณได้จากสมการต่าง ๆ ดังต่อไปนี้

สำหรับแกนที่ใช้กับหม้อแปลงของฟอร์เวิร์ดคอนเวอร์เตอร์

$$P = (0.5 \Delta B_{(max)} \cdot f \cdot A_g \cdot A_w \cdot 10^{-3}) / D \quad \dots (5.2)$$

สำหรับแกนที่ใช้กับหม้อแปลงของฟูล-พูลคอนเวอร์เตอร์

$$P = \Delta B_{(max)} \cdot f \cdot A_g \cdot A_w \cdot 10^{-3} \quad \dots (5.3)$$

สำหรับแกนที่ใช้กับหม้อแปลงของฮาล์ฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์

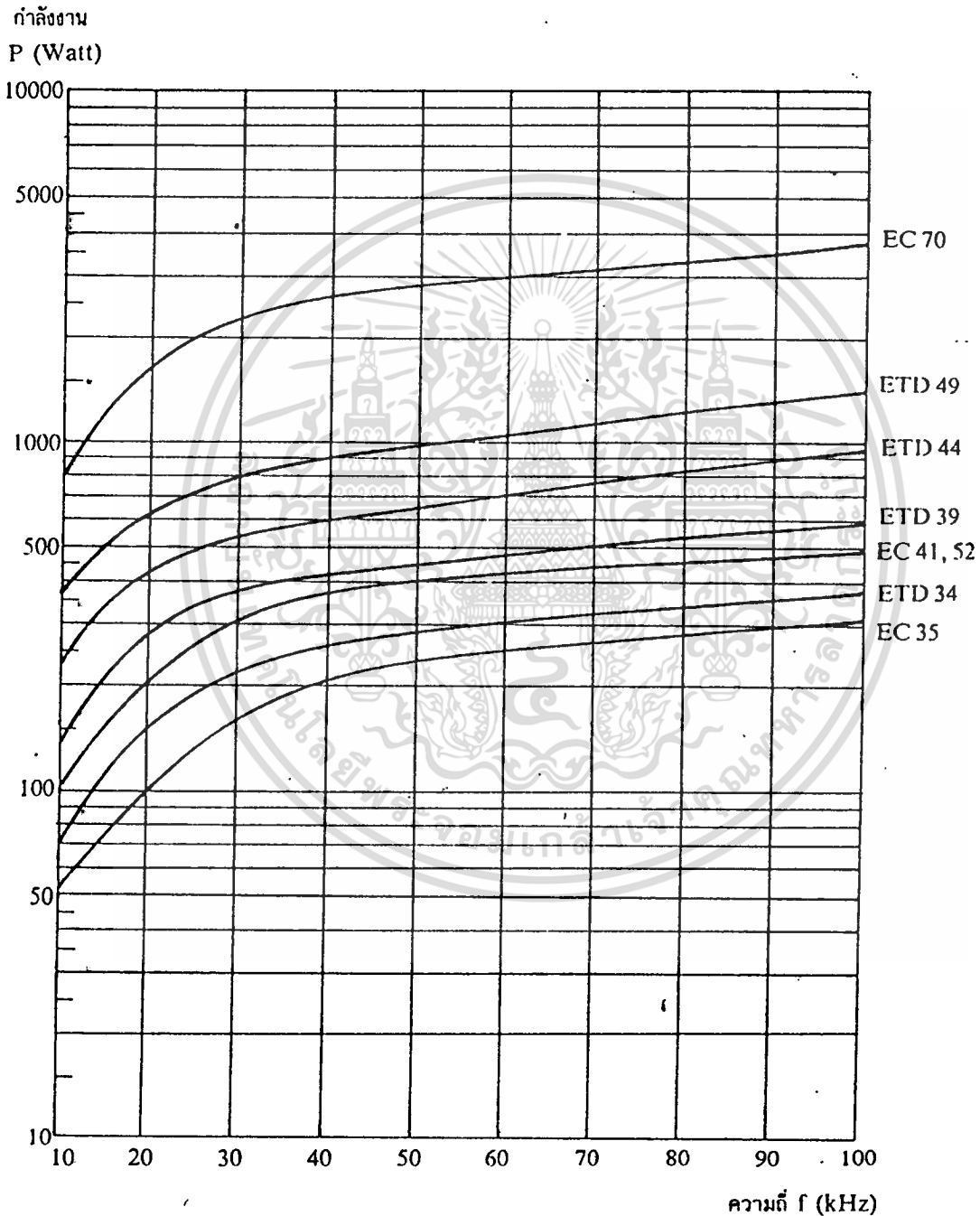
$$P = (1.4 \Delta B_{max} \cdot f \cdot A_g \cdot A_w \cdot 10^{-3}) / D \quad \dots (5.4)$$

โดยที่

- $\Delta B_{(max)}$ = ค่าความหนาแน่นฟลักซ์สูงสุดในแกนเฟอร์ไรต์ เป็นเกาส์
- f = ค่าความถี่การทำงานของแกนเฟอร์ไรต์ เป็นเฮิรตซ์
- A_g = พื้นที่ช่องสำหรับพันขดลวดของบอบบิ้น เป็นตารางเซนติเมตร
- D = ค่าความหนาแน่นกระแสในขดไฟโรวารี เป็นเซอร์คิวลาร์มิลต่อแอมป์
- P = กำลังงานสูงสุดที่ได้จากแกนเฟอร์ไรต์ เป็นวัตต์

ค่าของ $\Delta B_{(max)}$ ที่เหมาะสมหาได้จากรูปที่ 5.7 ส่วนค่าของ A_g และ A_w เป็นขนาดมาตรฐานของแกนเฟอร์ไรต์ที่ใช้ โดยดูได้จากข้อมูลจากผู้ผลิตที่ให้มากับแกนเฟอร์ไรต์ ค่าของ D กำหนดได้จากขนาดของขดทองแดงที่ใช้พัน ซึ่งจะได้อีกค่าละเอียดในหัวข้อถัดไป

รูปที่ 5.8 แสดงค่ากำลังที่เหมาะสมสำหรับแกนขนาดต่าง ๆ ในการใช้งานที่ความถี่ 20 กิโลเฮิรตซ์ ถึง 100 กิโลเฮิรตซ์ ซึ่งคำนวณจากสมการที่ (5.2), (5.3) และ (5.4) โดยกำหนดค่าความหนาแน่นกระแส D ไว้ที่ 500 เซอร์ควาร์มิลต่อหนึ่งแอมป์

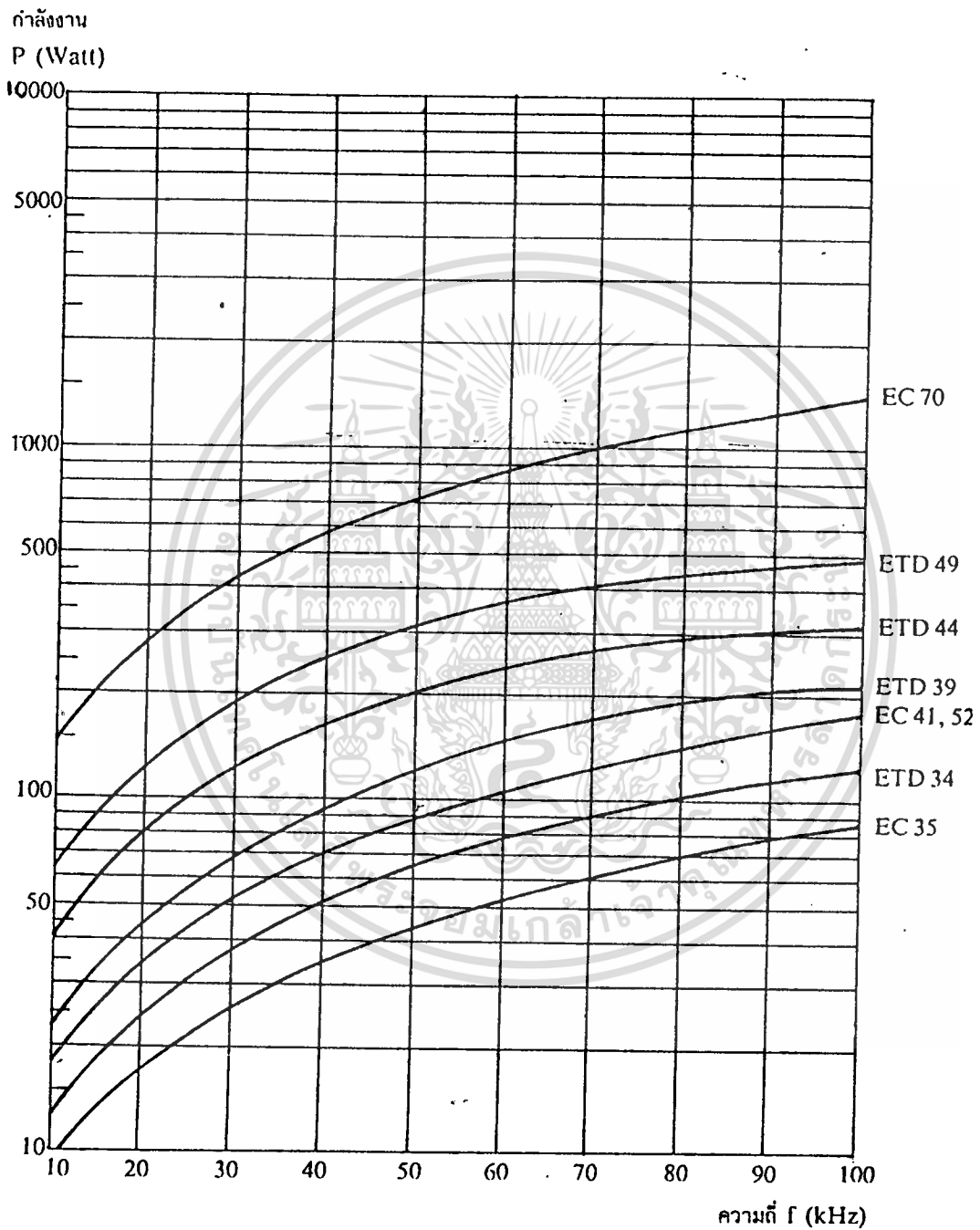


รูปที่ 5.8 (ก) แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรต์

ขนาดต่าง ๆ เมื่อใช้กับฮัลฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันวิจัยและพัฒนาเทคโนโลยีพลังงานไฟฟ้า มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ห้ามนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.8 แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรด์

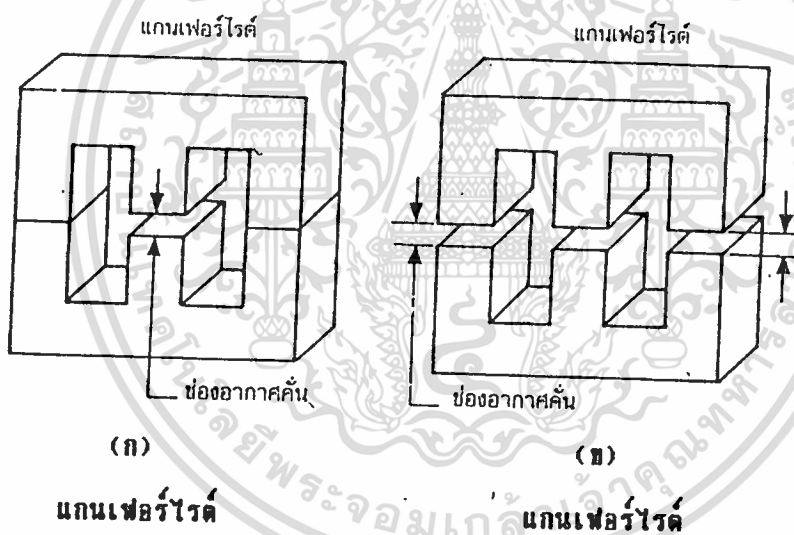
ขนาดต่างๆ เมื่อใช้กับฟิวเจอร์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.5 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)

การกำหนดช่องอากาศทางเดินแม่เหล็ก (Air Gap) ในแกนเฟอร์ไรต์เป็นวิธีการอย่างหนึ่ง ที่ใช้ป้องกันการอิ่มตัวของแกนเฟอร์ไรต์และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลงสวิตชิ่งมีค่ามากขึ้นได้ด้วย อย่างไรก็ตาม ช่องอากาศคั่นในแกนเฟอร์ไรต์จะทำให้เกิดการแพร่กระจายสัญญาณรบกวน EMI ออกมา และอาจรบกวนอุปกรณ์ภายนอกได้เช่นกันสำหรับแกนเฟอร์ไรต์แบบ EE, EI, ETD หรือแบบ POT สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 5.9(ก) และ (ข) คือ การกำหนดช่องอากาศคั่นที่แกนกลางอย่างเดี๋ยว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



รูปที่ 5.9 แสดงการกำหนดช่องอากาศคั่น l_x ที่แกนกลาง (ก)

และการคั่นช่องอากาศ l_x ระหว่างคู่ประกบของแกนเฟอร์ไรต์(ข)

การคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบสามารถทำได้ง่ายกว่าการคั่นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการให้แผ่นฉนวนที่มีความหนาเป็นครึ่งหนึ่งของ ระยะช่องอากาศคั่นที่ต้องการ นำมาคั่นระหว่างแกนนอกของคู่ประกบ ส่วนการกำหนดช่องอากาศคั่นที่แกนกลาง ต้องสั่งโดยตรงจากผู้ผลิต แกนเฟอร์ไรต์หรือซัดแกนกลางออกเองเพื่อให้ได้ระยะช่องอากาศคั่นตามต้องการ มีข้อสังเกตคือ การคั่นช่องอากาศระหว่างคู่ประกบ ความหนาของแผ่นฉนวนคั่นที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการเท่านั้น เนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์

ไม่ว่าการฉนวนใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แม้เหล็กถึงสองครึ่งในแกน ดังนั้นระฆะช่องอากาศคั่นที่ได้จึงเป็นผลรวมของระฆะช่องอากาศที่เกิดขึ้นทั้งหมด

การกำหนดให้มีช่องอากาศคั่นแกนเฟอร์ไรต์นั้น มีความจำเป็นมากสำหรับหม้อแปลงของฟลายแบคคอนเวอร์เตอร์และเอาต์พุตไอ้คที่ใช้แกนเฟอร์ไรต์ ดังจะได้กล่าวในหัวข้อต่อไป

5.2.6 แกนเฟอร์ไรต์สำหรับหม้อแปลงฟลายแบคและเอาต์พุตไอ้ค

หม้อแปลงสวิตชิงสำหรับฟลายแบคคอนเวอร์เตอร์และตัวเอาต์พุตไอ้คจะทำงานในลักษณะที่ต้องเก็บสะสมพลังงานไว้ก่อน แล้วจึงถ่ายเทพลังงานออกไป จึงอาจกล่าวได้ว่า กำลังที่ได้จากหม้อแปลงจะมาจากค่าพลังงานที่หม้อแปลงสามารถสะสมไว้ได้นั่นเอง ในช่วงที่มีการสะสมพลังงานของหม้อแปลงหรือเอาต์พุตไอ้ค พลังงานที่ถูกสะสมไว้จะมีค่าเท่ากับ LI^2 ความสัมพันธ์ระหว่างพลังงานสะสมกับขนาดของแกนเฟอร์ไรต์สามารถหาได้จาก

$$LI_{D(pk)}^2 = (\Delta B_{(max)}^2 \cdot l_m \cdot A_c \cdot 10^{-8}) \cdot 0.4\pi \quad (\text{จูล}) \quad \dots\dots (5.5)$$

- โดยที่ l_m คือ ระยะห่างช่องอากาศคั่นแกนเฟอร์ไรต์ เป็นเซนติเมตร
 - A_c คือ ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร
 - $\Delta B_{(max)}$ คือ ค่าความหนาแน่นฟลักซ์สูงสุดในแกน เป็นเกาส์
 - L คือ ค่าความเหนี่ยวนำของไพรมารีของหม้อแปลงหรือค่าความเหนี่ยวนำของเอาต์พุตไอ้ค เป็นเฮนรี่
 - $I_{D(pk)}$ คือ ค่ากระแสสูงสุดที่ผ่าน L เป็นแอมป์
- ค่าของ $\Delta B_{(max)}$ โดยทั่วไปจะกำหนดไว้เป็นครึ่งหนึ่งของค่าอิ่มตัวของแกนเฟอร์ไรต์ ($B_{(sat)}/2$) จากสมการที่(5.5)จะเห็นได้ว่าเราสามารถเพิ่มค่าพลังงานสะสม (หรือเพิ่มกำลังของหม้อแปลง) ได้โดยการเพิ่มระฆะช่องอากาศคั่น l_m หรือโดยการเพิ่มขนาดของแกนเฟอร์ไรต์ให้ใหญ่ขึ้น (A_c เพิ่มขึ้น) ในทางปฏิบัติการเพิ่มระฆะช่องอากาศคั่นจะเป็นที่นิยมใช้มากกว่าเพราะต้องการให้หม้อแปลงสวิตชิงและเอาต์พุตไอ้คมีขนาดเล็ก

อย่างไรก็ตาม แกนเฟอร์ไรต์ที่ขนาดหนึ่ง าระฆะช่องอากาศคั่นสูงสุดจะถูกจำกัดด้วย

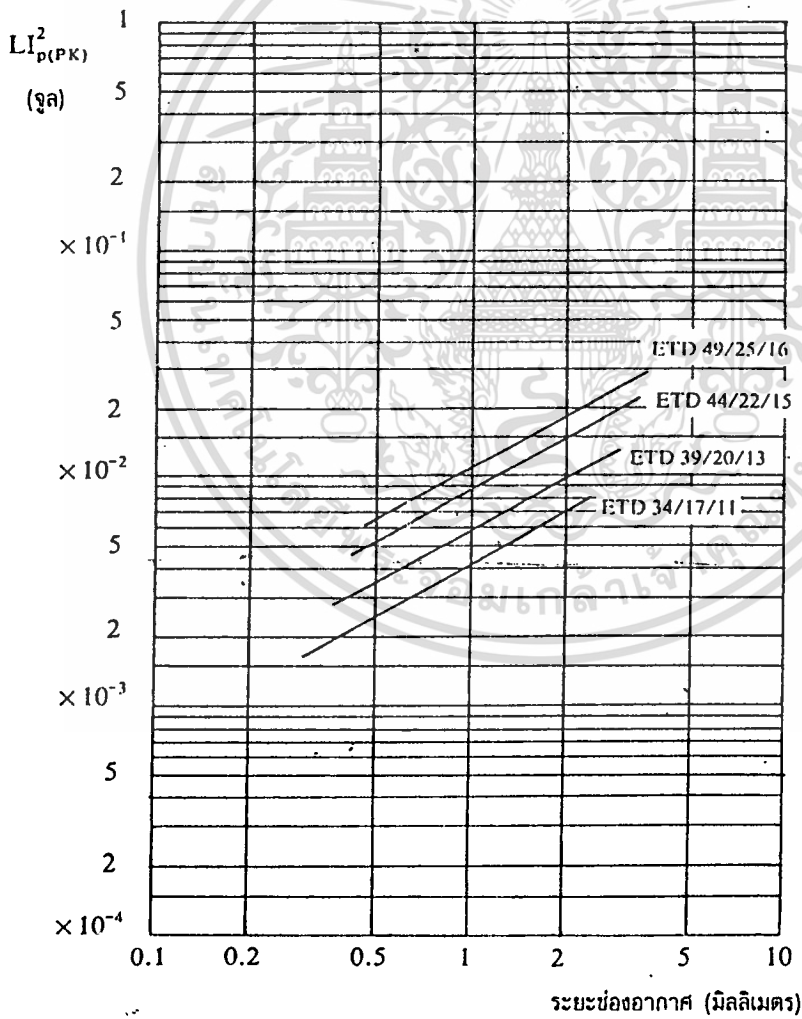
เอกสารผู้เขียนที่ผลิตขึ้นในสคริปต์เพราะจำนวนรูปมีค่าเพิ่มขึ้น ไม่โดยจำนวนรูปจะมีค่าเพิ่มขึ้นตาม ไม่ว่าการมีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระยะห้องอากาศที่เพิ่มขึ้น ดังสมการ

$$N = \Delta B_{(max)} \cdot I_g / 0.4 I_{p(pk)} \dots (5.6)$$

เมื่อ N คือ จำนวนรอบของสเปคโทรมาร์ของหม้อแปลงหรือเอาต์พุตไว้ค์

เนื่องจากระยะพื้นบนบอบบั้นมีค่าจำกัด และอาจมีเนื้อที่ไม่พอสำหรับจำนวนรอบที่เพิ่มขึ้น รวมถึงการสูญเสียที่เกิดในลวดทองแดงจะมากขึ้นเมื่อจำนวนรอบมากขึ้น ซึ่งจะทำให้หม้อแปลงหรือเอาต์พุตไว้ค์ร้อน ผู้ออกแบบจึงต้องพิจารณาจุดที่เหมาะสมระหว่างการเพิ่มระยะห้องอากาศคั้นหรือการเพิ่มขนาดของแกนเฟอร์ไรต์ด้วย

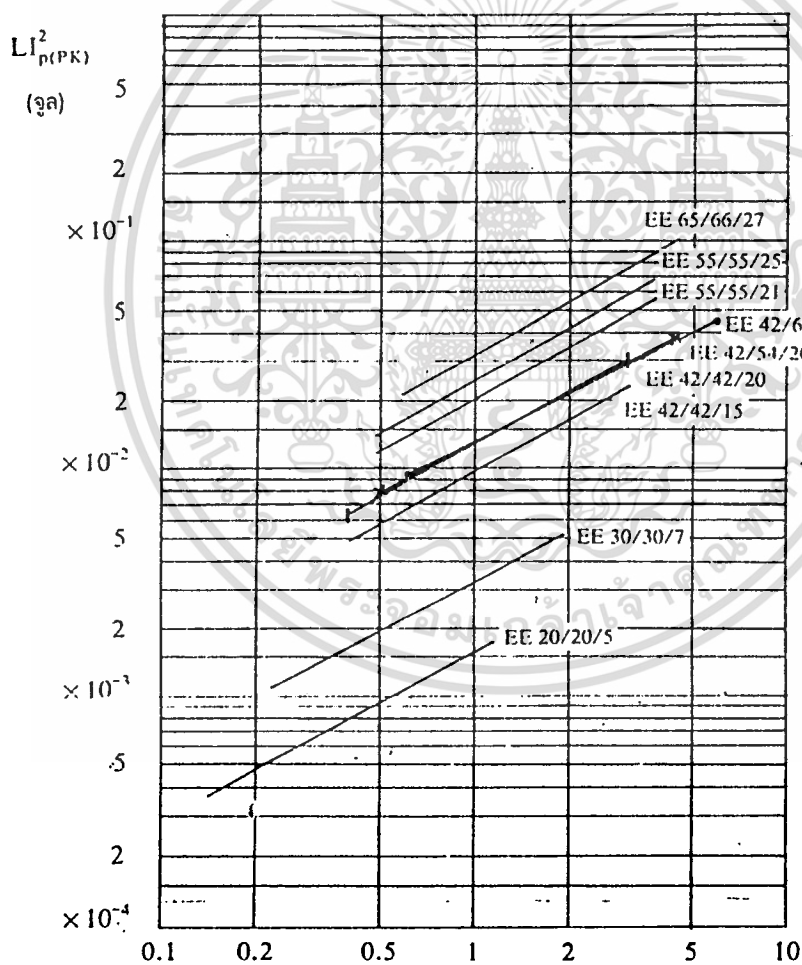


รูปที่ 5.10 (ก) แสดงความสัมพันธ์ระหว่าง $LI^2_{p(pk)}$

กับระยะห่างห้องอากาศคั้นสำหรับแกนแบบ ETD เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์โดย บริษัท สยามอิเล็กทรอนิกส์ จำกัด อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.10 (ก) และ (ข) แสดงค่าสูงสุดของ $LI_{(PK)}^2$ กับระยะห่างช่องอากาศคั่นที่เหมาะสมที่ขนาดของแกนเฟอไรต์ต่าง ๆ สำหรับแกนแบบ ETD และ EE ตามลำดับ และมีข้อสังเกตคือที่ค่า $LI_{(PK)}^2$ ค่าหนึ่ง ๆ อาจมีแกนเฟอไรต์ที่เหมาะสมได้หลายขนาด โดยมีระยะห่างช่องอากาศคั่นที่แตกต่างกัน กรณีการพิจารณาเลือกขนาดของแกนเฟอไรต์จะขึ้นอยู่กับ การสูญเสียในขดลวด การเผื่อค่าความปลอดภัยทางไฟฟ้าและค่าใช้จ่ายเป็นหลัก



รูปที่ 5.10 (ข) แสดงความสัมพันธ์ระหว่าง $LI_{(PK)}^2$

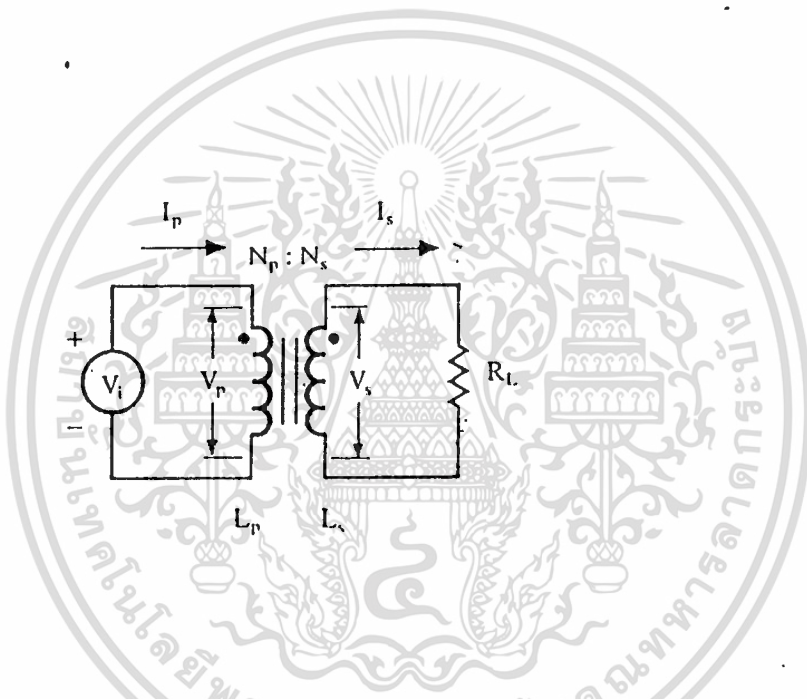
เอกสารนี้เป็นเอกสารที่สงวนไว้กับระยะห่างช่องอากาศสำหรับแกนแบบ EI อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารีของหม้อแปลงสวิตชิ่ง

หม้อแปลงสวิตชิ่งจะมีความสัมพันธ์ของขดไพรมารี และขดเซคันดารีเป็นไปตามทฤษฎีหม้อแปลงทั่วไป ผลของจำนวนรอบและค่าของแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 10.11 จะเป็นดังนี้

$$V_p/V_s = N_p/N_s = I_s/I_p \quad \dots\dots(5.7)$$



รูปที่ 5.11 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

และ
$$N_p/N_s = \sqrt{L_p/L_s} \quad \dots\dots(5.8)$$

เมื่อ N_p คือ จำนวนรอบของขดไพรมารี

N_s คือ จำนวนรอบของขดเซคันดารี

V_p คือ ค่าแรงดันตกคร่อมขดไพรมารี

V_s คือ ค่าแรงดันตกคร่อมขดเซคันดารี

L_p คือ ค่าความเหนี่ยวนำของขดไพรมารี

L_s คือ ค่าความเหนี่ยวนำของขดเซคันดารี

I_p คือ ค่ากระแสที่ไหลผ่านขดไพรมารี

เอกสารนี้เป็นเอกสารที่สงวนไว้คือ ค่ากระแสที่ไหลผ่านขดเซคันดารี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีข้อสังเกตคือแรงดัน V_D เป็นค่าแรงดันที่ตกคร่อมขดไพรมารีซึ่งเกิดจากการเปลี่ยนแปลงของฟลักซ์แม่เหล็กภายในแกนของหม้อแปลงเนื่องจากมีกระแสไหลผ่านขดไพรมารี ไม่ใช่ค่าแรงดันอินพุต V_1 โดย V_D จะมีค่าเป็นไปตามสมการ

$$V_D = N_D \cdot A_D \frac{dB}{dt} \times 10^{-8} \quad \dots\dots (5.9)$$

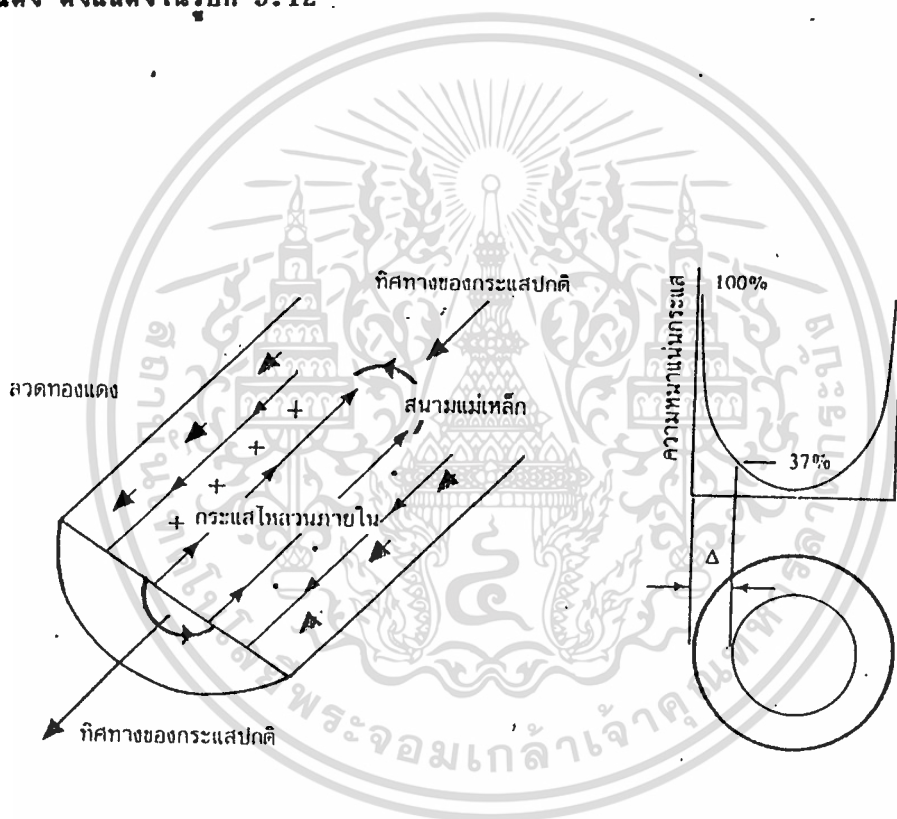
และค่า V_D ที่เกิดขึ้นจะมีค่าใกล้เคียงกับค่า V_1 แต่ถ้าแกนเฟอร์ไรต์เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก dB/dt จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันตกคร่อม V_D จะมีค่าลดลงอย่างรวดเร็วเหมือนเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลงและวงจรที่เลี้ยงหม้อแปลง

5.4 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

ปกติการพันขดลวดในหม้อแปลงสวิตชิงจะให้ลวดทองแดงอาบนํ้ายา (enameled copperwire) เป็นตัวพัน (ตารางที่ 5.1 จะแสดงขนาดและข้อมูลอื่น ๆ ของเส้นลวดทองแดงอาบนํ้ายาดตามมาตรฐาน AWG ที่มีการผลิตจำหน่าย) ในขณะที่หม้อแปลงทำงาน สำหรับหม้อแปลงสวิตชิง กระแสสลับที่ไหลผ่านขลวดนี้มีความถี่สูง ที่ความถี่สูง ๆ ลวดทองแดงจะนำกระแสได้เพียงที่ผิว ซึ่งมีผลทำให้พื้นที่หน้าตัดในการนำกระแสของลวดทองแดงลดลง การสูญเสียในขดลวดจะมีมากขึ้นรวมทั้งการเรียงซ้อนกันของขดลวดก็จะมีผลทำให้เกิดการสูญเสียขึ้นในขดลวดได้เช่นเดียวกัน กำลังงานที่สูญเสียเหล่านี้จะทำให้ขดลวดร้อน ซึ่งเป็นสิ่งไม่ต้องการให้เกิดขึ้นในขณะที่หม้อแปลงทำงาน การกำหนดขนาดและวิธีการพันขดลวดทองแดงจึงต้องอย่างเหมาะสม เพื่อลดการสูญเสียในขดลวดทองแดงให้มีค่าน้อยที่สุด

5.4.1 ผลจากการนำกระแสค่าเพียงที่ผิวของลวดทองแดง (Skin effect)

ลวดทองแดงเมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบ ๆ ตัวมัน สนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy current) ขึ้นภายในตัวลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดง ดังแสดงในรูปที่ 5.12



รูปที่ 5.12 แสดงลักษณะการเกิดกระแสไหลวนภายในลวดทองแดงเมื่อมีกระแสสลับไหลผ่านทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของลวดทองแดง

รูปที่ 5.13 แสดงระยะที่จะถือจำเป็นพื้นผิวนำกระแส คือระยะที่ค่าความหนาแน่นกระแสมีค่าลดลงเหลือเพียงแค่ 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนอกสุด

ตารางที่ 5.1 แสดงขนาดมาตรฐาน AWG และข้อมูลอื่น ๆ ของลวดทองแดงอาบน้ำยา

เบอร์ AWG (B. & S.)	ขนาดเส้นผ่าน		ขนาดเส้นผ่าน ศูนย์กลางเมื่อ รวมฉนวน (d ₀)	พื้นที่หน้าตัด ปกติ	ค่าความต้าน ทานที่ 100°C (R _{dc})	ระยะเยื้อง ขีดต่ำสุด (l _{min})
	ศูนย์กลาง (d)					
	inch	mm	mm	mm ²	Ω/m	mm
44	0,00198	0,0503	0,06604	0,00199	11,180	0,071
43	0,00222	0,0564	0,07366	0,00250	8,899	0,079
42	0,00249	0,0633	0,08128	0,00314	7,073	0,087
41	0,00280	0,0711	0,09144	0,00397	5,594	0,098
40	0,00314	0,0798	0,1041	0,00500	4,448	0,111
39	0,00353	0,0897	0,1143	0,00631	3,519	0,122
38	0,00397	0,1008	0,1295	0,00799	2,783	0,138
37	0,00445	0,1130	0,1448	0,01003	2,215	0,154
36	0,00500	0,1270	0,1626	0,0127	1,754	0,172
35	0,0056	0,1422	0,1778	0,0159	1,398	0,188
34	0,0063	0,1600	0,1981	0,0201	1,105	0,209
33	0,0071	0,1803	0,2235	0,0255	0,8700	0,236
32	0,0080	0,2032	0,2489	0,0324	0,6853	0,261
31	0,0089	0,2261	0,2743	0,0401	0,5537	0,287
30	0,0100	0,2540	0,3048	0,0507	0,4386	0,319
29	0,0113	0,2870	0,3404	0,0647	0,3435	0,356
28	0,0126	0,3200	0,3759	0,0804	0,2762	0,393
27	0,0142	0,3607	0,4191	0,1022	0,2175	0,438
26	0,0159	0,4039	0,4699	0,128	0,1735	0,491
25	0,0179	0,4547	0,5232	0,162	0,1369	0,547
24	0,0201	0,5105	0,5817	0,205	0,10860	0,608
23	0,0226	0,5740	0,6502	0,259	0,08586	0,679
22	0,0253	0,6426	0,7214	0,324	0,06852	0,754
21	0,0285	0,7239	0,8052	0,412	0,05399	0,841
20	0,0320	0,8128	0,8966	0,519	0,04283	0,937
19	0,0359	0,9119	1,003	0,653	0,03403	1,048
18	0,0403	1,024	1,118	0,823	0,02700	1,168
17	0,0453	1,151	1,247	1,040	0,02137	1,303
16	0,0508	1,290	1,389	1,308	0,01699	1,452
15	0,0571	1,450	1,557	1,652	0,01345	1,627
14	0,0641	1,628	1,737	2,082	0,010670	1,815
13	0,0720	1,829	1,943	2,627	0,008460	2,030
12	0,0808	2,052	2,172	3,308	0,006717	2,270
11	0,0907	2,304	2,431	4,168	0,005331	2,540
10	0,1019	2,588	2,720	5,261	0,004224	2,842

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริมาณของกระแสปกติจะยังคงมีค่าเท่าเดิม แต่ความหนาแน่นของกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเพราะกระแสส่วนใหญ่ไหลได้เฉพาะที่ผิวนั้น การไหลของกระแสไหลวนจะเป็นการจำกัดพื้นที่นำกระแสของลวดทองแดง และมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิมของมัน

จากผิวของลวดทองแดงลึกลงไปในเนื้อลวดทองแดง จนถึงจุดที่ค่าความหนาแน่นของกระแสมีผลค่าลงมาถึงเพียง 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนั้น เราจะเรียกกระแสนี้ว่าเป็นความหนาผิวนำกระแสของลวดทองแดง (skin depth) ดังที่แสดงไว้ในรูปที่ 5.13 ความหนาของผิวนำกระแสนี้มีค่าขึ้นกับความถี่ และสำหรับลวดทองแดงที่ 100C ความหนาของผิวนำกระแสจะมีค่า

$$\Delta = \frac{5.62}{\sqrt{f}} \quad (\text{มิลลิเมตร}) \quad \dots\dots (5.10)$$

เมื่อ Δ คือ ความหนาผิวนำกระแส เป็นมิลลิเมตร

f คือ ความถี่ของกระแส เป็นกิโลเฮิรตซ์

5.4.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อ

ความต้านทานที่กระแสตรงของลวดทองแดง (F_R)

เนื่องจากความต้านทานของลวดทองแดงนั้นขึ้นอยู่กับค่าที่หน้าตัดนำกระแสของมัน และที่กระแสสลับพื้นที่หน้าตัดนำกระแสของลวดทองแดงจะลดลง เพราะกระแสไหลได้เฉพาะที่ผิวนำกระแส ดังนั้นความต้านทานที่กระแสสลับของลวดทองแดงจึงมีค่ามากกว่าความต้านทานเมื่อมันนำกระแสตรง อัตราส่วนระหว่างความต้านทานของลวดทองแดงที่กระแสสลับต่อความต้านทานของมันกระแสตรง หรือ F_R (resistance factor) อาจหาได้จาก

$$F_R = \frac{R_{ac}}{R_{dc}} = \frac{(d/2\Delta)^2}{(d/2\Delta)^2 - (d/2\Delta - 1)^2} \quad \dots\dots (5.11)$$

เมื่อ R_{ac} คือ ค่าความต้านทานของลวดทองแดงที่กระแสสลับ เป็นโอห์ม

R_{dc} คือ ค่าความต้านทานของลวดทองแดงที่กระแสตรง เป็นโอห์ม

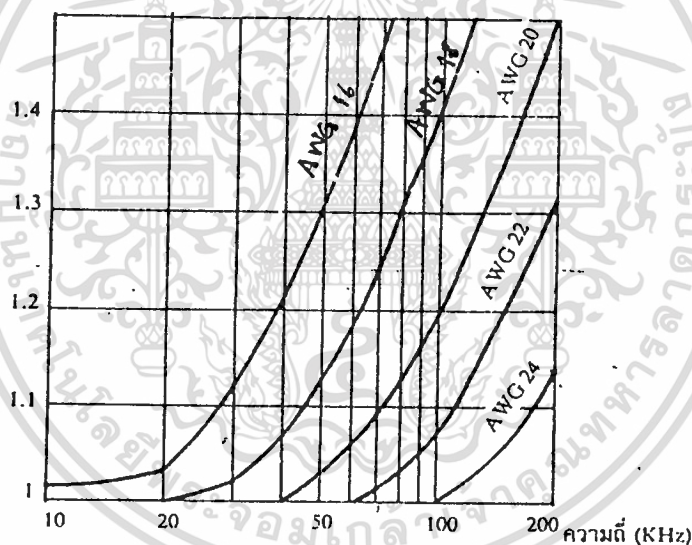
d คือ ขนาดเส้นผ่านศูนย์กลางของลวดทองแดง เป็นมิลลิเมตร

Δ คือ ความหนาผิวหน้ากระแส เป็นมิลลิเมตร

ในทางปฏิบัติ ค่า F_{ac} อาจหาได้จากการประมาณค่า โดย

$$F_{ac} = \frac{1}{4} \frac{(d + 1)}{\Delta} \quad \text{ถ้า } d \geq 5 \quad \dots (5.12)$$

เมื่อเปรียบเทียบค่า F_{ac} ของลวดทองแดงเบอร์ AWG22 กับลวดทองแดงเบอร์ AWG18 ที่ความถี่ 100 กิโลเฮิรตซ์ตามรูปที่ 5.14 จะได้ว่าที่ 100 กิโลเฮิรตซ์ ค่าความต้านทานที่กระแสสลับ (R_{ac}) ของลวดทองแดงเบอร์ AWG 18 ขณะเดียวกันที่ความถี่เท่ากับ 20 กิโลเฮิรตซ์ จะไม่มีผลต่อความต้านทานของลวดทองแดง



รูปที่ 5.14 แสดงค่าอัตราส่วนความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรง (F_{ac}) ของลวดทองแดงต่อความถี่ ที่ลวดทองแดงขนาดต่าง ๆ

ความหมายของค่าอัตราส่วน F_{ac} ไม่ได้แสดงว่าค่าความต้านทานของลวดทองแดงที่กระแสสลับจะมีค่ามากขึ้นเมื่อขนาดของลวดทองแดงมากขึ้น โดยความเป็นจริงแล้วค่าความต้านทานของลวดทองแดงที่กระแสสลับจะมีค่าลดลงเมื่อขนาดของลวดทองแดงใหญ่ขึ้น แต่เนื่องจากค่าความต้านทานที่กระแสตรงมีค่าลดลงมากกว่าเมื่อขนาดของลวดทองแดงใหญ่ขึ้น ดังนั้นค่าอัตราส่วน F_{ac} จึงมีค่ามากขึ้นการใช้ลวดทองแดงขนาดใหญ่จึงไม่เกิดประโยชน์ใด ๆ ที่ความถี่สูง ๆ เพราะเกิดการสูญเสียมากกว่าเนื่องจากค่าความต้านทานที่กระแสสลับของมันขณะที่มีกระแสไหล

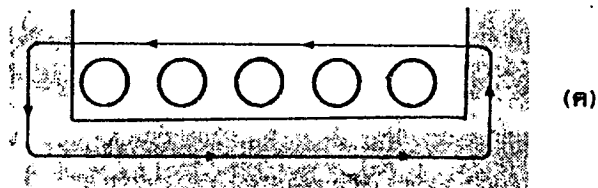
เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้วยการค้า ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของลวดทองแดงและวิธีการพันขดลวดที่ให้ค่า F_{μ} น้อยที่สุด จะทำให้เกิดการสูญเสียที่เกิดขึ้นในลวดทองแดงมีค่าน้อยที่สุดด้วยเช่นกัน

5.4.3 ผลจากการเรียงซ้อนกันของขดลวด (Proximity effect)

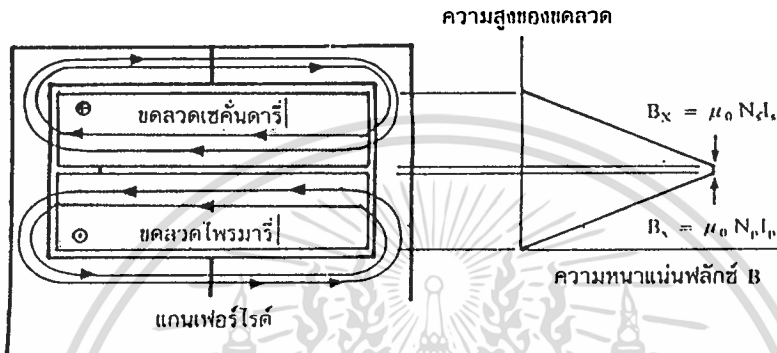
ปกติค่าความซึมซาบแม่เหล็ก (permeability)(μ) ของแกนเฟอร์ไรต์จะมีค่าสูงมาก แกนจะจับ ฟลักซ์แม่เหล็กที่เกิดจากการเหนี่ยวนำของขดลวดในหม้อแปลงให้วิ่งอยู่ในแกนเฟอร์ไรต์เท่านั้น แต่โดยความเป็นจริง แล้วยังมีฟลักซ์บางส่วนสามารถวิ่งออกจากแกนตัดผ่านขดลวดได้ ฟลักซ์เหล่านี้เรียกว่าฟลักซ์รั่ว (leakage flux) ฟลักซ์รั่วไม่ได้เกิดจากคุณภาพที่ไม่ดีของวัสดุที่ใช้ทำแกนเฟอร์ไรต์ แต่เป็นผลซึ่งเกิดจากการพันขดลวดโดยตรงดังจะได้อธิบายต่อไป

รูปที่ 5.15 แสดงภาพตัดขวางชั้นของลวดทองแดงในหม้อแปลง และเห็นวงฟลักซ์แม่เหล็กบางส่วนที่เกิดขึ้นขณะกระแสไหลผ่านขดลวด การหักล้างกันของฟลักซ์แม่เหล็กระหว่างลวด จะทำให้เกิดเส้นฟลักซ์ขนานไปกับชั้นของขดลวดดังรูปที่ 5.15(ข) เมื่อเส้นฟลักซ์ตัดแกนเฟอร์ไรต์แกนจะบังคับให้ฟลักซ์วิ่งอยู่ในแกนเนื่องจากค่าซึมซาบแม่เหล็ก ของแกนมีค่าสูงมาก ดังรูปที่ 5.15(ค) และเส้นแรงฟลักซ์ที่เกิดจากชั้นของลวดทองแดงหลาย ๆ ชั้นก็จะเป็นดังรูปที่ 5.16 ซึ่งเป็นฟลักซ์รั่วนั่นเอง



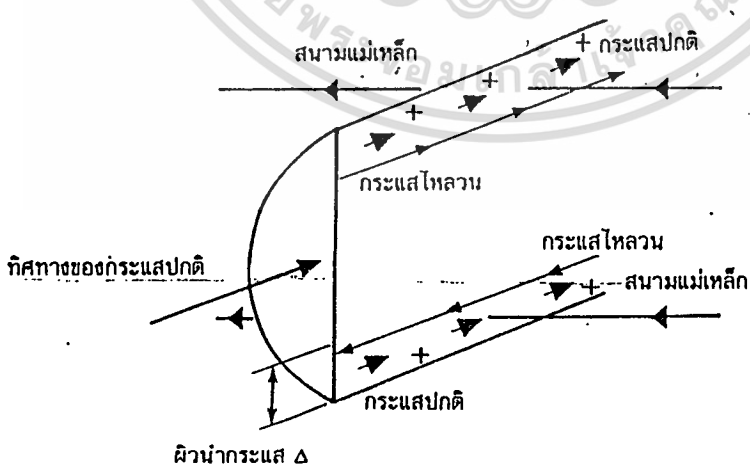
เอกสารรูปที่ 5.15 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลงสวิตติ่ง ห้ นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความหนาแน่นของฟลักซ์รั่ว (B_x) จะเพิ่มขึ้นเมื่อจำนวนชั้นของลวดทองแดงเพิ่มขึ้นจากรูปที่ 5.16 จะเห็นได้ว่า B_x มีค่าสูงสุดที่ระยะชั้นสูงสุดของลวดทองแดงจากแกนและมีค่าลดลงตามลำดับ ฟลักซ์รั่ววางตัวขนานกับชั้นของลวดทองแดงโดยตัดผ่าน และตั้งฉากกับเส้นลวดทองแดงในชั้นซึ่งทำให้เกิดกระแสไหลวนขึ้นในลวดทองแดง



รูปที่ 5.16 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่นของฟลักซ์รั่ว B_x ที่ตำแหน่งต่าง ๆ ในหม้อแปลงสวิตมิ่ง โดย B_x จะมีค่ามากที่สุดที่ระยะชั้นสูงสุดของขดลวดทองแดง

เนื่องจากมีฟลักซ์รั่วเกิดขึ้น ขดลวดทองแดงในหม้อแปลงจึงอยู่ในลักษณะเช่นเดียวกับการนำขดลวดไปวางในสนามแม่เหล็ก และจะเกิดกระแสไหลวนไหลที่บริเวณผิวหน้ากระแสของขดลวดที่สัมผัสกับสนามแม่เหล็กดังรูปที่ 5.17



รูปที่ 5.17 แสดงผลของลวดทองแดงที่วางอยู่ในฟลักซ์รั่วทำให้มีกระแสไหลวนเกิดขึ้นที่ผิวด้านบนและด้านล่างของลวดทองแดง และทำให้ความ

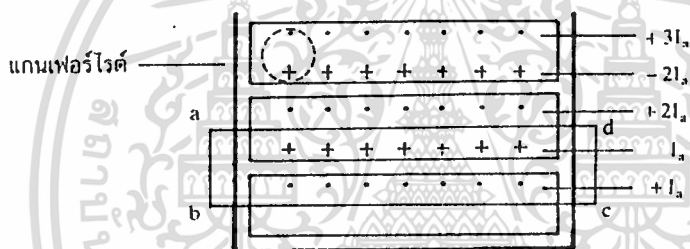
หนาแน่นกระแสที่ผิวด้านบนมีค่ามากกว่าผิวด้านล่าง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถึงการซ้อนกันของขดลวดมีจำนวนชั้นมากขึ้น จะส่งผลทำให้ความหนาแน่นของกระแสไหลวนมีค่ามากขึ้นด้วย ซึ่งจะพิจารณาได้ดังต่อไปนี้ จากรูปที่ 5.18

เพื่อให้ง่ายแก่การเข้าใจเราจะกำหนดให้ขดลวดทองแดงที่เรียงกันอยู่ในแต่ละชั้นเปรียบเสมือนแผ่นทองแดงพันรอบแกนของหม้อแปลงแทนขดลวด แผ่นทองแดงนี้จึงวางอยู่ในฟลักซ์รั่ว

พิจารณาแผ่นทองแดงที่ชั้นแรกที่อยู่ติดกับแกน ฟลักซ์รั่วจะตัดผ่านผิวด้านบนและทำให้เกิดกระแสไหลวนไหลที่ผิวด้านกระแสของแผ่นทองแดง สำหรับผิวด้านล่างที่ติดกับแกนจะไม่มีฟลักซ์แม่เหล็กตัดผ่านผิวเนื่องจากอยู่ติดกับแกน ดังนั้นกระแสไหลวนจะไหลเฉพาะที่ผิวด้านบนเท่านั้น

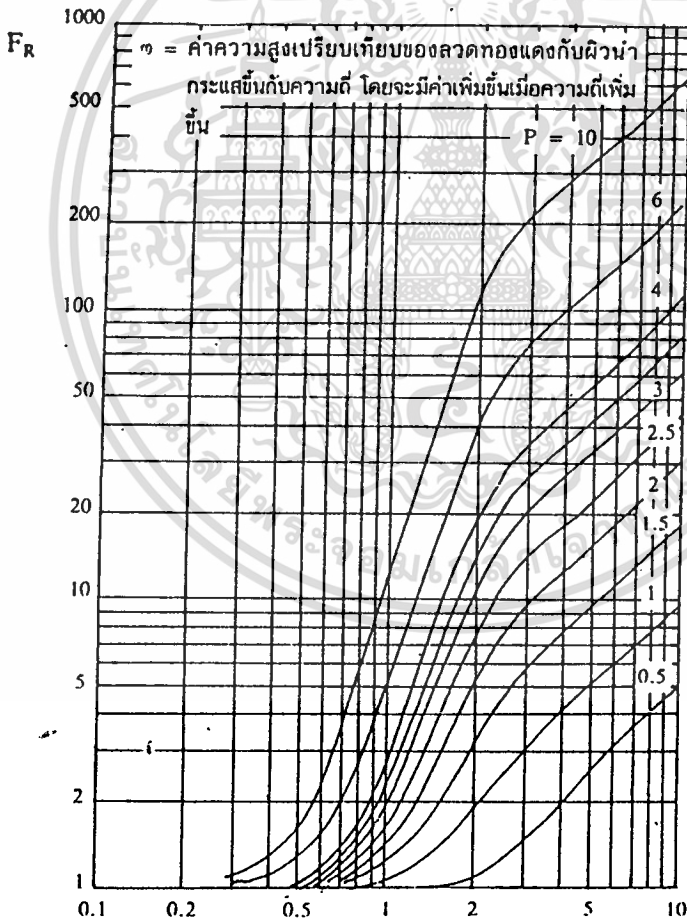


รูปที่ 5.18 แสดงการเปรียบเทียบขดลวดทองแดงที่พันเรียงกันให้เป็นลักษณะของแผ่นทองแดงที่มีความหนาเท่ากับ เส้นผ่านศูนย์กลางของขดลวดทองแดงเพื่อพิจารณาค่าความหนาแน่นของกระแสไหลวนในแต่ละชั้น

ถ้าสมมติให้ค่ากระแสที่ผิวด้านบนของแผ่นทองแดงในชั้นแรกมีค่าเท่ากับ $+I_u$ และเมื่อพิจารณาแผ่นทองแดงในชั้นที่สองผลของฟลักซ์รั่วจะทำให้กระแสไหลวนเกิดขึ้นที่ผิวด้านกระแสทั้งด้านบนและด้านล่าง สำหรับที่เนื้องกลางของแผ่นทองแดงจะไม่มีกระแสไหลวน เนื่องจากสนามแม่เหล็กมีค่าเท่ากับศูนย์ (สนามแม่เหล็กสามารถทะลุผ่านตัวนำเข้ามาได้เพียงระยะผิวหน้ากระแสเท่านั้น) ดังนั้นผลรวมของสนามแม่เหล็กตามทาง $(-Hd)_p$ รอบวง abcd จึงมีค่าเท่ากับศูนย์ และผลรวมของกระแสภายในวงรอบ abcd จะต้องมีค่าเท่ากับศูนย์ด้วย ตามกฎของแอมแปร์ เนื่องจากค่ากระแสที่ผิวด้านบนของแผ่นทองแดงชั้นแรกมีค่าเท่ากับ $+I_u$ ดังนั้นค่ากระแสที่ผิวล่างของแผ่นทองแดงในชั้นที่สองจะต้องมีค่าเท่ากับ $-I_u$ และไหลในทิศตรงกันข้าม ผลรวมของกระแสจึงจะมีค่าเท่ากับศูนย์

แดงขึ้นเค็ดวกันพันรอบแกน) ค่ากระแสที่ไหลที่ผิวบนในแผ่นทองแดงชั้นที่สองจึงต้องมีค่าเท่ากับ $+2I_u$ ในทำนองเค็ดวกัน ค่ากระแสที่ผิวบนของแผ่นทองแดงในชั้นที่สามก็จะมีค่าเท่ากับ $+3I_u$ และค่ากระแสที่ผิวบนในแต่ละชั้นจะเพิ่มขึ้นเรื่อย ๆ ตามจำนวนชั้นที่เพิ่มขึ้น

จะเห็นได้ว่า การซ้อนกันของลวดทองแดงจะทำให้การสูญเสียในขดลวดเพิ่มมากขึ้นเนื่อง จากค่าความหนาแน่นกระแสที่เพิ่มขึ้นในแต่ละชั้น รูปที่ 5.19 แสดงการเพิ่มของค่าอัตราส่วน F_R เนื่องมาจากการเพิ่มจำนวนชั้นของขดลวดทองแดงในหม้อแปลง จะเห็นได้ว่า ที่ความถี่สูง ๆ การเพิ่มจำนวนชั้นให้มากขึ้น จะยิ่งเพิ่มค่าของ F_R ให้มากขึ้นตามไปด้วย และจะเกิดการสูญเสียในลวดทองแดงสูงขึ้น



รูปที่ 5.19 แสดงค่า F_R ซึ่งขึ้นกับจำนวนชั้นในหนึ่งพอร์ชั่น จะเห็นได้ว่าที่ความถี่สูง ๆ

ซึ่งจำนวนชั้นในหนึ่งพอร์ชั่นมีค่ามาก F_R จะยิ่งมีค่ามาก ซึ่งแสดงให้เห็นว่าการสูญเสียใน

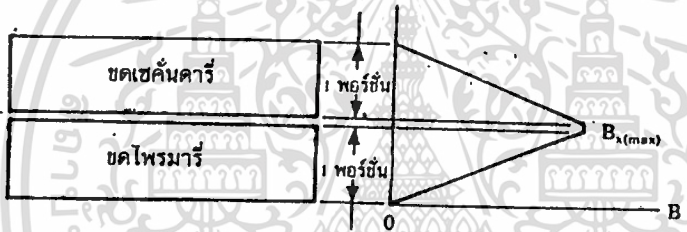
ขดลวดจะมีค่ามากด้วย (โดย Dowell, 1966) การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4.4 เทคนิคการพันขดลวดทองแดงสำหรับหม้อแปลงสวิตจิ่ง

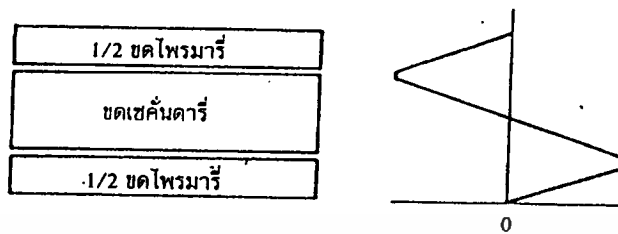
(Winding Topology)

ก่อนศึกษาการจัดรูปแบบการพันของลวดทองแดงเราควรที่จะเข้าใจความหมายของคำว่า พอร์ชั่นเสียก่อน คำว่า "พอร์ชั่น (Portion)" ในการพันขดลวดทองแดงจะมีความหมายดังนี้ คือ หนึ่งพอร์ชั่นกำหนดจากชั้นของขดลวดทองแดงชุดหนึ่ง ๆ ที่มีค่าความหนาแน่นฟลักซ์รีว้น้อยที่สุดไปจนถึงชั้นที่มีค่าความหนาแน่นฟลักซ์รีวสูงที่สุด และจำนวนชั้นในหนึ่งพอร์ชั่น (layer) จะหมายถึงจำนวนชั้นของลวดทองแดงที่เรียงซ้อนกันอยู่ภายในพอร์ชั่นนั้น ๆ จากรูปที่ 5.20 จะเห็นได้ว่า จำนวนชั้นทั้งหมดของขดไฟรมาร์รี่นั้นอยู่ในหนึ่งพอร์ชั่น และจำนวนชั้นทั้งหมดของขดเซคชั่นคาร์ก็พันอยู่ในหนึ่งพอร์ชั่นเช่นเดียวกัน

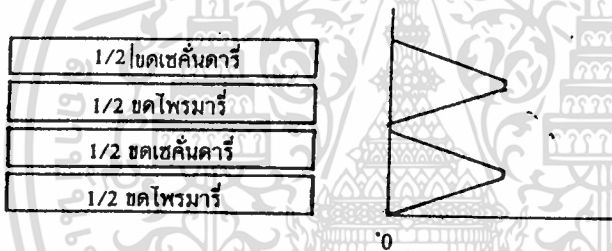


รูปที่ 5.20 แสดงการกำหนดจำนวนชั้นในพอร์ชั่น รูปนี้จะเห็นว่าจำนวนชั้นของขดลวดไฟรมาร์รี่ทั้งหมดอยู่ในหนึ่งพอร์ชั่น และจำนวนชั้นทั้งหมดของขดลวดเซคชั่นคาร์ก็อยู่ในอีกหนึ่งพอร์ชั่นเช่นกัน

ถ้าแยกขดไฟรมาร์รี่ออกเป็นสองส่วนดังรูปที่ 5.21 จะทำให้ความหนาแน่นสูงสุดของฟลักซ์รีวและจำนวนชั้นต่อหนึ่งพอร์ชั่นลดลงครึ่งหนึ่งด้วย (เนื่องจากความหนาแน่นของฟลักซ์รีวจะขึ้นกับจำนวนชั้นของขดลวด) ไม่ว่าจะเป็นที่ขดไฟรมาร์รี่หรือขดเซคชั่นคาร์ก็ตาม จากกราฟในรูปที่ 5.19 แสดงให้เห็นว่าการลดลงของจำนวนชั้นต่อหนึ่งพอร์ชั่นจะทำให้ค่าอัตราส่วน F_x ของขดลวดลดลง ดังนั้นหากมีการจัดรูปแบบในการพันขดลวดทองแดงที่เหมาะสม จะทำให้ลดการสูญเสียที่เกิดขึ้นในขดลวดทองแดงได้



รูปที่ 5.21 แสดงการลดค่าความหนาแน่นฟลักซ์สูงสุดของฟลักซ์รั่วได้โดยการลดจำนวนชั้นของขดลวดในหนึ่งพอร์ขึ้นลงโดยแบ่งครึ่งพื้นที่ขดลวดไพรมารี



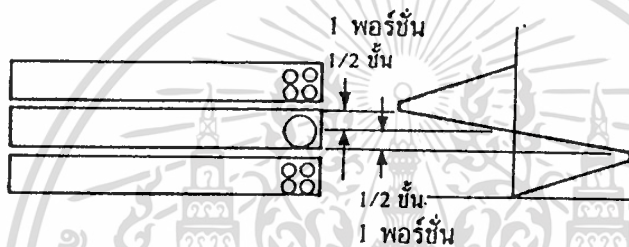
รูปที่ 5.22 แสดงการลดจำนวนชั้นในหนึ่งพอร์ขึ้นจากรูปที่ 5.21 ลงไปอีก โดยการแบ่งครึ่งพื้นที่ขดเซคันดารีด้วย

การจัดขดลวดแบบธรรมดา (simple winding)

การจัดขดลวดในหม้อแปลงแบบธรรมดา คือ การพันขดลวดทองแดงให้ได้ครบจำนวนรอบที่ต้องการทับซ้อนกันไปที่ละชุดไปเรื่อย ๆ ตัวอย่างเช่น ถ้าขดไพรมารีมีจำนวนรอบเท่ากับห้าสิบรอบ และขดเซคันดารีมีจำนวนรอบเท่ากับสิบรอบการจัดขดลวดแบบธรรมดาทำได้โดยพันขดลวดทองแดงรอบแกนให้ครบจำนวนห้าสิบรอบเพื่อให้เป็นขดไพรมารี จากนั้นจึงพันขดเซคันดารีทับไปบนขดไพรมารีให้ได้ครบจำนวนสิบรอบ การจัดขดลวดแบบธรรมดานี้จึงเป็นลักษณะดังรูปที่ 5.20 นั้นเอง

การจัดขดลวดแบบพันแทรกกลาง (sandwiched winding)

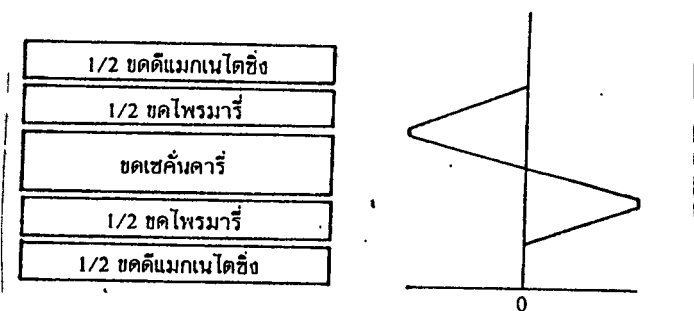
คือ การจัดขดลวดพันให้ครบตามจำนวนรอบที่ต้องการ โดยพันแทรกเข้าไประหว่างกลางของขดลวดที่พันแบบแบ่งครึ่งชั้น การพันขดลวดแบบแทรกกลางนี้ถึงแม้จะมีขดลวดทองแดงเพียงแค่นั้นแต่ชาก็อาจจะเกิดฟอร์ชั่นได้ถึงสองฟอร์ชั่นดังรูปที่ 5.23 โดยจำนวนชั้นต่อหนึ่งฟอร์ชั่นจะมีค่าเท่ากับ "ครึ่งชั้น" ซึ่งอาจกล่าวได้ว่าเป็นชั้นที่มีความสูงเป็นครึ่งหนึ่งของชั้นปกติมันเอง ในทำนองเดียวกัน หนึ่งฟอร์ชั่นที่ได้จากการพันแทรกกลางนี้อาจมีจำนวนรอบเป็นจำนวนครึ่งรอบได้ถ้าในครึ่งชั้นของหนึ่งฟอร์ชั่นนั้นมีจำนวนเป็นเลขคี่



รูปที่ 5.23 แสดงลักษณะของฟอร์ชั่นที่มีจำนวนชั้นเท่ากับครึ่งชั้น

5.45 การจัดขดลวดทองแดงสำหรับหม้อแปลงสวิตซ์ในคอนเวอเตอร์แบบต่าง ๆ หม้อแปลงสำหรับฟอร์เวิร์ดคอนเวอเตอร์

หม้อแปลงในฟอร์เวิร์ดคอนเวอเตอร์จะมีขดลวดที่สำคัญอยู่ 3 ส่วน คือ ขดไพรมารี ขดเซคันดารี และขดตีแมกเนโตซิง การจัดขดลวดอาจทำได้ดังรูปที่ 5.24 โดยแยกส่วนขดไพรมารีและแทรกกลางด้วยขดเซคันดารี และเพื่อไม่ให้เกิดการสูญเสียในขดตีแมกเนโตซิงขณะที่มันไม่นำกระแส จึงควรจัดขดลวดตีแมกเนโตซิงให้ขุ่นนอกสุดเพื่อให้เกิดการสูญเสียในขดตีแมกเนโตซิงขณะที่มันนำกระแสเท่านั้น



เอกสารนี้เป็นเอกสารรูปที่ 5.24 แสดงการจัดขดลวดทองแดงสำหรับฟอร์เวิร์ดคอนเวอเตอร์

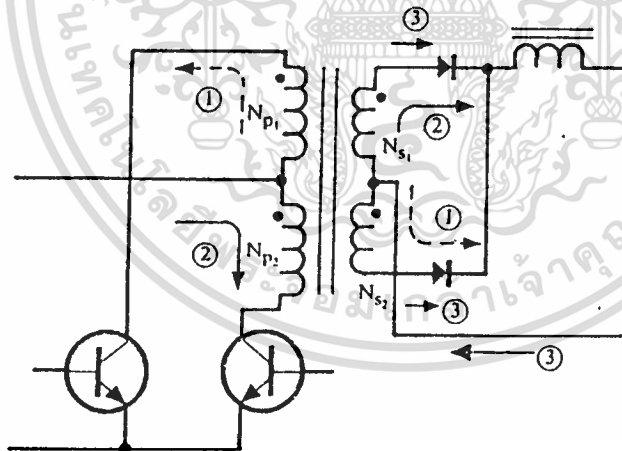
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หม้อแปลงสำหรับวงจรแบบพช-พูลคอนเวอร์เตอร์

ในหม้อแปลงสำหรับพช-พูลคอนเวอร์เตอร์อาจแบ่งขดลวดออกได้เป็นส่วนที่สำคัญ 4 ส่วน คือขดไพรมารี N_{p1} และ N_{p2} กับขดเซคันดารี N_{s1} และ N_{s2} เนื่องจากการทำงานของพช-พูลคอนเวอร์เตอร์ ขดลวดทั้งหมดจะไม่นำกระแสพร้อมกันในเวลาเดียวกัน การจัดขดลวดที่ไม่เหมาะสม อาจทำให้เกิดการสูญเสียในลวดทองแดงโดยไม่จำเป็นในขณะที่ขดลวดไม่ได้นำกระแส

เราอาจแบ่งการทำงานของหม้อแปลงในพช-พูลคอนเวอร์เตอร์ออกได้เป็น 3 ช่วง ตามการทำงานของวงจรดังนี้ คือ

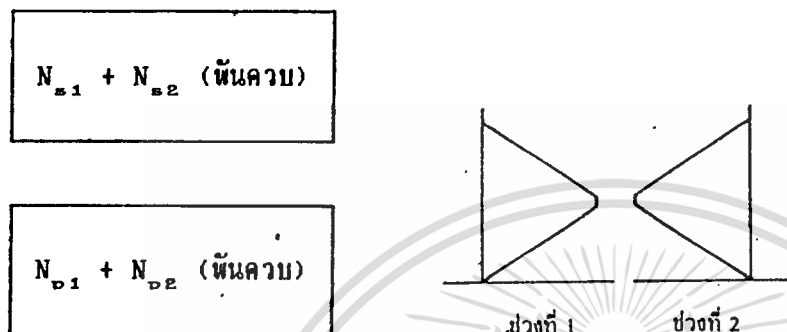
- ช่วงที่ 1 : ขด N_{p1} และ N_{s2} นำกระแส ขดลวดชุดอื่นไม่นำกระแส
- ช่วงที่ 2 : ขด N_{p1} และ N_{s2} นำกระแส ขดลวดชุดอื่นไม่นำกระแส
- ช่วงที่ 3 : เกิดขึ้น 2 ครั้งต่อหนึ่งคาบเวลาการทำงานคือ N_{s1} และ N_{s2} นำกระแส ขณะที่ N_{p1} และ N_{p2} ไม่นำกระแสพร้อมกันในช่วงเวลาเพื่อ t_D อย่างไรก็ตาม ถ้าช่วงเวลา t_D มีค่าน้อย เราอาจข้ามการพิจารณาการสูญเสียที่เกิดขึ้นในช่วงนี้ได้



รูปที่ 5.25 แสดงลักษณะการไหลของกระแสในช่วงการทำงานต่าง ๆ ของพช-พูลคอนเวอร์เตอร์

ที่แรงดันอินพุตค่า ขดไพรมารี N_{p1} และ N_{p2} กับขดเซคันดารี N_{s1} และ N_{s2} สามารถพันได้ในลักษณะการพันควบ (bifilar winding) เพื่อให้ผลตอบสนองและจำนวนรอบใกล้เคียงกัน
 เอกสารชิ้นนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

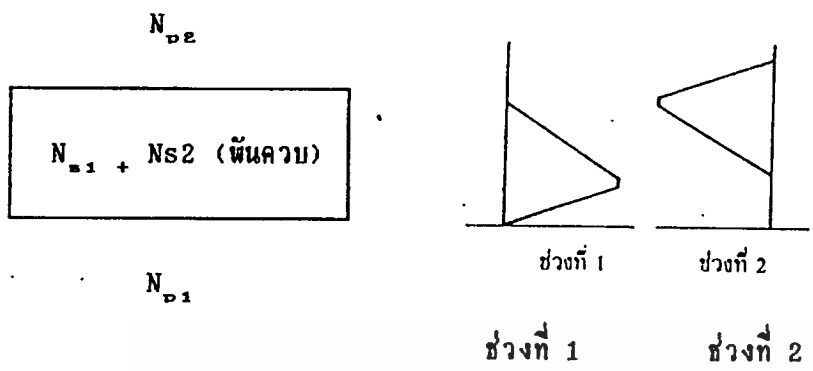
กันได้อย่างแท้จริง ถ้าขดลวดในหม้อแปลงแบบธรรมดาด้วยการพันควบ ก็จะได้ดังในรูปที่ 5.26



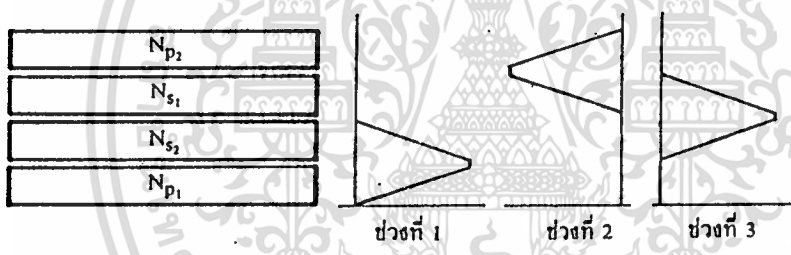
รูปที่ 5.26 แสดงการจัดขดลวดทองแดงในหม้อแปลงพหุ-ขด ในลักษณะการพันควบ และค่าความหนาแน่นฟลักซ์รีวในช่วงการทำงานต่าง ๆ

จะเห็นได้ว่า ในช่วงการทำงานที่ 1 และช่วงที่ 2 ทั้งขดลวดที่นำกระแสและไม่ได้นำกระแสจะมีการสูญเสียเกิดขึ้นทั้งสิ้นเนื่องจากค่าความหนาแน่นฟลักซ์รีวเกิดขึ้นทุกช่วงการทำงานในกรณีนี้เนื่องจากขด N_{p1} และ N_{p2} เกิดการสูญเสียในทุกช่วงอยู่แล้ว และจะมีค่าสูงกว่าการสูญเสียในช่วงที่ 3 จึงไม่จำเป็นต้องพิจารณาการสูญเสียในช่วงที่ 3 ก็ได้

เมื่อคอนเวอร์เตอร์ต้องใช้งานกับระบบแรงดันไฟฟ้าดับ 220 โวลต์ จะเกิดข้อจำกัดของการพันควบ เนื่องจากการพันควบอาจทำให้เกิดการลัดวงจรของขดลวดทะลุผ่านฉนวนที่เคลือบลวดทองแดงได้ จึงต้องแยกพันขดไพโรมารี N_{p1} และ N_{p2} ออกจากกัน ดังนั้นจึงควรจัดขดลวดในลักษณะแบ่งส่วนและแทรกกลางดังรูปที่ 5.27 จะเห็นได้ว่าการพันขดลวดในลักษณะนี้ ขดลวดไพโรมารี N_{p1} และ N_{p2} แต่ละขดจะมีการสูญเสียเฉพาะเมื่อมันนำกระแสเท่านั้น ส่วนขดเซ็คันดารี N_{s1} และ N_{s2} จะมีการสูญเสียเกิดขึ้นทั้ง 2 ช่วง



รูปที่ 5.27 แสดงลักษณะการพันขดลวดทองแดงของหม้อแปลงพุ่ม-พูล ในลักษณะแยกส่วนและแทรกกลางแบบพื้นควม



รูปที่ 5.28 แสดงลักษณะการพันขดลวดทองแดงของหม้อแปลงพุ่ม-พูล ในลักษณะแยกส่วนขดลวดแต่ละชุดและจัดแบบแทรกกลาง

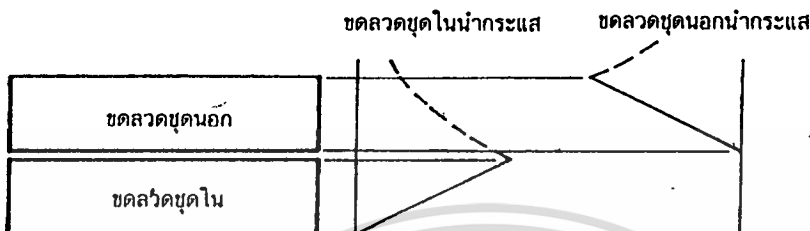
ในรูปที่ 5.28 เป็นการจัดขดลวดในหม้อแปลงโดยแยก N_{p1} และ N_{p2} ออกจากกัน ขดลวดที่ไม่นำกระแสทั้งไพรมารีและเซคันดารีจะไม่มีกระแสไหลในการทำงานช่วงที่ 1 และช่วงที่ 2 อย่างไรก็ตาม การสลับขดลวดจะเกิดขึ้นที่ขดเซคันดารี N_{s1} และ N_{s2} ในช่วงที่ 3

หม้อแปลงสำหรับฟลายแบคคอนเวอร์เตอร์

หม้อแปลงสำหรับฟลายแบคคอนเวอร์เตอร์จะมีขดลวดที่สำคัญเพียงขดไพรมารี และขดเซคันดารีซึ่งจะสลับกันนำกระแสคือ เมื่อขดไพรมารีนำกระแสขดเซคันดารีจะไม่นำกระแส ในทางกลับกันเมื่อขดเซคันดารีนำกระแสขดไพรมารีจะไม่นำกระแส ลักษณะค่าความหนาแน่นฟลักซ์ ϕ จะเป็นดังรูปที่ 5.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

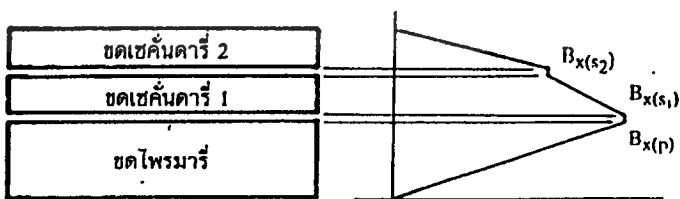
เนื่องจากฟลักซ์รั่วจากขดลวดชั้นในจะทำให้เกิดการสูญเสียที่ขดลวดชั้นนอกได้ แม้ว่าขดลวดชั้นนอกจะไม่ได้นำกระแส ดังนั้นการวางขดไฟไหม้หรือขดเซคันดารีจึงควรพิจารณาให้ขดลวดที่มีขนาดเล็กกว่าอยู่ด้านบน



รูปที่ 5.29 แสดงลักษณะของค่าความหนาแน่นฟลักซ์รั่วที่มีผลต่อขดลวดชั้นนอกและชั้นในของหม้อแปลงสำหรับฟลายแบคคอนเวอร์เตอร์

หม้อแปลงที่มีค่าแรงดันเอาต์พุตหลายค่า

กรณีที่ต้องการให้หม้อแปลงมีแรงดันเอาต์พุตหลายค่า ขดลวดเซคันดารีจะมีหลายชุดด้วยกัน ลักษณะความหนาแน่นฟลักซ์รั่วที่เกิดขึ้นในหม้อแปลงที่มีแรงดันเอาต์พุตหลายค่าอาจเป็นได้ดังในรูปที่ 5.30 ในกรณีนี้จะเห็นได้ว่า ค่าความหนาแน่นของฟลักซ์รั่วในตำแหน่งของขดเซคันดารีที่ 1 ไม่ได้เริ่มจากศูนย์และจะมีการสูญเสียเกิดขึ้นได้สูงการวางขดลวดทองแดงในตำแหน่งเช่นนี้จึงควรเลือกขดลวดชุดที่มีขนาดของขดลวดเล็กที่สุด (มีกระแสค่าต่ำสุด) จากขดลวดทั้งหมดในหม้อแปลง



รูปที่ 5.30 แสดงลักษณะความหนาแน่นของฟลักซ์รั่วในหม้อแปลงที่มีขดเซคันดารีหลายชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 ถ้าจำนวนชั้น $P_{1d} \ll 1$ ขนาดของลวดทองแดงที่เลือกมายังใช้ไม่ได้ ให้เลือกขนาดของลวดทองแดงใหม่ โดยเปลี่ยนไปใช้วิธีคำนวณในกรณีที่มีชั้นเคียวหรือครึ่งชั้น

3.3 ปัดเศษของจำนวนชั้น P_{1d} ที่คำนวณได้ (ถ้ามี) ให้เป็นจำนวนเต็ม โดยปัดขึ้น เพื่อให้ได้จำนวนชั้นเป็นจำนวนเต็ม P

(4) คำนวณระยะห่างขดลวดในชั้น (winding pitch) จาก

$$t = pb_w / (N+P) \quad \dots\dots (5.17)$$

ในการพันขดลวดระยะห่างของขดลวดระหว่างรอบจะกำหนดได้จากค่า t ที่คำนวณได้นี้

(5) เลือกค่าความหนาของเทปฉนวนเพื่อรองพันขดลวดในแต่ละชั้น ความสูงของขดลวดบนบอบบิ้นเมื่อพันครบจำนวนรอบจะมีค่าเท่ากับ

$$H_{1d} = p (d_o + i) \quad \dots\dots (10.18)$$

เมื่อ i คือความหนาของเทปฉนวนที่ใช้ เป็นมิลลิเมตร

(6) คำนวณค่าอัตราส่วน F_r จาก

$$F_r = 1 + 1/2 \cdot (d/d_{1d})^2 \quad \dots\dots (10.19)$$

(7) คำนวณค่าความต้านทานที่กระแสลับต่อหนึ่งหน่วยความยาว (R_{ac}) จาก

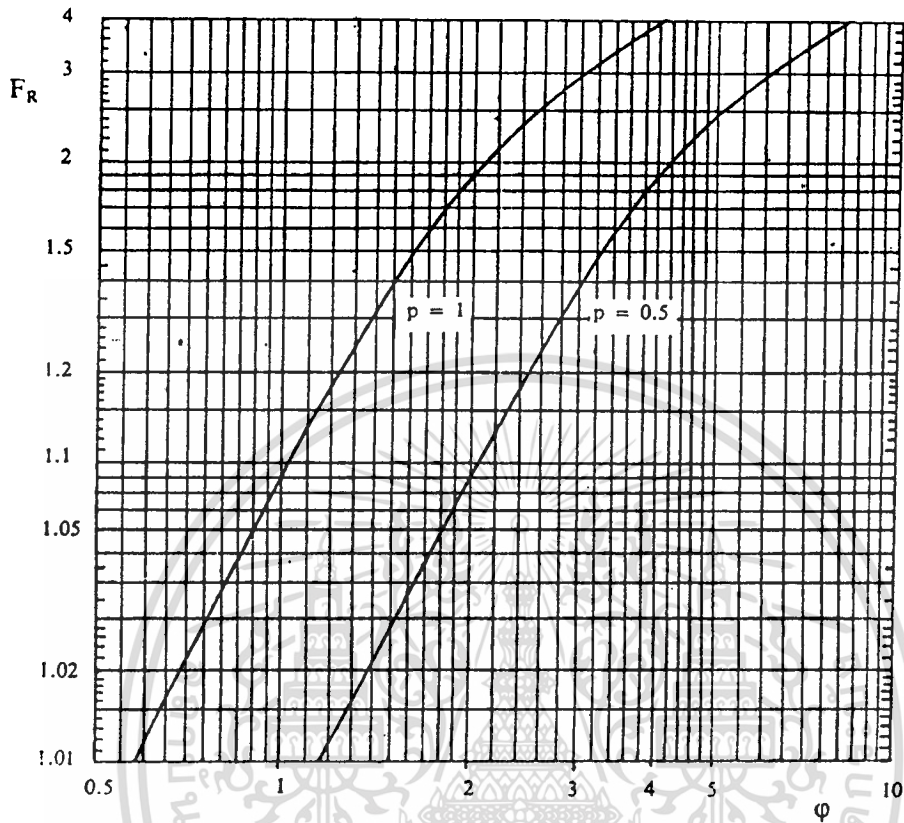
$$R_{ac} = F_r R_{dc} \quad \dots\dots (5.20)$$

เมื่อ R_{dc} คือ ค่าความต้านทานที่กระแสตรงต่อหนึ่งหน่วยความยาวของลวดทองแดง

(ดูได้จากตารางที่ 5.1)

(8) ดังนั้นกำลังสูญเสียที่เกิดขึ้นในขดลวด P_w จะมีค่า

$$P_w = CI_{rms}^2 \cdot N \cdot l_{av} \cdot R_{av} \quad (\text{วัตต์}) \quad \dots\dots (5.21)$$



รูปที่ 5.32 แสดงค่าความสัมพันธ์ของ F_R และ ϕ สำหรับการพันขดลวดในกรณีขดลวดมีจำนวนชั้นเท่ากับ 1 ชั้น และ 1/2 ชั้น ส่วนค่า F_R ที่มากกว่า 4 ให้กำหนดค่า $F_R = p\phi$ (ที่มา : Jongsmas²)

หมายเหตุ ถ้าเป็นการพันขดลวดแบบแทรกกลาง ในกรณีที่มีค่าที่คำนวณได้ในข้อ 5 มีค่าเท่ากับ 4 หรือมากกว่า อาจเลือกใช้การพันแบบครึ่งชั้นซึ่งจะให้ค่า R_{uc} ใกล้เคียงกัน แต่ขนาดของลวดทองแดงที่ใช้จะมีค่าลดลงครึ่งหนึ่งและอาจพันขดลวดทองแดงได้ง่ายกว่าในกรณีนี้ให้คำนวณแบบเดียวกัน โดยเริ่มจากข้อที่ 1 และเปลี่ยน $p = 0.5$ แทน

การพันขดลวดโดยใช้ลวดทองแดงขนาดกัน

เพื่อลดค่าความต้านทานของลวดทองแดงลงไปอีกโดยการใช้ลวดทองแดงมาขนาดกันแล้วพันให้ได้ครบตามจำนวนรอบนั้น สามารถทำได้ดังแสดงในรูปที่ 5.33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้ว่า

1. ถ้าค่าของอัตราส่วน $T/\Delta > 2$ การพันลวดทองแดงให้ได้ครบจำนวนรอบภายในชั้นเดียว (single layer) จะเกิดการสูญเสียในขดลวดทองแดงน้อยที่สุด แต่ในกรณีพันแทรกกลางเมื่อค่า $T/\Delta > 6$ การพันขดลวดทองแดงให้ได้ครบจำนวนรอบภายในครึ่งชั้น (half layer) จะเกิดการสูญเสียในขดลวดทองแดงน้อยที่สุด
2. ถ้าค่าของอัตราส่วน $T/\Delta < 2$ การพันขดลวดทองแดงให้ได้ครบจำนวนรอบสามารถพันได้มากกว่าหนึ่งชั้น แต่จำนวนชั้นยิ่งน้อยการสูญเสียจะน้อยตามไปด้วย
3. กรณีที่การพันลวดทองแดงให้ได้ครบตามจำนวนรอบมีจำนวนชั้นมากกว่าหนึ่งชั้นการพันลวดทองแดงแบบเว้นระยะห่างเท่า ๆ กัน (spaced winding) ค่าความต้านทานที่กระแสสลับของขดลวดจะน้อยกว่าการพันลวดทองแดงให้เรียงชิดกัน แต่ในกรณีที่การพันลวดทองแดงให้ได้ครบจำนวนรอบมีจำนวนชั้นได้เพียงชั้นเดียวหรือน้อยกว่า ต้องพันลวดทองแดงให้เรียงชิดกันเท่านั้น

การเลือกขนาดของลวดทองแดง

- (1) ให้คำนวณค่าประมาณของขนาดเส้นผ่าศูนย์กลางของลวดทองแดงจาก

$$d_{1d} = (17 \cdot 1B_w / Nf)^{1/3} \quad \text{มิลลิเมตร} \quad \dots (5.15)$$

- เมื่อ d_{1d} คือ ค่าคำนวณของขนาดเส้นผ่าศูนย์กลางลวดทองแดง เป็นมิลลิเมตร
 b_w คือ ค่าระยะสำหรับพันขดลวดแบบบับิ้น เป็นมิลลิเมตร
 N คือ จำนวนรอบของขดลวด เป็นรอบ
 f คือ ความถี่การทำงานของหม้อแปลง เป็นกิโลเฮิรตซ์

- (2) เลือกขนาดของลวดทองแดงที่มีการผลิตจริงจากตารางที่ 5.1 ที่ใกล้เคียงกับค่าที่คำนวณ d_{1d} มากที่สุด บันทึกค่า d , d_o , t_{min} และ R_{dc} เอาไว้

- (3) คำนวณจำนวนชั้นของขดลวดทองแดงที่จะได้เมื่อพันครบจำนวนรอบจากค่า t_{min}

ในข้อ 2 ดังนี้

$$3.1 \quad P_{1d} = N / [(b_w - 1) / t_{min}] \quad \dots (5.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 ถ้าค่าจำนวนชั้น $P_{1d} < 1$ ขนาดของลวดทองแดงที่เลือกมายังใช้ไม่ได้ ให้เลือกขนาดของลวดทองแดงใหม่ โดยเปลี่ยนไปใช้วิธีคำนวณในกรณีที่จำนวนชั้นมีชั้นเดียวหรือครึ่งชั้น

3.3 ปิดเศษของจำนวนชั้น P_{1d} ที่คำนวณได้ (ถ้ามี) ให้เป็นจำนวนเต็ม โดยปัดขึ้น เพื่อให้ได้จำนวนชั้นเป็นจำนวนเต็ม P

(4) คำนวณระยะห่างขดลวดในชั้น (winding pitch) จาก

$$t = pb_w / (N+P) \quad \dots\dots (5.17)$$

ในการพันขดลวดระยะห่างของขดลวดระหว่างรอบจะกำหนดได้จากค่า t ที่คำนวณได้นี้

(5) เลือกค่าความหนาของเทปฉนวนเพื่อรองพันขดลวดในแต่ละชั้น ความสูงของขดลวดบนขอบชั้นเมื่อพันครบจำนวนรอบจะมีค่าเท่ากับ

$$H_{1d} = p (d_w + i) \quad \dots\dots (10.18)$$

เมื่อ i คือความหนาของเทปฉนวนที่ใช้ เป็นมิลลิเมตร

(6) คำนวณค่าอัตราส่วน F_r จาก

$$F_r = 1 + 1/2 \cdot (d/d_{1d})^2 \quad \dots\dots (10.19)$$

(7) คำนวณค่าความต้านทานที่กระแสสลับต่อหนึ่งหน่วยความยาว (R_{nc}) จาก

$$R_{nc} = F_r R_{dc} \quad \dots\dots (5.20)$$

เมื่อ R_{nc} คือ ค่าความต้านทานที่กระแสตรงต่อหนึ่งหน่วยความยาวของลวดทองแดง (ดูได้จากตารางที่ 5.1)

(8) ดังนั้นกำลังสูญเสียที่เกิดขึ้นในขดลวด P_w จะมีค่า

$$P_w = CI_{RMS}^2 \cdot N \cdot l_{av} \cdot R_{nc} \quad (\text{วัตต์}) \quad \dots\dots (5.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อ I_{av} คือ ค่าเฉลี่ยของความยาวขดลวดต่อหนึ่งรอบเป็นเมตร
 C คือ ค่าตัวคูณเท่ากับ 1 (กรณีเป็นการพันขดลวดแบบธรรมดา)
 และเท่ากับ 2 (กรณีเป็นการพันแบบแยกส่วนพัน)
 I_{RMS} คือ ค่ากระแส RMS ที่ผ่านขดลวด เป็นแอมป์

กรณีจำนวนชั้นมีชั้นเคี้ยวหรือมีเฟืองครึ่งชั้น

- (1) กำหนดจำนวนชั้น p ให้มีค่าเท่ากับ 1 b_w
- (2) คำนวณระยะห่างขดลวดระหว่างรอบ $t = \frac{P}{(N+p)}$
- (3) เลือกขนาดของขดลวดจากตารางที่ 5.1 ให้มีค่า $t_{min} < t$ (t_{min} ค่ามากที่สุด
 ในตารางที่น้อยกว่าหรือเท่ากับ t) บันทึกค่า $d, d_o,$ และ R_{ac} และให้กำหนด
 ค่าความหนาของเทปฉนวน i เอาไว้ด้วย
- (4) คำนวณค่าความสูงของขดลวดเมื่อพันครบจำนวนรอบ

$$H = d_o + i \dots\dots (5.22)$$

- (5) คำนวณค่า φ จาก

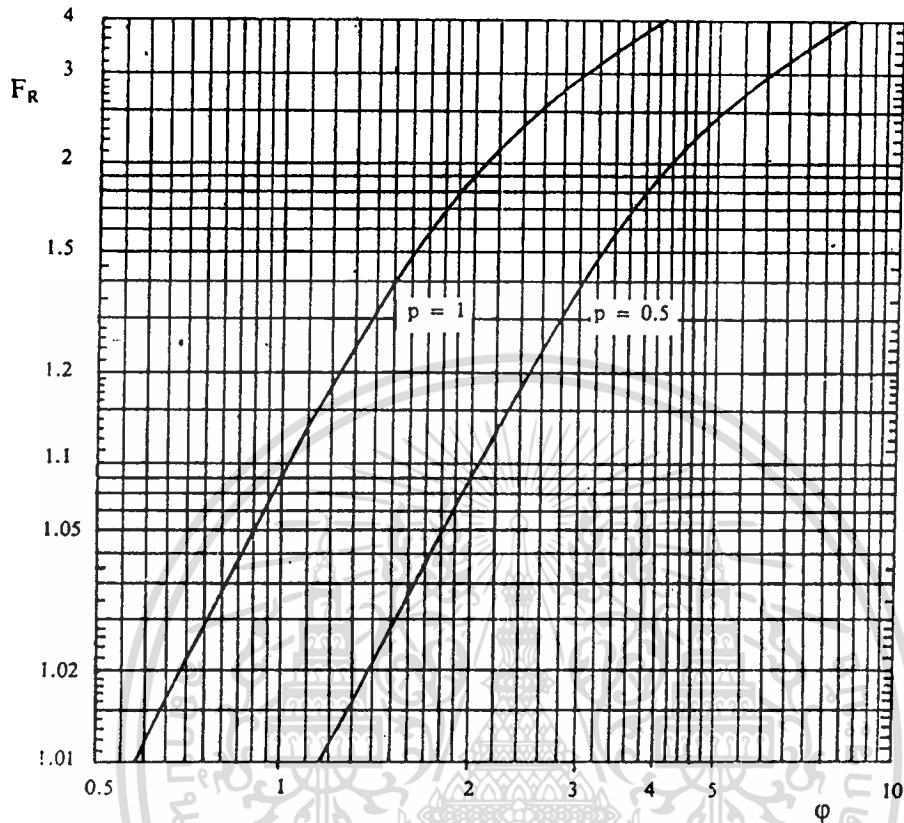
$$\varphi = \sqrt{0.124fd^3/t} \dots\dots (5.23)$$

(f เป็นกิโลเฮิรตซ์ d และ t เป็นมิลลิเมตร)

- (6) หาค่าอัตราส่วน F_R ได้จากกราฟในรูปที่ 10.32 โดยให้ค่าที่คำนวณได้จากข้อ 5
 กรณีที่ค่า F_R เกินจากที่แสดงไว้ในกราฟ ให้กำหนดค่า $F_R = p$
- (7) คำนวณค่า R_{ac} จาก $R_{ac} = F_R R_{dc}$
- (8) คำนวณค่ากำลังสูญเสียที่เกิดขึ้นในขดลวดได้จาก

$$P_w = CI_{RMS}^2 \cdot N_{av} \cdot R_{ac} \dots\dots (5.24)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



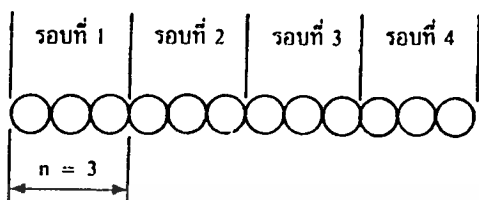
รูปที่ 5.32 แสดงค่าความสัมพันธ์ของ F_R และ ϕ สำหรับการพันขดลวดในกรณีขดลวดมีจำนวนชั้นเท่ากับ 1 ชั้น และ $1/2$ ชั้น ส่วนค่า F_R ที่มากกว่า 4 ให้กำหนดค่า $F_R = p\phi$ (ที่มา : Jongsmas²)

หมายเหตุ ถ้าเป็นการพันขดลวดแบบแทรกกลาง ในกรณีที่ค่าที่คำนวณได้ในข้อ 5 มีค่าเท่ากับ 4 หรือมากกว่า อาจเลือกใช้การพันแบบครึ่งชั้นซึ่งจะให้ค่า R_{uc} ใกล้เคียงกัน แต่ขนาดของลวดทองแดงที่ใช้จะมีค่าลดลงครึ่งหนึ่งและอาจพันขดลวดทองแดงได้ง่ายกว่าในกรณีนี้ให้คำนวณแบบเดียวกัน โดยเริ่มจากข้อที่ 1 และเปลี่ยน $p = 0.5$ แทน

การพันขดลวดโดยใช้ลวดทองแดงขนาดเท่ากัน

เพื่อลดค่าความต้านทานของลวดทองแดงลงไปอีกโดยการใช้ลวดทองแดงขนาดเท่ากันแล้วพันให้ได้ครบตามจำนวนรอบนั้น สามารถทำได้ดังแสดงในรูปที่ 5.33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.33 แสดงการพันขดลวดโดยใช้ขดลวดทองแดงขนานกัน

($n = 3$ เส้น และพันครบรอบจำนวน 4 รอบ)

การใช้ลวดทองแดงขนานกันนั้น เมื่อเปรียบเทียบกับการใช้ลวดทองแดงเพียงเส้นเดียว จะทำให้ค่าความต้านทานที่กระแสสลับของขดลวดและขนาดเส้นผ่าศูนย์กลางของลวดทองแดงลดลง ประมาณ n แต่ความสูงจะเพิ่มขึ้นประมาณ n ด้วยเมื่อ n คือ จำนวนเส้นของลวดทองแดงขนานกัน

โดยทั่วไปการขนานลวดทองแดง 2 เส้นจะลดค่าความต้านทานที่กระแสสลับของขดลวดลงได้ประมาณ 20 เปอร์เซ็นต์ แต่ความสูงของขดลวดจะมีค่าเพิ่มขึ้นที่ประมาณ 25 เปอร์เซ็นต์ด้วยการขนานลวดทองแดง 3 เส้นจะลดค่าความต้านทานที่กระแสสลับของขดลวดลงประมาณ 30 เปอร์เซ็นต์ แต่ความสูงของขดลวดจะมีค่าเพิ่มขึ้นประมาณ 45 เปอร์เซ็นต์เช่นกัน การขนานลวดทองแดงมากกว่า 3 เส้นมักไม่นิยมทำกัน เพราะจะพันขดลวดได้ลำบาก หรืออาจทำให้ขดลวดสูงเกินกว่าที่จะพันบนแกนบอบป็นได้ การพันขดลวดทองแดงขนานกันทำได้ดังนี้

- (1) เลือกจำนวนลวดทองแดงขนาน = n เส้น (ปกติจะใช้เพียง 2 หรือ 3 เส้นเท่านั้น)
- (2) ทำตามขั้นตอนที่ได้กล่าวในหัวข้อการเลือกขนาดของลวดทองแดง โดยคิดจำนวนรอบ N มีค่า $N = n^x$ รอบถ้าจำนวนชั้น $P_{1d} = 1$ ให้ใช้วิธีเลือกขนาดจากกรณีที่จำนวนชั้นมีชั้นเดียวหรือครึ่งชั้นแทน โดยคิดให้จำนวนรอบ $N = n^x$ รอบเช่นกัน
- (3) ค่า R_{ac} ที่คำนวณได้ ให้หารด้วย n เพื่อให้ได้ค่า R_{nac} ของขดลวดทองแดงขนาน
- (4) คำนวณค่ากำลังสูญเสียในขดลวดจากค่า R_{nac} ของลวดทองแดงขนาน จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_w = CI_{RMS}^2 N_{av} R_{nac} / n$$

5.5 อุณหภูมิของหม้อแปลงสวิตซ์

การออกแบบหม้อแปลงสวิตซ์ซึ่งจะถือได้ว่าประสบความสำเร็จ ถ้าในขณะที่คอนเวอร์เตอร์จ่ายกำลังที่โหลดสูงสุดแล้วหม้อแปลงไม่ร้อน (อุณหภูมิของหม้อแปลงสวิตซ์ขณะทำงานไม่ควรเกิน 80 C) หม้อแปลงจะร้อนเนื่องจากมีกำลังงานสูญเสียในหม้อแปลงสูง ซึ่งจะเกิดจากกำลังงานสูญเสียภายในขดลวดทองแดงของหม้อแปลงและการสูญเสียในแกนเฟอร์ไรต์ อุณหภูมิของหม้อแปลงที่เพิ่มขึ้นขณะทำงานเนื่องจากการสูญเสียในหม้อแปลงอาจคำนวณได้จากสมการ

$$\Delta T = 23.5(P_w + P_c) / \sqrt{A_c - A_w} \quad \dots\dots (5.25)$$

เมื่อ ΔT คือ อุณหภูมิของหม้อแปลงที่เพิ่มขึ้นจากอุณหภูมิห้อง เป็น C

P_w คือ กำลังสูญเสียภายในขดลวดทองแดง เป็นวัตต์

P_c คือ กำลังสูญเสียในแกนเฟอร์ไรต์ เป็นวัตต์

A_c คือ พื้นที่หน้าตัดของแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร

A_w คือ ขนาดช่องพื้นที่ขดลวดของบอบบิ้น เป็นตารางเซนติเมตร

(ค่า ΔT ที่ได้จากสมการที่ (5.25) เป็นค่าโดยประมาณ ซึ่งจะให้ค่าใกล้เคียงกับค่าอุณหภูมิที่เพิ่มขึ้นจริง ถ้า ΔT มีค่าอยู่ในช่วง 20 ถึง 50 C)

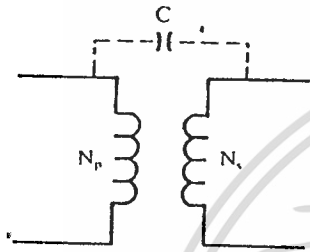
เพื่อไม่ให้อุณหภูมิของหม้อแปลงมีค่าสูงเกินไป และเพื่อเป็นข้อพิจารณาในการเลือกขนาดของแกนเฟอร์ไรต์กับการเลือกขนาดและวิธีการพันขดลวดทองแดงที่เหมาะสม การกำหนดค่ากำลังงานสูญเสียสูงสุดในหม้อแปลงจึงควรทำเป็นอันดับแรกในการออกแบบหม้อแปลงสวิตซ์

5.6 ฉากกั้น RFI และ EMI

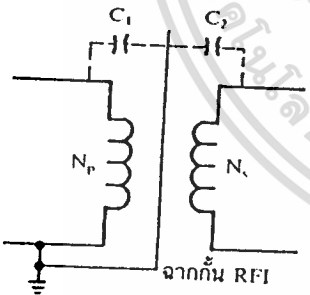
ฉากกั้น RFI หรือ Faraday Screen เพิ่มเข้ามาในหม้อแปลงสวิตซ์เพื่อป้องกันการเกิดกระแส RF ไหลผ่านระหว่างขดไพรมารีและเซคันดารีในหม้อแปลง เนื่องจากสนามไฟฟ้าระหว่างขดลวดอาจทำให้เกิดตัวเก็บประจุแฝงคร่อม ระหว่างขดไพรมารี และเซคันดารีดังรูปที่ 5.34(ก) ฉากกั้น RFI จะเป็นตัวผ่านทางให้กระแส RF ที่เกิดขึ้นไหลลงกราวด์ โดยฉากกั้นจะแบ่งตัวเก็บประจุแฝงที่เกิดขึ้นออกเป็นสองส่วนแล้วต่อลงกราวด์ ดังรูปที่ 5.34 (ข)

ฉากกั้น RFI สามารถทำได้โดยใช้แผ่นตัวนำบาง ๆ และมีขนาดความกว้างเท่ากับระยะ

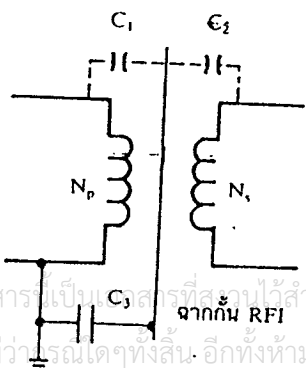
พันขดลวดบนขดขดอื่น เพื่อให้คลุมขดลวดได้ทั้งหมด พันรอบบนแกนเพื่อแยกสนามไฟฟ้าระหว่างขดไพรมารี และขดเซคันดารีออกจากกันพันให้ครบรอบโดยที่ปลายของฉากกัน RFI ต้องให้มีการเหลื่อมกันให้น้อยที่สุด เพื่อลดค่าตัวเก็บประจุในฉากกันซึ่งเกิดจากการเหลื่อมกันที่ปลายรอบและให้ใช้ฉนวนรองระหว่างจุดเริ่มต้นและจุดปลายเอาไว้ เพื่อป้องกันการเชื่อมถึงกันทางไฟฟ้าที่จุดเริ่มต้นและจุดปลายของฉากกัน



รูปที่ 5.34 (ก) หม้อแปลงที่ไม่มีฉากกัน RFI จะเกิดตัวเก็บประจุแฝงระหว่างขดไพรมารีและขดเซคันดารี และเป็นทางผ่านของกระแส RF ได้



รูปที่ 5.34 (ข) ฉากกัน RFI จะเป็นตัวผ่านทางให้กระแส RF ไหลลงกราวด์ โดยแบ่งครึ่งตัวเก็บประจุออกเป็นสองส่วนและต่อลงกราวด์



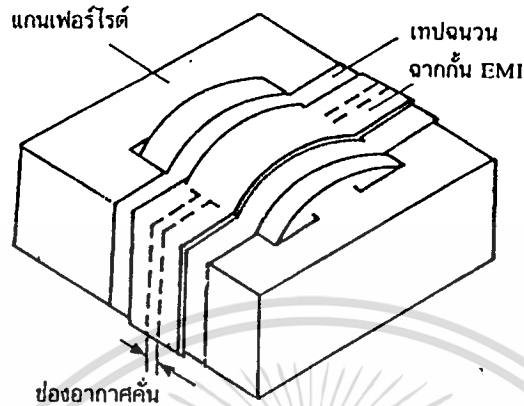
รูปที่ 5.34 (ค) ตัวเก็บประจุ C_3 ที่เพิ่มเข้ามาจะทำให้เกิดการแยกจากกันทางไฟฟ้าระหว่างฉากกัน RFI กับกราวด์ได้

ฉากกัน RFI จะต้องต่อลงกราวด์ เพื่อไม่ให้กระแส RF ไหลข้ามระหว่างขดได้และเป็นการลดการแพร่กระจายของสัญญาณรบกวน RFI การแยกส่วนทางไฟฟ้าระหว่างฉากกัน RFI และกราวด์เพื่อป้องกันอันตรายทางไฟฟ้า อาจทำได้ด้วยการต่อตัวเก็บประจุค่าต่ำ ๆ (ประมาณ 0.01 F 2 kV) คั่นไว้ระหว่างฉากกัน RFI กับกราวด์ ดังรูปที่ 5.34 (ค)

เนื่องจากฉากกัน RFI เป็นตัวนำ และจะเกิดการสูญเสียขึ้นจากกระแสไหลวนขณะหม้อแปลงทำงานได้เช่นกัน ดังนั้นฉากกัน RFI จึงควรทำจากแผ่นตัวนำที่มีค่าความต้านทานสูง ๆ เช่น Phosphor bronze (CUSn 8) หรือ Manganin และควรมีความหนาไม่น้อยที่สุด (แต่มาตรฐาน UL-1244 กำหนดความหนาต่ำสุดไว้ที่ 0.15 มิลลิเมตร ซึ่งจะต้องพิจารณาประกอบกัน)

ฉากกัน EMI (Electromagnetic Screen) จะทำไว้เพื่อลดการแพร่กระจายของสัญญาณรบกวน EMI ซึ่งจุดที่จะก่อให้เกิดการแพร่กระจายของสัญญาณรบกวน EMI ได้มากที่สุดของหม้อแปลงสวิตซ์ก็คือช่องอากาศคั่นในแกนเฟอร์ไรต์ การลดสัญญาณรบกวน EMI จะทำได้โดยใช้แผ่นทองแดงที่มีความกว้างประมาณ 30 เปอร์เซ็นต์ของความกว้างบอบบนหันรอบแกนเฟอร์ไรต์ เพื่อทำฉากกัน EMI คลุมรอบช่องอากาศคั่นเอาไว้ดังรูปที่ 10.35 และบัดกรีเชื่อมจุดเริ่มต้นและจุดปลายเข้าด้วยกัน วิธีนี้จะสามารถลดการแพร่กระจายของสัญญาณรบกวน EMI ลงได้ 12 dB

ในทางตรงกันข้ามกับฉากกัน RFI ฉากกัน EMI ควรมีค่าความต้านทานไฟฟ้าน้อยที่สุด ดังนั้นการใช้แผ่นทองแดงจึงค่อนข้างเหมาะสมและควรมีความหนาไม่ต่ำกว่า 0.25 มิลลิเมตรขึ้นไป



รูปที่ 5.35 แสดงฉากกัน EMI รอบหม้อแปลงสวิตชิ่ง เพื่อลดการแพร่กระจายของสัญญาณรบกวน EMI เทปฉนวนพันรอบแผ่นทองแดงไว้เพื่อป้องกันการสัมผัสกันระหว่างฉากกันกับแกนเฟอร์ไรต์

5.7 การออกแบบหม้อแปลงสวิตชิ่งให้มีความปลอดภัย

หม้อแปลงสวิตชิ่งจัดเป็นอุปกรณ์ที่ต้องออกแบบให้มีความปลอดภัยขณะใช้งานสูง เนื่องจากอาจเกิดความไม่ปลอดภัยจากหม้อแปลงได้ 2 ประการ คือ ความไม่ปลอดภัยจากการเกิดไฟไหม้ (firehazard) และความไม่ปลอดภัยจากการถูกไฟฟ้าดูด (electrical shock)

5.7.1 การเลือกวัสดุเพื่อความปลอดภยจากการเกิดไฟไหม้

หม้อแปลงสวิตชิ่งมีส่วนประกอบที่สามารถติดไฟได้คือ เทปฉนวนและบอบบิ้น การเลือกใช้เทปฉนวนและบอบบิ้นที่ได้มาตรฐานความปลอดภัยจากการเกิดไฟไหม้จึงควรทำเป็นอันดับแรก

เทปฉนวน

เทปฉนวนสามารถแบ่งออกเป็นกลุ่มได้ตามวัสดุที่ใช้ที่อัตราอุณหภูมิขณะใช้งานของมันดังแสดงในตารางที่ 5.2 การเลือกใช้เทปฉนวนไม่ว่าจะจะเป็นกลุ่มใด จะต้องเลือกใช้ให้ม้อัตรากันอุณหภูมิมากกว่าอุณหภูมิสูงสุดของลวดทองแดงขณะหม้อแปลงทำงาน จะเห็นได้ว่าเทปฉนวนในกลุ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่มีอัตราทนอุณหภูมิใช้งานสูงสุดคือกลุ่ม H นั้น มีอัตราทนอุณหภูมิสูงสุดขณะใช้งานเพียง 180 C อุณหภูมิสูงสุดของขดลวดในหม้อแปลงจึงไม่ควรเกิน 180 C ในทางปฏิบัติเพื่อความปลอดภัยควรกำหนดอุณหภูมิสูงสุดของหม้อแปลงสวิตชิงไว้ไม่เกิน 85 C ตามอัตราทนอุณหภูมิกปกติ (typical ambient temperature) ของเทปฉนวน

อย่างไรก็ตามเพื่อความปลอดภัยในกรณีที่หม้อแปลงหรือวงจรทำงานผิดปกติอาจทำให้เกิดความร้อนสูงในขดลวดเช่นกรณีการลัดวงจร ดังนั้นเทปฉนวนจะต้องทำจากวัสดุไม่ติดไฟ (flame retardant) เพื่อป้องกันการลุกติดไฟที่เทปฉนวน ตัวอย่างรายละเอียดคุณสมบัติของเทปฉนวนแสดงไว้ในตารางที่ 5.3

ตารางที่ 5.2 การจัดกลุ่มของเทปฉนวนตามอัตราทนอุณหภูมิ (Thermal strength)

class of insulation	typical ambient temperature in C	maximum operating temperature in C
O	40	90
A	40	105
B	75	130
F	75	155
H	85	185

บอบบั้น

บอบบั้นทำจากพลาสติกและสามารถลุกติดไฟได้เช่นเดียวกับกรณีของเทปฉนวน ดังนั้นตามมาตรฐานความปลอดภัยแล้ว เมื่อพลาสติกที่นำมาจัดขึ้นรูปเป็นบอบบั้นจึงต้องเป็นวัสดุที่ไม่ติดไฟบอบบั้นมาตรฐานสำหรับหม้อแปลงสวิตชิงควรทำจากวัสดุที่มีลักษณะการติดไฟอยู่ในกลุ่ม V-0, V-1 หรือ V-2 (มาตรฐาน IEC) โดยทั่วไปผู้ผลิตบอบบั้นมักจะใช้วัสดุที่ผ่านมาตรฐานทดสอบของ UL (UL 94) เช่น วัสดุในกลุ่ม 94V-0, 94V-1 และ 94V-2 เป็นต้น ซึ่งก็สามารถใช้ได้ดีเช่นเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.3 แสดงตัวอย่างคุณสมบัติของเทปฉนวน จากตารางเทปฉนวนที่มีคุณสมบัติไม่ติดไฟ (flame retardant) ได้แก่ เทปฉนวนเบอร์ MY9 เป็นต้น (ที่มา: Four Pillars)

Product Number	Description	Thickness (mm)	Length (m)	Adhesion (Kg/1")	Tensile Strength (Kg/1")	Elongation (%)	Break-down Voltage (kV)	Insulation class (°C)	Features
IF5X	PVC WIRE HARNESS TAPE	0.13	20	0.5	5	200	5	80	Soft and flexible, good workability on automotive wiring harness. Black color.
IU79	PVC WIRE HARNESS TAPE	0.13	10	0.5	5	200	5	80	Matt surface, black color. High elongation and maximum conformability for wiring harness
33946	PVC ELECTRICAL INSULATING TAPE	0.13	10	0.5	5	200	5	80	Extremely flexible, good adhesion. For wire and cable insulation, bundling and reinforcing, assorted colors for color coding of cables
		0.15			6		6		
		0.18			7		7		
0.20	8	8							
33946FR	PVC ELECTRICAL INSULATING TAPE	0.15	20	0.5	6	200	6	80	Flame retardant version 33946, meets British standard BS-3924.
33546	PVC ELECTRICAL INSULATING TAPE	0.18	20	0.5	7	200	7	80	Good conformability, no flagging or deterioration. 7 colors available. Same uses as 33946. Meets UL & CSA standards
		0.20			8		8		
33146	PVC ELECTRICAL INSULATING TAPE	0.18	20	0.5	7	200	7	80	Good adhesion, flame retardant, black color. Same uses as 33946. Meets UL, Semko, Nemko, Demko standards.
		0.20			8		8		
		0.25			10		10		
33146+	PVC ELECTRICAL INSULATING TAPE	0.20	20	0.5	8	200	8	80	Excellent adhesion even in cold weather, flame retardant. Black color Meets Semko standard.
33646	PVC ELECTRICAL INSULATING TAPE	0.18	20	0.5	7	200	7	80	Flame retardant, cold and weather resistant. Black color. Same uses as 33946. Meets UL & CSA standards.
		0.19			7.5		7.5		
		0.20			8		8		
33647	PVC ELECTRICAL INSULATING TAPE	0.15	33	0.39	6	200	6	90	Meets VDE 0340 type K-10 German standard, special tape for electrical installations. Black and grey colors at present.
0.20	8	8							
SF07	SELF FUSING TAPE	0.50	10	—	—	600	14	80	Butyl rubber tape suitable for electrical insulation, cable splicing and terminating. Meets UL-510 standard.
SF06	SELF FUSING TAPE	0.76	10	—	—	500	15	80	Same uses as Sf 07 but with flame retardant property.
ACO	ACETATE CLOTH TAPE	0.22	25	0.8	9.5	8	1.7	105	Thermosetting rubber adhesive, applications in the construction of electrical equipments for insulation.
GL06	GLASS CLOTH TAPE	0.19	55	1.0	50	5	3	180	Silicone adhesive, good solvent resistant, high dielectric strength. Flame retardant.
GL15	GLASS CLOTH TAPE	0.19	55	0.8	50	5	2	155	Acrylic adhesive, good ageing characteristic, solvent resistant.
GL27	GLASS CLOTH TAPE	0.19	55	1.2	50	5	2.5	130	Rubber adhesive, edge-tear resistance, good conformability.
KA00	KAPTON [®] TAPE	0.06	33	0.7	14	50	6.5	180	Silicone adhesive, for high temp masking, insulating, component packaging.
MY0	POLYESTER TAPE	0.065	66	1.0	9	70	5	120	0.025mm polyester film, rubber adhesive, most suitable for use with greased wires.
MY1	POLYESTER TAPE	0.06	20	0.6	9	80	4	130	0.025mm polyester film, acrylic adhesive, good solvent resistant.
		50							
MY7	POLYESTER TAPE	0.093	66	0.8	18	70	8	130	0.05mm polyester film, high dielectric strength, good solvent resistant.
MY9	POLYESTER TAPE	0.063	66	0.8	9	80	4	130	Acrylic adhesive, solvent resistant, flame retardant.
NM10	NOMEX [®] PAPER TAPE	0.10	50	1.0	10	5	2	155	Excellent solvent resistant, economical, thin, high dielectric strength.

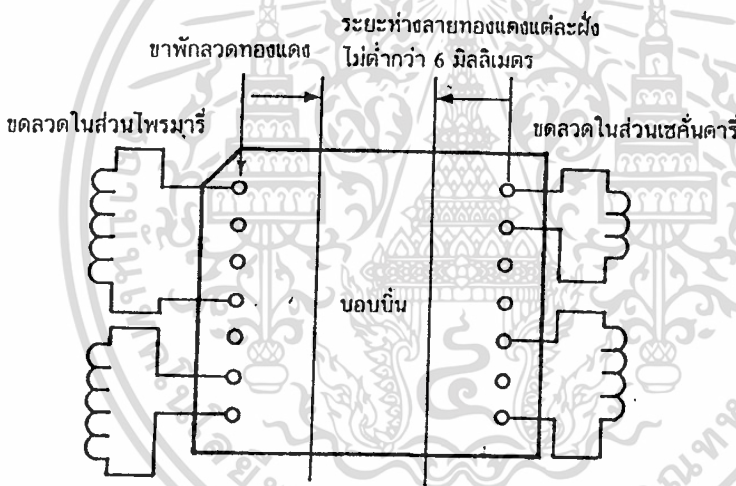
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7.2 การออกแบบเพื่อความปลอดภัยจากการถูกไฟฟ้าดูด

เนื่องจากหม้อแปลงสวิตช์นั้นจะต้องพันขดลวดไพรมารีและขดลวดเซคันดารี บนแกนบอบบิ้นเดียวกัน สำหรับคอนเวอร์เตอร์ที่ใช้กับระบบแรงดันไฟสลับ 220V วัตต์ ถ้าไม่มีการแยกส่วนจากกันทางไฟฟ้าระหว่างขดไพรมารีและขดเซคันดารีแล้ว หากมีข้อบกพร่องเกิดขึ้นที่ขดลวด ผู้ใช้อาจเกิดอันตรายจากการถูกไฟฟ้าดูดได้ ดังนั้นเพื่อความปลอดภัยทางไฟฟ้าในขั้นต้น ผู้ออกแบบควรพิจารณาออกแบบหม้อแปลงสวิตช์ให้เกิดความปลอดภัยทางไฟฟ้างั้นคือ

1. แยกส่วนระหว่างขดไพรมารีและขดเซคันดารีที่ขาของบอบบิ้น

โดยทั่วไปแล้วบอบบิ้นจะมีการเรียงขดลวดทองแดงบนตัวมัน เช่นเดียวกับขาไอซีโดยแบ่งขาออกเป็นสองแถว ในการออกแบบหม้อแปลงสวิตช์ควรแยกส่วนของขดไพรมารีและขดเซคันดารีให้แยกกันอยู่คนละแถวโดยเฉพาะไป ดังรูปที่ 5.36



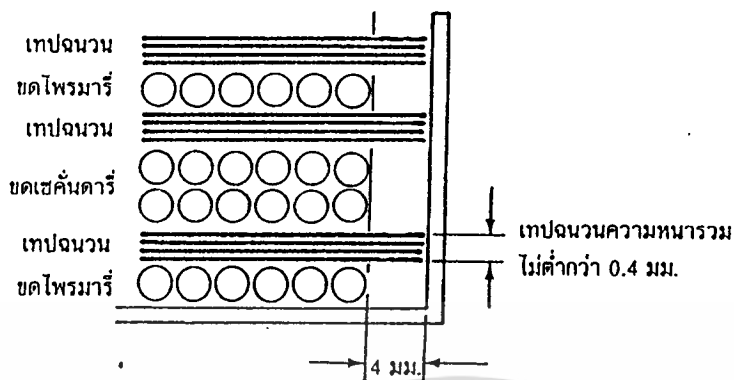
รูปที่ 5.36 แสดงการพันขดลวดบนบอบบิ้นในลักษณะแยก

ฝั่งขดไพรมารีและขดเซคันดารีที่ขาหักลวดของบอบบิ้น

2. แยกส่วนระหว่างขดไพรมารีและเซคันดารีด้วยเทปฉนวน

ให้แยกส่วนระหว่างขดไพรมารีและเซคันดารีบนบอบบิ้นด้วยเทปฉนวน ความหนาของเทปฉนวนที่ใช้คั่นระหว่างขดต้องมีค่าไม่ต่ำกว่า 0.4 มิลลิเมตร (อาจทำได้โดยใช้เทปฉนวนที่มีความหนา 0.1 มิลลิเมตร พันทับ 4 รอบ หรือ 0.05 มิลลิเมตร พันทับ 8 รอบ ให้ได้ความหนา 0.4 มิลลิเมตร) เทปฉนวนต้องมีความกว้างเท่ากับขนาดความกว้างของบอบบิ้น และการพันขดลวดให้เหลือระยะห่างจำเป็น (creepage) ระหว่างขดลวดและขอบของบอบบิ้นไม่ต่ำกว่า 4 มิลลิเมตร ด้วย ดังแสดงไว้ในรูปที่ 5.37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



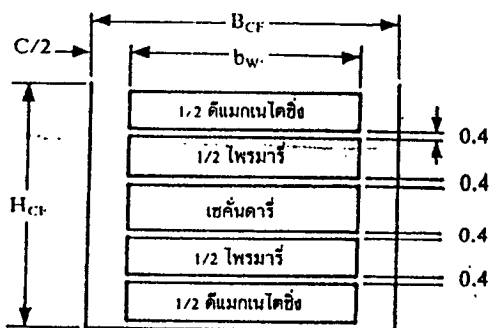
รูปที่ 5.36 แสดงการพันขดลวดบนบอบบิ้นในลักษณะแยก

และในการพันการพันขดลวดแบบแยกพัน ต้องใช้เทปฉนวนพันคั่นระหว่างขดลวดไฟรมารีและเซคันดารีทุกตำแหน่งที่มีการทับซ้อนกัน และเพื่อเพิ่มความปลอดภัย ควรพันเทปฉนวนทับขดลวดชั้นบนสุดให้มีความหนาของเทปฉนวนไม่ต่ำกว่า 0.4 มิลลิเมตรเอาไว้ด้วย ถึงแม้ว่าขดลวดชั้นบนสุดจะเป็นขดเซคันดารีก็ตาม

ตัวอย่างการออกแบบหม้อแปลงสวิตจิ่ง

เพื่อเพิ่มความเข้าใจและเพื่อเป็นแนวทางในการออกแบบขั้นต้น ในหัวข้อนี้จะได้แสดงตัวอย่างการออกแบบหม้อแปลงสวิตจิ่งเพื่อใช้กับฟอร์เวิร์ดคอนเวอร์เตอร์ ที่ต้องจ่ายกำลังงานขาออกเท่ากับ 100 วัตต์ ที่แรงดันเอาต์พุต 5 โวลต์ และกระแส 20 แอมป์ โดสคอนเวอร์เตอร์ใช้กับแรงดันไฟสลับ 220 โวลต์ และมีความถี่การทำงานเท่ากับ 50 กิโลเฮิรตซ์

(1) เนื่องจากหม้อแปลงสวิตจิ่งของฟอร์เวิร์ดคอนเวอร์เตอร์จะมีขดลวดอยู่ 3 ชุดคือขดลวดไฟรมารี (N_p) ขดลวดเซคันดารี (N_s) เพื่อลดกำลังงานสูญเสียในขดลวด การจัดขดลวดจะทำดังในรูปที่ 5.38



รูปที่ 5.38

(2) กำหนดจำนวนรอบขดไพรมารีและเซคันดารี และกำหนดขนาดของลวดทองแดงโดยมีข้อควรพิจารณาประกอบคือ เมื่อพันขดลวดทุกขดลงบนแกนบอบบี้แล้ว ความสูงรวมของขดลวดทั้งหมดจะต้องไม่เกินความสูงของช่องพันขดลวดบนบอบบี้ (H_{Cr}) เพราะจะทำให้พันขดลวดไม่ได้ ในที่นี้จะกำหนดขดไพรมารีและขดคัลแมกเนตซึ่งให้มีจำนวนรอบเท่ากัน ดังนั้น

$$t_{ON(max)} = 0.4 T = 8 \times 10^{-6} \text{ วินาที} \quad \dots (1)$$

ถ้ากำหนดแรงดันไฟตรงอินพุตค่าต่ำสุด $V_{in(min)}$ ของคอนเวอร์เตอร์ไว้ที่ 250 โวลต์ และ $V_{CE(sat)} = V_D = 1$ โวลต์ จะได้ว่า

$$N_p/N_s = (250-1) \times 8 \times 10^{-6} / (5+1) \times 20 \times 10^{-6} = 16.6$$

ในที่นี้เลือก $N_p/N_s = 16 \quad \dots (2)$

และกำหนดจำนวนรอบ N_p จาก

$$N_p = (V_{in(min)} - V_{CE(sat)}) t_{ON(max)} \times 10^6 / \Delta B_{max} \cdot A_w \quad \dots (3)$$

(3) เลือกขนาดของแกนเฟอร์ไรต์จากรูปที่ 5.8 (ข) โดยจะเลือกใช้ขนาด ETD 39 อย่างไรก็ตามในตัวอย่างนี้จะได้นิยามแกนเฟอร์ไรต์ขนาด ETD 34 และ EE 42/42/15 มาคำนวณเปรียบเทียบกันไปพร้อมกันด้วย

จำนวนรอบของขดลวด ขนาดของลวดทองแดง และกำลังงานสูญเสียที่เกิดขึ้นจะเป็นไปตามที่แสดงในตารางที่ 5.4 ถึงตารางที่ 5.7 (กำลังงานสูญเสียในที่นี้จะนิยามเฉพาะกำลังงานสูญเสียในขดลวดและไม่คิดกำลังงานสูญเสียในขดเค้นแมกเนตซึ่งเนื่องจากมีค่าต่ำ)

ตารางที่ 5.4 ขดไพรมารี N_p

ข้อมูลแกนเฟอร์ไรต์	ETD 34	ETD 39	EE 42/42/15	หน่วย
A_e	0.971	1.250	1.820	cm ²
A_w	1.22	1.74	1.78	cm ²
B_{CF}	21.0	25.8	26.1	mm
$b_w = B_{CF} - C, C = 8 \text{ mm}$	13	17.8	18.1	mm
l_w	60×10^{-3}	69×10^{-3}	93×10^{-3}	m
H_{CF}	6.0	6.9	8.05	mm
ΔB_{max} (จากรูปที่ 10.7)	1800	1800	1800	Gauss
$N_p = \frac{V_{in(min)} t_{ON(max)} \times 10^8}{\Delta B_{max} A_e}$	113.9	88.5	60.8	
เลือกจำนวนรอบเป็นเลขคู่ $N_p =$	114	88	60	
$N_p/2$	57	44	30	
$d_{id} = (17.1 b_w / N_p)^{1/3}$	0.4273	0.5172	0.5909	mm
d (จากรูปที่ 10)	0.4039 (# 26)	0.5105 (# 24)	0.5740 (# 23)	mm
d_o	0.4699	0.5817	0.6502	mm
l_{min}	0.491	0.608	0.679	mm
R_{dc}	0.1735	0.10860	0.08586	Ω/m
$P_{id} = N \left(\frac{b_w}{l_{min}} - 1 \right)$	2.24	1.56	1.17	
P	3	2	2	
$H_{id} = P(d_o + i), i = 0.04 \text{ mm}$	1.53	1.24	1.38	mm
$F_R = 1 + \frac{1}{2} \left(\frac{d}{d_{id}} \right)^6$	1.36	1.46	1.42	
$R_{ac} = F_R R_{dc}$	0.2360	0.1586	0.1219	Ω/m
$P_w = CI_{RMS}^2 N l_w R_{ac}, C = 2$ ($I_{RMS} = I_o \frac{N_s}{N_p} \sqrt{\frac{t_{on}}{T}}$)	1.01	0.60	0.43	W

ตารางที่ 5.5 ขดเค้นคานารี N_u

ขนาดของแกนเฟอร์ไรต์	ETD 34	ETD 39	EE 42/42/15	หน่วย
$N_s = N_p/16$	7.13	5.5	3.75	
เลือกจำนวนรอบ N_s	7	6	4	
$d_{id} = (17.1 b_w/N_s^2)^{1/3}$	0.8596	1.005	1.157	mm
d	0.8128 (# 20)	1.024 (# 18)	1.151 (# 17)	mm
d_o	0.8966	1.118	1.247	mm
l_{min}	0.937	1.168	1.303	mm
R_{dc}	0.04283	0.02700	0.02137	Ω/m
$P_{id} = N / \left(\frac{b_w}{l_{min}} - 1 \right)$	0.54	0.49	0.54	
เปลี่ยนไปใช้วิธีในกรณีมีชั้นขดลวด $P = 1$ ชั้น				
$t = Pb_w/(N+P)$	1.625	2.54	3.6	mm
ขนาดลวดใหญ่เกินไป เลือกลงไป $P = 0.5$ ชั้นแทน				
$t = 0.5 b_w/(N+0.5)$	0.867	1.370	2.01	mm
d (ที่มี $l_{min} \leq t$)	0.7239 (# 21)	1.151 (# 17)	1.829 (# 13)	mm
d_o	0.8052	1.247	1.943	mm
l_{min}	0.841	1.303	2.030	mm
R_{dc}	0.05399	0.02137	0.008460	Ω/m
$H_{id} = d_o + i$	0.8452	1.287	1.983	mm
$\phi = \sqrt{\frac{.124fd^3}{t}}$	1.65	2.63	4.34	
F_R (จากรูปที่ 10.32)	1.035	1.25	2.17	
$R_{ac} = F_R R_{dc}$	0.0559	0.02671	0.01836	Ω/m
$P_w = C I_{RMS}^2 N l_a R_{ac}$	3.73	1.76	1.08	W
$(I_{RMS} = I_n \sqrt{\frac{l_{on}}{T}}, C = 1)$				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.6 ขนาดแมกเนโตซิ่ง N_r

ขนาดของแกนเฟอร์ไรต์	ETD 34	ETD 39	EE 42/42/15	หน่วย
$N_r = N_p$	114	88	60	
$N_{r/2}$	57	44	30	
เลือก $d < \Delta c$.				
$\Delta c = \sqrt{5.62/\rho} = 0.335 \text{ mm}$				
d	0.3200 (# 28)	0.3200	0.3200	mm
d_n	0.3759	0.3759	0.3759	mm
l_{\min}	0.393	0.393	0.393	mm
$P_{id} = N / \left(\frac{h_w}{l_{\min}} - 1 \right)$	1.77	0.99	0.66	
P	2	1	1	
$H_{id} = P(d_n + i)$	0.8318	0.4159	0.4159	mm

ตารางที่ 10.7 กำลังงานสูญเสียและความสูงทั้งหมดของขดลวด

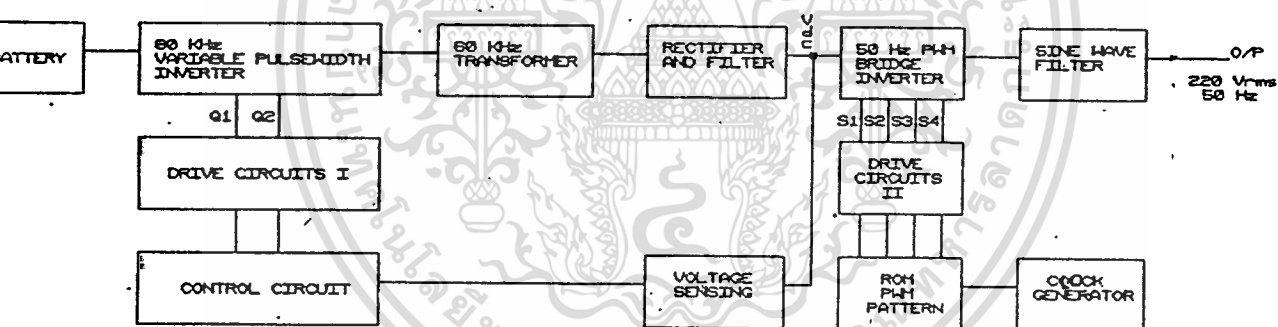
ขนาดของแกนเฟอร์ไรต์	ETD 34	ETD 39	EE 42/42/15	หน่วย
ความสูงของขดไพรมารี N_p	3.06	2.48	2.76	mm
ความสูงของขดเซคันดารี N_s	0.85	1.29	1.98	mm
ความสูงของขดแมกเนโตซิ่ง N_r	1.66	0.83	0.83	mm
ความสูงรวมขดลวด $H_{tot} = H_{N_p} + H_{N_s} + H_{N_r}$	5.57	4.6	5.57	mm
ความสูงรวมของเทปฉนวน = $0.4 + 0.4 + 0.4 + 0.4$	1.6	1.6	1.6	mm
ความสูงของบอบบิ้น H_{ct}	6.0	6.9	8.05	mm
ความสูงที่เหลือนบอบบิ้นหลัง- พันขดลวดและเทปฉนวนแล้ว	-1.17	0.7	0.88	mm
กำลังงานสูญเสียบนขดลวดทั้งหมด P_{tot}	4.74	2.36	1.51	W
อุณหภูมิของหม้อแปลงที่เพิ่มขึ้น $\Delta T = \frac{23 \cdot 5 P_{tot}}{\sqrt{\Delta c} \cdot A_w}$	102	37.6	19.7	°C
อุณหภูมิหม้อแปลงขณะทำงาน $(\Delta T + 25^\circ\text{C})$	127	62.6	44.7	°C

บทที่ 6

โครงสร้างของอินเวอร์เตอร์ที่ทดลอง

ในการทดลองเราแบ่งส่วนต่าง ๆ ของอินเวอร์เตอร์ได้ดังนี้

- 1 ภาคคอนเวอร์เตอร์
- 2 ภาคควบคุมคอนเวอร์เตอร์
- 3 ภาคอินเวอร์เตอร์
- 4 ภาคควบคุมอินเวอร์เตอร์และวงจรขั้วมอสเฟต
- 5 ภาคตรวจจับแรงดัน, กระแสและอุณหภูมิ
- 6 ภาคจ่ายไฟและกำหนดสัญญาณนาฬิกา



รูปที่ 6.1 แสดงบล็อกไดอะแกรมของอินเวอร์เตอร์

1 ภาคคอนเวอร์เตอร์

ในการทดลองเลือกใช้ วงจรพุก-พุก คอนเวอร์เตอร์ ซึ่งหลักการทางานได้แสดงไว้ในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- (6) คำนวณค่าความเหนี่ยวนำของขดลวดเหนี่ยวนำ L_p (ระยะช่องอากาศ l_g เท่ากับ 0.1 mm)

$$\begin{aligned} L_p &= 4\mu_0 \mu_r N^2 l_g / 0.1 \\ &= 20 \mu\text{H} \end{aligned}$$

ทำให้ L_p มีค่าผิดพลาดได้เท่ากับ +20 %

$$L_p = 16 - 24 \mu\text{H}$$

- (7) คำนวณค่ากระแสสูงสุด

$$\begin{aligned} I_{p(pk)} &= I_p + I_{\max} \\ &= P_o T / 2n V_{i(\min)} T_{\text{on}(\max)} + V_{\text{in}(\min)} \\ &\quad - V_{\text{CE}(\text{sat})} T_{\text{on}(\max)} / L_p \\ &= 300 * 16.67 * 10^{-6} / 2 * 0.8 * 9 * 6.67 * 10^{-6} \\ &\quad + (9-1) * 6.67 * 10^{-6} / 20 * 10^{-6} \\ &= 52 + 2.7 \\ &= 54.7 \text{ amp.} \end{aligned}$$

- (8) คำนวณค่าตัวเก็บประจุเอาต์พุต C_o สำหรับแรงดันกระแสตรงไว้เหลือ 100

$$\begin{aligned} C_o &= I_o * T_{\text{on}(\max)} / V_{\text{ripple}} \\ &= 0.9 * 6.67 * 10^{-6} / 100 * 10^{-3} \\ &= 60.03 \mu\text{F} \end{aligned}$$

ในที่นี้จะเลือกค่าตัวเก็บประจุเอาต์พุตเท่ากับ 100 μF

- (9) คำนวณตัวเหนี่ยวนำเอาต์พุต L_o จากแรงดันกระเพื่อมน้อยกว่า 100 mV โดยประมาณค่า ESR ของตัวเก็บประจุเอาต์พุตมีค่า 50 มิลลิโห์ม

$$\begin{aligned} L_o(\min) &= (V_o + V_d) * \text{ESR} / V_{\text{ripple}} \\ &\quad * (T - t_{\text{on}(\max)} * V_{\text{in}(\min)} / V_{\text{in}(\max)}) \\ &= (300 - 1) * 50 * 10^{-3} / 100 * 10^{-3} * (16.67 - 6.67 * 9 / 12) * 10^{-6} \\ &= 1989 * 10^{-6} \text{ H} \\ &= 1.9 \text{ mH} \end{aligned}$$

T คือ คาบเวลาการทำงานของเพาเวอร์มอสเฟตเป็นวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

t_{on} คือ ช่วงเวลาที่เพาเวอร์มอสเฟตนำกระแสเป็นวินาที

N_p คือ จำนวนรอบของขดไฟพาวรี่เป็นรอบ

N คือ จำนวนรอบของขดเซคันดารีเป็นรอบ

V_{out} คือ แรงดันเอาต์พุทของคอนเวอร์เตอร์เป็นโวลต์

V_{in} คือ แรงดันที่อินพุทของคอนเวอร์เตอร์เป็นโวลต์

$V_{CE(sat)}$ คือ แรงดันตกคร่อมมอสเฟตขณะนำกระแสที่จุดอิ่มตัวเป็นโวลต์

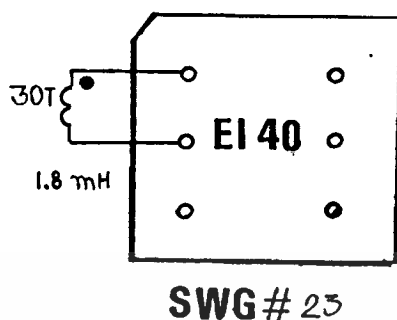
V_D คือ แรงดันตกคร่อมไดโอด D_1 ขณะนำกระแสเป็นโวลต์

I_g คือ ช่องอากาศของแกนเฟอร์ไรท์



รูปที่ 6.2 แสดงหม้อแปลงสวิตชิง

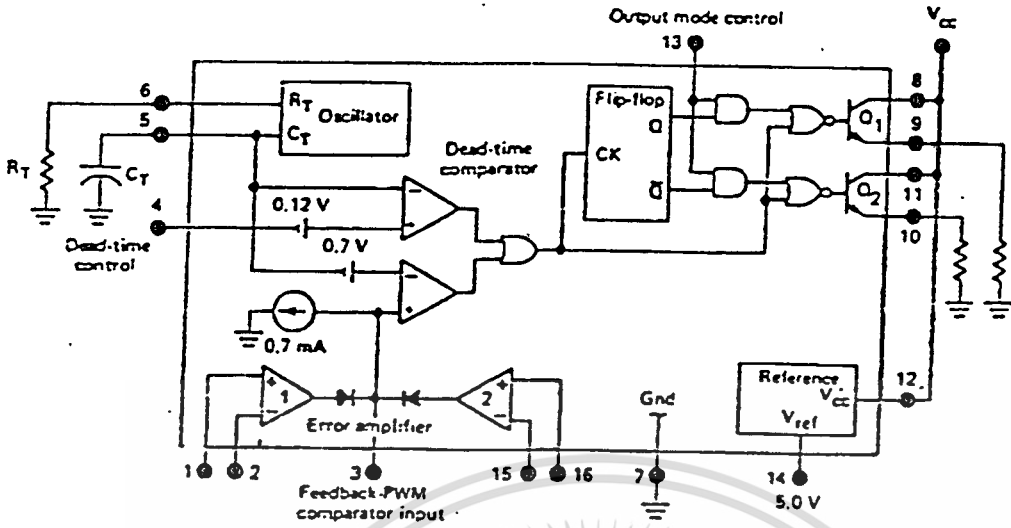
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



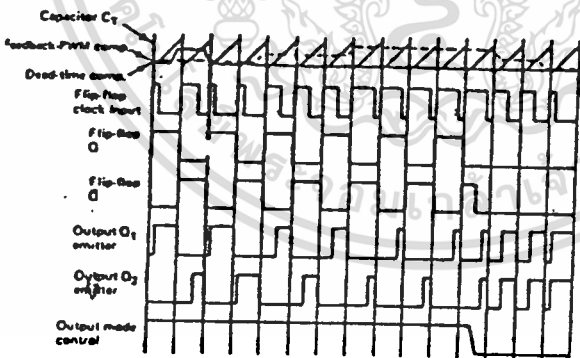
รูปที่ 6.3 แสดงตัวเหนี่ยวนำ L_o

2 ภาคควบคุมคอนเวอร์เตอร์

ในโครงงานนี้จะใช้ IC TL494 ซึ่งเป็นชิปสำเร็จรูปที่ใช้สร้างสัญญาณ PWM จากวงจรภายในเราจะเห็นว่า มี error amp. 2 ตัว เป็นตัวเปรียบเทียบ สัญญาณที่ feedback กลับมาจาก V_{dc} กับ V ที่เราป้อนให้เพื่อให้เกิด PWM pulse จากการต่อความต้านทานภายนอกเราจะเห็นว่า error amp. ตัวแรกจะต่อตัวต้านทานและตัวเก็บประจุ ซึ่งทำให้เป็นการใช้ control1 ในขณะที่ตัวที่ 2 เราจะต่อตัวต้านทานเท่านั้น ซึ่งเป็น control2 สัญญาณที่เราได้จากขา 8 และขา 11 จะเป็นพัลส์สี่เหลี่ยมที่สามารถปรับความกว้างได้ เราจะเห็นว่าสัญญาณจากขา 8 และขา 11 จะไม่เกิด overlap กัน เพื่อป้องกันการช็อค สัญญาณขา 8 จะผ่านวงจรขับมอสเฟตไปควบคุมมอสเฟต Q_1 ซึ่งเมื่อ Q_1 on จะได้ศักดา 12 V และ 0V เมื่อ Q_1 off สัญญาณที่ออกจาก Q_1 จะเป็น pulse สี่เหลี่ยม 50 KHz ที่มีศักดาระหว่าง 0-12V เพื่อการควบคุม V_{dc} (ที่ออกจาก Rectifier) นั่นคือถ้า V_{dc} มีค่าสูงกว่าสัญญาณที่จะไปควบคุม ซึ่งจะมีผลทำให้ duty cycle ของสัญญาณที่ขา 8 และ 11 ต่ำลงด้วย ทำให้ duty cycle ของ pulse ที่ออกจาก Q_1 และ Q_2 ต่ำลงด้วยทำให้ศักดาที่ด้านปฐมภูมิลดลง ซึ่งจะบังคับทำให้ V_{dc} ต่ำลง เช่นเดียวกันกับ กรณีที่ V_{dc} ต่ำลงก็จะทำให้ duty cycle สูงขึ้นแทนนั้นคือเราสามารถควบคุม V_{dc} ได้มีค่าคงที่ โดยการควบคุม duty cycle นั้นเองและจากรูปที่ 6.6 จะเห็นว่าเรานำวงจรตรวจจับแรงดัน, กระแส และอุณหภูมิมา AND กับสัญญาณที่จะนำไปขับมอสเฟต ซึ่งเมื่อวงจรตรวจจับทำงาน Q_1 และ Q_2 ก็จะไม่ทำงาน

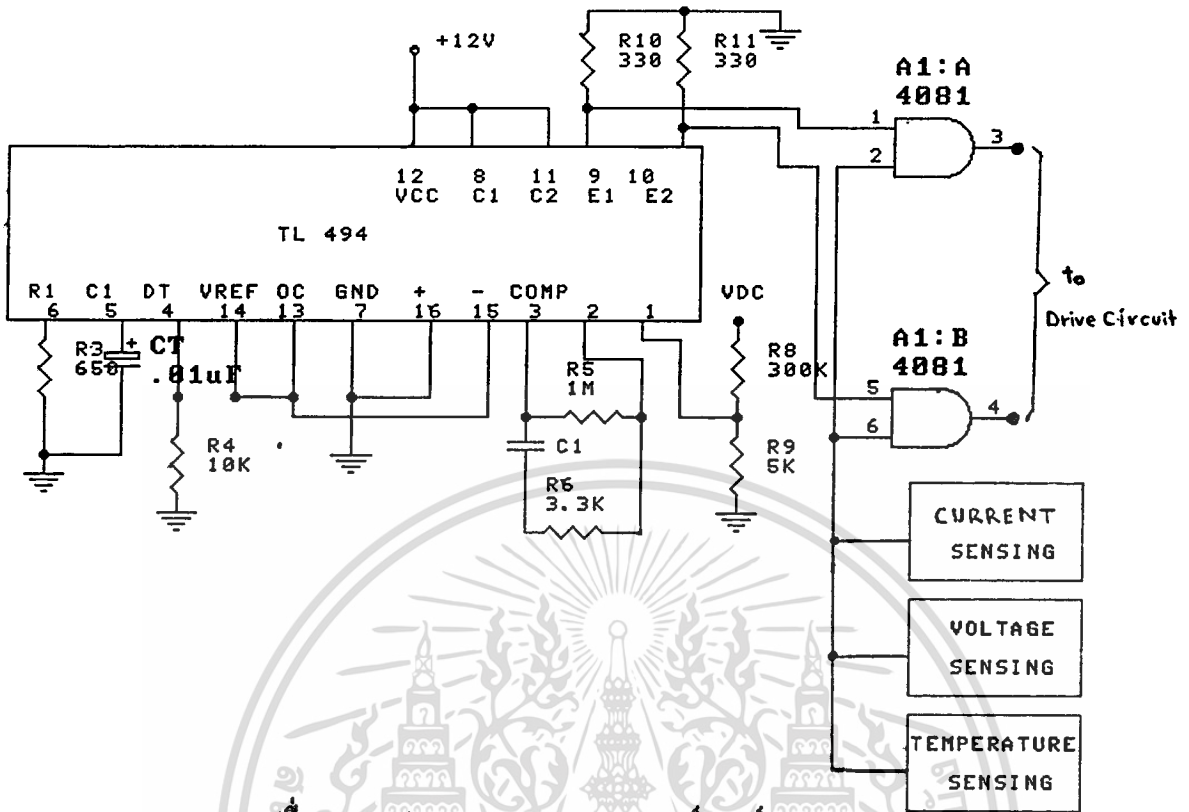


รูปที่ 6.4 แสดงวงจรภายในของ IC TL494



รูปที่ 6.5 แสดง Timing Diagram ของ TL494

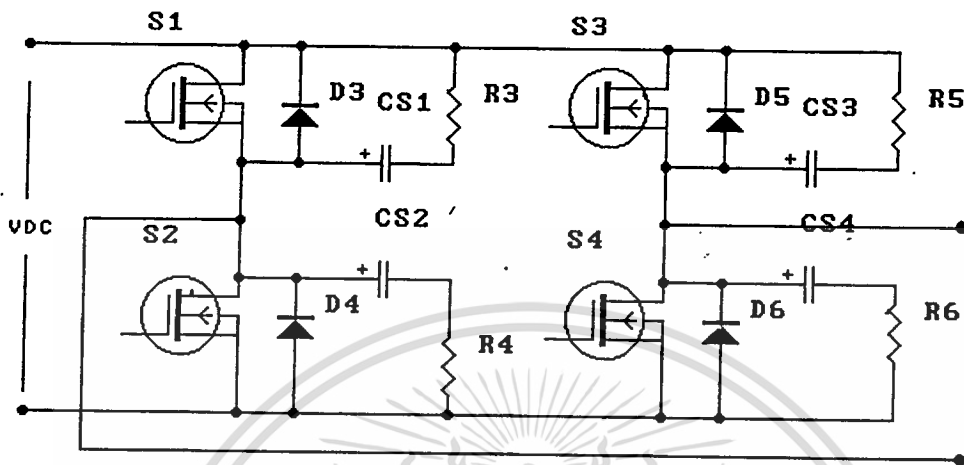
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 แสดงวงจรควบคุมคอนเวอร์เตอร์

3 ภาคอินเวอร์เตอร์

จากรูปที่ 6.7 เป็นวงจรพูลบริดจ์อินเวอร์เตอร์ การทำงานของวงจรจะเป็นดังนี้คือมอสเฟตทั้ง 4 ตัวจะทำงานโดยนำกระแสและหยุดนำกระแสสลับกันเป็นคู่ๆ ในแต่ละครึ่งคาบเวลา S_1 และ S_4 จะนำกระแสพร้อมกันในครึ่งคาบเวลา และเมื่อหยุดนำกระแส S_2 และ S_3 จะนำกระแสพร้อมกันในครึ่งคาบเวลาที่เหลือ เมื่อพิจารณาจากวงจรจะเห็นว่า S_1 กับ S_4 และ S_2 กับ S_3 จะนำกระแสพร้อมกันไม่ได้ เพราะจะทำให้เกิดการลัดวงจรของแรงดันอินพุตและมอสเฟตจะเสียหายได้ ดังนั้นเราจึงกำหนดค่าเวลาเพื่อ t_d ไว้ นอกจากนี้เพื่อป้องกันสัปดาห์ที่เรา จึงใส่ RC Snubber คร่อมขาเกตและซอสของมอสเฟตไว้

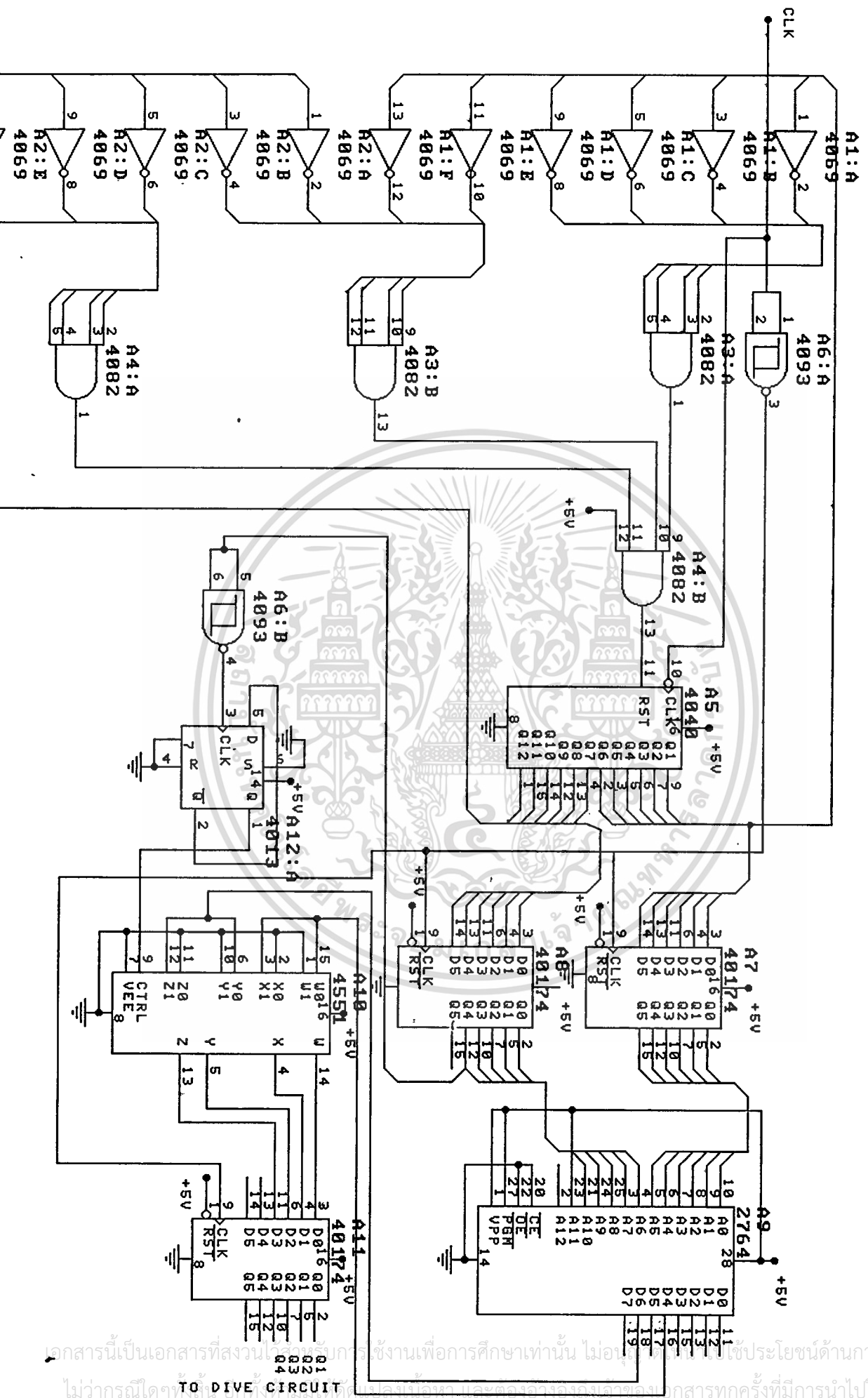


รูปที่ 6.7 แสดงวงจรอินเวอร์เตอร์แบบบริดจ์

4 ภาคควบคุมอินเวอร์เตอร์และวงจรขับมอเตอร์

- ภาคควบคุมอินเวอร์เตอร์

สำหรับการควบคุมการสวิตช์ของ POWER MOSFET ของวงจรอินเวอร์เตอร์เพื่อให้สัญญาณที่เป็นกระแสตรง เป็นสัญญาณสี่เหลี่ยมที่เป็น PWM (Pulsewidth modulation) ที่มีความถี่มูลฐาน 50 Hz จากวงจรที่ 6.8 ส่วนสำคัญจะอยู่ที่ EPROM เบอร์ 2764 ซึ่งทำหน้าที่เก็บข้อมูลของ PWM ซึ่งสร้างจากสัญญาณคลื่นไซน์ซิกบวกรซึ่งมีความถี่ 100 Hz กับ สัญญาณสามเหลี่ยมที่มีความถี่เป็น 10 เท่า (สามารถจะกำหนดได้จาก software) ของสัญญาณรายนั้นมา sampling ได้เป็นสัญญาณ PWM โดยกำหนดทางซอฟต์แวร์ให้ระดับลอจิก "0" มีค่าเป็น 0 และระดับลอจิก "1" มีค่าเป็น 50 (ฐาน 16) จะเห็นว่าเราได้ สัญญาณ PWM ซิกบวกรเพียงซิกเดียว ดังนั้นเราจึงใช้การมัลติเพล็กซ์โดยใช้ IC เบอร์ 4551 เพื่อเป็นตัวกำหนดให้เอาท์พุทส่งไปยังวงจรขับมอเตอร์ให้มอเตอร์ทำงานกระแสทั้งช่วงบวกรและช่วงลบ ซึ่งในการควบคุมการมัลติเพล็กซ์ จะใช้สัญญาณจากแอดเดรสสุดท้ายของข้อมูลใน EPROM ซึ่งจะตรงกับตำแหน่งของแอดเดรสที่วงจร decoder นำไปรีเซ็ตวงจรนับ เพื่อให้เริ่มต้นนับใหม่ เพื่อทำการโหลดข้อมูลของ PWM จาก EPROM ใหม่



รูปที่ 6.8 แสดงวงจรควบคุมมอเตอร์ แบบ PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น TO DIVE CIRCUIT

```

*****
PROJECT DC TO AC CONVERTER
6/FEBRUARY/1995
*****

```

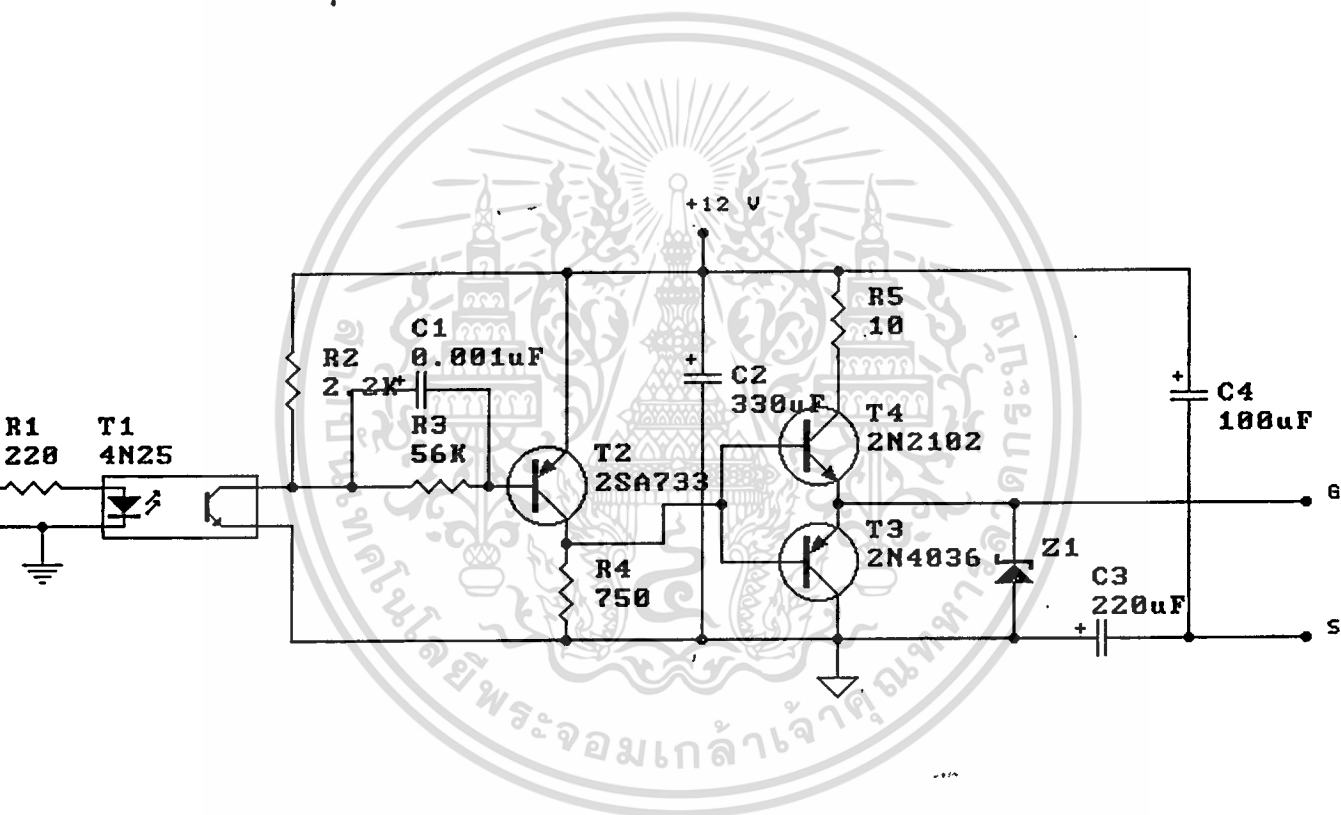
```

CONST PI = 3.141592654#
SCREEN 2
CLS
OPEN "DATA.DAT"
FIELD #1, 1 AS MAX$
LOCATE 7, 20: PRINT "Use RAM EQUAL 2KBYTE(2048 BYTE)  -- ONLY --"
LOCATE 9, 20: INPUT "FREQUENCY SAWTOOTH = ", NUM#
DAT1# = 2048 / NUM#
DAT2# = 1 / (DAT1# / 2)
LOCATE 23, 20: PRINT DAT1#; DAT2#
ADR1 = 30
ADR1 = 0
ADR1 = 0
BYTE = BYTE + 1
REC = REC + 1
I = I + .087890625#
IF I > 180 THEN SCREEN 0: CLOSE #1: INPUT Q$: GOTO SHOW
LOCATE 11, 20: PRINT "BYTE = "; BYTE
VALUE1 = (SIN(I * (PI / 180)))
COUNT = COUNT + 1
IF COUNT < (DAT1# / 2) THEN VALUE2 = VALUE2 + DAT2#
IF COUNT = (DAT1# / 2) THEN VALUE2 = .99
IF COUNT > (DAT1# / 2) THEN VALUE2 = VALUE2 - DAT2#
IF VALUE1 > VALUE2 THEN TEST = 1: TEST1$ = CHR$(80)
IF VALUE1 < VALUE2 THEN TEST = 0: TEST1$ = CHR$(0)
LOCATE 1, 1: PRINT VALUE1; TAB(30); VALUE2; TAB(60); TEST
IF TEST = 1 THEN LSET MAX$ = TEST1$: PUT #1, REC: LOCATE 11, 35: PRINT "
+ HEX$(5)
IF TEST = 0 THEN LSET MAX$ = TEST1$: PUT #1, REC: LOCATE 11, 35: PRINT "
+ HEX$(0)
ADR = ADR + 1
IF TEST = 1 THEN ADR1 = 100
IF TEST = 0 THEN ADR1 = 150
IF EE = 4 THEN
  EADR = EADR + 1
  PSET (EADR, ADR1), 106
  EE = 0
END IF
COUNT >= DAT1# THEN COUNT = 0
COUNT = EE + 1
OPEN "DATA.DAT" FOR INPUT AS #1
COUNT = N + 1
LINE INPUT #1, A$
IF N > 80 THEN N = 1: V = V + 1
UNTIL EOF(1)
CLOSE #1
SCREEN 0
OPEN "DATA.DAT" FOR INPUT AS #1
COUNT = N + 1
LINE INPUT #1, A$
IF N > 80 THEN N = 1: V = V + 1
UNTIL EOF(1)
CLOSE #1

```

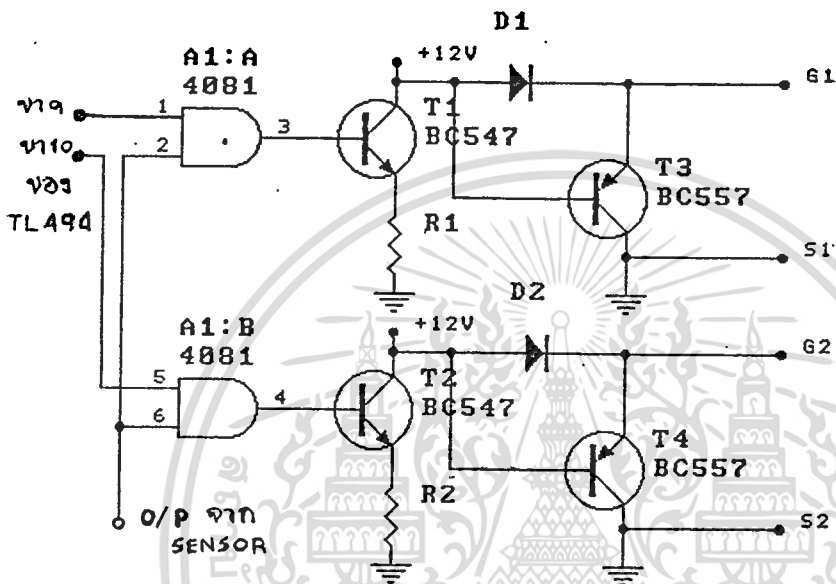
5 ภาควงจรขับมอสเฟต

จากรูปที่ 6.9 ใช้วิธีแยกกราวด์โดยวิธี OPTO ISOLATOR แต่เมื่อนำมาทดลองจริงไม่สามารถจะแยกกราวด์ได้ซึ่งทำให้ออสเฟตเกิดการเสียหาย จึงแก้ปัญหาโดยใช้ Pulse transformer แทนที่ที่แยกกราวด์ แต่ก็มีปัญหาที่ความถี่ของเอาต์พุต ดังนั้นจึงใช้การแยกแหล่งจ่ายออกเป็น 4 ชุดจ่ายให้กับวงจรขับมอสเฟตเพื่อทำหน้าที่ขับมอสเฟตทั้ง 4 ตัวซึ่งแหล่งจ่ายทั้ง 4 ใ้ได้ออกแบบมาให้พันอยู่ในแกนของ Switching transformer



รูปที่ 6.9 วงจรขับมอสเฟตของอินเวอร์เตอร์

วงจรขับมอเตอร์ของวงจร PUSH PULL CONVERTER



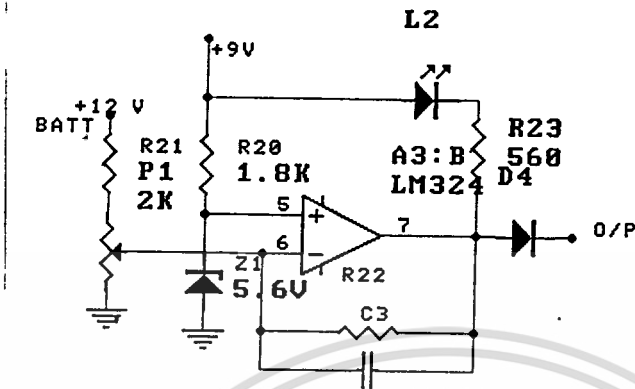
รูปที่ 6.10 แสดงวงจรขับมอเตอร์ของวงจร PUSH PULL CONVERTER

ลักษณะวงจรตรวจจับต่างๆของวงจรตรวจจับอุณหภูมิ แรงดัน และกระแสจะจัดตามลักษณะ OR กันโดยไดโอด D_1, D_2 และ D_3 ตามลำดับหลังจากนั้นจะนำมาเข้า NAND GATE กับสัญญาณ PWM ซึ่งมาจากขา 9 และ 10 ของ IC TL494 แล้วหลังจากนั้นจะนำมาผ่านทรานซิสเตอร์ที่ต่อกันตามลักษณะดังรูป ซึ่งจะทำการสวิตช์ที่เร็วขึ้น

5 ภาคตรวจจับแรงดัน, กระแส และอุณหภูมิ

-วงจรตรวจจับกระแสเกิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

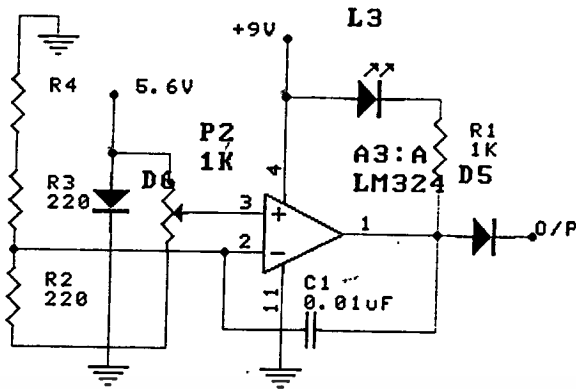


รูปที่ 6.11 แสดงวงจรตรวจจ็บบattery

ในส่วนของการตรวจจ็บบattery โดยจะใช้ขาของ IC LM324 (ขา 6) เป็น V_{ref} มีแรงดัน 5.6 V แล้วแรงดัน battery ต่อเข้าที่ ข้ามักกลับเฟส (ขา 5) โดยปรับแรงดันไว้ถ้าแรงดัน battery ลดลงถึง 9 V จะปรับค่าความต้านทาน POT 1K ให้มีแรงดันที่ขา 5 มีค่า 5.6 V คือเมื่อแรงดัน battery มีค่า 9 V มี O/P ที่ขา 7 มีค่าใกล้ +9 V หรือลอจิก "1" ออกมา LED สีเขียวอ่อนจะสว่าง

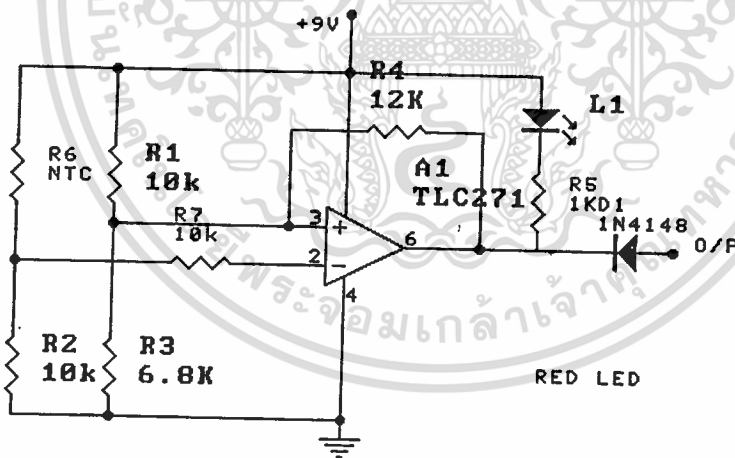
-วงจรตรวจจ็บบattery

จากวงจรที่ 6.12 เป็นวงจรตรวจจ็บบattery โดยจะต่อจากกลับเฟส (ขา 9) ของ IC LM324 ต่อกับแรงดัน 0.6 V ของ DIODE ซึ่งสามารถปรับค่าได้โดยใช้ POT 1K ปรับที่แรงดัน V_{ref} ไว้ที่ค่าหนึ่ง แล้ว R^* จะเป็นตัว Sensor amp. ถ้ามีแรงดันถึงค่าหนึ่งที่ได้รับ V_{ref} ไว้จะเข้าที่ O/P ออกเป็น LOGIC "1" ออกที่ O/P ทำให้ LED สีแดงสว่าง โดย R^* จะมีค่าประมาณ 0.02 หรือ อาจจะใช้ลวดเบอร์ #15 (AWG) พัน 4 ถึง 5 รอบ



รูปที่ 6.12 แสดงวงจรตรวจจับกระแสเกิน

-วงจรตรวจจับอุณหภูมิสูงเกิน



รูปที่ 6.13 แสดงวงจรตรวจจับอุณหภูมิสูงเกิน

ในส่วนของวงจรตรวจจับอุณหภูมิ ขาอินพุทกลับเฟสของ TLC271 (ขา2) จะถูกป้อนด้วยแรงดันคงที่โดยใช้หลักการ VOLTAGE DIVIDER ระหว่างความต้านทานค่า 10K กับ 6.8K มีแรง

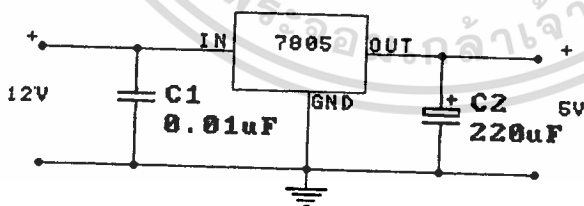
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คั้น V_{ref} ประมาณ 3.6 V ส่วนที่ขาอินพุทที่มัลติเพลส (ขา 3) จะถูกบิอนด้วยแรงคั้นที่แปรผกผันกับอุณหภูมิ จากตัวต้านทาน แบบ NTC (Negative temperature coefficient) ซึ่งจะติดตั้งไว้บนแผ่นระบายความร้อนของชุดวงจรเพาเวอร์มอสเฟต โดยเมื่ออุณหภูมิเริ่มสูงขึ้นค่าความต้านทานของ NTC จะต่ำลงจนแรงคั้นที่ขา 3 มีค่าเท่ากับ V_{ref} และเป็นผลให้แรงคั้น O/P (ขา 6) มีเอาท์พุทออกมาเป็นแรงคั้นใกล้เคียงกับ 9 V จะทำให้ LED ของ TEMPERATURE จะสว่างเอาท์พุทก็จะเป็น LOGIC "1" ออกไป

6 ภาคจ่ายไฟและสัญญาณนาฬิกา

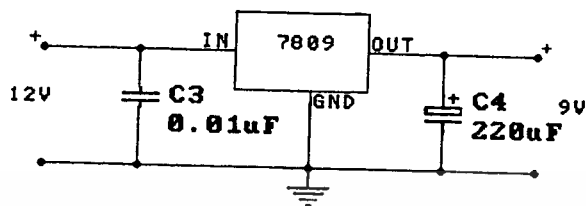
-แหล่งจ่ายไฟ

ในโครงการนี้ใช้แหล่งจ่ายไฟที่มีค่าแรงคั้น +5V, +9V และ +12V ซึ่งใช้ IC REGULATOR เบอร์ 7805 และ 7809 ส่วนค่าแรงคั้น 12V จะใช้เป็นแหล่งจ่ายไฟวงจรขับมอสเฟตของอินเวอร์เตอร์ ซึ่งจะต้องแยกกราวด์ออกจากกันโดยแยกเป็นแหล่งจ่ายไฟ 4 ชุด จึงได้ค้ออกแบบรถยนต์ขับไฟฟ้าที่แปลงไฟให้ทันอยู่ในแกนเดียวกับ Switching transformer เพื่อลดขนาดของเครื่องต้นแบบ



รูปที่ 6.14 แสดงวงจรแหล่งจ่ายไฟ 5V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.15 แสดงวงจรแหล่งจ่ายไฟ 9V

-วงจรกำเนิดสัญญาณนาฬิกา

ในวงจรจะใช้ IC เบอร์ 555 เป็นตัวกำเนิดสัญญาณนาฬิกาซึ่งค่าความถี่จะคำนวณจากจำนวนตำแหน่งของข้อมูลใน EPROM ซึ่งมีค่าเท่ากับ 2K Byte (2048 Bits) โดยจะแสดงการคำนวณได้ดังนี้

$$T = 1/F$$

$$= 1/50 \text{ Hz} = 0.02 \text{ Sec}$$

หมายถึง จำนวนบิต 2048 บิต มีคาบเวลาเท่ากับ 0.02 Sec

ถ้า 1 บิต จะมีคาบเวลา

$$= 0.02/2048$$

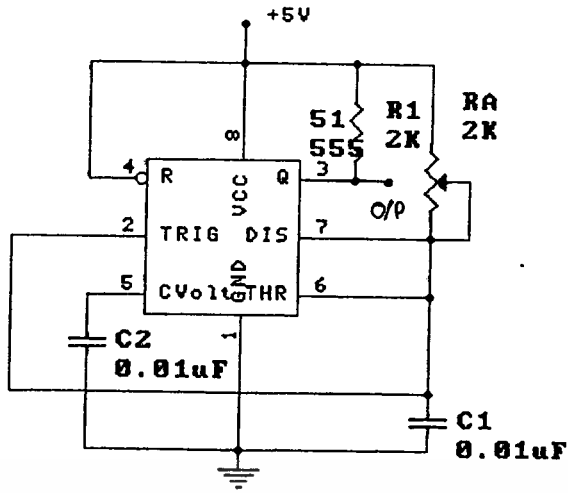
$$= 9.765 \text{ uSec}$$

ดังนั้น

$$F = 1/T = 1/9.765 * 10^{-6}$$

$$= 102.4 \text{ KHz}$$

ดังนั้น เราจะใช้ความถี่ของสัญญาณนาฬิกาความถี่ 102.4 KHz



รูปที่ 6.17 แสดงวงจรกำเนิดสัญญาณพัลส์

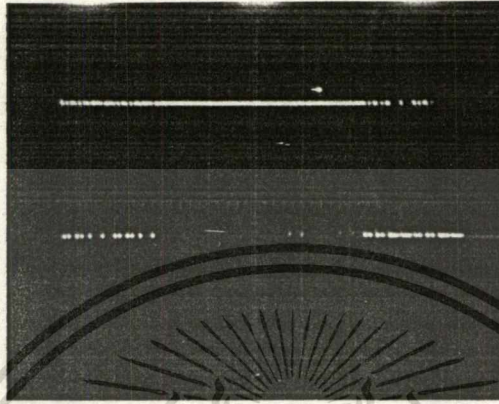


บทที่ 7

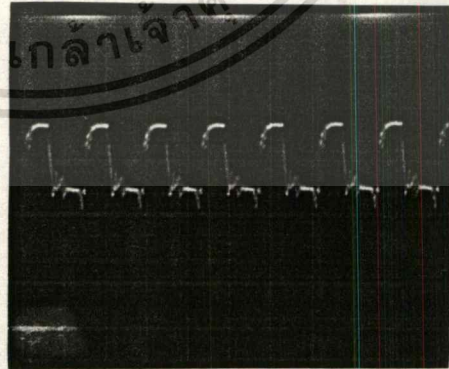
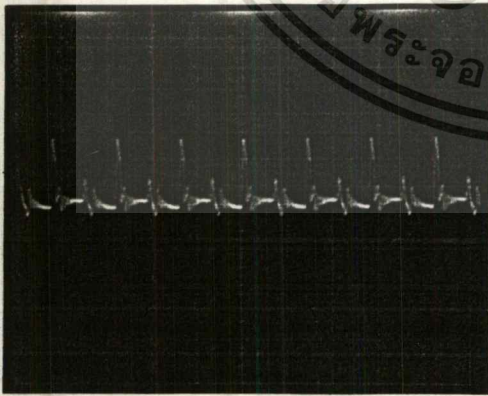
สรุปการวิจัย และข้อเสนอแนะ

จากการทดลองเราใช้แบคเตอร์ 12 โวลท์ เป็นแหล่งจ่ายโดยการใช้โพลีเมอร์หลอดไฟ 100 วัตต์ หลอดก็สามารถติดสว่างได้ และทิ้งไว้นาน ๆ ส่วน Temperature Sensor จะทำงานโดยตัดวงจรส่วนขั้วเกทของมอสเฟตในวงจรคอนเวอเตอร์ออก จึงไม่มี Output ออก ลักษณะของการเกิดความร้อนที่ Power MOSFET มากๆ นั้น ก็เนื่องจากโพลีเมอร์หลอดไฟสูง ทำให้กินกระแสมากตามไปด้วย จึงทำให้มอสเฟตร้อน ซึ่งอาจจะทำให้เสียหายได้ ดังนั้นเราจึงแก้ปัญหาโดยขนาน Power MOSFET ที่ภาคคอนเวอเตอร์หลาย ๆ ตัว โดยเราใช้ข้างละ 5 ตัว (IRF 540) ก็สามารถขับโพลีเมอร์หลอดที่ 100 วัตต์ได้อย่างมีประสิทธิภาพ ซึ่งเราสามารถเพิ่มพิกัด กำลังที่เอาท์พุทโดยวิธีการขนานมอสเฟตกำลัง เพื่อเพิ่มกระแสได้

นอกจากนี้ปัญหาลดอุณหภูมิที่เกิดจากการทำงานที่ความถี่สูงของ อุปกรณ์กำลัง ก็มีหลักกระทบกับวงจรควบคุม หรือระบบอื่น ๆ ดังนั้นในการสร้างเทคนิคการลดอุณหภูมิลงจึงเป็นสิ่งสำคัญ



รูปที่ 7.1 สัญญาณ PWM จาก EPROM 2764
ที่ 2 V/DIV , 1 ms/DIV



(ก)

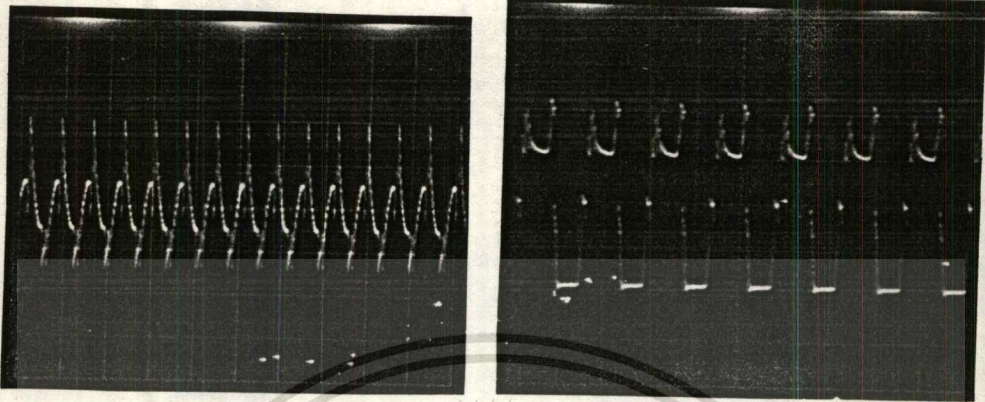
(ข)

รูปที่ 7.2 สัญญาณที่ขาเกตของมอสเฟต (V_{GS}) ที่ Converter ขณะ

(ก) No-load และ (ข) Full-Load ที่ 5V/DIV, 10 μ S/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

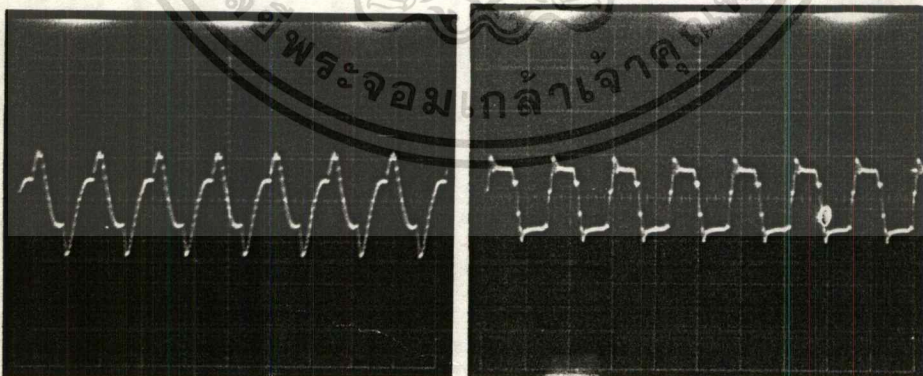
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

(ข)

รูปที่ 7.3 แรงดันตกคร่อมขาเครนและซอร์ส (V_{DS}) ของมอสเฟต ที่ Converter และ (ก) No-Load (ข) Full-Load ที่ 5 V/DIV, 20 μ S/DIV และ 5V/DIV ตามลำดับ



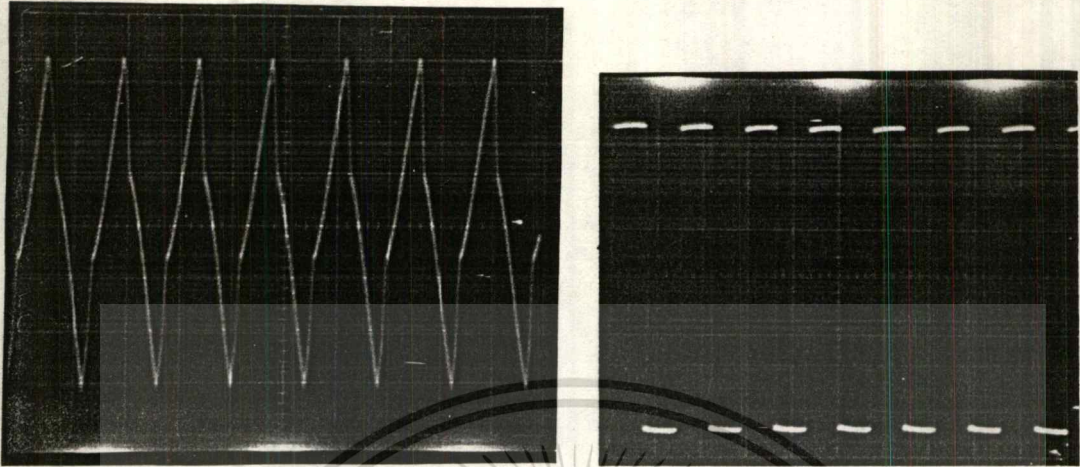
(ก)

(ข)

รูปที่ 7.4 แรงดันตกคร่อมขดปฐมภูมิขณะ (ก) No-Load และ (ข) Full-

Load ที่ 5V/DIV, 10 μ S/DIV และ 10 V/DIV, 10 μ S/DIV

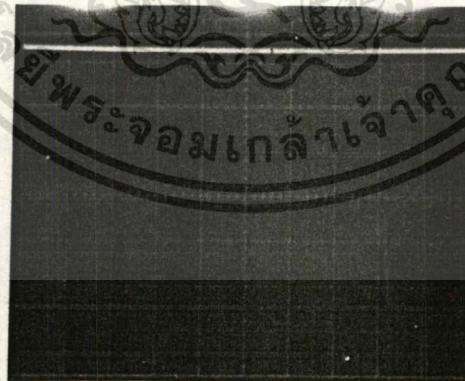
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

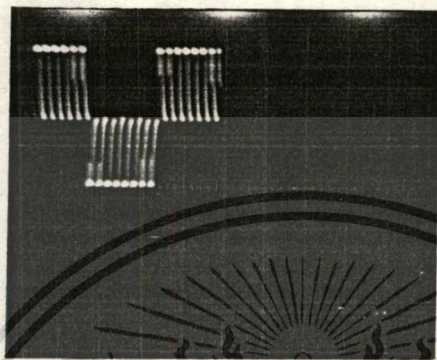
(ข)

รูปที่ 7.5 แรงดันตกคร่อมขดทุติยภูมิขณะ (ก) No-Load และ (ข) Full-Load
ที่ 10 V/DIV, 10 μ S/DIV



รูปที่ 7.6 แรงดันกระแสตรงจากเอาต์พุตของ Converter ที่ 10x10 V/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



7.7 แรงดันเอาต์พุต PWM จาก Inverter ที่ $10 \times 10 \text{ V/DIV}$,
 $10 \text{ }\mu\text{S/DIV}$

หมายเหตุ No-Load คือ ไม่ต่อโหลด

Full-Load คือ ต่อโหลด หลอดไฟ 100 วัตต์

เอกสารอ้างอิง

1. พงศ์พิชญ์ วิชาสุรมณฑล : วิศวกรรมสาร, เล่มที่ 4, 2531, หน้า 63-66
2. สุวัฒน์ ตัน : สวิตชิงเพาเวอร์ซัพพลาย, 2537
3. ธีระวัฒน์ ฉิมสุนทร และคณะ , ปรินธิยานพนธ์วิศวกรรมศาสตร์บัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
4. Georage Chryssis : High - Frequency Switching Power supply : Theory and Design : (MCGraw-Hill, Inc 1984.)
5. A.I. Pressman : Switching and Linear Power Supply, Power Converter Design : Haydon Co., Inc, 1977.

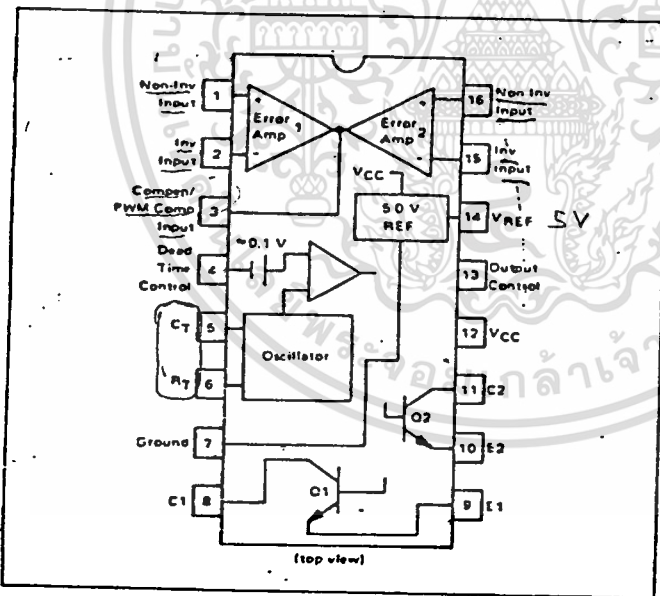


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SWITCHMODE
PULSE WIDTH MODULATION
CONTROL CIRCUITS**

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for Switchmode power supply control. This device features:

- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator With Master Or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5 Volt Reference
- Adjustable Dead-Time Control
- Uncommitted Output Transistors Rated to 500 mA Source Or Sink
- Output Control For Push-Pull Or Single-Ended Operation
- Undervoltage Lockout

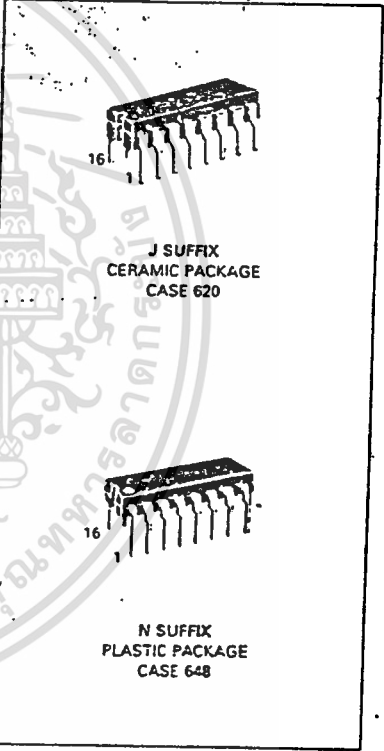


The TL494C is specified over the commercial operating range of 0°C to 70°C. The TL494I is specified over the industrial range of -25°C to 85°C. The TL494M is specified over the full military range of -55°C to 125°C.

TL494

**SWITCHMODE
PULSE WIDTH MODULATION
CONTROL CIRCUITS**

**SILICON MONOLITHIC
INTEGRATED CIRCUITS**

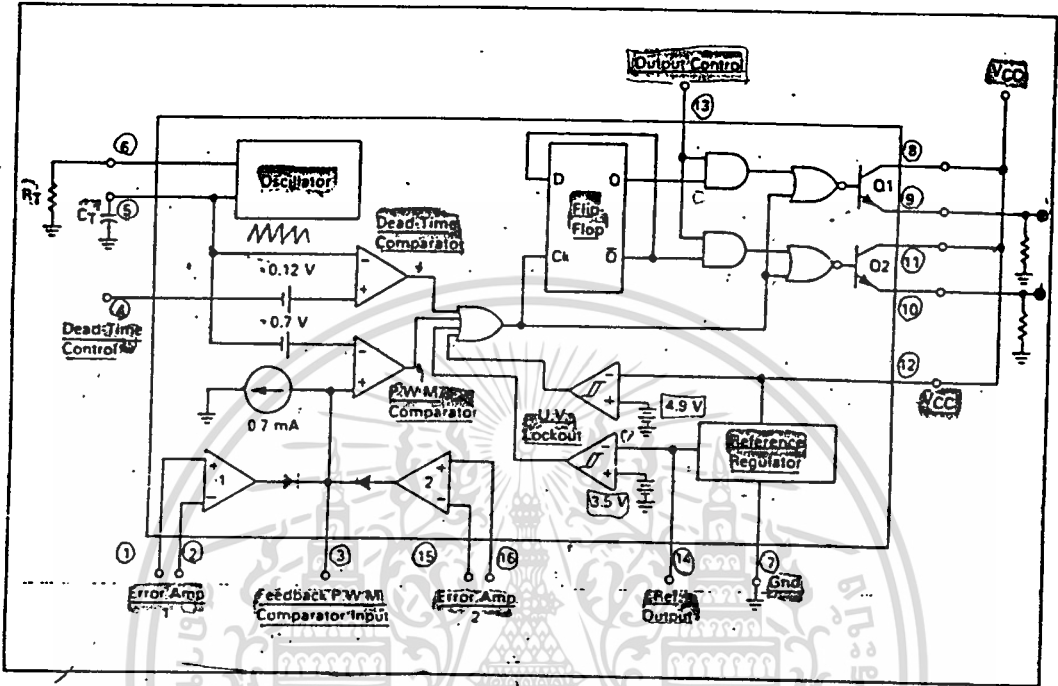


ORDERING INFORMATION

Device	Temperature Range	Package
TL494CN TL494CJ	0° to +70°C	Plastic DIP Ceramic DIP
TL494IN TL494IJ	-25° to +85°C	Plastic DIP Ceramic DIP
TL494MJ	-55° to +125°C	Ceramic DIP

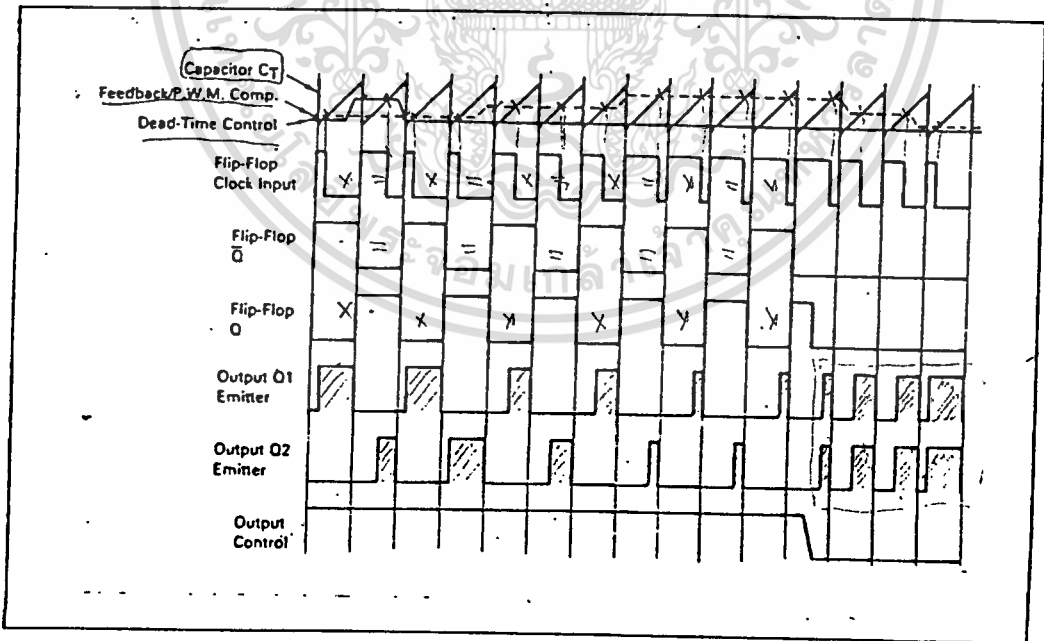
TL494

FIGURE 1 — BLOCK DIAGRAM



3

FIGURE 2 — TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} = \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 4.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the timing diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the dead-time control, the error amplifier inputs, or the feedback input. The dead-time control comparator has an effective 120 mV input offset which limits the minimum output dead time to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional dead time may be imposed on the output by setting the dead-time-control input to a fixed voltage, ranging between 0 to 3.3 V.

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the dead time control input, down to zero, as the voltage at the feedback pin varies from 0.5 to 3.5 V. Both error amplifiers have a common-mode input range from -0.3 V to $(V_{CC} - 2 V)$, and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the non-inverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the dead-time comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0 to 70°C.

FIGURE 3 — FUNCTIONAL TABLE

Input	Output Function	$\frac{f_{out}}{f_{osc}}$
Output Control		
Grounded	Single-ended P.W.M. at Q1 and Q2	1
At V_{ref}	Push-pull operation	0.5

TL494

MAXIMUM RATINGS (Full operating ambient temperature range applies unless otherwise noted)

Rating	Symbol	TL494C	TL494I	TL494M	Unit	
Power Supply Voltage	V _{CC}	42	42	42	V	
Collector Output Voltage	V _{C1} , V _{C2}	42	42	42	V	
Collector Output Current (each transistor) (I)	I _{C1} , I _{C2}	500	500	500	mA	
Amplifier Input Voltage Range	V _{IR}	-0.3 to 42	-0.3 to 42	-0.3 to 42	V	
Power Dissipation @ T _A = 45°C	P _D	1000	1000	1000	mW	
Operating Junction Temperature	T _J	Plastic Package	125	125	—	°C
		Ceramic Package	150	150	150	°C
Operating Ambient Temperature Range	T _A	0 to 70	-25 to 85	-55 to 125	°C	
Storage Temperature Range	T _{stg}	Plastic Package	-55 to 125	-55 to 125	—	°C
		Ceramic Package	-65 to 150	-65 to 150	-65 to 150	°C

NOTE 1. Maximum thermal limits must be observed.

Thermal Characteristics

Characteristics	Symbol	N Suffix Plastic Package	J Suffix Ceramic Package	Unit
Thermal Resistance, Junction to Ambient	R _{JA}	80	100	°C/W
Derating Ambient Temperature	T _A	45	50	°C

RECOMMENDED OPERATING CONDITIONS

Condition/Value	Symbol	TL494			Unit
		Min	Typ	Max	
Power Supply Voltage	V _{CC}	7.0	15	40	V
Collector Output Voltage	V _{C1} , V _{C2}	—	30	40	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	—	—	200	mA
Amplifier Input Voltage	V _{in}	-0.3	—	V _{CC} - 2.0	V
Current Into Feedback Terminal	I _{fb}	—	—	0.3	mA
Reference Output Current	I _{ref}	—	—	10	mA
Timing Resistor	R _T	1.8	30	500	kΩ
Timing Capacitor	C _T	0.0047	0.001	10	μF
Oscillator Frequency	f _{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, C_T = 0.01 μF, R_T = 12 kΩ unless otherwise noted.)

For typical values T_A = 25°C, for min max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494C,I			TL494M			Unit
		Min	Typ	Max	Min	Typ	Max	

REFERENCE SECTION

Reference Voltage (I _O = 1.0 mA)	V _{ref}	4.75	5.0	5.25	4.75	5.0	5.25	V
Line Regulation (V _{CC} = 7.0 V to 40 V)	Reg _{line}	—	2.0	25	—	2.0	25	mV
Load Regulation (I _O = 1.0 mA to 10 mA)	Reg _{load}	—	3.0	15	—	3.0	15	mV
Short-Circuit Output Current (V _{ref} = 0 V)	I _{SC}	15	35	75	15	35	75	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) unless otherwise noted.
 For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494CJ			TL494M			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT SECTION								
Collector Off-State Current ($V_{CC} = 40\text{ V}$, $V_{CE} = 40\text{ V}$)	$I_{C(off)}$	—	2.0	100	—	2.0	100	μA
Emitter Off-State Current ($V_{CC} = 40\text{ V}$, $V_C = 40\text{ V}$, $V_E = 0\text{ V}$)	$I_{E(off)}$	—	—	100	—	—	150	μA
Collector-Emitter Saturation Voltage (2) Common-Emitter ($V_E = 0\text{ V}$, $I_C = 200\text{ mA}$)	$V_{SAT(IC)}$	—	1.1	1.3	—	1.1	1.5	V
Emitter-Follower ($V_C = 15\text{ V}$, $I_E = -200\text{ mA}$)	$V_{SAT(IE)}$	—	1.5	2.5	—	1.5	2.5	V
Output Control Pin Current Low State ($V_{OC} = 0.4\text{ V}$)	I_{OCL}	—	10	—	—	10	—	μA
High State ($V_{OC} = V_{ref}$)	I_{OCH}	—	0.2	3.5	—	0.2	3.5	mA
Output Voltage Rise Time Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_r	—	100	200	—	100	200	ns
Output Voltage Fall Time Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_f	—	25	100	—	25	100	ns

Characteristic	Symbol	TL494			Unit
		Min	Typ	Max	

ERROR AMPLIFIER SECTIONS

Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	—	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	—	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	—	0.1	1.0	μA
Input Common-Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	-0.3 to $V_{CC} - 2.0$	—	—	V
Open-Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	A_{VOL}	70	95	—	dB
Unity-Gain Crossover Frequency ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	f_c	—	350	—	kHz
Phase Margin at Unity-Gain ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	—	65	—	deg.
Common-Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	—	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	—	100	—	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O^-}	0.3	0.7	—	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O^+}	2.0	4.0	—	mA

NOTE 2: Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperatures as possible.

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494			Unit
		Min	Typ	Max	
PWM COMPARATOR SECTION (Test Circuit Figure 12)					
Input Threshold Voltage (Zero duty cycle)	V_{TH}	—	3.5	4.5	V
Input Sink Current ($V_{Pin\ 3} = 0.7\ \text{V}$)	I_{i-}	0.3	0.7	—	mA
DEAD-TIME CONTROL SECTION (Test Circuit Figure 12)					
Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0$ to $5.25\ \text{V}$)	$I_{IB\ (DT)}$	—	-2.0	-10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode ($V_{Pin\ 4} = 0\ \text{V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{Pin\ 4} = 0\ \text{V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC_{max}	45	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{TH}	— 0	2.8	3.3	V
OSCILLATOR SECTION					
Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	—	40	—	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	$\sigma_{f_{osc}}$	—	3.0	—	%
Frequency Change with Voltage ($V_{CC} = 7.0\ \text{V}$ to $40\ \text{V}$, $T_A = 25^\circ\text{C}$)	$\Delta f_{osc}\ (\Delta V)$	—	0.1	—	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$)	$\Delta f_{osc}\ (\Delta T)$	—	—	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn-On Threshold (V_{CC} Increasing, $I_{ref} = 1.0\ \text{mA}$)	V_{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref} , All Other Inputs and Outputs Open) ($V_{CC} = 15\ \text{V}$) ($V_{CC} = 40\ \text{V}$)	I_{CC}	—	5.5 7.0	10 15	mA
Average Supply Current ($V_{Pin\ 4} = 2.0\ \text{V}$) (See Figure 12) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, $V_{CC} = 15\ \text{V}$)		—	7.0	—	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula.

$$\sqrt{\frac{\sum_{n=1}^N (x_n - \bar{x})^2}{N - 1}}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

FIGURE 4 — OSCILLATOR FREQUENCY versus TIMING RESISTANCE

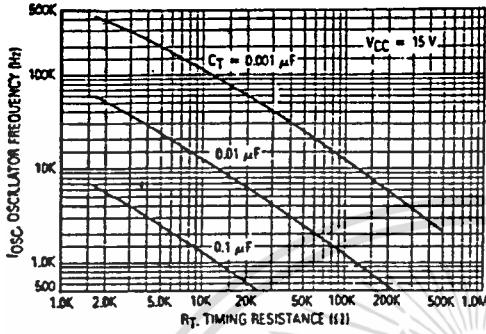


FIGURE 5 — OPEN-LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

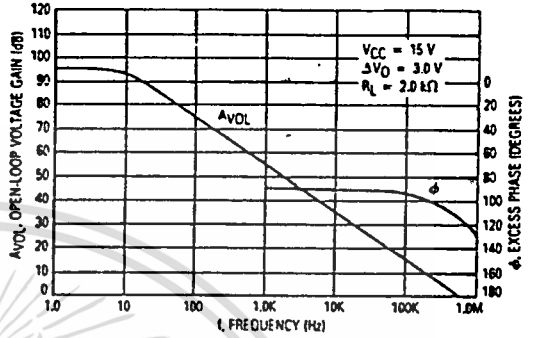


FIGURE 6 — PERCENT DEAD-TIME versus OSCILLATOR FREQUENCY

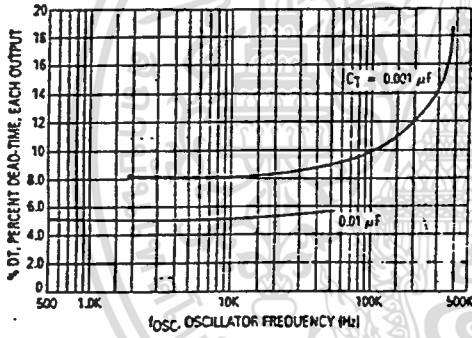


FIGURE 7 — PERCENT DUTY CYCLE versus DEAD-TIME CONTROL VOLTAGE

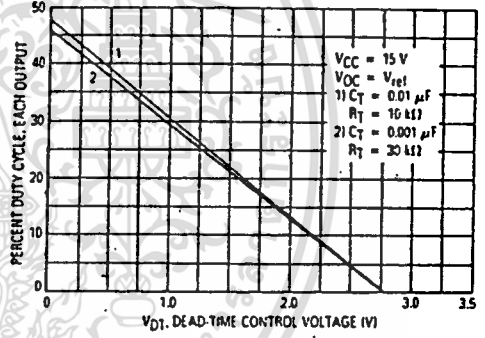


FIGURE 8 — EMITTER FOLLOWER CONFIGURATION OUTPUT SATURATION VOLTAGE versus EMITTER CURRENT

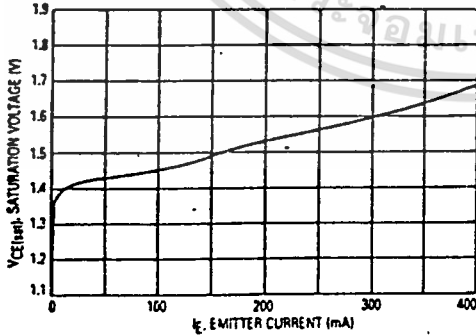
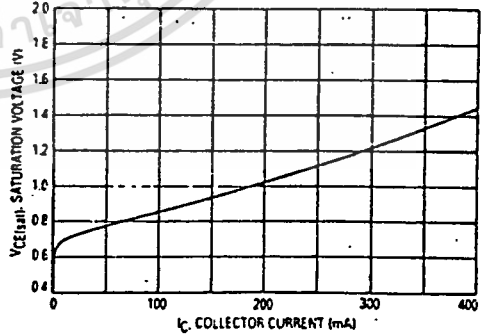


FIGURE 9 — COMMON EMITTER CONFIGURATION OUTPUT SATURATION VOLTAGE versus COLLECTOR CURRENT



TL494

FIGURE 10 — STANDBY SUPPLY CURRENT versus SUPPLY VOLTAGE

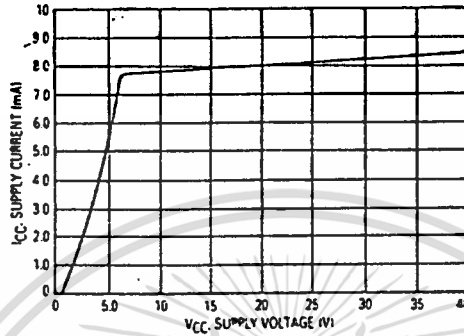


FIGURE 11 — ERROR AMPLIFIER CHARACTERISTICS

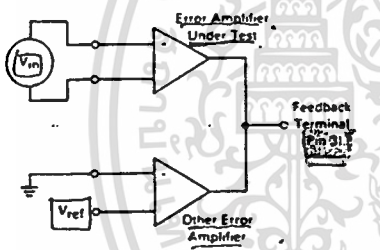


FIGURE 12 — DEAD-TIME AND FEEDBACK CONTROL TEST CIRCUIT

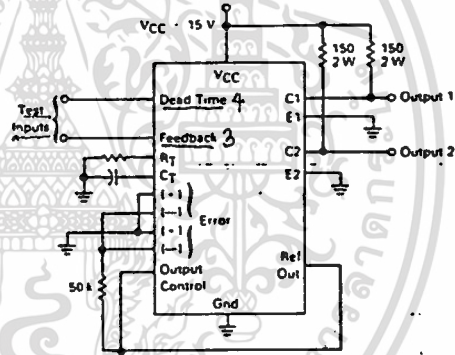


FIGURE 13 — COMMON-EMITTER CONFIGURATION TEST CIRCUIT AND WAVEFORM

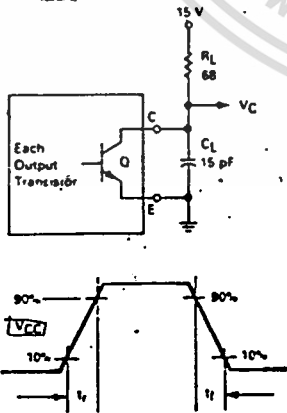
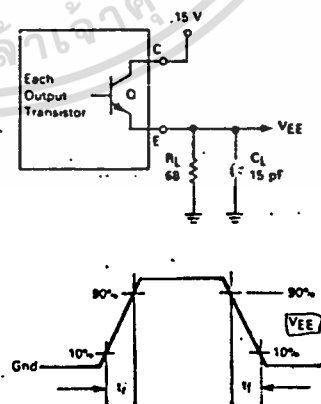


FIGURE 14 — EMITTER-FOLLOWER CONFIGURATION TEST CIRCUIT AND WAVEFORM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

FIGURE 15 — ERROR AMPLIFIER SENSING TECHNIQUES

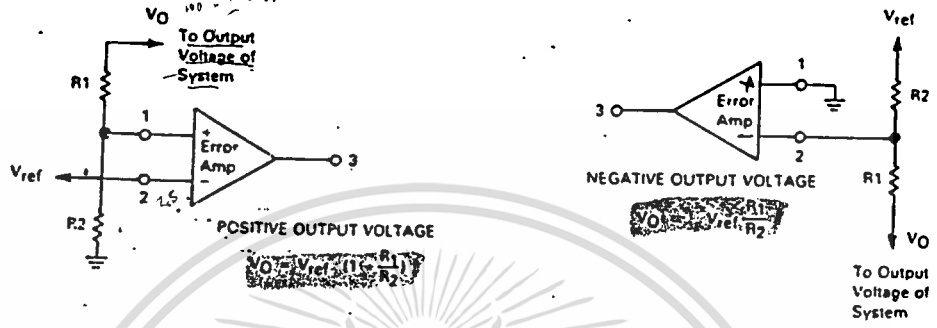


FIGURE 16 — DEAD-TIME CONTROL CIRCUIT

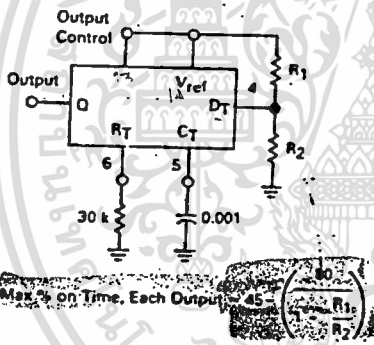


FIGURE 17 — SOFT-START CIRCUIT

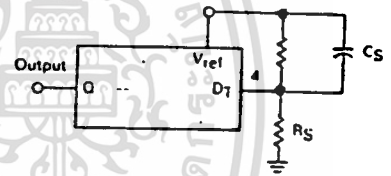
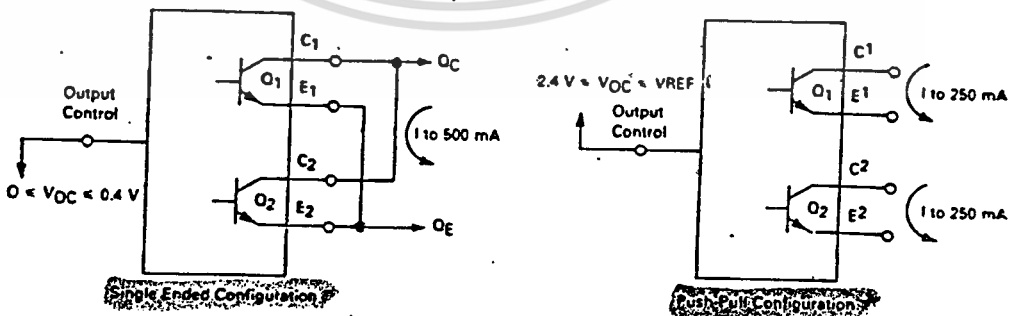


FIGURE 18 — OUTPUT CONNECTIONS FOR SINGLE-ENDED AND PUSH-PULL CONFIGURATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

FIGURE 1E — SLAVING TWO OR MORE CONTROL CIRCUITS

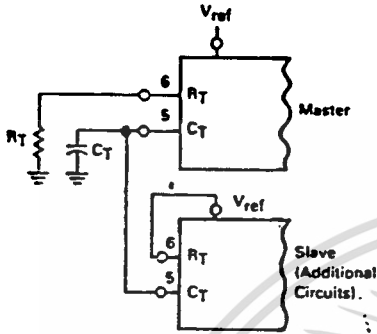


FIGURE 20 — OPERATION WITH $V_{in} > 40$ V USING EXTERNAL ZENER

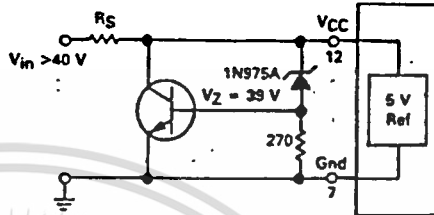
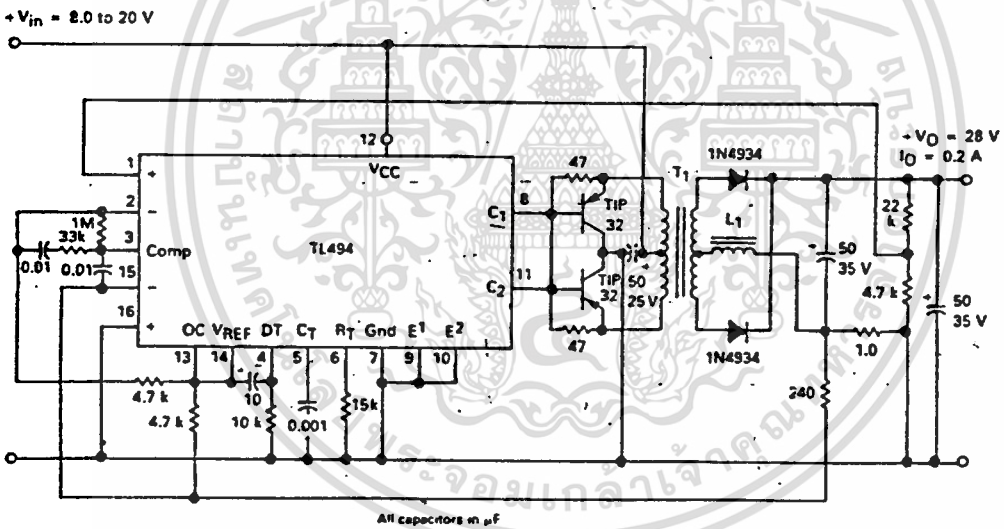


FIGURE 21 — PULSE-WIDTH MODULATED PUSH-PULL CONVERTERS



$L_1 = 3.5$ mH @ 0.3 A
 T_1 — Primary: 20T C.T. #28 AWG
 Secondary: 120T C.T. #36 AWG,
 Core: Ferroxcube 1408P-L00-3C8

TEST.	CONDITIONS	RESULTS
Line Regulation	$V_{in} = 10$ V to 40 V	14 mV 0.28%
Load Regulation	$V_{in} = 28$ V, $I_O = 1$ mA to 1 A	3.0 mV 0.06%
Output Ripple	$V_{in} = 28$ V, $I_O = 1.0$ A	65 mV P-P P.A.R.D.
Short Circuit Current	$V_{in} = 28$ V, $R_L = 0.1 \Omega$	1.6 amps
Efficiency	$V_{in} = 28$ V, $I_O = 1$ A	71%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

MC14551B

QUAD 2-CHANNEL
ANALOG MULTIPLEXER/DEMULTIPLEXER

The MC14551B is a digitally-controlled analog switch. This device implements a 4PDT solid state switch with low ON impedance and very low OFF Leakage current. Control of analog signals up to the complete supply voltage range can be achieved.

- Triple Diode Protection on All Control Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Analog Voltage Range ($V_{DD} - V_{EE}$) = 3.0 to 18 V
Note: V_{EE} must be $\leq V_{SS}$
- Linearized Transfer Characteristics
- Low Noise — 12 nV/Cycle, $f \geq 1.0$ kHz typical
- For Low R_{ON} , Use The HC4051, HC4052, or HC4053 High-Speed CMOS Devices
- Switch Function is Break Before Make

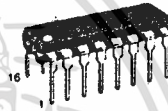
MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{DD}	DC Supply Voltage (Referenced to V_{EE} , $V_{SS} \geq V_{EE}$)	-0.5 to +18.0	V
V_{in}, V_{out}	Input or Output Voltage (DC or Transient) (Referenced to V_{SS} for Control Input & V_{EE} for Switch I/O)	-0.5 to $V_{DD} + 0.5$	V
I_{In}	Input Current (DC or Transient), per Control Pin	= 10	mA
I_{sw}	Switch Through Current	= 25	mA
P_D	Power Dissipation, per Package†	500	mW
T_{stg}	Storage Temperature	-65 to +150	°C
T_L	Lead Temperature (8-Second Soldering)	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur.
 †Temperature Derating: Plastic "P and D/DW" Packages: -7.0 mW/°C From 65°C To 125°C
 Ceramic "L" Packages: -12 mW/°C From 100°C To 125°C



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648

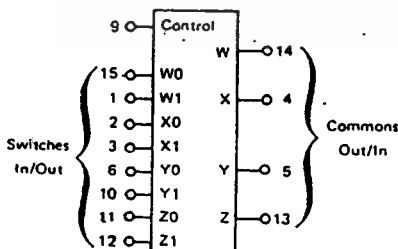


D SUFFIX
SOIC
CASE 751B

ORDERING INFORMATION

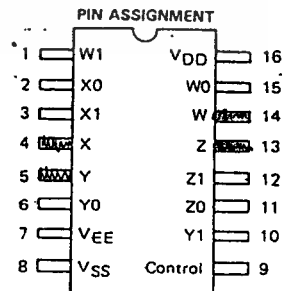
MC14XXXBCP Plastic
 MC14XXXBCL Ceramic
 MC14XXXBD SOIC

$T_A = -55^\circ$ to 125°C for all packages.



Control	ON
0	W0 X0 Y0 Z0
1	W1 X1 Y1 Z1

V_{DD} = Pin 16
 V_{SS} = Pin 8
 V_{EE} = Pin 7



Note: Control input referenced to V_{SS} . Analog Inputs and Outputs reference to V_{EE} . V_{EE} must be $\leq V_{SS}$.

MC14551B

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	V _{DD}	Test Conditions	-55°C		25°C			125°C		Unit
				Min	Max	Min	Typ #	Max	Min	Max	
SUPPLY REQUIREMENTS (Voltages Referenced to V_{EE})											
Power-Supply-Voltage Range	V _{DD}	—	V _{DD} - 3.0 ≥ V _{SS} ≥ V _{EE}	3.0	18	3.0	—	18	3.0	18	V
Quiescent Current Per Package	I _{DD}	5.0 10 15	Control Inputs: V _{in} = V _{SS} or V _{DD} . Switch I/O: V _{EE} ≤ V _{I/O} ≤ V _{DD} , and ΔV _{switch} ≤ 500 mV**	— — —	5.0 10 20	— — —	0.005 0.010 0.015	5.0 10 20	— — —	150 300 600	μA
Total Supply Current (Dynamic Plus Quiescent, Per Package)	I _{D(AV)}	5.0 10 15	T _A = 25°C only (The channel component, (V _{in} - V _{out} /R _{on}), is not included.)	Typical			(0.07 μA/kHz)I + I _{DD} (0.20 μA/kHz)I + I _{DD} (0.36 μA/kHz)I + I _{DD}				μA
CONTROL INPUT (Voltages Referenced to V_{SS})											
Low-Level Input Voltage	V _{IL}	5.0 10 15	R _{on} = per spec, I _{off} = per spec	— — —	1.5 3.0 4.0	— — —	2.25 4.50 6.75	1.5 3.0 4.0	— — —	1.5 3.0 4.0	V
High-Level Input Voltage	V _{IH}	5.0 10 15	R _{on} = per spec, I _{off} = per spec	3.5 7.0 11	— — —	3.5 7.0 11	2.75 5.50 8.25	— 7.0 11	— — —	— — —	V
Input Leakage Current	I _{in}	15	V _{in} = 0 or V _{DD}	—	±0.1	—	±0.00001	±0.1	—	±1.0	μA
Input Capacitance	C _{in}	—	—	—	—	—	5.0	7.5	—	—	pF
SWITCHES IN/OUT AND COMMONS OUT/IN — W, X, Y, Z (Voltages Referenced to V_{EE})											
Recommended Peak-to-Peak Voltage Into or Out of the Switch	V _{I/O}	—	Channel On or Off	0	V _{DD}	0	—	V _{DD}	0	V _{DD}	V _{p-p}
Recommended Static or Dynamic Voltage Across the Switch** (Figure 3)	ΔV _{switch}	—	Channel On	0	600	0	—	600	0	300	mV
Output Offset Voltage	V _{OO}	—	V _{in} = 0 V, No Load	—	—	—	10	—	—	—	μV
ON Resistance	R _{on}	5.0 10 15	ΔV _{switch} ≤ 500 mV**. V _{in} = V _{IL} or V _{IH} (Control), and V _{in} = 0 to V _{DD} (Switch)	— — —	800 400 220	— — —	250 120 80	1050 500 280	— — —	1200 520 300	Ω
ΔON Resistance Between Any Two Channels in the Same Package	ΔR _{on}	5.0 10 15	—	— — —	70 50 45	— — —	25 10 10	70 50 45	— — —	135 95 65	Ω
Off-Channel Leakage Current (Figure 8)	I _{off}	15	V _{in} = V _{IL} or V _{IH} (Control) Channel to Channel or Any One Channel	—	±100	—	±0.05	±100	—	±1000	nA
Capacitance, Switch I/O	C _{I/O}	—	Switch Off	—	—	—	10	—	—	—	pF
Capacitance, Common O/I	C _{O/I}	—	—	—	—	—	17	—	—	—	pF
Capacitance, Feedthrough (Channel Off)	C _{I/O}	—	Pins Not Adjacent Pins Adjacent	—	—	—	0.15 0.47	—	—	—	pF

#Data labeled "Typ" is not to be used for design purposes, but is intended as an indication of the IC's potential performance.

**For voltage drops across the switch (ΔV_{switch}) > 600 mV (> 300 mV at high temperature), excessive V_{DD} current may be drawn; i.e. the current out of the switch may contain both V_{DD} and switch input components. The reliability of the device will be unaffected unless the Maximum Ratings are exceeded. (See first page of this data sheet.)

MC14551B

ELECTRICAL CHARACTERISTICS ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$, $V_{EE} < -V_{SS}$)

Characteristic	Symbol	$V_{DD} - V_{EE}$ Vdc	Min	Typ #	Max	Unit
Propagation Delay Times Switch Input to Switch Output ($R_L = 10 \text{ k}\Omega$) $t_{PLH}, t_{PHL} = (0.17 \text{ ns/pF}) \cdot C_L + 26.5 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.08 \text{ ns/pF}) \cdot C_L + 11 \text{ ns}$ $t_{PLH}, t_{PHL} = (0.06 \text{ ns/pF}) \cdot C_L + 9.0 \text{ ns}$	t_{PLH}, t_{PHL}	5.0 10 15	— — —	35 15 12	90 40 30	ns
Control Input to Output ($R_L = 10 \text{ k}\Omega$) $V_{EE} = V_{SS}$ (Figure 4)	t_{PLH}, t_{PHL}	5.0 10 15	— — —	350 140 100	875 350 250	ns
Second Harmonic Distortion $R_L = 10 \text{ k}\Omega$, $f = 1 \text{ kHz}$, $V_{in} = 5 \text{ V}_{p-p}$	—	10	—	0.07	—	%
Bandwidth (Figure 5) $R_L = 1 \text{ k}\Omega$, $V_{in} = 1/2 (V_{DD} - V_{EE}) \text{ p-p}$ $20 \text{ Log } \frac{V_{out}}{V_{in}} = -3 \text{ dB}$, $C_L = 50 \text{ pF}$	BW	10	—	17	—	MHz
Off Channel Feedthrough Attenuation, Figure 5 $R_L = 1 \text{ k}\Omega$, $V_{in} = 1/2 (V_{DD} - V_{EE}) \text{ p-p}$ $f_{in} = 55 \text{ MHz}$	—	10	—	-50	—	dB
Channel Separation (Figure 6) $R_L = 1 \text{ k}\Omega$, $V_{in} = 1/2 (V_{DD} - V_{EE}) \text{ p-p}$ $f_{in} = 3 \text{ MHz}$	—	10	—	-50	—	dB
Crosstalk, Control Input to Common O/I, Figure 7 $R_1 = 1 \text{ k}\Omega$, $R_L = 10 \text{ k}\Omega$, Control $t_r = t_f = 20 \text{ ns}$	—	10	—	75	—	mV

#Data labeled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} < (V_{in} \text{ or } V_{out}) < V_{DD}$ for control inputs and $V_{EE} < (V_{in} \text{ or } V_{out}) < V_{DD}$ for Switch I/O. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} , V_{EE} , or V_{DD}). Unused outputs must be left open.

MC14551B

FIGURE 1 – SWITCH CIRCUIT SCHEMATIC

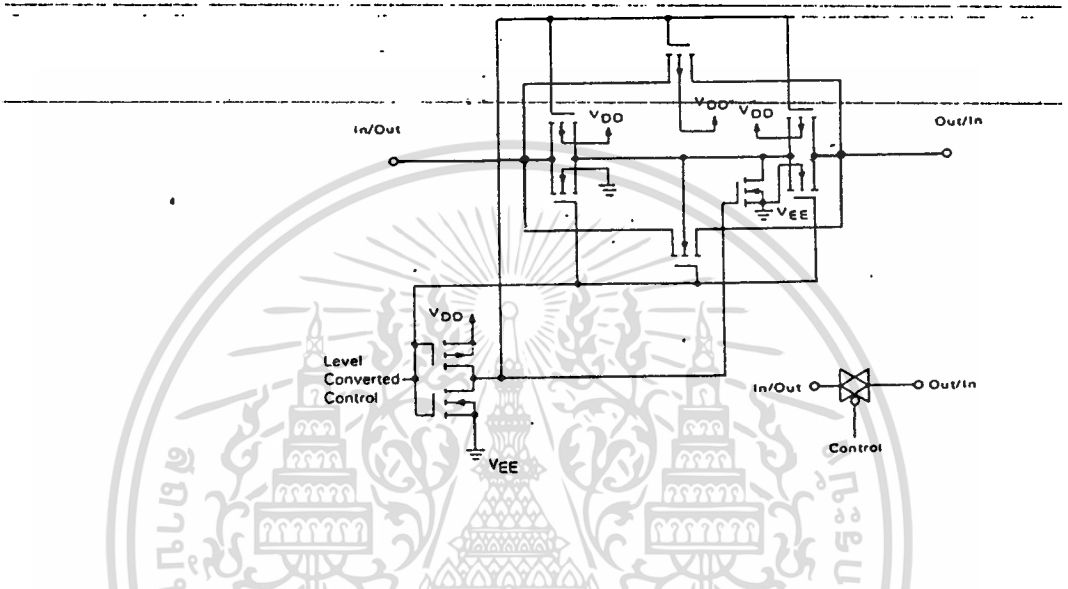
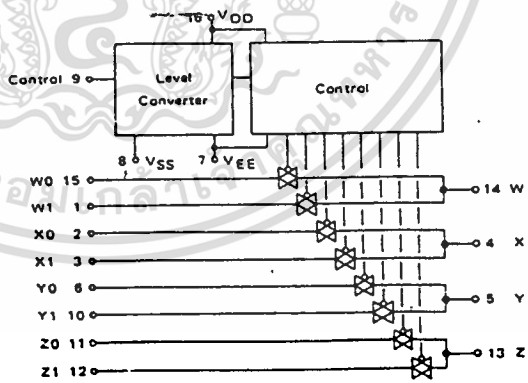


FIGURE 2 – MC14551B FUNCTIONAL DIAGRAM



6

MC14551B

TEST CIRCUITS

FIGURE 3 — ΔV ACROSS SWITCH

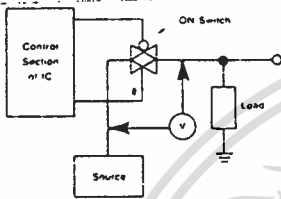


FIGURE 4 — PROPAGATION DELAY TIMES, CONTROL TO OUTPUT

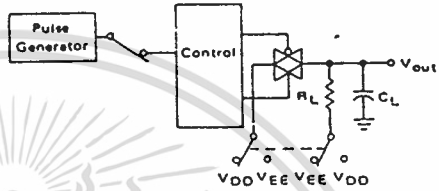


FIGURE 5 — BANDWIDTH AND OFF-CHANNEL FEEDTHROUGH ATTENUATION

Control input used to turn ON or OFF the switch under test.

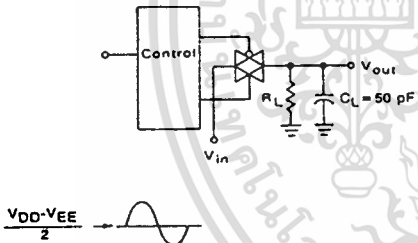


FIGURE 6 — CHANNEL SEPARATION (Adjacent Channels Used for Setup)

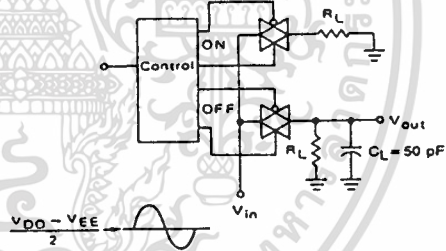


FIGURE 7 — CROSSTALK, CONTROL INPUT TO COMMON O/I

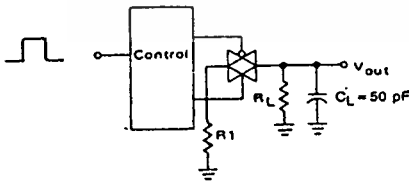
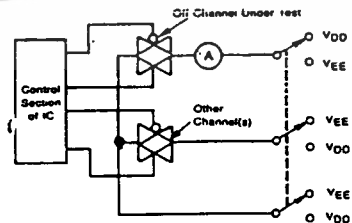
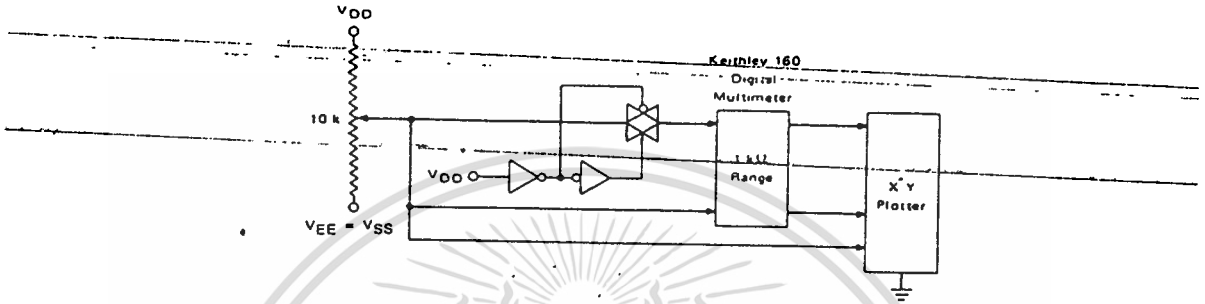


FIGURE 8 — OFF CHANNEL LEAKAGE



MC14551B

FIGURE 9 - CHANNEL RESISTANCE (R_{ON}) TEST CIRCUIT



TYPICAL RESISTANCE CHARACTERISTICS

FIGURE 10 - $V_{DD} @ 7.5V, V_{EE} @ -7.5V$

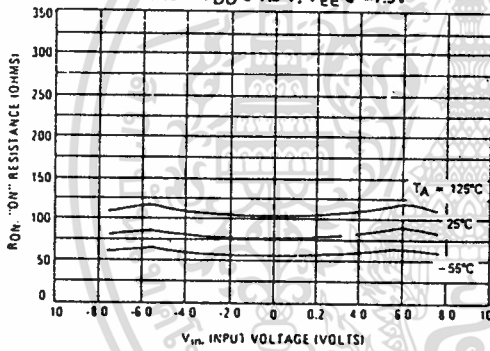


FIGURE 11 - $V_{DD} @ 5.0V, V_{EE} @ -5.0V$

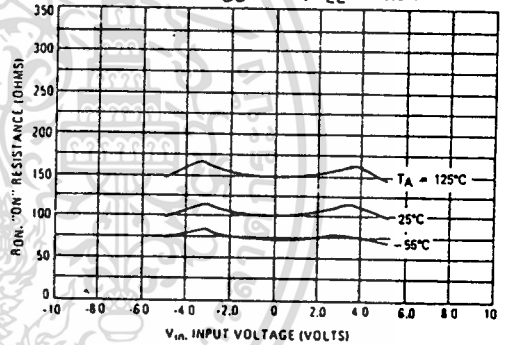


FIGURE 12 - $V_{DD} @ 2.5V, V_{EE} @ -2.5V$

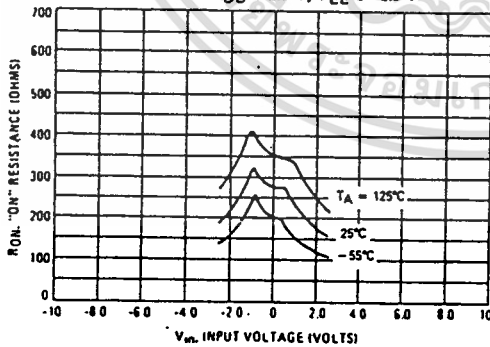
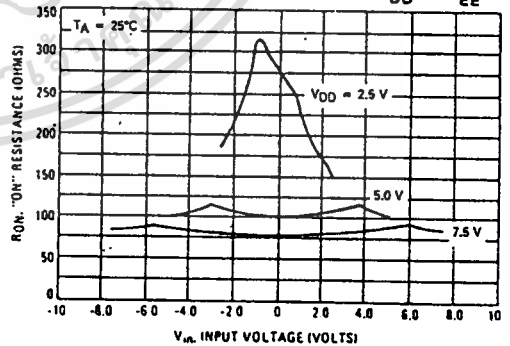


FIGURE 13 - COMPARISON at 25°C, $V_{DD} @ -V_{EE}$



6

MC14551B

APPLICATIONS INFORMATION

Figure A illustrates use of the on-chip level converter detailed in Figure 2. The 0-to-5 volt Digital Control signal is used to directly control a 9 V_{p-p} analog signal.

The digital control logic levels are determined by V_{DD} and V_{SS}. The V_{DD} voltage is the logic high voltage; the V_{SS} voltage is logic low. For the example, V_{DD} = +5 V = logic high at the control inputs; V_{SS} = GND = 0 V = logic low.

The maximum analog signal level is determined by V_{DD} and V_{EE}. The V_{DD} voltage determines the maximum recommended peak above V_{SS}. The V_{EE} voltage determines the maximum swing below V_{SS}. For the example, V_{DD} - V_{SS} = 5 volt maximum swing above V_{SS}; V_{SS} - V_{EE} = 5 volt maximum swing

below V_{SS}. The example shows a ±4.5 volt signal which allows a 1/2 volt margin at each peak. If voltage transients above V_{DD} and/or below V_{EE} are anticipated on the analog channels, external diodes (D_x) are recommended as shown in Figure B. These diodes should be small signal types able to absorb the maximum anticipated current surges during clipping.

The absolute maximum potential difference between V_{DD} and V_{EE} is 18.0 volts. Most parameters are specified up to 15 volts which is the recommended maximum difference between V_{DD} and V_{EE}.

Balanced supplies are not required. However, V_{SS} must be greater than or equal to V_{EE}. For example, V_{DD} = +10 volts, V_{SS} = +5 volts, and V_{EE} = -3 volts is acceptable. See the table below.

FIGURE A — APPLICATION EXAMPLE

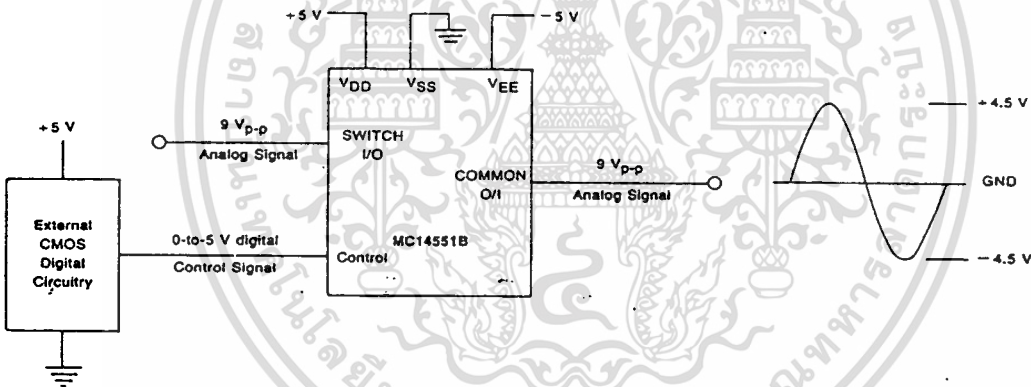
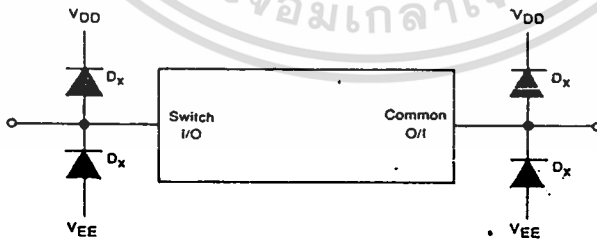


FIGURE B — EXTERNAL SCHOTTKY OR GERMANIUM CLIPPING DIODES



POSSIBLE SUPPLY CONNECTIONS

V _{DD} In Volts	V _{SS} In Volts	V _{EE} In Volts	Control Inputs Logic High/Logic Low In Volts	Maximum Analog Signal Range In Volts
+8	0	-8	+8/0	+8 to -8 = 16 V _{p-p}
+5	0	-12	+5/0	+5 to -12 = 17 V _{p-p}
+5	0	0	+5/0	+5 to 0 = 5 V _{p-p}
+5	0	-5	+5/0	+5 to -5 = 10 V _{p-p}
+10		-5	+10/+5	+10 to -5 = 15 V _{p-p}



MOTOROLA

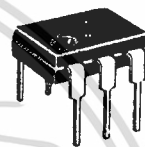
**4N25, 4N25A
4N26
4N27
4N28**

**NPN PHOTOTRANSISTORS AND
PN INFRARED EMITTING DIODES**

... gallium arsenide LED optically coupled to silicon phototransistors designed for applications requiring electrical isolation, high-current transfer ratios, small package size and low cost; such as interfacing and coupling systems, phase and feedback controls, solid-state relays and general-purpose switching circuits.

- High Isolation Voltage — $V_{ISO} = 7500$ V (Min)
- High Collector Output Current @ $I_F = 10$ mA — $I_C = 5.0$ mA (Typ) — 4N25,A,4N26 2.0 mA (Typ) — 4N27,4N28
- Economical, Compact, Dual-In-Line Package
- Excellent Frequency Response — 300 kHz (Typ)
- Fast Switching Times @ $I_C = 10$ mA $t_{on} = 0.87$ μ s (Typ) — 4N25,A,4N26 2.1 μ s (Typ) — 4N27,4N28 $t_{off} = 11$ μ s (Typ) — 4N25,A,4N26 5.0 μ s (Typ) — 4N27,4N28
- 4N25A is UL Recognized File Number E54915

**OPTO
COUPLER/ISOLATOR
TRANSISTOR OUTPUT**



3

*MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted).

Rating	Symbol	Value	Unit
--------	--------	-------	------

INFRARED-EMITTING DIODE MAXIMUM RATINGS

Reverse Voltage	V_R	3.0	Volts
Forward Current — Continuous	I_F	80	mA
Forward Current — Peak Pulse Width = 300 μ s, 2.0% Duty Cycle	I_F	3.0	Amp
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Negligible Power in Transistor Derate above 25°C	P_D	150	mW
		2.0	mW/ $^\circ\text{C}$

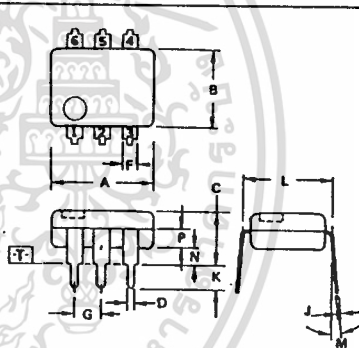
PHOTOTRANSISTOR MAXIMUM RATINGS

Collector-Emitter Voltage	V_{CE0}	30	Volts
Emitter-Collector Voltage	V_{ECO}	7.0	Volts
Collector-Base Voltage	V_{CBO}	70	Volts
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Negligible Power in Diode Derate above 25°C	P_D	150	mW
		2.0	mW/ $^\circ\text{C}$

TOTAL DEVICE RATINGS

Total Device Dissipation @ $T_A = 25^\circ\text{C}$	P_D	250	mW
Equal Power Dissipation in Each Element Derate above 25°C		3.3	mW/ $^\circ\text{C}$
Junction Temperature Range	T_J	-55 to +100	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to +150	$^\circ\text{C}$
Soldering Temperature (10 s)		260	$^\circ\text{C}$

*Indicates JEDEC Registered Data.



- STYLE 1:
PIN 1. ANODE
2. CATHODE
3. NC
4. EMITTER
5. COLLECTOR
6. BASE

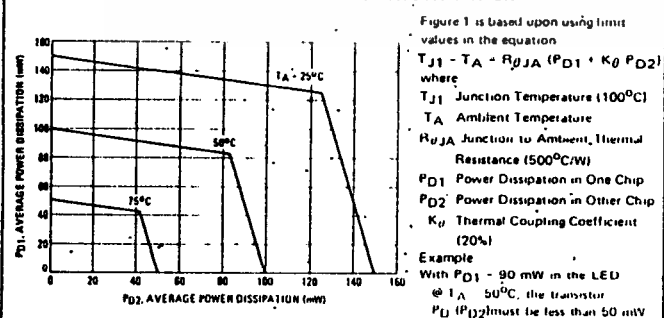
NOTES:

1. DIMENSIONS A AND B ARE DATUMS.
2. [T] IS SEATING PLANE.
3. POSITIONAL TOLERANCES FOR LEADS:
 $(\phi) \pm 0.13 (0.005) (T) (A, Q, R, S)$
4. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
5. DIMENSIONING AND TOLERANCING PER ANSI Y14.5, 1973.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.13	8.89	0.320	0.350
B	6.10	6.80	0.240	0.260
C	2.82	5.08	0.115	0.200
D	0.41	0.51	0.016	0.020
F	1.02	1.28	0.040	0.070
G	2.54 BSC		0.100 BSC	
J	0.20	0.30	0.008	0.012
K	2.54	3.81	0.100	0.150
L	7.62 BSC		0.300 BSC	
M	0	150	0	150
N	0.38	2.54	0.015	0.100
P	1.27	2.03	0.050	0.080

CASE 730A-01

FIGURE 1 — MAXIMUM POWER DISSIPATION



4N25, 4N25A, 4N26, 4N27, 4N28

LED CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
*Reverse Leakage Current ($V_R = 3.0\text{ V}$, $R_L = 1.0\text{ M ohms}$)	I_R	—	0.005	100	μA
*Forward Voltage ($I_F = 10\text{ mA}$)	V_F	—	1.2	1.5	Volts
Capacitance ($V_R = 0\text{ V}$, $f = 1.0\text{ MHz}$)	C_i	—	40	—	pF

PHOTOTRANSISTOR CHARACTERISTICS ($T_A = 25^\circ\text{C}$ and $I_F = 0$ unless otherwise noted)

*Collector-Emitter Dark Current ($V_{CE} = 10\text{ V}$, Base Open)	4N25, A, 4N26, 4N27 4N28	I_{CEO}	—	3.5	50 100	nA
*Collector-Base Dark Current ($V_{CB} = 10\text{ V}$, Emitter Open)		I_{CBO}	—	—	20	nA
*Collector-Base Breakdown Voltage ($I_C = 100\text{ }\mu\text{A}$, $I_E = 0$)		$V_{(BR)CBO}$	70	—	—	Volts
*Collector-Emitter Breakdown Voltage ($I_C = 1.0\text{ mA}$, $I_B = 0$)		$V_{(BR)CEO}$	30	—	—	Volts
*Emitter-Collector Breakdown Voltage ($I_E = 100\text{ }\mu\text{A}$, $I_B = 0$)		$V_{(BR)ECO}$	7.0	8.0	—	Volts
DC Current Gain ($V_{CE} = 5.0\text{ V}$, $I_C = 500\text{ }\mu\text{A}$)		h_{FE}	—	325	—	—

COUPLED CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

*Collector Output Current (1) ($V_{CE} = 10\text{ V}$, $I_F = 10\text{ mA}$, $I_B = 0$)	4N25, A, 4N26 4N27, 4N28	I_C	2.0 1.0	5.0 2.0	—	mA
Isolation Surge Voltage (2, 5) (60 Hz Peak ac, 5 Seconds) (60 Hz Peak)	*4N25, A *4N26, 4N27 *4N28 *4N25A	V_{ISO}	7500 1500 500 1775	—	—	Volts
(60 Hz RMS for 1 Second) (3)						
Isolation Resistance (2) ($V = 500\text{ V}$)			—	10^{11}	—	Ohms
*Collector-Emitter Saturation ($I_C = 2.0\text{ mA}$, $I_F = 50\text{ mA}$)		$V_{CE(sat)}$	—	0.2	0.5	Volts
Isolation Capacitance (2) ($V = 0$, $f = 1.0\text{ MHz}$)			—	0.5	—	pF
Bandwidth (4) ($I_C = 2.0\text{ mA}$, $R_L = 100\text{ ohms}$, Figure 11 (2))			—	300	—	kHz

SWITCHING CHARACTERISTICS

Delay Time	(1) ($I_C = 10\text{ mA}$, $V_{CC} = 10\text{ V}$) Figures 6 and 8)	4N25, A, 4N26 2N27, 4N28	t_d	—	0.07 0.10	—	μs
Rise Time		4N25, A, 4N26 4N27, 4N28	t_r	—	0.8 2.0	—	μs
Storage Time	(1) ($I_C = 10\text{ mA}$, $V_{CC} = 10\text{ V}$) Figures 7 and 8)	4N25, A, 4N26 4N27, 4N28	t_s	—	4.0 2.0	—	μs
Fall Time		4N25, A, 4N26 4N27, 4N28	t_f	—	8.0 8.0	—	μs

* Indicates JEDEC Registered Data

(1) Pulse Test: Pulse Width = 300 μs , Duty Cycle $\leq 2.0\%$.

(2) For this test LED pins 1 and 2 are common and phototransistor pins 4, 5, and 6 are common.

(3) RMS Volts, 60 Hz. For this test, pins 1, 2, and 3 are common and pins 4, 5, and 6 are common.

(4) I_F adjusted to yield $I_C = 2.0\text{ mA}$ and $I_C = 2.0\text{ mA p-p}$ at 10 kHz.

(5) Isolation Surge Voltage, V_{ISO} . Is an internal device dielectric breakdown rating.

DC CURRENT TRANSFER CHARACTERISTICS

FIGURE 2 - 4N25, A, 4N26

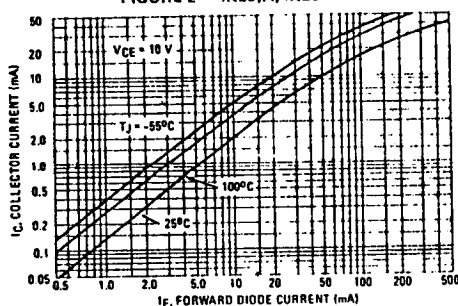
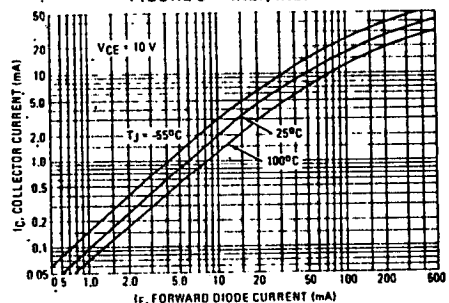


FIGURE 3 - 4N27, 4N28



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4N25, 4N25A, 4N26, 4N27, 4N28

TYPICAL ELECTRICAL CHARACTERISTICS

FIGURE 4 - FORWARD CHARACTERISTICS

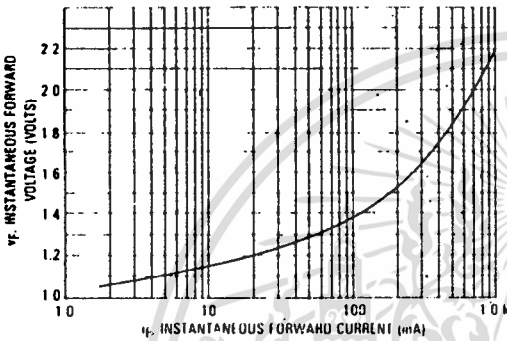


FIGURE 5 - COLLECTOR SATURATION VOLTAGE

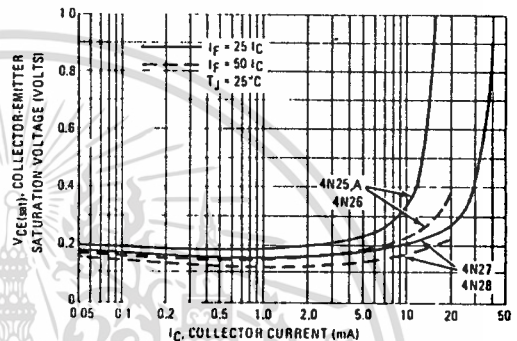


FIGURE 6 - TURN-ON TIME

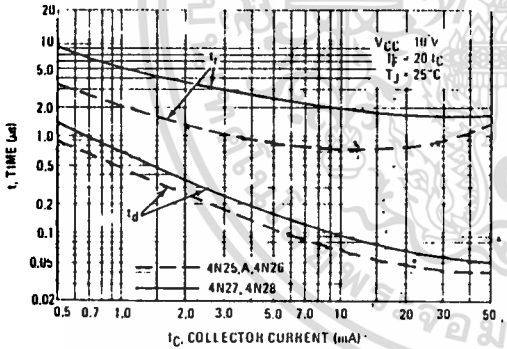


FIGURE 7 - TURN-OFF TIME

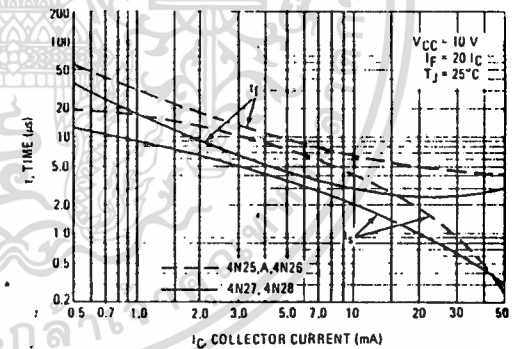


FIGURE 8 - SATURATED SWITCHING TIME TEST CIRCUIT

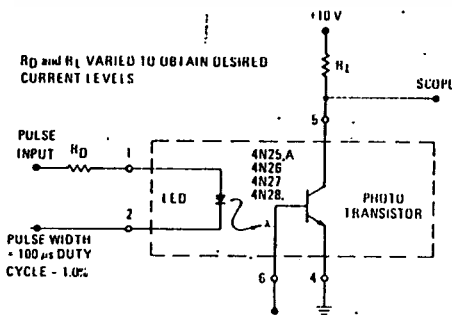
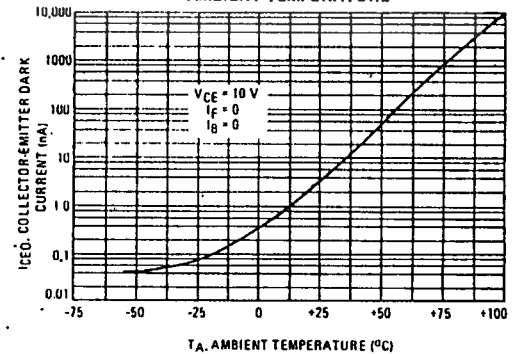


FIGURE 9 - DARK CURRENT versus AMBIENT TEMPERATURE



4N25, 4N25A, 4N26, 4N27, 4N28

3

FIGURE 11 – FREQUENCY RESPONSE TEST CIRCUIT

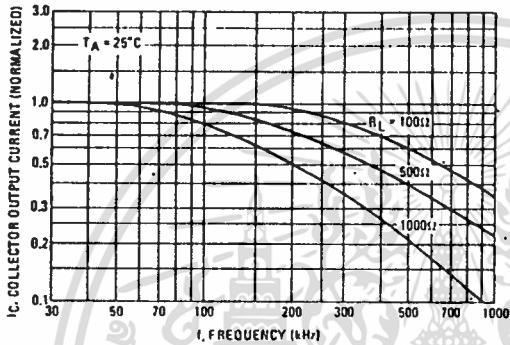
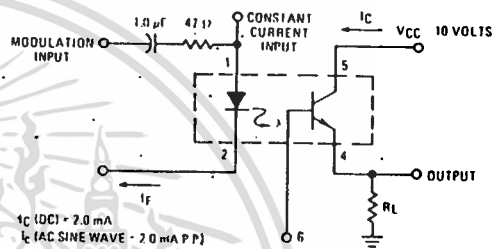


FIGURE 10 – FREQUENCY RESPONSE



TYPICAL APPLICATIONS

FIGURE 12 – ISOLATED M TTL TO MOS (P-CHANNEL) LEVEL TRANSLATOR

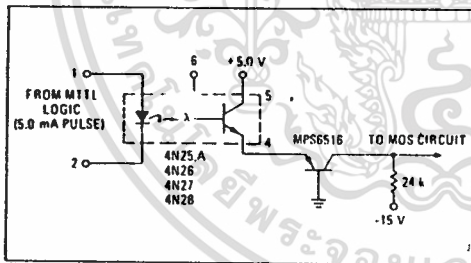


FIGURE 13 – COMPUTER/PERIPHERAL INTERCONNECT

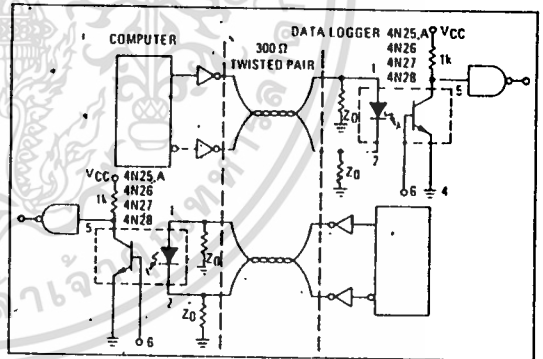


FIGURE 14 – POWER AMPLIFIER

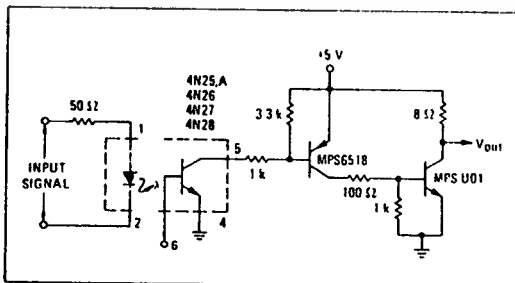
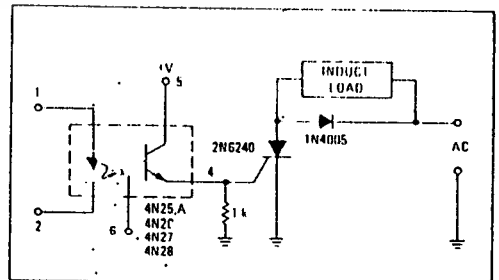


FIGURE 15 – INTERFACE BETWEEN LOGIC AND LOAD



4N25, 4N25A, 4N26, 4N27, 4N28

TYPICAL ELECTRICAL CHARACTERISTICS

FIGURE 4 - FORWARD CHARACTERISTICS

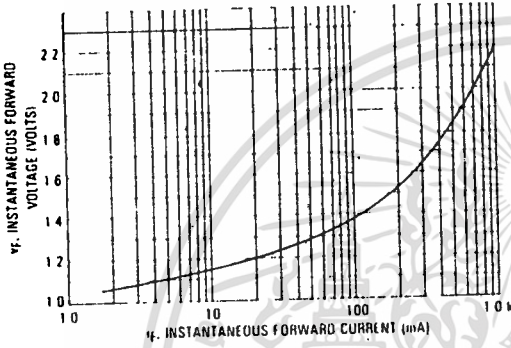


FIGURE 5 - COLLECTOR SATURATION VOLTAGE

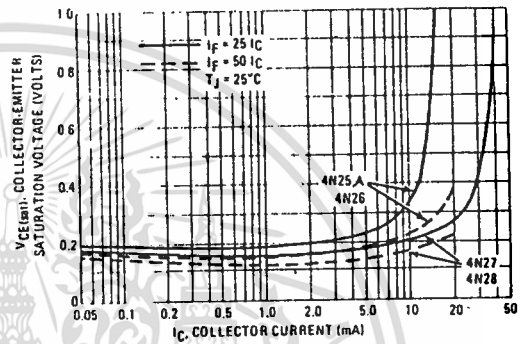


FIGURE 6 - TURN ON TIME

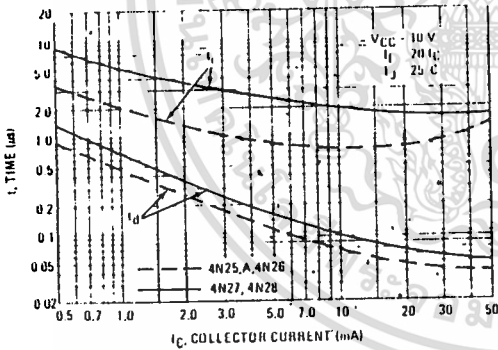


FIGURE 7 - TURN-OFF TIME

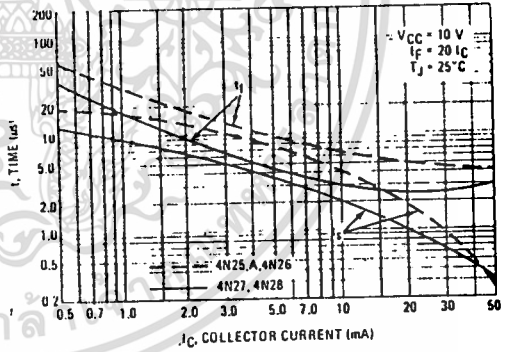


FIGURE 8 - SATURATED SWITCHING TIME TEST CIRCUIT

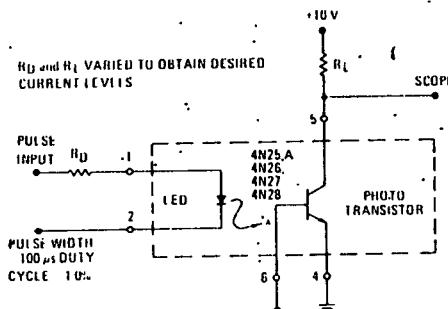
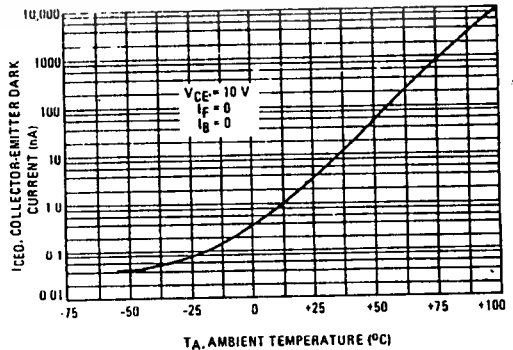


FIGURE 9 - DARK CURRENT versus AMBIENT TEMPERATURE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้