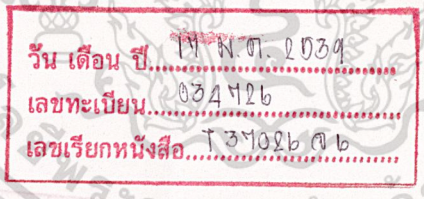
แผงแสดงผลสามสี

(THREE COLOUR GRAPHIC DISPLAY)

โดย

นายจักรกฤษณ์	บุญแก้ว	35103092
นายทศพร	ปัญญโรจน์	35103099
นายบัณฑิต	ยงวิทยากุล	35103103
นายบุญส่ง	เหลืองมโนธรรม	35103107
นายรุ่งโรจน์	สมภักดี	35103115
นายวินัย	อยู่รุ่ง	35103117



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีอิเล็กทรอนิกส์ ภาควิชาเทคนิคอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง
ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

034726

แผงแสดงผลสามสี (THREE COLOUR GRAPHIC DISPLAY)

โดย

นายจักรกฤษณ์	บุญแก้ว	35103092
นายทศพร	ปัญญโรน์	35103099
นายบัณฑิต	ยงวิทยากุล	35103103
นายบุญส่ง	เหลืองมโนธรรม	35103107
นายรุ่งโรจน์	สมภักดี	35103115
นายวินัย	อยู่รุ่ง	35103117

อาจารย์ที่ปรึกษา 1. อ. อุทัย ศีรธีระวิโรจน์

2. อ. ไพศาล สิทธิโยภาสกุล

3. อ. เกียรติวรรณ ทรงสัตย์

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2536

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

อนุมัติให้นับเป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการตรวจปริญญานิพนธ์

..... ประธานกรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แผงแสดงผลสามสี

นายจักรกฤษณ์	บุญแก้ว	35103092
นายทศพร	ปัญญโรจน์	35103099
นายบัณฑิต	ยงวิทยากุล	35103103
นายบุญส่ง	เหลืองมโนธรรม	35103107
นายรุ่งโรจน์	สมภักดี	35103115
นายวินัย	อยู่รุ่ง	35103117

อาจารย์ที่ปรึกษา

1. อ. อุทัย ศีรธีระโรจน์
2. อ. ไพศาล สิทธิโยภาสกุล
3. อ. เกียรติวรรณ ทรงสัตย์

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เป็นการเสนอรูปแบบสื่อในการโฆษณารูปแบบหนึ่งซึ่งสามารถนำเสนอข้อมูลได้ในลักษณะของตัวอักษรอังกฤษและตัวอักษรภาษาไทย ตลอดจนการแสดงของรูปแบบต่างๆ ได้ 3 สี คือสีแดง สีเขียว และสีส้ม โดยใช้ DOT MATRIX LED COLOUR ที่มีขนาด 32 X 160 โดยหนึ่ง CHARACTER จะมีขนาด 16 X 32 ซึ่งสามารถแสดงผลได้พร้อมกัน 10 ตัว อักษร โดยใช้ CPU Z80180 เป็นตัวควบคุมการแสดงผลและสามารถทำได้โดยการ KEY ข้อมูลผ่าน PC โดยตรงจึงเป็นการประหยัดและสะดวกต่อผู้ใช้งาน.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THREE COLOUR GRAPHIC DISPLAY

CHAKKRIT	BUNKEAW	35103092
THOSSAPORN	PUNYAORJ	35103099
BANDIT	YOUNGVITAYAKUL	35103103
BOONSONG	LUENGMANOTHUM	35103107
RUNGROJ	SOMPAKDEE	35103115
WINAI	YUROONG	35103117

ADVISORS:

1. UTHAI SRITHEERAVIROJANA
2. PHAISARN SITTHIYOPHAKUL
3. K IETWAN SONGSUT

ABSTRACT

THIS THESIS IS PRESENTED ABOUT DESIGN OF ADVERTISEMENT MEDIA THAT CAN DISPLAY CHARACTERS AND PICTURE IN THREE COLOUR RED, GREEN, ORANGE BY USING DOT MATRIX LED COLOUR WHICH DISPLAY 32 X 160 ,SO THAT CAN DISPLAY SIMULTANOUS 10 CHARACTER PER EACH PAGES IN THAI OR ENGLISH. THE CONTROL OF DISPLAY IS ACCOMPLETED BY Z108 CONTROL BOARD THE PROGRAMING OF FORMAT OF DISPLAY ON IBM PC AND LINK TO CONTROL BOARD VIA RS-232.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการสร้างโครงงานปริญญานิพนธ์นี้ ทางผู้จัดสร้างได้รับความอนุเคราะห์ช่วยเหลือ ให้คำปรึกษา แนะนำแนวทางในการดำเนินงานจากบุคคลต่าง ๆ มีรายนามดังต่อไปนี้

1 อ. อุทัย ศีรธีระวิโรจน์

2 อ. ไพศาล สิทธิโยภาสกุล

3 อ. เกียรติวรรณ ทรงสัตย์

ทางผู้จัดสร้างโครงงานขอขอบพระคุณทุกท่านมา ณ โอกาสนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	V
สารบัญรูปภาพ	VI
บทที่ 1 บทนำ	2
บทที่ 2 LED (LIGHT EMITTING DIODE)	3
บทที่ 3 CPU # Z180	9
- ขาการใช้งานของ Z180	10
- OPERATION MODE	14
- REGISTER CONTROL	20
- INTERRUPT	23
- DMA CONTROL (DMAC)	25
บทที่ 4 ทฤษฎีและการใช้งาน 8255	26
- หน้าที่และขาใช้งานของ 8255	26
- การใช้งาน 8255	29
- รายละเอียดการทำงานในแต่ละโหมดของ 8255	33
บทที่ 5 CP-180 CONTROL PACK AND DEBUGGER	42
- วงจรสมบูรณ์ของ CP-180 CONTROL PACK	43
- ข้อกำหนดของการใช้งาน CP-180	47
- การ DEBUGGER และคำสั่งการ DEBUGGER	48
บทที่ 6 การออกแบบ PAL16L8	57
- วัตถุประสงค์การออกแบบ PAL16L8	57
- PROGRAM ใช้งาน	69
บทที่ 7 ขั้นตอนในการออกแบบ	70
บรรณานุกรม	81
ภาคผนวก	
- วงจรที่ใช้งานจริง	
- SOFTWARE ที่ใช้งานจริง	
- DATA SHEET ของ IC เบอร์ต่างๆที่ใช้งาน	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงคุณสมบัติของ LED	5
ตารางที่ 3.1 แสดง INTERNAL I/O REGISTER	12
ตารางที่ 4.1 แสดงผลของสัญญาณควบคุมที่มีผลต่อ 8255	33
ตารางที่ 4.2 แสดงการกำหนดหน้าที่ของแต่ละขาที่เป็น INPUT/OUTPUT	37
ตารางที่ 4.3 แสดงความหมายของขาใน PORT C	41
ตารางที่ 6.1 แสดงตำแหน่งการ DECODE ของ PAL	58
ตารางที่ 7.1 แสดงการ DECODE I/O PORT	74

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 แสดงลักษณะของ LED	3
รูปที่ 2.2 แสดงลักษณะการ BIAS ที่ทำให้ LED เกิดการเปล่งแสงได้	3
รูปที่ 2.3 แสดงความสัมพันธ์ระหว่าง If และ Vf ของ GaAs	6
รูปที่ 2.4 แสดงความสัมพันธ์ระหว่าง If และ Vf ของ GaAsP	6
รูปที่ 2.5 แสดงความสัมพันธ์ระหว่างพลังงานแสงที่เปล่งออก กับกระแส If ของLED	7
รูปที่ 2.6 แสดงพลังงานที่เปล่งออกมาของ LED ที่มุมมองเมื่อมีเลนซ์ และไม่มีเลนซ์	7
รูปที่ 3.1 แสดงโครงสร้างภายในของ CPU # Z80180	9
รูปที่ 3.2 แสดง Timing ของ M1E (M1 Enable)	14
รูปที่ 3.3 แสดง I/O Read Write Cycle	15
รูปที่ 3.4 แสดงการเปรียบเทียบ T State ของ Z80 และ Z80180	15
รูปที่ 3.5 แสดง Timing ขณะที่ Wait State ปกติ	17
รูปที่ 4.1 แสดงตำแหน่งขาของ 8255	28
รูปที่ 4.2 แสดงแผนผังภายในของ 8255	28
รูปที่ 4.3 แสดงความหมายแต่ละ BIT ในรหัสควบคุม	30
รูปที่ 4.4 แสดงตัวอย่างการกำหนดรหัสควบคุม	30
รูปที่ 4.5 แสดงการต่อ 8255 กับ CPU # Z-80	31
รูปที่ 4.6 แสดงรหัสควบคุมการทำงานของ 8255 ในโหมดต่างๆ	35
รูปที่ 4.7 แสดงจัดสัญญาณในแบบ Handchaking	38
รูปที่ 4.8 แสดงการขออินเทอรัพท์ กรณี INPUT	39
รูปที่ 4.9 แสดงการขออินเทอรัพท์ กรณี OUTPUT	40
รูปที่ 5.1 แสดงลักษณะโครงสร้างของ CP-Z180 (Control Pack)	42
รูปที่ 5.2 แสดงวงจรสมบูรณ์ของ CP-Z180 (Control Pack)	43
รูปที่ 5.3 แสดงรายละเอียดของ Connector	46
รูปที่ 6.1 แสดงลักษณะของ IC # PAL16L8	57
รูปที่ 6.2 แสดงลักษณะการออกแบบ Model	57
รูปที่ 7.1 แสดงการ SCAN ทาง VERTICAL	71
รูปที่ 7.2 แสดงการ SCAN ทาง HORIZONTAL	71
รูปที่ 7.3 แสดงการต่อ CLOCK ให้กับ 74LS374 ที่มาจาก PAL	73
รูปที่ 7.4 แสดงการต่อ 74LS374 เพื่อเพิ่มการควบคุมสีที่ 2	74
รูปที่ 7.5 แสดงการ DECODE I/O PORT	75
รูปที่ 7.6 แสดงการต่อสัญญาน DATA จาก CPU เพื่อขยาย	76

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

หน้า

รูปที่ 7.7 แสดงการต่อ ULN2003 เข้ากับ 74LS374 76
รูปที่ 7.8 แสดงการต่อ DECODE ของ 74LS154 เพื่อสลับการทำงาน 77
รูปที่ 7.9 แสดงโครงสร้างของ FET 78
รูปที่ 7.10 แสดงการ BIAS FET 79
รูปที่ 7.11 แสดงวงจรการ BIAS FET 80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในสังคมปัจจุบันความเจริญก้าวหน้าทางด้านอิเล็กทรอนิกส์และCOMPUTERมีการพัฒนาไปอยู่เรื่อยๆ อย่างไม่หยุดยั้งไม่ว่าจะเป็นทางด้านHARDWARE หรือ SOFTWARE ความเจริญดังกล่า ;ล้วนเกิดขึ้นมาเพื่อสนองความต้องการของมนุษย์ทั้งสิ้นและจากแนวความคิดของมนุษย์นี้เองทำให้ผลขอ''การพัฒนาของ MICROPROCESSOR เป็นไปอย่างต่อเนื่องทำให้ได้เบอร์ CPU ใหม่ ๆ ออกมาหลายเบอร์ ที่มีลักษณะ COMPATIBLE กันกับ CPU ที่เป็นที่รู้จักกันดีในชื่อของ Z80ซึ่งในโครงงานนี้ทางคณะผู้จัดทำได้นำเอา CPU Z80 เบอร์ใหม่มีชื่อเรียกว่า " Z80180 " หรือบางทีเรียกกันว่า "CP180" ซึ่งคาดว่า CPU เบอร์ใหม่นี้ จะได้รับการยอมรับ และเป็นที่นิยมใช้งานกันอย่างกว้างขวางมากกว่า Z80 ในอนาคต ทั้งนี้เนื่องจาก "Z80180" มีความพร้อมในการใช้งานมากกว่า กล่าวคือ ทางด้านของโปรแกรม (SOFTWARE)จะสะดวกอย่างมากเพราะคำสั่งที่ใช้มีมากกว่าและตรงไปตรงมาทั้งคู่มือและตัวอย่างการใช้มากมายเพราะ CPU Z80180 นี้เป็น SUPER COMPAT Z-80 คือ คำสั่งทั้งหมดยังเป็น Z80 แต่ได้เพิ่มชุดคำสั่งขึ้นมาเพื่อความสะดวกในการใช้งานขึ้นอีก

ดังนั้นเราจึงได้นำมาประยุกต์ใช้งานเพื่อตอบสนองความต้องการในงานธุรกิจทางด้าน โฆษณา ซึ่งเป็นรูปแบบที่นิยมกันอย่างแพร่หลายในปัจจุบันเราสามารถพบเห็นได้ในแหล่งชุมชนย่านธุรกิจศูนย์การค้าบริษัทรวมไปจนถึงสถานที่หน่วยราชการบางแห่ง ทางคณะผู้จัดทำจึงได้นำ CP180 มาประยุกต์ใช้งานทำ PROJECT ขึ้นมาหนึ่งโครงงานและให้ชื่อว่า " THREE COLOR GRAPHIC DISPLAY "

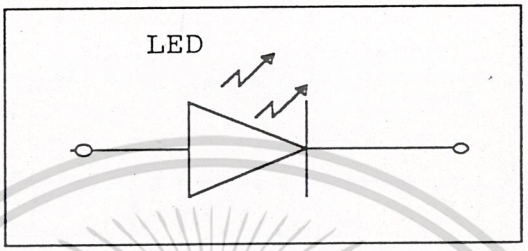
ซึ่งในปัจจุบันนี้ส่วนใหญ่ที่พบเห็นจะเป็น SCOREBOARD มีลักษณะเพียงสีเดียวหรือเป็นแบบขาวดำ เช่นให้การติดของหลอดเป็นสีแดงแล้วการดับของหลอดเป็นมืด โดยที่รูปแบบของการแสดงผลนั้นอาจจะมีลักษณะที่แตกต่างกันไปตามแต่ผู้ออกแบบนั้น ๆ ดังนั้นทางคณะผู้จัดทำจึงได้ทำการคิดค้นและดัดแปลงรูปแบบการนำเสนอให้เป็นที่น่าสนใจแก่ผู้พบเห็นโดยการเสนอลักษณะของ PROJECT ที่มีขนาด 32 X 160 DOT การแสดงผลจะใช้ LED 3สีนั่นคือ สีแดง สีเขียว และสีส้ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

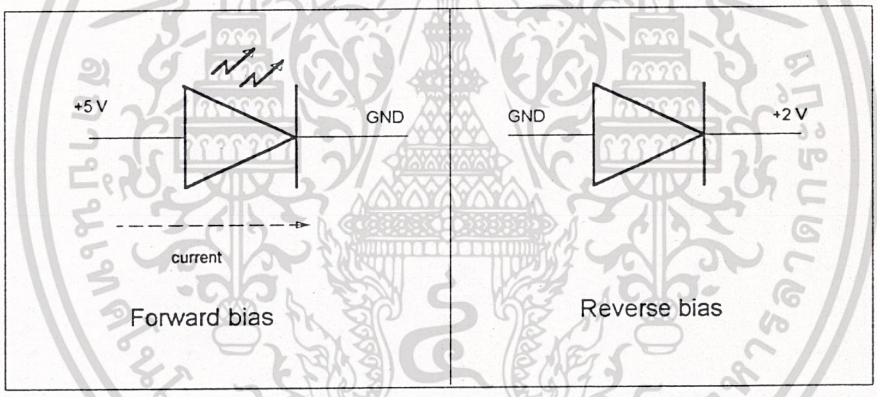
บทที่ 2
LED (LIGHT EMITTING DIODE)

LED คืออะไร

LED คือ ไดโอดชนิดหนึ่งที่ถูกออกแบบมาเป็นพิเศษ ให้เปล่งแสงออกมาได้ในขณะที่ถูก Forward Bias สัญญลักษณ์ของ LED เพียงแต่มีแสงเปล่งออกมาเท่านั้น



รูปที่ 2.1 สัญญลักษณ์ของ LED



รูปที่ 2.2 แสดงลักษณะการ Bias ที่จะทำให้ LED เปล่งแสงได้

การจะอธิบายว่าทำไม LED ถึงเปล่งพลังงานออกมาได้ จำเป็นจะต้องกล่าวถึงโครงสร้างการจัดเรียงตัวภายในของสารกึ่งตัวนำ กล่าวคืออิเลคตรอนในอะตอมของสารจะอยู่เป็นชั้น ๆ (Level) ซึ่งแต่ละชั้นของอิเลคตรอน ก็จะมีระดับพลังงานไม่เท่ากัน ชั้นที่อยู่ห่างจากศูนย์กลางมาก ก็จะมีพลังงานมากกว่าชั้นที่อยู่ใกล้กว่า สำหรับสารกึ่งตัวนำล้วน ๆ ที่อุณหภูมิ 0 องศาเคลวิน จะมีอิเลคตรอนอยู่ในชั้น พลังงานใน ๆ เต็ม และชั้นนอก ๆ จะไม่มีอิเลคตรอนอยู่เลย ชั้นพลังงานนอกสุดของชั้นที่มี อิเลคตรอนเต็ม จะเรียกว่า วาเลนซ์แบนด์ (Valence Band) และชั้นในสุดของชั้นที่ไม่มีอิเลคตรอนอยู่ จะเรียกว่า คอนดักชั่นแบนด์ (Conduction Band) ซึ่งพลังงานที่แตกต่าง ระหว่างชั้นพลังงานทั้งสองนี้ เรียกว่า Energy gap (Eg) อิเลคตรอนจะไม่สามารถอยู่ใน Energy gap ได้เลยถ้าไม่อยู่ใน Conduction Band ก็จะอยู่ใน Valence Band การใส่สารไม่บริสุทธิ์ (Impurity)เข้าไป จะเป็นผลทำให้อิเลคตรอนสามารถที่จะอาศัยอยู่ใน Energy Gap ได้ ถ้าอะตอมใดมีอิเลคตรอนอิสระอยู่ใน Conduction Band เราก็จะเรียกอะตอมนี้ว่า อะตอมผู้ให้ (Donor Atom) หรือ เรียกอีกอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ เรียกอีกอย่างหนึ่งว่าเป็นสารกึ่งตัวนำชนิดเอ็น (N-Type) ถ้าอะตอมใดมีอิเลคตรอนขาดหายไป (มี Hold เกิดขึ้น) ใน Valence Band เราจะเรียกอะตอมนี้ว่า อะตอมผู้รับ (Acceptor Atom) หรือเรียกอีกอย่างว่าเป็น สารกึ่งตัวนำชนิดพี (P Type) เมื่ออิเลคตรอนอิสระใน Donor มารวมตัว (Recombine) กับ Hold ใน Acceptor จะมีการเปลี่ยนแปลงพลังงานจากชั้นที่มีพลังงานสูงมายังชั้นที่มีพลังงานต่ำซึ่งในการรวมตัวกันนี้เองจะทำให้เกิดพลังงาน ส่วนเกินออกมากลายเป็นพลังงานโฟตรอน (Photon) ซึ่งความถี่ของโฟตรอนจะถูกกำหนดด้วยระดับพลังงานที่เปลี่ยนแปลง ยิ่งพลังงานมีมากก็จะได้ความถี่สูงขึ้น

สำหรับสารกึ่งตัวนำที่นำมาใช้ทำ LED นั้น นักวิทยศาสตร์ ได้ทำการคัดเลือกชนิดที่มีคุณสมบัติง่ายต่อการสร้างขึ้นและมีเสถียรภาพในสภาวะแวดล้อมต่าง ๆ สารเหล่านี้มีแกลเลียมอาร์ซีไนด์ (GaAs) และแกลเลียมอาร์ซีไนด์ฟอสไฟด์ (GaAsP) LED ที่ใช้ GaAs ทำจะมีความยาวคลื่น 9000 Angstrom ซึ่งในช่วงความยาวคลื่นนี้ตาคนเรามองไม่เห็น ส่วน LED ที่ใช้ GaAs นั้นมีความยาวคลื่น 6500 Angstrom ซึ่งอยู่ในช่วงที่ตาคนมองเห็น ความถี่ที่ได้ออกมาค่อนข้างจะคงที่ (Monochromatic) แต่อาจจะมีการเปลี่ยนแปลงไปบ้าง เนื่องจากคุณสมบัติของอะตอมซึ่งจะเคลื่อนที่อย่างสะเปะสะปะ ในตารางที่ 2.1 แสดงถึงสารกึ่งตัวนำที่มาใช้ทำ LED ตลอดจนความยาวคลื่นที่เปล่งออกมา

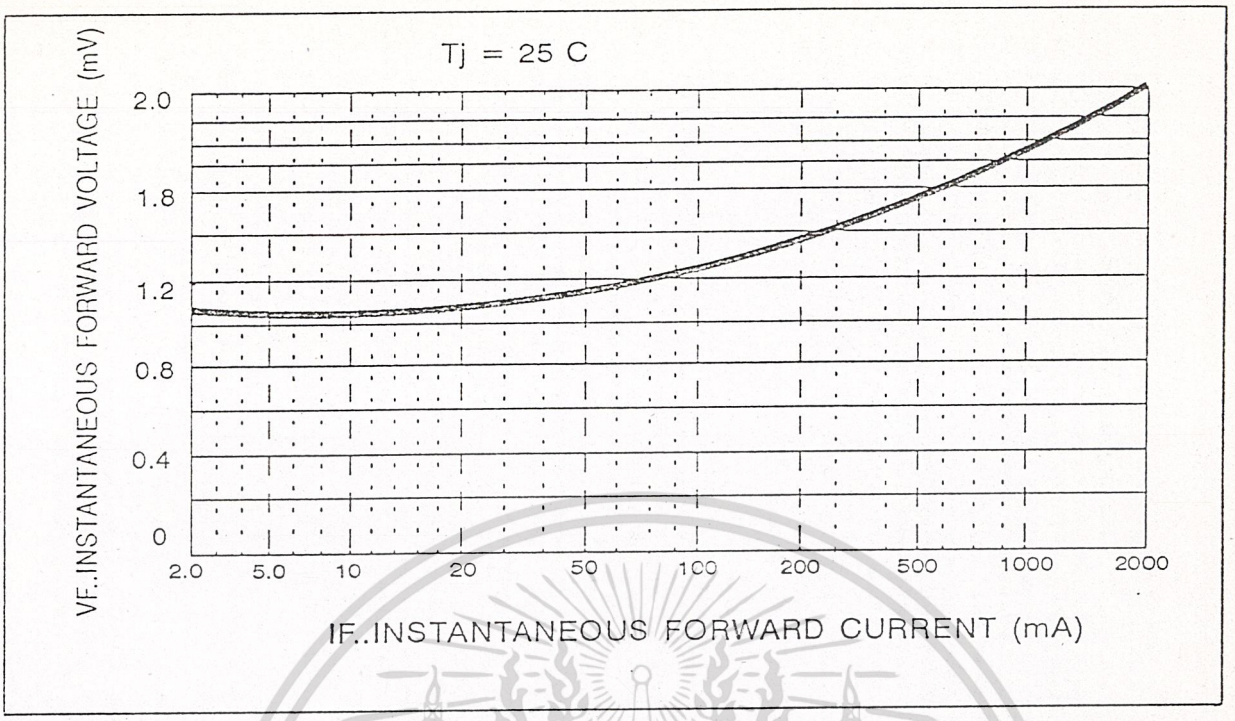
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CRYTAL (สารที่ใช้)	ความยาวคลื่น	ช่วงความถี่
PbSe	8.5	Infared
PbTe	6.5	"
InSb	5.2	"
PbS	4.3	"
InAs	3.15	"
GaSb	1.6	"
InAs	0.91	"
GaAs	0.90	"
CeTe	0.85	"
GaAsP	0.66	Red
BP	0.64	Red
ZnTe	0.62	Orenge
GaP	0.57	Green
SiC	0.46	Green
ZnSe	0.45	Blue
ZnO	0.37	Ultra Violet
AnS	0.34	Ultra Violet

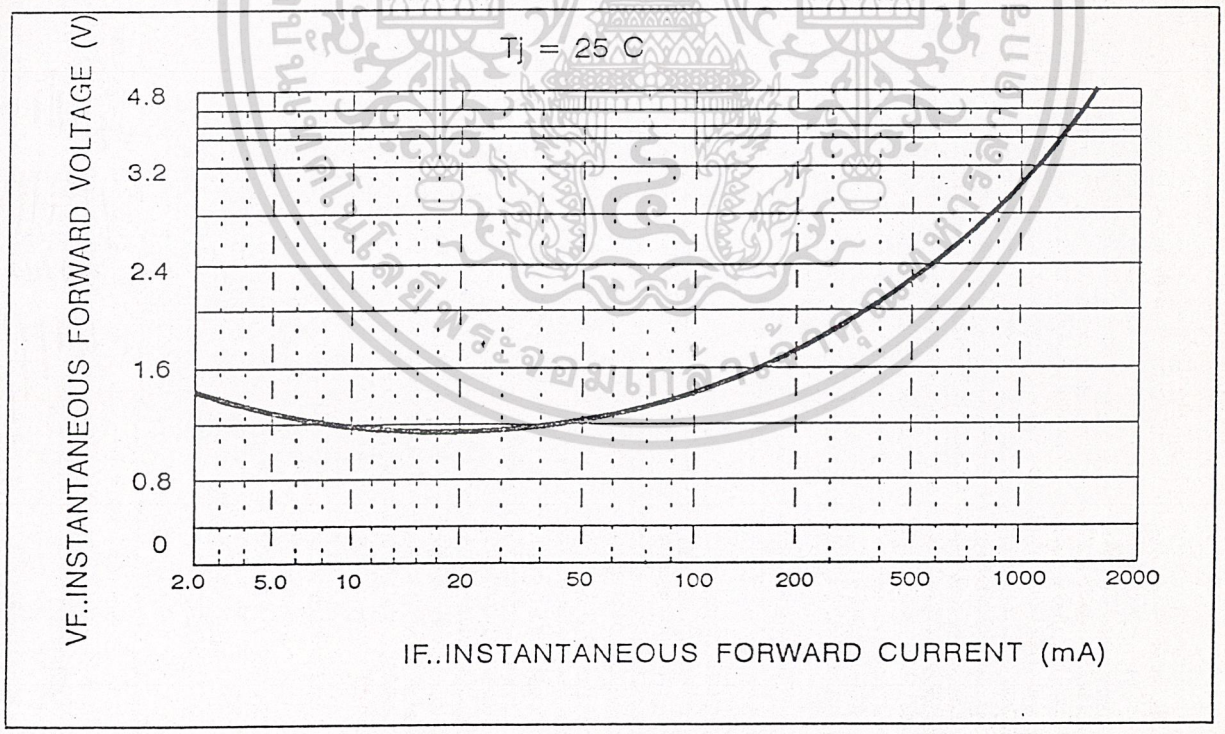
ตารางที่ 2.1 แสดงคุณสมบัติของ LED ชนิดต่าง ๆ

LED ที่ผลิตขึ้นจะทำโดยนำเอาสารกึ่งตัวนำชนิด P และ N มาประกบกัน ถ้าให้แรงดันเข้าไปแบบ Forward Bias จะทำให้อิเลคตรอนและโฮลไหลมารวมกัน ซึ่งจะเปล่งพลังงานแสงออกมาได้ ตามรูป 2.3 และ 2.4 จะเป็นกราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันในทาง Forward (If และ Vf) ที่อุณหภูมิห้อง (T = 25 C)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



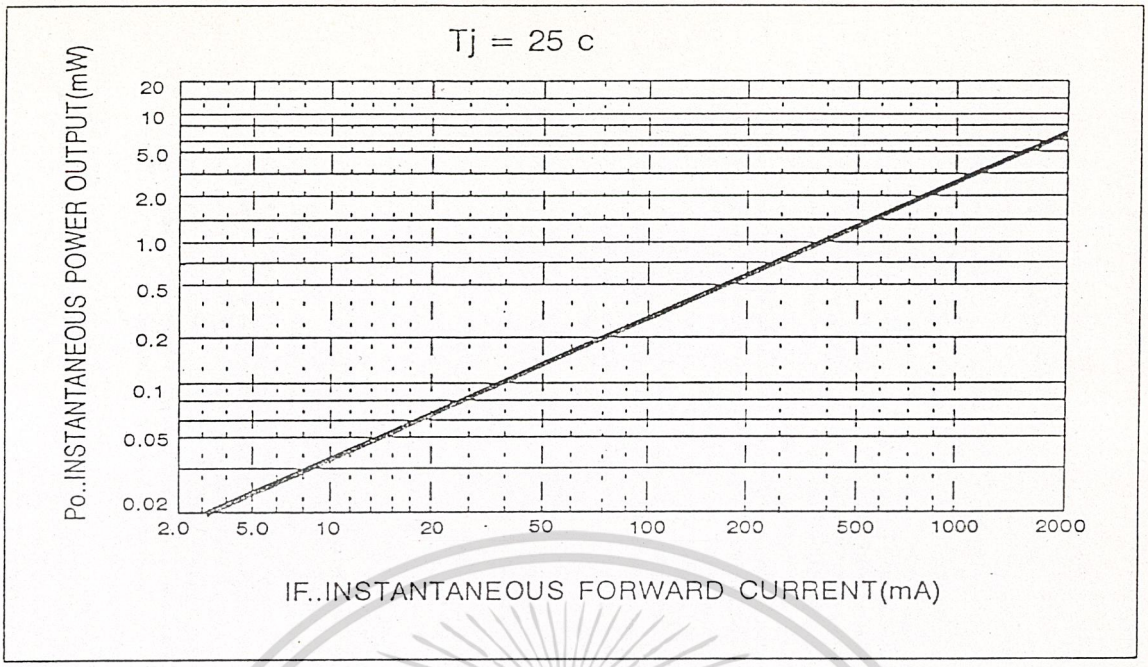
รูปที่ 2.3 แสดงความสัมพันธ์ระหว่าง If และ Vf ของ GaAs



รูปที่ 2.4 แสดงความสัมพันธ์ระหว่าง If และ Vf ของ GaAsP

โดย LED จะนำกระแสที่ศักดาค่าหนึ่ง (ประมาณ 1 V สำหรับ GaAs) แล้วมีกระแสไหลมากขึ้นเมื่อเพิ่มศักดาเข้าไปพลังงานแสงที่ได้ออกมาจะแปรผันโดยตรงกับกระแสที่ไหลดังตามรูปที่ 2.5

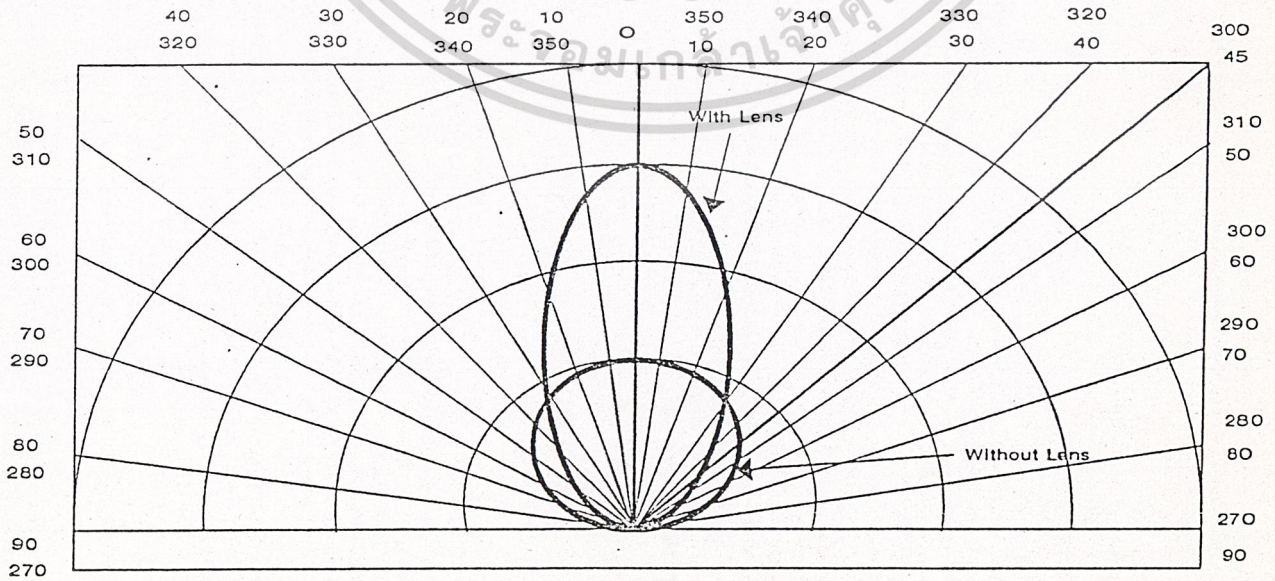
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงความสัมพันธ์ระหว่างพลังงานแสงที่เปล่งออกกับกระแส If ของ LED เบอร์ MLED 930

ความเร็วในการตอบสนองของ LED โดยทั่ว ๆ ไป ค่อนข้างเร็ว คือมี Rise Time ประมาณ 0.2 ถึง 1 Sec สำหรับ GaAs ที่ปนด้วยซิลิกอน ถ้าต้องการให้เร็วกว่านี้ก็ทำได้โดยปน Zn เข้าไปใน GaAs จะทำให้ได้ Rise Time ประมาณ 10 nSec นอกจากนี้ผลตอบสนองจะขึ้นอยู่กับลักษณะของหัวต่อ ด้วย

LED โดยทั่ว ๆ ไปจะไม่สามารถมองเห็นได้ทุกแง่ทุกมุม กล่าวคือ เราจะเห็นแสงที่เปล่งออกมาจาก LED ในมุมแคบ ๆ ที่ทำกับแกนของมันเท่านั้น ตามรูป 2.4 จะเป็นคุณสมบัติของ LED เมื่อใช้เลนซ์และไม่ใช้ ซึ่งจะเห็นว่าการใส่เลนซ์ทำให้มุมที่เห็นของ LED แคบลง



รูปที่ 2.6 แสดงพลังงานที่เปล่งออกมาของLEDที่มุมต่างๆเมื่อมีเลนซ์ และเมื่อไม่มีเลนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีและข้อเสียของ LED

ข้อดีของ LED สรุปได้ดังนี้

1. สามารถสว่างและดับได้ในเวลาที่สั้นมากเพียงไม่กี่ nSec ดังนั้นจึงสามารถให้แสงจาก LED เป็นตัวนำข่าวสารหรือข้อมูลไปใช้ในการสื่อสารที่มีความถี่สูงเป็น MHz ได้

2. ใช้แรงดันต่ำ จึงทำให้เหมาะที่จะใช้ควบคู่กับ IC ได้

3. มีอายุการใช้งานมากกว่าหลอดไฟ

4. มีกำลังส่องสว่างแปรผันตามกระแสที่ไหลผ่าน ดังนั้นจึงสามารถส่งข้อมูลในรูปของกระแสจากจุดหนึ่งไปยังอีกจุดหนึ่งที่ห่างไกลออกไปโดยใช้แสงได้

5. แสงที่เปล่งออกไปมีช่วงความยาวคลื่นแคบ หรือพลังงานแสงที่เปล่งออกมาจาก ที่มีสีเดียว (Monochromatic)

6. สามารถผลิตให้ LED มีขนาดเล็กกระทัดรัดได้

7. ทนทานต่อการกระทบกระเทือน (พวกหลอดธรรมดาเวลาถูกกระเทือนไส้หลอดอาจจะขาดได้ง่าย ๆ)

8. มีหลายสี

9. มีราคาถูก

ข้อเสียของ LED สรุปได้ดังนี้

1. กำลังส่องสว่างขึ้นกับอุณหภูมิ สำหรับการใช้งานที่ต้องการกำลังส่องสว่างเต็มที่ต้องมีวงจรควบคุมกำลังส่องสว่างของ LED

2. เสียหายได้ง่าย ถ้าแรงดันและกระแสสูงกว่าที่ตัวมันจะทนได้

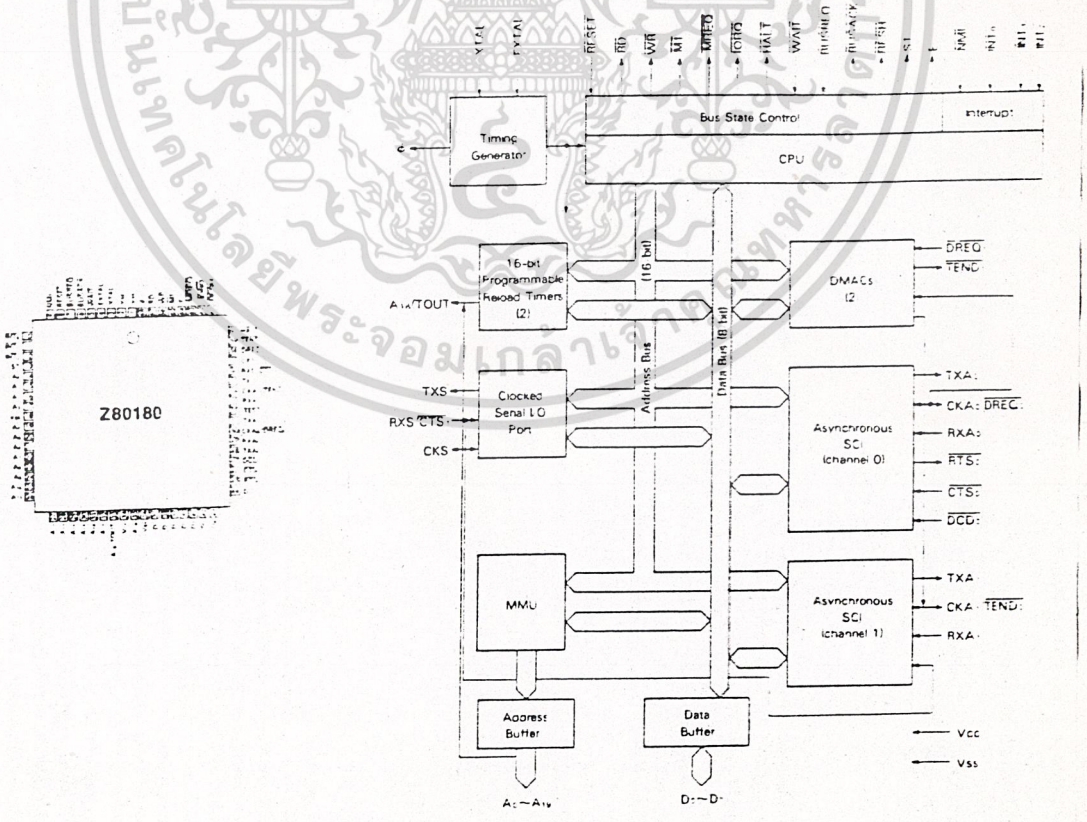
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สงวนลิขสิทธิ์ตามพระราชบัญญัติ

บทที่ 3
Z80180

Z80180 เป็น CPU ที่มีความสามารถสูงที่ได้รวม CHIP สำคัญอื่น ๆ ไว้ใน CPU CHIP เดียว จึงทำให้มีลักษณะคล้ายกับ CPU ที่ใช้ในงาน CONTROL ในจำพวก "SINGLE CHIP" แต่เนื่องจาก SINGLE CHIP มีข้อดีคือ เป็นระบบเล็กราคาถูก แต่ข้อเสีย คือ การโปรแกรม CONTROL ค่อนข้างยากในตอนเริ่มต้นและกับระบบงานที่ใหญ่ขึ้นแต่ Z80180 ทางด้านโปรแกรมจะสะดวกอย่างมากเพราะคำสั่งที่ใช้มีมาก และตรงไปตรงมาทั้งคู่มือภาษาไทยและตัวอย่างการใช้งานอย่างมากมาย เพราะ CPU Z80180 นี้เป็น SUPPER COMPAT Z80 คือ คำสั่งทั้งหมดยังเป็น Z80 และได้เพิ่มชุดคำสั่งขึ้นมาเพื่อเพิ่มความสะดวกในการใช้งานขึ้นอีก

เมื่อมองดูระบบ MICRO CONTROLLER "SINGLE CHIP" แล้ว Z80180 จะด้อยกว่าตรงที่ไม่มี ROM, RAM และ PORT แต่ถ้าเป็นในระดับงานอุตสาหกรรมแล้ว ระบบของ Z80180 กับ CHIP MICRO CONTROLLER แล้วจะไม่ต่างกันเลย เพราะความต้องการเนื้อที่ในการเก็บข้อมูลมากและคล่องตัวกว่ามาก เพราะภายใน Z80180 ประกอบด้วย เป็น CMOS, OSCILATOR ในตัว RUN ที่ 10 MHz, MMU CHIP อ้าง MEMORY ได้ 1 MBYTE, DMA 2 CHANEL, PORT สื่อสาร UART 2 CHANEL, CLOCK SERIAL I/O, 16 BIT TIMER COUNTER และเกี่ยวกับ PORT สื่อสาร สามารถทำ MULTI PROCESSOR COMMUNICATION ซึ่งโครงสร้างของ CHIP นี้จะเป็นดังรูป



รูปที่ 3.1 แสดงโครงสร้างภายในของ CPU # Z80180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
034726

ขาการใช้งาน

A0-A19	ADDRESS BUS ระหว่าง RESET จะเป็น HIGH IMPEDANCE
$\overline{\text{BUSAK}}$	BUS ACKNOWLEDGE เป็นขา OUTPUT ACTIVE LOW ทำงานก็ต่อเมื่อ Z80180 ตอบสนองต่อการขอ BUS ของ BUSRQ และจะทำให้ BUS ADDRESS และสัญญาณ CONTROL บางเส้นเป็น HIGH IMPEDANCEจะทำให้ BUS ข้อมูล BUS ADDRES และสัญญาณ CONTROL บางเส้นเป็น HIGH IMPEDANCE
$\overline{\text{BUSRQ}}$	BUS REQUEST เป็นขา INPUT ACTIVE LOW ซึ่งจะมีความสำคัญสูงกว่า NMI โดยจะมีการตรวจสอบสัญญาณนี้ทุก ๆ การสิ้นสุดของ MACHINE CYCLE
CXA0, CXA1	ASYNCHRENOUS CLOCK 0 และ 1 เป็นขาสัญญาณ CLOCK แบบ 2 ทิศทาง คือ จะใช้เป็นขา INPUT หรือ OUTPUT ก็ได้
CKS	SERIAL CLOCK เป็นขา CLOCK 2 ทิศทางขออง CSI/O
CLOCK	เป็นขา OUTPUT โดยจะเป็นครึ่งหนึ่งของ X'TAL หรือ CLOCK OUT เช่น X'TAL 12 MHz Z80180 จะ RUN ที่ 6 MHz
$\overline{\text{CTS0}}$-$\overline{\text{CTS1}}$	CLEAR TO SEND 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการควบคุม MODEM
D0-D7	DATA BUS เป็นแบบ 2 ทิศทาง
$\overline{\text{DCDO}}$	DATA CARRIER DETECT 0 เป็นขา INPUT ACTIVE LOW ใช้ควบคุมในการติดต่อกับ MODEM ของ ASCI CHANNEL 0
$\overline{\text{DREQ0}}$-$\overline{\text{DREQ1}}$	DMA REQUEST 0 และ 1 เป็นขา INPUT ACTIVE LOW ใช้ในการขอ DMA และขานี้จะโปรแกรมได้ว่าให้ตรวจสัญญาณที่ขอบหรือระดับได้
E	ENABLE CLOCK เป็นขา OUTPUT ACTIVE HIGH ซึ่งใช้ซิงค์การทำงานกับอุปกรณ์ภายนอกระหว่างการทำงานเกี่ยวกับ BUS และใช้เชื่อมต่อกับอุปกรณ์ในตระกูล 68XX และ 80XX
$\overline{\text{HALT}}$	เป็นขา OUTPUT ACTIVE LOW จะทำงานเมื่อทำคำสั่ง HALT หรือ SLP
$\overline{\text{INT0}}$	MASKABLE INTERRUPT 0 เป็นขา INPUT ACTIVE LOW สัญญาณที่ขานี้จะถูกตรวจทุก ๆ การสิ้นสุดของคำสั่ง
$\overline{\text{INT1}}$, $\overline{\text{INT2}}$	เช่นเดียวกับ INT0 แต่มีระดับความสำคัญรองลงมาตามลำดับ
$\overline{\text{IORQ}}$	เป็นขา OUTPUT เพื่อบอกว่ากำลังติดต่อกับ I/O หรือขา IOE ใน 64180
$\overline{\text{M1}}$	MACHINE CYCLE 1 เป็นขา OUTPUT ACTIVE LOW จะทำงาน เมื่อ FETCH OP-CODE หรือเป็นขา LIR ของ 64180
$\overline{\text{NMI}}$	NON MASKABLE INTERRUPT เป็นขา INPUT ACTIVE LOW ขานี้จะตอบรับการ INTERRUPT เสมอ โดยไม่สามารถหยุดด้วย SOFTWARE
$\overline{\text{RD}}$	เป็นขาที่ใช้ทำการอ่านข้อมูลจาก MEMORY หรือ I/O
$\overline{\text{RFSH}}$	เป็นขาที่ให้ ADDRESS LOW (A0-A7) ไป REFRESH DYNAMIC RAM หรือ ขา $\overline{\text{REF}}$ ของ 64180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{RTSO}$ REQUEST TO SEND เป็นขา OUTPUT ACTIVE LOW ขานี้ใช้โปรแกรมสัญญาณควบคุมโมเด็มของ ASCI CANEL 0

RXA0 , RXA1 RECEIVE DATA 0 และ 1 เป็นขารับสัญญาณจาก SERIAL PORT ของ ASCI

RXS CLOCK SERIAL RECEIVE DATA เป็นขารับสัญญาณ SERIAL ของ CSIO

ST STATUS เป็นขา OUTPUT ACTIVE HIGH ใช้แสดงสถานะการทำงานของ CPU โดยร่วมกับ $\overline{M1}$ และ $\overline{HALT}$ ดังตาราง

ST	$\overline{HALT}$	$\overline{M1}$	Operation
0	1	0	CPU operation (1st op-code fetch)
1	1	0	CPU operation (2nd op-code and 3rd op-code fetch)
1	1	1	CPU operation (MC except for op-code fetch
0	x	1	DMA operation
0	0	0	HALT mode
1	0	1	SLEEP mode (including SYSTEM STOP mode)

NOTE X : Don't care

MC : Machine cycle

$\overline{TEND0}$-$\overline{TEND1}$ TRANSFER END 0 และ 1 เป็นขา OUTPUT ACTIVE LOW ใช้แสดงถึงว่าทำ DMA สิ้นสุดลงแล้ว

TOUT TIME OUT ใช้กำเนิดพัลส์จาก PRT CHANER 1

TXA0, TXA1 TRANSMIT DATA 0 และ 1 เป็นขาส่งข้อมูล SERIAL ของ ASCI

TXS CLOCK SERIAL TRANSMIT DATA เป็นขาส่งข้อมูล SERIAL ของ CSI0

$\overline{WAIT}$ ขา INPUT ACTIVE LOW จะถูกตรวจที่ขอบขาลงของ CLOCK ลูกที่ 2 ของทุก ๆ MACHINE เพื่อเป็นการรอให้อุปกรณ์ภายนอกทำงานให้ทันกับการทำงานของ CPU

WR ใช้สำหรับการส่งข้อมูลไปยัง I/O หรือ MEMORY

X'TAL เป็นขาที่ใช้ต่อกับ X'TAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาที่ MULTIPLEX

A18/TOUT ระหว่าง RESET จะเป็น A18 แต่ถ้ามีการเลือก SET BIT TOC1 หรือ TOCO ใน TIMER CONTROL REEGISTOR (TCR) ก็จะทำหน้าที่เป็น TOUT

CKAO/$\overline{\text{DREQO}}$ ระหว่าง RESET ขานี้จะเป็น CKAO แต่ถ้า DM1 หรือ SM1 ใน DMA MODE REGISTOR (DMODE) ถูก SET เป็น 1 จะเป็นขา DREQO

CKA1/$\overline{\text{TENDO}}$ ระหว่าง RESET จะเป็นขา CKA1 แต่ถ้า BIT CKA1D ใน ASCI ถูก SET จะเป็นขา $\overline{\text{TENDO}}$

RXS/$\overline{\text{CTS1}}$ ระหว่าง RESET ขานี้จะเป็น RXS ถ้า BIT CTS1E ใน ASCI ถูก SET จะเป็นขา$\overline{\text{CTS1}}$

INTERNAL I/O REGISTOR

ซึ่งมีด้วยกัน 64 I/O Address ดังแสดงดังตารางที่ 3.1

	Register	Mnemonic	Address	
			Binary	Hexadecimal
ASCI	ASCI Control Register A Ch 0	CNTLA0	XX000000	00H
	ASCI Control Register A Ch 1	CNTLA1	XX000001	01H
	ASCI Control Register B Ch 0	CNTLB0	XX000010	02H
	ASCI Control Register B Ch 1	CNTLB1	XX000011	03H
	ASCI Status Register Ch 0	STAT0	XX000100	04H
	ASCI Status Register Ch 1	STAT1	XX000101	05H
	ASCI Transmit Data Register Ch 0	TDR0	XX000110	06H
	ASCI Transmit Data Register Ch 1	TDR1	XX000111	07H
	ASCI Receive Data Register Ch 0	RDR0	XX001000	08H
	ASCI Receive Data Register Ch 1	RDR1	XX001001	09H
CSI/O	CSI/O Control Register	CNTR	XX001010	0AH
	CSI/O Transmit/Receive Data Register	TRDR	XX001011	0BH
Timer	Timer Data Register Ch 0L	TMDR0L	XX001100	0CH
	Timer Data Register Ch 0H	TMDR0H	XX001101	0DH
	Reload Register Ch 0L	RLDR0L	XX001110	0EH
	Reload Register Ch 0H	RLDR0H	XX001111	0FH
	Timer Control Register	TCR	XX010000	10H
	Reserved		XX010001	11H
			⋮	⋮
			XX010011	13H
	Timer Data Register Ch 1L	TMDR1L	XX010100	14H
	Timer Data Register Ch 1H	TMDR1H	XX010101	15H
	Reload Register Ch 1L	RLDR1L	XX010110	16H
	Reload Register Ch 1H	RLDR1H	XX010111	17H
Others	Free Running Counter	FRC	XX011000	18H
	Reserved		XX011001	19H
			⋮	⋮
			XX011111	1FH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DMA	DMA Source Address Register Ch 0L	SAR0L	XX100000	20H
	DMA Source Address Register Ch 0H	SAR0H	XX100001	21H
	DMA Source Address Register Ch 0B	SAR0B	XX100010	22H
	DMA Destination Address Register Ch 0L	DAR0L	XX100011	23H
	DMA Destination Address Register Ch 0H	DAR0H	XX100100	24H
	DMA Destination Address Register Ch 0B	DAR0B	XX100101	25H
	DMA Byte Count Register Ch 0L	BCR0L	XX100110	26H
	DMA Byte Count Register Ch 0H	BCR0H	XX100111	27H
	DMA Memory Address Register Ch 1L	MAR1L	XX101000	28H
	DMA Memory Address Register Ch 1H	MAR1H	XX101001	29H
	DMA Memory Address Register Ch 1B	MAR1B	XX101010	2AH
	DMA I/O Address Register Ch 1L	IAR1L	XX101011	2BH
	DMA I/O Address Register Ch 1H	IAR1H	XX101100	2CH
	Reserved		XX101101	2DH
	DMA Byte Count Register Ch 1L	BCR1L	XX101110	2EH
	DMA Byte Count Register Ch 1H	BCR1H	XX101111	2FH
	DMA Status Register	DSTAT	XX110000	30H
	DMA Mode Register	DMODE	XX110001	31H
	DMA/WAIT Control Register	DCNTL	XX110010	32H
INT	IL Register (Interrupt Vector Low Register)	IL	XX110011	33H
	INT/TRAP Control Register	ITC	XX110100	34H
	Reserved		XX110101	35H
Refresh	Refresh Control Register	RCR	XX110110	36H
	Reserved		XX110111	37H

ตารางที่ 3.1 แสดง INTERNAL I/O REGISTOR

จาก Map I/O ภายในจะเห็นว่าโปรแกรม Z80 เก่าที่เรามีอยู่อาจจะมีการส่ง Port ซ้ำกับ I/O ภายใน ทำให้โปรแกรมเดิมทำงานไม่ได้ สามารถที่จะแก้ไขได้โดยการย้าย Map I/O ภายในโดยการ Control Bit ภายใน Rigistor I/O ICR Address 3FH ซึ่งสามารถย้ายไปที่ใดก็ได้ ภายใน 256 ตำแหน่ง ดังนี้

BIT	7	6	5	4	3	2	1	0
	IOA7	IOA6	IOSTP					

และการโปรแกรมจะเป็นดังนี้

IOA7	IOA6	ช่วง ADDRESS I/O
0	0	0000 - 003FH
0	1	0040 - 007FH
1	0	0080 - 00BFH
1	1	00C0 - 00FFH

เช่น ต้องการย้าย I/O ภายใน ไป I/O Address 80H เป็นต้นไป จะ Program ได้เป็น

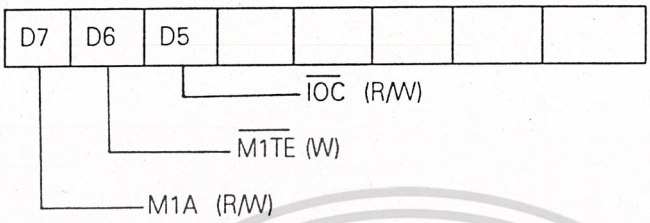
```
LD      A , 80H
OUTO    (3FH) , A
```

ส่วน IOSTP : IOSTP Mode Bit 5 เป็น 1 จะทำให้ I/O ภายในหยุดทำงาน เมื่อ Reset Bit นี้จะเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

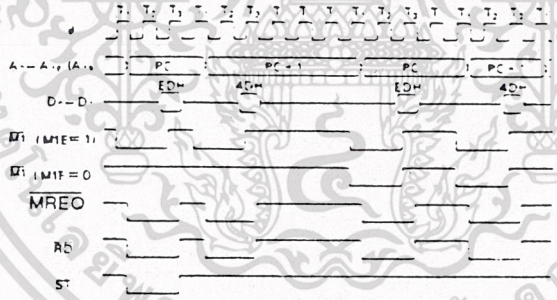
OPERTION MODE

Z80180 สามารถกำหนดการทำงานให้เหมือน 64180 ได้โดยการ Set Bit Control Mode Control Registor (OMCR I/O Address 3EH)



M1E (M1 Enable)

ระหว่าง Reset Bit นี้จะเป็น 1 $\overline{M1}$ Output จะเป็น Low เมื่อ Fetch Opcode และเนื่องจากการทำคำสั่ง RETI ของ Z80180 จะถูกกระทำ 2 ครั้งใน 1 คำสั่ง จึงทำให้ เกิด $\overline{M1}$ ขึ้น 2 ครั้งด้วย อันอาจจะทำให้เกิด Interrupt เข้ามาได้เมื่อยังทำคำสั่งไม่หมด ด้วยเหตุนี้ Bit M1E จะถูก Set เป็น 0 สำหรับ Z80180 เพื่อให้ $\overline{M1}$ ถูกทำงานปกติ คือ เมื่อทำคำสั่ง RETI จะมี $\overline{M1}$ เพียงครั้งเดียวดังรูปที่ 3.2

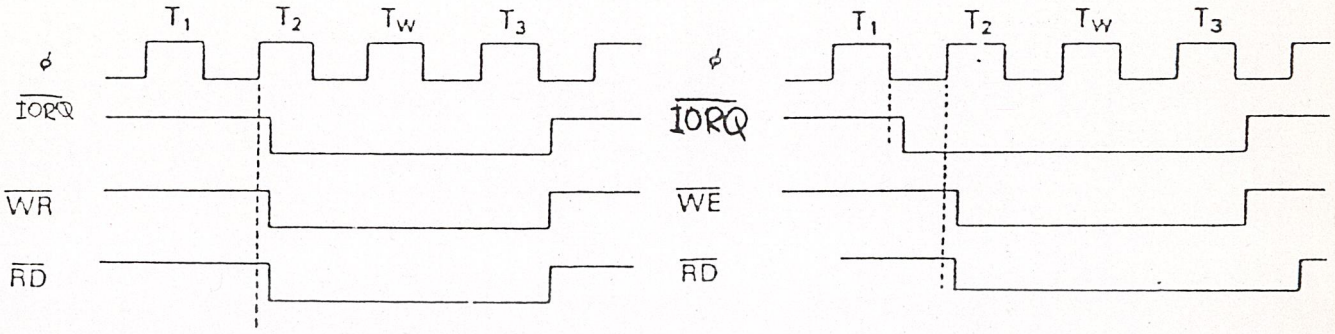


รูปที่ 3.2 แสดง Timing ของ M1E (M1 ENABLE)

$\overline{M1TE}$ (M1 Temporary Enable) ใช้กับการต่อ Interface กับ Z80 PIO

$\overline{IOC}$ เป็น BIT ใช้ควบคุม TIMING ของ $\overline{IORQ}$ และ $\overline{RD}$ ให้เหมือน Z80 หรือ 64180 โดยถ้า BIT นี้ถูก SET เป็น 1 TIMING จะเป็นของ 64180 คือ $\overline{IORQ}$ และ $\overline{RD}$ จะ ACTIVE ที่ขอบขาลงของ T1 แต่ถ้า BIT นี้เป็น 0 TIMING จะเป็น Z80 คือ จะ ACTIVE ที่ขอบขาขึ้นของ T2 เพื่อให้ใช้อุปกรณ์สนับสนุนของ Z80 ได้ ระหว่าง RESET BIT นี้จะเป็น 1 ดังรูปที่ 3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

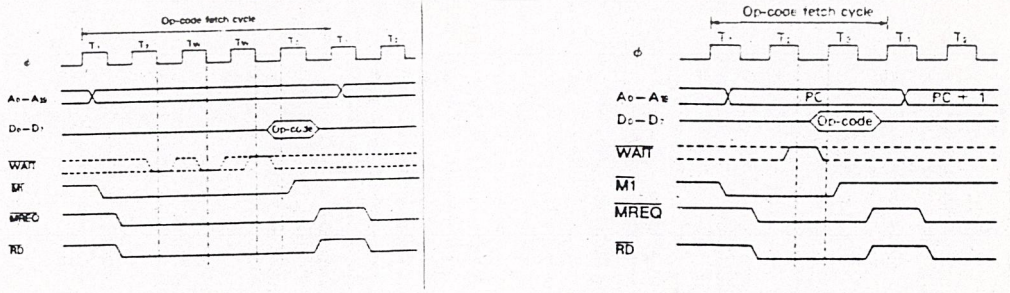


(ก.) แสดง I/O Read Write Cycle When $\overline{IOC}$=0 (ข.) แสดง I/O Read Write Cycle When $\overline{IOC}$=1

รูปที่ 3.3 แสดง I/O Read Write Cycle

เกี่ยวกับ TIMING

กล่าวสรุปได้ว่า Z80180 ใช้เวลาในการทำคำสั่งใน 1 MACHINE CYCLE น้อยกว่า Z80 อยู่ 1 T STATE คือใช้เวลาใน 1 MACHINE CYCLE เพียง 3 T STATE ในขณะที่ Z80 ใช้ 4 STATE จะเห็นได้ว่าในขณะที่ให้ Z80180 RUN ความถี่เดียวกันกับ Z80 CPU Z80180 ก็ยังได้ความเร็วกว่า Z80 ถึง 25 % แต่ในขณะเดียวกัน Z80180 ยังสามารถต่อ CLOCK สูงกว่า Z80 ได้มากกว่า 1 เท่า จึงทำให้ความเร็วในการทำงานของ Z80180 ดีกว่ามาก ดูรูปเปรียบเทียบ T STATE ของ Z80 กับ Z80180



(ก.) T STATE ของ Z80 (ข.) T STATE ของ Z80180

รูปที่ 3.4 แสดงการเปรียบเทียบ T STATE ของ Z80 และ Z80180

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WAIT STATE GENERATOR

Z80180 ทำงานด้วยความถี่ที่สูงขึ้นจึงอาจทำให้ MEMORY หรือ I/O ทำงานไม่ทันจึงต้องมีสัญญาณมาเป็นตัวช่วยกำหนดความพร้อมระหว่าง CPU กับอุปกรณ์ภายนอกนั่นก็คือ สัญญาณ WAITซึ่ง Z80 นั้นจะต้องให้อุปกรณ์ภายนอกส่งสัญญาณนี้มาให้แต่ Z80180 ยังสามารถให้โปรแกรมจำนวน WAIT STATE เพื่อเพิ่มเข้าไปในขณะที่ CPU ปฏิบัติคำสั่งหรือทำ DMA ด้วย

การโปรแกรมจะใช้ 4 BIT ของ DMA/WAIT CONTROL REGISTOR (DCNTL I/O ADDRESS 32H)

BIT 7	6	5	4	
MWI1	MWI0	IWI1	IWI1	

BIT 7,6 MWI1,MWIO (MEMORY WAIT INSERTION)

จะทำการเพิ่มจาก 0-3 WAIT STATE ของการเข้าถึง MEMORY โดยการโปรแกรม

MWI1	MWI0	จำนวน WAIT STATE
0	0	0
0	1	1
1	0	2
1	1	3

BIT 5,4 IWI1,IWIO (I/O WAIT INSERTION)

จะทำการเพิ่ม WAIT STATE ให้กับ I/O ภายนอกดังตารางข้างล่าง

IWI1	IWI0	I/O ภายนอก	INTO
0	0	1	2
0	1	2	4
1	0	3	5
1	1	4	6

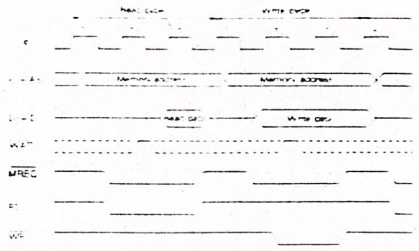
จะเห็นว่า WAIT STATE ของ I/O มากกว่า MEMORY อยู่หนึ่ง T STATE เพราะขณะเข้าถึง I/O ปกติ WAIT STATE จะถูกเพิ่มขึ้น 1 อยู่แล้ว ดังนั้นเมื่อเพิ่ม WAIT STATE เข้าไปก็จะรวมกับที่มีอยู่ปกติ และส่วน $\overline{\text{INTO}}$ ก็เช่นเดียวกัน ขณะเกิด $\overline{\text{IMTO}}$ ปกติจะมี WAIT STATE อยู่ 2 WAIT STATE อยู่แล้วและขณะที่ RESET BIT CONTROL WAIT STATE ทั้ง 4 จะเป็น 1 ทั้งหมด คืออยู่ใน MODE ของ MAX WAIT STATE

ตัวอย่างเช่น เราต้องการเพิ่ม WAIT STATE ในการเข้าถึง MEMORY 2 WAIT STATE จะโปรแกรมดังนี้

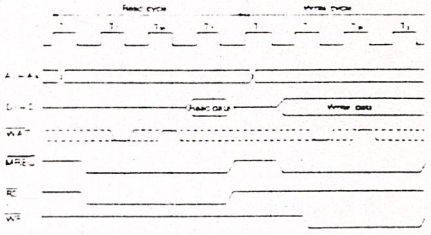
```
INO    A , (32H)      ; IN ค่าใน REGISTOR DMA/WAIT
AND    OBFH           ; FILL เฉพาะ BIT 7 และ 6 เท่านั้น
OUTO   (32H) , A      ; ที่ IN แล้ว AND ก็เพราะว่า REGISTOR
                       ; นี้มีการกำหนดเกี่ยวกับ DMA ดังนั้นเราจึง
                       ; FILL เฉพาะ BIT ที่ต้องการโปรแกรม
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

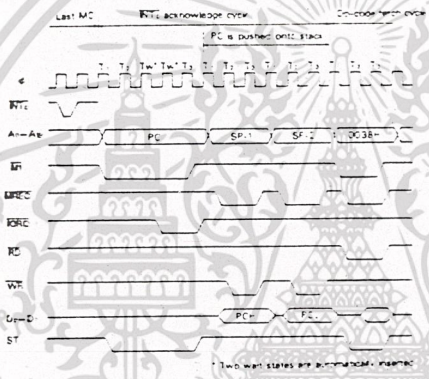
ดูรูปขณะ WAIT STATE ปกติ .



(ก.) Memory Read/Write Timing (without wait state



(ข.) I/O Read/Write Timing



(ค.) IRT Mode 1 Timing

รูปที่ 3.5 แสดง Timing ขณะที่ Wait State ปกติ

HALT และ LOW POWER MODE

มีด้วยกัน 4 MODE คือ

HALT MODE โดยทำคำสั่ง 76H จะทำให้ CPU หยุดคำสั่งแต่การทำงานต่าง ๆ ของ ยังทำปกติ การออกจาก HALT โดย RESET หรือ INTERUPT

SLEEP MODE โดยการทำคำสั่ง SLP ซึ่ง CPU จะหยุด CLOCK ภายในทำให้ ADDRESS เป็น HIGH , DATA BUS เป็น TRISTATE , DRAM REFRESH , INTEDRNAL DMAC หยุดทำงานการออกจาก SLEEP MODE โดยการ RESET หรือ INTERUPT

IOSTOP MODE ใช้หยุดการทำงานของ CHIP ภายในคือ ASCI, CSI/O และ PRT โดยการ SET BIT ใน I/O CONTROL REGISTOR (ICR I/O ADDRESS 3FH) เป็น 1 และ จะทำให้ทำงานต่อก็ RESET หรือโปรแกรมให้ BIT ใน ICR เป็น 0

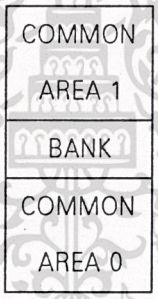
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SYSTEM STOP MODE เป็นการรวมกันของ IOSTOP กับ SLEEP MODE โดยการ SET BIT ใน ICR แล้วตามด้วยคำสั่ง SLP จะทำให้ IO ภายในหยุดทำงานและ CPU หยุดทำงานเพื่อเป็นการประหยัดพลังงาน ซึ่งใน MODE นี้ CPU จะกินกระแสเพียง 7.5 mA ในขณะปกติจะกินกระแสประมาณ 35 mA เมื่อจะออกจาก SYSTEM STOP MODE ก็โดยการ RESET หรือ INTERRUPT จากภายนอก

MEMORY MANAGEMENT UNIT (MMU)

ใช้เป็นตัวขยาย MEMORY จาก 64 K (LOGICAL) เป็น 1 MBYTE (PHYSTCAL) โดยการแบ่ง 64 K BYTE LOGICAL (คือ ADDRESS ปกติที่ใช้เช่นเดียวกับ Z80) เป็น 3 ส่วนในการงานด้วยกัน คือ COMMON AREA O BANK AREA และ COMMON AREA 1 โดยการกำหนดโปรแกรมจัด MAP LOGICAL ใน REGISTOR I/O CBAR (ADDRESS 3AH) ซึ่งใน REGISTOR นี้จะถูกแบ่งเป็น 2 นิบเบิ้ล คือ 4 BIT สูง และ 4 BIT ต่ำ โดย 4 BITสูงใช้โปรแกรมพื้นที่ของ COMMON AREA 1 และ 4 BIT ต่ำ ใช้โปรแกรมส่วน BANK AREA ดังนั้นกาโปรแกรม REGISTOR CBAR นี้ก็จะจัด MAP ได้เป็น 2^2 คือ 4 รูปแบบ

1



2

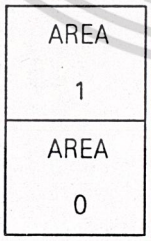
เช่น A1 > BANK > AO

CBAR = D4H

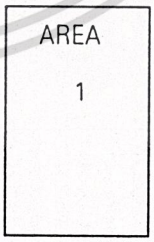
A1 > BANK = AO (OH)

CBAR = FO (ตอน RESET เป็นเช่นนี้)

3



4



A1 = BANK > AO

CBAR = FFH

A1 = BANK = AO (OH)

CBAR = OOH

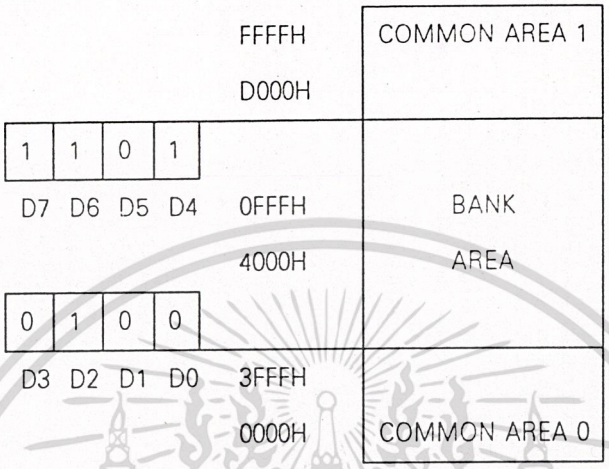
MAP LOGICAL ปกติ

จากรูป เป็นการโปรแกรม REGISTOR CBAR ให้ MAP LOGICAL เป็น COMMON AREA O ตั้งแต่ ADDRESS OOOO - 3FFFH , BANK AREA ตั้งแต่ 4000H - CFFFH และ COMMON AREA 1 ตั้งแต่ DOOO-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FFFFH ทั้งนี้เป็นไปตามค่าใน CBAR ทั้ง 2 นิบเบิ้ล เพราะนิบเบิ้ลสูงเป็นของ AREA 1 ซึ่งคือ ODH ก็คือ AREA 1 เริ่มแต่ DOOOH - FFFFH และนิบเบิ้ลต่ำ จะเป็นจุดสิ้นสุดของ BANK AREA ซึ่ง 04H ก็คือ ถัดจาก AREA 1 เป็นต้นไปจนถึง 4000H เป็น BANK ที่เหลือจึงเป็น AREA O นั่นเอง

REGISTOR CBAR



จากค่าโปรแกรมใน CBAR จึงทำให้โปรแกรม Common Area ทั้ง 2 และ Bank ได้ตั้งแต่ 4 K Byte ขึ้นไป เช่น ให้นิบเบิ้ลสูงของ CBAR = 0FH ก็คือ Area 1 มีค่าตั้งแต่ F000 - FFFFH (คือ 4 K อย่างต่ำนั่นเอง) และจุดที่น่าสังเกตุจากการจัด Map ทั้ง 4 รูปแบบ นั่นก็คือ COMMON O และ BANK สามารถมีตำแหน่งที่ทับซ้อนกันได้ (ตำแหน่งเดียวกัน) และCOMMON AREA 1 กับ BANK ก็สามารถโปรแกรมให้อยู่ที่ใดก็ได้อย่างอิสระตั้งแต่ 4 K BYTE ขึ้นไปของส่วน PHYSICAL ADDRESS (1 MBYTE โดยใช้ร่วมกับ REGISTOR อีก 2 ตัว) แต่ส่วน COMMON AREA O แล้วจะเป็น BASED หรือ MONITOR ของระบบนั่นเอง

จากที่กล่าวมาเรายังไม่พูดถึงการขยาย MEMORY ออกไปมากกว่า 64 K เพราะว่าการที่จะย้าย MEMORY เกินกว่า 64 K นั้น จะต้องอิงส่วนของ LOGICAL ด้วย เนื่องด้วยคำสั่งของ Z80 ไม่ สามารถอ้าง MEMORY เกินนี้ได้ ดังนั้นการอ้างถึง MEMORY ทั้งหมดจึงยังเป็นส่วนของ LOGICAL แต่ข้อมูลที่ถูกกระทำจริงจะเป็นส่วนของ PHYSICAL เช่น ในคำสั่งอาจเป็นดังนั้น

```
LD  A, (8000H)
```

ซึ่งดูจากคำสั่งนี้จะเป็นการทำกับตำแหน่ง 8000H (สมมติในส่วน BANK AREA แต่เรา SET PHYSICAL AREA ไว้ที่ 10000H นั่นก็หมายความว่าการทำคำสั่งข้างบนนี้ข้อมูลจะถูกกระทำที่ ADDRESS 10000H นั่นเอง

การคิด PHYSICAL ADDRESS

1) จะกระทำในส่วนของ BANK และ COMMON AREA 1 โดยผ่านทาง REGISTOR I/O CBR และ BBR คูณด้วย 1000H แล้วนำค่าที่ได้บวกกับ LOGICAL ADDRESS ของส่วนนั้นๆ (BANK หรือ COMMON AREA 1)

2) การกระทำทั้งหมดเกิดขึ้นภายใน CPU เอง ดังนั้นการอ้าง ADDRESS ในโปรแกรม ก็ยังเป็น 64 K คือตาม LOGICAL ที่กำหนดใน CBAR นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REGISTOR CONTROL

CBAR : COMMON / BANK AREA REGISTOR (I/O ADDRESS 3AH) ใช้กำหนดพื้นที่ของ LOGICAL ที่เป็น COMMON AREA O , BANK AREA และ COMMON AREA 1

BIT	7	6	5	4	3	2	1	0
	CA 3	CA 2	CA 1	CA 0	BA 3	BA 2	BA 1	BA 0

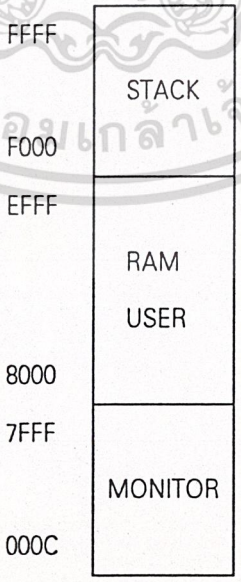
CA 3 - CA 0 เป็นตัวกำหนด ADDRESS เริ่มต้นของ COMMON AREA 1

BA 3 - BA 0 เป็นตัวกำหนดจุด ADDRESS สุดท้ายของพื้นที่ BANK AREA ที่ต่อจาก จุดเริ่มต้นของ COMMON AREA 1

CBR : COMMON BASE REGISTOR (I/O ADDRESS 38H) เป็น REGISTOR I/O 8 BIT เพื่อใช้กำเนิด PHYSICAL COMMON AREA 1

BBR : BANK BASE REGISTOR (I/O ADDRESS 39H) ใช้กำเนิด PHYSICAL BANK AREA

ตัวอย่าง กำหนดให้ MONITOR ที่ 0000H-7FFFH และ RAM ใช้งานที่ 10000H โดยมีพื้นที่ STACK ที่ 18000H จากนั้นก็ต้องกำหนด MAP ใน LOGICAL โดย สมมติให้ STACK มีเนื้อที่ 4 K นอกนั้นเป็น BANK จากนั้นก็หาค่าให้กับBANK และ AREA 1 เช่น MAP LOGICAL กำหนดได้เป็นดังนี้



หาค่าใส่ให้กับ BBR และ CBR STACK ที่ 18000H (PHYSICAL) ที่ LOGICAL เป็น FOOOH ดังนั้นค่าที่ให้กับ CBR เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

18000

\- F000

09000

จากที่ทราบแล้วว่า ค่าใน CBR จะคูณด้วย 1000 H ดังนั้นในทางกลับกันเมื่อจะนำค่ามาให้กับ CBR ก็ต้องทำการหารค่าผลต่างนั้นด้วย 1000 H ก็จะได้ค่าใน CBR = 09 H ส่วน RAMUSER (BANK) ก็ เช่นเดียวกัน

10000

\- 8000

08000

ที่ BBR = 08 H

ดังนั้นการโปรแกรมจากโจทย์ตัวอย่างก็จะเป็น

CBAR = OF8H , BBR = O8 H และ CBR = O9 H

เมื่อคำนวณกลับจะได้ CBAR นิบเบิ้ลต่ำ ADDRESS สุดท้ายของ BANK เป็น

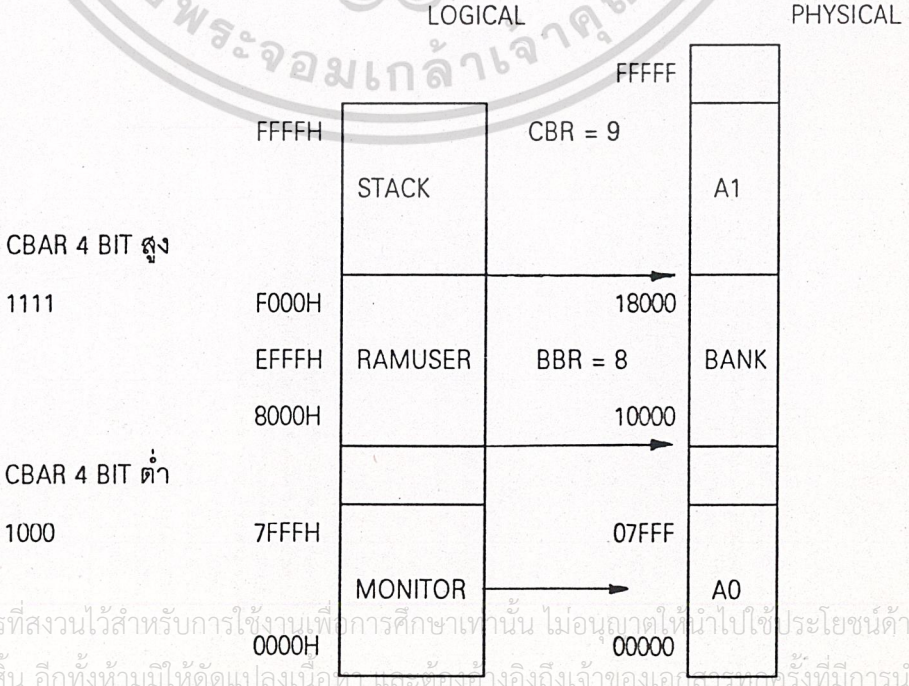
8000 + (BBR = (8) X 1000H) = 10000H

CBAR นิบเบิ้ลสูง ADDRESS เริ่มต้นของ AREA 1 เป็น

0F000 + (CBR = (9) X 1000H) = 18000H

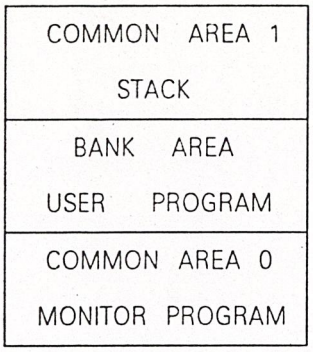
การโปรแกรม

```
LD  A , 0F8H
OUTO  (CBAR) , A
LD  A , 8
OUTO (BBR) , A
LD  A , 9
OUTO (CBR) , A
```

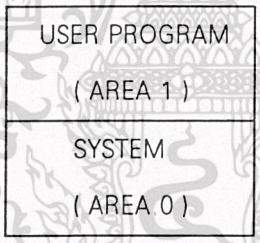


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเราอาจจะกล่าวได้ว่าใน LOGICAL ส่วนมากจะถูกจัดเป็น



โดยให้ส่วนของ AREA 1 และ MONITOR คงที่ส่วนของ BANK ให้ย้ายไปที่ใดๆก็ได้ใน 1 MBYTE จะเป็นการขยายพื้นที่ของการใช้งานโดยใช้เนื้อที่ของ STACK เป็นการกระทำกับตัวแปรหรือ DATA อื่นใน 64 K อื่นๆ เมื่อเรามอง LOGICAL 64K ออกเป็น PAGE ๆ ใน 1 MBYTE แต่ข้อเสียในการจัดแบบนี้ จะทำให้ใช้ BANK AREA ได้ไม่เต็มที่เช่น เราต้องการใช้ RAM ถึง 32K เต็มเช่น ให้ ROM MONITOR อยู่ที่ 0000-7FFFH และ RAM เริ่มตั้งแต่ 8000-FFFFHซึ่งจะเห็นว่า RAM ในส่วนนี้จะต้องเป็น STACK ด้วยเมื่อเรมยึด BANK ออกไปที่ PHYSICAL อื่นก็จะไม่สามารถใช้ได้ถึง 32K เช่นมี RAM ที่ตำแหน่ง 18000-1FFFFH อีกเราจะใช้ได้แค่ 24K เพราะพอเราอ้างที่ 0FOOO แทนที่ข้อมูลจะถูกกระทำที่ 1F000H ก็จะมากระทำที่ OFOOOH แทนตามที่กำหนด AREA 1 ไว้ใน LOGICAL เราจึงอาจแบ่ง MAP



โดยกำหนดให้ AREA 1 เป็นส่วน USER PROGRAM ส่วน SYSTEM เป็นของ COMMON AREA 0 ดังนั้นเมื่อเราให้ AREA 1 เริ่มที่ 8000H ก็จะใช้ RAM ได้ถึง 32K เต็มส่วน SYSTEM คือของ AREA O ซึ่งเป็นส่วน MONITOR แต่ในส่วนนี้ได้กำหนดไว้ถึง 32K คือจาก 7FFFH ลงไปถึง 0000H ซึ่งใน SYSTEM เราอาจจะใส่ RAM ไว้ใน ADDRESS ช่วงนี้เพื่อเป็นเนื้อที่ของ STACK ก็จะทำให้เราย้ายเนื้อที่ของการใช้งานได้เต็มที่

สรุป

1. ระหว่าง RESET LOGICAL ใน CBAR จะถูกกำหนดด้วยค่า 0F0H
2. ให้กำหนด MAP ADDRESS ของ LOGICAL ก่อนที่ CBAR (3AH)
3. BBR และ CBR จะเป็นตัวกำหนดตำแหน่งของข้อมูล ในการใช้งานจริงในพื้นที่ 1 MBYTE (PHYSICAL ADDRESS)
4. การคิดค่า PHYSICAL ADDRESS คือนำค่าใน BBR หรือ CBR คูณด้วย 1000H แล้วบวก LOGICAL ของพื้นที่นั้นๆ

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERRUPT

มีด้วยกัน 12 INTERRUPT แบ่งเป็น 4 INTERRUPT ภายนอกและ 8 INTERRUPT ภายใน โดยมีลำดับความสำคัญจากมากไปหาน้อยดังนี้ TRAP (ภายใน) ,(ภายนอก) NMI,$\overline{INT0}$,$\overline{INT1}$,$\overline{INT2}$, (ภายใน) TIMER 0, TIMER 1 DMA CHANEL 0 , DMA CHANEL 1 , CLOCK SERIEL , ASCI CHANEL 0 และ ASCI CHANEL 1

REGISTOR และ FLAG ที่ใช้ควบคุมการ INTERRUPT

INTERRUPT VECTOR LOW (IL) , Interrupt Vector High (I) Interrupt Trap Control (ITC) และ Flag IEF1 , IEF2 โดยที่ Flag IEF1 จะใช้ในการ Enable Interrupt ภายในทั้งหมดยกเว้น Trap

INTERRUPT VECTOR LOW REGISTOR (IL I/O ADDRESS 33H)

ใช้เป็น Vector Table Byte ต่ำของ Interrupt ภายนอก INT1 , INT2 และ Interrupt ภายในทั้งหมดยกเว้น " TRAP " โดย 3 Bit สูงของ IL สามารถโปรแกรมได้แต่ 5 Bit หลังจะถูก Fix ดังรูป

Interrupt Source	Priority	IL	Fixed Code
		b7 b6 b5	b4 b3 b2 b1 b0
INT1	Highest	* * *	0 0 0 0 0
INT2		* * *	0 0 0 1 0
PRT channel 0		* * *	0 0 1 0 0
PRT channel 1		* * *	0 0 1 1 0
DMA channel 0		* * *	0 1 0 0 0
DMA channel 1		* * *	0 1 0 1 0
CSI / 0		* * *	0 1 1 0 0
ASCI channel 0		* * *	0 1 1 1 0
ASCI channel 1	Lowest	* * *	1 0 0 0 0

* PROGRAMMABLE

ดังนั้นการ INTERRUPT ส่วนใหญ่จะเป็น MODE 2 คือนำค่าใน I และ IL หรือจากอุปกรณ์ ที่ขอ INTERRUPT ในกรณี INTO มาประกอบกันเป็น ADDRESS ที่จะเก็บข้อมูลที่จะกระโดดไป เช่น I = 10H และ IL = 40H และใน ADDRESS 1040H มีข้อมูล 00H , 60H ตามลำดับ เมื่อเกิด INTERRUPT ขึ้น ก็จะกระโดดไปทำโปรแกรมที่ตำแหน่ง 6000H นั่นเอง

INT/TRAP CONTROL REGISTOR (ITC ADDRESS I/O 34H)

BIT	7	6	5	4	3	2	1	0
	TRAP	UFO			ITE2	ITE1	ITE0	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ITE2,1,O INTERRUPT ENABLE 2,1,0 ใช้ ENABLE และ DISABLE INTERRUPT ภายนอก ถ้าเป็น 0 จะDISABLE แต่ Bit นี้จะไม่ทำให้เกิด Interrupt ขึ้นทันทีจนกว่าจะทำคำสั่ง EI ดังนั้น INTO จะต่างกับ Z80 ตรงที่มีส่วนนี้แต่เมื่อเกิด Reset Iteo จะถูก Set เป็น 1 โดยอัตโนมัติเพื่อให้ขึ้นกับคำสั่ง EI หรือ DI อย่างเดียวเช่น Z80 แต่ ITE1 และ ITE2 จะเป็น 0

TRAP จะเป็น 1 เมื่อทำคำสั่งที่ไม่มีใน Z80180 TRAP สามารถ RESET ภายใต้โปรแกรมควบคุมได้ แต่ไม่สามารถเขียน 1 เข้าไปได้ระหว่าง RESET จะถูก CLEAR

UFO UNDEFIND FETCH OBJECT เมื่อ TRAP เกิดขึ้น UFOจะให้ค่าของตำแหน่งที่ผิด ในคำสั่งนั้นไว้ใน STACK เนื่องจาก TRAP อาจเกิดขึ้นจาก OPCODE 2 หรือ 3 BYTE UFO จะเป็น 0 และจะทำให้ PC ของคำสั่งถัดไปจากคำสั่งที่ไม่ใช่ของ Z80180 ถูกลดลง 1แต่ถ้า UFO = 1 คำสั่งที่ผิดจะมี OPCODE 3 BYTE และ PC จะถูกลดลง 2 ตำแหน่งและค่า PC นี้จะถูกเก็บไว้ใน STACK

เช่น 2000 ED 99

2002 ← PC ชี้คำสั่งถัดไป

เมื่อ CPU RUN มาพบข้อมูลที่ตำแหน่ง 2000 ก็จะเกิด INTERRUPT TRAP ขึ้น และรู้ด้วยว่าเป็นคำสั่ง 2 BYTE และ PC ก็ชี้คำสั่งถัดไปคือ ADDRESS 2002 แต่ FLAG UFO จะถูกทำให้เป็น 0 เพื่อปรับค่า PC นั้นด้วยการลดลง 1 เช่น ADDRESS 2001 ซึ่งก็คือตำแหน่งข้อมูลที่ผิดนั่นเอง

TRAP INTERRUPT เป็นเหมือน NMI คือ ไม่สามารถหยุดได้เมื่อเกิดกระทำคำสั่งผิดขึ้นซึ่งเป็นตัวช่วยให้เกิดความน่าเชื่อถือทางด้าน SOFTWARE และอาจใช้เพิ่มคำสั่งได้อีกด้วย Bit Trap ใน ITC จะถูก Set เป็น 1 และ UFO จะ Set หรือไม่ Set ขึ้นอยู่กับว่าเป็นคำสั่ง 2 หรือ 3 BYTE และ FLAG UFO นี้ก็จะไปปรับ PC ให้ถูกต้องและเก็บไว้ใน STACK แล้วกระโดดไป RUN ที่ADDRESS 0000H

DYNAMIC RAM REFRESH CONTROL

Z80180 ให้ ADDRESS AO-A7 สำหรับ DYNAMIC RAM และยังสามารถโปรแกรมเวลาในการ REFRESH โดยการโปรแกรมที่ RCR

REFRESH CONTROL REGISTOR (RCR ADDRESS I/O 36H)

BIT	7	6	5	4	3	2	1	0
	REFE	REFW	—	—	—	—	CYC1	CYC0

REFE : Refresh Enable เมื่อเป็น 0 จะDisable แต่ถ้าเป็น 1 จะให้สัญญาณ Refresh ระหว่าง Reset จะเป็น 1

REFW : Refresh Wait เป็น 0 จะให้สัญญาณ Refresh ทุกๆ 2 Clock ถ้าเป็น 1 จะเพิ่ม Refresh Wait เข้าอีก 1 ระหว่างResetจะเป็น1

ไม่ว่ากรณีใดๆ ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CYC1, CYC0 : Cycle Interval ใช้กำหนดช่วงเวลาในการ Refresh เช่น กรณี Dynamic Ram จะต้อง Refresh 128 ครั้ง ทุกๆ 2 ms (หรือ 256 ครั้ง ทุกๆ 4 ms) เพราะฉะนั้นสัญญาณ Refresh แต่ละครั้งจะต้องไม่น้อยกว่าหรือเท่ากับ 15.625 us จากตาราง ค่าที่ขีดเส้นใต้เป็นค่าโปรแกรมที่ เหมาะสมกับ Clock ที่ใช้ในระบบ

CYC 1	CYC 2	Insertion interval	tim interval			
			8 MHz	6 MHz	4 MHz	2.5 MHz
0	0	10 states	1.25 us	1.66 us	2.5 us	4.0 us
0	1	20 states	2.5 us	3.3 us	5.0 us	8.0 us
1	0	40 states	5.0 us	6.6 us	10.0 us	16.0 us
1	1	80 states	10.0 us	13.3 us	20.0 us	32.0 us

DMA CONTROLLER (DMAC)

มีด้วยกัน 2 Chanel เพื่อเป็นการเพิ่มความเร็วในการ TRANFER ข้อมูล โดยการกระทำไม่ต้องผ่าน CPU โดยมีความสามารถดังนี้

Memory Address Space โดยสามารถกำหนดตำแหน่ง Source และ Destination ที่ใดก็ได้ใน 1024 K BYTE

I/O Address Soace กำหนดที่ใดก็ได้ใน 64K BYTE ทั้ง Source และ Destination

Transfer Length ใช้เป็น Counter ในการ Transfer ได้เป็น Block ๆ ละ 64 KBYTE

$\overline{\text{DREQ}}$ เป็นขา INPUT จะตรวจจับที่ระดับหรือขอบของสัญญาณ

$\overline{\text{TEND}}$ เป็นขา OUTPUT เพื่อบอกกับอุปกรณ์ภายนอกว่าทำ DMA หมด Block แล้ว

Transfer Rate การ Transferแต่ละครั้งจะเกิดทุก ๆ 6 CLOCK และ Wait State สามารถเพิ่มเข้าไปใน DMA ได้ สำหรับ MEMORY หรือ I/O ที่ทำงานช้าที่ระบบ System Clock (0) = 6 MH อัตราการ Transfer จะสูงถึง 1 MBYTE ใน 1 วินาที (ไม่ มี Wait State)

ความสามารถของแต่ละ Chanel

Chanel 0 สามารถ Transfer Memory <—> Memory , Memory <—> I/O Memory <—> Memory I/O Map และสามารถให้ Address ในการ Transfer เพิ่ม , ลด หรือ ให้คงที่ได้ การ Transfer จะให้เป็นแบบ Cycle Steal (ขโมยเวลาเป็นช่วง) คือเมื่อ Transfer ครบ 1 หรือ 2 BYTE ก็จะคืน BUS ให้ UP จน อุปกรณ์พร้อมก็จะTransferข้อมูลต่อ ทำอย่างนี้สลับกันไปจนหมด Blockใช้สำหรับ อุปกรณ์ที่ทำงานช้า และ Burst (Transfer แบบต่อเนื่อง) คือ ทำจนจบ Block จึงจะคืน Bus ให้ UP

Chanel 1 จะใช้กับ Memory I/O โดย Memory Address เพิ่ม หรือ ลดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
ทฤษฎีและการใช้งาน 8255

ไมโครโปรเซสเซอร์นั้นนอกจากติดต่อกับหน่วยความจำโดยการนำข้อมูลไปเก็บไว้หรืออ่านข้อมูลใดๆ ออกจากหน่วยความจำแล้วตัว CPU เองอาจจะต้องติดต่อกับส่วนประกอบภายนอกอื่นๆ อีกด้วยเช่น การรับคีย์บอร์ด การแสดงผล หรือแม้แต่การนำ CPU ไปควบคุมอุปกรณ์ต่าง ๆ นั้น CPU ต้องติดต่อ (รับหรือส่งข้อมูล) โดยผ่านทางอินพุทหรือเอาท์พุทพอร์ทซึ่งอาจสามารถใช้ไอซี TTL บางเบอร์มาใช้เป็นพอร์ทสำหรับ CPU ได้ แต่ทั้งนี้การใช้ไอซี TTL มีข้อจำกัดหลายอย่าง เช่นในกรณีที่มีความจำเป็นจะต้องใช้พอร์ทหลาย ๆ พอร์ทเพราะต้องติดต่อกับอุปกรณ์ภายนอกหลายจุดจึงต้องใช้ไอซีเหล่านี้จำนวนหลายตัว และอาจทำให้ยากในการออกแบบวงจร อีกทั้งไม่สามารถที่จะเปลี่ยนแปลงลักษณะการทำงานให้แตกต่างไปจากเดิมที่ได้ออกแบบไว้แล้ว ดังนั้นผู้ผลิต CPU ในตระกูลต่าง ๆจึงมักจะผลิตไอซีประเภท LSI ที่ทำหน้าที่เป็นพอร์ทมาเพื่อใช้งานร่วมกับ CPU เบอร์นั้น ๆ ได้สะดวกซึ่งจะทำให้การรับส่งข้อมูลมีความเชื่อถือได้สูง และยังสามารถเปลี่ยนแปลงชนิดของพอร์ท (จากอินพุทเป็นเอาท์พุท หรือ จากเอาท์พุทเป็นอินพุท) ได้ง่ายโดยการควบคุมของ CPU เอง

ในบทนี้จะกล่าวถึงไอซีที่ทำหน้าที่เป็นอินพุทและเอาท์พุทพอร์ท ซึ่งเป็นที่นิยมในการนำไปใช้งานมากที่สุดอีกทั้งยังมีราคาถูก หาซื้อได้ง่าย คือไอซีเบอร์ 8255 ของบริษัทอินเทล ที่จริงแล้วไอซีเบอร์ 8255 นี้ได้ถูกออกแบบและผลิตขึ้นมาเพื่อใช้งานร่วมกับ CPU เบอร์ 8080 แต่ก็สามารถนำมาใช้งานกับ Z-80 หรือ CPU เบอร์อื่นๆ ได้โดยในบทนี้จะกล่าวถึงคุณสมบัติการทำงาน รวมทั้งการนำ 8255ไปใช้งานร่วมกับ Z-80 ในเบื้องต้นด้วย

ลักษณะเบื้องต้น

8255 นั้นเป็นไอซี LSI ขนาด 40 ขาจากรูปที่ 4.1 แสดงตำแหน่งของขาต่างๆทั้ง 40 ขาส่วนรูป 4.2 แสดงแผนผังภายในของ 8255 ซึ่ง 8255 นี้มีพอร์ทสำหรับรับส่งข้อมูลอยู่ด้วยกัน 3 พอร์ทมีชื่อดังนี้คือ พอร์ท A, B และ C โดยพอร์ท C นี้จะแบ่งออกเป็น 2 ส่วน คือ พอร์ท C ล่าง (CLO) กับพอร์ท C บน (CHI) นอกจากนี้แล้วยังมีพอร์ทอีกพอร์ทหนึ่งซึ่งทำหน้าที่ควบคุมการทำงานของพอร์ท A,Bและ C โดยการรับคำสั่งมาจาก CPU พอร์ทนี้เราเรียกว่า พอร์ทควบคุม (Control port) พอร์ทนี้จะใช้งานก็ต่อเมื่อ CPU ต้องการกำหนดลักษณะการทำงานของพอร์ท A,B และC หรือต้องการเปลี่ยนแปลงหลังจากที่กำหนดไว้เดิม CPU จะส่งรหัสควบคุมมาทางดาต้าบัส (Data Bus) ให้แก่พอร์ทควบคุมนี้

การกำหนดรหัสที่ใช้ในการควบคุมพอร์ทต่าง ๆนี้จะกล่าวในตอนต่อไป ในทางปฏิบัติผู้ออกแบบระบบต้องนำรหัสควบคุมที่ได้มาตามข้อกำหนดของ 8255 นี้ไปใส่ในโปรแกรมเพื่อให้ CPU ทำการส่งรหัสควบคุมนี้มายังพอร์ทควบคุมเมื่อระบบนั้นเริ่มต้นทำงาน

หน้าที่ของขาต่าง ๆ

ก่อนที่จะกล่าวถึงการนำ 8255 ไปใช้งาน ควรทราบถึงหน้าที่ของขาต่าง ๆ ของ 8255 ทั้ง 40 ขาเสียก่อน จะทำให้เข้าใจถึงวิธีการใช้งานได้ดียิ่งขึ้น ขาต่าง ๆ ของ 8255 สามารถแบ่งออกได้ดังนี้

- $\overline{CS}$ (Chip Select) ขานี้ใช้สำหรับรับสัญญาณจากภายนอก เพื่อใช้ในการเลือกว่าจะให้ 8255 ตัวนี้ทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานหรือไม่ โดยถ้าขานี้ได้รับลอจิก "0" จะทำให้ 8255 เชื่อมต่อเข้ากับระบบบัสต่าง ๆของ CPU และพร้อมที่จะติดต่อกับ CPU ได้ แต่ถ้าเป็นลอจิก "1" มันก็จะปลดตัวเองออกจากระบบบัสของ CPU (โดยการเป็น Hi-Z)

- $\overline{RD}$ (Read Enable) เป็นขาอินพุทที่จะรับสัญญาณจาก CPU ถ้าขานี้ได้รับลอจิก "0" และขณะนั้นขา $\overline{CS}$ ต้องเป็นลอจิก "0" ด้วย 8255 จะทำการส่งข้อมูลจากพอร์ทที่CPUต้องการติดต่อด้วยนั้นให้แก่ CPU ทางดาต้าบัส

- $\overline{WR}$ (Write Enable) มีหน้าที่การทำงานตรงข้ามกับขา $\overline{RD}$ คือ ถ้าขา $\overline{WR}$ นี้ได้รับลอจิก"0" ($\overline{CS}$ ต้องเป็น "0" ด้วยเช่นกัน) 8255 จะรับข้อมูลจากดาต้าบัสของ CPU ส่งออกไปยังพอร์ทที่ CPU กำหนดไว้

- RESET คือ ขาที่ทำหน้าที่ Reset 8255 เมื่อใดที่ 8255 ได้รับสัญญาณ Resetมันจะกลับเข้าสู่โหมดอินพุท คือทุก ๆ พอร์ทจะเป็นอินพุทพอร์ท ขา RESET นี้ ใช้เมื่อต้องการเคลียร์สถานะต่าง ๆของ 8255

- D_0-D_7 คือ ขาข้อมูลที่ใช้ในการติดต่อรับส่งข้อมูลกับ CPU โดยขา D_0-D_7 นี้จะต่อเข้ากับดาต้าบัสของ CPU เพื่อให้ CPU ส่งข้อมูลออกไปยังพอร์ท หรือรับข้อมูลจากพอร์ทส่งให้แก่ CPU ผ่านทาง D_0-D_7 นี้

- A_0-A_1 คือขาแอดเดรสที่ใช้ในการเลือกพอร์ทที่ CPU ต้องการจะติดต่อด้วย ซึ่งมีความเป็นไปได้ทั้งหมด 4 ค่า ดังนี้คือ

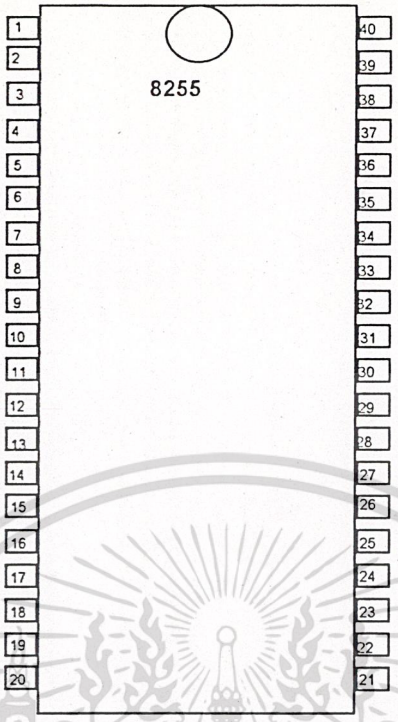
00 = พอร์ท A
01 = พอร์ท B
10 = พอร์ท C
11 = พอร์ทควบคุม

- PA_0-PA_7 เป็นขาสัญญาณของพอร์ท A ใน 8255 ซึ่งจะถูกเลือกโดยค่าของ A_0-A_1 และมื่อพอร์ทนี้ถูกเลือกใช้ ข้อมูลต่าง ๆ ก็จะถูกส่งผ่าน PA_0-PA_7 นี้ ไปยัง D_0-D_7 (กรณีที่ให้พอร์ท A นี้เป็นอินพุทพอร์ท) หรือจาก D_0-D_7 มายัง PA_0-PA_7 (กรณีที่เป็นเอาท์พุทพอร์ท)

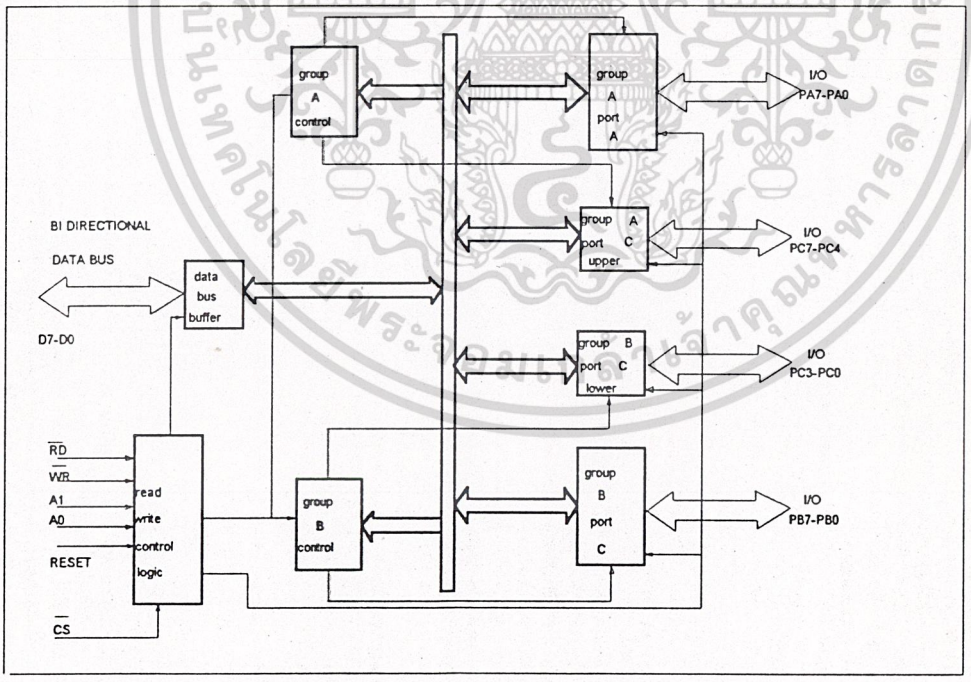
- PB_0-PB_7 เป็นขาสัญญาณของพอร์ท B ซึ่งจะถูกเลือกโดยลอจิกที่ A0-A_1 เช่นกันกับพอร์ท Aและพอร์ท B นี้มีข้อกำหนดในการรับส่งข้อมูลที่ต่างจากพอร์ท A ในบางกรณี

- PC_0-PC_7 เป็นสายสัญญาณของพอร์ท C ซึ่งแบ่งออกเป็น 2 กลุ่ม คือ PC_0-PC_3 และ PC_4-PC_7 โดยแต่ละกลุ่มสามารถแยกทำงานได้โดยอิสระคือกลุ่มหนึ่งอาจเป็นอินพุทพอร์ทในขณะที่อีกกลุ่มหนึ่งเป็นเอาท์พุทพอร์ทได้ แต่จะทำงานพร้อม ๆ กันโดยการเลือกด้วยลอจิกที่ A_0-A_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 ตำแหน่งขาต่างๆ ของ 8255



รูปที่ 4.2 แผนผังภายในของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้งาน 8255

8255 นี้แบ่งลักษณะการทำงานออกเป็น 3 โหมด (Mode) ด้วยกันคือ

- โหมด 0 เป็นโหมดอินพุทหรือเอาท์พุทพอร์ทอย่างใดอย่างหนึ่ง ซึ่งทั้ง 3 พอร์ท คือ A,B และ C สามารถทำงานในโหมดนี้ได้

- โหมด 1 เป็นโหมดอินพุทหรือเอาท์พุทพอร์ทอย่างใดอย่างหนึ่งเช่นกัน แต่จะมีลักษณะการทำงานเป็นลักษณะของ handshaking ซึ่งจะกล่าวรายละเอียดในภายหลัง ในโหมดนี้ทำงานได้เฉพาะพอร์ท A และ B

- โหมด 2 เป็นโหมด Bidirectional คือ เป็นได้ทั้งอินพุทและเอาท์พุทพอร์ทในเวลาเดียวกัน และทำงานแบบ handshaking เช่นเดียวกับโหมด 1 ในโหมดนี้ใช้ได้เฉพาะพอร์ท A เท่านั้น

การกำหนดโหมดการทำงานของ 8255 นั้นทำได้โดย CPU ทำการส่งรหัสควบคุมผ่านทางดาต้าบัสมายังพอร์ทควบคุม (Control port) ของ 8255 รหัสควบคุมนี้จะมีขนาด 1 ไบท์ เรียกว่า Control Byte และในแต่ละบิทของ Control Byte (1 Byte = 8 bit) นั้นจะมีความหมายเฉพาะของตัวเองดังแสดงในรูปที่ 4.3 ซึ่งจะอธิบายได้ดังนี้

บิท D_7 เป็นบิทที่แสดงว่า Byte นี้ เป็นรหัสควบคุม (Control Byte) ที่จะมีผลต่อการกำหนดโหมดการทำงานของ 8255

บิท D_6 และ D_5 มีความหมายในการเลือกโหมดของพอร์ท A ซึ่งสามารถทำงานได้ทั้ง 3 โหมด โดยอิจที่ D_6 และ D_5 จะมีความหมายดังนี้

00 = โหมด 0
01 = โหมด 1
10 = โหมด 2
11 = โหมด 3

บิท D_4 ถ้าเป็นลอจิก "0" หมายถึงสั่งให้พอร์ท A ทำหน้าที่เป็นเอาท์พุทพอร์ท แต่ถ้าเป็นลอจิก "1" พอร์ท A จะเป็นอินพุทพอร์ท บิทนี้จะมีความหมายเมื่อเราให้ 8255 ทำงานในโหมด 0 หรือโหมด 1 เท่านั้น เพราะในโหมดที่ 2 พอร์ท A จะเป็นทั้งอินพุทและเอาท์พุทพอร์ทในเวลาเดียวกัน

บิท D_3 เป็นบิทที่กำหนดการทำงานของพอร์ท C บน (PC_4 - PC_7) ถ้าบิทนี้เป็นลอจิก "0"พอร์ท C บนนี้จะเป็นเอาท์พุทพอร์ท ถ้าเป็น "1" จะเป็นอินพุทพอร์ท

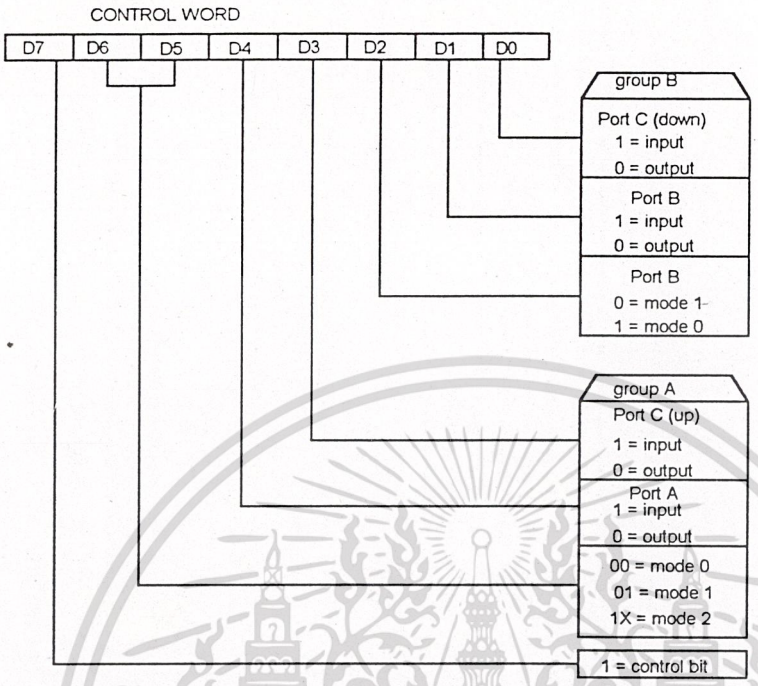
บิท D_2 เป็นบิทที่ใช้สำหรับกำหนดโหมดการทำงานของพอร์ท B ถ้าเป็นลอจิก "0" หมายถึงให้พอร์ท B ทำงานในโหมด 0 ถ้าเป็นลอจิก "1" จะทำงานในโหมด 1

บิท D_1 เป็นการกำหนดให้พอร์ท B เป็นอินพุทหรือ เอาท์พุทพอร์ทถ้า D_1 เป็นลอจิก "0" จะเป็นเอาท์พุทพอร์ท แต่ถ้าเป็นลอจิก "1" จะเป็นอินพุทพอร์ท

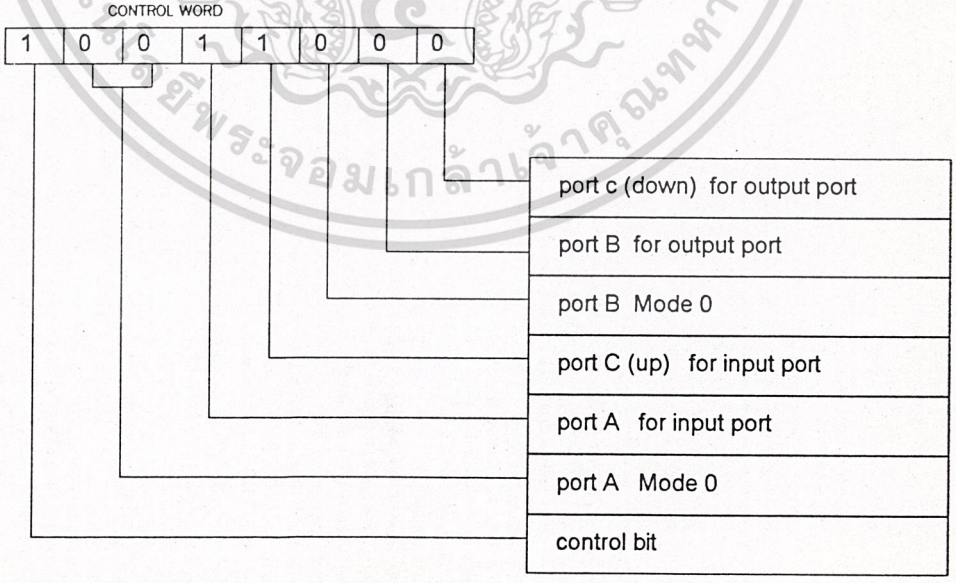
บิท D_0 เป็นบิทที่ใช้กำหนดการเป็นอินพุทหรือเอาท์พุทพอร์ทของพอร์ท C ล่าง (PC_0 -PC_2)ถ้าบิทนี้เป็น "0" จะเป็นเอาท์พุท ถ้าเป็น "1" จะเป็นอินพุท

ตัวอย่างการกำหนดรหัสควบคุมที่จะส่งให้แก่พอร์ทควบคุมของ 8255 หรือที่เรียกกันว่าการโปรแกรม 8255 เช่น ถ้าเราต้องการให้ พอร์ท A และ พอร์ท C บนเป็นอินพุทพอร์ท ส่วนพอร์ท B กับพอร์ท C ล่าง เป็น

เอาท์พุทพอร์ท และทุกพอร์ททำงานในโหมด 0 จะสามารถกำหนดรหัสควบคุมได้ดังรูปที่ 4.4



รูปที่ 4.3 แสดงความหมายของแต่ละบิทในรหัสควบคุม



รูปที่ 4.4 ตัวอย่างการกำหนดรหัสควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการต่อสายแอดเดรสของ Z-80 เข้ากับ Decoder และ 8255 ดังรูปที่ 4.5 นี้ จะทำให้ได้หมายเลขพอร์ทของ 8255 สำหรับให้ CPU ทำการเลือกได้ดังนี้

พอร์ทหมายเลข 00H = พอร์ท A
พอร์ทหมายเลข 01H = พอร์ท B
พอร์ทหมายเลข 02H = พอร์ท C
พอร์ทหมายเลข 03H = พอร์ทควบคุม

สังเกตุว่าที่ขา $\overline{CS}$ ของ 8255 จะได้รับลอจิก "0" เมื่อขา A_5,A_6 และ A_7 มีลอจิกเป็น"0" ทั้งหมด(จากคุณสมบัติของ 74138)เป็นการเปิดให้ใช้งาน 8255 ตัวนี้ แต่ A_0 และ A_1ของ Z-80นั้นต่อเข้าโดยตรงกับขา A_0-A_1 ของ 8255 ส่วน A_2,A_3 และ A_4 นั้นไม่มีผลในการกำหนดพอร์ทของ8255 ตัวนี้ ถ้าเราให้ขาทั้งสามที่เหลือมีลอจิกเป็น "0" ทั้งหมดก็จะได้หมายเลขพอร์ทต่าง ๆ ดังกล่าว ตัวอย่างเช่น เมื่อต้องการเลือกพอร์ท B ของ 8255 ตัวนี้ ขา A_1และ A_0 จะต้องมีลอจิกเป็น "01"ตามลำดับ และขา A_5,,A_6 ,A_7 ต้องเป็น "0" ด้วย(เพื่อให้ขา$\overline{CS}$เป็น "0") ส่วนขา A_2 , A_3 , A_4 ก็ให้เป็น "0" เมื่อรวมลอจิก A_0 - A_7 จะได้ลอจิกดังนี้คือ 00000001 หรือ 01Hในเลขฐาน 16 ซึ่งเป็นหมายเลขของพอร์ท B ดังที่กล่าวไปแล้ว ที่จริงแล้วการกำหนดหมายเลขพอร์ทในลักษณะที่ไม่ได้ใช้ A_2 A_3 , A_4 นี้ถ้าให้บิทใดบิทหนึ่งใน 3 บิทนี้มีลอจิกเป็น "1 " ก็ยังสามารถเลือกพอร์ทของ 8255 นี้ได้ แต่หมายเลขพอร์ทจะเปลี่ยนไป เช่น ถ้าให้ A_3 เป็น "1" ถ้าต้องการเลือกพอร์ท B จะได้ลอจิก A_0- A_7เป็น 00001001 หรือ09H เป็นชื่อของพอร์ท B สรุปได้ว่าในลักษณะการกำหนดหมายเลขพอร์ทโดยลอจิกที่ A_2 , A_3 และA_4 ไม่มีความสำคัญในการเลือกนั้นจะทำให้พอร์ทแต่ละพอร์ทของ 8255 นั้นเลือกได้หลายหมายเลข เช่น พอร์ท B อาจเลือกได้โดยใช้หมายเลข 01H หรือ 09H ก็ได้ แต่ปกติแล้วเราจะนิยมให้ขาแอดเดรสที่ไม่ได้ใช้ (A_2 , A_3 , A_4) มีลอจิกเป็น "0"ในที่นี้เราจึงเรียกชื่อพอร์ท A, B, C และพอร์ทควบคุมด้วยหมายเลขพอร์ท 00H-03H เท่านั้น

นอกจากการต่อ A_0 - A_7 เพื่อใช้ในการเรียกหมายเลขพอร์ทแล้ว สัญญาณควบคุมที่จำเป็น สำหรับ 8255 อีกชุดหนึ่งก็คือ สัญญาณควบคุมการเขียนและการอ่าน($\overline{WR}$, $\overline{RD}$ ซึ่งมีความหมายถึงการส่งหรือรับ)จากรูปที่ 4.5 เช่นกัน จะเห็นว่าเราต่อขา $\overline{WR}$ กับ $\overline{RD}$ ของ 8255 เข้ากับขา $\overline{WR}$ และ $\overline{RD}$ ของ CPU Z-80 โดยตรงได้ เนื่องจากเป็นขาแอคทีฟ "0" เช่นเดียวกัน ส่วนสัญญาณ $\overline{IORQ}$ ของ Z-80 นั้น เรานำไปควบคุม ขาอีนาเบิ้ล (Enable) ของ 74138 คือขา G_{2A} และ G_{2B} ซึ่ง 74138 ตัวนี้จะมีชื่อว่าพอร์ทดีโค้ดเดอร์ ทำหน้าที่เป็นตัวเลือกพอร์ทหลาย ๆ ชุด ในกรณีที่มีพอร์ทหลาย ๆ ชุด (ในที่นี้ 8255 1 ตัว คือพอร์ท 1 ชุด) เมื่อใดที่ Z-80 ต้องการติดต่อกับอุปกรณ์ภายนอก(อินพุทหรือเอาท์พุท)มันก็จะส่งสัญญาณ $\overline{IORQ}$ ออกมาที่ขา G_{2A}และ G_{2B} ทำให้ 74138 ทำการดีโค้ดตามเงื่อนไขอินพุท (A_5 , A_6 , A_7) แล้วจึงใช้เอาท์พุทของ 74138 นี้ไปควบคุมการแอคทีฟของพอร์ทแต่ละชุดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{CS}$	$\overline{RD}$	$\overline{WR}$	A_1	A_2	การทำงาน
1	1	0	0	0	ส่งข้อมูลไปที่ PORT A
1	0	1	0	0	รับข้อมูลจาก PORT A
1	1	0	0	1	ส่งข้อมูลไปที่ PORT B
1	0	1	0	1	รับข้อมูลจาก PORT B
1	1	0	1	0	ส่งข้อมูลไปที่ PORT C
1	0	1	1	0	รับข้อมูลจาก PORT C
1	1	0	1	1	ส่งรหัสควบคุมไปที่ Control port
1	0	1	1	1	ไม่มีความหมาย
0	X	X	X	X	8255 ไม่ทำงาน ปลดสายอินพุทออกจากระบบ

ตาราง 4.1 แสดงผลของสัญญาณควบคุมต่างๆ ที่มีผลต่อ 8255

เมื่อเราได้ทราบถึงการกำหนดหมายเลขพอร์ทต่าง ๆ ของ 8255 แล้ว จากตัวอย่างในรูปที่ 4.4 เราจึงสามารถเขียนโปรแกรมการควบคุม 8255 ได้ดังนี้

LD A, 98H : กำหนดรหัสควบคุม

OUT (03H), A : ส่งรหัสควบคุมไปยังพอร์ทควบคุม

เมื่อพอร์ทควบคุมของ 8255 ได้รับรหัสควบคุมนี้มันก็จะทำให้พอร์ทต่าง ๆ เป็นอินพุทหรือเอาท์พุทพอร์ทตามที่ต้องการ โดยจากตัวอย่างก็จะได้พอร์ท A และพอร์ท C บน เป็นอินพุทพอร์ทส่วนพอร์ท B กับพอร์ท C ล่าง เป็นเอาท์พุทพอร์ทตามต้องการ

รายละเอียดการทำงานในแต่ละโหมดของ 8255

โหมด 0

ในโหมด 0 นี้ เป็นการกำหนดให้พอร์ททุกพอร์ทของ 8255 นี้เป็นอินพุทเอาท์พุทพอร์ทแบบพื้นฐานหรือที่เรียกว่า Simple I/O Port ซึ่งเป็นที่นิยมใช้กันมาก เมื่อนำมาเป็นพอร์ทของ Z-80 มีรูปแบบความเป็นไปได้ในการโปรแกรมให้พอร์ท A, B และ C เป็นอินพุทหรือเอาท์พุทพอร์ทได้ทั้งหมด 16 รูปแบบ ดังรูปที่ 4.6

จากรูปในแต่ละช่องจะแสดงรูปแบบการทำงานในโหมด 0 ของ 8255 หนึ่งรูปแบบโดยจะแสดงถึงสถานะการทำงานของพอร์ท A, B และ C ด้วยลูกศร ถ้าลูกศรชี้ออกจากตัว 8255 หมายถึงพอร์ทนั้นเป็นเอาท์พุทพอร์ท แต่ถ้าลูกศรชี้เข้าหมายถึงเป็นอินพุทพอร์ท ส่วนพอร์ท C นั้น จะแบ่งเป็น 2 ส่วน คือ พอร์ท C บน และพอร์ท C ล่าง พอร์ทละ 4 เส้น ส่วนด้านบนของแต่ละช่องแสดงค่าของรหัสควบคุ่ (Control word) ที่จะต้องส่งให้แก่พอร์ทควบคุมในรูปเลขฐาน16 เพื่อโปรแกรมให้พอร์ทต่างๆทำงานเป็นอินพุท-เอาท์พุทตามที่แสดงไว้ในนั้นๆเช่น ถ้าเราต้องการให้พอร์ท A และพอร์ท C บนเป็นอินพุทพอร์ท ส่วนพอร์ท B และพอร์ท C ล่างเป็นเอาท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พุทพอร์ท ดังตัวอย่างที่เคยกล่าวมาแล้ว ถ้าดูจากรูปที่ 4.6 ก็จะตรงกับช่องของ Control word # 14 มีลอจิกที่ D_0 - D_7 ดังนี้คือ 10011010 หรือ 98H ในฐาน 16 เช่นเดียวกับที่เคยกล่าวมาแล้วนั่นเอง

ตัวอย่าง

จงเขียนโปรแกรมควบคุม 8255 ซึ่งมีหมายเลขพอร์ทต่าง ๆ ดังกล่าวข้างต้นให้ทำงานในโหมด 0 โดยให้พอร์ท A, B และพอร์ท C ล่างเป็นเอาท์พุทพอร์ท ส่วนพอร์ท C บน เป็นอินพุทพอร์ทหลังจากนั้นให้ส่งข้อมูลค่า A7H ออกไปยังพอร์ท A, B และ C ตามลำดับ

วิธีทำ

จากโจทย์ดังกล่าวเราสามารถหาคือของ Control word ได้ จากรูปที่ 4.6 ซึ่งจะตรงกับControl word # 4 มีลอจิก D_7 - D_0 เป็น 10001000 เท่ากับ 88H ในเลขฐาน 16 สามารถนำไปเขียนเป็นโปรแกรมได้ดังนี้

```
LD A, 88H     :  กำหนดรหัสควบคุม
OUT (03H), A  :  ส่งไปยังพอร์ทควบคุม
LD A, A7H     :  เตรียมค่าที่กำหนด (จากโจทย์)
OUT (00H), A  :  ส่งไปยังพอร์ท A
OUT (01H), A  :  ส่งไปยังพอร์ท B
OUT (02H), A  :  ส่งไปยังพอร์ท C
```

หลังจากทำโปรแกรมนี้เสร็จสิ้นแล้วที่พอร์ท A และ B จะมีค่าเป็น A7H และคงค่านี้ไว้(Latch) จนกว่า CPU จะส่งค่าใหม่มาแทน ส่วนพอร์ท C นั้น เนื่องจากเป็นเอาท์พุทพอร์ทเฉพาะพอร์ท C ล่าง (4 bit) ดังนั้นค่าที่ส่งมายังพอร์ท C ล่างก็คือค่าของ 4 bit ล่างของดาต้าบัส (D_0 - D_7) ได้แก่ D_0 - D_3 เท่านั้น ทำให้ได้ค่าจากพอร์ท C ออกเป็น 2 ส่วน เช่นนี้สิ่งที่ต้องคำนึงถึงคือ ถ้า CPU ต้องการรับหรืออ่านข้อมูลจากพอร์ท C ส่วนที่เป็นอินพุทพอร์ทเพียง 4 บิท แต่ค่าที่ได้รับเข้ามาได้จะเป็น 8 bit คือรวมค่าของ 4 bit ที่เป็นเอาท์พุทพอร์ทมาด้วย เช่น ถ้าเราเขียนโปรแกรมต่อจากโปรแกรมข้างบนด้วยคำสั่งอ่านข้อมูลจากพอร์ท C เข้ามาไว้ที่รีจิสเตอร์ A ดังนี้ IN A, (02H) : อ่านข้อมูลจากพอร์ท C บนมาไว้ที่ A

สมมติให้ข้อมูลที่พอร์ท C บนเป็น 0110 ข้อมูลที่อ่านได้จากพอร์ท C และนำมาไว้ที่ A จะเป็น 67H ค่า "6" คือ 0110 ซึ่งจะเป็นของบิท 4 ถึงบิท 7 ของพอร์ท C (PC_4 - PC_7) ส่วนค่า "7" คือค่าของพอร์ท C ล่าง (PC_0 - PC_3) ที่ได้ถูกส่งออกมาก่อนที่จะมีการอ่านค่าจากพอร์ท C บน แต่ถ้าเราต้องการเฉพาะข้อมูลของพอร์ท C บนที่อ่านมาได้จะต้องนำไปตัดส่วนของ 4 bit ล่างออกด้วย คำสั่ง ND หรืออื่น ๆ ดังนี้

```
IN A, (02H)   :  อ่านข้อมูลจากพอร์ท C บนมาไว้ที่ A
AND F0H       :  ตัดส่วนของ 4 bit ล่างออก
```

จะได้ข้อมูลที่Aเป็น 60H คือข้อมูลที่อ่านมาได้เพื่อนำไปใช้งานต่อไปตามจุดประสงค์ของผู้เขียนโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

control word #0

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	0

control word #1

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	0	1

control word #2

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	1	0

control word #3

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	0	0	1	1

control word #4

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	1	0	0	0

control word #5

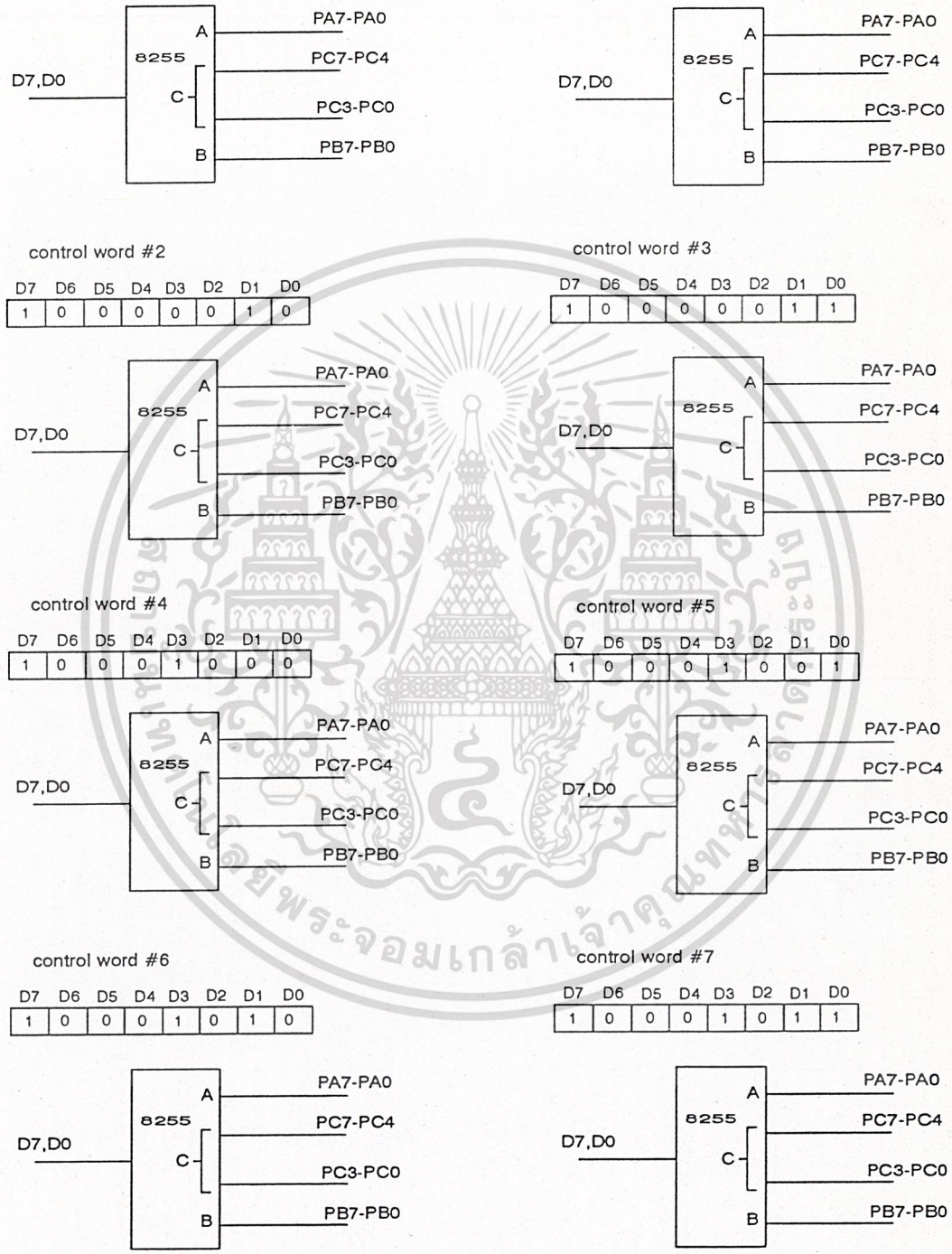
D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	1	0	0	1

control word #6

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	1	0	1	0

control word #7

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	1	0	1	1

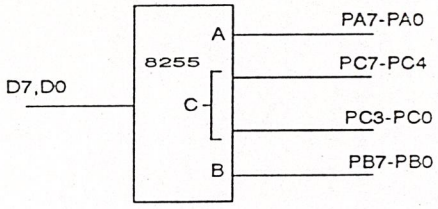


รูป 4.6 แสดงรหัสควบคุมการทำงานของ 8255 ในโหมด 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

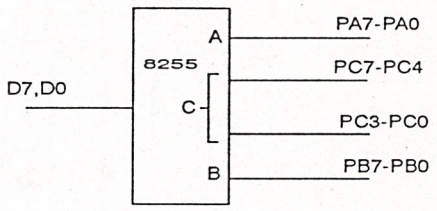
control word #8

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	0	0	0	0



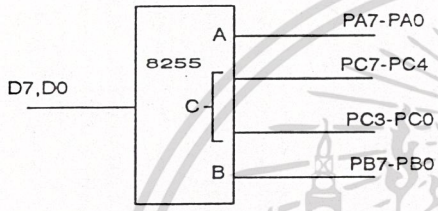
control word #9

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	0	0	0	1



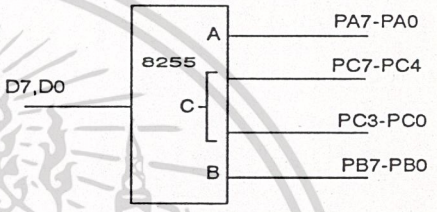
control word #10

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	0	0	1	0



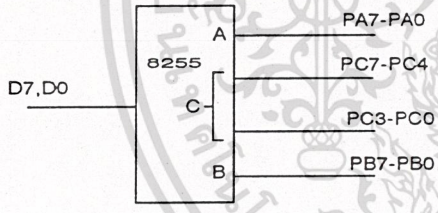
control word #11

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	0	0	1	1



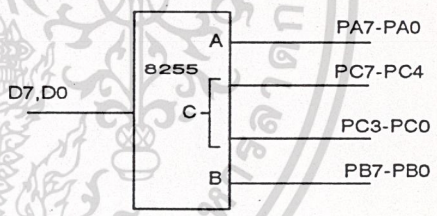
control word #12

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	1	0	0	0



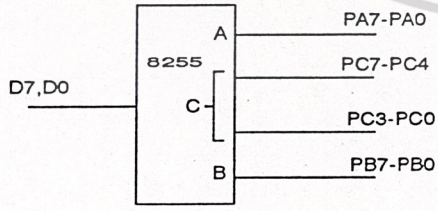
control word #13

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	1	0	0	1



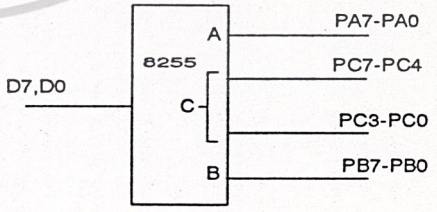
control word #14

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	1	0	1	0



control word #15

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	1	0	1	1



รูป 4.6 (ต่อ) แสดงรหัสควบคุมการทำงานของ 8255 ในโหมด 0 (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตัวอย่างที่ผ่านมาจะเห็นได้ว่าการใช้งาน 8255 ในโหมด 0 นี้ง่ายและสะดวกมาก จึงนิยมใช้กับไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว (Single Board)ในส่วนของระบบแสดงผล (LED 7-SEGMENT),การรับคีย์บอร์ด, การกำเนิดเสียง ฯลฯ

โหมด 1

จากที่กล่าวมาแล้วในตอนต้นว่าสำหรับโหมด 1นี้เป็นการรับส่งข้อมูลในแบบHandshaking ความหมายของ Handshaking ก็คือระหว่าง CPU, พอร์ท และอุปกรณ์ภายนอกนั้น ขณะที่รับส่งข้อมูลกันนั้น นอกจากการรับส่งข้อมูลกันแล้ว ยังต้องมีสัญญาณในการตอบรับในแต่ละครั้ง ของการรับส่งข้อมูล โดยผู้รับกับผู้ส่งนั้นจะต้องทำงานสัมพันธ์กันตลอดเวลา ซึ่งเป็นประโยชน์ในกรณีที่อุปกรณ์ภายนอก นั้นมีการทำงานที่ช้ากว่า CPU ทำให้ไม่สามารถทำงาน (รับหรือส่ง) ข้อมูลได้ทัน CPU จึงต้องใช้วิธีรับส่งข้อมูลแบบ Handshaking โดยอุปกรณ์ภายนอกจะเป็นตัวกำหนดจังหวะในการรับส่งข้อมูลเอง เช่น การส่งข้อมูลจากคอมพิวเตอร์ไปยังเครื่องพิมพ์ซึ่งเครื่องพิมพ์นั้นทำงานได้ช้ากว่าคอมพิวเตอร์มาก เมื่อคอมพิวเตอร์ส่งข้อมูลตัวอักษรตัวแรกให้แก่เครื่องพิมพ์ทำการพิมพ์ เครื่องพิมพ์ก็จะทำการประมวลผลต่าง ๆ และเมื่อพร้อมที่จะพิมพ์ตัวอักษรตัวนั้นแล้ว ก็จะส่งสัญญาณบอกคอมพิวเตอร์ให้ทำการส่งตัวอักษรตัวต่อมาได้การติดต่อระหว่างเครื่องพิมพ์กับคอมพิวเตอร์จึงเป็นไปโดยไม่ผิดพลาด ส่วนสัญญาณที่ใช้ในการควบคุมการรับส่งข้อมูลนี้จะได้มาจากพอร์ท C เพราะในโหมดนี้พอร์ทที่ใช้ในการรับส่งข้อมูลได้คือ พอร์ท A และ Bเท่านั้น ส่วนพอร์ท C จะเป็นตัวส่งและรับสัญญาณควบคุมกับอุปกรณ์ภายนอก และสัญญาณควบคุมในแต่ละบิทของพอร์ท C จะเป็นตามตารางที่ 4.2

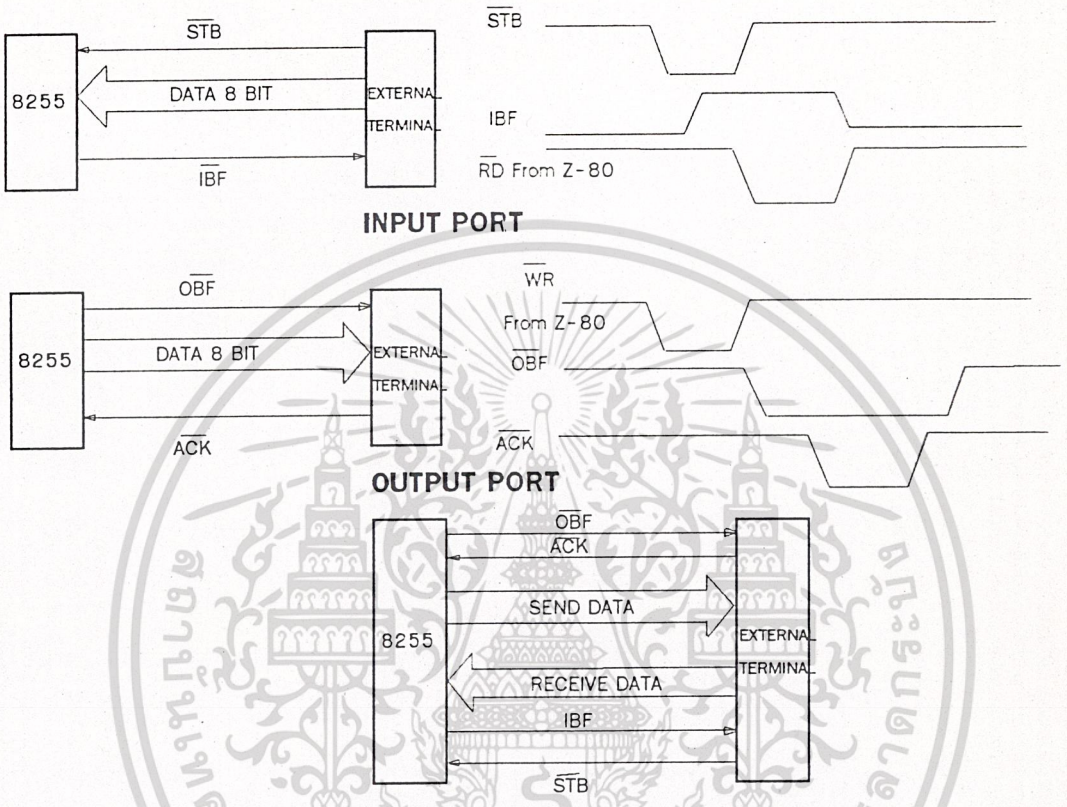
ขา	กรณีอินพุท	กรณีเอาท์พุท
PC_0	$INTR_B$	$INTR_B$
PC_1	IBF_B	$\overline{OBF}_B$
PC_2	$\overline{STB}_B$	$\overline{ACK}B$
PC_3	$INTR_A$	$INTR_A$
PC_4	$\overline{STB}_A$	I/O
PC_5	IBF_A	I/O
PC_6	I/O	$\overline{ACK}_A$
PC_7	I/O	$\overline{OBF}_A$

ตารางที่ 4.2 แสดงการกำหนดหน้าที่ของแต่ละขา ที่เป็น Input / Output

ลักษณะของการรับส่งข้อมูลแบบ Handshaking นั้นแสดงในรูปที่4.6 ในกรณีที่เป็นอินพุทพอร์ท(A หรือ B ก็ตาม) เมื่ออุปกรณ์ภายนอกต้องการส่งข้อมูลให้แก่ CPU มันก็จะส่งข้อมูลเข้ามายังพอร์ทพร้อมกับ ส่งสัญญาณ $\overline{STB}$ (Strobe) มาบอกแก่ 8255 เมื่อ 8255 ได้รับสัญญาณ $\overline{STB}$ ก็จะรับข้อมูลนั้นไปเก็บไว้ใน

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ภายในก่อนแล้ว 8255 ก็จะส่งสัญญาณ IBF(Input Buffer Full) เป็นลอจิก "1" ไปบอกแก่อุปกรณ์ภายนอกว่าพอร์ทได้รับข้อมูลมาเก็บไว้ในบัฟเฟอร์ (รีจิสเตอร์) แล้ว และอย่าเพิ่งส่งมาอีกจนกว่า CPU จะรับข้อมูลนั้นไปจากพอร์ทแล้ว (โดยดูจากการที่ CPU ส่งสัญญาณ $\overline{RD}$ มายัง 8255) สัญญาณ IBF ก็จะกลับเป็น "0" เพื่อบอกให้อุปกรณ์ภายนอกส่งข้อมูลต่อไปได้



รูปที่ 4.7 การจัดสัญญาณในแบบ Handhaking

ส่วนในกรณีที่เป็นเอาท์พุทพอร์ทนั้น เมื่อ CPU ส่งข้อมูลออกมายังพอร์ทของ 8255 ตัว 8255 ก็จะรับข้อมูลนั้นไปเก็บไว้ในรีจิสเตอร์ภายในแล้วส่งสัญญาณ $\overline{OBF}$ (Output Buffer Full) บอกไปยังอุปกรณ์ภายนอกว่ามีข้อมูลมารอที่บัฟเฟอร์ (รีจิสเตอร์) ของพอร์ทแล้วให้มารับไปได้ อุปกรณ์ภายนอกก็จะส่งสัญญาณตอบรับ $\overline{ACK}$ (Acknowledge) มายังพอร์ทเพื่อขอรับข้อมูลไป หลังจากนั้น สัญญาณ $\overline{OBF}$ ก็จะกลับเป็น "1" เพื่อรอให้ CPU ส่งข้อมูลใหม่ต่อไป

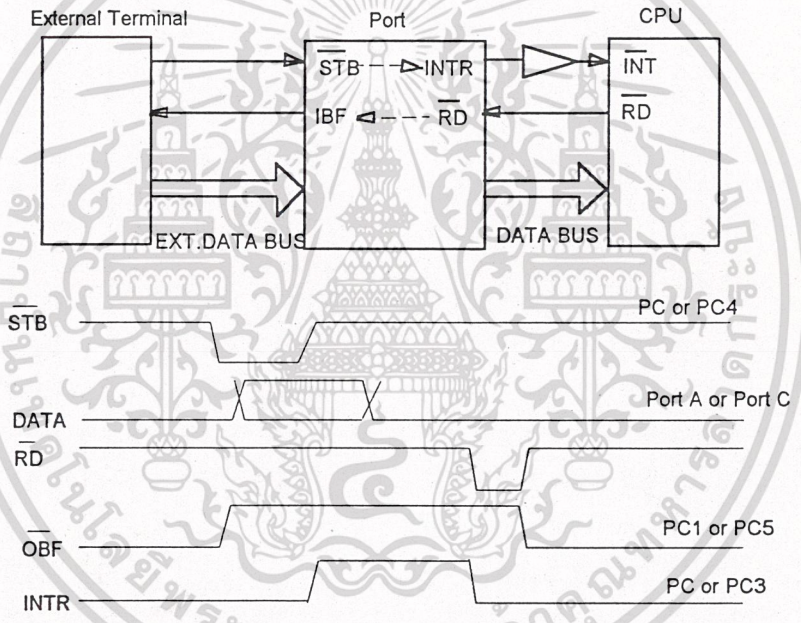
ในทางปฏิบัติแล้วการที่ CPU จะทราบได้อย่างไรว่า เมื่อไรที่อุปกรณ์ภายนอกได้ส่งข้อมูลเข้ามารอที่บัฟเฟอร์ของพอร์ทแล้วในกรณีที่เป็นอินพุทพอร์ทหรือเมื่อไรที่อุปกรณ์ภายนอกได้รับข้อมูลจากพอร์ทไปแล้วพร้อมที่จะให้ CPU ส่งข้อมูลต่อไปได้ในกรณีที่เป็นอินพุทพอร์ทนั้น มีวิธีที่จะให้ CPU ทราบได้ 2 ลักษณะ คือ

- การเขียนโปรแกรมให้ CPU ทำการตรวจสอบสัญญาณควบคุมจาก 8255 เช่นในกรณีเอาท์พุทพอร์ทก็จะให้ CPU คอยตรวจสอบบิทที่ 7 ของพอร์ท C ($\overline{OBF}$) หลังจากที่ส่งข้อมูลให้แก่พอร์ทไปแล้ว ถ้าบิท 7 นี้ยังเป็นลอจิก "0" อยู่แสดงว่าอุปกรณ์ภายนอกยังไม่ได้รับข้อมูลไปจากพอร์ท แต่ถ้าบิทที่ 7 เป็น "1" แสดงว่าอุปกรณ์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภายนอกได้รับข้อมูลไปแล้วจึงให้ CPU ทำการส่งข้อมูลชุดใหม่ต่อไป เช่นเดียวกับในกรณีของอินพุทพอร์ทก็ให้ CPU ตรวจสอบบิทที่ 1 ของพอร์ท C ได้ในทำนองเดียวกัน แต่วิธีนี้ CPUจะต้องเสียเวลาตรวจสอบลอจิกของบิทดังกล่าวอยู่ตลอดเวลา ซึ่งจะทำให้เสียเวลาของ CPU ไปโดยเปล่าประโยชน์ จึงควรเลือกใช้วิธีนี้ต่อเมื่อพิจารณาแล้วว่าการเสียเวลาของ CPU นั้นไม่มีผลเสียต่อระบบ

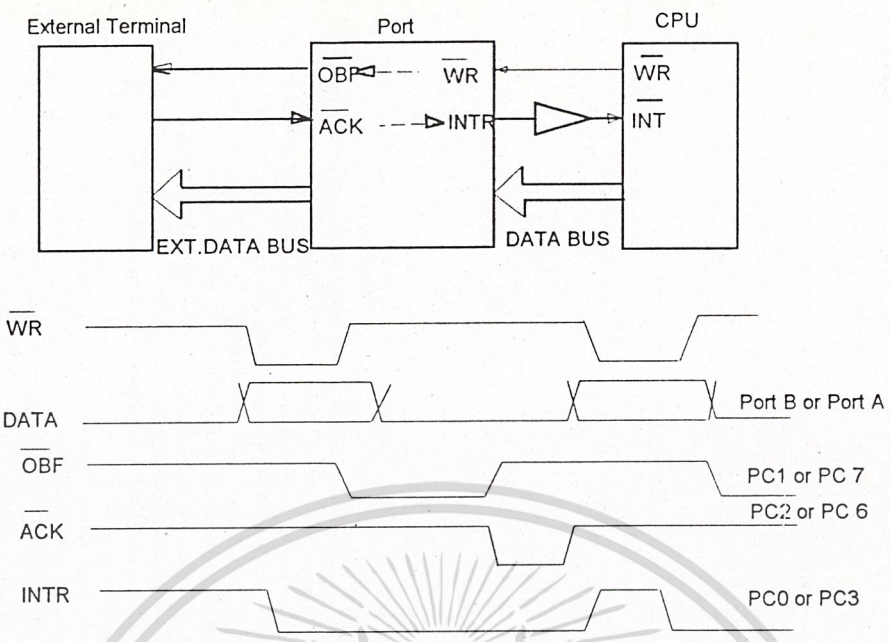
- อีกวิธีหนึ่งนั้นคือการให้อุปกรณ์ภายนอกนั้นทำการขออินเทอรัพท์จากที่แสดงในตารางที่ 4.2 นั้นจะเห็นว่าที่บิท 0 และบิท 3 ของพอร์ท C นั้นจะเป็นสัญญาณอินเทอรัพท์ (INTR) ของพอร์ท B และ A ตามลำดับ ซึ่งสามารถใช้สัญญาณอินเทอรัพท์นี้ให้เป็นประโยชน์ได้ ในการต่อใช้งานสัญญาณ INTR ไปที่ขา $\overline{INT}$ ของ Z-80 นี้จะต้องผ่าน Not gate (Inverter) เสียก่อน เนื่องจากการขออินเทอรัพท์ของ Z-80 นั้นเป็นแอคทีฟ "0" การรับส่งข้อมูลในแบบนี้แสดงในรูปที่ 4.8 และรูปที่ 4.9



รูปที่ 4.8 การขออินเทอรัพท์กรณีเป็น INPUT

ในรูปที่ 4.8 กรณีที่เป็นอินพุทพอร์ทเมื่ออุปกรณ์ภายนอก ส่งข้อมูลให้แก่พอร์ท พร้อมทั้งส่งสัญญาณ $\overline{STB}$ มาให้พอร์ทรับข้อมูลนี้ไปเก็บในรีจิสเตอร์ เมื่อพอร์ทรับข้อมูลนี้ไปเก็บ แล้วก็จะส่งสัญญาณ IBF ตอบรับไปยังอุปกรณ์ภายนอกเพื่อให้หยุดการส่งข้อมูลซ้อน แล้วจึงทำการขออินเทอรัพท์โดยการส่งสัญญาณ INTR ผ่าน Inverter ไปที่ขา $\overline{INT}$ ของ CPU เพื่อขอให้ CPU มารับข้อมูลนี้ไป หลังจาก CPU รับข้อมูลนี้ไปแล้ว (8255 ได้รับสัญญาณ $\overline{RD}$) พอร์ทก็จะขอถอนอินเทอรัพท์ทำให้สัญญาณ IBF กลับเป็น "0" เป็นการบอกให้อุปกรณ์ภายนอกให้ทราบว่าพร้อมที่จะรับข้อมูลไบท์ต่อไปได้แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 การขออินเทอรัพท์กรณีเป็น OUTPUT

ส่วนในรูปที่ 4.9 เป็นกรณีของเอาท์พุทพอร์ท เมื่อ CPU ต้องการส่งข้อมูลให้อุปกรณ์ภายนอกโดยการส่งสัญญาณ $\overline{WR}$ แก่ 8255 ให้รับข้อมูลไปไว้ที่รีจิสเอร์บัฟเฟอร์ โดยพอร์ทจะรับข้อมูลไว้ แล้วส่งสัญญาณ $\overline{OBF}$ ไปบอกอุปกรณ์ภายนอกให้มารับข้อมูลไป และหลังจากที่อุปกรณ์ภายนอกรับข้อมูลไปแล้ว ก็จะตอบรับโดยการส่งสัญญาณ $\overline{ACK}$ แก่ 8255 ทำให้สัญญาณ $\overline{OBF}$ กลับเป็น "1" พร้อมกับทำให้สัญญาณ INTR เป็น "1" ด้วย ซึ่งจะเป็นการขออินเทอรัพท์ให้ CPU ส่งข้อมูลใหม่ต่อไปในกรณีที่ต้องการส่งข้อมูลต่อเนื่องตามกรรมวิธีเดิม แต่ถ้า CPU ยังไม่ต้องการส่งข้อมูลต่อหรือยังไม่มีข้อมูล ก็สามารถส่งให้พอร์ทขอถอนอินเทอรัพท์ได้ (ทำให้ INTR เป็น "0") ด้วยการส่งแอดเดรสไบท์ไปยังพอร์ทควบคุม เป็นการกำหนดให้บิทใด ๆ ของพอร์ท C เป็นลอจิก "0" หรือ "1" ตามต้องการ มีวิธีการกำหนดดังนี้

บิท 7 เป็น "0" เพื่อแสดงว่าเป็นแอดเดรสไบท์

บิท 6 ถึงบิท 4 ไม่ใช้จะให้เป็นลอจิกใดก็ได้ ปกติจะให้เป็น "0"

บิท 3 ถึงบิท 1 เป็นการบอกตำแหน่งบิทของพอร์ท C ที่ต้องการอ้างถึงดังนี้

000 = PC_0 (บิท 0 ของ Port C)

001 = PC_1

010 = PC_2

011 = PC_3

100 = PC_4

101 = PC_5

110 = PC_6

111 = PC_7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิท 0 ให้บิทใด ๆของพอร์ท C ที่กำหนดไว้ (ด้วยบิท 3-บิท 1) นั้นมีลอจิกเป็น "0"หรือ "1" เช่นถ้าต้องการให้พอร์ท B ขอถอนอินเทอรัพท์ ก็คือทำให้ขา PC_0 ซึ่งเป็นขา INTR ของพอร์ท B นั้นกลับเป็นลอจิก "0" จะได้แอดเดรสไบท์เป็น 00000000 หรือ 00H ในฐาน 10

การรับส่งข้อมูลแบบ Handshaking โดยกรรมวิธีขออินเทอรัพท์นี้ ถ้าในกรณีที่มี 8255 ทำงานร่วมกันหลายตัว จะทำให้วิธีการขออินเทอรัพท์นี้ยุ่งยากมากเนื่องจากต้องมีกรรมวิธีในการจัดลำดับความสำคัญเมื่อเกิดมีอุปกรณ์ที่ร้องขออินเทอรัพท์พร้อมกันหลาย ๆ ตัว ซึ่งมีเทคนิคหลายแบบ ทั้งนี้ผู้ที่จะใช้ 8255 ทำงานในโหมด 1 นี้ (หรือโหมด 2 ก็ตาม) จะต้องมีความเข้าใจการทำงาน รวมทั้งมีความรู้ในระบบไมโครคอมพิวเตอร์มากพอสมควร

โหมด 2

ในโหมดที่ 2 นี้ เป็นการรับส่งข้อมูลในแบบ Handshaking เช่นเดียวกับโหมด 1 แต่พอร์ทที่จะใช้งานในโหมดนี้ได้นั้นมีเพียงเฉพาะพอร์ท A พอร์ทเดียว แต่พอร์ท A ในโหมดนี้สามารถเป็นได้ทั้งอินพุทและเอาท์พุทพอร์ท หรือที่เรียกว่าเป็นพอร์ทแบบ สองทิศทาง (Bidirectional) ส่วนสัญญาณที่ใช้ในการทำ Handshaking คือสัญญาณจากพอร์ท C ซึ่งมีลักษณะตามตารางที่ 4.3

PORT C	ความหมาย
PC_0	I/O
PC_1	I/O
PC_2	I/O
PC_3	$INTR_A$
PC_4	$\overline{STB}_A$
PC_5	IBF_A
PC_6	$\overline{ACK}_A$
PC_7	$\overline{OBF}_A$

ตารางที่ 4.3 แสดงความหมายของขาใน Port C

ขณะที่โปรแกรมให้พอร์ท A ทำงานในโหมด 2 นี้ เรายังสามารถโปรแกรมให้พอร์ท B นั้น ทำงานในโหมด C หรือโหมด 1 ก็ได้ ซึ่งจะทำให้สามารถนำพอร์ท B ไปใช้งานอื่น ๆ ได้อีกโดยที่เป็นอิสระจากกัน

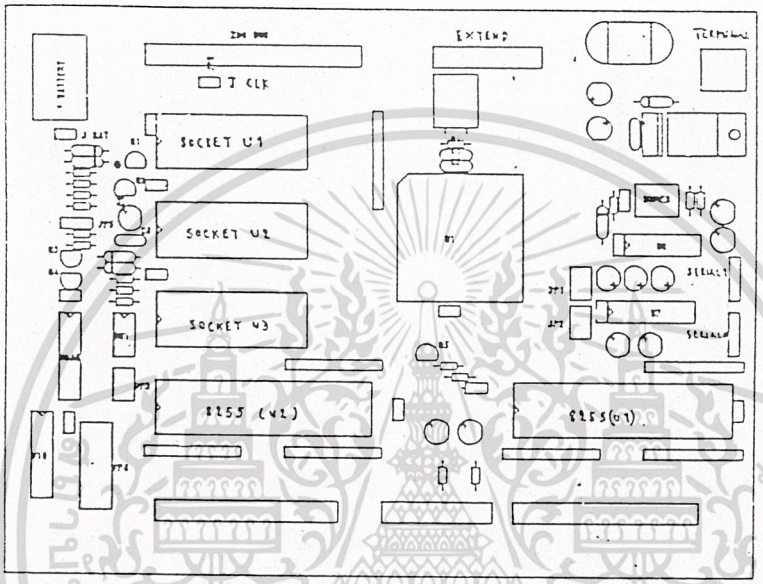
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

CP-180 CONTROL PACK AND CP-180 DEBUGGER

CP--180 CONTROL PACK

เป็นส่วน CONTROL PACK โดยใช้ CPU เบอร์ Z80180 ดังที่ได้กล่าวไปแล้วในบทที่ 3 โดยที่ชุด CONTROL PACK นี้มีลักษณะดังรูปที่ 5.1

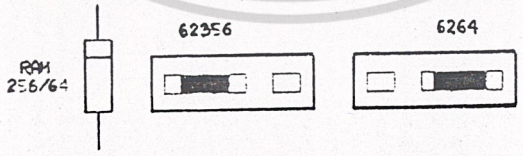


รูปที่ 5.1 แสดงลักษณะโครงสร้างของ CP–180 CONTROL PACK

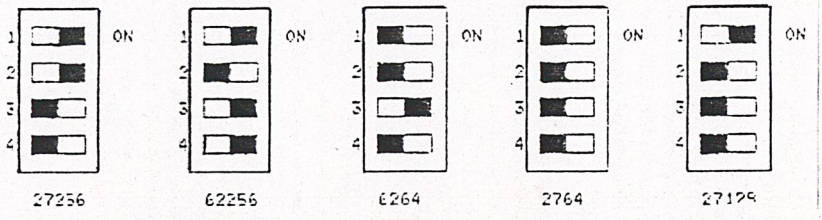
ข้อกำหนดบน BOARD

SOCKET 1 ใช้กับ ROM หรือ EPROM 27256 อย่างเดียว

SOCKET 2 ใช้กับ RAM 6462 (8K) หรือ 62256 (32K) โดยการเลือก JUMPER (JP5)



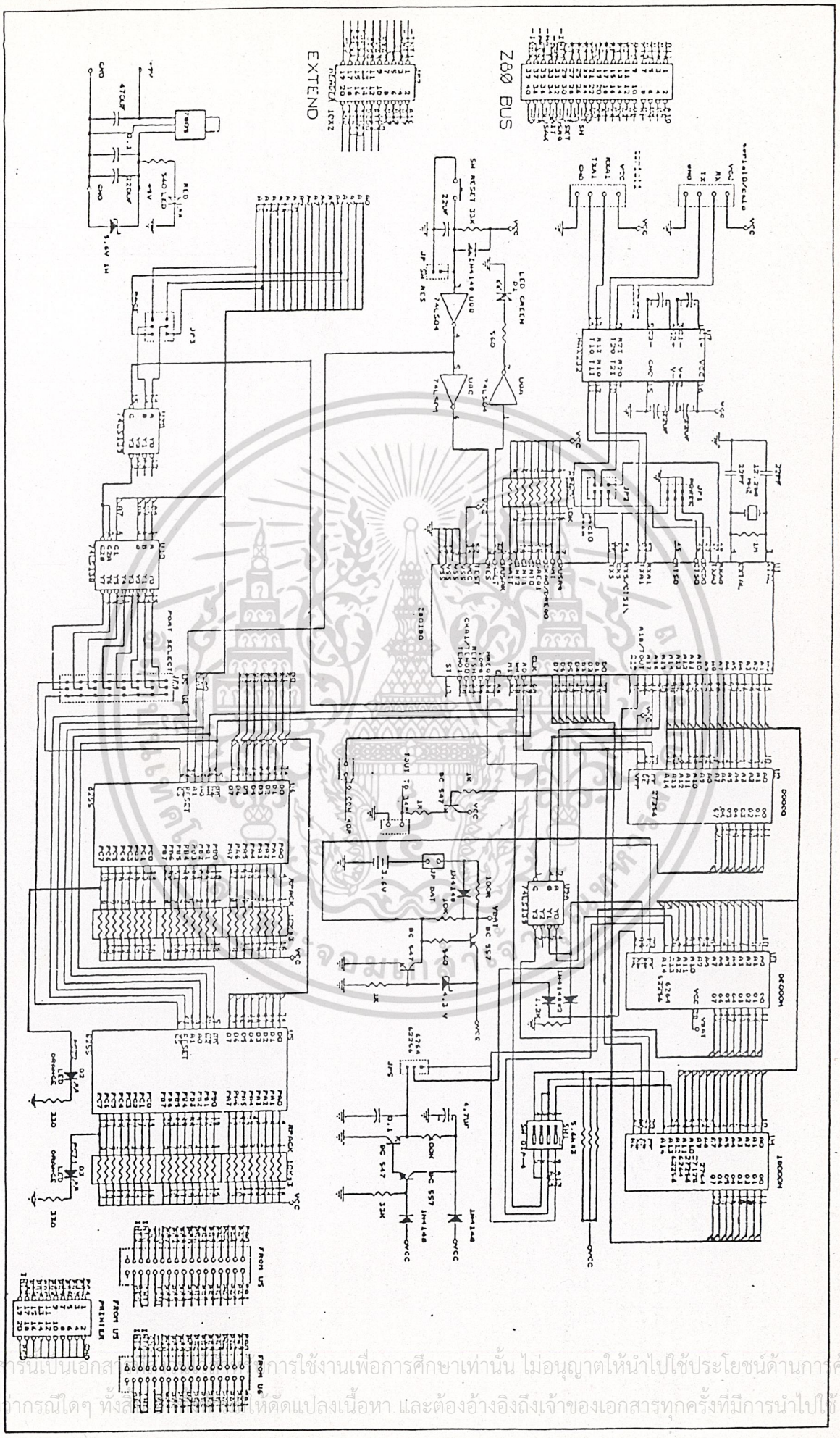
SOCKET 3 สามารถใส่ IC ได้หลายเบอร์โดยการ SET DIP SW 4 P ดังรูป



JP SP อยู่ใกล้กับ Q5 และ LED PC72 ซึ่งใช้ต่อกับลำโพง

JP RES ใกล้กับ SWITCH RESET สำหรับต่อ SWITCH RESET ไว้ที่อื่น

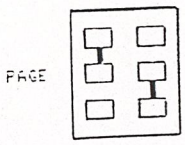
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

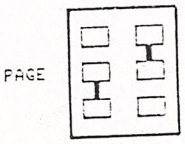


รูปที่ 5.2 แสดงวงจรสมบูรณ์ของ CP-Z180 (control pack)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JP PAGE (JP 3) ใกล้ DIP SW 4 PIN ใช้สำหรับเลือกPAGE ของ PORT ว่าให้อยู่กับ DECODE แบบ 256 PORT หรือ 64 K PORT มีลักษณะดังรูป



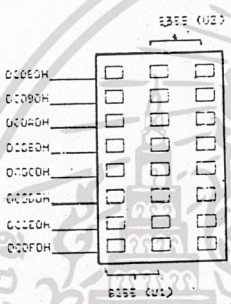


8255 ทั้ง 2 ตัวบน BOARD จะอ้างที่ 0C0XXH

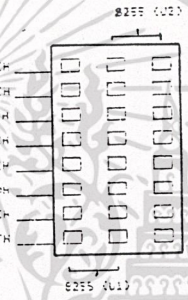
8255 ทั้ง 2 ตัวบน BOARD จะอ้างที่ XCH-XFH

ซึ่งค่า X นั้นยังขึ้นอยู่กับการเลือก JUMPER PORT อีกครั้งหนึ่ง

JP PORT (JP 4) ใช้เลือก NUMBER PORT โดยสามารถเลือกได้ดังรูป

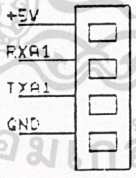


เมื่อเลือก PAGE เป็น 0C0XX

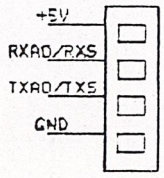


เมื่อเลือก PAGE เป็น XCH-XFH

SERIAL 1 เป็น CONNECTOR SERIAL PORT ASCI CHANEL 1 โดยขาสัญญาณจะเป็นดังรูป

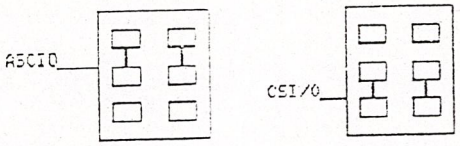


SERIAL 0 เป็น CONNECTOR SERIAL PORT ของ ASCI CHANEL 0 และยังเลือกได้ว่าให้เป็นขั้วต่อของ CLOCK SERIAL I/O ได้โดยการ SET JUMPER ที่ ASCI/CSIO



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JP ASCI/CSIO (JP) ใช้สำหรับเลือกว่าต้องการใช้ SERIAL PORT CHANEL 0 หรือ CLOCK SERIAL I/O โดยการ SET ดังรูปและเมื่อใช้ CSI/O ต้องนำ JUMPER CTS1/RXS ใน JP MODEM ออกด้วย



JP MODED (JP 2) ใช้สำหรับเลือกว่าต้องการนำสัญญาณ MODEM ไปใช้หรือไม่สำหรับการต่อ SERIAL PORT ใช้เองในกรณีสัญญาณครบปกติบน BOARD จะถูก JUMP ไว้ให้

JP BAT อยู่ใกล้กลับ BATTERY (J BAT) โดยเมื่อใส BATTER แล้ว JUMP ที่ JUMPER นี้ จะเป็นการ BACK UP RAM ของ SOCKET U2

JP CLK เป็น JUMPER เลือก CLOCK ว่าให้ CLOCK จาก CPU ออกไปที่ BUS Z80 40 PIN โดยประโยชน์เมื่อต้องการนำ BOARD ไปแทนระบบ Z80 เดิม เพื่อไม่ให้ CLOCK ชนกัน

TERMINAL 2 P สำหรับต่อ SUPPLY DC 5 V ให้กับ BOARD โดยตรง

CONNECTOR Z80 BUS สำหรับ INTERFACE กับอุปกรณ์ภายนอก

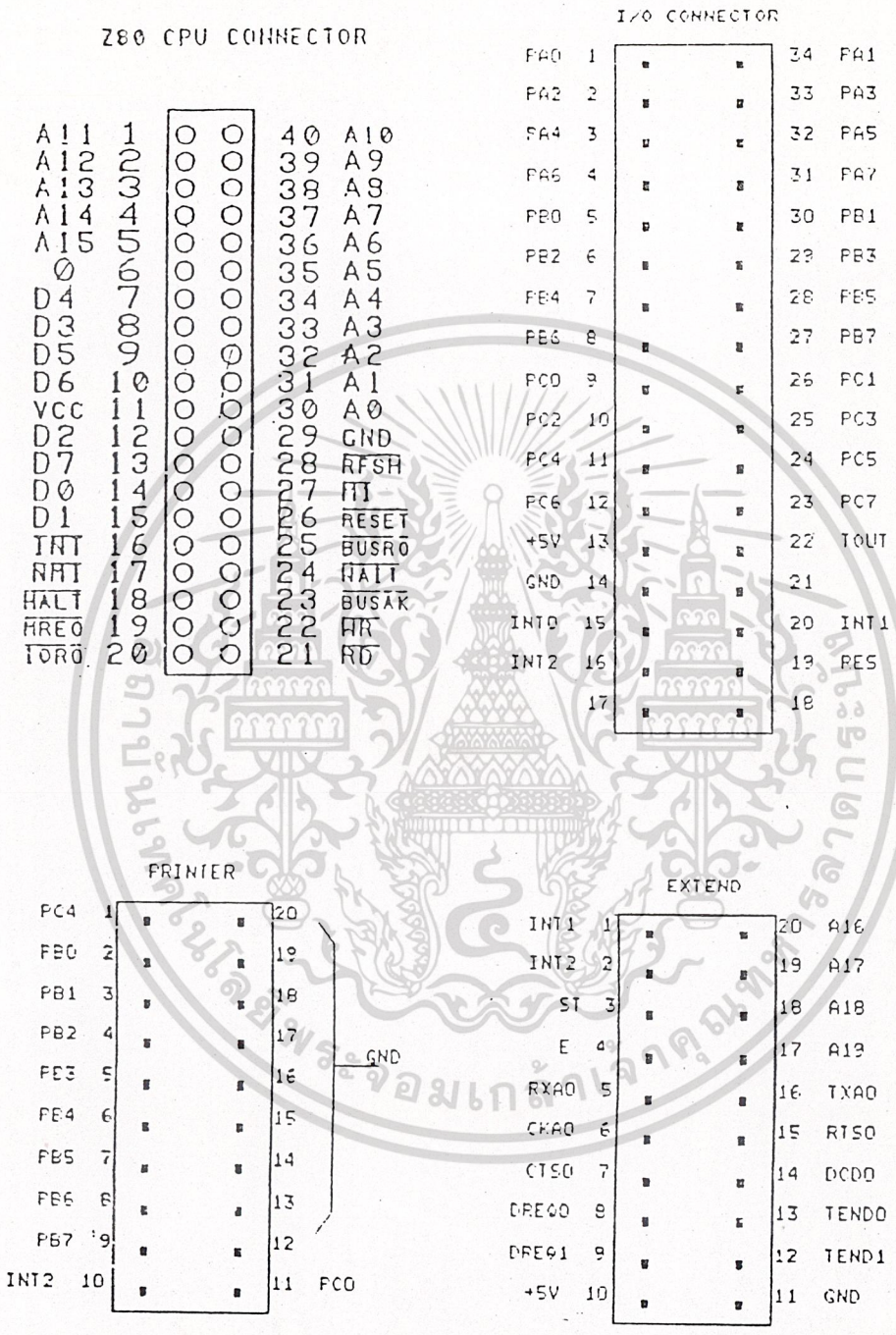
CONNECTOR EXTEND เป็นส่วนขาสัญญาณที่เพิ่มจาก Z80 สำหรับ INTERFACE กับอุปกรณ์ภายนอก

การใส่ IC ลงใน SOCKET โดยระวังอย่าให้ผิดเบอร์โดยเฉพาะ Z80180 ให้ดูขาในการใส่ให้ดี

การจัดรายระเอียดการจัดหน่วยความจำเป็น

	00000H
SOCKET 1 (ROM)	08000H
SOCKET 2 (RAM)	10000H
RESERVE (ROM)	18000H
SOCKET 3 (RAM)	1FFFFH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 แสดงรายละเอียดของ ขา CONNECTOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อกำหนดต่าง ๆ ในการใช้งาน

1. การป้อนคำสั่งจะผ่านทาง KEYBOARD ของเครื่อง PC โดยแต่ละคำสั่งจะต้อง KEY ให้ถูกต้องตามรูปแบบที่กำหนด และคำสั่งเหล่านั้นจะถูกกระทำเมื่อกด ENTER
2. ผู้ใช้สามารถใช้อักษรตัวเล็กหรือตัวใหญ่ได้ตามต้องการ
3. จำนวนตัวเลขต่าง ๆ ที่ป้อนเข้าไปจะถือเป็นเลขฐาน 16 (HEX) โดยไม่จำเป็นต้องใส่ H ต่อท้าย และถ้าตัวเลขเป็นอักษร A-F นำหน้าก็ไม่จำเป็นต้องใส่ 0 นำหน้าก่อน (ยกเว้นใน MODE ของ MINI ASSEMBLE) และบาง FUNCTION อาจให้ใช้เลขฐาน 10 ในหัวข้อของ FUNCTION นั้นจะบอกไว้ถ้า KEY ผิดจะมีข้อความแสดงให้ทราบ
4. ในกรณีป้อนคำสั่งไม่ถูกรูปแบบเครื่องจะแสดงคำว่า "SYNTAX ERROR"
5. FUNCTION ที่มีการตั้ง LENGTH ADDRESS ถ้าตั้ง START มากกว่า FINAL เครื่องจะแสดงข้อความให้ทราบ
6. การออกจากสภาวะต่าง ๆ ใช้ KEY ESC จะทำให้กลับสู่เครื่องหมาย PRMPT ตามเดิม
7. การกระทำกับข้อมูลที่ต้องเป็น RAM หากมีการกระทำในพื้นที่ที่เป็นROMหรือRAMที่ถูก PROTECT ไว้ FUNCTION ที่ใช้นั้นจะไม่ถูกกระทำและจะมีข้อความบอก
8. เมื่อมีการทำคำสั่งที่ไม่มีในชุดคำสั่งของ Z80180 จะเกิด TRAP INTERRUPT ขึ้น และจะแสดงค่าตำแหน่งที่ผิดนั้นบน DISPLAY
9. RAM บน BOARD ที่ได้ไปกับเครื่องจะเป็น 8 K BYTE แต่การอ้าง RAM บน DEBUG 180 จะเป็นของ ขนาด 32 KBYTE คือ ของ USER ตั้งแต่ 08000H - 0EFFFH และ 0F000H - 0FFFFH จะเป็นที่เก็บพารามิเตอร์ร่วมของทุก ๆ PAGE รวมทั้งเป็นส่วนของ STACK ทั้ง USER และ SYSTEM ด้วย ดังนั้น จะเกิดการทับซ้อนกันขึ้น โดยที่ 4 KBYTE หลังของ RAM 8 KBYTE คือตำแหน่ง ADDRESS 09000H - 09FFFH จะเป็นเช่นเดียวกับตำแหน่ง 0F000H - 0FFFFH นั่นเอง (คือที่เก็บ PARAMETER และ STACK) ดังนั้น เมื่อใช้ RAM 8 K ต้องระวังส่วนนี้ด้วย แต่ถ้าจะให้ง่ายโดยการอ้างตรงกับ 3 ที่กำหนดไว้ ให้แบ่ง 32 K ออก เป็น 8 K 4 PAGE ก็จะได้เป็น

08000H - 09FFFH (PAGE 1)

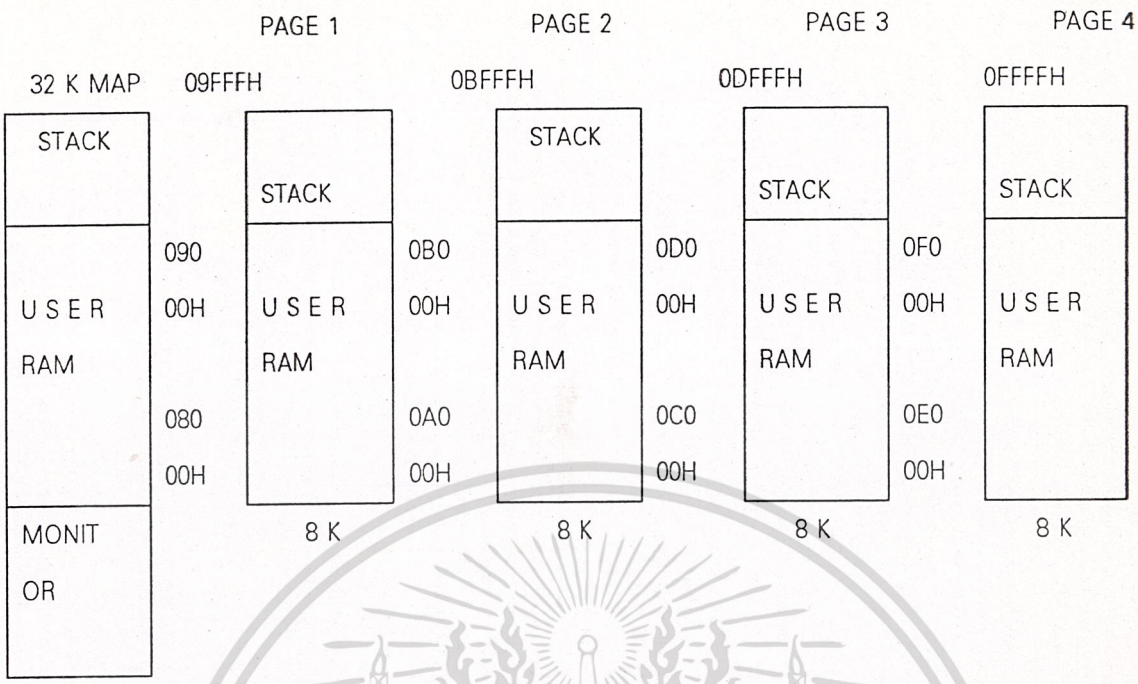
0A000H - 0BFFFH (PAGE 2)

0C000H - 0DFFFH (PAGE 3)

0E000H - 0FFFFH (PAGE 4)

เพราะฉะนั้น เราจะอ้างที่ไหนก็ได้ใน 4 PAGE เมื่อใส่ RAM บน BOARD 8K เพราะเมื่อเราเขียนข้อมูลเกิน ที่เก็บภายในตัว RAM ก็จะทำให้กลับมาเริ่มที่ตำแหน่งเริ่มต้นของตัวเองอีก (เมื่อวงจรเลือก RAM ที่ให้ใส่มากกว่าตัว RAM) ดังนั้นเมื่อเราอ้างที่ PAGE 4 ก็จะทำให้ตำแหน่งที่อ้างตรงกับที่อ้างไว้ที่ 32 K ของ DEBUG ดังแสดงข้างล่างการแยก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เมื่อเริ่มใช้ DEBUGGER

1. นำ EPROM DEBUGGER ซึ่งเป็นขนาด 32K ที่ ADDRESS 00000H
2. นำ RAM ซึ่งจะเป็น 8K (6264) หรือ 32K (62256) ที่ ADDRESS 18000H
3. นำสายเชื่อมต่อกับ SERIAL PORT โดยต่อที่ CONNECTOR 4 p ของ ASCI CHANEL 1 บน BOARD เข้ากับ SERIAL PORT ของ IBM PC ซึ่งจะเป็นเครื่อง XT หรือ AT ก็ได้
4. จากนั้นนำแผ่น SOFT WARE PROCOM ใส่ใน DISK DRIVE แล้วเรียก Z180 ก็จะเข้าสู่การทำงานของ PROCOM เพื่อใช้เป็นตัวติดต่อกับ BOARD Z80180

รายละเอียดต่าง ๆ จะบอกสถานะไว้โดยเมื่อกด KEY ALT - Z จะเป็น HELP MENU เช่น

- การตั้ง BAUD RATE ใช้ ALT P และเมื่อเลือกแล้วต้องการ SAVE ไว้อย่างถาวรก็ใช้ ALT S โดย DISK PROCOMM นี้ได้ DEFLUAT ไว้ที่ 9600
- การ LOAD ข้อมูลจาก PC ไปยัง BOARD Z80180 ใช้ PAGE UP
- การ LOAD ข้อมูลจาก BOARD Z80180 ใช้ PAGE DOWN
- การออกจาก PROCOMM และเมื่อเข้ามาใหม่ใช้ "EXIT" ใช้ ALT F4
- การ VIEW ดูโปรแกรม ใช้ ALT V
- การเปิดหน้าจอเพื่อเก็บข้อมูล ALT F1
- การเปลี่ยน PATH ของ SUB DIRECTORY ALT F7
- การ CLEAR หน้าจอ ALT C
- การเปิด,ปิดPRINTERเพื่อนำสิ่งที่อยู่บนจอDISPLAYออกสู่PRINTERALTLและรายละเอียดอีกหลายอย่างโดยสามารถหาได้จากคู่มือของ PROCOMM ตามร้านขายหนังสือ COMPUTER ทั่ว ๆ ไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. เมื่อเริ่มจ่ายไฟให้ BOARD SOFT WARE ใน DEBUG จะทำ AUTO BAUD RATE ซึ่งมี BAUDCENTER ที่ 9600 BAUD ถ้าบน PC ตั้ง BAUD RATE ที่ CENTER ก็จะมีข้อความ Z180 ขึ้น จากนั้นก็จะรอการกด KEY "ENTER" เพียงอย่างเดียว เพื่อเข้าสู่ DUBUG

ก่อนเข้าสู่ FUNCTION KEY

1. เนื่องจาก Z80180 อ้าง MEMORY ได้ 1 MBYTE แต่คำสั่งต่าง ๆ ที่มีให้ไม่สามารถอ้างเกิน 64 KBYTE จึงใช้เทคนิคในการแบ่งเป็น PAGE ๆ ละ 64K โดย SOFT WARE ของ DEBUG จะ PROGRAM แบ่งเป็น ROM 0 - 7FFFH และ RAM 8000H - EFFFH ซึ่งเป็นของ USER ในการใช้งานและส่วน F000 - FFFFH จะใช้เป็นที่เก็บ PARAMETER ต่าง ๆ และเป็นส่วน STACK ที่ใช้ร่วมกันทุก ๆ PAGE เช่นเดียวกับตำแหน่ง ROM ดังนั้นข้อมูลใน PAGE อื่นจะเชื่อมต่อกันโดยส่วน STACK นี้

2. เนื่องจาก SOFT WARE ของ DEBUG ใช้ INTERRUPTของ SERIAL CHANEL1 ทาง RECEIVE จึงทำให้

2.1 เมื่อ DUMP MEMORY หรือ ดูการ DISASSEMBLER เป็นจำนวนมาก ๆ สามารถหยุดการแสดงผลโดย " CONTROL S " และจะให้แสดงผลต่อก็กด KEY ใด ๆ ก็ได้

2.2 เมื่อกด KEY ESC จะทำให้กลับสู่ MAIN PROGRAM คือกลับสู่เครื่องหมาย PROMPT ยกเว้นในขณะใช้ "7 " HELP MANU

2.3 เมื่อกระทำการ RUN โปรแกรมของ USER สามารถทำงานใน FUNCTION อื่นได้อีก คือ

FUNCTION IN (I)
FUNCTION OUT (O)
FUNCTION REGISTOR (R)
FUNCTION YANK I/O (Y)
FUNCTION DISPLAY MEMORY (D)

2.4 ขณะทำ SINGLE STEP สามารถเปลี่ยนแปลงค่า REGISTOR ได้

3. เมื่อมีการตั้งการทำงานของผู้ใช้ โดยให้ RUN โปรแกรมของผู้ใช้ที่เขียนขึ้นเลยเมื่อมีการเปิดเครื่อง (AUTO START) และสามารถออกจาก AUTO START ได้ภายใน 5 วินาทีที่เปิดเครื่องโดยการกด KEY ใด ๆ ก็ได้บน PC จากนั้นก็ให้เข้าไป CLEAR ADDRESS EFFFH ถ้าไม่ต้องการให้เกิด AUTO START อีกเมื่อเปิดเครื่อง

4. เมื่อต้องการ RUN PROGRAM ที่เขียนขึ้น โดยโปรแกรมที่เขียนขึ้นไม่ให้วน LOOP ต้องมีการหยุดโปรแกรมอาจจะเขียนด้วย HALT หรือ RST 18 H ซึ่ง RST 18 H จะหยุดโปรแกรม โดยการแสดงค่า REGISTOR ส่วน HALT จะทำให้ CPU หยุดทำคำสั่ง และจะให้ทำงานต่อก็โดยการกด ESC เพื่อกลับสู่ PROMPT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง I (INPUT)

ทำหน้าที่ สำหรับอ่านข้อมูลจาก PORT

รูปแบบ I PORT

I PORT, L

คำอธิบาย ใช้ในการรับข้อมูลจาก PORT ตามหมายเลข PORT ที่กำหนด โดยเครื่องจะแสดงค่าที่รับได้ในขณะนั้นแสดงที่ DISPLAY และเมื่อมี L ต่อท้ายจะเป็นการ INPORT แบบ LATCH คือ จะแสดงค่า INPUT ที่รับเข้ามาแสดงที่ DISPLAY ค้างไว้จนกว่าข้อมูลที่ IN เข้ามาเปลี่ยนก็แสดงค่าใหม่นั้น การออกจาก IN แบบ LATCH นี้ให้กด ESC ในกรณีที่เราจะ CHECK CODE KEY ที่เป็นรหัส ASCII ก็ได้ โดย IN LATCH ที่ PORT DATA ของ SERIAL PORT CHANEL 1 (09H) ซึ่งจะทำให้ได้ตัวอักษรที่กดและค่า ASCII โดยการกดซ้ำกัน 2 ครั้ง ซึ่งครั้งแรกจะได้ตัวอักษรและครั้งที่ 2 จะได้รหัส ASCII

ตัวอย่าง ET01> I 1080 <ENT>

DF

ET01>

นั่นก็หมายถึง ทำการอ่านข้อมูลจาก PORT 1080 ซึ่งได้ค่า DF หรือ

ET01> I 9, L <ENT>

OD A41

และนี่ก็คือการ INPORT แบบ LATCH ที่ ASCI CHANEL 1 พอเรากด <ENT> ก็จะได้ค่า OD และเมื่อกด A ครั้งแรกจะได้อักษร A และเมื่อกด A อีกครั้งก็จะได้ 41

คำสั่ง L (LOAD)

ทำหน้าที่ สำหรับการ DOWN LOAD ข้อมูลจาก PC ลงบน BOARD

รูปแบบ L

L addr (offset)

คำอธิบาย ข้อมูลที่จะ DOWN LOAD ลงมาจะต้องเป็น INTEL HEX FORMAT ในกรณีกด L อย่างเดียว ข้อมูลที่ DOWN LOAD ลงมาจะมาลง RAM ตามที่ ORIGIN ไว้ที่โปรแกรม ในกรณีที่ใส่ ADDRESS ก็จะเป็นการ OFFSET ค่าที่จะให้โปรแกรมที่ DOWN LOAD ลงมาที่ RAM เช่น ORIGIN PROGRAM ที่ 80000H

ตัวอย่าง ET01> I 1000 <ENT>

LOADING ACTIVE WHEN PG UP, 4 (ASCII), INTEL HEX FILE เมื่อหน้าจอแสดงข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้กด PAGE UP ซึ่งเป็น FUNCTION ของโปรแกรม PROCOMM จากนั้นให้เลือกเบอร์ 4 (ASCII) แล้วก็ใส่ชื่อ INTEL HEX FILE เมื่อเรียบร้อยกด <ENT> ข้อมูลจะถูก LOAD จนจบ FILE เมื่อเรียบร้อยกด <ENT> ข้อมูลจะถูก LOAD จนจบ FILE และขึ้น คำว่า "9000 OK" นั่นก็หมายความว่า ข้อมูลได้ถูกถ่ายลงมาบน BOARD เรียบร้อยแล้วที่ ADDRESS 9000H

คำสั่ง M (MOVE)

ทำหน้าที่ สำหรับการ COPY ข้อมูลเป็น BLOCK ๆ

รูปแบบ M start addr, final addr, destination

คำอธิบาย ใช้ในการ COPY ข้อมูลจากส่วนหนึ่งไปอีกส่วนหนึ่ง โดยสามารถ COPY เป็น BLOCK ๆ ละ 64K BYTE ภายในพื้นที่ 1 MBYTE ตำแหน่งที่อ้างถึงในการ COPY จาก SOURCE ไปยัง DESTINATION ด้วยตำแหน่งจริงทาง HARD WARE ลักษณะการย้ายข้อมูลใช้วิธีการ DMA จึงมีความเร็วมาก

ตัวอย่าง ET01> M 18000, 19000, 8000 <ENT>

ก็จะเป็นการ COPY ข้อมูลในตำแหน่ง 18000 (8000H ใน PAGE 3 "ET03>") ถึง 19000H ไปยัง ADDRESS 8000H

หมายเหตุ การใช้คำสั่ง MOVE นี้ จะไม่คำนึงถึง PAGE เพราะฉะนั้นเวลาทำการ COPY ข้อมูลต้องคำนึงถึง ADDRESS จริง ที่กำลังทำอยู่

คำสั่ง O (OUTPUT)

ทำหน้าที่ สำหรับการส่งข้อมูลไปยัง PORT

รูปแบบ O PORT, HEX

คำอธิบาย PORT คือ เบอร์ PORT ที่กำหนด และ HEX คือ ข้อมูลที่ต้องการส่งออกไป

ตัวอย่าง ET01> O 2, FF <ENT>

ET01>

หมายถึง ส่งค่าข้อมูล FF ไปยัง PORT 2 ดูผลที่ PORT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง Q (QUIT)

ทำหน้าที่ สำหรับการออกจากโปรแกรม DEBUG

รูปแบบ Q <ENT>

คำอธิบาย ใช้ในการออกจากโปรแกรม DEBUG ซึ่งจะทำให้ CPU อยู่ใน SYSTEM STOP MODE คือ หยุดทำคำสั่งและ I/O ภายในหยุดทำงานทั้งหมด และยังทำให้ CPU ใช้กำลังงานน้อยที่สุด อีกด้วย จึงทำให้ ถ้าต่อ BATTERY BACK UP RAM ไว้ จะทำให้ข้อมูลไม่สูญหายในขณะนำ SUPPLY ออกจาก BOARD ซึ่งในกรณี BOARD ทดลองนี้จะมี BACK UP RAM ที่ PAGE 1 เพราะ BOARD มีที่ให้ต่อ BATTARY BACK UP ไว้ และเมื่อจ่ายไฟให้ใหม่ก็จะเหมือนกับการเปิดเครื่องครั้งแรก และจะ CHECK ว่าข้อมูลยังถูกต้องอยู่หรือเปล่า ถ้าข้อมูลถูกต้องไม่สูญหายก็จะขึ้นคำว่า CHECK SUM OK พร้อมเสียง BEEP ถึงแม้ว่าถ้ามีการต่อ BATTARY BACK UP RAM เพราะ CPU ยังทำงานและ RUN คำสั่งใน MONITOR อยู่ และ เนื่องด้วย RAM ไม่มีการต่อ WRITE PROTECT ไว้ ดังนั้นจึงควรออกจาก DEBUG ด้วยคำสั่ง Q ถ้าต้อง BACK UP ข้อมูลของ RAM

คำสั่ง T (TRACE)

ทำหน้าที่ สำหรับกำหนดค่าการ SINGLE STEP

รูปแบบ T ; ONE STEP ตาม PC

T addr ; ONE STEP ตาม ADDRESS

T, count ; STEP เริ่มต้นตามตำแหน่ง PC เป็นจำนวนครั้งตามค่า COUNT

T addr, count ; STEP ตาม ADDRESS ที่ตั้งเป็นจำนวนครั้งของ คำสั่งตามค่า COUNT

คำอธิบาย ใช้สำหรับทดสอบโปรแกรม โดยสามารถตั้งจำนวนการ STEP ใน 1 ครั้ง ว่าจะให้ทำได้ครั้งละกี่คำสั่ง คือ จาก 1 - OFFFFH คำสั่ง โดยการเลือก T ตาม FORMAT ซึ่งจะ แสดงคำสั่งและค่า REGISTOR ที่มีผลต่อคำสั่งที่กระทำนั้นว่ามีการเปลี่ยนแปลงอย่างไรบ้าง และเมื่อกระทำต่อให้กด ENTER และถ้าเป็นโปรแกรมที่ติด LOOP สามารถใช้คำสั่ง R แก้ไขค่า REGISTOR ใน การ TEST โปรแกรมได้ โดยคำสั่ง R จะไม่สามารถ ใช้คำสั่งดู REGISTOR ได้ นอกจากแก้ไขและถ้าโปรแกรมที่ทำ STEP เริ่มแรกเป็น ROM เครื่องจะไม่ทำ STEP ให้ และมีข้อความ MEMORY PROTECT แต่ถ้าโปรแกรมใน RAM ที่เราทำ STEP มีการ CALL เข้าไปในโปรแกรม ส่วนที่เป็น ROM หรือ RAM ที่ PROTECT ไว้ เครื่องจะไม่เข้าไป STEP ในจุดนั้น ๆ แต่จะไป RUN ผลในโปรแกรมนั้นเลย และจะมาหยุดที่คำสั่งถัดไปในRAM (ถัดจากคำสั่ง CALL) และถ้าเป็นการ STEP ในคำสั่ง RST ต่าง ๆเนื่องจากตำแหน่ง RESTART จะอยู่ใน ROM แต่ถ้าเราตั้งตำแหน่ง RST ไว้ใน RAM การ STEP จะตามเข้าไปยัง ADDRESS นั้น ๆ ด้วย แต่ถ้าเป็นใน ROM ก็จะไป RUN ผลเช่นเดียวกับที่กล่าวมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง V (VARIABLE)

ทำหน้าที่ สำหรับกำหนด RST, INTERRUPT ภายในและภายนอก

รูปแบบ V VAR, VALUE

คำอธิบาย ใช้กำหนดค่า ADDRESS สำหรับการ RESTART, INTERRUPT ทั้งภายในและภายนอก กรณีที่ไม่ใส่ค่า VAR และ VALUE จะเป็นการแสดงค่าที่กำหนดไว้แล้ว แต่ถ้ากำหนด VAR ก็จะเป็นการ SET ค่าใหม่ โดยค่า VAR จะเป็นได้ คือ 20, 28, 30, 38, 66, INT 1, INT 2, PRT 0, PRT 1, DMA 0, DMA 1, CSIO ASCI (CHANNEL 0) ส่วน VALUE ก็คือค่า ADDRESS ที่มีโปรแกรมที่ใช้ RST หรือ INTERRUPT และถ้ามีเครื่องหมาย – ก็จะเป็นการ CLEAR ADDRESS ที่ใช้ RST หรือ INTERRUPT ด้วยรูปแบบ ดังนี้ ในกรณีผู้ใช้จะใส่ตำแหน่ง ADDRESS ของการ RESTART หรือ INTERRUPT ไว้ในการเขียนโปรแกรมเลย โดยไม่ต้องใช้ FUNCTION V ก็ให้ใส่ค่า ADDRESS ในตำแหน่งดังต่อไป

```
V                    ; DISPLAY
V  var , value       ; SET ADDRESS ของ RST หรือ INTERRUPT
V  – var             ; CLEAR ADDRESS ที่ใช้ SET หรือ INTERRUPT
V  –                 ; CLEAR ADDRESS ที่ตั้ง RST กับ INT ทั้งหมด
```

ตัวอย่าง

```
ET01>  V  28 , 8000          <ENT>
ET01>  V  PRT 0 , 8800       <ENT>
ET01>  V                     <ENT>
         28H      8000
         PRT 0    8300
ET01>  V  - 28               <ENT>
ET01>  V                     <ENT>
         PRT 0   8300
ET01>
```

จากตัวอย่างนั้นก็คือ เมื่อ TIMER CHANEL 0 เกิด INTETRRUPT ขึ้นก็จะกระโดดไปทำโปรแกรมในตำแหน่ง 8300 นั่นเอง และในกรณีที่ผู้ใช้จะใส่ตำแหน่ง ADDRESS ของการ RESTART หรือ INTERRUPT ไว้ในการเขียนโปรแกรมเลย โดยไม่ต้องใช้ FUNCTION V ก็ให้ใส่ค่า ADDRESS ในตำแหน่งดังต่อไปนี้

	ADDRESS
RST 20 H	0FFBFH
RST 28 H	0FFC1H
RST 30 H	0FFC3H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RST 38H	0FFC5H
RST 66 H	0FFBDH
INT 1	0FFC7H
INT 2	0FFC9H
PRT 0	0FFCBH
PRT 1	0FFCDH
DMA 1	0FFCFH
DMA 0	0FFD1H
CSIO	0FFD3H
ASCI	0FFD5H

คำสั่ง N (NEW)

ทำหน้าที่ สำหรับ CLEAR ข้อมูล คือ REGISTOR หรือ RAM ก็ได้

รูปแบบ N ; CLEAR REGISTER

N START , FINAL ADDR ; CLEAR RAM

คำอธิบาย สำหรับการ CLEAR ค่า REGISTER ทั้งหมดให้เป็น 0 และค่าใน PC กับ SP จะเท่ากับค่า DEFAULT คือ

PC = 8000H

SP = FEA0H

ส่วนการ CLEAR RAM ก็ใส่ค่า 0 ไปยังช่วง ADDRESS ที่กำหนด

คำสั่ง S (SHOW EXAMPLE PROGRAM)

ทำหน้าที่ โหลดโปรแกรมตัวอย่างใน MONITOR มายัง RAM USER

คำอธิบาย ใช้สำหรับเลือกโปรแกรมตัวอย่าง 1 โปรแกรมในตัวอย่างทั้งหมด 8 โปรแกรมที่อยู่ในส่วน ROM MONITOR มายัง RAM USER ในตำแหน่ง 8000H ซึ่งทำให้ผู้ใช้สะดวก ไม่ต้องเสียเวลาในการ KEY โปรแกรมทดลอง โดยโปรแกรมทดลองจะขึ้น MENU ให้ผู้ใช้เลือก NUMBER ของโปรแกรมที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง B (BREAK)

ทำหน้าที่ หยุดโปรแกรมเพื่อ CHECK ค่า REGISTER ต่างๆ ซึ่งมีรูปแบบหลายอย่าง

```
B                   ; DISPLAY ค่า BREAK
B  addr             ; ตั้ง ADDRESS ที่จะ BREAK
B  addr  ,  loop            ; ตั้ง BREAK พร้อมค่ารบกวน LOOP ของโปรแกรม
B  - addr           ; CLEAR ADDRESS BREAK
B  -                ; CLEAR ADDERSS BREAK ทั้งหมด
```

คำอธิบาย ใช้สำหรับการ TEST โปรแกรมเป็นส่วนๆ ซึ่งสามารถตั้งค่า CHECK ได้ถึง 6 จุด แต่ที่ถาวรคือ การใช้คำสั่ง B ซึ่งสูงสุดคือตั้งจุด BREAK ได้ 8 ตำแหน่ง และถ้ามีการตั้ง BREAK ซ้ำจะมีข้อความบอก ซึ่งการตั้ง BREAK เครื่องจะทำการ SORTING ให้และจะยังคงอยู่แม้จะ RESET ก็ตาม ถ้าจะ CLEAR BREAK จะต้องใช้คำสั่งในการ CLEAR ส่วน LOOP BREAK จะเป็นเลข HEX 16 BIT ใช้ TEST โปรแกรมที่ติด LOOP ว่าถูกต้องตามที่กำหนดหรือเปล่าโดยตำแหน่งที่ตั้ง BREAK LOOP ต้องอยู่ก่อนคำสั่งวน LOOP(JP , JR) ถ้าอยู่ที่คำสั่งวน LOOP (JP , JR) จะไม่สามารถ CHECK LOOP ได้ และเมื่อมีการตั้ง BREAK LOOP แต่จำนวน LOOP ที่ตั้งน้อยกว่าโปรแกรมวน เมื่อกด RUN ต่อ จะติด LOOP ไปเรื่อยจนกว่า TEST LOOP ของโปรแกรมจริงจะหมดดังนั้นเมื่อตั้ง LOOP โปรแกรมไม่ครบ เมื่อโปรแกรม BREAK ให้ดูค่าแล้ว เมื่อจะ RUN ต่อ ให้ CLEAR BREAK LOOP นี้ก่อน เมื่อโปรแกรม BREAK จะ RUN ต่อให้กด <ENT> ส่วน BREAK ในจุดที่ 9 จะอยู่ในส่วนของการ RUN

คำสั่ง D (DISPLAY)

ทำหน้าที่ D

```
D  addr
D , addr
D   start addr , final addr
```

คำอธิบาย ในกรณีกด D อย่างเดียวเครื่องจะแสดงข้อมูลโดยใช้ ADDRESS ล่าสุดที่จำเอาไว้หรือถ้าใส่ ADDERSS ก็จะแสดงข้อมูลที่ ADDRESS นั้นเป็นจำนวน 128 BYTE หรือถ้ากำหนด START FINAL ก็จะ DISPLAY ตามช่วงที่กำหนด ซึ่งในกรณีที่ DUMP ข้อมูลมากสามารถหยุดการ DISPLAY ได้โดยการกด CONTROL S และจะดูต่อก็กด KEY ใดๆก็ได้

ตัวอย่าง ET01> D 0000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปส่วนสำคัญ

1) การกำหนดตำแหน่งสำหรับการ INTERRUPT จากส่วนต่าง ๆ อาทิเช่น INTERRUPT 38 TIMER นอกจากใช้ FUNCTION V แล้วเมื่อเราเขียนโปรแกรม อาจจะไม่สะดวกสำหรับการที่ต้องจำตำแหน่งที่จะต้อง INTERRUPT เราสามารถใส่ตำแหน่งที่จะให้ไปทำโปรแกรม INTERRUPT ไว้ยังตำแหน่ง ADDRESS ที่กำหนดไว้ให้ ดังค่า ADDRESS ในหน้าการใช้ FUNCTION V

2) เมื่อต้องการให้เมื่อมีการเปิดเครื่องแล้วไป RUN โปรแกรมที่เขียนขึ้นเลย โดยไม่ต้องมารอรับการ KEY หรือ DISPLAY บนเครื่องคอมพิวเตอร์ IBM ก็โดยการใส่ CODE OA3H ที่ตำแหน่งOEFFFH (เรียน AUTO RUN)

3) เมื่อต้องการออกจาก AUTO RUN ก็เพียงแต่ต่อสาย SERIAL CHANEL 1 เข้ากับเครื่อง COMPUTER ถ้าโปรแกรมของผู้ใช้ที่เขียนขึ้นไม่มีการ DI หรือ DISABLE INTERRUPT FLAG RECEIVE ของ ASCI CHANEL 1 ก็กด KEY "ESC" หรือ KEY ใด ๆ ก็ได้ แต่ถ้ามีการ DI ดังที่กล่าวมาแล้ว ก็ทำได้โดยต่อสาย SERIAL ให้เรียบร้อย เมื่อเริ่มจ่ายไฟเข้าเครื่องภายใน 5 วินาที ให้กด KEY "ESC" บนเครื่อง PC หรือ KEY ใด ๆ ก็ได้ ก็จะเข้าสู่การทำงานของ MONITOR และเมื่อไม่ต้องการให้เกิด AUTO RUN อีกให้ CLEAR ตำแหน่ง OEFFFH โดยใส่ค่า OOH ไปที่ตำแหน่งนี้

4) การทำ AUTO RUN จะมีการเก็บ PARAMETER ต่าง ๆ นั้นก็คือ PAGE ที่ใส่ AUTO RUN ไว้ ค่า BAUD RATE ที่ติดต่ออยู่ขณะนั้น ถ้ามีการตั้ง AUTO RUN ไว้หลาย PAGE โปรแกรมจะทำการ RUN AUTO RUN NUMBER น้อยก่อน และถ้าผู้ใช้เกิดไปเปลี่ยน BAUD RATE บน PC ทำให้ เมื่อต้องการออกจาก AUTO RUN ทำไม่ได้ วิธีแก้ก็คือ OFF SUPPLY ที่เลี้ยง RAM ออก แต่จะทำให้ข้อมูลที่มีอยู่หายไปด้วย หรือค่อย ๆ เปลี่ยน BAUD RATE บน PC แล้วค่อยไล่กด ESC ก็จะทำให้มีครั้งหนึ่งที่ BAUD RATE ทั้ง 2 เครื่องตรงกัน

5) การใช้ FUNCTION ของ PROCOMM

ALT P	ตั้ง BAUD RATE
PAGE UP	DOWN LOAD
PAGE DOWN	UP LOAE
ALT F4	EXIT
ALT V	VIEW PROGRAM
ALT F1	เปิดหน้าจอเพื่อเก็บข้อมูล
ALT F7	เปลี่ยน PATH
ALT C	CLEAR หน้าจอ
ALT L	เปิดปิด PRINTER

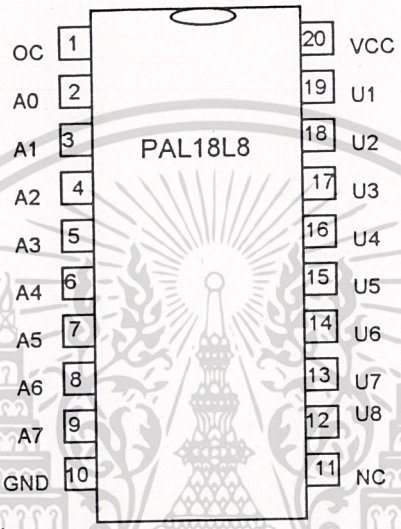
ในส่วนของการเปิดปิด PRINTER นี้จะมีประโยชน์มาก ในกรณีที่เรา RUN โปรแกรมแล้ว BREAK โปรแกรมให้แสดงค่าสถานะต่าง ๆ ออกที่ PRINTER เพื่อ CHECK ดูความถูกต้องของโปรแกรมจะทำให้สะดวกและรวดเร็วขึ้น เช่น ในกรณี STEP, TRACE, BREAK, DISASSEM เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
การออกแบบ PAL16L8

วัตถุประสงค์ในการออกแบบ PAL16L8

1. เพื่อให้มีความยืดหยุ่นในการออกแบบและใช้งานจริง
2. ลดการใช้ PORT 8255 ลง โดยการใช้ PAL16L8 จะประหยัดกว่า
3. เนื่องจากการออกแบบจริงนั้นได้ออกแบบมาเป็น MODUL ซึ่งมี 20 MODUL แต่ละ MODUL นั้นสามารถสลับหรือเปลี่ยนกันได้โดยการเปลี่ยน PAL ซึ่งจะไม่ทำให้เกิดความยุ่งยากแต่ ประการใด



รูปที่ 6.1 แสดงลักษณะขาของ IC# PAL16L8

ซึ่งการจัดเรียงตำแหน่งของแต่ละขาของ PAL16L8 ดังแสดงไว้ในรูปที่ 1เมื่อได้กำหนดขาแต่ ละขาของ PAL16L8 เรียบร้อยแล้ว โดยออกแบบ PAL 1 ตัวจะสามารถควบคุม LED ได้ 16 X 32 จุด 2 สี

เนื่องจากการออกแบบของวงจรได้มีการออกแบบไว้เป็น MODUL ดังนั้นการกำหนดสี ของ MODUL จึง กำหนดตามดังรูปที่ 6.2

U3 (GREN)	U1 (GREEN)
U4 (RED)	U2 (RED)
U7 (GREEN)	U5 (GREEN)
U8 (RED)	U6 (RED)
U3 (GREEN)	U1 (GREEN)
U4 (RED)	U2 (RED)
U7 (GREEN)	U5 (GREEN)
U8 (RED)	U6 (RED)

รูปที่ 6.2 แสดงการออกแบบ การ CONTROL สี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเราจะเห็นได้ว่าจะต้องใช้ PAL ในการควบคุมทั้งหมด 10 ตัว เมื่อได้กำหนดขาและสีได้แล้ว ต่อไปก็จะเริ่มกำหนดตำแหน่งของ PAL แต่ละตัวซึ่งจะกำหนดให้ดังนี้

สีแดง

จะกำหนดตำแหน่งเริ่มต้นที่ 40H ดังนั้น PAL 1 ตัวจะมี OUTPUT ควบคุมได้ 2 ตำ แหน่ง ดังนั้นถ้าใช้ PAL 10 ตัวจะต้องใช้ทั้งหมดเท่ากับ 10 X 2 = 20 ตำแหน่ง ดังนั้นเมื่อเริ่มที่ ตำแหน่ง 40H นับเฉพาะตำแหน่งคู่เท่านั้นไปจนถึง 66H จะได้ครบ 20 ตำแหน่งพอดี

เริ่มต้นที่ = 40H

ค่าสุดท้าย = 66H

สีเขียว

ในทำนองเดียวกันสีเขียวก็เช่นเดียวกับสีแดงจะต่างกันก็ตรงที่ตำแหน่งเริ่มต้นของ สีเขียวจะต่อจากสีแดงคือเริ่มต้นที่ตำแหน่ง 41H ซึ่งเป็นตำแหน่งคี่แล้วนับเฉพาะตำแหน่งคี่ไปอีก 20 ตำแหน่งนั้นคือตำแหน่งสุดท้ายของสีเขียวคือที่ตำแหน่ง 67H

เริ่มต้นที่ = 41H

ค่าสุดท้าย = 67H

ดังนั้นจากตารางข้างล่างได้แสดงตำแหน่งของ PAL แต่ละตัวไว้

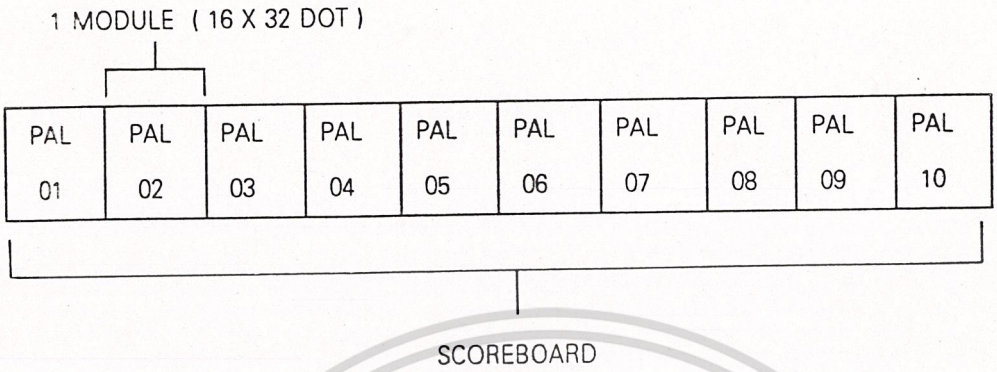
PAL1	PAL2	PAL3	PAL4	PAL5
40H	44H	48H	4CH	50H
42H	46H	4AH	4EH	52H
41H	45H	49H	4DH	51H
43H	47H	4BH	4FH	53H

PAL6	PAL7	PAL8	PAL9	PAL10
54H	58H	5CH	60H	64H
56H	5AH	5EH	62H	66H
55H	59H	5DH	61H	65H
57H	5BH	5FH	63H	67H

ตารางที่ 6.1 แสดงตำแหน่งการ DECODE ของ PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเมื่อนำแต่ละ MODULE ที่ได้นั้นมาต่อเรียงกันจึงต้องทำการเรียง PAL ด้วยว่าจะให้ PAL ตัวใดควบคุม MODULE ใด สำหรับใน PROJECT นี้เราได้กำหนดดังนี้



ดัง PROGRAM ต่อไปนี้เป็น PROGRAM ของ PAL แต่ละตัวซึ่งมีทั้งหมด 10 PROGRAM และแสดงถึงการกำหนดขาของ PAL ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL 1

```
PAL16R8

IC CONTROL POWER

PAL LATCH1 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*L5*/L4*/A3*/A2*A1*A0                ;43H

Y2 :=  L7*L6*L5*/L4*/A3*/A2*A1*/A0               ;42H

Y3 :=  L7*L6*L5*/L4*/A3*/A2*/A1*A0               ;41H

Y4 :=  L7*L6*L5*/L4*/A3*/A2*/A1*/A0              ;40H

Y5 :=  L7*L6*L5*/L4*/A3*/A2*A1*A0                ;43H

Y6 :=  L7*L6*L5*/L4*/A3*/A2*A1*/A0               ;42H

Y7 :=  L7*L6*L5*/L4*/A3*/A2*/A1*A0               ;41H

Y8 :=  L7*L6*L5*/L4*/A3*/A2*/A1*/A0              ;40H


 FUNCTION TABLE

 /OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

 ;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

 ;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------

    H C   X X X X X X X X          Z Z Z Z Z Z Z Z

    L C   H H H L L L L L          L L L H L L L H

    L C   H H H L L L L H          L L H L L L H L

    L C   H H H L L L H L          L H L L L H L L

    L C   H H H L L L H H          H L L L H L L L

    L C   H H H L L H L L          L L L L L L L L

    L C   H H H L H L L L          L L L L L L L L

    L C   H H H L H L H L          L L L L L L L L

    L C   H H H H L L H H          L L L L L L L L

-------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL2

```
PAL16R8

IC CONTROL POWER

PAL LATCH2 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*L5*/L4*/A3*A2*A1*A0                ;47H

Y2 :=  L7*L6*L5*/L4*/A3*A2*A1*/A0               ;46H

Y3 :=  L7*L6*L5*/L4*/A3*A2*/A1*A0               ;45H

Y4 :=  L7*L6*L5*/L4*/A3*A2*/A1*/A0              ;44H

Y5 :=  L7*L6*L5*/L4*/A3*A2*A1*A0                ;47H

Y6 :=  L7*L6*L5*/L4*/A3*A2*A1*/A0               ;46H

Y7 :=  L7*L6*L5*/L4*/A3*A2*/A1*A0               ;45H

Y8 :=  L7*L6*L5*/L4*/A3*A2*/A1*/A0              ;44H


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H H H L L H L L          L L L H L L L H

   L C   H H H L L H L H          L L H L L L H L

   L C   H H H L L H H L          L H L L L H L L

   L C   H H H L L H H H          H L L L H L L L

   L C   H H H L H H L L          L L L L L L L L

   L C   H H H L H H L L          L L L L L L L L

   L C   H H H H L L H L          L L L L L L L L

   L C   H H H H L L H H          L L L L L L L L

-------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL3

```
PAL16R8

IC CONTROL POWER

PAL LATCH3 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*L5*/L4*A3*/A2*A1*A0                ;4BH

Y2 :=  L7*L6*L5*/L4*A3*/A2*A1*/A0               ;4AH

Y3 :=  L7*L6*L5*/L4*A3*/A2*/A1*A0               ;49H

Y4 :=  L7*L6*L5*/L4*A3*/A2*/A1*/A0              ;48H

Y5 :=  L7*L6*L5*/L4*A3*/A2*A1*A0                ;4BH

Y6 :=  L7*L6*L5*/L4*A3*/A2*A1*/A0               ;4AH

Y7 :=  L7*L6*L5*/L4*A3*/A2*/A1*A0               ;49H

Y8 :=  L7*L6*L5*/L4*A3*/A2*/A1*/A0              ;48H


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3   1 0          1 2 3 4 5 6 7 8

-----------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H H H L H L L L          L L L H L L L H

   L C   H H H L H L L H          L L H L L L H L

   L C   H H H L H L H L          L H L L L H L L

   L C   H H H L H L H H          H L L L H L L L

   L C   H H H H H H L L          L L L L L L L L

   L C   H H H L H H L L          L L L L L L L L

   L C   H H H H L L H L          L L L L L L L L

   L C   H H H H L L H H          L L L L L L L L

-----------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL 4

```
PAL16R8

IC CONTROL POWER

PAL LATCH4 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*L5*/L4*A3*A2*A1*A0              ;4FH

Y2 :=  L7*L6*L5*/L4*A3*A2*A1*/A0             ;4EH

Y3 :=  L7*L6*L5*/L4*A3*A2*/A1*A0             ;4DH

Y4 :=  L7*L6*L5*/L4*A3*A2*/A1*/A0            ;4CH

Y5 :=  L7*L6*L5*/L4*A3*A2*A1*A0              ;4FH

Y6 :=  L7*L6*L5*/L4*A3*A2*A1*/A0             ;4EH

Y7 :=  L7*L6*L5*/L4*A3*A2*/A1*A0             ;4DH

Y8 :=  L7*L6*L5*/L4*A3*A2*/A1*/A0            ;4CH


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H H H L H H L L          L L L H L L L H

   L C   H H H L H H L H          L L H L L L H L

   L C   H H H L H H H L          L H L L L H L L

   L C   H H H L H H H H          H L L L H L L L

   L C   H H H H H H L L          L L L L L L L L

   L C   H H H H H H L L          L L L L L L L L

   L C   H H H H L L H L          L L L L L L L L

   L C   H H H H L L H H          L L L L L L L L

-------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL 5

```
PAL16R8

IC CONTROL POWER

PAL LATCH5 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*/L5*L4*/A3*/A2*A1*A0              ;53H

Y2 :=  L7*L6*/L5*L4*/A3*/A2*A1*/A0             ;52H

Y3 :=  L7*L6*/L5*L4*/A3*/A2*/A1*A0             ;51H

Y4 :=  L7*L6*/L5*L4*/A3*/A2*/A1*/A0            ;50H

Y5 :=  L7*L6*/L5*L4*/A3*/A2*A1*A0              ;53H

Y6 :=  L7*L6*/L5*L4*/A3*/A2*A1*/A0             ;52H

Y7 :=  L7*L6*/L5*L4*/A3*/A2*/A1*A0             ;51H

Y8 :=  L7*L6*/L5*L4*/A3*/A2*/A1*/A0            ;50H


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H H L H L L L L          L L L H L L L H

   L C   H H L H L L L H          L L H L L L H L

   L C   H H L H L L H L          L H L L L H L L

   L C   H H L H L L H H          H L L L H L L L

   L C   L L H H H H H L          L L L L L L L L

   L C   L H H L H H L L          L L L L L L L L

   L C   L L H L L L H L          L L L L L L L L

   L C   L H L H L L H H          L L L L L L L L

-------------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL 6

```
PAL16R8

IC CONTROL POWER

PAL LATCH6 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*/L5*L4*/A3*A2*A1*A0              ;57H

Y2 :=  L7*L6*/L5*L4*/A3*A2*A1*/A0             ;56H

Y3 :=  L7*L6*/L5*L4*/A3*A2*/A1*A0             ;55H

Y4 :=  L7*L6*/L5*L4*/A3*A2*/A1*/A0            ;54H

Y5 :=  L7*L6*/L5*L4*/A3*A2*A1*A0              ;57H

Y6 :=  L7*L6*/L5*L4*/A3*A2*A1*/A0             ;56H

Y7 :=  L7*L6*/L5*L4*/A3*A2*/A1*A0             ;55H

Y8 :=  L7*L6*/L5*L4*/A3*A2*/A1*/A0            ;54H


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H H L H L H L L          L L L H L L L H

   L C   H H L H L H L H          L L H L L L H L

   L C   H H L H L H H L          L H L L L H L L

   L C   H H L H L H H H          H L L L H L L L

   L C   H H H H H H L L          L L L L L L L L

   L C   H H H L H H L L          L L L L L L L L

   L C   H L H L L L H L          L L L L L L L L

   L C   H H H H L L H H          L L L L L L L L

-------------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL 7

```
PAL16R8

IC CONTROL POWER

PAL LATCH7 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*/L5*L4*A3*/A2*A1*A0                ;5BH

Y2 :=  L7*L6*/L5*L4*A3*/A2*A1*/A0               ;5AH

Y3 :=  L7*L6*/L5*L4*A3*/A2*/A1*A0               ;59H

Y4 :=  L7*L6*/L5*L4*A3*/A2*/A1*/A0              ;58H

Y5 :=  L7*L6*/L5*L4*A3*/A2*A1*A0                ;5BH

Y6 :=  L7*L6*/L5*L4*A3*/A2*A1*/A0               ;5AH

Y7 :=  L7*L6*/L5*L4*A3*/A2*/A1*A0               ;59H

Y8 :=  L7*L6*/L5*L4*A3*/A2*/A1*/A0              ;58H


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H H L H H L L L          L L L H L L L H

   L C   H H L H H L L H          L L H L L L H L

   L C   H H L H H L H L          L H L L L H L L

   L C   H H L H H L H H          H L L L H L L L

   L C   L H H H H H L L          L L L L L L L L

   L C   L H H L H H L L          L L L L L L L L

   L C   L H H L L L H L          L L L L L L L L

   L C   L H L H L L H H          L L L L L L L L

-------------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL 8

```
PAL16R8

IC CONTROL POWER

PAL LATCH8 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*L6*/L5*L4*A3*A2*A1*A0              ;5FH

Y2 :=  L7*L6*/L5*L4*A3*A2*A1*/A0             ;5EH

Y3 :=  L7*L6*/L5*L4*A3*A2*/A1*A0             ;5DH

Y4 :=  L7*L6*/L5*L4*A3*A2*/A1*/A0            ;5CH

Y5 :=  L7*L6*/L5*L4*A3*A2*A1*A0              ;5FH

Y6 :=  L7*L6*/L5*L4*A3*A2*A1*/A0             ;5EH

Y7 :=  L7*L6*/L5*L4*A3*A2*/A1*A0             ;5DH

Y8 :=  L7*L6*/L5*L4*A3*A2*/A1*/A0            ;5CH


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H H L H H H L L          L L L H L L L H

   L C   H H L H H H L H          L L H L L L H L

   L C   H H L H H H H L          L H L L L H L L

   L C   H H L H H H H H          H L L L H L L L

   L C   H L H H H H L L          L L L L L L L L

   L C   H L H L H H L L          L L L L L L L L

   L C   H L H L L L H L          L L L L L L L L

   L C   H L L H L L H H          L L L L L L L L

-------------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL 9

```
PAL16R8

IC CONTROL POWER

PAL LATCH9 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*/L6*L5*L4*/A3*/A2*A1*A0              ;63H

Y2 :=  L7*/L6*L5*L4*/A3*/A2*A1*/A0             ;62H

Y3 :=  L7*/L6*L5*L4*/A3*/A2*/A1*A0             ;61H

Y4 :=  L7*/L6*L5*L4*/A3*/A2*/A1*/A0            ;60H

Y5 :=  L7*/L6*L5*L4*/A3*/A2*A1*A0              ;63H

Y6 :=  L7*/L6*L5*L4*/A3*/A2*A1*/A0             ;62H

Y7 :=  L7*/L6*L5*L4*/A3*/A2*/A1*A0             ;61H

Y8 :=  L7*/L6*L5*L4*/A3*/A2*/A1*/A0            ;60H


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

;  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

;  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H L H H L L L L          L L L H L L L H

   L C   H L H H L L L H          L L H L L L H L

   L C   H L H H L L H L          L H L L L H L L

   L C   H L H H L L H H          H L L L H L L L

   L C   L L H H H H L L          L L L L L L L L

   L C   L H H L H H L L          L L L L L L L L

   L C   L L H L L L H L          L L L L L L L L

   L C   L H L H L L H H          L L L L L L L L

-------------------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PAL10

```
PAL16R8

IC CONTROL POWER

PAL LATCH10 WITH CLK

DESIGN

CLK L7 L6 L5 L4 A3 A2 A1 A0 GND

/OC /Y8 /Y7 /Y6 /Y5 /Y4 /Y3 /Y2 /Y1 VCC

Y1 :=  L7*/L6*L5*L4*/A3*A2*A1*A0              ;67H

Y2 :=  L7*/L6*L5*L4*/A3*A2*A1*/A0             ;66H

Y3 :=  L7*/L6*L5*L4*/A3*A2*/A1*A0             ;65H

Y4 :=  L7*/L6*L5*L4*/A3*A2*/A1*/A0            ;64H

Y5 :=  L7*/L6*L5*L4*/A3*A2*A1*A0              ;67H

Y6 :=  L7*/L6*L5*L4*/A3*A2*A1*/A0             ;66H

Y7 :=  L7*/L6*L5*L4*/A3*A2*/A1*A0             ;65H

Y8 :=  L7*/L6*L5*L4*/A3*A2*/A1*/A0            ;64H


FUNCTION TABLE

/OC CLK L7 L6 L5 L4 A3 A2 A1 A0 Y1 Y2 Y3 Y4 Y5 Y6 Y7 Y8

:  O C   L L L L A A A A          Y Y Y Y Y Y Y Y

:  C K   7 6 5 4 3 2 1 0          1 2 3 4 5 6 7 8

-------------------------------------------------------------------------

   H C   X X X X X X X X          Z Z Z Z Z Z Z Z

   L C   H L H H L H L L          L L L H L L L H

   L C   H L H H L H L H          L L H L L L H L

   L C   H L H H L H H L          L H L L L H L L

   L C   H L H H L H H H          H L L L H L L L

   L C   L L H H H H L L          L L L L L L L L

   L C   L H H L H H L L          L L L L L L L L

   L C   L L H L L L H L          L L L L L L L L

   L C   L H L H L L H H          L L L L L L L L

-------------------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7
ขั้นตอนของการออกแบบและสร้างวงจร

วัตถุประสงค์

1. เพื่อศึกษาทฤษฎีการทำงานและการประยุกต์ใช้งานของ CP180 โดยมี CPU #Z180
2. เพื่อศึกษาทฤษฎีและการใช้งานของ IC ตระกูล TTL
3. เพื่อศึกษาวิธีการออกแบบวงจรสนับสนุนต่าง ๆ ให้ CPU ทำการควบคุมได้ตามต้องการ
4. เพื่อศึกษาการออกแบบโปรแกรมควบคุมการทำงานของ CP 180 โดยใช้ภาษา ASSEMBLY
5. เพื่อศึกษาการติดต่อสื่อสารข้อมูลระหว่าง MICROCOMPUTER กับ CP180 โดย ผ่าน PORT RS 232
6. เพื่อเป็นแนวทางในการนำเทคโนโลยีทางด้านอิเล็กทรอนิกส์มาประยุกต์ช่วยงานทางด้านธุรกิจ

หลักในการทำให้เกิดภาพใน SCOREBOARD

เราสามารถทำให้เกิดภาพบน DOT METRIX ได้จากการอาศัยหลักการ SCAN คล้าย ๆกับจอภาพของทีวีนั่นเองคือ ภาพที่ปรากฏนั้นจะประกอบด้วยการรวมเส้นที่เกิดจากการ SCAN ครั้งละ หนึ่งเส้นเป็นจำนวนเท่ากับ COLOUM หรือ ROW ของ DOT METRIX แล้วแต่ละรูปแบบของการSCANซ้ำๆกันหลายๆรอบ ความเร็วที่ใช้นั้นต้องไม่เกิน 25 รอบต่อวินาที ภาพที่ได้นั้นจะนิ่งไม่กระพริบหรือตา เราไม่สามารถจับการSCAN ได้นั่นเอง โดยการ SCAN นั้นจะใช้สวิชท์ซึ่งถูกควบคุมด้วย SOFEWARE ซึ่งสามารถกำหนดความเร็วหรือ เวลาได้จาก SOFEWARE นั้นโดยส่วนทางด้าน การป้อนข้อมูลนั้นจะต้องสัมพันธ์กับการ SCAN ด้วย เช่น ข้อมูล COLOUM แรกเข้ามาก็ต้องตรงกับตำแหน่งที่สวิชท์ SCAN ต่อวงจรใน COLOUM แรกด้วยเป็นต้น ซึ่งสามารถนำหลักการนี้เองไปสร้างเป็นวงจรใช้งานจริง ซึ่งจะมีรายละเอียดต่าง ๆ ดังจะได้กล่าว ต่อไป

SCOREBOARD แบ่งตามลักษณะของการ SCAN ได้สองรูปแบบ

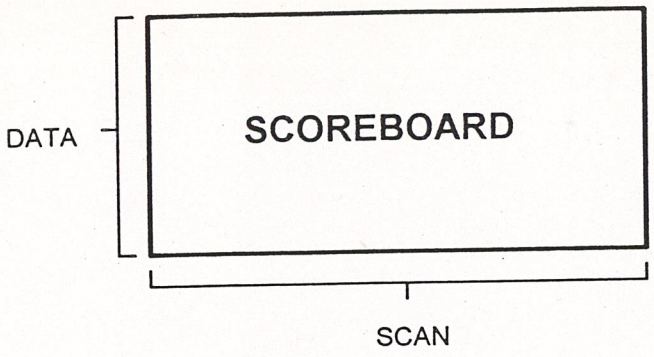
(1) แบบ SCAN ตามแนวนอน VERTICAL (COLOUM)

(2) แบบ SCAN ตามแนวตั้ง HORIZONTAL (ROW)

SCOREBOARD มีการ SCAN ตามแนว VERTICAL (COLOUM)

หลักการที่ทำให้เกิดภาพจะเป็นดังที่กล่าวมาแล้ว โดย DATA จะถูกส่งเข้าทีละ 1 COLOUM และ SCAN ทำให้เกิดภาพแต่จะสังเกตุว่าการ SCAN ครบ 1 ภาพจะต้องใช้เวลายาวนานเพราะฉะนั้นกระแสเฉลี่ยที่ไหลผ่าน LED จึงมีค่าน้อย เพราะฉะนั้นจะมีผลต่อ LED ทำให้ LED ไม่สว่างการ SCAN ช้าเกินไป ภาพที่เกิดก็จะกระพริบ ซึ่งเป็นผลเสียของ SCORE BOARD แบบนี้ แต่มีข้อดีที่ว่าใช้อุปกรณ์น้อยและประหยัด คือส่วนของการป้อน DATA จะใช้จำนวนน้อย ซึ่งจริง ๆ วงจรในส่วนนี้จะมีอุปกรณ์เช่น BUFFER ต่ออยู่ที่ O/P จึงมีส่วนประกอบที่มากกว่าตัวสวิทช์ SCAN ดังนั้นถ้าอุปกรณ์ในส่วนนี้น้อยขึ้นก็จะมีความประหยัดกว่า

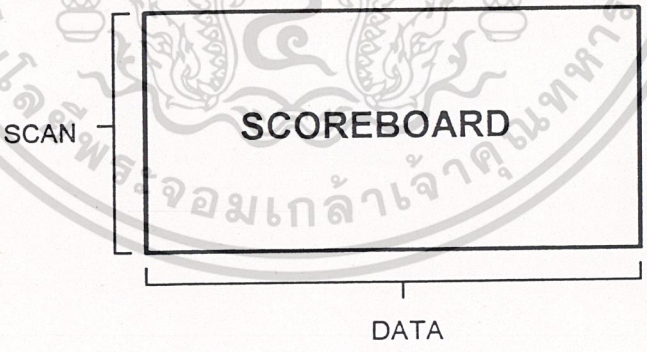
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.1 SCAN ทาง VERTICAL

SCOREBOARD ที่การ SCAN ตามแนว HORIZONTAL (ROW)

การทำงานหลัก ๆ เช่นเดียวกับการ SCAN ทาง VERTICAL แต่จะสลับทิศระหว่าง การป้อนข้อมูลที่มาป้อนครั้งละ 1 แถว หรือทาง ROW และควบคุมการ SCAN จะอยู่ทางแนวตั้งนั้นเอง เพราะฉะนั้นการต่อในลักษณะนี้จะทำให้ระยะเวลาในการ SCAN ครบ 1 ภาพ ได้รวดเร็วหรือถ้าเวลา เท่า ๆ กัน แบบนี้จะ SCAN ได้หลายครั้งกว่าแบบ SCAN ทาง VERTICAL หรือจะมีผลต่อความสว่าง ของ LED ซึ่งจะสว่างกว่า เพราะกระแสเฉลี่ยที่ไหลผ่าน LED จะมากกว่านั่นเอง ซึ่งหลักการของ SCOREBOARD แบบนี้เองที่เลือกมาใช้แก้ไขปัญหาความสว่างของ LED แต่ก็มีข้อเสียอยู่ที่ว่าระบบ HARD WARE จะแพงกว่าแบบที่ 1



รูปที่ 7.2 SCAN ทาง HORIZONTAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการในการออกแบบ SCOREBOARD

เมื่อเราได้กำหนดเป้าหมายและวัตถุประสงค์ของการสร้าง PROJECT แล้ว ในเบื้องต้น เราจะต้องทำการกำหนดถึงรายละเอียดก่อน เพื่อที่จะหาขอบเขตและแนวทางในการวางแผนดำเนินการ ออกแบบให้เป็นขั้นตอน เนื่องจากคุณสมบัติของ LED ที่ใช้นี้มี DUTY CYLCLE 1/8 แต่จากการที่ทดลองใช้ DUTY CYCLE 1/32 ก็ยังจะสามารถสว่างได้ แต่มีความสว่างจะลดลงเล็กน้อย ดังนั้น ถ้า DUTY CYCLE มาก ยิ่งขึ้นความสว่างจะลดน้อยลง ดังนั้นการออกแบบ SCAN จะต้องใช้เวลาในการ SCAN จะต้องใช้เวลา ในการ SCAN น้อยที่สุดและต้องสัมพันธ์กับ DUTY CYCLE ของ LED เพื่อให้เกิดภาพที่ดีที่สุด ดังนั้นในการออกแบบ SCOREBOARD ที่ทำนี้มีขนาด (32 X 160) ดังนั้นจะเห็นว่า SCAN ทาง VERTICAL นั้นจะต้องใช้เวลานานมาก ถึงแม้นว่าเราจะแบ่งออกเป็น MODULE แล้วนำSCAN มาต่อขนานกันก็ยังมากอยู่ ดังนั้นเพื่อที่จะให้ชุด SCAN สามารถออกแบบได้ง่าย จึงออกแบบให้ SCAN ทาง HORIZONTAL

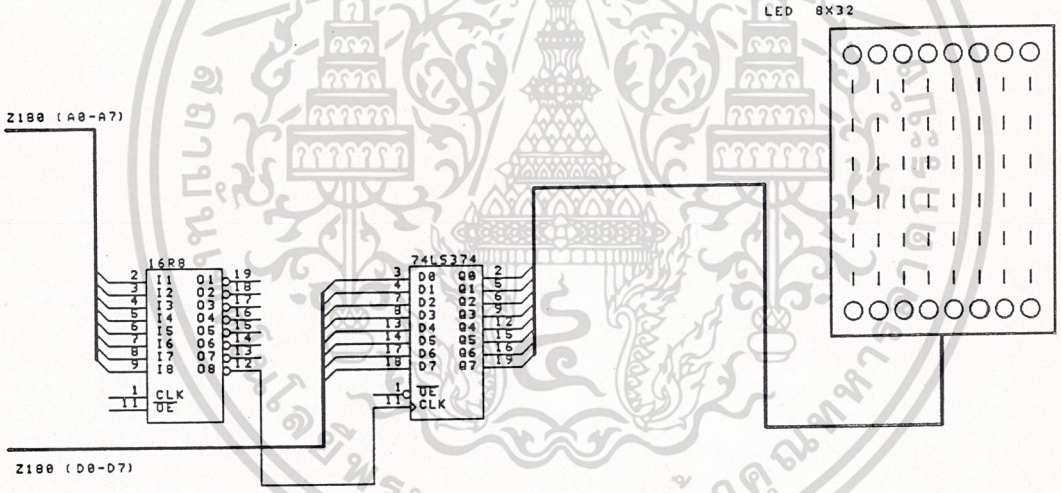
โดยเราจะสมมุติให้ COLOUR SCOREBOARD เปรียบเสมือนเป็น MEMORY MAP ที่ CPU มองเห็นแล้วสามารถจำลองเป็น MEMORY ได้ด้วย การพิจารณาจากคุณลักษณะของ SCOREBOARD คือหลังจากที่เราได้กำหนดไว้แล้วว่า SCOREBOARD จะมีด้านกว้างด้านยาวอย่างละเท่าไรโดยพิจารณา จากตัวอักษรที่จะสามารถ DISPLAY ในแนวตั้งพร้อม ๆ กันได้มากที่สุด เช่นใน PROJECT นี้ เรากำหนดให้สามารถแสดงตัวอักษรภาษาอังกฤษได้ตามแนวตั้ง 10 ตัวอักษร และภาษาไทย 10 ตัวอักษร ดังนั้นเราจะต้องกำหนดหรือหารูปแบบของ CHARACTER GENERATOR หรือ PATTERN ของตัวอักษรหนึ่งตัวว่า จะต้องมีขนาดกว้างคูณยาวกี่จุด ในลักษณะของ DOT MATRIX ในการนี้เราได้ตกลงใช้ CHARACTER GENERATOR ของตัวอักษรหนึ่งตัวของภาษาอังกฤษมีขนาด 16 x 32 จุด หมายถึง ความสูงของตัวอักษรมีขนาด 32 จุด และกว้าง 16 จุด เราจะนำ LED มาแทนที่จุดต่าง ๆ แต่ละจุด เหล่านี้ โดยให้ LED 1 ดวงต่อ 1 จุด เพราะฉะนั้นตัวอักษรหนึ่งตัวจะใช้LED ทั้งหมด 32 X 16 = 256 ดวง แต่เรากำหนดให้ตัวอักษรเรียงกันไป 10 ตัว เพราะฉะนั้น จำนวน LED ที่จะต้องใช้ทั้งหมดในกรณีจึงมีค่าเท่ากับ 512 x 10 = 5120 ดวง / 2 สี เนื่องจากเราต้องการ SCOREBOARD ที่มีลักษณะการแสดงผลออกมาเป็นหลายสี ดังนั้นเรา จึงต้องใช้ LED ที่มี 3 ขา ประกอบไปด้วย COMMON CATHODE ขา ANODE 1 (สีแดง) และขา ANODE 2 (สีเขียว) ดังนั้น LED ชนิดนี้จะให้สีได้ 3 สี คือ สีแดง สีเขียว และ สีผสมทางแสงระ หว่างสีแดงกับสีเขียว โดยการให้ FORWARD BIAS ที่ ANODE ทั้งสองขา ดังนั้นถ้าเปรียบเทียบ แล้ว COLOUR SCOREBOARD ที่ขนาดเท่ากันกับ MONOCHROMATIC SCOREBOARD จะใช้จำนวนพื้นที่ ของ MEMORY มากเป็นสองเท่าเพราะว่า LED 3 สี จะใช้สองบิทในการควบคุมการสว่างดับของสีส่วนLEDสีเดียวจะใช้เพียงบิทเดียวเท่านั้น

ขั้นตอนในการออกแบบ

เพื่อให้ง่ายต่อการออกแบบและการ Control รวมไปถึงการความง่ายในการซ่อมแซม เราจึงได้ออกแบบแผง LED ไว้เป็น Modul โดยแต่ละ Modul จะสามารถนำมาต่อกันได้โดยผ่านทาง Connector ดังนั้นแต่ละ Modul สามารถที่จะสลับไปไว้ Modul อื่น ๆ ได้ โดยการเปลี่ยนตำ แหน่งของ PAL ให้ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบควบคุมการ Latch Data นั้น เราได้ใช้วิธีการใช้ Hardware ในการแยกการควบคุมสีทั้ง 2ออกจากกันโดยเด็ดขาด จึงทำให้สามารถง่ายต่อการควบคุมในการที่จะควบคุมสีที่ 3 การ SCAN นั้น เราจะใช้วิธีการ SCAN นั้น เราจะใช้วิธีการ SCAN ทาง HORIZONTAL เป็นแบบ SCAN 32 และจะส่งการ SCAN ไปพร้อม ๆ กันทั้ง 2 สี ซึ่งถ้าไม่ต้องการให้สีใดสีหนึ่งติด เราก็จะต้องป้อนข้อมูล ให้เป็น ศูนย์ ของสีนั้น การทำเช่นนี้จะทำให้เราสามารถประหยัดเวลาได้มาก เนื่องเพราะว่าเราจะ LOAD ข้อมูล 1 ชุดทั้ง 2 สีเพียงครั้งเดียว เนื่องจาก PAL ที่ใช้เป็น PAL16R8 ซึ่งมี 8 O/P ดังนั้นเรานำ O/P ที่ได้นี้ไป เป็น สัญญาณ Clock เพื่อควบคุมการ Latch Data ของ 74LS374 และการออกแบบ Scan เราได้ ออกแบบไว้ให้ Scan 32 จึงทำให้ O/P ของ PAL 1 O/P (ในการทำงานจริงเราใช้ 2 O/P) สามารถที่จะควบคุม LED ไว้ได้ 8 x 32 ดวง / สี แต่เนื่องจากเราออกแบบ PAL 1 ตัว สามารถ ที่จะควบคุม LED ได้ 2 สี (สีที่ 3 คือ การนำเอาสีทั้ง 2 มาผสมกันทางแสง) และสัญญาณ CLOCK ที่ใช้ในการควบคุม PAL16R8 นั้น เพื่อให้ Synchronize กันและเพื่อความรวดเร็วในการทำงานจึงได้ ใช้ ความถี่ของระบบ ดังรูปที่ 6.3

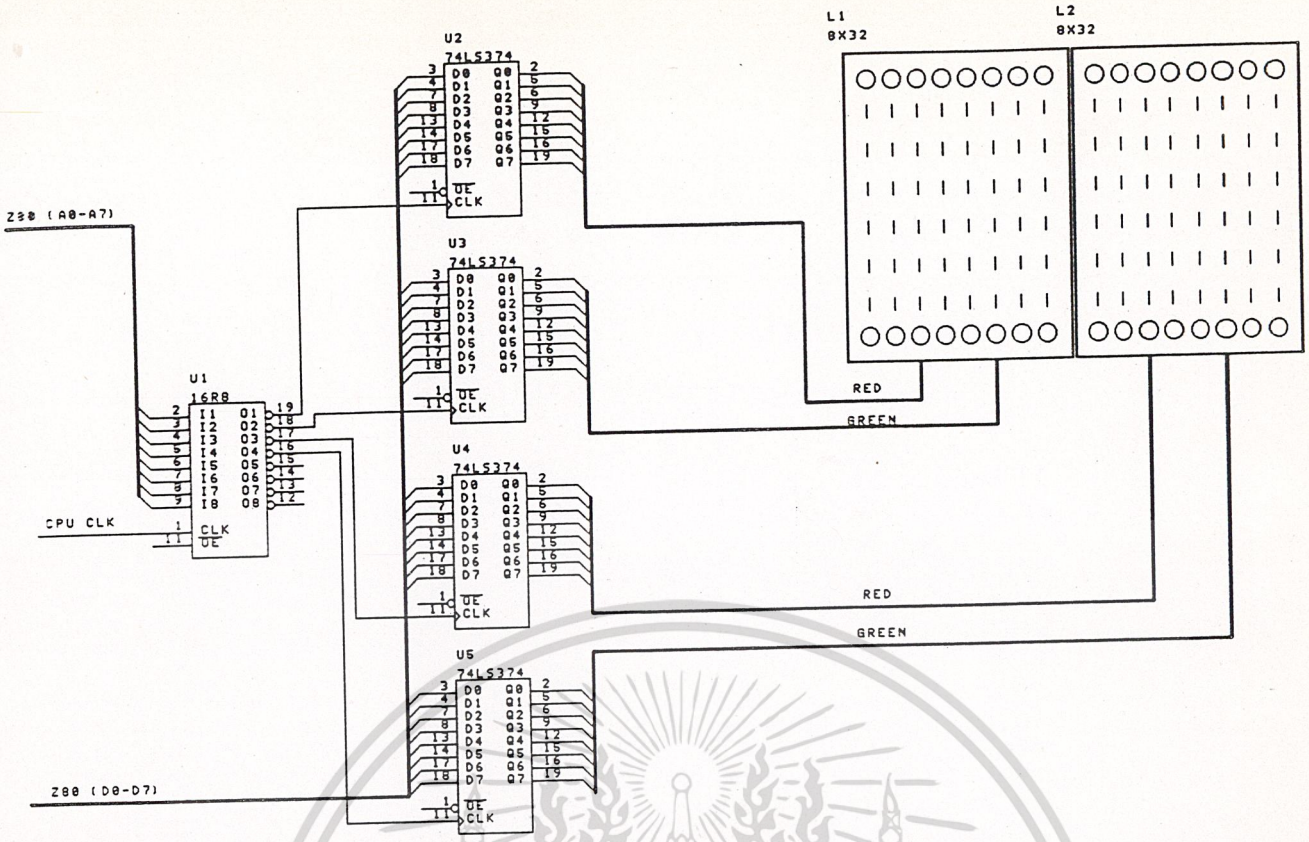


รูปที่ 7.3 แสดงการต่อ clock ให้ 74LS374 ที่มาจาก PAL 16L8

ดังนั้นจะเห็นได้ว่า PAL 1 O/P และ 74LS374 1 ตัวเราสามารถที่จะควบคุม LED ได้ถึง 8 x 16 DOT แต่อักษร 1 ตัวมีขนาด 16 x 32 เราจึงต้องใช้ OUTPUT PAL เพิ่มอีก 1 และ 74LS374 อีก 1 ตัว เราจึงจะสามารถควบคุมได้ 1 ตัวอักษร ต่อ 1 สี

ดังนั้นเมื่อต้องการที่จะควบคุมสีที่ 2 เราก็จะต้องเพิ่มอุปกรณ์ดังที่กล่าวมาแล้วอีก 1 ชุด ดังรูปที่ 6.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.4 แสดงการต่อ 74LS374 เพื่อเพิ่มการควบคุมสีที่ 2

เนื่องจาก CP 180 CONTROL PACK นั้นมี I/O PORT ว่างอยู่เริ่ม ตั้งแต่ 40H ดังนั้นเพื่อ ให้ง่ายต่อการเขียน Program เราจึงนำมาใช้งานโดยก่อนที่จะใช้งานจะต้องนำมา Decode เสียก่อน เพื่อระบุตำแหน่งที่จะนำไปให้กับ PAL โดยการนำสัญญาน A_0 - A_3 ต่อเข้ากับ PAL โดยผ่าน 74LS244 เป็นตัวขับสัญญาณให้แรงขึ้น โดยให้เป็น 4 BIT ต่ำ ส่วน A_4 - A_7 นั้นพร้อมกับสัญญาณ IORQ และ สัญญาน WR จะต่อเข้ากับ 74LS154 ก่อนเพื่อที่จะ DECODE I/O PORT ให้ได้ตามที่ต้อง การ ดังตารางที่ 1 (รายละเอียดของการDecode เบอร์ของ Port ดูได้จากบทของ PAL)

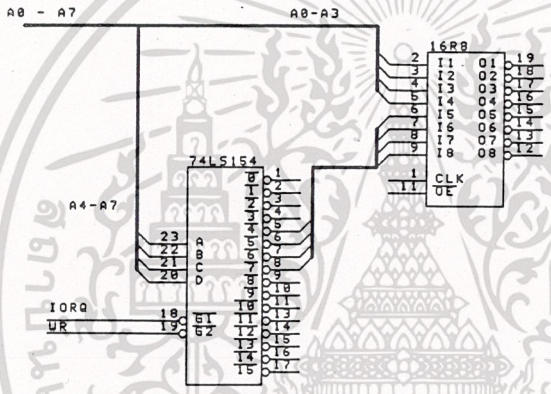
TABLE 74LS154

INPUT				OUTPUT													
A7	A6	A5	A4	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
L	H	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L	L
L	H	L	H	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L
L	H	H	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L

ตารางที่ 1 การ DECODE I/O PORT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

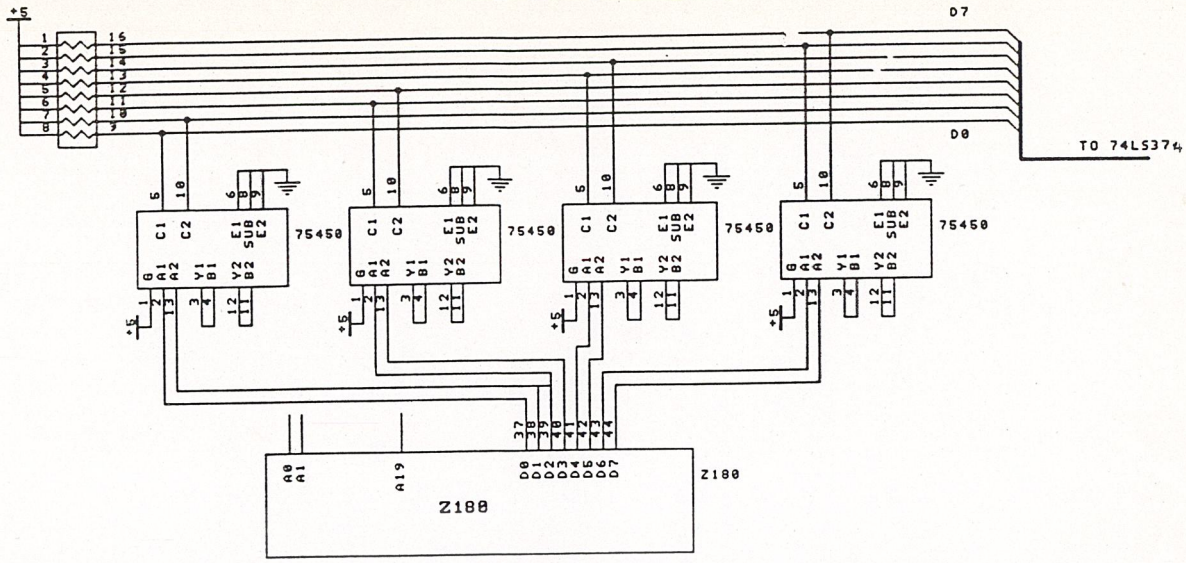
ดังตารางเราจะนำสัญญาน $\overline{IORQ}$ และ WR มาต่อกับสัญญาณ G_1 และ G_2 ของ 74LS154 เพื่อที่จะสามารถ DECODE PORT ได้ ส่วน OUTPUT 4,5,6,และ 7 ที่ได้จาก 74LS154 เราจะนำ ไปต่อเป็น 4 BIT สูง โดยผ่าน 74LS244 ไว้ให้กับ PAL ดังแสดงไว้รูปที่ 6.5



รูปที่ 7.5 แสดงการ decode I/O port

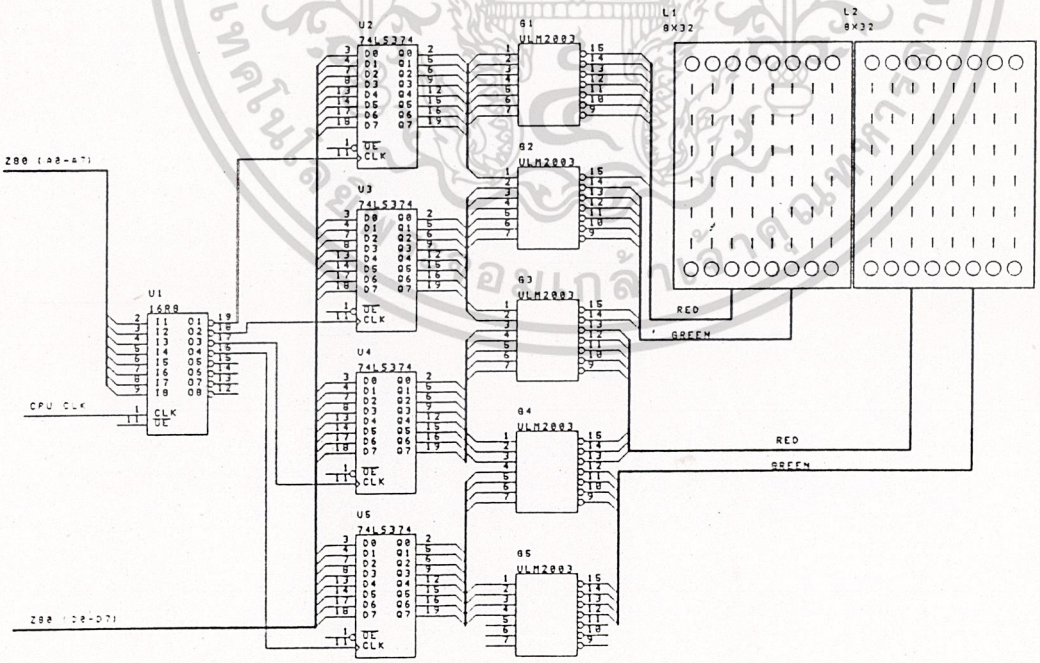
ส่วนสัญญาณ DATA BUS นั้นเราจะนำมาจาก Z180 โดยตรงไม่ผ่าน PORT เนื่องจากสัญญาณ Data ที่ออกจาก Z180 นั้นมีกำลังต่ำไม่เพียงพอที่จะ Drive สัญญานให้กับ 74LS374 ได้ทั้งหมด ดังนั้นจึงต้องทำการขยายสัญญาณให้แรงขึ้นเพื่อส่งไปให้ 74LS374 เนื่องจากกระแส I_{OL} ของ 74LS374 ซึ่งตาม Spec ระบุไว้ว่าจะต้องใช้กระแสถึง 24 mA ดังนั้นเราจึงใช้ DS75450 เป็นตัวขยายสัญญาณ ซึ่ง DS75450 เป็น IC ประเภท Peripheral Drivers ซึ่งสามารถที่จะทำ งานที่ความถี่สูงได้ และมีอัตราการขยายค่อนข้างสูง ซึ่งสามารถที่จะขยายสัญญานได้ถึง 300 mA ต่อ 1 OUTPUT ดังรูป 6.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.6 แสดงการต่อสัญญาณ DATA จาก CPU เพื่อนำมาขยายด้วย IC 75450

เนื่องจาก LED ที่ขา Anode ต่อไว้กับชุด Scan (จะต้องมีศักดาสูงกว่า ขา Cathode คือ +5 Volt) แต่ Data ที่ต้องการนำไปควบคุม LED คือ Bit ที่เป็น High ดังนั้น Data ที่ออกมาจาก 74LS374 จึงจำเป็นจะต้องใส่ IC ที่เป็น Inverter ไว้ ในที่นี้ได้ออก แบบไว้โดยนำเอา IC ULN2003 มาใช้งาน ซึ่ง IC ULM2003 จะเป็นแบบ Open Collecter จะ สามารถรับ Sink Current ได้ ดังรูปที่ 6.7



รูปที่ 7.7 แสดงการต่อ ULN 2003 เข้ากับ 74LS374

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

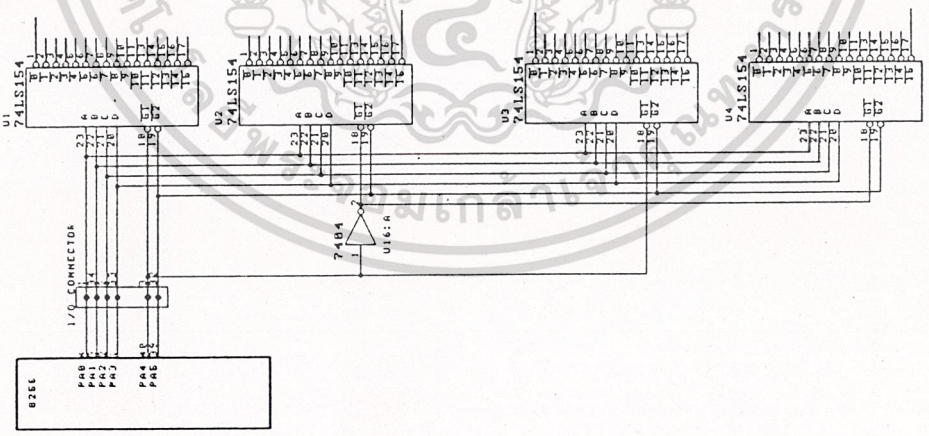
การออกแบบวงจร SCAN

การออกแบบวงจร SCAN นั้นเนื่องจากได้ออกแบบไว้ให้ SCAN 32 ดังนั้นจึง ใช้วิธีการผ่าน PORT 8255 แล้วอาศัย 74LS154 เป็นตัว DECODE เข้าช่วยซึ่ง 74LS154 นั้นสามารถที่จะ Decode ได้ตั้งแต่ 0 - 15 ดังเพื่อที่จะสามารถทำ Scan ให้ได้ถึง 32 จึงต้องนำ 74LS154 มาต่อ ขนานกัน 2 ตัว โดยอาศัยการควบคุมที่ G1 และ G2 เข้าช่วยในการที่จะควบคุมการ Scan โดยเรา จะต่อ Inverter เข้าที่ G1 ของ 74LS154 ตัวที่ 2 (นับ 16 - 31) ดังตารางที่ 2

PORT 8255					SCAN สีแดง				SCAN สีเขียว			
					(0 - 15)		(16 - 31)		(0 - 15)		(16 - 31)	
P4	P3	P2	P1	P0	G1	U1	G1	U2	G1	U3	G2	U4
0	X	X	X	X	0	ON	1	OFF	0	ON	1	OFF
1	X	X	X	X	1	OFF	0	ON	1	OFF	0	ON

ตารางที่ 2 แสดงการ Sacn 32 ทั้ง 2 สี

ดังตารางที่ 2 นั้นจะเห็นได้ว่าสัญญานที่ออกจาก P4 ที่เข้ามาควบคุมขา G1 ของ U1 และ U2 ของ 74LS154 นั้นจะมีการ INVERT กันอยู่เพื่อใช้ในการควบคุมการ Scan ซึ่งในขณะที่เรา Control P4 ให้เป็น "0" นั้นจะมีแต่ U1 และ U3 เท่านั้นที่ทำงาน และถ้า P4 เป็น "1" จะมีแต่ U2 และ U4 เท่านั้นที่ทำงาน ดังนั้นเราจึงใส่ Inverter ไว้ที่ G1 ของ U2 และ U4 ดังรูปที่ 6.8



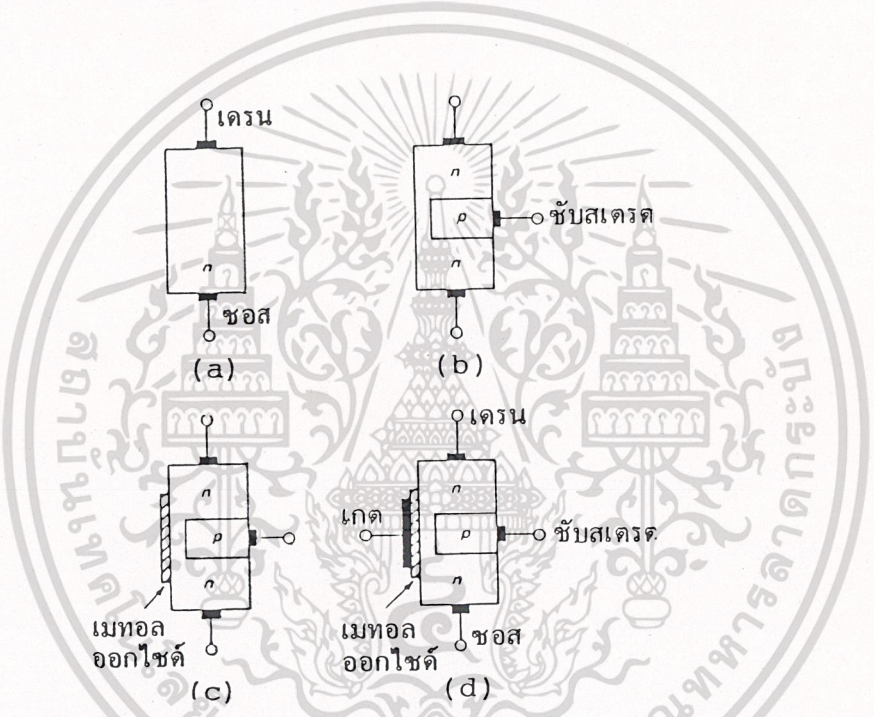
รูปที่ 7.8 แสดง การต่อ DECODE 74LS154 ด้วยขา G1,G2 เพื่อสลับการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนวงจรที่ทำหน้าที่ Drive LED นั้นในที่นี้เราได้ออกแบบไว้โดยการใช้ Mosfet ซึ่ง Mosfet เป็นอุปกรณ์ชนิดหนึ่งที่มีคุณสมบัติดีหลายประการ เช่น ความต้านทานขาเข้าสูงมากเมื่อเอาไป ทำอุปกรณ์สวิทชิ่ง จะกินไฟน้อยกว่าพวกไบโพลาร์ทรานซิสเตอร์ ยิ่งไปกว่านั้นวงจรของมอส (MOS) บน ไอซี จะกินพื้นที่น้อยมาก ทำให้นำไปสร้าง LSI (large scale integrated circuit) ได้ IC ที่ทำจากมอสพวกนี้ มีความหนาแน่นของอุปกรณ์สูง สามารถทำวงจรที่ซับซ้อนมาก ๆ ได้

มอสเฟสก็มีลักษณะคล้ายเจเฟท ต่างกันที่มีฉนวนคั่นระหว่างเกต และแชนแนล ด้วยเหตุ นี้เรา สามารถให้แรงดันบวกหรือลบกับเกตได้ ซึ่งเจเฟทนั้นทำไม่ได้ เพราะการไบอัสตรงเจเฟท ทำให้ ขาเกตซอส นำกระแสได้

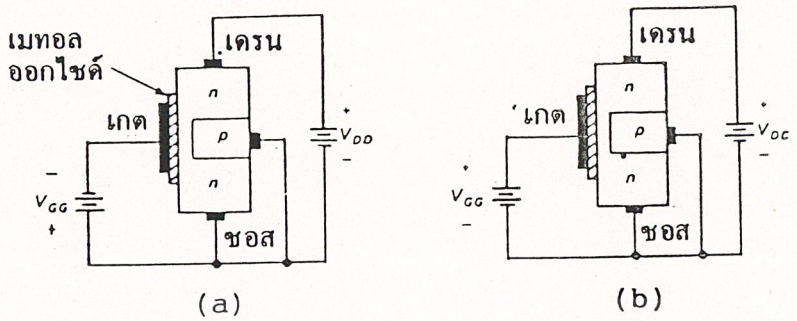
โครงสร้างของมอสเฟท



รูปที่ 7.9 โครงสร้างของมอสเฟท (a) n แชนแนล (b) เพิ่มซับสเตรดเข้ามา
(c) เพิ่มชั้นของออกไซด์โลหะเข้ามา (d) เพิ่มเกต

ตามรูปที่ 6.9 แสดงถึงโครงสร้างของมอสเฟท เริ่มด้วยส่วนที่เป็นสาร N ซึ่งต่อ ขาเดรนและซอส ในตอนนี้ถ้าป้อนไฟบวกให้ขาเดรน ไฟลบให้ขาซอส จะมีกระแสไหลได้ ต่อมาก็มีส่วน ที่เป็นสาร P แทรกเข้ามา ส่วนของสาร P นี้เรียก ซับเสตรต (substrate) ด้านตรงข้ามกับสาร P จะมีชั้นบางๆของออกไซด์ของโลหะ ปกติแล้วจะเป็นซิลิกอนไดออกไซด์ ส่วนนี้จะเป็นฉนวนไฟฟ้า (insulator) หลังจากนั้นจะฉาบโลหะลงบนฉนวนนี้ และต่อสายออกมาเป็นขาเกต สังเกตุได้ว่า เกตของมอสเฟท ถูกแยกทางไฟฟ้าออกมาจากแชนแนล จากลักษณะเช่นนี้มันจึงถูกเรียกอีกอย่างหนึ่งว่า อินซูเลทเต็ดเกตเฟท (insulated-gate fet : IGFET)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.10 (a) การไบอัสด้วยไฟลบ (b) การไบอัสด้วยไฟบวก

จากรูปที่ 6.10 เมื่อป้อนแรงดันเข้าที่ขาเดรนกับซอส จะมีกระแสไหลผ่านแชนแนลที่ ทางซ้ายของซับเสตรต กระแสส่วนนี้สามารถควบคุมให้มากน้อยตามแรงดันที่ขาเกตได้ แรงดันที่ขาเกต นี้จะมีค่าเป็นบวกหรือลบก็ได้ เพราะเกตถูกคั่นด้วยฉนวนไม่ให้ต่อกันทางไฟฟ้ากับแชนแนล แรงดันที่ป้อน ปที่เกตถ้าเป็นลบจะผลักอิเลคตรอนกลับไปที่ซอส ดังนั้นแรงดันที่เกตยิ่งเป็นลบมาก กระแสจะยิ่งไหล น้อย ลักษณะการทำงานแบบนี้จะเหมือนเจเฟท ทำงานโดยการลด (reducing,depleting)ปะจุใน แชนแนล จึงเรียกว่าการทำงานในดีพลีชั่นโหมด (depletion mode) แต่ถ้าาแรงดันป้อนที่เกตเป็นบวก มันจะดูดอิเลคตรอนจากขาซอส มาที่แชนแนล กระแสจากเดรนไปซอสจะมีค่าเพิ่มขึ้น หมายความว่าแรงดันที่เกตที่เป็นบวกจะเพิ่ม (enhances) การนำกระแสของมันจึงเรียกการทำงานแบบนี้ว่า เอ็นฮานซ์เมนท์โหมด (enhancement mode) มอสเฟทมีความต้านทางขาเข้าสูงมาก (10^{10}-10^{14})ไม่ว่าจะทำงานใน โหมดไหนเนื่องจากขาเกตของมันมีฉนวนคั่นอยู่ระหว่างมันกับแชนแนล

ค่าแรงดัน เกต - ซอล สูงสุด (Maximum gate - source voltage)

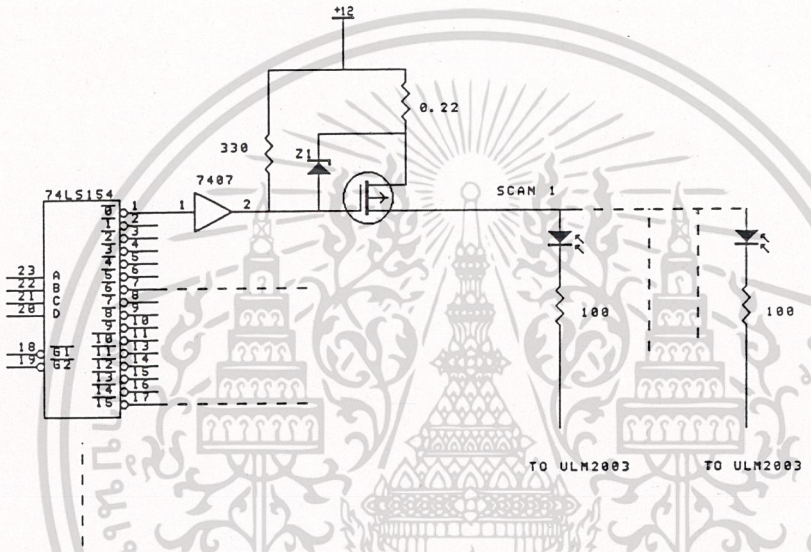
โดยทั่วไป มอสเฟท ทั้ง D-Mosfet และ E-Mosfet จะมีฉนวนชั้นบาง ๆ ที่คั่นระหว่าง Gate และ ubstrate อยู่ เนื่องจากชั้นของฉนวนที่บางมาก ถ้าเราป้อน V_{GS}มีค่าเกินค่า แรงดันสูงสุดที่มันจะทนได้ V_{GS} (Max) ฉนวนนี้จะทะลุ Mosfet ก็จะเสีย ซึ่ง Mosfetโดยทั่ว ๆ ไป จะมีค่า V_{GS} (Max) -$\pm$30 V

Mosfet นี้นอกจากจะพังด้วยการป้อน V_{GS} ที่มากเกินไปแล้ว เราอาจจะทำให้มัน พังโดยไม่รู้ตัว เช่น การถอดหรือใส่ตัวมันจากวงจรในขณะที่วงจรนั้นยังมีไฟเลี้ยงอยู่ แรงดันทรานเซี่ยน (Transient Voltage) ที่เกิดขึ้นอาจมีค่าเกิน V_{GS}(Max) ได้ หรือประจุไฟฟ้าสถิตย์ที่เกิดจาก ธรรมชาติหรือมนุษย์เองก็อาจมีค่าสูงเกิน Vgs เช่นกัน ดังนั้น Mosfet ก่อนจะถูกส่งออกจากโรงงาน จึงต้องใช้ลวดลัดวงจรระหว่างขาของมัน หรือเสียบไว้บนโฟมที่นำไฟฟ้า เมื่อจะนำมันมาใช้จึงถอดออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเพื่อที่จะแก้ไขการพังของ Mosfet อันเนื่องมาจาก ค่า V_{GS}สูงสุด และ แรงดันจากทรานซิ่ยน เราจึงใช้ ซีเนอร์ไดโอด (Zener Diode) ต่อระหว่าขาเกต และขาซอล เอาไว้ ซึ่งถ้ามีแรงดันสูงเกิน ซีเนอร์ไดโอดจะลัดวงจรก่อนที่ฉนวนที่ขาเกต จะทะลุ

แรงดันเบรคดาวน์ของซีเนอร์ไดโอดจะต้องมีค่าต่ำกว่า V_{GS} (Max) การต่อเช่น นี้มีประโยชน์ก็จริง แต่ก็ทำให้เกิดผลเสียด้วย คือ มันจะลดความต้านทานทางขาเข้าของ Mosfet ลงไป ดังวงจรรูปที่ 6.11



รูปที่ 7.11 แสดงการต่อ Bias ให้กับ Mosfet

ส่วนเพื่อป้องกันการเสียหายที่จะเกิดขึ้นกับ 74LS154 เราจึงต้องใส่ Buffer 7407 เอาไว้ และเนื่องจาก Power Supply ที่จ่ายให้กับ Mosfet นั้น ได้ใช้ +12 Volt แต่ LED นั้นตาม Spec ได้ระบุให้ใช้แค่ 6 Volt ดังนั้นจึงต้องใช้ Resistor มาช่วยในการเป็นตัวแบ่ง แรงดัน เพื่อไม่ให้ LED เกิดความเสียหายได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

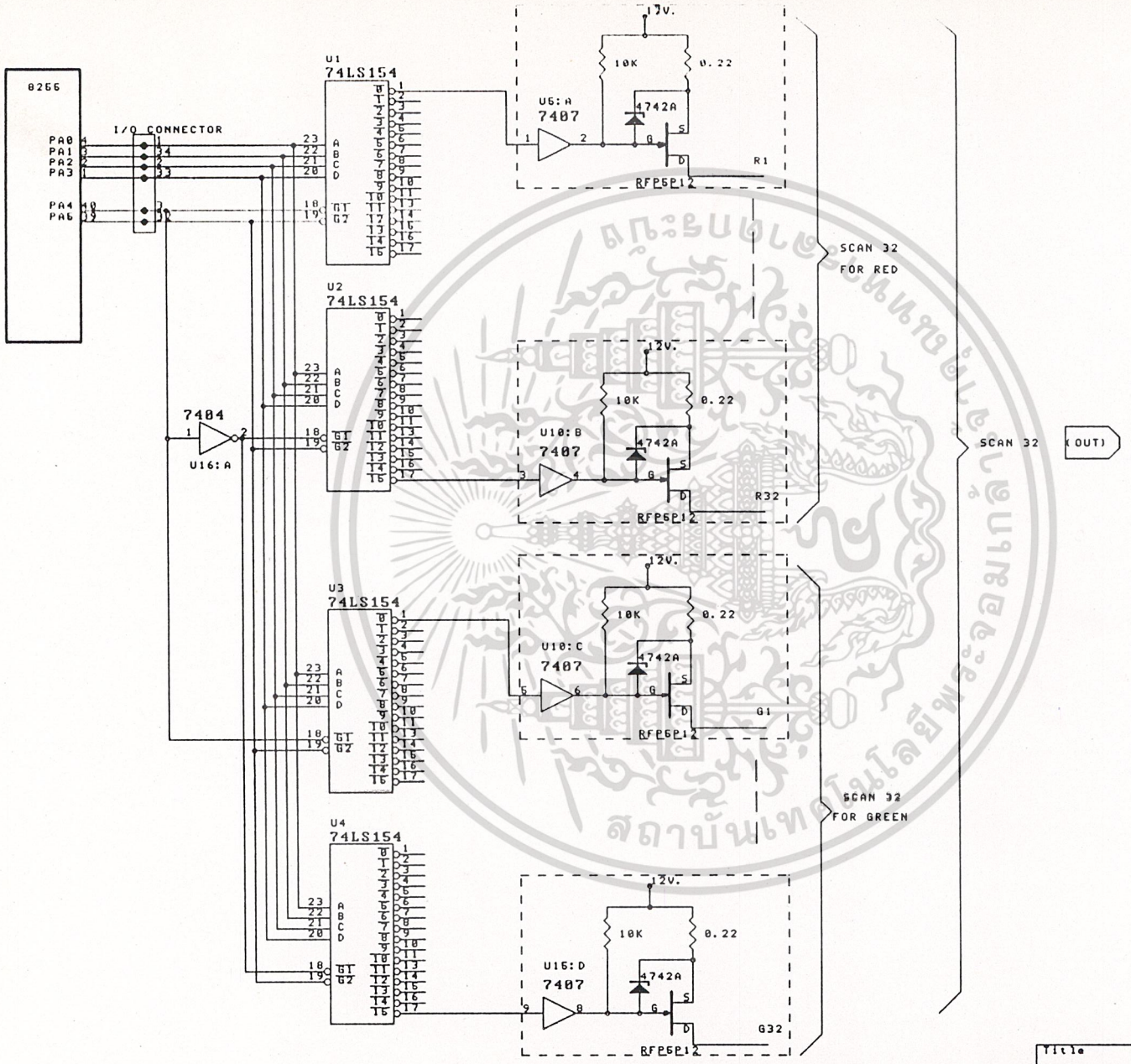
1. ZILOG, "Z80180 Z180 MPU MICROPROCESSOR DATA BOOK TCEHNICAL MANUAL", 1986
2. PROFESSIONAL DEVEIOPMENT PRODUCTS GROUP, "PSEUDOSAM PROFESSIONAL SERIES CROSS ASSEMBLE MANUAL LEVEL II "
3. HEATHKIT EDUCATIONAL SYSTEM, "ADVANCED MICROPROCESSORS"
4. บริษัท ซีเอ็ดยูเคชั่น จำกัด , "คู่มือ/ เทียบเบอร์ไอซี TTL ",พ.ศ 2521
5. บริษัท ซีเอ็ดยูเคชั่น จำกัด , "คู่มือทรานซิลเตอร์ ",พ.ศ 2521

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

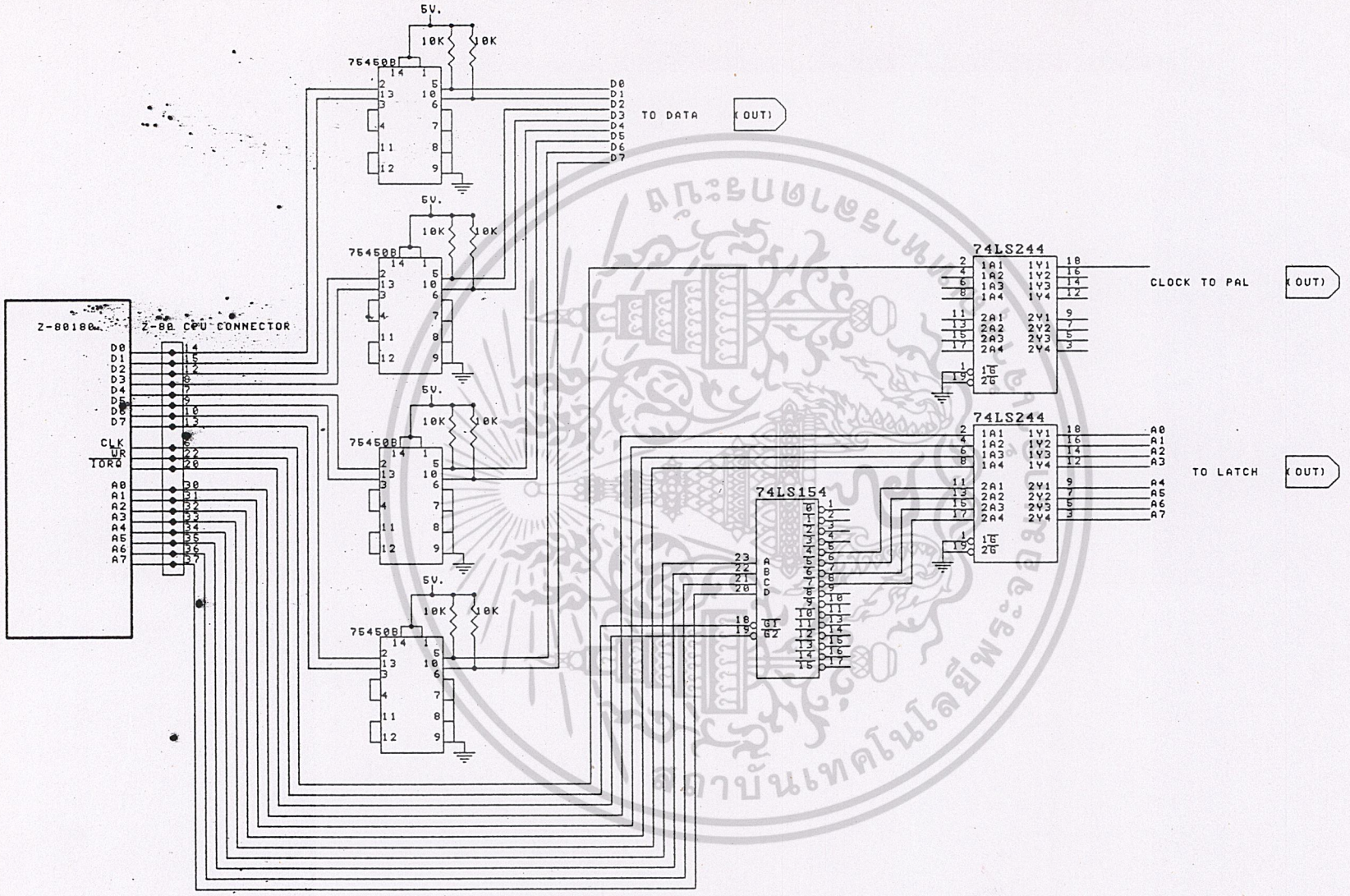
วงจรที่ใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



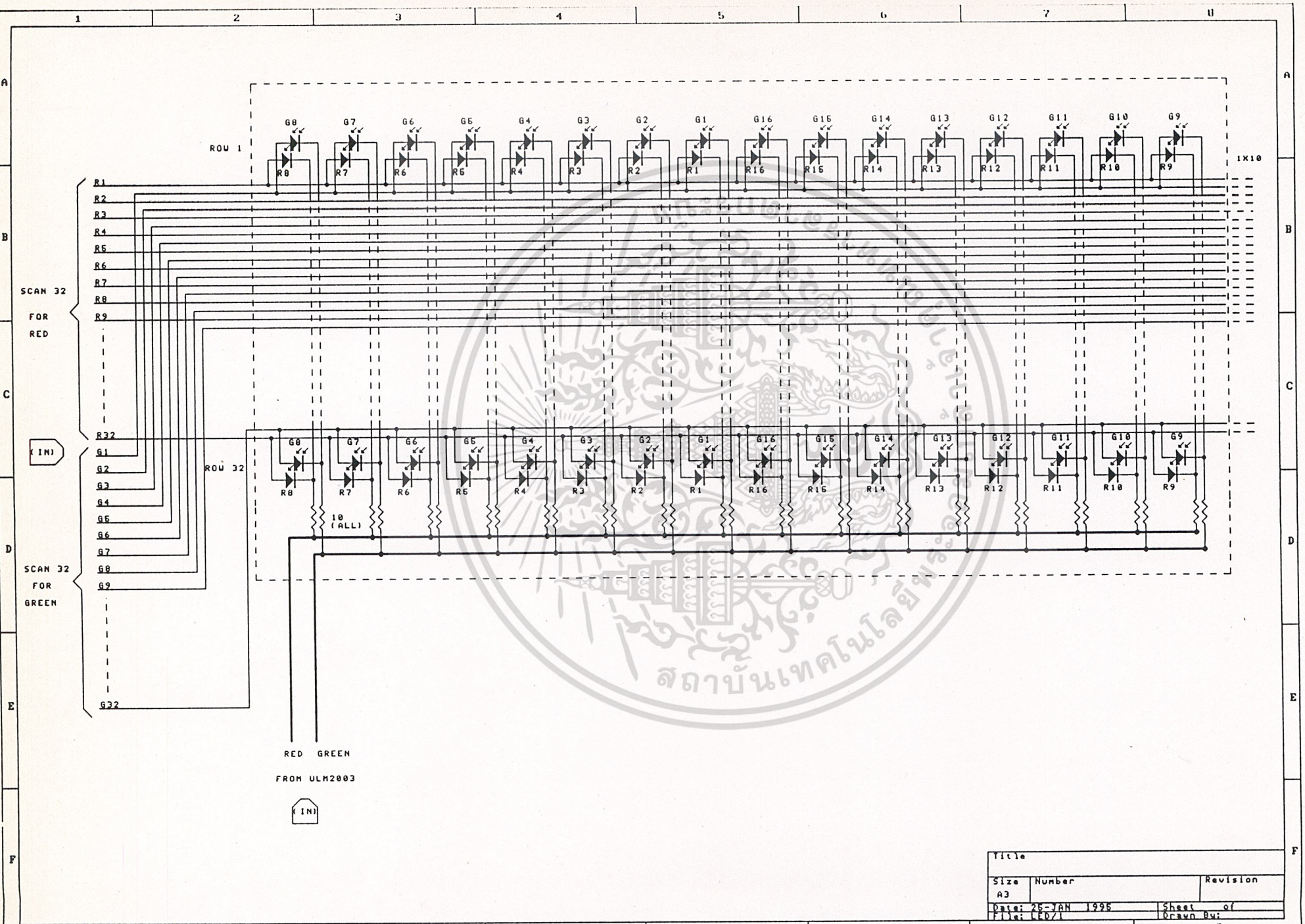
Title		
Size A3	Number	Revision
Date: 23-JAN-995		Sheet of
File: PROJECT/1		Drawn By:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

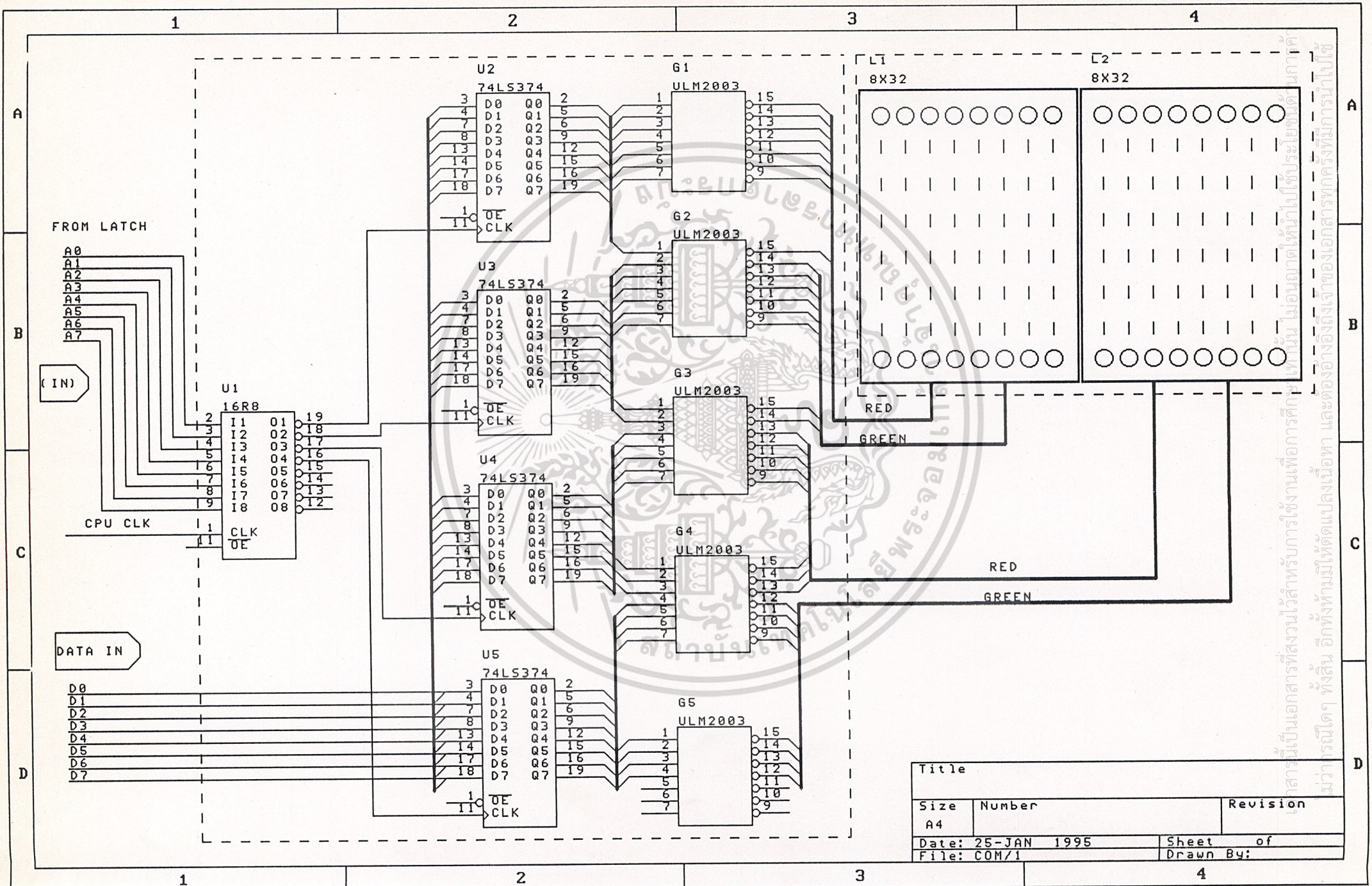


Title		
Size A3	Number	Revision
Date: 23-JAN 1995		Sheet of
File: PRO/1		Drawn By:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


FROM LATCH
A0
A1
A2
A3
A4
A5
A6
A7
(IN)
CPU CLK
DATA IN
D0
D1
D2
D3
D4
D5
D6
D7
U1
16R8
I1 I2 I3 I4 I5 I6 I7 I8
O1 O2 O3 O4 O5 O6 O7 O8
CLK
OE
U2
U3
U4
U5
74LS374
D0 D1 D2 D3 D4 D5 D6 D7
Q0 Q1 Q2 Q3 Q4 Q5 Q6 Q7
OE
CLK
G1
G2
G3
G4
G5
ULM2003
L1
8X32
L2
8X32
RED
GREEN
RED
GREEN
Title
Size
A4
Number
Revision
Date: 25-JAN 1995
Sheet of
File: COM/1
Drawn By:

ภาคผนวก

- Software ที่ใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.ORG   0000H
.EQU   CNTLA0,00H
.EQU   CNTLA1,01H
.EQU   CNTLB0,02H
.EQU   CNTLB1,03H
.EQU   STAT0,04H
.EQU   STAT1,05H
.EQU   TDR0,06H
.EQU   TDR1,07H
.EQU   RDR0,08H
.EQU   RDR1,09H
.EQU   TMDR0L,0CH
.EQU   TMDR0H,0DH
.EQU   RLDR0L,0EH
.EQU   RLDR0H,0FH
.EQU   TCR,10H
.EQU   TMDR1L,14H
.EQU   TMDR1H,15H
.EQU   RLDR1L,16H
.EQU   RLDR1H,17H
.EQU   SAR0L,20H
.EQU   SAR0H,21H
.EQU   SAR0B,22H
.EQU   DAR0L,23H
.EQU   DAR0H,24H
.EQU   DAR0B,25H
.EQU   BCR0L,26H
.EQU   BCR0H,27H
.EQU   DSTAT,30H
.EQU   DMODE,31H
.EQU   DCNTL,32H
.EQU   IL,33H
.EQU   ITC,34H
.EQU   VECLOW,80H
.EQU   LF,0AH
.EQU   CR,0DH
.EQU   BEL,07H
.EQU   CONTROL,8FH
.EQU   CONTROL1,9FH
.EQU   DATA,9CH
.EQU   SCAN,8CH
.EQU   LATCH,9DH
.EQU   RTC,0A0H
.EQU   SEC1,RTC
.EQU   SEC10,RTC+01H
.EQU   MIN1,RTC+02H
.EQU   MIN10,RTC+03H
.EQU   HOUR1,RTC+04H
.EQU   HOUR10,RTC+05H
.EQU   DAY1,RTC+06H
.EQU   DAY10,RTC+07H
.EQU   MON1,RTC+08H
.EQU   MON10,RTC+09H
.EQU   YEAR1,RTC+0AH
.EQU   YEAR10,RTC+0BH
.EQU   WEEK,RTC+0CH
.EQU   CREG_D,RTC+0DH
.EQU   CREG_E,RTC+0EH
.EQU   CREG_F,RTC+0FH
.EQU   TH_EN,0FD20H
.EQU   SOURC_UP,0FD50H
.EQU   SOURC_DW,0FD52H
.EQU   DEST_UP,0FD54H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

```
                .EQU  DEST_DW,0FD56H
                .EQU  BUFROTE,0FD58H
                .EQU  BUFROTE1,0FD5AH
                .EQU  BUFROTE_1,0FD5CH
                .EQU  BUFRTE1,0FD5EH
                .EQU  COUNT_DW,0FD60H
                .EQU  COUNT_PRT,0FD62H
                .EQU  P7B,0FD64H
                .EQU  P7B1,0FD66H
                .EQU  P7B2,0FD68H
                .EQU  P7B3,0FD6AH
                .EQU  P7B4,0FD6CH
                .EQU  INT_SEND,0FD6EH
                .EQU  CSTART,0FD70H
                .EQU  SCOUNT,01A0H
                .EQU  DCOUNT,0050H
                .EQU  SHCOUNT,0114H
                .EQU  PROGRAM,0FD00H
                .EQU  TEXT,0FD02H
                .EQU  COLOUR,0FD04H
                .EQU  O_ADRESS,0FD06H
                .EQU  N_ADRESS,0FD08H
                .EQU  S_ADRESS,0FD0AH
                .EQU  PRE_ADRES,0FD0CH
                .EQU  VAR_TEXT,0FD0EH
                .EQU  VAR_PRO,0FD10H
                .EQU  CHARTEST,0FD12H
                .EQU  DISPLAY,8000H
                .EQU  BUFDIS1,0C000H
                .EQU  CHARGEN,18000H
                .EQU  BUFPRO,0F000H
                .EQU  BUFPRO1,0F400H
                .EQU  RTCD_E,0FCD0H
                .EQU  RTCT_E,0FCDAH
                .EQU  RTCD_T,0FCE4H
                .EQU  RTCT_T,0FCEFH
                .EQU  CBUF,0FCF9H
                .EQU  STACK,0FF00H
                .EQU  DEMO,7500H
                .EQU  COUNT,0000H
                .EQU  GAL,40H

                ;*************************************
                ;              POWER UP DELAY
                ;*************************************

UP:             XOR A
UP1:            NOP
                DEC A
                JP NZ,UP1
                JP INIT

                ;*************************************
                              .ORG VECLOW
                ;*************************************

INT1:           .DRW  EMPTY
INT2:           .DRW  EMPTY
PRT0:           .DRW  FLASH
PRT1:           .DRW  EMPTY
DMA0:           .DRW  EMPTY
DMA1:           .DRW  EMPTY
CSIO:           .DRW  EMPTY
ASCI0:          .DRW  EMPTY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ASCI1:      .DRW  RECIVE
;
EMPTY:      SLP

            ;*************************************
            ;              INITIAL PARAMETER
            ;*************************************

INIT:       LD   A,80H
            OUT (CONTROL),A
            OUT (CONTROL1),A
            LD SP,STACK
            LD A,VECLOW
            OUT0 (IL),A
            LD A,00H
            OUT0 (DCNTL),A
            CALL SET_RTC
            CALL ASCISET
            CALL SETPRT0
            CALL SETPRT1
            LD A,00H
            LD (CSTART),A
            IM 2
            EI

            ;*************************************
            ;              START UP
            ;*************************************

MAIN:       JP TEST

            ;*************************************
            ;  SET INIT RTC  24/12HR.
            ;*************************************

SET_RTC:    LD A,07H
            OUT (CREG_F),A
            LD A,04H              ;MODE 24 HOUR
            OUT (CREG_F),A
            OUT (CREG_E),A
            XOR A
            OUT (CREG_D),A
            RET

            ;*************************************
            ;SET ASCI CH.0 TX,RX,8,N,1,9600
            ;*************************************

ASCISET:    LD A,64H
            OUT0 (CNTLA1),A
            LD A,02H
            OUT0 (CNTLB1),A
            LD A,08H
            OUT0 (STAT1),A
            RET

            ;*****************************************
            ;SET PRT CH.0 FOR INTERRUPT EVERY 1 SEC
            ;*****************************************

SETPRT0:    LD A,60H
            OUT0 (TMDR0L),A
            OUT0 (RLDR0L),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD A,0EAH
                OUT0 (TMDR0H),A
                OUT0 (RLDR0H),A
                XOR A
                LD (COUNT_PRT),A
                RET

                ;*************************************
                ;SET PRT CH.1 FOR CLK AT 13.333 USEC
                ;*************************************

SETPRT1:        LD A,01H
                OUT0 (TMDR1L),A
                OUT0 (RLDR1L),A
                LD A,00H
                OUT0 (TMDR1H),A
                OUT0 (RLDR1H),A
                LD A,16H
                OUT0 (TCR),A
                RET

                ;************************************************
                ;PRT CH.0 INTERRUPT EVERY 1SEC FOR FLASH TIMER
                ;************************************************

FLASH:          DI
                PUSH AF

FLASH1:         IN0 A,(TCR)
                BIT 6,A
                JP Z,FLASH1
                IN0 A,(TMDR0L)

                LD A,(COUNT_PRT)
                INC A
                CP 06H
                JP Z,FLASH2
                LD (COUNT_PRT),A
                POP AF
                EI
                RETI
FLASH2:         XOR A
                LD (COUNT_PRT),A
                LD A,(RTCT_E+07H)
                CP 3AH
                JP Z,FLASH3
                LD A,3AH
                LD (RTCT_E+07H),A
                LD (RTCT_T+07H),A
                LD A,(COLOUR)
                CP 52H
                CALL Z,FLASHR
                CP 47H
                CALL Z,FLASHG
                CP 4FH
                CALL Z,FLASHO
                POP AF
                EI
                RETI
FLASH3:         LD A,20H
                LD (RTCT_E+07H),A
                LD (RTCT_T+07H),A
                LD A,(COLOUR)
                CP 52H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                CALL Z,FLASHR2
                CP 47H
                CALL Z,FLASHG2
                CP 4FH
                CALL Z,FLASHO2
                POP AF
                EI
                RETI

                ;****************************************
                ;ASCI INTERRUPT COMPUTERFOR SINGLE BOARD
                ;****************************************

RECIVE:         DI
                PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                LD HL,BUFPRO1
                LD BC,0512H
RECIVE1:        IN0 E,(STAT1)
                BIT 7,E
                JP Z,RECIVE1
                IN0 A,(RDR1)
                LD (HL),A
                INC HL
                DEC C
                JP NZ,RECIVE1
                DJNZ RECIVE1
RECIVE2:        IN0 E,(STAT1)
                BIT 7,E
                JP Z,RECIVE3
                IN0 A,(RDR1)
                JP RECIVE2
RECIVE3:        LD A,64H
                OUT0 (CNTLA1),A
                IN0 A,(RDR1)

                ;*****************************
                ; SEND DATA TO COMPUTER
                ;*****************************

                LD HL,READY
                LD A,(HL)
SEND:           IN0 E,(STAT1)
                BIT 1,E
                JP Z,SEND
                OUT0 (TDR1),A
                INC HL
                LD A,(HL)
                CP 00H
                JP NZ,SEND
                LD A,64H
                OUT0 (CNTLA1),A
                IN0 A,(RDR1)

                ;***********************
                ;    SET TIME TO RTC
                ;***********************

                IN A,(CREG_D)
                SET 0,A
                OUT (CREG_D),A
                IN A,(CREG_F)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ทำซ้ำ ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SET 1,A
OUT (CREG_F),A

LD HL,BUFPRO1
LD A,(HL)
AND 0FH
OUT (MON10),A
INC HL
LD A,(HL)
AND 0FH
OUT (MON1),A
INC HL
INC HL
LD A,(HL)
AND 0FH
OUT (DAY10),A
INC HL
LD A,(HL)
AND 0FH
OUT (DAY1),A
INC HL
INC HL
LD A,(HL)
AND 0FH
OUT (YEAR10),A
INC HL
LD A,(HL)
AND 0FH
OUT (YEAR1),A
INC HL
LD A,(HL)
AND 0FH
OUT (HOUR10),A
INC HL
LD A,(HL)
AND 0FH
OUT (HOUR1),A
INC HL
INC HL
LD A,(HL)
AND 0FH
OUT (MIN10),A
INC HL
LD A,(HL)
AND 0FH
OUT (MIN1),A
INC HL
INC HL
LD A,(HL)
AND 0FH
OUT (SEC10),A
INC HL
LD A,(HL)
AND 0FH
OUT (SEC1),A

IN A,(CREG_F)
RES 1,A
OUT (CREG_F),A
IN A,(CREG_D)
RES 0,A
OUT (CREG_D),A

LD A,0FFH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD (INT_SEND),A
                LD A,64H
                OUT0 (CNTLA1),A
                IN0 A,(RDR1)
                POP HL
                POP DE
                POP BC
                POP AF
                EI
                RETI

READY:          .DB "LED DOT MATRIX THREE COLOUR DISPLAY" ,CR,LF
                .DB "BY BOONSONG LUENGMANOTHUM (KMITL)" ,CR,LF
                .DB  CR,LF
                .DB  "TRANFER DATA OK!",CR,LF
                .DB  BEL,CR,LF,00H

                ;**************
                ; ROTATE  RCT
                ;**************

CSHIFT:         RLCA
                RLCA
                RLCA
                RLCA
                RET

                ;************************************
                ;              MAIN PROGRAM
                ;              ------------
                ;************************************

MAINP:          LD HL,BUFDATA1
                LD DE,BUFPRO
                LD BC,0400H
                LDIR
                LD HL,CONSTANT
                LD DE,RTCD_E
                LD BC,002FH
                LDIR

MAIN1:          LD A,(INT_SEND)
                CP 0FFH
                JP Z,MAIN2
                JP MAIN3
MAIN2:          LD A,00H
                LD (INT_SEND),A
                LD HL,BUFPRO1+10H
                LD DE,BUFPRO
                LD BC,0400H
                LDIR
MAIN3:          LD HL,BUFPRO            ;ADDRESS  START OF TEXT (ASCII)
                LD BC,0400H             ;SIZE OF TEXT
                LD DE,0000H             ;SIZE OF PROGRAM
COMPARE:        LD A,2FH                ;COMPARE TEXT (/)
                CPIR
                LD A,C                  ;CHECK Reg.C TO ZERO
                CP 00H
                JP NZ,COMPARE1
                LD A,B                  ;CHECK Reg.B TO ZERO  Y/N
                CP 00H
                JP NZ,COMPARE1
                JP START
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
COMPARE1:   LD A,(HL)              ;COMPARE No.PROGRAM (00 - 15)
            AND 0F0H
            CP 30H
            JP NZ,COMPARE
            DEC BC
            INC HL
            LD A,(HL)
            AND 0F0H
            CP 30H
            JP NZ,KEEP
            INC HL
            DEC BC
KEEP:       LD A,(HL)
            CP 52H                 ;COMPARE RED Y/N
            JP NZ,COMPARE2
CHECK1:     INC DE                 ;KEEP QUANTITY OF PROGRAM
            LD (PROGRAM),DE
            JP COMPARE

COMPARE2:   CP 47H                 ;COMPARE GREEN Y/N
            JP NZ,COMPARE3
            JP CHECK1
COMPARE3:   CP 4FH                 ;COMPARE ORANGE Y/N
            JP NZ,COMPARE
            JP CHECK1

            ;************************************
            ;          START PROGRAM
            ;          -------------
            ;************************************

START:      LD HL,BUFPRO            ;START PROGRAM
            LD (O_ADRESS),HL        ;SAVE OLD ADDRESS PROGRAM
            LD DE,(PROGRAM)
            INC E
            LD (VAR_PRO),DE

LOOP1:      LD A,(INT_SEND)
            CP 0FFH
            JP Z,MAIN1
            LD BC,0000H
            LD DE,(VAR_PRO)         ;GIVE VARAIBAL PROGRAM
            LD HL,(O_ADRESS)        ;GIVE ADDRESS PROGRAM
            LD (S_ADRESS),HL        ;LOAD ADDRESS TO START ADDRESS
            DEC E                   ;EMPTY PROGRAM Y/N
            LD (VAR_PRO),DE
            JP Z,LOOP2              ;YES TO START PROGRAM NEW
            JP LDATA

LOOP2:      LD A,(CSTART)
            CP 59H
            JP Z,MAIN1
            LD HL,BUFPRO1+10H
            LD DE,BUFPRO
            LD BC,0400H
            LDIR
            LD A,59H
            LD (CSTART),A
            JP MAIN1

LDATA:      LD A,2FH                ;COMPARE TEXT ( / SLASH)
            CPIR
            LD A,(HL)
            AND 0F0H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                CP 30H
                JP NZ,LDATA
                INC HL
                LD A,(HL)
                AND 0F0H
                CP 30H
                JP NZ,KEEP1
                LD A,(HL)
                AND 0FH
                LD B,A
                DEC HL
                LD A,(HL)
                AND 0FH
                LD C,A
                MLT BC
                LD A,C
                ADD A,10H
                INC HL
                INC HL
                INC HL
                LD (O_ADRESS),HL
                JP LOOP1

KEEP1:          DEC HL
                LD A,(HL)
                AND 0FH
                INC HL
                INC HL
                LD (O_ADRESS),HL
                CALL START1
                CP 01H
                JP Z,P1START
                CP 02H
                JP Z,P2START
                CP 03H
                JP Z,P3START
                CP 04H
                JP Z,P4START
                CP 05H
                JP Z,P5START
                CP 06H
                JP Z,P6START
                CP 07H
                JP Z,P7START
                CP 08H
                JP Z,P8START
                CP 09H
                JP Z,P9START
                JP LOOP1

TFONT:          PUSH AF
                PUSH BC
                PUSH HL
                LD HL,8000H
                OUT0 (SAR0L),L
                OUT0 (SAR0H),H
                LD A,01H
                OUT0 (SAR0B),A
                LD HL,8000H
                OUT0 (DAR0L),L
                OUT0 (DAR0H),H
                XOR A
                OUT0 (DAR0B),A
                LD BC,4000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                OUT0 (BCR0L),C
                OUT0 (BCR0H),B
                LD A,02H
                OUT0 (DMODE),A
                LD A,04H
                OUT0 (DCNTL),A
                LD A,40H
                OUT0 (DSTAT),A
                POP HL
                POP BC
                POP AF
                RET

                ;***************************
                ; PROGRAM # 1 SHOW TIME
                ;***************************

P1START:        CALL TFONT
                LD HL,(O_ADRESS)
                DEC HL
                DEC HL
                DEC HL
                DEC HL
                LD A,(HL)
                LD (TH_EN),A
P1_TIME:        LD A,(COLOUR)
                CP 52H
                JP Z,P1_RED
                CP 47H
                JP Z,P1_GRN
                CP 4FH
                JP Z,P1_ORN
                JP LOOP1

                ;****************************
                ; START TIMER ENGLISH (RED)
                ;****************************

P1_RED:         LD C,02H
P1_RED1:        LD DE,0250H
P1_RED2:        LD A,(TH_EN)
                CP 45H
                JP Z,P1_RED3
                CP 65H
                JP Z,P1_RED3
                CP 54H
                JP Z,P1_RED0
                CP 74H
                JP Z,P1_RED0
                JP LOOP1
P1_RED0:        CALL READDATT
                CALL DATET_R
                JP P1_RED4
P1_RED3:        CALL READDATE
                CALL DATEE_R
P1_RED4:        LD HL,8000H
                LD B,00H
P1_RED5:        CALL P1DISPAY
                CALL START_SCAN
                CALL P1DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                JP NZ,P1_RED5
                DEC E
                JP NZ,P1_RED4
                DEC D
                JP NZ,P1_RED4

                IN0 A,(TCR)
                SET 0,A
                OUT0 (TCR),A
                LD DE,0250H
P1_RED6:        LD A,(TH_EN)
                CP 45H
                JP Z,P1_RED7
                CP 65H
                JP Z,P1_RED7
                CP 54H
                JP Z,P1_RED10
                CP 74H
                JP Z,P1_RED10
                JP LOOP1
P1_RED10:       CALL READTIMT
                CALL TIMET_R
                JP P1_RED8
P1_RED7:        CALL READTIME
                CALL TIMEE_R
P1_RED8:        LD HL,8000H
                LD B,00H
P1_RED9:        CALL P1DISPAY
                CALL START_SCAN
                CALL P1DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P1_RED9
                DEC E
                JP NZ,P1_RED8
                DEC D
                JP NZ,P1_RED8
                IN0 A,(TCR)
                RES 0,A
                OUT0 (TCR),A
                DEC C
                JP NZ,P1_RED1
                JP LOOP1


                ;*****************************
                ; START TIMER ENGLISH (GREEN)
                ;*****************************

P1_GRN:         LD C,02H
P1_GRN1:        LD DE,0250H
P1_GRN2:        LD A,(TH_EN)
                CP 45H
                JP Z,P1_GRN3
                CP 65H
                JP Z,P1_GRN3
                CP 54H
                JP Z,P1_GRN0
                CP 74H
                JP Z,P1_GRN0
                JP LOOP1
P1_GRN0:        CALL READDATT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                CALL DATET_G
                JP P1_GRN4
P1_GRN3:        CALL READDATE
                CALL DATEE_G
P1_GRN4:        LD HL,8000H
                LD B,00H
P1_GRN5:        CALL P1DISPAY
                CALL START_SCAN
                CALL P1DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P1_GRN5
                DEC E
                JP NZ,P1_GRN4
                DEC D
                JP NZ,P1_GRN4

                IN0 A,(TCR)
                SET 0,A
                OUT0 (TCR),A
                LD DE,0250H
P1_GRN6:        LD A,(TH_EN)
                CP 45H
                JP Z,P1_GRN7
                CP 65H
                JP Z,P1_GRN7
                CP 54H
                JP Z,P1_GRN10
                CP 74H
                JP Z,P1_GRN10
                JP LOOP1
P1_GRN10:       CALL READTIMT
                CALL TIMET_G
                JP P1_GRN8
P1_GRN7:        CALL READTIME
                CALL TIMEE_G
P1_GRN8:        LD HL,8000H
                LD B,00H
P1_GRN9:        CALL P1DISPAY
                CALL START_SCAN
                CALL P1DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P1_GRN9
                DEC E
                JP NZ,P1_GRN8
                DEC D
                JP NZ,P1_GRN8
                IN0 A,(TCR)
                RES 0,A
                OUT0 (TCR),A
                DEC C
                JP NZ,P1_GRN1
                JP LOOP1


                ;*******************************
                ; START TIMER ENGLISH (ORANGE)
                ;*******************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P1_ORN:     LD C,02H
P1_ORN1:    LD DE,0250H
P1_ORN2:    LD A,(TH_EN)
            CP 45H
            JP Z,P1_ORN3
            CP 65H
            JP Z,P1_ORN3
            CP 54H
            JP Z,P1_ORN0
            CP 74H
            JP Z,P1_ORN0
            JP LOOP1
P1_ORN0:    CALL READDATT
            CALL DATET_O
            JP P1_ORN4
P1_ORN3:    CALL READDATE
            CALL DATEE_O
P1_ORN4:    LD HL,8000H
            LD B,00H
P1_ORN5:    CALL P1DISPAY
            CALL START_SCAN
            CALL P1DELAY
            CALL OFFSCAN
            INC B
            LD A,B
            CP 20H
            JP NZ,P1_ORN5
            DEC E
            JP NZ,P1_ORN4
            DEC D
            JP NZ,P1_ORN4

            IN0 A,(TCR)
            SET 0,A
            OUT0 (TCR),A
            LD DE,0250H
P1_ORN6:    LD A,(TH_EN)
            CP 45H
            JP Z,P1_ORN7
            CP 65H
            JP Z,P1_ORN7
            CP 54H
            JP Z,P1_ORN10
            CP 74H
            JP Z,P1_ORN10
            JP LOOP1
P1_ORN10:   CALL READTIMT
            CALL TIMET_O
            JP P1_ORN8
P1_ORN7:    CALL READTIME
            CALL TIMEE_O
P1_ORN8:    LD HL,8000H
            LD B,00H
P1_ORN9:    CALL P1DISPAY
            CALL START_SCAN
            CALL P1DELAY
            CALL OFFSCAN
            INC B
            LD A,B
            CP 20H
            JP NZ,P1_ORN9
            DEC E
            JP NZ,P1_ORN8
            DEC D
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                JP NZ,P1_ORN8
                IN0 A,(TCR)
                RES 0,A
                OUT0 (TCR),A
                DEC C
                JP NZ,P1_ORN1
                JP LOOP1

                ;**********************************
                ; FLASH (:) RED
                ;**********************************

FLASHR:         PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD IX,8E80H
                LD HL,801CH
                LD BC,0025H
                LD D,20H

FLASHR1:        LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC IX
                ADD HL,BC
                DEC D
                JP NZ,FLASHR1
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

FLASHR2:        PUSH BC
                PUSH DE
                PUSH HL
                LD HL,801CH
                LD BC,0025H
                LD D,20H

FLASHR3:        LD (HL),00H
                INC HL
                LD (HL),00H
                INC HL
                LD (HL),00H
                INC HL
                LD (HL),00H
                ADD HL,BC
                DEC D
                JP NZ,FLASHR3
                POP HL
                POP DE
                POP BC
                RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;**********************************
                ; FLASH (:) GREEN
                ;**********************************

FLASHG:         PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,801CH
                LD IX,8E80H
                LD BC,0025H
                LD D,20H
FLASHG1:        LD A,(IX+00H)
                LD (HL),00H
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),00H
                INC HL
                LD (HL),A
                INC IX
                ADD HL,BC
                DEC D
                JP NZ,FLASHG1
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

FLASHG2:        PUSH BC
                PUSH DE
                PUSH HL
                LD HL,801CH
                LD BC,0025H
                LD D,20H
FLASHG3:        LD (HL),00H
                INC HL
                LD (HL),00H
                INC HL
                LD (HL),00H
                INC HL
                LD (HL),00H
                ADD HL,BC
                DEC D
                JP NZ,FLASHG3
                POP HL
                POP DE
                POP BC
                RET

                ;**********************************
                ; FLASH (:) ORANGE
                ;**********************************

FLASHO:         PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                PUSH IX
                LD HL,801CH
                LD IX,8E80H
                LD BC,0025H
                LD D,20H
FLASHO1:        LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC IX
                ADD HL,BC
                DEC D
                JP NZ,FLASHO1
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

FLASHO2:        PUSH BC
                PUSH DE
                PUSH HL
                LD HL,801CH
                LD BC,0025H
                LD D,20H
FLASHO3:        LD (HL),00H
                INC HL
                LD (HL),00H
                INC HL
                LD (HL),00H
                INC HL
                LD (HL),00H
                ADD HL,BC
                DEC D
                JP NZ,FLASHO3
                POP HL
                POP DE
                POP BC
                RET


                ;************************************
                ; READ DATE & MONTH & YEAR (ENGLISH)
                ;************************************

READDATE:       PUSH BC
                PUSH HL
                IN A,(CREG_D)
                SET 0,A
                OUT (CREG_D),A

                IN A,(DAY1)
                AND 0FH
                ADD A,30H
                LD (RTCD_E+01H),A
                IN A,(DAY10)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                AND 0FH
                ADD A,30H
                CP 30H
                JP Z,READDAE1
                LD (RTCD_E),A
                JP READDAE2
READDAE1:       LD A,20H
                LD (RTCD_E),A

READDAE2:       IN A,(MON1)
                AND 0FH
                LD C,A
                IN A,(MON10)
                AND 0FH
                CP 00H
                JP Z,MDATA
                LD A,C
                ADD A,0AH
                LD C,A
MDATA:          DEC C
                LD HL,MON_E
                LD B,03H
                MLT BC
                ADD HL,BC
                LD A,(HL)
                LD (RTCD_E+3),A
                INC HL
                LD A,(HL)
                LD (RTCD_E+4),A
                INC HL
                LD A,(HL)
                LD (RTCD_E+5),A

                IN A,(YEAR1)
                AND 0FH
                ADD A,30H
                LD (RTCD_E+8),A
                IN A,(YEAR10)
                AND 0FH
                ADD A,30H
                LD (RTCD_E+7),A

                IN A,(CREG_D)
                RES 0,A
                OUT (CREG_D),A
                POP HL
                POP BC
                RET

                ;***************************
                ; READ DATE D/M/Y (THAI)
                ;***************************

READDATT:       PUSH BC
                PUSH HL
                IN A,(CREG_D)
                SET 0,A
                OUT (CREG_D),A

                IN A,(DAY1)
                AND 0FH
                ADD A,0F0H
                LD (RTCD_T+01H),A
                IN A,(DAY10)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    AND 0FH
                    ADD A,0F0H
                    CP 0F0H
                    JP Z,READDAT1
                    LD (RTCD_T),A
                    JP READDAT2
READDAT1:           LD A,20H
                    LD (RTCD_T),A

READDAT2:           IN A,(MON1)
                    AND 0FH
                    LD C,A
                    IN A,(MON10)
                    AND 0FH
                    CP 00H
                    JP Z,MDATA1
                    LD A,0AH
                    ADD A,C
                    LD C,A
MDATA1:             DEC C
                    LD HL,MON_T
                    LD B,05H
                    MLT BC
                    ADD HL,BC
                    LD A,(HL)
                    LD (RTCD_T+03H),A
                    INC HL
                    LD A,(HL)
                    LD (RTCD_T+04H),A
                    INC HL
                    LD A,(HL)
                    LD (RTCD_T+05H),A
                    INC HL
                    LD A,(HL)
                    LD (RTCD_T+06H),A
                    INC HL
                    LD A,(HL)
                    LD (RTCD_T+07H),A

                    IN A,(YEAR1)
                    AND 0FH
                    LD C,A
                    IN A,(YEAR10)
                    CALL CSHIFT
                    AND 0F0H
                    ADD A,C
                    ADD A,43H
                    DAA
                    LD C,A
                    AND 0FH
                    ADD A,0F0H
                    LD (RTCD_T+09H),A
                    LD A,C
                    CALL CSHIFT
                    AND 0FH
                    ADD A,0F0H
                    LD (RTCD_T+08H),A

                    IN A,(CREG_D)
                    RES 0,A
                    OUT (CREG_D),A
                    POP HL
                    POP BC
                    RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;**********************************
                ; READ TIME HOUR & MIN  (ENGLISH)
                ;**********************************

READTIME:       PUSH BC
                IN A,(CREG_D)
                SET 0,A
                OUT (CREG_D),A

                IN A,(HOUR1)
                AND 0FH
                ADD A,30H
                LD (RTCT_E+06H),A
                IN A,(HOUR10)
                AND 0FH
                ADD A,30H
                CP 30H
                JP Z,READTIE1
                LD (RTCT_E+05H),A
                JP READTIE2
READTIE1:       LD A,20H
                LD (RTCT_E+05H),A

READTIE2:       IN A,(MIN1)
                AND 0FH
                ADD A,30H
                LD (RTCT_E+09H),A
                IN A,(MIN10)
                AND 0FH
                ADD A,30H
                LD (RTCT_E+08H),A

                IN A,(CREG_D)
                RES 0,A
                OUT (CREG_D),A
                POP BC
                RET

                ;**********************************
                ; READTIME HOUR/MIN (THAI)
                ;**********************************

READTIMT:       PUSH BC
                IN A,(CREG_D)
                SET 0,A
                OUT (CREG_D),A

                IN A,(HOUR1)
                AND 0FH
                ADD A,0F0H
                LD (RTCT_T+06H),A
                IN A,(HOUR10)
                AND 0FH
                ADD A,0F0H
                CP 0F0H
                JP Z,READTIT1
                LD (RTCT_T+05H),A
                JP READTIT2
READTIT1:       LD A,20H
                LD (RTCT_T+05H),A

READTIT2:       IN A,(MIN1)
                AND 0FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ADD A,0F0H
                LD (RTCT_T+09H),A
                IN A,(MIN10)
                AND 0FH
                ADD A,0F0H
                LD (RTCT_T+08H),A

                IN A,(CREG_D)
                RES 0,A
                OUT (CREG_D),A
                POP BC
                RET

                ;************************************
                ; LOAD DATA (D/M/Y) TO DISPLAY (RED)
                ;************************************

DATEE_R:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX

                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCD_E

DATEE_R1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,DATEE_R1

                LD HL,8000H
                LD BC,0002H

DATEE_R2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

DATEE_R3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,DATEE_R3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,DATEE_R2

                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET


                ;*************************************
                ; LOAD DATA (D/M/Y) TO DISPLAY (GREEN)
                ;*************************************

DATEE_G:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCD_E
DATEE_G1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,DATEE_G1

                LD HL,8000H
                LD BC,0002H
DATEE_G2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
DATEE_G3:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,DATEE_G3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,DATEE_G2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;****************************************
                ; LOAD DATA (D/M/Y) TO DISPLAY (ORANGE)
                ;****************************************

DATEE_O:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCD_E
DATEE_O1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,DATEE_O1

                LD HL,8000H
                LD BC,0002H
DATEE_O2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
DATEE_O3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,DATEE_O3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,DATEE_O2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;************************************
                ; LOAD DATA (H/R) TO DISPLAY (RED)
                ;************************************

TIMEE_R:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCT_E
TIMEE_R1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,TIMEE_R1

                LD HL,8000H
                LD BC,0002H
TIMEE_R2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
TIMEE_R3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,TIMEE_R3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,TIMEE_R2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;**************************************
                ; LOAD DATA (H/R) TO DISPLAY (GREEN)
                ;**************************************
TIMEE_G:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCT_E
TIMEE_G1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,TIMEE_G1

                LD HL,8000H
                LD BC,0002H
TIMEE_G2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
TIMEE_G3:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,TIMEE_G3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,TIMEE_G2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;****************************************
                ; LOAD DATA (H/R) TO DISPLAY (ORANGE)
                ;****************************************
TIMEE_O:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCT_E
TIMEE_O1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,TIMEE_O1

                LD HL,8000H
                LD BC,0002H
TIMEE_O2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
TIMEE_O3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,TIMEE_O3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,TIMEE_O2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;************************************
                ; LOAD DATA (D/M/Y) TO DISPLAY (RED)
                ;************************************

DATET_R:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0BH
                LD DE,BUFDIS1
                LD BC,RTCD_T
DATET_R1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                AND 0F0H
                CP 80H
                JP Z,DATET_RT
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
DATET_R4:       POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,DATET_R1
                JP DATET_R5

DATET_RT:       PUSH DE
                EX DE,HL
                LD DE,0040H
                AND 00H
                SBC HL,DE
                EX DE,HL
                LD HL,DISPLAY
                LD B,40H
                MLT BC
                ADD HL,BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD BC,0014H
                LDIR
                LD A,(RTCD_T+09H)
                LD (RTCD_T+0AH),A
                LD A,(RTCD_T+08H)
                LD (RTCD_T+09H),A
                LD A,20H
                LD (RTCD_T+08H),A
                POP DE
                JP DATET_R4


DATET_R5:       LD HL,8000H
                LD BC,0002H
DATET_R2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
DATET_R3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,DATET_R3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,DATET_R2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET


                ;*************************************
                ; LOAD DATA (D/M/Y) TO DISPLAY (GREEN)
                ;*************************************

DATET_G:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0BH
                LD DE,BUFDIS1
                LD BC,RTCD_T
DATET_G1:       PUSH AF
                PUSH BC
                LD A,(BC)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD C,A
                AND 0F0H
                CP 80H
                JP Z,DATET_GT
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
DATET_G4:       POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,DATET_G1
                JP DATET_G5

DATET_GT:       PUSH DE
                EX DE,HL
                LD DE,0040H
                AND 00H
                SBC HL,DE
                EX DE,HL
                LD HL,DISPLAY
                LD B,40H
                MLT BC
                ADD HL,BC
                LD BC,0014H
                LDIR
                LD A,(RTCD_T+09H)
                LD (RTCD_T+0AH),A
                LD A,(RTCD_T+08H)
                LD (RTCD_T+09H),A
                LD A,20H
                LD (RTCD_T+08H),A
                POP DE
                JP DATET_G4

DATET_G5:       LD HL,8000H
                LD BC,0002H
DATET_G2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
DATET_G3:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,DATET_G3
                POP BC
                INC B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD A,B
                    CP 20H
                    JP NZ,DATET_G2
                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    POP AF
                    RET


                    ;****************************************
                    ; LOAD DATA (D/M/Y) TO DISPLAY (ORANGE)
                    ;****************************************

DATET_O:            PUSH AF
                    PUSH BC
                    PUSH DE
                    PUSH HL
                    PUSH IX
                    LD A,0BH
                    LD DE,BUFDIS1
                    LD BC,RTCD_T
DATET_O1:           PUSH AF
                    PUSH BC
                    LD A,(BC)
                    LD C,A
                    AND 0F0H
                    CP 80H
                    JP Z,DATET_OT
                    LD B,40H
                    MLT BC
                    LD HL,DISPLAY
                    ADD HL,BC
                    LD BC,0040H
                    LDIR
DATET_O4:           POP BC
                    INC BC
                    POP AF
                    DEC A
                    JP NZ,DATET_O1
                    JP DATET_O5

DATET_OT:           PUSH DE
                    EX DE,HL
                    LD DE,0040H
                    AND 00H
                    SBC HL,DE
                    EX DE,HL
                    LD HL,DISPLAY
                    LD B,40H
                    MLT BC
                    ADD HL,BC
                    LD BC,0014H
                    LDIR
                    LD A,(RTCD_T+09H)
                    LD (RTCD_T+0AH),A
                    LD A,(RTCD_T+08H)
                    LD (RTCD_T+09H),A
                    LD A,20H
                    LD (RTCD_T+08H),A
                    POP DE
                    JP DATET_O4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DATET_O5:       LD HL,8000H
                LD BC,0002H
DATET_O2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
DATET_O3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,DATET_O3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,DATET_O2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;************************************
                ; LOAD DATA (H/R) TO DISPLAY (RED)
                ;************************************

TIMET_R:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCT_T
TIMET_R1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
                JP NZ,TIMET_R1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD HL,8000H
                LD BC,0002H
TIMET_R2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
TIMET_R3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,TIMET_R3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,TIMET_R2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;*************************************
                ; LOAD DATA (H/R) TO DISPLAY (GREEN)
                ;*************************************

TIMET_G:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCT_T
TIMET_G1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
                DEC A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                JP NZ,TIMET_G1

                LD HL,8000H
                LD BC,0002H
TIMET_G2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
TIMET_G3:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,TIMET_G3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,TIMET_G2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;****************************************
                ; LOAD DATA (H/R) TO DISPLAY (ORANGE)
                ;****************************************

TIMET_O:        PUSH AF
                PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD A,0AH
                LD DE,BUFDIS1
                LD BC,RTCT_T
TIMET_O1:       PUSH AF
                PUSH BC
                LD A,(BC)
                LD C,A
                LD B,40H
                MLT BC
                LD HL,DISPLAY
                ADD HL,BC
                LD BC,0040H
                LDIR
                POP BC
                INC BC
                POP AF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                DEC A
                JP NZ,TIMET_O1

                LD HL,8000H
                LD BC,0002H
TIMET_O2:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
TIMET_O3:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,TIMET_O3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,TIMET_O2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;*******************************
                ;  LOAD DATA TO 374
                ;*******************************

P1DISPAY:       PUSH BC
                LD B,28H
                LD C,GAL
                OTIMR
                POP BC
                RET

                ;*********
                ; DELAY
                ;********

P1DELAY:        PUSH AF
                PUSH BC
                LD BC,0135H
P1DELAY1:       LD A,C
                OR B
                DEC C
                JP NZ,P1DELAY1
                DJNZ P1DELAY1
                POP BC
                POP AF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                RET

                ;*********************************
                ;  TABEL  OF RTC
                ;*********************************

MON_E:          .DB  4AH,41H,4EH  ;JAN
                .DB  46H,45H,42H  ;FEB
                .DB  4DH,41H,52H  ;MAR
                .DB  41H,50H,52H  ;APR
                .DB  4DH,41H,59H  ;MAY
                .DB  4AH,55H,4EH  ;JUN
                .DB  4AH,55H,4CH  ;JUL
                .DB  41H,55H,47H  ;AUG
                .DB  53H,45H,50H  ;SEP
                .DB  4FH,43H,54H  ;OCT
                .DB  4EH,4FH,56H  ;NOV
                .DB  44H,45H,43H  ;DEC

MON_T:          .DB 20H,0C1H,0FEH,0A4H,20H  ;
                .DB 20H,0A1H,0FEH,0BEH,20H  ;
                .DB 20H,0C1H,82H,0FEH,0A4H  ;
                .DB 0E0H,0C1H,0FEH,0C2H,20H ;
                .DB 20H,0BEH,0FEH,0A4H,20H  ;
                .DB 20H,0C1H,81H,0FEH,0C2H  ;
                .DB 20H,0A1H,0FEH,0A4H,20H  ;
                .DB 20H,0CAH,0FEH,0A4H,20H  ;
                .DB 20H,0A1H,0FEH,0C2H,20H  ;
                .DB 20H,0B5H,0FEH,0A4H,20H  ;
                .DB 20H,0BEH,0FEH,0C2H,20H  ;
                .DB 20H,0B8H,0FEH,0A4H,20H  ;


CONSTANT:       .DB 20H,20H,20H,20H,20H,20H,20H,20H,20H,20H
                .DB "TIME",20H,30H,30H,3AH,30H,30H
                .DB 20H,20H,20H,20H,20H,20H,20H,20H,20H,20H,20H
                .DB 0E0H,0C7H,0C5H,0D2H,20H,30H,30H,3AH,30H,30H
                .DB 00H,00H,00H,00H,00H,00H

                ;*************************************
                ; PROGRAM #2 (HALFUP & HALFDOWN RUN
                ; & WAIT & LEFTRUN)
                ;*************************************

P2START:          LD A,(COLOUR)
                  CP 52H
                  JP Z,P2STARTR
                  CP 47H
                  JP Z,P2STARTG
                  CP 4FH
                  JP Z,P2STARTO
                  JP LOOP1

                  ;*******************************
                  ;  MAIN PROGRAM#2 RED COLOUR
                  ;*******************************

P2STARTR:         LD E,10H
                  CALL OFFSCAN
                  CALL P2DUMPR

P2R:              LD C,01H
P2R1:             LD HL,8280H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD B,00H

P2R2:               CALL P2DISPAY
                    CALL START_SCAN
                    CALL P2DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P2R2
                    DEC C
                    JP NZ,P2R1
                    CALL P2UPDOWN
                    DEC E
                    JP NZ,P2R

                    LD DE,0150H
P2R3:               LD HL,8280H
                    LD B,00H
P2R4:               CALL P2DISPAY
                    CALL START_SCAN
                    CALL P2DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P2R4
                    DEC E
                    JP NZ,P2R3
                    DEC D
                    JP NZ,P2R3


                    LD E,0A0H
P2R5:               LD HL,8780H
                    LD (BUFROTE),HL
                    LD HL,8758H
                    LD B,1FH
P2R6:               CALL P2LDIS
                    CALL START_SCAN
                    CALL P2SHR_L
                    CALL OFFSCAN
                    DJNZ P2R6
                    CALL P2LDIS
                    CALL START_SCAN
                    CALL P2SHR_L
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P2R5
                    CALL OFFSCAN
                    JP LOOP1

                    ;*********************************
                    ;  MAIN PROGRAM #2 GREEN COLOUR
                    ;*********************************

P2STARTG:           LD E,10H
                    CALL OFFSCAN
                    CALL P2DUMPG

P2G:                LD C,01H

P2G1:               LD HL,8280H
                    LD B,00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P2G2:           CALL P2DISPAY
                CALL START_SCAN
                CALL P2DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P2G2
                DEC C
                JP NZ,P2G1
                CALL P2UPDOWN
                DEC E
                JP NZ,P2G

                LD DE,0150H
P2G3:           LD HL,8280H
                LD B,00H
P2G4:           CALL P2DISPAY
                CALL START_SCAN
                CALL P2DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P2G4
                DEC E
                JP NZ,P2G3
                DEC D
                JP NZ,P2G3

                LD E,0A0H
P2G5:           LD HL,8780H
                LD (BUFROTE),HL
                LD HL,8758H
                LD B,1FH
P2G6:           CALL P2LDIS
                CALL START_SCAN
                CALL P2SHG_L
                CALL OFFSCAN
                DJNZ P2G6
                CALL P2LDIS
                CALL START_SCAN
                CALL P2SHG_L
                DEC E
                JP NZ,P2G5
                CALL OFFSCAN
                JP LOOP1

                ;**********************************
                ;  MAIN PROGRAM #2 ORANGE COLOUR
                ;**********************************

P2STARTO:       LD E,10H
                CALL OFFSCAN
                CALL P2DUMPO

P2O:            LD C,01H

P2O1:           LD HL,8280H
                LD B,00H

P2O2:           CALL P2DISPAY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    CALL START_SCAN
                    CALL P2DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P2O2
                    DEC C
                    JP NZ,P2O1
                    CALL P2UPDOWN
                    DEC E
                    JP NZ,P2O

                    LD DE,0150H
P2O3:               LD HL,8280H
                    LD B,00H
P2O4:               CALL P2DISPAY
                    CALL START_SCAN
                    CALL P2DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P2O4
                    DEC E
                    JP NZ,P2O3
                    DEC D
                    JP NZ,P2O3


                    LD E,0A0H
P2O5:               LD HL,8780H
                    LD (BUFROTE),HL
                    LD HL,8758H
                    LD B,1FH
P2O6:               CALL P2LDIS
                    CALL START_SCAN
                    CALL P2SHO_L
                    CALL OFFSCAN
                    DJNZ P2O6
                    CALL P2LDIS
                    CALL START_SCAN
                    CALL P2SHO_L
                    DEC E
                    JP NZ,P2O5
                    CALL OFFSCAN
                    JP LOOP1

                    ;*****************************************
                    ; LOAD DATA TO ADRESS PROGRAM   (RED)
                    ;*****************************************

P2DUMPR:            PUSH BC
                    PUSH DE
                    PUSH HL
                    PUSH IX
                    LD HL,DISPLAY
                    LD BC,0002H

P2DUMPR1:           PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD DE,003FH

P2DUMPR2:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),00H
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),00H
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P2DUMPR2
                    POP BC
                    INC B
                    LD A,B
                    CP 10H
                    JP NZ,P2DUMPR1

                    EX DE,HL
                    LD HL,ZERO
                    LD BC,0500H
                    LDIR
                    EX DE,HL

                    LD BC,1002H

P2DUMPR3:           PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
                    LD DE,003FH

P2DUMPR4:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),00H
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),00H
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P2DUMPR4
                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P2DUMPR3
                    POP IX
                    POP HL
                    POP DE
                    POP BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;*****************************************

P2DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P2DUMPG1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P2DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P2DUMPG2
                POP BC
                INC B
                LD A,B
                CP 10H
                JP NZ,P2DUMPG1

                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                EX DE,HL

                LD BC,1002H

P2DUMPG3:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P2DUMPG4:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P2DUMPG4
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P2DUMPG3
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                ;*****************************************

P2DUMPO:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P2DUMPO1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P2DUMPO2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P2DUMPO2
                POP BC
                INC B
                LD A,B
                CP 10H
                JP NZ,P2DUMPO1

                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    EX DE,HL

                    LD BC,1002H

P2DUMPO3:           PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
                    LD DE,003FH

P2DUMPO4:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P2DUMPO4
                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P2DUMPO3
                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*********************************
                    ; load buffer to 374 single color
                    ;*********************************

P2DISPAY:           PUSH BC
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    POP BC
                    RET

                    ;********************
                    ;UP AND DOWN
                    ;********************

P2UPDOWN:           PUSH BC
                    PUSH HL
                    PUSH DE
                    LD A,20H
                    LD HL,8528H
                    LD DE,8500H
                    LD BC,0500H
                    LDIR
                    LD B,28H
P2UPDWN1:           LD (HL),00H
                    INC HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                DJNZ P2UPDWN1
                LD HL,84D7H
                LD DE,84FFH
                LD BC,0500H
                LDDR
                LD B,28H
                LD HL,8000H
P2UPDWN2:       LD (HL),00H
                INC HL
                DJNZ P2UPDWN2
                POP DE
                POP HL
                POP BC
                RET

                ;*************************************
                ;LATCH 2
                ;*************************************

P2LDIS:         PUSH BC
                PUSH DE
                LD C,GAL
                LD B,28H
                OTIMR
                LD DE,0050H
                AND 00H
                SBC HL,DE
                POP DE
                POP BC
                RET

                ;************************
                ;SHIFT LEFT  RED COLOUR
                ;************************

P2SHR_L:        PUSH BC
                PUSH HL
                LD HL,(BUFROTE)
                LD B,14H
                AND 00H
P2SHR_1:        DEC HL
                DEC HL
                RL (HL)
                DJNZ P2SHR_1
                LD (BUFROTE),HL
                POP HL
                POP BC
                RET

                ;**************************
                ;SHIFT LEFT  GREEN COLOUR
                ;**************************

P2SHG_L:        PUSH BC
                PUSH HL
                LD HL,(BUFROTE)
                LD B,14H
                DEC HL
                AND 00H
P2SHG_1:        RL (HL)
                DEC HL
                DEC HL
                DJNZ P2SHG_1
                INC HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD (BUFROTE),HL
                    POP HL
                    POP BC
                    RET

                    ;*****************************
                    ;SHIFT LEFT  ORANGE COLOUR
                    ;*****************************

P2SHO_L:            PUSH BC
                    PUSH HL
                    LD HL,(BUFROTE)
                    DEC HL
                    LD B,14H
                    AND 00H
P2SHO_1:            RL (HL)
                    LD A,(HL)
                    DEC HL
                    LD (HL),A
                    DEC HL
                    DJNZ P2SHO_1
                    INC HL
                    LD (BUFROTE),HL
                    POP HL
                    POP BC
                    RET

                    ;*****************************
                    ; DELAY ON SCAN
                    ;*****************************

P2DELAY:            PUSH AF
                    PUSH BC
                    LD BC,0150H
P2DELAY1:           LD A,C
                    OR B
                    DEC C
                    JP NZ,P2DELAY1
                    DJNZ P2DELAY1
                    POP BC
                    POP AF
                    RET

                ;************************************
                ;           PROGRAM # 3
                ;
                ;************************************


P3START:            LD A,(COLOUR)
                    CP 52H
                    JP Z,P3STARTR
                    CP 47H
                    JP Z,P3STARTG
                    CP 4FH
                    JP Z,P3STARTO
                    JP LOOP1

                    ;*********************************
                    ; MAIN PROGRAM #3 RED COLOUR
                    ;*********************************

P3STARTR:           CALL OFFSCAN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    CALL P3DUMPR
                    LD HL,89D7H
                    LD (SOURC_DW),HL
                    LD HL,89FFH
                    LD (DEST_DW),HL

P3R:                LD D,20H            ;QUANTITY OF DOWN

P3R1:               LD E,20H            ;LINE OF DOWN

P3R2:               LD C,01H            ;LOOP DISPLAY

P3R3:               LD HL,8500H        ;START DISPLAY
                    LD B,00H            ;LINE OF SCAN

P3R4:               CALL P3DISPAY
                    CALL START_SCAN
                    CALL P3DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P3R4
                    DEC C
                    JP NZ,P3R3
                    CALL P3DOWN
                    DEC E
                    JP NZ,P3R2
                    LD HL,(SOURC_DW)
                    LD (DEST_DW),HL
                    LD BC,0028H
                    AND 00H
                    SBC HL,BC
                    LD (SOURC_DW),HL
                    DEC D
                    JP NZ,P3R1
                    LD E,050H
P3R5:               LD HL,8A00H
                    LD (BUFROTE),HL
                    LD HL,89D8H         ;START DISPLAY
                    LD (BUFROTE1),HL
                    LD B,1FH            ;LINE OF SCAN

P3R6:               CALL P3LDIS
                    CALL START_SCAN
                    CALL P3SHR_L
                    CALL P3SHR_R
                    CALL OFFSCAN
                    DJNZ P3R6
                    CALL P3LDIS
                    CALL START_SCAN
                    CALL P3SHR_L
                    CALL P3SHR_R
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P3R5
                    CALL OFFSCAN
                    JP LOOP1

                    ;*******************************
                    ;  MAIN PROGRAM #3 GREEN COLOUR
                    ;*******************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P3STARTG:       CALL OFFSCAN
                CALL P3DUMPG
                LD HL,89D7H
                LD (SOURC_DW),HL
                LD HL,89FFH
                LD (DEST_DW),HL

P3G:            LD D,20H            ;QUANTITY OF DOWN

P3G1:           LD E,20H            ;LINE OF DOWN

P3G2:           LD C,01H            ;LOOP DISPLAY

P3G3:           LD HL,8500H        ;START DISPLAY
                LD B,00H            ;LINE OF SCAN

P3G4:           CALL P3DISPAY
                CALL START_SCAN
                CALL P3DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P3G4
                DEC C
                JP NZ,P3G3
                CALL P3DOWN
                DEC E
                JP NZ,P3G2
                LD HL,(SOURC_DW)
                LD (DEST_DW),HL
                LD BC,0028H
                AND 00H
                SBC HL,BC
                LD (SOURC_DW),HL
                DEC D
                JP NZ,P3G1
                LD E,50H
P3G5:           LD HL,8A00H
                LD (BUFROTE),HL
                LD HL,89D8H         ;START DISPLAY
                LD (BUFROTE1),HL
                LD B,1FH            ;LINE OF SCAN

P3G6:           CALL P3LDIS
                CALL START_SCAN
                CALL P3SHG_L
                CALL P3SHG_R
                CALL OFFSCAN
                DJNZ P3G6
                CALL P3LDIS
                CALL START_SCAN
                CALL P3SHG_L
                CALL P3SHG_R
                CALL OFFSCAN
                DEC E
                JP NZ,P3G5
                CALL OFFSCAN
                JP LOOP1

                ;*********************************
                ; MAIN PROGRAM #3 ORANGE COLOUR
                ;*********************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P3STARTO:       CALL OFFSCAN
                CALL P3DUMPO
                LD HL,89D7H
                LD (SOURC_DW),HL
                LD HL,89FFH
                LD (DEST_DW),HL

P3O:            LD D,20H            ;QUANTITY OF DOWN

P3O1:           LD E,20H            ;LINE OF DOWN

P3O2:           LD C,01H            ;LOOP DISPLAY

P3O3:           LD HL,8500H        ;START DISPLAY
                LD B,00H            ;LINE OF SCAN

P3O4:           CALL P3DISPAY
                CALL START_SCAN
                CALL P3DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P3O4
                DEC C
                JP NZ,P3O3
                CALL P3DOWN
                DEC E
                JP NZ,P3O2
                LD HL,(SOURC_DW)
                LD (DEST_DW),HL
                LD BC,0028H
                AND 00H
                SBC HL,BC
                LD (SOURC_DW),HL
                DEC D
                JP NZ,P3O1
                LD E,50H
P3O5:           LD HL,8A00H
                LD (BUFROTE),HL
                LD HL,89D8H         ;START DISPLAY
                LD (BUFROTE1),HL
                LD B,1FH            ;LINE OF SCAN

P3O6:           CALL P3LDIS
                CALL START_SCAN
                CALL P3SHO_L
                CALL P3SHO_R
                CALL OFFSCAN
                DJNZ P3O6
                CALL P3LDIS
                CALL START_SCAN
                CALL P3SHO_L
                CALL P3SHO_R
                CALL OFFSCAN
                DEC E
                JP NZ,P3O5
                CALL OFFSCAN
                JP LOOP1

                ;****************************************
                ; LOAD DATA TO ADRESS PROGRAM    (RED)
                ;****************************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P3DUMPR:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P3DUMPR1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P3DUMPR2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P3DUMPR2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P3DUMPR1

                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;****************************************

P3DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P3DUMPG1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P3DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P3DUMPG2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P3DUMPG1

                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                POP IX
                POP HL
                POP DE
                POP BC
                RET
                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                ;*****************************************

P3DUMPO:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P3DUMPO1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P3DUMPO2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    DEC A
                    JP NZ,P3DUMPO2
                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P3DUMPO1

                    EX DE,HL
                    LD HL,ZERO
                    LD BC,0500H
                    LDIR
                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*********************************
                    ; load buffer to 374 single color
                    ;*********************************

P3DISPAY:           PUSH BC
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    POP BC
                    RET

                    ;********************
                    ;UP AND DOWN
                    ;********************

P3DOWN:             PUSH BC
                    PUSH HL
                    PUSH DE
                    LD HL,(SOURC_DW)
                    LD DE,(DEST_DW)
                    LD BC,0500H
                    LDDR
                    POP DE
                    POP HL
                    POP BC
                    RET

                    ;***************************************
                    ;LATCH 2
                    ;***************************************

P3LDIS:             PUSH BC
                    PUSH DE
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    LD DE,0050H
                    AND 00H
                    SBC HL,DE
                    POP DE
                    POP BC
                    RET

                    ;********************
                    ;SHIFT LEFT
                    ;********************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P3SHR_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0014H
                LD HL,(BUFROTE)
                LD B,0AH
                AND 00H
P3SHR_1:        DEC HL
                DEC HL
                RL (HL)
                DJNZ P3SHR_1
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                POP HL
                POP DE
                POP BC
                RET

                ;********************
                ;SHIFT RIGHT
                ;********************

P3SHR_R:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,003CH
                LD HL,(BUFROTE1)
                LD B,0AH
                AND 00H
P3SHR_3:        RR (HL)
                INC HL
                INC HL
                DJNZ P3SHR_3
                AND 00H
                SBC HL,DE
                LD (BUFROTE1),HL
                POP HL
                POP DE
                POP BC
                RET

                ;*************************
                ;SHIFT LEFT GREEN COLOUR
                ;*************************

P3SHG_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0014H
                LD HL,(BUFROTE)
                LD B,0AH
                DEC HL
                AND 00H
P3SHG_1:        RL (HL)
                DEC HL
                DEC HL
                DJNZ P3SHG_1
                INC HL
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                POP HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    POP DE
                    POP BC
                    RET

                    ;**************************
                    ;SHIFT RIGHT  GREEN COLOUR
                    ;**************************

P3SHG_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,003CH
                    LD HL,(BUFROTE1)
                    LD B,0AH
                    INC HL
                    AND 00H
P3SHG_3:            RR (HL)
                    INC HL
                    INC HL
                    DJNZ P3SHG_3
                    DEC HL
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;****************************
                    ;SHIFT LEFT  ORANGE COLOUR
                    ;****************************

P3SHO_L:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,0014H
                    LD HL,(BUFROTE)
                    DEC HL
                    LD B,0AH
                    AND 00H
P3SHO_1:            RL (HL)
                    LD A,(HL)
                    DEC HL
                    LD (HL),A
                    DEC HL
                    DJNZ P3SHO_1
                    INC HL
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;****************************
                    ;SHIFT RIGHT  ORANGE COLOUR
                    ;****************************

P3SHO_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,003CH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD HL,(BUFROTE1)
                    LD B,0AH
                    AND 00H
P3SHO_3:            RR (HL)
                    LD A,(HL)
                    INC HL
                    LD (HL),A
                    INC HL
                    DJNZ P3SHO_3
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;***************************
                    ; DELAY ON SCAN
                    ;***************************

P3DELAY:            PUSH AF
                    PUSH BC
                    LD BC,0150H
P3DELAY1:           LD A,C
                    OR B
                    DEC C
                    JP NZ,P3DELAY1
                    DJNZ P3DELAY1
                    POP BC
                    POP AF
                    RET

                ;************************************
                ;            PROGRAM 4
                ; ----------------------------------
                ;************************************

P4START:            LD A,(COLOUR)
                    CP 52H
                    JP Z,P4STARTR
                    CP 47H
                    JP Z,P4STARTG
                    CP 4FH
                    JP Z,P4STARTO
                    JP LOOP1

                    ;************************************
                    ; MAIN PROGRAM #4 RED COLOUR
                    ;************************************

P4STARTR:           CALL OFFSCAN
                    CALL P4DUMPR
                    LD E,50H
P4R:                LD HL,84ECH
                    LD (BUFROTE),HL
                    LD (BUFROTE1),HL
                    LD HL,89ECH
                    LD (BUFROTE_1),HL
                    LD (BUFRTE1),HL
                    LD HL,89D8H
                    LD B,1FH            ;LINE OF SCAN
P4R1:               CALL P4LDIS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    CALL START_SCAN
                    CALL P4SHR_L
                    CALL P4SHR_R
                    CALL OFFSCAN
                    DJNZ P4R1
                    CALL P4LDIS
                    CALL START_SCAN
                    CALL P4SHR_L
                    CALL P4SHR_R
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P4R
                    LD E,08H
P4R2:               LD D,30H

P4R3:               LD HL,8500H
                    LD B,00H

P4R4:               CALL P4DISPAY
                    CALL START_SCAN
                    CALL P4DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P4R4
                    DEC D
                    JP NZ,P4R3

P4R5:               LD D,30H

P4R6:               LD HL,0080H
                    LD B,00H

P4R7:               CALL P4DISPAY
                    CALL START_SCAN
                    CALL P4DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P4R7
                    DEC D
                    JP NZ,P4R6
                    DEC E
                    JP NZ,P4R2
                    CALL OFFSCAN
                    JP LOOP1

                    ;*********************************
                    ; MAIN PROGRAM #4 GREEN COLOUR
                    ;*********************************

P4STARTG:           CALL OFFSCAN
                    CALL P4DUMPG
                    LD E,50H
P4G:                LD HL,84ECH
                    LD (BUFROTE),HL
                    LD (BUFROTE1),HL
                    LD HL,89ECH
                    LD (BUFROTE_1),HL
                    LD (BUFRTE1),HL
                    LD HL,89D8H
                    LD B,1FH            ;LINE OF SCAN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P4G1:           CALL P4LDIS
                CALL START_SCAN
                CALL P4SHG_L
                CALL P4SHG_R
                CALL OFFSCAN
                DJNZ P4G1
                CALL P4LDIS
                CALL START_SCAN
                CALL P4SHG_L
                CALL P4SHG_R
                CALL OFFSCAN
                DEC E
                JP NZ,P4G
                LD E,08H
P4G2:           LD D,30H

P4G3:           LD HL,8500H
                LD B,00H

P4G4:           CALL P4DISPAY
                CALL START_SCAN
                CALL P4DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P4G4
                DEC D
                JP NZ,P4G3

P4G5:           LD D,30H

P4G6:           LD HL,0080H
                LD B,00H

P4G7:           CALL P4DISPAY
                CALL START_SCAN
                CALL P4DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P4G7
                DEC D
                JP NZ,P4G6
                DEC E
                JP NZ,P4G2
                CALL OFFSCAN
                JP LOOP1

                ;***********************************
                ; MAIN PROGRAM #4 ORANGE COLOUR
                ;***********************************

P4STARTO:       CALL OFFSCAN
                CALL P4DUMPO
                LD E,50H
P4O:            LD HL,84ECH
                LD (BUFROTE),HL
                LD (BUFROTE1),HL
                LD HL,89ECH
                LD (BUFROTE_1),HL
                LD (BUFRTE1),HL
                LD HL,89D8H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD B,1FH            ;LINE OF SCAN
P4O1:           CALL P4LDIS
                CALL START_SCAN
                CALL P4SHO_L
                CALL P4SHO_R
                CALL OFFSCAN
                DJNZ P4O1
                CALL P4LDIS
                CALL START_SCAN
                CALL P4SHO_L
                CALL P4SHO_R
                CALL OFFSCAN
                DEC E
                JP NZ,P4O
                LD E,08H
P4O2:           LD D,30H

P4O3:           LD HL,8500H
                LD B,00H

P4O4:           CALL P4DISPAY
                CALL START_SCAN
                CALL P4DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P4O4
                DEC D
                JP NZ,P4O3

P4O5:           LD D,30H

P4O6:           LD HL,0080H
                LD B,00H

P4O7:           CALL P4DISPAY
                CALL START_SCAN
                CALL P4DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P4O7
                DEC D
                JP NZ,P4O6
                DEC E
                JP NZ,P4O2
                CALL OFFSCAN
                JP LOOP1

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (RED)
                ;*****************************************

P4DUMPR:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P4DUMPR1:       PUSH BC
                MLT BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P4DUMPR2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P4DUMPR2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P4DUMPR1

                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                EX DE,HL
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;****************************************

P4DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P4DUMPG1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P4DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P4DUMPG2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P4DUMPG1

                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                EX DE,HL
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                ;*****************************************

P4DUMPO:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P4DUMPO1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P4DUMPO2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P4DUMPO2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P4DUMPO1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                EX DE,HL
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*******************************
                ; load buffer to 374 single color
                ;*******************************

P4DISPAY:       PUSH BC
                LD C,GAL
                LD B,28H
                OTIMR
                POP BC
                RET


                ;***************************************
                ;LATCH 2
                ;***************************************

P4LDIS:         PUSH BC
                PUSH DE
                LD C,GAL
                LD B,28H
                OTIMR
                LD DE,0050H
                AND 00H
                SBC HL,DE
                POP DE
                POP BC
                RET

                ;************************
                ;SHIFT LEFT RED COLOUR
                ;************************

P4SHR_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0014H
                LD HL,(BUFROTE)
                LD B,0AH
                AND 00H
P4SHR_1:        DEC HL
                DEC HL
                RL (HL)
                DJNZ P4SHR_1
                PUSH AF
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                LD HL,(BUFROTE_1)
                LD B,0AH
                POP AF
P4SHR_2:        DEC HL
                DEC HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    RL (HL)
                    DJNZ P4SHR_2
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE_1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;************************
                    ;SHIFT RIGHT  RED COLOUR
                    ;************************

P4SHR_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,003CH
                    LD HL,(BUFROTE1)
                    LD B,0AH
                    AND 00H
P4SHR_3:            RR (HL)
                    INC HL
                    INC HL
                    DJNZ P4SHR_3
                    PUSH AF
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    LD HL,(BUFRTE1)
                    LD B,0AH
                    POP AF
P4SHR_4:            RR (HL)
                    INC HL
                    INC HL
                    DJNZ P4SHR_4
                    AND 00H
                    SBC HL,DE
                    LD (BUFRTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*************************
                    ;SHIFT LEFT  GREEN COLOUR
                    ;*************************

P4SHG_L:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,0014H
                    LD HL,(BUFROTE)
                    LD B,0AH
                    DEC HL
                    AND 00H
P4SHG_1:            RL (HL)
                    DEC HL
                    DEC HL
                    DJNZ P4SHG_1
                    INC HL
                    PUSH AF
                    AND 00H
                    SBC HL,DE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD (BUFROTE),HL
                    LD HL,(BUFROTE_1)
                    DEC HL
                    LD B,0AH
                    POP AF
P4SHG_2:            RL (HL)
                    DEC HL
                    DEC HL
                    DJNZ P4SHG_2
                    INC HL
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE_1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*****************************
                    ;SHIFT RIGHT  GREEN COLOUR
                    ;*****************************

P4SHG_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,003CH
                    LD HL,(BUFROTE1)
                    INC HL
                    LD B,0AH
                    AND 00H
P4SHG_3:            RR (HL)
                    INC HL
                    INC HL
                    DJNZ P4SHG_3
                    DEC HL
                    PUSH AF
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    LD HL,(BUFRTE1)
                    INC HL
                    LD B,0AH
                    POP AF
P4SHG_4:            RR (HL)
                    INC HL
                    INC HL
                    DJNZ P4SHG_4
                    DEC HL
                    AND 00H
                    SBC HL,DE
                    LD (BUFRTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*****************************
                    ;SHIFT LEFT  ORANGE COLOUR
                    ;*****************************

P4SHO_L:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,0014H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD HL,(BUFROTE)
                    LD B,0AH
                    DEC HL
                    AND 00H
P4SHO_1:            RL (HL)
                    LD A,(HL)
                    DEC HL
                    LD (HL),A
                    DEC HL
                    DJNZ P4SHO_1
                    INC HL
                    PUSH AF
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE),HL
                    LD HL,(BUFROTE_1)
                    DEC HL
                    LD B,0AH
                    POP AF
P4SHO_2:            RL (HL)
                    LD A,(HL)
                    DEC HL
                    LD (HL),A
                    DEC HL
                    DJNZ P4SHO_2
                    INC HL
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE_1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*****************************
                    ;SHIFT RIGHT  ORANGE COLOUR
                    ;*****************************

P4SHO_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,003CH
                    LD HL,(BUFROTE1)
                    LD B,0AH
                    AND 00H
P4SHO_3:            RR (HL)
                    LD A,(HL)
                    INC HL
                    LD (HL),A
                    INC HL
                    DJNZ P4SHO_3
                    PUSH AF
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    LD HL,(BUFRTE1)
                    LD B,0AH
                    POP AF
P4SHO_4:            RR (HL)
                    LD A,(HL)
                    INC HL
                    LD (HL),A
                    INC HL
                    DJNZ P4SHO_4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    AND 00H
                    SBC HL,DE
                    LD (BUFRTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET


                    ;***************************
                    ; DELAY ON SCAN
                    ;***************************

P4DELAY:            PUSH AF
                    PUSH BC
                    LD BC,0150H
P4DELAY1:           LD A,C
                    OR B
                    DEC C
                    JP NZ,P4DELAY1
                    DJNZ P4DELAY1
                    POP BC
                    POP AF
                    RET

                ;************************************
                ;           PROGRAM 5
                ;
                ;************************************

P5START:            LD A,(COLOUR)
                    CP 52H
                    JP Z,P5STARTR
                    CP 47H
                    JP Z,P5STARTG
                    CP 4FH
                    JP Z,P5STARTO
                    JP LOOP1

                    ;*********************************
                    ; MAIN PROGRAM #5 RED COLOUR
                    ;*********************************

P5STARTR:           CALL OFFSCAN
                    CALL P5DUMPR
                    LD HL,9DD7H
                    LD (SOURC_DW),HL
                    LD HL,9DFFH
                    LD (DEST_DW),HL
                    LD HL,1E00H
                    LD (COUNT_DW),HL

P5R:                LD D,20H
                    LD E,20H

P5R2:               LD C,0AH            ;LOOP DISPLAY

P5R3:               LD HL,9900H         ;START DISPLAY
                    LD B,00H            ;LINE OF SCAN

P5R4:               CALL P5DISPAY
                    CALL START_SCAN
                    CALL P5DELAY
                    CALL OFFSCAN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                INC B
                LD A,B
                CP 20H
                JP NZ,P5R4
                DEC C
                JP NZ,P5R3
                CALL P5DOWN
                DEC E
                JP NZ,P5R2
                LD E,04H
                LD HL,(SOURC_DW)
                LD (DEST_DW),HL
                LD BC,0028H
                AND 00H
                SBC HL,BC
                LD (SOURC_DW),HL
                LD HL,(COUNT_DW)
                AND 00H
                SBC HL,BC
                LD (COUNT_DW),HL
                DEC D
                JP NZ,P5R2

                LD E,50H
P5R7:           LD HL,9E00H
                LD (BUFROTE),HL
                LD HL,9DD8H
                LD (BUFROTE1),HL
                LD B,1FH            ;LINE OF SCAN

P5R8:           CALL P5LDIS
                CALL START_SCAN
                CALL P5SHR_L
                CALL P5SHR_R
                CALL OFFSCAN
                DJNZ P5R8
                CALL P5LDIS
                CALL START_SCAN
                CALL P5SHR_L
                CALL P5SHR_R
                CALL OFFSCAN
                DEC E
                JP NZ,P5R7
                CALL OFFSCAN
                JP LOOP1

                ;*********************************
                ; MAIN PROGRAM #5 GREEN COLOUR
                ;*********************************

P5STARTG:       CALL OFFSCAN
                CALL P5DUMPG
                LD HL,9DD7H
                LD (SOURC_DW),HL
                LD HL,9DFFH
                LD (DEST_DW),HL
                LD HL,1E00H
                LD (COUNT_DW),HL

P5G:            LD D,20H
                LD E,20H
P5G2:           LD C,0AH            ;LOOP DISPLAY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P5G3:           LD HL,9900H       ;START DISPLAY
                LD B,00H           ;LINE OF SCAN

P5G4:           CALL P5DISPAY
                CALL START_SCAN
                CALL P5DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P5G4
                DEC C
                JP NZ,P5G3
                CALL P5DOWN
                DEC E
                JP NZ,P5G2
                LD E,04H
                LD HL,(SOURC_DW)
                LD (DEST_DW),HL
                LD BC,0028H
                AND 00H
                SBC HL,BC
                LD (SOURC_DW),HL
                LD HL,(COUNT_DW)
                AND 00H
                SBC HL,BC
                LD (COUNT_DW),HL
                DEC D
                JP NZ,P5G2

                LD E,50H
P5G7:           LD HL,9E00H
                LD (BUFROTE),HL
                LD HL,9DD8H
                LD (BUFROTE1),HL
                LD B,1FH           ;LINE OF SCAN

P5G8:           CALL P5LDIS
                CALL START_SCAN
                CALL P5SHG_L
                CALL P5SHG_R
                CALL OFFSCAN
                DJNZ P5G8
                CALL P5LDIS
                CALL START_SCAN
                CALL P5SHG_L
                CALL P5SHG_R
                CALL OFFSCAN
                DEC E
                JP NZ,P5G7
                CALL OFFSCAN
                JP LOOP1

                ;***********************************
                ; MAIN PROGRAM #5 ORANGE COLOUR
                ;***********************************

P5STARTO:       CALL OFFSCAN
                CALL P5DUMPO
                LD HL,9DD7H
                LD (SOURC_DW),HL
                LD HL,9DFFH
                LD (DEST_DW),HL
                LD HL,1E00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD (COUNT_DW),HL

P5O:            LD D,20H
                LD E,20H

P5O2:           LD C,0AH            ;LOOP DISPLAY

P5O3:           LD HL,9900H        ;START DISPLAY
                LD B,00H            ;LINE OF SCAN

P5O4:           CALL P5DISPAY
                CALL START_SCAN
                CALL P5DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P5O4
                DEC C
                JP NZ,P5O3
                CALL P5DOWN
                DEC E
                JP NZ,P5O2
                LD E,04H
                LD HL,(SOURC_DW)
                LD (DEST_DW),HL
                LD BC,0028H
                AND 00H
                SBC HL,BC
                LD (SOURC_DW),HL
                LD HL,(COUNT_DW)
                AND 00H
                SBC HL,BC
                LD (COUNT_DW),HL
                DEC D
                JP NZ,P5O2

                LD E,50H
P5O7:           LD HL,9E00H
                LD (BUFROTE),HL
                LD HL,9DD8H
                LD (BUFROTE1),HL
                LD B,1FH            ;LINE OF SCAN

P5O8:           CALL P5LDIS
                CALL START_SCAN
                CALL P5SHO_L
                CALL P5SHO_R
                CALL OFFSCAN
                DJNZ P5O8
                CALL P5LDIS
                CALL START_SCAN
                CALL P5SHO_L
                CALL P5SHO_R
                CALL OFFSCAN
                DEC E
                JP NZ,P5O7
                CALL OFFSCAN
                JP LOOP1

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (RED)
                ;*****************************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P5DUMPR:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD BC,0002H
                LD HL,DISPLAY

P5DUMPR1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,00A0H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P5DUMPR2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P5DUMPR2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P5DUMPR1
                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;****************************************

P5DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P5DUMPG1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,00A0H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P5DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P5DUMPG2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P5DUMPG1
                EX DE,HL
                LD HL,ZERO
                LD BC,0500H
                LDIR
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                ;*****************************************

P5DUMPO:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P5DUMPO1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,00A0H
                LDIR
                EX DE,HL
                POP BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
                    LD DE,003FH

P5DUMPO2:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P5DUMPO2
                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P5DUMPO1
                    EX DE,HL
                    LD HL,ZERO
                    LD BC,0500H
                    LDIR
                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*******************************
                    ; load buffer to 374 single color
                    ;*******************************

P5DISPAY:           PUSH BC
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    POP BC
                    RET

                    ;********************
                    ;UP AND DOWN
                    ;********************

P5DOWN:             PUSH BC
                    PUSH HL
                    PUSH DE
                    LD HL,(SOURC_DW)
                    LD DE,(DEST_DW)
                    LD BC,(COUNT_DW)
                    LDDR
                    POP DE
                    POP HL
                    POP BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    RET

                    ;**************************************
                    ;LATCH 2
                    ;**************************************

P5LDIS:             PUSH BC
                    PUSH DE
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    LD DE,0050H
                    AND 00H
                    SBC HL,DE
                    POP DE
                    POP BC
                    RET

                    ;***********************
                    ;SHIFT LEFT RED COLOUR
                    ;***********************

P5SHR_L:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,0014H
                    LD HL,(BUFROTE)
                    LD B,0AH
                    AND 00H
P5SHR_1:            DEC HL
                    DEC HL
                    RL (HL)
                    DJNZ P5SHR_1
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;************************
                    ;SHIFT RIGHT RED COLOUR
                    ;************************

P5SHR_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,003CH
                    LD HL,(BUFROTE1)
                    LD B,0AH
                    AND 00H
P5SHR_3:            RR (HL)
                    INC HL
                    INC HL
                    DJNZ P5SHR_3
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;************************
                ;SHIFT LEFT GREEN COLOUR
                ;************************

P5SHG_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0014H
                LD HL,(BUFROTE)
                DEC HL
                LD B,0AH
                AND 00H
P5SHG_1:        RL (HL)
                DEC HL
                DEC HL
                DJNZ P5SHG_1
                INC HL
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                POP HL
                POP DE
                POP BC
                RET

                ;************************
                ;SHIFT RIGHT GREEN COLOUR
                ;************************

P5SHG_R:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,003CH
                LD HL,(BUFROTE1)
                INC HL
                LD B,0AH
                AND 00H
P5SHG_3:        RR (HL)
                INC HL
                INC HL
                DJNZ P5SHG_3
                DEC HL
                AND 00H
                SBC HL,DE
                LD (BUFROTE1),HL
                POP HL
                POP DE
                POP BC
                RET

                ;************************
                ;SHIFT LEFT ORANGE COLOUR
                ;************************

P5SHO_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0014H
                LD HL,(BUFROTE)
                DEC HL
                LD B,0AH
                AND 00H
P5SHO_1:        RL (HL)
                LD A,(HL)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    DEC HL
                    LD (HL),A
                    DEC HL
                    DJNZ P5SHO_1
                    INC HL
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;***************************
                    ;SHIFT RIGHT ORANGE COLOUR
                    ;***************************

P5SHO_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,003CH
                    LD HL,(BUFROTE1)
                    LD B,0AH
                    AND 00H
P5SHO_3:            RR (HL)
                    LD A,(HL)
                    INC HL
                    LD (HL),A
                    INC HL
                    DJNZ P5SHO_3
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;***************************
                    ; DELAY ON SCAN
                    ;***************************

P5DELAY:            PUSH AF
                    PUSH BC
                    LD BC,0140H
P5DELAY1:           LD A,C
                    OR B
                    DEC C
                    JP NZ,P5DELAY1
                    DJNZ P5DELAY1
                    POP BC
                    POP AF
                    RET


                    ;***************************
                    ;       PROGRAM # 6
                    ; ----------------------
                    ;***************************

P6START:            LD A,(COLOUR)
                    CP 52H
                    JP Z,P6STARTR
                    CP 47H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    JP Z,P6STARTG
                    CP 4FH
                    JP Z,P6STARTO
                    JP LOOP1

                    ;*************************
                    ; MAIN PROGRAM # 6 (RED)
                    ;*************************

P6STARTR:           LD E,0A0H
                    CALL OFFSCAN
                    CALL P6DUMPR

P6R:                LD HL,8A00H
                    LD (BUFROTE),HL
                    LD HL,89B0H
                    LD B,1FH
P6R1:               CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHR_L
                    CALL OFFSCAN
                    DJNZ P6R1
                    CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHR_L
                    DEC E
                    JP NZ,P6R
                    CALL OFFSCAN

                    LD DE,01FFH
P6R2:               LD HL,8000H
                    LD B,00H
P6R3:               CALL P6DISPAY
                    CALL START_SCAN
                    CALL P6DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P6R3
                    DEC E
                    JP NZ,P6R2
                    DEC D
                    JP NZ,P6R2

                    LD E,0A0H
P6R4:               LD HL,8A00H
                    LD (BUFROTE),HL
                    LD HL,89B0H
                    LD B,1FH
P6R5:               CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHR_L
                    CALL OFFSCAN
                    DJNZ P6R5
                    CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHR_L
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P6R4
                    JP LOOP1
                    ;*****************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    ; MAIN PROGRAM #5 GREEN COLOUR
                    ;*********************************
P6STARTG:           CALL OFFSCAN
                    CALL P6DUMPG

                    LD E,0A0H

P6G:                LD HL,8A00H
                    LD (BUFROTE),HL
                    LD HL,89B0H
                    LD B,1FH

P6G1:               CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHG_L
                    CALL OFFSCAN
                    DJNZ P6G1
                    CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHG_L
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P6G

                    LD DE,01FFH
P6G2:               LD HL,8000H
                    LD B,00H

P6G3:               CALL P6DISPAY
                    CALL START_SCAN
                    CALL P6DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P6G3
                    DEC E
                    JP NZ,P6G2
                    DEC D
                    JP NZ,P6G2

                    LD E,0A0H
P6G4:               LD HL,8A00H
                    LD (BUFROTE),HL
                    LD HL,89B0H
                    LD B,1FH
P6G5:               CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHG_L
                    CALL OFFSCAN
                    DJNZ P6G5
                    CALL P6LDIS
                    CALL START_SCAN
                    CALL P6SHG_L
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P6G4
                    JP LOOP1

                    ;*********************************
                    ; MAIN PROGRAM #5 ORANGE COLOUR
                    ;*********************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P6STARTO:       CALL OFFSCAN
                CALL P6DUMPO

                LD E,0A0H
P6O:            LD HL,8A00H
                LD (BUFROTE),HL
                LD HL,89B0H
                LD B,1FH
P6O1:           CALL P6LDIS
                CALL START_SCAN
                CALL P6SHO_L
                CALL OFFSCAN
                DJNZ P6O1
                CALL P6LDIS
                CALL START_SCAN
                CALL P6SHO_L
                CALL OFFSCAN
                DEC E
                JP NZ,P6O

                LD DE,01FFH
P6O2:           LD HL,8000H
                LD B,00H

P6O3:           CALL P6DISPAY
                CALL START_SCAN
                CALL P6DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P6O3
                DEC E
                JP NZ,P6O2
                DEC D
                JP NZ,P6O2

                LD E,0A0H
P6O4:           LD HL,8A00H
                LD (BUFROTE),HL
                LD HL,89B0H
                LD B,1FH

P6O5:           CALL P6LDIS
                CALL START_SCAN
                CALL P6SHO_L
                CALL OFFSCAN
                DJNZ P6O5
                CALL P5LDIS
                CALL START_SCAN
                CALL P5SHO_L
                CALL OFFSCAN
                DEC E
                JP NZ,P6O4
                JP LOOP1

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (RED)
                ;*****************************************

P6DUMPR:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD BC,0002H
                LD HL,DISPLAY

P6DUMPR1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P6DUMPR2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P6DUMPR2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P6DUMPR1
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;*****************************************

P6DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P6DUMPG1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P6DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P6DUMPG2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P6DUMPG1
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                ;*****************************************

P6DUMPO:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P6DUMPO1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P6DUMPO2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD (HL),A
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P6DUMPO2
                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P6DUMPO1
                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*******************************
                    ;  LOAD DATA
                    ;*******************************

P6DISPAY:           PUSH BC
                    LD B,28H
                    LD C,GAL
                    OTIMR
                    LD BC,0028H
                    ADD HL,BC
                    POP BC
                    RET

                    ;*******************************
                    ; load buffer to 374 single color
                    ;*******************************

P6LDIS:             PUSH BC
                    PUSH DE
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    LD DE,0078H
                    AND 00H
                    SBC HL,DE
                    POP DE
                    POP BC
                    RET

                    ;*******************
                    ;SHIFT LEFT  (RED)
                    ;*******************

P6SHR_L:            PUSH BC
                    PUSH HL
                    LD HL,(BUFROTE)
                    LD B,28H
                    AND 00H
P6SHR_1:            DEC HL
                    DEC HL
                    RL (HL)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    DJNZ P6SHR_1
                    LD (BUFROTE),HL
                    POP HL
                    POP BC
                    RET

                    ;************************
                    ; SHIFT LEFT (GREEN)
                    ;************************

P6SHG_L:            PUSH BC
                    PUSH HL
                    LD HL,(BUFROTE)
                    LD B,28H
                    DEC HL
                    AND 00H
P6SHG_1:            RL (HL)
                    DEC HL
                    DEC HL
                    DJNZ P6SHG_1
                    INC HL
                    LD (BUFROTE),HL
                    POP HL
                    POP BC
                    RET

                    ;*****************************
                    ;  SHIFT LEFT (ORANGE)
                    ;*****************************

P6SHO_L:            PUSH BC
                    PUSH HL
                    LD HL,(BUFROTE)
                    LD B,28H
                    DEC HL
                    AND 00H
P6SHO_1:            RL (HL)
                    LD A,(HL)
                    DEC HL
                    LD (HL),A
                    DEC HL
                    DJNZ P6SHO_1
                    INC HL
                    LD (BUFROTE),HL
                    POP HL
                    POP BC
                    RET

                    ;*********
                    ; DELAY
                    ;*********

P6DELAY:            PUSH AF
                    PUSH BC
                    LD BC,0150H
P6DELAY1:           LD A,C
                    OR B
                    DEC C
                    JP NZ,P6DELAY1
                    DJNZ P6DELAY1
                    POP BC
                    POP AF
                    RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;*************************************
                ;          PROGRAM # 7
                ;          -----------
                ;*************************************

P7START:        LD A,(TEXT)
                LD H,A
                LD L,10H
                MLT HL
                LD DE,SCOUNT
                ADD HL,DE
                LD (P7B),HL
                LD H,A
                LD L,80H
                MLT HL
                LD DE,8500H
                ADD HL,DE
                LD (P7B1),HL
                LD H,A
                LD L,7CH
                MLT HL
                LD DE,84D8H
                ADD HL,DE
                LD (P7B2),HL
                LD H,A
                LD L,02H
                MLT HL
                LD DE,SHCOUNT
                ADD HL,DE
                LD (P7B3),HL
                LD H,A
                LD L,04H
                MLT HL
                LD DE,DCOUNT
                ADD HL,DE
                LD (P7B4),HL

                LD A,(COLOUR)
                CP 52H
                JP Z,P7STARTR
                CP 47H
                JP Z,P7STARTG
                CP 4FH
                JP Z,P7STARTO
                JP LOOP1

                ;*************************
                ; MAIN PROGRAM # 7 (RED)
                ;*************************

P7STARTR:       LD DE,(P7B)
                CALL OFFSCAN
                CALL P7DUMPR

P7R:            LD HL,(P7B1)
                LD (BUFROTE),HL
                LD HL,(P7B2)
                LD B,1FH

P7R1:           CALL P7LDIS
                CALL START_SCAN
                CALL P7SHR_L
                CALL OFFSCAN
                DJNZ P7R1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    CALL P7LDIS
                    CALL START_SCAN
                    CALL P7SHR_L
                    DEC E
                    JP NZ,P7R
                    DEC D
                    JP NZ,P7R
                    JP LOOP1

                    ;**************************
                    ; MAIN PROGRAM # 7 (GREEN)
                    ;**************************

P7STARTG:           LD DE,(P7B)
                    CALL OFFSCAN
                    CALL P7DUMPG

P7G:                LD HL,(P7B1)
                    LD (BUFROTE),HL
                    LD HL,(P7B2)
                    LD B,1FH

P7G1:               CALL P7LDIS
                    CALL START_SCAN
                    CALL P7SHG_L
                    CALL OFFSCAN
                    DJNZ P7G1
                    CALL P7LDIS
                    CALL START_SCAN
                    CALL P7SHG_L
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P7G
                    DEC D
                    JP NZ,P7G
                    JP LOOP1

                    ;**************************
                    ; MAIN PROGRAM # 7 (ORANGE)
                    ;**************************

P7STARTO:           LD DE,(P7B)
                    CALL OFFSCAN
                    CALL P7DUMPO

P7O:                LD HL,(P7B1)
                    LD (BUFROTE),HL
                    LD HL,(P7B2)
                    LD B,1FH

P7O1:               CALL P7LDIS
                    CALL START_SCAN
                    CALL P7SHO_L
                    CALL OFFSCAN
                    DJNZ P7O1
                    CALL P7LDIS
                    CALL START_SCAN
                    CALL P7SHO_L
                    CALL OFFSCAN
                    DEC E
                    JP NZ,P7O
                    DEC D
                    JP NZ,P7O
                    JP LOOP1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (RED)
                ;*****************************************

P7DUMPR:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD BC,0002H
                LD HL,DISPLAY

P7DUMPR1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,(TEXT)
                LD DE,003FH

P7DUMPR2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P7DUMPR2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P7DUMPR1
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;*****************************************

P7DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P7DUMPG1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,(TEXT)
                LD DE,003FH

P7DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P7DUMPG2
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P7DUMPG1
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                ;*****************************************

P7DUMPO:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P7DUMPO1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,(TEXT)
                    LD DE,003FH

P7DUMPO2:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P7DUMPO2
                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P7DUMPO1
                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*********************************
                    ; load buffer to 374 single color
                    ;*********************************

P7LDIS:             PUSH BC
                    PUSH DE
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    AND 00H
                    LD DE,(P7B4)
                    SBC HL,DE
                    POP DE
                    POP BC
                    RET

                    ;********************
                    ; SHIFT LEFT (RED)
                    ;********************

P7SHR_L:            PUSH BC
                    PUSH HL
                    LD BC,(P7B3)
                    LD HL,(BUFROTE)
                    AND 00H
P7SHR_1:            DEC HL
                    DEC HL
                    RL (HL)
                    DEC C
                    JP NZ,P7SHR_1
                    DJNZ P7SHR_1
                    LD (BUFROTE),HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    POP HL
                    POP BC
                    RET

                    ;*****************************
                    ; SHIFT LEFT (GREEN)
                    ;*****************************

P7SHG_L:            PUSH BC
                    PUSH HL
                    LD BC,(P7B3)
                    LD HL,(BUFROTE)
                    DEC HL
                    AND 00H
P7SHG_1:            RL (HL)
                    DEC HL
                    DEC HL
                    DEC C
                    JP NZ,P7SHG_1
                    DJNZ P7SHG_1
                    INC HL
                    LD (BUFROTE),HL
                    POP HL
                    POP BC
                    RET

                    ;*******************************
                    ; SHIFT LEFT (ORANGE)
                    ;*******************************

P7SHO_L:            PUSH BC
                    PUSH HL
                    LD BC,(P7B3)
                    LD HL,(BUFROTE)
                    DEC HL
                    AND 00H
P7SHO_1:            RL (HL)
                    LD A,(HL)
                    DEC HL
                    LD (HL),A
                    DEC HL
                    DEC C
                    JP NZ,P7SHO_1
                    DJNZ P7SHO_1
                    INC HL
                    LD (BUFROTE),HL
                    POP HL
                    POP BC
                    RET

                    ;*************
                    ;DELAY
                    ;*************

P7DELAY:            PUSH AF
                    PUSH BC
                    LD BC,0150H
P7DELAY1:           LD A,C
                    OR B
                    DEC C
                    JP NZ,P7DELAY1
                    DJNZ P7DELAY1
                    POP BC
                    POP AF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                RET

            ;*********************************
            ;              PROGRAM # 8
            ;          ----------------
            ;*********************************

P8START:        LD A,(COLOUR)
                CP 52H
                JP Z,P8STARTR
                CP 47H
                JP Z,P8STARTG
                CP 4FH
                JP Z,P8STARTO
                JP LOOP1

                ;*********************************
                ; MAIN PROGRAM # 8 RED COLOUR
                ;*********************************

P8STARTR:       CALL OFFSCAN
                CALL P8DUMPR
                LD D,0A0H
P8R:            LD HL,8708H
                LD (BUFROTE1),HL
                LD HL,8F00H
                LD (BUFROTE),HL
                LD HL,8EB0H
                LD B,1FH            ;LINE OF SCAN
P8R1:           CALL P8LDIS
                CALL START_SCAN
                CALL P8SHR_L
                CALL OFFSCAN
                DEC B
                LD A,B
                CP 0FH
                JP NZ,P8R1
P8R2:           CALL P8LDIS
                CALL START_SCAN
                CALL P8SHR_R
                CALL OFFSCAN
                DJNZ P8R2
                CALL P8LDIS
                CALL START_SCAN
                CALL P8SHR_R
                CALL OFFSCAN
                DEC D
                JP NZ,P8R

P8R3:           LD D,0A0H
P8R4:           LD HL,8028H
                LD B,00H
P8R5:           CALL P8DISPAY
                CALL START_SCAN
                CALL P8DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P8R5
                DEC D
                JP NZ,P8R4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P8R6:           LD D,10H

P8R7:           LD HL,8028H
                LD B,00H

P8R8:           CALL P8DISPAY
                CALL START_SCAN
                CALL P8DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P8R8
                CALL P8UPDOWN
                DEC D
                JP NZ,P8R7
                JP LOOP1

                ;*********************************
                ; MAIN PROGRAM # 8 GREEN COLOUR
                ;*********************************

P8STARTG:       CALL OFFSCAN
                CALL P8DUMPG
                LD D,0A0H
P8G:            LD HL,8708H
                LD (BUFROTE1),HL
                LD HL,8F00H
                LD (BUFROTE),HL
                LD HL,8EB0H
                LD B,1FH            ;LINE OF SCAN
P8G1:           CALL P8LDIS
                CALL START_SCAN
                CALL P8SHG_L
                CALL OFFSCAN
                DEC B
                LD A,B
                CP 0FH
                JP NZ,P8G1
P8G2:           CALL P8LDIS
                CALL START_SCAN
                CALL P8SHG_R
                CALL OFFSCAN
                DJNZ P8G2
                CALL P8LDIS
                CALL START_SCAN
                CALL P8SHG_R
                CALL OFFSCAN
                DEC D
                JP NZ,P8G

P8G3:           LD D,0A0H
P8G4:           LD HL,8028H
                LD B,00H
P8G5:           CALL P8DISPAY
                CALL START_SCAN
                CALL P8DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P8G5
                DEC D
                JP NZ,P8G4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P8G6:           LD D,10H

P8G7:           LD HL,8028H
                LD B,00H

P8G8:           CALL P8DISPAY
                CALL START_SCAN
                CALL P8DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P8G8
                CALL P8UPDOWN
                DEC D
                JP NZ,P8G7
                JP LOOP1

                ;************************************
                ; MAIN PROGRAM # 8 ORANGE COLOUR
                ;************************************

P8STARTO:       CALL OFFSCAN
                CALL P8DUMPO
                LD D,0A0H
P8O:            LD HL,8708H
                LD (BUFROTE1),HL
                LD HL,8F00H
                LD (BUFROTE),HL
                LD HL,8EB0H
                LD B,1FH            ;LINE OF SCAN
P8O1:           CALL P8LDIS
                CALL START_SCAN
                CALL P8SHO_L
                CALL OFFSCAN
                DEC B
                LD A,B
                CP 0FH
                JP NZ,P8O1
P8O2:           CALL P8LDIS
                CALL START_SCAN
                CALL P8SHO_R
                CALL OFFSCAN
                DJNZ P8O2
                CALL P8LDIS
                CALL START_SCAN
                CALL P8SHO_R
                CALL OFFSCAN
                DEC D
                JP NZ,P8O

P8O3:           LD D,0A0H
P8O4:           LD HL,8028H
                LD B,00H
P8O5:           CALL P8DISPAY
                CALL START_SCAN
                CALL P8DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P8O5
                DEC D
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                JP NZ,P8O4

P8O6:           LD D,10H

P8O7:           LD HL,8028H
                LD B,00H

P8O8:           CALL P8DISPAY
                CALL START_SCAN
                CALL P8DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P8O8
                CALL P8UPDOWN
                DEC D
                JP NZ,P8O7
                JP LOOP1

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (RED)
                ;*****************************************

P8DUMPR:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P8DUMPR1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P8DUMPR2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P8DUMPR2

                PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0050H
                LDIR
                EX DE,HL
                POP BC

                POP BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                INC B
                LD A,B
                CP 10H
                JP NZ,P8DUMPR1

P8DUMPR3:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0050H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
P8DUMPR4:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P8DUMPR4
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P8DUMPR3

                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;****************************************

P8DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P8DUMPG1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
P8DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P8DUMPG2

                PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0050H
                LDIR
                EX DE,HL
                POP BC

                POP BC
                INC B
                LD A,B
                CP 10H
                JP NZ,P8DUMPG1

P8DUMPG3:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0050H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH
P8DUMPG4:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P8DUMPG4
                POP BC
                INC B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD A,B
                CP 20H
                JP NZ,P8DUMPG3
                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                ;*****************************************

P8DUMPO:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P8DUMPO1:       PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P8DUMPO2:       PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P8DUMPO2

                PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0050H
                LDIR
                EX DE,HL
                POP BC

                POP BC
                INC B
                LD A,B
                CP 10H
                JP NZ,P8DUMPO1

P8DUMPO3:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0050H
                LDIR
                EX DE,HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    POP BC

                    PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
                    LD DE,003FH
P8DUMPO4:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P8DUMPO4
                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P8DUMPO3

                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*******************************
                    ; load buffer to 374 single color
                    ;*******************************

P8DISPAY:           PUSH BC
                    PUSH DE
                    LD DE,0050H
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    ADD HL,DE
                    POP DE
                    POP BC
                    RET


                    ;****************************************
                    ;LATCH 2
                    ;****************************************

P8LDIS:             PUSH BC
                    PUSH DE
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    LD DE,00A0H
                    AND 00H
                    SBC HL,DE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                POP DE
                POP BC
                RET

                ;*************************
                ;SHIFT LEFT RED COLOUR
                ;*************************

P8SHR_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0028H
                LD HL,(BUFROTE)
                LD B,28H
                AND 00H
P8SHR_1:        DEC HL
                DEC HL
                RL (HL)
                DJNZ P8SHR_1
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                POP HL
                POP DE
                POP BC
                RET

                ;*************************
                ;SHIFT RIGHT  RED COLOUR
                ;*************************

P8SHR_R:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,00C8H
                LD HL,(BUFROTE1)
                LD B,28H
                AND 00H
P8SHR_3:        RR (HL)
                INC HL
                INC HL
                DJNZ P8SHR_3
                AND 00H
                SBC HL,DE
                LD (BUFROTE1),HL
                POP HL
                POP DE
                POP BC
                RET

                ;*************************
                ;SHIFT LEFT  GREEN COLOUR
                ;*************************

P8SHG_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0028H
                LD HL,(BUFROTE)
                LD B,28H
                DEC HL
                AND 00H
P8SHG_1:        RL (HL)
                DEC HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                DEC HL
                DJNZ P8SHG_1
                INC HL
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************
                ;SHIFT RIGHT  GREEN COLOUR
                ;*****************************

P8SHG_R:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,00C8H
                LD HL,(BUFROTE1)
                INC HL
                LD B,28H
                AND 00H
P8SHG_3:        RR (HL)
                INC HL
                INC HL
                DJNZ P8SHG_3
                DEC HL
                SBC HL,DE
                LD (BUFROTE1),HL
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************
                ;SHIFT LEFT  ORANGE COLOUR
                ;*****************************

P8SHO_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0028H
                LD HL,(BUFROTE)
                LD B,28H
                DEC HL
                AND 00H
P8SHO_1:        RL (HL)
                LD A,(HL)
                DEC HL
                LD (HL),A
                DEC HL
                DJNZ P8SHO_1
                INC HL
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************
                ;SHIFT RIGHT  ORANGE COLOUR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;****************************
P8SHO_R:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,00C8H
                LD HL,(BUFROTE1)
                LD B,28H
                AND 00H
P8SHO_3:        RR (HL)
                LD A,(HL)
                INC HL
                LD (HL),A
                INC HL
                DJNZ P8SHO_3
                AND 00H
                SBC HL,DE
                LD (BUFROTE1),HL
                POP HL
                POP DE
                POP BC
                RET

                ;****************************
                ;  UP & DOWN
                ;****************************

P8UPDOWN:       PUSH BC
                PUSH DE
                PUSH HL
                LD HL,87F8H
                LD DE,8780H
                LD BC,0780H
                LDIR
                LD B,78H
P8UPDWN1:       LD (HL),00H
                INC HL
                DJNZ P8UPDWN1
                LD HL,8707H
                LD DE,877FH
                LD BC,0780H
                LDDR
                LD B,78H
                LD HL,8000H
P8UPDWN2:       LD (HL),00H
                INC HL
                DJNZ P8UPDWN2
                POP HL
                POP DE
                POP BC
                RET


                ;****************************
                ; DELAY ON SCAN
                ;****************************

P8DELAY:        PUSH AF
                PUSH BC
                LD BC,0150H
P8DELAY1:       LD A,C
                OR B
                DEC C
                JP NZ,P8DELAY1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    DJNZ P8DELAY1
                    POP BC
                    POP AF
                    RET

                ;************************************
                ;              PROGRAM # 9
                ; ----------------------------------
                ;************************************


P9START:        LD A,(COLOUR)
                CP 52H
                JP Z,P9STARTR
                CP 47H
                JP Z,P9STARTG
                CP 4FH
                JP Z,P9STARTO
                JP LOOP1

                ;************************************
                ; MAIN PROGRAM # 9 RED COLOUR
                ;************************************

P9STARTR:       CALL OFFSCAN
                CALL P9DUMPR
                LD E,08H
P9R:            LD D,20H
P9R1:           LD HL,8028H
                LD B,00H
P9R2:           CALL OFFSCAN
                CALL P9DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P9R2
                DEC D
                JP NZ,P9R1

                LD D,20H
P9R3:           LD HL,8028H
                LD B,00H
P9R4:           CALL P9DISPAY
                CALL START_SCAN
                CALL P9DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P9R4
                DEC D
                JP NZ,P9R3
                DEC E
                JP NZ,P9R

                LD D,0A0H
P9R5:           LD HL,8730H
                LD (BUFROTE1),HL
                LD HL,8ED8H
                LD (BUFROTE),HL
                LD HL,8EB0H
                LD B,1FH            ;LINE OF SCAN
P9R6:           CALL P9LDIS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    CALL START_SCAN
                    CALL P9SHR_L
                    CALL OFFSCAN
                    DEC B
                    LD A,B
                    CP 0FH
                    JP NZ,P9R6
P9R7:               CALL P9LDIS
                    CALL START_SCAN
                    CALL P9SHR_R
                    CALL OFFSCAN
                    DJNZ P9R7
                    CALL P9LDIS
                    CALL START_SCAN
                    CALL P9SHR_R
                    CALL OFFSCAN
                    DEC D
                    JP NZ,P9R5
                    JP LOOP1

                    ;*********************************
                    ; MAIN PROGRAM # 9 GREEN COLOUR
                    ;*********************************

P9STARTG:           CALL OFFSCAN
                    CALL P9DUMPG
                    LD E,08H
P9G:                LD D,20H
P9G1:               LD HL,8028H
                    LD B,00H
P9G2:               CALL OFFSCAN
                    CALL P9DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P9G2
                    DEC D
                    JP NZ,P9G1

                    LD D,20H
P9G3:               LD HL,8028H
                    LD B,00H
P9G4:               CALL P9DISPAY
                    CALL START_SCAN
                    CALL P9DELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P9G4
                    DEC D
                    JP NZ,P9G3
                    DEC E
                    JP NZ,P9G

                    LD D,0A0H
P9G5:               LD HL,8730H
                    LD (BUFROTE1),HL
                    LD HL,8ED8H
                    LD (BUFROTE),HL
                    LD HL,8EB0H
                    LD B,1FH            ;LINE OF SCAN
P9G6:               CALL P9LDIS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                CALL START_SCAN
                CALL P9SHG_L
                CALL OFFSCAN
                DEC B
                LD A,B
                CP 0FH
                JP NZ,P9G6
P9G7:           CALL P9LDIS
                CALL START_SCAN
                CALL P9SHG_R
                CALL OFFSCAN
                DJNZ P9G7
                CALL P9LDIS
                CALL START_SCAN
                CALL P9SHG_R
                CALL OFFSCAN
                DEC D
                JP NZ,P9G5
                JP LOOP1

                ;***********************************
                ; MAIN PROGRAM # 9 ORANGE COLOUR
                ;***********************************

P9STARTO:       CALL OFFSCAN
                CALL P9DUMPO
                LD E,08H
P9O:            LD D,20H
P9O1:           LD HL,8028H
                LD B,00H
P9O2:           CALL OFFSCAN
                CALL P9DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P9O2
                DEC D
                JP NZ,P9O1

                LD D,20H
P9O3:           LD HL,8028H
                LD B,00H
P9O4:           CALL P9DISPAY
                CALL START_SCAN
                CALL P9DELAY
                CALL OFFSCAN
                INC B
                LD A,B
                CP 20H
                JP NZ,P9O4
                DEC D
                JP NZ,P9O3
                DEC E
                JP NZ,P9O

                LD D,0A0H
P9O5:           LD HL,8730H
                LD (BUFROTE1),HL
                LD HL,8ED8H
                LD (BUFROTE),HL
                LD HL,8EB0H
                LD B,1FH            ;LINE OF SCAN
P9O6:           CALL P9LDIS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    CALL START_SCAN
                    CALL P9SHO_L
                    CALL OFFSCAN
                    DEC B
                    LD A,B
                    CP 0FH
                    JP NZ,P9O6
P9O7:               CALL P9LDIS
                    CALL START_SCAN
                    CALL P9SHO_R
                    CALL OFFSCAN
                    DJNZ P9O7
                    CALL P9LDIS
                    CALL START_SCAN
                    CALL P9SHO_R
                    CALL OFFSCAN
                    DEC D
                    JP NZ,P9O5
                    JP LOOP1

                    ;*****************************************
                    ; LOAD DATA TO ADRESS PROGRAM   (RED)
                    ;*****************************************

P9DUMPR:            PUSH BC
                    PUSH DE
                    PUSH HL
                    PUSH IX
                    LD HL,DISPLAY
                    LD BC,0002H

P9DUMPR1:           PUSH BC
                    EX DE,HL
                    LD BC,0028H
                    LD HL,ZERO
                    LDIR
                    EX DE,HL
                    POP BC

                    PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
                    LD DE,003FH

P9DUMPR2:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),00H
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),00H
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P9DUMPR2

                    PUSH BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC

                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,P9DUMPR1

                POP IX
                POP HL
                POP DE
                POP BC
                RET

                ;*****************************************
                ; LOAD DATA TO ADRESS PROGRAM   (GREEN)
                ;*****************************************

P9DUMPG:        PUSH BC
                PUSH DE
                PUSH HL
                PUSH IX
                LD HL,DISPLAY
                LD BC,0002H

P9DUMPG1:       PUSH BC
                EX DE,HL
                LD HL,ZERO
                LD BC,0028H
                LDIR
                EX DE,HL
                POP BC

                PUSH BC
                MLT BC
                LD IX,BUFDIS1
                ADD IX,BC
                LD A,0AH
                LD DE,003FH

P9DUMPG2:       PUSH AF
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                INC IX
                LD (HL),00H
                INC HL
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,P9DUMPG2

                PUSH BC
                EX DE,HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD HL,ZERO
                    LD BC,0028H
                    LDIR
                    EX DE,HL
                    POP BC

                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P9DUMPG1

                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*****************************************
                    ; LOAD DATA TO ADRESS PROGRAM   (ORANGE)
                    ;*****************************************

P9DUMPO:            PUSH BC
                    PUSH DE
                    PUSH HL
                    PUSH IX
                    LD HL,DISPLAY
                    LD BC,0002H

P9DUMPO1:           PUSH BC
                    EX DE,HL
                    LD HL,ZERO
                    LD BC,0028H
                    LDIR
                    EX DE,HL
                    POP BC

                    PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
                    LD DE,003FH

P9DUMPO2:           PUSH AF
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    INC IX
                    LD A,(IX+00H)
                    LD (HL),A
                    INC HL
                    LD (HL),A
                    INC HL
                    ADD IX,DE
                    POP AF
                    DEC A
                    JP NZ,P9DUMPO2

                    PUSH BC
                    EX DE,HL
                    LD HL,ZERO
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    LD BC,0028H
                    LDIR
                    EX DE,HL
                    POP BC

                    POP BC
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,P9DUMPO1

                    POP IX
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*******************************
                    ; load buffer to 374 single color
                    ;*******************************

P9DISPAY:           PUSH BC
                    PUSH DE
                    LD DE,0050H
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    ADD HL,DE
                    POP DE
                    POP BC
                    RET

                    ;****************************************
                    ;LATCH 2
                    ;****************************************

P9LDIS:             PUSH BC
                    PUSH DE
                    LD C,GAL
                    LD B,28H
                    OTIMR
                    LD DE,00A0H
                    AND 00H
                    SBC HL,DE
                    POP DE
                    POP BC
                    RET

                    ;************************
                    ;SHIFT LEFT RED COLOUR
                    ;************************

P9SHR_L:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,0028H
                    LD HL,(BUFROTE)
                    LD B,28H
                    AND 00H
P9SHR_1:            DEC HL
                    DEC HL
                    RL (HL)
                    DJNZ P9SHR_1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;************************
                    ;SHIFT RIGHT  RED COLOUR
                    ;************************

P9SHR_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,00C8H
                    LD HL,(BUFROTE1)
                    LD B,28H
                    AND 00H
P9SHR_3:            RR (HL)
                    INC HL
                    INC HL
                    DJNZ P9SHR_3
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE1),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*************************
                    ;SHIFT LEFT  GREEN COLOUR
                    ;*************************

P9SHG_L:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,0028H
                    LD HL,(BUFROTE)
                    LD B,28H
                    DEC HL
                    AND 00H
P9SHG_1:            RL (HL)
                    DEC HL
                    DEC HL
                    DJNZ P9SHG_1
                    INC HL
                    AND 00H
                    SBC HL,DE
                    LD (BUFROTE),HL
                    POP HL
                    POP DE
                    POP BC
                    RET

                    ;*****************************
                    ;SHIFT RIGHT  GREEN COLOUR
                    ;*****************************

P9SHG_R:            PUSH BC
                    PUSH DE
                    PUSH HL
                    LD DE,00C8H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD HL,(BUFROTE1)
                INC HL
                LD B,28H
                AND 00H
P9SHG_3:        RR (HL)
                INC HL
                INC HL
                DJNZ P9SHG_3
                DEC HL
                SBC HL,DE
                LD (BUFROTE1),HL
                POP HL
                POP DE
                POP BC
                RET

                ;***************************
                ;SHIFT LEFT  ORANGE COLOUR
                ;***************************

P9SHO_L:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,0028H
                LD HL,(BUFROTE)
                LD B,28H
                DEC HL
                AND 00H
P9SHO_1:        RL (HL)
                LD A,(HL)
                DEC HL
                LD (HL),A
                DEC HL
                DJNZ P9SHO_1
                INC HL
                AND 00H
                SBC HL,DE
                LD (BUFROTE),HL
                POP HL
                POP DE
                POP BC
                RET

                ;***************************
                ;SHIFT RIGHT  ORANGE COLOUR
                ;***************************

P9SHO_R:        PUSH BC
                PUSH DE
                PUSH HL
                LD DE,00C8H
                LD HL,(BUFROTE1)
                LD B,28H
                AND 00H
P9SHO_3:        RR (HL)
                LD A,(HL)
                INC HL
                LD (HL),A
                INC HL
                DJNZ P9SHO_3
                AND 00H
                SBC HL,DE
                LD (BUFROTE1),HL
                POP HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                POP DE
                POP BC
                RET

                ;**************************
                ; DELAY ON SCAN
                ;**************************

P9DELAY:        PUSH AF
                PUSH BC
                LD BC,0150H
P9DELAY1:       LD A,C
                OR B
                DEC C
                JP NZ,P9DELAY1
                DJNZ P9DELAY1
                POP BC
                POP AF
                RET


               ;************************************
               ;  LOAD FONT FROM CHARGEN TO PREBUF
               ;************************************

START1:        PUSH AF
               PUSH BC
               PUSH DE
               PUSH HL

               ;************************************************
               ; USE DMA TRANSFER FONT FROM CHARGEN TO AD.8000
               ;************************************************

               CALL TFONT
               LD HL,(S_ADRESS)
               LD BC,COUNT
DUMP:          LD A,2FH
               CPIR
               LD A,(HL)
               AND 0F0H
               CP 30H
               JP NZ,DUMP
               INC HL
               DEC BC
               LD A,(HL)
               AND 0F0H
               CP 30H
               JP NZ,DUMP1
               INC HL
               DEC BC
               LD A,(HL)
               CP 52H
               JP Z,PRELE
               CP 47H
               JP Z,PRELE
               CP 4FH
               JP Z,PRELE
               JP DUMP


DUMP1:         LD A,(HL)
               CP 52H
               JP Z,PREL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                CP 47H
                JP Z,PREL
                CP 4FH
                JP Z,PREL
                JP DUMP

                ;****************************************
                ; PRELOAD DATA FROM CHARGEN TO PREBUFFER
                ;****************************************

PREL:           LD A,C
                NEG
                SUB 02H
                JP PRELE1
PRELE:          LD A,C
                NEG
                SUB 03H
PRELE1:         LD (TEXT),A
                LD (VAR_TEXT),A
                LD DE,BUFDIS1
                LD (PRE_ADRES),DE

PREL1:          LD BC,(S_ADRESS)
                LD A,(BC)
                LD E,A
                CP 0D1H                 ;CHECK THAI FONT (
                JP Z,PREL2
                CP 0D3H
                JP Z,PREL3
                CP 0D4H
                JP Z,PREL3
                CP 0D5H
                JP Z,PREL3
                CP 0D6H
                JP Z,PREL3
                CP 0D7H
                JP Z,PREL3
                CP 0E7H
                JP Z,THAIUP
                CP 0E8H
                JP Z,THAIUP
                CP 0E9H
                JP Z,THAIUP
                CP 0EAH
                JP Z,THAIUP
                CP 0EBH
                JP Z,THAIUP
                CP 0ECH
                JP Z,THAIUP
                CP 0D8H
                JP Z,THAIDW
                CP 0D9H
                JP Z,THAIDW
                LD D,40H
                MLT DE
                LD HL,DISPLAY
                ADD HL,DE
                LD DE,(PRE_ADRES)
                LD BC,0040H
                LDIR
                LD (PRE_ADRES),DE
NORMAL1:        LD BC,(S_ADRESS)
                INC BC
                LD (S_ADRESS),BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD A,(VAR_TEXT)
                DEC A
                LD (VAR_TEXT),A
                CP 00H
                JP NZ,PREL1
                JP CHDAT

PREL2:          LD BC,(S_ADRESS)
                INC BC
                LD A,(BC)
                LD D,A
                CP 0E7H
                JP Z,THAIUP1
                CP 0E8H
                JP Z,THAIUP1
                CP 0E9H
                JP Z,THAIUP1
                CP 0EAH
                JP Z,THAIUP1
                CP 0EBH
                JP Z,THAIUP1
                CP 0ECH
                JP Z,THAIUP1
                JP THAIEX

PREL3:          LD BC,(S_ADRESS)
                INC BC
                LD A,(BC)
                LD D,A
                CP 0E7H
                JP Z,THAIUP2
                CP 0E8H
                JP Z,THAIUP2
                CP 0E9H
                JP Z,THAIUP2
                CP 0EAH
                JP Z,THAIUP2
                CP 0EBH
                JP Z,THAIUP2
                CP 0ECH
                JP Z,THAIUP2
                JP THAIE

THAIDW:         LD HL,DISPLAY+0930H
                LD D,40H
                MLT DE
                ADD HL,DE
                PUSH HL
                LD BC,0010H
                LD HL,(PRE_ADRES)
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LDIR
                LD A,(TEXT)
                DEC A
                LD (TEXT),A
                JP NORMAL1

THAIUP:         LD HL,DISPLAY-1880H
                LD D,40H
                MLT DE
                ADD HL,DE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                PUSH HL
                LD HL,(PRE_ADRES)
                LD BC,0040H
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LD BC,0014H
                LDIR
                LD A,(TEXT)
                DEC A
                LD (TEXT),A
                JP NORMAL1

THAIEX:         LD HL,DISPLAY
                LD D,40H
                MLT DE
                ADD HL,DE
                PUSH HL
                LD HL,(PRE_ADRES)
                LD BC,0040H
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LD BC,0014H
                LDIR
                LD A,(TEXT)
                DEC A
                LD (TEXT),A
                JP NORMAL1

THAIUP1:        PUSH DE
                LD HL,DISPLAY
                LD D,40H
                MLT DE
                ADD HL,DE
                PUSH HL
                LD HL,(PRE_ADRES)
                LD BC,0040H
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LD BC,0014H
                LDIR
                POP DE
                LD HL,DISPLAY-1340H
                LD E,40H
                MLT DE
                ADD HL,DE
                PUSH HL
                LD HL,(PRE_ADRES)
                LD BC,0040H
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LD BC,0008H
                LDIR
                LD BC,(S_ADRESS)
                INC BC
                INC BC
                LD (S_ADRESS),BC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD A,(TEXT)
                DEC A
                DEC A
                LD (TEXT),A
                LD A,(VAR_TEXT)
                DEC A
                DEC A
                LD (VAR_TEXT),A
                CP 00H
                JP Z,PREL1
                JP CHDAT

THAIUP2:        PUSH DE
                LD HL,DISPLAY-14C0H
                LD D,40H
                MLT DE
                ADD HL,DE
                PUSH HL
                LD HL,(PRE_ADRES)
                LD BC,0040H
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LD BC,0014H
                LDIR
                POP DE
                LD HL,DISPLAY-1340H
                LD E,40H
                MLT DE
                ADD HL,DE
                PUSH HL
                LD HL,(PRE_ADRES)
                LD BC,0040H
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LD BC,0008H
                LDIR
                LD BC,(S_ADRESS)
                INC BC
                INC BC
                LD (S_ADRESS),BC
                LD A,(TEXT)
                DEC A
                DEC A
                LD (TEXT),A
                LD A,(VAR_TEXT)
                DEC A
                DEC A
                LD (VAR_TEXT),A
                CP 00H
                JP NZ,PREL1
                JP CHDAT


THAIE:          LD HL,DISPLAY-14C0H
                LD D,40H
                MLT DE
                ADD HL,DE
                PUSH HL
                LD HL,(PRE_ADRES)
                LD BC,0040H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                AND 00H
                SBC HL,BC
                EX DE,HL
                POP HL
                LD BC,0014H
                LDIR
                LD A,(TEXT)
                DEC A
                LD (TEXT),A
                JP NORMAL1

CHDAT:          LD HL,(S_ADRESS)
                INC HL
                INC HL
                LD A,(HL)
                AND 0F0H
                CP 30H
                JP NZ,CHDAT1
                INC HL
CHDAT1:         LD A,(HL)
                CP 52H
                CALL Z,W_COLOUR
                CP 47H
                CALL Z,W_COLOUR
                CP 4FH
                CALL Z,W_COLOUR
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;*******************************
                ;  WHAT IS COLOUR ?
                ;*******************************

W_COLOUR:       LD (COLOUR),A
                RET

                ;************************
                ;init off scan
                ;************************

OFFSCAN:        LD A,80H
                OUT (SCAN),A
                RET

                ;************************
                ;scan
                ;************************

START_SCAN:     PUSH BC
                LD A,B
                OUT (SCAN),A
                POP BC
                RET

                ;*******************************
                ; PROGRAM TEST FONT (00H-FFH)
                ;*******************************

TEST:           CALL TFONT
                LD D,20H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                    CALL DUMPTEST
TEST2:              LD C,05H
TEST3:              LD HL,0CA00H
                    LD B,00H
TEST4:              CALL TESTDIS
                    CALL START_SCAN
                    CALL TDELAY
                    CALL OFFSCAN
                    INC B
                    LD A,B
                    CP 20H
                    JP NZ,TEST4
                    DEC C
                    JP NZ,TEST3
                    INC D
                    CALL DUMPTEST
                    LD A,D
                    CP 00H
                    JP NZ,TEST2
                    JP MAINP

                    ;************************
                    ; LOAD FONT TO DISPLAY
                    ;************************

DUMPTEST:           PUSH AF
                    PUSH BC
                    PUSH DE
                    PUSH HL
                    PUSH IX

                    LD A,D
                    LD B,0AH
                    LD HL,CHARTEST
DUMPT:              LD (HL),A
                    INC HL
                    DJNZ DUMPT

                    LD A,0AH
                    LD DE,BUFDIS1
                    LD BC,CHARTEST
DUMPT1:             PUSH AF
                    PUSH BC
                    LD A,(BC)
                    LD C,A
                    LD B,40H
                    MLT BC
                    LD HL,DISPLAY
                    ADD HL,BC
                    LD BC,0040H
                    LDIR
                    POP BC
                    INC BC
                    POP AF
                    DEC A
                    JP NZ,DUMPT1

                    LD HL,0CA00H
                    LD BC,0002H
DUMPT2:             PUSH BC
                    MLT BC
                    LD IX,BUFDIS1
                    ADD IX,BC
                    LD A,0AH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                LD DE,003FH
DUMPT3:         PUSH AF
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                INC IX
                LD A,(IX+00H)
                LD (HL),A
                INC HL
                LD (HL),00H
                INC HL
                ADD IX,DE
                POP AF
                DEC A
                JP NZ,DUMPT3
                POP BC
                INC B
                LD A,B
                CP 20H
                JP NZ,DUMPT2
                POP IX
                POP HL
                POP DE
                POP BC
                POP AF
                RET

                ;*************************
                ; LATCH DATA TO 374
                ;*************************

TESTDIS:        PUSH BC
                LD B,28H
                LD C,GAL
                OTIMR
                POP BC
                RET

                ;*************************
                ; DELAY ON SCAN
                ;*************************

TDELAY:         PUSH AF
                PUSH BC
                LD BC,0150H
TDELAY1:        LD A,C
                OR B
                DEC C
                JP NZ,TDELAY1
                DJNZ TDELAY1
                POP BC
                POP AF
                RET

ZERO:          .DB 00H,00H,00H,00H,00H,00H,00H,00H
               .DB 00H,00H,00H,00H,00H,00H,00H,00H
               .DB 00H,00H,00H,00H,00H,00H,00H,00H
               .DB 00H,00H,00H,00H,00H,00H,00H,00H
               .DB 00H,00H,00H,00H,00H,00H,00H,00H
               .DB 00H,00H,00H,00H,00H,00H,00H,00H
               .DB 00H,00H,00H,00H,00H,00H,00H,00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

```
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H


.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H


.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H

.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.DB 00H,00H,00H,00H,00H,00H,00H,00H
.DB 00H,00H,00H,00H,00H,00H,00H,00H
```

```
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H

                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H

                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H

                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H
                .DB 00H,00H,00H,00H,00H,00H,00H,00H

                  ;************************************
                                  .ORG DEMO
                  ;************************************

BUFDATA1:         .DB "E/1RT/1R"
                  .DB "PROGRAM #2/2R"
                  .DB "PROGRAM #3/3R"
                  .DB "PROGRAM #4/4R"
                  .DB "PROGRAM #5/5R"
                  .DB "PROGRAM #6/6R"
                  .DB "PROGRAM #7/7R"
                  .DB "PROGRAM #8/8R"
                  .DB "PROGRAM #9/9R"

                  .END
********

BUFDATA2:         .DB "E/1RT/1R"
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

Datasheet

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

Programmable Array Logic (PAL®) 20-Pin Medium PAL Family

General Description

The 20-pin Medium PAL family contains four of the most popular PAL architectures used in industry. National Semiconductor's advanced Schottky TTL process with titanium tungsten fusible links is used in manufacturing the standard, Series-A, Series-A2, Series-B and Series-B2 devices. Series-D devices are manufactured using National Semiconductor's isoplanar "FAST-Z" TTL process with highly reliable "vertical-fuse" programmable cells. Vertical fuses are implemented using avalanche-induced migration ("AIM") technology offering very high programming yields and is an extension of National's FAST logic family. The 20-pin Medium PAL Family provides high-speed user-programmable replacements for conventional SSI/MSI logic with significant chip-count reduction.

Programmable logic devices provide convenient solutions for a wide variety of application-specific functions, including random logic, custom decoders, state machines, etc. By programming the programmable cells to configure AND/OR gate connections, the system designer can implement custom logic as convenient sum-of-products Boolean functions. System prototyping and design iterations can be performed quickly using these off-the-shelf products. A large variety of programming units and software makes design development and functional testing of PAL devices quick and easy.

The PAL logic array has a total of 16 complementary input pairs and 8 outputs generated by a single programmable AND-gate array with fixed OR-gate connections. Device outputs are either taken directly from the AND-OR functions (combinatorial) or passed through D-type flip-flops (registered). Registers allow the PAL device to implement s quential logic circuits. TRI-STATE® outputs facilitate busi and provide bidirectional I/O capability. The medium P family offers a variety of combinatorial and registered outp mixtures, as shown in the Device Types table below.

On power-up, Series-D devices reset all registers to simpli sequential circuit design and testing. For these devices, rect register preload is also provided to facilitate device te ing. Security fuses can be programmed to prevent dire copying of proprietary logic patterns in all the family device

Features

- As fast as 10 ns maximum propagation delay (combinatorial)
- User-programmable replacement for TTL logic
- High programming yield and reliability of vertical-fu technology for Series-D products. (Programming equi ment with certified vertical-fuse algorithm required.)
- Extension of FAST product line (Series-D).
- Large variety of JEDEC-compatible programming equi ment and design development software available
- Fully supported by National PLAN™ development software
- Power-up reset for registered outputs (Series-D)
- Register preload facilitates device testing (Series-B,D)
- Security fuse prevents direct copying of logic patterns

Device Types

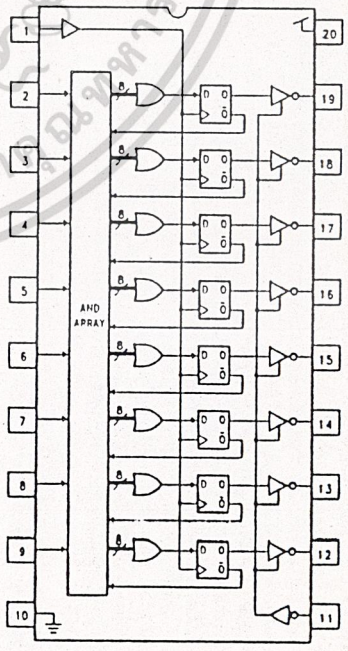
Device Type	Dedicated Inputs	Registered Outputs (with Feedback)	Combinatorial	
			I/Os	Outputs
PAL16L8	10	—	6	2
PAL16R4	8	4	4	—
PAL16R6	8	6	2	—
PAL16R8	8	8	—	—

Speed/Power Versions

Series	Example	Commercial		Military	
		t_{PD}	I_{CC}	t_{PD}	I_{CC}
Standard	PAL16L8	35 ns	180 mA	45 ns	180 mA
A	PAL16L8A	25 ns	180 mA	30 ns	180 mA
A2	PAL16L8A2	35 ns	90 mA	50 ns	90 mA
B	PAL16L8B	15 ns	180 mA	20 ns	180 mA
B2	PAL16L8B2	25 ns	90 mA*	30 ns	90 mA*
D	PAL16L8D	10 ns	180 mA		

*For the registered devices I_{CC} = 100 mA.

Block Diagram—PAL16R8



TL/L/9391-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 2)	−0.5V to +7.0V
Input Voltage (Notes 2 and 3)	−1.5V to +5.5V
Off-State Output Voltage (Note 2)	−1.5V to +5.5V
Input Current (Note 2)	−30.0 mA to +5.0 mA
Output Current (I_{OL})	100 mA
Storage Temperature	−65°C to +150°C
Ambient Temperature with Power Applied	−65°C to +125°C
Junction Temperature	−65°C to +150°C

Recommended Operating Conditions

Symbol	Parameter		Military			Commercial			Units
			Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage		4.5	5	5.5	4.75	5	5.25	V
T_A	Operating Free-Air Temperature		−55			0		75	°C
T_C	Operating Case Temperature				125				°C
t_W	Clock Pulse Width	Low	25			25			ns
		High	25			25			ns
t_{SU}	Setup Time from Input or Feedback to Clock		45			35			ns
t_H	Hold Time of Input after Clock		0	−15		0	−15		ns
f_{CLK}	Clock Frequency (Note 4)	With Feedback		25	12.2		25	16.6	MHz
		Without Feedback		35	20		35	20	MHz

Electrical Characteristics Over Recommended Operating Conditions (Note 5)

Symbol	Parameter	Test Conditions			Min	Typ	Max	Units
V_{IL}	Low Level Input Voltage (Note 6)						0.8	V
V_{IH}	High Level Input Voltage (Note 6)				2			V
V_{IC}	Input Clamp Voltage	V_{CC} = Min, I = −18 mA				−0.8	−1.5	V
I_{IL}	Low Level Input Current (Note 7)	V_{CC} = Max, V_I = 0.4V				−0.02	−0.25	mA
I_{IH}	High Level Input Current (Note 7)	V_{CC} = Max, V_I = 2.4V					25	μA
I_I	Maximum Input Current	V_{CC} = Max, V_I = 5.5V					1.0	mA
V_{OL}	Low Level Output Voltage	V_{CC} = Min	I_{OL} = 12 mA	MIL		0.3	0.5	V
			I_{OL} = 24 mA	COM				
V_{OH}	High Level Output Voltage	V_{CC} = Min	I_{OH} = −2 mA	MIL	2.4	2.9		V
			I_{OH} = −3.2 mA	COM				
I_{OZL}	Low Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 0.4V				−100	μA
I_{OZH}	High Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 2.4V				100	μA
I_{OS}	Output Short-Circuit Current (Note 8)	V_{CC} = 5V, V_O = 0V			−30	−70	−130	mA
I_{CC}	Supply Current	V_{CC} = Max, Outputs Open				120	180	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Standard Series (PAL16L8, PAL16R4, PAL16R6, PAL16R8) (Continued)

Note 1: Absolute maximum ratings are those values beyond which the device may be permanently damaged. Proper operation is not guaranteed outside the specified recommended operating conditions.

Note 2: Some device pins may be raised above these limits during programming and preload operations according to the applicable specification.

Note 3: It is recommended that precautions be taken to minimize electrostatic discharge when handling and testing this product. Pins 1 and 11 are connected directly to the security fuses, and the security fuses may be damaged, preventing subsequent programming and verification operations.

Note 4: f_{CLK} with feedback is derived as $(t_{CLK} + t_{SU})^{-1}$.
f_{CLK} without feedback is derived as $(2t_{WL})^{-1}$.

Note 5: All typical values are for $V_{CC} = 5.0V$ and $T_A = 25°C$.

Note 6: These are absolute voltages with respect to the ground pin on the device and include all overshoots due to system and/or tester noise. Do not attempt to test these values without suitable equipment.

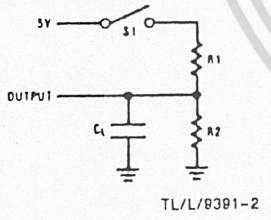
Note 7: Leakage current for bidirectional I/O pins is the worst case between I_{IL} and I_{OZL} or between I_{IH} and I_{OZH}.

Note 8: To avoid invalid readings in other parameter tests it is preferable to conduct the I_{OS} test last. To minimize internal heating, only one output should be shorted at a time with a maximum duration of 1.0 sec. each. Prolonged shorting of a High output may raise the chip temperature above normal and permanent damage may result.

Switching Characteristics Over Recommended Operating Conditions

Symbol	Parameter	Test Conditions	Military			Commercial			Unit
			Min	Typ	Max	Min	Typ	Max	
t_{PD}	Input or Feedback to Combinatorial Output	C_L = 50 pF, S1 Closed		25	45		25	35	ns
t_{CLK}	Clock to Registered Output or Feedback	C_L = 50 pF, S1 Closed		15	25		15	25	ns
t_{PZXG}	$\overline{G}$ Pin to Registered Output Enabled	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		15	25		15	25	ns
t_{PXZG}	$\overline{G}$ Pin to Registered Output Disabled	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		15	25		15	25	ns
t_{PZXI}	Input to Combinatorial Output Enabled via Product Term	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		25	45		25	35	ns
t_{PXZI}	Input to Combinatorial Output Disabled via Product Term	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		25	45		25	35	ns

Test Load

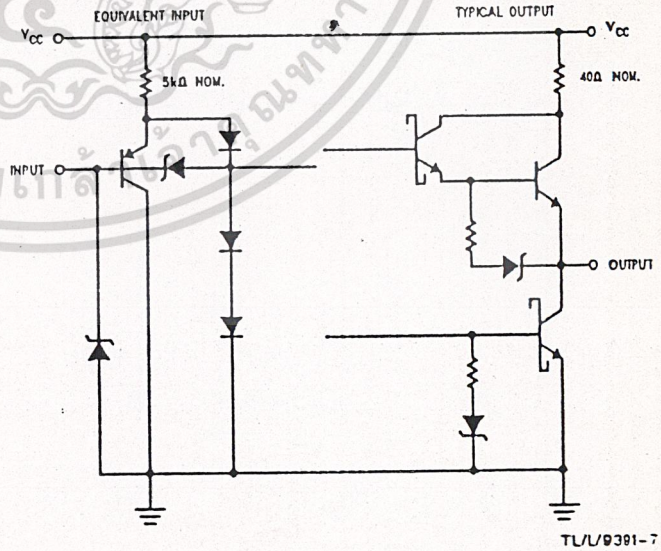


TL/L/9391-2

MIL
R1 = 390
R2 = 750

COM'L
R1 = 200
R2 = 390

Schematic of Inputs and Outputs



TL/L/9391-7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 2)	−0.5V to +7.0V
Input Voltage (Notes 2 and 3)	−1.5V to +5.5V
Off-State Output Voltage (Note 2)	−1.5V to +5.5V
Input Current (Note 2)	−30.0 mA to +5.0 mA
Output Current (I_{OL})	100 mA
Storage Temperature	−65°C to +150°C
Ambient Temperature with Power Applied	−65°C to +125°C
Junction Temperature	−65°C to +150°C

Recommended Operating Conditions

Symbol	Parameter		Military			Commercial			Units
			Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage		4.5	5	5.5	4.75	5	5.25	V
T_A	Operating Free-Air Temperature		−55			0		75	°C
T_C	Operating Case Temperature				125				°C
t_W	Clock Pulse Width	Low	20	10		15	10		ns
		High	20	10		15	10		ns
t_{SU}	Setup Time from Input or Feedback to Clock		30	16		25	16		ns
t_H	Hold Time of Input after Clock		0	−10		0	−10		ns
f_{CLK}	Clock Frequency (Note 4)	With Feedback		38.5	20		38.5	25	MHz
		Without Feedback		50	25		50	33.3	MHz

Electrical Characteristics Over Recommended Operating Conditions (Note 5)

Symbol	Parameter	Test Conditions			Min	Typ	Max	Units
V_{IL}	Low Level Input Voltage (Note 6)						0.8	V
V_{IH}	High Level Input Voltage (Note 6)				2			V
V_{IC}	Input Clamp Voltage	V_{CC} = Min, I = −18 mA				−0.8	−1.5	V
I_{IL}	Low Level Input Current (Note 7)	V_{CC} = Max, V_I = 0.4V				−0.02	−0.25	mA
I_{IH}	High Level Input Current (Note 7)	V_{CC} = Max, V_I = 2.4V					25	μA
I_I	Maximum Input Current	V_{CC} = Max, V_I = 5.5V					1.0	mA
V_{OL}	Low Level Output Voltage	V_{CC} = Min	I_{OL} = 12 mA	MIL		0.3	0.5	V
			I_{OL} = 24 mA	COM				
V_{OH}	High Level Output Voltage	V_{CC} = Min	I_{OH} = −2 mA	MIL	2.4	2.9		V
			I_{OH} = −3.2 mA	COM				
I_{OZL}	Low Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 0.4V				−100	μA
I_{OZH}	High Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 2.4V				100	μA
I_{OS}	Output Short-Circuit Current (Note 8)	V_{CC} = 5V, V_O = 0V			−30	−70	−130	mA
I_{CC}	Supply Current	V_{CC} = Max, Outputs Open				120	180	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Series-A (PAL16L8A, PAL16R4A, PAL16R6A, PAL16R8A) (Continued)

Note 1: Absolute maximum ratings are those values beyond which the device may be permanently damaged. Proper operation is not guaranteed outside the specified recommended operating conditions.

Note 2: Some device pins may be raised above these limits during programming and preload operations according to the applicable specification.

Note 3: It is recommended that precautions be taken to minimize electrostatic discharge when handling and testing this product. Pins 1 and 11 are connected directly to the security fuses, and the security fuses may be damaged, preventing subsequent programming and verification operations.

Note 4: f_{CLK} with feedback is derived as $(t_{CLK} + t_{SU})^{-1}$.
f_{CLK} without feedback is derived as $(2t_W)^{-1}$.

Note 5: All typical values are for $V_{CC} = 5.0V$ and $T_A = 25°C$.

Note 6: These are absolute voltages with respect to the ground pin on the device and include all overshoots due to system and/or tester noise. Do not attempt to test these values without suitable equipment.

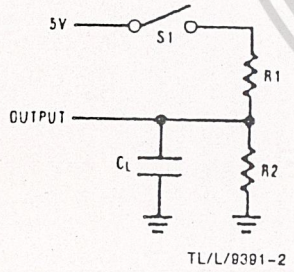
Note 7: Leakage current for bidirectional I/O pins is the worst case between I_{IL} and I_{OZL} or between I_{IH} and I_{OZH}.

Note 8: To avoid invalid readings in other parameter tests it is preferable to conduct the I_{OS} test last. To minimize internal heating, only one output should be shorted at a time with a maximum duration of 1.0 sec. each. Prolonged shorting of a High output may raise the chip temperature above normal and permanent damage may result.

Switching Characteristics Over Recommended Operating Conditions

Symbol	Parameter	Test Conditions	Military			Commercial			Uni
			Min	Typ	Max	Min	Typ	Max	
t_{PD}	Input or Feedback to Combinatorial Output	C_L = 50 pF, S1 Closed		15	30		15	25	ns
t_{CLK}	Clock to Registered Output or Feedback	C_L = 50 pF, S1 Closed		10	20		10	15	ns
t_{PZXG}	$\overline{G}$ Pin to Registered Output Enabled	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		10	25		10	20	ns
t_{PXZG}	$\overline{G}$ Pin to Registered Output Disabled	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		11	25		11	20	ns
t_{PZXI}	Input to Combinatorial Output Enabled via Product Term	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		10	30		10	25	ns
t_{PXZI}	Input to Combinatorial Output Disabled via Product Term	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		13	30		13	25	ns

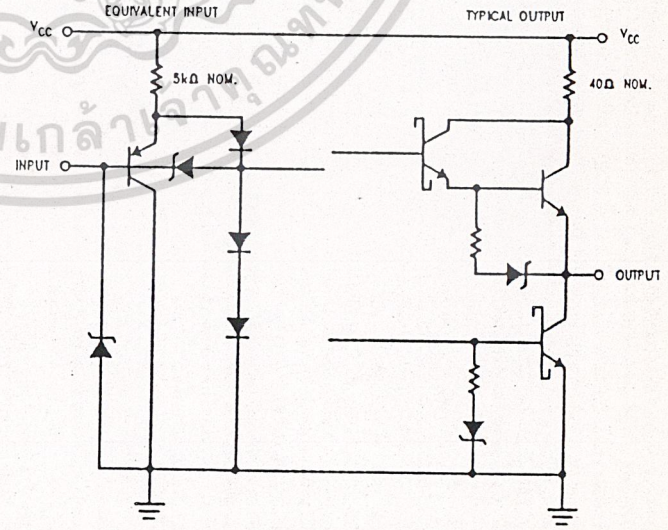
Test Load



TL/L/9391-2

MIL	COM'L
R1 = 390	R1 = 200
R2 = 750	R2 = 390

Schematic of Inputs and Outputs



TL/L/9391-7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 2)	−0.5V to +7.0V
Input Voltage (Notes 2 and 3)	−1.5V to +5.5V
Off-State Output Voltage (Note 2)	−1.5V to +5.5V
Input Current (Note 2)	−30.0 mA to +5.0 mA
Output Current (I_{OL})	100 mA
Storage Temperature	−65°C to +150°C
Ambient Temperature with Power Applied	−65°C to +125°C
Junction Temperature	−65°C to +150°C

Recommended Operating Conditions

Symbol	Parameter		Military			Commercial			Units
			Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage		4.5	5	5.5	4.75	5	5.25	V
T_A	Operating Free-Air Temperature		−55		125	0		75	°C
t_W	Clock Pulse Width	Low	25	10		25	10		ns
		High	25	10		25	10		ns
t_{SU}	Setup Time from Input or Feedback to Clock		50	25		35	25		ns
t_H	Hold Time of Input after Clock		0	−15		0	−15		ns
f_{CLK}	Clock Frequency (Note 4)	With Feedback		25	13.3		25	16.7	MHz
		Without Feedback		50	20		50	20	MHz

Electrical Characteristics Over Recommended Operating Conditions (Note 5)

Symbol	Parameter	Test Conditions			Min	Typ	Max	Unit
V_{IL}	Low Level Input Voltage (Note 6)						0.8	V
V_{IH}	High Level Input Voltage (Note 6)				2			V
V_{IC}	Input Clamp Voltage	V_{CC} = Min, I = −18 mA				−0.8	−1.5	V
I_{IL}	Low Level Input Current (Note 7)	V_{CC} = Max, V_I = 0.4V				−0.02	−0.25	mA
I_{IH}	High Level Input Current (Note 7)	V_{CC} = Max, V_I = 2.4V					25	μA
I_I	Maximum Input Current	V_{CC} = Max, V_I = 5.5V					1.0	mA
V_{OL}	Low Level Output Voltage	V_{CC} = Min	I_{OL} = 12 mA	MIL		0.3	0.5	V
			I_{OL} = 24 mA	COM				
V_{OH}	High Level Output Voltage	V_{CC} = Min	I_{OH} = −2 mA	MIL	2.4	2.9		V
			I_{OH} = −3.2 mA	COM				
I_{OZL}	Low Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 0.4V				−100	μA
I_{OZH}	High Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 2.4V				100	μA
I_{OS}	Output Short-Circuit Current (Note 8)	V_{CC} = 5V, V_O = 0V			−30	−70	−130	mA
I_{CC}	Supply Current	V_{CC} = Max, Outputs Open				70	90	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note 1: Absolute maximum ratings are those values beyond which the device may be permanently damaged. Proper operation is not guaranteed outside the specified recommended operating conditions.

Note 2: Some device pins may be raised above these limits during programming and preload operations according to the applicable specification.

Note 3: It is recommended that precautions be taken to minimize electrostatic discharge when handling and testing this product. Pins 1 and 11 are connected directly to the security fuses, and the security fuses may be damaged, preventing subsequent programming and verification operations.

Note 4: f_{CLK} with feedback is derived as $(t_{CLK} + t_{SU})^{-1}$.
f_{CLK} without feedback is derived as $(2t_W)^{-1}$.

Note 5: All typical values are for $V_{CC} = 5.0V$ and $T_A = 25°C$.

Note 6: These are absolute voltages with respect to the ground pin on the device and include all overshoots due to system and/or tester noise. Do not attempt to test these values without suitable equipment.

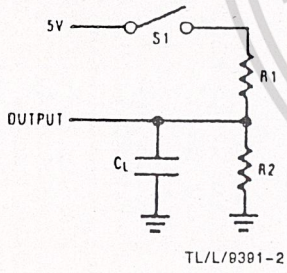
Note 7: Leakage current for bidirectional I/O pins is the worst case between I_{IL} and I_{OZL} or between I_{IH} and I_{OZH}.

Note 8: To avoid invalid readings in other parameter tests it is preferable to conduct the I_{OS} test last. To minimize internal heating, only one output should be shorted at a time with a maximum duration of 1.0 sec. each. Prolonged shorting of a High output may raise the chip temperature above normal and permanent damage may result.

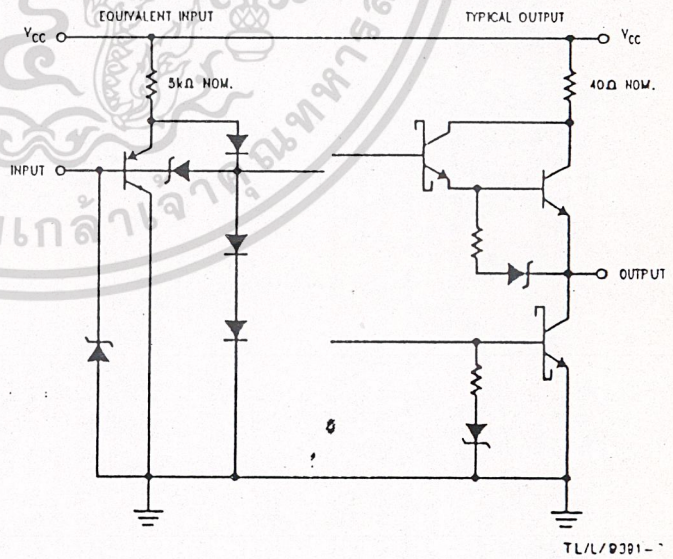
Switching Characteristics Over Recommended Operating Conditions

Symbol	Parameter	Test Conditions	Military			Commercial			Unl
			Min	Typ	Max	Min	Typ	Max	
t_{PD}	Input or Feedback to Combinatorial Output	C_L = 50 pF, S1 Closed		25	50		25	35	ns
t_{CLK}	Clock to Registered Output or Feedback	C_L = 50 pF, S1 Closed		15	25		15	25	ns
t_{PZXG}	$\overline{G}$ Pin to Registered Output Enabled	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		15	25		15	25	ns
t_{PXZG}	$\overline{G}$ Pin to Registered Output Disabled	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		15	25		15	25	ns
t_{PZXI}	Input to Combinatorial Output Enabled via Product Term	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		25	45		25	35	ns
t_{PXZI}	Input to Combinatorial Output Disabled via Product Term	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		25	45		25	35	ns

Test Load



Schematic of Inputs and Outputs



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 2)	−0.5V to +7.0V
Input Voltage (Notes 2 and 3)	−1.5V to +5.5V
Off-State Output Voltage (Note 2)	−1.5V to +5.5V
Input Current (Note 2)	−30.0 mA to +5.0 mA
Output Current (I_{OL})	100 mA
Storage Temperature	−65°C to +150°C
Ambient Temperature with Power Applied	−65°C to +125°C
Junction Temperature	−65°C to +150°C

Recommended Operating Conditions

Symbol	Parameter		Military			Commercial			Units
			Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage		4.5	5	5.5	4.75	5	5.25	V
T_A	Operating Free-Air Temperature		−55			0		75	°C
T_C	Operating Case Temperature				125				°C
t_W	Clock Pulse Width	Low	12	5		10	5		ns
		High	12	5		10	5		ns
t_{SU}	Setup Time from Input or Feedback to Clock		20	10		15	10		ns
t_H	Hold Time of Input after Clock		0	−5		0	−5		ns
f_{CLK}	Clock Frequency (Note 4)	With Feedback		55.5	28.6		55.5	40	MHz
		Without Feedback		100	41.7		100	50	MHz

Electrical Characteristics Over Recommended Operating Conditions (Note 5)

Symbol	Parameter	Test Conditions			Min	Typ	Max	Unit
V_{IL}	Low Level Input Voltage (Note 6)						0.8	V
V_{IH}	High Level Input Voltage (Note 6)				2			V
V_{IC}	Input Clamp Voltage	V_{CC} = Min, I = −18 mA				−0.8	−1.5	V
I_{IL}	Low Level Input Current (Note 7)	V_{CC} = Max, V_I = 0.4V	Except pins 1 & 11			−0.02	−0.25	mA
			Pins 1 & 11			−0.10	−0.4	
I_{IH}	High Level Input Current (Note 7)	V_{CC} = Max, V_I = 2.4V					25	μA
I_I	Maximum Input Current	V_{CC} = Max, V_I = 5.5V					1.0	mA
V_{OL}	Low Level Output Voltage	V_{CC} = Min	I_{OL} = 12 mA	MIL		0.3	0.5	V
			I_{OL} = 24 mA	COM				
V_{OH}	High Level Output Voltage	V_{CC} = Min	I_{OH} = −2 mA	MIL	2.4	3.4		V
			I_{OH} = −3.2 mA	COM				
I_{OZL}	Low Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 0.4V				−100	μA
I_{OZH}	High Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 2.4V				100	μA
I_{OS}	Output Short-Circuit Current (Note 8)	V_{CC} = 5V, V_O = 0V			−30	−70	−130	mA
I_{CC}	Supply Current	V_{CC} = Max, Outputs Open				120	180	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note 1: Absolute maximum ratings are those values beyond which the device may be permanently damaged. Proper operation is not guaranteed outside the specified recommended operating conditions.

Note 2: Some device pins may be raised above these limits during programming and preload operations according to the applicable specification.

Note 3: It is recommended that precautions be taken to minimize electrostatic discharge when handling and testing this product. Pins 1 and 11 are connected directly to the security fuses, and the security fuses may be damaged, preventing subsequent programming and verification operations.

Note 4: f_{CLK} with feedback is derived as $(t_{CLK} + t_{SU})^{-1}$.
f_{CLK} without feedback is derived as $(t_{WLOW} + t_{WHIGH})^{-1}$.

Note 5: All typical values are for $V_{CC} = 5.0V$ and $T_A = 25°C$.

Note 6: These are absolute voltages with respect to the ground pin on the device and include all overshoots due to system and/or tester noise. Do not attempt to test these values without suitable equipment.

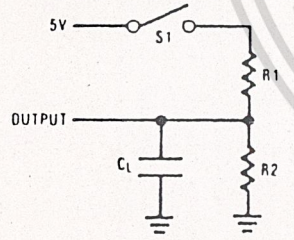
Note 7: Leakage current for bidirectional I/O pins is the worst case between I_{IL} and I_{OZL} or between I_{IH} and I_{OZH}.

Note 8: To avoid invalid readings in other parameter tests it is preferable to conduct the I_{OS} test last. To minimize internal heating, only one output should be shorted at a time with a maximum duration of 1.0 sec. each. Prolonged shorting of a High output may raise the chip temperature above normal and permanent damage may result.

Switching Characteristics Over Recommended Operating Conditions

Symbol	Parameter	Test Conditions	Military			Commercial			Unit
			Min	Typ	Max	Min	Typ	Max	
t_{PD}	Input or Feedback to Combinatorial Output	C_L = 50 pF, S1 Closed		11	20		11	15	ns
t_{CLK}	Clock to Registered Output or Feedback	C_L = 50 pF, S1 Closed		8	15		8	12	ns
t_{PZXG}	$\overline{G}$ Pin to Registered Output Enabled	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		10	20		10	15	ns
t_{PXZG}	$\overline{G}$ Pin to Registered Output Disabled	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		10	20		10	15	ns
t_{PZXI}	Input to Combinatorial Output Enabled via Product Term	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		11	25		11	20	ns
t_{PXZI}	Input to Combinatorial Output Disabled via Product Term	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		11	20		11	15	ns

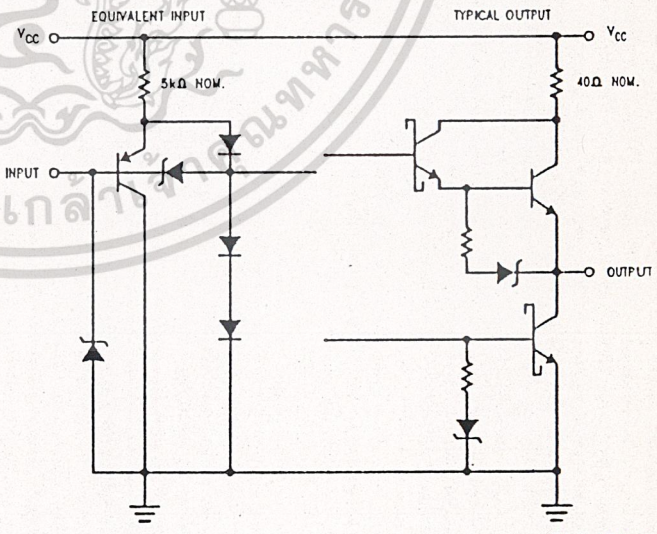
Test Load



MIL	COM'L
R1 = 390	R1 = 200
R2 = 750	R2 = 390

TL/L/9391-2

Schematic of Inputs and Outputs



TL/L/9391-7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 2)	−0.5V to +7.0V
Input Voltage (Note 2)	−1.5V to +5.5V
Off-State Output Voltage (Note 2)	−1.5V to +5.5V
Input Current (Note 2)	−30.0 mA to +5.0 mA
Output Current (I_{OL})	100 mA
Storage Temperature	−65°C to +150°C
Ambient Temperature with Power Applied	−65°C to +125°C
Junction Temperature	−65°C to +150°C
ESD Tolerance (Note 3)	2000V

C_{ZAP} = 100 pF
R_{ZAP} = 1500Ω
Test Method: Human Body Model
Test Specification: NSC SOP-5-028

Recommended Operating Conditions

Symbol	Parameter		Military			Commercial			Units
			Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage		4.5	5	5.5	4.75	5	5.25	V
T_A	Operating Free-Air Temperature		−55		125	0		75	°C
t_W	Clock Pulse Width	Low	15	8		10	8		ns
		High	20	10		15	10		ns
t_{SU}	Setup Time from Input or Feedback to Clock		25	11		20	11		ns
t_H	Hold Time of Input after Clock		0	−10		0	−10		ns
f_{CLK}	Clock Frequency (Note 4)	With Feedback		47.6	22.2		47.6	28.6	MHz
		Without Feedback		55.5	28.6		55.5	40	MHz

Electrical Characteristics Over Recommended Operating Conditions (Note 5)

Symbol	Parameter	Test Conditions			Min	Typ	Max	Unit
V_{IL}	Low Level Input Voltage (Note 6)						0.8	V
V_{IH}	High Level Input Voltage (Note 6)				2			V
V_{IC}	Input Clamp Voltage	V_{CC} = Min, I = −18 mA				−0.8	−1.5	V
I_{IL}	Low Level Input Current (Note 7)	V_{CC} = Max, V_I = 0.4V				−0.02	−0.25	mA
I_{IH}	High Level Input Current (Note 7)	V_{CC} = Max, V_I = 2.4V					25	μA
I_I	Maximum Input Current	V_{CC} = Max, V_I = 5.5V					1.0	mA
V_{OL}	Low Level Output Voltage	V_{CC} = Min	I_{OL} = 12 mA	MIL		0.3	0.5	V
			I_{OL} = 24 mA	COM				
V_{OH}	High Level Output Voltage	V_{CC} = Min	I_{OH} = −2 mA	MIL	2.4	3.4		V
			I_{OH} = −3.2 mA	COM				
I_{OZL}	Low Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 0.4V				−100	μA
I_{OZH}	High Level Off-State Output Current (Note 7)	V_{CC} = Max	V_O = 2.4V				100	μA
I_{OS}	Output Short-Circuit Current (Note 8)	V_{CC} = 5V, V_O = 0V			−30	−70	−130	mA
I_{CC}	Supply Current	V_{CC} = Max, Outputs Open	16L8B2			60	90	mA
			16R4B2, 16R6B2, 16R8B2			70	100	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note 1: Absolute maximum ratings are those values beyond which the device may be permanently damaged. Proper operation is not guaranteed outside the specified recommended operating conditions.

Note 2: Some device pins may be raised above these limits during programming and preload operations according to the applicable specification.

Note 3: It is recommended that precautions be taken to minimize electrostatic discharge when handling and testing this product. Pins 1 and 11 are connected directly to the security fuses, and, although the input circuitry can withstand the specified ESD conditions, the security fuses may be damaged, preventing subsequent programming and verification operations.

Note 4: f_{CLK} with feedback is derived as $(t_{CLK} + t_{SU})^{-1}$.
f_{CLK} without feedback is derived as $(t_{WLOW} + t_{WHIGH})^{-1}$.

Note 5: All typical values are for $V_{CC} = 5.0V$ and $T_A = 25°C$.

Note 6: These are absolute voltages with respect to the ground pin on the device and include all overshoots due to system and/or tester noise. Do not attempt to test these values without suitable equipment.

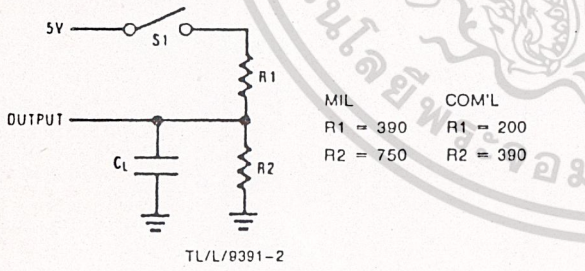
Note 7: Leakage current for bidirectional I/O pins is the worst case between I_{IL} and I_{OZL} or between I_{IH} and I_{OZH}.

Note 8: To avoid invalid readings in other parameter tests it is preferable to conduct the I_{OS} test last. To minimize internal heating, only one output should be shorted at a time with a maximum duration of 1.0 sec. each. Prolonged shorting of a High output may raise the chip temperature above normal and permanent damage may result.

Switching Characteristics Over Recommended Operating Conditions

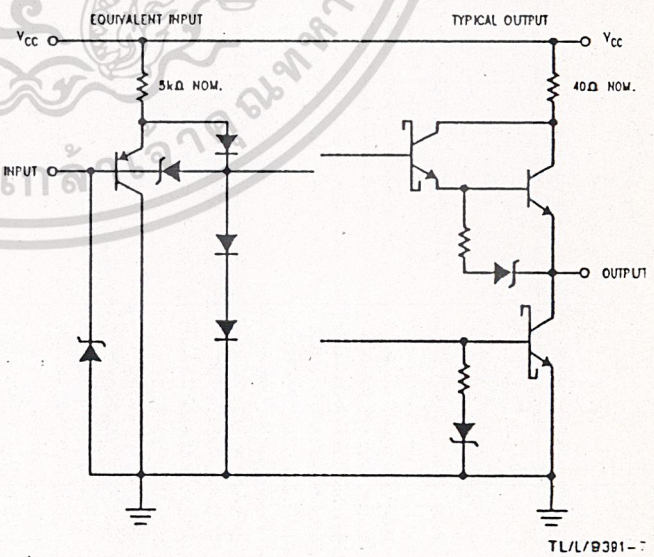
Symbol	Parameter	Test Conditions	Military			Commercial			Unit
			Min	Typ	Max	Min	Typ	Max	
t_{PD}	Input or Feedback to Combinatorial Output	C_L = 50 pF, S1 Closed		15	30		15	25	ns
t_{CLK}	Clock to Registered Output or Feedback	C_L = 50 pF, S1 Closed		10	20		10	15	ns
t_{PZXG}	$\overline{G}$ Pin to Registered Output Enabled	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		15	25		15	20	ns
t_{PXZG}	$\overline{G}$ Pin to Registered Output Disabled	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		11	25		11	20	ns
t_{PZXI}	Input to Combinatorial Output Enabled via Product Term	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		10	30		10	25	ns
t_{PXZI}	Input to Combinatorial Output Disabled via Product Term	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		13	30		13	25	ns

Test Load



TL/L/9391-2

Schematic of Inputs and Outputs



TL/L/9391-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 2)	−0.5V to +7.0V
Input Voltage (Note 2)	−1.5V to +7.0V
Off-State Output Voltage (V_O) (Notes 2 & 3)	−1.5V to +5.5V
Input Current (Note 2)	−30.0 mA to +5.0 mA
Output Current (I_{OL})	+100 mA
Storage Temperature	−65°C to +150°C
Ambient Temperature with Power Applied	−65°C to +125°C
Junction Temperature	−65°C to +150°C
ESD Tolerance	1500V

C_{ZAP} = 100 pF
R_{ZAP} = 1500Ω
Test Method: Human Body Model
Test Specification: NSC SOP-5-028

Recommended Operating Conditions

Symbol	Parameter		Commercial			Units
			Min	Nom	Max	
V_{CC}	Supply Voltage		4.75	5	5.25	V
T_A	Operating Free-Air Temperature		0	25	75	°C
t_W	Clock Pulse Width	Low	7	3.5		ns
		High	7	2		ns
t_{SU}	Setup Time from Input or Feedback to Clock		10	5.5		ns
t_H	Hold Time of Input after Clock		0	−3.7		ns
f_{CLK}	Clock Frequency (Note 4)	With Feedback		90	55.5	MHz
		Without Feedback		120	71	MHz
V_Z	Register Preload Control voltage		9.5	9.75	10.0	V

Electrical Characteristics Over Recommended Operating Conditions (Note 5)

Symbol	Parameter	Test Conditions	Min	Typ	Max	Units
V_{IL}	Low Level Input Voltage (Note 6)				0.8	V
V_{IH}	High Level Input Voltage (Note 6)		2			V
V_{IC}	Input Clamp Voltage	V_{CC} = Min, I = −18 mA		−0.8	−1.2	V
I_{IL}	Low Level Input Current (Note 7)	V_{CC} = Max, V_I = 0.4V		−60	−250	μA
I_{IH}	High Level Input Current (Note 7)	V_{CC} = Max, V_I = 2.4V		0	25	μA
I_I	Maximum Input Current	V_{CC} = Max, V_I = 5.5V		20	100	μA
V_{OL}	Low Level Output Voltage	V_{CC} = Min, I_{OL} = 24 mA		0.3	0.5	V
V_{OH}	High Level Output Voltage	V_{CC} = Min, I_{OH} = −3.2 mA	2.7	3.1		V
I_{OZL}	Low Level Off-State Output Current (Note 7)	V_{CC} = Max, V_O = 0.4V		0	−50	μA
I_{OZH}	High Level Off-State Output Current (Note 7)	V_{CC} = Max, V_O = 2.4V		0	50	μA
I_{OS}	Output Short-Circuit Current (Note 8)	V_{CC} = 5V, V_O = 0V	−50	−77	−130	mA
I_{CC}	Supply Current	V_{CC} = Max, Outputs Open		125	180	mA
C_I	Input Capacitance	V_{CC} = 5.0V, V_I = 2.0V		8		pF
C_O	Output Capacitance	V_{CC} = 5.0V, V_O = 2.0V		8		pF
$C_{I/O}$	I/O Capacitance	V_{CC} = 5.0V, $V_{I/O}$ = 2.0V		8		pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note 1: Absolute maximum ratings are those values beyond which the device may be permanently damaged. Proper operation is not guaranteed outside the specified recommended operating conditions.

Note 2: Some device pins may be raised above these limits during programming and preload operations according to the applicable specification.

Note 3: V_O must not exceed V_{CC} + 1V

Note 4: f_{CLK} with feedback is derived as $(t_{CLK} + t_{SU})^{-1}$.
f_{CLK} without feedback is derived as $(2t_W)^{-1}$.

Note 5: All typical values are for V_{CC} = 5.0V and T_A = 25°C.

Note 6: These are absolute voltages with respect to the ground pin on the device and include all overshoots due to system and/or tester noise. Do not attempt to test these values without suitable equipment.

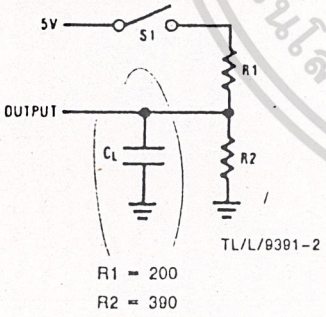
Note 7: Leakage current for bidirectional I/O pins is the worst case between I_{IL} and I_{OZL} or between I_{IH} and I_{OZH}.

Note 8: To avoid invalid readings in other parameter tests it is preferable to conduct the I_{OS} test last. To minimize internal heating, only one output should be shorted at a time with a maximum duration of 1.0 second each. Prolonged shorting of a High output may raise the chip temperature above normal and permanent damage may result.

Switching Characteristics Over Recommended Operating Conditions

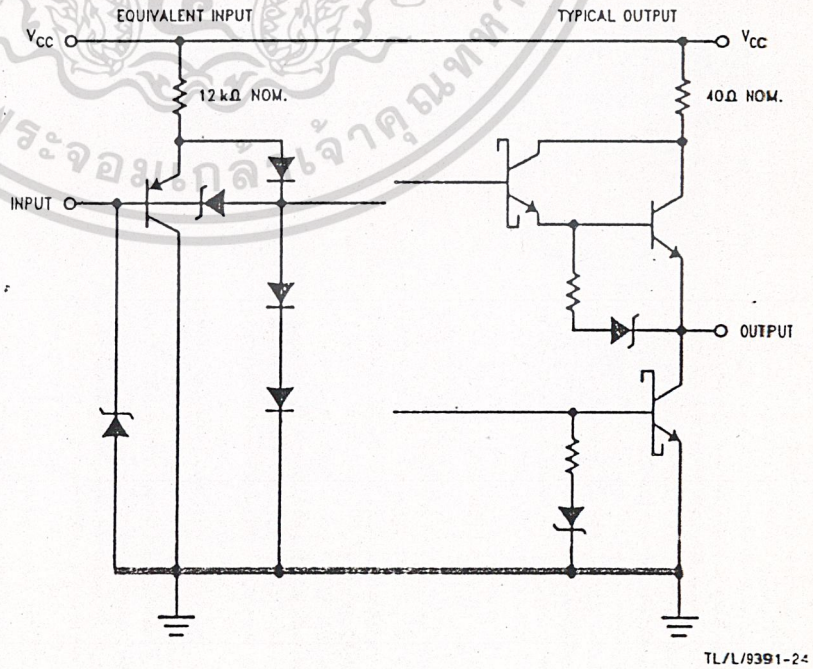
Symbol	Parameter	Test Conditions	Commercial			Units
			Min	Typ	Max	
t_{PD}	Input or Feedback to Combinatorial Output	C_L = 50 pF, S1 Closed		7.1	10	ns
t_{CLK}	Clock to Registered Output or Feedback	C_L = 50 pF, S1 Closed		5.5	8	ns
t_{PZXG}	$\overline{G}$ Pin to Registered Output Enabled	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		5.5	10	ns
t_{PXZG}	$\overline{G}$ Pin to Registered Output Disabled	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		4.0	10	ns
t_{PZXI}	Input to Combinatorial Output Enabled via Product Term	C_L = 50 pF, Active High: S1 Open, Active Low: S1 Closed		7.2	10	ns
t_{PXZI}	Input to Combinatorial Output Disabled via Product Term	C_L = 5 pF, From V_{OH}: S1 Open, From V_{OL}: S1 Closed		5.0	10	ns
t_{RESET}	Power-Up to Registered Output High				1000	ns

Test Load



R1 = 200
R2 = 390

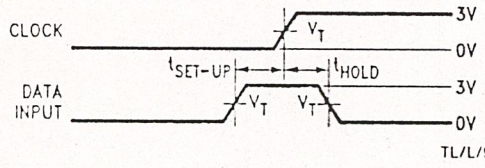
Schematic of Inputs and Outputs



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

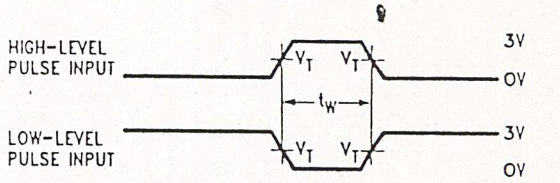
Test Waveforms

Set-Up and Hold



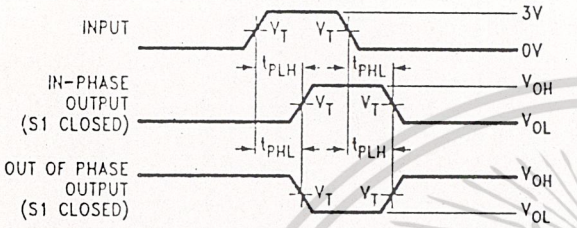
TL/L/9391-3

Pulse Width



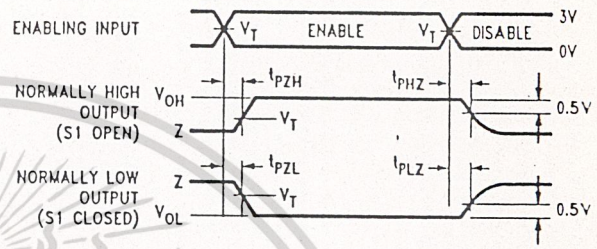
TL/L/9391-

Propagation Delay



TL/L/9391-5

Enable and Disable



TL/L/9391-

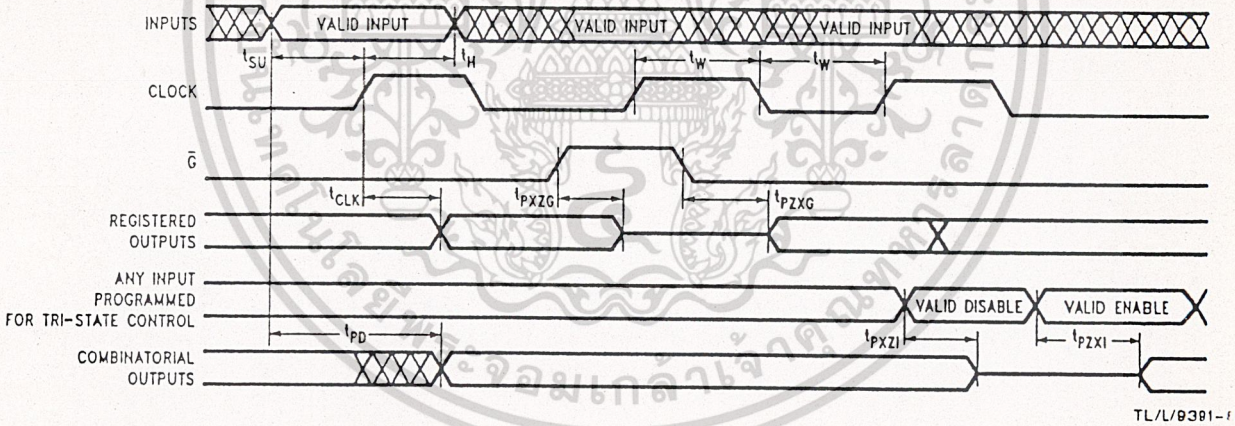
Notes:

V_T = 1.5V

C_L includes probe and jig capacitance.

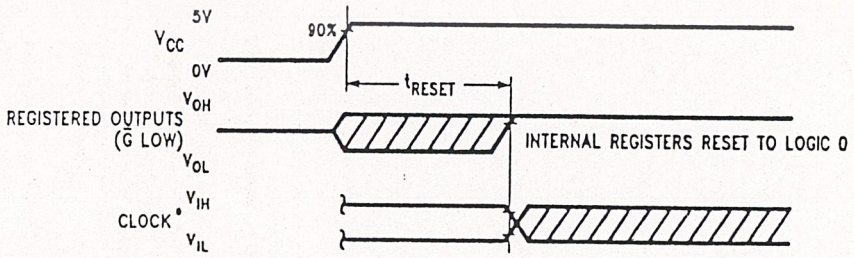
In the examples above, the phase relationships between inputs and outputs have been chosen arbitrarily.

Switching Waveforms



TL/L/9391-

Power-Up Reset Waveform



TL/L/9391-9

*The clock input should not be switched from low to high until after time t_{RESET}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

All of the 20-pin Medium PAL logic arrays consist of 16 complementary input lines and 64 product-term lines with a programmable cell at each intersection (2048 cells). The product terms are organized into eight groups of elght each. Seven or eight of the product terms in each group connect into an OR-gate to produce the sum-of-products logic function, depending on whether the output is combinatorial or registered.

For the fuse-link PAL devices (all PAL devices prior to National Series-D), an unprogrammed (intact) fuse establishes a connection between an input line (true or complement phase of an array input signal) and a product term; programming the fuse removes the connection. In the National Series-D vertical fuse PAL devices, a programmed vertical fuse cell establishes a connection between an input line and a product term. A product term is satisfied (logically true) while all of the input lines connected to it (via unprogrammed fuses for the fuse-link devices, or by programming the corresponding cells for the vertical fuse devices) are in the high logic state. Therefore, if both the true and complement of at least one array input is connected to a product line, that product term is always held in the low logic state (which is the state of all product terms in an unprogrammed fuse-link device). Conversely, if all input lines are disconnected from a product line, the product term and the resulting logic function would be held in the high state (which is the state of all product terms in an unprogrammed National Series-D PAL device).

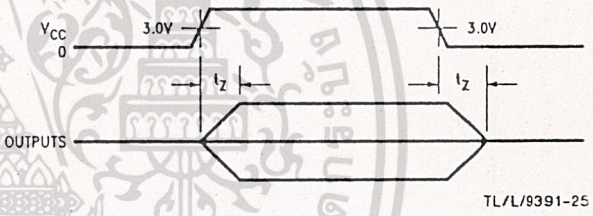
The medium PAL family consists of four device types with differing mixtures of combinatorial and registered outputs. The 16L8, 16R4, 16R6 and 16R8 architectures have 0, 4, 6 and 8 registered outputs, respectively, with the balance of the 8 outputs combinatorial. All outputs are active-low and have TRI-STATE capability.

Each combinatorial output has a seven product-term logic function, with the eighth product term being used for TRI-STATE control. A combinatorial output is enabled while the TRI-STATE product term is satisfied (true). Combinatorial outputs also have feedback paths from the device pins into the logic array (except for two outputs on the 16L8). This allows a pin to perform bidirectional I/O or, if the associated TRI-STATE control product term were programmed to remain unsatisfied (always false), the output driver would remain disabled and the pin could be used as an additional dedicated input.

Registered outputs each have an eight product-term logic function feeding into a D-type flip-flop. All registers are triggered by the high-going edge of the clock input pin. All registered outputs are controlled by a common output enable ($\overline{G}$) pin (enabled while low). The output of each register is also fed back into the logic array via an internal path. This provides for sequential logic circuits (state machines, counters, etc.) which can be sequenced even while the outputs are disabled.

Series-D Medium PAL devices reset all registers to a low state upon power-up (active-low outputs assume high logic levels if enabled). This may simplify sequential circuit design and test. To ensure successful power-up reset, V_{CC} must rise monotonically until the specified operating voltage is attained. During power-up, the clock input should assume a valid, stable logic state as early as possible to avoid interfering with the reset operation. The clock input should also remain stable until after the power-up reset operation is completed to allow the registers to capture the proper next state on the first high-going clock transition.

For the National Series-D PAL device, during power-up, all outputs are held in the high-impedance state until DC power supply conditions are met (V_{CC} approximately 3.0V), after which they may be enabled by the TRI-STATE control product terms (combinatorial outputs) or the $\overline{G}$ pin (registered outputs). Whenever V_{CC} goes below 3V (at 25°C), the outputs are disabled as shown in *Figure 1* below.



Note: t_Z is less than 100 ns.

FIGURE 1. Series-D Power-Up TRI-STATE Waveform

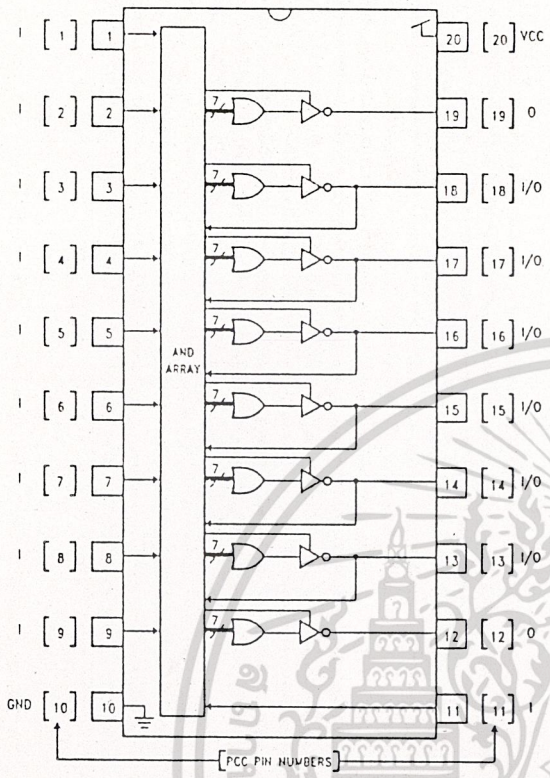
In an unprogrammed National Series-D PAL device, no array inputs are connected to any product-term lines. Therefore, all combinatorial outputs would be enabled and driving low logic levels (after power-up is completed). All registers would still initialize to the low state, but would become permanently set (low-level outputs, if enabled) following the first clock transition.

As with any TTL logic circuits, unused inputs to a PAL device should be connected to ground, V_{OL}, V_{OH}, or resistively to V_{CC}. However, switching any input not connected to a product term or logic function has no effect on its output logic state.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

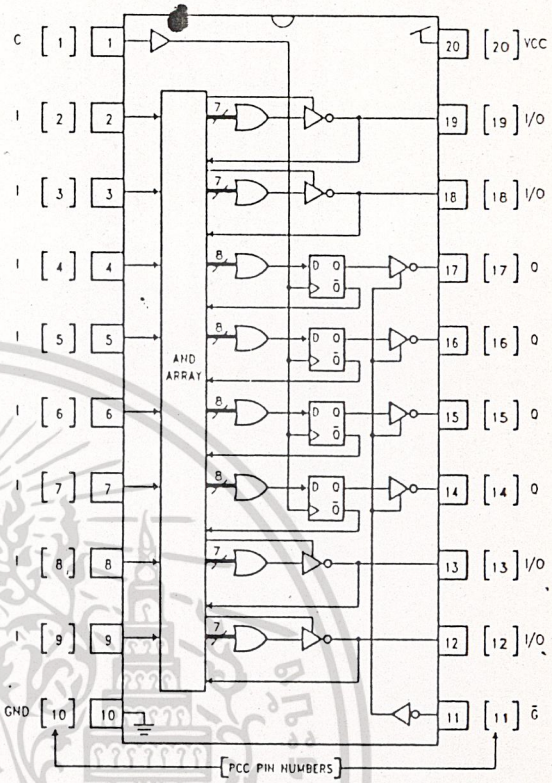
20-Pin Medium PAL Family Block Diagrams—DIP Connections

PAL16L8



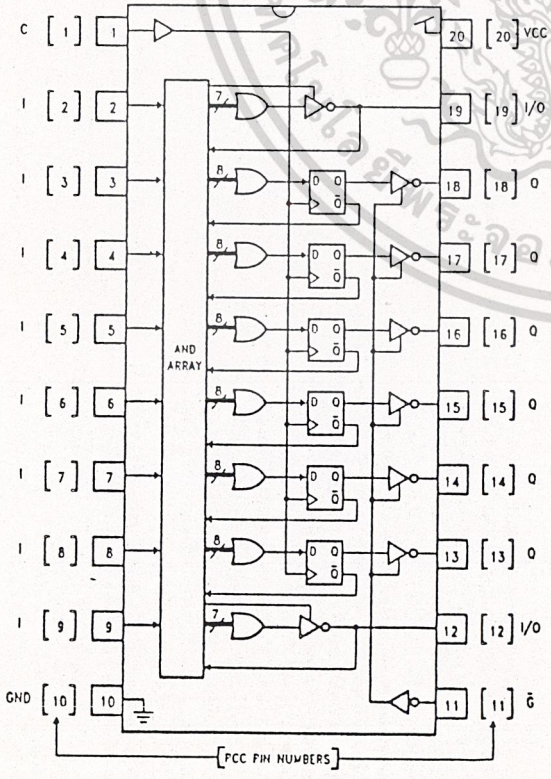
TL/L/9391–10

PAL16R4



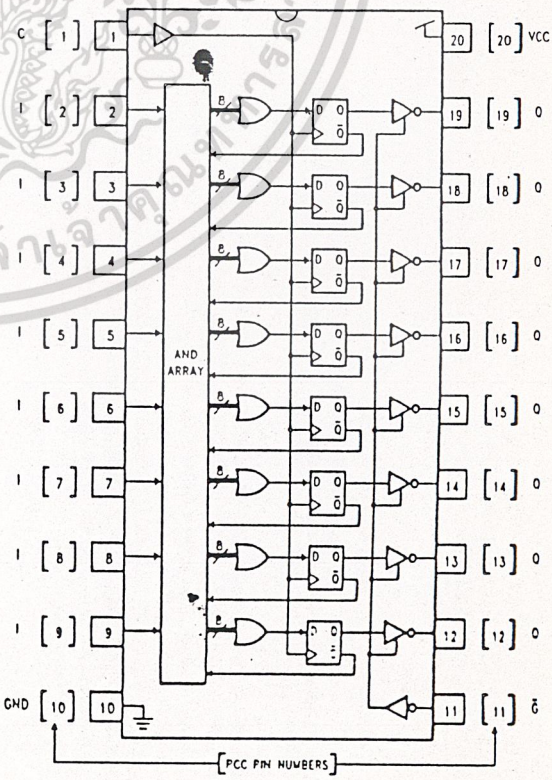
TL/L/9391–1

PAL16R6



TL/L/9391–12

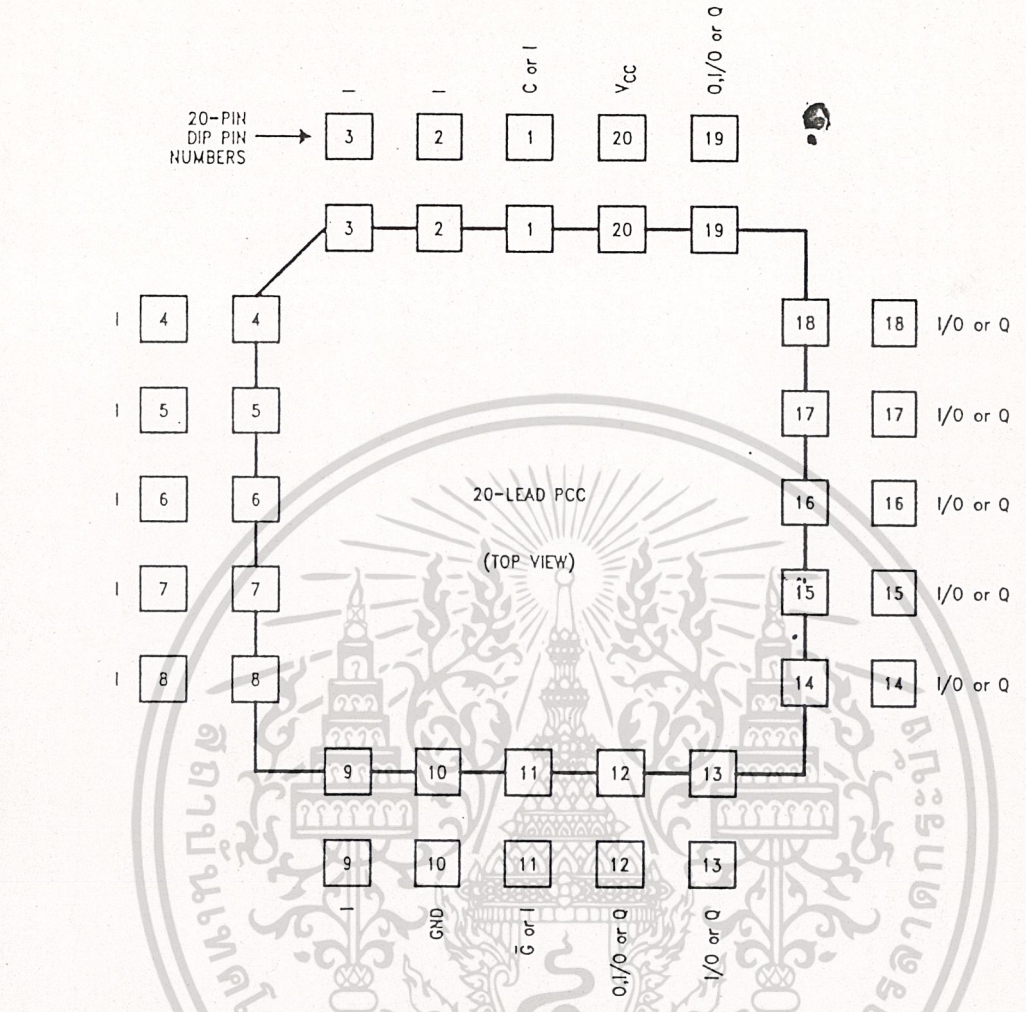
PAL16R8



TL/L/9391–13

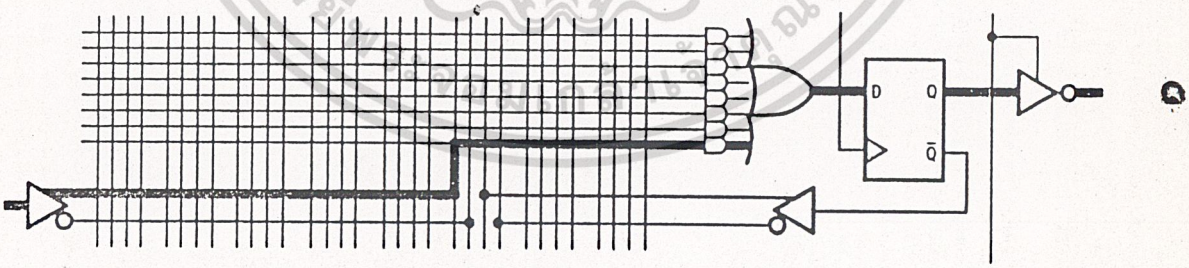
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20-Lead PCC Connection Conversion Diagram



TL/L/9391–14

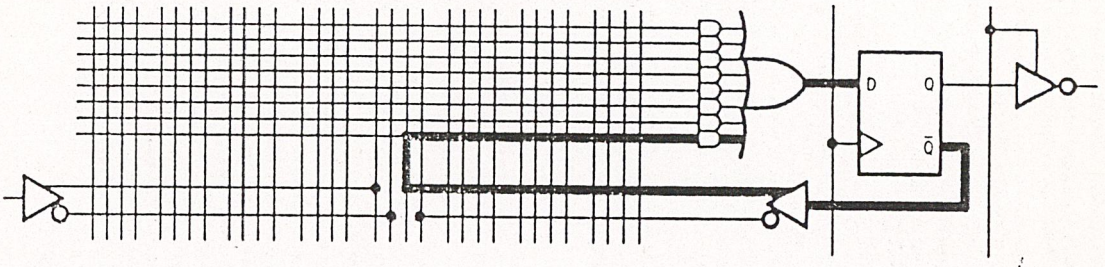
Typical Registered Logic Function Without Feedback



TL/L/9391-15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Registered Logic Function With Feedback



TL/L/9391–16

Functional Description (Continued)

CLOCK FREQUENCY SPECIFICATION

The clock frequency (f_{CLK}) parameter specifies the maximum speed at which a registered PAL device is guaranteed to operate. Clock frequency is defined differently for the two cases in which register feedback is used versus when it is not. In a data-path type application, where the logic functions fed into the registers are not dependent on register feedback from the previous cycle (i.e.—based only on external inputs), the minimum required cycle period (f_{CLK}^{-1} without feedback) is defined as the greater of the minimum clock period (t_W high + t_W low) and the minimum "data window" period (t_{SU} + t_H). This assumes optimal alignment between data inputs and the clock input. In sequential logic applications such as state machines, the minimum required cycle period (f_{CLK}^{-1} with feedback) is defined as t_{CLK} + t_{SU}. This provides sufficient time for outputs from the registers to feed back through the logic array and set-up on the inputs to the registers before the end of each cycle.

Output Register Preload

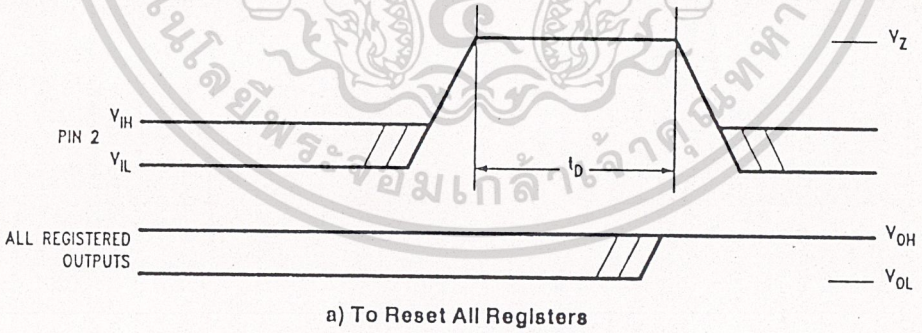
In the 20-pin Medium PAL family, register preload is available on the Series-D PAL devices only.

The output register preload feature simplifies device testing since any state may be loaded into the registers at any time during the functional test sequence. This allows complete verification of sequential logic circuits, including states that are normally impossible or difficult to reach. Register preload is not an operational mode and is not intended for board level testing because elevated voltage levels are required. The programming system normally provides the preload capability as part of its functional test facility.

The preload function allows the register to be loaded directly and asynchronously with any desired pattern. These vertical-fuse devices provide two register preload operations:

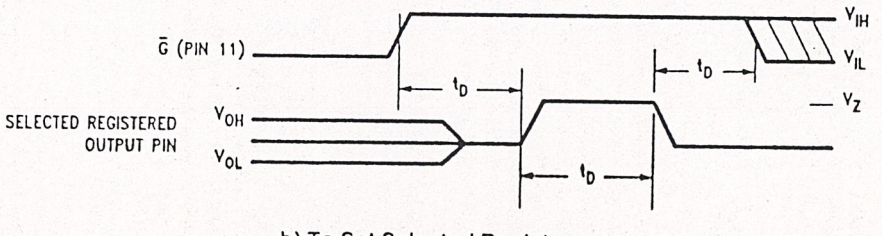
1. All registers can be reset to the low state (high-level outputs) by applying the elevated control voltage (V_Z) to input Pin 2* for time t_D *(Figure 2a)*.
2. Selected registers can be set to the high state (low-level outputs) as follows *(Figure 2b)*:
   a. All registered outputs are disabled by raising the $\overline{G}$ input Pin 1* to V_{IH}.
   b. After time t_D, the selected registered output pins are raised to the elevated control voltage (V_Z) for time t_D to set the corresponding registers.

*Applies to both DIP and PCC packages for 20-pin PAL devices.



TL/L/9391–26

a) To Reset All Registers



TL/L/9391–27

b) To Set Selected Registers

Note: V_Z = 9.5V to 10.0V, t_D min. = 500 ns.

FIGURE 2. Series-D Register Preload Waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Security Fuse

Security fuses are provided on all National PAL devices which, when programmed, inhibit any further programming or verifying operations. This feature prevents direct copying of proprietary logic patterns. The security fuses should be programmed only after programming and verifying all other device fuses. Register preload is not affected by the security fuses.

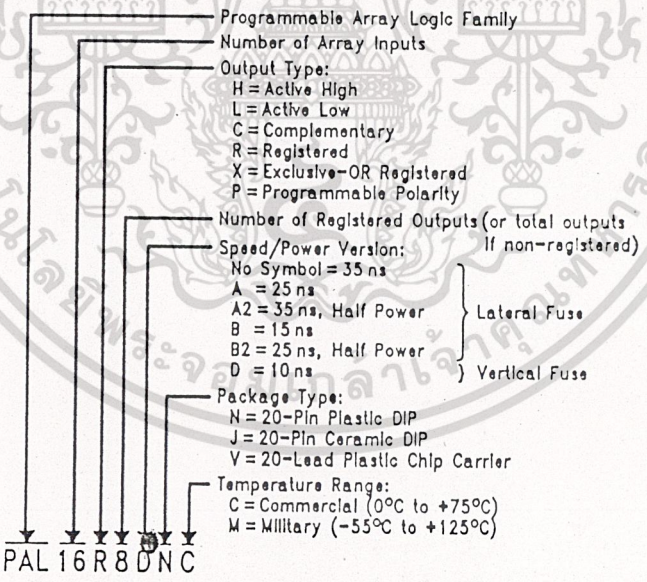
Design Development Support

A variety of software tools and programming hardware is available to support the development of designs using PAL products. Typical software packages accept Boolean logic equations to define desired functions. Most are available to run on personal computers and generate JEDEC-compatible "fuse maps". The industry-standard JEDEC format ensures that the resulting fuse-map files can be down-loaded into a variety of programming equipment. Many software packages and programming units support a wide variety of programmable logic products as well. The PLAN™ software package from National Semiconductor supports all programmable logic products available from National and is fully JEDEC-compatible. PLAN software also provides automatic device selection based on the designer's Boolean logic equations.

In National Series-D PAL devices, logical and physical connections between array input lines and product-term lines are established when vertical fuse cells are programmed. This is opposite to other PAL products based on fusible links in which connections are established when fuses are left unprogrammed (intact). This difference is compensated by the vertical-fuse PAL programming algorithm so that the *user's design development process looks the same.* (The only functional difference due to vertical-fuse technology is the behavior of "unprogrammed" devices.) The JEDEC programming maps produced by PAL development software for all Medium PAL devices denote a "connection" with a "0", and a "non-connection" with a "1". The programming algorithms for most fuse-link PLDs program fuses where ones are located in the map to remove corresponding connections, whereas the algorithm for National Series-D PAL products automatically compensates by programming vertical-fuse cells where zeroes are located in the map to establish connections. Therefore, the *same JEDEC map* representing the user's desired logic equations produces the *same functional results* when using either PAL technology. The user need only provide the appropriate device code and/or adapter for the programming equipment to invoke the proper programming algorithm. Only programmers with the certified National Series-D vertical-fuse PAL programming algorithm can be used to program these vertical-fuse devices.

Detailed logic diagrams showing all JEDEC fuse-map addresses for the 20-pin Medium PAL family are provided for direct map editing and diagnostic purposes. For a list of current software and programming support tools available for these devices, please contact your local National Semiconductor sales representative or distributor. If detailed specifications of the PAL programming algorithm are needed, please contact the National Semiconductor Programmable Device Support Department.

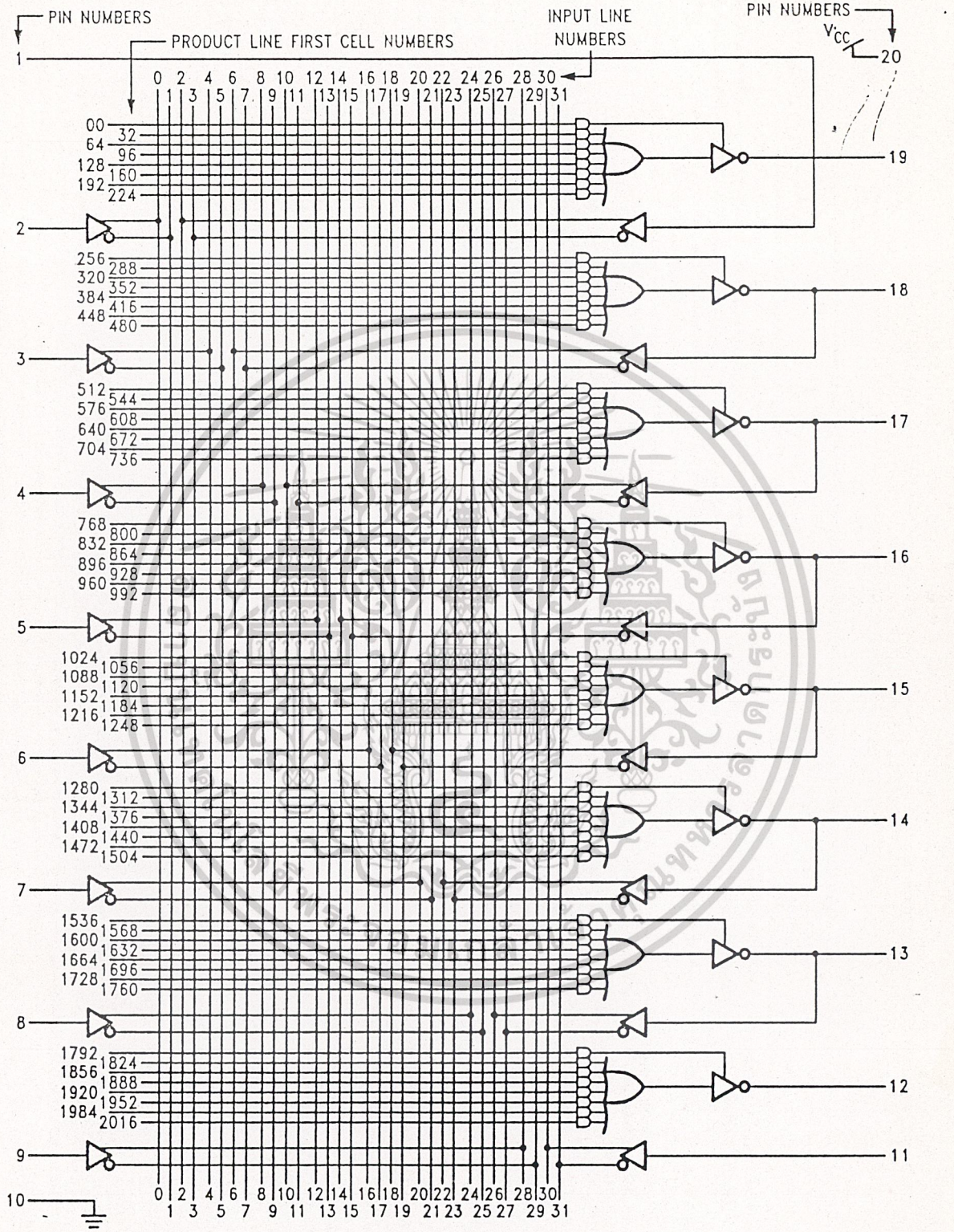
Ordering Information



TL/L/9391–18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Logic Diagram—PAL16L8

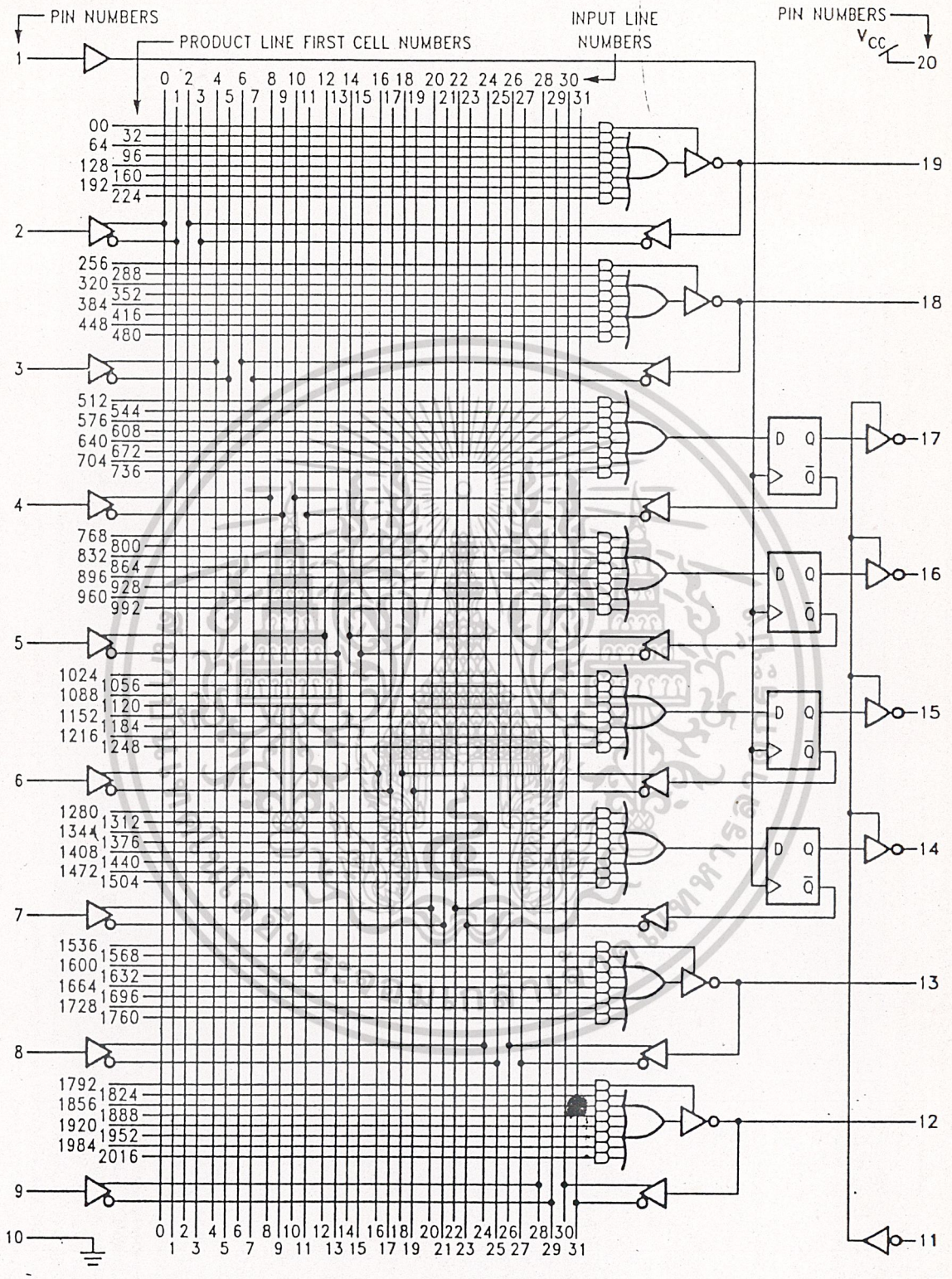


TL/L/9391-19

JEDEC Logic Array Cell Number = Product Line First Cell Number + Input Line Number

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Logic Diagram—PAL16R4



TL/L/9301-20

JEDEC Logic Array Cell Number = Product Line First Cell Number + Input Line Number

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

microCMOS

MM54HC374/MM74HC374
TRI-STATE® Octal D-Type Flip-Flop

General Description

These high speed Octal D-Type Flip-Flops utilize micro-CMOS Technology, 3.5 micron silicon gate P-well CMOS. They possess the high noise immunity and low power consumption of standard CMOS integrated circuits, as well as the ability to drive 15 LS-TTL loads. Due to the large output drive capability and the TRI-STATE feature, these devices are ideally suited for interfacing with bus lines in a bus organized system.

These devices are positive edge triggered flip-flops. Data at the D inputs, meeting the setup and hold time requirements, are transferred to the Q outputs on positive going transitions of the CLOCK (CK) input. When a high logic level is applied to the OUTPUT CONTROL (OC) input, all outputs go to a high impedance state, regardless of what signals are present at the other inputs and the state of the storage elements.

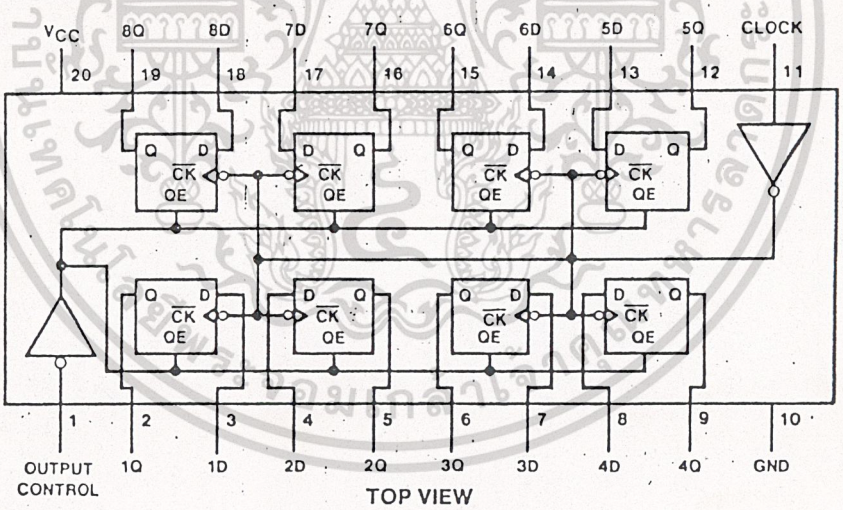
The 54HC/74HC logic family is speed, function, and pinc compatible with the standard 54LS/74LS logic family. / inputs are protected from damage due to static discharge l internal diode clamps to V_{CC} and ground.

Features

- Typical propagation delay: 20 ns
- Wide operating voltage range: 2–6V
- Low input current: 1 μA maximum
- Low quiescent current: 80 μA maximum
- Compatible with bus-oriented systems
- Output drive capability: 15 LS-TTL loads

Connection Diagram

Dual-In-Line Package



TOP VIEW

TL/F/5336-1

MM54HC374/MM74HC374

54HC374 (J) 74HC374 (J,N)

Truth Table

Output Control	Clock	Data	Output
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

H = High Level, L = Low Level
X = Don't Care
↑ = Transition from low-to-high
Z = High impedance state
Q_0 = The level of the output before steady state input conditions were established

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

Supply Voltage (V_{CC})	−0.5 to +7.0V
DC Input Voltage (V_{IN})	−1.5 to V_{CC}+1.5V
DC Output Voltage (V_{OUT})	−0.5 to V_{CC}+0.5V
Clamp Diode Current (I_{IK}, I_{OK})	±20 mA
DC Output Current, per pin (I_{OUT})	±35 mA
DC V_{CC} or GND Current, per pin (I_{CC})	±70 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Power Dissipation (P_D)	500 mW
Lead Temperature (T_L) (Soldering 10 seconds)	260°C

Operating Conditions

	Min	Max
Supply Voltage (V_{CC})	2	6
DC Input or Output Voltage (V_{IN},V_{OUT})	0	V_{CC}
Operating Temperature Range (T_A)		
MM74HC	−40	+85
MM54HC	−55	+125
Input Rise or Fall Times (t_r, t_f) V_{CC} = 2.0V		1000
V_{CC} = 4.5V		500
V_{CC} = 6.0V		400

DC Electrical Characteristics

Symbol	Parameter	Conditions	V_{CC}	T_A = 25°C	74HC T_A = −40 to 85°C	54HC T_A = −55 to 125°C
				Typ	Guaranteed Limits	
V_{IH}	Minimum High Level Input Voltage		2.0V		1.5	1.5	1.5
			4.5V		3.15	3.15	3.15
			6.0V		4.2	4.2	4.2
V_{IL}	Maximum Low Level Input Voltage		2.0V		0.3	0.3	0.3
			4.5V		0.9	0.9	0.9
			6.0V		1.2	1.2	1.2
V_{OH}	Minimum High Level Output Voltage	V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 20\ \mu A$	2.0V	2.0	1.9	1.9	1.9
			4.5V	4.5	4.4	4.4	4.4
			6.0V	6.0	5.9	5.9	5.9
		V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 6.0$ mA	4.5V	4.2	3.98	3.84	3.7
		$\|I_{OUT}\| \le 7.8$ mA	6.0V	5.7	5.48	5.34	5.2
V_{OL}	Maximum Low Level Output Voltage	V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 20\ \mu A$	2.0V	0	0.1	0.1	0.1
			4.5V	0	0.1	0.1	0.1
			6.0V	0	0.1	0.1	0.1
		V_{IN} = V_{IH} or V_{IL} $\|I_{OUT}\| \le 6.0$ mA	4.5V	0.2	0.26	0.33	0.4
		$\|I_{OUT}\| \le 7.8$ mA	6.0V	0.2	0.26	0.33	0.4
I_{IN}	Maximum Input Current	V_{IN} = V_{CC} or GND	6.0V		±0.1	±1.0	±1.0
I_{OZ}	Maximum TRI-STATE Output Leakage Current	V_{IN} = V_{IH}, OC = V_{IH} V_{OUT} = V_{CC} or GND	6.0V		±0.5	±5	±10
I_{CC}	Maximum Quiescent Supply Current	V_{IN} = V_{CC} or GND I_{OUT} = 0 μA	6.0V		8.0	80	160

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: −12 mW/°C from 65°C to 85°C; ceramic "J" package: −12 mW 100°C to 125°C.

Note 4: For a power supply of 5V ±10% the worst case output voltages (V_{OH}, and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be designing with this supply. Worst case V_{IH} and V_{IL} occur at V_{CC} = 5.5V and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage c. I_{CC}, and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics $V_{CC}=5V$, $T_A=25°C$, $t_r=t_f=6$ ns (Note 6)

Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
f_{MAX}	Maximum Operating Frequency		50	35	MHz
t_{PHL}, t_{PLH}	Maximum Propagation Delay Clock to Q	$C_L=45$ pF	20	32	ns
t_{PZH}, t_{PZL}	Maximum Output Enable Time	$R_L=$ kΩ $C_L=45$ pF	19	28	ns
t_{PHZ}, t_{PLZ}	Maximum Output Disable Time	$R_L=$ kΩ $C_L=5$ pF	17	25	ns
t_S	Minimum Set Up Time			20	ns
t_H	Minimum Hold Time			5	ns
t_W	Minimum Pulse Width		9	16	ns

AC Electrical Characteristics $V_{CC}=2.0$–$6.0V$, $C_L=50$ pF, $t_r=t_f=6$ ns (unless otherwise specified) (Note 6)

Symbol	Parameter	Conditions	V_{CC}	$T_A=25°C$	74HC $T_A=-40$ to $85°C$	54HC $T_A=-55$ to $125°C$	Unit
				Typ	Guaranteed Limits		
f_{MAX}	Maximum Operating Frequency	$C_L=50$ pF	2.0V	6	5	4	MH
			4.5V	30	24	20	MH
			6.0V	35	28	23	MH
t_{PHL}, t_{PLH}	Maximum Propagation Delay, Clock to Q	$C_L=50$ pF	2.0V	68	180	225	270	ns
		$C_L=150$ pF	2.0V	110	230	288	345	ns
		$C_L=50$ pF	4.5V	22	36	45	48	ns
		$C_L=150$ pF	4.5V	30	46	57	69	ns
		$C_L=50$ pF	6.0V	20	31	39	46	ns
		$C_L=150$ pF	6.0V	28	40	50	60	ns
t_{PZH}, t_{PZL}	Maximum Output Enable Time	$R_L=1$ kΩ					
		$C_L=50$ pF	2.0V	50	150	189	225	ns
		$C_L=150$ pF	2.0V	80	200	250	300	ns
		$C_L=50$ pF	4.5V	21	30	37	45	ns
		$C_L=150$ pF	4.5V	30	40	50	60	ns
		$C_L=50$ pF	6.0V	19	26	31	39	ns
		$C_L=150$ pF	6.0V	26	35	44	53	ns
t_{PHZ}, t_{PLZ}	Maximum Output Disable Time	$R_L=1$ kΩ $C_L=50$ pF	2.0V	50	150	189	225	ns
			4.5V	21	30	37	45	ns
			6.0V	19	26	31	39	ns
t_S	Minimum Set Up Time		2.0V		100	125	150	ns
			4.5V		20	25	30	ns
			6.0V		17	21	25	ns
t_H	Minimum Hold Time		2.0V		25	31	38	ns
			4.5V		5	5	5	ns
			6.0V		5	5	5	ns
t_W	Minimum Pulse Width		2.0V	30	80	100	120	ns
			4.5V	9	16	20	24	ns
			6.0V	8	14	18	20	ns
t_{THL}, t_{TLH}	Maximum Output Rise and Fall Time	$C_L=50$ pF	2.0V	25	60	75	90	ns
			4.5V	7	12	15	18	ns
			6.0V	6	10	13	15	ns
t_r, t_f	Maximum Input Rise and Fall Time		2.0V		1000	1000	1000	ns
			4.5V		500	500	500	ns
			6.0V		400	400	400	ns
C_{PD}	Power Dissipation Capacitance (Note 5)	(per flip-flop) OC = V_{CC}		30				pF
		OC = GND		50				pF
C_{IN}	Maximum Input Capacitance			5	10	10	10	pF

Note 5: C_{PD} determines the no load dynamic power consumption, $P_D=C_{PD}\ V_{CC}^2\ f+I_{CC}\ V_{CC}$, and the no load dynamic current consumption, $I_S=C_{PD}\ V_{CC}\ f+I_{CC}$.

Note 6: Refer to back of this section for Typical MM54/74HC AC Switching Waveforms and Test Circuits.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

microCMOS

MM54HC138/MM74HC138 3-to-8 Line Decoder

General Description

This decoder utilizes microCMOS Technology, 3.5 micron silicon gate P-well CMOS, and is well suited to memory address decoding or data routing applications. The circuit features high noise immunity and low power consumption usually associated with CMOS circuitry, yet has speeds comparable to low power Schottky TTL logic.

The MM54HC138/MM74HC138 has 3 binary select inputs (A, B, and C). If the device is enabled these inputs determine which one of the eight normally high outputs will go low. Two active low and one active high enables (G1, $\overline{G2A}$ and $\overline{G2B}$) are provided to ease the cascading of decoders.

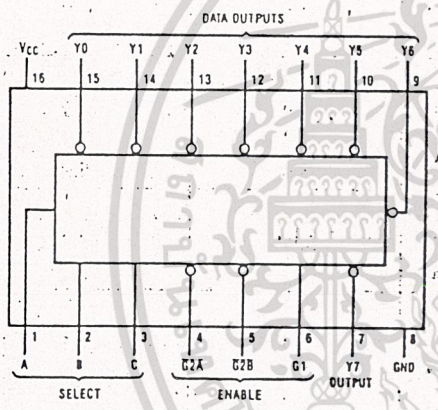
The decoder's outputs can drive 10 low power Schottky T equivalent loads, and are functionally and pin equivalent the 54LS138/74LS138. All inputs are protected from da age due to static discharge by diodes to V_{CC} and ground

Features

- Typical propagation delay: 20 ns
- Wide power supply range: 2V–6V
- Low quiescent current: 80 μA maximum (74HC series
- Low input current: 1 μA maximum
- Fanout of 10 LS-TTL loads

Connection Diagram

Dual-In-Line Package



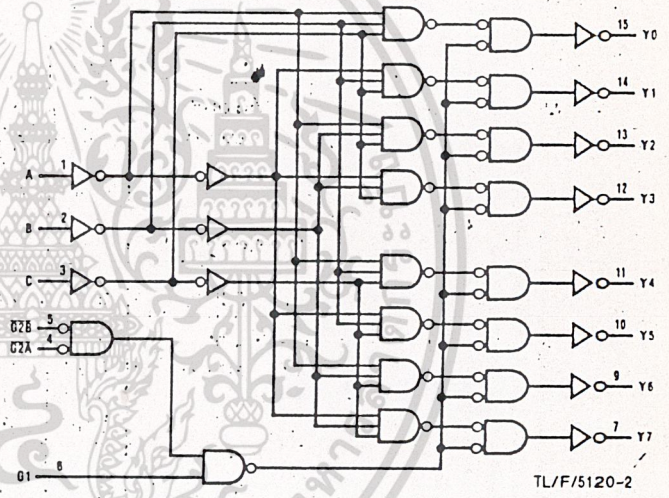
TOP VIEW

TL/F/5120–1

MM54HC138/MM74HC138

54HC138 (J) 74HC138 (J,N)

Logic Diagram



TL/F/5120–2

Truth Table

Inputs					Outputs							
Enable		Select										
G1	$\overline{G2}$*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

* $\overline{G2}$ = G2A + G2B

H = high level, L = low level, X = don't care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

Supply Voltage (V_{CC})	−0.5 to +7.0V
DC Input Voltage (V_{IN})	−1.5 to V_{CC} +1.5V
DC Output Voltage (V_{OUT})	−0.5 to V_{CC} +0.5V
Clamp Diode Current (I_{IK}, I_{OK})	±20 mA
DC Output Current, per pin (I_{OUT})	±25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	±50 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Power Dissipation (P_D) (Note 3)	500 mW
Lead Temperature (T_L) (Soldering 10 seconds)	260°C

Operating Conditions

	Min	Max	U
Supply Voltage(V_{CC})	2	6	
DC Input or Output Voltage (V_{IN},V_{OUT})	0	V_{CC}	
Operating Temperature Range(T_A)			
MM74HC	−40	+85	
MM54HC	−55	+125	
Input Rise or Fall Times (t_r, t_f) V_{CC} = 2.0V		1000	
V_{CC} = 4.5V		500	
V_{CC} = 6.0V		400	

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V_{CC}	T_A = 25°C	74HC T_A = −40 to 85°C	54HC T_A = −55 to 125°C
				Typ	Guaranteed Limits	
V_{IH}	Minimum High Level Input Voltage		2.0V		1.5	1.5	1.5
			4.5V		3.15	3.15	3.15
			6.0V		4.2	4.2	4.2
V_{IL}	Maximum Low Level Input Voltage		2.0V		0.3	0.3	0.3
			4.5V		0.9	0.9	0.9
			6.0V		1.2	1.2	1.2
V_{OH}	Minimum High Level Output Voltage	V_{IN} = V_{IH} or V_{IL} $\lvert I_{OUT}\rvert \le 20\ \mu A$	2.0V	2.0	1.9	1.9	1.9
			4.5V	4.5	4.4	4.4	4.4
			6.0V	6.0	5.9	5.9	5.9
		V_{IN} = V_{IH} or V_{IL} $\lvert I_{OUT}\rvert \le 4.0$ mA	4.5V	4.2	3.98	3.84	3.7
		$\lvert I_{OUT}\rvert \le 5.2$ mA	6.0V	5.7	5.48	5.34	5.2
V_{OL}	Maximum Low Level Output Voltage	V_{IN} = V_{IH} or V_{IL} $\lvert I_{OUT}\rvert \le 20\ \mu A$	2.0V	0	0.1	0.1	0.1
			4.5V	0	0.1	0.1	0.1
			6.0V	0	0.1	0.1	0.1
		V_{IN} = V_{IH} or V_{IL} $\lvert I_{OUT}\rvert \le 4.0$ mA	4.5V	0.2	0.26	0.33	0.4
		$\lvert I_{OUT}\rvert \le 5.2$ mA	6.0V	0.2	0.26	0.33	0.4
I_{IN}	Maximum Input Current	V_{IN} = V_{CC} or GND	6.0V		±0.1	±1.0	±1.0
I_{CC}	Maximum Quiescent Supply Current	V_{IN} = V_{CC} or GND I_{OUT} = 0 μA	6.0V		8.0	80	160

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: −12 mW/°C from 65°C to 85°C; ceramic "J" package: −12 mW/°C 100°C to 125°C.

Note 4: For a power supply of 5V ±10% the worst case output voltages (V_{OH}, and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used designing with this supply. Worst case V_{IH} and V_{IL} occur at V_{CC} = 5.5V and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage curre I_{CC}, and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics

$V_{CC} = 5V$, $T_A = 25°C$, $C_L = 15$ pF, $t_r = t_f = 6$ ns

Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
t_{PLH}	Maximum Propagation Delay, Binary Select to any Output		18	25	ns
t_{PHL}	Maximum Propagation Delay, Binary Select to any Output		28	35	ns
t_{PHL}, t_{PLH}	Maximum Propagation Delay, G1 to any Output		18	25	ns
t_{PHL}	Maximum Propagation Delay $\overline{G2A}$ or $\overline{G2B}$ to Output		23	30	ns
t_{PLH}	Maximum Propagation Delay $\overline{G2A}$ or $\overline{G2B}$ to Output		18	25	ns

AC Electrical Characteristics $C_L = 50$ pF, $t_r = t_f = 6$ ns (unless otherwise specified)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25°C$		74HC $T_A = -40$ to $85°C$	54HC $T_A = -55$ to $125°C$	Uni
				Typ	Guaranteed Limits			
t_{PLH}	Maximum Propagation Delay Binary Select to any Output Low to High		2.0V	75	150	189	224	ns
			4.5V	15	30	38	45	ns
			6.0V	13	26	32	38	ns
t_{PHL}	Maximum Propagation Delay Binary Select to any Output High to Low		2.0V	100	200	252	298	ns
			4.5V	20	40	40	60	ns
			6.0V	17	34	43	51	ns
t_{PHL}, t_{PLH}	Maximum Propagation Delay G1 to any Output		2.0V	75	150	189	224	ns
			4.5V	15	30	38	45	ns
			6.0V	13	26	32	38	ns
t_{PHL}	Maximum Propagation Delay $\overline{G2A}$ or $\overline{G2B}$ to Output		2.0V	82	175	221	261	ns
			4.5V	28	35	44	52	ns
			6.0V	22	30	37	44	ns
t_{PLH}	Maximum Propagation Delay $\overline{G2A}$ or $\overline{G2B}$ to Output		2.0V	75	150	189	224	ns
			4.5V	15	30	38	45	ns
			6.0V	13	26	32	38	ns
t_{TLH}, t_{THL}	Output Rise and Fall Time		2.0V	30	75	95	110	ns
			4.5V	8	15	19	22	ns
			6.0V	7	13	16	19	ns
C_{IN}	Maximum Input Capacitance			3	10	10	10	μF
C_{PD}	Power Dissipation Capacitance	(Note 5)		75				μF

Note 5: C_{PD} determines the no load dynamic power consumption, $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$, and the no load dynamic current consumption, $I_S = C_{PD} V_{CC} f + I_{CC}$.

Note 6: Refer to back of this section for Typical MM54/74HC AC Switching Waveforms and Test Circuits.

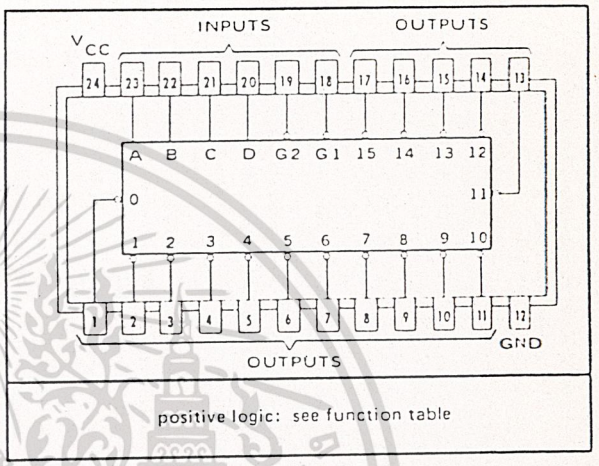
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54154, SN54L154, SN74154, SN74L154
4-LINE-TO-16-LINE DECODERS/DEMULTIPLEXERS

BULLETIN NO. DL-S 7211805, DECEMBER 1972

- '154 is Ideal for High-Performance Memory Decoding
- 'L154 is Designed for Power-Critical Applications
- Decodes 4 Binary-Coded Inputs into One of 16 Mutually Exclusive Outputs
- Performs the Demultiplexing Function by Distributing Data From One Input Line to Any One of 16 Outputs
- Input Clamping Diodes Simplify System Design
- High Fan-Out, Low-Impedance, Totem-Pole Outputs
- Fully Compatible with Most TTL, DTL, and MSI Circuits

'154 . . . J, N, OR W PACKAGE
'L154 . . . J OR N PACKAGE
(TOP VIEW)



TYPE	TYPICAL AVERAGE PROPAGATION DELAY 3 LEVELS OF LOGIC	STROBE	TYPICAL POWER DISSIPATION
'154	23 ns	19 ns	170 mW
'L154	46 ns	38 ns	85 mW

description

Each of these monolithic, 4-line-to-16-line decoders utilizes TTL circuitry to decode four binary-coded inputs into one of sixteen mutually exclusive outputs when both the strobe inputs, G1 and G2, are low. The demultiplexing function is performed by using the 4 input lines to address the output line, passing data from one of the strobe inputs with the other strobe input low. When either strobe input is high, all outputs are high. These demultiplexers are ideally suited for implementing high-performance memory decoders. For ultra-high-speed systems, SN54S138/SN74S138 and SN54S139/SN74S139 are recommended.

These circuits are fully compatible for use with most other TTL and DTL circuits. All inputs are buffered and input clamping diodes are provided to minimize transmission-line effects and thereby simplify system design.

Series 54 and 54L devices are characterized for operation over the full military temperature range of −55°C to 125°C; Series 74 and 74L devices are characterized for operation from 0°C to 70°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

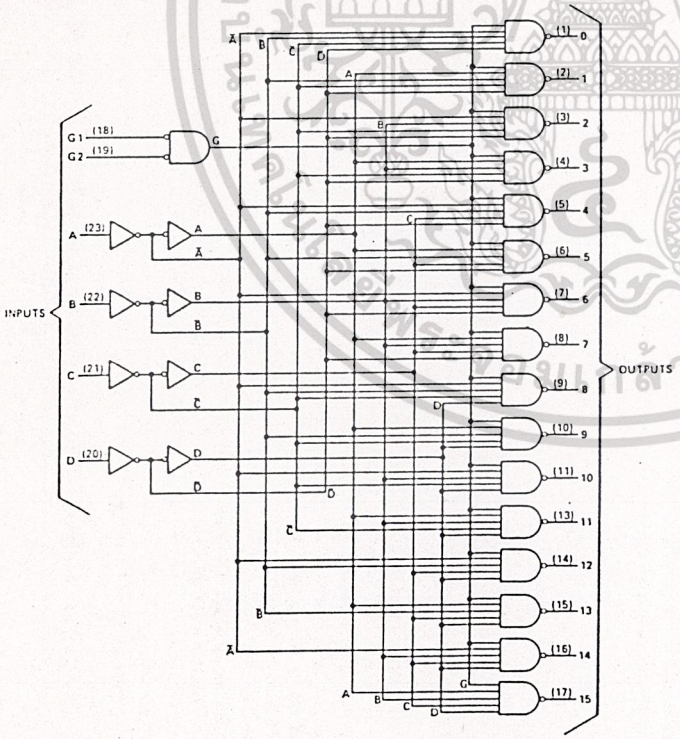
logic

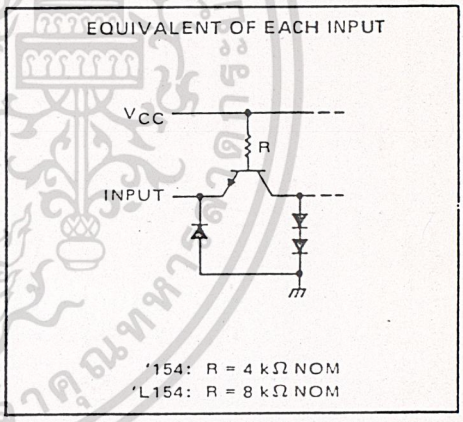
FUNCTION TABLE

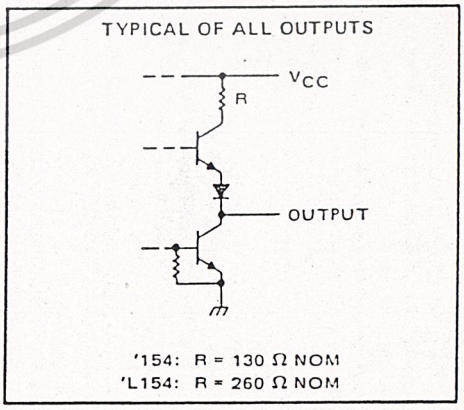
INPUTS						OUTPUTS															
G1	G2	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

H = high level, L = low level, X = irrelevant

functional block diagram and schematics of inputs and outputs







เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1) . . . . . 7 V
Input voltage . . . . . 5.5 V
Operating free-air temperature range: SN54L154 Circuits . . . . . −55°C to 125°C
SN74L154 Circuits . . . . . 0°C to 70°C
Storage temperature range . . . . . −65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

recommended operating conditions

	SN54L154			SN74L154			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−400			−400	μA
Low-level output current, I_{OL}			8			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −12 mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OH} = −400 μA		2.4	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OL} = 8 mA			0.2	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 5.5 V				1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.4 V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4 V				−0.8	mA
I_{OS}	Short-circuit output current§	V_{CC} = MAX		−9		−29	mA
I_{CC}	Supply current	V_{CC} = MAX, See Note 2	SN54L154		17	25	mA
			SN74L154		17	28	

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡All typical values are at V_{CC} = 5 V, T_A = 25°C.
§Not more than one output should be shorted at a time.
NOTE 2: I_{CC} is measured with all inputs grounded and all outputs open.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output, from A, B, C, or D inputs through 3 levels of logic	C_L = 15 pF, R_L = 800 Ω, See Note 3		48	72	ns
t_{PHL}	Propagation delay time, high-to-low-level output, from A, B, C, or D inputs through 3 levels of logic			44	66	ns
t_{PLH}	Propagation delay time, low-to-high-level output, from either strobe input			40	60	ns
t_{PHL}	Propagation delay time, high-to-low-level output, from either strobe input			36	54	ns

NOTE 3: Load circuit and voltage waveforms are shown on page 148.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1) . . . . . 7 V
Input voltage . . . . . 5.5 V
Operating free-air temperature range: SN54154 Circuits . . . . . −55°C to 125°C
SN74154 Circuits . . . . . 0°C to 70°C
Storage temperature range . . . . . −65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

recommended operating conditions

	SN54154			SN74154			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−800			−800	μA
Low-level output current, I_{OL}			16			16	mA
Operating free-air temperature, T_A	−55		125	0		70	C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS†	SN54154			SN74154			UNIT
			MIN	TYP	MAX	MIN	TYP‡	MAX	
V_{IH}	High-level input voltage		2			2			V
V_{IL}	Low-level input voltage				0.8			0.8	V
V_I	Input clamp voltage	V_{CC} = MIN, I_I = −12 mA			−1.5			−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OH} = −800 μA	2.4	3.4		2.4	3.4		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OL} = 16 mA		0.2	0.4		0.2	0.4	V
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 5.5 V			1			1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.4 V			40			40	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4 V			−1.6			−1.6	mA
I_{OS}	Short-circuit output current§	V_{CC} = MAX	−20		−55	−18		−57	mA
I_{CC}	Supply current	V_{CC} = MAX, See Note 2		34	49		34	56	mA

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡All typical values are at V_{CC} = 5 V, T_A = 25°C.
§Not more than one output should be shorted at a time.
NOTE 2: I_{CC} is measured with all inputs grounded and all outputs open.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output, from A, B, C, or D inputs through 3 levels of logic	C_L = 15 pF, R_L = 400 Ω, See Note 3		24	36	ns
t_{PHL}	Propagation delay time, high-to-low-level output, from A, B, C, or D inputs through 3 levels of logic			22	33	ns
t_{PLH}	Propagation delay time, low-to-high-level output, from either strobe input			20	30	ns
t_{PHL}	Propagation delay time, high-to-low-level output, from either strobe input			18	27	ns

NOTE 3: Load circuit and voltage waveforms are shown on page 148.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

DS55451/2/3/4, DS75450/1/2/3/4 Series
Dual Peripheral Drivers

General Description

The DS75450 series of dual peripheral drivers is a family of versatile devices designed for use in systems that use TTL logic. Typical applications include high speed logic buffers, power drivers, relay drivers, lamp drivers, MOS drivers, bus drivers and memory drivers.

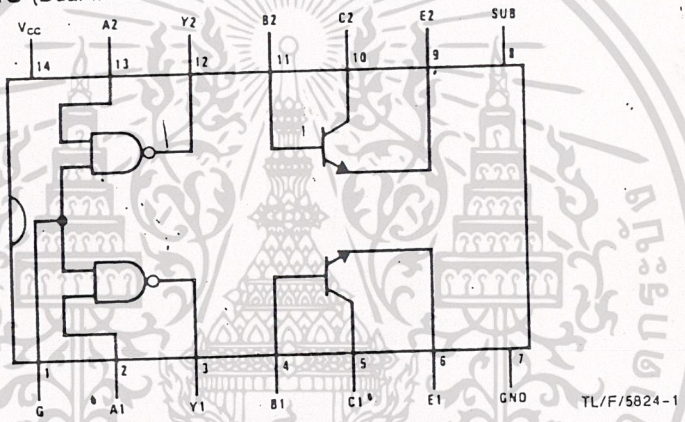
The DS75450 is a general purpose device featuring two standard Series 54/74 TTL gates and two uncommitted, high current, high voltage NPN transistors. The device offers the system designer the flexibility of tailoring the circuit to the application.

The DS55451/DS75451, DS55452/DS75452, DS55453/DS75453 and DS55454/DS75454 are dual peripheral AND, NAND, OR and NOR drivers, respectively, (positive logic) with the output of the logic gates internally connected to the bases of the NPN output transistors.

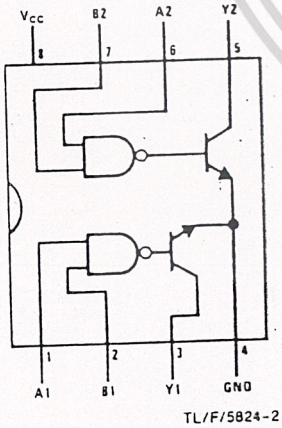
Features

- 300 mA output current capability
- High voltage outputs
- No output latch-up at 20V
- High speed switching
- Choice of logic function
- TTL compatible diode-clamped inputs
- Standard supply voltages
- Replaces TI "A" and "B" series

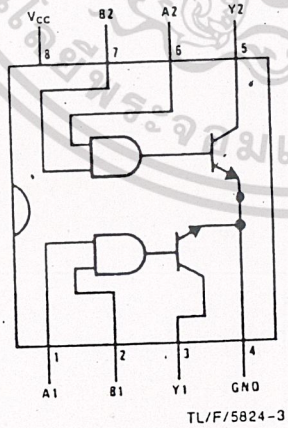
Connection Diagrams (Dual-In-Line and Metal Can Packages)



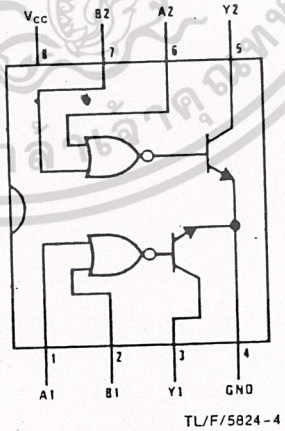
Top View
Order Number DS75450J or DS75450N
See NS Package Number J14A or N14A



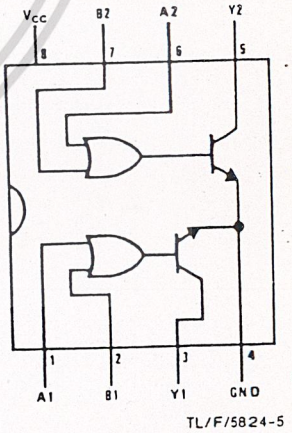
Top View
Order Number DS55451J-8, DS75451J-8, DS75451M or DS75451N



Top View
Order Number DS55452J-8, DS75452J-8, DS75452M or DS75452N



Top View
Order Number DS55453J-8, DS75453J-8, DS75453M or DS75453N



Top View
Order Number DS55454J-8, DS75454J-8 or DS75454N

See NS Package Numbers J08A, M08A* or N08E

*See Note 6 and AN-336 regarding S.O. package power dissipation constraints.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage, (V_{CC}) (Note 2)	7.0V
Input Voltage	5.5V
Inter-Emitter Voltage (Note 3)	5.5V
V_{CC}-to-Substrate Voltage DS75450	35V
Collector-to-Substrate Voltage DS75450	35V
Collector-Base Voltage DS75450	35V
Collector-Emitter Voltage (Note 4) DS75450	30V
Emitter-Base Voltage DS75450	5.0V
Output Voltage (Note 5) DS55451/DS75451, DS55452/DS75452, DS55453/DS75453, DS55454/DS75454	30V
Collector Current (Note 6) DS75450	300 mA
Output Current (Note 6) DS55451/DS75451, DS55452/DS75452, DS55453/DS75453, DS55454/DS75454	300 mA

DS75450 Maximum Power (Note 6)	
Dissipation* at 25°C	
Cavity Package	1308 mW
Molded Package	1207 mW
DS75451/2/3/4 Maximum Power (Note 6)	
Dissipation† at 25°C	
Cavity Package	1090 mW
Molded DIP Package	957 mW
TO-5 Package	760 mW
SO Package	632 mW
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 4 sec.)	260°C

Operating Conditions (Note 7)

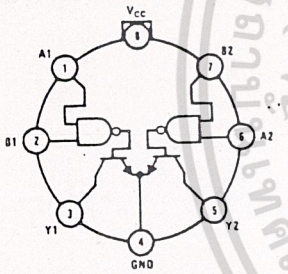
	Min	Max	Units
Supply Voltage, (V_{CC})			
DS5545X	4.5	5.5	V
DS7545X	4.75	5.25	V
Temperature, (T_A)			
DS5545X	−55	+125	°C
DS7545X	0	+70	°C

*Derate cavity package 8.7 mW/°C above 25°C; derate molded package 9.7 mW/°C above 25°C.

†Derate cavity package 7.3 mW/°C above 25°C; derate molded package 7.7 mW/°C above 25°C; derate TO-5 package 5.1 mW/°C above 25°C; derate SO package 7.56 mW/°C above 25°C.

See App Note AN-336 for further information on Understanding Package Power Dissipation.

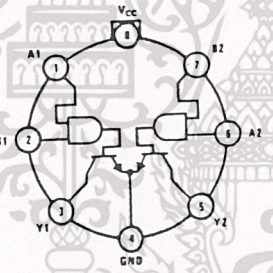
Connection Diagrams (Dual-In-Line and Metal Can Packages) (Continued)



TL/F/5824-6

Top View

Order Number
DS55451H or DS75451H

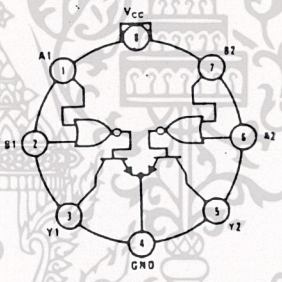


TL/F/5824-7

Top View

(Pin 4 is in Electrical Contact with the Case)

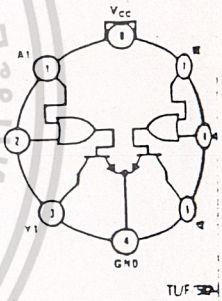
Order Number
DS55452H or DS75452H



TL/F/5824-8

Top View

Order Number
DS55453H or DS75453H



TL/F

Top View

Order Number
DS55454H or DS75454

See NS Package Number H08C

Electrical Characteristics DS75450 (Notes 8 and 9)

Symbol	Parameter	Conditions		Min	Typ	Max	Units
TTL GATES							
V_{IH}	High Level Input Voltage	*(Figure 1)*		2			V
V_{IL}	Low Level Input Voltage	*(Figure 2)*				0.8	V
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −12 mA, *(Figure 3)*				−1.5	V
V_{OH}	High Level Output Voltage	V_{CC} = Min, V_{IL} = 0.8V, I_{OH} = −400 μA, *(Figure 2)*		2.4	3.3		V
V_{OL}	Low Level Output Voltage	V_{CC} = Min, V_{IH} = 2V, I_{OL} = 16 mA *(Figure 1)*			0.22	0.4	V
I_I	Input Current at Maximum Input Voltage	V_{CC} = Max, V_I = 5.5V, *(Figure 4)*	Input A			1	mA
			Input G			2	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ectrical Characteristics DS75450 (Notes 8 and 9) (Continued)

ol	Parameter	Conditions		Min	Typ	Max	Units
ATES (Continued)							
	High Level Input Current	V_{CC} = Max, V_I = 2.4V, *(Figure 4)*	Input A			40	μA
			Input G			80	μA
	Low Level Input Current	V_{CC} = Max, V_I = 0.4V, *(Figure 3)*	Input A			−1.6	mA
			Input G			−3.2	mA
	Short Circuit Output Current	V_{CC} = Max, *(Figure 5)*, (Note 10)		−18		−55	mA
	Supply Current	V_{CC} = Max, V_I = 0V, Outputs High, *(Figure 6)*			2	4	mA
	Supply Current	V_{CC} = Max, V_I = 5V, Outputs Low, *(Figure 6)*			6	11	mA
PUT TRANSISTORS							
CBO	Collector-Base Breakdown Voltage	I_C = 100 μA, I_E = 0 μA		35			V
CER	Collector-Emitter Breakdown Voltage	I_C = 100 μA, R_{BE} = 500Ω		30			V
EBO	Emitter-Base Breakdown Voltage	I_E = 100 μA, I_C = 0 μA		5			V
	Static Forward Current Transfer Ratio	V_{CE} = 3V, (Note 11)	T_A = +25°C, I_C = 100 mA	25			
			T_A = +25°C, I_C = 300 mA	30			
			T_A = 0°C, I_C = 100 mA	20			
			T_A = 0°C, I_C = 300 mA	25			
	Base-Emitter Voltage	(Note 11)	I_B = 10 mA, I_C = 100 mA		0.85	1	V
			I_B = 30 mA, I_C = 300 mA		1.05	1.2	V
ESAT)	Collector-Emitter Saturation Voltage	(Note 11)	I_B = 10 mA, I_C = 100 mA		0.25	0.4	V
			I_B = 30 mA, I_C = 300 mA		0.5	0.7	V

Electrical Characteristics (Continued)

S55451/DS75451, DS55452/DS75452, DS55453/DS75453, DS55454/DS75454 (Notes 8 and 9)

mbol	Parameter	Conditions				Min	Typ	Max	Units
	High-Level Input Voltage	*(Figure 7)*				2			V
	Low-Level Input Voltage							0.8	V
	Input Clamp Voltage	V_{CC} = Min, I_I = −12 mA						−1.5	V
	Low-Level Output Voltage	V_{CC} = Min, *(Figure 7)*	V_{IL} = 0.8V	I_{OL} = 100 mA	DS55451, DS55453		0.25	0.5	V
					DS75451, DS75453		0.25	0.4	V
				I_{OL} = 300 mA	DS55451, DS55453		0.5	0.8	V
					DS75451, DS75453		0.5	0.7	V
			V_{IH} = 2V	I_{OL} = 100 mA	DS55452, DS55454		0.25	0.5	V
					DS75452, DS75454		0.25	0.4	V
				I_{OL} = 300 mA	DS55452, DS55454		0.5	0.8	V
					DS75452, DS75454		0.5	0.7	V
	High-Level Output Current	V_{CC} = Min, *(Figure 7)*	V_{OH} = 30V	V_{IH} = 2V	DS55451, DS55453			300	μA
					DS75451, DS75453			100	μA
				V_{IL} = 0.8V	DS55452, DS55454			300	μA
					DS75452, DS75454			100	μA
	Input Current at Maximum Input Voltage	V_{CC} = Max, V_I = 5.5V, *(Figure 9)*						1	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

DS55451/DS75451, DS55452/DS75452, DS55453/DS75453, DS55454/DS75454 (Notes 8 and 9) (Continued)

Symbol	Parameter	Conditions			Min	Typ	Max	U
I_{IH}	High-Level Input Current	V_{CC} = Max, V_I = 2.4V, *(Figure 9)*					40	
I_{IL}	Low-Level Input Current	V_{CC} = Max, V_I = 0.4V, *(Figure 8)*				−1	−1.6	
I_{CCH}	Supply Current, Outputs High	V_{CC} = Max, *(Figure 10)*	V_I = 5V	DS55451/DS75451		7	11	
			V_I = 0V	DS55452/DS75452		11	14	
			V_I = 5V	DS55453/DS75453		8	11	
			V_I = 0V	DS55454/DS75454		13	17	
I_{CCL}	Supply Current, Outputs Low	V_{CC} = Max, *(Figure 10)*	V_I = 0V	DS55451/DS75451		52	65	
			V_I = 5V	DS55452/DS75452		56	71	
			V_I = 0V	DS55453/DS75453		54	68	
			V_I = 5V	DS55454/DS75454		61	79	

Switching Characteristics DS75450 (V_{CC} = 5V, T_A = 25°C)

Symbol	Parameter	Conditions		Min	Typ	Max
t_{PLH}	Propagation Delay Time, Low-to-High Level Output	C_L = 15 pF	R_L = 400Ω, TTL Gates, *(Figure 12)*		12	22
			R_L = 50Ω, I_C ≈ 200 mA, Gates and Transistors Combined, *(Figure 14)*		20	30
t_{PHL}	Propagation Delay Time, High-to-Low Level Output	C_L = 15 pF	R_L = 400Ω, TTL Gates, *(Figure 12)*		8	15
			R_L = 50Ω, I_C ≈ 200 mA, Gates and Transistors Combined, *(Figure 14)*		20	30
t_{TLH}	Transition Time, Low-to-High Level Output	C_L = 15 pF, R_L = 50Ω, I_C ≈ 200 mA, Gates and Transistors Combined, *(Figure 14)*			7	12
t_{THL}	Transition Time, High-to-Low Level Output	C_L = 15 pF, R_L = 50Ω, I_C ≈ 200 mA, Gates and Transistors Combined, *(Figure 14)*			9	15
V_{OH}	High-Level Output Voltage after Switching	V_S = 20V, I_C ≈ 300 mA, R_{BE} = 500Ω, *(Figure 15)*		V_S − 6.5		
t_D	Delay Time	I_C = 200 mA, $I_{B(1)}$ = 20 mA, I_B = −40 mA, $V_{BE(OFF)}$ = −1V, C_L = 15 pF, R_L = 50Ω, *(Figure 13)*, (Note 12)			8	15
t_R	Rise Time				12	20
t_S	Storage Time				7	15
t_F	Full Time				6	15

Switching Characteristics (Continued)

DS55451/DS75451, DS55452/DS75452, DS55453/DS75453, DS55454/DS75454 (V_{CC} = 5V, T_A = 25°C)

Symbol	Parameter	Conditions		Min	Typ	Max
t_{PLH}	Propagation Delay Time, Low-to-High Level Output	C_L = 15 pF, R_L = 50Ω, I_O ≈ 200 mA, *(Figure 14)*	DS55451/DS75451		18	25
			DS55452/DS75452		26	35
			DS55453/DS75453		18	25
			DS55454/DS75454		27	35
t_{PHL}	Propagation Delay Time, High-to-Low Level Output	C_L = 15 pF, R_L = 50Ω, I_O ≈ 200 mA, *(Figure 14)*	DS55451/DS75451		18	25
			DS55452/DS75452		24	35
			DS55453/DS75453		16	25
			DS55454/DS75454		24	35
t_{TLH}	Transition Time, Low-to-High Level Output	C_L = 15 pF, R_L = 50Ω, I_O ≈ 200mA, *(Figure 14)*			5	8
t_{THL}	Transition Time, High-to-Low Level Output	C_L = 15 pF, R_L = 50Ω, I_O ≈ 200 mA, *(Figure 14)*			7	12
V_{OH}	High-Level Output Voltage after Switching	V_S = 20V, I_O ≈ 300 mA, *(Figure 15)*		V_S − 6.5		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

itching Characteristics (Continued)

"Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device tion.

Voltage values are with respect to network ground terminal unless otherwise specified.

The voltage between two emitters of a multiple-emitter transistor.

Value applies when the base-emitter resistance (R_{BE}) is equal to or less than 500Ω.

The maximum voltage which should be applied to any output when it is in the "OFF" state.

Both halves of these dual circuits may conduct rated current simultaneously; however, power dissipation averaged over a short time interval must fall within tinuous dissipation rating.

For the DS75450 only, the substrate (pin 8) must always be at the most-negative device voltage for proper operation.

Unless otherwise specified min/max limits apply across the −55°C to +125°C temperature range for the DS55450 series and across the 0°C to +70°C for the DS75450 series. All typicals are given for V_{CC} = +5V and T_A = 25°C.

All currents into device pins shown as positive, out of device pins as negative, all voltages referenced to ground unless otherwise noted. All values shown x or min on absolute value basis.

Only one output at a time should be shorted.

These parameters must be measured using pulse techniques. t_W = 300 μs, duty cycle < 2%.

Applies to output transistors only.

uth Tables (H = high level, L = low level)

DS55451/DS75451

A	B	Y
L	L	L (ON State)
L	H	L (ON State)
H	L	L (ON State)
H	H	H (OFF State)

DS55452/DS75452

A	B	Y
L	L	H (OFF State)
L	H	H (OFF State)
H	L	H (OFF State)
H	H	L (ON State)

DS55453/DS75453

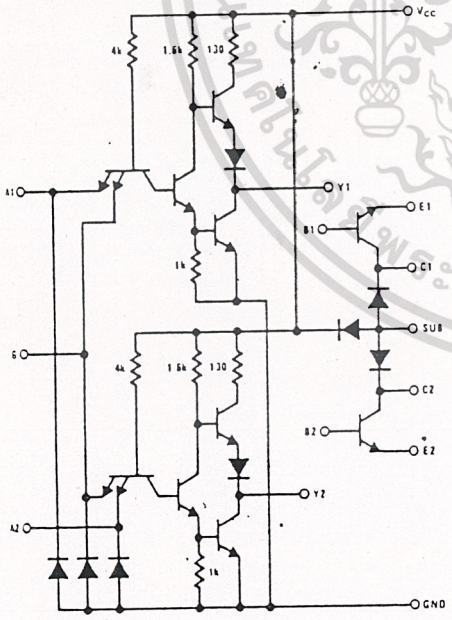
A	B	Y
L	L	L (ON State)
L	H	H (OFF State)
H	L	H (OFF State)
H	H	H (OFF State)

DS55454/DS75454

A	B	Y
L	L	H (OFF State)
L	H	L (ON State)
H	L	L (ON State)
H	H	L (ON State)

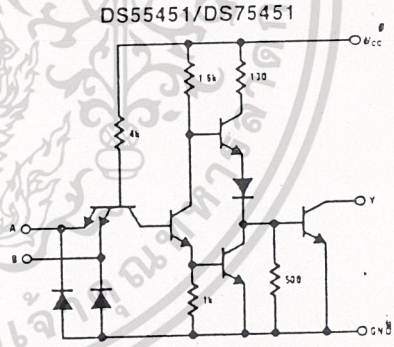
chematic Diagrams

DS75450



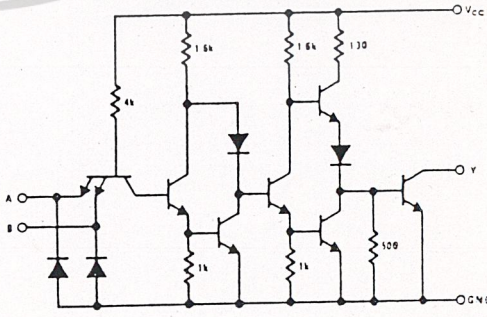
Resistor values shown are nominal. TL/F/5824–10

DS55451/DS75451



Resistor values shown are nominal. TL/F/5824–11

DS55452/DS75452

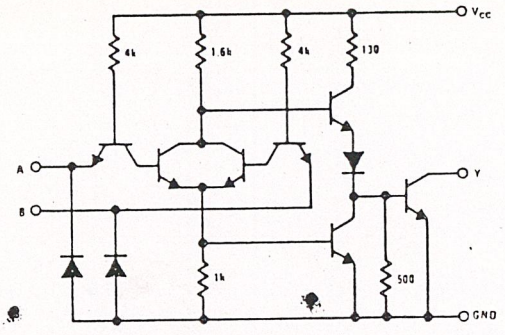


Resistor values shown are nominal. TL/F/5824–12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

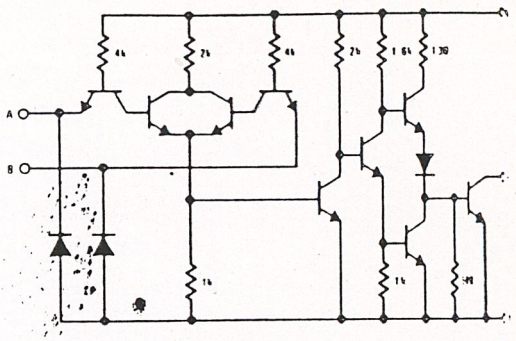
Schematic Diagrams (Continued)

DS55453/DS75453



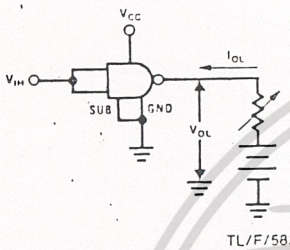
Resistor values shown are nominal. TL/F/5824–13

DS55454/DS75454



Resistor values shown are nominal.

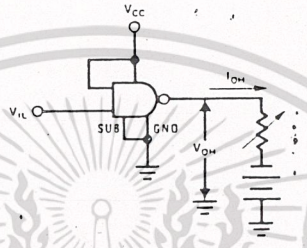
DC Test Circuits



TL/F/5824–15

Both inputs are tested simultaneously.

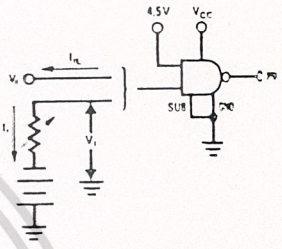
FIGURE 1. V_{IH}, V_{OL}



TL/F/5824–16

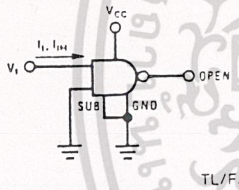
Each input is tested separately.

FIGURE 2. V_{IL}, V_{OH}



Each input is tested separately.

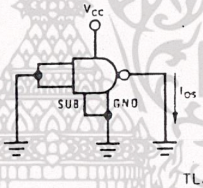
FIGURE 3. V_I, I_{IL}



TL/F/5824–18

Each input is tested separately.

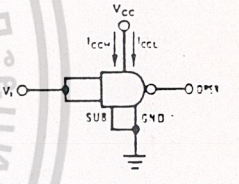
FIGURE 4. I_I, I_{IH}



TL/F/5824–19

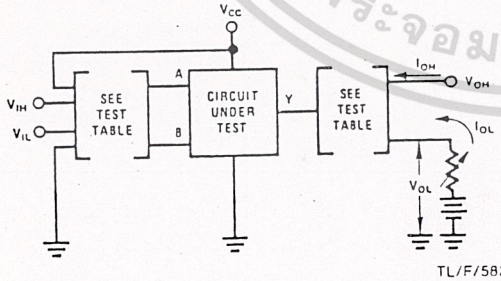
Each input is tested separately.

FIGURE 5. I_{OS}



Both gates are tested simultaneously.

FIGURE 6. I_{CCH}, I_{CCL}



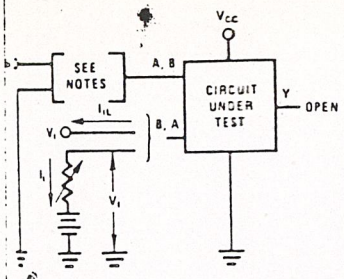
TL/F/5824–21

Circuit	Input Under Test	Other Input	Output	
			Apply	Measure
DS55451	V_{IH}	V_{IH}	V_{OH}	I_{C-}
	V_{IL}	V_{CC}	I_{OL}	V_{C-}
DS55452	V_{IH}	V_{IH}	I_{OL}	V_{C-}
	V_{IL}	V_{CC}	V_{OH}	I_{C-}
DS55453	V_{IH}	Gnd	V_{OH}	I_{C-}
	V_{IL}	V_{IL}	I_{OL}	V_{C-}
DS55454	V_{IH}	Gnd	I_{OL}	V_{C-}
	V_{IL}	V_{IL}	V_{OH}	I_{C-}

FIGURE 7. V_{IH}, V_{IL}, I_{OH}, V_{OL}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

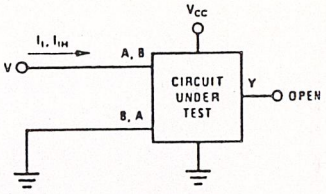
Test Circuits (Continued)



Note A: Each input is tested separately.
Note B: When testing DS55453/DS75453, DS55454/DS75454, input not under test is grounded.
For all other circuits it is at 4.5V.

TL/F/5824–22

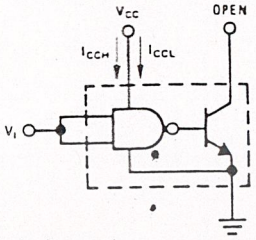
FIGURE 8. V_I, V_{IL}



Each input is tested separately.

TL/F/5824–23

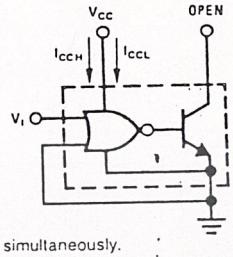
FIGURE 9. I_I, I_{IH}



Both gates are tested simultaneously.

TL/F/5824–24

FIGURE 10. I_{CCH}, I_{CCL} for AND, NAND Circuits

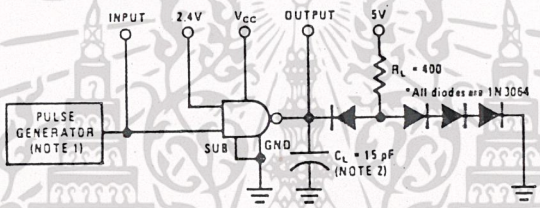


Both gates are tested simultaneously.

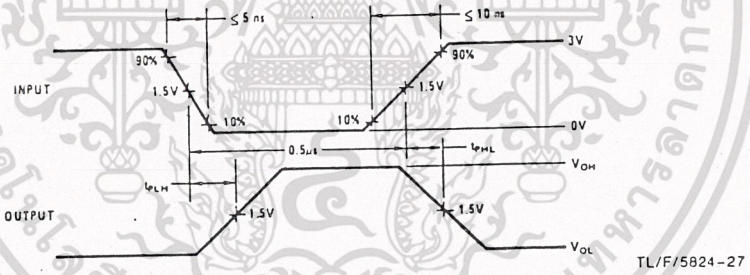
TL/F/5824–25

FIGURE 11. I_{CCH}, I_{CCL} for OR, NOR Circuits

Test Circuits and Switching Time Waveforms



TL/F/5824–26



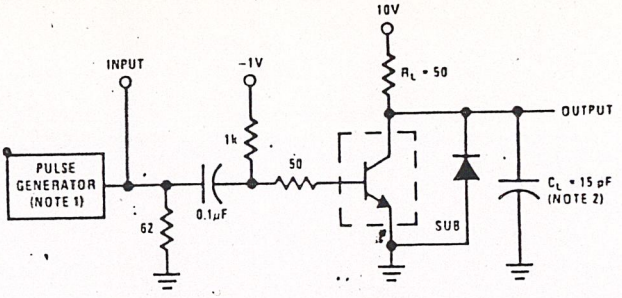
TL/F/5824–27

Note 1: The pulse generator has the following characteristics: PRR = 1 MHz, $Z_{OUT} \approx 50\Omega$.
Note 2: C_L includes probe and jig capacitance.

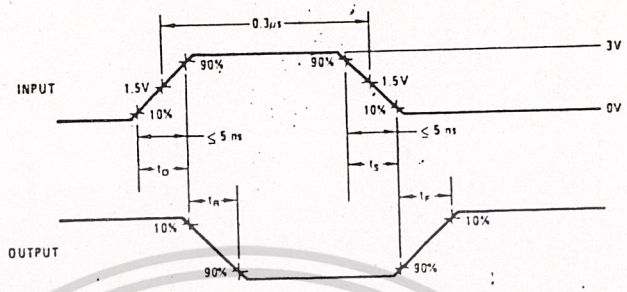
FIGURE 12. Propagation Delay Times, Each Gate (DS75450 Only)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Test Circuits and Switching Time Waveforms (Continued)



TL/F/5824-28

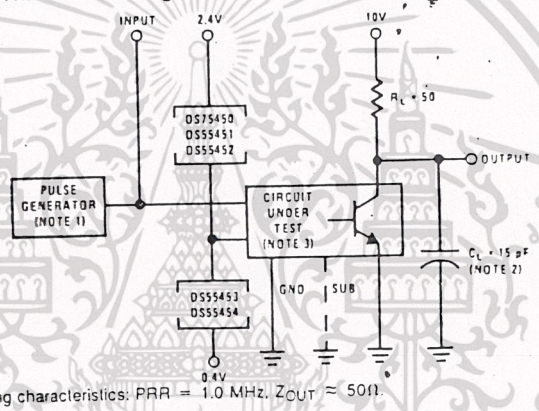


TL/F/5824-29

Note 1: The pulse generator has the following characteristics: duty cycle ≤ 1%, Z_{OUT} ≈ 50Ω.

Note 2: C_L includes probe and jig capacitance.

FIGURE 13. Switching Times, Each Transistor (DS75450 Only)

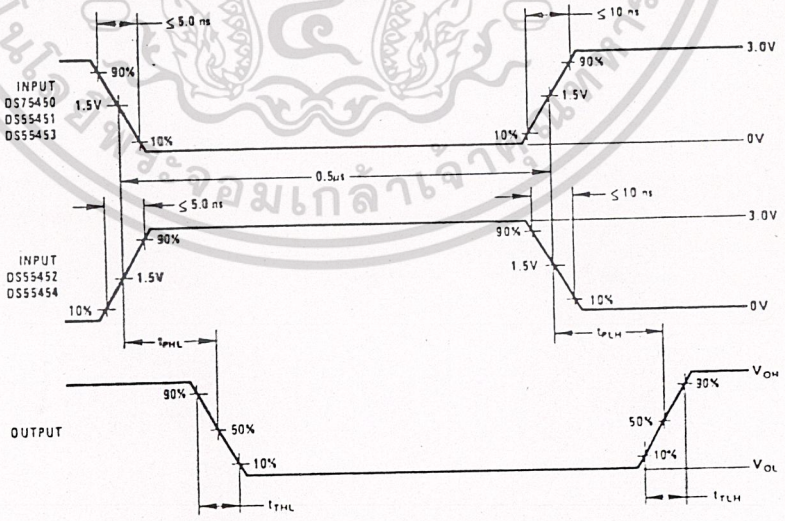


TL/F/5824-30

Note 1: The pulse generator has the following characteristics: PRR = 1.0 MHz, Z_{OUT} ≈ 50Ω.

Note 2: C_L includes probe and jig capacitance.

Note 3: When testing DS75450, connect output V to transistor base and ground the substrate terminal.

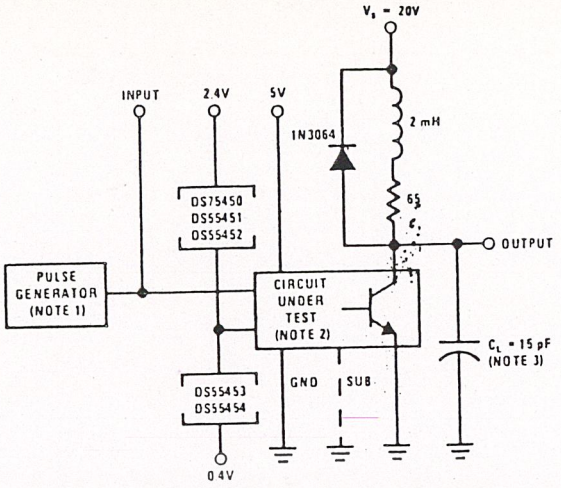


TL/F/5824-31

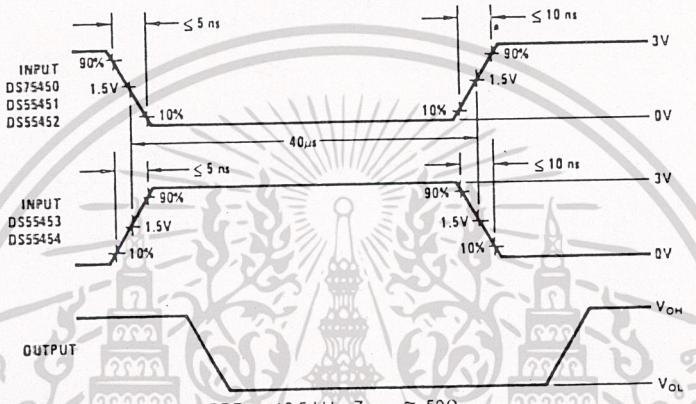
FIGURE 14. Switching Times of Complete Drivers

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits and Switching Time Waveforms (Continued)



TL/F/5824–32

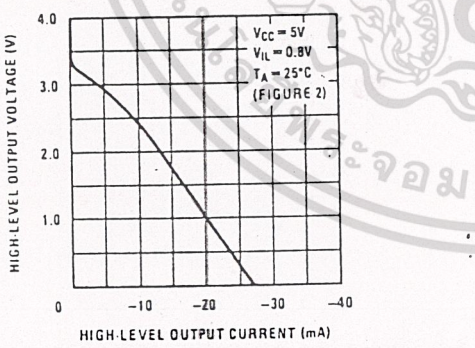


TL/F/5824–33

1. The pulse generator has the following characteristics: PRR = 12.5 kHz, $Z_{OUT} \approx 50\Omega$.
2. When testing DS75450, connect output V to transistor base with a 600Ω resistor from there to ground and ground the substrate terminal.
3. C_L includes probe and jig capacitance.

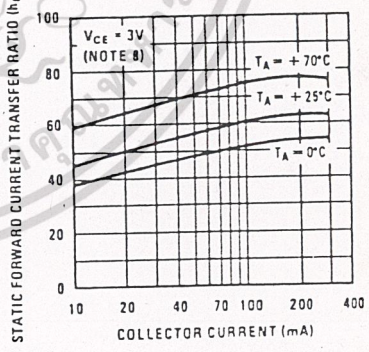
FIGURE 15. Latch-UP Test of Complete Drivers

Typical Performance Characteristics



TL/F/5824–34

FIGURE 16. DS75450 TTL Gate High-Level Output Voltage vs High-Level Output Current

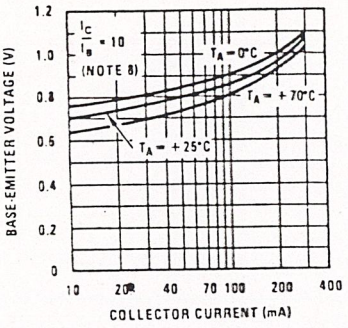


TL/F/5824–35

FIGURE 17. DS75450 Transistor Static Forward Current Transfer Ratio vs Collector Current

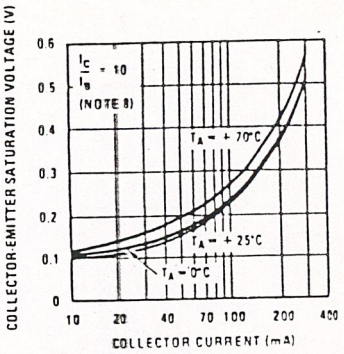
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)



TL/F/5824–36

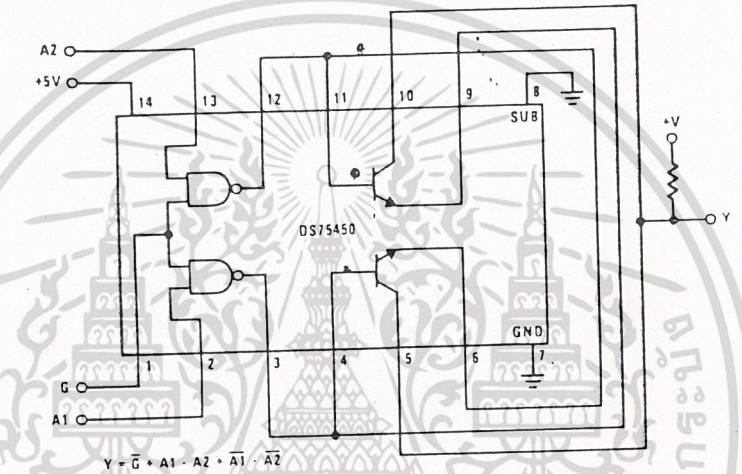
FIGURE 18. DS75450 Transistor Base-Emitter Voltage vs Collector Current



TL/F/5824–37

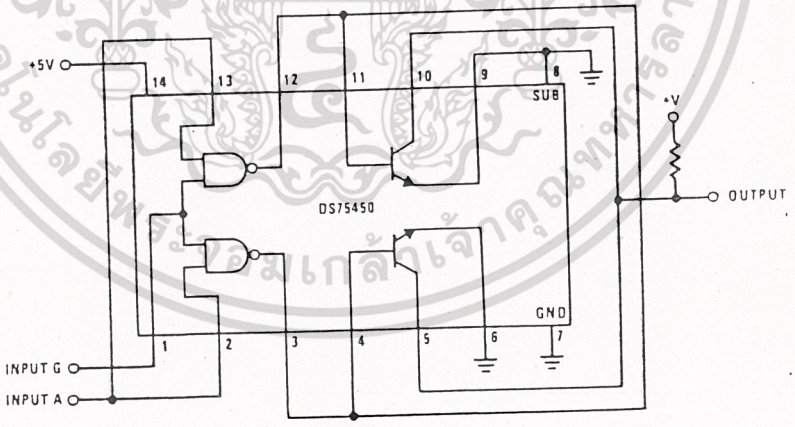
FIGURE 19. Transistor Collector-Emitter Saturation Voltage vs Collector Current

Typical Applications



TL/F/5824–38

FIGURE 20. Gated Comparator

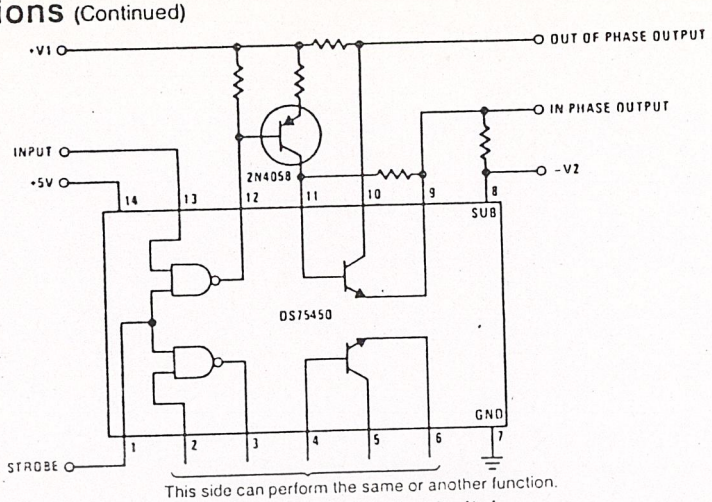


TL/F/5824–39

FIGURE 21. 500 mA Sink

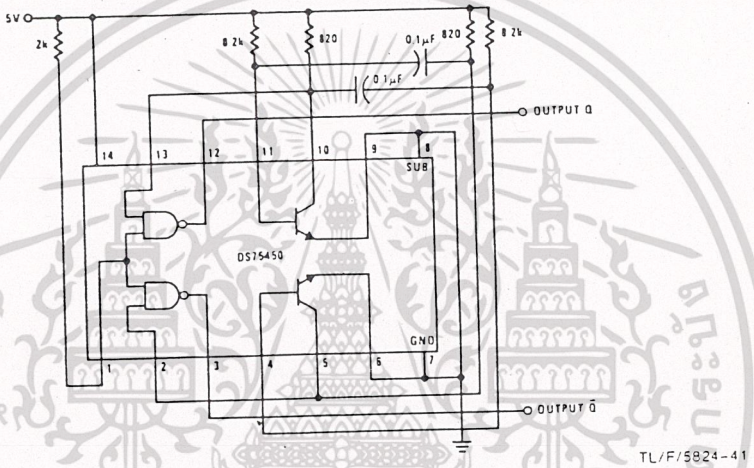
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



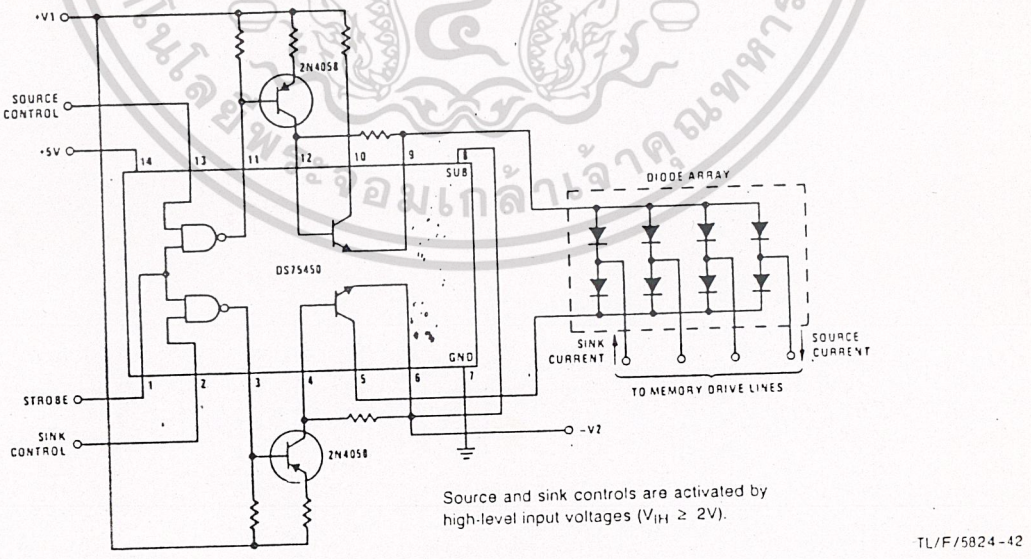
TL/F/5824–40

FIGURE 22. Floating Switch



TL/F/5824–41

FIGURE 23. Square-Wave Generator



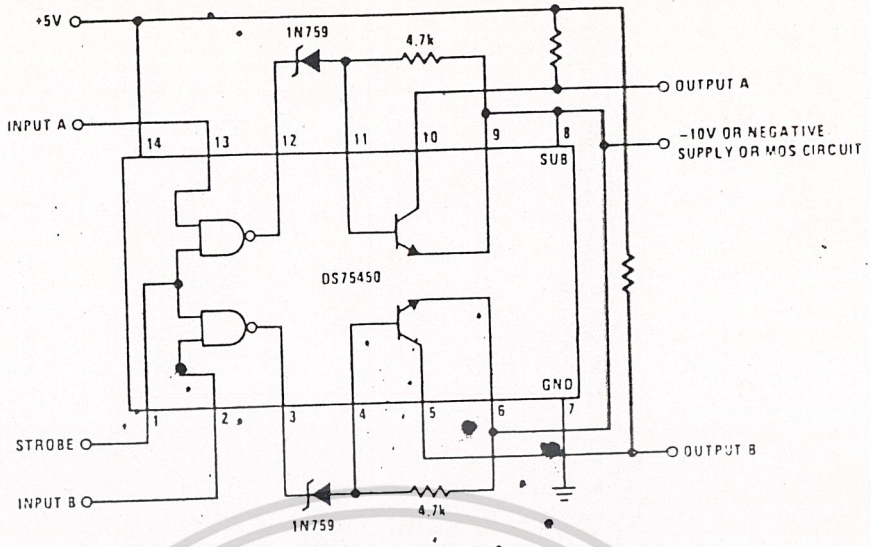
Source and sink controls are activated by high-level input voltages ($V_{IH} \geq 2V$).

TL/F/5824–42

FIGURE 24. Core Memory Driver

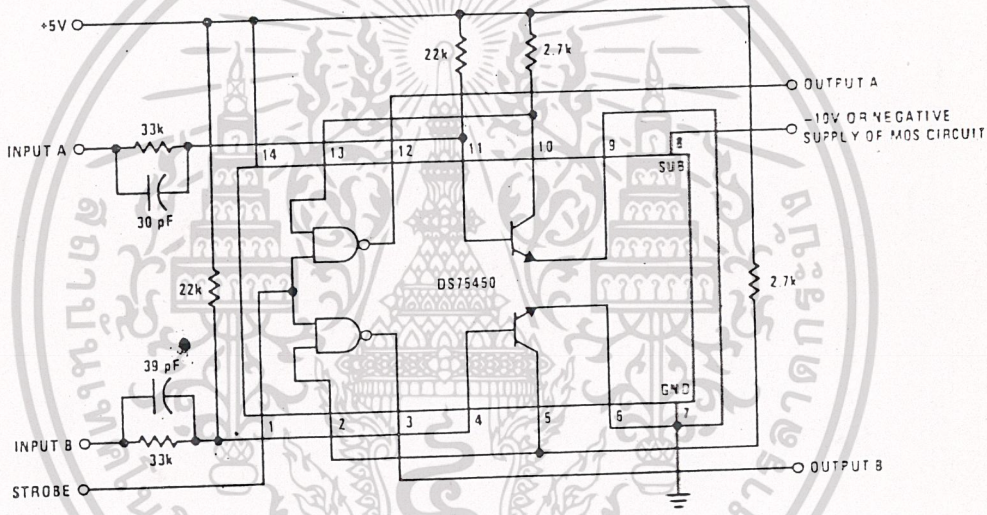
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



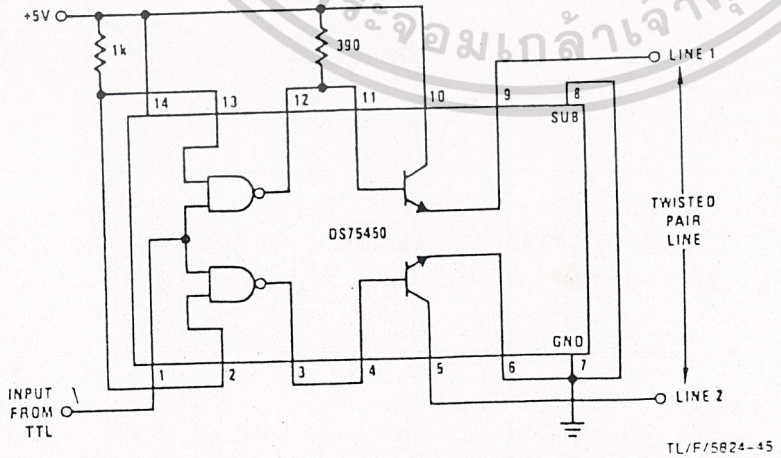
TL/F/5824-C

FIGURE 25. Dual TTL-to-MOS Driver



TL/F/5824-

FIGURE 26. Dual MOS-to-TTL Driver



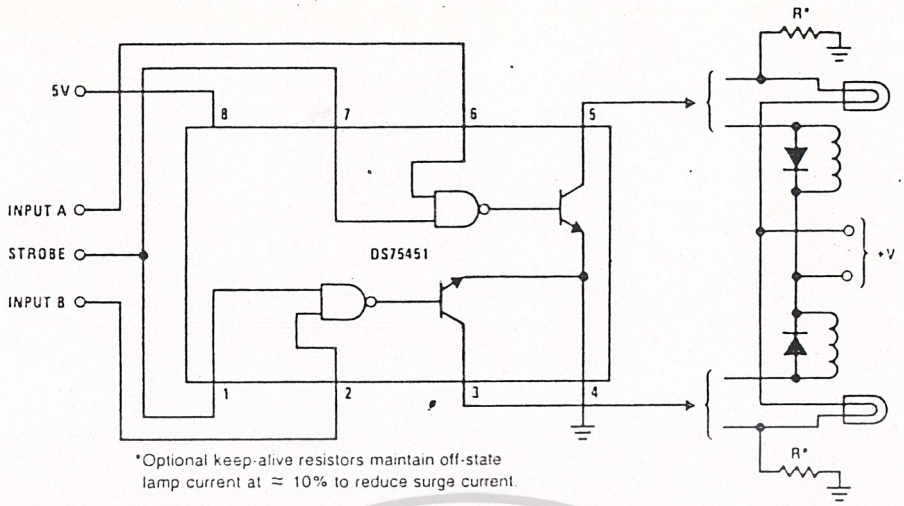
TL/F/5824-45

Termination is made at the receiving end as follows:
Line 1 is terminated to ground through Z_O.
Line 2 is terminated to + 5V through Z_O.
where Z_O is the line impedance.

FIGURE 27. Balanced Line Driver

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

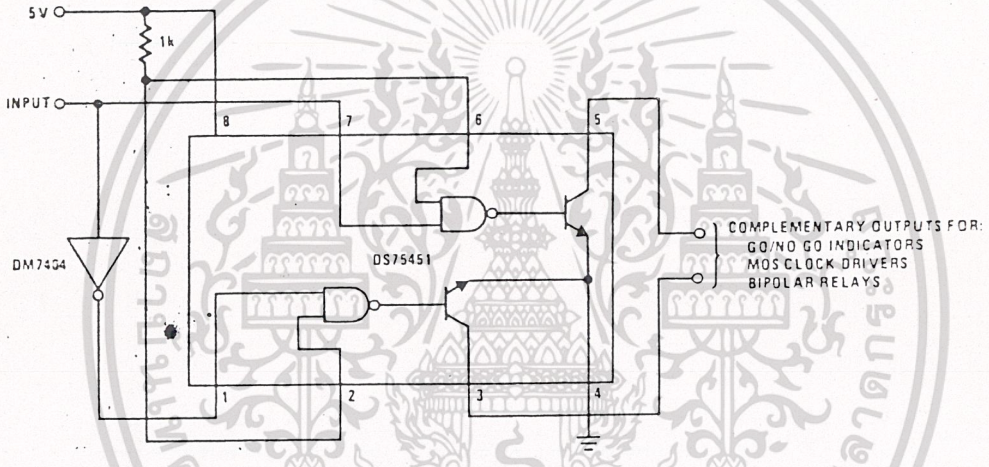
Typical Applications (Continued)



*Optional keep-alive resistors maintain off-state lamp current at ≈ 10% to reduce surge current.

TL/F/5824–46

FIGURE 28. Dual Lamp or Relay Driver

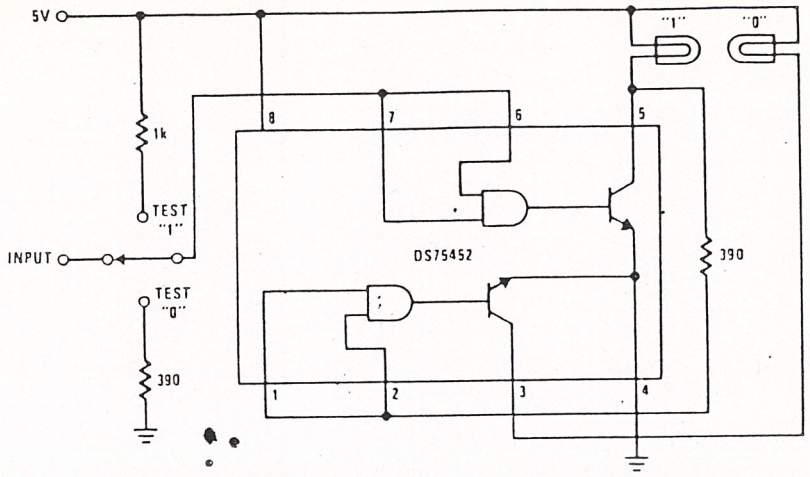


TL/F/5824–47

FIGURE 29. Complementary Driver

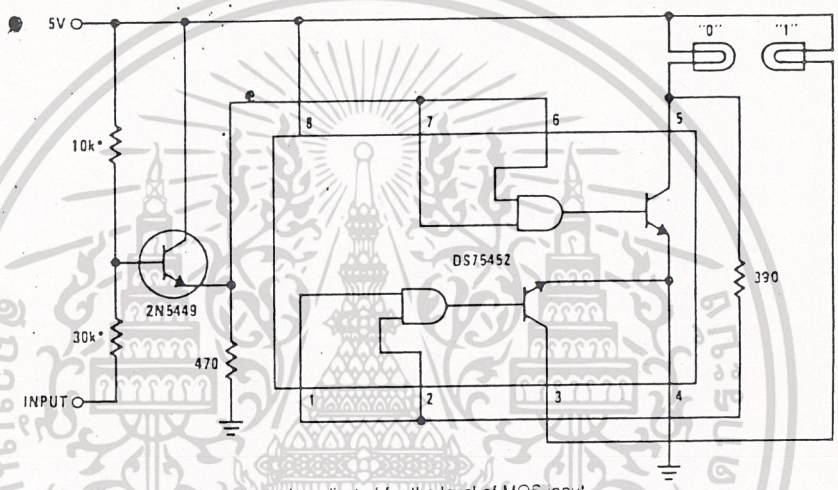
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)



TL/F/5824-48

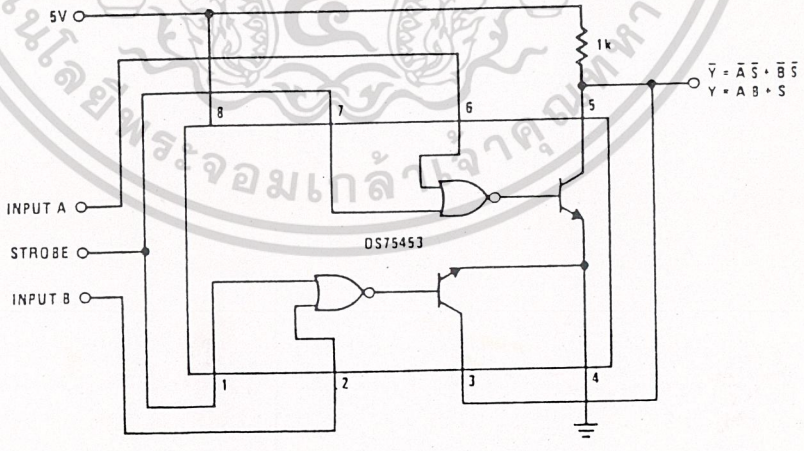
FIGURE 30. TTL or DTL Positive Logic-Level Detector



*The two input resistors must be adjusted for the level of MOS input

TL/F/5824-47

FIGURE 31. MOS Negative Logic-Level Detector

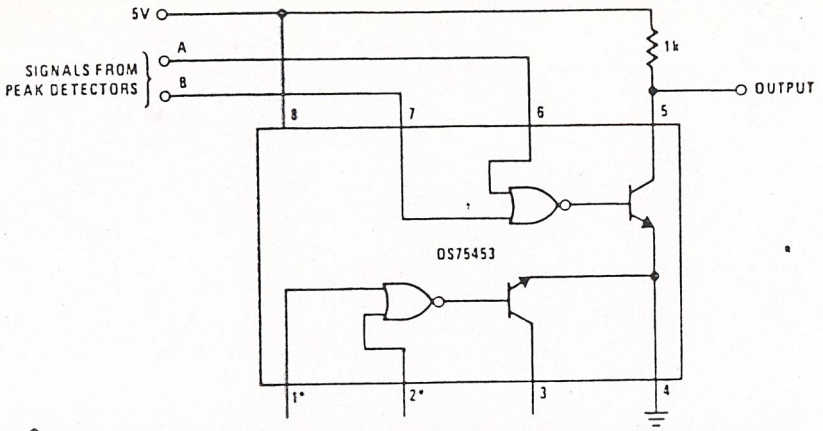


TL/F/5824-50

FIGURE 32. Logic Signal Comparator

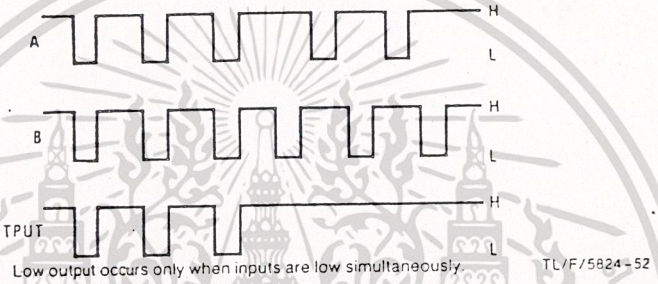
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

pical Applications (Continued)



*If inputs are unused, they should be connected to +5V through a 1k resistor.

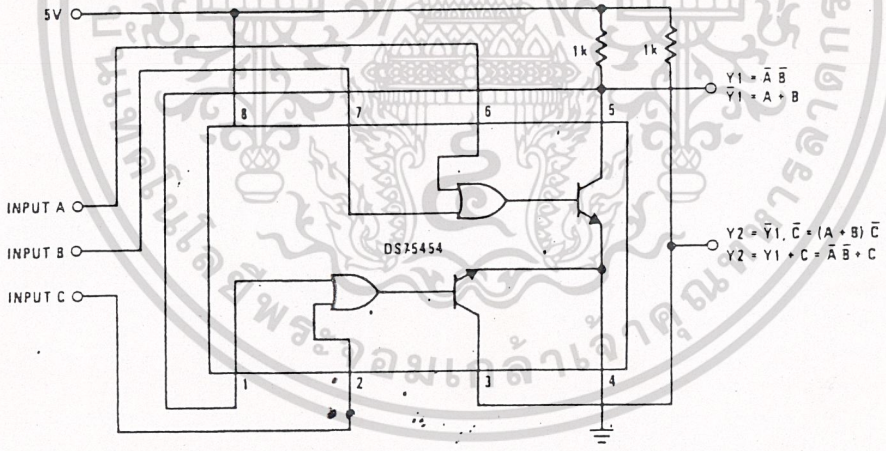
TL/F/5824-51



Low output occurs only when inputs are low simultaneously.

TL/F/5824-52

FIGURE 33. In-Phase Detector



TL/F/5824-53

FIGURE 34. Multifunction Logic-Signal Comparator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

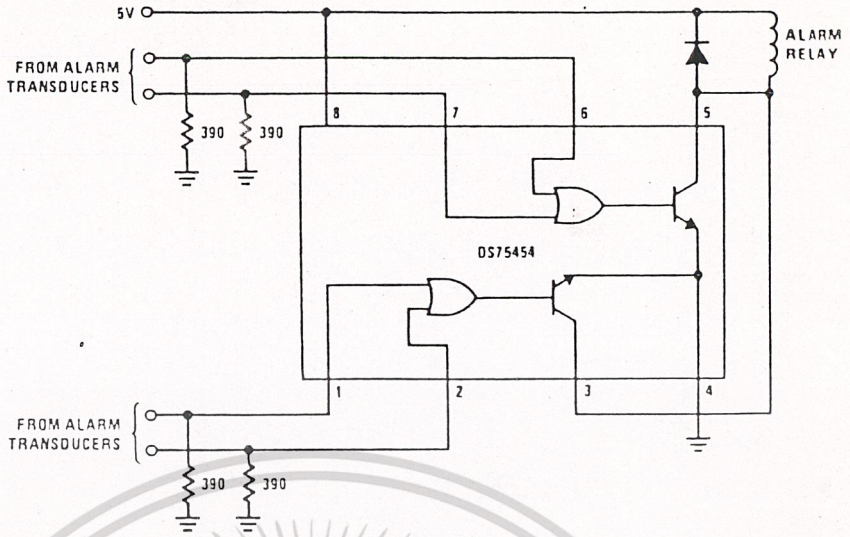


FIGURE 35. Alarm Detector

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage V_{CC} (see Note 1) ..... 7 V
Input voltage (see Note 1) ..... 5.5 V
Output voltage (see Notes 1 and 2): SN5407, SN7407 Circuits ..... 30 V
SN5417, SN7417 Circuits ..... 15 V
Operating free-air temperature range: SN5407, SN5417 Circuits ..... −55°C to 125°C
SN7407, SN7417 Circuits ..... 0°C to 70°C
Storage temperature range ..... −65°C to 150°C

NOTES: 1. Voltage values are with respect to network ground terminal.
2. This is the maximum voltage which should be applied to any output when it is in the off state.

recommended operating conditions

			SN5407 SN5417			SN7407 SN7417			UNIT
			MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage		4.5	5	5.5	4.75	5	5.25	V
V_{IH}	High-level input voltage		2			2			V
V_{IL}	Low-level input voltage				0.8			0.8	V
V_{OH}	High-level output voltage	'07			30			30	V
		'17			15			15	
I_{OL}	Low-level output current				30			40	mA
T_A	Operating free-air temperature		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†		SN5407 SN5417			SN7407 SN7417			UNIT
			MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IK}	V_{CC} = MIN, I_I = −12 mA				−1.5			−1.5	V
I_{OH}	V_{CC} = MIN, V_{IL} = 0.8 V, V_{OH} = §				0.25			0.25	mA
V_{OL}	V_{CC} = MIN, V_{IH} = 2 V	I_{OL} = 16 mA			0.4			0.4	V
		I_{OL} = ¶			0.7			0.7	
I_I	V_{CC} = MAX, V_I = 5.5 V				1			1	mA
I_{IH}	V_{CC} = MAX, V_{IH} = 2.4 V				40			40	mA
I_{IL}	V_{CC} = MAX, V_{IL} = 0.4 V				−1.6			−1.6	mA
I_{CCH}	V_{CC} = MAX			29	41		29	41	mA
I_{CCL}	V_{CC} = MAX			21	30		21	30	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.
§ V_{OH} = 30 V for '07 and 15 V for '17.
¶ I_{OL} = 30 mA for SN54' and 40 mA for SN74'.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see note 3)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	A	Y	R_L = 110 Ω, C_L = 15 pF		6	10	ns
t_{PHL}					20	30	ns

NOTE 3: See General Information Section for load circuits and voltage waveforms.

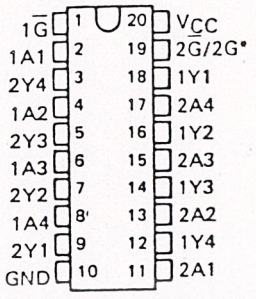
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54LS240, SN54LS241, SN54LS244, SN54S240, SN54S241, SN54S244, SN74LS240, SN74LS241, SN74LS244, SN74S240, SN74S241, SN74S244
OCTAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

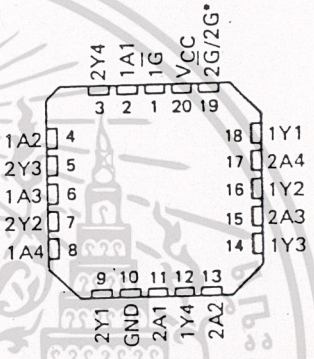
REVISED APRIL 1985

- 3-State Outputs Drive Bus Lines or Buffer Memory Address Registers
- PNP Inputs Reduce D-C Loading
- Hysteresis at Inputs Improves Noise Margins

SN54LS', SN54S' . . . J PACKAGE
SN74LS', SN74S' . . . DW, J OR N PACKAGE
(TOP VIEW)



SN54LS', SN54S' . . . FK PACKAGE
SN74LS', SN74S' . . . FN PACKAGE
(TOP VIEW)



*2G for 'LS241 and 'S241 or 2G̅ for all other drivers.

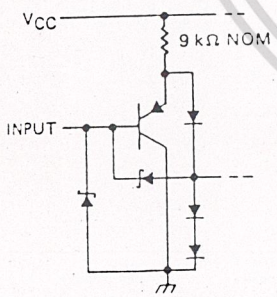
Description

These octal buffers and line drivers are designed specifically to improve both the performance and density of three-state memory address drivers, clock drivers, and bus-oriented receivers and transmitters. The designer has a choice of selected combinations of inverting and noninverting outputs, symmetrical G̅ (active-low output control) inputs, and complementary G and G̅ inputs. These devices feature high fan-out, improved fan-in, and 400-mV noise-margin. The SN74LS' and SN74S' can be used to drive terminated lines down to 133 ohms.

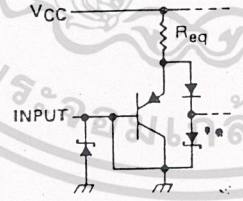
The SN54' family is characterized for operation over the full military temperature range of −55°C to 125°C. The SN74' family is characterized for operation from 0°C to 70°C.

Schematics of inputs and outputs

'LS240, 'LS241, 'LS244
EQUIVALENT OF EACH INPUT

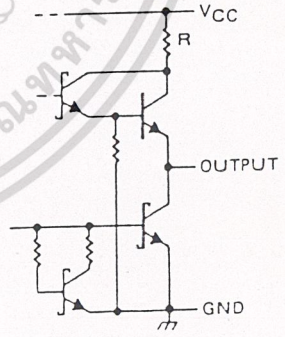


'S240, 'S241, 'S244
EQUIVALENT OF EACH INPUT



G and G̅ inputs: R_{eq} = 2 kΩ NOM
A inputs: R_{eq} = 2.8 kΩ NOM

TYPICAL OF ALL OUTPUTS



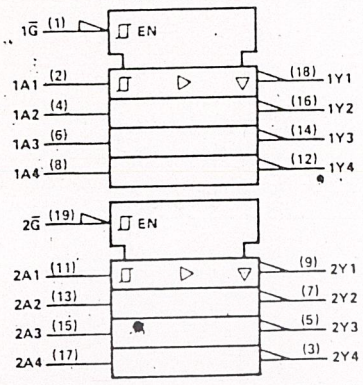
'LS240, 'LS241, 'LS244:
R = 50 Ω NOM
'S240, 'S241, 'S244
R = 25 Ω NOM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

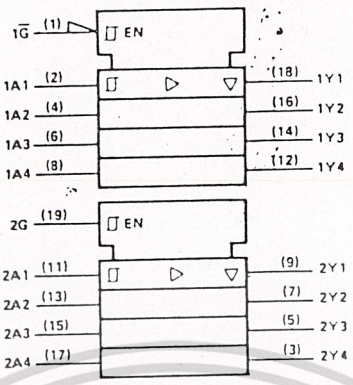
TYPES SN54LS240, SN54LS241, SN54LS244, SN54S240, SN54S241, SN54S244, SN74LS240, SN74LS241, SN74LS244, SN74S240, SN74S241, SN74S244
OCTAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

logic symbols

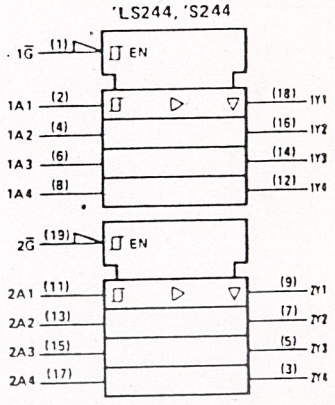
'LS240, 'S240



'LS241, 'S241

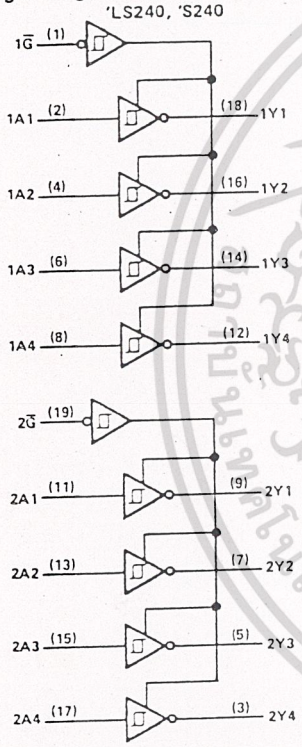


'LS244, 'S244

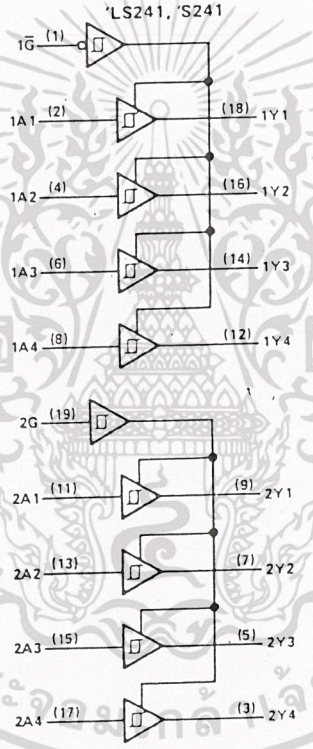


logic diagrams (positive logic)

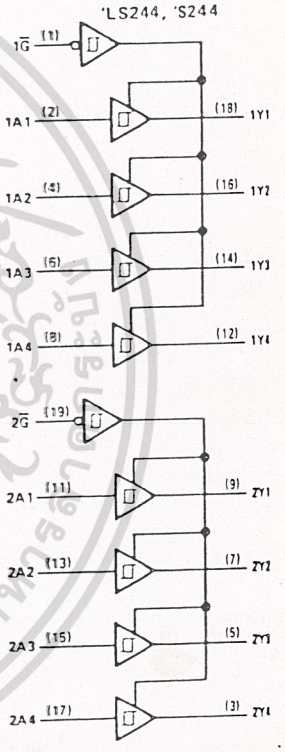
'LS240, 'S240



'LS241, 'S241



'LS244, 'S244



Pin numbers shown on logic notation are for DW, J or N packages.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1). . . . . 7 V
Input voltage: 'LS Circuits. . . . . 5.5 V
'S Circuits. . . . . 5.5 V
Off-state output voltage . . . . . 5.5 V
Operating free-air temperature range: SN54LS', SN54S' Circuits . . . . . −55°C to 125°C
SN74LS', SN74S' Circuits . . . . . 0°C to 70°C
Storage temperature range . . . . . −65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

recommended operating conditions

PARAMETER	SN54LS'			SN74LS'			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC} Supply voltage (see Note 1)	4.5	5	5.5	4.75	5	5.25	V
V_{IH} High-level input voltage	2			2			V
V_{IL} Low-level input voltage			0.7			0.8	V
I_{OH} High-level output current			−12			−15	mA
I_{OL} Low-level output current			12			24	mA
T_A Operating free-air temperature	−55		125	0		70	°C

NOTE 1: Voltage values are with respect to network ground terminal.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS†			SN54LS'			SN74LS'			UNIT
					MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IK}		V_{CC} = MIN, I_I = −18 mA					−1.5			−1.5	V
Hysteresis ($V_{T+} - V_{T-}$)		V_{CC} = MIN			0.2	0.4		0.2	0.4		V
V_{OH}		V_{CC} = MIN, I_{OH} = −3 mA	V_{IH} = 2 V,	V_{IL} = MAX,	2.4	3.4		2.4	3.4		V
		V_{CC} = MIN, I_{OH} = MAX	V_{IH} = 2 V,	V_{IL} = 0.5 V,	2			2			
V_{OL}		V_{CC} = MIN, V_{IL} = MAX	V_{IH} = 2 V,	I_{OL} = 12 mA			0.4			0.4	V
				I_{OL} = 24 mA						0.5	
I_{OZH}		V_{CC} = MAX, V_{IL} = MAX	V_{IH} = 2 V,	V_O = 2.7 V			20			20	μA
I_{OZL}				V_O = 0.4 V			−20			−20	
I_I		V_{CC} = MAX,	V_I = 7 V				0.1			0.1	mA
I_{IH}		V_{CC} = MAX,	V_I = 2.7 V				20			20	μA
I_{IL}		V_{CC} = MAX,	V_{IL} = 0.4 V				−0.2			−0.2	mA
I_{OS}§		V_{CC} = MAX			−40		−225	−40		−225	mA
I_{CC}	Outputs high	V_{CC} = MAX, Output open		All		17	27		17	27	mA
	Outputs low			'LS240		26	44		26	44	
				'LS241, 'LS244		27	46		27	46	
	All outputs disabled			'LS240		29	50		29	50	
				'LS241, 'LS244		32	54		32	54	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.
§ Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER	TEST CONDITIONS		'LS240			'LS241, 'LS244			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
t_{PLH}	R_L = 667 Ω, See Note 2	C_L = 45 pF,		9	14		12	18	ns
t_{PHL}				12	18		12	18	ns
t_{PZL}				20	30		20	30	ns
t_{PZH}				15	23		15	23	ns
t_{PLZ}	R_L = 667 Ω, See Note 2	C_L = 5 pF,		10	20		10	20	ns
t_{PHZ}				15	25		15	25	ns

NOTE 2: See General Information Section for load circuits and voltage waveforms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

recommended operating conditions

PARAMETER		SN54S'			SN74S'			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage, (see Note 1)	4.5	5	5.5	4.75	5	5.25	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.8			0.8	V
I_{OH}	High-level output current			−12			−15	mA
I_{OL}	Low-level output current			48			64	mA
	External resistance between any input and V_{CC} or ground			40			40	kΩ
T_A	Operating free-air temperature (see Note 3)	−55		125	0		70	°C

NOTES: 1. Voltage values are with respect to network ground terminal.
3. An SN54S241J operating at free-air temperature above 116°C requires a heat sink that provides a thermal resistance from case to free-air $R_{\theta CA}$, of not more than 40°C/W.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS†			SN54S'			SN74S'			UNIT
					MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IK}		V_{CC} = MIN, I_I = −18 mA					−1.2			−1.2	V
Hysteresis ($V_{T+} - V_{T-}$)		V_{CC} = MIN			0.2	0.4		0.2	0.4		V
V_{OH}		V_{CC} = MIN, I_{OH} = −1 mA	V_{IH} = 2 V,	V_{IL} = 0.8 V,				2.7			V
		V_{CC} = MIN, I_{OH} = −3 mA	V_{IH} = 2 V,	V_{IL} = 0.8 V,	2.4	3.4		2.4	3.4		
		V_{CC} = MIN, I_{OH} = MAX	V_{IH} = 2 V,	V_{IL} = 0.5 V,	2			2			
V_{OL}		V_{CC} = MIN, I_{OL} = MAX	V_{IH} = 2 V,	V_{IL} = 0.8 V,			0.55			0.55	V
I_{OZH}		V_{CC} = MAX, V_{IL} = 0.8 V,	V_{IH} = 2 V,	V_O = 2.4 V			50			50	μA
I_{OZL}				V_O = 0.5 V			−50			−50	
I_I		V_{CC} = MAX,	V_I = 5.5 V				1			1	mA
I_{IH}		V_{CC} = MAX,	V_I = 2.7 V				50			50	μA
I_{IL}	Any A	V_{CC} = MAX,	V_I = 0.5 V				−400			−400	μA
	Any G						−2			−2	mA
I_{OS}§		V_{CC} = MAX			−50		−225	−50		−225	mA
I_{CC}	Outputs high	V_{CC} = MAX,	Outputs open	'S240		80	123		80	135	mA
				'S241, 'S244		95	147		95	160	
	Outputs low			'S240		100	145		100	150	
				'S241, 'S244		120	170		120	180	
	Outputs disabled			'S240		100	145		100	150	
				'S241, 'S244		120	170		120	180	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.
§ Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

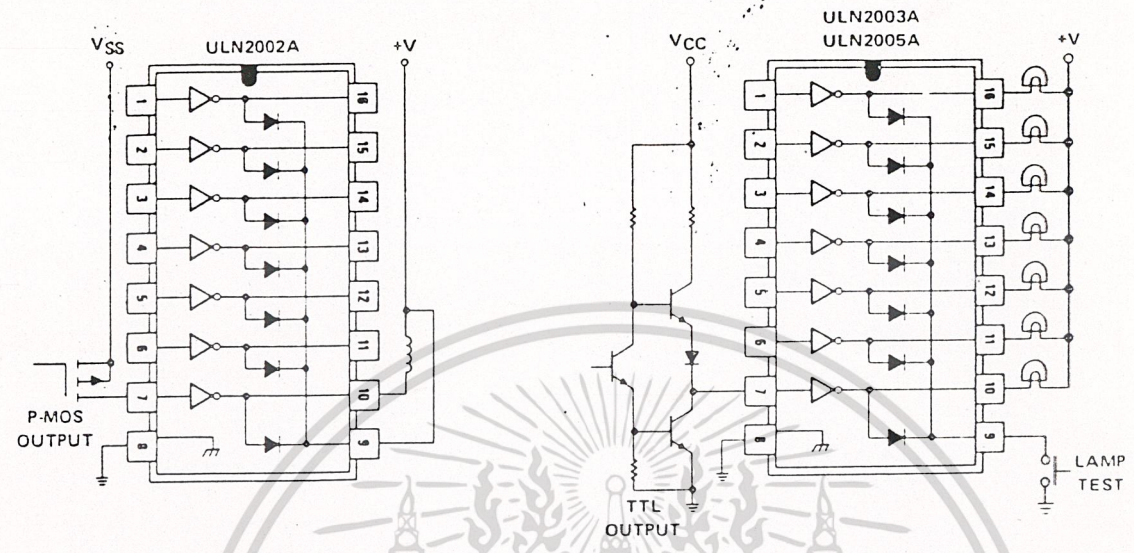
witching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER	TEST CONDITIONS		'S240			'S241, 'S244			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
t_{PLH}	R_L = 90 Ω, See Note 4	C_L = 50 pF,		4.5	7		6	9	ns
t_{PHL}				4.5	7		6	9	ns
t_{PZL}				10	15		10	15	ns
t_{PZH}				6.5	10		8	12	ns
t_{PLZ}	R_L = 90 Ω, See Note 4	C_L = 5 pF,		10	15		10	15	ns
t_{PHZ}				6	9		6	9	ns

NOTE 4: See General Information Section for load circuits and voltage waveforms.

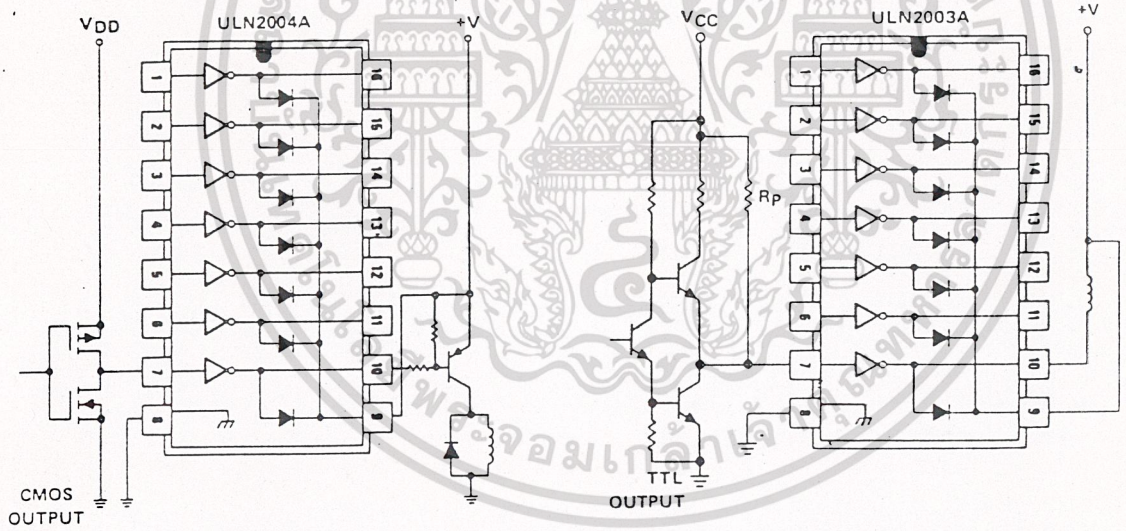
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA



P-MOS TO LOAD

TTL TO LOAD

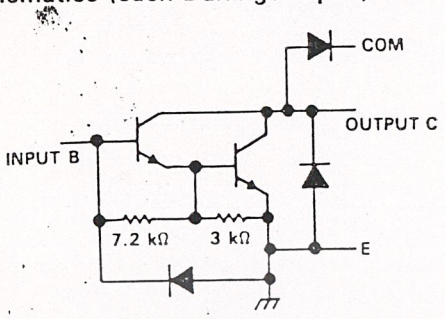


BUFFER FOR
HIGHER CURRENT LOADS

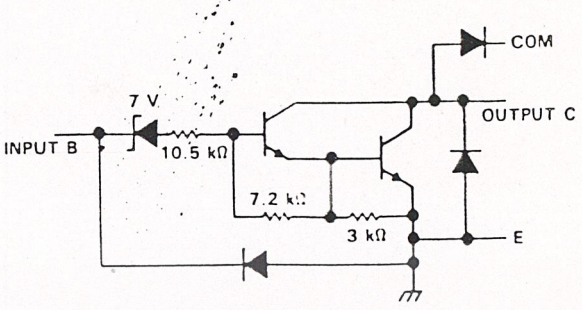
USE OF PULL-UP RESISTORS
TO INCREASE DRIVE CURRENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

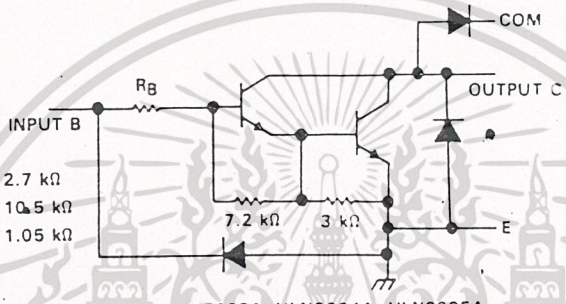
schematics (each Darlington pair)



ULN2001A



ULN2002A



ULN2003A: R_B = 2.7 kΩ
ULN2004A: R_B = 10.5 kΩ
ULN2005A: R_B = 1.05 kΩ

ULN2003A, ULN2004A, ULN2005A

All resistor values shown are nominal.

absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)

Collector-emitter voltage	50 V
Input voltage (see Note 1): ULN2002A, ULN2003A, ULN2004A	30 V
ULN2005A	15 V
Peak collector current (see Figures 14 and 15)	500 mA
Output clamp diode current	500 mA
Total emitter-terminal current	−2.5 A
Continuous dissipation (total package) at (or below) 25°C free-air temperature (see Note 2):	
D package	950 mW
N package	1650 mW
Operating free-air temperature range	−20°C to 85°C
Storage temperature range	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

NOTES: 1. All voltage values are with respect to the emitter/substrate terminal, E, unless otherwise noted.
2. For operation above 25°C free-air temperature, derate the D package linearly at the rate of 7.6 mW/°C and derate the N package linearly at the rate of 13.2 mW/°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION

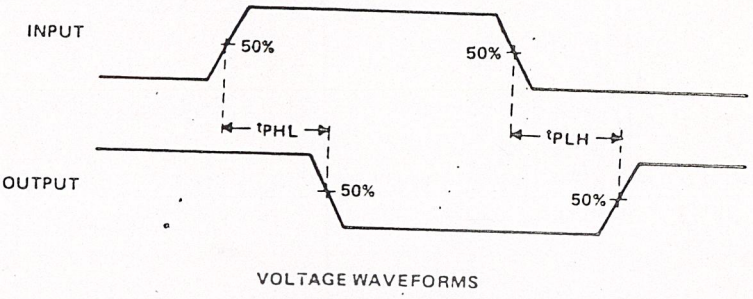
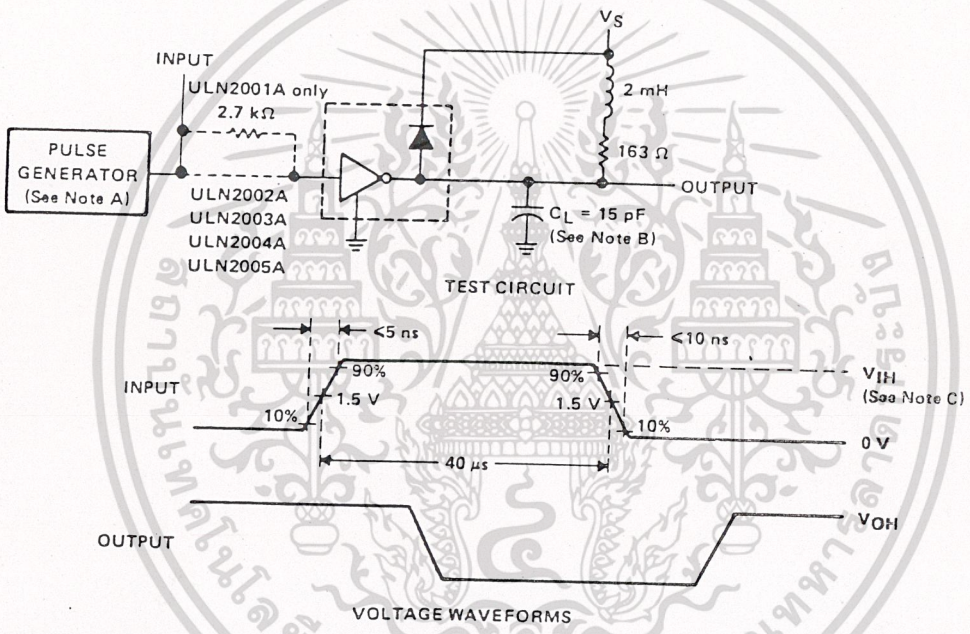


FIGURE 9. PROPAGATION DELAY TIMES



NOTES: A. The pulse generator has the following characteristics: PRR = 12.5 kHz, Z_{out} = 50 Ω.
B. C_L includes probe and jig capacitance.
C. For testing the ULN2001A, ULN2003A, and the ULN2005A, V_{IH} = 3 V; for the ULN2002A, V_{IH} = 13 V; for the ULN2004A, V_{IH} = 8 V.

FIGURE 10. LATCH-UP TEST

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST FIGURE	TEST CONDITIONS	ULN2005A			UNIT
				MIN	TYP	MAX	
I_{CEX}	Collector cutoff current	1	V_{CE} = 50 V, I_I = 0			50	μA
			V_{CE} = 50 V, I_I = 0, T_A = 70°C			100	
$I_{I(off)}$	Off-state input current	3	V_{CE} = 50 V, I_C = 500 μA, T_A = 70°C	50	65		μA
I_I	Input current	4	V_I = 3 V		1.5	2.4	mA
$V_{I(on)}$	On-state input voltage	6	V_{CE} = 2 V, I_C = 350 mA			2.4	V
$V_{CE(sat)}$	Collector-emitter saturation voltage	5	I_I = 250 μA, I_C = 100 mA		0.9	1.1	V
			I_I = 350 μA, I_C = 200 mA		1.0	1.3	
			I_I = 500 μA, I_C = 350 mA		1.2	1.6	
I_R	Clamp diode reverse current	7	V_R = 50 V			50	μA
			V_R = 50 V, T_A = 70°C			100	
V_F	Clamp diode forward voltage	8	I_F = 350 mA		1.7	2	V
C_i	Input capacitance		V_I = 0 V, f = 1 MHz		15	25	pF

switching characteristics at 25°C free-air temperature

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	See Figure 9		0.25	1	μs
t_{PHL}	Propagation delay time, high-to-low-level output			0.25	1	μs
V_{OH}	High-level output voltage after switching	V_S = 50 V, I_O = 300 mA, See Figure 10	V_S – 20			mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LED DOT MATRIX DISPLAYS

SINGLE COLOR DOT MATRIX LED DISPLAYS

MATRIX SIZE	RED		GREEN		YELLOW		ORANGE		[illegible]	
	PART NUMBER LTP.	TYP. Iv/DOT Ip=48mA 1/8 DUTY	PART NUMBER LTP.	TYP. Iv/DOT Ip-48mA 1/8 DUTY	PART NUMBER LTP.	TYP. Iv/DOT Ip=48mA 1/8 DUTY	PART NUMBER LTP.	TYP. Iv/DOT Ip=48mA 1/8 DUTY	PART NUMBER LTP.	TYP. Iv/DOT Ip=48mA 1/8 DUTY
0.3" 5×7	305R	400µcd	305G	1600µcd	–	–	–	–	305HR	1600µcd
0.7" 5×7	747R 757R	800µcd	747G 757G	2000µcd	747Y 757Y	2000µcd	747E 757E	2000µcd	747HR 757HR	2000µcd
1.2" 5×7	– –	– –	1457AG 1557AG	3000µcd	1457AY 1557AY	3000µcd	1457AE 1557AE	3000µcd	1457AHR 1557AHR	3000µcd
2.0" 5×7	– –	– –	2057AG 2157AG	4000µcd	2057AY 2157AY	4000µcd	2157AE 2157AE	4000µcd	2057AHR 2157AHR	4000µcd
2.3" 5×8	– –	– –	2058AG 2158AG	4000µcd	2058AY 2158AY	4000µcd	2058AE 2158AE	4000µcd	2058AHR 2158AHR	4000µcd
2.3" 8×8	–	–	2088AG	4000µcd	2088AY	4000µcd	2088AE	4000µcd	2088AHR	4000µcd
4.0" 5×7	– –	– –	4057AG 4157AG	8000µcd	4057AY 4157AY	8000µcd	4057AE 4157AE	8000µcd	4057AHR 4157AHR	8000µcd

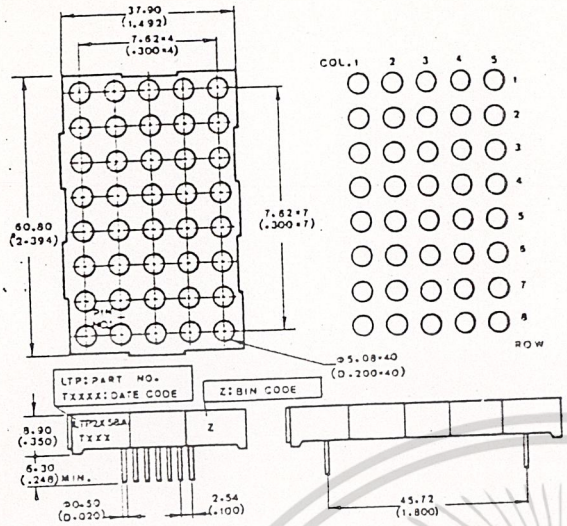
MULTICOLOR DOT MATRIX LED DISPLAYS

MATRIX SIZE	PART NUMBER LTP.	TYP. Iv/SEG. Ip=48mA 1/8DUTY		PIN CONNECTION											
		GREEN	ORANGE	1	2	3	4	5	6	7	8	9	10	11	12
1.2" 5×7	1257AA 1357AA	3000µcd	3000µcd	–GR7 +GR7	–ER7 +ER7	+C1 –C1	+C2 –C2	–C3 –C3	+C4 –C4	+C5 –C5	–GR6 +GR6	–ER6 +ER6	NC NC	–GR5 +GR5	–ER5 +ER5
2.0" 5×7	2657AA 2757AA	4000µcd	4000µcd	+GC1 –GC1	+EC1 –EC1	–GR7 +GR7	–ER7 +ER7	–GC2 –GC2	+EC2 –EC2	+GC3 –GC3	+EC3 –EC3	–GR5 +GR5	–ER5 +ER5	–GR4 +GR4	–ER4 +ER4
2.3" 5×8	2458AA 2558AA	4000µcd	4000µcd	–GR6 +GR6	–ER6 +ER6	–GR8 +GR8	–ER8 +ER8	+GC2 –GC2	+EC2 –EC2	+GC3 –GC3	+EC3 –EC3	–GR5 +GR5	–ER5 +ER5	+GC5 –GC5	+EC5 –EC5
2.3" 8×8	2188AA	4000µcd	4000µcd	+GC1	+EC1	+GC2	+EC2	+GC3	+EC3	+GC4	+EC4	–GR5	–ER5	–GR6	–ER6
4.0" 5×7	4257AA 4357AA	8000µcd	8000µcd	+GC1 –GC1	+EC1 –EC1	–GR7 +GR7	–ER7 +ER7	+GC2 –GC2	+EC2 –EC2	+GC3 –GC3	+EC3 –EC3	–GR5 +GR5	–ER5 +ER5	–GR4 +GR4	–ER4 +ER4

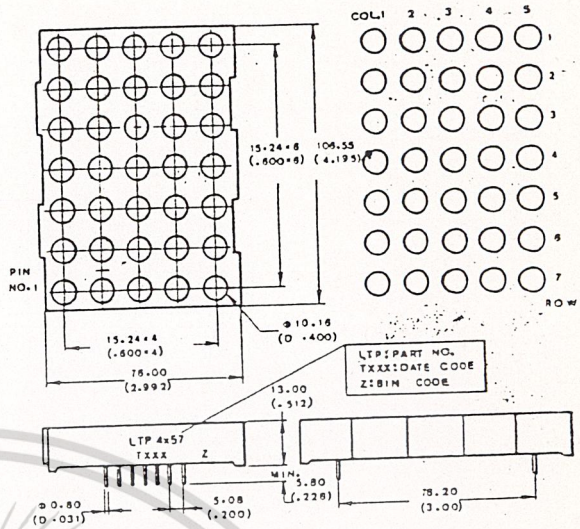
Descriptions:
N – Dot Matrix Display Column Anode
O – Dot Matrix Display Column Cathode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

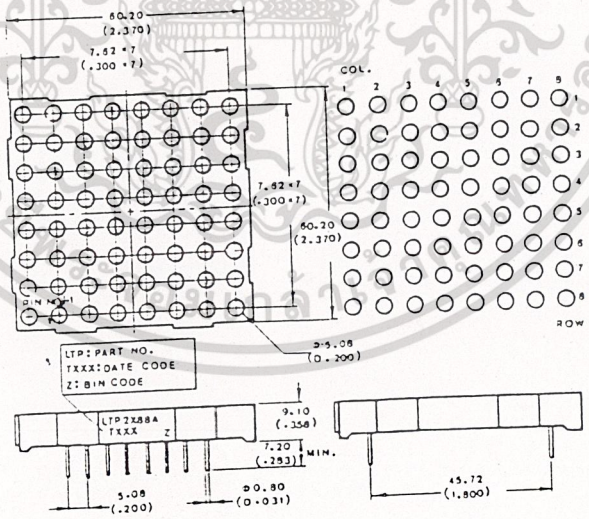
4-5 LTP-2058Ax/2158Ax Series



4-7 LTP-4057Ax/4157Ax Series



4-6 LTP-2088Ax Series



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN CONNECTION															DESCRIPTION
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
-C2	-R1	-R3	-R4	-C1	NP	-R8	-C3	-R7	-R6	-R5	-R2	+C5	+C4	–	–	N
-C1 -C1	-R3 +R3	+C2 -C2	-R5 +R5	-R6 +R6	-R7 +R7	+C4 -C4	+C5 -C5	-R4 +R4	+C3 -C3	-R2 +R2	-R1 +R1	– –	– –	– –	– –	N O
-R5 +R5	-R7 +R7	+C2 -C2	+C3 -C3	-R4 +R4	+C5 -C5	-R6 +R6	-R3 +R3	-R1 +R1	+C4 -C4	+C3 -C3	-R4 +R4	+C1 -C1	-R2 -R2	– –	– –	N O
-R5 +R6	-R7 +R7	+C2 +C2	+C3 -C3	-R4 +R4	+C5 -C5	-R6 +R6	-R3 +R3	-R1 +R1	+C4 -C4	+C3 -C3	-R4 +R4	+C1 -C1	-R2 +R2	– –	– –	N O
-R6 +R6	-R8 +R8	+C2 -C2	+C3 -C3	-R4 +R4	+C5 -C5	-R6 +R6	-R3 +R3	-R1 +R1	+C4 -C4	+C3 -C3	-R4 +R4	+C1 -C1	-R2 +R2	– –	– –	N O
-C1	-C2	-C3	-C4	-R5	-R6	-R7	-R8	-C6	-C7	-C8	+C5	-R1	-R3	-R3	-R1	N O
-R6 +R6	-R7 +R7	+C2 +C2	+C3 -C3	-R4 +R4	+C5 -C5	-R6 +R6	-R3 +R3	-R1 +R1	+C4 -C4	+C3 -C3	-R4 +R4	+C1 -C1	-R2 +R2	– –	– –	N O

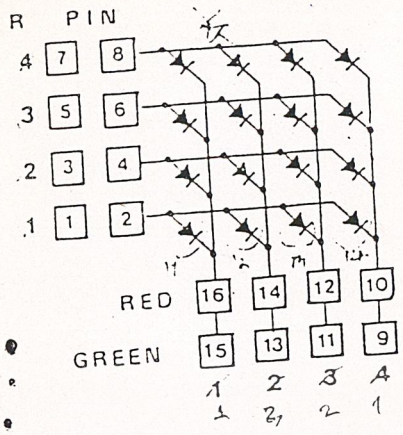
PIN CONNECTION																		DESCRIPTION
13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	
-GR4 +GR4	-ER4 -ER4	-GR3 +GR3	-ER3 -ER3	-GR2 -GR2	-ER2 -ER2	-GR1 +GR1	-ER1 -ER1	–	–	–	–	–	–	–	–	–	–	–	–	N O
-GR6 -GR6	-ER6 -ER6	-GC6 -GC6	-EC6 -EC6	-GR1 -GR1	-ER1 -ER1	-GC4 -GC4	-EC4 -EC4	-GC3 -GC3	-EC3 -EC3	-GR3 -GR3	-ER3 -ER3	-GR4 -GR4	-ER4 -ER4	-GR2 -GR2	-ER2 -ER2	–	–	–	–	N O
-GR7 -GR7	-ER7 -ER7	-GR3 +GR3	-ER3 -ER3	-GR1 -GR1	-ER1 -ER1	+GC4 -GC4	+EC4 -EC4	+GC3 -GC3	-EC3 -EC3	-GR4 +GR4	-ER4 -ER4	-GC1 -GC1	-EC1 -EC1	-GR2 +GR2	-ER2 -ER2	–	–	–	–	N O
-GR7	-ER7	-GR6	-ER6	-GC3	-EC3	+GC7	+EC7	-GC6	-EC6	+GC1	+EC1	-GR5	-ER5	-GR3	-ER3	-GR1	-ER1	–	–	N
-GR6 +GR6	-ER6 -ER6	+GC6 -GC6	+EC6 -EC6	-GR1 -GR1	-ER1 -ER1	+GC4 -GC4	-EC4 -EC4	-GC3 -GC3	-EC3 -EC3	-GR3 +GR3	-ER3 +ER3	-GR4 +GR4	-ER4 +ER4	-GR2 +GR2	-ER2 +ER2	–	–	–	–	N O

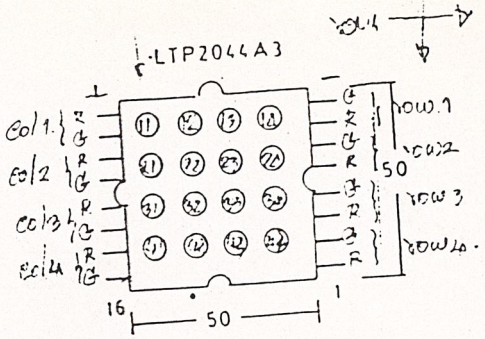
Pin Connection

21 : GC1 : Source Gate 1 ... +C5 : Anode Gate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R. 5.2.
5.6.





คอทแมทริกซ์ 4 × 4
แสดงผล 2 สี
ขนาด คอท 10 มม.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้