



HIGH EFFICIENCY INVERTER  
PULSE WIDTH MODULATION

นาย ไพโรจน์	ทองประศรี	3R	35103196
นาย ไพศาล	แซ่ซี	3R	35103197
นาย สมศักดิ์	เพชรกำเนิด	3R	35103208



ADVISOR

(.....)

อาจารย์ สมศักดิ์ เพ็ชรศิริกุล

วัน เดือน ปี.....	14 พ.ค. 2539
เลขทะเบียน.....	034713
เลขเรียกหนังสือ.....	T 37013 พ.อ.

ปริญญาานิพนธ์นี้เป็นส่วนของปริญาตรีภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

# HIGH EFFICIENCY INVERTER PULSE WIDTH MODULATION

นาย ไทโรจน์ ทองประศรี

นาย ไทศาล แซ่สี

นาย สมศักดิ์ เพชรกำเนิด

อาจารย์ สมศักดิ์ เชียร์ศิริกุล

อาจารย์ที่ปรึกษา

ปีการศึกษา 2537

## บทคัดย่อ

Inverter เป็นเครื่องมือที่ใช้ในการแปลงสัจค่าไฟฟ้ากระแสตรงให้เป็นกระแสสลับให้มีสัจค่าไฟฟ้า และความถี่ตามต้องการ Inverter มีใช้กันอย่างกว้างขวาง เช่น Speed AC Motor control , Induction Heating และ UPS เป็นต้น Input ของ Inverter โดยทั่วไปจะใช้แบตเตอรี่หรือ Solarcell

สำหรับ Inverter ในโครงงานนี้เน้นที่ประสิทธิภาพโดยให้มีประสิทธิภาพสูง โดยจะใช้หลักการควบคุมแบบ Sinusoidal pulse width modulation ชนิด Unipolar จะให้ pulse width เปลี่ยนแปลงค่าและแปรผันตาม Amplitude ของ Sine wave Inverter แบบนี้จะให้ประสิทธิภาพสูงกว่าแบบอื่น ๆ ทั้งหมดในส่วน Output จะให้สัญญาณออกเป็น Sinewave 220V, ความถี่ 50 Hz โดยใช่วงจรกรองความถี่ (passive filter) กรองความถี่ harmonic ทั้งหมด จะเห็นว่าระบบควบคุมแบบ Sinusoidal pulse width modulation ชนิด unipolar จะมี Harmonic ของ F1 น้อยกว่ากรณีอื่น ๆ ทำให้การกำจัด Harmonic ง่ายกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับหม้อแปลงความถี่สูง ใช้หลักทฤษฎีเกี่ยวกับการผันหม้อแปลงของ Induction Heating , Dc Switching Power Supply แต่การทำงานจะกลับกันคือ Induction Heating , Dc Switching Power Supply ต้องการ I/P ที่มีกระแสต่ำกว่า O/P สำหรับ Inverter โครงงานนี้จะใช้กระแส I/P มากกว่า O/P เพราะฉะนั้นจะเห็นว่า Inverter แบบนี้สามารถที่จะนำมาใช้กับระบบต่าง ๆ ที่ต้องการประสิทธิภาพมากได้ดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HIGH EFFICIENCY INVERTER  
PULSE WIDTH MODULATION

Mr. PAIROTE THONGPRASRI

Mr. PAISAN SAECHEE

Mr. SOMSAK PHETKAMNERD

Mr. SOMSAK CHEIRSIRIKUL

ADVISOR

AN ACADEMIC YEAR 1994.

AN ABSTRACT

INVERTER IS AN INSTRUMENT WHICH CONVERT A DIRECT CURRENT INTO ALTERNATING CURRENT. GIVE HAVE REQUIRED FREQUENCY AND VOLTAGE. THE INVERTER IS WIDELY USED IN SPEED AC MOTOR CONTROL , INDUCTION HEATING AND UPS ETC.

FOR INVERTER PROJECT , WE EMPHASIZE ON THE MOST EFFICIENCY WHICH USES SINUSOIDAL PULSE WIDTH MODULATION CONTROLING PRINCIPLE. THE UNIPOLAR WOULD GIVE PULSE-WIDTH TO CHANGE VALUE AMPLITUDE OF SINE WAVE.

FOR HIGH FREQUENCY TRANSFORMER USE THEORY OF INDUCTION HEATING AND DC SWITCHING POWER SUPPLY. THIS PROJECT WILL USE INPUT CURRENT MORE THAN OUTPUT CURRENT.

เอกสารนี้เป็นเอกสารทสงวนเวสสำหรับกรเชงนเพื่อกรทศนเชงนนั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

เรื่อง	หน้า
บทที่ 1	
ทฤษฎี INVERTER	1
บทที่ 2	
หม้อแปลงสวิตชิง	16
บทที่ 3	
เพาเวอร์มอสเฟต	52
บทที่ 4	
วงจรสับเบอร์ด	65
บทที่ 5	
ไดโอดสวิตชิง	70

บทที่ 6

วงจรรองความถี่

73

บทที่ 7

การออกแบบอินเวอร์เตอร์

81

บทที่ 8

ผลการทดลอง

92

สรุปผล

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง



## ทฤษฎี Inverter

การแปลงไฟกระแสตรงเป็นไฟกระแสสลับ นิยมเรียกว่าอินเวอร์เตอร์ (Inverter) ซึ่งสามารถเปลี่ยนแปลงหรือควบคุมระดับแรงดันไฟฟ้า และความถี่ของไฟกระแสสลับได้ อินเวอร์เตอร์ได้นำมาใช้ประโยชน์ต่าง ๆ ได้ เช่น

1. แหล่งจ่ายไฟกระแสสลับสำรอง เมื่อแหล่งจ่ายไฟกระแสสลับหลักเกิดขัดข้องขึ้น ที่เรียกกันว่า stand-by power supplies หรือ Uninterruptible power supplies โดยเรียกย่อ ๆ ว่า UPS ใช้เป็นระบบไฟฟ้าสำรองสำหรับเครื่องมือที่สำคัญดังเช่น คอมพิวเตอร์ เมื่อแหล่งจ่ายไฟกระแสสลับหลักเกิดขัดข้อง transfer switch ซึ่งทำงานเป็นเวลาเพียง 1/1000 วินาที จะต่อระบบอินเวอร์เตอร์จ่ายไฟกระแสสลับหลัก

2. ใช้ควบคุมความเร็วของมอเตอร์กระแสสลับ โดยการเปลี่ยนความถี่ เมื่อความถี่ของไฟกระแสสลับเปลี่ยนแปลง ความเร็วของมอเตอร์จะเปลี่ยนตามสูตร  $N=120f/p$  โดยที่  $N$  = ความเร็วรอบต่อนาที,  $f$  = ความถี่ของแหล่งจ่ายไฟเป็นไซเคิลต่อนาที และ  $p$  = จำนวน pole ของมอเตอร์ ในการควบคุมนี้จะต้องรักษาให้อัตราส่วนของแรงดันต่อความถี่ที่จ่ายเข้ามอเตอร์จะต้องคงที่ เมื่อต้องการใช้แรงบิด (torque) คงที่ ทุก ๆ ความเร็วที่เปลี่ยนแปลงไป

3. ใช้แปลงไฟฟ้าจากระบบส่งกำลังไฟฟ้าแรงสูงชนิดไฟกระแสตรงให้เป็นไฟกระแสสลับ เพื่อจ่ายให้กับผู้ใช้

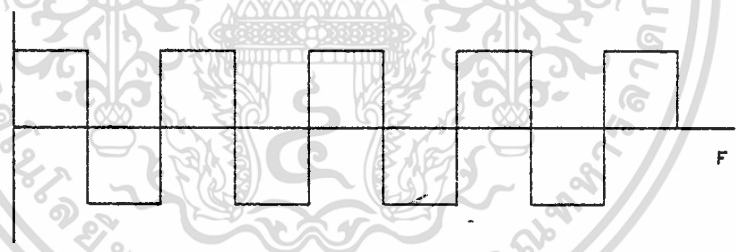
4. ใช้ในเตาถลุงเหล็กที่ใช้ความถี่สูง ซึ่งใช้หลักการเหนี่ยวนำด้วยสนามแม่เหล็กทำให้ร้อน (Induction Heating)

วงจรอินเวอร์เตอร์สามารถใช้สารกึ่งตัวนำที่ทนแรงดันและกระแสไฟฟ้าสูง ๆ ได้ เช่น เพาเวอร์ทรานซิสเตอร์ จีทีโอ เอสซีอาร์ เพาเวอร์มอสเฟต ซึ่งในอนาคต เพาเวอร์มอสเฟต สามารถผลิตแรงดันและกระแสสูง ๆ ได้เท่ากับ เอสซีอาร์ เพาเวอร์มอสเฟต และจีทีโอ จะเข้ามาแทนเอสซีอาร์ เพราะ

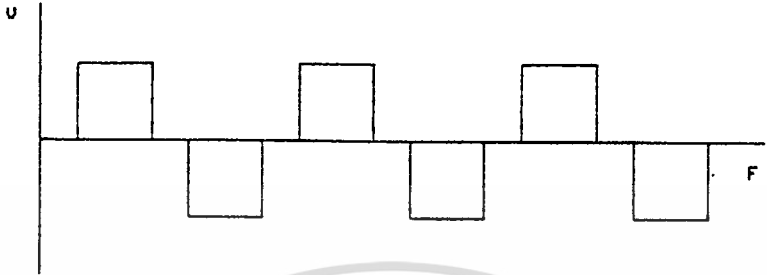
มอสเฟต และ จีทีโอ ไม่ต้องมีวงจรที่ทำให้มีการหยุดนำกระแสเรียกว่า วงจรคอมมูเตชัน (commutation circuit) ในปัจจุบันเอสซีอาร์ยังมีขีดความสามารถสูงกว่ามอสเฟต ฉะนั้นในระบบอินเวอร์เตอร์ขนาดกิโลวัตต์สูงระดับ 50 กิโลวัตต์ ส่วนใหญ่ยังใช้เอสซีอาร์อยู่

อินเวอร์เตอร์มีอยู่หลายแบบด้วยกัน โดยแต่ละแบบจะมีข้อดีข้อเสียต่างกันไปขึ้นอยู่กับว่าจะใช้โหลดชนิดใด ต้องการเอาท์พุทแบบไหน เราสามารถแบ่งอินเวอร์เตอร์ตามลักษณะสัญญาณเอาท์พุทได้ดังนี้

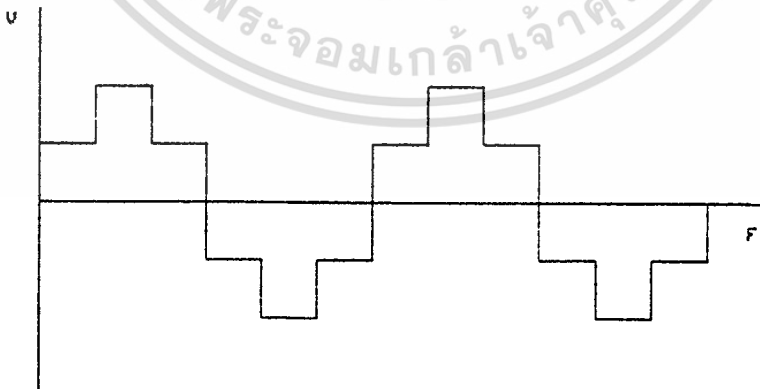
1. อินเวอร์เตอร์แบบเอาท์พุทคลื่นสี่เหลี่ยม (Square-Wave Inverter) เป็นแบบอินเวอร์เตอร์ที่ให้สัญญาณเอาท์พุทเป็นคลื่นสี่เหลี่ยมเป็นชนิดที่สร้างได้ไม่ยาก แต่จะให้เอาท์พุทเป็นรูปคลื่นไซน์ (sine) จะต้องใช้วงจรกรองความถี่ ขนาดใหญ่มากจึงไม่นิยมใช้



2. อินเวอร์เตอร์แบบคลื่นสี่เหลี่ยมควอซี (Quasi-Square-Wave Inverter) แบบนี้ ได้รับการปรับปรุงจากแบบแรก ซึ่งจะกรองเอาสัญญาณไซน์ออกมาได้ง่ายขึ้น วิธีนี้นิยมใช้มาก



3. อินเวอร์เตอร์แบบ 6 ขั้นและ 12 ขั้น (Six-step, Twelve-step) ทั้ง 2 ชนิดนี้สัญญาณควอซี มารวมกันโดยผ่านหม้อแปลงไฟฟ้า เพื่อให้ลักษณะสัญญาณเอาต์พุต ใกล้เคียงกับคลื่นรูปไซน์ จึงสามารถลดขนาดของอุปกรณ์กรองความถี่ลงได้ เพราะฮาร์โมนิก (Harmonic) ลดลงแต่การสร้างอินเวอร์เตอร์แบบนี้จะยุ่งยากและสิ้นเปลืองค่าใช้จ่าย เพราะต้องใช้ชนิดควอซีหลาย ๆ ตัวเข้าด้วยกันและยังต้องใช้หม้อแปลงเพิ่มขั้นด้วย ทำให้มีขนาดใหญ่และน้ำหนักมาก



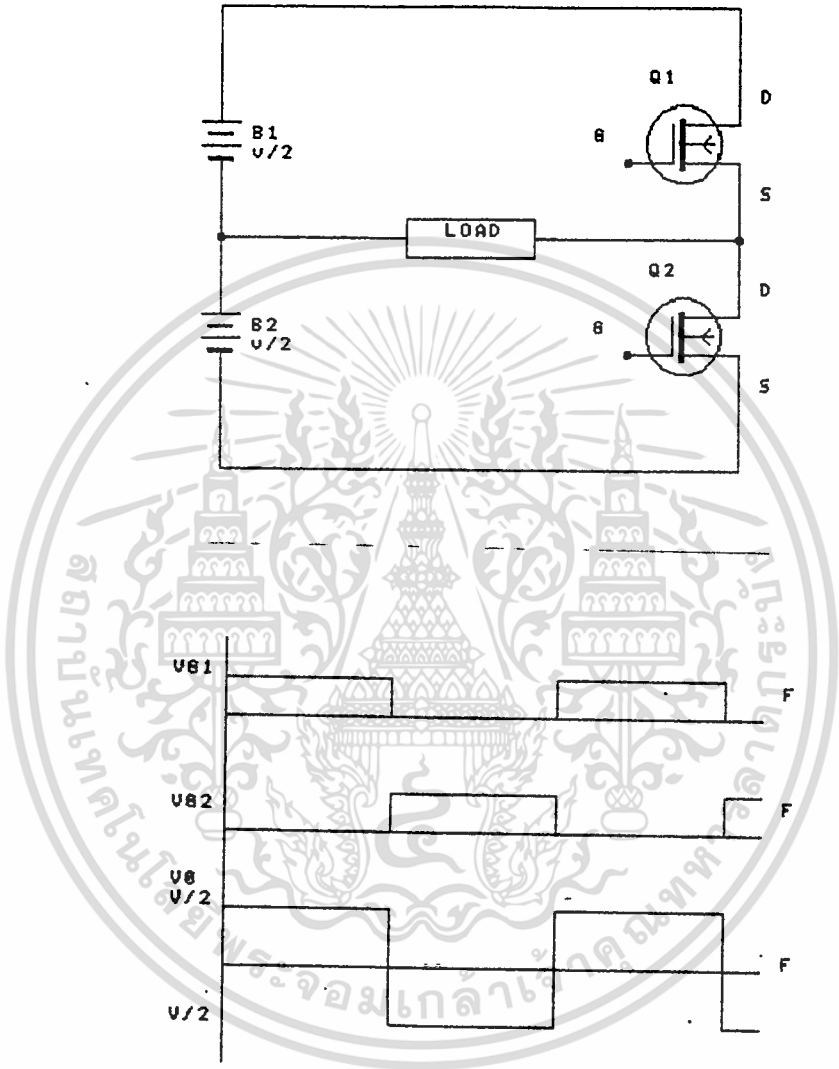
4. อินเวอร์เตอร์แบบพัลส์วิตด์มอดูเลชัน (Pulse-width-modulation Inverter) เป็นแบบที่ให้สัญญาณเอาต์พุทไม่เหมือนแบบอื่น โดยลักษณะของสัญญาณเอาต์พุทเกิดจากการมอดูเลตระหว่างคลื่นซายน์กับสัญญาณสามเหลี่ยม ซึ่งผลที่ได้จะมีฮาร์โมนิคขนาดต่ำ น้อยมาก อุปกรณ์กรองความถี่ที่ใช้จึงมีขนาดเล็ก แต่แบบนี้จะมีความยุ่งยากในการสร้างรูปแบบ (Pattern)



#### ชนิดของอินเวอร์เตอร์

ซึ่งในที่นี้จะพิจารณาในรูปแบบของวงจรง่าย (ในที่นี้จะอธิบายโดยใช้มอสเฟต) ดังได้แก่

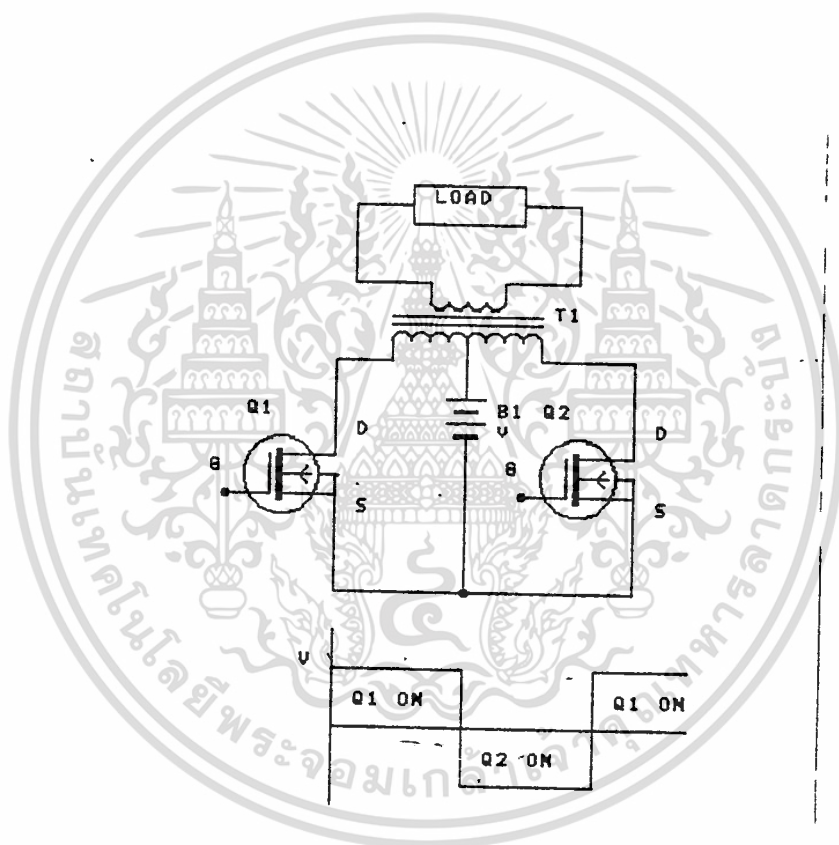
1. อินเวอร์เตอร์ชนิด 1 เฟส ที่ใช้แหล่งจ่ายไฟกระแสตรงที่มีจุดกึ่งกลาง (single-phase centre-tapped supply inverter) ดังแสดงในรูปข้างล่างนี้



รูปที่ 1.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

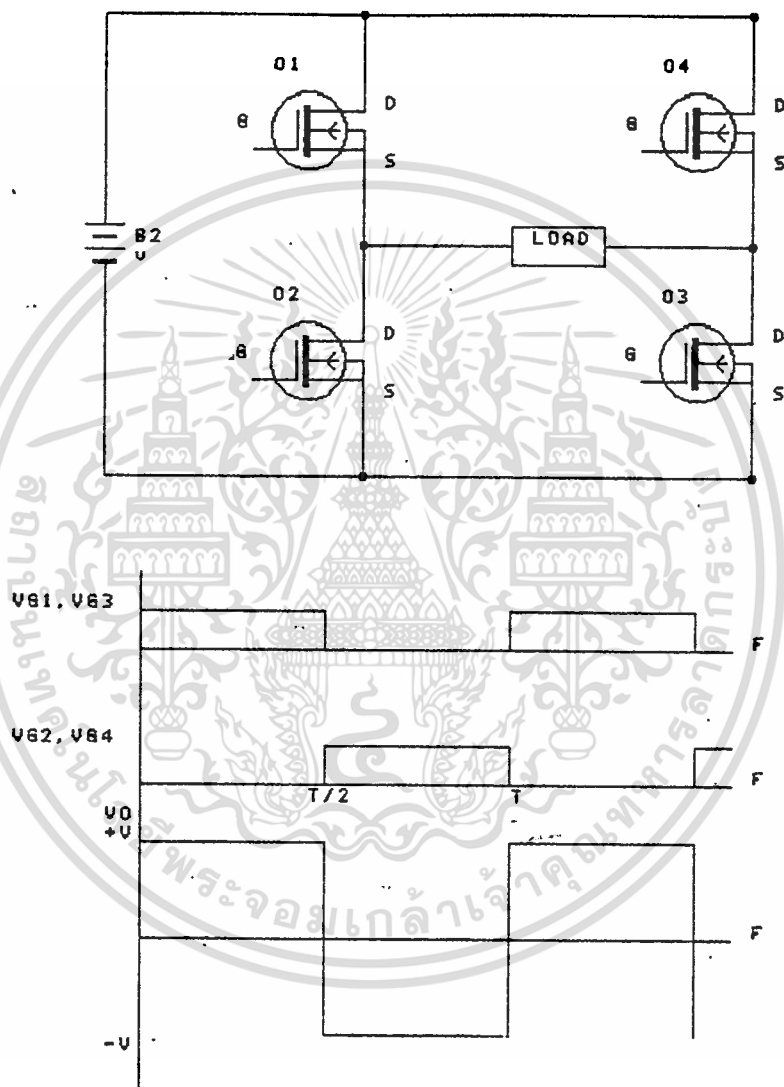
2. อินเวอร์เตอร์ 1 เฟส โดยที่โหลดมีจุดกึ่งกลาง (single-phase centre-tapped load inverter) มอสเฟตแต่ละตัวจะผลัดกันนำกระแส และหยุดนำกระแสตัวละครึ่งไซเคิล ดังแสดงในวงจรข้างล่าง



รูปที่ 1.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

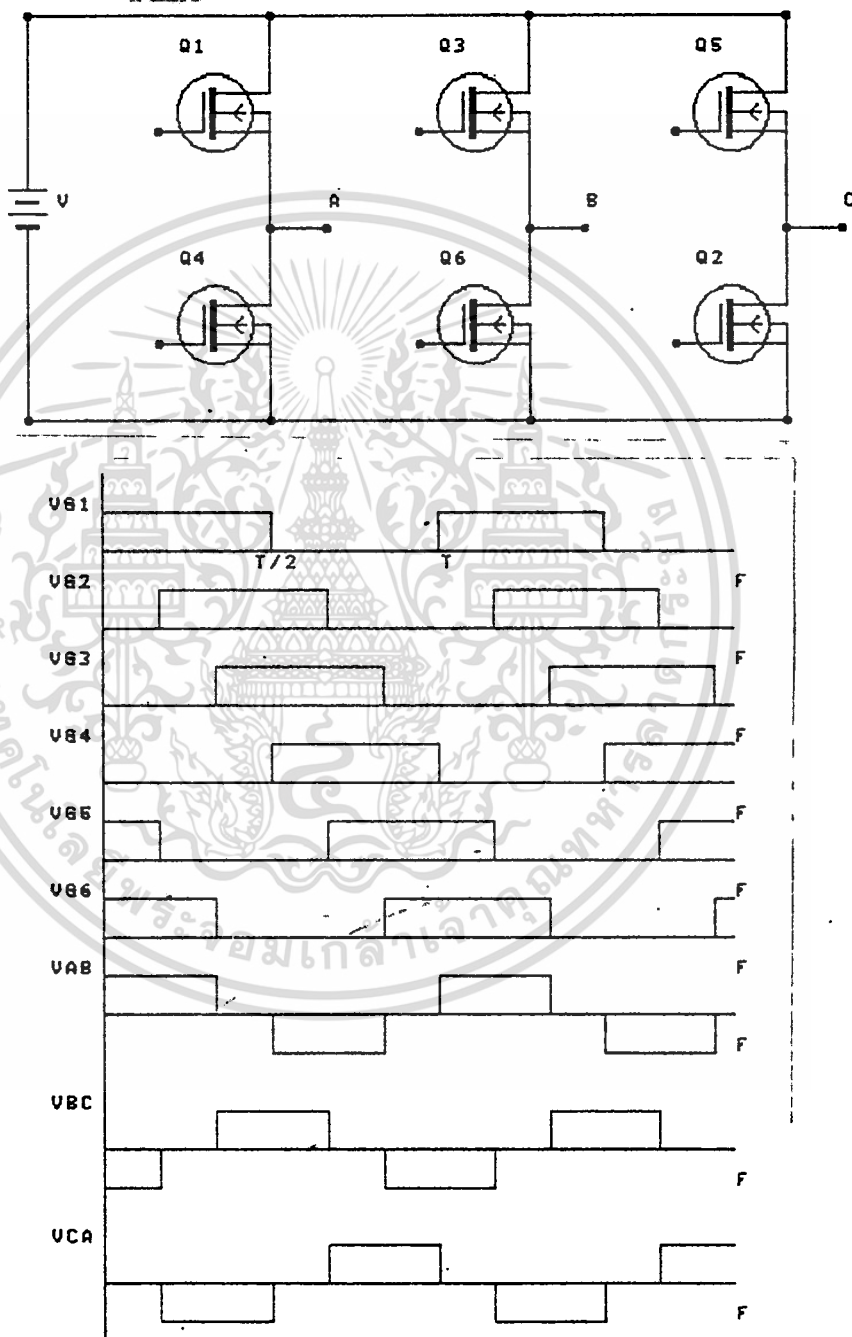
3. อินเวอร์เตอร์ชนิด 1 เฟส แบบบริดจ์ (single-phase centre-tapped bridge inverter) ดังแสดงวงจรในรูปข้างล่าง



รูปที่ 1.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. อินเวอร์เตอร์ชนิด 3 เฟส แบบบริดจ์ (three-phase centre-tapped bridge inverter) ดังแสดงวงจรในรูปข้างล่าง

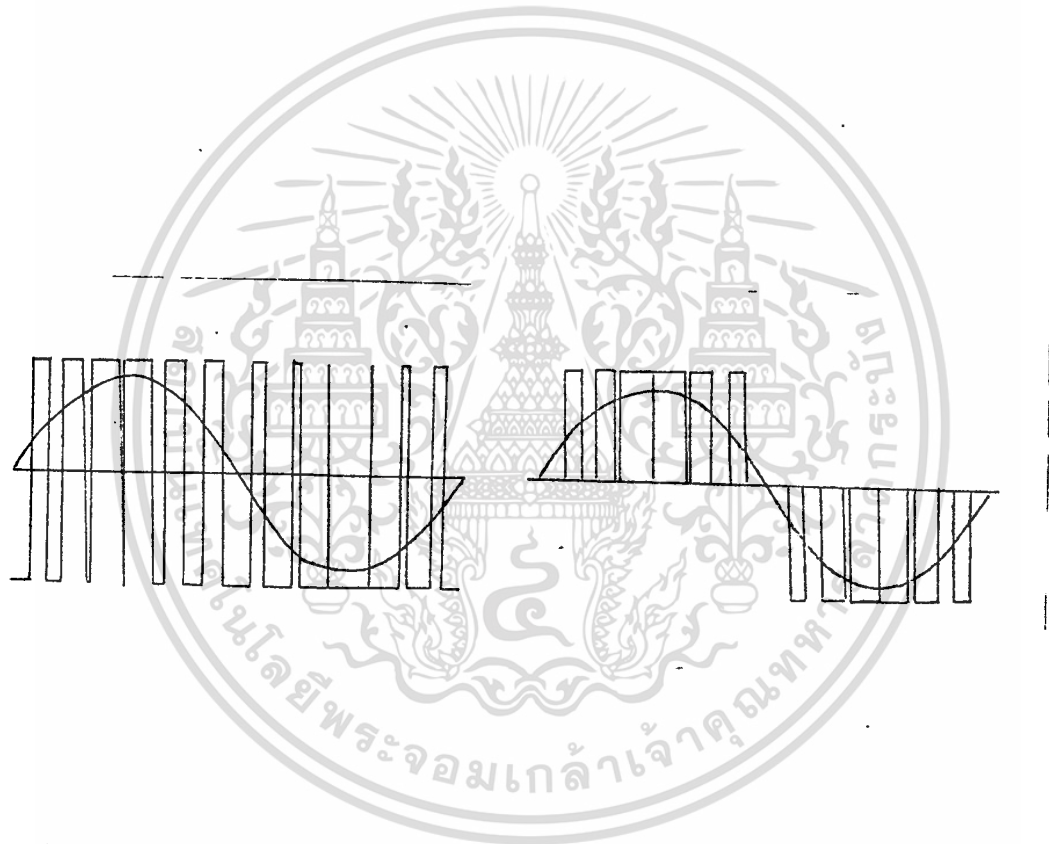


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### ความรู้พื้นฐานเกี่ยวกับพัลส์มอดูเลชั่น

การมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation) เป็นเทคนิคการแบ่งรูปคลื่นใน 1 คาบ ออกเป็นพัลส์ย่อยหลาย ๆ พัลส์ โดยแต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในหัวข้อนี้ จะกล่าวถึงรูปคลื่นพัลส์บิลวเอมชนิดต่าง ๆ รวมทั้งเทคนิคในการสร้างรูปคลื่นพัลส์บิลวเอมในแนวความคิดต่าง ๆ



รูปที่ 1.5 แสดงรูปคลื่น PWM (ก) แบบ 2 ระดับ (ข) แบบ 1 ระดับ

รูปคลื่นพัลส์บลิวเอมแบบ 2 ระดับ และ 3 ระดับ

รูปคลื่นพัลส์บลิวเอม มีอยู่ด้วยกันหลายชนิด แต่ชนิดที่นำมาใช้มากที่สุดและเป็นชนิดพื้นฐานที่สุดได้แก่ แบบ 2 ระดับ และ 3 ระดับ

- PWM 2 LEVEL เป็นรูปคลื่นที่มีการสวิทช์ ระหว่างระดับอ้างอิงสองระดับ คือ E , -E

- PWM 3 LEVEL เป็นรูปคลื่นที่มีการสวิทช์ ระหว่างระดับอ้างอิงสามระดับ คือ E , 0 , -E

ในรูปที่ 3.7 ข้างต้น เป็นการแสดงรูปคลื่นพัลส์บลิวเอมเปรียบเทียบคลื่นความถี่หลักมูล (Fundamental) ของรูปคลื่นพัลส์บลิวเอมนั้น

### การสร้างรูปคลื่นพัลส์บลิวเอม

รูปคลื่นพัลส์บลิวเอมสามารถสร้างขึ้นมาได้โดยวิธีต่าง ๆ ได้แก่

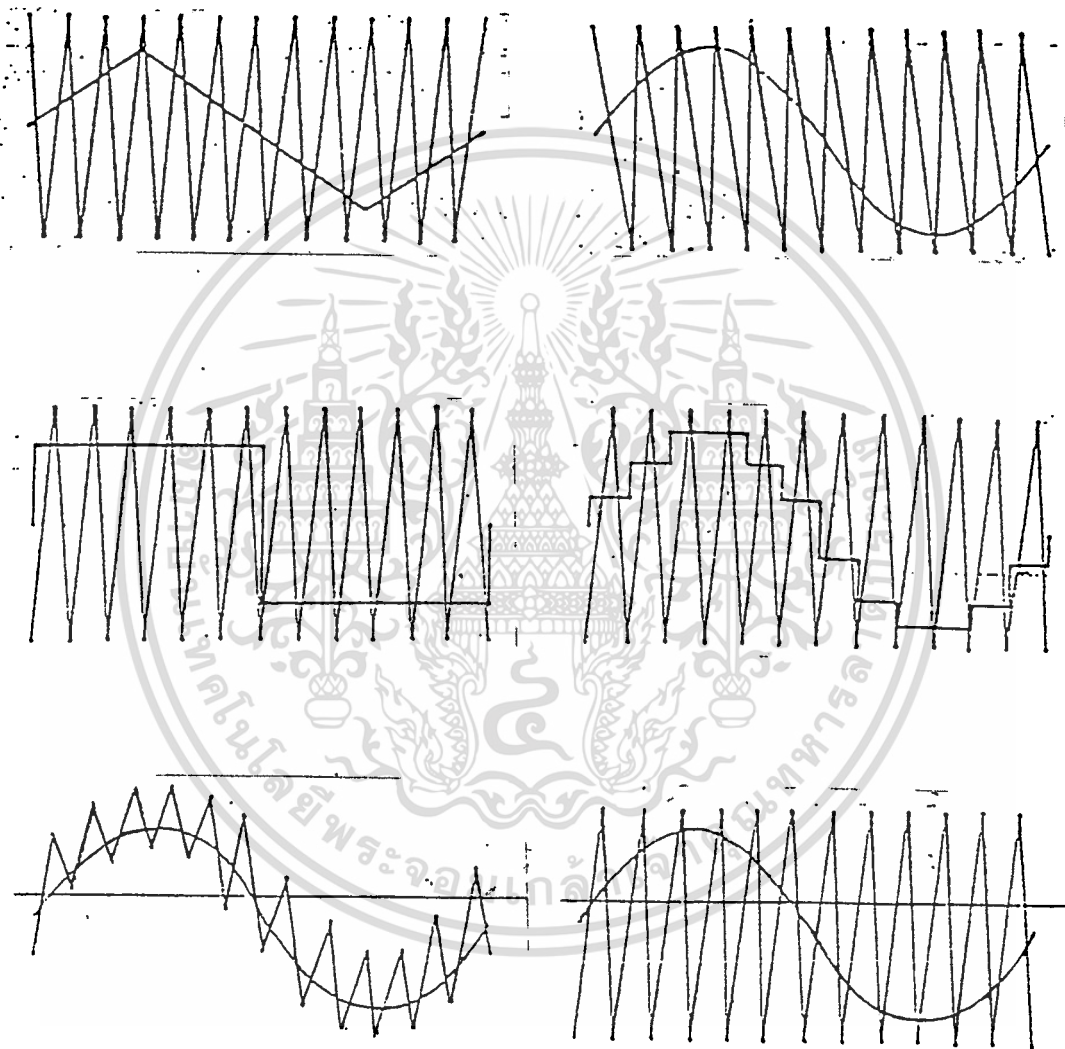
#### 1. การใช้ไมโครโปรเซสเซอร์

ซึ่งสามารถทำได้โดยการโปรแกรมให้ไมโครโปรเซสเซอร์ ส่งสัญญาณซึ่งสอดคล้องกับมุมสวิทช์ผ่านทางพอร์ทเอาต์พุท (OUTPUT PORT) ซึ่งวิธีนี้ต้องมีการคำนวณหรือกำหนดค่ามุมสวิทช์ต่าง ๆ ออกมาเสียก่อน แล้วจึงเก็บข้อมูลไว้ในหน่วยความจำ ไมโครโปรเซสเซอร์จะอาศัยข้อมูลในหน่วยความจำนั้นเพื่อสร้างรูปแบบ (Pattern) สัญญาณพัลส์บลิวเอมขึ้นมาแล้วจึงส่งผ่านพอร์ทเอาต์พุทออกมา

#### 2. โดยการใช่วงจรอิเล็กทรอนิกส์

การสร้าง PWM จากวงจรรอิเล็กทรอนิกส์นี้ วิธีที่สะดวกที่สุดคือการใช้วงจรเปรียบเทียบ (Comparator) เช่น ไอซีเบอร์ LM339, LM311 เป็นต้น ซึ่งสามารถทำได้โดยป้อนสัญญาณอินพุท 2 สัญญาณ เข้าสู่ วงจรเปรียบเทียบ คือ สัญญาณอ้างอิง (Reference Signal) กับสัญญาณแคร์เรียร์ (Carrier Signal) สัญญาณอ้างอิงจะมีความถี่เท่ากับรูปคลื่นพัลส์บลิวเอม ส่วนสัญญาณแคร์เรียร์จะมีความถี่

สูงกว่า ในโครงการนี้ใช้วิธีเปรียบเทียบโดยวงจรอิเล็กทรอนิกส์ในการสร้างสัญญาณ วิธีนี้มุมสวิทช์ของรูปคลื่นพีดับบลิวเอ็มคือจุดตัดของสัญญาณทั้งสอง การสร้างโดยอาศัยวงจรเปรียบเทียบ



รูป 1.6 ตัวอย่างการสร้างรูปคลื่นพีดับบลิวเอ็มโดยการใช่วงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การสร้างรูปคลื่นพีดับลิว เอ็มแบบเนเทอรอลและแบบเรกูลาร์

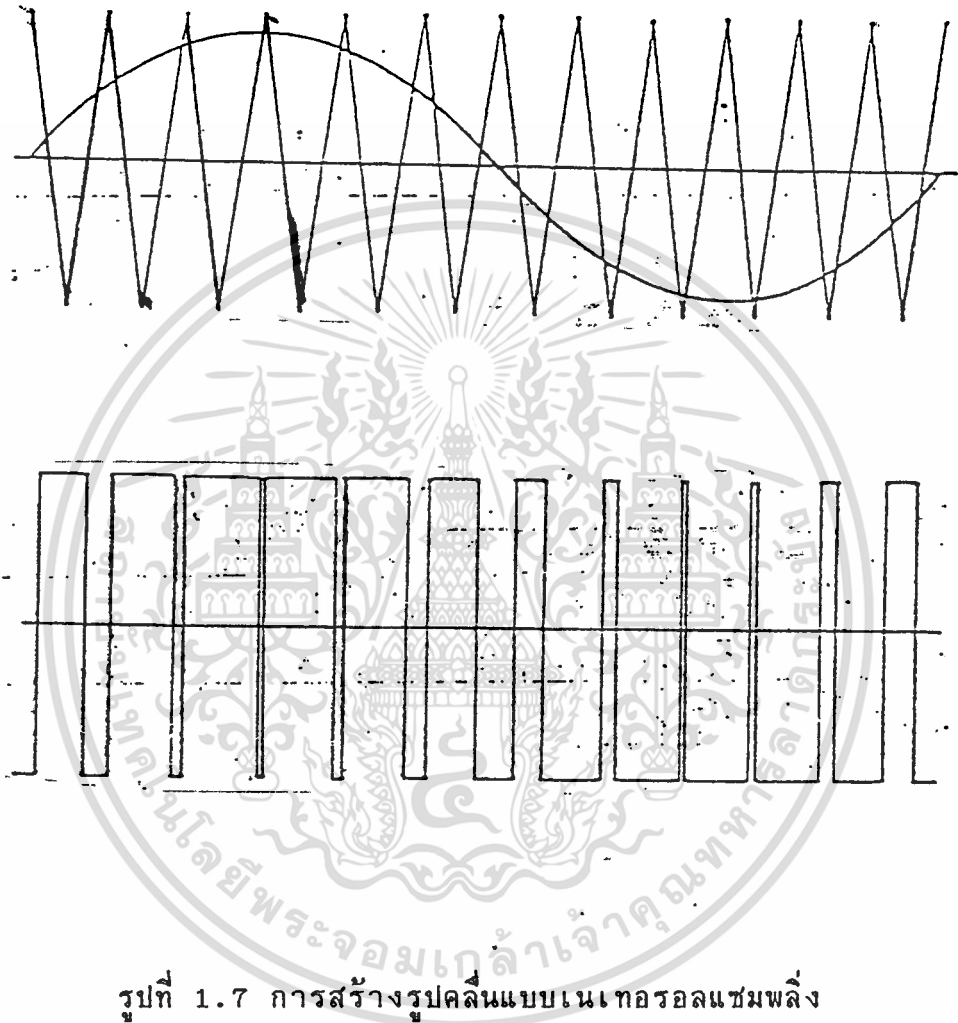
การสร้างรูปคลื่นพีดับลิว เอ็มโดยใช้วงจรเปรียบเทียบ จะมีองค์ประกอบ 2 ประการที่จะเป็นตัวกำหนดลักษณะรูปคลื่นพีดับลิว เอ็ม ได้แก่

1. อัตราส่วนของสัญญาณแคร้เรียร์ ต่อ สัญญาณอ้างอิง ( Frequency Ratio )
2. อัตราส่วนแอมพลิจูดของสัญญาณอ้างอิงต่อสัญญาณแคร้เรียร์ หรืออัตราส่วนการมอดูเลชั่น ( Modulation Ratio, K )

จากทฤษฎีและข้อมูลเก่าที่มีการคำนวณและศึกษามา ได้นำค่า  $K$  ,  $N$  ไปวิเคราะห์องค์ประกอบฮาร์โมนิคจะได้ว่า โดยปกติแล้วค่าอัตราส่วนการมอดูเลชั่นจะใช้ค่าอยู่ไม่เกิน 1 ค่านี้จะเป็นตัวกำหนดความกว้างของพัลส์แต่ละพัลส์ โดยความกว้างของพัลส์จะมากขึ้น ถ้าค่า  $K$  มีค่ามากขึ้น ส่วนค่าอัตราส่วนความถี่จะเป็นตัวกำหนดจำนวนพัลส์ให้มีจำนวนเท่ากับค่า  $N$  และจำนวนมุมสวิทช์ซึ่งจะมีจำนวน  $2N$  มุมนี้ต้องอยู่ในกรณีค่า  $K$  ไม่เกิน 1

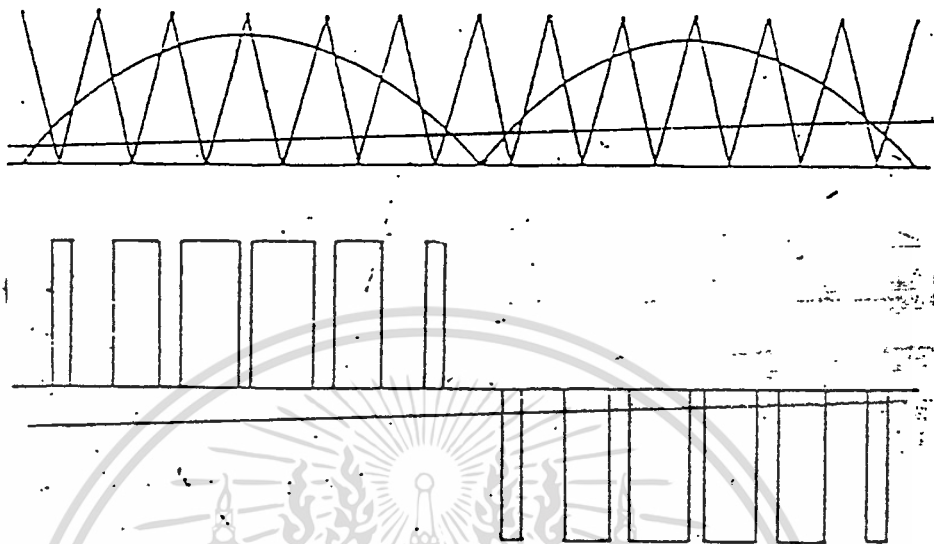
### ก. การสร้างรูปคลื่นแบบเนเทอรอลแซมพลิง

การสร้างแบบนี้จะใช้คลื่นไซน์เป็นสัญญาณอ้างอิงและคลื่นสามเหลี่ยมเป็นสัญญาณแคร้เรียร์โดยสามารถสร้างได้ทั้งแบบ 2 ระดับและแบบ 3 ระดับ การสร้างแบบ 2 ระดับ จะใช้คลื่นไซน์ และคลื่นสามเหลี่ยมเต็มรูปคลื่น ช่วงที่ไซน์มากกว่าสามเหลี่ยมจะเป็นบวก และช่วงที่คลื่นไซน์มีขนาดน้อยกว่าจะเป็นลบ



รูปที่ 1.7 การสร้างรูปคลื่นแบบเนเทอรอลแซมพลิ่ง

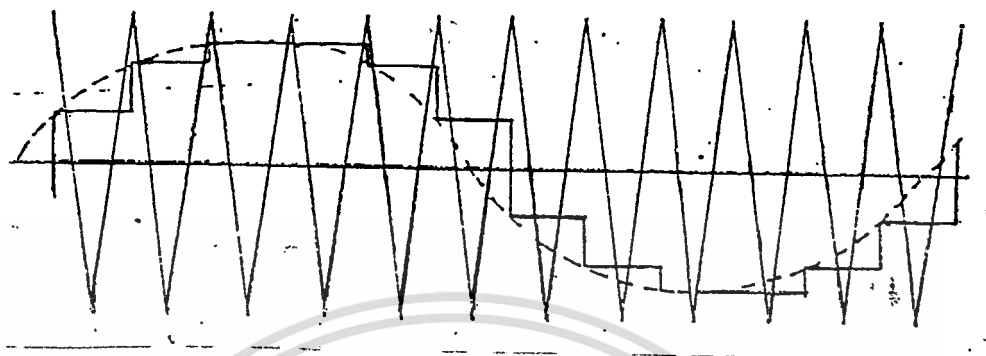
สำหรับการเปรียบเทียบแบบ 3 ระดับนั้นจะใช้คลื่นซายน์ที่เรคติฟายขึ้นไปเป็นคลื่นฟูลเวฟ เปรียบเทียบกับคลื่นสามเหลี่ยมที่ถูกยกระดับขึ้นไปเหนือเส้นกราวด์ (Ground) ช่วงที่คลื่นฟูลเวฟมีขนาดมากกว่าในครึ่งคาบแรก การสวิทช์จะมีค่าเป็นศูนย์



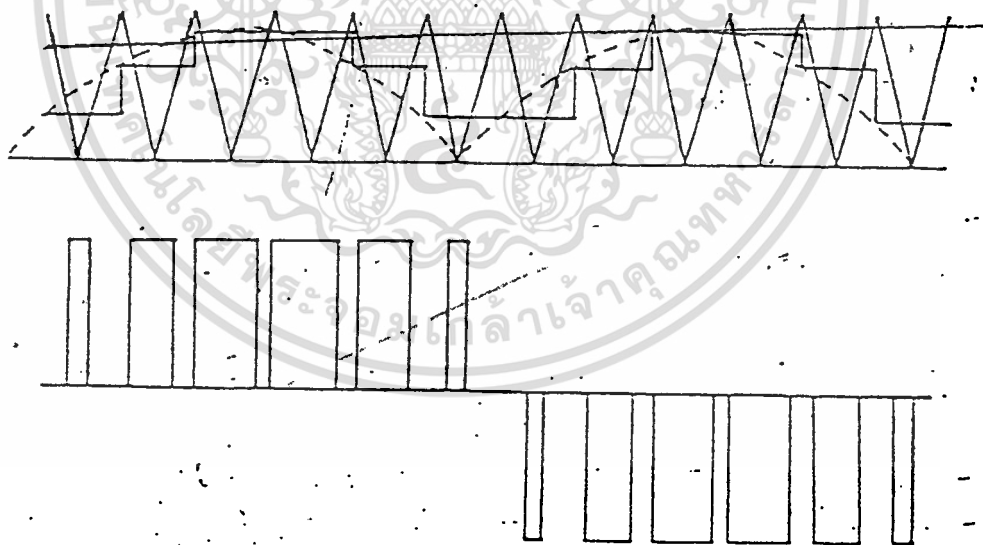
รูปที่ 1.8 การสร้างรูปคลื่นแบบเนทีออรอลแซมพลิงชนิด 3 ระดับ

**ข. การสร้างรูปคลื่นแบบเรกูลาร์แซมพลิง**

การสร้างแบบนี้ใช้หลักการแบบเดียวกับแบบเนทีออรอล โดยดัดแปลงมาจากแบบเนทีออรอล เนื่องจากการเปรียบเทียบแบบเนทีออรอลนั้น ระหว่างเปรียบเทียบแต่ละครั้ง ส่วนของซายน์จะไม่ใช่เชิงเส้น การเปรียบเทียบแบบเรกูลาร์จะนำคลื่นซายน์ผ่านวงจรมแซมเพิลแะโฮลด์ (Sample and Hold) ที่มีความถี่การแซมเพิลเท่ากับความถี่ของคลื่นสามเหลี่ยม ซึ่งจะเห็นได้ว่าระหว่างการเปรียบเทียบแต่ละช่วงจะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้ทั้งแบบ 2 ระดับ และ 3 ระดับ เช่นเดียวกัน



รูปที่ 1.9 การสร้างรูปคลื่นแบบเรกูลาร์แชนพปลิ่ง ชนิด 2 ระดับ



รูปที่ 1.10 การสร้างรูปคลื่นแบบเรกูลาร์แชนพปลิ่ง ชนิด 3 ระดับ

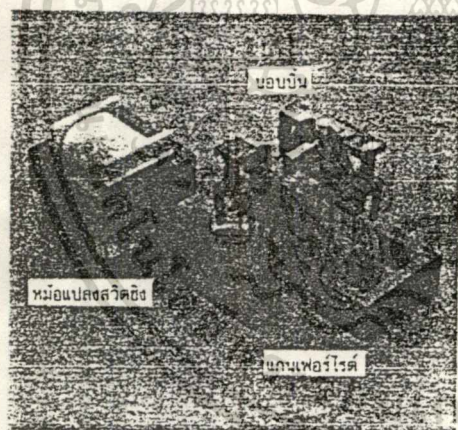
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

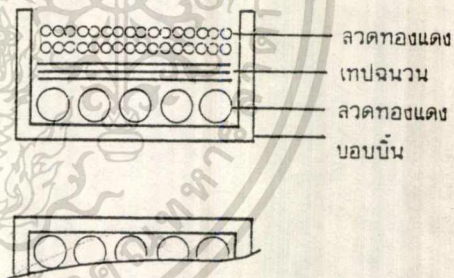
หม้อแปลงสวิตชิง

หม้อแปลงสวิตชิง (Switching Transformer) จัดเป็นอุปกรณ์สำคัญสำหรับสวิตชิงเพาเวอร์ซีพพลาย ผู้ออกแบบสวิตชิงเพาเวอร์ซีพพลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ในลักษณะต่างๆของหม้อแปลงสวิตชิง ความเหมาะสมในการใช้งาน การคำนวณแกนเฟอร์ไรต์และขนาดลวดทองแดงรวมทั้งการกำหนดความปลอดภัยทางไฟฟ้า เพื่อความปลอดภัยและลดกำลังงานสูญเสียในหม้อแปลงสวิตชิงขณะทำงาน ดังจะได้กล่าวไว้โดยละเอียดในบทนี้

ส่วนประกอบของหม้อแปลงสวิตชิง



(ก)



(ข)

รูปที่ 2.1 แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิง (ก) และการพันขดลวดทองแดงอาบนํ้ายาบนบอบบิ้น (ข)

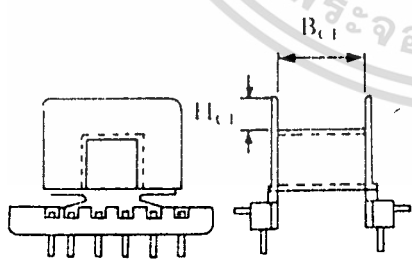
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### แกนเฟอร์ไรต์

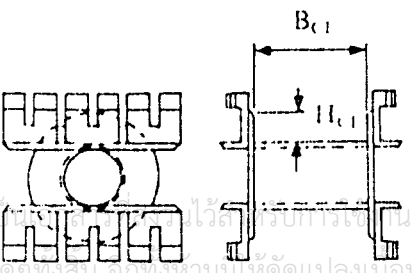
เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเหนี่ยวนำแม่เหล็กบนแกนเฟอร์ไรต์จะมีผลทำให้เกิดความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเหนี่ยวนำแม่เหล็กที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจุดอิ่มตัวฟลักซ์แม่เหล็กค่อนข้างสูง ประมาณในช่วง 3000 ถึง 4000 เกาส์ และเกิดการสูญเสียในตัวม้วนต่ำที่ความถี่สูงๆ ดังนั้นหม้อแปลงสวิตชิงจึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด เฟอร์ไรต์นำมาใช้ทำแกนของหม้อแปลงสวิตชิงซึ่งจะมีรูปร่างแตกต่างกันออกไปขึ้นอยู่กับการใช้งานและมาตรฐานในการออกแบบ ซึ่งจะได้กล่าวถึงในหัวข้อถัดไป

### บอบบิน (Bobbin)

บอบบินหรือแผ่นรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนได้สูงและไม่ติดไฟ บอบบินจะช่วยในการพันขดลวดบนแกนเฟอร์ไรต์สะดวกขึ้น และป้องกันปัญหาการลัดวงจรระหว่างขดลวดกับแกนเฟอร์ไรต์ได้ บอบบินจะมีขนาดมาตรฐานตามมาตรฐานของแกนเฟอร์ไรต์ ตัวอย่างขนาดของบอบบินดูได้จากรูปที่ 2.1 บอบบิ้นส่วนใหญ่จะถูกออกแบบให้มีขาพีกลวดทองแดง เพื่อความสะดวกในการพันขดลวดและเสียบัดกรีติดกับแผ่น PCB



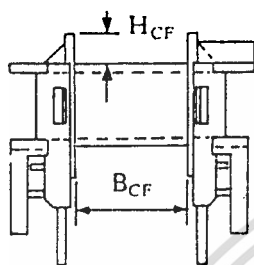
EE Bobbin



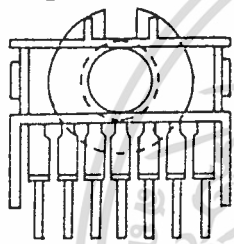
EC Bobbin

CORE TYPE	$A_w$ (cm <sup>2</sup> )	$B_{cl}$ (mm)	$H_{cl}$ (mm)	$V_w$ (mm)
E 814E250	0.17	6.7	2.1	34.29
E 813E187	0.33	9.3	3.2	36.32
E 813E343	0.36	10.0	3.2	47.50
F 812E250	0.58	10.1	4.9	55.12
E 782E272	0.80	17.3	4.7	55.88
E 375	1.05	16.5	6.6	73.41
E 21	1.14	17.9	6.0	86.36
E 783E608	1.78	26.3	7.1	92.96
F 348E772	1.81	26.3	7.1	99.06
E 625	1.32	21.2	6.4	94.9
E 55	2.80	33.1	8.6	113.03
E 75	2.42	26.2	8.1	119.38

CORE TYPE	$A_w$ (cm <sup>2</sup> )	$B_{cl}$ (mm)	$H_{cl}$ (mm)	$V_w$ (mm)
EC 35	0.97	21.5	4.8	50.04
EC 41	1.35	24.5	5.8	59.94
EC 52	1.13	28.1	7.7	72.90
EC 70	4.77	41.5	11.7	95.0



CORE TYPE	$A_w$ (cm <sup>2</sup> )	$B_{cf}$ (mm)	$H_{cf}$ (mm)	$l_w$ (mm)
ETD 34	1.23	21.0	6.0	59.94
ETD 39	1.74	25.6	6.9	68.58
ETD 44	2.13	29.6	7.3	76.2
ETD 49	2.71	32.8	8.4	85.09



ETD  
Bobbin

$A_w$  = พื้นที่ของพื้นที่ขดลวด  
 $B_{cf}$  = ความยาวแกนที่พื้นที่ขดลวดได้  
 $H_{cf}$  = ระยะจำกัดความสูงของขดลวด  
 $l_w$  = ความยาวเฉลี่ยของลวดทองแดงที่พันบนแกนต่อหนึ่งรอบ

รูปที่ 2.2 แสดงตัวอย่างและขนาดมาตรฐานของบอบบิ้นสำหรับแกนเฟอร์ไรต์แบบ EE, EC, ETD (ที่มา : Ferroxcube)

### ลวดทองแดงฉนวนน้ำยา (Enamelled Copper Wire)

การพันขดลวดทั้งไพรมารีและเซคันดารีของหม้อแปลงสวิตซ์ที่กำลังไม่สูงมากนัก ปกติจะใช้ลวดทองแดงฉนวนน้ำยาพันบนแกนบอบบิ้นเพื่อให้ได้จำนวนรอบตามต้องการ ขนาดของลวดทองแดงที่จะใช้พื้นที่นั้น ขึ้นอยู่กับค่ากระแสสูงสุดที่ผ่านขดลวด ความถี่และผลข้างเคียงอื่นๆ ซึ่งจะได้กล่าวรายละเอียดในหัวข้อถัดไป

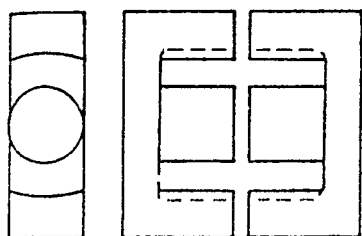
### เทปฉนวน (Insulation Tape)

เทปฉนวนใช้พันสำหรับเป็นตัวรองระหว่างชั้นของขดลวดในหม้อแปลงสวิตชิ่ง และมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างขดไฟโรมารีและขดเซคันดารีด้วยวัสดุที่ใช้ทำเทปฉนวนอาจเป็นพวกลายไมลาร์ (Mylar) หรือ โพลีเอสเตอร์ (Polyester) ที่มีความหนาอยู่ในช่วง 0.05-0.1 มิลลิเมตร การเลือกใช้จะขึ้นอยู่กับการออกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิตชิ่งเป็นหลัก

### แกนเฟอร์ไรต์และการเลือกใช้

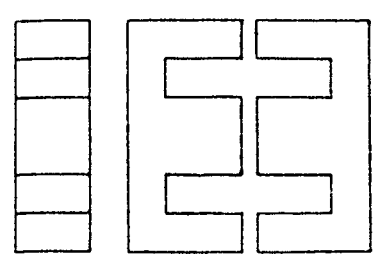
#### ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์

แกนเฟอร์ไรต์สำหรับหม้อแปลงสวิตชิ่งโดยทั่วไป จะถูกผลิตออกมาที่ขนาดและรูปทรงต่างๆตามมาตรฐานเดียวกัน เช่น แกนแบบ EI, EE, ETD หรือ แกนแบบ POT เป็นต้น ปกติผู้ผลิตจะทำแกนเฟอร์ไรต์ออกมาในลักษณะของคู่ประกบ เพื่อความสะดวกในการประกอบเข้ากับบอบปิ่น การประกบแกนเฟอร์ไรต์บนบอบปิ่นจะทำให้ทางเดินของฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเฟอร์ไรต์มีลักษณะเป็นวงบรรจบได้ ตัวอย่างขนาดของแกนเฟอร์ไรต์แบบต่างๆแสดงไว้ในรูปที่ 2.3



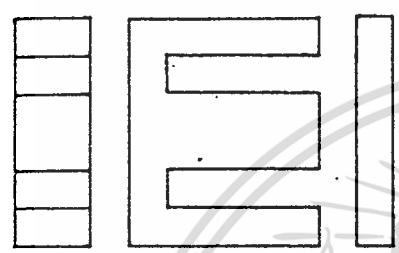
ETD

CORE TYPE	$A_c$ (cm <sup>2</sup> )	$A_w$ (cm <sup>2</sup> )	$V_c$ (cm <sup>3</sup> )	$l_c$ (mm)
ETD 34	0.971	1.220	7.64	78.6
ETD 39	1.250	1.740	11.50	92.2
ETD 44	1.740	2.130	18.00	103.0
ETD 49	2.110	2.710	24.20	114.0



EE

CORE TYPE	$A_c$ (cm <sup>2</sup> )	$A_w$ (cm <sup>2</sup> )	$V_c$ (cm <sup>3</sup> )	$l_c$ (mm)
EE 20/20/5	0.31	0.35	1.34	43.0
EE 30/30/7	0.59	0.78	4.00	66.9
EE 42/42/15	1.82	1.78	17.6	97.0
EE 42/42/20	2.36	1.78	23.1	97.4
EE 42/54/20	2.36	2.40	28.8	122.0
EE 42/66/20	2.36	3.40	34.5	143.0
EE 55/55/21	3.54	2.50	43.7	123.0
EE 55/55/25	4.20	2.50	52.0	123.0
EE 65/66/27	5.32	3.93	78.2	147.0



EI

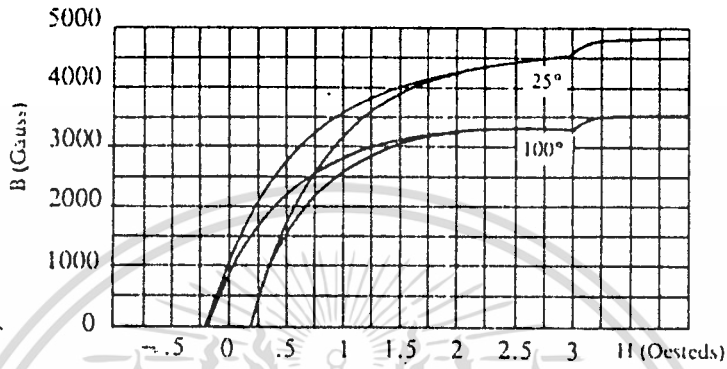
CORE TYPE	$A_c$ (cm <sup>2</sup> )	$A_w$ (cm <sup>2</sup> )	$V_c$ (cm <sup>3</sup> )	$l_c$ (mm)
EI 19	0.24	0.517	0.950	39.6
EI 22/19	0.41	0.44	1.630	39.3
EI 25/19	0.42	0.819	2.02	48.6
EI 28/20	0.85	0.725	4.11	48.4
EI 30/26	1.11	0.791	6.45	58.1
EI 35/29	1.21	1.36	8.18	67.6
EI 40/35	1.48	1.08	11.3	76.9
EI 50/42	2.30	1.7	21.8	94.8
EI 60/44	2.48	2.94	27.2	109.7

- $A_c$  = ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์
- $A_w$  = ขนาดพื้นที่ช่องหน้าต่างของบอบน
- $V_c$  = ปริมาตรของแกนเฟอร์ไรต์
- $l_c$  = ระยะทางเดินฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์

รูปที่ 2.3 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE, EI และ ETD

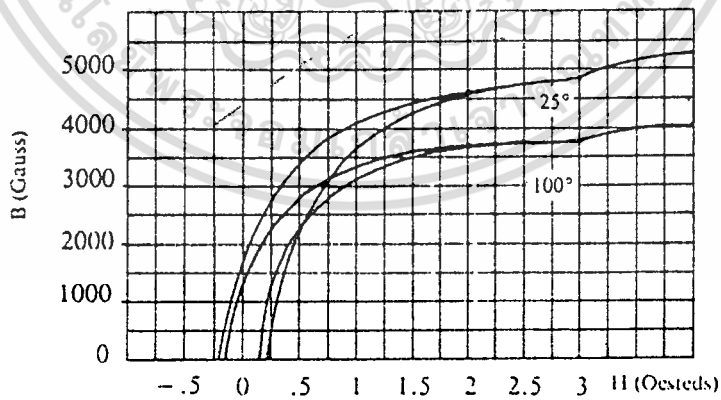
แกนแบบ POT นั้นจะใช้กับหม้อแปลงสวิตซ์ซึ่งที่ไม่ต้องการกำลังสูง ( ไม่เกิน 125 วัตต์ ) และในงานที่ต้องการสัญญาณรบกวน EMI/RFI ต่ำ เนื่องจากลักษณะรูปทรงของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดี แต่แกนแบบ POT มีช่องสำหรับให้ขดลวดลอดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูงๆ แกนที่นิยมใช้กันมากสำหรับหม้อแปลงสวิตซ์ซึ่งที่ต้องการกำลังงานสูง จะเป็นแกนแบบ EI, EE และ ETD เนื่องจากสามารถพันขดลวดรอบแกนบอบนได้สะดวก แกนในกลุ่มนี้จะมีขนาดต่างๆ ให้เลือกใช้งานได้เป็นจำนวนมาก โดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตาม สัญญาณรบกวน EMI/RFI ที่เกิดขึ้นจะมีค่ามากกว่าแกนแบบ POT

ยังมีแกนเฟอร์ไรต์ในแบบอื่นๆที่สามารถนำมาใช้งานได้อีก เช่น แกนแบบ RM, PQ และ LP แต่มักไม่ค่อยพบเห็นตามท้องตลาดทั่วไป และไม่เป็นที่นิยมจึงไม่ขอกล่าวถึง



3C8

รูป 2.4 (ก)



3C6A

(ข)

รูป 2.4 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

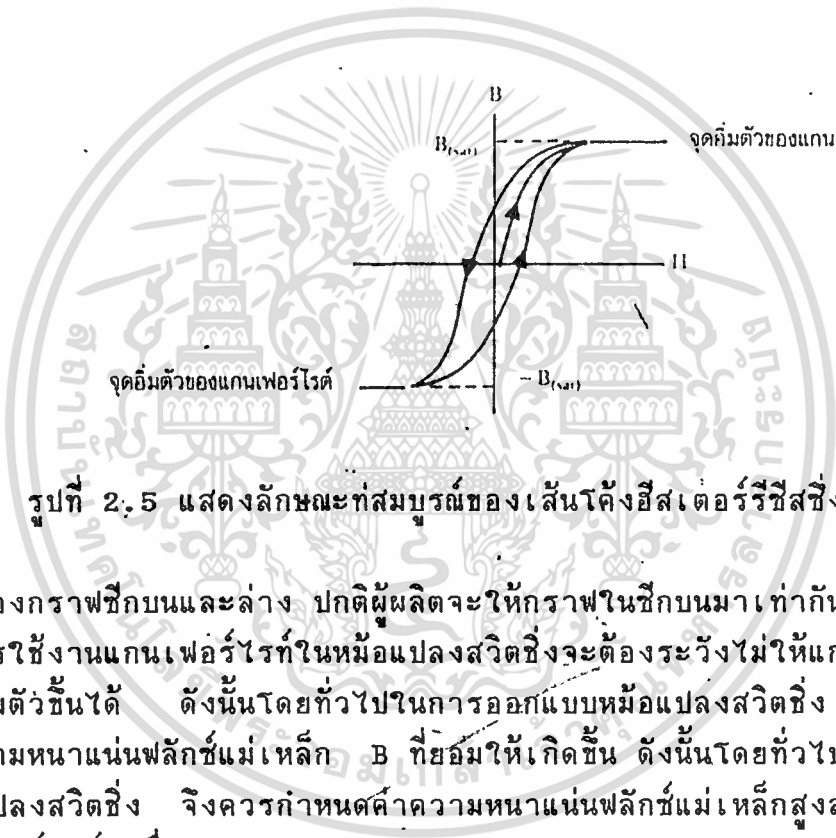
## ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกัน จะให้คุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม ในแผ่นข้อมูลเนื้อสารที่ให้มา กับแกนเฟอร์ไรต์นั้นจะต้องมีรายละเอียดคุณสมบัติเนื้อสารแสดงไว้ ข้อมูลสำคัญที่ควรทำความเข้าใจและศึกษาไว้ก็คือ เส้นโค้งฮิสเตอร์รีซิส (hysteresis curve) และค่าการสูญเสียในแกนเฟอร์ไรต์ (core loss)

### เส้นโค้งฮิสเตอร์รีซิส (Hysteresis Curve)

เส้นโค้งฮิสเตอร์รีซิสจะแสดงความสัมพันธ์ระหว่างค่าความหนาแน่นระหว่างฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์ กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่พันบนแกนในรูปที่ 2.4 (ก) และ (ข) จะแสดงลักษณะของเส้นโค้งฮิสเตอร์รีซิสของเนื้อสารชนิด 3C8 และ 3C6A ตามลำดับซึ่งผู้ผลิตโดยผู้ผลิตคือ FERROXCUBE จากรูปจะเห็นว่า ค่าความหนาแน่นฟลักซ์แม่เหล็ก B จะมีค่าเพิ่มขึ้นเมื่อความเข้มของสนามแม่เหล็ก H มีค่าเพิ่มขึ้น จนถึงจุดหนึ่งซึ่งค่าความหนาแน่นฟลักซ์แม่เหล็ก B มีค่าเพิ่มขึ้นน้อยมาก แม้ว่าจะมีการเพิ่มขึ้นของความเข้มสนามแม่เหล็ก H ก็ตามจากจุดดังกล่าวเราจะเรียกว่า แกนเริ่มมีการอิ่มตัวของฟลักซ์แม่เหล็ก (Saturation)

โดยปกติผู้ผลิตจะแสดงกราฟของเส้นโค้งฮีสเตอร์รีซิสเพียงครึ่งเดียว เนื่องจากอีกครึ่งหนึ่งของเส้นโค้งฮีสเตอร์รีซิสจะมีลักษณะเหมือนกันทุกประการเพียงแต่จะมีลักษณะกลับทิศทางกันเท่านั้น ดังแสดงในรูปที่ 2.5



รูปที่ 2.5 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮีสเตอร์รีซิสซึ่งจะมีลักษณะ

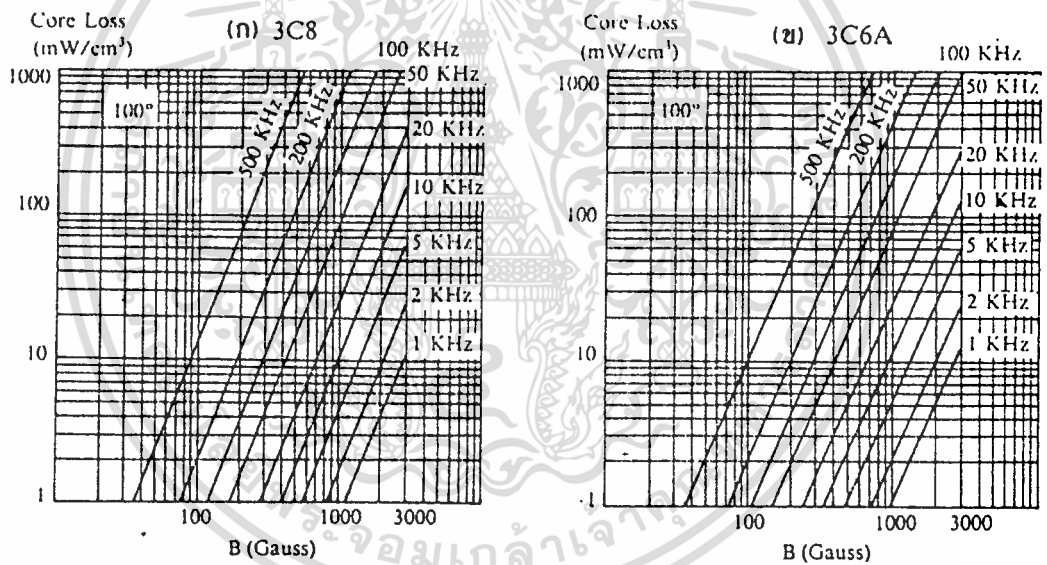
สมมาตรของกราฟที่กบนและล่าง ปกติผู้ผลิตจะให้กราฟในซีกบนมาเท่านั้น ดังในรูปที่ 4 การใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตชิงจะต้องระวังไม่ให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ ดังนั้นโดยทั่วไปในการออกแบบหม้อแปลงสวิตชิง จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก B ที่ยอมให้เกิดขึ้น ดังนั้นโดยทั่วไปในการออกแบบหม้อแปลงสวิตชิง จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดก่อนอิ่มตัวของแกนเฟอร์ไรต์ เพื่อความปลอดภัย

**ค่าการสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์ (Core LOSS)**

การสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์จะทำให้แกนเฟอร์ไรต์จะทำให้แกนเฟอร์ไรต์ร้อน ซึ่งมีสาเหตุหลัก 2 ประการคือ การสูญเสียที่เกิดจากลักษณะฮีสเตอร์รีซิสของแกน (Hysteresis Loss) และการสูญเสียจากการเกิดกระแสไหลวนภายในแกนเฟอร์ไรต์ (Eddy Current Loss)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่มีความถี่ต่ำกว่า 100 กิโลเฮิรตซ์ การสูญเสียจากการเกิดกระแสไหลวนในแกนจะมีค่าน้อยสำหรับแกนที่มีขนาดใหญ่ไม่มากนัก ดังนั้นการสูญเสียที่ก่อให้เกิดความร้อนในแกนอาจพิจารณาได้จากการสูญเสียทางฮิสเตอรีซิสเพียงอย่างเดียว ตัวอย่างกราฟแสดงค่าการสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรท์แสดงไว้ในรูป 2.6 (ก) และ (ข) ปกติค่ากำลังสูญเสียจะถูกระบุไว้เป็นมิลลิวัตต์ต่อหนึ่งลูกบาศก์เซนติเมตร (mW/cm) และมีค่าขึ้นกับค่าความหนาแน่นฟลักซ์แม่เหล็ก ความถี่การใช้งาน รวมถึงอุณหภูมิขณะการใช้งานของแกนเฟอร์ไรท์



รูปที่ 2.6 แสดงค่าการสูญเสียในแกนเฟอร์ไรท์ของเนื้อสารชนิด 3c8 (ก) และ 3c6A (ข)

การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง  
ค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบ  
ของขดลวดไพรมารีและขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

$$\Delta B = \frac{V \cdot T}{N_p \cdot A_e} \times 10^8$$

เมื่อ  $\Delta B$  คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกน เป็นเกาส์  
 $V$  คือ ค่าแรงดันที่ตกคร่อมขดไพรมารี เป็นโวลต์  
 $N_p$  คือ ค่าจำนวนรอบของขดลวดไพรมารี เป็นรอบ  
 $A_e$  คือ ขนาดพื้นที่หน้าตัดของแกน เป็นตารางเซนติเมตร  
 $t$  คือ ช่วงเวลาที่มีการเปลี่ยนแปลงฟลักซ์แม่เหล็กเกิดขึ้น เป็นวินาที

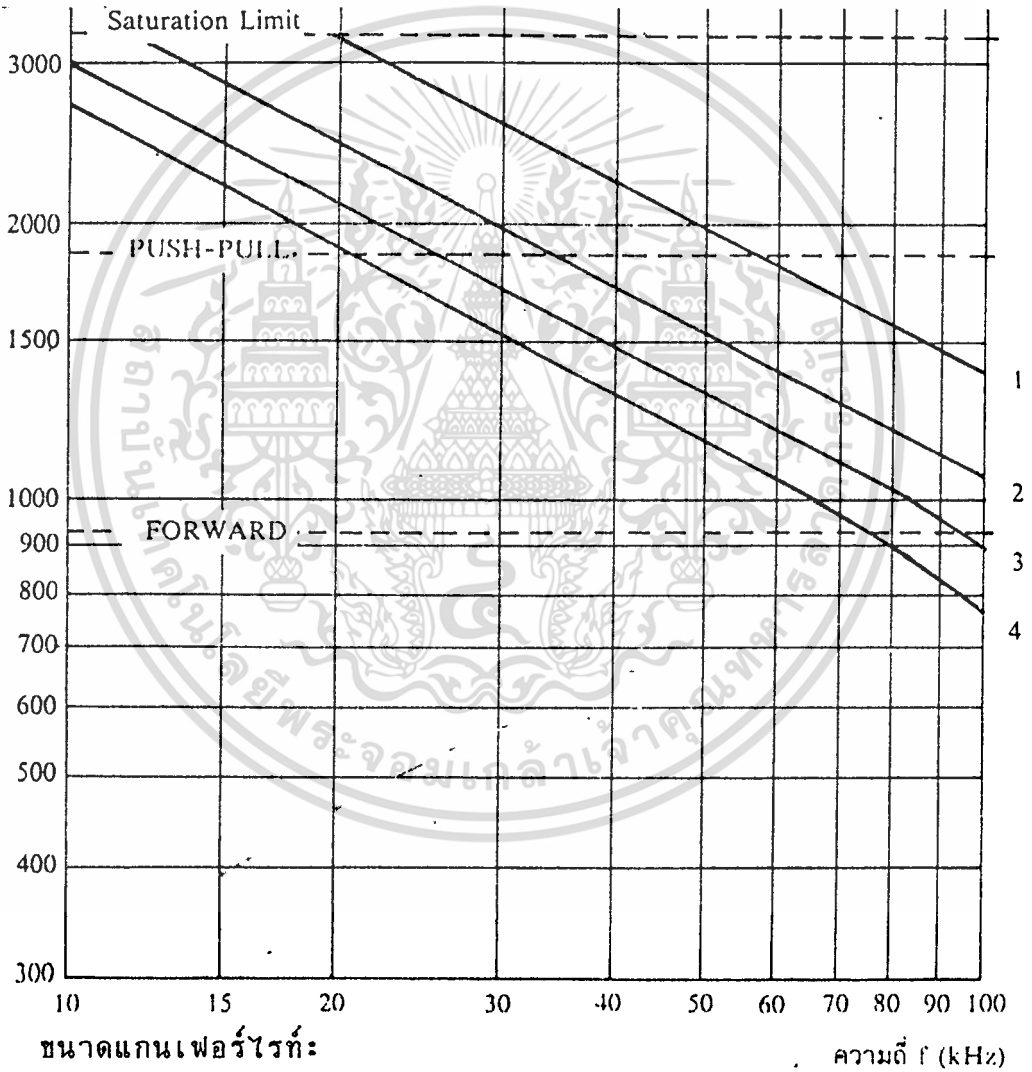
จะเห็นได้ว่ายิ่งจำนวนรอบของขดลวดไพรมารีมีค่าน้อยลง ค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยิ่งมีค่ามาก ซึ่งการลดจำนวนรอบของจำนวนรอบของขดไพรมารีจะทำให้สามารถใช้ขดลวดขนาดใหญ่ขึ้นได้ และสามารถทนกระแสได้สูงสุดทำให้หม้อแปลงให้กำลังได้สูงขึ้น

อย่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัว จะทำให้แรงดันตกคร่อมไพรมารีมีค่าลดลงอย่างรวดเร็ว แรงดันอินพุทจะไปตกคร่อมที่เพาเวอร์ทรานซิสเตอร์ขณะที่กำลังนำกระแสสูงๆแทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ และค่าความหนาแน่นฟลักซ์แม่เหล็กที่มีค่าสูงจะทำให้เกิดการการสูญเสียสูง ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรท์ของหม้อแปลงขณะทำงาน จึงมีข้อควรคำนึง 2 ประการคือ

1. แกนเฟอร์ไรท์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานจะต้องเกิดการสูญเสียในแกนเฟอร์ไรท์ต่ำที่สุด

ในรูปที่ 2.7 (ก) (ข) และ (ค) เป็นกราฟค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์ซึ่งแนะนำไว้โดย L.MBrack ใช้สำหรับพุ่ม-พลคอนเวอร์เตอร์ เพื่อให้ใช้กำลังงานสูงสุดและมีค่าการสูญเสียที่น้อยที่สุด การใช้กราฟนี้เพื่อกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในขั้นต้นสำหรับการออกแบบหม้อแปลงสวิตชิ่ง ซึ่งจะทำให้เกิดความสะดวกหนาแน่นฟลักซ์แม่เหล็กสูงสุด ในขั้นต้นสำหรับการออกแบบหม้อแปลงสวิตชิ่ง ซึ่งจะทำให้เกิดความสะดวกและรวดเร็วขึ้นมาก

หมายเหตุ การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก B ให้กำหนดเป็น 2 เท่าของค่าที่อ่านได้จากกราฟ (2 B) และค่า B ไม่ควรกำหนดเกินเส้นประในกราฟ ซึ่งแสดงขีดจำกัดของ B สำหรับ

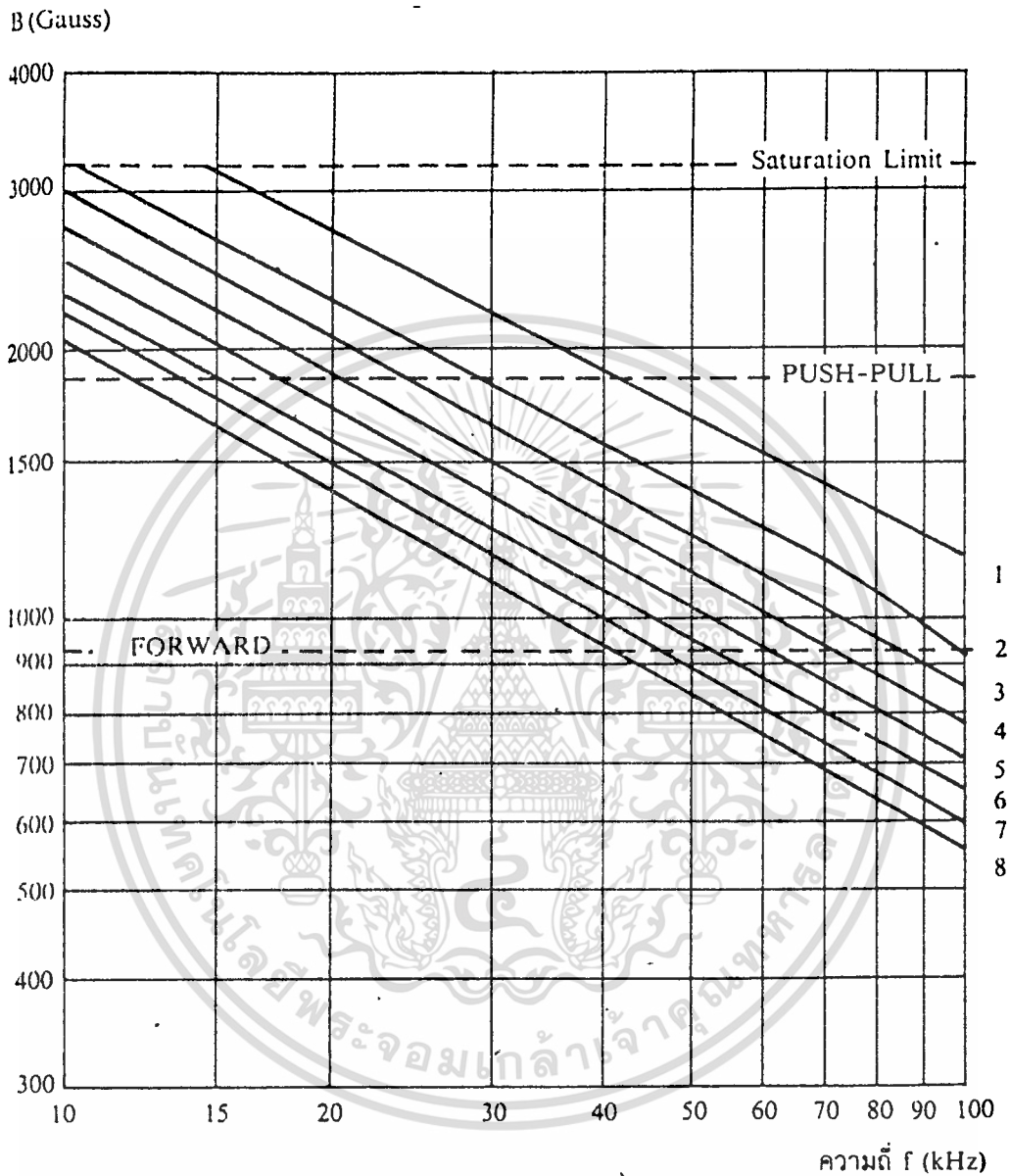


ขนาดแกนเฟอร์ไรต์:

ความถี่ f (kHz)

- (1) UU 15/22/6, E 20/20/50 (2) UU 20/32/7, EE 25/25/7, EE 30/30/7
- (2) UU 25/40/13 (4) UU 30/15/16

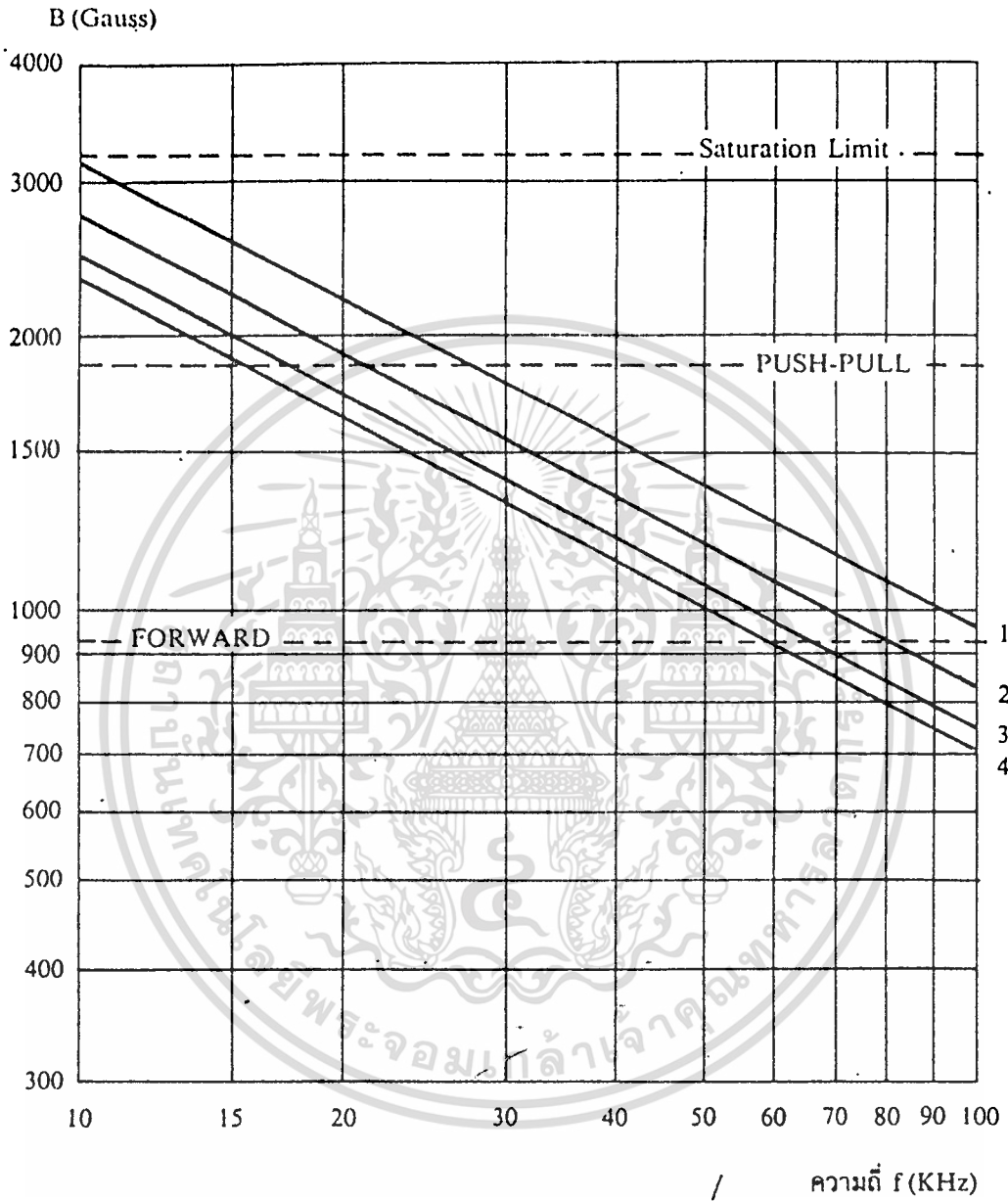
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### ขนาดแกนเฟอร์ไรท์

- (1) EC 35 (2) EC 41, EC 52 (3) EC 70 (40) EE 42/42/15  
 (2) EE 42/42/20, EE42/54/20, EE 42/66/20 (6) EE 55/55/21  
 (7) EE 55/55/25, UU 64/70/20 (8) EE 65/66/27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



- ขนาดแกนเฟอร์ไรท์ :
- (1) ETD 34
  - (2) ETD 39
  - (3) ETD 44
  - (4) ETD 49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเลือกขนาดแกนเฟอร์ไรท์ที่เหมาะสม

การใช้แกนเฟอร์ไรท์ที่มีขนาดใหญ่เกินไปสำหรับหม้อแปลงสวิตช์ซึ่งจะเป็นการสิ้นเปลืองค่าใช้จ่ายโดยที่ไม่จำเป็น ส่วนการใช้แกนเฟอร์ไรท์ที่มีขนาดเล็กเกินไป ขดลวดและแกนเฟอร์ไรท์จะร้อน กำลังงานสูงสุดที่เหมาะสมสำหรับแกนเฟอร์ไรท์ขนาดต่างๆ พิจารณาได้จากขนาดหน้าตัดของแกน ( $A_e$ ) และขนาดช่องสำหรับพันขดลวดของแกนบอบป็น ( $A_w$ ) โดยอาจคำนวณได้จากสมการต่างๆ ดังต่อไปนี้ สำหรับแกนที่ใช้กับหม้อแปลงของเพอร์เวอริคคอนเวอร์เตอร์

$$P = \frac{0.5 \Delta B(\max) \cdot f \cdot A_e \cdot A_w}{D} * 10$$

สำหรับแกนที่ใช้กับหม้อแปลงของพฤษภาคมคอนเวอร์เตอร์

$$P = \frac{\Delta B(\max) \cdot f \cdot A_e \cdot A_w}{D} * 10$$

สำหรับแกนที่ใช้กับหม้อแปลงของอัลบริดจ์และฟลูบริดจ์คอนเวอร์เตอร์

$$P = \frac{1.4 \Delta B(\max) \cdot f \cdot A_e \cdot A_w}{D} * 10$$

โดยที่  $\Delta B(\max)$  = ค่าความหนาแน่นฟลักซ์สูงสุดในแกนเฟอร์ไรท์ เป็นเกาส์

$f$  = ค่าความถี่การทำงานของแกนเฟอร์ไรท์ เป็นเฮิรตซ์

$A_e$  = พื้นที่หน้าตัดของแกนเฟอร์ไรท์ เป็นตารางเซนติเมตร

$D$  = ค่าความหนาแน่นกระแสในขดไฟรมารี เป็นเซอรัลคาร์มิลต่อ

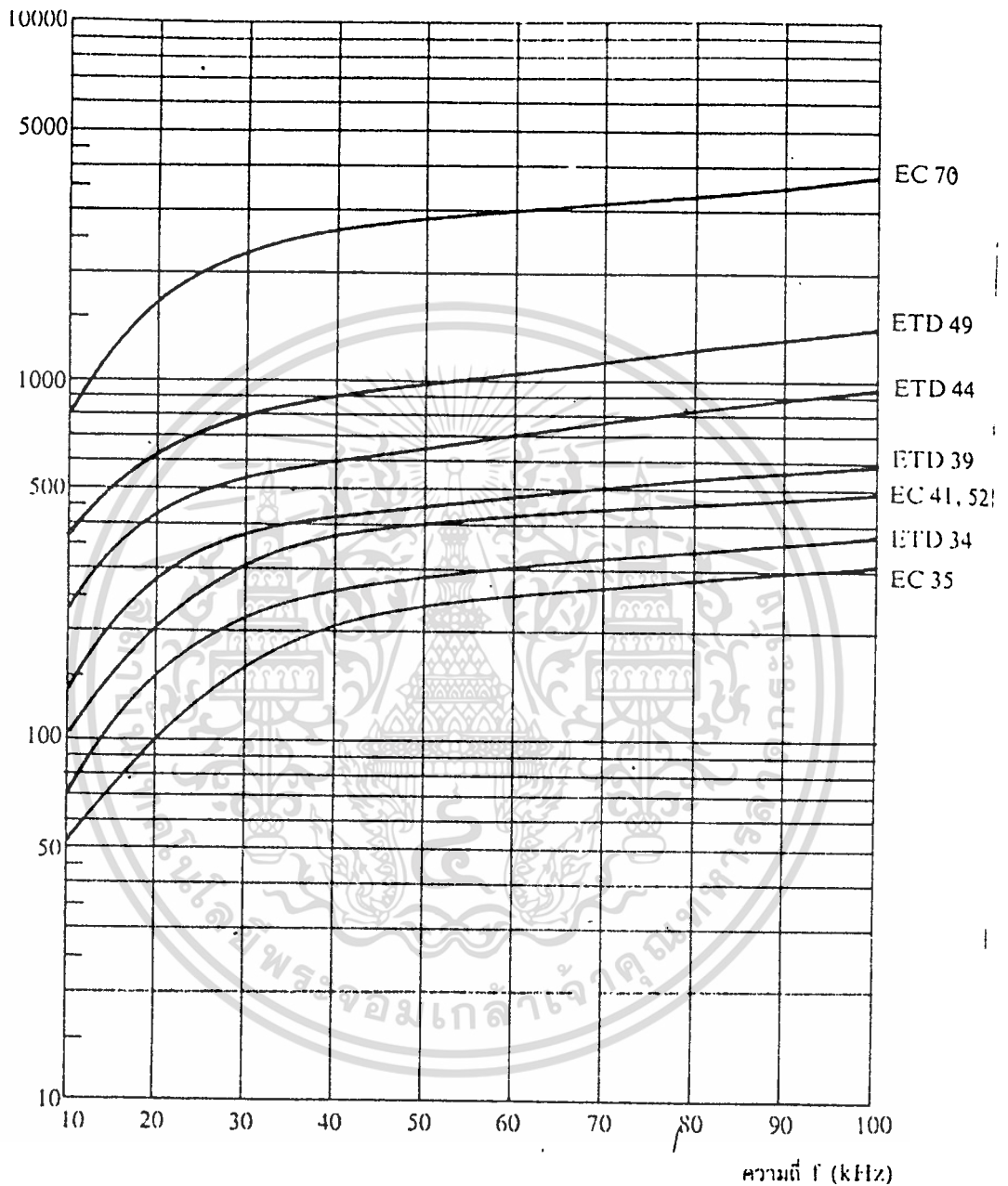
แอมป์

$P$  = กำลังงานสูงสุดที่ได้จากแกนเฟอร์ไรท์ เป็นวัตต์  
ค่าของ  $\Delta B(\max)$  ที่เหมาะสมได้จากรูปที่ 10.7 ส่วนค่าของ  $A_e$  และ  $A_w$

เป็นขนาดมาตรฐานของแกนเฟอร์ไรท์ที่ใช้ โดยดูได้จากข้อมูลจากผู้ผลิตที่ให้มากับแกนเฟอร์ไรท์ ค่าของ  $D$  กำหนดได้ขนาดของขดลวดทองแดงที่ใช้พัน

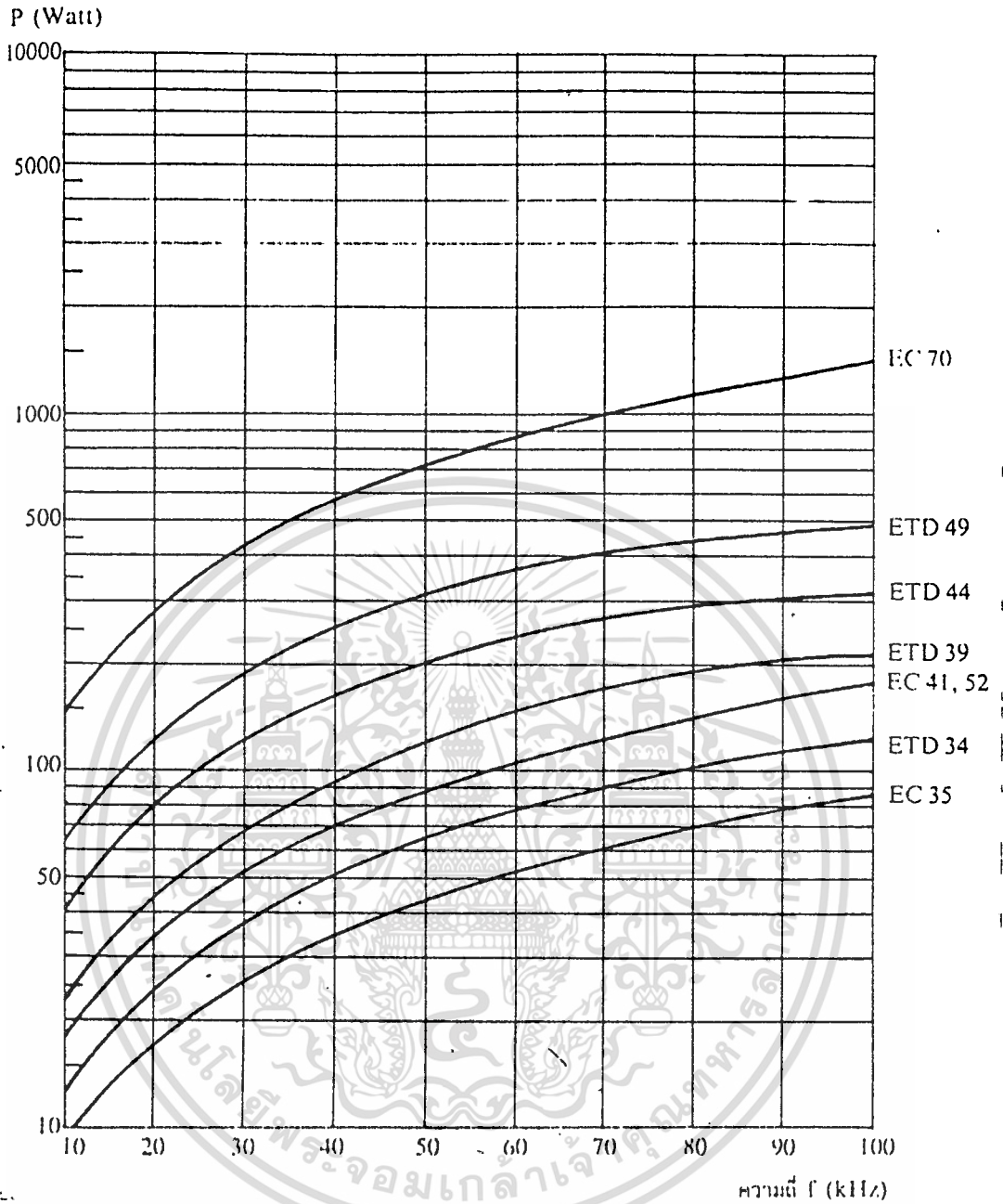
รูปที่ 2.8 แสดงค่ากำลังที่เหมาะสมสำหรับแกนขนาดต่างๆ ในการใช้งานที่ความถี่ 20 กิโลเฮิรตซ์ถึง 100 กิโลเฮิรตซ์ ซึ่งคำนวณจากสมการที่ 2.2

(2.3) และ (2.4) โดยกำหนดค่าความหนาแน่นกระแส  $D$  ไว้ที่ 500 เซอร์คูลาร์มีลต่อหนึ่งแอมป์  
 $P$  (Watt)



รูปที่ 2.8 แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆ  
 เมื่อใช้กับฮัลฟบริดจ์และฟูลบริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

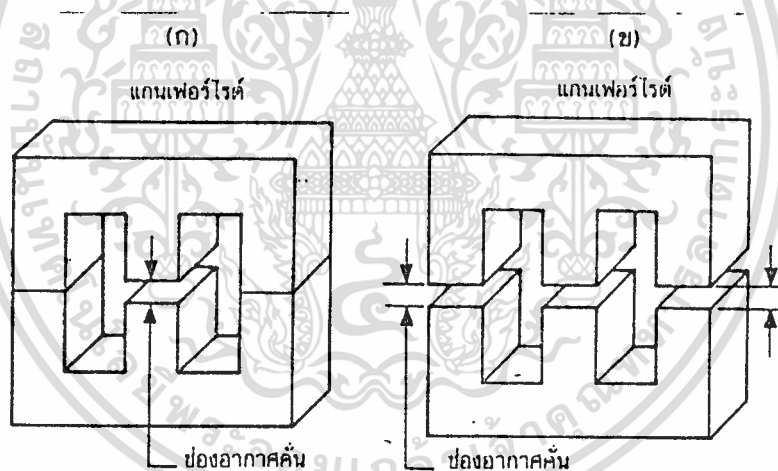


รูปที่ 2.8 (ข) แสดงค่ากำลังงานที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่างๆเมื่อใช้ฟลักซ์เว็รต์คอนเวอร์เตอร์

### ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรท์ (Air Gap)

การกำหนดช่องอากาศคั่นทางเดินแม่เหล็ก (Air Gap) ในแกนเฟอร์ไรท์ เป็นวิธีการอย่างหนึ่งที่ใช้ป้องกันการอิ่มตัวของแกนเฟอร์ไรท์ และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลงสวิตซ์ค่ามากขึ้นได้ด้วย อย่างไรก็ตาม ช่องอากาศคั่นในแกนเฟอร์ไรท์จะทำให้เกิดการแพร่กระจายสัญญาณรบกวน EMI ออกมา และอาจรบกวนอุปกรณ์ภายนอกได้เช่นกัน

สำหรับแกนเฟอร์ไรท์แบบ EE, EI, ETD หรือแบบ PO สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 2.9 (ก) และ (ข) คือการกำหนดช่องอากาศคั่นที่แกนกลางอย่างเดียว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



รูปที่ 2.9 แสดงการกำหนดช่องอากาศคั่น  $f_a$  ที่แกนกลาง (ก) และการคั่นช่องอากาศ  $f_a$  ระหว่างคู่ประกบของแกนเฟอร์ไรท์ (ข)

การคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบสามารถทำได้ง่ายกว่าคั่นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการใช้แผ่นฉนวนที่มีความหนาเป็นครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการ นำมาคั่นระหว่างแกนนอกของคู่ประกบ ส่วนการกำหนดช่องอากาศคั่นที่แกนกลางต้องสั่งโดยตรงจากผู้ผลิตแกนเฟอร์ไรท์หรือขีดแกนกลางออกเอง เพื่อให้ได้ระยะช่องอากาศคั่นตามต้องการ

มีข้อสังเกตคือ การคั่นช่องอากาศระหว่างคู่ประกบความหนาของแผ่นฉนวนคั่นที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการเท่านั้น เนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์แม่เหล็กถึงสองครั้งในแกน ดังนั้นระยะช่องอากาศคั่นที่ได้จึงเป็นผลรวมของระยะช่องอากาศที่เกิดขึ้นทั้งหมด

การกำหนดให้มีช่องอากาศคั่นแกนเฟอร์ไรท์นั้น มีความจำเป็นมากสำหรับหม้อแปลงของฟลายแบคคอนเวอร์เตอร์และเอาต์พุตโวลต์ที่ใช้แกนเฟอร์ไรท์

## 2.6 แกนเฟอร์ไรท์สำหรับหม้อแปลงฟลายแบคและเอาต์พุตโวลต์

หม้อแปลงสวิตชิงสำหรับฟลายแบคคอนเวอร์เตอร์และตัวเอาต์พุตโวลต์ จะทำงานในลักษณะที่ต้องเก็บสะสมพลังงานที่หม้อแปลงสามารถสะสมไว้ นั่นเอง ในช่วงที่มีการสะสมพลังงานของหม้อแปลงหรือเอาต์พุตโวลต์ พลังงานที่ถูกสะสมไว้จะมีค่าเท่ากับความสัมพันธ์ระหว่างพลังงานสะสมกับขนาดของแกนเฟอร์ไรท์สามารถหาได้จาก

$$LI^2 = \frac{\Delta B^2 (\text{MAX}) \lg \cdot Ae}{0.4 \pi} \times 10^{-6} \quad (\text{จูล})$$

โดยที่  $\lg$  คือ ระยะห่างช่องอากาศคั่นแกนเฟอร์ไรท์ เป็นเซนติเมตร

$Ae$  คือ ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรท์ เป็นตารางเซนติเมตร

$\Delta B(\text{max})$  คือ ค่าความหนาแน่นฟลักซ์สูงสุดในแกน เป็นเกาส์

$L$  คือ ค่าความเหนี่ยวนำขดไฟรวมาริของหม้อแปลงหรือค่าความเหนี่ยวนำของเอาต์พุตโวลต์ เป็นเฮนรี

$Ip(\text{pk})$  คือ ค่ากระแสสูงสุดที่ผ่าน  $L$  เป็นแอมป์

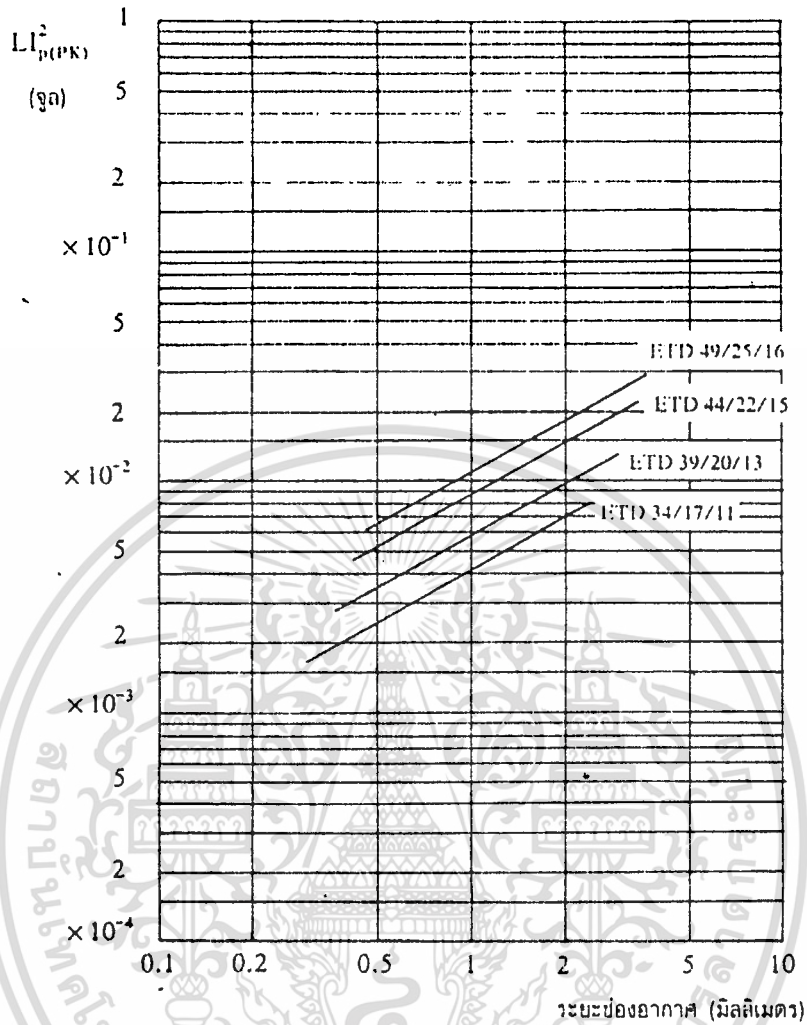
ค่าของ  $B(\max)$  โดยทั่วไปจะกำหนดไว้เป็นครึ่งหนึ่งของค่าอิ่มตัวของแกนเฟอร์ไรท์ ( $B(\text{sat}) / 2$ ) จากสมการที่ 10.5 จะเห็นได้ว่า เราสามารถเพิ่มค่าพลังงานสะสม ได้โดยการเพิ่มระยะช่องอากาศคั่น หรือโดยการเพิ่มขนาดของแกนเฟอร์ไรท์ให้ใหญ่ขึ้นในทางปฏิบัติการเพิ่มระยะช่องอากาศคั่นจะเป็นที่นิยมใช้มากกว่า เพราะต้องการให้หม้อแปลงสวิตชิ่งและเอาต์พุตโวลต์มีขนาดเล็ก

อย่างไรก็ตาม แกนเฟอร์ไรท์ที่ขนาดๆระยะของช่องอากาศคั่นสูงสุดจะถูกจำกัดด้วยค่าการสูญเสียที่เกิดขึ้นในขดลวดเพราะจำนวนรอบมีค่าเพิ่มขึ้น โดยจำนวนรอบจะมีค่าเพิ่มขึ้นตามระยะช่องอากาศที่เพิ่มขึ้น ดังสมการ

$$N = \frac{\Delta B (\text{MAX}) l_g}{0.4 I_p}$$

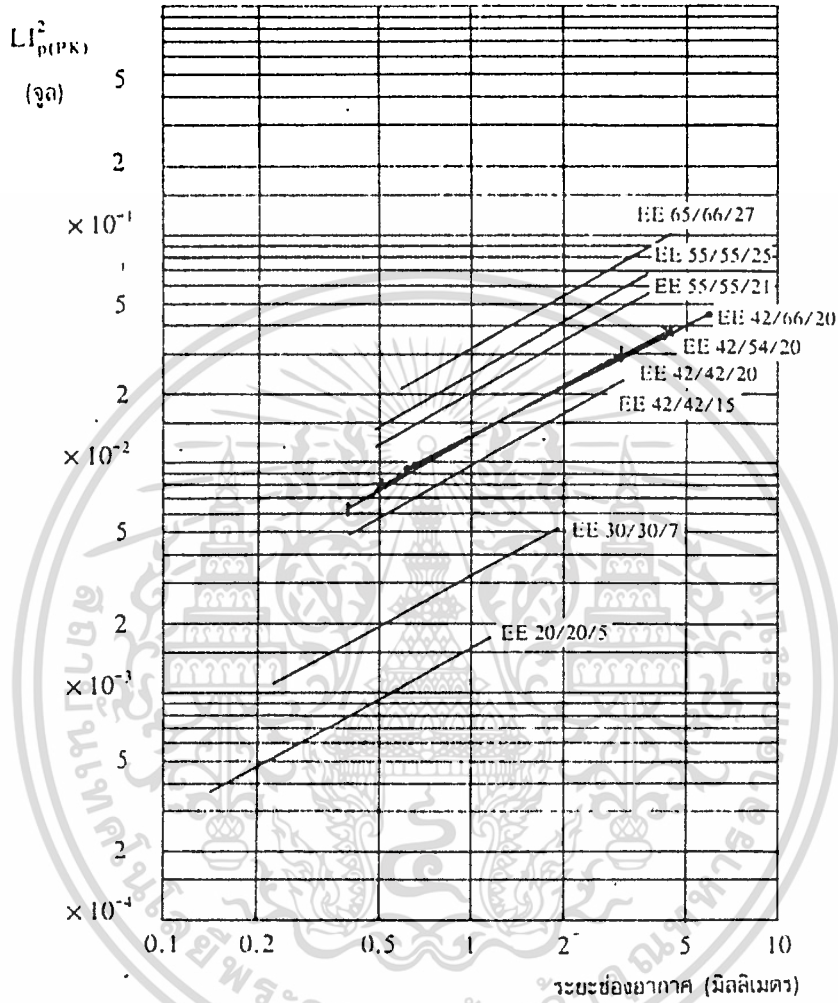
เมื่อ  $N$  คือจำนวนรอบของไพรมารีของหม้อแปลงหรือเอาต์พุตโวลต์ เนื่องจากระยะพื้นบนบอบบิ้นมีค่าจำกัด

และอาจมีเนื้อที่ไม่พอสำหรับจำนวนรอบมากขึ้น ซึ่งจะทำให้หม้อแปลงหรือเอาต์พุตโวลต์ร้อน ผู้ออกแบบจึงต้องพิจารณาจุดที่เหมาะสมระหว่างการเพิ่มระยะช่องอากาศคั่นหรือการเพิ่มขนาดของแกนเฟอร์ไรท์ด้วย



รูปที่ 2.10 (ก) แสดงความสัมพันธ์ระหว่าง  $LIP(pk)$  กับระยะห่างของอากาศคั่นสำหรับแกนแบบ ETD

รูปที่ 2.10 (ก) และ (ข) แสดงค่าสูงสุดของ  $LIP(pk)$  กับระยะห่างของช่องอากาศคั่นที่เหมาะสมที่ขนาดของแกนเฟอร์ไรต์ต่างๆ สำหรับแกนแบบ ETD และ EE ตามลำดับ และมีข้อสังเกตคือ ที่ค่าแตกต่างกัน กรณีนี้การพิจารณาเลือกขนาดของแกนเฟอร์ไรต์จะขึ้นอยู่กับ การสูญเสียในขดลวด การเผื่อค่าความปลอดภัยทางไฟฟ้า และค่าใช้จ่ายเป็นหลัก



รูปที่ 2.10 (ข) แสดงค่าความสัมพันธ์ระหว่าง  $LIP(PK)$  กับระยะห่างชองอากาศคั่นสำหรับแกนแบบ EE

ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารีของหม้อแปลงสวิตชิงหม้อแปลงสวิตชิงจะมีความสัมพันธ์ของขดไพรมารีและขดเซคันดารีเป็นไปตามทฤษฎีหม้อแปลงทั่วไป ผลของจำนวนรอบและค่าของแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 2.11 จะเป็นดังนี้

$$V_p = N_p = I_s$$

$$V_s = N_s = I_p$$



รูปที่ 2.11 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ NP = Lp

Ns = Ls

เมื่อ Np คือ จำนวนรอบของชุดไพรมารี  
 Np คือ จำนวนรอบของชุดไพรมารี  
 Vp คือ ค่าแรงดันตกคร่อมของชุดไพรมารี  
 Vs คือ ค่าแรงดันตกคร่อมชุดเซคชั่นดาร์  
 Lp คือ ค่าความเหนี่ยวนำของขดไพรมารี  
 Ls คือ ค่าความเหนี่ยวนำของขดเซคชั่นดาร์  
 Ip คือ ค่ากระแสที่ไหลผ่านชุดไพรมารี  
 Is คือ ค่ากระแสที่ไหลผ่านชุดเซคชั่นดาร์

มีข้อสังเกตคือ แรงดัน Vp เป็นค่าแรงดันที่ตกคร่อมชุดไพรมารีซึ่งเกิดจากการเปลี่ยนแปลงของฟลักซ์แม่เหล็กภายในแกนของหม้อแปลงเนื่องจากมีกระแสผ่านชุดไพรมารี ไม่ใช่ค่าแรงดันอินพุต Vi โดย Vp จะมีค่าเป็นไปตามสมการ

$$VP = Np \cdot Ae \frac{db}{dt} * 10^{-8}$$

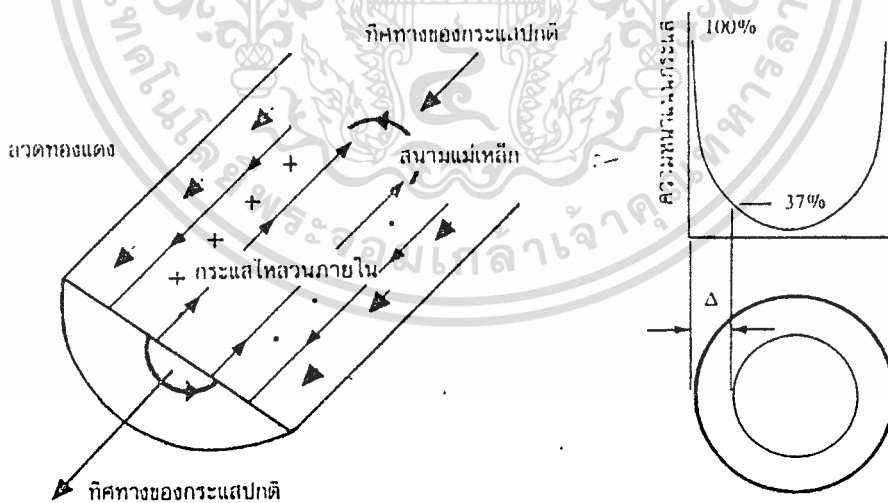
และค่า Vp ที่เกิดขึ้นจะมีค่าใกล้เคียงกับค่า Vi แต่ถ้าแกนเฟอร์ไรท์เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก (db/dt) จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันตกคร่อม Vp จะมีค่าลดลงอย่างรวดเร็วเหมือนเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลงและวงจรที่เกี่ยวข้องด้วย

**การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด**

ปกติการพันขดลวดในหม้อแปลงสวิตชิงจะใช้ลวดทองแดงอาบนํ้ายา (enameied copper wire) เป็นตัวพัน (ตารางที่ 2.1 จะแสดงขนาดและข้อมูลอื่นๆของเส้นลวดทองแดงอาบนํ้ายาตามมาตรฐาน AWG ที่มีการผลิตจำหน่าย) ในขณะที่หม้อแปลงทำงาน สำหรับหม้อแปลงสวิตชิง กระแสสลับที่ไหลผ่านขดลวดนั้นมีความถี่สูง ที่ความถี่สูงๆ ลวดทองแดงจะนำกระแสได้เพียงที่ผิว ซึ่งมีผลทำให้เกิดการสูญเสียในขดลวดจะมีมากขึ้น รวมทั้งการเรียงซ้อนกันของขดลวดก็มีผลทำให้เกิดมีการสูญเสียขึ้นในขดลวดได้เช่นกัน กำลังงานที่สูญเสียจะทำให้ขดลวดร้อน ซึ่งเป็นสิ่งที่ไม่ต้องการให้เกิดขึ้นในขณะที่หม้อแปลงทำงาน การกำหนดขนาดและวิธีการพันขดลวดทองแดง จึงต้องทำอย่างเหมาะสม เพื่อลดการสูญเสียในขดลวดทองแดงให้มิต่ำน้อยที่สุด

**ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin effect)**

ลวดทองแดง เมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบๆตัวมันสนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy Current) ขึ้นภายในตัวลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดง ดังแสดงในรูปที่ 2.12



รูปที่ 2.12

ตารางที่ 2.1 แสดงขนาดมาตรฐาน AWG และข้อมูลอื่น ๆ ของลวดทองแดง  
อาน้ำชา

เบอร์ AWG (B. & S.)	ขนาดเส้นผ่าน ศูนย์กลาง (d)		ขนาดเส้นผ่าน ศูนย์กลางเมื่อ จวมจนวน (d <sub>0</sub> )	พื้นที่หน้าตัด ปกติ	ค่าความต้าน ทานที่ 100°C	ระยะเยื้อง ขีดต่ำสุด
	inch	mm	mm	mm <sup>2</sup>	(R <sub>dc</sub> ) Ω/m	(t <sub>min</sub> ) mm
44	0,00198	0,0503	0,06604	0,00199	11,180	0,071
43	0,00222	0,0564	0,07366	0,00250	8,899	0,079
42	0,00249	0,0633	0,08128	0,00314	7,073	0,087
41	0,00280	0,0711	0,09144	0,00397	5,594	0,098
40	0,00314	0,0798	0,1041	0,00500	4,448	0,111
39	0,00353	0,0897	0,1143	0,00631	3,519	0,122
38	0,00397	0,1008	0,1295	0,00799	2,783	0,138
37	0,00445	0,1130	0,1448	0,01003	2,215	0,154
36	0,00500	0,1270	0,1626	0,0127	1,754	0,172
35	0,0056	0,1422	0,1778	0,0159	1,398	0,188
34	0,0063	0,1600	0,1981	0,0201	1,105	0,209
33	0,0071	0,1803	0,2235	0,0255	0,8700	0,236
32	0,0080	0,2032	0,2489	0,0324	0,6853	0,261
31	0,0089	0,2261	0,2743	0,0401	0,5537	0,287
30	0,0100	0,2540	0,3048	0,0507	0,4386	0,319
29	0,0113	0,2870	0,3404	0,0647	0,3435	0,356
28	0,0126	0,3200	0,3759	0,0804	0,2762	0,393
27	0,0142	0,3607	0,4191	0,1022	0,2175	0,438
26	0,0159	0,4039	0,4699	0,128	0,1735	0,491
25	0,0179	0,4547	0,5232	0,162	0,1369	0,547
24	0,0201	0,5105	0,5817	0,205	0,10860	0,608
23	0,0226	0,5740	0,6502	0,259	0,08586	0,679
22	0,0251	0,6426	0,7214	0,324	0,06852	0,754
21	0,0285	0,7239	0,8052	0,412	0,05399	0,841
20	0,0320	0,8128	0,8966	0,519	0,04283	0,937
19	0,0359	0,9119	1,003	0,653	0,03403	1,048
18	0,0403	1,024	1,118	0,823	0,02700	1,168
17	0,0453	1,151	1,247	1,040	0,02137	1,303
16	0,0508	1,290	1,389	1,308	0,01699	1,452
15	0,0571	1,450	1,557	1,652	0,01345	1,627
14	0,0641	1,628	1,737	2,082	0,010670	1,815
13	0,0720	1,829	1,943	2,627	0,008460	2,030
12	0,0808	2,052	2,172	3,308	0,006717	2,270
11	0,0907	2,304	2,431	4,168	0,005331	2,540
10	0,1019	2,588	2,720	5,261	0,004224	2,842

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริมาณของกระแสปกติจะยังคงมีค่าเท่าเดิม แต่ความหนาแน่นกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเพราะกระแสส่วนใหญ่ไหลได้เฉพาะผิวเท่านั้น การไหลของกระแสไหลวนจะเป็นการจำกัดพื้นที่นำกระแสของลวดทองแดง และมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิมของมัน

จากผิวของลวดทองแดงลึกลงไปในเนื้อลวดทองแดง จนถึงจุดที่มีความหนาแน่นของกระแสมีลดค่าลงมาเหลือเพียง 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนั้น เราเรียกระยะนี้ว่า ความหนาผิวนำกระแสของลวดทองแดงที่ 100 C ความหนาของผิวนำกระแสจะมีค่า

$$\Delta = \sqrt{\frac{5.62}{f}} \quad (\text{มิลลิเมตร})$$

เมื่อ  $\Delta$  คือ ความหนาผิวนำกระแส เป็นมิลลิเมตร  
 $f$  คือ ความถี่ของกระแส เป็นกิโลเฮิรตซ์

อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อ  
 ความต้านทานที่กระแสตรงของลวดทองแดง ( $F_R$ )

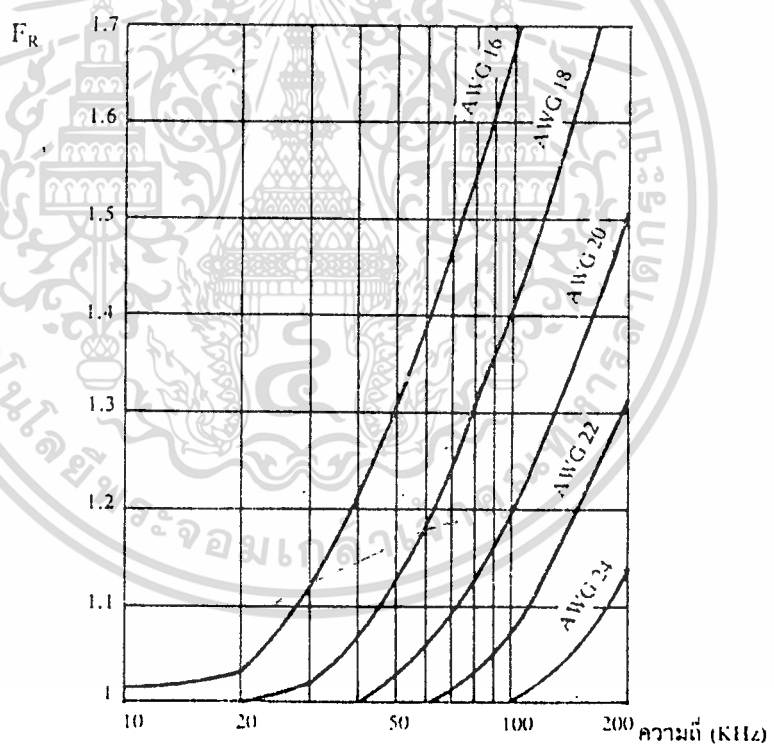
เนื่องจากความต้านทานของลวดทองแดงนั้นขึ้นอยู่กับพื้นที่หน้าตัดนำกระแสของมัน และที่กระแสสลับพื้นที่หน้าตัดนำกระแสของลวดทองแดงจะลดลง เพราะกระแสไหลได้เฉพาะที่ผิวนำกระแส ดังนั้นความต้านทานที่กระแสสลับของลวดทองแดงจึงมีค่ามากกว่าความต้านทานเมื่อมันนำกระแสตรง

อัตราส่วนระหว่างความต้านทานของลวดทองแดงที่กระแสสลับต่อความต้านทานของมันที่กระแสตรง หรือ  $F_R$  (resistance factor) อาจหาได้จาก

$$F_R = R_{ac} / R_{dc} = \frac{(d/24)^2}{(d/24)^2 - (d/24-1)^2}$$

- เมื่อ  $R_{sc}$  คือ ค่าความต้านทานของลวดทองแดงที่กระแสสลับ เป็นโอห์ม
- $R_{dc}$  คือ ค่าความต้านทานของลวดทองแดงที่กระแสตรง เป็นโอห์ม
- $d$  คือ ขนาดเส้นผ่านศูนย์กลางของลวดทองแดง เป็นมิลลิเมตร
- $\Delta$  คือ ความหนาผิวหน้ากระแส เป็นมิลลิเมตร

ในทางปฏิบัติ ค่า  $F_R$  อาจหาได้จากการประมาณค่า โดยเมื่อเปรียบเทียบค่า  $F_R$  ของลวดทองแดงเบอร์ AWG22 กับลวดทองแดงเบอร์ AWG18 ที่ความถี่ 100 กิโลเฮิร์ตซ์ตามรูปที่ 10.14 จะได้ว่า ที่ 100 กิโลเฮิร์ตซ์ ค่าความต้านทานที่กระแสสลับ ( $R_{sc}$ ) ของลวดทองแดงเบอร์ AWG18 เมื่อเทียบกับค่าความต้านทานที่กระแสตรง ( $R_{dc}$ ) ของมันจะมีค่ามากกว่าลวดทองแดงเบอร์ AWG22 ขณะเดียวกันที่ความถี่เท่ากับ 20 กิโลเฮิร์ตซ์ จะไม่มีผลต่อความต้านทานของลวดทองแดง



รูป 2.4 แสดงค่าอัตราส่วนความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรง ( $F_R$ ) ของลวดทองแดงต่อความถี่ ที่ลวดทองแดงขนาดต่าง ๆ

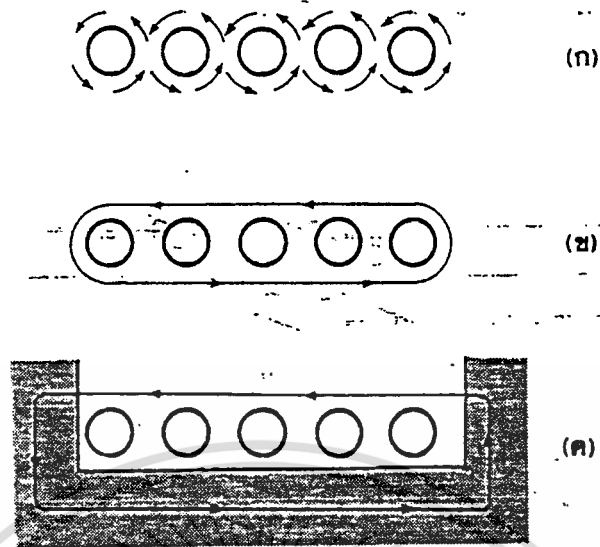
ความหมายของค่าอัตราส่วน  $F_R$  ไม่ได้แสดงว่าค่าความต้านทานของลวดทองแดงที่กระแสสลับจะมีค่ามากขึ้นเมื่อขนาดของลวดทองแดงมากขึ้น โดยความเป็นจริงแล้วค่าความต้านทานของลวดทองแดงที่กระแสสลับจะมีค่าลดลงเมื่อขนาดของลวดทองแดงใหญ่ขึ้น แต่เนื่องจากค่าความต้านทานที่กระแสตรงมีค่าลดลงมากกว่าเมื่อขนาดของลวดทองแดงใหญ่ขึ้น ดังนั้นค่าอัตราส่วน  $F_R$  จึงมีค่ามากขึ้น การใช้ลวดทองแดงขนาดใหญ่จึงไม่เกิดประโยชน์ใด ๆ ที่ความถี่สูง ๆ เพราะเกิดการสูญเสียมากกว่าเนื่องจากค่าความต้านทานที่กระแสสลับของมันขณะที่มีกระแสไหล

ค่าอัตราส่วน  $F_R$  จึงมีประโยชน์มากในการเลือกขนาดของลวดทองแดงและวิธีการพันขดลวดที่ให้ค่า  $F_R$  น้อยที่สุด จะทำให้เกิดการสูญเสียที่เกิดขึ้นในลวดทองแดงมีค่าน้อยที่สุดด้วยเช่นกัน

#### ผลจากการเรียงซ้อนกันของขดลวด (Proximity effect)

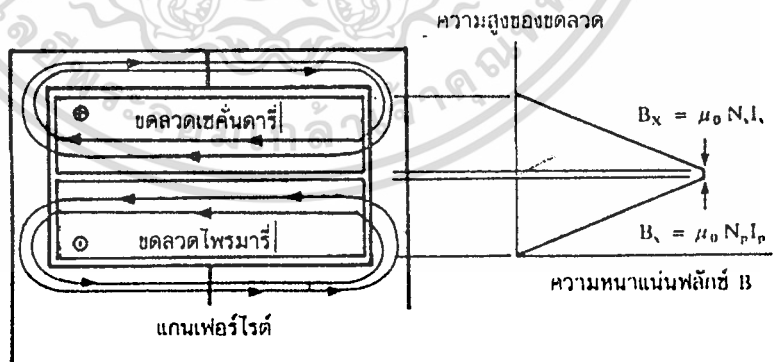
ปกติค่าความซึมซาบแม่เหล็ก (permeability)  $\mu$  (มิว) ของแกนเฟอร์ไรต์จะมีค่าสูงมาก แกนจะจับฟลักซ์แม่เหล็กที่เกิดจากการเหนี่ยวนำของขดลวดในหม้อแปลงให้วิ่งอยู่ในแกนเฟอร์ไรต์เท่านั้นแต่โดยความเป็นจริงแล้ว ยังมีฟลักซ์บางส่วนสามารถวิ่งออกจากแกนตัดผ่านขดลวดได้ ฟลักซ์เหล่านี้เรียกว่า ฟลักซ์รั่ว (leakage flux) ฟลักซ์รั่วไม่ได้เกิดจากคุณภาพที่ไม่ดีของวัสดุที่ใช้ทำแกนเฟอร์ไรต์ แต่เป็นผลซึ่งเกิดจากการพันขดลวดโดยตรงดังจะได้กล่าวต่อไป

รูปที่ 2.15 แสดงภาพตัดขวางชั้นของลวดทองแดงในหม้อแปลง และเส้นวงฟลักซ์แม่เหล็กบางส่วนที่เกิดขึ้นขณะกระแสไหลผ่านขดลวด การหักล้างกันของฟลักซ์แม่เหล็กระหว่างลวดจะทำให้เกิดเส้นฟลักซ์ขนานไปกับชั้นของขดลวดดังรูปที่ 10.15 (ข) เมื่อเส้นฟลักซ์ตัดแกนเฟอร์ไรต์ แกนจะบังคับให้ฟลักซ์วิ่งอยู่ในแกนเนื่องจากค่าซึมซาบแม่เหล็ก  $\mu$  ของแกนมีค่าสูงมาก ดังรูปที่ 10.15 (ค) และเส้นแรงฟลักซ์ที่เกิดจากชั้นของลวดทองแดงหลายๆชั้นก็จะเป็นดังรูปที่ 10.16 ซึ่งเป็นฟลักซ์รั่วนั่นเอง



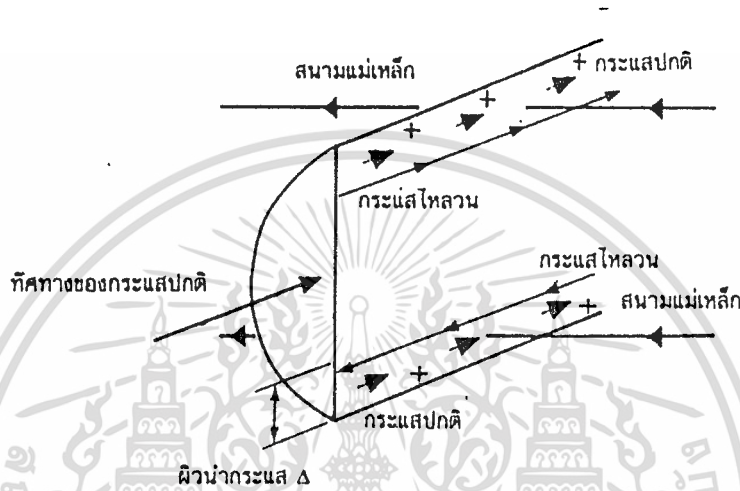
รูปที่ 2.15 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลง สวิตซ์

ค่าความหนาแน่นของฟลักซ์รั่ว ( $B_x$ ) จะเพิ่มขึ้น เมื่อจำนวนชั้นของลวดทองแดงเพิ่มขึ้น จากรูปที่ 2.16 จะเห็นได้ว่า  $B_x$  มีค่าสูงสุดที่ระยะชั้นสูงสุดของลวดทองแดงจากแกนและมีค่าลดลงตามลำดับ ฟลักซ์รั่ววางตัวขนานกับชั้นของลวดทองแดงโดยตัดผ่านและตั้งฉากกับเส้นลวดทองแดงในชั้น ซึ่งทำให้เกิดกระแสไหลวนขึ้นในลวดทองแดง



รูปที่ 2.16 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่นของฟลักซ์รั่ว  $B_x$  ที่ตำแหน่งต่าง ๆ ในหม้อแปลงสวิตซ์ โดย  $B_x$  จะมีค่ามากที่สุดที่ระยะชั้นสูงสุดของขดลวดทองแดง

เนื่องจากมีฟลักซ์รั่วเกิดขึ้น ขดลวดทองแดงในหม้อแปลงจึงอยู่ในลักษณะเดียวกับ การนำขดลวดไปวางในสนามแม่เหล็ก และจะเกิดกระแสไหลวนไหลที่บริเวณผิวหน้า กระแสของขดลวดที่สัมพันธ์กับสนามแม่เหล็กดังรูปที่ 10.17

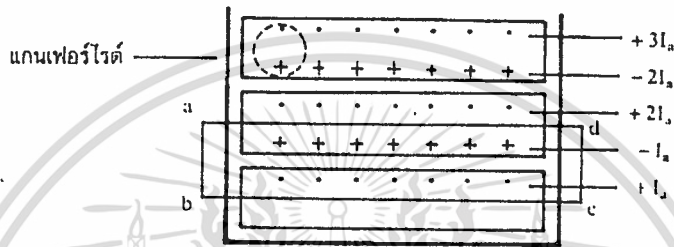


รูปที่ 2.17 แสดงผลของขดลวดทองแดงที่วางอยู่ในฟลักซ์รั่วทำให้มีกระแสไหลวนเกิดขึ้นที่ผิวด้านบนและด้านล่างของขดลวดทองแดง และทำให้ความหนาแน่นของกระแสที่ผิวด้านบนมีค่ามากกว่าผิวด้านล่าง

ยิ่งการซ้อนกันของขดลวดมีจำนวนชั้นมากขึ้น จะมีผลทำให้ความหนาแน่นของกระแสไหลวนมีค่ามากขึ้นด้วย ซึ่งจะพิจารณาได้ดังรูปต่อไปนี้ จากรูปที่ 2.18 เพื่อให้ง่ายแก่การเข้าใจ เราจะกำหนดให้ขดลวดทองแดงที่เรียงกันอยู่ในแต่ละชั้นเปรียบเสมือนแผ่นทองแดงพันอยู่รอบแกนของหม้อแปลงแทนขดลวด แผ่นทองแดงนี้จึงวางอยู่ในฟลักซ์รั่ว

พิจารณาแผ่นทองแดงที่ชั้นแรกที่อยู่ติดกับแกน ฟลักซ์รั่วจะตัดผ่านผิวด้านบนและทำให้เกิดกระแสไหลวนไหลที่ผิวหน้ากระแสของแผ่นทองแดง สำหรับผิวด้านล่างที่ติดกับแกนจะไม่มีฟลักซ์แม่เหล็กตัดผ่านผิว เนื่องจากอยู่ติดกับแกน ดังนั้นกระแสไหลวนจะ

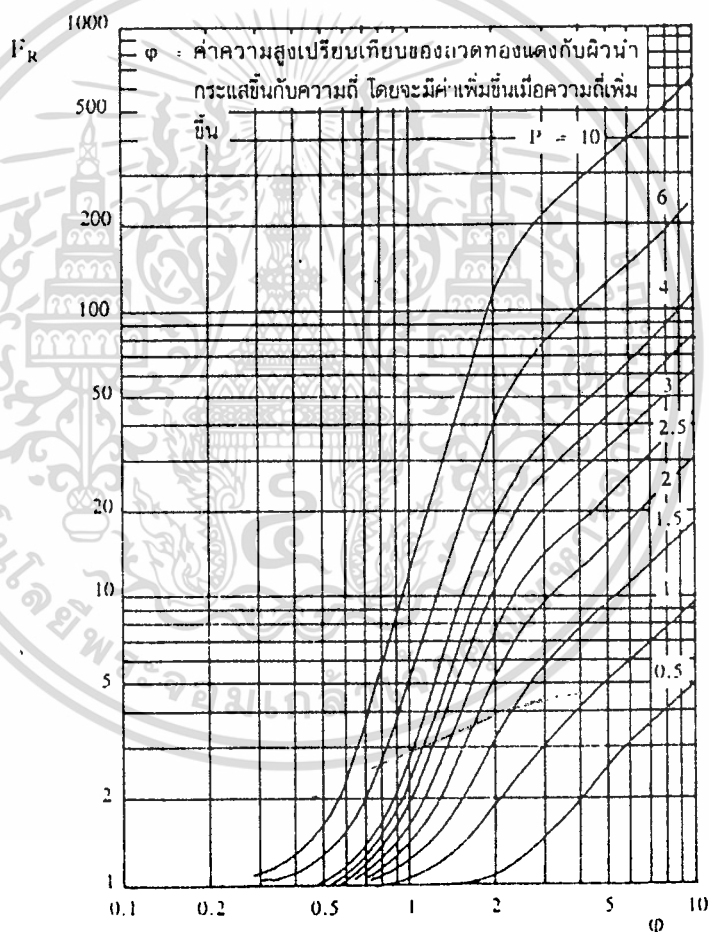
ไหลเฉพาะที่ผิวด้านบนเท่านั้น



รูปที่ 2.18 แสดงการเปรียบเทียบลวดทองแดงที่พันเรียงกันให้เป็นลักษณะของแผ่นทองแดงที่มีความหนาเท่ากับเส้นผ่านศูนย์กลางของลวดทองแดง เพื่อพิจารณาค่าความหนาแน่นของกระแสไหลวนในแต่ละชั้น

ถ้าสมมติให้ค่ากระแสที่ผิวด้านบนของแผ่นทองแดงในชั้นแรกนี้มีค่าเท่ากับ  $+Ia$  และเมื่อพิจารณาแผ่นทองแดงในชั้นที่สอง ผลของฟลักซ์รั่วจะทำให้กระแสไหลวนเกิดขึ้นที่ผิวนำกระแสทั้งด้านบนและด้านล่าง สำหรับที่เนื้อกลางของแผ่นทองแดงจะไม่มีกระแสไหลวน เนื่องจากสนามแม่เหล็กมีค่าเท่ากับศูนย์ (สนามแม่เหล็กสามารถทะลุผ่านตัวนำเข้ามาได้เพียงระยะผิวนำกระแสเท่านั้น) ดังนั้นผลรวมของสนามแม่เหล็กตามทาง  $(\phi Hdl)$  รอบวง  $abcd$  จึงมีค่าเท่ากับศูนย์ และผลรวมของกระแสภายในวงรอบ  $abcd$  จะต้องมีความเท่ากับศูนย์ด้วย ตามกฎของแอมแปร์ เนื่องจากค่ากระแสที่ผิวบนของแผ่นทองแดงแต่ละชั้นมีค่าเท่ากัน (แผ่นทองแดงในแต่ละชั้นเกิดจากแผ่นทองแดงขึ้นเดียวกันพันรอบแกน) ค่ากระแสที่ผิวบนของแผ่นทองแดงในชั้นที่สามก็จะมีค่าเท่ากับ  $+3Ia$  และค่ากระแสที่ผิวบนในแต่ละชั้นจะเพิ่มขึ้นเรื่อย ๆ ตามจำนวนชั้นที่เพิ่มขึ้น

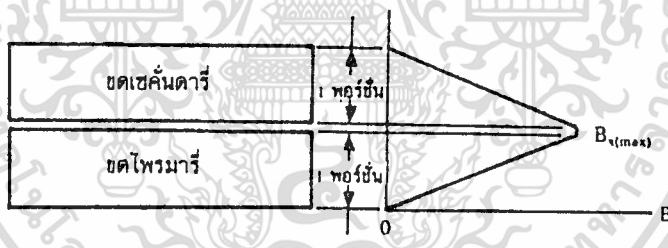
จะเห็นได้ว่า การซ้อนกันของลวดทองแดงจะทำให้การสูญเสียในขดลวดเพิ่มขึ้นมาก เนื่องจากค่าความหนาแน่นกระแสที่เพิ่มขึ้นในแต่ละชั้น รูปที่ 2.19 แสดงการเพิ่มของค่าอัตราส่วน  $F_R$  เนื่องมาจากการเพิ่มจำนวนชั้นของขดลวดทองแดงในหม้อแปลง จะเห็นได้ว่า ที่ความถี่สูงๆ การเพิ่มจำนวนชั้นให้มากขึ้น จะยังเพิ่มค่าของ  $F_R$  ให้มากขึ้นตามไปด้วย และจะเกิดการสูญเสียในลวดทองแดงสูงขึ้น



รูปที่ 2.19 แสดงค่า  $F_R$  ซึ่งขึ้นกับจำนวนชั้นในหนึ่งพอร์ชั้น จะเห็นได้ว่าที่ความถี่สูง ๆ ยิ่งจำนวนชั้นในหนึ่งพอร์ชั้นมีค่ามาก  $F_R$  จะยังมีค่ามาก ซึ่งแสดงให้เห็นว่าการสูญเสียในขดลวดจะมีค่ามากด้วย

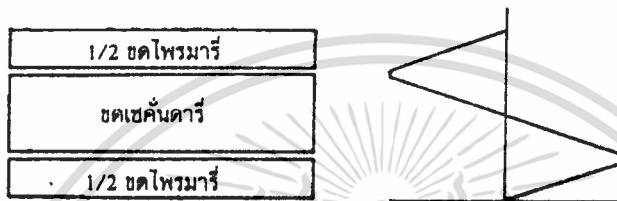
### เทคนิคการพันขดลวดทองแดงสำหรับหม้อแปลงสวิทชิง (Winding Topology)

ก่อนศึกษาการจัดรูปแบบการพันของขดลวดทองแดง เราควรที่จะเข้าใจความหมายของคำว่าพอร์ชันเสียก่อน คำว่า"พอร์ชัน(Portion)" ในการพันขดลวดทองแดง จะมีความหมายดังนี้คือ หนึ่งพอร์ชันกำหนดจากชั้นของขดลวดทองแดงชุดหนึ่งๆ ที่มีความหนาแน่นฟลักซ์รีว้น้อยที่สุดไปจนถึงชั้นที่มีความหนาแน่นฟลักซ์รีวสูงที่สุด และจำนวนชั้นในหนึ่งพอร์ชัน(layer) จะหมายถึง จำนวนชั้นของขดลวดทองแดงที่เรียงซ้อนกันอยู่ภายในพอร์ชันนั้นๆ จากรูปที่ 2.20 จะเห็นได้ว่า จำนวนชั้นทั้งหมดของขดไฟโรมารีพันอยู่ในหนึ่งพอร์ชัน และจำนวนชั้นทั้งหมดของขดเซคันดารีก็พันอยู่ในหนึ่งพอร์ชันเช่นเดียวกัน

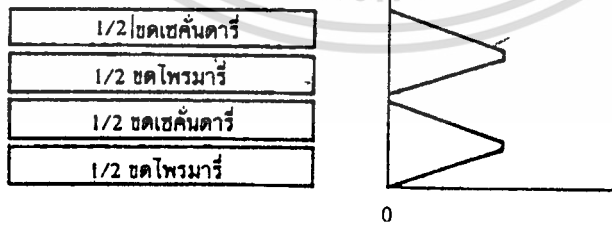


รูป 2.20

ถ้าแยกขดไฟโรมารีออกเป็นสองส่วนดังรูปที่ 2.21 จะทำให้ความหนาแน่นสูงสุดของฟลักซ์รีวและจำนวนชั้นต่อหนึ่งพอร์ชันลดลงครึ่งหนึ่งด้วย(เนื่องจากความหนาแน่นของฟลักซ์รีวจะขึ้นกับจำนวนชั้นของขดลวด) ไม่ว่าจะเป็นที่ขดไฟโรมารีหรือขดเซคันดารีก็ตาม จากกราฟในรูปที่ 10.19 แสดงให้เห็นว่า การลดลงของจำนวนชั้นต่อหนึ่งพอร์ชันจะทำให้ค่าอัตราส่วน  $F_{R}$  ของขดลวดลดลง ดังนั้นหากมีการจัดรูปแบบในการพันขดลวดทองแดงที่เหมาะสม จะทำให้ลดการสูญเสียที่เกิดขึ้นในขดลวดทองแดงได้



รูปที่ 2.21



รูปที่ 2.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การจัดขดลวดแบบธรรมดา (simple winding)

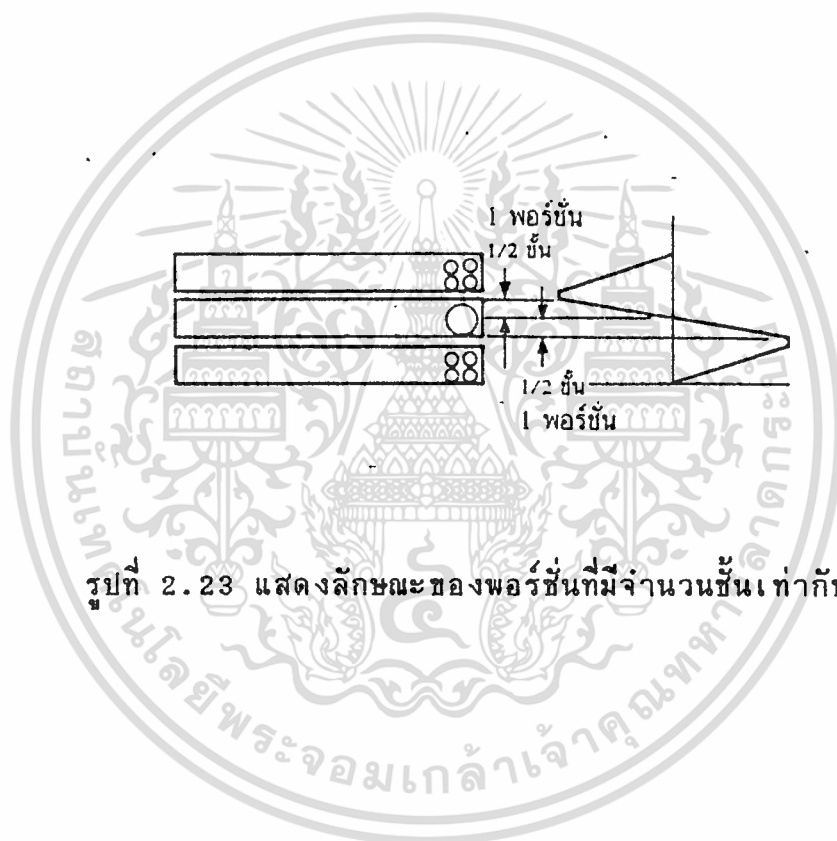
การจัดขดลวดในหม้อแปลงแบบธรรมดา คือ การจัดขดลวดทองแดงให้ได้ครบจำนวนรอบที่ต้องการทับซ้อนกันไปที่ละชุดไปเรื่อยๆ ตัวอย่างเช่น ถ้าขดไฟพรมารีมีจำนวนรอบเท่ากับหัวลิบรอบ และขดเซตั้นดารีมีจำนวนรอบเท่ากับลิบรอบ การจัดขดลวดแบบธรรมดาทำได้โดยพันขดลวดทองแดงรอบแกนให้ครบจำนวนหัวลิบรอบเพื่อให้เป็นขดไฟพรมารี จากนั้นจึงพันขดเซตั้นดารีทับไปบนขดไฟพรมารีให้ได้ครบจำนวนลิบรอบ การจัดขดลวดแบบธรรมดานี้จึงเป็นลักษณะดังรูปที่ 2.20 นั้นเอง

### การจัดขดลวดแบบแบ่งครึ่งพัน (split winding)

การจัดขดลวดทองแดงในหม้อแปลงแบบแบ่งครึ่งพัน คือ การพันขดลวดทองแดงให้ได้ครบจำนวนรอบที่ต้องการโดยแบ่งขดลวดออกเป็นสองส่วน และนำขดลวดชุดอื่นมาแทรกคั่นระหว่างกลาง การจัดขดลวดแบบนี้จะเป็นการจัดขดไฟพรมารีดังในรูป 2.21 ถ้าแบ่งขดที่ถูกแบ่งแล้วออกไปอีกด้วย ก็จะได้ลักษณะดังในรูป 2.22 การแบ่งส่วนพันจะเป็้นการลดค่าความหนาแน่นของฟลักซ์รีวและจำนวนชั้นในแต่ละพอร์ชันลงได้ หลักสำคัญของการจัดขดลวดแบบแบ่งครึ่งพันคือจำนวนรอบของขดลวดที่ต้องการแบ่งพันจะต้องเป็นจำนวนคู่ และจำนวนชั้นทั้งหมดก่อนแบ่งพันจะต้องเป็นจำนวนคู่ด้วย เพื่อความสมมาตราหลังการแบ่งพันแล้ว

### การจัดขดลวดแบบพันแทรกกลาง (sandwiched winding)

คือการจัดขดลวดพันให้ครบตามจำนวนรอบที่ต้องการ โดยพันแทรกเข้าไประหว่างกลางของขดลวดที่พันแบบแบ่งครึ่งพัน การพันขดลวดแบบแทรกกลางนี้ถึงแม้จะมีขดลวดทองแดงเพียงแค่นั้นเดียว ก็อาจจะเกิดพอร์ชันได้ทั้งสองพอร์ชันดังรูปที่ 2.23 โดยจำนวนชั้นต่อหนึ่งพอร์ชันจะมีค่าเท่ากับ "ครึ่งชั้น" ซึ่งอาจกล่าวได้ว่าเป็นชั้นที่มีความสูงเป็นครึ่งหนึ่งของชั้นปกติมันเอง ในทำนองเดียวกัน หนึ่งพอร์ชันที่ได้จากการพันแทรกกลางนี้อาจมีจำนวนรอบเป็นจำนวนครึ่งรอบได้ ถ้าในครึ่งชั้นของหนึ่งพอร์ชันนั้นมีจำนวนเป็นเลขคี่



รูปที่ 2.23 แสดงลักษณะของพอร์ซันที่มีจำนวนชั้นเท่ากับครึ่งชั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3

#### เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transister) สามารถทำงานได้ดีที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิรตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิรตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ดีที่ความถี่สูงขึ้นไปอีก ซึ่งเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟตให้ทำงานได้จากไอซีควบคุมเช่น UC3842 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิตสวิทช์เพาเวอร์ที่พหลายในตลาดอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปได้ทั้งลักษณะ N-channel และ P-channel อย่างไรก็ตาม ในบทนี้จะกล่าวถึงเฉพาะเพาเวอร์มอสเฟตชนิด N-channel เท่านั้น

#### 3.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงาน จะเป็นไปได้ 2 ลักษณะเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะเปลี่ยนสถานะและกำลังงานสูญเสียขณะนำกระแส แต่สำหรับเพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้น จึงไม่มีปัญหาในลักษณะเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตาม เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะนำกระแสค่อนข้างสูง การสูญเสียเพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่

#### 3.1 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิทช์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิรตซ์ การคิดค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (turn off time) กับช่วงเวลาเริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน

จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้นกำลังงานสูญเสียของเพาเวอร์มอสเฟต ขณะทำงาน  $P_D$  จะมีค่าเท่ากับ

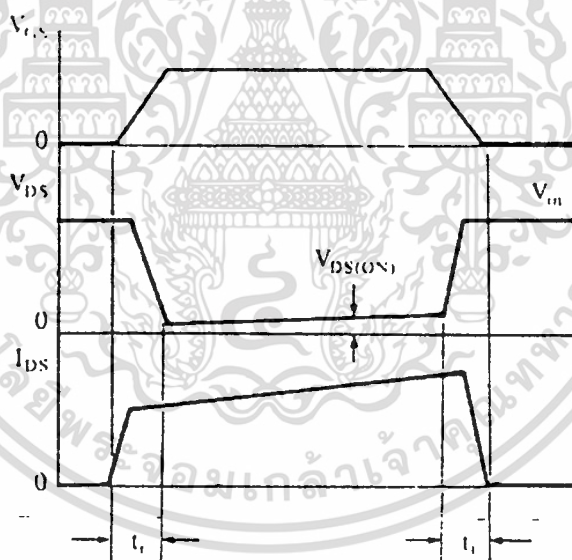
$$P_D = PSW_{(ON)} + PSW_{(OFF)} + PC$$

$$P_{SW(ON)} = \frac{0.5 I_{PK(ON)} V_{in} t_r}{T}$$

T

$$P_{SW(OFF)} = \frac{0.5 I_{pk(on)} V_{in} t_r}{T}$$

T



รูป 3.1 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟต เมื่อเริ่มนำกระแสในส่วนที่แรงจะเป็นส่วนที่เกิดกำลังงานสูญเสียในรูปความร้อนได้สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		$P_c = I_D^2 * R_{DS}(T1)$
เมื่อ $P_{sw(con)}$	คือ	กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต
$P_{sw(coeff)}$	คือ	กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต
$P_c$	คือ	กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต
$PI_{PK(con)}$	คือ	ค่ากระแสสูงสุดขณะเริ่มนำกระแส
$I_{PK(coeff)}$	คือ	ค่ากระแสสูงสุดขณะเริ่ม sp6f นำกระแส
$I_{Drms}$	คือ	ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน
$R_{DSon}(T1)$	คือ	ค่าความต้านทานระหว่างขาเดรนและซอร์สที่อุณหภูมิ รอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต
$t_r$	คือ	ช่วงเวลาดำเนินการนำกระแสของเพาเวอร์มอสเฟต
$t_f$	คือ	ช่วงเวลาดำเนินการหยุดนำกระแสของเพาเวอร์มอสเฟต

หมายเหตุ สำหรับเพาเวอร์มอสเฟตโดยทั่วไป ช่วงเวลาเริ่มนำกระแสและช่วง  
เวลาเริ่มหยุดนำกระแสในดาต้าชีตของผู้ผลิตส่วนใหญ่มีกรณมาเป็นค่า  $t_r$  (current  
rise time) และ  $t_f$  (current fall time) ตามลำดับ ในที่นี้จึงใช้  
สัญลักษณ์เป็น  $t_r$  และ  $t_f$  แทน  $t_{on}$  และ  $t_{off}$  เมื่อเปรียบเทียบกับ  
ไบโพลาร์เพาเวอร์ทรานซิสเตอร์

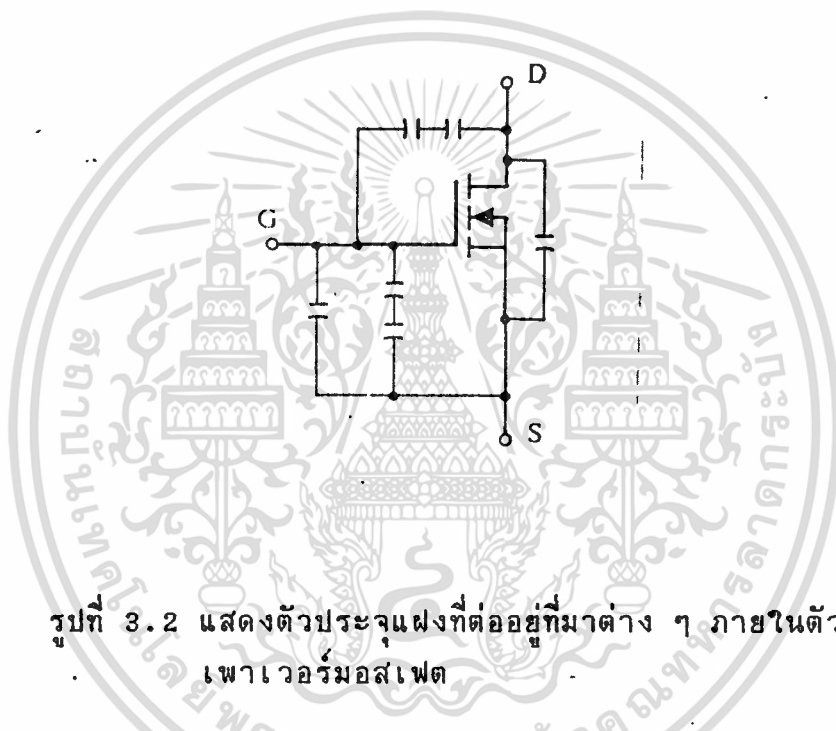
### 3.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้นำกระแสที่แตกต่างจากการขับกระแสไบแอสใน  
ไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขในการไบแอสที่ต่างกัน สำหรับ  
ไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเลคเตอร์และอิมิตเตอร์  
ได้ก็ต่อเมื่อ มีกระแสไบแอสไหลผ่านที่เบสและอิมิตเตอร์ แต่เพาเวอร์มอสเฟตจะมี  
กระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อ แรงดันตกคร่อมที่ขาเกตและซอร์สมีค่า  
อย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ  
การขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่าย และยุ่งยากน้อยกว่าไบโพลาร์เพา  
เวอร์ทรานซิสเตอร์มาก

อย่างไรก็ตาม เพื่อให้เพาเวอร์มอสเฟตทำงานได้อย่างมีประสิทธิภาพสูงสุด  
จึงจำเป็นต้องศึกษาเงื่อนไขต่าง ๆ สำหรับการบังคับให้เพาเวอร์มอสเฟตนำกระแส  
เป็นอันดับแรกเสียก่อน

### ค่าประจุไฟฟ้าด้านอินพุท(Input Capacitance)

เนื่องจากลักษณะโครงสร้างภายใน ตัวเพาเวอร์มอสเฟตจึงเหมือนกับตัวเก็บประจุต่ออยู่รอบ ๆ ขาต่าง ๆ ของมันดังรูปที่ 3.2

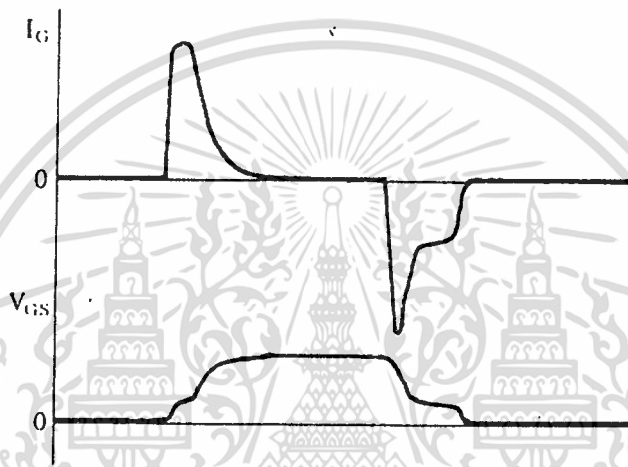


รูปที่ 3.2 แสดงตัวประจุแฝงที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต

ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันตกคร่อมที่ขาเกต  $V_{GS}$  มีค่าเพิ่มขึ้นจนถึงค่า

แรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่มนำกระแส ในทางกลับกันการหยุดการนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันตกคร่อมที่ขา  $V_{GS}$  มีค่าแรงดันลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแส ลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังรูปที่ 3.3

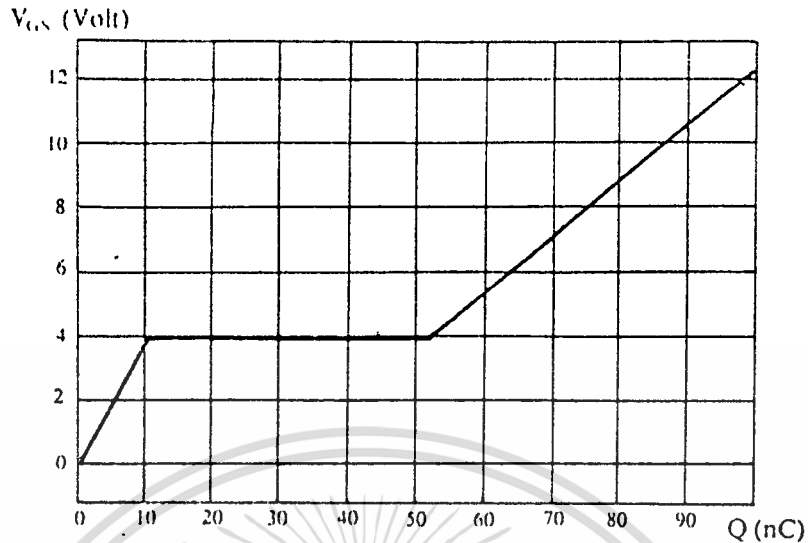
โดยทั่วไปแล้ว ค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน



รูปที่ 3.3 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบแอสให้นำกระแส

การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของค่าแรงดัน  $V_{GS}$  ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาในดาต้าชีตด้วย (รูปที่ 3.4) กราฟนี้มีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต

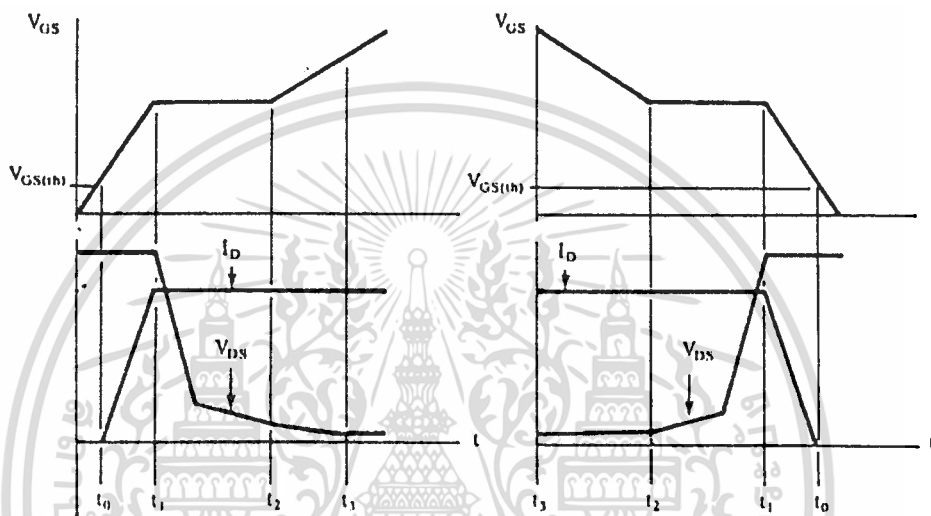


รูปที่ 3.4 แสดงตัวอย่างของ Gate Charge Chart

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (turn on delay)  $t_0$
2. ช่วงเวลาเริ่มนำกระแส (rise time)  $t_1 > t_2$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge time)  $t_2 > t_3$

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์จประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลาหน่วงก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ( $V_{GS(th)}$ ) จึงเริ่มมีกระแสไหลผ่านเดรนและซอร์สที่เวลา  $t_0$  ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ  $t_1$  แรงดันตกคร่อมเดรนและซอร์ส  $V_{DS}$  จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เปอร์เซ็นต์ จนเหลือเพียง 10 เปอร์เซ็นต์ของค่าแรงดันตกคร่อม  $V_{DS}$  สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ในช่วงเวลาเริ่มนำกระแส  $t_1$  ถึง  $t_2$  นี้เอง และแรงดันตกคร่อมที่ขาเกต  $V_{GS}$  จะคงที่ จนกว่าเพาเวอร์มอสเฟตจะสามารถนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 3.5 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างขาเดรนและซอร์สจะมีค่าลดลงเรื่อย ๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วงเวลา  $t_2$  ถึง  $t_3$  แต่ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 3.5 แสดงลักษณะการชาร์จของขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส (ก) และผลเมื่อเริ่มหยุดกระแสของเพาเวอร์มอสเฟต (ข)

เนื่องจากเพาเวอร์มอสเฟตไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดการนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไป เช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วง  $t_2$  ถึง  $t_3$  การหยุดนำกระแสจะมีช่วงเวลาหน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

จากกราฟในรูปที่ 13.14 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่า ช่วงเวลาเริ่มนำกระแส  $t_r$  และช่วงเวลาเริ่มหยุดนำกระแส  $t_f$  ได้จาก

$$t = Q_G / I_G$$

เมื่อ  $Q_G$  คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์

$I_G$  คือ ค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่ เป็นแอมป์

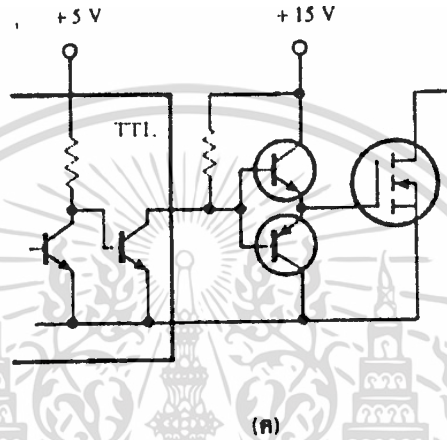
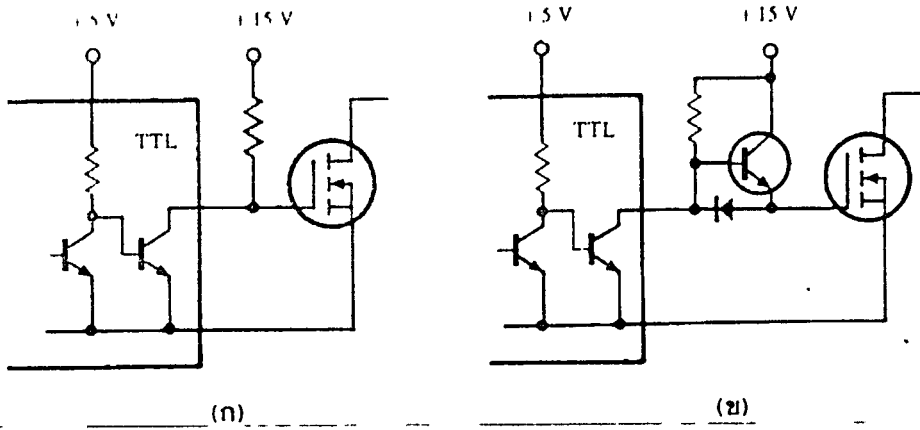
หมายเหตุ กราฟ Gate Charge Chart ที่ได้มาจากคาต้าชีต ปกติในการวัดผู้ผลิตจะกำหนดให้กระแสเกต  $I_G$  สำหรับชาร์จประจุมีค่าคงที่ ในการใช้งานจริงแล้ว วงจรขับเพาเวอร์มอสเฟตอาจให้ค่า  $I_G$  ไม่คงที่ จึงจำเป็นต้องใช้ข้อมูลที่นอกเหนือจากข้อมูล Gate Charge Chart ซึ่งจะไม่บอกกล่าวในที่นี้ อย่างไรก็ตาม ถ้าเราสามารถออกแบบวงจรขับเพาเวอร์มอสเฟตให้จ่ายกระแสได้มากพอ การคำนวณที่ได้จากสมการ (13.22) ก็นับได้ว่าใกล้เคียง

จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการชาร์จประจุและคายประจุที่ขาเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและรับกระแส (source and sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วย และต้องให้แรงดันตกคร่อมที่ขาเกต  $V_{GS}$  ค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงานได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)

### 3.3 วงจรขับเพาเวอร์มอสเฟตด้วย TTL

การขับเพาเวอร์มอสเฟตด้วยไอซี TTL โดยตรงนั้นเป็นไปได้ แต่ไอซี TTL มีขีดจำกัดในการจ่ายและรับกระแสของมันที่เอากัฟท์ ซึ่งจะมีผลโดยตรงต่อความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตและทำให้เกิดกำลังงานสูญเสียสูงได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL จึงจำเป็นต้องเพิ่มอุปกรณ์อื่น ๆ เพื่อช่วยให้เกิดการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปได้อย่างรวดเร็ว

รูปที่ 3.6 (ก) แสดงการต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL ที่เอากัฟท์เป็นแบบคอลเลคเตอร์เปิด การต่อพูล์อัพริซิสเตอร์เข้าช่วย จะทำให้แรงดันสูงพอที่จะขับเพาเวอร์มอสเฟตให้ทำงานและการหยุดนำกระแสของเพาเวอร์มอสเฟตเป็นไปได้อย่างเร็วขึ้น อย่างไรก็ตาม ความเร็วขณะเริ่มนำกระแสยังมีค่าจำกัดอยู่ เนื่องจากยังถูกจำกัดด้วยพูล์อัพริซิสเตอร์



รูป 3.6 (ก) แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี TTL และพล็อพรีซิสเตอร์ (ข) แสดงต่อทรานซิสเตอร์เพิ่มเข้ามาในวงจรรูป 3.6 (ก) เพื่อเพิ่มความเร็วในขณะที่เริ่มนำกระแส และ (ค) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาอีก 1 ตัว ในวงจรรูป 3.6 (ข) เพื่อเพิ่มความเร็วในขณะที่เริ่มหยุดนำกระแสด้วย

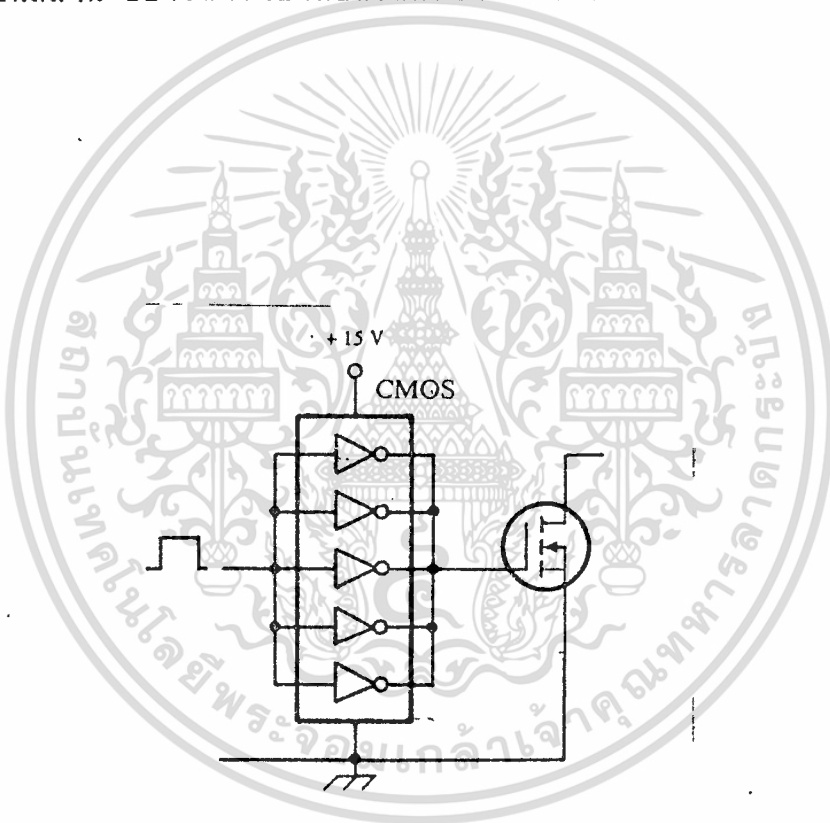
การต่อทรานซิสเตอร์เพิ่มเข้ามามีดังในรูปที่ 3.6 (ข) ทรานซิสเตอร์จะช่วยจ่ายกระแสได้มากขึ้น ทำให้ความเร็วขณะเริ่มนำกระแสของเพาเวอร์มอสเฟตดีขึ้น และลดกำลังงานสูญเสียในตัวไอซี TTL ด้วย เพื่อให้การคายประจุที่ขาเกตเป็นไปอย่างรวดเร็ว การเพิ่มทรานซิสเตอร์ เข้ามาในวงจร 1 ตัว ดังรูปที่ 3.7 (ค) ก็จะทำให้ความเร็วในขณะที่เริ่มหยุดนำกระแสเป็นไปได้อย่างรวดเร็ว

ทรานซิสเตอร์ที่ใช้สามารถใช้ทรานซิสเตอร์กำลังต่ำ เช่นเบอร์ 2N222A และ เบอร์ 2N2907 ก็สามารรถทำให้วงจรขับจ่ายและรับกระแสได้ถึง 800 มิลลิแอมป์ ซึ่งก็นับว่าเพียงพอแล้ว

### 3.4 วงจรขับเพาเวอร์มอสเฟตด้วย CMOS

เพาเวอร์มอสเฟตสามารถต่อโดยตรงเข้ากับไอซีชนิด CMOS ได้ ไอซี CMOS มาตรฐาน เช่น ตระกูล 14000 จะมีเอาต์พุตเป็นเฟตในลักษณะคอมพลีเมนต์ารี N และ P channel อยู่แล้ว ไอซีตระกูล 14000 สามารถทำงานที่แรงดันไฟเลี้ยงตั้งแต่ 3 โวลต์ถึง 18 โวลต์ โดยทั่วไปแรงดันไฟเลี้ยงที่ 12 โวลต์ถึง 15 โวลต์ จะเหมาะสมสำหรับการใช้ขับเพาเวอร์มอสเฟต

สำหรับการขับเพาเวอร์มอสเฟตที่ต้องนำกระแสสูง ๆ การต่อ CMOS ในลักษณะขนานกันดังรูปที่ 3.7 จะสามารถเพิ่มกระแสที่ขาเกต และทำให้ความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไป得更เร็วขึ้นด้วย

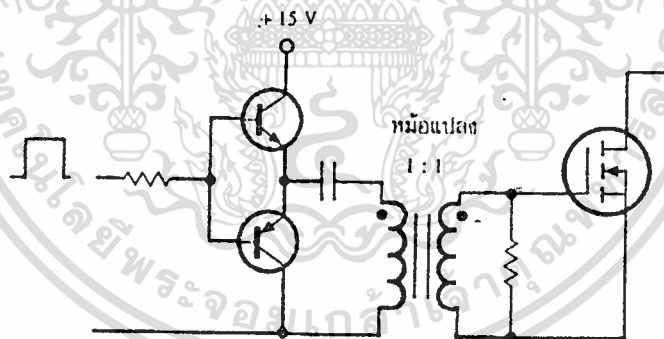


รูปที่ 3.7 แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี CMOS โดยตรง

### 3.5 การขับเพาเวอร์มอสเฟตด้วยหม้อแปลง

ในกรณีวงจรคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์และฟูลบริดจ์ วงจรขับเพาเวอร์มอสเฟตตัวบนและตัวล่างจะต้องมีการแยกกราวด์ออกจากกัน และอาจจำเป็นต้องใช้หม้อแปลง หรือในกรณีที่ต้องขับเพาเวอร์มอสเฟตมากกว่าหนึ่งตัวพร้อมกัน ก็อาจต้องใช้หม้อแปลงช่วย

การต่อหม้อแปลงฟิลส์เข้ากับขาเกตและวงจรควบคุมโดยตรงอาจเกิดปัญหาการเลื่อนระดับของแรงดันที่เอาท์พุทหม้อแปลง และอาจเกิดปัญหาในการทำงานของเพาเวอร์มอสเฟตได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลงจึงควรทำในลักษณะดังรูปที่ 3.8



รูปที่ 3.8 แสดงตัวอย่างการจัดวงจรขับเพาเวอร์มอสเฟตให้หน้า กระแสตัวหม้อแปลง

### 3.6 ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต

สำหรับเพาเวอร์มอสเฟต การเกิดเซคันดารีเบรคดาวน์ เช่น ในไบโพลาร์ เพาเวอร์ทรานซิสเตอร์จะไม่เกิดขึ้น เพราะค่าความต้านทานระหว่างเดรนและซอร์ส ขณะนำกระแส  $R_{DS(on)}$  ของมันจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิเพิ่มขึ้น ทำให้กระแสที่ไหลผ่านมีค่าน้อยลง ต่างจากกรณีไบโพลาร์เพาเวอร์ทรานซิสเตอร์ขณะเกิดเซคันดารีเบรคดาวน์ เมื่ออุณหภูมิเพิ่มขึ้นกระแสจะไหลผ่านมากยิ่งขึ้น ซึ่งจะเกิดการพังเสียหายได้อย่างรวดเร็ว เพาเวอร์มอสเฟตจึงมีพิภพความปลอดภัยในกราฟ SOA กว้างกว่าเมื่อเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ และเนื่องจากเพาเวอร์มอสเฟตไม่เกิดเซคันดารีเบรคดาวน์ อัตราทนกำลังสูญเสียสูงสุดของมันจะถูกจำกัดด้วยความร้อนที่เกิดขึ้นที่รอยต่อภายในตัวมันเท่านั้น

#### พิภพปลอดภัย FBSOA

ขีดจำกัดกำลังที่พิภพปลอดภัย FBSOA ของเพาเวอร์มอสเฟตนั้น อาจแบ่งออกได้เป็น 4 ลักษณะดังนี้ คือ

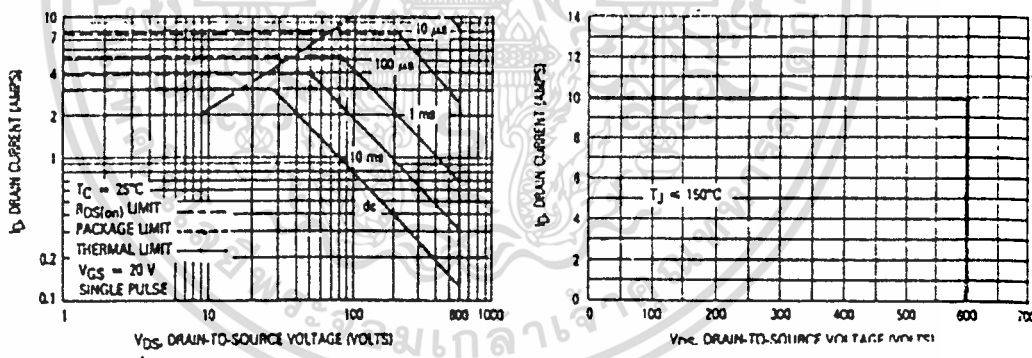
1. ขีดจำกัดแรงดันเดรนและซอร์ส  $V_{DS}$  สูงสุดที่สามารถทนได้ (Maximum Drain Source Voltage)
2. ค่ากระแสเดรน  $I_D$  สูงสุดที่สามารถไหลผ่านได้ และไม่ทำให้โครงสร้างภายในเสียหาย (Thermal Limit)
3. ขีดจำกัดเนื่องจากค่าความต้านทานขณะนำกระแส ( $R_{DS(on)}$  Limit)
4. ขีดจำกัดการระบายความร้อนของตัวถัง (Package Limit)

ตัวอย่างกราฟ FBSOA ของเพาเวอร์มอสเฟต แสดงไว้ในรูปที่ 3.9 และเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ การระวังไม่ให้เกิดเงื่อนไขที่ทำให้เพาเวอร์มอสเฟตต้องทำงานภายนอกพิภพของกราฟ FBSOA เป็นสิ่งสำคัญ และผู้ออกแบบจะต้องให้ความสนใจก่อนการเลือกเพาเวอร์มอสเฟตมาใช้งานทุกครั้ง รวมถึงป้องกันการเกิดเงื่อนไขที่จะทำให้เพาเวอร์มอสเฟตเกิดพังเสียหายได้ขณะทำงานของวงจรที่ออกแบบด้วย

**พิกัดปลอดภัย SSOA**

SSOA (Switching Safe Operating Area) เป็นกราฟแสดงพิกัดกระแสและแรงดันใช้งานที่ปลอดภัยของเพาเวอร์มอสเฟตขณะเปลี่ยนสถานะ การใช้ SSOA สามารถใช้ได้ทั้งในการพิจารณาพิกัดปลอดภัยทั้งในช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

ปกติกราฟ SSOA จะใช้เพื่อพิจารณาเงื่อนไขปลอดภัยของเพาเวอร์มอสเฟต เช่นเดียวกับกราฟ RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์ ตัวอย่างกราฟ SSOA แสดงไว้ในรูปที่ 3.10 และเมื่อเปรียบเทียบกับกราฟ RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์แล้วจะเห็นได้ว่า SSOA จะมีพื้นที่ปลอดภัยมากกว่า และขีดจำกัดกำลังจะอยู่ที่แรงดันตกคร่อม  $V_{DS}$  สูงสุด และกระแสเดรน  $I_D$  สูงสุดเท่านั้น



รูปที่ 3.9 แสดงตัวอย่างกราฟพิกัดปลอดภัยกับ FBSOA ของเพาเวอร์มอสเฟต (ที่มา:Motorola)

รูปที่ 3.10 แสดงตัวอย่างกราฟพิกัดปลอดภัยกับ SSOA ของเพาเวอร์มอสเฟต (ที่มา:Motorola)

บทที่ 4

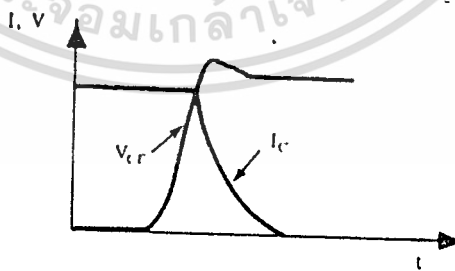
วงจร snubber เบอร์

วงจร snubber เบอร์ (Snubber Network) เป็นส่วนที่เพิ่มเติมเข้ามาในคอนเวอเตอร์ เพื่อลดการเกิดกำลังงานสูญเสียและป้องกันการเสียหายที่อาจเกิดขึ้นกับเพาเวอร์ทรานซิสเตอร์ในวงจรขณะทำงานปกติ วงจร snubber ในที่นี้อาจแบ่งได้เป็น 2 ลักษณะ คือ วงจร snubber ชั่วหยุดนำกระแส (turn off snubber) และวงจร snubber ป้องกันแรงดันเกิน (clamp snubber) วงจร snubber โดยทั่วไปจะประกอบด้วยตัวต้านทาน ตัวเก็บประจุและไดโอด ในบางครั้งจึงเรียกกันว่า วงจร RCD snubber

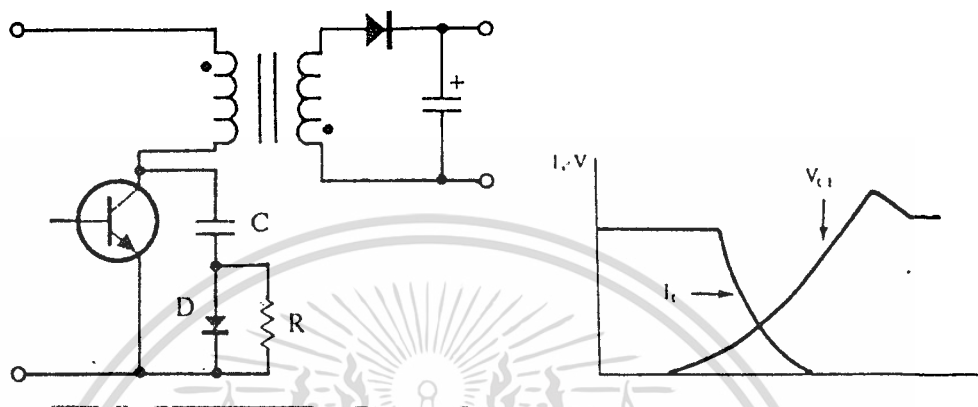
4.1 วงจร snubber ชั่วหยุดนำกระแส

ดังที่ได้กล่าวมาแล้วว่า กำลังงานสูญเสียที่เกิดในเพาเวอร์ทรานซิสเตอร์จะเป็นไปได้สูงขณะเปลี่ยนสถานะการทำงาน โดยเฉพาะอย่างยิ่งขณะเริ่มหยุดนำกระแส ก่อนที่เพาเวอร์ทรานซิสเตอร์จะหยุดนำกระแส นั้น กระแสจะลดลงอย่างช้า ๆ ในขณะที่แรงดันเพิ่มขึ้นสู่ค่าแรงดันอินพุทอย่างรวดเร็ว (ดูรูปที่ 4.1 ประกอบ) กำลังงานสูญเสียในรูปความร้อนในช่วงนี้จึงเกิดขึ้นสูง

เพื่อลดการเกิดกำลังงานสูญเสียในช่วงนี้อาจทำได้โดยการต่อวงจร snubber เข้ากับเพาเวอร์ทรานซิสเตอร์ เพื่อควบคุมแรงดันตกคร่อมที่คอลเลคเตอร์และอิมิตเตอร์ให้เพิ่มขึ้นอย่างช้า ๆ จนกระทั่งกระแสที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ลดลงได้ทันกัน ซึ่งจะทำการกำลังงานสูญเสียที่เกิดขึ้นมีค่าต่ำ ลักษณะของการต่อวงจร snubber อาจทำได้ดังในรูปที่ 4.2



รูปที่ 4.1 แสดงลักษณะการลดลงของกระแสและการเพิ่มขึ้นของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส



รูปที่ 4.2 แสดงการต่อวงจร snubber ช่วยหยุดนำกระแสเพื่อหน่วงแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ให้เพิ่มขึ้นอย่างช้า ๆ

การทำงานของวงจร RCD snubber ช่วงเริ่มหยุดนำกระแสจะเป็นดังนี้คือ เมื่อเพาเวอร์ทรานซิสเตอร์ Q1 เริ่มหยุดนำกระแส แรงดันที่ขาคอลเลคเตอร์จะมีค่าเพิ่มขึ้น ทำให้มีกระแสบางส่วนไหลผ่านตัวเก็บประจุ C1 และไดโอด D1 ของวงจร snubber ทำให้เกิดแรงดันตกคร่อม C1 ด้วย แรงดันที่ตกคร่อม C1 จะทำให้แรงดันที่คอลเลคเตอร์ของเพาเวอร์ทรานซิสเตอร์เพิ่มขึ้นอย่างช้า ๆ ดังนั้นถ้าให้ C1 มีค่ามากพอ การเพิ่มขึ้นของแรงดันที่ขาคอลเลคเตอร์จะถูกหน่วงออกไป เพื่อให้กระแสที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ลดลงจนมีค่าน้อย ๆ ได้ทันกัน และจะลดการเกิดกำลังงานสูญเสียในตัวเพาเวอร์ทรานซิสเตอร์ได้

ขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มนำกระแสอีกครั้ง C1 จะคายประจุผ่านตัวต้านทาน R1 ทิ้งไป แรงดันตกคร่อม C1 จึงลดต่ำลงได้อีกครั้งและสามารถทำงานในช่วงต่อไปได้ ค่าของ C1 และ R1 ที่เหมาะสมอาจหาได้จาก

$$C1 = \frac{I_{C(PK)} * t_{OFF}}{2V_{in}}$$

$$R1 = \frac{t_{on(min)}}{2.3 C_1}$$

เมื่อ  $I_{D(PK)}$  คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

$V_{in}$  คือ ค่าแรงดันอินพุทของคอนเวอร์เตอร์

$t_{on}$  คือ ช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์

$t_{off}$  คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

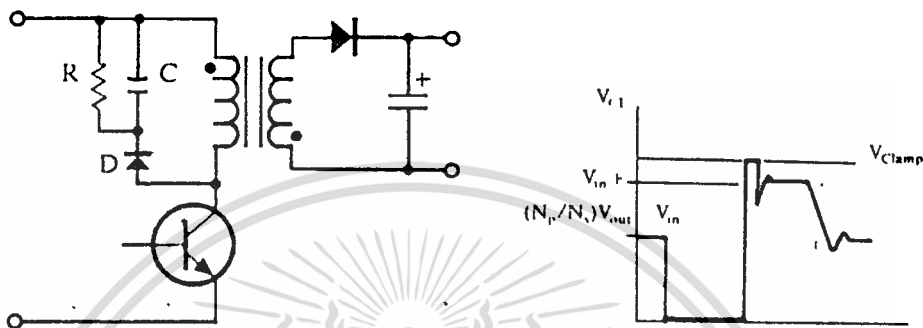
การคายประจุของ  $C_1$  จะทำให้เกิดกำลังงานสูญเสียในตัว  $R1$  สูง ตัวต้านทาน  $R1$  จะต้องทนกำลังได้สูง โดยค่ากำลังงานสูญเสียใน  $R1$  อาจหาได้จาก

$$P_D = \frac{C_1 (2V_{in})^2}{2T} \quad (\text{วัตต์})$$

เมื่อ  $T$  คือ ค่าคาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

#### 4.2 วงจรสับเบอ์ป้องกันแรงดันเกิน

ปกติการพังเสียหายของเพาเวอร์ทรานซิสเตอร์ขณะทำงาน มักมีสาเหตุหลักมาจากการทำงานเกินพิสัยปลอดภัย RBSOA แรงดันสไปด์ขณะหยุดนำกระแสโดยเฉพาะอย่างยิ่งไฟฟลายแบคและฟอร์เวิร์ดคอนเวอร์เตอร์ มักทำให้ค่าของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแสมีค่าสูงเกินค่าแรงดันสูงสุดที่มันจะทนได้ และเกิดการพังเสียหายขึ้น วงจรสับเบอ์ป้องกันแรงดันเกินจึงมีหน้าที่ป้องกันค่าแรงดันสไปด์ที่เกิดขึ้นไม่ให้เกินค่าปลอดภัยของเพาเวอร์ทรานซิสเตอร์ การต่อวงจร RCD สับเบอ์เพื่อป้องกันแรงดันเกินอาจทำได้ดังรูป 4.3



รูปที่ 4.3 แสดงการต่อสับเบอร์ป้องกันแรงดันเกินเพื่อจำกัดค่ากระแสสูงสุดที่จะตกคร่อมเพาเวอร์ทรานซิสเตอร์ ขณะเริ่มหยุดนำกระแส

การทำงานของวงจรสับเบอร์ป้องกันแรงดันเกินจะเป็นดังนี้คือ ในขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแส ตัวเก็บประจุ C จะถูกชาร์จประจุผ่านไดโอด D จากค่าแรงดันสไปค์ ค่าของ R1 จะทำให้แรงดันตกคร่อม C มีค่าต่ำกว่าแรงดันสไปค์ และมีค่าคงที่ตลอดช่วงของกระแสแรงดันสไปค์ ค่าแรงดันสูงสุดที่คอลเลคเตอร์ขณะเกิดสไปค์จึงถูกกันไว้ด้วยแรงดันที่ตกคร่อมตัวเก็บประจุ C และเนื่องจากแรงดันสไปค์จะเกิดขึ้นในช่วงเวลาสั้น ๆ ดังนั้นขณะที่แรงดันสไปค์มีค่าลดลง C1 จะคายประจุออกมาผ่านตัวต้านทาน R แรงดันตกคร่อมที่คอลเลคเตอร์จะกลับสู่ค่าแรงดันตามการทำงานปกติ

อาจกล่าวได้ว่า วงจรสับเบอร์ป้องกันแรงดันเกินนั้น ทำงานโดยการถ่ายเทพลังงานที่สะสมในตัวเหนี่ยวนำแผงอันเป็นตัวทำให้เกิดแรงดันสไปค์ ไปไว้ที่ตัวเก็บประจุ C1 แทน นั่นคือ

$$\frac{1}{2} C_1 V_c^2 = \frac{1}{2} L_1 I_{D(PK)}^2$$

เนื่องจาก  $V_c$  จะมีค่าได้ไม่เกิน  $V_{CE0} - V_{Clamp}$  ดังนั้น

$$C = \frac{L_1 I_{D(PK)}^2}{(V_{ce0} - V_{clamp})^2}$$

- เมื่อ  $L_1$  คือ ค่าความเหนี่ยวนำแฝงที่เกิดจากฟลักซ์รั่วของขดไพรมารี (leakage inductance)
- $I_{D(PK)}$  คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์
- $V_{CE0}$  คือ อัตราแรงดันตกคร่อมสูงสุดของเพาเวอร์ทรานซิสเตอร์
- $V_{Clamp}$  คือ ค่าแรงดันสูงสุดที่ยอมให้เกิดได้เมื่อเพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแส

ค่าของ  $R_1$  อาจหาได้จาก

$$R_1 = \frac{t_{OFF(m1n)}}{2.3 C_1}$$

กำลังงานสูญเสียใน  $R_1$  จะมีค่าเท่ากับ

$$P_D = \frac{1}{2T} L_1 I_{D(PK)}^2 \quad (\text{วัตต์})$$

- เมื่อ  $T$  คือ คาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์
- $t_{OFF}$  คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

## บทที่ 5

### ไดโอดในสวิทชิงเพาเวอร์ซัพพลาย

#### 5.1 กำลังงานสูญเสียในรูปแบบความร้อนของไดโอด

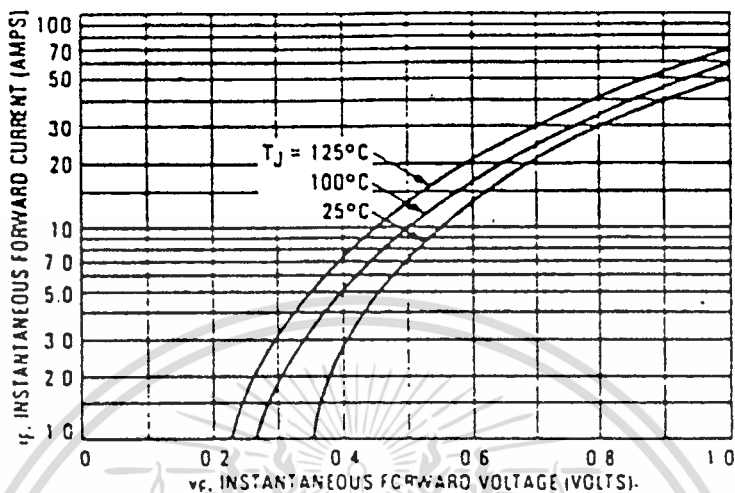
ไดโอดเป็นอุปกรณ์อีกตัวหนึ่งของสวิทชิงเพาเวอร์ซัพพลาย ที่ไม่อาจมองข้าม การเกิดกำลังงานสูญเสียในรูปแบบความร้อนขณะมันทำงานได้ เนื่องจากต้องทำงานที่ ความถี่สูง กำลังงานสูญเสียในไดโอดจะเกิดได้ 2 ลักษณะเช่นเดียวกับเพาเวอร์ ทรานซิสเตอร์คือ กำลังงานสูญเสียขณะนำกระแสและกำลังงานสูญเสียขณะเปลี่ยน สถานะ การใช้งานไดโอดที่ความถี่ต่ำ ๆ กำลังงานสูญเสียส่วนใหญ่จะเกิดจากกำลัง งานสูญเสียขณะนำกระแส แต่ที่ความถี่สูงกำลังงานสูญเสียขณะเปลี่ยนสถานะของได โอดจะมีค่าสูงชันด้วย และมีผลต่อค่ากำลังงานสูญเสียทั้งหมดที่เกิดขึ้นในไดโอด ดังนั้น จึงจำเป็นต้องเลือกชนิดของไดโอดให้ถูกต้อง เพื่อลดการเกิดกำลังงานสูญเสียที่เกิด ขึ้นทั้ง 2 ลักษณะนั้นด้วย

ขณะที่ไดโอดนำกระแสจะมีแรงดันตกคร่อมที่รอยต่อขึ้น ทำให้เกิดแรงดัน ตกคร่อมไดโอดขณะนำกระแสซึ่งจะมีค่าขึ้นกับค่ากระแสที่ไหลผ่านตัวมัน รูปที่ 5.1 จะแสดงตัวอย่างกราฟค่าของแรงดันตกคร่อมตัวไดโอดต่อค่ากระแสที่ไหลผ่านมัน โดยไดโอดในช่วงนี้จะมีกำลังงานสูญเสียเท่ากับ

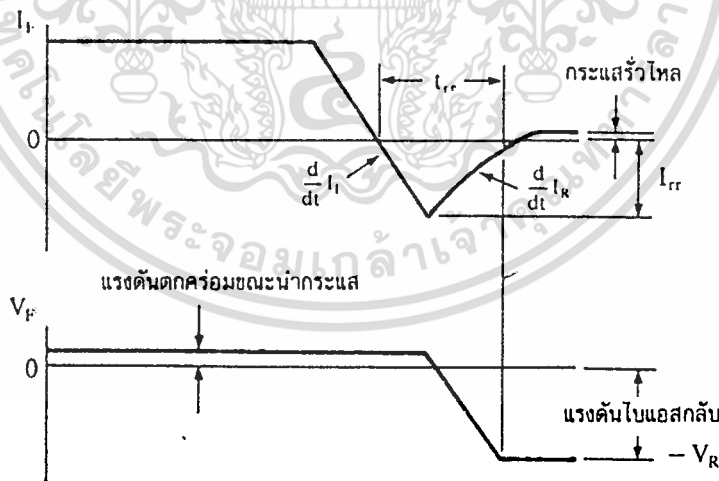
$$P_D = V_F I_F$$

เมื่อ  $P_D$  คือ ค่ากำลังงานสูญเสียในรูปแบบความร้อนของไดโอดขณะนำกระแส  
 $V_F$  คือ ค่าแรงดันตกคร่อมตัวไดโอดขณะนำกระแส  
 $I_F$  คือ ค่ากระแสที่ไหลผ่านไดโอด

ไดโอดจะเกิดกำลังงานสูญเสียได้มากที่สุดขณะเปลี่ยนสถานะเมื่อเริ่มหยุดนำ กระแส ซึ่งมีผลมาจากการเกิดประจุสะสมขึ้นในตัวไดโอดขณะนำกระแส โดยก่อนที่ ไดโอดจะตอบสนองต่อแรงดันไบแอสกลับและกันไม่ให้เกิดกระแสไหลย้อนทางได้ ได โอดจะต้องลดประจุสะสมเหล่านี้ออกไปเสียก่อน ประจุสะสมจะมีผลทำให้เกิดกระแส ไหลย้อนกลับผ่านตัวไดโอดได้ในขณะที่มีแรงดันไบแอสกลับตกคร่อมตัวมันอยู่ และได โอดต้องใช้เวลาส่วนหนึ่งเพื่อลดประจุสะสมออกไปจึงจะสามารถหยุดกระแสไบแอส กลับได้ เวลาที่เราใช้ในการลดประจุนี้จะเรียกว่า ช่วงเวลาคืนตัว(reverse recovery time) หรือ  $t_{rr}$  ลักษณะตอบสนองต่อแรงดันและกระแสของได โอดจะเป็นดังรูปที่ 5.2



รูป 5.1 แสดงตัวอย่างค่าแรงดันตกคร่อมไดโอดขณะนำกระแสกำลังงานสูญเสียในไดโอดในช่วงนี้จะมีค่า  $P_o = V_F D_F$



รูป 5.2 แสดงลักษณะของกระแสและแรงดันตกคร่อมไดโอดหน้าเริ่มหยุดนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงเวลาคืนตัว  $t_{rr}$  จะขึ้นอยู่กับค่าประจุสะสม ซึ่งเป็นผลโดยตรงจากการที่มีกระแสไหลผ่านไดโอดขณะถูกไบแอสตรง รวมทั้งการใช้งานไดโอดในลักษณะต่าง ๆ กันจะให้ค่า  $t_{rr}$  ที่แตกต่างกันออกไปด้วย จะเห็นได้ว่าในช่วงเวลา  $t_{rr}$  นี้ ไดโอดจะมีกระแสไหลขณะที่มีแรงดันตกคร่อมสูง และจะเกิดกำลังงานสูญเสียขึ้นสูงเมื่อใช้งานไดโอดที่ความถี่สูงขึ้น

ลักษณะที่สำคัญอีกประการหนึ่งของไดโอดก็คือ ความนุ่มนวลในการคืนตัว (softness recovery) ที่ความถี่สูง ๆ ลักษณะการคืนตัวของไดโอดจะมีผลต่อการเกิดสัญญาณรบกวน RFI ของสวิตซ์เพาเวอร์ซัพพลาย ค่าความนุ่มนวลในการคืนตัวของไดโอดจะกำหนดโดยค่าความชันที่ขอบขาขึ้นของกระแสในช่วงเวลาคืนตัว  $dI_{rr}/dt$  ไดโอดที่มีค่าความชัน  $dI_{rr}/dt$  น้อย ๆ จะลักษณะการคืนตัวอย่างนุ่มนวลและให้ค่าสัญญาณรบกวน RFI เกิดขึ้นต่ำ ๆ แต่จะมีช่วงเวลาคืนตัว  $t_{rr}$  มาก และเกิดกำลังงานสูญเสียได้มากด้วย

## 5.2 ชนิดและการเลือกใช้ไดโอด

เนื่องจากคอนเวอเตอร์เตอร์จะมีค่าความถี่การทำงานของวงจรตั้งแต่ 20 กิโลเฮิร์ตซ์ขึ้นไป ไดโอดที่ใช้ในคอนเวอเตอร์จึงจำเป็นต้องมีคุณสมบัติทั่วไปดังนี้คือ (1) มีแรงดันตกคร่อมขณะนำกระแสต่ำ (2) มีช่วงเวลาคืนตัว  $t_{rr}$  สั้น และ (3) สามารถทนกำลังได้สูง

ซิลิกอนไดโอดที่ใช้ในวงจรเรกติไฟเออร์ทั่ว ๆ ไปจะไม่สามารถใช้กับคอนเวอเตอร์ได้ เนื่องจากมีค่าช่วงเวลาคืนตัวมาก กำลังงานสูญเสียในรูปความร้อนจะเกิดขึ้นสูงและมีประสิทธิภาพต่ำ ปกติไดโอดที่ใช้ในวงจรคอนเวอเตอร์ควรเลือกใช้จากไดโอด 3 ชนิดดังต่อไปนี้ คือ

1. ฟาสต์-รีคัพเวอรีไดโอด (Fast Recovery Diode)
2. อุลตราฟาสต์-รีคัพเวอรีไดโอด (Ultra Fast Recovery Diode)
3. ชอตต์กีไดโอด (Schottky Diode)

## บทที่ 6

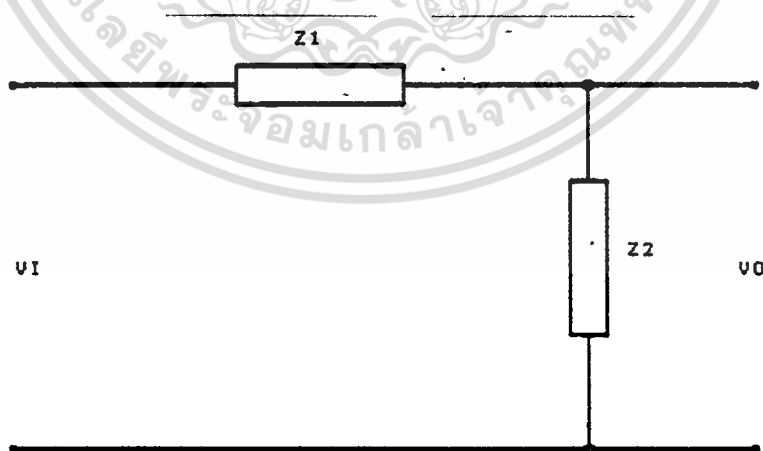
### วงจรกรองความถี่(Filter)

สัญญาณไฟสลับที่ได้จากการสวิตชิง หรือคลื่นสัญญาณอื่น ๆ ก่อตามจะประกอบไปด้วยคลื่นที่มีลักษณะรูปซายน์ ที่มีความถี่ฮาร์โมนิกอันดับต่าง ๆ ผสมกันอยู่ มากหรือน้อย แตกต่างกันไป รวมทั้งคลื่นสัญญาณรูปพีดับบลิวเอ็มด้วย สำหรับรูปคลื่นสัญญาณรูปพีดับบลิวเอ็มนั้นมีฮาร์โมนิกหลายอันดับที่กลายเป็นศูนย์ไป ถ้าหากว่าอันดับของฮาร์โมนิกเพิ่มขึ้น ขนาดของฮาร์โมนิกก็จะลดลง คลื่นที่ปรากฏจะเป็นผลลัพธ์ของการรวมฮาร์โมนิกอันดับต่าง ๆ

การทำงานของอินเวอร์เตอร์นั้น สัญญาณที่ได้จากการสวิตชิง จะยังไม่เป็นคลื่นซายน์ จะต้องผ่านวงจรกรองสัญญาณ(Filter) เพื่อกรองฮาร์โมนิกอันดับต่าง ๆ ที่ไม่ต้องการออกไป ให้เหลือแต่สัญญาณคลื่นซายน์หรือสัญญาณความถี่มูลฐาน (Fundamental) ออกมายังเอาต์พุตได้

วงจรกรองความถี่นั้นมี 2 ลักษณะด้วยกันคือ

1. Active Filter เป็นวงจรกรองความถี่สำหรับอุปกรณ์อิเล็กทรอนิกส์ ที่มีขนาดกำลังไม่สูง (Low Power)
2. Passive Filter เป็นวงจรกรองความถี่สำหรับวงจรกำลังสูง ๆ (High Power) ซึ่งโครงงานนี้ให้ออกแบบวงจรในลักษณะนี้ การออกแบบวงจรกรองความถี่ มีหลักการดังนี้

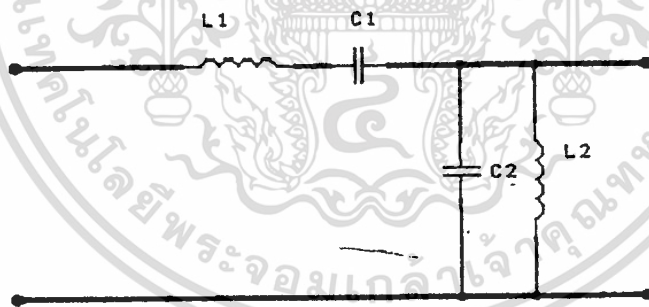


รูป 6.1 รูปสมมติของวงจรกรองความถี่

ที่ความถี่หลักจะต้องทำให้  $Z_1 \rightarrow \phi$  และ  $Z_2 \rightarrow \infty$  เพื่อที่จะทำให้ความถี่หลักผ่าน  $Z_1$  มาได้สะดวก โดยไม่มีแรงดันตกคร่อม  $Z_1$  เลย และไม่มีกระแสของคลื่นหลักไหลผ่านเข้ามายัง  $Z_2$  ได้ สำหรับคลื่นที่เป็นฮาร์มอนิก จะทำให้  $Z_1 \rightarrow \infty$  และ  $Z_2 \rightarrow \phi$  เพื่อไม่ให้กระแสฮาร์มอนิกไหลผ่าน  $Z_1$  มาได้ ถ้าผ่านมาได้บ้างก็จะลัดวงจรด้วย  $Z_2$  ดังนั้นคลื่นที่ผ่านวงจรของความถี่ออกมา จึงเป็นความถี่หลักเท่านั้น

### 6.1 แนวทางการสร้างวงจรของความถี่

สำหรับ  $Z_1$  ที่ใช้  $L_1$  และ  $C_1$  ต่ออนุกรมกัน,  $Z_2$  จะใช้  $L_2$  และ  $C_2$  เราสามารถหาความสัมพันธ์ของค่า  $L$  และ  $C$  ได้ดังนี้

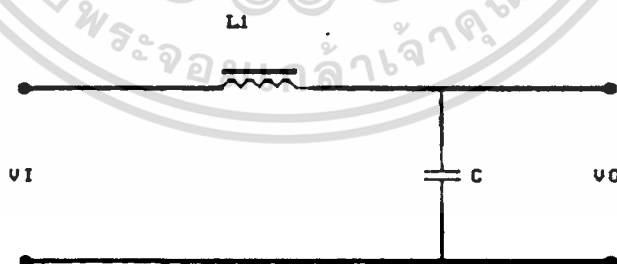


รูปที่ 6.2 วงจรของความถี่แบบ 4 อันดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 Z_1 &= j\omega L + 1/j\omega C \\
 &= j(\omega L + 1/\omega C) \\
 &= j(\omega^2 LC - 1)/\omega C \\
 Z_2 &= \frac{j\omega L/j\omega C}{(j\omega L + 1/j\omega C)} \\
 &= \frac{(j\omega^2 LC - 1)/\omega C}{(-jLC)(\omega C)} \\
 &= \frac{(\omega^2 LC - 1)}{-jL} \cdot \frac{1}{(\omega^2 LC - 1)} \\
 &= -j\omega L / (\omega^2 LC - 1)
 \end{aligned}$$

สำหรับความถี่สูง ๆ นั้น ฮาร์มอนิกส่วนใหญ่จะเกิดขึ้นที่อันดับสูง ๆ ดังนั้น การออกแบบวงจรกรองความถี่ สามารถใช้วงจร Low Pass Filter ซึ่งเป็น วงจรแบบสองอันดับ (L-C Filter) ได้เลย



รูปที่ 6.3 วงจรกรองความถี่ Low Pass

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณค่า  $L$  และ  $C$  ของวงจรกรองความถี่แบบ 4 อันดับ หาได้จากค่า  
- หาค่า  $\omega_0$

$$\omega_0 = 2 f_0$$

$f_0$  : cut off frequency

$$\omega_0 = 1/(L_1 C_1)^{1/2}$$

$$= 1/(L_2 C_2)^{1/2}$$

$$C_1 = A C_2$$

$$L_2 = A L_1$$

ค่า  $A$  จะสัมพันธ์มาเพื่อใช้ในการออกแบบ ปรับไปจนกระทั่งได้ค่าที่เหมาะสมหรือใช้โปรแกรมทางคอมพิวเตอร์ช่วยในการคำนวณ

- กำหนดค่า  $L_1$ ,  $C_1$  และ  $A$  แล้วหาค่า  $L_2$  และ  $C_2$

$$L_1 = 1/\omega_0^2 C_1$$

$$C_2 = C_1/A$$

$$L_2 = A L_1$$

จากรูป 4.19 แนวทางการคำนวณหาค่า  $L$  และ  $C$  ของวงจร Low Pass Filter มีดังนี้

$$E_0 / E_1 = (1/SC)$$

$$(SL+1/SC)$$

$$= 1/(LSC^2+1)$$

$$E_{0(s)} / E_{1(s)} = 1/(LCS^2+1)$$

$$E_{0(j\omega)} / E_{1(j\omega)} = 1/(LCj\omega^2+1)$$

$$= 1$$

$$(j\omega/(1/LC))^2 + 1$$

$$\omega_n = 1/(LC)^{1/2}$$

$$= 2 f_n$$

$f_n$  : corner frequency

วงจรกรองความถี่แบบ 4 อันดับ การออกแบบจะต้องกำหนดค่าความถี่เรโซแนนซ์จากค่ากำหนดเดิมที่ว่า ให้ค่าอิมพีแดนซ์  $Z_1$  มีค่าเท่ากับศูนย์ที่ความถี่หลัก และมีค่ามาก ๆ ที่ความถี่ฮาร์มอนิกอันดับสูง ๆ อิมพีแดนซ์  $Z_2$  มีค่าเป็นอนันต์ที่ความถี่หลัก แต่มีค่าน้อยมากที่ความถี่ฮาร์มอนิกอันดับสูง ๆ เราจะพิจารณาความสัมพันธ์ระหว่าง L และ C ที่ความถี่หลักหรือความถี่เรโซแนนซ์ ได้ดังนี้

$$Z_1 = \phi = j(\omega_r^2 LC - 1) / \omega_r C$$

$$\phi = \omega_r^2 LC - 1$$

$$1/\omega_r = (LC)^{1/2}$$

$$1/2\pi f = (LC)^{1/2}$$

เมื่อ  $f_r$  เป็นความถี่เรโซแนนซ์

- พิจารณาค่าอิมพีแดนซ์ที่ต่ออนุกรม :  $Z_1$  ที่ความถี่ฮาร์มอนิกอันดับที่ n จาก

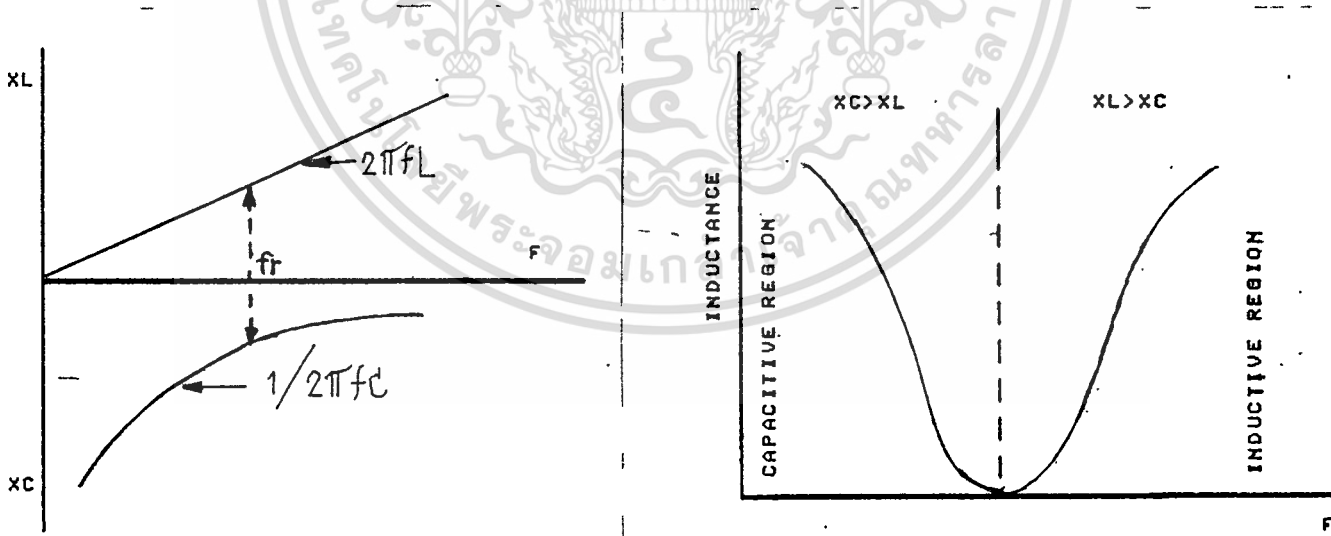
$$Z_1 = j(\omega^2 LC - 1) / \omega C$$

$$\omega = 2\pi n f_r = n\omega_r$$

$$Z_1 = j(n^2 \omega_r^2 LC - 1) / n\omega_r C$$

$$Z_1 = j(n\omega_r L - 1/n\omega_r C)$$

ดังนั้นในส่วนของอิมพีแดนซ์ที่ต่ออนุกรม :  $Z_1$



รูปที่ 6.4 แสดงความสัมพันธ์ระหว่างความถี่กับอิมพีแดนซ์

ที่ความถี่เรโซแนนซ์  $f_r$  จะมีค่า  $X_L = X_C$  แต่ค่าแรงดันที่ตกคร่อม L และ C จะมีลักษณะต่างเฟสกัน 180 องศาพอดี ทำให้แรงดันรวมเป็นศูนย์ และที่ความถี่ฮาร์มอนิกอันดับสูง ๆ จะเห็นว่า  $X_L$  จะมีค่าเพิ่มขึ้น ในขณะที่  $X_C$  มีค่าลดน้อยลง

พิจารณาค่าอิมพีแดนซ์ :  $Z_2$  ที่ความถี่ฮาร์มอนิกอันดับที่ n

$$\begin{aligned} \text{จาก } Z_2 &= -j\omega L / (\omega^2 LC - 1) \\ &= -jn\omega_r L \end{aligned}$$

$$= \frac{-j}{(n^2 \omega_r C - 1)}$$

$$= \frac{-j}{n\omega_r C - 1 / (n\omega_r L)}$$

$$= \frac{j}{1 / (n\omega_r L) - n\omega_r C}$$

$$= \frac{j(1 / (n\omega_r L) - n\omega_r C)}{1}$$

$$= \frac{j(1 / (n\omega_r L) - n\omega_r C)}{j(n\omega_r C - 1 / (n\omega_r L))}$$

$$= \frac{j(1 / (n\omega_r L) - n\omega_r C)}{1}$$

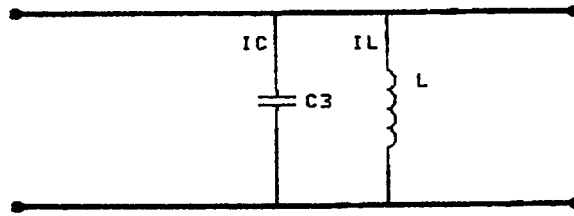
$$= \frac{j(1 / (n\omega_r L) - n\omega_r C)}{1}$$

$$= \frac{j(1 / (n\omega_r L) - n\omega_r C)}{1}$$

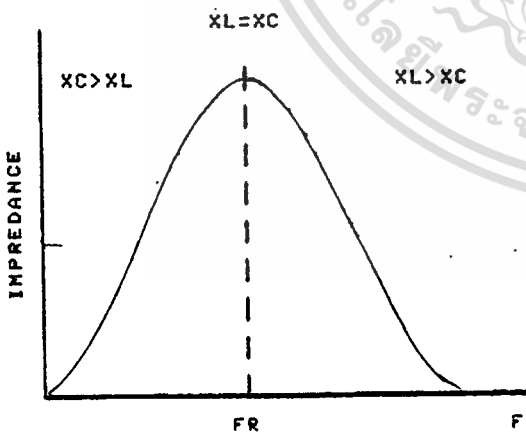
$$= \frac{j(1 / (n\omega_r L) - n\omega_r C)}{1}$$

ที่ฮาร์มอนิกอันดับสูง ๆ ค่า  $n\omega_r C$  จะเพิ่มขึ้นมาก ในขณะที่  $1 / (n\omega_r L)$  จะลดลงมาก ฉะนั้นจึงทำให้  $Z_2$  มีค่าลดลง เมื่อฮาร์มอนิกมีอันดับสูงขึ้น

- ในส่วนของฮาร์มอนิกต่อขนาน :  $Z_2$

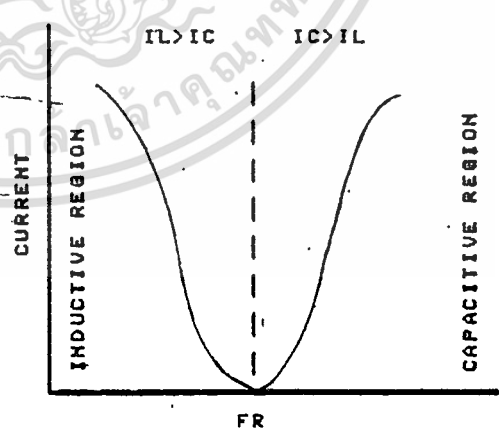


รูปที่ 6.5 แสดง current-phasor diagram ที่ความถี่เรโซแนนซ์



รูปที่ 6.6

แสดง impedance response curve



รูปที่ 6.7

แสดง current response curve

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ความถี่เรโซแนนซ์  $f_r$  จะทำให้อิมพีแดนซ์มีค่าเป็นอนันต์ ทำให้ไม่มีกระแสไหลเข้าไปในวงจรเลย แต่สำหรับที่ฮาร์มอนิกอันดับสูง ๆ จะทำให้ค่าอิมพีแดนซ์รวมมีค่าลดลงมาก จึงมีกระแสฮาร์มอนิกไหลเข้าไปใน  $Z_2$  มาก จะเห็นได้จากรูปที่ 6.7 ว่าเส้นโค้งของกระแสจะอยู่ในช่วง capacitive region

แต่จากการที่ฮาร์มอนิกถูกอิมพีแดนซ์  $Z_1$  (ซึ่งจะมีค่ามากที่ฮาร์มอนิกอันดับสูงๆ) ลดทอนกระแสให้เหลือน้อยลงมามากแล้ว จึงทำให้กระแสส่วนที่น้อยหลุดมาได้นั้น ไหลลงไปใน  $Z_2$  เกือบทั้งหมด แต่กระแสในส่วนคลื่นหลักจะไหลผ่าน  $Z_1$  ได้อย่างสะดวกและจะไม่ไหลเข้า  $Z_2$  เลย ดังนั้นหลังจากที่นำ  $Z_1$  และ  $Z_2$  มาต่อในวงจรกรองความถี่แล้ว จะทำให้สัญญาณเอาต์พุตที่ออกมาเป็นคลื่นรูปไซน์ ความถี่ 50 เฮิร์ตซ์พอดี

ในวงจรกรองความถี่นี้ จะทำให้แรงดันขาเข้าและขาออกมีเฟสตรงกันพอดี แต่จุดที่ไม่เกิดเรโซแนนซ์กันนั้น จะทำให้เกิดการ leading หรือ lagging แล้ว แต่กรณีของความถี่ว่าจะมีค่ามากกว่าหรือน้อยกว่าความถี่เรโซแนนซ์

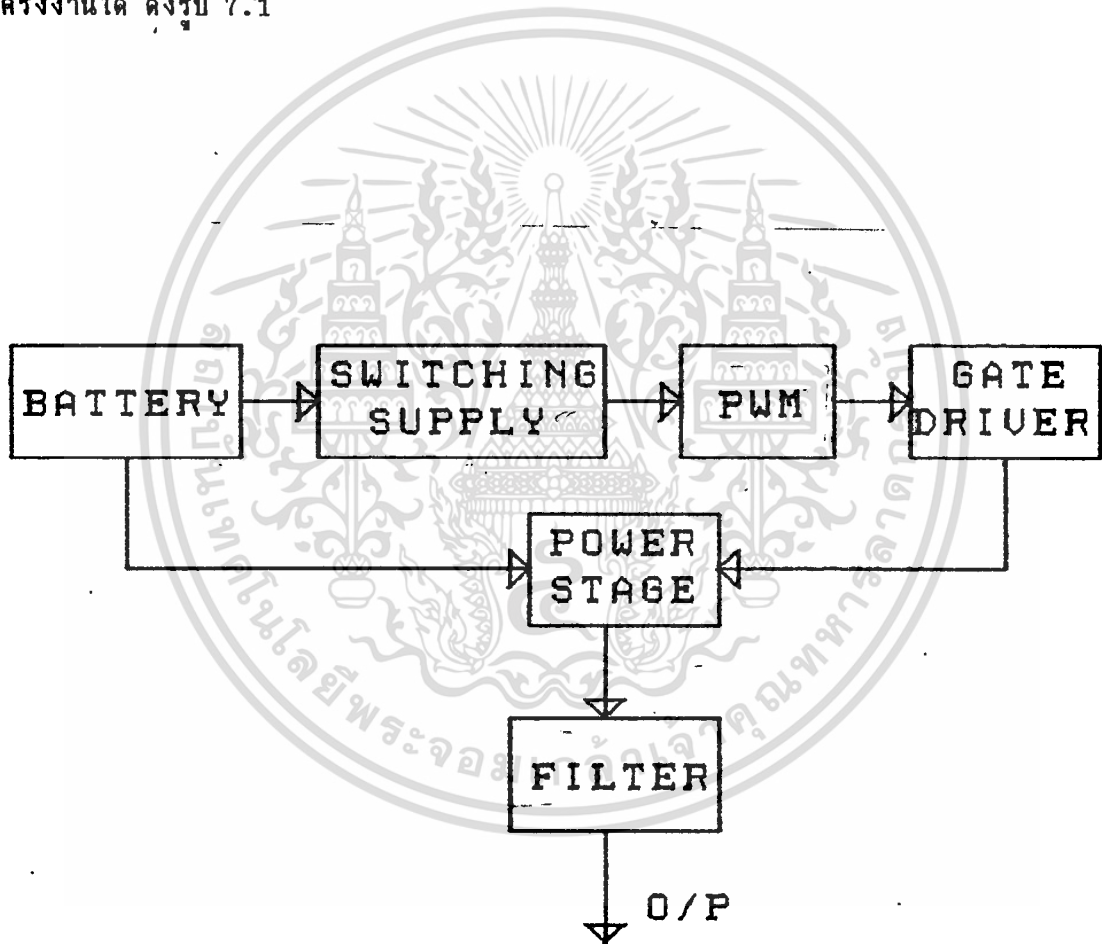
สำหรับวงจรกรองสัญญาณในโครงการนี้ เลือกใช้วงจร Low Pass Filter สวิตซ์ที่ความถี่สูง ทำให้กรองสัญญาณได้ง่าย ทำให้ช่วยลดขนาดของ L และ C ลง ซึ่งเป็นผลดีต่อวงจรอินเวอร์เตอร์ทั้งหมด

## บทที่ 7

## การออกแบบอินเวอร์เตอร์

เราสามารถแสดงบล็อกไดอะแกรม (BLOCK DIAGRAM) แสดงการทำงานอย่างคร่าวๆของ

โครงการนี้ได้ ดังรูป 7.1



รูปที่ 7.1 แสดงบล็อกไดอะแกรมแสดงการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์ในโครงการประกอบด้วยวงจรต่าง ๆ ดังต่อไปนี้

1. วงจรสร้างสัญญาณสามเหลี่ยมและสัญญาณพัลส์
2. วงจรตรรก ทำหน้าที่สร้างสัญญาณควบคุมการทำงานของมอสเฟต
3. วงจรขับมอสเฟต (GATE DRIVE CIRCUIT) ทำหน้าที่ขยายสัญญาณควบคุมที่สร้างขึ้นไปให้มีกำลังสูงพอที่จะนำไปขับเพาเวอร์มอสเฟต ให้ทำการสวิตช์ตามรูปแบบของคลื่น PWDE
4. วงจรกำลัง (POWER STAGE) จะเป็นส่วนที่แปลงแรงดันไฟตรงให้เป็นไฟสลับ
5. วงจรกรองความถี่ (FILTER) ทำหน้าที่กรองความถี่ฮาร์โมนิคต่าง ๆ ที่เกิดขึ้นออกไป อันเนื่องมาจากสัญญาณที่ออกมาจากวงจรกำลังเป็นรูปพัลส์ เพื่อให้ได้เอาต์พุตเป็นรูปไซน์ตามต้องการ

### 7.1 วงจรสร้างสัญญาณสามเหลี่ยม และ PULSE

วิธีการสร้างสัญญาณสามเหลี่ยมความถี่ 20 kHz กับสัญญาณ PULSE ความถี่ 20 kHz และสัญญาณ PULSE ความถี่ 50 Hz วิธีการสร้างสัญญาณสามเหลี่ยมความถี่ 20 kHz กับสัญญาณ PULSE ความถี่ 20 kHz เราใช้ IC เบอร์ 8038 เป็นตัวผลิตสัญญาณ สามเหลี่ยม และสัญญาณ PULSE 20 kHz โดยที่ขา 4 กับ 5 ของ IC 8038 จะมีค่า R 14K ต่ออยู่ทั้ง 2 ขา เพื่อให้ค่า DUTY CYCLE สัญญาณสามเหลี่ยมเป็น 50 % และมี R 10K ต่ออนุกรมเพื่อเป็นตัวปรับให้ค่าความถี่ของสัญญาณสามเหลี่ยมที่ออกจากขา 3 ให้มีค่า 20 kHz พอได้ จากนั้นเรานำสัญญาณที่ได้ไปอินให้กับ Op Amp 741 เพื่อทำการปรับขนาดของสามเหลี่ยม โดยเปลี่ยนแปลงค่า R VARY 50 K ที่ต่อกับขา O/P เพื่อทำการปรับ offset ของสัญญาณสามเหลี่ยม เพื่อให้ชักรวมและชักรวมมีขนาดเท่ากัน และป้อนสัญญาณนี้เข้าวงจร comparator อีกที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนสัญญาณ pulse ความถี่ 20 kHz ที่ออกมาจากขา 9 ของ IC 8038 ซึ่งเราจะใช้สัญญาณนี้เป็น counter หรือ สัญญาณ Co ในวงจรตรรกสำหรับสัญญาณ pulse ความถี่ 50 Hz เราสามารถสร้างได้จากวงจรถอดความถี่ ซึ่งตัวหารจะต้องมีค่าเท่ากับ  $20 \text{ kHz}/50$  เท่ากับ 400 Hz มีค่าเท่ากับ  $2*2*2*2*5*5$  จากการแยกตัวประกอบจะพบว่า เราต้องใช้ตัวหาร 5 จำนวน 2 ตัว ซึ่งเราใช้ IC 74LS90 เป็นตัวหารความถี่ และสำหรับวงจรถอดความถี่ 16 เราใช้ IC เบอร์ 14024 เป็นตัวหารความถี่ เมื่อเราทำการหารความถี่ให้ได้ PULSE 50 Hz แล้วส่งสัญญาณเข้าวงจรกำเนิด SINE WAVE ความถี่ 50 Hz

## 7.2 วงจรสร้างสัญญาณ SINE WAVE

หลักการในการออกแบบนั้นเราต้องการทำการแปลงสัญญาณ PULSE ความถี่ 50 Hz ให้เป็นสัญญาณ SINE WAVE ความถี่ 50 Hz ซึ่งสัญญาณ PULSE นั้นเราจะทำการใช้ LOW PASS หรือ BAND PASS กรองให้เป็น SINE WAVE โดยตรงนั้นไม่สามารถทำได้เนื่องจากสัญญาณ PULSE มี HARMONIC มากมาย หรือถ้าเราจะทำการออกแบบโดยนำเอาสัญญาณ PULSE มาทำการ INTEGRATE 2 ครั้ง เพื่อให้ได้ SINE WAVE นั้นก็ได้ แต่สัญญาณที่ได้ออกมาจะเพี้ยนไม่เป็นสัญญาณ PURE SINE WAVE ดังนั้นเราจะต้องทำการแปลงสัญญาณ PULSE มาเป็นสัญญาณสามเหลี่ยมก่อน และหลังจากนั้นจึงทำการใช้ BANDPASS FILTER กรองความถี่ให้เหลือ 50 Hz ซึ่งนั่นก็คือสัญญาณ SINE WAVE นั้นเอง

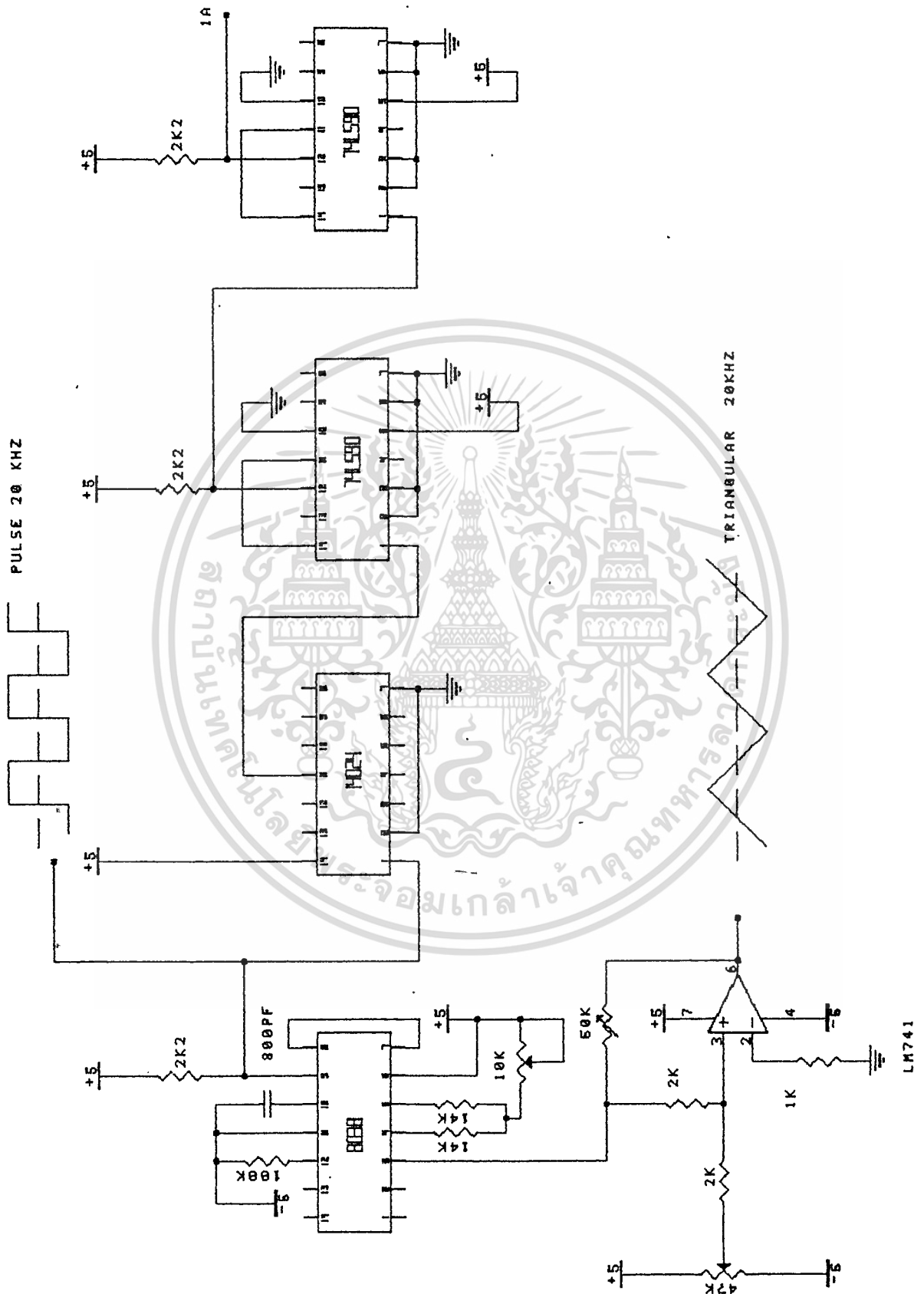
วิธีการสร้างสัญญาณ SINE WAVE นั้นจากรูป 7.2 เมื่อเราได้สัญญาณ PULSE ความถี่ 50 จากวงจรถอดความถี่ แล้วสัญญาณที่ได้จะมีช็อกบวกลบอย่างเดี๋ยวนั้น แต่ในการ INTEGRATE สัญญาณ

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษารายวิชาอิเล็กทรอนิกส์เบื้องต้น ไม่สามารถนำไปเผยแพร่ในเชิงพาณิชย์ได้โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

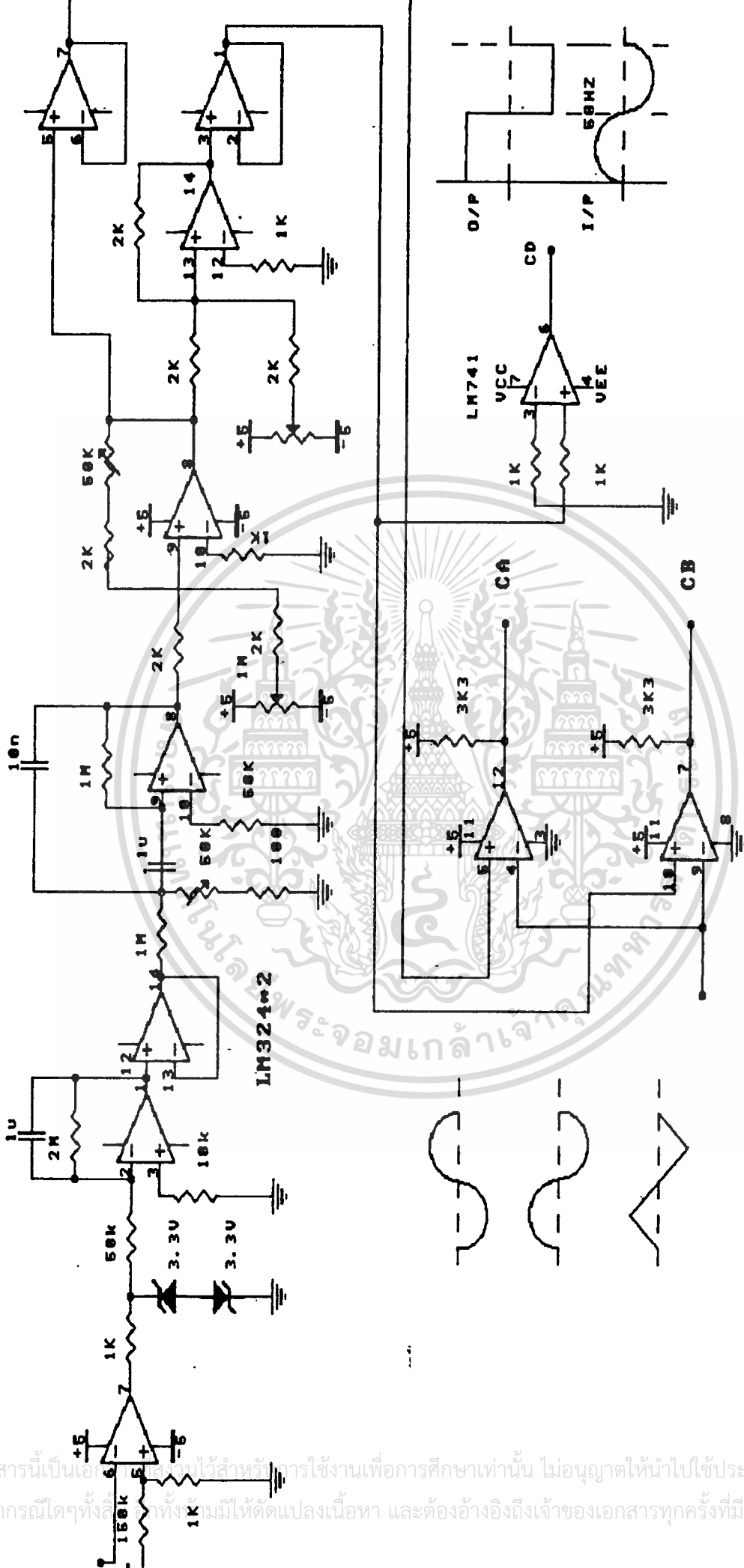
ที่เราได้จากวงจรความถี่นั้น เราต้องทำการตัดแปลงสัญญาณ PULSE ที่มีชื่อกบวกรเพียงอย่างเดียว ให้มีทั้งชื่อกบวกรและชื่อกลบเสียก่อน โดยเราจะใช้ OP AMP ตัวแรกเป็นตัว COMPARE และใช้ ZENER DIODE 3.1V เป็นตัว BLOCK สัญญาณให้มีทั้งชื่อกบวกรและชื่อกลบซึ่งมีค่า +3.1V และ -3.1V เมื่อเราได้สัญญาณ PULSE แล้วจึงทำการ INTEGRATE โดย OP AMP ตัวที่ 2 จากนั้นเราจึงกรองความถี่โดยใช้ BAND PASS FILTER ขนาด 50 kHz ซึ่งทำงานโดย OP AMP ตัวที่ 3 และ 4 จากนั้นเราทำการขยายสัญญาณ SINE WAVE โดยให้ OP AMP ตัวที่ 5 ซึ่ง OP AMP ตัวนี้สามารถปรับ OFFSET สัญญาณ SINE WAVE ให้ชื่อกบวกรและชื่อกลบมีขนาดเท่ากัน โดย R VERY 47K ส่วน OP AMP ตัวที่ 6 จะทำการกลับ PHASE สัญญาณ SINE WAVE ทำให้เราได้สัญญาณ SINE WAVE 2 สัญญาณซึ่งมี PHASE ตรงข้ามกัน หลังจากนั้นนำสัญญาณทั้งหมดเข้าวงจร COMPARATOR

### 7.3 วงจร COMPARATOR

เมื่อเราได้สัญญาณ SINE WAVE ที่มี PHASE กลับกันความถี่ 50 Hz แล้วนำมาทำการเปรียบเทียบกับสัญญาณสามเหลี่ยมความถี่ 20 kHz โดยเราใช้ COMPARATOR ที่มีความไวสูงในที่นี้เราให้ IC เบอร์ LM319 ซึ่งเป็น DUAL COMPARATOR สัญญาณ O/P ที่ได้จะเป็นสัญญาณ Ca, Cb ซึ่งเป็นสัญญาณที่ใช้ในการสร้างสัญญาณทริกขาเกทของ POWER MOSFET



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

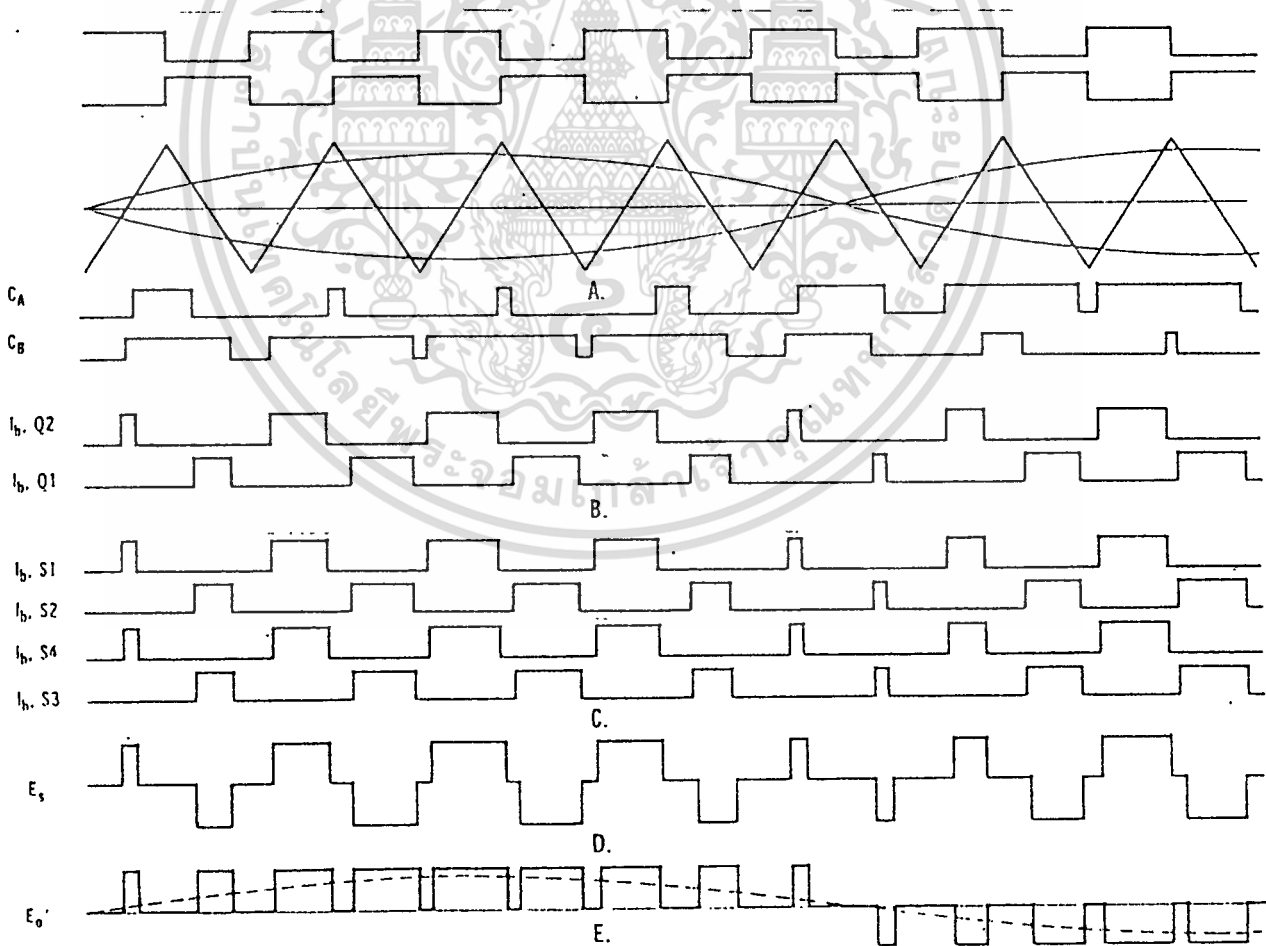


LM319

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งนี้ หากมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 7.4 วงจรตรรก

ในการสร้างสัญญาณที่ใช้ในการทริกขาเกตของ POWER MOSFET ในส่วนของ POWER STAGE ต้องใช้สัญญาณ 3 สัญญาณมาประมวลผล โดยสัญญาณทั้ง 3 ประกอบด้วย  $C_a, C_b, C_c$  เพื่อให้ได้สัญญาณ O/P ที่ใช้ในการทริกขาเกตของ POWER MOSFET อันได้แก่ Q1, Q2, S1, S2, S3, S4 โดยที่ Q1, Q2 เป็นสัญญาณที่ทำหน้าที่ทริกขาเกตของ POWER MOSFET ทางด้าน I/P ของหม้อแปลง และ S1, S2, S3, S4 เป็นสัญญาณที่ทำหน้าที่ทริกขาเกตของ POWER MOSFET ทางด้าน O/P ของหม้อแปลง

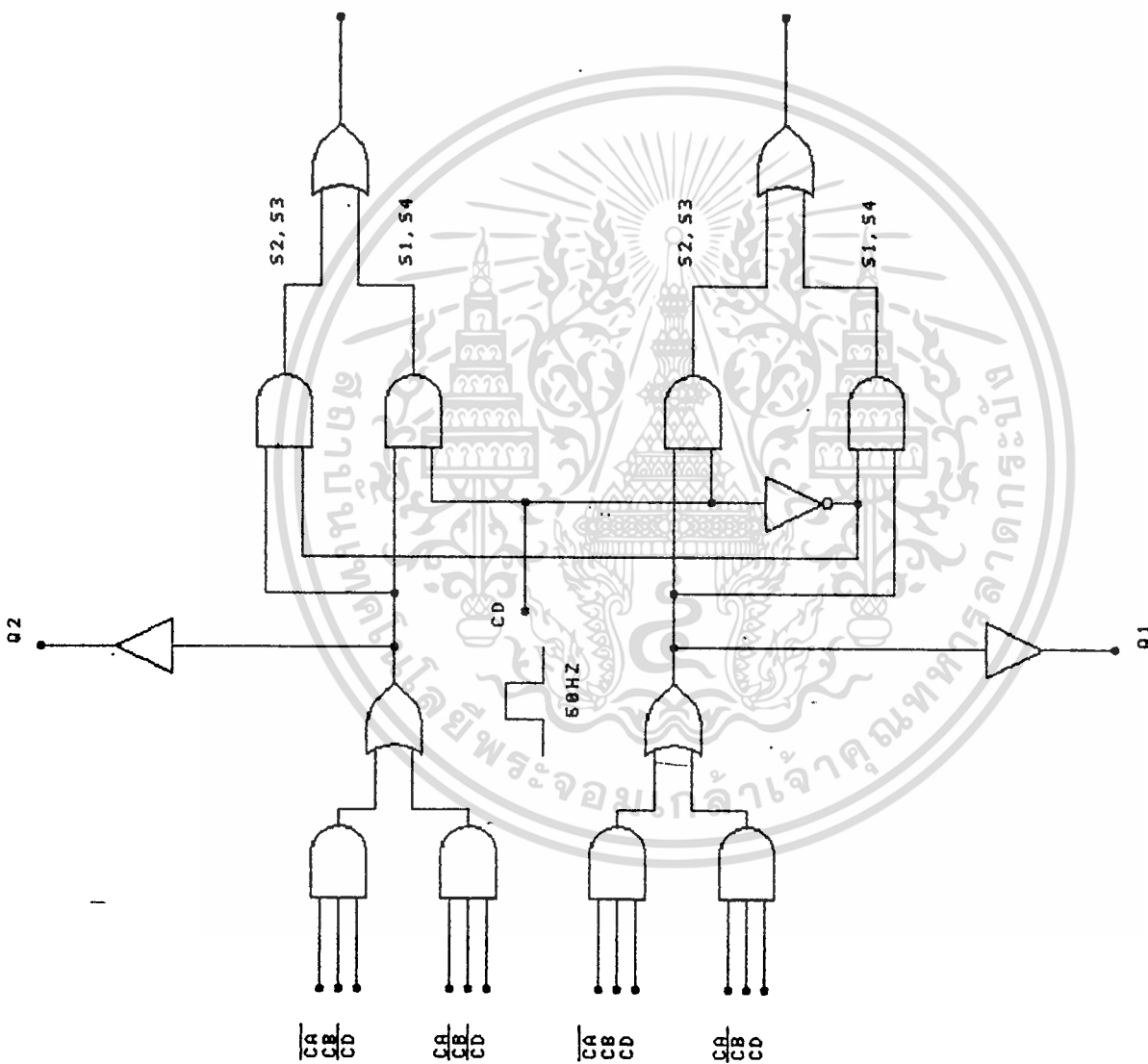


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการสร้างสัญญาณต่างๆ ที่กล่าวมานั้น เราจะใช้แผนที่คาร์นอซึ่งเป็นรูปภาพเชิงเรขาคณิต มาช่วยในการสังเคราะห์ และลดรูปวงจรถูกตรรกะให้น้อยที่สุด จากรูปที่ผ่านมามีทำให้เราหาความสัมพันธ์ทางตรรกะระหว่างสัญญาณ I/P (Co, Ca, Cb) กับสัญญาณ O/P (S1, S2, S3, S4) ได้ดังนี้

I/P			O/P	
Co	Ca	Cb	Q2	Q1
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	0
1	0	0	0	0
1	0	1	0	1
1	1	0	0	1
1	1	1	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LOGIC CIRCUIT OF POWER MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

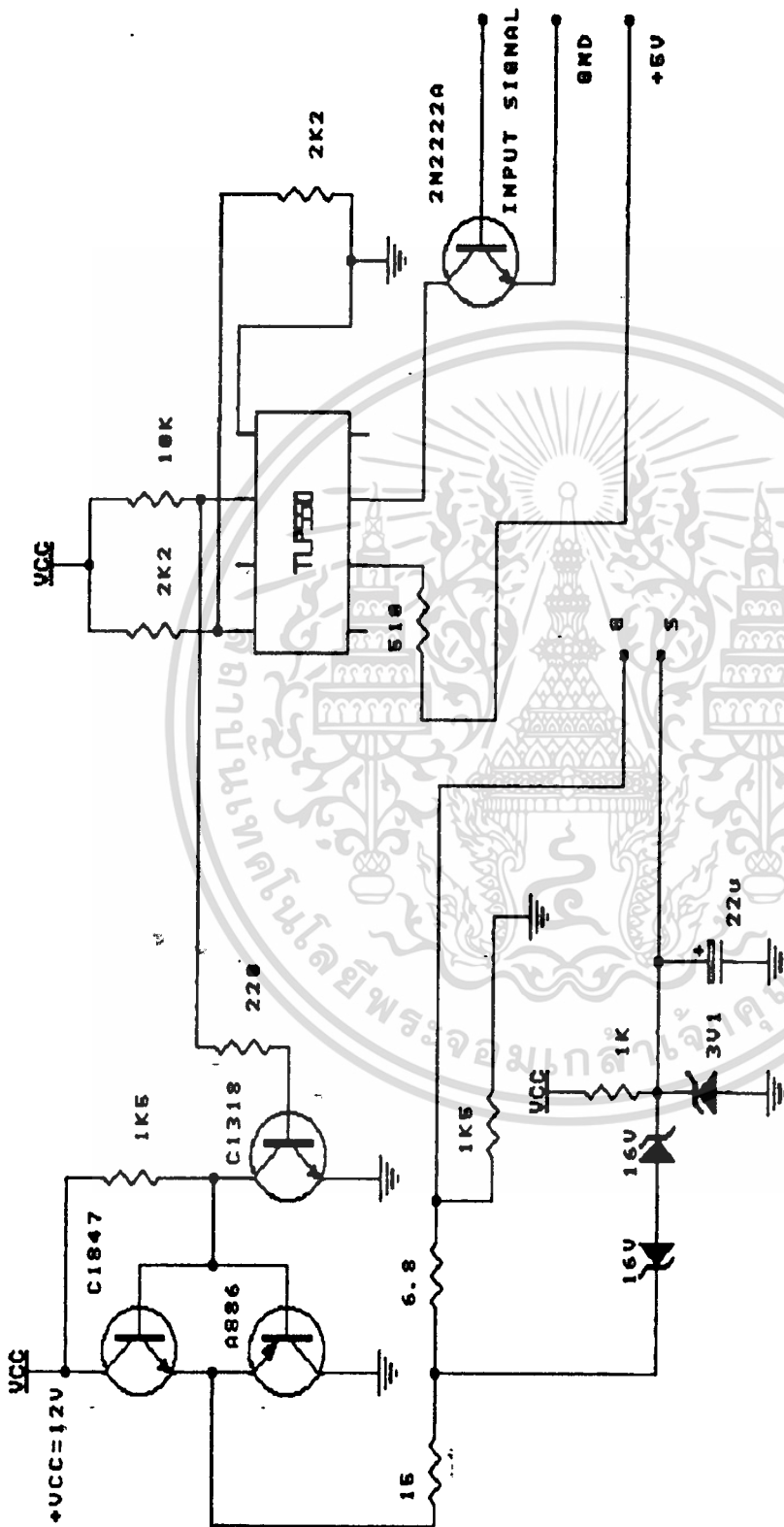
## 7.5 วงจรขับมอเตอร์เฟด (GATE DRIVE CIRCUIT)

หลักการออกแบบวงจร GATE DRIVE ซึ่งวงจรนี้มีความสำคัญต่อวงจร INVERTOR มาก โดยทำหน้าที่เป็นตัวขับ MOSFET ให้ทำงานแบบ CLASS D คือทำงานในช่วง ON กับ OFF เท่านั้น และวงจร GATE DRIVE ยังมีหน้าที่ในการแยก GND ของวงจร DRIVE ออกจากวงจร. สร้างสัญญาณต่าง ๆ โดยการใช้องค์ประกอบ OPTO DIODE เป็นตัวแยก GND นั้นเอง

หลักการการทำงานของวงจร GATE DRIVE ในส่วนแรกจะมีสัญญาณ I/P SIGNAL ที่ได้จากวงจรตรรกะซึ่งมีทั้งหมด 6 สัญญาณอันได้แก่ Q1, Q2, S1, S2, S3, S4 มาทำการขับให้สัญญาณมีกระแสเพิ่มขึ้น โดยเราจะใช้ทรานซิสเตอร์เบอร์ 2N2222A เป็นตัวขับกระแสให้ DIODE ใน OPTO DIODE เบอร์ TLP 550 และมีตัวจำกัดกระแสของ DIODE โดยการต่อค่าความต้านทาน 20 โอห์ม เข้าที่ขา 2 ของ OPTO DIODE และทรานซิสเตอร์ เบอร์ 2N2222A หลังจากนั้น DIODE ใน TLP 550 ได้ทำการส่งสัญญาณไปที่ PHOTO DIODE และจะถูกขับให้มีความถี่สูงขึ้น โดยการต่อแบบ COMMON EMITTER ให้กับทรานซิสเตอร์ใน TLP 550 เมื่อสัญญาณออกจากทรานซิสเตอร์ที่ขา 6 ของ TLP 550 แล้วจะส่งสัญญาณไปที่ทรานซิสเตอร์เบอร์ C1318 ทำหน้าที่ในการปรับสัญญาณให้มีความคมชัดมากขึ้น และทรานซิสเตอร์เบอร์นี้ ยังทำการขับกระแสเบส ให้กับทรานซิสเตอร์เบอร์ C1847 และ A886 ซึ่งจะทำหน้าที่เป็นวงจร PUSH-PULL และส่งสัญญาณ +12 โวลต์ กับ 0 โวลต์ ออกไปที่ขาเอก ส่วนของ ZENER DIODE 16 โวลต์ นั้นทำหน้าที่ BLOCK VOLTAGE และกระแสไม่ให้ไหลไปยังอีกด้านหนึ่งของวงจร และทำการกดแรงดันให้เป็นไฟลบโดย ZENER DIODE 3.1V และ ZENER DIODE 13 V ทำหน้าที่กันกระแสไม่ให้ไหลไปยังทรานซิสเตอร์เบอร์ C1847 และ C1318 ดังนั้น เมื่อเราต่อวงจรเสร็จแล้วทำการป้อน I/P ด้วย สัญญาณพัลส์ขนาด +5 โวลต์ O/P ที่จะได้จากขาเอก และ ขอส ซึ่งจะเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไฟบวก 9 โวลต์ และไฟลบ 3 โวลต์

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Gate Drive Circuit**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

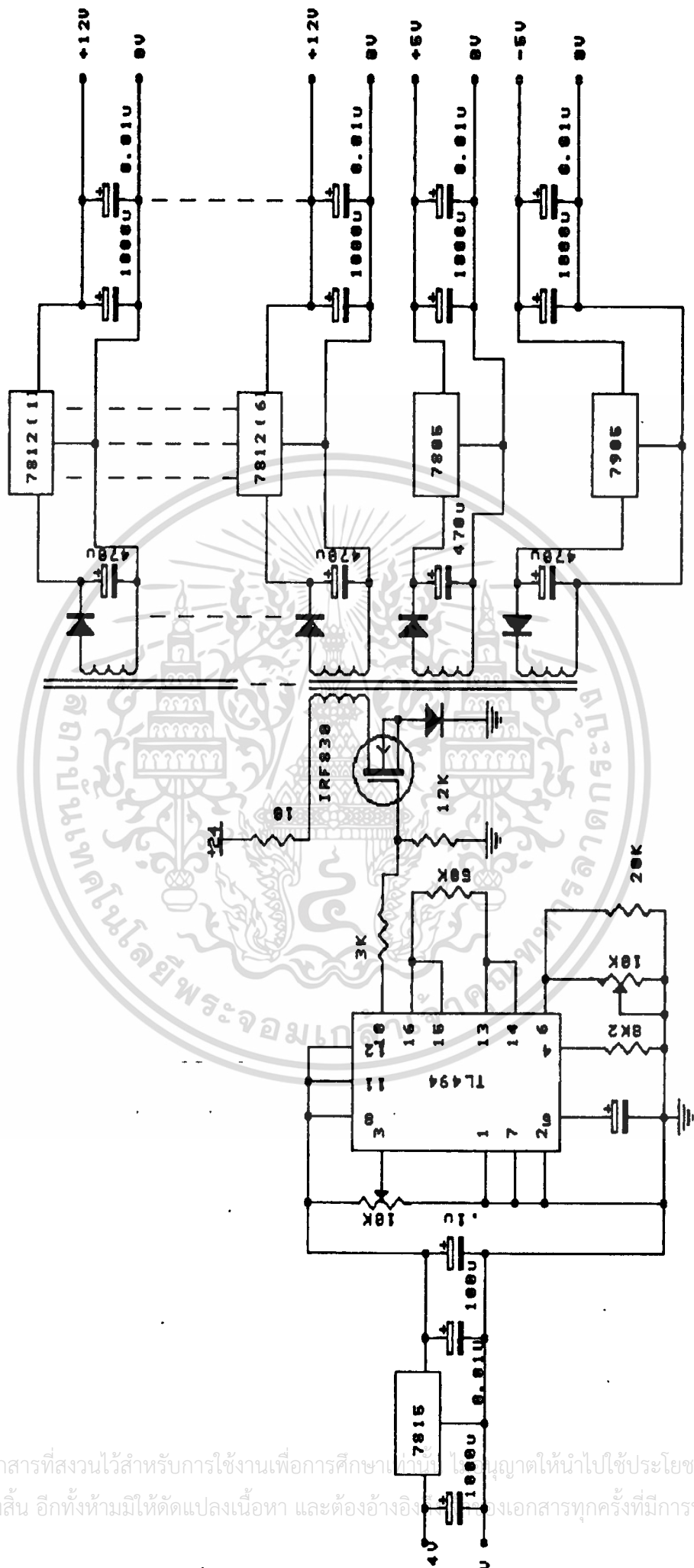
## 7.6 วงจร SWITCHING POWER SUPPLY

การออกแบบวงจร SWITCHING POWER SUPPLY เพื่อแยก GND ของวงจรออกจากกันซึ่งเป็นส่วนที่สำคัญส่วนหนึ่งของวงจร ถ้าหากว่าไฟเลี้ยงของวงจร DRIVE แต่ละอันไม่แยก GND ออกจากกันจะมีผลทำให้ส่วนของวงจร SWITCHING ภาค O/P ไม่ทำงานและสติกคาจะถูก DROP เข้ามาในวงจรเลี้ยงทั้งหมด อาจทำให้วงจร DRIVE พังได้ วิธีการออกแบบวงจร SWITCHING POWER SUPPLY แบบง่ายโดยใช้ IC 494 สร้างสัญญาณ PULSE โดยให้ความต้านทานเปลี่ยนค่าได้ 10K ทำหน้าที่ในการปรับความถี่ของ IC 494 (ปรับจนกระทั่งหม้อแปลงจะไม่มีเสียง) ที่ขา 3 จะมีค่าความต้านทานเปลี่ยนค่าได้ 10K ไว้สำหรับ DUTY CYCLE ของสัญญาณ PULSE ที่ขาซึ่งไปควบคุมการทำงานของ MOSFET IRF 830 และที่ขา 10 ของ IC 494 จะมีการ DEVIDER VOLTAGE เพื่อป้องกันไม่ให้ MOSFET เกิดความเสียหาย ส่วนของ PULSE TRANSFORMER เราจะทำการพันหม้อแปลงแบบ 1:1 โดยทางด้าน PRIMARY 1 ขด และ SECONDARY 8 ขด ส่วนค่าความต้านทาน 10K นี้ไว้เพื่อป้องกันกระแสกระชากที่อาจทำให้ MOSFET IRF 830 เกิดความเสียหายได้ และ DIODE 2 ตัวนี้ ต่ออยู่ในส่วน I/P ของหม้อแปลงมีไว้เพื่อให้ MOSFET OFF เร็วขึ้น และทำให้สัญญาณที่ได้มีลักษณะดีขึ้น

ส่วน O/P ของ PULSE TRANSFORMER จะมีทั้งหมด 8 ขด โดยจะทำการ REGULATE เป็นไฟเลี้ยง 12V 6 ขดเพื่อจ่ายให้วงจร DRIVE และ +5V กับ -5V จำนวน 2 ขดเพื่อจ่ายให้วงจร SIGNAL ส่วน DIODE ที่ภาค O/P อาจใช้ DIODE ธรรมดา หรืออาจจะใช้ FAST RECOVERY DIODE ก็ได้ ส่วนค่าของตัวเก็บประจุที่มีค่า 0.01uF มีไว้สำหรับป้องกัน NOISE เข้าไปกวน ส่วน IC 494 จะใช้ไฟเลี้ยง 15 V เป็นตัวจ่ายโดยมี GND เดียวกัน BATTERY

### ดังแสดงในรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



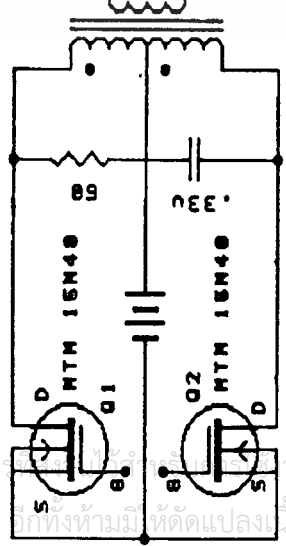
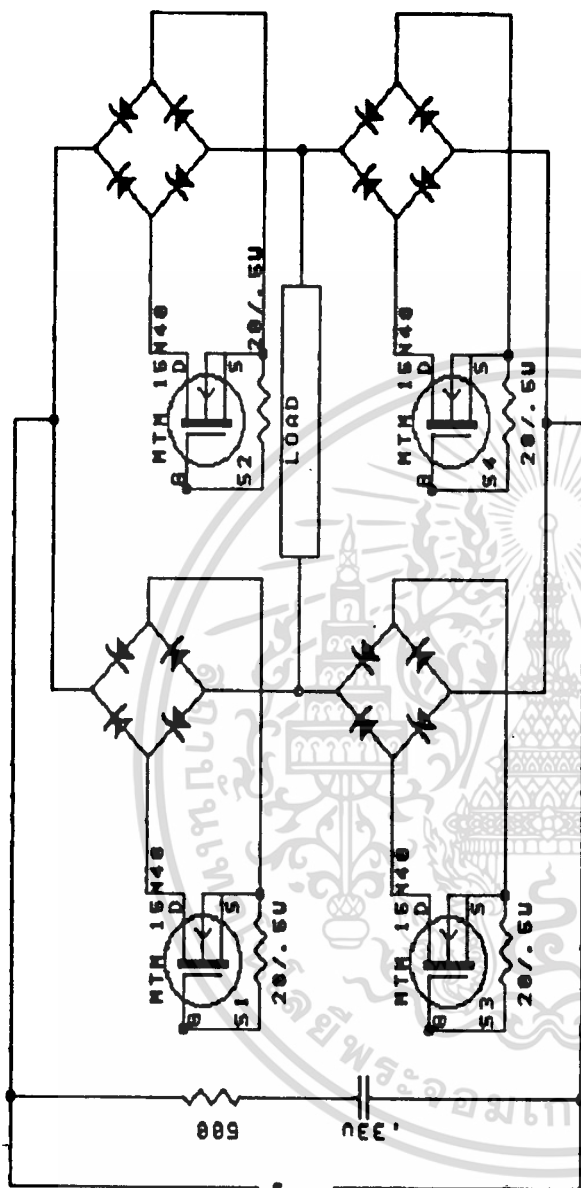
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่มีการนำไปใช้

## 7.7 วงจรกำลัง (POWER STAGE)

ในวงจรกำลัง จะเป็นลักษณะของวงจรทางเพาเวอร์ และเป็นส่วนที่จะจ่ายพลังงานไฟฟ้าให้กับโหลด โดยใช้เพาเวอร์มอสเฟตเป็นอุปกรณ์ในการสวิตช์

หลักการในการออกแบบวงจร POWER STATE มีไว้เพื่อทำการ STEP UP ไฟจาก 24 โวลต์ ที่ได้มาจาก BATTERY ให้ได้ไฟ 220 โวลต์ หลักการทำงานง่าย ๆ เราจะใช้ POWER MOSFET 2 ตัวเป็นตัว SWITCH สัญญาณให้แก่ PULSE TRANSFORMER โดยจะมีการหักล้าง FLUX กันไปในตัวเมื่อทำการ SWITCH โดยสัญญาณ Q1 และ Q2 ทั้ง MOSFET 2 ตัวนี้จะทำงานแบบ PUSH PULL โดยด้าน SECONDARY ของ PULSE TRANSFORMER จะมีขดลวด 2 ขด พันแบบ CENTER TAP และ SECONDARY ของ PULSE TRANSFORMER จะมีขดลวด 1 ขด ขาที่ด้าน PRIMARY ของหม้อแปลงจะมีการต่อ SNUBBER เพื่อจำกัด HARMONIC ต่าง ๆ และทางด้าน SECONDARY ของหม้อแปลงจะมีการต่อ SNUBBER ไว้เช่นกัน

ในส่วนของ SWITCH ในทางด้าน SECONDARY ของ POWER STAGE จากรูปจะพบว่ามีการต่อ BRIDGE DIODE ไว้คร่อมที่ MOSFET การต่ออย่างนี้จะทำให้ MOSFET ของเราสามารถ SWITCH กระแสได้ทั้ง 2 ทาง จากปกติ MOSFET จะ SWITCH สัญญาณได้ทางเดียว คือ จาก DRAIN ไปยัง SOURCE ทำไมเราจึงต้อง SWITCH 2 ทาง เนื่องจากทางด้าน O/P ที่ออกจากหม้อแปลงนั้นมีทั้งไฟบวกและไฟลบ ซึ่งเปรียบเสมือนมีกระแสทั้ง 2 ด้านที่จ่ายให้วงจร SWITCHING ดังนั้น S1, S2, S3, S4 จำเป็นต้องใช้ SWITCH 2 ทาง เพื่อให้ได้รูปสัญญาณที่เราต้องการ การใช้ SWITCH แบบนี้เพื่อแก้ปัญหาการ STEP UP VOLTAGE ดังแสดงในรูป



# Power Stage

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีที่ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ผลการทดลอง

### วงจรสร้างสามเหลี่ยมและพัลส์

จากการทดลองใช้ IC 8038 เป็นตัวกำหนดรูปสามเหลี่ยม และพัลส์ ความถี่  $20\text{ kHz}$  ให้สัญญาณออกมาคมชัดเป็นที่น่าพอใจ จากนั้นสัญญาณสามเหลี่ยมถูกขยายโดย Opamp LM741 โดยการออกแบบให้สามารถปรับออฟเซต ได้ สัญญาณคมชัดดีมาก ส่วนสัญญาณพัลส์ถูกหารลงเหลือความถี่  $50\text{ Hz}$  โดยใช้ IC 14024, 74LS90 สัญญาณคมชัดน่าพอใจ

### วงจรสร้างสัญญาณซายน์

ในการสร้างสัญญาณซายน์ จากการทดลองเราใช้หลักการกรองความถี่ซายน์ จากสัญญาณสามเหลี่ยมเนื่องจากสามารถทำได้ง่ายกว่า โดยนำความถี่พัลส์  $50\text{ Hz}$  มาผ่านวงจร Integrate เป็นสามเหลี่ยม ผ่าน LPF. ได้สัญญาณซายน์  $50\text{ Hz}$  จากนั้นเข้าวงจรขยายเพื่อขยายสัญญาณให้แรงขึ้น โดยออกแบบให้ปรับออฟเซตได้ สัญญาณซายน์มีความคมชัดดี

### วงจร Comparator

จากการทดลองเอาสัญญาณซายน์ ที่มีเฟสกลับกัน  $50\text{ Hz}$  นำมาเปรียบเทียบกับสัญญาณสามเหลี่ยมความถี่  $20\text{ kHz}$  โดยใช้ Comparator (IC 319) ได้ผลตามทฤษฎี

## วงจรตรรก

สัญญาณที่ได้จะนำมาทริกมอสเฟตในด้านของวงจรตรรก เป็นไปตามที่ได้ออกแบบไว้ไม่มีปัญหา จะมี noise บ้าง แต่สามารถกำจัดด้วย Decoupling ที่ Ic ทุกตัว

## วงจร Power Stage

หลังจากที่นำสัญญาณ Q1, Q2 ไปทริกมอสเฟตทางด้านอินพุทของหม้อแปลง สัญญาณที่เข้าที่พุกของหม้อแปลงจะมีการ Damp และ Spike เกิดขึ้น ฉะนั้นการหาค่า Snubber เพื่อทำการลด Damp และ Spike จะหาค่า C และ R Snubber ได้ยากมาก ในการทดลองต้องสุ่มหาค่า C ที่มีค่าน้อยๆก่อน จะเห็นว่า Damp ต่างๆจะลดลง แล้วจึงเปลี่ยนค่า R จนสัญญาณที่ผ่านออกจากหม้อแปลงมีความคมชัด แล้วจากนั้นทำการสวิทซ์สัญญาณโดยใช้มอสเฟต ที่ต่อแบบบริดจ์เพื่อจ่ายแก่โหลด ลักษณะสัญญาณเข้าที่พุกจะเป็น PWM แบบ Unipolar จะต้องผ่านวงจร Filter กรองเอาสัญญาณ 50 Hz ออกมา แล้วทำการทดลองกับโหลดค่าต่างๆ เพื่อหาค่า Power และประสิทธิภาพต่อไป

## สรุปผลการทดลอง

ผลการทดลองในสภาวะไม่มีโหลด แรงดันเข้าที่พุก 240 Vrms

ผลการทดลองในสภาวะที่มีโหลด แต่ไม่ได้ต่อฟิลเตอร์

สภาวะมีโหลด 250 โอห์ม	แรงดันเข้าที่พุก	200 V	168	วัตต์
สภาวะมีโหลด 680 โอห์ม	แรงดันเข้าที่พุก	270 V	165	วัตต์
สภาวะมีโหลด 1k โอห์ม	แรงดันเข้าที่พุก	319 V	163	วัตต์

ผลการทดลองในสภาวะที่มีโหลด เมื่อต่อฟิลเตอร์

สภาวะมีโหลด 250 โอห์ม	แรงดันเข้าที่พุก	192 V	148	วัตต์
สภาวะมีโหลด 680 โอห์ม	แรงดันเข้าที่พุก	314 V	145	วัตต์
สภาวะมีโหลด 1k โอห์ม	แรงดันเข้าที่พุก	374 V	140	วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Efficiency (Eff.) เมื่อทำการทดลองกับโหลด 250 โอห์ม ปรากฏผล  
ดังนี้

Vin	30 โวลต์	Iin	6.67 แอมแปร์	200	วัตต์
Vout	192 โวลต์	Iout	0.76 แอมแปร์	148	วัตต์

$$\% \text{ Efficiency} = \frac{\text{Pout}}{\text{Pin}} \times 100$$

$$\begin{aligned} & \text{Pin} \\ & = \frac{148}{200} \times 100 \\ & = 74 \% \end{aligned}$$

จากการทดลองจะเห็นว่า INVERTER แบบ PWM ชนิด Unipolar นั้นสามารถ ทำ  
การ Step up voltage ให้เป็นไฟ 220 V ได้ตามทฤษฎี ที่ได้นำเสนอในหนังสือ  
เล่มนี้ แต่จำนวนวัตต์ที่ได้นั้นยังต่ำอยู่ซึ่งเกิดจากขนาด และรูปร่างของหม้อแปลง  
เพราะว่าหม้อแปลง เพราะว่าหม้อแปลงที่ใช้ในการทดลองนั้น มีค่า Power  
maximum ประมาณ 200-300 วัตต์ โดยได้ใช้แกนเฟอร์ไรท์ชนิด ETD49 ซึ่งได้  
ทำการทดลองมากมายหลายขนาดจนพบว่า หม้อแปลงชนิด ETD49 นี้มีจุดทำงานตั้งแต่  
10 k<sub>Hz</sub> ขึ้นไป แต่การใช้งานที่จุดนี้พอดีจะทำให้เกิดการสั่น ดังนั้นจึงออกแบบให้ทำ  
งานที่จุด 20 k<sub>Hz</sub> แทน ผลที่ได้เป็นที่น่าพอใจ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**ELECTRICAL CHARACTERISTICS**  $T_C = 25^\circ\text{C}$  unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit	
<b>OFF CHARACTERISTICS</b>					
Drain-Source Breakdown Voltage ( $V_{GS} = 0, I_D = 0.25 \text{ mA}$ )	IRF831, IRF832 IRF830, IRF832	$V_{(BR)DSS}$	450 500	— —	Vdc
Zero Gate Voltage Drain Current ( $V_{DS} = \text{Rated } V_{DSS}, V_{GS} = 0$ ( $V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 0, T_J = 125^\circ\text{C}$ )		$I_{DSS}$	— —	0.2 1	mA
Gate-Body Leakage Current, Forward ( $V_{GSF} = 20 \text{ Vdc}, V_{DS} = 0$ )		$I_{GSSF}$	—	100	nA
Gate-Body Leakage Current, Reverse ( $V_{GSR} = 20 \text{ Vdc}, V_{DS} = 0$ )		$I_{GSSR}$	—	100	nA
<b>ON CHARACTERISTICS*</b>					
Gate Threshold Voltage ( $V_{DS} = V_{GS}, I_D = 0.25 \text{ mA}$ )		$V_{GS(th)}$	2	4	Vdc
Static Drain-Source On-Resistance ( $V_{GS} = 10 \text{ Vdc}, I_D = 2.5 \text{ A}$ )	IRF830, IRF831 IRF832, IRF833	$r_{DS(on)}$	— —	1.5 2	Ohm
On-State Drain Current ( $V_{GS} = 10 \text{ V}$ ) ( $V_{DS} \geq 6.75 \text{ Vdc}$ ) ( $V_{DS} \geq 8 \text{ Vdc}$ )	IRF830, IRF831 IRF832, IRF833	$I_{D(on)}$	4.5 4	— —	A
Forward Transconductance ( $V_{DS} \geq 6.75 \text{ V}, I_D = 2.5 \text{ A}$ ) ( $V_{DS} \geq 8 \text{ V}, I_D = 2.5 \text{ A}$ )	IRF830, IRF831 IRF832, IRF833	$g_{FS}$	2.5 2.6	— —	mhos
<b>DYNAMIC CHARACTERISTICS</b>					
Input Capacitance	$(V_{DS} = 25 \text{ V}, V_{GS} = 0, f = 1 \text{ MHz})$	$C_{iss}$	—	800	pF
Output Capacitance		$C_{oss}$	—	200	
Reverse Transfer Capacitance		$C_{rss}$	—	60	
<b>SWITCHING CHARACTERISTICS*</b>					
Turn-On Delay Time	$(V_{DD} = 200 \text{ V}, I_D = 2.5 \text{ Apk}, R_{gen} = 15 \text{ Ohms})$	$t_{d(on)}$	—	30	ns
Rise Time		$t_r$	—	30	
Turn-Off Delay Time		$t_{d(off)}$	—	55	
Fall Time		$t_f$	—	30	
Total Gate Charge	$(V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 10 \text{ Vdc}, I_D = \text{Rated } I_D)$	$Q_g$	22 (Typ)	30	nC
Gate-Source Charge		$Q_{gs}$	12 (Typ)	—	
Gate-Drain Charge		$Q_{gd}$	10 (Typ)	—	
<b>SOURCE DRAIN DIODE CHARACTERISTICS*</b>					
Forward On-Voltage	$(I_S = \text{Rated } I_D, V_{GS} = 0)$	$V_{SD}$	1.1 (Typ)	1.5 <sup>(1)</sup>	Vdc
Forward Turn-On Time		$t_{on}$	Limited by stray inductance		
Reverse Recovery Time		$t_{rr}$	450 (Typ)	—	ns
<b>INTERNAL PACKAGE INDUCTANCE</b>					
Internal Drain Inductance (Measured from the contact screw on tab to center of die) (Measured from the drain lead 0.25" from package to center of die)		$L_d$	3.5 (Typ) 4.5 (Typ)	— —	nH
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad)		$L_s$	7.5 (Typ)	—	nH

\*Pulse Test: Pulse Width  $\leq 300 \mu\text{s}$ , Duty Cycle  $\leq 2\%$ .  
(1) Add 0.1 V for IRF830 and IRF831

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*Designer's Data Sheet*  
**Power Field Effect Transistor**  
**N-Channel Enhancement**  
**Mode Silicon Gate TMOS**

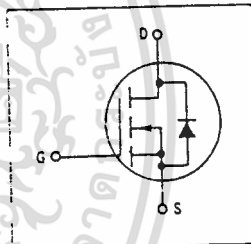
**MTM15N35**  
**MTM15N40**



TMOS POWER FETs  
 15 AMPERES  
 $r_{DS(on)} = 0.3 \text{ OHM}$   
 350 and 400 VOLTS

These TMOS Power FETs are designed for high voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data —  $I_{DSS}$ ,  $V_{DS(on)}$ ,  $V_{GS(th)}$  and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads

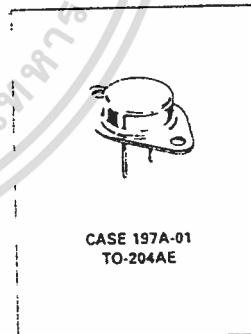


**MAXIMUM RATINGS**

Rating	Symbol	MTM		Unit
		15N35	15N40	
Drain-Source Voltage	$V_{DSS}$	350	400	Vdc
Drain-Gate Voltage ( $R_{GS} = 1 \text{ M}\Omega$ )	$V_{DGR}$	350	400	Vdc
Gate-Source Voltage	$V_{GS}$	= 20		Vdc
Drain Current — Continuous	$I_D$	15		Adc
— Pulsed	$I_{DM}$	70		
Total Power Dissipation $\theta_{JC} = 25^\circ\text{C}$ Derate above 25 C	$P_D$	250	2	Watts W/°C
Operating and Storage Temperature Range	$T_J, T_{stg}$	-65 to 150		°C

**THERMAL CHARACTERISTICS**

Thermal Resistance — Junction to Case	$R_{\theta JC}$	0.5	°C/W
— Junction to Ambient	$R_{\theta JA}$	30	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds	$T_L$	275	°C



**ELECTRICAL CHARACTERISTICS** ( $T_C = 25^\circ\text{C}$  unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

**OFF CHARACTERISTICS**

Drain-Source Breakdown Voltage ( $V_{GS} = 0, I_D = 0.25 \text{ mA}$ )	MTM15N35 MTM15N40	$V_{(BR)DSS}$	350 400	— —	Vdc
Zero Gate Voltage Drain Current ( $V_{DS} = \text{Rated } V_{DSS}, V_{GS} = 0$ ) ( $V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 0, T_J = 125^\circ\text{C}$ )		$I_{DSS}$	— —	0.2 1	mAdc
Gate-Body Leakage Current, Forward ( $V_{GSF} = 20 \text{ Vdc}, V_{DS} = 0$ )		$I_{GSSF}$	—	100	nAdc
Gate-Body Leakage Current, Reverse ( $V_{GSR} = 20 \text{ Vdc}, V_{DS} = 0$ )		$I_{GSSR}$	—	100	nAdc

**ON CHARACTERISTICS\***

Gate Threshold Voltage ( $V_{DS} = V_{GS}, I_D = 1 \text{ mA}$ ) $T_J = 100^\circ\text{C}$		$V_{GS(th)}$	2 1.5	4.5 4	Vdc
Static Drain-Source On-Resistance ( $V_{GS} = 10 \text{ Vdc}, I_D = 7.5 \text{ Adc}$ )		$r_{DS(on)}$	—	0.3	Ohm
Drain-Source On-Voltage ( $V_{GS} = 10 \text{ V}$ ) ( $I_D = 15 \text{ Adc}$ ) ( $I_D = 7.5 \text{ Adc}, T_J = 100^\circ\text{C}$ )		$V_{DS(on)}$	— —	— —	Vdc
Forward Transconductance ( $V_{DS} = 15 \text{ V}, I_D = 7.5 \text{ A}$ )		$g_{FS}$	6	—	mhos

**DYNAMIC CHARACTERISTICS**

Input Capacitance	$(V_{DS} = 25 \text{ V}, V_{GS} = 0, f = 1 \text{ MHz})$ See Figure 11	$C_{iss}$	—	3000	pF
Output Capacitance		$C_{oss}$	—	500	
Reverse Transfer Capacitance		$C_{rss}$	—	200	

**SWITCHING CHARACTERISTICS\* ( $T_J = 100^\circ\text{C}$ )**

Turn-On Delay Time	$(V_{DD} = 25 \text{ V}, I_D = 0.5 \text{ Rated } I_D, R_{gen} = 50 \text{ ohms})$ See Figures 9, 13 and 14	$t_{d(on)}$	—	60	ns
Rise Time		$t_r$	—	180	
Turn-Off Delay Time		$t_{d(off)}$	—	450	
Fall Time		$t_f$	—	180	
Total Gate Charge	$(V_{DS} = 0.8 \text{ Rated } V_{DSS}, I_D = \text{Rated } I_D, V_{GS} = 10 \text{ V})$ See Figure 12	$Q_g$	110 (Typ)	160	nC
Gate-Source Charge		$Q_{gs}$	50 (Typ)	—	
Gate-Drain Charge		$Q_{gd}$	60 (Typ)	—	

**SOURCE DRAIN DIODE CHARACTERISTICS\***

Forward On-Voltage	$(I_S = \text{Rated } I_D, V_{GS} = 0)$	$V_{SD}$	1.3 (Typ)	1.6	Vdc
Forward Turn-On Time		$t_{on}$	Limited by stray inductance		
Reverse Recovery Time		$t_{rr}$	200 (Typ)	—	ns

**INTERNAL PACKAGE INDUCTANCE**

Internal Drain Inductance (Measured from the contact screw on the header closer to the source pin and the center of the die)	$L_d$	5 (Typ)	—	nH
Internal Source Inductance (Measured from the source pin, 0.25" from the package to the source bond pad)	$L_s$	12.5 (Typ)	—	

\*Pulse Test: Pulse Width  $\leq 300 \mu\text{s}$ , Duty Cycle  $\leq 2\%$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL ELECTRICAL CHARACTERISTICS

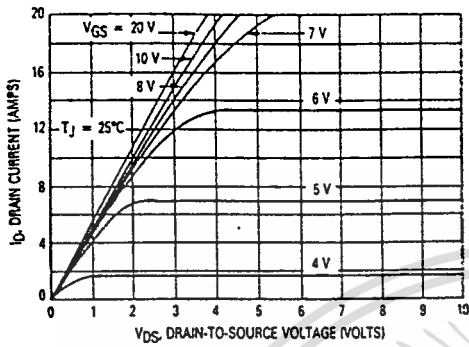


Figure 1. On-Region Characteristics

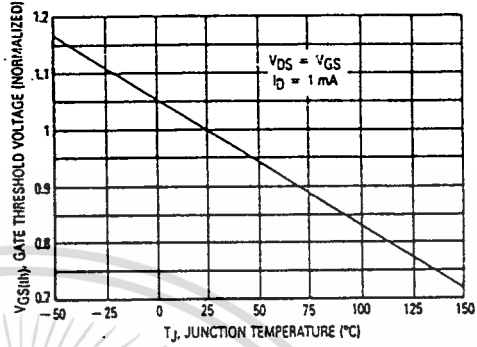


Figure 2. Gate-Threshold Voltage Variation With Temperature

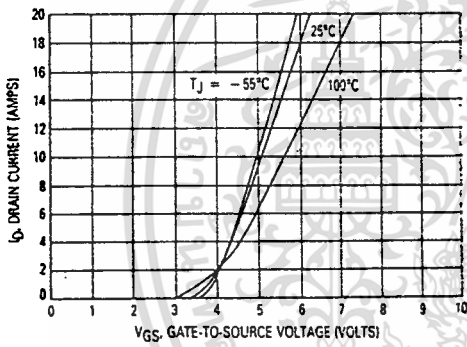


Figure 3. Transfer Characteristics

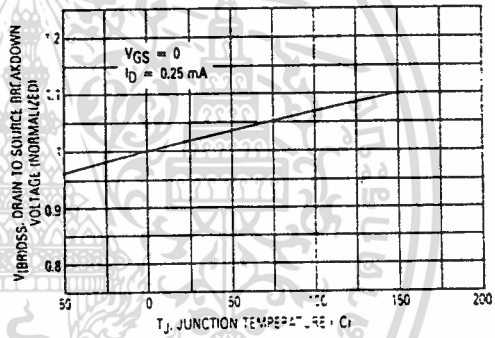


Figure 4. Breakdown Voltage Variation With Temperature

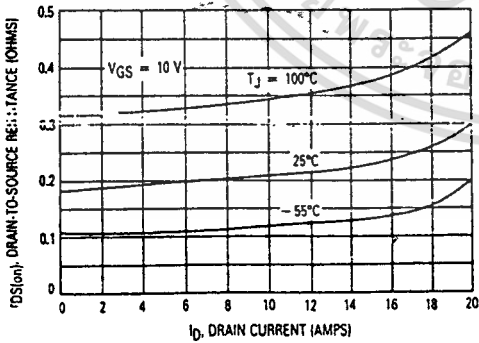


Figure 5. On-Resistance versus Drain Current

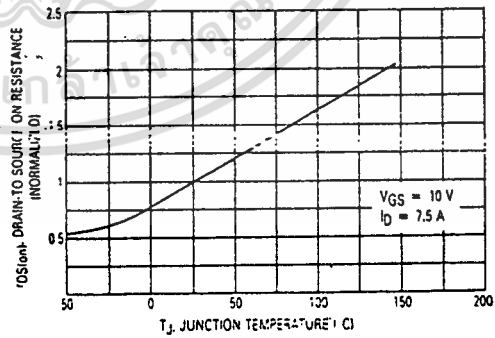


Figure 6. On-Resistance Variation With Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### SAFE OPERATING AREA INFORMATION

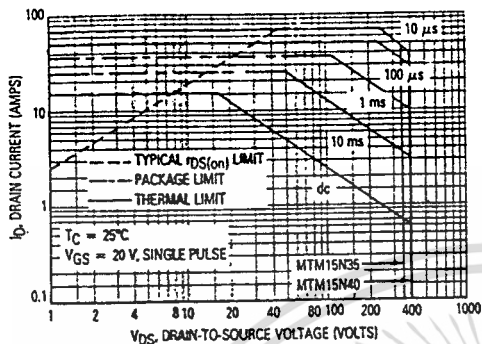


Figure 7. Maximum Rated Forward Biased Safe Operating Area

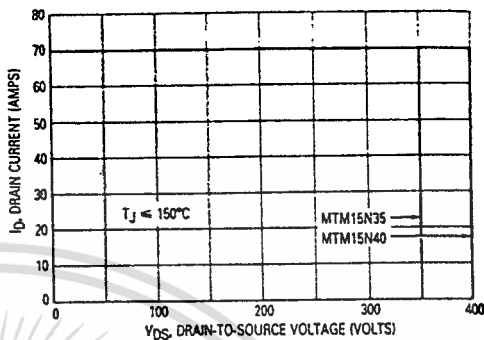


Figure 8. Maximum Rated Switching Safe Operating Area

#### FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 150°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance-General Data and Its Use" provides detailed instructions.

#### SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 8 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current,  $I_{DM}$  and the breakdown voltage,  $V(BR)_{DSS}$ . The switching SOA shown in Figure 8 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_J(\max) - T_C}{R_{\theta JC}}$$

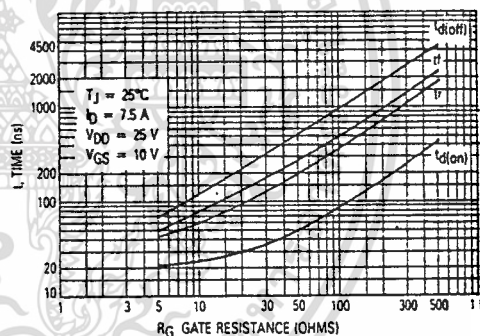


Figure 9. Resistive Switching Time Variation With Gate Resistance

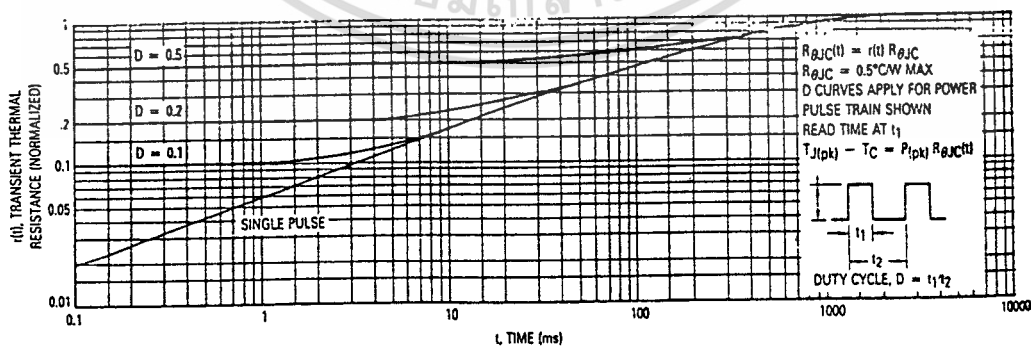


Figure 10. Thermal Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTM15N35, 40

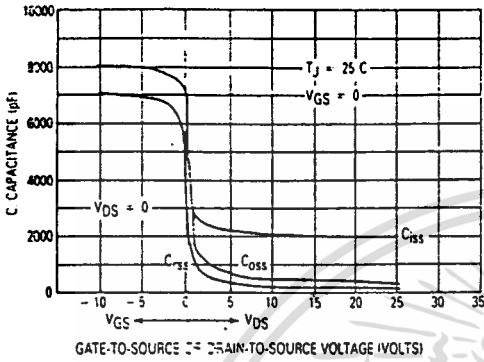


Figure 11. Capacitance Variation

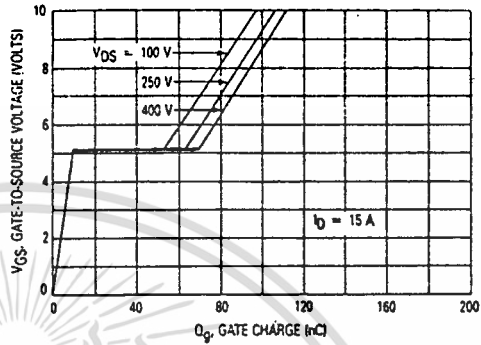


Figure 12. Gate Charge versus Gate-to-Source Voltage

RESISTIVE SWITCHING

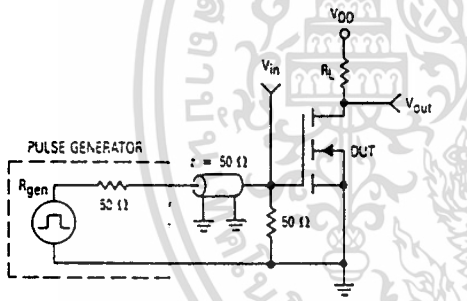


Figure 13. Switching Test Circuit

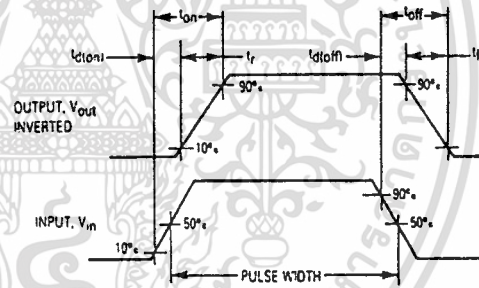
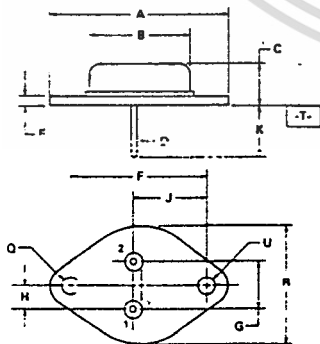


Figure 14. Switching Waveforms

OUTLINE DIMENSIONS



- NOTES
- 1 DIMENSIONS D AND U ARE DATUMS AND T IS BOTH A DATUM AND SEATING PLANE.
  - 2 POSITIONAL TOLERANCE FOR HOLE Ø  $\pm 0.010$  (M) | T | U (M)
  - 3 POSITIONAL TOLERANCE FOR LEADS  $\pm 0.012$  (M) | T | U (M)
  - 4 DIMENSIONING AND TOLERANCING PER Y14.5, 1987
  - 5 CONTROLLING DIMENSION: MM

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	38.35	39.37	1.510	1.550
B	19.30	21.08	0.760	0.830
C	6.35	7.62	0.250	0.300
D	1.45	1.60	0.057	0.063
E	1.52	1.77	0.060	0.070
F	30.14 BSC	1.187 BSC		
G	10.97 BSC	0.430 BSC		
H	5.46 BSC	0.215 BSC		
J	16.99 BSC	0.669 BSC		
K	0.76	0.242	0.029	0.009
L	3.84	4.08	0.151	0.161
M	25.15	26.67	0.990	1.050
U	3.84	4.08	0.151	0.161

STYLE 3  
PIN 1 GATE  
2 SOURCE  
CASE DRAIN

CASE 197A-01  
TO-204AE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Designer's Data Sheet  
Power Field Effect Transistor  
N-Channel Enhancement  
Mode Silicon Gate TMOS

MTM15N45  
MTM15N50



TMOS POWER FETs  
15 AMPERES  
 $r_{DS(on)} = 0.4 \text{ OHM}$   
450 and 500 VOLTS

These TMOS Power FETs are designed for high voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

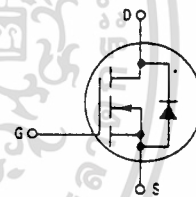
- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data —  $I_{DSS}$ ,  $V_{DS(on)}$ ,  $V_{GS(th)}$  and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads

MAXIMUM RATINGS

Rating	Symbol	MTM		Unit
		15N45	15N50	
Drain-Source Voltage	$V_{DSS}$	450	500	Vdc
Drain-Gate Voltage ( $R_{GS} = 1 \text{ M}\Omega$ )	$V_{DGR}$	450	500	Vdc
Gate-Source Voltage	$V_{GS}$	± 20		Vdc
Drain Current — Continuous	$I_D$	15		Adc
		65		
Total Power Dissipation ( $T_C = 25^\circ\text{C}$ Derate above 25°C)	$P_D$	250		Watts W/°C
		2		
Operating and Storage Temperature Range	$T_J, T_{stg}$	- 65 to 150		°C

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case — Junction to Ambient	$R_{\theta JC}$	0.5	°C/W
	$R_{\theta JA}$	30	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds	$T_L$	275	°C



CASE 197A-01  
TO-204AE

MTM15N45, 50

ELECTRICAL CHARACTERISTICS (T<sub>C</sub> = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit	
<b>OFF CHARACTERISTICS</b>					
Drain-Source Breakdown Voltage (V <sub>GS</sub> = 0, I <sub>D</sub> = 0.25 mA)	MTM15N45 MTM15N50	V <sub>(BR)DSS</sub>	450	—	Vdc
			500	—	
Zero Gate Voltage Drain Current (V <sub>DS</sub> = Rated V <sub>DSS</sub> , V <sub>GS</sub> = 0) (V <sub>DS</sub> = 0.8 Rated V <sub>DSS</sub> , V <sub>GS</sub> = 0, T <sub>J</sub> = 125°C)		I <sub>DSS</sub>	—	0.2	mAdc
			—	1	
Gate-Body Leakage Current, Forward (V <sub>GSF</sub> = 20 Vdc, V <sub>DS</sub> = 0)		I <sub>GSSF</sub>	—	100	nAdc
Gate-Body Leakage Current, Reverse (V <sub>GSR</sub> = 20 Vdc, V <sub>DS</sub> = 0)		I <sub>GSSR</sub>	—	100	nAdc
<b>ON CHARACTERISTICS*</b>					
Gate Threshold Voltage (V <sub>DS</sub> = V <sub>GS</sub> , I <sub>D</sub> = 1 mA) T <sub>J</sub> = 100°C		V <sub>GS(th)</sub>	2	4.5	Vdc
			1.5	4	
Static Drain-Source On-Resistance (V <sub>GS</sub> = 10 Vdc, I <sub>D</sub> = 7.5 Adc)		r <sub>DS(on)</sub>	—	0.4	Ohm
Drain-Source On-Voltage (V <sub>GS</sub> = 10 V) (I <sub>D</sub> = 7.5 Adc) (I <sub>D</sub> = 15 Adc, T <sub>J</sub> = 100°C)		V <sub>DS(on)</sub>	—	6	Vdc
			—	5.8	
Forward Transconductance (V <sub>DS</sub> = 15 V, I <sub>D</sub> = 7.5 A)		g <sub>FS</sub>	4	—	mhos
<b>DYNAMIC CHARACTERISTICS</b>					
Input Capacitance	V <sub>DS</sub> = 25 V, V <sub>GS</sub> = 0, f = 1 MHz See Figure 11	C <sub>iss</sub>	—	3000	pF
Output Capacitance		C <sub>oss</sub>	—	500	
Reverse Transfer Capacitance		C <sub>rss</sub> *	—	200	
<b>SWITCHING CHARACTERISTICS* (T<sub>J</sub> = 100°C)</b>					
Turn-On Delay Time	V <sub>DD</sub> = 25 V, I <sub>D</sub> = 0.5 Rated I <sub>D</sub> R <sub>gen</sub> = 50 ohms See Figures 9, 13 and 14	t <sub>d(on)</sub>	—	60	ns
Rise Time		t <sub>r</sub>	—	180	
Turn-Off Delay Time		t <sub>d(off)</sub>	—	450	
Fall Time		t <sub>f</sub>	—	180	
Total Gate Charge	V <sub>DS</sub> = 0.8 Rated V <sub>DSS</sub> , I <sub>D</sub> = Rated I <sub>D</sub> , V <sub>GS</sub> = 10 V See Figure 12	Q <sub>g</sub>	110 (Typ)	160	nC
Gate-Source Charge		Q <sub>gs</sub>	50 (Typ)	—	
Gate-Drain Charge		Q <sub>gd</sub>	60 (Typ)	—	
<b>SOURCE DRAIN DIODE CHARACTERISTICS*</b>					
Forward On-Voltage	I <sub>S</sub> = Rated I <sub>D</sub> V <sub>GS</sub> = 0	V <sub>SD</sub>	1.1 (Typ)	1.4	Vdc
Forward Turn-On Time		t <sub>on</sub>	Limited by stray inductance		
Reverse Recovery Time		t <sub>rr</sub>	1200 (Typ)	—	ns
<b>INTERNAL PACKAGE INDUCTANCE</b>					
Internal Drain Inductance (Measured from the contact screw on the header closer to the source pin and the center of the die)		L <sub>d</sub>	5 (Typ)	—	nH
Internal Source Inductance (Measured from the source pin, close to the package to the source bond pad)		L <sub>s</sub>	12.5 (Typ)	—	

\*Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### TYPICAL ELECTRICAL CHARACTERISTICS

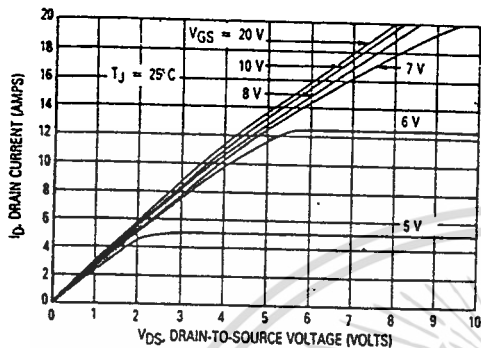


Figure 1. On-Region Characteristics

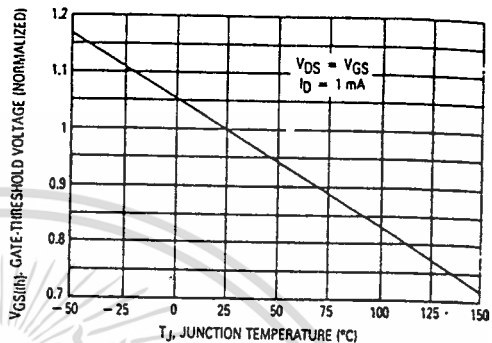


Figure 2. Gate-Threshold Voltage Variation With Temperature

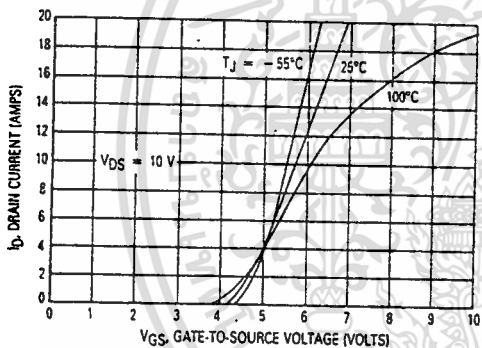


Figure 3. Transfer Characteristics

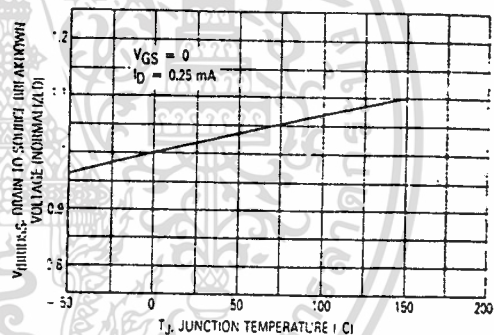


Figure 4. Breakdown Voltage Variation With Temperature

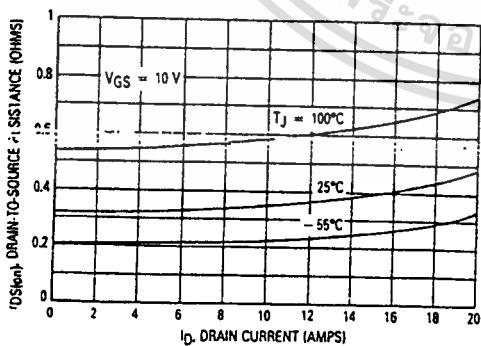


Figure 5. On-Resistance versus Drain Current

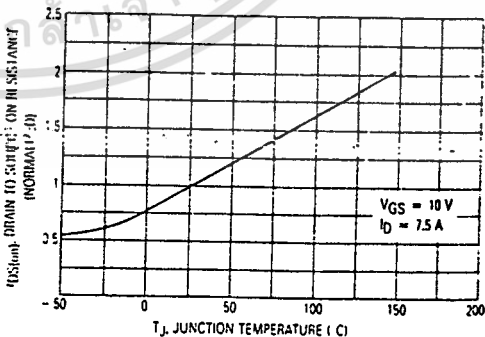


Figure 6. On-Resistance Variation With Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SAFE OPERATING AREA INFORMATION

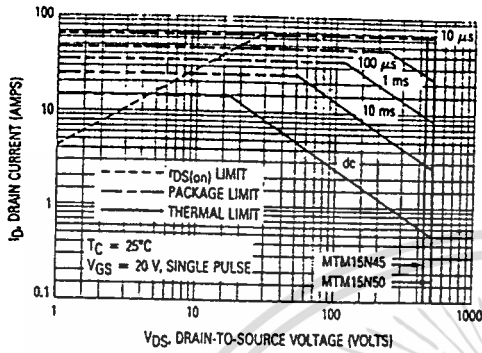


Figure 7. Maximum Rated Forward Biased Safe Operating Area

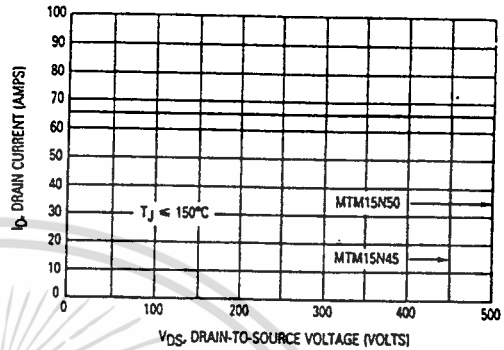


Figure 8. Maximum Rated Switching Safe Operating Area

FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 150°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance-General Data and Its Use" provides detailed instructions.

SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 8 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current,  $I_{DM}$  and the breakdown voltage,  $V(BR)_{DSS}$ . The switching SOA shown in Figure 8 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_J(\max) - T_C}{R_{\theta JC}}$$

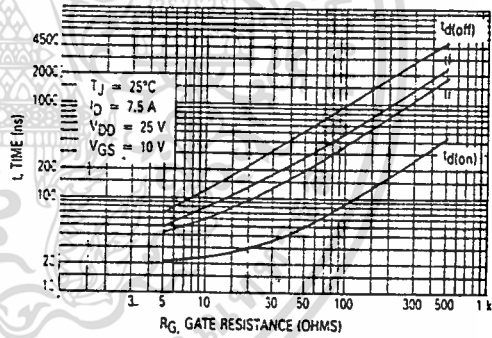


Figure 9. Resistive Switching Time Variation versus Gate Resistance

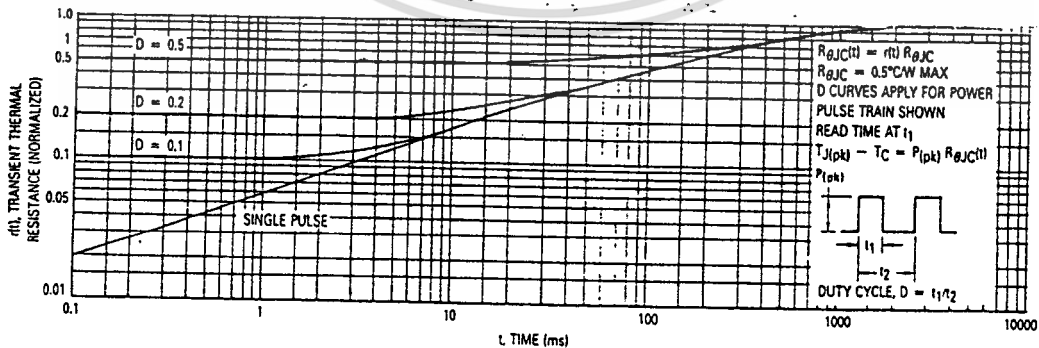


Figure 10. Thermal Response

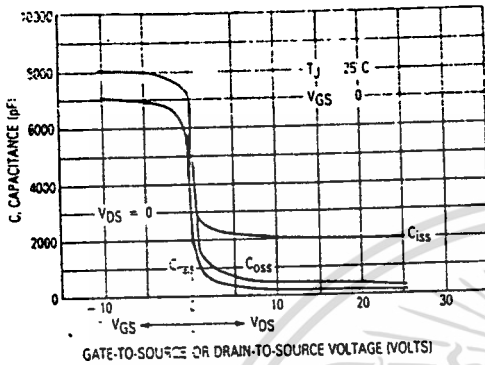


Figure 11. Capacitance Variation

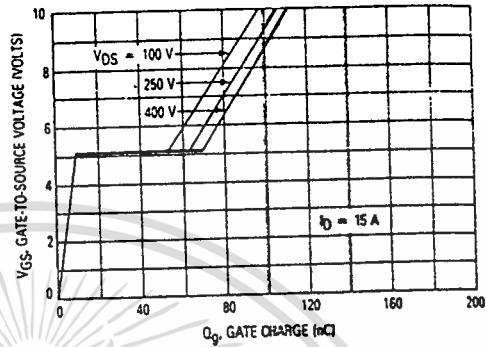


Figure 12. Gate Charge versus Gate-to-Source Voltage

RESISTIVE SWITCHING

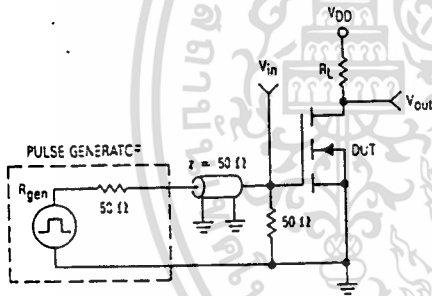


Figure 13. Switching Test Circuit

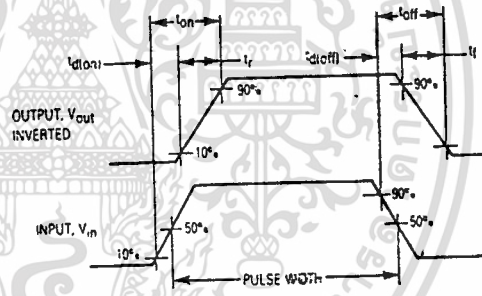


Figure 14. Switching Waveforms

OUTLINE DIMENSIONS

NOTES

- 1 DIMENSIONS Q AND U ARE DATUMS AND T IS BOTH A DATUM AND SEATING PLANE
- 2 POSITIONAL TOLERANCE FOR HOLE Q
- 3 POSITIONAL TOLERANCE FOR LEADS
- 4 DIMENSIONING AND TOLERANCING
- 5 UNCONTROLLING DIMENSION: MICH

MILLIMETERS		INCHES		
DIM	MIN	MAX	MIN	MAX
A	38.25	39.37	1.510	1.550
B	19.90	21.02	0.780	0.830
C	8.25	7.62	0.320	0.300
D	1.45	1.60	0.057	0.063
E	1.52	1.77	0.060	0.070
F	30.14	BSC	1.187	ESC
G	10.29	BSC	0.409	BSC
H	5.46	BSC	0.215	BSC
J	12.00	BSC	0.472	BSC
K	11.78	11.75	0.464	0.463
L	3.84	4.08	0.151	0.161
M	25.15	26.67	0.990	1.050
U	3.84	4.08	0.151	0.161

CASE 197A-01  
TO-204AE

STYLE 3  
PIN 1 GATE  
2 SOURCE  
CASE DRAIN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ICL8038

## Precision Waveform Generator/Voltage Controlled Oscillator



### GENERAL DESCRIPTION

The ICL8038 Waveform Generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from .001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky-barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

### FEATURES

- Low Frequency Drift With Temperature — 250ppm/°C
- Simultaneous Sine, Square, and Triangle Wave Outputs
- Low Distortion — 1% (Sine Wave Output)
- High Linearity — 0.1% (Triangle Wave Output)
- Wide Operating Frequency Range — 0.001Hz to 300kHz
- Variable Duty Cycle — 2% to 98%
- High Level Outputs — TTL to 28V
- Easy to Use — Just A Handful of External Components Required

### ORDERING INFORMATION

PART NUMBER	STABILITY	TEMP. RANGE	PACKAGE
ICL8038CCJD	250ppm/°C typ	0°C to +70°C	CERDIP
ICL8038ECJD	180ppm/°C typ	0°C to +70°C	CERDIP
ICL8038ACJD	110ppm/°C typ	0°C to +70°C	CERDIP
ICL8038MJJD*	350ppm/°C max	-55°C to +125°C	CERDIP
ICL8038AMJD*	250ppm/°C max	-55°C to +125°C	CERDIP
ICL8038/D	—	—	DICE**

\*Add /883B to part number if 883 processing is required.

\*\*Parameter Min/Max Limits guaranteed at 25°C only for DICE orders.

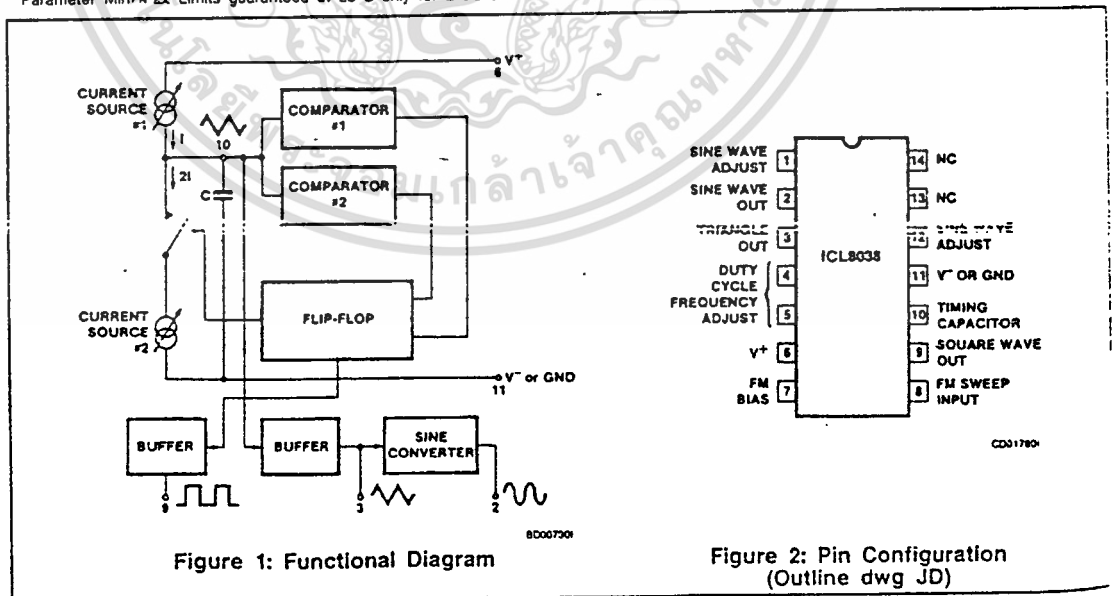


Figure 1: Functional Diagram

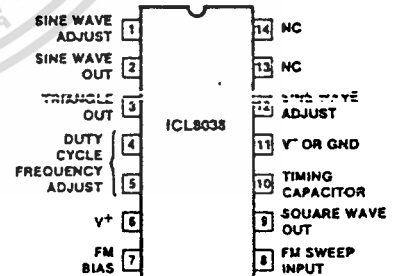


Figure 2: Pin Configuration (Outline dwg JD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ABSOLUTE MAXIMUM RATINGS

Supply Voltage ( $V^-$ to $V^+$ )	36V
Power Dissipation <sup>(1)</sup>	750mW
Voltage (any pin)	$V^-$ to $V^+$
Current (Pins 4 and 5)	25mA
Sink Current (Pins 3 and 9)	25mA

Storage Temperature Range	-65°C to +150°C
Operating Temperature Range:	
8038AM, 8038BM	-55°C to +125°C
8038AC, 8038BC, 8038CC	0°C to +70°C
Lead Temperature (Soldering, 10sec)	300°C

Conditions above those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

<sup>(1)</sup> Derate ceramic package at 12.5mW/°C for ambient temperatures above 100°C.

## ELECTRICAL CHARACTERISTICS ( $V_{SUPPLY} = \pm 10V$ or $+20V$ , $T_A = 25^\circ C$ , $R_L = 10k\Omega$ , Test Circuit Unless Otherwise Specified)

SYMBOL	GENERAL CHARACTERISTICS	8038CC			8038BC(BM)			8038AC(AM)			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
$V_{SUPPLY}$	Supply Voltage Operating Range										
	Single Supply	+10		+30	+10		30	-10		30	V
$V^-$	Dual Supplies	$\pm 5$		$\pm 15$	$\pm 5$		$\pm 15$	$\pm 5$		$\pm 15$	V
$I_{SUPPLY}$	Supply Current ( $V_{SUPPLY} = \pm 10V$ ) <sup>(2)</sup>										
	8038AM, 8038BM					12	15		12	15	mA
	8038AC, 8038BC, 8038CC		12	20		12	20		12	20	mA
FREQUENCY CHARACTERISTICS (all waveforms)											
$f_{osc}$	Maximum Frequency of Oscillation	100			100			100			kHz
$f_{sweep}$	Sweep Frequency of FM Input		10			10			10		kHz
	Sweep FM Range <sup>(3)</sup>		35:1			35:1			35:1		
	FM Linearity 10:1 Ratio		0.5			0.2			0.2		%
$\Delta f/f$	Frequency Drift With Temperature <sup>(5)</sup>		250			180			110		ppm/°C
	8038 AC, BC, CC 0°C to 70°C								350		
	8038 AM, BM, -55°C to 125°C								250		
$\Delta f/V$	Frequency Drift With Supply Voltage (Over Supply Voltage Range)		0.05			0.05			0.05		%/V
OUTPUT CHARACTERISTICS											
$I_{SINK}$	Square-Wave Leakage Current ( $V_g = 30V$ )			1			1			1	$\mu A$
$V_{SAT}$	Saturation Voltage ( $I_{SINK} = 2mA$ )		0.2	0.5		0.2	0.4		0.2	0.4	V
$t_r$	Rise Time ( $R_L = 4.7k\Omega$ )		180			180			180		ns
$t_f$	Fall Time ( $R_L = 4.7k\Omega$ )		40			40			40		ns
DC	Typical Duty Cycle Adjust (Note 6)	2		98	2		98	2		98	%
$V_{TRIANGLE}$	Triangle/Sawtooth/Ramp Amplitude ( $R_{TSET} = 100k\Omega$ )	0.30	0.33		0.30	0.33		0.30	0.33		$\times V_{SUPPLY}$
	Linearity		0.1			0.05			0.05		%
$Z_{OUT}$	Output Impedance ( $I_{OUT} = 5mA$ )		200			200			200		$\Omega$
$V_{SINE}$	Sine-Wave Amplitude ( $R_{SINE} = 100k\Omega$ )	0.2	0.22		0.2	0.22		0.2	0.22		$\times V_{SUPPLY}$
THD	THD ( $R_S = 1M\Omega$ ) <sup>(4)</sup>		2.0	5		1.5	3		1.0	1.5	%
THD	THD Adjusted (Use Figure 6)		1.5			1.0			0.8		%

NOTES: 2.  $R_A$  and  $R_g$  currents not included.

3.  $V_{SUPPLY} = 20V$ ;  $R_A$  and  $R_g = 10k\Omega$ ,  $f \cong 10kHz$  nominal; can be extended 1000 to 1. See Figures 7a and 7b.

4.  $82k\Omega$  connected between pins 11 and 12, Triangle Duty Cycle set at 50%. (Use  $R_A$  and  $R_g$ .)

5. Figure 3, pins 7 and 8 connected,  $V_{SUPPLY} = \pm 10V$ . See Typical Curves for T.C. vs  $V_{SUPPLY}$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## TEST CONDITIONS

PARAMETER	R <sub>A</sub>	R <sub>B</sub>	R <sub>L</sub>	C <sub>1</sub>	SW <sub>1</sub>	MEASURE	
Supply Current	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Current into Pin 6	
Sweep FM Range <sup>(1)</sup>	10kΩ	10kΩ	10kΩ	3.3nF	Open	Frequency at Pin 9	
Frequency Drift with Temperature	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Frequency at Pin 3	
Frequency Drift with Supply Voltage <sup>(2)</sup>	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Frequency at Pin 9	
Output Amplitude: (Note 4)	Sine	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Pk-Pk output at Pin 2
	Triangle	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Pk-Pk output at Pin 3
Leakage Current (off) <sup>(3)</sup>	10kΩ	10kΩ		3.3nF	Closed	Current into Pin 9	
Saturation Voltage (on) <sup>(3)</sup>	10kΩ	10kΩ		3.3nF	Closed	Output (low) at Pin 9	
Rise and Fall Times (Note 5)	10kΩ	10kΩ	4.7kΩ	3.3nF	Closed	Waveform at Pin 9	
Duty Cycle Adjust (Note 5)	MAX	50kΩ	~1.6kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 9
	MIN	~25kΩ	50kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 9
Triangle Waveform Linearity	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 3	
Total Harmonic Distortion	10kΩ	10kΩ	10kΩ	3.3nF	Closed	Waveform at Pin 2	

- NOTES: 1. The hi and lo frequencies can be obtained by connecting pin 8 to pin 7 (I<sub>hi</sub>) and then connecting pin 8 to pin 6 (I<sub>lo</sub>). Otherwise apply Sweep Voltage at pin 8 ( $2/3 V_{SUPPLY} + 2V$ )  $\leq V_{SWEEP} \leq V_{SUPPLY}$  where  $V_{SUPPLY}$  is the total supply voltage. In Figure 7c pin 8 should vary between 5.3V and 10V with respect to ground.
2.  $10V \leq V^+ \leq 30V$ , or  $\pm 5V \leq V_{SUPPLY} \leq \pm 15V$ .
3. Oscillation can be halted by forcing pin 10 to +5 volts or -5 volts.
4. Output Amplitude is tested under static conditions by forcing pin 10 to 5.0V then to -5.0V.
5. Not tested; for design purposes only.

## DEFINITION OF TERMS:

**Supply Voltage (V<sub>SUPPLY</sub>).** The total supply voltage from V<sup>+</sup> to V<sup>-</sup>.

**Supply Current.** The supply current required from the power supply to operate the device, excluding load currents and the currents through R<sub>A</sub> and R<sub>B</sub>.

**Frequency Range.** The frequency range at the square wave output through which circuit operation is guaranteed.

**Sweep FM Range.** The ratio of maximum frequency to minimum frequency which can be obtained by applying a sweep voltage to pin 8. For correct operation, the sweep voltage should be within the range

$$(2/3 V_{SUPPLY} + 2V) < V_{SWEEP} < V_{SUPPLY}$$

**FM Linearity.** The percentage deviation from the best-fit straight line on a log control voltage versus output frequency curve.

**Output Amplitude.** The peak-to-peak signal amplitude appearing at the outputs.

**Saturation Voltage.** The output voltage at the collector of Q<sub>23</sub> when this transistor is turned on. It is measured for a sink current of 2mA.

**Rise and Fall Times.** The time required for the square wave output to change from 10% to 90%, or 90% to 10%, of its final value.

**Triangle Waveform Linearity.** The percentage deviation from the best-fit straight line on the rising and falling triangle waveform.

**Total Harmonic Distortion.** The total harmonic distortion at the sine-wave output.

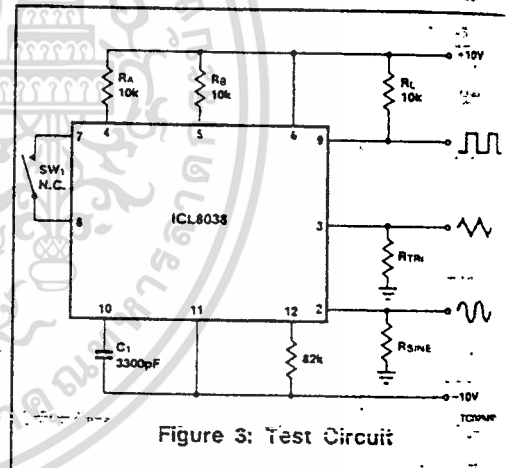
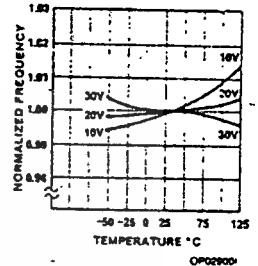
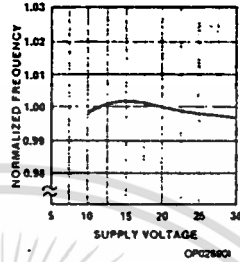
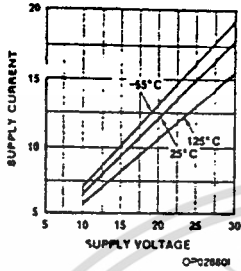


Figure 3: Test Circuit

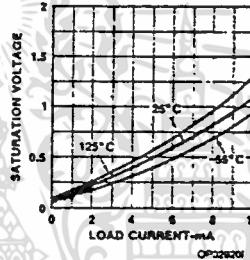
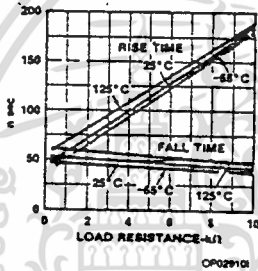
ICL8038

INTERSIL

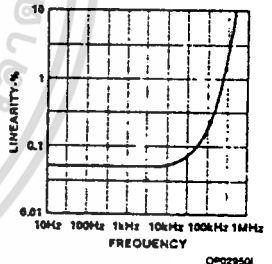
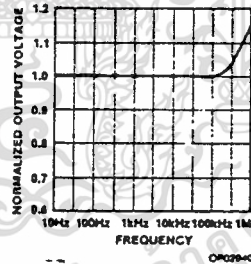
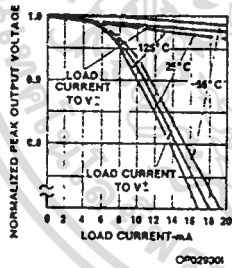
TYPICAL PERFORMANCE CHARACTERISTICS



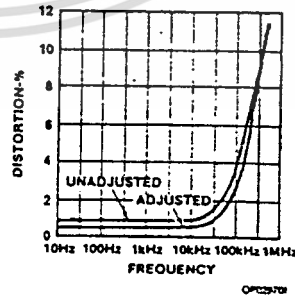
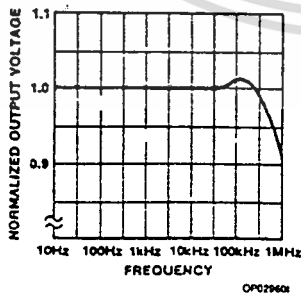
Performance of the Square-Wave Output



Performance of Triangle-Wave Output



Performance of Sine-Wave Output



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

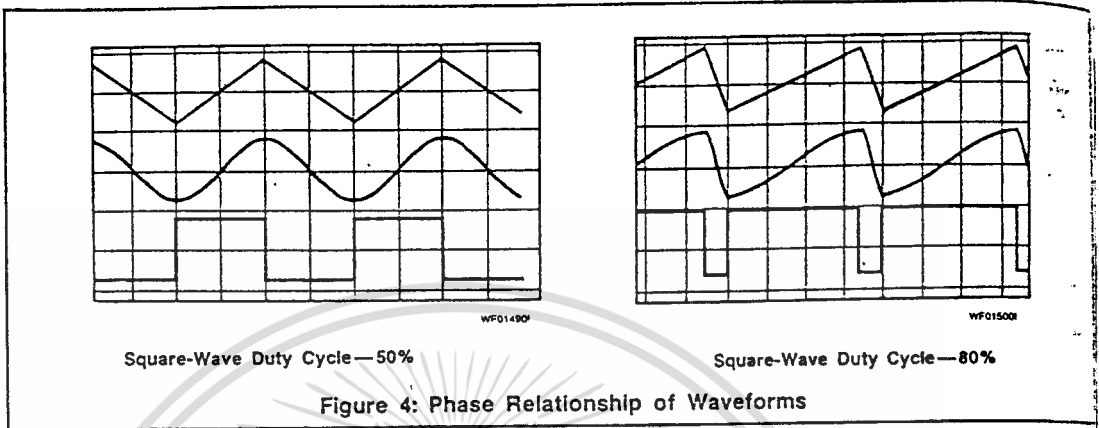


Figure 4: Phase Relationship of Waveforms

**DETAILED DESCRIPTION**  
(See Figure 1)

An external capacitor C is charged and discharged by two current sources. Current source # 2 is switched on and off by a flip-flop, while current source # 1 is on continuously. Assuming that the flip-flop is in a state such that current source # 2 is off, and the capacitor is charged with a current I, the voltage across the capacitor rises linearly with time. When this voltage reaches the level of comparator # 1 (set at 2/3 of the supply voltage), the flip-flop is triggered, changes states, and releases current source # 2. This current source normally carries a current 2I, thus the capacitor is discharged with a net-current I and the voltage across it drops linearly with time. When it has reached the level of comparator # 2 (set at 1/3 of the supply voltage), the flip-flop is triggered into its original state and the cycle starts again.

Four waveforms are readily obtainable from this basic generator circuit. With the current sources set at I and 2I respectively, the charge and discharge times are equal. Thus a triangle waveform is created across the capacitor and the flip-flop produces a square-wave. Both waveforms are fed to buffer stages and are available at pins 3 and 9.

The levels of the current sources can, however, be selected over a wide range with two external resistors. Therefore, with the two currents set at values different from I and 2I, an asymmetrical sawtooth appears at terminal 3 and pulses with a duty-cycle from less than 1% to greater than 99% are available at terminal 9.

The sine-wave is created by feeding the triangle-wave into a non-linear network (sine-converter). This network provides a decreasing shunt-impedance as the potential of the triangle moves toward the two extremes.

**WAVEFORM TIMING**

The *symmetry* of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 5. Best results are obtained by keeping the timing resistors R<sub>A</sub> and R<sub>B</sub> separate (a). R<sub>A</sub>

controls the rising portion of the triangle and sine-wave and the 1 state of the square-wave.

The magnitude of the triangle-waveform is set at 1/3 V<sub>SUPPLY</sub>; therefore the rising portion of the triangle is

$$t_1 = \frac{C \times v}{I} = \frac{C \times \frac{1}{3} \times V_{SUPPLY} \times R_A}{\frac{1}{5} \times V_{SUPPLY}} = \frac{5}{3} R_A \times C$$

The falling portion of the triangle and sine-wave and the 0 state of the square-wave is:

$$t_2 = \frac{C \times V}{I} - \frac{C \times \frac{1}{3} \times V_{SUPPLY}}{\frac{2}{5} \times \frac{V_{SUPPLY}}{R_B}} - \frac{1}{5} \times \frac{V_{SUPPLY}}{R_A} = \frac{5}{3} \times \frac{R_A R_B C}{2R_A - R_B}$$

Thus a 50% duty cycle is achieved when R<sub>A</sub> = R<sub>B</sub>.

If the duty-cycle is to be varied over a small range about 50% only, the connection shown in Figure 5b is slightly more convenient. If no adjustment of the duty cycle is desired, terminals 4 and 5 can be shorted together, as shown in Figure 5c. This connection, however, causes an inherently larger variation of the duty-cycle, frequency, and

With two separate timing resistors, the frequency is given by

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{5}{3} R_A C \left( 1 + \frac{R_B}{2R_A - R_B} \right)}$$

or, if R<sub>A</sub> = R<sub>B</sub> = R

$$f = \frac{0.3}{RC} \text{ (for Figure 5a)}$$

If a single timing resistor is used (Figure 5c only), the frequency is

$$f = \frac{0.15}{RC}$$

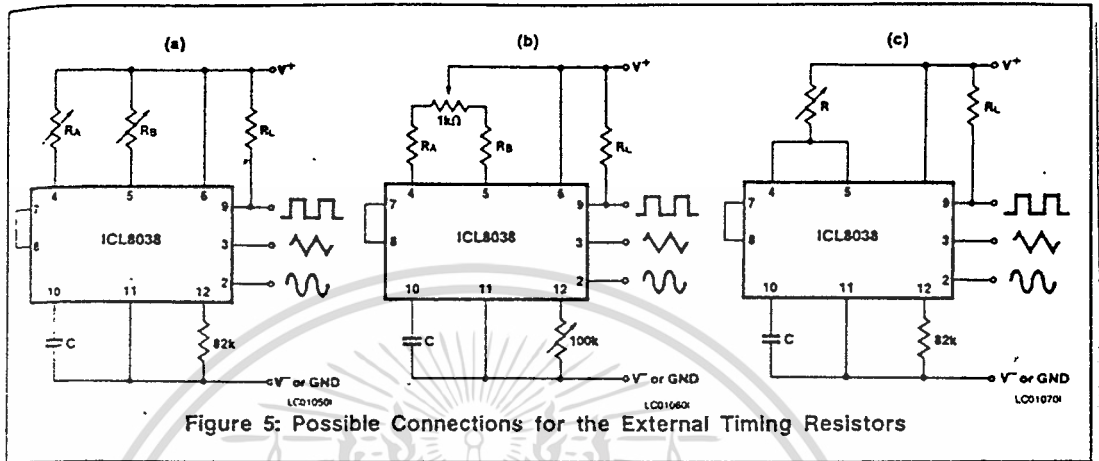


Figure 5: Possible Connections for the External Timing Resistors

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.

To minimize sine-wave distortion the 82kΩ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 6; this configuration allows a typical reduction of sine-wave distortion close to 0.5%.

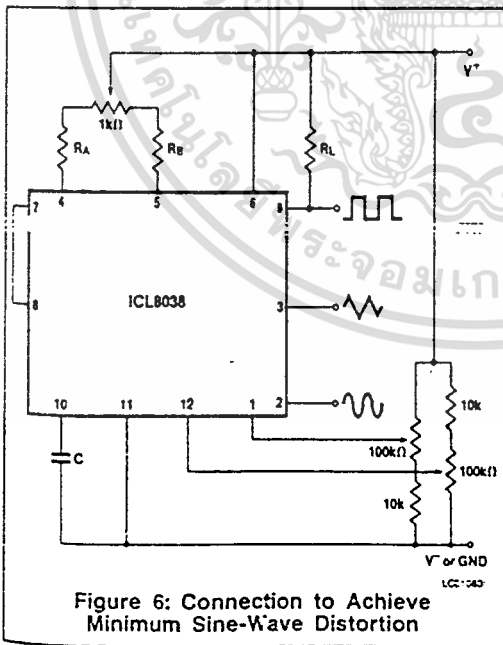


Figure 6: Connection to Achieve Minimum Sine-Wave Distortion

### SELECTING RA, RB and C

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than 1μA are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents (I > 5mA), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of 10μA to 1mA. If pins 7 and 8 are shorted together, the magnitude of the charging current due to RA can be calculated from:

$$I = \frac{R_1 \times (V^+ - V^-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{(V^+ - V^-)}{5R_A}$$

A similar calculation holds for RB.

The capacitor value should be chosen at the upper end of its possible range.

### WAVEFORM OUTPUT LEVEL CONTROL AND POWER SUPPLIES

The waveform generator can be operated either from a single power-supply (10 to 30 Volts) or a dual power-supply (±5 to ±15 Volts). With a single power-supply the average levels of the triangle and sine-wave are at exactly one-half of the supply voltage, while the square-wave alternates between V+ and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

The square-wave output is not committed. A load resistor can be connected to a different power-supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square-wave output can be made TTL compatible (load resistor connected to +5 Volts) while the waveform generator itself is powered from a much higher voltage.

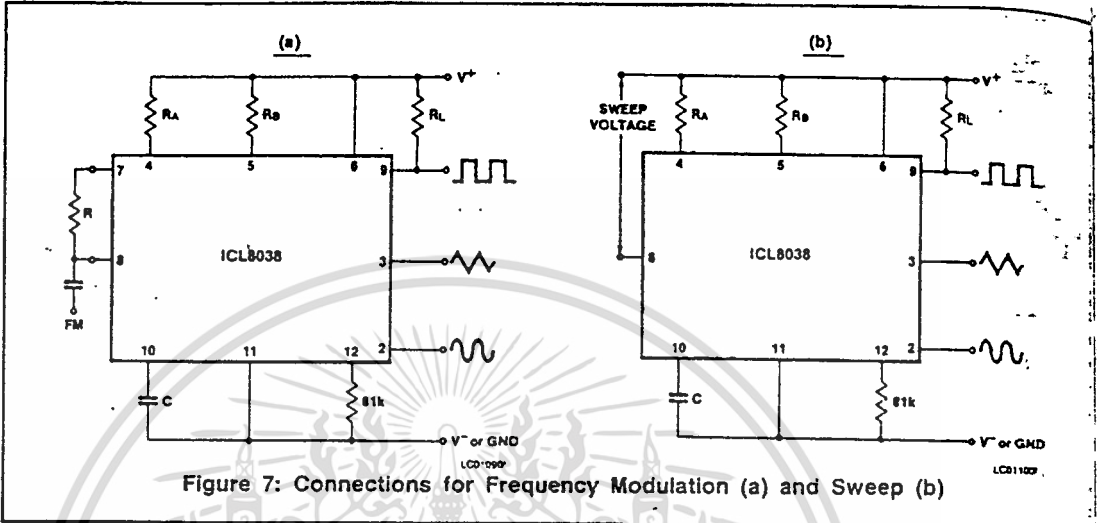


Figure 7: Connections for Frequency Modulation (a) and Sweep (b)

### FREQUENCY MODULATION AND SWEEPING

The frequency of the waveform generator is a direct function of the DC voltage at terminal 8 (measured from  $V^+$ ). By altering this voltage, frequency modulation is performed. For small deviations (e.g.  $\pm 10\%$ ) the modulating signal can be applied directly to pin 8, merely providing DC decoupling with a capacitor as shown in Figure 7a. An external resistor between pins 7 and 8 is not necessary, but it can be used to increase input impedance from about  $8k\Omega$  (pins 7 and 8 connected together), to about  $(R + 8k\Omega)$ .

The sine wave output has a relatively high output impedance ( $1k\Omega$  Typ). The circuit of Figure 8 provides buffering, gain and amplitude adjustment. A simple op amp follower could also be used.

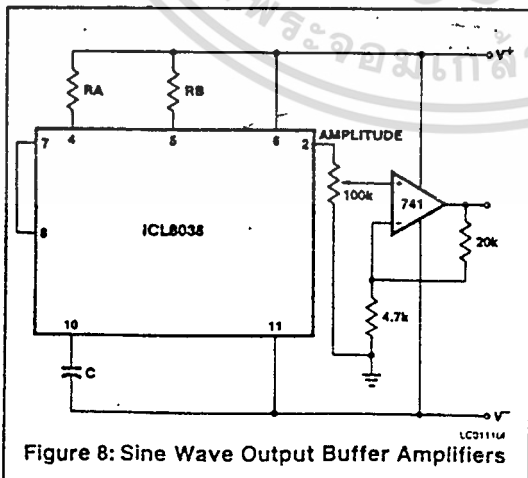


Figure 8: Sine Wave Output Buffer Amplifiers

For larger FM deviations or for frequency sweeping, the modulating signal is applied between the positive supply voltage and pin 8 (Figure 7b). In this way the entire bias current source is created by the modulating signal, so a very large (e.g. 1000:1) sweep range is created ( $f = C \cdot V_{sweep} = 0$ ). Care must be taken, however, to regulate the supply voltage; in this configuration the charge current is no longer a function of the supply voltage (yet the trip thresholds still are) and thus the frequency becomes dependent on the supply voltage. The potential on Pin 8 may be swept down from  $V^+$  by  $(1/3 V_{SUPPLY} - 2V)$ .

### APPLICATIONS

With a dual supply voltage the external capacitor on pin 10 can be shorted to ground to halt the ICL8038 oscillator. Figure 9 shows a FET switch, diode ANDED with an input-strobe signal to allow the output to always start on the same slope.

To obtain a 1000:1 Sweep Range on the ICL8038 the voltage across external resistors  $R_A$  and  $R_B$  must decrease to nearly zero. This requires that the highest voltage on control Pin 8 exceed the voltage at the top of  $R_A$  and  $R_B$  by a few hundred millivolts.

The Circuit of Figure 10 achieves this by using a diode to lower the effective supply voltage on the ICL8038. The large resistor on pin 5 helps reduce duty cycle variations with sweep.

# ICL8038

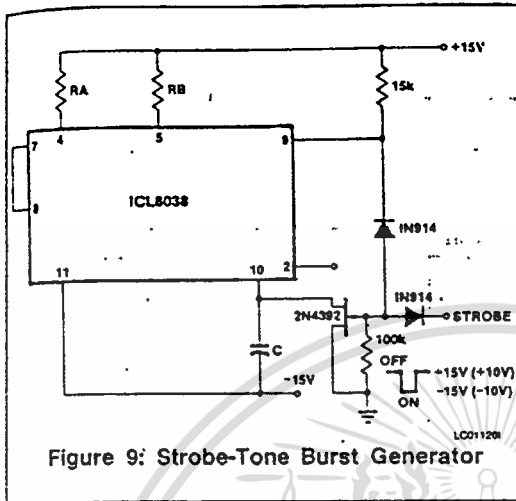


Figure 9: Strobe-Tone Burst Generator

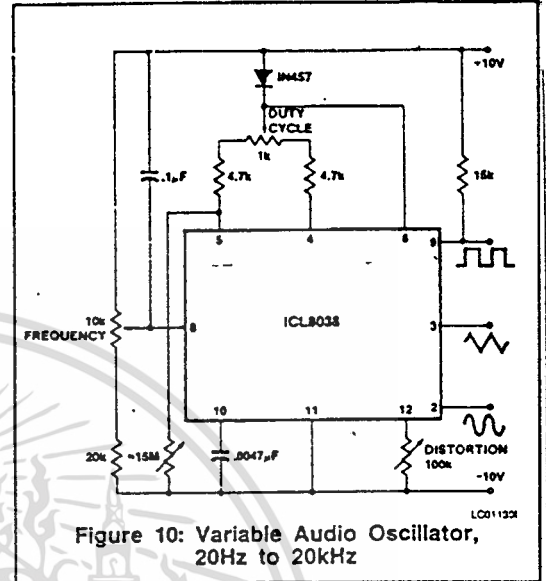


Figure 10: Variable Audio Oscillator, 20Hz to 20kHz

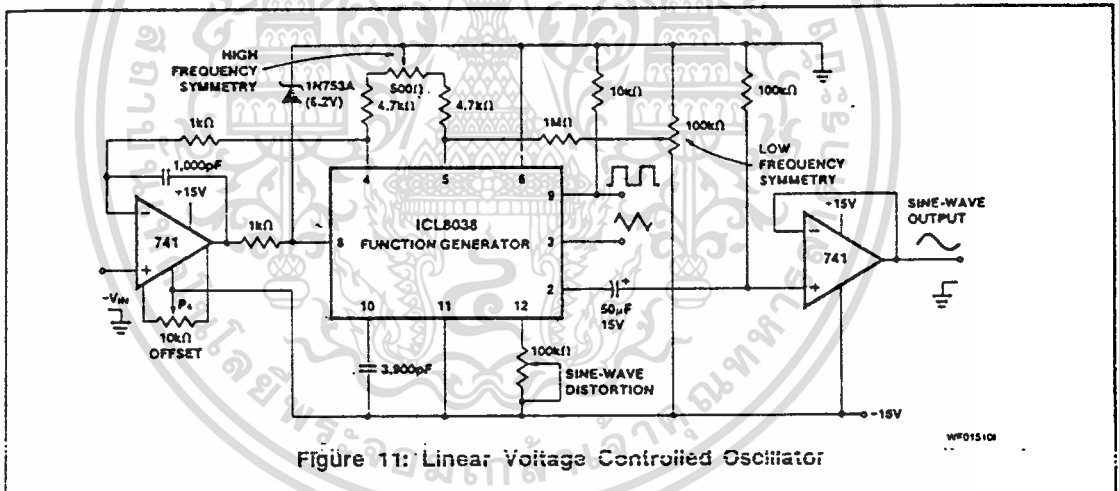


Figure 11: Linear Voltage Controlled Oscillator

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 11.

## USE IN PHASE-LOCKED LOOPS

Its high frequency stability makes the ICL8038 an ideal building block for a phase-locked loop as shown in Figure 12. In this application the remaining functional blocks, the phase-detector and the amplifier, can be formed by a number of available IC's (e.g. MC4344, NE562, HA2800, HA2820)

In order to match these building blocks to each other, two steps must be taken. First, two different supply voltages are used and the square wave output is returned to the supply of the phase detector. This assures that the VCO input

voltage will not exceed the capabilities of the phase detector. If a smaller VCO signal is required, a simple resistive voltage divider is connected between pin 9 of the waveform generator and the VCO input of the phase-detector.

Second, the DC output level of the amplifier must be made compatible to the DC level required at the FM input of the waveform generator (pin 8,  $0.8V^+$ ). The simplest solution here is to provide a voltage divider to  $V^+$  ( $R_1, R_2$  as shown) if the amplifier has a lower output level, or to ground if its level is higher. The divider can be made part of the low-pass filter.

This application not only provides for a free-running frequency with very low temperature drift, but it also has the

# ICL8038



unique feature of producing a large reconstituted sinewave signal with a frequency identical to that at the input.

For further information, see Intersil Application Note A013, "Everything You Always Wanted to Know About The ICL8038."

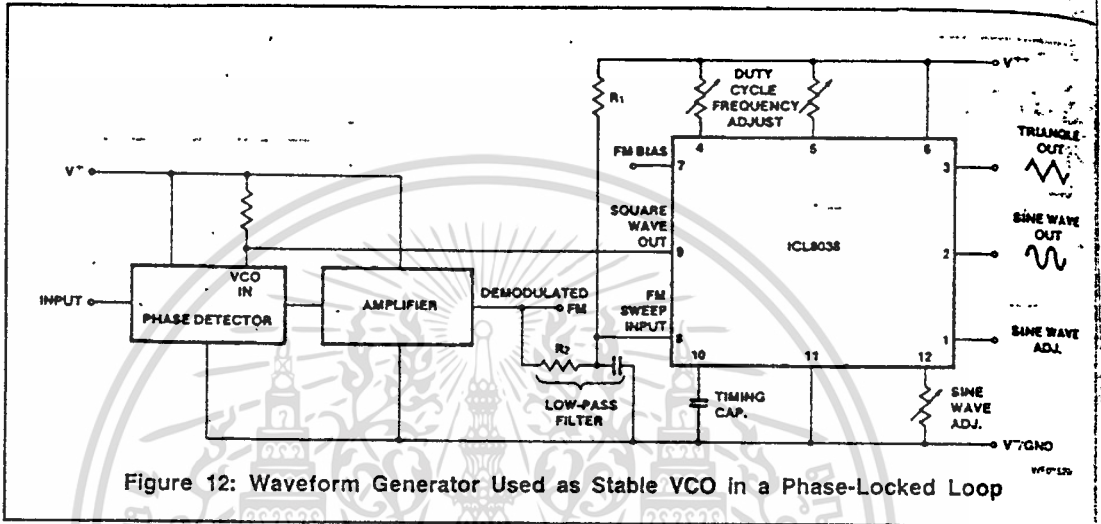
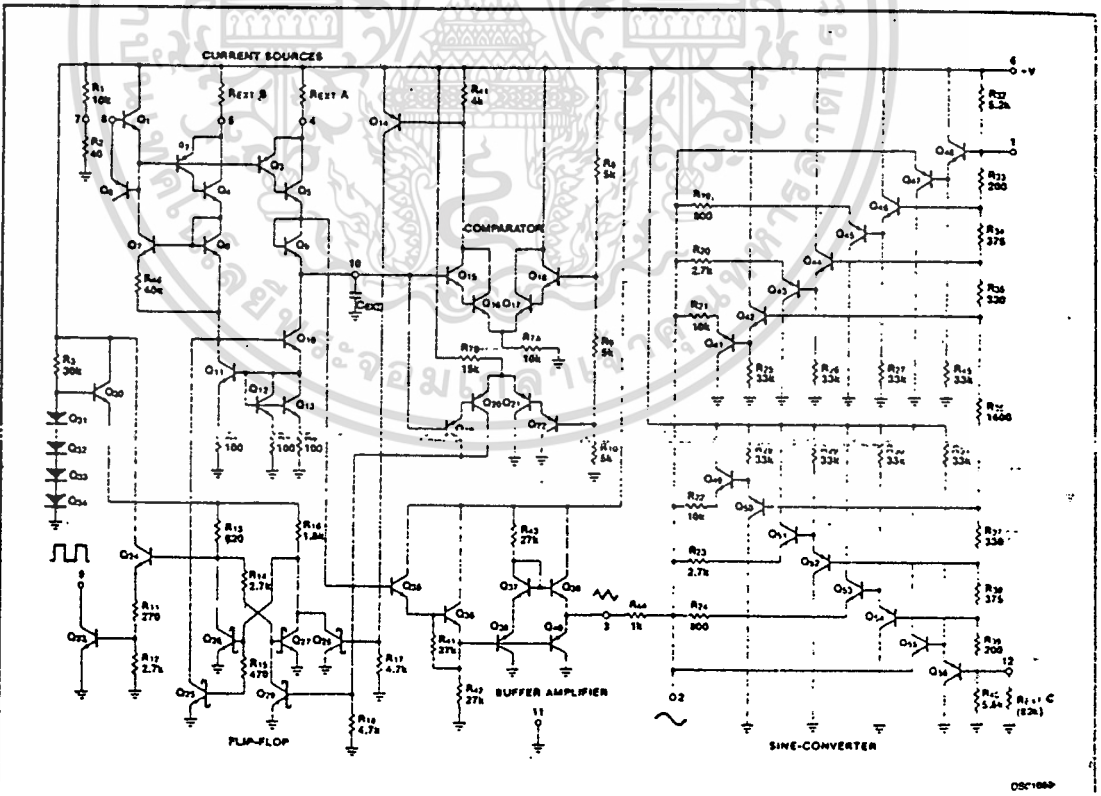


Figure 12: Waveform Generator Used as Stable VCO in a Phase-Locked Loop



08c1000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ขอขอบคุณ อาจารย์ สมศักดิ์ เขียวศิริกุล ที่กรุณาช่วยให้คำปรึกษา  
ในด้านต่างๆ และ อุปกรณ์ในการทำโครงงานนี้ รวมทั้งเพื่อนๆ ที่ให้คำแนะนำ  
ช่วยเหลือด้านความรู้และเทคนิคต่างๆ สุดท้ายนี้ขอขอบคุณทั้งผู้ที่ได้เอ่ยนามและ  
ผู้ที่ไม่ได้เอ่ยนาม มา ณ. ที่นี้ด้วย

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## หนังสืออ้างอิง

1. GEORGE CHRYSISS, "HIGH-FREQUENCY SWITCHING POWER SUPPLIES: THEORY AND DESIGN", MCGRAW-HILL BOOK COMPANY, USA, 1984
2. RALPHE TARTER, "PRINCIPLE OF SOLID-STATE POWER CONVERSION", HAWARD V.SAM & Co., Inc, 1985.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้