สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

พรินเตอร์ไร้สาย

Wireless Printer

โดย

นายเฉลิมพล สังขสังวาลย์

นายวิทวัส อุทยารัตน์

เลขหมู่.....
เลขทะเบียน 36786
วัน, เดือน, ปี 29 ส.ค. 2543

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

สาขาวิศวกรรมการวัดคุมทางอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2542

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง พรินเตอร์ไร้สาย

(Wireless Printer)

โดย

นายเฉลิมพล สังขสังวาลย์ 39014107

นายวิทวัส อุทยารัตน์ 39014483

.....อาจารย์ที่ปรึกษา

(อาจารย์ ประภาษ อุคคกิมาพันธ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พรินเตอร์ไร้สาย

นายเฉลิมพล สังขสังวาลย์ 39014107
นายวิทวัส อุทยารัตน์ 39014483
อาจารย์ที่ปรึกษา
อ.ประภาษ อุคคกิมาพันธ์

บทคัดย่อ

พรินเตอร์ไร้สายเป็นอุปกรณ์รูปแบบหนึ่งที่ขยายขีดความสามารถของพรินเตอร์ให้เพิ่มมากยิ่งขึ้น ซึ่งเหมาะสมกับรูปแบบการทำงานในการพิมพ์ที่ปราศจากการเชื่อมโยงของสายนำสัญญาณ ในโครงงานนี้ได้ประยุกต์การใช้งานไมโครคอนโทรลเลอร์มาเป็นตัวแปลงข้อมูลจากคอมพิวเตอร์ที่ส่งมาแบบขนานให้เป็นข้อมูลแบบอนุกรมจากนั้นส่งข้อมูลไปยังชุดรับ-ส่งที่มีความถี่ในย่านอินฟราเรดเป็นตัวกลางในการส่งข้อมูลออกไปยังไมโครคอนโทรลเลอร์ที่อยู่ฝั่งพรินเตอร์ที่จะทำหน้าที่แปลงข้อมูลอนุกรมกลับเป็นข้อมูลขนานเพื่อให้พรินเตอร์นำข้อมูลไปพิมพ์ได้เทียบเคียงสายนำสัญญาณระหว่างคอมพิวเตอร์และพรินเตอร์ตามปกติ และทำหน้าที่ในการตรวจสอบความถูกต้องของข้อมูล เพื่อป้องกันการผิดพลาดในการส่งข้อมูลโดยโปรโตคอลที่ใช้ดัดแปลงมาจากมาตราฐานโปรโตคอลแบบ HDLC ข้อมูลที่ผ่านการตรวจสอบแล้วเท่านั้นจึงจะถูกส่งเข้าพรินเตอร์เพื่อนำไปพิมพ์เป็นข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Wireless Printer

Mr.chalearmpon Sangkasangwan 39014107

Mr.Wittawat Uthayarat 39014483

Mr. Prapart Ukakimaparn

Advisor

1999

ABSTRACT

Wireless printer is one of the tool that expands the capacity of printer. This project applies the microcontroller to convert parallel data from computer to series data then the series data send through the infrared transmitter/receiver to the microcontroller in the printer part. It will converted series data to parallel data for normally printed at the printer. The microcontroller in transmitting and receiving side also have some function to check the correct data. The HDLC protocol has been used to prevent the error from the transmission system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีหรือหลักการ	3
2.1 ไมโครคอนโทรลเลอร์ตระกูล MCS51	3
2.1.1 โครงสร้างภายในของ 8051	3
2.1.2 ขาสัญญาณต่างๆของ 8051	5
2.1.3 โครงสร้างหน่วยความจำของ 8051	7
2.1.4 รีจีสเตอร์ฟังก์ชั่นพิเศษ(Special Function Register	8
2.2 IC 8255	10
2.2.1 ขาต่างๆของ 8255	11
2.2.2 การทำงานของ 8255 ในโหมด 1	12
2.3 การสื่อสารอนุกรมของ 8051	15
2.4 HDLC PROTOCOL	16
2.4.1 HDLC PROTOCOL	16
2.4.2 รูปแบบของเฟรม (FRAME FORMAT)	19
2.4.3 ลักษณะการส่งเฟรมโต้ตอบของโปรโตคอล HDLC	22
2.5 การเชื่อมต่อระหว่างคอมพิวเตอร์กับพรินเตอร์	23
2.5.1 ลักษณะของการสื่อสารข้อมูล	23
2.5.2 การอินเตอร์เฟสกับพรินเตอร์แบบขนานและ การเชื่อมต่อแบบเซ็นโทรนิกส์	25
บทที่ 3 การคำนวณและการสร้าง	30
3.1 การใช้งานไมโครคอนโทรลเลอร์	30
3.1.1 รีจีสเตอร์ที่ใช้งานในพอร์ตอนุกรม	30
3.1.2 การคำนวณอัตราบอดไทม์เมอร์โหมด 1	35
3.2 การเชื่อมต่อระหว่างคอมพิวเตอร์และพรินเตอร์	36
3.2.1 การเชื่อมต่อระหว่างวงจรอินเตอร์เฟสกับคอมพิวเตอร์	36
3.2.2 การเชื่อมต่อระหว่างวงจรอินเตอร์เฟสกับพรินเตอร์	37
3.3 วงจรภาคกำเนิดสัญญาณคลื่นพาห์	38
3.3.1 วงจรกำเนิดคลื่นพาห์	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.3.2 วงจรนับ – หารความถี่	38
3.4 ภาคส่งข้อมูล	41
3.4.1 บล็อกไดอะแกรม	41
3.4.2 รูปวงจรภาคส่ง	42
3.4.3 หลักการทำงานของภาคส่ง	42
3.4.4 การคำนวณแบนวิดท์และอัตรา BAUD	42
3.5 ภาครับข้อมูล	43
3.5.1 บล็อคไดอะแกรม	43
3.5.2 รูปวงจรภาครับ	44
3.5.3 หลักการทำงานของภาครับ	44
บทที่ 4 การทดลองและผลการทดลอง	45
4.1การทดลองการรับส่งข้อมูลผ่านพอร์ตอนุกรม	45
4.1.1 ขั้นตอนการทดลอง	45
4.1.2 ผลการทดลอง	45
4.2การทดลองการรับส่งข้อมูลผ่านอินฟราเรด	45
4.2.1 ขั้นตอนการทดลอง	45
4.2.2 ผลการทดลอง	46
4.3 การรับส่งข้อมูลเมื่อมีโปรโตคอล	46
4.3.1 ขั้นตอนการทดลอง	46
4.3.2 ผลการทดลอง	47
บทที่ 5 บทวิจารณ์และสรุป	48
บรรณานุกรม	
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

	หน้า
รูปที่ 2.1 โครงสร้างภายในของ 8051	4
รูปที่ 2.2 แสดงขาต่างๆของ 8051	5
รูปที่ 2.3 การจัดการหน่วยความจำของ 8051	7
รูปที่ 2.4 ตำแหน่งของหน่วยความจำทั้งแบบไบต์และแบบบิต	8
รูปที่ 2.5 แสดงแผนผังวงจรภายในและการจัดขาของไอซี 8255	10
รูปที่ 2.6 แสดงขาต่างๆของไอซี 8255	11
รูปที่ 2.7 รูปแสดงการทำงานของพอร์ตอินพุตและพอร์ตเอาต์พุต	12
รูปที่ 2.8 วงจรการต่อ8255 โหมด 1	13
รูปที่ 2.9 รูปแสดงแผนผังเวลาการรับข้อมูลโดยโหมด 1 อินพุตพอร์ต	14
รูปที่ 2.10 รูปแสดงแผนผังเวลาการส่งข้อมูลโดยโหมด 1 เอาต์พุทพอร์ต	15
รูปที่ 2.11 แสดงระบบอสมดุลแบบจุดต่อจุด (Point-to-point)	18
รูปที่ 2.12 แสดงระบบอสมดุลแบบหลายจุด (Multi-point)	18
รูปที่ 2.13 แสดงระบบสมดุลแบบจุดต่อจุด	18
รูปที่ 2.14 แสดงแบบเฟรมของ HDLC โปรโตคอล	19
รูปที่ 2.15 เขตควบคุม 8 บิต และ เขตควบคุม 16 บิต	20
รูปที่ 2.16 แสดงรหัสชุดคำสั่งและคำตอบรับ	21
รูปที่ 2.17 แสดงการติดต่อระหว่างคอมพิวเตอร์และพรินเตอร์แบบขนาน	24
รูปที่ 2.18 แสดงการติดต่อระหว่างคอมพิวเตอร์และพรินเตอร์แบบอนุกรม	25
รูปที่ 2.19 แสดงขาของคอนเนคเตอร์แบบแอมฟีนอล (Amphenol)	26
รูปที่ 2.20 แสดงช่วงเวลาของรูปคลื่นสัญญาณที่จะส่งข้อมูอักขระไปยังพรินเตอร์แบบขนาน	29
รูปที่ 3.1 แสดงการเชื่อมต่อระหว่างคอมพิวเตอร์กับ 8255	36
รูปที่ 3.2 การเชื่อมต่อระหว่าง 8255 กับพรินเตอร์	37
รูปที่ 3.3 วงจรภาคกำเนิดสัญญาณ 38.4 kHz	38
รูปที่ 3.4 วงจรของไอซี 74LS393	39
รูปที่ 3.5 Block Diagram ของวงจรภาคส่ง	41
รูปที่ 3.6 วงจรภาคส่งข้อมูล	42
รูปที่ 3.7 บล็อคไดอะแกรมภาครับ	43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

	หน้า
รูปที่ 3.8 วงจรภาครับข้อมูล	44
รูปที่ 3.9 วงจรรวม	44
รูปที่ 4.1 ผลการทดลองการรับส่งข้อมูลผ่านพอร์ตอนุกรม	45
รูปที่ 4.2 ผลการทดลองการรับส่งผ่านอินฟราเรด	46
รูปที่ 4.3 ผลการทดลองการรับส่งเมื่อใช้โปรโตคอล	47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 หน้าที่พิเศษของพอร์ต 3	6
ตารางที่ 2.2 หน้าที่ของสัญญาณต่างๆของพอร์ต C ในการทำงาน เป็นตัวตรวจสอบสัญญาณเมื่อทำงานในโหมด 1	13
ตารางที่ 2.3 แสดงการเชื่อมต่อขาและคำอธิบายสำหรับ การเชื่อมต่อแบบเซนโทรนิคส์ขนาน	27
ตารางที่ 3.1 แสดงค่าอินเตอร์รัพท์เวกเตอร์ของอินเตอร์รัพท์จากแหล่งต่างๆ	33
ตารางที่ 3.2 แสดงโหมดการทำงานของพอร์ตอนุกรม	34
ตารางที่ 3.3 แสดงค่า Baud Rate ต่าง ๆ และค่า Reload ของ Timer 1	36
ตารางที่ 3.4 Function tableของไอซี 74LS393	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความสำคัญของโครงงาน

ในปัจจุบันเราคงยอมรับว่าคอมพิวเตอร์เข้ามามีบทบาทในชีวิตประจำวันมากยิ่งขึ้นทั้งทางด้านการศึกษา การขนส่ง ธุรกิจต่างๆ เรียกได้ว่าหันไปทางไหนก็จะพบคอมพิวเตอร์เต็มไปหมดซึ่งทำให้เราได้รับความสะดวกมากยิ่งขึ้น นอกจากนั้นยังมีอุปกรณ์อีกชนิดที่ใช้ร่วมกับคอมพิวเตอร์จนแทบจะแยกออกจากกันไม่ได้นั้นคือ "พรินเตอร์" แทบจะเรียกได้ว่าในงานพิมพ์กับคอมพิวเตอร์จะต้องใช้คู่กับพรินเตอร์

พรินเตอร์ที่ใช้งานร่วมกับคอมพิวเตอร์ในปัจจุบันนั้นจะทำการรับ-ส่งข้อมูลผ่านทางพอร์ตขนานของคอมพิวเตอร์ ซึ่งข้อจำกัดของการรับส่งข้อมูลผ่านทางพอร์ตขนานของคอมพิวเตอร์ก็คือส่งได้ไม่ไกล จึงได้มีความคิดที่จะใช้การส่ง-รับข้อมูลแบบไร้สายขึ้น ซึ่งได้กลายเป็นที่มาของโครงงานนี้อีกด้วย

ในโครงงานนี้เราต้องการขยายขอบเขตการทำงานของพรินเตอร์ออกไปเพื่อช่วยให้การใช้งานมีความสะดวกและยืดหยุ่นมากยิ่งขึ้น โดยทำให้พรินเตอร์มีการทำงานได้โดยปราศจากสายที่เชื่อมต่อกับคอมพิวเตอร์ โดยทำการรับ-ส่งข้อมูลระหว่างคอมพิวเตอร์กับพรินเตอร์ผ่านทางคลื่นอินฟราเรด ซึ่งสามารถนำมาใช้ประโยชน์ได้ในกรณีที่มีความจำเป็นต้องวางคอมพิวเตอร์ให้ห่างจากพรินเตอร์ เพิ่มความสะดวกในการพิมพ์งานด้วยคอมพิวเตอร์ได้มากยิ่งขึ้น

1.2 วัตถุประสงค์ของโครงงาน

1.2.1 นำหลักการของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 89C51 มาใช้เป็นส่วนควบคุมการรับ-ส่งข้อมูลรวมถึงการตรวจสอบความถูกต้องของข้อมูล

1.2.2 นำหลักการของคลื่นอินฟราเรดมาใช้เป็นตัวกลางในการรับ-ส่งข้อมูลไร้สาย

1.2.3 เพิ่มความสะดวกสบายในการใช้งานพรินเตอร์

1.3 ขอบเขตของโครงงาน

1.3.1 สามารถให้คอมพิวเตอร์ใช้งานโดยปราศจากสายเชื่อมต่อระหว่างคอมพิวเตอร์กับพรินเตอร์ได้

1.3.2 โปรแกรมที่เขียนขึ้นสามารถทำการตรวจสอบความถูกต้องของข้อมูลได้

1.3.3 ชุดรับ-ส่งสามารถนำอุปกรณ์ หรือ ตัวกำเนิดสัญญาณพาห์ที่มีการทำงาน 2 ทิศทางแบบ Half Duplex มาใช้งานแทนที่ชุดรับ-ส่งที่เป็นอินฟราเรดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 วิธีการดำเนินการ

1.4.1 ศึกษาการทำงานของไมโครคอนโทรลเลอร์

1.4.2 ศึกษาขาสัญญาณและการเชื่อมต่อระหว่างพรินเตอร์กับพอร์ตขนานของคอมพิวเตอร์

1.4.2 ศึกษาการทำงานของการรับ-ส่งข้อมูลด้วยอินฟราเรด

1.4.3 ออกแบบและเขียนโปรแกรมควบคุมการรับ-ส่งและตรวจสอบความถูกต้องของข้อมูล

1.4.4 ทดสอบการทำงานทั้งระบบ

1.4.5 ปรับปรุงและแก้ไข

1.5 ประโยชน์ที่คาดว่าจะได้รับจากโครงงาน

1.5.1 เข้าใจหลักการทำงานของไมโครคอนโทรลเลอร์

1.5.2 เข้าใจการทำงานของการรับ-ส่งข้อมูลด้วยอินฟราเรด

1.5.3 พัฒนาการทางด้านการเรียบเรียงความคิดอันเกิดจากการได้เขียนโปรแกรมที่ใช้ในโครงงาน

1.5.4 ได้ประสบการณ์ในการทำงานจริง

1.5.5 รู้จักการแก้ไขปัญหาที่เกิดขึ้นในการทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีหรือหลักการ

2.1 ไมโครคอนโทรลเลอร์ ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 (8051) ประกอบด้วยไมโครคอนโทรลเลอร์หลายรุ่น ซึ่งมีสถาปัตยกรรมพื้นฐานที่เหมือนกัน เพียงแต่มีขนาดหรือจำนวนของหน่วยทำงานภายในที่แตกต่างกันออกไป เพื่อความเหมาะสมในการประยุกต์ต่างๆ ตามความต้องการ โดยทีทั้งลักษณะที่ใช้เทคโนโลยีการผลิตไอซีวงจรรวมความจุสูงมาก (LSI) แบบ HMOS หรือ CHMOS ซึ่งมีลักษณะที่สูงมากขึ้น และสิ้นเปลืองกำลังไฟฟ้าน้อยกว่ามาก โดยมีคุณสมบัติดังนี้

- ◊ เป็นไมโครโพรเซสเซอร์ขนาด 8 บิตสำหรับงานควบคุมต่าง ๆ
- ◊ มีความสามารถประมวลผลของลอจิกระดับบิต
- ◊ มีขนาดของหน่วยความจำสำหรับโปรแกรมทำงานได้ถึง 64 Kbytes (Program Memory)
- ◊ มีขนาดของหน่วยความจำสำหรับเก็บข้อมูลได้ถึง 64 Kbytes (Data Memory)
- ◊ มีหน่วยความจำสำหรับโปรแกรมภายในขนาด 4 Kbytes
- ◊ มีหน่วยความจำข้อมูลภายในขนาด 128 byte
- ◊ มีพอร์ตสำหรับควบคุม 4 พอร์ตและสามารถอ้างอิงพอร์ตได้ระดับบิตต่อบิต
- ◊ มีชุด Timer/Counter ขนาด 16 บิต 2 ชุด
- ◊ มี Full duplex UART
- ◊ มีโครงสร้างการรับการอินเตอร์รัพท์จาก 6 แหล่งกำเนิดสัญญาณและ 5 ตำแหน่งโปรแกรมทำงานตอบรับการอินเตอร์รัพท์โดยสามารถจัดระดับความสำคัญได้ 2 ระดับ
- ◊ มีแหล่งกำเนิดความถี่อ้างอิงการทำงานในตัว

2.1.1 โครงสร้างภายในของ 8051

โครงสร้างภายในของไมโครคอนโทรลเลอร์ 8051 แสดงในรูป ที่ 2.1 แบ่งได้เป็น 3 ส่วน

ส่วนที่ 1 คือ ตัวประเมินผล หรือ CPU (Central Processing Unit) ส่วนนี้ จะมีวงจรที่ทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่น ๆ เรียกว่า วงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้า หรือ ส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณควบคุมจากส่วนตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

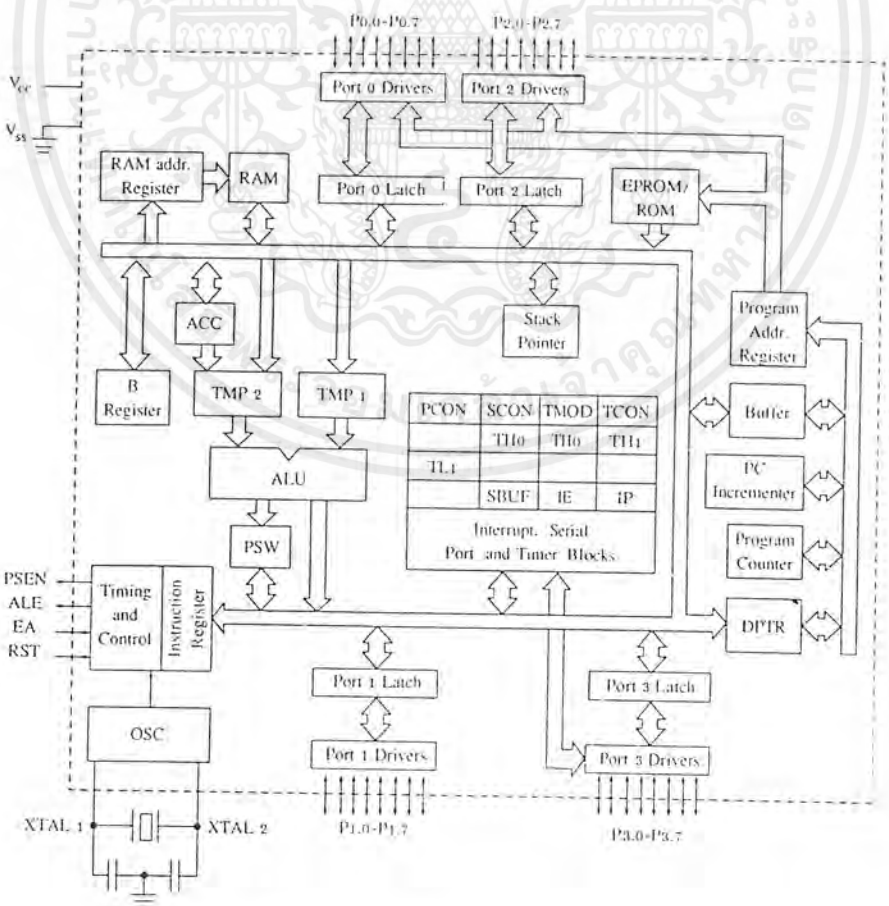
ประเมินผลนี้จะทำการสร้างสัญญาณโดยการถอดรหัสจากคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากออสซิลเลเตอร์

ในตัวประเมินผลนี้ยังประกอบไปด้วยส่วนย่อยอีกส่วนที่เรียกว่า ส่วนประมวลผล (Arithmetic Logic Unit) ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูลเช่น การบวก ลบ คูณ หรือ หาร ข้อมูล แล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์หรือหน่วยความจำที่ต้องการ

ส่วนที่ 2 คือ หน่วยความจำ(Memory) การติดต่อกับหน่วยความจำมีสัญญาณ 3 กลุ่มคือ

1. แอดเดรสหรือค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำ ใน 8051 จะติดต่อกับหน่วยความจำประเภท หน่วยความจำสำหรับเก็บโปรแกรม (Program Memory) หรือหน่วยความจำสำหรับเก็บข้อมูล (Data Memory) ได้สูงสุดชนิดละ 65536 ตำแหน่ง
2. ข้อมูลที่จะอ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อที่ 1.
3. สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ เมื่อต้องการ อ่าน หรือ เขียนข้อมูล

ส่วนที่ 3 คือ อุปกรณ์อินพุตและเอาต์พุต (Input/Output Device) เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ติดต่อกับภายนอกได้

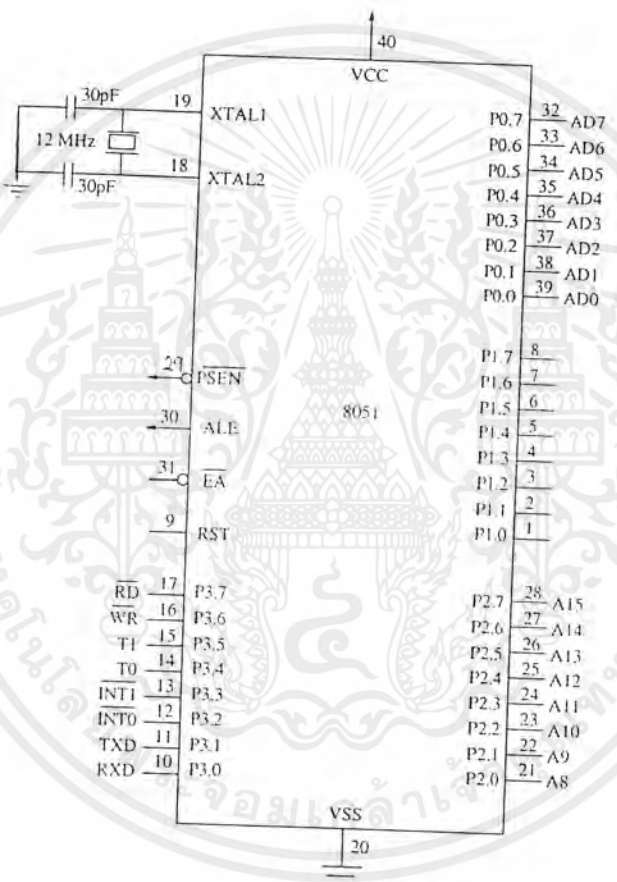


รูปที่ 2.1 โครงสร้างภายในของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 ขาสัญญาณต่างๆของ 8051

โดยมากแล้วไมโครคอนโทรลเลอร์ตระกูลนี้ มักจะมีรูปร่างของไอซีเป็นแบบ DIP ขนาด 40 ขา โดยต่างๆจะใช้เป็นพอร์ตอินพุต, เอาต์พุต,ขาสัญญาณควบคุม,ขาตำแหน่งหน่วยความจำ,และข้อมูล แสดงได้ดังรูปที่ 2.2



รูปที่ 2.2 แสดงขาต่างๆของ 8051

ความหมายของขาต่างๆมีดังนี้

Vcc (ขา 40) เป็นขาที่ต้องป้อนไฟเลี้ยง +5 โวลต์เข้าไปเพื่อให้วงจรรวมทำงานได้

Vss (ขา 20) เป็นขาที่ต้องต่อกับกราวด์ (Ground) ของแหล่งจ่ายไฟ การต่ออุปกรณ์ทั้งหมดจะต้องมีกราวด์ของอุปกรณ์ต่อเข้าด้วยกัน

Port 0 (P0.0-P0.7/AD0-AD7) เป็นพอร์ตขนานขนาด 8 บิต อยู่ที่ขา 32 ถึง 39 เป็นพอร์ตอินพุต เอาต์พุต หากเขียนค่า "1" ไปที่พอร์ตนี้จะกลายเป็นพอร์ตอินพุต 0 จะใช้งานหลายอย่างดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ใช้สำหรับส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อด้วย ความจำสูงสุดที่จะติดต่อได้ก็คือ 64 กิโลไบต์ จึงมีค่าตำแหน่งหน่วยความจำ 16 บิต ค่าตำแหน่งหน่วยความจำ 8 บิตล่างจะถูกส่งออกไปทางพอร์ต 0 และ 8 บิตบนจะส่งออกไปทางพอร์ต 2

- ใช้รับ-ส่งข้อมูลกับหน่วยความจำสำหรับเก็บข้อมูลหรือใช้รับข้อมูลจากหน่วยความจำสำหรับเก็บโปรแกรม ภายนอก

- ใช้รับ-ส่งข้อมูลทางพอร์ตโดยตรง ในกรณีที่ไม่มีการใช้หน่วยความจำสำหรับเก็บโปรแกรมภายนอกหรือหน่วยความจำภายนอก

Port 1 (P1.0-P1.7) เป็นพอร์ตขนาน 8 บิต เป็นพอร์ตอินพุต เอาต์พุต พร้อมด้วยการพูลอัพภายในขับโหลด TTL ตระกูลLSได้4 ตัวหากเขียนค่า "1"ไปที่พอร์ตนี้จะกำหนดให้เป็นพอร์ตอินพุต

Port 2 (P2.0-P2.7 / AD8-AD15) เป็นพอร์ตขนาน 8 บิตอยู่ที่ขา 21 ถึง28ลักษณะการทำงานเหมือนพอร์ต 0 แตกต่างกันที่ใน พอร์ต 2 นั้น ภาคขับกระแส จะใช้งานเพียง 2 ลักษณะ คือ

- ใช้ส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อ ค่าตำแหน่งนี้เป็น 8 บิตบนของค่าตำแหน่ง

- ใช้เป็นพอร์ต รับและส่งข้อมูลกับภายนอก

Port 3 (P3.0-P3.7) เป็นพอร์ตขนานขนาด 8 บิต อยู่ที่ขา 10 ถึง 17 เป็นพอร์ตอินพุตเอาต์พุต นอกจากจะใช้งานกับโหลด TTL ได้แล้ว ยังสามารถทำหน้าที่พิเศษได้อีกดังนี้

ขาพอร์ต	หน้าที่พิเศษ
P3.0	R x D (สำหรับรับข้อมูลแบบอนุกรม)
P3.1	T x D (สำหรับส่งข้อมูลแบบอนุกรม)
P3.2	INT0 (ขาอินเตอร์รัพท์ภายนอก 0)
P3.3	INT1 (ขาอินเตอร์รัพท์ภายนอก 1)
P3.4	T0 (ขาอินพุตของ Timer 0)
P3.5	T1 (ขาอินพุตของ Timer 1)
P3.6	WR (สำหรับสัญญาณเขียนหน่วยความจำข้อมูลภายนอก)
P3.7	RD (สำหรับสัญญาณอ่านหน่วยความจำข้อมูลภายนอก)

ตารางที่ 2.1 หน้าที่พิเศษของพอร์ต 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RST (ขา 9) ขารีเซ็ตนี้จะใช้รีเซ็ตการทำงานของ 8051 ที่ขารีเซ็ต ภายใน 8051 จะมีตัวต้านทานต่อระหว่างขากราวด์ ถ้าป้อนสัญญาณที่มีลอจิก "1" เข้าไปที่ขานี้จะเป็นการรีเซ็ตการทำงานของ 8051 ดังนั้นจึงสามารถต่อตัวเก็บประจุภายนอกระหว่างขารีเซ็ต กับ ไฟเลี้ยง +5 โวลต์ เพื่อให้เกิดการรีเซ็ตเมื่อเริ่มป้อนไฟเลี้ยงให้กับ 8051 ซึ่งเรียกว่า Power on reset

ALE / PROG (ขา 30) ขาแอดเดรสอีนาเบิล เมื่อส่งพัลส์ออกมาจะใช้ในการแลทช์ค่าชี้ตำแหน่งหน่วยความจำไบต์ต่ำ ในระหว่างการเข้าถึงข้อมูลภายนอก

PSEN (ขา 29) ขา Program Store Enable เป็นสโตรบใช้อ่านข้อมูลจากหน่วยความจำภายนอก

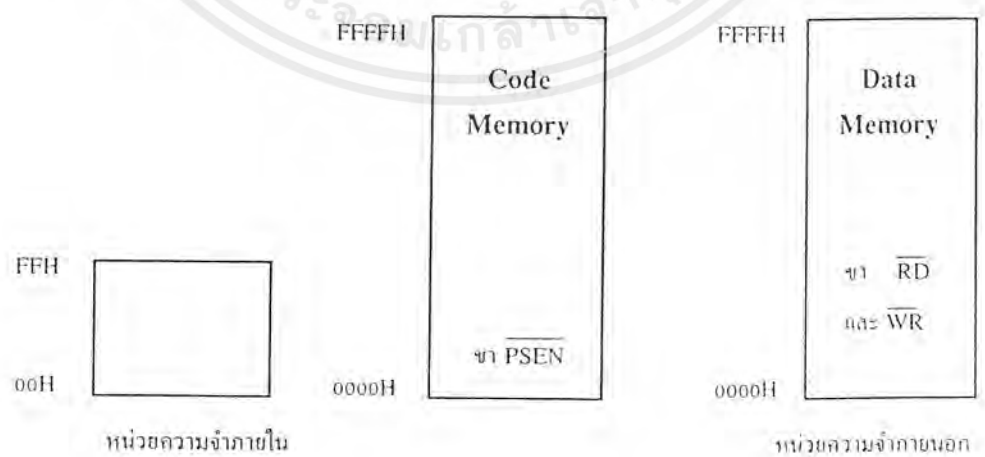
EA (ขา 31) เมื่อขานี้ชี้สถานะ "1" ชิปก็จะทำงานตามโปรแกรมที่มีอยู่ในหน่วยความจำภายใน หากสถานะ "0" จะเป็นการควบคุมให้ทำงานตามโปรแกรมในหน่วยความจำภายนอก

XTAL 1 (ขา 19) ใช้เป็นอินพุตเข้าสู่วงจรออสซิลเลเตอร์

XTAL 2 (ขา 18) ใช้เป็นเอาท์พุตออกจากวงจรออสซิลเลเตอร์

2.1.3 โครงสร้างหน่วยความจำของ 8051

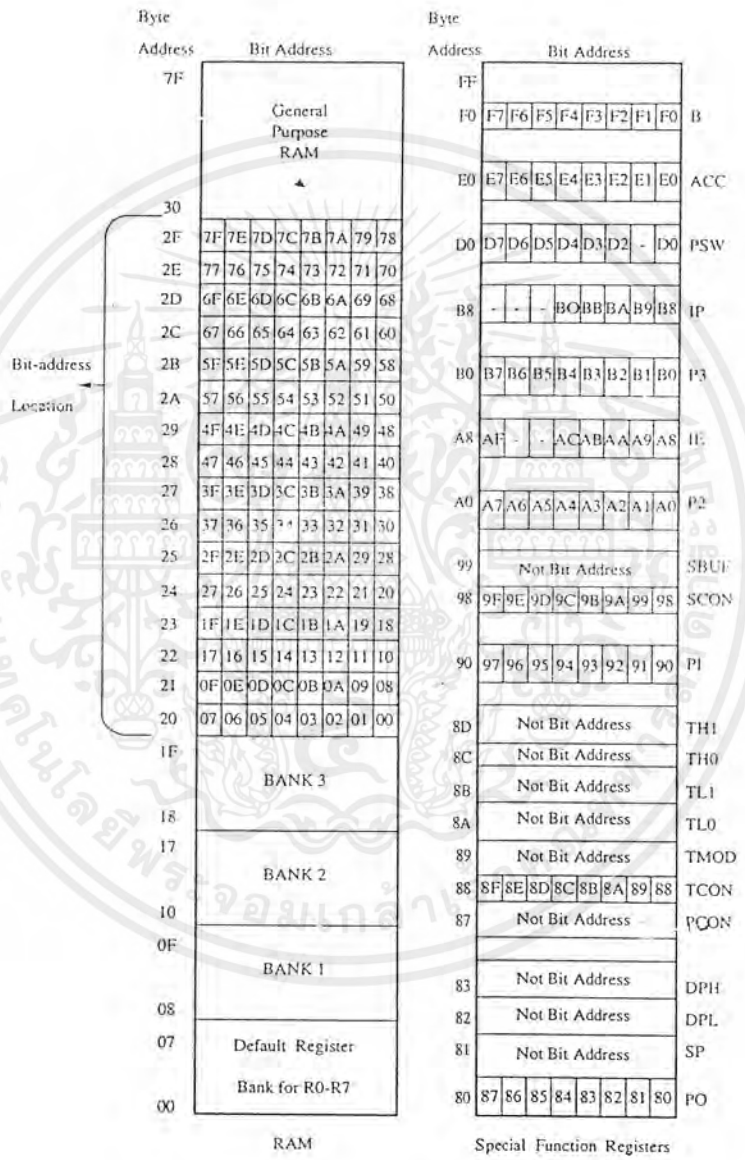
8051 จะแบ่งหน่วยความจำออกเป็นสองส่วน ได้แก่หน่วยความจำสำหรับโปรแกรมและหน่วยความจำสำหรับเก็บข้อมูล โดยมีขนาดของแต่ละส่วนเท่ากับ 64 Kbytes ในส่วนของหน่วยความจำโปรแกรมจะเป็นส่วนหน่วยความจำสำหรับอ่านอย่างเดียว โดยที่ 8051จะใช้สัญญาณ PSEN ในการอ่านเท่านั้น แต่หน่วยความจำข้อมูลของ 8051 จะสามารถอ่านและเขียนได้โดยใช้สัญญาณ RD และ WR ตามลำดับ นอกจากนี้หน่วยความจำดังกล่าวยังแบ่งออกเป็นภายนอกและภายในของ 8051 ดังแสดงในรูปที่ 2.3



รูปที่ 2.3 การจัดการหน่วยความจำของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แผนผังในรูปที่ 2.4 แสดงการอ้างตำแหน่งหน่วยความจำภายในที่สามารถอ้างได้ 2 แบบ คือ การอ้างไปที่ตำแหน่งของไบต์ หรือการอ้างไปที่ตำแหน่งของบิต โดยตำแหน่งของหน่วยความจำที่อ้างเป็นแบบบิตได้จะมีตำแหน่งที่แน่นอน



รูปที่ 2.4 ตำแหน่งของหน่วยความจำทั้งแบบไบต์และแบบบิต

2.1.4 รีจีสเตอร์ฟังก์ชั่นพิเศษ(Special Function Register)

ACC : เป็น Accumulator ซึ่งเป็นรีจีสเตอร์สำหรับในการประมวลผลทางลอจิกและคณิตศาสตร์ โดยผู้ใช้สามารถอ้างอิงได้ในรูปแบบของ byte หรือระดับบิตได้

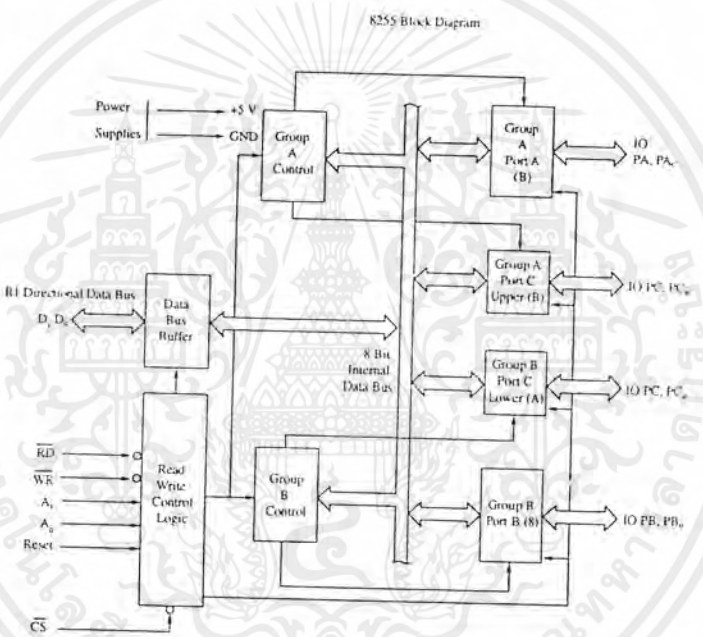
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

B	:	เป็นรีจีสเตอร์พิเศษสำหรับใช้กับคำสั่งในการคูณหรือหาร นอกจากนี้ยังใช้เป็นรีจีสเตอร์ สำหรับเก็บพักข้อมูลได้
PSW	:	เป็นรีจีสเตอร์ Program Status Word จะแสดงสถานะการทำงานของ 8051 สำหรับการตรวจสอบได้ ซึ่งจะอธิบายรายละเอียดภายหลัง
SP	:	เป็นรีจีสเตอร์สำหรับชี้หน่วยความจำข้อมูลสำหรับการเก็บแบบ Stack
DPTR	:	เป็นรีจีสเตอร์ขนาด 16 บิต โดยแบ่งเป็น 8 บิตบนและ 8 บิตล่าง ให้สำหรับชี้ตำแหน่งของหน่วยความจำข้อมูลภายนอกหรือสำหรับการอ่านตารางข้อมูลของหน่วยความจำโปรแกรมภายใน
P0	:	เป็นรีจีสเตอร์สำหรับพอร์ต 0 ของ 8051
P1	:	เป็นรีจีสเตอร์สำหรับพอร์ต 1 ของ 8051
P2	:	เป็นรีจีสเตอร์สำหรับพอร์ต 2 ของ 8051
P3	:	เป็นรีจีสเตอร์สำหรับพอร์ต 3 ของ 8051
IP	:	เป็นรีจีสเตอร์สำหรับกำหนดลำดับความสำคัญของการอินเตอร์รัพท์ ของ 8051
IE	:	เป็นรีจีสเตอร์สำหรับกำหนดการจะรับหรือไม่รับการอินเตอร์รัพท์ ของ 8051
TMOD	:	เป็นรีจีสเตอร์สำหรับควบคุมหน้าที่ของ Timer/Counter ของ 8051
TCON	:	เป็นรีจีสเตอร์สำหรับควบคุมการทำงานของ Timer/Counter ของ 8051
T2CON	:	เป็นรีจีสเตอร์สำหรับควบคุมการทำงานของ Timer/Counter 2 ของ 8052
TH0	:	เป็นรีจีสเตอร์สำหรับเก็บข้อมูลของ Timer/Counter 0 8 บิตบน
TL0	:	เป็นรีจีสเตอร์สำหรับเก็บข้อมูลของ Timer/Counter 0 8 บิตล่าง
TH1	:	เป็นรีจีสเตอร์สำหรับเก็บข้อมูลของ Timer/Counter 1 8 บิตบน
TL1	:	เป็นรีจีสเตอร์สำหรับเก็บข้อมูลของ Timer/Counter 1 8 บิตล่าง
TH2	:	เป็นรีจีสเตอร์สำหรับเก็บข้อมูลของ Timer/Counter 2 8 บิตบนของ 8052
TL2	:	เป็นรีจีสเตอร์สำหรับเก็บข้อมูลของ Timer/Counter 2 8 บิตล่างของ 8052
RCAP2H	:	เป็น Capture Register ของ Timer/Counter 2 8 บิตบนของ 8052
RCAP2L	:	เป็น Capture Register ของ Timer/Counter 2 8 บิตล่างของ 8052
SCON	:	เป็นรีจีสเตอร์สำหรับควบคุมการรับส่งข้อมูลแบบอนุกรมของ 8051
SBUF	:	เป็นรีจีสเตอร์สำหรับพักข้อมูลที่ได้จากการรับส่งข้อมูลอนุกรม ของ 8051
PCON	:	เป็นรีจีสเตอร์ควบคุมการทำงานของ 8051 ด้านเกี่ยวกับการใช้กำลังไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 IC 8255

ไอซีเบอร์ 8255 ได้รับการออกแบบมาเพื่อทำหน้าที่เป็นพอร์ตสำหรับการรับ/ส่งข้อมูลแบบขนานระหว่างอุปกรณ์ภายนอกกับไมโครคอนโทรลเลอร์ ความยืดหยุ่นในการนำไปใช้งานของ 8255 ได้แก่ การที่สามารถเปลี่ยนแปลงลักษณะการทำงานของพอร์ต ให้เป็นการเอาต์พุตหรืออินพุตได้สะดวก เพียงการส่งข้อมูลควบคุมจากไมโครคอนโทรลเลอร์ก่อนที่จะเริ่มต้นใช้งานเท่านั้น ความสามารถเช่นนี้ เรียกว่า Programmable คือ สามารถโปรแกรมการทำงานได้ ทำให้ได้รับความนิยมนำไปใช้งานกันอย่างแพร่หลาย



รูปที่ 2.5 แสดงแผนผังวงจรภายในและการจัดขาของไอซี 8255

รูปที่ 2.5 จะเห็นว่า 8255 ประกอบด้วยบล็อกของหน่วยการทำงานหลายส่วนอยู่ภายในบล็อกทางด้านขวามือจำนวน 4 บล็อก เป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกโดยตรงผ่านทางเส้นสัญญาณที่ระบุชื่อว่า PA0-PA7, PB0-PB7 กลุ่มของสัญญาณเหล่านี้จะจำแนกออกเป็น 3 กลุ่ม คือ พอร์ต A (PA) พอร์ต B (PB) และพอร์ต C (PC) สำหรับบล็อกถัดเข้ามาบริเวณส่วนกลางที่มีชื่อว่า GROUP A CONTROL และ GROUP B CONTROL ทำหน้าที่กำหนดการทำงานของพอร์ตทั้งสามบล็อกทั้งสองนี้เชื่อมต่อกับบล็อกอื่นๆ ผ่านทางบัสข้อมูลภายใน 8255 เอง สำหรับบล็อกการทำงานทางด้านซ้ายที่มีชื่อว่า Data Bus Buffer และ Read/Write Control Logic ทำหน้าที่เชื่อมต่อระหว่างระบบบัสของไมโครคอนโทรลเลอร์กับ 8255 เพื่อรับหรือส่งข้อมูลระหว่างกันตามระดับลอจิกของขาสัญญาณ RD และ WR ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Names

D_1-D_8	Data Bus (Bi-Directional)
RESET	Reset Input
CS	Chip Select
RD	Read Input
WR	Write Input
A0, A1	Port Address
PA7-PA0	Port A (bit)
PB7-PB0	Port B (bit)
PC7-PC0	Port C (bit)
V_{cc}	+5 Volts
GND	0 Volts

รูปที่ 2.6แสดงขาต่างๆของไอซี 8255

2..2.1 ขาต่างๆของ 8255

จากรูปที่ 2.6 ความหมายและตำแหน่งต่างๆทั้ง 40 ขาของไอซีประกอบด้วย

D_0-D_7 เป็นขาที่ข้อมูลอินพุตเอาต์พุตจะต้องผ่านเข้าออกจากส่วนนี้ D0-D7 จึงต่อเข้าระบบบัสของไมโครคอนโทรลเลอร์ เพื่อให้ไมโครคอนโทรลเลอร์ สามารถอ่านหรือเขียนข้อมูลจากพอร์ตผ่านทางบัสนี้

CS (สัญญาณเลือกชิป) ขานี้เป็นขาอินพุตที่จะรับสัญญาณจากภายนอกเพื่อเลือกชิป 8255 โดยเมื่อขานี้เป็น "0" จะทำให้ 8255 ต่อเข้ากับระบบบัสของไมโครโปรเซสเซอร์ เพื่อให้ไมโครโปรเซสเซอร์เขียนหรืออ่านข้อมูลจากพอร์ตได้

RD (สัญญาณการอ่าน) เป็นสัญญาณอินพุตที่ต้องส่งมาจากซีพียูเมื่อสัญญาณที่ขานี้เป็น "0" และสัญญาณ CS เป็น "0" ด้วย จะทำให้ซีพียูอ่านข้อมูลจากบัสในขณะที่เป็นพอร์ตอินพุต

WR เป็นสัญญาณการเขียน จะแอคทีฟเมื่อสัญญาณ WR และสัญญาณ CS เป็น "0" สัญญาณนี้จะมาจากซีพียูเมื่อต้องการเขียนข้อมูลลงบนพอร์ตที่กำหนด

A_0-A_1 (สัญญาณแอดเดรส) ลอจิกของสัญญาณทั้งสองจะถอดรหัสออกเป็น 4 รหัส เพื่อกำหนดรีจิสเตอร์ ภายในที่เชื่อมต่อกับพอร์ตอินพุตเอาต์พุตของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RESET เป็นสัญญาณที่ส่งจากภายนอกเข้ามาทำการรีเซต 8255เพื่อเคลียร์สถานะต่างๆของ 8255 เมื่อ8255 ได้รับการรีเซต ก็จะกลับเข้าสู่โหมดอินพุตหรือทุกพอร์ตที่เป็นพอร์ตอินพุต

PA_0-PA_7 เป็นสายสัญญาณที่เป็นพอร์ตของ 8255 ที่ชื่อพอร์ต A การเลือกพอร์ตจะเลือกโดยสัญญาณแอดเดรส A_0-A_1

PB_0-PB_7 เป็นสายสัญญาณที่เป็นพอร์ต B ถูกเลือกโดยสัญญาณแอดเดรส A_0-A_1

PC_0-PC_7 เป็นสายสัญญาณที่เป็นพอร์ต C การกำหนดพอร์ตนี้จะได้รับการกำหนดโดยสัญญาณแอดเดรส A_0-A_1 พอร์ต C นี้แบ่งเป็น 2 กลุ่มคือ กลุ่ม PC_0-PC_7 และกลุ่ม PC_4-PC_7

2.2.2 การทำงานของ 8255 ในโหมด 1

เป็นโหมดที่ทำให้อินพุตเอาต์พุตมีการตรวจสอบสัญญาณ (Handshaking) โดยใช้อินพุตเอาต์พุตของพอร์ต A และพอร์ต B เป็นหลัก และใช้พอร์ต C บนเป็นตัวตรวจสอบสัญญาณแฮนด์เช็ค (handshake) ของพอร์ต A ส่วนพอร์ต C ล่างเป็นตัวตรวจสอบสัญญาณ ของพอร์ต B การจัดสัญญาณต่างๆเหล่านี้แสดงดังรูปที่ 2.7

แสดงการทำงานแบบโหมด 1 อินพุต

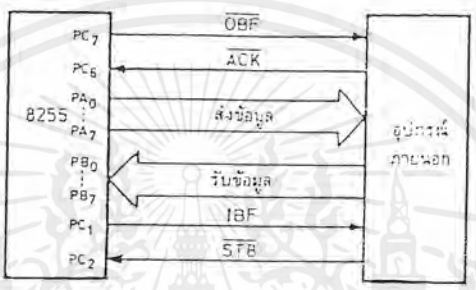
แสดงการทำงานของโหมด 1 เอาต์พุต

รูปที่ 2.7 รูปแสดงการทำงานของพอร์ตอินพุตและพอร์ตเอาต์พุต

แนวความคิดของการใช้พอร์ตอินพุตเอาต์พุตโดยมีตัวตรวจสอบสัญญาณก็เพื่อให้มีการซิงโครไนซ์ระหว่างอุปกรณ์ภายนอกที่ทำงานช้ากับการทำงานของคอมพิวเตอร์ที่ทำงานได้เร็ว เช่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องพิมพ์ทำงานได้ช้า เมื่อคอมพิวเตอร์ส่งตัวอักษรตัวแรกมาพิมพ์ เครื่องพิมพ์รับตัวอักษรและกำลังจะพิมพ์ คอมพิวเตอร์ก็ส่งตัวอักษรตัวที่ 2 และ 3 ตามมา ทำให้การประมวลผลของเครื่องพิมพ์ทำงานไม่ทัน ซึ่งอาจทำให้ข้อมูลเสียหาย ดังนั้นเครื่องพิมพ์จึงส่งสัญญาณบอกคอมพิวเตอร์ว่า "อย่าเพิ่งเพราะยังไม่พร้อมที่จะรับ" ลักษณะของการรับส่งข้อมูลอินพุตเอาต์พุตแบบมีตัวตรวจสอบสัญญาณดังรูปที่ 2.34 นั้นจะใช้ PA_0-PA_7 เป็นเอาต์พุท และ PB_0-PB_7 เป็นอินพุตโดยมีพอร์ต C ดังแผนผังในรูปที่ 2.8



รูปที่ 2.8 วงจรการต่อ8255 โหมด 1

เมื่อโปรแกรม 8255 เป็นโหมด 1 แล้ว ตัว 8255 จะให้พอร์ต C เป็นสัญญาณควบคุม โดยแต่ละบิตของพอร์ต C เป็นไปตามที่กำหนดไว้ ดังตารางที่ 2.2

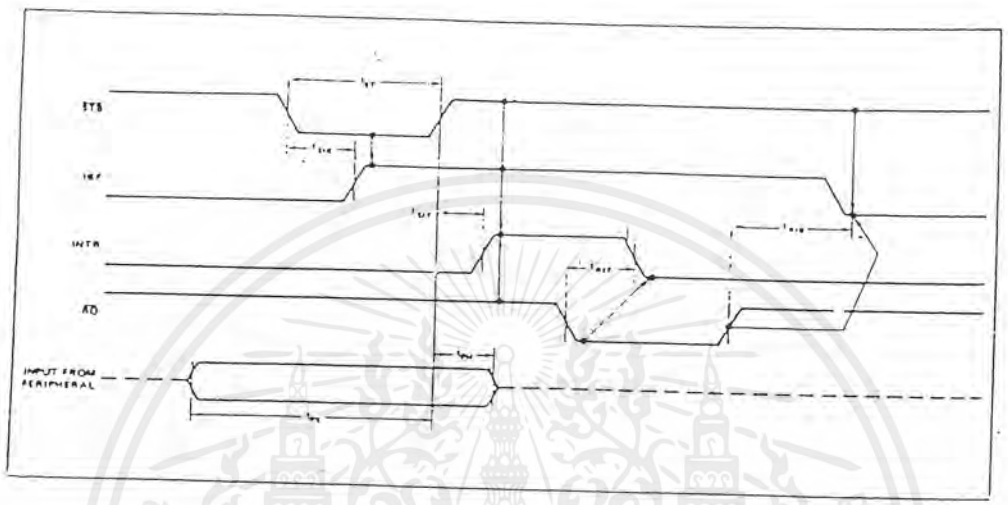
ขา	กรณีที่เป็นอินพุต	กรณีที่เป็นเอาต์พุต
PC0	INTRB	INTRB
PC1	IBFB	OBF
PC2	STBB	ACKB
PC3	INTRA	INTRA
PC4	STBA	I/O
PC5	IBFA	I/O
PC6	I/O	ACKA
PC7	I/O	OBFA

ตารางที่ 2.2 หน้าที่ของสัญญาณต่างๆของพอร์ต C ในการทำงานเป็นตัวตรวจสอบสัญญาณเมื่อทำงานในโหมด 1

โดยปกติ 8255 จะให้สัญญาณอินเตอร์รัพท์ไปบอกซีพียูด้วย สัญญาณอินเตอร์รัพท์ของ 8255 เกิดขึ้นที่ PC_0 และ PC_3 โดยเมื่อบัฟเฟอร์พร้อมแล้วและต้องการให้ซีพียูส่งอินพุตหรือเอาต์พุตมาที่บัฟเฟอร์ สัญญาณอินเตอร์รัพท์ก็จะเกิดขึ้น สังเกตว่า สัญญาณอินเตอร์รัพท์เป็นสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

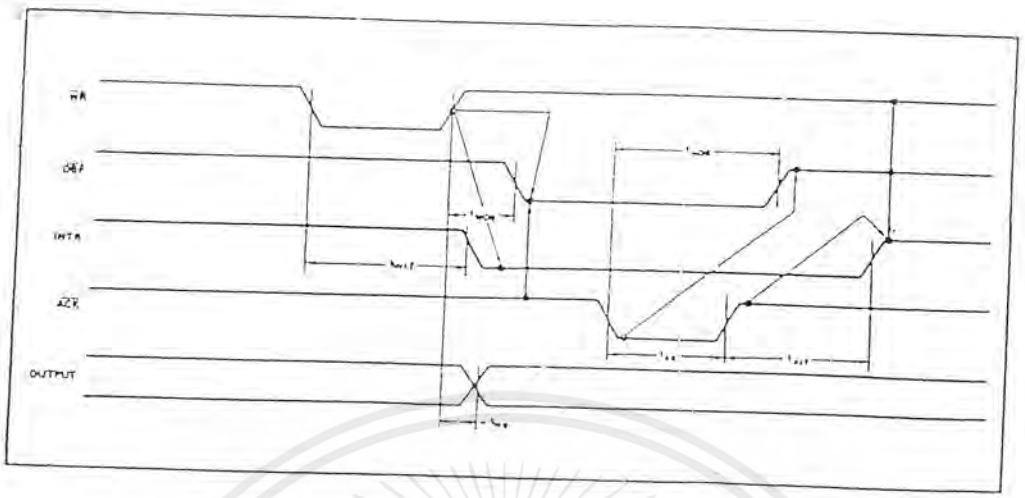
แอคทีฟที่ “1” ของ 8051 แอคทีฟที่ “0” ดังนั้นสัญญาณอินเตอร์รัพท์จาก 8255 จึงต้องผ่านอินเวอร์เตอร์ 74LS04 ก่อนที่จะเข้า 8051



รูปที่ 2.9 รูปแสดงแผนผังเวลาการรับข้อมูลโดยโหมด 1 อินพุตพอร์ต

สังเกตว่า การทำงานของ 8255 จะเกี่ยวข้องกับสัญญาณ RD และ WR ซึ่งจะทำให้สัญญาณควบคุมเปลี่ยนแปลงไป การตรวจสอบสัญญาณซึ่งกันและกันนี้ เป็นวิธีการรับส่งที่มีประสิทธิภาพ เช่น ในกรณีอินพุต เมื่ออุปกรณ์ภายนอกต้องการส่งข้อมูลให้ซีพียู ก็จะส่งข้อมูลแบบขนานเข้ามาพร้อมทั้งสโตรบ(STB) บอก 8255 ซึ่ง 8255จะนำข้อมูลนั้นไปเก็บไว้ในรีจิสเตอร์ภายในก่อนแล้วส่งสัญญาณบอกว่า “บัฟเฟอร์ยังเต็มอยู่นะ (IBF) อย่าเพิ่งส่งมาอีก ” ครั้นเมื่ออ่านข้อมูลจากรีจิสเตอร์ไปแล้ว ส่วนของสัญญาณบัฟเฟอร์อินพุต (IBF) ก็จะบอกว่า “ว่างแล้ว ส่งข้อมูลมาได้ ”อุปกรณ์ภายนอกก็จะส่งข้อมูลมาให้อีก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 รูปแสดงแผนผังเวลาการส่งข้อมูลโดยโหมด 1 เอาท์พุตพอร์ต

ทำนองเดียวกัน สำหรับพอร์ตเอาต์พุต เมื่อซีพียูส่งข้อมูลออกทางพอร์ตเอาต์พุตให้กับ 8255 ก็จะรับไว้ในรีจิสเตอร์ภายใน พร้อมทั้งส่งสัญญาณไปบอกอุปกรณ์ภายนอกว่า "เอาต์พุตบัฟเฟอร์มีข้อมูลนะ (OBF) มาอ่านเอาไปซิ" อุปกรณ์ภายนอกเมื่อทราบและพร้อมก็จะส่งสัญญาณตอบรับ (ACK) พร้อมกับอ่านข้อมูลไป โดยสัญญาณ ACK จะมีความหมายว่า "อ่านข้อมูลไปแล้วนะ" ตัว 8255 ก็ จะตอบกลับว่า "บัฟเฟอร์ว่างแล้วนะ จะมีข้อมูลส่งมาให้อีก"

ในการที่จะโปรแกรมโหมด 1 นี้เราจะใช้รหัสควบคุมเป็น 101 (I/O) 01 (I/O) 0 ในส่วน I/O หมายถึง ถ้าเป็นอินพุตก็คือ "1" ถ้าเป็นเอาต์พุตก็คือ "0" โดย I/O ตัวแรกเป็นของพอร์ต A ตัวที่ 2 เป็นของพอร์ต B เช่น ถ้าต้องการให้พอร์ต A เป็นเอาต์พุต และพอร์ต B เป็นอินพุต เราจะใช้รหัสควบคุมเป็น 10100110 หรือ A6H

จากการพิจารณาการทำงานของซีพียูจะเห็นว่า ทำอย่างไรจึงจะเขียนหรืออ่านพอร์ตได้ถูกต้อง วิธีหนึ่งคือ ซีพียูจะคอยตรวจสัญญาณของ8255 เช่น กรณีเอาต์พุต ซีพียูจะคอยอ่านพอร์ตแล้วตรวจสอบบิต 7 (OBF) หลังจากที่ส่งข้อมูลไปแล้ว ถ้าบิต 7 ยังเป็น "0" แสดงว่ายังไม่ได้รับการสโตรบ แต่ถ้าเป็น "1" แล้วแสดงว่าอุปกรณ์ภายนอกรับข้อมูลไปแล้ว สำหรับกรณีอินพุตก็คอยตรวจสอบจากสัญญาณ IBF ได้เช่นกันว่า มีข้อมูลใหม่เข้ามาหรือยัง คือตรวจสอบบิต PC1 ของพอร์ต C

2.3 การสื่อสารอนุกรมของ 8051

ไมโครคอนโทรลเลอร์ 8051 มีพอร์ตอนุกรมซึ่งสามารถรับและส่งข้อมูลแบบอนุกรมได้โดยผู้ใช้ไม่ต้องต่อไอซีเพิ่มเติมเข้าไป ทำให้มีความสะดวกในการนำไปประยุกต์ใช้งานที่ต้องมีการติดต่อข้อมูลแบบอนุกรม ซึ่งพอร์ตอนุกรมที่มีใน 8051 สามารถทำงานได้ทั้งแบบผลัดกันส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(HALF DUPLEX) และรับส่งสวนทางกันได้ (FULL DUPLEX) ในแบบรับส่งสวนทางกันได้หมายความว่า มันสามารถรับและส่งข้อมูลได้พร้อมๆกัน โดยมีการบัฟเฟอร์ (BUFFER)ในการรับข้อมูลให้ด้วยพอร์ตอนุกรมใน 8051 สามารถทำงานในโหมดต่างๆ ได้ 4 แบบด้วยกัน

โหมด 0 : ข้อมูลแบบอนุกรมถูกรับเข้าและส่งออกผ่านทางขา RXDส่วนขา TXD ใช้เป็นสัญญาณนาฬิกา(SHIFT CLOCK)ในโหมดนี้จะมีการรับส่งข้อมูล 8 บิตโดยรับและส่งข้อมูลบิตต่ำก่อน (LSB FIRST) ส่วนอัตราการส่งข้อมูล (BAUD RATE) ถูกกำหนดไว้แน่นอนที่ 1/12 ของความถี่ออสซิเลเตอร์ที่ใช้ในระบบ

โหมด 1 : ข้อมูลจำนวน 10 บิต ถูกส่งผ่านทางขา TXD หรือถูกรับผ่านทางขา RXD โดยมี 1 สตาร์ทบิต ซึ่งมีค่าเป็น 0 , บิตข้อมูล 8 บิต , และ 1 บิตหยุด (STOP BIT) ซึ่งมีค่าเป็น 1 ขณะทำการรับ บิตหยุด จะไปอยู่ใน RB8 ของ SFR (SPECIAL FUNCTION REGISTER)SCON ส่วนอัตราการส่งข้อมูลสามารถเปลี่ยนแปลงได้

โหมด 2 : ข้อมูลจำนวน 11 บิต ถูกส่งผ่านทางขา TXD หรือถูกรับผ่านทางขา RXD โดยมี 1 สตาร์ทบิต ซึ่งมีค่าเป็น 0 , บิตข้อมูล 8 บิต, บิตที่ 9 เป็นบิตที่สามารถโปรแกรมได้และ 1 บิตหยุด (STOP BIT) โดยในขณะส่งข้อมูลบิตข้อมูลบิตที่ 9 ซึ่งเป็นบิต TB8 ในรีจิสเตอร์ SCON สามารถถูกกำหนดให้เป็น 0 หรือ 1 ส่วนในขณะรับข้อมูลบิตข้อมูลบิตที่ 9 จะไปอยู่ในบิต RB8 ของรีจิสเตอร์ SCON โดยไม่สนใจค่าบิตหยุด ส่วนอัตราการส่งข้อมูลสามารถตั้งให้เป็น 1/12 หรือ 1/32 ของความถี่ออสซิเลเตอร์ที่ใช้ในระบบ

โหมด 3 : ข้อมูลจำนวน 11 บิต ถูกส่งผ่านทางขา TXD หรือถูกรับผ่านทางขา RXD โดยมี1 สตาร์ทบิต ซึ่งมีค่าเป็น 0 , บิตข้อมูล 8 บิต , บิตที่ 9 เป็นบิตที่สามารถโปรแกรมได้ และ 1 บิตหยุด (STOPBIT) ซึ่งจะเห็นได้ว่าโหมด 3 จะเหมือนกับโหมด 2 ทุกอย่าง เว้นเสียแต่โหมด 3 นี้สามารถเปลี่ยนแปลงค่าอัตราการส่งข้อมูลได้เหมือนในโหมด 1

2.4 HDLC PROTOCOL

2.4.1 HDLC PROTOCOL (HIGH-LEVEL DATA LINK CONTROL PROTOCOL) เป็นโปรโตคอล ที่ถูกกำหนดขึ้นโดย ไอเอสโอ โดยมีรหัสคือ "ISO 4335" สามารถประยุกต์เข้ากับการเชื่อมต่อทางกายภาพหลายรูปแบบ และมีหน้าที่การทำงานดังนี้

- ใช้ได้กับการเชื่อมต่อแบบจุดต่อจุดและหลายจุด
- ใช้ได้กับการส่งผ่านข้อมูลระยะใกล้ไกล
- ใช้ได้กับการส่งผ่านข้อมูลแบบฮาล์ฟดูเพล็กซ์และฟูลดูเพล็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

- เป็นโปรโตคอลที่มีการจัดการในระดับบิตเหมาะกับ 8051 ที่มีลักษณะการทำงานในระดับบิต
- ใช้ได้กับระบบที่มีการกำหนดประเภทของสถานีทั้ง 3 ประเภทได้แก่

1. สถานีปฐมภูมิ (PRIMARY STATION) บางครั้งเรียกว่า โฮสสเตชั่น(HOST STATION)หรือ คอนโทรสเตชั่น(CONTROL STATION) สถานีปฐมภูมิจะเป็นตัวจัดการการไหลของข้อมูล ทั้งหมดโดยส่งคำสั่งให้กับสถานีอื่นๆ และตัดสินใจกับผลตอบสนองของแต่ละสถานี

2. สถานีทุติยภูมิ (SECONDARY STATION)บางครั้งเรียกว่า ทาร์เก็ทสเตชั่น (TARGET STATION) หรือ เกสสเตชั่น (GUEST STATION) สถานีทุติยภูมิจะตอบสนองต่อคำสั่งที่สถานีปฐมภูมิส่งมาและไม่สามารถส่งคำสั่งใดๆได้

3. สถานีผสม (COMBINED STATION)เป็นสถานีที่สามารถส่งคำสั่งและตอบสนองต่อคำสั่งของสถานีต่างๆได้

<u>โหมดที่สามารถใช้ HDLC PROTOCAL</u> ได้มี 3 โหมด

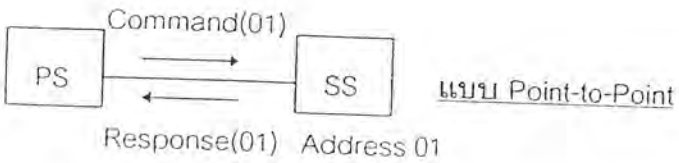
1. **NORMAL RESPONSE MODE (NRM)** เป็นระบบที่สถานีปฐมภูมิเป็นตัวควบคุมการรับและส่งข้อมูลของสถานีทุติยภูมิจะสามารถรับและส่งข้อมูลได้เมื่อได้รับคำสั่งหรือได้รับอนุญาตจากสถานีปฐมภูมิเท่านั้น ลักษณะการเชื่อมต่อในโหมดนี้มีทั้งแบบจุดต่อจุด (Point-to-point) และแบบหลายจุด (Multi-point)

2 **ASYNCHONOUS RESPOND MODE (ARM)** เป็นระบบที่เชื่อมต่อได้ในลักษณะเดียวกับ NRM แต่การทำงานของสถานีทุติยภูมิจะเป็นอิสระกว่า คือสามารถส่งข้อมูลให้กับสถานีปฐมภูมิได้ นิยมใช้กับระบบจุดต่อจุด

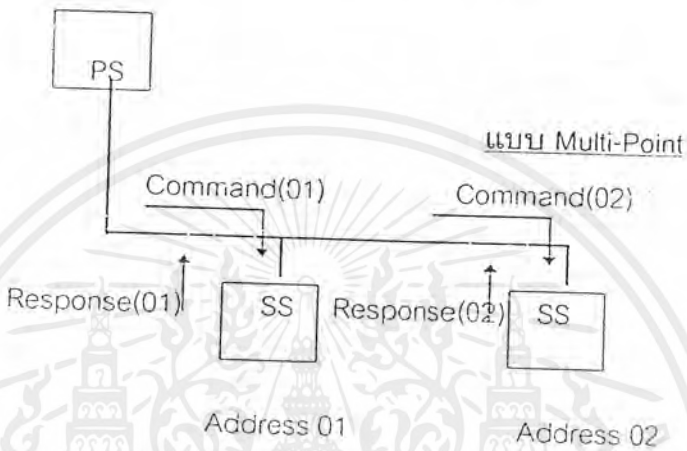
3. **ASYNCHRONOUS BALANCED MODE (ABM)** ใช้กับระบบที่มีการต่อแบบสถานีผสมแต่ละสถานีสามารถส่งข้อมูลและคำสั่งได้อย่างอิสระ มักใช้ในรูปแบบการเชื่อมต่อระหว่างคอมพิวเตอร์ 2 เครื่อง

ระบบที่มีการกำหนดสถานีปฐมภูมิและสถานีทุติยภูมิ เรียกว่าระบบอสมดุล (UNBALANCED SYSTEM) ซึ่งการเชื่อมต่อเป็นไปได้ทั้งจุดต่อจุดและหลายจุด สำหรับระบบที่ประกอบด้วยสถานีผสมทั้งหมดเรียกว่า ระบบสมดุล (BALANCE SYSTEM) ซึ่งการเชื่อมต่อเป็นได้เฉพาะจุดต่อจุดเท่านั้น ดังรูปที่ 2.11

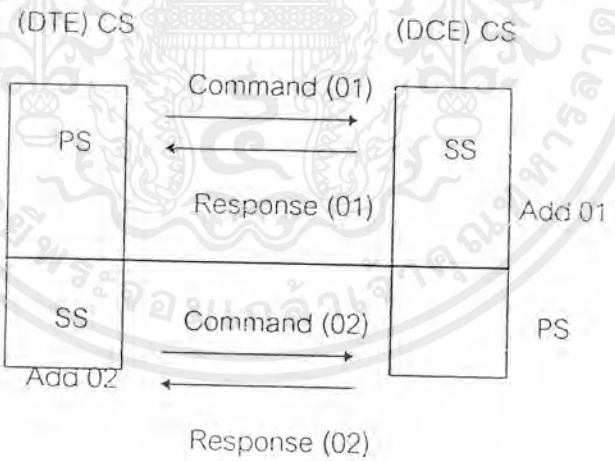
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
36786



รูปที่2.11 แสดงระบบอสมดุลแบบจุดต่อจุด (Point-to-point)



รูปที่ 2.12 แสดงระบบอสมดุลแบบหลายจุด(Multi-point)



รูปที่ 2.13 แสดงระบบสมดุลแบบจุดต่อจุด

PS = PRIMARY STATION (MASTER PROCESSOR)

SS = SECONDARY STATION (SLAVE PROCESSOR)

CS = COMBINE STATION

DTE = DATA TERMINAL EQUIPMENT

DCE = DATA CIRCUIT - TERMINATING EQUIPMENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

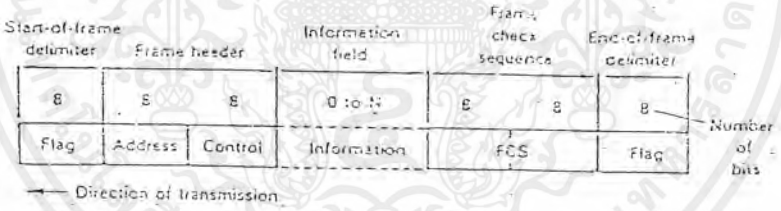
รูปแบบของการส่งผ่านข้อมูลตามข้อกำหนดของโปรโตคอล HDLC แบ่งออกเป็น 3 ลักษณะคือ

1. **NRM** (NORMAL RESPONSE MODE)ใช้กับระบบอสมดุลสถานีปฐมภูมิต้องการจะติดต่อสถานีทุติยภูมิในกรณีใดก็ได้ แต่สถานีทุติยภูมิจะมีสิทธิ์ติดต่อกับสถานีปฐมภูมิได้ก็ต่อเมื่อสถานีปฐมภูมิอนุญาตเท่านั้น

2. **ARM** (ASYNCHONOUS RESPOND MODE) ใช้กับระบบอสมดุลสถานีทุติยภูมิสามารถติดต่อกับสถานีปฐมภูมิได้โดยไม่จำเป็นต้องให้สถานีปฐมภูมิอนุญาตก่อน

3. **ABM** (ASYNCHRONOUS BALANCED MODE) ใช้กับระบบสมดุลแต่ละสถานี สามารถส่งผ่านข้อมูลถึงกันโดยไม่จำเป็นต้องได้รับอนุญาตจากสถานีที่ต้องการจะติดต่อด้วยเสียก่อน

2.4.2 รูปแบบของเฟรม (FRAME FORMAT)



รูปที่ 2.14 แสดงแบบเฟรมของ HDLC โปรโตคอล

รูปแบบเฟรมของโปรโตคอล HDLC ประกอบด้วย 5 เขต คือ เขตแฟล็ก (FLAG FIELD),เขตแอดเดรส (ADDRESS FIELD) , เขตควบคุม (CONTROL FIELD) , เขตข้อมูล (INFORMATION FIELD) และเขตตรวจสอบเฟรม (FRAME CHECK SEQUENCE FIELD : FCS)

<u>เขตแฟล็ก</u>

เขตเฟล็กมีขนาด 8 บิต เป็นเขตที่ใช้บอกจุดเริ่มต้นและจุดสิ้นสุดของเฟรม ซึ่งเรียกว่า แฟล็กเปิด (OPENING FLAG) และแฟล็กปิด (CLOSING FLAG) มีรหัสคงที่คือ 01111110 B (7EH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เขตแอดเดรส

เขตแอดเดรสเป็นเขตที่บอกถึงหมายเลขของสถานีซึ่งขึ้นอยู่กับว่าเป็นระบบอสมดุลหรือสมดุล แต่ในที่นี้จะกล่าวเพียงระบบอสมดุลเท่านั้น คือ เมื่อสถานีปฐมภูมิส่งเฟรมไปยังสถานีทุติยภูมิ แอดเดรสนี้จะเป็นหมายเลขของสถานีทุติยภูมิและถ้าเฟรมนี้ถูกส่งจากสถานีทุติยภูมิแอดเดรสนี้จะเป็นหมายเลขของสถานีทุติยภูมินั้น

เขตควบคุม

เขตควบคุมเป็นเขตที่ใช้บอกถึงประเภทของเฟรมซึ่งแบ่งออกเป็น 3 ประเภท คือ เฟรมข้อมูล (INFORMATION FRAME) ซึ่งถูกกำหนดโดยบิตที่มีนัยสำคัญน้อยบิตแรกของขอบเขตควบคุมจะต้องมีค่าเป็น 0 เป็นเฟรมที่ใช้ในการรับส่งข้อมูล ประเภทที่สองคือ เฟรมควบคุมและดูแล (SUPERVISOR FRAME) ซึ่งถูกกำหนดโดยบิตที่มีนัยสำคัญน้อยสองบิตแรกจะต้องมีค่าเป็น 10 เป็นเฟรมที่ใช้ในการสอบถามและแสดงสถานภาพการรับข้อมูลของแต่ละสถานี และประเภทสุดท้ายคือ เฟรมอันนัมเบอร์ (UNNUMBERED) ซึ่งถูกกำหนดโดยบิตที่สำคัญน้อยสองบิตแรกจะต้องมีค่าเป็น 11 เป็นเฟรมที่ใช้ในการส่งผ่านคำสั่ง หรือคำตอบรับในการควบคุมระบบ

	CONTROL FIELD BITS							
BIT ORDER	1	2	3	4	5	6	7	8
I frame format	0	N(S)			P/F	N(R)		
S frame format	1	0	S	S	P/F	N(R)		
U frame format	1	1	M	M	P/F	M	M	M

(ก)

	EXTENDED CONTROL FIELD BITS															
	1st Octet									2nd Octet						
BIT ORDER	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
I frame format	0	N(S)							P	N(R)						
S frame format	1	0	S	S	0	0	0	0	/	N(R)						
U frame format	1	1	M	M	*	M	M	M	F	0	0	0	0	0	0	0

* The value of this bit is undefined

LEGEND

N(S) = Send Sequence Number
N(R) = Receive Sequence Number
P/F = Poll/Final Bit
S = Supervisory Bits
M = Modifier Bits

(ข)

รูปที่ 2.15

รูป (ก) เขตควบคุม 8 บิต และ รูป (ข) เขตควบคุม 16 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

* หมายเหตุ เขตควบคุมขนาด 8 บิต เป็นลักษณะมาตรฐาน (STANDARD FORMAT)ของ HDLC ส่วนเขตควบคุมขนาด 16 บิต เป็นการขยายการทำงานของ HDLC กับระบบที่มีขนาดใหญ่ขึ้นเรียกว่าเอ็กซ์เท็นเดดฟอแมท(EXTENDED FORMAT)

ส่วนต่างๆที่อยู่ภายในเขตควบคุมมีดังนี้

ก. **N(S) (SEND SEQUENCE NUMBER)**ใช้ในการควบคุมการไหลของข้อมูลโดยใช้เป็นค่าที่บอกว่าเป็นเฟรมที่เท่าไร

ข. **ข. N(R) (RECEIVE SEQUENCE NUMBER)** ใช้ในการควบคุมการไหลของข้อมูลโดยฝ่ายรับใช้เป็นค่าที่บอกว่าคาดว่าจะได้รับเฟรมต่อไปเป็นเฟรมที่เท่าไร หรือ เป็นค่าที่บอกว่าเฟรมที่ไม่สามารถรับได้เป็นเฟรมที่เท่าไร สำหรับคำตอบรับ หรือคำปฏิเสธตามลำดับ

ค. **P/F (POLL/ FINAL)** การ POLL หมายถึงการที่สถานีใดสถานีหนึ่งส่งคำสั่งไปให้อีกสถานีหนึ่งเพื่อต้องการการตอบกลับ การ FINAL หมายถึงการที่สถานีที่ถูกทำการตอบรับต่อการ POLL นั้น ๆ จะเห็นได้การ POLL จะเกิดกับเฟรมที่เป็นคำสั่งเสมอ และจะต้องกำหนดบิต P/F ให้มีค่าเป็น 1 แต่ถ้าเป็น 0 จะไม่เกิดการ POLL สำหรับการ FINAL จะเกิดกับเฟรมที่เป็นคำตอบรับเสมอ และจะต้องกำหนดบิต P/F ให้มีค่าเป็น 1 แต่ถ้าเป็น 0 จะไม่เกิดการ FINAL

ง. **S (Supervisory code)** เป็นรหัสที่กำหนดชุดคำสั่งและคำตอบรับ

S FRAMES	BITS	
COMMANDS/RESPONSES	3	4
RR — Receive Ready	0	0
REJ — Reject	0	1
RNR — Receive Non Ready	1	0
SREJ — Selective Reject	1	1

U FRAMES		CONTROL FIELD BITS				
COMMANDS	RESPONSES	3	4	6	7	8
SNRM		0	0	0	0	1
SNRME		1	1	0	1	1
SARM	DM	1	1	0	0	0
SARME		1	1	0	1	0
SABM		1	1	1	0	0
SABME		1	1	1	1	0
DISC	RD	0	0	0	1	0
	UA	0	0	1	1	0
SIM	RIM	1	0	0	0	0
TEST	TEST	0	0	1	1	1
XID	XID	1	1	1	0	1
UI	UI	0	0	0	0	0
	FRMR	1	0	0	0	1

รูปที่ 2.16 แสดงรหัสชุดคำสั่งและคำตอบรับ

จ. **M (UNNUMBERED CODE)** เป็นรหัสที่กำหนดชุดคำสั่งและคำตอบรับ ดังรูป

กรณีแบบ 8 บิต จะทำให้สถานีสามารถรับส่งข้อมูลได้สูงสุด 7 เฟรมติดต่อกัน โดยไม่ต้องรอการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตอบกลับจากสถานีตรงข้าม และในกรณีแบบ 16 บิต จะทำให้สถานีสามารถรับส่งข้อมูลกันได้สูงสุด 127 เฟรมติดต่อกันโดยไม่ต้องรอการตอบกลับจากสถานีตรงกันข้าม

<u>เขตข้อมูล</u> เขตข้อมูลมีมีขนาดเป็นจำนวนเท่าของ 8 บิต ใช้สำหรับบรรจุข้อมูล

<u>เขตตรวจสอบเฟรม</u> มีขนาด 16 บิต เป็นเขตที่ใช้ในการตรวจสอบความถูกต้องของเฟรมที่ได้รับที่ปลายทางโดยใช้หลักการของ CRC (Cyclic Redundancy Check) สำหรับโปรโตคอล HDLC ใช้ $X^{16}+X^{12}+X^5+1$ เป็น generator polynomial

2.4.3ลักษณะการส่งเฟรมโต้ตอบของโปรโตคอล HDLC

U-FRAME (UNNUMBERED FRAME)ใช้สำหรับลิ้งค์คอนโทรลได้แก่

1. SABM (SET ASYNCHONOUS BALANCE MODE) เป็นคำสั่งที่ใช้สำหรับ SETUP หรือ INITIAL เพื่อเปลี่ยนจาก DISCONNECT MODE มาเป็น OPERRATION MODE ที่ใช้ในการส่งข้อมูลแบบมาตรฐาน สำหรับระบบ SABM นอกจากนี้ยังทำให้ SENDING และ RECEIVING COUNTER ถูกรีเซตเป็น 0 ด้วยเพื่อเริ่มต้นกันใหม่

2 UA (UNNUMBERED ACKNOWLEDGE) เป็น RESPONSE ที่ตอบรับ SABM เพื่อเข้าสู่ OPERATION MODE และใช้สำหรับตอบรับ COMMAND ต่างๆ

3. DISC (DISCONNECT) เป็น COMMAND ที่ทำให้เริ่มต้นการทำงานจาก OPERATION MODE มาเป็น DISCONECT MODE ซึ่งไม่สามารถรับส่งข้อมูลกันได้ คำสั่งนี้จะสมบูรณ์ได้ก็ต่อเมื่อสถานีที่ถูก DISCONNECT ส่งสัญญาณ UA ตอบรับมาก่อน

4.DM (DISCONNECT MODE) เป็น RESPONSE มีหน้าที่ 2 อย่างคือ

4.1 ขอให้สถานีปฐมภูมิส่ง COMMAND SABM มาเพื่อเปลี่ยนเข้าสู่ OPERATION MODE

4.2 เป็น RESPONSE ที่บอกว่าไม่สามารถเข้าสู่ OPERRATION MODE ได้

5.FRMR (FRAME REJECT) เป็น RESPONSE อยู่ใน OPERATION MODE เพื่อเป็น REJECT FRAME ที่ผิดปกติในลักษณะ

5.1 CONTROL FIELD ที่ผิดปกติ

5.2 มี INFORMATION FIELD ที่ยาวเกินไป

5.3 FRAME ที่ไม่ควรมี INFORMATION FIELD แต่กลับมีเช่น SABM เป็นต้น

5.4 FRAME ที่ FLOW CONTROL (COUNTER) ผิดปกติ

<u>INFORMATION FRAME</u> (I-FRAME) เป็น FRAME ที่มีข้อมูลที่จะรับส่งบรรจุอยู่ และมี COUNTER ในการตอบรับคือ N(R) และในการส่งคือ N(S) เพื่อใช้ใน FLOW AND ERROR CONTROL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUPERVISORY FRAME (S- FRAME) ใช้สำหรับ FLOW AND ERROR CONTROL

บิต POLL/FINAL

บิต POLL ใช้ใน COMMAND ที่ต้องการได้รับ RESPONSE ตอบกลับมา

บิต FINAL ใช้ในการ RESPONSE ที่ตอบรับ COMMAND ที่ส่งบิต POLL มาซึ่งการใช้บิต POLL/FINAL นี้จะใช้ใน 2 ลักษณะคือ

1. การ SET MODE
2. การ RE-TRANSMISSION

2.5 การเชื่อมต่อระหว่างคอมพิวเตอร์กับพรินเตอร์

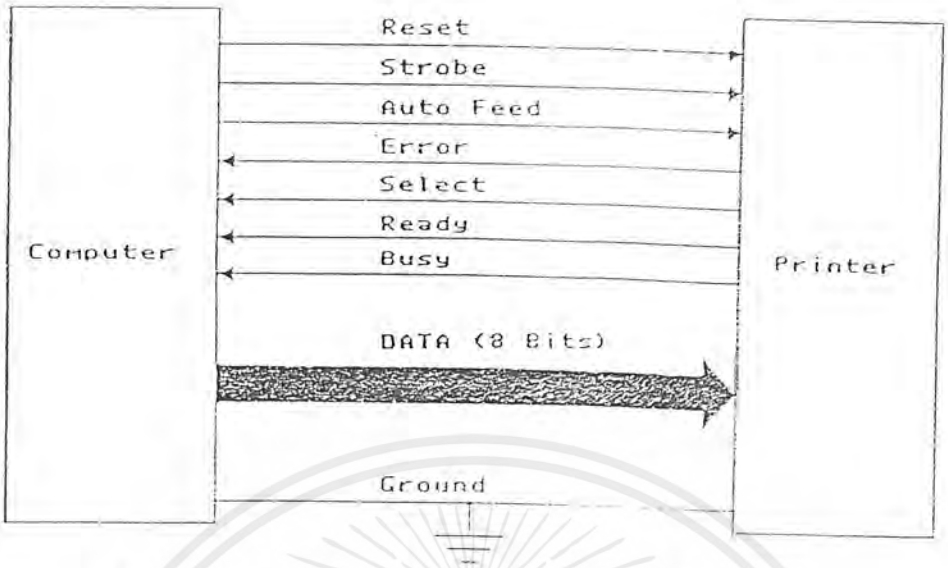
การสื่อสารข้อมูลกับพรินเตอร์นั้น คอมพิวเตอร์สามารถส่งข้อมูล 3 ชนิดไปที่พรินเตอร์ คือ ข้อมูลตัวอักขระ รหัสควบคุม และข้อมูลกราฟฟิก ข้อมูลอักขระแสดงได้ดังในรูปของตัวอักษร ตัวเลข เครื่องหมายวรรคตอน สัญลักษณ์ต่างๆ รหัสควบคุมจะถูกใช้เพื่อส่งค่าไปยังพรินเตอร์ รหัสเหล่านี้จะกำหนดในโหมดการทำงานเช่น รูปแบบตัวพิมพ์(Font Style) ขนาดตัวอักษรหรือ กี่ควบคุมที่สามารถกระทำได้โดยตรง เช่น การเลื่อนกระดาษทีละบรรทัดหรือ ทีละหน้า การใช้รหัสควบคุมแยกแยะมีความจำเป็นต่อการทำงานขณะที่พิมพ์เอกสาร ซึ่งรหัสควบคุมอื่นๆ จะทำให้พรินเตอร์ทำงานในโหมดกราฟฟิกต่างๆได้

2.5.1 ลักษณะของการสื่อสารข้อมูล

ข้อมูลที่อยู่ในรูปแบบไบนารี (Binary) ที่จะใช้ถ่ายเทระหว่างคอมพิวเตอร์และ พรินเตอร์ต้องใช้ตัวกลางในการสื่อสารคือสายเคเบิล การผลิตและออกแบบคุณสมบัติของสายเคเบิลต้องขึ้นอยู่กับวิธีที่เราใช้ติดต่อ ซึ่งมักนิยมใช้อยู่ 2 แบบคือ แบบอนุกรมและ แบบขนาน

การติดต่อแบบขนาน (Parallel) เป็นวิธีที่ง่ายที่สุดเนื่องจากเราส่งข้อมูลตรงๆเลย ดังแสดงในรูปที่ 2.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



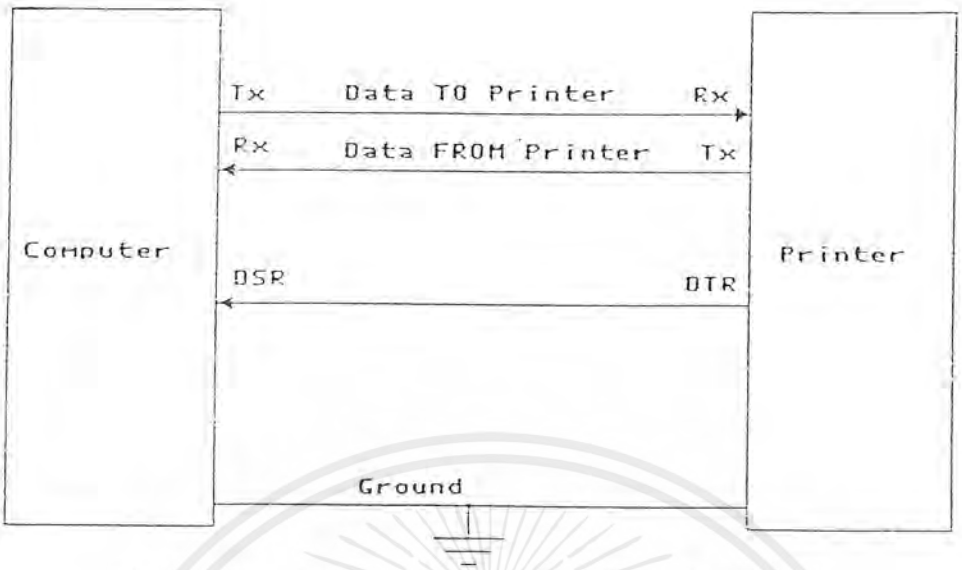
รูปที่ 2.17 แสดงการติดต่อระหว่างคอมพิวเตอร์และพรินเตอร์แบบขนาน

สังเกตได้ว่าข้อมูล 8 บิต ส่งแยกบิต D_0 ถึงบิต D_7 พร้อมๆกัน แต่ถ้าจะส่งให้อย่างถูกต้อง คอมพิวเตอร์และพรินเตอร์ต้องซิงโครนัส (Synchronous) กัน คือพรินเตอร์จะรับข้อมูลเมื่อมันขอ หรือพรินเตอร์สั่งให้คอมพิวเตอร์รอจนกว่าพรินเตอร์จะพร้อมรับข้อมูล ดังนั้นการซิงโครนัสของการสื่อสารข้อมูลแบบขนานจำเป็นต้องมีสายควบคุมจำนวนมากสำหรับสัญญาณพรินเตอร์ และสัญญาณคอมพิวเตอร์ การทำงานอย่างสัมพันธ์กันดังกล่าวจะเรียกว่าการแฮนด์เชค (Handshaking)

การแบบขนานมีความเร็วพอใช้ได้ โดยพรินเตอร์ จะรับข้อมูลเร็วเท่าๆกันกับที่คอมพิวเตอร์ส่งไปซึ่งมีความเร็วประมาณ 1000 cps เมื่อข้อมูลหนึ่งตัวอักขระมี 8 บิต ความเร็วจะมากกว่า 8000 บิตต่อวินาที บัส(Bus) ข้อมูลภายในมี 8บิตจะสามารถรับข้อมูลในบัฟเฟอร์(Buffer) ได้โดยเพิ่มวงจรเพียงเล็กน้อย การส่งข้อมูลขนานเป็นการติดต่ออย่างง่าย แต่มีข้อเสียจุดใหญ่คือ ใช้สายเคเบิลมากแต่จะมีความเร็วในการส่งสูง และมีสัญญาณรบกวนทางอิเล็กทรอนิกส์ ซึ่งทำให้เกิดความผิดเพี้ยนของข้อมูลได้

การติดต่อแบบอนุกรม สามารถต่อได้ง่ายเพราะมีจำนวนสายลดลงดังรูปที่ 2.2 มีสาย 2 เส้น ที่ใช้ในการส่งข่าวสาร หนึ่งเส้นสำหรับส่งข้อมูลจากคอมพิวเตอร์ไปยังพรินเตอร์ และอีกหนึ่งเส้นสำหรับส่งข้อมูลจากพรินเตอร์ไปยังคอมพิวเตอร์ เพราะว่าข้อมูลสามารถส่งไปมาได้ 2 ทิศทางจึงเรียกการติดต่อสื่อสารแบบนี้ว่า การสื่อสารข้อมูลแบบสองทาง (Bidirectional Data Link) ถ้ามีสายเส้นเดียวจะสามารถส่งหรือรับข้อมูลได้เพียงอย่างใดอย่างหนึ่งในเวลาหนึ่งเท่านั้น ข้อมูลอนุกรมต้องซิงโครนัสกันระหว่างคอมพิวเตอร์และ พรินเตอร์ ดังนั้นเราต้องเพิ่มซิงโครไนซ์บิต ที่จุดเริ่มต้นและจุดสิ้นสุดของแต่ละข้อมูลอักขระที่ส่ง และยังมีพาริตี้บิต (Parity Bit) ที่ต้องรวมอยู่ด้วยสำหรับตรวจสอบบิตผิดพลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 แสดงการติดต่อระหว่างคอมพิวเตอร์และพรินเตอร์แบบอนุกรม

การทำการแฮนด์เชคแบบอนุกรมนั้น แบ่งเป็นทั้งซอฟต์แวร์ และฮาร์ดแวร์ โดยซอฟต์แวร์ใช้ในการติดต่ออนุกรมแบบ 2 ทาง เช่น ใช้สั่งพรินเตอร์ให้ส่งรหัสควบคุมไปยังคอมพิวเตอร์ เช่น รหัสสำหรับการแฮนด์เชค "XON" และ "XOFF" ในส่วนของฮาร์ดแวร์ของการแฮนด์เชคนั้นไม่ได้ใช้ในการส่งข้อมูลพรินเตอร์ไปยังคอมพิวเตอร์ สัญญาณที่แจ้งให้คอมพิวเตอร์ที่เพิ่มขึ้นคือสัญญาณพรินเตอร์ไม่ว่าง ดังนั้นการติดต่อจึงจะมีมากกว่าหนึ่งสายแฮนด์เชค โดยทั่วไปเรามักจะให้การแฮนด์เชคระหว่างพรินเตอร์ค่อนข้างมากแม้ว่าการทำงานของการสื่อสารข้อมูลแบบอนุกรมจะยุ่งยากแต่การติดต่อแบบอนุกรมก็เป็นที่นิยมกันมาก เนื่องจากความสามารถในการติดต่อแบบสองทิศทาง และสามารถใช้งานในระยะไกล

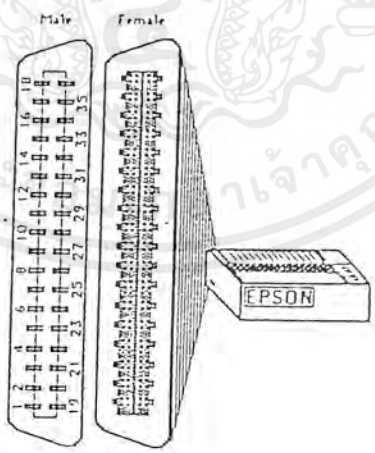
2.5.2. การอินเตอร์เฟสกับพรินเตอร์แบบขนานและการเชื่อมต่อแบบเซ็นโทรนิกส์

ข้อมูลที่จะส่งไปพิมพ์ที่พรินเตอร์จะส่งไปในลักษณะของแอสกี (ASCII) ผ่านสายแบบขนาน 8 สาย พรินเตอร์รับตัวอักษรที่จะพิมพ์ และเก็บข้อมูลไว้ในบัฟเฟอร์แรมภายใน เมื่อพรินเตอร์ตรวจพบอักขระแคริเอจ รีเทิร์น (Carriage return 0DH) มักจะพิมพ์อักขระแถวแรกจากบัฟเฟอร์ เมื่อพรินเตอร์ตรวจพบแคริเอจ รีเทิร์น ตัวที่สองมันจะพิมพ์อักขระตัวที่สองออกมา ขบวนการต่างๆจะดำเนินต่อไปจนกระทั่งตัวอักษรที่ต้องการทั้งหมดถูกพิมพ์

การแปลงรหัสแอสกีจากไมโครคอมพิวเตอร์ส่งไปยังพรินเตอร์จะทำบนพื้นฐานการแฮนด์เชคเพราะไมโครคอมพิวเตอร์สามารถส่งตัวอักษรที่เร็วกว่าความสามารถในการพิมพ์ของพรินเตอร์มาก พรินเตอร์จะต้องมีแนวทางเพื่อที่จะบอกให้ไมโครคอมพิวเตอร์รู้ว่าบัฟเฟอร์ของมันเต็มแล้วและไม่สามารถรับข้อมูลอักขระได้อีกจนกระทั่งมันพิมพ์ออกมาแล้ว มาตรฐานการอินเตอร์เฟสกับพอร์ตขนานของพรินเตอร์เป็นมาตรฐานของ เซ็นโทรนิกส์ (Centronics Parallel standard)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พรินเตอร์ชนิดเซ็นโทรนิกส์ โดยจะมีแบบ 36 ขา ในการอินเตอร์เฟส (Interface) ตารางที่ 2.2แสดงการกำหนดขา และคำอธิบายสำหรับขาคอนเนคเตอร์ (Connector) การที่ขาสำหรับการเชื่อมต่อกับพรินเตอร์มากถึง 36 ขา นั้นเนื่องจากสายของแต่ละสัญญาณข้อมูลจะมีสายกราวนด์ (Ground) ของมันแยกออกจากกัน เช่น จากตารางที่ 2.2 ขา 2 คือ บิตข้อมูลที่นัยสำคัญต่ำสุด (LSB) ของข้อมูลที่จะส่งไปยังพรินเตอร์ และขา 20 จะเป็นกราวนด์สำหรับสายสัญญาณนี้ เหตุผลสำหรับแยกสัญญาณกราวนด์นี้เพื่อลดสัญญาณรบกวนในสาย ถ้าจะทำการต่อสายเคเบิลแบบขนานกับพรินเตอร์ สายกราวนด์ทั้งหมดต้องถูกต่อเข้าด้วยกันเพื่อต่อกับกราวนด์ของไมโครคอมพิวเตอร์ที่ปลายของสายเคเบิล โดยขา 16 เรียกว่า ลอจิกกราวนด์ และขา 17 เรียกว่า แชสสิสกราวนด์ (Chassis Ground) เพื่อที่จะป้องกันกระแสสัญญาณรบกวนที่มาจากสายของลอจิกกราวนด์ เราจึงต้องเชื่อมต่อสายเหล่านี้เข้าด้วยกันกับไมโครคอมพิวเตอร์ ส่วนขาอื่นๆ ในจำนวน 36 ขา ของคอนเนคเตอร์นั้นแบ่งออกได้เป็น 2 ประเภท คือสัญญาณที่ส่งไปยังพรินเตอร์ เพื่อที่จะบอกว่าอะไรกำลังจะทำงาน และสัญญาณจากพรินเตอร์ เพื่อที่จะแสดงสถานะของมัน สัญญาณควบคุมหลักไปยังพรินเตอร์ คือ INIT ที่ขา 31 ซึ่งจะบอกพรินเตอร์เพื่อให้ทำการกำหนดค่าเริ่มต้นภายในของลำดับ และ STROBE ที่ขา 1 ซึ่งจะบอกพรินเตอร์ว่าขณะนี้มีข้อมูลส่งมาแล้ว ส่วนอีก 2 ขาอินพุต คือขา 14 และ 36 โดยปกติจะใช้สำหรับดูแลภายในพรินเตอร์ โดยคอนเนคเตอร์จะมีลักษณะดังรูปที่ 2.19



รูปที่ 2.19 แสดงขาของคอนเนคเตอร์แบบแอมฟีนอล (Amphenol)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 แสดงการเชื่อมต่อขาและคำอธิบายสำหรับการเชื่อมต่อแบบเซนโทรนิคส์ขนาน

ขา สัญญาณที่	ต่อกับขา DB 25ที่	สัญญาณ	ทิศทาง	คำอธิบาย
1	1	STROBE	เข้า	พัลส์(Pulse) STROBE เพื่อที่จะอ่านข้อมูลเข้ามา ระดับสัญญาณปกติอยู่ในสภาวะ "สูง" การอ่านข้อมูลเข้ากระทำที่ระดับสัญญาณ"ต่ำ"
2	2	DATA1	เข้า	สัญญาณเหล่านี้จะแสดงข่าวสารข้อมูลของ บิตที่1-8ของข้อมูลขนานตามลำดับแต่ละ สัญญาณจะมีระดับ"สูง"เมื่อมีข้อมูลเป็นลอจิก "1"และมีระดับ"ต่ำ"เมื่อมีข้อมูลเป็นลอจิก"0"
3	3	DATA2	เข้า	
4	4	DATA3	เข้า	
5	5	DATA4	เข้า	
6	6	DATA5	เข้า	
7	7	DATA6	เข้า	
8	8	DATA7	เข้า	
9	9	DATA8	เข้า	
10	10	ACKNLG	ออก	พัลส์สถานะ "ต่ำ"แสดงว่าข้อมูลนั้นถูกรับโดย พรินเตอร์แล้วและพร้อมที่จะรับข้อมูลอื่อต่อไป
11	11	BUSY	ออก	สัญญาณ"สูง"แสดงว่าพรินเตอร์ไม่สามารถ รับข้อมูล
12	12	PE	ออก	สัญญาณ"สูง"แสดงว่าพรินเตอร์ไม่มีกระดาษ
13	13	SLCT	ออก	สัญญาณนี้แสดงว่าพรินเตอร์อยู่ในสภาวะถูกเลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

14	14	AUTO FEEDXT	เข้า	ถ้าสัญญาณนี้อยู่ในสถานะ"ต่ำ" กระดาษจะถูก เลื่อนโดยอัตโนมัติ 1 บรรทัด หลังการพิมพ์
15	-	NC		ไม่ใช้
16	18-25	0V		ระดับลอจิกกราวนด์
17	18-25	CHASSIS GND		พรินเตอร์แชสสิสกราวนด์ ในพรินเตอร์แชสสิสกราวด์และลอจิกกราวนด์จะแยกออกจากกัน
18	-	NC		ไม่ใช้
19-30	18-25	GND		สัญญาณระดับกราวด์
31	16	INTT	เข้า	เมื่อระดับของสัญญาณนี้กลายเป็นสถานะ"ต่ำ" ส่วนควบคุมพรินเตอร์จะถูกรีเซต เพื่อไปที่ค่าเริ่มต้นของมันและพรินเตอร์บัฟเฟอร์จะถูกเคลียร์ สัญญาณปกติจะอยู่ที่ระดับ"สูง"
32	15	ERROR	ออก	ระดับของสัญญาณนี้จะกลายเป็นสถานะ"ต่ำ"เมื่อพรินเตอร์อยู่ในสถานะPaper End,Off line หรือ Error
33	18-25	GND		เหมือนขาที่ 19-30
34	-	NC		ไม่ใช้
35	-			ต่อกับ 5 v ผ่านตัวต้านทาน4.7 k โอห์ม
36	17	SLCTIN	เข้า	ข้อมูลเข้าที่พรินเตอร์อาจเป็นไปได้เมื่อระดับของสัณญาณนี้อยู่ในสถานะ"ต่ำ"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ

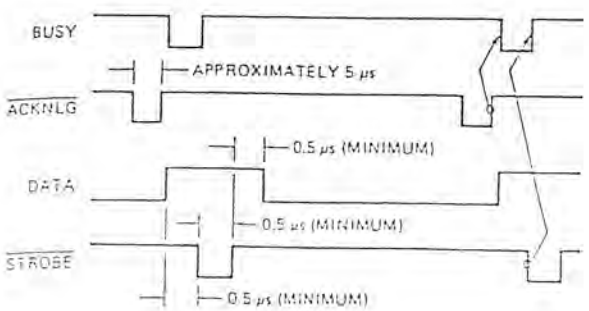
- ทิศทาง หมายถึง ทิศทางการไหลของสัญญาณเมื่อมองจากพรินเตอร์

- เงื่อนไขทั้งหมดของการอินเตอร์เฟสอยู่บนพื้นฐานของระดับ TTLทั้งเวลาขาขึ้นและขาลงของแต่ละสัญญาณต้องน้อยกว่า 0.2 μS

-- ข้อมูลที่ส่งต้องมีสัญญาณ ACKNLG หรือ สัญญาณ BUSY ด้วย(ข้อมูลที่จะส่งไปที่พรินเตอร์นี้สามารถส่งเดี่ยวๆหลังจากมีการยืนยันสัญญาณACKNLGหรือเมื่อระดับของสัญญาณ BUSY เป็นสถานะต่ำ)

รูปที่ 2.20แสดงช่วงเวลาของรูปคลื่นสัญญาณสำหรับการส่งข้อมูลตัวอักขระไปที่พรินเตอร์ โดยใช้พื้นฐานของสัญญาณแฮนด์เชค (Handshake Signals) สมมุติว่าพรินเตอร์ได้ถูกกำหนดค่าเบื้องต้นแล้ว ขั้นแรกต้องทำการตรวจที่ขา BUSY เพื่อจะดูว่าพรินเตอร์พร้อมที่จะรับข้อมูลหรือยัง ถ้าสัญญาณอยู่ในสถานะ"ต่ำ"แสดงว่าพรินเตอร์พร้อมจะรับข้อมูล เราจะสามารถส่งข้อมูลเป็นรหัสแอสกีบนสายข้อมูลขนานทั้ง 8 เส้นได้ หลังจากอย่างน้อย 0.5μS เราแสดงสัญญาณ STROBE ที่สถานะ "ต่ำ" เพื่อบอกพรินเตอร์ว่าข้อมูลตัวอักษรถูกส่งไปแล้ว สัญญาณ STROBE จะเป็นสถานะ "ต่ำ" เพราะพรินเตอร์แสดงสถานะ BUSY ของมันเป็นสถานะ "สูง" หลังจากอย่างน้อย 0.5μS แล้ว สัญญาณ STROBE สามารถขึ้นเป็นสถานะ "สูง" ได้อีกครั้งหนึ่ง โดยข้อมูลต้องคงสภาพการใช้งานได้บนสายข้อมูลอย่างน้อย 0.5μS หลังจากสัญญาณ STROBE ถูกทำให้อยู่ในสถานะ "สูง"

เมื่อพรินเตอร์พร้อมจะรับข้อมูลอักษรถัดไป จะแสดงสัญญาณ ACKNLG ในสถานะ "ต่ำ" เป็นเวลา 5μS ขอบขาขึ้นของสัญญาณ ACKNLG จะบอกคอมพิวเตอร์ว่าสามารถส่งข้อมูลตัวอักษรถัดไปได้แล้ว ขอบขาขึ้นของสัญญาณ ACKNLG จะทำการรีเซตสัญญาณ BUSY จากพรินเตอร์ สัญญาณ BUSY จะเป็นสถานะ "ต่ำ" เพื่อจะแสดงว่าพรินเตอร์พร้อมจะรับข้อมูลอักษรตัวถัดไป บางระบบจะใช้สัญญาณ ACKNLG สำหรับการแฮนด์เชค และบางระบบจะใช้สัญญาณ BUSY



รูปที่ 2.20 แสดงช่วงเวลาของรูปคลื่นสัญญาณที่จะส่งข้อมูลอักขระไปยังพรินเตอร์แบบขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

3.1 การใช้งานไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ คือระบบคอมพิวเตอร์ขนาดย่อม ซึ่งจะนำข้อมูลจากภายนอกมาประมวลผลพร้อมทั้งสามารถส่งสัญญาณเพื่อทำการควบคุมการทำงานของพรินเตอร์ได้ ในส่วนของการติดต่อสื่อสารข้อมูล (Data Communication) กับพรินเตอร์กระทำผ่านพอร์ตอนุกรม (Serial Port) ซึ่งพอร์ตอนุกรมเหมาะสมในการรับ-ส่งข้อมูลระยะไกลได้ดีกว่าพอร์ตขนาน

3.1.1 รีจีสเตอร์ที่ใช้งานในพอร์ตอนุกรม

รีจีสเตอร์ควบคุมไทม์เมอร์ ในการใช้งานพอร์ตอนุกรมต้องคำนึงถึงอัตราการรับ-ส่งข้อมูล หรืออัตราบอด (Baud Rate) โดยอัตราบอดนี้สามารถสร้างได้ภายใน 8051 จากไทม์เมอร์ 2 โดยการทำงานในโหมด 2 คือสามารถโหลดข้อมูลกลับอัตโนมัติ ดังนั้นรีจีสเตอร์ที่ต้องทำการโปรแกรมมีดังนี้

- TMOD ตำแหน่ง 89H ทำหน้าที่เลือกโหมดของไทม์เมอร์
- TCON ตำแหน่ง 88H ทำหน้าที่เริ่มต้นการสร้างอัตราบอด
- THIตำแหน่ง8CH ทำหน้าที่ใส่ข้อมูลการนับของไทม์เมอร์ 1 เพื่อสร้างอัตราบอดตามต้องการ
- TCON ตำแหน่ง 88H ทำหน้าที่เริ่มต้นการสร้างอัตราบอดเป็นรีจีสเตอร์ใช้สำหรับควบคุมการทำงานของ Timer/Counter และระดับการตอบรับการอินเตอร์รัพท์ที่เกิดจากขาภายนอก ซึ่งสามารถอ้างอิงระดับบิตได้ มีรายละเอียดดังนี้

SMOD	-	-	-	GF1	GF0	PD	IDL

SMOD : เป็นบิตกำหนดอัตราความเร็วของการรับส่งข้อมูลแบบอนุกรมที่ใช้ Timer 1 เช่น ถ้าเวลาในการรับส่งเมื่อ SMOD = 1 จะทำให้ความเร็วในการรับส่งแบบอนุกรมเป็น 2 เท่า เมื่อเลือก

การใช้งานใน Mode 1,2,3 ของการรับส่งแบบอนุกรม

- : เป็นบิตที่ไม่ใช้งานซึ่งสงวนไว้สำหรับหน้าที่เพิ่มเติมในอนาคตของ 8051 ดังนั้นผู้ใช้จึงไม่ควรกำหนดในบิตนี้เป็น 1

GF0-GP1: เป็นบิตเอนกประสงค์ที่ผู้ใช้สามารถกำหนดการทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PD : เป็นบิตสำหรับให้ 8051 เข้าสู่การทำงานใน Power Down Mode ซึ่งจะมีเฉพาะเบอร์ที่มีโครงสร้างภายในเป็น CMOS เท่านั้น ซึ่งจะทำงานเมื่อบิตนี้เป็น 1

IDL : เป็นบิตสำหรับกำหนดให้ 8051 เข้าสู่การทำงานใน Idle Mode ซึ่งจะมีเฉพาะเบอร์ที่มีโครงสร้างภายในเป็น CMOS เท่านั้น ซึ่งจะทำงานเมื่อบิตนี้เป็น 1

ถ้าบิต PD และ IDL เป็น 1 ทั้งคู่ในเวลาเดียวกัน 8051 จะทำงานใน Power Down Mode ในการทำงานทั้งสอง Mode นี้เป็นการทำงานเพื่อประหยัดพลังงานของ 8051 โดยมีข้อแตกต่างดังนี้

Power Down Mode เมื่อมีการกำหนดให้บิตนี้เป็น 1 8051 จะทำงานอีกหนึ่งคำสั่งก่อนที่จะเข้าสู่ Power Down Mode โดยที่ส่วนสร้างความถี่อ้างอิงภายในจะหยุดทำงาน การทำงานทุกอย่างของ 8051 จะหยุด ข้อมูลต่าง ๆ ของหน่วยความจำภายในรวมทั้ง SFR จะถูกรักษาไว้ ที่สัญญาณ ALE และ PSEN จะเป็นลอจิก 0 เมื่อเข้าสู่ Power Down Mode แรงดันไฟฟ้าที่จ่ายให้กับ 8051 สามารถลดลงถึง 2V. ได้ อย่างไรก็ตามแรงดันไฟฟ้าจะต้องไม่ลดลงก่อนที่จะเข้าสู่ Power Down Mode และแรงดันไฟฟ้าจะต้องเข้าสู่ระดับปกติก่อนที่จะออกจาก Power Down Mode การออกจาก Power Down Mode จะกระทำได้เฉพาะทำการรีเซ็ต 8051 เท่านั้น ซึ่งจะทำให้ค่าของ SFR เปลี่ยนแปลง แต่ข้อมูลในส่วนของหน่วยความจำภายในไม่เปลี่ยนแปลง Idle Mode เมื่อมีการกำหนดให้บิตนี้เป็น 1 8051 จะทำงานอีกหนึ่งคำสั่งก่อนเข้าสู่ Idle Mode โดยที่ความถี่การทำงานภายใน CPU ของ 8051 จะหยุดทำงานยกเว้นที่ให้กับส่วนของการอินเตอร์รัพท์ Timer และการรับส่งแบบอนุกรม ค่าต่าง ๆ ของรีจีสเตอร์จะถูกรักษาไว้ และสัญญาณของ ALE และ PSEN จะอยู่ที่ลอกจิก 1 ในการออกจาก Idle Mode จะสามารถทำได้สองวิธีได้แก่การรีเซ็ตและการอินเตอร์รัพท์

<u>รีจีสเตอร์ควบคุมการอินเตอร์รัพท์</u> ลักษณะของการอินเตอร์รัพท์ของ 8051 ที่ใช้ในการรับ-ส่งข้อมูลทางพอร์ตอนุกรม

-<u>IE</u> ตำแหน่ง เป็นรีจีสเตอร์สำหรับการควบคุมการตอบรับการอินเตอร์รัพท์ของ 8051 ซึ่งสามารถอ้างอิงได้เป็นระดับบิตได้ โดยที่เมื่อให้ลอจิก 0 ที่บิตใด ๆ หมายความว่ายกเลิกการตอบรับการอินเตอร์รัพท์ของ 8051 และให้ลอจิก 1 ที่บิตใด ๆ เป็นการกำหนดให้ 8051 ตอบรับการอินเตอร์รัพท์นั้น ๆ ได้ โดยมีรายละเอียดดังนี้

EA	-	ET2	ES	ET1	EX1	ET0	EX0

EA : หรือ IE.7 สามารถอ้างอิงระดับบิตได้ บิตนี้จะควบคุมการตอบรับการอินเตอร์รัพท์ทั้งหมดของ 8051 โดยที่ถ้าเป็นลอจิก 0 8051 จะไม่ตอบรับการอินเตอร์รัพท์ทั้งหมดและลอจิก 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นการกำหนดให้สามารถควบคุมการตอบรับการอินเตอร์รัพท์ได้อิสระในแต่ละส่วนของการอินเตอร์รัพท์

- : เป็นบิตที่สงวนไว้สำหรับอนาคตของ 8051 ซึ่งผู้ใช้กำหนดลอจิก 1 ไม่ได้

ET2 : หรือ IE.5 สามารถอ้างอิงระดับบิตได้เป็นบิตสำหรับควบคุมการตอบรับการอินเตอร์รัพท์ที่เกิดจาก Timer 2 หรือจาก Capture Interrupt ซึ่งมีเฉพาะเบอร์ 8052 เท่านั้น

ES : หรือ IE.4 สามารถอ้างอิงระดับบิตได้ เป็นบิตสำหรับควบคุมการตอบรับการอินเตอร์รัพท์ในส่วนของการรับส่งแบบอนุกรม

ET1 : หรือ IE.3 สามารถอ้างอิงระดับบิตได้ เป็นบิตสำหรับควบคุมการตอบรับการอินเตอร์รัพท์ที่เกิดจาก Timer 1

EX1 : หรือ IE.2 สามารถอ้างอิงระดับบิตได้ เป็นบิตสำหรับควบคุมการตอบรับการอินเตอร์รัพท์ที่เกิดจากขา INT1

ET0 : หรือ IE.1 สามารถอ้างอิงระดับบิตได้ เป็นบิตสำหรับควบคุมการตอบรับการอินเตอร์รัพท์ที่เกิดจาก Timer 0

EX0 : หรือ IE.0 สามารถอ้างอิงระดับบิตได้ เป็นบิตสำหรับควบคุมการตอบรับการอินเตอร์รัพท์ที่เกิดจากขา INT0

สำหรับการกำหนดการอินเตอร์รัพท์ของ 8051 มีลำดับการกำหนดได้ดังนี้

1. กำหนดให้บิต EA ใน IE รีจีสเตอร์เป็น 1
2. กำหนดลอจิก 1 ให้กับบิตที่ควบคุมการตอบรับการอินเตอร์รัพท์ที่จะใช้งานใน IE รีจีสเตอร์
3. เขียนโปรแกรมที่จะใช้ในการตอบรับการอินเตอร์รัพท์ในตำแหน่งของหน่วยความจำโปรแกรมตามตารางอินเตอร์เวกเตอร์ดังตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งการอินเตอร์รัพท์	ตำแหน่งของหน่วยความจำ
IE0	0003H
TF0	000BH
IE1	0013H
TF1	001BH
RI และ TI	0023H
TF2 และ EXF2	002BH

ตารางที่ 3.1 แสดงค่าอินเตอร์เวกเตอร์รัพท์ของอินเตอร์รัพท์จากแหล่งต่างๆ

สำหรับการอินเตอร์รัพท์ที่เกิดจากขา INT0 และ INT1 (P3.2 และ P3.3) จะต้องกำหนดให้ลอจิกเป็น 1 เสมอและการตอบรับการอินเตอร์รัพท์ที่ระดับสัญญาณ หรือขอบของสัญญาณขึ้นอยู่กับบิต IT0 และ IT1 ในรีจีสเตอร์ TCON ซึ่งจะมีรายละเอียดในส่วนของรีจีสเตอร์ TCON

-IP ตำแหน่ง B8H เป็นรีจีสเตอร์สำหรับการกำหนดลำดับความสำคัญของการอินเตอร์รัพท์ ซึ่ง 8051 มีลำดับความสำคัญการตอบรับการอินเตอร์รัพท์สองลำดับ โดยที่ถ้าเป็นลอจิก 1 จะมีลำดับสูงและลอจิก 0 จะมีลำดับต่ำ ดังรายละเอียดต่อไปนี้

-	-	PT2	PS	PT1	PX1	PT0	PX0

- : หรือสามารถอ้างอิงระดับบิตเป็น IP.7 และ IP.6 เป็นบิตที่สงวนสำหรับอนาคต ผู้ใช้ไม่ควรกำหนดเป็นลอจิก 1

PT2 : อ้างอิงระดับบิตได้เป็น IP.5 เป็นบิตกำหนดความสำคัญการอินเตอร์รัพท์ที่ได้จาก Timer 2 ซึ่งจะมีเฉพาะเบอร์ 8052

PS : อ้างอิงระดับบิตได้เป็น IP.4 เป็นบิตกำหนดความสำคัญการอินเตอร์รัพท์ที่เกิดจากการรับส่งข้อมูลแบบอนุกรม

PT1 : อ้างอิงระดับบิตได้เป็น IP.3 เป็นบิตกำหนดความสำคัญการอินเตอร์รัพท์ที่เกิดจาก Timer 1

PX1 : อ้างอิงระดับบิตได้เป็น IP.2 เป็นบิตกำหนดความสำคัญการอินเตอร์รัพท์ที่เกิดจากขา INT1

PT0 : อ้างอิงระดับบิตได้เป็น IP.2 เป็นบิตกำหนดความสำคัญของอินเตอร์รัพท์ที่เกิดจาก Timer 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PX0 : อ้างอิงระดับบิตได้เป็น IP.0 เป็นบิตกำหนดความสำคัญทางอินเตอร์รัพท์ที่เกิดจากขา INT0

ในกรณีที่มีการอินเตอร์รัพท์เกิดขึ้นพร้อมกันจะมีลำดับการอินเตอร์รัพท์จากมากไปน้อยดังนี้

IE0,TF0,IE1,TF1,IR และ TI ,TF2 หรือ EXF2 ถ้ามีลำดับความสำคัญต่างกัน 8051 จะตอบรับการอินเตอร์รัพท์ที่มีลำดับสูงก่อน

<u>รีจีสเตอร์ควบคุมพอร์ตอนุกรม</u> การใช้งานพอร์ตอนุกรมจะขึ้นกับรีจีสเตอร์นี้โดยตรง

-SBUF ตำแหน่ง 99H ทำหน้าที่เป็นบัฟเฟอร์ในการรับ-ส่ง

-<u>SCON</u> ตำแหน่ง98H เป็นรีจีสเตอร์ใช้สำหรับควบคุมการรับส่งข้อมูลแบบอนุกรม ซึ่งสามารถอ้างอิงระดับบิตได้ โดยมีรายละเอียดดังนี้

SM0	SM1	SM2	REN	TB8	RB8	TI	RI

SM0-SM1: สามารถอ้างอิงระดับบิตได้เป็น SCON.7 และ SCON.6 ตามลำดับ เป็นบิตสำหรับเลือกหน้าที่การทำงานของการรับส่งข้อมูลแบบอนุกรม โดยที่มีโหมดการทำงานของพอร์ตอนุกรมดังแสดงในตารางที่ 3.2

SM0	SM1	Mode	รายละเอียด	ความเร็วการรับส่ง
0	0	0	SHIFT REGISTER ขนาด 8 บิต	f/12
0	1	1	8 บิต UART	ตั้งค่าได้
1	0	2	9 บิต UART	f/64 หรือf/32
1	1	3	9 บิต UART	ตั้งค่าได้

ตารางที่ 3.2 แสดงโหมดการทำงานของพอร์ตอนุกรม

SM2 : อ้างอิงระดับบิตได้เป็น SCON.5 เป็นบิตสำหรับกำหนดการทำงานในลักษณะ Multiprocessor ใน Mode 2 และ Mode 3 ถ้าเป็นลอจิก 1 แล้ว RI จะไม่เปลี่ยนแปลง ถ้าข้อมูลบิตที่ 9 (RB8) เป็น 0 สำหรับ Mode 1 RI จะไม่เปลี่ยนแปลง ถ้า STOP บิต ไม่ได้รับถ้าเลือกการทำงาน Mode 0 แล้ว SM2 จะต้องเป็นลอจิก 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REN : อ้างอิงระดับบิตได้เป็น SCON.4 เป็นบิตสำหรับใช้ควบคุมการรับโดยโปรแกรม โดยที่ลอจิก 1 จะมีการรับและลอจิก 0 จะไม่รับ

TB8 : อ้างอิงระดับบิตได้เป็น SCON.3 เป็นบิตที่ 9 ในการส่งข้อมูลใน Mode 2 และ Mode 3 ซึ่งสามารถกำหนดได้โดยโปรแกรมการทำงาน

RB8 : อ้างอิงระดับบิตได้เป็น SCON.2 ใน Mode 2 และ Mode 3 ใช้สำหรับรับข้อมูลบิตที่ 9 สำหรับใน Mode 1 ถ้า SM2 = 0 บิตนี้จะเป็นการรับ STOP บิต และ Mode 0 จะไม่ใช้งานบิตนี้

TI : อ้างอิงระดับบิตได้เป็น SCON.1 เป็นบิตบอกสถานะในการส่ง โดยที่จะเป็นลอจิก 1 เมื่อสิ้นสุดการส่งบิตที่ 8 ใน Mode 0 หรือสิ้นสุดการส่ง STOP บิตใน Mode อื่น และจะต้องกำหนดเป็นลอจิก 0 ด้วยโปรแกรม

RI : อ้างอิงระดับบิตได้เป็น SCON.0 เป็นบิตบอกสถานะการรับ จะเป็นลอจิก 1 เมื่อสิ้นสุดการรับบิตที่ 8 ใน Mode 0 หรือครึ่งช่วงเวลาของ STOP บิต สำหรับ Mode อื่น และจะต้องกำหนดให้เป็นลอจิก 0 ด้วยโปรแกรม

3.1.2 การคำนวณอัตราบอดไทม์เมอร์โหมด 1

ในการกำหนดความเร็วการรับส่งข้อมูลแบบอนุกรมใน Mode 1 นี้จะใช้ Timer 1 เป็นฐานเวลาของการทำงาน โดยจะใช้การทำงานของ Timer 1 ใน Mode 2 (Auto-Reload) โดยสามารถคำนวณได้ดังนี้

$$\text{Baud Rate} = \frac{K * \text{Osc. Freq}}{32*12*[256-(TH1)]}$$

K = 1 เมื่อ SMOD ในรีจีสเตอร์ PCON = 0

K = 2 เมื่อ SMOD ในรีจีสเตอร์ PCON = 1

ส่วนมากแล้ว ผู้ใช้จะทราบค่าของ Baud Rate ที่จะส่งได้นั้น จะได้ค่าของ Time 1 สำหรับ Reload ได้เป็น

$$TH1 = 256 - \frac{K * \text{Osc. Freq.}}{384 * \text{Baud Rate}}$$

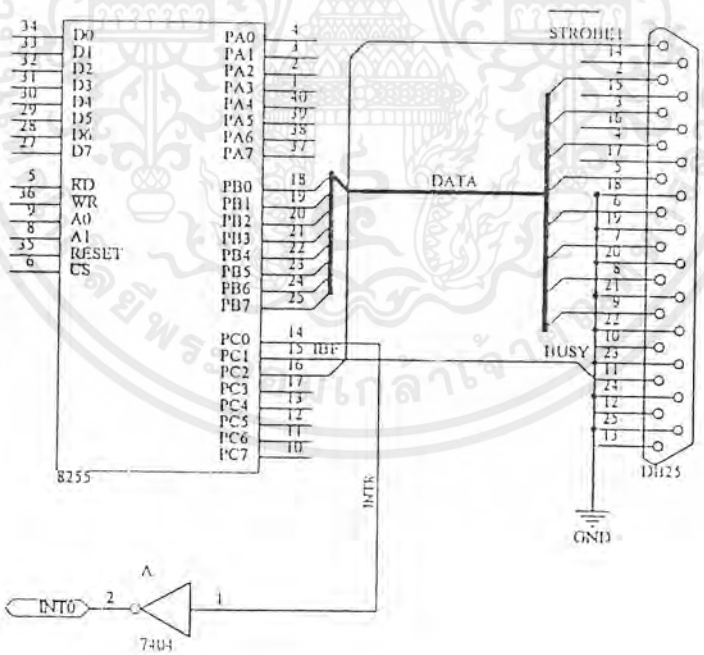
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Baud Rate	f_{OSC}	SMOD	Timer 1		
			C/T	Mode	Reload Value
Mode 0 Max: 1 MHZ	12 MHZ	X	X	X	X
Mode 2 Max: 375K	12 MHZ	1	X	X	X
Modes 1, 3: 62.5K	12 MHZ	1	0	2	FFH
19.2K	11.059 MHZ	1	0	2	FDH
9.6K	11.059 MHZ	0	0	2	FDH
4.8K	11.059 MHZ	0	0	2	FAH
2.4K	11.059 MHZ	0	0	2	F4H
1.2K	11.059 MHZ	0	0	2	E8H
137.5	11.986 MHZ	0	0	2	1DH
110	6 MHZ	0	0	2	72H
110	12 MHZ	0	0	1	FEEBH

ตารางที่3.3 แสดงค่า Baud Rate ต่าง ๆ และค่า Reload ของ Timer 1

3.2 การเชื่อมต่อระหว่างคอมพิวเตอร์และพรินเตอร์

3.2.1 การเชื่อมต่อระหว่างวงจรอินเตอร์เฟสกับคอมพิวเตอร์



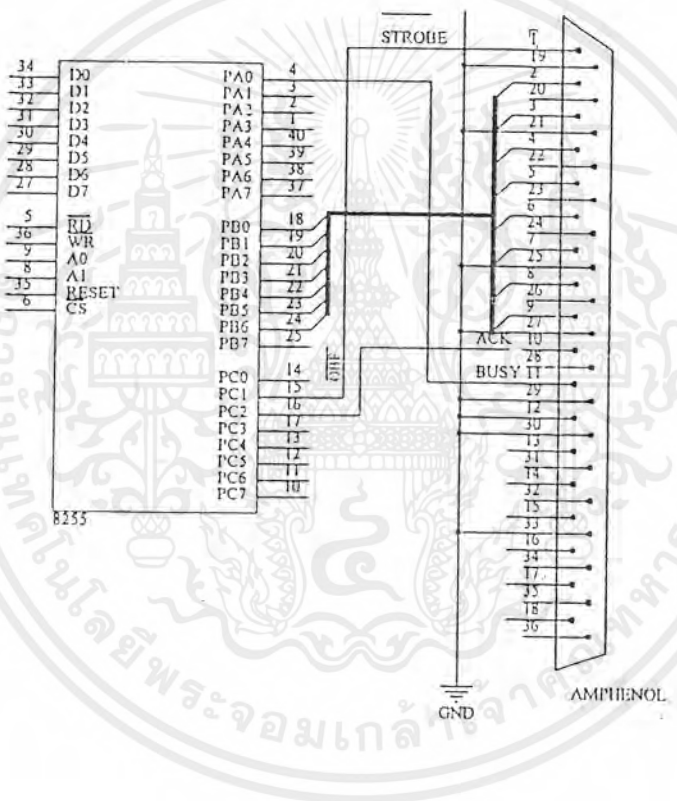
รูปที่ 3.1 แสดงการเชื่อมต่อระหว่างคอมพิวเตอร์กับ 8255

จากรูปที่ 3.1 พอร์ต 8255 เป็นพอร์ตอินพุตรับข้อมูลขนานที่มาจากพอร์ตพรินเตอร์ LPT1 ของคอมพิวเตอร์ผ่านขา 2-9 ของคอนเนคเตอร์ DB25ขา 1ของ DB25 จะเป็นขาสัญญาณSTROBE จะต่อเข้ากับPC2 ซึ่งเป็นขาสัญญาณSTB ข้อมูลจากคอมพิวเตอร์จะถูกส่งมาให้ 8255 พร้อมทั้งส่งสัญญาณ STROBE มาให้ สัญญาณ STROBEที่เข้ามาจะทำให้ PC1ซึ่งเป็นขาIBF เปลี่ยนสถานะเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับสูงไปเป็น สัญญาณBUSYส่งไปขา 11 ของ DB25 ไปบอกคอมพิวเตอร์ถึงการไม่พร้อมจะรับข้อมูลชุดต่อไป คอมพิวเตอร์จะหยุดส่งข้อมูลมาให้ จากนั้นจะมีสัญญาณอินเตอร์รัพท์ INTRซึ่งเป็นระดับสูงออกจากขา PC0 ของ 8255 ผ่านอินเวอร์เตอร์ซึ่งใช้ไอซี 74LS04 ไปเข้าขา INT0ขา 12ของ 8051 เพื่อให้เกิดการอินเตอร์รัพท์ไปรับข้อมูลเข้ามาเก็บในหน่วยความจำแล้วข้อมูลเหล่านี้จึงถูกส่งผ่านรีจีสเตอร์SBUFไปยังวงจรภาคส่งต่อไป

3.2.2 การเชื่อมต่อระหว่างวงจรอินเตอร์เฟสกับพรินเตอร์



รูปที่ 3.2 การเชื่อมต่อระหว่าง 8255 กับพรินเตอร์

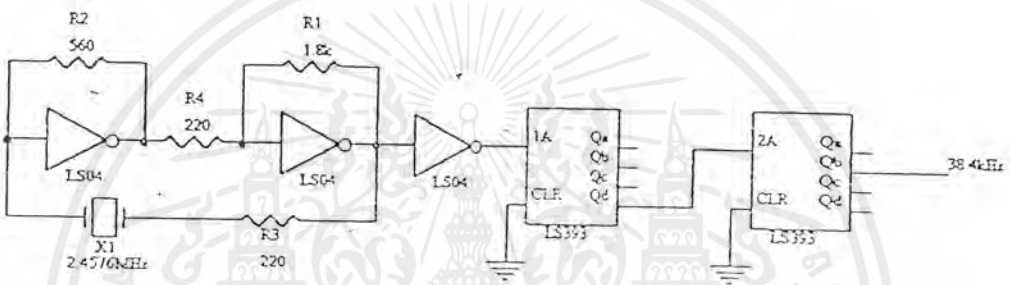
จากรูป 3.2 ขา 2-9 ของคอนเนคเตอร์เป็นสัญญาณข้อมูล 8 บิตเชื่อมต่อกับPB0-PB7 ของ 8255 เมื่อ 8255 ส่งข้อมูลมาให้พรินเตอร์พร้อมทั้งสัญญาณ OBF ผ่านออกมาทางขา PC1 สัญญาณ OBF ที่ออกมานี้ใช้เป็นสัญญาณ STROBEไปเข้าขาที่ 1 ของคอนเนคเตอร์เพื่อบอกพรินเตอร์ว่ามีข้อมูลเข้ามา พรินเตอร์เมื่อรับข้อมูลแล้วจะส่งสัญญาณ AC ออกมาทางขา 10 สัญญาณ ACK นี้จะใช้เป็นสัญญาณอินเตอร์รัพท์ ให้8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีพรินเตอร์ไม่ว่างจะส่งสัญญาณ BUSY ออกทางขา 11 ของคอนเนคเตอร์และส่งสัญญาณPE ออกทางขา 12 เมื่อกระดาษหมด สัญญาณทั้ง 2 จะถูกต่อเข้าพอร์ต PA0 ของ 8255 โดย 8051 จะคอยตรวจสอบว่า PA0 เป็น "1" หรือไม่ ถ้าเป็น "1" ก็จะหยุดส่งข้อมูลให้พรินเตอร์จะรอจนกว่าพรินเตอร์ว่าง สัญญาณ BUSYจะตกลงเป็น "0" และกรณีกระดาษหมดเป็นเช่นเดียวกัน

3.3 วงจรภาคกำเนิดสัญญาณคลื่นพาห์

3.3.1 วงจรกำเนิดคลื่นพาห์



รูปที่ 3.3 วงจรภาคกำเนิดสัญญาณ 38.4 kHz

จากรูปที่ 3.3 สัญญาณคริสตอลผลิตความถี่ที่ 2.4576 MHz แล้วนำไปต่อเข้ากับวงจรนับ-หารความถี่ โดยใช้ไอซี 74LS393 โดยให้เอาต์พุตตัวแรกออกที่ขา 6 ซึ่งเป็นการหารด้วย 16 และนำเอาต์พุตที่ขา 6 นี้ป้อนเข้าขา 13 ของไอซี 74LS393 โดยให้เอาต์พุตออกที่ขา 10 ซึ่งเป็นการหารด้วย 4 ดังนั้นเราจะได้

ความถี่ที่ขา 6 = 2.4576 MHz / 16

= 153.6 kHz

ความถี่ที่ขา 10 = 153.6 kHz / 4

= 38.4 kHz

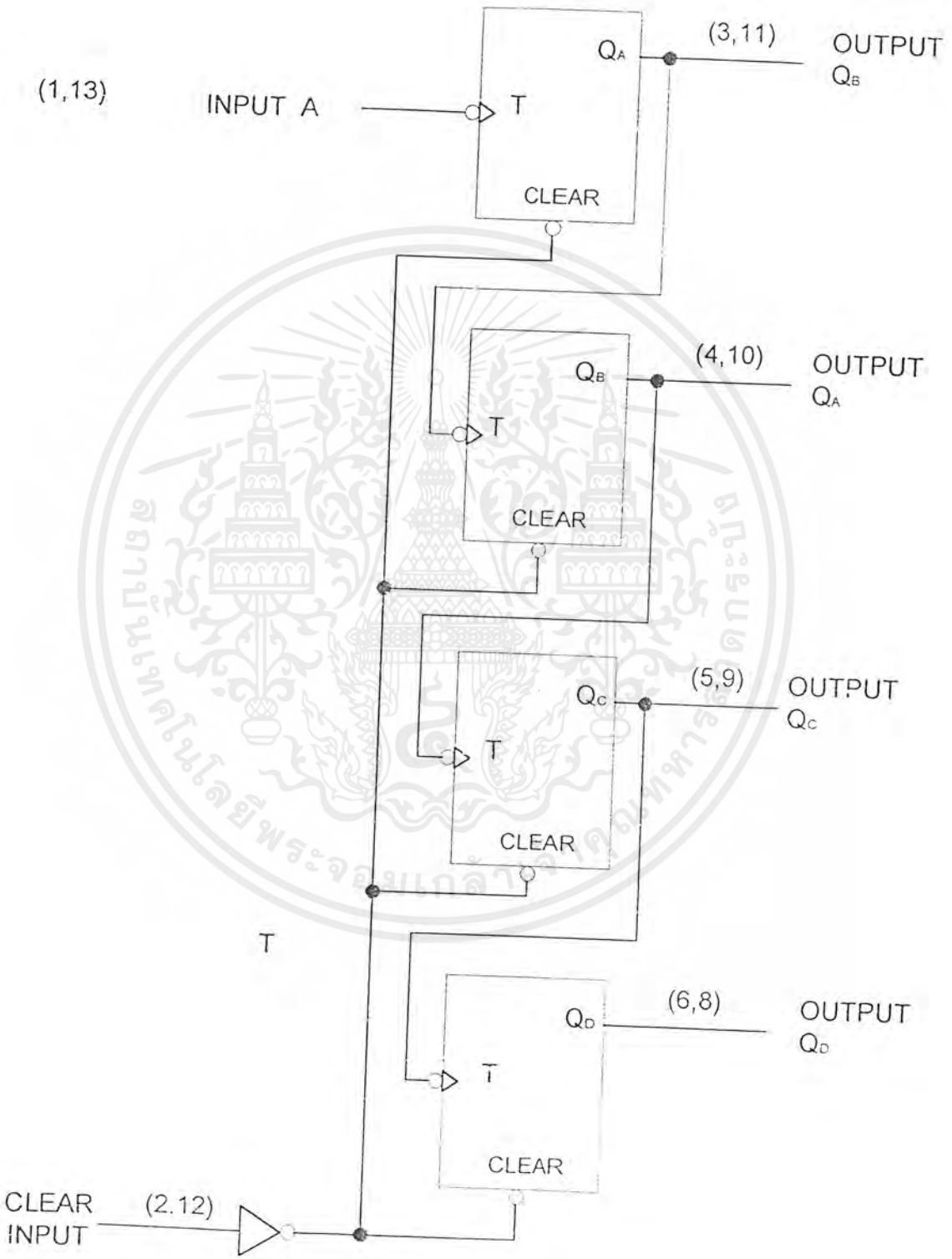
ซึ่งจะได้ความถี่คลื่นพาห์ 38.4 kHz ตามที่ต้องการ

3.3.2 วงจรนับ – หารความถี่

ในที่นี้เราใช้ไอซี 74LS393 ซึ่งโครงสร้างภายในจะประกอบด้วย T (Toggle) Flip-Flops มาต่อกันเป็น4BitBinary Counter ดังรูปที่ 3.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Block Diagram



รูปที่ 3.4 วงจรของไอซี 74LS393

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และมี Function table คือ Function table Count Sequence (Each Counter)

COUNT	OUTPUT			
	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

ตารางที่ 3.4 Function tableของไอซี 74LS393

เราจะพิจารณาที่ขา 6,8 (QD) ของไอซี 74LS393 (รายละเอียดดูในภาคผนวก) จากตารางที่ 3.4 เราจะเห็นได้ว่าจะต้องใช้พัลซ์สัญญาณอินพุต ป้อนเข้าที่ขา 1 ของไอซี 74LS393 จำนวน 8 พัลซ์ จึงจะทำให้สถานะลอจิกที่ขา QD เปลี่ยนจาก Low เป็น High และจะต้องใช้พัลซ์สัญญาณอีก 8 พัลซ์ ถึงจะเปลี่ยนกลับจากสถานะ High มาเป็น Low ดังนั้นรูปสัญญาณใหม่ที่ได้ในหนึ่งคาบเวลาจะเท่ากับ 16 เท่าของคาบเวลาของสัญญาณอินพุต เพราะฉะนั้นเมื่อป้อนสัญญาณความถี่อินพุตเข้ามายังไอซี 74LS393 และปล่อยออกมาที่ขา QD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ของสัญญาณเอาต์พุต = ความถี่ของสัญญาณอินพุต / 16

วิธีคิดจะคล้ายกันสำหรับขา QA , QB , QC

สรุปก็คือ ที่ขา QA Output Frequency = Input Frequency / 2

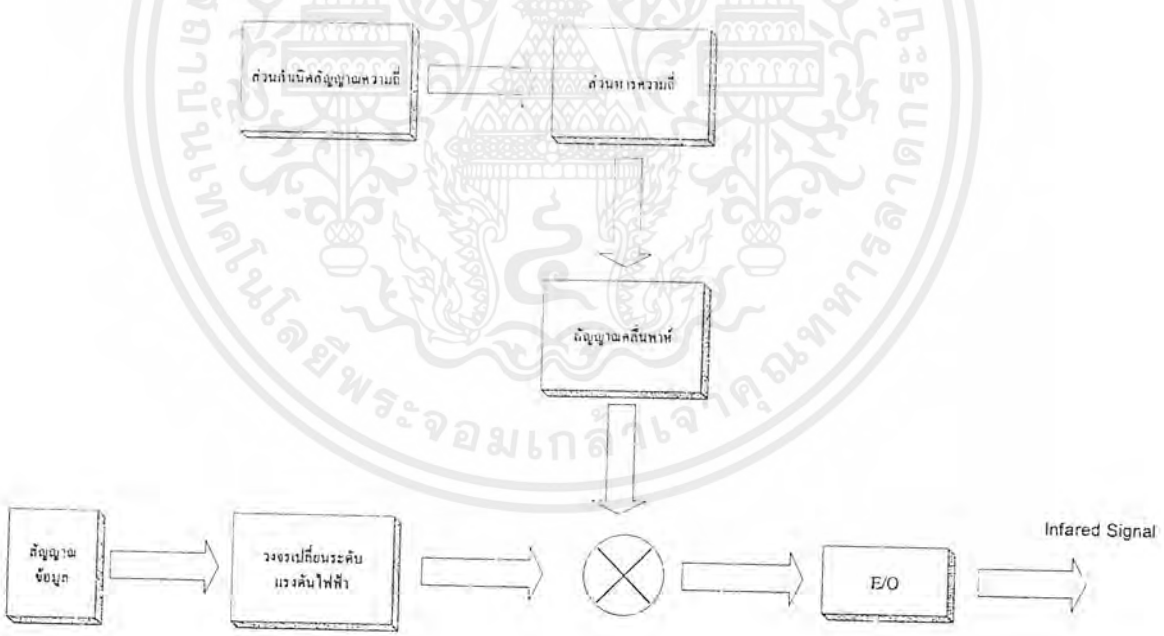
ที่ขา QB Output Frequency = Input Frequency / 4

ที่ขา QC Output Frequency = Input Frequency / 8

ที่ขา QD Output Frequency = Input Frequency / 16

3.4 ภาคส่งข้อมูล

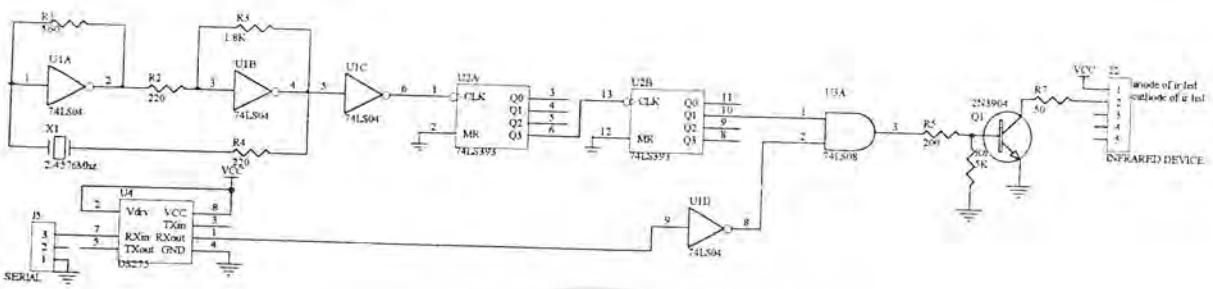
3.4.1 บล็อกไดอะแกรม



รูปที่ 3.5 Block Diagram ของวงจรภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2รูปวงจรภาคส่ง



รูปที่ 3.6 วงจรภาคส่งข้อมูล

3.4.3 หลักการทำงานของภาคส่ง

จากรูปที่ 3.6 จะเห็นว่าเมื่อจะทำการส่งข้อมูล สัญญาณจากพอร์ต อนุกรม ที่ขา Tx ของไมโครคอนโทรลเลอร์ 8051 ข้อมูลจะถูกส่งผ่านมายังขา 7 ของไอซี DS 275เพื่อแปลงสัญญาณกลับมาเป็น TTL ที่ขา 1 ซึ่งสัญญาณระดับแรงดันที่ส่งมาจากคอมพิวเตอร์ ที่มีทั้งระดับแรงดันด้านบวกและลบไปสู่ระดับสัญญาณ TTL ที่มีเฉพาะค่าระดับแรงดันด้านบวกประมาณ 5 โวลท์ และสังเกตว่าสัญญาณที่ได้จากขา 12 ของ DS 275 จะกลับเฟสกลับสัญญาณอินพุต 180 องศา ซึ่งสัญญาณนี้จะถูกส่งผ่านอินเวอเตอร์ (LS04) และนำไปมอดูเลตกับสัญญาณคลื่นพาห์ (ความถี่ 38.4 kHz) ที่ แนนด์เกท (74LS08) และสัญญาณข้อมูลที่ได้ทำการมอดูเลตกับสัญญาณคลื่นพาห์แล้ว จะถูกป้อนเข้าสู่ขาเบสของทรานซิสเตอร์ ซึ่งทรานซิสเตอร์จะออน หรือ ออฟ ตามระดับสัญญาณที่เข้าที่ขาเบสและจะส่งผลให้มีกระแสไหล หรือหยุดไหลที่ LEDซึ่งถูกต่ออยู่ที่ขา 1 และ 2 ของส่วนของอินฟราเรดตามลำดับ ในขณะที่ LED มีกระแสไหลมันจะปล่อยพลังงานออกมาในรูปของแสงอินฟราเรด ซึ่งจะถูกส่งไปยังภาครับต่อไป

3.4.4 การคำนวณแบนวิดท์และอัตรา BAUD

เนื่องจากข้อมูลของตัวรับสัญญาณอินฟราเรดในภาคผนวก บอกให้ทราบว่าแบนด์พาสฟิวเตอร์ในภาครับมีแบนวิดท์เท่ากับ 3 kHz ที่ Center Frequency เท่ากับ 38 kHz เพราะฉะนั้น

Low cut-off frequency = 38 kHz - 1.5 kHz = 36.5 kHz

High cut-off frequency = 38 kHz + 1.5 kHz = 39.5 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากเราส่งข้อมูลแบบอนุกรมด้วยอัตรา Baud เท่ากับ 4800 บิต/วินาที และสัญญาณข้อมูลถูกมอดูเลตด้วยความถี่คลื่นพาห์เท่ากับ 38.4 kHz เนื่องจากสัญญาณข้อมูลดิจิตอลในหนึ่งคาบเวลาประกอบด้วยจำนวนบิต 2 บิต ดังนั้นความถี่ของข้อมูลจะเท่ากับ (4800/2) = 1.2 kHz

เพราะฉะนั้นหากส่งข้อมูลด้วยอัตรา 4800 บิต/วินาที มอดูเลตกับสัญญาณความถี่คลื่นพาห์ 38.4 KHz เราจะได้

Low cut-off frequency = 38.4 kHz - 1.2 kHz = 37.2 kHz

High cut-off frequency = 38.4 kHz + 1.2 kHz = 39.6 kHz

ซึ่งจะเห็นได้ว่ามีข้อมูลบางส่วนที่อยู่นอกช่วงของ Passband ของฟิวเตอร์ที่ภาครับหากส่งด้วยอัตรา 4800 บิต / วินาที

หากเราส่งข้อมูลด้วยอัตรา 1200 บิต/วินาที มอดูเลตกับสัญญาณความถี่คลื่นพาห์ 38.4 KHz เราจะได้ความถี่ของข้อมูลเท่ากับ (1200/2) = 0.6 kHz เพราะฉะนั้น

Low cut-off frequency = 38.4 kHz - 0.6 kHz = 37.8 kHz

High cut-off frequency = 38.4 kHz + 0.6 kHz = 39 kHz

จะเห็นว่าที่อัตรา Baud นี้ แบนวิดท์ของข้อมูลจะอยู่ในช่วงของ Passband ของฟิวเตอร์ที่ภาครับทั้งหมด เพราะฉะนั้นเราสามารถส่งข้อมูลด้วยอัตรา Baud สูงสุดที่ 1200 บิต/วินาที

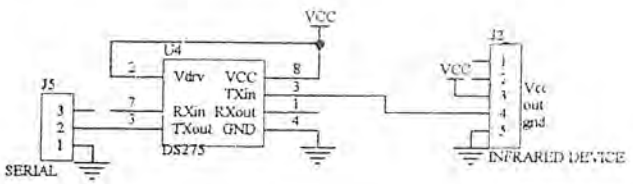
3.5 ภาครับข้อมูล

3.5.1 บล็อคไดอะแกรม

รูปที่ 3.7 บล็อคไดอะแกรมภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

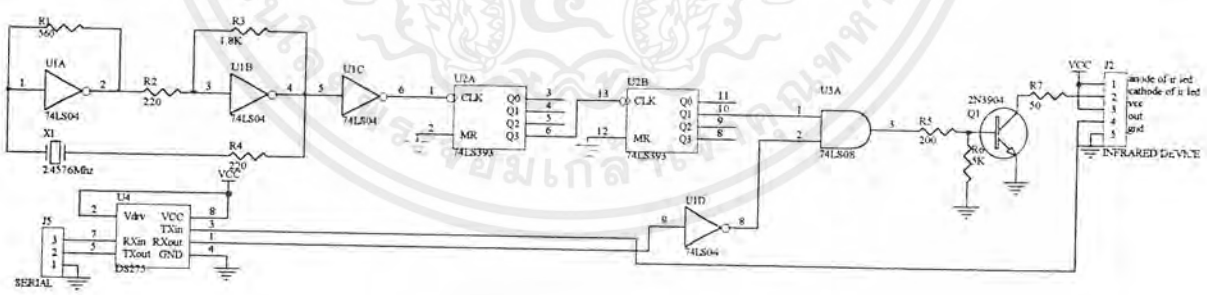
3.5.2 รูปวงจรภาครับ



รูปที่ 3.8 วงจรภาครับข้อมูล

3.5.3 หลักการทำงานของภาครับ

จากรูปที่ 3.8 สัญญาณข้อมูลแสงอินฟราเรดจะถูกรับโดยพินโฟโต้ไดโอด แล้วแปลงเป็นสัญญาณแรงดันไฟฟ้า ซึ่งจะถูกขยายแรงดันโดยภาคขยายและระดับแรงดันที่ได้จะถูกจำกัดขนาดโดยLimitหากสัญญาณที่ขยายมีขนาดแรงดันมากเกินไป หลังจากนั้นจะส่งต่อไปยังแบนด์พาสฟิวเตอร์ซึ่งเมื่อ Center Frequency เท่ากับ 38 kHz และมีแบนด์วิทของ Bandpass เท่ากับ 3 kHz ซึ่งจะไม่ยอมให้แสงที่มีความถี่อยู่นอกช่วงดังกล่าวผ่าน แล้วสัญญาณที่ได้หลังจากผ่านการกรองความถี่จะถูกส่งไปทำการดีมอดูเลทและจัดรูปร่างสัญญาณซึ่งทั้งหมดนี้จะรวมอยู่ใน Module Infrared Detector แล้วจากนั้นก็จะส่งสัญญาณ Output ที่ได้มาที่ขา 3 ของ DS 275 เพื่อแปลงสัญญาณเป็น RS-232 แล้วส่งไปยังไมโครคอนโทรลเลอร์



รูปที่ 3.9 วงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองการรับส่งข้อมูลผ่านพอร์ตอนุกรม

4.1.1 ขั้นตอนการทดลอง

1.ต่อชุดวงจรอินเตอร์เฟสระหว่าง 8255 กับคอมพิวเตอร์และระหว่าง 8255 กับพรินเตอร์

2.เขียนโปรแกรมควบคุมการรับ-ส่งข้อมูลโดยใช้อัตราบอด 9600

3.ส่งข้อมูลเป็นไฟล์โปรแกรมสั้นๆดังรูปที่ 4.1 (ก)ไปให้พรินเตอร์พิมพ์

4.1.2 ผลการทดลอง

ผลการทดลองได้ดังรูปที่ 4.1

```
        ORG 8100H
MAIN    MOV P1,#0FFH
        CALL WAIT
        MOV P1,#00H
        CALL WAIT
        SJMP MAIN
WAIT:   MOV R2,#0FH
LOOP:   MOV R1,#0FFH
LOOP1:  DJNZ R1,LOOP1
        DJNZ R2,LOOP
```

(ก)

(ข)

รูปที่ 4.1 ผลการทดลองการรับส่งข้อมูลผ่านพอร์ตอนุกรม

ผลการทดลองยังไม่แน่นอนบางครั้งมีความถูกต้องมากไม่ผิดเพี้ยนจากต้นแบบถ้าต้นแบบมีไฟล์ขนาดเล็กและจะมีความผิดพลาดมากขึ้นถ้าไฟล์ที่จะพิมพ์มีขนาดใหญ่

4.2 การทดลองการรับส่งข้อมูลผ่านอินฟราเรด

4.2.1 ขั้นตอนการทดลอง

1.นำวงจรและอุปกรณ์รวมไปถึงโปรแกรมที่ใช้ในการทดลองที่ 4.1มาใช้

2.ต่อส่วนวงจรรับส่งอินฟราเรด

3.ทดลองส่งข้อความเดียวกับรูปที่ 4.1 (ก) มาพิมพ์โดยใช้อัตราบอดที่1200

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 ผลการทดลอง

ผลการทดลองได้ดังรูปที่ 4.2

รูปที่4.2 ผลการทดลองการรับส่งผ่านอินฟราเรด

ผลการทดลองมีความผิดพลาดมากมีเพียงข้อความบางส่วนเท่านั้นที่ถูกต้องอันเกิดจากสัญญาณรบกวนแต่จะมีความถูกต้องมากขึ้นหากทำการป้องกัน Module Infrared Detector ให้มีแสงรบกวนจากภายนอกน้อยลงและถูกต้องมากยิ่งขึ้นถ้าเพิ่ม LED ตัวส่งแสงอินฟราเรดเป็น 2 ตัวแต่ความถูกต้องไม่เพิ่มขึ้นเมื่อเพิ่ม LED ตัวส่งมากกว่า 2

4.3 การรับส่งข้อมูลเมื่อมีโปรโตคอล

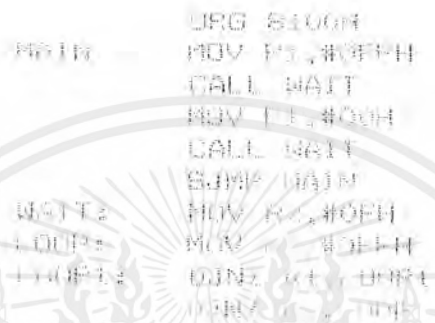
4.3.1 ขั้นตอนการทดลอง

1. นำส่วนต่างๆจากการทดลองทั้ง 4.1 และ4.2 มาใช้
2. เขียนโปรแกรมโดยเพิ่มส่วนโปรโตคอลที่อยู่บนพื้นฐาน HDLC
3. ทดลองส่งข้อความเดียวกับรูปที่ 4.1 (ก) มาพิมพ์โดยใช้อัตราบอดที่1200

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 ผลการทดลอง

ได้ผลการทดลองดังรูปที่ 4.3



รูปที่ 4.3 ผลการทดลองการรับส่งเมื่อใช้โปรโตคอล

ผลการทดลองมีความถูกต้องมากยิ่งขึ้น ความเร็วในการพิมพ์อันเนื่องมาจากอัตราบอด 1200 ยังถือว่าไม่เร็ว แต่ไม่สามารถเพิ่มอัตราบอดได้เนื่องจากวงจรส่วนรับส่งทำงานไม่ทัน บางครั้งการพิมพ์ไม่เกิดขึ้นต้องทำการส่งข้อความมาพิมพ์ใหม่อันเนื่องมาจากความผิดพลาดหรือสัญญาณรบกวนจากฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และบทสรุป

โครงงานพรินเตอร์ไร้สายนี้มีส่วนสำคัญอยู่ที่การควบคุมการรับ-ส่งและตรวจสอบความถูกต้องของข้อมูล ซึ่งเป็นบทบาทที่สำคัญของไมโครคอนโทรลเลอร์และโปรโตคอลที่ได้ออกแบบไว้ หากสามารถทำให้โปรแกรมในส่วนของไมโครคอนโทรลเลอร์มีความสามารถมาก เราจะสามารถนำโครงงานนี้ไปประยุกต์ใช้งานกับพรินเตอร์ได้หลายรูปแบบ เช่น การสั่งงานพรินเตอร์ให้พิมพ์งานได้จากคอมพิวเตอร์หลายตัว ในส่วนรับ-ส่งเราสามารถนำตัวกำเนิดคลื่นพาห์ชนิดอื่นเช่น คลื่นวิทยุมาใช้งานได้

ปัญหาที่พบในโครงงานเป็นเรื่องของความเร็วในการรับ-ส่งข้อมูลและสัญญาณรบกวนที่เกิดกับตัวรับ-ส่ง การรับ-ส่งข้อมูลที่อัตราบอดต่ำจะให้ความถูกต้องในการส่งได้มากกว่าแต่จะทำให้การพิมพ์งานของพรินเตอร์ช้าลงไป และถึงแม้ว่าจะมีโปรโตคอลช่วยในการตรวจสอบความถูกต้องของข้อมูลแล้วก็ตาม ความบกพร่องทางฮาร์ดแวร์ของตัวส่งก็เป็นปัจจัยหนึ่งที่ทำให้ข้อมูลที่พรินเตอร์ได้รับผิดพลาด แนวทางในการแก้ปัญหาคือการพัฒนาในส่วนของตัวรับ-ส่งให้มีประสิทธิภาพมากยิ่งขึ้นทั้งด้านความเร็วในการรับ-ส่ง,คุณภาพของตัวรับ-ส่งและความแรงของสัญญาณส่งเพื่อเพิ่มระยะทางในการส่งได้มากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. ทวีชัย ภูรีทพย์ ไขปัญหา RS-232, บริษัทซีเอ็ดยูเคชั่น จำกัด มหาชน

2. ชาญวิทย์ เผ่าพงษ์ การสื่อสารทางแสง, บริษัทยูไนเต็ดคอมมูนิเคชั่น อินดัสตรี

3.ธีรวัฒน์ ประกอบผล การประยุกต์ใช้งานไมโครคอนโทรลเลอร์,สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น)

4.Kim G.House "Printer Connection Bible",Howard W.Sam'1989

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;RECIEVE DATA FROM PC <PORT B,MODE1> AND SEND SERIAL DA
TA TO TX
PORTA      EQU 8000H
PORTB      EQU 8001H
PORTC      EQU 8002H
CTRLPORT   EQU 8003H
INRAML     EQU 40H
INRAMH     EQU 41H
ENDRAML    EQU 0FFH
ENDRAMH    EQU 7FH
WAITVALUE  EQU 5FH
BEGINRAML  EQU 00H
BEGINRAMH  EQU 00H
OUTRAML    EQU 42H
OUTRAMH    EQU 43H
BUFRAML    EQU 44H
BUFRAMH    EQU 45H
BBUFRAMH   EQU 46H
BBUFRAML   EQU 47H
SUMB       EQU 48H
TBAUD1200  EQU 0E8H
NODATA     EQU 00H
RAMFULL    EQU 08H
DELAYVALUE EQU 5FH
DATARUNOUT EQU 10H
CHKSUMVALUE EQU 49H

UA         EQU 01100011B
DM         EQU 00001111B
ERROR      EQU 11100011B
END1       EQU 11000011B
NOTEND     EQU 00001011B
;-------------INTERRUPT VECTOR---------
INT:   ORG    0000H
       SJMP   START
       ORG    0003H          ;INT0
       LCALL  GETDATA
       RETI
;-------------SET INITIAL--------------
       ORG    0050H
STATUS: MOV    BUFRAMH,#00H
       MOV    BUFRAML,#00H
       MOV    P1,#00H
START:  LCALL  DELAY
       MOV    DPTR,#CTRLPORT
       MOV    A,#10000110B   ;B=INPUT<MODE1>,A=N/A,C
h=N/A,CI=HAND-CHECK
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOVX   @DPTR,A
        LCALL  DELAY
        MOV    A,#00000101B   ;SET INTERRUPT ENABLE<P
ORT B>
        MOVX   @DPTR,A
        LCALL  DELAY
        MOV    A,#00001100B   ;SET BIT C6='0'
        MOVX   @DPTR,A
        MOV    SP,#07H
        MOV    TH1,#TBAUD1200     ;Load value to TH1
        MOV    SCON,#01000000B    ;Set serial port mo
de1
        MOV    PCON,#00000000B
        MOV    TMOD,#00100000B    ;Set Timer 1->Mode2
(auto reload)
        SETB   TR1
        MOV    IP,#00000001B      ;Set priority INT0
        MOV    IE,#10000001B      ;Set Enable INT0 (G
ET DATA)
        SETB   NODATA
        CLR    DATARUNOUT
        CLR    RAMFULL
        MOV    INRAML,#00H
        MOV    INRAMH,#00H
        MOV    OUTRAML,#00H
        MOV    OUTRAMH,#00H
        MOV    P1,#00H
MAIN:
        jb     ramfull,send0
        JB     NODATA,MAIN
        INC    R7
        LCALL  DELAY
        CJNE   R7,#WAITVALUE,MAIN
        lcall  send
RETURN1:SJMP   MAIN
GETDATA:CLR    EX0
        MOV    DPTR,#PORTB
        MOVX   A,@DPTR
        MOV    P1,A
        MOV    DPL,INRAML
        MOV    DPH,INRAMH
        MOVX   @DPTR,A
        LCALL  STEPINRAM
        CLR    NODATA
        MOV    R7,#00H
        SETB   EX0
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WAIT:  JNB    TI,WAIT
       CLR    TI
       MOV    DPL,OUTRAML
       MOV    DPH,OUTRAMH
       MOVX   A,@DPTR
       MOV    SBUF,A
       MOV    P1,A
       LCALL  STEPOUTRAM
       RET
STEPINRAM:     MOV    A,INRAML
          CJNE   A,#ENDRAML,NEW1
          MOV    A,INRAMH
          CJNE   A,#ENDRAMH,NEW1
          SETB   RAMFULL
          SJMP   RETURN2
     NEW1:  MOV    DPL,INRAML
          MOV    DPH,INRAMH
          INC    DPTR
     RETURN2:MOV    INRAML,DPL
          MOV    INRAMH,DPH
          RET
send0:        lcall  send
          ret
STEPOUTRAM:    MOV    A,OUTRAML
          CJNE   A,#ENDRAML,NEW2
          MOV    A,OUTRAMH
          CJNE   A,#ENDRAMH,NEW2
          SJMP   RETURN3
     NEW2:  MOV    DPL,OUTRAML
          MOV    DPH,OUTRAMH
          INC    DPTR
     RETURN3:MOV    OUTRAML,DPL
          MOV    OUTRAMH,DPH
          RET
CHECKRAM:      MOV    A,INRAML
          CJNE   A,OUTRAML,NEW3
          MOV    A,INRAMH
          CJNE   A,OUTRAMH,NEW3
          MOV    DPL,#BEGINRAML
          MOV    DPH,#BEGINRAMH
          CLR    DATARUNOUT
          SETB   NODATA
          CLR    RAMFULL
          MOV    INRAML,#00H
          MOV    INRAMH,#00H
          MOV    OUTRAML,#00H
          MOV    OUTRAMH,#00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
NEW3:       MOV    R7,#00H
            RET
;*************************************
chksum:     mov    a,#00h
            MOV    R0,#34H
loop:       add    a,@r0
            inc    r0
            cjne   r0,#39H,loop
            mov    chksumvalue,a
            ret

;--------------DELAY------------------
DELAY:      MOV    R2,#DELAYVALUE
DELAY1:     MOV    R3,#DELAYVALUE
            DJNZ   R3,$
            DJNZ   R2,DELAY1
            RET
;--------------END PROGRAM-------------
;*********************************************
;           SEND
;*********************************************
SEND:       MOV    A,#UA
            MOV    SBUF,A
            jnb    ti,$
            CLR    TI
            SETB   P1.0
            SETB   REN
RECIEVE_CM: JNB    RI,$
            CLR    RI
            MOV    A,SBUF
            CJNE   A,#DM,RECIEVE_CM
            SETB   P1.2
SEND_DATA:  CLR    REN
            MOV    SBUF,#0FFH
            JNB    TI,$
            CLR    TI
            SETB   P1.4
            LCALL  CHECKSUM
            MOV    SBUF,SUMB
            JNB    TI,$
            CLR    TI
            SETB   REN
            SETB   P1.6
RECIEVE_RES: JNB   RI,$
            CLR    RI
            MOV    A,SBUF
            CJNE   A,#ERROR,REV1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV   P1,#00H
        SJMP  SEND_DATA
REV1:
        MOV   A,#END1          ;(SEND
END)
        CLR   REN
        MOV   SBUF,A
        JNB   TI,$
        CLR   TI
        MOV   P1,#01H
        CLR   P1.2
        RET
;*************************
;    CHECKSUM
;*************************
CHECKSUM:    MOV   DPL,#00H
        MOV   DPH,#00H
        MOVX  A,@DPTR
        MOV   SUMB,A
CHECKSUM1:
        INC   DPTR
        MOVX  A,@DPTR
        ADD   A,SUMB
        MOV   SUMB,A
        MOV   A,INRAMH
        CJNE  A,DPH,CHECKSUM1
        MOV   A,INRAML
        CJNE  A,DPL,CHECKSUM1
        RET
END:      NOP
        END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;-----Get Serial Data and Send Data to Printer-----
        ORG    0000H
PORTA     EQU    8000H
PORTB     EQU    8001H     ;PORTB send data to PRI
NTER
PORTC     EQU    8002H
CTRLPORT   EQU    8003H
TBAUD1200  EQU    0E8H      ;Use 1200 baudrate
chksumvalue equ    08h
OUTRAML    EQU    04H
OUTRAMH    EQU    05H
INRAML     EQU    06H
INRAMH     EQU    07H
SUMB       EQU    48H
PFLAG      EQU    01H
RAMFULL    EQU    02H
RAMENDL    EQU    0FFH
RAMENDH    EQU    7FH
RAMSTARTL  EQU    00H
RAMSTARTH  EQU    00H
UA        EQU 01100011B
DM        EQU 00001111B
ERROR      EQU 11100011B
WORK       EQU 11110000B
END1       EQU 11000011B
;----------SET INTERRUPT VECTOR----------
   SJMP   START
   DS     8
   DS     24
   ORG    0023H     ;Vector address serial interrup
t
   lcall   INTERUPT
   RETI
;----------------SET INTIAL----------
        ORG    0050H
START:    LCALL  DELAY  ;Delay for using port
        MOV    SP,#07H
        MOV    INRAML,#00H
        MOV    INRAMH,#00H
        MOV    DPTR,#CTRLPORT
        MOV    A,#10000100B   ;Mode1 A = output
                    ;B = OUTPUT C1 = OU
TPUT
        MOV    SP,#50H
        MOVX   @DPTR,A
        LCALL  DELAY
        MOV    DPTR,#CTRLPORT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV    A,#00001001B    ;Set strobe high
        MOVX   @DPTR,A
        LCALL  DELAY
        MOV    TH1,#TBAUD1200  ;Load Value to TH1
        MOV    SCON,#01010000B ;Set Serial port Mo
de1 ren=1
        MOV    TMOD,#00100000B ;SET Timer 1 Mode2(
auto reload)
        MOV    PCON,#00000000B
        MOV    INRAML,#RAMSTARTL
        MOV    INRAMH,#RAMSTARTH
        MOV    OUTRAML,#RAMSTARTL
        MOV    OUTRAMH,#RAMSTARTH
        SETB   PFLAG
        SETB   TR1          ;Set Timer1 Control
 Bit
        MOV    IP,#00010000B   ;Set Serial Interru
pt Priority(maximum)
        MOV    IE,#10010000B   ;Set Serial Interru
pt Enable
                    ;No Interrupt0
        MOV    P1,#00H
;-------------MAIN PROGRAM---------------
MAIN:     NOP
        JB     RAMFULL,ChkRAM
N1:       NOP
        JB     PFLAG,ChkWantPrn
N2:       NOP
        SJMP   MAIN
;------------CHECK RAM FULL--------------
ChkRAM:       JB     RAMFULL,N1
          SETB   ES        ;Set Serial Port In
terrupt
          SJMP   N1
;------------CHECK WANT PRINTER----------------
ChkWantPrn:    MOV    A,OUTRAMH
          CJNE   A,INRAMH,WantPrn
          MOV    A,OUTRAML
          CJNE   A,INRAML,WantPrn
          AJMP   N2
WantPrn:      CLR    PFLAG
          LCALL  PRINT_INT
          SJMP   N2
;-------------Serial Service----------------
Receive_Rx:    JB     RI,RX_Receive      ;RI=SCON.0
          CLR    TI              ;TI=SCON.1
          SETB   REN             ;REN=SCON.4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
RETURN1:      RET
;-----------keep in ram-----------
Rx_Receive:   CLR   ES
              mov   r0,#31h
              lcall keepintempram
              mov   r0,#34h
              lcall chksum
              lcall chkstart
              mov   r0,#34h
              lcall keepinrealram
              ret
;-------------------------------------
keepintempram: mov   a,sbuf
              mov   @r0,a
              inc   r0
              clr   ri
              cjne  r0,#3ch,keepintempram
              ret
chksum:       mov   a,#00h
              MOV   R0,#34H
loop:         add   a,@r0
;             mov   @r0,a
              inc   r0
              cjne  r0,#39H,loop
              mov   chksumvalue,a
              ret
keepinrealram: mov   a,@r0
              MOV   DPL,INRAML
              MOV   DPH,INRAMH
              MOVX  @DPTR,A
              inc   r0
              LCALL StepDATARAM
              MOV   A,INRAMH
              CJNE  A,OUTRAMH,RamNOTfull   ;Check
Reciving
              MOV   A,INRAML               ;Data &
 Printing Data Address
              CJNE  A,OUTRAML,RamNOTfull
              SETB  RAMFULL
              CLR   ES
RamNOTfull:   cjne  r0,#39h,keepinrealram
              RET
;-----------RUN OUT OF DATA-------------
DataRUNOUT:   SETB  PFLAG
              RET
;-------------Print Interrupt Service-----
PRINT_INT:    NOP
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            MOV    A,OUTRAMH            ;Check
 Printing Data
                                  ;
   &
            CJNE   A,INRAMH,Wait        ;recivi
 ng Data Address
            MOV    A,OUTRAML
            CJNE   A,INRAML,Wait
            SJMP   DataRUNOUT
 Wait:        LCALL  Check_PRN_busy
            JNZ    Wait
            MOV    DPL,OUTRAML
            MOV    DPH,OUTRAMH
            MOVX   A,@DPTR
            MOV    DPTR,#PORTB          ;PORTB
 send data to
                                  ;Printe
 r
            MOVX   @DPTR,A
            MOV    P1,A
 POST:        LCALL  DELAY
            LCALL  StepPRNRAM
            CLR    RAMFULL
            SJMP   PRINT_INT
 RETURN:      RET
 ;------------CHECK PRINTER BUSY--------------
 Check_PRN_busy: LCALL  DELAY
            MOV    DPTR,#PORTA
            MOVX   A,@DPTR
            JB     ACC.1,PRN_busy
            MOV    A,#00H
            RET
 PRN_busy:    MOV    A,#0FFH
            RET
 ;-----------Check Position of Data-----------
 StepDATARAM:  MOV    A,INRAML
            CJNE   A,#RAMENDL,Newdata
            MOV    A,INRAMH
            CJNE   A,#RAMENDH,Newdata  ;Check DATA
 1 reach to end
            MOV    DPH,#RAMSTARTH       ;YES
            MOV    DPL,#RAMSTARTL
            SJMP   DATARAMBACK
 Newdata:     MOV    DPL,INRAML          ;NO
            MOV    DPH,INRAMH
            INC    DPTR
 DATARAMBACK:  MOV    INRAML,DPL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            MOV    INRAMH,DPH
            RET
;----------Check Position of Printed Data----------
StepPRNRAM:    MOV    A,OUTRAML
            CJNE   A,#RAMENDL,Newprint
            MOV    A,OUTRAMH
            CJNE   A,#RAMENDH,Newprint ;Check PRN1
 reach to end
            MOV    DPL,#RAMSTARTL     ;YES
            MOV    DPH,#RAMSTARTH
            SJMP   PRNRAMBACK
Newprint:      MOV    DPL,OUTRAML        ;NO
            MOV    DPH,OUTRAMH
            INC    DPTR
PRNRAMBACK:    MOV    OUTRAML,DPL
            MOV    OUTRAMH,DPH
            RET
;------Delay-------
DELAY:         MOV    R2,#3FH
DELAY1:        MOV    R3,#3FH
            DJNZ   R3,$
            DJNZ   R2,DELAY1
            RET
;------END PROGRAM----------
STOP:          NOP
;*************************************************
;          INTERUPT
;*************************************************
INTERUPT:      SETB   P1.0
            CLR    RI
            CLR    EA
            CLR    ES
            MOV    A,SBUF
            CJNE   A,#UA,INTERUPT
            SETB   P1.2
SEND_DM:       MOV    SBUF,#DM           ;(INSERT
TIMMER)
            JNB    TI,$
            CLR    TI
            SETB   P1.4
RECEIVE_DATA0:
            MOV    INRAML,#00H
            MOV    INRAMH,#00H
            SETB   REN
RECEIVE_DATA:
            MOV    DPL,INRAML
            MOV    DPH,INRAMH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        JNB    RI,$
        CLR    RI
        MOV    A,SBUF
        MOVX   @DPTR,A
        INC    DPTR
        MOV    INRAML,DPL
        MOV    INRAMH,DPH
        CJNE   A,#0FFH,RECEIVE_DATA
        SETB   P1.6

        JNB    RI,$
        CLR    RI
        MOV    A,SBUF
        SETB   P1.1
        PUSH   ACC
        LCALL  CHECKSUM
        POP    ACC

        CJNE   A,SUMB,SEND_ERROR
        SETB   P1.3

        SJMP   CHK_RAM

SEND_ERROR:
        CLR    REN
        MOV    SBUF,#ERROR
        CLR    P1.6
        CLR    P1.7
        MOV    P1,#00H
        JNB    TI,$
        CLR    TI
        SJMP   RECEIVE_DATA0
CHK_RAM:    SETB   P1.5
        CLR    REN
        MOV    SBUF,#WORK
        JNB    TI,$
        CLR    TI

CHK_END:    SETB   REN
        SETB   P1.7
        CLR    P1.3
        JNB    RI,$
        CLR    RI
        MOV    A,SBUF
        CJNE   A,#END1,DATA0
        CLR    P1.0
        CLR    P1.1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
PRINT_INT0:
          CALL   PRINT_INT

          setb   ea
          setb   es
          RETI
;*****************************
;     CHECKSUM
;*****************************
CHECKSUM:     MOV    DPL,#00H

          MOV    DPH,#00H
          MOVX   A,@DPTR
          MOV    SUMB,A
CHECKSUM1:
          INC    DPTR
          MOVX   A,@DPTR
          ADD    A,SUMB
          MOV    SUMB,A
          MOV    A,INRAMH
          CJNE   A,DPH,CHECKSUM1
          MOV    A,INRAML
          CJNE   A,DPL,CHECKSUM1
          RET

DATA0:        LJMP   RECEIVE_DATA0
          END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ARCHER®

Cat. No. 276-137

TECHNICAL DATA

AN EXCLUSIVE RADIO SHACK® SERVICE TO THE EXPERIMENTER

GP1U52X INFRARED RECEIVER/DEMODULATOR

Features:

- Rejects all sources not modulated at 40kHz for reliable operation
- Compact size for miniature applications
- Operates from 5V, making direct connection to TTL or CMOS components easy
- Coil-free design provides total immunity from external noise induced by magnetic fields
- Built-in low-pass filter on the power supply helps isolate the circuitry from power supply noise

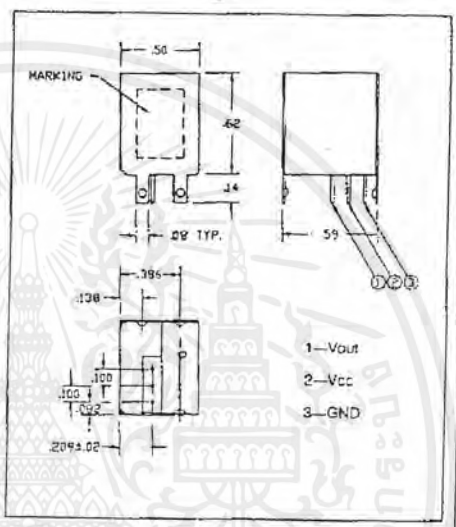
General Description

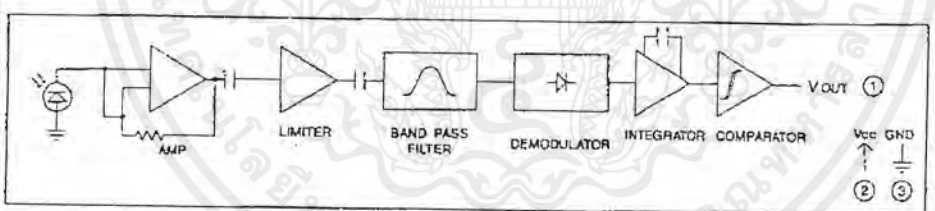
The GP1U52X Infrared Receiver/Demodulator is a hybrid IC/infrared detector circuit designed for use as a highly reliable infrared detector for televisions, VCRs, audio components, and so on. It is also ideal as a low-cost detector for hobbiest applications.

The GP1U52X uses a pin photo diode that has its peak sensitivity in the near infrared range. The built-in filter blocks visible light to reduce or eliminate false operation caused by other light sources.

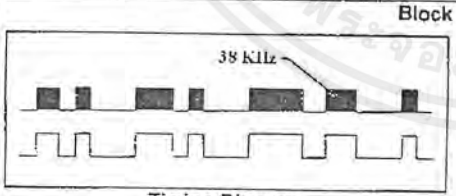
The output of the photo diode feeds into a preamplifier/limiter to provide a clean signal to the rest of the circuit. The band pass filter then rejects all signals outside the pass band (40 kHz +/- 4kHz). The remaining signal is fed to the demodulator, integrator, and wave-shaper circuit (see the Block Diagram). The output is a clean waveform without the carrier.

Package Outline





Block Diagram



Timing Diagram

Specifications

Recommended Operating Voltage (Vcc)	5.0V +/- 0.5V (6.3V max)
Current Dissipation	5.0mA
Bandpass Center Frequency	38 KHz
3dB Band Width at 38 KHz	3 KHz
Infrared Passband	940 nm +/- 50 nm

© 1998 Tandy Corporation.
All Rights Reserved.
ARCHER and Radio Shack are registered trademarks of Tandy Corporation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54393/74393 Dual 4-Bit Binary Counter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF
T. I.											SN54LS393		J		W	SN54393		J		W					
											SN74LS393		J	N		SN74393		J	N						
FAIRCHILD																									
MOTOROLA																									
N. S. C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC											SN74LS393		F												
TOSHIBA																									

Electrical Characteristics SN54LS393 SN74LS393

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7 V	Operating free-air temperature range: SN54LS393	−55°C to 125°C
Input voltage	7 V	SN74LS393	0°C to 70°C
		Storage temperature range	−65°C to 150°C

recommended operating conditions

		SN54LS393 MIN	NOM	MAX	SN74LS390 MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−400			−400	μA
Low-level output current, I_{OL}				4			8	mA
Count frequency, f_{count}	A, 1 or 2	0		25	0		25	MHz
	B, 1 or 2	0		12	0		20	
Pulse width, t_w	A, 1 or 2	20			20			ns
	B, 1 or 2	25			25			
	Clear	25			20			
Clear inactive-state setup time, t_{setup}		25			25			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

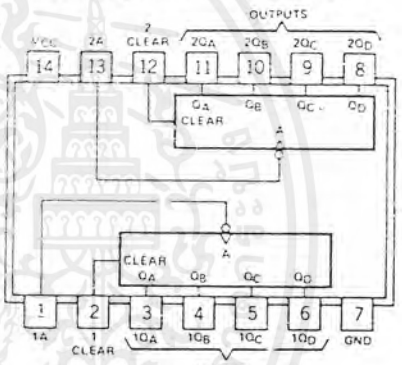
electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I= −18 mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}=2 V, V_{IL}=0.8 V	I_{OH}= −400 μA	2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2 V, V_{IL}=0.8 V	I_{OL}=8 mA		0.35	0.5	V
I_I	Input current at maximum input voltage	Clear	V_{CC}=MAX, V_I=7 V			0.1	mA
		A	V_{CC}=MAX, V_I=5.5 V			0.2	
		B				0.4	
I_{IH}	High-level input current	Clear	V_{CC}=MAX, V_I=2.4 V			20	μA
		A				100	
		B				100	
I_{IL}	Low-level input current	Clear	V_{CC}=MAX, V_I=0.4 V			−0.4	mA
		A				−1.6	
		B				−2.4	
I_{OS}	Short-circuit output current*	V_{CC}=MAX	SN54	−20		−100	mA
			SN74	−20		−100	
I_{CC}	Supply current	V_{CC}=MAX, See Note 1			15	26	mA

			MIN	TYP	MAX	UNIT
f_{max}	from A to output Q_A	V_{CC}=5 V, T_A=25°C, C_L=15 pF, R_L=2 kΩ	25	35		MHz
t_{PLH}	from A to output Q_A			12	20	ns
t_{PHL}				13	20	
t_{PLH}	from A to output Q_D			40	60	ns
t_{PHL}				40	60	
t_{PHL}	from Clear to Any output			24	39	ns

NOTE: I_{CC} is measured with all outputs open, both clear inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.

Pin Assignment (Top View)



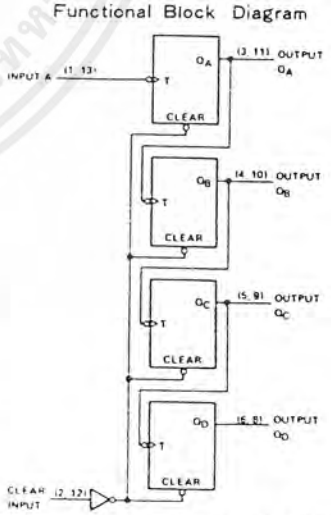
positive logic: High input to clear resets all four outputs low.

Function Table

COUNT SEQUENCE (EACH COUNTER)

COUNT	OUTPUT Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

Functional Block Diagram



'393 DUAL 4-BIT BINARY COUNTER

†The arrow indicates that the falling edge of the clock pulse is used for reference.
*f_{max}=maximum count frequency, t_{PHL}=propagation delay time, high-to-low-level output, t_{PLH}=propagation delay time, low-to-high-level output.
§The Q_A outputs of the '390 are tested at I_{OL} = 16 mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC} = 5 V, T_A = 25°C.
•Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DALLAS SEMICONDUCTOR

DS275
Line-Powered RS-232 Transceiver Chip

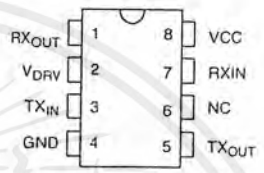
FEATURES

- Low–power serial transmitter/receiver for battery-backed systems
- Transmitter steals power from receive signal line to save power
- Ultra–low static current, even when connected to RS–232–E port
- Variable transmitter level from +5 to +12 volts
- Compatible with RS–232–E signals
- Available in 8–pin, 150–mil wide SOIC package (DS275S) and 14–pin TSSOP package
- Low–power CMOS

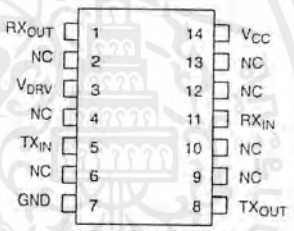
ORDERING INFORMATION

DS275	8–pin DIP
DS275S	8–pin SOIC
DS275E	14–pin TSSOP

PIN ASSIGNMENT



DS275 8–PIN DIP (300 MIL)
DS275S 8–PIN SOIC (150 MIL)



DS275E 14–PIN TSSOP

PIN DESCRIPTION

RX_{OUT}	– RS–232 Receiver Output
V_{DRV}	– Transmit Driver +V
TX_{IN}	– RS–232 Driver Input
GND	– System Ground (0V)
TX_{OUT}	– RS–232 Driver Output
NC	– No Connection
RX_{IN}	– RS–232 Receiver Input
V_{CC}	– System Logic Supply (+5V)

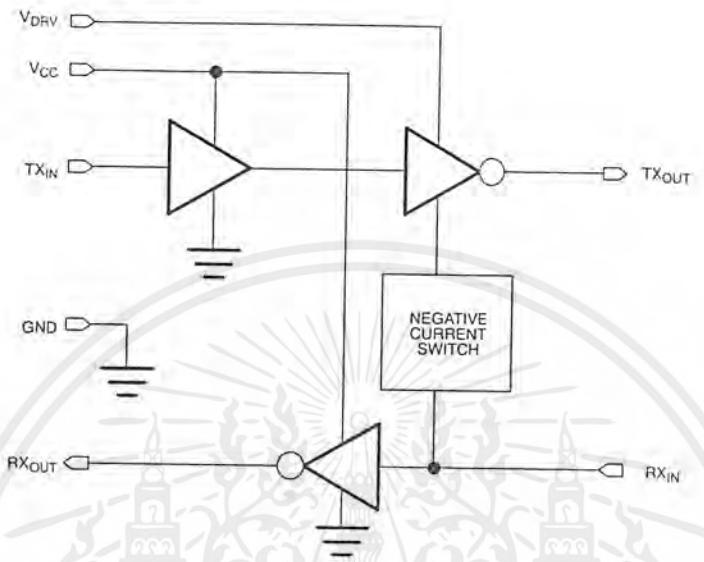
DESCRIPTION

The DS275 Line–Powered RS–232 Transceiver Chip is a CMOS device that provides a low–cost, very low–power interface to RS–232 serial ports. The receiver input translates RS–232 signal levels to common CMOS/TTL levels. The transmitter employs a unique circuit which steals current from the receive RS–232 signal when that signal is in a negative state (marking). Since most serial communication ports remain in a negative state statically, using the receive signal for negative power greatly reduces the DS275's static power consumption. This feature is especially important for battery–powered systems such as laptop computers, remote sensors, and portable medical instruments. During an actual communication session, the DS275's transmitter will use system power (5–12 volts) for positive transitions while still employing the receive signal for negative transitions.

©Copyright 1995 by Dallas Semiconductor Corporation.
All Rights Reserved. For important information regarding patents and other intellectual property rights, please refer to Dallas Semiconductor data books.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS275 BLOCK DIAGRAM Figure 1



OPERATION

Designed for the unique requirements of battery–backed systems, the DS275 provides a low–power half–duplex interface to an RS–232 serial port. Typically, a designer must use an RS–232 device which uses system power during both negative and positive transitions of the transmit signal to the RS–232 port. If the connector to the RS–232 port is left connected for an appreciable time after the communication session has ended, power will statically flow into that port, draining the battery capacity. The DS275 eliminates this static current drain by stealing current from the receive line (RX_{IN}) of the RS–232 port when that line is at a negative level (marking). Since most asynchronous communication over an RS–232 connection typically remains in a marking state when data is not being sent, the DS275 will not consume system power in this condition. System power would only be used when positive–going transitions are needed on the transmit RS–232 output (TX_{OUT}) when data is sent. However, since synchronous communication sessions typically exhibit a very low duty–cycle, overall system power consumption remains low.

RECEIVER SECTION

The RX_{IN} pin is the receive input for an RS–232 signal whose levels can range from ±3 to ±15 volts. A negative data signal is called a mark while a positive data signal is called a space. These signals are inverted and then level–shifted to normal +5 volt CMOS/TTL logic levels. The logic output associated with RX_{IN} is RX_{OUT} which swings from $+V_{CC}$ to ground. Therefore, a mark on RX_{IN} produces a logic 1 at RX_{OUT}; a space produces a logic 0.

The input threshold of RX_{IN} is typically around 1.8 volts with 500 millivolts of hysteresis to improve noise rejection. Therefore, an input positive–going signal must exceed 1.8 volts to cause RX_{OUT} to switch states. A negative–going signal must now be lower than 1.3 volts (typically) to cause RX_{OUT} to switch again. An open on RX_{IN} is interpreted as a mark, producing a logic 1 at RX_{OUT}.

TRANSMITTER SECTION

TX_{IN} is the CMOS/TTL–compatible input for digital data from the user system. A logic 1 at TX_{IN} produces a mark (negative data signal) at TX_{OUT} while a logic 0 produces a space (positive data signal). As mentioned earlier, the transmitter section employs a unique driver design that uses the RX_{IN} line for swinging to negative levels. The RX_{IN} line must be in a marking or idle state to take advantage of this design; if RX_{IN} is in a spacing state, TX_{OUT} will only swing to ground. When TX_{OUT} needs to transition to a positive level, it uses the V_{DRV} power pin

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

for this level. V_{DRV} can be a voltage supply between 5 to 12 volts, and in many situations it can be tied directly to the +5 volt V_{CC} supply. *It is important to note that V_{DRV} must be greater than or equal to V_{CC} at all times.*

The voltage range on V_{DRV} permits the use of a 9–volt battery in order to provide a higher voltage level when TX_{OUT} is in a space state. When V_{CC} is shut off to the DS275 and V_{DRV} is still powered (as might happen in a battery–backed condition) , only a small leakage current (about 50–100 nA) will be drawn. If TX_{OUT} is loaded during such a condition, V_{DRV} will draw current only if RX_{IN} is not in a negative state. During normal operation (V_{CC}=5 volts), V_{DRV} will draw less than 2 uA when TX_{OUT} is marking. Of course, when TX_{OUT} is spacing, V_{DRV} will draw substantially more current – about 3 mA depending upon its voltage and the impedance that TX_{OUT} sees.

The TX_{OUT} output is slew–rate limited to less than 30 volts/us in accordance with RS–232 specifications. In the event TX_{OUT} should be inadvertently shorted to ground, internal current–limiting circuitry prevents damage, even if continuously shorted.

RS–232 COMPATIBILITY

The intent of the DS275 is not so much to meet all the requirements of the RS–232 specification as to offer a low–power solution that will work with most RS–232 ports with a connector length of less than 10 feet. As a prime example, the DS275 will not meet the RS–232 requirement that the signal levels be at least ±5 volts minimum when terminated by a 3KΩ load and V_{DRV}= +5 volts. Typically 4 volts will be present at TX_{OUT} when spacing under this condition. However, since most RS–232 receivers will correctly interpret any voltage over 2 volts as a space, there will be no problem transmitting data.

APPLICATIONS INFORMATION

The DS275 is designed as a low–cost, RS–232–E interface expressly tailored for the unique requirements of battery–operated handheld products. As shown in the electrical specifications, the DS275 draws exceptionally low operating and static current. During normal operation when data from the handheld system is sent from the TX_{OUT} output, the DS275 only draws significant V_{DRV} current when TX_{OUT} transitions positively (spacing). This current flows primarily into the RS–232 receiver's 3–7KΩ load at the other end of the attaching cable. When TX_{OUT} is marking (a negative data signal), the V_{DRV} current falls dramatically since the negative voltage is provided by the transmit signal from the other end of the cable. This represents a large reduction in overall operating current, since typical RS–232 interface chips use charge–pump circuits to establish both positive and negative levels at the transmit driver output.

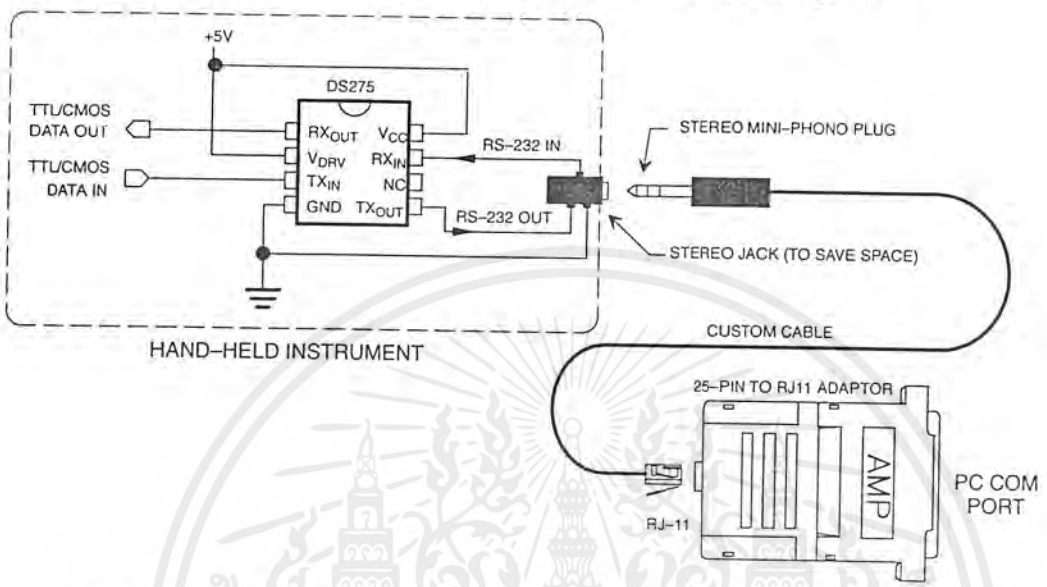
To obtain the lowest power consumption from the DS275, observe the following guidelines. First, to minimize V_{DRV} current when connected to an RS–232 port, always maintain TX_{IN} at a logic 1 when data is not being transmitted (idle state). This will force TX_{OUT} into the marking state, minimizing V_{DRV} current. Second, V_{DRV} current will drop to less than 100 nA when V_{CC} is grounded. Therefore, if V_{DRV} is tied directly to the system battery, the logic +5 volts can be turned off to achieve the lowest possible power state.

FULL–DUPLEX OPERATION

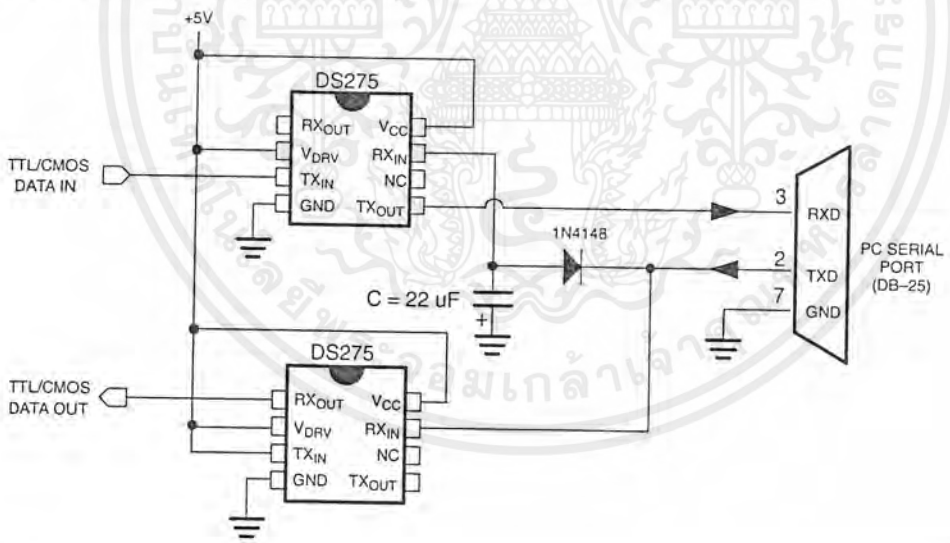
The DS275 is intended primarily for half–duplex operation; that is, RX_{IN} should remain idle in the marking state when transmitting data out TX_{OUT} and visa versa. However, the part can be operated full–duplex with most RS–232–E serial ports since signals swinging between 0 and +5V will usually be correctly interpreted by an RS–232–E receiver device. The 5–volt swing occurs when TX_{OUT} attempts to swing negative while RX_{IN} is at a positive voltage, which turns on an internal weak pull–down to ground for the TX_{OUT} driver's negative reference. So, transmit mark signals at TX_{OUT} may have voltage jumps from some negative value (corresponding to RX_{IN} marking) to approximately ground. One possible problem that may occur in this case is if the receiver at the other end requires a negative voltage for recognizing a mark. In this situation, the full– duplex circuit shown in Figure 3 can be used as an alternative. The 22 µF capacitor forms a negative–charge reservoir; consequently, when the TXD line is spacing (positive), TX_{OUT} still has a negative source available for a time period determined by the capacitor and the load resistance at the other end (3–7KΩ). This circuit was tested from 150–19,200 bps with error–free operation using a SN75154 Quad Line Receiver as the receiver for the TX_{OUT} signal. Note that the SN75154 can have a marking input threshold below ground; hence there is the need for TX_{OUT} to swing both positive and negative in full–duplex operation with this device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HANDHELD RS–232–C APPLICATION USING A STEREO MINI–JACK Figure 2



FULL–DUPLEX CIRCUIT USING NEGATIVE–CHARGE STORAGE Figure 3



NOTE:

The capacitor stores negative charge whenever the TXD signal from the PC serial port is in a marking data state (a negative voltage that is typically –10 volts). The top DS275's TX_{OUT} uses this negative charge reservoir when it is in a marking state. The capacitor will discharge to 0 volts when the TXD line is spacing (and TX_{OUT} is still marking) at a time constant determined by its value and the value of the load resistance reflected back to TX_{OUT}. However, when TXD is marking, the capacitor will quickly charge back to –10 volts. Note that TXD remains in a marking state when idle, which improves the performance of this circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

V_{CC}	–0.3 to +7.0 volts
V_{DRV}	–0.3 to +13.0 volts
RX_{IN}	±15 volts
TX_{IN}	–0.3 to V_{CC} + 0.3 volts
TX_{OUT}	±15 volts
RX_{OUT}	–0.3 to V_{CC} + 0.3 volts
Storage Temperature	–55°C to +125°C
Operating Temperature	0°C to 70°C

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Logic Supply	V_{CC}	4.5	5.0	5.5	V	1
Transmit Driver Supply	V_{DRV}	4.5	5–12	13.0	V	1
Logic 1 Input	V_{IH}	2.0		V_{CC}+0.3	V	2
Logic 0 Input	V_{IL}	–0.3		+ 0.8	V	
RS-232 Input Range (RX_{IN})	V_{RS}	–15		+15	V	
Dynamic Supply Current TX_{IN} = V_{CC} TX_{IN} = GND	 I_{DRV1} I_{CC1} I_{DRV1} I_{CC1}		 400 40 3.8 40	 800 100 5.0 100	 µA µA mA µA	3
Static Supply Current TX_{IN} = V_{CC} TX_{IN} = GND	 I_{DRV2} I_{CC2} I_{DRV2} I_{CC2}		 1.5 10.0 3.8 10.0	 10.0 15.0 5.0 20.0	 µA µA mA µA	4
Driver Leakage Current (V_{CC}= 0V)	I_{DRV3}		0.05	1.0	µA	5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS

(0°C to 70°C; $V_{CC} = V_{DRV} = 5V \pm 10\%$)

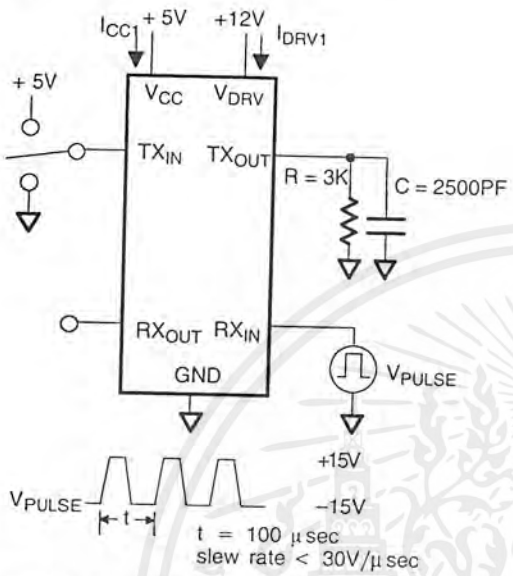
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
TX_{OUT} Level High	V_{OTXH}	3.5	4.0	5.0	V	6
TX_{OUT} Level Low	V_{OTXL}	−8.5	−9.0		V	7
TX_{OUT} Short Circuit Current	I_{SC}		+20	+85	mA	
TX_{OUT} Output Slew Rate	t_{SR}			30	V/µs	
Propagation Delay	t_{PD}		5		µs	8
RX_{IN} Input Threshold Low	V_{TL}	0.8	1.2	1.6	V	
RX_{IN} Input Threshold High	V_{TH}	1.6	2.0	2.4	V	
RX_{IN} Threshold Hysteresis	V_{HYS}	0.5	0.8		V	9
RX_{OUT} Output Current @ 2.4 V	I_{OH}	−1.0			mA	
RX_{OUT} Output Current @ 0.4 V	I_{OL}			3.2	mA	

NOTES:

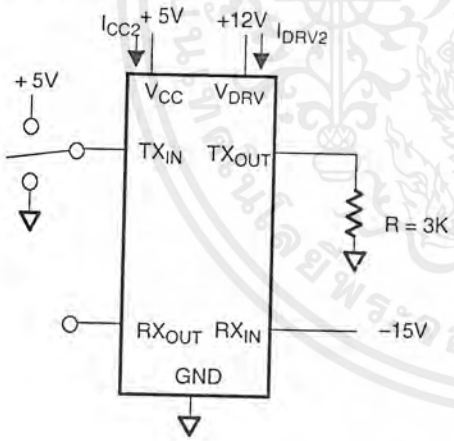
1. V_{DRV} must be greater than or equal to V_{CC}.
2. $V_{CC} = V_{DRV} = 5V \pm 10\%$.
3. See test circuit in Figure 4.
4. See test circuit in Figure 5.
5. See test circuit in Figure 6.
6. $TX_{IN} = V_{IL}$ and TX_{OUT} loaded by 3KΩ to ground.
7. $TX_{IN} = V_{IH}$, $RX_{IN} = -10$ volts and TX_{OUT} loaded by 3KΩ to ground.
8. TX_{IN} to TX_{OUT} – see Figure 7.
9. $V_{HYS} = V_{TH} - V_{TL}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

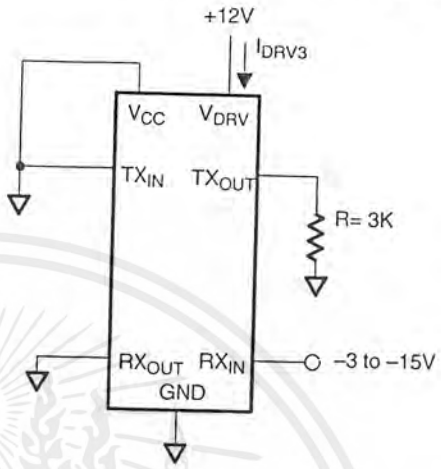
DYNAMIC OPERATING CURRENT TEST CIRCUIT Figure 4



STATIC OPERATING CURRENT TEST CIRCUIT Figure 5

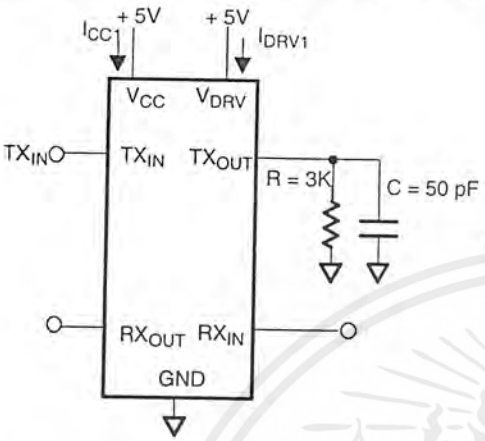


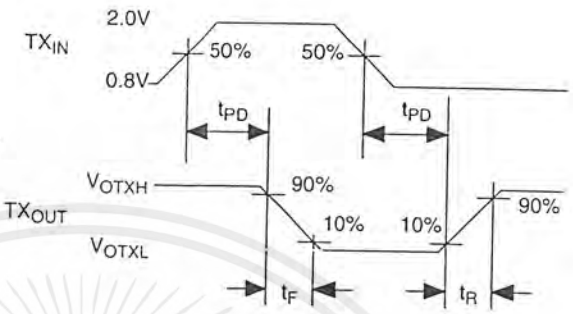
DRIVER LEAKAGE TEST CIRCUIT Figure 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

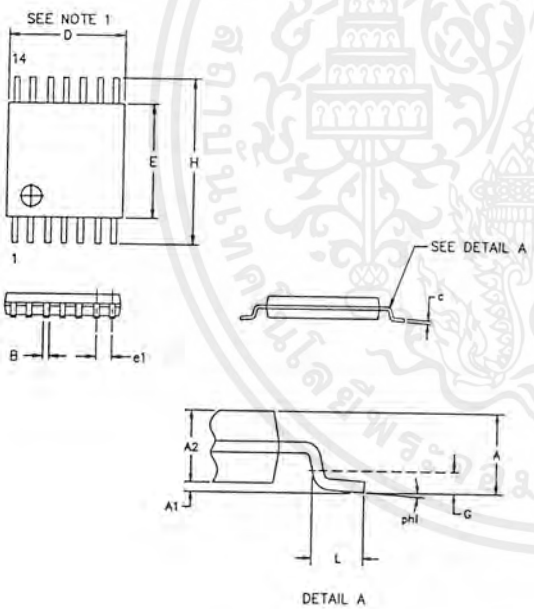
PROPAGATION DELAY TEST CIRCUIT Figure 7





$$t_{SR} = \frac{0.8(V_{OTXH} - V_{OTXL})}{t_F \text{ or } t_R}$$

DS275E 14–PIN TSSOP

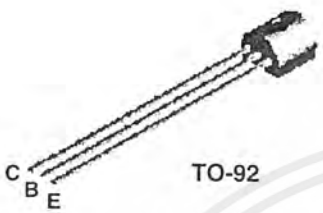


DIM	MIN	MAX
A MM	–	1.10
A1 MM	0.05	–
A2 MM	0.75	1.05
B MM	0.18	0.30
C MM	0.09	0.18
D MM	4.90	5.10
E MM	4.40 NOM	
e1 MM	0.65 BSC	
G MM	0.25 REF	
H MM	6.25	6.55
L MM	0.50	0.70
phi	0°	8°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

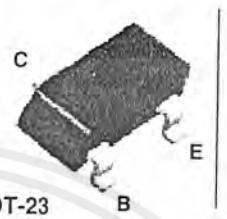
FAIRCHILD
SEMICONDUCTOR™

2N3904



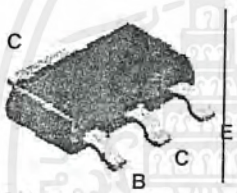
TO-92

MMBT3904



SOT-23
Mark: 1A

PZT3904



SOT-223

NPN General Purpose Amplifier

This device is designed as a general purpose amplifier and switch. The useful dynamic range extends to 100 mA as a switch and to 100 MHz as an amplifier. Sourced from Process 23.

Absolute Maximum Ratings*

TA = 25°C unless otherwise noted

Symbol	Parameter	Value	Units
V_{CEO}	Collector-Emitter Voltage	40	V
V_{CBO}	Collector-Base Voltage	60	V
V_{EBO}	Emitter-Base Voltage	6.0	V
I_C	Collector Current - Continuous	200	mA
T_J, T_{stg}	Operating and Storage Junction Temperature Range	-55 to +150	°C

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:
1) These ratings are based on a maximum junction temperature of 150 degrees C.
2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

©1997 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NPN General Purpose Amplifier
(continued)

Electrical Characteristics
TA = 25°C unless otherwise noted

Symbol	Parameter	Test Conditions	Min	Max	Units
OFF CHARACTERISTICS					
$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage	I_C = 1.0 mA, I_B = 0	40		V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage	I_C = 10 µA, I_E = 0	60		V
$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage	I_E = 10 µA, I_C = 0	6.0		V
I_{BL}	Base Cutoff Current	V_{CE} = 30 V, V_{EB} = 0		50	nA
I_{CEX}	Collector Cutoff Current	V_{CE} = 30 V, V_{EB} = 0		50	nA
ON CHARACTERISTICS*					
h_{FE}	DC Current Gain	I_C = 0.1 mA, V_{CE} = 1.0 V	40		
		I_C = 1.0 mA, V_{CE} = 1.0 V	70		
		I_C = 10 mA, V_{CE} = 1.0 V	100	300	
		I_C = 50 mA, V_{CE} = 1.0 V	60		
		I_C = 100 mA, V_{CE} = 1.0 V	30		
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	I_C = 10 mA, I_B = 1.0 mA		0.2	V
		I_C = 50 mA, I_B = 5.0 mA		0.3	V
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	I_C = 10 mA, I_B = 1.0 mA	0.65	0.85	V
		I_C = 50 mA, I_B = 5.0 mA		0.95	V
SMALL SIGNAL CHARACTERISTICS					
f_T	Current Gain - Bandwidth Product	I_C = 10 mA, V_{CE} = 20 V, f = 100 MHz	300		MHz
C_{obo}	Output Capacitance	V_{CB} = 5.0 V, I_E = 0, f = 1.0 MHz		4.0	pF
C_{ibo}	Input Capacitance	V_{EB} = 0.5 V, I_C = 0, f = 1.0 MHz		8.0	pF
NF	Noise Figure (except MMPQ3904)	I_C = 100 µA, V_{CE} = 5.0 V, R_S =1.0kΩ, f=10 Hz to 15.7 kHz		5.0	dB
SWITCHING CHARACTERISTICS (except MMPQ3904)					
t_d	Delay Time	V_{CC} = 3.0 V, V_{BE} = 0.5 V,		35	ns
t_r	Rise Time	I_C = 10 mA, I_{B1} = 1.0 mA		35	ns
t_s	Storage Time	V_{CC} = 3.0 V, I_C = 10mA		200	ns
t_f	Fall Time	I_{B1} = I_{B2} = 1.0 mA		50	ns

*Pulse Test: Pulse Width ≤ 300 µs, Duty Cycle ≤ 2.0%

Spice Model

NPN (Is=6.734f Xti=3 Eg=1.11 Vaf=74.03 Bf=416.4 Ne=1.259 Ise=6.734 Ikf=66.78m Xtb=1.5 Br=.7371 Nc=2 Isc=0 Ikr=0 Rc=1 Cjc=3.638p Mjc=.3085 Vjc=.75 Fc=.5 Cje=4.493p Mje=.2593 Vje=.75 Tr=239.5n Tf=301.2p Itf=.4 Vtf=4 Xtf=2 Rb=10)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NPN General Purpose Amplifier
(continued)

Thermal Characteristics
TA = 25°C unless otherwise noted

Symbol	Characteristic	Max		Units
		2N3904	*PZT3904	
P_D	Total Device Dissipation Derate above 25°C	625 5.0	1,000 8.0	mW mW/°C
$R_{\theta JC}$	Thermal Resistance, Junction to Case	83.3		°C/W
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient	200	125	°C/W

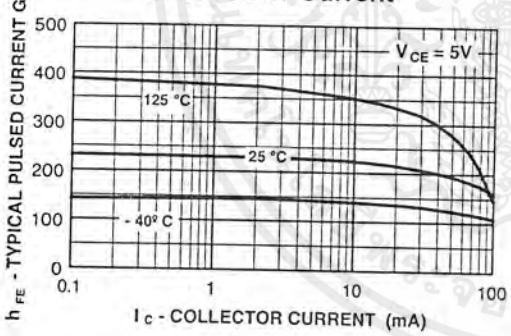
Symbol	Characteristic	Max		Units
		**MMBT3904	MMPQ3904	
P_D	Total Device Dissipation Derate above 25°C	350 2.8	1,000 8.0	mW mW/°C
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient Effective 4 Die Each Die	357	125 240	°C/W °C/W °C/W

*Device mounted on FR-4 PCB 36 mm X 18 mm X 1.5 mm; mounting pad for the collector lead min. 6 cm^2.

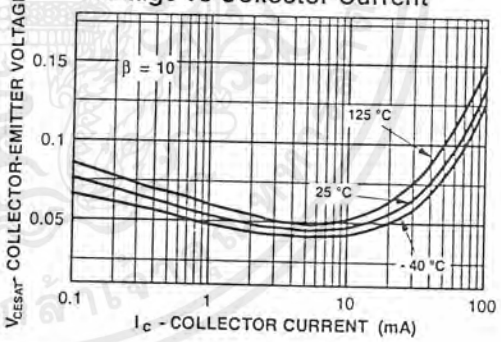
**Device mounted on FR-4 PCB 1.6" X 1.6" X 0.06."

Typical Characteristics

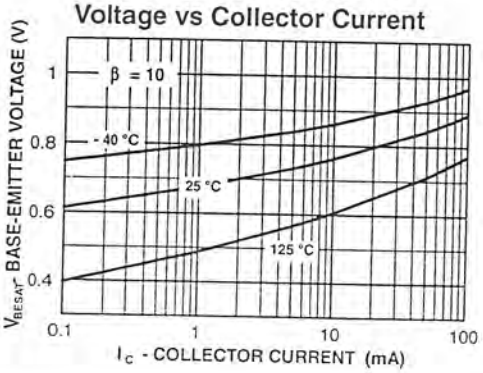
Typical Pulsed Current Gain vs Collector Current



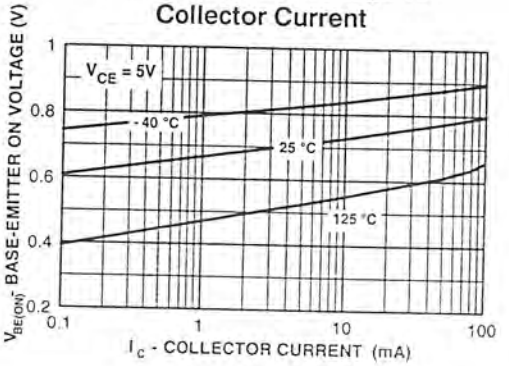
Collector-Emitter Saturation Voltage vs Collector Current



Base-Emitter Saturation Voltage vs Collector Current



Base-Emitter ON Voltage vs Collector Current

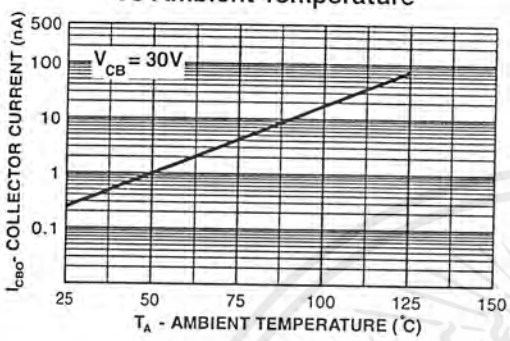


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

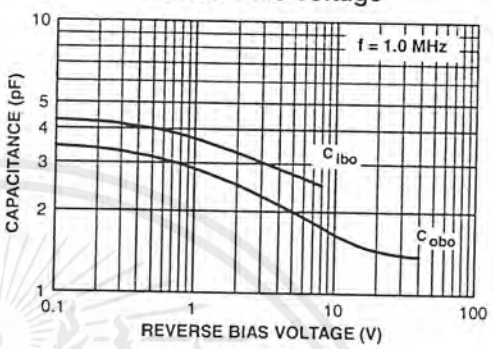
NPN General Purpose Amplifier
(continued)

Typical Characteristics (continued)

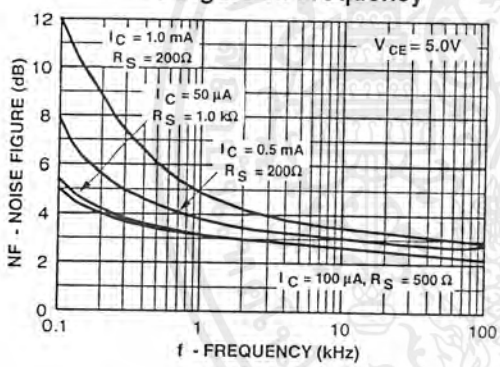
Collector-Cutoff Current vs Ambient Temperature



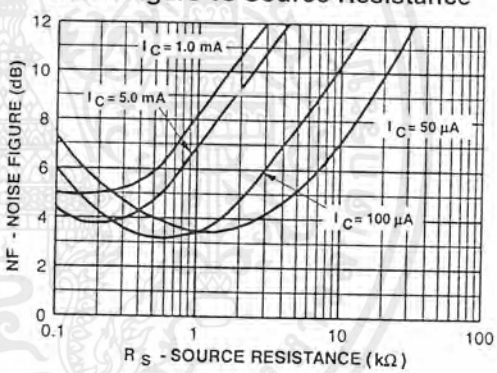
Capacitance vs Reverse Bias Voltage



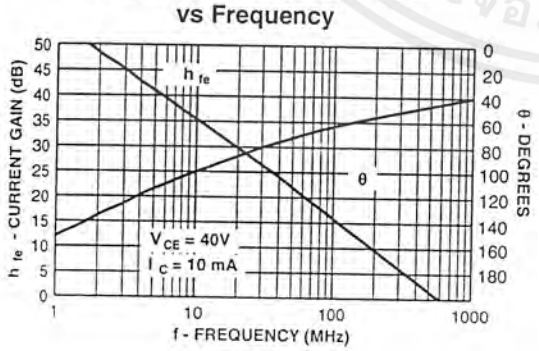
Noise Figure vs Frequency



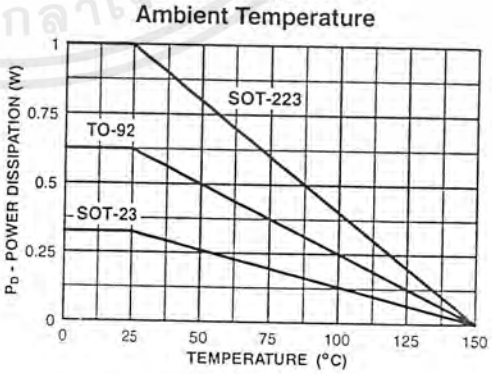
Noise Figure vs Source Resistance



Current Gain and Phase Angle vs Frequency



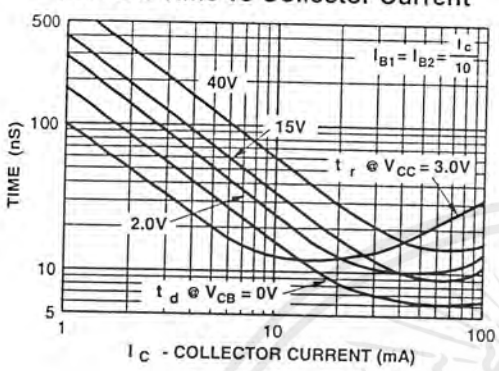
Power Dissipation vs Ambient Temperature



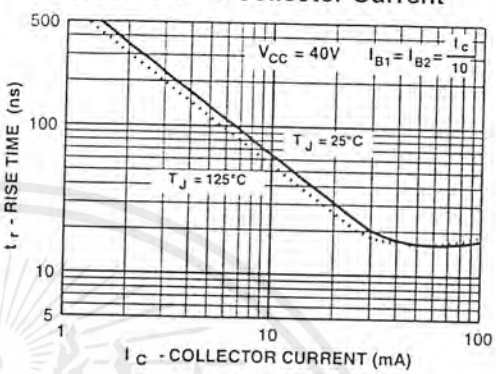
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Characteristics (continued)

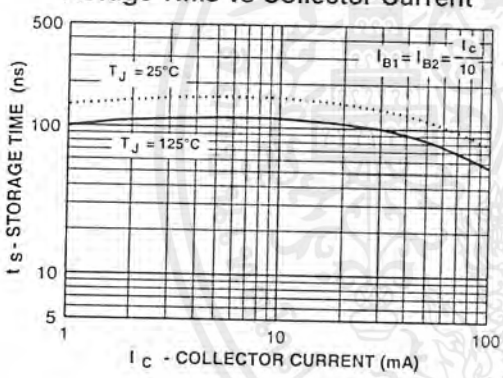
Turn-On Time vs Collector Current



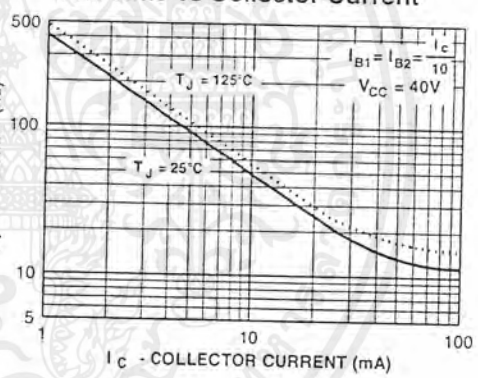
Rise Time vs Collector Current



Storage Time vs Collector Current



Fall Time vs Collector Current



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits

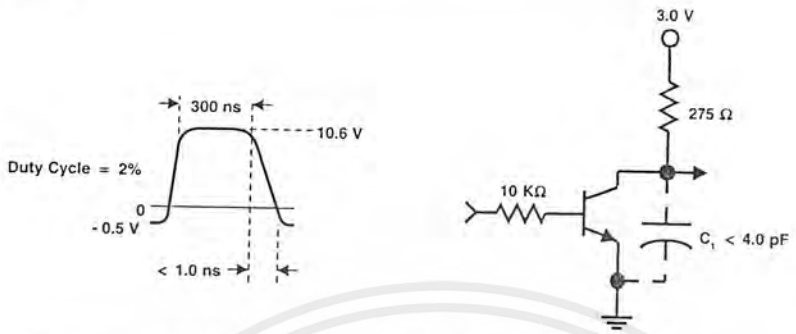


FIGURE 1: Delay and Rise Time Equivalent Test Circuit

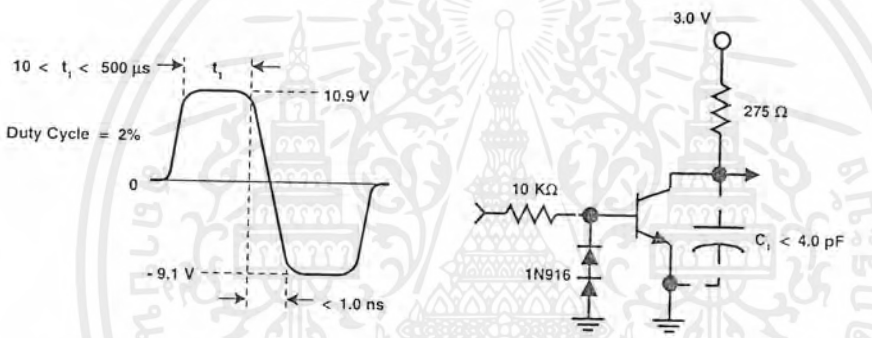


FIGURE 2: Storage and Fall Time Equivalent Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRADEMARKS

The following are registered and unregistered trademarks Fairchild Semiconductor owns or is authorized to use and is not intended to be an exhaustive list of all such trademarks.

ACEx™
CoolFET™
CROSSVOLT™
E²CMOS™
FACT™
FACT Quiet Series™
FAST®
FASTr™
GTO™
HiSeC™
ISOPLANAR™
MICROWIRE™
POP™
PowerTrench™
QS™
Quiet Series™
SuperSOT™-3
SuperSOT™-6
SuperSOT™-8
TinyLogic™

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF FAIRCHILD SEMICONDUCTOR CORPORATION.
As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.

2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

PRODUCT STATUS DEFINITIONS

Definition of Terms

Datasheet Identification	Product Status	Definition
Advance Information	Formative or In Design	This datasheet contains the design specifications for product development. Specifications may change in any manner without notice.
Preliminary	First Production	This datasheet contains preliminary data, and supplementary data will be published at a later date. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
No Identification Needed	Full Production	This datasheet contains final specifications. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
Obsolete	Not In Production	This datasheet contains specifications on a product that has been discontinued by Fairchild semiconductor. The datasheet is printed for reference information only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้