

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์

TELEPHONE UNIT CONTROL



T 0 3 6 8 3 9



โดย
นางสาว ถัดดาวัลย์ โอริญรักษ์ 40013344
นาย วิษยฐ ไกรวิทย์ 40013345
นาย วิวรรณน์ แดงเจริญ 40013347

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาคามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหม.....
เลขทะเบียน.....36839
วัน, เดือน, ปี 2 9 ๒๕๔3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TELEPHONE UNIT CONTROL

BY

MRS. LADDAWUN

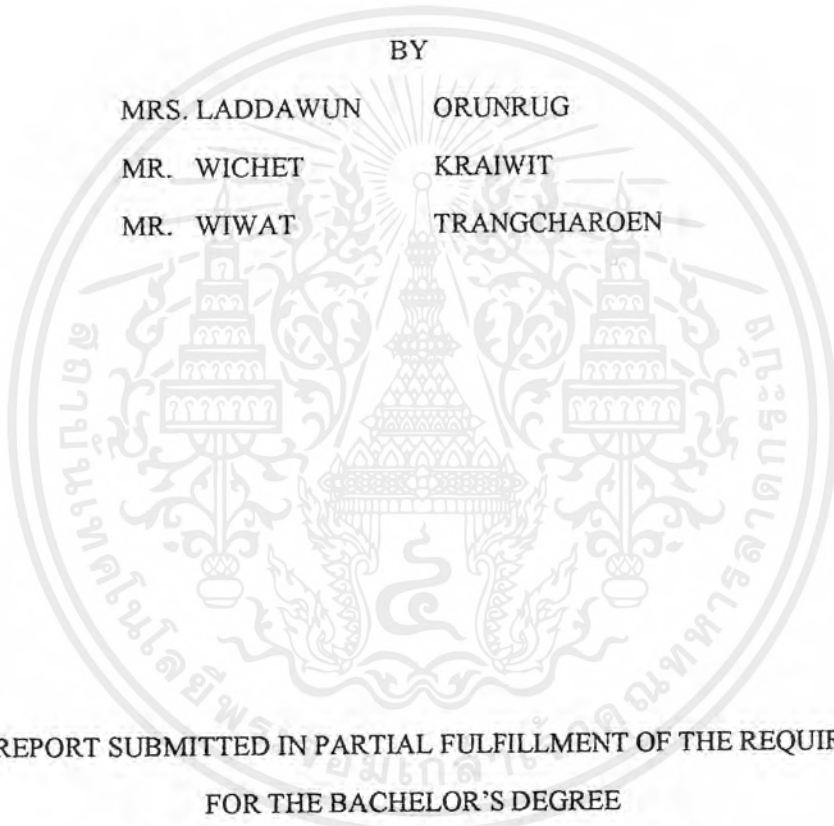
ORUNRUG

MR. WICHET

KRAIWIT

MR. WIWAT

TRANGCHAROEN



PROJECT REPORT SUBMITTED IN PARTIAL FULFILLMENT OF THE REQUIREMENTS

FOR THE BACHELOR'S DEGREE

DEPARTMENT OF INDUSTRIAL TECHNOLOGY

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

1999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ เครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์

ชื่อนักศึกษา	นางสาว ลัดดาวัลย์	โอริณัฐภักษ์	40013344
	นาย วิเศษฐ	ไกรวิทย์	40013345
	นาย วิวรรณ	แดงเจริญ	40013347

อาจารย์ที่ปรึกษา รศ. นิกธ ดุษฎมคินติ

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา

2542

บทคัดย่อ

เครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์นี้ สามารถช่วยในการ เปิด/ปิด เครื่องใช้ไฟฟ้าในระยะไกลได้ โดยผ่านคู่สายโทรศัพท์ ซึ่งเครื่องนี้ ยังสามารถที่จะตั้งเวลา เปิด/ปิด อุปกรณ์ไฟฟ้าต่างๆ ที่ต่อพ่วงอยู่ในระบบโดยแยกจากกันแต่ละช่องได้

เครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์นี้ ประกอบด้วย 2 ส่วนด้วยกัน คือ ส่วนของ soft ware และ ส่วนของ hard ware โดยใช้ microcontroller ตระกูล MCS-51 เบอร์ 89C51 ในการสั่งงานนี้

PROJECT REPORT TELEPHONE UNIT CONTROL

BY MRS. LADDAWUN ORUNRUG
MR. WICHET KRAIWIT
MR. WIWAT TRANGCHAROEN

DEPARTMENT INDUSTRIAL TECHNOLOGY

PROJECT REPORT ADVISOR ASSOC. PROF. NIKORN SUKUTAMATANTI

ACADEME YEAR 1999

ABSTRACT

TELEPHONE UNIT CONTROL IS USE TO OPEN AND CLOSE THE ELECTRIC DEVICE. IT CAN CONTROL THE ELECTRIC DEVICE THAT IS LONG DISTANCE BY SIGNAL OF TELEPHONE. IT CAN SET TIME TO OPEN AND CLOSE ANY ELECTRIC DEVICE

THIS TELEPHONE UNIT CONTROL HAVE 2 PARTS. IN THE FIRST IS SOFT WARE, IN THE SECOND IS HARD WARE, IT USE MICRO CONTROLLER "MCS-51" NUMBER 89C51 TO CONTROL SYSTEM.

หัวข้อปริญญานิพนธ์

เครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์

ชื่อนักศึกษา

น.ส. ลัดดาวัลย์

โอริชญ์รักษ์

นาย วิเศษฐ

ไกรวิทย์

นาย วิวรรณ

แดงเจริญ

อาจารย์ที่ปรึกษา

รศ.

นิกร

สุชุมตันติ

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2542

ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้า
คุณทหารลาดกระบัง อนุมัติให้นับปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของ การศึกษาตามหลักสูตร
อุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

..... ประธานกรรมการ
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

..... กรรมการ
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROJECT REPORT TELEPHONE UNIT CONTROL

BY MRS. LADDAWUN ORUNRUG
MR. WICHET KRAIWIT
MR. WIWAT TRANGCHAROEN

DEPARTMENT INDUSTRIAL TECHNOLOGY

PROJECT REPORT ADVISOR ASSOC. PROF. NIKORN SUKUTAMATANTI

ACADEME YEAR 1999

PROJECT REPORT COMMITTEE

..... CHAIRMAN
(.....)

..... COMMITTEE
(.....)

..... COMMITTEE
(.....)

..... COMMITTEE
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี ก็เพราะความมุ่งมั่นตั้งใจ และความร่วมมือของเพื่อนๆ ภายในกลุ่ม ที่ต้องการจะให้ปริญญานิพนธ์ฉบับนี้สมบูรณ์ที่สุด รวมทั้งขอบคุณรองศาสตราจารย์นิกร สุขุมคันติ ที่ให้คำแนะนำทางด้านเทคนิค และการทำปริญญานิพนธ์ฉบับนี้ ตลอดจนท่านอาจารย์ทุกท่านที่ประสิทธิ์ประสาทวิชาความรู้ และห้องสมุดสถาบัน ห้องสมุดภาควิชา ที่เป็นแหล่งข้อมูลทั้งหมด

คณะผู้จัดทำจึงขอขอบคุณไว้ ณ โอกาสนี้

นางสาว ตัดดาวัลย์ โอรัญรักษ์

นาย วิเศษฐ ไกรวิทย์

นาย วิวรรธน์ แดงเจริญ

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1 เครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านตู้สายโทรศัพท์	1
1.1 บทนำ	1
1.2 Block Diagram การทำงานเบื้องต้นของโครงการ	1
1.3 ขั้นตอนการทำงานของโครงการเครื่องควบคุมและสั่งการ เครื่องใช้ไฟฟ้าผ่านตู้สายโทรศัพท์	3
1.4 ประโยชน์ที่จะได้รับจากโครงการ	3
บทที่ 2 ทฤษฎี	4
2.1 การเชื่อมต่อสัญญาณระหว่างเครื่องตู้สายโทรศัพท์	4
2.2 การทำงานของตู้ที่ท้องถิ่น	4
2.3 การส่งเลขหมายโดยใช้สัญญาณพัลส์	5
2.4 การส่งเลขหมายโดยใช้สัญญาณเสียง	5
2.5 การติดต่อกันระหว่างผู้เรียกและผู้ถูกเรียก	7
2.6 โครงสร้างทางสถาปัตยกรรมภายในของ MT 8870	11
2.7 ออปโตคัปเปลอร์	16
2.8 โครงสร้างทางสถาปัตยกรรมภายในของ ISD 2590	22
2.9 ทฤษฎีพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51	28
บทที่ 3 การออกแบบและการทำงานของวงจร	33
3.1 ส่วนประกอบภายในเครื่อง	33
3.2 การทำงานโดยรวมของวงจร	33
3.3 วงจรภาคตรวจจับสัญญาณกระดิ่งและขงตู้โทรศัพท์	34
3.4 วงจรภาคนับเวลา	35
3.5 วงจรภาคถอดรหัสสัญญาณ DTMF	36
3.6 วงจรภาคบันทึกเสียง	37
3.7 วงจรภาคประมวลผลกลาง	38
3.8 วงจรภาคเอาต์พุต	38
3.9 วงจรภาคจ่ายไฟ	39
3.10 ส่วนของโปรแกรมแสดงในรูป Flow Chart	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Flow Chart 1 แสดงการตรวจสอบสัญญาณกระดิ่ง การยก/วาง หูโทรศัพท์และการป้อนรหัสผ่าน	40
- Flow Chart 2 แสดงการเข้าถึงช่องสัญญาณที่ต้องการควบคุม และตั้งเวลาภายในเครื่อง	41
- Flow Chart 3 แสดงฟังก์ชันในการควบคุมในแต่ละช่องสัญญาณ	42
บทที่ 4 ผลการทดลอง	43
4.1 คำนำ	43
4.2 ภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์	43
4.3 ภาคนับเวลา	45
4.4 ภาคถอดรหัสสัญญาณ DTMF	46
4.5 ภาคบันทึกเสียง	46
เอกสารอ้างอิง	
ภาคผนวก	
ภาคผนวก ก. วงจรและลายวงจร	
ภาคผนวก ข. PROGRAM	
ภาคผนวก ค. DATA SHEET	
ภาคผนวก ง. การใช้งานและการควบคุม	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่ 1 แสดง Block Diagram การทำงานของเครื่องควบคุมและตั้งการ เครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์	2
รูปที่ 2 แสดงไฟกระแสดตรงที่เลี้ยงคู่สายโทรศัพท์	7
รูปที่ 3 แสดงสัญญาณ DIAL TONE	8
รูปที่ 4 แสดงสัญญาณ BUSY TONE	8
รูปที่ 5 แสดงสัญญาณ RING BACK TONE	9
รูปที่ 6 แสดงสัญญาณ RINGING TONE	9
รูปที่ 7 แสดงสัญญาณ DTMF ที่ได้จากโทรศัพท์	11
รูปที่ 8 แสดงโครงสร้างภายใน MT 8870	11
รูปที่ 9 แสดงความถี่ที่ได้จากภาคกรองความถี่	12
รูปที่ 10 แสดงแสดงวงจรตรวจสอบสัญญาณและการกำหนดเวลาการ์ดใหม่	12
รูปที่ 11 แสดงการต่อวงจรภาคอินพุท	14
รูปที่ 12 แสดงการต่อวงจรผลิตความถี่	14
รูปที่ 13 แสดงรายละเอียดขาของ MT 8870	15
รูปที่ 14 แสดงวงจรใช้งานของ MT 8870	15
รูปที่ 15 แสดงสัญลักษณ์ของออปโตคัปเปลอร์ แบบต่าง ๆ ซึ่งจะแตกต่าง จากอุปกรณ์ในส่วนเอาต์พุท	16
รูปที่ 16 แสดงวงจรพื้นฐานของการนำไดรแอกคัปเปลอร์ไปใช้งาน	17
รูปที่ 17 แสดงการใช้งานไดรแอกคัปเปลอร์	17
รูปที่ 18 แสดงบล็อกไดอะแกรมการควบคุมโหลดแบบแยกกราวด์ ของออปโตคัปเปลอร์	18
รูปที่ 19 แสดงการใช้ไฟโด้ทรานซิสเตอร์ในออปโตคัปเปลอร์ขับโหลด โดยตรงในกรณีที่โหลดต้องการกระแสไฟฟ้าไม่สูงมากนัก	18
รูปที่ 20 แสดงการต่อทรานซิสเตอร์ที่เอาต์พุทของออปโตคัปเปลอร์ เพื่อขับโหลดที่ต้องการกระแสสูง	19
รูปที่ 21 แสดงวงจรควบคุม โหลดไฟสลับที่ใช้ไดรแอกคัปเปลอร์อย่างง่าย	19
รูปที่ 22 แสดงลักษณะการจัดขาใช้งานของ ISD2590	22
รูปที่ 23 แสดงบล็อกไดอะแกรมภายในของ ISD2590	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 24 แสดงวงจรประยุกต์ใช้งานของ ISD 2590	27
รูปที่ 25 แสดงการจัดวางขาของ 8051	28
รูปที่ 26 แสดงการจัดวางขาของ 8255	30
รูปที่ 27 แสดงการเชื่อมต่อของ 8255 เข้ากับ CPU	32
รูปที่ 28 แสดงการต่อวงจรภาคตรวจสัญญาณกระดิ่งและยกหูโทรศัพท์	34
รูปที่ 29 แสดงการต่อวงจรภาคนับเวลา	35
รูปที่ 30 แสดงการต่อวงจรภาคถอดรหัสสัญญาณ DTMF	36
รูปที่ 31 แสดงการต่อวงจรภาคบันทึกเสียง	37
รูปที่ 32 แสดงการต่อวงจรภาคประมวลผลกลาง	38
รูปที่ 33 แสดงการต่อวงจรภาคเอาต์พุต	38
รูปที่ 34 แสดงการต่อวงจรภาคจ่ายไฟ	39
รูปที่ 35 แสดงลักษณะสัญญาณพัลส์ที่วัดได้ที่จุด 0	43
รูปที่ 36 แสดงลักษณะสัญญาณพัลส์ที่ขา collector	44
รูปที่ 37 แสดงลักษณะสัญญาณ DIAL TONE ที่วัดจากคู่สายของตู้ PABX	45
รูปที่ 38 แสดงลักษณะสัญญาณ BUSY TONE ที่วัดจากคู่สายของตู้ PABX	45
รูปที่ 39 แสดงสัญญาณที่ได้จากการวัดที่ขา 14 , 27 , Output LM 386	47
รูปที่ 40 แสดงวงจรภาคยกหูโทรศัพท์ วงจรนับเวลา ถอดรหัสสัญญาณ DTMF	ก - 1
รูปที่ 41 แสดงวงจรภาคบันทึกเสียงและประมวลผลกลาง	ก - 2
รูปที่ 42 แสดงวงจรภาคเอาต์พุต 10 ช่องสัญญาณ	ก - 3
รูปที่ 43 แสดงวงจรภาคจ่ายไฟ	ก - 4
รูปที่ 44 แสดงลายวงจรภาคยกหูโทรศัพท์ ถอดรหัสสัญญาณ DTMF และวงจรมับเวลา	ก - 5
รูปที่ 45 แสดงการวางอุปกรณ์ภาคยกหูโทรศัพท์ ถอดรหัสสัญญาณ DTMF และวงจรมับเวลา	ก - 6
รูปที่ 46 แสดงลายวงจรภาคประมวลผลกลางและบันทึกเสียง	ก - 7
รูปที่ 47 แสดงการวางอุปกรณ์ภาคประมวลผลกลางและบันทึกเสียง	ก - 8
รูปที่ 48 แสดงลายวงจรภาคเอาต์พุต 5 ช่องสัญญาณ	ก - 9
รูปที่ 49 แสดงการวางอุปกรณ์ภาคเอาต์พุต 5 ช่องสัญญาณ	ก - 10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 50 แสดงลายวงจรรากจ่ายไฟ

ก-11

รูปที่ 51 แสดงการวางอุปกรณ์ภาคจ่ายไฟ

ก-12



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 1 แสดงความถี่ในแต่ละหมายเลขหน้าเครื่องโทรศัพท์	9
ตารางที่ 2 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ	13
ตารางที่ 3 แสดงการเปรียบเทียบคุณสมบัติต่าง ๆ ของรีเลย์ โซลิตสเตรียและ และออปโตโซลิตสเตรีย	21
ตารางที่ 4 แสดงคุณสมบัติทางไฟฟ้าของ ISD 2590	24
ตารางที่ 5 แสดงโหมดต่าง ๆ ของ 8255	31
ตารางที่ 6 แสดงผลเอาต์พุตที่ถอดรหัสออกมาจากความถี่ที่กดคีย์หมายเลข ที่เป็นโทรศัพท์	46



บทที่ 1

เรื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านตู้สายโทรศัพท์

1.1 บทนำ

เนื่องด้วยในปัจจุบัน วิถีชีวิตของคนไทยเปลี่ยนแปลงไปมาก คนทุกคนเริ่มออกไปทำงานนอกบ้านกันหมด กว่าจะเข้าบ้านก็ค่ำมืด วันทั้งวันจึงไม่มีคนอยู่บ้านเลย สมมุติว่าเราจะต้องการจะเปิดไฟในบ้านไว้สักหน่อย เพราะสมมุติเราต้องกลับบ้านดึกมาก ๆ เพราะการปิดบ้านมืด ๆ ดึก ๆ เป็นที่อันตรายเป็นอย่างยิ่ง เราจึงน่าจะมิใครมาเปิดไฟทิ้งไว้ให้เรา จะใช้ใครได้กันล่ะ คนข้างบ้านก็อาจจะไม่สะดวก จะกลับมาเปิดเองก็คงไม่ดี จึงทำให้เกิดแนวความคิดของโครงการนี้เกิดขึ้น ว่าน่าจะมีเครื่องอะไรมาคอยเปิด-ปิดไฟในเวลาค่ำมืด ที่ไม่มีใครอยู่บ้าน จึงคิดออกมาเป็นเครื่องเปิด-ปิดไฟในเวลากลางคืนขึ้น โดยใช้อุปกรณ์ Light Dependent Resistance (LDR) เป็นตัวตรวจจับธรรมดา ที่นึกคิดไปคิดมาว่า เจ้าเครื่องนี้น่าจะสั่งการให้มันทำอย่างอื่นได้มากกว่านี้ แต่เปิด-ปิดไฟมันธรรมดาไป จึงคิดไปเรื่อย ๆ ให้มันเปิดอุปกรณ์ไฟฟ้าอื่น ๆ ด้วยน่าจะดี ยิ่ง เช่น ให้มันเปิดกาน้ำต้มน้ำเตรียมไว้ก่อนที่เราจะกลับมาถึงบ้าน พอเรามาถึงบ้านก็ได้ใช้น้ำร้อนอย่างทันใจ จึงเริ่มมีความคิดต่อมาว่า เราจะตั้งเข้ามาควบคุมได้อย่างไร แล้วก็เริ่มมีแนวความคิดได้ว่า อุปกรณ์ที่เราสามารถติดต่อสื่อสารกันได้ง่าย ๆ กันอยู่ในปัจจุบันนี้มันคืออะไร แล้วสุดท้ายเราก็ต้องยอมรับกันว่า โทรศัพท์เป็นเครื่องมือสื่อสารที่ติดต่อสื่อสารได้ง่ายที่สุดภายในปัจจุบัน จึงนำโทรศัพท์มาใช้เป็นตัวสื่อกลางของการควบคุมระบบนี้ โดยระบบที่ใช้กับโครงการจะเป็นโทรศัพท์ในระบบ Dual Tone Multi Frequency (DTMF)

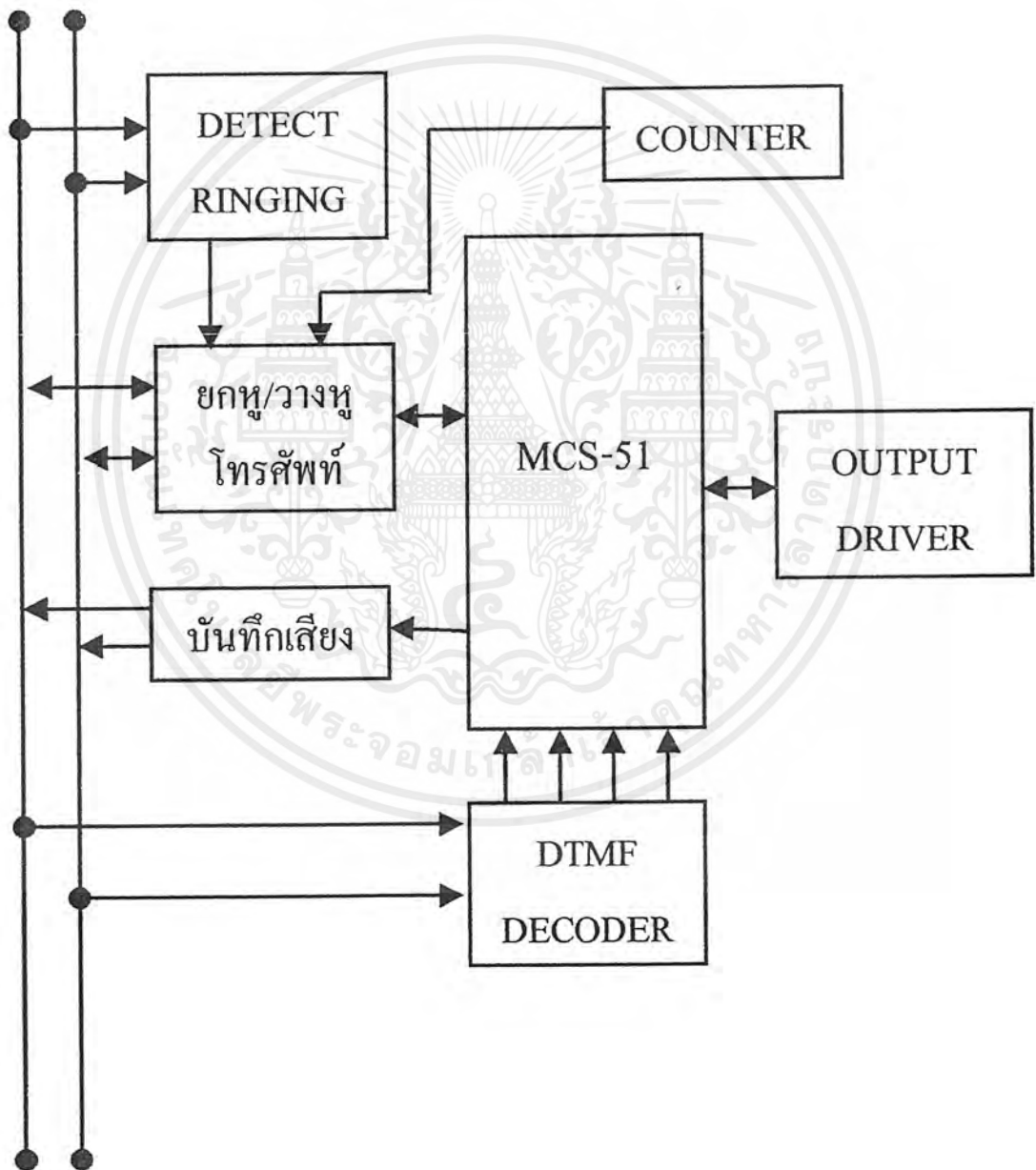
การแปลงสัญญาณ DTMF ในปัจจุบันนี้ก็เป็นเรื่องง่าย เพราะมีไอซีสำเร็จรูปมากมายมาแปลงสัญญาณ DTMF ให้เป็นสัญญาณ Binary ซึ่งในโครงการนี้ได้นำไอซี decoder DTMF เบอร์ MT8870 มาใช้ เพราะว่ามีคุณสมบัติเพียงพอมากมาย

เดิมทีแล้วโครงการนี้มีการทำกันมานานแล้ว แต่ในโครงการนี้จะขอนำมาปรับปรุงข้อบกพร่องต่าง ๆ ของโครงการเก่า ๆ ที่เคยทำมาแล้ว แล้วมีปัญหา โดยจะเริ่มใช้อุปกรณ์ที่เป็นชนิดใหม่ ๆ เช่น เราจะใช้อุปกรณ์ โซลิดสเตต แทนรีเลย์ธรรมดา หรือจากที่เคยใช้เป็นวงจรต่าง ๆ ทั้งวงจรเราก็เริ่มนำไมโครคอนโทรลเลอร์ มาใช้ควบคุม เพราะจะออกแบบได้ง่ายกว่า แล้วก็สามารถคิดแปลงให้ทำงานอย่างอื่นได้มากมาย

1.2 Block Diagram การทำงานเบื้องต้นของโครงการ

Block Diagram ของการทำงานเบื้องต้นของโครงการ แสดงให้ดูดังรูปที่ 1

T R



รูปที่ 1 แสดง Block diagram การทำงานของเครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขั้นตอนการทำงานของโครงการเครื่องควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านตู้สายโทรศัพท์ สามารถเรียงลำดับการดำเนินการ ได้ดังนี้

1. ศึกษาระบบโทรศัพท์ และการใช้งาน ไมโครคอนโทรลเลอร์
2. ศึกษาตัวสัญญาณที่จะนำมาควบคุมว่าเป็นอย่างไร
3. เริ่มออกแบบ Block Diagram
4. ออกแบบวงจรตาม Block Diagram
5. ทดสอบวงจรพร้อมกับแก้ไขจนใช้งานได้จริง
6. นำแต่ละวงจรย่อย ๆ มาประกอบกัน
7. เขียน Flow Chart ของการทำงานของโปรแกรมควบคุม
8. เขียนโปรแกรมตาม Flow Chart ที่วางไว้
9. เริ่มทำการ โปรแกรมลงบน Board ควบคุม
10. ทดสอบการทำงานว่าใช้งานได้จริงหรือไม่
11. แก้ไขส่วนที่บกพร่อง จนทำงานได้ตามวัตถุประสงค์ที่วางไว้

1.4 ประโยชน์ที่จะได้รับจากโครงการ

นำไปใช้งานร่วมกับอุปกรณ์ภายนอก เพื่อเสริมความคล่องตัวและอำนวยความสะดวกต่างๆ ได้มากมายดังนี้

1. สามารถควบคุมการปิด-เปิด เครื่องใช้ไฟฟ้าทางโทรศัพท์
2. ได้รับความสะดวกสบายในการควบคุมระยะไกล
3. เป็นพื้นฐานในการพัฒนาระบบควบคุมการทำงานผ่านทางโทรศัพท์
4. สามารถนำไปประยุกต์ใช้ได้กับเครื่องใช้ไฟฟ้าต่าง ๆ ได้
5. ควบคุมเครื่องใช้ไฟฟ้าได้ 10 ช่องสัญญาณ
6. สามารถตั้งเวลาเปิด-ปิด ได้

บทที่ 2

ทฤษฎี

2.1 การเชื่อมต่อสัญญาณระหว่างเครื่องลูกข่ายโทรศัพท์

เครื่องลูกข่ายโทรศัพท์โดยทั่วไป ไม่ว่าจะเป็นแบบหมุนหรือแบบกดปุ่ม จะต้องมีความสามารถพื้นฐานในการติดต่อสื่อสารดังนี้

- สามารถร้องขอการใช้บริการ โทรศัพท์ จากเครื่องข่ายเมื่อมีการยกหูขึ้น
- แจ้งให้ผู้ใช้บริการว่า เครื่องข่ายพร้อมให้บริการ โดยส่งสัญญาณเสียงออกทางหูฟังเรียกสัญญาณเสียงดังกล่าวว่า สัญญาณเสียงหมุนเลขหมาย (dial tone)
- ส่งเลขหมายของเครื่องลูกข่ายปลายทางที่ต้องการเรียกไปยังเครื่องข่าย ซึ่งการป้อนเลขหมาย โดยผู้ใช้บริการเป็นได้ทั้งแบบหมุนหรือแบบกดปุ่ม
- แสดงสถานะของการเชื่อมต่อ โดยใช้สัญญาณเสียงต่างชนิดกัน เช่นสัญญาณรอร์รับหรือสัญญาณเลขหมายปลายทางไม่ว่าง
- แจ้งสายเข้าโดยใช้สัญญาณกระดิ่ง (ringing) หรือสัญญาณเตือนอื่น ๆ
- แปลงสัญญาณเสียงจากผู้พูด เป็นสัญญาณไฟฟ้าส่งผ่านเข้าสู่เครื่องข่ายไปยังเครื่องลูกข่ายปลายทาง และแปลงสัญญาณไฟฟ้าที่ส่งมาจากเครื่องข่าย เป็นสัญญาณเสียง
- แจ้งเครื่องข่ายว่า การสนทนาจบสิ้น ในทันทีที่ผู้ทำการเรียกวางหูโทรศัพท์

เครื่องลูกข่ายโทรศัพท์ ในยุคแรกๆ จะเชื่อมต่อถึงกันโดยไม่ผ่านชุมสายโทรศัพท์ทั้งนี้เนื่องจากจำนวนเครื่องในขณะนั้นมีอยู่ไม่มาก แต่เมื่อจำนวนเครื่องลูกข่ายมีมากขึ้น มาเชื่อมต่อโดยตรงในลักษณะดังกล่าว ก่อให้เกิดปัญหาในการวางคู่สายซึ่งมีจำนวนเพิ่มขึ้น อย่างมหาศาล ทำให้เห็นความจำเป็นในการนำชุมสายโทรศัพท์มาใช้งาน

2.2 การทำงานของลูปท้องถิ่น

เครื่องลูกข่ายโทรศัพท์ แต่ละเครื่องจะถูก CO หรือ Central Office ซึ่งภายในประกอบไปด้วยอุปกรณ์สลับสาย อุปกรณ์ควบคุมการรับส่งสัญญาณ และระบบแบตเตอรี่ซึ่งทำหน้าที่จ่ายกระแสไฟฟ้าไปยังเครื่องลูกข่าย การเชื่อมต่อระหว่างเครื่องลูกข่ายและ CO จะผ่านทางสายทองแดงสองเส้นต่อหนึ่งวงจร เรียกว่า ลูปท้องถิ่น (Local Loop) โดยมีการเรียกสายเส้นหนึ่งว่า T (มาจากคำว่า TIP) และอีกเส้นหนึ่งว่า R (มาจากคำว่า RING)

อุปกรณ์สลับสายใน CO ทำหน้าที่ตอบสนองการร้องขอเชื่อมต่อวงจรจาก เครื่องลูกข่าย ซึ่งส่งเลขหมายปลายทางมาใช้สัญญาณพัลส์ (pulse) หรือสัญญาณเสียง (tone) แล้วแต่ละชนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของเครื่องลูกข่าย เมื่อสร้างวงจรสื่อสารขึ้นแล้ว เครื่องลูกข่ายค้นหาทาง และปลายทาง จะทำการสื่อสารกันโดยผ่านทางหม้อแปลงคัปปลิง ด้วยการใช้กระแสไฟฟ้า ซึ่งถูกป้องกันจาก CO ไปยังเครื่องลูกข่ายแต่ละด้าน

ในช่วงปกติที่มีได้มีการสนทนาหูโทรศัพท์ (handset) จะถูกวางไว้บนแท่นวาง น้ำหนักของหูโทรศัพท์ จะกดลงบนสวิตช์ตัดต่อทำให้สวิตช์เปิดวงจร เรียกภาวะดังกล่าวว่า “on-hook” วงจรระหว่างเครื่องลูกข่าย และ CO จะถูกแยกออกจากกัน ยกเว้นวงจรในส่วนสัญญาณกริ่ง ของเครื่องลูกข่ายเท่านั้นที่มีได้ต่อผ่านสวิตช์ตัดต่อ โดยมีคาปาซิเตอร์ C ทำหน้าที่ป้องกันมิให้ไฟฟ้ากระแสตรงไหลผ่านวงจร แต่จะยอมให้สัญญาณเรียกจากชุมสาย ซึ่งเป็นไฟฟ้ากระแสสลับผ่านได้เท่านั้น ดังนั้นจึงไม่มีกระแสไฟตรงไหลจาก CO มายังเครื่องลูกข่าย

เมื่อมีการยกหูโทรศัพท์ขึ้น สปริงซึ่งติดตั้งอยู่กับสวิตช์ตัดต่อ จะดันสวิตช์ขึ้น ทำให้เกิดการปิดวงจร วงจรเชื่อมต่อบetween เครื่องลูกข่ายและ CO เกิดการครบวงจร ทำให้มีกระแสไฟตรงไหลผ่านลูบที่องถิ่น เรียกภาวะนี้ว่า “off-hook” สัญญาณ off hook จะถูกส่งไปยังชุมสายโทรศัพท์ เพื่อแจ้งให้ทราบว่า มีผู้ใช้บริการต้องการสร้างวงจรสื่อสารขึ้น ชุมสายโทรศัพท์จะส่งสัญญาณแจ้งให้หมายเลขหมาย (dial tone) กลับไปเพื่อแจ้งให้ผู้ใช้บริการทราบว่าชุมสายพร้อมรับเลขหมายปลายทางแล้ว การส่งเลขหมายจากเครื่องลูกข่ายกลับไปยังชุมสายเป็นไปได้ 2 ลักษณะ ทั้งนี้ขึ้นอยู่กับประเภทของเครื่องลูกข่ายโทรศัพท์ ดังนี้

2.3 การส่งเลขหมายโดยใช้สัญญาณพัลส์

เครื่องลูกข่ายโทรศัพท์รุ่นเก่าซึ่งเป็นแบบหน้าปิดหมุน จะใช้วิธีการส่งเลขหมายโดยสัญญาณพัลส์ โดยการหมุนเลขหมายแต่ละเลข จะเป็นการทำให้สวิตช์ตัดต่อส่งพัลส์ ซึ่งมีจำนวนลูกสัมพันธ์กับเลขหมายที่หมุน เช่น ส่งพัลส์ 2 ลูกในกรณีที่หมุนเลข 2 เป็นต้น คาบเวลาของพัลส์แต่ละลูกจะมีค่าคงที่ และมีค่าน้อยกว่าช่วงเวลาห่างระหว่างพัลส์ลูกสุดท้าย ของเลขหมาย และพัลส์ลูกแรกของเลขหมายถัดไป

2.4 การส่งเลขหมายโดยใช้สัญญาณเสียง

เป็นการส่งสัญญาณซึ่งถูกนำมาใช้งานในโทรศัพท์รุ่นทั่วไป โดยใช้สัญญาณเสียงในย่านแบนด์วิดท์ ของเสียงสนทนาแทนเลขหมายโทรศัพท์ที่ต้องการส่ง ซึ่งจะใช้ได้กับ CO ที่มีการติดตั้งอุปกรณ์ถอดรหัสเสียงแล้วเท่านั้น การส่งสัญญาณชนิดนี้จะใช้ชุดปุ่มซึ่งมีอยู่ 12 ปุ่ม ประกอบด้วยหมายเลข 0 ถึง 9 รวมทั้งเครื่องหมาย * และ # การกดปุ่มใดปุ่มหนึ่งเหล่านี้จะเป็นการกระตุ้นให้

วงจรอิเล็กทรอนิกส์ ซึ่งควบคุมการกดปุ่มสร้างสัญญาณเสียงซึ่งเกิดจากการผสมสัญญาณ 2 ความถี่ เพื่อแทนหมายเลขที่กดนั้น

หลังจากผู้ใช้โทรศัพท์ทำการส่งเลขหมายเป็นที่เรียบร้อยแล้ว CO จะทำหน้าที่สร้างการเชื่อมต่อระหว่างผู้เรียก และเลขหมายปลายทางโดยใช้อุปกรณ์สวิทช์ซึ่ง ภายในเป็นตัวเชื่อมต่อ หากผู้รับปลายทางกำลังยกหูอยู่ในช่วงที่มีการขอเชื่อมต่อในกรณีนี้ CO จะส่งสัญญาณสายไม่ว่าง (busy tone) กลับไปยังผู้เรียกคืนทางแต่หากคู่สายปลายทางมิได้ถูกใช้งาน CO จะสร้างสัญญาณกระดิ่ง (ringback tone) ไปยังเครื่องลูกข่ายของผู้เรียกเพื่อแจ้งผู้เรียกว่า กำลังอยู่ในระหว่างการเรียก เมื่อผู้ถูกเรียกปลายทางทำการยกหูรับสาย จะถือว่าลูบที่ห้องดินทางด้านผู้เรียกเกิดการครบวงจร เนื่องจากมีการยกหูโทรศัพท์ขึ้น และมีไฟกระแสตรงไหลผ่านลูบปลายทาง CO จะหยุดส่งสัญญาณกระดิ่ง และสัญญาณกระดิ่งย้อนกลับไปที่ จากช่วงนี้ไปถือเป็นช่วงการสนทนาของคู่สนทนา

ส่วนของเครื่องลูกข่ายโทรศัพท์ ซึ่งใช้รับสัญญาณเสียงจากผู้พูดเรียกว่าชุดส่งสัญญาณ (transmitter) ทำหน้าที่แปลงสัญญาณเสียงพูดให้เป็นสัญญาณไฟฟ้า โดยการเปลี่ยนแปลงขนาดค่ากระแสไฟฟ้าภายในลูบที่ห้องดิน จะสัมพันธ์กับระดับเสียงของผู้พูด สำหรับส่วนของเครื่องลูกข่ายที่ทำหน้าที่แปลงสัญญาณไฟฟ้า ให้กลับมาเป็นเสียงพูดซึ่งสามารถรับฟังได้เรียกว่าชุดรับสัญญาณ (receiver) สัญญาณซึ่งถูกสร้างขึ้นโดยชุดส่งสัญญาณ จะถูกส่งผ่านลูบที่ห้องดินในรูปของกระแสไฟฟ้า ไปยังชุดรับสัญญาณของเครื่องลูกข่ายปลายทาง ภายในเครื่องลูกข่ายของผู้เรียกจะมีการป้อนสัญญาณ จากชุดส่งสัญญาณในระดับที่ไม่สูงมากนัก กลับไปยังชุดรับสัญญาณของเครื่องเดียวกัน เรียกสัญญาณดังกล่าวว่า ไซด์โทน (sidetone)

ไซด์โทน นับเป็นสัญญาณที่มีความจำเป็นซึ่งใช้แจ้งให้ผู้พูดทราบว่าระดับเสียงของตนเองนั้น ดังมากหรือน้อยเกินไป การปรับระดับของสัญญาณไซด์โทน นับเป็นสิ่งจำเป็นมากไซด์โทนที่มีขนาดแรงเกินไป จะทำให้ผู้พูดพูดเบาเกินไป เนื่องจากการตัดสินใจระดับเสียงของตนเองที่ได้ยิน และไซด์โทนที่เบาเกินไป จะทำให้ผู้พูดพูดเสียงดังเกินไป จนกลายเป็นเสียงตะโกน

เมื่อการสนทนาสิ้นสุดลง คู่สนทนาฝ่ายใดฝ่ายหนึ่ง ทำการวางหูก่อนฝ่ายตรงข้ามสัญญาณ on-hook ที่ได้จากการวางหู (ไม่มีไฟกระแสตรงไหลผ่านลูบที่ห้องดิน) จะถูกส่งไปยัง CO เพื่อแจ้งให้ CO ยกเลิกวงจรการเชื่อมต่อ สำหรับ CO บางแห่งจะปลดวงจรการเชื่อมต่อทันทีไม่ว่าคู่สนทนาฝ่ายใดฝ่ายหนึ่งวางหูโทรศัพท์ แต่ CO บางแห่งจะปลดวงจรให้เมื่อเฉพาะผู้ทำการเรียกวางลูบเท่านั้น

2.5 การติดต่อกันระหว่างผู้เรียก(calling) และผู้ถูกเรียก(called)

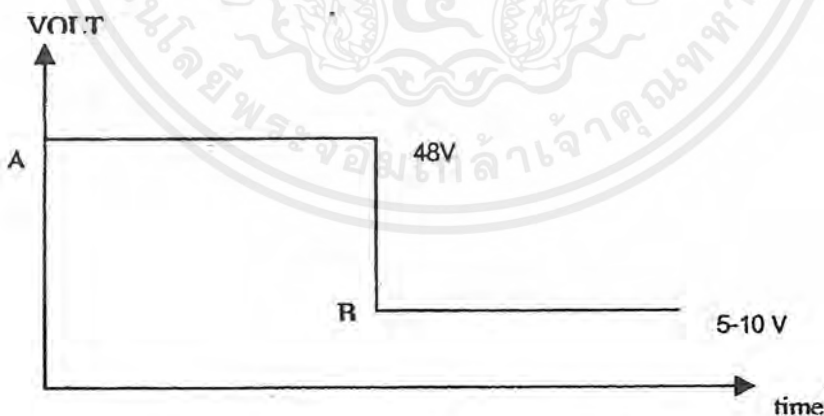
ขั้นตอนการทำงานของโทรศัพท์ แบ่งออกเป็น 2 กรณี คือ ผู้เรียก (calling) กับผู้ถูกเรียก (called)

2.5.1 กรณีผู้เรียก (calling subscriber)

ขณะที่หูโทรศัพท์ว่างอยู่นั้น จะมีไฟฟ้ากระแสตรงตกคร่อมคู่สายโทรศัพท์ที่อยู่ +48 โวลต์ และเมื่อหูโทรศัพท์ถูกยกขึ้น ไฟกระแสตรงที่ตกคร่อมคู่สายโทรศัพท์ +48 โวลต์ จะตกลงมาเหลือ 5-10 โวลต์ ทั้งนี้ขึ้นอยู่กับระบบชุมสายย่อย ขณะเดียวกันนั้นก็จะมีสัญญาณส่งมาจากชุมสาย เสียงที่เราได้ยินคือ สัญญาณ dial tone แสดงว่าพร้อมที่จะหมุนหมายเลขได้ หรือพร้อมที่จะกดหมายเลขได้ ถ้าเลขหมายที่ถูกเรียกไม่ว่าง ผู้เรียกจะได้ยินเสียงสัญญาณ ring back tone หรือ ringing tone แสดงว่าเลขหมายที่เรียกว่างพร้อมที่จะพูดได้ ให้คอยจนกว่าผู้ถูกเรียกจะยกหูรับ

2.5.2 กรณีผู้ถูกเรียก (called subscriber)

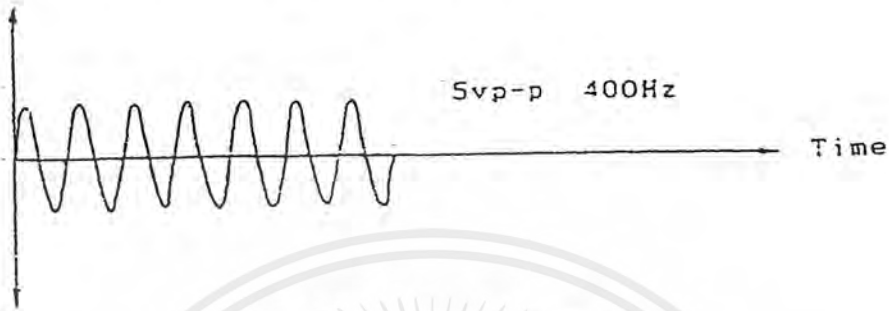
ขณะที่คู่สายว่าง จะมีไฟฟ้ากระแสตรงตกคร่อมคู่สาย +48 โวลต์ และเมื่อมีการเรียกเลขหมายทางชุมสาย จะมีการต่อให้ จะส่งสัญญาณเรียก ringing เป็นแรงดันไฟสลับประมาณ 110-150 โวลต์ และเมื่อมีการยกหูโทรศัพท์ อิมพีแดนซ์ประมาณ 600 โอห์ม ต่อเข้ากับชุมสาย และขณะเดียวกันชุมสายจะหยุดส่งสัญญาณ ringing และทำการต่อคู่สายโทรศัพท์ให้ และทำให้แรงดันตกคร่อมเหลือเพียง 5-10 โวลต์ดังรูปที่ 2



ช่วง A ขณะที่วางคู่สายโทรศัพท์ที่อยู่มีไฟ DC ตกคร่อม +48 โวลต์
 ช่วง B ขณะที่หูโทรศัพท์ถูกยกขึ้นมีไฟ DC ตกคร่อม 5-10 โวลต์
 รูปที่ 2 แสดงไฟกระแสตรงที่เลี้ยงคู่สาย

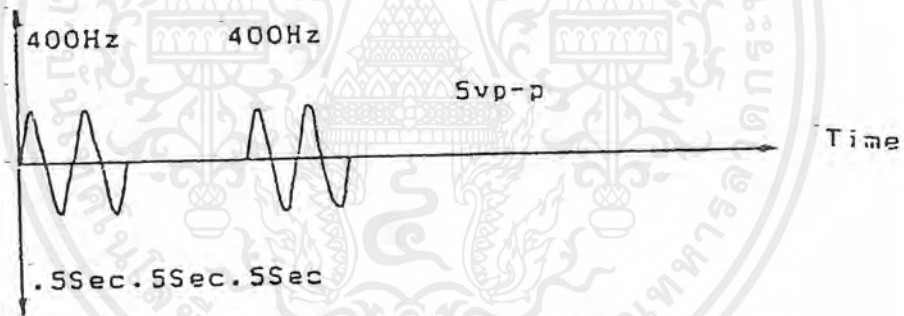
2.5.3 ความถี่สัญญาณต่างๆ ที่เป็นมาตรฐานขององค์การโทรศัพท์

- DIAL TONE ใช้เพื่อแสดงให้ผู้เช่าทราบว่าจะขณะนี้ผู้เช่าสามารถที่จะเรียกไปยังหมายเลขอื่น ได้ ลักษณะสัญญาณเป็นดังรูปที่ 3



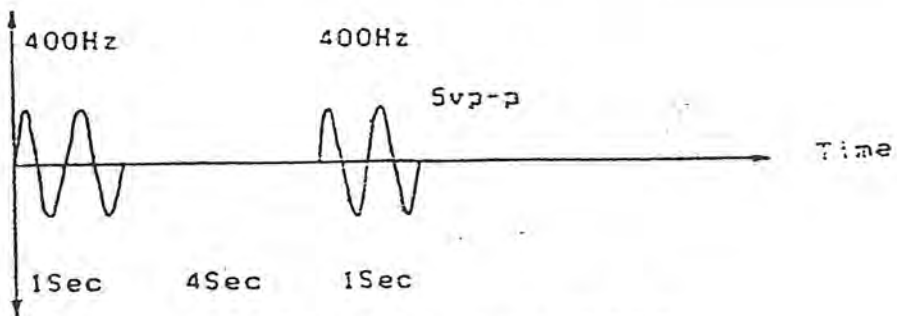
รูปที่ 3 แสดงสัญญาณ DIAL TONE

- BUSY TONE ใช้เพื่อให้ผู้เรียกทราบว่าโทรศัพท์หมายเลขที่ต้องการติดต่อกับขณะนี้ยังไม่ว่าง ควรจะวางหูสักกระยะหนึ่งก่อน จึงเรียกหมายเลขใหม่อีก มีลักษณะสัญญาณเป็นดังรูปที่ 4



รูปที่ 4 แสดงสัญญาณ BUSY TONE

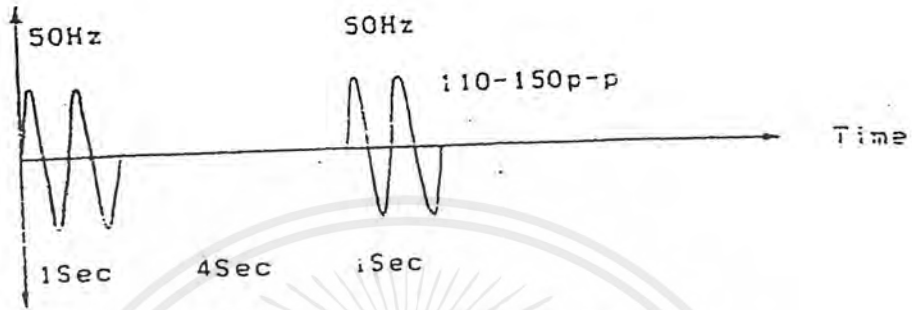
- RING BACK TONE ใช้แสดงให้ผู้เรียกทราบว่าสามารถที่จะติดต่อกับผู้ที่จะติดต่อสนทนาด้วยได้แล้ว แต่อยู่ระหว่างรอการยกหู โดยลักษณะสัญญาณเป็นดังรูปที่ 5



รูปที่ 5 แสดงสัญญาณ RING BACK TONE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- RINGING TONE ใช้พร้อมกับ Ring Back Tone เมื่อสัญญาณเรียกคิงก็จะมีสัญญาณเรียกกลับคิงพร้อมๆ กัน แต่สัญญาณนี้คิงแรงมากเพื่อไปทำให้กระคิงในเครื่องโทรศัพท์คิง โดยลักษณะรูปสัญญาณเป็นคิงรูปที่ 6



รูปที่ 6 แสดงสัญญาณ RINGING TONE

2.5.4 โทรศัพท์ระบบ DTMF

โทรศัพท์ชนิดกดปุ่มระบบ Tone ประกอบด้วยปุ่มกดจำนวน 12 ปุ่ม มีการทำงานเป็นแบบ dual multi frequency เป็นกดจะแบ่งเป็น row 4 แถว(row) และ 3 คอลัมน์ (column)

ตารางที่ 1 แสดงความถี่ในแต่ละหมายเลขหน้าเครื่องโทรศัพท์

	C1 1209 Hz	C2 1336 Hz	C3 1447 Hz
R1 697 Hz	1	2	3
R2 770 Hz	4	5	6
R3 852 Hz	7	8	9
R4 941 Hz	*	0	#

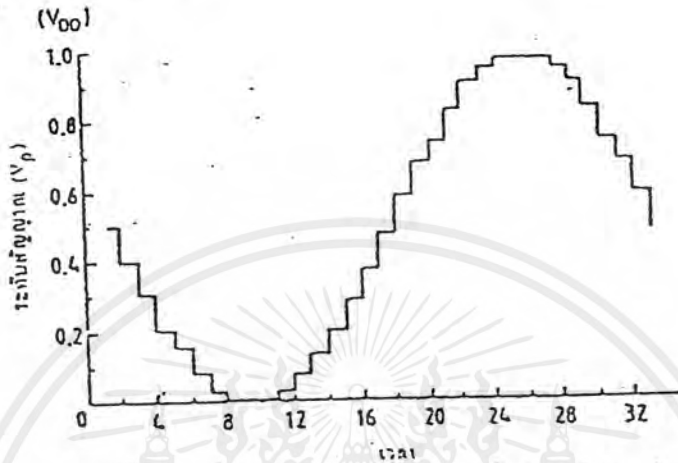
เมื่อคความเลขใดความเลขหนึ่ง จะประกอบด้วย tone เสียง 2 ความถี่ด้วยกันคือ ความถี่สูง และความถี่ต่ำ (ความถี่ทางด้าน column และ row ตามลำดับ) ซึ่งแต่ละความเลขจะให้ความถี่ออกมา 2 ความถี่ด้วยกัน แสดงให้ดูตารางที่ 1 จากตารางจะพบว่าความเลข 1,4,7 และ * อยู่ใน column ที่ 1 โดยความเลขที่ 1,2,3 อยู่ใน row ที่ 1 ตัวเลขแต่ละตัวเป็นการพบกันของความถี่ทาง row และความถี่ทาง column ยกตัวอย่างเช่น เมื่อคคปุ่มความเลข "5" จะอยู่ใน column ของ 1366 Hz และ row ของ 770 Hz ดังนั้นจะได้ความถี่ output ออกมา 2 ความถี่คือ 1336 Hz และ 770 Hz ซึ่งเรียกว่า DTMF ดังนั้นในการสร้างวงจรเพื่อถอดคครหัสความถี่เหล่านี้เอง ในปัจจุบันได้มีการมีอุปกรณ์ที่ทำหน้าที่โดยเฉพาะ คือ MT8870 ของบริษัท INTEL ซึ่งจะทำหน้าที่รับสัญญาณ DTMF มาแปลงให้เป็นค่าเลขฐานสองขนาด 4 บิต ดังนั้นโครงการนี้จึงเลือกใช้ไอซีเบอร์นี้มาทำการถอดรหัส DTMF



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

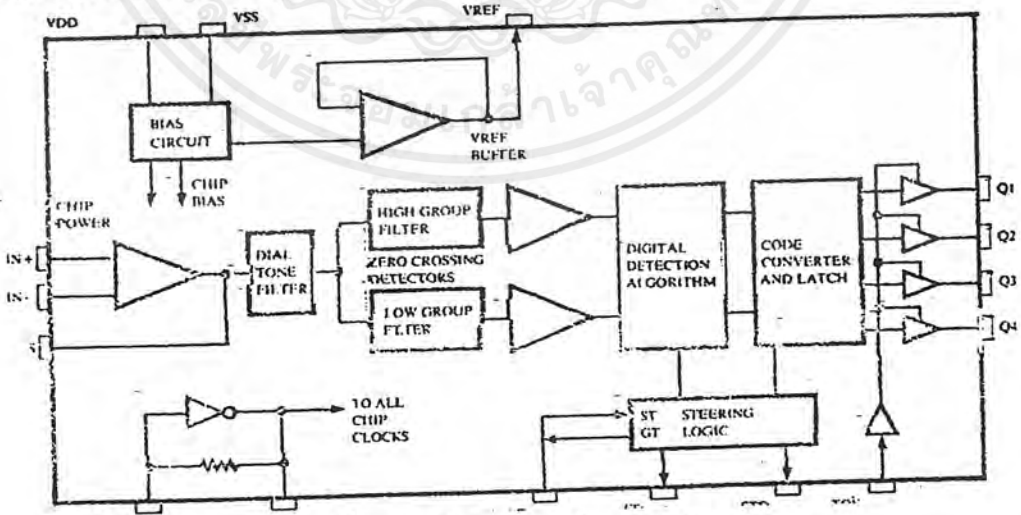
2.6 โครงสร้างทางสถาปัตยกรรมภายในของ MT8870

ลักษณะสัญญาณ DTMF แสดงให้ดูดังรูปที่ 7 ซึ่งจะเห็นได้ว่าในหนึ่งหมายเลข จะประกอบไปด้วย ความถี่ 2 ความถี่ด้วยกัน



รูปที่ 7 แสดงลักษณะสัญญาณ DTMF ที่ได้จากโทรศัพท์

โครงสร้างของ MT8870 แสดงให้ดูดังรูปที่ 8 ประกอบไปด้วยวงจรกรองความถี่ และวงจรลดทอนกำลังทางดิจิทัลเป็นไอซีที่สร้างโดยใช้เทคโนโลยี ISO-CMOS ในส่วนของวงจรกรองความถี่ ใช้เทคนิคของสวิทช์คาปาซิเตอร์ฟิลเตอร์ สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรลดทอนกำลัง ใช้เทคนิคการนับทางดิจิทัลเพื่อตรวจจับ และลดทอนทั้ง 16 ความถี่เป็นเลขฐานสองขนาด 4 บิต และเช็คช่วงเวลาสัญญาณเข้ามา ส่วนภาคอินพุท (input) เป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยาย (Gain) ได้โดยต่ออุปกรณ์ภายนอกเอาท์พุท (output) เป็นวงจรแลตช์ (latch) 3สถานะ

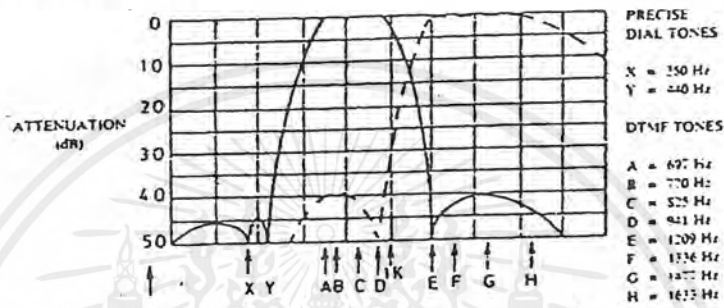


รูปที่ 8 แสดงโครงสร้างภายใน MT 8870

2.6.1 ฟังก์ชันการทำงานภายในของ MT8870

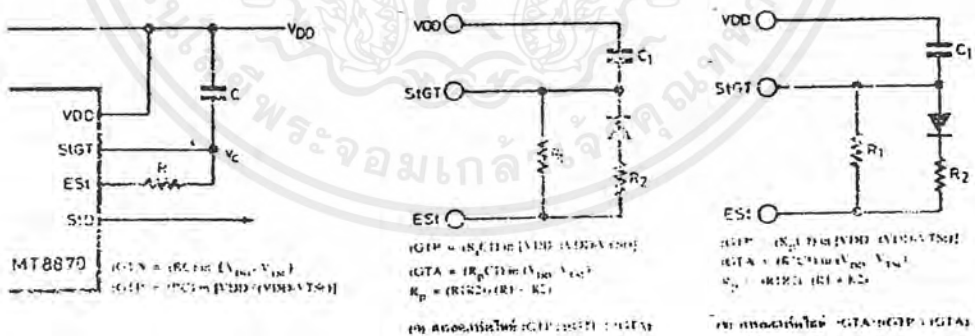
ภายใน MT8870 ประกอบไปด้วยส่วนสำคัญ 5 ส่วนคือ

1. ภาคกรองความถี่ (filter section) ในส่วนนี้จะทำการแยกสัญญาณ DTMF ที่เข้ามาเป็น 2 กลุ่มความถี่ คือ ช่วงความถี่สูง และช่วงความถี่ต่ำ โดยใช้วงจรกรองความถี่อันดับ 6 ชนิด สวิตซ์คาปาซิเตอร์ซึ่งความถี่ที่แยกได้มี 2 ช่วงคือ ช่วงความถี่สูง และช่วงความถี่ต่ำ ซึ่งความถี่ที่ได้จากภาคกรองความถี่นี้แสดงให้ดูดังรูปที่ 9



รูปที่ 9 แสดงความถี่ที่ได้จากภาคกรองความถี่

2. ภาคถอดรหัส (decoder section) ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้ว จะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยเทคนิคการนับแบบดิจิทัล และมีการตรวจสอบความถี่ที่เข้ามาเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบว่าความถี่นั้นถูกต้องสัญญาณที่ขา ESI(early steering) ก็จะแอกทีฟ สำหรับค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ นั้นแสดงดังตารางที่ 2



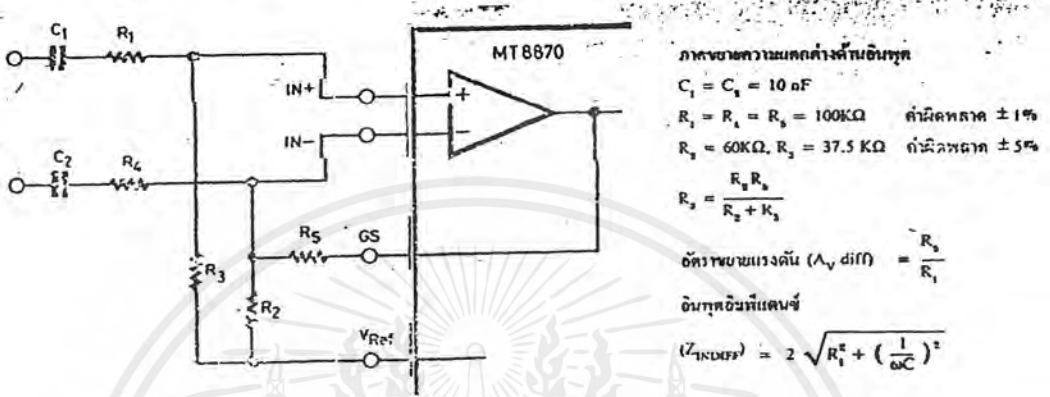
รูปที่ 10 แสดงวงจรตรวจสอบสัญญาณและการกำหนดเวลาการ์ด์ใหม่

ตารางที่ 2 แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ

F_{LOW}	F_{HIGH}	NO	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0

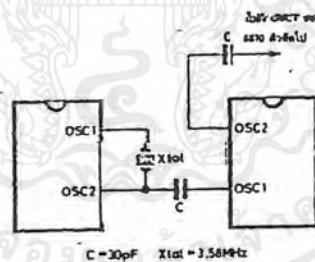
3. ภาคตรวจสอบสัญญาณ (steering circuit) ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุต จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามกำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรส่วนนี้ จะไม่รับ โดยถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใด สามารถตั้งได้โดยใช้ RC ต่อภายนอกสัญญาณที่ขา EST จะเป็น "High" นานใกล้เคียงกับระยะเวลาที่มีความถี่ DTMF เข้ามา สำหรับคำว่า การ์ดไทม์ (gard time) นั้นหมายถึง ช่วงคาบเวลา ของความถี่ที่เข้ามาซึ่งจะตั้งนานเท่ากับ หรือมากกว่าช่วงเวลา ที่เราตั้งไว้จึงจะได้รับการยอมรับ ว่าสัญญาณความถี่ถูกต้องหรือพูดได้ว่าเวลาที่เรที่ตั้งไว้โดย RC ก็คือการ์ดไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามานาน หรือมากกว่าเวลาที่ตั้งไว้ จึงจะสามารถแปลงเป็นตัวเลขได้ ถ้าสัญญาณความถี่เข้ามาสั้นกว่า ก็จะไม่มีการถอดรหัสเป็นตัวเลขออกไป ซึ่งวงจรตรวจสอบสัญญาณและกำหนดเวลาการ์ดไทม์ แสดงให้ดูดังรูปที่

4. ภาคขยายสัญญาณต่างๆ (differential input) วงจรส่วนอินพุทของ MT8870 เป็นภาคขยายออปแอมป์ ที่สามารถปรับอัตราขยายโดยต่อวงจรภายนอกเพิ่มเข้าไป ซึ่งสามารถคำนวณอัตราขยายความแตกต่างของอินพุทและอิมพีแดนซ์ได้ ซึ่งการต่อวงจรภาคอินพุท และการคำนวณอัตราขยายแสดงให้ดูดังรูปที่ 11



รูปที่ 11 แสดงการต่อวงจรภาคอินพุท

5. ภาคกำเนิดความถี่ (oscillator section) ในภาคนี้ภายในไอซี จะมีวงจรเวลาอยู่ภายใน เพียงแค่ต่อแร่คริสตอลขนาด 3.58 MHz ก็สามารถใช้งานได้ทันที ซึ่งการต่อวงจรผลิตความถี่สามารถต่อได้ดังรูปที่ 12



รูปที่ 12 แสดงการต่อวงจรผลิตความถี่

2.6.2 คุณสมบัติของ MT8870

MT 8870 เป็นไอซีเฉพาะงาน ที่มีคุณสมบัติที่จะนำมาใช้งานด้านถอดรหัสสัญญาณ DTMF โดยเฉพาะ และยังมีคุณสมบัติพิเศษอื่น ๆ อีกดังนี้

- เป็นตัวรับและถอดรหัสความถี่ TTL
- กินไฟน้อยใช้ไฟเลี้ยงระดับเดียวกับ TTL
- สามารถตั้งอัตราขยายภายในตัว ไอซีได้
- สามารถปรับการ์ดใหม่ได้
- เป็น ไอซีคุณภาพสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

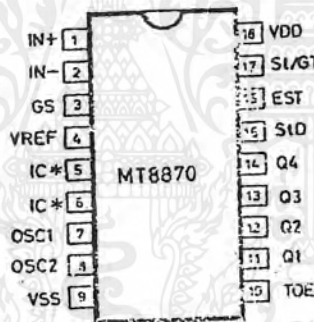
2.6.3 การนำ MT8870 ไปใช้งาน

การนำ MT 8870 ไปใช้งานสามารถนำไปใช้งานได้ดังนี้

1. นำไปใช้งานด้านรีโมทคอนโทรล
2. เครื่องป้องกันโทรศัพท์ทางไกล
3. ใช้งานเกี่ยวกับครีดิทการ์ด
4. ใช้งานร่วมกับคอมพิวเตอร์
5. ใช้งานในชุมสายขนาดย่อยหรือ PABX
6. ใช้งานด้านโทรศัพท์ทั่วไป
7. เครื่องกันขโมย
8. การควบคุมอุปกรณ์ทางโทรศัพท์

2.6.4 การวางตำแหน่งขาของ MT 8870

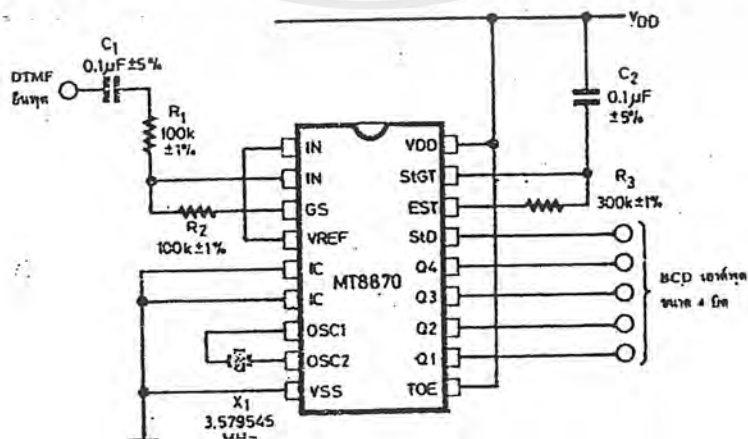
ตำแหน่งของขา MT 8870 แสดงให้เห็นดังรูปที่ 13



รูปที่ 13 แสดงรายละเอียดขาของ MT 8870

2.6.5 การประยุกต์ใช้งาน MT 8870

เราสามารถนำ MT 8870 ไปประยุกต์ใช้งานได้โดยตัวอย่างรวมดังรูปที่ 14



รูปที่ 14 แสดงวงจรใช้งานของ MT 8870

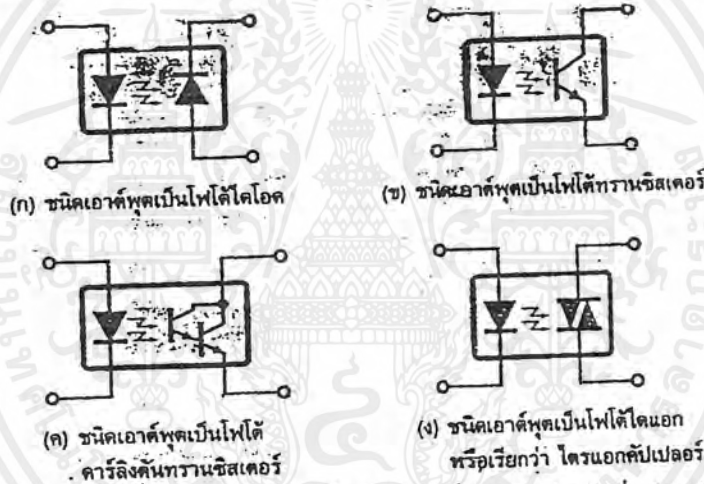
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 ออปโตคัปเปิลเลอร์ (Opto Coupler)

เป็นอุปกรณ์เชื่อมต่อทางแสง ทางออกของการควบคุมแรงดันไฟสูง โดยใช้แรงดันไฟต่ำ มีโครงสร้างพื้นฐานและการนำไปใช้งานดังนี้

2.7.1 โครงสร้างพื้นฐานของออปโตคัปเปิลเลอร์

จะแบ่งเป็น 2 ส่วน คือ ส่วนส่งแสง และส่วนรับแสง โดยทั่วไปส่วนส่งแสงจะใช้ LED อินฟราเรด ส่วนรับแสงจะมีหลายแบบแตกต่างกันไป แล้วแต่ลักษณะการใช้งานอันได้แก่ โฟโตไดโอด สำหรับงานกำลังไฟต่ำ และทำงานในลักษณะเป็นสวิทช์ความเร็วต่ำ โฟโตทรานซิสเตอร์ สำหรับงานกำลังไฟปานกลาง และทำงานเป็นสวิทช์ความเร็วสูง แบบนี้ จะเป็นที่นิยมใช้มากที่สุด โฟโตคาร์ดิ้งทรานซิสเตอร์ สำหรับงานกำลังไฟสูง (แรงดันต่ำ กระแสสูง) และงานไฟฟ้าสลับกำลังสูง ซึ่งมีสัญลักษณ์ของออปโตคัปเปิลเลอร์แบบต่าง ๆ แสดงให้ดูในรูปที่ 15



รูปที่ 15 แสดงสัญลักษณ์ของออปโตคัปเปิลเลอร์แบบต่าง ๆ ซึ่งจะแตกต่างกันที่อุปกรณ์ในส่วนเอาต์พุต

ระหว่างส่วนส่งแสง หรืออินพุต กับส่วนรับแสง หรือเอาต์พุตนั้น จะถูกแยกกันทางไฟฟ้าอย่างสิ้นเชิง ตรงนี้เองจึงทำให้สามารถต่อแรงดันไฟสูงทางเอาต์พุตได้โดยไม่ต้องต่อกราวด์ของไฟสูงเข้ากับไฟต่ำ อันจะก่อให้เกิดปัญหาการรบกวนกันผ่านทางกราวด์ การแยกกัน (isolated) จะมีพารามิเตอร์อยู่ 3 ตัวที่ต้องสนใจคือ

1. ความต้านทาน (isolation resistance) จะมีค่าตั้งแต่ 1×10^{11} โอห์ม หรือมากกว่า 100×10^9 โอห์ม
2. ความจุฉนวน (isolation capacitance) จะมีค่าระหว่าง 1-3 pF ขึ้นอยู่กับสารที่นำมาทำเป็นฉนวนแยกส่วนในออปโตคัปเปิลเลอร์

3. ความสามารถในการรักษาสภาพฉนวน ของสารไดเรกตริก (dielectric breakdown ability) หมายถึง ความสามารถในการทนแรงดันตกคร่อมระหว่างส่วนอินพุต และเอาต์พุต ปกติมีค่าตั้งแต่ 500 โวลท์ขึ้นไป โดยเฉลี่ยจะขึ้นอยู่ที่ 1,000 โวลท์ทั้งนี้ยังขึ้นอยู่กับอุณหภูมิขณะใช้งาน ลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

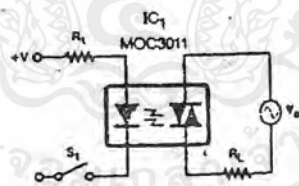
ของรูปสัญญาณที่ใช้งานด้วย หากเกิดกระแสไฟฟ้ากระชากค่าสูงเข้ามาในตัวออปโตคัปเปลอร์ อาจทำให้เกิดการรบกวน หรือลัดวงจรระหว่างส่วนอินพุต และเอาต์พุตได้ ดังนั้นจึงควรเลือกใช้ออปโตคัปเปลอร์ที่มีค่าการทนแรงดันได้สูง ๆ จะดีที่สุด

2.7.2 อัตราการถ่ายทอดสัญญาณของออปโตคัปเปลอร์

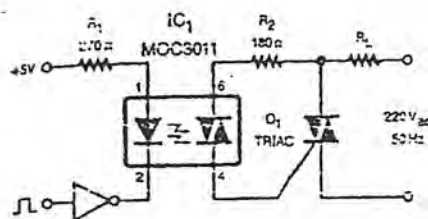
อัตราการถ่ายทอดกระแสไฟฟ้า (Current-Transfer Ratio:CTR) เป็นพารามิเตอร์ที่วัดถึงปริมาณกระแสไฟฟ้าที่ถูกถ่ายทอดจากส่วนอินพุตซึ่งใช้ LED อินฟราเรดไปยังส่วนเอาต์พุตซึ่งเป็นอุปกรณ์ใด ๆ โดยคิดในหน่วยของเปอร์เซ็นต์ของการแยกกันทางไฟฟ้าอย่างสมบูรณ์ ซึ่งสามารถคัดออกมาเป็นอัตราขยายกระแส หรืออัตราการสูญเสียทางไฟฟ้าก็ได้ เมื่อเทียบกับตัวทรานซิสเตอร์ก็คือการคิดหาอัตราขยายกระแสหรือ h_{FE} นั่นเอง ซึ่งเปรียบเทียบกับกระแสอินพุตคือ I_B และกระแสเอาต์พุต คือ I_C แต่ I_B ในที่นี้ คือ กระแสไบแอสตรงของ LED อินฟราเรด หรือ I_F

2.7.3 ไดแอกคัปเปลอร์

อันที่จริงก็คือออปโตคัปเปลอร์ แบบเอาต์พุตเป็นโฟโตไดแอก (photo diac) หรือเรียกว่าตัวขับไดแอก หรือ ไดแอก ไครเวอร์ดิจรูปที่ 16 เป็นวงจรพื้นฐานของออปโตคัปเปลอร์แบบนี้ LED อินฟราเรดในตัวออปโตคัปเปลอร์จะทำงานที่แรงดัน 1.5 โวลต์ กระแส 10 มิลลิแอมป์ และมีอัตราทนกระแสสูงสุด 50 มิลลิแอมป์ ดังเช่นแสงที่เหมาะสมสำหรับ LED อินฟราเรดคือ 15 มิลลิแอมป์ จึงควรเลือกและกำหนดค่าของตัวต้านทานจำกัดกระแสให้ LED อินฟราเรดภายในตัวออปโตคัปเปลอร์ให้เหมาะสม



รูปที่ 16 แสดงวงจรพื้นฐานของการนำไดแอกคัปเปลอร์ไปใช้งาน

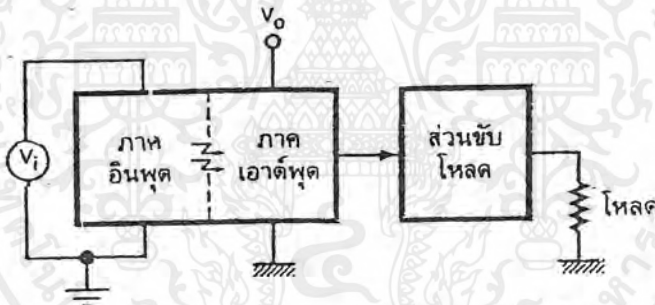


รูปที่ 17 แสดงการใช้งานไดแอกคัปเปลอร์

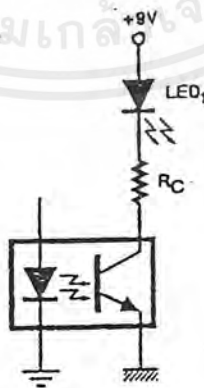
เอาท์พุทของออปโตคัปเปลอร์ชนิดนี้ต้องนำไปขับ ไตรแอก ในรูปที่ 17 แสดงวงจรพื้นฐานของการนำออปโตคัปเปลอร์แบบโฟโตไดโอดแอกนี้ไปใช้งานขับ ไตรแอกเพื่อควบคุมโหลดแบบตัวต้านทานหรือรีซิสตีฟโหลด (resistive load) แต่ถ้าในกรณีที่โหลดเป็นอุปกรณ์จำพวกตัวเหนี่ยวนำ จะต้องมีวงจร snubber เพื่อแก้ไขเรื่องของมูมเฟสของสัญญาณไฟสลับ ดังแสดงการต่อวงจร snubber ลงในวงจรขับ ไตรแอกธรรมดา

2.7.4 วงจรควบคุมโหลดแบบแยกกราวด์

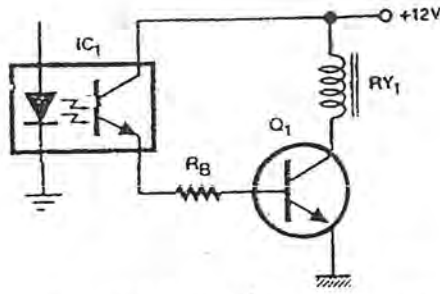
จากบล็อกไดอะแกรมรูปที่ 18 จะเห็นได้ว่า กราวด์ของภาคอินพุท และเอาท์พุทจะไม่ต่อกัน และแรงดันที่ใช้เลี้ยงในภาคอินพุท และเอาท์พุทก็มีค่าต่างกัน การทำงานจะเริ่มจากเมื่อจ่ายไฟเข้าที่อินพุท ไดโอดอินฟราเรดภายในออปโตคัปเปลอร์จะเริ่มทำงาน ส่งแสงไปยังโฟโตทรานซิสเตอร์นำกระแส ส่งผลให้เกิดแรงดันไปกระตุ้นให้ส่วนขับโหลดทำงาน ถ้าหากโหลดต้องการกระแสไฟฟ้าไม่สูงมากนัก ก็สามารถที่จะใช้โฟโตทรานซิสเตอร์ที่อยู่ภายในออปโตคัปเปลอร์ขับได้โดยตรง ดังในรูปที่ 19 แต่ถ้าหากโหลดต้องการแรงดัน กระแสสูงจำเป็นต้องใช้อุปกรณ์สารกึ่งตัวนำที่มีกำลังสูงขับอีกทอดหนึ่ง ดังในรูปที่ 20



รูปที่ 18 แสดงบล็อกไดอะแกรมการควบคุมโหลดแบบแยกกราวด์ของออปโตคัปเปลอร์



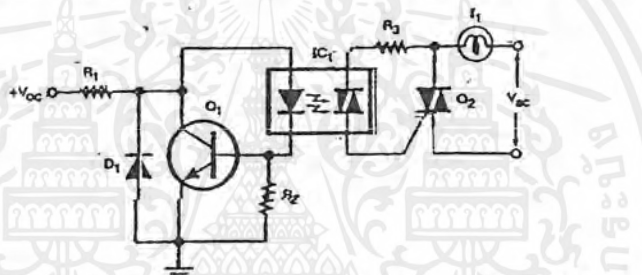
รูปที่ 19 แสดงการใช้โฟโตทรานซิสเตอร์ในออปโตคัปเปลอร์ขับโหลดโดยตรง
ในกรณีที่โหลดต้องการกระแสไฟฟ้าไม่สูงมากนัก



รูปที่ 20 แสดงการต่อทรานซิสเตอร์เข้าที่เอาท์พุทของออปโตคัปเปลอร์เพื่อขับโหลดที่ต้องการกระแสสูง

2.7.5 วงจรควบคุมโหลดไฟสลับโดยใช้ไทรแอกคัปเปลอร์

จากวงจรควบคุมโหลดแบบแยกกราวด์ก่อให้เกิดแนวคิดที่ว่า ถ้าหากเปลี่ยนแรงดันที่จ่ายทางภาคเอาท์พุท เป็น ไฟสลับก็น่าที่จะควบคุม โหลดที่เป็น ไฟสลับได้เพียงแต่ต้องเลือกอุปกรณ์ที่จะมาขับ โหลดให้เหมาะสม และอุปกรณ์ไทรสเตอร์จึงเป็นทางเลือกที่นิยมใช้



รูปที่ 21 แสดงวงจรควบคุมโหลดไฟสลับที่ใช้ไทรแอกคัปเปลอร์อย่างง่าย

อุปกรณ์ไทรสเตอร์ที่นิยมนำมาใช้ขับโหลดไฟสลับ คือ ไทรแอก เนื่องจากคุณสมบัติของตัว ไทรแอกเองที่สามารถทำงานได้ไม่ว่าแรงดันตกคร่อมตัวมันจะเป็นบวกหรือลบ เมื่อเลือกใช้ ไทรแอกเป็นอุปกรณ์ในการขับโหลดแล้ว ออปโตคัปเปลอร์ที่จะนำมาใช้ควบคุมจึงต้องเป็นชนิดที่มีเอาท์พุทเป็นไฟได้ไคแอก ดังนั้นออปโตคัปเปลอร์ที่เลือกใช้ก็คือ ไทรแอกคัปเปลอร์ (triac coupler) มีวงจรพื้นฐานดังรูปที่ 21

2.7.6 โซลิดสเตตรีเลย์ (Solid state relay)

รีเลย์ (relay) เป็นอุปกรณ์ที่ทำหน้าที่ตัดต่อวงจรโดยใช้สัญญาณไฟฟ้าควบคุม โครงสร้างของรีเลย์ ประกอบด้วยขดลวดควบคุม (control coil) และหน้าสัมผัส (contact) ซึ่งมีด้วยกัน 2 ลักษณะคือ หน้าสัมผัสปกติเปิดวงจร (normally open:NO) และหน้าสัมผัสปกติปิดวงจร (normally close:NC) รีเลย์จะทำงานได้เมื่อมีกระแสไฟฟ้าไหลผ่านขดลวดควบคุม ทำให้เกิดแรงแม่เหล็กขึ้น หน้าสัมผัสของรีเลย์ก็จะเกิดการเคลื่อนที่ จากหน้าสัมผัสด้านหนึ่งไปยังอีกด้านหนึ่ง ซึ่งสามารถที่จะสังเกตได้จากเสียงคลิก หรือแฉะ ที่ตัวรีเลย์

รีเลย์มิให้เลือกใช้งานตั้งแต่กระแส และแรงดันต่ำ ๆ ไปจนถึงกระแสและแรงดันสูงมีหน้าสัมผัสเดี่ยว คู่ และสี่หน้าสัมผัส ในกรณีของรีเลย์ขนาดเล็ก เมื่อนำไปใช้งานปัญหาในทางกลไม่

จะมีมากนัก แต่ถ้าหากเป็นรีเลย์ขนาดใหญ่แล้ว การตัดต่อของหน้าสัมผัส อาจเกิดการอาร์กขึ้น หากที่หน้าสัมผัสนั้นเกิดสกปรก อันนำมาซึ่งการเกิดประกายไฟ และสัญญาณรบกวนความถี่สูง ซึ่งอาจก่อให้เกิดอันตรายขณะใช้งานได้ หากมีการป้องกันไม่ดีพอ

เมื่อเป็นเช่นนี้ จึงมีความพยายามที่จะแก้ไขปัญหาดังกล่าว เมื่อเทคโนโลยีของอุปกรณ์สารกึ่งตัวนำได้รับการพัฒนาขึ้น ทำให้เกิดอุปกรณ์ที่เรียกว่า โซลิดสเตตรีเลย์ (solid-state relay) หรืออาจเรียกได้ว่ารีเลย์สารกึ่งตัวนำก็ได้

โซลิดสเตตรีเลย์ คือ รีเลย์ที่สร้างขึ้นจากอุปกรณ์สารกึ่งตัวนำ นั้นหมายความว่า จะไม่มีขดลวดควบคุม ไม่มีหน้าสัมผัสโลหะที่เคลื่อนไหวด้วยแรงแม่เหล็กอีกต่อไป ไม่มีทางที่จะเกิดประกายไฟขณะใช้งานที่แรงดัน และกระแสสูง ๆ ทั้งยังมีขนาดเล็กลงมากสิ้นเปลืองพลังงานไฟฟ้าต่ำ

อุปกรณ์สารกึ่งตัวนำมาสร้างเป็นโซลิดสเตตรีเลย์ ได้แก่ ทรานซิสเตอร์สำหรับงานที่ต้องการกระแส และแรงดันไม่สูงนัก อุปกรณ์ไทรสเตอร์จำพวก เอสซีอาร์ และ ไตรแอก (tirac) สำหรับงานที่ต้องการกำลังงานสูง ๆ โดยอุปกรณ์สารกึ่งตัวนำเหล่านี้ จะเข้ามาทำหน้าที่แทนหน้าสัมผัสของรีเลย์ โดยต่อร่วมกับวงจรถริกเกอร์ ซึ่งทำหน้าที่แทนขดลวดควบคุมในรีเลย์ธรรมดา นั่นคือเมื่อวงจรถริกเกอร์ทำงาน มันจะส่งสัญญาณมากระตุ้นให้ทรานซิสเตอร์หรือไทรสเตอร์ทำงานยอมให้กระแสไฟฟ้าสามารถไหลผ่านตัวมันไปยังโหลดได้

ข้อดีอีกประการหนึ่งของโซลิดสเตตรีเลย์ คือ สามารถที่จะกำหนดให้เริ่มทำงานได้เมื่อไฟดับที่ต่ออยู่กับโหลดมีค่าเท่ากับศูนย์ ทำให้ไม่เกิดกระแสไฟฟ้ากระชากขึ้น อันเป็นหลักการในการพัฒนาโซลิดสเตตรีเลย์ขึ้นมาใช้งานทดแทนรีเลย์แบบเก่า

เมื่อสามารถพัฒนาโซลิดสเตตรีเลย์ได้แล้ว ก็ยังเกิดข้อจำกัดในด้านของการแยกกราวด์ของสัญญาณควบคุมทางอินพุท หรือวงจรถริกเกอร์นั่นเอง กับวงจรที่มีแรงดันและสัญญาณรบกวนจากวงจรเอาต์พุทที่อาจจะกระทบต่อการทำงานของวงจรเอาต์พุท ที่อาจจะกระทบต่อการทำงานของวงจรทางอินพุท และวงจรอื่นใกล้เคียง

เมื่อเป็นเช่นนี้ อุปกรณ์ออปโตอิเล็กทรอนิกส์จึงเข้ามามีบทบาทในการเชื่อมโยงสัญญาณควบคุมกับโหลดกำลังงานสูง โดยอาศัยคุณสมบัติด้านการเชื่อมโยงทางแสง ทำให้สามารถแยกกราวด์ของทั้งสองส่วนออกจากกันได้อย่างสมบูรณ์ อุปกรณ์ออปโตอิเล็กทรอนิกส์ที่จะนำมาใช้ คือ อุปกรณ์เชื่อมโยงทางแสง หรือออปโตคัปเปอเรอร์

และเมื่อนำออปโตคัปเปอเรอร์เข้าไปใช้งานวงจรโซลิดสเตตรีเลย์ จึงทำให้โซลิดสเตตรีเลย์นี้มีความสมบูรณ์แบบอย่างที่สุด จึงอาจจะเรียกโซลิดสเตตรีเลย์ที่ใช้ออปโตคัปเปอเรอร์เป็นส่วนประกอบว่า ออปโตโซลิดสเตตรีเลย์ (Opto Solid State Relay) สามารถแสดงการเปรียบเทียบ ระหว่างรีเลย์, โซลิดสเตตรีเลย์ และออปโตโซลิดสเตตรีเลย์ได้ดังตารางที่ 3

ตารางที่ 3 แสดงการเปรียบเทียบคุณสมบัติต่าง ๆ ของรีเลย์, โซลิตสเตตรีเลย์ และออปโต-โซลิตสเตตรีเลย์

	รีเลย์	โซลิตสเตตรีเลย์	ออปโตโซลิตสเตตรีเลย์
การกินพลังงานไฟฟ้า	สูง	ต่ำ	ต่ำ
ขนาด(ที่แรงดันและกระแสสูง)	ปานกลาง	เล็ก	เล็ก
การแยกกรวดค้ของระดับแรงดันสูงต่ำ	ไม่แยก	ไม่แยก	แยกอิสระ
ราคา(ที่แรงดันและกระแสต่ำ)	ถูก	ปานกลาง-แพง	ปานกลาง-แพง
ราคา(ที่แรงดันและกระแสสูง)	แพง	ปานกลาง	ปานกลาง-แพง
การเกิดสัญญาณรบกวนจากฮาร์โมนิก	มีน้อย	น้อย	น้อย
การควบคุมให้โหลดทำงานที่จุดแรงดันเท่ากับศูนย์	ไม่มี	มี	มี
การเกิดอาร์กขณะหน้าสัมผัสตัดต่อที่แรงดันและกระแสสูง	มี	ไม่มี	ไม่มี
ส่วนเคลื่อนไหวในขณะที่ทำงาน	มี	ไม่มี	ไม่มี

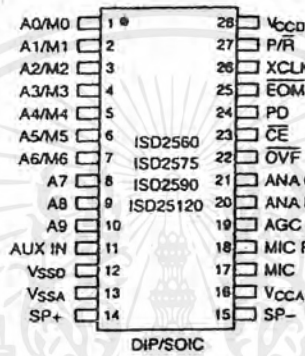
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 โครงสร้างทางสถาปัตยกรรมของ ISD 2590

ISD 2590 เป็นไอซีที่ถูกสร้างขึ้นมาใช้งานเฉพาะงาน โดยจะใช้งานทางด้านบันทึกเสียง โดยเฉพาะ โดย ISD 2590 สามารถนำไปใช้ประโยชน์ต่าง ๆ ได้มากมาย ซึ่งจะขอกว่าถึงเป็นข้อ ๆ ได้ดังต่อไปนี้

2.8.1 คุณสมบัติของ ISD2590

คุณสมบัติหลัก ๆ ที่สำคัญก็น่าจะครอบคลุมถึงความยุ่งยากต่าง ๆ ให้ง่ายและกระทัดรัดลงมาสู่จรรยา ในการใช้งานในตัวเดียวจริง ๆ ดังคุณสมบัติของ ISD 2590 ต่อไปนี้



รูปที่ 22 แสดงลักษณะการจึกษาใช้งานของ ISD 2590

- เพียงไอซีตัวเดียวก็สามารถบันทึกและเล่นกลับได้อย่างง่ายดาย
- ไม่มีอุปกรณ์ประเภทไอซีอื่น ๆ ประกอบร่วมภายนอก
- ไม่ต้องพัฒนาระบบอื่นเข้ามาเสริมเพื่อให้ใช้งานได้
- มีประสิทธิภาพในการบันทึกและเล่นกลับที่ให้เสียงได้เหมือนต้นกำเนิดเสียง
- ควบคุมการบันทึกและเล่นกลับด้วยสวิทช์หรือควบคุมด้วยไมโครคอนโทรลเลอร์
- ระยะเวลาในการบันทึก/เล่น 90 วินาที
- ต่อคาสเซตกันได้โดยตรงเพื่อเพิ่มระยะเวลาให้ยาวขึ้น
- ปิดการทำงานอัตโนมัติเมื่อไม่มีการบันทึกหรือเล่นกลับนานเกิน 1 ปี
- สามารถเก็บความจำไว้ได้นานถึง 100 ปี ไม่ต้องมีแบตเตอรี่สำรอง
- วงรอบการบันทึก 100,000 ครั้ง
- มีวงจรกำเนิดสัญญาณพิกภายในตัว
- สามารถโปรแกรมควบคุมการเล่นกลับเพียงอย่างเดียวเพื่อพัฒนารูปแบบใช้งานได้

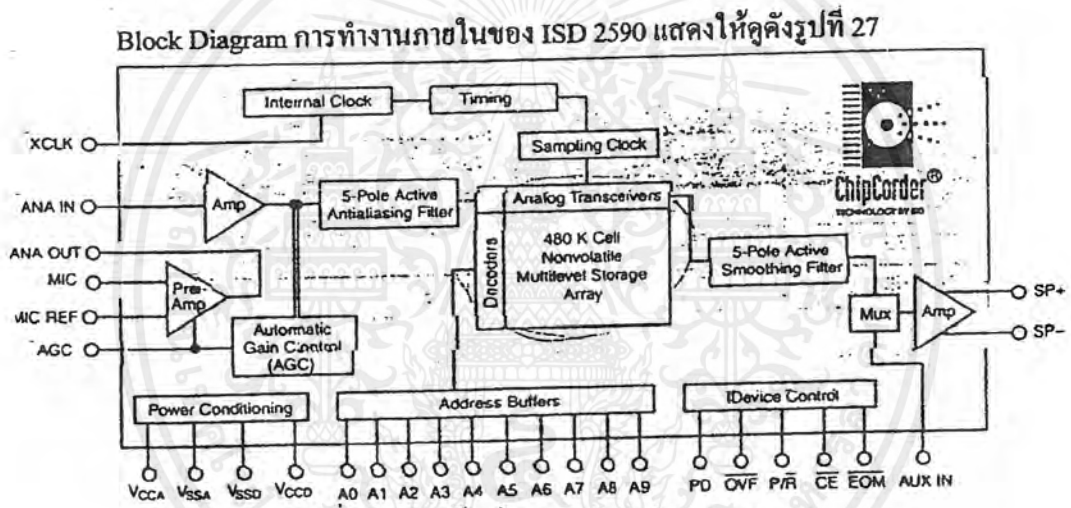
จากคุณสมบัติต่าง ๆ ที่รวมอยู่ในไอซีเพียงตัวเดียวจึงทำให้ง่ายแก่การใช้งานตั้งแต่วงจร

ขยายสัญญาณจากไมโครโฟน จนถึงหน่วยจัดเก็บข้อมูลที่ทำการบันทึกและขับออกลำโพง ก็รวมไว้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในไอซีเพียงตัวเดียว ในโหมดการบันทึก จะจัดเก็บข้อมูลต่าง ๆ ไว้ในหน่วยความจำที่เป็นเซลล์แบบไม่ต้องการแรงดันไฟสำรองเพื่อรักษาข้อมูลไม่ให้สูญหาย (non-volatile memory cells) สัญญาณเสียงที่อยู่ในรูปแบบของสัญญาณอะนาล็อก จะถูกบันทึกไว้ในหน่วยจัดเก็บความจำโดยตรง โดยอาศัยเทคโนโลยี DAST (Direct Analog Storage Technology) และการจัดเก็บความจำก็เก็บในลักษณะที่เป็นสัญญาณอะนาล็อกอยู่เช่นเดิม จึงทำให้การเล่นกลับสามารถให้สัญญาณเสียงที่เหมือนต้นกำเนิดเสียงมาก เพราะไม่มีกระบวนการเปลี่ยนสัญญาณอะนาล็อกเป็นสัญญาณดิจิทัลเข้ามาเกี่ยวข้อง

2.8.2 Block Diagram การทำงานภายในของ ISD 2590

Block Diagram การทำงานภายในของ ISD 2590 แสดงให้ดูดังรูปที่ 23



2.8.3 การวางตำแหน่งขาและการใช้งานเบื้องต้น

การวางตำแหน่งขาของ ISD 2590 แสดงให้ดูดังรูปที่ 22

เบื้องต้นของการทำงานนั้นต้องทำความเข้าใจหรือทราบรายละเอียดของคุณสมบัติทางเทคนิคของไอซีตัวนี้กันเสียก่อน ดังแสดงตารางคุณสมบัติทางเทคนิค หรือ ไฟฟ้าไว้ในตารางที่ 4 รายละเอียดในตารางนี้มีความสำคัญมากต่อการใช้เป็นค่าอ้างอิง ในการออกแบบการใช้งาน และการทำงานเบื้องต้น ในที่นี้จะกล่าวถึงหน้าที่การใช้งานของแต่ละขาทั้งหมด เพราะหากกล่าวถึงการงานธรรมดา ก็คือ ไอซีบันทึกเสียงนั้นคือการทำงาน แต่การทำงานของแต่ละขา และหน้าที่ของแต่ละขาจะมีความสำคัญมากกว่า เพราะจะสามารถนำเอาไอซีไปใช้งานได้ถูกต้องและปลอดภัย (ไอซีไม่เสียหายก่อนจะใช้งานได้)

ตารางที่ 4 แสดงคุณสมบัติทางไฟฟ้าของ ISD 2590

พารามิเตอร์	สัญลักษณ์	ค่า	หน่วย
แรงดันอินพุตด้านต่ำ "0"	V_{IL}	0.8	โวลต์
แรงดันอินพุตด้านสูง "1"	V_{IH}	2	โวลต์
แรงดันเอาต์พุตด้านต่ำ	V_{CL}	0.4	โวลต์
แรงดันเอาต์พุตด้านสูง	V_{CH}	$V_{CC} - 0.4$	โวลต์
แรงดันเอาต์พุตด้านสูงที่ขา OVF	V_{CH1}	2.4	โวลต์
แรงดันเอาต์พุตด้านสูงที่ขา EOM	V_{CH2}	$V_{CC} - 10$	โวลต์
กระแสของแรงดันไฟเลี้ยงที่ $V_{CC} = 5v$	I_{CC}	25 1-10	มิลลิแอมป์
กระแสขณะสแตนด์บายที่ $V_{CC} = 5v$	I_{SB}	1-10	ไมโครแอมป์
กระแสรั่วไหลทางอินพุต	I_{IL}	± 1	ไมโครแอมป์
อิมพีแดนซ์ของโหลดเอาต์พุต	R_{EXT}	16	โอห์ม
ความต้านทานอินพุตของปริแอมป์ไมโครโฟน	R_{MIC}	10	กิโลโอห์ม
ความต้านทานอินพุตของขาอินพุตภายนอก	R_{AUX}	10	กิโลโอห์ม
ความต้านทานอินพุตของขาอินพุตอะนาล็อก	R_{ANAIN}	3	กิโลโอห์ม
อัตราขยายของปริแอมป์ 1	A_{PRE1}	24	เดซิเบล
อัตราขยายของปริแอมป์ 2	A_{PRE2}	5	เดซิเบล
อัตราขยายของขา AUX (สัญญาณภายนอก)	A_{AUX}	1	โวลต์ต่อ โวลต์
อัตราขยายของขาเอาต์พุตลำโพง	A_{APP}	22	เดซิเบล
ความต้านทานเอาต์พุตของขา AGC	R_{AGC}	5	กิโลโอห์ม
แรงดันไฟเลี้ยงตัวไอซีทั้งหมด	V_{CC}	5-7	โวลต์
อุณหภูมิขณะทำงาน	T_S	-65 -150	องศาเซลเซียส

Address/Mode Inputs(A0-A9) (M0-M6) ขา 1-10 ขาแอดเดรส และโหมดอินพุตจะมีอยู่สองฟังก์ชันที่ขึ้นอยู่กับระดับของสอง MSB ของแอดเดรส ถ้าแอดเดรสใดแอดเดรสหนึ่งของสอง MSBs เป็น "0" อินพุตก็จะมาปรากฏที่แอดเดรสบิตทั้งหมด และใช้เป็นแอดเดรสเริ่มต้นสำหรับวงรอบการบันทึก และเล่นกลับ และขาแอดเดรสจะเกิดแลตช์ โดยขอบขาพัลส์ที่ขา CE และถ้า MSBs มีสถานะเป็น "1" ขาแอดเดรส/โหมดอินพุต จะมาขึ้นอยู่ที่โหมดบิตทั้งหมด และเกิดการแลตช์เมื่อพัลส์ขอบขาปรากฏที่ขา CE

Auxiliary Input (AUX IN) ขา 11 จะเป็นขารับอินพุตจากภายนอก ซึ่งเป็นการมัลติเพล็กซ์สัญญาณผ่านออกไปทางเอาต์พุตของวงจรรขยายภายใน และขับออกสู่ขาเอาต์พุตลำโพง โดยขั้นตอนการทำงานนี้จะเกิดขึ้นเมื่อขา CE มีสถานะเป็น "1" วงรอบของการเล่นกลับก็จะสิ้นสุดลง หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณที่บันทึกไว้ถูกเล่นกลับจนหมดสิ้นแล้วมีการต่ออากาศ ISD2590 กันหลาย ๆ ตัว ขา AUX IN ถูกใช้ต่อกับสัญญาณเล่นกลับที่ออกมา จากขาเอาต์พุตลำโพงของตัวก่อนหน้าที่หรือจากตัวอันดับแรก

Ground Inputs (V_{SSA} , V_{SSD}) ขา 12 และ 13 โดยคุณสมบัติของไอซีในตระกูล ISD 2590 จะมีการแยกกันระหว่างกราวด์ของสัญญาณอะนาล็อก และกราวด์ของสัญญาณดิจิทัล ขากราวด์ทั้งสองนี้จะถูกต่อและปิดไว้ภายในตัวถังบรรจุของไอซีการใช้งานขากราวด์ทั้งสองนี้จะเลือกต่อกับกราวด์ของเพาเวอร์ซัพพลายในส่วนที่มีค่าอิมพีแดนซ์ต่ำ เพื่อไม่ต้องทำให้เกิดค่าแรงดันที่แตกต่างกันระหว่างกราวด์ทั้งสอง

Speaker Output (Sp+,Sp-) ขา 14 และ 15 เป็นขาเอาต์พุตออกลำโพง ISD 2590 นี้จะมีวงจรขับสัญญาณความแตกต่างออกสู่ลำโพง ซึ่งประกอบอยู่ในตัวไอซีเรียบร้อยแล้ว โดยมีความสามารถในการขับลำโพงเอาต์พุตได้ 50 มิลลิวัตต์ ที่โหลดลำโพง 16 โอห์ม ขาต่อลำโพงเอาต์พุตทั้งสองนี้จะไม่ต่อขนานกันโดยตรงเด็ดขาด เมื่อต้องถูกใช้ต่ออากาศหลายๆ ตัว และไม่เหมาะในการต่อลำโพงขนานกันทางเอาต์พุตหลายตัว โดยเฉพาะในบางครั้งขาเอาต์พุตลำโพงสามารถต่ออากาศกับไอซีอีกตัวได้โดยตรง เพราะมีตัวเก็บประจุคัปปลิงอยู่ภายในเรียบร้อยแล้ว

Voltage Inputs (V_{CCA} , V_{CCD}) ขา 16 และ 28 เป็นขารับแรงดันที่จะต้องแยกกันต่างหาก ระหว่างขารับแรงดันของวงจรอะนาล็อก และวงจรดิจิทัล ที่ประกอบอยู่ในตัวไอซีแล้ว ขารับแรงดันต้องการแรงดันไฟเลี้ยง +5 โวลต์ และต้องเป็นแรงดันไฟเลี้ยงที่มีสัญญาณรบกวนต่ำมาก

Microphone Input (MIC) ขา 17 จะรับสัญญาณอินพุตที่ผ่านเข้ามายังไมโครโฟนแล้วส่งผ่านสัญญาณเข้าสู่วงจรปรีแอมป์ ที่ประกอบอยู่ในตัวไอซี ภายในประกอบด้วยวงจรควบคุมอัตราขยายอัตโนมัติ (AGC) โดยวงจรนี้จะทำหน้าที่ควบคุมอัตราขยายของวงจรปรีแอมป์ให้มีอัตราขยายอยู่ในช่วง -15 ถึง 24 เดซิเบล ไมโครโฟนภายนอกจะถูกคัปปลิงผ่านตัวเก็บประจุภายนอกในลักษณะอนุกรมกับขา 17 นี้ ค่าความจุ ของตัวเก็บประจุของตัวเก็บประจุ คัปปลิงจะกำหนดค่าโดยค่านึงถึงค่าความต้านทาน 10 กิโลโอห์ม ที่ต่ออยู่ในกับขา 17 ของไอซีเพื่อทำให้เกิดการตัดออฟที่ความถี่ต่ำ

Micro Reference Input (MIC REF) ขา 18 จะต่อขา 18 นี้เข้ากับกราวด์อะนาล็อก (V_{SSA}) โดยมีตัวเก็บประจุต่ออนุกรมอยู่ก่อน เพื่อทำหน้าที่กำจัดสัญญาณรบกวนทางขาอินพุตขา 17 และเพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้ดีกว่า 10 เดซิเบล

Automatic Gain Control Input (AGC) ขา 19 เป็นขาอินพุตเพื่อควบคุมการปรับอัตราขยายของปรีแอมป์ไมโครโฟนทางด้านไดนามิก เพื่อให้เกิดความเหมาะสมกับระดับสัญญาณที่มีย่านกว้างมาก ของสัญญาณทางอินพุตจากไมโครโฟน และเพื่อให้ระดับสัญญาณที่ทำการบันทึกมีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความคิดเพี้ยนน้อยที่สุดขา AGC นี้จะต้องต่อร่วมกับอุปกรณ์ RC เพื่อกำหนดค่าเวลาคงที่โดยมีค่าความต้านทานภายใน 5 กิโลโอห์ม และจะต้องต่อร่วมกับตัวเก็บประจุภายนอกอีกหนึ่งตัวผ่านลงกราวด์ อะนาล็อก ค่าที่เหมาะสมบางครั้งกำหนดไว้ที่ค่าความต้านทาน 470 กิโลโอห์ม และตัวเก็บประจุ 4.7 ไมโครฟารัด

Analog Input (ANA IN) ขา 20 จะรับสัญญาณที่ผ่านวงจรปริแอมป์ออกมาทางขา 21 โดยผ่านตัวเก็บประจุคัปปลิงภายนอกคัปปลิงสัญญาณเข้าที่ขา 20 นี้เพื่อผ่านสัญญาณเข้าไปทำการบันทึกไว้ภายในตัวไอซี ตัวเก็บประจุคัปปลิงภายนอกนี้จะต้องสัมพันธ์กันกับค่าความต้านทานภายในค่า 3 กิโลโอห์ม ซึ่งเป็นอินพุทอิมพีแดนซ์ เพื่อที่จะทำให้เป็นวงจรรองความถี่ค่าแบบคัตออฟ

Analog Output (ANA OUT) ขา 21 เป็นขาเอาต์พุทของวงจรปริแอมป์ขยายสัญญาณจากไมโครโฟนที่ได้รับการควบคุมอัตราขยายจากวงจร AGC ภายในแล้ว

Overflow Output (OVF) ขา 22 สัญญาณพัลส์ “0” จะปรากฏออกมาทางขาเอาต์พุทนี้เพื่อเป็นการแสดงว่าสิ้นสุดการเล่นกลับหรือหน่วยความจำภายในตัว ไอซี ได้ถูกอ่านออกมาหมดแล้ว และจะแสดงเป็นสถานะหยุดการเล่นกลับ พัลส์เอาต์พุทจากขา OVF นี้จะจ่ายให้กับขา CE อินพุทจนกว่าขา PD จะได้รับพัลส์เพื่อทำการรีเซต และเริ่มวงรอบการเล่นกลับใหม่อีกครั้ง พัลส์ที่ขา OVF นี้จะสามารถใช้เริ่มต้นการทำงานของ ISD 2590 ได้เมื่อถูกต่อคาสเทคกันอยู่หลายตัว

Power Down Input (PD) ขา 24 ในขณะที่ไม่มีการบันทึกหรือเล่นกลับที่ขา PD จะมีสถานะเป็น “1” ก็จะเป็นการรักษาระดับการตื่นเปลี่ยนกำลังงานในระดับต่ำมาก ๆ แต่เมื่อเขา OVF มีสถานะเป็น “0” ที่แสดงถึงการเล่นกลับสิ้นสุดลงปรากฏขึ้น ขา PD ปกติจะเป็น “0” อยู่ขณะนั้นก็จะถูกรีเซต และจะเริ่มกระบวนการบันทึกหรือเล่นกลับใหม่อีกครั้ง

End of Message / RUN output (EOM) ขา 25 เป็นส่วนของอุปกรณ์ non - volatile ภายในตัว ไอซีที่จะใช้กำหนดหรือระบุการสิ้นสุดของการเก็บข้อมูลที่ทำการบันทึก ขา EOM นี้จะให้เอาต์พุทออกมาเป็น “0” เมื่อข้อมูลที่ถูกบันทึกอยู่ถูกเล่นกลับออกมาหมดแล้ว

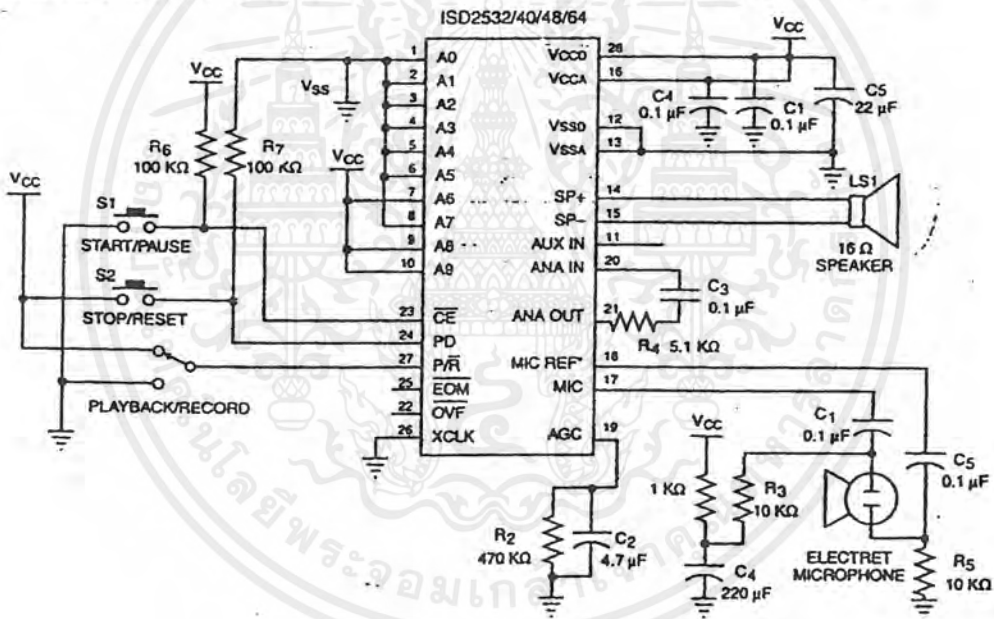
Extenal Clock Input (XCLK) ขา 26 เป็นขารับสัญญาณนาฬิกาภายนอก เพื่อกำหนดค่าความถี่สัญญาณนาฬิกา ในการสุ่มสัญญาณ แต่โดยปกติได้ระบุไว้ว่า สัญญาณนาฬิกาการสุ่มสัญญาณถูกกำหนดไว้ภายในแล้ว ซึ่งจะไม่ขึ้นกับอุณหภูมิภายนอก หรือย่านแรงดันไฟเลี้ยงที่ไม่คงที่การใช้งานปกติแล้วจะต่อขา 25 นี้เข้ากับกราวด์ของไฟเลี้ยง

Playback / Record Input (P/R) ขา 27 เมื่อขาอินพุทควบคุมการเล่น และบันทึกได้รับพัลส์ “1” จะเป็นวงรอบของการเล่นกลับ และถ้าเป็นพัลส์ “0” จะเป็นการเลือกวงรอบการบันทึก ถ้าหากได้รับพัลส์ที่ขอบขาลงของ CE จะเป็นแลตซ์อินพุทที่ขา P/R

เมื่อการทำงานทุกอย่างเชื่อมโยงกันอยู่แค่ภายในตัวไอซีเพียงอย่างเดียว มีการต่ออุปกรณ์ภายนอกว่นน้อยมากก็เป็นาง่ายที่จะประยุกต์เอาไอซีตัวนี้ไปใช้งานได้

2.8.4 การประยุกต์ใช้งาน ISD 2590

การประยุกต์ใช้งานไอซี ISD 2590 นี้ก็ง่ายมากดังการทำงานแต่ละขาใช้งานของไอซีที่ได้อธิบายมาแล้ว และวงจรประยุกต์ใช้งานแสดงไว้ในรูปที่ 24 จะสังเกตเห็นวงจรที่มีความเรียบง่ายและอุปกรณ์ประกอบรวมนที่น้อยมาก ดังแสดงวงจรนับตั้งแต่ลำโพงที่สามารถต่อได้โดยตรงกับไอซีเลย ไมโครโฟนนั้นหากใช้แบบไดนามิกคไมโครโฟนก็สามารถต่อเข้ากับอินพุตไมโครโฟนหรือไอซีได้เลยโดยตรง หากเป็นแบบคอนเดนเซอร์ไมโครโฟนจะต้องมีการไบแอสค่าแรงดันให้กับไมโครโฟนอย่างเหมาะสม ดังที่แสดงไว้ในวงจรประยุกต์ใช้งานนี้ การทำงานนอกเหนือจากนี้คงไม่ต้องอธิบาย เพราะได้กล่าวถึงแล้วในการทำงาน และหน้าที่ใช้งานของแต่ละขา



รูปที่ 24 แสดงวงจรประยุกต์ใช้งานของ ISD 2590

การประยุกต์ใช้งานไอซีนอกเหนือจากนั้นก็คือ การประยุกต์ใช้งานร่วมกับระบบไมโครคอนโทรลเลอร์ควบคุม และการพัฒนาโปรแกรม เพื่อควบคุมผ่านไมโครคอนโทรลเลอร์ ก็จะทำให้ ISD 2590 ทำการบันทึก และเล่นกลับได้ในหลากหลายของฟังก์ชันการทำงานขึ้นกับความสามารถและประสิทธิภาพของโปรแกรมควบคุม

2.9 ทฤษฎีพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51

MCS-51 ประกอบด้วย ไมโครคอนโทรลเลอร์ หลายรุ่น ซึ่งมีสถาปัตยกรรมที่เหมือนกัน เพียงแต่มีขนาดหรือจำนวนหน่วยการทำงานภายในที่แตกต่างกัน อาทิเช่น ใช้เทคโนโลยีในการผลิตที่แตกต่างกัน

ไมโครคอนโทรลเลอร์ เบอร์ที่นับว่าเป็นเบอร์พื้นฐานสำหรับตระกูล MCS51 ได้แก่เบอร์ 8051 และ 8031 โดยเบอร์ 8051 จัดเป็นสมาชิกตัวแรกของตระกูลมีคุณลักษณะพื้นฐานดังต่อไปนี้

- หน่วยประมวลผลกลางขนาด 8 บิต
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำโปรแกรม 64 กิโลไบต์
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำข้อมูล 64 กิโลไบต์
- หน่วยความจำโปรแกรมภายในขนาด 4 กิโลไบต์ แบบ EPROM (เบอร์ 8751) หรือแบบ ROM (เบอร์ 8051)
- หน่วยความจำแบบ RAM ภายในจำนวน 128 ไบต์
- พอร์ตอินพุต/เอาต์พุตแบบขนาน จำนวน 32 เส้น
- วงจรนับ/จับเวลาขนาด 16 บิต
- วงจรสื่อสารแบบอนุกรมแบบฟูลดูเพล็กซ์
- วงจรการควบคุมการอินเตอร์รัพจากแหล่งสัญญาณ 6 ประเภท
- วงจรออสซิลเลเตอร์ภายใน

2.9.1 รายละเอียดของขาสัญญาณของไมโครคอนโทรลเลอร์

รายละเอียดของขาแสดงให้ดูดังรูปที่ 25



รูปที่ 25 แสดงการจัดวางขาของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Vcc (ขา 40) ต่อกับ +5V
- Vss (ขา 20) เป็นขา GND
- พอร์ต 0 (ขา 32-39) มีทั้งหมด 8 บิต คือ (P0.7-P0.0) ใช้งานได้ 2 หน้าที่ คือ แอคเครส บัส และคาส์บัส เมื่อต้องการติดต่อกับหน่วยความจำภายนอก หรือเป็นไอโอพอร์ต ถ้าต้องการให้ทำงานเป็นอินพุทพอร์ตต้องส่งลอจิก “1” ไปยังพอร์ตนี้
- พอร์ต 1 (ขา1-8) มีทั้งหมด 8 บิต คือ (P1.0-P1.7) มีโครงสร้างคล้าย พอร์ต 0 แต่จะใช้ ความต้านทานภายในแบบพูลอัพแทน internal pull up register
- พอร์ต 2 (ขา 21-28) มีทั้งหมด 8 บิต คือขา (P2.7-P2.0) มีโครงสร้างคล้าย พอร์ต 0 พอร์ตนี้ทำงาน 2 หน้าที่ คือสามารถใช้เป็นแอสซินโครนัสขนาด 8 บิต (A15-A8) และ เป็นไอโอพอร์ต ใช้งานได้ทั่วไป เมื่อจะใช้งานเป็นอินพุทพอร์ตต้องส่งลอจิก “1” มาที่ พอร์ตนี้
- พอร์ต 3 (ขา10-17) มีทั้งหมด 8 บิต คือขา (P3.7-P3.0) มีโครงสร้างคล้าย พอร์ต 1 ทำงานได้ 2 หน้าที่ คือเป็นไอโอพอร์ต ถ้าจะโปรแกรมให้เป็นอินพุทพอร์ตต้องส่ง ลอจิก “1” มาที่พอร์ตนี้ก่อน และอีกหน้าที่หนึ่งก็คือ ใช้ส่งสัญญาณควบคุมออกมา และ รับสัญญาณเข้าไปสัญญาณต่าง ๆ มีดังนี้

P3.0/RXD (serial input port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม (UART)

P3.1/TXD (serial output port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม (UART)

P3.2/INT0 (external interrupt0) ใช้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์ 0

P3.3/INT1 (external interrupt1) ใช้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์ 1

P3.4/T0 (counter 0 external input) ขารับสัญญาณพัลส์อินพุทเข้าไปยังวงจรร counter 0

P3.5/T1 (counter 1 external input) ขารับสัญญาณพัลส์อินพุทเข้าไปยังวงจรร counter 1

P3.6/WR (external data memory write stobe) ขาสัญญาณควบคุมการเขียนข้อมูลลงใน หน่วยความจำภายนอก

P3.7/RD (external data memory read stobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วย ความจำข้อมูลภายนอก

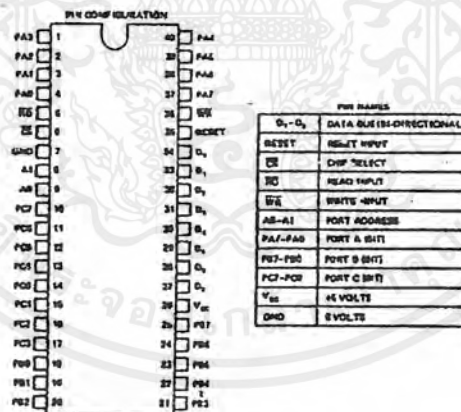
- ALE (ขา30) เป็นขาส่งสโตรปสำหรับใช้ในการแลตซ์แอสซินโครนัสไบท์ต่ำ (A7-A0) ที่ส่ง ออกมาจาก (พอร์ต 0) สัญญาณนี้จะแอสซินโครนัสทุก ๆ 2 ครั้งใน 1 แมกซ์ซินไซเคิล
- PSEN (ขา29) เป็นขาสโตรปที่ใช้สำหรับอ่านข้อมูลจาก Program Memory ภายนอก สัญญาณนี้จะส่งออกมา 2 ครั้งในแต่ละแมกซ์ซินไซเคิลแต่ถ้าเป็นการอ่าน internal program memory จะไม่มีสัญญาณออกที่ขานี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- EA (ขา 30) ใช้เลือกหน่วยความจำโปรแกรมภายนอก
 1. บิต "0" จะอ่านโปรแกรมจากภายนอกชิพ
 2. บิต "1" จะอ่านโปรแกรมจากภายในชิพ
- RST (ขา 6) ขารีเซ็ต จะรีเซ็ตได้ก็ต่อเมื่อบิตลอจิก "1" เข้าที่ขานี้นานอย่างน้อย 2 แมกซ์
- XTAL1 (ขา 19) ใช้ต่อคริสตอลภายนอกโดยเป็นอินพุตเข้าสู่วงจรรอสซิลเลเตอร์ภายใน
- XTAL2 (ขา 20) ใช้ต่อคริสตอลภายนอกโดยเป็นเอาต์พุตของวงจรรอสซิลเลเตอร์ภายใน

2.9.2 การเชื่อมต่อ 8255 กับ MCS51

8255 เป็น ชิพขนาดใหญ่ 40 ขามีอยู่ 3 พอร์ตคือ A,B,C เป็นพอร์ต 8 บิต ที่สามารถโปรแกรมให้เป็นอินพุตหรือเอาต์พุตก็ได้ โดยที่พอร์ต C ยังแบ่งเป็น 4 บิตล่าง และ 4 บิตบน โดยมีโครงสร้าง ดังรูปที่ 26



รูปที่ 26 แสดงการจัดวางขาของ 8255

จะขอกล่าวถึงการเชื่อมต่อ 8255 กับ CPU เป็นคั้งหัวข้อคั้งต่อไปนี้

1. โหมดการทำงาน

การทำงานมีอยู่ด้วยกัน 3 โหมด ดังนี้

- โหมด 0 มีการทำงานแบบ BASIC I/O ไม่มี handshake
- โหมด 1 โหมดนี้ใช้พอร์ต A,B ในการรับหรือส่งข้อมูล และใช้พอร์ต C ในการตรวจสอบสัญญาณ (handshake)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โหมด 2 โหมดนี้ใช้พอร์ท A ในการรับส่งข้อมูล 2 ทิศทาง และพอร์ท B ในการรับหรือส่งข้อมูล และใช้พอร์ท C บิต 0,1,2 ในการรับส่งข้อมูลบิต และบิต 4,5,6 เป็นสัญญาณ handshake

2. ตารางสรุปโหมดการทำงานของ 8255

ซึ่งโหมดการทำงานของ 8255 สามารถสรุปได้เป็นตารางดังตารางที่ 5

ตารางที่ 5 แสดงโหมดต่าง ๆ ของ 8255

	MODE 0		MODE 1		MODE 2
	IN	OUT	IN	OUT	GROUP A ONLY
PA ₀	IN	OUT	IN	OUT	↔
PA ₁	IN	OUT	IN	OUT	↔
PA ₂	IN	OUT	IN	OUT	↔
PA ₃	IN	OUT	IN	OUT	↔
PA ₄	IN	OUT	IN	OUT	↔
PA ₅	IN	OUT	IN	OUT	↔
PA ₆	IN	OUT	IN	OUT	↔
PA ₇	IN	OUT	IN	OUT	↔
PB ₀	IN	OUT	IN	OUT	—
PB ₁	IN	OUT	IN	OUT	—
PB ₂	IN	OUT	IN	OUT	—
PB ₃	IN	OUT	IN	OUT	—
PB ₄	IN	OUT	IN	OUT	—
PB ₅	IN	OUT	IN	OUT	—
PB ₆	IN	OUT	IN	OUT	—
PB ₇	IN	OUT	IN	OUT	—
PC ₀	IN	OUT	INTR _B	INTR _B	I/O
PC ₁	IN	OUT	IBF _B	OBF _B	I/O
PC ₂	IN	OUT	STB _B	ACK _B	I/O
PC ₃	IN	OUT	INTR _A	INTR _A	INTR _A
PC ₄	IN	OUT	STB _A	I/O	STB _A
PC ₅	IN	OUT	IBF _A	I/O	IBF _A
PC ₆	IN	OUT	I/O	ACK _A	ACK _A
PC ₇	IN	OUT	I/O	OBF _A	OBF _A

3. สัญญาณต่าง ๆ ของ 8255

- D7-D0 บัสข้อมูลเชื่อม โยงกับ CPU
- A1-A0 ใช้เลือกพอร์ท A,B,C และพอร์ทควบคุม
- RESET เมื่อขานี้ได้รับสัญญาณกระตุ้นลอจิก “1” จะทำให้ 8255 ถูกรีเซ็ตมีผลทำให้ทุกพอร์ทเป็นอินพุททันที
- PA7-PA0 เป็นพอร์ทขนาน 8 บิต
- PB7-PB0 เป็นพอร์ทขนาน 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการทำงานของวงจร

การทำงานภายในเครื่องประกอบด้วยส่วนหลัก ๆ ดังนี้

1. ส่วนประกอบของอุปกรณ์ (Hard ware)
2. ส่วนของ program (Soft ware)

3.1 ส่วนประกอบภายในเครื่อง (Hard ware)

ภายในเครื่องประกอบด้วยภาคต่าง ๆ ดังนี้

1. ภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์ (Detect Ringing & Hand Shake)
2. ภาคนับเวลา (Counter&Timmer)
3. ภาคถอดรหัสสัญญาณ DTMF (DTMF Decoder)
4. ภาคบันทึกเสียง (Record)
5. ภาคประมวลผลกลาง (Controller)
6. ภาคเอาต์พุต (Output Driver)
7. ภาคจ่ายไฟ (Power Supply)

3.2 การทำงานโดยรวมของวงจร

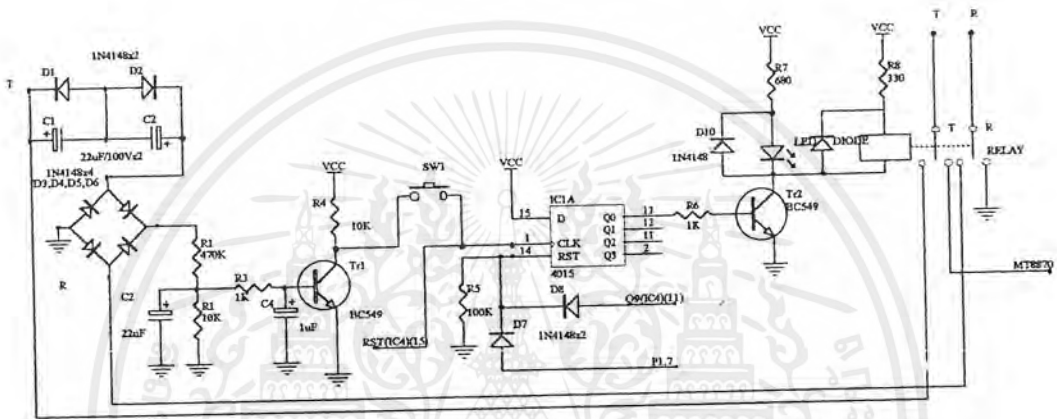
การทำงานอย่างคร่าว ๆ ของวงจรเป็นดังนี้

เริ่มมีสัญญาณกระดิ่งเข้ามาทางค่านอินพุตของภาคตรวจจับสัญญาณกระดิ่ง แล้วแปลงเป็นสัญญาณพัลส์ ให้เครื่องรับรู้ว่ามีโทรเข้ามาแล้ว หลังจากนั้นจึงทำการยกหูโทรศัพท์ โดยการทำให้อิมพีแดนซ์ของสายโทรศัพท์ที่มีค่าต่ำกว่า 600 โอห์ม ต่อจากนั้น ภาคบันทึกเสียงเริ่มทำงานคล้ายๆ กับโทรศัพท์อัตโนมัติทั่ว ๆ ไป เพื่อให้ผู้ใช้สะดวกต่อการใช้งานและเพื่อให้ผู้ใช้ต้องการเข้ามาว่าต้องการทำอะไรกับเครื่อง หรือเครื่องใช้ไฟฟ้าที่ต่อพ่วงอยู่นี้บ้าง เมื่อผู้ใช้เริ่มมีการกดปุ่มส่งการเข้ามา ก็ให้ภาคแปลงรหัสสัญญาณ DTMF ทำการแปลงความถี่ 2 ความถี่ที่มาจากสัญญาณ DTMF ให้เป็นรหัสไบนารี 4 บิต ให้ภาคประมวลผลกลาง ทำการแปลคำสั่ง แล้วประมวลผลไปว่าต้องการทำอะไรต่อไป หลังจากนั้นส่งการออกไปยังภาคเอาต์พุต ให้มีการเปิด-ปิดอุปกรณ์ไฟฟ้าต่าง ๆ ที่ต่อร่วมอยู่กับช่องสัญญาณต่าง ๆ หรือทำการหน่วงเวลารอคอยจนถึงเวลาที่ผู้ใช้ต้องการว่าให้ปฏิบัติการแล้วค่อยส่งการออกไป โดยในเครื่องนี้ได้มีการป้องกันผู้ไม่หวังดีเข้ามาภายในระบบ โดยการตั้งรหัสผ่านไว้ ซึ่งจะเขียนอยู่ในส่วนของโปรแกรม โดยจะตั้งรหัสผ่านไว้จำนวน 4 หลัก จึงปลอดภัยได้ระดับหนึ่งสำหรับผู้ไม่หวังดี และยังออกแบบให้มีวงจรนับภายใน เพื่อป้องกันการโทรเข้ามาแล้วไม่มีการตอบรับ หรือการกดปุ่มใด ๆ เข้ามา ซึ่งจะส่งผลทำให้เครื่องทำงานไม่ครบวงจร

การทำงานจึงทำให้เครื่องค้างรอคำสั่งอยู่ต่อไป แม้ว่าผู้ใช้จะวางหูทิ้งไปแล้ว เพื่อเป็นการป้องกันจึง ออกแบบให้เป็นวงจรนับขึ้นมานิ่งซูด เมื่อไม่มีการกดปุ่มใด ๆ เข้ามาในระยะเวลาหนึ่ง (ซึ่งใน เครื่องนี้ตั้งเวลาไว้ 1 นาที) ก็จะมีสัญญาณออกไปเพื่อให้เครื่องทำการวางหูโทรศัพท์ต่อไป

3.3 วงจรภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์

รูปร่างภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์แสดงดังรูปที่ 28 ซึ่งมีการทำงาน ของวงจรดังนี้



รูปที่ 28 แสดงการต่อวงจรภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์

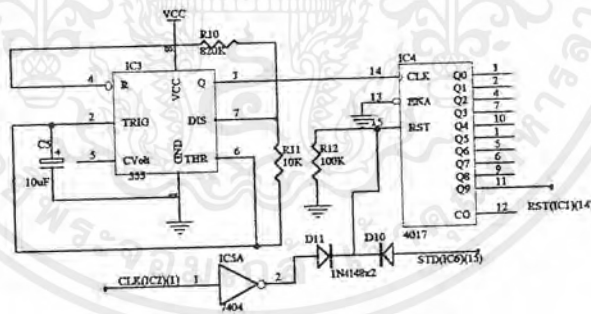
จากสัญญาณ โทรศัพท์เมื่อ ไม่มีการยกหู จะมีไฟเลี้ยงที่โทรศัพท์ประมาณ 48 VDC แต่เมื่อมีการโทรเข้ามา ที่ชุมสายจะมีการส่งสัญญาณกระดิ่งเข้าเป็นแรงดันไฟประมาณ 110 VAC ขึ้นมาบนไฟ DC เป็นเวลาประมาณ 2 วินาที สลับกับ ไม่มีการส่งสัญญาณกระดิ่งอีก 4 วินาที จากสัญญาณตรงนี้เราสามารถลดขนาดให้เหลือเป็นสัญญาณพัลส์ได้ดังนี้

เริ่มแรกโดยการกรองเอาไฟ DC ออกจาก AC ก่อน โดยใช้ D_1, D_2 และ C_1, C_2 ดังรูปวงจรตั้งนั้น เอาท์พุทของขา D_2 และ C_2 จึงเป็นมีแรงดัน 110 VAC นำไป เรกติไฟล์โดย D_3-D_6 จะทำให้ได้เป็นแรงดันไฟ DC ออกมา หลังจากนั้น ทำการลดขนาดของแรงดันลงโดยใช้ R_1 กับ R_2 เป็นวงจรแบ่งแรงดัน หลังจากนั้นกรองแรงดันให้เรียบโดย C_3 ซึ่งจะได้แรงดันตกคร่อม R_2 ตรงนี้ประมาณ 1.5 VDC นำไปขับให้ทรานซิสเตอร์ทำงาน โดยมี R_3 และ C_4 เป็นฟิลเตอร์กรองสัญญาณรบกวนจากภายนอก ดังนั้นเมื่อมี สัญญาณกระดิ่งเข้ามาจะทำให้ทรานซิสเตอร์นำกระแสเหมือนช็อคขา C ลงกราวด์ จากเดิมเอาท์พุทที่ขาดออสซิลเลเตอร์ เป็น 5V ก็จะกลับกลายเป็น 0V ส่วน SW_1 ต่อไว้สำหรับให้ผู้ใช้ทำงานที่หน้าเครื่อง (กรณีไม่ได้โทรเข้ามา แต่ต้องการใช้เครื่องนี้ภายในบ้าน) เมื่อมีการกดสวิทช์เข้ามา ก็จะทำให้วงจรขาด จากเดิมมี 5V ก็จะกลายเป็นช็อคผ่าน R_5 ลงกราวด์ไปทำให้มีการเปลี่ยนแรงดัน เมื่อมีการเปลี่ยนระดับของแรงดันที่ขา clock ของ IC_1 ก็จะทำให้ IC_1 ซึ่งเป็น Shift register เกิดการเลื่อนเอาาระดับ logic ที่ขา D ไปออกที่ Q_0 (ขา13) หรือเลื่อน 5V ไปที่ Q_0 นั้นเอง ซึ่ง

จะทำให้ Q₀ มีระดับแรงดันเป็น 5V ผ่าน R₆ ไปทำให้ Tr₂ นำกระแสเหมือนซ็อกคาคอลเลคเตอร์ ลงกราวด์ แล้วก็มีเอาต์พุตที่ขา C เป็น 0V เสมือนไปต่อขา รีเลย์ให้ลงกราวด์เกิดการครบรูปทำให้ รีเลย์เกิดการเหนี่ยวนำให้สวิทช์เชื่อมต่อหน้าสัมผัส ทำให้ R9 ครอบสายโทรศัพท์ จึงทำให้มีพีแดนซ์ภายในโทรศัพท์มีค่าต่ำกว่า 600 โอห์ม จึงเสมือนมีการยกหูโทรศัพท์เกิดขึ้น แต่ยังมี การนำเอาเอาต์พุตที่ขา Q₀ ของ IC₁ ไปบอกให้ภาคประมวลผลกลาง ได้รับรู้ว่ามีการยกหูโทรศัพท์เกิดขึ้นแล้ว เตรียมตัวรับคำสั่งอื่น ๆ ต่อไป

3.4 วงจรภาคนับเวลา

สร้างขึ้นมากเพื่อกันการโทรเข้ามาแล้วไม่ได้ตั้งการใด ๆ เลย แล้วก็วางหูทิ้งไปเฉย ๆ หรือไม่ได้ตั้งการแต่ไม่ครบรูปการทำงาน ทำให้โทรศัพท์เกิดการยกหูค้างเกิดขึ้น ซึ่งจะทำให้ผู้ใช้ไม่สามารถโทรเข้ามาตั้งการใด ๆ ได้อีกเพราะโทรศัพท์สายจะไม่วางไป ดังนั้นทำการออกแบบเป็นวงจรมัน โดยใช้อินทิเกรเตอร์ เบอร์ 4017 ซึ่งเป็นตระกูล CMOS กับไอซีผลิตความถี่ (Timmer IC) เบอร์ 555 ซึ่งต่อร่วมกันคัมรูปที่ 29 ซึ่งจะมีเอาต์พุตออกมาทุก ๆ 1 นาที ถ้าไม่มีการรีเซท และยังไม่เป็นสัญญาณรีเซท IC₁ ทำให้เอาต์พุตของ Q₀ เป็น 0V Tr₂ หยุดทำกระแส ทำให้ รีเลย์ไม่ครบรูปไม่เกิดการเหนี่ยวนำ สวิทช์หน้าสัมผัสทางด้านเอาต์พุตเกิดการเปิดออก ทำให้ โทรศัพท์มีอิมพีแดนซ์ที่เพิ่มขึ้นมากกว่า 600 โอห์ม เสมือนมีการวางหูโทรศัพท์เกิดขึ้นนั่นเอง



รูปที่ 29 แสดงการต่อวงจรภาคนับเวลา

IC3 จะผลิตความถี่ขึ้นมาที่ 0.171 Hz ซึ่งคำนวณได้จากสูตร

$$f = \frac{1}{(R_{10} + 2R_{11})C_5 \ln 2}$$

$$f = \frac{1}{(820K + 2 \times 10K)10\mu F \ln 2} = 0.171Hz$$

ดังนั้นได้ความถี่มีค่า 0.171 Hz

หรือ T = 1/f หรือมีค่าเท่ากับ 1/0.171 หรือเท่ากับ 0.582 วินาที

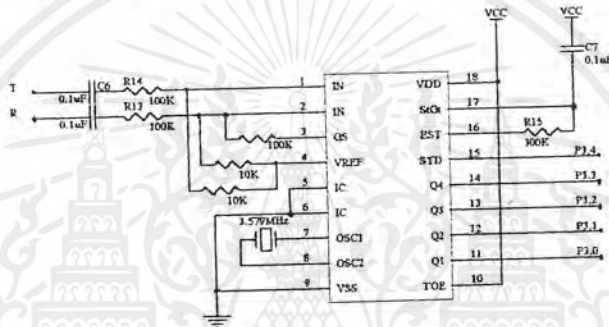
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะได้สัญญาณพัลส์ออกมาทุก ๆ ประมาณ 6 วินาที

ซึ่งจะเอาสัญญาณพัลส์ตัวนี้ไปเป็นสัญญาณ clock ให้กับ IC4 นับไป 10 ก็คือจะได้ว่า จะมีเอาท์พุทออกที่ขา Q9 ประมาณ 5.8×10 วินาที หรือประมาณ 1 นาทีนั่นเอง

3.5 วงจรภาคถอดรหัสสัญญาณ DTMF

ใช้ IC เบอร์ MT 8870 ของ Mitel ซึ่งเป็น IC เฉพาะงาน ดังนั้นการออกแบบวงจรจึงสร้างจาก data sheet ที่ทางบริษัทให้มา ซึ่งมีการต่ออุปกรณ์ต่อรวม ให้เรียบร้อยแล้ว สามารถนำไปใช้งานได้เลย ซึ่งวงจรจะแสดงให้ดูดังรูปที่ 30 ซึ่งอินพุทจะต่อเข้ากับขั้วของสายโทรศัพท์ กับกราวด์ โดยใช้คริสตอลความถี่ 3.579 MHz ให้กับ OSC ภายใน IC ต่อรวมที่ขา X1 และ X2 ดังรูปวงจร

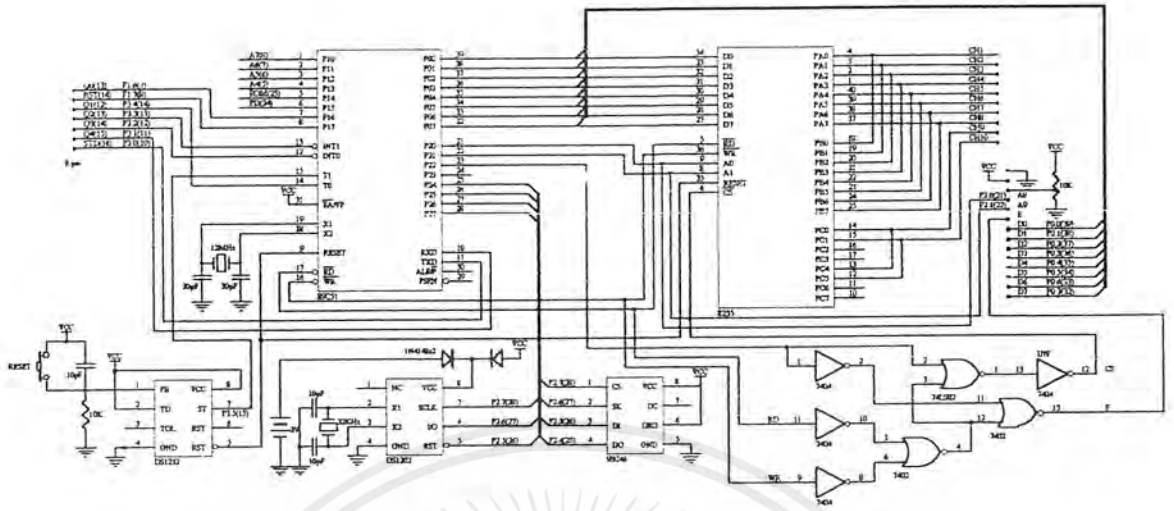


รูปที่ 30 แสดงการต่อวงจรภาคถอดรหัสสัญญาณ DTMF

ซึ่งการถอดรหัสสัญญาณ DTMF จะได้ออกมาเป็น ไบนารี 4 บิต พร้อมกับที่ขา STD จะมีพัลส์ช่วงสั้น ๆ ออกไป เมื่อมีการถอดรหัสเกิดขึ้น ซึ่งเราจะนำ STD ตัวนี้ไปให้ ภาคประมวลผลกลางรับรู้ว่ามีการกดปุ่มใด ๆ เข้ามาแล้ว ให้นำมารับคำสั่งต่อไป โดยติดต่อกับ CPU ที่พอร์ต P3.4 แล้วยังนำไปรีเซท IC4 ให้เริ่มนับ 1 ใหม่ เพราะมีการกดปุ่มใด ๆ เข้ามาแล้ว (แสดงว่ามีผลตอบสนองให้ทำรายการต่อไป)

3.6 วงจรภาคบันทึกเสียง

เป็นตัวส่งเสียงเพื่อให้ผู้ใช้ง่ายต่อการใช้งานโดยมีเสียงคอยบอกตลอดเวลาให้เราทำตามได้อย่างสะดวก คล้าย ๆ กับโทรศัพท์ตอบรับทั่วไป ออกแบบโดยใช้ IC บันทึกเสียงเบอร์ ISD 2590 ซึ่งอัดได้ความยาวสูงสุดถึง 90 วินาที สามารถแบ่งช่องการเล่นได้เป็นหลาย ๆ ช่อง หลาย ๆ ข้อความได้ โดยแบ่งได้สูงสุดถึง 2^8 ข้อความ ISD 2590 เป็นไอซีใช้งาน ทำให้มีอุปกรณ์ต่อรวมน้อยมาก วงจรต่อใช้งานตาม data sheet ที่ทางบริษัทให้มา ซึ่งแสดงการต่อวงจรให้ดูดังรูป 31 แต่เราจะต้องภาคประมวลผลกลางมากำหนดแต่ละช่องของข้อความที่ขาแอดเดรสต่าง ๆ โดยใช้พอร์ต P0.0-P0.3 (4 บิต) แล้วจะกำหนดให้ IC, ทำการเล่นอย่างเดียวโดยกำหนดได้ที่ขา 27 (P/R) ของไอซีโดยการกำหนดให้เป็น "1" ไว้ (mode play) หรือต่อ Vcc ใว้ นั่นเอง แล้วทำการขยายเสียงเพิ่มเติมโดย



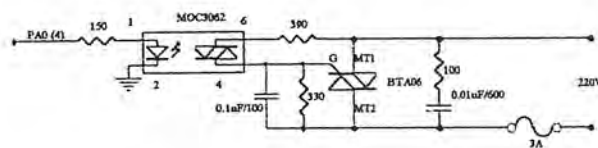
รูปที่ 32 แสดงการต่อวงจรภาคประมวลผลกลาง

การกำหนดพอร์ทของ CPU กับอุปกรณ์ภายนอกกำหนดไว้ดังนี้คือ

1. P0.0-P0.7 Data ของ 8255
2. P1.0-P1.3 เลือกข้อความของภาคบันทึกเสียง
3. P1.4 ตั้งให้ภาคบันทึกเสียงเริ่มทำงาน
4. P1.5 ตรวจสอบการเล่นของแต่ละข้อความที่ภาคบันทึกเสียงสิ้นสุดหรือยัง
5. P1.6 ตรวจสอบว่ามีการรบกวนหรือวางหูให้ CPU เริ่มรอรับหรือหยุดรับคำสั่ง
6. P1.7 ส่งสัญญาณให้ทำการวางหูโทรศัพท์
7. P2.0-P2.1 กำหนดให้มีการส่งข้อมูล หรือรับข้อมูลเข้ามาของ 8255
8. P2.4-P2.7 ติดต่อกับหน่วยความจำเก็บข้อมูล
9. P2.4-P2.6 ติดต่อกับRTC
10. P3.0-P3.4 รับข้อมูลจากโทรศัพท์ (4 บิต) รวมกับ STD อีก 1 บิต

3.8 วงจรภาคเอาต์พุต

ประกอบด้วยไดโอดแอกคัปเปิลเลอร์เป็นตัวจุดชนวนกระแสแอกทให้ไทรแอกทำงานนำกระแสแบบ 2 ทิศทางได้ ซึ่งวงจรแสดงให้ดูดังรูปที่ 33



รูปที่ 33 แสดงการต่อวงจรภาคเอาต์พุต

การทำงานเริ่มต้นจากมีแรงดันเข้ามาที่อินพุตของไดโอดแอกคัปเปิลเลอร์ซึ่งส่งมาจากพอร์ทของ

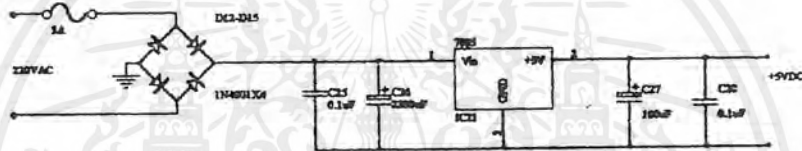
8255 ทำให้ LED ภายใน ไดโอดแอกคัปเปิลเลอร์เปล่งแสงไปตกกระทบบที่ ตัวรับแสงทางด้านเอาต์พุต ทำ
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับผูกขาดหากไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ไดแอกมีการนำกระแส ไปจุดชนวนกระแสแตกของไทรแอก ทำให้ไทรแอกเริ่มนำกระแส เหมือนเปิดสวิทช์เครื่องใช้ไฟฟ้า ทำให้เครื่องใช้ไฟฟ้าที่ต่อร่วมอยู่กับเครื่องควบคุมและสั่งการทาง โทรศัทพ์นี้ ทำงานตามไปด้วย

ในกรณีที่โหลดเป็นอุปกรณ์ชนิดอินดักทีฟโหลดอย่าง เช่น พัดลม มอเตอร์ จะมีปัญหา เรื่องมูมเฟส ของสัญญาณไฟสลับ จึงต้องต่อวงจร snubber ไปในวงจรขับ ไทรแอกซึ่งจากวงจร ก็คือ C_{23} และ R_{25} ต่อร่วมดังรูปวงจร

3.9 วงจรภาคจ่ายไฟ

เป็นภาคแปลงแรงดันไฟฟ้าสลับ (220VAC) ให้เป็นไฟกระแสตรง 5VDC ออกแบบโดยใช้ไอ ซี เรคทูลาทเบอร์ 7805 ซึ่งวงจรแสดงให้ดูดังรูปที่ 34



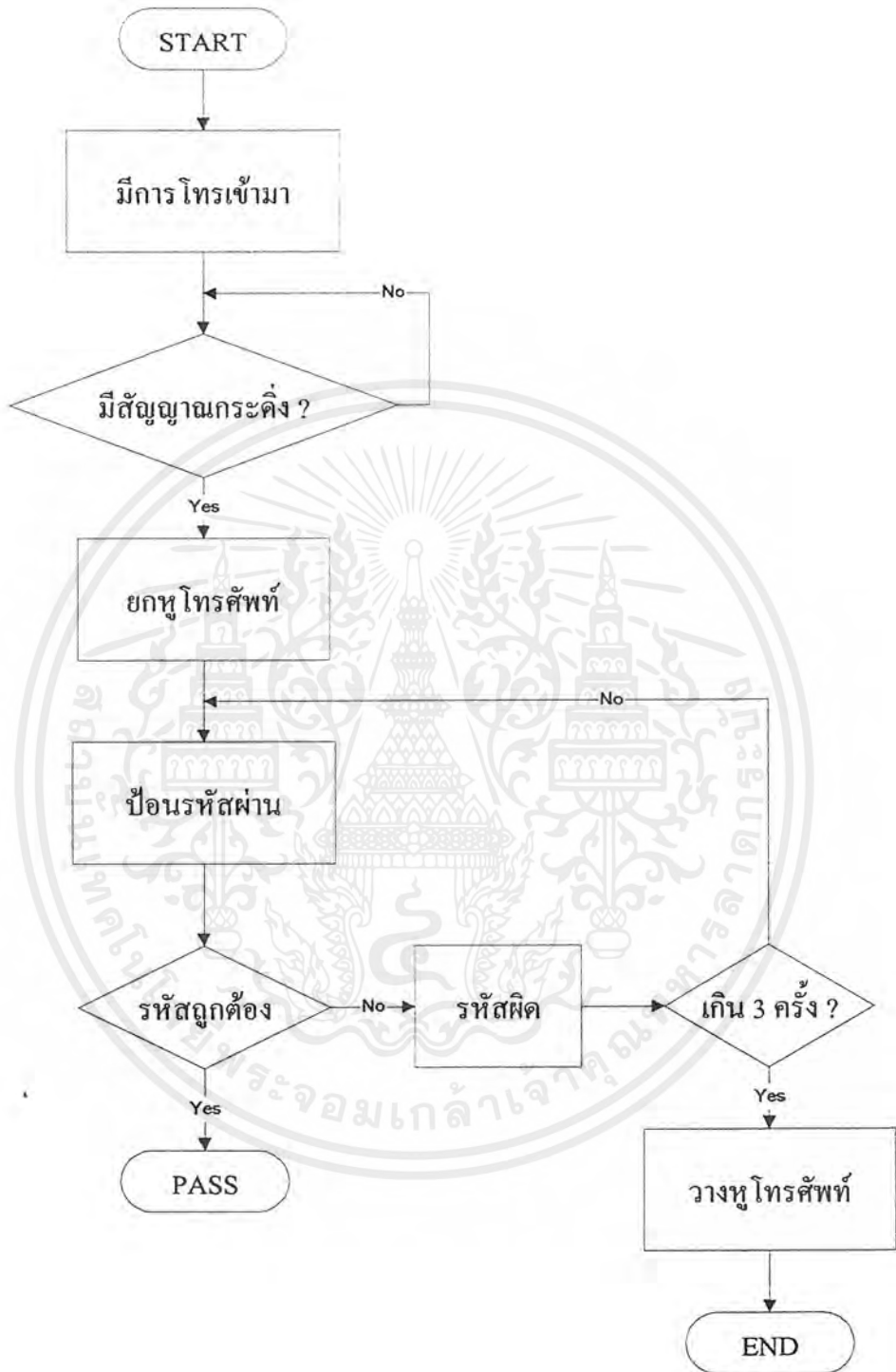
รูปที่ 34 แสดงการต่อวงจรภาคจ่ายไฟ

การทำงานเริ่มจากไฟกระแสสลับ (220VAC) ผ่านหม้อแปลง 9V ลดขนาดแรงดันลงเหลือ 9VAC ผ่านวงจรเรกติไฟต์กลายเป็นไฟกระแสตรงแบบเต็มคลื่น ผ่าน C_{25} ทำการกรองความแรงดัน ให้เรียบขึ้น ซึ่งจะได้อแรงดันจากการเรกติไฟท์ที่จุดนี้ประมาณ 12 VDC นำไปเป็นอินพุทให้กับไอซี เรกทูลาท (7805) ทำการแปลงแรงดันให้ต่ำลงจาก 12 VDC ลงเหลือ 5 VDC ทำการกรองแรงดันซ้ำ อีกครั้งให้เกิดการเรียบยิ่งขึ้นด้วย C_{27} ซึ่งจะได้อาท์พุทเป็นไฟกระแสตรง 5V เอาไปใช้งานเป็น แหล่งจ่ายไฟให้วงจรต่าง ๆ ในเครื่องอีกต่อไป

ส่วน C_{26} - C_{27} ต่อเพิ่มลงไปเพื่อลดสัญญาณรบกวนที่อาจเกิดขึ้นได้จากภายนอก

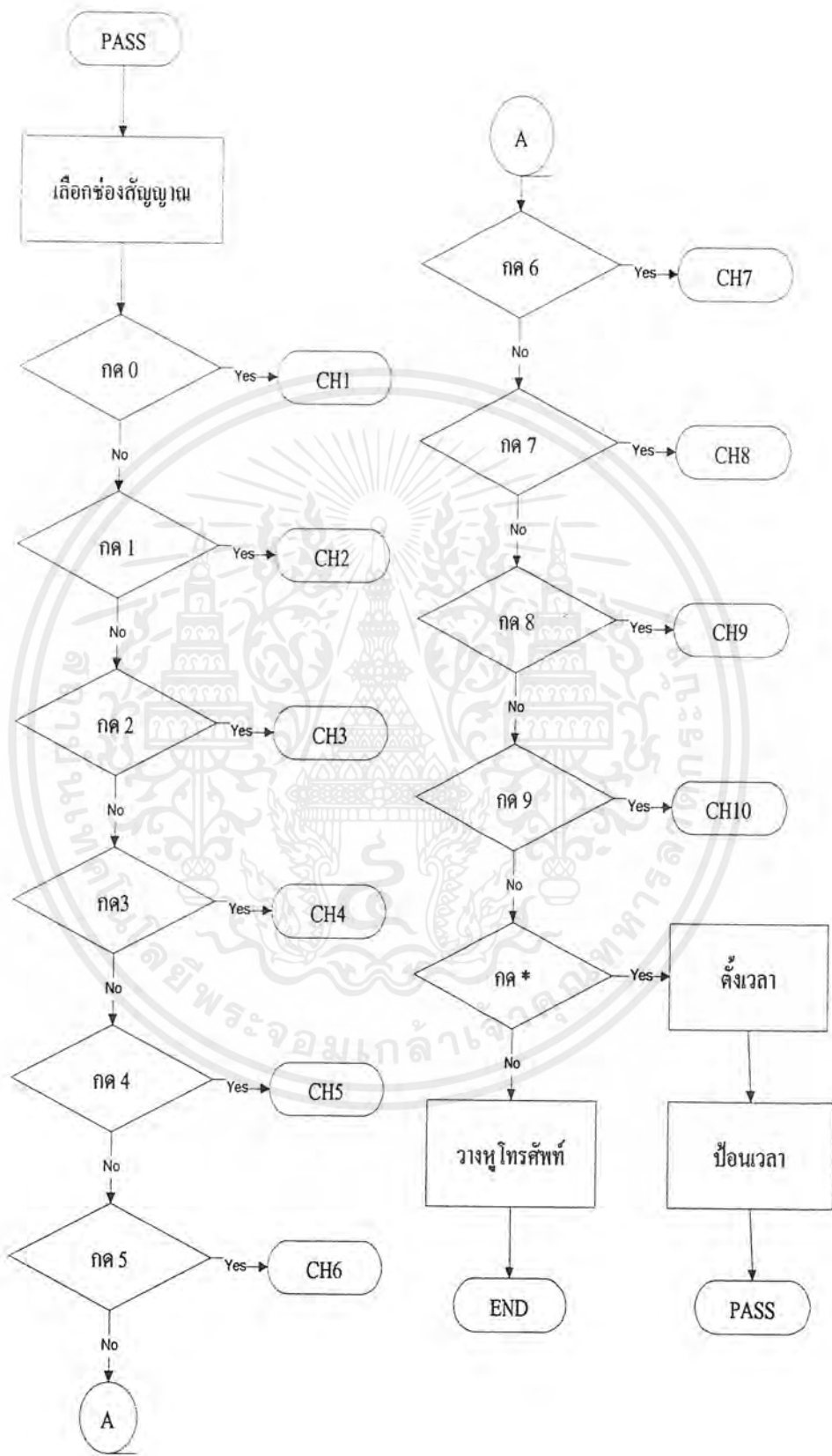
3.10 ส่วนของโปรแกรม

ในส่วนของโปรแกรมการทำงานของเครื่องควบคุมและสั่งการ โทรศัทพ์นี้จะขออธิบายให้ ดูในรูปของ Flow Chart การทำงาน ดังต่อไปนี้



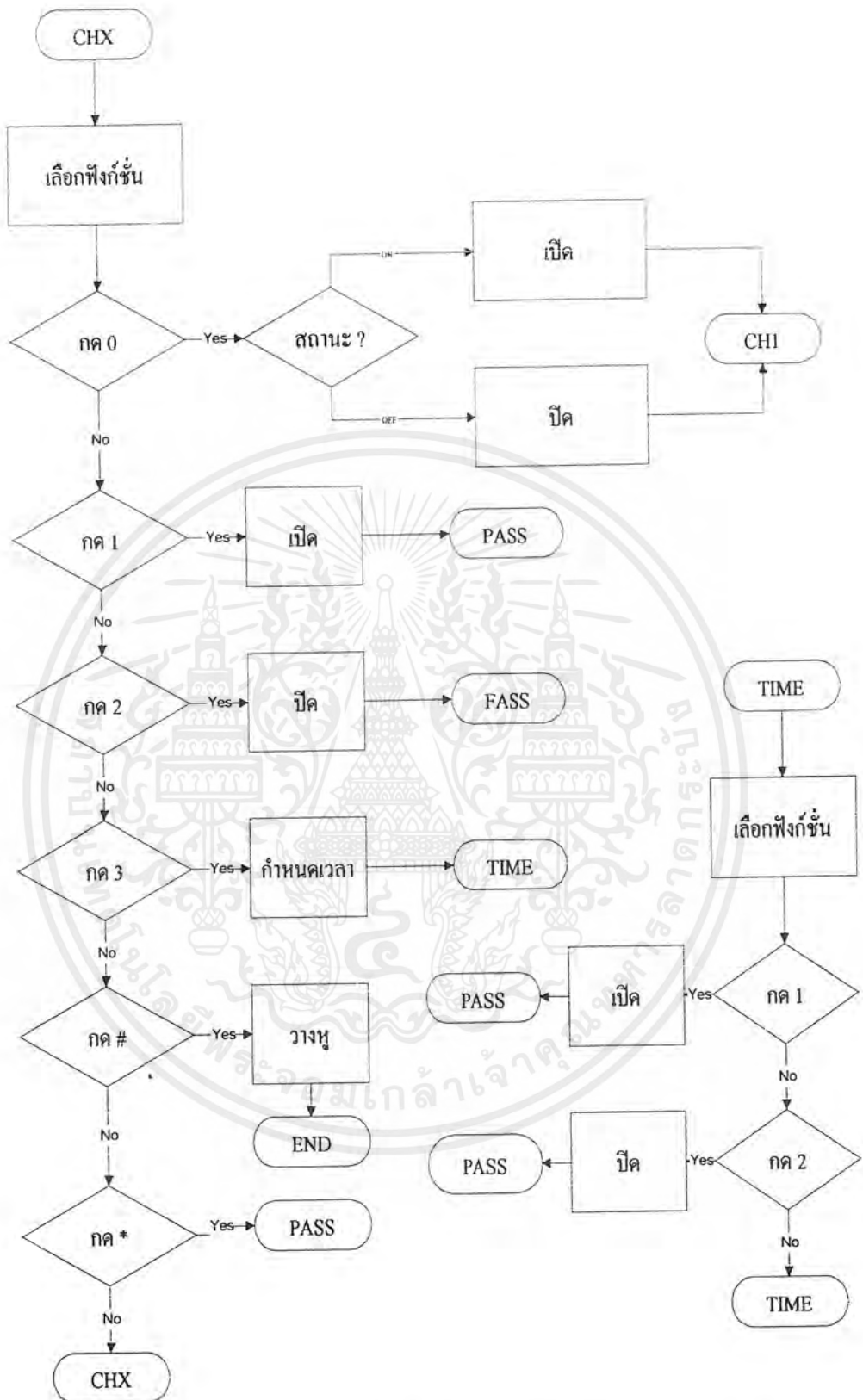
Flow Chart ที่ 1 แสดงการตรวจสอบสัญญาณกระดิ่ง การยก/วางหูโทรศัพท์ และการป้อนรหัสผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Flow Chart ที่ 2 แสดงการเข้าถึงช่องสัญญาณที่ต้องการควบคุมและคั้งเวลาภายในเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Flow Chart ที่ 3 แสดงฟังก์ชันในการควบคุมในแต่ละช่องสัญญาณ

; X คือช่องสัญญาณใด ๆ (0-9)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

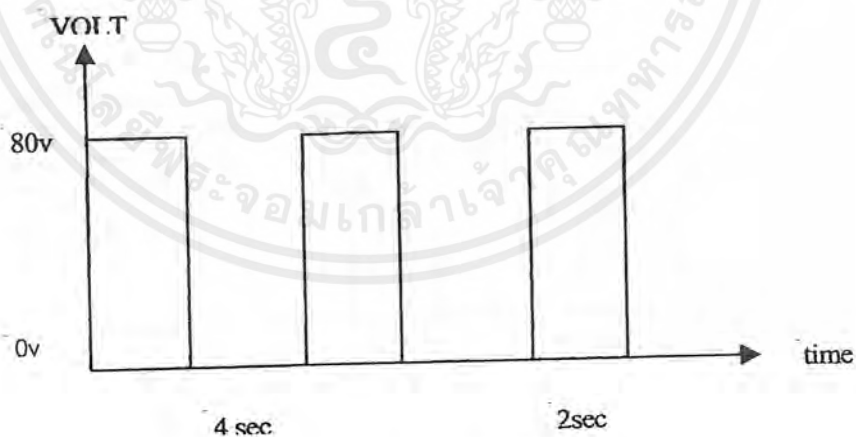
ผลการทดลอง

4.1 คำนำ

ในบทนี้จะกล่าวถึงผลการทดลองของแต่ละภาค ที่ได้ทำการทดลองที่ห้องและจากการที่ไปวัดผลที่มหาวิทยาลัย เพื่อเป็นแนวทางในการนำไปช่วยปรับปรุงและแก้ไขโครงการซึ่งพอจะสรุปได้ดังนี้

4.2 ภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์

จากการทดลองต่อกับคู่สายโทรศัพท์ ขณะไม่มีสัญญาณเข้ามาที่จุด A,B วัดได้ 55 VDC เมื่อมีสัญญาณเรียกเข้ามาซึ่งเป็นแรงดันไฟสลับที่จุด A,B จะวัดได้ 110 VAC ขณะไม่มีสัญญาณ 4 วินาที และเมื่อมีเสียงกระดิ่งดังจะวัดได้ 150 VAC เป็นเวลา 2 วินาที เป็นอย่างนี้ไปเรื่อยๆ ตามช่วงสัญญาณเรียก ซึ่งการทดลองนี้ได้ใช้มิเตอร์ในการวัด เมื่อมีสัญญาณกระดิ่งผ่านที่ C_1, C_2 และ D_1, D_2 โดยจะทำการตัดแรงดันไฟ DC ที่เข้ามาบนไฟ AC ออกไป ให้เหลือแต่สัญญาณกระดิ่งที่เป็นไฟกระแสสลับผ่านเท่านั้น คือ 110-150 VAC แล้วเข้าวงจร Bridge Rectifier ซึ่งจะทำการแปลงไฟกระแสสลับให้เป็นไฟกระแสตรงออกมาที่จุด 0 ซึ่งจะวัดได้เป็นลักษณะสัญญาณพัลส์ ขณะไม่มีสัญญาณเรียกจะวัดได้เท่ากับ 0 VAC และเมื่อมีสัญญาณเรียกผ่านการ rectifier แล้วทำการวัดได้เท่ากับ 80 VAC แสดงไว้ดังรูปที่ 35



รูปที่ 35 แสดงลักษณะสัญญาณพัลส์ที่วัดได้ที่จุด 0

ซึ่งแรงดันที่ได้ยังมีค่าสูงอยู่มากจึงต่อ R_1 และ R_2 เป็นวงจรแบ่งแรงดัน เพื่อให้ได้แรงดันมีค่าที่เหมาะสมที่ใช้ไบแอสทรานซิสเตอร์ (Q_1) ให้ทำงาน ซึ่งวัดโวลท์ที่ตกคร่อม R_1 ได้เท่ากับ 80VDC และวัดโวลท์ที่ตกคร่อม R_2 ได้เท่ากับ 0.6 VDC ทำให้ได้แรงดันที่เหมาะสมที่จะทำให้อุปกรณ์ทรานซิสเตอร์ (Q_1) ทำงาน เกิดกระแส I_B ไหลวัดได้เท่ากับ $18 \mu A$ และวัดกระแส I_C ได้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

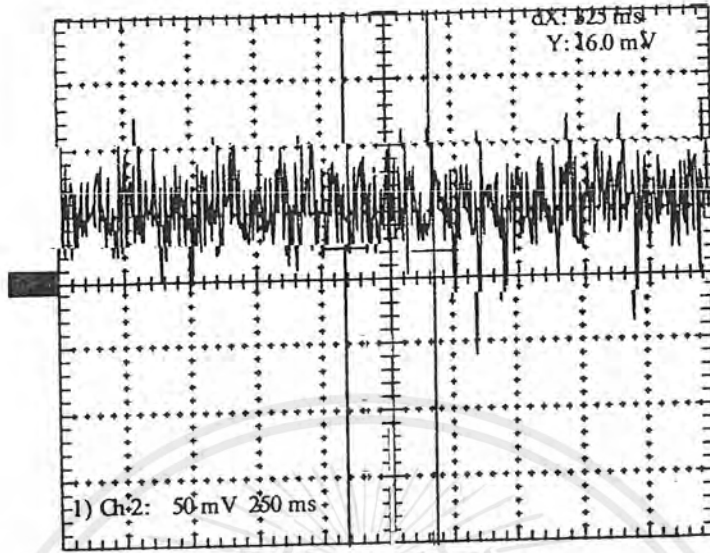
0.5mA โดยแรงดัน VBE ที่วัดได้มีค่าเท่ากับ 0.6 VDC ทำให้เกิดการต่อขา collector ลงกราวด์ ทำให้โวลท์จากตอนแรกที่วัดได้ 4.8VDC เปลี่ยนเป็น 0 VDC เมื่อสัญญาณกระตุ้นเชิงลบลงก็จะเป็น 4.8VDC เมื่อมีสัญญาณกระตุ้น ก็ตกเป็น 0VDC เมื่อสัญญาณกระตุ้นเชิงลบลงอีกก็จะเป็น 4.8VDC เมื่อมีสัญญาณกระตุ้นอีกครั้งก็จะตกเป็น 0 VDC เป็นอย่างนี้ไปเรื่อย ๆ ตามช่วงสัญญาณเรียกเป็น ลักษณะสัญญาณพัลส์ดังรูปที่ 36



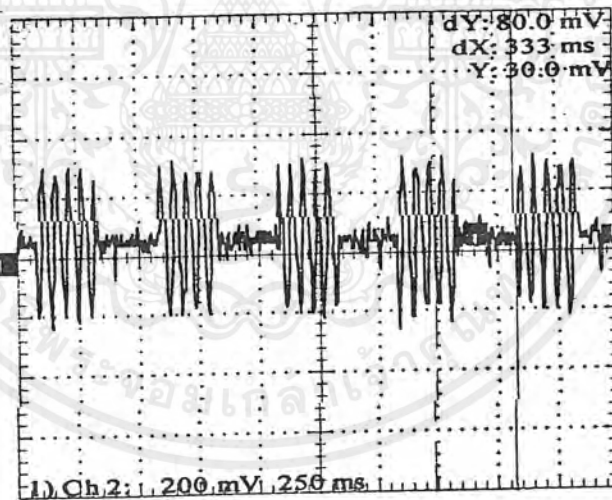
รูปที่ 36 แสดงลักษณะสัญญาณพัลส์ที่ขา collector

ซึ่งเอาที่พุท 0 โวลท์นี้ไปป้อนเป็นสัญญาณ clock ให้ขา I ของ IC₁ ทำให้เกิดการเลื่อนแรงดันไฟ 5V ที่ขา 15 ไปเป็นเอาที่พุทที่ขา 13 วัดได้ 4.8 VDC ผ่าน R₆ ทำให้มีกระแส I_B ไหลวัดได้เท่ากับ 0.65 mA ทำให้ทรานซิสเตอร์ (Q₂) ทำงาน ทำให้ขา collector ลงกราวด์ทำให้ LED สว่าง และวัดกระแส IC ได้เท่ากับ 6.5 mA ซึ่งเอาที่พุทของทรานซิสเตอร์ (Q₂) ไปป้อนให้กับขาของรีเลย์ทำให้เกิดกระแสไหลเท่ากับ 10 mA และโวลท์จาก 5 VDC ตกเหลือ 1.2 VDC แสดงว่ารีเลย์เริ่มทำงานต่อสวิทช์ให้ R₈ ไปคร่อมคู่สายโทรศัพท์ไว้ ทำให้แรงดันที่ตกคร่อมคู่สายตกเหลือ 18 VDC ทำให้มีการยกหูโทรศัพท์เกิดขึ้น ทำให้ผู้ใช้สามารถติดต่อกับเครื่องควบคุมและตั้งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์ตัวนี้ได้ และจาก Q₀ ของ IC₁ เปลี่ยนแปลงแรงดันเป็น 4.8 VDC ก็จะทำให้ controller รับรู้ถึงการเริ่มทำงานได้

จากสัญญาณ DIAL TONE จากสัญญาณคู่สายของตู้ PABX ที่จุด A,B โดยใช้สโคป เหตุผลที่วัดจากตู้ PABX เนื่องจากไม่สามารถนำอุปกรณ์ที่ใช้วัด ในการทดลองมาวัดที่คู่สายโทรศัพท์ขององค์การโทรศัพท์โดยตรง ซึ่งผลที่ได้จะแสดงได้ดังรูปที่ 37



รูปที่ 37 แสดงลักษณะสัญญาณ DIAL TONE ที่วัดจากคู่สายของผู้ PABX จากการวัดสัญญาณ BUSY TONE ที่จุด A,B โดยใช้สโคป ซึ่งสัญญาณนี้จะทำให้ผู้ใช้ไม่สามารถติดต่อเข้ามาได้ แสดงไว้จิงรูปที่ 38



รูปที่ 38 แสดงลักษณะสัญญาณ BUSY TONE ที่วัดได้จกคู่สายของผู้ PABX

4.3 ภาคนับเวลา

จากการทดลองที่ได้จากขา 3 ของ IC₂ จะให้เอาที่พวออกมาเท่ากับ 0.667 Hz และลองใช้มิเตอร์วัดที่ขา 3 จะได้แรงดันเท่ากับ 4.4 VDC และจะตกลงเป็น 0.4 VDC ทุก ๆ 58 วินาที จากขา 3 นี้จะนำไปป้อนให้เป็นสัญญาณ reset ให้กับขา 14 ของ IC₁ กล่าวคือถ้าภายใน 58 วินาที ไม่มีการรีเซตที่ IC₂ ก็จะมีสัญญาณพัลส์ไปรีเซต IC₁ เหมือนว่ามีกรวางหูโทรศัพท์นั่นเอง ซึ่งการรีเซต IC₂ นี้ทำได้โดยการกดคีย์เข้ามา หรือมีการโทรเข้ามา ดังนั้นถ้าไม่มีการโทรเข้ามา หรือมีการกดคีย์ใดๆ ก็จะไม่เกิดการรีเซต IC₂ เกิดขึ้น

เอกสารนี้เป็นเอกสารทสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ภาคถอดรหัสสัญญาณ DTMF

ผลการทดลองของภาคนี้ได้ทำการต่อ LED ไว้คู่เอาต์พุตที่ขา 11,12,13,14 และที่ขา 15 ได้นำไปต่อกับ D_{12} แล้วไปเข้าขาเรเซตของ IC₁ และที่ขา 15 ของ IC₄ ซึ่งเมื่อไรที่มีการกดคีย์เข้ามาหากวงจรสามารถถอดรหัสได้ที่ขา 15 ก็จะให้ค่าออกมาเท่ากับ 5 VDC จากผลการทดลองนี้ได้ใช้มิเตอร์ในการวัดค่า โดยเมื่อผ่าน D_{12} ค่าโวลท์จะลดลงเหลือ 4.6 VDC และผลการทดลอง เมื่อกดคีย์โทรศัพท์ ขณะที่ได้ทำการยกหูแล้วได้ดังตารางที่ 6

ตารางที่ 6 แสดงผลเอาต์พุตที่ถอดรหัสออกมาจากความถี่ที่กดคีย์หมายเลขที่เป็นโทรศัพท์

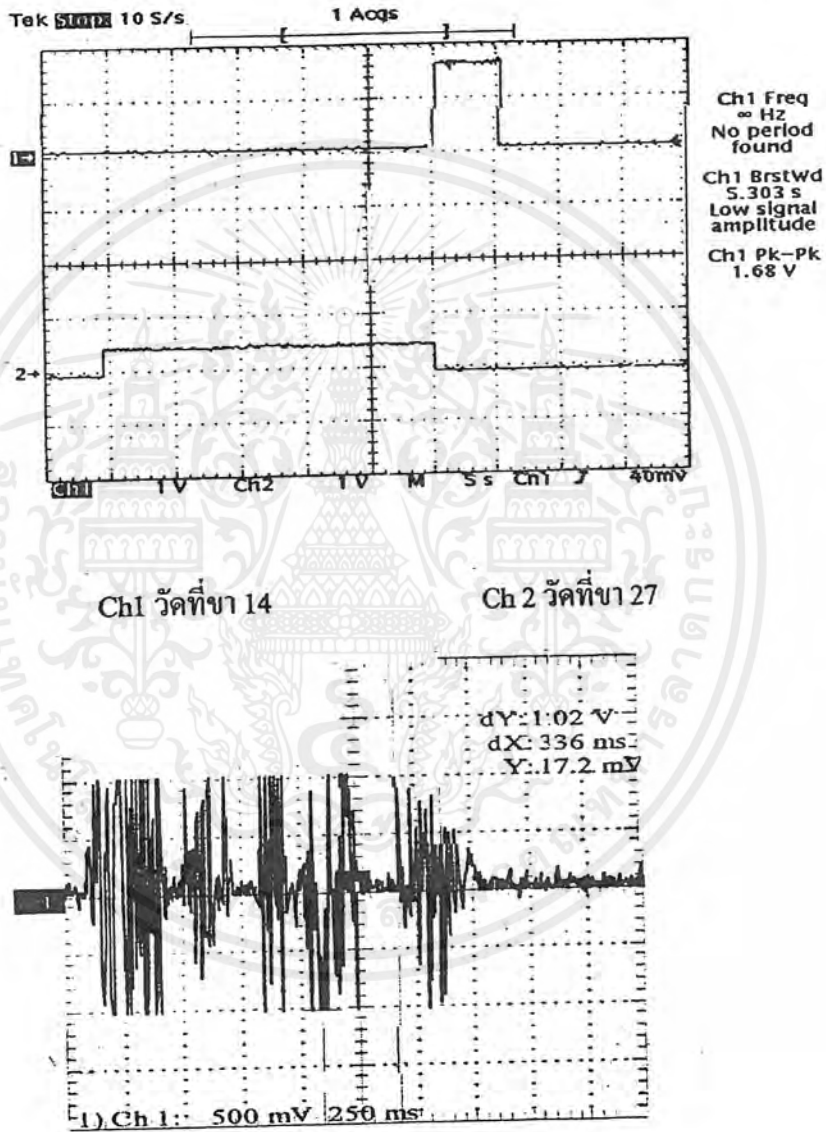
หมายเลข	STD	Q_4	Q_3	Q_2	Q_1
1	H	0	0	0	1
2	H	0	0	1	0
3	H	0	0	1	1
4	H	0	1	0	0
5	H	0	1	0	1
6	H	0	1	1	0
7	H	0	1	1	1
8	H	1	0	0	0
9	H	1	0	0	1
0	H	1	0	1	0
*	H	1	0	1	1
#	H	1	1	0	0

4.5 ภาคบันทึกเสียง

ผลการทดลองของภาคนี้ ถ้าต้องการบันทึกข้อความลงไป ก็ให้มีการต่อที่ขา 27 ลงกราวด์ และเมื่อต้องการฟังการบันทึก ก็ให้ต่อขา 27 กับ VCC ซึ่งในตัวบันทึกเสียงนี้ ก็สามารถที่จะแบ่งการบันทึกได้ตามจำนวนขา Address ที่มีอยู่ ซึ่งจะแบ่งได้ทั้งหมด 2^8 ข้อความ แต่รวมแล้วทั้งหมดต้องไม่เกิน 90 วินาทีซึ่งในการเลือกข้อความ ทำได้โดยการกดหนด Address เริ่มต้นของข้อความนั้น แล้วต่อขา 27 เข้ากับ VCC ซึ่งในวงจรจะใช้ controller เป็นตัวควบคุมการเลือกข้อความและเล่นข้อความนั้นจนจบ โดยเสียงที่ออกมาจากการบันทึกต้องนำไปต่อเข้ากับ T_1 เพื่อเป็นสัญญาณเสียงเข้าไปในคู่สายโทรศัพท์ ให้ผู้ใช้ได้รับทราบข้อความ ก่อนหน้านั้นต้องมีการขยายสัญญาณให้สูงขึ้น

ก่อน โดยใช้ไอซีเบอร์ LM386 โดยการปรับไบแอสให้เล็กน้อยโดยจากการทดลองถ้าเพิ่มค่า C ที่ output LM386 มากเท่าไร สัญญาณเสียงก็จะออกมาที่มีความคมชัดมากยิ่งขึ้น

จากการที่ได้ทำการวัดเอาท์พุทที่ขา 14 เปรียบเทียบกับผลเอาท์พุทที่ได้ทำการขยายแล้ว ได้สัญญาณออกมาดังรูปที่ 39



รูปที่ 39 แสดงสัญญาณที่ได้จากการวัดที่ขา 14,27 output LM386

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- “เทคโนโลยีโทรศัพท์” รัชชชัย เตื่อนฉวี, สำนักพิมพ์บัณฑิตการพิมพ์, พิมพ์ครั้งที่ 3 พ.ศ. 2533
- “ออปโตอิเล็กทรอนิกส์” วารสารเคมีคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่ 157-164 พ.ศ.2539.
สำนักพิมพ์ซีเอ็ดยูเคชั่น กรุงเทพฯ
- “ไอซีบันทึกเสียง ISD 2590” วารสารเคมีคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่ 150 พ.ศ.2538, สำนักพิมพ์ซีเอ็ดยูเคชั่น กรุงเทพฯ
- “สื่อสารไร้พรหมแดนด้วยระบบโทรศัพท์” วารสารเคมีคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่ 168-171 พ.ศ.2540, สำนักพิมพ์ซีเอ็ดยูเคชั่น กรุงเทพฯ
- “ลึกลับนักกับโทรศัพท์” วารสารเคมีคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่ 120-128 พ.ศ.2535, สำนักพิมพ์ซีเอ็ดยูเคชั่น กรุงเทพฯ
- “รวมโครงการอิเล็กทรอนิกส์ โทรศัพท์และอินเทอร์เน็ต, สำนักพิมพ์ซีเอ็ดยูเคชั่น กรุงเทพฯ
- “การประยุกต์ใช้งาน ไมโครคอนโทรลเลอร์ตระกูล MCS-51” รศ.สมยศ จุณณะปิยะ, พิมพ์ครั้งที่ 2 พ.ศ.2541, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



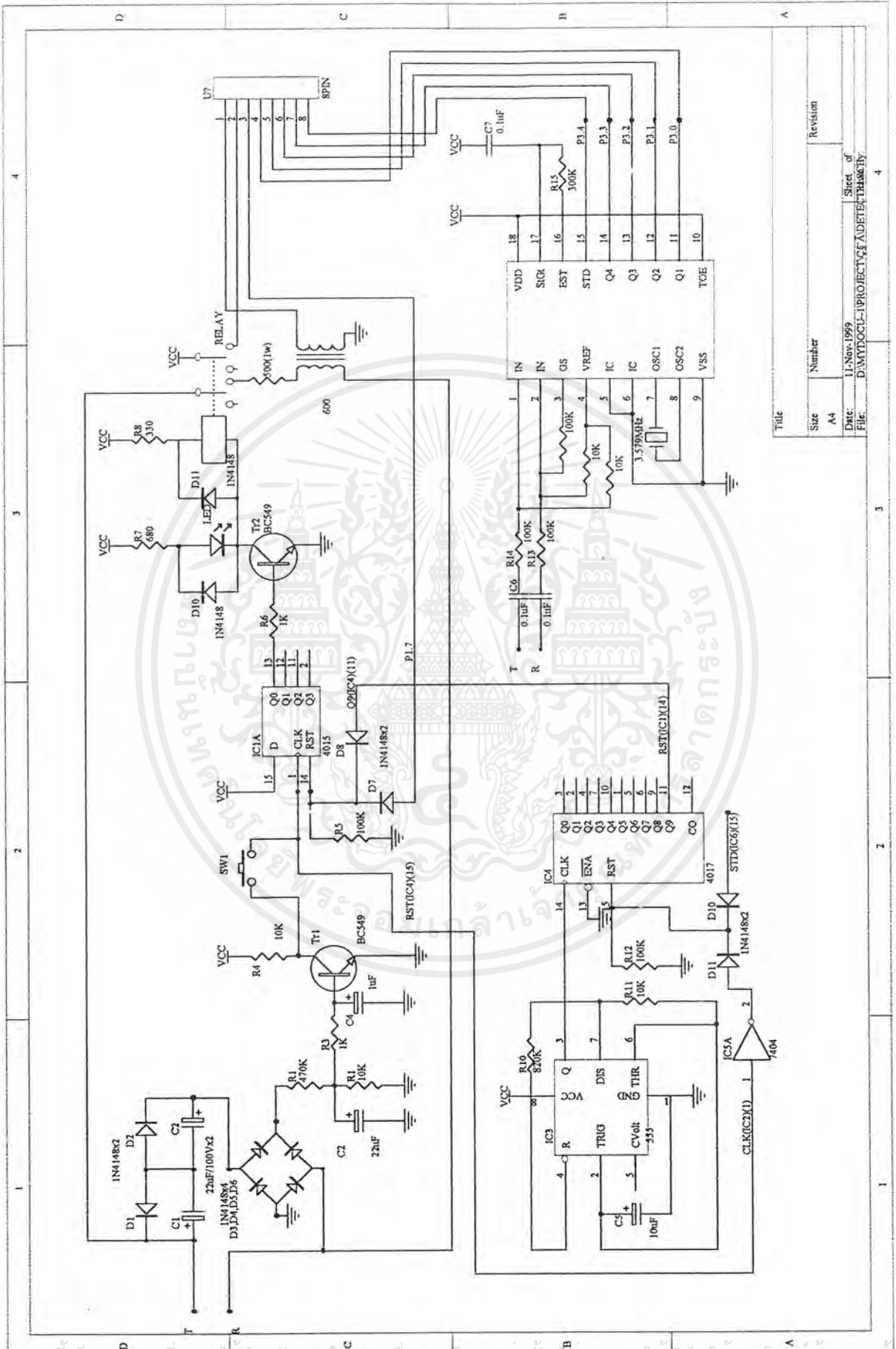
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก.

วงจรรและลายวงจรร

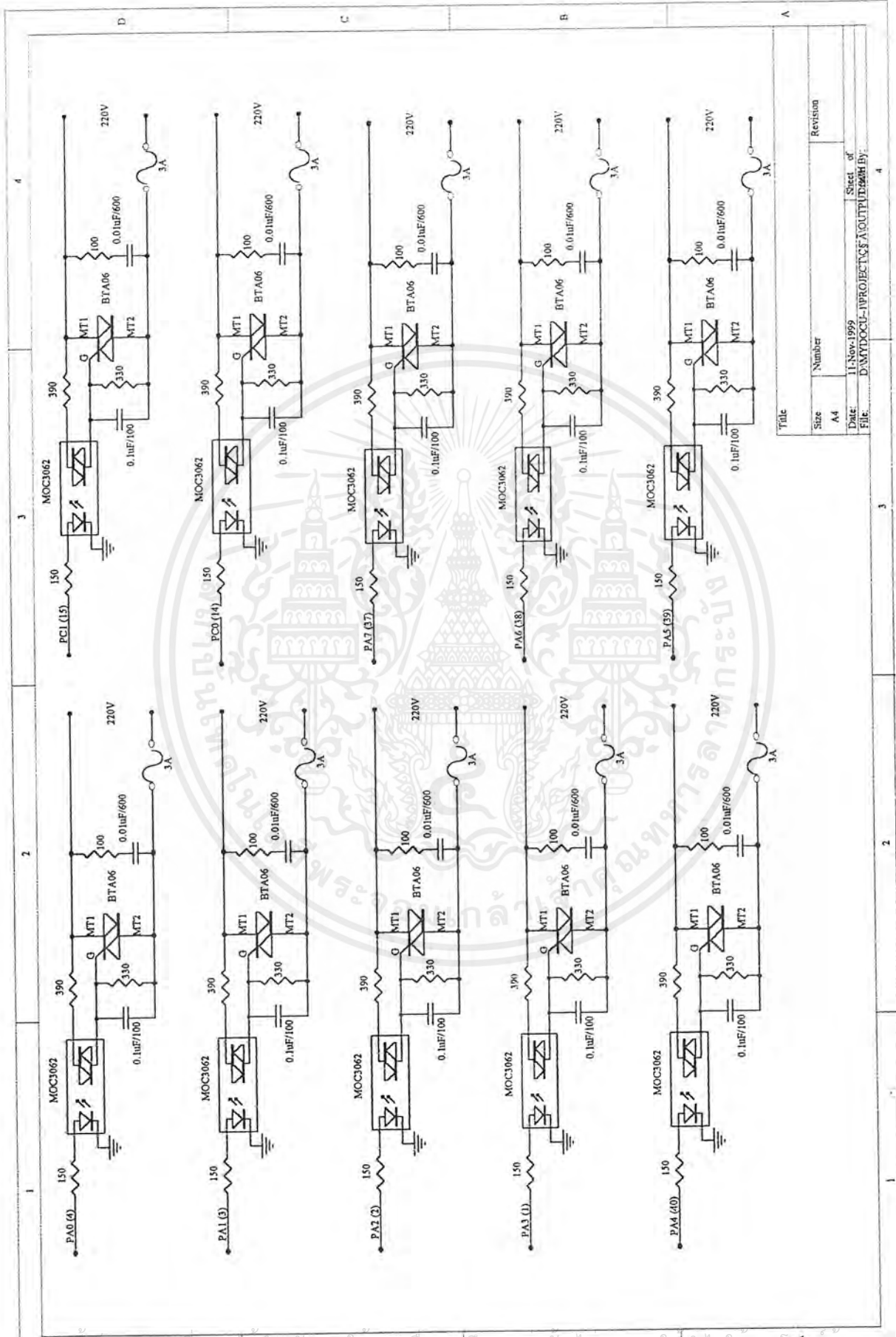
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	Number	Revision
Size	A4	
Date:	11-Nov-1999	Sheet of
FILE:	D:\MYDOCU\I-PROJECT\VF\ADETE\T11861.BY	4

รูปที่ 40 แสดงวงจรภาคทฤษฎีโทรศัพท์ วงจรนับเวลา และวงจรถอดรหัสสัญญาณ DTMF

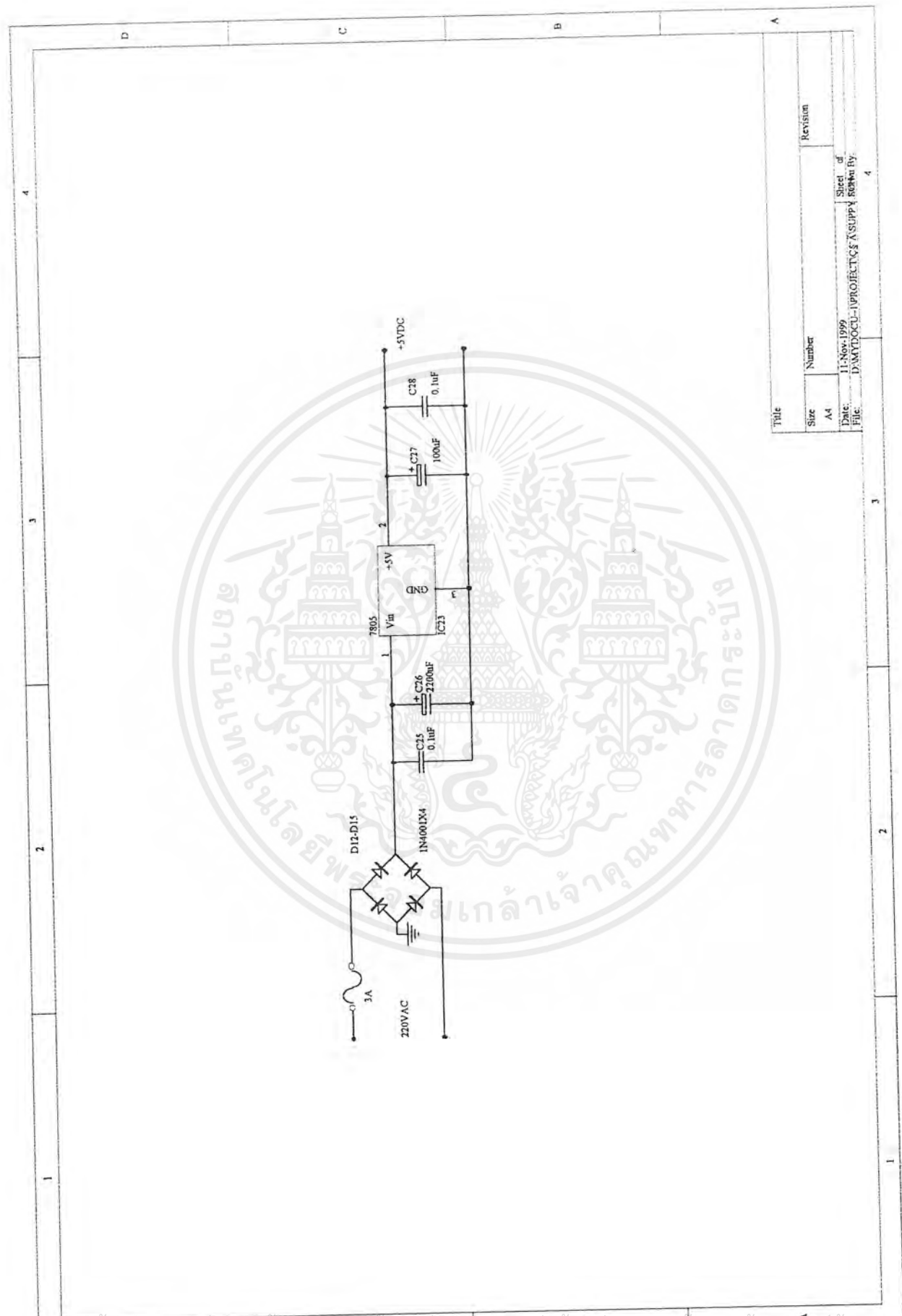
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการศึกษา
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		Revision	
Size	Number		
A4			
Date:	11-Nov-1999	Sect. of	
FILE:	D:\MYDOCU-1\PROJECTS\A\OUTPUT\10A.MXD	Sheet of	4
DRAWN BY:			

รูปที่ 42 แสดงวงจรถายทอดที่ชุด 10 ช่องสัญญาณ

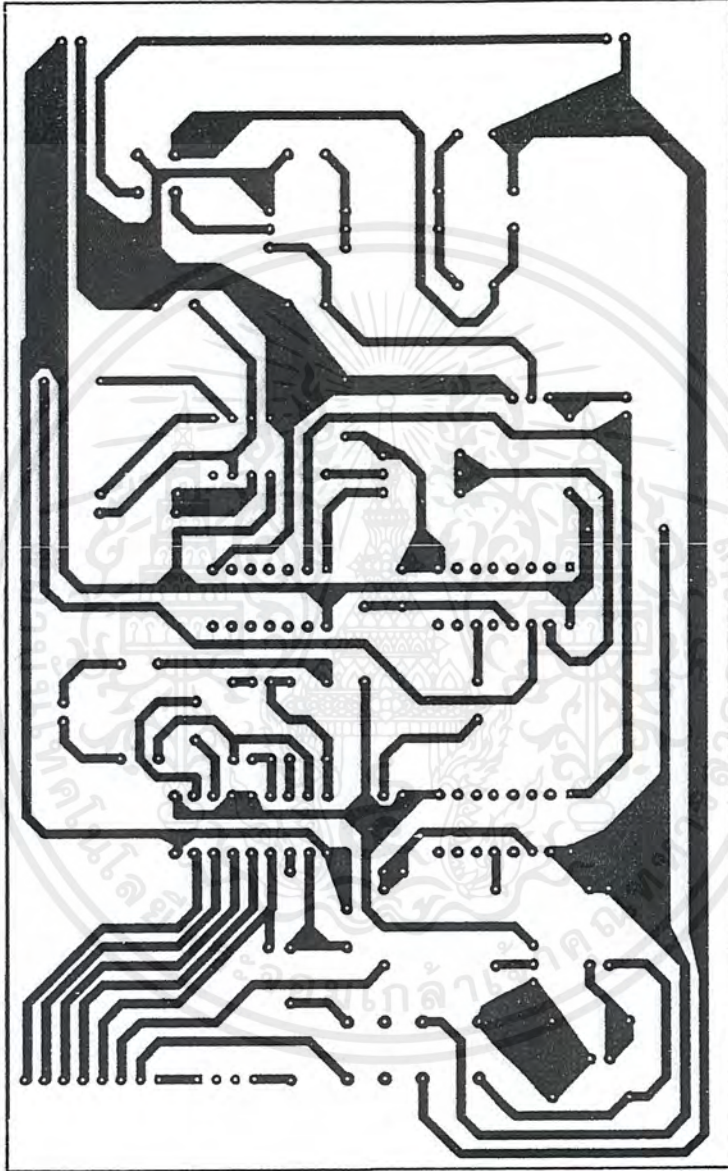
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่ควรเผยแพร่โดยไม่ขออนุญาตจากหน่วยงานต้นทาง
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		Revision	
Size	Number		
A4			
Date:	11-Nov-1999	Sheet	of
File:	D:\AMV\DOCU-IPRO\ELCTCS\ASUPPLY	Drawn By:	
			4

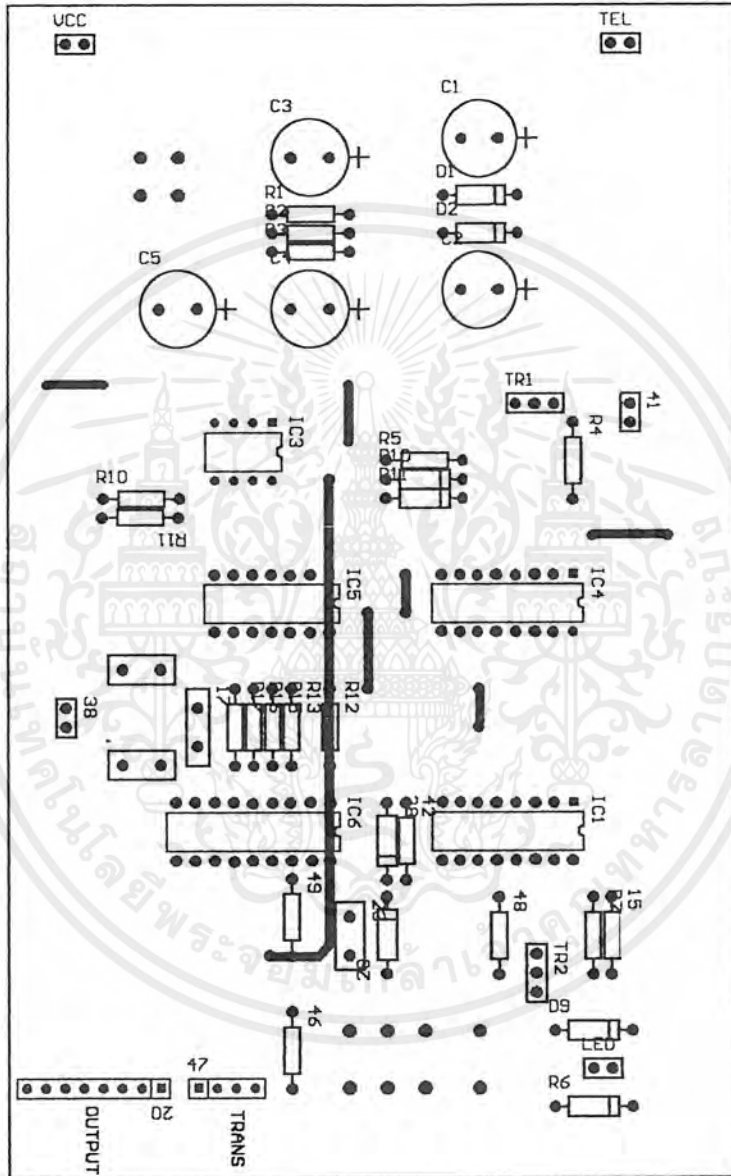
รูปที่ 43 แสดงวงจรภาคจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



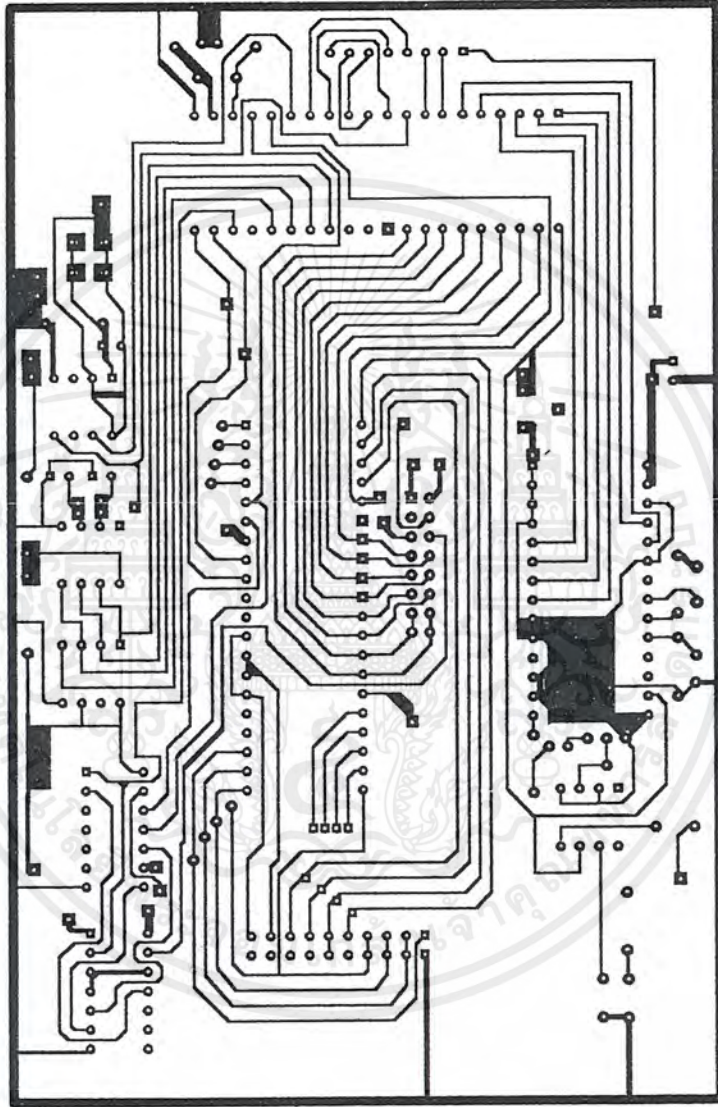
รูปที่ 44 แสดงลายวงจรภาคยกหูโทรศัพท์ ออครัทซ์สัญญาณ DTMF และวงจรมับเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



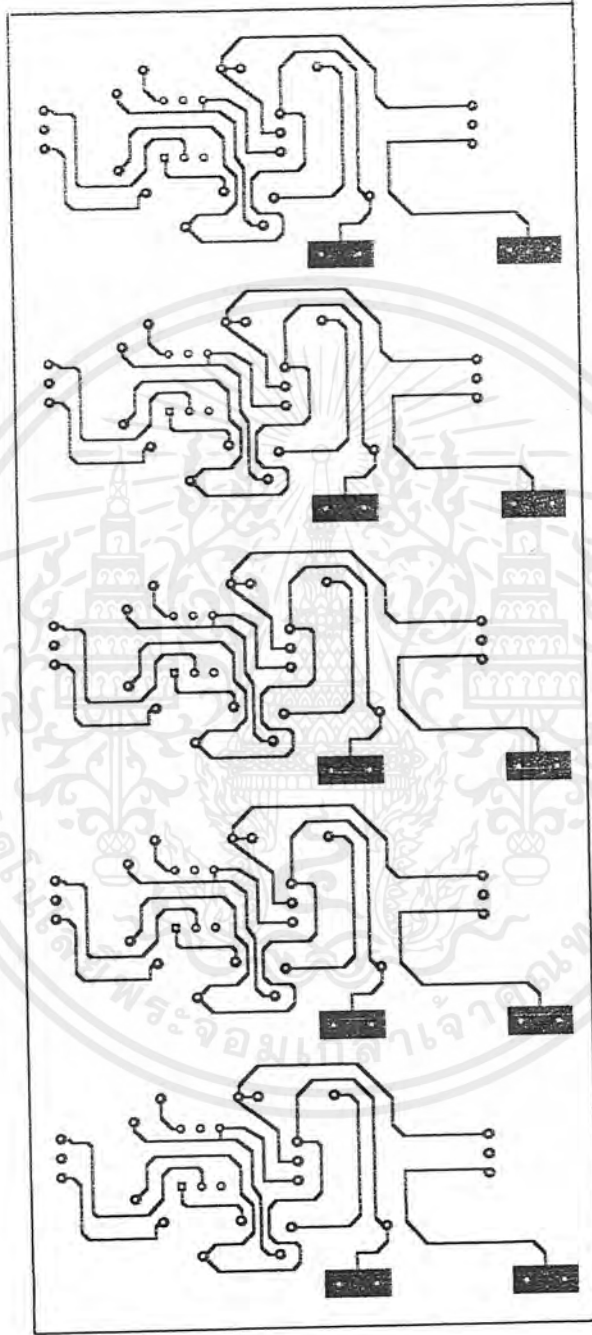
รูปที่ 45 แสดงวงจรถอดรหัสสัญญาณ DTMF และวงจรมันเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



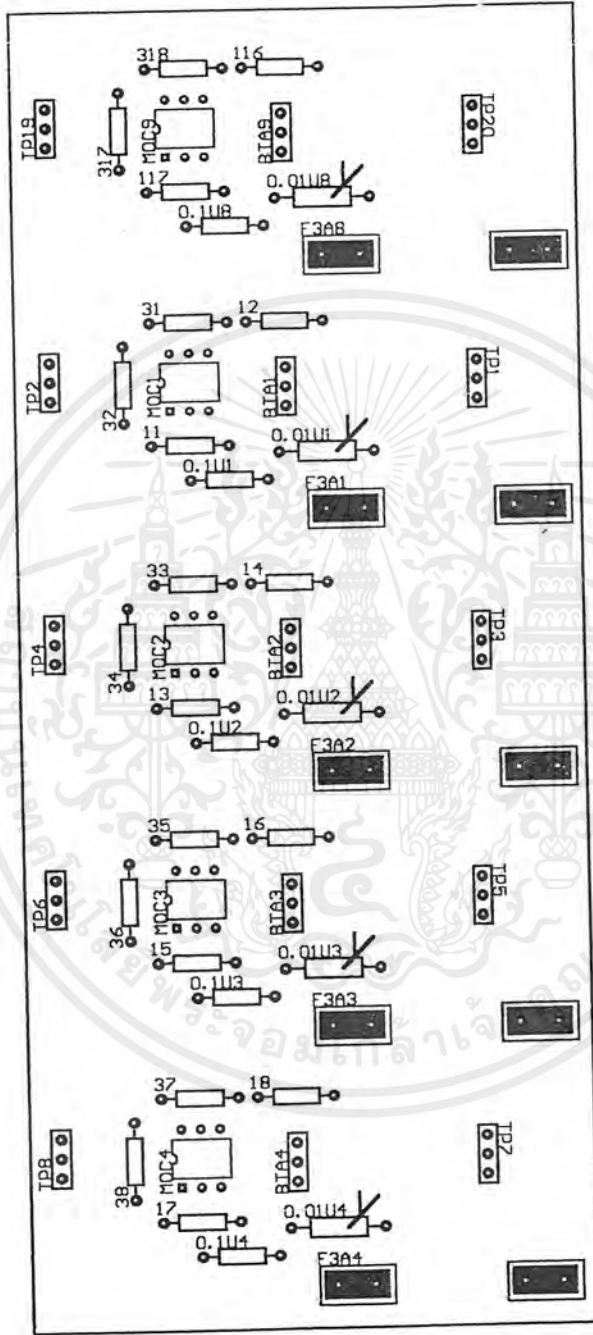
รูปที่ 46 แสดงลวดวงจรภาคประมวลผลกลางและภาคบันทึกเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



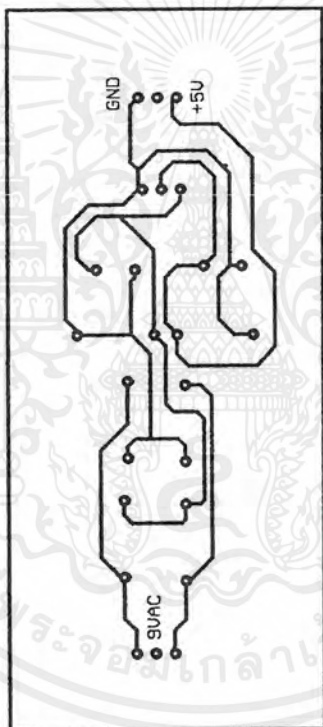
รูปที่ 48 แสดงลายวงจรภาคเอาต์พุต 5 ช่องสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



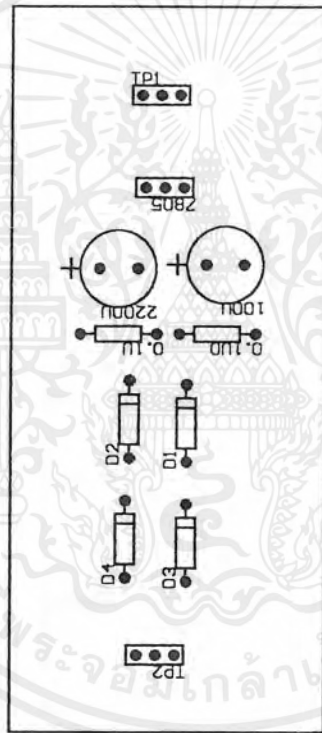
รูปที่ 49 แสดงการวางอุปกรณ์ภาคเอาต์พุต 5 ช่องสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 50 แสดงกลางวงจรจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 51 แสดงการวางอุปกรณ์ภาคจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

PORTA EQU 0000H
PORTB EQU 0100H
PORTC EQU 0200H
CONTR EQU 0300H
    
```

```

LCD_WI EQU 0400H
LCD_WD EQU 0500H
LCD_RB EQU 0600H
LCD_RD EQU 0700H
    
```

```

; HOUR MIN
    
```

```

A4 EQU P1.3 ; A7-A4 ISD2590
A5 EQU P1.2
A6 EQU P1.1
A7 EQU P1.0
    
```

```

PD EQU P1.5 ; Power Down
EOM EQU P1.4 ; End Of Message
RING EQU P1.6 ; RINGING
    
```

```

RST EQU P1.7 ;
    
```

```

Q0 EQU P3.4 ; DATA DTMF
Q1 EQU P3.3
Q2 EQU P3.2
Q3 EQU P3.1
STD EQU P3.0 ; DTMF
    
```

```

STB EQU P3.5 ; WATCH DOG
    
```

```

;***** RTC DS1202 *****
    
```

```

RTC_CLK EQU P2.7;P3.0
RTC_DATA EQU P2.6;P3.1
RTC_RST EQU P2.5;P3.2
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
***** EEPROM 93C46 ,1K BYTE *****
```

```
EEPCS EQU P2.7 ;P3.0 ;PIN 1
EEPCLK EQU P2.6 ;P3.1 ;PIN 2
EEPDI EQU P2.5 ;P3.2 ;PIN 3
EEPDO EQU P2.4 ;P3.3 ;PIN 4
```

```
***** DEFINE BYTE ADDRESS *****
```

```
HOUR EQU 30H
MINUTE EQU HOUR+1
CHANEL EQU MINUTE+1
KEY EQU CHANEL+2
MIN EQU KEY+1
SEC EQU MIN+1
COUNT EQU SEC+1
COUNT2 EQU COUNT+1
```

```
***** DEFINE BIT ADDRESS *****
```

```
CH0 EQU 00
CH1 EQU CH0+1
CH2 EQU CH1+1
CH3 EQU .CH2+1
CH4 EQU CH3+1
CH5 EQU CH4+1
CH6 EQU CH5+1
CH7 EQU CH6+1
CH8 EQU CH7+1
CH9 EQU CH8+1
MODE EQU CH9+1
FLAG EQU MODE+1
F_RING EQU FLAG+1
```

```
*****
```

```
ORG 0000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LJMP MAIN

ORG 001BH

CPL STB

RETI

MAIN: MOV SP,#4FH

MOV TMOD,#20H

MOV IE,#88H

MOV TH1,#0CEH

SETB TR1

LCALL INITLCD

LCALL DELAY

LCALL INITSYS

LCALL INITRTC

LCALL EEPEN

LCALL DISPTIME

MOV R2,#81H

LCALL RTC_READ

MOV SEC,R3

MOV R2,#83H

LCALL RTC_READ

MOV MIN,R3

MOV MINUTE,R3

MOV R2,#85H

LCALL RTC_READ

MOV HOUR,R3

MOV DPTR,#TABLETIME

MOV A,#80H

MOV R2,#6

LCALL DISPnCHAR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MAIN1: LCALL DISPTIME
        LCALL CPLMODE    ; CONTROL CHANEL
        LCALL INITCH
        JNB  RING,MAIN1   ; IF RING != '1' JMP MAIN1
        MOV  A,#0DH
        LCALL PLAY
        MOV  R0,#00H
        MOV  COUNT2,#3H

MAIN2:
        JB  EOM,MAIN3
        SETB PD           ; OFF ISD
        LCALL DELAY
MAIN3: LCALL DISPTIME
        LCALL CPLMODE
        LCALL INITCH
        JB  RING,MAIN4
        SETB PD
        LJMP MAIN1
MAIN4: JNB  STD,MAIN2    ; WAIT FOR KEY DOWN
        LCALL DELAY
        SETB PD
        JB  STD,$
        LCALL DELAY
        LCALL INKEY
        MOV  COUNT,#8
        MOV  R0,COUNT
        MOV  @R0,A
        INC  COUNT

PASSW1: LCALL CPLMODE
        LCALL DISPTIME
        LCALL INITCH
        JB  RING,PASSW10
        SETB PD
        LJMP MAIN1
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

PASSW10:JNB STD,PASSW1
        JB STD,$
        LCALL INKEY
        MOV R0,COUNT
        MOV @R0,A
        INC COUNT
        MOV A,COUNT
        CJNE A,#12,PASSW1
        LCALL COMPARE
        JB FLAG,PASS
        DEC COUNT2
        MOV A,COUNT2
        CJNE A,#00H,PASSW2
        CLR RST
        SETB RST ; IF ENTER PASSWORD > 3 RESET RINGING
        CLR RST
        LJMP MAIN1
PASSW2:
        MOV A,#07H ; MSG ERROR1
        LCALL PLAY
        LJMP MAIN2
;***** IF PASSWORD OK *****
PASS: MOV A,#0FH ;
        LCALL PLAY
PASS1: JB EOM,PASS2
        SETB PD
PASS2: LCALL DISPTIME
        LCALL CPLMODE
        LCALL INITCH
        JB RING,PASS21
        SETB PD
        LJMP MAIN1
PASS21: JNB STD,PASS1
        SETB PD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL DELAY
JB STD,$
LCALL INKEY
MOV KEY,A
LCALL CHECKKEY
JB FLAG,PASSCH ; IF 0 <= KEY <= 9 JMP PASSCH
MOV A,KEY

CJNE A,#*',PASS3
LCALL SETTIME
LJMP PASS

PASS3: CJNE A,##,PASS2
MOV A,#09H
LCALL PLAY
PASS4: JB EOM,PASS5
JMP PASS6
PASS5: JB RING,PASS4
PASS6: SETB PD
CLR RST
SETB RST
CLR RST
LJMP MAIN1
;***** IF 0 <= KEY <= 9 *****
PASSCH: MOV A,#0BH
LCALL PLAY
PASSCH_1:
JB EOM,PASSCH_2
SETB PD
PASSCH_2:
LCALL DISPTIME
LCALL CPLMODE
LCALL INTCH
JB RING,PASSCH_20

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SETB PD
LJMP MAIN1
PASSCH_20:
JNB STD,PASSCH_1
SETB PD
JB STD,$
LCALL INKEY

CJNE A,#'0',PASSCH_3 ; IF KEY = 0
LCALL READCH
JB FLAG,PASSCH_21
MOV A,#01H
LCALL PLAY
JMP PASSCH_1 ; JMP WAIT KEY DOWN AND WAIT EOM
PASSCH_21:
MOV A,#0H
LCALL PLAY
JMP PASSCH_1 ; JMP WAIT KEY DOWN AND WAIT EOM
PASSCH_3:
CJNE A,#'1',PASSCH_4 ; IF KEY = 1
SETB FLAG
LCALL SETCHA
MOV A,#0
LCALL PLAY
LJMP PASSCH_1 ; JMP WAIT KEY DOWN
PASSCH_4:
CJNE A,#'2',PASSCH_5 ; IF KEY = 2
CLR FLAG
LCALL SETCHA
MOV A,#1
LCALL PLAY
LJMP PASSCH_1 ; JMP WAIT KEY DOWN
PASSCH_5:
CJNE A,#'3',PASSCH_6 ; IF KEY = 3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    LCALL SETTIMECH
    LJMP PASSCH_2
PASSCH_6:
    CJNE A,#'',PASSCH_7 ; IF KEY = ''
    LJMP PASS    ; RETURN
PASSCH_7:
    CJNE A,##',PASSCH_2 ; IF KEY = '#' RETURN
    MOV  A,#09H
    LCALL PLAY
PASSCH_8:
    JB  EOM,PASSCH_9
    JMP PASSCHRET
PASSCH_9:
    JB  RING,PASSCH_8
PASSCHRET:
    SETB PD
    CLR  RST
    SETB RST
    CLR  RST
    LJMP MAIN1    ; END

;***** CHECK INPUT TIME *****
; INPUT 8,9
; OUTPUT FLAG IF = '0' ERROR
;
CHECKTIME:
    MOV  DPH,#00H
    MOV  DPL,8
    MOV  R2,#00H
    MOV  R3,#24H
    LCALL DPCOM
    JNC  CHKTERR
    MOV  DPH,#00H
    MOV  DPL,9

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R2,#00H
MOV R3,#60H
LCALL DPCOM
JNC CHKTERR
SETB FLAG
RET
CHKTERR:CLR FLAG
RET
;***** SET CHANEL ON/OFF *****
;
SETCHA:LCALL EEPEN
LCALL EEPRD
MOV A,KEY
CLR C
SUBB A,#30H
MOV R2,A
PUSH ACC
LCALL EEPER
POP ACC
MOV R2,A
MOV A,#7FH
MOV C,FLAG
MOV ACC.7,C
MOV R3,A
MOV R4,#0FFH
LCALL EEPWR
RET
;***** INITIAL CHANEL & CONTROL CHANEL *****
;
INITCH:MOV R1,#00H
INITCH1:
MOV A,R1
MOV R2,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL EEPRD
MOV A,R4
CJNE A,#0FFH,INITCH2
MOV A,R1
LCALL SETBCH
JMP INITCH5
INITCH2:MOV A,R3
MOV R7,A
ANL A,#01111111B
MOV R2,A
MOV A,R4
MOV R3,A
MOV DPH,HOUR
MOV DPL,MINUTE
LCALL DPCOM
JC INITCH4
INITCH3:MOV A,R7
MOV R3,A
MOV A,R1
LCALL SETBCH
JMP INITCH5
INITCH4:MOV A,R7
CPL ACC.7
MOV R3,A
MOV A,R1
LCALL SETBCH
INITCH5:INC R1
CJNE R1,#10,INITCH1
MOV A,20H
MOV DPTR,#PORTA
MOVX @DPTR,A
MOV A,21H
MOV DPTR,#PORTC
MOVX @DPTR,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

,***** TABLE *****

;***** DELAY 200 mSec. *****

DELAY: MOV R2,#0

MOV R3,#100

LCALL DMSEC

RET

\$INCLUDE "PROJ.H"

PASSWORD:

DB "1234"

TABLEKEY:

DB '0','1','2','3','4','5','6','7','8','9','0','*','#'

TABLETIME:

DB "Time "

END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;***** DISPLAY NUMBER *****
; INPUT ACC
;
DISPN:
    MOV B,#10H
    DIV AB
    MOV DPTR,#TABLEKEY
    MOVC A,@A+DPTR
    LCALL LCDWD
    MOV A,B
    MOV DPTR,#TABLEKEY
    MOVC A,@A+DPTR
    LCALL LCDWD
    RET

;***** SET TIME CHANEL *****
; INPUT KEY
;
SETTIMECH:
    MOV COUNT,#8
    MOV A,#02H
    LCALL PLAY

SETTIMECH1:
    JB EOM,SETTIMECH2
    SETB PD

SETTIMECH2:
    LCALL DISPTIME
    LCALL CPLMODE
    LCALL INTCH
    JNB STD,SETTIMECH1
    LCALL DELAY
    JB STD,$
    LCALL DELAY
    LCALL INKEY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR C
SUBB A,#30H
MOV R0,COUNT
MOV @R0,A
INC COUNT
MOV A,COUNT
CJNE A,#12,SETTIMECH2
MOV A,8
MOV B,9
SWAP A
ORL A,B
MOV 8,A
MOV A,10
MOV B,11
SWAP A
ORL A,B
MOV 9,A
LCALL CHECKTIME
JNB FLAG,SETTIMECH
SETTIMECH21:
MOV A,#03H
LCALL PLAY
SETTIMECH3:
JB EOM,SETTIMECH4
SETB PD
SETTIMECH4:
JNB STD,SETTIMECH3
SETB PD
JB STD,$
LCALL INKEY
CJNE A,#1,SETTIMECH5
MOV A,8
SETB ACC.7
MOV 8,A
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL SETCHAN
RET
SETTIMECH5:
    CJNE A,#2,SETTIMECH6
    LCALL SETCHAN
    RET
SETTIMECH6:
    CJNE A,##,SETTIMECH21
    MOV A,#09H
    LCALL PLAY
SETTIMECH7:
    JB EOM,SETTIMECH8
    JMP SETTIMECHRET
SETTIMECH8:
    JB RING,SETTIMECH7
SETTIMECHRET:
    SETB PD
    CLR RST
    SETB RST
    CLR RST
    RET
;***** SET CHANEL (ON/OFF TIME) *****
; INPUT KEY
; 8,9
;
SETCHAN:LCALL EEPEN
    LCALL EEPRD
    CLR C
    MOV A,KEY
    SUBB A,#30H
    PUSH ACC
    MOV R2,A
    LCALL EEPER

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP ACC
MOV R2,A
MOV R3,8
MOV R4,9
LCALL EEPWR
RET

```

```

;***** COMPARE DPTR,R2,R3 *****

```

```

; INPUT DPTR,R2,R3

```

```

; OUTPUT C,A

```

```

;

```

```

DPCOM: PUSH DPL

```

```

CLR C

```

```

MOV A,DPL

```

```

SUBB A,R3

```

```

MOV DPL,A

```

```

MOV A,DPH

```

```

SUBB A,R2

```

```

ORL A,DPL

```

```

POP DPL

```

```

RET

```

```

;***** DISPLAY n CHARACTER *****

```

```

; INPUT R2 = n

```

```

; DPTR = ADDRESS

```

```

; A = DDRAM

```

```

;

```

```

DISPnCHAR:

```

```

LCALL LCDWI

```

```

MOV R3,#0

```

```

DISPn1: MOV A,R3

```

```

MOVC A,@A+DPTR

```

```

LCALL LCDWD

```

```

INC R3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DJNZ R2,DISPn1
RET
```

```
;***** COMPLEMENT MODE *****
```

```
;
;
CPLMODE:MOV R2,#81H
        LCALL RTC_READ
        MOV A,R3
        CJNE A,SEC,CPLM1
        RET
```

```
CPLM1: MOV SEC,A
        MOV R2,#83H
        LCALL RTC_READ
        MOV A,R3
        CJNE A,MIN,CPLM2
        RET
```

```
CPLM2:
        MOV R2,#83H
        LCALL RTC_READ
        MOV MINUTE,R3
        MOV MIN,R3
        MOV R2,#85H
        LCALL RTC_READ
        MOV HOUR,R3
        RET
```

```
;***** PLAY BACK *****
```

```
; INPUT ACC (LSB) -> ADDRESS
```

```
;
PLAY: SETB PD
        MOV C,ACC.0
        MOV A4,C
        MOV C,ACC.1
        MOV A5,C
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV C,ACC.2
MOV A6,C
MOV C,ACC.3
MOV A7,C
LCALL DELAY
CLR PD ; ON ISD2590
RET

```

***** CHECK KEY *****

```

;
;
CHECKKEY:
    CJNE A,#'0',CHECK1
    SETB FLAG
    RET
CHECK1: CJNE A,#'1',CHECK2
    SETB FLAG
    RET
CHECK2: CJNE A,#'2',CHECK3
    SETB FLAG
    RET
CHECK3: CJNE A,#'3',CHECK4
    SETB FLAG
    RET
CHECK4: CJNE A,#'4',CHECK5
    SETB FLAG
    RET
CHECK5: CJNE A,#'5',CHECK6
    SETB FLAG
    RET
CHECK6: CJNE A,#'6',CHECK7
    SETB FLAG
    RET
CHECK7: CJNE A,#'7',CHECK8
    SETB FLAG

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET
CHECK8: CJNE A,#8',CHECK9
        SETB FLAG
        RET
CHECK9: CJNE A,#9',CHECK10
        SETB FLAG
        RET
CHECK10:
        CLR FLAG
        RET

```

***** DISPLAY TIME *****

```

DISPTIME:
MOV A,#86H
LCALL LCDWI
MOV R2,#85H
LCALL RTC_READ
MOV A,R3
LCALL DISPN
MOV A,#:'
LCALL LCDWD
MOV R2,#83H
LCALL RTC_READ
MOV A,R3
LCALL DISPN
MOV A,#:'
LCALL LCDWD
MOV R2,#81H
LCALL RTC_READ
MOV A,R3
LCALL DISPN
RET

```

***** SET TIME *****

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SETTIME:
```

```
MOV COUNT,#8
```

```
MOV A,#05H
```

```
LCALL PLAY
```

```
SETTIME0:
```

```
JB EOM,SETTIME1
```

```
SETB PD
```

```
SETTIME1:
```

```
LCALL DISPTIME
```

```
LCALL CPLMODE
```

```
LCALL INITCH
```

```
JNB STD,SETTIME0
```

```
JB STD,$
```

```
SETB PD
```

```
LCALL INKEY
```

```
CLR C
```

```
SUBB A,#30H
```

```
MOV R0,COUNT
```

```
MOV @R0,A
```

```
INC COUNT
```

```
MOV A,COUNT
```

```
CJNE A,#12,SETTIME1
```

```
MOV A,8
```

```
MOV B,9
```

```
SWAP A
```

```
ORL A,B
```

```
MOV 8,A
```

```
MOV A,10
```

```
MOV B,11
```

```
SWAP A
```

```
ORL A,B
```

```
MOV 9,A
```

```
LCALL CHECKTIME
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JNB FLAG,SETTIME
MOV R2,#8EH
MOV R3,#00H
LCALL RTC_WRITE

```

```

MOV R2,#84H
MOV R3,8
LCALL RTC_WRITE

```

```

MOV R2,#82H
MOV R3,9
LCALL RTC_WRITE

```

```

MOV R2,#80H
MOV R3,#00H
LCALL RTC_WRITE

```

```

MOV R2,#8EH
MOV R3,#80H
LCALL RTC_WRITE
RET

```

```

;***** SET-CHANEL *****

```

```

; INPUT FLAG,KEY

```

```

;

```

```

SETCH: LCALL EEPEN

```

```

MOV R4,#0FFH
MOV A,KEY
CJNE A,#'0',SETCH1
MOV A,#7FH
MOV C,FLAG
MOV CH0,C
MOV ACC.7,C
MOV R2,#0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R3,A
LCALL EEPWR
RET
SETCH1: CJNE A,#1,SETCH2
MOV A,#7FH
MOV C,FLAG
MOV CH1,C
MOV R2,#1
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET
SETCH2: CJNE A,#2,SETCH3
MOV A,#7FH
MOV C,FLAG
MOV CH2,C
MOV R2,#2
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET
SETCH3: CJNE A,#3,SETCH4
MOV A,#7FH
MOV C,FLAG
MOV CH3,C
MOV R2,#3
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET
SETCH4: CJNE A,#4,SETCH5
MOV A,#7FH
MOV C,FLAG
MOV CH4,C

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R2,#4
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET

```

```

SETCH5: CJNE A,#'5',SETCH6

```

```

MOV A,#7FH
MOV C,FLAG
MOV CH5,C
MOV R2,#5
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET

```

```

SETCH6: CJNE A,#'6',SETCH7

```

```

MOV A,#7FH
MOV C,FLAG
MOV CH6,C
MOV R2,#6
MOV C,CH6
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET

```

```

SETCH7: CJNE A,#'7',SETCH8

```

```

MOV A,#7FH
MOV C,FLAG
MOV CH7,C
MOV R2,#7
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET

```

```

SETCH8: CJNE A,#'8',SETCH9

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,#7FH
MOV C,FLAG
MOV CH8,C
MOV R2,#8
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
RET
SETCH9: CJNE A,#9',SETRET
MOV A,#7FH
MOV C,FLAG
MOV CH9,C
MOV R2,#9
MOV ACC.7,C
MOV R3,A
LCALL EEPWR
SETRET: RET
;***** READ CHANEL *****
; INPUT KEY
; OUTPUT CH0 -> CH9,FLAG
;
READCH:
MOV A,KEY
CJNE A,#0',READCH1
MOV DPTR,#PORTB
MOVX A,@DPTR
MOV C,ACC.0
MOV FLAG,C
MOV CH0,C
RET
READCH1:
CJNE A,#1',READCH2
MOV DPTR,#PORTB

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX A,@DPTR
MOV C,ACC.1
MOV FLAG,C
MOV CH1,C
RET
READCH2:
CJNE A,#'2',READCH3
MOV DPTR,#PORTB
MOVX A,@DPTR
MOV C,ACC.2
MOV FLAG,C
MOV CH2,C
RET
READCH3:
CJNE A,#'3',READCH4
MOV DPTR,#PORTB
MOVX A,@DPTR
MOV C,ACC.3
MOV FLAG,C
MOV CH3,C
RET
READCH4:
CJNE A,#'4',READCH5
MOV DPTR,#PORTB
MOVX A,@DPTR
MOV C,ACC.4
MOV FLAG,C
MOV CH4,C
RET
READCH5:
CJNE A,#'5',READCH6
MOV DPTR,#PORTB
MOVX A,@DPTR
MOV C,ACC.5

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV FLAG,C
MOV CH5,C
RET
READCH6:
CJNE A,#6',READCH7
MOV DPTR,#PORTB
MOVX A,@DPTR
MOV C,ACC.6
MOV FLAG,C
MOV CH6,C
RET
READCH7:
CJNE A,#7',READCH8
MOV DPTR,#PORTB
MOVX A,@DPTR
MOV C,ACC.7
MOV FLAG,C
MOV CH7,C
RET
READCH8:
CJNE A,#8',READCH9
MOV DPTR,#PORTC
MOVX A,@DPTR
MOV C,ACC.4
MOV FLAG,C
MOV CH8,C
RET
READCH9:
CJNE A,#9',READCHRET
MOV DPTR,#PORTC
MOVX A,@DPTR
MOV C,ACC.5
MOV FLAG,C
MOV CH9,C

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READCHRET:

RET

;***** COMPARE PASSWORD *****

; IF TRUE FLAG = '1'

; ELSE FLAG = '0'

COMPARE:

MOV R1,#8

MOV R0,#0

COMPARE1:

MOV DPTR,#PASSWORD

MOV A,R0

MOVC A,@A+DPTR

MOV B,@R1

CJNE A,B,COMPERR

INC R1

INC R0

CJNE R0,#4,COMPARE1

SETB FLAG

RET

COMPERR:

CLR FLAG

RET

;***** INITIAL SYSTEM *****

INITSYS:

MOV R2,#0

MOV R3,#10

LCALL DMSEC

MOV 20H,#00H

MOV 21H,#00H ; CLEAR BIT ADDRESS

SETB PD ; OFF ISD2590

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR RING
CLR RST

MOV DPTR,#CONTR
MOV A,#8AH
MOVX @DPTR,A
RET

***** INITIAL DS1202 RTC *****

INITRTC:MOV R2,#8EH
MOV R3,#00H
LCALL RTC_WRITE

MOV R2,#80H ; WRITE SEC
MOV R3,#00H
LCALL RTC_WRITE
; MOV R2,#82H ; WRITE MIN
; MOV R3,#59H
; LCALL RTC_WRITE

; MOV R2,#84H ; WRITE HOUR
; MOV R3,#09H
; LCALL RTC_WRITE

MOV R2,#8EH
MOV R3,#80H
LCALL RTC_WRITE
RET

***** SET BIT ADDRESS *****
; INPUT ACC = CHANNEL
; R3.7 ON/OFF
; OUTPUT BIT ADDRESS

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;
SETBCH: MOV  B,#8
        DIV  AB
        MOV  R7,A
        MOV  A,#20H
        ADD  A,R7
        MOV  R7,A
        MOV  R6,B
        INC  R6
        MOV  A,R3
        SETB C
        MOV  A,#00
SETBCH1: RLC  A
        DJNZ R6,SETBCH1
        CPL  A
        MOV  R6,A
        MOV  A,R7
        MOV  R0,A
        MOV  A,@R0
        ANL  A,R6
        MOV  R5,A
        MOV  A,R3
        JB   ACC.7,SETBCH2
        MOV  A,R5
        MOV  @R0,A
        RET
SETBCH2: MOV  A,R6
        CPL  A
        ORL  A,R5
        MOV  @R0,A
        RET

```

;***** INKEY *****

; OUTPUT ACC

;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INKEY: SETB Q0
      SETB Q1
      SETB Q2
      SETB Q3
      MOV C,Q0
      MOV ACC.0,C
      MOV C,Q1
      MOV ACC.1,C
      MOV C,Q2
      MOV ACC.2,C
      MOV C,Q3
      MOV ACC.3,C
      ANL A,#0FH
      MOV DPTR,#TABLEKEY
      MOVC A,@A+DPTR
      RET

;***** DELAY 1/1000 SEC *****
; INPUT R2,R3
;*****
DMSEC: MOV R4,#0E6H
DMSEC1: NOP
      NOP
      DJNZ R4,DMSEC1
      DJNZ R3,DMSEC
      MOV A,R2
      CJNE A,#00H,DMSEC2
      RET
DMSEC2: DEC R2
      SJMP DMSEC

;***** Write RTC *****
; INPUT R2 = COMMAND, R3 = DATA

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RTC_WRITE:
    CLR  RTC_CLK    ;low CLK line
    CLR  RTC_DATA
    NOP
    SETB RTC_RST    ;high RST line
    NOP
    MOV  A,R2       ;write COMMAND byte
    LCALL RTC_WRITE_8BIT
    MOV  A,R3       ;and DATA byte
    LCALL RTC_WRITE_8BIT
    CLR  RTC_RST    ;low RST line
    NOP
    RET
;***** Transfer 8-bits data to DS1202
; IN: A = data
;
RTC_WRITE_8BIT:
    MOV  R4,#08H    ;8 bits to transfer
WR8BIT1:
    RRC  A
    MOV  RTC_DATA,C
    SETB RTC_CLK    ;Rising edge clock

    NOP

    CLR  RTC_CLK

    NOP

    DJNZ R4,WR8BIT1
    RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;***** READ RTC *****
; IN: R2 = COMMAND
; OUT: R3 = DATA
;
RTC_READ:

    CLR   RTC_CLK    ;low clk line
    CLR   RTC_DATA

    NOP

    SETB  RTC_RST    ;high RST line

    NOP

    MOV   A,R2       ;write COMMAND byte
    LCALL RTC_WRITE_8BIT

    MOV   R4,#8      ;then read DATA byte
    CLR   A

RD_CH1: CLR   RTC_CLK

    NOP

    MOV   C,RTC_DATA
    RRC   A
    SETB  RTC_CLK

    NOP

    DJNZ  R4,RD_CH1
    MOV   R3,A
    CLR   RTC_RST    ;low RST line
    NOP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

```

; ***** EEPRD SUB *****
; 93C46 READ WORD SUBROUTINE
; IN = R2 ADDRESS (0-63)
; OUT = R3,R4 DATA
; REG = A,R2,R3,R4

EEPRD: MOV A,R2
      ANL A,#00111111B ;MAKE SURE DATA=6 BIT
      ORL A,#10000000B ;OPCODE

      SETB EEPCS ;CS=1
      SETB EEPDI ;START BIT
      LCALL CLOCK
      MOV R2,#8 ;OPCODE,ADDRESS
EEPRD2: RLC A
      MOV EEPDLC
      LCALL CLOCK
      DJNZ R2,EEPRD2
      MOV R2,#8 ;READ DATA (8 BIT FIRST)
EEPRD4: LCALL CLOCK
      MOV C,EEPDO
      RLC A
      DJNZ R2,EEPRD4
      MOV R3,A
      MOV R2,#8 ;READ DATA (8 BIT LAST)
EEPRD5: LCALL CLOCK
      MOV C,EEPDO
      RLC A
      DJNZ R2,EEPRD5
      MOV R4,A
      CLR EEPCS ;CS=0
      RET
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLOCK: SETB  EEPCLK      ;SYNC CLOCK

      NOP
      NOP
      CLR   EEPCLK
      NOP
      NOP
      RET

; ***** EEPWR SUB *****
; 93C46 WRITE WORD SUBROUTINE
; IN = R2 ADDRESS (0-63)
;   = R3,R4 DATA
; REG = A,R2
EEPWR:
      MOV  A,R2
      ANL  A,#00111111B  ;MAKE SURE DATA=6 BIT
      ORL  A,#01000000B  ;OPCODE

      SETB EEPCS        ;CS=1
      SETB EEPDI       ;START BIT
      LCALL CLOCK
      MOV  R2,#8        ;OPCODE,ADDRESS

EEPWR2: RLC  A
      MOV  EEPDI,C
      LCALL CLOCK
      DJNZ R2,EEPWR2

      MOV  R2,#8        ;WRITE DATA (8 BIT FIRST)
      MOV  A,R3

EEPWR4: RLC  A
      MOV  EEPDI,C
      LCALL CLOCK

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DJNZ R2,EEPWR4

MOV R2,#8 ;WRITE DATA (8 BIT LAST)
MOV A,R4
EEPWR5: RLC A
MOV EEPDLC
LCALL CLOCK
DJNZ R2,EEPWR5
CLR EEPCS ;CS=0
NOP
NOP
SETB EEPCS ;CS=1 (CHECK STATUS)
NOP
NOP
JNB EEPDO,S ;WAIT FOR BUSY
NOP
NOP
CLR EEPCS ;CS=0
RET

; ***** EEPER SUB *****
; 93C46 ERASE WORD SUBROUTINE
; IN = R2 ADDRESS (0-63)
; REG = A,R2

```

EEPER:

```

MOV A,R2
ANL A,#00111111B ;MAKE SURE DATA=6 BIT
ORL A,#11000000B ;OPCODE

SETB EEPCS ;CS=1
SETB EEPDI ;START BIT
LCALL CLOCK
MOV R2,#8 ;OPCODE,ADDRESS

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

EEPER2: RLC  A
        MOV  EEPDI,C
        LCALL CLOCK
        DJNZ R2,EEPER2

        CLR  EEPCS      ;CS=0
        NOP
        NOP
        SETB EEPCS      ;CS=1 (CHECK STATUS)
        NOP
        NOP
        JNB  EEPDO,$     ;WAIT FOR BUSY
        NOP
        NOP
        CLR  EEPCS      ;CS=0
        RET

;***** EEPEN SUB *****
; 93C46 ENABLE SUBROUTINE
; REG = A,R2

EEPEN:
        MOV  A,#0011000B ;OPCODE
        SETB EEPCS      ;CS=1
        SETB EEPDI      ;START BIT
        LCALL CLOCK
        MOV  R2,#8      ;OPCODE,ADDRESS

EEPEN2: RLC  A
        MOV  EEPDI,C
        LCALL CLOCK
        DJNZ R2,EEPEN2
        LCALL EEPRD
        RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
***** DELAY R2/100 SEC *****
```

```
; INPUT R2
```

```
; REGS R2,R3,R4 (BANK0)
```

```
*****
```

```
DTSEC: MOV R3,#0B3H
```

```
DTSEC1: MOV R4,#00H
```

```
    DJNZ R4,$
```

```
    NOP
```

```
    NOP
```

```
    DJNZ R3,DTSEC1
```

```
    DJNZ R2,DTSEC
```

```
    RET
```

```
***** INITIAL LCD *****
```

```
INITLCD:
```

```
    MOV A,#01H ; CLEAR LCD
```

```
    LCALL LCDWI
```

```
    MOV A,#00000110B
```

```
    LCALL LCDWI ; ENTRY MOD SET
```

```
    MOV A,#00001100B
```

```
    LCALL LCDWI ; DISPLAY ON/OFF
```

```
    MOV A,#00111000B
```

```
    LCALL LCDWI ; FUNCTION SET
```

```
    RET
```

```
***** LCD WRITE INSTRUCTION *****
```

```
; INPUT ACC
```

```
LCDWI: PUSH DPH
```

```
    PUSH DPL
```

```
    MOV DPTR,#LCD_WI
```

```
    MOVX @DPTR,A
```

```
    MOV DPTR,#LCD_RB
```

```
LCDWI1: MOVX A,@DPTR
```

```
    JB ACC.7,LCDWI1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP DPL
POP DPH
RET

```

```

;***** LCD WRITE DATA *****

```

```

;INPUT ACC

```

```

LCDWD: PUSH DPH

```

```

    PUSH DPL

```

```

    MOV DPTR,#LCD_WD

```

```

    MOVX @DPTR,A

```

```

    MOV DPTR,#LCD_RB

```

```

LCDWD1: MOVX A,@DPTR

```

```

    JB ACC.7,LCDWD1

```

```

    POP DPL

```

```

    POP DPH

```

```

    RET

```

```

;**** LCD READ DATA ****

```

```

;OUTPUT ACC

```

```

LCDRD: PUSH DPH

```

```

    PUSH DPL

```

```

    MOV DPTR,#LCD_RD

```

```

    MOVX A,@DPTR

```

```

    PUSH ACC

```

```

    MOV DPTR,#LCD_RB

```

```

LCDRD1: MOVX A,@DPTR

```

```

    JB ACC.7,LCDRD1

```

```

    POP ACC

```

```

    POP DPL

```

```

    POP DPH

```

```

    RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 4

August 1996

Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DC/DC-1	18 Pin Ceramic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
-40 °C to +85 °C	

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

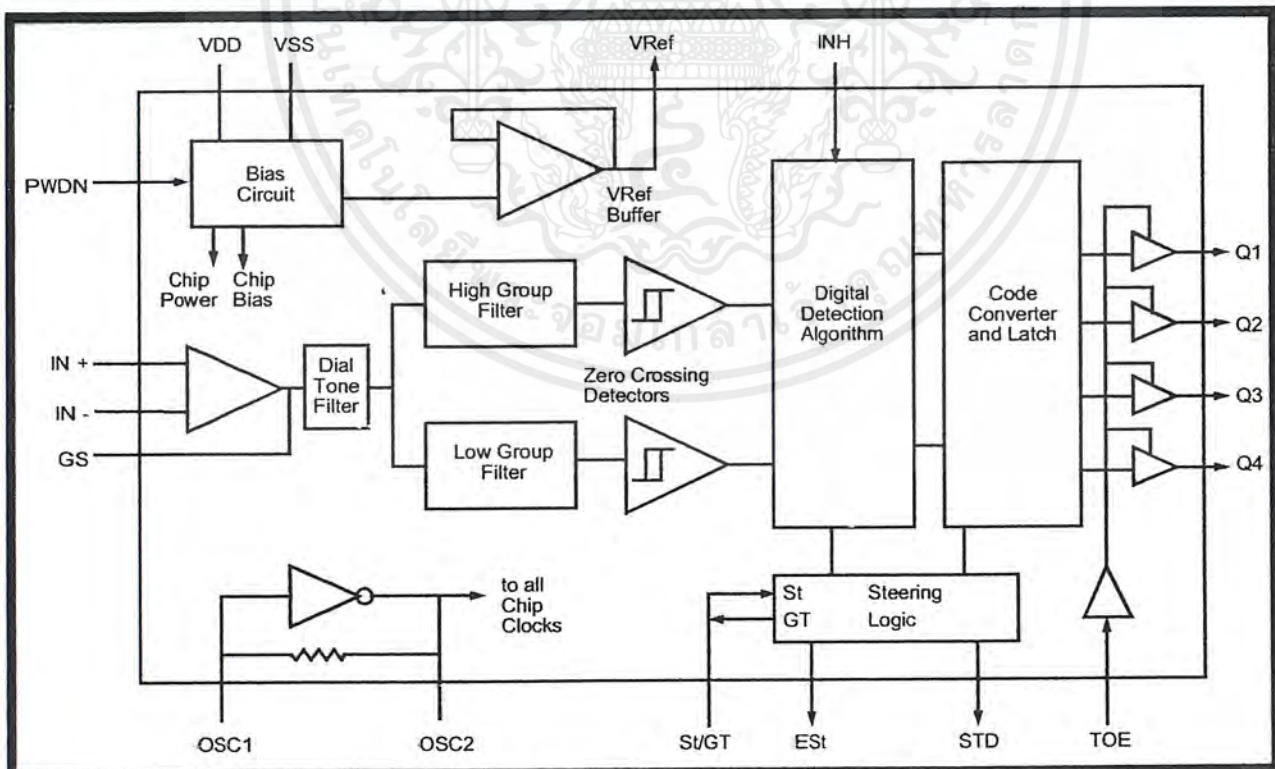


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

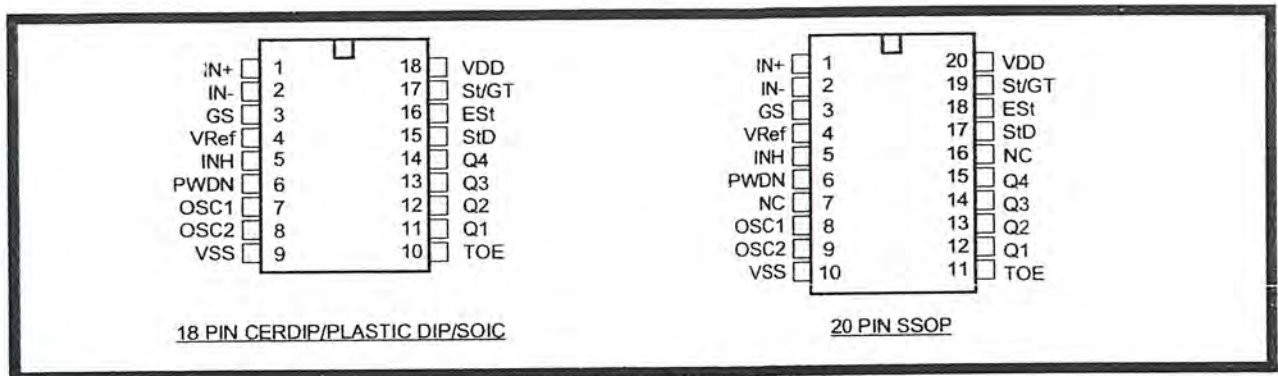


Figure 2 - Pin Connections

Pin Description

Pin #		Name	Description
18	20		
1	1	IN+	Non-Inverting Op-Amp (Input).
2	2	IN-	Inverting Op-Amp (Input).
3	3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V _{Ref}	Reference Voltage (Output). Nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	Clock (Input).
8	9	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V _{SS}	Ground (Input). 0V typical.
10	11	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V _{TSt} .
16	18	EST	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause EST to return to a logic low.
17	19	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V _{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of EST and the voltage on St.
18	20	V _{DD}	Positive power supply (Input). +5V typical.
	7, 16	NC	No Connection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

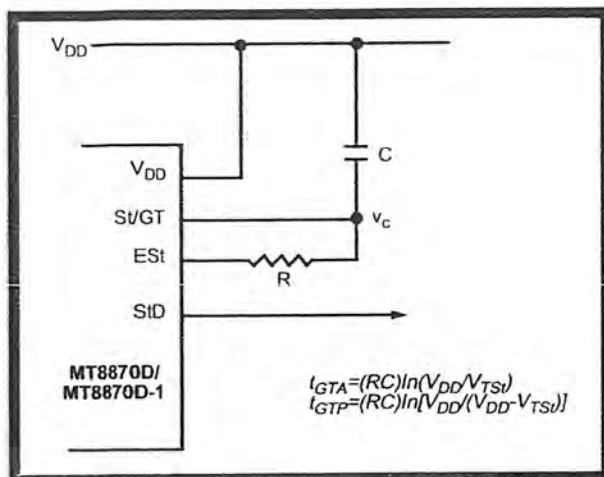


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

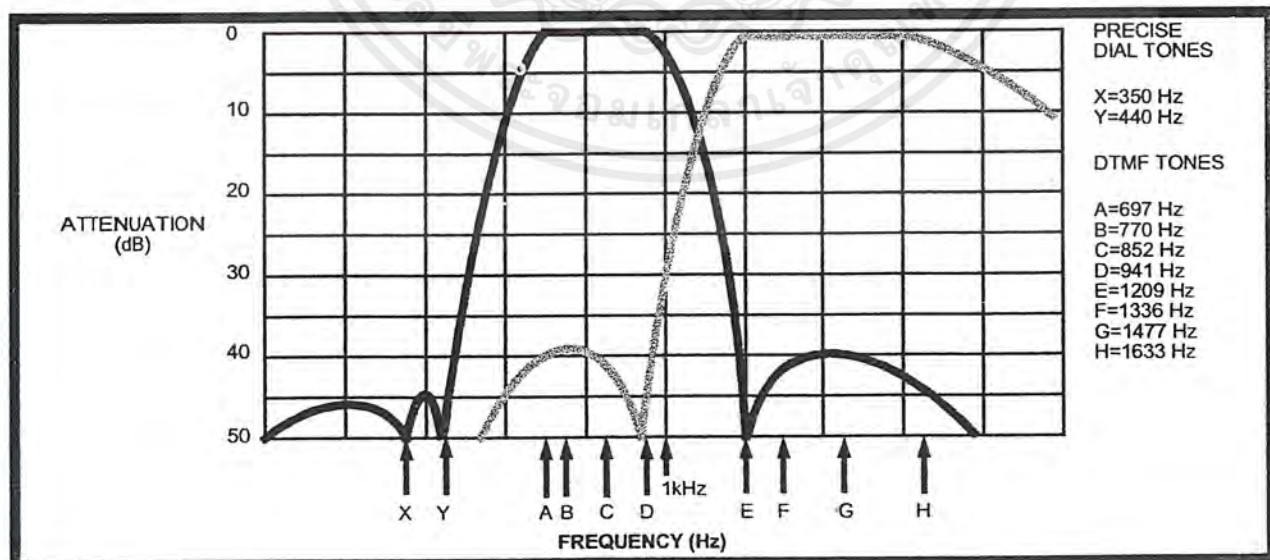


Figure 3 - Filter Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

condition is maintained (Est remains high) for the validation period (t_{GTP}^1 v_c reaches the threshold (V_{TSt}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive high as long as Est remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μF is

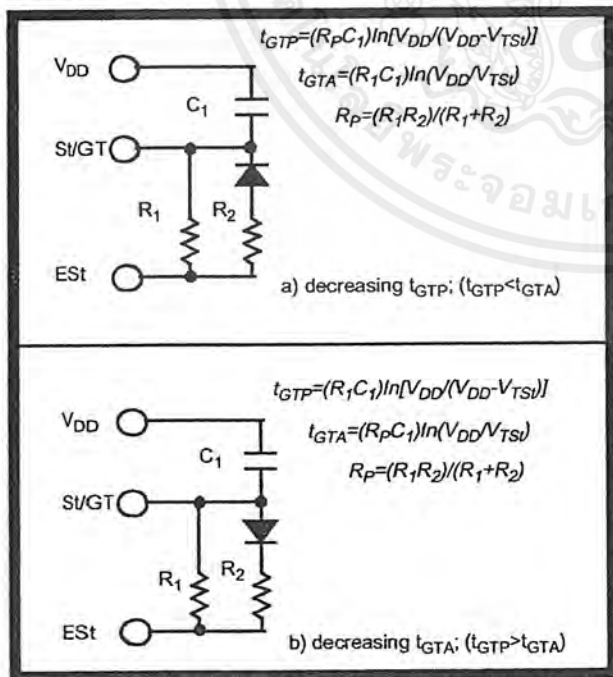


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	Est	Q ₄	Q ₃	Q ₂	Q ₁
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $1/2V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5 .

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

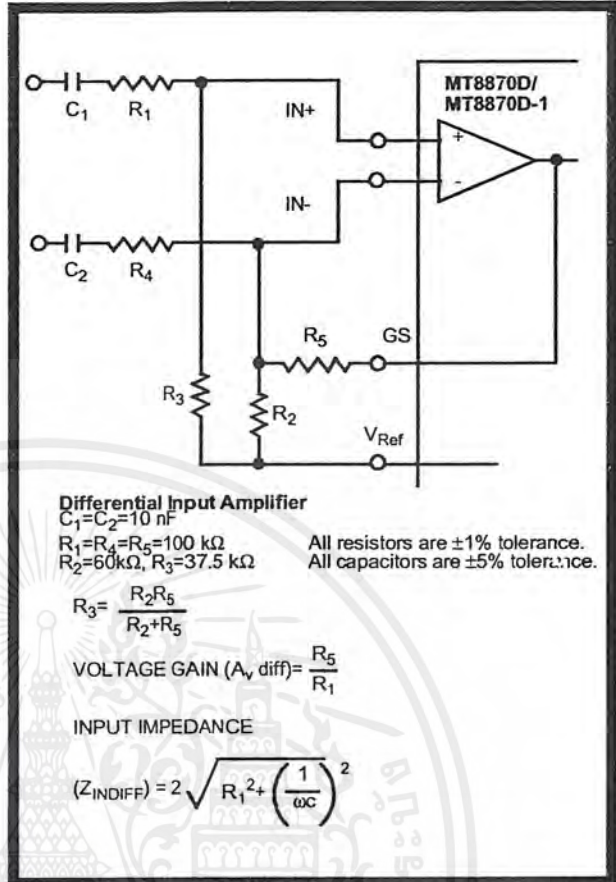


Figure 6 - Differential Input Configuration

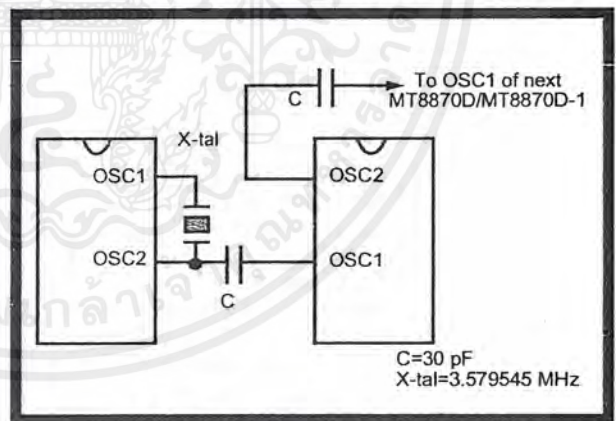


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	±0.2%

Table 2. Recommended Resonator Specifications

Note: Qm=quality factor of RLC model, i.e., $1/2\pi fR1C1$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R_1 and R_2 to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

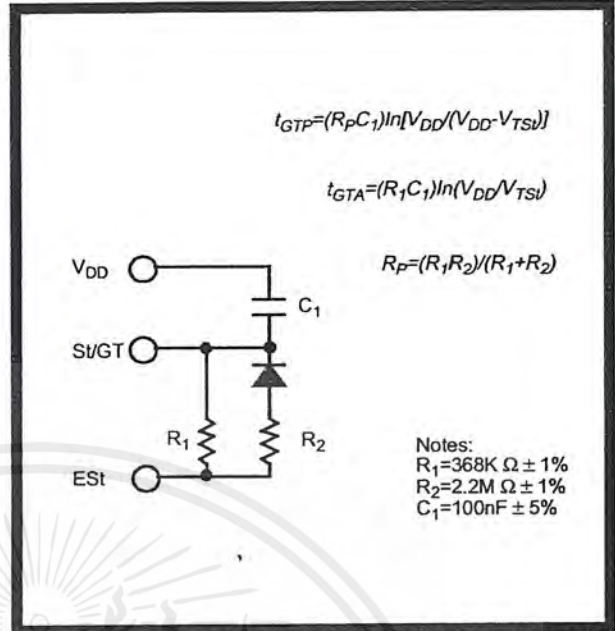


Figure 8 - Non-Symmetric Guard Time Circuit

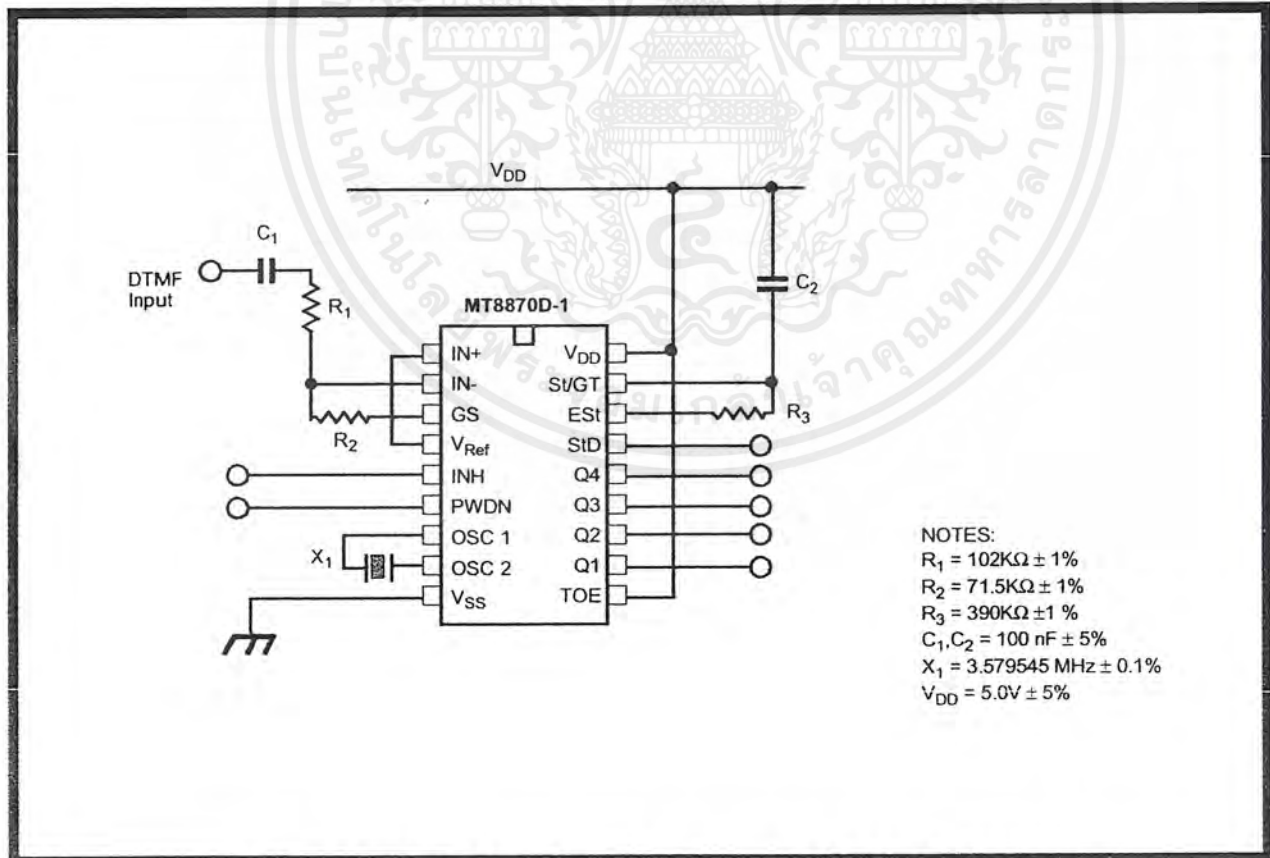


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings[†]

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V _{DD}		7	V
2	Voltage on any pin	V _I	V _{SS} -0.3	V _{DD} +0.3	V
3	Current at any pin (other than supply)	I _I		10	mA
4	Storage temperature	T _{STG}	-65	+150	°C
5	Package power dissipation	P _D		500	mW

[†] Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	DC Power Supply Voltage	V _{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T _O	-40		+85	°C	
3	Crystal/Clock Frequency	f _c		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	Δf _c		±0.1		%	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C, unless otherwise stated.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1 2 3 S U P P L Y	Standby supply current	I _{DDQ}		10	25	μA	PWDN=V _{DD}
	Operating supply current	I _{DD}		3.0	9.0	mA	
	Power consumption	P _O		15		mW	f _c =3.579545 MHz
4 5 6 7 8 9 I N P U T S	High level input	V _{IH}	3.5			V	V _{DD} =5.0V
	Low level input voltage	V _{IL}			1.5	V	V _{DD} =5.0V
	Input leakage current	I _{IH} /I _{IL}		0.1		μA	V _{IN} =V _{SS} or V _{DD}
	Pull up (source) current	I _{SO}		7.5	20	μA	TOE (pin 10)=0, V _{DD} =5.0V
	Pull down (sink) current	I _{SI}		15	45	μA	INH=5.0V, PWDN=5.0V, V _{DD} =5.0V
	Input impedance (IN+, IN-)	R _{IN}		10		MΩ	@ 1 kHz
10	Steering threshold voltage	V _{TSt}	2.2	2.4	2.5	V	V _{DD} = 5.0V
11 12 13 14 15 16 O U T P U T S	Low level output voltage	V _{OL}			V _{SS} +0.03	V	No load
	High level output voltage	V _{OH}	V _{DD} -0.03			V	No load
	Output low (sink) current	I _{OL}	1.0	2.5		mA	V _{OUT} =0.4 V
	Output high (source) current	I _{OH}	0.4	0.8		mA	V _{OUT} =4.6 V
	V _{Ref} output voltage	V _{Ref}	2.3	2.5	2.7	V	No load, V _{DD} = 5.0V
	V _{Ref} output resistance	R _{OR}		1		kΩ	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D-1 AC Electrical Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV _{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV _{RMS}	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

[‡] Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2$ Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

AC Electrical Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_o \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Conditions	
1	T I M I N G	Tone present detect time	t_{DP}	5	11	14	ms	Note 1
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
3		Tone duration accept	t_{REC}			40	ms	Note 2
4		Tone duration reject	$t_{\overline{REC}}$	20			ms	Note 2
5		Interdigit pause accept	t_{ID}			40	ms	Note 2
6		Interdigit pause reject	t_{DO}	20			ms	Note 2
7	O U T P U T S	Propagation delay (St to Q)	t_{PQ}		8	11	μs	TOE= V_{DD}
8		Propagation delay (St to StD)	t_{PSID}		12	16	μs	TOE= V_{DD}
9		Output data set up (Q to StD)	t_{QSID}		3.4		μs	TOE= V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 k Ω , 50 pF
11		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 k Ω , 50 pF
12	P D W N	Power-up time	t_{PU}		30		ms	Note 3
13		Power-down time	t_{PD}		20		ms	
14	C L O C K	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
16		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
17		Clock input duty cycle	DC _{CL}	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	C_{LO}			30	pF	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES:**

- Used for guard-time calculation purposes only.
- These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
- With valid tone present at input, t_{PU} equals time from PDWN going low until EST going high.

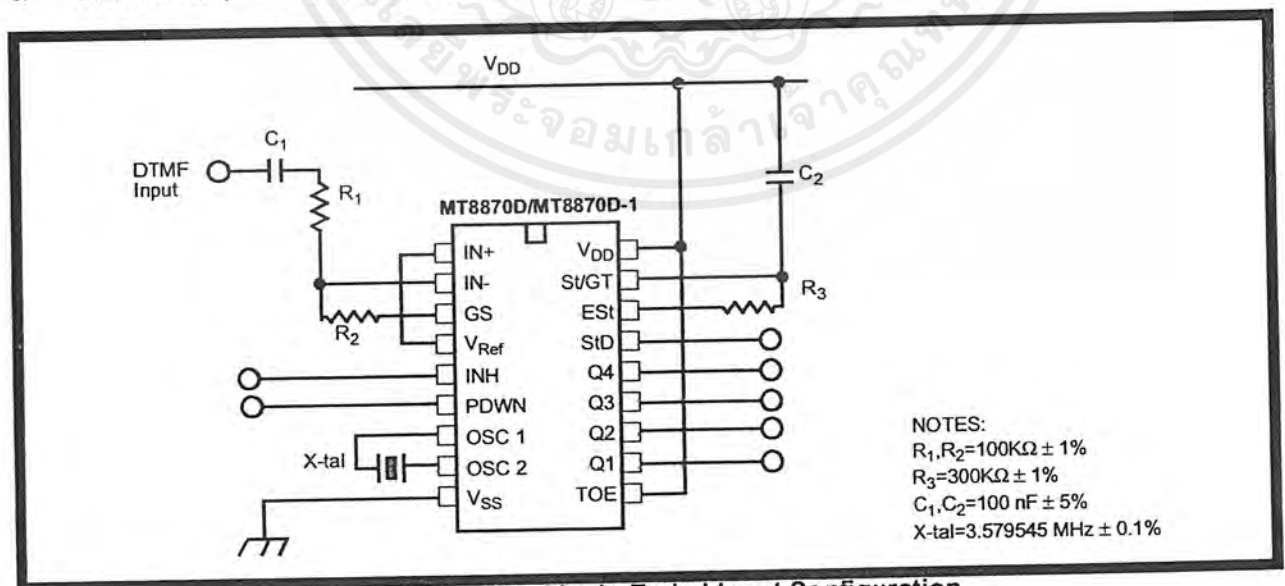
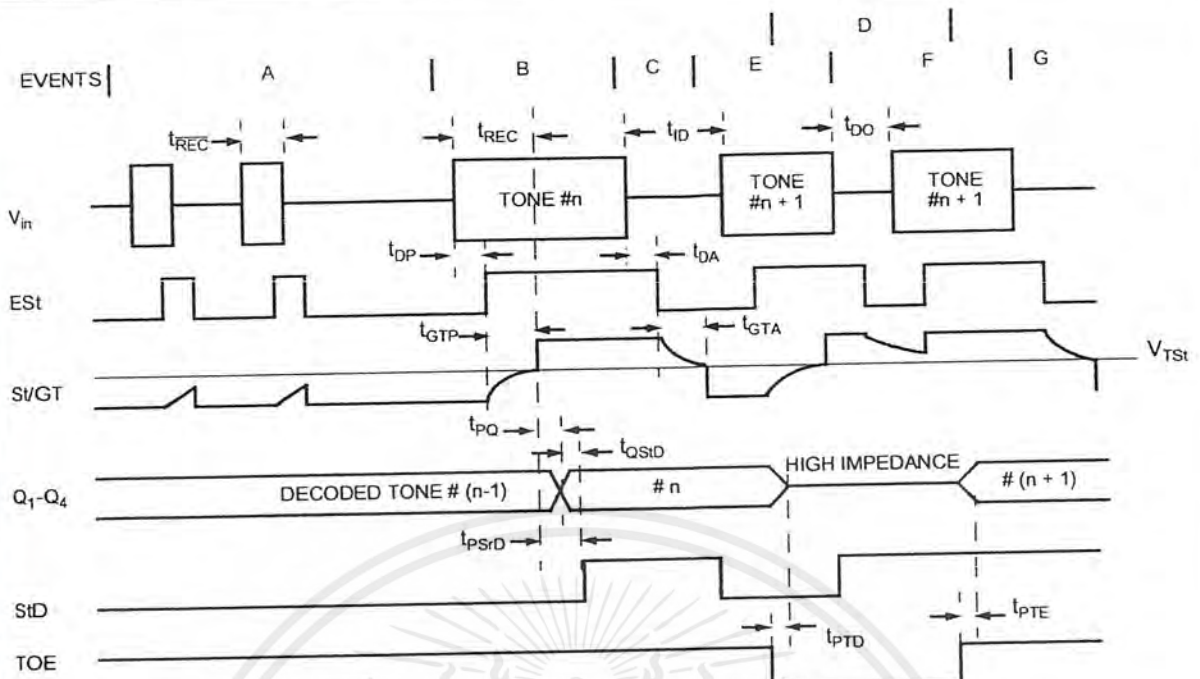


Figure 10 - Single-Ended Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
- B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS
- C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.
- D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
- E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).
- F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.
- G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

- V_{in} DTMF COMPOSITE INPUT SIGNAL.
- ESt EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- St/GT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- Q_1-Q_4 4-BIT DECODED TONE OUTPUT.
- StD DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
- TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION
- t_{ID} MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
- t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Low Voltage and Standard Voltage Operation
 - 5.0 (V_{CC} = 4.5V to 5.5V)
 - 2.7 (V_{CC} = 2.7V to 5.5V)
 - 2.5 (V_{CC} = 2.5V to 5.5V)
 - 1.8 (V_{CC} = 1.8V to 5.5V)
- User Selectable Internal Organization
 - 1K: 128 x 8 or 64 x 16
 - 2K: 256 x 8 or 128 x 16
 - 4K: 512 x 8 or 256 x 16
- 3-Wire Serial Interface
- 2 MHz Clock Rate (5V) Compatibility
- Self-Timed Write Cycle (10 ms max)
- High Reliability
 - Endurance: 1 Million Cycles
 - Data Retention: 100 Years
- Automotive Grade and Extended Temperature Devices Available
- 8-Pin PDIP, JEDEC SOIC, and EIAJ SOIC Packages

Description

The AT93C46/56/57/66 provides 1024/2048/4096 bits of serial electrically erasable programmable read only memory (EEPROM) organized as 64/128/256 words of 16 bits each, when the ORG Pin is connected to V_{CC} and 128/256/512 words of 8 bits each when it is tied to ground. The device is optimized for use in many industrial and commercial applications where low power and low voltage operation are essential. The AT93C46/56/57/66 is available in space saving 8-pin PDIP and 8-pin JEDEC and EIAJ SOIC packages.

(continued)

3-Wire Serial CMOS E²PROMs

1K (128 x 8 or 64 x 16)

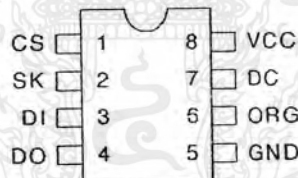
2K (256 x 8 or 128 x 16)

4K (512 x 8 or 256 x 16)

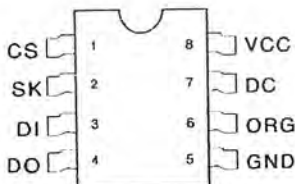
Pin Configurations

Pin Name	Function
CS	Chip Select
SK	Serial Data Clock
DI	Serial Data Input
DO	Serial Data Output
GND	Ground
V _{CC}	Power Supply
ORG	Internal Organization
DC	Don't Connect

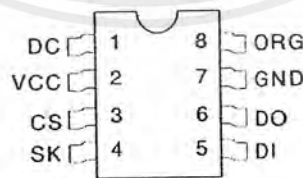
8-Pin PDIP



8-Pin SOIC



8-Pin SOIC



Rotated (R)
(1K JEDEC Only)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Description (Continued)

The AT93C46/56/57/66 is enabled through the Chip Select pin (CS), and accessed via a 3-wire serial interface consisting of Data Input (DI), Data Output (DO), and Shift Clock (SK). Upon receiving a READ instruction at DI, the address is decoded and the data is clocked out serially on the data output pin DO. The WRITE cycle is completely self-timed and no separate ERASE cycle is required be-

fore WRITE. The WRITE cycle is only enabled when the part is in the ERASE/WRITE ENABLE state. When CS is brought "high" following the initiation of a WRITE cycle, the DO pin outputs the READY/BUSY status of the part.

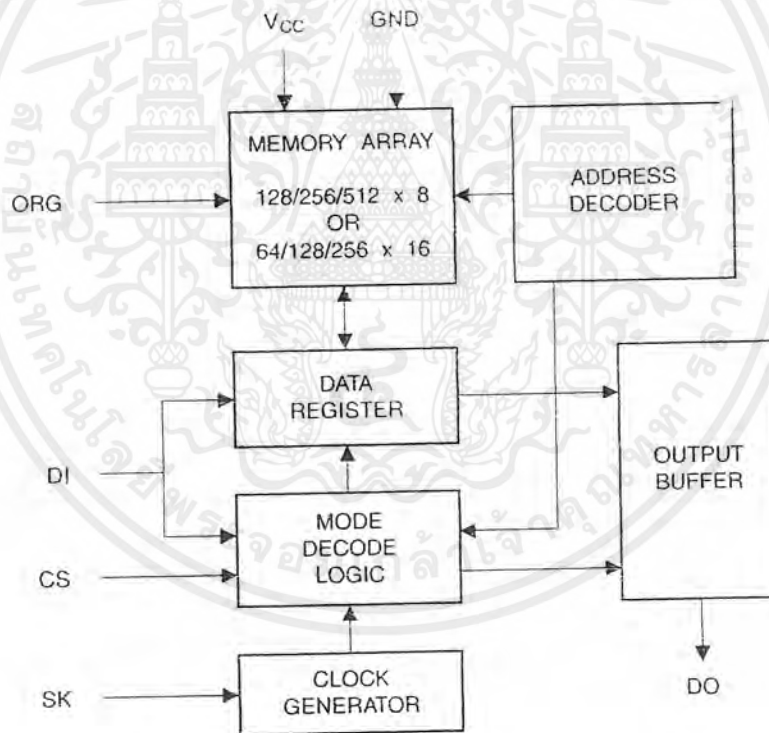
The AT93C46/56/57/66 is available in 4.5V to 5.5V, 2.7V to 5.5V, 2.5V to 5.5V, and 1.8V to 5.5V versions.

Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.25V
DC Output Current	5.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Block Diagram ⁽¹⁾



Note: 1. When the ORG pin is connected to V_{CC}, the x 16 organization is selected. When it is connected to ground, the x 8 organization is selected. If the ORG pin is left unconnected, then an internal pullup device (of approximately 1 MΩ) will select the x 16 organization. This feature is not available on 1.8V devices.

AT93C46/56/57/66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Capacitance ⁽¹⁾

Applicable over recommended operating range from $T_A = 25^\circ\text{C}$, $f = 1.0\text{ MHz}$, $V_{CC} = +5.0\text{V}$ (unless otherwise noted).

	Test Conditions	Max	Units	Conditions
C_{OUT}	Output Capacitance (DO)	5	pF	$V_{OUT} = 0\text{V}$
C_{IN}	Input Capacitance (CS, SK, DI)	5	pF	$V_{IN} = 0\text{V}$

Note: 1. This parameter is characterized and is not 100% tested.

DC Characteristics

Applicable over recommended operating range from: $T_{AI} = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{CC} = +1.8\text{V}$ to $+5.5\text{V}$,
 $T_{AC} = 0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{CC} = +1.8\text{V}$ to $+5.5\text{V}$ (unless otherwise noted).

Symbol	Parameter	Test Condition	Min	Typ	Max	Unit
V_{CC1}	Supply Voltage		1.8		5.5	V
V_{CC2}	Supply Voltage		2.5		5.5	V
V_{CC3}	Supply Voltage		2.7		5.5	V
V_{CC4}	Supply Voltage		4.5		5.5	V
I_{CC}	Supply Current	$V_{CC} = 5.0\text{V}$	READ at 1.0 MHz	0.5	2.0	mA
			WRITE at 1.0 MHz	0.5	2.0	mA
I_{SB1}	Standby Current	$V_{CC} = 1.8\text{V}$		0	0.1	μA
I_{SB2}	Standby Current	$V_{CC} = 2.5\text{V}$		6.0	10.0	μA
I_{SB3}	Standby Current	$V_{CC} = 2.7\text{V}$		6.0	10.0	μA
I_{SB4}	Standby Current	$V_{CC} = 5.0\text{V}$		17	30	μA
I_{IL}	Input Leakage	$V_{IN} = 0\text{V}$ to V_{CC}		0.1	1.0	μA
I_{OL}	Output Leakage	$V_{IN} = 0\text{V}$ to V_{CC}		0.1	1.0	μA
V_{IL1} ⁽¹⁾	Input Low Voltage	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	-0.1		0.8	V
V_{IH1} ⁽¹⁾	Input High Voltage		2.0		$V_{CC} + 1$	V
V_{IL2} ⁽¹⁾	Input Low Voltage	$1.8\text{V} \leq V_{CC} \leq 2.7\text{V}$	0.0		$V_{CC} \times 0.3$	V
V_{IH2} ⁽¹⁾	Input High Voltage		$V_{CC} \times 0.7$		$V_{CC} + 1$	V
V_{OL1}	Output Low Voltage	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	$I_{OL} = 2.1\text{ mA}$		0.4	V
V_{OH1}	Output High Voltage		$I_{OH} = -0.4\text{ mA}$		2.4	V
V_{OL2}	Output Low Voltage	$1.8\text{V} \leq V_{CC} \leq 2.7\text{V}$	$I_{OL} = 0.15\text{ mA}$		0.2	V
			$I_{OH} = -100\ \mu\text{A}$		$V_{CC} - 0.2$	V

Note: 1. V_{IL} min and V_{IH} max are reference only and are not tested.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

Applicable over recommended operating range from $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, $V_{CC} = \text{As Specified}$,
 $CL = 1$ TTL Gate and 100 pF (unless otherwise noted).

Symbol	Parameter	Test Condition	Min	Typ	Max	Units
f_{SK}	SK Clock Frequency	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		2	MHz
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		1	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		0.5	
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		0.25	
t_{SKH}	SK High Time	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			ns
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	500			
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	1000			
t_{SKL}	SK Low Time	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			ns
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	500			
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	1000			
t_{CS}	Minimum CS Low Time	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			ns
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	500			
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	1000			
t_{CSS}	CS Setup Time	Relative to SK				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	50			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	50			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
t_{DIS}	DI Setup Time	Relative to SK				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	200			
t_{CSH}	CS Hold Time	Relative to SK	0			ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	200			
t_{DIH}	DI Hold Time	Relative to SK				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	200			
t_{PD1}	Output Delay to '1'	AC Test				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			500	
t_{PDO}	Output Delay to '0'	AC Test				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			500	
t_{SV}	CS to Status Valid	AC Test				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			500	
t_{DF}	CS to DO in High Impedance	AC Test				ns
		CS = V_{IL}				
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			100	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			100	
t_{WP}	Write Cycle Time					ms
			0.1		10	
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$		1		

AT93C46/56/57/66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instruction Set for the AT93C46

instruction	SB	Op Code	Address		Data		Comments
			x 8	x 16	x 8	x 16	
READ	1	10	A6 - A0	A5 - A0			Reads data stored in memory, at specified address.
EWEN	1	00	11XXXXXX	1XXXXX			Write enable must precede all programming modes.
ERASE	1	11	A6 - A0	A5 - A0			Erase memory location A _n - A ₀ .
WRITE	1	01	A6 - A0	A5 - A0	D7 - D0	D15 - D0	Writes memory location A _n - A ₀ .
ERAL	1	00	10XXXXXX	10XXXX			Erases all memory locations. Valid only at V _{CC} = 4.5V to 5.5V.
WRAL	1	00	01XXXXXX	01XXXX	D7 - D0	D15 - D0	Writes all memory locations. Valid only at V _{CC} = 4.5V to 5.5V.
EWDS	1	00	00XXXXXX	00XXXX			Disables all programming instructions.

Instruction Set for the AT93C57

Instruction	SB	Op Code	Address		Data		Comments
			x 8	x 16	x 8	x 16	
READ	1	10	A7 - A0	A6 - A0			Reads data stored in memory, at specified address.
EWEN	1	00	11XXXXXXXX	11XXXXXX			Write enable must precede all programming modes.
ERASE	1	11	A7 - A0	A6 - A0			Erase memory location A _n - A ₀ .
WRITE	1	01	A7 - A0	A6 - A0	D7 - D0	D15 - D0	Writes memory location A _n - A ₀ .
ERAL	1	00	10XXXXXXXX	10XXXXXX			Erases all memory locations. Valid only at V _{CC} = 4.5V to 5.5V.
WRAL	1	00	01XXXXXXXX	01XXXXXX	D7 - D0	D15 - D0	Writes all memory locations. Valid only at V _{CC} = 4.5V to 5.5V.
EWDS	1	00	00XXXXXXXX	00XXXXXX			Disables all programming instructions.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instruction Set for the AT93C56 and AT93C66

Instruction	SB	Op Code	Address		Data		Comments
			x 8	x 16	x 8	x 16	
READ	1	10	A ₈ - A ₀	A ₇ - A ₀			Reads data stored in memory, at specified address.
EWEN	1	00	11XXXXXXXX	11XXXXXX			Write enable must precede all programming modes.
ERASE	1	11	A ₈ - A ₀	A ₇ - A ₀			Erases memory location A _n - A ₀ .
WRITE	1	01	A ₈ - A ₀	A ₇ - A ₀	D ₇ - D ₀	D ₁₅ - D ₀	Writes memory location A _n - A ₀ .
ERAL	1	00	10XXXXXXXX	10XXXXXX			Erases all memory locations. Valid only at V _{CC} = 4.5V to 5.5V.
WRAL	1	00	01XXXXXXXX	01XXXXXX	D ₇ - D ₀	D ₁₅ - D ₀	Writes all memory locations. Valid when V _{CC} = 5.0V ± 10% and Disable Register cleared.
EWDS	1	00	00XXXXXXXX	00XXXXXX			Disables all programming instructions.


AT93C46/56/57/66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

The AT93C46/56/57/66 is accessed via a simple and versatile 3-wire serial communication interface. Device operation is controlled by seven instructions issued by the host processor. A valid instruction starts with a rising edge of CS and consists of a Start Bit (logic '1') followed by the appropriate Op Code and the desired memory Address location.

READ (READ): The Read (READ) instruction contains the Address code for the memory location to be read. After the instruction and address are decoded, data from the selected memory location is available at the serial output pin DO. Output data changes are synchronized with the rising edges of serial clock SK. It should be noted that a dummy bit (logic '0') precedes the 8 or 16 bit data output string.

ERASE/WRITE (EWEN): To assure data integrity, the part automatically goes into the Erase/Write Disable (EWDS) state when power is first applied. An Erase/Write Enable (EWEN) instruction must be executed first before any programming instructions can be carried out. Please note that once in the Erase/Write Enable state, programming remains enabled until an Erase/Write Disable (EWDS) instruction is executed or VCC power is removed from the part.

ERASE (ERASE): The Erase (ERASE) instruction programs all bits in the specified memory location to the logical '1' state. The self-timed erase cycle starts once the ERASE instruction and address are decoded. The DO pin outputs the READY/BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (tcs). A logic '1' at pin DO indicates that the selected memory location has been erased, and the part is ready for another instruction.

WRITE (WRITE): The Write (WRITE) instruction contains the 8 or 16 bits of data to be written into the specified memory location. The self-timed programming cycle starts after the last bit of data is received at serial data input pin DI. The DO pin outputs the READY/BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (tcs). A logic '0' at DO indicates that programming is still in progress. A logic '1' indicates that the memory location at the specified address has been written with the data pattern contained in the instruction and the part is ready for further instructions. A READY/BUSY status cannot be obtained if the CS is brought high after the end of the self-timed programming cycle, twp.

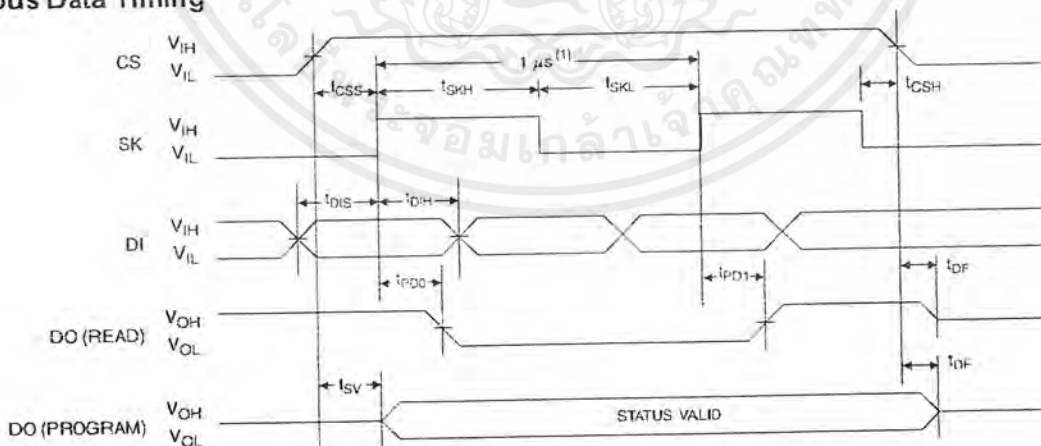
ERASE ALL (ERAL): The Erase All (ERAL) instruction programs every bit in the memory array to the logic '1' state and is primarily used for testing purposes. The DO pin outputs the READY/BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (tcs). The ERAL instruction is valid only at VCC = 5.0V ± 10%.

WRITE ALL (WRAL): The Write All (WRAL) instruction programs all memory locations with the data patterns specified in the instruction. The DO pin outputs the READY/BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (tcs). The WRAL instruction is valid only at VCC = 5.0V ± 10%.

ERASE/WRITE DISABLE (EWDS): To protect against accidental data disturb, the Erase/Write Disable (EWDS) instruction disables all programming modes and should be executed after all programming operations. The operation of the READ instruction is independent of both the EWEN and EWDS instructions and can be executed at any time.

Timing Diagrams

Synchronous Data Timing



Note: 1. This is the minimum SK period.

(continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

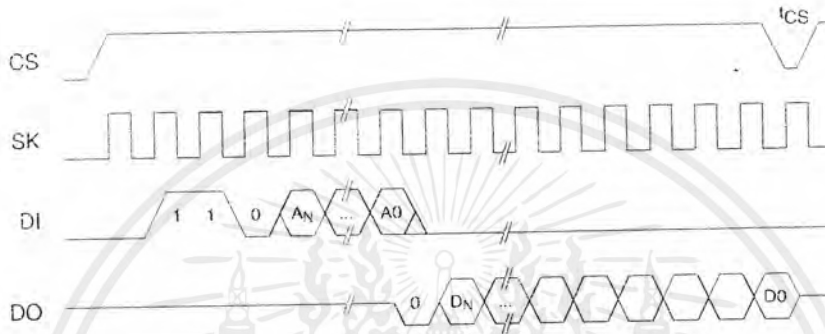
Organization Key for Timing Diagrams

I/O	AT93C46 (1K)		AT93C56 (2K)		AT93C57 (2K)		AT93C66 (4K)	
	x 8	x 16	x 8	x 16	x 8	x 16	x 8	x 16
AN	A6	A5	A8 ⁽¹⁾	A7	A7	A6	A8	A7
DN	D7	D15	D7	D15	D7	D15	D7	D15

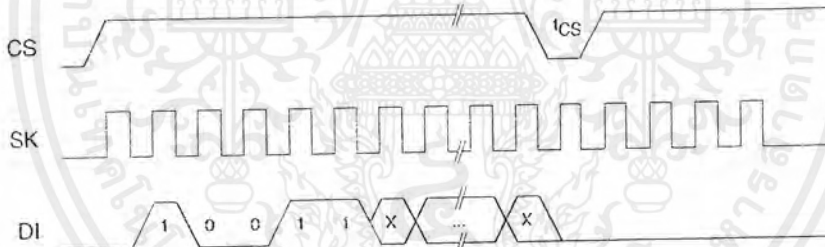
Note: 1. A₈ is a DON'T CARE value, but the extra clock is required.

Timing Diagrams (Continued)

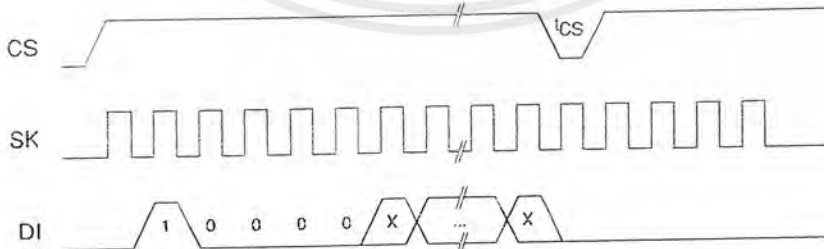
READ Timing



EWEN Timing



EWDS Timing



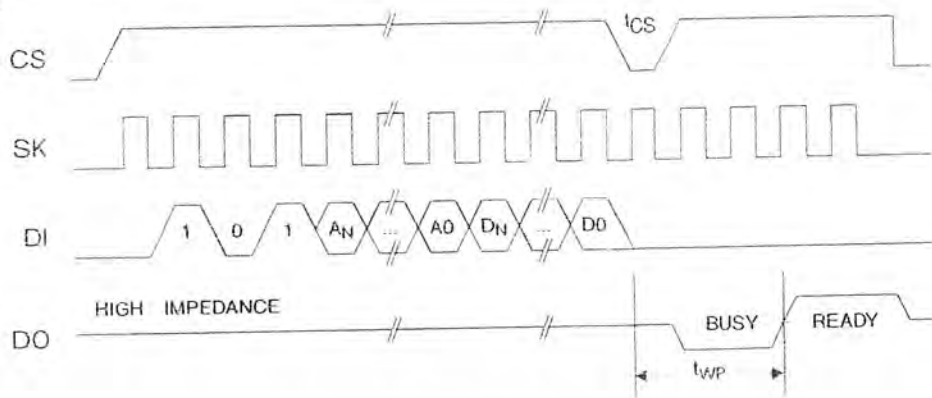
(continued)

AT93C46/56/57/66

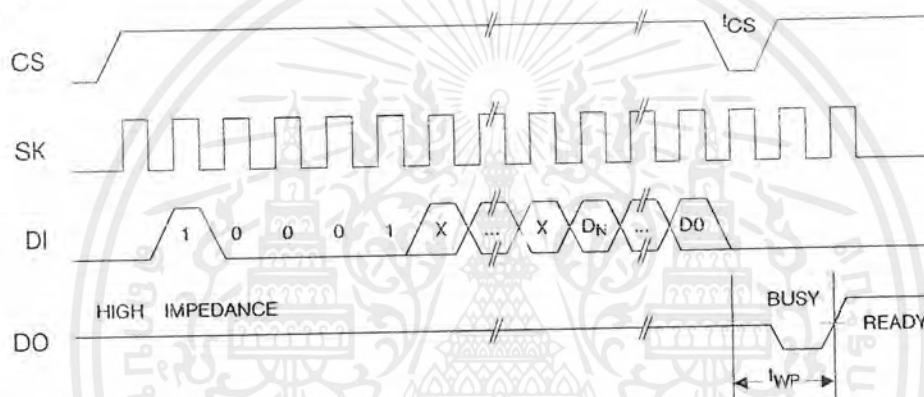
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Diagrams (Continued)

WRITE Timing

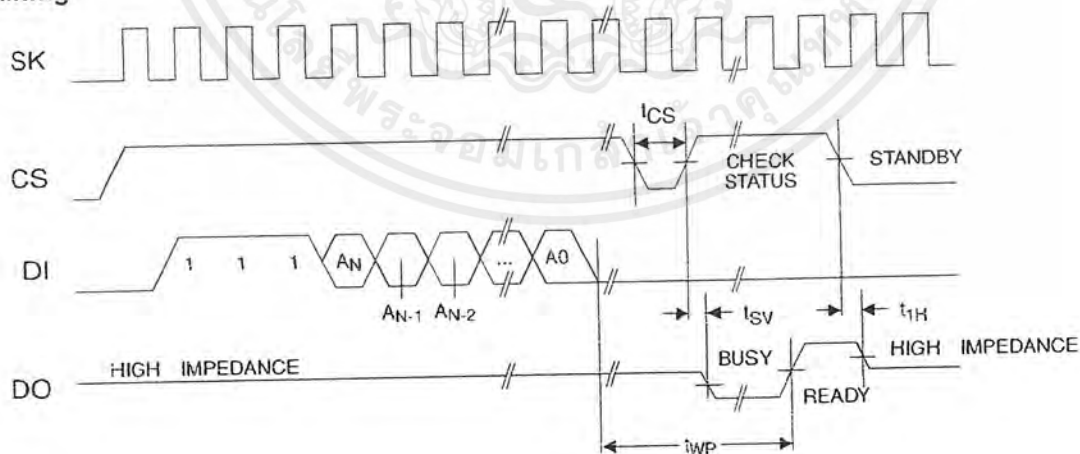


WRAL Timing⁽¹⁾



Note: 1. Valid only at $V_{CC} = 4.5V$ to $5.5V$.

ERASE Timing



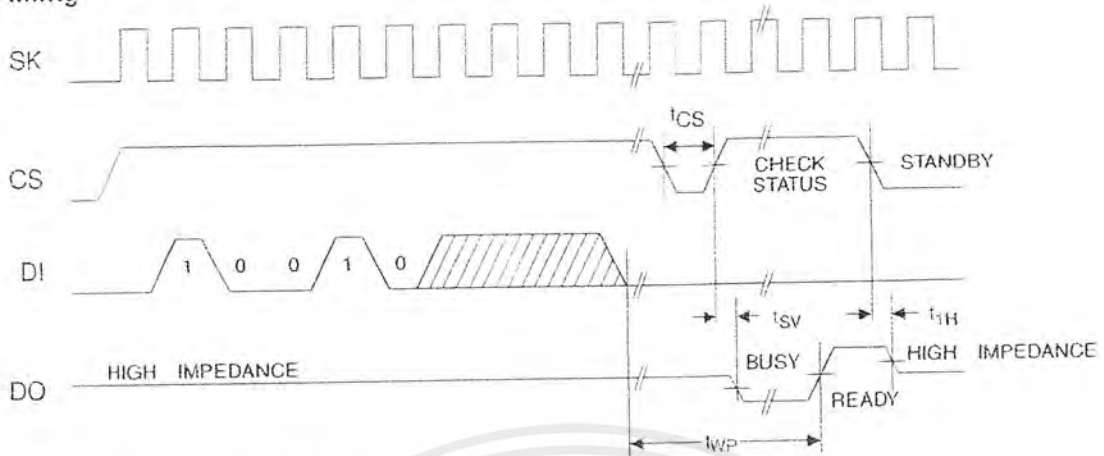
(continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Diagrams (Continued)

TERAL Timing ⁽¹⁾



Note: 1. Valid only at $V_{CC} = 4.5V$ to $5.5V$.



AT93C46/56/57/66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

twp (max) (ms)	Icc (max) (μ A)	I _{SB} (max) (μ A)	f _{MAX} (kHz)	Ordering Code	Package	Operation Range
10	2000	30.0	2000	AT93C46-10PC AT93C46-10SC AT93C46R-10SC AT93C46W-10SC	8P3 8S1 8S1 8S2	Commercial (0°C to 70°C)
10	800	10.0	1000	AT93C46-10PC-2.7 AT93C46-10SC-2.7 AT93C46R-10SC-2.7 AT93C46W-10SC-2.7	8P3 8S1 8S1 8S2	Commercial (0°C to 70°C)
10	600	10.0	500	AT93C46-10PC-2.5 AT93C46-10SC-2.5 AT93C46R-10SC-2.5 AT93C46W-10SC-2.5	8P3 8S1 8S1 8S2	Commercial (0°C to 70°C)
10	80	0.1	250	AT93C46-10PC-1.8 AT93C46-10SC-1.8 AT93C46R-10SC-1.8 AT93C46W-10SC-1.8	8P3 8S1 8S1 8S2	Commercial (0°C to 70°C)
10	2000	30.0	2000	AT93C46-10PI AT93C46-10SI AT93C46R-10SI AT93C46W-10SI	8P3 8S1 8S1 8S2	Industrial (-40°C to 85°C)
10	800	10.0	1000	AT93C46-10PI-2.7 AT93C46-10SI-2.7 AT93C46R-10SI-2.7 AT93C46W-10SI-2.7	8P3 8S1 8S1 8S2	Industrial (-40°C to 85°C)
10	600	10.0	500	AT93C46-10PI-2.5 AT93C46-10SI-2.5 AT93C46R-10SI-2.5 AT93C46W-10SI-2.5	8P3 8S1 8S1 8S2	Industrial (-40°C to 85°C)
10	80	0.1	250	AT93C46-10PI-1.8 AT93C46-10SI-1.8 AT93C46R-10SI-1.8 AT93C46W-10SI-1.8	8P3 8S1 8S1 8S2	Industrial (-40°C to 85°C)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Package Type	
8P3	8 Lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
8S1	8 Lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
8S2	8 Lead, 0.200" Wide, Plastic Gull Wing Small Outline (EIAJ SOIC)
Options	
Blank	Standard Device (4.5V to 5.5V)
-2.7	Low Voltage (2.7V to 5.5V)
-2.5	Low Voltage (2.5V to 5.5V)
-1.8	Low Voltage (1.8V to 5.5V)
R	Rotated Pinout



AT93C46/56/57/66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

t _{WP} (max) (ms)	I _{CC} (max) (μ A)	I _{SB} (max) (μ A)	f _{MAX} (kHz)	Ordering Code	Package	Operation Range
10	2000	30.0	2000	AT93C56-10PC AT93C56-10SC AT93C56W-10SC	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	800	10.0	1000	AT93C56-10PC-2.7 AT93C56-10SC-2.7 AT93C56W-10SC-2.7	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	600	10.0	500	AT93C56-10PC-2.5 AT93C56-10SC-2.5 AT93C56W-10SC-2.5	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	80	0.1	250	AT93C56-10PC-1.8 AT93C56-10SC-1.8 AT93C56W-10SC-1.8	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	2000	30.0	2000	AT93C56-10PI AT93C56-10SI AT93C56W-10SI	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	800	10.0	1000	AT93C56-10PI-2.7 AT93C56-10SI-2.7 AT93C56W-10SI-2.7	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	600	10.0	500	AT93C56-10PI-2.5 AT93C56-10SI-2.5 AT93C56W-10SI-2.5	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	80	0.1	250	AT93C56-10PI-1.8 AT93C56-10SI-1.8 AT93C56W-10SI-1.8	8P3 8S1 8S2	Industrial (-40°C to 85°C)

Package Type

8P3	8 Lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
8S1	8 Lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
8S2	8 Lead, 0.200" Wide, Plastic Gull Wing Small Outline (EIAJ SOIC)
Options	
Blank	Standard Device (4.5V to 5.5V)
-2.7	Low Voltage (2.7V to 5.5V)
-2.5	Low Voltage (2.5V to 5.5V)
-1.8	Low Voltage (1.8V to 5.5V)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

tWP (max) (ms)	ICC (max) (μ A)	ISB (max) (μ A)	fMAX (kHz)	Ordering Code	Package	Operation Range
10	2000	30.0	2000	AT93C57-10PC AT93C57-10SC AT93C57W-10SC	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	800	10.0	1000	AT93C57-10PC-2.7 AT93C57-10SC-2.7 AT93C57W-10SC-2.7	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	600	10.0	500	AT93C57-10PC-2.5 AT93C57-10SC-2.5 AT93C57W-10SC-2.5	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	80	0.1	250	AT93C57-10PC-1.8 AT93C57-10SC-1.8 AT93C57W-10SC-1.8	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	2000	30.0	2000	AT93C57-10PI AT93C57-10SI AT93C57W-10SI	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	800	10.0	1000	AT93C57-10PI-2.7 AT93C57-10SI-2.7 AT93C57W-10SI-2.7	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	600	10.0	500	AT93C57-10PI-2.5 AT93C57-10SI-2.5 AT93C57W-10SI-2.5	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	80	0.1	250	AT93C57-10PI-1.8 AT93C57-10SI-1.8 AT93C57W-10SI-1.8	8P3 8S1 8S2	Industrial (-40°C to 85°C)

Package Type

8P3	8 Lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
8S1	8 Lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
8S2	8 Lead, 0.200" Wide, Plastic Gull Wing Small Outline (EIAJ SOIC)
Options	
Blank	Standard Device (4.5V to 5.5V)
-2.7	Low Voltage (2.7V to 5.5V)
-2.5	Low Voltage (2.5V to 5.5V)
-1.8	Low Voltage (1.8V to 5.5V)

AT93C46/56/57/66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

tWP (max) (ms)	ICC (max) (μ A)	ISB (max) (μ A)	fMAX (kHz)	Ordering Code	Package	Operation Range
10	2000	30.0	2000	AT93C66-10PC AT93C66-10SC AT93C66W-10SC	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	800	10.0	1000	AT93C66-10PC-2.7 AT93C66-10SC-2.7 AT93C66W-10SC-2.7	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	600	10.0	500	AT93C66-10PC-2.5 AT93C66-10SC-2.5 AT93C66W-10SC-2.5	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	80	0.1	250	AT93C66-10PC-1.8 AT93C66-10SC-1.8 AT93C66W-10SC-1.8	8P3 8S1 8S2	Commercial (0°C to 70°C)
10	2000	30.0	2000	AT93C66-10PI AT93C66-10SI AT93C66W-10SI	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	800	10.0	1000	AT93C66-10PI-2.7 AT93C66-10SI-2.7 AT93C66W-10SI-2.7	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	600	10.0	500	AT93C66-10PI-2.5 AT93C66-10SI-2.5 AT93C66W-10SI-2.5	8P3 8S1 8S2	Industrial (-40°C to 85°C)
10	80	0.1	250	AT93C66-10PI-1.8 AT93C66-10SI-1.8 AT93C66W-10SI-1.8	8P3 8S1 8S2	Industrial (-40°C to 85°C)

Package Type

8P3	8 Lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
8S1	8 Lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
8S2	8 Lead, 0.200" Wide, Plastic Gull Wing Small Outline (EIAJ SOIC)
Options	
Blank	Standard Device (4.5V to 5.5V)
-2.7	Low Voltage (2.7V to 5.5V)
-2.5	Low Voltage (2.5V to 5.5V)
-1.8	Low Voltage (1.8V to 5.5V)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DS1202, DS1202S Serial Timekeeping Chip

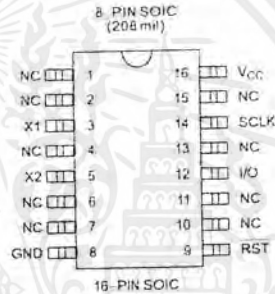
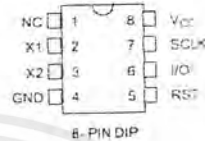
FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 24 x 8 RAM for scratchpad data storage
- Serial I/O for minimum pin count
- 2.0–5.5 volt full operation
- Uses less than 300 nA at 2 volts
- Single-byte or multiple-byte (burst mode) data transfer for read or write of clock or RAM data
- 8-pin DIP or optional 16-pin SOIC for surface mount
- Simple 3-wire interface
- TTL-compatible ($V_{CC} = 5V$)
- Optional industrial temperature range $-40^{\circ}C$ to $+85^{\circ}C$ (IND)

ORDERING INFORMATION

DS1202	8-pin DIP
DS1202S	16-pin SOIC
DS1202S-8	8-pin SOIC
DS1202N	8-pin DIP (IND)
DS1202SN	16-pin SOIC (IND)
DS1202SN-8	8-pin SOIC (IND)

PIN ASSIGNMENT



PIN DESCRIPTION

NC	- No Connection
X1, X2	- 32.768 KHz Crystal Input
GND	- Ground
RST	- Reset
I/O	- Data Input/Output
SCLK	- Serial Clock
Vcc	- Power Supply Pin

DESCRIPTION

The DS1202 Serial Timekeeping Chip contains a real time clock/calendar and 24 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The real time clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with an AM/PM indicator. Interfacing the

DS1202 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: (1) RST (Reset), (2) I/O (Data line), and (3) SCLK (Serial clock). Data can be transferred to and from the clock/RAM one byte at a time or in a burst of up to 24 bytes. The DS1202 is designed to operate on very low power and retain data and clock information on less than 1 micro-watt.

©Copyright 1987 by Dallas Semiconductor Corporation. All Rights Reserved. For important information regarding patents and other intellectual property rights, please refer to Dallas Semiconductor data books.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION

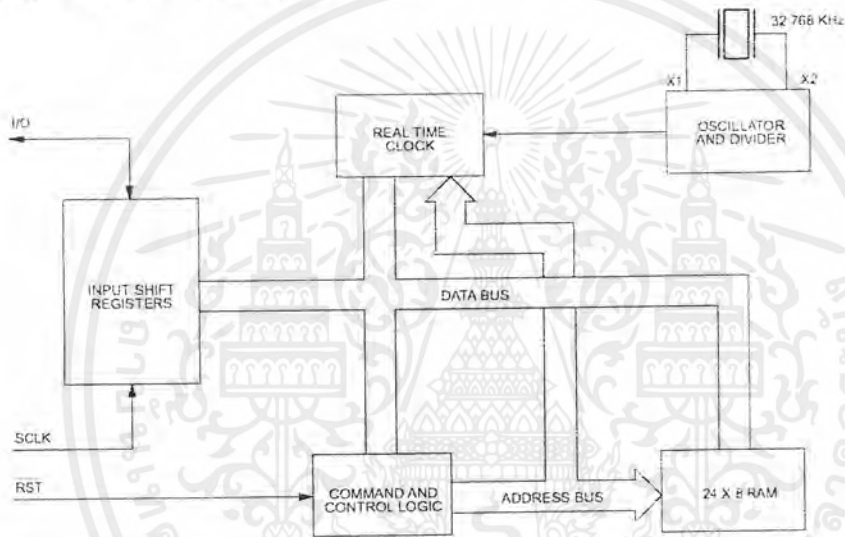
The main elements of the Serial Timekeeper are shown in Figure 1: shift register, control logic, oscillator, real time clock, and RAM. To initiate any transfer of data, RST is taken high and eight bits are loaded into the shift register providing both address and command information. Data is serially input on the rising edge of the SCLK. The first eight bits specify which of 32 bytes will be accessed, whether a read or write cycle will take place, and whether a byte or burst mode transfer is to occur. After the first eight clock cycles have occurred which load the command word into the shift register, additional clocks will output data for a read or input data for a write.

The number of clock pulses equals eight plus eight for byte mode or eight plus up to 192 for burst mode.

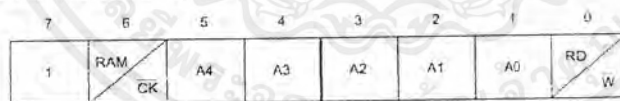
COMMAND BYTE

The command byte is shown in Figure 2. Each data transfer is initiated by a command byte. The MSB (Bit 7) must be a logic 1. If it is zero, further action will be terminated. Bit 6 specifies clock/calendar data if logic 0 or RAM data if logic 1. Bits one through five specify the designated registers to be input or output, and the LSB (Bit 0) specifies a write operation (input) if logic 0 or read operation (output) if logic 1. The command byte is always input starting with the LSB (bit 0).

DS1202 BLOCK DIAGRAM Figure 1



ADDRESS/COMMAND BYTE Figure 2



RESET AND CLOCK CONTROL

All data transfers are initiated by driving the RST input high. The RST input serves two functions. First, RST turns on the control logic which allows access to the shift register for the address/command sequence. Second, the RST signal provides a method of terminating either single byte or multiple byte data transfer. A clock cycle is a sequence of a falling edge followed by a rising edge. For data inputs, data must be valid during the rising edge of the clock and data bits are output on the falling edge of clock. All data transfer terminates if the RST input is low and the I/O pin goes to a high impedance state. Data transfer is illustrated in Figure 3.

DATA INPUT

Following the eight SCLK cycles that input a write command byte, a data byte is input on the rising edge of the next eight SCLK cycles. Additional SCLK cycles are ignored should they inadvertently occur. Data is input starting with bit 0. Due to the inherent nature of the logic state machine, writing times containing an absolute value of "59" seconds should be avoided.

DATA OUTPUT

Following the eight SCLK cycles that input a read command byte, a data byte is output on the falling edge of the next eight SCLK cycles. Note that the first data bit to be transmitted occurs on the first falling edge after the last bit of the command byte is written. Additional SCLK cycles retransmit the data bytes should they inadvertently occur so long as RST remains high. This operation permits continuous burst mode read capability. Data is output starting with bit 0.

BURST MODE

Burst mode may be specified for either the clock/calendar or the RAM registers by addressing location 31 decimal (address/command bits one through five = logical one). As before, bit six specified clock or RAM and bit 0 specifies read or write. There is no data storage capacity at locations 8 through 31 in the Clock/Calendar Registers or locations 24 through 31 in the RAM registers. When writing to the clock registers in the burst mode, the first eight registers must be written in order for the data to be transferred.

However, when writing to RAM in burst mode it is not necessary to write all 24 bytes for the data to transfer.

Each byte that is written to will be transferred to RAM regardless of whether all 24 bytes are written or not.

CLOCK/CALENDAR

The clock/calendar is contained in eight write/read registers as shown in Figure 4. Data contained in the clock/calendar registers is in binary coded decimal format (BCD).

CLOCK HALT FLAG

Bit 7 of the seconds register is defined as the clock halt flag. When this bit is set to logic 1, the clock oscillator is stopped and the DS1202 is placed into a low-power standby mode with a current drain of not more than 100 nanoamps. When this bit is written to logic 0, the clock will start.

AM-PM/12-24 MODE

Bit 7 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

WRITE PROTECT BIT

Bit 7 of the control register is the write protect bit. The first seven bits (bits 0-6) are forced to zero and will always read a zero when read. Before any write operation to the clock or RAM, bit 7 must be zero. When high, the write protect bit prevents a write operation to any other register.

CLOCK/CALENDAR BURST MODE

The clock/calendar command byte specifies burst mode operation. In this mode the eight clock/calendar registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

RAM

The static RAM is 24 x 8 bytes addressed consecutively in the RAM address space.

RAM BURST MODE

The RAM command byte specifies burst mode operation. In this mode, the 24 RAM registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

REGISTER SUMMARY

A register data format summary is shown in Figure 4.

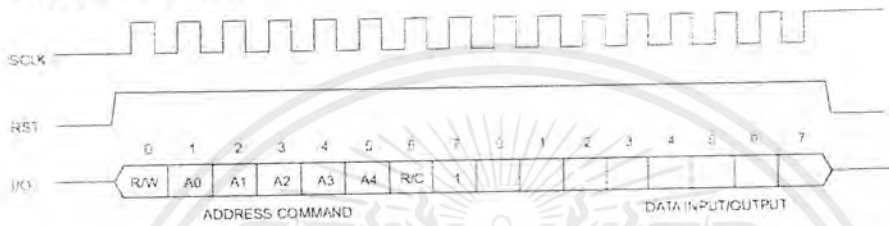
CRYSTAL SELECTION

A 32.768 KHz crystal, can be directly connected to the DS1202 via pins 2 and 3 (X1, X2). The crystal selected for use should have a specified load capacitance (CL) of 6 pF. The crystal is connected directly to the X1 and X2

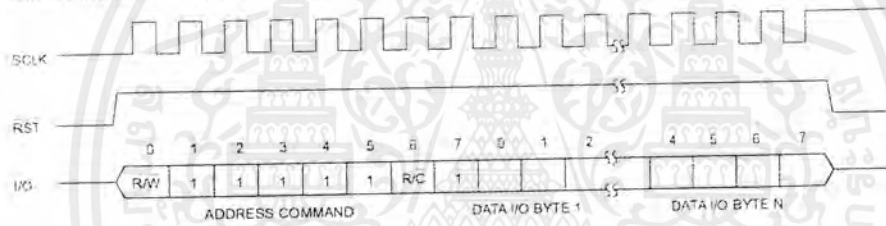
pins. There is no need for external capacitors or resistors. Note: X1 and X2 are very high impedance nodes. It is recommended that they and the crystal be guarded with ground and that high frequency signals be kept away from the crystal area. For more information on crystal selection and crystal layout considerations, please consult Application Note 58, "Crystal Considerations with Dallas Real Time Clocks".

DATA TRANSFER SUMMARY Figure 3

SINGLE BYTE TRANSFER

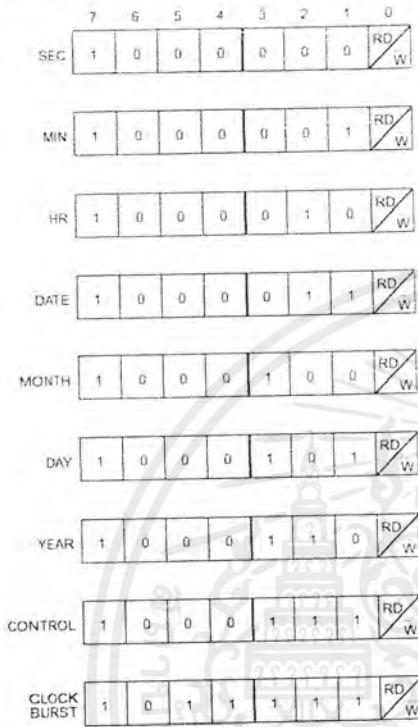


BURST MODE TRANSFER



FUNCTION	BYTE N	SCLK n
CLOCK	8	72
RAM	24	200

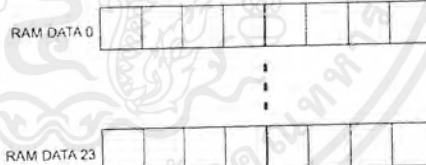
REGISTER ADDRESS/DEFINITION Figure 4

REGISTER ADDRESS
A. CLOCK

B. RAM



REGISTER DEFINITION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D51202, D51202S

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	-0.3V to +7.0V
Operating Temperature	0°C to 70°C
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS (0°C to 70°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V _{CC}	2.0		5.5	V	1
Logic 1 Input	V _{IH}	2.0		V _{CC} +0.3	V	1
Logic 0 Input	V _{IL}	V _{CC} =2.0V	-0.3	+0.3	V	1
		V _{CC} =5V	-0.3	-0.8		

DC ELECTRICAL CHARACTERISTICS (0°C to 70°C; V_{CC} = 2.0 to 5.5V*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage	I _{LI}			+500	μA	6
I/O Leakage	I _{LO}			+500	μA	6
Logic 1 Output	V _{OH}	V _{CC} =2V	1.6		V	2
		V _{CC} =5V	2.4			
Logic 0 Output	V _{OL}	V _{CC} =2V		0.4	V	3
		V _{CC} =5V		0.4		
Active Supply Current	I _{CC}	V _{CC} =2V		0.4	mA	5
		V _{CC} =5V		1.2		
Timekeeping Current	I _{CC1}	V _{CC} =2V		0.3	μA	4
		V _{CC} =5V		1		
Leakage Current	I _{CC2}	V _{CC} =2V		100	nA	10
		V _{CC} =5V		100		

*Unless otherwise noted.

CAPACITANCE (I_A = 25°C)

PARAMETER	SYMBOL	CONDITION	TYP	MAX	UNITS	NOTES
Input Capacitance	C _I		5		pF	
I/O Capacitance	C _{I/O}		10		pF	
Crystal Capacitance	C _X		6		pF	

032687 6/11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS

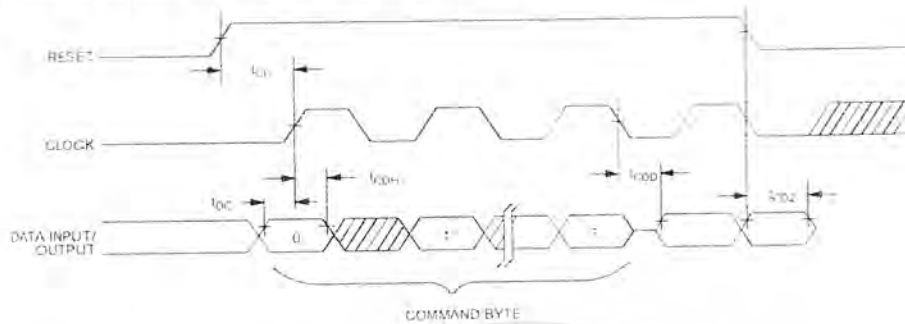
(0°C to 70°C; $V_{CC} = 2.0$ to $5.5V^*$)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Data to CLK Setup	t_{DC}	$V_{CC}=2V$	200			ns 7
		$V_{CC}=5V$	50			
CLK to Data Hold	t_{CDH}	$V_{CC}=2V$	280			ns 7
		$V_{CC}=5V$	70			
CLK to Data Delay	t_{CDD}	$V_{CC}=2V$		800	ns	7, 8, 9
		$V_{CC}=5V$		200		
CLK Low Time	t_{CL}	$V_{CC}=2V$	1000		ns	7
		$V_{CC}=5V$	250			
CLK High Time	t_{CH}	$V_{CC}=2V$	1000		ns	7, 12
		$V_{CC}=5V$	250			
CLK Frequency	f_{CLK}	$V_{CC}=2V$		0.5	MHz	7, 12
		$V_{CC}=5V$	DC	2.0		
CLK Rise and Fall	t_R, t_F	$V_{CC}=2V$		2000	ns	
		$V_{CC}=5V$		500		
RST to CLK Setup	t_{CC}	$V_{CC}=2V$	4		μs	7
		$V_{CC}=5V$	1			
CLK to RST Hold	t_{CCH}	$V_{CC}=2V$	1000		ns	7
		$V_{CC}=5V$	250			
RST Inactive Time	t_{CWH}	$V_{CC}=2V$	4		μs	7
		$V_{CC}=5V$	1			
RST to I/O High Z	t_{CDZ}	$V_{CC}=2V$		280	ns	7
		$V_{CC}=5V$		70		

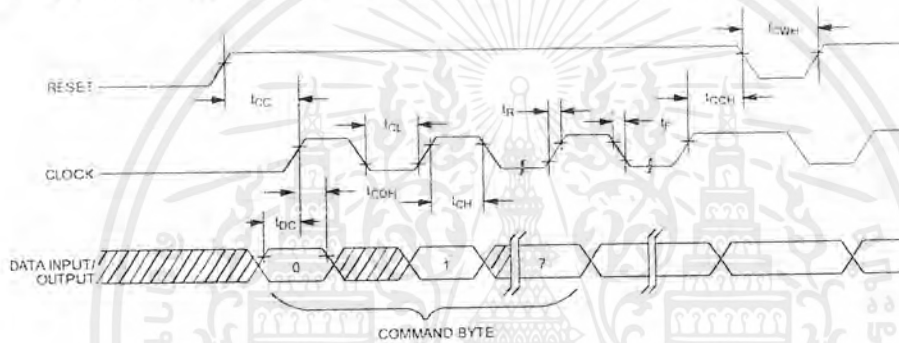
*Unless otherwise noted.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING DIAGRAM: READ DATA TRANSFER Figure 5



TIMING DIAGRAM: WRITE DATA TRANSFER Figure 6

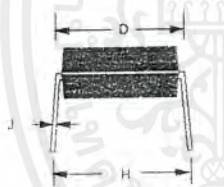
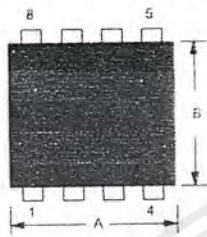


NOTES:

1. All voltages are referenced to ground.
2. Logic one voltages are specified at a source current of 1 mA at $V_{CC}=5V$ and 0.4 mA at $V_{CC}=2V$, $V_{OH}=V_{CC}$ for capacitive loads.
3. Logic zero voltages are specified at a sink current of 4 mA at $V_{CC}=5V$ and 1.5 mA at $V_{CC}=2V$.
4. I_{CC1} is specified with I/O open, \overline{RST} set to a logic 0, and clock halt flag=0 (oscillator enabled).
5. I_{CC} is specified with the I/O pin open, \overline{RST} high, $SCLK=2\text{ MHz}$ at $V_{CC}=5V$, $SCLK=500\text{ KHz}$, $V_{CC}=2V$ and clock halt flag=0 (oscillator enabled).
6. \overline{RST} , $SCLK$, and I/O all have 40K Ω pull-down resistors to ground.
7. Measured at $V_{IH}=2.0V$ or $V_{IL}=0.8V$ and 10 ms maximum rise and fall time.
8. Measured at $V_{OH}=2.4V$ or $V_{OL}=0.4V$.
9. Load capacitance = 50 pF.

10. I_{CC2} is specified with RST, I/O, and SCLK open. The clock halt flag must be set to logic one (oscillator disabled).
11. At power-up, $\overline{\text{RST}}$ must be at a logic 0 until $V_{CC} \approx 2$ volts. Also, SCLK must be at a logic 0 when $\overline{\text{RST}}$ is driven to a logic one state.
12. If t_{CH} exceeds 100 ms with RST in a logic one state, then I_{CC} may briefly exceed I_{CC} specification.

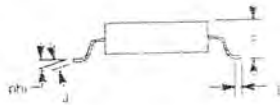
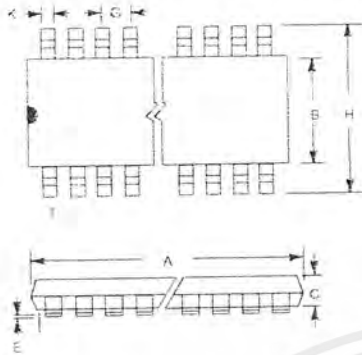
DS1202 SERIAL TIMEKEEPER 8-PIN DIP



PKG	8-PIN	
	MIN	MAX
A IN MM	0.350	0.400
B IN MM	0.240	0.260
C IN MM	0.120	0.140
D IN MM	0.300	0.325
E IN MM	0.015	0.040
F IN MM	0.110	0.140
G IN MM	0.090	0.110
H IN MM	0.320	0.370
J IN MM	0.008	0.012
K IN MM	0.015	0.021

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1202S SERIAL TIMEKEEPER 16-PIN SOIC

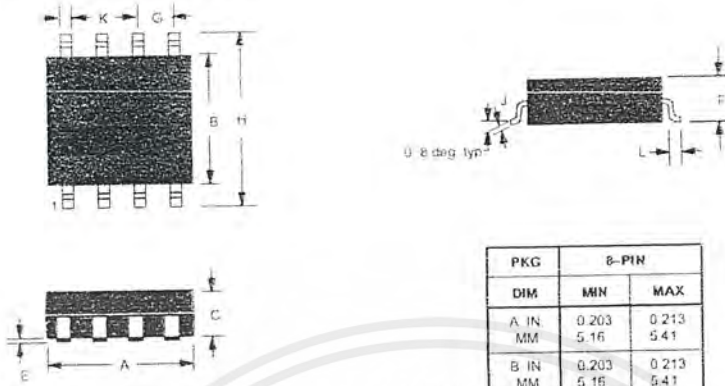


DIM	16-PIN	
	MIN	MAX
A IN	0.500	0.511
MM	12.70	12.99
B IN	0.290	0.300
MM	7.37	7.65
C IN	0.089	0.095
MM	2.26	2.41
E IN	0.004	0.012
MM	0.102	0.30
F IN	0.064	0.105
MM	1.58	2.68
G IN	0.050 BSC	
MM	1.27 BSC	
H IN	0.398	0.416
MM	10.11	10.57
J IN	0.005	0.013
MM	0.229	0.33
K IN	0.013	0.019
MM	0.33	0.48
L IN	0.016	0.040
MM	0.406	1.20
phi	0°	8°



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1202S8 8-PIN SOIC 200 MIL



PKG	8-PIN	
	MIN	MAX
A IN	0.203	0.213
MM	5.16	5.41
B IN	0.203	0.213
MM	5.16	5.41
C IN	0.070	0.074
MM	1.78	1.88
E IN	0.004	0.010
MM	0.102	0.254
F IN	0.074	0.84
MM	1.88	2.13
G IN	0.050 BSC	
MM	1.27 BSC	
H IN	0.302	0.318
MM	7.67	8.07
J IN	0.006	0.010
MM	0.152	0.254
K IN	0.013	0.020
MM	0.33	0.508
L IN	0.19	0.030
MM	4.83	0.762

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIM

MAX1232 Microprocessor Monitor

MAX1232

General Description

The MAX1232 microprocessor (μ P) supervisory circuit provides μ P "housekeeping" and power-supply supervision functions while consuming only 1/10th the power of the DS1232. The MAX1232 enhances circuit reliability in μ P systems by monitoring the power supply, monitoring software execution, and providing a debounced manual reset input. The MAX1232 is a plug-in upgrade of the Dallas DS1232.

A reset pulse of at least 250ms duration is supplied on power-up, power-down, and low-voltage brown-out conditions (5% or 10% supply tolerances can be selected digitally). Also featured is a debounced manual reset input that forces the reset outputs to their active states for a minimum of 250ms. A digitally-programmable watchdog timer monitors software execution and can be programmed for timeout settings of 150ms, 600ms, or 1.2sec. The MAX1232 requires no external components.

Applications

- Computers
- Controllers
- Intelligent Instruments
- Automotive Systems
- Critical μ P Power Monitoring

Features

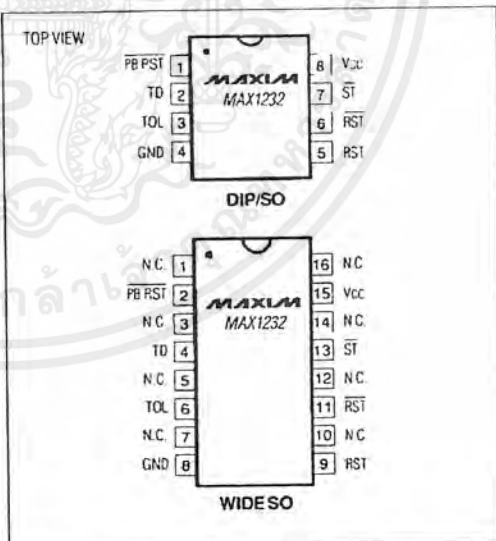
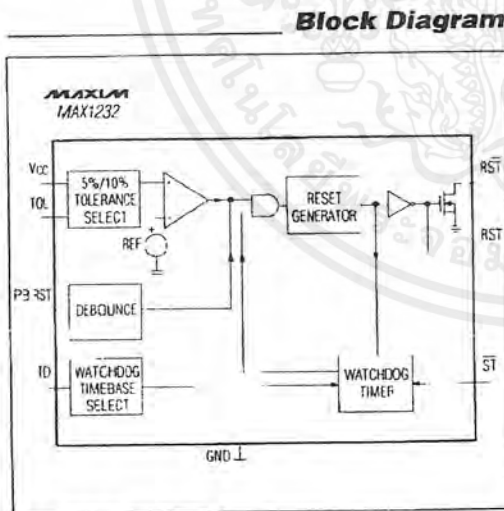
- ◆ Consumes 1/10th the Power of the DS1232
- ◆ Precision Voltage Monitor - Adjustable +4.5V or +4.75V
- ◆ Power OK/Reset Pulse Width - 250ms Min
- ◆ No External Components
- ◆ Adjustable Watchdog Timer - 150ms, 600ms, or 1.2sec
- ◆ Debounced Manual Reset Input for External Override
- ◆ Available in 8-pin DIP/Small Outline and 16-pin Wide Small Outline Packages

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX1232CPA	0°C to -70°C	8 Plastic DIP
MAX1232CSA	0°C to -70°C	8 SO
MAX1232CWE	0°C to -70°C	16 Wide SO
MAX1232C/D	0°C to -70°C	Dice*
MAX1232EPA	-40°C to +85°C	8 Plastic DIP
MAX1232ESA	-40°C to +85°C	8 SO
MAX1232EWE	-40°C to +85°C	16 Wide SO
MAX1232MJA	-55°C to +125°C	8 CERDIP

* Contact factory for dice specifications.

Pin Configuration



MAXIM

Maxim Integrated Products

Call toll free 1-800-998-8800 for free samples or literature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX1232

MAX1232 Microprocessor Monitor

ABSOLUTE MAXIMUM RATINGS

Voltage on any pin (with respect to GND)	-1V to +7V	Storage Temperature Range	-65°C to +160°C
Operating Temperature Ranges		Lead Temperature (Soldering, 10 sec.)	+300°C
MAX1232C	0°C to +70°C		
MAX1232E	-40°C to +85°C		
MAX1232M	-55°C to +125°C		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED D.C. OPERATING CONDITIONS

(TA = TMIN to TMAX)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	VCC		4.5	5.0	5.5	V
ST and PB RST Input High Level (Note 1)	VIH		2.0		VCC - 0.3	V
ST and PB RST Input Low Level	VIL		-0.3		+0.8	V

D.C. ELECTRICAL CHARACTERISTICS

(TA = TMIN to TMAX, VCC = +4.5V to +5.5V)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Leakage ST, TOL	IL		-1.0		+1.0	µA
Output Current RST	IOH	VOH = 2.4V	-1.0	-12		mA
Output Current RST, $\overline{\text{RST}}$	IOL	VOL = 0.4V	2.0	10		mA
Operating Current (Note 2)	ICC			50	200	µA
VCC 5% Trip Point (Note 3)	VCCTP	TOL = GND	4.50	4.62	4.74	V
VCC 10% Trip Point (Note 3)	VCCTP	TOL = VCC	4.25	4.37	4.49	V



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX1232 Microprocessor Monitor

MAX1232

CAPACITANCE (Note 4)

(T_A = +25 °C)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Capacitance ST, TOL	C _N				5	pF
Output Capacitance RST, RST	C _{OUT}				7	pF

A.C. ELECTRICAL CHARACTERISTICS

(T_A = T_{MIN} to T_{MAX}; V_{CC} = +5V to ±10%)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PB RST (Note 5)	t _{PE}	Figure 3	20			ms
PB RST Delay	t _{PBD}	Figure 3	1	4	20	ms
Reset Active Time	t _{RST}		250	610	1000	ms
ST Pulse Width	t _{ST}	Figure 4	75			ns
ST Timeout Period	t _{TD}	Figure 4				
		ID pin = 0V	62.5	150	250	ms
		ID pin = open	250	600	1000	
		TD pin = V _{CC}	500	1200	2000	
V _{CC} Fall Time (Note 4)	t _F	Figure 5	10			µs
V _{CC} Rise Time (Note 4)	t _R	Figure 6	0			µs
V _{CC} Detect to RST High and RST Low	t _{RPD}	Figure 7, V _{CC} falling			100	ns
V _{CC} Detect to RST Low and RST Open (Note 6)	t _{RPJ}	Figure 6, V _{CC} rising	250	610	1000	ms

- Note 1:** PB RST is internally pulled up to V_{CC} with an internal impedance of typically 40kΩ.
- Note 2:** Measured with outputs open.
- Note 3:** All voltages referenced to GND.
- Note 4:** Guaranteed by design.
- Note 5:** PB RST must be held low for a minimum of 20ms to guarantee a reset.
- Note 6:** t_R = 5µs.

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX1232 Microprocessor Monitor

Pin Description

NAME	FUNCTION
PB RST	Pushbutton Reset input. A debounced active-low input that ignores pulses less than 1ms in duration and is guaranteed to recognize inputs of 20ms or greater.
TD	Time Delay Set. The watchdog timebase select input ($t_{PD} = 150\text{ms}$ for $TD = 0V$, $t_{PD} = 600\text{ms}$ for $TD = \text{open}$, $t_{PD} = 1.2\text{sec}$ for $TD = V_{CC}$).
TOL	Tolerance Input. Connect to GND for 5% tolerance or to V_{CC} for 10% tolerance.
GND	Ground.
RST	Reset Output (Active High) - goes active: 1. If V_{CC} falls below the selected reset voltage threshold. 2. If PB RST is forced low. 3. If ST is not strobed within the minimum timeout period. 4. During power-up.
\bar{RST}	Reset Output (Active Low, Open Drain) - see RST.
ST	Strobe Input. Input for watchdog timer.
V_{CC}	The +5V Power-Supply Input.
N.C.	No Connect.

Detailed Description

Power Monitor

A voltage detector monitors V_{CC} and holds the reset outputs (RST and \bar{RST}) in their active states whenever V_{CC} is below the selected 5% or 10% tolerance (4.62V or 4.37V typically). To select the 5% level, connect TOL to ground. To select the 10% level, connect TOL to V_{CC} . The reset outputs will remain in their active states until V_{CC} has been continuously in-tolerance for a minimum of 250ms (the reset active time) to allow the power supply and μP to stabilize.

The RST output both sinks and sources current, while the \bar{RST} output, an open-drain MOSFET, sinks current only and must be pulled high.

Pushbutton Reset Input

The MAX1232's debounced manual reset input (PB RST) manually forces the reset outputs into their active states. The reset outputs go active after PB RST has been held low for a time t_{PBD} , the pushbutton reset delay time. The reset outputs remain in their active states for a minimum of 250ms after PB RST rises above V_{IH} (Figure 3).

A mechanical pushbutton or an active logic signal can drive the PB RST input. The debounced input ignores input pulses less than 1ms and is guaranteed to recognize pulses of 20ms or greater. The PB RST input has an internal pull-up to V_{CC} of about $100\mu A$, therefore, an external pull-up resistor is not necessary.

Watchdog Timer

The μP drives the ST input with an Input/Output (I/O) line. The μP must toggle the ST input with a set period (as determined by TD) to verify proper software execution. If a hardware or software failure keeps ST from toggling within the minimum timeout period - ST is activated only by falling edges (a high-to-low transition) - the MAX1232 reset outputs are forced to their active states for 250ms (Figure 2). This typically initiates the μP 's power-up routine. If the interruption continues, new reset pulses are generated each timeout period until ST is strobed. The timeout period is determined by the TD input connection. This timeout period is typically 150ms with TD connected to GND, 600ms with TD floating, or 1200ms with TD connected to V_{CC} .

The software routine that strobes ST is critical. The code must be in a section of software that executes frequently enough so the time between toggles is less than the watchdog timeout period. One common technique controls the μP I/O line from two sections of the program. The software might set the I/O line high while operating in the foreground mode and set it low while in the background or interrupt mode. If both modes do not execute correctly, the watchdog timer issues reset pulses.

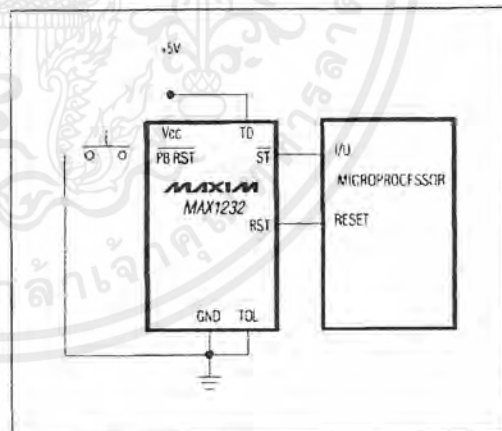


Figure 1: Pushbutton Reset

MAXIM

MAX1232 Microprocessor Monitor

MAX1232

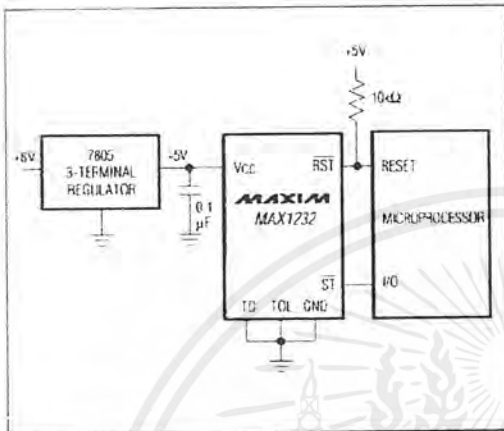


Figure 2 Watchdog Timer

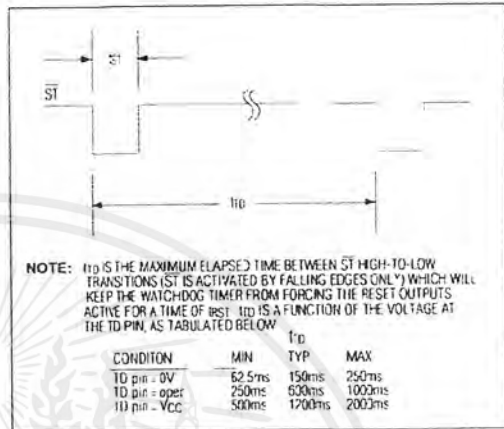


Figure 4 Watchdog Strobe input

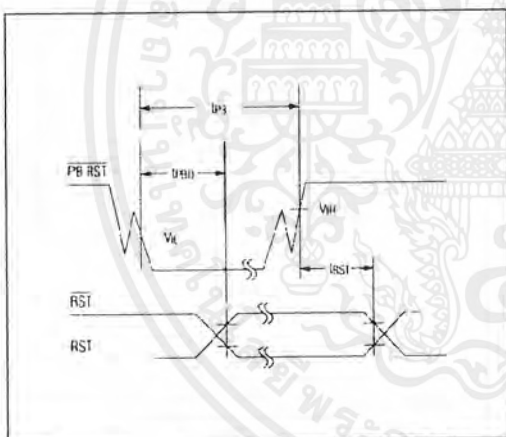


Figure 3 Pushbutton Reset. The debounced PB RST input ignores input pulses less than 1ms and is guaranteed to recognize pulses of 20ms or greater.

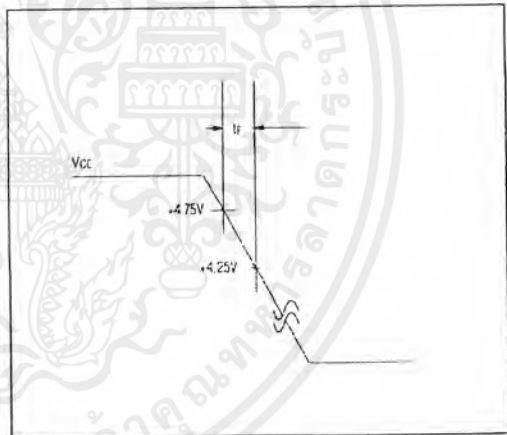


Figure 5 Power-Down Slew Rate

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX1232 Microprocessor Monitor

MAX1232

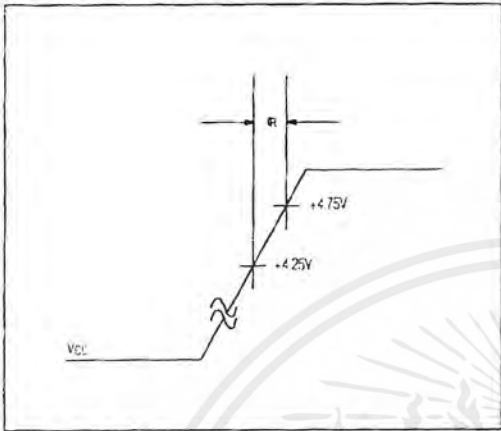


Figure 6. Power-Up Slew Rate

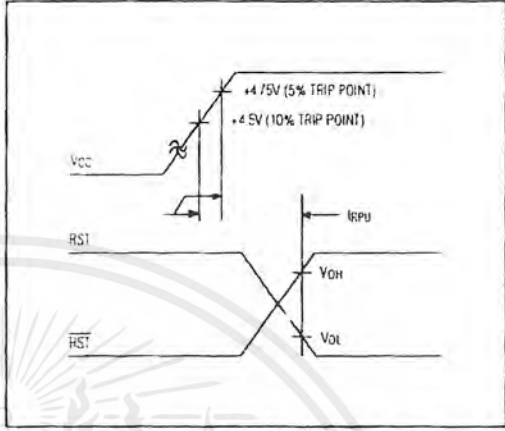


Figure 8. VCC Detect Reset Output Delay (Power-Up)

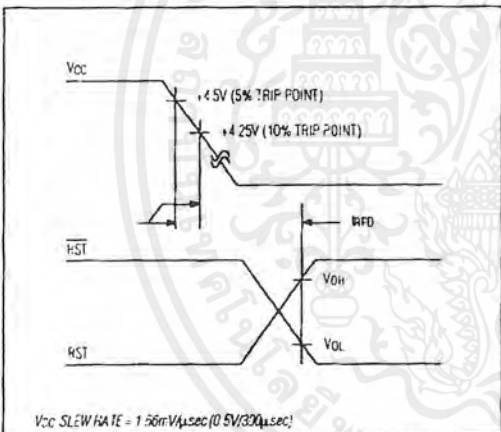
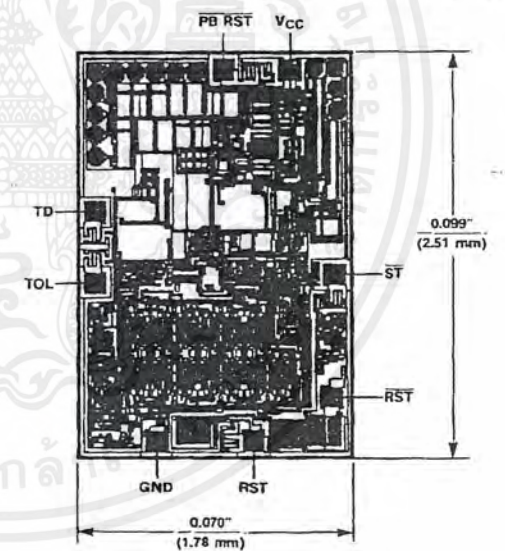


Figure 7. VCC Detect Reset Output Delay (Power-Down)

Chip Topography



MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้งานและการควบคุม

สามารถแบ่งการทำงานและการควบคุม ได้ดังนี้

1. สถานะปกติ

สถานะปกติที่จอ LCD จะแสดงผลเวลาเป็นเวลาปัจจุบัน โดยจะแสดงเป็นหลัก ชั่วโมง : นาที : วินาที ซึ่งเวลาจะนับตั้งแต่ 00.00 – 23.59 ดังตัวอย่างดังนี้

Time 12 : 30 : 59

2. สถานะการใช้งาน

- เมื่อมีการโทรเข้ามาจากภายนอก เครื่องจะมีการขงหูโทรศัพท์ขึ้นเองเมื่อสัญญาณกระดิ่งมาครบ 2 ครั้ง
- เมื่อมีการขงหูเกิดขึ้น เครื่องจะมีการบอกให้ผู้ใช้ทราบถึงการเข้าระบบอัตโนมัติ โดยจะแสดงเป็นเสียงดังต่อไปนี้ “สวัสดีครับนี่คือระบบอัตโนมัติกรุณากรอสผ่าน” ซึ่งการจะเข้ามาสู่ระบบได้นั้น จะต้องทราบรหัสผ่านก่อน ซึ่งรหัสผ่านมีด้วยกัน 4 หลัก ซึ่งตั้งรหัสผ่านไว้ที่ “1 2 3 4”
- เมื่อกรอสผ่านครบ 4 หลักแล้ว เครื่องก็จะบอกให้ผู้ใช้ดำเนินการต่อไป คือ เลือกช่องสัญญาณที่ต้องการจะควบคุมเครื่องใช้ไฟฟ้าที่ต่อร่วมอยู่ภายนอก ซึ่งจะส่งเป็นเสียงดังต่อไปนี้ “โปรดเลือกช่องสัญญาณที่ต้องการควบคุมหรือกด * เพื่อตั้งเวลาปัจจุบัน”
- เมื่อผู้ใช้เลือกช่องสัญญาณที่ต้องการได้แล้ว เครื่องก็จะบอกผู้ใช้ให้ทำกำหนดสถานะของเครื่องใช้ไฟฟ้าที่ต่อร่วมอยู่ภายนอก โดยการส่งเป็นเสียงดังต่อไปนี้ “โปรดเลือกฟังก์ชันในการควบคุม”
- เมื่อผู้ใช้กำหนดสถานะของเครื่องใช้ไฟฟ้าที่ต่อร่วมอยู่ได้แล้ว เครื่องก็จะทำการเปิด - ปิด เครื่องใช้ไฟฟ้าที่ต่อร่วมอยู่ หลังจากนั้นก็จะทำการวนให้มีการเลือกช่องสัญญาณอื่น ๆ เข้ามาอีกที จนกว่าผู้ใช้จะกด # ซึ่งหมายถึงการออกจากระบบ ซึ่งเครื่องก็จะทำการบอกให้ผู้ใช้ทราบว่ากำลังจะออกจากระบบแล้ว โดยการส่งเป็นเสียงดังต่อไปนี้ “ขอบคุณที่ใช้บริการ” ถือว่าเป็นการทำงานโดยสมบูรณ์ เครื่องก็จะกลับไปวนรอการโทรเข้ามาใหม่อีกครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การควบคุมแต่ละช่องสัญญาณ

การควบคุมทำเมื่อครัทส์ผ่านถูกต้องเครื่องก็จะบอกให้เลือกช่องสัญญาณ ซึ่งมีอยู่ด้วยกัน 10 ช่องสัญญาณ (0 - 9) แต่ละช่องก็จะทำงานอิสระแยกออกจากกัน เมื่อเข้าถึงช่องสัญญาณต่าง ๆ ได้ ก็ต้องมากำหนดสถานะของแต่ละช่องสัญญาณว่าต้องการให้ เปิด - ปิด หรือต้องการที่จะตรวจสอบสถานะเดิมว่าเป็นอย่างไรหรือจะตั้งเวลาการทำงานไว้ โดยฟังก์ชันในการทำงานมีดังต่อไปนี้

กค “0” เพื่อตรวจสอบสถานะการทำงาน โดยเครื่องจะส่งเป็นเสียงบอกสถานะดังต่อไปนี้ “สถานะเปิด” เมื่อช่องสัญญาณนั้นเปิดอยู่ “สถานะปิด” เมื่อช่องสัญญาณนั้นปิดอยู่

กค “1” เพื่อเปิดเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่กับช่องสัญญาณนั้น ๆ โดยเครื่องจะส่งเป็นเสียงบอกดังต่อไปนี้ “สถานะเปิด”

กค “2” เพื่อปิดเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่กับช่องสัญญาณนั้น ๆ โดยเครื่องจะส่งเป็นเสียงบอกดังต่อไปนี้ “สถานะปิด”

กค “3” เพื่อตั้งเวลาการทำงานของเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่ โดยเครื่องจะส่งเป็นเสียงบอกให้กำหนดเวลาที่ต้องการให้ทำงานดังต่อไปนี้ “โปรดกำหนดเวลา” เมื่อเรากำหนดแล้ว เครื่องก็จะให้ผู้ใช้กำหนดสถานะว่าจะให้ เปิดหรือปิดเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่ ถ้าผู้ใช้กำหนดให้เปิด เครื่องใช้ไฟฟ้าที่ต่อรวมอยู่ จะส่งเป็นเสียงบอกดังต่อไปนี้ “สถานะเปิด” แล้วทำการปิดเครื่องใช้ไฟฟ้านั้น (กรณีช่องสัญญาณนั้นมีสถานะเปิดอยู่) ถ้าผู้ใช้กำหนดให้ปิดเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่ จะส่งเป็นเสียงดังต่อไปนี้ “สถานะปิด” แล้วทำการเปิดเครื่องใช้ไฟฟ้านั้น (กรณีช่องสัญญาณนั้นมีสถานะปิดอยู่)

4. การควบคุมแต่ละช่องสัญญาณ

เริ่มจากเมื่อผู้ใช้มีการโทรเข้ามา เครื่องจะมีการยกหูพร้อมกับให้ผู้ใช้ป้อนรหัสผ่าน เมื่อป้อนรหัสผ่านถูกต้องแล้ว เครื่องก็จะให้ผู้ใช้เลือกช่องสัญญาณ (0 - 9) เมื่อเลือกช่องสัญญาณแล้ว เครื่องก็จะให้ผู้ใช้ เลือกฟังก์ชันการทำงานเข้ามา (ดังฟังก์ชันข้างต้น) หลังจากนั้นถ้าผู้ใช้ต้องการที่จะควบคุมช่องสัญญาณอื่น ๆ อีก ให้กด * แต่ถ้าไม่ต้องการทำอะไรอีกแล้ว ก็ให้กด # เครื่องก็จะแจ้งให้ผู้ใช้ทราบว่ากำลังจะออกจากระบบ หลังจากนั้นเครื่องก็จะวางหูโทรศัพท์ไป

5. การตั้งเวลาของเครื่อง

จะกระทำได้อีกเมื่อมีการป้อนรหัสผ่านถูกต้อง เมื่อป้อนรหัสถูกต้อง เครื่องจะมีการถามให้เข้าช่องสัญญาณต่าง ๆ หรือตั้งเวลา ซึ่งจะส่งเป็นเสียงดังต่อไปนี้ “โปรดเลือกช่องสัญญาณที่ต้องการควบคุมหรือกด * เพื่อตั้งเวลาปัจจุบัน” ให้กด * เพื่อเข้าสู่การตั้งเวลา หลังจากนั้นเครื่องจะบอกให้ผู้ใช้ป้อนเวลา โดยจะส่งเป็นเสียงดังต่อไปนี้ “กรุณาป้อนเวลาใหม่” การป้อนเวลาให้ป้อนเป็นเวลาจริงเข้าไปเลย อย่างเช่น 12.00 น. ก็ให้ป้อน “1 2 0 0” ซึ่งถ้าเราป้อนเวลาไม่ถูกต้อง (เกิน 24 ชั่วโมง) เครื่องก็จะให้ผู้ใช้มีการป้อนเวลามาใหม่ จนกว่าจะได้เวลาที่ไม่เกิน 23.59 น.

6. การตั้งเวลาควบคุมแต่ละช่องสัญญาณ

การตั้งเวลาการควบคุมแต่ละช่องสัญญาณจะกระทำได้อีกนี้ หลังจากเลือกช่องสัญญาณเข้ามาแล้ว ให้เลือกฟังก์ชัน 3 หรือ กด “3” เครื่องจะบอกให้ผู้ใช้กำหนดเวลาที่เปิด-ปิดเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่ โดยจะส่งเป็นเสียงดังต่อไปนี้ “โปรดกำหนดเวลา” โดยการกำหนดเวลาให้กำหนดเป็นเวลาปกติเลย ถ้ากำหนดเวลาไม่ถูกต้องกล่าวคือเกิน 24 ชั่วโมงเครื่องก็จะวนถามจนกว่าจะมีการกำหนดเวลาที่ถูกต้องเข้ามา เมื่อกำหนดเวลาได้แล้วแล้วเครื่องจะให้ผู้ใช้กำหนดสถานะที่ต้องการ โดยจะส่งเป็นเสียงดังต่อไปนี้ “โปรดเลือกสถานะการทำงาน” เมื่อผู้ใช้กำหนดสถานะการทำงานได้แล้ว ถ้าต้องการไปควบคุมที่ช่องสัญญาณอื่น ๆ อีกให้กด * แต่ถ้าไม่ต้องการ(ต้องการออกจากระบบ) ก็ให้กด # เช่น ต้องการให้เปิดตอน 17.00 ก็ป้อนเวลา กด “1 7 0 0 1” เครื่องก็จะทำการปิดเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่เพื่อรอเวลา 17.00 น. ก็จะทำการปิดเครื่องใช้ไฟฟ้าที่ต่อรวมอยู่ให้