



ไอจีบีทีอินเวอร์เตอร์  
( IGBT INVERTER )



โดย  
นายกษิณ รวบรวมความคิด  
นายจรัญ สวนโต  
นางสาวอรศรี เลาสุทธิพงศ์

วัน เดือน ปี... 31 ก.ค. 2540  
เลขทะเบียน... 037042  
เลขเรียกหนังสือ... T 38135 ก 388 0

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2538

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง

037042

ปีการศึกษา 2538

ไอจีบีทีอินเวอร์เตอร์

IGBT INVERTER



อาจารย์ที่ปรึกษา

ผศ.ศุภกิจ จูตะวิริยะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาบัตรปีการศึกษา 2538

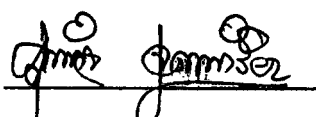
ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ใ้จ้ป้ที่อินเวอร์เตอร์

ผู้จัดทำ

1. นายกษิณ รววมความคิด
2. นายจรัญ สนวนโต
3. นางสาวอรศรี เลาสุทธิพงศ

  
(ผศ.ศุภกิจ จูตะวิริยะ)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ไอจีบีที อินเวอร์เตอร์

กนิษฐ์ ร่วมความคิด

จรรย์ สนวนใต้

อรศรี เล้าสุทธิพงศ์

ผศ. ศุภกิจ จุฑะวิริยะ อาจารย์ที่ปรึกษา

ปีการศึกษา 2538

### บทคัดย่อ

ไอจีบีทีเป็นอุปกรณ์ที่พัฒนามาจาก ทรานซิสเตอร์ และ มอสเฟต โดยนำข้อดีของ ทรานซิสเตอร์ และ มอสเฟตไว้ด้วยกัน จึงมีความเร็วในการสวิตซ์สูง และ พลังงานการสูญเสีย น้อยในสถานะนำกระแส จึงได้นำมาใช้ ในวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ( Full Bridge Inverter ) ซึ่งสมัยก่อนใช้ ทรานซิสเตอร์ หรือ มอสเฟต สำหรับอินเวอร์เตอร์ใน โครงการไอจีบีที อินเวอร์เตอร์ นี้ ใช้วงจรขับเคลื่อน ( Gate ) เป็น IR 2113 ซึ่ง IR 2113 รับอินพุตจากการ AND ของ สัญญาณสี่เหลี่ยมความถี่ 50 Hz และ ผลของการเปรียบเทียบ ระหว่าง ผลของการอินทิเกรต สัญญาณสี่เหลี่ยม ความถี่ 100 Hz และ ผลจากวงจรรักษาระดับแรงดัน โดยใช้วงจรเปรียบเทียบ ซึ่งแรงดันเอาต์พุตที่ได้จาก วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น จะนำมาขยายระดับแรงดันด้วย หม้อ แปลง และ นำไปกรองด้วยวงจรกรอง ( Filter ) จะได้สัญญาณไซน์ ( Sine Wave ) ที่มีความถี่ 50 Hz ระดับแรงดัน เป็น 220 โวลต์ ดังนั้น จะสามารถนำอินเวอร์เตอร์นี้ไปประยุกต์ใช้งานเป็น UPS ได้ในอนาคต

## IGBT INVERTER

**Kasinewy Ruamkhaumkhit**

**Charan Suantai**

**Ornsri Laosuttipong**

**Asst. Prof. Supakit Jutaviriya , Adviser**

**Academic Year 1995**

### ABSTRACT

IGBT is a new device that combines the best qualities of TRANSISTORS and MOSFETs . It can be turned on and turned off much faster ,and have lower conduction loss in the on state . For this reason IGBTs are more suitable for use in full bridge inverter circuit than TRANSISTORS and MOSFETs . This project uses IR 2113 drives IGBT in full bridge inverter circuit . For IR 2113 gets input from output of AND operating between square wave signal , which frequency is 50 Hz , and result of comparing between signal from integrating square wave ( which frequency is 100 Hz ) and signal from voltage regulated voltage circuit . Output voltage of full bridge inverter circuit is stepped up by transformer and then is filtered by filter circuit , which this result will get sine wave signal which have frequency 50 Hz and voltage 220 V , so that in the future , this IGBT INVERTER will can develop to uses in Uninterruptible Power System ( UPS ) .

## สารบัญภาพ

	หน้า
รูปที่ 1 (a) ภาพตัดแนวตั้งของไอจีบีที	3
(b) ภาพโครงสร้างของไอจีบีที	
รูปที่ 2 คุณลักษณะของกระแสและความต่างศักย์	4 - 5
(a) ลักษณะเอาท์พุท (b) Transfer Characteristic	
(c) ,(d) สัญลักษณ์ของไอจีบีทีชนิด เอ็น - แชนแนล	
รูปที่ 3 ทิศทางการไหลของอิเล็กตรอนและโฮลในขณะนำกระแส	7
รูปที่ 4 (a) แสดงโครงสร้างที่มีทรานซิสเตอร์และมอสเฟตแฝงอยู่ภายใน	9
(b) วงจรสมมูลย์สำหรับการทำงานสภาพปกติของ ไอจีบีที	
(c) วงจรสมมูลย์ที่แสดงส่วนของทรานซิสเตอร์ที่แฝงอยู่ใน ไอจีบีที	
รูปที่ 5 โครงสร้างที่ป้องกันการแลทซ์ในไอจีบีที	10 - 11
รูปที่ 6 แสดงรูปคลื่นของกระแสและความต่างศักย์ ขณะ นำกระแส	12
รูปที่ 7 แสดงรูปคลื่นของกระแสและความต่างศักย์ ขณะ หยุดนำกระแส	13
รูปที่ 8 (a) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสตรง	16
(b) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสกลับ	
รูปที่ 9 บล็อกไดอะแกรมแสดงขอบเขตของโครงการ	19
รูปที่ 10 วงจรกำเนิดสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz	20
รูปที่ 11 แสดงสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz	21
รูปที่ 12 แสดงสัญญาณ สี่เหลี่ยม ที่มีความถี่ 100 Hz	21
รูปที่ 13 แสดงสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz	22
เปรียบเทียบกัน	
รูปที่ 14 วงจรอินทิเกรต ( Integrate )	23
รูปที่ 15 แสดงเอาท์พุทของวงจรอินทิเกรต	23
รูปที่ 16 แสดงเอาท์พุทของวงจรอินทิเกรตเปรียบเทียบกับอินพุท	24
( สี่เหลี่ยม ที่มี 100 Hz )	
รูปที่ 17 แสดงวงจรรักษาแรงดัน	25

## สารบัญภาพ

	หน้า
รูปที่ 18 แสดงการเปรียบเทียบของ $V_{sub}$ กับ สัญญาณสามเหลี่ยม 100 Hz	26
รูปที่ 19 แสดงการรักษาแรงดันที่สภาวะปกติ	28
รูปที่ 20 แสดงการรักษาแรงดันเมื่อแรงดันเพิ่ม ( ขณะมีภาระ )	29
รูปที่ 21 แสดงการรักษาแรงดันเมื่อแรงดันลด ( ขณะปลดภาระออก )	30
รูปที่ 22 วงจรเปรียบเทียบ ( Comparator )	31
รูปที่ 23 วงจรกำเนิดสัญญาณ สี่เหลี่ยม และ วงจรควบคุม	32
รูปที่ 24 แสดงการต่อ IR 2113	33
รูปที่ 25 แสดงเอาต์พุตของ IR 2113 ทั้งสองเอาต์พุตเปรียบเทียบกัน	34
รูปที่ 26 วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ( Full Bridge Inverter )	35
รูปที่ 27 วงจรกำลังที่ใช้งานจริงในโครงการ	36 - 37
รูปที่ 28 วงจรกำลัง	38
รูปที่ 29 เอาต์พุตคร่อมโหลดของส่วนของวงจรกำลังที่ไม่ได้ผ่าน การกรองสัญญาณ ( Filter )	39
รูปที่ 30 วงจรกรองสัญญาณ ( Filter )	40
รูปที่ 31 แสดงลักษณะการกรองของสัญญาณของวงจรกรองกระแส แบบความถี่ต่ำผ่าน	41
รูปที่ 32 แสดงทรานสเฟอร์ฟังก์ชัน ( Transfer Function )	41
รูปที่ 33 แสดงตัวเหนี่ยวนำ และ ตัวเก็บประจุที่ใช้ในวงจรกรองสัญญาณ ( Filter )	45
รูปที่ 34 เอาต์พุตคร่อมโหลด เมื่อผ่านวงจรกรองสัญญาณ ( Filter ) ก่อนจ่ายให้โหลด	45
รูปที่ 35 แสดงการแปลงแรงดัน	46
รูปที่ 36 แสดงการเปรียบเทียบสัญญาณ ไซน์กับสัญญาณสี่เหลี่ยม	48
รูปที่ 37 แสดงตำแหน่งการต่อรีเลย์	50
รูปที่ 38 แสดงการต่อวงจรป้องกัน	51
รูปที่ 39 แสดงลายวงจร	54
รูปที่ 40 แสดงลักษณะแกนของตัวเหนี่ยวนำที่ใช้ในวงจรกรองสัญญาณ ( Filter )	55

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่สามารถนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วัตถุประสงค์และขอบเขตของโครงการ

1. เพื่อศึกษาคุณสมบัติและการทำงานของ IGBT
2. เพื่อนำเอา IGBT มาประยุกต์ใช้งาน เป็น อินเวอร์เตอร์ขนาด 400 VA 50 Hz
3. เพื่อสามารถนำเอา อินเวอร์เตอร์ พัฒนาไปสู่ระบบ UPS ในอนาคตได้
4. เพื่อสามารถเลือกใช้อุปกรณ์ให้เหมาะสมกับงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ขั้นตอนในการศึกษาและทดสอบโครงการ

**จุดประสงค์** เพื่อให้โครงการนี้สามารถแสดงผลตามที่ต้องการ และทันเวลา  
จึงได้จัดวางขั้นตอนการทำงานดังนี้

- ขั้นตอนที่ 1** ศึกษาและแสดงทฤษฎีหลักการการทำงานของไอจีบีที
- ขั้นตอนที่ 2** ศึกษาการทำงานของ IR 2113
- ขั้นตอนที่ 3** ออกแบบและสร้างวงจร
- ขั้นตอนที่ 4** นำแต่ละส่วนมาประกอบกัน
- ขั้นตอนที่ 5** ทดสอบผลที่ได้ตามทฤษฎี
- ขั้นตอนที่ 6** วิเคราะห์ผลการทดลองที่ได้
- ขั้นตอนที่ 7** ประมวลผล และปรับปรุงแก้ไข
- ขั้นตอนที่ 8** วิจัย และ สรุปผลการทดลอง

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
สารบัญภาพ	III - IV
วัตถุประสงค์และขอบเขตของโครงการ	V
ขั้นตอนในการศึกษาและทดสอบโครงการ	VI
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีไอจีบีที	2
2.1 ความรู้พื้นฐานเกี่ยวกับตัวไอจีบีที ( IGBT ) ( Insulated Gate Bipolar Transistor : IGBT )	2
2.2 โครงสร้างพื้นฐานของไอจีบีที IGBT )	2
2.3 คุณสมบัติของกระแสและศักดาไฟฟ้า	5
2.4 ลักษณะการทำงาน	6
- สถานะนำกระแส ( Turn On )	6
- สถานะหยุดนำกระแส ( Turn Off )	6
2.5 การแลตซ์ในไอจีบีที	8
2.6 การป้องกันการแลตซ์	10
2.7 วงจรสมมูลของ ไอจีบีที	11
2.8 คุณสมบัติของการสวิชชิง	12
- ช่วงขณะนำกระแส ( Turn On )	12
- ช่วงขณะหยุดนำกระแส ( Turn Off )	13
2.9 ข้อจำกัดของอุปกรณ์และพื้นที่การทำงานที่ปลอดภัย	14
2.10 การเปรียบเทียบคุณสมบัติของไอจีบีที กับ อุปกรณ์สวิชชิงประเภทอื่น	17
บทที่ 3 การทดลองและผลการทดลอง	18
3.1 วัตถุประสงค์ที่ใช้ในโครงการ	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
3.2 ขั้นตอนการดำเนินงาน	19
3.2.1 วงจรกำเนิดสัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz	20
3.2.2. วงจรควบคุม	22
- วงจรอินทิเกรต( Integrate Circuit )	22
- วงจรรักษาแรงดัน	24
- วงจรเปรียบเทียบ ( Comparator Circuit )	27
- AND GATE	31
3.2.3 วงจรกำลัง	31
- วงจรขับเกท ( Gate Drive )	31
- วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ( Full Bridge Inverter)	35
- วงจรกรองสัญญาณ ( Filter )	39
- หม้อแปลง ( Transformer )	40.
3.2.4. วงจรป้องกัน	50
บทที่ 4 บทวิจารณ์และสรุป	53
ภาคผนวก	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 1

### บทนำ

ปัจจุบันเทคโนโลยีสารกึ่งตัวนำได้มีการพัฒนาไปอย่างมาก ซึ่งมีการนำไปใช้งานที่แตกต่างกัน ไม่ว่าจะเป็นทรานซิสเตอร์ ( TRANSISTOR ) , มอสเฟต ( MOSFET ) , เอสซีอาร์ ( SCR ) , ไอจีบีที ( IGBT ) , ไดโอด ( DIODE ) และ ยูเจที ( UJT ) การเลือกไปใช้งานขึ้นอยู่กับความต้องการของผู้ใช้ และ ลักษณะการนำไปใช้งาน อุปกรณ์สารกึ่งตัวนำส่วนใหญ่ ในทางเพาเวอร์อิเล็กทรอนิกส์ มักใช้เป็นตัวสวิตช์ ซึ่งอุปกรณ์สารกึ่งตัวนำ แต่ละชนิดมีทั้งส่วนดี และ ส่วนด้อยเหมาะสม กับงานที่แตกต่างกัน ไอจีบีทีก็เป็นอุปกรณ์ตัวหนึ่งที่พัฒนามาจาก ทรานซิสเตอร์ และ มอสเฟต ข้อดี ของทรานซิสเตอร์ ก็คือ มีการสูญเสียของพลังงานในขณะใช้งานต่ำ แต่คุณสมบัติในการเป็นตัวสวิตช์ไม่ดีเท่าที่ควร นั่นคือ สวิตช์ได้ค่อนข้างช้า จึงไม่เหมาะที่จะนำไปใช้งานที่ความถี่สูง ในขณะที่มอสเฟตสามารถทำงานได้ดีที่ความถี่สูงๆ แต่ก็มีข้อจำกัดคือ พลังงานสูญเสียในการใช้งานจะแปรตามความถี่ นั่นคือ ยิ่งนำไปใช้งานความถี่สูง ก็จะทำให้เกิดพลังงานสูญเสียสูงดังที่ได้กล่าวไปแล้ว จึงได้นำข้อดีของทรานซิสเตอร์ และ มอสเฟต มาพัฒนาเป็นไอจีบีที ดังนั้นคุณสมบัติของไอจีบีที จึงอยู่ระหว่างอุปกรณ์ทั้งสอง คือ ใช้งานที่ความถี่สูงได้ดีกว่า ทรานซิสเตอร์ และ พลังงานสูญเสียต่ำกว่า มอสเฟต ส่วนการนำไปใช้งาน ก็ใช้ได้เช่นเดียวกับ อุปกรณ์ตัวอื่น ในโครงการนี้ ได้นำไอจีบีที ไปใช้ใน อินเวอร์เตอร์ เพื่อเปลี่ยนไฟกระแสตรงให้เป็นกระแสสลับ เพื่อสามารถนำไปพัฒนาเป็น UPS ได้ในอนาคตต่อไป การศึกษาโครงการนี้ใช้ไอจีบีทีมาต่อเป็น วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่นโดยใช้ IR 2113 เป็นตัวขับ ซึ่งรับสัญญาณเข้ามาจากวงจรกำเนิดสัญญาณสี่เหลี่ยมความถี่ 50 Hz และ 100 Hz นำสัญญาณสี่เหลี่ยม 100 Hz ไปผ่าน วงจรอินทิเกรต แล้วนำสัญญาณจากวงจรอินทิเกรต ไปเปรียบเทียบกับ สัญญาณควบคุม จากวงจรรักษา ระดับแรงดัน ( ตรวจจับมาจากระดับแรงดันของสัญญาณเอาท์พุท ) ด้วยวงจรเปรียบเทียบ แล้วนำสัญญาณเอาท์พุทจากการเปรียบเทียบไป AND กับ สัญญาณสี่เหลี่ยม 50 Hz เพื่อนำสัญญาณที่ได้ไปเป็นสัญญาณป้อนให้กับ IR 2113 ซึ่งเป็นตัวขับ เกท ของไอจีบีที ในวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น สัญญาณที่ได้จากวงจรนี้ จะถูกนำไปยกระดับแรงดันด้วยหม้อแปลง และ จะนำไปผ่านวงจรกรองเพื่อให้เป็นสัญญาณไซน์ ที่มีความถี่ 50 Hz ระดับแรงดัน 220 โวลต์

## บทที่ 2

### ทฤษฎี

#### 2.1 ความรู้พื้นฐานเกี่ยวกับตัวไอจีบีที ( IGBT )

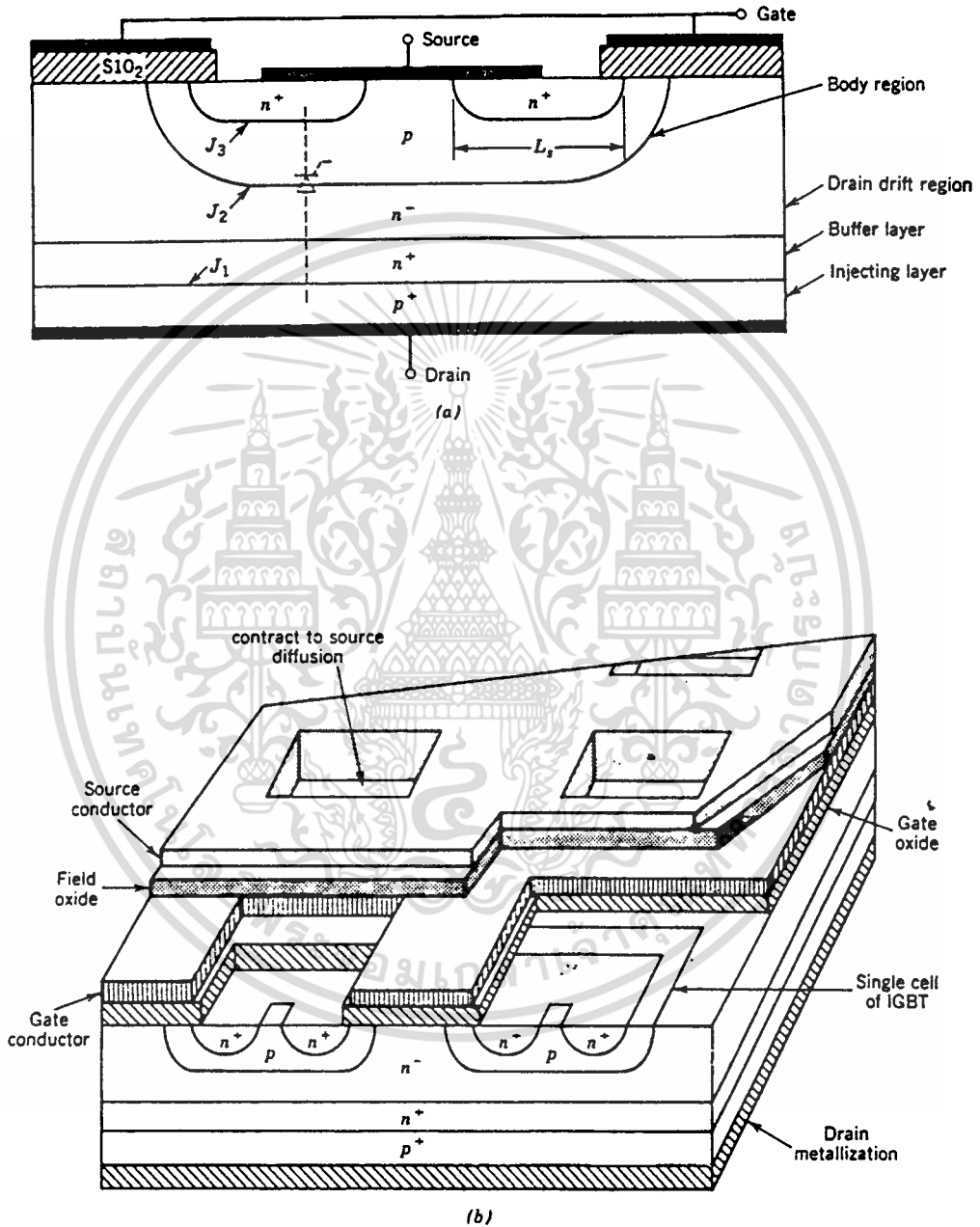
##### ( Insulated Gate Bipolar Transistor : IGBT )

อุปกรณ์เพาเวอร์อิเล็กทรอนิกส์คอนโทลที่พอจะคุ้นเคยและใช้งานกันอย่างกว้างขวาง ในขณะนี้ก็เห็นจะไม่พ้น เอสซีอาร์ , ไครแอก , ทรานซิสเตอร์ และ มอสเฟท โดยเฉพาะ ทรานซิสเตอร์ และ มอสเฟท ที่จะเป็นจุดพัฒนาการของอุปกรณ์ชนิดใหม่นี้ ซึ่งอุปกรณ์ทั้งสองชนิดก็มีคุณสมบัติที่แตกต่างกันออกไป กล่าวคือ ทรานซิสเตอร์ขณะอยู่ในสภาวะนำกระแสจะมีอัตราการสูญเสียกำลังงานต่ำ มีอัตราทนแรงดันและขยายกระแสได้สูงแต่ความเร็วในการสวิตช์ยังต่ำอยู่ โดยเฉพาะช่วงหยุดนำกระแสจะมีช่วงเวลาที่ยาวกว่า ซึ่งจะเป็นคุณสมบัติที่ตรงกันข้ามกับมอสเฟท ที่มีความเร็วในการสวิตช์ทำงานนำกระแสและหยุดนำกระแสได้เร็วกว่ามาก แต่ก็มีอัตราการสูญเสียกำลังงานสูงเช่นกัน จากเหตุผลที่กล่าวมา ของทรานซิสเตอร์ และ มอสเฟท จึงได้มีการพัฒนาอุปกรณ์ประเภทนี้จนสามารถได้อุปกรณ์ เพาเวอร์อิเล็กทรอนิกส์ คอนโทล ชนิดใหม่ขึ้นมา โดยคุณสมบัติต่างๆ จะรวมเอาข้อได้เปรียบของ ทรานซิสเตอร์ และ มอสเฟท เข้ามารวมไว้ในอุปกรณ์ชนิดใหม่นี้ โดยมีการตั้งชื่อ หรือ เรียกชื่ออย่างเป็นทางการว่า ไอจีบีที ( Insulated Gate Bipolar Transistor : IGBT )

#### 2.2 โครงสร้างพื้นฐานของไอจีบีที ( IGBT )

รูปตัดในแนวดิ่งของไอจีบีที เอ็น-แชนแนล ( N-Channel ) ดังแสดงในรูปที่ 1 (a) ซึ่งโครงสร้างเหมือนกับ มอสเฟทมาก จะแตกต่างกันตรงที่ ไอจีบีทีจะมีชั้น  $P^+$  หรือ ชั้นอินเจกต์ติ้ง ( injecting ) ระหว่างชาเดรน ( Drain ) ซึ่งในมอสเฟทนั้นไม่มี

ระดับของสารเจือ ( Dopping Levels ) ในแต่ละชั้นของไอจีบีที จะคล้ายกับที่ใช้ในแต่ละชั้นของมอสเฟท ยกเว้น ส่วนบริเวณบอดี้ ( Body Region ) ซึ่งจะอธิบายในภายหลัง ในกรณีของ ไอจีบีทีชนิด พี- แชนแนล ( P - Channel ) สามารถทำได้โดย เปลี่ยนชนิดของสารเจือ ในแต่ละชั้นของโครงสร้าง



รูปที่ 1 (a) ภาพตัดแนวตั้งของไอจีบีที

(b) ภาพโครงสร้างของไอจีบีที

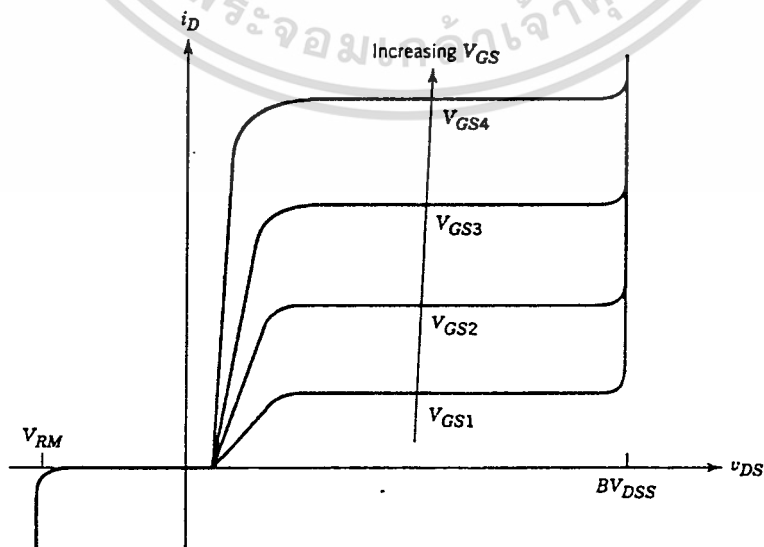
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 1 ( a ) เป็นโครงสร้างของไอจีบีที ซึ่งจะมีทรานซิสเตอร์แอมป์อยู่ การเทิร์นออน ( Turn On ) ของทรานซิสเตอร์นี้เป็นสิ่งที่ต้องพยายามหลีกเลี่ยง และ รายละเอียดของอุปกรณ์จริงๆมีหลายอย่างที่แตกต่างไปจากรูป ดังเช่นบริเวณบอดีที่เป็นสารกึ่งตัวนำประเภทพี จะมีบริเวณรอยต่อ  $J_2$  และ  $J_3$  ที่แตกต่างไปจากรูป เพื่อให้โอกาสที่ทรานซิสเตอร์ทำงานมีน้อยที่สุด ส่วนซอร์สที่เป็นโลหะ ( Source Metallization ) ในไอจีบีที มีขนาดสั้นกว่าในส่วนของมอสเฟต ซึ่งมีส่วนช่วยให้ทรานซิสเตอร์แอมป์มีโอกาสทำงานน้อยลง ส่วนบัฟเฟอร์ของสารกึ่งตัวนำที่มีสารเจือสูง (  $n^+$  buffer layer ) ซึ่งอยู่ระหว่างชั้นของ  $p^+$  ที่สัมผัสกับ เกรน และ  $n^-$  ของชั้นดริฟ ( Drift layer ) ไม่มีความสำคัญกับการทำงานของไอจีบีที และ ไอจีบีทีบางตัวก็ตัดส่วนนี้ออกไปเรียกว่า ไอจีบีทีแบบสมมาตร ( Symmetrical IGBT ) ส่วนไอจีบีทีที่ยังมีส่วนนี้อยู่ เรียกว่า ไอจีบีทีแบบไม่สมมาตร ( Asymmetrical IGBT ) ถ้าความหนาแน่นของสารเจือ และ ความหนาแน่นของชั้นนี้ถูกเลือกอย่างเหมาะสม การที่มีชั้นนี้จะช่วยในการทำงานของไอจีบีทีให้ดีขึ้นได้ 2 อย่างด้วยกัน คือ

1. ทำให้แรงดันตกคร่อมในขณะนำกระแส มีค่าลดน้อยลง
2. ทำให้เวลาในขณะหยุดนำกระแส ( Turn Off Time ) ลดลง

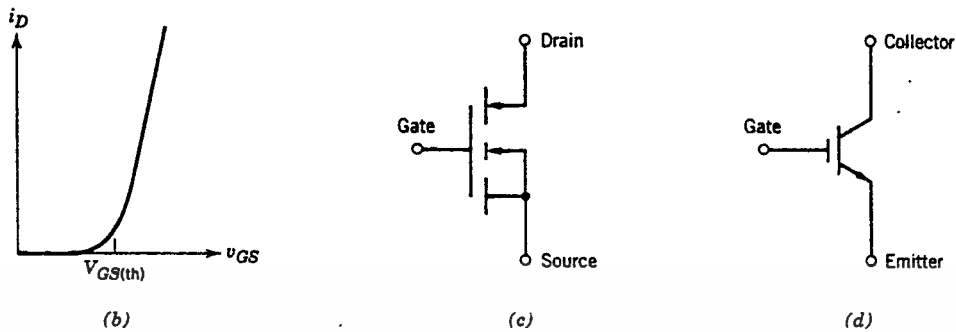
แต่มีข้อเสียคือ ทำให้ความสามารถในการทนความต่างศักย์รีเวิร์ส ( Reverse Blocking Voltage ) ลดลง

สัญลักษณ์ของวงจรรวมของไอจีบีที ชนิด เอ็น - แชนแนล แสดงไว้ใน รูปที่ 2 ( c ) ทิศทางของลูกศรจะกลับทิศในกรณีของไอจีบีทีชนิด พี - แชนแนล



(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2 คุณลักษณะของกระแสและความต่างศักย์

(a) ลักษณะเอาท์พุท (b) Transfer Characteristic  
(c), (d) สัญลักษณ์ของไอจีบีทีชนิด เอ็น - แชนแนล

### 2.3 คุณลักษณะของกระแสและศักดาไฟฟ้า

ลักษณะของกระแสและศักดาไฟฟ้าของไอจีบีทีชนิด เอ็น - แชนแนลดังแสดงในรูปที่ 2 (a) ในทิศฟอว์วาร์ด ( Forward ) จะเหมือนกับของ ไบโพลาร์ทรานซิสเตอร์ ที่ใช้ในลอจิกเซอร์กิต แตกต่างกันเพียงควบคุมการทำงานด้วยความต่างศักย์ แทนที่จะควบคุมการทำงาน ด้วยกระแส เหมือนกับทรานซิสเตอร์ คุณสมบัติของไอจีบีทีชนิด พี - แชนแนล จะเหมือนกันเพียงแต่ขั้วของความต่างศักย์ และ ทิศของกระแสจะกลับกัน

ที่รอยต่อ  $J_2$  ในรูปที่ 2 ( a ) จะกั้น แรงดันฟอว์วาร์ด ( Forward Voltage ) เมื่อ ไอจีบีทีอยู่ในสภาวะหยุดนำกระแส ค่าการทนความต่างศักย์ในทิศรีเวิร์ส ( Reverse Blocking Voltage ) จะสามารถมีค่า เท่ากับ ค่าการทนความต่างศักย์ในทิศฟอว์วาร์ดได้ ถ้าไม่มีชั้นบัฟเฟอร์  $n^+$  ที่รอยต่อ  $J_1$  ในรูปที่ 1 ( a ) เรียกว่า เป็นรอยต่อของ รีเวอร์สบล็อกกิ้ง ( Reverse Blocking ) ถ้าในโครงสร้างของอุปกรณ์มีชั้นบัฟเฟอร์  $n^+$  จะทำให้ค่าแรงดันเบรคดาวน์ ( Breakdown voltage ) มีค่าลดลงเหลือเพียงสิบกว่าโวลต์ เพราะมีปริมาณสารเจือสูงมากทั้ง 2 ด้านของรอยต่อ ทำให้ไม่สามารถกั้นกระแสรีเวิร์สได้

ในรูปที่ 2 ( b ) เป็นกราฟแสดงความสัมพันธ์ระหว่าง  $I_D$  และ  $V_{GS}$  ลักษณะเหมือนกับของมอสเฟท ลักษณะเส้นกราฟ จะเป็นเชิงเส้นตลอดช่วงของกระแส เดรน และ ไม่เป็นเชิงเส้น ณ จุดที่กระแสเดรน มีค่าต่ำ เมื่อ  $V_{GS}$  มีค่าต่ำกว่าค่าหนึ่ง เรียกว่า  $V_{GS(th)}$  ( Threshold Voltage ) ไอจีบีทีจะอยู่ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สภาวะ OFF (หยุดการนำกระแส) ความต่างศักย์คร่อม เกท และซอร์ส สูงสุดที่ยอมให้ใช้ได้ขึ้นอยู่กับค่ากระแส เดรน สูงสุดที่ยอมให้ไหลในตัวไอจีบีที

## 2.4 ลักษณะการทำงาน

### สภาวะนำกระแส

เมื่อขาเดรนได้รับแรงดันไบแอสตรง คือเป็นบวกเมื่อเทียบกับ ซอร์ส และ แรงดันระหว่าง เกท และ ซอร์ส มีค่าเกิน  $V_{GS(th)}$  ประจุไฟฟ้าบวกที่เกิดจากแรงดันที่ขาเกท จะดึงเอาอิเล็กตรอนให้มารวมกันอยู่ใน บริเวณภายใต้ เกท ทำให้ชั้นบอดี้ (Body Region) ตรงส่วนใต้ เกท แปรสภาพเป็น  $n$  ทำให้เกิดการต่อกันของบริเวณ  $n$  (Drift Region) เข้ากับบริเวณ ซอร์ส  $n^+$  (Source region) ซึ่งลักษณะเช่นนี้จะเหมือนกับการทำงานของ มอสเฟต

กระแสอิเล็กตรอนที่ไหลจากขาซอร์ส ผ่านบริเวณใต้ เกท มายังบริเวณลอยเลื่อน  $n$  จะรวมกับ โฮลที่เป็นพาหะข้างน้อยที่ถูกฉีดมาจากชั้น อินเจกต์  $P^+$  (ดูโครงสร้างในรูปที่ (1a)) เพราะรอยต่อ  $J_1$  ได้รับแรงดันไบแอสตรง ทำให้ไอจีบีทีอยู่ในสภาวะนำกระแส เกิดการไหลของกระแสไฟฟ้าจาก เดรน ไป ซอร์ส ได้ การรวมกันของโฮลและอิเล็กตรอนภายในบริเวณ  $n$  เรียกว่า การมอดูเลตสภาพนำ (Conductivity Modulation)

ผลการมอดูเลตนี้จะทำให้ความต้านทานของบริเวณ  $n$  มีค่าต่ำลงเป็นการเพิ่มความสามารถในการขับผ่านกระแสได้สูงขึ้น ซึ่งจะมีลักษณะเหมือนกับทรานซิสเตอร์ ผลของความต้านทานที่ลดลง ทำให้แรงดันตกคร่อมที่สภาวะนำกระแสลดต่ำลง การสูญเสียกำลังงาน ขณะนำกระแสจึงลดลงด้วย ทิศทางการไหลของอิเล็กตรอนและโฮลแสดงไว้ในรูปที่ 3

### สภาวะหยุดนำกระแส

เมื่อแรงดันระหว่าง เกท และ ซอร์ส ลดลงต่ำกว่าแรงดัน  $V_{GS(th)}$  จะทำให้มีแรงดันไม่เพียงพอสำหรับการแปรสภาพชั้นบอดี้  $p$  เป็น  $n$  ได้ ทำให้บริเวณ  $n$  ไม่ต่อกับบริเวณ ซอร์ส  $n^+$  ไอจีบีที จึงอยู่ในสภาวะหยุดนำกระแส ในสภาวะนี้รอยต่อ  $J_2$  ที่ได้รับแรงดันไบแอสกลับจะทำให้เกิดกระแสรั่วไหลเพียงเล็กน้อยเท่านั้น นอกจากนี้ ยังทำให้เกิดบริเวณปลอดพาหะ (Depletion region) ขึ้นที่รอยต่อ  $J_2$  ด้วย

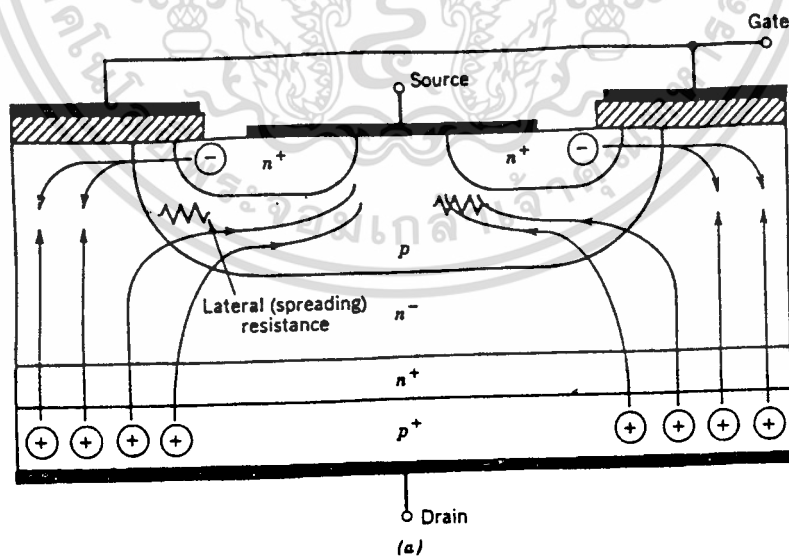
บริเวณปลอดพาหะนี้จะขยายบริเวณกว้างขึ้นจนเกินเข้ามายังบริเวณ  $n$  ทั้งนี้เพราะชั้นบอดี้  $p$  มีความหนาแน่นในการโด๊ปสารมากกว่า ถ้าความหนาแน่นของสารที่โด๊ปในบริเวณลอยเลื่อน  $n$  มากพอ ก็จะทำให้การขยายของบริเวณปลอดพาหะไม่สามารถแตะกับชั้นอินเจกต์  $p^+$  ได้ ชั้นเอกสารบัฟเฟอร์  $n^+$  (Buffer Layer ดังในรูปที่ 1 (a)) ก็ไม่จำเป็นต้องทำให้เกิดขึ้น หรือไม่จำเป็นต้องไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โคปสาร ทั้งนี้เพราะการแตะกันของบริเวณทั้งสองจะทำให้เกิดการพังทลายทางด้าน ไบแอสตรง สำหรับไอจีบีทีที่ไม่มีการโคปสารในชั้นบัฟเฟอร์  $n^+$  นี้จะเรียกว่า ไอจีบีทีแบบสมมาตร:ซึ่งจะมี อัตราทนแรงดันย้อนกลับ ( $V_{RM}$  หรือ  $BV_{SDS}$ ) สูงพอๆกับค่าอัตราทนแรงดันไหลตรง ( $BV_{DSS}$ ) เหมาะสำหรับการนำไปประยุกต์ใช้ในวงจรไฟฟ้ากระแสสลับ

การลดความหนาของบริเวณ  $n^+$  ลงแต่ยังคงความสามารถของอัตราทนแรงดันไหลตรงไว้ สามารถทำได้โดยเพิ่มชั้นบัฟเฟอร์  $n^+$  เข้าไป เพื่อป้องกันการแตะกันของบริเวณปลดพาหะกับ บริเวณอินเจ็กต์  $p^+$  ซึ่งจะเรียก ไอจีบีที ชนิดนี้ว่า ไอจีบีทีแบบไม่สมมาตร และจากการลดความ หนาของบริเวณลอยเลื่อน  $n^+$  ลงจะช่วยส่งผลให้เกิดข้อดีสองประการคือ

- ทำให้แรงดันตกคร่อมขณะนำกระแสต่ำลง เป็นผลให้การสูญเสียกำลังงานลดน้อยลงด้วย
- ช่วยลดช่วงเวลาหยุดนำกระแสให้สั้นลงได้

แต่ข้อเสียของการเพิ่มชั้นบัฟเฟอร์  $n^+$  ก็มี คือ จะลดความสามารถของ อัตราทนแรงดัน ย้อนกลับให้น้อยลงเหลือเพียงไม่กี่สิบลโวลต์ ทั้งนี้เพราะ เมื่อไอจีบีทีได้รับ แรงดันไบแอสกลับ ที่ ขาเดรน รอยต่อ  $J_1$  ซึ่งทั้งสองข้างมีความหนาแน่นในการโคปของสารมาก จะไม่สามารถทนแรง ดันย้อนกลับได้สูงดังนั้น ไอจีบีทีชนิดนี้จึงไม่เหมาะที่จะนำไปใช้ในวงจรไฟฟ้ากระแสสลับ



รูปที่ 3 กิตทางการไหลของอิเล็กตรอนและโฮลในขณะนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 การแลทซ์ในไอจีบีที

นอกจากโพลส่วนใหญ่ที่รวมกับอิลีกตรอนภายใต้บริเวณ  $n^+$  แล้วยังมีกระแสโพลส่วนใหญ่ที่ไหลข้ามบริเวณ  $n^+$  เข้าสู่บริเวณชั้นบอดี  $p$  โดยตรง ผลของกระแสโพลนี้ทำให้เกิดแรงดันตกคร่อมความต้านทานข้างเคียง ( lateral resistance ) ดังในรูปที่ 3 ถ้าแรงดันนี้มีค่ามากพอ คือประมาณ 0.7 โวลต์ จะทำให้รอยต่อ  $J_3$  ได้รับความร้อน เป็นผลให้อิลีกตรอนจากบริเวณซอร์ส  $n^+$  ถูกฉีดเข้าไปในชั้นบอดี  $p$

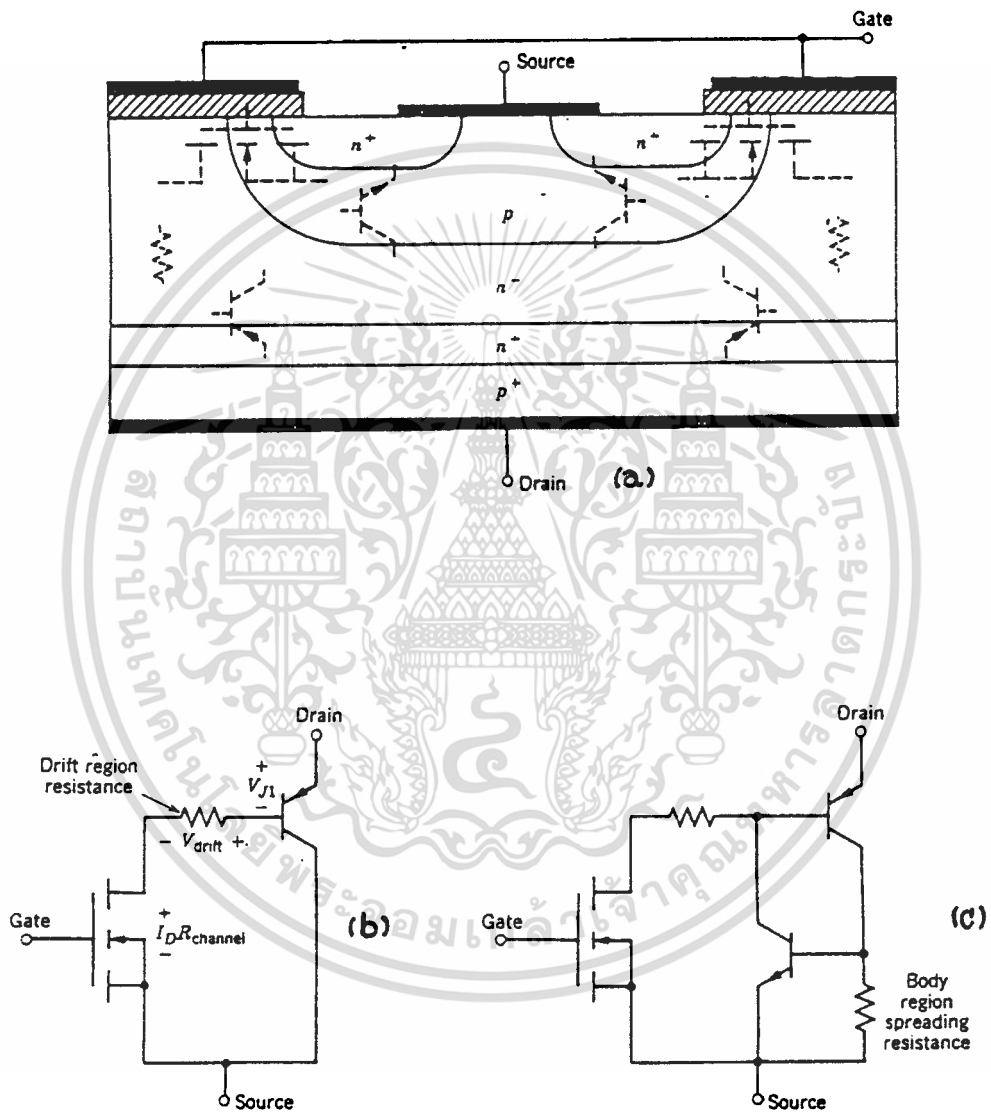
ถ้าดูจากวงจรสมมูลในรูปที่ 4 ( c ) จะหมายถึง ขาเบส ( Base ) และ ขาอีมิเตอร์ ( Emitter ) ของทรานซิสเตอร์ชนิด เอ็นพีเอ็น ( NPN ) ได้รับความร้อนโดยตรง ส่งผลให้ทรานซิสเตอร์ ซึ่งแฝงอยู่ในโครงสร้างของไอจีบีที อยู่ในสภาวะแลทซ์การนำกระแส ทำให้ที่ขาเกตไม่สามารถควบคุมปริมาณของ กระแสเดรนได้อีกต่อไป แต่การควบคุมกระแสเดรนนี้จะขึ้นอยู่กับตัวต้านทานที่นำมาต่อในวงจรภายนอก ถ้าหากมีการแลทซ์เกิดขึ้นเป็นเวลานาน อาจทำให้ไอจีบีทีเสียหายได้เพราะมีการสูญเสียกำลังงานเกินค่าที่คิดที่ทนได้

ส่วนใหญ่หรือเป็นมาตรฐาน คู่มือของผู้ผลิตมักจะมีการบอก ค่ากระแสเดรนสูงสุดที่สามารถไหลผ่านไอจีบีทีได้โดยยังไม่เกิดแลทซ์ขึ้น (  $I_{DM}$  ) แต่เนื่องจากกระแสเดรน ถูกกำหนดหรือควบคุมโดยตรงจากแรงดันระหว่าง ขาเกต กับ ขาซอร์ส บางครั้งคู่มือ จึงบอกค่าแรงดันระหว่าง เกต และ ซอร์ส สูงสุดที่จะไม่ทำให้เกิดการแลทซ์ แทนการบอกค่ากระแสเดรนสูงสุด (  $I_{DM}$  )

การแลทซ์ที่กล่าวถึงข้างต้นเรียกว่าการแลทซ์ใน โหมดสแตติก เพราะเกิดขึ้นเมื่อกระแสที่ไหลในสภาวะนำกระแสมีค่าเกิน  $I_{DM}$  แต่ลักษณะการแลทซ์นี้ก็สามารถเกิดขึ้นได้ เรียกว่าในโหมดไดนามิก ซึ่งจะเกิดขึ้น เมื่อมีการเปลี่ยนการทำงาน จากสภาวะการนำกระแส เข้าสู่สภาวะหยุดนำกระแสได้ด้วย บางครั้งการแลทซ์นี้อาจเกิดขึ้นได้แม้ว่า กระแสเดรน ขณะนำกระแสยังมีค่าต่ำกว่าค่า  $I_{DM}$  ก็ตาม ทั้งนี้เพราะ เมื่อไอจีบีทีเริ่มหยุดนำกระแส กระแสเดรนจะตกลงอย่างรวดเร็วรอยต่อ  $J_2$  จะต้องรับแรงดันย้อนกลับที่เพิ่มขึ้นอย่างรวดเร็วเช่นกัน

ผลที่เกิดขึ้นจะทำให้บริเวณปลอดพาหะขยายบริเวณชั้นบอดี  $p$  โดยเฉพาะจะขยายเข้าสู่บริเวณ  $n^+$  มากกว่าเพราะมีความหนาแน่นของการโด๊ปต่ำกว่า การขยายบริเวณปลอดพาหะอย่างรวดเร็ว จะทำให้โพลที่ค้างอยู่ในบริเวณ  $n^+$  ขณะนำกระแส และ ยังไม่ได้รวมกับ อิลีกตรอน หลุดรอดจากการขัดขวางของบริเวณปลอดพาหะ เข้าไปสะสมอยู่ในบริเวณรอยต่อ  $J_2$  เป็นการเพิ่มกระแสที่ไหลผ่านตัวต้านทานข้างเคียงให้สูงขึ้น ทำให้ทรานซิสเตอร์ภายในไอจีบีทีเกิดการแลทซ์ขึ้นได้ เมื่อเกิดการแลทซ์ขึ้นแรงดันตกคร่อม ขาซอร์ส และ ขาเดรน ขณะนำกระแสจะมีค่าต่ำกว่าระดับปกติ นอก

จากนี้การเกิดแลทชิ่งยังสามารถเกิดขึ้นได้อีก เนื่องจาก การเพิ่มขึ้นของอุณหภูมิที่รอยต่อ ในขณะที่ กระแสเดรน ยังมีค่าต่ำกว่า  $I_{DM}$  อยู่ได้เช่นกัน



รูปที่ 4 (a) แสดงโครงสร้างที่มีทรานซิสเตอร์และมอสเฟตฝังอยู่ภายใน  
 (b) วงจรสมมูลสำหรับการทำงานสภาพปกติของ ไอจีบีที  
 (c) วงจรสมมูลที่แสดงส่วนของไทรสเตอร์ที่ฝังอยู่ใน ไอจีบีที

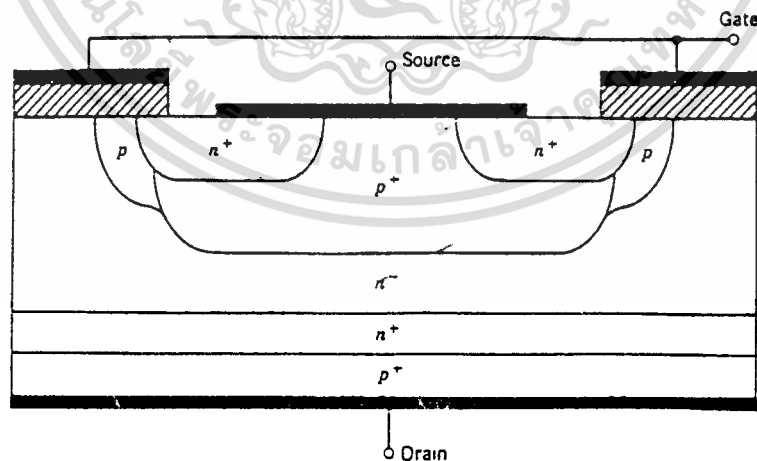
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

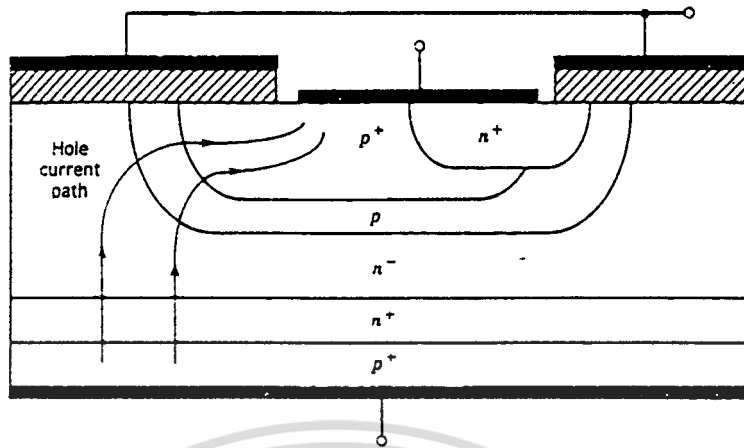
## 2.6 การป้องกันการแลทซ์

การหลีกเลี่ยงการแลทซ์ของไอจีบีที สามารถทำได้ทั้ง ผู้ผลิต และ ผู้ใช้งานเอง ผู้ผลิตอาจ จะออกแบบโครงสร้างในส่วนบริเวณขอดี  $p$  ให้มีความต้านทานข้างเคียงมีค่าต่ำที่สุด เพื่อจะได้เพิ่ม ค่าของ  $I_{DM}$  ให้มากที่สุด ซึ่งเป็นการลดโอกาสที่จะเกิดการแลทซ์ลงได้

วิธีแรก อาจทำได้โดยลดความกว้างของบริเวณ ชอร์ส  $n^+$  ลงคือ ลดค่า  $I_{DM}$  ที่แสดงในรูป ที่ 1 (a) ลงนั่นเอง

วิธีที่สอง เป็นการแบ่งระดับความหนาแน่น ของการโด๊ปสารของบริเวณขอดี  $p$  ดังใน รูปที่ 5 จะเห็นว่าบริเวณขอดี  $p$  ภายใต้ เกทจะโด๊ปด้วยความหนาแน่นในระดับปกติ  $10^{16} \text{ cm}^{-3}$  และ มีความหนาแน่นน้อยกว่าของบริเวณชอร์ส  $n^+$  แต่ส่วนอื่นที่เหลือของบริเวณขอดี  $p$  จะโด๊ป ด้วย ความหนาแน่นที่มากกว่า คือ  $10^{19} \text{ cm}^{-3}$  รวมถึงความหนาแน่นก็จะมากกว่าด้วย การทำเช่นนี้จะทำให้เพิ่ม ความสามารถในการนำกระแสให้สูงขึ้น เป็นการลดความต้านทานข้างเคียงให้น้อยลงได้ สำหรับผู้ ใช้งานก็สามารถป้องกันการแลทซ์ในโหมดสแตติกได้ โดยออกแบบไม่ให้กระแสที่ไหลในโหนด โหนดเกินค่ากระแส  $I_{DM}$  และ ป้องกันการแลทซ์ ในโหมดไดนามิกได้ โดยหน่วงเวลา ขณะหยุด นำ กระแสให้ยาวนานขึ้น เพื่อให้โวลที่ขังค้างอยู่ในบริเวณ  $n^+$  มีเวลาพอที่จะรวมกับอิเล็กตรอนเป็น การลดกระแสที่ไหลผ่านความต้านทานข้างเคียงให้น้อยลงได้ การหน่วงเวลาขณะหยุดนำกระแส ให้ยาวนานขึ้น ทำได้โดยเพิ่มความต้านทานภายนอกอนุกรม เข้ากับ ขาเกท ของ ไอจีบีที





รูปที่ 5 โครงสร้างที่ป้องกันการแลทซ์ในไอจีบีที

## 2.7 วงจรสมมูลของ ไอจีบีที

วงจรสมมูลของ ไอจีบีที แสดงไว้ในรูปที่ 4 ( a ) นั้นจะเห็นว่าบริเวณบอดี p ชั้นบริเวณ n<sup>-</sup> และ ชั้น อินเจ็กต์ p<sup>+</sup> จะคล้ายกับ ทรานซิสเตอร์ชนิด พีเอ็นพี ( PNP ) โดยแทนได้ด้วย ขาคอลเลคเตอร์ ( Collector ) , เบส ( Base ) และ อิมิตเตอร์ ( Emitter ) ตามลำดับ และ บริเวณภายใต้เกต ก็จะแทนได้ด้วยมอสเฟต ซึ่งจะมีความต้านทานบริเวณ n<sup>-</sup> เชื่อมขาเบสของ ทรานซิสเตอร์ชนิด พีเอ็นพี เข้ากับ ขาเดรน ของมอสเฟต ซึ่งเมื่อเขียน วงจรสมมูลออกมา จะได้ วงจร ดังรูปที่ 4 ( b )

จากรูปที่ 4 ( b ) จะเห็นว่า เป็นวงจรดาร์ลิ่งตัน โดยมี มอสเฟต เป็นตัวขับ ทรานซิสเตอร์ ชนิด พีเอ็นพี แต่มีจุดพิเศษที่แตกต่างจากวงจรทั่วไป คือ กระแสเดรน ส่วนใหญ่จะไหลจาก อิมิตเตอร์ มายัง เบส ผ่านความต้านทานบริเวณลอยเลื่อน และ ผ่านขาเดรน ของมอสเฟตมาจบลง ที่ขาซอร์ส จะมีกระแสส่วนน้อยเท่านั้นที่ไหลจาก อิมิตเตอร์ มายัง คอลเลคเตอร์ และ ขาซอร์ส สำหรับวงจรสมมูลในรูปที่ 4 ( c ) จะแสดงให้เห็นว่าภายใน ไอจีบีทีมี ไทริสเตอร์แฝงอยู่ด้วย โดยดู ได้จากการที่ ทรานซิสเตอร์ ชนิด เอ็นพีเอ็น และ ชนิด พีเอ็นพี ต่อเข้าด้วยกัน ในลักษณะที่มีการ ป้อนกลับ ทำให้เห็นได้ชัดถึงเหตุที่ทำให้เกิดการแลทซ์ของ ไอจีบีที

โดยถ้ากระแสส่วนน้อยที่ไหลผ่านจากอิมิตเตอร์ มายัง คอลเลคเตอร์ ของ ทรานซิสเตอร์ ชนิด พีเอ็นพี ผ่านความต้านทานข้างเคียง แล้วทำให้เกิดแรงดันตกคร่อมความต้านทานสูงกว่า 0.7 โวลต์ ทรานซิสเตอร์ชนิด พีเอ็นพี จะนำกระแส ส่งผลให้เกิดการแลทซ์ขึ้นใน ไอจีบีที สำหรับ แรงดันตกคร่อม ขาเดรน และ ซอร์สของ ไอจีบีที ขณะนำกระแส (  $V_{DS(on)}$  ) สามารถเขียนเป็น สมการได้ ดังนี้

$$V_{DS} = V_{J1} + V_{drift} + I_D R_{channel} \quad \dots (1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $V_{gs}$  เป็นแรงดันไบแอสตรงที่ตกคร่อมรอยต่อพีเอ็น จึงมีค่าค่อนข้างจะคงที่ จะมีการเปลี่ยนแปลงบ้างก็เพียงเล็กน้อย เพราะมีความสัมพันธ์โดยตรงในลักษณะเอ็กโพเนนเชียล , กับ กระแส ทำให้มีค่าอยู่ระหว่าง 0.7 -1 โวลต์

$V_{drift}$  เป็นแรงดันที่ตกคร่อมความต้านทานบริเวณลอยเลื่อน ซึ่งความต้านทานนี้จะมีค่าค่อนข้างคงที่ แต่เมื่อเทียบกับค่าแรงดันในมอสเฟตแล้ว จะมีค่าน้อยกว่า เพราะผลของการ มอดูเลตสภาพนำที่เกิดขึ้นใน ไอจีบีที

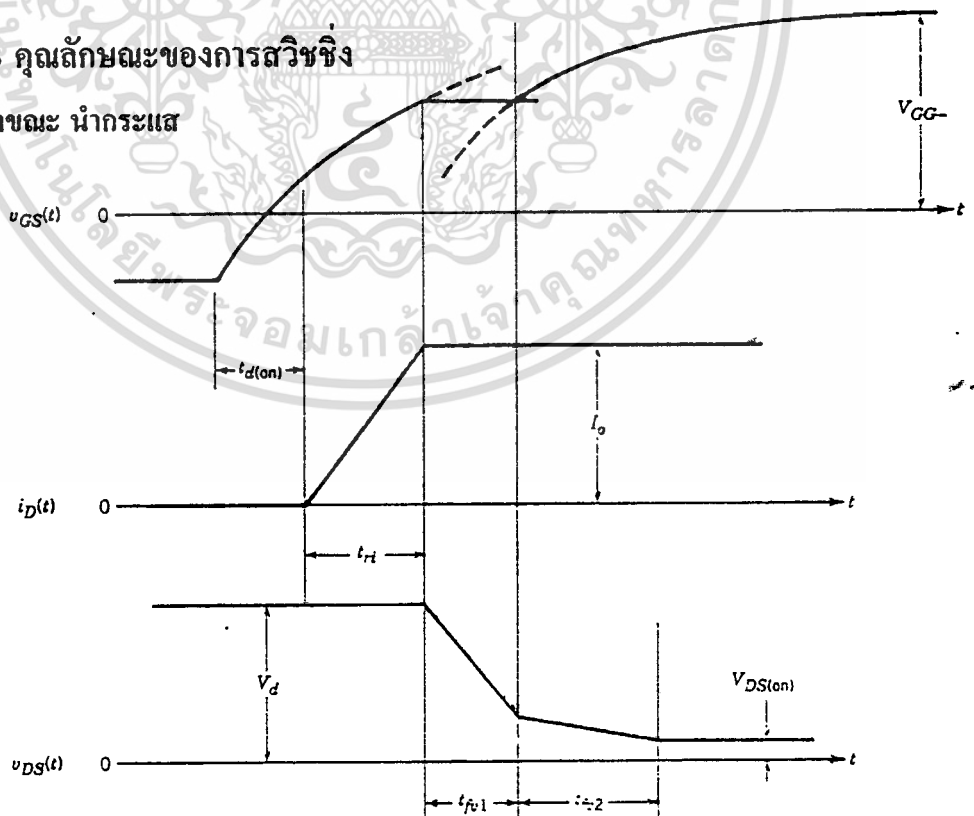
$R_{channel}$  เป็นค่าความต้านทานในย่าน 1-1000 โอห์ม มีค่าค่อนข้างจะคงที่

$I_D R_{channel}$  เป็นแรงดันตกคร่อมมอสเฟต

ดังนั้นจึงพอจะสรุปได้ว่า  $V_{DS(on)}$  จะมีค่ากระแสเดรนที่สูงขึ้นโดยทั่วไป ไอจีบีทีจะสามารถทำงานได้ในอุณหภูมิมอเตอร์สูงสุดถึง 150 องศาเซลเซียส และผลการเปลี่ยนแปลงอุณหภูมิจากค่าอุณหภูมิห้องไปถึงค่าสูงสุดนี้ จะส่งผลให้เกิดการเปลี่ยนแปลงค่า  $V_{DS(on)}$  เพียงเล็กน้อยเท่านั้น เพราะ ไอจีบีทีจะมีค่า  $V_{DS(on)}$  เป็นผลรวมระหว่าง แรงดันตกคร่อมมอสเฟต ที่มีสัมประสิทธิ์ทางอุณหภูมิเป็นบวก ( หมายถึง อุณหภูมิสูงขึ้นแรงดันตกคร่อมก็สูงขึ้นตาม ) กับแรงดันตกคร่อมความต้านทานบริเวณลอยเลื่อน ที่มีสัมประสิทธิ์อุณหภูมิเป็นลบ

### 2.8 คุณลักษณะของการสวิชชิง

ช่วงขณะ นำกระแส

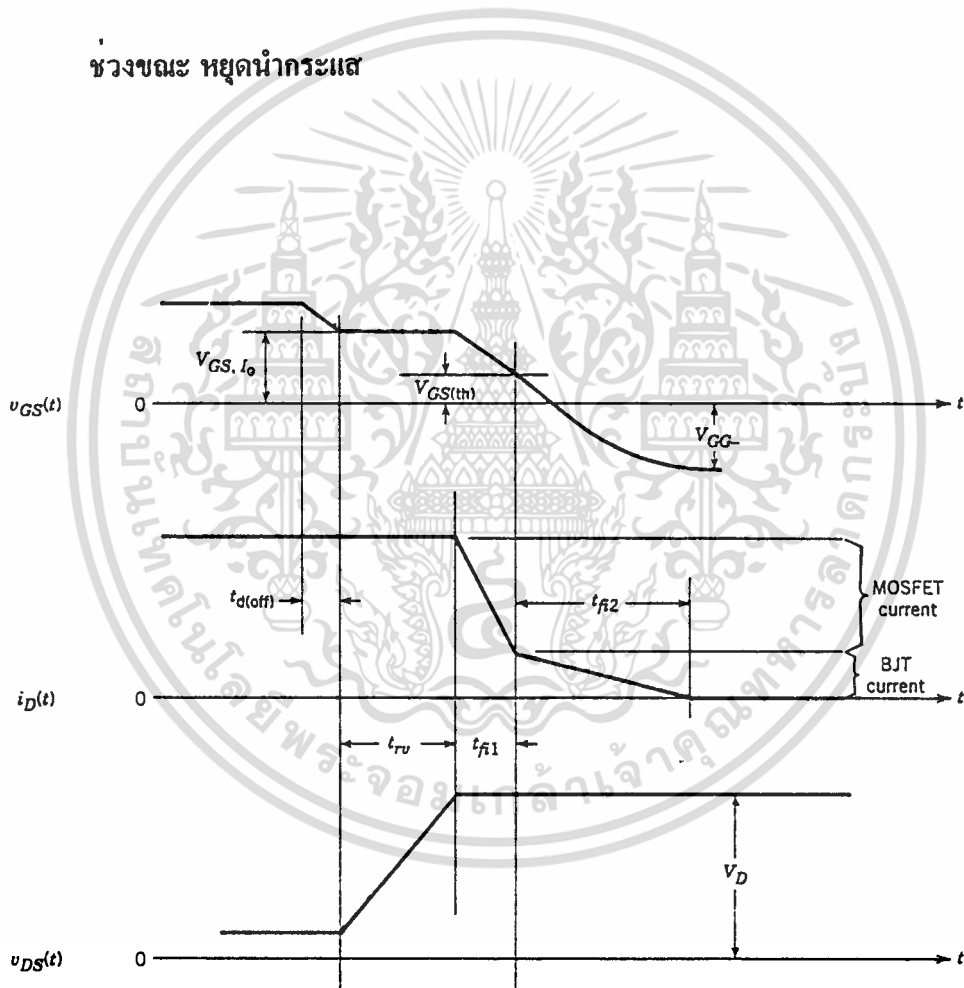


รูปที่ 6 แสดงรูปคลื่นของกระแสและความต่างศักย์ ขณะ นำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ขออนุญาต  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีลักษณะเหมือนการนำกระแส ของ มอสเฟทมาก โดยในช่วงการนำกระแส จะมีปัจจัยสองอย่างที่ส่งผล ต่อลักษณะของการนำกระแส ในช่วง  $t_{fv2}$  ตัวแรกคือ ค่าตัวเก็บประจุระหว่าง ขาเกท และเดรน จะมีค่าสูงขึ้น ในส่วนมอสเฟทภายในไอจีบีที แต่ความต่างศักย์ระหว่าง เดรน กับซอร์ส ต่ำๆ ส่วนปัจจัยตัวที่สองคือ ทรานซิสเตอร์ชนิด พีเอ็นพี ในไอจีบีทีจะเปลี่ยนจาก สภาวะแอกทีฟไปสู่สภาวะนำกระแสได้ช้ากว่าส่วนของมอสเฟทในตัวไอจีบีทีมาก ทำให้ความต่างศักย์คร่อมระหว่างขาเดรน และ ซอร์ส ในสภาวะนำกระแส ไม่ตกลงจนถึงค่า  $V_{DS(ON)}$  ในช่วงแรก ไม่เหมือนกับในมอสเฟท

### ช่วงขณะ หยุดนำกระแส



รูปที่ 7 แสดงรูปคลื่นของกระแสและความต่างศักย์ ในขณะที่ หยุดนำกระแส

ข้อแตกต่างสำคัญระหว่าง การ หยุดนำกระแส ของไอจีบีที และ ของมอสเฟท คือให้สังเกต รูปคลื่นของกระแสเดรน ซึ่งแตกต่างกันในสองช่วงเวลา การตกลงอย่างรวดเร็วของกระแสในช่วง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลา  $t_{n1}$  สืบเนื่องมาจากการหยุดนำกระแสของส่วนที่เป็น มอสเฟต ในตัวไอจีบีทีส่วนหางของกระแส เดรน ในช่วงเวลาที่สอง เนื่องมาจาก ประจุที่สะสมอยู่ในบริเวณ Drift  $n^-$  เพราะมอสเฟตถูก ทำให้หยุดนำกระแสไปแล้ว และ ไม่มีรีเวิร์สโวลเตจจ่ายให้แก่ขั้วของไอจีบีที ซึ่งสามารถทำให้เกิด กระแสเนกาทีฟ ( negative current ) ของเดรน ไม่มีทางที่จะเคลื่อนย้ายประจุ โดยการ แครร์เรีย สเวป เอาท์ ( carrier swept -out ) วิธีเดียวที่ประจุเกินเหล่านี้จะถูกกำจัดไป ก็คือ ให้พิจารณาในส่วนของไอจีบีที ที่ไม่มีบริเวณบัฟเฟอร์  $n^+$  ก็โดยการรวมกัน ในบริเวณครีฟ  $n^-$  ซึ่งต้องการที่จะให้ไลฟ์ไทม์ของประจุเกิน ในบริเวณนี้มีค่ายาวอยู่แล้ว เพื่อทำให้ความต่างศักย์ตกคร่อมบริเวณมีค่าต่ำ ในสภาวะนำกระแส ดังนั้นทำให้ช่วงเวลาขณะ  $t_{n2}$  มีค่ายาวไปด้วย แต่ช่วงเวลา  $t_{n2}$  ที่ยาวขึ้นก็จะทำให้มีการสูญเสียมากขึ้น ในขณะที่หยุดนำกระแส ซึ่งจะให้มีอุณหภูมิสูงขึ้น เนื่องจากการสูญเสีย จึงต้องมีการรอมชอมกันระหว่างค่าสูญเสียในขณะที่นำกระแส กับ การสูญเสียในขณะที่ หยุดนำกระแส การย้ายประจ่ออกจากบริเวณครีฟ โดยวิธีการแพร่ไปยังชั้น  $p^+$  เรียกวิธีนี้ว่า แบ็คอินเจคชัน ( Back injection ) สามารถช่วยให้เวลาลดลงได้ ถ้าฟลักซ์จากการแพร่ของโฮลมีค่ามากพอ ในไอจีบีทีที่ไม่มีบริเวณบัฟเฟอร์  $n^+$  จะไม่สามารถมีการแพร่ดังกล่าวได้ เพราะค่าความหนาแน่นของโฮลมีทิศทางการ กระจายความหนาแน่นที่ไม่สามารถทำให้เกิดได้ เนื่องจากความหนาแน่นของโฮลในชั้น  $p^+$  มีค่าความหนาแน่นมากกว่าความหนาแน่นของโฮลที่เกิดมาในส่วนของบริเวณครีฟ ดังนั้น โฮลส่วนเกินจึงถูกกักในบริเวณครีฟ นั้น แต่ในไอจีบีทีที่มีบัฟเฟอร์  $n^+$  บริเวณนี้จะมีไลฟ์ไทม์ของประจุส่วนเกินสั้นมาก และ จะทำหน้าที่เสมือนเป็นตัวลดประจุส่วนเกินเหล่านี้ อัตราการรวมตัวที่สูงขึ้นของโฮลในบริเวณบัฟเฟอร์  $n^+$  ทำให้ความหนาแน่นของโฮลค่อยๆ ลดลงในบริเวณครีฟนี้ ในขณะที่กำลังหยุดนำกระแส ซึ่งทำให้เกิดฟลักซ์จำนวนมากของการแพร่ของโฮลในทิศไปยังบริเวณบัฟเฟอร์ ซึ่งจะช่วยให้ส่งเสริมการย้ายของโฮลออกจากบริเวณครีฟ เป็นอย่างมาก และ ทำให้เวลา  $t_{n2}$  สั้นลง ควรจำไว้ว่า วิธีการลดเวลาขณะ หยุดนำกระแสวิธีนี้ไม่ได้ลดไลฟ์ไทม์ ในบริเวณครีฟ เพราะฉะนั้น จึงไม่ได้ส่งผลให้ค่าการสูญเสียในขณะที่นำกระแส เปลี่ยนแปลงไป

## 2.9 ข้อจำกัดของอุปกรณ์และพื้นที่การทำงานที่ปลอดภัย

ไอจีบีที มีพื้นที่การทำงานที่ปลอดภัยทั้งในระหว่างการนำกระแสและหยุดนำกระแส โดยมีพื้นที่การทำงานปลอดภัยในขณะที่ไบแอสตรง ( Forward Bias Safe Operating Area : FBSOA ) ที่กว้างมากเปรียบได้กับ เกือบเป็นสี่เหลี่ยม สำหรับเวลาในการสวิทซ์ที่สั้นๆ แต่จะแคบลง เมื่อเวลาในการสวิทซ์ยาวนานขึ้น ซึ่งถ้าเปรียบเทียบกับ เพาเวอร์มอสเฟตแล้ว ไอจีบีที จะทำงานได้ในช่วงพื้นที่ที่กว้างกว่า เมื่อเวลาในการสวิทซ์เท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับค่ากระแส  $I_{DM}$  สูงสุดจะถูกกำหนดไว้ดังรูป โดยมากเป็นค่าไดนามิก เพื่อป้องกันการเกิดแลตซ์อัพ และ ยังมีการกำหนดค่าความต่างศักย์สูงสุดระหว่างเกต และ ซอร์ส ( $V_{GSmax}$ ) และ ที่ค่าความต่างศักย์  $V_{GSmax}$  เมื่อเกิดฟอลต์ (Fault) กระแสเดรน ที่มีค่าสูงมากจะสามารถไหลได้ซึ่งมีค่าประมาณ 4 ถึง 10 เท่าของกระแสฟิวด์ที่ยอมรับได้ ภายใต้สภาวะนี้ ไอจีบีทีจะทำงานอยู่ในย่านแอคทีฟ โดย ความต่างศักย์คร่อมระหว่าง เดรน และ ซอร์ส ( $V_{DS}$ ) จะเท่ากับโวลต์ในสภาวะหยุดนำกระแส จากการทดลองยืนยันว่า อุปกรณ์สามารถทนกระแสดังกล่าว ได้เป็นเวลา 5 - 10 ไมโครวินาที ขึ้นอยู่กับ ค่าความต่างศักย์ระหว่าง เดรน และ ซอร์ส ( $V_{DS}$ ) และ สามารถหยุดนำกระแสได้ ด้วยความต่างศักย์ระหว่าง เกต และ ซอร์ส ( $V_{GS}$ ) ค่าความต่างศักย์สูงสุดระหว่าง เดรน และ ซอร์ส ( $V_{DS}$ ) ขึ้นอยู่กับ ค่าความต่างศักย์เบรคคาวนของ ทรานซิสเตอร์ชนิดพีเอ็นพี ค่า  $\beta$  ของทรานซิสเตอร์ ชนิด พีเอ็นพี มีค่าค่อนข้างต่ำ ดังนั้น ความต่างศักย์เบรคคาวนที่ต้องพิจารณาคือ  $BV_{CBO}$  เป็นค่าเบรคคาวนของบริเวณครีฟ (รอยต่อ J2) ในปัจจุบันไอจีบีทีมีความสามารถในการทนแรงดันได้สูงสุดประมาณ 1700 โวลต์ และ ในอนาคตก็จะมีการพัฒนาให้สามารถทนแรงดันในฟิวด์ที่สูงขึ้นเพื่อให้เหมาะในการใช้งานต่อไป

ค่าอุณหภูมิสูงสุดของรอยต่อไอจีบีที ที่มีในปัจจุบัน มีค่าประมาณ 150 องศาเซลเซียส ไอจีบีทีจะต้องถูกออกแบบให้มีโวลต์ในสภาวะ นำกระแส เปลี่ยนแปลงเล็กน้อย เมื่อมีการเปลี่ยนแปลงอุณหภูมิ ( ระหว่าง อุณหภูมิห้อง และ อุณหภูมิสูงสุดของรอยต่อ ) เนื่องจากการผสมระหว่าง ค่าสัมประสิทธิ์ของอุณหภูมิทางบวก ( positive temperature coefficient ) ของมอสเฟต และ สัมประสิทธิ์ของอุณหภูมิทางลบ ( negative temperature coefficient ) ของ ความต่างศักย์ตกคร่อมบริเวณครีฟ ซึ่งจะต่างกับมอสเฟต ที่มีความต่างศักย์ตกคร่อมสูงขึ้น เมื่ออุณหภูมิสูงขึ้น ด้วยสาเหตุที่ไอจีบีที มีความต่างศักย์ตกคร่อมในสภาวะนำกระแส ค่อนข้างคงที่ ไม่ขึ้นกับอุณหภูมิ วงจรป้องกันไม่ควรมีความจำเป็นนัก สำหรับการทำงานที่อยู่ในย่านการทำงานที่ปลอดภัย

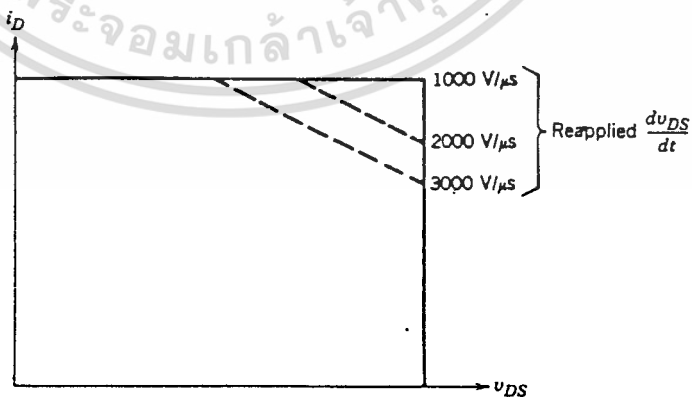
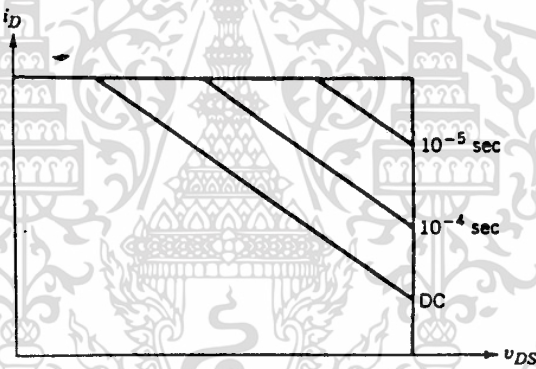
สำหรับฟิวด์กระแสสูงสุดของไอจีบีที ที่มีในปัจจุบัน มีค่าประมาณ 200 - 400 แอมแปร์ แต่เราสามารถขยายฟิวด์กระแสได้ โดยการนำไอจีบีทีมาขนานกัน ซึ่งไอจีบีทีที่ขนานกันยังสามารถควบคุมได้ง่าย เพราะ ค่าความต่างศักย์ตกคร่อมในสภาวะนำกระแส ค่อนข้างคงที่ ไม่ขึ้นกับอุณหภูมิ

ในช่วงระหว่างเริ่มนำกระแส และ ขณะที่นำกระแสแล้ว จุดการทำงานของไอจีบีที จะต้อง มีขนาดแรงดัน และ กระแสที่ขาเดรน อยู่ภายในพื้นที่การทำงานที่ปลอดภัย ในช่วงไบแอสตรงเสมอ ดังแสดงในรูปที่ 8 หากไม่เป็นเช่นนั้นแล้ว จะทำให้เกิดการเสียหายขึ้นกับไอจีบีที จากรูปพื้นที่การทำงานที่ปลอดภัยของไอจีบีทีนี้ จะแสดงถึงขีดจำกัดของกระแสเดรน อัตราทนแรงดันไบแอสตรง และ อุณหภูมิรอยต่อของไอจีบีที ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับพื้นที่การทำงานปลอดภัยในช่วงไบแอสกลับ ( Reverse Bias Safe Operating Area : RBSOA ) จะแตกต่างจากในช่วงไบแอสตรง โดยในรูปนี้ จะแสดงค่าจำกัดของค่าอัตราการเปลี่ยนแปลงแรงดันที่ขาเครน ต่อเวลา (  $dV_{DS} / dt$  ) ซึ่งจะเกิดขึ้นในช่วงระหว่างหยุดนำกระแส แทนขีดจำกัดทางด้านอุณหภูมิรอยต่อ และ จะมีพื้นที่แคบลง ถ้า  $dV_{DS} / dt$  มีค่าสูงมากขึ้น ส่วนเหตุผลที่ถูกจำกัดโดยค่านี เพราะ ไม่ต้องการให้เกิดการแลทซ์ ขึ้นที่ไอจีบีที

ค่า  $dV_{DS} / dt$  นี้จะมีผลโดยตรง กับ ช่วงเวลาหยุดนำกระแส หมายความว่า ถ้ามีอัตราการเปลี่ยนแปลงเร็วจะทำให้ช่วงเวลาหยุดนำกระแสสั้นลง แต่ก็ยังถือว่าขีดจำกัด  $dV_{DS} / dt$  ของ ไอจีบีทีมีค่าสูงมาก เมื่อเปรียบเทียบกับอุปกรณ์ทรานซิสเตอร์ตัวอื่นๆ ดังนั้นความจำเป็นในการใช้ วงจรสับเบร เพื่อป้องกันการแลทซ์ ก็ไม่มีความจำเป็นต้องใช้ และ การควบคุมค่า  $dV_{DS} / dt$  ที่เกิดขึ้นยังทำได้ง่ายขึ้น ด้วยการออกแบบวงจรจับเกต ที่มีค่าความต้านทานที่ต่อกับขาเกต และ ค่า  $V_{GG}$  ที่เหมาะสม



รูปที่ 8 ( a ) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสตรง

( b ) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.10 การเปรียบเทียบคุณสมบัติของไอจีบีที กับอุปกรณ์สวิตชิงประเภทอื่น

ดังที่ได้กล่าวมาแล้ว ไอจีบีทีที่มีความต่างศักย์ตกคร่อมใกล้เคียงกับ ทรานซิสเตอร์ ในขณะที่มีความต้านทานทางคานอินพุตสูง และ มีความเร็วในการนำกระแส สูงเหมือนกับ มอสเฟต

ในการใช้งาน ที่ย่านความถี่ปานกลาง สามารถนำ ไอจีบีทีไปใช้งาน แทน มอสเฟต ทรานซิสเตอร์, ไทริสเตอร์ ได้อย่างมีประสิทธิภาพ เมื่อเปรียบเทียบกับไทริสเตอร์ทั่วไป ไอจีบีที มีความเร็วในการสวิตชิงสูงกว่า และ มีความต้านทานของอินพุตสูงกว่า สามารถทนต่ออัตรา การเปลี่ยนแปลงของความต่างศักย์  $dv/dt$  ที่สูงกว่า และ มีวงจรรีบที่ไม่ยุ่งยากซับซ้อน ในขณะที่ ไทริสเตอร์บางประเภท เช่น จีทีโอ ก็สามารถควบคุมการนำ และ หยุดนำกระแส ได้ด้วย สัญญาณควบคุมที่ป้อนเข้าขาเกตได้ แต่ก็ต้องการ กระแสไหลกลับทิศในการหยุดนำกระแส ของ จีทีโอ ในขณะที่การหยุดนำกระแสของจีทีโอ ทำได้โดยการให้ตัวเก็บประจุที่ขาเกต ได้ขับประจุ ออกมา แต่ไทริสเตอร์มีความต่างศักย์ตกคร่อม ในสภาวะนำกระแสต่ำกว่าไอจีบีที และ มีค่าพิกัด การทนต่อกระแสรีจ ( Surge Current ) ที่สูงกว่าไอจีบีที

ในการเปรียบเทียบความยากง่ายของวงจรรีบ ให้สมมติว่า ต้องการให้อุปกรณ์รับกระแส ได้ 10 แอมป์ ถ้าใช้ทรานซิสเตอร์เป็นอุปกรณ์สวิตชิง ในการที่จะจ่ายกระแสคอลเลคเตอร์ได้จะ ควบคุมทรานซิสเตอร์ให้ทำงานตามต้องการ เพราะว่าทรานซิสเตอร์กำลังมีค่า  $\beta$  ที่ต่ำมาก ตัวอย่าง เช่น ทรานซิสเตอร์ต้องการมีค่า  $\beta$  เท่ากับ 5 ในการที่จะจ่ายกระแสคอลเลคเตอร์ได้ ถึง 10 แอมป์ จะต้องป้อนกระแสปริมาณ 2 แอมป์ เข้าที่ขาเบสของทรานซิสเตอร์ ในขณะที่ไอจีบีที ควบคุมการ ทำงานด้วยความต่างศักย์ที่ป้อนเข้าระหว่าง ขาเกต และ ขาซอร์ส ซึ่งต้องการกระแสจำนวนน้อย มาก อยู่ในหน่วย นาโนแอมป์ ก็สามารถทำให้ไอจีบีทีทำงาน ซึ่งจะเห็นได้ว่า วงจรรีบเกต ของ ไอจีบีที มีความง่ายกว่า วงจรรีบเบสของทรานซิสเตอร์มาก

ทรานซิสเตอร์อาจจะใช้วงจร คาร์ลิงตัน ( Darlington ) ในการขยายค่า  $\beta$  เพื่อทำให้วงจรรีบง่ายขึ้น แต่ความต่างศักย์ตกคร่อมในสภาวะ หยุดนำกระแส จะสูงขึ้น

ส่วนวงจรรีบของไอจีบีที กับ มอสเฟต มีคุณสมบัติใกล้เคียงกันมาก จนสามารถใช้แทน กันได้ แต่ถ้าใช้งานในด้านความถี่ปานกลาง ที่พิกัดกระแส และ ความต่างศักย์ที่สูงแล้ว ก็ควรจะ เลือกใช้ไอจีบีที ในการทำงานแทนมอสเฟต เนื่องจากมีความต่างศักย์ตกคร่อมในสภาวะนำกระแส ต่ำกว่า

## บทที่ 3

### การทดลอง และ ผลการทดลอง

#### 3.1 วัสดุอุปกรณ์ที่ใช้ในโครงการ

##### 1. เครื่องมือวัด

1.1 ออสซิลโลสโคป (Oscilloscope)

1.2 มัลติมิเตอร์ (VOM Meter)

##### 2. แหล่งจ่าย

2.1 แหล่งจ่ายสัญญาณ (Function Generator)

2.2 แหล่งจ่ายไฟตรง (D.C. Supply)

##### 3. อุปกรณ์ในการต่อวงจร

3.1 แผงต่อวงจร (ProtoBoard)

3.2 สายไฟ, คีมปากนกแก้ว, คีมปอกสายไฟ

3.3 ตัวต้านทาน (Resistance), ตัวเก็บประจุ (Capacitor), ไอซี (IC), ไดโอด (Diode)

3.4 ไอจีบีที, ทรานซิสเตอร์

3.5 แผงระบายความร้อน (Heat Sink), ครีมนิลิกอน

3.6 หัวแรง, ตะกั่วบัดกรี

3.7 คริสตอล (Crystal)

3.8 ฟิวส์ (Fuse)

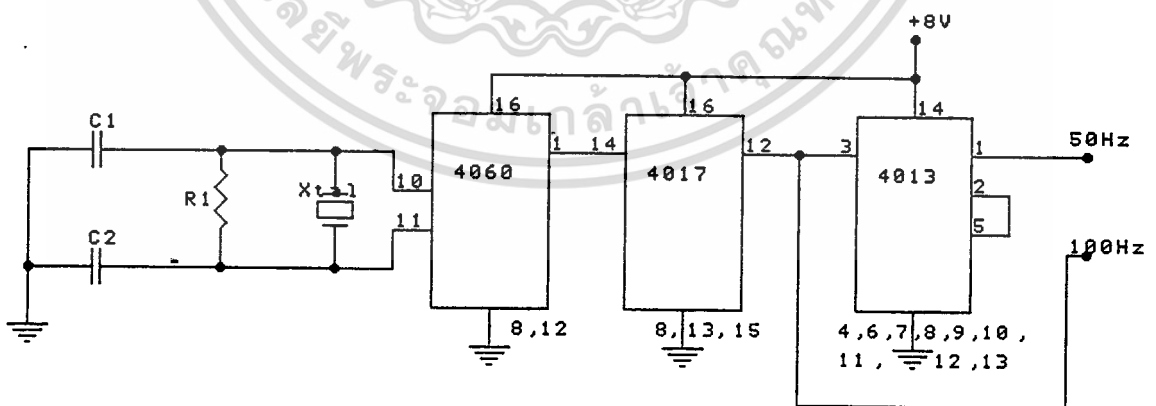


จากบล็อกโคอะแกรมสามารถแสดงรายละเอียดของแต่ละส่วนได้ดังนี้

1. ส่วนของวงจรกำเนิดสัญญาณสี่เหลี่ยม ( Square Wave ) ที่มีความถี่ 50 Hz และ 100 Hz จะประกอบด้วยคริสตอล เป็นตัวกำเนิดสัญญาณสี่เหลี่ยม แต่เนื่องจากคริสตอล ที่มีขายในท้องตลาดไม่มีตัวที่สามารถกำเนิดสัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz ได้โดยตรง ดังนั้นจึงต้องนำคริสตอล ที่สามารถหาซื้อได้ง่ายในท้องตลาดซึ่งมีขนาด 4 MHz แล้วนำมาหารด้วยวงจรหาร เพื่อให้ได้สัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz ตามที่ต้องการ

สำหรับวงจรในส่วนของวงจรกำเนิดสัญญาณสี่เหลี่ยม ซึ่งประกอบด้วย คริสตอล และ วงจรหาร ( Divider Circuit ) ดังที่ได้กล่าวมาแล้วนั้นสามารถแสดงได้ดังรูปที่ 10

จากวงจรในรูปที่ 10 จะเห็นว่า ไอซี ( IC ) เบอร์ 4060 จะทำหน้าที่หารสัญญาณความถี่ จากคริสตอล ซึ่งมีความถี่ 4 MHz ด้วย 4000 ดังนั้น ที่ขา 1 ของ ไอซี เบอร์ 4060 จะเป็นสัญญาณสี่เหลี่ยม ที่มีความถี่ 1000 Hz และนำสัญญาณนี้มาหารด้วย 10 ด้วย ไอซี เบอร์ 4017 ทำให้ที่ขา 12 ของ ไอซี เบอร์ 4017 เป็นสัญญาณ สี่เหลี่ยม ที่มีความถี่  $1000/10 = 100$  Hz ที่ขา 12 ของ ไอซี เบอร์ 4017 และ นำสัญญาณ สี่เหลี่ยม ที่มีความถี่ 100 Hz นี้มาหาร 2 โดย ไอซี เบอร์ 4013 ดังนั้นจะได้ สัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz ที่ขา 1 ของ ไอซี เบอร์ 4013 และ 100 Hz ที่ขา 12 ของ ไอซี เบอร์ 4017 ตามลำดับ



รูปที่ 10 วงจรกำเนิดสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อต่อวงจรตามรูป ลักษณะของสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz และ 100 Hz ที่ปรากฏที่ เอาต์พุตของ ไอซี ( เบอร์ 4017 ) ที่ขา 12 ซึ่งจะได้เป็น สัญญาณสี่เหลี่ยม ที่มีความถี่ 100 Hz และ ที่ขา 1 ของ ไอซี เบอร์ 4013 จะได้เป็นสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz แสดงได้ดังรูปที่ 11 - 13



รูปที่ 11 แสดงสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz

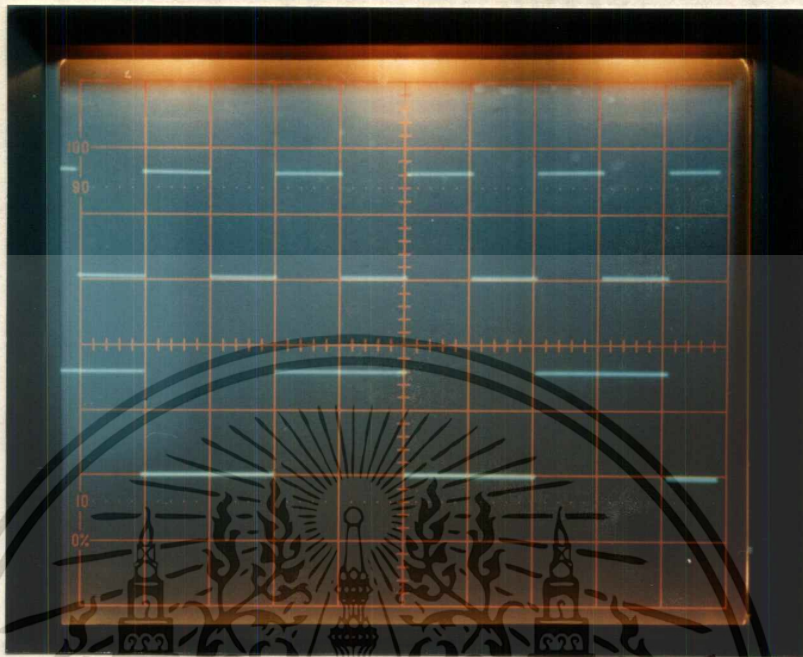
scale 5v / div time 5 ms / div



รูปที่ 12 แสดงสัญญาณ สี่เหลี่ยม ที่มีความถี่ 100 Hz

scale 5 v / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



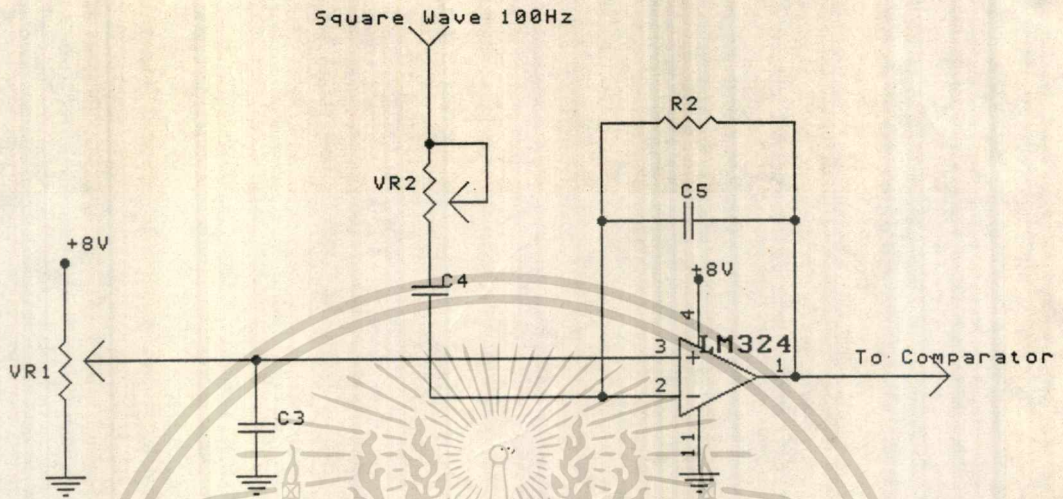
รูปที่ 13 แสดงสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz เปรียบเทียบกัน  
scale 5 v / div time 5 ms / div

2. ส่วนของวงจรควบคุม จะประกอบไปด้วย วงจรอินทิเกรต ( Integrate Circuit ) , วงจรรักษาแรงดัน , วงจรเปรียบเทียบ ( Comparator Circuit ) และ AND GATE ซึ่งจะสามารถพิจารณาแยกเป็นส่วนๆ ได้ดังนี้

### 2.1 วงจรอินทิเกรต ( Integrate Circuit )

วงจรนี้จะทำหน้าที่รับสัญญาณ สี่เหลี่ยม ที่มีความถี่ 100 Hz จากส่วนของวงจรกำเนิดสัญญาณ สี่เหลี่ยม ที่กล่าวมาข้างต้น แล้วทำการอินทิเกรต ซึ่งจะได้สัญญาณเอาต์พุต มีลักษณะเป็นสัญญาณสามเหลี่ยม ( Triangle Wave )

โดยวงจรอินทิเกรตในโครงงานนี้จะใช้ ไอซี เบอร์ LM 324 , ความต้านทาน ( R ) และ ตัวเก็บประจุ ( C ) แสดงได้ดังรูปที่ 14



รูปที่ 14 วงจรอินทิเกรต



รูปที่ 15 แสดงเอาต์พุตของวงจรอินทิเกรต

scale : 2 v / div time 5 ms /div

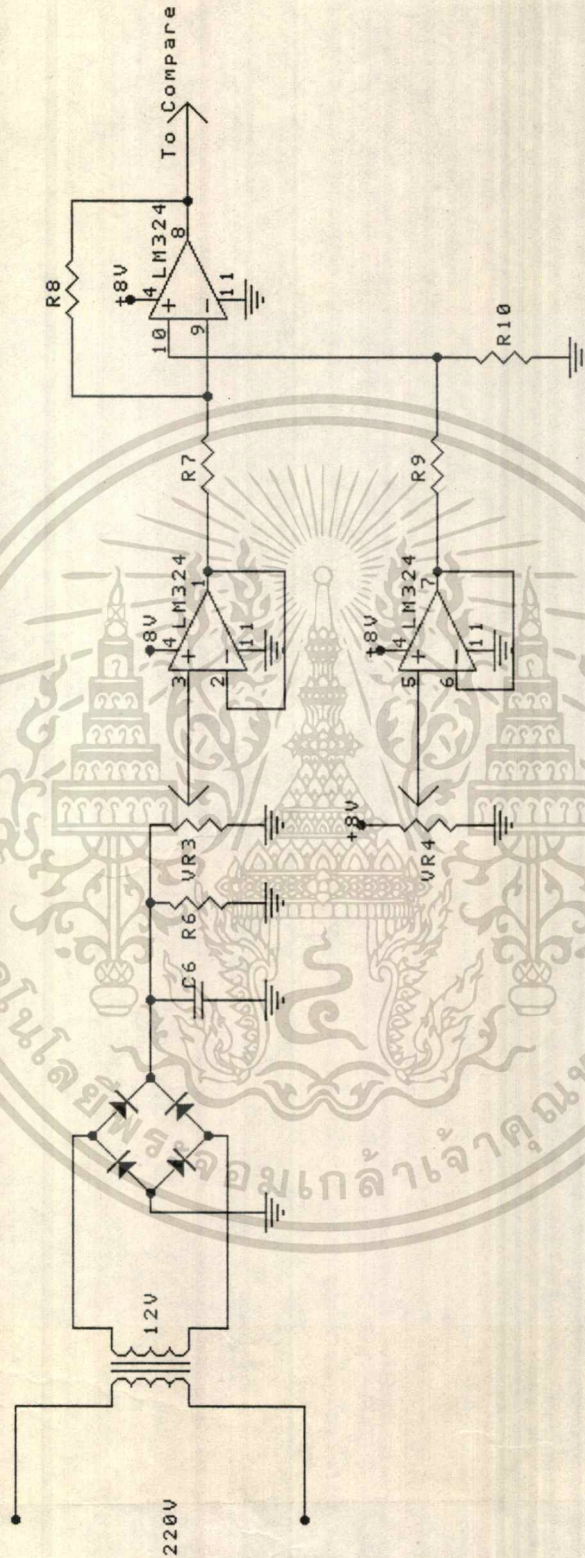
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 16 แสดงเอาต์พุตของวงจรอินทิเกรตเปรียบเทียบกับอินพุต ( สี่เหลี่ยม ที่มีความถี่ 100 Hz )  
scale 5v / div time 5ms / div

## 2.2 ส่วนของวงจรรักษาแรงดัน

วงจรรักษาแรงดันจะทำหน้าที่ควบคุมแรงดันที่เอาต์พุตให้คงที่ คือ 220 โวลต์ โดยใช้หลักการของ วงจรเปรียบเทียบ โดยจะเปรียบเทียบ สัญญาณสามเหลี่ยม 100 Hz ได้มาจากวงจรอินทิเกรต และสัญญาณจากวงจรลบ สัญญาณที่ได้จะเป็นสัญญาณสี่เหลี่ยม โดยจะแบ่งสัญญาณเป็นสองชุด เพื่อนำไป AND กับ สัญญาณ 50 Hz และ AND กับ สัญญาณ อินเวอร์ต ( NOT ) ของ 50 Hz สัญญาณทั้งสองที่ได้จะนำไปเป็นอินพุตให้กับ IR 2113



รูปที่ 17 แสดงวงจรรักษาแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรักษาแรงดันในส่วนแรก จะรับสัญญาณอินพุตมาจาก หม้อแปลงลดแรงดัน ( Step Down Transformer ) จากแรงดันขนาด 220 โวลต์ ทางด้านเอาต์พุตที่ต่อกับภาระ ให้เป็นแรงดันขนาด 12 โวลต์ สัญญาณที่ได้จะผ่านวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ไดโอด 4 ตัว ผ่านส่วนของการกรองสัญญาณจะได้ สัญญาณไฟตรงที่มีขนาดแรงดัน 16.9 โวลต์ ก่อนที่สัญญาณจะถูกป้อนให้กับวงจรลบ (subtract circuit) จะต้องแบ่งระดับแรงดันด้วยความต้านทานที่ปรับค่าได้แล้ว ผ่านวงจรบัฟเฟอร์เพื่อไม่ให้ค่าแรงดันที่ตั้งไว้ โดยความต้านทานที่ปรับค่าได้นั้นเปลี่ยนไป และสัญญาณที่ได้ (  $V_{in}$  ) จะนำไปลบ กับ สัญญาณอ้างอิงที่ได้จาก การแบ่งระดับแรงดันด้วยความต้านทานที่ปรับค่าได้ ( Vary Resistor ) ซึ่งต้องผ่านวงจรบัฟเฟอร์ด้วยเช่นกัน โดยความต้านทานที่ปรับค่าได้ที่กล่าวมาข้างต้นนั้นคือ VR3 และ VR4 ในวงจรรักษาแรงดัน ซึ่งเป็นตัวปรับแรงดันของสัญญาณทั้งสองให้อยู่ในค่าที่เหมาะสมและสะดวกในการควบคุมแรงดัน สัญญาณที่ได้จากวงจรลบจะมีค่าเท่ากับแรงดันที่ได้จากการแบ่งแรงดันด้วย VR4 (  $V_{ref}$  ) ลบด้วยแรงดันที่ได้จากการแบ่งแรงดันด้วย VR3 (  $V_{in}$  ) และ สัญญาณที่ได้จากวงจรลบนี้ จะนำไปเปรียบเทียบกับสัญญาณสามเหลี่ยมจากวงจรอินทิเกรต ด้วยวงจรเปรียบเทียบต่อไป



รูปที่ 18 แสดง การเปรียบเทียบของ  $V_{sub}$  กับ สัญญาณสามเหลี่ยม 100 Hz

scale 2 v / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3 วงจรเปรียบเทียบ ( Comparator Circuit )

วงจรมีหน้าที่รับสัญญาณจากวงจรอินทิเกรต นำมาเปรียบเทียบกับสัญญาณที่มาจากวงจรรักษาแรงดัน โดยในส่วนของวงจรเปรียบเทียบ จะใช้ ไอซี เบอร์ LM 324, ความต้านทาน ( R ) และ ตัวเก็บประจุ ( C ) แสดงได้ดังรูปที่ 22

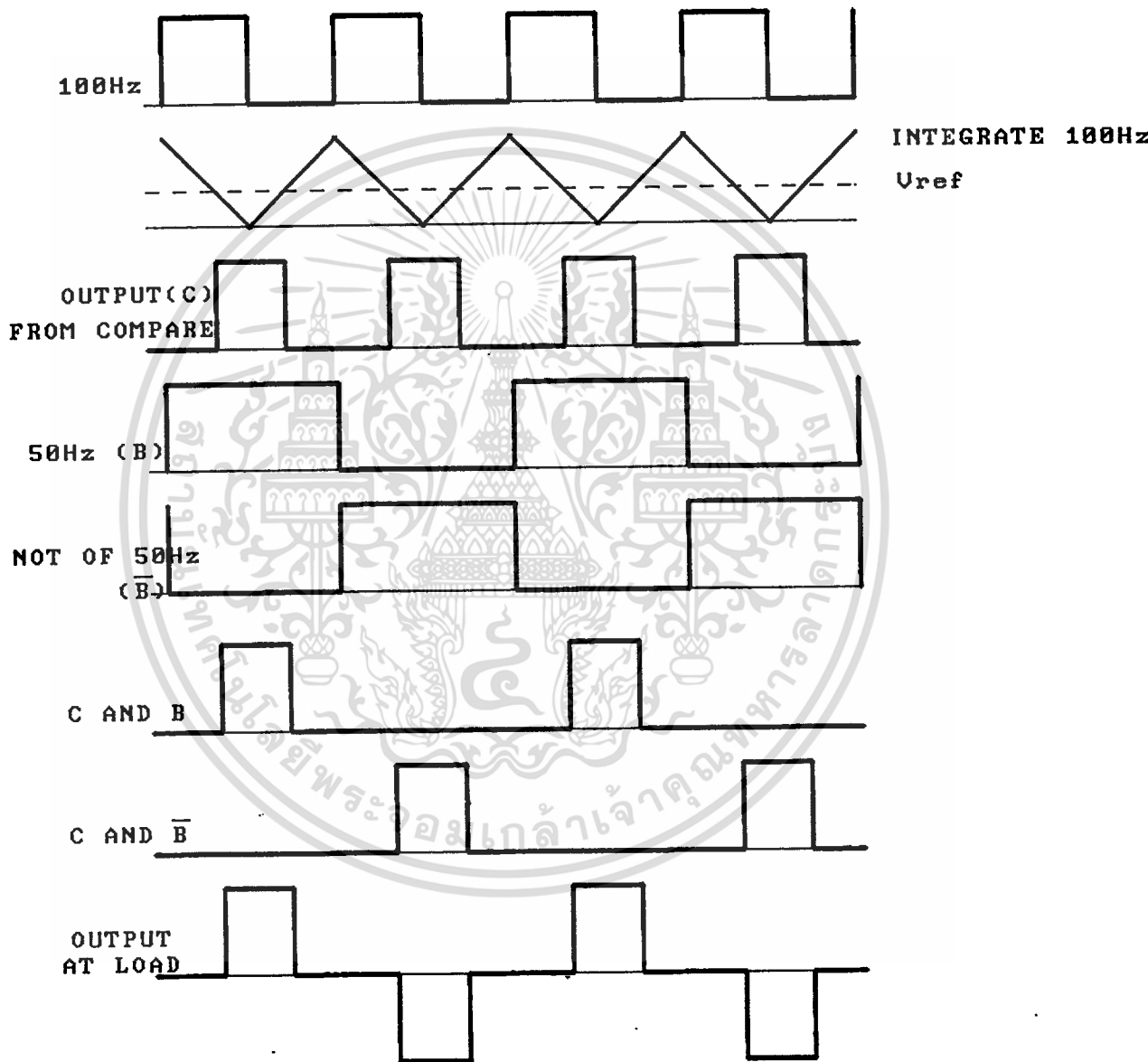
ในภาวะปกติแรงดันเอาต์พุตจะมีค่าคงที่ นั่นคือ ค่าของแรงดัน  $V_{in} - V_{ref}$  จะมีค่าเท่ากับแรงดันตรงกึ่งกลางของสัญญาณสามเหลี่ยม ประมาณ 3.15 โวลต์ (  $V_{sub}$  ) ในขณะที่สัญญาณสามเหลี่ยมมีขนาดแรงดัน 6.3 โวลต์ เมื่อเราใส่ภาระลงไปที่ แรงดันเอาต์พุตจากไอซีบีที ก็จะมีค่าลดลง ( น้อยกว่า 220 โวลต์ ) ในส่วนของวงจรรักษาแรงดันก็จะทำหน้าที่รักษาแรงดัน โดยสัญญาณที่ผ่านวงจรเรียงกระแสก็จะมีขนาดลดลง นั่นคือสัญญาณ  $V_{in}$  มีค่าน้อยลง ผลที่เกิดจากการลบก็จะมีค่าสูงขึ้น (  $V_{sub}$  มากขึ้น ) สัญญาณเอาต์พุตที่ออกจากวงจรเปรียบเทียบเพื่อเป็นอินพุตของ IR 2113 จึงมีเนื้อพัลส์ที่มากขึ้น ( duty cycle สูง ) ส่งผลให้แรงดันทางดำนเอาต์พุตที่คร่อมภาระมีค่าเพิ่มขึ้นแรงดันที่เพิ่มขึ้นอาจมีค่าสูงกว่า 220 โวลต์ วงจรรักษาแรงดันก็จะลดค่าที่เกิน โดยสัญญาณ  $V_{in}$  ที่เข้ามามีค่าสูง  $V_{sub}$  จึงมีค่าลดลง ผลที่เกิดจากการผ่านวงจรเปรียบเทียบ ก็จะได้สัญญาณสี่เหลี่ยมที่มีเนื้อพัลส์ลดลง ปฏิกิริยาที่เกิดขึ้นจะเกิดในลักษณะซ้ำๆกัน จนกระทั่งแรงดันที่คร่อมภาระมีค่าคงที่ ซึ่งจะใช้เวลาอันยาวนานไม่สังเกตเห็นการเปลี่ยนแปลงตามลำดับขั้นตอนดังกล่าวในทางตรงกันข้าม เมื่อเราปลดภาระออก แรงดันทางดำนเอาต์พุตก็จะมีค่าสูงขึ้นวงจรรักษาแรงดันก็จะทำงานในลักษณะคล้ายคลึงกัน เพื่อรักษาแรงดันทางดำนเอาต์พุตให้คงที่

รูปแสดงลักษณะการรักษาแรงดันที่ภาระ โหลดต่างๆเป็นดังนี้

รูปที่ 19 แสดงการรักษาแรงดันที่สภาวะปกติ

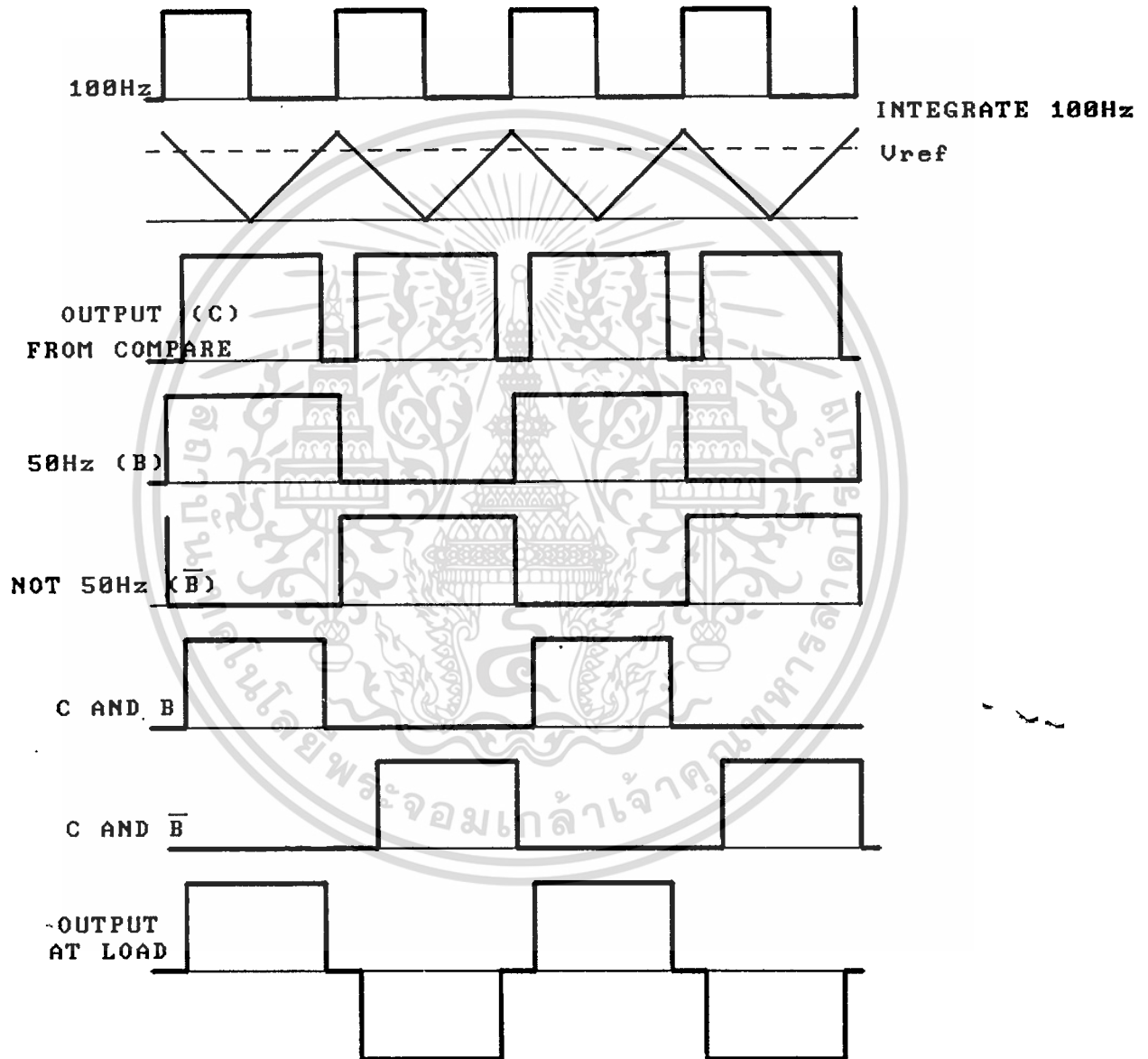
รูปที่ 20 แสดงการรักษาแรงดันขณะมีภาระ ( โหลดเพิ่ม )

รูปที่ 21 แสดงการรักษาแรงดันขณะปลดภาระออก



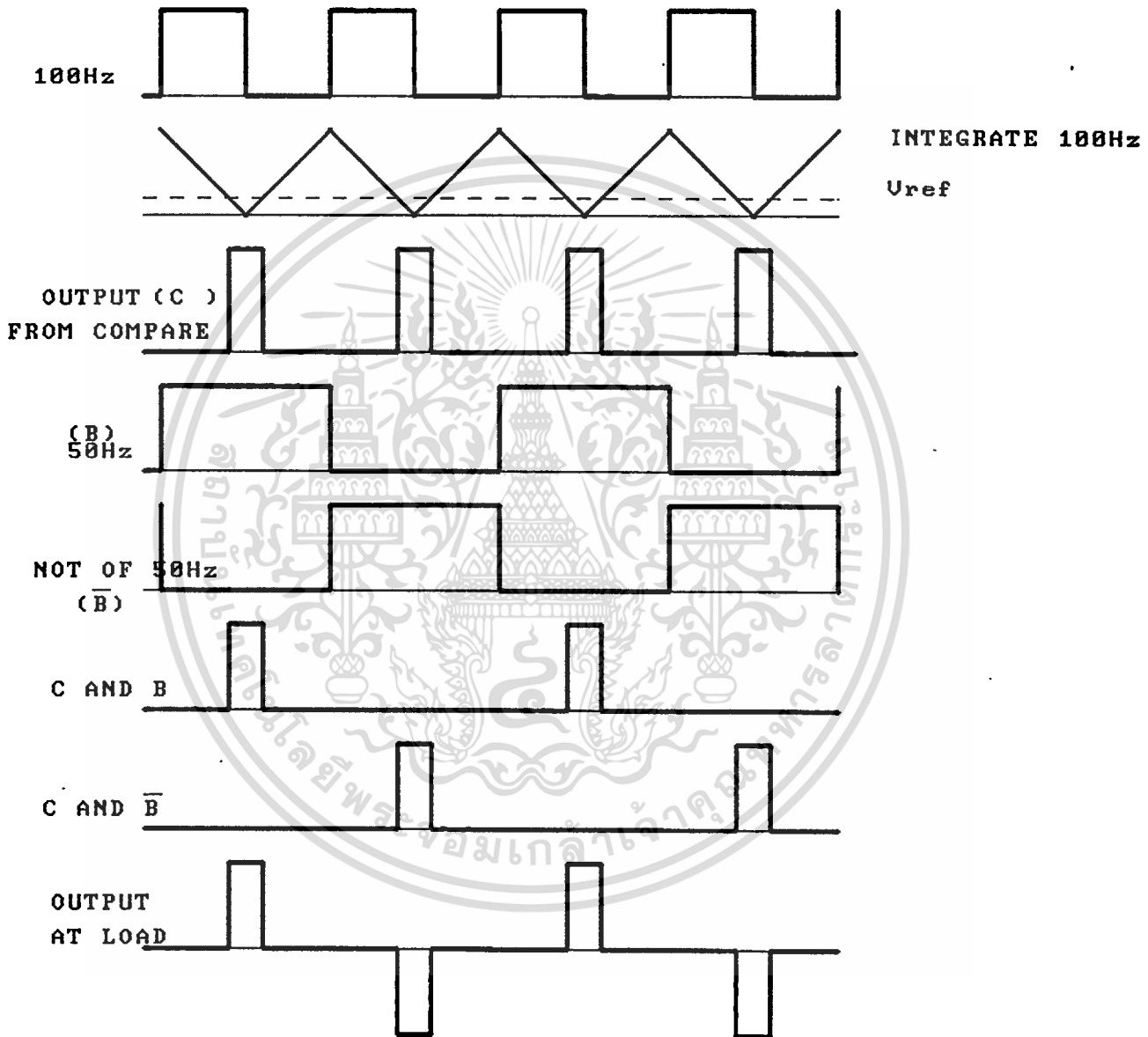
รูปที่ 19 รูปแสดงการรักษาแรงดันที่สภาวะปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



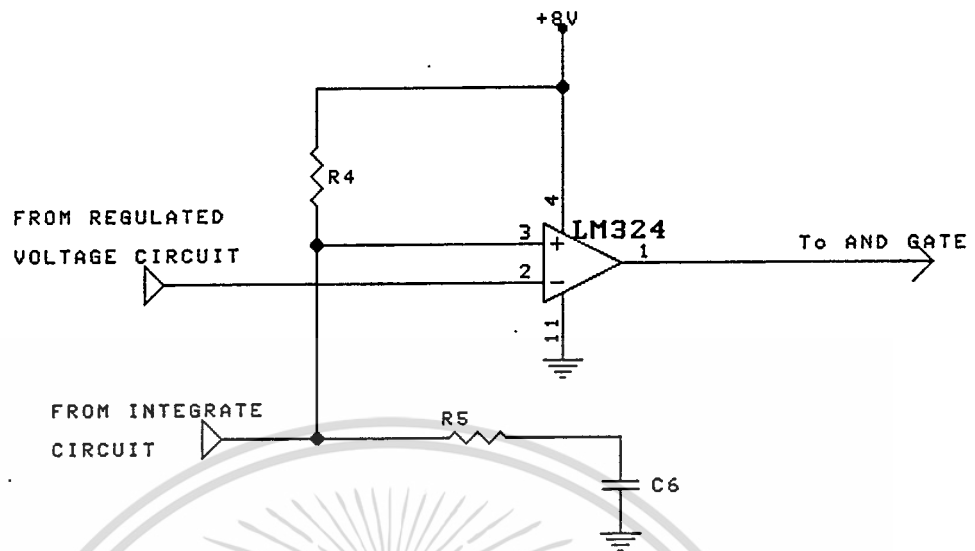
รูปที่ 20 แสดงการรักษาแรงดันเมื่อแรงดันเพิ่ม ( ขณะมีภาระ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 21 แสดงการรักษาแรงดันเมื่อแรงดันลด ( ขณะปลดภาระออก )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 22 วงจรเปรียบเทียบ

## 2.4 AND GATE

AND GATE ตัวแรก จะทำหน้าที่รับสัญญาณอินพุต ซึ่งประกอบด้วยสัญญาณ สี่เหลี่ยม ที่มีความถี่ 50 Hz จากวงจรกำเนิดสัญญาณสี่เหลี่ยม และสัญญาณเอาต์พุตจาก วงจรเปรียบเทียบ มากระทำ (Operate) อีกตัวหนึ่งจะรับสัญญาณ จาก อินเวอร์ตของ 50 Hz และ สัญญาณเอาต์พุต ของ วงจรเปรียบเทียบ จะได้เอาต์พุตของ AND GATE ( ซึ่งจะนำไปเป็น อินพุต ของ IR 2113 ในส่วนของวงจรกำลังต่อไป ) โดยเอาต์พุตของ AND GATE นี้ จะขึ้นกับวงจรรักษาระดับแรงดัน เพราะฉะนั้นเมื่อนำมาเป็นอินพุตของ IR 2113 ในส่วนของวงจรกำลัง จะทำให้อินเวอร์เตอร์ สามารถรักษาระดับแรงดันได้ ( พิจารณาล็อกไดอะแกรมประกอบ )

รูปวงจรทั้งส่วนของวงจรกำเนิดสัญญาณ สี่เหลี่ยม และ ส่วนของวงจรควบคุมสามารถ แสดงรวมกันได้ดังรูปที่ 23

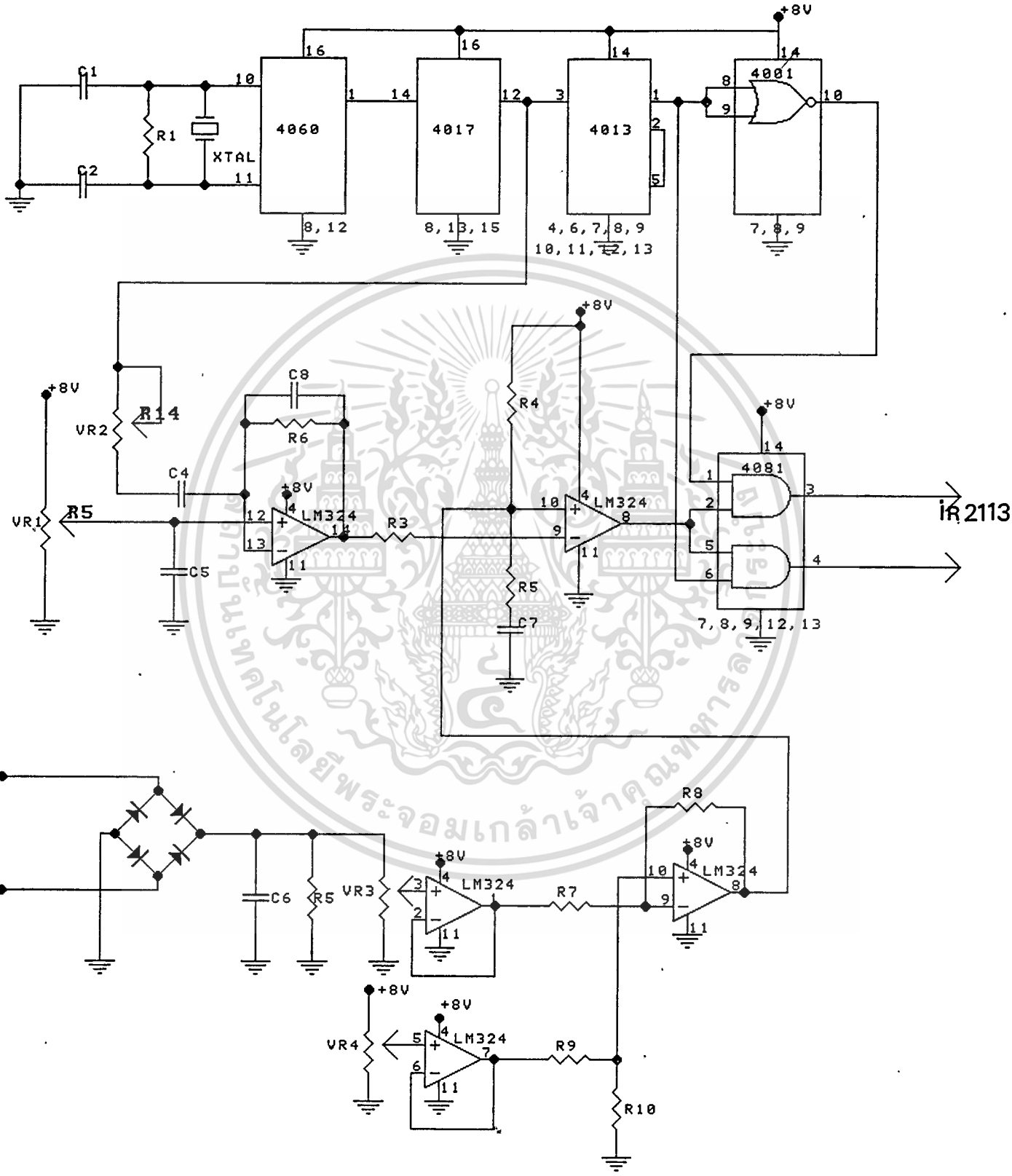
3. ส่วนของวงจรกำลัง จะประกอบไปด้วย วงจรขับเคลื่อน , วงจรอินเวอร์เตอร์แบบเต็มลูก กลิ่น ( Full Bridge Inverter ) , วงจรกรองสัญญาณ ( Filter ) และ หม้อแปลง ( Transformer ) โดยสามารถแยกพิจารณาได้เป็นส่วนๆดังนี้

### 3.1 วงจรขับเคลื่อน

วงจรนี้จะทำหน้าที่ขับให้อิทธิพลในส่วน ของ วงจร อินเวอร์เตอร์เต็มลูกกลิ่น สวิตซ์ตามที่ เราต้องการ แต่ถ้าเราจะสร้างวงจรขับเองจะต้องใช้อุปกรณ์หลายชิ้นทำให้ส่วนของวงจรขับเคลื่อนมี ขนาดใหญ่มากจึงไม่สะดวกในการนำไปใช้งาน และ เอาต์พุตของวงจรขับเคลื่อน ที่ได้จะไม่แน่นอน เพราะจะขึ้นกับการทำงานของอุปกรณ์หลายตัวด้วยกัน และ นอกจากนี้ ผลของการเปลี่ยนแปลง ของอุณหภูมิ และ สภาวะแวดล้อมจะมีผลต่อการทำงาน ของวงจรขับเคลื่อนด้วย

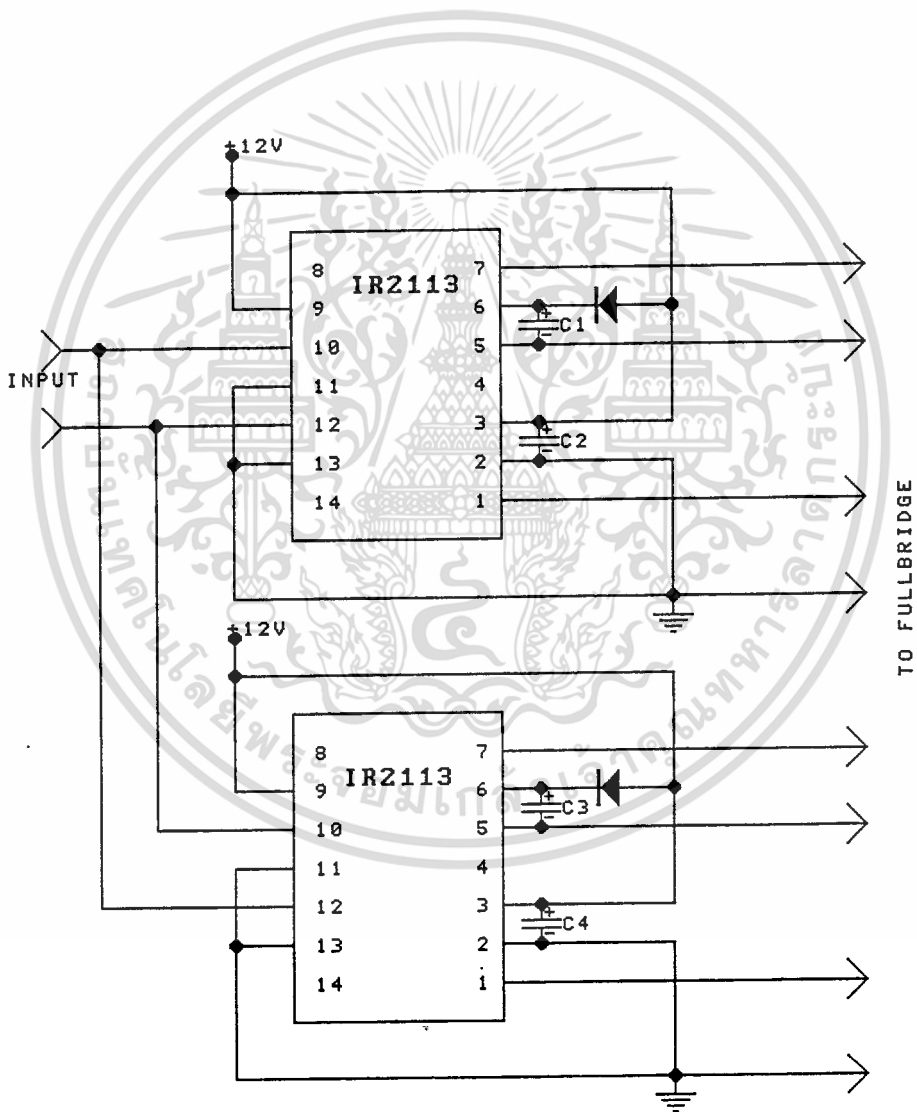
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 23 วงจรกำเนิดสัญญาณสี่เหลี่ยม และ วงจรควบคุมหน้าไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งอาจทำให้การทำงานของ วงจรอินเวอร์เตอร์เต็มลูกคลื่น ผิดพลาดไปด้วย ดังนั้น เราจึงใช้ IR 2113 เป็นตัวขับเคลื่อน เนื่องจากมีคุณสมบัติที่เหมาะสม อันได้แก่ มีขนาดเล็ก ให้แรงดันเอาต์พุตที่เหมาะสมกับการนำไปขับไอจีบีที โดย IR 2113 จะมีอินพุตสองอินพุต และเอาต์พุตสองเอาต์พุตเช่นกัน ดังนั้น IR 2113 เพียงตัวเดียวสามารถนำไปขับไอจีบีทีได้ถึง 2 ตัว เพราะให้อาต์พุต สองค่า โดยเอาต์พุตทั้งสองนี้จะขึ้นอยู่กับ อินพุตทั้งสองที่ป้อน ซึ่งลักษณะการต่อ IR 2113 เพื่อนำไปขับเคลื่อน สามารถแสดงได้ดังนี้

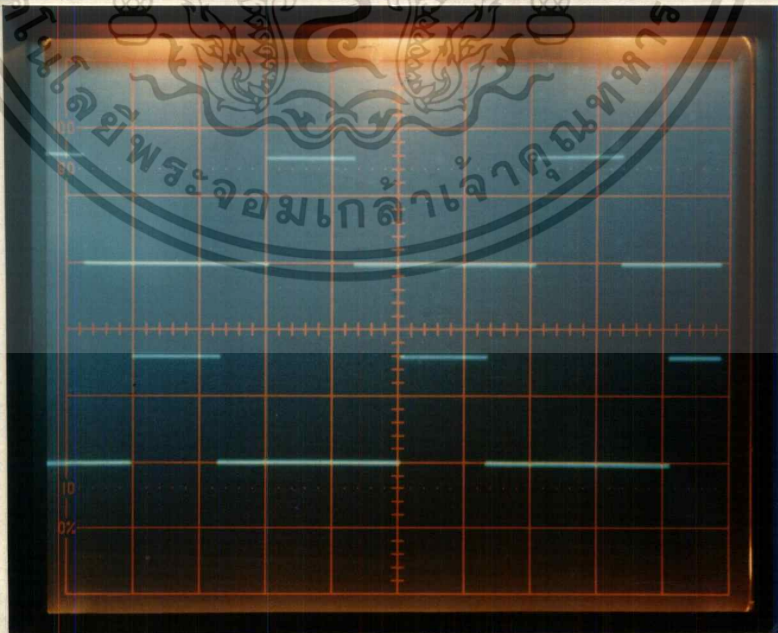
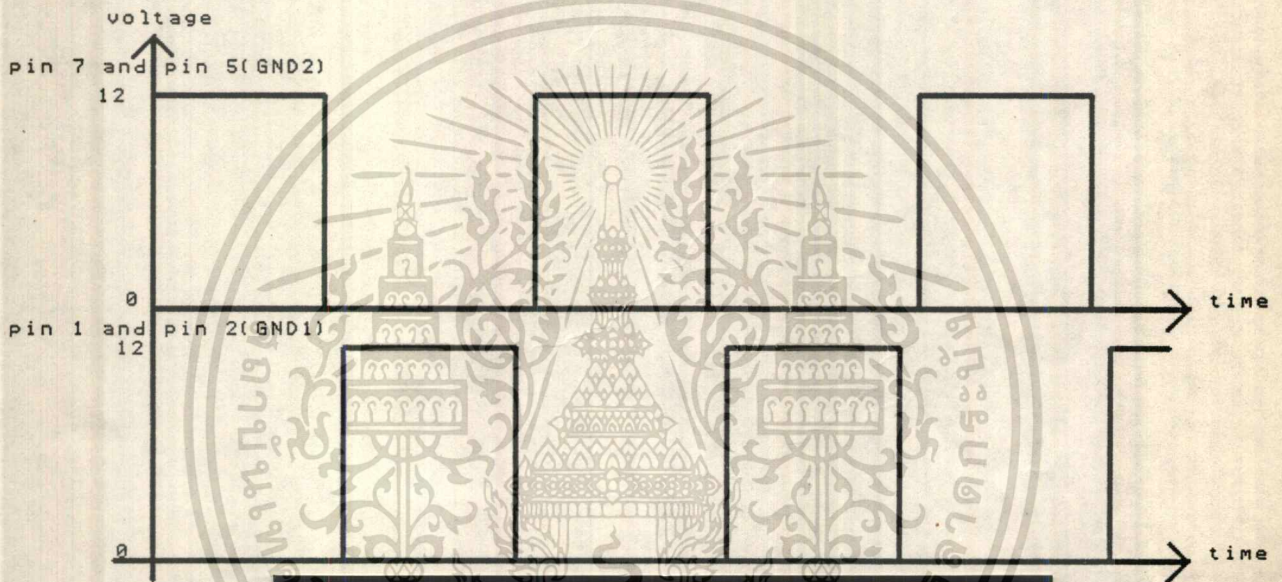


รูปที่ 24 แสดงการต่อ IR 2113

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่า อินพุท ของ IR 2113 คือ ขา 10 และ ขา 12 โดยมี ขา 11 เป็นกราวนด์ (Ground) ส่วน เอาท์พุทแรก คือที่ขา 1 โดยมีขา 2 เป็นกราวนด์ และ เอาท์พุทที่สอง คือ ที่ขา 7 โดยมีขา 5 เป็น กราวนด์ ซึ่ง กราวนด์ ขา 2 และ กราวนด์ ขา 5 นี้จะแยกกัน ดังนั้นจึงต้องให้ สัญญาณ สี่เหลี่ยม ที่เป็นอินพุท ซึ่งป้อนที่ ขา 10 และ ขา 12 ของ IR 2113 เป็นสัญญาณ สี่เหลี่ยม ที่ได้จากวงจรรักษาแรงดัน และ คุณสมบัติของ IR 2113 จะให้เอาท์พุททั้งสองที่ได้มีเวลาสิ้นสุด (Dead Time) เพื่อใช้ในกรณีที่ต้องการให้อุปกรณ์ที่ถูกขับสลับกันทำงาน

เมื่อต่อ IR 2113 ตามรูปที่ 24 และ ป้อนอินพุทที่สลับกัน จะได้เอาท์พุทดังนี้



รูปที่ 25 แสดงเอาท์พุทของ IR 2113 ทั้งสองเอาท์พุทเปรียบเทียบกัน

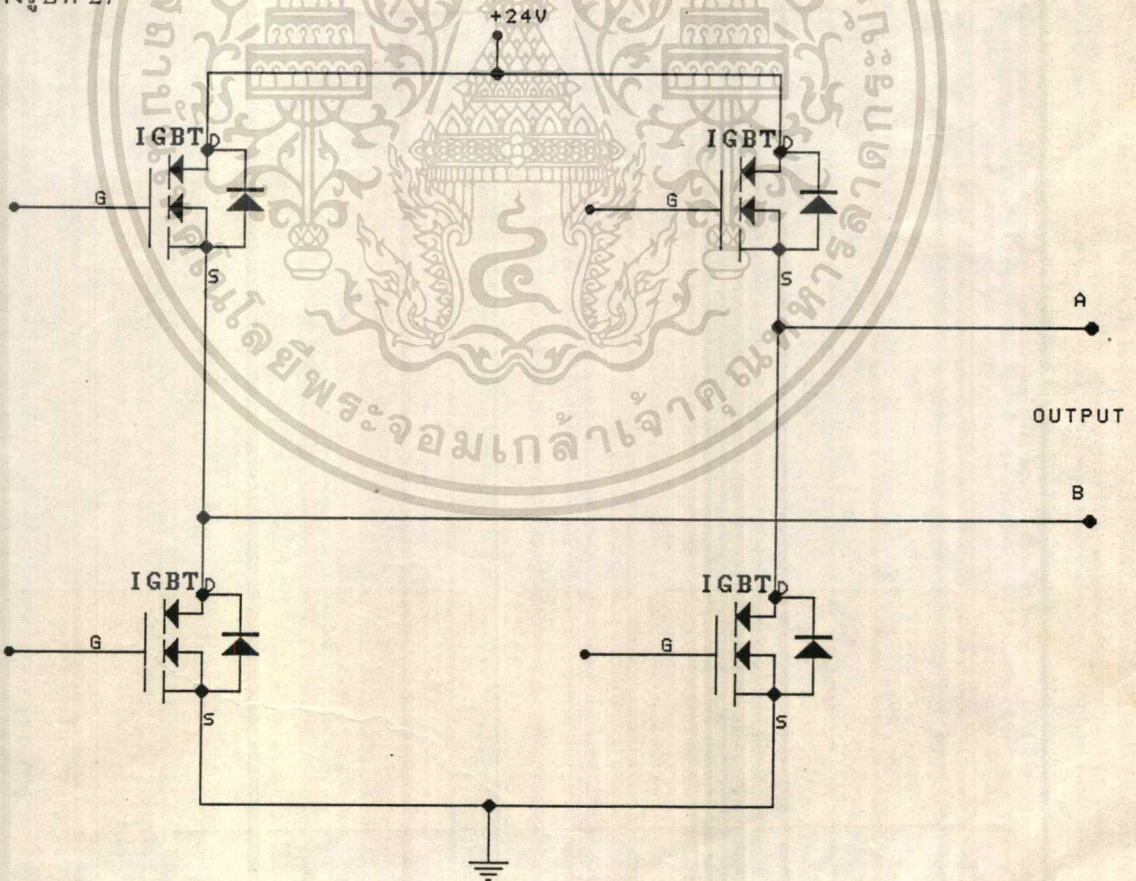
แสดงเอาท์พุทจริงของ IR 2113 scale 5 V / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นได้ว่า เอาท์พุท ของ IR 2113 จะสลับกัน โดยมีเวลาสิ้นสุด แต่เนื่องจาก ออสซิลโลสโคป ไม่ละเอียดพอ และ การวัดโดยการแยกกราวด์ จากออสซิลโลสโคป ตัวเดียวทำไม่ได้ ดังนั้นจึงไม่ได้แสดงรูปถ่ายจาก ออสซิลโลสโคป แต่ตาม เอกสารข้อมูล (Data Sheet) ของ IR 2113 จะมีเวลาสิ้นสุด แสดงไว้ด้วย ซึ่งสามารถแสดงสัญญาณ สี่เหลี่ยม ของ เอาท์พุททั้งสองของ IR 2113 ดังรูปที่ 25

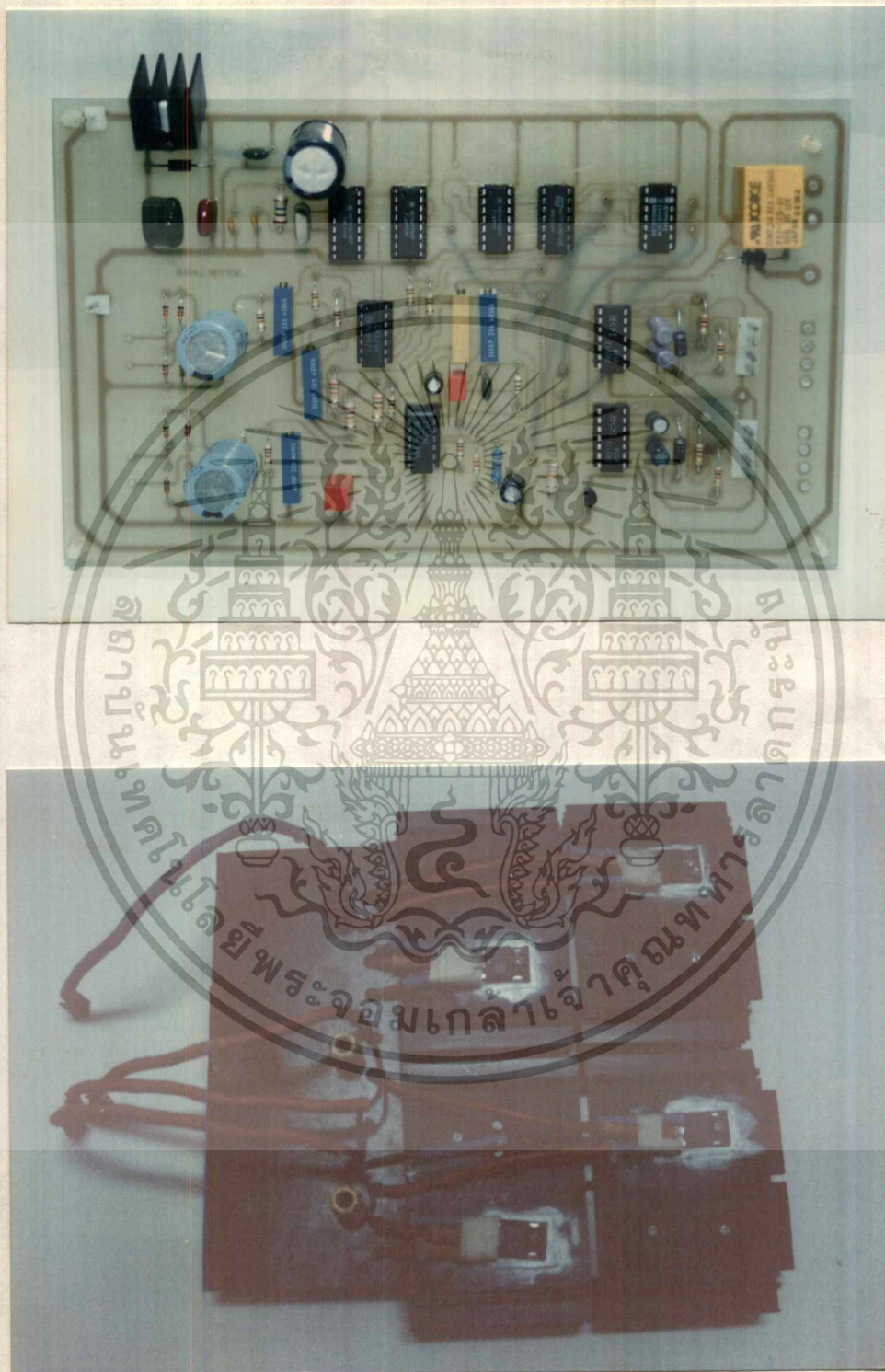
### 3.2 วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ( Full Bridge Inverter )

วงจรนี้ จะประกอบด้วย ไอจีบีทีทั้งหมด 2 ตัว ดังรูปที่ 26 โดยการทำงานของวงจร อินเวอร์เตอร์แบบเต็มลูกคลื่นนี้ ไอจีบีที ตัวที่ 1 และ ไอจีบีที ตัวที่ 2 ทำงานสลับกัน ตัวละครึ่ง ไซเคิล ดังนั้นเพื่อให้การทำงานของ ไอจีบีที เป็นไปตามที่ต้องการจึงสามารถแสดง วงจรรวมของ วงจรขับเคลื่อน , วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น วงจรกรอง และ หม้อแปลง ซึ่งรวมเรียกว่า “วงจรกำลัง” ได้ดังรูปที่ 28 และ รูปวงจรในส่วนของวงจรกำลังที่ใช้งานจริงในโครงการแสดงได้ ดังรูปที่ 27



รูปที่ 26 วงจร อินเวอร์เตอร์แบบเต็มลูกคลื่น

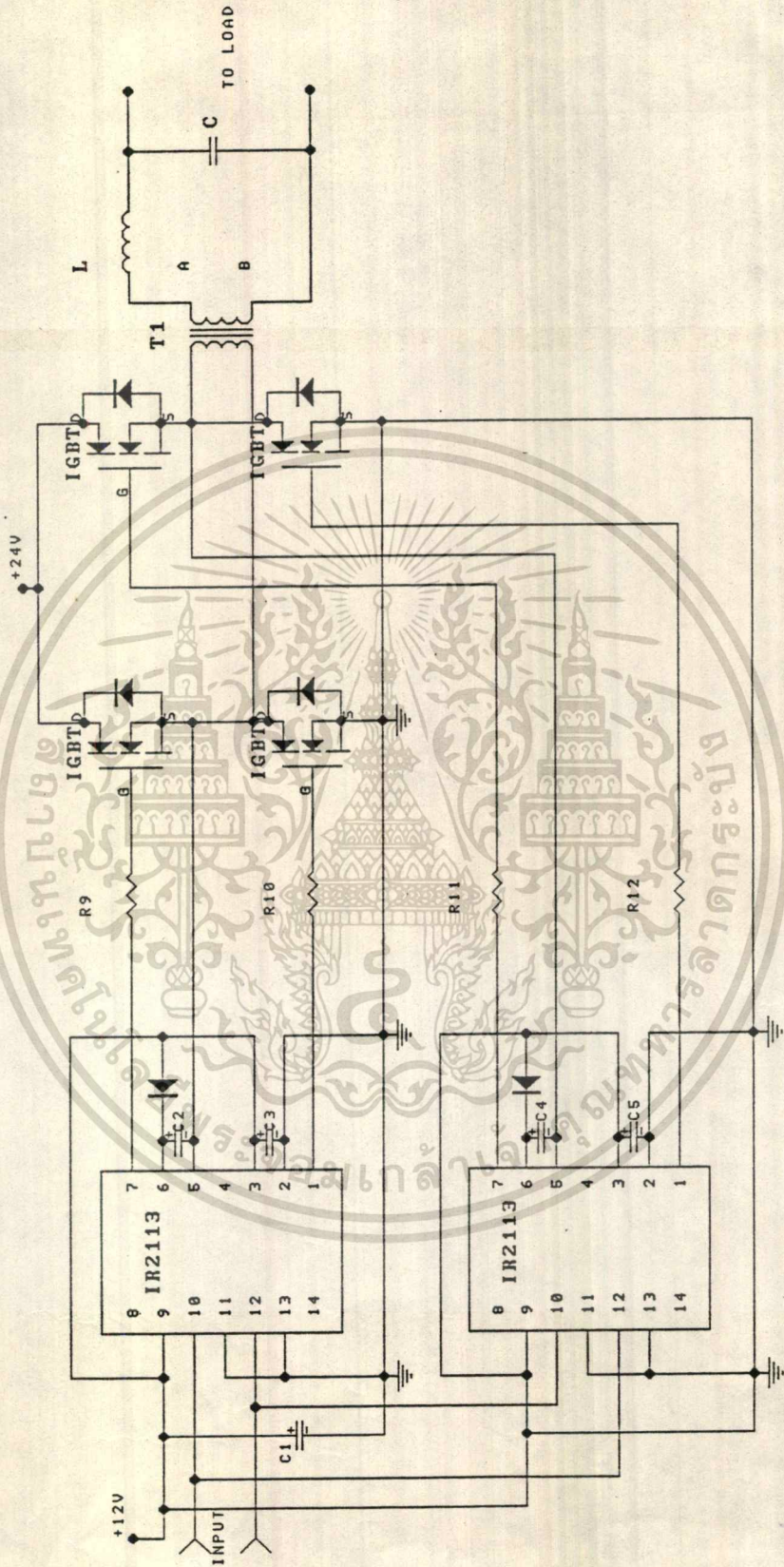
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ **รูปที่ 27 (1) รูปวงจรกำลังที่ใช้งานจริงในโรงงาน** เพื่อการใช้งานเฉพาะที่โรงงานเท่านั้น ไม่ให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



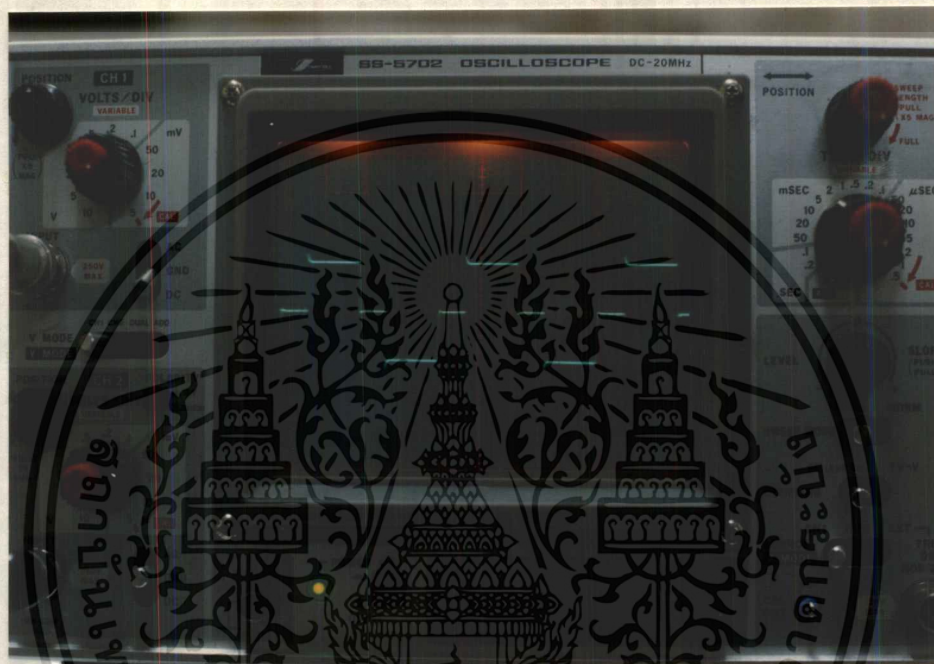
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงพาณิชย์เท่านั้น มิใช่ให้ผู้อื่นใช้ได้ฟรีโดยไม่เสียค่าใช้จ่าย  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 28 วงจรกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาที่พุทของวงจรกำลังที่ยังไม่ผ่านวงจรกรองสัญญาณ โดยใส่โหลดความต้านทาน 51K แสดงได้ดังรูปที่ 29



รูปที่ 29 เอาที่พุทคร่อมโหลดของส่วนของวงจรกำลังที่ไม่ได้ผ่าน วงจรกรองสัญญาณ  
scale 20 v / div time 5ms / div

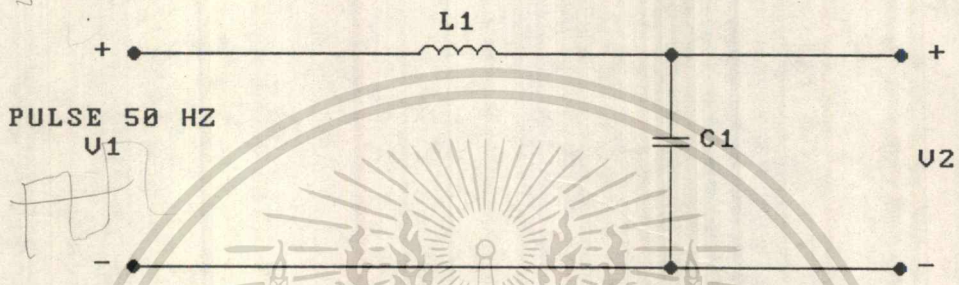
### 3.3 วงจร กรองสัญญาณ ( Filter )

การหาค่าตัวเหนี่ยวนำและตัวเก็บประจุที่เหมาะสม สำหรับวงจรกรองสัญญาณ

การเลือกค่าตัวเหนี่ยวนำและตัวเก็บประจุเพื่อใช้ในวงจรกรองสัญญาณมีความจำเป็นมาก ทั้งนี้เนื่องจากค่าตัวเหนี่ยวนำ และ ตัวเก็บประจุที่เหมาะสมจะทำให้แรงดันที่ออกมาจากวงจรกรองสัญญาณมีค่าไม่สูงจนเกินไป ซึ่งถ้าหากใช้ค่าที่ไม่เหมาะสมแล้ว จะทำให้เกิดโอเวอร์ชhoot หรือ แรงดันค่าสูง อาจทำให้วงจรเกิดความเสียหายได้ และนอกจากนี้ จะทำให้เกิดปัญหาในส่วนของ การควบคุมแรงดันอีกด้วย วงจรกรองสัญญาณจะรับแรงดัน ที่มีลักษณะคล้ายกับสัญญาณสี่เหลี่ยม จากนั้น จะผ่าน ตัวเหนี่ยวนำ( L ) ซึ่งในตัวเหนี่ยวนำก็จะมีค่าความต้านทานอยู่ค่าหนึ่ง( R )ซึ่งต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อนุกรมกับตัวเหนี่ยวนำอยู่ จากนั้นก็จะนำมาผ่านตัวเก็บประจุ ( C ) ดังวงจรสมมูลข้างล่าง และ สัญญาณเอาต์พุตที่ออกมาจะเป็นสัญญาณ ไซน์ ซึ่งมีความถี่เท่ากับสัญญาณสี่เหลี่ยม คือ 50Hz

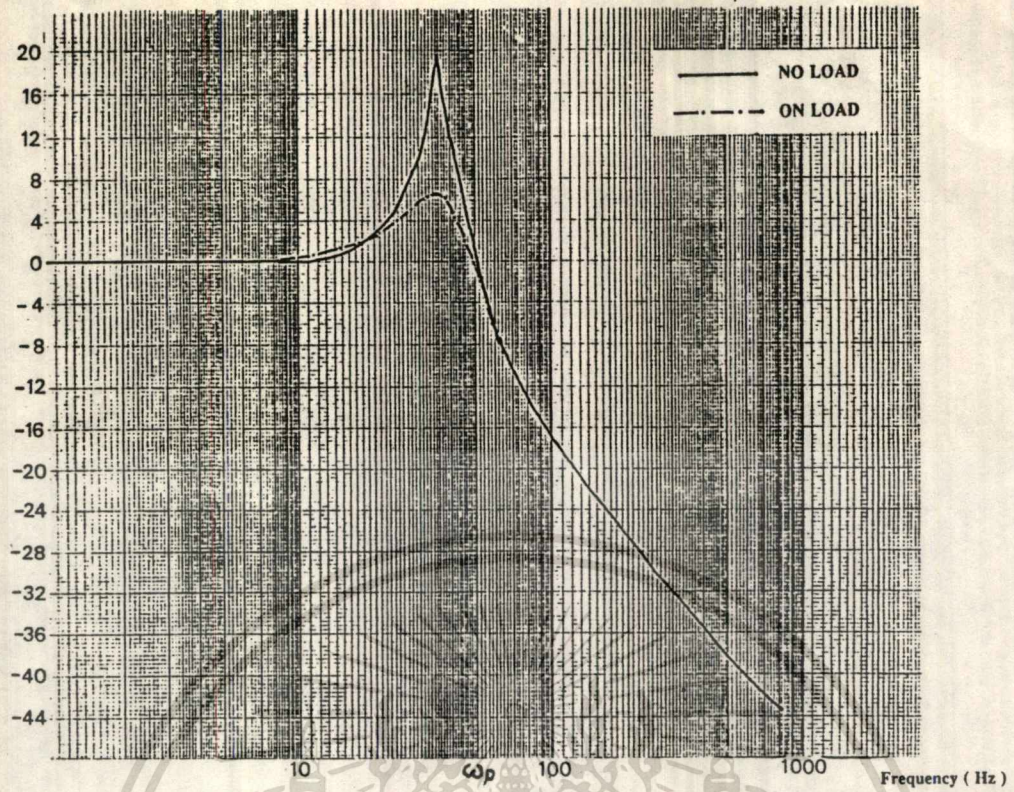


รูปที่ 30 แสดงวงจรกรองสัญญาณ

เพื่อให้ได้สัญญาณเอาต์พุตที่ค่อนข้างจะคงที่คือ 220 โวลต์จึงจำเป็นต้องมีส่วนของการควบคุมแรงดัน ซึ่งมีการควบคุมลักษณะวงปิด ( close loop ) คือ มีการป้อนสัญญาณกลับเมื่อค่าแรงดันสุดท้ายมีค่าลดลง ก็จะไปควบคุมให้มีการเพิ่มแรงดันและเมื่อแรงดันเกินก็จะควบคุมให้มีการลดแรงดัน ซึ่งรายละเอียดของการรักษาแรงดันได้กล่าวไว้ในส่วนของวงจรรักษาแรงดัน

สัญญาณสี่เหลี่ยมที่ได้มาจากการขับไอจีบีทีที่มีความถี่ 50 Hz จะถูกกรองโดยอาศัยหลักการของ วงจรกรอง ที่ผ่านได้เฉพาะความถี่ต่ำ ( Low Pass Filter ) กำหนดให้มีการคัทออฟ<sup>1</sup> ที่ความถี่ 50 Hz สัญญาณที่มีความถี่มากกว่า 50 Hz จะไม่สามารถผ่านมาได้ แต่สัญญาณที่มีความถี่ตั้งแต่ 50 Hz ลงไปจะผ่านไปได้ แต่เนื่องจากสัญญาณสี่เหลี่ยมที่เข้ามามีความถี่ 50 Hz ดังนั้นจึงไม่มีผลเนื่องจากความถี่ที่ต่ำกว่า 50 Hz หรือถ้ามีก็น้อยมาก ส่วนที่เป็นหลักเป็นสัญญาณที่มีความถี่ 50 Hz (Fundamental)ก็จะผ่านไปได้ เราจึงต้องเลือก ค่าตัวเหนี่ยวนำ และ ตัวเก็บประจุ ที่สอดคล้องกับความถี่คัทออฟ 50 Hz ซึ่งสามารถหาค่าได้ดังนี้

<sup>1</sup>ความถี่คัทออฟ (Cutoff Frequency) คือ ความถี่ขณะที่สัญญาณมีค่าเป็น 0.707 เท่าของสัญญาณเอาต์พุต(0.707V<sub>o</sub>)



รูปที่ 31 ลักษณะการกรองของสัญญาณของวงจรกรองกระแสแบบความถี่ต่ำผ่าน  
เมื่อ  $\omega_p$  คือ ความถี่คัทออฟ



รูปที่ 32 แสดงทรานสเฟอ์ฟังก์ชัน

จากรูป สามารถหาทรานสเฟอ์ฟังก์ชัน โดยอาศัย สมการจุดรวม(Node Equation)

การหา Transfer function

$$\text{เมื่อ } \frac{V_o}{Z_c} = \frac{V_o - V_{in}}{Z_l}$$

$$\text{เมื่อ } Z_c = \frac{1}{j\omega c}$$

$$Z_l = j\omega L$$

$$\therefore \text{จะได้ } V_{oSC} = \frac{V_o - V_{in}}{SL}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o S^2 LC = V_o - V_{in}$$

$$V_o - V_o S^2 LC = V_{in}$$

$$\frac{V_o}{V_{in}} = \frac{1}{S^2 LC}$$

$$= \frac{1}{LC}$$

$$\frac{1}{LC} - S^2$$

$$= \frac{-1}{LC}$$

$$S^2 \frac{-1}{LC}$$

จากรูปทั่วไปของทรานสเฟอร์ฟังก์ชัน คือ

$$\frac{V_o}{V_{in}} = \frac{\omega^2}{S^2 + 2\omega\delta S + \omega^2}$$

$$\therefore \omega^2 = \frac{1}{LC}$$

$$\omega = \frac{1}{\sqrt{LC}}$$

$$2\pi f = \frac{1}{\sqrt{LC}}$$

$$f = \frac{1}{2\pi\sqrt{LC}}$$

เนื่องจาก ค่าของตัวเก็บประจุที่ใช้ กับสัญญาณไฟกระแสสลับค่อนข้างจะหาได้ยาก จึงกำหนดค่าจะจงลงไปที่ ส่วนค่าของตัวเหนี่ยวนำเราสามารถหาค่าได้เอง ตามค่าที่เราต้องการในการทดลองได้ใช้ค่าตัวเก็บประจุขนาด 5 ไมโครฟารัด ดังนั้นคำนวณหาค่าตัวเหนี่ยวนำได้ดังนี้  
ที่  $f = 50 \text{ Hz}$

$$\text{จาก } f = \frac{1}{2\pi\sqrt{LC}}$$

$$L = \frac{1}{(2\pi f)^2 C}$$

$$L = \frac{1}{(2\pi \times 50)^2 \times 5 \times 10^{-6}}$$

จะได้ขนาดของตัวเหนี่ยวนำ 2 H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การพันตัวเหนี่ยวนำ

ตัวเหนี่ยวนำแบ่งออกเป็น 2 ชนิดตามการใช้งานคือ

1. ตัวเหนี่ยวนำที่ใช้กับไฟกระแสตรง จะใช้ในวงจรเรียงกระแส
2. ตัวเหนี่ยวนำที่ใช้กับไฟกระแสสลับ ใช้ในวงจรกรองสัญญาณซึ่งเป็นลักษณะเช่นเดียวกันกับโครงการนี้ เราสามารถคำนวณหาขนาดของลวดทองแดง จำนวนรอบของขดลวด ขนาดของแกนเหล็ก และ ระยะเก็บ ได้ดังนี้

$$E = 4.44fNBA$$

E : แรงเคลื่อนเหนี่ยวนำที่เกิดขึ้น ( โวลต์ )

f : ความถี่ของไฟที่ใช้ ( เฮิรซ์ )

N : จำนวนรอบของขดลวด ( รอบ )

B : ความหนาแน่นของสนามแม่เหล็ก ( เทสลา )

A : พื้นที่หน้าตัดของแกนเหล็ก ( ตารางเมตร )

ข้อกำหนด ต้องการตัวเหนี่ยวนำขนาด 2 H 400VA ทนกระแสได้ 2 แอมป์

จาก  $V = I \times Z_L$

$$V = I \times 2\pi fL$$

$$= 2 \times 2\pi \times 50 \times 2$$

$$= 1256.6 \text{ V}$$

1. หาขนาดของแกนเหล็ก

$$A = \frac{\sqrt{VA}}{5.58 \times 2}$$

$$A = \frac{\sqrt{1256.6 \times 2}}{5.58 \times 2}$$

$$= 4.49 \text{ INCH}^2$$

เพื่อขนาดเลือกใช้ แกนขนาด 3 " × 3 "

2. จาก E = 4.44fNBA

$$A = 3'' \times 3'' (3 \times 3 \times 2.54^2 \times 10^{-4})$$

$$B = 1 \text{ Tesla}$$

$$f = 50 \text{ Hz}$$

$$E = V$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก  $V = E$  แทนค่า ในสมการด้านบน

$$1256.6 = 4.44 \times 50 \times N \times 1 \times 2 \times 2 \times 2.54^2 \times 10^{-4}$$

$$N = 974.8$$

$$N = 975 \text{ รอบ}$$

3. ขนาดของขดลวด เลือกใช้เบอร์ AWG # 19 ซึ่งสามารถทนกระแสได้สูงถึง 9 แอมป์

4. หาระยะแก้ปทีที่เหมาะสม

$$L = \frac{N^2}{R}$$

โดยที่  $R = \frac{l}{\mu_0 A}$

$$l = 2g$$

$$\therefore L = \frac{N^2 \mu_0 A}{2g}$$

$$g = \frac{N^2 \mu_0 A}{2L}$$

$$= \frac{(975)^2 \times 4\pi \times 10^{-7} \times 2.54^2 \times 10^{-4}}{2 \times 2}$$

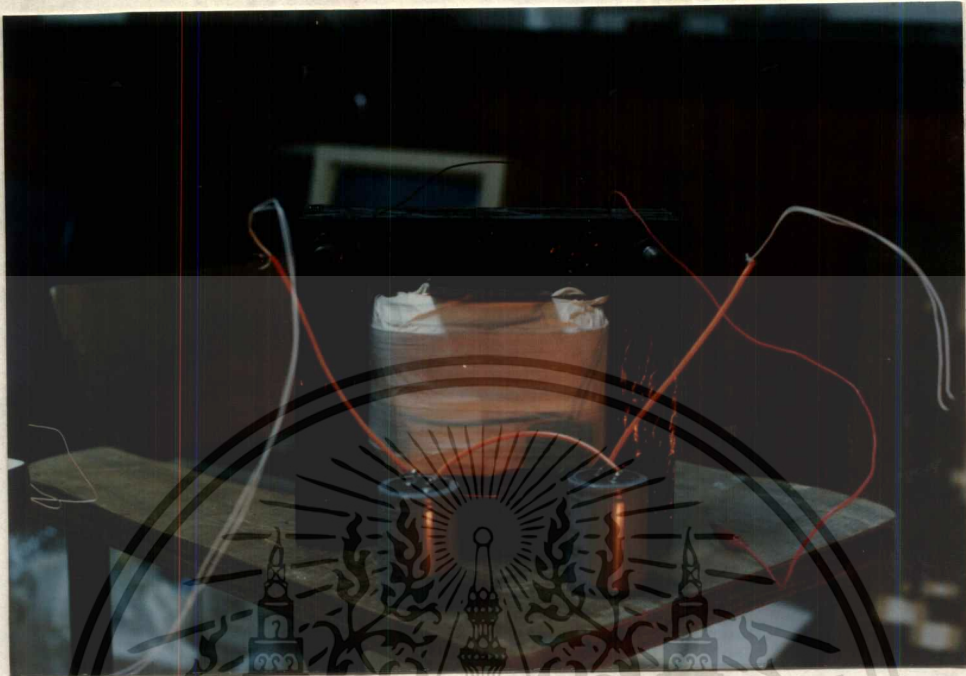
$$= 0.2 \text{ mm}$$

### ปัญหาและเทคนิคในการพันตัวเหนี่ยวนำ

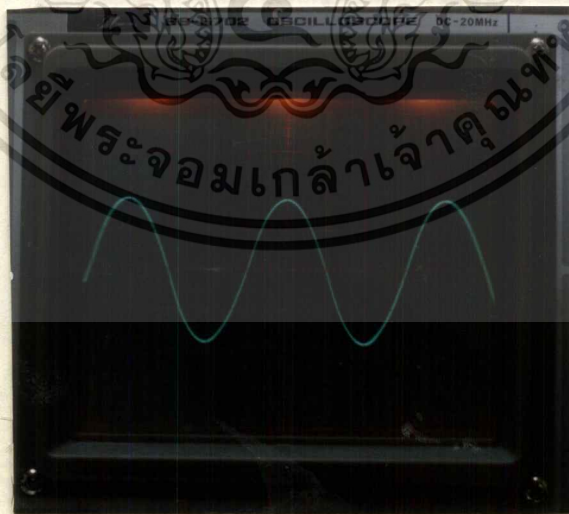
จำนวนรอบกับค่าแก้ปทีที่ได้จะไม่แน่นอน

1. จำนวนรอบที่ได้จากการคำนวณ เป็นเพียงค่าคร่าวๆ แต่ในการพันจริง จะต้องทำการวัดค่า และเพิ่มหรือลดจำนวนรอบให้ได้ค่าความเหนี่ยวนำตามต้องการ

2. ปรับละเอียดโดยการปรับแก้ปทีอีกครั้งหนึ่ง



รูปที่ 33 แสดงตัวเหนี่ยวนำ และตัวเก็บประจุ ที่ใช้ใน วงจรกรองสัญญาณ



รูปที่ 34 เอาท์พุทคร่อมโวลต์เมื่อผ่านวงจรกรองสัญญาณก่อนจ่ายให้โหลด

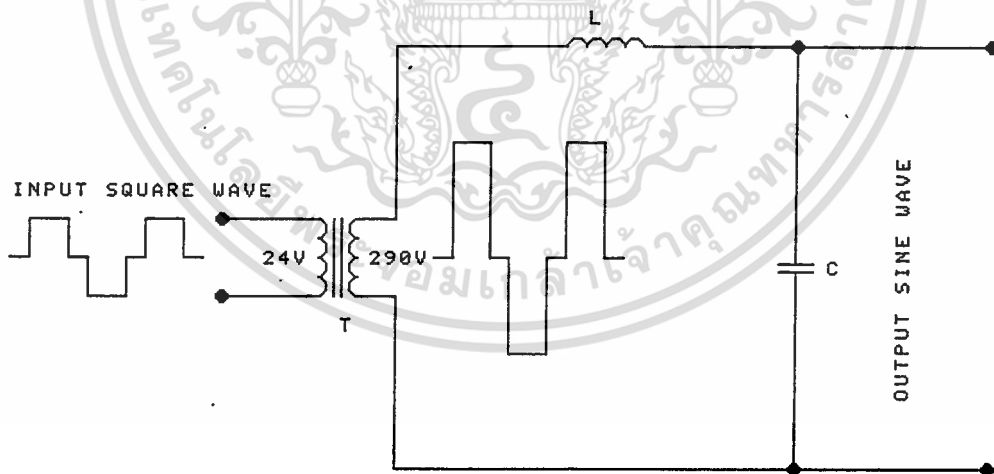
scale 100 v / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 การออกแบบหม้อแปลง

สำหรับหม้อแปลงที่ใช้ในโครงการนี้ เพื่อแปลงสัญญาณสี่เหลี่ยมขนาด 24 โวลต์เป็นสัญญาณที่มีขนาด 290 โวลต์ และเมื่อผ่านวงจรกรองสัญญาณแล้วจะได้สัญญาณไซน์ที่มีขนาด 220 Vrms ซึ่งจะนำสัญญาณนี้ไปใช้งาน ในการทดลองได้นำหม้อแปลงแกนเหล็ก EI ขนาดเล็ก มาทดสอบโดย ป้อนสัญญาณรูปสี่เหลี่ยม ปรากฏว่าสัญญาณที่ได้ออกมา เป็นสัญญาณสี่เหลี่ยม เช่นเดียวกัน แต่มีขนาดแรงดันที่สูงขึ้น สัญญาณที่ออกมาก็มีได้ผิดเพี้ยนไปมาก จึงตัดสินใจใช้หม้อแปลงแกนเหล็ก เพื่อเพิ่มแรงดันสัญญาณสี่เหลี่ยมที่ได้จากการขับไอจีบีที

การที่ไม่เลือกใช้แกนชนิดอื่นก็ เนื่องจากไม่สามารถหาแกนเฟอร์ไรต์ได้ และ การที่ไม่ใช้แกนทอรอยด์ ก็เนื่องจาก แกนทอรอยด์ จะตอบสนองได้ดีที่ความถี่สูงๆ ในโครงการนี้ใช้ความถี่เพียง 50 Hz เท่านั้น จึงตอบสนองได้ไม่ดี อีกทั้งสัญญาณสี่เหลี่ยมที่เราใช้นั้น มีส่วนของแรงดันไฟตรงซึ่งทำให้มีผล ในการตอบสนอง



รูปที่ 35 แสดงการแปลงแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## พิกัดต่างๆของหม้อแปลง

### 1. VA ของหม้อแปลง

อินเวอร์เตอร์ในโครงการนี้มีขนาด 400 VA เราจึงได้มีการออกแบบเพื่อ 1.5 เท่า นั่นคือจะใช้ หม้อแปลงขนาด 600VA

### 2. พิกัดทางด้านแรงดันและกระแสทางด้านปฐมภูมิ

ทางด้านปฐมภูมิมิรับแรงดันรูปสี่เหลี่ยมมาจากการขับไอจีบีทีซึ่งมีขนาดแรงดัน 24 โวลต์ ดังนั้นกระแสทางด้านปฐมภูมิจะมีค่า

$$VA = V \times I$$

$$I = \frac{VA}{A}$$

$$= \frac{600}{24}$$

$$= 25 \text{ A}$$

### 3.ขนาดแรงดัน

เนื่องจากการป้อนสัญญาณผ่าน วงจรกรองสัญญาณนั้น จะมีการสูญเสีย ทำให้แรงดันที่ได้ทางด้านเอาต์พุตมีค่าลดลงเมื่อมีการต่อภาระ ดังนั้นหม้อแปลงที่ใช้จึงต้องออกแบบเพื่อชดเชยการสูญเสียที่จะเกิดขึ้นคร่อมตัวเหนี่ยวนำ

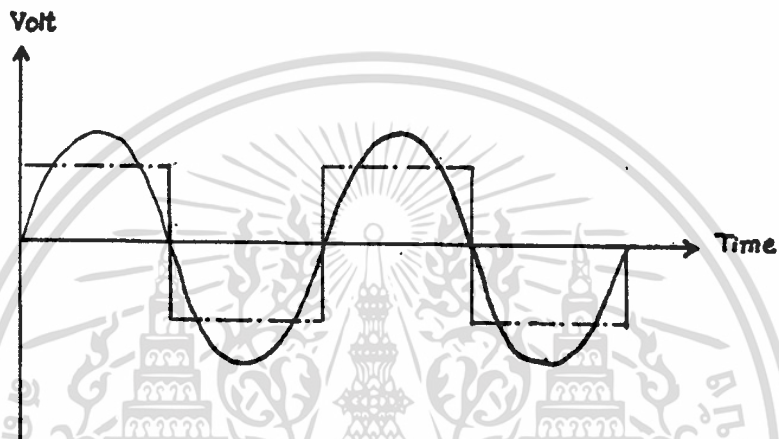
### การทดสอบเพื่อหาค่าแรงดันที่สูญเสียคร่อมตัวเหนี่ยวนำ

ทำได้โดยการป้อนสัญญาณไซน์ขนาด 220 โวลต์ ผ่านวงจรกรองสัญญาณ และทำการวัดสัญญาณทางด้านเอาต์พุต ขณะไร้อภาระ และเมื่อต่อภาระขนาด 200 วัตต์และ 400 วัตต์ตามลำดับ ได้ผลการทดลองออกมาดังนี้

	VIN( Vpeak)	VOUT(Vpeak)
No load	311	311
200W	335	311
400W	370	311

ค่าที่ได้เป็นค่าสูงสุด( peak )ของสัญญาณไซน์ จากข้อมูลการทดสอบพบว่าเมื่อใส่ภาระ ( Load ) ขนาด 200 วัตต์ และ 400 วัตต์ จะทำให้เกิดการสูญเสีย นั่นคือ ต้องมีการป้อนแรงดันมากขึ้นถึง 335 และ 370 โวลต์ ตามลำดับ การที่จะหาขนาดของแรงดันเอาต์พุตได้จากการเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันฟูเรียร์ ( Fourier Function ) ของสัญญาณสี่เหลี่ยมที่มีควิตีไซเคิล เท่ากับ 50% นั่นคือ เทียบกับว่า เราใส่ภาระเต็มที่จะทำให้แรงดันตก ส่วนของวงจรรักษาแรงดันจึงต้องสร้าง สัญญาณสี่เหลี่ยมที่ใหญ่ที่สุดเพื่อควบคุมแรงดันขณะแรงดันตกที่สุด



รูปที่ 36 เปรียบเทียบสัญญาณไซน์ กับ สัญญาณสี่เหลี่ยม

สัญญาณที่เราป้อนให้กับวงจรของสัญญาณ เป็นสัญญาณสี่เหลี่ยม เราจึงทำการเปลี่ยนขนาดของแรงดันที่อยู่ในรูปของสัญญาณไซน์ให้เป็นสัญญาณสี่เหลี่ยม จากรูป จะเห็นได้ว่าสัญญาณไซน์มีขนาดใหญ่กว่าสัญญาณสี่เหลี่ยม ซึ่งมีความสัมพันธ์กันคือ

$$V(t) = \sum \frac{4V_s}{n\pi} \sin \frac{n\delta}{2} \sin n\omega t \quad ; \quad n=1,3,5,7\dots$$

ซึ่งถ้าคิดเฉพาะพจน์แรกที่เป็นส่วนหลัก(Fundamental) จะได้

$$V(t) = \frac{4V_s}{\pi} \sin \omega t$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น สามารถกำหนดค่าสัญญาณสี่เหลี่ยม ที่จะป้อนเข้าทางด้าน วงจรกรองสัญญาณ หรือ สัญญาณเอาต์พุต ของหม้อแปลงทางด้านทุติยภูมิ ได้คือ

$$Vs(peak) = \frac{V(t)\pi}{4}$$

$$\begin{aligned} Vs(peak)_{square\ wave} &= 370 \times \frac{\pi}{4} \\ &= 290.6 \text{ Vpeak} \end{aligned}$$

สำหรับอัตราส่วนโวลต์ หรือ อัตราส่วนจำนวนรอบ ( Turn Ratio ) คิดได้จาก แรงดันทาง ด้านปฐมภูมิ มีค่า 24 โวลต์ และทางด้านทุติยภูมิมีค่า 290.6 โวลต์

$$\begin{aligned} Turn\ Ratio &= \frac{V1}{V2} = \frac{N1}{N2} \\ &= 24 : 290.6 \\ &= 1 : 12.11 \end{aligned}$$

เพื่อป้องกันความคลาดเคลื่อนที่อาจเกิดขึ้น จากการพันจึงทำหม้อแปลงในลักษณะที่มีแท็บ จำนวน 5 แท็บ คือ 280 285 290 295 และ 300 โวลต์ การกำหนดหาจำนวนรอบของหม้อแปลง

จาก

$$\frac{V1}{V2} = \frac{N1}{N2}$$

จะได้ แท็บที่ 1 24 : 280 หรือ 1 : 11.67

แท็บที่ 2 24 : 285 หรือ 1 : 11.875

แท็บที่ 3 24 : 290 หรือ 1 : 12.08

แท็บที่ 4 24 : 295 หรือ 1 : 12.29

แท็บที่ 5 24 : 300 หรือ 1 : 12.5

#### 4.ขนาดของแกนเหล็ก EI

ขนาดของแกนเหล็กสามารถคำนวณได้จาก

$$A = \frac{\sqrt{VA}}{5.58} \quad inch^2$$

$$A = \frac{\sqrt{600}}{5.58} \quad inch^2$$

$$= 4.389 \quad inch^2$$

เลือกใช้แกนเหล็กขนาด 1.5 " × 3.5 "  $inch^2$

#### 5. การเลือกขนาดของขดลวด

ทางด้านปฐมภูมิต้องทนกระแสได้ 25 แอมป์ เลือกใช้ลวดทองแดงเบอร์ AWG # 12

เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาของบริษัทฯ หากมีข้อสงสัย กรุณาติดต่อฝ่ายขาย

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5. การเลือกขนาดของขดลวด

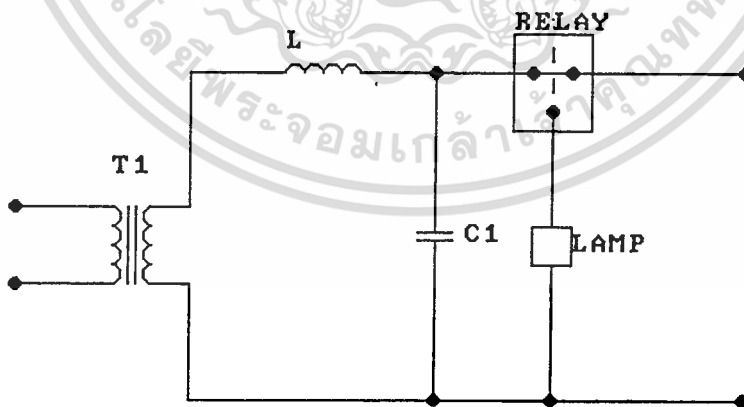
ทางด้านปฐมภูมิต้องทนกระแสได้ 25 แอมป์ เลือกใช้ลวดทองแดงเบอร์ AWG # 12

ทางด้านทุติยภูมิต้องทนกระแสได้ 2 แอมป์ เลือกใช้ลวดทองแดงเบอร์ AWG # 19

พิกัดหม้อแปลง ที่ใช้ในโครงการคือ 600 VA 24V/ 280 V / 285 V / 290 V / 295 V / 300 V

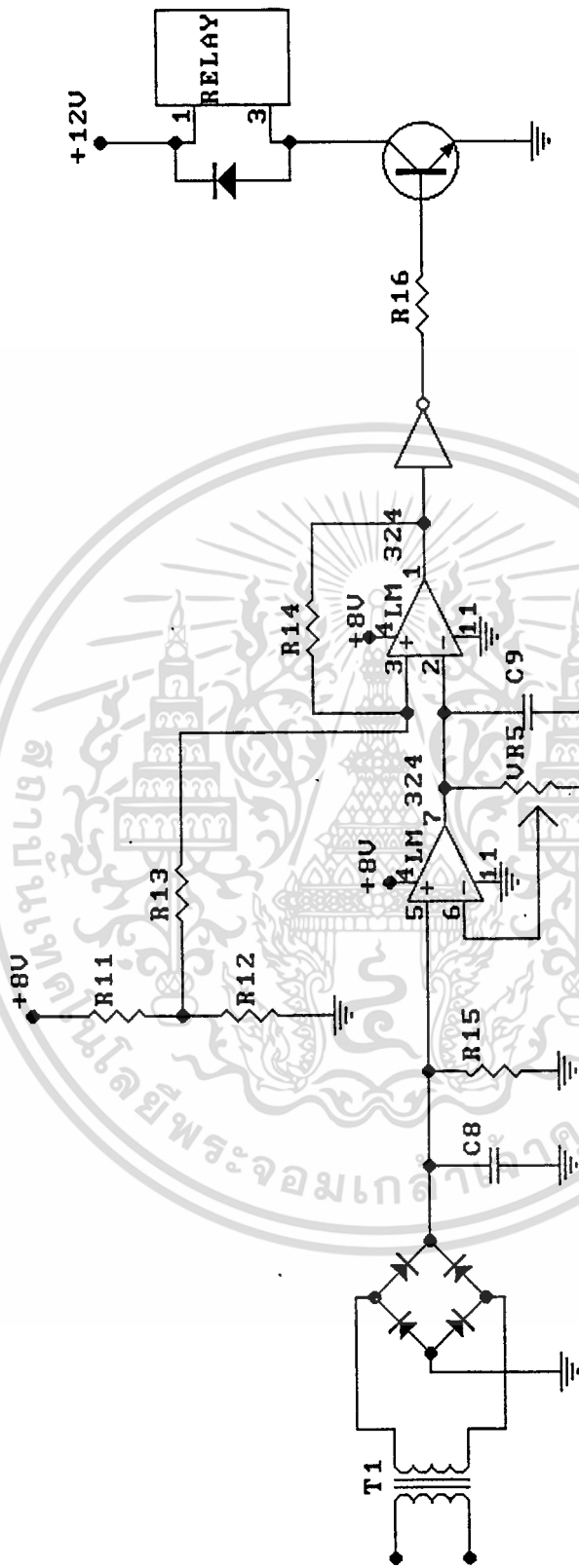
### 3.2.4 ส่วนของวงจรป้องกัน

ในที่นี้จะใช้ หม้อแปลงกระแส ( Current Transformer ) ต่อทางด้านเอาต์พุตที่โหลด และ นำแรงดันทางด้านทุติยภูมิ มาผ่าน วงจรเรียงกระแส ( Bridge Rectifier ) และ กรองให้เรียบด้วยตัวเก็บประจุ แต่จะได้แรงดันตรงที่มีค่าน้อยมาก ดังนั้นจึงต้องนำมาขยายแรงดัน แล้วนำไปเปรียบเทียบกับแรงดันอ้างอิงที่ตั้งค่าไว้ ดังนั้น เมื่อกระแสเกิน แรงดันก็จะมากกว่าค่าแรงดันอ้างอิงที่ตั้งไว้ เอาท์พุทจากการเปรียบเทียบจะเป็น ระดับต่ำ จึงนำเอาท์พุทของการเปรียบเทียบไปผ่าน อินเวอร์ต เกท แล้วนำไปขับทรานซิสเตอร์ เบอร์ BC 549 ซึ่งต่ออนุกรมกับ รีเลย์ ( Relay ) จะทำให้รีเลย์ ทำงาน และ ตัดการจ่ายไฟให้โหลด ตำแหน่งของการต่อ รีเลย์แสดงได้ดังรูปที่ 37



รูปที่ 37 แสดงตำแหน่งการต่อรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 38 แสดงการต่อวงจรป้องกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรป้องกัน จะมีประโยชน์ในการช่วยป้องกันไม่ให้สิ่งกระแสน้ำไปจ่ายไหลมากเกินไปจนเกิดการโอเวอร์โหลด ซึ่งทำให้อุปกรณ์ในวงจร อาทิ หม้อแปลง และ วงจรกรองซึ่งประกอบด้วย ตัวเก็บประจุ และ ตัวเหนี่ยวนำ ที่ออกแบบไว้เหมาะสมกับโหลดค่าหนึ่งๆ เท่านั้น พังได้ วงจรป้องกันจึงมีความจำเป็นทั้งนี้เพื่อป้องกันความเสียหายที่อาจเกิดขึ้นทั้งหมดนี้ได้



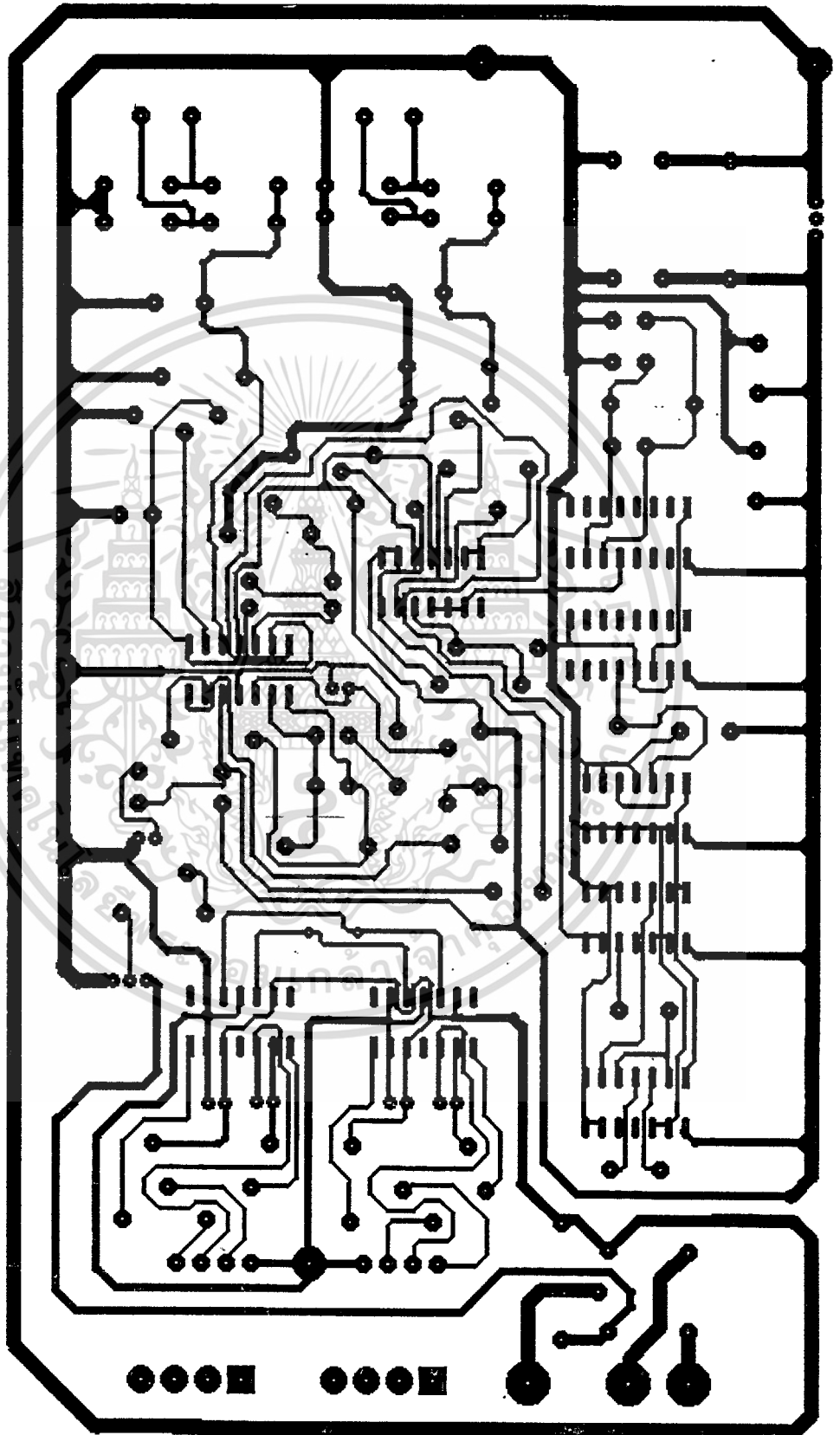
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### บทวิจารณ์และสรุป

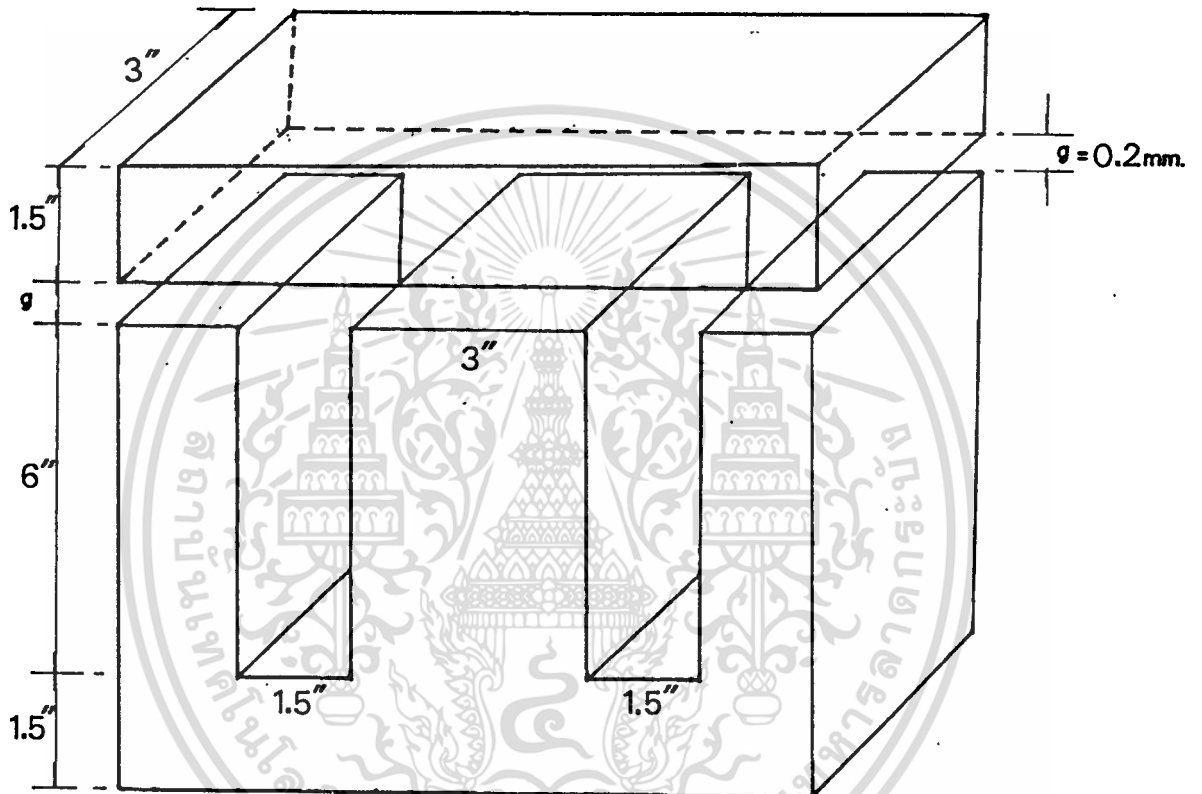
ในโครงการไอจีบีทีอินเวอร์เตอร์นี้ ได้ทดลองโดยใช้ไอจีบีทีเป็นอุปกรณ์สวิตชิง ในส่วนของวงจรได้ประยุกต์มาจากวงจรอินเวอร์เตอร์ทั่วไปที่ใช้ทรานซิสเตอร์เป็นอุปกรณ์สวิตชิง เหตุผลที่เลือกใช้ไอจีบีที เพราะไอจีบีทีมีกำลังงานสูญเสียต่ำกว่าทรานซิสเตอร์ ส่วนของวงจรขับเคลื่อนของไอจีบีที ได้ใช้ IR 2113 เป็นตัวขับ โครงการนี้ออกแบบไว้ที่ 400 VA 220 โวลต์ ใช้วงจรกรองสัญญาณ ซึ่งประกอบด้วยตัวเหนี่ยวนำ ( L ) และตัวเก็บประจุ ( C ) ซึ่งตามทฤษฎี Frequency Cut Off  $f = \frac{1}{2\pi\sqrt{LC}}$  ถ้าต้องการให้คัทออฟ ที่ความถี่ 50 Hz จะได้ผลคูณของ LC เท่ากับ  $(2\pi)^2$  ซึ่งในที่นี้มีได้หลายค่ามาก แต่ในแง่ความเป็นจริงจะทำการกำหนดค่า C ดายตัวแล้วจึงค่อยทำการคำนวณหาค่า L ทั้งนี้เนื่องจากค่า L สามารถพันเองให้ได้ค่าตามต้องการได้ แต่ค่า C ที่มีขายในท้องตลาดมีค่าจำกัด ขึ้นอยู่กับผู้ผลิตว่าจะผลิตค่าเท่าใดออกมาขายบ้าง และ ด้วยเหตุที่ LC มีได้หลายค่าจึงต้องสุ่มคำนวณให้ได้ค่าที่เหมาะสม สำหรับโครงการนี้ ในตอนแรกได้ลองสุ่มใช้ค่า C เท่ากับ 90 ไมโครฟารัด คำนวณได้ค่า L เท่ากับ 112.5 มิลลิเฮนรี่ แต่เมื่อทำการทดลองในวงจร พบว่าค่า C ที่ใช้มีค่ามากเกินไป ซึ่งทำให้เกิดการ Charge ประจุเข้าไปในวงจร โดยเฉพาะในช่วงที่ทำการเปิดเครื่อง ส่งผลให้อุปกรณ์ สวิตชิง ( IGBT. ) และ อุปกรณ์ขับ ( IR 2113 ) พัง จะเห็นว่า ถึงแม้ว่าจะคำนวณตามทฤษฎีก็ตาม อาจจะได้ไม่ได้ผลตามต้องการ ต้องมีปัจจัยอื่นๆ ประกอบด้วย จึงได้ทำการทดลองโดยเปลี่ยนค่าใหม่ โดยใช้ค่า C ต่ำๆ ประมาณ 5 ไมโครฟารัด และทำการคำนวณหาค่า L ตามทฤษฎี จึงได้เอาที่พุดออกมาตามต้องการ

ในส่วนของวงจรถูกกำเนิดสัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz , วงจรอินทิเกรต , วงจรเปรียบเทียบ และวงจรขับเคลื่อนได้ทำการจัดลงแผ่นปริ้น ( Print ) โดยใช้โปรแกรม PCB วาดลายปริ้น ซึ่งแผ่นปริ้นนี้จะช่วยอำนวยความสะดวกในการเคลื่อนย้าย เพราะมีการบัดกรีให้อุปกรณ์ทุกตัวติดอยู่กับแผ่นปริ้น จึงไม่มีการหลุดออกจากวงจรที่ต่อไว้ และ ช่วยป้องกันการต่อผิดพลาด เนื่องจากมีลายปริ้นบังคับอยู่ โอกาสที่จะต่อผิด ซึ่งอาจทำให้อุปกรณ์เสียหายจึงเป็นไปได้ยาก สำหรับ แผงวงจรจะเป็นดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 89 รูปแสดงลายวงจร ( Print )  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของการพันตัวเหนียวนำ ไซ้แกนเหล็กเป็นแกนกลาง ลักษณะของแกนเหล็กที่ไซ้มี ลักษณะคังรูป



รูปที่ 40 แสดงลักษณะแกนของตัวเหนียวนำที่ไซ้ในวงจรรอง สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNATIONAL RECTIFIER 

**HIGH VOLTAGE  
MOS GATE DRIVER**

**IR2113**

**General Description**

The IR2113 is a high voltage, high speed MOS-gated power device driver with independent high side and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS outputs or with LSTTL outputs using pull-up resistors. Output drivers use low impedance totem-pole arrangement designed for low cross-conduction current spike. Propagation delays for the two channels are matched to simplify use in high frequency application. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration that operates off high voltage rail up to 600 volts.

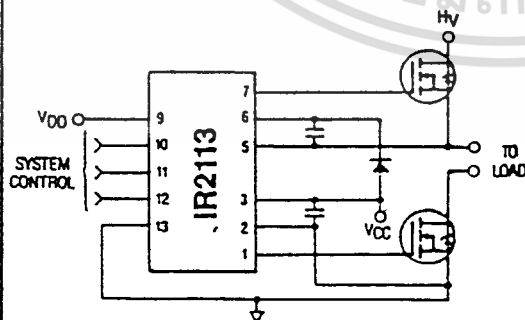
**Applications**

- High frequency switch-mode power supply
- DC and AC motor drives
- Electronic lamp ballast
- Battery charger
- Induction heating and welding
- Switching amplifier

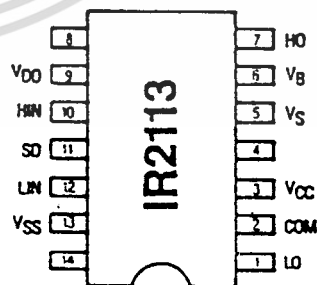
**Features**

- Floating supply designed for bootstrap operation
  - Operating offset range from -5V to +600V
  - $dv/dt$  immunity, rated at  $\pm 50V/ns$
  - Quiescent power dissipation of 1.6mW at 15V
- Wide output operating gate drive supply range from 10 to 20V
- Separate logic supply to interface with logic signal
  - Operating supply range from 5 to 20V
  - Logic and power ground operating offset range from -5 to +5V
- CMOS Schmitt-triggered inputs with hysteresis and pull-down
- Cycle by cycle edge-triggered shutdown logic
- Undervoltage lockout with hysteresis for both channels
- Output totem-pole driver designed to drive MOS-gated power devices
  - Peak current capability at 2A minimum
  - Switching time of 25ns typical into 1000pf load
- Matched propagation delay time for both channels
  - Typical 120ns turn-on delay and 94ns turn-off delay
  - Maximum rated matching differential of  $\pm 10ns$
- Latch immune CMOS. Withstand >2A reverse current at I/O pins

**Typical Connection**



**Pinout Assignment**



For mechanical specifications see back page

## IR2113

### Absolute Maximum Ratings

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The Thermal Resistance and Power Dissipation ratings are measured under board mounted and still air conditions.

Symbol	Parameter	Min	Max	Units	
V <sub>B</sub>	High Side Floating Supply Absolute Voltage	-0.5	V <sub>S</sub> +20	V	
V <sub>S</sub>	High Side Floating Supply Offset Voltage	-V <sub>BS</sub> - 0.5	600		
V <sub>HO</sub>	High Side Output Voltage	V <sub>S</sub> - 0.5	V <sub>B</sub> + 0.5		
V <sub>CC</sub>	Low Side Fixed Supply Voltage	-0.5	20		
V <sub>LO</sub>	Low Side Output Voltage	-0.5	V <sub>CC</sub> + 0.5		
V <sub>DD</sub>	Logic Supply Voltage	-0.5	V <sub>SS</sub> + 20		
V <sub>SS</sub>	Logic Supply Offset Voltage	V <sub>CC</sub> - 20	V <sub>CC</sub> + 0.5		
V <sub>IN</sub>	Logic Input Voltage (HIN, LIN & SD)	V <sub>SS</sub> - 0.5	V <sub>DD</sub> + 0.5		
dV <sub>S</sub> /dt	Allowable Offset Supply Voltage Transient (Fig. 16)	—	50		V/ns
P <sub>D</sub>	Package Power Dissipation @ T <sub>A</sub> ≤ 25°C (Fig. 19)	—	1.8		W
R <sub>thJA</sub>	Thermal Resistance, Junction to Ambient	—	75	°C/W	
T <sub>J</sub>	Junction Temperature	-55	150	°C	
T <sub>S</sub>	Storage Temperature	-55	150		
T <sub>L</sub>	Lead Temperature (Soldering, 10 seconds)	—	300		

### Recommended Operating Conditions

The Input/Output Logic Timing diagram is shown in Fig. 1. For proper operation the device should be used within the recommended conditions.

The V<sub>S</sub> and V<sub>SS</sub> offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in Fig. 2 and 3.

Symbol	Parameter	Min	Max	Units
V <sub>B</sub>	High Side Floating Supply Absolute Voltage	V <sub>S</sub> +10	V <sub>S</sub> +20	V
V <sub>S</sub>	High Side Floating Supply Offset Voltage	-5	600	
V <sub>HO</sub>	High Side Output Voltage	V <sub>S</sub>	V <sub>B</sub>	
V <sub>CC</sub>	Low Side Fixed Supply Voltage	10	20	
V <sub>LO</sub>	Low Side Output Voltage	0	V <sub>CC</sub>	
V <sub>DD</sub>	Logic Supply Voltage	V <sub>SS</sub> +5	V <sub>SS</sub> +20	
V <sub>SS</sub>	Logic Supply Offset Voltage	-5	5	
V <sub>IN</sub>	Logic Input Voltage (HIN, LIN & SD)	V <sub>SS</sub>	V <sub>DD</sub>	

### Dynamic Electrical Characteristics

V<sub>BIAS</sub> (V<sub>CC</sub>, V<sub>BS</sub>, V<sub>DD</sub>) = 15V and V<sub>SS</sub> = COM unless otherwise specified.

The dynamic electrical characteristics are measured using the test circuit as shown in Fig. 11.

Symbol	Parameter	T <sub>J</sub> = 25°C			T <sub>J</sub> = -55 to 150°C		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
t <sub>on</sub>	Turn-On Propagation Delay	—	120	150	—	260	ns	V <sub>S</sub> = 0V	Fig. 12
t <sub>off</sub>	Turn-Off Propagation Delay	—	94	125	—	220		V <sub>S</sub> = 600V	
t <sub>sd</sub>	Shutdown Propagation Delay	—	110	140	—	235		V <sub>S</sub> = 600V	
t <sub>r</sub>	Turn-On Rise Time	—	25	35	—	50	ns	C <sub>L</sub> = 1000pF	Fig. 13
t <sub>f</sub>	Turn-Off Fall Time	—	17	25	—	40		C <sub>L</sub> = 1000pF	
M <sub>ton</sub>	Delay Matching, HS and LS Turn-On	—	—	10	—	—	ns	H <sub>ton</sub> -L <sub>ton</sub>	Fig. 14
M <sub>toff</sub>	Delay Matching, HS and LS Turn-Off	—	—	10	—	—		H <sub>toff</sub> -L <sub>toff</sub>	
DH <sub>ton</sub>	Deadtime, LS Turn-Off to HS Turn-On	16	28	36	—	—	ns	(H <sub>ton</sub> -L <sub>toff</sub> )	Fig. 15
DL <sub>ton</sub>	Deadtime, HS Turn-Off to LS Turn-On	16	28	36	—	—		(L <sub>ton</sub> -H <sub>toff</sub> )	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

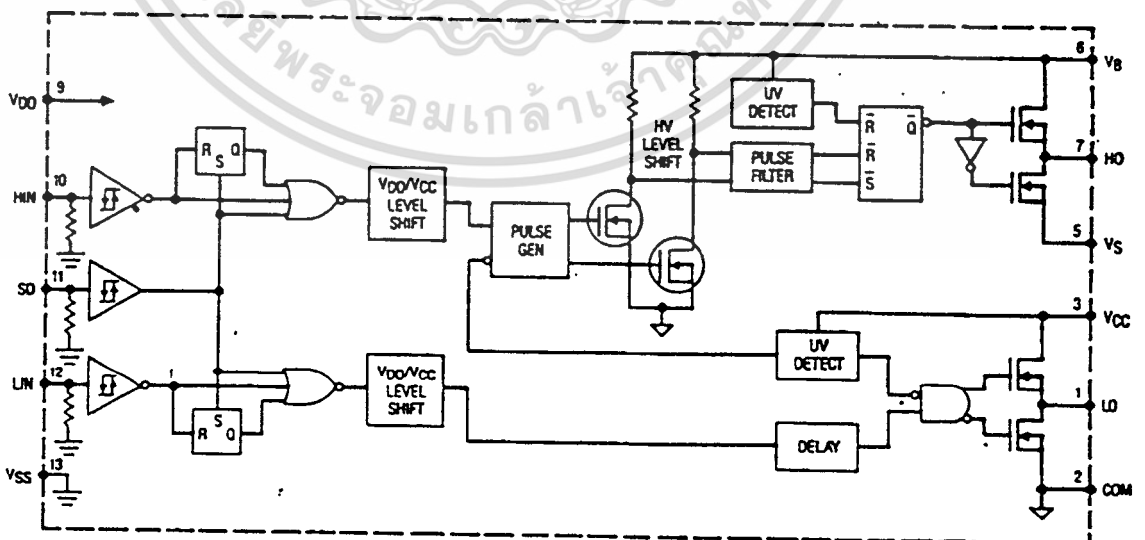
**Static Electrical Characteristics**

VBIAS (VCC, VBS, VDD) = 15V unless otherwise specified.

The VIN, VTH and IIN parameters are referenced to VSS and are applicable to all three logic Input Pins: HIN, LIN and SD. The VO and IO parameters are referenced to COM or VS and are applicable to the respective Output Pins: HO or LO.

Symbol	Parameter	Tj = 25°C			Tj = -55 to 150°C		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
VIH	Logic "1" Input Voltage	3.1	—	—	3.3	—	V	VDD = 5V	Fig. 4
		6.4	—	—	6.8	—		VDD = 10V	
		9.5	—	—	10	—		VDD = 15V	
		12.8	—	—	13.3	—		VDD = 20V	
VIL	Logic "0" Input Voltage	—	—	1.8	—	1.7		VDD = 5V	
		—	—	3.8	—	3.6		VDD = 10V	
		—	—	6	—	5.7		VDD = 15V	
		—	—	8.3	—	7.9		VDD = 20V	
VOH	High Level Output Voltage, VBIAS-VO	—	0.7	1.2	—	1.5	V	VIN = VIH, IO = 0A	Fig. 10
VOL	Low Level Output Voltage, VO	—	—	0.1	—	0.1		VIN = VIL, IO = 0A	
ILK	Offset Supply Leakage Current	—	—	50	—	250	µA	VB = VS = 600V	Fig. 5
IQBS	Quiescent VGS Supply Current	—	125	230	—	500		VIN = VIH or VIL	Fig. 6
IQCC	Quiescent VCC Supply Current	—	180	340	—	600		VIN = VIH or VIL	Fig. 7
IQDD	Quiescent VDD Supply Current	—	5	30	—	60		VIN = VIH or VIL	
IIN+	Logic "1" Input Bias Current	—	15	30	—	70		VIN = 15V	Fig. 8
IIN-	Logic "0" Input Bias Current	—	—	1	—	10	VIN = 0V		
VBSUV+	VBS Supply Undervoltage Positive Going Threshold	7.7	8.7	9.7	—	—	V		Fig. 9
VBSUV-	VBS Supply Undervoltage Negative Going Threshold	7.3	8.3	9.3	—	—			
VCCUV+	VCC Supply Undervoltage Positive Going Threshold	7.6	8.6	9.6	—	—			
VCCUV-	VCC Supply Undervoltage Negative Going Threshold	7.2	8.2	9.2	—	—			
IO+	Output High Short Circuit Pulsed Current	2	—	—	—	—	A	VOUT = 0V, VIN = 15V, PW <= 10 µs	
IO-	Output Low Short Circuit Pulsed Current	2	—	—	—	—		VOUT = 15V, VIN = 0V, PW <= 10 µs	

**Functional Block Diagram**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IR2113

## Typical Performance Characteristics

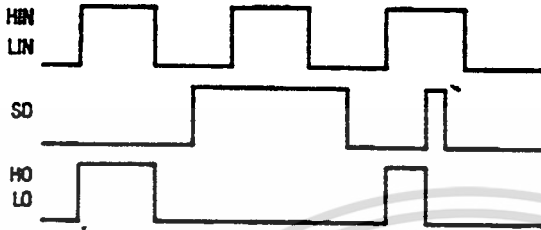


Fig. 1 — Input/Output Timing Diagram

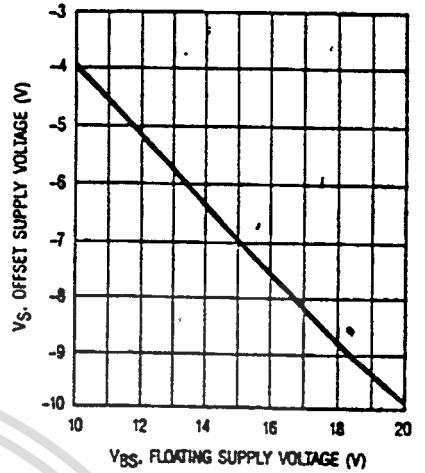


Fig. 2 — Maximum V<sub>S</sub> Negative Offset vs. V<sub>BS</sub> Supply Voltage (For Proper I/O Logic Transition)

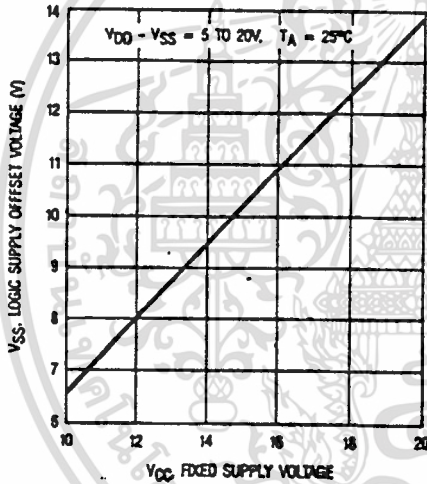


Fig. 3 — Maximum V<sub>SS</sub> Positive Offset Voltage vs. V<sub>CC</sub> Supply Voltage (For Proper I/O Logic Transition)

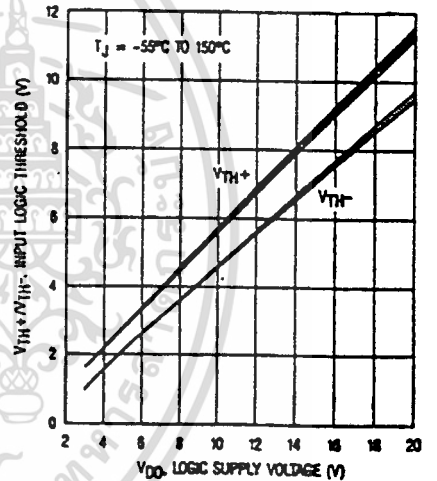


Fig. 4 — Input Logic Threshold vs. V<sub>DD</sub> Supply Voltage

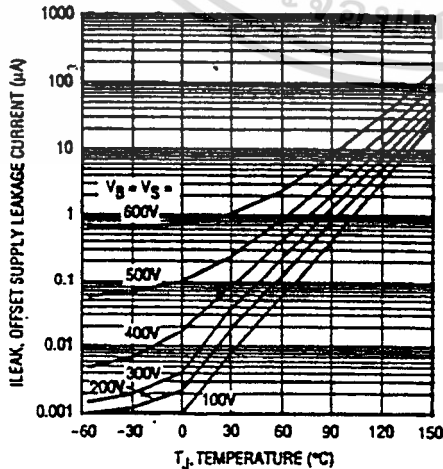


Fig. 5 — Offset Supply Leakage Current vs. Temperature

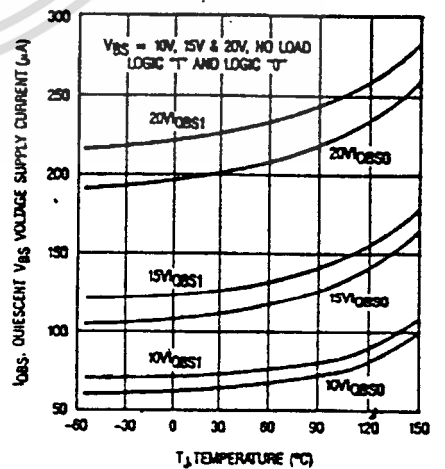


Fig. 6 — Quiescent V<sub>BS</sub> Supply Current vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

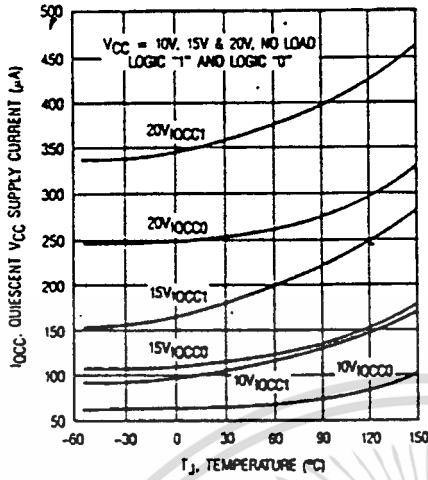


Fig. 7 — Quiescent V<sub>CC</sub> Supply Current vs. Temperature

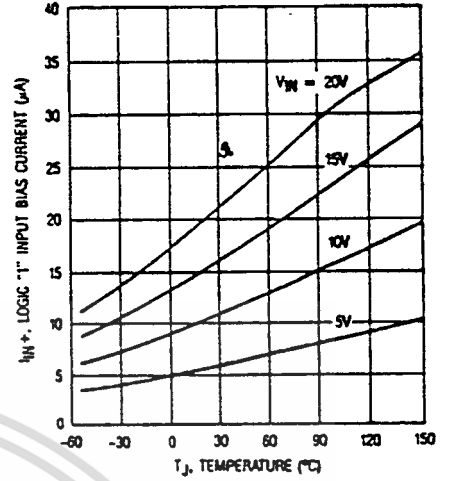


Fig. 8 — Logic '1' Input Bias Current vs. Temperature

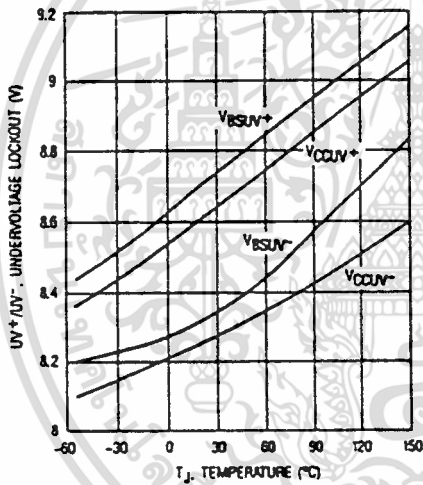


Fig. 9 — Undervoltage Lockout vs. Temperature

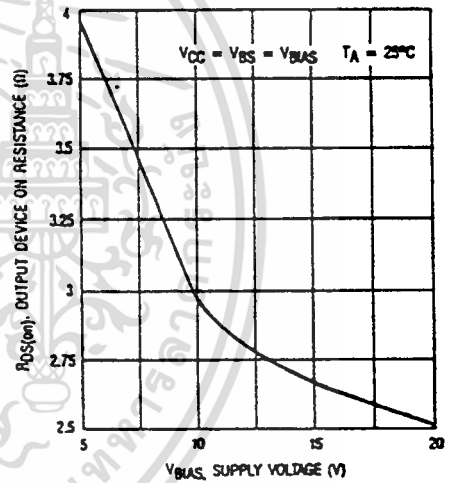


Fig. 10 — Output Device On Resistance vs. Supply Voltage

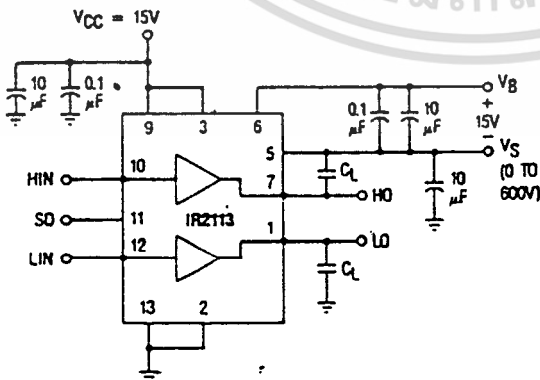


Fig. 11a — Switching Time Test Circuit

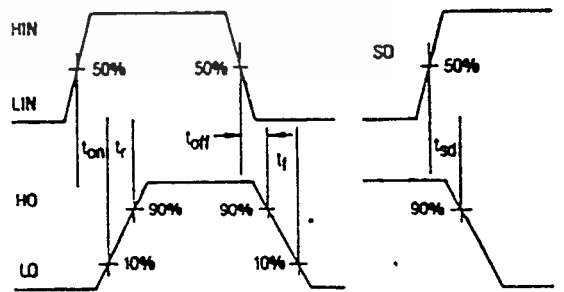


Fig. 11b — Switching Time Waveform Definition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IR2113

## Typical Performance Characteristics

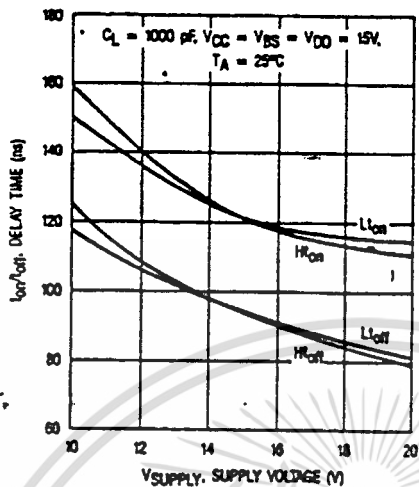


Fig. 12a — Delay Time vs. Supply Voltage

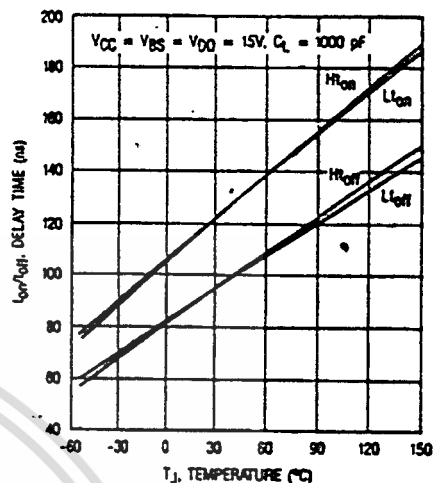


Fig. 12b — Delay Time vs. Temperature

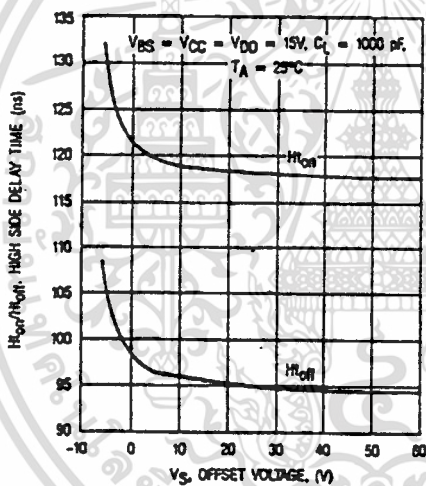


Fig. 12c — High Side Delay Time vs.  $V_G$  Offset Voltage

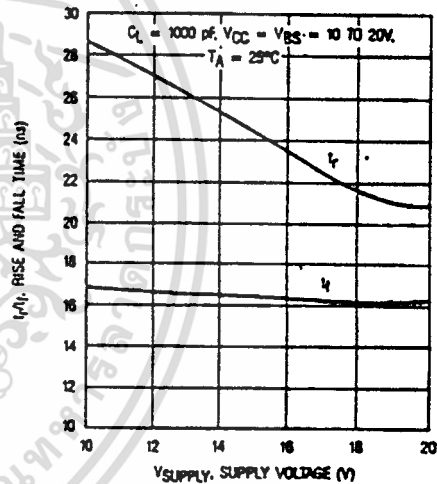


Fig. 13a — Rise and Fall Time vs. Supply Voltage

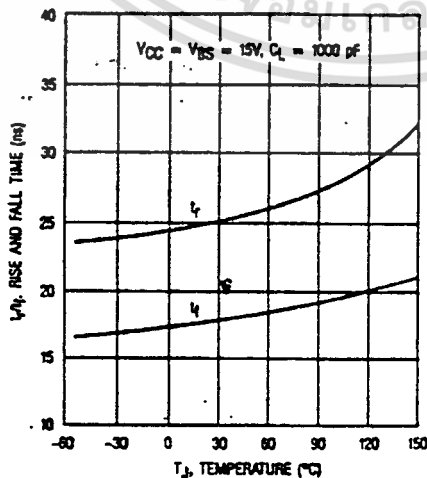


Fig. 13b — Rise and Fall Time vs. Temperature

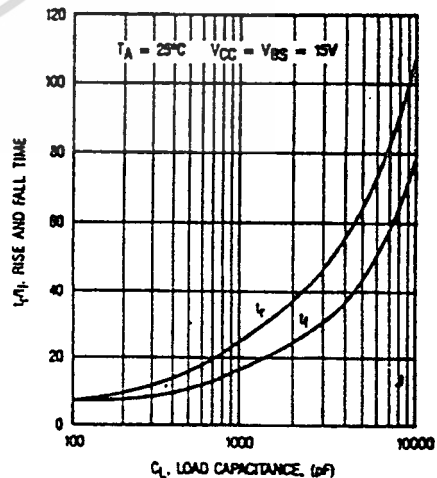
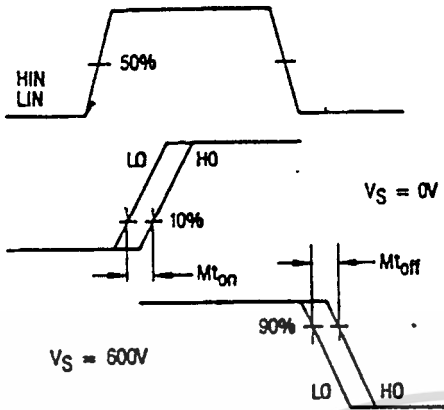


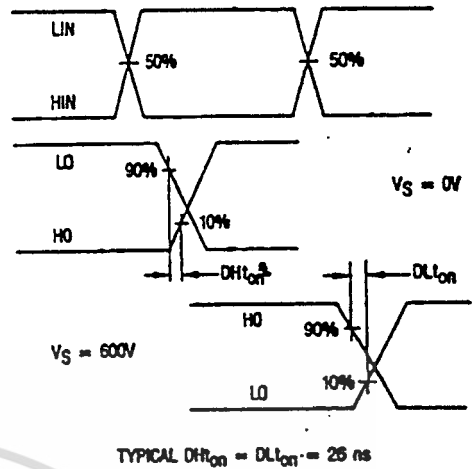
Fig. 13c — Rise Time/Fall Time vs. Load Capacitance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

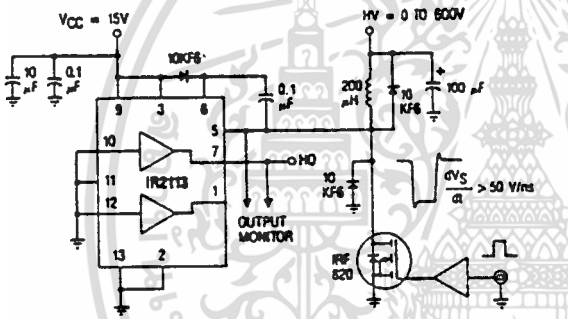
**Typical Performance Characteristics**



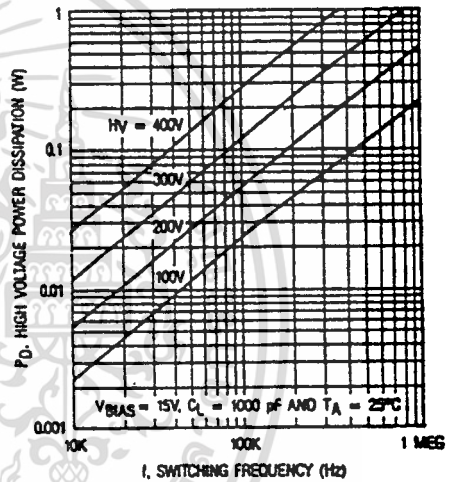
TYPICAL  $Mt_{on} = Mt_{off} = 0$  ns  
**Fig. 14 — Delay Matching Waveform Definitions**



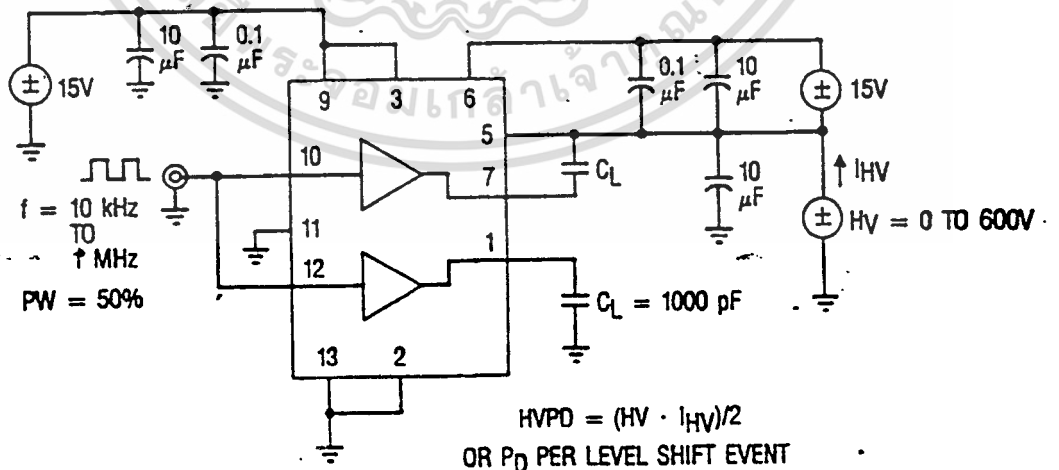
**Fig. 15 — Deadtime Waveform Definitions**



**Fig. 16 — Floating Supply Voltage Transient Test Circuit**



**Fig. 17a — High Voltage Power Dissipation vs. Switching Frequency**



$$HVPD = (HV \cdot I_{HV})/2$$

OR  $P_D$  PER LEVEL SHIFT EVENT

**Fig. 17b — High Voltage Power Dissipation Test Circuit**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IR2113

## Typical Performance Characteristics

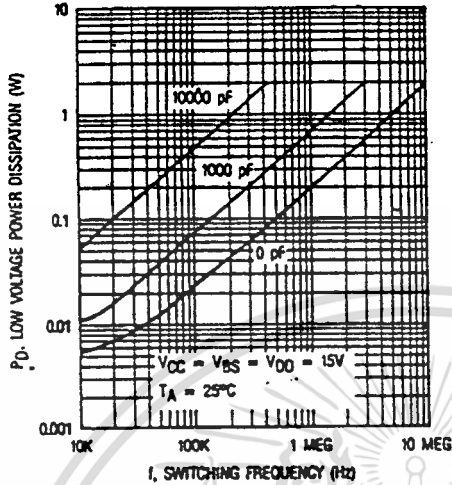


Fig. 18a — Low Voltage Power Dissipation vs. Switching Frequency

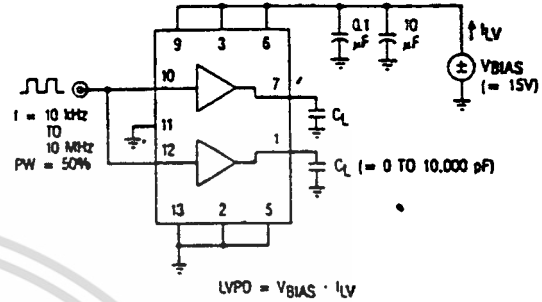


Fig. 18b. — Low Voltage Power Dissipation Test Circuit

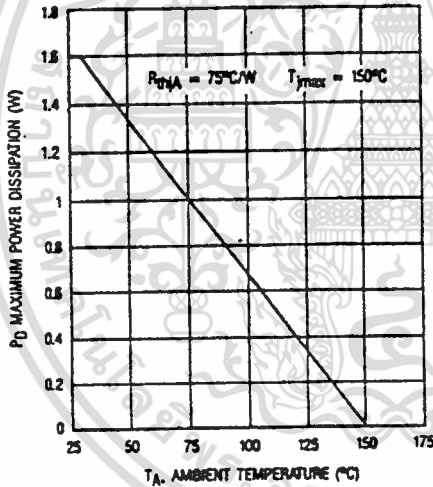


Fig. 19 — Maximum Power Dissipation vs. Ambient Temperature

HEXFET SIZE	TYPICAL $t_r$	TYPICAL $t_f$
2	25 ns	17 ns
3	38 ns	23 ns
4	53 ns	34 ns
5	78 ns	54 ns
6	116 ns	74 ns

Fig. 20 — HEXFET Die Size vs Switching Time ( $V_{BIAS} = 15V$ )

HEXFET TYPE	HV = 100V	200V	300V	400V
820	2000	1200	700	350
830	1600	1100	640	330
840	1100	820	540	300
P450	640	540	400	250
P460	490	460	340	230

$T_A = 25^\circ C$  AND  
 $V_{BIAS} = 15V$

Fig. 21 — Maximum Switching Frequency,  $f_{max}$  (kHz)

( $f_{max}$  = switching frequency at which  $T_j = T_{jmax}$  and is derived from calculation using typical electrical and thermal ratings. For operation at higher  $T_A$ ,  $f_{max}$  should

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Functional Description

The IR2113 is a monolithic high voltage, high speed two channel power MOSFET or IGBT driver. Refer to the section on Functional Block Diagram for the internal partitioning of the various circuit blocks. The driver translates logic input signals into corresponding "in-phase" low impedance outputs. The low side channel output (LO) is referenced to a fixed rail ( $V_{CC}$ ) and the high side channel output (HO) is referenced to a floating rail ( $V_{SS}$ ) with offset capability up to 600V.

The logic circuit provides the control pulses for the two output channels corresponding to the logic inputs as indicated by the Input/Output Timing Diagram in Fig. 1. The HO and LO outputs are in phase with the HIN and LIN logic inputs. The two outputs will turn off when the SD input switches high and the outputs will remain off even after the SD input returns to low until the next rising edge of the respective inputs. In the case when  $V_{CC}$  is below the undervoltage trip point the UV detect circuit will send a shutdown signal to disable both channels. Also a separate UV detect block is used to disable the high side channel when  $V_{SS}$  is below its own undervoltage trip point. The logic inputs use Schmitt trigger circuits with a hysteretic band of  $0.1 \cdot V_{DD}$  to provide high noise immunity and can accept inputs with slow rise time. The logic circuit is referenced to its own logic supply to allow the use of a lower supply voltage than the output operating supply voltage. A high noise immunity  $V_{DD}/V_{CC}$  level-shifting circuit is used to translate logic signal to the output drivers. With a  $\pm 5V$  rated offset capability between the logic ground ( $V_{SS}$ ) and power ground (COM), the logic circuit is unaffected by the noise coupling generated by the switching action of the output drivers.

Propagation delay for the two channels are matched using the low side delay circuit to simplify the timing requirements of the control pulses. The turn-on delay is matched at 120ns for the low side channel ( $L_{on}$ ) and the high side channel ( $H_{on}$ ) with  $V_S$  at 0V since the high side turn-on command is usually executed when  $V_S$  is at or near 0V. The turn-off delay is matched at 94ns for the low side channel ( $L_{off}$ ) and the high side channel ( $H_{off}$ ) with  $V_S$  at 600V since the high side turn-off command is usually executed after the high side power MOSFET is "on" and  $V_S$  is at or near the high voltage rail.

Both channels use identical low cross-conduction totem pole output connected transistors. The output driver consists of two N-channel MOSFETs with peak current capability above 2A and on resistance of less than 3 ohms (Fig. 10). One output MOSFET is connected as a source follower and the other in common source configuration. Because of the totem pole arrangement the rise time is slower than the fall time driving capacitive load. For a typical 3300pf load the rise and fall times are 50ns and 33ns respectively.

For the high side channel, narrow "On" and "Off" pulses triggered respectively by the rising and the falling edge of HIN are generated by the pulse generator. The respective pulses are used to drive separate high voltage DMOS level translators that set or reset a RS latch operating off the floating rail. Level shifting of the ground referenced HIN signal is thus accomplished by transposing the signal references to the floating rail. Because each high voltage DMOS level

translator is turned on for only the duration of the short "On" or "Off" pulses with each set or reset event, power dissipation is minimized. False triggering of the RS latch from fast  $dv/dt$  transients on the  $V_S$  node is effectively differentiated from normal pull-down pulses through a pulse discriminator circuit such that the high side channel is essentially immune to any magnitude of  $dv/dt$  value. Also the high voltage level shifting circuit is designed to function normally even when the  $V_S$  node swings more than 5V below the COM pin. This condition can often occur during the recirculation period of the output free-wheeling diode.

## Application Guidelines

(Also see Application Note AN-978A, DT92-1, DT92-2, DT92-3, DT92-4, DT92-5 for details)

The IR2113 is typically used to drive two high voltage N-channel power MOSFETs or IGBTs configured in half-bridge, dual-forward or other topologies. The fixed rail referenced output is used to drive a low side connected power MOSFET. The floating output channel is used to drive a power MOSFET in the high side configuration that requires an over-rail gate drive. Refer to the section on Typical Applications for the various circuit topologies where the IR2113 is applicable.

Typically, the floating supply is derived from the fixed supply using a bootstrap technique as shown in the section on Typical Connection. The charging diode must have a voltage withstand capability higher than the peak HV bus voltage. To minimize power dissipation a fast recovery diode is recommended. The value of the bootstrap capacitor depends on the switching frequency, duty cycle and gate charge requirement of the power MOSFET. The voltage across the capacitor should not be allowed to drop below the under-voltage lockout threshold, otherwise protective shutdown will occur. A 0.1  $\mu F$  capacitor is usually suitable for applications switching above 5 KHz.

Supply bypass capacitors between  $V_{CC}$  and COM and between  $V_{DD}$  and  $V_{SS}$  are required to supply the transient current needed for switching the capacitive loads. These capacitors, together with the reservoir capacitor across  $V_B$  and  $V_S$ , must be connected close to the device. A 0.1  $\mu F$  ceramic disk capacitor in parallel with a 1  $\mu F$  tantalum capacitor is recommended for  $V_{CC}$  bypass. A 0.1  $\mu F$  ceramic disk capacitor is usually adequate for the logic supply.

The outputs of the IR2113 are designed to deliver gate drives for fast switching speed even for high current power MOSFETs with relatively high gate charge requirement. The typical switching speed for various standard power MOSFET sizes is shown in Fig. 20. To minimize inductance in the gate drive loop, each MOSFET should have its own dedicated connection going to Pin 2 and 5 of the IR2113 for the return of the gate drive signal. For smaller power MOSFETs a series gate resistor for each output is recommended to limit switching speed. The value of the gate resistor depends on EMI requirement, switching losses and the maximum allowable  $dv/dt$ .

The total power dissipation of the IR2113 is a function of HV bus voltage,  $V_{CC}$  and  $V_{DD}$  voltages, switching frequency, duty cycle, delivered gate drives charge, and operating junction temperature. The total dissipation can be divided into two categories: High voltage and low voltage switching.

## IR2113

The high voltage dissipation can be calculated by the following formula:

$$PD(HV) = \underbrace{HV \cdot I_{LK} \cdot d}_{\text{static}} + \underbrace{(V_{Bon} + V_{Boff}) \cdot Q_p \cdot f}_{\text{dynamic}}$$

with HV the high voltage bus voltage,  $I_{LK}$  the leakage current of  $V_B$  to ground,  $d$  the duty cycle of the high side switch,  $Q_p$  the pulsed charge of high voltage level shifter,  $V_{Bon}$  the average voltage of  $V_B$  during the turn-on pulse,  $V_{Boff}$  the average voltage of  $V_B$  during the turn-off pulse and  $f$  the switching frequency of the high side channel. The level shifting losses are usually much larger than the leakage losses such that the static term can be neglected for most applications. Fig. 17 shows the total high voltage dissipation as a function of switching frequency at various fixed  $V_S$  voltage level. Note that the graph only shows the high voltage power dissipation per set or reset event at the particular fixed

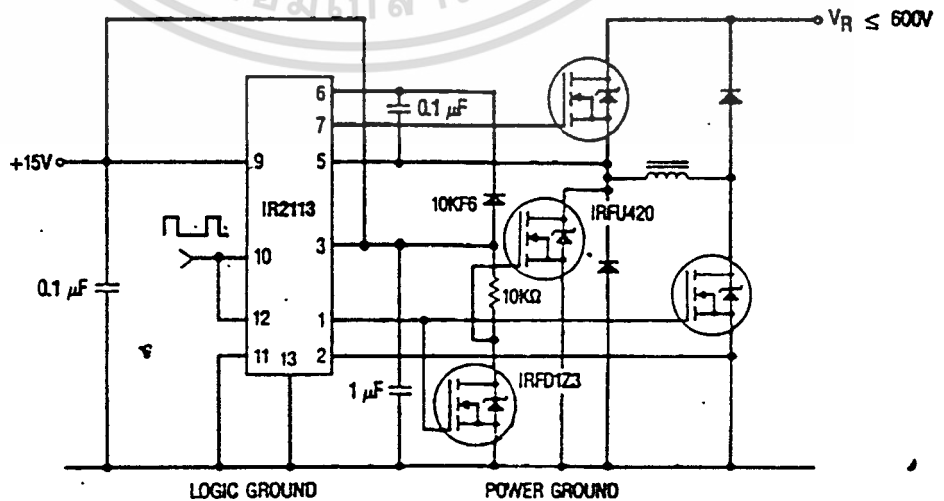
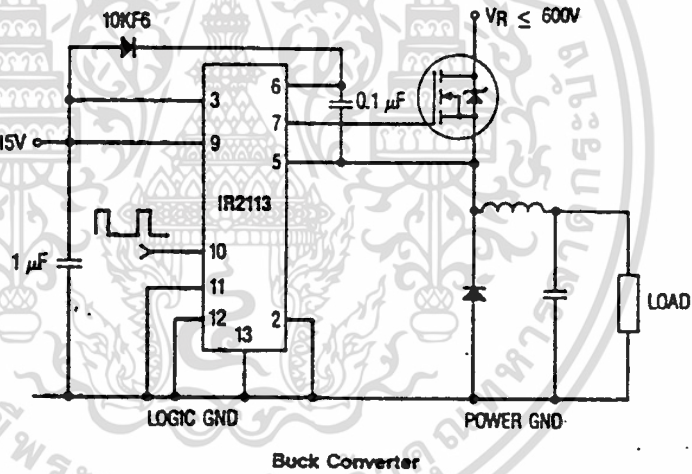
$V_S$  level. Keep in mind that in actual application  $V_S$  is swinging during the level shifting event.

The low voltage dissipation can be calculated by the following formula:

$$PD(LV) = \underbrace{V_{bias} \cdot I_{Q_{tot}}}_{\text{static}} + \underbrace{2 \cdot V_{bias} \cdot Q_g \cdot f + V_{bias} \cdot Q_{cmos} \cdot f}_{\text{dynamic}}$$

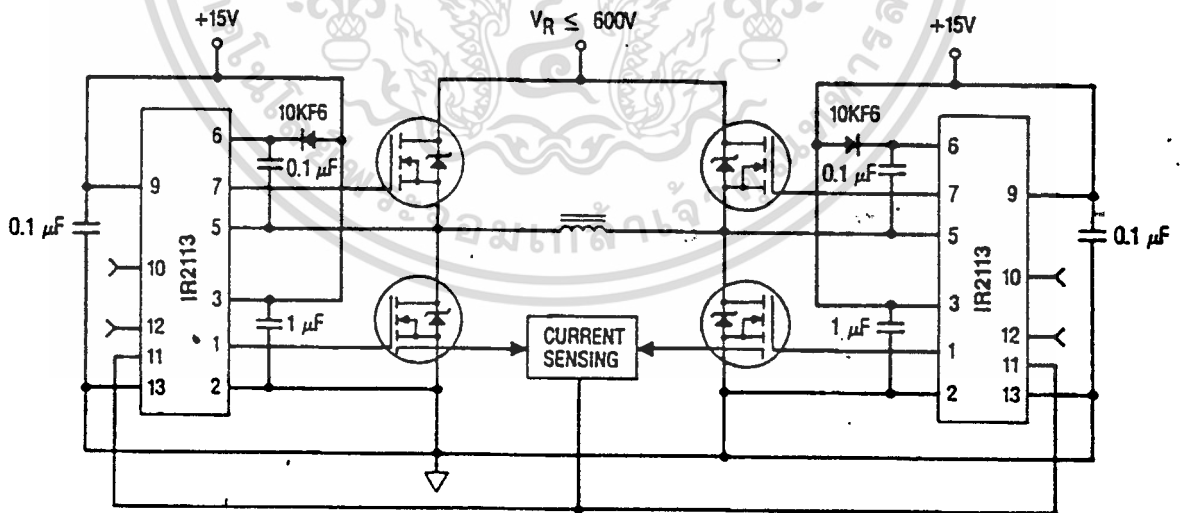
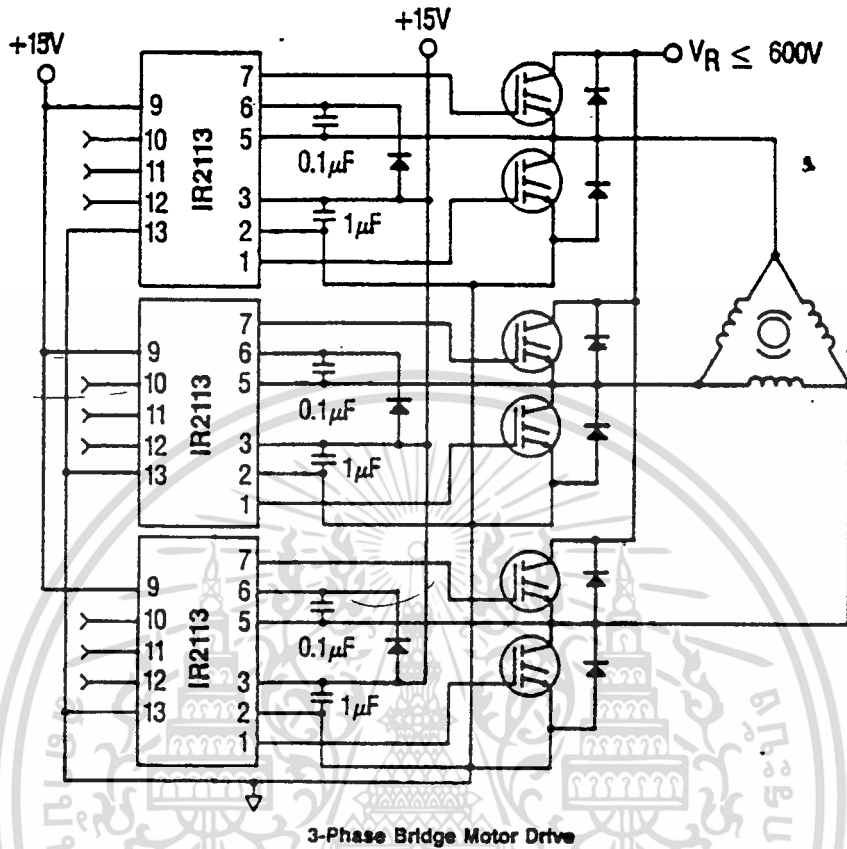
with  $V_{bias}$  the low voltage bias voltage assuming  $V_{DD} = V_{CC} = V_{BS}$ ,  $I_{Q_{tot}}$  the total quiescent current,  $Q_g$  the delivered gate charge per driven MOSFET,  $f$  the switching frequency and  $Q_{cmos}$  the switching losses associated with the internal CMOS circuitry. The quiescent losses are usually much smaller than the dynamic losses such that the static term can be neglected. Fig. 18 shows the total low voltage power dissipation as a function of switching frequency at various load conditions. The switching losses associated with internal circuitry ( $Q_{cmos}$ ) are shown in the graph for the case of "0 pf" loading condition.

## Typical Applications



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications Continued

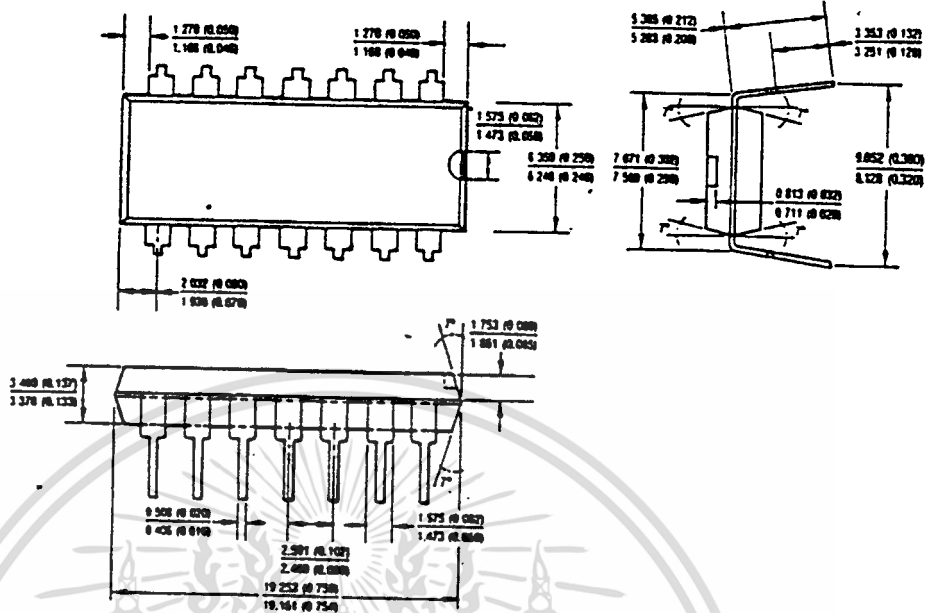


**H-Bridge**  
 Typical implementation of an H-bridge with cycle-by-cycle current mode control

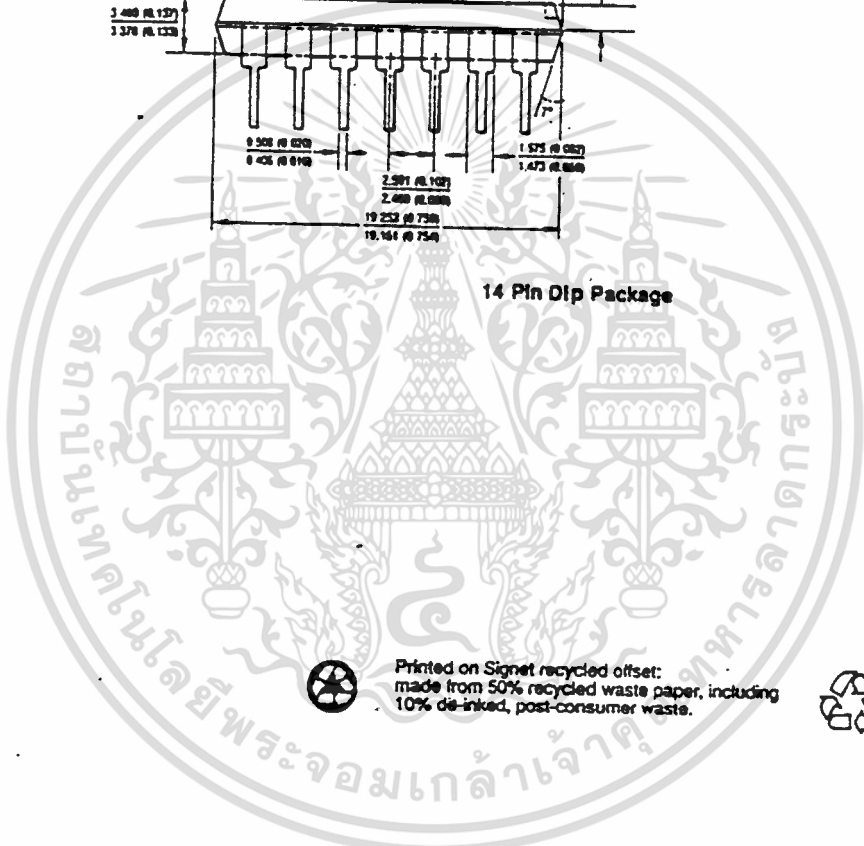
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2113

Mechanical Specification



14 Pin Dip Package



Printed on Signet recycled offset:  
made from 50% recycled waste paper, including  
10% de-inked, post-consumer waste.



**International  
IOR Rectifier**

WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245, Tel: (310) 322-3331, Tlx: 4720403  
EUROPEAN HEADQUARTERS: Hurst Green, Oxted, Surrey RH8 9BB England, Tel: (0883) 713215, Tlx: 95219

IR CANADA: 101 Bendley St., Markham, Ontario L3R 3L1, Tel: (416) 475-1857, IR GERMANY: Saalburgerstrasse 157, D-6380 Bad Homburg, Tel: 6172-37088, IR ITALY: Via Ugurta 48  
10071 Borgaro, Torino, Tel: (011) 470 1484, IR FAR EAST: K&H Building, 30-4 Minshibusukuro 3-Chrome, Toshima-ku, Tokyo 171 Japan, Tel: (03) 963 0641, IR SOUTHEAST ASIA:  
190 Middle Road, HEX 10-01 Fortune Centre, Singapore 0798, Tel: (65) 336 3622.

Sales Offices, Agents and Distributors in Major Cities Throughout the World.

Printed in U.S.A. 1092

Date and specifications subject to change without notice. (1988)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# COPY

## International IR Rectifier

PD - 9.1047A

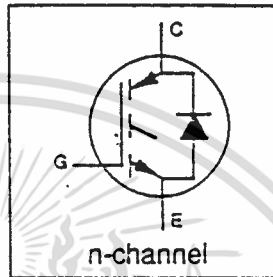
## IRGPH50MD2

**INSULATED GATE BIPOLAR TRANSISTOR  
WITH ULTRAFAST SOFT RECOVERY  
DIODE**

**Short Circuit Rated  
Fast CoPack IGBT**

**Features**

- Short circuit rated -10 $\mu$ s @ 125°C, V<sub>GE</sub> = 15V
- Switching-loss rating includes all "tail" losses
- HEXFRED™ soft ultrafast diodes
- Optimized for medium operating frequency (1 to 10kHz) See Fig. 1 for Current vs. Frequency curve

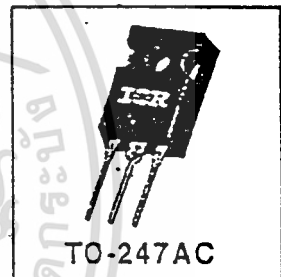


$V_{CES} = 1200V$
$V_{CE(sat)} \leq 2.9V$
@ V <sub>GE</sub> = 15V, I <sub>C</sub> = 23A

**Description**

Co-packaged IGBTs are a natural extension of International Rectifier's well known IGBT line. They provide the convenience of an IGBT and an ultrafast recovery diode in one package, resulting in substantial benefits to a host of high-voltage, high-current, applications.

These new short circuit rated devices are especially suited for motor control and other applications requiring short circuit withstand capability.



**Absolute Maximum Ratings**

	Parameter	Max.	Units
V <sub>CES</sub>	Collector-to-Emitter Voltage	1200	V
I <sub>C</sub> @ T <sub>C</sub> = 25°C	Continuous Collector Current	42	A
I <sub>C</sub> @ T <sub>C</sub> = 100°C	Continuous Collector Current	23	
I <sub>CM</sub>	Pulsed Collector Current $\Phi$	84	
I <sub>LM</sub>	Clamped Inductive Load Current $\Phi$	84	
I <sub>F</sub> @ T <sub>C</sub> = 100°C	Diode Continuous Forward Current	15	A
I <sub>FM</sub>	Diode Maximum Forward Current	84	
t <sub>sc</sub>	Short Circuit Withstand Time	10	$\mu$ s
V <sub>GE</sub>	Gate-to-Emitter Voltage	$\pm$ 20	V
P <sub>D</sub> @ T <sub>C</sub> = 25°C	Maximum Power Dissipation	200	W
P <sub>D</sub> @ T <sub>C</sub> = 100°C	Maximum Power Dissipation	78	
T <sub>J</sub>	Operating Junction and	-55 to +150	°C
T <sub>STG</sub>	Storage Temperature Range		
	Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	
	Mounting torque, 6-32 or M3 screw.	10 lbf·in (1.1 N·m)	

**Thermal Resistance**

	Parameter	Min.	Typ.	Max.	Units
R <sub>θJC</sub>	Junction-to-Case - IGBT	—	—	0.64	°C/W
R <sub>θJC</sub>	Junction-to-Case - Diode	—	—	0.83	
R <sub>θCS</sub>	Case-to-Sink, flat, greased surface	—	0.24	—	
R <sub>θJA</sub>	Junction-to-Ambient, typical socket mount	—	—	40	
Wt	Weight	—	6 (0.21)	—	g (oz)

C-481,

Revision 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IRGPH50MD2



## Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Conditions	
$V_{BR(ICES)}$	1200	—	—	V	$V_{GE} = 0V, I_C = 250\mu A$	
$\Delta V_{BR(ICES)}/\Delta T_J$	—	1.1	—	$V/^\circ\text{C}$	$V_{GE} = 0V, I_C = 1.0mA$	
$V_{CE(on)}$	Collector-to-Emitter Saturation Voltage	—	2.3	2.9	V	$I_C = 23A, V_{GE} = 15V$ See Fig. 2, 5
		—	3.0	—		
		—	2.8	—		
$V_{GE(th)}$	Gate Threshold Voltage	3.0	—	5.5	$V_{CE} = V_{GE}, I_C = 250\mu A$	
$\Delta V_{GE(th)}/\Delta T_J$	Temperature Coeff. of Threshold Voltage	—	-13	—	$mV/^\circ\text{C}$	$V_{CE} = V_{GE}, I_C = 250\mu A$
$g_{fs}$	Forward Transconductance	11	15	—	S	$V_{CE} = 100V, I_C = 23A$
$I_{CES}$	Zero Gate Voltage Collector Current	—	—	250	$\mu A$	$V_{GE} = 0V, V_{CE} = 1200V$
		—	—	6500		$V_{GE} = 0V, V_{CE} = 1200V, T_J = 150^\circ\text{C}$
$V_{FM}$	Diode Forward Voltage Drop	—	2.5	3.0	V	$I_C = 16A$ See Fig. 13
		—	2.1	2.5		$I_C = 16A, T_J = 150^\circ\text{C}$
$I_{GES}$	Gate-to-Emitter Leakage Current	—	—	$\pm 100$	nA	$V_{GE} = \pm 20V$

## Switching Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Conditions	
$Q_g$	—	89	130		$I_C = 23A$	
$Q_{ge}$	—	22	33	nC	$V_{CC} = 400V$	
$Q_{gc}$	—	26	39		See Fig. 8	
$t_{d(on)}$	—	100	—		$T_J = 25^\circ\text{C}$	
$t_r$	—	140	—	ns	$I_C = 23A, V_{CC} = 960V$	
$t_{d(off)}$	—	510	770		$V_{GE} = 15V, R_G = 5.0\Omega$	
$t_f$	—	470	730		Energy losses include "tail" and diode reverse recovery.	
$E_{on}$	—	3.0	—		See Fig. 9, 10, 11, 18	
$E_{off}$	—	8.0	—	mJ		
$E_{ts}$	—	11	17			
$t_{sc}$	10	—	—	$\mu s$	$V_{CC} = 720V, T_J = 125^\circ\text{C}$ $V_{GE} = 15V, R_G = 5.0\Omega$	
$t_{d(on)}$	—	86	—		$T_J = 150^\circ\text{C}$ See Fig. 9, 10, 11, 18	
$t_r$	—	130	—	ns	$I_C = 23A, V_{CC} = 960V$	
$t_{d(off)}$	—	300	—		$V_{GE} = 15V, R_G = 5.0\Omega$	
$t_f$	—	920	—		Energy losses include "tail" and diode reverse recovery	
$E_{ts}$	—	20	—	mJ		
$L_E$	—	13	—	nH	Measured 5mm from package	
$C_{ies}$	—	1900	—		$V_{GE} = 0V$	
$C_{oes}$	—	140	—	pF	$V_{CC} = 30V$ See Fig. 7	
$C_{res}$	—	24	—		$f = 1.0MHz$	
$t_{rr}$	Diode Reverse Recovery Time	—	90	135	ns	$T_J = 25^\circ\text{C}$ See Fig. 14
		—	164	245		$T_J = 125^\circ\text{C}$
$I_{rr}$	Diode Peak Reverse Recovery Charge	—	5.8	10	A	$T_J = 25^\circ\text{C}$ See Fig. 15
		—	3.3	15		$T_J = 125^\circ\text{C}$
$Q_{rr}$	Diode Reverse Recovery Charge	—	260	675	nC	$T_J = 25^\circ\text{C}$ See Fig. 16
		—	680	1838		$T_J = 125^\circ\text{C}$
$dv_{rec}/dt$	Diode Peak Rate of Fall of Recovery During $t_b$	—	120	—	A/ $\mu s$	$T_J = 25^\circ\text{C}$ See Fig. 17
		—	76	—		$T_J = 125^\circ\text{C}$

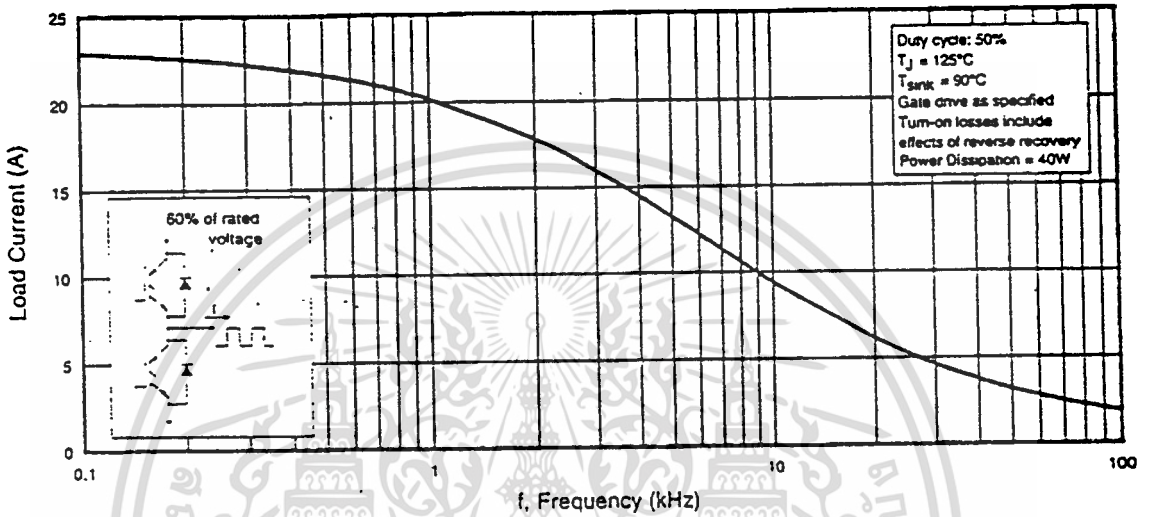
**Notes:**

① Repetitive rating;  $V_{GE} = 20V$ , pulse width limited by max. junction temperature. ( See fig. 20 )

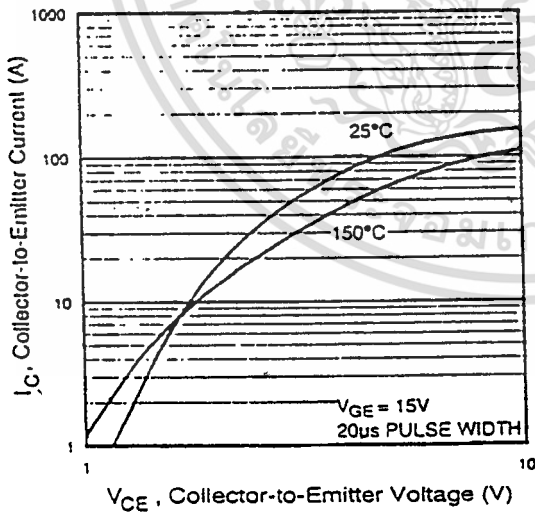
②  $V_{CC} = 80\%(V_{CES}), V_{GE} = 20V, L = 10\mu H, R_G = 5.0\Omega$ , ( See fig. 19 )

③ Pulse width  $\leq 80\mu s$ ; duty factor  $\leq 0.1\%$ .

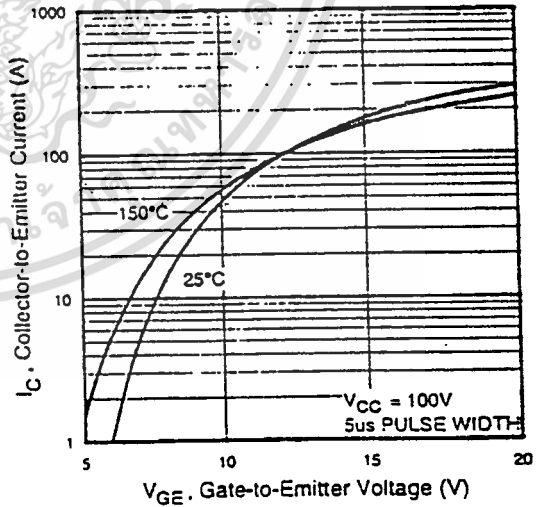
④ Pulse width 5.0 $\mu s$ , single shot.



**Fig. 1 - Typical Load Current vs. Frequency**  
(Load Current =  $I_{RMS}$  of fundamental)



**Fig. 2 - Typical Output Characteristics**



**Fig. 3 - Typical Transfer Characteristics**

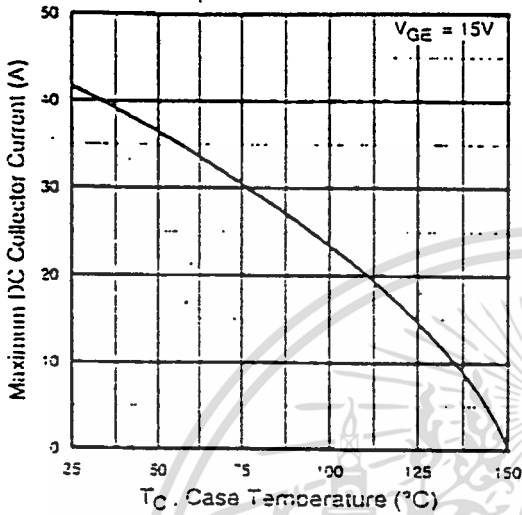


Fig. 4 - Maximum Collector Current vs. Case Temperature

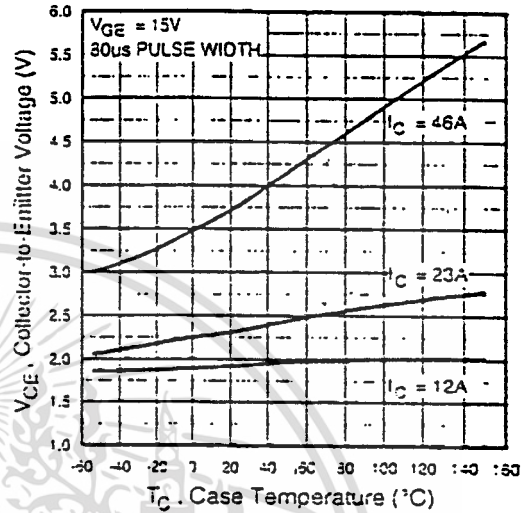


Fig. 5 - Collector-to-Emitter Voltage vs. Case Temperature

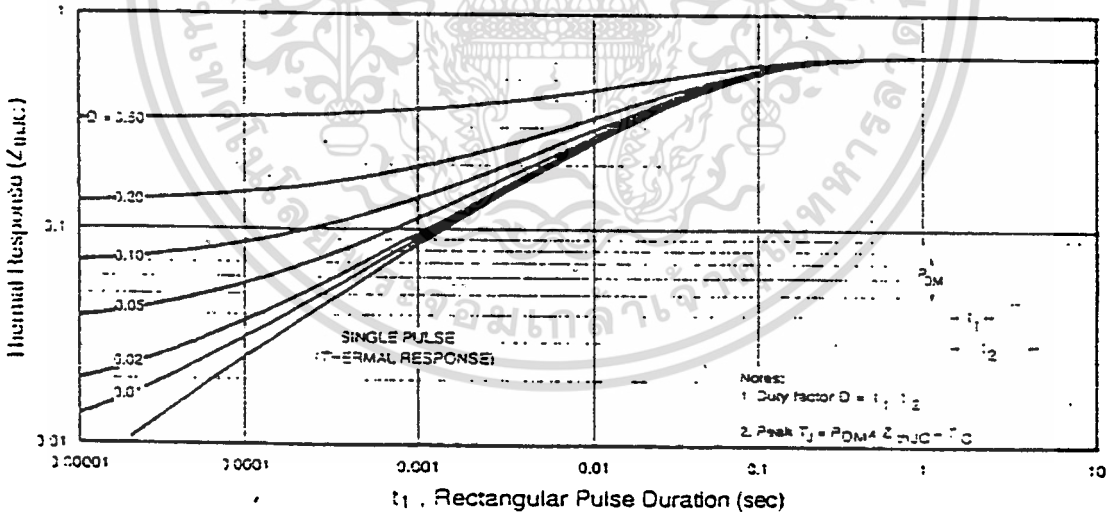


Fig. 6 - Maximum IGBT Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

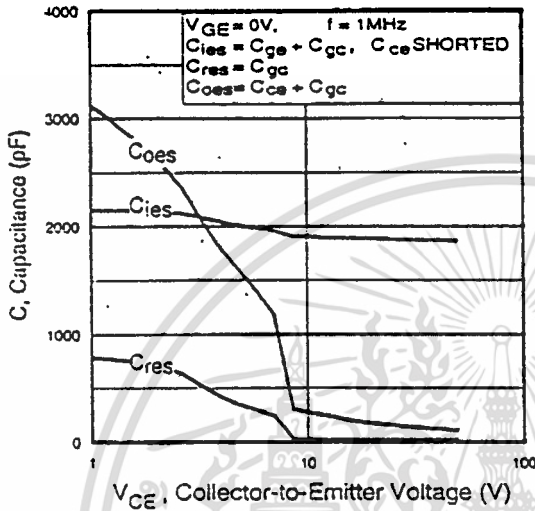


Fig. 7 - Typical Capacitance vs. Collector-to-Emitter Voltage

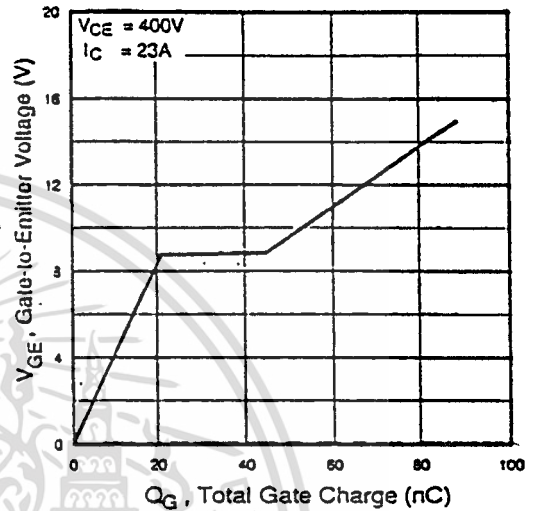


Fig. 8 - Typical Gate Charge vs. Gate-to-Emitter Voltage

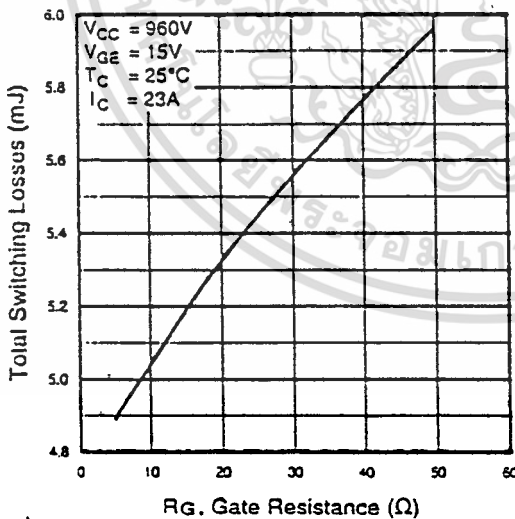


Fig. 9 - Typical Switching Losses vs. Gate Resistance

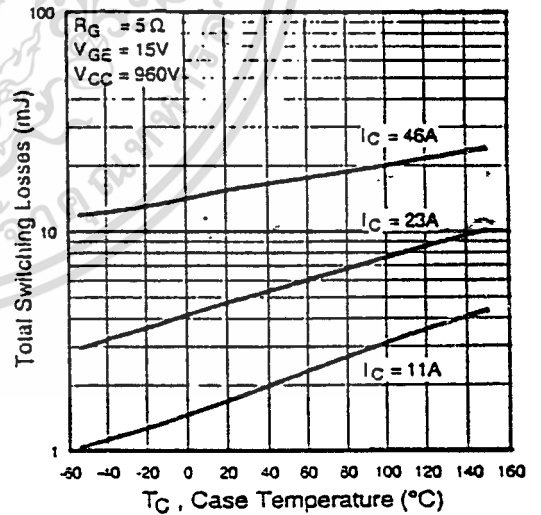


Fig. 10 - Typical Switching Losses vs. Case Temperature

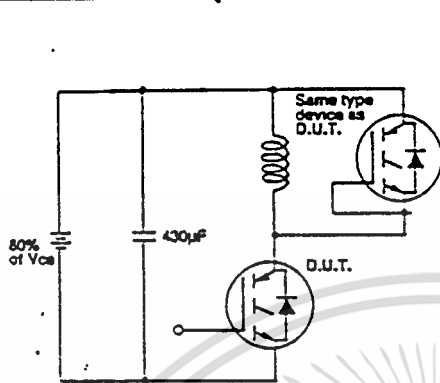


Fig. 18a - Test Circuit for Measurement of  $I_{LM}$ ,  $E_{on}$ ,  $E_{off}(\text{diode})$ ,  $t_{rr}$ ,  $Q_{rr}$ ,  $I_{rr}$ ,  $t_d(\text{on})$ ,  $t_r$ ,  $t_d(\text{off})$ ,  $t_f$

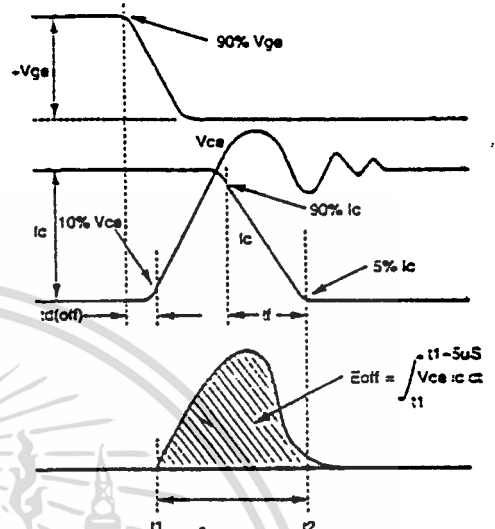


Fig. 18b - Test Waveforms for Circuit of Fig. 18a, Defining  $E_{off}$ ,  $t_d(\text{off})$ ,  $t_r$

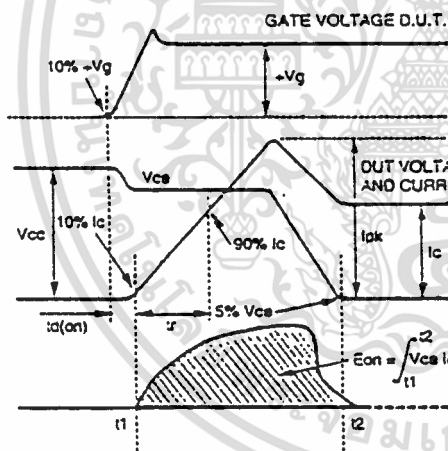


Fig. 18c - Test Waveforms for Circuit of Fig. 18a, Defining  $E_{on}$ ,  $t_d(\text{on})$ ,  $t_r$

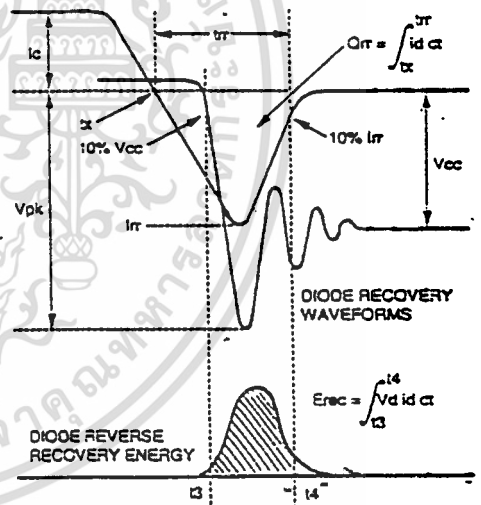


Fig. 18d - Test Waveforms for Circuit of Fig. 18a, Defining  $E_{rec}$ ,  $t_{rr}$ ,  $Q_{rr}$ ,  $I_{rr}$

Refer to Section D for the following:

Appendix H: Section D - page D-10

Fig. 18e - Macro Waveforms for Test Circuit Fig. 18a

Fig. 19 - Clamped Inductive Load Test Circuit

Fig. 20 - Pulsed Collector Current Test Circuit

# IRGPH50MD2

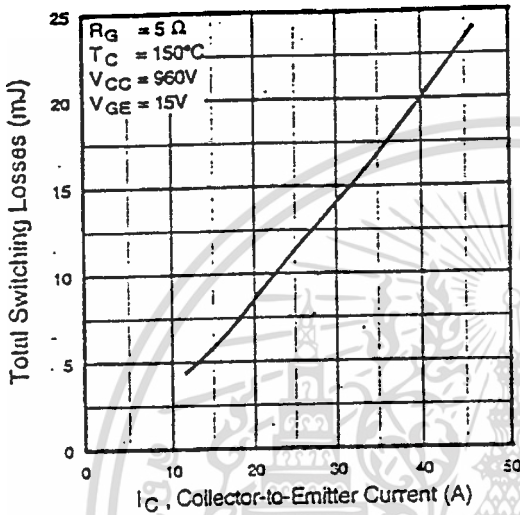


Fig. 11 - Typical Switching Losses vs. Collector-to-Emitter Current

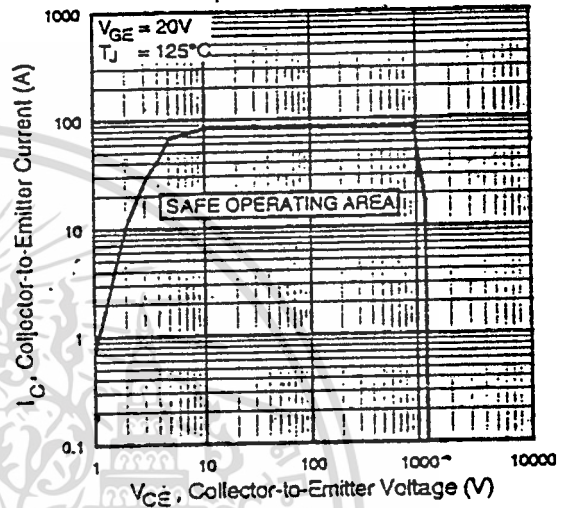


Fig. 12 - Turn-Off SOA

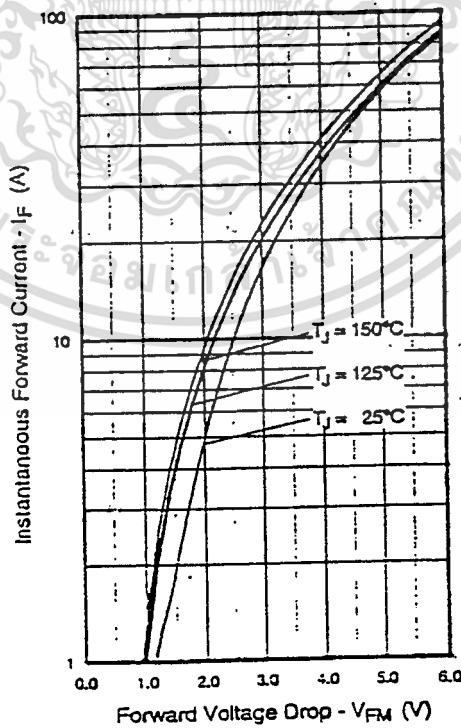


Fig. 13 - Maximum Forward Voltage Drop vs. Instantaneous Forward Current

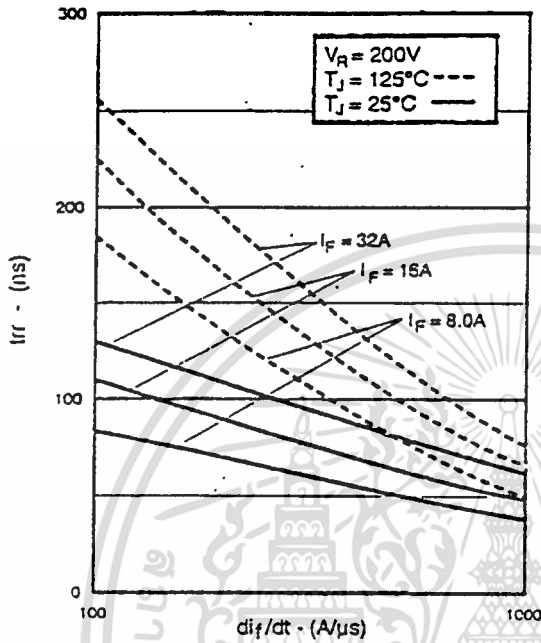


Fig. 14 - Typical Reverse Recovery vs.  $di_f/dt$

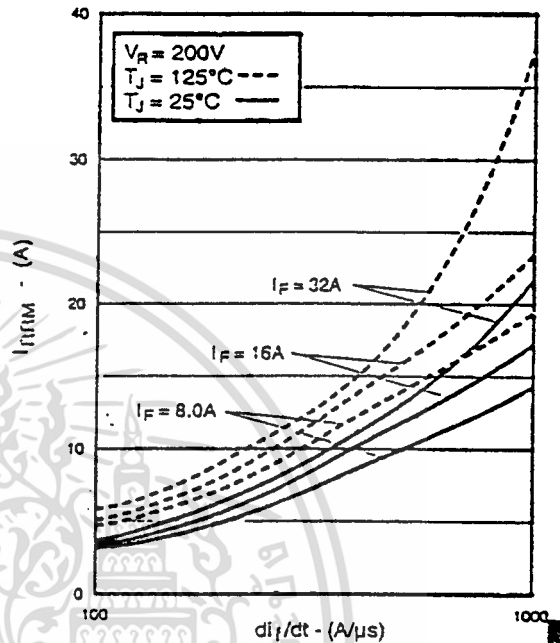


Fig. 15 - Typical Recovery Current vs.  $di_f/dt$

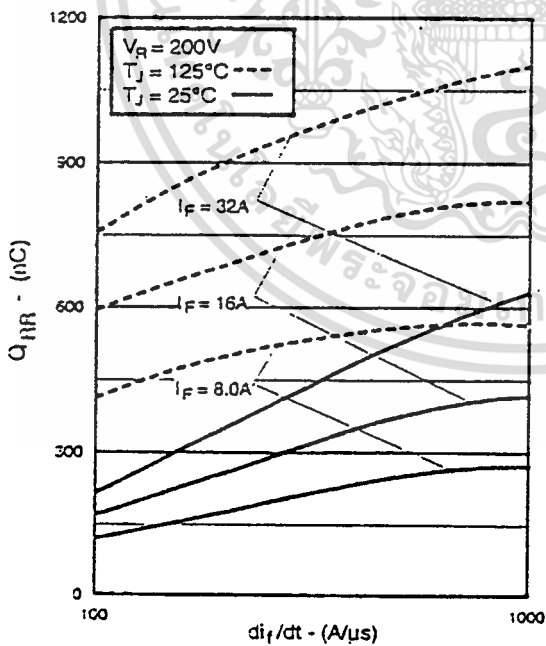


Fig. 16 - Typical Stored Charge vs.  $di_f/dt$

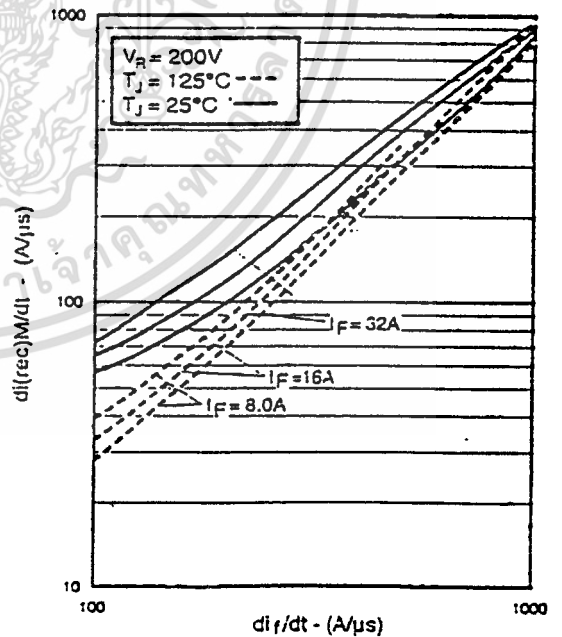


Fig. 17 - Typical  $di_{(rec)M}/dt$  vs.  $di_f/dt$

## กิตติกรรมประกาศ

ขอขอบคุณ ท่านอาจารย์ ศุภกิจ จุฑะวิริยะ ที่ได้คอยดูแลเอาใจใส่ ตลอดการทำงาน และ คอยให้กำลังใจไม่ให้ท้อถอย รวมทั้งเอื้อเฟื้อข้อมูลของอุปกรณ์ที่ใช้ในโครงการ

ขอขอบคุณ บริษัท สหรุ่งโรจน์ที่เอื้อเฟื้อข้อมูลในการทำงาน รวมทั้งให้คำแนะนำต่างๆ ที่เป็นประโยชน์

ขอขอบคุณ พ่อ แม่ พี่ น้อง ที่คอยเป็นกำลังใจ และ สนับสนุนด้านงบประมาณตลอดการทำงานที่ผ่านมามาจนสำเร็จลุล่วงไปด้วยดี โดยเฉพาะคุณแม่ที่คอยส่งเสบียง และ โทรศัพท์มาให้กำลังใจทุกวัน

ขอขอบคุณ เพื่อนๆ ที่ให้ความร่วมมือในการให้ข้อมูลรายงานขายอุปกรณ์ และ ให้ยืมอุปกรณ์ในการทำงานบางอย่าง

ขอขอบคุณ พี่โอ๊ป ที่มาช่วยถ่ายรูปให้ และ ขอขอบคุณที่ให้ยืม Computer Note Book ราคาแพงสุดหวง

ขอขอบคุณ พี่ธีรวัฒน์ที่ให้ยืมกล้อง

ขอขอบคุณ น้องหนึ่ง น้องแป้ว ที่คอยให้ความสะดวกในการทำงาน และ อดทนต่อเสียงรบกวนในการ KEY งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] MOHAN , UNDELAND , ROBBINS , “Power Electronics” , New York , John Wiley & Sons , Inc. , 2<sup>nd</sup> Edition , 1995 .
- [2] วิชัย ศังขจันทรานนท์ , “ควบคุมเครื่องกลไฟฟ้าด้วยอิเล็กทรอนิกส์กำลัง 1” , สมาคมส่งเสริมเทคโนโลยี (ไทย - ญี่ปุ่น ) , พิมพ์ครั้งที่ 4 , พ.ศ. 2535
- [3] “คู่มือดูขาไอซี” , บริษัท ซีเอ็ดดูเคชั่น จำกัด , พิมพ์ครั้งที่ 3 , พ.ศ. 2531
- [4] MUHAMMATH H. RACHID , “Power Electronics Circuit , Devices and Applications” , New Jersey , Prentice-Hall International Edition , 1993 .



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้