



ชุดควบคุม เครื่องปรับอากาศแบบอัตโนมัติ

AUTOMATIC CONTROL AIR



โดย

นาย ยงยุทธ ศิวะพรประสงค์

นาย วนิชย์ น้อยพันธ์ดี

วัน เดือน ปี.....	๑๑ ก.ค. ๖๕๒๐
เลขทะเบียน.....	๐๑๖๙๔๙
เลขเรียกหนังสือ.....	ที ๑๙๐๔๘ ข ๑๖๖

ปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

ภาควิชา เทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบัน เทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ **ปิดการศึกษา 2538** ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารที่ **๐๑๖๙๔๙** นี้

หัวข้อปริญญานิพนธ์

ชุดควบคุม เครื่องปรับอากาศแบบอัตโนมัติ

โดย

นายขงบุทช สีวะพรประสงค์

นายวิชย์ น้อยพันธ์ดี

อาจารย์ที่ปรึกษา

อาจารย์ อุทัย ศรีธีระวิโรจน์

อาจารย์ ไพศาล สิทธิโยภากุล

ภาควิชา

เทคนิคอุตสาหกรรม

ปีการศึกษา

2538

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อนุมัติให้ปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรม-
ศาสตร์ ตรีบัณฑิต

คณะกรรมการการสอบปริญญานิพนธ์

ประธานกรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

กรรมการ

()

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่หรือใช้ในด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดควบคุม เครื่องปรับอากาศแบบอัตโนมัติ

โดย นายบงยุทธ ศิวะพรประสงค์
นายวณิช น้อยพันธ์

บทคัดย่อ

ชุดควบคุม เครื่องปรับอากาศแบบอัตโนมัติ ได้ถูกออกแบบมาเพื่อที่จะควบคุมอุณหภูมิภายในห้องได้ การทำงานของเครื่องควบคุม เครื่องปรับอากาศแบบอัตโนมัติจะแบ่งออกได้เป็นส่วนใหญ่ ๆ ได้เป็น 3 ส่วน คือ ภาคตรวจวัดอุณหภูมิ ภาคตั้ง เวลาและตั้งอุณหภูมิ ภาคควบคุมอุณหภูมิ

ชุดควบคุม เครื่องปรับอากาศแบบอัตโนมัติ ที่สร้างขึ้นนี้สามารถที่จะควบคุมอุณหภูมิได้ตั้งแต่ 15-30 °C สามารถป้องกันและรักษาประสิทธิภาพของคอมเพรสเซอร์ให้มีอายุการใช้งานยาวนาน สามารถกำหนดความเร็วของพัดลมและตั้งเวลาปิดเครื่องได้ โดยในส่วนของภาคแสดงผลนั้นจะเป็นแบบตัวเลข 7 ส่วน

AUTOMATIC AIR CONTROL

By MR.YONGYUT SIWAPRONPASONG

MR.WANITCH NOIPANDEE

ABSTRACT

Automatic air control designed for control temperature in the room. Operation of automatic air control can divide three main part is sensor temperature , set time and Set temperature control temperature.

Automatic air control , This construction can control set up temperature 15 - 30 °C can protect and keep up efficiency of compressor , can set speed of fan and set time off , By part display is seven segment

กิตติกรรมประกาศ

ขอขอบพระคุณ คณะอาจารย์ภาควิชาเทคนิคอุตสาหกรรมทุกท่าน ที่ให้คำปรึกษาและคำแนะนำ ขอบคุณเพื่อน ๆ ที่ช่วยเหลือให้คำแนะนำและคำปรึกษากับกลุ่มเรา ขอบคุณในความพยายามและความตั้งใจทั้งหมดที่ทุ่มเทให้กับงานชิ้นนี้ ขอบคุณคณะกรรมการทุกท่าน และที่ขาดเสียมิได้ก็คือ ขอบพระคุณ คุณพ่อ คุณแม่ และ พี่ ๆ ทุกคน ที่ให้กำลังใจมาตลอดสุดท้าย ขอบคุณ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง คณะวิศวกรรมศาสตร์ ภาควิชาเทคนิคอุตสาหกรรม

กลุ่มผู้จัดทำ

ยงยุทธ ศิวะพรประสงค์

วณิชย์ น้อยพันธ์ดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
บทที่ 1 วงจรควบคุม เครื่องปรับอากาศแบบอัตโนมัติ	หน้า 1
- บทนำ ส่วนประกอบของวงจร	1
บทที่ 2 วงจรตรวจจับค่าอุณหภูมิ	3
- โครงสร้างภายในของไอซี LM335	3
- วงจรตรวจจับค่าอุณหภูมิที่ใช้งาน	4
- ตารางแสดงค่าแรงดันที่อุณหภูมิต่าง ๆ	5
- วงจรแปลงสัญญาณอะนาลอก เป็นสัญญาณดิจิตอล	6
- โครงสร้างภายในไอซี ADC 0804	6
- วงจรใช้งานไอซี ADC 0804	7
- ตารางแสดงค่า เอาท์พุทดิจิตอลที่อุณหภูมิต่าง ๆ	10
- วงจรแปลงสัญญาณดิจิตอล เป็นสัญญาณอะนาลอก	11
บทที่ 3 วงจรตั้งค่าอุณหภูมิและพัลลวม	12
- การใช้งานไอซีสำหรับตั้งค่าอุณหภูมิ	14
- วงจรใช้งานไอซีสำหรับควบคุมความเร็วพัลลวม	14
- วงจรเปรียบเทียบ เลขทางดิจิตอล	15
- ไทม์เมอร์ไอซี 555	16
- วงจรโมโนสเตเบิลมัลติไวเบรเตอร์	16
- วงจรอะอสเตเบิลมัลติไวเบรเตอร์	20
บทที่ 4 วงจรควบคุมแรงดันไฟฟ้า	23
- วงจรควบคุมแรงดันไฟฟ้า	23
- วงจรชุกควบคุมรีเลย์	26

- การทำงานของวงจรสวิตช์ตั้งเวลา	29
- วงจรการทำงานของแหล่งจ่ายไฟ	30
บทที่ 5 ฟังก์ชันการทำงานของวงจร	31
- ฟังก์ชันการทำงานต่าง ๆ ของวงจร	31
- ปุ่มสวิตช์ต่าง ๆ ที่ใช้งานในวงจร	33
สรุปผลวิจัยและข้อ เสนอแนะ	35
หนังสืออ้างอิง	36
ภาคผนวก	37

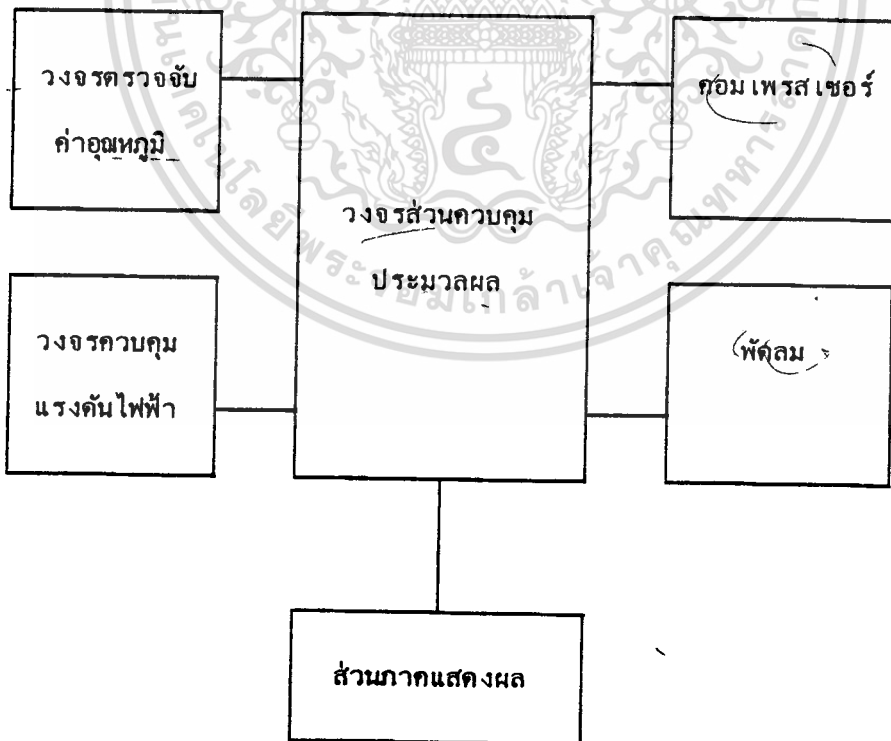


บทที่ 1

วงจรควบคุม เครื่องปรับอากาศแบบอัตโนมัติ

1.1 บทนำ

ส่วนประกอบของวงจรควบคุม เครื่องปรับอากาศ ประกอบด้วยวงจรรย่อยซึ่งทำหน้าที่ในแต่ละอย่างแยกกันออกไป โดยมีศูนย์กลางการควบคุมอยู่ที่วงจรส่วนควบคุมและประมวลผล วงจรรย่อยเหล่านี้จะมีหน้าที่ในการรับสถานะทางกายภาพเป็นสัญญาณ เพื่อนำสัญญาณที่ได้นั้นมาป้อนให้กับวงจรส่วนควบคุมและประมวลผล โดยวงจรส่วนควบคุมก็จะดำเนินงานตามส่วนต่าง ๆ ที่ตั้งค่าไว้ และจะส่งสัญญาณเอาต์พุตออกไปทำการควบคุมการทำงานของคอมเพรสเซอร์และพัดลมให้เป็นไปตามที่เราต้องการ และยังสามารถที่จะส่งสัญญาณไปแสดงที่ส่วนของภาคแสดงผล (Display) ซึ่งสามารถที่จะบอกถึงสถานะขณะใด ทำให้ผู้ใช้ได้ทราบถึงสถานะต่าง ๆ ได้อย่างง่ายดาย วงจรควบคุม เครื่องปรับอากาศแบบอัตโนมัติสามารถพิจารณาได้ตามแผนภาพดังรูปที่ 1



รูปที่ 1.1 แผนภาพแสดงส่วนประกอบของวงจรควบคุม เครื่องปรับอากาศ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิใช่มีอยู่เพื่อเผยแพร่ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 ส่วนประกอบของวงจร

จากแผนภาพในรูปที่ 1.1 จะเห็นว่าวงจรทั้งหมดจะประกอบด้วย

1. วงจรส่วนควบคุมและประมวลผล ทำหน้าที่เป็นศูนย์กลางควบคุมการทำงานของวงจรย่อยทั้งหมด
2. วงจรตรวจจับอุณหภูมิ (temperature sensor) ทำหน้าที่ตรวจวัดอุณหภูมิของห้อง แล้วนำค่าอุณหภูมิที่วัดได้ซึ่งเป็นสัญญาณอะนาลอก ทำการแปลงให้เป็นสัญญาณดิจิทัลส่งให้กับวงจรส่วนควบคุมและประมวลผล
3. วงจรควบคุมแรงดัน ทำหน้าที่คอยตรวจสอบดูว่าระดับแรงดันของกระแสไฟฟ้าที่ป้อนให้แก่ คอมเพรสเซอร์ (COMPRESSOR) ว่ามีระดับแรงดันสูงหรือต่ำกว่าปกติหรือไม่ ทั้งนี้เพื่อป้องกันความเสียหายที่จะเกิดกับคอมเพรสเซอร์
4. ส่วนภาคแสดงผล (display) เป็นส่วนที่แสดงสถานะต่าง ๆ ของระบบเพื่อที่จะให้ผู้ใช้ได้รับรู้ และเป็นส่วนที่แสดงผลคำสั่งจากผู้ใช้ด้วย

บทที่ 2

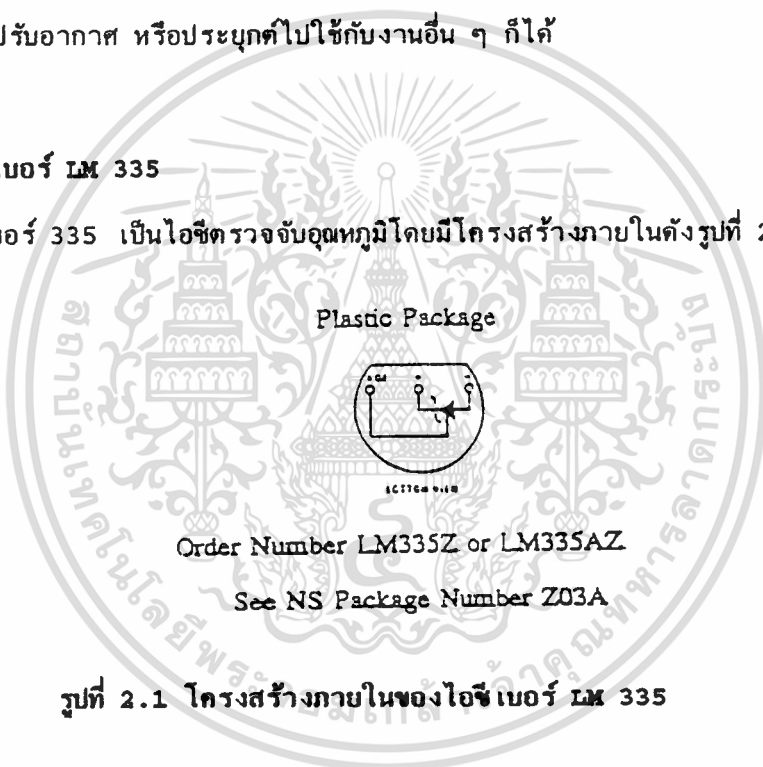
วงจรตรวจจับค่าอุณหภูมิ

2.1 บทนำ

ในปัจจุบันการตรวจวัดค่าอุณหภูมิมีการใช้อุปกรณ์หลายประเภท เช่น เทอร์มิเตอร์ ซึ่งจะค่าความต้านทานแปรตามค่าอุณหภูมิที่วัดได้ แต่ผลที่ได้จะเป็นไปแบบหยาบ ๆ และการหาจุดควบคุมยาก ดังนั้นในโครงการนี้จึงได้ใช้ IC LM 335 เป็นตัวตรวจจับอุณหภูมิ ซึ่งเป็นไอซีที่ทำหน้าที่ควบคุมอุณหภูมิโดยตรง และให้ผลเป็นเชิงเส้น โดยส่วนมากจะนำไปใช้กับเครื่องปรับอากาศ หรือประยุกต์ไปใช้กับงานอื่น ๆ ก็ได้

2.2 ไอซี เบอร์ LM 335

ไอซี เบอร์ 335 เป็นไอซีตรวจจับอุณหภูมิโดยมีโครงสร้างภายในดังรูปที่ 2.1



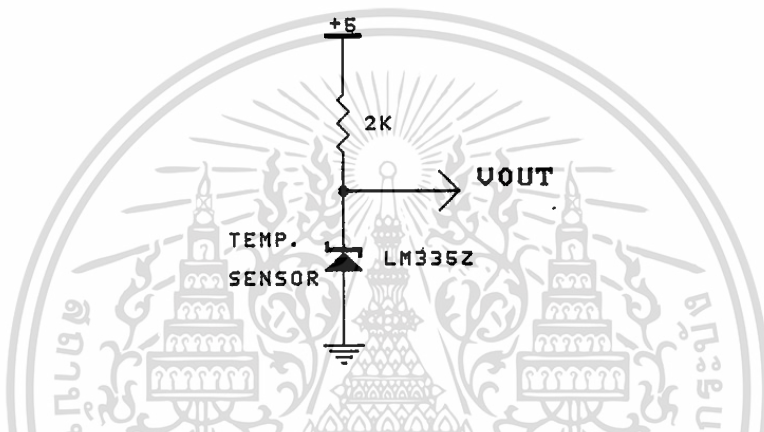
ไอซี เบอร์ LM 335 เป็นวงจรรีเฟอเรนซ์ เทอร์มิสเตอร์ ใช้เป็นตัวตรวจจับอุณหภูมิสำหรับในย่านอุณหภูมิตั้งแต่ 0°C จนถึง $+100^{\circ}\text{C}$ โดยได้ผลผลิตออกมาอยู่ในตัวถังพลาสติกสี่ขา ซึ่งมีลักษณะในการต่อขาดังรูปที่ 2.1

จุดเด่นของตัววัดไอซี เบอร์ LM 335 จะให้แรงดันเอาต์พุตที่เป็นเชิงเส้น เมื่อเทียบกับอุณหภูมิที่เปลี่ยนแปลงในย่านที่กำหนดซึ่งไม่เหมือนกับเอาต์พุตที่ได้จากตัวตรวจจับอุณหภูมิส่วนใหญ่ ซึ่งเอาต์พุตจะไม่เป็นเชิงเส้น ซึ่งถ้าเรานำเอาค่าแรงดันเอาต์พุตมาเขียนเป็นกราฟระหว่างค่าแรงดันกับอุณหภูมิตลอดย่านการทำงานของตัววัด เมื่อลากเส้นไปตัดแกนอุณหภูมิที่ 0 องศาเซลเซียส ค่าแรงดันที่เอาต์พุตที่อ่านได้จากกราฟจะเป็น 0 โวลต์ จาก

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเป็นเชิงเส้นที่กล่าว จะต้องขึ้นอยู่กับารับความถูกต้องของอุณหภูมิเพียงครั้งเดียว จะให้ความถูกต้องตลอดย่านอุณหภูมิที่ใช้งานนั้นก็ เนื่องจากเอาต์พุตจะแปรผันโดยตรงกับ อุณหภูมิสัมบูรณ์ โดยเอาต์พุตจะลดลงเป็น 0 โวลต์ ที่อุณหภูมิจนถึงศูนย์ ดังนั้นการรับ ความลาดชันที่อุณหภูมิค่าหนึ่งให้ถูกต้อง จะทำให้เกิดความถูกต้องตลอดย่านอุณหภูมิ

2.3 วงจรใช้งาน IC LM 335



รูปที่ 2.2 วงจรตรวจสอบอุณหภูมิที่ใช้งาน

โดยพื้นฐานแล้ว LM 335 ก็ทำงานเช่นเดียวกับซีเนอร์ไดโอด ดังแสดงในรูป 2.2 แรงดันทั้งหลาย ซึ่งหมายถึงแรงดันเอาต์พุตจากวงจรนี้จะแปรผันโดยตรงกับอุณหภูมิสัมบูรณ์ โดยมีค่าเท่ากับ 10 มิลลิโวลต์ ต่ออุณหภูมิที่เพิ่มขึ้น 1 องศาเซลวิน ($10\text{mV}/^{\circ}\text{K}$) ในย่าน อุณหภูมิที่ออกแบบมาใช้งาน

ค่าของตัวต้านทานในรูปที่ 2.2 จะเป็นตัวกำหนดค่ากระแสที่ไหลผ่านอุปกรณ์ตัวนี้แต่ เนื่องจาก ค่าไดนามิกอิมพีแดนซ์ที่กระแส 1 มิลลิแอมป์ จะมีค่าปกติ 0.6 โอห์ม อุปกรณ์ ตัวนี้จึงสามารถทำงานได้ ในย่านกระแสตั้งแต่ 400 ไมโครแอมป์ ถึง 5 มิลลิแอมป์ โดย α เสมือนว่าไม่มีการเปลี่ยนคุณสมบัติในตัวมันเลย ข้อที่น่าสังเกตก็คือค่ากระแสฟอร์เวิร์ดหรือ กระแสรีเวิร์ดสูงสุด ซึ่งไหลผ่านอุปกรณ์ตัวนี้อย่างปลอดภัย (แม้ว่าจะเป็นการชั่วคราว) ควรจะ เป็น 10 มิลลิแอมป์ ถ้ากระแสสูงกว่านี้จะทำให้เกิดความเสียหายต่ออุปกรณ์ตัวนี้ได้

คุณสมบัติที่สำคัญของไอซีตัวนี้คือ จะมีแรงดันตกคร่อมตัวไอซี 2.73 โวลต์ ที่อุณหภูมิ

0°C และค่าแรงดันจะเปลี่ยนแปลง 10 มิลลิโวลต์ ต่อการเปลี่ยนแปลงอุณหภูมิ 1°C ที่

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุณหภูมิ 15 °C แรงดันเอาต์พุตจากรูปที่ 2.2 จะมีค่าที่ออกแบบไว้เท่ากับ 2.88 โวลต์

ดังนั้นเราสามารถนำค่าที่ได้มาสร้างตารางค่าแรงดันที่อุณหภูมิต่าง ๆ ได้ดังตารางที่ 2.1 ดังนี้

อุณหภูมิที่วัดได้ (°C)	แรงดันเอาต์พุตที่ได้ (V)
15	2.88
16	2.89
17	2.90
18	2.91
19	2.92
20	2.93
21	2.94
22	2.95
23	2.96
24	2.97
25	2.98
26	2.99
27	3.00
28	3.01
29	3.02
30	3.03

ตารางที่ 2.1 แสดงค่าแรงดันที่อุณหภูมิต่าง ๆ

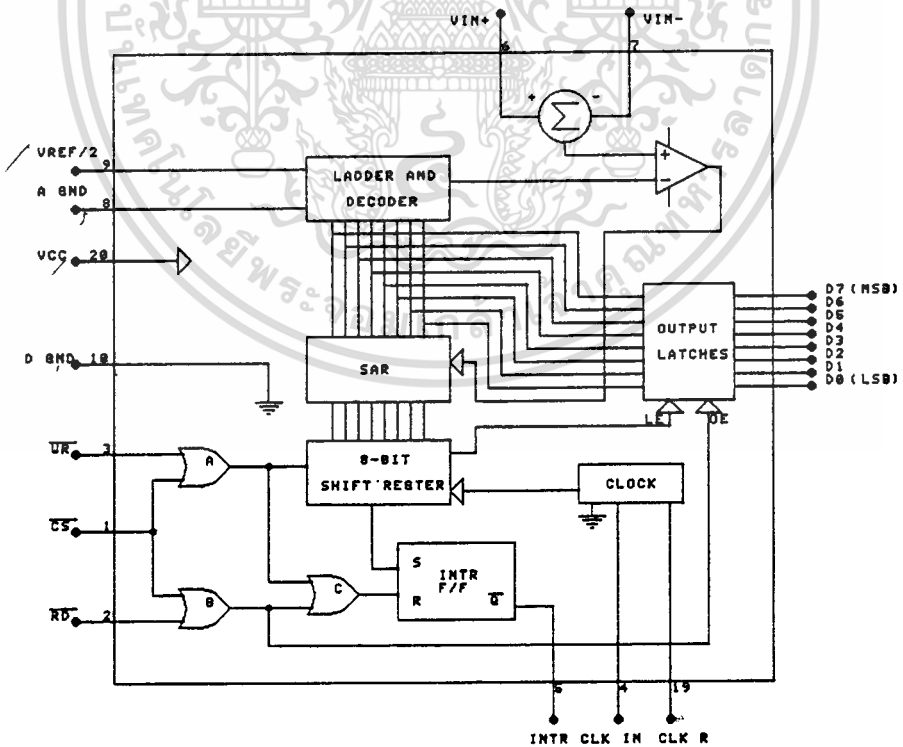
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การแปลงสัญญาณอะนาลอกเป็นดิจิทัล

จากตัววัดอุณหภูมิซึ่งใช้ไอซีเบอร์ LM 335 ซึ่งให้เอาต์พุตเป็นแรงดันที่เปลี่ยนแปลงค่าตามอุณหภูมิที่เปลี่ยนไป และแรงดันที่ได้นี้เป็นสัญญาณแบบอะนาลอก ฉะนั้นจำเป็นอย่างยิ่งที่จะต้องทำการแปลงค่าแรงดันซึ่งเป็นอะนาลอกให้เป็นแบบดิจิทัล เพื่อให้ค่าที่ได้เป็นไบนารี และเป็นค่าข้อมูลส่งให้กับไอซีเบอร์ 74LS85 เพื่อทำการเปรียบเทียบค่าอุณหภูมิ แล้วทำการประมวลผลส่งค่าที่ได้ไปควบคุมเครื่องปรับอากาศ การแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัล นี้เราใช้ไอซีเบอร์ ADC 0804 เป็นตัวแปลงสัญญาณ ไอซี ADC 0804 จะมี 1 อินพุต ที่รับสัญญาณอะนาลอก และเอาต์พุตจะเป็นสัญญาณดิจิทัลขนาด 8 บิต ซึ่งเหมาะสมกับวงจรที่ออกแบบไว้

2.5 คุณสมบัติไอซี ADC 0804

ADC 0804 มีลักษณะโครงสร้างดังรูปที่ 2.3 ซึ่งแสดงไว้ข้างล่างนี้

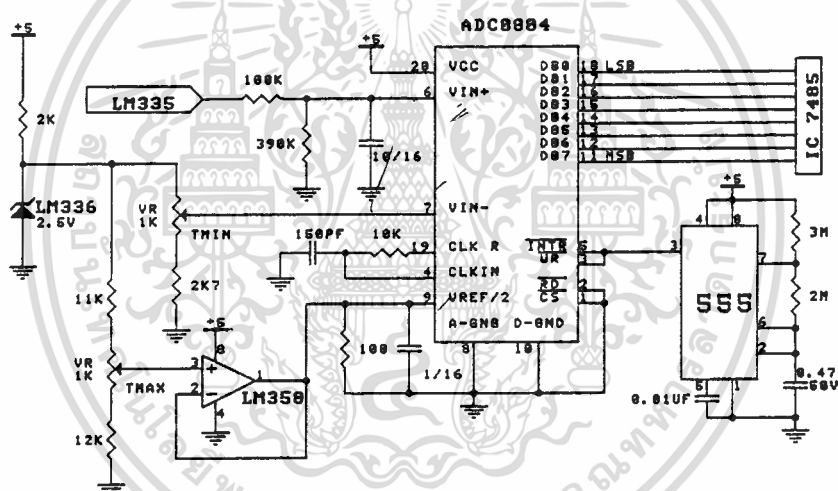


รูปที่ 2.3 แสดงโครงสร้างภายในไอซี ADC 0804

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC 0804 เป็นไอซีตระกูล CMOS ขนาด 8 บิต ซึ่งใช้วิธีการแปลงค่า A/D แบบการประมาณค่า (Successive Approximation) ซึ่งการเปรียบเทียบภายในใช้ความต้านทานแบบ Ladder และสามารถเปรียบเทียบใน Auto-Zero สามารถทำงานร่วมกับ Micro processor ได้โดยมีอุปกรณ์ต่อร่วมภายนอกเพียงเล็กน้อย เอาร์ทพุทเป็นแบบ 3-State โดยต่อเข้ากับ Data Bus โดยตรงแรงดันอินพุทที่เป็นสัญญาณอะนาลอกสามารถเพิ่มความต่างของสัญญาณได้ ทำการปรับ Offset ได้และสามารถปรับค่าอินพุทที่มีสัญญาณต่ำ ๆ โดยให้เอาร์ทพุท เต็ม 8 บิต ได้ โครงสร้างภายในแสดงได้ดังรูปที่ 2.3

2.6 การทำงานของวงจร



รูปที่ 2.4 แสดงวงจรใช้งานไอซี ADC 0804

การนำ ADC 0804 มาสร้างวงจรใช้งานดังรูปที่ 2.4 การใช้งานร่วมกับตัววัดอุณหภูมิ LM 335 ซึ่ง LM 335 จะให้แรงดันที่เปลี่ยนไปตามอุณหภูมิที่เปลี่ยนไปจากการวัดให้ค่าแรงดันที่ขา V_{i+} (ขา 6) ของ ADC 0804 ก่อนการใช้งานเราจำเป็นต้องทำการปรับค่าของย่านวัดเสียก่อน ซึ่งการปรับมี 2 ขั้นตอนด้วยกัน

ขั้นตอนที่ 1

Variable Resistor T_{max} ซึ่งต่อกับขา V_{ref} ของ ADC 0804 (ขา 9)

โดยผ่าน Buffer LM358 การปรับ T_{max} เพื่อกำหนดค่าแรงดัน V_{i+} ที่รับเข้ามีการ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษา เท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่โดยไม่เสียค่าใช้จ่าย
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนแปลงเท่าไร ทำให้ค่า Binary ที่ Output เปลี่ยนแปลงกี่บิต โดยใช้สมการหา
ค่าที่ Vref ดังนี้

$$V_{ref} = (\text{อินพุตที่เปลี่ยนแปลง 1 บิต} \times \text{บิต Full Scale})$$

ฉะนั้นต้องการค่าที่อินพุตเปลี่ยนแปลง 10 มิลลิโวลต์ ทำให้เอาต์พุตเปลี่ยนไป 1 บิต

เอาต์พุตขนาด 8 บิต ที่ Full Scale จะได้ $2^8 = 256$ ค่า

จาก 00000000(B) ถึง 11111111(B) ได้

Vref ที่ 5 โวลต์ (Vcc) จะได้

$$V_{ref} = 10 \text{ มิลลิโวลต์} \times 256$$

$$= 2.56 \text{ โวลต์}$$

150

$$V_{ref}/2 = (10 \text{ มิลลิโวลต์} \times 256) / 2$$

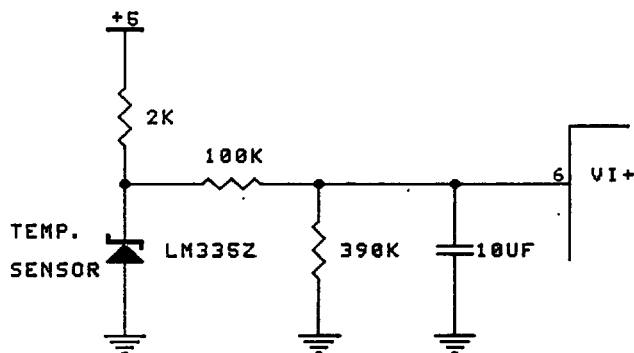
80

$$= 1.28 \text{ โวลต์}$$

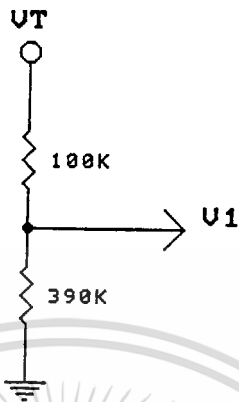
ฉะนั้นปรับค่า T_{max} ให้ได้ 1.28 โวลต์ ไอซี ADC 0804 จะทำการเปลี่ยนแปลง
ค่า เมื่อขา Vi+ รับแรงดันมีการเปลี่ยนแปลง 10 มิลลิโวลต์ ที่เอาต์พุตจะเปลี่ยนแปลง
ไป 1 บิต

ขั้นตอนที่ 2

ปรับที่ Variable Resistor T_{min} ซึ่งจะต่อเข้ากับขา Vi- (ขา 7) การปรับ
T_{min} เพื่อกำหนดค่าของเอาต์พุต ที่เริ่มต้น 00000000(B) ว่าเป็นอุณหภูมิค่าสุดท้ายที่เท่าไร
ของการวัด วิธีการหาค่าในการปรับ T_{min} จากคุณสมบัติของตัววัด LM 335 จะให้แรงดัน
2.98 โวลต์ ที่ 25 °C ที่ Vi+ จึงทำการเปรียบเทียบค่าแรงดันที่รับเข้ามาที่ 25 °C



จากรูปที่ 3.2 เขียนวงจรตัววัดใหม่ได้ดังรูปที่ 3.3 ซึ่งจากวงจรเป็นลักษณะของ Voltage Divider ต้องทำการหาค่าที่ V_{i+} โดยใช้สมการ ของ Voltage divider เขียนรูปได้ใหม่ดังรูปที่ 2.6



รูปที่ 2.6

$$\begin{aligned}
 V_1/V_T &= R_{10}/R_T \\
 V_1 &= (R_{10}/R_T) \times V_T \\
 &= (390K/490K) \times 2.98 \text{ โวลต์} \\
 \text{จะได้ } V_1 \text{ ที่ } 25^\circ\text{C} &= 2.372 \text{ โวลต์} \\
 \text{ที่ } 19^\circ\text{C} &= 2.92 \text{ โวลต์} \\
 V_1 &= (R_{10}/R_T) \times V_T \\
 &= (390K/490K) \times 2.88 \text{ โวลต์} \\
 \text{จะได้ } V_1 \text{ ที่ } 19^\circ\text{C} &= 2.324 \text{ โวลต์ } (V_1 \text{ คือ } V_{i+})
 \end{aligned}$$

เมื่อ V_{i+} ที่ 19°C คำนวณได้เท่ากับ 2.324 โวลต์ จากนั้นเราจึงทำการปรับที่ T_{min} ให้ได้ 2.324 V จะทำให้เอาต์พุตทั้ง 8 บิต เริ่มต้นเป็น 0 หหมด และเมื่อที่ตัววัดให้แรงดันที่เปลี่ยนแปลงเป็นแบบ BCD จากเลขนัยสำคัญต่ำสุด (DB0) ไปจนถึงเลขนัยสำคัญสูงสุด (DB7) จะได้ค่าต่ำสุดเท่ากับ 00000000(B) จนถึง Full_scale จะเท่ากับ 11111111(B) แต่ในย่านของอุณหภูมิที่เลือกใช้งานตั้งแต่อุณหภูมิ 19°C จนถึง 28°C จะได้ ค่าแรงดันที่ตัววัด และ ค่าแรงดันที่ V_{i+} รวมทั้ง ค่าเอาต์พุต เลขดิจิตอล

ดังแสดงไว้ในตารางที่ 2.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุณหภูมิ (°C)	แรงดันที่ตัววัด (V)	แรงดันที่ Vi+ (V)	เอาต์พุตดิจิตอล (HEX)
19	2.92	2.324	04
20	2.93	2.332	05
21	2.94	2.340	06
22	2.95	2.348	07
23	2.96	2.356	08
24	2.97	2.364	09
25	2.98	2.372	0A
26	2.99	2.380	0B
27	3.00	2.388	0C
28	3.01	2.396	0D

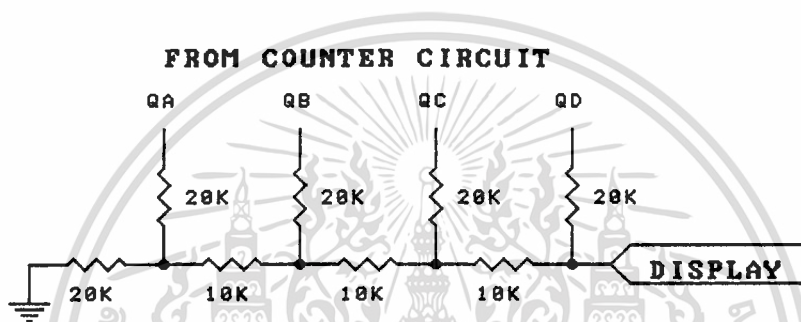
ตารางที่ 2.2 แสดงค่าแรงดันที่เอาต์พุตต่าง ๆ ขณะที่อุณหภูมิ เปลี่ยนไป

ค่าแรงดัน V_{i+} (ขา 6) ของแต่ละอุณหภูมิในตารางที่ 2.2 หาได้จากสมการของ Voltage divider ข้างต้น โดยที่ค่าของ V_T จะเปลี่ยนแปลงไปตามแต่ละอุณหภูมิและค่า V_T นี้ได้เปรียบเทียบกับอุณหภูมิของ °C แล้ว โดยเปรียบเทียบกับค่าจาก °C เป็น °C จากสมการเปรียบเทียบจุดมาตรฐาน เมื่อเราได้ค่าเอาต์พุตจาก ADC 0804 แล้วที่เอาต์พุตของ ADC0804 จะต่ออยู่กับ อินพุต A ของ ไอซีเบอร์ 74LS85 ทั้งสองตัว จะสังเกตเห็นว่า ย่านอุณหภูมิที่เราใช้งานนั้นจะอยู่ในช่วง 19–28 °C และค่าสูงสุดของอุณหภูมิที่ใช้คือ 28 °C ค่าเอาต์พุตดิจิตอล (HEX) ตามตารางที่ 3.1 จะเท่ากับ 0DH ซึ่งค่าสูงสุดของ ADC 0804 นี้ให้ได้ถึง FFH นั้นหมายถึง 256 ค่า ฉะนั้นบิตที่ใช้จะใช้แค่ DB0-DB3 เท่านั้น แต่ในการใช้งานจริงเราจะเพิ่มบิตใช้งานอีกสองบิตเพื่อป้องกันการผิดพลาดของการเปรียบเทียบค่าอุณหภูมิที่ตั้งไว้กับค่าอุณหภูมิที่วัดได้จาก ไอซีเบอร์ LM 335 ใช้ประโยชน์ด้านการค้า

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้กับโรงเรียนช่างเทคนิคบ้านโป่ง
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 วงจรแปลงสัญญาณดิจิทัล เป็นสัญญาณอะนาลอก

วงจรนี้เป็นวงจรรวมแรงดัน ใช้ตัวต้านทานเพียง 2 ค่า คือ R และ 2R (ตัวต้านทานที่มีค่า $2 \times R$ โอห์ม) ต่อสลับไปมาเหมือนขั้นบันได หรือเรียกว่า วงจรแปลงสัญญาณดิจิทัลเป็นอะนาลอกแบบวงจรบันไดของตัวต้านทาน (R.2R ladder type) ตามที่แสดงในรูปที่ 2.7 ในรูปเป็นวงจรแปลงสัญญาณขนาด 4 บิต ซึ่งในโครงงานนี้จะใช้ต่อกับวงจรนับ 4 บิต ทำหน้าที่ เป็นตัวป้อนสัญญาณ เลขฐานสองให้กับวงจรแปลงสัญญาณดิจิทัลให้เป็นอะนาลอก และนำค่าที่ได้ส่งให้กับวงจรดิสเพลย์เพื่อแสดงผลข้อมูล



รูปที่ 2.7 แสดงวงจรแปลงสัญญาณดิจิทัล เป็นอะนาลอก

บทที่ 3

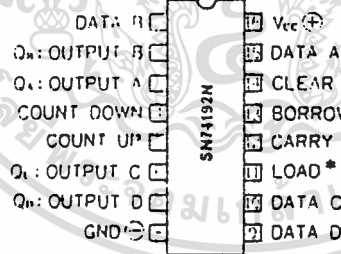
วงจรตั้งค่าอุณหภูมิและพัลลวม

3.1 บทนำ

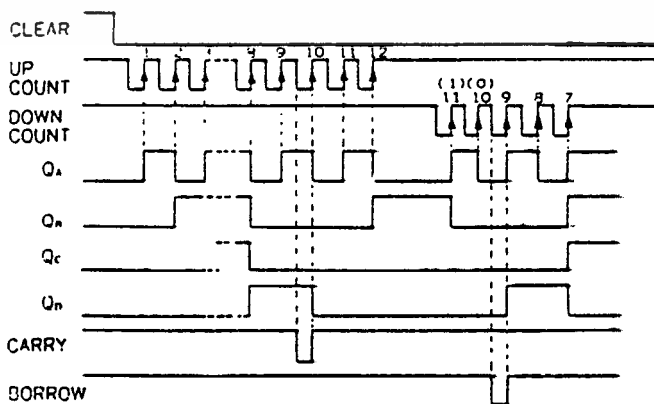
ถ้านับจำนวนพัลส์แล้วให้อาตมาต์ทุกเป็น 1, 2, 3... เพิ่มขึ้นแบบนี้ เราเรียกว่า วงจรนับขึ้น (up counter) วงจรที่ยกตัวอย่างมาทั้งหมดเป็นวงจรถับขึ้นแต่ถ้านับถอยหลังเช่น 6, 5, 4...แบบนี้เราเรียกว่า วงจรนับลง (down counter) วงจรถับไบนารีและวงจรถับรหัส BCD มีทั้งที่เป็นแบบนับขึ้นและแบบนับลง มีไอซีบางตัวที่สามารถนับได้ทั้งขึ้นและลง เพียงแต่เราเลือกป้อนสัญญาณที่ขาไอซีเท่านั้น ก็จะสั่งงานให้เป็นวงจรถับขึ้นหรือเป็นวงจรถับลงก็ได้ ไอซีที่เรานำมาใช้ในโครงการนี้คือไอซีเบอร์ SN 74193 N ที่เป็น TTL

3.2 การใช้งานไอซีเบอร์ SN 74193 N

ไอซีเบอร์ SN 74193 N ซึ่งเป็นวงจรมีฟังก์ชันหลายอย่างคือ สามารถนับขึ้นก็ได้ นับลงก็ได้ และสามารถเซตค่าเริ่มแรกให้ก็ได้ SN 74193 N นี้เป็นไอซี TTL มี 16 ขา และเป็นวงจรถับรหัส BCD มีรายละเอียดของขาต่าง ๆ และโหม้ชาร์ตแสดงการทำงานในรูปที่ 3.1



* LOAD = 0 จะทำให้เกิดการเซตค่าเริ่มแรก



รูปที่ 3.1 รายละเอียดของไอซีเบอร์ SN74193 N

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนสิทธิในเนื้อหาและข้อมูลทั้งหมดให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดูรูปแล้วคงจะรู้สึกว่าการทำงานซับซ้อนมาก แต่การทำงานของมันแบ่งได้เป็น 3 แบบ คือ

1. ใช้เป็นวงจรมับขึ้น
2. ใช้เป็นวงจรมับลง
3. ใช้อ่านค่าเริ่มแรกที่ป้อนเข้ามาที่ขาข้อมูล A ถึง D ซึ่งเป็นรหัส BCD

แบบที่ 1 และ แบบที่ 2 เป็นการทำงานของวงจรมับ แบบที่ 3 คือการเซตค่าเริ่มแรก ขาคอมพิวเตอร์ที่ใช้แยกแบบการทำงานคือขา load ถ้าให้ขา load เป็น "1" ก็ใช้งานเป็นวงจรมับ ถ้าให้สัญญาณ "0" ที่ขา \bar{load} มันจะอ่านค่าที่ขา A ถึง D ซึ่งเป็นค่าเซตตัวเลขเริ่มแรก เข้าไปเก็บไว้ภายใน

ในขณะที่ใช้มัน เป็นวงจรมับ ถ้าป้อนสัญญาณพัลส์เข้าที่ขา 5 มันจะนับขึ้น ถ้าป้อนสัญญาณพัลส์เข้าที่ขา 4 มันจะนับลง แต่จะ เริ่มนับ เมื่อขาอีกฝ่ายหนึ่ง (ขา 4 หรือ ขา 5) เป็น "1" เท่านั้น

สำหรับขา 14 (clear) เป็นขารีเซตให้อาท์พุท (Q_A ถึง Q_D) เป็น "0" หมด โดยการรีเซตนี้ไม่เกี่ยวข้องกับสภาพของอินพุทที่ขาอื่น ๆ เลขรีเซตจะทำงานเมื่อเราป้อนสัญญาณ "1" ปกติ เมื่อไม่ใช้ให้รักษาไว้ที่ "0"

ขา carry และขา borrow เป็นขาที่ให้สัญญาณทด ลองดูไทม์ชาร์ตใน รูปที่ 4.1 ขณะใช้ไอซีในการนับขึ้นคือนับพัลส์จากขา up count ตรงตำแหน่งระหว่างพัลส์ที่ 9 และ 10 จะมีสัญญาณพัลส์ปรากฏที่ขา carry สัญญาณนี้จะใช้สำหรับการทดไปวงจรมับหลักถัดไป แต่ถ้าใช้ไอซีนับพัลส์ที่ขา down count ซึ่งเป็นการนับลง คราวนี้จะเป็นการนับถอยหลัง ตรงตำแหน่งระหว่าง 10 และ 9 จะมีพัลส์ออกมาที่ขา borrow พัลส์นี้ เปรียบเหมือนการขอยืมในการลบ เลขนั้นเอง จะขอยืมจากวงจรมับหลักที่สูงกว่าทำให้วงจรมับนั้นลดตัวเลขลงหนึ่ง

ถ้าสังเกตไทม์ชาร์ตจากไทม์ชาร์ตจะเห็นว่า วงจรมับตัวนี้จะทำงานที่ขอบขาขึ้นของพัลส์ ต่างกับไอซีเบอร์ SN 7490 N ซึ่งทำงานที่ขอบขาลงของพัลส์ สัญญาณพัลส์ที่ขา carry และ borrow นี้จะ เริ่มออกตรงขอบขาลงของพัลส์ระหว่างพัลส์ที่ 9 และ 10

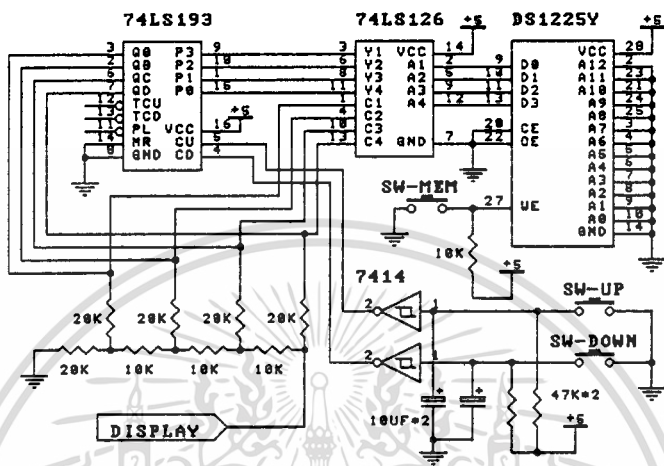
ในกรณีที่ใช้ไอซีตัวนี้ต่อเป็นวงจรมับหลายหลัก มักจะต่อขา carry ของวงจรมับตัวแรกไปยัง up count ของไอซีตัวถัดไป และ ต่อขา borrow เข้ากับขา down count

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญต์เห็นใบเซอร์ขอขึ้นดำเนินการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของไอซีตัวถัดไป เพื่อใช้ในการทดหลักหรือขอมเลขระหว่างวงจรมับในหลักต่าง ๆ

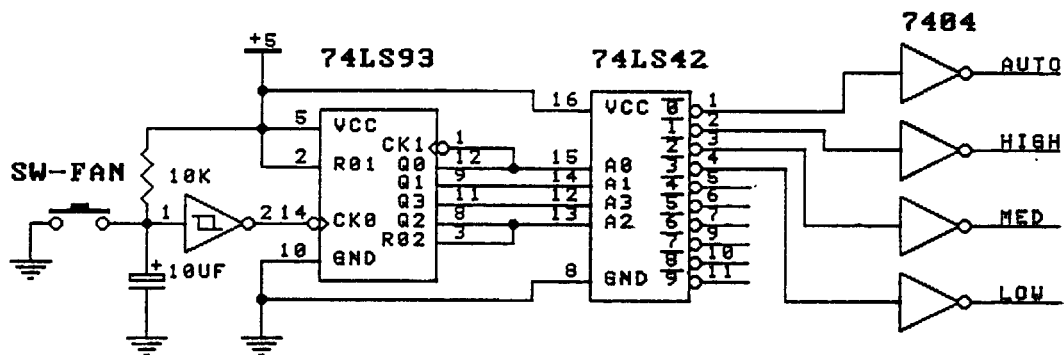
3.3 วงจรใช้งานไอซีเบอร์ SN 74193 N



รูปที่ 4.2 แสดงวงจการใช้งานไอซีเบอร์ SN 74193 N

3.4 วงจรใช้งานไอซีเบอร์ SN 7493 N และ เบอร์ SN 7442 N

ไอซีเบอร์ SN 7493 N เป็นวงจรมับเลขฐานสอง ซึ่งสามารถนับได้ตั้งแต่ 0-15 โดยจะสามารถนับขึ้นได้เพียงอย่างเดียว ส่วนไอซีเบอร์ SN 7442 N เป็นวงจรมแปลงเลขฐานสองให้เป็นฐานสิบ ซึ่งในโครงการนี้เรานำมาใช้เป็นวงจรมควบคุมพัลลวม โดยมีลักษณะการทำงานตามรูปที่ 3.3



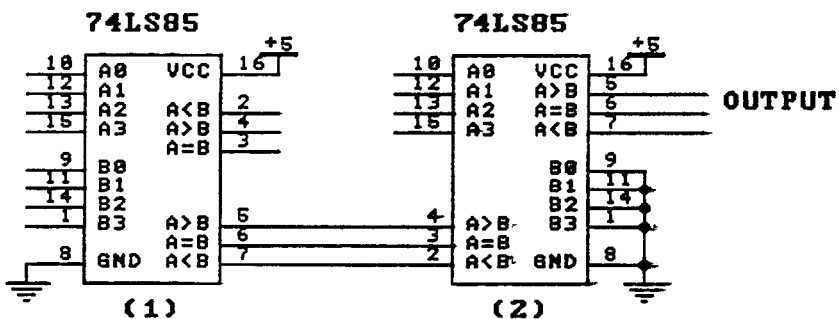
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ 3.3 แสดงวงจการใช้งานควบคุมความเร็วมพัลลวมให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเราป้อนสัญญาณพัลส์เข้าที่ขา 14 ของไอซีเบอร์ SN 7493 N มันจะทำการนับขึ้น และเอาต์พุตที่ได้จะเป็น "1" ในวงจรนี้เราต้องการให้มันนับเพียงแค่ 4 เท่านั้น ดังนั้นเราจึงต่อขา 8 ซึ่งเป็นเอาต์พุตตัวที่ 3 ของวงจรเข้ากับขา R02 (ขา 3) เมื่อวงจรมันนับ 0 ถึง 3 แล้ว เอาต์พุตตัวที่ 4 จะมาทำการทริกเกอร์ที่ขา 3 ทำให้วงจรมันกลับมาเริ่มนับที่ 0 ใหม่ จากนั้นทำการแปลงเลขฐานสองให้เป็นเลขฐานสิบโดยใช้ไอซีเบอร์ SN 7442 N แต่เอาต์พุตที่ได้จากไอซีเบอร์ SN 7442 N นั้นจะเป็น "0" ดังนั้นเราจึงต้องต่อผ่านไอซีเบอร์ SN 7404 N ซึ่งเป็นไอซีอินเวอร์ทเพื่อให้ได้สัญญาณเป็น "1" แล้วจึงนำสัญญาณในส่วนนี้ไปใช้งานวงจรต่อไป

3.5 วงจรเปรียบเทียบตัวเลขทางดิจิทัล

วงจรนี้เป็นวงจรที่ทำหน้าที่เปรียบเทียบขนาดของเลข 4 ตัวว่าจะเท่ากัน, มากกว่า หรือ น้อยกว่า ขนาดเลข 4 ตัวจะแทนด้วยรหัสไบนารี 4 บิตเท่ากัน หลักการออกแบบวงจรเปรียบเทียบขนาดเลข A และ B ที่เป็น 8 บิต เราใช้ไอซีเบอร์ 7485

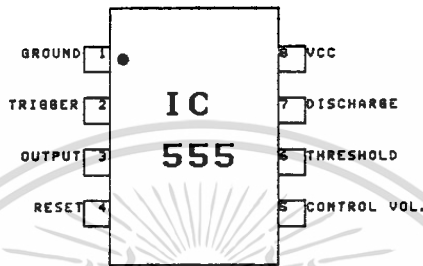
ไอซีเบอร์ 7485 จะเป็นวงจรเปรียบเทียบขนาดเลข A และ B ที่มี 4 บิต โดยที่วงจรนี้จะมีอินพุตเพิ่มขึ้นอีก 3 อินพุต คือ (A=B), (A>B) และ (A<B) เพื่อใช้สำหรับการเปรียบเทียบขนาดเลขที่มีมากกว่า 4 บิต โดยนำไอซีมาต่อเรียงอันดับกัน ซึ่งแสดงให้เห็นในวงจรรูปที่ 3.4 โดยที่เอาต์พุตของไอซีเบอร์ 7485 ตัวแรกจะต่อเข้ากับอินพุตของไอซีเบอร์ 7485 ตัวที่สอง เพื่อนำเอาต์พุตของตัวแรกมาเปรียบเทียบกับอินพุต A และ B ตัวที่สอง ลักษณะของไอซีเบอร์ 7485 จะมีตารางความจริงและวงจรแสดงในคาตตาล็อก



รูปที่ 3.4 วงจรเปรียบเทียบเลขขนาด 8 บิต

3.6 ไทม์เมอร์ไอซีเบอร์ 555

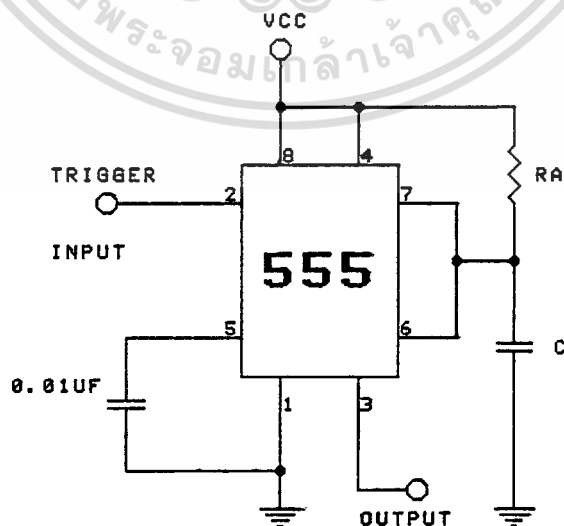
ไอซีเบอร์ 555 เป็นไทม์เมอร์ไอซี ชนิดโมโนลิทิก (Monolithic Integrated Circuits) ซึ่งภายในเป็นวงจรไทม์มิ่งค์ ตัวไอซี เบอร์นี้อาจจะเป็น ชนิดพลาสติกเคส (Plastic Case) แบบ DIP. (Dual Inline Package) มี 8 ขา หรือ 14 ขาก็ได้ ลักษณะภายนอกของไอซีเบอร์ 555 นี้แสดงได้ดังในรูปที่ 3.5



รูปที่ 3.5 แสดงลักษณะภายนอกของไอซีเบอร์ 555

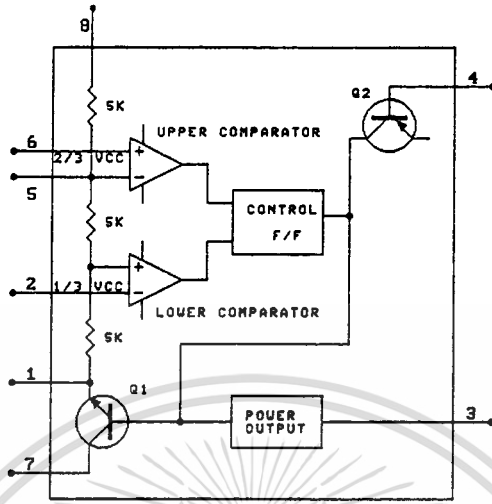
3.7 วงจรโมโนสเตเบิล มัลติไวเบรเตอร์ (Monostable Multivibrator)

ในบทนี้จะได้กล่าวถึงทฤษฎีและหลักการทำงานของวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ หรือวงจรวันชอตต์ มัลติไวเบรเตอร์ ซึ่งประกอบขึ้นจากไทม์เมอร์ไอซีเบอร์ 555 ดังแสดงในวงจร รูปที่ 3.6



รูปที่ 3.6 แสดงวงจรโมโนสเตเบิลแบบง่าย ๆ ของไอซีเบอร์ 555

3.8 การทำงานของวงจร



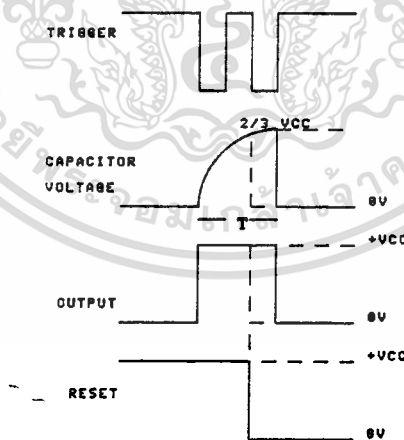
รูปที่ 3.7 (ก) แสดงส่วนต่าง ๆ ภายในของไอซีเบอร์ 555

การทำงานของวงจรโมโนสเตเบิล มัลติไวเบเรเตอร์ของวงจร รูปที่ 3.7 อาจพิจารณาได้ง่าย ๆ โดยใช้รูปที่ 3.7 (ก) ซึ่งเป็นสภาพแผนผังภายในไอซีและอยู่ในภาวะที่พร้อมจะทำงาน ส่วนของ Control Flip-Flop จะทำให้ทรานซิสเตอร์ Q1 อยู่ในภาวะ ON ดังนั้นตัวเก็บประจุ C ที่ต่ออยู่นอกจะถูกชาร์จไว้ด้วยทรานซิสเตอร์ Q1 นี้ และที่ขา 3 ซึ่งเป็นเอาต์พุตของวงจรซึ่งมีศักย์เท่ากับจุดดิน หรือกราวด์ซึ่งเป็นระดับศักย์ต่ำ (Low Level) ตัวต้านทาน 3 ตัวภายในไอซีมีค่า 5 กิโลโอห์ม ที่เห็นอยู่ในรูป 3.7 (ก) จะทำหน้าที่เป็นตัวแบ่งแรงดัน (Voltage Divider) โดยแบ่งแรงดัน V_{CC} ออกเป็น $2/3 V_{CC}$ และ $1/3 V_{CC}$ ตามลำดับ แรงดันทั้งสองนี้จะมีส่วนในการกำหนดช่วงเวลาของพัลส์ที่เอาต์พุต

ดังนั้นที่ขั้วบวกด้านอินพุตของ Lower Comparator จะได้รับแรงดันเท่ากับ $1/3 V_{CC}$ เมื่อที่ขา 2 ของไอซีซึ่งเป็นขั้วลบด้านอินพุตของ Lower Comparator นี้ได้รับสัญญาณทริกเกอร์ ซึ่งเป็นพัลส์แบบลบ (Negative Pulse) เข้ามาและมีขนาดสูงกว่าค่า $1/3 V_{CC}$ แล้ว Lower Comparator จะทำให้ส่วน Control Flip-Flop มีสถานะเอาต์พุตเปลี่ยนไปเป็นตรงข้าม ดังนั้นจึงมีผลทำให้ทรานซิสเตอร์ Q1 เปลี่ยนเป็นสภาพคัทออฟ (Cut off) ตัวเก็บประจุ C ซึ่งบางทีเรียกว่า Timing Capacitor จึงถูก

เปิดวงจรออก ที่ขา 3 ซึ่งเป็นเอาต์พุตของวงจรจึงมีศักย์ระดับสูง (high level) และอาจประมาณว่าเท่ากับค่า V_{CC} ในขณะที่ทรานซิสเตอร์ Q1 อยู่ในภาวะคัทออฟ ตัวเก็บประจุ C จะเริ่มสะสมประจุ ทำให้มีแรงดันตกคร่อมเพิ่มขึ้นอย่างเอกโปเนนเชียล และมุ่งไปสู่ค่า V_{CC} โดยใช้เวลาเท่ากับค่าเวลาคงที่ของ R_a, C และในช่วงเวลาหนึ่งซึ่งแรงดันตกคร่อมตัวเก็บประจุ C นี้มีค่าเท่ากับ $2/3 V_{CC}$ จะทำให้ส่วนของวงจร flip-flop เปลี่ยนสถานะ ผลที่ติดตามมาก็คือทรานซิสเตอร์ Q1 จะกลับสู่ภาวะ ON อีกครั้งหนึ่ง ตัวเก็บประจุ C ก็จะคายประจุออกโดยผ่าน Q1 ทำให้แรงดันตกคร่อมลดลงอย่างรวดเร็วสู่ค่าแรงดันที่จุดควารีนด์ และดังนั้นที่ขา 3 จึงเป็นเอาต์พุตของวงจรก็จะมีศักย์ระดับต่ำอีกครั้งหนึ่ง (Low Level) ซึ่งประมาณได้ว่ามีค่าเท่ากับที่จุดควารีนด์

การทำงานของวงจรดังกล่าวนี้จะทำให้ได้พัลส์รูปสี่เหลี่ยม (Rectangular wave form) ออกมาที่เอาต์พุตของไอซี ในแต่ละครั้งที่มีการทริกเกอร์ด้วยสัญญาณพัลส์จากภายนอก และสัญญาณทริกเกอร์แต่ละสัญญาณจะต้องมีช่วงเวลาห่างกันไม่น้อยกว่า ขนาดความกว้างของพัลส์ที่เอาต์พุต การเปลี่ยนแปลงของแรงดันที่ตำแหน่งต่าง ๆ ขณะที่เวลาเปลี่ยนไป เขียนแสดงและเปรียบเทียบได้ ดังในรูปที่ 3.7 (ข)



รูปที่ 3.7 (ข) แสดงการเปรียบเทียบแรงดันที่จุดต่าง ๆ ในวงจร

สมการช่วงเวลาที่ใช้ในการเก็บประจุตัว C สามารถหาได้จาก

$$T = 1.1 R_a \cdot C \quad \text{วินาที} \quad \text{สมการ 3.1}$$

นั่นก็คือช่วงเวลาเอาต์พุตของไอซี (ขา 3) จะมีศักย์ในระดับสูงได้จะมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นประโยชน์หรือเห็นว่าการคัดลอกเอกสารนี้เป็นการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



1.1Ra.C วินาที หรือก็คือช่วงเวลาปรากฏพัลส์ที่เอาท์พุทนั่นเอง จากสมการเมื่อค่า Ra และ C เปลี่ยนไปแต่ละค่าจะทำให้ได้ช่วงเวลา T (Time Delay) ค่าต่าง ๆ

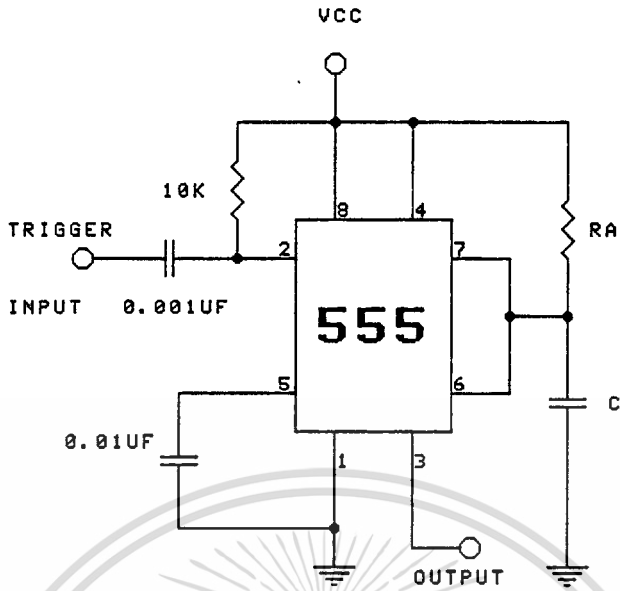
ในกรณีที่สัญญาณทริกเกอร์พัลส์แบบลบถูกป้อนเข้าที่ขา 2 (Trigger Input) และขา 4 (Reset Terminal) ในเวลาพร้อมกันขณะที่วงจรถูกกำลังทำงาน จะทำให้ตัวเก็บประจุ C ซึ่งเป็น Timing Capacitor คายประจุอย่างรวดเร็วแรงดันตกคร่อมจะลดลงทันทีทันใด วงจรจะคืนสู่ภาวะซึ่งพร้อมที่จะทำงานใหม่อีกครั้งหนึ่ง ดังนั้นขา 4 จึงเป็น Reset Terminal จึงทำหน้าที่คล้ายกับตัวยับยั้งการทำงานของวงจร เมื่อขา 4 นี้มีแรงดันสูงกว่า 1 โวลต์ วงจรจะทำงานได้อย่างอิสระ แต่เมื่อขา 4 นี้มีแรงดันต่ำกว่า 0.4 โวลต์ วงจรจะถูกควบคุม และมีผลทำให้เอาท์พุทมีศักย์ต่ำทันที ภายหลังการทริกเกอร์ครั้งแรกถูกป้อนเข้ามาที่ขา 4 ที่เอาท์พุทของวงจรก็จะมีศักย์ระดับต่ำไปจนกว่าจะมีการสัญญาณทริกเกอร์ใหม่ถูกป้อนเข้ามาอีก

ในงานที่ไม่จำเป็นต้องใช้ขา 4 จึงควรจะใช้ขา 4 นี้เข้ากับแรงดัน Vcc ทั้งนี้เพื่อป้องกันมิให้เกิดมีสัญญาณทริกเกอร์ใด ๆ เข้ามาที่ขา 4 ได้ และสำหรับขาที่ 5 ซึ่งเป็นขา Control Voltage การเปลี่ยนแปลงของแรงดันที่ขา 5 นี้จะมีผลทำให้ช่วงเวลาต่าง ๆ เปลี่ยนแปลงไปด้วย และช่วงเวลา Time Delay ของวงจรถูกจะไม่เป็นไปตามสมการที่ 5.1 ด้วย ดังนั้นในกรณีที่จำเป็นต้องใช้ขา 5 จึงควรอย่างยิ่งที่จะต่อขา 5 นี้ผ่านตัวเก็บประจุค่าราว $0.01\mu F$ ลงที่จุดกราวด์ ทั้งนี้เพื่อป้องกันสัญญาณรบกวนใด ๆ ที่ไม่ต้องการมิให้เข้ามาได้ ผลการคำนวณค่าความกว้างของพัลส์ที่เอาท์พุทจึงจะไม่ผิดพลาด หรือผิดพลาดน้อยที่สุด

ในการนำไปใช้งานจริง ๆ วงจรโมโนสเตเบิลตั้งในรูปที่ 3.6 อาจถูกปรับเปลี่ยนแปลงและเพิ่มเติมเล็กน้อยดังแสดงในรูปที่ 3.8 ทั้งนี้ก็เพื่อป้องกันมิให้อิทธิพลของความเสียหาย ในกรณีที่มีการทริกเกอร์ผิดพลาด โดยเพิ่มตัวเก็บประจุค่า $0.001\mu F$ และตัวต้านทานค่า 10 กิโลโอห์ม เข้าไปในวงจร

สิ่งสำคัญที่พึงระลึกไว้ก็คือ ไทม์เมอร์ไอซี 555 ซึ่งถูกนำไปใช้งานเป็นวงจรโมโนสเตเบิลจะต้องถูกกระตุ้นด้วยทริกเกอร์พัลส์ที่มีขนาดความกว้างน้อยกว่า ความกว้างของพัลส์เอาท์พุทและพยายามหลีกเลี่ยงการใช้ตัวเก็บประจุ C แบบอิเล็กโทรไลต์ที่มีค่าความจุ

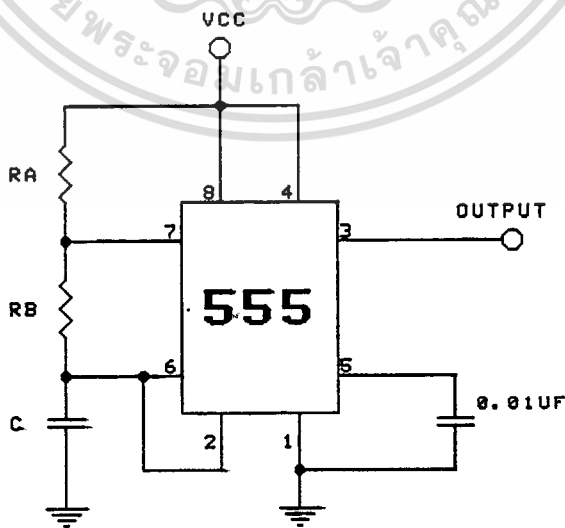
สูง ๆ ในวงจรมี เพราะจะมีการรั่วซึมได้มากกว่าตัวเก็บประจุแบบแทนทาลัมและโพลีคาร์บอเนต



รูปที่ 3.8 แสดงวงจรโมโนสเตเบิลที่ใช้งานของไอซีเบอร์ 555

3.9 วงจรออสเตเบิลมัลติไวเบเรเตอร์ (Astable Multivibrator)

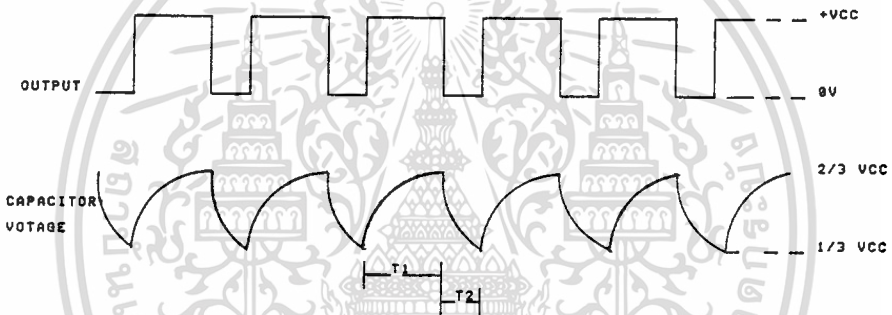
ในส่วนนี้จะกล่าวถึงทฤษฎีและหลักการทำงานของวงจรออสเตเบิลมัลติไวเบเรเตอร์ หรือวงจร Square wave clock ซึ่งประกอบขึ้นมาจากไทม์เมอร์เบอร์ 555 ดังแสดงในรูปที่ 3.9



รูปที่ 3.9 แสดงวงจรออสเตเบิลมัลติไวเบเรเตอร์ที่ใช้ไอซีเบอร์ 555

3.10 การทำงานของวงจร

จากรูปที่ 3.9 ตัวต้านทาน Ra และ Rb ทำหน้าที่เป็น Timing resistor เมื่อ วงจรได้รับแรงดันไบอัส จากแหล่งจ่ายกำลังตัวเก็บประจุ C ซึ่งทำหน้าที่เป็น Timing capacitor จะสะสมประจุผ่านตัวความต้านทาน Ra และ Rb จนกระทั่งเมื่อแรงดันตกคร่อมมีค่าเป็น 2/3 Vcc จะทำให้วงจรถูกกระตุ้นและวงจร Upper comparator กระตุ้นวงจร Flip-flop ซึ่งอยู่ภายในตัวไอซีและมีผลให้ตัวเก็บประจุ C เริ่มคายประจุผ่านตัวความต้านทาน Rb แรงดันที่ตกคร่อมตัว C ก็จะลดลงเมื่อมีค่าเหลือเป็น 1/3 Vcc แล้ววงจรถูกกระตุ้นในไอซีก็จะถูกกระตุ้น และเริ่มการทำงานของวงจรใหม่อีกครั้งหนึ่ง รูปที่ 3.10



รูปที่ 3.10 แสดงการเปรียบเทียบแรงดันที่เอาต์พุตกับแรงดันตกคร่อมตัวเก็บประจุ

ตัวเก็บประจุ C จะทำการประจุและคายประจุสลับกันไปอย่างสม่ำเสมอทำให้แรงดันตกคร่อมตัว C มีค่าระหว่าง 2/3 Vcc และ 1/3 Vcc ตามลำดับ ศักย์ค่าที่เอาต์พุตของวงจรจะมีค่าสูงในขณะที่ตัว C ทำการเก็บประจุซึ่งถ้าให้ t1 คือช่วงเวลาที่มีศักย์ค่าสูงดังนั้น

$$t_1 = 0.693 (Ra + Rb) C \quad \text{วินาที}$$

และศักย์ค่าที่เอาต์พุตจะมีค่าต่ำในขณะที่ตัว C ทำการคายประจุซึ่งถ้าให้ t2 ช่วงเวลาที่เอาต์พุตมีศักย์ค่าต่ำดังนั้น

$$t_2 = 0.693 \cdot Rb \cdot C \quad \text{วินาที}$$

ช่วงเวลารวมสำหรับการสะสมและการคายประจุก็คือ

$$T = t_1 + t_2 = 0.693 (Ra + 2Rb) C \quad \text{วินาที}$$

ซึ่งค่า T ก็คือ ช่วงเวลาความกว้างของพัลส์หนึ่งลูกคลื่น

ดังนั้นความถี่ของพัลส์ที่เอาท์พุทก็คือ

$$f = 1/T$$

$$= 1.443 / (Ra + 2Rb)C \quad \text{เฮิรตซ์}$$

แต่ค่าของ $(Ra + 2Rb)$ และ C จะให้ความถี่ของพัลส์ที่เอาท์พุทค่าต่าง ๆ กัน



บทที่ 4

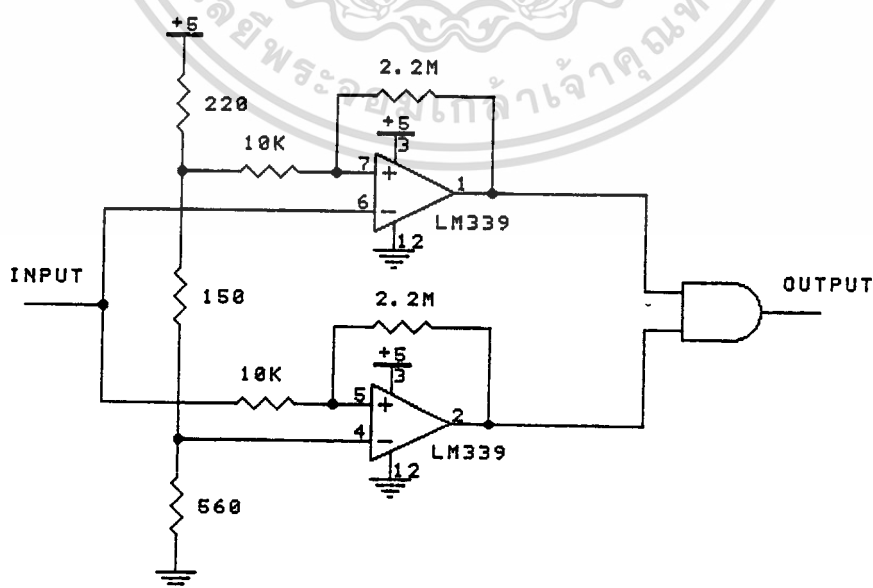
วงจรควบคุมแรงดันไฟฟ้า

4.1 บทนำ

เนื่องจากแรงดันไฟฟ้ากระแสสลับ 220 VAC ในแต่ละย่านที่อยู่อาศัยอาจจะมีระดับแรงดันไม่คงที่ โดยจะขึ้นอยู่กับปัจจัยหลาย ๆ อย่าง เช่น ความหนาแน่นของการใช้ไฟฟ้าในแต่ละช่วงเวลา เป็นต้น ซึ่งถ้าแรงดันไฟสลับดังกล่าวมีการเปลี่ยนแปลง อาจจะสูงขึ้นหรือลดลงเกินกว่าที่คอมเพรสเซอร์จะทำงานในสภาวะปกติได้ (189-250 VAC) เพื่อให้คอมเพรสเซอร์มีอายุการใช้งานมากขึ้น หรือลดความเสียหายที่อาจเกิดขึ้นได้ ดังนั้นจึงจำเป็นต้องต้องมีวงจรเพื่อทำการตรวจสอบวัดระดับแรงดัน ว่าอยู่ในขอบเขตของแรงดันที่ทำให้คอมเพรสเซอร์ทำงานในสภาวะปกติหรือเป็นอันตรายต่อคอมเพรสเซอร์

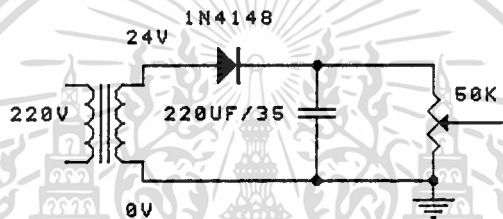
4.2 วงจรควบคุมแรงดัน

ในการควบคุมแรงดันไฟฟ้าเนื่องจากไฟตกหรือไฟเกินที่อาจจะทำให้คอมเพรสเซอร์เกิดความเสียหาย โดยวงจรมีจะใช้ IC OP-AMP เบอร์ LM 339 ประกอบเป็นวงจร WINDOW COMPARATOR ซึ่งมีลักษณะของวงจรดังรูปที่ 4.1



4.3 หลักการทำงานของวงจรควบคุมแรงดัน

เราจะกำหนดค่าแรงดันไฟฟ้าที่ตัวคอมเพรสเซอร์สามารถทำงานได้ตามปกติ ให้อยู่ในช่วง 195-247 VAC ถ้าแรงดันไฟฟ้าอ่อนกว่าช่วงนี้ วงจรก็จะส่งสัญญาณให้กับวงจรส่วนควบคุมการทำงาน ทำการตัดการทำงานทันที ในการตรวจเช็คระดับแรงดันไฟฟ้า จะทำโดยการผ่านไฟบ้านเข้าสู่หม้อแปลงแบบแปลงลงให้เหลือประมาณ 5 VAC ผ่านไดโอด 1N4148 ซึ่งจะให้แรงดันไฟบวกผ่านเท่านั้น และผ่านคาปาซิเตอร์ทำหน้าที่กรองสัญญาณไม่ให้มีสัญญาณรบกวนเข้ามา ซึ่งแรงดันช่วงนี้จะเป็นไฟตรงผ่าน VR1 ทำการปรับค่าให้เหลือเป็น 3.4 VDC ดังแสดงในรูปที่ 4.2



รูปที่ 4.2 วงจรแปลงสัญญาณ AC เป็น DC

จากรูปที่ 4.1 วงจรควบคุมแรงดันไฟฟ้า กำหนดค่า $R1=220$, $R2=150$, $R3=560$ โอห์ม วงจรจะให้เอาต์พุตเป็น HIGH ทั้งคู่ในสภาวะปกติ เมื่ออินพุตอยู่ในช่วง 3.0-3.8 โวลต์ มีช่วง Hysteresis 0.2 โวลต์ โดยกำหนดค่าความต้านทาน 2.2 เมกกะโอห์ม ถ้าต้องการช่วง Hysteresis มากกว่านี้ให้ลดค่าความต้านทาน R ลง

การทำงานของวงจร

การทำงานของวงจร อธิบายได้ดังนี้

1. เมื่ออินพุตมีระดับแรงดันต่ำกว่า 3.0 volt จะได้ เอาท์พุท 1 เป็น high และ เอาท์พุท 2 เป็น low
2. เมื่ออินพุตมีระดับแรงดันอยู่ในช่วง 3.0-3.8 volt จะได้ เอาท์พุท 1 เป็น high และ เอาท์พุท 2 เป็น high
3. เมื่ออินพุตมีระดับแรงดันสูงกว่า 3.8 volt จะได้ เอาท์พุท 1 เป็น low

และ เอาท์พุท 2 เป็น high

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปสภาวะต่าง ๆ แสดงได้ดังตารางที่ 4.1

ช่วงแรงดัน	แรงดันอินพุตของวงจร
247 VAC	3.8 VDC
220 VAC	3.4 VDC
195 VAC	3.0 VDC

สภาวะ	ปกติ	UNDER	OVER
output 1	1	1	0
output 2	1	0	1

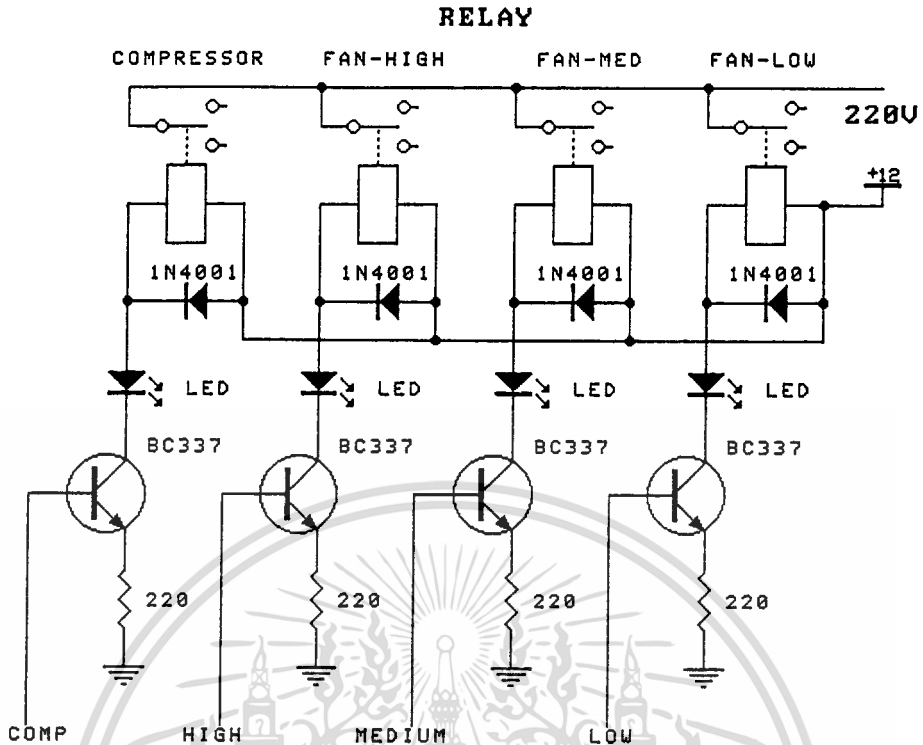
ตารางที่ 4.1 แสดงสัญญาณที่ได้ในสภาวะแรงดันต่าง ๆ

4.4 วงจร DRIVER

สัญญาณที่ออกจากไอซี TTL นั้นเป็นสัญญาณดิจิทัล มีขนาดแรงดันดังนี้ ลอจิก "1" ประมาณ 5 โวลต์ ลอจิก "0" ประมาณ 0 โวลต์ ซึ่งมีกระแสที่ไหลผ่านโหลดได้น้อยและโหลดที่เป็นรีเลย์ต้องการแรงดัน 12 โวลต์ ดังนั้นการที่จะนำสัญญาณไปใช้งานจำเป็นต้องมีอุปกรณ์ที่สามารถทำการทริกเกอร์รีเลย์ให้ทำงานได้ ซึ่งอุปกรณ์นี้เรียกว่า DRIVER

อุปกรณ์ที่ใช้ คือ ทรานซิสเตอร์เบอร์ BC 337 ซึ่งเป็นทรานซิสเตอร์ชนิด NPN ใช้ทำหน้าที่เป็นสวิตช์ โดยเรานำมาต่อลักษณะตามรูปที่ 4.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



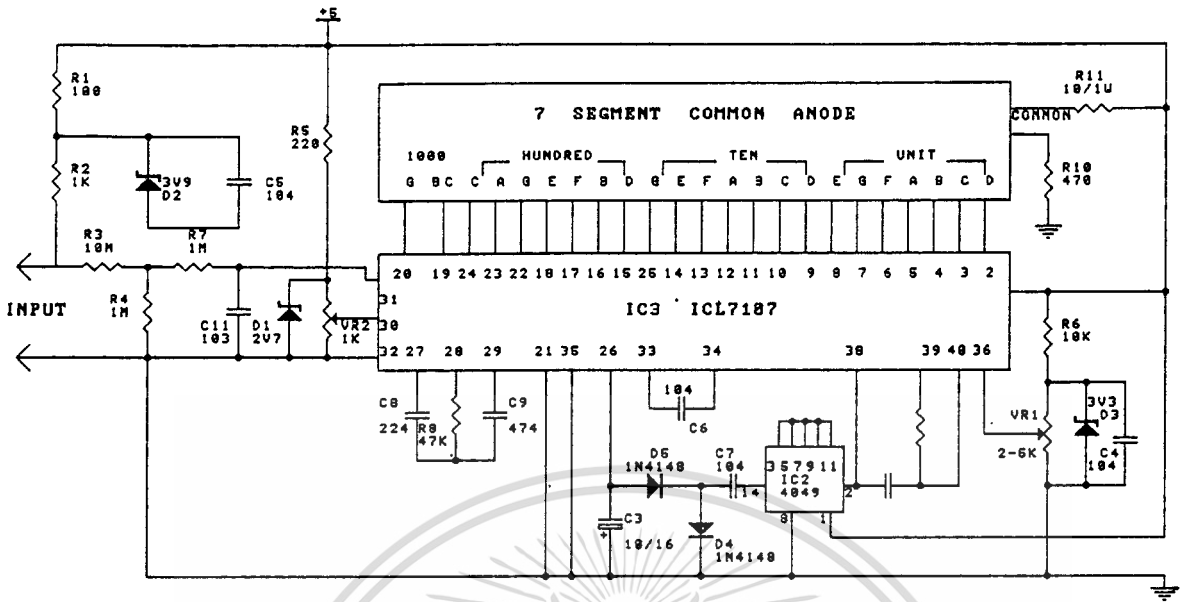
รูปที่ 4.3 แสดงวงจรชุดควบคุมรีเลย์

การทำงานของวงจรในรูปที่ 4.3 นั้น เมื่อมีสัญญาณลอจิก "1" เข้ามาที่ทรานซิสเตอร์ BC337 จะทำให้ขา C และขา E เกิดการลัดวงจรลงกราวด์ เป็นผลให้วงจรควบคุมการทำงานของ รีเลย์ก็จะทำงานและหน้าคอนแทคของรีเลย์จะสัมผัสกัน ในขณะเดียวกันหลอด LED ก็จะมีแสงสว่างด้วย ส่วนไดโอด 1N4001 นั้น ทำหน้าที่ป้องกัน แรงดันโวลต์ย้อนกลับ ซึ่งจะทำให้รีเลย์เกิดการเสียหายได้ และเมื่อสัญญาณลอจิกเปลี่ยน เป็น "0" เข้ามาที่ทรานซิสเตอร์ BC337 จะทำให้ขา C และ ขา E เปิด วงจรเป็นผลทำให้รีเลย์ไม่ทำงานและหน้าคอนแทคจะแยกออกจากกัน และหลอด LED จะดับด้วย จากผลการทำงานของรีเลย์นี้ จะนำคอนแทคไปใช้งานโดยต่อเป็นสวิตช์เพื่อนำไป เปิดพัดลมและคอมเพรสเซอร์

4.5 วงจร DISPLAY

ในโครงการนี้เราใช้ ชุดคิทดิจิตอลมิเตอร์ 2 ชุด เพื่อเป็นวงจรแสดงผลข้อมูลของ อุณหภูมิปัจจุบันและอุณหภูมิที่ตั้งไว้ โดยมีลักษณะวงจรดังรูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 วงจรคิจิตอลมิเตอร์สำหรับแสดงผลข้อมูล

เมื่อต่อวงจรดังรูปที่ 4.4 เรียบร้อยแล้ว ในการรับแต่งวงจรสำหรับแสดงข้อมูลของอุณหภูมิปัจจุบัน ขั้นแรกให้ปรับ VR1 จนได้แรงดันที่จุดขา 36 เท่ากับ 100 มิลลิโวลท์ จากนั้นให้หาเทอร์โมมิเตอร์ หรือ เครื่องวัดอุณหภูมิมาตรฐาน เพื่อคว่าอุณหภูมิปัจจุบันเท่าใด ให้ปรับ VR2 จนคิจิตอลมิเตอร์อ่านค่าได้เท่ากับอุณหภูมิมาตรฐานดังกล่าวเป็นใช้ได้

สำหรับวงจรแสดงข้อมูลของอุณหภูมิที่ตั้งค่าไว้ ขั้นแรกให้ปรับ VR1 จนได้แรงดันที่ขา 36 เท่ากับ 200 มิลลิโวลท์ จากนั้นปรับ VR2 จนคิจิตอลมิเตอร์แสดงค่าอุณหภูมิที่ตั้งค่าไว้

4.6 วงสวิทซ์ตั้งเวลา 0-24 ชั่วโมง

วงจรสวิทซ์ตั้งเวลาชุดนี้เป็นวงจรสวิทซ์ตั้งเวลาปิด โดยสามารถตั้งเวลาได้ที่สวิทซ์ตั้งเวลามีสวิทซ์สตาร์ทเมื่อเริ่มตั้งเวลา และสวิทซ์สต๊อปเมื่อต้องการหยุดตั้งเวลาก่อนที่ตั้งไว้ วงจรตั้งเวลาชนิดนี้มีความแม่นยำเป็นเยี่ยม ไม่เหมือนกับวงจรทั่วไปที่ใช้วิธีการปรับเปลี่ยนค่ารีซิสแตนท์ วงจรชุดนี้สามารถตั้งเวลาตั้งแต่ 1 นาทีไปจนถึงสูงสุด 24 ชั่วโมงได้ตามต้องการ การแสดงผลจะแสดงผล เป็นเวลาที่ผ่านไปว่าเป็นเวลานานเท่าใดแล้ว

และวงจรจะหยุดการทำงานเมื่อเวลาตรงกับเวลาที่กำหนดไว้

4.7 คุณสมบัติของวงจร

1. ตั้งเวลาได้ต่ำสุด 1 นาที
2. ตั้งเวลาได้สูงสุด 23:59 ชั่วโมง
3. แสดงผลเป็นตัวเลข 4 หลัก
4. แสดงเวลาที่ใช้ไปทั้งสิ้น (Count up)
5. สามารถกดดูเวลาที่ตั้งไว้ได้ตลอดเวลา
6. วงจรจะกินไฟต่อเมื่อบังคับตั้งเวลาทำงานอยู่เท่านั้น
7. รีเลย์ที่ใช้ในวงจรสามารถควบคุมโหลดได้สูงสุดถึง 1000 วัตต์

จากคุณสมบัติที่กล่าวมาทั้งหมดนี้ จะเห็นว่าเป็นวงจรที่สามารถนำไปประยุกต์ใช้งานกับวงจรต่าง ๆ ได้หลายอย่าง .

4.8 การทำงานของวงจร

จากวงจรรูป 4.5 จะเห็นว่าวงจรมีค่อนข้างง่ายมาก หัวใจของวงจรตั้งเวลาก็คือ ไอซี1 เบอร์ LM8560 ซึ่งทำหน้าที่เป็นวงจรตั้งเวลาเอาต์พุตสำหรับขับตัวเลขแสดงผลจะเป็นแบบดูเพล็กซ์

นั่นคือเอาต์พุตขาใดขาหนึ่งจะให้สัญญาณออกมา 2 สัญญาณ เพื่อไปขับ เซ็กเมนต์ 2 เซ็กเมนต์ เช่นที่ขา 13 เราจะได้เอาต์พุต A และ F เพื่อขับ เซ็กเมนต์หลักหน่วยของนาฬิกา การจับวงจรแบบนี้จะช่วยให้เราประหยัดการต่อสาย จากไอซีไปยังคิสเพลย์ลงถึงหนึ่งเท่าตัว แต่ทั้งนี้คิสเพลย์ที่นำมาใช้ก็จะต้องเป็นแบบพิเศษ มี 2 คอมมอน เพื่อช่วยให้สามารถควบคุมการป้อนสัญญาณได้อย่างถูกต้องว่าจะให้แสดงผลเป็น A หรือ F เป็นต้น

คิสเพลย์ที่แสดงผลในลักษณะนี้เราเรียกว่าแบบดูเพล็กซ์ (Duplex) สำหรับวงจรมัน เราเลือกใช้แบบดูเพล็กซ์ คอมมอนคาโทด

ไดโอด D1, D2 ทำหน้าที่เป็นตัวกำเนิดพัลส์ลบที่มีชั่วครู่กันข้าม สำหรับป้อนให้กับ ขาคาโทดของคิสเพลย์ทั้งสอง

เมื่อเรากดสวิทช์สตาร์ท (S1) เพื่อให้วงจรเริ่มต้นการทำงานแรงดันไฟจะถูกป้อนผ่านทรานสฟอร์มเมอร์ T1 ได้แรงไฟออกที่ ขดเซ็กชั่นคาร์รี 9 โวลต์ และถูกแปลงให้เป็น

แรงไฟตรงด้วยไดโอด D3 และฟิวเตอร์คาปาซิเตอร์ C2 สำหรับใช้เลี้ยงวงจร

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ขออนุญาต

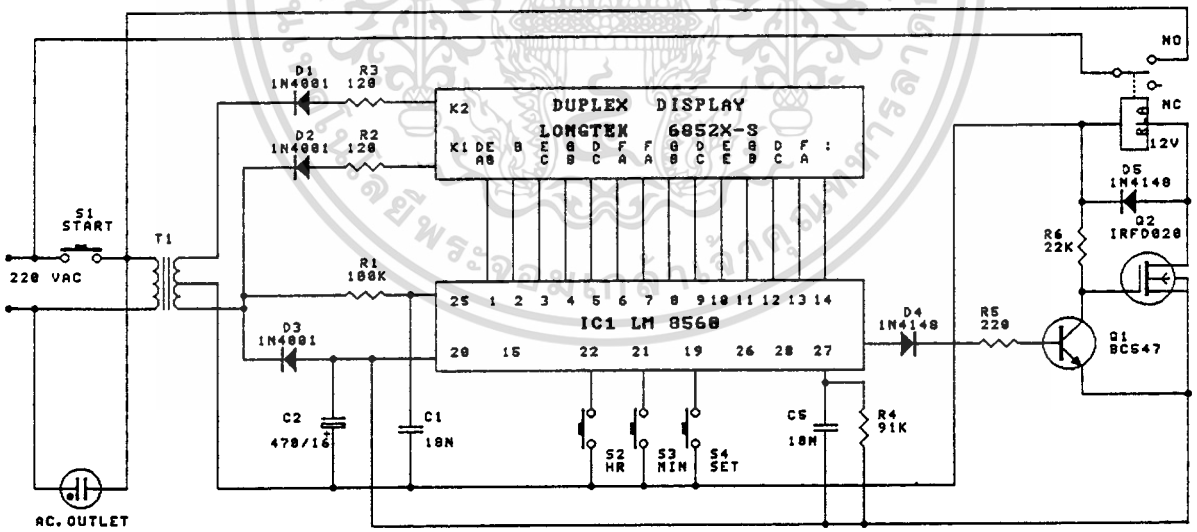
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงไฟที่ได้จะป้อนผ่าน R6 ไปยังเกทของมอสเฟต Q2 ทำให้ Q2 ทำงาน รีเลย์ (Relay) ก็จะทำงานด้วย ดังนั้นคอนแทกรีเลย์จะต่อแรงไฟให้เลี้ยงทราสมฟอร์มเมอร์ และไหลต่อไปจนกระทั่งถึงเวลาที่เรากำหนดไว้ก็จะได้แรงไฟ R5 ไปยังเบสของ Q1 ทำให้ Q1 ทำงาน เมื่อ Q1 ทำงานจะมีผลทำให้แรงไฟที่ขาคอลเล็กเตอร์ ซึ่งต่ออยู่กับ เกทของ Q2 ต่ำลงทำให้ Q2 หยุดทำงาน รีเลย์ก็จะตัดไฟออกจากวงจรทันที

แรงไฟเข้าพุทที่ต่อใช้งานนั้น เราต่อจากเอาต์เลท M1 ซึ่งต่อพร้อมขดโพรมารี่ของ ทราสมฟอร์มเมอร์ T1

การตั้งเวลาทำได้โดยการกดสวิทช์ S4 ซึ่งสวิทช์ตัวนี้เราอาจใช้แบบกดติดปล่อยดับ หรือใช้แบบสวิทช์เลื่อนก็ได้ จากนั้นให้กด สวิทช์ S3 เพื่อตั้งนาฬิกา และกดสวิทช์ S2 เพื่อ ตั้งชั่วโมง หลังจากตั้งเวลาได้ตามต้องการแล้ว ให้ปล่อยสวิทช์ S4 เวลาจะแสดงตัวเลข เป็น 0:00 และจะค่อย ๆ เพิ่มขึ้นเรื่อย ๆ ตามเวลาที่ผ่านไปตามลำดับ

การใช้งานเมื่อประกอบเสร็จให้ทดลองเสียบปลั๊กคอนนี้คิสเพลย์จะไม่แสดงผลให้กด S1 คิสเพลย์จะแสดงเป็น 0:00 และกระพริบ ทิค, คับ ให้กด S1 ดูคอนนี้คิสเพลย์จะดับ



รูปที่ 4.5 แสดงวงจรตั้งเวลาปิด 24 ชั่วโมง

การเริ่มใช้งานให้กด S1 คิสเพลย์จะติดตามที่กล่าวมา กด S4 กับ S3 ตัวเลขจะ แสดงผลเป็น 0:01 แล้วให้ปล่อย S4 และ S3 ตัวเลขจะกลับมาแสดงผลเป็น 0:00 รอ

เวลา 1 นาที ตัวเลขจะแสดงผลเป็น 0:01 และค่อย ๆ คับลง เมื่อทดลองเสร็จแล้วให้ เอกสารนี้ไว้ตลอดชีวิตของคุณ ห้ามเผยแพร่โดยไม่ได้รับอนุญาต การนำเอกสารนี้ไปใช้ ไม่ว่ากรรมใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

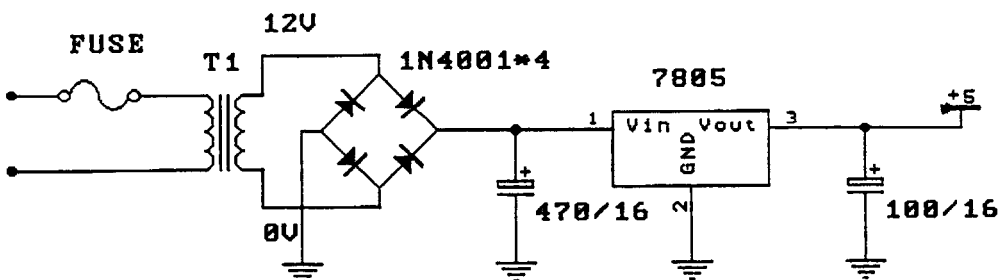
ไปใช้งานได้เลย โดยเมื่อกด S1 และตัวเลขแสดงผลแล้ว ให้กด S4 พร้อม ๆ กับ S3 หรือ S2 โดยถ้ากดพร้อมกับ S3 จะเป็นการตั้งเวลานานที่ แต่ถ้ากดพร้อมกับ S2 เป็นการตั้งเวลาชั่วโมง เมื่อตั้งเสร็จแล้วปล่อยสวิตช์คิสเพลย์จะแสดงผล และเวลาเริ่มเดินไปเรื่อย ๆ เมื่อต้องการดูเวลาที่ตั้งไว้ก็สามารถกด S4 เพื่อดูเวลาที่ตั้งปิดได้

4.9 ชุดแหล่งจ่ายไฟ

วงจรต่าง ๆ ของชุดควบคุมเครื่องปรับอากาศ ที่กล่าวมาจำเป็นจะต้องใช้ไฟตรง เป็นไฟเลี้ยงวงจร หากใช้แบตเตอรี่เป็นแหล่งจ่ายไฟให้กับวงจรจะทำให้ชุดควบคุมมีขนาดใหญ่และสิ้นเปลืองค่าใช้จ่าย ดังนั้นจำเป็นจะต้องออกแบบวงจรแปลงไฟสลับให้เป็นไฟตรง เพื่อจ่ายไฟให้กับวงจร

4.10 การออกแบบวงจร Power supply

ในแต่ละภาควงจรที่ได้กล่าวมาต้องการแรงดันกระแสตรง 5 โวลต์ แบบ Single supply คือไฟบวกกับกราวด์ และวงจรต่าง ๆ ต้องการเสถียรภาพของแรงดัน จึงต้องใช้ไอซีเรกูเลเตอร์เบอร์ LM7805 ตามรูปที่ 9.1 มี C1 และ C2 เป็นตัวกรองสัญญาณรบกวนที่ปนเข้ามาที่ไฟสลับ สัญญาณรบกวนต่าง ๆ ที่ปนเข้ามานั้นจะเป็นสาเหตุทำให้การทำงานของอุปกรณ์ผิดพลาด การลดแรงดันไฟสลับใช้ทรานฟอร์มเมอร์แปลงไฟจาก 220 V ลงมาเหลือ 12 โวลต์ไฟสลับ จากนั้นต่อเข้ากับวงจร Bridge Rectifier เพื่อให้ได้แรงดันไฟตรงเป็น Full wave Rectifier ขนาดของทรานฟอร์มเมอร์ใช้ 1 แอมป์ เพื่อให้จ่ายกระแสได้เพียงพอกับวงจรทั้งหมดผ่าน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 4.6 วงจรแหล่งจ่ายไฟ ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ฟังก์ชันการทำงานของวงจร

5.1 บทนำ

การทำงานของวงจรถัดมามีฟังก์ชันการทำงานต่าง ๆ รวมถึงส่วนรับคำสั่งและแสดงผล ซึ่งจะ เป็นส่วนที่ใช้ในการสื่อสารระหว่างผู้ใช้กับเครื่อง โดยเครื่องจะรับคำสั่งจากผู้ใช้ผ่านทางปุ่มสวิทช์ และจะแสดงสถานะต่าง ๆ ให้ผู้ใช้ทราบทางส่วนแสดงผล ซึ่งมีหลอด LED และ SEVEN SEGMENT เป็นตัวแสดงผล

5.2 ฟังก์ชันการทำงาน

ฟังก์ชันการทำงานทั้งหมดที่ใช้ในการควบคุม เครื่องปรับอากาศชนิดนี้

- ป้องกันความเสียหายที่จะเกิดต่อคอมเพรสเซอร์ในสภาวะที่ไฟตกหรือไฟเกิน
- สามารถที่จะควบคุมอุณหภูมิภายในห้องที่ต้องการได้
- เลือกความเร็วของพัดลม เพื่อการระบายความเย็นที่เหมาะสม โดยสามารถที่จะเลือกโดยผู้ใช้เองและเลือกแบบอัตโนมัติ
- สามารถที่จะตั้งเวลาปิดได้ 24 ชั่วโมง
- สามารถจำค่าอุณหภูมิที่ตั้งไว้ครั้งสุดท้ายได้

5.3 ฟังก์ชันการทำงานของวงจรถัดมามี

1. การป้องกันความเสียหายของคอมเพรสเซอร์

วงจรถัดมามีเปิดปิดคอมเพรสเซอร์จะรับเอาค่าที่แสดงสภาวะของระดับแรงดันของไฟบ้านมาจากวงจรวินโดวส์คอมพารเตเตอร์ โดยผ่านทางเอาต์พุตของวงจรวินโดวส์คอมพารเตเตอร์ และทำการตรวจสอบว่าอยู่ในระดับปกติหรือไม่ โดยถ้าอยู่ในระดับปกติเอาต์พุตทั้งสองจะเป็น High ทั้งคู่ ก็จะผ่านการตรวจสอบออกไป แต่ถ้าไม่ปกติก็จะส่งสัญญาณไปทำการปิดคอมเพรสเซอร์ ในบางครั้งกระแสไฟฟ้าอาจดับในช่วงระยะเวลาสั้น ๆ แล้วกลับติดขึ้นมาใหม่ ซึ่งอาจทำความเสียหายต่อคอมเพรสเซอร์ได้ ดังนั้นวงจรถัดมามีการหน่วงเวลาการเริ่มทำงานของคอมเพรสเซอร์ออกไป 3 นาที เพื่อป้องกันความเสียหาย

เอกสารที่อาจเกิดขึ้นจนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. การควบคุมการ ปิด - เปิด คอมเพรสเซอร์

วงจร ปิด-เปิด คอมเพรสเซอร์ จะรับเอาค่าอุณหภูมิที่วัดได้มา เปรียบเทียบกับค่าอุณหภูมิที่ตั้งไว้ และถ้าอุณหภูมิที่วัดได้สูงกว่าที่ตั้งไว้ ก็จะทำการเปิดคอมเพรสเซอร์ แต่การที่จะเปิดคอมเพรสเซอร์ได้นั้นต้องหน่วงเวลา 3 นาทีก่อน ทั้งนี้เพื่อความดันของเหลวภายในท่อแอร์ รับตัวอยู่ในสภาวะสมดุลย์ ถ้าอุณหภูมิที่วัดได้มีค่าต่ำกว่าหรือเท่ากับอุณหภูมิที่ตั้งไว้ก็จะทำการปิดคอมเพรสเซอร์ แต่ก่อนจะปิดจะทำการหน่วงเวลา 1 นาทีเพื่อ เซ็คให้แน่ใจว่าอุณหภูมิที่วัดได้นั้นต่ำกว่าหรือ เท่ากับอุณหภูมิที่ตั้งไว้จริง เพื่อ เป็นการป้องกันความเสียหายที่จะ เกิดกับคอมเพรสเซอร์ในการที่จะต้องเปิดปิดบ่อย ๆ

3. การเลือกระดับความเร็วของพัดลม

การเลือกจะมีทั้งแบบเลือกโดยตรงจากผู้ใช้ และเลือกเองโดยอัตโนมัติ ซึ่งถ้าเป็นการเลือกแบบอัตโนมัติ จะมีวิธีการเลือกดังนี้คือ นำค่าอุณหภูมิที่วัดได้มา เปรียบเทียบกับค่าอุณหภูมิที่ตั้งไว้ ถ้าอุณหภูมิที่วัดได้มีค่ามากกว่าอุณหภูมิที่ตั้งไว้ ก็จะเลือกความเร็วระดับสูงเพื่อเร่งระบายความชื้นให้กระจายไปทั่วห้องได้รวดเร็ว แต่ถ้าอุณหภูมิที่วัดได้มีค่าต่ำกว่าหรือ เท่ากับอุณหภูมิที่ตั้งไว้ก็จะเลือกความเร็วระดับต่ำ

4. การตั้งเวลาปิดโดยอัตโนมัติ

ผู้ใช้งานสามารถที่จะตั้งเวลาปิดโดยอัตโนมัติได้โดยกดสวิทช์ SET พร้อม ๆ กับ สวิทช์ MIN หรือ HOUR เช่น เมื่อผู้ใช้งานต้องการให้ตั้งเวลาปิด 2:30 ชั่วโมง ให้กดสวิทช์ SET ค้างไว้และกดสวิทช์ MIN 30 ครั้ง จากนั้นให้กดสวิทช์ HOUR 2 ครั้ง แล้วปล่อยสวิทช์ SET เครื่องจะเริ่มทำการจับเวลาตัวเลขจะแสดงผลเป็น 0:00 และตัวเลขจะเพิ่มขึ้นทีละ 1 นาที จนครบเวลาที่ตั้งไว้ แล้วตัวเลขก็จะค่อย ๆ คับลงพร้อม เครื่องหยุดทำงานเมื่อเราต้องการดูเวลาที่ตั้งไว้ให้กดสวิทช์ SET เพื่อดูเวลาที่ตั้งไว้ได้

5. การจำค่าอุณหภูมิครั้งสุดท้ายที่ตั้งไว้

ปกติขณะที่กระแสไฟฟ้าดับ ค่าอุณหภูมิที่ตั้งไว้จะสูญหายไปด้วย ดังนั้นจึงได้มีการเพิ่มวงจรสำหรับจำข้อมูลที่เป็นค่าอุณหภูมิครั้งสุดท้ายที่ตั้งค่าไว้ เพื่อที่ว่า เวลากระแสไฟฟ้าดับแล้วติดอีกครั้ง ค่าอุณหภูมิที่ เริ่มต้นการทำงานของ เครื่องจะเป็นค่าอุณหภูมิครั้งสุดท้ายที่ตั้งค่าไว้ วงจรที่ใช้จำข้อมูลนั้นจะใช้ รมแบล็คอิพช่วยในการเก็บข้อมูลซึ่ง รมตัวนี้สามารถ

เก็บข้อมูลได้นานถึง 10 ปี

5.4 ปุ่มสวิทช์ต่าง ๆ ที่ใช้งาน

1. สวิทช์ ON/OFF

เครื่องจะเริ่มทำงานเมื่อกดปุ่มสวิทช์ ON และจะแสดงไฟ LED ที่ตำแหน่ง ON ในกรณีที่แรงดันไฟที่ป้อนให้แก่คอมเพรสเซอร์ อยู่ในสภาวะปกติจะแสดงไฟที่ตำแหน่ง ON/UN กรณีที่แรงดันสูงหรือต่ำกว่าปกติ ไฟในตำแหน่งนี้จะดับลง และเป็นผลทำให้คอมเพรสเซอร์หยุดการทำงาน และไฟที่ตำแหน่ง COMP ก็จะดับลงด้วยจนกว่าแรงดันจะกลับเข้าสู่สภาวะปกติ คอมเพรสเซอร์ก็จะเริ่มทำงานใหม่ และไฟที่ตำแหน่งทั้งสองก็จะติดอีกครั้งหนึ่ง ส่วนสวิทช์ OFF เป็นการสั่งให้เครื่องหยุดการทำงานทั้งหมด

2. สวิทช์ FAN

ผู้ใช้งานสามารถเลือกการเปิดพัดลมได้ 2 แบบคือ แบบเปิดโดยที่ผู้ใช้เลือกระดับความเร็วของพัดลมเอง และแบบเปิดโดยที่ระดับความเร็วของพัดลมถูกเปลี่ยนเองโดยอัตโนมัติ ความเร็วพัดลมจะมี 3 ระดับคือ เบา, ปานกลาง และ แรง โดยจะแสดงทางไฟ LED 3 ดวง คือ LOW, MEDIUM, และ HIGH ในกรณีที่ผู้ใช้เลือกแบบอัตโนมัติ จะมีไฟแสดงที่ตำแหน่ง AUTO และไฟแสดงที่ระดับความเร็วของพัดลมที่ถูกปรับโดยอัตโนมัติ ให้สอดคล้องกับความแตกต่างของอุณหภูมิห้องและอุณหภูมิที่ตั้งไว้

3. สวิทช์ ตั้งเวลาปิด

สวิทช์การตั้งเวลาปิดนั้นมีอยู่ทั้งหมด 3 ตัว คือ SET, MIN และ HOUR โดยเมื่อผู้ใช้งานต้องการตั้งเวลาปิดให้กดสวิทช์ SET พร้อม ๆ กับ สวิทช์ MIN หรือ HOUR เช่นเมื่อผู้ใช้งานต้องการให้ตั้งเวลาปิด 2:30 ชั่วโมง ให้กดสวิทช์ SET ค้างไว้ และกดสวิทช์ MIN 30 ครั้ง จากนั้นให้กดสวิทช์ HOUR 2 ครั้ง แล้วปล่อยสวิทช์ SET เครื่องจะเริ่มทำการจับเวลา และตัวเลขจะแสดงผลเป็น 0:00 เมื่อเราต้องการดูเวลาที่ตั้งไว้ให้กดสวิทช์ SET เพื่อดูเวลาที่ตั้งไว้ได้

4. สวิทช์ UP/DOWN

เป็นสวิทช์การตั้งค่าอุณหภูมิภายในห้องซึ่งสามารถตั้งค่าอุณหภูมิได้ตั้งแต่ 15-30 °C โดย เมื่อทำการเปิดเครื่องควบคุมเครื่องปรับอากาศ เครื่องจะทำการตั้งค่าอุณหภูมิไว้ที่ค่าอุณหภูมิกครั้งสุดท้ายที่ตั้งไว้โดยอัตโนมัติ ปุ่มสวิทช์ UP เป็นปุ่มสำหรับการเพิ่มค่าอุณหภูมิ ส่วนปุ่มสวิทช์ DOWN เป็นการลดค่าอุณหภูมิ

5. สวิตช์ MEM

เมื่อเราตั้งค่าอุณหภูมิที่ต้องการไว้เรียบร้อยแล้ว ต่อไปเราจะใช้สวิตช์ MEM เป็นสวิตช์สำหรับการจำค่าอุณหภูมิครั้งสุดท้าย คือเมื่อเราเลิกการใช้งาน แล้วกลับมาใช้งานครั้งต่อไป เมื่อเปิดเครื่องปรับอากาศค่าอุณหภูมิครั้งสุดท้ายจะถูกตั้งเป็นค่าอุณหภูมิเริ่มต้นโดยอัตโนมัติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลวิจัยและข้อเสนอแนะ

1. สรุปผลวิจัย

จากการทดลองชุดควบคุม เครื่องปรับอากาศนี้ ได้ผลการทดลองว่าสามารถใช้ควบคุม เครื่องปรับอากาศได้ดี คือสามารถนำอุณหภูมิที่ตั้งไว้ไปสั่งให้คอมเพรสเซอร์หยุดการทำงาน เมื่ออุณหภูมิภายในห้อง เย็นถึงจุดที่ตั้งไว้ และสั่งให้คอมเพรสเซอร์ทำงาน เมื่ออุณหภูมิภายในห้องสูงกว่าที่ตั้งไว้ สามารถที่จะปรับความเร็วของพัดลมได้ แบบอัตโนมัติ และแบบเลือกเอง สามารถตั้งเวลาการปิดเครื่องได้

2. ข้อเสนอแนะ

ในการออกแบบวงจรชุดควบคุม เครื่องปรับอากาศชุดนี้มีขนาดใหญ่มาก ซึ่งต่อไปอาจจะพัฒนาให้มีขนาดเล็กลงได้ และมีฟังก์ชันการทำงานมากกว่านี้ ปัญหาที่พบในวงจรนี้ก็คือ วงจรการทำงานของไอซี ADC 0804 แรงดันเปรียบเทียบที่ป้อนให้กับไอซีนั่นไม่คงที่ และเอาต์พุตที่ได้จะมีการผิดพลาดอยู่ 1 บิต สิ่งสำคัญในการออกแบบวงจรการทำงานทั้งหมดนี้ก็คือ การควบคุมแรงดันทุก ๆ จุดให้คงที่ตลอดเวลา การนำค่าอุณหภูมิไปแสดงที่ดิสเพลย์ โดยผ่านวงจร R.2R นั้นค่า R ที่ใช้ควรจะวัดค่าก่อนใช้งานทุกตัว ให้ใช้ค่าที่เท่ากันทุกตัว หรือใกล้เคียงที่สุดถึงแม้ว่าจะใช้ R 1% ก็ตาม ไอซีที่ใช้งานทั้งหมดควรจะใช้เป็น CMOS ทุกตัว เพื่อช่วยประหยัดกระแสไฟฟ้า

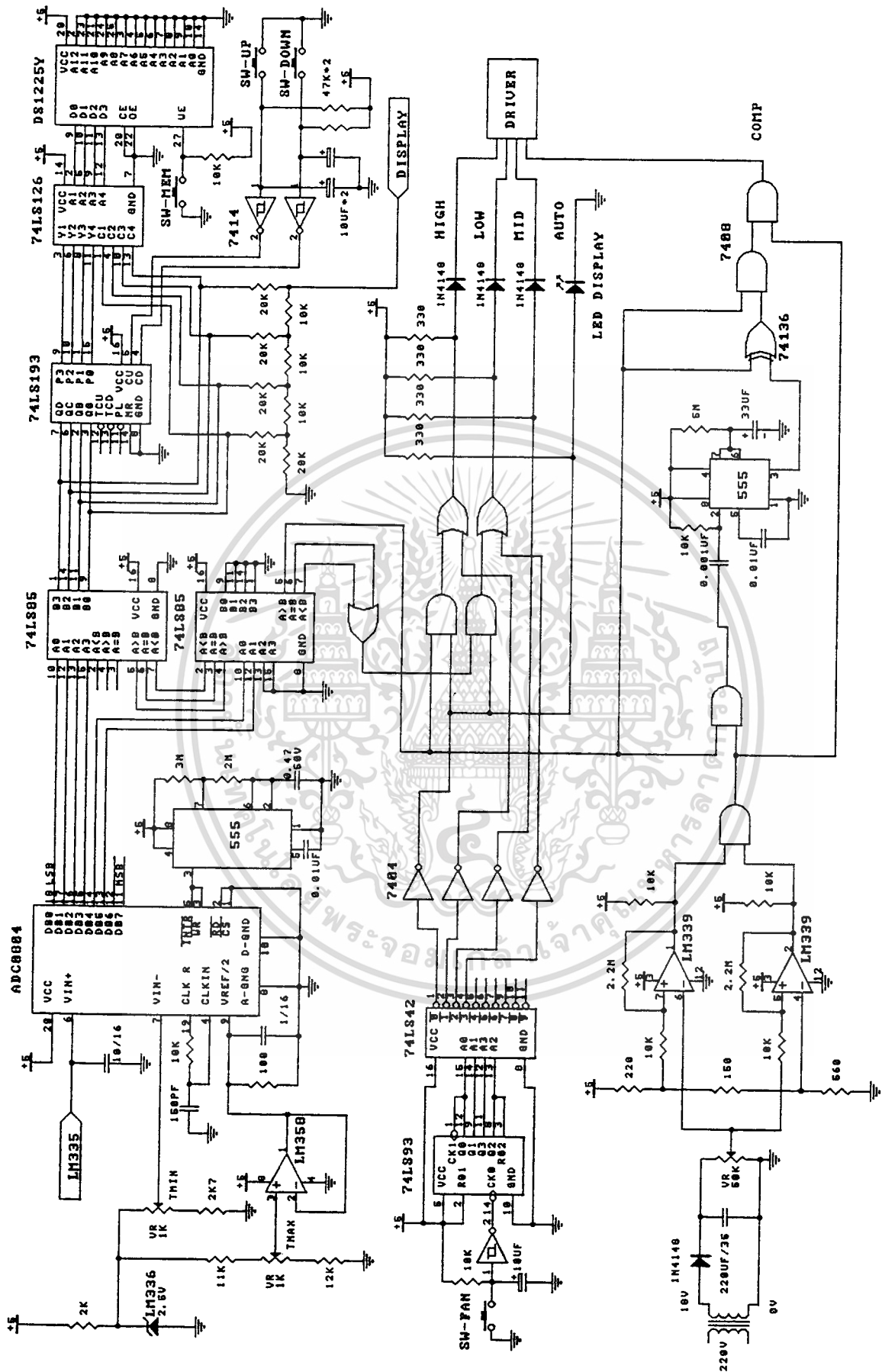
หนังสืออ้างอิง

- (1) Carl T.nelson Super Matched Bipolar Transistor Pair sets
New Standard for Drift and Noise, National Semiconductor
for AN 222, February 1979
- (2) R.C Doblin, Low Drift Amplifiers, National Semiconductor
LB 22 June 1973
- (3) คู่มือ/ เทียบ เบอร์ไอซี TTL, สำนักพิมพ์ซีเอ็ด พ.ศ. 2521



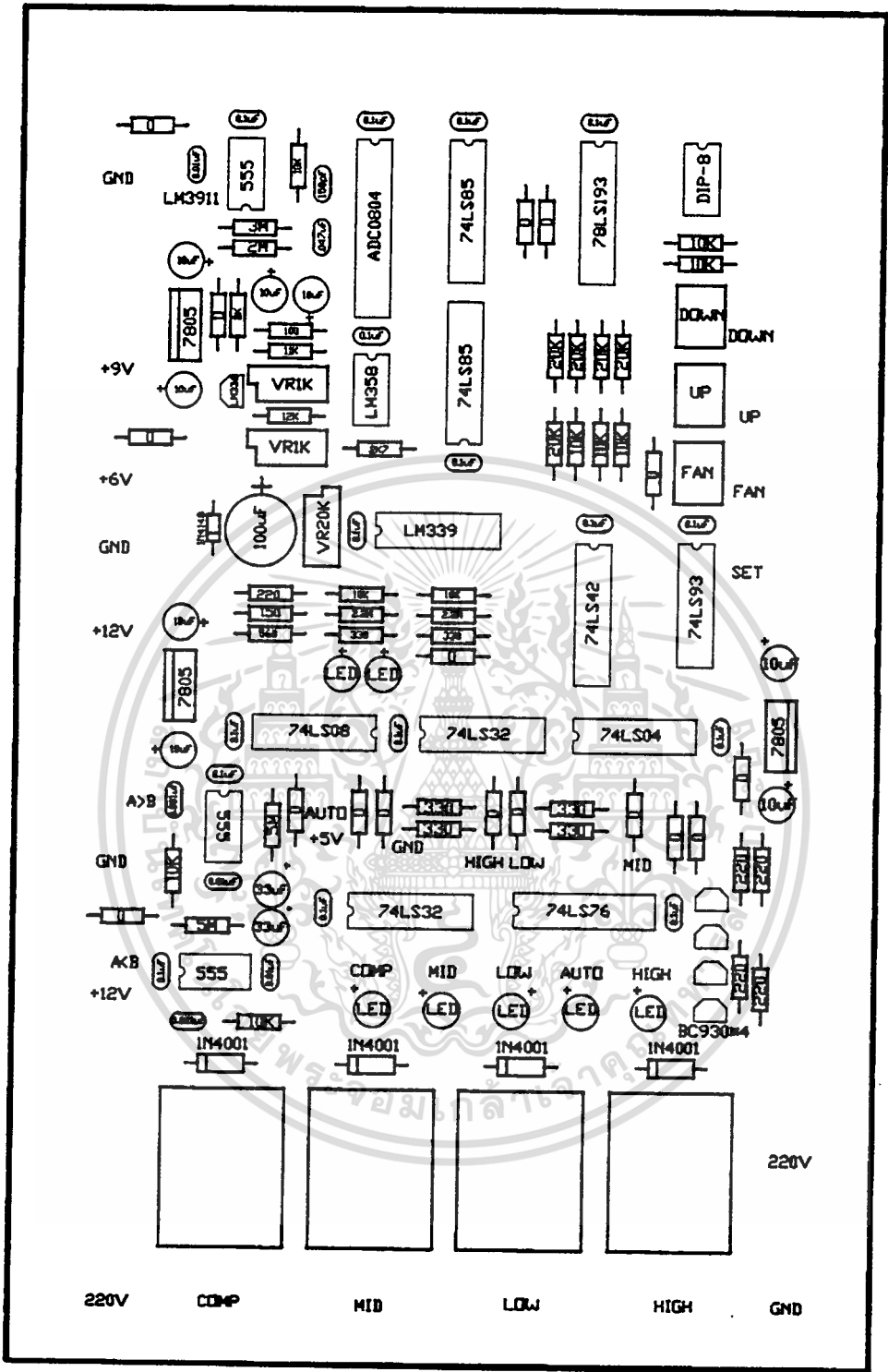


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



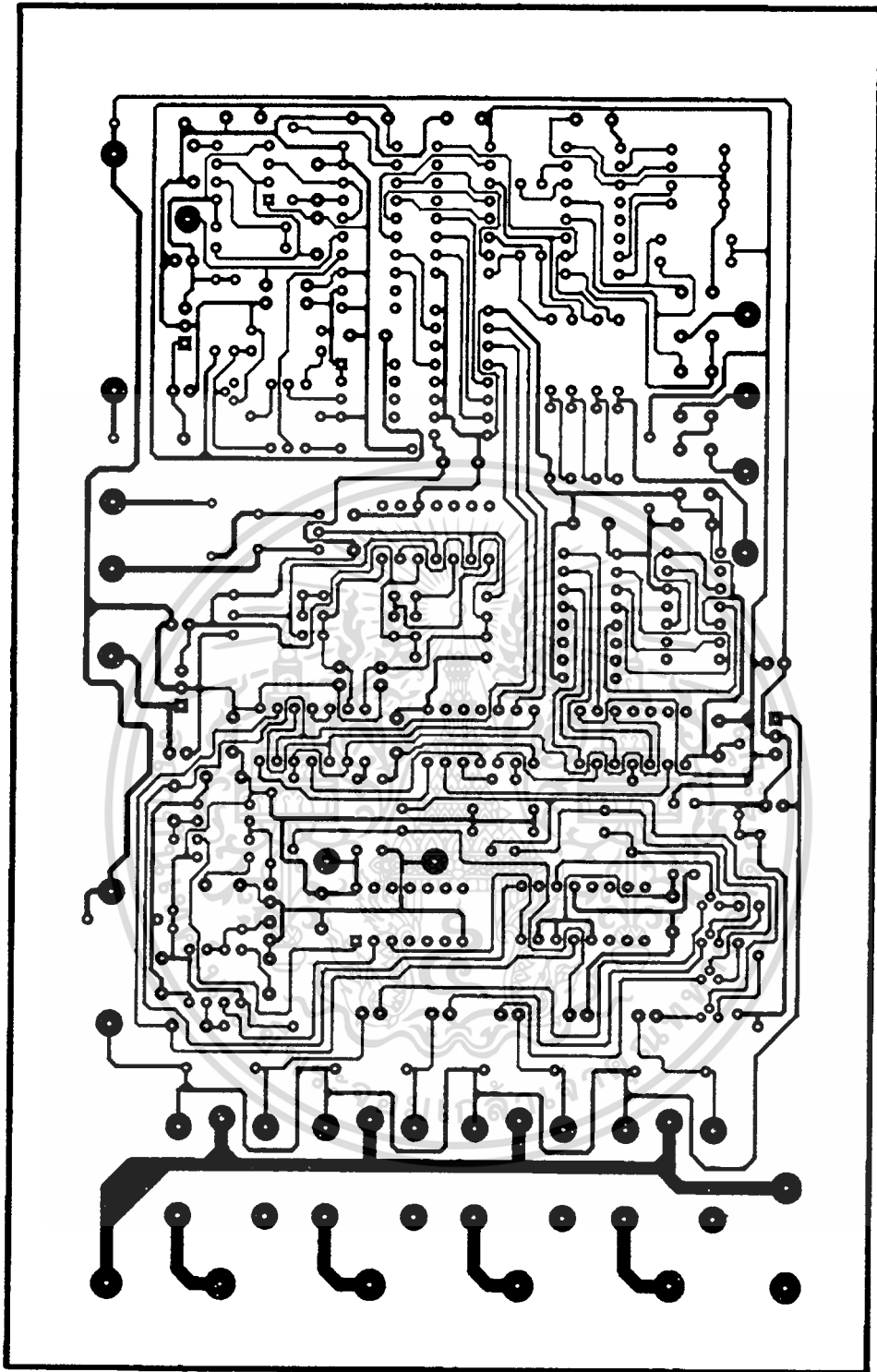
วงจรควบคุมความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



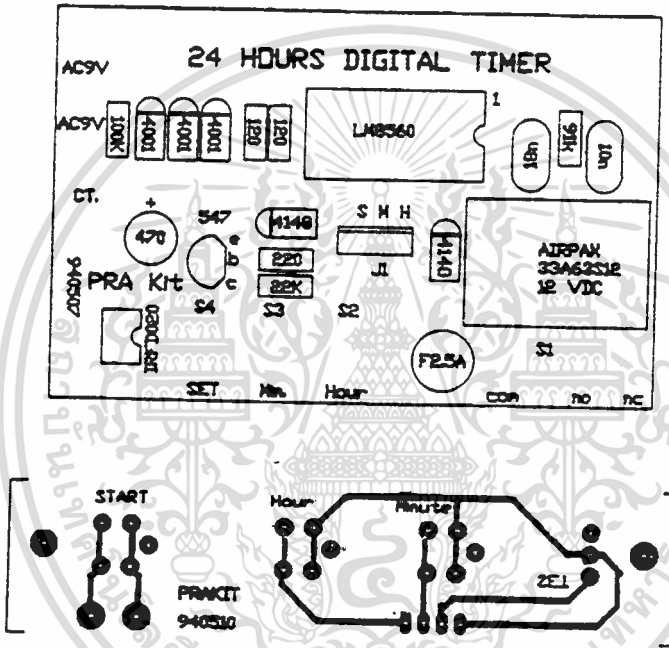
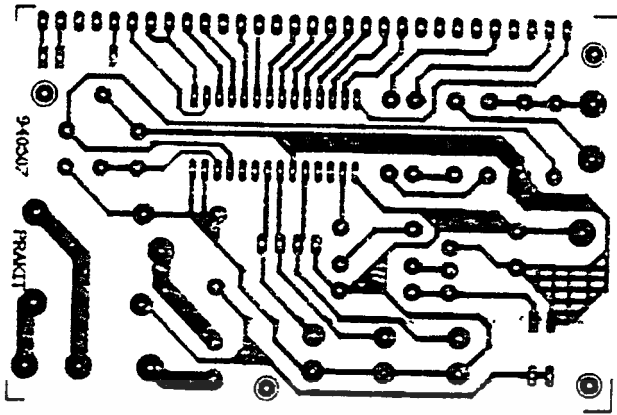
ภาพการวางตำแหน่งอุปกรณ์วงจรควบคุมรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพถ่ายปริ้นท์วงจรควบคุมรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพสายปริ้นท์และตำแหน่งอุปกรณ์วงจรตั้งเวลา 0-24 ชั่วโมง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

- Data retention in the absence of V_{CC}
- Data is automatically protected during power loss
- Directly replaces 8K x 8 volatile static RAM or EE-PROM
- Unlimited write cycles
- Low-power CMOS
- Over 10 years of data retention
- Standard 28-pin JEDEC pinout
- Available in 150 ns, 170 ns, or 200 ns read access times
- Read cycle time equals write cycle time
- Full $\pm 10\%$ operating range
- Optional industrial temperature range of -40°C to $+85^{\circ}\text{C}$, designated IND

PIN ASSIGNMENT

NC	1	28	V_{CC}
A12	2	27	\overline{WE}
A7	3	26	NC
A6	4	25	A8
A5	5	24	A9
A4	6	23	A11
A3	7	22	\overline{OE}
A2	8	21	A10
A1	9	20	\overline{CE}
A0	10	19	DQ7
DQ0	11	18	DQ6
DQ1	12	17	DQ5
DQ2	13	16	DQ4
GND	14	15	DQ3

28-Pin Encapsulated Package
(720 Mil Extended)

PIN DESCRIPTION

A ₀ - A ₁₂	- Address Inputs
\overline{CE}	- Chip Enable
GND	- Ground
DQ ₀ -DQ ₇	- Data In/Data Out
V_{CC}	- Power (+5V)
\overline{WE}	- Write Enable
\overline{OE}	- Output Enable
NC	- No Connect

DESCRIPTION

The DS1225Y 64K Nonvolatile SRAM is a 65,536-bit, fully static, nonvolatile RAM organized as 8192 words by 8 bits. Each NV SRAM has a self-contained lithium energy source and control circuitry that constantly monitors V_{CC} for an out-of-tolerance condition. When such a condition occurs, the lithium energy source automatically switches on and write protection is unconditionally enabled to prevent garbled data. The NV SRAM can be

used in place of existing 8Kx8 SRAMs directly conforming to the popular byte-wide 28-pin DIP standard. The DS1225Y also matches the pinout of the 2764 EPROM or the 2864 EEPROM, allowing direct substitution while enhancing performance. There is no limit on the number of write cycles that can be executed and no additional support circuitry is required for microprocessor interface.

SILA

บริษัท ซีลาร์เสิร์ช จำกัด
1108/41 ศูนย์การค้าพระโขนง
ถนนสุขุมวิท กรุงเทพฯ 10110
โทร 712-2850-2
โทรสาร 331-1447

OPERATION

READ MODE

The DS1225Y executes a read cycle whenever \overline{WE} (Write Enable) is inactive (high) and \overline{CE} (Chip Enable) is active (low). The unique address specified by the 13 address inputs (A_0 - A_{12}) defines which of the 8192 bytes of data is to be accessed. Valid data will be available to the eight data output drivers within t_{ACC} (Access Time) after the last address input signal is stable, providing that \overline{CE} and \overline{OE} (Output Enable) access times are also satisfied. If \overline{OE} and \overline{CE} access times are not satisfied, then data access must be measured from the later occurring signal (\overline{CE} or \overline{OE}) and the limiting parameter is either t_{CO} for \overline{CE} or t_{OE} for \overline{OE} rather than address access.

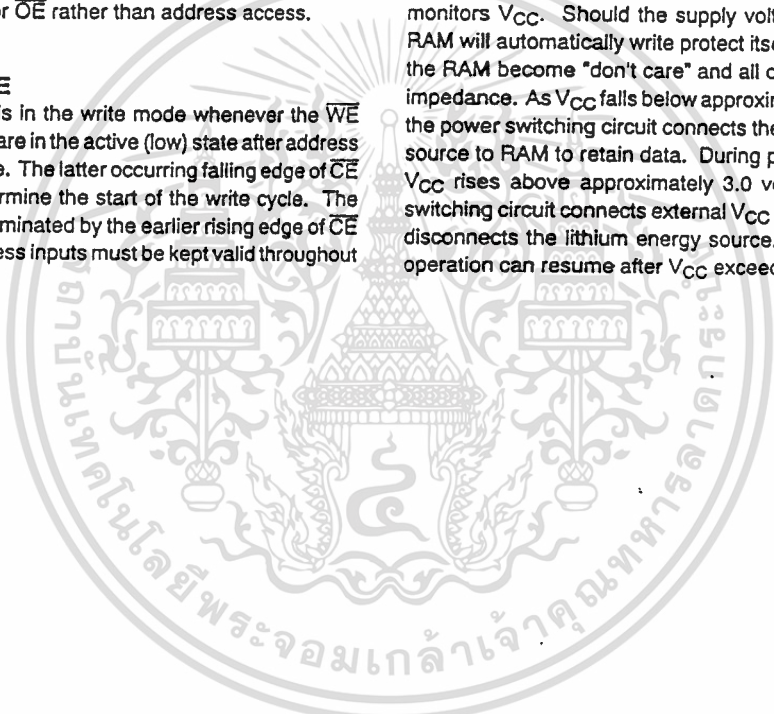
WRITE MODE

The DS1225Y is in the write mode whenever the \overline{WE} and \overline{CE} signals are in the active (low) state after address inputs are stable. The latter occurring falling edge of \overline{CE} or \overline{WE} will determine the start of the write cycle. The write cycle is terminated by the earlier rising edge of \overline{CE} or \overline{WE} . All address inputs must be kept valid throughout

the write cycle. \overline{WE} must return to the high state for a minimum recovery time (t_{WR}) before another cycle can be initiated. The \overline{OE} control signal should be kept inactive (high) during write cycles to avoid bus contention. However, if the output bus has been enabled (\overline{CE} and \overline{OE} active) then \overline{WE} will disable the outputs in t_{ODW} from its falling edge.

DATA RETENTION MODE

The DS1225Y provides full functional capability for V_{CC} greater than 4.5 volts and write protects at 4.25 nominal. Data is maintained in the absence of V_{CC} without any additional support circuitry. The DS1225Y constantly monitors V_{CC} . Should the supply voltage decay, the RAM will automatically write protect itself. All inputs to the RAM become "don't care" and all outputs are high impedance. As V_{CC} falls below approximately 3.0 volts, the power switching circuit connects the lithium energy source to RAM to retain data. During power-up, when V_{CC} rises above approximately 3.0 volts, the power switching circuit connects external V_{CC} to the RAM and disconnects the lithium energy source. Normal RAM operation can resume after V_{CC} exceeds 4.5 volts.



ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground
 Operating Temperature
 Storage Temperature
 Soldering Temperature

-0.3V to +7.0V
 0°C to 70°C; -40°C to +85°C for IND parts
 -40°C to +70°C; -40°C to +85°C for IND parts
 260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

(0°C to 70°C)

PARAMETER	SYM	MIN	TYP	MAX	UNITS	NOTES
Power Supply Voltage	V _{CC}	4.5	5.0	5.5	V	
Input Logic 1	V _{IH}	2.2		V _{CC}	V	
Input Logic 0	V _{IL}	0.0		+0.8	V	

DC ELECTRICAL CHARACTERISTICS(0°C to 70°C; V_{CC} = 5V ± 10%)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage Current	I _{IL}	-1.0		+1.0	μA	
I/O Leakage Current CE ≥ V _{IH} ≤ V _{CC}	I _{IO}	-1.0		+1.0	μA	
Output Current @ 2.4V	I _{OH}	-1.0			mA	
Output Current @ 0.4V	I _{OL}	2.0			mA	
Standby Current CE = 2.2V	I _{CCS1}		5	10	mA	
Standby Current CE = V _{CC} -0.5V	I _{CCS2}		3	5	mA	
Operating Current t _{CYC} =200ns (Commercial)	I _{CCO1}			75	mA	
Operating Current t _{CYC} =200ns (Industrial)	I _{CCO1}			85	mA	
Write Protection Voltage	V _{TP}		4.25		V	10

DC TEST CONDITIONS

Outputs open..

All voltages are referenced to ground.

AC ELECTRICAL CHARACTERISTICS

(0°C to 70°C; $V_{CC}=5.0V \pm 10\%$)

PARAMETER	SYMBOL	DS1225Y-150		DS1225Y-170		DS1225Y-200		UNITS	NOTES
		MIN	MAX	MIN	MAX	MIN	MAX		
Read Cycle Time	t_{RC}	150		170		200		ns	
Access Time	t_{ACC}		150		170		200	ns	
\overline{OE} to Output Valid	t_{OE}		70		80		100	ns	
\overline{CE} to Output Valid	t_{CO}		150		170		200	ns	
\overline{OE} or \overline{CE} to Output Active	t_{COE}	5		5		5		ns	5
Output High Z from De-selection	t_{OD}		35		35		35	ns	5
Output Hold from Address Change	t_{OH}	5		5		5		ns	
Write Cycle Time	t_{WC}	150		170		200		ns	
Write Pulse Width	t_{WP}	100		120		150		ns	3
Address Setup Time	t_{AW}	0		0		0		ns	
Write Recovery Time	t_{WR1} t_{WR2}	0 10		0 10		0 10		ns ns	11 12
Output High Z from \overline{WE}	t_{ODW}		35		35		35	ns	5
Output Active from \overline{WE}	t_{OEW}	5		5		5		ns	5
Data Setup Time	t_{DS}	60		70		80		ns	4
Data Hold Time	t_{DH1} t_{DH2}	0 10		0 10		0 10		ns ns	11 12

AC TEST CONDITIONS

Output Load: 100pF + 1TTL Gate

Input Pulse Levels: 0-3.0V

Timing Measurement Reference Levels

Input: 1.5V Output: 1.5V

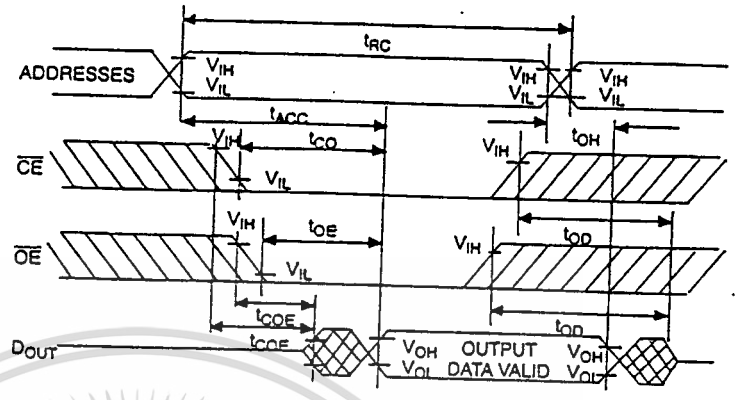
Input Pulse Rise and Fall Times: 5ns

CAPACITANCE

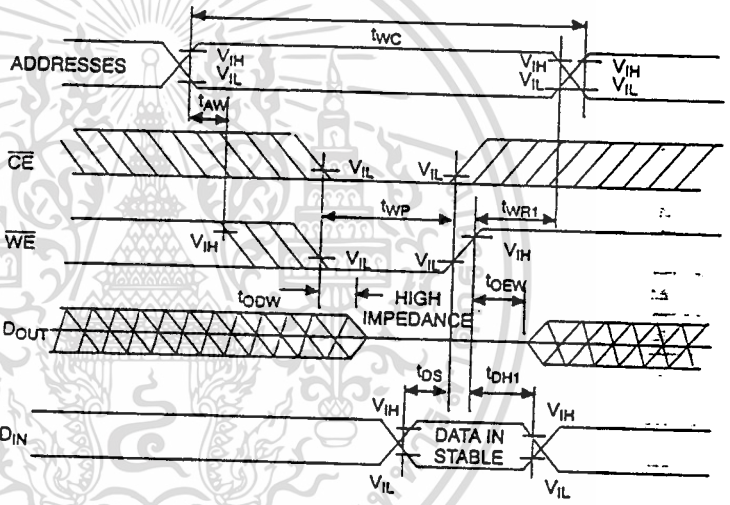
($t_A = 25^\circ C$)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Capacitance	C_{IN}			10	pF	
Input/Output Capacitance	$C_{I/O}$			10	pF	

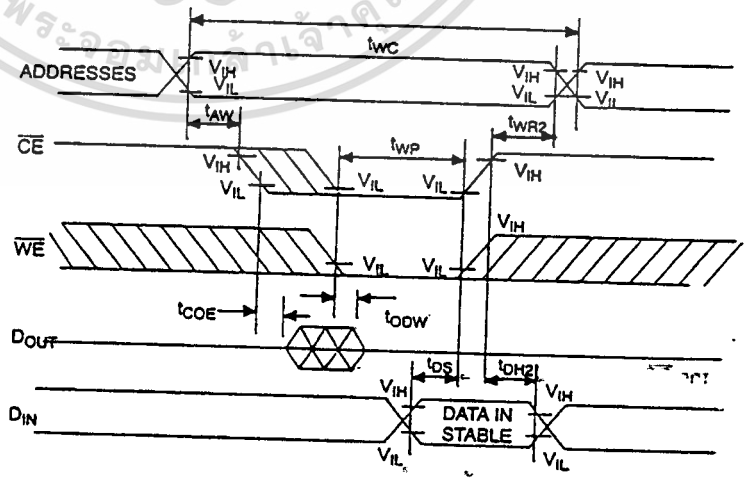
READ CYCLE (1)



WRITE CYCLE 1 (2), (6), (7)

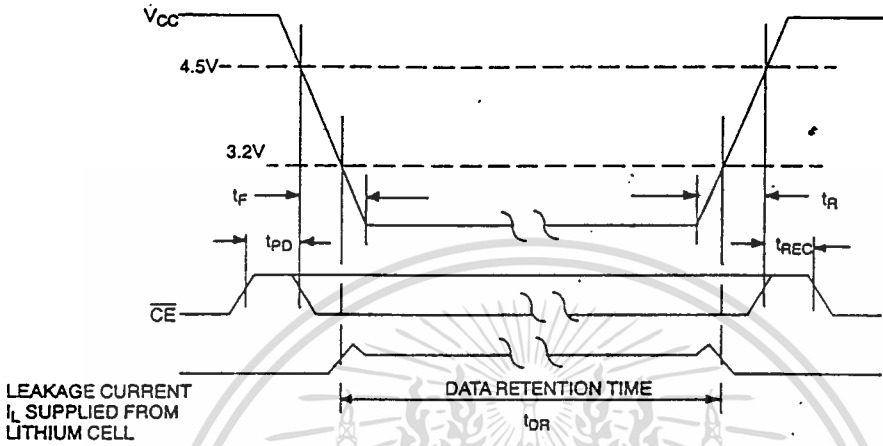


WRITE CYCLE 2 (2), (8)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POWER-DOWN/POWER-UP CONDITION



POWER-DOWN/POWER-UP TIMING

SYM	PARAMETER	MIN	MAX	UNITS	NOTES
t_{PD}	\overline{CE} at V_{IH} before Power-Down	0		μs	10
t_F	V_{CC} Slew from 4.5V to 0V (\overline{CE} at V_{IH})	100		μs	
t_R	V_{CC} Slew from 0V to 4.5V (\overline{CE} at V_{IH})	0		μs	
t_{REC}	\overline{CE} at V_{IH} after Power-Up		2	ms	

($T_A = 25^\circ C$)

SYM	PARAMETER	MIN	MAX	UNITS	NOTES
t_{DR}	Expected Data Retention Time	10		years	9

WARNING:

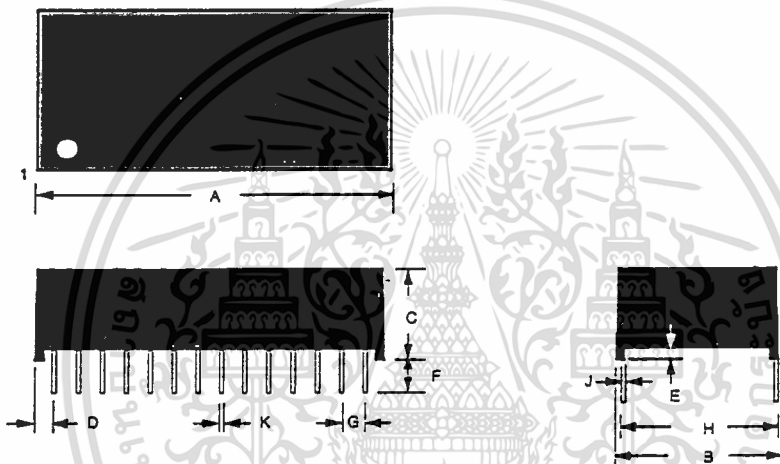
Under no circumstance are negative undershoots, of any amplitude, allowed when device is in battery backup mode.

NOTES:

- \overline{WE} is high for a read cycle.
- $\overline{OE} = V_{IH}$ or V_{IL} . If $\overline{OE} = V_{IH}$ during a write cycle, the output buffers remain in a high impedance state.
- t_{WP} is specified as the logical AND of \overline{CE} and \overline{WE} . t_{WP} is measured from the latter of \overline{CE} or \overline{WE} going low to the earlier of \overline{CE} or \overline{WE} going high.
- t_{DS} is measured from the earlier of \overline{CE} or \overline{WE} going high.
- These parameters are sampled with a 5 pF load and are not 100% tested.
- If the \overline{CE} low transition occurs simultaneously with or later than the \overline{WE} low transition in Write Cycle 1, the output buffers remain in a high impedance state during this period.
- If the \overline{CE} high transition occurs prior to or simultaneously with the \overline{WE} high transition, the output buffers remain in a high impedance state during this period.

8. If \overline{WE} is low or the \overline{WE} low transition occurs prior to or simultaneously with the \overline{CE} low transition, the output buffers remain in a high impedance state during this period.
9. Each DS1225Y is marked with a 4-digit date code AABB. AA designates the year of manufacture. BB designates the week of manufacture. The expected t_{DR} is defined as starting at the date of manufacture.
10. In a power down condition the voltage on any pin may not exceed the voltage on V_{CC} .
11. t_{WR1} , t_{DH1} are measured from \overline{WE} going high.
12. t_{WR2} , t_{DH2} are measured from \overline{CE} going high.

DS1225Y NONVOLATILE SRAM 28-PIN 720 MIL MODULE



PKG	28-PIN	
DIM	MIN	MAX
A IN. MM	1.520 38.61	1.540 39.12
B IN. MM	0.695 17.65	0.720 18.29
C IN. MM	0.395 10.03	0.415 10.54
D IN. MM	0.100 2.54	0.130 3.30
E IN. MM	0.017 0.43	0.030 0.76
F IN. MM	0.120 3.05	0.160 4.06
G IN. MM	0.090 2.29	0.110 2.79
H IN. MM	0.590 14.99	0.630 16.00
J IN. MM	0.008 0.20	0.012 0.30
K IN. MM	0.015 0.38	0.021 0.53



ADC0801, ADC0802, ADC0803, ADC0804, ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters which use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus, and TRI-STATE® output latches directly drive the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic needed.

A new differential analog voltage input allows increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

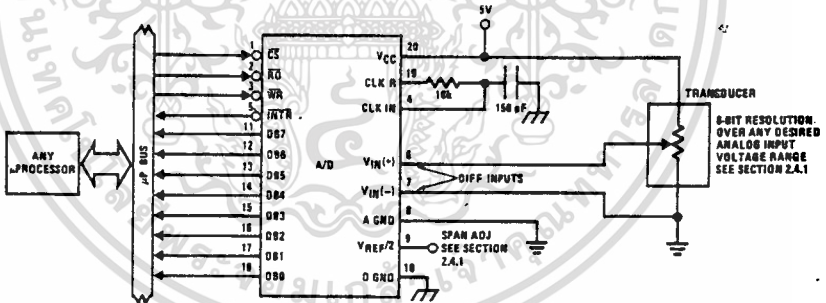
- Compatible with 8080 μ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and T2L voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- Operates ratiometrically or with 5 V_{DC} , 2.5 V_{DC} , or analog span adjusted voltage reference

Key Specifications

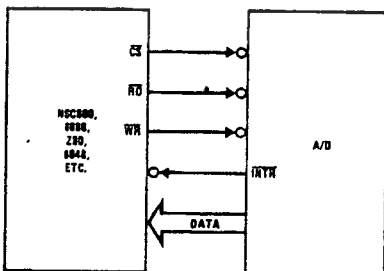
- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Typical Applications



TL/H/5871-1

8080 Interface



TL/H/5871-31

Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)

Part Number	Full-Scale Adjusted	$V_{REF}/2 = 2.500 V_{DC}$ (No Adjustments)	$V_{REF}/2 = \text{No Connection}$ (No Adjustments)
ADC0801	$\pm 1/4$ LSB		
ADC0802		$\pm 1/2$ LSB	
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

Absolute Maximum Ratings (Notes 1 & 2)

Supply Voltage (V _{CC}) (Note 3)	6.5V
Voltage	
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to (V _{CC} +0.3V)
Storage Temperature Range	-65°C to +150°C
Package Dissipation at T _A = 25°C	875 mW
Lead Temp: (Soldering, 10 seconds)	300°C

Operating Conditions (Notes 1 & 2)

Temperature Range	T _{MIN} ≤ T _A ≤ T _{MAX}
ADC0801/02LJ	-55°C ≤ T _A ≤ +125°C
ADC0801/02/03/04LCJ	-40°C ≤ T _A ≤ +85°C
ADC0801/02/03/05LCN	0°C ≤ T _A ≤ +70°C
ADC0804LCN	0°C ≤ T _A ≤ +70°C
Range of V _{CC}	4.5 V _{DC} to 6.3 V _{DC}

Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC}, T_{MIN} ≤ T_A ≤ T_{MAX} and f_{CLK} = 640 kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			± ¼	LSB
ADC0802: Total Unadjusted Error (Note 8)	V _{REF} /2 = 2.500 V _{DC}			± ½	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			± ½	LSB
ADC0804: Total Unadjusted Error (Note 8)	V _{REF} /2 = 2.500 V _{DC}			± 1	LSB
ADC0805: Total Unadjusted Error (Note 8)	V _{REF} /2-No Connection			± 1	LSB
V _{REF} /2 Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 1.0	8.0 1.3		kΩ kΩ
Analog Input Voltage Range	(Note 4) V(+) or V(-)	Gnd-0.05		V _{CC} + 0.05	V _{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		± ½LSB	± ½	LSB
Power Supply Sensitivity	V _{CC} = 5 V _{DC} ± 10% Over Allowed V _{IN} (+) and V _{IN} (-) Voltage Range (Note 4)		± ½LSB	± ½	LSB

AC Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC} and T_A = 25°C unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T _C	Conversion Time	f _{CLK} = 640 kHz (Note 6)	103		114	µs
T _C	Conversion Time	(Note 5, 6)	66		73	1/f _{CLK}
f _{CLK}	Clock Frequency	V _{CC} = 5V, (Note 5)	100	640	1460	kHz
	Clock Duty Cycle	(Note 5)	40		60	%
CR	Conversion Rate in Free-Running Mode	INTR# tied to WR# with CS = 0 V _{DC} , f _{CLK} = 640 kHz			8770	conv/s
t _{w(WR)} L	Width of WR# Input (Start Pulse Width)	CS = 0 V _{DC} (Note 7)	100			ns
t _{ACC}	Access Time (Delay from Falling Edge of RD to Output Data Valid)	C _L = 100 pF		135	200	ns
t _{1H} , t _{0H}	TRI-STATE Control (Delay from Rising Edge of RD to Hi-Z State)	C _L = 10 pF, R _L = 10k (See TRI-STATE Test Circuits)		125	200	ns
t _w , t _{RI}	Delay from Falling Edge of WR# or RD to Reset of INTR#			300	450	ns
C _{IN}	Input Capacitance of Logic Control Inputs			5	7.5	pF
C _{OUT}	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF

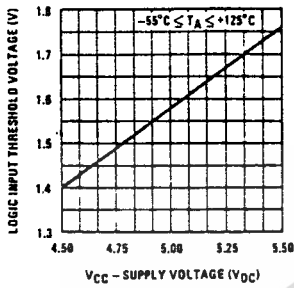
Electrical Characteristics (Continued)The following specifications apply for $V_{CC} = 5V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$, unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]						
$V_{IN}(1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 5.25 V_{DC}$	2.0		15	V_{DC}
$V_{IN}(0)$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 4.75 V_{DC}$			0.8	V_{DC}
$I_{IN}(1)$	Logical "1" Input Current (All Inputs)	$V_{IN} = 5 V_{DC}$		0.005	1	μA_{DC}
$I_{IN}(0)$	Logical "0" Input Current (All Inputs)	$V_{IN} = 0 V_{DC}$	-1	-0.005		μA_{DC}
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	V_{DC}
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	V_{DC}
V_H	CLK IN (Pin 4) Hysteresis (V_{T+}) - (V_{T-})		0.6	1.3	2.0	V_{DC}
$V_{OUT}(0)$	Logical "0" CLK R Output Voltage	$I_O = 360 \mu A$ $V_{CC} = 4.75 V_{DC}$			0.4	V_{DC}
$V_{OUT}(1)$	Logical "1" CLK R Output Voltage	$I_O = -360 \mu A$ $V_{CC} = 4.75 V_{DC}$	2.4			V_{DC}
DATA OUTPUTS AND INTR						
$V_{OUT}(0)$	Logical "0" Output Voltage Data Outputs INTR Output	$I_{OUT} = 1.6 mA, V_{CC} = 4.75 V_{DC}$ $I_{OUT} = 1.0 mA, V_{CC} = 4.75 V_{DC}$			0.4 0.4	V_{DC} V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O = -360 \mu A, V_{CC} = 4.75 V_{DC}$	2.4			V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O = -10 \mu A, V_{CC} = 4.75 V_{DC}$	4.5			V_{DC}
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT} = 0 V_{DC}$ $V_{OUT} = 5 V_{DC}$	-3		3	μA_{DC} μA_{DC}
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A = 25^\circ C$	4.5	6		mA_{DC}
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A = 25^\circ C$	9.0	16		mA_{DC}
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current)	$f_{CLK} = 640 kHz$, $V_{REF}/2 = NC$, $T_A = 25^\circ C$ and $\overline{CS} = "1"$ ADC0801/02/03/05 ADC0804 (Note 9)		1.1 1.9	1.8 2.5	mA mA

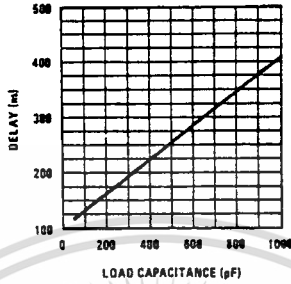
Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.**Note 2:** All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.**Note 3:** A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of 7 V_{DC} .**Note 4:** For $V_{IN}(-) \geq V_{IN}(+)$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.950 V_{DC} over temperature variations, initial tolerance and loading.**Note 5:** Accuracy is guaranteed at $f_{CLK} = 640 kHz$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.**Note 6:** With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 2 and section 2.0.**Note 7:** The \overline{CS} input is assumed to bracket the \overline{WR} strobe input and therefore timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see timing diagrams).**Note 8:** None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 5.**Note 9:** For ADC0804LCJ typical value of $V_{REF}/2$ input resistance is 8 k Ω and of I_{CC} is 1.1 mA.

Typical Performance Characteristics

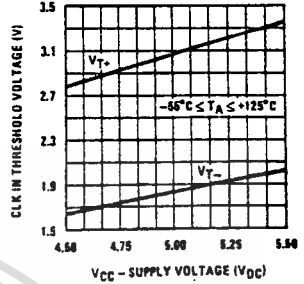
Logic Input Threshold Voltage vs. Supply Voltage



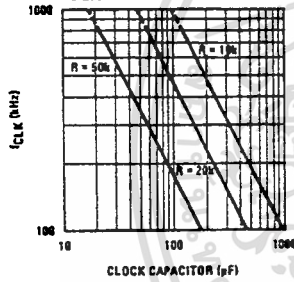
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



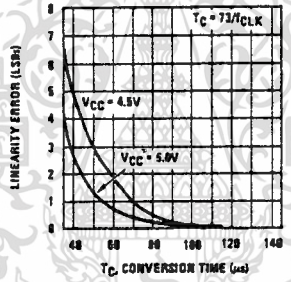
CLK IN Schmitt Trip Levels vs. Supply Voltage



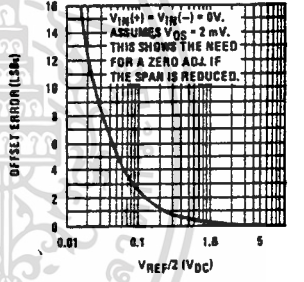
fCLK vs. Clock Capacitor



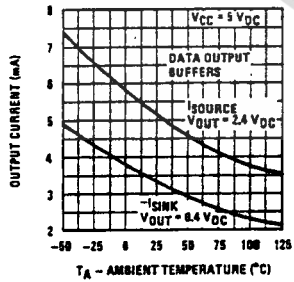
Full-Scale Error vs Conversion Time



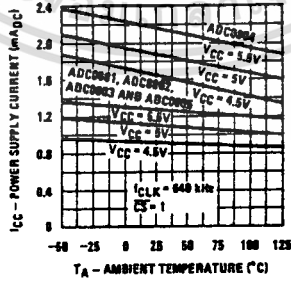
Effect of Unadjusted Offset Error vs. VREF/2 Voltage



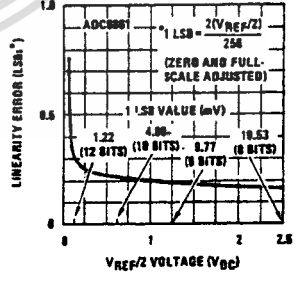
Output Current vs Temperature



Power Supply Current vs Temperature (Note 9)



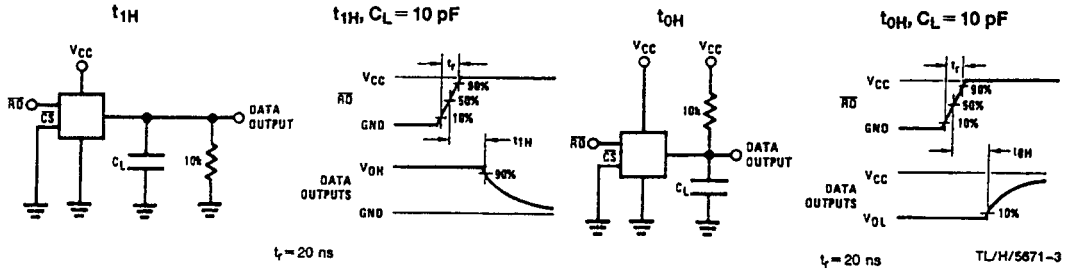
Linearity Error at Low VREF/2 Voltages



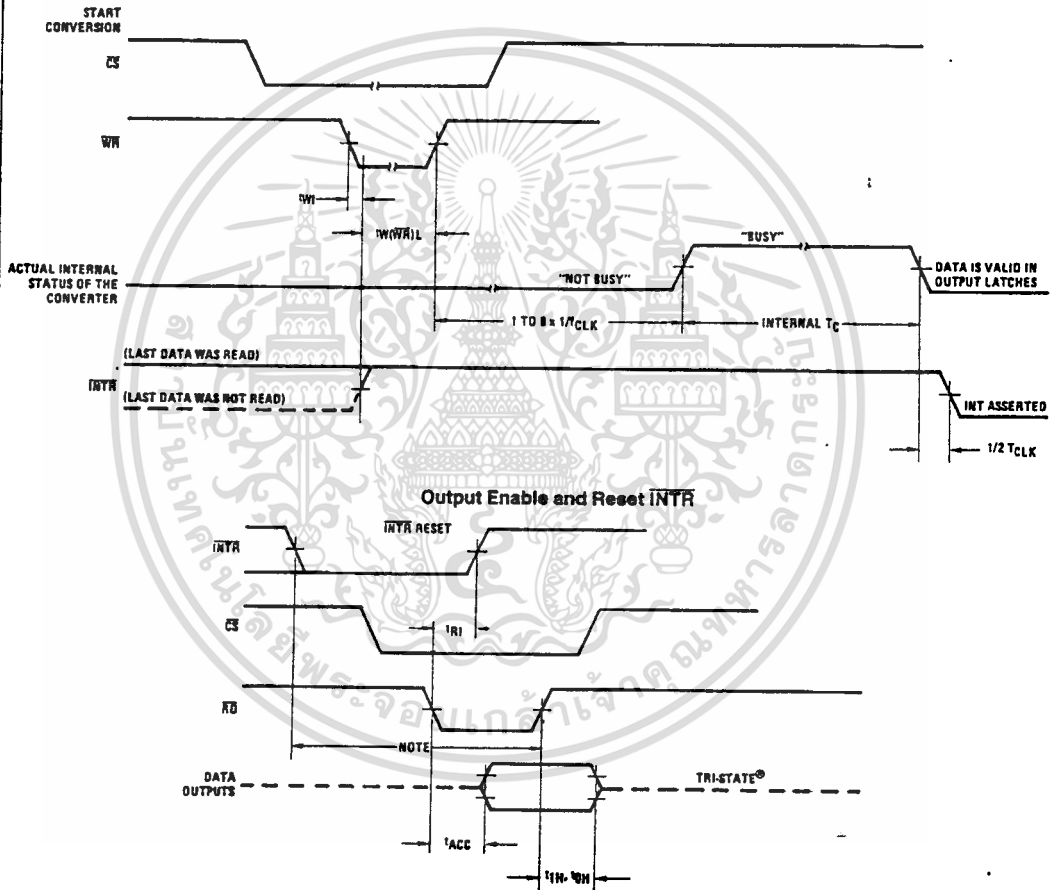
TL/H/5671-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRI-STATE Test Circuits and Waveforms



Timing Diagrams (All timing is measured from the 50% voltage points)

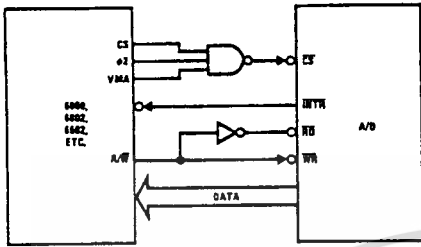


Note: Read strobe must occur 8 clock periods ($8/\text{CLK}$) after assertion of interrupt to guarantee reset of \overline{INTR} .

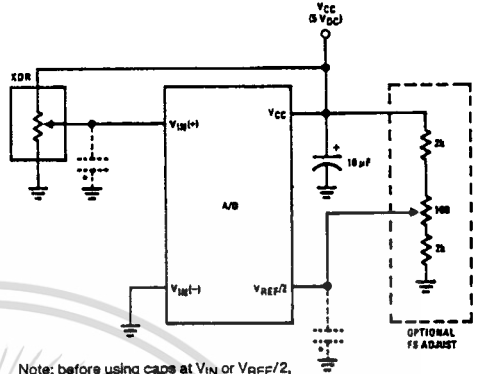
TL/H/5671-4

Typical Applications (Continued)

6800 Interface

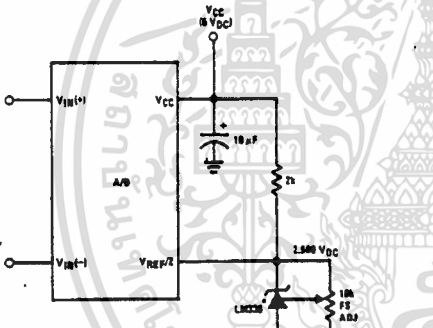


Ratiometric with Full-Scale Adjust



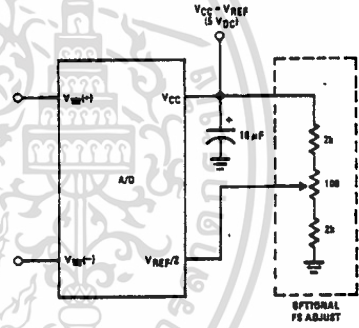
Note: before using caps at V_{IN} or $V_{REF}/2$, see section 2.3.2 Input Bypass Capacitors.

Absolute with a 2.500V Reference

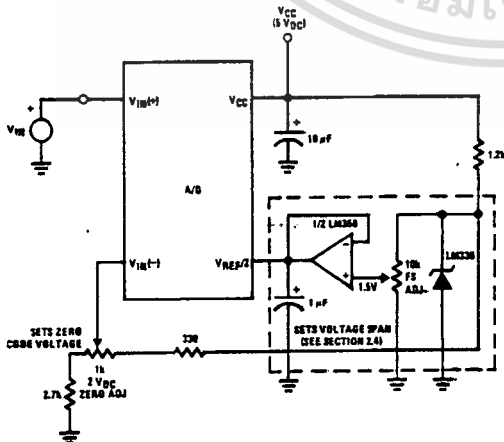


*For low power, see also LM385-2.5

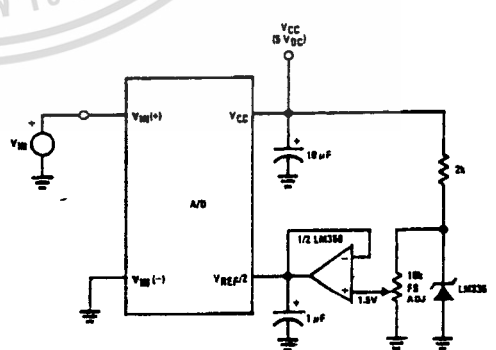
Absolute with a 5V Reference



Zero-Shift and Span Adjust: $2V \leq V_{IN} \leq 5V$



Span Adjust: $0V \leq V_{IN} \leq 3V$

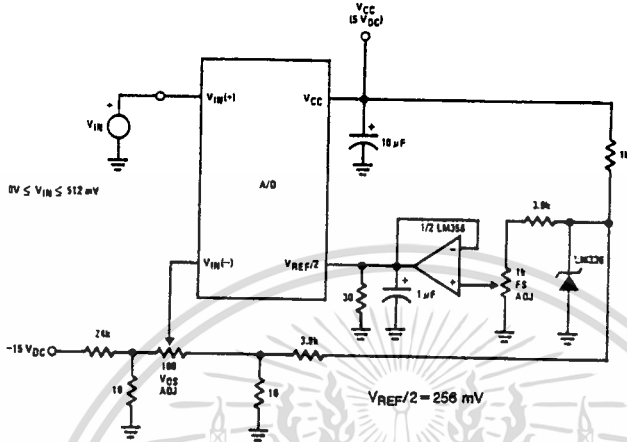


TL/H/5671-6

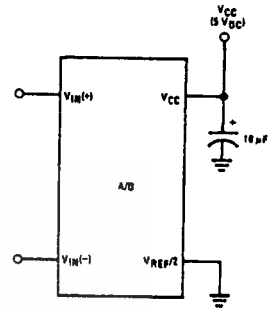
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Directly Converting a Low-Level Signal

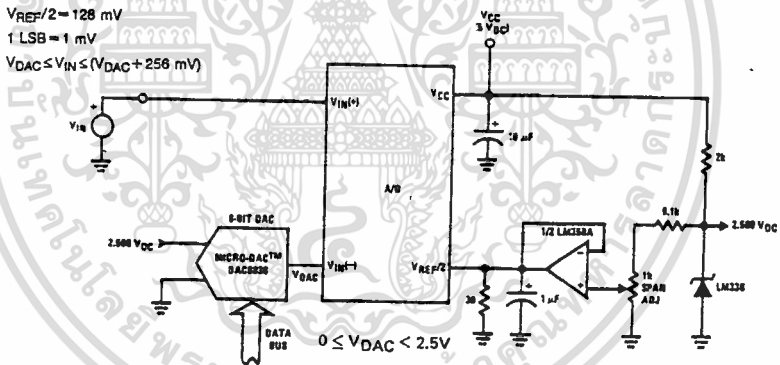


A μP Interfaced Comparator

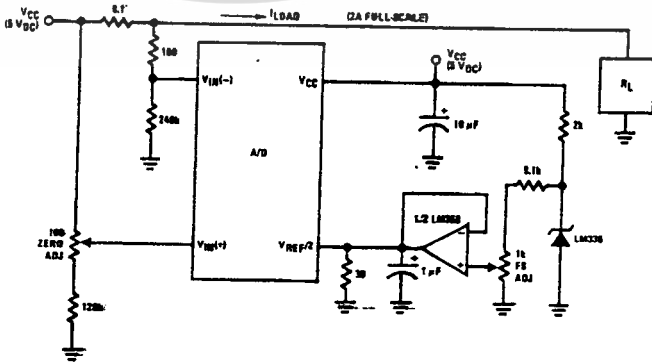


For $V_{IN(+)} > V_{IN(-)}$
Output = FF_{HEX}
For $V_{IN(+)} < V_{IN(-)}$
Output = 00_{HEX}

1 mV Resolution with μP Controlled Range



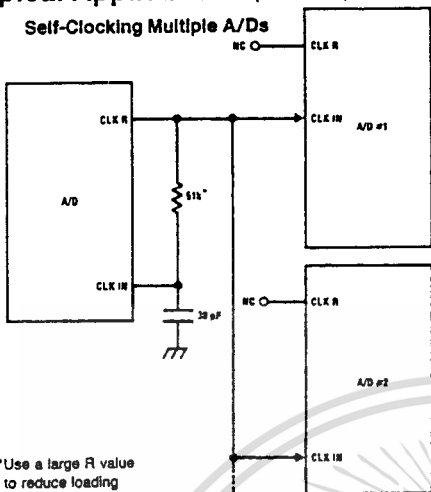
Digitizing a Current Flow



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

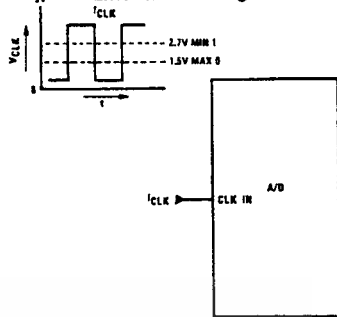
Self-Clocking Multiple A/Ds



*Use a large R value to reduce loading at CLK R output.

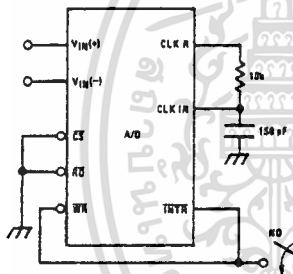
IF MORE THAN 5 ADDITIONAL A/Ds, USE A CMOS BUFFER (NOT 74L1)

External Clocking



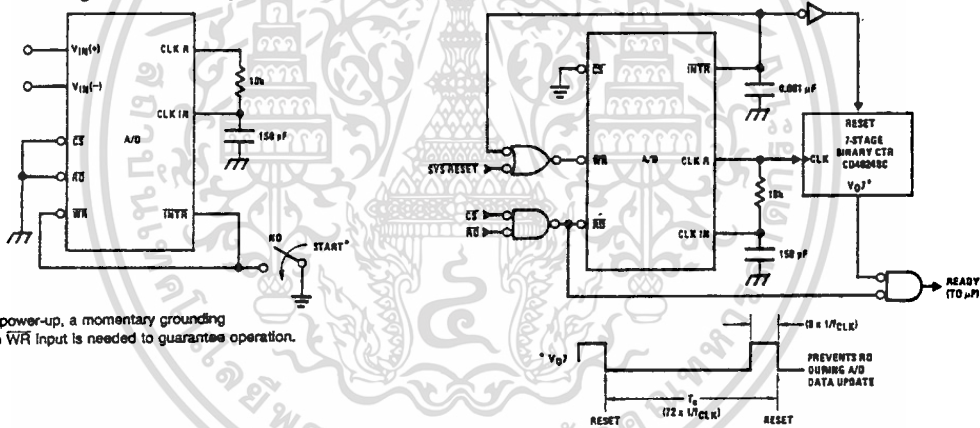
100 kHz ≤ f_{CLK} ≤ 1460 kHz

Self-Clocking in Free-Running Mode



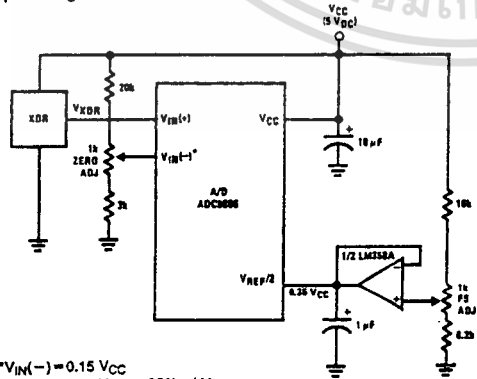
*After power-up, a momentary grounding of the WR input is needed to guarantee operation.

μP Interface for Free-Running A/D



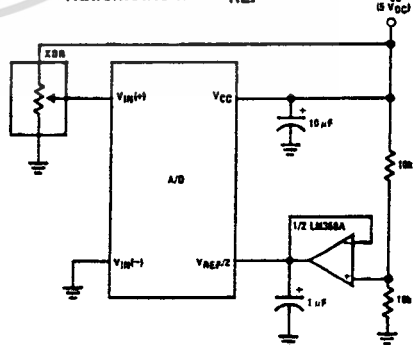
* V_O is the output of the counter.
 PREVENTS RD DURING A/D DATA UPDATE
 (T_{RD} = 1/f_{CLK})
 (T_{RD} = 1/2 × 1/f_{CLK})

Operating with "Automotive" Ratiometric Transducers



*V_{IN(-)} = 0.15 V_{CC}
 15% of V_{CC} ≤ V_{XDR} ≤ 85% of V_{CC}

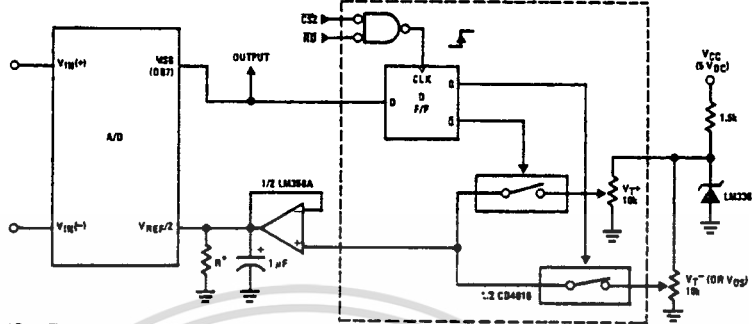
Ratiometric with V_{REF/2} Forced



TL/H/5671-7

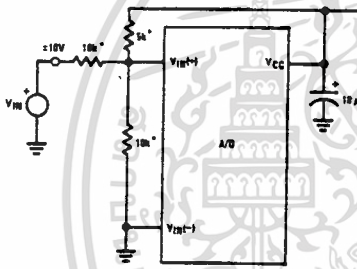
Typical Applications (Continued)

μ P Compatible Differential-Input Comparator with Pre-Set V_{OS} (with or without Hysteresis)



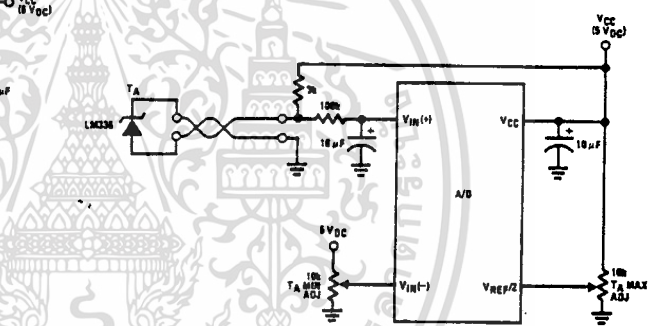
*See Figure 5 to select R value
 DB7 = "1" for $V_{IN}(+) > V_{IN}(-) + (V_{REF}/2)$
 Omit circuitry within the dotted area if hysteresis is not needed

Handling $\pm 10V$ Analog Inputs

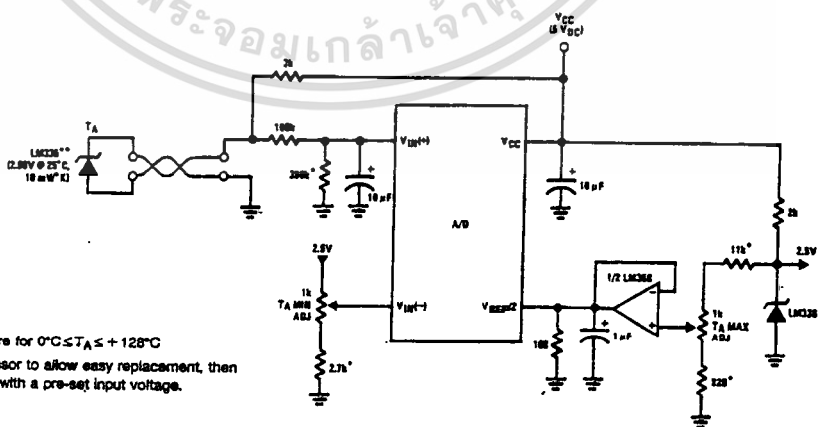


*Beckman Instruments #694-3-R10K resistor array

Low-Cost, μ P Interfaced, Temperature-to-Digital Converter.



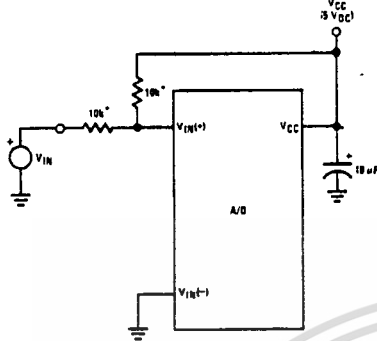
μ P Interfaced Temperature-to-Digital Converter



*Circuit values shown are for $0^{\circ}C \leq T_A \leq 128^{\circ}C$
 **Can calibrate each sensor to allow easy replacement, then A/D can be calibrated with a pre-set input voltage.

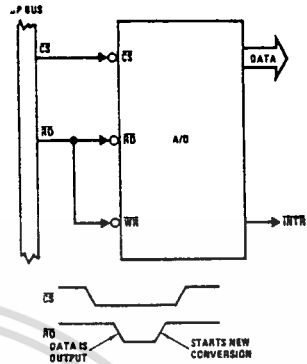
Typical Applications (Continued)

Handling $\pm 5V$ Analog Inputs

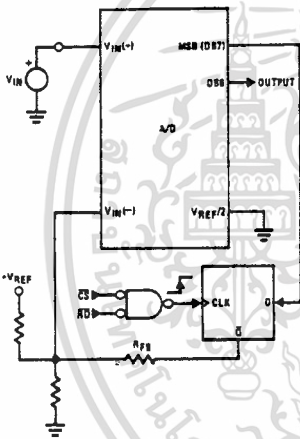


*Beckman Instruments #694-3-R10K resistor array

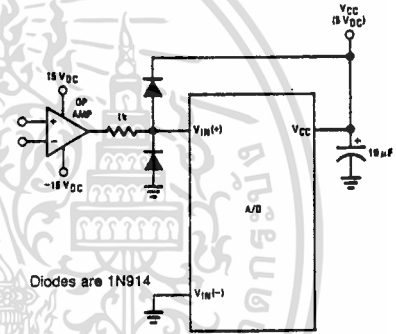
Read-Only Interface



μP Interfaced Comparator with Hysteresis

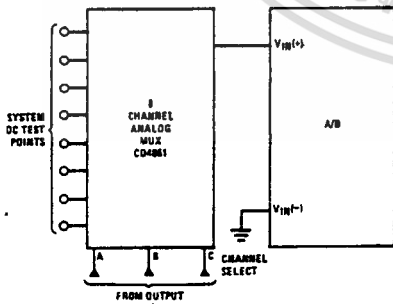


Protecting the Input

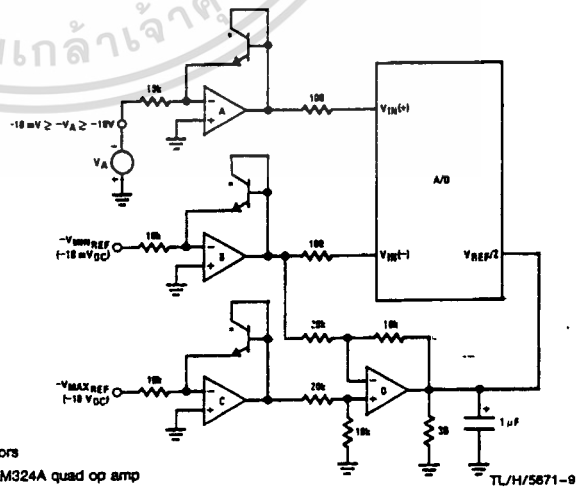


Diodes are 1N914

Analog Self-Test for a System



A Low-Cost, 3-Decade Logarithmic Converter



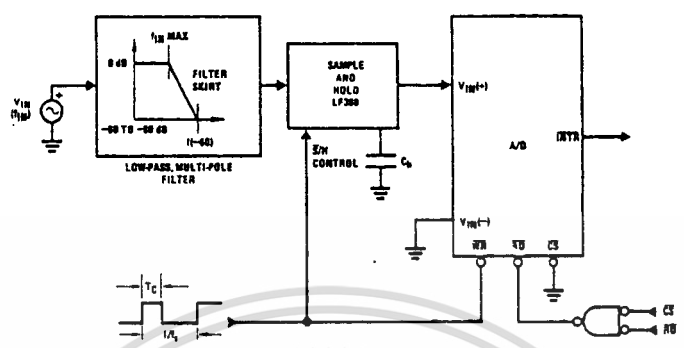
*LM389 transistors
A, B, C, D = LM324A quad op amp

TL/H/5671-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

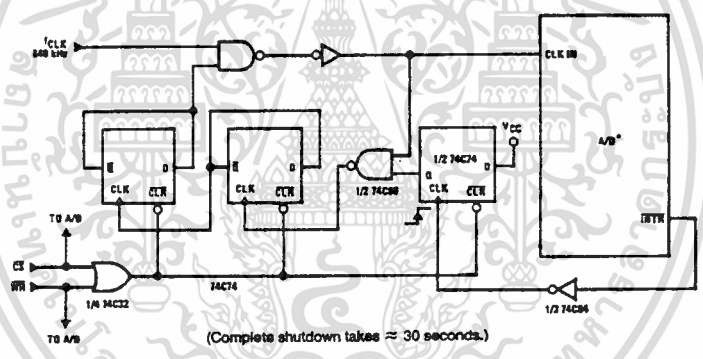
Typical Applications (Continued)

Sampling an AC Input Signal

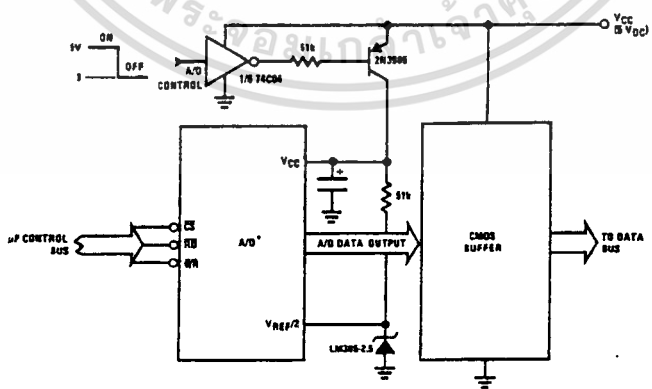


Note 1: Oversample whenever possible [keep $f_s > 2f(-80)$] to eliminate input frequency folding (aliasing) and to allow for the skirt response of the filter.
 Note 2: Consider the amplitude errors which are introduced within the passband of the filter.

70% Power Savings by Clock Gating



Power Savings by A/D and VREF Shutdown



*Use ADC0801, 02, 03 or 05 for lowest power consumption.
 Note: Logic inputs can be driven to V_{CC} with A/D supply at zero volts.
 Buffer prevents data bus from overdriving output of A/D when in shutdown mode.

TL/H/5671-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.0 UNDERSTANDING A/D ERROR SPECS

A perfect A/D transfer characteristic (staircase waveform) is shown in *Figure 1a*. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53 mV with 2.5V tied to the $V_{REF}/2$ pin). The digital output codes which correspond to these inputs are shown as $D-1$, D , and $D+1$. For the perfect A/D, not only will center-value ($A-1$, A , $A+1$,) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located $\pm 1/2$ LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages which extend $\pm 1/2$ LSB from the ideal center-values. Each tread (the range of analog input voltage which provides the same digital output code) is therefore 1 LSB wide.

Figure 1b shows a worst case error plot for the ADC0801. All center-valued inputs are guaranteed to produce the correct output codes and the adjacent risers are guaranteed to be no closer to the center-value points than $\pm 1/4$ LSB. In other words, if we apply an analog input equal to the center-

value $\pm 1/4$ LSB, we guarantee that the A/D will produce the correct digital code. The maximum range of the position of the code transition is indicated by the horizontal arrow and it is guaranteed to be no more than $1/2$ LSB.

The error curve of *Figure 1c* shows a worst case error plot for the ADC0802. Here we guarantee that if we apply an analog input equal to the LSB analog voltage center-value the A/D will produce the correct digital code.

Next to each transfer function is shown the corresponding error plot. Many people may be more familiar with error plots than transfer functions. The analog input voltage to the A/D is provided by either a linear ramp or by the discrete output steps of a high resolution DAC. Notice that the error is continuously displayed and includes the quantization uncertainty of the A/D. For example the error at point 1 of *Figure 1a* is $+1/2$ LSB because the digital code appeared $1/2$ LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt upside steps are always 1 LSB in magnitude.

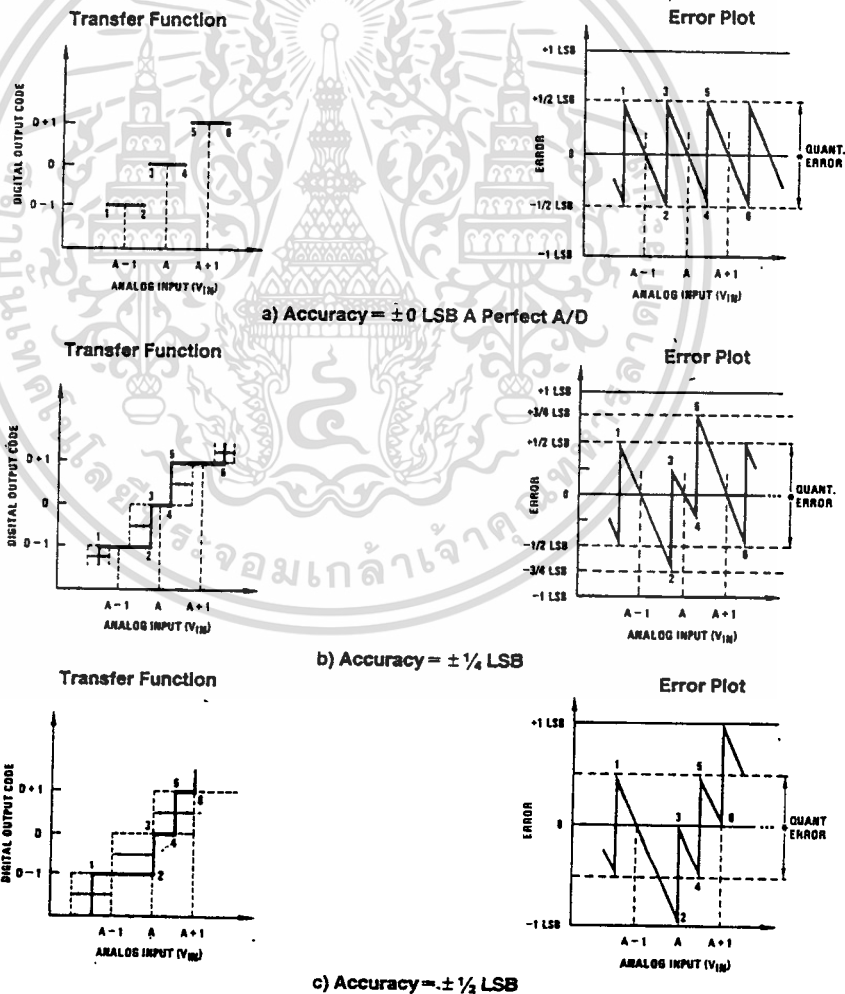


FIGURE 1. Clarifying the Error Specs of an A/D Converter

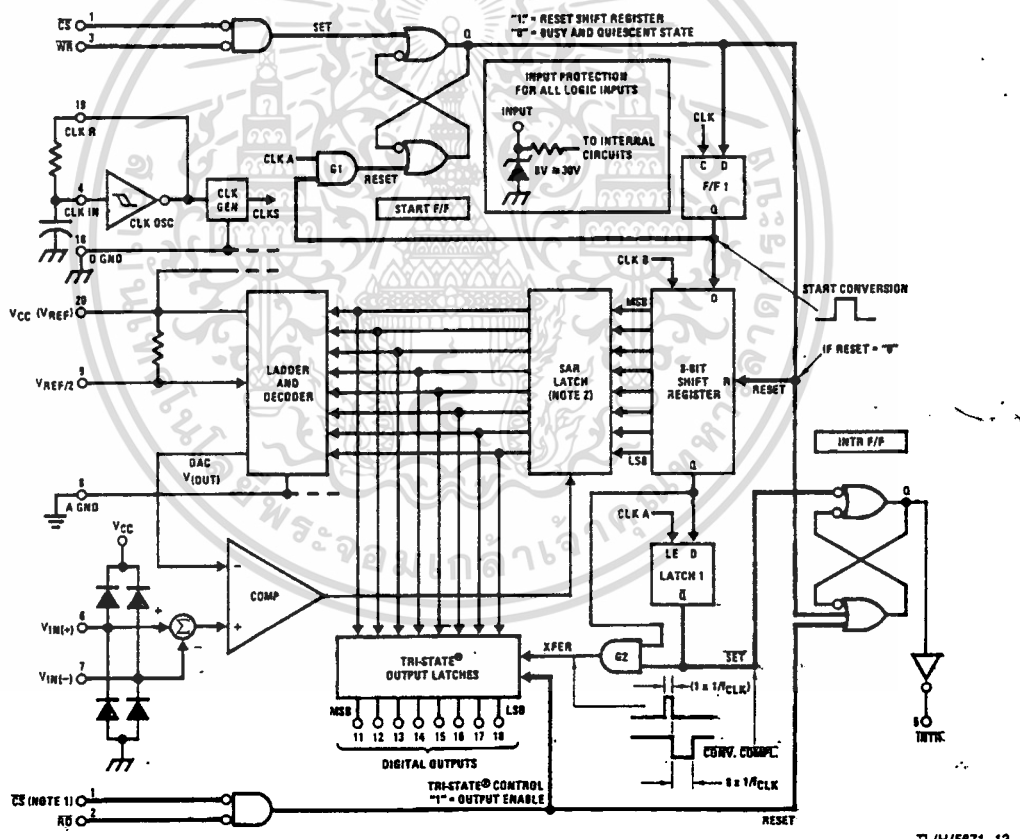
2.0 FUNCTIONAL DESCRIPTION

The ADC0801 series contains a circuit equivalent of the 256R network. Analog switches are sequenced by successive approximation logic to match the analog difference input voltage $[V_{IN}(+) - V_{IN}(-)]$ to a corresponding tap on the R network. The most significant bit is tested first and after 8 comparisons (64 clock cycles) a digital 8-bit binary code (1111 1111 = full-scale) is transferred to an output latch and then an interrupt is asserted (\overline{INTR} makes a high-to-low transition). A conversion in process can be interrupted by issuing a second start command. The device may be operated in the free-running mode by connecting \overline{INTR} to the \overline{WR} input with $\overline{CS} = 0$. To insure start-up under all possible conditions, an external \overline{WR} pulse is required during the first power-up cycle.

On the high-to-low transition of the \overline{WR} input the internal SAR latches and the shift register stages are reset. As long as the \overline{CS} input and \overline{WR} input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 8 clock periods after at least one of these inputs makes a low-to-high transition.

A functional diagram of the A/D converter is shown in *Figure 2*. All of the package pinouts are shown and the major logic control paths are drawn in heavier weight lines.

The converter is started by having \overline{CS} and \overline{WR} simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the Interrupt (\overline{INTR}) F/F and inputs a "1" to the D flop, F/F1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of F/F1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either \overline{WR} or \overline{CS} is a "1") the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would momentarily be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This logic therefore allows for wide \overline{CS} and \overline{WR} signals and the converter will start after at least one of these signals returns high and the internal clocks again provide a reset signal for the start F/F.



Note 1: \overline{CS} shown twice for clarity.
 Note 2: SAR = Successive Approximation Register.

FIGURE 2. Block Diagram

TL/H/5671-13

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the $\overline{\text{INTR}}$ input signal.

Note that this $\overline{\text{SET}}$ control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at $\frac{1}{4}$ of the frequency of the external clock). If the data output is continuously enabled ($\overline{\text{CS}}$ and $\overline{\text{RD}}$ both held low), the $\overline{\text{INTR}}$ output will still signal the end of conversion (by a high-to-low transition), because the $\overline{\text{SET}}$ input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This $\overline{\text{INTR}}$ output will therefore stay low for the duration of the $\overline{\text{SET}}$ signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode (INTR pin tied to $\overline{\text{WR}}$ and $\overline{\text{CS}}$ wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the $\overline{\text{INTR}}$ signal. This resets the SHIFT REGISTER which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the $\overline{\text{Q}}$ output will go high, which then allows the INTR F/F to be RESET. This reduces the width of the resulting $\overline{\text{INTR}}$ output pulse to only a few propagation delays (approximately 300 ns).

When data is to be read, the combination of both $\overline{\text{CS}}$ and $\overline{\text{RD}}$ being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

2.1 Digital Control Inputs

The digital control inputs ($\overline{\text{CS}}$, $\overline{\text{RD}}$, and $\overline{\text{WR}}$) meet standard T2L logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the $\overline{\text{CS}}$ input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the $\overline{\text{WR}}$ input (pin 3) and the Output Enable function is caused by an active low pulse at the $\overline{\text{RD}}$ input (pin 2).

2.2 Analog Differential Voltage inputs and Common-Mode Rejection

This A/D has additional applications flexibility due to the analog differential voltage input. The $V_{\text{IN}}(-)$ input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4 mA–20 mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input.

The time interval between sampling $V_{\text{IN}}(+)$ and $V_{\text{IN}}(-)$ is $4\frac{1}{2}$ clock periods. The maximum error voltage due to this

slight time difference between the input voltage samples is given by:

$$\Delta V_e(\text{MAX}) = (V_p) (2\pi f_{\text{cm}}) \left(\frac{4.5}{f_{\text{CLK}}} \right),$$

where:

ΔV_e is the error voltage due to sampling delay

V_p is the peak value of the common-mode voltage

f_{cm} is the common-mode frequency

As an example, to keep this error to $\frac{1}{4}$ LSB (~ 5 mV) when operating with a 60 Hz common-mode frequency, f_{cm} , and using a 640 kHz A/D clock, f_{CLK} , would allow a peak value of the common-mode voltage, V_p , which is given by:

$$V_p = \frac{[\Delta V_e(\text{MAX})] (f_{\text{CLK}})}{(2\pi f_{\text{cm}}) (4.5)}$$

or

$$V_p = \frac{(5 \times 10^{-3}) (640 \times 10^3)}{(6.28) (60) (4.5)}$$

which gives

$$V_p \approx 1.9\text{V.}$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode noise levels.

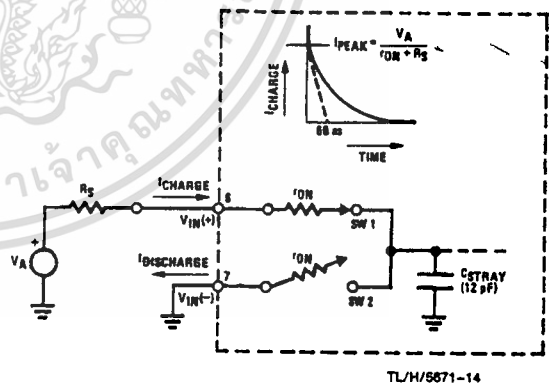
An analog input voltage with a reduced span and a relatively large zero offset can be easily handled by making use of the differential input (see section 2.4 Reference Voltage).

2.3 Analog Inputs

2.3.1 Input Current

Normal Mode

Due to the internal switching action, displacement currents will flow at the analog inputs. This is due to on-chip stray capacitance to ground as shown in Figure 3.



$$r_{\text{ON}} \text{ of SW 1 and SW 2} = 5 \text{ k}\Omega$$

$$t = r_{\text{ON}} C_{\text{STRAY}} = 5 \text{ k}\Omega \times 12 \text{ pF} = 60 \text{ ns}$$

FIGURE 3. Analog input impedance

The voltage on this capacitance is switched and will result in currents entering the $V_{IN}(+)$ input pin and leaving the $V_{IN}(-)$ input which will depend on the analog differential input voltage levels. These current transients occur at the leading edge of the internal clocks. They rapidly decay and do not cause errors as the on-chip comparator is strobed at the end of the clock period.

Fault Mode

If the voltage source which is applied to the $V_{IN}(+)$ pin exceeds the allowed operating range of $V_{CC} + 50$ mV, large input currents can flow through a parasitic diode to the V_{CC} pin. If these currents could exceed the 1 mA max allowed spec, an external diode (1N914) should be added to bypass this current to the V_{CC} pin (with the current bypassed with this diode, the voltage at the $V_{IN}(+)$ pin can exceed the V_{CC} voltage by the forward voltage of this diode).

2.3.2 Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the $V_{IN}(+)$ input voltage at full-scale. For continuous conversions with a 640 kHz clock frequency with the $V_{IN}(+)$ input at 5V, this DC current is at a maximum of approximately 5 μ A. Therefore, bypass capacitors should not be used at the analog inputs or the $V_{REF}/2$ pin for high resistance sources (> 1 k Ω). If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage.

2.3.3 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, will not cause errors as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor (≤ 1 k Ω) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications, (≤ 1 k Ω), a 0.1 μ F bypass capacitor at the inputs will prevent pickup due to series lead inductance of a long wire. A 100 Ω series resistor can be used to isolate this capacitor—both the R and C are placed outside the feedback loop—from the output of an op amp, if used.

2.3.4 Noise

The leads to the analog inputs (pin 6 and 7) should be kept as short as possible to minimize input noise coupling. Both noise and undesired digital clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 5 k Ω . Larger values of source resistance can cause undesired system noise pickup. Input bypass capacitors, placed from the analog inputs to ground, will eliminate system noise pickup but can create analog scale errors as these capacitors will average the transient input switching currents of the A/D (see section 2.3.1.). This scale error depends on both a large source

resistance and the use of an input bypass capacitor. This error can be eliminated by doing a full-scale adjustment of the A/D (adjust $V_{REF}/2$ for a proper full-scale reading—see section 2.5.2 on Full-Scale Adjustment) with the source resistance and input bypass capacitor in place.

2.4 Reference Voltage

2.4.1 Span Adjust

For maximum applications flexibility, these A/Ds have been designed to accommodate a 5 V_{DC} , 2.5 V_{DC} or an adjusted voltage reference. This has been achieved in the design of the IC as shown in Figure 4.

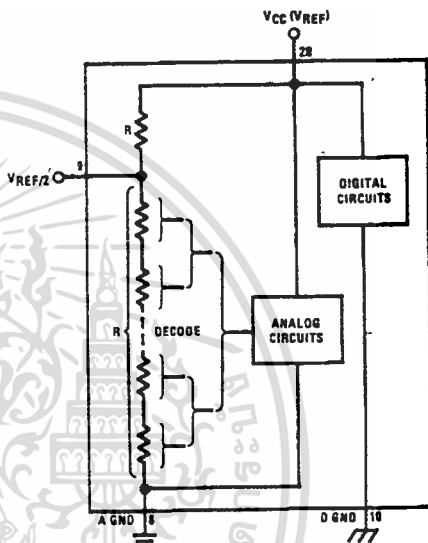
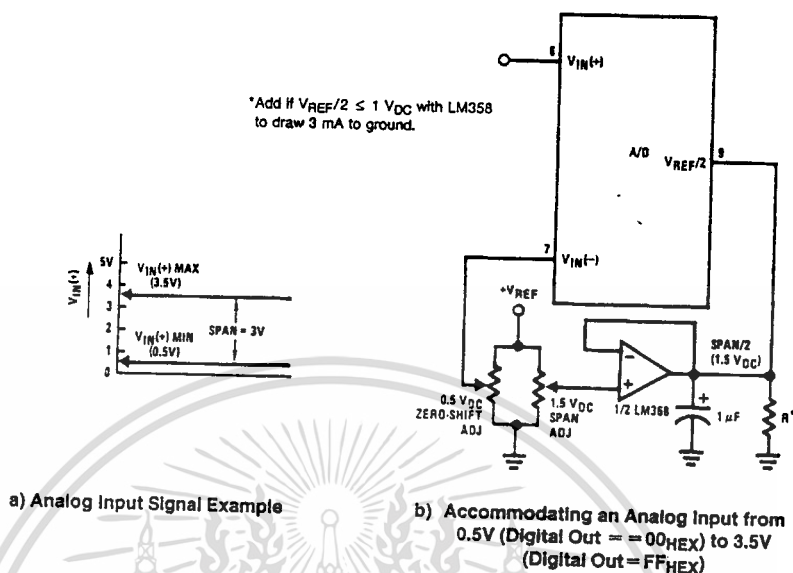


FIGURE 4. The $V_{REFERENCE}$ Design on the IC

Notice that the reference voltage for the IC is either $1/2$ of the voltage which is applied to the V_{CC} supply pin, or is equal to the voltage which is externally forced at the $V_{REF}/2$ pin. This allows for a ratiometric voltage reference using the V_{CC} supply, a 5 V_{DC} reference voltage can be used for the V_{CC} supply or a voltage less than 2.5 V_{DC} can be applied to the $V_{REF}/2$ input for increased application flexibility. The internal gain to the $V_{REF}/2$ input is 2 making the full-scale differential input voltage twice the voltage at pin 9.

An example of the use of an adjusted reference voltage is to accommodate a reduced span—or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from 0.5 V_{DC} to 3.5 V_{DC} , instead of 0V to 5 V_{DC} , the span would be 3V as shown in Figure 5. With 0.5 V_{DC} applied to the $V_{IN}(-)$ pin to absorb the offset, the reference voltage can be made equal to $1/2$ of the 3V span or 1.5 V_{DC} . The A/D now will encode the $V_{IN}(+)$ signal from 0.5V to 3.5 V with the 0.5V input corresponding to zero and the 3.5 V_{DC} input corresponding to full-scale. The full 8 bits of resolution are therefore applied over this reduced analog input voltage range.



TL/H/5871-16

a) Analog Input Signal Example

b) Accommodating an Analog Input from 0.5V (Digital Out = 00HEX) to 3.5V (Digital Out = FFHEX)

FIGURE 5. Adapting the A/D Analog Input Voltages to Match an Arbitrary Input Signal Range

2.4.2 Reference Accuracy Requirements

The converter can be operated in a ratiometric mode or an absolute mode. In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter and therefore cancels out in the final digital output code. The ADC0805 is specified particularly for use in ratiometric applications with no adjustments required. In absolute conversion applications, both the initial value and the temperature stability of the reference voltage are important accuracy factors in the operation of the A/D converter. For $V_{REF/2}$ voltages of 2.4 V_{DC} nominal value, initial errors of ± 10 mV $_{DC}$ will cause conversion errors of ± 1 LSB due to the gain of 2 of the $V_{REF/2}$ input. In reduced span applications, the initial value and the stability of the $V_{REF/2}$ input voltage become even more important. For example, if the span is reduced to 2.5V, the analog input LSB voltage value is correspondingly reduced from 20 mV (5V span) to 10 mV and 1 LSB at the $V_{REF/2}$ input becomes 5 mV. As can be seen, this reduces the allowed initial tolerance of the reference voltage and requires correspondingly less absolute change with temperature variations. Note that spans smaller than 2.5V place even tighter requirements on the initial accuracy and stability of the reference source.

In general, the magnitude of the reference voltage will require an initial adjustment. Errors due to an improper value of reference voltage appear as full-scale errors in the A/D transfer function. IC voltage regulators may be used for references if the ambient temperature changes are not excessive. The LM336B 2.5V IC reference diode (from National Semiconductor) is available which has a temperature stability of 1.8 mV typ (6 mV max) over $0^{\circ}C \leq T_A \leq +70^{\circ}C$. Other temperature range parts are also available.

2.5 Errors and Reference Voltage Adjustments

2.5.1 Zero Error

The zero of the A/D does not require adjustment. If the minimum analog input voltage value, $V_{IN(MIN)}$, is not ground, a zero offset can be done. The converter can be made to output 0000 0000 digital code for this minimum input voltage by biasing the A/D $V_{IN(-)}$ input at this $V_{IN(MIN)}$ value (see Applications section). This utilizes the differential mode operation of the A/D.

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by grounding the $V_{(-)}$ input and applying a small magnitude positive voltage to the $V_{(+)}$ input. Zero error is the difference between the actual DC input voltage which is necessary to just cause an output digital code transition from 0000 0000 to 0000 0001 and the ideal $\frac{1}{2}$ LSB value ($\frac{1}{2}$ LSB = 9.8 mV for $V_{REF/2} = 2.500$ V $_{DC}$).

2.5.2 Full-Scale

The full-scale adjustment can be made by applying a differential input voltage which is $\frac{1}{2}$ LSB down from the desired analog full-scale voltage range and then adjusting the magnitude of the $V_{REF/2}$ input (pin-9 or the V_{CC} supply if pin 9 is not used) for a digital output code which is just changing from 1111 1110 to 1111 1111.

2.5.3 Adjusting for an Arbitrary Analog Input Voltage Range

If the analog zero voltage of the A/D is shifted away from ground (for example, to accommodate an analog input signal which does not go to ground) this new zero reference should be properly adjusted first. A $V_{IN(+)}$ voltage which equals this desired zero reference plus $\frac{1}{2}$ LSB (where the LSB is calculated for the desired analog span, $1 \text{ LSB} = \text{analog span}/256$) is applied to pin 6 and the zero reference voltage at pin 7 should then be adjusted to just obtain the 00_{HEX} to 01_{HEX} code transition.

The full-scale adjustment should then be made (with the proper $V_{IN(-)}$ voltage applied) by forcing a voltage to the $V_{IN(+)}$ input which is given by:

$$V_{IN(+)} \text{ fs adj} = V_{MAX} - 1.5 \left[\frac{(V_{MAX} - V_{MIN})}{256} \right],$$

where:

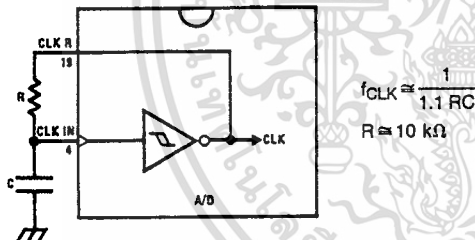
V_{MAX} = The high end of the analog input range and

V_{MIN} = the low end (the offset zero) of the analog range. (Both are ground referenced.)

The $V_{REF}/2$ (or V_{CC}) voltage is then adjusted to provide a code change from FE_{HEX} to FF_{HEX}. This completes the adjustment procedure.

2.6 Clocking Option

The clock for the A/D can be derived from the CPU clock or an external RC can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 6.



TL/H/5671-17

FIGURE 6. Self-Clocking the A/D

Heavy capacitive or DC loading of the clock R pin should be avoided as this will disturb normal converter operation. Loads less than 50 pF, such as driving up to 7 A/D converter clock inputs from a single clock R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power T₂L buffer or PNP input logic should be used to minimize the loading on the clock R pin (do not use a standard T₂L buffer).

2.7 Restart During a Conversion

If the A/D is restarted (\overline{CS} and \overline{WR} go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the conversion in process is not allowed to be completed, therefore the data of the previous conversion remains in this latch. The \overline{INTR} output also simple remains at the "1" level.

2.8 Continuous Conversions

For operation in the free-running mode an initializing pulse should be used, following power-up, to insure circuit operation. In this application, the \overline{CS} input is grounded and the \overline{WR} input is tied to the \overline{INTR} output. This \overline{WR} and \overline{INTR} node should be momentarily forced to logic low following a power-up cycle to guarantee operation.

2.9 Driving the Data Bus

This MOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in TRI-STATE (high impedance mode). Backplane bussing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see typical characteristics curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock extending circuits (6800).

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be TRI-STATE buffers (low power Schottky is recommended such as the DM74LS240 series) or special higher drive current products which are designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended.

2.10 Power Supplies

Noise spikes on the V_{CC} supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter V_{CC} pin and values of 1 μ F or greater are recommended. If an unregulated voltage is available in the system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the V_{CC} supply.

2.11 Wiring and Hook-Up Precautions

Standard digital wire wrap sockets are not satisfactory for breadboarding this A/D converter. Sockets on PC boards can be used and all logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup, therefore shielded leads may be necessary in many applications.

A single point analog ground should be used which is separate from the logic ground points. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any $V_{REF}/2$ bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of $1/4$ LSB can usually be traced to improper board layout and wiring (see section 2.5.1 for measuring the zero error).

3.0 TESTING THE A/D CONVERTER

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 7.

For ease of testing, the $V_{REF}/2$ (pin 9) should be supplied with 2.560 V_{DC} and a V_{CC} supply voltage of 5.12 V_{DC} should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of 5.090 V_{DC} ($5.120 - 1/2$ LSB) should be applied to the $V_{IN}(+)$ pin with the $V_{IN}(-)$ pin grounded. The value of the $V_{REF}/2$ input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of $V_{REF}/2$ should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). Table I shows the fractional binary equivalent of these two 4-bit groups. By adding the decoded voltages which are obtained from the column: Input voltage value for a 2.560 $V_{REF}/2$ of both the MS and the LS groups, the value of the digital display can be determined. For example, for an output LED display of 1011 0110

or B6 (in hex), the voltage values from the table are 3.520, 0.120 or 3.640 V_{DC} . These voltage values represent the center-values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be provided as either analog voltages or differences in 2 digital words.

A basic A/D tester which uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to directly readout the difference voltage, "A-C". The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis). The construction details of a tester of this type are provided in the NSC application note AN-179, "Analog-to-Digital Converter Testing".

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 9, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides $1/4$ LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

4.0 MICROPROCESSOR INTERFACING

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor:

4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for CS and the MEMR and MEMW strobes) or it can be controlled as an I/O device by using the I/O \overline{CS} and I/O \overline{W} strobes and decoding the address bits A0-A7 (or address bits A8-A15 as they will contain the same 8-bit address information) to obtain the CS input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 10.

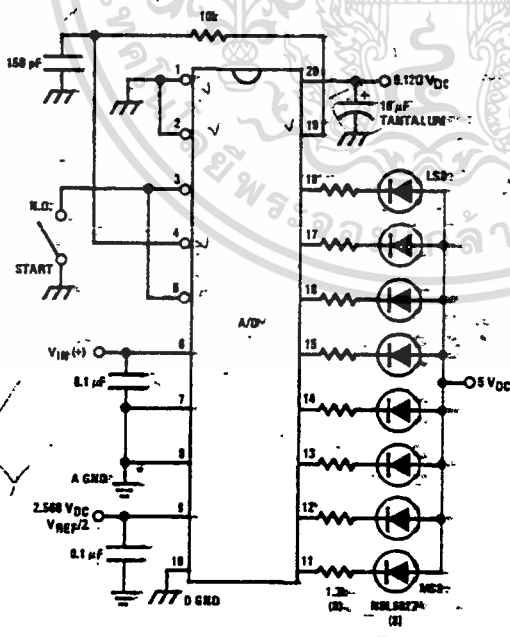


FIGURE 7: Basic A/D Tester

LM135/LM235/LM335, LM135A/LM235A/LM335A



LM135/LM235/LM335, LM135A/LM235A/LM335A Precision Temperature Sensors

General Description

The LM135 series are precision, easily-calibrated, integrated circuit temperature sensors. Operating as a 2-terminal zener, the LM135 has a breakdown voltage directly proportional to absolute temperature at +10 mV/°K. With less than 1Ω dynamic impedance the device operates over a current range of 400 μA to 5 mA with virtually no change in performance. When calibrated at 25°C the LM135 has typically less than 1°C error over a 100°C temperature range. Unlike other sensors the LM135 has a linear output.

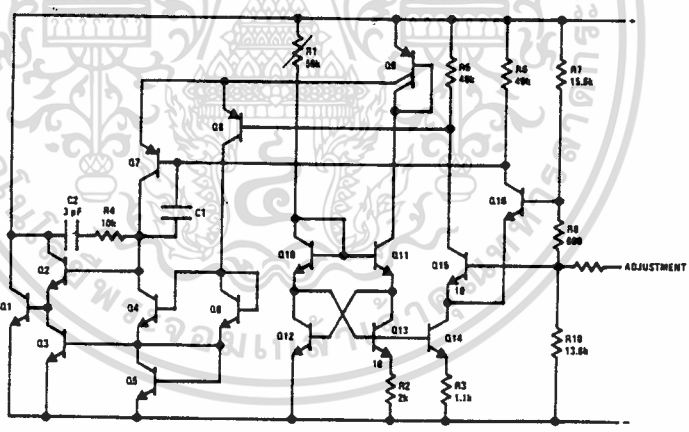
Applications for the LM135 include almost any type of temperature sensing over a -55°C to +150°C temperature range. The low impedance and linear output make interfacing to readout or control circuitry especially easy.

The LM135 operates over a -55°C to +150°C temperature range while the LM235 operates over a -40°C to +125°C temperature range. The LM335 operates from -40°C to +100°C. The LM135/LM235/LM335 are available packaged in hermetic TO-46 transistor packages while the LM335 is also available in plastic TO-92 packages.

Features

- Directly calibrated in °Kelvin
- 1°C initial accuracy available
- Operates from 400 μA to 5 mA
- Less than 1Ω dynamic impedance
- Easily calibrated
- Wide operating temperature range
- 200°C overrange
- Low cost

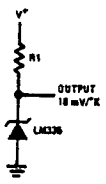
Schematic Diagram



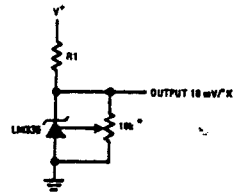
TL/H/5808-1

Typical Applications

Basic Temperature Sensor

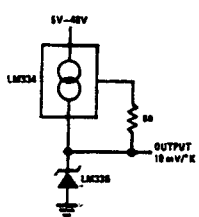


Calibrated Sensor



*Calibrate for 2.982V at 25°C

Wide Operating Supply



TL/H/5808-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Reverse Current	15 mA
Forward Current	10 mA
Storage Temperature	
TO-46 Package	-60°C to +180°C
TO-92 Package	-60°C to +150°C

Special Operating Temp. Range

	Continuous	Intermittent (Note 2)
LM135, LM135A	-55°C to +150°C	150°C to 200°C
LM235, LM235A	-40°C to ±125°C	125°C to 150°C
LM335, LM335A	-40°C to ±100°C	100°C to 125°C
Lead Temp. (Soldering, 10 seconds)		300°C

Temperature Accuracy LM135/LM235, LM135A/LM235A (Note 1)

Parameter	Conditions	LM135A/LM235A			LM135/LM235			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$	2.97	2.98	2.99	2.95	2.98	3.01	V
Uncalibrated Temperature Error	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$		0.5	1		1	3	°C
Uncalibrated Temperature Error	$T_{\text{MIN}} < T_C < T_{\text{MAX}}, I_R = 1\text{ mA}$		1.3	2.7		2	5	°C
Temperature Error with 25°C Calibration	$T_{\text{MIN}} < T_C < T_{\text{MAX}}, I_R = 1\text{ mA}$		0.3	1		0.5	1.5	°C
Calibrated Error at Extended Temperatures	$T_C = T_{\text{MAX}}$ (Intermittent)		2			2		°C
Non-Linearity	$I_R = 1\text{ mA}$		0.3	0.5		0.3	1	°C

Temperature Accuracy LM335, LM335A (Note 1)

Parameter	Conditions	LM335A			LM335			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$	2.95	2.98	3.01	2.92	-2.98	3.04	V
Uncalibrated Temperature Error	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$		1	3		2	6	°C
Uncalibrated Temperature Error	$T_{\text{MIN}} < T_C < T_{\text{MAX}}, I_R = 1\text{ mA}$		2	5		4	9	°C
Temperature Error with 25°C Calibration	$T_{\text{MIN}} < T_C < T_{\text{MAX}}, I_R = 1\text{ mA}$		0.5	1		1	2	°C
Calibrated Error at Extended Temperatures	$T_C = T_{\text{MAX}}$ (Intermittent)		2			2		°C
Non-Linearity	$I_R = 1\text{ mA}$		0.3	1.5		0.3	1.5	°C

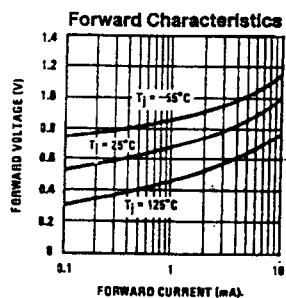
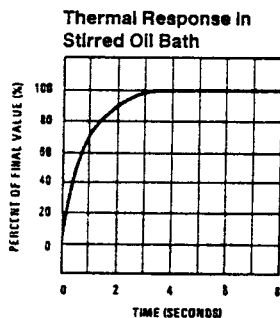
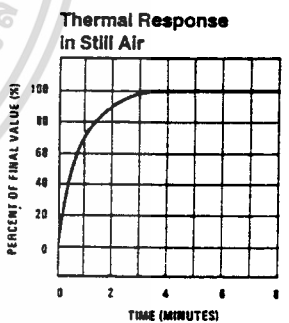
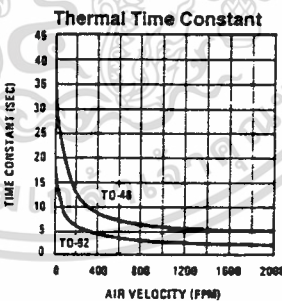
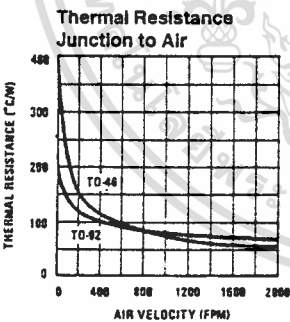
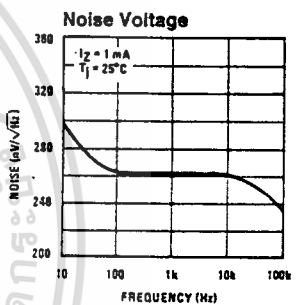
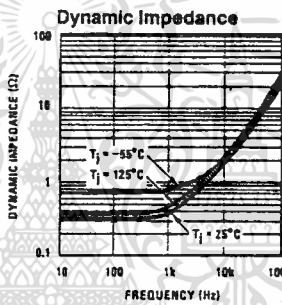
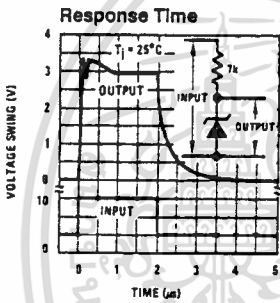
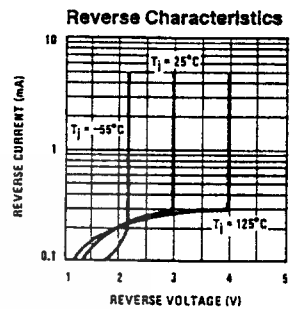
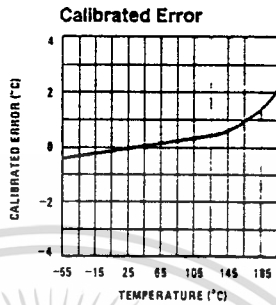
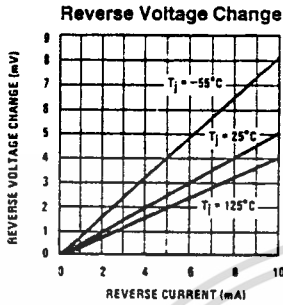
Electrical Characteristics (Note 1)

Parameter	Conditions	LM135/LM235 LM135A/LM235A			LM335 LM335A			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage Change with Current	$400\ \mu\text{A} < I_R < 5\text{ mA}$ At Constant Temperature		2.5	10		3	14	mV
Dynamic Impedance	$I_R = 1\text{ mA}$		0.5			0.6		Ω
Output Voltage Temperature Drift			+10			±10		mV/°C
Time Constant	Still Air 100 ft/Min Air Stirred Oil.		80 10 1			80 10 1		sec sec sec
Time Stability	$T_C = 125^\circ\text{C}$		0.2			0.2		°C/1hr

Note 1: Accuracy measurements are made in a well-stirred oil bath. For other conditions, self heating must be considered.

Note 2: Continuous operation at these temperatures for 10,000 hours for H package and 5,000 hours for Z package may decrease life expectancy of the device.

Typical Performance Characteristics



Application Hints

CALIBRATING THE LM135

Included on the LM135 chip is an easy method of calibrating the device for higher accuracies. A pot connected across the LM135 with the arm tied to the adjustment terminal allows a 1-point calibration of the sensor that corrects for inaccuracy over the full temperature range.

This single point calibration works because the output of the LM135 is proportional to absolute temperature with the extrapolated output of sensor going to 0V output at 0°K (-273. 15°C). Errors in output voltage versus temperature are only slope (or scale factor) so a slope calibration at one temperature corrects at all temperatures.

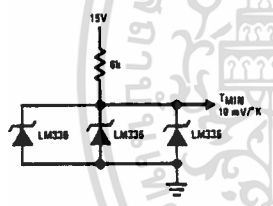
The output of the device (calibrated or uncalibrated) can be expressed as:

$$V_{OUT_T} = V_{OUT_{T_0}} \times \frac{T}{T_0}$$

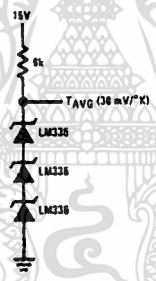
where T is the unknown temperature and T₀ is a reference temperature, both expressed in degrees Kelvin. By calibrating the output to read correctly at one temperature the output at all temperatures is correct. Nominally the output is calibrated at 10 mV/°K.

Typical Applications (Continued)

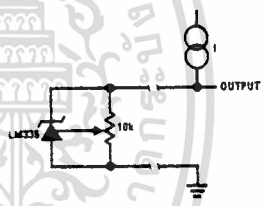
Minimum Temperature Sensing



Average Temperature Sensing



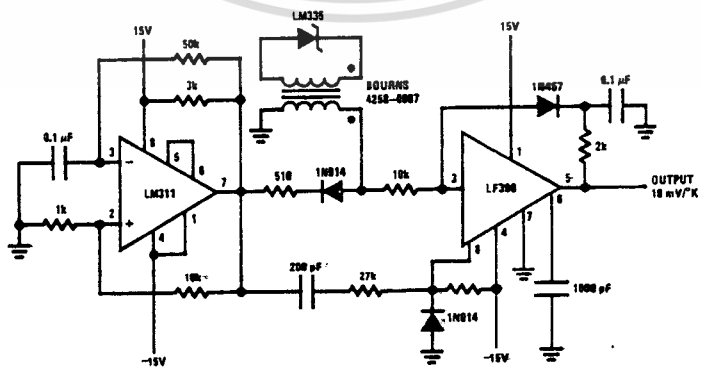
Remote Temperature Sensing



Wire length for 1°C error due to wire drop

AWG	I _R = 1 mA		I _R = 0.5 mA	
	FEET	FEET	FEET	FEET
14	4000	8000		
16	2500	5000		
18	1600	3200		
20	1000	2000		
22	625	1250		
24	400	800		

Isolated Temperature Sensor



To insure good sensing accuracy several precautions must be taken. Like any temperature sensing device, self heating can reduce accuracy. The LM135 should be operated at the lowest current suitable for the application. Sufficient current, of course, must be available to drive both the sensor and the calibration pot at the maximum operating temperature.

If the sensor is used in an ambient where the thermal resistance is constant, self heating errors can be calibrated out. This is possible if the device is run with a temperature stable current. Heating will then be proportional to zener voltage and therefore temperature. This makes the self heating error proportional to absolute temperature the same as scale factor errors.

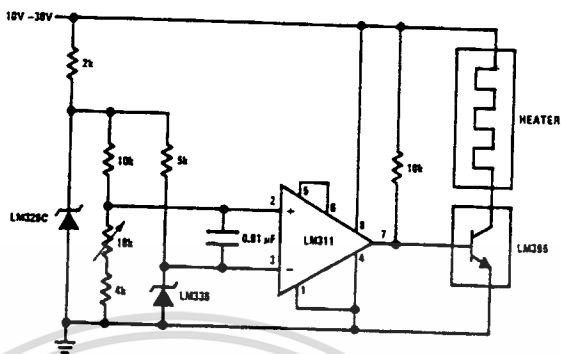
WATERPROOFING SENSORS

Meltable inner core heat shrinkable tubing such as manufactured by Raychem can be used to make low-cost waterproof sensors. The LM335 is inserted into the tubing about 1/2" from the end and the tubing heated above the melting point of the core. The unfilled 1/2" end melts and provides a seal over the device.

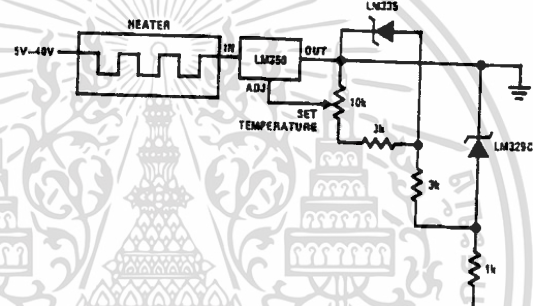
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

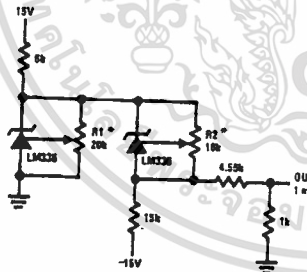
Simple Temperature Controller



Simple Temperature Control

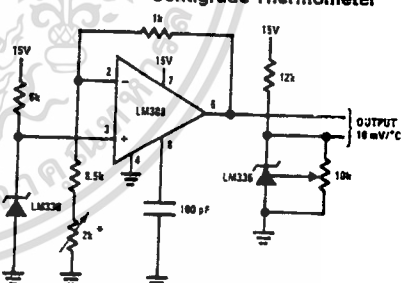


Ground Referred Fahrenheit Thermometer



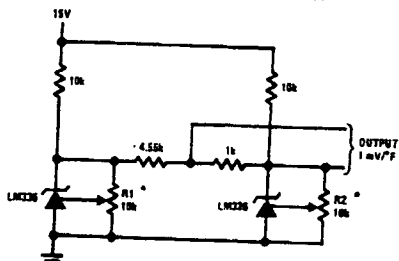
*Adjust R2 for 2.554V across LM336.
Adjust R1 for correct output.

Centigrade Thermometer



*Adjust for 2.73V at output of LM308

Fahrenheit Thermometer

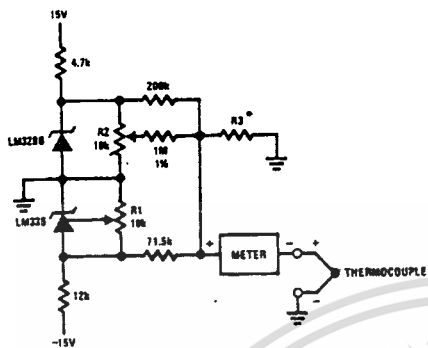


*To calibrate adjust R2 for 2.554V across LM336.
Adjust R1 for correct output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

THERMOCOUPLE COLD JUNCTION COMPENSATION
Compensation for Grounded Thermocouple



*Select R3 for proper thermocouple type

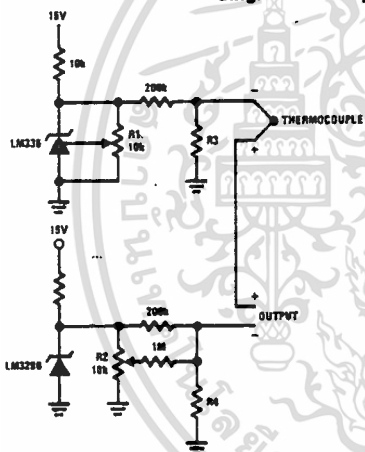
THERMO-COUPLE	R3	SEEBECK COEFFICIENT
J	377Ω	52.3 μV/°C
T	308Ω	42.8 μV/°C
K	293Ω	40.8 μV/°C
S	45.8Ω	6.4 μV/°C

Adjustments: Compensates for both sensor and resistor tolerances

1. Short LM329B
2. Adjust R1 for Seebeck Coefficient times ambient temperature (in degrees K) across R3.
3. Short LM335 and adjust R2 for voltage across R3 corresponding to thermocouple type

J	14.32 mV	K	11.17 mV
T	11.79 mV	S	1.768 mV

Single Power Supply Cold Junction Compensation



*Select R3 and R4 for thermocouple type

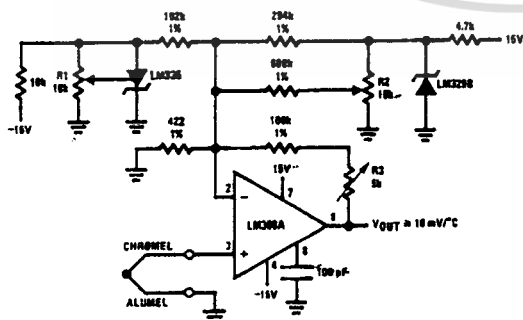
THERMO-COUPLE	R3	R4	SEEBECK COEFFICIENT
J	1.05K	385Ω	52.3 μV/°C
T	856Ω	315Ω	42.8 μV/°C
K	816Ω	300Ω	40.8 μV/°C
S	128Ω	46.3Ω	6.4 μV/°C

Adjustments:

1. Adjust R1 for the voltage across R3 equal to the Seebeck Coefficient times ambient temperature in degrees Kelvin.
2. Adjust R2 for voltage across R4 corresponding to thermocouple

J	14.32 mV	K	11.17 mV
T	11.79 mV	S	1.768 mV

Centigrade Calibrated Thermocouple Thermometer



Terminate thermocouple reference junction in close proximity to LM335.

Adjustments:

1. Apply signal in place of thermocouple and adjust R3 for a gain of 245.7.
2. Short non-inverting input of LM308A and output of LM329B to ground.
3. Adjust R1 so that $V_{OUT} = 2.982V @ 25°C$.
4. Remove short across LM329B and adjust R2 so that $V_{OUT} = 248 mV @ 25°C$.
5. Remove short across thermocouple.

TL/H/5698-8

Definition of Terms

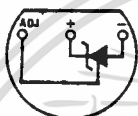
Operating Output Voltage: The voltage appearing across the positive and negative terminals of the device at specified conditions of operating temperature and current.

Uncalibrated Temperature Error: The error between the operating output voltage at 10 mV/°K and case temperature at specified conditions of current and case temperature.

Calibrated Temperature Error: The error between operating output voltage and case temperature at 10 mV/°K over a temperature range at a specified operating current with the 25°C error adjusted to zero.

Connection Diagrams

TO-92
Plastic Package



BOTTOM VIEW

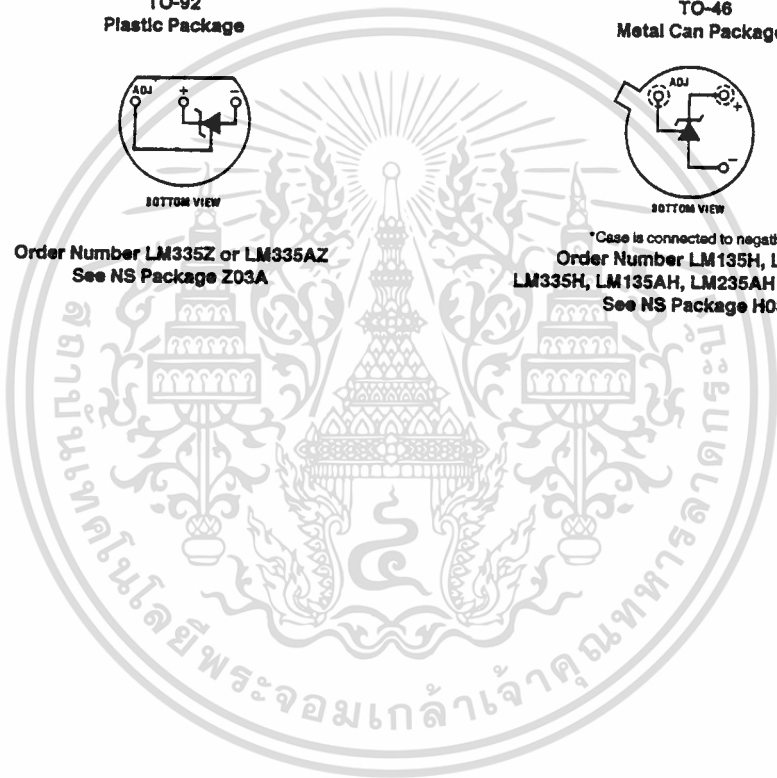
Order Number LM335Z or LM335AZ
See NS Package Z03A

TO-46
Metal Can Package*



BOTTOM VIEW

TL/H/5698-8
*Case is connected to negative pin
Order Number LM135H, LM235H,
LM335H, LM135AH, LM235AH or LM335AH
See NS Package H03H



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LM139/239/339, LM139A/239A/339A, LM2901, LM3302 Low Power Low Offset Voltage Quad Comparators

General Description

The LM139 series consists of four independent precision voltage comparators with an offset voltage specification as low as 2 mV max for all four comparators. These were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage. These comparators also have a unique characteristic in that the input common-mode voltage range includes ground, even though operated from a single power supply voltage.

Application areas include limit comparators, simple analog to digital converters; pulse, squarewave and time delay generators; wide range VCO; MOS clock timers; multivibrators and high voltage digital logic gates. The LM139 series was designed to directly interface with TTL and CMOS. When operated from both plus and minus power supplies, they will directly interface with MOS logic—where the low power drain of the LM339 is a distinct advantage over standard comparators.

Advantages

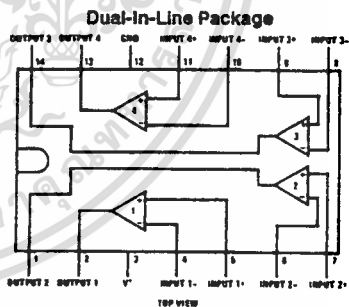
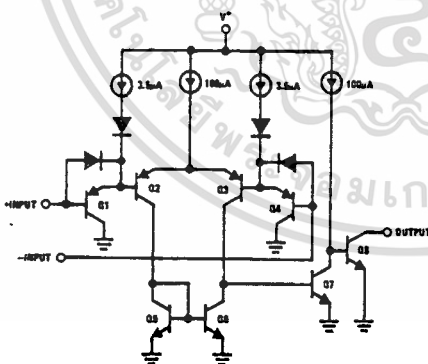
- High precision comparators
- Reduced V_{OS} drift over temperature

- Eliminates need for dual supplies
- Allows sensing near GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

- Wide single supply voltage range of dual supplies
 - LM139 series, $2 V_{DC}$ to $36 V_{DC}$ or $\pm 1 V_{DC}$ to $\pm 18 V_{DC}$
 - LM139A series, LM2901 $2 V_{DC}$ to $28 V_{DC}$ or $\pm 1 V_{DC}$ to $\pm 14 V_{DC}$
 - LM3302
- Very low supply current drain (0.8 mA) — independent of supply voltage (2 mW/comparator at +5 V_{DC})
- Low input biasing current 25 nA
- Low input offset current ± 5 nA and offset voltage ± 3 mV
- Input common-mode voltage range includes GND
- Differential input voltage range equal to the power supply voltage
- Low output saturation voltage 250 mV at 4 mA
- Output voltage compatible with TTL, DTL, ECL, MOS and CMOS logic systems

Schematic and Connection Diagrams

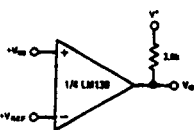


Order Number LM139J, LM139AJ, LM239J, LM239AJ, LM339J, LM339AJ, LM2901J or LM3302J
See NS Package J14A

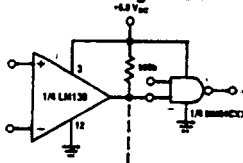
Order Number LM339N, LM339AN, LM2901N or LM3302N
See NS Package N14A

Typical Applications (V⁺ = 5.0 V_{DC})

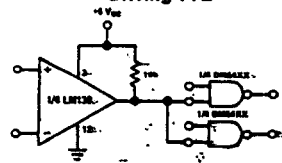
Basic Comparator



Driving CMOS



Driving TTL



TL/H/5708-1

LM139/239/339, LM139A/239A/339A, LM2901, LM3302

Absolute Maximum Ratings

LM139/LM239/LM339
LM139A/LM239A/LM339A
LM2901

LM139/LM239/LM339
LM139A/LM239A/LM339A
LM2901

LM3302

Supply Voltage, V^+ 36 VDC or ± 18 VDC
 Differential Input Voltage 36 VDC
 Input Voltage -0.3 VDC to $+36$ VDC
 Power Dissipation (Note 1) 570 mW
 Molded DIP 900 mW
 Cavity DIP 800 mW
 Flat Pack 800 mW
 Output Short-Circuit to GND, (Note 2) Continuous
 Input Current ($V_{IN} < -0.3$ VDC), (Note 3) 50 mA

Operating Temperature Range
 LM339A 0°C to $+70^\circ\text{C}$
 LM239A -25°C to $+85^\circ\text{C}$
 LM2901 -40°C to $+85^\circ\text{C}$
 LM139A -55°C to $+125^\circ\text{C}$
 LM139A -65°C to $+150^\circ\text{C}$

Storage Temperature Range
 Lead Temperature (Soldering, 10 seconds) 300°C

Electrical Characteristics ($V^+ = 5$ VDC, Note 4)

Parameter	Conditions	LM139A		LM239A, LM339A		LM139		LM239, LM339		LM2901		LM3302		Units
		Min Typ	Max	Min Typ	Max	Min Typ	Max	Min Typ	Max	Min Typ	Max	Min Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$, (Note 9)	± 1.0	± 2.0	± 1.0	± 2.0	± 2.0	± 5.0	± 2.0	± 5.0	± 2.0	± 7.0	± 3	± 20	mVDC
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, $T_A = 25^\circ\text{C}$, (Note 5)	25	100	25	250	25	100	25	250	25	250	25	500	nADC
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $T_A = 25^\circ\text{C}$	± 3.0	± 25	± 5.0	± 50	± 3.0	± 25	± 5.0	± 50	± 5	± 50	± 3	± 100	nADC
Input Common-Mode Voltage Range	$T_A = 25^\circ\text{C}$, (Note 6)	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	VDC
Supply Current	$R_L = \infty$ on all Comparators, $T_A = 25^\circ\text{C}$ $R_L = \infty$, $V^+ = 30$ V, $T_A = 25^\circ\text{C}$	0.8	2.0	0.8	2.0	0.8	2.0	0.8	2.0	0.8	2.0	0.8	2	mADC
Voltage Gain	$R_L \geq 15$ k Ω , $V^+ = 15$ VDC (To Support Large V_O Swing), $T_A = 25^\circ\text{C}$	50	200	50	200	200		200		25	100	2	30	V/mV
Large Signal Response Time	$V_{IN} = \text{TTL Logic Swing}$, $V_{REF} = 1.4$ VDC, $V_{RL} = 5$ VDC, $R_L = 5.1$ k Ω , $T_A = 25^\circ\text{C}$	300		300		300		300		300		300		ns
Response Time	$V_{RL} = 5$ VDC, $R_L = 5.1$ k Ω , $T_A = 25^\circ\text{C}$, (Note 7)	1.3		1.3		1.3		1.3		1.3		1.3		μs
Output Sink Current	$V_{IN(-)} \geq 1$ VDC, $V_{IN(+)} = 0$, $V_O \leq 1.5$ VDC, $T_A = 25^\circ\text{C}$	6.0	16	6.0	16	6.0	16	6.0	16	6.0	16	6.0	16	mADC
Saturation Voltage	$V_{IN(-)} \geq 1$ VDC, $V_{IN(+)} = 0$, $I_{SINK} \leq 4$ mA, $T_A = 25^\circ\text{C}$	250	400	250	400	250	400	250	400	250	400	250	500	mVDC
Output Leakage Current	$V_{IN(+)} \geq 1$ VDC, $V_{IN(-)} = 0$, $V_O = 5$ VDC, $T_A = 25^\circ\text{C}$	0.1		0.1		0.1		0.1		0.1		0.1		nADC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

Parameter	Conditions	LM139A		LM239A, LM339A		LM139		LM239, LM339		LM2901		LM3302		
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Units
Input Offset Voltage	(Note 9)		4.0		4.0		9.0		9.0		9		15	mVDC
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$		± 100		± 150		± 100		± 150		50		200	nADC
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range		300		400		300		400		200		500	nADC
Input Common-Mode Voltage Range ¹		0	$V^+ - 2.0$	0	$V^+ - 2.0$	0	$V^+ - 2.0$	0	$V^+ - 2.0$	0	$V^+ - 2.0$	0	$V^+ - 2.0$	VDC
Saturation Voltage	$V_{IN(-)} \geq 1$ VDC, $V_{IN(+)} = 0$, $I_{SINK} \leq 4$ mA		700		700		700		700		400		700	mVDC
Output Leakage Current	$V_{IN(+)} \geq 1$ VDC, $V_{IN(-)} = 0$, $V_O = 30$ VDC		1.0		1.0		1.0		1.0		1.0		1.0	μ ADC
Differential Input Voltage	Keep all V_{IN} 's ≥ 0 VDC (or V^- if used), (Note 8)		36		36		36		36		0		36	VDC

Note 1: For operating at high temperatures, the LM339/LM339A, LM2901, LM3302 must be derated based on a 125°C maximum junction temperature and a thermal resistance of 175°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM239 and LM139 must be derated based on a 150°C maximum junction temperature. The low bias dissipation and the "ON-OFF" characteristic of the outputs keeps the chip dissipation very small ($P_D \leq 100$ mW), provided the output transistors are allowed to saturate.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. The maximum output current is approximately 20 mA independent of the magnitude of V^+ .

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than -0.3 VDC (at 25°C).

Note 4: These specifications apply for $V^+ = 5$ VDC and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, unless otherwise stated. With the LM239/LM239A, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$, the LM339/LM339A temperature specifications are limited to $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, and the LM2901, LM3302 temperature range is $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$.

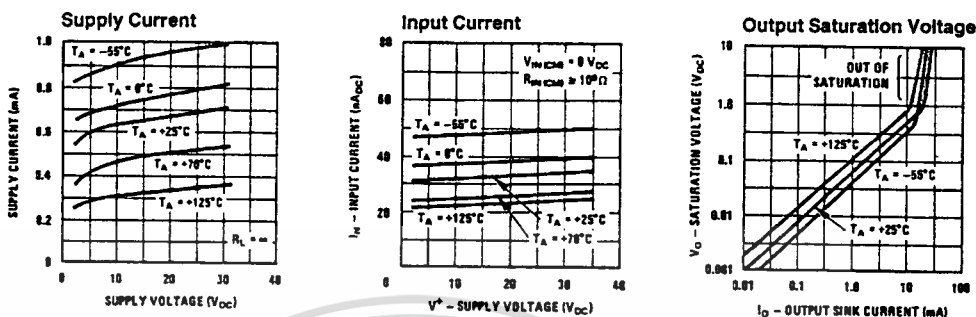
Note 5: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the reference or input lines. Note 6: The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is $V^+ - 1.5$ V, but either or both inputs can go to $+30$ VDC without damage (25V for LM3302).

Note 7: The response time specified is a 100 mV input step with 5 mV overdrive. For larger overdrive signals 500 ns can be obtained, see typical performance characteristics section.

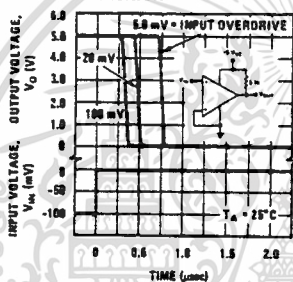
Note 8: Positive excursions of input voltage may exceed the power supply level. As long as the other voltage remains within the common-mode range, the comparator will provide a proper output state. The low input voltage state must not be less than -0.3 VDC (or 0.3 VDC below the magnitude of the negative power supply, if used) (at 25°C).

Note 9: At output switch point, $V_O = 1.4$ VDC, $R_S = 0\Omega$, with V^+ from 5 VDC, and over the full input common-mode range (0 to $V^+ - 1.5$ VDC).

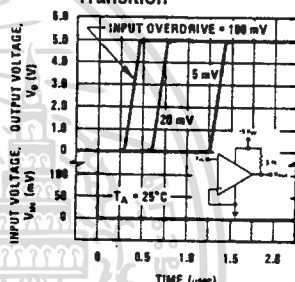
Typical Performance Characteristics LM139/LM239/LM339, LM139A/LM239A/LM339A, LM3302



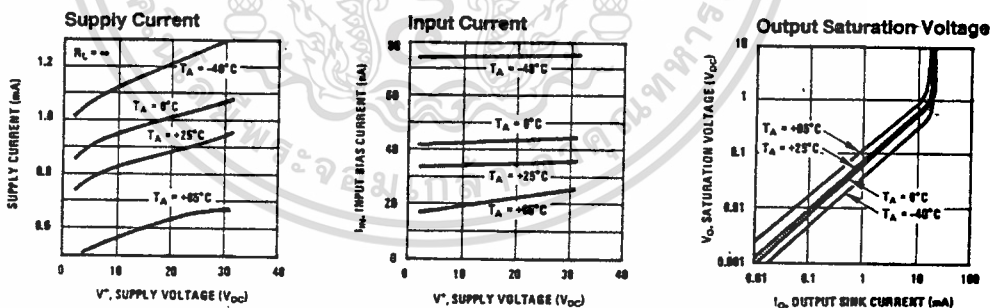
Response Time for Various Input Overdrives - Negative Transition



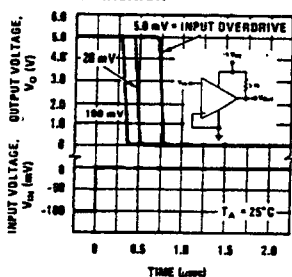
Response Time for Various Input Overdrives - Positive Transition



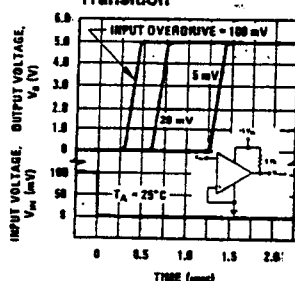
Typical Performance Characteristics LM2901



Response Time for Various Input Overdrives - Negative Transition



Response Time for Various Input Overdrives - Positive Transition



Application Hints

The LM139 series are high gain, wide bandwidth devices which, like most comparators, can easily oscillate if the output lead is inadvertently allowed to capacitively couple to the inputs via stray capacitance. This shows up only during the output voltage transition intervals as the comparator changes states. Power supply bypassing is not required to solve this problem. Standard PC board layout is helpful as it reduces stray input-output coupling. Reducing this input resistors to $< 10\text{ k}\Omega$ reduces the feedback signal levels and finally, adding even a small amount (1 to 10 mV) of positive feedback (hysteresis) causes such a rapid transition that oscillations due to stray feedback are not possible. Simply socketing the IC and attaching resistors to the pins will cause input-output oscillations during the small transition intervals unless hysteresis is used. If the input signal is a pulse waveform, with relatively fast rise and fall times, hysteresis is not required.

All pins of any unused comparators should be grounded.

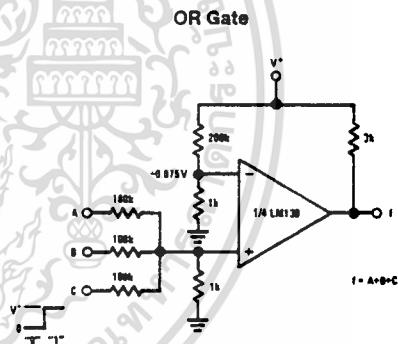
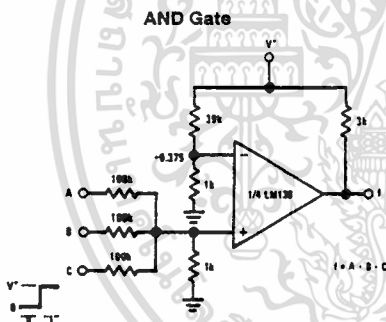
The bias network of the LM139 series establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 2 V_{DC} to 30 V_{DC} .

It is usually unnecessary to use a bypass capacitor across the power supply line.

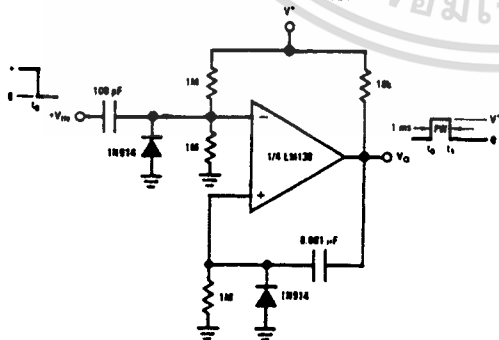
The differential input voltage may be larger than V^+ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than $-0.3\text{ V}_{\text{DC}}$ (at 25°C). An input clamp diode can be used as shown in the applications section.

The output of the LM139 series is the uncommitted collector of a grounded-emitter NPN output transistor. Many collectors can be tied together to provide an output OR'ing function. An output pull-up resistor can be connected to any available power supply voltage within the permitted supply voltage range and there is no restriction on this voltage due to the magnitude of the voltage which is applied to the V^+ terminal of the LM139A package. The output can also be used as a simple SPST switch to ground (when a pull-up resistor is not used). The amount of current which the output device can sink is limited by the drive available (which is independent of V^+) and the β of this device. When the maximum current limit is reached (approximately 16 mA), the output transistor will come out of saturation and the output voltage will rise very rapidly. The output saturation voltage is limited by the approximately $60\Omega\text{ R}_{\text{SAT}}$ of the output transistor. The low offset voltage of the output transistor (1 mV) allows the output to clamp essentially to ground level for small load currents.

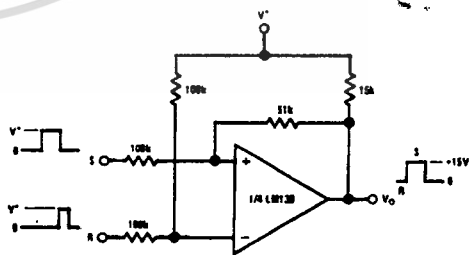
Typical Applications ($V^+ = 15\text{ V}_{\text{DC}}$)



One-Shot Multivibrator



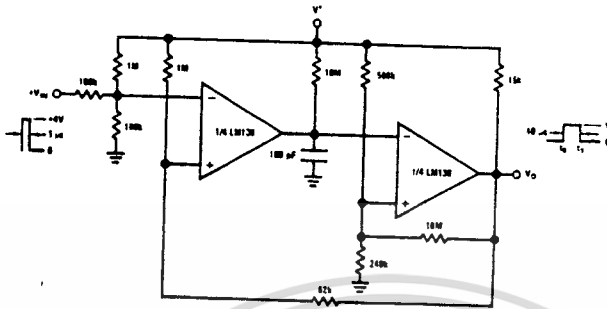
Bi-Stable Multivibrator



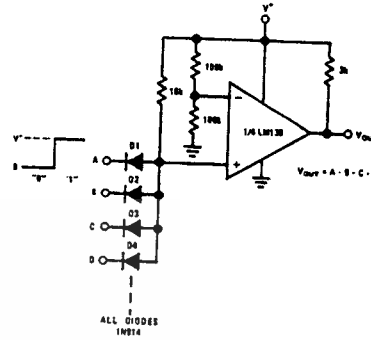
TL/H/5706-3

Typical Applications (Continued) ($V^+ = 15\text{ V}_{DC}$)

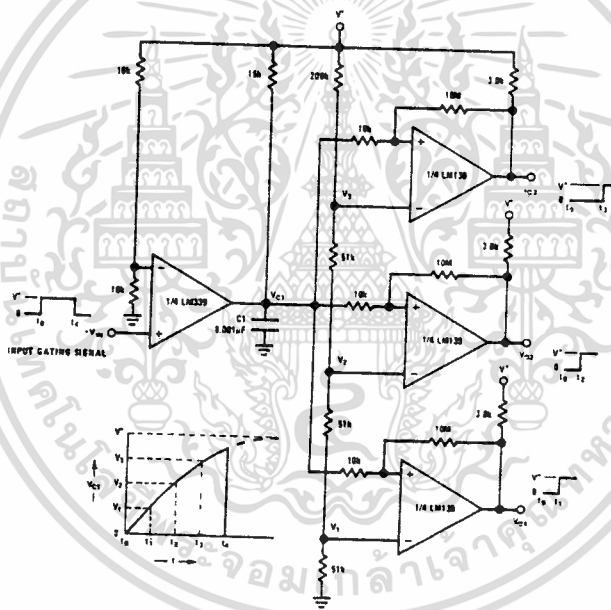
One-Shot Multivibrator with Input Lock Out



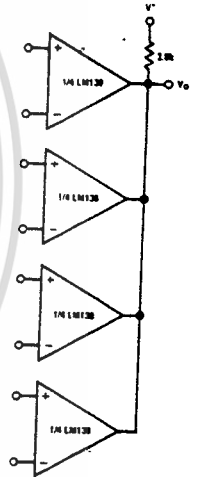
Large Fan-in AND Gate



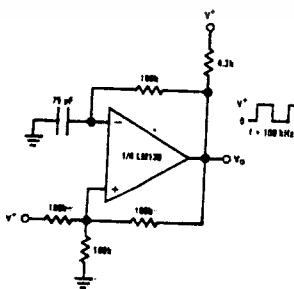
Time Delay Generator



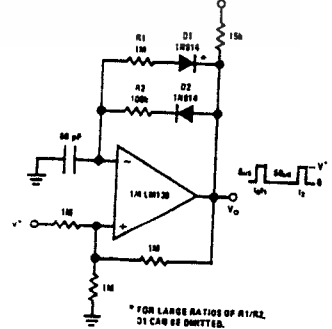
ORing the Outputs



Squarewave Oscillator



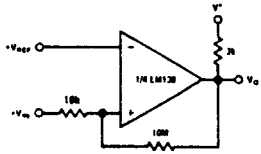
Pulse Generator



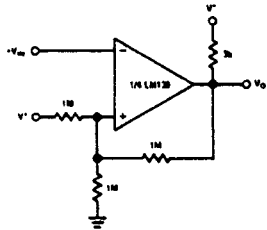
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued) ($V^+ = 5 V_{DC}$)

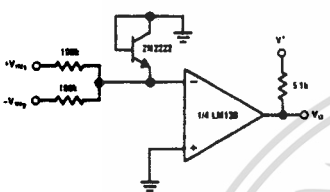
Non-Inverting Comparator with Hysteresis



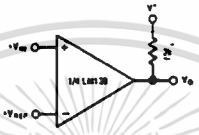
Inverting Comparator with Hysteresis



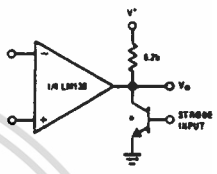
Comparing Input Voltages of Opposite Polarity



Basic Comparator

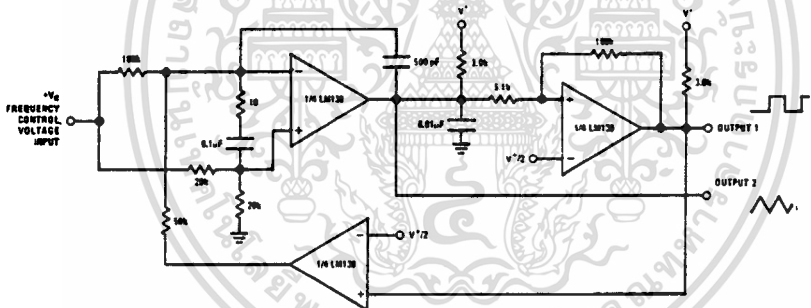


Output Strobing



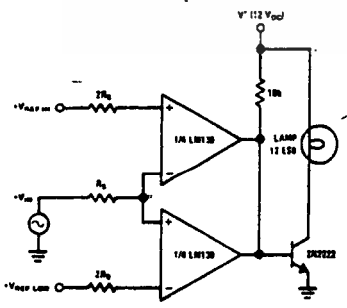
*Or Logic Gate Without Pull-up Resistor

Two-Decade High-Frequency VCO

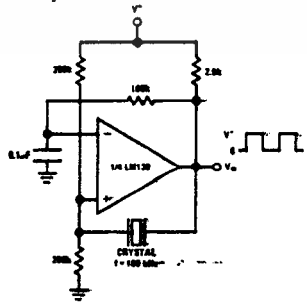


$V^+ = +30 V_{DC}$
 $+250 mV_{DC} \leq V_C \leq +50 V_{DC}$
 $700 Hz \leq f_o \leq 100 kHz$

Limit Comparator

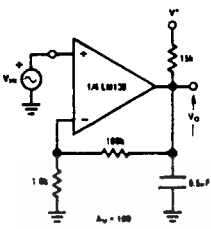


Crystal Controlled Oscillator

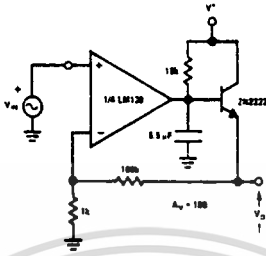


Typical Applications (Continued) ($V^+ = 5\text{ V}_{DC}$)

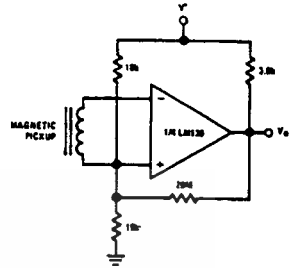
Low Frequency Op Amp



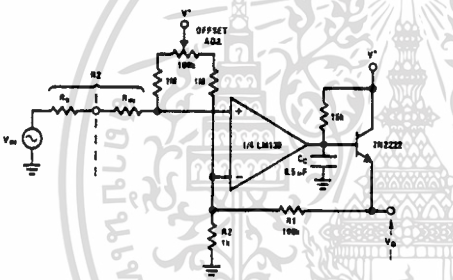
Low Frequency Op Amp
($V_o = 0\text{V}$ for $V_{IN} = 0\text{V}$)



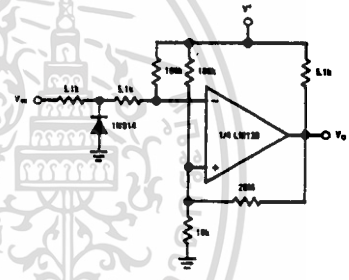
Transducer Amplifier



Low Frequency Op Amp with Offset Adjust

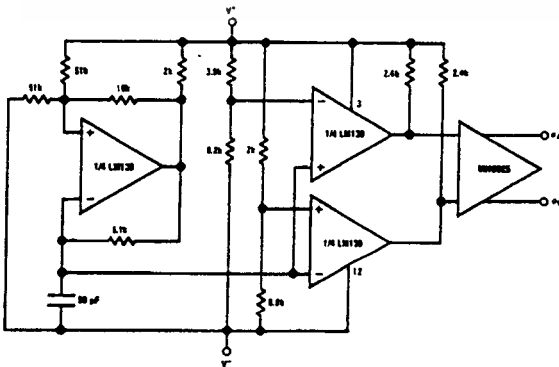


Zero Crossing Detector (Single Power Supply)

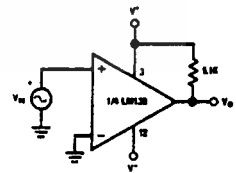


Split-Supply Applications ($V^+ = +15\text{ V}_{DC}$ and $V^- = -15\text{ V}_{DC}$)

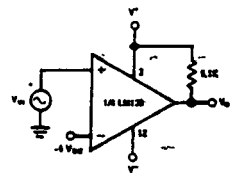
MOS Clock Driver



Zero Crossing Detector



Comparator With a Negative Reference



µA7800 SERIES POSITIVE-VOLTAGE REGULATORS

D2154, MAY 1976-REVISED AUGUST 1991

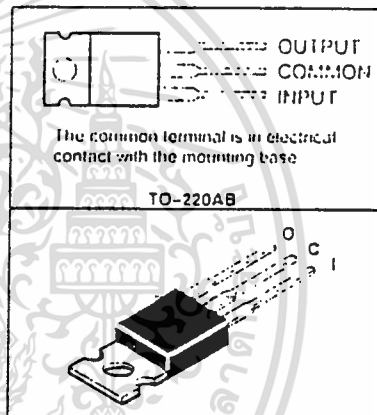
- 3-Terminal Regulators
- Output Current Up to 1.5 A
- Internal Thermal Overload Protection
- High Power Dissipation Capability
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation
- Direct Replacements for Fairchild µA7800 Series

NOMINAL OUTPUT VOLTAGE	REGULATOR
5 V	µA7805C
5 V	µA7805Q
6 V	µA7806C
8 V	µA7808C
8.5 V	µA7885C
10 V	µA7810C
12 V	µA7812C
12 V	µA7812Q
15 V	µA7815C
18 V	µA7818C
24 V	µA7824C

description

This series of fixed-voltage monolithic integrated-circuit voltage regulators is designed for a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single point regulation. Each of these regulators can deliver up to 1.5 A of output current. The internal current limiting and thermal shutdown features of these regulators make them essentially immune to overload. In addition to use as fixed-voltage regulators, these devices can be fused with external components to obtain adjustable output voltages and currents and also as the power-pass element in precision regulators. The µA7800C series is characterized for operation over the virtual junction temperature range of 0°C to 125°C. The µA7805Q and µA7812Q are characterized for operation over the virtual junction temperature range of -40°C to 125°C.

KC PACKAGE
(TOP VIEW)



PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

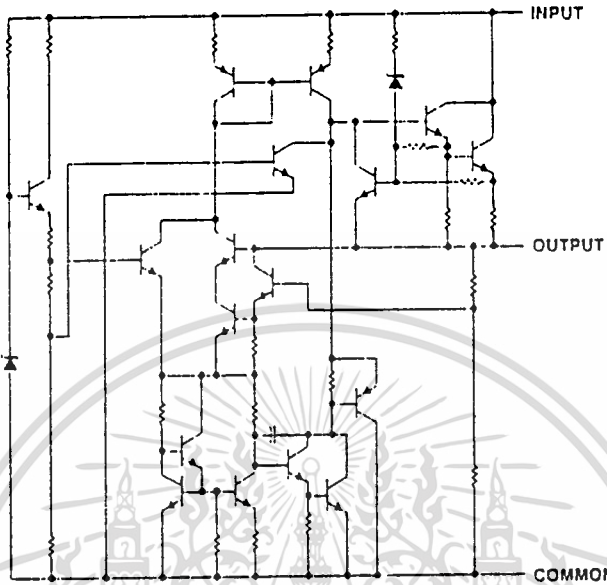
Copyright © 1991, Texas Instruments Incorporated

2-427

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**μA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

schematic



absolute maximum ratings over operating temperature ranges (unless otherwise noted)

Input voltage: μA7824C	40 V
All others	35 V
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 1)	2 W
Continuous total dissipation at (or below) 90°C case temperature (see Note 1)	15 W
Operating free-air, case, or virtual junction temperature range	-40 to 150°C
Storage temperature range	-65 to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

NOTE 1: For operation above 25°C free-air or 90°C case temperature, refer to Figures 1 and 2. To avoid exceeding the design maximum virtual junction temperature, these ratings should not be exceeded. Due to variations in individual device electrical characteristics and thermal resistance, the built-in thermal overload protection may be activated at power levels slightly above or below the rated dissipation.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

uA7800 SERIES POSITIVE-VOLTAGE REGULATORS

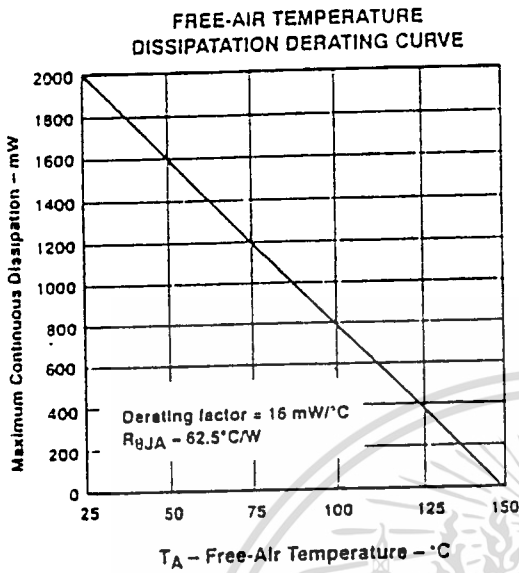


Figure 1

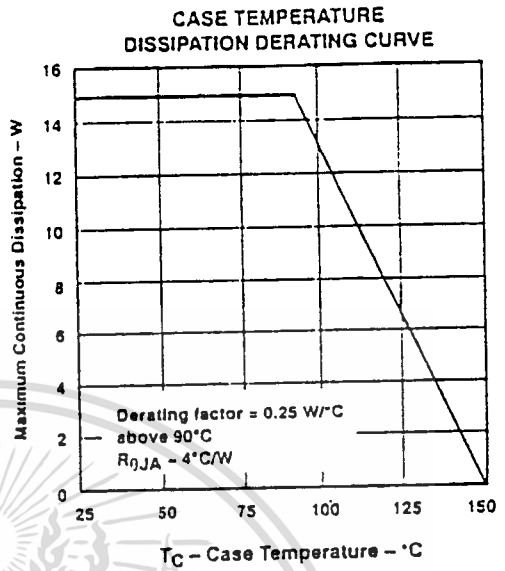


Figure 2

recommended operating conditions

		MIN	MAX	UNIT
Input voltage, V_I	uA7805C	7	25	V
	uA7806C	8	25	
	uA7808C	10.5	25	
	uA7885C	10.5	25	
	uA7810C	12.5	28	
	uA7812C	14.5	30	
	uA7815C	17.5	30	
	uA7818C	21	33	
Output current, I_O			1.5	A
	uA7800C Series	0	125	°C
Operating virtual junction temperature, T_J	uA7805Q, uA7812Q	-40	125	

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

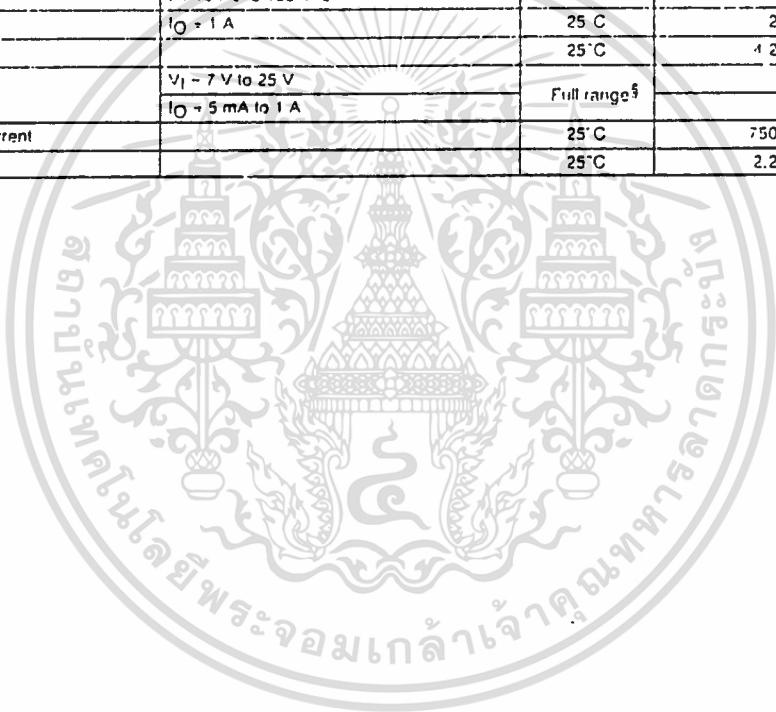
2-429

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**uA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

uA7805C and uA7805Q electrical characteristics at specified virtual junction temperature,
 $V_I = 10\text{ V}$, $I_O = 500\text{ mA}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T _J ¹	MIN	TYP	MAX	UNIT
			25°C			
Output voltage ²	$I_O = 5\text{ mA to }1\text{ A}$, $V_I = 7\text{ V to }20\text{ V}$, $P \leq 15\text{ W}$	Full range ³	4.75	5	5.2	V
			25°C			
Input regulation	$V_I = 7\text{ V to }25\text{ V}$	25°C	3		100	mV
	$V_I = 8\text{ V to }12\text{ V}$		1		50	
Ripple rejection	$V_I = 8\text{ V to }18\text{ V}$, $f = 120\text{ Hz}$	Full range ³	62	78		dB
Output regulation	$I_O = 5\text{ mA to }1.5\text{ A}$	25°C	15		100	mV
	$I_O = 250\text{ mA to }750\text{ mA}$		5		50	
Output resistance	$f = 1\text{ kHz}$	Full range ³	0.017			Ω
Temperature coefficient of output voltage	$I_O = 5\text{ mA}$	Full range ³	-1.1			mV/°C
Output noise voltage	$f = 10\text{ Hz to }100\text{ kHz}$	25°C	40			μV
Dropout voltage	$I_O = 1\text{ A}$	25°C	2			V
Bias current		25°C	4.2		9	mA
Bias current change	$V_I = 7\text{ V to }25\text{ V}$	Full range ³			1.3	mA
	$I_O = 5\text{ mA to }1\text{ A}$				0.5	
Short-circuit output current		25°C	750			mA
Peak output current		25°C	2.2			A



**uA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

**uA7812C electrical characteristics at specified virtual junction temperature, $V_I = 19\text{ V}$, $I_O = 500\text{ mA}$
(unless otherwise noted)**

PARAMETER	TEST CONDITIONS	T_J [†]	MIN	TYP	MAX	UNIT
Output voltage [‡]		25°C	11.5	12	12.5	V
	$I_O = 5\text{ mA to }1\text{ A}$, $P \leq 15\text{ W}$, $V_I = 14.5\text{ V to }27\text{ V}$	Full range [§]	11.4		12.5	
Input regulation	$V_I = 14.5\text{ V to }30\text{ V}$	25°C		10	240	mV
	$V_I = 16\text{ V to }22\text{ V}$			3	120	
Ripple rejection	$V_I = 15\text{ V to }25\text{ V}$, $f = 120\text{ Hz}$	Full range [§]	55	71		dB
Output regulation	$I_O = 5\text{ mA to }1.5\text{ A}$	25°C		12	240	mV
	$I_O = 250\text{ mA to }750\text{ mA}$			4	120	
Output resistance	$f = 1\text{ kHz}$	Full range [§]		0.018		Ω
Temperature coefficient of output voltage	$I_O = 5\text{ mA}$	Full range [§]		-1		mV/°C
Output noise voltage	$f = 10\text{ Hz to }100\text{ kHz}$	25°C		75		μV
Dropout voltage	$I_O = 1\text{ A}$	25°C		2		V
Bias current		25°C		4.3	8	mA
Bias current change	$V_I = 14.5\text{ V to }30\text{ V}$	Full range [§]			1	mA
	$I_O = 5\text{ mA to }1\text{ A}$				0.5	
Short-circuit output current		25°C		350		mA
Peak output current		25°C		2.2		A

[†] Pulse-testing techniques are used to maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33- μF capacitor across the input and a 0.1- μF capacitor across the output.

[‡] This specification applies only for dc power dissipation permitted by absolute maximum ratings.

[§] Full range virtual junction temperature is 0°C to 125°C for the uA7812C and -40°C to 125°C for the uA7812D.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION

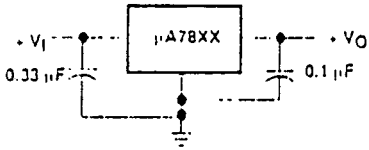


Figure 3. Fixed Output Regulator

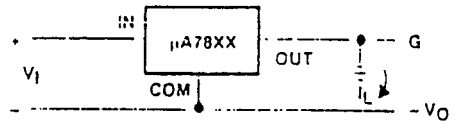


Figure 4. Positive Regulator in Negative Configuration (V_1 Must Float)

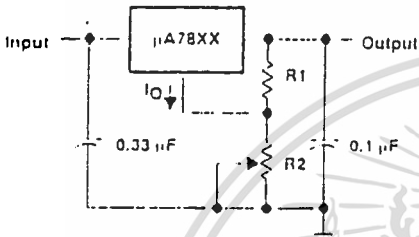


Figure 5. Adjustable Output Regulator

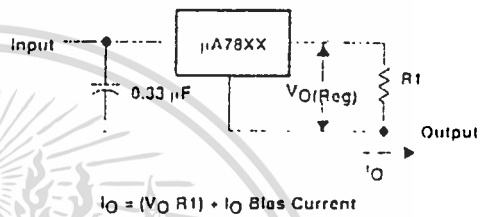


Figure 6. Current Regulator

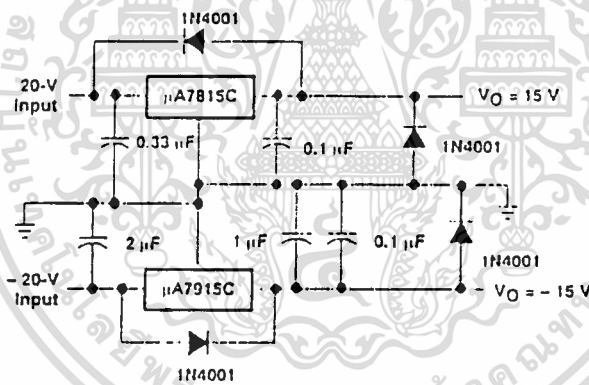


Figure 7. Regulated Dual Supply

uA7800 SERIES POSITIVE-VOLTAGE REGULATORS

APPLICATION INFORMATION

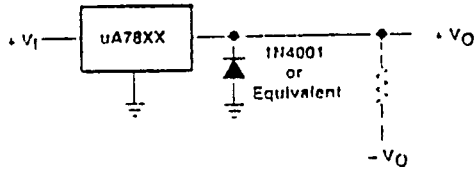


Figure 8. Output Polarity-Reversal Protection Circuit

operation with a load common to a voltage of opposite polarity

In many cases, a regulator powers a load that is not connected to ground but instead is connected to a voltage source of opposite polarity (e.g., op amps, level-shifting circuits, etc.). In these cases, a clamp diode should be connected to the regulator output as shown in Figure 8. This protects the regulator from output polarity reversals during startup and short-circuit operation.



Figure 9. Reverse-Bias Protection Circuit

reverse-bias protection

Occasionally, there exists the possibility that the input voltage to the regulator can collapse faster than the output voltage. This could occur, for example, if the input supply is crowbarred during an output overvoltage condition. If the output voltage is greater than approximately 7 V, the emitter-base junction of the series pass element (internal or external) could break down and be damaged. To prevent this, a diode shunt can be employed, as shown in Figure 9.

TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Regulator

เรกูเลเตอร์ 3 ขา (100 mA) ไฟบวก

เฉพาะ Toshiba

เบอร์ : 78L × ×

1. OUTPUT
2. GND
3. INPUT

TO92 TO92 ใหญ่

เรกูเลเตอร์ 3 ขา (100 mA) ไฟลบ

เฉพาะ Toshiba

เบอร์ : 79L × ×

1. GND
2. INPUT
3. OUTPUT

TO92 TO92 ใหญ่

เรกูเลเตอร์ 3 ขา (500 mA และ 1A) ไฟบวก

เบอร์ : 78M × ×
500mA
เบอร์ : 78 × ×
1A

1. INPUT
2. GND
3. OUTPUT

A : TO202
เฉพาะ NS
B : TO220

เรกูเลเตอร์ 3 ขา (500 mA และ 1A) ไฟลบ

เบอร์ : 79M × ×
500mA
เบอร์ : 79 × ×
1A

1. GND
2. INPUT
3. OUTPUT

A : TO202
เฉพาะ NS
B : TO220

เรกูเลเตอร์ 3 ขา (3A ขึ้นไป เฉพาะไฟบวก): (มองด้านล่าง)

รูปวง			
NS	LM323		
FC		μA78H05 (5V) 78H12 (12V) 78H15 (15V)	μA78P05 (5V)
SANKEN	SI3554M (5V)		

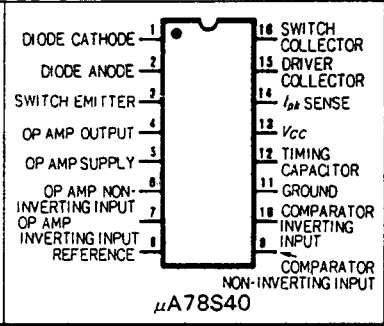
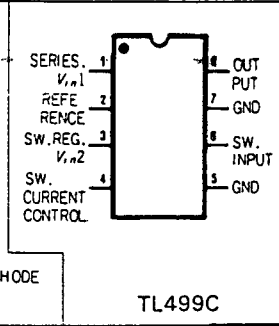
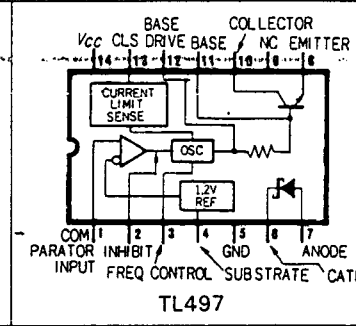
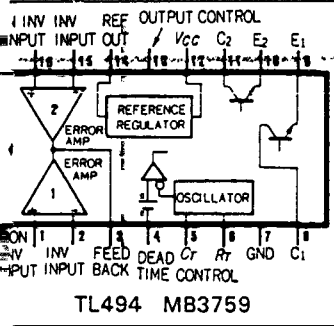
เรกูเลเตอร์ 3 ขา และ 4 ขา แบบแรงดันตกคร่อมต่ำ (ประมาณ 0.2 โวลท์)

รูปวง				
NS	LM2931AZ-50 (5V)	LM2931T-5.0 (5V) LM2931-8.0 (8V) LM330T-5.0 (5V) LM2930T-5.0 (5V) LM2930T-8.0 (8V)	F4S	
TI		LM330-5KC (5V), LM330-8KC (8V)		
MITSUMI				LVC516 (3V), LVC517 (5V), LVC520 (2.6V)
SANKEN			SI3052V, SI3122V, SI3152V (5V) (12V) (15V)	
MATSUSHITA			AN6531	

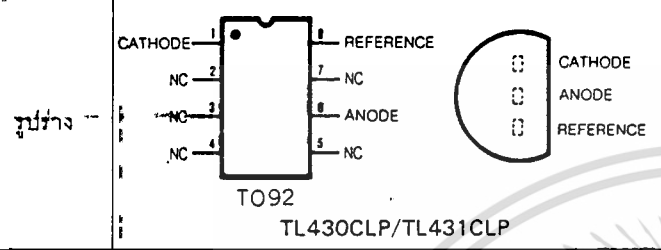
เรกูเลเตอร์ 3 ขา ปรับแรงดันได้ (เฉพาะไฟบวก)

รูปวง							
ขนาด	ขนาด 100 mA	ขนาด 500 mA	ขนาด 700 mA	ขนาด 1.5A	ขนาด 3A	ขนาด 5A	ขนาด 10A
แรงดันออก	1.2V~37V	1.2V~37V	1.2V~125V	1.2V~37V	1.2V~37V	1.2V~37V	1.2V~15V
NS	LM317LZ	LM317MP		LM317T	LM350K	LM338K	LM396K
TI	TL317LP (1.2V~32V)	LM317KD	TL783C	LM317KC			

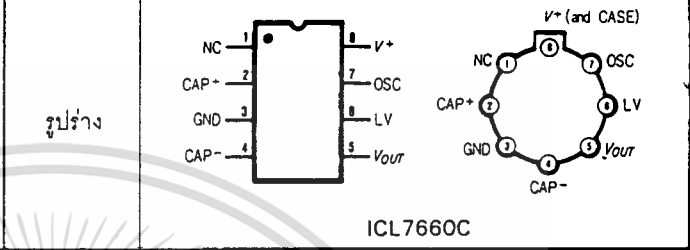
ตัวเรียงกระแส



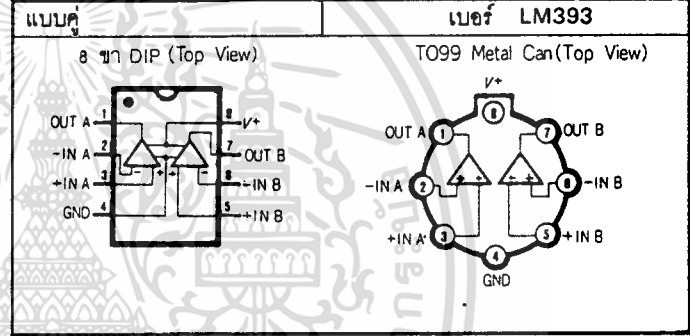
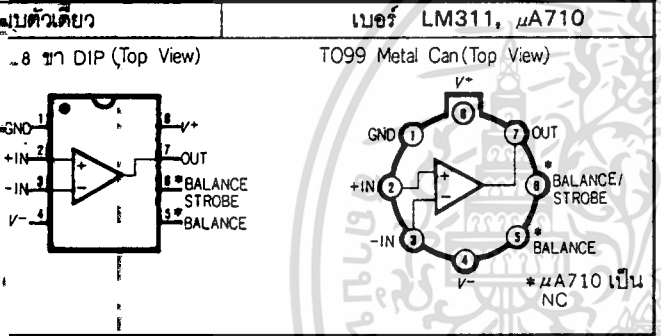
ตัวเรียงกระแส (มอดจันบน)



โวลเตจคอมพาราเตอร์ (Top View)

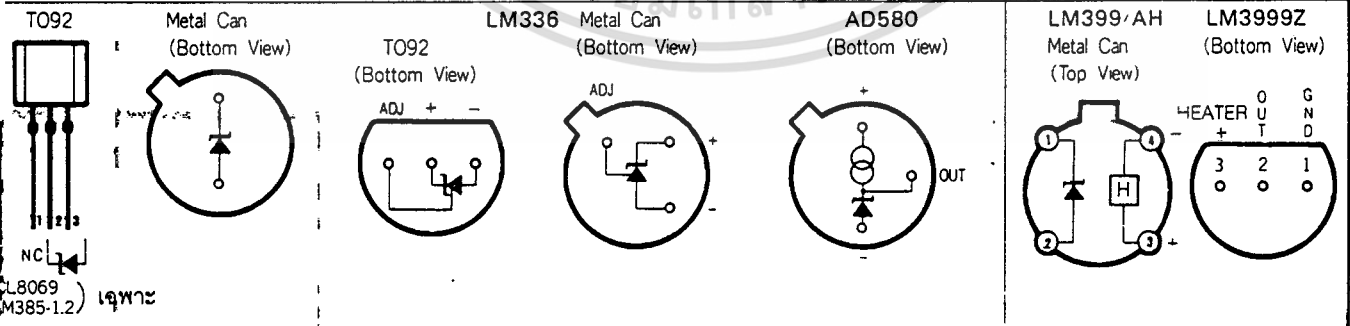


Comaparator

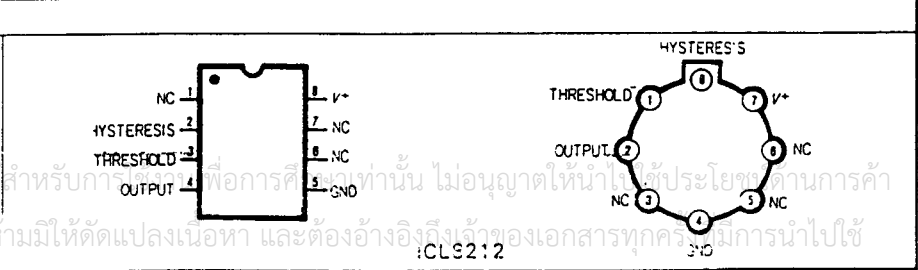
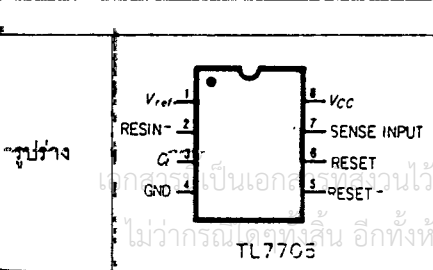


Reference Voltage

2V	2.5V	5V	6.9V
LM8069 : INTERSIL	LM385-2.5 : NS (เหมือน LM385-1.2)	LM336-5.0 : NS (เหมือน LM336)	LM399/AH : NS
LM385-1.2 : NS	LM336 : NS		LM3999Z : NS
AD589 : AD	AD580 : AD		
Temp. Drift	Temp. Drift	Temp. Drift	Temp. Drift
LM8069 (4ระดับ) 10ppm~100ppm	LM385-2.5 : 20ppm(typ)	LM336-5.0 : 12mV	LM399/AH : 1ppm~2ppm
LM385-1.2 : 20ppm(typ)	LM336 : 6mV		LM3999Z : 500m
AD589(7ระดับ) 10ppm~100ppm	AD580(7ระดับ) 10ppm~85ppm		



Voltage Detector



โมดูลขาไอซี

5404/7404 Hex Inverter

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL			
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		
		C	P	MCF		C	P	MCF		C	P	MCF		C	P	MCF
T. I.	SN54S04	J	D	WKT	SN54H04	J	C	W	SN54LS04	J	L	WZ	SN54L04	J	D	WZ
FAIRCHILD	SN74S04	J	D	ND	SN74H04	J	C	ND	SN74LS04	J	L	ND	SN74L04	J	D	ND
MOTOROLA	FM54S04/FM9S04	D	L		FM54H04/FM9H04	D	L		FM54LS04/FM9LS04	D	L		FM54L04/FM9L04	D	L	
N. S. C.	DM74S04			ND	DM74H04			ND	DM74LS04			ND	DM74L04			ND
PHILIPS	N74S04			D	N74H04			C	N74LS04			L	N74L04			L
SIGNETICS	S54S04	F	A	AD	S54H04	F	A	AD	S54LS04	F	A	AD	S54L04	F	A	AD
SIEMENS	N74S04	F	A	AD	N74H04	F	A	AD	N74LS04	F	A	AD	N74L04	F	A	AD
FUJITSU									74LS04			MD	MB418			J
HITACHI	HD74S04			PD	HD74H04			PD	HD74LS04			PJ	HD74L04			PD252
MITSUBISHI	M55S04			PD					M74LS04			PJ	M53204			PJ
NEC	74S04			C					74LS04			C	μPB235			C
TOSHIBA													TD3404A			PD

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55° to +125°C
Input voltage	7V		SN74LS	0° to +70°
		Storage temperature range		-65° to +150°

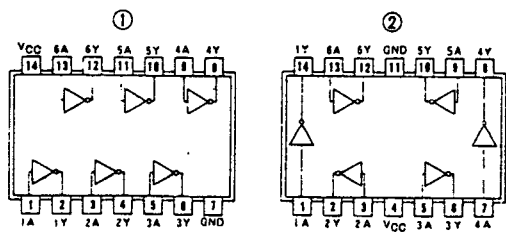
recommended operating conditions

	SN54LS04			SN74LS04			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

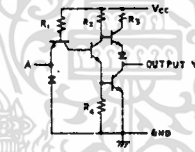
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, I _{OH} = MAX, V _{IH} = V _{IH} max.	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, I _{OL} = 4mA, V _{IH} = 2V.		0.4	V
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.4	mA
I _{OS}	Short-circuit output current *	V _{CC} = MAX	54LS Family	-20	mA
			74LS Family	-100	mA
I _{CC1}	Supply current: Total, outputs high	V _{CC} = MAX		2	mA
I _{CC2}	Supply current: Total, outputs low	V _{CC} = MAX		3.5	mA
I _{CC}	Supply current: Average per gate (50% duty cycle)	V _{CC} = 5V		0.4	mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C, C _L = 15PF, R _L = 2KΩ		9	ns
t _{PHL}	Propagation delay time, high-to-low-level output			10	ns

Pin Assignments (Top View)



positive logic:
Y = \bar{A}

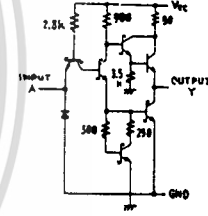
Schematics (each gate)



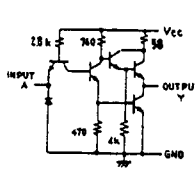
CIRCUIT	R1	R2	R3	R4
'04	4k	1.6k	130	1k
'L04	40k	20k	500	12k

Input clamp diodes not on SN54L/SN74L circuits.

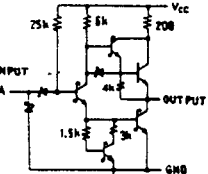
'04', 'L04' CIRCUITS



'S04' CIRCUIT



'H04' CIRCUIT



'LS04' CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time, and for SN54H/SN74H and SN54S/SN74S, duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5408/7408, Quadruple 2-Input Positive-AND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
T.I.	SN54S08	J J	P M	C F	SN74S08	J J	P M	C F	SN54LS08	J J	P M	C F	SN5408	J J	P M	C F	SN7408	J J	P M	C F
FAIRCHILD	FMS4508, FMS508	D P	M	F	FC74508, FC9308	D P	M	F	FMS4508, FMS508	D P	M	F	FMS408, FMS908	D P	M	F	FC7408, FC9308	D P	M	F
MOTOROLA					MC3101	L	P	F	SN74LS08	P	P		MC7408	P	P					
N.S.C.					DM54H08	J J	P M		DM54L08	J J	P M		DM5408	J J	P M		DM74L08	J J	P M	
PHILIPS									DM74L08	J J	P M		DM7408	J J	P M					
SIGNETICS					S34H08	F	A	W	N74LS08				S5408	F	A	W				
SIEMENS					N74H08	F	A	W	N74LS08				N7408							
FUJITSU									74LS08	M										
HITACHI									HD74LS08	P			HD7408/HD2550	P						
MITSUBISHI									M74LS08	P			M53208	P						
NEC									74LS08	C			μPB234	D						
TOSHIBA													TO3408	P						

Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range

Supply voltage V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
Intermittent voltage	5.5V	Storage temperature range		-65°C to 150°C

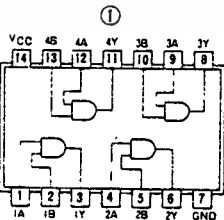
recommended operating conditions

	SN54LS08			SN74LS08			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I _{OH}			-800			-800	μA
Low-level output current I _{OL}			4			8	mA
Operating free-air temperature T _a	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

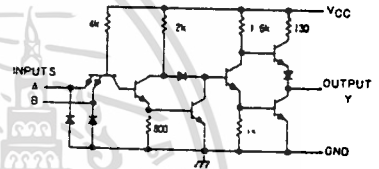
PARAMETER	TEST CONDITIONS*	MIN	TYP	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, I _{OH} = MAX, V _{IH} = 2V	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, I _{OL} = 4 mA, V _{IH} = 2V	0.25	0.4	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.4	mA	
I _{OS}	Short circuit output current †	V _{CC} = MAX	54LS Family	-20	-100	mA
			74LS Family	-20	-100	mA
I _{COH}	Supply current	V _{CC} = MAX	Total, outputs high	2.4	4.8	mA
I _{COL}	Supply current	V _{CC} = MAX	Total, outputs low	4.4	8.8	mA
I _{CC}	Supply current	V _{CC} = 5V, Average per gate (50% duty cycle)		0.85	mA	
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C, C _L = 15pF, R _L = 2kΩ		8	15	ns
t _{PHL}	Propagation delay time, high-to-low-level output			10	20	ns

Pin Assignment (Top View)

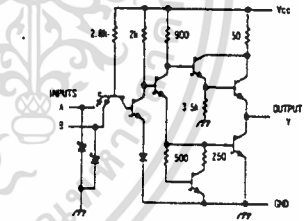


positive logic:
Y = AB

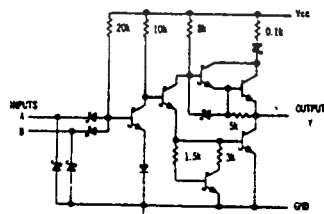
Schematics (each gate)



7408 CIRCUIT



5408 CIRCUIT



74LS08 CIRCUIT

Resistor values shown are nominal and in ohms.

* For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.

† All typical values are at V_{CC} = 5V, T_A = 25°C.

‡ Not more than one output should be shorted at a time, and for SN54S/ SN74S, duration of output short circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5442A/7442A BCD-to-Decimal Decoder (4-Line to 10-Line)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL							
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package						
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF				
T.I.									SN54LS42	J	D		WD	SN5442A	J	D		WD	SN54L42	J	D		WD	
FAIRCHILD									SN74LS42	J	D		ND	SN7442A	J	D		ND	SN74L42	J	D		ND	
MOTOROLA									MS54LS42/FM54LS42	Q	D		FD	FM5442/FM9352	Q	D		FD						
									MC74LS42/TC74LS42	Q	D		FD	FC7442/FC9352	Q	D		FD						
N.S.C.									SN74LS42		P	D		MC5442		L	D							
									DM54LS42		D			MC7442		L	D		DM54L42A		J	D	ND	FD
									DM74LS42		D			DM7442		J	D	ND	DM74L42A		J	D	ND	FD
PHILIPS									N74LS42		D			FJH261/7442		D								
SIGNETICS									N74LS42		A	D		S5442		FD	BD							
SIEMENS														N7442		BD								
														FLH281		D								
FUJITSU									74LS42		M	D												
HITACHI									HO74LS42		P	D		HO7442A/HD2536		D	P	D						
MITSUBISHI									M74LS42		P	D		M53242/M5362		P	D							
NEC									74LS42		G	D		μPB227		DC								
TOSHIBA														TD3442A		P	D							

Electrical Characteristics SN54LS42A/SN74LS42A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	Storage temperature range	SN74LS	0°C to 70°C
				-65°C to 150°C

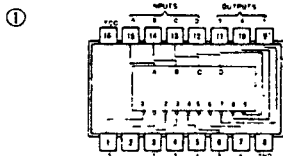
recommended operating conditions

	SN54LS42A			SN74LS42A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITION†	MIN	TYP‡	MAX	UNIT
V _{IH} High-level input voltage			2		V
V _{IL} Low-level input voltage			0.8		V
V _I Input clamp voltage	V _{CC} = MIN, I _I = -18 mA			-1.5	V
V _{OH} High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = -400 μA	2.7	3.5		V
V _{OL} Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 4 mA		0.25	0.4	V
I _I Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V			0.1	mA
I _{IH} High-level input current	V _{CC} = MAX, V _I = 2.7V			20	μA
I _{IL} Low-level input current	V _{CC} = MAX, V _I = 0.4V			-0.4	mA
I _{OS} Short-circuit output current †	V _{CC} = MAX	SN54LS	-20	-100	mA
		SN74LS	-20	-100	mA
I _{CC} Supply current	V _{CC} = MAX	SN54LS	7	13	mA
	See Note	SN74LS	7	13	mA
t _{PHL} From A, B, C, or D through 2 levels of logic	V _{CC} = 5V, T _A = 25°C, C _L = 150 pF, R _L = 2kΩ		15	25	ns
t _{PWL} From A, B, C, or D through 3 levels of logic			20	30	ns
t _{PLH} From A, B, C, or D through 2 levels of logic			15	25	ns
t _{PLH} From A, B, C, or D through 3 levels of logic			20	30	ns

Pin Assignment (Top View)



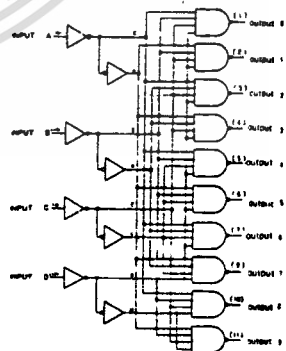
Function Table

*42A, *LS42, *L42

No.	BCD INPUT				DECIMAL OUTPUT									
	D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H
1	L	L	L	H	L	H	H	H	H	H	H	H	H	H
2	L	L	H	L	L	H	H	H	H	H	H	H	H	H
3	L	L	H	H	L	H	H	H	H	H	H	H	H	H
4	L	H	L	L	L	H	H	H	H	H	H	H	H	H
5	L	H	L	H	L	H	H	H	H	L	H	H	H	H
6	L	H	H	L	L	H	H	H	H	L	H	H	H	H
7	L	H	H	H	L	H	H	H	H	L	H	H	H	H
8	H	L	L	L	L	H	H	H	H	L	H	H	L	H
9	H	L	L	H	L	H	H	H	H	L	H	H	L	L
INVALID	H	L	L	L	H	H	H	H	H	L	H	H	L	H
	H	L	L	H	L	H	H	H	H	L	H	H	L	H
	H	L	H	L	L	H	H	H	H	L	H	H	L	H
	H	L	H	H	L	L	H	H	H	L	H	H	L	H

H = high level, L = low level

Functional Block Diagram



*42A, *LS42, *L42 BCD-TO-DECIMAL DECODER

NOTE: I_{CC} is measured with all outputs open and all inputs grounded.

† For conditions shown as MIN or MAX use the appropriate values specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

†† Not more than one output should be shorted at a time.

‡‡ t_{PHL} = propagation delay time, low-to-high-level output.

‡‡‡ t_{PWL} = propagation delay time, high-to-low-level output.

5476/7476 Dual J-K Master-Slave Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.					SN54H76	J	D	WD	WD	SN54LS76	J	D	WD	WD	SN5476	J	D	WD	WD		
FAIRCHILD					SN74H76	J	D	ND		SN74LS76	J	D	ND		SN7476	J	D	ND			
MOTOROLA					FM54H76/FM9H76	D	D	F	F						FM5476/FM9N76	D	D	F	F		
					FC74H76/FC9H76	D	D	P	F						FC7476/FC9N76	D	D	P	F		
N.S.C.					DM54H76	J	D	ND		DM54LS76	J	D	ND		DM5476	J	D	ND		WD	
					DM74H76	J	D	ND		DM74LS76	J	D	ND		DM7476	J	D	ND			
PHILIPS					N74H76	J	D			N74LS76	J	D			FJ1191/7476	J	D				
SIGNETICS					S54H76	J	D	BD						SN5476	F	D	BD		WD		
					N74H76	J	D	BD		N74LS76	J	D	BD		SN7476	F	D	BD			
SIEMENS																					
FUJITSU															FLJ131	J	D				
HITACHI																					
MITSUBISHI										HD74LS76	J	D	P		HD7476/HD2516	J	D	P			
NEC														M53276	J	D			PC		
TOSHIBA														μPB224	D	D			CD		
														TQ7476	J	D			PL		

Electrical Characteristics SN54LS76/SN74LS76

absolute maximum ratings over operating free-air temperature range			
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS -55°C to 125°C
Input voltage	1.5V	Storage temperature range	SN74LS 0°C to 100°C
			-65°C to 150°C

recommended operating conditions

	SN54LS76				SN74LS76				UNIT
	MIN	NOM	MAX		MIN	NOM	MAX		
Supply voltage, V _{CC}	4.5	5	5.5		4.5	5	5.5		V
High-level output current, I _{OH}				-400				-400	μA
Low-level output current, I _{OL}				4				8	mA
Pulse width, t _p	Clock high	20		4	20				ns
	Preset or clear low	25		25					
Input setup time, t _{su}	High-level data	20		20					ns
	Low-level data	20		20					
Input hold time, t _{hd}		3		0					ns
Operating free-air temperature, T _A		-55		125		0		10	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V _{IH} High-level input voltage		2			V
V _{IL} Low-level input voltage			0.8		V
V _I Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5		V
V _{OH} High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = MAX	2.7	3.4		V
V _{OL} Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 4mA		0.25	0.4	V
I _I Input current at maximum input voltage	D, J, K, Clear			0.1	mA
	Preset	V _{CC} = MAX, V _I = 7V		0.3	
	Clock			0.3	
				0.4	
I _{IH} High-level input current	D, J, K, Clear			20	μA
	Preset	V _{CC} = MAX, V _I = 2.7V		60	
	Clock			50	
				80	
I _{IL} Low-level input current	D, J, K, Clear			-0.4	mA
	Preset	V _{CC} = MAX, V _I = 0.4V		-0.3	
	Clock			-0.3	
				-0.6	
I _{OS} Short-circuit output current †	Series 54LS	V _{CC} = MAX		-20	mA
	Series 74LS			-100	
I _{CC} Supply current (Average per flip-flop)	V _{CC} = MAX. See Note 1			4	8
f _{max} maximum clock frequency	V _{CC} = 5V, T _A = 25°C, C _L = 150 pF, R _L = 2kΩ	30	45		MHz
t _{PLH} Propagation delay time, low-to-high-level output			15	20	ns
t _{PHL} Propagation delay time, high-to-low-level output			15	20	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

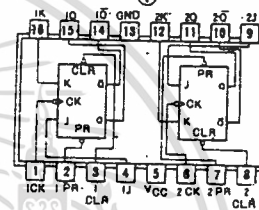
§ Not more than one output should be shorted at a time.

¶ t_{PLH} = propagation delay time, low-to-high-level output.

‡ t_{PHL} = propagation delay time, high-to-low-level output.

§ † The arrow indicates the edge of the clock pulse used for reference: ↑ for the rising edge, ↓ for the falling edge.

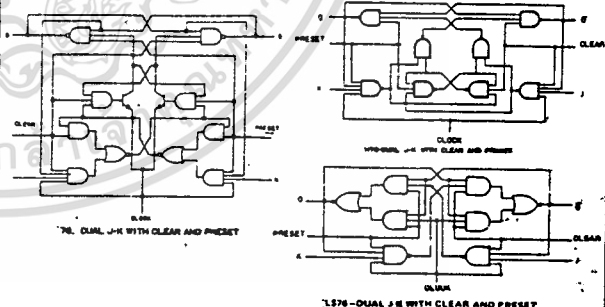
Pin Assignment (Top View)



Function Tables (See Note 2)

74LS76							LS76						
INPUTS			OUTPUTS				INPUTS			OUTPUTS			
PRESET	CLEAR	CLOCK	J	K	Q	Q̄	PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L	L	H	X	X	X	H	L
H	L	X	X	X	L	H	H	L	X	X	X	L	H
L	L	X	X	X	H [†]	H [‡]	L	L	X	X	X	H [†]	H [‡]
H	H	↓	L	L	Q ₀	Q ₀	H	H	↓	L	L	Q ₀	Q ₀
H	H	↓	L	L	L	L	H	H	↓	L	L	L	L
H	H	↓	L	L	L	H	H	H	↓	L	L	L	H
H	H	↓	L	L	H	H	H	H	↓	L	L	H	H
H	H	↓	L	L	H	L	H	H	↓	L	L	H	L
H	H	↓	L	L	H	H	H	H	↓	L	L	H	H
H	H	↓	L	L	H	H	H	H	↓	L	L	H	H

Functional Block Diagrams



NOTES: 1 With all outputs open, I_{CC} is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is grounded.
 2 H = high level (steady state), L = low level (steady), X = irrelevant
 † = transition from high to low level
 ‡ L = high-level pulse; data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse.
 Q₀ = the level of Q before the indicated input conditions were established.
 TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
 * This configuration is nonstatic; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL											
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package									
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF								
T. I.									SN54LS93	J	I			SN5493A	J	I			SN54LS93	J	I			SN74LS93	J	I		
FAIRCHILD									SN54LS93	J	I			SN7493A	J	I												
MOTOROLA									SN54LS93	J	I			MC5493	L	I												
N. S. C.									SN74LS93	P	I			DM5493	J	I			DM54LS93	J	I							
PHILIPS									DM74LS93	I				DM7493	J	I			DM74LS93	J	I							
SIGNETICS									N74LS93	I				FJJ221 7493	I													
SIEMENS									N74LS93	A	I			SS493	F	I			N7493	F	I							
FUJITSU														FLJ181	I													
HITACHI									HD74LS93	P	I			HD7493A/HD2520	C	P												
MITSUBISHI									MT74LS93	P	I			MS3293	P	I												
NEC														μPB223	D	I												
TOSHIBA														TD3493A	P	I												

Electrical Characteristics SN54LS93A/SN74LS93A

absolute maximum ratings over operating free-air temperature range

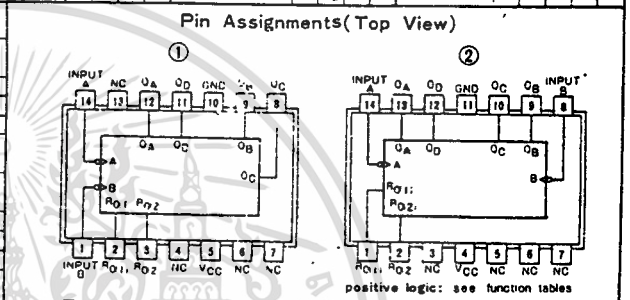
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Intermittent voltage (see Note 1)	5.5V	Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS93A			SN74LS93A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			400			400	μA
Low-level output current, I _{OL}			4			8	mA
Count frequency, f _{count}	A input		0	32	0	32	MHz
	B input		0	16	0	16	
Pulse width, t _w	A input		15		15		ns
	B input		30		30		
	Reset inputs		15		15		
Reset inactive-state setup, t _{setup}			25		25		ns
Operating free-air temperature, T _A			-55	125	0	70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} =MIN, I _I =-18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OH} =-400μA	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OL} =8mA	0.35	0.5	V	
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I =5.5V		0.1	mA	
	Any reset			0.2		
I _{IH}	High-level input current	V _{CC} =MAX, V _I =2.7V		20	μA	
	Any reset			80		
I _{IL}	Low-level input current	V _{CC} =MAX, V _I =0.4V		0.4	mA	
	Any reset			2.4		
I _{OS}	Short-circuit output current	V _{CC} =MAX	SN54LS	-20	100	mA
			SN74LS	-20	-100	
I _{CC}	Supply current	V _{CC} =MAX, See Note 2		9	15	mA
	f _{max}	from A to output Q _A	32	42		MHz
t _{PLH}	from A to output Q _A	V _{CC} =5V, T _A =25°C, C _L =15pF, R _L =2kΩ	10	16		ns
			12	18		
t _{PLH}	from A to output Q _D		46	70		ns
			46	70		
t _{PLH}	from B to output Q _B		10	16		ns
			14	21		
t _{PLH}	from B to output Q _C		21	32		ns
			23	35		
t _{PLH}	from B to output Q _D		34	51		ns
			34	51		
t _{PLH}	from Set-to-0 to Any output		26	40		ns

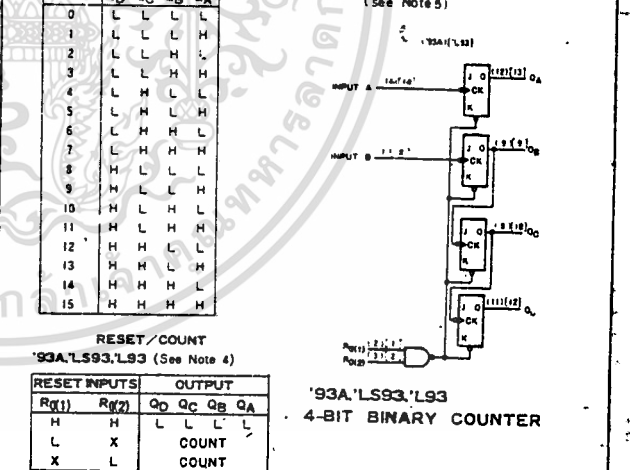


Function Table

COUNT SEQUENCE

93A,LS93,LS93 (See Note 3,4)

COUNT	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H



- NOTES:
- This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R₀ inputs.
 - I_{CC} is measured with all outputs open, both R₀ inputs grounded following momentary connection to 4.5V, and all other inputs grounded.
 - Output Q_A is connected to input B.
 - H=high level, L=low level, X=irrelevant.
 - The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
 ‡ All typical values are at V_{CC}=5V, T_A=25°C.
 * Not more than one output should be shorted at a time.
 † Q_A outputs are tested at I_{OL}=16mA plus the fastest value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
 ‡ f_{max}=maximum count frequency t_{PLH}=propagation delay time, low-to-high-level output t_{PHL}=propagation delay time, high-to-low-level output

74142 BCD Counter/4-Bit Latch/BCD Decoder/Driver

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.																					
FAIRCHILD													SN74142	J	D	N	D				
MOTOROLA																					
N. S. C.																					
PHILIPS																					
SIGNETICS																					
SIEMENS																					
FUJITSU													FLL151								
HITACHI																					
MITSUBISHI																					
NEC																					
TOSHIBA																					

Electrical Characteristics SN74142

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN74 [†]	0°C to 70°C
input voltage	5.5V	Storage temperature range		-55°C to 150°C
Off-state current into outputs 0 thru 9	1mA			

recommended operating conditions

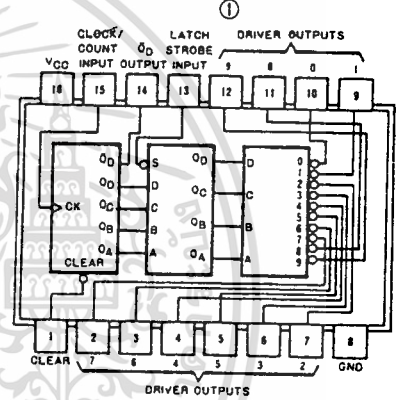
	SN74142			UNIT
	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.75	5	5.25	V
High-level output current from \bar{Q}_D , I_{OH}			-400	μ A
Low-level output current from \bar{Q}_D , I_{OL}			8	mA
input clock frequency, f_{clock}	0		20	KHz
Clock pulse width, $t_w(\text{clock})$	High logic level	15		ns
	Low logic level	35		
Clear pulse width, $t_w(\text{clear})$		25		ns
Strobe pulse width, $t_w(\text{strobe})$		20		ns
Clear inactive-state setup time, t_{setup}		20		ns
Strobe time, t_{strobe}	45		$t_w(\text{clock})$	ns
Operating free-air temperature, T_A	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V_{IH}	High-level input voltage	2			V
V_{IL}	Low-level input voltage			0.8	V
V_I	input clamp voltage	$V_{CC} = \text{MIN.}$, $I_I = -12\text{mA}$		-1.5	V
V_{OH}	High-level \bar{Q}_D output voltage	$V_{CC} = \text{MIN.}$, $I_{OH} = -400\mu\text{A}$	2.4	3.4	V
V_{OL}	Low-level \bar{Q}_D output voltage	$V_{CC} = \text{MIN.}$, $I_{OL} = 8\text{mA}$	0.2	0.4	V
$V_{O(on)}$	On-state voltage, outputs 0 thru 9	$V_{CC} = \text{MIN.}$, $I_O = 7\text{mA}$		2.5	V
$V_{O(off)}$	Off-state voltage, outputs 0 thru 9	$V_{CC} = \text{MAX.}$, $I_O = 0.5\text{mA}$	60		μ V
$I_{O(off)}$	Off-state current, outputs 0 thru 9	$V_{CC} = \text{MAX.}$, $V_O = 55\text{V}$		50	μ A
I_I	input current at maximum input voltage	$V_{CC} = \text{MAX.}$, $V_I = 5.5\text{V}$		1	mA
I_{IH}	High-level input current	$V_{CC} = \text{MAX.}$, $V_I = 2.4\text{V}$		40	μ A
I_{IL}	Low-level input current	$V_{CC} = \text{MAX.}$, $V_I = 0.4\text{V}$		-1.6	mA
I_{OS}	Short-circuit \bar{Q}_D output current	$V_{CC} = \text{MAX.}$	-18	-55	mA
I_{CC}	Supply current	$V_{CC} = \text{MAX.}$, All outputs open	68	102	mA
t_{PLH}	Propagation delay time, low-to-high-level \bar{Q}_D output from clock	$V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$, $C_L = 15\text{pF}$, $R_L = 800\Omega$	35	55	ns
	Propagation delay time, high-to-low-level \bar{Q}_D output from clock		30	45	
t_{PLH}	Propagation delay time, low-to-high-level \bar{Q}_D output from clear		30	45	ns

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at $V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$.

Pin Assignment (Top View)



positive logic: see function table

Function Table

COUNT PULSE (CLOCK)	INPUTS			OUTPUTS	
	CLEAR	LATCH STROBE	ON †	\bar{Q}_D	
X	L	L	0	H	
1	H	L	1	H	
2	H	L	2	H	
3	H	L	3	H	
4	H	L	4	H	
5	H	L	5	H	
6	H	L	6	H	
7	H	L	7	H	
8	H	L	8	L	
9	H	L	9	L	
10	H	L	0	H	
11	H	H	0	H	

† All other outputs are off.
H = high level, L = low level, X = irrelevant

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54193/74193 Synchronous 4-Bit Binary Up/Down Counter (Dual clock with clear)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL						
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package				
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF			
T. I.									SN54LS193	J	Q		WD	SN54193	J	Q		WD	SN54L193	J	Q		WD
FAIRCHILD									SN74LS193	J	Q		ND	SN74193	J	Q		ND	SN74L193	J	Q		ND
MOTOROLA									74LS193/74LS193	D	Q		ND	FMS4193/FM9366	D	Q		ND					
N. S. C.									SN74LS193	P	Q			MC74193	P	Q							
PHILIPS									DM54LS193	Q				DM74193	N	Q			DM54L193	J	Q		ND
SIGNETICS									DM74LS193										DM74L193	J	Q		ND
SIEMENS									N74LS193	Q				N74193	Q								
FUJITSU														FLJ251									
HITACHI									74LS193	M													
MITSUBISHI									HD74LS193	P	Q			H02542	D	P	T						
NEC									M74LS193	P	Q			M53393	P	Q							
TOSHIBA									74LS193	C	Q			μ PB2193	D	Q							
AMD									Am54L193					TD74193	P	Q							
									Am74LS193														

Electrical Characteristics SN54LS193/SN74LS193

Pin Assignment (Top View)

absolute maximum ratings over operating free-air temperature range

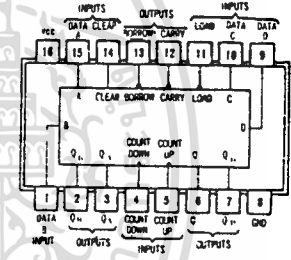
Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	5.5V		SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS193			SN74LS193			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			-400			-400	μ A
Low-level output current, I_{OL}			4			4	mA
Count frequency, f_{count}	0	25	0	25	0	25	MHz
Width of any input pulse, t_w	20		20			20	ns
Data setup time, t_{setup}	20		20			20	ns
Data hold time, t_{hold}	0		0			0	ns
Operating free-air temperature, T_A	-55	125	0	70		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage		2		V
V_{IL}	Low-level input voltage			0.8	V
V_I	Input clamp voltage	$V_{CC} = \text{MIN.}, I_I = -18 \text{ mA}$		-1.5	V
V_{OH}	High-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V}, V_{IL} = 0.8 \text{ V}, I_{OH} = -400 \mu\text{A}$	2.7	3.4	V
V_{OL}	Low-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V}, V_{IL} = 0.8 \text{ V}, I_{OL} = 8 \text{ mA}$	0.35	0.5	V
I_I	Input current at maximum input voltage	$V_{CC} = \text{MAX.}, V_I = 7 \text{ V}$		0.1	mA
I_{IH}	High-level input current	$V_{CC} = \text{MAX.}, V_I = 2.4 \text{ V}$		20	μ A
I_{IL}	Low-level input current	$V_{CC} = \text{MAX.}, V_I = 0.4 \text{ V}$		0.4	mA
I_{OS}	Short-circuit output current*	$V_{CC} = \text{MAX.}$	SN54LS -20	100	mA
I_{CC}	Supply current	$V_{CC} = \text{MAX.}$ See Note 1	SN54LS 19	34	mA
f_{max}	maximum clock frequency		25	32	MHz
t_{PLH}	from Count-up to output Carry	$V_{CC} = 5 \text{ V.}$	17	26	ns
t_{PHL}	from Count-down to output Borrow	$T_A = 25^\circ \text{C.}$	18	24	ns
t_{PLH}	from Either Count to output 0	$C_L = 150 \text{ pF.}$	16	24	ns
t_{PHL}	from Load to output 0	$R_L = 2 \text{ k}\Omega$	27	38	ns
t_{PLH}	from Clear to output 0		30	47	ns
t_{PHL}	from Load to output 0		24	40	ns
t_{PHL}	from Clear to output 0		25	40	ns
t_{PHL}	from Clear to output 0		23	35	ns

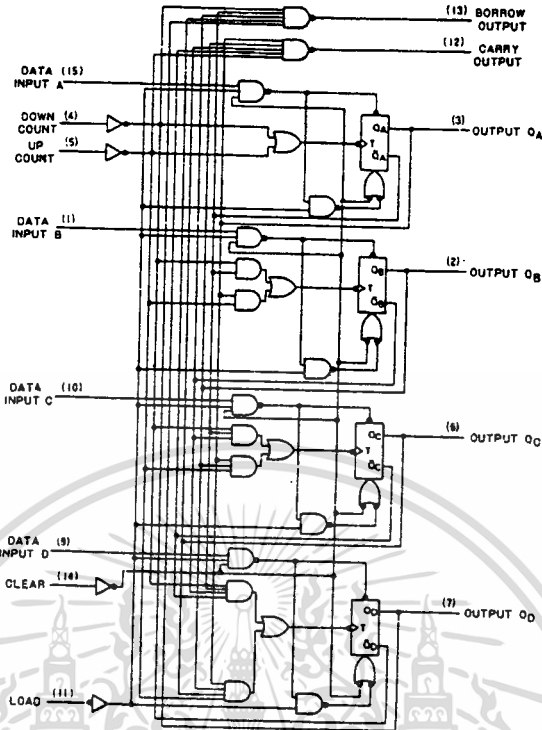


NOTES: 1. I_{CC} is measured with all outputs open, clear and load inputs grounded, and all other inputs at 4.5V.
 A. Clear overrides load, data, and count inputs.
 B. When counting up, count-down input must be high; when counting down, count-up input must be high.

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
 ‡All typical values are at $V_{CC} = 5 \text{ V.}, T_A = 25^\circ \text{C.}$
 *Not more than one output should be shorted at a time.
 † t_{PLH} = propagation delay time, low-to-high-level output
 † t_{PHL} = propagation delay time, high-to-low-level output

CONTINUED ON NEXT PAGE

Functional Block Diagram



Dynamic Input activated by a transition from a high level to a low level.

193, L193, LS193 SYNCHRONOUS 4-BIT UP/DOWN COUNTER

typical clear, load, and count sequences

- Illustrated below is the following sequence: (See Notes A and B)
1. Clear outputs to zero.
 2. Load (preset) to binary thirteen.
 3. Count up to fourteen, fifteen, carry, zero, one, and two.
 4. Count down to one, zero, borrow, fifteen, fourteen, and thirteen.

