



การประมวลผลสัญญาณเชิงเลข
DIGITAL SIGNAL PROCESSING



วัน เดือน ปี.....1. ตุลาคม 2541
เลขทะเบียน.....0.38.37.3
เลขเรียกหนังสือ.....T.39398.10.41/ก

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2539


ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การประมวลผลสัญญาณเชิงเลข

ผู้จัดทำ

1. นายรัชชนะ ครั่งฝา รหัสประจำตัว 37013240
2. นายนรินทร์ ชูอินทร์ รหัสประจำตัว 37013200


.....อาจารย์ที่ปรึกษา
(มนัส สังวรศิลป์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง การประมวลผลสัญญาฉบับเลข

ผู้จัดทำ

1. นายชัยชนะ ครั่งฝา รหัสประจำตัว 37013240
2. นายนรินทร์ ชูอินทร์ รหัสประจำตัว 37013200

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประมวลผลสัญญาณเชิงเลข

ชัยชนะ คริ่งฝา

นรินทร์ ชูอินทร์

รศ.ดร.มนัส สัจวรศิลป์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2539

บทคัดย่อ

ปัจจุบันการประมวลผลสัญญาณดิจิทัล มีความจำเป็นในการพัฒนางานด้านวิศวกรรม เป็นอย่างมาก ไม่ว่าจะเป็นการสื่อสารข้อมูล การแพทย์ การวิเคราะห์สัญญาณต่าง ๆ ตลอดจนงานด้านอุตสาหกรรม

ดังนั้น โครงการนี้จึงเป็นการศึกษาพื้นฐานการประมวลผลสัญญาณดิจิทัลเพื่อเป็นแนวทางในการศึกษาในเรื่องการประมวลผลสัญญาณที่มีความซับซ้อนมากขึ้น เช่น สัญญาณเสียง การวิเคราะห์สัญญาณภาพ เป็นต้น

ในโครงการนี้จะเป็นการเปรียบเทียบดิจิทัลฟิลเตอร์ ที่สร้างโดยวินโดว์ฟังก์ชันในแบบต่าง ๆ เพื่อศึกษาและทดลองผลตอบสนองแอมพลิจูดของแต่ละวินโดว์ฟังก์ชัน และเปรียบเทียบฟิลเตอร์ที่อันดับต่ำ และอันดับสูง

DIGITAL SIGNAL PROCESSING

Chaichana krungfha

Narin Chu-in

Manus Sungwarasin Adviser

1996

ABSTRACT

Now digital signal Processing is necessary for many applications and development in technology such as communication, medical, signal analysis and industrials etc.

So this project is basic study of digital signal processing for developing to complex signal processing such as speed signal , image analysis etc.

This project is a comparative study to digital filter using any window function with difference amplitude response. The comparision between digital filter high order and low order is also studied.

คำนำ

การประมวลผลสัญญาณ ก็คือ การนำสัญญาณเข้าระบบการประมวลผลที่ภายใน ประกอบขึ้นด้วยระบบอุปกรณ์ที่ปฏิบัติหน้าที่ทางคณิตศาสตร์ อาทิเช่น การบวกสัญญาณ การคูณ การหาร หรือการอินทิเกรต เป็นต้น ซึ่งอาจเป็นการปฏิบัติอย่างใดอย่างหนึ่ง หรือผสมผสานกัน แล้วแต่ความยุ่งยากของระบบ แต่เดิมนั้นเรานิยมใช้การประมวลผลสัญญาณในรูปเชิงอุปมาน ส่วนปฏิบัติการทางคณิตศาสตร์ใช้วงจรเชิงเส้น ได้แก่ อุปกรณ์พาสซีฟ และอุปกรณ์แอคทีฟ ข้อดีของการประมวลผลสัญญาณแบบนี้คือ มีราคาถูก การออกแบบทำได้ง่าย

ผลจากพัฒนาการทาง เทคโนโลยีการออกแบบและผลิตรวม ทำให้อุปกรณ์เชิงเลขต่าง ๆ มีราคาถูกลง อีกทั้งมีประสิทธิภาพดีขึ้นมาก ทำให้เกิดความสนใจนำเอาระบบประมวลผลสัญญาณเชิงเลข มาทำการประมวลผลสัญญาณมากขึ้น ผลที่ได้ก็คือการประมวลผลสัญญาณมีประสิทธิภาพ เชื่อถือได้สูง และมีราคาไม่แพง

โครงการนี้จะกล่าวถึง ทฤษฎีของการประมวลผลสัญญาณเชิงเลข การนำทฤษฎีมาทำการทดลองบนบอร์ดทดลองการประมวลผลสัญญาณ ซึ่งใช้บอร์ด TMS320C50 ของบริษัท TEXAS INSTRUMENT โดยได้ทำการทดลอง Digital Filter จากการออกแบบ Window แบบต่างๆ และการทดลอง Digital Filter ที่อันดับต่ำ เปรียบเทียบกับอันดับสูง

คณะผู้จัดทำหวังเป็นอย่างยิ่งว่าโครงการนี้จะมีประโยชน์ต่อผู้ที่ต้องการศึกษาและค้นคว้าเกี่ยวกับเรื่องการประมวลผลสัญญาณเชิงเลข และทางคณะผู้จัดทำต้องขอขอบคุณ อาจารย์มนัส - สังวรศิลป์ อาจารย์ที่ปรึกษาโครงการ และ อาจารย์สุรพันธ์ ยิ้มมัน ตลอดจนอาจารย์ทุกท่านเป็นอย่างสูง รวมถึงพี่ ๆ ทุกคน ที่มีส่วนทำให้โครงการนี้สำเร็จลุล่วงไปได้ด้วยดี

มีนาคม 2540

นายชัชชนะ คริ่งฟ้า

นายนรินทร์ ชูอินทร์

สารบัญ

เรื่อง	หน้า
บทที่ 1 บทนำ	1
1.1 Digital Signal Processing	1
1.2 Overview of Digital Signal Processing	2
บทที่ 2 ทฤษฎีและหลักการ	4
2.1 บทนิยามทางคณิตศาสตร์	4
2.2 ทฤษฎีการสุ่มตัวอย่าง	5
2.3 Linear Time Invariant System	6
2.4 คุณสมบัติของ Time Invariant System	7
2.5 CONVOLUTION SUM	8
2.6 Stable and Causal of System	11
2.7 Fourier Series and Fourier Transform	12
2.8 ผลของการแปลง Fourier	24
2.9 Z - Transform	28
บทที่ 3 โครงสร้างของ TMS320C50 starter Kit (50' DSK)	31
3.1 ลักษณะทั่วไปของบอร์ด	31
3.2 การสร้างโปรแกรมเพื่อใช้กับ DSK	33
3.3 TMS320C50 เป็นไมโครโปรเซสเซอร์ที่ทำงานด้าน DSP	35
3.4 วงจรอินเตอร์เฟซสัญญาณอนาล็อก TLC32040	45
บทที่ 4 การออกแบบฟิลเตอร์ชนิด FIR (Finite Impulse Response)	51
4.1 การออกแบบดิจิทัลฟิลเตอร์โดยใช้อนุกรมฟูรีเยอร์	51
4.2 การออกแบบโดยใช้วินโดว์ (Window Methods)	56
บทที่ 5 การทดลองและผลการทดลอง	72
5.1 การทดลองแบ่งออกเป็น 2 ส่วนใหญ่ ๆ คือ	72
5.2 การคำนวณ Coefficient ที่ใช้ในการทดลองนี้	72
5.3 การคำนวณ Coefficient โดยการออกแบบโดยใช้ Window	76
5.4 Flowchart Diagram ของโปรแกรม FIR Filter	78
5.5 วิธีการทดลองและผลการทดลอง	80
บทที่ 6 สรุปและวิจารณ์ผลการทดลอง	102

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
รูปที่ 1.1 DSP เปลี่ยน Input Sequence $x(n)$ ให้เป็น Output Sequence $y(n)$	1
รูปที่ 1.2 การเปลี่ยนไปมาระหว่าง Analog Signal กับ Digital Signal	2
รูปที่ 1.3 Overview of Digital Signal Processing	3
รูปที่ 2.1 ลำดับที่ได้จากการสุ่มตัวอย่างฟังก์ชันต่อเนื่อง	4
รูปที่ 2.2 ระบบการประมวลผลสัญญาณ Analog โดยใช้ DSP	5
รูปที่ 2.3 ตัวค้นแบบเชิงคณิตศาสตร์ของระบบ	6
รูปที่ 2.4 แสดงคุณสมบัติความเป็น Time invariant of system	8
รูปที่ 2.5 ผลการ Convolution ของลำดับในตัวอย่าง	10
รูปที่ 2.6 แผนภาพแสดงการ Convolution	11
รูปที่ 2.7 แสดงความสัมพันธ์ของ Phaser กับ Coefficient	13
รูปที่ 2.8 Square wave	13
รูปที่ 2.9 Convergence of the fourier series of squar wave	14
รูปที่ 2.10 Rectangular Pulses	15
รูปที่ 2.11 plot of the sinc function	16
รูปที่ 2.12 (a) ตัวอย่างฟังก์ชัน $x(t)$ ที่มีลักษณะไม่เป็นคาบ รูป (b) เขียนแทนรูป (a) โดยใช้ค่าภายในคาบ $T_0 = a$ รูป (c) ใช้ค่า $T_0 = 2a$ และให้เป็นฟังก์ชันที่ส่วนรูป (d) เป็นการขยายแบบหนึ่งในสี่ลูกคลื่น	17
รูปที่ 2.13 แสดงสเปกตรัมของสัญญาณที่มีแถบความถี่ปฏิบัติงานจำกัด (a) สัญญาณเป็นคาบ (b) เป็นสเปกตรัมของสัญญาณ (c) สเปกตรัมเมื่อจำกัดความถี่ปฏิบัติงาน	22
รูปที่ 2.14 (b) สเปกตรัมของรูป (a)	23
รูปที่ 2.15 แสดงผลการแปลงฟูริเยอร์อินทิกรัลของสัญญาณที่ต่อเนื่องและมีคาบเป็นอนันต์	24
รูปที่ 2.16 แสดงสเปกตรัมของการประยุกต์ใช้อินทรีย์ Fourier กับสัญญาณต่อเนื่องและเป็นคาบ	25
รูปที่ 2.17 แสดงสัญญาณเชิงมุมตัวอย่างและสเปกตรัม	26
รูปที่ 2.18 แสดงสัญญาณเชิงเต็มหน่วยและสเปกตรัม	27
รูปที่ 2.19 การส่งผ่าน s-plane ไปยัง z-plane	29

เอกสารประกอบการเรียนการสอน วิชาศึกษาศาสตร์ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่	หน้า
รูปที่ 2.20 แสดงภาพของ Sequence ที่ถูก delay ไป K sample periods	30
รูปที่ 3.1 บล็อกไดอะแกรมของ TMS320C5X DSK	31
รูปที่ 3.2 แสดงการติดต่อระหว่าง บอร์ด DSP และ PC โดยผ่านพอร์ต RS232	32
รูปที่ 3.3 แสดงหน่วยความจำภายใน c'50 DSK	34
รูปที่ 3.4 แสดงขั้นตอนการสร้างโปรแกรม	35
รูปที่ 3.5 บล็อกไดอะแกรมของ TMS320C50	37
รูปที่ 3.6 แสดงการเข้าถึงหน่วยความจำของ TMS320C50	44
รูปที่ 3.7 แสดงฟังก์ชันไดอะแกรมของ TLC32040	45
รูปที่ 3.8 แสดงไทม์มิ่งไดอะแกรม TLC32040	50
รูปที่ 4.1 ผลตอบสนองแอมพลิจูดคมคคิ	52
รูปที่ 4.2 แสดงผลตอบสนองอิมพัลส์ของตัวอย่างที่ 4.1	54
รูปที่ 4.3 ผลตอบสนองแอมพลิจูด (Amplitude) สำหรับตัวกรองไม่ป้อนกลับจาก ตัวอย่างที่ 4.1	55
รูปที่ 4.4 ผลตอบสนองแอมพลิจูดของ Rectangular Window	58
รูปที่ 4.5 แสดงการปฏิบัติการทำ Window ใน Frequency Domain	60
รูปที่ 4.6 สเปกตรัมของ Rectangular ,Hann และ Hamming Window กรณี N=11	61
รูปที่ 4.7 ผลตอบสนองความถี่ของการใช้วินโดว์แบบต่าง ๆ	65
รูปที่ 4.8 Normalize Frequency	66
รูปที่ 4.9 แสดงภาพการหา Bandpass Filter	67
รูปที่ 4.10 ภาพแสดงการหา Highpass Filter	68
รูปที่ 5.1 Flowchart Diagram ของโปรแกรม FIR Filter	78
รูปที่ 5.2 แสดง Flowchart Diagram การรับค่า Input x(n)	79
รูปที่ 5.3 แสดง Flowchart Diagram การส่งค่า Output y(n)	79
รูปที่ 5.4 แสดงการต่อบอร์ด TMS320C50 กับ Dynamic signal analyzer	81
รูปที่ 5.5 Amplitude response และ Phase response lowpass filter 41 order $f_c=1\text{kHz}$	82
รูปที่ 5.6 Amplitude response และ Phase response lowpass filter 21 order $f_c=1\text{kHz}$	83
รูปที่ 5.7 Amplitude response และ Phase response lowpass filter 15 order $f_c=1\text{kHz}$	84
รูปที่ 5.8 Amplitude response และ Phase response lowpass filter 11 order $f_c=1\text{kHz}$	85
รูปที่ 5.9 Amplitude response และ Phase response highpass filter 41 order $f_c=1\text{kHz}$	86

รูปที่ 5.10	Amplitude response และ Phase response highpass filter 21 order $f_c=1\text{kHz}$	87
รูปที่ 5.11	Amplitude response และ Phase response highpass filter 15 order $f_c=1\text{kHz}$	88
รูปที่ 5.12	Amplitude response และ Phase response highpass filter 11 order $f_c=1\text{kHz}$	89
รูปที่ 5.13	Amplitude response และ Phase response bandpass filter 41 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	90
รูปที่ 5.14	Amplitude response และ Phase response bandpass filter 21 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	91
รูปที่ 5.15	Amplitude response และ Phase response bandpass filter 15 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	92
รูปที่ 5.16	Amplitude response และ Phase response bandpass filter 11 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	93
รูปที่ 5.17	Amplitude response และ Phase response stopband filter 41 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	94
รูปที่ 5.18	Amplitude response และ Phase response stopband filter 21 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	95
รูปที่ 5.19	Amplitude response และ Phase response stopband filter 15 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	96
รูปที่ 5.20	Amplitude response และ Phase response stopband filter 11 order $f_{c1}=500\text{ Hz}, f_{c2}=1\text{kHz}$	97
รูปที่ 5.21	Amplitude response และ Phase response lowpass filter 21 order rectangular window $f_c=1\text{kHz}$	98
รูปที่ 5.22	Amplitude response และ Phase response lowpass filter 21 order hanning window $f_c=1\text{kHz}$	99
รูปที่ 5.23	Amplitude response และ Phase response lowpass filter 21 order hamming window $f_c=1\text{kHz}$	100
รูปที่ 5.24	Amplitude response และ Phase response lowpass filter 21 order blackman window $f_c=1\text{kHz}$	101
รูปที่ 6.1	ผลตอบสนองแอมพลิจูดของ lowpass filter ที่ 41,21,151 และ 11 order $f_c = 1\text{ kHz}$	102

รูปที่

หน้า

รูปที่ 6.2 ผลตอบสนองแอมพลิจูดของ highpass filter ที่ 41,21,151 และ 11 order fc = 1 kHz	103
รูปที่ 6.3 ผลตอบสนองแอมพลิจูดของ bandpass filter ที่ 41,21,151 และ 11 order fc1 = 500 Hz, fc2 = 1 kHz	104
รูปที่ 6.4 ผลตอบสนองแอมพลิจูดของ stopband filter ที่ 41,21,151 และ 11 order fc1 = 500 Hz, fc2 = 1 kHz	105
รูปที่ 6.5 ผลตอบสนองแอมพลิจูดของ lowpass filter ที่ 21 cutoff frequency 1 kHz ของ window แบบต่าง ๆ	106



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
ตารางที่ 3.1 แสดงตำแหน่งขาและหน้าที่การทำงานของ TMS320C50	38
ตารางที่ 3.2 แสดงตำแหน่งขาและหน้าที่การทำงานของแต่ละขา	46
ตารางที่ 4.1 ค่าสัมประสิทธิ์ของตัวกรอง	54
ตารางที่ 4.2 ตารางแสดงคุณสมบัติของ Window แบบต่าง ๆ	62
ตารางที่ 4.3 ตารางแสดงคุณสมบัติของ window แบบต่าง ๆ เมื่ออันดับต่างกัน	62
ตารางที่ 4.4 ความกว้างของโหลบลึก และอัตราส่วนลูกคลื่น (Ripple ratio) ของโคเซอร์วินโดว์ เมื่อให้ $w_b = 1$ และเปลี่ยนค่า α	71
ตารางที่ 4.5 ค่ายอด-ถึง-ยอด (peak to peak) ที่เป็นผลมาจากโหลบข้าง (side lobe) ของโคเซอร์วินโดว์	71
ตารางที่ 6.1 แสดงการเปรียบเทียบ ripple ratio และ side lobe ของ window แบบต่าง ๆ	107

บทที่ 1

บทนำ (Introduction)

Signal คือ Information ที่อาจอยู่ในรูปแบบต่าง ๆ กัน เช่น คลื่นวิทยุที่ส่งข่าวสาร โดยปกติสัญญาณจะมีค่าเปลี่ยนแปลงไปกับเวลา ในเชิงคณิตศาสตร์ สามารถกล่าวได้ว่าสัญญาณเป็นฟังก์ชันของเวลา เวลาจะเป็นตัวแปรอิสระ (Independent Variable)

Contineous-time Signal คือสัญญาณที่มีค่าต่อเนื่องตลอดเวลา สัญญาณจะมีค่าเสมอทุกช่วงเวลา เมื่อนำเอาขนาดของ Contineous - time Signal มาพล็อตกับเวลา จะได้เป็นเส้นที่ต่อเนื่องกัน แต่ Discrete-time signal เป็นสัญญาณที่มีค่าเป็นช่วง ๆ สัญญาณจะมีค่าเฉพาะบางช่วงเวลาเท่านั้น ตัวแปรอิสระเวลา จะมีค่าไม่ต่อเนื่อง มีค่าเฉพาะบางจุด (Discrete) ปกติแล้ว Discrete-time signal จะอยู่ในรูปของ Sequence ของตัวเลข เมื่อขนาดของ Discrete-time signal หรือ Discrete-time Sequence มีค่าได้เฉพาะบางค่าเท่านั้น คือทั้งเวลาและขนาด มีค่า Discrete จะเรียกสัญญาณนี้ว่า Digital Signal สำหรับ Contineous-time Contineous amplitude signal จะเรียกว่า Analog Signal

1.1 Digital signal Processing (DSP)

คือกระบวนการแปลงสัญญาณดิจิทัลที่ป้อนเข้ามา ให้อยู่ในรูปที่เหมาะสมสำหรับการนำเอา Information ที่อยู่ในสัญญาณนั้นมาใช้ หรือคือการแปลง Input Sequence โดยใช้ Numerical Procedure หรือ Algorithm บางอย่างให้ได้ Output Sequence ที่มีคุณสมบัติที่ดีกว่า เช่น มี Noise ลดลง



รูปที่ 1.1 DSP เปลี่ยน Input Sequence $x(n)$ ให้เป็น Output Sequence $y(n)$

สำหรับ Input Sequence นั้นอาจได้มาจากการสุ่ม (Sampling) สัญญาณ Analog ทุก ๆ ช่วงเวลาหนึ่ง ช่วงเวลานี้เรียกว่า Sampling Period T_s เมื่อสัญญาณ Analog ถูกแทนด้วย $x(t)$ ค่าของ Discrete Time Sequence จะมีค่า

$$x(nT_s) = x(t) \Big|_{t=nT_s} \quad (1.1)$$

เนื่องจาก Sampling Period จะมีค่าคงที่สำหรับงานหนึ่ง จึงสามารถตัดออกไปได้ โดยจะแทน Discrete-time Sequence ด้วย $x(n)$

การ Sampling นี้คือการเปลี่ยนสัญญาณ Analog ให้เป็นสัญญาณ Digital ซึ่งทำได้ โดยอุปกรณ์ที่เรียกว่า A/D converter เมื่อต้องการแปลง Output Sequence ให้กลับเป็นสัญญาณ Analog ใช้ D/A converter

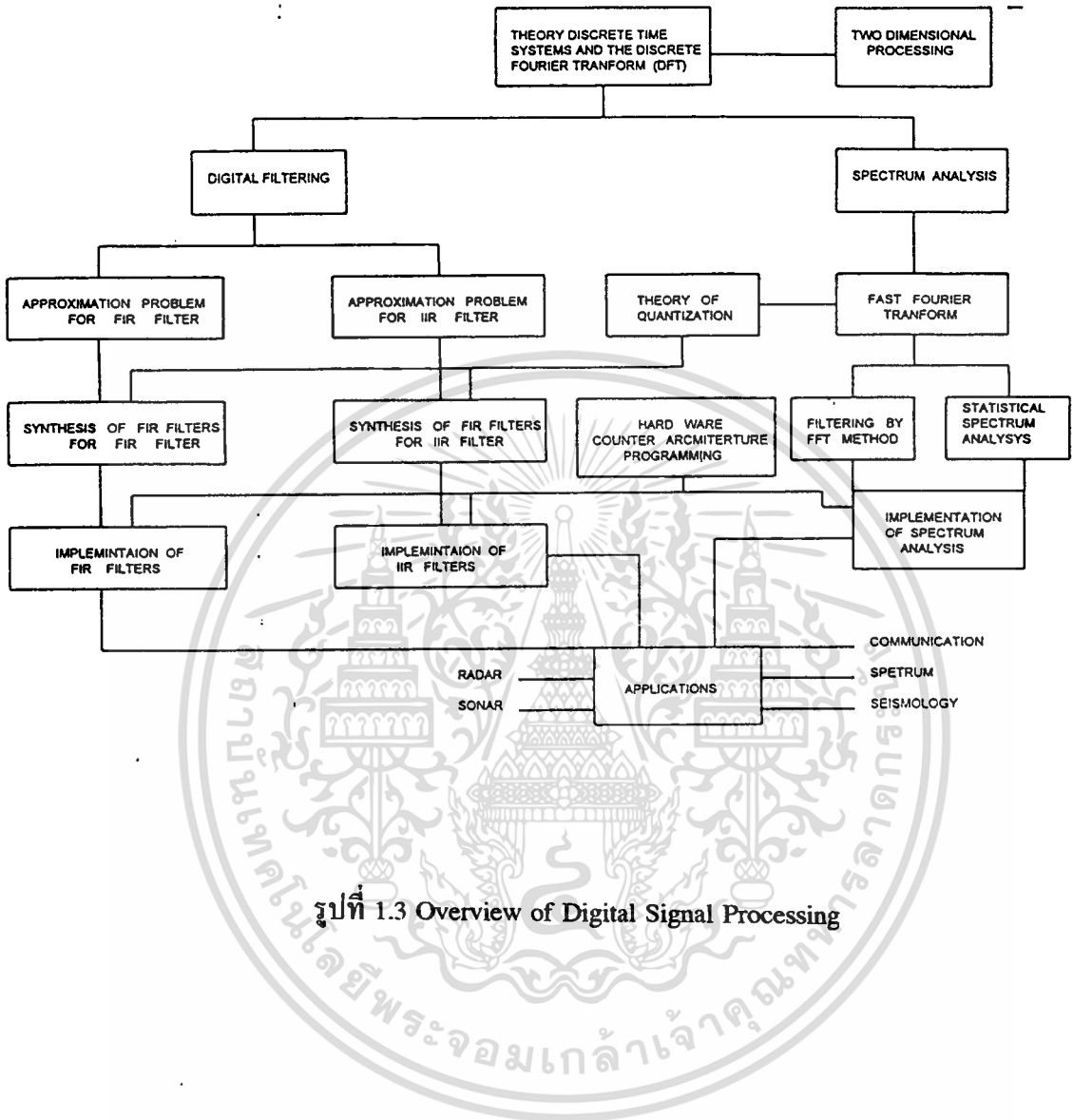


รูปที่ 1.2 การเปลี่ยนไปมาระหว่าง Analog Signal กับ Digital Signal

1.2 Overview of Digital Signal Processing

พื้นฐานทฤษฎีของ Digital Signal Processing คือ Theorie of discrete-time linear time invariant system โดยงานสามารถแบ่งย่อยเป็น 2 ด้าน ได้แก่ Digital Filter และ Spectrum analysis ทางด้าน Digital Filter ยังแบ่งได้ตามชนิดของ Filter คือ Finite Impulse Response (FIR) filter และ Infinite Impulse Response (IIR) filter ในงานทาง Spectrum Analysis แบ่งตามวิธีการคำนวณหา Spectrum เป็นการคำนวณโดยใช้ Discrete Fourier Transform (DFT) และโดยวิธีการทางสถิติ เช่น ในกรณีของ random Signal

Fast Fourier Transform (FFT) เป็น algorithm ที่ใช้ในการหา DFT ได้อย่างรวดเร็ว จึงมีความสำคัญมากสำหรับ Spectrum analysis จากทฤษฎีพื้นฐานเกี่ยวกับ Discrete-time ยังได้มีการพัฒนาไปเป็น Two-Dimensional Signal Processing ซึ่งขณะนี้กำลังมีการวิจัยทางด้านนี้เป็นจำนวนมาก



รูปที่ 1.3 Overview of Digital Signal Processing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

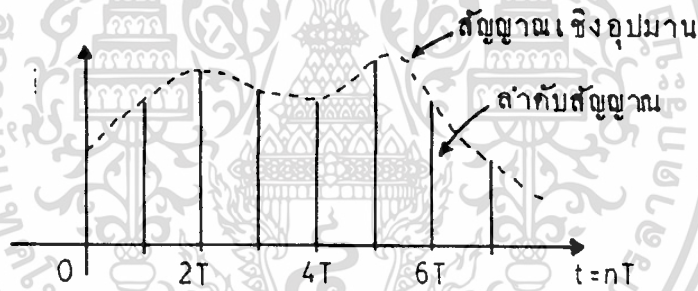
ทฤษฎีและหลักการ

2.1 บทนิยามทางคณิตศาสตร์

2.1.1 Sequence ถ้าหากเรามี Analog Signal $x(t)$ แล้วเราทำการสุ่มสัญญาณนี้ด้วยช่วงเวลา T วินาที (Sampling Interval) เท่ากัน โดยตลอด สิ่งที่ได้ต่อไปนี้จะเรียกว่า Sequence ซึ่งเขียนแทนด้วยสมการ

$$x(t) = x(nt) = x(t) \Big|_{t=nT} \quad (2.1)$$

โดยที่ $n = 0, 1, 2, \dots$ ซึ่งเป็นค่าคงที่เต็มหน่วย และโดยทั่วไปใช้ $T = 1$ สมการนี้แสดงว่าลำดับ $x(n)$ ถูกสุ่มตัวอย่างมาจาก Analog Signal $x(t)$ ทุกคาบเวลา nT วินาที



รูปที่ 2.1 ลำดับที่ได้จากการสุ่มตัวอย่างฟังก์ชันต่อเนื่อง

2.1.2 Digital Impulse ซึ่งนิยามได้เป็น

$$\delta(n) = \begin{cases} 1; n = 0 \\ 0; n \neq 0 \end{cases} \quad (2.2)$$

2.1.3 Digital Impulse ที่หน่วงเวลาไป k วินาที นิยามได้เป็น

$$\delta(n-k) = \begin{cases} 1; n = k \\ 0; n \neq k \end{cases} \quad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4 Unit step Sequence นิยามได้เป็น

$$u(n) = \begin{cases} 1 & ; n \geq 0 \\ 0 & ; n < 0 \end{cases} \quad (2.4)$$

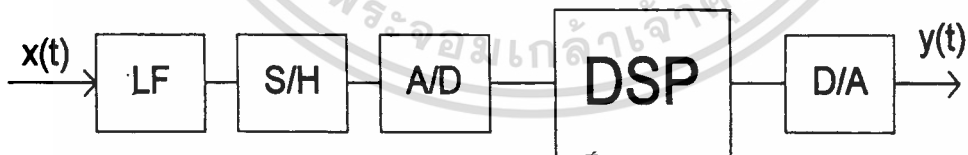
ซึ่ง Unit step Sequence นี้อาจเขียนอยู่ในรูปแบบของผลบวก Digital Impulse ได้คือ

$$x(n) = [x(0), x(1), x(2), \dots, x(m)]$$

$$\sum_{m=-\infty}^{\infty} x(m) \delta(n-m) \quad (2.5)$$

2.2 ทฤษฎีการสุ่มตัวอย่าง

อาจกล่าวได้ว่า สัญญาณในธรรมชาติส่วนมาก เช่น สัญญาณเสียง สัญญาณต้นสะท้อนของพื้นโลก คลื่นหัวใจ หรือ การแปรค่าไปของอุณหภูมิ เหล่านี้เป็นไปในลักษณะที่มีความสัมพันธ์กับเวลาที่เปลี่ยนไป หรือ กล่าวได้ว่าเป็นสัญญาณ Analog การนำสัญญาณเหล่านี้ไปประมวลผลในลักษณะของ Digital หรือ Discrete Signal Processing ได้ จะต้องใช้ระบบการประมวลผลดังรูปที่ 2.2



รูปที่ 2.2 ระบบการประมวลผลสัญญาณ Analog โดยใช้ DSP

ซึ่งตามรูป วงจร S/H เป็นวงจรสุ่มและคงค่าสัญญาณไว้ เพื่อให้วงจร A/D ทำการแปลงสัญญาณจาก Analog เป็น Digital อีกทีหนึ่ง

ในการแปลงสัญญาณ Analog เป็นสัญญาณ Digital ความถี่ในการสุ่มนั้นจะต้องมากพอที่จะไม่ทำให้สัญญาณสูญเสียข้อมูลที่สำคัญไป

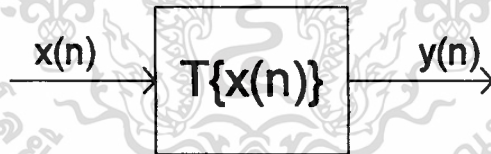
ทฤษฎีการสุ่ม (Sampling Theory) ของ Shannon กล่าวว่า ถ้าหากเรามี Analog Signal $x(t)$ ที่ทำการแปลง Fourier หรือ Power Spectrum ของสัญญาณมีแถบความถี่ปฏิบัติงานเท่ากับ f_0 แล้ว เราจะสามารถทำการสุ่มโดยที่สัญญาณไม่สูญเสียเนื้อหาที่สำคัญก็ต่อเมื่อความถี่ในการสุ่ม f_s มีค่ามากกว่าสองเท่าของความถี่ f_0 หรือ

$$f_s \geq 2f_0 \quad (2.6)$$

โดยทั่วไปเราอาจสุ่มด้วยความถี่ $f_s = 2f_0$ พอดี ค่าความถี่นี้เรียกว่า Nyquist Frequency แต่ในทางปฏิบัติเพื่อหลีกเลี่ยงการไม่เป็นเชิงเส้นของการสุ่ม เราจึงมักใช้ความถี่ในการสุ่มที่มีความมากกว่า Nyquist Frequency ขึ้นไป และความถี่ในการสุ่มที่ไฉนนั้นขึ้นอยู่กับลักษณะงาน ไม่กำหนดขอบเขตที่แน่นอน ดังนั้นการสุ่มสัญญาณที่จะได้ผลถูกต้องนั้น เราจะต้องรู้แถบความถี่ปฏิบัติงานของสัญญาณ ดังนั้นในการประมวลผลสัญญาณเราอาจจะใช้ Low Pass Filter เป็นตัวกำหนดแถบความถี่ในการปฏิบัติงานของสัญญาณก่อนที่สัญญาณจะเข้าสู่วงจร S/H

2.3 Linear Time Invariant System

โดยปกติแล้วในการประมวลผลสัญญาณ ระบบนั้นหมายถึง ขั้นตอนวิธี หรือ กระบวนการที่ใช้ในการแปลงคุณสมบัติของลำดับสัญญาณอันหนึ่งไปเป็นอีกอันหนึ่ง เราสามารถเขียนแผนภาพได้ดังนี้



รูปที่ 2.3 ตัวต้นแบบเชิงคณิตศาสตร์ของระบบ

สัญญาณทั้งสองมีความสัมพันธ์กันตามสมการ

$$y(n) = T\{x(n)\} \quad (2.7)$$

ซึ่ง $T\{.\}$ หมายถึง ตัวดำเนินการ (Operator) ที่ใช้แทนขั้นตอนวิธีแบบต่าง ๆ ซึ่งอาจอยู่ในรูปแบบของโปรแกรม วงจร หรือผสมกันระหว่างโปรแกรมและวงจร

2.4 คุณสมบัติของ Time Invariant System

2.4.1 ความเป็นเชิงเส้น ระบบ T{.} เป็น ระบบเชิงเส้น (Linear System) ก็คือ เมื่อ ถ้ามีลำดับเข้า $x_1(n)$ และ $x_2(n)$ และถ้าให้

$$x_1(n) \text{ -----> } y_1(n) \text{ หรือ } T\{ x_1(n) \} = y_1(n)$$

และ

$$x_2(n) \text{ -----> } y_2(n) \text{ หรือ } T\{ x_2(n) \} = y_2(n)$$

ดังนั้นถ้าสัญญาณเข้าเป็น

$$ax_1(n) + bx_2(n) \text{ -----> } ay_1(n) + by_2(n)$$

หรือ

$$T\{ ax_1(n) + bx_2(n) \} = ay_1(n) + by_2(n) \tag{2.8}$$

โดยที่ a และ b เป็นค่าคงที่ใด ๆ

หมายเหตุ คุณสมบัติที่กล่าวมาในช่วงต้นความจริงแล้วก็คือ คุณสมบัติตามหลักการซ้อนทับ (Superposition Principle) ซึ่งได้กล่าวไว้ว่า ถ้าหากมีระบบ หรือ วงจร โครงข่าย ที่ถูกกระตุ้น สัญญาณ Input เข้าหลาย ๆ สัญญาณ โดยที่แต่ละสัญญาณกระตุ้นมีการคูณค่าคงที่ใด ๆ อยู่ด้วยการตอบสนองของระบบสามารถหาได้โดยการเอาผลตอบสนองที่เกิดจากการแยกกระตุ้นทีละ Input ที่คูณด้วยค่าคงที่มารวมกัน หลักการซ้อนทับมีอยู่ 2 บทแทรกที่น่ากล่าวถึง คือ.-

2.4.1.1 คุณสมบัติการบวก (Additivity) ถ้า a_1 และ a_2 เป็นค่าใด ๆ และให้ $a_1 = a_2 = 1$ ดังนั้นจาก

$$T\{ x_1(n) + x_2(n) \} = T\{ x_1(n) \} + T\{ x_2(n) \} = y_1(n) + y_2(n) \tag{2.9}$$

2.4.1.2 คุณสมบัติการเป็นเอกพันธ์ (Homogeneity) กล่าวว่า ถ้า $a_1 \neq 0$ และ $a_2 = 0$ ผลตอบสนองของระบบจะเป็น

$$T\{ a_1 x_1(n) \} = a_1 T\{ x_1(n) \} = a_1 y_1(n) \tag{2.10}$$

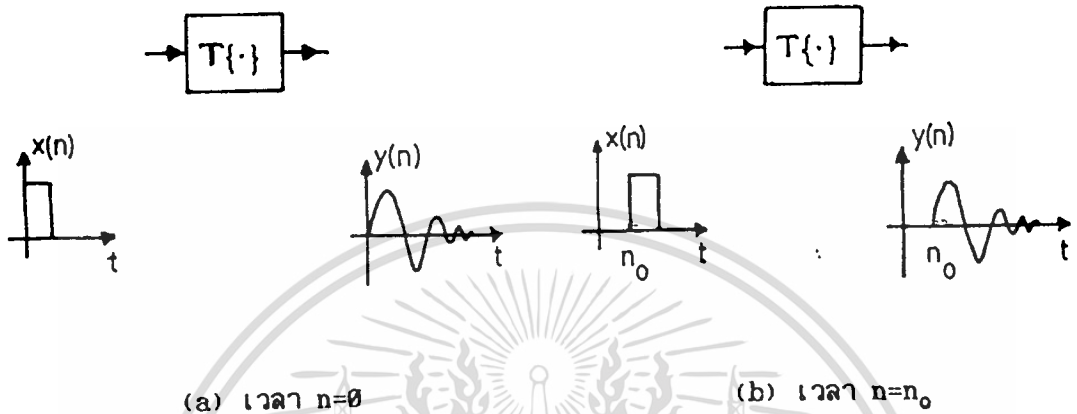
2.4.2 ความเป็น Time Invariant ระบบ T{.} จะเป็น Time Invariant ก็คือเมื่อ

$$x(n) \text{ -----> } y(n) \text{ หรือ } T\{ x(n) \} = y(n)$$

$$x(n-n_0) \text{ -----> } y(n-n_0) \text{ หรือ } T\{ x(n-n_0) \} = y(n-n_0) \tag{2.11}$$

เอกสารสำหรับทุก ๆ คำของ k สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติข้อนี้หมายความว่า ผลตอบสนองของระบบ จะไม่เปลี่ยนแปลงรูปร่างไปตามเวลาที่ป้อนสัญญาณกระตุ้น ดังรูปที่ 2.4



รูปที่ 2.4 แสดงคุณสมบัติความเป็น Time Invariant of system

2.5 CONVOLUTION SUM

จากคุณสมบัติของ Time Invariant system ถ้าเราให้ $x(n)$ และ $y(n)$ เป็นลำดับ Input และ ลำดับ Output ของระบบ $T\{\cdot\}$ ตามลำดับ จากสมการ

$$x(n) = \sum_{m=-\infty}^{\infty} x(m)\delta(n-m) \quad (2.12)$$

จะได้ผลตอบสนองของระบบ คือ

$$y(n) = T\{x(n)\} = T\left\{ \sum_{m=-\infty}^{\infty} x(m)\delta(n-m) \right\} \quad (2.13)$$

เนื่องจากเราต้องการดูผลตอบสนองของระบบ ดังนั้นถ้าพิจารณาให้ $x(n)$ ในแต่ละขณะเป็นค่าคงที่ จะเขียนสมการได้ว่า

$$y(n) = \sum_{m=-\infty}^{\infty} x(m)\delta(n-m) \quad (2.14)$$

ถ้าให้ $h(n)$ เป็น Impulse Response ของระบบ หรือ

$$h(n) = T\{\delta(n)\} \tag{2.15}$$

จะเขียนสมการใหม่ได้เป็น

$$y(n) = \sum_{m=-\infty}^{\infty} x(m).h(n-m)$$

หรือ

$$y(n) = \sum_{m=-\infty}^{\infty} h(m).x(n-m) \tag{2.16}$$

สมการนี้เรียกว่า Convolution Sum สมการนี้จะมีประโยชน์มากในการประยุกต์ใช้งานในระบบ DSP นี้มาก

จะเห็นได้ว่าเนื่องจากสัญญาณ Input $x(n)$ เป็นลำดับที่ถูก $h(n)$ ทำการแปลงระบบเพื่อให้เป็น $y(n)$ ดังนั้นอาจสรุปได้ว่า $h(n)$ หรือ Impulse Response เป็นตัวกำหนดคุณสมบัติของ Time Invariant system หรืออาจกล่าวได้ว่า การออกแบบระบบนั้น จะทำได้โดยการกำหนดคุณสมบัติของ $h(n)$ สมการในข้างต้นนี้จะเขียนได้อีกแบบหนึ่งคือ

$$y(n) = x(n) * h(n) \tag{2.17}$$

โดยที่สัญลักษณ์ * แทนการ Convolution

ตัวอย่างที่ 2.1 แสดงการคำนวณ Linear Convolution

ถ้าให้ลำดับ $h(n) = [4,3,2,1,0]$ และลำดับ $x(n) = [4,4,4,2,0]$ ให้

คำนวณหาผลของ Linear Convolution ของลำดับต่อไปนี้

วิธีทำ เนื่องจากข้อมูลมีอยู่ 5 ค่า ตัวแปร n จึงแปรค่าจาก 0,.....,4 และ

$$y(n) = \sum_{m=-4}^4 x(m).h(n-m)$$

กระจายหา $y(n) = [y(0) , y(1) , y(2) , y(3) , y(4) , , y(8)]$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$y(0) = x(0).h(0)$$

$$y(1) = x(0).h(1) + x(1).h(0)$$

$$y(2) = x(0).h(2) + x(1).h(1) + x(2).h(0)$$

$$y(3) = x(0).h(3) + x(1).h(2) + x(2).h(1) + x(3).h(0)$$

$$y(4) = x(0).h(4) + x(1).h(3) + x(2).h(2) + x(3).h(1) + x(4).h(0)$$

$$y(7) = x(3).h(4) + x(4).h(3)$$

$$y(8) = x(4).h(4)$$

ซึ่งเมื่อแทนค่าของลำดับ $x(n)$ และ $h(n)$ จากโจทย์ทำให้ได้

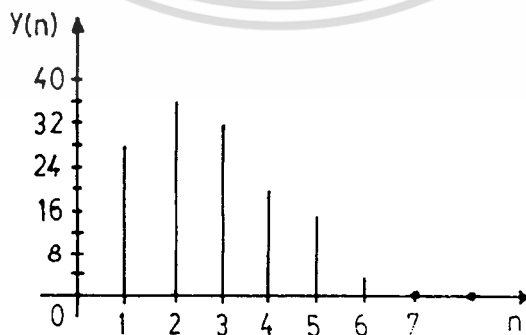
$$y(0) = 16 ; y(1) = 28 ; y(2) = 36 ; y(3) = 32 ; y(4) = 18 ;$$

$$y(5) = 14 ; y(6) = 4 ; y(7) = 0 ; y(8) = 0$$

และผลลัพธ์สามารถนำมา plot graph ได้ดังนั้น



(a) ลำดับ $x(n) * h(n)$

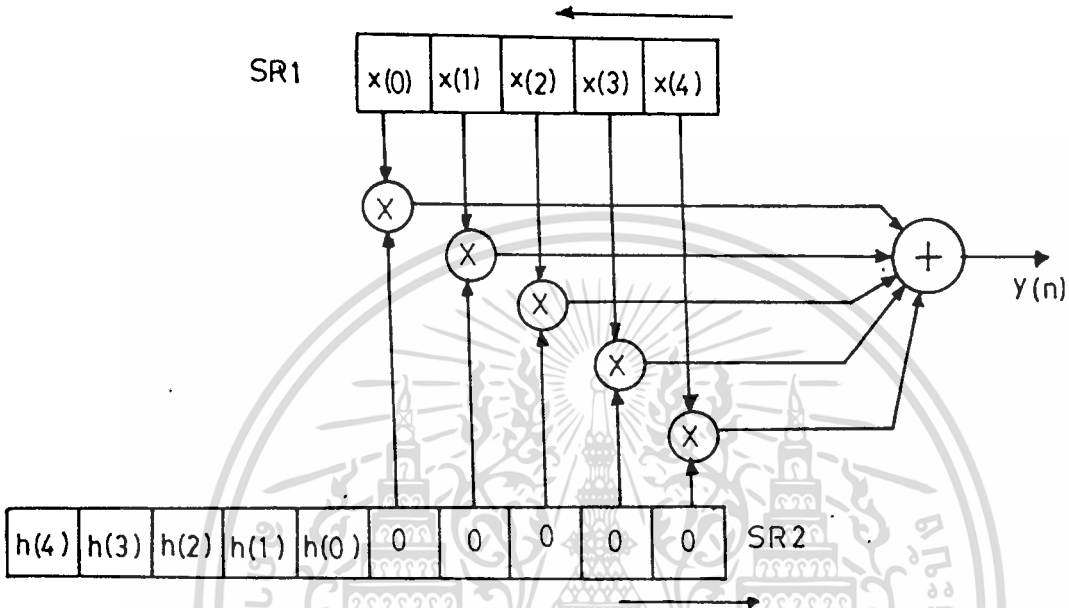


(b) ผลลัพธ์จากการประสานของลำดับ

รูปที่ 2.5 ผลการ Convolution ของลำดับในตัวอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาจากตัวอย่าง ซึ่งคำนวณโดยการกระจาย เราสามารถเขียนแผนภาพแทน ลำดับขั้นตอนการคำนวณได้ดังรูปคือ



รูปที่ 2.6 แผนภาพการ Convolution

2.6 Stable and Causal of System

คุณสมบัติอีก 2 ประการ ที่เป็นเงื่อนไขในการบอกว่าสามารถนำไปสร้างใช้งานได้ คือ เสถียรภาพ (Stability) และ เหตุภาพ (Causality) ของระบบ ซึ่งสามารถแยกพิจารณาได้ว่า

2.6.1 Time Invariant System จะเสถียรก็ต่อเมื่อ ผลรวมของ Impulse Response ของระบบจะต่อน้อยกว่าค่าอนันต์ หรือ

$$\sum_{m=-\infty}^{\infty} h(n) < \infty \quad (2.18)$$

พิสูจน์ เราสามารถพิสูจน์ได้ดังนี้ ถ้าเรากำหนดขนาดของลำดับ $x(n)$ ไม่ให้มีขนาดมากกว่า M หรือให้ $x(n) < M$ สำหรับทุกค่าของ n แล้ว จะได้ว่า

$$y(n) = \sum_{m=-\infty}^{\infty} h(m).x(n-m) \quad (2.19)$$

และ

$$y(n) \leq M \sum_{m=-\infty}^{\infty} h(m) \leq \infty \quad (2.20)$$

นั่นคือ ลำดับสัญญาณ Output $y(n)$ จะมีขนาดจำกัดด้วย ถ้าเงื่อนไขในสมการข้างต้นจริงในด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.2 Linear Time Invariant System จะเป็นระบบแบบ Causality หรือ สามารถนำไปสร้างใช้งานได้ในระบบเวลาจริง ก็ต่อเมื่อการคำนวณหาสัญญาณ Output $y(n)$ จะขึ้นอยู่กับลำดับ $x(n)$ และ $y(n)$ ที่ย้อนหลังไปเท่านั้น หรือขึ้นอยู่กับ $x(n)$ และ $y(n)$ เมื่อ $n \leq n_0$ โดยที่ n_0 เป็นเวลาที่กำลังคำนวณอยู่ นั่นก็คือ Real Time System เราไม่สามารถรู้ค่าสัญญาณล่วงหน้าได้ ตัวอย่างเช่น Convolution Sum of Real Time และ Causality System อาจเขียนได้โดยให้ $n_0 = 0$ หรือ

$$y(n) = \sum_{m=0}^N h(n) * x(n-m) \tag{2.21}$$

คุณสมบัติ 2 ข้อนี้นี้มีความสำคัญต่อระบบประมวลผลสัญญาณในทางปฏิบัติมาก

2.7 Fourier series and Fourier transform

2.7.1 Fourier Series ถ้าให้ $x(t)$ เป็นสัญญาณต่อเนื่องใน Time Domain โดยทั่วไปสัญญาณนี้อาจเป็นปริมาณของ ศักย์ไฟฟ้า กระแสไฟฟ้า หรือ ประจุไฟฟ้า ถ้า $x(t)$ มีคุณสมบัติเป็นฟังก์ชันคาบ ที่มีคาบเป็น T_0 กล่าวคือ $x(t+T_0) = x(t)$ ต่อทุกค่าของเวลา t เราสามารถกระจายหรือเขียนให้อยู่ในรูปของ อนุกรมตรีโกณมิติ คือ

$$x(t) = a_0 + \sum_{n=1}^{\infty} \{ a_n \cos(n\omega_0 t) + b_n \sin(n\omega_0 t) \} \tag{2.22}$$

โดยที่

$$a_n = \frac{2}{T} \int_0^{T_0} x(t) \cos(n\omega_0 t) dt$$

$$b_n = \frac{2}{T} \int_0^{T_0} x(t) \sin(n\omega_0 t) dt$$

โดยที่ a_n และ b_n เราเรียกว่า Fourier Coefficients สมการของ Fourier Series จะเป็นส่วนประกอบในการสร้างสัญญาณของฟังก์ชันคาบทุกตัว เมื่อเวลาผ่านไป T วินาที โดยที่ $T=2\pi/\omega_0$ จากสมการเราสามารถเขียนได้ในรูปแบบของ Phasor คือ

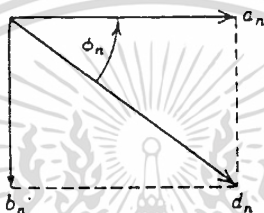
$$x(t) = a_0 + \sum_{n=1}^{\infty} d_n \cos(n\omega_0 t - \phi_n) \quad (2.23)$$

สัมประสิทธิ์ a_n และ b_n จะถูกแทนที่เป็น d_n และ ϕ_n โดยที่

$$a_n = d_n \cos \phi_n$$

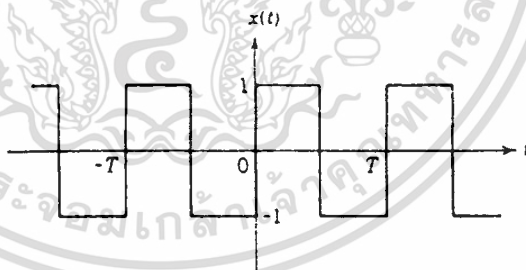
$$b_n = d_n \sin \phi_n$$

เราสามารถแสดงความสัมพันธ์ของ Phaser และ Coefficients ได้ดังรูป



รูปที่ 2.7 แสดงความสัมพันธ์ของ Phaser กับ Coefficients

ตัวอย่าง 2.2



รูปที่ 2.8 Square Wave

จากรูป เราจะหา Fourier Series ของ Square Wave ในรูป จากรูปจะได้ $a = 0$

และ

$$a_n = \frac{2}{T} \left[\int_0^{T/2} 1 \cdot \sin(n\omega_0 t) dt + \int_{T/2}^T (-1) \cdot \cos(n\omega_0 t) dt \right] = 0$$

and

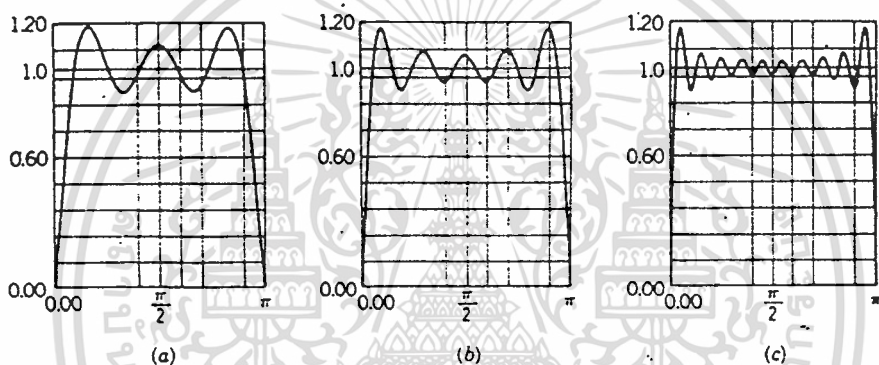
$$b_n = \frac{2}{T} \left[\int_0^{T/2} 1 \cdot \sin(n\omega_0 t) dt + \int_{T/2}^T (-1) \cdot \cos(n\omega_0 t) dt \right] = \begin{cases} 0 & \text{for even } n \\ 4/n\pi & \text{for odd } n \end{cases}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะได้ Fourier Series ของ Square wave คือ

$$x(t) = \sum_{k=1}^{\infty} \frac{4}{(2k-1)\pi} \sin\{ (2k-1)\omega_0 t \} \quad (2.24)$$

จากสมการ เราจะเห็นได้ว่า Square wave นั้น เกิดจากผลรวมของ Sine wave ในความถี่ต่าง ๆ หรือเรียกได้ว่า Square wave นั้นเกิดจากผลรวม Harmonic ของ Sine wave นั้นเอง และ สัญญาณที่เป็นฟังก์ชันคาบทุกตัวควย จะแสดงดังรูปที่ 2.9



รูปที่ 2.9 Convergence of the Fourier Series of square wave (a) Three terms (b) Five terms (c) ten terms

2.7.2 EXPONENTIAL FORM OF FOURIER SERIES เราสามารถเขียน Fourier Series โดยการใช้หลักการ Euler เพื่อเปลี่ยนให้อยู่ในรูปของ Exponential ได้ จาก

$$\cos(n\omega_0 t) = \frac{\exp(jn\omega_0 t) + \exp(-jn\omega_0 t)}{2} \quad (2.25)$$

$$\sin(n\omega_0 t) = \frac{\exp(jn\omega_0 t) - \exp(-jn\omega_0 t)}{2j} \quad (2.26)$$

เราจะนำไปแทนค่าใน Fourier Series ที่เขียนอยู่ในรูปตรีโกณมิติ จะได้

$$x(t) = a_0 + \frac{1}{T} \sum_{n=1}^{\infty} [(a_n - jb_n) \exp(jn\omega_0 t) + (a_n + jb_n) \exp(-jn\omega_0 t)] \quad (2.27)$$

เราสามารถเขียนรูปสมการได้ใหม่ โดยกำหนดให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$c_0 = a_0$$

$$c_n = \frac{(a_n - jb_n)}{2}$$

$$c_{-n} = \frac{(a_n + jb_n)}{2}$$

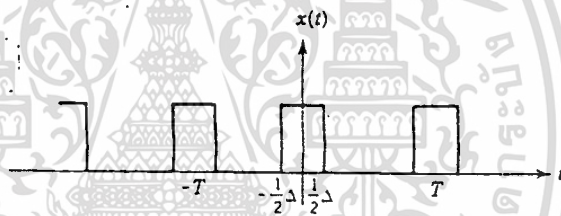
จะได้

$$x(t) = \sum_{n=-\infty}^{\infty} c_n \exp(jn\omega_0 t) \quad (2.28)$$

เราหาค่า c_n ได้จาก

$$c_n = \frac{1}{T} \int_0^T x(t) \exp(-jn\omega_0 t) dt \quad (2.29)$$

ตัวอย่าง 2.3



รูปที่ 2.10 Rectangular Pulses

สัญญาณ Rectangular Pulses ซึ่งมีขนาด A และ duration Δ จากรูป จงหา Fourier Series จาก

$$c_n = \frac{1}{T} \int_0^T x(t) \exp(-jn\omega_0 t) dt$$

จะได้

$$c_n = \frac{1}{T} \int_{-T/2}^{T/2} A \cdot \exp(-jn\omega_0 t) dt$$

$$= \frac{1}{T} \int_{-\Delta/2}^{\Delta/2} A \cdot \exp(-jn\omega_0 t) dt$$

$$= \frac{A}{-jn\omega_0 T} \left[\exp(-jn\omega_0 \Delta / 2) - \exp(jn\omega_0 \Delta / 2) \right]$$

$$= \frac{A\Delta \sin(n\omega_0 \Delta / 2)}{2T n\omega_0 \Delta / 2}$$

จากสมการนี้จะมีกรณีพิเศษเมื่อ $n = 0$ จะได้

$$c_0 = \frac{A\Delta}{2T}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรานำค่า c_n ไปแทนในสมการ

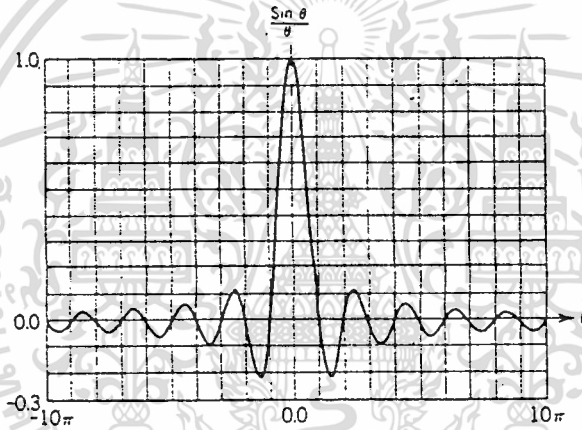
จาก
$$x(t) = \sum_{n=-\infty}^{\infty} c_n \exp(jn\omega_0 t)$$

จะได้

$$x(t) = \frac{A\Delta}{2T} + \sum_{n=1}^{\infty} \frac{A\Delta}{2T} \frac{\sin(n\omega_0\Delta/2)}{n\omega_0\Delta/2} \cos(n\omega_0 t) \quad (2.30)$$

เรากำหนดให้

$$\text{sinc} = \frac{\sin \theta}{\theta} \quad (2.31)$$



รูปที่ 2.11 plot of the sinc function

แนวความคิดพื้นฐานนี้สำคัญมากในการวิเคราะห์ระบบวงจรอิเล็กทรอนิกส์ เพราะบอกให้รู้ว่าสัญญาณใน Time Domain $x(t)$ สามารถแปลงหรือเขียนกระจายให้อยู่ในรูปของสัญญาณใน Frequency Domain โดยสัญญาณใน Frequency Domain จะประกอบขึ้นด้วยสัญญาณที่มีความถี่เป็นค่า Multiples ของ Fundamental Frequency หรือ $f_0 = 1/T_0$ จำนวนอนันต์ความถี่มารวมกัน เพื่อความสะดวกเราจะเขียน Fundamental Frequency ในรูปของความถี่เชิงมุม $\omega_0 = 2\pi f_0$ ดังนั้น

$$x(t) = \sum_{n=-\infty}^{\infty} C_n(\omega) \exp(jn\omega_0 t) \quad (2.32)$$

และ

$$C_n(\omega) = \frac{1}{t_0} \int_0^{t_0} x(t) \exp(-jn\omega_0 t) dt \quad (2.33)$$

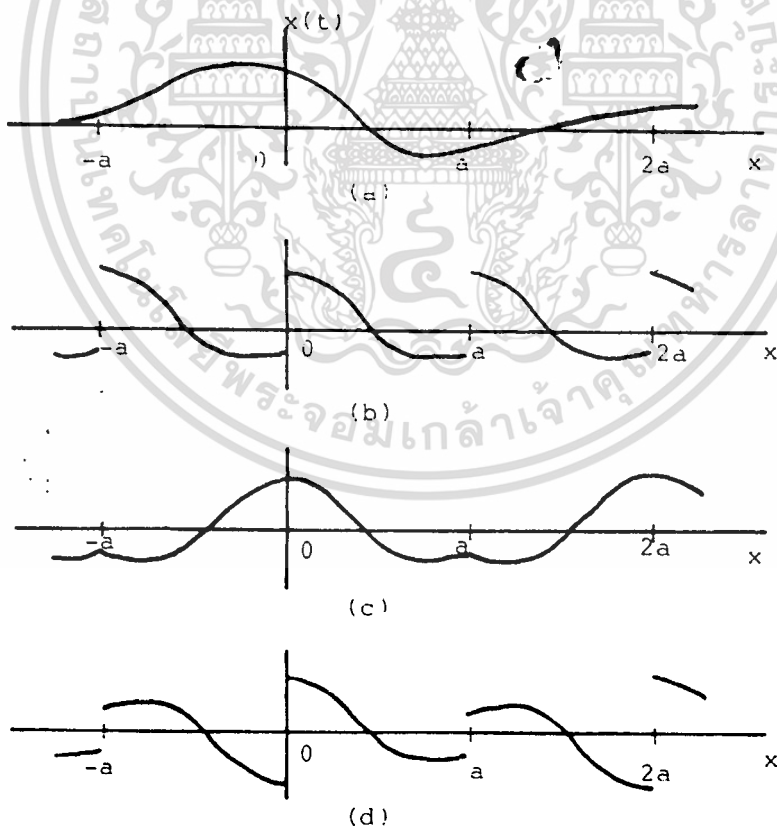
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $C_n(\omega)$ เป็นจำนวนเชิงซ้อนและมีชื่อเรียกว่า เป็นส่วนประกอบสเปกตรัมของสัญญาณ $x(t)$ ส่วนความถี่ $n\omega_0$ สำหรับกรณี $n \geq 2$ เรียกว่าเป็น Harmonic Frequency ของสัญญาณ

2.7.3 EVEN AND ODD FUNCTION $x(t)$ จะเป็น Even Function ได้เมื่อ $x(t) = x(-t)$ และจะเป็น Odd Function ได้เมื่อ $x(t) = -x(-t)$ ด้วยเหตุนี้ ฟังก์ชันที่นิยามบนแกนจริง สามารถเขียนได้ในรูปผลบวกของ Even and Odd Function คือ

$$x(t) = \frac{1}{2} \{ x(t) + x(-t) \} + \frac{1}{2} \{ x(t) - x(-t) \} \quad (2.34)$$

เรานำเอา Fourier Series มาเขียนแทน $x(t)$ ที่มีลักษณะไม่เป็นคาบดังตัวอย่างในรูป (a) ได้โดย เรากำหนดช่วงของ t ขึ้นมา โดยที่ $0 < t < T_0$ แล้วใช้สมการของ Fourier Series เขียนแทนในช่วงนี้ เราจะได้สัญญาณใหม่ที่เป็นรูปแบบของฟังก์ชันคาบ ดังรูป (b) ซึ่งเราเขียนแทนด้วย Fourier Series ในช่วงของ $0 < t < a$ ผลที่ได้คือ เราจะได้ฟังก์ชันคาบที่มี $T_0 = a$ ดังรูป (b)



รูปที่ 2.12 (a) ตัวอย่างฟังก์ชัน $x(t)$ ที่มีลักษณะไม่เป็นคาบ รูป (b) เขียนแทนรูป (a)

โดยใช้ค่าคาบภายในคาบ $T_0 = a$ รูป (c) ใช้ค่า $T_0 = 2a$ และให้เป็นฟังก์ชันที่

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าหากเราอาศัยคุณสมบัติของฟังก์ชันคู่ และฟังก์ชันคี่ โดยทำการขยาย $x(t)$ ให้มีคาบเป็น $2T_0$ และเลือกฟังก์ชันในระหว่าง T_0 ถึง $2T_0$ เป็นฟังก์ชันคู่ หรือให้ $x(t) = x(-t)$ ดังรูป (c) แล้ว Fourier Series ของฟังก์ชันแบบนี้จะมีเฉพาะพจน์ cosine เท่านั้น คือ

$$x(t) = \frac{A_0}{2} + \sum_{n=1}^{\infty} A_n \cos(n\pi t / T_0) \quad (2.35)$$

โดยที่

$$A_n = \frac{1}{T_0} \int_0^{T_0} x(t) \cdot \cos(n\pi t / T_0) dt \quad (2.36)$$

ในลักษณะเดียวกัน ถ้าเราเลือกขยาย $x(t)$ ออกเป็นฟังก์ชันคี่ $x(t) = -x(-t)$ ในช่วง T ถึง $2T$ ดังรูป (d) เราจะได้ Fourier Series ที่มีเฉพาะพจน์ sine เท่านั้น คือ

$$x(t) = \sum_{n=1}^{\infty} B_n \sin(n\pi t / T_0) \quad (2.37)$$

โดยที่

$$B_n = \int_0^{T_0} x(t) \cdot \sin(n\pi t / T_0) dt \quad (2.38)$$

วิธีการขยายทั้งสองวิธีที่กล่าวมานี้ เรียกว่า Half - wave expansion โดยที่อนุกรมในฟังก์ชันคู่ จะลู่อเข้าหา $x(t)$ บนช่วงปิด $0 \leq t \leq T_0$ และอนุกรมในฟังก์ชันคี่ จะลู่อเข้าหา $x(t)$ บนช่วงเปิด $0 < t < T_0$ ส่วนที่จุด $t = 0$ และ $t = T_0$ สมการของฟังก์ชันคี่ จะลู่อเข้าหาจุดกึ่งกลาง ณ จุดไม่ต่อเนื่อง ตามรูป (d) คือค่าศูนย์

2.7.4 Fourier Transforms ถ้าเรานิยาม $x(t)$ มีค่าเท่ากับฟังก์ชันบนช่วง $(-T_0, T_0)$ และนิยามให้มีคาบ $2T_0$ ที่จุดอื่น ๆ จากนั้นเขียนแทนฟังก์ชันนี้ด้วย Fourier Series และทำการพิจารณาให้ $T \rightarrow \infty$ เมื่อ T มีค่าสูงมาก ทำให้เครื่องหมายผลบวกรวมขอด (Summation Sign) กลายเป็น Integral ดังนั้น

$$x(t) = \frac{1}{2\pi} \int_{-\infty}^{\infty} X(\omega) \exp(j\omega t) d\omega \quad (2.39)$$

และ

$$X(\omega) = \int_{-\infty}^{\infty} x(t) \exp(-j\omega t) dt \quad (2.40)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



สมการแรก $X(\omega)$ เรียกว่าเป็น Fourier Integral หรือ Fourier Transform ส่วนสมการถัดมาเป็น Inverse Fourier Transform เงื่อนไขสำหรับ $x(t)$ ที่จะมี $x(\omega)$ ได้ นั่นคือ

$$\int_{-\infty}^{\infty} |x(t)| < \infty \quad (2.41)$$

และจะต้องเป็นจริง $x(t)$ จะต้องสอดคล้องตามเงื่อนไขด้วย ส่วนการแปลงผกผันจะรู้เข้าหา $x(t)$ ณ จุดทุกจุดที่มีความต่อเนื่อง และรู้เข้าสู่จุดกึ่งกลาง ณ จุดที่ไม่ต่อเนื่อง สำหรับคู่ของการแปลงระหว่าง $x(t)$ และ $x(\omega)$ อาจเขียนแทนได้เป็น

$$x(t) \Leftrightarrow X(\omega)$$

หรือ

$$X(\omega) = F\{x(t)\}; x(t) = F^{-1}\{X(\omega)\} \quad (2.42)$$

โดยที่ $F\{\cdot\}$ แทนการแปลง Fourier และ $F^{-1}\{\cdot\}$ แทนการแปลง Inverse Fourier

2.7.5 CONVOLUTION เรานิยาม Convolution ไว้ว่า $g(t) = x(t) * h(t)$ ของฟังก์ชัน $x(t)$ และ $h(t)$ โดย

$$g(\lambda) = \int_{-\infty}^{\infty} x(t).h(\lambda-t) \quad (2.43)$$

และยังสามารถพิสูจน์ได้ว่า

$$F\{x(t)*h(t)\} = X(\omega).H(\omega) \quad (2.44)$$

สมการนี้แสดงว่าถ้าหากใน Time Domain เป็นการนำสัญญาณสองสัญญาณมาทำการ Convolution กันใน Frequency Domain จะเป็นการคูณกันของสเปกตรัมของแต่ละสัญญาณ ในทางกลับกัน ถ้าใน Time Domain เป็นการคูณกันของสัญญาณ สเปกตรัมที่ได้จะเป็นการ Convolution ของสเปกตรัมของแต่ละสัญญาณ หรือสามารถเขียนได้ว่า

$$x(t)*h(t) \Leftrightarrow X(\omega).H(\omega)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 $x(t).h(t) \Leftrightarrow X(\omega)*H(\omega)$
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.6 Discrete Fourier Transform : DFT ถ้าให้ $x_p(t)$ เป็นฟังก์ชันต่อเนื่องและมีคุณสมบัติเป็นคาบ โดยที่มีค่าคาบเป็น T_p หรือเขียนได้ว่า

$$x_p(t) = x_p(t + mT_p) \quad (2.45)$$

โดยที่ m เป็นจำนวนเต็มใด ๆ ในเชิงคณิตศาสตร์ฟังก์ชันแบบนี้อาจเขียนแทนได้ด้วย Fourier Series ได้ดังนี้

$$x_p(t) = \sum_{k=-\infty}^{\infty} x_p(k) \exp(j2\pi k f_0 t) \quad (2.46)$$

โดยที่ $f_0 = 1/T_p$ ซึ่งเป็น Fundamental Frequency และการเขียนแทนนี้เป็นจริงสำหรับในช่วง $0 < t < T_p$ ส่วนสัมประสิทธิ์ของ Fourier $X_p(k)$ จะหาได้จาก

$$X_p(k) = \frac{1}{T_p} \int_0^{T_p} x_p(t) \cdot \exp(-j2\pi k f_0 t) dt \quad (2.47)$$

ถ้าหากเราทำการสุ่มสัญญาณแบบต่อเนื่องและเป็นคาบ $X_p(t)$ การที่จะทำการสุ่มได้นั้นสัญญาณจะต้องมีแถบความถี่ปฏิบัติงานที่แน่นอน เราอาจทำการกำหนดแถบความถี่ปฏิบัติงานได้โดยการป้อนผ่าน Low Pass Filter ถ้าให้แถบความถี่ปฏิบัติงานเป็น f_1 หรือให้

$$X_p(k) = 0 \quad ; \quad |k| > k_1 \quad (2.48)$$

โดยที่ k_1 เป็นจำนวนเต็มใด ๆ ที่ทำให้ความสัมพันธ์ของความถี่เป็น

$$k_1 \cdot f_0 = f_1 \quad (2.49)$$

หรือกล่าวอีกในหนึ่งก็คือ เรากำหนดให้สเปกตรัมของความถี่ที่เกินค่า f_1 มีค่า Amplitude เป็น 0 ค่าความถี่ของสัญญาณสุ่มตัวอย่าง อย่างน้อยที่สุดจะต้องเป็น 2 เท่า ของแถบความถี่ปฏิบัติงาน หรือ ในกรณีนี้ต้องเท่ากับ $2f_1$ ดังนั้นช่วงเวลาสุ่มตัวอย่าง T ที่ใช้ในการสุ่มตัวอย่างสัญญาณนี้ ที่ค่าเท่ากับ

$$t = 1/2f_1 = 1/2k_1 f_0 = T_p/2k_1$$

และถ้าให้ในหนึ่งคาบของสัญญาณที่สุ่มออกมาเป็น N ช่วง ด้วยกันทำให้ได้ว่า $2k_1 = N$

ดังนั้นสัญญาณ $x_p(t)$ ที่อยู่ในช่วง $0 < t < T_p$ เมื่อถูกสุ่มออกเป็น N ช่วงนี้ สามารถเขียนสมการแทนได้เป็น

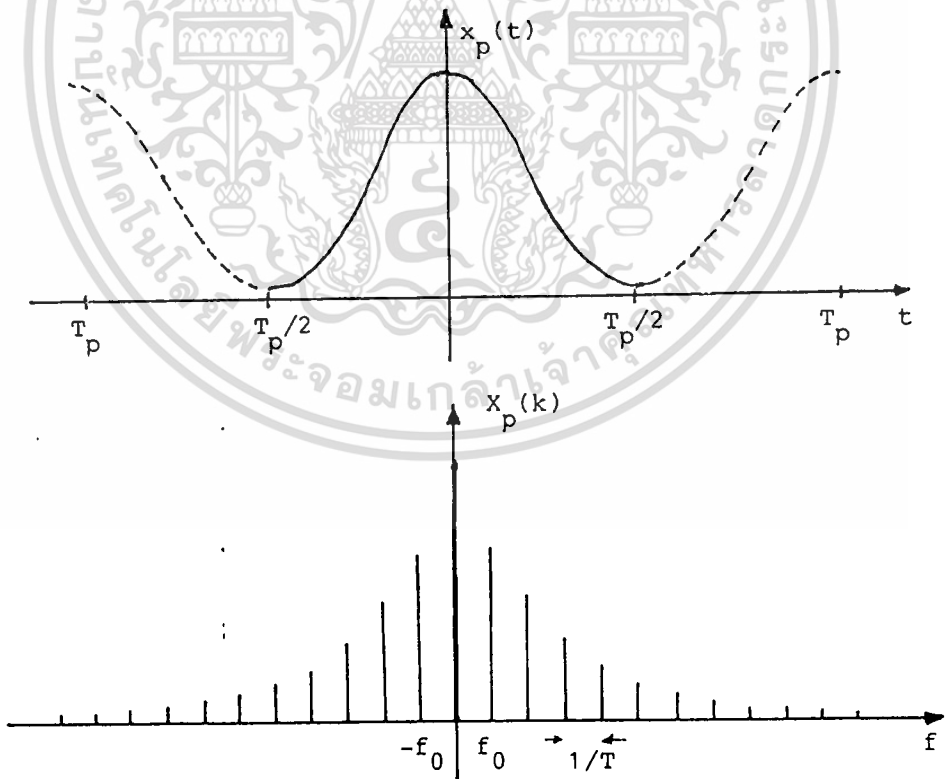
$$x(t/T) = \sum_{n=0}^{N-1} x_p(t/T) \cdot \delta((t/T) - n) \quad (2.50)$$

โดยที่ t/T เป็น Normalized Time ซึ่งนิยามในช่วง $0 \leq t < T_p$ หรือ $0 \leq t/T < N$ เนื่องจากสัญญาณ $x(t/T)$ เป็นสัญญาณแบบฟังก์ชันคาบเช่นกัน ดังนั้นจึงอาจหาสัมประสิทธิ์ของสัญญาณได้คือ

$$X(k) = (1/N) \int_{n=0}^{N-1} x(t/T) \cdot \exp\{-j2\pi k/N \cdot (t/T)\} d(t/T) \quad (2.51)$$

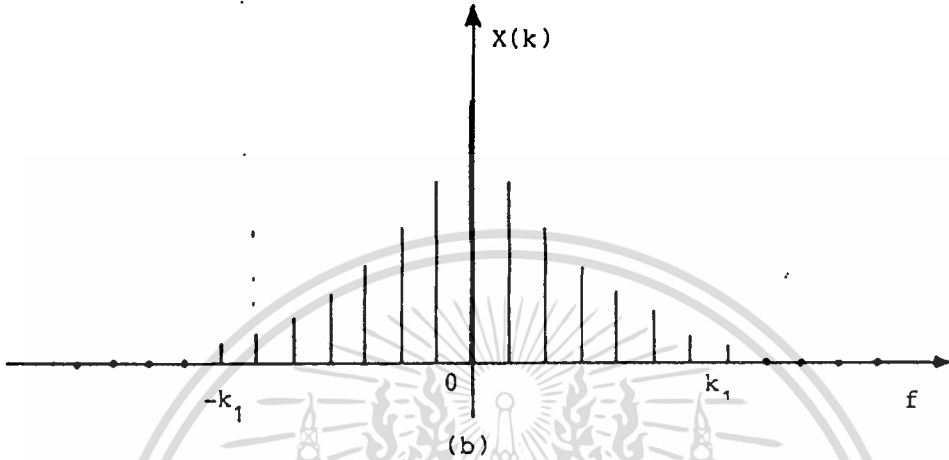
และเมื่อแทนค่า $x(t/T)$ ลงในสมการ จะได้

$$X(k) = (1/N) \int_0^{N-1} \left\{ \sum_{n=0}^{N-1} x_p(t/T) \cdot \delta(t/T - n) \right\} \exp\{-j2\pi k/N \cdot (t/T)\} d(t/T) \quad (2.52)$$



สเปกตรัมของสัญญาณเป็นคาบ $x_p(t)$

(a)



รูปที่ 2.13 แสดงสเปกตรัมของสัญญาณที่มีแถบความถี่ปฏิบัติงานจำกัด (a) สัญญาณเป็นคาบ (b) เป็นสเปกตรัมของสัญญาณ (c) สเปกตรัมเมื่อจำกัดความถี่ปฏิบัติงาน และจากคุณสมบัติของ $\delta(t_0)$ ที่นิยามว่า

$$\int_{-\infty}^{\infty} f(t/T)\delta(t/T - n)d(t/T) = f(n) \quad (2.53)$$

เพราะฉะนั้นทำให้ได้

$$X'(k) = (1/N) \sum_{k=0}^{N-1} x_p(n) \cdot \exp(-j2\pi kn/N) \quad (2.54)$$

และโดยความจริงแล้ว จุดที่ทำการสุ่มสัญญาณ สัญญาณที่สุ่มมา $x(n)$ มีค่าเท่ากับ $x_p(n)$ ดังนั้น

$$X'(k) = (1/N) \sum_{k=0}^{N-1} x(n) \cdot \exp(-j2\pi kn/N) \quad (2.55)$$

แต่โดยนิยามทั่วไปให้

$$X(k) = (1/N) \sum_{k=0}^{N-1} x(n) \cdot \exp(-j2\pi kn/N) \quad (2.56)$$

สมการนี้เรียกว่า Discrete Time Fourier (DFT) ของลำดับสัญญาณ $x(n)$ และสำหรับ Inverse Discrete Time Fourier (IDFT) จะได้ว่า

$$x(n) = (1/N) \sum_{k=0}^{N-1} X(k) \cdot \exp(j2\pi kn/N) \quad (2.57)$$

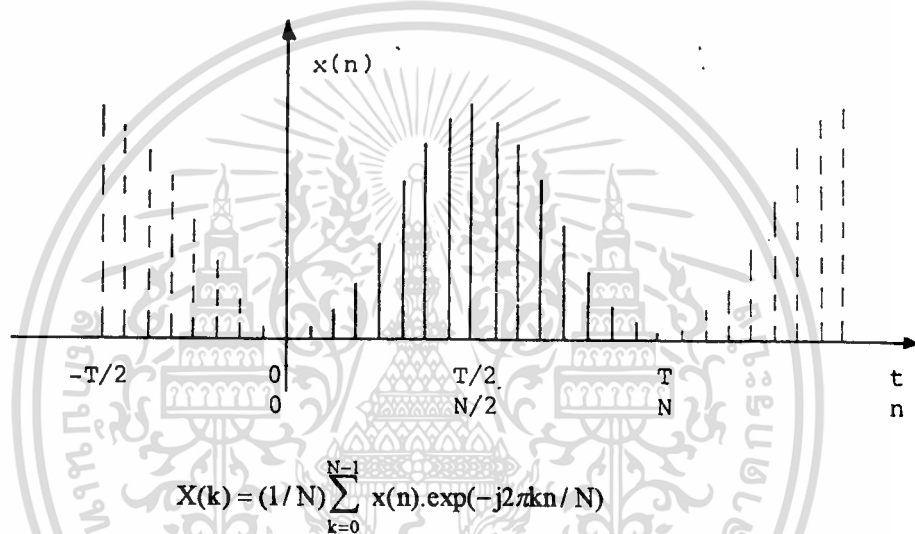
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ลำดับของสัญญาณและลำดับสเปกตรัมต้องมีคุณสมบัติความเป็นคาบด้วย หรือ

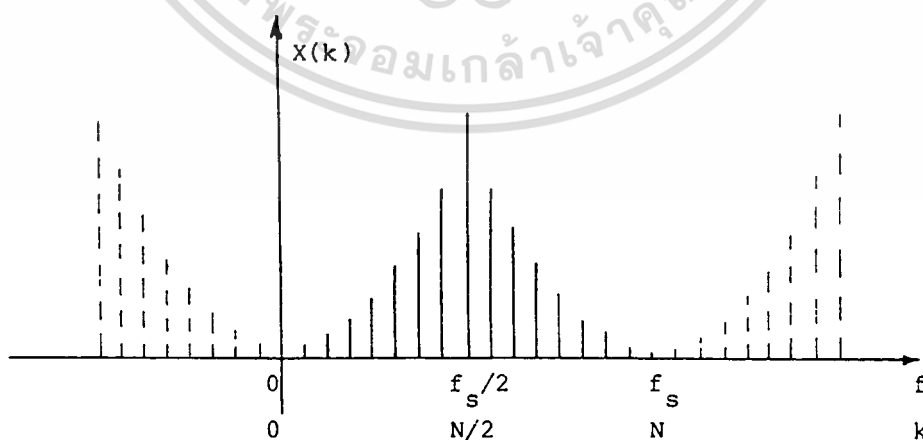
$$x(n) = x(n+mN) \quad \text{เมื่อ } N \text{ เป็นจำนวนเต็มใด ๆ}$$

$$X(k) = X(k+mN) \quad \text{เมื่อ } N \text{ เป็นจำนวนเต็มใด ๆ}$$

คุณสมบัติความเป็นคาบของระดับ $x(n)$ นั้น มาจากสมมุติฐานตอนแรกที่เราทำการสุ่มสัญญาณที่เป็นคาบ ส่วนคุณสมบัติความเป็นคาบ $X(k)$ เป็นผลมาจากว่า สัญญาณที่ถูกสุ่มตัวอย่างมา สเปกตรัมของมันมีความเป็นคาบด้วย



รูปที่ 2.14 (a) แสดงสัญญาณที่ทำการสุ่มจากสัญญาณต่อเนื่อง



$$x(n) = (1/N) \sum_{k=0}^{N-1} X(k) \cdot \exp(j2\pi kn/N)$$

รูปที่ 2.14 (b) สเปกตรัมของรูป (a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 รูปแบบของการแปลง Fourier

จะมีการแปลง Fourier อยู่ 4 รูปแบบด้วยกัน แต่ละรูปแบบมีประโยชน์ในการประยุกต์ใช้งานที่แตกต่างกันออกไป และโดยมากในการใช้งานมักจะเกี่ยวข้องกับ ตัวแปรเวลา t และตัวแปรความถี่ f ดังนั้นจะแสดงความสัมพันธ์ใน Domain ทั้งสองนี้

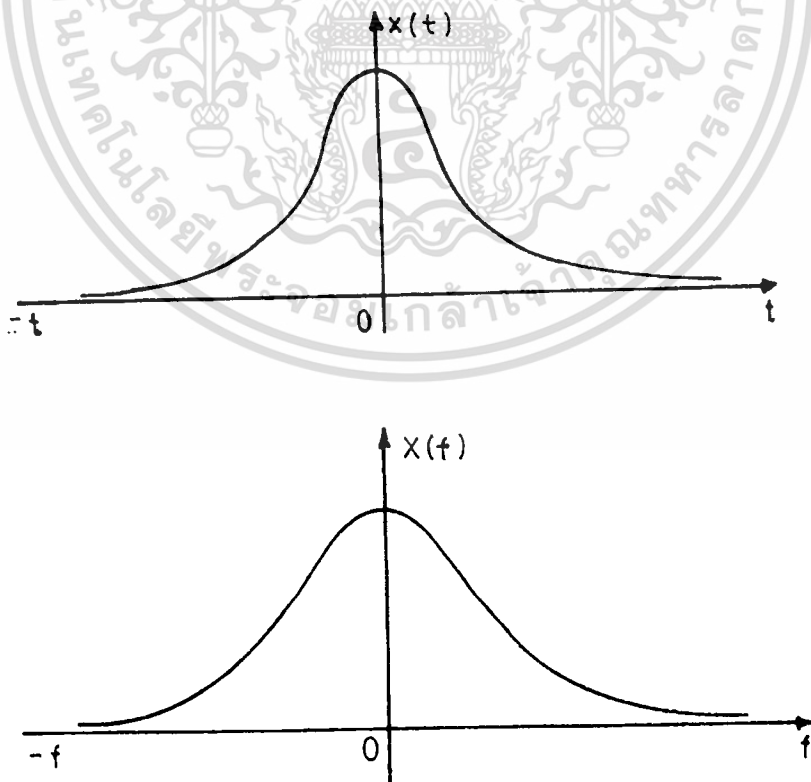
2.8.1 การแปลงอินทิกรัล การแปลงรูปแบบนี้ใช้กับสัญญาณใน Time Domain เป็นสัญญาณที่ต่อเนื่อง และมีคาบเป็นอนันต์ $-\infty < t < \infty$ ส่วนใน Frequency Domain ก็มีลักษณะเป็นฟังก์ชันต่อเนื่อง และมีคาบเป็นอนันต์ด้วย การแปลง Fourier $x(t)$ ของสัญญาณ $x(t)$ เป็น

$$X(f) = \int_{-\infty}^{\infty} x(t) \exp(-j2\pi ft) dt \quad (2.58)$$

ส่วนการแปลงผกผันเป็น

$$x(t) = \int_{-\infty}^{\infty} X(f) \exp(j2\pi ft) df \quad (2.59)$$

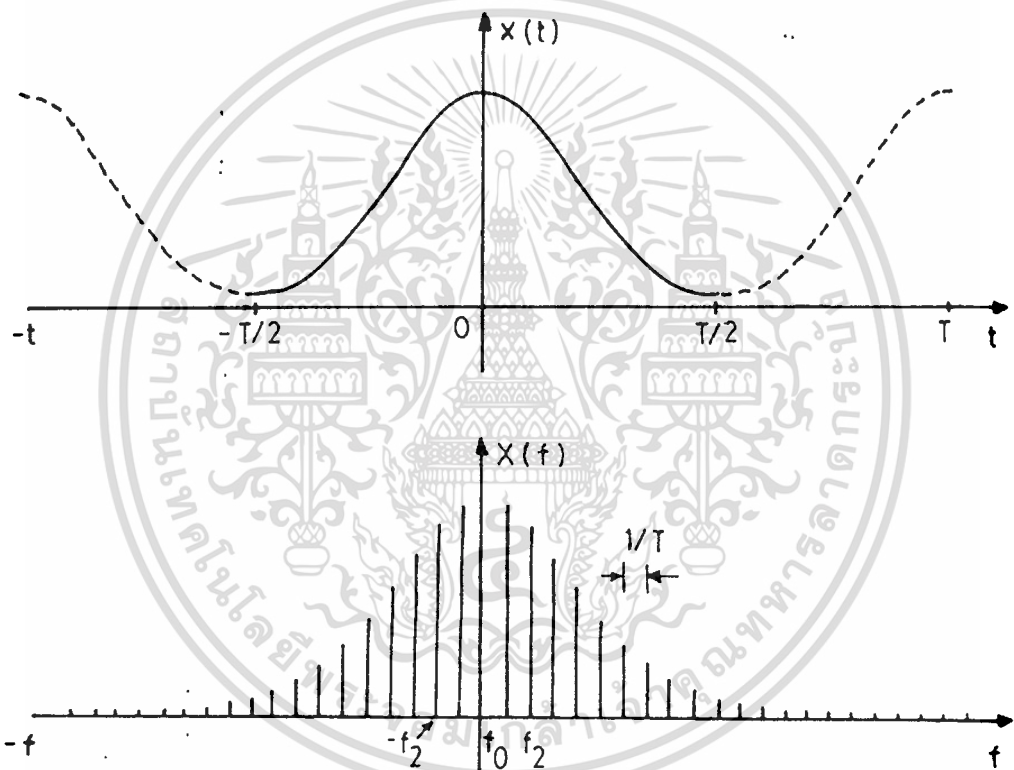
รูปแบบสัญญาณฟังก์ชันของเวลา และผลการแปลงของมัน ได้แสดงไว้ดังรูปที่ 2.15



รูปที่ 2.15 แสดงผลการแปลงฟูรีเยอร์อินทิกรัลของสัญญาณที่ต่อเนื่องและมีคาบเป็นอนันต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กล่าวโดยสรุปคือ เป็นการแปลงสำหรับสัญญาณแบบไม่เป็นคาบที่เป็นฟังก์ชัน ไม่ต่อเนื่องกับเวลา โดยสเปกตรัมของสัญญาณมีลักษณะไม่เป็นคาบและเป็นฟังก์ชันต่อเนื่องกับความถี่ การแปลงนี้เป็นการแปลงอุดมคติ สำหรับสัญญาณที่เป็นฟังก์ชันของเวลาได้ทุกรูปแบบ อย่างไรก็ตาม การหาค่าของการแปลงหรือการแปลงผกผันนี้ ต้องทำการอินทิเกรตค่าของฟังก์ชันตลอดย่านของเวลา และความถี่เป็นลบบอนันต์ ถึง บวกอนันต์ ดังนั้นการแปลงนี้จึงเหมาะสมที่จะใช้กับสัญญาณที่มีการนิยามค่าในช่วงแคบ ๆ เท่านั้น เพราะการอินทิเกรตทำได้โดยง่าย



รูปที่ 2.16 แสดงสเปกตรัมจากการประยุกต์ใช้อินทิกรัลฟูริเยร์กับสัญญาณต่อเนื่องและเป็นคาบ

2.8.2 Fourier Series รูปแบบนี้มีการใช้ทั่วไป โดยที่ใช้ในการแปลงสำหรับ

สัญญาณประเภทเป็นคาบและต่อเนื่องใน Time Domain ส่วนสเปกตรัมใน Frequency Domain มีลักษณะไม่เป็นคาบ และเป็นฟังก์ชันเต็มหน่วย ถ้าเราให้ $x(t)$ แทนสัญญาณเป็นคาบและต่อเนื่องกับเวลา มีคาบเป็น T_p และให้มีผลการแปลง Fourier เป็นฟังก์ชันเต็มหน่วยกับความถี่ หรือ $x(f_k)$ ดังนั้นเราสามารถเขียนการแปลงได้เป็น

$$X(f_k) = \int_{-T_p/2}^{T_p/2} x(t) \exp(-j2\pi f_k t) dt \quad (2.60)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแปลงผกผันเป็น

$$x(t) = (1/T_p) \sum_{-\infty}^{\infty} X(f_k) \exp(j2\pi f_k t) dt \quad (2.61)$$

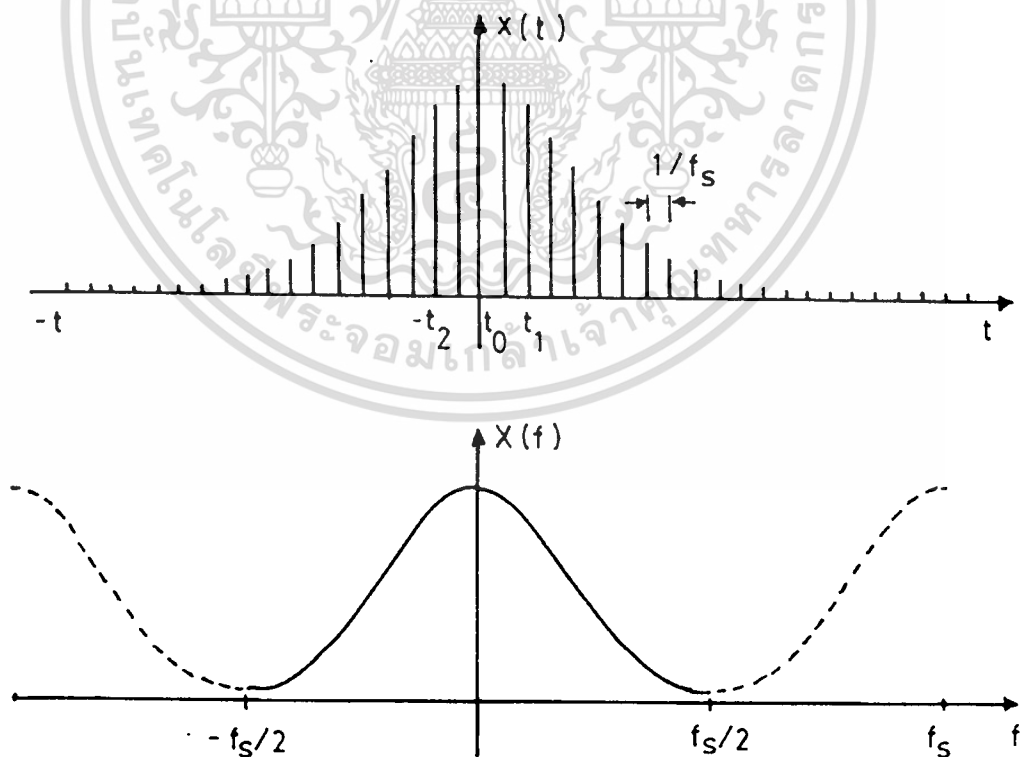
2.8.3 พังก์ชันเชิงมุมตัวอย่าง การแปลงแบบนี้ใช้กับสัญญาณใน Time Domain ที่เป็นแบบไม่เป็นคาบ และเป็นฟังก์ชันเต็มหน่วย หรือเขียนด้วย $x(t_n)$ ส่วนผลการแปลงของมันจะเป็นฟังก์ชันแบบต่อเนื่องและเป็นคาบหรือเขียนแทนด้วย $X(f)$ โดยที่

$$X(f) = \sum_{-\infty}^{\infty} x(nT) \exp(-j2\pi f t_n) \quad (2.62)$$

และ

$$x(t_n) = (1/f_s) \int_{-f_s/2}^{f_s/2} X(f) \exp(j2\pi f t_n) df \quad (2.63)$$

โดยที่การอินทิเกรตเป็นการหาค่าในช่วงคาบของ $X(f)$ และรูปลักษณะของฟังก์ชันทั้งสองได้แสดงไว้ดังรูปที่ 2.17



รูปที่ 2.17 แสดงสัญญาณเชิงมุมตัวอย่างและสเปกตรัม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

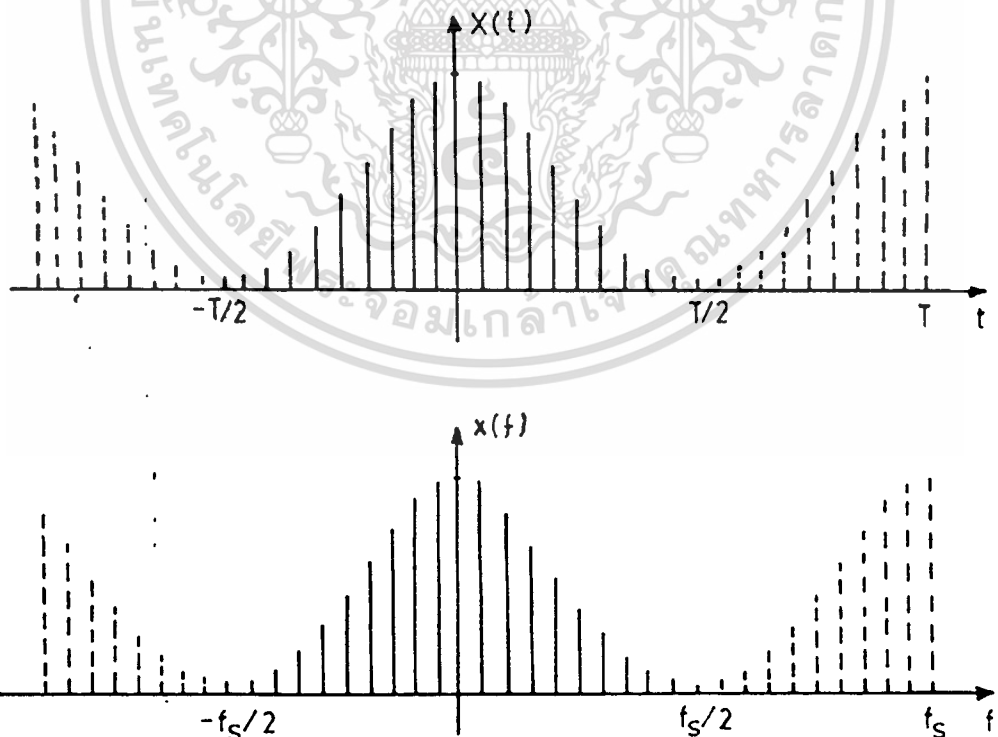
รูปแบบของผลการแปลงแบบนี้อาจกล่าวเทียบเคียงได้ว่า คือการทำการหาผลการแปลงแซคและผลการแปลงแซคผกผัน บนเส้นรอบวงของวงกลมหนึ่งหน่วยนั่นเอง และสถานะการเป็นคาบของสเปกตรัมนั้น เกิดมาจากการที่เราทำการสุ่มตัวอย่างสัญญาณในโดเมนเวลานั่นเอง

2.8.4 Discrete Time Fourier Transform การแปลงแบบนี้นำกับลักษณะสัญญาณใน Time Domain เป็นฟังก์ชันคาบ และเป็นฟังก์ชันเต็มหน่วย ส่วนใน Frequency Domain สเปกตรัมจะมีลักษณะเป็นคาบและเป็นฟังก์ชันเต็มหน่วยของความถี่ ถ้าให้ $x(t_n)$ แทนสัญญาณใน Time Domain และ $X(f_k)$ แทนสเปกตรัมของความถี่ เราสามารถเขียนความสัมพันธ์ของสัญญาณนี้ได้เป็น

$$X(f_k) = \int_{n=0}^{N-1} X(t_n) \exp(-j2\pi f_k t_n / N) \quad (2.64)$$

$$X(t_n) = (1/N) \int_{m=0}^{N-1} X(f_k) \exp(j2\pi f_k t_n / N) \quad (2.65)$$

โดยที่เครื่องหมายรวมยอดในสมการแรก เป็นการหาค่าในหนึ่งคาบของสัญญาณ $x(t_n)$ และเครื่องหมายรวมยอดในสมการถัดมาเป็นการคำนวณหาค่าในหนึ่งคาบของ $X(f_k)$ และค่าความถี่ในการสุ่มตัวอย่างสัญญาณ $f_s = 1/T$ ในรูปได้แสดงภาพเพื่อเป็นการเปรียบเทียบให้เห็นถึงผลการ



รูปที่ 2.18 แสดงสัญญาณเชิงเต็มหน่วยและสเปกตรัม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คั้งที่กล่าวมาได้สรุปถึงคุณลักษณะของการแปลงทั้ง 4 แบบ มีข้อนำสังเกตอีก 3 ประการ คือ

1. ถ้าตัวแปรในโดเมนหนึ่งมีคุณสมบัติภาวะเป็นคาบ ตัวแปรในโดเมนของผลการแปลงจะมีคุณสมบัติเป็นฟังก์ชันเต็มหน่วย หรือ ฟังก์ชันเชิงซ้อนตัวอย่าง
2. ในทางตรงกันข้าม ถ้าในโดเมนหนึ่งตัวแปรเป็นฟังก์ชันแบบเชิงซ้อนตัวอย่าง ผลการแปลงก็จะมีคุณสมบัติภาวะเป็นคาบ
3. ค่าของคาบในโดเมนหนึ่ง จะเท่ากับส่วนกลับของค่าระยะห่างของลำดับสัญญาณในอีกโดเมนหนึ่ง

2.9 Z - TRANSFORM

บทนิยามของการแปลงแซค รูปแบบของสัญญาณการสุ่มตัวอย่างคั้งที่กล่าวไว้ในข้างต้นคือ

$$x(t) = \sum_{n=-\infty}^{\infty} x(nT) \delta(t - nT) \quad (2.66)$$

ถ้า $\delta(t - nT)$ มีค่าเป็นศูนย์ ยกเว้นที่ $t = nT$ จะมีค่าเป็น 1 $x(t)$ สามารถเขียนแทนด้วย $x(nT)$
 ถ้า $x(t)$ ต่อเนื่องที่ $t = nT$ ถ้าเราให้ $x(t) = 0 ; t < 0$ เราเขียนสมการได้ใหม่เป็น

$$x(t) = \sum_{n=0}^{\infty} x(nT) \delta(t - nT)$$

เราจะทำการแปลง Laplace Transform จะได้สมการเป็น

$$\begin{aligned} X(s) &= \int_0^{\infty} \sum_{n=0}^{\infty} x(nT) \delta(t - nT) e^{-st} dt \\ &= \sum_{n=0}^{\infty} x(nT) \int_0^{\infty} \delta(t - nT) e^{-st} dt \end{aligned}$$

จากคุณสมบัติของ Delta - Function

$$\int_{t_1}^{t_2} x(t) \delta(t - t_0) dt = \begin{cases} x(t_0) & ; t_1 < t_0 < t_2 \\ 0 & ; \text{otherwise} \end{cases} \quad (2.67)$$

จะได้สมการเป็น

$$X(s) = \sum_{n=0}^{\infty} x(nT) e^{-snT} \quad (2.68)$$

กำหนดให้ตัวแปรเชิงซ้อน z เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ $z = e^{sT}$ การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ (2.69) ภายนอกการคำ
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้

$$X(z) = \sum_{n=0}^{\infty} x(nT)e^{-n} \quad (2.70)$$

ตัวแปร s นั่นก็คือ จำนวนเชิงซ้อนค่าหนึ่ง จะเขียนได้ว่า

$$s = \delta + j\omega$$

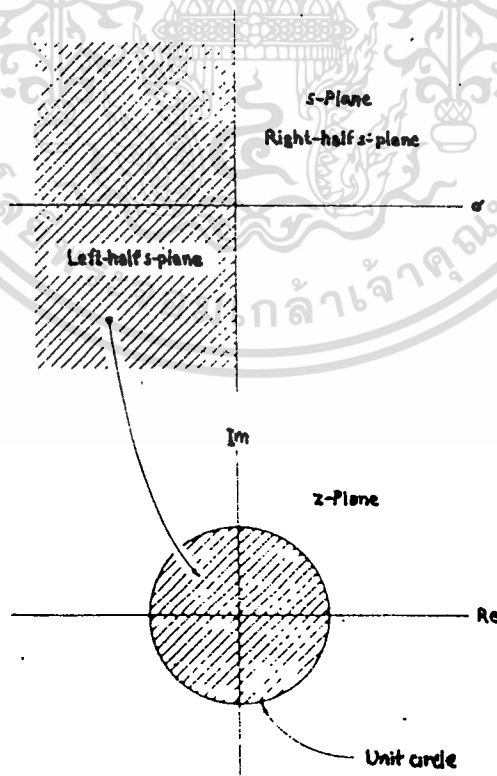
เราเขียน z ได้ใหม่เป็น

$$z = e^{\delta T} e^{j\omega T}$$

เพราะฉะนั้นเราเขียนขนาดของ z ได้โดย

$$|z| = e^{\delta T}$$

ดังนั้นเราจะได้ว่าทางขวามือของ s -plane คือ $\sigma > 0$ จะมีค่าเท่ากับ $|z| > 1$ และทางซ้ายมือคือ $\sigma < 0$ จะมีค่าเท่ากับ $|z| < 1$ เราจะเห็นได้ว่า ทางซ้ายมือทั้งหมดของ s -plane คือพื้นที่วงกลมหนึ่งหน่วยของ z -plane และทางขวามือของ s -plane คือพื้นที่นอกวงกลมหนึ่งหน่วยของ z -plane เราสามารถแสดงตัวแปร s บน z -plane ได้ดังรูปที่ 2.19



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น การนำเอกสารนี้ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10 Delay Operator

Delay Operator เป็นพื้นฐานการวิเคราะห์ในระบบ Digital และ Discrete Time เช่น ถ้าเราลำดับสัญญาณ $x(nT)$ ซึ่งถูก Delay โดย K Sample periods เขียนอยู่ในรูปของ z -domain ได้รูปผลคูณของ $X(z)$ กับ z^{-K} เราสามารถพิสูจน์ได้จาก

$$X(z) = \sum_{n=0}^{\infty} x(nT)z^{-n} \quad (2.71)$$

ลำดับ $x(nT-KT)$ ให้อยู่ในรูปของ z -Transform จะได้เป็น

$$\zeta[x(nT-KT)] = \sum_{n=0}^{\infty} x(nT-KT)z^{-n}$$

ถ้าให้ $m = n - K$ จะได้

$$\zeta[x(nT-KT)] = \sum_{m=-K}^{\infty} x(mT)z^{-m-K}$$

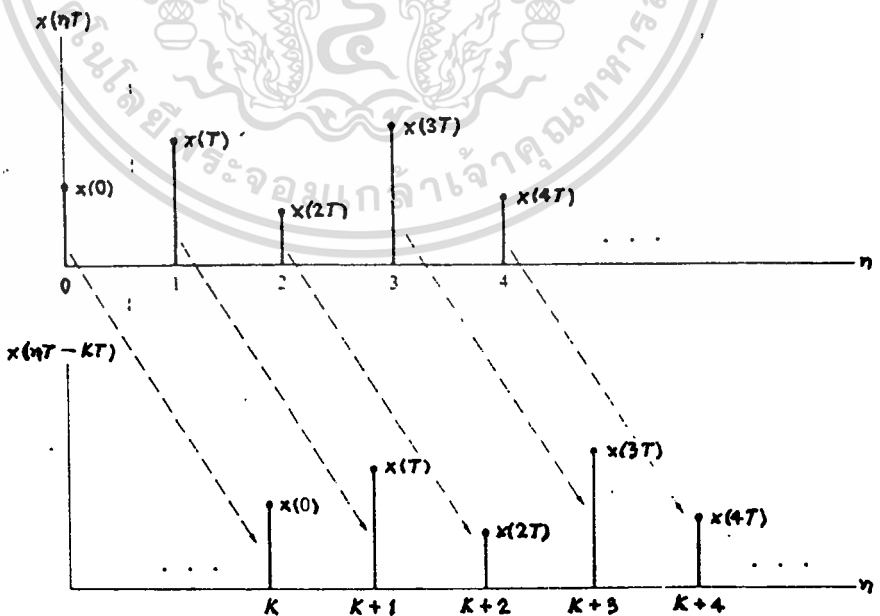
$x(mT)$ จะมีค่าเป็นศูนย์ เมื่อ $m < 0$ เราจะได้

$$\zeta[x(nT-KT)] = \sum_{m=0}^{\infty} x(mT)z^{-m-K} \quad (2.72)$$

หรือ

$$\zeta[x(nT-KT)] = z^{-K} \sum_{m=0}^{\infty} x(mT)z^{-m} = z^{-K} X(z) \quad (2.73)$$

เราสามารถแสดงภาพของ Sequence ที่ถูก delay ไป K sample periods ได้ดังนี้



รูปที่ 2.20 แสดงภาพของ Sequence ที่ถูก delay ไป K sample periods

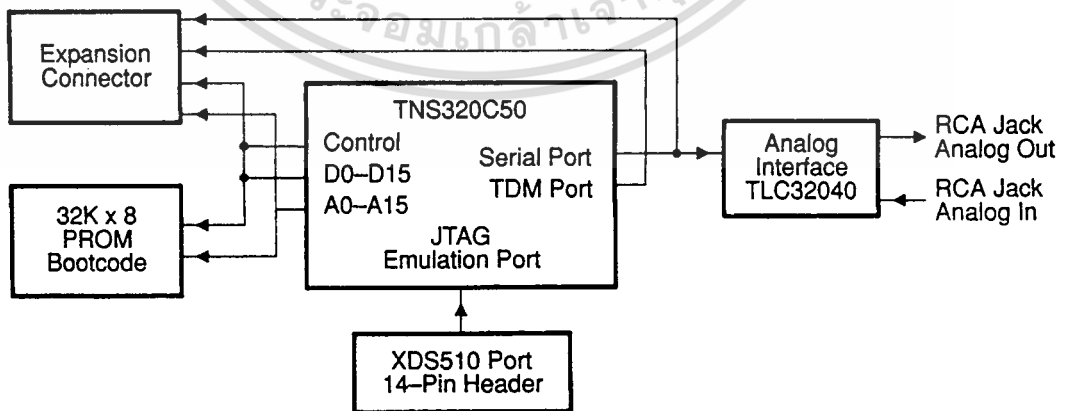
บทที่ 3

โครงสร้างของ TMS320C50 Starter Kit (50' DSK)

3.1 ลักษณะทั่วไปของบอร์ด

- ใช้โปรเซสเซอร์เบอร์ TMS320C50
- คำสั่งใช้เวลาประมาณ 50 nS (instruction cycle time)
- 32 K-byte PROM
- สามารถใช้กับสัญญาณในช่วงความถี่เสียง โดยผ่านทาง TLC32040 (A/D,D/A)
- ใช้ RCA คอนเนคเตอร์ สำหรับ อนาล็อกอินพุต และ เอาท์พุต เพื่อให้สามารถต่อเข้ากับไมโครโฟน และ ลำโพงโดยตรง
- ในการติดต่อกับการควบคุม มีคอนเนคเตอร์ XDS510 ติดต่อกับคอมพิวเตอร์ทางพอร์ตอนุกรม
- สามารถขยาย I/O BUS ได้ เพื่อใช้สำหรับการออกแบบภายนอก

รูปที่ 3.1 แสดงบล็อกไดอะแกรมของบอร์ด ซึ่งประกอบไปด้วย โสอินเทอร์เฟส , อนาล็อกอินเทอร์เฟส และ อิมูเลชันพอร์ต ทำให้สามารถติดต่อกับ พีซีได้โดยผ่านทาง RS232 นอกจากนี้ยังมี PROM ขนาด 32 Kbytes ที่ใช้เก็บเคอร์เนลโปรแกรมไว้สำหรับการบูต ส่วนของอนาล็อกอินเทอร์เฟส (Analog Interface) ใช้ TLC32040 ซึ่งเป็นวงจรอินเทอร์เฟส สัญญาณอนาล็อก (Analog Interface Circuit : AIC) ที่มี RCA คอนเนคเตอร์ 2 ตัว สำหรับ อินพุต และ เอาท์พุต



รูปที่ 3.1 บล็อกไดอะแกรมของ TMS320C5X DSK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.1 การทำงานเริ่มต้นโดยการบูตโหลดเดอร์ (Bootloader) ซึ่งบรรจุบน PROM Bootloader ขนาด 32 Kbytes เบอร์ 27P256FM จะทำการบูตบอร์ด เป็นการเจ็ทค่าที่จำเป็นสำหรับ TMS ซึ่งใช้เป็นดีบักเกอร์ (Debugger) ของ DSK

เมื่อทำการรีเซ็ตเริ่มต้นที่ตำแหน่ง 000H โดยขาริเจ็ท หรือ \overline{BR} จะเป็นสถานะต่ำ (low) ทำให้เรียกเคอร์เนลโปรแกรม (Kernel program) โดยใส่ขา \overline{BIO} และ XF ของ TMS ในการติดต่อกับ PC ทาง RS232

ในการติดต่อกับเมื่อ \overline{BIO} เป็นสถานะต่ำ (low) จะเป็นการแสดงว่าเริ่มติดต่อกับ RS232 ซึ่งจะเป็นการกำหนดบิตเริ่มต้น สำหรับการคำนวณ โดยเริ่มที่ 1 บิตเริ่มต้น + 7 บิตข้อมูล แล้วหารด้วย 8 จะได้อัตราบอด (Baud Rate) ที่คำนวณจากคำสั่ง NOP

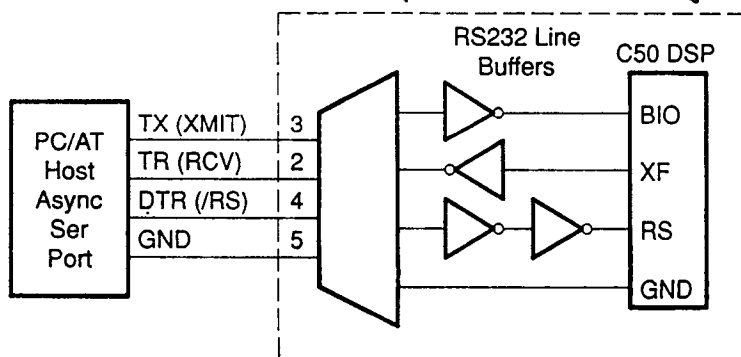
3.1.1 วงจรส่วน CPU TMS320C50

ขา $\overline{MP}/\overline{MC}$ ของ TMS320C50 คอกราวด์เพื่อให้อยู่ในโหมดไมโครคอมพิวเตอร์ ในส่วนของอินเตอร์รัพต์ $\overline{INT1}$ - $\overline{INT4}$ และ \overline{NMI} จะแอกทีฟในสถานะต่ำ (low) ต้องมีตัวต้านทางต่อเข้ากับไฟเลี้ยงไว้ ส่วนของการติดต่อกับ RS232 จะต่อ \overline{BIO} และ XF ส่วนสัญญาณนาฬิกาของระบบจะใช้คริสตอลขนาด 40 Mhz ต่อเข้ากับ \overline{CLKIN} ในส่วนของ $\overline{CLKOUT1}$ จะต่อไปยัง TLC32040

การติดต่อกับหน่วยความจำจะใช้แอกเคเรสบีต A0 - A15 จะอ่านและเขียน โดยกำหนดที่ขา R/W, RD, WE และ STRB ในการติดต่อกับ TLC32040 เป็นการติดต่อบบอนุกรมโดยมีขา DR สำหรับรับข้อมูลและขา DX สำหรับส่งข้อมูลโดยกำหนดสัญญาณที่ CLKR และ CLX ในการติดต่อกับจะติดต่อกับเฟรม โดยกำหนดเฟรมที่ FSR และ FSX กำหนดเฟรมในการรับและเฟรมในการส่งตามลำดับ

3.1.2 วงจรส่วนการติดต่อกับ RS232

การติดต่อกับ PC ผ่านทางพอร์ทอนุกรม RS232 ซึ่งแสดงดังรูปที่ 3.2



รูปที่ 3.2 แสดงการติดต่อระหว่าง บอร์ด DSP และ PC โดยผ่านพอร์ท RS232

3.1.3 วงจรส่วนติดต่อกับ TLC32040

จากที่ได้กล่าวมาแล้ว การติดต่อระหว่าง TMS320C50 กับ TLC32040 จะผ่านทางพอร์ตอนุกรม โดยขาที่ใช่จะเป็น DX, DR, SFR และ CLK สัญญาณนาฬิกาของ TLC32040 จะโคมมาจาก TMS320C50 ทาง $TOUT$

ส่วนในการติดต่อกับสัญญาณอนาลอกภายนอกจะเข้ามาทาง $AIN+$ หรือ $AUXIN+$ และ $AUXIN-$ เข้ามายัง TLC32040 ในการส่งข้อมูลอนาลอก จะส่งออกทาง $OUT+$, $OUT-$

TLC32040 บนบอร์ดจะมีลักษณะดังนี้คือ ใ้ใช้ในการแปลง A/D และ D/A ขนาด 14 บิต สามารถเปลี่ยนการเชื่อมต่อทั้งหมุดของ A/D, D/A และความถี่ฟิลเตอร์ได้

3.1.4 วงจรส่วนติดต่อกับหน่วยความจำ

เนื่องจากบอร์ดมี PROM เบอร์ 27PC256 ซึ่งเก็บบูตโหลดเคอร์โวล์ และส่วนของการติดต่อจะใ้แอดเดรส $A0 - A14$ และบัสข้อมูล $D0 - D7$ ในการอ่านใ้ขา \overline{RD} และ \overline{OE} โดยการเลือกชิปที่ \overline{CE} ทาง \overline{BR}

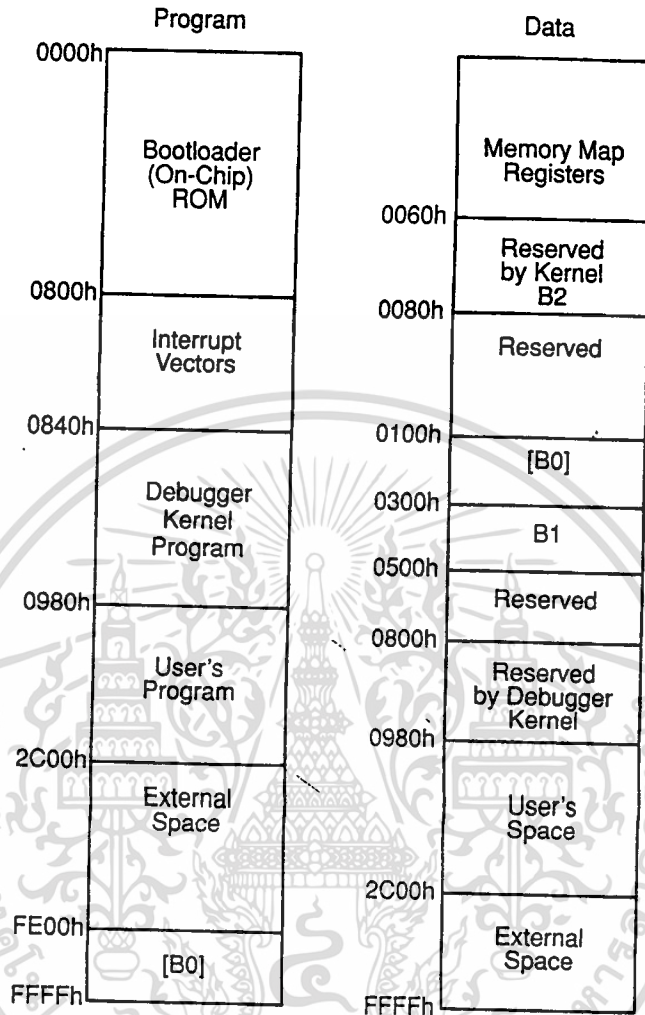
ในส่วนของ RAM ที่ใ้ จะใ้ภายใน TMS320C50 เอง ซึ่งมีขนาด 9 K สำหรับหน่วยความจำโปรแกรม และ 9 K สำหรับหน่วยความจำข้อมูล ซึ่งในแต่ละแอดเดรสก็จะถูกใ้งานต่าง ๆ ตามรูปที่ 3.3

3.1.5 วงจรส่วนไฟเลี้ยงและหัวต่อขยายบอร์ด

บอร์ดทำงานได้โดยใ้ไฟ ± 5 V โดยเรกติไฟ (rectifier) ไฟเข้ามา 9 V จากหม้อแปลงในการทำให้แรงดันคงที่ใ้ใ้ IC LM7805 สำหรับไฟบวก และใ้ IC LM7905 สำหรับไฟลบ ส่วนการขยายบอร์ดหรือส่วนที่สามารถต่อกับภายนอกได้จะมีถึง 5 ส่วน (JP1-JP5) ซึ่งเป็นการต่อกับขาของ TMS320C50 และ TLC32040 ทั้งหมด

3.2 การสร้างโปรแกรมเพื่อใ้กับ DSK

1. ทำการสร้างไฟล์หลัก (source file) สำหรับโปรแกรม เช่น exam.asm
2. แปลงไฟล์หลัก (source file) โดยใ้ DSK แอสเซมเบอร์ ซึ่งมีคำสั่งดังนี้
dsk5a exam.asm
3. เมื่อต้องการ RUN โปรแกรมที่ทำการแอสเซมเบอร์แล้วออกทางเอาต์พุต มีคำสั่งดังนี้

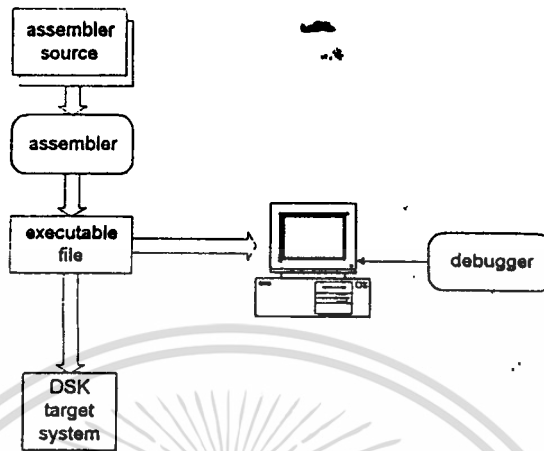


รูปที่ 3.3 แสดงหน่วยความจำภายใน c'50 DSK

dsk5l exam c[1,2]

ให้เลือกว่าจะให้ออกที่ COM1 หรือ COM2 ตามพอร์ตที่เราต่อ

4. หากต้องการตรวจแก้ไขโปรแกรมโดยใช้ดีบักเกอร์ ก็ทำได้โดยใช้โปรแกรม dsk5d.exe ซึ่งได้ให้มากับบอร์ดแล้ว



รูปที่ 3.4 แสดงขั้นตอนการสร้างโปรแกรม

3.3 TMS320C50 เป็นไมโครโปรเซสเซอร์ที่ทำงานด้าน DSP (Digital Signal Processing) ซึ่งตระกูล TMS320 จะมีอยู่หลายเบอร์ เช่น TMS320C50 , TMS320C51 และ TMS320C53 ซึ่งเป็นการนำเอาสถาปัตยกรรมของ 'C25 มาปรับปรุงให้ดีขึ้น ทั้งด้านความเร็วและความสะดวกอื่น ๆ

3.3.1 จุดเด่นของ TMS320C50

1. มีแรมบนบอร์ด 10K เวิร์ด
2. ทำงานได้เร็ว คือ 30 - 50 nS ต่อหนึ่งคำสั่ง
3. ใช้งานแทน 'C1X และ 'C2X ได้
4. มีแรมสำหรับโปรแกรมข้อมูลขนาด 9K x 16 บิต
5. มีรอมขนาด 2K x 16 บิต สำหรับการบูตตอนเริ่มต้น
6. สามารถต่อหน่วยความจำข้างนอกได้ถึง 224K x 16 บิต ซึ่งประกอบด้วยหน่วยความจำสำหรับเก็บโปรแกรม 64K หน่วยความจำเก็บข้อมูล 64K สำหรับ I/O และอื่น ๆ อีก 64K
7. มี ALU (Arithmetic Logic Unit) ACC (Accumulator) และ ACCB (Accumulator Buffer) ขนาด 32 บิต
8. มี PLU (Parallel Logic Unit) ขนาด 16 บิต

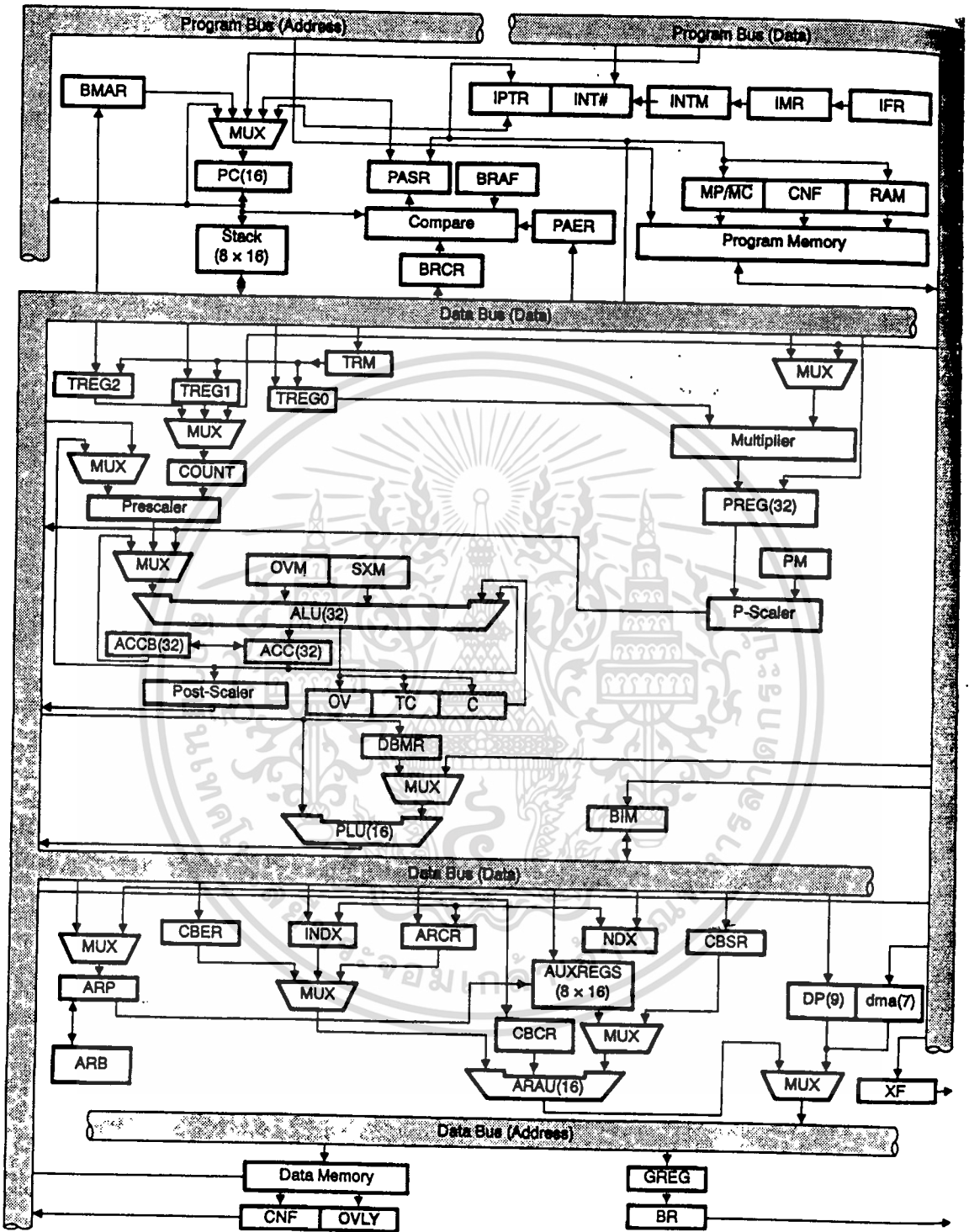
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูอาจารย์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. มีคำสั่งในการคูณ 16 บิต ที่ทำงาน 1 ไซเคิล
10. มีรีจิสเตอร์ 8 ตัว ในการคำนวณและเก็บค่า
11. มี สแต็ก (Stack)
12. มีคำสั่งสำหรับการเลื่อนบิต (shift) ตั้งแต่ 0 - 16 บิต
13. อ่างแอสเครตแบบเซอร์คูลาร์ (circular) โดยการใส่เซอร์คูลาร์บัฟเฟอร์ (circular buffer)
14. มีคำสั่งสำหรับการทำซ้ำโดยเฉพาะสำหรับการเคลื่อนย้ายบล็อกภายใน คำสั่งเดียว
15. มีคำสั่งเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำข้อมูลและหน่วยความจำ โปรแกรม
16. มีพอร์ตอนุกรมส่งแบบฟูลดูเพล็กซ์ (full duplex) สำหรับ C50 กับอุปกรณ์อื่น ๆ
โดยะแกรมของ TMS320C50 แสดงดังรูปที่ 3.5
17. มี TDM (Time division multiple) ของพอร์ตอนุกรม
18. สามารถกำหนดสัญญาณนาฬิกาโดยใช้ไทม์เมอร์ (Timer) , เคาน์เตอร์ (Counter)
19. สามารถใช้ซอร์ฟแวร์ตั้งได้ทั้ง หยุด (Stop) , เริ่ม (Start) และ รีเซ็ต (Reset)
20. มีพอร์ต I/O ได้ถึง 64 K และมี 16 ตำแหน่ง สำหรับการเข้าถึงหน่วยความจำ
21. ทำงานแบบไปป์ไลน์ (pipeline)
22. สามารถผลิตสัญญาณนาฬิกา โดยการหารสัญญาณนาฬิกาที่จ่ายให้ CPU
23. ใช้เทคโนโลยีของ ซิมอส (CMOS) และใช้ไฟเลี้ยงเพียง 5 โวลต์

สถาปัตยกรรมของ TMS320C50 สร้างขึ้นมาเพื่อความเร็วในการทำงานด้วย DSP และเพื่อให้การทำงานของบัสไม่ขึ้นต่อกัน จึงแยกเป็นบัสโปรแกรม (program bus) และ บัสข้อมูล (Data bus) ออกจากกัน โดยบัสโปรแกรมจะเป็นทางเข้าของรหัสคำสั่ง และ โอเปอร์เรนด์ของคำสั่ง ส่วนบัสข้อมูลจะเชื่อมต่อโดยตรงระหว่างหน่วยความจำที่ใส่เก็บข้อมูลกับวงจรการทำงานประมวลผล เช่น ALU และ AR0 - AR7 ซึ่งโครงสร้างการคำนวณทางคณิตศาสตร์นี้ยึดหลักการให้ทำงานด้วยประสิทธิภาพ เช่น การเลื่อนบิต (shift) การคูณ และ คำสั่งทางลอจิก

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การนำเอกสารนี้ไปใช้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 บล็อกไดอะแกรมของ TMS320C50

3.3.2 ตำแหน่งงานและหน้าที่การทำงานของ TMS 320C50

ตำแหน่งงานและหน้าที่การทำงานของ TMS320C50 แสดงดังตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1 แสดงตำแหน่งขาและหน้าที่การทำงานของ TMS320C50

สัญญาณ	ขา	สถานะ	การทำงาน
กลุ่มบัสแอดเดรสและบัสข้อมูล			
A15(MSB)	77	I/OZ	เป็นบัสแบบขนาน(Parallel Address Bus) ใช้สำหรับชี้ตำแหน่งของหน่วยความจำข้อมูลและหน่วยความจำโปรแกรม หรือ I/O ภายนอก เมื่ออยู่ใน โหมดโฮลด์ (hold mode) จะเป็นอิมพีแดนซ์สูง (high impedance) สัญญาณเหล่านี้ใช้เป็นอินพุต สำหรับ DMA ภายนอกของแรมภายใน (on-chip single access RAM) ซึ่งจะเป็อินพุต เมื่อ \overline{HOLDA} และ \overline{BR} ถูกขับ (drive) ให้เป็นสถานะต่ำ (low)
A14	76		
A13	75		
A12	74		
A11	73		
A10	72		
A9	64		
A8	63		
A7	62		
A6	61		
A5	60		
A4	59		
A3	58		
A2	57		
A1	56		
A0(LSB)	55		
D15(MSB)	6	I/OZ	เป็นบัสข้อมูลแบบขนาน (parallel data bus) ใช้ส่งผ่านข้อมูลระหว่างซีพียูหลักกับหน่วยความจำข้อมูล/โปรแกรมภายนอก หรืออุปกรณ์ I/O เมื่อไม่มีเอาต์พุตสัญญาณเหล่านี้จะเป็นอิมพีแดนซ์สูง หรือเมื่อขา \overline{RS} หรือ \overline{HOLD} อยู่ในสภาวะต่ำ (Active low) และขา \overline{OFF} เป็นสถานะต่ำ นอกจากนี้ยังใช้สำหรับ DMA ภายนอกแรม (single access RAM)
D14	7		
D13	8		
D12	9		
D11	10		
D10	11		
D9	12		
D8	13		

สัญญาณ	ขา	สถานะ	การทำงาน
D7	23		
D6	24		
D5	25		
D4	26		
D3	27		
D2	28		
D1	29		
D0	30		
กลุ่มสัญญาณควบคุมหน่วยความจำ			
\overline{DS}	89	O/Z	เลือกหน่วยความจำข้อมูล/โปรแกรมและ I/O ปกติมีสถานะสูงแต่
\overline{PS}	91		เมื่อเป็นสถานะต่ำจะเป็นการติดต่อภายนอกเมื่อ \overline{OFF} อยู่ใน
\overline{IS}	90		สถานะต่ำจะอยู่ในสถานะอิมพีแดนซ์สูง
READY	128	I	สัญญาณข้อมูลพร้อม(Data ready input) ไรแสดงเมื่ออุปกรณ์ภายนอกส่งข้อมูลเรียบร้อยแล้ว และเมื่อยังทำงานไม่เสร็จ(READ=0) จะมีการรอ 1 ไซเคิล (wait 1 cycle) และเรียกหา READY อีกครั้ง ในสภาวะปกติหา READY จะทำงานหลังจากที่มีสัญญาณ \overline{BR}
R/\overline{W}	92	I/O/Z	สัญญาณอ่าน/เขียน(read/write signal) เป็นสัญญาณควบคุมการอ่านและเขียนข้อมูล จะเป็นสถานะอิมพีแดนซ์สูง เมื่ออยู่ในโฮลด์โหมค ถูกใช้ใน DMA ของแรมภายนอก เมื่อ \overline{HOLDA} และ \overline{IAQ} อยู่ในสภาวะต่ำ ไรแสดงทิศทางของบัสข้อมูลสำหรับ DMA อ่าน (read อยู่ในสถานะสูง)และเขียน (write อยู่ในสถานะต่ำ)
\overline{STRB}	93	I/O/Z	สัญญาณสโตรบ(strob signal) ปกติมักอยู่ในสถานะสูง จะเป็นสถานะต่ำเมื่อค่าของบัสภายนอกเป็นอิมพีแดนซ์สูง ในโฮลด์โหมคเมื่อ \overline{HOLDA} และ \overline{IAQ} แยกที่สัญญาณนี้จะไรเลือกการเข้าถึงหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ	ขา	สถานะ	การทำงาน
\overline{RD}	82	O/Z	สัญญาณเลือกอ่าน(read select) ขานี้จะทำงานเมื่อมีการอ่าน จะต่อโดยตรงกับ OE ของอุปกรณ์ภายนอก สัญญาณนี้จะใช้ในการอ่านค่าหน่วยความจำโปรแกรม/ข้อมูล และ I/O ภายนอก เป็นอิมพีแดนซ์สูงเมื่ออยู่ในโฮลด์โหมด
\overline{WE}	83	O/Z	สัญญาณเขียน (write enable) จะใช้สำหรับการเขียนค่าในหน่วยความจำโปรแกรม/ข้อมูล และ I/O ภายนอกทั้งหมด เป็นอิมพีแดนซ์สูงเมื่ออยู่ในโฮลด์โหมด
กลุ่มสัญญาณมัลติโปรเซสซิง			
\overline{HOLD}	129	I	สัญญาณโฮลด์ (hold input) เป็นสัญญาณที่ใช้เพื่อแสดงว่ากำลังมีการติดต่อกับบัสตำแหน่ง, บัสข้อมูล และ บัสควบคุม เมื่อถูกตอบรับ (acknowledge) โดย \overline{CSX} จะอยู่ในสถานะอิมพีแดนซ์สูง
\overline{HOLDA}	108	O/Z	สัญญาณตอบรับสัญญาณโฮลด์ (hold acknowledge signal) ทั้งบัสตำแหน่ง, บัสข้อมูล และบัสควบคุมอยู่ในสถานะอิมพีแดนซ์สูง
\overline{BR}	94	I/O/Z	สัญญาณการขอใช้บัส(bus request signal) แสดงเมื่อมีการติดต่อกับหน่วยความจำข้อมูล สัญญาณจากขานี้ใช้กับหน่วยความจำข้อมูลที่วางได้ 32 K เวิร์ดเมื่อ \overline{HOLDA} อยู่ในสถานะต่ำ สัญญาณจากขานี้ใช้กับ \overline{DMA} ของแรมภายนอก BR จะเป็นสถานะต่ำเมื่อติดต่อกับแรมภายนอก
\overline{IAQ}	1	O/Z	สัญญาณรับคำสั่ง (instruction acquisition signal) จะแสดงค่าสถานะต่ำ เมื่อมีการเข้าถึงคำสั่งที่อยู่บนแอดเดรสบัส ใช้กับ \overline{DMA} ของแรมภายนอกเมื่อ \overline{HOLDA} อยู่ในสถานะต่ำ
\overline{BIO}	130	I	สัญญาณควบคุมบรานซ์ (branch control input) ถ้าเป็นสถานะต่ำ จะเป็นการให้ทำคำสั่งที่เป็นเงื่อนไข สัญญาณนี้จะทำงานเมื่อมีการนำคำสั่ง (fetch) ที่เป็นเงื่อนไข
\overline{XF}	109	O/Z	สัญญาณติดต่อกับภายนอก (external flag output) ถูกเซ็ตให้เป็นสถานะสูงหรือสถานะต่ำ โดยคำสั่งพิเศษหรือโดยโหลดค่าในสเตตริจิสเตอร์ (ST1) เมื่อ รีเซ็ต ขานี้จะเป็นสถานะสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ	ขา	สถานะ	การทำงาน									
\overline{LACK}	112	O/Z	สัญญาณตอบรับอินเทอร์รัพต์ (interrupt acknowledge signal) แสดงค่าเมื่อรับค่าอินเทอร์รัพต์และโปรแกรมเคาท์เตอร์ จะนำค่าอินเทอร์รัพต์เวกเตอร์ (interrupt vector) ซึ่งกำหนดโดย A15 -A0									
การอินนิเชียล,อินเทอร์รัพต์ และคำสั่งรีเซ็ต												
INT4 INT3 INT2 INT1	41 40 39 38	I	สัญญาณอินเทอร์รัพต์จากผู้ใช้ภายนอก (external user interrupt input) กำหนดโดยรีจิสเตอร์ควบคุมอินเทอร์รัพต์ (interrupt mask register) และบิตอินเทอร์รัพต์โหมด (interrupt mode bit) สามารถรีเซ็ตผ่านรีจิสเตอร์บอกอินเทอร์รัพต์ (interrupt flag register)									
\overline{NMI}	42	I	สัญญาณนอน-มาร์สเคเบิลอินเทอร์รัพต์ (non maskable interrupt) เป็นอินเทอร์รัพต์ภายนอก ไม่สามารถควบคุมโดย INTM หรือ MR เมื่อ \overline{NMI} ทำงานจะมีการอินเทอร์รัพต์									
MC / \overline{MP}	5	I	ขาเลือกโหมดไมโครโปรเซสเซอร์/ไมโครคอมพิวเตอร์ (microprocessor / microcomputer mode select pin) ถ้าเป็นสถานะต่ำ (microcomputer mode) จะทำให้โปรแกรมรอมภายในส่งไปยังหน่วยความจำโปรแกรม (program memory space) ในโหมดไมโครโปรเซสเซอร์									
สัญญาณออสซิลเลเตอร์/ไทเมอร์ และ CLKIN1/2												
CLKOUT1	110	O/Z	สัญญาณนาฬิกาส่งออก (master clock output signal หรือ CLKIN2 frequency) มีค่าไซเคิลเท่ากับอัตราแมชชีนไซเคิล (machine cycle) ของซีพียู									
CLKMD1	71	I	<table border="0" style="width: 100%;"> <tr> <td style="text-align: center;"><u>CLKMD1</u></td> <td style="text-align: center;"><u>CLKMD2</u></td> <td></td> </tr> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">0</td> <td>สัญญาณนาฬิกาภายนอกเป็นสัญญาณนาฬิกาเข้าจากขา X2/CLKIN ทำให้ออสซิลเลเตอร์ (oscillator) ภายใน และ PLL disable</td> </tr> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">1</td> <td>สำหรับตรวจสอบ</td> </tr> </table>	<u>CLKMD1</u>	<u>CLKMD2</u>		0	0	สัญญาณนาฬิกาภายนอกเป็นสัญญาณนาฬิกาเข้าจากขา X2/CLKIN ทำให้ออสซิลเลเตอร์ (oscillator) ภายใน และ PLL disable	0	1	สำหรับตรวจสอบ
<u>CLKMD1</u>	<u>CLKMD2</u>											
0	0	สัญญาณนาฬิกาภายนอกเป็นสัญญาณนาฬิกาเข้าจากขา X2/CLKIN ทำให้ออสซิลเลเตอร์ (oscillator) ภายใน และ PLL disable										
0	1	สำหรับตรวจสอบ										

สัญญาณ	ขา	สถานะ	การทำงาน
			<p>1 0 เป็นสัญญาณนาฬิกาอินพุต (input clock) สำหรับ CLKIN2 ทำให้ออสซิลเลเตอร์ภายในหยุดทำงานและ PLLทำงานแทน</p> <p>1 1 เป็นสัญญาณนาฬิกาอินพุตสำหรับขา X2/CLKIN1 ทำให้ออสซิลเลเตอร์ภายในทำงานและ PLL ภายในไม่ทำงาน</p>
X2/CLKIN	96	I	ขาอินพุตสำหรับออสซิลเลเตอร์ภายใน (input pin to internal oscillator from crystal) ถ้าออสซิลเลเตอร์ภายในไม่ถูกใช้ สัญญาณนาฬิกาจะเป็นอินพุตสำหรับอุปกรณ์บนขานี้แมชชีน-ไซเคิลภายในเป็นครึ่งหนึ่งของอัตรา CLK
X1	97	O	เป็นขาเอาต์พุตของออสซิลเลเตอร์ภายในสำหรับคริสตัล ถ้าไม่ใช้ออสซิลเลเตอร์ภายในจะ ไม่มีการต่อกับขานี้
CLKIN2	95	I	เป็นขาอินพุตสำหรับสัญญาณนาฬิกาสำหรับขั้วอัตราแมชชีน (machine rate)
TOUT	122	O	เอาต์พุตไทม์เมอร์ (timer output) ขานี้ให้สัญญาณพัลส์เมื่อไทม์เมอร์ภายใน (on-chip timer) นับถึง 0 ความกว้างพัลส์เท่ากับ CLKOUT 1 ไซเคิล
สัญญาณพอร์ตคอนนุกรม			
CLKR	46	I	เป็นขาที่รับสัญญาณนาฬิกาจากข้างนอกเพื่อกำหนดให้การรับข้อมูล (DR/TDR) เข้าไปเก็บไว้ที่ RSR (serial port receive shift register) แต่ถ้าขานี้ไม่ใช้สามารถที่จะใช้เป็นขาอินพุตของ IN0 ของ SPC/TSPC รีจิสเตอร์ได้
CLKRT	126	I	
CLKX	124	I/O/Z	เป็นขาที่แสดงสัญญาณนาฬิกาจากข้างนอกเพื่อกำหนดให้ DR/TDR ส่งข้อมูลไปที่ DX/TDX CLKX จะเป็นอินพุตถ้า MCM บิต ที่การควบคุมพอร์ตคอนนุกรม มีค่าเป็น 0 และอาจจะจับความถี่เป็น 1/4 CLKOUT1 เมื่อ MCM เป็น 1 ถ้าขานี้ไม่ใช้สามารถที่จะทำเป็นอินพุตของบิต IN1ของ SPC/TSPC รีจิสเตอร์

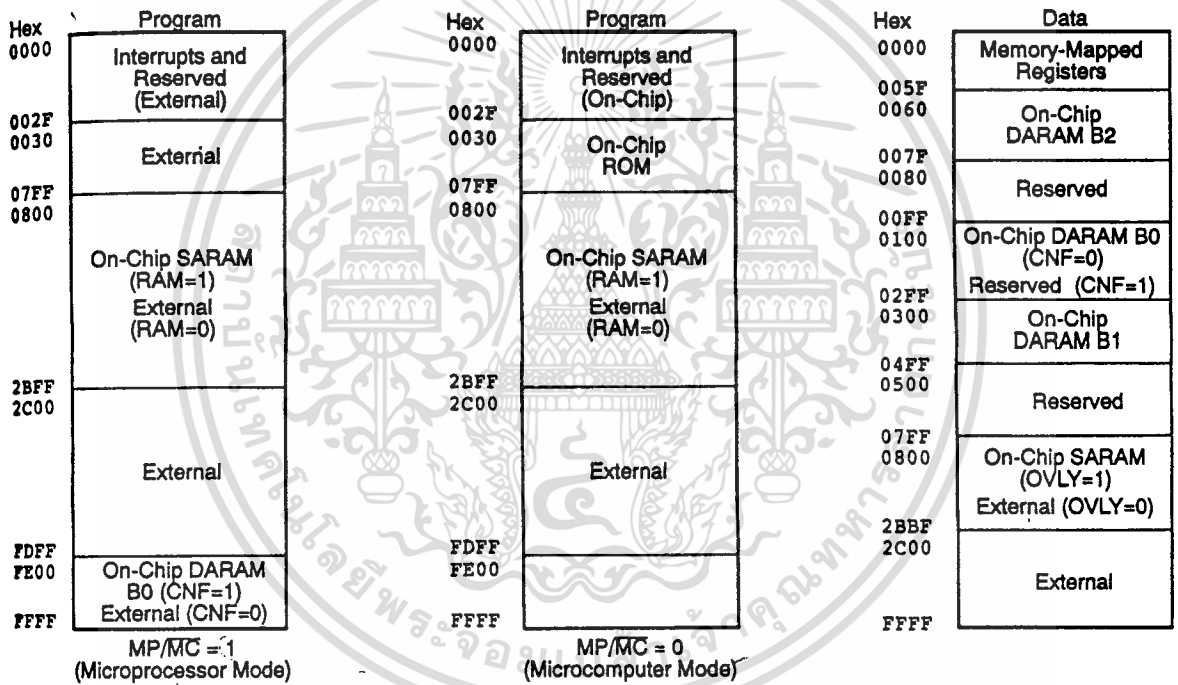
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ	ขา	สถานะ	การทำงาน
DR	43	I	เป็นขาเพื่อรับสัญญาณข้อมูล ซึ่งเมื่อรับมาแล้วจะเก็บไว้ที่ RSR (serial port receive shift register)
TDR	44	I	
DX	106	O/Z	เป็นขาเพื่อส่งสัญญาณข้อมูล ซึ่งข้อมูลจะส่งจาก XSR (serial port transmit shift register)
TDX	107		
FSR	45	I	แสดงสัญญาณการพร้อมของเฟรม (Frame synchronization) รับสัญญาณอินพุต TFSR จะเป็นไค้ทั้ง อินพุต/เอาต์พุต (TADD) เมื่อพอร์ตคอนนุกรมอยู่ในโหมด TDM
TFSR/ TADD	125	I/O/Z	
FSX TFSX/TFRM	104 105	I/O/Z I/O/Z	
TCK	34	I	สัญญาณนาฬิกาตรวจสอบ JTAG (JTAG test clock) เป็นสัญญาณนาฬิกาแบบฟรีรันนิ่ง (free running) ซึ่งมีค่าควิตีไซเคิล (duty cycle 50 %) การเปลี่ยน TAP (test access port) ซึ่งเป็นอินพุตสัญญาณนาฬิกาจะควบคุม TAP รีจิสเตอร์คำสั่ง (instruction register) หรือเลือกการทดลองรีจิสเตอร์ข้อมูล (data register) ที่ขอขาขึ้นของ TCK ในการเปลี่ยน TAP จะเป็นสัญญาณเอาต์พุต จะปรากฏที่ขอขาลงของ TCK
TDI	67	I	เป็นสัญญาณนาฬิกาเพื่อเลือกรีจิสเตอร์ในขอขาขึ้นของ TCK
TDO	100	O/Z	เป็นการทดสอบเอาต์พุตข้อมูลในขอขาลงของ TCK
TMS	31	I	เป็นการเลือกโหมดทดสอบ JTAG และเป็นสัญญาณนาฬิกาอินพุตที่ทดสอบพอร์ตตรวจสอบการเข้าถึง (test access port (TAP)) จะทำงานที่ขอขาขึ้นของ TCK
\overline{TRST}	2	I	ทดสอบการรีเซ็ตจะเป็นสถานะสูง
EMUO	118	I/O/Z	ขาอิมูเลเตอร์ 1 / ขาหยุดการทำงานของเอาต์พุต (emulator pin 1/disable all output) จะทำงานที่สถานะต่ำ
$\overline{EMU1/OFF}$	119		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.8 การจัดหน่วยความจำของ TMS320C50

TMS320C50 จะมีการแบ่งหน่วยความจำเป็นส่วนของหน่วยความจำโปรแกรมและหน่วยความจำข้อมูล ตามรูป 3.6



รูปที่ 3.6 แสดงการเข้าถึงหน่วยความจำของ TMS320C50

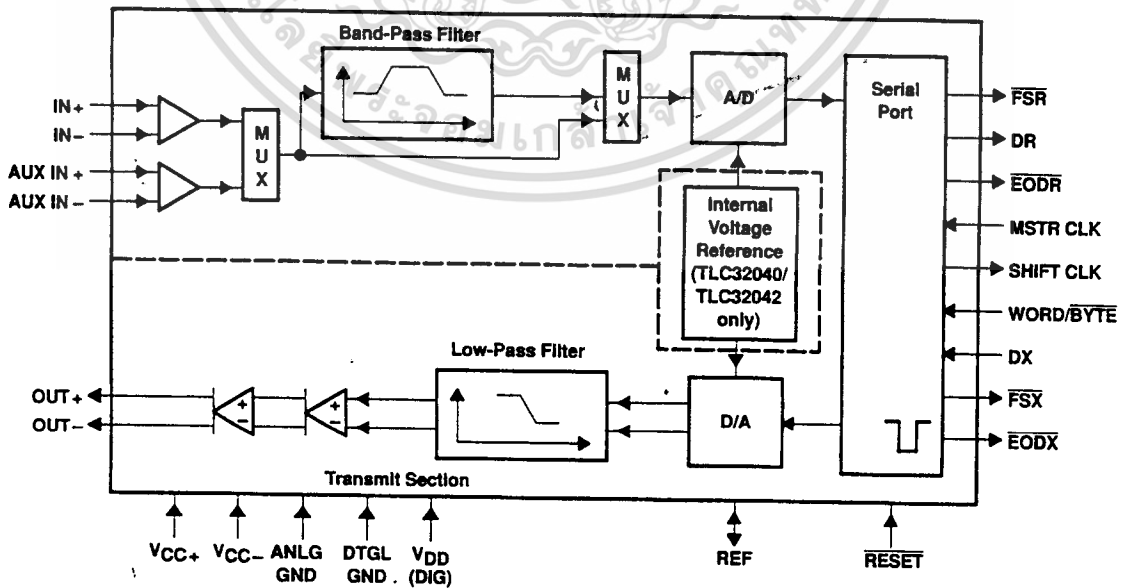
3.4 วงจรอินเทอร์เฟซสัญญาณอนาล็อก TLC32040

TLC32040 เป็นชิพซีเอ็มอส (CMOS Chip) ที่ใช้เชื่อมต่อกับ TMS320C50 ในการทำงานประมวลผลทางด้าน DSP

3.4.1 ลักษณะสำคัญของ TLC32040 มีดังนี้

- ใช้เทคโนโลยีการผลิต Advanced LinCMOS
- ความละเอียดของ ADC และ DAC เป็น 14 บิต
- สามารถเปลี่ยนอัตราแซมปลิงของ ADC และ DAC ได้ถึง 19,200 ครั้ง/วินาที
- มี Switched Capacitor Antialiasing Input Filter และ Output Reconstruction Filter
- มีพอร์ตอนุกรมสำหรับติดต่อโดยตรงกับ TMS3211 , TMS320C17 , TMS320C20 และ TMS320C25 DSP
- สามารถปรับอัตราการแปลงของ ADC และ DAC ได้โดยใช้ซอฟต์แวร์ควบคุม

ฟังก์ชันโคอะแกรมแสดงดังรูปที่ 3.7



เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 3.7 แสดงฟังก์ชันโคอะแกรมของ TLC32040 ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 ตำแหน่งขาและหน้าที่การทำงานของแต่ละขา

ตารางที่ 3.2 แสดงตำแหน่งขาและหน้าที่การทำงานของแต่ละขา

ชื่อ	หมายเลข	I/O	คำอธิบาย
ANLG GND	17,18		กราวด์อนาล็อก (แยกกับกราวด์ดิจิทัล)
AUX IN+	24	I	อินเวอร์ตติ้งออกซิลารีอินพุต(noninverting auxiliary input)
AUX IN-	23	I	อินเวอร์ตติ้ง ออกซิลารีอินพุต (inverting auxiliary input)
DGTL GND	9		กราวด์ดิจิทัล
DR	5	O	ใช้สำหรับส่งเอาต์พุต ADC จาก AIC (analog interface circuit) ไปยัง 'c50 ผ่านทางพอร์ตอนุกรม(ต้องซิงค์กับ SHIFT CLK)
DX	12	I	ใช้สำหรับรับอินพุต DAC หรือคำสั่งการควบคุมจาก 'C50 ซึ่งการส่งผ่านทางพอร์ตอนุกรมจะต้องซิงค์กับ SHIFT CLK
<u>EODR</u>	3	O	สัญญาณหยุดรับข้อมูล (End of data receive) ในการติดต่อผ่านพอร์ตอนุกรมในโหมดเวิร์ด (word mode) สัญญาณ <u>EODR</u> จะอยู่ในสถานะต่ำทันทีเมื่อ 16 บิตของเอาต์พุต A/D ได้ถูกส่งจาก AIC ไปยัง 'C50 ซึ่งสามารถใช้สัญญาณนี้ในการอินเตอร์รัพท์ไมโคร โปรเซสเซอร์ให้ทราบว่าสิ้นสุดการติดต่อแล้ว หรือใช้สไตรบ และ ให้รีจิสเตอร์เลื่อนข้อมูลออก (enable external serial to parallel shift register) ก็ได้ แต่ถ้าเป็นโหมดไบต์ (byte mode) สัญญาณ <u>EODR</u> จะอยู่ในสถานะต่ำ หลังจากไบต์แรกได้ส่งไปยัง 'C50 แล้ว และยังคงรักษาสถานะต่ำจนกระทั่งไบต์ที่สองได้ส่งไป ทั้งนี้ก็เพื่อให้รู้ว่าไบต์แรกหรือไบต์ที่สองออกไป
<u>EODX</u>	11	O	สัญญาณหยุดส่งข้อมูล (End of data transmit) คล้ายกับ <u>EODR</u> ซึ่งจะบอกให้ทราบว่าการติดต่อจาก 'C50 ไปยัง AIC นั้นเสร็จแล้ว ทั้งในโหมดเวิร์ด และ โหมดไบต์ ก็คล้ายกับ <u>EODR</u>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อ	หมายเลข	I/O	คำอธิบาย
\overline{FSR}	4	O	สัญญาณซิงค์การรับ (Frame sync receive) ในการติดต่อทางพอร์ตอนุกรม \overline{FSR} จะมีสถานะต่ำตลอดการส่งจาก AIC ไปยัง 'C50 (โดยส่งผ่านขา DR) ซึ่งบิตแรกที่จะส่งต้องพร้อมอยู่ที่ขา DR ก่อน \overline{FSR} จะ LOW
\overline{FSX}	14	O	สัญญาณซิงค์การส่ง (Frame sync transmit) เมื่อสัญญาณนี้อยู่ในสถานะต่ำ พอร์ตอนุกรม 'C50 จะส่งบิตไปยัง AIC โดยส่งมาที่ขา DX ในการติดต่ออนุกรมทุกโหมด \overline{FSR} จะมีสถานะต่ำตลอดการส่ง
IN+	26	I	นอนอินเวอร์ตติ้ง อินพุท (Noninverting input)
IN-	25	I	อินเวอร์ตติ้ง อินพุท (Inverting input)
MSTR CLK	6	I	สัญญาณนาฬิกามาสเตอร์ (master clock) จะใช้การควบคุมทุกส่วนภายใน AIC ไม่ว่าจะเป็นสัญญาณนาฬิกาเลื่อน (shift clock), สัญญาณนาฬิกาควบคุมฟิวดเตอร์ (switched capacitor filter clock), A/D และ D/A ไทม์มิ่ง
OUT+	22	O	นอนอินเวอร์ตติ้ง เอาท์พุท (Noninverting output)
OUT-	21	O	อินเวอร์ตติ้ง เอาท์พุท (Inverting output)
REF	8	I/O	สำหรับ TLC32040 และ TLC32042 แรงดันอ้างอิงภายในจะถูกส่งออกมาที่ขานี้ แต่ถ้าเป็น TLC32040, TLC32041 และ TLC32042 แรงดันอ้างอิงจากภายนอกจะต้องถูกต่อเข้าที่ขานี้
\overline{RESET}	2	I	รีเซ็ตจะทำการตั้งค่า TA,TA',TB,RA,RA',RB และรีจิสเตอร์ควบคุมให้เป็นค่าเริ่มต้น รวมทั้งการติดต่อทางพอร์ตอนุกรมระหว่าง AIC และ DSP
SHIFT CLK	10	O	สัญญาณนาฬิกาเลื่อนจากการหารความถี่ของสัญญาณนาฬิกามาสเตอร์ด้วย 4 ซึ่งสัญญาณนี้จะใช้ในการติดต่อทางพอร์ตอนุกรม
VDD	7		ไฟเลี้ยงวงจรดิจิทัล (Digital supply voltage) 5V \pm 5%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อ	หมายเลข	I/O	คำอธิบาย
Vcc+	20		ไฟเลี้ยงวงจรรอานาลอก้านบวก 5V \pm 5%
Vcc-	19		ไฟเลี้ยงวงจรรอานาลอก้านลบ -5V \pm 5%
<u>WORD/BYTE</u>	13	O	<p>ขานี้จะทำงานร่วมกับรีจิสเตอร์ควบคุมเพื่อใช้ในการเลือกโหมดการติดต่ออนุกรม ซึ่งมี 4 แบบดังนี้-</p> <p><u>การติดต่อแบบ อะซิงโครนัส</u></p> <p><u>ในโหมดไบต์ (WORD/BYTE = low)</u></p> <p>พอร์ตอนุกรมจะติดต่อโดยตรงกับ 'C50 และจะติดต่อทีละ 8 บิต 2 ครั้ง ซึ่งมีขั้นตอนการทำงานดังนี้</p> <ol style="list-style-type: none"> 1. <u>FSX</u> หรือ <u>FSR</u> อยู่ในสถานะต่ำ 2. 8 บิตแรกถูกส่งออกไป หรือรับเข้ามา 3. <u>EODX</u> หรือ <u>EODR</u> อยู่ในสถานะต่ำ 4. <u>FSX</u> หรือ <u>FSR</u> high ประมาณ 4 สัญญาณนาฬิกา เลื่อนแล้วอยู่ในสถานะต่ำ 5. บิตต่อมา (ไบต์ที่สอง) ถูกส่งหรือรับเข้ามา 6. <u>EODX</u> หรือ <u>EODR</u> อยู่ในสถานะสูง 7. <u>FSX</u> หรือ <u>FSR</u> อยู่ในสถานะสูง <p><u>ในโหมดเวิร์ด</u></p> <p>พอร์ตอนุกรมจะต่อตรงกับพอร์ตอนุกรมของ 'C50 และมีการติดต่อครั้งเดียว 16 บิต ซึ่งมีขั้นตอนการทำงานดังนี้</p> <ol style="list-style-type: none"> 1. <u>FSX</u> หรือ <u>FSR</u> อยู่ในสถานะต่ำ 2. 16 บิตถูกส่งหรือรับเข้ามา 3. <u>FSX</u> หรือ <u>FSR</u> อยู่ในสถานะสูง 4. <u>EODX</u> หรือ <u>EODR</u> อยู่ในสถานะต่ำ
<u>WORD/BYTE</u>	13	O	<p><u>การติดต่อแบบซิงโครนัส</u></p> <p>ในกรณีนี้ แบนด์พาส ฟิลเตอร์ (bandpass filter) และอัตรา การแปลง A/D จะถูกกำหนดจาก TX เคนำเตอร์ A , TX เคนำเตอร์ B และ TA , TA' และ TB แทน ส่วนในการติดต่อมีขั้นตอนเหมือนกับการติดต่อแบบอะซิงโครนัส</p>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.4.8 การทำงานของ TLC32040

3.4.3.1 อินพุตอนาล็อก (analog input) อนาล็อกอินพุตมี 2 กลุ่ม คือ IN+ , IN- และ AUX IN+ , AUX IN- ซึ่งสามารถเลือกใช้กลุ่มใดกลุ่มหนึ่งโดยจะใช้ใน แบบ ดิฟเฟอเรนเชียล (differential) หรือ ซิงเกิลเอนด์ (single ended) และค่าเกณฑ์ สำหรับ IN+ , IN- ,AUX IN+ และ AUX IN- สามารถใช้โปรแกรมตั้งค่าได้ (มี 3 ค่า คือ 1 , 2 และ 4) การเลือกใช้ กลุ่มอินพุตใดจะเลือกโดยซอฟต์แวร์ควบคุม

3.4.3.2 A/D bandpass filter , A/D bandpass filter clocking และ A/D conversion timing เราสามารถที่จะเลือกใช้หรือไม่ก็ได้ โดยใช้ซอฟต์แวร์ควบคุมความถี่ของ สัญญาณนาฬิกาควบคุมฟิลเตอร์ (filter clock) จะเป็นตัวกำหนดทรานเฟอร์ฟังก์ชัน (transfer function) ของฟิลเตอร์ โดยจะคิดอัตราส่วนจากความถี่สัญญาณนาฬิกาควบคุมฟิลเตอร์ 28 kHz ที่ความถี่ต่ำที่เริ่มมีลักษณะเป็นความถี่สูงผ่านจะมีความถี่เป็น 300 Hz อัตราการแปลง D/A ก็หา ได้จากความถี่ที่หาร 228 kHz ด้วย RX เคนเตอร์ B

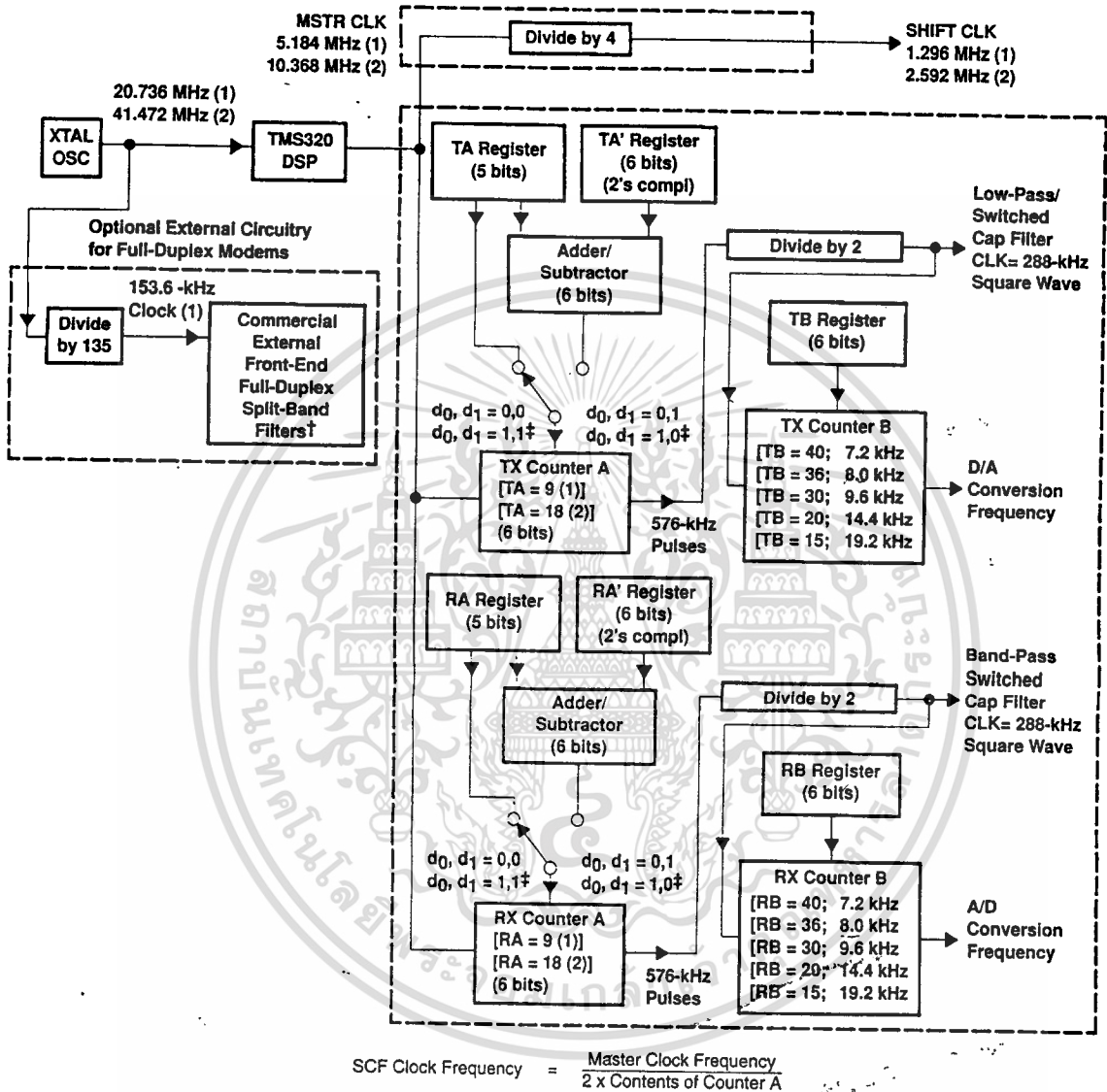
3.4.3.3 เอาท์พุตอนาล็อก (analog output) อนาล็อกเอาท์พุตจะมีเพาเวอร์ แอมพลิไฟด์ (power amplifier) มีเอาท์พุตทั้งแบบ นอนอินเวอร์ตติ้ง (noninverting) และ แบบ อินเวอร์ตติ้ง (inverting) เนื่องจากมีแอมพลิไฟด์ทำให้อาท์พุตสามารถขับทรานส์ฟอร์มเมอร์ชนิด ไฮบริด (transformer hybrid) หรือ โหลดอิมพีแดนซ์ต่ำได้ โดยใช้ทั้งแบบดิฟเฟอเรนเชียล หรือ ซิงเกิลเอนด์

3.4.3.4 วงจรกรองความถี่ของ D/A , วงจรกรองความถี่แบบแบนด์พาสของ D/A , สัญญาณนาฬิกาควบคุม วงจรกรองความถี่ต่ำ และ อัตราการแปลงสัญญาณดิจิทัลเป็น อนาล็อก (D/A lowpass filter , D/A lowpass filter clocking และ D/A conversion timing) เช่นเดียวกับ A/D ฟิลเตอร์ โดยทรานเฟอร์ฟังก์ชันของฟิลเตอร์ถูกกำหนดจากอัตราส่วนกับ ความถี่ 28 kHz และอัตราการแปลง D/A สามารถหาได้จากความถี่ 228 kHz หารด้วย TX เคนเตอร์ B

3.4.3.5 การต่อกลับ (loopback) จะให้ผู้ใช้ตรวจสอบวงจรโดย OUT+ และ OUT- จะต่อเข้าภายในกับ IN+ และ IN- ดังนั้นบิต DAC (d15 - d2) จะถูกส่งไปยัง DX และ เปรียบเทียบกับบิต ADC ที่รับมาจากขา DR ซึ่งโดยปกติจะต้องมีค่าเท่ากัน (ในทางปฏิบัติอาจไม่ เท่ากันก็ได้) ในการตรวจสอบถ้าใช้ขา IN+ และ IN- สัญญาณภายนอกที่ต่อกับ IN+ , IN- จะ ไม่มีผล แต่ถ้าใช้ AUX IN+ , AUX IN- สัญญาณภายนอกจะถูกรวมกับ OUT+ และ OUT-

เอกสารสำหรับการควบคุมการต่อกลับ จะทำโดยการตั้งค่านิพจน์ควบคุมให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNAL TIMING CONFIGURATION



รูปที่ 3.8 แสดงไทม์มิ่งภายใน TLC32040

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบฟิลเตอร์ชนิด FIR (Finite impulse response)

4.1 การออกแบบคิโคดฟิลเตอร์โดยใช้นุกรมฟูรีเยอร์ (Fourier series)

ตัวกรองไม่ป้อนกลับนี้สามารถเขียนได้ตามสมการของอนุกรมฟูรีเยอร์ (Fourier series) ซึ่งในการคำนวณจะเห็นว่าความยาวของฟิลเตอร์นั้นมีจำกัดถ้าให้ $x(n)$ เป็นลำดับสัญญาณเข้า และให้ $y(n)$ เป็นลำดับสัญญาณออก เราสามารถเขียนสมการผลต่างสืบเนื่องได้ดังนี้

$$\begin{aligned}y(n) &= \sum_{k=-M}^M C_k \cdot x(n-k) \\&= C_0 x(n) + \sum_{k=1}^{-M} C_k \cdot x(n-k) + \sum_{k=1}^M C_k \cdot x(n-k) \\&= C_0 x(n) + \sum_{k=1}^M \{C_{-k} \cdot x(n+k) + C_k \cdot x(n-k)\} \quad (4.1)\end{aligned}$$

ทำการแปลงแซคทรานฟอร์มเพื่อเขียนทรานเฟอร์ฟังก์ชัน

$$H(z) = C_0 + \sum_{k=1}^M \{C_{-k} z^k + C_k z^{-k}\} = \sum_{k=-M}^M \{C_k z^{-k}\} \quad (4.2)$$

or

$$H(\omega) = C_0 + \sum_{k=1}^M \{C_{-k} e^{j\omega k} + C_k e^{-j\omega k}\} = \sum_{k=-M}^M \{C_k e^{-j\omega k}\} \quad (4.3)$$

ถ้าพิจารณาตัวกรองแบบสมมาตรคู่ หรือ $C_k = C_{-k}$

$$\begin{aligned}H(\omega) &= C_0 + \sum_{k=1}^M C_k \{e^{j\omega k} + e^{-j\omega k}\} \\&= C_0 + 2 \sum_{k=1}^M C_k \{e^{j\omega k} + e^{-j\omega k}\} / 2 \quad (4.4)\end{aligned}$$

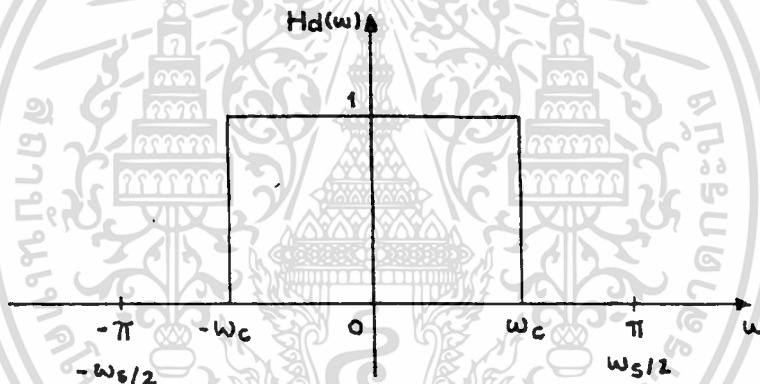
$$H(\omega) = a_0 + \sum_{k=1}^M a_k \cos(\omega k) \quad (4.5)$$

โดยที่กำหนดให้ $a_0 = C_0$ and $a_k = 2C_k$ and $k > 0$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลที่ได้จากสมการจะเห็นได้ว่าตัวกรองแบบไม่ป้อนกลับเชิงเลขคณิตสมมาตรคู่ นั้นสามารถเขียนอธิบายได้โดยใช้ อนุกรมฟูรีเยอร์ ที่ประกอบด้วยสัมประสิทธิ์เฉพาะพจน์ โคไซน์ เท่านั้น และค่าสัมประสิทธิ์ของอนุกรมฟูรีเยอร์ a_n จะเป็นค่าสัมประสิทธิ์ของตัวกรองด้วย ในทำนองเดียวกันเราอาจแสดงได้ว่าสำหรับตัวกรองไม่ป้อนกลับเชิงเลขคณิตแบบปฏิสมมาตรคู่ สามารถเขียนแทนด้วยอนุกรมฟูรีเยอร์ที่มีเฉพาะพจน์ ไซน์ เท่านั้น และค่าสัมประสิทธิ์จะเป็นจำนวนจินตภาพเสมอ

โดยปกติแล้วการออกแบบตัวกรองสัญญาณนั้น กระทำโดยการทำการประมาณค่าให้ตัวกรองที่ออกแบบมีผลตอบสนองความถี่ได้ใกล้เคียงกับผลตอบสนองอุดมคติ ดังรูปที่ 4.1 ให้มากที่สุด



รูปที่ 4.1 ผลตอบสนองแอมพลิจูดอุดมคติ

โดยตามรูป ω_c เป็นค่าความถี่ตัด (cut off frequency) จากผลตอบสนองความถี่อุดมคติ $H_d(\omega)$ สามารถกระจายให้อยู่ในพจน์ของโดเมนเวลา (Time domain) โดยการประยุกต์ใช้การแปลงฟูรีเยอร์

$$H_d(\omega) = \sum_{k=-\infty}^{\infty} h_d(k) e^{-jk\omega T} \quad (4.6)$$

โดยที่อิมพัลส์ $h_d(k)$ หาได้จาก

$$h_d(k) = (1/2\pi) \int_{-\omega_c/2}^{\omega_c/2} H_d(\omega) e^{j\omega k T} d\omega \quad (4.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการข้างต้นผลตอบสนองความถี่ของตัวกรองไม่ป้อนกลับเชิงเลขมีค่าเป็น

$$H(\omega) = \sum_{k=-M}^M C_k e^{-jk\omega T} \quad (4.8)$$

จะเห็นว่าผลตอบสนองทางความถี่ของตัวกรองจะใกล้เคียงกับผลตอบสนองทางอุดมคติ ก็คือเมื่อ $M = \infty$ แต่ในทางปฏิบัติเป็นไปได้ยาก เราจึงทำการตัดปลายอนุกรมฟูรีเยอร์ ให้เหลือเท่าที่จำเป็น และจัดให้

$$C_k = h_d(k) \quad (4.9)$$

โดยที่ $k = -M, \dots, 0, \dots, M$ ส่วนความยาวของตัว $N = (2M+1)$ ซึ่ง $M = (N-1)/2$

ตัวอย่างที่ 4.1 จงออกแบบฟิลเตอร์โดยใช้อนุกรมฟูรีเยอร์ โดยให้หาผลตอบสนองความถี่เป็นคังรูปที่ 4.1 มีค่าความถี่ตัด $\omega_c = \pi / 2$

วิธีทำ

$$\begin{aligned}
h_d(k) &= (1/2\pi) \int_{-\pi}^{\pi} H_d(\omega) e^{j\omega k} d\omega \\
&= (1/2\pi) \int_{-\pi/2}^{\pi/2} 1 \cdot e^{jn\omega} d\omega \\
&= (1/2\pi) \cdot (1/jn) \cdot e^{jn\omega} \Big|_{-\pi/2}^{\pi/2} \\
&= (1/2\pi) \cdot (1/jn) \cdot [\exp(jn\pi/2) - \exp(-jn\pi/2)] \\
h_d(k) &= (1/k\pi j) \sin(\pi k / 2)
\end{aligned}$$

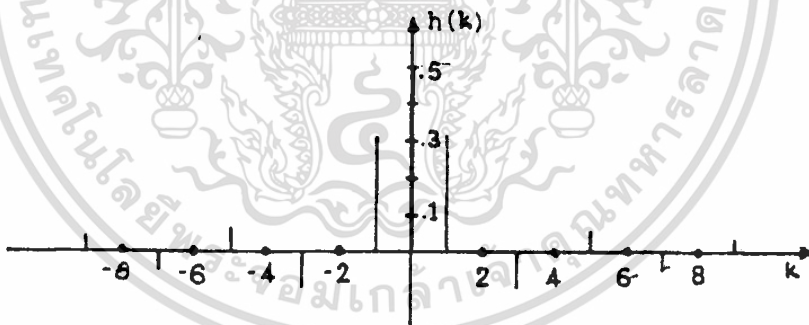
ดังนั้นสัมประสิทธิ์ของตัวกรองไม่ป้อนกลับเชิงเลขเป็น

$$C_k = h_d(k)$$

ค่าสัมประสิทธิ์ของตัวกรองแสดงอยู่ในตารางที่ 4.1

ตารางที่ 4.1 ค่าสัมประสิทธิ์ของตัวกรอง

$ k $	$C_k = h_d(k)$
0	0.5
1	0.3183
2	0
3	-0.1061
4	0
5	0.06
6	0
7	-0.05
8	0
9	0.04



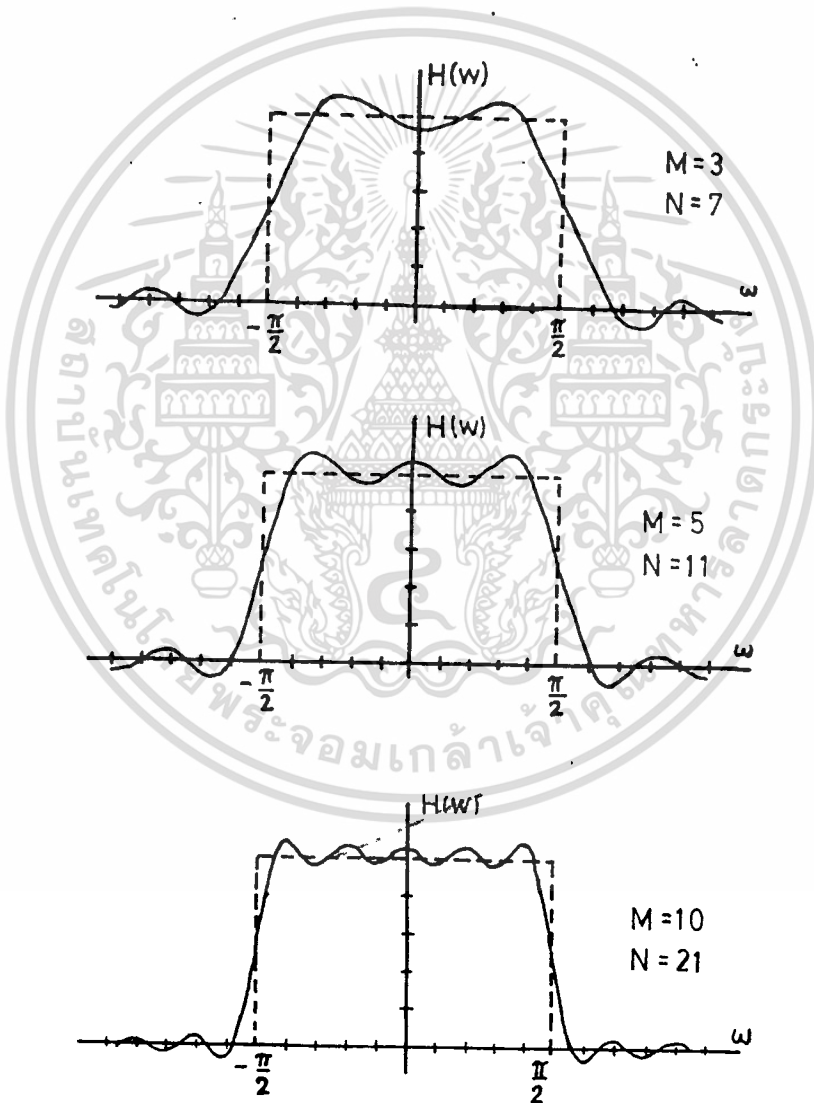
รูปที่ 4.2 แสดงผลตอบสนองอิมพัลส์ของตัวอย่างที่ 4.1

สัมประสิทธิ์ของวงจรไม่ป้อนกลับเชิงเลขสำหรับ $M = 9$ ได้แสดงไว้ในตารางที่ 4.1 และผลตอบสนองอิมพัลส์ได้แสดงไว้ในรูปที่ 4.2 สังเกตว่าตัวกรองนี้เสถียรดี เนื่องจากผลตอบสนองอิมพัลส์มีค่าเข้าใกล้ศูนย์ เมื่อ N เข้าใกล้ค่าอนันต์

รูปที่ 4.3 ได้แสดงผลตอบสนองแอมพลิจูด(Amplitude) เมื่อเปรียบเทียบกรณี $M = 3, 5, 10$ ตามลำดับ จากรูปทั้งสามจะสังเกตได้ว่า ถ้า M หรือ N มีค่ามาก มีผลทำให้

1. ผลตอบสนองแอมพลิจูด (Amplitude) มีค่าใกล้เคียงผลตอบสนองอุดมคติมากขึ้น
2. จำนวนลูกคลื่น (Ripple) มากขึ้น โดยที่คาบของลูกคลื่นลดลง
3. ผลตอบสนองแอมพลิจูด (Amplitude) มีความคมมากขึ้น หรือ แถบเปลี่ยน

สถานะแคบลง



รูปที่ 4.3 ผลตอบสนองแอมพลิจูด (Amplitude) สำหรับตัวกรองไม่ป้อนกลับจากตัวอย่างที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่สามารถนำ
ไปว่ากรณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรากฏการณ์ที่บริเวณจุดเปลี่ยนจากแอมพลิจูด (Amplitude) หนึ่งเป็นศูนย์ เกิดมี ลูกคลื่น (Ripple) เราเรียกว่า Gibb's phenomena ผลนี้เกิดจากการที่ผลตอบสนองอุดมคติถูกแทนด้วยอนุกรมฟูรีเยอร์ (Fourier series) จำนวนจำกัด ซึ่งหมายถึงถูกแทนด้วยเซตของฟังก์ชัน ความถี่การแกว่งจำนวนจำกัดด้วย ซึ่งจำนวนนี้ไม่เพียงพอที่ผลรวมจะรวมกันแล้วเป็นเส้นตรงได้ ส่วนการที่ผลตอบสนองไม่เปลี่ยนจากค่าหนึ่งไปศูนย์ทันทีทันใด แต่เกิดมีแถบเปลี่ยนสถานะขึ้น ก็เพราะผลตอบสนองความถี่อุดมคติถูกแทนด้วยเซตของความถี่จำกัดจำนวน หรือ

$$H(\omega) = \sum_{k=-M}^M C_k \{ \cos(k\omega) - j \sin(k\omega) \} \quad (4.10)$$

ซึ่ง $H(\omega)$ ประกอบขึ้นจากสัญญาณ Sine และ Cosine จำนวนจำกัดมารวมกัน ความถี่สูงสุดของสัญญาณจะเป็น $M \cdot \omega$ ดังนั้นสัญญาณในโดเมนเวลา (Time domain) ช่วงเวลา T ซึ่งเป็นช่วงเวลาที่สัญญาณจะเปลี่ยนได้เร็วที่สุดจะเป็น

$$T_r = \frac{1}{M \cdot \omega} \quad (4.11)$$

ซึ่งจะเห็นว่าถ้า M มีค่ามากขึ้น แถบเปลี่ยนสถานะก็จะแคบลง โดยทั่วไปการออกแบบตัวกรองไม่ป้อนกลับเราต้องการ

1. ลดจำนวนลูกคลื่น(ripple)ให้น้อยที่สุด
2. ให้มีช่วงแถบความถี่เปลี่ยนสถานะแคบ

แต่ทั้งสองข้อนี้ไม่สามารถทำได้พร้อมกัน คือ ถ้าลดจำนวนลูกคลื่น (ripple) แถบเปลี่ยนสถานะจะกว้างขึ้น ดังนั้นจึงต้องเลือกเอาอย่างใดอย่างหนึ่ง สำหรับการออกแบบตัวกรองไม่ป้อนกลับเชิงเลข โดยวิธีเขียนอนุกรมฟูรีเยอร์ อาจสรุปเป็นขั้นตอนได้ดังนี้

1. กำหนดผลตอบสนองอุดมคติที่ต้องการ โดยการกำหนดค่าความถี่ตัด (Cut off frequency)
2. ทำการอินทิเกรตผลตอบสนองอุดมคติเพื่อหา ลำดับผลตอบสนองอิมพัลส์ $h_d(k)$
3. เลือกให้สัมประสิทธิ์ $C_k = h_d(k)$

4.2 การออกแบบโดยใช้วินโดว์ (Window methods)

เราจะเริ่มจาก $H_d(\omega)$ แทนผลตอบสนองความถี่อุดมคติ และผลตอบสนองนี้สามารถเขียนแทนด้วยอนุกรมฟูรีเยอร์ (Fourier series) ยาวพจน์อนันต์ ได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H_d(\omega) = \sum_{n=-\infty}^{\infty} h_d(n)e^{-jn\omega T} \quad (4.12)$$

โดยที่ $h_d(n)$ หาได้จาก

$$h_d(n) = (1/2\pi) \int_{-\pi}^{\pi} H_d(\omega)e^{jn\omega T} d\omega \quad (4.13)$$

or

$$h_d(n) = (1/\omega_s) \int_{-\omega_s/2}^{\omega_s/2} H_d(\omega)e^{jn\omega T} d\omega \quad (4.14)$$

โดยที่ ω_s เป็นความถี่ในการสุ่มตัวอย่าง ในการออกแบบที่ผ่านมาระยะเกิดปัญหาอยู่ 2 ประการ คือ

ประการแรก เราจะคงทำการตัดปลายอนุกรมจำนวนพจน์จำกัด หรือ

$$H_d(\omega) = \sum_{n=-(N-1)/2}^{(N-1)/2} h_d(n)e^{-jn\omega T} \quad (4.15)$$

ผลลัพธ์ก็คือทำให้เกิด ripple บนผลตอบสนอง amplitude

ประการที่สอง เมื่อตัดปลายอนุกรมแล้ว ยังไม่สามารถนำไปใช้งานได้ เพราะผลตอบสนองอิมพัลส์ (Impulse response) เริ่มจากลำดับที่ $n = -(N-1)/2$ ซึ่งในระบบเวลาจริง ไม่สามารถสร้างลำดับที่เวลาเป็นลบได้ เราจึงทำการแก้ไขโดยการ หน่วงผลตอบสนองอิมพัลส์ (Impulse response) ออกไปโดยเริ่มจากค่า $n = 0$ หรือ

$$H_d(\omega) = \sum_{n=0}^{(N-1)/2} h_d(n)e^{-jn\omega T} \quad (4.16)$$

จะเห็นได้ว่าการที่เราตัดปลายของอนุกรมฟูรีเยอร์ ก็คือ การที่เราทำการเลือกให้

$$h(n) = \begin{cases} h_d(n) & ; 0 \leq n \leq N-1 \\ 0 & ; \text{otherwise} \end{cases} \quad (4.17)$$

ซึ่งสมการนี้ ถ้าหากเขียนอยู่ในรูปของสมการทั่วไปก็คือ การนำเอาลำดับ $h_d(n)$ มาคูณกับค่าลำดับจำกัด $w(n)$ หรือ

$$h(n) = h_d(n) \cdot w(n) \quad (4.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ $w(n)$ แทนลำดับของวินโดว์แบบต่าง ๆ สำหรับสมการที่ผ่านมานั้น เป็นแบบ Rectangular window ที่ลำดับ $w(n)$ มีคุณสมบัตินิยามได้เป็น

$$w_R(n) = \begin{cases} 1 & ; 0 \leq n \leq N-1 \\ 0 & ; \text{otherwise} \end{cases} \quad (4.19)$$

ซึ่งต่อไปเราจะอธิบายถึงคุณสมบัติของผลตอบสนองความถี่ (Frequency response) ของ Rectangular windows

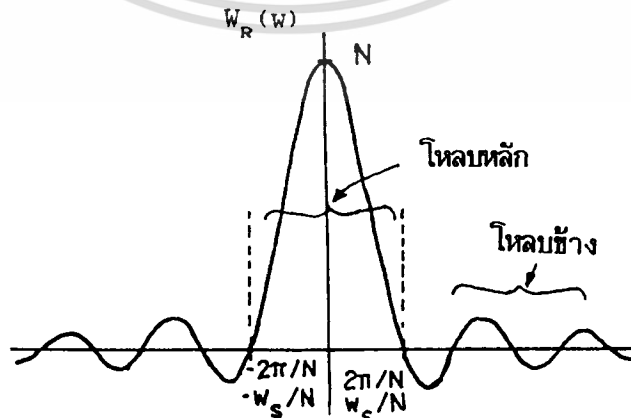
4.2.1 วินโดว์สี่เหลี่ยม (Rectangular window) สำหรับ Rectangular window

อาจนิยามโดยทั่วไปเป็น

$$w_R(n) = \begin{cases} 1 & ; |n| \leq (N-1)/2 \\ 0 & ; \text{otherwise} \end{cases} \quad (4.20)$$

ผลตอบสนองความถี่ของวินโดว์แบบนี้หาได้โดยการประยุกต์ใช้ ผลการแปลงแซค เข้ากับ สมการ แล้วทำการแทนค่าให้ $z = e^{-j\omega T}$ เมื่อจัดรูปสมการใหม่ จะได้

$$\begin{aligned} W_R(\omega) &= \sum_{n=-(N-1)/2}^{(N-1)/2} e^{-jnT\omega} \\ &= \frac{\{e^{j\omega(N-1)T/2} - e^{-j\omega(N+1)T/2}\}}{\{1 - e^{-j\omega T}\}} \\ &= \frac{\{e^{j\omega NT/2} - e^{-j\omega NT/2}\}}{\{e^{j\omega T/2} - e^{-j\omega T/2}\}} \\ &= \frac{\sin(\omega NT/2)}{\sin(\omega T/2)} \end{aligned}$$



รูปที่ 4.4 ผลตอบสนองแอมพลิจูดของ Rectangular window

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ซึ่งการเผยแพร่โดยไม่ได้รับอนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปแสดงผลตอบสนองแอมพลิจูดของ Rectangular window ซึ่งเห็นได้ว่ามีคุณสมบัติดังนี้.-

1. ความกว้างของ Main lobe มีค่า $4\pi/N$ และมีค่าขนาดเป็น N
2. เมื่อ N มีค่ามากขึ้นความกว้างของ Main lobe ลดลง
3. Side lobe มีการแกว่งโดยผ่านจุดศูนย์ทุก ๆ ค่าความถี่ $2\pi/N$ และมีขนาดลดลงไปเรื่อย ๆ และ $W_R(\omega) = 0$ ณ ค่าความถี่ $\omega = m\omega_s/N$ เมื่อ m เป็นค่า + และ - ของ 1,2,..... ผลนี้เห็นได้ว่า ถ้า N มีค่ามาก Side lobe จะเข้ามารวมกันใกล้ความถี่ $\omega = 0$ มากขึ้น
4. ถ้านิยามให้พจน์ Ripple ratio หรือ RR เป็น

$$RR = \frac{\text{Maximum side lobe}}{\text{Maximum main lobe}} \quad (4.21)$$

การที่เราเอาลำดับผลตอบสนองอิมพัลส์ (Impulse response) มาคูณกับลำดับของวินโดว์ (window) ซึ่งเป็นการปฏิบัติการใน Time domain เมื่อพิจารณาใน Frequency domain ก็เท่ากับเป็นการนำเอาผลตอบสนองความถี่อุมคคติมาทำการ Convolution กับ Frequency response ของวินโดว์ หรือ

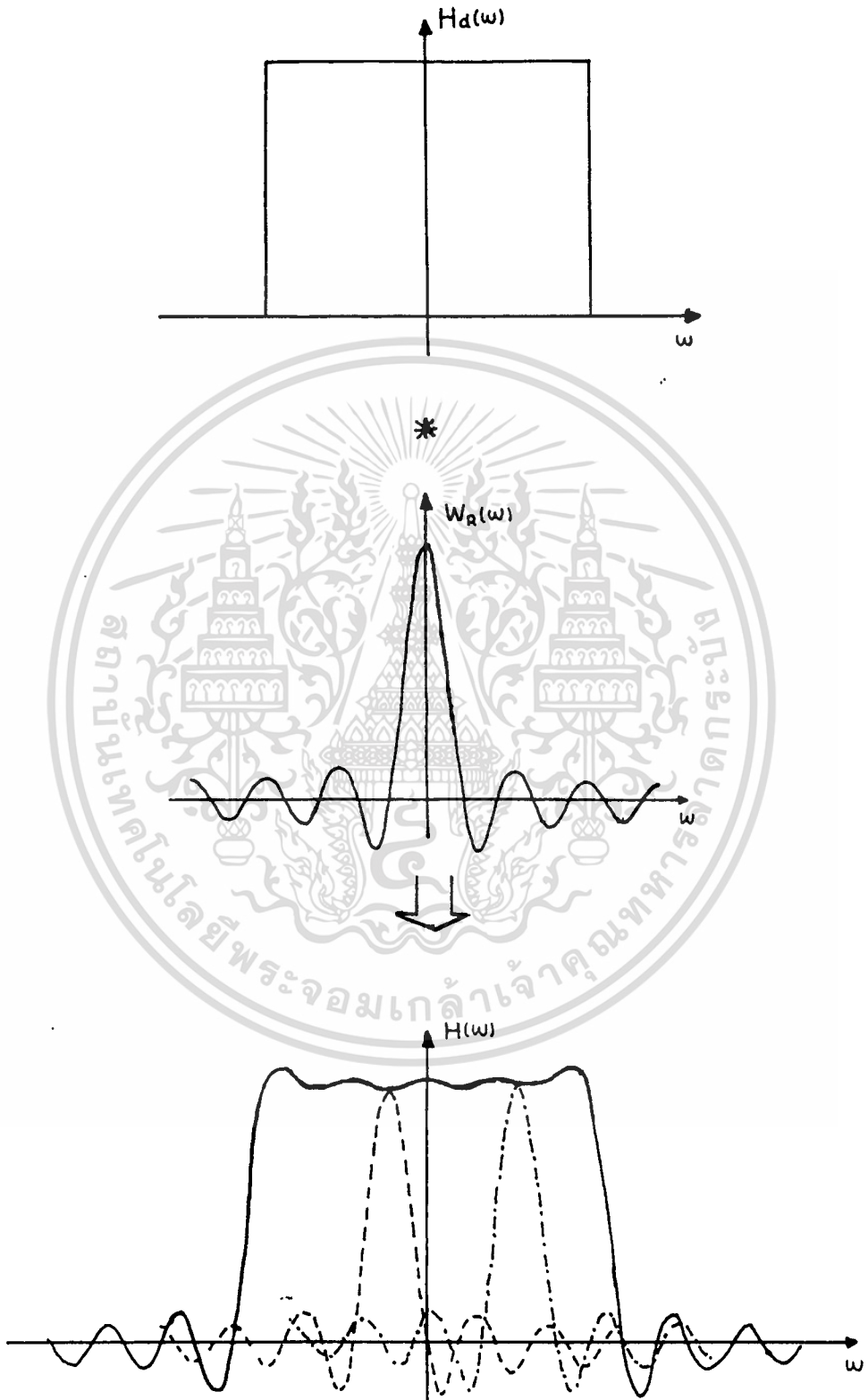
$$H(\omega) = (1/2\pi) \int_{-\pi}^{\pi} H_d e^{j\theta} \cdot W_R e^{j(\omega-\theta)} d\theta \quad (4.22)$$

ผลของการ Convolution นี้ อธิบายได้ดังแผนภาพในรูปที่ 4.5 ซึ่งจะเห็นได้ชัดว่า

1. ค่าความชันของ Main lobe ของสเปกตรัมของ window ทำให้เกิดแถบเปลี่ยนสถานะของ Frequency response เพราะฉะนั้น ถ้า N มาก ก็จะทำให้แถบเปลี่ยนสถานะแคบลง
2. Ripple บน Frequency response เป็นผลมาจาก Side lobe ของสเปกตรัมของ window ดังนั้นถ้าเลือก N ค่ามาก Side lobe จะเลื่อนเข้าใกล้ความถี่ $\omega = 0$ มากขึ้น เป็นผลทำให้ ripple บนยอดของ Frequency response มากขึ้น

ด้วยผลทั้งสองประการนี้ เราจึงต้องหา Window หรือ คัดแปลง Rectangular window เพื่อให้มีคุณสมบัติ คือ

1. ให้ Main lobe ของ Frequency response แคบ แต่ภายใน Main lobe สามารถครอบคลุมพลังงานของสัญญาณทั้งหมดไว้ให้ได้มากที่สุด
2. ให้ Frequency response ของ window มีค่าขนาดของ Side lobe น้อย และมีค่าขนาดลดลงอย่างรวดเร็ว เมื่อมีความถี่สูงขึ้น



รูปที่ 4.5 แสดงการปฏิบัติการทำ Window ใน Frequency Domain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

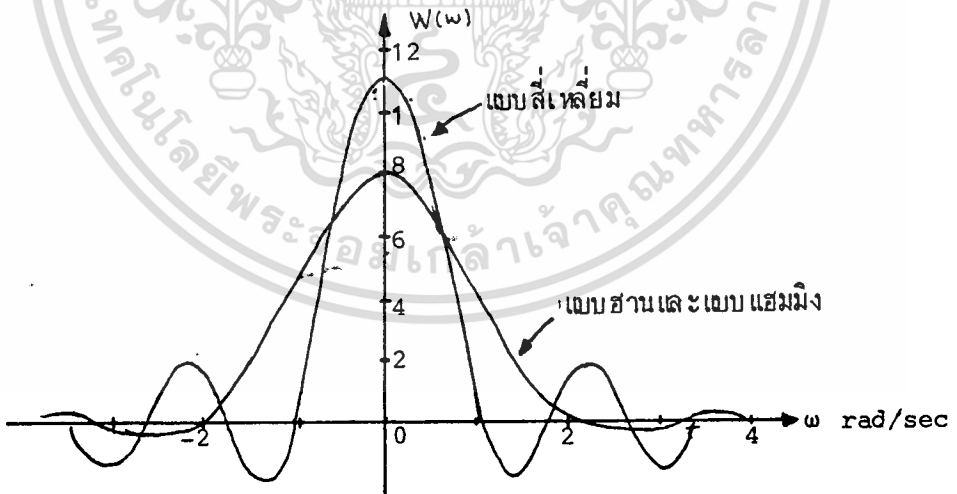
4.2.2 ฮานและแฮมมิง วินโดว์ (Hann and Hamming window)

Hann window และ Hamming window สามารถเขียนเป็นสมการของลำดับ

ได้ คือ

$$W_H(n) = \begin{cases} \alpha + (1-\alpha) \cos\left(\frac{2\pi n}{N-1}\right) & ; |n| \leq (N-1)/2 \\ 0 & ; \text{otherwise} \end{cases} \quad (4.23)$$

โดยที่ Hann window $\alpha = 0.5$ และ Hamming window $\alpha = 0.54$ ในรูปที่ 4.6 แสดงการเปรียบเทียบกันระหว่างสเปกตรัมความถี่ของ Rectangular window , Hann window และ Hamming window ซึ่งจะเห็นได้ชัดเจนว่า Rectangular window พลังงานในส่วนความถี่นอกโหลบลึก (Main lobe) มีอยู่มาก ส่วนในแบบ Hann และ Hamming window พลังงานได้ย้ายเข้าไปในโหลบลึก (Main lobe) เกือบ 99 %



รูปที่ 4.6 สเปกตรัมของ Rectangular , Hann และ Hamming window กรณี N=11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 แบล็กแมนวินโดว (Blackman window)

$$W_B(n) = \begin{cases} 0.42 + 0.5 \cos\left(\frac{2n\pi}{N-1}\right) + 0.08 \cos\left(\frac{4n\pi}{N-1}\right) & ; |n| \leq (N-1)/2 \\ 0 & ; \text{otherwise} \end{cases} \quad (4.24)$$

window นี้มีคุณสมบัติที่ดีกว่าแบบ Hann และ Hamming คือ สามารถถ่ายพลังงานเข้าไปใน โหลบหลัก (Main lobe) ได้มากกว่า เราจะสรุปคุณสมบัติของ window แบบต่าง ๆ เพื่อเป็นการเปรียบเทียบไว้ในตารางที่ 4.2

ตารางที่ 4.2 ตารางแสดงคุณสมบัติของ window แบบต่าง ๆ

ชนิดของ Window	Main Lobe Width	Ripple ratio % N=31	Peak-Amp of Side Lobe	Min-stopband att ⁿ (dB)
Rectangular	$2\omega/N$	21.80	-13	-21
Hann	$4\omega/N$	2.67	-31	-44
Hamming	$4\omega/N$	0.82	-41	-53
Blackman	$6\omega/N$	0.12	-57	-74

ตารางที่ 4.3 ตารางแสดงคุณสมบัติของ window แบบต่าง ๆ เมื่อมีอันดับต่างกัน

Window	Ripple ratio %		
	N=11	N=21	N=31
Rectangular	22.34	21.89	21.80
Hann	2.62	2.67	2.67
Hamming	1.47	0.93	0.82
Blackman	0.08	0.12	0.12

โดยที่ ω , คือความถี่สุ่ม ($=2\pi$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 การออกแบบ Low pass, High pass, Bandpass และ Stopband filters

วิธีการออกแบบโดยใช้ window ใน Time Domain frequency response ของ

Low pass filter อุดมคติ จะเป็นคังรูปที่ 4.7 (a) หรือ

$$H(e^{j\omega T}) = \begin{cases} 1 & ; |\omega| \leq \omega_c \\ 0 & ; \omega_c \leq |\omega| \leq \omega_s / 2 \end{cases} \quad (4.25)$$

การหาความสัมพันธ์ของ Frequency response ของ filter กับ Impulse response ของ filter ทำโดยการอาศัยการกระจายของ Fourier series คือ

$$H(e^{j\omega T}) = \sum_{n=-\infty}^{\infty} h(nT)e^{-jn\omega T} \quad (4.26)$$

and

$$h(nT) = (1/\omega_s) \int_{-\omega_s/2}^{\omega_s/2} H(e^{j\omega T}) e^{jn\omega T} d\omega \quad (4.27)$$

เมื่อแทนค่าจากสมการผลตอบสนองความถี่อุดมคติ ลงในสมการ จะได้

$$\begin{aligned} h(nT) &= (1/\omega_s) \int_{-\omega_c}^{\omega_c} e^{jn\omega T} d\omega \\ &= \left(\frac{1}{n\pi}\right) \{\sin(n\omega_c T)\} \end{aligned} \quad (4.28)$$

สมการที่ได้นี้เป็น Impulse response ของ Low pass filter

จากสมการ

$$H(e^{j\omega T}) = \sum_{n=-\infty}^{\infty} h(n) e^{-jn\omega T} \quad (4.29)$$

ทำการเปลี่ยนให้อยู่ในรูปของ Z-Transform โดยแทน $Z = e^{j\omega T}$ จะได้

$$H(Z) = \sum_{n=-\infty}^{\infty} h(nT) z^{-n} \quad (4.30)$$

ดังที่กล่าวมาแล้วในทางปฏิบัติ filter นี้มี Impulse response จำกัด เพราะฉะนั้นเราทำการตัดปลาย Fourier series โดยให้

$$h(nT) = 0 \quad ; |n| \geq (N-1)/2 \quad (4.31)$$

จะได้สมการเป็น

$$H(Z) = h(0) + \sum_{n=1}^{(N-1)/2} \{h(-nT)Z^n + h(nT)Z^{-n}\} \quad (4.32)$$

แต่เนื่องจากเราต้องทำให้ตัวกรองนี้เป็นตัวกรองเหตุภาพ (Causal) ซึ่งทำได้โดยการคูณสมการด้วยพจน์ $Z^{-(N-1)/2}$ และถ้าให้ $H'(Z)$ เป็น filter ที่ได้ หรือ

$$H'(Z) = Z^{-(N-1)/2} \cdot H(Z) \quad (4.33)$$

การคูณด้วยพจน์นี้เข้าไปจะไม่ทำให้ผลตอบสนอง Amplitude เปลี่ยนแปลงแต่อย่างใด แต่ทำให้ Phase response ของ filter มีคุณสมบัติเป็น linear มากขึ้น เมื่อการแทนสมการ จะได้

$$H'(Z) = Z^{-(N-1)/2} \left\{ \sum_{n=0}^{(N-1)/2} h(nT) (Z^n + Z^{-n}) \right\} \quad (4.34)$$

ในทำนองเดียวกัน เรานำสมการซึ่งเป็น Frequency response ของ filter ที่ได้จากการตัดปลาย Fourier series โดยใช้ Window function จะได้

$$\begin{aligned} H'(Z) &= Z^{-(N-1)/2} \left\{ \sum_{n=0}^{(N-1)/2} w(nT) h(nT) (Z^n + Z^{-n}) \right\} \\ &= Z^{-(N-1)/2} \left\{ \sum_{n=0}^{(N-1)/2} (a_n / 2) (Z^n + Z^{-n}) \right\} \end{aligned} \quad (4.35)$$

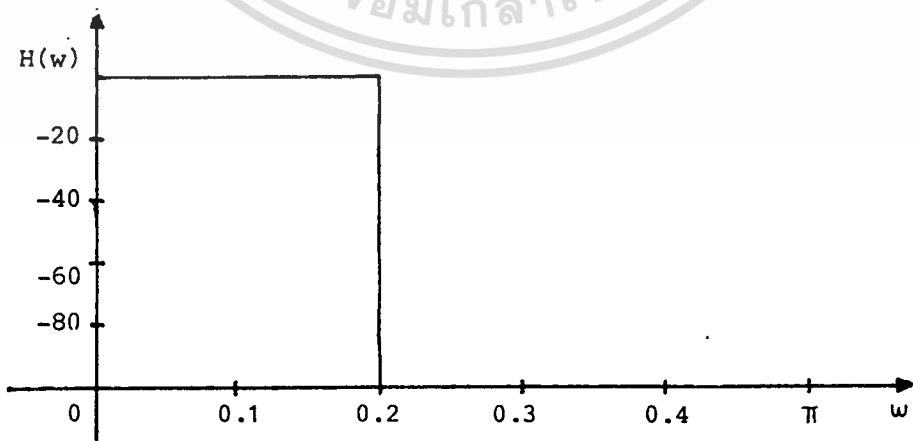
โดยการเปรียบเทียบสมการทั้งสองโดยให้ a_n เป็นสัมประสิทธิ์ของ Non-recursive filter ที่ต้องการซึ่งจะมีค่า คือ

$$a_0 = w(0) \cdot h(0) \quad (4.36)$$

and

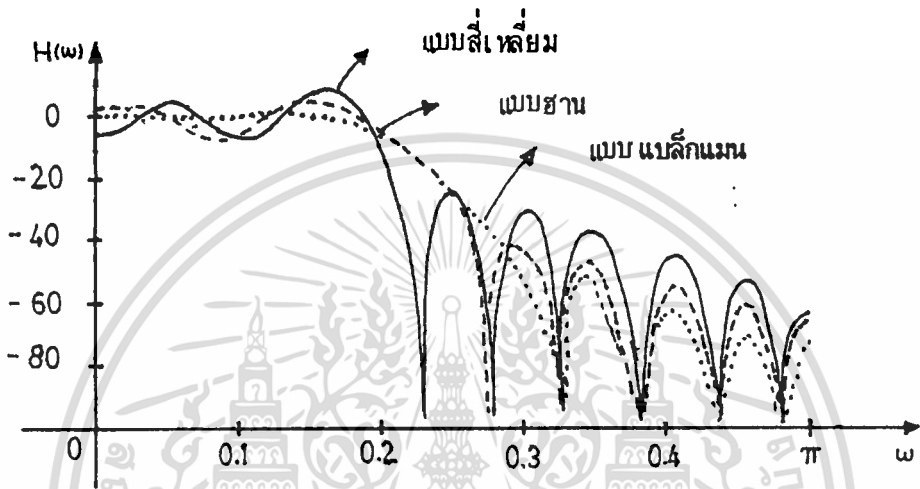
$$a_n = 2 \cdot w(nT) \cdot h(nT) \quad (4.37)$$

โดยที่ $w(nT)$ แทนผลตอบสนองอิมพัลส์ของวินโดว์แบบต่าง ๆ



(a) ผลตอบสนองแอมพลิจูดของตัวกรองความถี่ต่ำผ่านอวกมคติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b) ผลตอบสนองแอมพลิจูดโดยใช้วินโดว์แบบต่าง ๆ

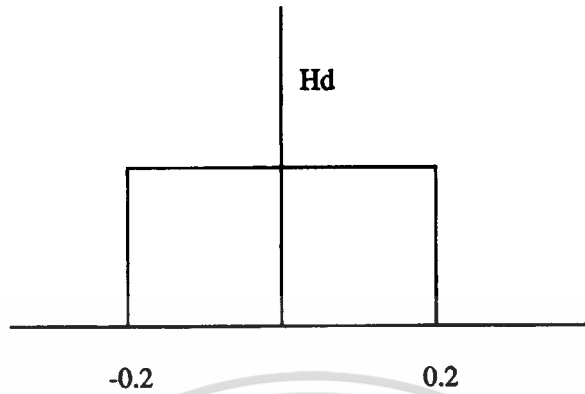
รูปที่ 4.7 ผลตอบสนองความถี่ของการใช้วินโดว์แบบต่าง ๆ

ในรูปที่ 4.7 แสดงผลตอบสนองแอมพลิจูดสำหรับกรณี $\omega_c = 2 \text{ rad/s}$, $\omega_s = 10 \text{ rad/s}$ และ $N=2$ โดยที่ผลตอบสนองแอมพลิจูดมีค่าเท่ากับ

$$M(\omega) = \left| \sum_{n=0}^{(N-1)/2} a_n \cos(n\omega t) \right| \quad (4.38)$$

เราจะแสดงผลตอบสนองแอมพลิจูดของวินโดว์แบบต่าง ๆ ไว้ในรูปที่ 4.7 (b) จะเห็นได้จากการเปรียบเทียบว่า เมื่อมีการถ่วงน้ำหนักด้วยลูกคลื่นในแถบผ่านความถี่ หรือ แถบผ่าน (Passband) จะลดลง แต่ค่าลดทอนในแถบหยุดและแถบเปลี่ยนสถานะจะเพิ่มขึ้น

ตัวอย่างที่ 4.2 FIR lowpass filter ให้ออกแบบ Lowpass filter of order 11 โดยให้ Cut off frequency = 1 kHz และมีความถี่สุ่มเป็น 10 kHz



รูปที่ 4.8 Normalize frequency

วิธีทำ

$$C_n = \int_0^1 H_d(\gamma) \cos(n\pi\gamma) d\gamma$$

$$= \frac{\sin(n\pi\gamma) \gamma}{n\pi} \Big|_0^1$$

$$= \frac{\sin(0.2n\pi)}{n\pi}$$

โดยค่า γ หาได้จาก $\gamma = f_c / f_N = 2f_c / f_s = 2(10^3) / 10^4 = 0.2$

$$C_n = \frac{\sin(0.2n\pi)}{n\pi} \quad n = 1, \dots, N$$

$$C_0 = 0.2$$

$$C_1 = 0.1870978$$

$$C_5 = 0$$

จะได้

$$h_0 = C_{-5} = C_5 = 0$$

$$h_1 = C_{-4} = C_4 = 0.0467744$$

$$h_2 = C_{-3} = C_3 = 0.1009102$$

$$h_3 = C_{-2} = C_2 = 0.1513653$$

$$h_4 = C_{-1} = C_1 = 0.1870978$$

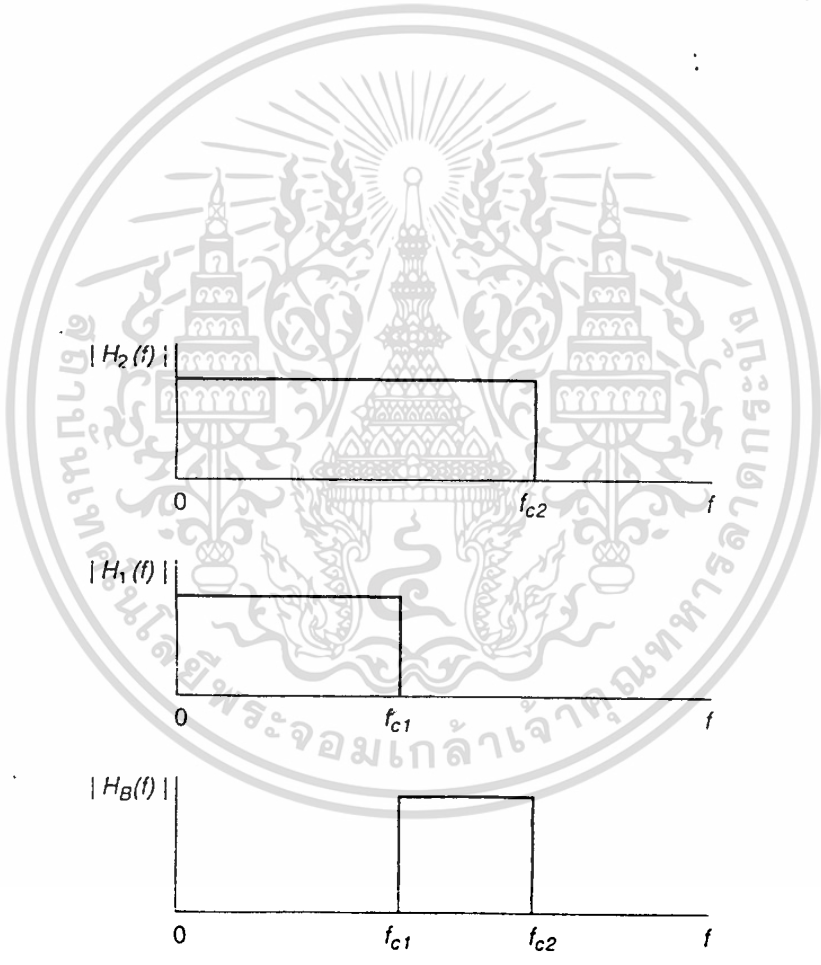
$$h_5 = 0.2$$

โดยที่ $h_i = C_{Q-i}$ and $C_{-n} = C_n$

การออกแบบ filter แบบอื่น ๆ เช่น Bandpass , Highpass และ Bandstop นั้นสามารถทำได้ในเงื่อนไขของ lowpass จากสมการ

$$C_n = \frac{\sin[(2f_c / f_s)n\pi]}{n\pi} \quad (4.39)$$

เราจะยกตัวอย่างการสร้าง Bandpass filter ซึ่งเราสามารถสร้าง Bandpass filter ได้โดยการสร้าง Lowpass filter ที่ครอบคลุมถึงช่วง Upper cutoff frequency แล้วจึงสร้าง Lowpass filter ความถี่ช่วง Lower cutoff frequency เราก็จะได้ Bandpass filter ตามที่ต้องการ ซึ่งดูได้จาก รูปที่ 4.9



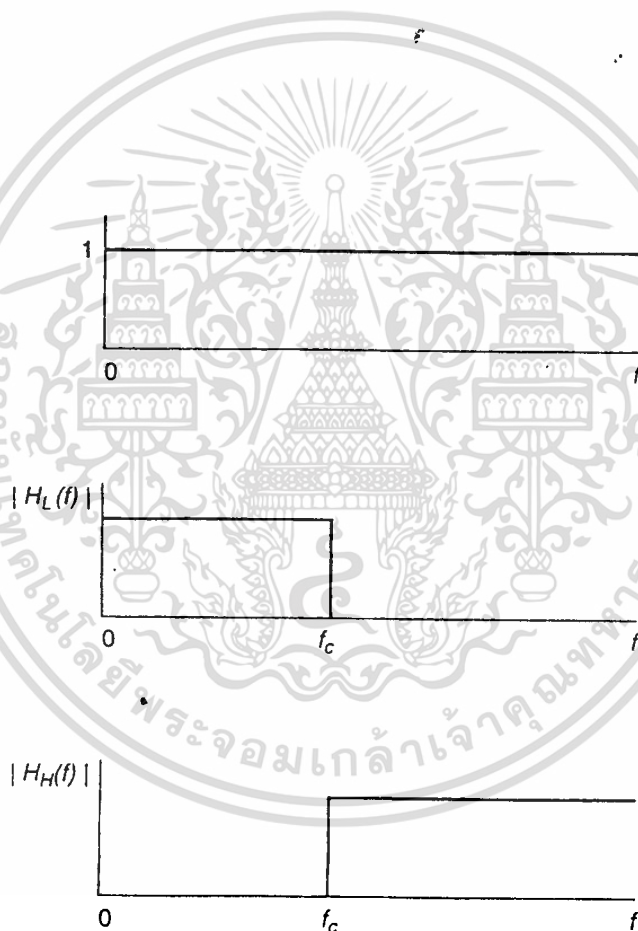
รูปที่ 4.9 ภาพแสดงการหา Bandpass filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถหาค่า C_n ของ Bandpass filter ได้โดยการนำค่าสัมประสิทธิ์ C_n ของ Lowpass filter ทั้งสองมาทำการลบกัน เราสามารถเขียนสมการการหาค่า C_n ของ Bandpass filter ได้ดังนี้

$$C_n = \frac{\sin[(2f_{c2}/f_s)n\pi]}{n\pi} - \frac{\sin[(2f_{c1}/f_s)n\pi]}{n\pi} \quad (4.40)$$

ต่อไปพิจารณาการออกแบบ Highpass filter เราสามารถออกแบบ Highpass filter ได้จาก Lowpass filter โดยนำเงื่อนไขของ Lowpass filter มาทำการลบกับค่าคงที่ของผลตอบสนองแอมพลิจูด ซึ่งแสดงในรูปที่ 4.10



รูปที่ 4.10 ภาพแสดงการหา Highpass filter

ใน Time domain เราจะได้ค่าคงที่ของผลตอบสนองแอมพลิจูดเป็น $\delta(n)$ ดังนั้นเราจะเขียนสมการหาค่า C_n ของ Highpass filter ได้ดังนี้

$$C_n = \delta(n) - \frac{\sin[(2f_c / f_s)n\pi]}{n\pi} \quad (4.41)$$

ในการสร้าง Bandstop filter ก็สามารทำได้ในวิธีเดียวกัน โดยวิธีแผนภาพทำโดยการสร้าง Lowpass filter และ Highpass filter ให้ Lowpass filter cutoff ในช่วง Lower cutoff frequency และให้ Highpass filter cutoff ในช่วง Upper cutoff frequency แล้วนำช่วง filter ทั้งสองมารวมกันเราก็จะได้ Bandstop filter ค่าที่ได้จากการคำนวณของการสร้าง filter แบบต่าง ๆ สามารถนำไปใช้กับ Window function ต่าง ๆ ได้ตามปกติ

4.2.5 ไคเซอร์วินโดว์ (Kaiser window)

ไคเซอร์วินโดว์ (Kaiser window) เป็นวินโดว์ที่ถูกพัฒนาให้มีคุณสมบัติที่ดีขึ้น สามารถปรับค่าได้ และการออกแบบสามารถทำได้เป็นระบบมากขึ้น ไคเซอร์ได้ใช้ ฟังก์ชันทรงคล้ายทรงกลมแบนข้าง (prolate spheroidal function) มาทำการประมาณค่า ผลที่ได้ก็คือ ไคเซอร์วินโดว์ที่มีคุณสมบัติแตกต่างกัน ระหว่าง ค่าขนาดของ Main lobe กับขนาดของ Side lobe โดยมีพารามิเตอร์ α เป็นตัวควบคุมค่าเพื่อปรับค่าขนาดของ Side lobe เมื่อเปรียบเทียบค่าขนาดของ Main lobe ได้ส่วนความกว้างของ Main lobe ก็เหมือนกับวินโดว์อื่น ๆ คือ ปรับค่าได้โดยการเลือกค่า N ไคเซอร์วินโดว์นี้อาจเรียกได้ว่า มีคุณสมบัติเกือบเหมาะสมที่สุด อย่างไรก็ตาม ฟังก์ชันทรงคล้ายทรงกลมแบนข้าง เป็นฟังก์ชันที่ไม่รู้จักกันทั่วไป และยังทำการคำนวณได้ยาก ไคเซอร์จึงได้พัฒนาคอนการออกแบบขึ้นมา

ลำดับของไคเซอร์วินโดว์ที่อยู่ในรูปของฟังก์ชันทรงคล้ายทรงกลมแบนข้างคือ

$$w_k(nT) = \begin{cases} I_0(\beta) / I_0(\alpha) & ; |n| \leq (N-1)/2 \\ 0 & ; \text{otherwise} \end{cases} \quad (4.42)$$

โดยที่ α เป็นพารามิเตอร์อิสระที่สัมพันธ์กับพารามิเตอร์ β โดย

$$\beta = \alpha \cdot \sqrt{1 - (2n / (N-1))^2} \quad (4.43)$$

และ $I_0(x)$ เป็นเบสเซลฟังก์ชันชนิดที่หนึ่งอันดับศูนย์ ที่สามารถคำนวณได้โดยใช้อนุกรมกำลังคือ

$$I_0(x) = 1 + \sum_{k=1}^{\infty} \left\{ \left(\frac{1}{k!} \right) \left(\frac{x}{2} \right)^k \right\}^2$$

$$= 1 + \left(\frac{x}{2}\right)^2 + \left\{\frac{(x/2)^4}{(2!)^2}\right\} + \left\{\frac{(x/2)^6}{(3!)^2}\right\} + \left\{\frac{(x/2)^8}{(4!)^2}\right\} + \dots \quad (4.44)$$

ในการใช้งานทั่วไปความละเอียดในการคำนวณตามสมการ Power series ใช้เพียง 15 ถึง 25 พจน์ก็เพียงพอ เราพิจารณาพจน์ α ที่มีผลต่อคุณสมบัติของโคเซอร์วินโดว์พิจารณากรณี $\alpha = 0$ จะเห็นได้ว่าพจน์เศษและพจน์ส่วนของสมการวินโดว์มีค่าเป็นหนึ่ง นั่นคือ $w_k(nT)$ จะทำตัวเป็น Rectangular window และอาจพิสูจน์ได้ว่า ถ้า $\alpha = 0.54414$ แล้ว $w_k(nT)$ จะให้คุณสมบัติเป็น Hamming window ถ้า α มีค่าเพิ่มมากขึ้น Main lobe ของวินโดว์จะกว้างขึ้น ส่วนค่าขนาดของ Side lobe จะมีค่าลดลง จากการพิจารณานี้ จะเห็นได้ว่า พจน์ α สามารถใช้เป็นพารามิเตอร์ควบคุมคุณสมบัติของโคเซอร์วินโดว์ให้มี ripple น้อยกว่า Blackman window จนมีอัตรา ripple เท่ากับ Rectangular window ได้

สเปกตรัมของโคเซอร์วินโดว์หาได้โดยการประยุกต์ผลการแปลง Z กับสมการของโคเซอร์วินโดว์ และให้ $Z = e^{j\omega T}$ ได้ผลเป็น

$$W_k(e^{j\omega T}) = W_k(0) + 2 \sum_{n=1}^{(N-1)/2} w_k(nT) \cos(n\omega T) \quad (4.45)$$

ซึ่งสามารถแสดงได้ว่า

$$W_k(\omega) = \left(\frac{2}{I_0(\alpha)}\right) \sin\left(\frac{\tau \sqrt{\omega^2 - \omega_b^2}}{\sqrt{\omega^2 - \omega_b^2}}\right) \quad (4.46)$$

โดยที่ $\omega_b = \alpha / \tau$ และ $\tau = (N-1)T/2$ และ ω_b เป็นค่าที่กำหนดขึ้นมาเพื่อเป็นการแลกเปลี่ยนกันระหว่างความกว้างของ Main lobe กับค่าของ Side lobe จากสมการเราสามารถหาค่าความกว้างของ Main lobe โดยการหาตำแหน่งที่ทำให้ $(j\omega) = 0$ ครั้งแรกแล้วคูณด้วยค่า 2 ได้เป็นผล

$$C_w = 2w_b \sqrt{1 + \left(\frac{\pi}{\alpha}\right)^2} \quad (4.47)$$

โดยที่ค่า C_w คือความกว้างของ Main lobe และจากสมการเราสามารถหาค่า $W(j\omega)$ ที่ตำแหน่งที่ค่าอนุพันธ์ของ $W(j\omega)$ จะเป็นศูนย์ครั้งแรกแล้วนำไปคิดเป็นเปอร์เซ็นต์กับค่า $w(0)$ จะได้ค่าอัตรา ripple เป็น

$$RR = \frac{0.218\alpha}{\sin(h(\alpha))} \times 100 \quad (4.48)$$

จากตารางที่ 4.3 แสดงค่าของสมการการหาค่า C_w และ RR โดยแปรค่า α อยู่ระหว่าง 4 ถึง 9 ซึ่งค่า α ที่ใช้งานโดยทั่วไปจะเห็นได้ว่า RR แปรจากค่า 3.2% ถึง 0.048% ดังนั้นโดยทั่วไปมัก

ใช้ค่า α ระหว่าง 4 ถึง 9 ส่วนในตารางที่ 4.4 ได้แสดงค่าขนาดยอด-ถึง-ยอด (peak to peak) ของโหลบหลัก ซึ่งค่านี้เป็นผลทำให้เกิด ripple ที่บริเวณจุดไม่ต่อเนื่องของ Frequency response จะเห็นได้ว่าเมื่อ α มีค่ามากขึ้น จะทำให้โหลบหลักมีขนาดลดลง

ตารางที่ 4.4 ความกว้างของโหลบหลัก และอัตราส่วนลูกคลื่น (Ripple ratio) ของโคเซอร์-วินโคว์ เมื่อให้ $\omega_c = 1$ และเปลี่ยนค่า α

α	ความกว้างของ Main lobe	Ripple ratio
4	2.54	3.19%
5	2.36	1.47%
6	2.26	0.648%
7	2.19	0.278%
8	2.15	0.117%
9	2.12	0.0483%

ตารางที่ 4.5 ค่ายอด-ถึง-ยอด (peak to peak) ของ ripple ที่เป็นผลมาจากโหลบข้าง (side lobe) ของโคเซอร์วินโคว์

α	ค่ายอด-ถึง-ยอด(peak to peak) เป็น-% ของ Ripple
0.0	17.898%
5.0	0.329%
6.0	0.140%
6.5	0.083%
7.0	0.050%
7.5	0.029%
8.0	0.017%
8.5	0.010%

บทที่ 5

การทดลองและผลการทดลอง

5.1 การทดลองแบ่งออกเป็น 2 ส่วนใหญ่ ๆ คือ

5.1.1 การทดลอง Finite impulse response (FIR) filters 11 order, 15 order, 21 order และ 41 order เพื่อทำการเปรียบเทียบผลการทดลอง โดยพิจารณาได้จาก Amplitude response ซึ่งจะทำการเปรียบเทียบ filter ทั้ง 4 แบบ คือ

1. Lowpass Filter
2. Highpass Filter
3. Bandpass Filter
4. Stopband Filter

5.1.2 การทดลอง FIR filter โดยใช้การออกแบบ Window แบบต่าง ๆ ได้แก่

- Rectangular window
- Hanning window
- Hamming Window
- Blackman window

การวัดผลการทดลองจะวัด Amplitude response และ Phase response ทำการเปรียบเทียบผลการทดลองโดยพิจารณาจาก Amplitude response เนื่องจากสามารถพิจารณาได้ง่าย

5.2 การคำนวณ Coefficient ที่ใช้ในการทดลองนี้

จากสมการ Convolution ที่ใช้อธิบาย FIR filter

$$y(n) = \sum_{k=0}^N h(k)x(n-k) \quad (5.1)$$

coefficient ของระบบคือ $h(k)$ ซึ่งการหาค่าของ $h(k)$ ทำได้โดยคำนวณ Fourier series

5.2.1 Finite impulse response (FIR) lowpass filter ที่ 21 order , cut off frequency 1 kHz , sampling frequency $f_s = 8$ kHz

สมการ

$$c_n = \frac{\sin[(fc / fn)n\pi]}{n\pi} \quad (5.2)$$

$$fn = fs / 2 \quad (5.3)$$

$$c_n = \frac{\sin[(2fc / fs)n\pi]}{n\pi} \quad (5.4)$$

แทนค่า จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$c_n = \frac{\sin[0.25n\pi]}{n\pi}$$

$$c_0 = 0.25$$

$$c_n = \frac{\sin[0.25n\pi]}{n\pi}; \quad n = 1, 2, 3, \dots, N$$

$$c_0 = 0.25 \times 2^{15} = 2000H$$

$$c_1 = \frac{\sin[0.25\pi]}{\pi} \times 2^{15} = 1 CCFH$$

$$c_2 = \frac{\sin[0.25(2)\pi]}{2\pi} \times 2^{15} = 145FH$$

$$c_3 = \frac{\sin[0.25(3)\pi]}{3\pi} \times 2^{15} = 99AH$$

$$c_4 = \frac{\sin[0.25(4)\pi]}{4\pi} \times 2^{15} = 0H$$

$$c_5 = \frac{\sin[0.25(5)\pi]}{5\pi} \times 2^{15} = FA3DH$$

$$c_6 = \frac{\sin[0.25(6)\pi]}{6\pi} \times 2^{15} = F936H$$

$$c_7 = \frac{\sin[0.25(7)\pi]}{7\pi} \times 2^{15} = FBE3H$$

$$c_8 = \frac{\sin[0.25(8)\pi]}{8\pi} \times 2^{15} = 0H$$

$$c_9 = \frac{\sin[0.25(9)\pi]}{9\pi} \times 2^{15} = 333H$$

$$c_{10} = \frac{\sin[0.25(10)\pi]}{10\pi} \times 2^{15} = 413H$$

where $h_i = c_{Q-i}$ and $c_{-n} = c_n$

$$h_0 = c_{10} = 413H$$

$$h_1 = c_9 = 333H$$

$$h_2 = c_8 = 0H$$

$$h_3 = c_7 = FBE3H$$

$$h_4 = c_6 = F936H$$

$$h_5 = c_5 = FA3DH$$

$$h_6 = c_4 = 0H$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}h7 &= c_3 = 99AH \\h8 &= c_2 = 145FH \\h9 &= c_1 = 1CCFH \\h10 &= c_0 = 2000H \\h11 &= c_{-1} = 1CCFH \\h12 &= c_{-2} = 145FH \\h13 &= c_{-3} = 99AH \\h14 &= c_{-4} = 0H \\h15 &= c_{-5} = FA3DH \\h16 &= c_{-6} = F936H \\h17 &= c_{-7} = FBE3H \\h18 &= c_{-8} = 0H \\h19 &= c_{-9} = 333H \\h20 &= c_{-10} = 413H\end{aligned}$$

ซึ่งค่า Coefficient ที่คำนวณได้นี้ จะนำไปเขียนลงบน File ที่มีนามสกุล .asm เพื่อใช้เป็น Coefficient ของการคำนวณใน Program filter ซึ่งสามารถดูรายละเอียดได้ใน หมวด ก.

5.2.2 Finite impulse response (FIR) highpass filter ที่ 21 order , cut off Frequency 1 kHz , sampling frequency $f_s = 8$ kHz

สมการ

$$c_n = \delta(n) - \frac{\sin[(f_c / f_n)n\pi]}{n\pi} \quad (5.5)$$

แทนค่า จะได้

$$c_n = 1 - \frac{\sin[0.25n\pi]}{n\pi}$$

$$h0 = c_{10} = 1H - 413H = FBEEH$$

$$h1 = c_9 = 1H - 333H = FCCEH$$

.
. .
. .

$$h20 = c_{-10} = 1H - 413H = FBEEH$$

5.2.3 Finite impulse response (FIR) bandpass filter ที่ 21 order , cut off frequency $f_{c1}=500$ Hz, $f_{c2} = 1$ kHz, sampling frequency $f_s = 8$ kHz

สมการ

$$c_n = \frac{\sin[(f_{c2} / f_n)n\pi]}{n\pi} - \frac{\sin[(f_{c1} / f_n)n\pi]}{n\pi} \tag{5.6}$$

แทนค่า จะได้

$$c_n = \frac{\sin[0.25n\pi]}{n\pi} - \frac{\sin[0.125n\pi]}{n\pi}$$

$$h_0 = c_{10} = 413H - FD1 FH = 6F4H$$

$$h_1 = c_9 = 333H - FE45H = 4EEH$$

$$h_{20} = c_{-10} = 413H - FD1 FH = 6F4H$$

5.2.4 Finite impulse response (FIR) stopband filter ที่ 21 order , cut off frequency $f_{c1}=500$ Hz, $f_{c2} = 1$ kHz , sampling frequency $f_s = 8$ kHz

สมการ

$$c_n = 1 - \left[\frac{\sin[(f_{c2} / f_n)n\pi]}{n\pi} - \frac{\sin[(f_{c1} / f_n)n\pi]}{n\pi} \right] \tag{5.7}$$

แทนค่า จะได้

$$c_n = 1 - \left[\frac{\sin[0.25n\pi]}{n\pi} - \frac{\sin[0.125n\pi]}{n\pi} \right]$$

$$h_0 = c_{10} = 1 H - 6F4H = F90DH$$

$$h_1 = c_9 = 1 H - 4EEH = FB13H$$

$$h_{20} = c_{-10} = 1 H - 6F4H = F90DH$$

5.3 การคำนวณ Coefficient โดยการออกแบบโดยใช้ window

ซึ่งในที่นี้จะแสดงการหา Coefficient โดยการออกแบบ window ของ lowpass filter โดยอาศัยการคำนวณที่ผ่านมาแล้วในหัวข้อที่ 5.2.1 ซึ่งเป็นการคำนวณในลักษณะ rectangular window มาคำนวณหา Coefficient ของ window แบบต่าง ๆ

5.3.1 Hanning window

สมการ

$$w_{HA}(n) = w_R(n)[0.5 + 0.5\cos(2n\pi / (N-1))] \quad ; \quad |n| \leq (N-1)/2 \quad (5.8)$$

$w_R(n)$ = coefficient rectangular window

โดยจะทำการหา Coefficient ของ FIR lowpass filter ที่ 21 order ,cut off frequency 1 kHz , sampling frequency $f_s = 8$ kHz

แทนค่า จะได้

$$\begin{aligned} h_0 = c_{10} &= \frac{\sin[0.25(10)\pi]}{10\pi} \times 2^{15} \times [0.5 + 0.5\cos(2(10)\pi / (21-1))] \\ &= 1043 \times [0.5 + 0.5\cos\pi] \end{aligned}$$

$$h_0 = c_{10} = 0H$$

$$\begin{aligned} h_1 = c_9 &= \frac{\sin[0.25(9)\pi]}{9\pi} \times 2^{15} \times [0.5 + 0.5\cos(2(9)\pi / (21-1))] \\ &= 819 \times [0.5 + 0.5\cos(18\pi / 20)] \\ &= 819 \times 0.02447 \end{aligned}$$

$$h_9 = c_9 = 14H$$

$$\begin{aligned} h_{20} = c_{-10} &= \frac{\sin[0.25(-10)\pi]}{-10\pi} \times 2^{15} \times [0.5 + 0.5\cos(2(-10)\pi / (21-1))] \\ &= 1043 \times [0.5 + 0.5\cos(-\pi)] \\ &= 819 \times 0 \end{aligned}$$

$$h_{20} = c_{-10} = 0H$$

5.3.2 Hamming window

สมการ

$$w_H(n) = w_R(n)[0.54 + 0.46\cos(2n\pi / (N-1))] \quad ; \quad |n| \leq (N-1)/2 \quad (5.9)$$

$w_R(n)$ = coefficient rectangular window

การคำนวณใช้เงื่อนไขเดียวกับข้อ 5.3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้

$$h_0 = c_{10} = \frac{\sin[0.25(10)\pi]}{10\pi} \times 2^{15} \times [0.54 + 0.46 \cos(2(10)\pi / (21 - 1))]$$

$$= 1043 \times 0.08$$

$$h_0 = c_{10} = 53H$$

$$h_1 = c_9 = \frac{\sin[0.25(9)\pi]}{9\pi} \times 2^{15} \times [0.54 + 0.46 \cos(2(9)\pi / (21 - 1))]$$

$$= 819 \times 0.1025$$

$$h_9 = c_9 = 54H$$

$$h_{20} = c_{-10} = \frac{\sin[0.25(-10)\pi]}{-10\pi} \times 2^{15} \times [0.54 + 0.46 \cos(2(-10)\pi / (21 - 1))]$$

$$= 819 \times 0.08$$

$$h_{20} = c_{-10} = 53H$$

5.3.2 Blackman window

สมการ

$$w_B(n) = w_R(n) [0.42 + 0.5 \cos(2n\pi / (N - 1)) + 0.08 \cos(4n\pi / (N - 1))]; \quad |n| \leq (N - 1) / 2 \quad (5.10)$$

$w_R(n)$ = coefficient *rectangular window*

การคำนวณไข่เงื่อนไขไข่เดียวกับข้อ 5.3.1

จะได้

$$h_0 = c_{10} = \frac{\sin 0.25(10)\pi}{10\pi} \times 2^{15} [0.42 + 0.5 \cos(2(10)\pi / (21 - 1)) + 0.08 \cos(4(10)\pi / (21 - 1))]$$

$$= 1043 \times 0$$

$$= 0H$$

$$h_1 = c_9 = \frac{\sin 0.25(9)\pi}{9\pi} \times 2^{15} [0.42 + 0.5 \cos(2(9)\pi / (21 - 1)) + 0.08 \cos(4(9)\pi / (21 - 1))]$$

$$= 819 \times 0.00919$$

$$= 7H$$

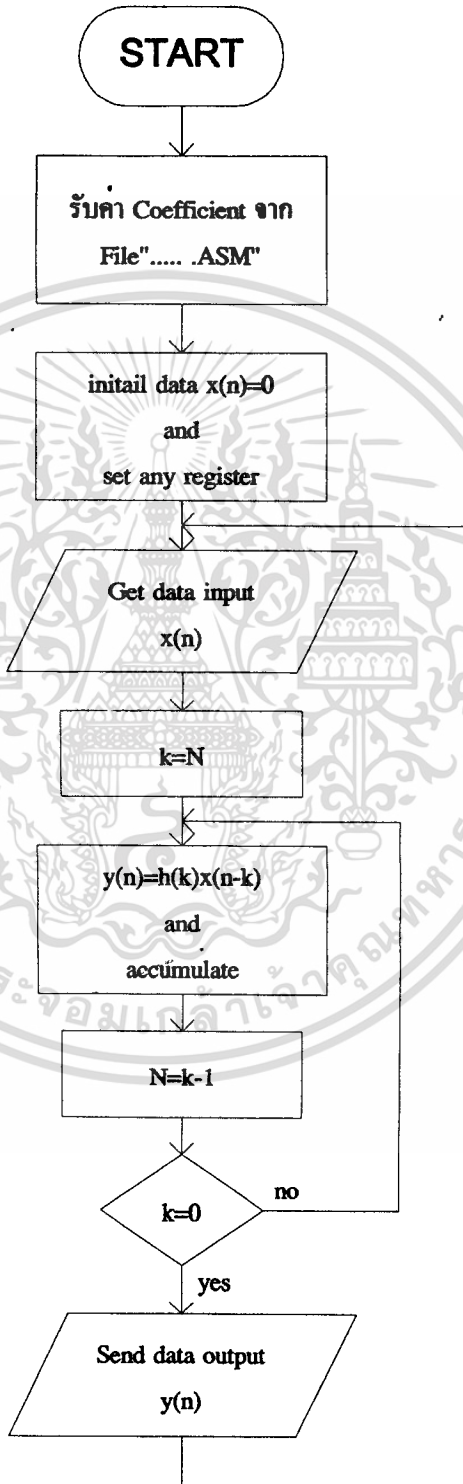
$$h_{20} = c_{-10} = \frac{\sin 0.25(-10)\pi}{-10\pi} \times 2^{15} [0.42 + 0.5 \cos(2(-10)\pi / (21 - 1)) + 0.08 \cos(4(-10)\pi / (21 - 1))]$$

$$= 1043 \times 0$$

$$= 0H$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

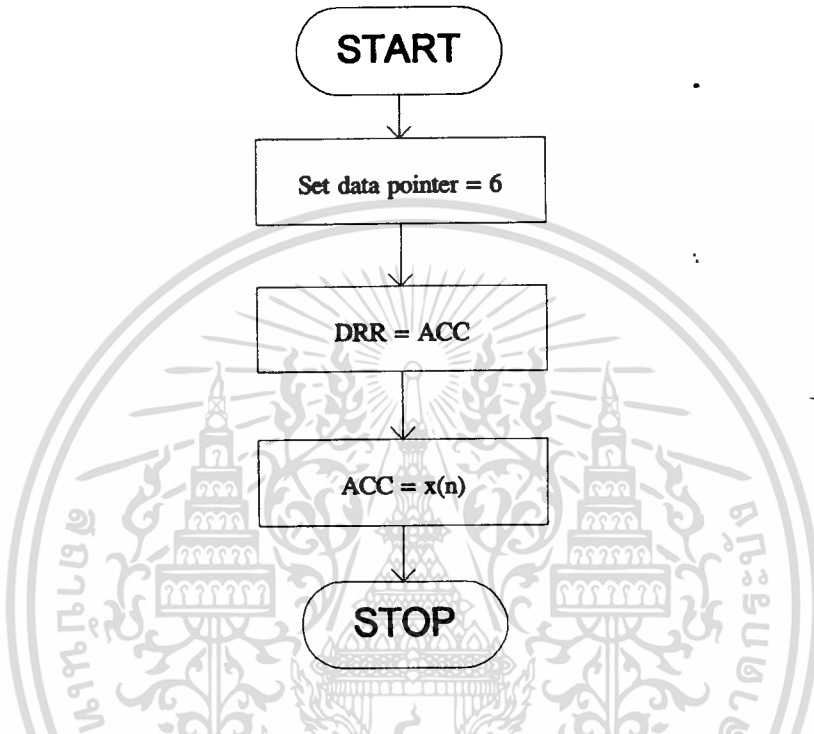
5.4 Flowchart diagram ของโปรแกรม FIR filter



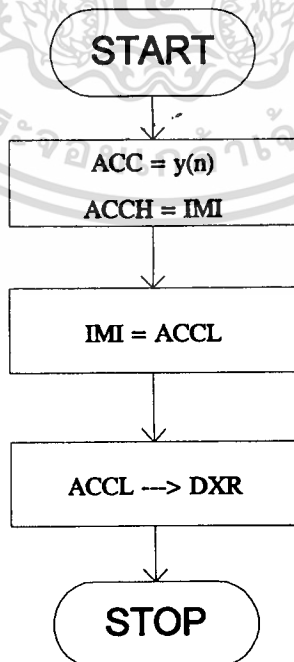
รูปที่ 5.1 Flowchart diagram ของโปรแกรม FIR filter

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานภายในเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการรับข้อมูลสัญญาณ input $x(n)$ และการส่งข้อมูลที่ได้ออกจากการคำนวณ output $y(n)$ สามารถเขียน Flowchart แสดงการทำงานได้ดังนี้.-



รูปที่ 5.2 แสดง Flowchart diagram การรับค่า input $x(n)$



รูปที่ 5.3 แสดง Flowchart diagram การส่งค่า output $y(n)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก Flowchart diagram ในรูปที่ 5.1 สามารถอธิบายได้ดังนี้ โดยเริ่มจากส่วนแรกจะทำการรับค่า Coefficient จาก file “asm” ซึ่ง Coefficient ที่รับเข้ามาจะเป็นค่าของเลขฐาน 16 ขนาด 16 บิต และมีจำนวนค่าเริ่มจาก h_0 ถึง h_N เมื่อ N คือ Order ของ Filter รายละเอียดดูได้จาก ผนวก. จากนั้นจะกำหนดค่า input $x(n)$ ตอนเริ่มต้นให้เป็นศูนย์ก่อนที่จะมีการรับค่า input จริง เข้ามาคำนวณ , กำหนดค่า register ที่ใช้ในการคำนวณให้เป็นศูนย์ ต่อไปจะรับค่า input $x(n)$ จาก DXR (Data receive register) , กำหนดค่า $k = N$ เมื่อ N คือ order ของ filter และทำการคำนวณค่า $y(n)$ จากผลคูณของ Coefficient $h(k)$ กับค่า Input $x(n-k)$ ซึ่งผลของการคำนวณจะเก็บที่ P register (Product register) และทำการรวมค่า P register กับค่า ACC (Accumulator) ผลรวมเก็บไว้ที่ ACC (Accumulator) จากนั้นทำการลดค่า k ลงครั้งละ 1 และตรวจสอบค่า $k = 0$ หรือยังถ้ายังไม่เท่ากับ 0 ให้กลับไปคำนวณค่า $y(n)$ ใหม่ โดยได้จาก Coefficient ค่าใหม่ และ $x(n)$ ค่าใหม่ ผลที่ได้จากการคำนวณนี้จะนำไปรวมกับผลที่ได้จากการคำนวณครั้งที่ผ่านมา ซึ่งการรวมค่าผลจากการคำนวณในลักษณะนี้เรียกว่า Accumulate หรือเรียกว่า การคำนวณแบบ สะสมค่า และเมื่อทำการคำนวณจนค่า $k = 0$ แล้ว ก็จะทำการส่งค่าผลจากการคำนวณออกไป แสดงผล โดยขั้นตอนการส่งค่าดูได้จากรูปที่ 5.3 การส่งค่าออกไปแสดงผลเนื่องจากถูกจำกัดด้วย จำนวนบิตของการแปลง D/A ซึ่งมีขนาด 14 บิต ดังนั้นเราจะทำการส่งค่า บิตทางด้านสูง ACCH ของ ACC ออกไป ซึ่งการส่งค่าจะส่งผ่านทาง Data transmit register DXR เมื่อส่งค่า output $y(n)$ ออกไปแล้วก็จะไปเริ่มรับค่า input $x(n)$ มาใหม่เพื่อทำการคำนวณใหม่ต่อไปเรื่อย ๆ จะกว่าเราจะทำการหยุดการ RUN program โดยการกดปุ่ม Esc ของ key board computer รายละเอียดของ program ดูได้จาก ผนวก

5.5 วิธีการทดลองและผลการทดลอง

การทดลองทำได้โดยการต่อสัญญาณผ่าน serial port RS232 เข้ากับบอร์ด TMS320C50 , ต่อไฟ AC 9 volt เข้าบอร์ด TMS320C50 ป้อนสัญญาณ input random noise และวัด output เป็น amplitude response และ phase response โดยใช้ 35665A Dynamic signal analyzer ของบริษัท Hewlett packard ซึ่งการต่อบอร์ดเพื่อทำการทดลองแสดงดังรูปที่ 5.4 ซึ่งจะทำการเก็บค่าผลจากการวัดลงบน file ที่มีนามสกุลเป็น .dat จากนั้นนำไปพิมพ์ออกทาง เครื่อง printer โดยใช้ program hp ซึ่งเป็น program สำหรับการพิมพ์ข้อมูลของ 35665A Dynamic signal analyzer

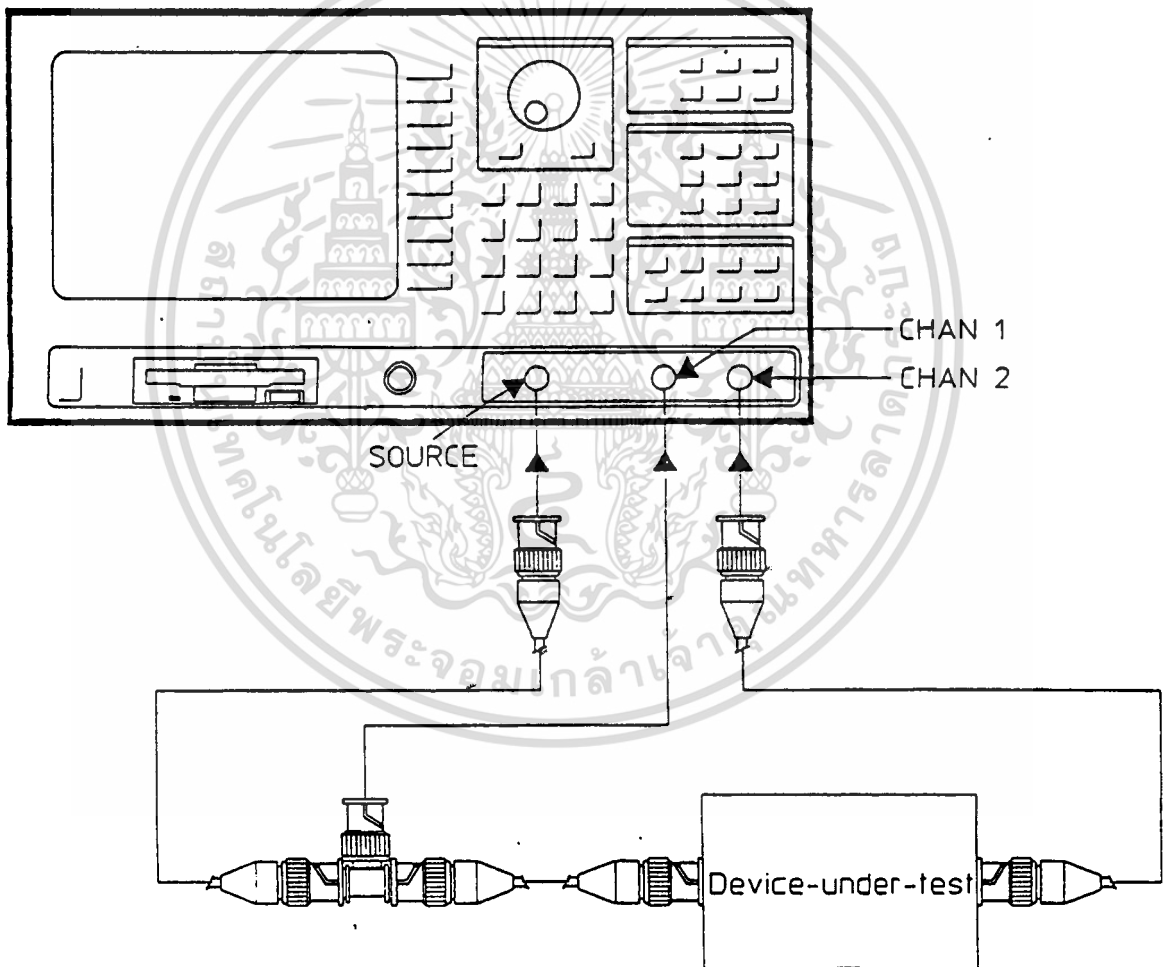
ซึ่งการทดลองนี้จะถูกจำกัดค่าความถี่ที่ป้อนให้กับ บอร์ด TMS320C50 เนื่องจากผล ของ Bandpass Filter Input และ Lowpass Filter Output ดังนี้

Input Filter : bandpass $f_L = 300 \text{ Hz}$, $f_h = 3.4 \text{ kHz}$

Output Filter : lowpass $f_L = 0 \text{ Hz}$, $f_h = 3.4 \text{ kHz}$

ซึ่งจากข้อจำกัดนี้ ในการทดลองเราจึงป้อนความถี่ในช่วง 300 Hz - 3.5 kHz

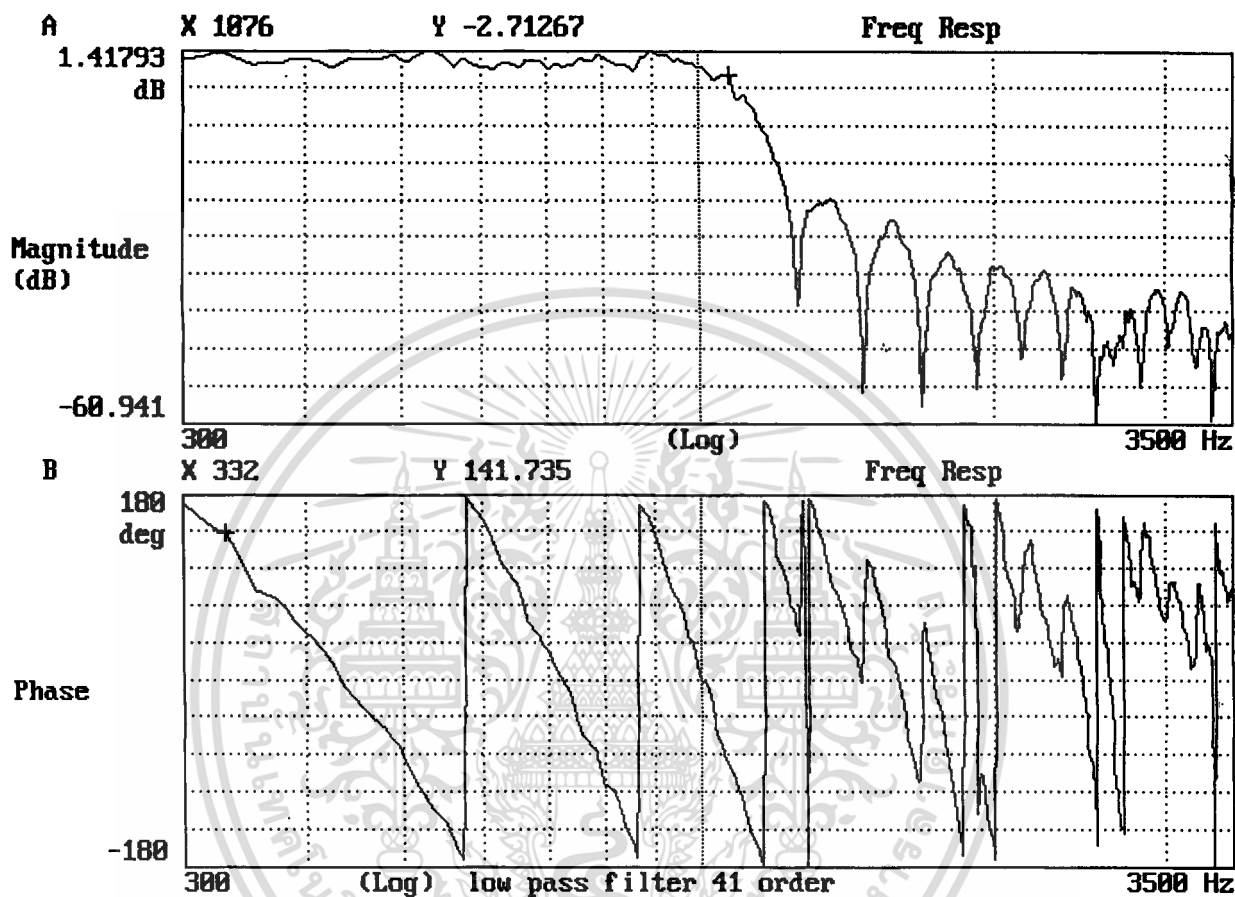
Task Setup



รูปที่ 5.4 แสดงการต่อบอร์ด TMS320C50 กับ 35665A Dynamic signal analyzer

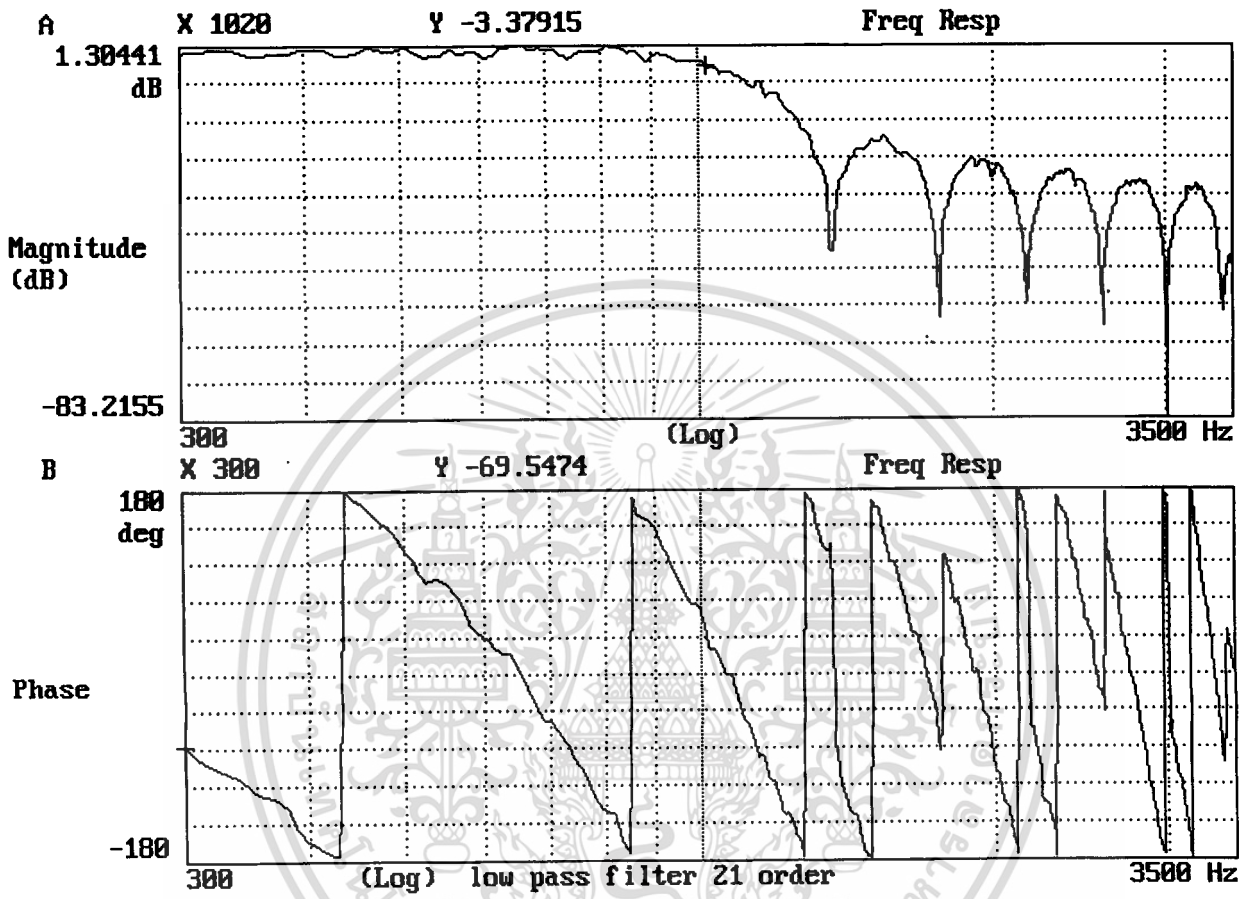
เอกสารนี้เป็นเอกสารที่ 5.4 ในส่วนของ Device-under-test จะถูกแทนด้วยบอร์ด TMS320C50 นี้ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง



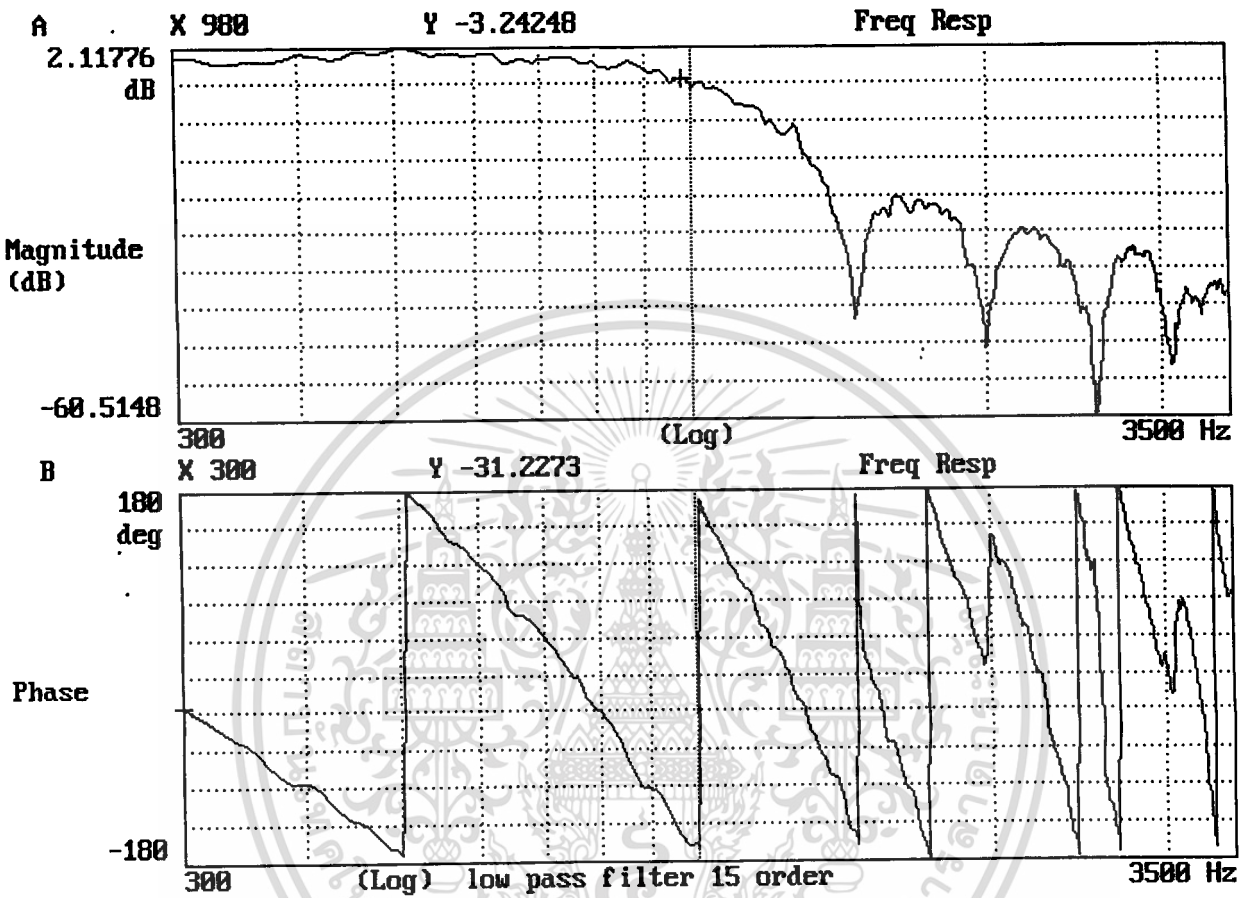
รูปที่ 5.5 Amplitude response และ Phase response lowpass filter 41 order $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



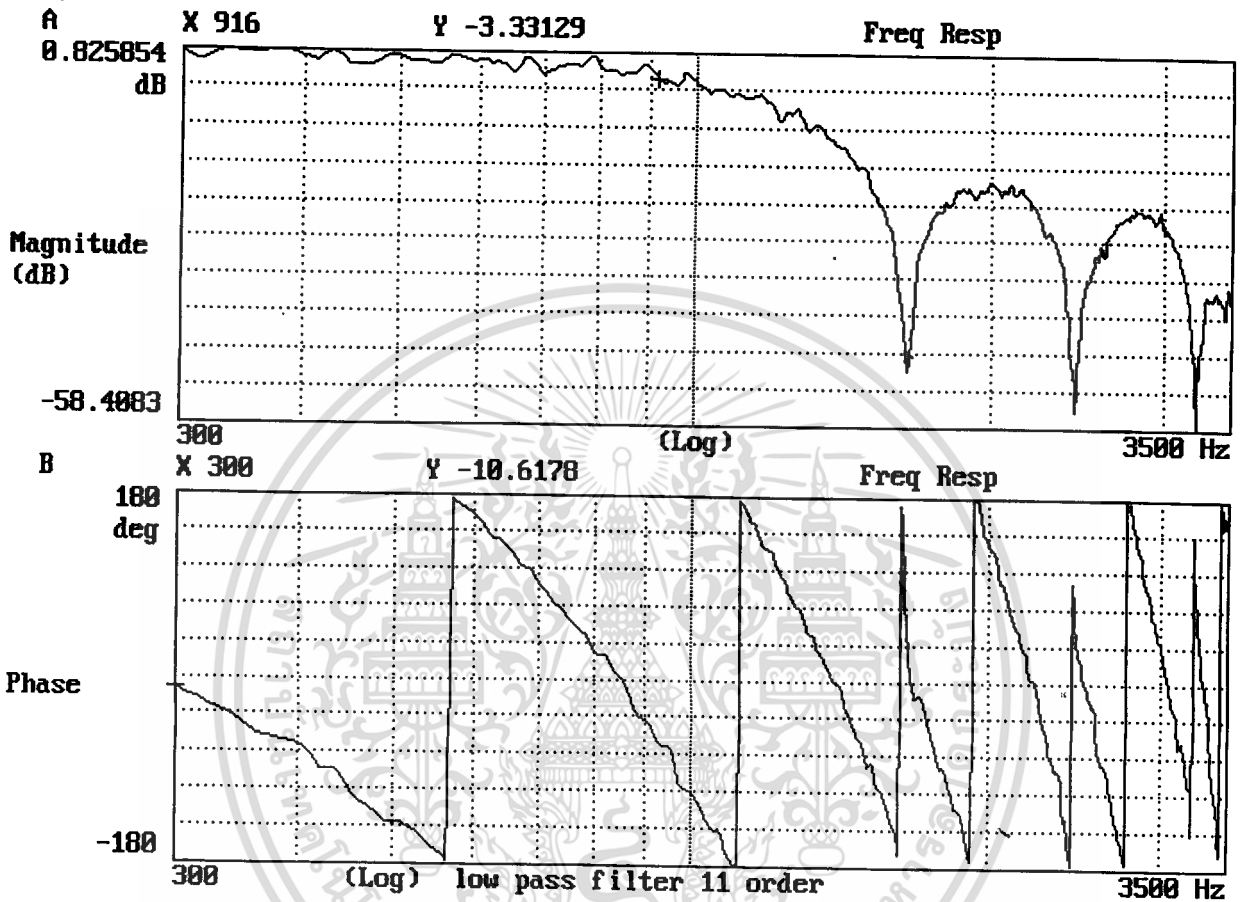
รูปที่ 5.6 Amplitude response และ Phase response lowpass filter 21 order $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



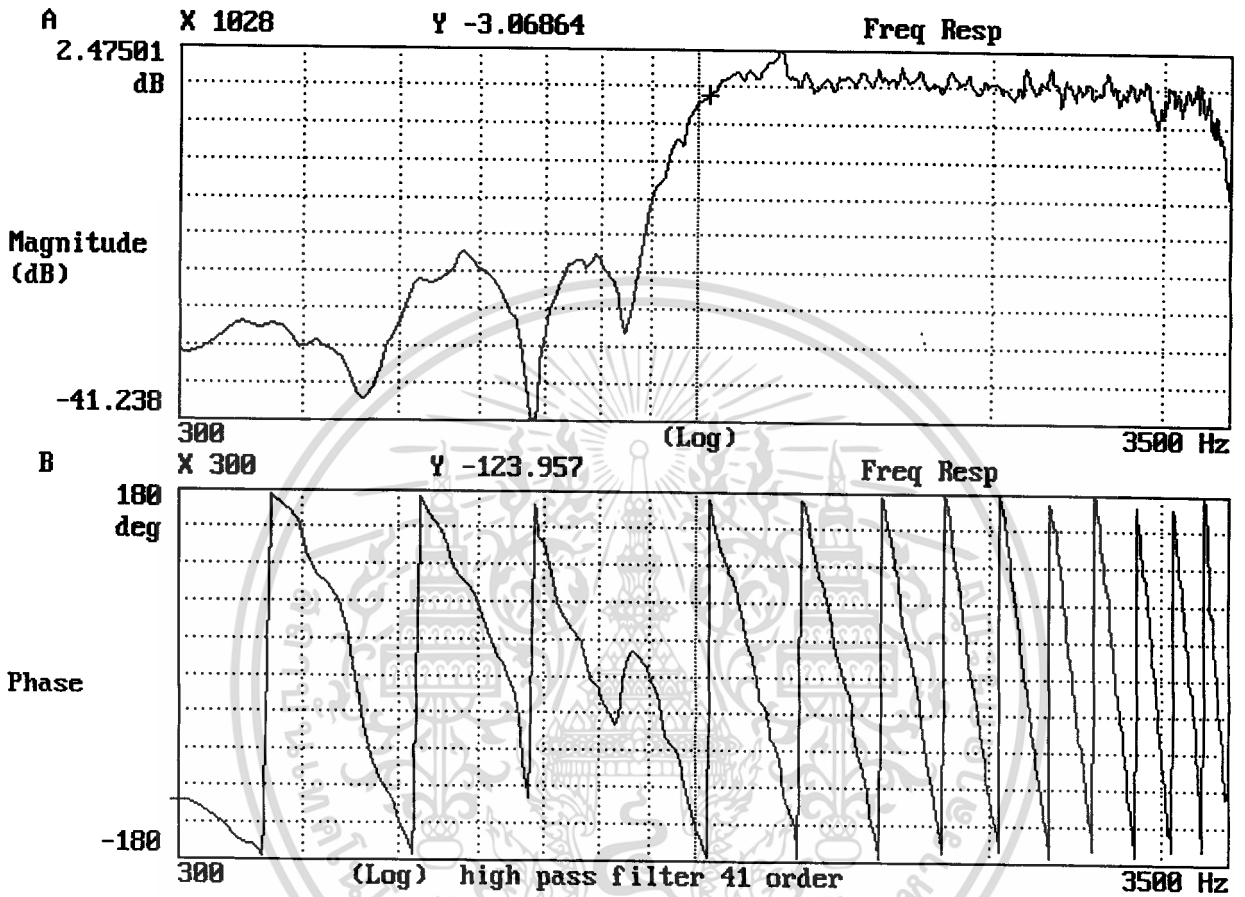
รูปที่ 5.7 Amplitude response และ Phase response lowpass filter 15 order $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



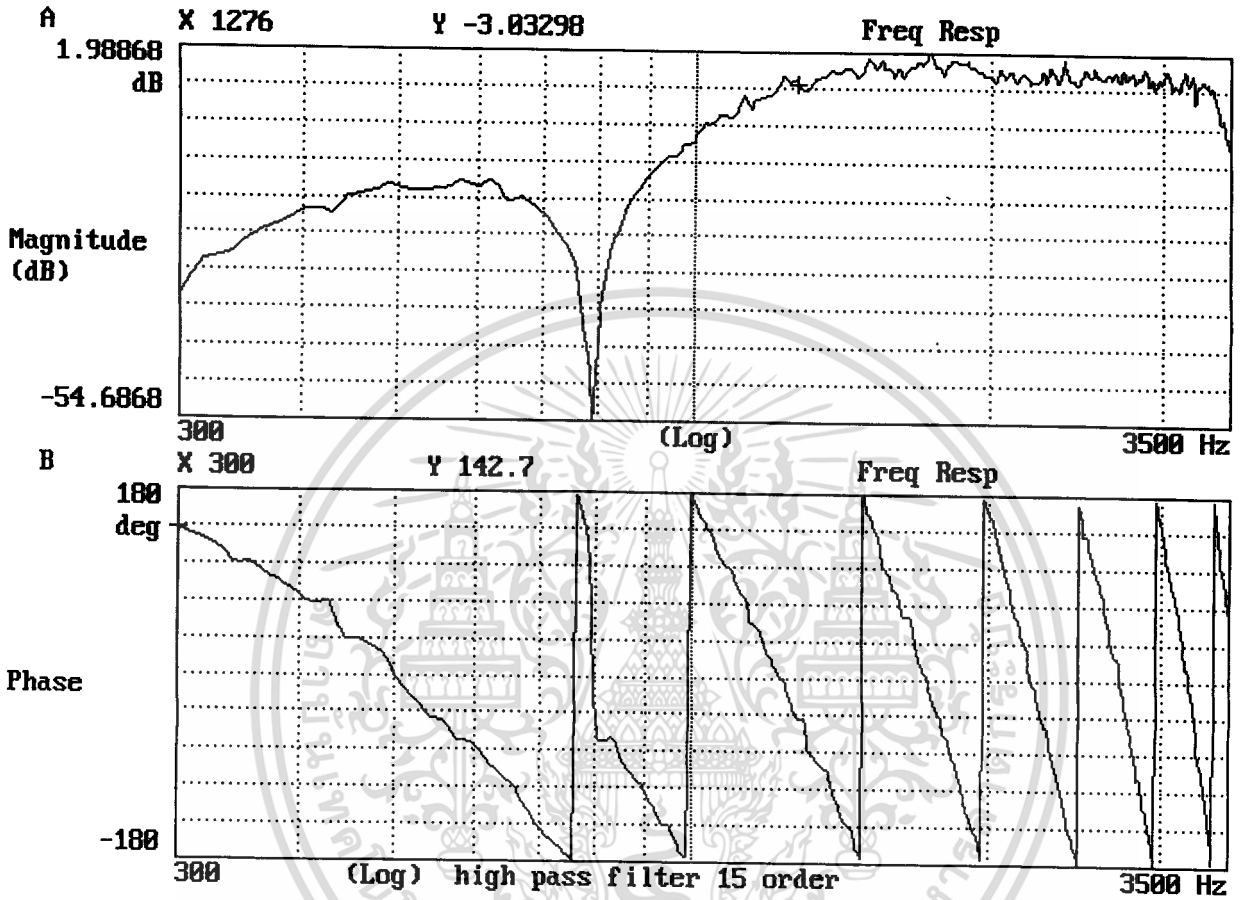
รูปที่ 5.8 Amplitude response และ Phase response lowpass filter 11 order $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



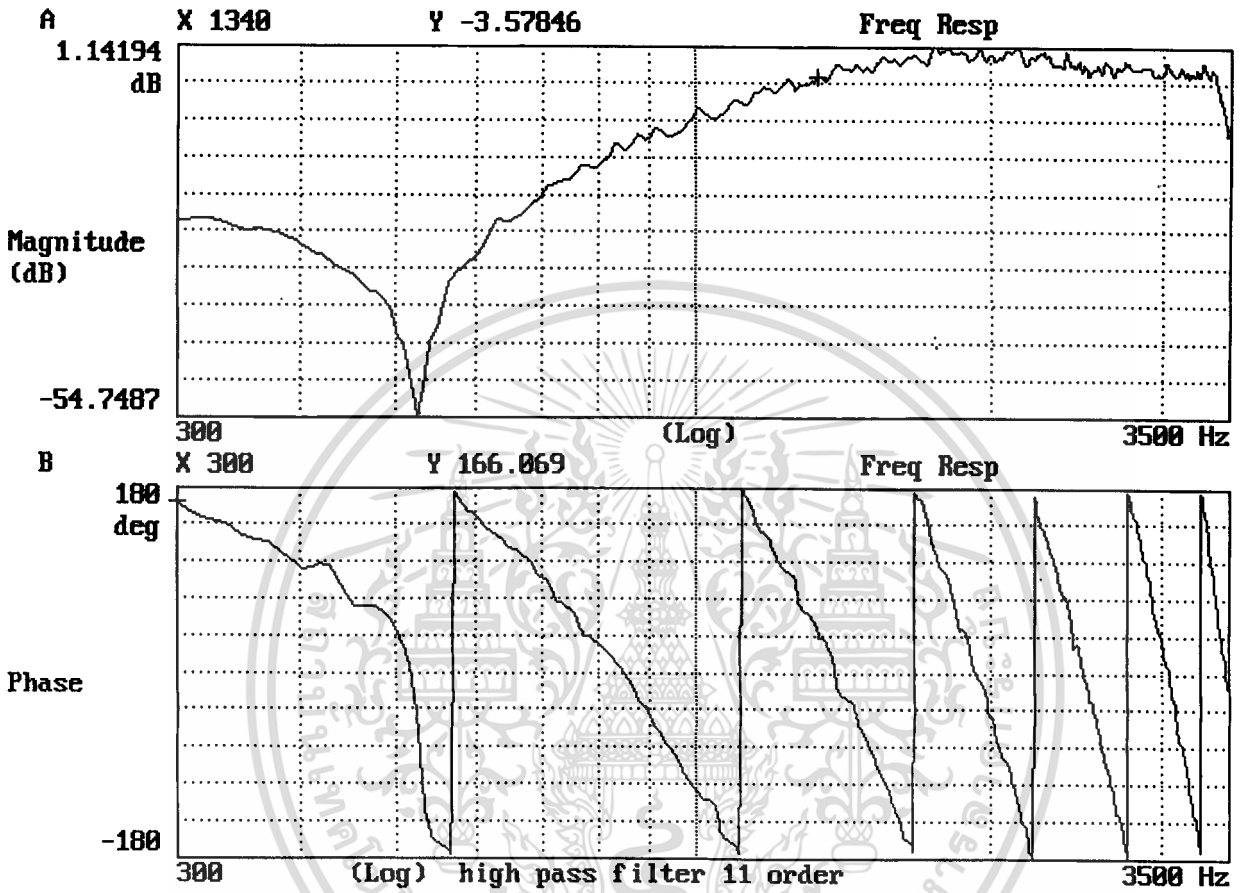
รูปที่ 5.9 Amplitude response และ Phase response highpass filter 41 order $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



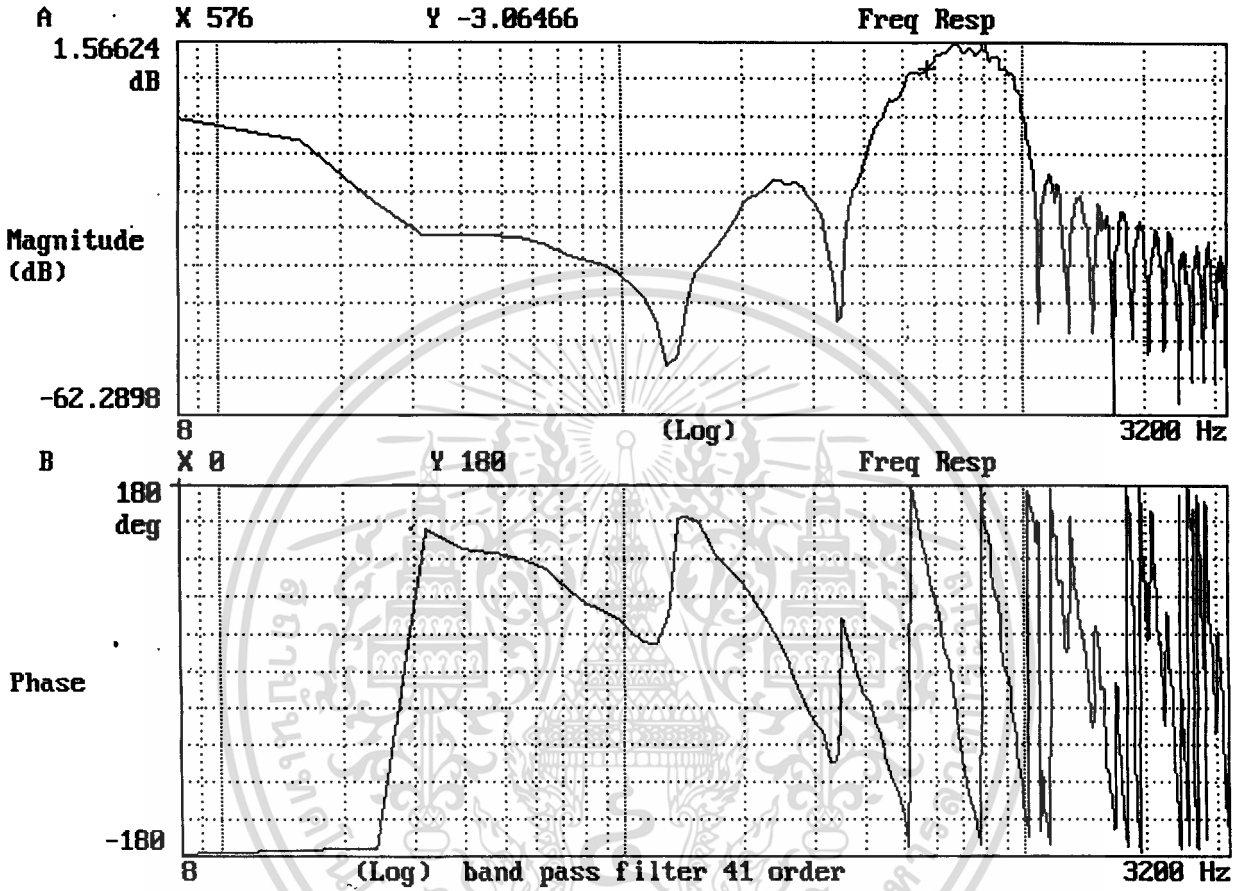
รูปที่ 5.11 Amplitude response และ Phase response highpass filter 15 order $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



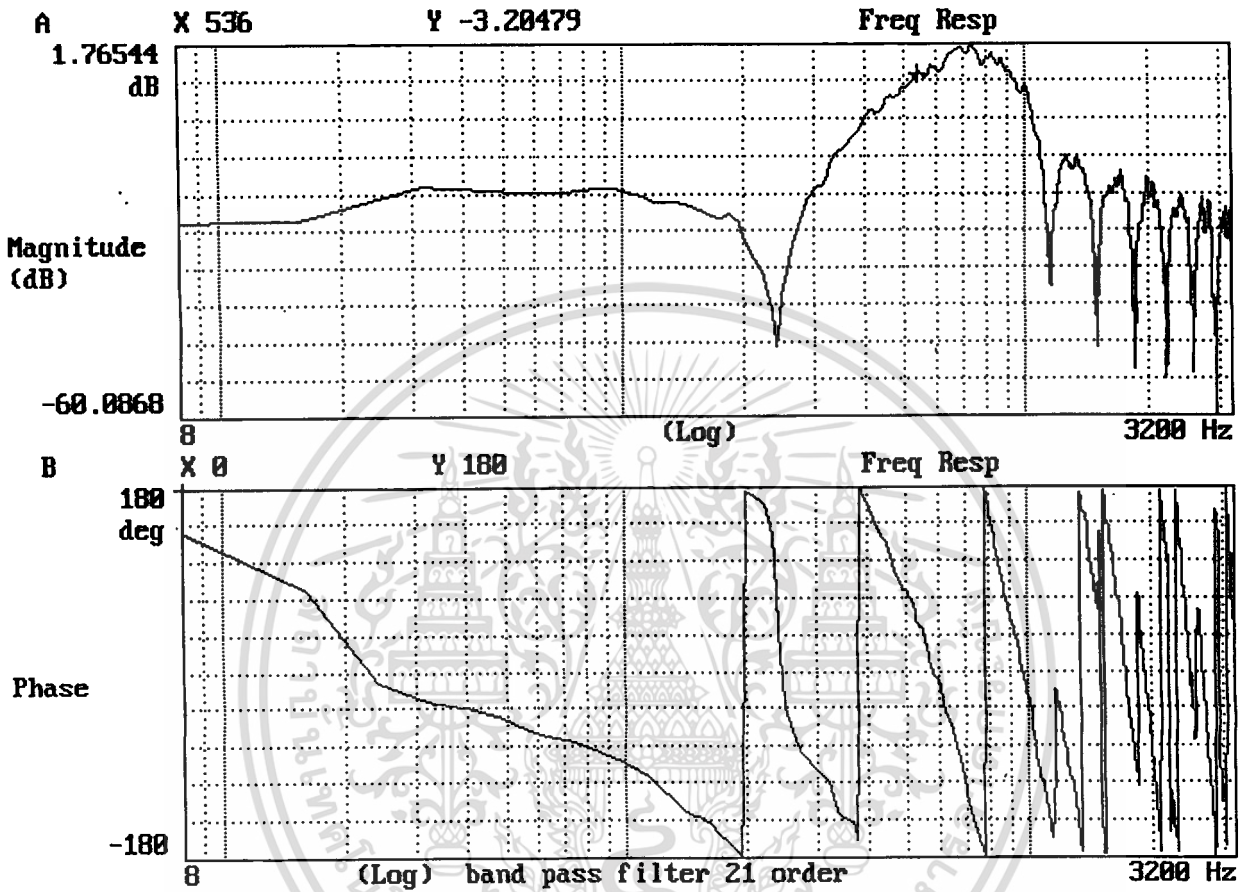
รูปที่ 5.12 Amplitude response และ Phase response highpass filter 11 order $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



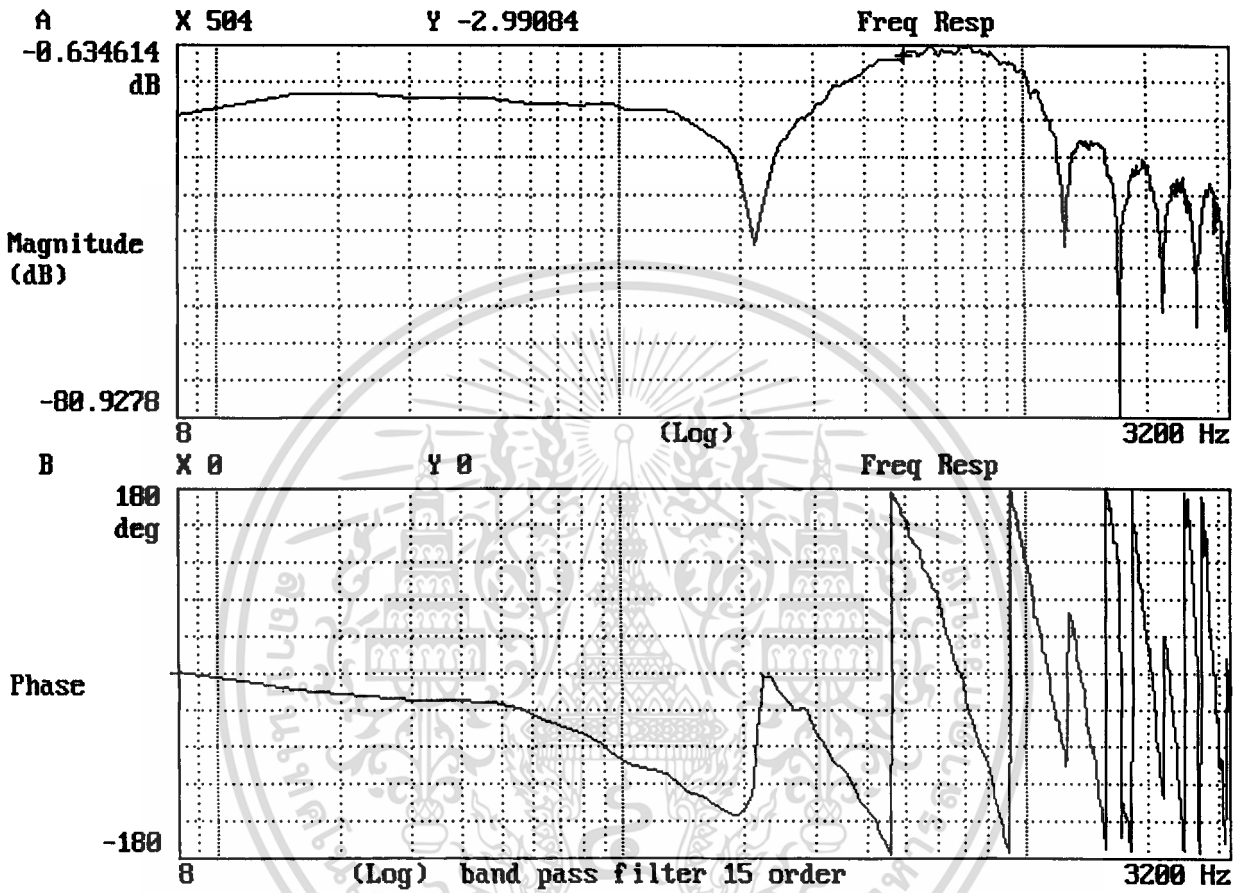
รูปที่ 5.13 Amplitude response และ Phase response bandpass filter 41 order
fc1=500 Hz, fc2=1kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



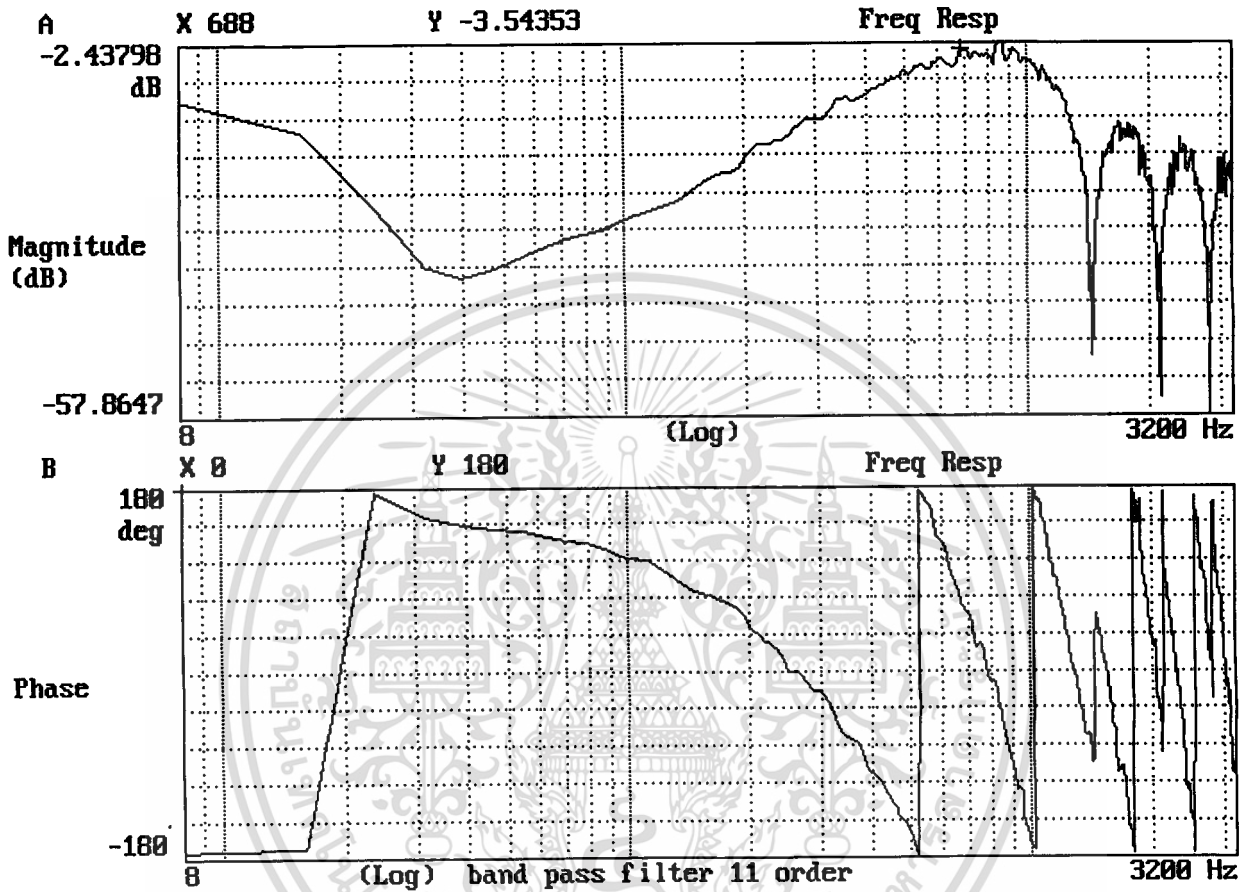
รูปที่ 5.14 Amplitude response และ Phase response bandpass filter 21 order
 $f_{c1}=500$ Hz, $f_{c2}=1$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



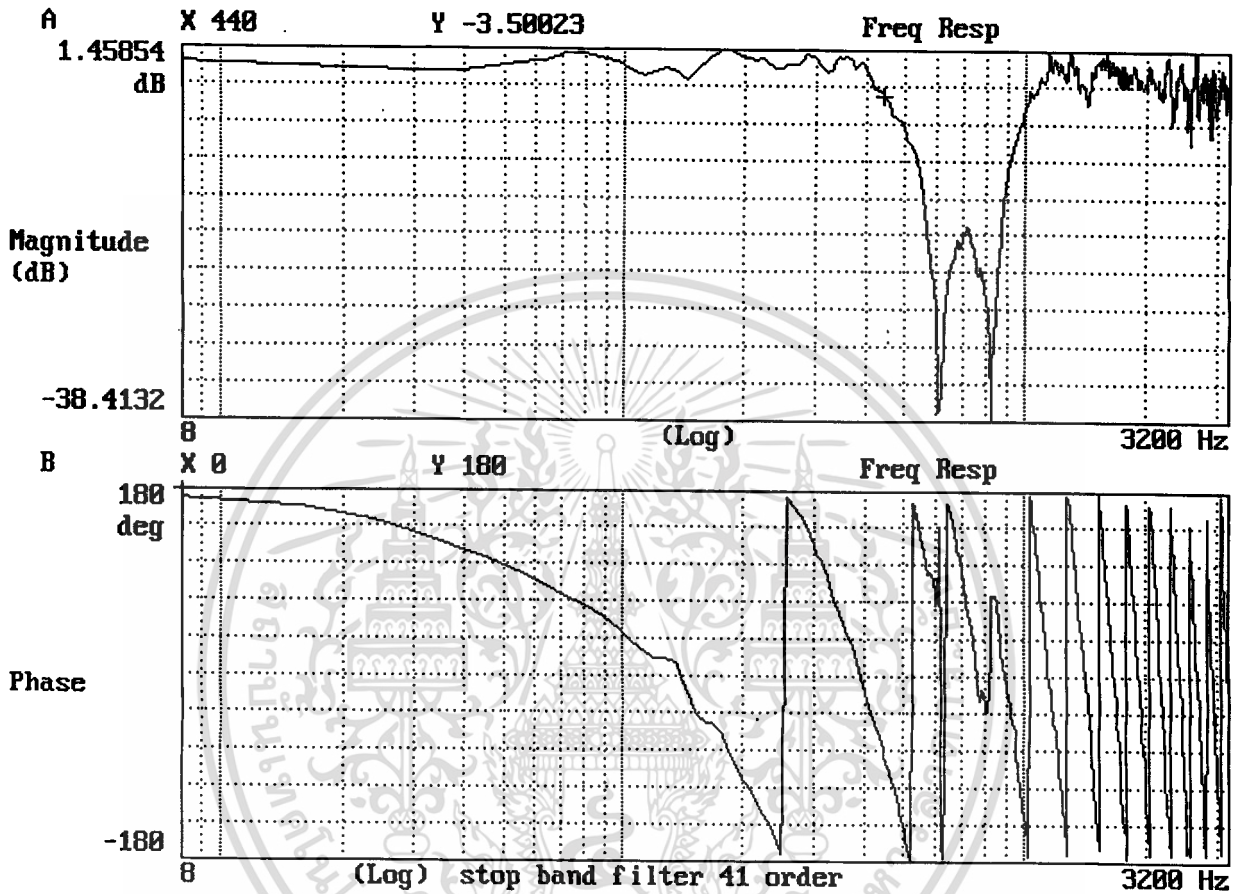
รูปที่ 5.15 Amplitude response และ Phase response bandpass filter 15 order
 $f_{c1}=500$ Hz, $f_{c2}=1$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

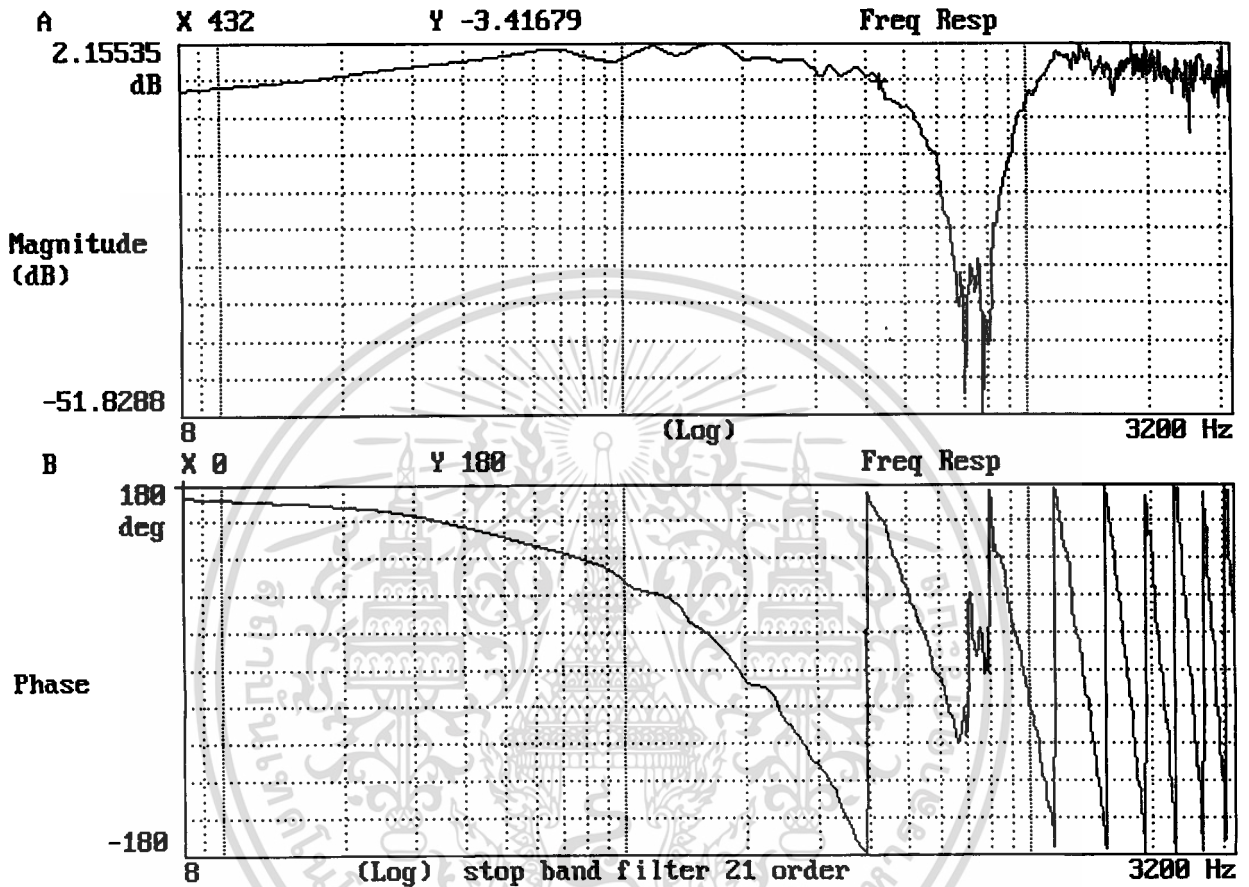


รูปที่ 5.16 Amplitude response และ Phase response bandpass filter 11 order
 $f_{c1}=500$ Hz, $f_{c2}=1$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

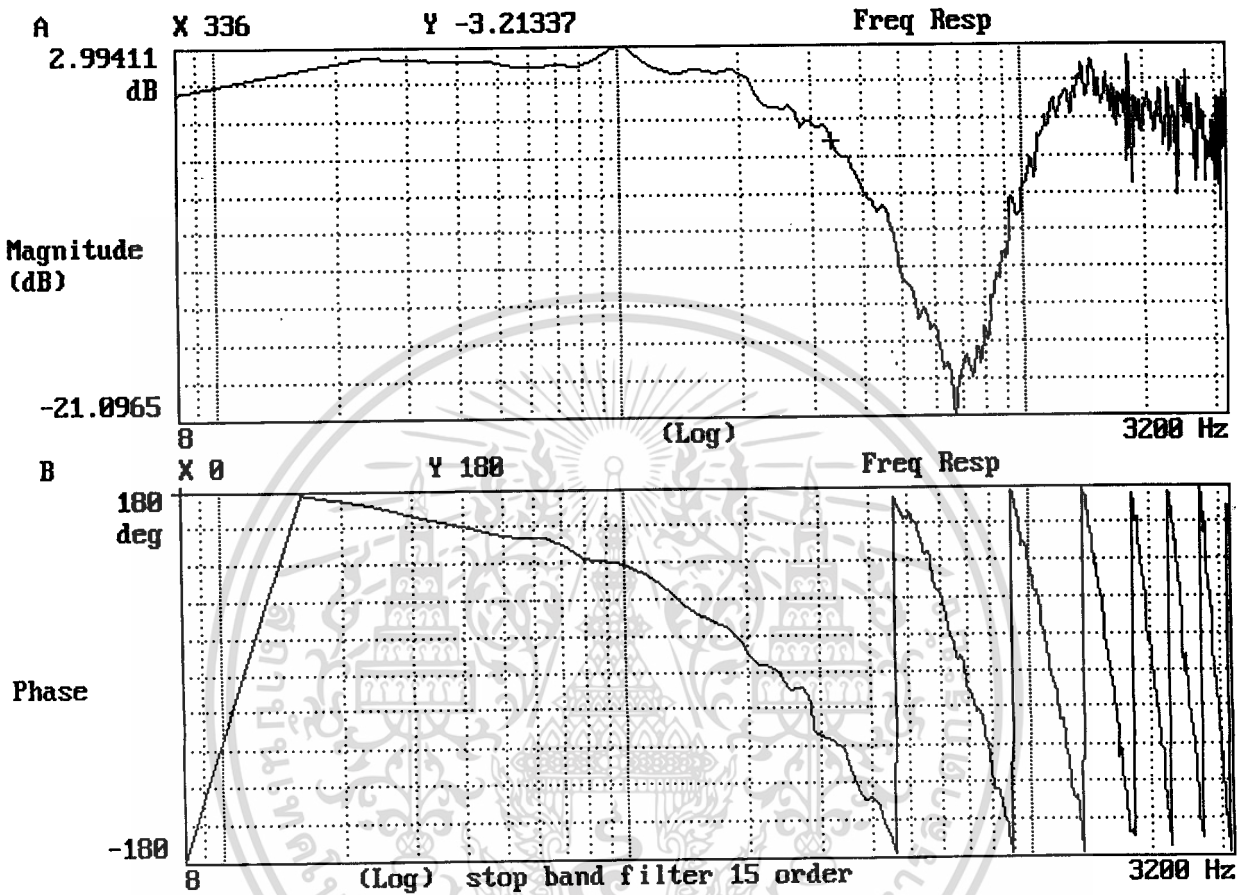


รูปที่ 5.17 Amplitude response และ Phase response stopband filter 41 order
fc1=500 Hz, fc2=1kHz



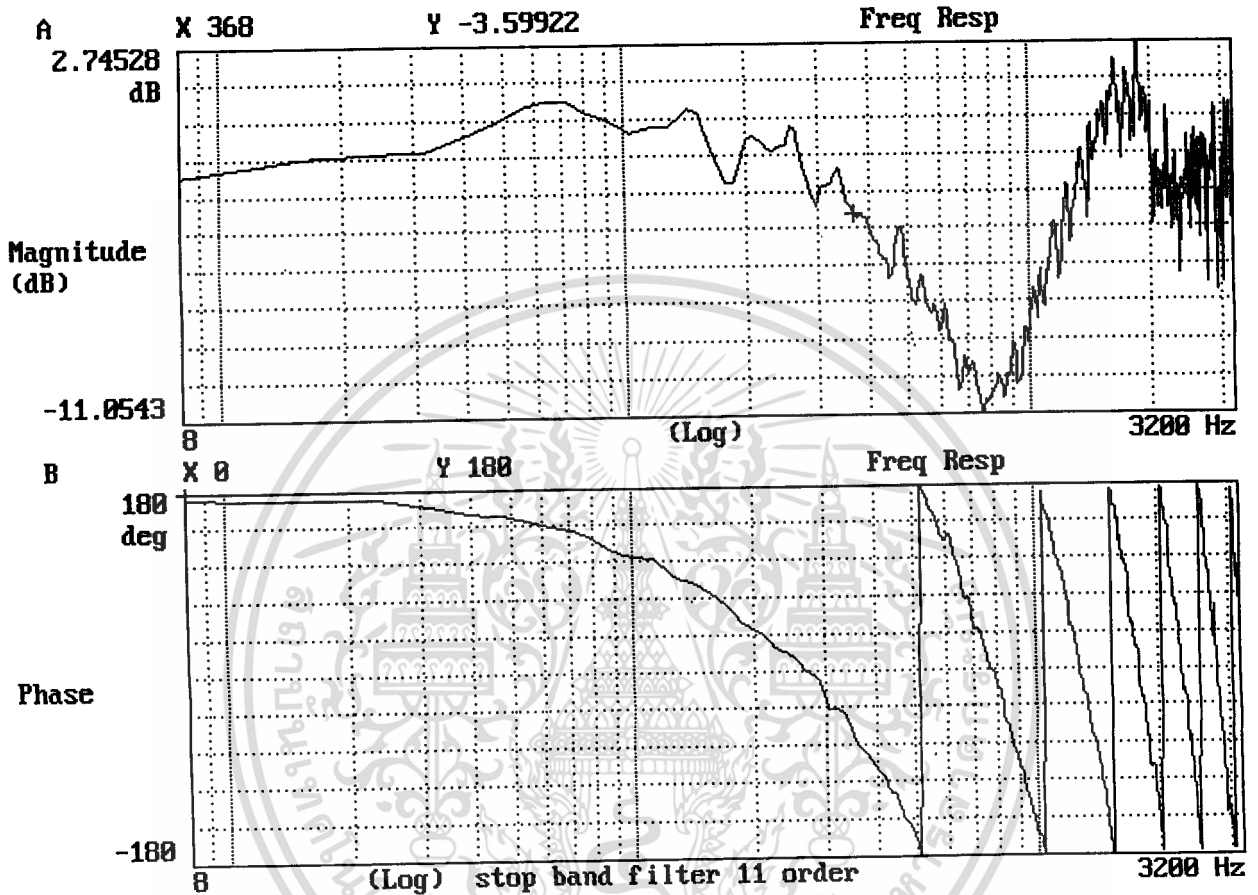
รูปที่ 5.18 Amplitude response และ Phase response stopband filter 21 order
 $f_{c1}=500$ Hz, $f_{c2}=1$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



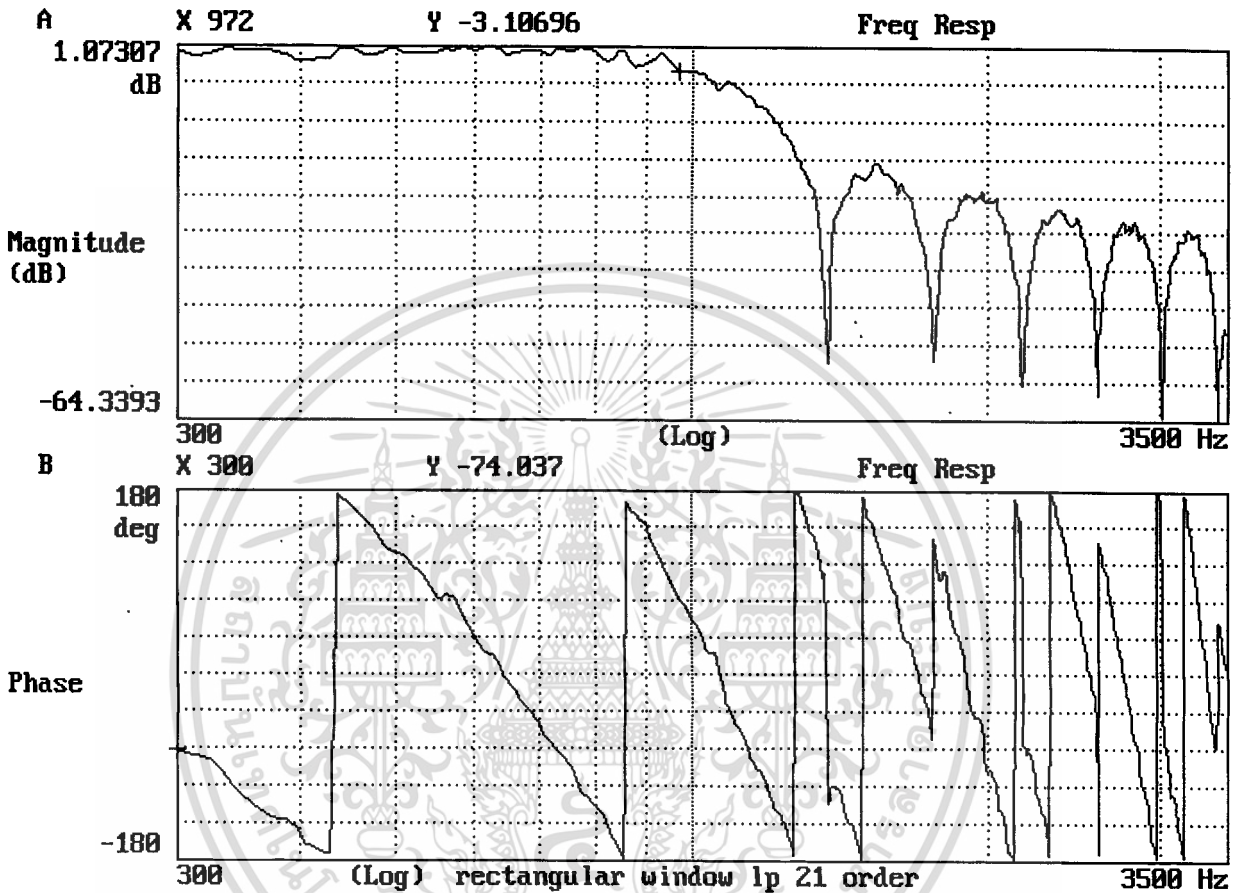
รูปที่ 5.19 Amplitude response และ Phase response stopband filter 15 order
 $f_{c1}=500$ Hz, $f_{c2}=1$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

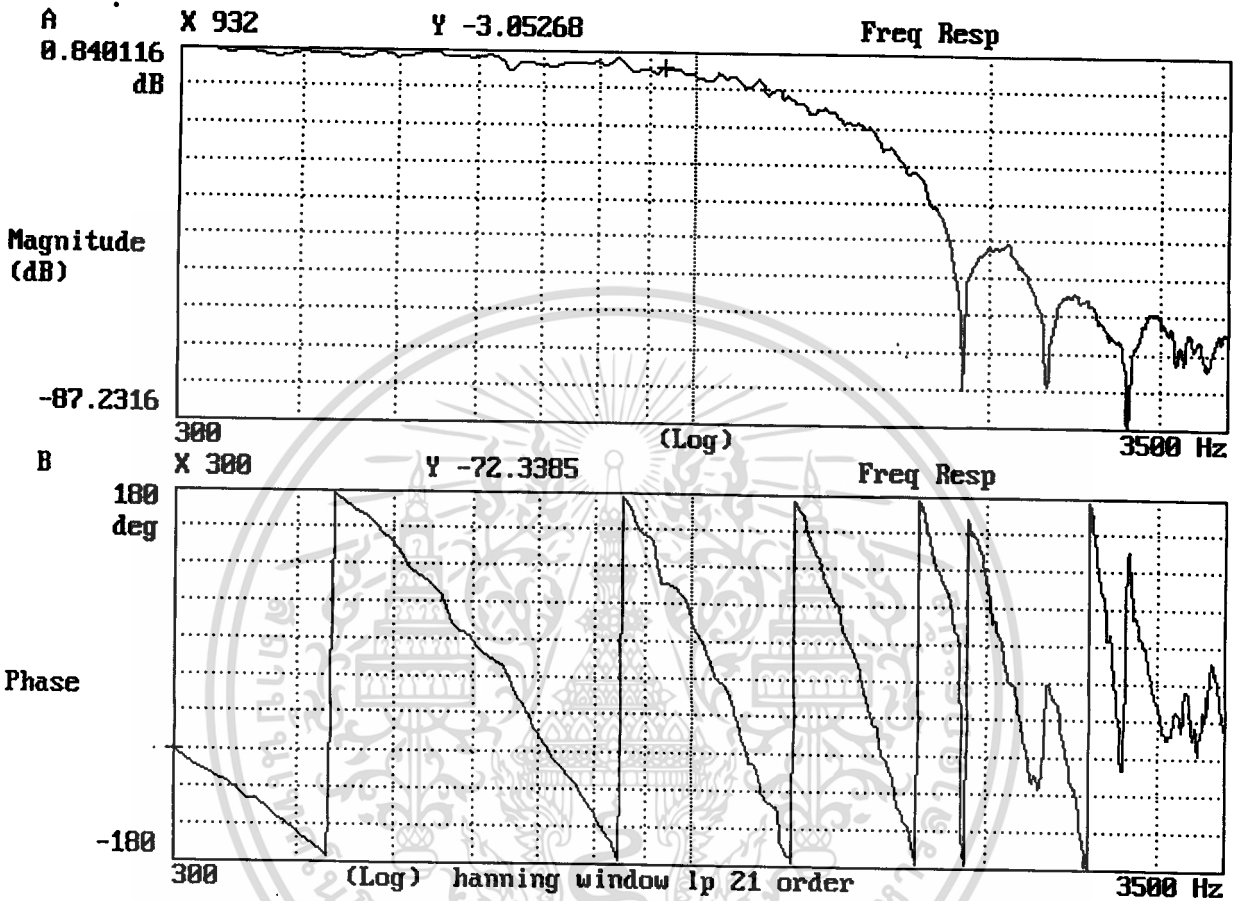


รูปที่ 5.20 Amplitude response และ Phase response stopband filter 11 order
 $f_{c1}=500$ Hz, $f_{c2}=1$ kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

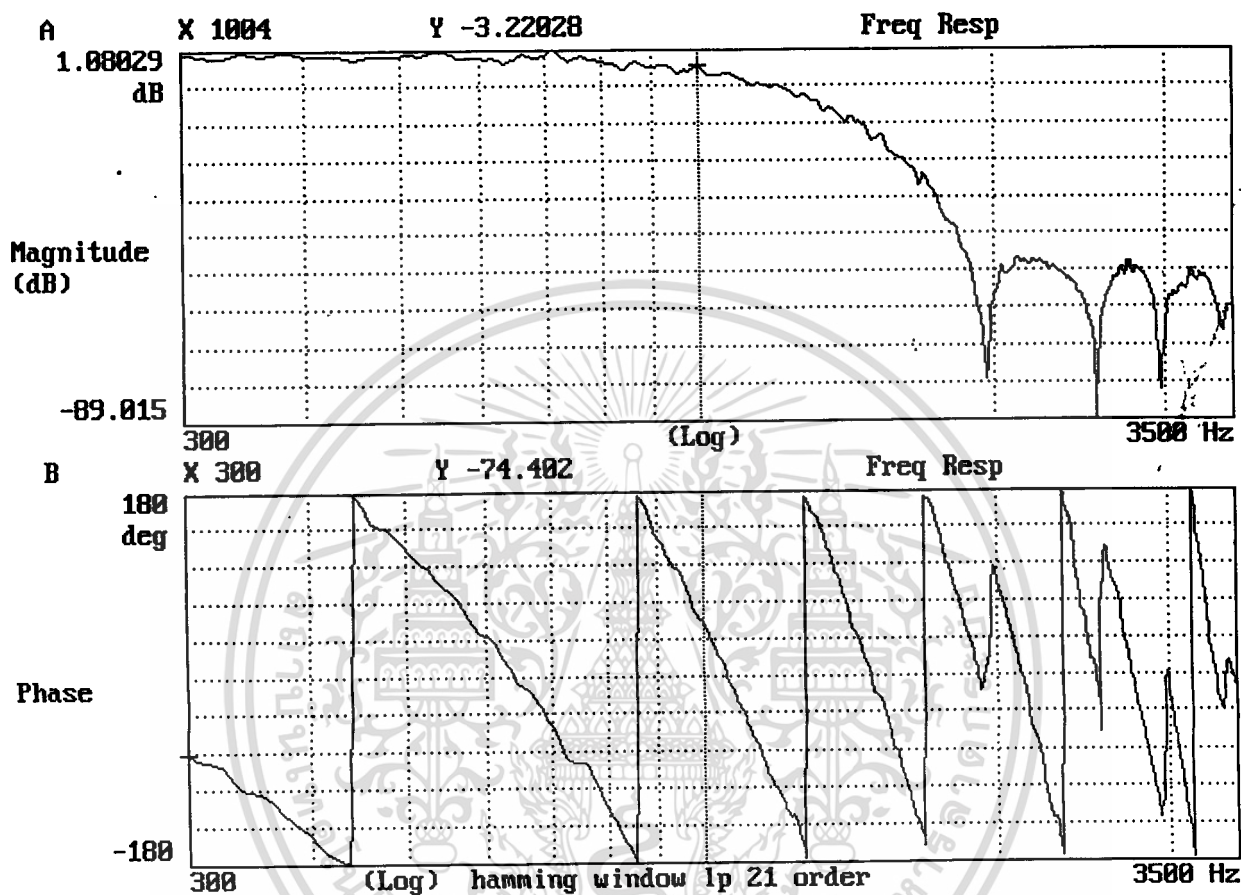


รูปที่ 5.21 Amplitude response และ Phase response lowpass filter 21 order
rectangular window $f_c=1\text{kHz}$



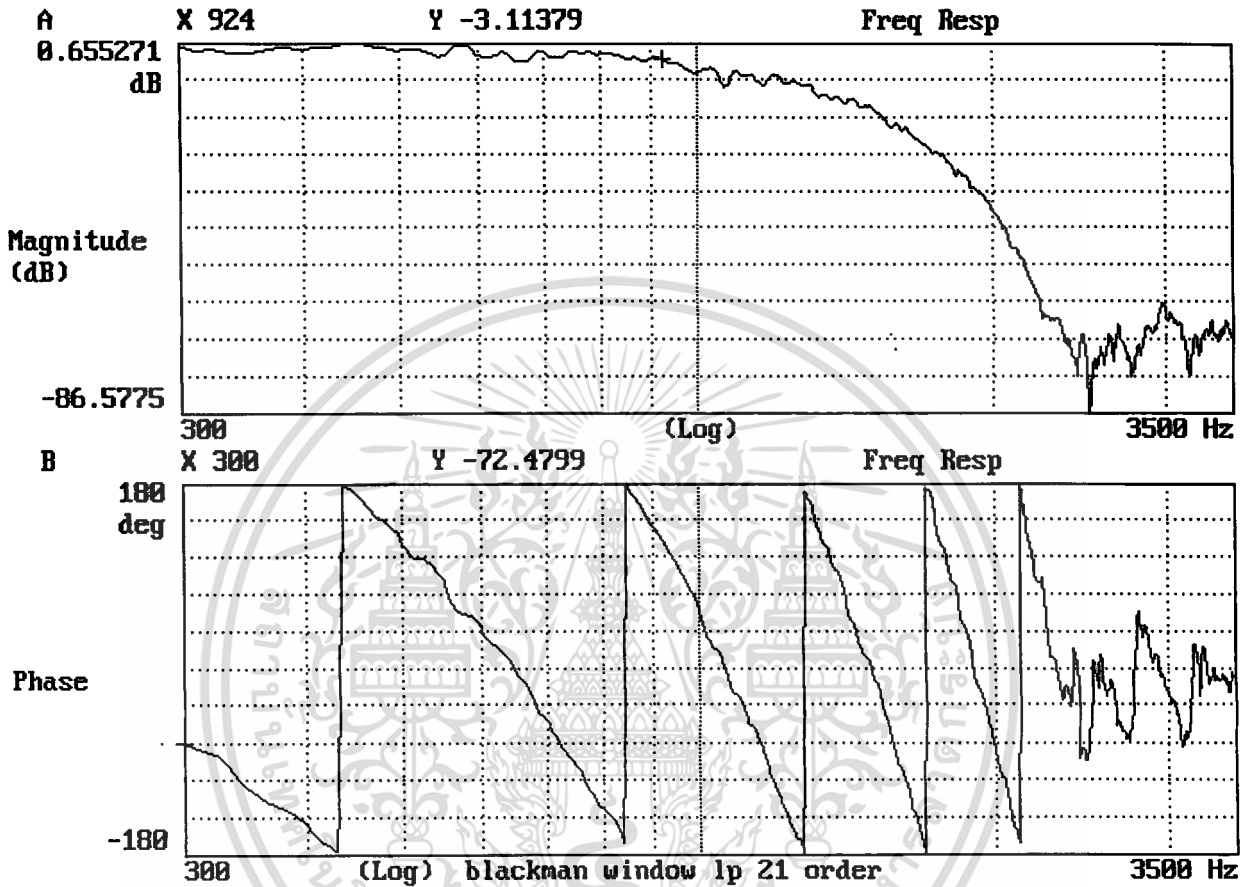
รูปที่ 5.22 Amplitude response และ Phase response lowpass filter 21 order
hanning window $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.23 Amplitude response และ Phase response lowpass filter 21 order
hamming window $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



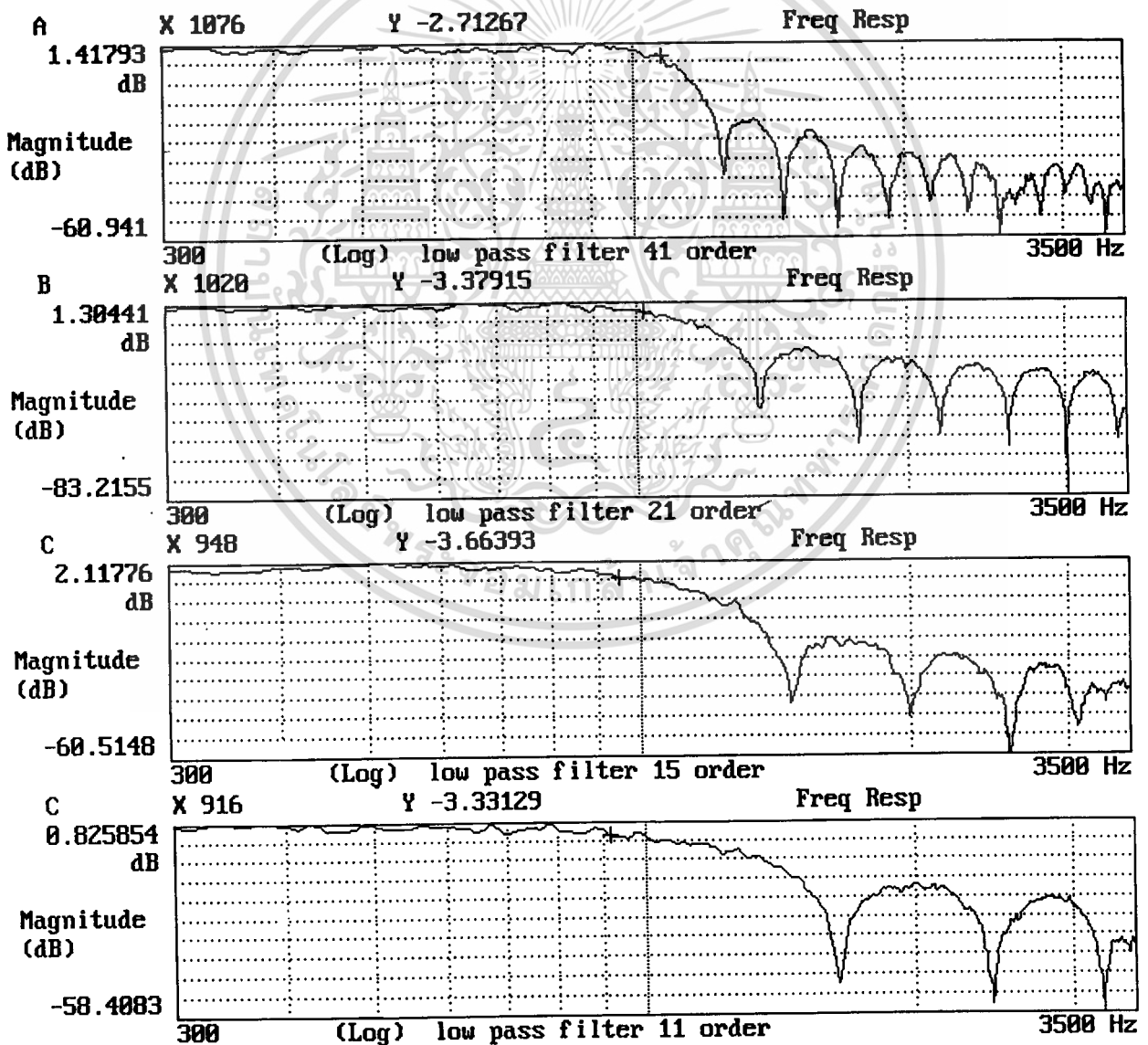
รูปที่ 5.24 Amplitude response และ Phase response lowpass filter 21 order
blackman window $f_c=1\text{kHz}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

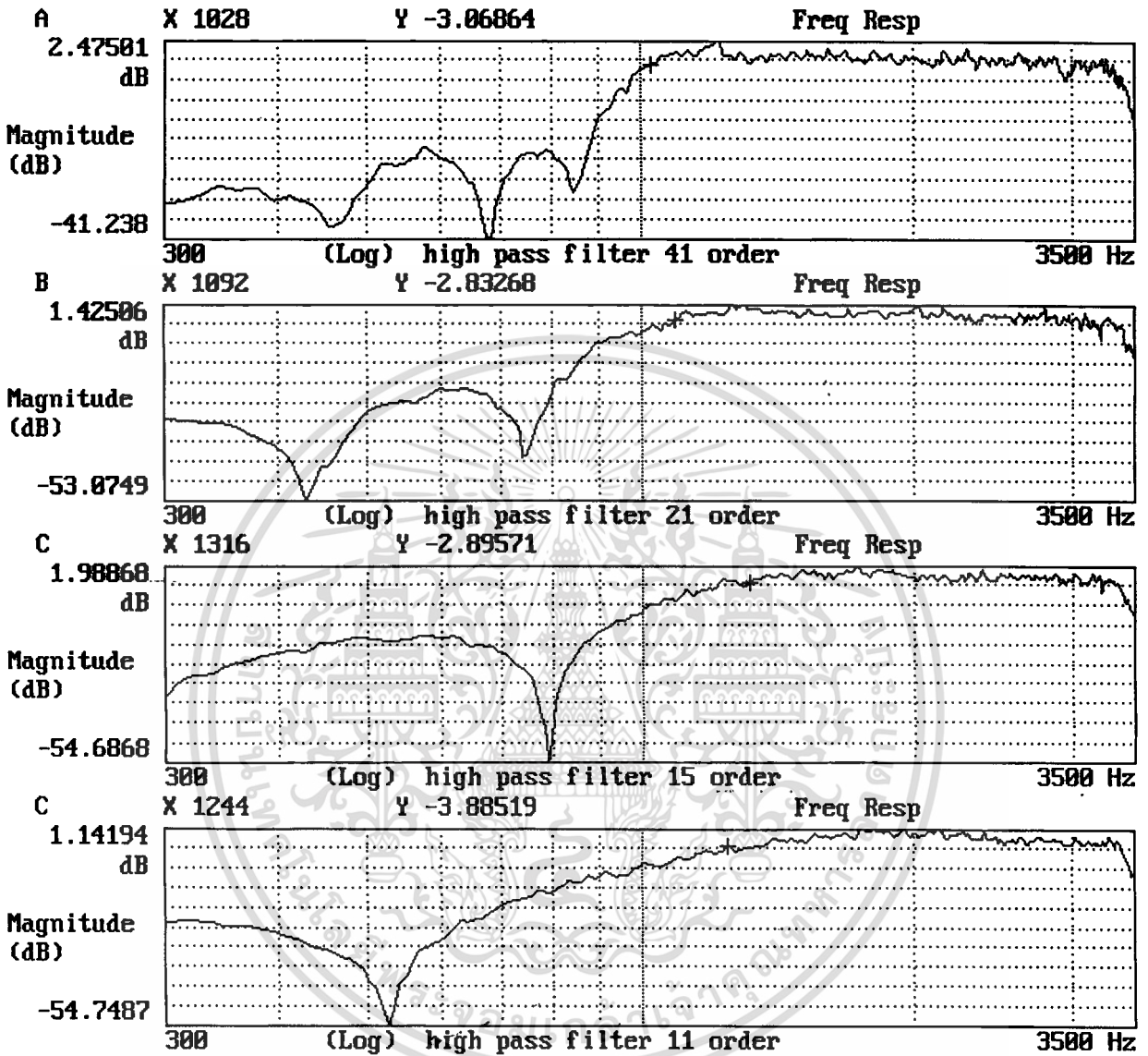
บทที่ 6

สรุปและวิจารณ์ผลการทดลอง

ในรูปที่ 6.1 เป็นรูปแสดงผลการตอบสนองแอมพลิจูดของ lowpass filter ที่มี cut off frequency 1 kHz ที่ 41,21,15 และ 11 order เปรียบเทียบกัน ในรูปที่ 6.2 เป็นรูปแสดงผลการตอบสนองแอมพลิจูดของ highpass filter ที่มี cut off frequency 1 kHz ที่ 41,21,15 และ 11 order เปรียบเทียบกัน ในรูปที่ 6.3 เป็นรูปแสดงผลการตอบสนองแอมพลิจูดของ bandpass filter ที่มี $f_{c1} = 500$ Hz, $f_{c2} = 1$ kHz ที่ 41,21,15 และ 11 order เปรียบเทียบกัน ในรูปที่ 6.4 เป็นรูปแสดงผลการตอบสนองแอมพลิจูดของ stopband filter ที่มี $f_{c1} = 500$ Hz, $f_{c2} = 1$ kHz ที่ 41,21,15 และ 11 order เปรียบเทียบกัน

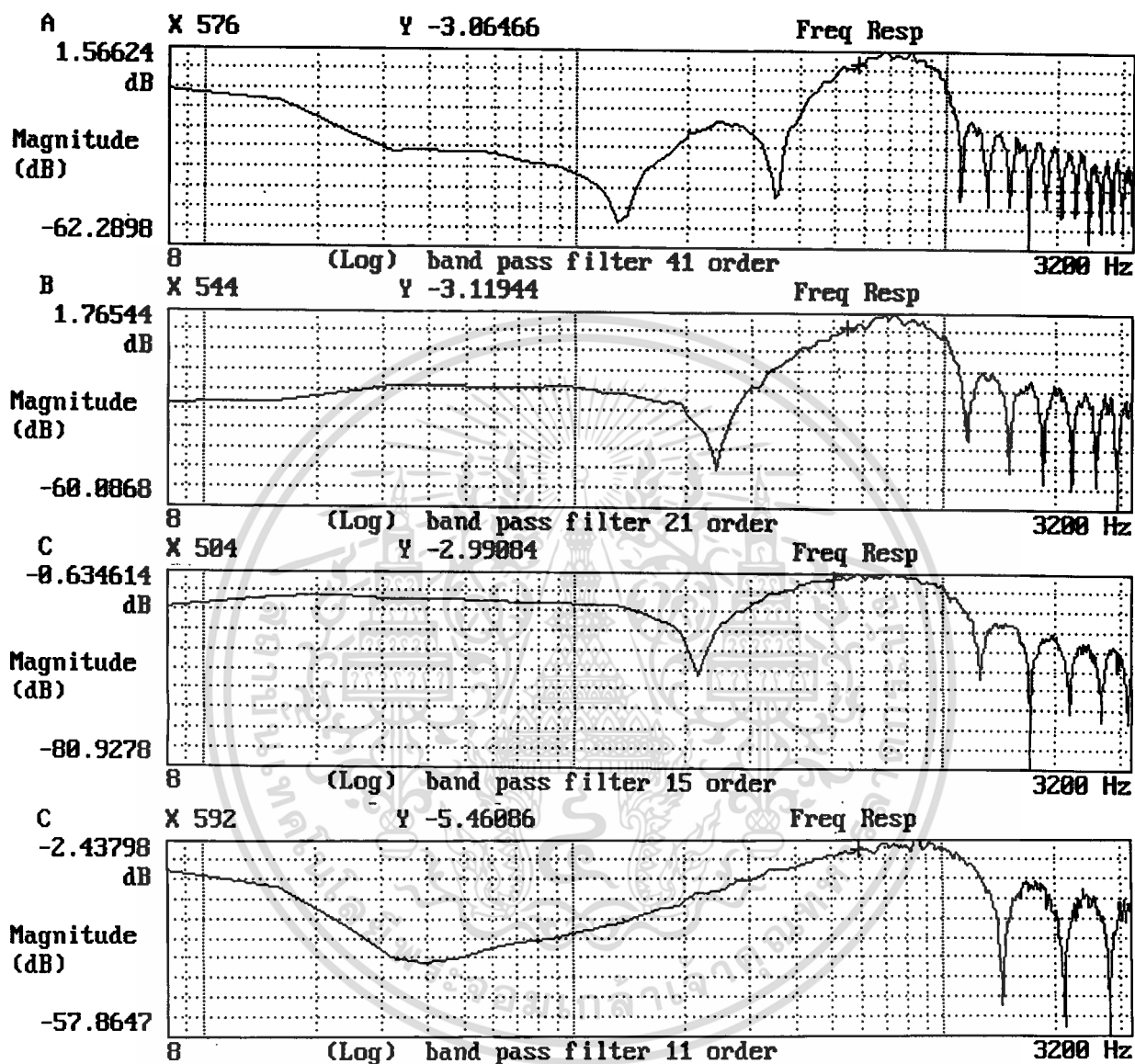


เอกสารนี้รูปที่ 6.1 ผลตอบสนองแอมพลิจูดของ lowpass filter ที่ 41,21,15 และ 11 order $f_c = 1$ kHz ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2 ผลตอบสนองแอมพลิจูดของ highpass filter ที่ 41,21,15 และ 11 order $f_c = 1\text{kHz}$

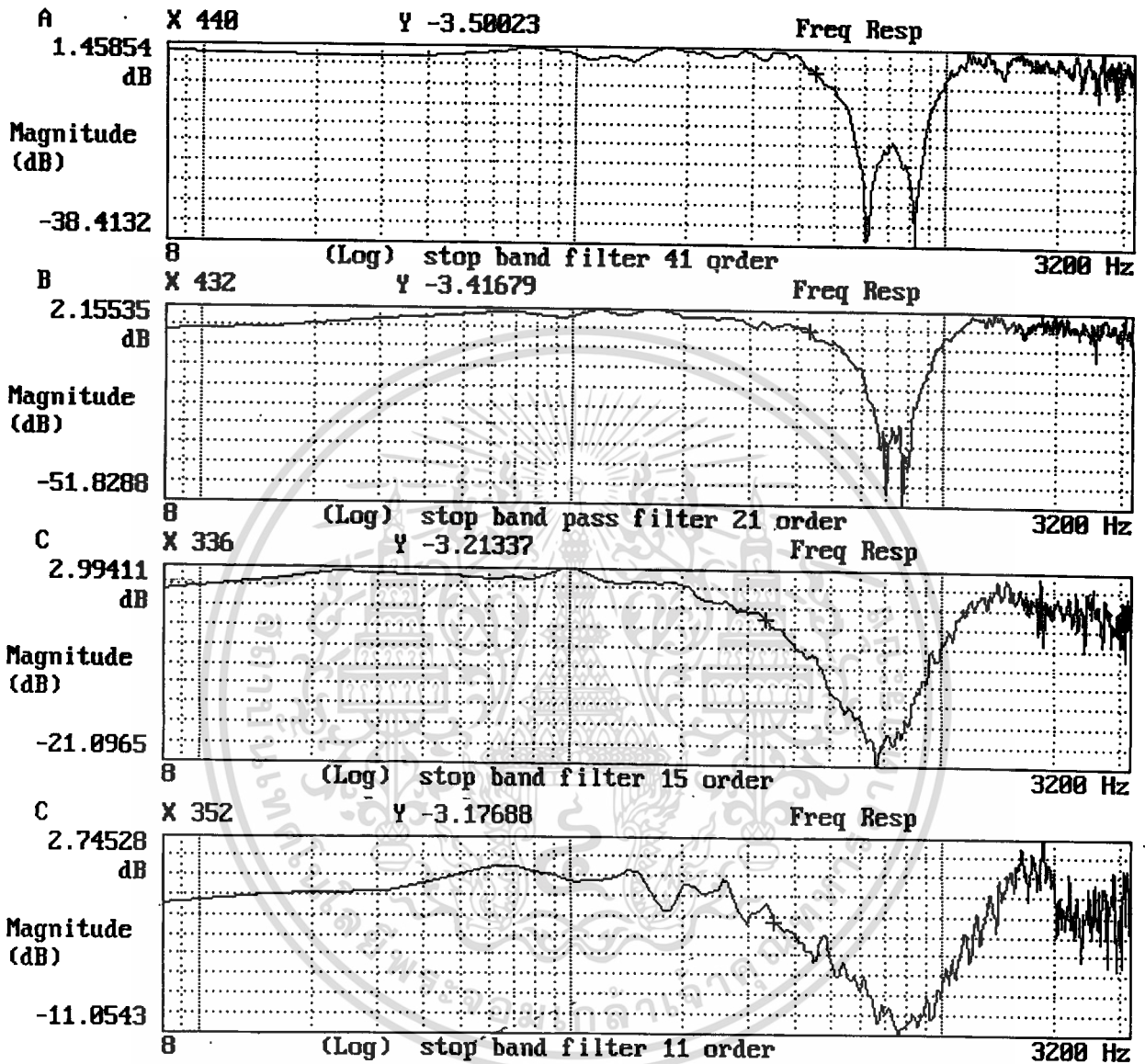
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 ผลตอบสนองแอมพลิจูดของ bandpass filter ที่ 41,21,15 และ 11 order

$$f_{c1} = 500 \text{ Hz}, f_{c2} = 1 \text{ kHz}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.4 ผลตอบสนองแอมพลิจูดของ stopband filter ที่ 41,21,15 และ 11 order

$$f_{c1} = 500 \text{ Hz}, f_{c2} = 1 \text{ kHz}$$

ซึ่งจากการพิจารณาเปรียบเทียบกันจากรูป สรุปได้ว่า

- ผลตอบสนองแอมพลิจูดมีค่าใกล้เคียงผลตอบสนองอุดมคติมากขึ้น เมื่อมีลำดับ (order)

ของการ filter มาก

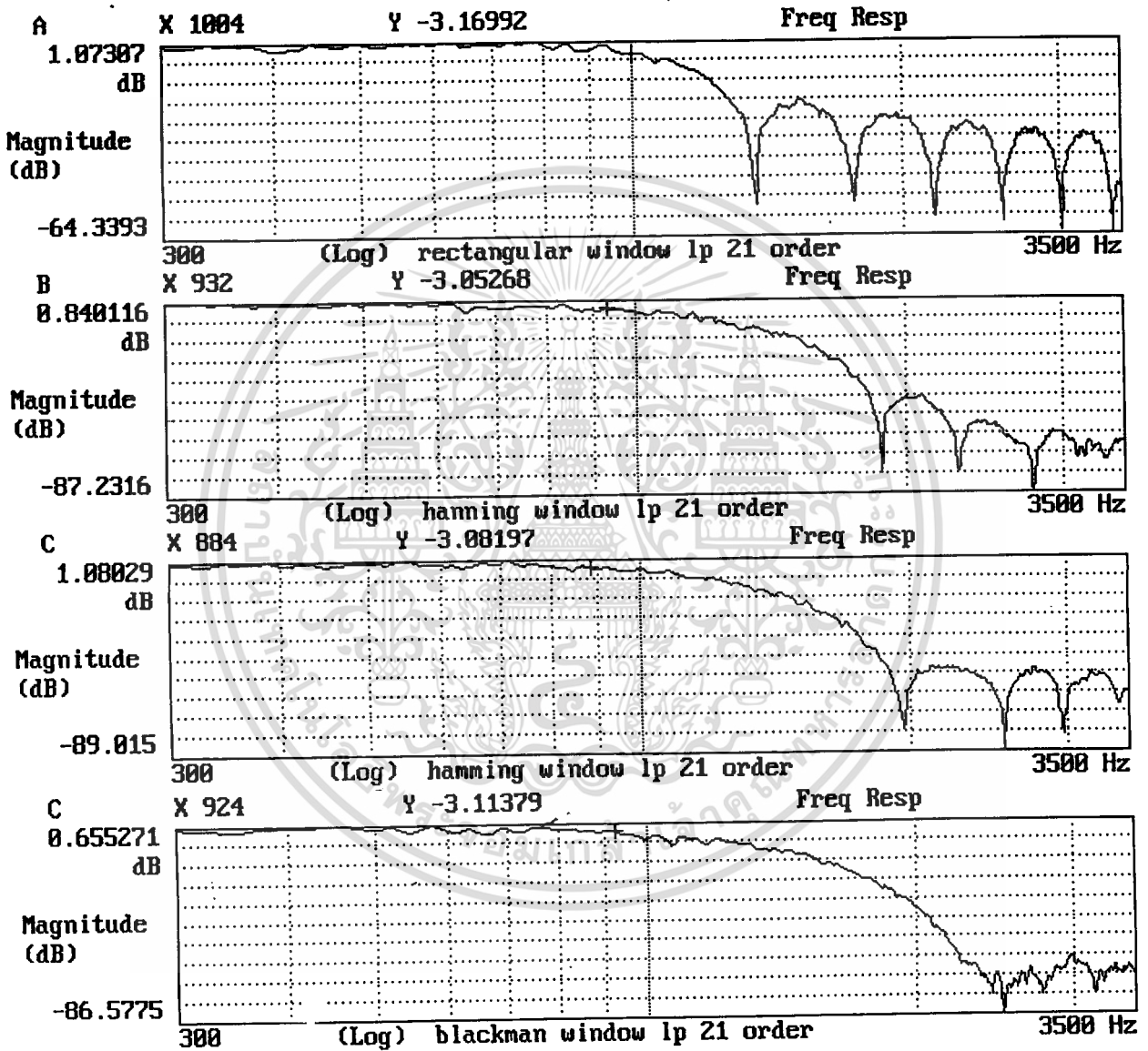
- ผลตอบสนองแอมพลิจูดมีความคมชัดมากขึ้น หรือแถบเปลี่ยนสถานะ(slobe)แคบลง

เมื่อมีลำดับ (order)ของการ filter มาก

เอกสารเมื่อมีลำดับ (order)ของการ filter มาก เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Ripple ratio (RR) ซึ่งหาได้จากอัตราส่วนของ maximum side lobe ต่อ maximum main lobe มีค่าน้อยลงเมื่อลำดับ (order) ของการ filter มาก



รูปที่ 6.5 ผลตอบสนองแอมพลิจูดของ lowpass filter ที่ 21 order cutoff frequency 1 kHz ของ window ต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 6.5 เป็นรูปแสดงผลตอบสนองแอมพลิจูดของ lowpass filter 21 order cutoff frequency 1 kHz ซึ่งได้จากการออกแบบ window แบบต่าง ๆ ได้แก่ rectangular window, hanning window, hamming window และ Blackman window เปรียบเทียบกันซึ่งสรุปได้ดังตารางที่ 6.1

ตารางที่ 6.1 แสดงการเปรียบเทียบ ripple ratio และ side lobe ของ window แบบต่าง ๆ

window	ripple ratio	side lobe
rectangular	มากที่สุด	มากที่สุด
hanning	ปานกลาง	ปานกลาง
hamming	ปานกลาง	ปานกลาง
blackman	น้อยสุด	น้อยสุด

ซึ่งจากรูปจะเห็นได้ชัดเจนว่าการออกแบบ window แบบ hanning, hamming และ blackman window จะทำให้ส่วนของ side lobe มีค่าลดลง ซึ่งจากผลการทดลองพบว่ามีความใกล้เคียงกับทฤษฎี

ปัญหาที่พบ

- คำสั่งควบคุมการทำงานของ CPU เบอร์ TMS320C50 เข้าใจได้ค่อนข้างยาก
- การคำนวณ coefficient ที่ใช้ในการทดลองทำได้ค่อนข้างยุ่งยาก

แนวทางการแก้ไข

- ต้องทำการศึกษาคำสั่งควบคุมการทำงานของ CPU เบอร์ TMS320C50 อย่างซ้ำ ๆ
- เนื่องจากการใช้คำสั่ง 1 คำสั่ง มีการทำงานหลายอย่าง จะต้องศึกษาและทำความเข้าใจให้ดี ✓
- การคำนวณ coefficient จะทำการคำนวณแบบต่อเนื่องกัน คือนำผลจากการคำนวณครั้งที่ผ่านมา นำมาคิดต่อเป็นแบบต่อเนื่อง โดยการออกแบบที่มีความสัมพันธ์กัน ตัวอย่างเช่น การออกแบบ lowpass filter 21 order ที่ $f_c = 1$ kHz ต่อไปเราก็ออกแบบ highpass filter ที่ 21 order $f_c = 1$ kHz เป็นต้น

บรรณานุกรม

1. John G. Proakis , Dimtris G. Manolakis “DIGITAL SIGNAL PROCESSING” , Third Edition ,Prentice Hall International.
2. Alan V. Oppenheim , Alan S. Willsky , “ SIGNAL AND SYSTEMS “ , Prentice-hall international, Inc.
3. Rulph Chassaing , Darrel W. Horning “Digital Signal Processing with TMS320C25” , John Wiley & sons.
4. Texas Instruments “TMS320C5x DSP starter Kit” User’s Guide , 1994
5. Texas Instruments “TMS320C5x DSP starter Kit” User’s Guide , 1993
6. ศ.ดร.วัลลภ สุระกำพลธร “ การประมวลผลสัญญาณเชิงเลข ” สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง , ตุลาคม 2533
7. นายทวีศักดิ์ บุญประสิทธิ์ , นายสุกิจ โอฬารฤทธินันท์ “ดิจิทัลฟิลเตอร์” วิทยานิพนธ์ ภาควิชาฟิสิกส์อุตสาหกรรมและอุปกรณ์การแพทย์ คณะวิทยาศาสตร์ประยุกต์ สถาบันเทคโนโลยีพระจอมเกล้า พระนครเหนือ , 2537
8. นายสันติภาพ อุโครต, น.ส.วิรุณรยา สุดสน. น.ส.อลงกต ใจวังโลก “การประยุกต์ใช้งานไมโครโปรเซสเซอร์ DPS ในการทำตัวกรองเชิงเลข “ วิทยานิพนธ์ ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2538



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม DIGITAL FILTER 41 ORDER "FIR_41.asm"

; DIGITAL FILTER USED TMS320C50

; DIGITAL SIGNAL PROCESSING

; FINITE IMPULSE RESPONSE (FIR)

; 41 ORDER

; Select type only

.mmregs

;;include "lp_41.asm" ; LOW-PASS FILTER Fc = 1 KHz

;;include "hp_41.asm" ; HIGH-PASS FILTER Fc = 1 KHz

;;include "bp_41.asm" ; BAND-PASS FILTER Fc1=500Hz,Fc2=1KHz

.include "sb_41.asm" ; STOP-BAND FILTER Fc1=500Hz,Fc2=1KHz

.ds 340h

X0 .word 0000h

X1 .word 0000h

X2 .word 0000h

X3 .word 0000h

X4 .word 0000h

X5 .word 0000h

X6 .word 0000h

X7 .word 0000h

X8 .word 0000h

X9 .word 0000h

X10 .word 0000h

X11 .word 0000h

X12 .word 0000h

X13 .word 0000h

X14 .word 0000h
 X15 .word 0000h
 X16 .word 0000h
 X17 .word 0000h
 X18 .word 0000h
 X19 .word 0000h
 X20 .word 0000h
 X21 .word 0000h
 X22 .word 0000h
 X23 .word 0000h
 X24 .word 0000h
 X25 .word 0000h
 X26 .word 0000h
 X27 .word 0000h
 X28 .word 0000h
 X29 .word 0000h
 X30 .word 0000h
 X31 .word 0000h
 X32 .word 0000h
 X33 .word 0000h
 X34 .word 0000h
 X35 .word 0000h
 X36 .word 0000h
 X37 .word 0000h
 X38 .word 0000h
 X39 .word 0000h
 X40 .word 0000h
 IMI .word 0000h

; Solutions Register

.ds 0f00h

TA .word 18 ; Fcut = 8 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RA      .word  18      ; Fcut = 8 KHz
TAp     .word  31      ;
RAp     .word  31      ;
TB      .word  36      ; Fs = 2*Fcut
RB      .word  36      ; Fs = 2*Fcut
AIC_CTR .word  90h
ACC_lo  .word  0       ;
ACC_hi  .word  0       ;
STAT0   .word  0       ; STAT0 storage
STAT1   .word  0       ; STAT1 storage
TEMP    .word  0       ; location of TEMPorary storage
TEMP1   .word  0       ;

```

* Set up the ISR vector

```

        .ps  080ah
rint:   B   RECEIVE    ;0A; Serial prot receive interrupt RINT.
xint:   B   TRANSMIT   ;0C; Serial port transmit interrupt XINT.

```

* TMS32C05X INITIALIZATION

* . *

```

        .ps  0a00h
        .entry
        B   START

```

START: SETC INTM ; Disable interrupts

LDP #0 ; Set data page pointer

OPL #0834h,PMST

```

LACC #0
SAMB CWSR ; Set software wait state to 0
SAMB PDWSR ;

```

* Reset AIC by writing to PA2 (address >52) to DSK

```

SPLK #022h,IMR ; Using XINT syn TX & RX
CALL AICINT ; initialize AIC and enable interrupts

```

*

```

* This routine enables serial port rx interrupts & configures *
* TLC32040 for the frame sync. When RINT is triggered, read a *
* dummy data word from the AIC then generate a sine wave to *
* send out. *

```

;

```

CLRC OVM ; OVM = 0
SPM 0 ; PM = 0
SPLK #012h,IMR
SETC CNF
CLRC OVLY
CLRC INTM ; enable

```

;

```

WAIT NOP ; wait for a transmit or receive

```

```

NOP

```

```

NOP

```

```

B WAIT

```

```

;----- end of main program -----;

```

;

```

; RECIEVER INTERRUPT SERVICE ROUTINE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECEIVE:

LDP #6

LAMM DRR

SACL X0

ZAP ; SET ACC = 0 & P REGISTER = 0

LT X40 ; LD X40 IN P REGISTER

MPY H0 ; H0*X40

LTD X39 ;MOVE X39 TO X40 ; ADD IN ACC ; LD X39 IN P REGISTER

MPY H1

LTD X38

MPY H2

LTD X37

MPY H3

LTD X36

MPY H4

LTD X35

MPY H5

LTD X34

MPY H6

LTD X33

MPY H7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LTD X32

MPY H8

LTD X31

MPY H9

LTD X30

MPY H10

LTD X29

MPY H11

LTD X28

MPY H12

LTD X27

MPY H13

LTD X26

MPY H14

LTD X25

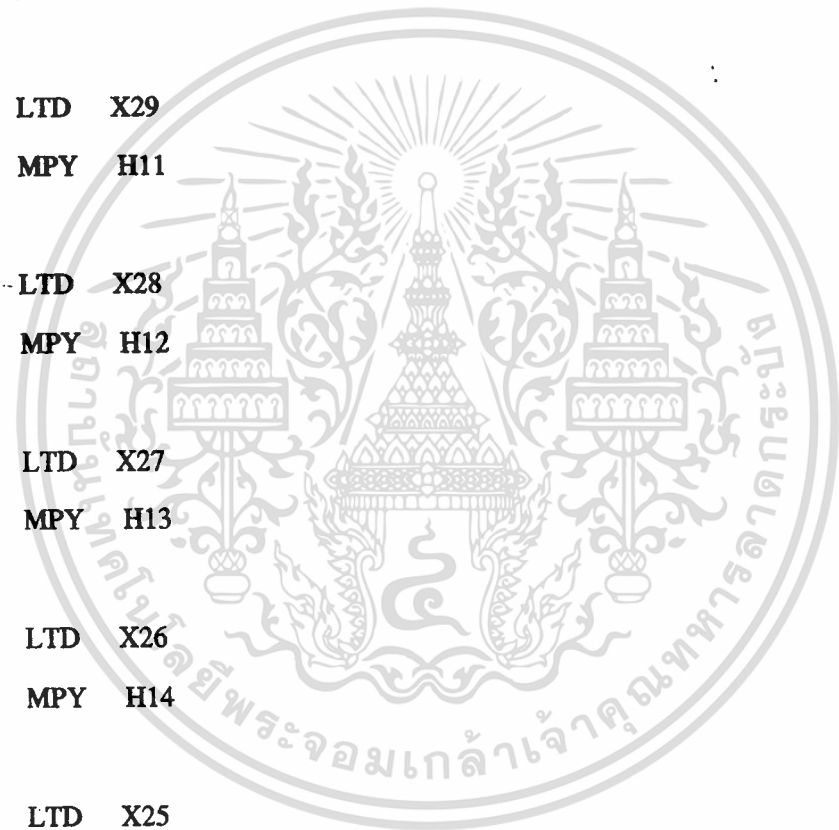
MPY H15

LTD X24

MPY H16

LTD X23

MPY H17



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LTD X22

MPY H18

LTD X21

MPY H19

LTD X20

MPY H20

LTD X19

MPY H21

LTD X18

MPY H22

LTD X17

MPY H23

LTD X16

MPY H24

LTD X15

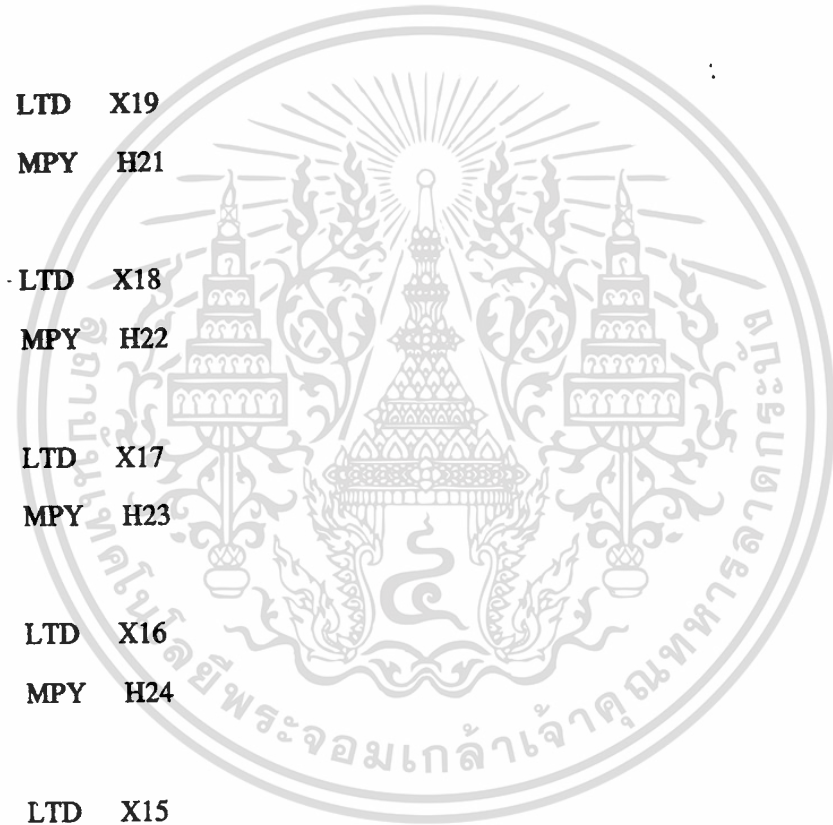
MPY H25

LTD X14

MPY H26

LTD X13

MPY H27



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LTD X12

MPY H28

LTD X11

MPY H29

LTD X10

MPY H30

LTD X9

MPY H31

LTD X8

MPY H32

LTD X7

MPY H33

LTD X6

MPY H34

LTD X5

MPY H35

LTD X4

MPY H36

LTD X3

MPY H37



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LTD X2
MPY H38

LTD X1
MPY H39

LTD X0
MPY H40

APAC

OO: SACH IMI,1
LACC IMI,15
AND #0FFFCh,15
RPT #14
SFR
SAMM DXR
RETE

; TRANSMIT INTERRUPT SERVICE ROUTINE

;

TRANSMIT:

RETE

*

* DESCRIPTION: This routine initializes the TLC320C40 for *

* a 8Khz sample rate with a gain setting of 1 *

* aic initialization data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

AICINTT: SPLK #20h,TCR ; To generate 10 MHz from Tout
SPLK #01h,PRD ; for AIC master clock
MAR *,AR0
LACC #0008h ; Non continuous mode
SACL SPC ; FSX as input
LACC #00c8h ; 16 bit words
SACL SPC
LACC #080h ; Pulse AIC reset by setting it low
SACH DXR
SACL GREG
LAR AR0,#0FFFFh
RPT #10000 ; and taking it high after 10000 cycles
LACC *,0,AR0 ; (.5ms at 50ns)
SACH GREG
;-----
LDP #TA ;
SETC SXM ;
LACC TA,9 ; Initialized TA and RA register
ADD RA,2 ;
CALL AIC_2ND ;
;-----
LDP #TB
LACC TB,9 ; Initialized TB and RB register
ADD RB,2 ;
ADD #02h ;
CALL AIC_2ND ;
;-----
LDP #AIC_CTR
LACC AIC_CTR,2 ; Initialized control register
ADD #03h ;

```

เอกสารนี้เป็นเอกสารที่อนุญาตให้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET ;

AIC_2ND:

LDP #0

SACH DXR ;

CLRC INTM

IDLE

ADD #6h,15 ; 0000 0000 0000 0011 XXXX XXXX XXXX XXXX b

SACH DXR ;

IDLE

SACL DXR ;

IDLE

LACL #0 ;

SACL DXR ; make sure the word got sent

IDLE

SETC INTM

RET ;

.end



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

File "lp_41.asm" Coefficient ของ lowpass Filter 41 Order

```
.ds 300h  
H0 .word 00000h  
H1 .word 00184h  
H2 .word 00243h  
H3 .word 001b1h  
H4 .word 00000h  
H5 .word 0fe15h  
H6 .word 0fd17h  
H7 .word 0fdc9h  
H8 .word 00000h  
H9 .word 0029eh  
H10 .word 00413h  
H11 .word 00333h  
H12 .word 00000h  
H13 .word 0fbe3h  
H14 .word 0f936h  
H15 .word 0fa3dh  
H16 .word 00000h  
H17 .word 0099ah  
H18 .word 0145fh  
H19 .word 01ccfh  
H20 .word 02000h  
H21 .word 01ccfh  
H22 .word 0145fh  
H23 .word 0099ah  
H24 .word 00000h  
H25 .word 0fa3dh  
H26 .word 0f936h  
H27 .word 0fbe3h  
H28 .word 00000h
```

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

H29 .word 00333h
H30 .word 00413h
H31 .word 0029eh
H32 .word 00000h
H33 .word 0fdc9h
H34 .word 0fd17h
H35 .word 0fe15h
H36 .word 00000h
H37 .word 001b1h
H38 .word 00243h
H39 .word 00184h
H40 .word 00000h

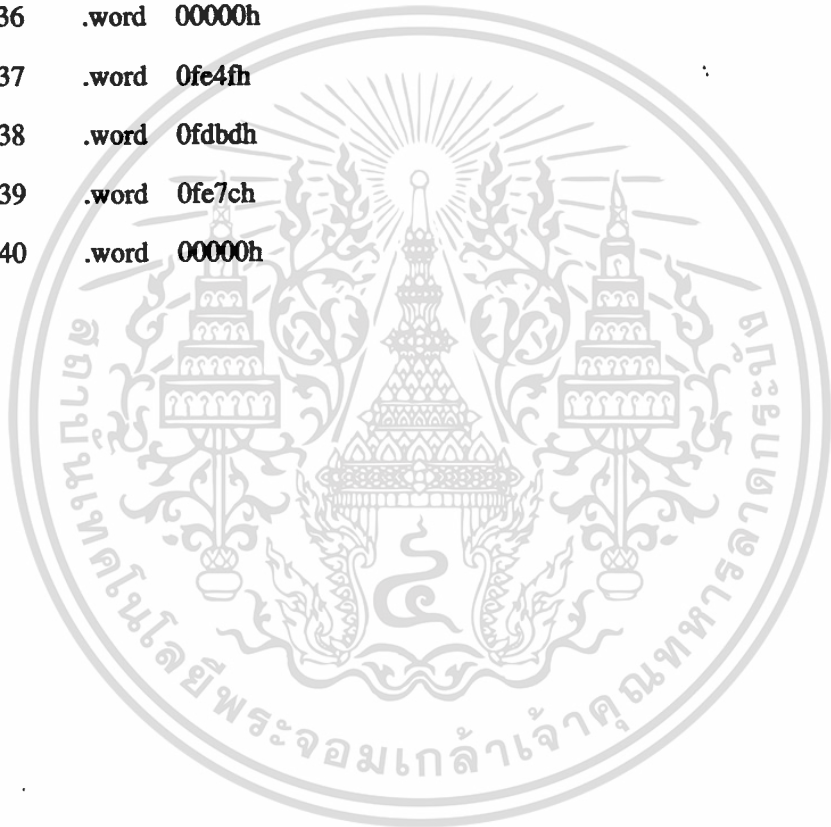


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

File "hp_41.asm" Coefficient ของ Highpass Filter 41 Order

```
.ds 300h  
H0 .word 00000h  
H1 .word 0fe7ch  
H2 .word 0fdbdh  
H3 .word 0fe4fh  
H4 .word 00000h  
H5 .word 001ebh  
H6 .word 002e9h  
H7 .word 00237h  
H8 .word 00000h  
H9 .word 0fd62h  
H10 .word 0fbedh  
H11 .word 0fccdh  
H12 .word 00000h  
H13 .word 0014dh  
H14 .word 006cah  
H15 .word 005c3h  
H16 .word 00000h  
H17 .word 0f666h  
H18 .word 0eba1h  
H19 .word 0e331h  
H20 .word 06000h  
H21 .word 0e331h  
H22 .word 0eba1h  
H23 .word 0f666h  
H24 .word 00000h  
H25 .word 005c3h  
H26 .word 006cah  
H27 .word 0041dh  
H28 .word 00000h
```

H29 .word 0fccdh
H30 .word 0fbedh
H31 .word 0fd62h
H32 .word 00000h
H33 .word 00237h
H34 .word 002e9h
H35 .word 001ebh
H36 .word 00000h
H37 .word 0fe4fh
H38 .word 0fdbdh
H39 .word 0fe7ch
H40 .word 00000h



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

File "bp_41.asm" Coefficient ของ Bandpass Filter 41 Order

```
.ds 300h  
H0 .word 0fdf7h  
H1 .word 0ff89h  
H2 .word 000a9h  
H3 .word 000c7h  
H4 .word 00000h  
H5 .word 0ff1fh  
H6 .word 0ff26h  
H7 .word 000adh  
H8 .word 00365h  
H9 .word 0060ah  
H10 .word 006f4h  
H11 .word 004eeh  
H12 .word 00000h  
H13 .word 0f9a9h  
H14 .word 0f469h  
H15 .word 0f2b6h  
H16 .word 0f5d1h  
H17 .word 0fd0fh  
H18 .word 005f7h  
H19 .word 00d37h  
H20 .word 01000h  
H21 .word 00d37h  
H22 .word 005f7h  
H23 .word 0fd0fh  
H24 .word 0f5d1h  
H25 .word 0f2b6h  
H26 .word 0f469h  
H27 .word 0f9a9h  
H28 .word 00000h
```

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
H28 ที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

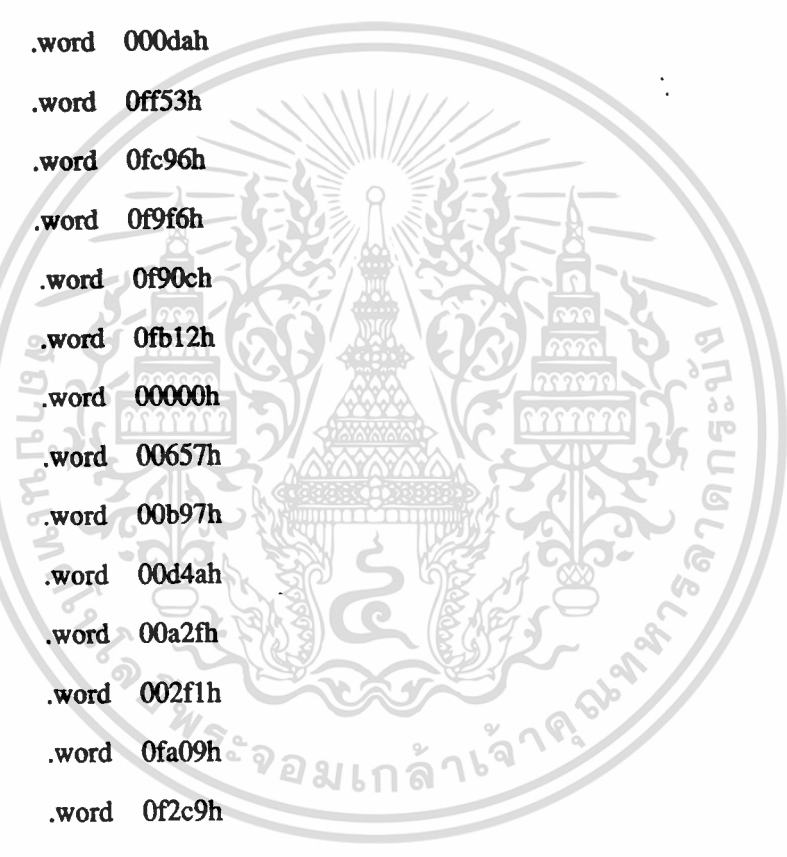
H29 .word 004eeh
H30 .word 006f4h
H31 .word 0060ah
H32 .word 00365h
H33 .word 000adh
H34 .word 0ff26h
H35 .word 0ff1fh
H36 .word 00000h
H37 .word 000c7h
H38 .word 000a9h
H39 .word 0ff89h
H40 .word 0fdf7h



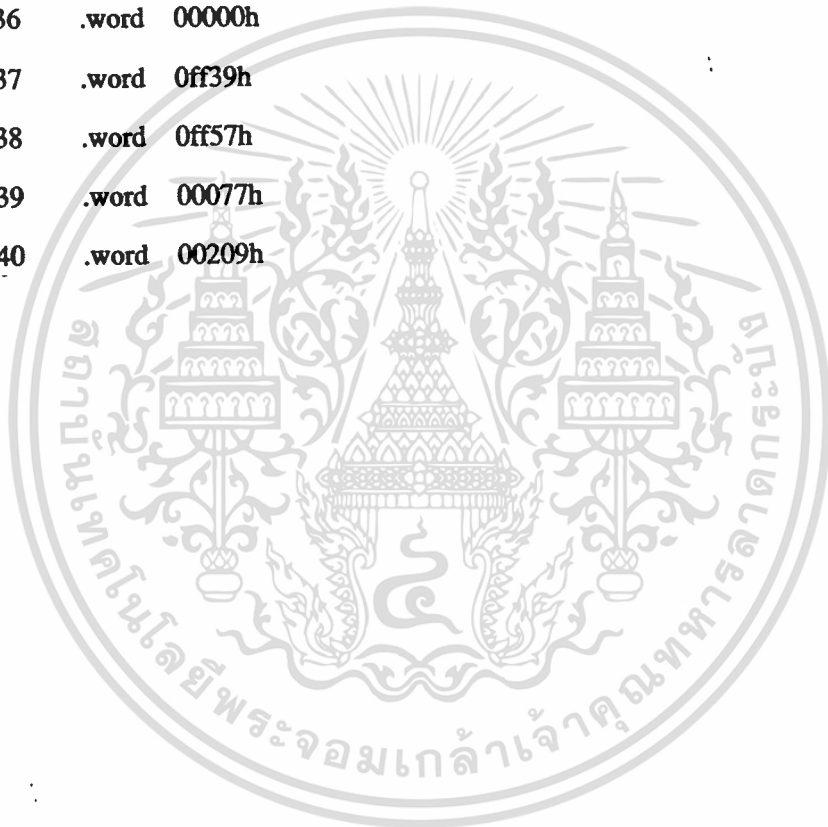
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

File "sb_41.asm." Coefficient ของ Stopband Filter 41 Order

```
.ds 300h  
H0 .word 00209h  
H1 .word 00077h  
H2 .word 0ff57h  
H3 .word 0ff39h  
H4 .word 00000h  
H5 .word 000e1h  
H6 .word 000dah  
H7 .word 0ff53h  
H8 .word 0fc96h  
H9 .word 0f9f6h  
H10 .word 0f90ch  
H11 .word 0fb12h  
H12 .word 00000h  
H13 .word 00657h  
H14 .word 00b97h  
H15 .word 00d4ah  
H16 .word 00a2fh  
H17 .word 002f1h  
H18 .word 0fa09h  
H19 .word 0f2c9h  
H20 .word 07000h  
H21 .word 0f2c9h  
H22 .word 0fa09h  
H23 .word 002f1h  
H24 .word 00a2fh  
H25 .word 00dcah  
H26 .word 00b97h  
H27 .word 00657h  
H28 .word 00000h
```



H29 .word 0fb12h
H30 .word 0f90ch
H31 .word 0f9f6h
H32 .word 0fc96h
H33 .word 0ff53h
H34 .word 000dah
H35 .word 000e1h
H36 .word 00000h
H37 .word 0ff39h
H38 .word 0ff57h
H39 .word 00077h
H40 .word 00209h



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม DIGITAL FILTER 21 ORDER “ FIR_21.asm”

; DIGITAL FILTER USED TMS320C50

; DIGITAL SIGNAL PROCESSING

; FINITE IMPULSE RESPONSE (FIR)

; 21 ORDER

; Select typy only

.mmregs

.include "hp_21.asm" ; HIGH-PASS FILTER Fc=1KHz

;include "lp_21.asm" ; LOW-PASS FILTER Fc=1KHz

;include "bp_21.asm" ; BAND-PASS FILTER Fc1=500 Hz,Fc2 = 1 KHz

;include "sb_21.asm" ;STOP-BAND FILTER Fc1=500 Hz,Fc2 = 1 KHz

.ds 340h

X0 .word 0000h
X1 .word 0000h
X2 .word 0000h
X3 .word 0000h
X4 .word 0000h
X5 .word 0000h
X6 .word 0000h
X7 .word 0000h
X8 .word 0000h
X9 .word 0000h
X10 .word 0000h
X11 .word 0000h
X12 .word 0000h

```

X13 .word 0000h
X14 .word 0000h
X15 .word 0000h
X16 .word 0000h
X17 .word 0000h
X18 .word 0000h
X19 .word 0000h
X20 .word 0000h
IMI .word 0000h ; Solutions Register

.ds 0f00h

TA .word 18 ; Fcut = 8 KHz
RA .word 18 ; Fcut = 8 KHz
TAp .word 31 ;
RAp .word 31 ;
TB .word 31 ; Fs = 2*Fcut
RB .word 31 ; Fs = 2*Fcut
AIC_CTR .word 90h

ACC_lo .word 0 ;
ACC_hi .word 0 ;
STAT0 .word 0 ; STAT0 storage
STAT1 .word 0 ; STAT1 storage
TEMP .word 0 ; location of TEMPorary storage
TEMP1 .word 0 ;

```

* Set up the ISR vector *

.ps 080ah

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

rint: B RECEIVE ;0A; Serial port receive interrupt RINT.

xint: B TRANSMIT ;0C; Serial port transmit interrupt XINT.

* TMS32C05X INITIALIZATION *

*

*

.ps 0a00h

.entry

B START

START: SETC INTM ; Disable interrupts

LDP #0 ; Set data page pointer

OPL #0834h,PMST

LACC #0

SAMM CWSR ; Set software wait state to 0

SAMM PDWSR ;

* Reset AIC by writing to PA2 (address >52) to DSK

SPLK #022h,IMR ; Using XINT syn TX & RX

CALL AICINT ; initialize AIC and enable interrupts

* This routine enables serial port rx interrupts & configures *

* TLC32040 for the frame sync. When RINT is triggered, read a *

* dummy data word from the AIC then generate a sine wave to *

* send out. *

;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLRC  OVM          ; OVM = 0
SPM   0            ; PM = 0
SPLK  #012h,IMR
SETC  CNF
CLRC  OVLY
CLRC  INTM        ; enable
WAIT  NOP          ; wait for a transmit or receive
NOP
NOP
B     WAIT
;----- end of main program -----;
;
; RECIEVER INTERRUPT SERVICE ROUTINE
;
RECEIVE:
LDP   #6
LAMB  DRR
SACL  X0
ZAP   ; SET ACC = 0 & P REGISTER = 0

LT    X20 ; LD X20 IN P REGISTER
MPY   H0  ; H0*X20

LTD   X19 ;MOVE X19 TO X20 ; ADD IN ACC ; LD X19 IN PREGISTER
MPY   H1

LTD   X18
MPY   H2

LTD   X17
MPY   H3

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LTD X16

MPY H4

LTD X15

MPY H5

LTD X14

MPY H6

LTD X13

MPY H7

LTD X12

MPY H8

LTD X11

MPY H9

LTD X10

MPY H10

LTD X9

MPY H11

LTD X8

MPY H12

LTD X7

MPY H13



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LTD X6

MPY H14

LTD X5

MPY H15

LTD X4

MPY H16

LTD X3

MPY H17

LTD X2

MPY H18

LTD X1

MPY H19

; LTD X0

; MPY H0

LTD X0

MPY H20

APAC

OO: SACH IMI,1

LACC IMI,15

AND #0FFFCh,15

RPT #14

SFR

SAMM DXR

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RETE
; TRANSMIT INTERRUPT SERVICE ROUTINE
;
TRANSMIT:
    RETE

```

* DESCRIPTION: This routine initializes the TLC320C40 for *
 * a 8Khz sample rate with a gain setting of 1 *

* aic initialization data

```

AICINT: SPLK    #20h,TCR    ; To generate 10 MHz from Tout
        SPLK    #01h,PRD    ; for AIC master clock
        MAR     *,AR0
        LACC    #0008h     ; Non continuous mode
        SACL    SPC        ; FSX as input
        LACC    #00c8h     ; 16 bit words
        SACL    SPC
        LACC    #080h     ; Pulse AIC reset by setting it low
        SACH    DXR
        SACL    GREG
        LAR     AR0,#0FFFFh
        RPT     #10000     ; and taking it high after 10000 cycles
        LACC    *,0,AR0    ; (.5ms at 50ns)
        SACH    GREG
;-----
        LDP     #TA        ;
        SETC    SXM        ;
        LACC    TA,9       ; Initialized TA and RA register

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ADD RA,2 ;
CALL AIC_2ND ;
;-----
LDP #TB
LACC TB,9 ; Initialized TB and RB register
ADD RB,2 ;
ADD #02h ;

CALL AIC_2ND ;
;-----
LDP #AIC_CTR
LACC AIC_CTR,2 ; Initialized control register
ADD #03h ;
CALL AIC_2ND ;
RET ;
AIC_2ND:
LDP #0
SACH DXR ;
CLRC INTM
IDLE
ADD #6h,15 ; 0000 0000 0000 0011 XXXX XXXX XXXX XXXX b
SACH DXR ;
IDLE
SACL DXR ;
IDLE
LACL #0 ;
SACL DXR ; make sure the word got sent
IDLE

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SETC INTM

RET ;

.end



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

File lp_21.asm Coefficient ๓๐๓ Lowpass Filter 21 Order

```
.ds 300h  
H0 .word 00413h  
H1 .word 00333h  
H2 .word 00000h  
H3 .word 0fbe3h  
H4 .word 0f936h  
H5 .word 0fa3dh  
H6 .word 00000h  
H7 .word 0099ah  
H8 .word 0145fh  
H9 .word 01ccfh  
H10 .word 02000h  
H11 .word 01ccfh  
H12 .word 0145fh  
H13 .word 0099ah  
H14 .word 00000h  
H15 .word 0fa3dh  
H16 .word 0f936h  
H17 .word 0fbe3h  
H18 .word 00000h  
H19 .word 00333h  
H20 .word 00413h
```



File "hp_21.asm" Coefficient ของ Highpass Filter 21 Order

```
.ds 300h  
H0 .word 0fbedh  
H1 .word 0fccdh  
H2 .word 00000h  
H3 .word 0041dh  
H4 .word 006cah  
H5 .word 005c3h  
H6 .word 00000h  
H7 .word 0f666h  
H8 .word 0eba1h  
H9 .word 0e331h  
H10 .word 06000h  
H11 .word 0e331h  
H12 .word 0eba1h  
H13 .word 0f666h  
H14 .word 00000h  
H15 .word 005c3h  
H16 .word 006cah  
H17 .word 0041dh  
H18 .word 00000h  
H19 .word 0fccdh  
H20 .word 0fbedh
```

File "bp_21.asm" Coefficient ๓๐๓ Bandpass Filter 21 Order

```
.ds 300h  
H0 .word 006f4h  
H1 .word 004eeh  
H2 .word 00000h  
H3 .word 0f9a9h  
H4 .word 0f469h  
H5 .word 0f2b6h  
H6 .word 0f5d1h  
H7 .word 0fd0fh  
H8 .word 005f7h  
H9 .word 00d37h  
H10 .word 01000h  
H11 .word 00d37h  
H12 .word 005f7h  
H13 .word 0fd0fh  
H14 .word 0f5d1h  
H15 .word 0f2b6h  
H16 .word 0f469h  
H17 .word 0f9a9h  
H18 .word 00000h  
H19 .word 004eeh  
H20 .word 006f4h
```



File "sb_21.asm" Coefficient ของ Stopband Filter 21 Order

```
.ds 300h  
H0 .word 0f90ch  
H1 .word 0fb12h  
H2 .word 00000h  
H3 .word 00657h  
H4 .word 00b97h  
H5 .word 00d4ah  
H6 .word 00a2fh  
H7 .word 002f1h  
H8 .word 0fa09h  
H9 .word 0f2c9h  
H10 .word 07000h  
H11 .word 0f2c9h  
H12 .word 0fa09h  
H13 .word 002f1h  
H14 .word 00a2fh  
H15 .word 00d4ah  
H16 .word 00b97h  
H17 .word 00657h  
H18 .word 00000h  
H19 .word 0fb12h  
H20 .word 0f90ch
```

File “lphn_21.asm” Coefficient ของ Hanning Window Lowpass Filter 21 Order

```
.ds 300h  
H0 .word 00000h  
H1 .word 00014h  
H2 .word 00000h  
H3 .word 0ff27h  
H4 .word 0fda8h  
H5 .word 0fd1fh  
H6 .word 00000h  
H7 .word 0079fh  
H8 .word 0126dh  
H9 .word 01c1ah  
H10 .word 02000h  
H11 .word 01c1ah  
H12 .word 0126dh  
H13 .word 0079fh  
H14 .word 00000h  
H15 .word 0fd1fh  
H16 .word 0fda8h  
H17 .word 0ff27h  
H18 .word 00000h  
H19 .word 00014h  
H20 .word 00000h
```

หมายเหตุ การทดลอง Hanning , Hamming ,Blackman Window ใช้โปรแกรม
“FIR_21.asm” ทดลอง โดยเปลี่ยน include File เป็นชื่อ “lphn_21.asm” ,
“lphm_21.asm” และ “lpbm_21.asm” ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

File "lphm_21.asm" Coefficient ของ Hamming Window Lowpass Filter 21 Order

```
.ds 300h  
H0 .word 00053h  
H1 .word 00054h  
H2 .word 00000h  
H3 .word 0fee4h  
H4 .word 0fd4dh  
H5 .word 0fce4h  
H6 .word 00000h  
H7 .word 007c8h  
H8 .word 01295h  
H9 .word 01c29h  
H10 .word 02000h  
H11 .word 01c29h  
H12 .word 01295h  
H13 .word 007c8h  
H14 .word 00000h  
H15 .word 0fce4h  
H16 .word 0fd4dh  
H17 .word 0fee4h  
H18 .word 00000h  
H19 .word 00054h  
H20 .word 00053h
```

File "lpbm_21.asm" Coefficient ของ Blackman Window Lowpass Filter 21 Order

```
.ds 300h  
H0 .word 00000h  
H1 .word 00007h  
H2 .word 00000h  
H3 .word 0ff96h  
H4 .word 0fea3h  
H5 .word 0fe0bh  
H6 .word 00000h  
H7 .word 0069eh  
H8 .word 0114ch  
H9 .word 01baah  
H10 .word 02000h  
H11 .word 01baah  
H12 .word 0114ch  
H13 .word 0069eh  
H14 .word 00000h  
H15 .word 0fe0bh  
H16 .word 0fea3h  
H17 .word 0ff96h  
H18 .word 00000h  
H19 .word 00007h  
H20 .word 00000h
```

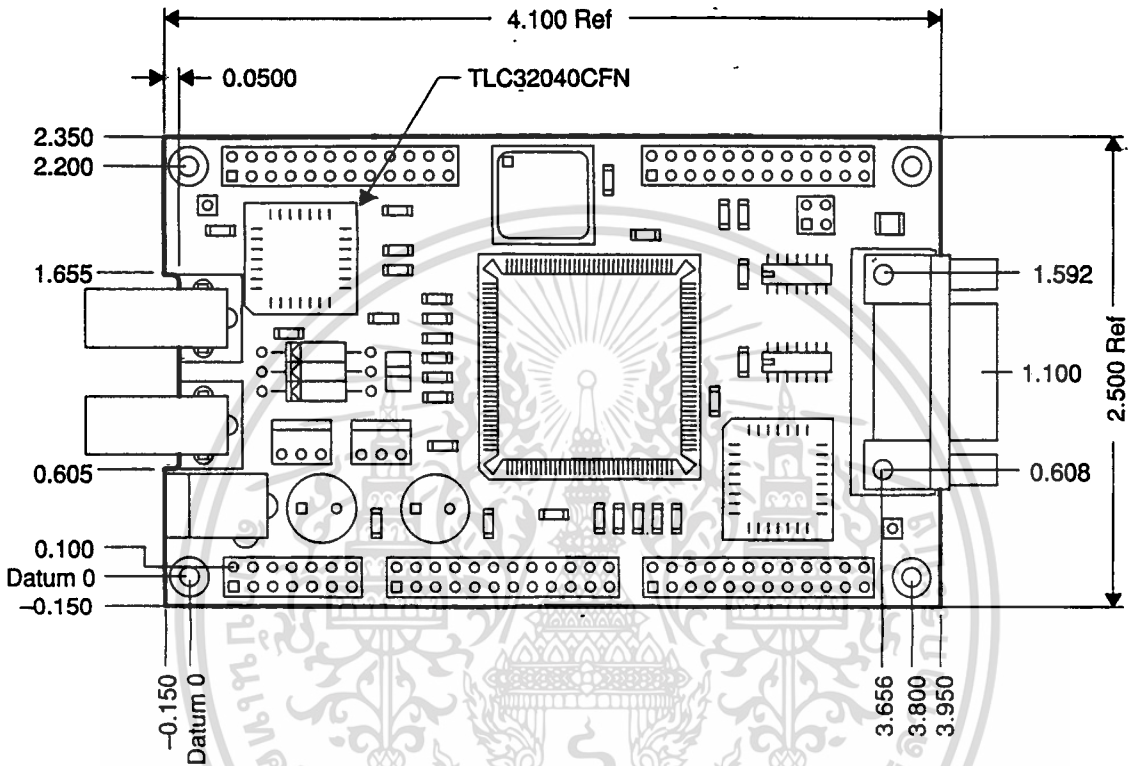
DSK Circuit Board Dimensions and Schematic Diagrams

This appendix contains the circuit board dimensions and the schematic diagrams for the TMS320C5x DSP Starter Kit.



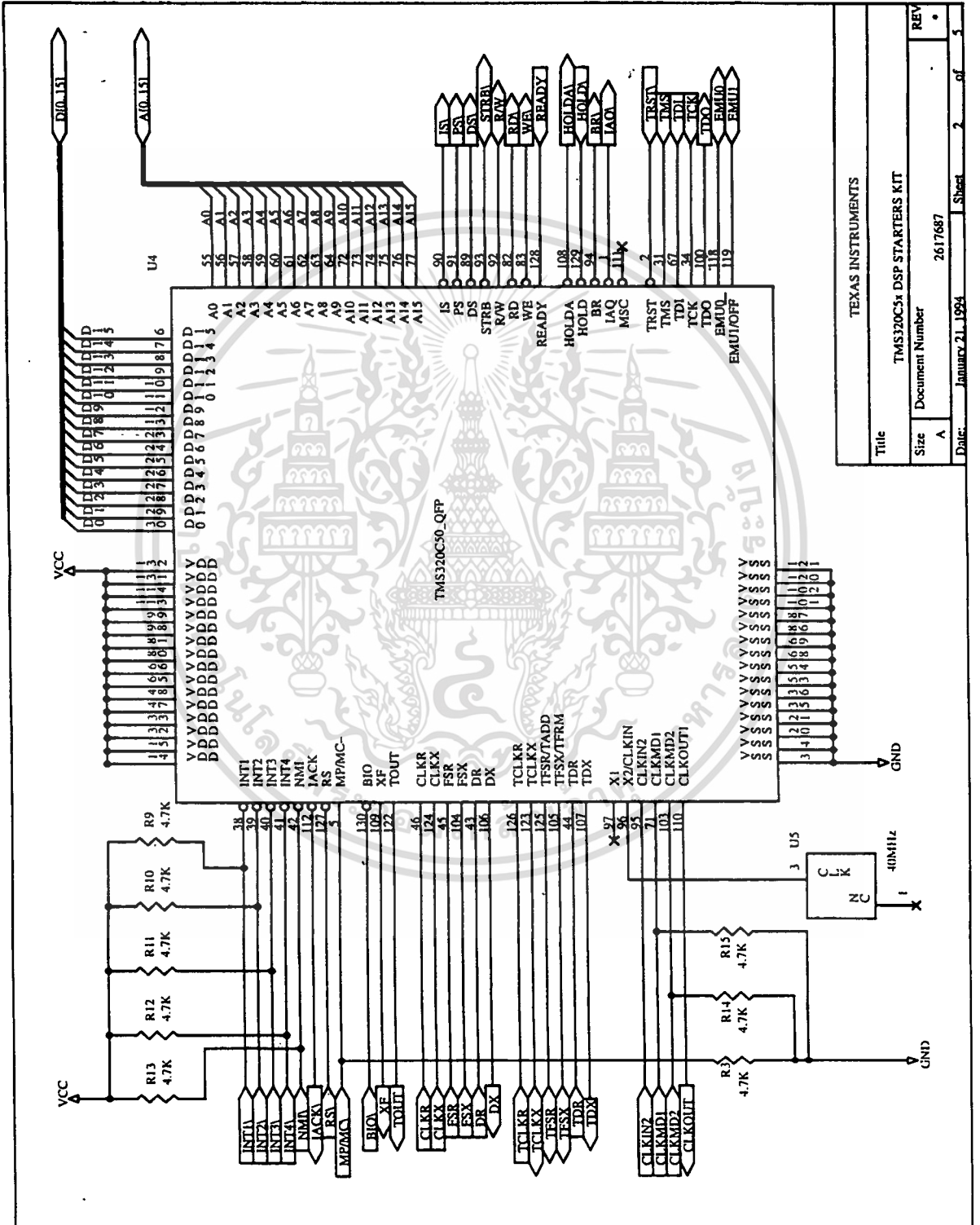
Circuit Board Dimensions

Figure A-1. TMS320C5x DSP Starter Kit (DSK) Circuit Board Dimensions



Note: Dimensions are in inches.

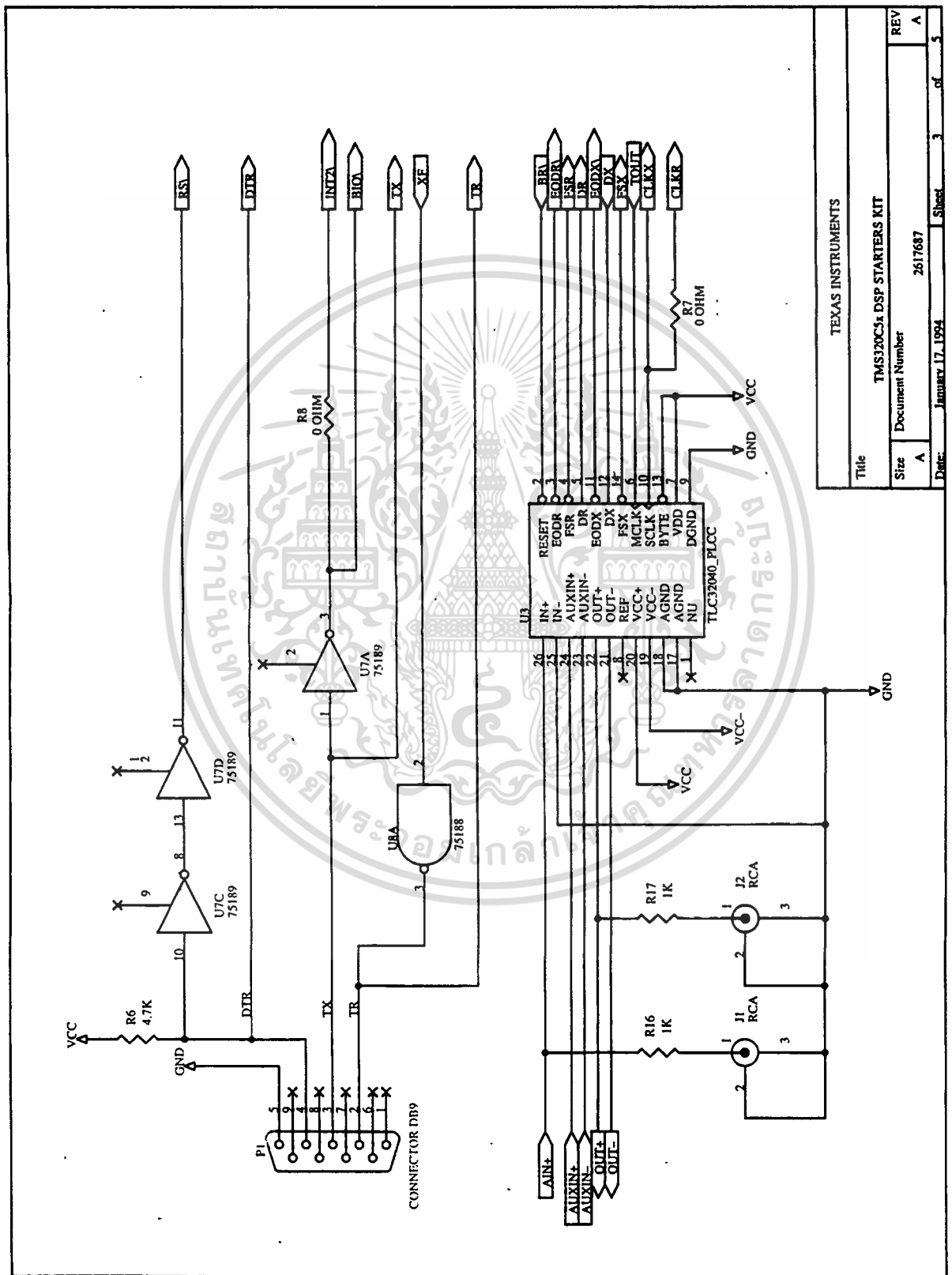
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



TEXAS INSTRUMENTS	
Title	TMS320C3x DSP STARTERS KIT
Size	Document Number
A	2617687
Date:	January 21, 1994
Sheet	2 of 5
REV	

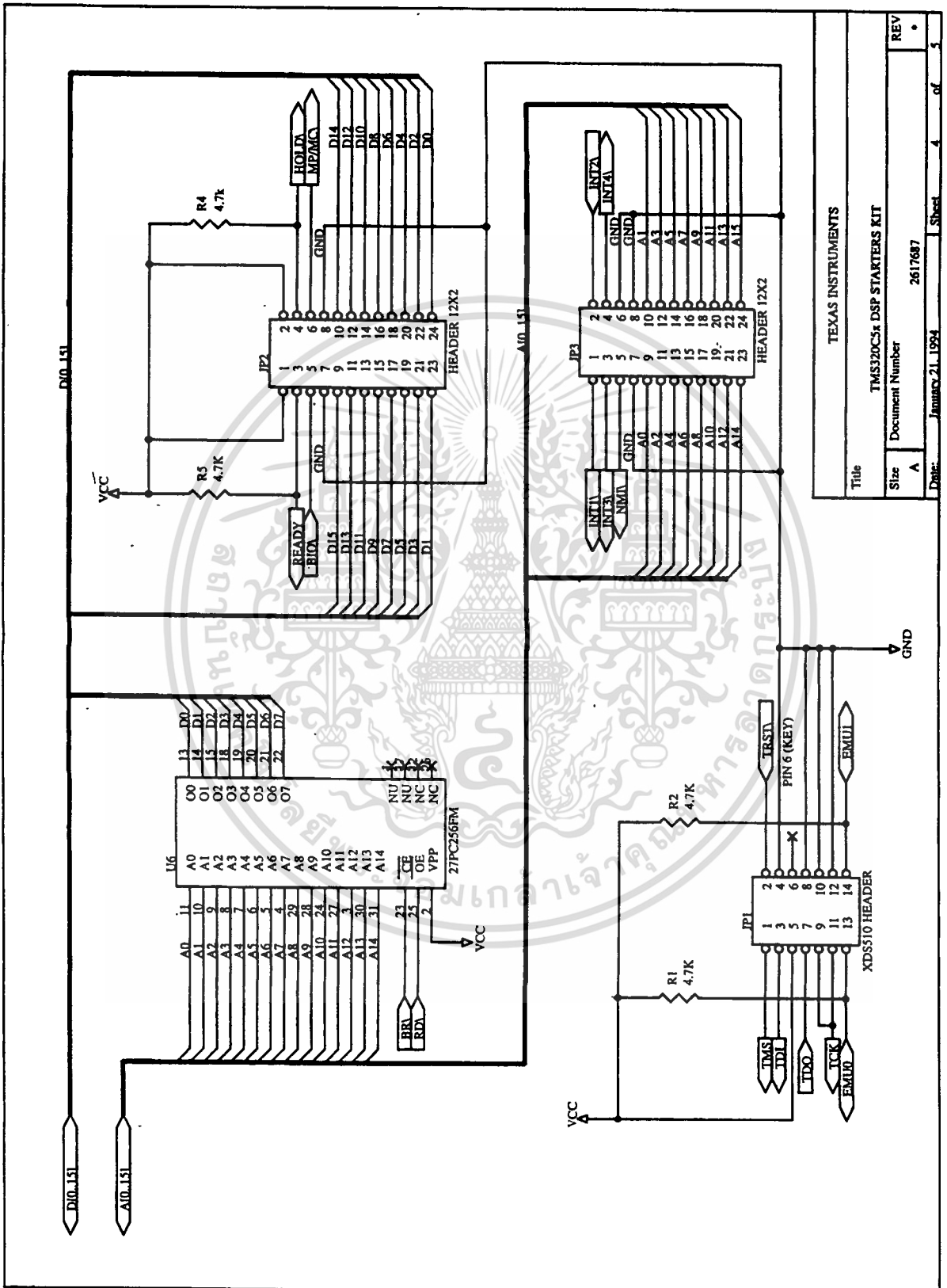
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ **DSK Circuit Board Dimensions and Schematic Diagrams** งานการ A-3
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagrams



TEXAS INSTRUMENTS	
Title	TMS320C31 DSP STARTERS KIT
Size	Document Number 2617687
REV	A
Date:	January 17, 1994
Sheet	3 of 5

A-4 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

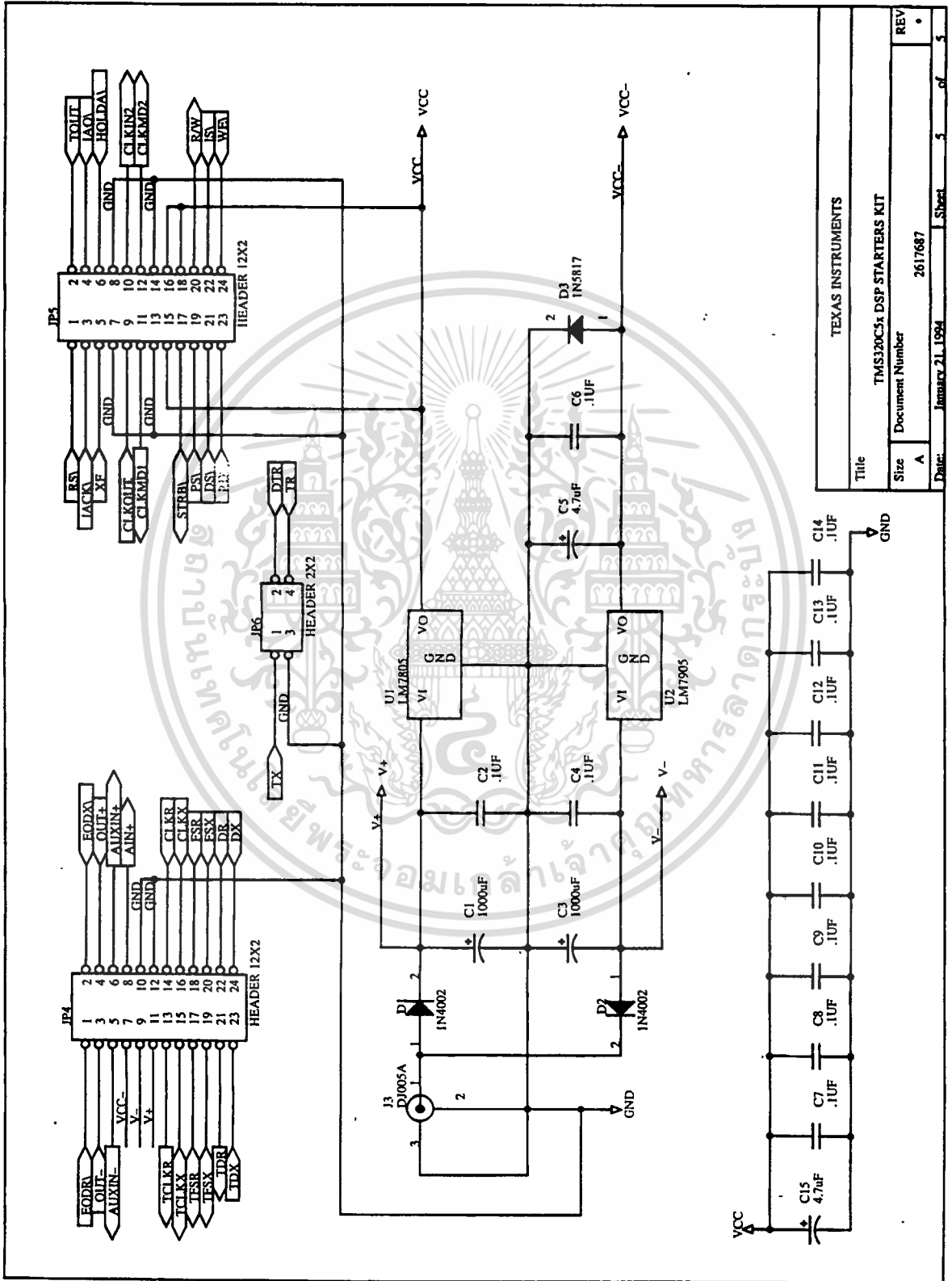


Title		TEXAS INSTRUMENTS	
Document Number		TMS320C3x DSP STARTERS KIT	
Size	A	Document Number	2617687
Date:	January 21, 1994	Sheet	4 of 5
REV	.		

DSK Circuit Board Dimensions and Schematic Diagrams

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagrams



A-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Title		TEXAS INSTRUMENTS
Document Number		TMS320C3x DSP STARTERS KIT
Size	Document Number	2617687
REV	Date:	January 21, 1994
	Sheet	3 of 5

TLC32040 Analog Interface Circuit Data Sheet

Appendix B is the TLC32040 data sheet. This data sheet provides all specifications of the analog interface circuit used by the DSK starter kit.



TLC32040C, TLC32040I, TLC32041C, TLC32041I
 TLC32042C, TLC32042I
ANALOG INTERFACE CIRCUITS

SLAS014D - D2964, SEPTEMBER 1987 - REVISED MAY 1991

- Advanced LinCMOS™ Silicon-Gate Process Technology
- 14-Bit Dynamic Range ADC and DAC
- Variable ADC and DAC Sampling Rate Up to 19,200 Samples per Second
- Switched-Capacitor Antialiasing Input Filter and Output-Reconstruction Filter
- Serial Port for Direct Interface to TMS32011, TMS320C17, TMS32020, and TMS320C25 Digital Signal Process
- Synchronous or Asynchronous ADC and DAC Conversion Rate With Programmable Incremental ADC and DAC Conversion Timing Adjustments
- Serial Port Interface to SN74299 Serial-to-Parallel Shift Register for Parallel Interface to TMS32010, TMS320C15, or Other Digital Processors
- 600-Mil Wide N Package (C_L to C_L)

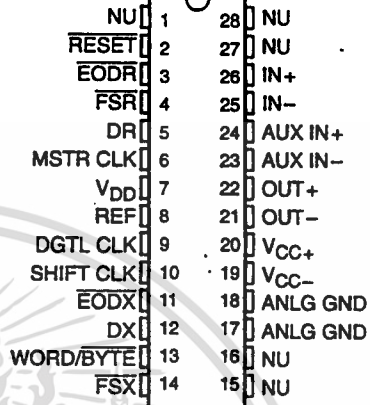
PART NUMBER	DESCRIPTION
TLC32040	Analog interface circuit with internal reference. Also a plug-in replacement for TLC32041.
TLC32041	Analog interface circuit without internal reference
TLC32042	Identical to TLC32040, but has a slightly wider bandpass filter bandwidth

description

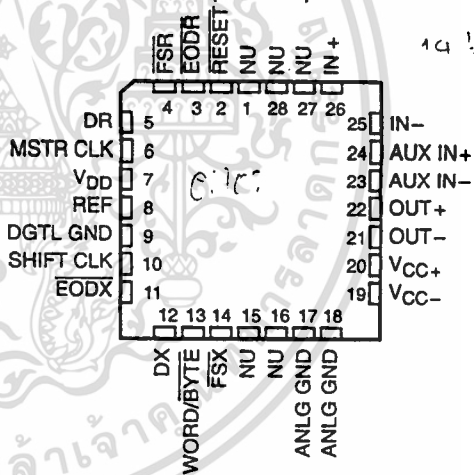
The TLC32040, TLC32041, and TLC32042 are complete analog-to-digital and digital-to-analog input/output systems, each on a single monolithic CMOS chip. This device integrates a bandpass switched-capacitor, antialiasing input filter, a 14-bit-resolution A/D converter, four microprocessor-compatible serial port modes, a 14-bit-resolution D/A converter, and a low-pass switched-capacitor output-reconstruction filter. The device offers numerous combinations of master clock input frequencies and conversion/sampling rates, which can be changed via digital processor control.

Typical applications for this integrated circuit include modems (7.2-, 8-, 9.6-, 14.4-, and 19.2-kHz sampling rate), analog interface for digital signal processors (DSPs), speech recognition/storage systems, industrial process control, biomedical instrumentation, acoustical signal processing, spectral analysis, data acquisition, and instrumentation recorders. Four serial modes, which allow direct interface to the TMS32011, TMS320C17, TMS32020, and TMS320C25 digital signal processors, are provided. Also, when the transmit and receive

**N PACKAGE
(TOP VIEW)**



**FN PACKAGE
(TOP VIEW)**



NU - Nonusable; no external connection should be made to these pins.

Advanced LinCMOS™ is a trademark of Texas Instruments Incorporated

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1991, Texas Instruments Incorporated



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

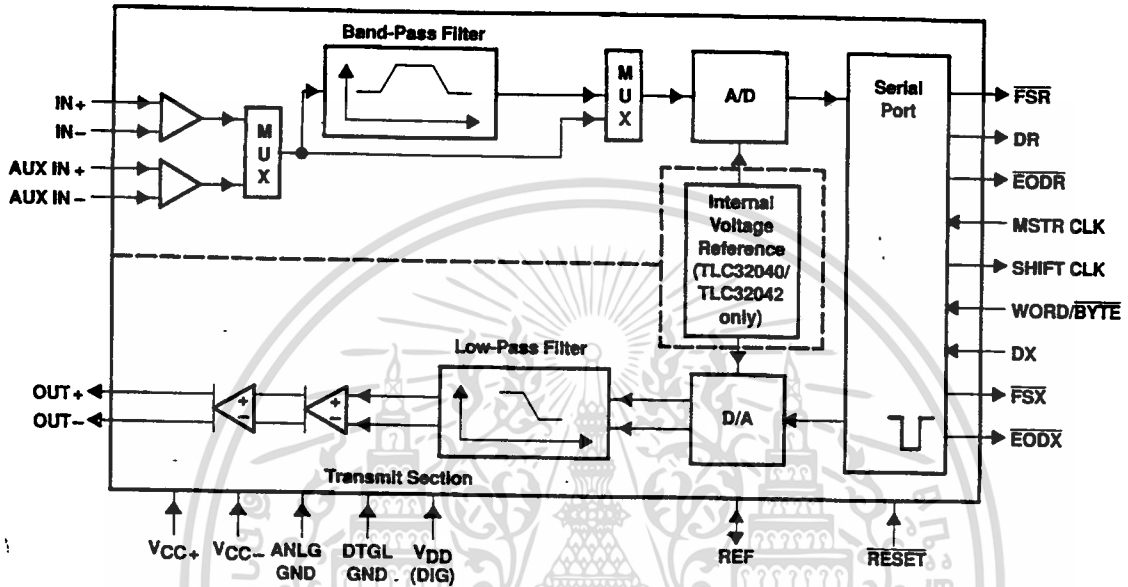
B-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษ เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TLC32040C, TLC32040I, TLC32041C, TLC32041I
 TLC32042C, TLC32042I
ANALOG INTERFACE CIRCUITS

SLAS014D - D2964, SEPTEMBER 1987 - REVISED MAY 1991

functional block diagram



analog input

Two sets of analog inputs are provided. Normally, the IN+ and IN- input set is used; however, the auxiliary input set, AUX IN+ and AUX IN-, can be used if a second input is required. Each input set can be operated in either differential or single-ended modes, since sufficient common-mode range and rejection are provided. The gain for the IN+, IN-, AUX IN+, and AUX IN- inputs can be programmed to be either 1, 2, or 4 (see Table 2). Either input circuit can be selected via software control. It is important to note that a wide dynamic range is assured by the differential internal analog architecture and by the separate analog and digital voltage supplies and grounds.

A/D bandpass filter, A/D bandpass filter clocking, and A/D conversion timing

The A/D bandpass filter can be selected or bypassed via software control. The frequency response of this filter is presented in the following pages. This response results when the switched-capacitor filter clock frequency is 288 kHz. Several possible options can be used to attain a 288-kHz switched-capacitor filter clock. When the filter clock frequency is not 288 kHz, the filter transfer function is frequency scaled by the ratio of the actual clock frequency to 288 kHz. The low-frequency roll-off of the high-pass section is 300 Hz. However, the high-pass section low-frequency roll-off is less steep for the TLC32042 than for the TLC32040 and TLC32041.

The internal timing configuration and AIC DX data word format sections of this data sheet indicate the many options for attaining a 288-kHz bandpass switched-capacitor filter clock. These sections indicate that the RX Counter A can be programmed to give a 288-kHz bandpass switched-capacitor filter clock for several master clock input frequencies.

The A/D conversion rate is then attained by frequency dividing the 288-kHz bandpass switched-capacitor filter clock with the RX Counter B. Thus, unwanted aliasing is prevented because the A/D conversion rate is an integral submultiple of the bandpass switched-capacitor filter sampling rate, and the two rates are synchronously locked.

**TLC32040C, TLC32040I, TLC32041C, TLC32041I
TLC32042C, TLC32042I
ANALOG INTERFACE CIRCUITS**

SLAS014D – D2964, SEPTEMBER 1987 – REVISED MAY 1991

PRINCIPLES OF OPERATION

operation of TLC32040, TLC32041, or TLC32042 with external voltage reference

The REF pin may be driven from an external reference circuit if so desired. This external circuit must be capable of supplying 250 μ A and must be adequately protected from noise such as crosstalk from the analog input.

reset

A reset function is provided to initiate serial communications between the AIC and DSP and allow fast, cost-effective testing during manufacturing. The reset functional will initialize all AIC registers, including the control register. After a negative-going pulse on the $\overline{\text{RESET}}$ pin, the AIC will be initialized. This initialization allows normal serial port communications activity to occur between AIC and DSP (see AIC DX data word format section).

loopback

This feature allows the user to test the circuit remotely. In loopback, the OUT+ and OUT– pins are internally connected to the IN+ and the IN– pins. Thus, the DAC bits (d15 to d2), which are transmitted to the DX pin, can be compared with the ADC bits (d15 to d2), which are received from the DR pin. An ideal comparison would be that the bits on the DR pin equal the bits on the DX pin. However, in practice there will be some difference in these bits due to the ADC and DAC output offsets.

In loopback, if the IN+ and the IN– pins are enabled, the external signals on the IN+ and the IN– pins are ignored. If the AUX IN+ and AUX IN– pins are enabled, the external signals on these pins are added to the OUT+ and OUT– signals in loopback operation.

The loopback feature is implemented with digital signal processor control by transmitting the appropriate serial port bit to the control register (see AIC DX data word format section).

Terminal Functions

PIN NAME	NO.	I/O	DESCRIPTION
ANLG GND	17,18		Analog ground return for all internal analog circuits. Not internally connected to DGTL GND.
AUX IN+	24	I	Noninverting auxiliary analog input state. This input can be switched into the bandpass filter and A/D converter path via software control. If the appropriate bit in the control register is a 1, the auxiliary inputs will replace the IN+ and IN– inputs. If the bit is a 0, the IN+ and IN– inputs will be used (see the AIC DX data word format section).
AUX IN–	23	I	Inverting auxiliary analog input (see the above AUX IN+ pin description)
DGTL GND	9		Digital ground for all internal logic circuits. Not internally connected to ANLG GND.
DR	5	O	This pin is used to transmit the ADC output bits from the AIC to the TMS320 serial port. This transmission of bits from the AIC to the TMS320 serial port is synchronized with the SHIFT CLK signal.
DX	12	I	This pin is used to receive the DAC input bits and timing and control information from the TMS320. This serial transmission from the TMS320 serial port to the AIC is synchronized with the SHIFT CLK signal.
EODR	3	O	End of data receive. See the WORD/BYTE pin description and the Serial Port Timing diagrams. During the word-mode timing, this signal is a low-going pulse that occurs immediately after the 16 bits of A/D information have been transmitted from the AIC to the TMS320 serial port. This signal can be used to interrupt a microprocessor upon completion of serial communications. Also, this signal can be used to strobe and enable external serial-to-parallel shift registers, latches, or external FIFO RAM, and to facilitate parallel data bus communications between the AIC and the serial-to-parallel shift registers. During the byte-mode timing, this signal goes low after the first byte has been transmitted from the AIC to the TMS320 serial port and is kept low until the second byte has been transmitted. The TMS32011 or TMS320C17 can use this low-going signal to differentiate between the two bytes as to which is first and which is second. EODR does not occur after secondary communication.

TLC32040C, TLC32040I, TLC32041C, TLC32041I
TLC32042C, TLC32042I
ANALOG INTERFACE CIRCUITS

SLAS014D - D2964, SEPTEMBER 1987 - REVISED MAY 1991

Terminal Functions (continued)

PIN NAME	NO.	I/O	DESCRIPTION
EODX	11	O	End of data transmit. See the WORD/BYTE pin description and the Serial Port Timing diagram. During the word-mode timing, this signal is a low-going pulse that occurs immediately after the 16 bits of D/A converter and control or register information have been transmitted from the TMS320 serial port to the AIC. This signal can be used to interrupt a microprocessor upon the completion of serial communications. Also, this signal can be used to strobe and enable external serial-to-parallel shift registers, latches, or an external FIFO RAM, and to facilitate parallel data-bus communications between the AIC and the serial-to-parallel shift registers. During the byte-mode timing, this signal goes low after the first byte has been transmitted from the TMS320 serial port to the AIC and is kept low until the second byte has been transmitted. The TMS32011 or TMS320C17 can use this low-going signal to differentiate between the two bytes as to which is first and which is second.
FSR	4	O	Frame sync receive. In the serial transmission modes, which are described in the WORD/BYTE pin description, the FSR pin is held low during bit transmission. When the FSR pin goes low, the TMS320 serial port will begin receiving bits from the AIC via the DR pin of the AIC. The most significant DR bit will be present on the DR pin before FSR goes low. (See Serial Port Timing and Internal Timing Configuration diagrams.) FSR does not occur after secondary communication.
FSX	14	O	Frame Sync Transmit. When this pin goes low, the TMS320 serial port will begin transmitting bits to the AIC via the DX pin of the AIC. In all serial transmission modes, which are described in the WORD/BYTE pin description, the FSX pin is held low during bit transmission (see the Serial Port Timing and Internal Timing Configuration diagrams).
IN+	26	I	Noninverting input to analog input amplifier stage
IN-	25	I	Inverting input to analog input amplifier stage
MSTR CLK	6	I	The master clock signal is used to derive all the key logic signals of the AIC, such as the shift clock, the switched-capacitor filter clocks, and the A/D and D/A timing signals. The Internal Timing Configuration diagram shows how these key signals are derived. The frequencies of these key signals are synchronous submultiples of the Master Clock frequency to eliminate unwanted aliasing when the sampled analog signals are transferred between the switched-capacitor filters and the A/D and D/A converters (see the Internal Timing Configuration).
OUT+	22	O	Noninverting output of analog output power amplifier. Can drive transformer hybrids or high-impedance loads directly in either a differential or a single-ended configuration.
OUT-	21	O	Inverting output of analog output power amplifier. Functionally identical with and complementary to OUT+.
REF	8	I/O	For the TLC32040 and TLC32042, the internal voltage reference is brought out on this pin. For the TLC32040, TLC32041, and TLC32042, an external voltage reference can be applied to this pin.
RESET	2	I	A reset function is provided to initialize the TA, TA', TB, RA, RA', RB, and control registers. This reset function initiates serial communications between the AIC and DSP. The reset function will initialize all AIC registers including the control register. After a negative-going pulse on the RESET pin, the AIC registers will be initialized to provide an 8-kHz data conversion rate for a 5.184-MHz master clock input signal. The conversion rate adjust registers, TA' and RA', will be reset to 1. The control register bits will be reset as follows (see AIC DX data word format section): d7 = 1, d6 = 1, d5 = 1, d4 = 0, d3 = 0, d2 = 1 This initialization allows normal serial-port communication to occur between AIC and DSP.
SHIFT CLK	10	O	The shift clock signal is obtained by dividing the master clock signal frequency by four. This signal is used to clock the serial data transfers of the AIC, described in the WORD/BYTE pin description below (see the Serial Port Timing and Internal Timing Configuration diagrams).
VDD	7		Digital supply voltage, 5 V ±5%
VCC+	20		Positive analog supply voltage, 5 V ±5%
VCC-	19		Negative analog supply voltage, -5 V ±5%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**TLC32040C, TLC32040I, TLC32041C, TLC32041I
TLC32042C, TLC32042I
ANALOG INTERFACE CIRCUITS**

SLAS014D - D2984, SEPTEMBER 1987 - REVISED MAY 1991

Terminal Functions (continued)

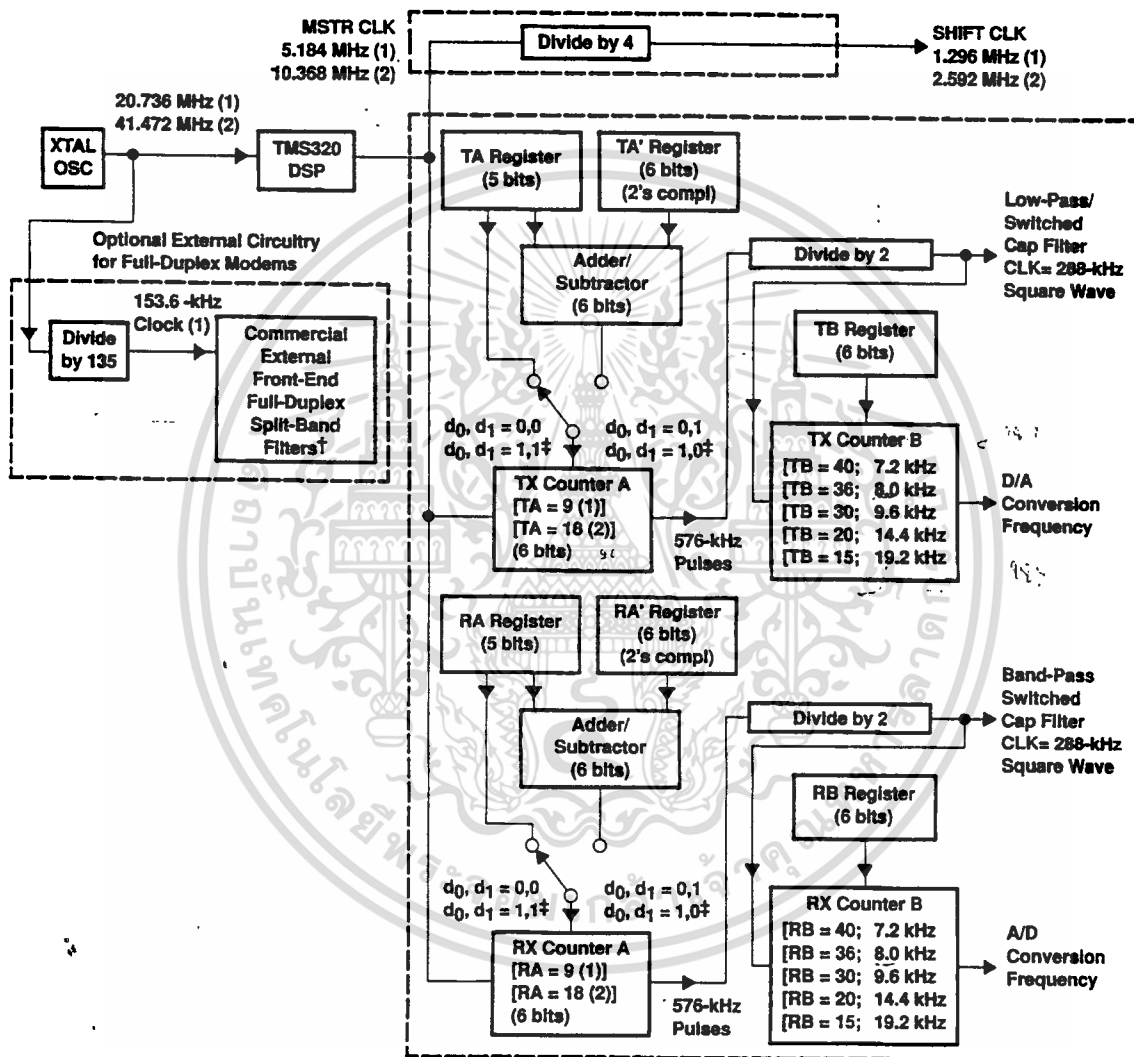
PIN		I/O	DESCRIPTION
NAME	NO.		
WORD/BYTE	13	I	<p>This pin, in conjunction with a bit in the control register, is used to establish one of four serial modes. These four serial modes are described below.</p> <p><i>AIC transmit and receive sections are operated asynchronously.</i></p> <p>The following description applies when the AIC is configured to have asynchronous transmit and receive sections. If the appropriate data bit in the control register is a 0 (see the AIC DX data word format section), the transmit and receive sections will be asynchronous.</p> <p>L Serial port directly interfaces with the serial port of the TMS32011 or TMS320C17 and communicates in two 8-bit bytes. The operation sequence is as follows (see Serial Port Timing diagrams):</p> <ol style="list-style-type: none"> 1. The \overline{FSX} or \overline{FSR} pin is brought low. 2. One 8-bit byte is transmitted or one 8-bit byte is received. 3. The \overline{EODX} or \overline{EODR} pin is brought low. 4. The \overline{FSX} or \overline{FSR} pin emits a positive frame-sync pulse that is four shift clock cycles wide. 5. One 8-bit byte is transmitted or one 8-bit byte is received. 6. The \overline{EODX} or \overline{EODR} pin is brought high. 7. The \overline{FSX} or \overline{FSR} pin is brought high. <p>H Serial port directly interfaces with the serial port of the TMS32020, TMS320C25, or TMS320C30 and communicates in one 16-bit word. The operation sequence is as follows (see Serial Port Timing diagrams):</p> <ol style="list-style-type: none"> 1. The \overline{FSX} or \overline{FSR} pin is brought low. 2. One 16-bit word is transmitted or one 16-bit word is received. 3. The \overline{FSX} or \overline{FSR} pin is brought high. 4. The \overline{EODX} or \overline{EODR} pin emits a low-going pulse. <p><i>AIC transmit and receive sections are operated synchronously.</i></p> <p>If the appropriate data bit in the control register is a 1, the transmit and receive sections will be configured to be synchronous. In this case, the bandpass switched-capacitor filter and the A/D conversion timing will be derived from the TX Counter A, TX Counter B, and TA, TA', and TB registers, rather than the RX Counter A, RX Counter B, and RA, RA', and RB registers. In this case, the AIC \overline{FSX} and \overline{FSR} timing will be identical during primary data communication; however, \overline{FSR} will not be asserted during secondary data communication since there is no new A/D conversion result. The synchronous operation sequences are as follows (see Serial Port Timing diagrams):</p> <p>L Serial port directly interfaces with the serial port of the TMS32011 or TMS320C17 and communicates in two 8-bit bytes. The operation sequence is as follows (see Serial Port Timing diagrams):</p> <ol style="list-style-type: none"> 1. The \overline{FSX} and \overline{FSR} pins are brought low. 2. One 8-bit byte is transmitted and one 8-bit byte is received. 3. The \overline{EODX} and \overline{EODR} pins are brought low. 4. The \overline{FSX} and \overline{FSR} pins emit positive frame-sync pulses that are four Shift Clock cycles wide. 5. One 8-bit byte is transmitted and one 8-bit byte is received. 6. The \overline{EODX} and \overline{EODR} pins are brought high. 7. The \overline{FSX} and \overline{FSR} pins are brought high. <p>H Serial port directly interfaces with the serial port of the TMS32020, TMS320C25, or TMS320C30 and communicates in one 16-bit word. The operation sequence is as follows (see Serial Port Timing diagrams):</p> <ol style="list-style-type: none"> 1. The \overline{FSX} and \overline{FSR} pins are brought low. 2. One 16-bit word is transmitted and one 16-bit word is received. 3. The \overline{FSX} and \overline{FSR} pins are brought high. 4. The \overline{EODX} or \overline{EODR} pins emit low-going pulses. <p>Since the transmit and receive sections of the AIC are now synchronous, the AIC serial port with additional NOR and AND gates will interface to two SN74299 serial-to-parallel shift registers. Interfacing the AIC to the SN74299 shift register allows the AIC to interface to an external FIFO RAM and facilitates parallel data bus communications between the AIC and the digital signal processor. The operation sequence is the same as the above sequence (see Serial Port Timing diagrams).</p>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TLC32040C, TLC32040I, TLC32041C, TLC32041I
 TLC32042C, TLC32042I
ANALOG INTERFACE CIRCUITS

SLAS014D - D2964, SEPTEMBER 1987 - REVISED MAY 1991

INTERNAL TIMING CONFIGURATION



$$\text{SCF Clock Frequency} = \frac{\text{Master Clock Frequency}}{2 \times \text{Contents of Counter A}}$$

NOTE: Frequency 1,20.736 MHz is used to show how 153.6 kHz (for commercially available modem split-band filter clock), popular speech and modem sampling signal frequencies, and an internal 288-kHz switched-capacitor filter clock can be derived synchronously and as submultiples of the crystal oscillator frequency. Since these derived frequencies are synchronous submultiples of the crystal frequency, aliasing does not occur as the sampled analog signal passes between the analog converter and switched-capacitor filter stages. Frequency 2,41.472 MHz is used to show that the AIC can work with high-frequency signals, which are used by high-speed digital signal processors.

† Split-band filtering can alternatively be performed after the analog input function via software in the TMS320.

‡ These control bits are described in the AIC DX data word format section.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pinouts and Signal Descriptions

The 'C5x DSPs are available in a 132-pin quad flat pack (QFP) package and have identical pin-to-signal relationship. The QFP package conforms to JEDEC specifications for electrical/electronic components. Electrical specifications and mechanical data for the 'C5x DSPs are in Appendix A.

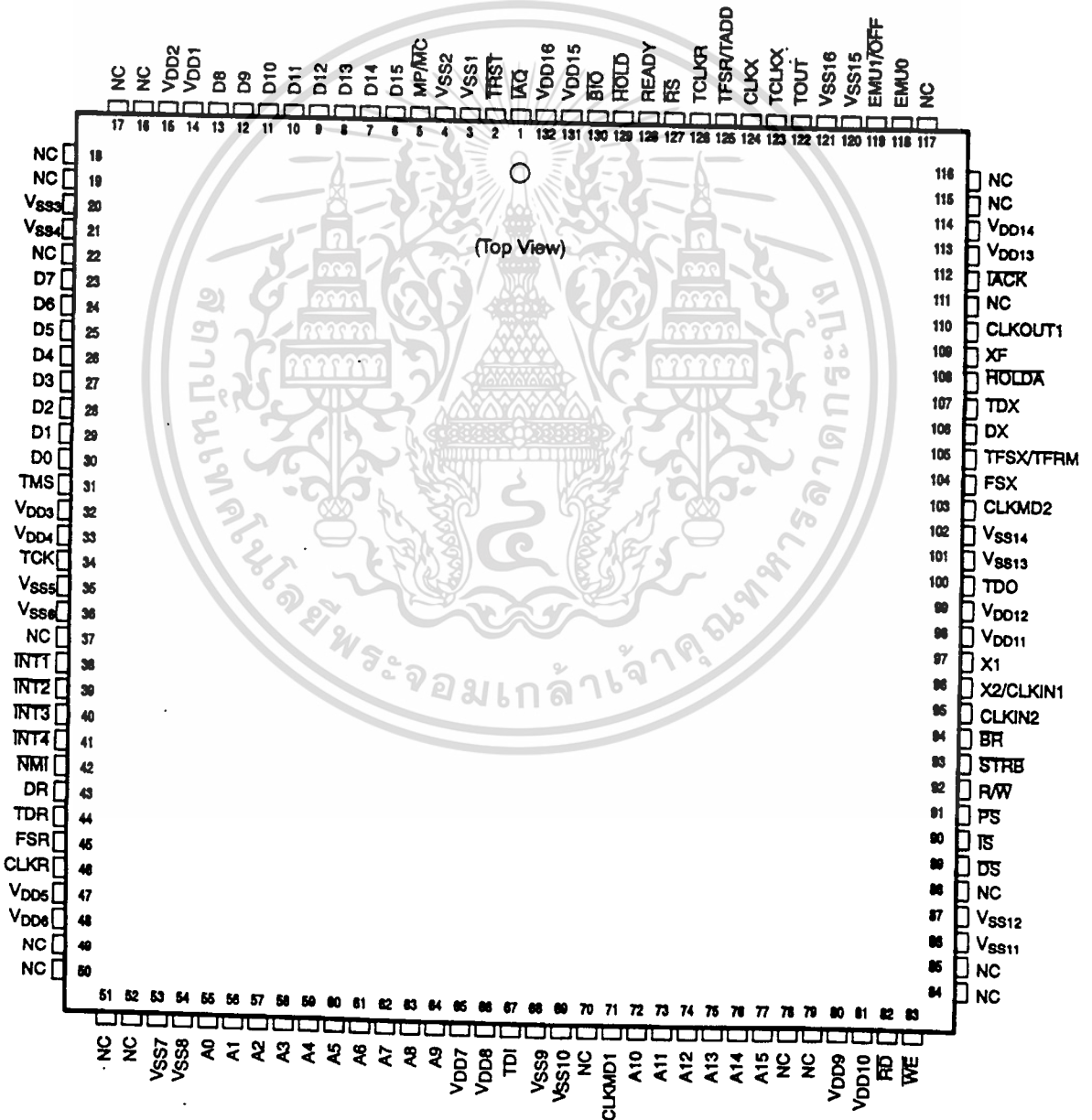
This chapter presents a simple layout of a 132-pin QFP package, with pin and signal callouts, and a table of signal definitions, in the following sections:

Topic	Page
2.1 Pinout	2-2
2.2 Signal Descriptions	2-3

2.1 Pinout

The 'C5x devices are packaged in a 132-pin quad flat pack package (QFP) and have the same pin-to-signal relationship. Figure 2-1 shows the pin/signal callouts for this package.

Figure 2-1. Signal Assignments for 'C5x 132-Pin QFP



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 Signal Descriptions

The signals for the 'C5x device are described in this section. Table 2–1 lists each signal, its pin location, function, and operating mode(s), i.e., input (I), output (O), high-impedance (Z) or supply (S) state. The signals are grouped according to their functional purpose.

Table 2–1. TMS320C5x Signal Descriptions

Signal	Pin	State	Description
Address and Data Buses			
A15 (MSB)	77	I/O/Z	Parallel address bus A15 (MSB) through A0 (LSB). Multiplexed to address external data/program memory or I/O. Placed in high-impedance state in hold mode. These signals also go into high impedance when $\overline{\text{OFF}}$ is active low. These signals are used as inputs for external DMA access of the on-chip single-access RAM. They become inputs while $\overline{\text{HOLDA}}$ is active low if the $\overline{\text{BF}}$ pin is externally driven low.
A14	76		
A13	75		
A12	74		
A11	73		
A10	72		
A9	64		
A8	63		
A7	62		
A6	61		
A5	60		
A4	59		
A3	58		
A2	57		
A1	56		
A0 (LSB)	55		
D15 (MSB)	6	I/O/Z	Parallel data bus D15 (MSB) through D0 (LSB). Multiplexed to transfer data between the core CPU and external data/program memory or I/O devices. Placed in high-impedance state when not outputting or when $\overline{\text{RS}}$ or $\overline{\text{HOLD}}$ is asserted. They also go into high impedance when $\overline{\text{OFF}}$ is active low. These signals are also used in external DMA access of the on-chip single-access RAM.
D14	7		
D13	8		
D12	9		
D11	10		
D10	11		
D9	12		
D8	13		
D7	23		
D6	24		
D5	25		
D4	28		
D3	27		
D2	2 ^P		
D1	2		
D0 (LSB)	30		

Note: All input pins that are unused should be connected to V_{DD} or an external pull-up resistor. The $\overline{\text{BF}}$ pin has an internal pull-up for performing DMA to the on-chip RAM. For emulation, $\overline{\text{TRST}}$ has an internal pull-down, and $\overline{\text{TMS}}$, $\overline{\text{TCK}}$, and $\overline{\text{TDI}}$ have internal pull-ups. $\overline{\text{EMU0}}$ and $\overline{\text{EMU1}}$ require external pull-ups to support emulation.

Signal Descriptions

Table 2-1. TMS320C5x Signal Descriptions (Continued)

Signal	Pin	State	Description
Memory Control Signals			
DS PS TS	89 91 90	O/Z	Data, Program, and I/O space select signals. Always high unless low level asserted for communicating to a particular external space. Placed into a high-impedance state in hold mode. These signals also go into high-impedance when OFF is active low.
READY	128	I	Data ready input. Indicates that an external device is prepared for the bus transaction to be completed. If the device is not ready (READY is low), the processor waits one cycle and checks READY again. READY also indicates a bus grant to an external device after a BR (bus request) signal.
R/W	92	I/O/Z	Read/Write signal. Indicates transfer direction during communication to an external device. Normally in read mode (high), unless low level asserted for performing a write operation. Placed in high-impedance state in hold mode. This signal also goes into high impedance when OFF is active low, and it is used in external DMA access of the 9K RAM cell. While HOLDA and TAQ are active low, this signal is used to indicate the direction of the data bus for DMA reads (high) and writes (low).
STRB	93	I/O/Z	Strobe signal. Always high unless asserted low to indicate an external bus cycle. Placed in high-impedance state in the hold mode. This signal also goes into high impedance when OFF is active low, and it is used in external DMA access of the on-chip single-access RAM. While HOLDA and TAQ are active low, this signal is used to select the memory access.
RD	82	O/Z	Read select indicates an active, external read cycle and may connect directly to the output enable (OE) of external devices. This signal is active on all external program, data, and I/O reads. Placed into high-impedance state in hold mode. This signal also goes into high impedance when OFF is active low.
WE	83	O/Z	Write enable. The falling edge of this signal indicates that the device is driving the external data bus (D15-D0). Data may be latched by an external device on the rising edge of WE. This signal is active on all external program, data, and I/O writes. Placed into high-impedance state in hold mode. This signal also goes into high impedance when OFF is active low.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2-1. TMS320C5x Signal Descriptions (Continued)

Signal	Pin	State	Description
Multiprocessing Signals			
HOLD	129	I	Hold input. This signal is asserted to request control of the address, data, and control lines. When acknowledged by the 'C5x, these lines go to the high-impedance state.
HOLDA	108	O/Z	Hold acknowledge signal. Indicates to the external circuitry that the processor is in a hold state and that the address, data, and memory control lines are in a high-impedance state so that they are available to the external circuitry for access of local memory. This signal also goes into high impedance when OFF is active low.
BR	94	I/O/Z	Bus request signal. Asserted during access of external global data memory space. READY is asserted to the device when the global data memory is available for the bus transaction. BR can be used to extend the data memory address space by up to 32K words. It goes into high impedance when OFF is active low. BR is used in external DMA access of the on-chip single-access RAM. While HOLDA is active low, BR is externally driven low to request access to the on-chip single-access RAM.
IAQ	1	O/Z	Instruction acquisition signal. This signal is asserted (active low) when there is an instruction address on the address bus and goes into high impedance when OFF is active low. IAQ is also used in external DMA access of the on-chip single-access RAM. While HOLDA is active low, IAQ acknowledges the BR request for access of the on-chip single-access RAM and stops indicating instruction acquisition.
BIO	130	I	Branch control input. Samples as the BIO condition. If low, the device executes the conditional instruction. This signal must be active during the fetch of the conditional instruction.
XF	109	O/Z	External flag output (latched software-programmable signal). This signal is set high or low by specific instruction or by loading status register 1 (ST1). Used for signaling other processors in multiprocessor configurations or as a general-purpose output pin. This signal also goes into high impedance when OFF is active low. This pin is set high at reset.
IACK	112	O/Z	Interrupt acknowledge signal. Indicates receipt of an interrupt and that the program counter is fetching the interrupt vector location designated by A15-A0. This signal also goes into high impedance when OFF is active low.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Signal Descriptions

Table 2-1. TMS320C5x Signal Descriptions (Continued)

Signal	Pin	State	Description															
Initialization, Interrupt, and Reset Operations																		
INT4 INT3 INT2 INT1	41 40 39 38	I	External user interrupt inputs. Prioritized and maskable by the interrupt mask register and interrupt mode bit. Can be polled and reset via the interrupt flag register.															
NMI	42	I	Nonmaskable interrupt. External interrupt that cannot be masked via the INTM or the IMR. When NMI is activated, the processor traps to the appropriate vector location.															
RS	127	I	Reset input. Causes the device to terminate execution and forces the program counter to zero. When RS is brought to a high level, execution begins at location zero of program memory. RS affects various registers and status bits.															
MP/MC	5	I	Microprocessor/Microcomputer mode select pin. If active low at reset (microcomputer mode), the pin causes the internal program ROM to be mapped into program memory space. In the microprocessor mode, all program memory is mapped externally. This pin is sampled only during reset, and the mode that is set at reset can be overridden via the software control bit MP/MC in the PMST register.															
Oscillator/Timer Signals CLKIN1/2																		
CLKOUT1	110	O/Z	Master clock output signal (or CLKIN2 frequency). This signal cycles at the machine-cycle rate of the CPU. The internal machine cycle is bounded by the rising edges of this signal. This signal also goes into high impedance when OFF is active low.															
CLKMD1 CLKMD2	71 103	I	<table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>CLKMD1</th> <th>CLKMD2</th> <th>Clock Mode</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>External clock with divide-by-two option. Input clock provided to X2/CLKIN1 pin. Internal oscillator and PLL disabled.</td> </tr> <tr> <td>0</td> <td>1</td> <td>Reserved for test purposes.</td> </tr> <tr> <td>1</td> <td>0</td> <td>External divide-by-one option. Input clock provided to CLKIN2. Internal oscillator disabled. Internal PLL enabled.</td> </tr> <tr> <td>1</td> <td>1</td> <td>Internal or external divide-by-two option. Input clock provided to X2/CLKIN1 pin. Internal oscillator enabled. Internal PLL disabled.</td> </tr> </tbody> </table>	CLKMD1	CLKMD2	Clock Mode	0	0	External clock with divide-by-two option. Input clock provided to X2/CLKIN1 pin. Internal oscillator and PLL disabled.	0	1	Reserved for test purposes.	1	0	External divide-by-one option. Input clock provided to CLKIN2. Internal oscillator disabled. Internal PLL enabled.	1	1	Internal or external divide-by-two option. Input clock provided to X2/CLKIN1 pin. Internal oscillator enabled. Internal PLL disabled.
CLKMD1	CLKMD2	Clock Mode																
0	0	External clock with divide-by-two option. Input clock provided to X2/CLKIN1 pin. Internal oscillator and PLL disabled.																
0	1	Reserved for test purposes.																
1	0	External divide-by-one option. Input clock provided to CLKIN2. Internal oscillator disabled. Internal PLL enabled.																
1	1	Internal or external divide-by-two option. Input clock provided to X2/CLKIN1 pin. Internal oscillator enabled. Internal PLL disabled.																
X2/CLKIN1	96	I	Input pin to internal oscillator from the crystal. If the internal oscillator is not being used, a clock may be input to the device on this pin. The internal machine cycle is half this clock rate.															
X1	97	O	Output pin from the internal oscillator for the crystal. If the internal oscillator is not used, this pin should be left unconnected. This signal does not go into high impedance when OFF is active low.															

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2–1. TMS320C5x Signal Descriptions (Continued)

Signal	Pin	State	Description
Oscillator/Timer Signals (Concluded)			
CLKIN2	95	I	Divide-by-1 input clock for driving the internal machine rate.
TOUT	122	O	Timer output. This pin signals a pulse when the on-chip timer counts down past zero. The pulse is a CLKOUT1 cycle wide.
Supply Pins			
V _{DD1}	14	S	Power supply for data bus.
V _{DD2}	15	S	Power supply for data bus.
V _{DD3}	32	S	Power supply for data bus.
V _{DD4}	33	S	Power supply for data bus.
V _{DD5}	47	S	Power supply for address bus.
V _{DD6}	48	S	Power supply for address bus.
V _{DD7}	65	S	Power supply for inputs and internal logic.
V _{DD8}	66	S	Power supply for inputs and internal logic.
V _{DD9}	80	S	Power supply for address bus.
V _{DD10}	81	S	Power supply for address bus.
V _{DD11}	98	S	Power supply for memory control signals.
V _{DD12}	99	S	Power supply for memory control signals.
V _{DD13}	113	S	Power supply for inputs and internal logic.
V _{DD14}	114	S	Power supply for inputs and internal logic.
V _{DD15}	131	S	Power supply for memory control signals.
V _{DD16}	132	S	Power supply for memory control signals.
V _{SS1}	3	S	Ground for memory control signals.
V _{SS2}	4	S	Ground for memory control signals.
V _{SS3}	20	S	Ground for data bus.
V _{SS4}	21	S	Ground for data bus.
V _{SS5}	35	S	Ground for data bus.
V _{SS6}	36	S	Ground for data bus.
V _{SS7}	53	S	Ground for address bus.
V _{SS8}	54	S	Ground for address bus.
V _{SS9}	68	S	Ground for address bus.
V _{SS10}	69	S	Ground for address bus.
V _{SS11}	86	S	Ground for memory control signals.
V _{SS12}	87	S	Ground for memory control signals.
V _{SS13}	101	S	Ground for inputs and internal logic.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Signal Descriptions

Table 2–1. TMS320C5x Signal Descriptions (Continued)

Signal	Pin	State	Description
Supply Pins (Concluded)			
V _{SS14}	102	S	Ground for inputs and internal logic.
V _{SS15}	120	S	Ground for inputs and internal logic.
V _{SS16}	121	S	Ground for inputs and internal logic.
Serial Port Signals			
CLKR TCLKR	46 126	I I	Receive clock inputs. External clock signal for clocking data from the DR/TDR (data receive) pins into the RSR (serial port receive shift register). Must be present during serial port transfers. If the serial port is not being used, these pins can be sampled as an input via the IN0 bit of the SPC/TSPC registers.
CLKX TCLKX	124 123	I/O/Z I/O/Z	Transmit clock. Clock signal for clocking data from the DR/TDR (data receive register) to the DX/TDX (data transmit pin). The CLKX can be an input if the MCM bit in the serial port control register is set to 0. It may also be driven by the device at 1/4 the CLKOUT1 frequency when the MCM bit is set to 1. If the serial port is not being used, this pin can be sampled as an input via the IN1 bit of the SPC/TSPC register. This signal goes into high impedance when $\overline{\text{OFF}}$ is active low.
DR TDR	43 44	I I	Serial data receive inputs. Serial data is received in the RSR (serial port receive shift register) via the DR/TDR pin.
DX TDX	106 107	O/Z	Serial port transmit outputs. Serial data transmitted from the XSR (serial port transmit shift register) via the DX/TDX pin. Placed in high-impedance state when not transmitting and also when $\overline{\text{OFF}}$ is active low.
FSR TFSR/TADD	45 125	I I/O/Z	Frame synchronization pulse for receive input. The falling edge of the FSR/TFSR pulse initiates the data receive process, beginning the clocking of the RSR. TFSR becomes an input/output (TADD) pin when the serial port is operating in TDM mode (TDM bit = 1). In TDM mode, this pin is used to output/input the address of the port. This signal goes into high impedance when $\overline{\text{OFF}}$ is active low.
FSX TFSX/TFRM	104 105	I/O/Z I/O/Z	Frame synchronization pulse for transmit input/output. The falling edge of the FSX/TFSX pulse initiates the data transmit process, beginning the clocking of the XSR. Following reset, the default operating condition of FSX/TFSX is an input. This pin may be selected by software to be an output when the TXM bit in the serial control register is set to 1. This signal goes into high impedance when $\overline{\text{OFF}}$ is active low. When operating in TDM mode (TDM bit = 1), the TFSX pin becomes TFRM, the TDM frame synch.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2–1. TMS320C5x Signal Descriptions (Continued)

Signal	Pin	State	Description
Test Signals			
TCK	34	I	JTAG test clock. This is normally a free-running clock signal with a 50% duty cycle. The changes on TAP (test access port) input signals (TMS and TDI) are clocked into the TAP controller, instruction register, or selected test data register on the rising edge of TCK. Changes at the TAP output signal (TDO) occur on the falling edge of TCK.
TDI	67	I	JTAG test data input. TDI is clocked into the selected register (instruction or data) on a rising edge of TCK.
TDO	100	O/Z	JTAG test data output. The contents of the selected register (instruction or data) is shifted out of TDO on the falling edge of TCK. TDO is in high-impedance state except when scanning of data is in progress. This signal also goes into high impedance when OFF is active low.
TMS	31	I	JTAG test mode select. This serial control input is clocked into the test access port (TAP) controller on the rising edge of TCK.
TRST	2	I	JTAG test reset. This signal, when active high, gives the JTAG scan system control of the operations of the device. If this signal is not connected or driven low, the device will operate in its functional mode, and the JTAG signals are ignored.
EMU0	118	I/O/Z	Emulator pin 0. When TRST is driven low, this pin must be high for activation of the OFF condition (see pin 119). When TRST is driven high, this pin is used as an interrupt to or from the emulator system and is defined as input/output via JTAG scan.

Signal Descriptions

Table 2-1. TMS320C5x Signal Descriptions (Concluded)

Signal	Pin	State	Description
Test Signals (Concluded)			
EMU1/OFF	119	I/O/Z	Emulator pin 1/disable all outputs. When TRST is driven high, this pin is used as an interrupt to or from the emulator system and is defined as input/output via JTAG scan. When TRST is driven low, this pin is configured as OFF. The EMU1/OFF signal, when active low, puts all output drivers into the high-impedance state. Note that OFF is used exclusively for testing and emulation purposes (not for multiprocessing applications). Thus, for OFF condition, the following conditions apply: TRST=low, EMU0=high EMU1/OFF=low
RESERVED	16 17 18 19 22 37 49 50 51 52 70 78 79 84 85 88 111 115 116 117	N/C	Reserved pin. These pins are reserved for future 'C5x devices. These pins should be left unconnected.

กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้สามารถสำเร็จลุล่วงด้วยดี ด้วยความร่วมมือจากหลายฝ่าย โดยเฉพาะอย่างยิ่ง อาจารย์มนัส สังวรศิลป์ ซึ่งเป็นอาจารย์ที่ปรึกษาโครงการนี้ อาจารย์สุรพันธ์ - ชิมมัน ซึ่งเป็นผู้คอยให้การสนับสนุนในด้านข้อมูลและสถานที่ในการทดลอง ขอขอบคุณ อาจารย์สุรพันธ์ , พิมาณิชย์ , พีเปิก ที่คอยให้การช่วยเหลือในการทดลองตลอดมา และขอขอบคุณ ร.ศ.สาคร สานส่งศักดิ์ ที่ได้กรุณาให้ยืมบอร์ดในการทดลอง

