การควบคุมอุปกรณ์เครื่องใช้ไฟฟ้าด้วยการสั่งงานทางโทรศัพท์โดยระบบลำดับ

TELEPHONE CONTROL ELECTRICAL DEVICE BY SEQUENCIAL SYSTEM

โดย

นางสาว ศุกร์สวัสดิ์ ว่องวราวาณิชย์

นาย สันติ สาภสัมฤทธิ์ผล

นางสาว สุมลฑา พันธุสิทธิ์เสรี

วัน เดือน ปี 1 ต.ค. 2541

เลขทะเบียน 038366

เลขเรียกหนังสือ T จบ.3 ศ6 ส 2539

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมอุปกรณ์เครื่องใช้ไฟฟ้าด้วยการสั่งงานทางโทรศัพท์โดยระบบลำดับ

TELEPHONE CONTROL ELECTRICAL DEVICE BY SEQUENCIAL SYSTEM

โดย

นางสาว ศุกร์สวัสดิ์ ว่องวราวาณิชย์ เลขประจำตัว 36014441

นาย สันติ ลาภสัมฤทธิ์ผล เลขประจำตัว 36014473

นางสาว สุมลฑา พันธุสิทธิ์เสรี เลขประจำตัว 36014508

อาจารย์ที่ปรึกษา

ผศ. พลผดุง ผดุงกุล

ปริญญานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2539

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การควบคุมเครื่องใช้ไฟฟ้าด้วยการสั่งงานทางโทรศัพท์โดยระบบลำดับ

ผู้จัดทำ

นางสาว	ศุกร์สวัสดิ์	ว่องวราวาณิชย์	เลขประจำตัว	36014441
นาย	สันติ	ลาภสัมฤทธิ์ผล	เลขประจำตัว	36014473
นางสาว	สุมลฑา	พันธุสิทธิ์เสรี	เลขประจำตัว	36014508

อาจารย์ที่ปรึกษา

(ผศ. พลผดุง ผดุงกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมอุปกรณ์เครื่องใช้ไฟฟ้าด้วยการสั่งงานทางโทรศัพท์โดยระบบลำดับ

ศุกร์สวัสดิ์ ว่องวราวาณิชย์
สันติ ลาภสัมฤทธิ์ผล
สุมลฑา พันธุสิทธิ์เสรี
ผศ. พลผดุง พดุงกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2539

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เป็นการประยุกต์เอาไมโครคอนโทรลเลอร์ เบอร์ 8031 มาใช้ในระบบสั่งงานผ่านคู่สายโทรศัพท์เพื่อเปิด-ปิดและตรวจสอบสถานะของอุปกรณ์ไฟฟ้าภายในบ้าน โดยใช้เทคนิคซีเควนเชียลคอนโทรล ระบบทั้งหมดจะแบ่งเป็น 5 ส่วน คือ ส่วนตัดต่อกับสายโทรศัพท์ภายนอก , ส่วนสร้างสัญญาณเสียนแบบสัญญาณจากเครื่องโทรศัพท์แบบกดปุ่มซึ่งทำให้สามารถสั่งงานได้ภายในบ้านโดยไม่ต้องโทรศัพท์ , ส่วนควบคุมกลางซึ่งมีการแสดงผลด้วยจอแสดงผล(LCD) และเสียงตอบรับเพื่อให้ผู้ใช้ทราบถึงสถานะการทำงานของระบบ , ส่วนประมวลผลด้วยไมโครคอนโทรลเลอร์ และ ส่วนควบคุมที่เครื่องใช้ไฟฟ้าแต่ละเครื่อง ระบบทั้งหมดนี้ถูกออกแบบให้สามารถควบคุมเครื่องใช้ไฟฟ้าได้ถึง 127 อุปกรณ์ โดยใช้สายสัญญาณเพียง 1 คู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TELEPHONE CONTROL ELECTRICAL DEVICE BY SEQUENCIAL SYSTEM

Suksawat Wongwarawanit
Santi Larpsamritpol
Sumolta Puntusitseri
Polpadung Paduangkul Advisor
1996

ABSTRACT

This project is an application of the 8031 microcontroller . The objective is taking on-off and checking the status of electrical devices on telephone line by using sequencing technique. The system can separate in five parts . First part is automatically handset telephone line, second is simulation telephone signal part , third is central control which has LCD display and sound present for telling user what is going on in this time, forth is central processor is process signal under the condition of software and fifth part is control each electrical devices . This system is designed in order to control 127 electrical devices by only using one pair of signal line .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการทำงาน	2
2.1 ทฤษฎี	2
2.1.1 สัญญาณต่าง ๆ ภายในระบบโทรศัพท์	2
2.1.2 Dual Tone Multiplex Frequency (DTMF)	2
2.1.3 MC 145142 : วงจรแปลงเป็นสัญญาณโทรศัพท์	3
2.1.4 MT 8870 ไอซีถอดรหัสความถี่โทรศัพท์	7
2.1.5 ISD 1400 ไอซีอัดเสียง	11
2.2 หลักการทำงานโดยรวม	12
2.3 ส่วนต่อกับสายโทรศัพท์	13
2.3.1 วงจรตรวจสอบสัญญาณกระดิ่ง	13
2.3.2 ส่วนทำหน้าที่รับสายหรือยกหู/วางหู	14
2.3.3 ส่วนตอบรับอัตโนมัติ	14
2.4 ส่วนควบคุมกลางและไมโครคอนโทรลเลอร์	15
2.4.1 ส่วนควบคุมจากภายในบ้าน	15
2.4.2 ไมโครคอนโทรลเลอร์	16
2.4.3 ส่วนแสดงผล	17
2.5 ส่วนควบคุมที่เครื่องใช้ไฟฟ้าแต่ละตัว	17
บทที่ 3 การออกแบบวงจร	19
3.1 การออกแบบวงจรสร้างสัญญาณข้อมูล (Data Genertor)	19
3.2 การออกแบบสร้างวงจรสร้างสัญญาณซิงโครนัส (Synchronous Generator)	20
3.3 การออกแบบวงจรแยกสัญญาณซิงโครนัส (Synchronous Separator)	21
3.4 การออกแบบวงจรแยกสัญญาณข้อมูล (Data Separator)	22
3.5 การออกแบบวงจรโมโนสเตเบิ้ล-รีทริกเอเบิ้ล	23
3.6 การออกแบบวงจรส่วนป้อนกลับ	24
3.7 การออกแบบโปรแกรม	25
บทที่ 4 การทดลองและผลการทดลอง	26
4.1 ส่วนตรวจสอบสัญญาณกระดิ่ง	26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 สัญญาณสองความถี่ (Dual Tone Multiplex Frequency:DTMF) 27
4.3 การวัดสัญญาณที่จุดต่าง ๆ ขณะที่มีการสั่งงาน 28
บทที่ 5 สรุปและวิจารณ์ 34
ภาคผนวก ก. วงจรที่ใช้ในโครงงาน
ภาคผนวก ข. โปรแกรม
ภาคผนวก ค. ข้อมูลสำหรับไอซีเบอร์ 145142 , 8870 ,14538, H11A1
ภาคผนวก ง. วิธีการใช้งานระบบ
กิตติกรรมประกาศ
หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่ 2.1 แสดงแป้นกดหมายเลขและความถี่ประจำหมายเลขตัวนั้น

รูปที่ 2.2 แสดงส่วนการทำงานต่าง ๆ (Block Diagram) ของไอซี MC 145142

รูปที่ 2.3 แสดงแผนภาพเวลา (timing diagram) IC 145142

รูปที่ 2.4 แสดงรายละเอียดขา MT 8870

รูปที่ 2.5 แสดงโครงสร้างภายในของ MT 8870

รูปที่ 2.6 แสดงความถี่ที่ได้จากภาคกรองความถี่

รูปที่ 2.7 แสดงการต่อวงจรผลิตความถี่

รูปที่ 2.8 แสดงวงจรใช้งานเบื้องต้นของ MT 8870

รูปที่ 2.9 แสดงแผนภาพเวลา (timiing diagram)ของ MT 8870

รูปที่ 2.9 แสดงแผนภาพเวลาของ MT 8870

รูปที่ 2.10 แผนภาพแสดงการทำงานของระบบทั้งหมด

รูปที่ 2.11 แสดงวงจรตรวจสอบสัญญาณกระดิ่ง

รูปที่ 2.12 แสดงวงจรยกหู/วางหูอัตโนมัติ

รูปที่ 2.13 แสดงการต่อวงจรส่วนตอบรับอัตโนมัติ

รูปที่ 2.14 แสดงการทำงานของส่วนสร้างสัญญาณโทรศัพท์

รูปที่ 2.15 แสดงวงจรสร้างสัญญาณซิงโครนัสและสัญญาณข้อมูล

รูปที่ 3.1 แสดงการออกแบบวงจรสร้างสัญญาณข้อมูล

รูปที่ 3.2 แสดงการออกแบบวงจรสร้างสัญญาณซิงโครนัส

รูปที่ 3.3 แสดงการออกแบบวงจรแยกสัญญาณซิงโครนัส

รูปที่ 3.4 แสดงการออกแบบวงจรแยกสัญญาณข้อมูล

รูปที่ 3.5 แผนภาพแสดงลำดับการทำงานของโปรแกรม

รูปที่ 3.12 แสดงวงจรแยกสัญญาณซิงโครนัสที่ใช้ในการทดลอง

รูปที่ 3.13 แสดงการออกแบบวงจรสร้างสัญญาณข้อมูล

รูปที่ 3.14 แสดงวงจรสร้างสัญญาณซิงโครนัสที่ใช้ในการทดลอง

รูปที่ 3.13 แสดงการออกแบบวงจรแยกสัญญาณข้อมูล

รูปที่ 3.14 แสดงวงจรแยกสัญญาณข้อมูลที่ใช้ในการทดลอง

รูปที่ 4.1 แสดงสัญญาณเอาท์พุทของวงจรตรวจสอบสัญญาณกระดิ่ง(บน)กับสัญญาณกริ่งเรียก(ล่าง)

รูปที่ 4.2 แสดงสัญญาณDTMF จากส่วนสร้างสัญญาณโทรศัพท์ หมายเลข 1(บน),8(กลาง),6(ล่าง)

รูปที่ 4.3 แสดงสัญญาณDTMF จากเครื่องโทรศัพท์ หมายเลข 1(บน),2(กลาง),7(ล่าง)

เอกสารนี้ [illegible] เพื่อประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.4 แสดงการเปรียบเทียบระหว่างสัญญาณนาฬิกา(บน)กับสัญญาณข้อมูล(ล่าง)
รูปที่ 4.5 แสดงสัญญาณนาฬิกา(บน)เปรียบเทียบกับสัญญาณที่สายส่งสัญญาณ(ล่าง)
รูปที่ 4.6 แสดงสัญญาณนาฬิกา(บน)เปรียบเทียบกับสัญญาณที่สายส่งสัญญาณที่ส่วนควบคุมกลาง(ล่าง)
รูปที่ 4.7 แสดงสัญญาณที่สายส่งสัญญาณ(บน)และเอาท์พุทของวงจรแยกสัญญาณข้อมูล(ล่าง)ของอุปกรณ์หมายเลข 15
รูปที่ 4.8 แสดงสัญญาณที่สายส่งสัญญาณ(บน)และเอาท์พุทวงจรเปรียบเทียบ(ล่าง)ของอุปกรณ์หมายเลข 15
รูปที่ 4.9 แสดงสัญญาณที่สายส่งสัญญาณ(บน)และเอาท์พุทของวงจรแยกสัญญาณข้อมูล(ล่าง)ที่ส่วนควบคุมที่เครื่องใช้ไฟฟ้าของอุปกรณ์หมายเลข 15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 2.1 แสดงความสัมพันธ์ระหว่างแรงดันที่ขา MS และโหมดการทำงาน

ตารางที่ 2.2 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ปัจจุบันนี้เป็นยุคที่เทคโนโลยีเข้ามามีบทบาทในการดำรงชีวิตของมนุษย์ ทำให้เกิดความสะดวกสบายมากยิ่งขึ้น โดยเฉพาะเทคโนโลยีด้านการสื่อสารซึ่งทำให้เราสามารถติดต่อกับผู้อื่นได้อย่างรวดเร็ว เช่น โทรศัพท์ที่ใช้ตามบ้านทั่วไป ดังนั้น ในโครงงานนี้จึงได้นำไมโครคอนโทรลเลอร์มาประยุกต์กับระบบโทรศัพท์เพื่อใช้เป็นระบบอำนวยความสะดวกภายในบ้าน

ปริญญานิพนธ์ฉบับนี้ ได้นำเทคนิคของการควบคุมแบบตามลำดับ (Sequential control) และไมโครคอนโทรลเลอร์ชิพเดี่ยวตระกูล MCS-51 มาประยุกต์ใช้ในระบบควบคุมการเปิด-ปิดอุปกรณ์ไฟฟ้าภายในบ้าน โดยใช้สายนำสัญญาณเพียง 1 คู่เท่านั้น ซึ่งออกแบบให้สามารถควบคุมอุปกรณ์ไฟฟ้าได้ถึง 127 เครื่อง การควบคุมสามารถทำได้จากการโทรศัพท์จากภายนอกบ้าน และจากส่วนควบคุมกลางภายในบ้านได้อีกด้วย

รายละเอียดต่าง ๆ นั้นได้กล่าวไว้ปริญญานิพนธ์ฉบับนี้ โดยแยกเป็นบท ๆ ในแต่ละบทจะกล่าวถึงรายละเอียดไว้ดังนี้ ในบทที่ 2 เป็นการกล่าวถึงหลักการทำงานของระบบ ทฤษฎีต่าง ๆ ที่ใช้ในการออกแบบระบบ บทที่ 3 เป็นการออกแบบวงจร ในส่วนต่าง ๆ บทที่ 4 กล่าวถึงการทดลองและผลการทดลอง บทที่ 5 กล่าวถึงการสรุปผลการทดลองและวิเคราะห์ผลการดำเนินว่าได้ผลตามที่ตั้งวัตถุประสงค์หรือไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการทำงาน

2.1 ทฤษฎี

2.1.1 สัญญาณต่าง ๆ ภายในระบบโทรศัพท์

เครื่องโทรศัพท์ที่ใช้ตามบ้านจะมี 2 ลักษณะ คือ แบบกดปุ่ม และ แบบหมุนซึ่งจะแตกต่างกันที่แบบกดปุ่มจะส่งสัญญาณออกไปเป็นความถี่ที่แตกต่าง ส่วนแบบหมุนจะส่งสัญญาณเป็นจำนวนพัลซ์ แต่ทั้งสองแบบทำหน้าที่เหมือนกัน โดยในโครงงานนี้จะใช้โทรศัพท์แบบกดปุ่ม

การสื่อสารทางโทรศัพท์จะใช้สัญญาณเสียงซึ่งอยู่ในช่วงแบนวิดธ์ 300 - 3000 เฮิรตซ์ เครื่องโทรศัพท์เชื่อมต่อกับชุมสายด้วยสาย 1 คู่ คือ สาย TIP(T) และ สาย RING(R) ขณะวางหูความต่างศักดิ์ในสายจะเป็นไฟตรง 48 โวลท์

สัญญาณพื้นฐาน

1. สัญญาณให้หมุน (Dial Tone) ใช้เพื่อแสดงให้รู้ว่าสามารถกดหมายเลขของผู้รับได้ เป็นสัญญาณเสียงต่อเนื่องซึ่งมีความถี่ 350 เฮิรตซ์ กับ 440 เฮิรตซ์ มอดูเลตรวมกัน

2. สัญญาณไม่ว่าง (Busy Tone) ใช้เพื่อเตือนให้ผู้เรียกทราบว่าทางผู้รับสายไม่ว่าง เป็นสัญญาณ 400 เฮิรตซ์ ช่วงเวลาส่งประมาณ 0.5 วินาที แล้ว เงียบประมาณ 0.5 วินาที

3. สัญญาณเรียกกลับ (Ring Back Tone) ใช้เมื่อการติดต่อกับผู้รับสำเร็จซึ่ง ชุมสายโทรศัพท์จะแจ้งให้ผู้เรียกทราบด้วยสัญญาณเสียง 400 เฮิรตซ์ ช่วงเวลาการส่งประมาณ 1 วินาที แล้ว เงียบประมาณ 4 วินาที

4. สัญญาณกริ่งเรียก (Ringing Tone) ใช้เมื่อการติดต่อจากผู้เรียกสำเร็จ เป็นสัญญาณเสียงความถี่ 50 เฮิรตซ์ เพื่อแจ้งให้ผู้รับทราบว่ามีการเรียกเข้ามาที่เครื่องโทรศัพท์ของตนและให้มาตอบรับการเรียกนั้น ซึ่งมีช่วงเวลาการส่งและเงียบเช่นเดียวกับสัญญาณเรียกกลับ

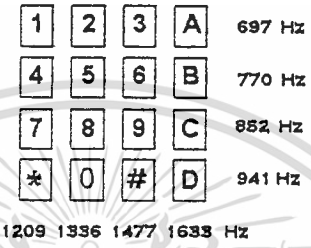
สัญญาณกริ่งเรียกจะมีขนาดประมาณ 100 โวลท์ เป็นไฟสลับมีความถี่ 25 เฮิรตซ์ขี่อยู่บนศักดากระแสตรง 48 โวลท์ โดยจะดัง 1 วินาที และเงียบ 4 วินาที ซึ่งตรงกับสัญญาณเรียกกลับที่เครื่องส่ง เมื่อผู้รับยกหูรับโทรศัพท์ ขนาดศักดากระแสตรงลดลงเหลือ 8 โวลท์ และมีการกระเพื่อมตามขนาดและความถี่เสียงพูด

2.1.2. Dual Tone Multiplex Frequncy (DTMF)

DTMF เป็นสัญญาณสองความถี่ คือ ความถี่สูงกับความถี่ต่ำที่ถูกส่งออกมา ในขณะที่กดปุ่มโทรศัพท์ โดยแต่ละหมายเลขจะมีความถี่ที่ไม่เหมือนกันซึ่งได้มีการกำหนดค่าเป็นที่แน่นอน การเลือกความถี่ของสัญญาณ DTMF นั้นไม่ ใช่มาจากการสุ่มตัวเลขหรือกำหนดตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

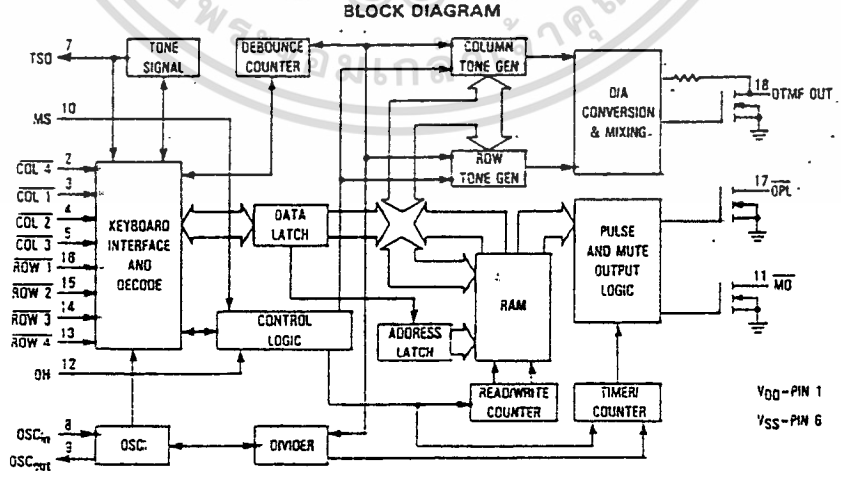
ความพอใจ แต่ได้มาจากการศึกษาถึงผลดีผลเสียอย่างรอบคอบ โดยเราจะเลือกความถี่ที่อยู่ในย่านความถี่ของสัญญาณโทรศัพท์ (300 - 3000 Hz) และจะต้องไม่มีโทนที่เป็นฮาร์โมนิค (Harmonic) หรือใกล้เคียงฮาร์โมนิค ซึ่งกันและกัน และปกติสัญญาณความถี่ DTMF ต้องเป็นสัญญาณรูปไซน์ล้วน ๆ (pure sine wave) ซึ่งมีขุดอ่อน ถ้าฮาร์โมนิค ที่ n เกิดไปตรงกับอีกความถี่หนึ่ง ในกรณีที่เกิดความเพี้ยนจากวงจรผลิตความถี่ ซึ่งไม่ให้ความถี่เป็นสัญญาณรูปไซน์ล้วนๆ ความถี่ DTMF ที่นำมาใช้ทดลองค้นคว้าโดย Bell Telephone System เมื่อปีค.ศ. 1950 ความถี่ต่างๆ ที่ใช้งานมีดังนี้



รูปที่ 2.1 แสดงแป้นกดหมายเลขโทรศัพท์และความถี่ประจำหมายเลขนั้น

2.1.3 MC 145142 : วงจรแปลงเป็นสัญญาณโทรศัพท์

ในการทำโครงงานในครั้งนี้ได้นำเอา IC เบอร์ MC145412 มาใช้เป็น วงจรแปลงเป็นสัญญาณโทรศัพท์



รูปที่ 2.2 แสดงส่วนการทำงานต่าง ๆ (Block diagram) ของ IC MC 145412

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ข้อมูลทั่วไป

ไอซี MC145412 สามารถที่จะทำงานได้ทั้งการส่งแบบพัลซ์และแบบโทน โดยการเลือกที่ขา MS มีหน่วยความจำ 10 ช่อง แต่ละช่องมี 18 หลัก มีการ redail เลขหมายสุดท้ายที่ได้โทรออก เมื่อให้พลังงานแก่ไอซี จะมีการใช้เวลา 64 ms ในการตรวจสอบ ออสซิเลเตอร์และแบบของแป้นกด หากขา COL_4 มีอิมพีแดนซ์เป็น 1 จะเป็นการ บอกให้ไอซีรู้ว่าใช้แป้นกดแบบ 3 x 4 หากขา COL_4 มีอิมพีแดนซ์เป็น 0 จะเป็น การบอกให้ไอซีรู้ว่าใช้แป้นกดแบบ 4*4

การส่งสัญญาณหมายเลข ออสซิเลเตอร์จะทำงานหลังจากการกดปุ่มแรก 32 ms ภายในเวลา 32 ms นี้ จะไม่มีการทำงานของ RAM และวงจรภายในไอซีทั้งหมด หลังจากนั้น ขา MS จะถูกตรวจสอบโหมดการทำงาน (ว่าเป็น 10 pps, 20 pps หรือ DTMF) หลังจากนั้น การกดปุ่มใด ๆ ก็จะถูกตรวจสอบ และเก็บไว้ใน LNR (Last Number Redial) ตามด้วย stop code กระบวนการนี้จะดำเนินไป เรื่อย ๆ จนกระทั่งครบ 18 หลัก หากมีการใส่หลักที่ 19 ตามไป มันจะไปเขียนทับ หลักที่ 1 แล้วตามด้วย stop code เมื่อมีการส่งสัญญาณเลขหมาย ไอซีจะส่งข้อมูล ที่มาจากหน่วยความจำออกไป จนกระทั่งเจอ stop code หรือครบ 18 หลัก

ในระหว่างการส่งสัญญาณ DTMF โดยใช้มือกดแป้น จะมีสัญญาณ DTMF ที่น้อยที่สุดที่ส่งออกมา คือ 60 ms จากนั้นจะส่งออกมาเรื่อย ๆ ทีละ 32 ms จน กว่าจะยกมือขึ้นจากแป้น ขา DTMF OUT ได้ถูกออกแบบมาให้สามารถไปขับทรานซิสเตอร์แบบ PNP ได้ ซึ่งทรานซิสเตอร์นี้สามารถนำไปมอดดูเลทแรงดัน tip กับ ring ที่ความถี่ DTMF ได้

ถ้าปุ่มแรกที่กดเป็นปุ่ม redial หรือ recall ไอซีก็จะดึงข้อมูลตามที่ต้องการออกมาจากหน่วยความจำ MC145412 สามารถที่จะต่อกับแหล่งจ่ายไฟภายนอกได้ แหล่งจ่ายไฟนี้ใช้สำหรับการเก็บรักษาหน่วยความจำ และการโปรแกรมในขณะที่ยังไม่ได้ยกหูโทรศัพท์ หากมีส่วนนี้ในวงจรและทำการกดปุ่มในขณะที่ยังไม่ได้มีการยกหูโทรศัพท์ ออสซิเลเตอร์ก็จะเริ่มทำงาน เลขหมายที่ถูกกดก็จะถูกเก็บไว้ใน LNR เช่นเดียวกันกับการโปรแกรมขณะยกหูโทรศัพท์

1.1 คุณสมบัติของขาต่าง ๆ ของ MC 145142

- V_{DD} , V_{SS} (ขา 1 และ ขา 6) : Power supply

กระแสไฟฟ้าตรงจะถูกป้อนเข้ามายัง 2 ขานี้ โดยที่ขาที่ 1 จะเป็นบวก มีค่าตั้งแต่ 1.7 -5.5 โวลท์ ส่วนขา 6 นิยมต่อลงกราวน์

- MS (ขา 10) : Mode select

เป็นขาที่ใช้เลือกโหมดการทำงานของตัวไอซีว่าจะเป็นการส่งสัญญาณแบบไหน ความสัมพันธ์ระหว่างแรงดันที่ขาและโหมดการทำงานแสดงไว้ในตารางที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MS	Dialing Mode
V_{DD}	20 pps Pulse Dialing
Open	10 pps Pulse Dialing
V_{SS}	DTMF Dialing

ตารางที่ 2.1 แสดงความสัมพันธ์ระหว่างแรงดันที่ขา MS และโหมดการทำงาน

- OH (ขา 12) : On Hook

ป้อนแรงดัน V_{DD} หรือปล่อยลอยไว้ เป็นการเลือกการทำงานของไอซีให้อยู่ในโหมด On Hook หากต่อกับ V_{SS} เป็นการเลือกโหมด Off Hook

- TSO (ขา 7) : Tone Signal Output

TSO กำเนิดสัญญาณที่ความถี่ 500 Hz หลังจากที่มีการกดเลขหมาย เพื่อให้ทราบว่ามีการกดหมายเลข ยกเว้นเมื่อมีการกำเนิดสัญญาณ DTMF

- DTMF Out (ขา 18) : Dual Tone Multifrequency Output

เมื่อขา MS ถูกกำหนดแรงดันเป็น V_{SS} ขา DTMF Output จะกำเนิดสัญญาณ DTMF ตามแถวและแนวหนึ่งของ Key pad ที่ถูกกด ขานี้มีค่าเป็น High impedance ในโหมดพัลซ์และการโปรแกรมในขณะ On Hook

- OPL (ขา 17) : Outpulsing

กำเนิดสัญญาณพัลซ์ 10 pps เมื่อขา MS ถู กปล่อยลอย หรือ กำเนิดสัญญาณพัลซ์ 20 ppsเมื่อขา MS ถูกป้อนด้วยแรงดัน V_{DD} มีอัตราการเปิด - ปิด เป็น 60/40 ในโหมด DTMF เอาท์พุทเป็นHigh impedance ในระหว่างการโปรแกรมขณะ On Hook จะไม่มีเอาท์พุทออกมา

- MO (ขา 11) : Mute Output

ขานี้จะเปลี่ยนสถานะเป็น 0 เมื่อขา OPL ทำงาน หรือระหว่างกดปุ่ ม Off Hook หรือการหมุนเบอร์โทรศัพท์จากหน่วยความจำในโหมด DTMF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Keyboard Input (ขา 2 ,3 ,4, 5, 13, 14, 15 ,16)

การกดปุ่มที่ใช้ได้ คือ การที่แถวหนึ่งถูกต่อเข้ากับแนวหนึ่งแนว หรือ แถวหนึ่งแถวและการเลือกแบบของแป้นกดจะถูกเลือกเมื่อมีการป้อนแรงดันให้ IC

- OSC_{IN}, OSC_{OUT} (ขา 8 และ ขา 9)

วงจรกำเนิดความถี่ภายในชิปต้องการคริสตัลขนาด 3.57945 MHz เพื่อการอ้างอิงความถี่ คริสตัลถูกไบแอสโดยตัวต้านทานและตัวเก็บประจุภายใน

1.2 <u>การใช้งาน MC 145142</u>

1. การส่งเลขหมายโดยการกดแป้น สามารถทำได้โดยการกดเลขหมายโทรศัพท์ที่ต้องการได้เลย

2. การเก็บเลขหมายได้ในหน่วยความจำ ทำได้โดยการกดเลขหมายที่ต้องการแล้วตามด้วย [*] และ [A] โดยที่ A คือ หมายเลขของช่องหน่วยความจำ

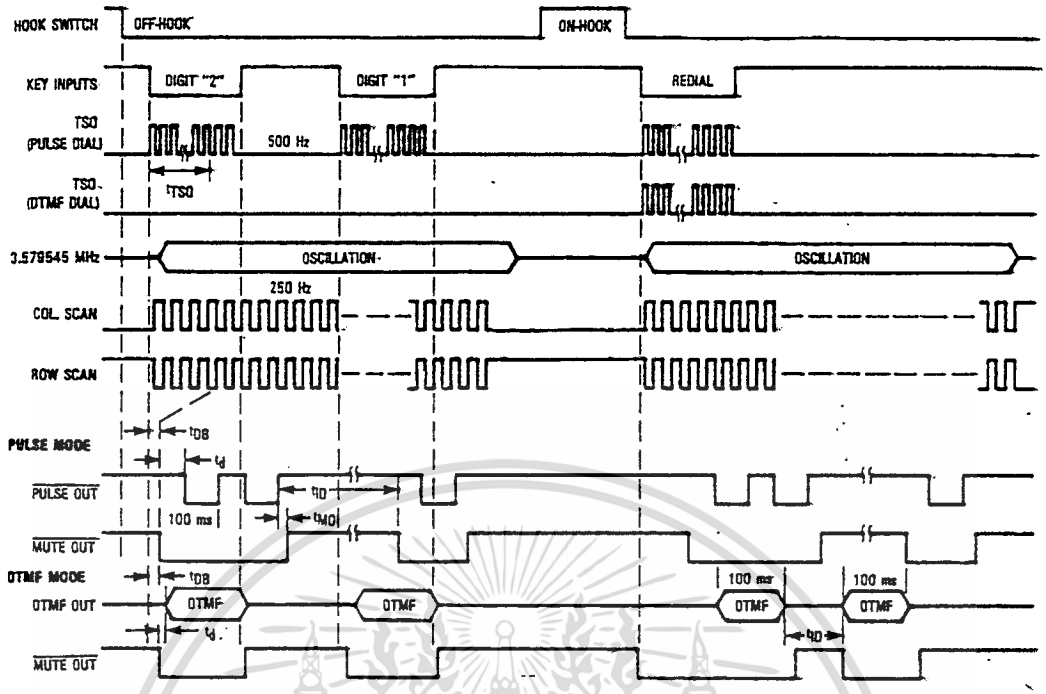
3. การส่งเลขหมายจากหน่วยความจำทำได้โดยการกด [*]แล้วตามด้วย [0]

4. การเปลี่ยนระบบจากพัลซ์เป็นโทนหรือโทนเป็นพัลซ์ ในระหว่างการส่งสัญญาณออกไป สามารถกดปุ่ม MS เพื่อที่จะเปลี่ยนระบบการส่งได้เลย หากแต่ว่าเลขหมายหลังจากที่เปลี่ยนระบบการส่งจะไม่สามารถเข้าไปเก็บใน LNR

5 . การส่งสัญญาณ * และ # (สามารถทำได้เฉพาะในการทำงานแบบโทนเท่านั้น) สามารถทำได้โดยกดปุ่มที่ต้องการส่งซ้ำ 2 ครั้ง เช่น [*] [*] หรือ [#] [#]

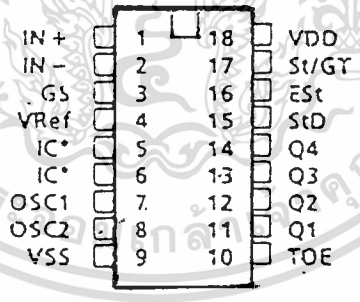
6. การเรียกซ้ำอัตโนมัติ การโทรออกจากหน่วยความจำไม่ว่าจะเป็นการโทรจากช่องเก็บหมายเลขไว้ หรือ การโทรจากหมายเลขสุดท้ายที่โทรออกจะเป็นการเรียกซ้ำอัตโนมัติ คือ เป็นการเรียกซ้ำต่อไปเรื่อย ๆ จนกว่าจะมีคนรับสาย เพื่อประโยชน์ในกรณีที่ต้องการติดต่อให้เร็วที่สุดแต่คู่สายไม่ว่างและไม่ต้องการเรียกซ้ำครั้งแล้วครั้งเล่า หากไม่ต้องการที่จะให้เครื่องเรียกซ้ำอัตโนมัติ ก็ สามารถทำได้โดยการวาง Handset เข้าที่เดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสดงแผนภาพเวลา (timinng diagram) ของ IC 145142

2.1.4 MT8870 ไอซีออดรหัสความถี่โทรศัพท์ (Integrated DTMF Receiver)



รูปที่ 2.4 แสดงรายละเอียดขา MT 8870

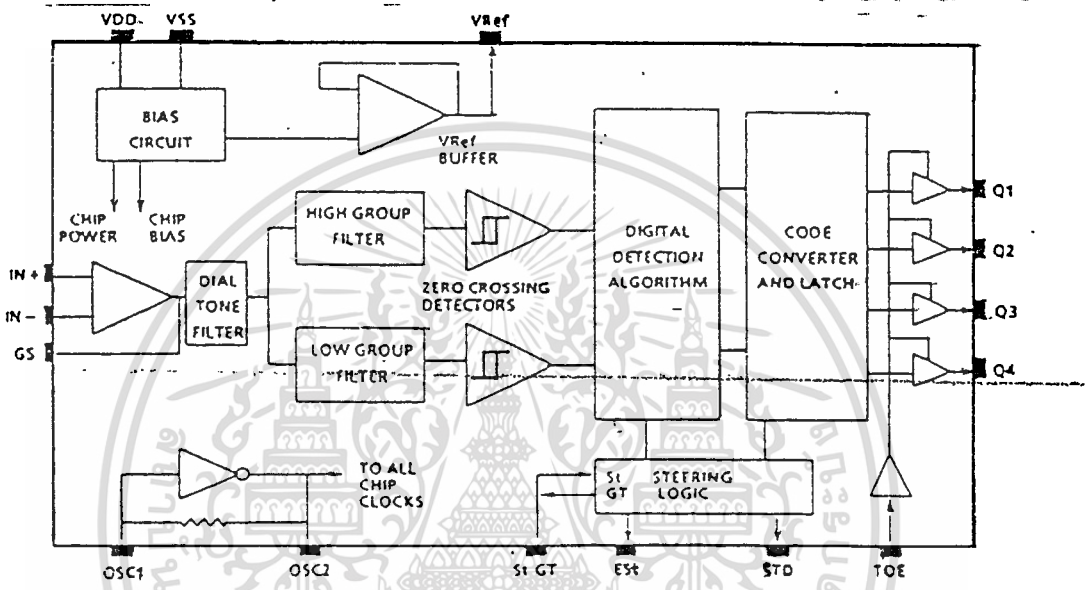
1. คุณสมบัติของ MT8870

- เป็นตัวรับและถอดรหัสความถี่ (DTMF Receive)
- กินไฟน้อย ใช้ไฟเลี้ยงระดับเดียวกับ TTL
- สามารถตั้งอัตราขยายภายในตัวไอซีได้
- สามารถปรับการ์ดไทม์ (guard time)
- เป็นไอซีคุณภาพดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. <u>โครงสร้างของ MT8870</u>

โครงสร้างภายในของ MT8870 ประกอบไปด้วยวงจรกรองความถี่ และวงจรถอดรหัสฟังก์ชั่นทางดิจิตอล เป็นไอซีที่สร้างขึ้นโดยเทคโนโลยี ISO^{2}CMOS ในส่วนวงจรกรองความถี่ใช้เทคนิคสวิทช์คาปาซิเตอร์ฟิลเตอร์ สำหรับกรองความถี่สูงและกรองความถี่ต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิตอลเพื่อตรวจจับ และถอดรหัสทั้ง16 ความถี่ออกเป็นเลขฐาน 2 ขนาด 4 บิท และเช็คช่วงเวลาที่สัญญาณเข้ามา ส่วนภาคอินพุทเป็นออปแอมป์ซึ่งสามารถปรับอัตราขยายได้ โดยต่ออุปกรณ์ภายนอก เอาท์พุทเป็นวงจรแลทช์ 3 สถานะ

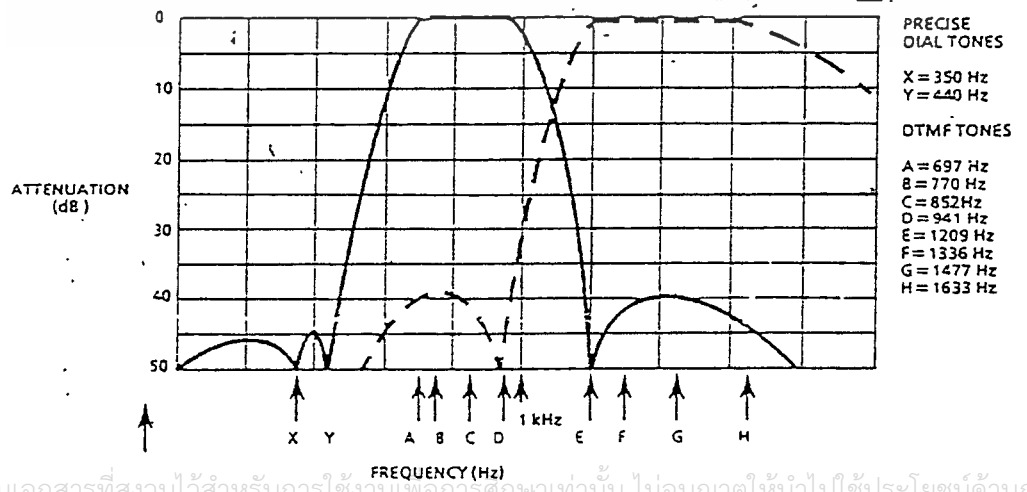


รูปที่ 2.5 แสดงโครงสร้างภายในของ MT8870

3. <u>ฟังก์ชั่นการทำงานภายในของ MT8870</u> ประกอบด้วยส่วนสำคัญ 5 ส่วน คือ

3.1 <u>*ภาคกรองสัญญาณความถี่ (filter section)*</u>

ในส่วนนี้จะแยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มความถี่ คือช่วงความถี่สูงและช่วง ความถี่ต่ำ โดยใช้วงจรกรองแถบความถี่อันดับ 6 ชนิดสวิทช์คาปาซิเตอร์ (six order switched capacitor and pass filter) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือช่วงความถี่สูงและช่วงความถี่ต่ำ



รูปที่ 2.6 แสดงความถี่ที่ได้จากภาคกรองความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

3.2 *ภาคถอดรหัส (decoder section)*

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้ว จะผ่านเข้าวงจรถอดรหัสความถี่ ออกเป็นตัวเลข โดยใช้เทคนิคการนับทางดิจิตอล และมีการตรวจสอบความถี่ที่เข้ามาว่า เป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบความถี่นั้นว่าถูกต้อง สัญญาณที่ขา Est (early steering) ก็จะแอคทีฟ สำหรับค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ นั้น แสดงในตารางที่ 2.2

F_{LOW}	F_{HIGH}	NO	TOE	Q_4	Q_3	Q_2	Q_1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

ตารางที่ 2.2 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ

3.3 *ภาคตรวจสอบสัญญาณ (steering circuit)*

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาท์พุท จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรส่วนนี้จะไม่รับ โดยถือว่าสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

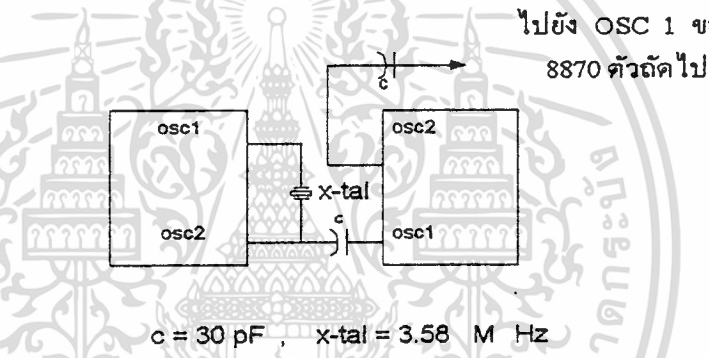
นั้นไม่ถูกต้อง ส่วนช่วงเวลานานเท่าไรสามารถตั้งได้โดยใช้ RC ต่อภายนอก สัญญาณที่ขา Est จะเป็น High ทำให้ V_C สูงขึ้นตัวเก็บประจุ C จะคายประจุ ทำให้แรงดัน V_Cสูงขึ้นจนถึงค่าเทรชโฮลด์ วงจรถอดรหัสจึงจะถอดรหัสออกเป็นตัวเลขขนาด 4 บิท รายละเอียดการทำงานดูได้จากแผนภูมิเวลา (timing diagram)ในรูปที่ 2.9

3.4 *ภาคขยายสัญญาณความแตกต่าง*

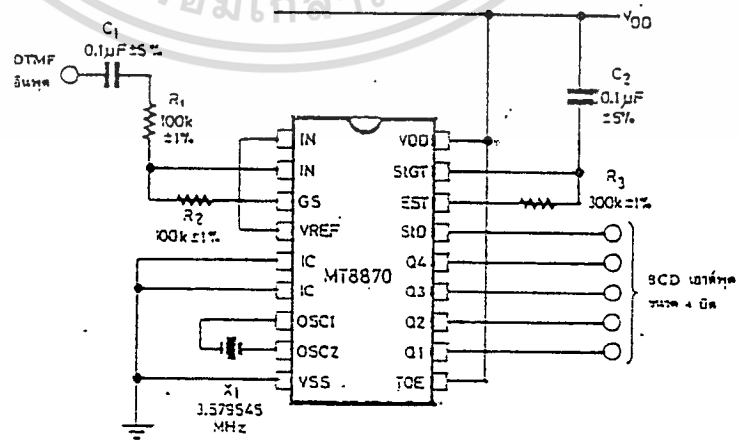
วงจรส่วนอินพุทของ MT8870 เป็นภาคขยายออปแอมป์ ที่สามารถปรับอัตราขยายโดยต่อวงจรภายนอกเข้าไปด้วย ซึ่งวงจรที่นำมาต่อนี้แล้วแต่ความต้องการ

3.5 *ภาคกำเนิดความถี่ (oscillator)*

ในภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอลขนาด 3.58 MHz ก็สามารถใช้งานได้ทันที การต่อวงจรกำเนิดความถี่แสดงในรูปที่ 2.7



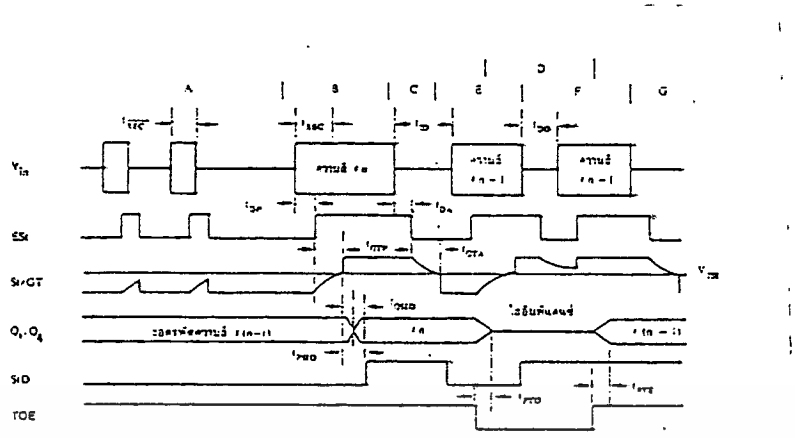
รูปที่ 2.7 แสดงการวงจรผลิตความถี่



รูปที่ 2.8 แสดงวงจรใช้งานเบื้องต้นของ MT8870

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนการทำงาน



อธิบายขั้นตอนการทำงาน

A - ตรวจพบความถี่เข้ามา แต่คาบเวลาไม่ถูกต้อง เอาท์พุทไม่เปลี่ยนแปลง

B - ความถี่ #n ถูกตรวจพบและมีคาบเวลาที่ถูกต้อง ความถี่ถูกถอดรหัส และ แลตช์ไว้ที่เอาท์พุท

C - จบความถี่ #n ช่วงห่างถูกต้อง เอาท์พุทยังคงแลตช์อยู่จนกว่าจะได้รับความถี่ที่ถูกต้องใหม่

D - เอาท์พุทเปลี่ยนเป็นไฮอิมพีแดนซ์ (High Impedance)

E - ความถี่ #n+1 ถูกตรวจพบ คาบเวลาถูกต้อง ความถี่ถูกถอดรหัสและแลตช์ไว้

F - ความถี่ #n+1 หายไป ช่วงห่างไม่ถูกต้อง เอาท์พุทยังคงแลตช์อยู่

C - จบความถี่ #n+1 ช่วงห่างถูกต้อง เอาท์พุตยังแลตช์อยู่จนถึงความถี่ใหม่ที่ถูกต้อง

รูปที่ 2.9 แสดงแผนภาพเวลา (timing diagram) ของ MT8870

2.1.5 ISD1400 ไอซีอัดเสียง

การใช้งาน ISD 1400

1. การบันทึกจนเต็มหน่วยความจำ โดยการให้สัญญาณ Low เข้าที่ขา $\overline{\text{REC}}$ จะเป็นการเริ่มกระบวนการบันทึกเสียง ในขณะที่สัญญาณที่ขา $\overline{\text{REC}}$ เป็น Low การบันทึกเสียงยังคงดำเนินการต่อไปจนเต็มหน่วยความจำ การบันทึกจึงเสร็จสมบูรณ์หรือสัญญาณที่ขา $\overline{\text{REC}}$ เป็น High อุปกรณ์ตัวนี้จะลดการใช้พลังงานอย่างอัตโนมัติ (Automatially Power down)

2. การบันทึกเสียงเพียงบางส่วนของหน่วยความจำ การทำงานยังเหมือนเดิม คือ ให้สัญญาณที่ขา $\overline{\text{REC}}$ เป็น Low ในขณะที่ยังบันทึกเสียงอยู่ เมื่อหมดข้อความที่จะบันทึก (แต่ยังไม่เต็มหน่วยความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

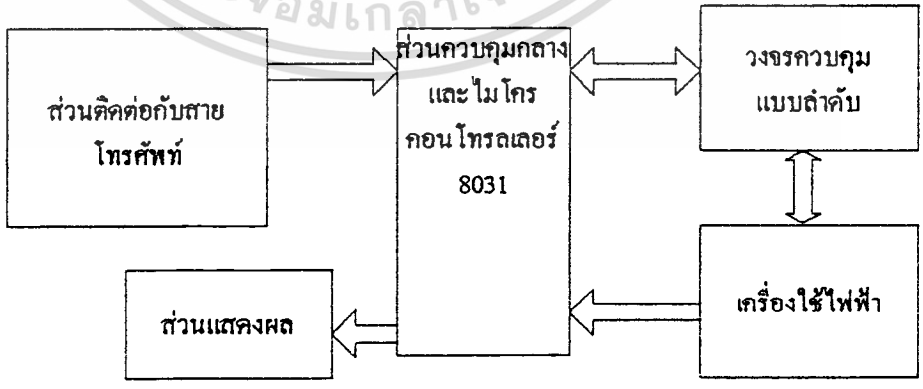
จำ) ให้สัญญาณ High ที่ขา $\overline{REC}$ การบันทึกจะหยุดลงและจะมีเครื่องหมายจบข้อความบันทึกต่อท้าย (end - of - message - marker) อุปกรณ์จะเข้าสู่โหมด Power Down

3. การ Playback (เหมือนการเล่นเทป) โดยการให้สัญญาณ Low เข้าที่ขา $\overline{PLAYE}$ (Pleyback ,Edge - activated) กระบวนการ Playback จะเริ่มขึ้นโดยในขณะนี้ขอบขาขึ้นของสัญญาณที่ขา $\overline{PLAYE}$ จะไม่มีผลต่อการ Playback นั่นคือ เราสามารถใช้เพียงสัญญาณพัลซ์ในการ Playback ได้ การ Playback จะสิ้นสุดลงก็ต่อเมื่อสิ้นสุดหน่วยความจำหรือพบตัวจบข้อความ (end of message marker) การ Playback สามารถทำได้ในอีกรูปแบบหนึ่งโดยการใช้ขา $\overline{PLAYL}$ (Playback , Level - activated) เมื่อให้สัญญาณ Low ที่ ขา $\overline{PLAYL}$ การบันทึก Playbackจะยิ่งเร็วขึ้น ถ้าสัญญาณที่ $\overline{PLAYL}$ ยังคงเป็น Low การ Playback จะดำเนินต่อไป (แตกต่างจาก $\overline{PLAYE}$ คือ ในขณะที่ Playback ยังไม่สิ้นสุดสัญญาณที่ขา $\overline{PLAYL}$ ต้องเป็น Low ตลอด แต่ถ้าเป็นขา $\overline{PLAYE}$ ไม่จำเป็น) จนกระทั่งสัญญาณที่ $\overline{PLAYL}$ เป็น High หรือพบตัวจบข้อความหรือสิ้นสุดหน่วยความจำ การ Playback จะสิ้นสุดลง อุปกรณ์จะเข้าสู่โหมด Power Down

4. การบันทึกระหว่างการเล่นเทป (Record Interrupting Playback) เนื่องจากสัญญาณที่ขา $\overline{REC}$ มีความสำคัญกว่าขาอื่น เมื่อใดก็ตามที่สัญญาณที่ $\overline{REC}$ เป็น Low การบันทึกเสียงจะเริ่มต้นทันที ไม่ว่าในขณะนั้นจะทำงานอะไรอยู่ก็ตาม ($\overline{PLAYL}$, $\overline{PLAYE}$)

5. ขา $\overline{RECLED}$ สัญญาณเอาท์พุทที่ขา $\overline{RECLED}$ จะเป็น Low เพื่อขับ LED ให้สว่างเป็นการบอกว่าอยู่ในช่วงการบันทึกเสียงและมีค่าเป็น High เมื่อสัญญาณที่ขา $\overline{REC}$ เป็น High หรือเมื่อการบันทึกสิ้นสุดลง

2.2 หลักการทำงานโดยรวม



รูปที่ 2.10 แผนภาพแสดงการทำงานของระบบทั้งหมด

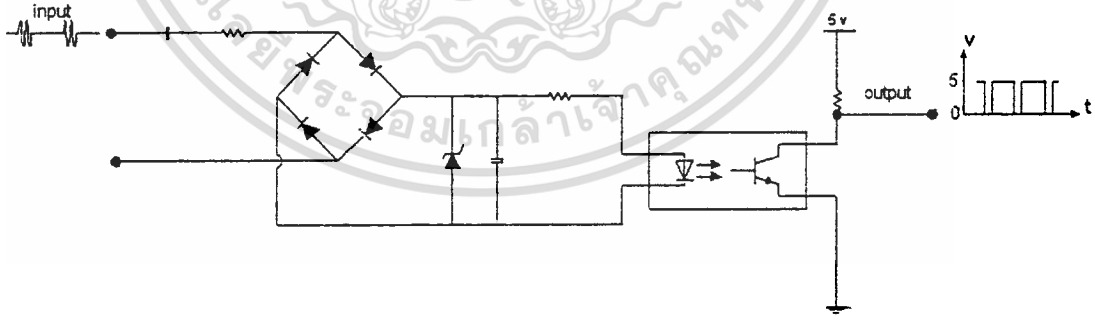
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแผนภาพแสดงการทำงานสามารถอธิบายได้ดังนี้ ระบบทั้งหมดสามารถแบ่งเป็นส่วนฮาร์ดแวร์และส่วนซอฟแวร์ ไมโครคอนโทรลเลอร์ 8031 จะตรวจสอบสัญญาณกระดิ่งว่าครบตามจำนวนที่กำหนดไว้ในโปรแกรมหรือไม่ ถ้าไม่มีคนรับสาย ส่วนตัดต่อสายโทรศัพท์ซึ่งจะทำการยกหูอัตโนมัติ ผู้ใช้จะต้องทำการกดรหัสผ่านเพื่อเข้าสู่ระบบสั่งงาน โดยกดหมายเลขของอุปกรณ์ที่ต้องการให้เปิดหรือปิด หรือ ตรวจสอบสภาวะของเครื่องใช้ไฟฟ้าหมายเลขนั้น ซึ่งเมื่อสั่งงานจะมีการแสดงผลที่ LCD และเสียงบอกสถานะการทำงาน ระบบนี้สามารถสั่งงานภายในบ้านได้ด้วยที่ส่วนควบคุมกลาง เมื่อกดรหัสสั่งงานแล้ว ไมโครคอนโทรลเลอร์ จะส่งสัญญาณไปตามสายนำสัญญาณ (Signal Line) ไปยังวงจรควบคุมแบบลำดับซึ่งจะควบคุมที่เครื่องใช้ไฟฟ้าแต่ละตัวให้ทำการเปิดหรือปิดเครื่องใช้ไฟฟ้าตามคำสั่งของผู้ใช้ โดยเครื่องใช้ไฟฟ้าจะส่งสัญญาณย้อนกลับไปยังสายนำสัญญาณ ไมโครคอนโทรลเลอร์ทำการตรวจสอบสัญญาณจากเครื่องใช้ไฟฟ้าตัวนั้นว่าได้ทำงานตามที่ต้องการหรือไม่ และ มีการแสดงผลที่ส่วนควบคุมกลางเพื่อให้ทราบว่าถึงว่าเครื่องใช้ไฟฟ้ามี สถานะเป็นอย่างไร

2.3 ส่วนตัดต่อกับสายโทรศัพท์ ส่วนนี้จะประกอบด้วย

2.3.1 <u>วงจรตรวจสอบสัญญาณกระดิ่ง</u>

เนื่องจากสัญญาณกระดิ่งเป็นสัญญาณ sine ความถี่ 20 เฮิรตซ์ ขนาด 120 โวลท์ ดัง 1 วินาที หยุด 4 วินาที ซึ่งต้องทำการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอลเพื่อนำไปตรวจนับจำนวนสัญญาณกระดิ่ง ในโครงงานนี้จะตรวจจับสัญญาณกระดิ่ง 6 ครั้ง ซึ่งก็หมายถึงว่าไม่มีคนอยู่บ้านดังนั้นจึงตัดเข้าสู่ระบบสั่งงานทางโทรศัพท์โดยอัตโนมัติ ลักษณะวงจรเป็นดังรูป



รูปที่ 2.11 แสดงวงจรตรวจสอบสัญญาณกระดิ่ง

<u>หลักการทำงาน</u>

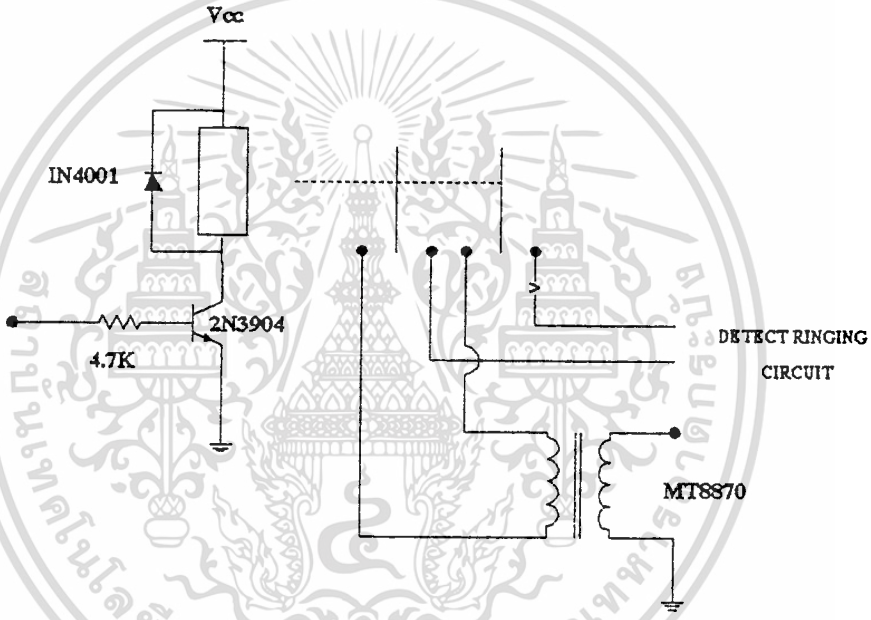
เมื่อมีสัญญาณกระดิ่งเข้ามาซึ่งมีลักษณะเป็น sinewave สลับกับสัญญาณขนาด 0 โวลท์ ขณะที่สัญญาณเป็น sinewave จะผ่านวงจรเรียงกระแสแบบเต็มคลื่นทำให้ได้ไฟกระแสตรงโดยตกคร่อมซีเนอร์ไดโอดทำให้มีขนาด 5 โวลท์ ซึ่งจะทำให้มีกระแสไหลในขาเบสของออปโต้ทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานซิสเตอร์นำกระแส จึงทำให้เอาท์พุทที่ได้เป็น 0 โวลท์ ขณะที่สัญญาณเป็น 0 โวลท์จะไม่มีกระแสไหลในขาเบสของออปโต้ ทำให้ทรานซิสเตอร์หยุดนำกระแส เอาท์พุทที่ได้จะเป็น 5 โวลท์

2.3.2 <u>ส่วนทำหน้าที่รับสายหรือยกหู / วางหู</u>

ส่วนนี้จะทำหน้าที่เสมือนยกหูอัตโนมัติ เมื่อนับจำนวนของสัญญาณกระดิ่งครบตามที่กำหนด ส่วนประมวลผลจะส่งสัญญาณไปที่ขาเบสของทรานซิสเตอร์ ดังรูปซึ่งจะทำให้หน้าสัมผัสรีเลย์เปลี่ยน ทำให้คู่สายโทรศัพท์ต่อกับแมชชิ่งทรานฟอร์เมอร์ (matching transformer) มีค่าอิมพีแดนซ์ 600โอห์ม ซึ่งเท่ากับอิมพีแดนซ์ของสายโทรศัพท์ขณะมีการยกหู ทำให้เหมือนมีการยกหู โดยที่หูฟังโทรศัพท์ยังคงวางอยู่บนเครื่องโทรศัพท์เหมือนเดิม



รูปที่ 2.12 แสดงวงจรยกหู/วางหูอัตโนมัติ

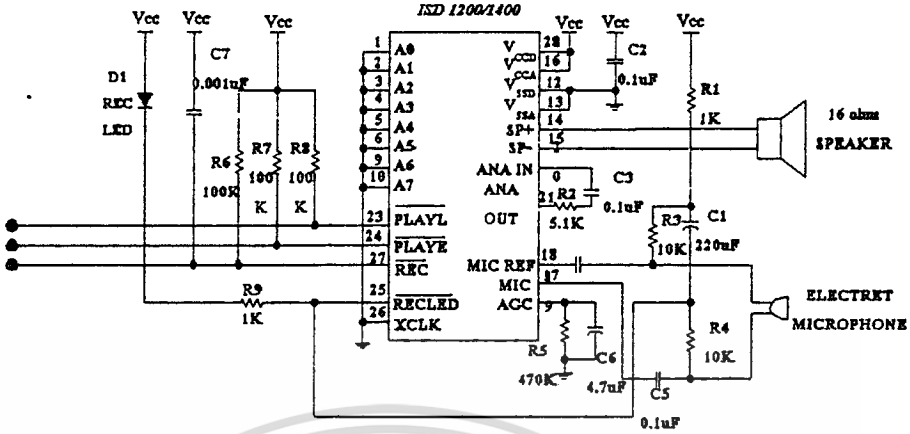
<u>หลักการทำงาน</u>

เมื่อมีการโทรเข้ามาแต่ไม่มีคนรับสาย ไมโครคอนโทรลเลอร์จะส่งสัญญาณพัลซ์ไปทริกที่วงจรยกหู/วางหู ทำให้ทรานซิสเตอร์นำกระแส หน้าสัมผัสรีเลย์จะเปลี่ยนทำให้สายโทรศัพท์ต่อกับหม้อแปลงแมชชิงอิมพีแดนซ์ จึงเสมือนว่ามีการยกหูเพื่อรับสาย

2.3.3 <u>ส่วนตอบรับอัตโนมัติ</u>

ส่วนตอบรับอัตโนมัตินี้ใช้ในการส่งข้อมูลเพื่อบอกว่าผู้ใช้บริการของระบบ โดยใช้รอม(ROM)อัดเสียงเวลา 20 วินาที ในการบันทึกเสียงซึ่งเป็นข้อความที่อำนวนความสะดวกแก่ผู้ใช้ เช่น การบอกให้กดรหัสผ่าน , บอกว่าอุปกรณ์ตัวนั้นได้ทำงานอยู่หรือไม่ เป็นต้น โดยใช้ไอซีเบอร์ ISD 1400 ลักษณะวงจรเป็นดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 แสดงการต่อวงจรส่วนตอบรับอัตโนมัติ

2.4 ส่วนควบคุมกลางและไมโครคอนโทรลเลอร์ 8031

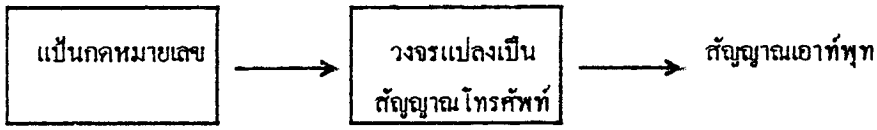
ส่วนนี้เป็นศูนย์กลางของระบบ ประกอบด้วยส่วนควบคุมจากภายในบ้าน และ ไมโครคอนโทรลเลอร์ 8031 ซึ่งในโครงงานนี้ใช้ บอร์ด Ant 31 ของบริษัทศิลาซีเสิร์ช

2.4.1 <u>ส่วนควบคุมจากภายในบ้าน</u>

ส่วนนี้จะต้องทำการสร้างสัญญาณเลียนแบบสัญญาณโทรศัพท์เพื่อให้เสมือนว่ามีการสั่งงานทางโทรศัพท์เช่นเดียวกับการโทรศัพท์สั่งงานจากนอกบ้าน ,มีวงจรเพิ่มความปลอดภัยโดยการให้ใส่รหัสผ่านเมื่อต้องการใช้ระบบ ซึ่งจะช่วยอำนวยความสะดวกแก่ผู้ใช้มากขึ้น และ มีส่วนสร้างสัญญาณซิงโครนัส และ ส่วนสร้างสัญญาณข้อมูล

1. *<u>ส่วนสร้างสัญญาณโทรศัพท์</u>*

เนื่องจากตัวเครื่องนี้ใช้การควบคุมจากโทรศัพท์แบบกดปุ่มทั่วไป ซึ่งสัญญาณที่ส่งมาเป็น DTMF แต่เราก็สามารถจะควบคุมระบบได้จากส่วนควบคุมกลางที่อยู่ในตัวบ้านได้อีกทางหนึ่ง ในวงจรส่วนนี้จะใช้สำหรับสร้างสัญญาณโทรศัพท์เพื่อใช้ควบคุมตัวเครื่องสั่งงานโทรศัพท์ที่ตัวเครื่องโดยตรง มีการทำงานดังรูป 2.14 ซึ่งประกอบด้วยส่วนต่าง ๆ ต่อไปนี้



รูปที่ 2.14 แสดงการทำงานของส่วนสร้างสัญญาณโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.1 แป้นกดหมายเลข(Key pad) เป็นสัญญาณอินพุทของวงจรแปลงเป็นสัญญาณโทรศัพท์ โดยจะให้เอาท์พุทออกมาเป็นสัญญาณพัลซ์ โดยแต่ละหมายเลขจะมีเอาท์พุทพัลซ์ต่างกันโดยโครงงานนี้ใช้แป้นกดหมายเลขชนิด 3*4

1.2 วงจรแปลงเป็นสัญญาณโทรศัพท์ จะทำการแปลงสัญญาณจากแป้นกดหมายเลขให้กลายเป็นสัญญาณความถี่ที่ตรงกับความถี่ที่ได้จากโทรศัพท์ นั่นคือ สัญญาณ DTMF นั่นเอง ในส่วนนี้จะใช้ IC เบอร์145142 เป็นตัวแปลง

2. *ส่วนแปลงสัญญาณจาก DTMF เป็นเลขฐานสอง 4 บิท*

จะทำการแปลงสัญญาณ DTMF ที่ได้จากแป้นกดหมายเลขหรือจากเครื่องโทรศัพท์แบบกดปุ่มเป็นสัญญาณดิจิตอลแบบ 4 บิท เช่น เมื่อกดปุ่มหมายเลข 2 สัญญาณที่ออกมาจะเป็น 0010 ถ้ากดหมายเลข 7 สัญญาณที่ออกมาจะเป็น 0111 เพื่อนำข้อมูลที่ได้ไปประมวลผลต่อไป ในส่วนนี้จะใช้ IC เบอร์ 8870

3. *ส่วนกำหนดรหัสผ่าน*

จะใช้ Thumb wheel switch เพื่อกำหนดรหัสผ่าน ซึ่งผู้ใช้งานสามารถเปลี่ยนแปลงได้ความต้องการ เมื่อเข้าสู่ระบบจะต้องกดรหัสผ่านให้ถูกต้องจึงสามารถใช้งานได้

4. *วงจรสร้างสัญญาณซิงโครนัส*

จะทำหน้าที่เปลี่ยนสัญญาณนาฬิกาที่มาจากไมโครคอนโทรลเลอร์ ซึ่งมีขนาด 0-5 โวลท์ ให้เป็น 5 -12 โวลท์ นำมารวมกับสัญญาณข้อมูล แล้วส่งไปในสายส่งสัญญาณ (Signal Line) ดังรูปที่ 2.15

5. วงจรสร้างสัญญาณข้อมูล

วงจรนี้จะทำให้สัญญาณนาฬิกาในสายส่งสัญญาณ ซึ่ง เป็น 5 -12 โวลท์ จะเปลี่ยนเป็น 0-12 โวลท์ เมื่อมีการสั่งให้อุปกรณ์ไฟฟ้าเปิดที่สัญญาณนาฬิกาตำแหน่งที่เท่ากับลำดับที่ของอุปกรณ์ไฟฟ้าตัวนั้น

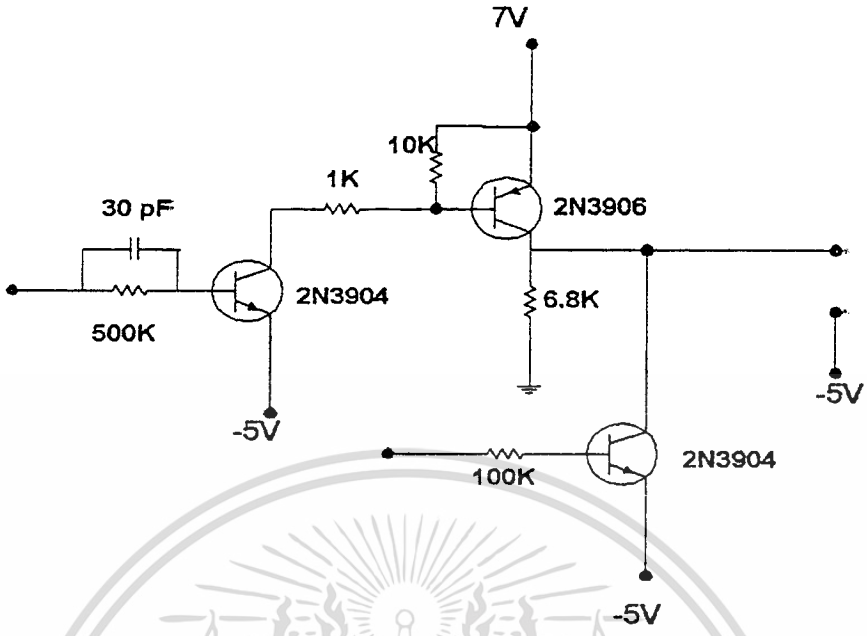
2.4.2 ไมโครคอนโทรลเลอร์ 8031

ส่วนนี้จะเป็นส่วนประมวลผลสัญญาณต่างๆ ให้ตรงตามเงื่อนไขตามที่โปรแกรมที่เขียนไว้ โดยในโครงงานนี้จะใช้บอร์ด Ant 31 ของบริษัทศิลารีเสิร์ช

2.4.3 ส่วนแสดงผล

จะใช้ LCD Module โดยรับสัญญาณ 8031 จากมาแสดงผลว่าขั้นตอนการทำงานเช่น การบอกให้กดรหัสผ่าน , แสดงว่าอุปกรณ์ตัวใดที่เปิด / ปิด อยู่

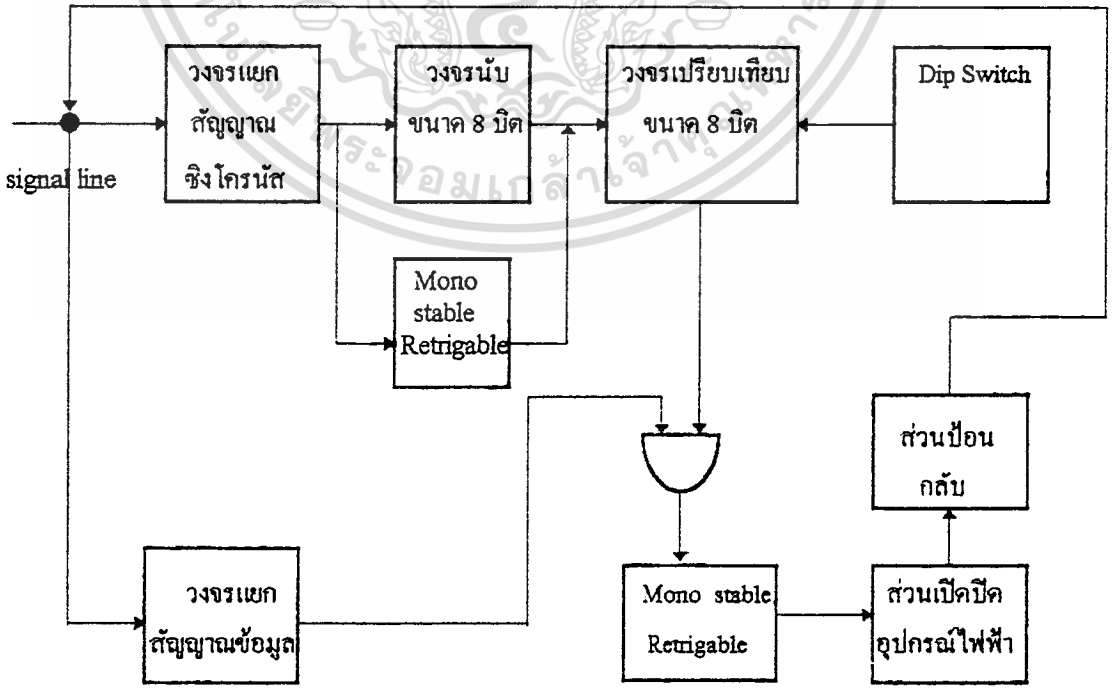
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 แสดงวงจรสร้างสัญญาณซิงโครนัสและสัญญาณข้อมูล

2.5 ส่วนควบคุมที่เครื่องใช้ไฟฟ้าแต่ละตัว

ส่วนนี้เป็นส่วนที่ติดตั้งที่เครื่องใช้ไฟฟ้าแต่ละตัว เพื่อตรวจสอบสัญญาณที่ส่งมาจาก 8031 ว่ามีสัญญาณการสั่งงานมายังที่เครื่องหรือไม่ โดยมีการทำงานตามบล๊อคไดอะแกรมดังรูป จะมีส่วนประกอบดังต่อไปนี้



รูปที่ 2.16 แสดงส่วนการทำงานต่าง ๆ ของส่วนควบคุมที่เครื่องใช้ไฟฟ้าแต่ละตัว

เอกสารนี้เป็นเอกสาร... การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. วงจรแยกสัญญาณซิงโครนัส (SYNCHRONOUS SEPARATOR)

ทำหน้าที่ รับสัญญาณมาจาก SIGNAL LINE ทำให้ได้เฉพาะสัญญาณซิงโครนัสออกมา คือ สัญญาณพัลซ์ขนาด 5 - 12 โวลท์ เป็นสัญญาณพัลซ์ขนาด 0-5 โวลท์

2. วงจรนับ (COUNTER 8 บิท)

ทำหน้าที่ นับจำนวนพัลส์ที่ออกมาจากวงจรแยกสัญญาณซิงโครนัส ซึ่งวงจรนับสามารถจะนับเป็นเลขฐานสอง 8 บิท คือ จะทำการนับได้ถึง 2^8 หรือ 256 ค่า โดยจะมีการนับที่ทุก ๆ ขอบขาลงของสัญญาณที่เข้ามา และ เอาท์พุทที่ได้จะไปเข้าวงจรเปรียบเทียบ

3. วงจรเปรียบเทียบ (COMPARATOR)

ทำหน้าที่ เปรียบเทียบเอาท์พุทที่ออกมาจากวงจรนับกับ ดิพสวิทช์ (DIP SWICTH) ที่ตั้งไว้ ลักษณะของดิพสวิทช์ จะเป็นสวิทช์ที่เลื่อนขึ้นลงทำให้เกิดลักษณะเป็น 0 โวลท์ หรือ 5 โวลท์ โดยเป็นดิพสวิทช์ แบบเลข 0-7 ทำให้สามารถตั้งค่าได้ถึง 256 ค่า ทำให้เป็นการเปรียบเทียบกันบิทต่อบิท เมื่อเปรียบเทียบว่าอินพุทเข้ามาตรงกันหรือไม่ ถ้าตรงกันจะให้เอาท์พุทออกมา เป็น Low แต่ถ้าไม่ตรงกันก็จะให้ เอาท์พุทออกมาเป็น High

4. โมโนสเตเบิ้ล-รีทริกเอเบิ้ล (Monostable -Retrigable)

ทำหน้าที่เคลียร์วงจรนับในช่วงที่มีพัลส์ว่าง 16 ลูก และจะทำให้วงจรนับเริ่มนับพัลส์ในลูกที่ 1 ได้ถูกต้องยิ่งขึ้น โดยสัญญาณอินพุทที่นำมากระตุ้น คือ สัญญาณซิงโครนัส และยังทำให้รีเลย์ทำงานเพื่อให้กระแสไหลผ่านโหลดตลอดเวลา

5. ส่วนที่ติดกับเครื่องใช้ไฟฟ้า

ทำหน้าที่ในการเปิด-ปิดเครื่องใช้ไฟฟ้า โดยมีรีเลย์เป็นสวิทช์ทางไฟฟ้า ซึ่งรีเลย์จะทำงานเมื่อสัญญาณจากวงจรแยกสัญญาณข้อมูลและวงจรเปรียบเทียบ เป็นลอจิก 1 ทั้งคู่ ในช่วงสัญญาณนาฬิกา 128 ลูกแรก ไปกระตุ้นให้เอาท์พุทของโมโนสเตเบิ้ล-รีทริกเอเบิ้ลเป็น High ซึ่งจะทำให้อุปกรณ์ไฟฟ้าเปิด แต่ถ้าไม่มีสัญญาณข้อมูลก็ทำให้เอาท์พุทของโมโนสเตเบิ้ล-รีทริกเอเบิ้ลเป็น Low ดังนั้น รีเลย์จะไม่ทำงานอุปกรณ์ไฟฟ้าตัวนั้นก็จะปิด

6. ส่วนป้อนกลับ

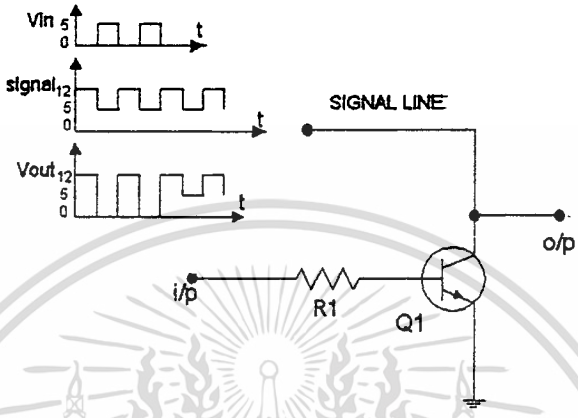
ถ้ามีการสั่งให้อุปกรณ์ไฟฟ้าเปิด วงจรส่วนนี้จะทำหน้าที่สร้างสัญญาณที่มี 0 -12 โวลท์ ในสายส่งสัญญาณในช่วงสัญญาณนาฬิกาตำแหน่ง 128-256 หลัง หรือไม่มีการเปลี่ยนแปลงสัญญาณในสายส่งสัญญาณในกรณีที่สั่งให้ปิดอุปกรณ์ไฟฟ้า เพื่อจะส่งข้อมูลของสถานะการทำงานของอุปกรณ์ไฟฟ้าตัวนั้นกลับไปยังส่วนควบคุมกลาง เพื่อแสดงสถานะของการทำงานที่ส่วนแสดงผล ทำให้ผู้ใช้ทราบสถานะการทำงานรับความสะดวกมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบวงจร

3.1 การออกแบบวงจรสร้างสัญญาณข้อมูล (Data Generator)



รูปที่ 3.1 แสดงการออกแบบวงจรสร้างสัญญาณข้อมูล

คำนวณหาค่า R_1 กรณี Q_1 ON

กำหนด $I_B = 30\ \mu A$ และ $\beta = 100$

$$V_i - V_{R1} - V_{BE} = 0$$

$$5 - I_B R_1 - 0.7 = 0$$

$$I_B R_1 = 4.3\ V$$

$$R_1 = \frac{4.3}{30 \times 10^{-6}}$$

$$\therefore\ R_1 = 143.33\ K\Omega$$

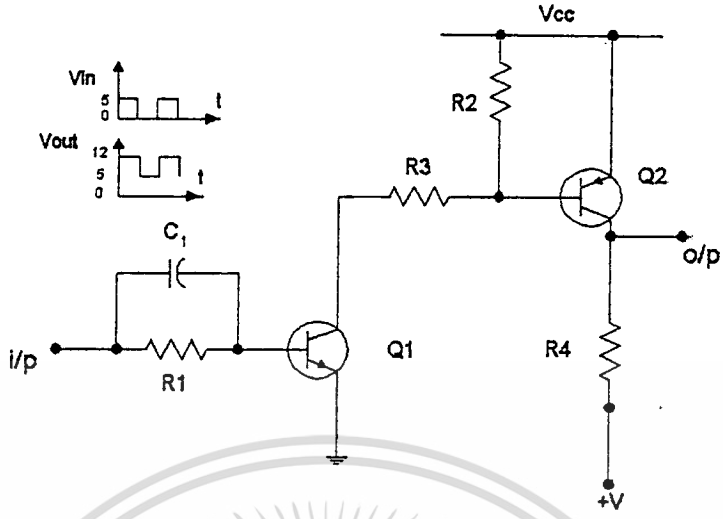
ค่าที่ใช้ในการทดลอง

$R_1 = 100\ K\Omega$

Q_1 เบอร์ 2N3904

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
038366

3.2 การออกแบบวงจรสร้างสัญญาณซิงโครนัส (Synchronous Generator)



รูปที่ 3.2 แสดงการออกแบบวงจรสร้างสัญญาณซิงโครนัส

คำนวณค่า R กรณี Q_1, Q_2 ON

กำหนด I_{B1}= 10 μA และ β = 100

$$V_i - V_{R1} - V_{BE} = 0$$

$$5 - I_{B1}R_1 - 0.7 = 0$$

$$I_{B1}R_1 = 4.3\ V$$

$$R_1 = \frac{4.3}{10x10^{-6}}$$

$$R_1 = 430K\Omega$$

กำหนด $V_{B(Q2)}$ = 1 V และ R_2 = 10 KΩ

$$\frac{R_3}{R_2 + R_3} xV_{CC} = 1$$

$$\frac{12R_3}{10K + R_3} = 1$$

$$R_3 = 909\ \Omega \approx 1K\Omega$$

กำหนด

$$I_{C2} = 1mA$$

$$I_{C2} = I_E$$

$$\therefore \quad I_E = 1mA$$

$$V_{EE} - V_{CE(SAT)} - V_{R4} - V_{CC} = 0$$

$$12 - 0.7 - I_{E2}R_4 - 5 = 0$$

$$I_{E2}R_4 = 6.3$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_4 = \frac{6.3}{1X10^{-3}}$$

$$R_4 = 6.3K\Omega$$

ค่าที่ใช้ในการทดลอง

R_1 = 500 KΩ

R_2 = 10 KΩ

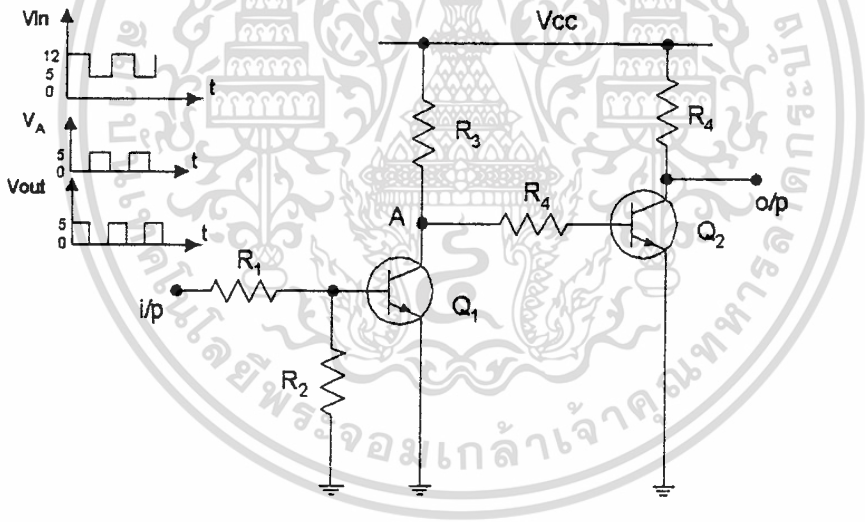
R_3 = 1 KΩ

R_4 = 6.8 KΩ

Q_1 เบอร์ 2N 3904

Q_2 เบอร์ 2N 3906

3.3 การออกแบบวงจรแยกสัญญาณซิงโครนัส (Synchronous Separator)



รูปที่ 3.3 แสดงการออกแบบวงจรแยกสัญญาณซิงโครนัส

คำนวณหาค่า R_1,R_2 โดยกำหนดให้ $V_{B(Q1)} = \frac{1}{10}xV_{in} = \frac{R_2}{R_2 + R_3}xV_{in}$

$\therefore$ R_2 = 10KΩ

R_1 = 90KΩ

คำนวณหาค่า R_3, R_4, R_5 กรณี Q_1, Q_2 ON

กำหนดให้ $I_{C(Q1)}$ = 1mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{CC} - I_C R_3 - 0.7 = 0$$

$$I_C R_3 = 4.3V$$

$$\therefore \quad R_3 = 4.3K\Omega$$

กำหนดให้ $V_{C(Q1)} = 1V$

$$1 - I_B R_4 - 0.7 = 0$$

$$R_4 = \frac{0.3}{10X10^{-6}}$$

$$\therefore \quad R_4 = 30K\Omega$$

กำหนดให้ $\beta = 100$

$$V_{CC} - I_C R_5 - 0.7 = 0$$

$$I_C R_5 = 4.3\ V$$

$$\therefore \quad R_5 = 4.3\ K\Omega$$

ค่าที่ใช้ในการทดลอง

$R_1 = 100\ K\Omega$

$R_2 = 10\ K\Omega$

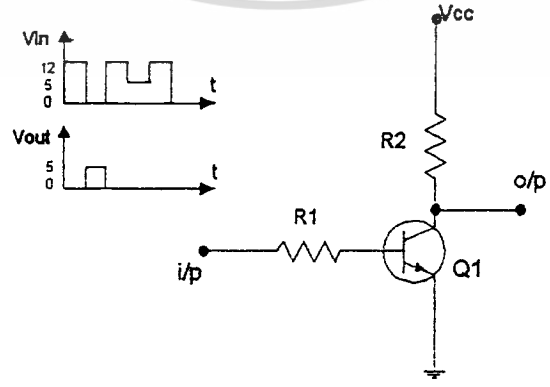
$R_3 = 4.3\ K\Omega$

$R_4 = 10\ K\Omega$

$R_5 = 4.3\ K\Omega$

Q_1, Q_2 เบอร์ 2N3904

3.4 การออกแบบวงจรแยกสัญญาณข้อมูล (Data Detector)



รูปที่ 3.4 แสดงการออกแบบวงจรแยกสัญญาณข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนวณหาค่า R_1, R_2 กรณี Q_1 ON

กำหนด I_B = 10 μA และ β = 100

$$V_i - V_{R1} - V_{BE} = 0$$

$$5 - I_B R_1 - 0.7 = 0$$

$$I_B R_1 = 4.3\ V$$

$$R_1 = \frac{4.3}{10 \times 10^{-6}}$$

$$\therefore \quad R_1 = 430K\Omega$$

$$I_C = \beta I_B = 100\,(10 \times 10^{-6}) = 1\ mA$$

หาค่า R_2 จะได้

$$V_{CC} - VR2 - V_{CE(SAT)} = 0$$

$$5 - I_C R_2 - 0.7 = 0$$

$$I_C R_2 = 4.3$$

$$R_2 = \frac{4.3}{1X10^{-3}}$$

$$\therefore \quad R_2 = 4.3\ K\Omega$$

ค่าที่ใช้ในการทดลอง

R_1 = 230 KΩ

R_2 = 4.3 KΩ

Q_1 เบอร์ 2N3904

3.5 การออกแบบวงจรโมโนสเตเบิ้ล-รีทริกเอเบิ้ล

โครงงานนี้ใช้สัญญาณนาฬิกาความถี่ 1 กิโลเฮิรตซ์ ดังนั้น 1 ลูกสัญญาณจะใช้เวลา 1 mS โดยเป็นพัลซ์ 0-5 โวลท์ 256 ลูก และ พัลซ์ว่าง (Blanking) 16 ลูก ดังนั้น 1 รอบของสัญญาณนาฬิกาจะใช้เวลา 272 mS ในโครงงานจะใช้วงจรโมโนสเตเบิ้ล-รีทริกเอเบิ้ล 2 ที่ คือ ส่วนที่ไปทำให้เคาท์เตอร์เริ่มนับใหม่เมื่อสัญญาณนาฬิการอบต่อไปมาและส่วนที่ไปกระตุ้นให้รีเลย์ทำงานเพื่อให้ไฟ 220 โวลท์ ไหลผ่านโหลดตลอดเวลา ซึ่งก็คือ อุปกรณ์ไฟฟ้าสามารถทำงานได้อย่างต่อเนื่อง โดยในโครงงานนี้ใช้ไอซี MC 14538

จากภาคผนวก ค. Data sheet ของ MC 14538 จะเห็นว่า ค่าความต้านทานภายนอก(R_X) ที่มากสุดที่ใช้ได้ไม่เกิน 1 MΩ และ ค่าตัวเก็บประจุภายนอก (C_X) ค่ามากสุดที่ใช้ได้ไม่เกิน 10 μF และ ความกว้างพัลซ์ที่มากกว่าหรือเท่ากับ 100 nS จะหาได้จากสูตร $\tau = kR_XC_X$ โดยที่ใช้ไฟเลี้ยง5 โวลท์ ค่า k มีค่าประมาณ 0.725

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.1 ส่วนที่เคาท์เตอร์

โดยกำหนดค่าตัวเก็บประจุ 0.1 μF ใช้โมโนรีทริกเอเบิ้ล 2 ตัว โดยตัวแรกใช้ความกว้างพัลซ์เท่ากับ 3 mS และ ตัวถัดไปใช้ความกว้างพัลซ์เท่ากับ 1 mS

จากสูตร $\tau = kR_xC_x$

$$R_{x1} = \frac{3ms}{0.725x0.1\mu F}$$

$$= 41\ k\Omega$$

$$R_{x2} = \frac{1ms}{0.725x0.1\mu F}$$

$$= 12\ k\Omega$$

ค่าที่ใช้ในการทดลอง

$$R_{x1} = 41\ k\Omega \quad , \quad R_{x2} = 41\ k\Omega$$

$$C_x = 0.1\ \mu F$$

3.5.2 ส่วนที่รีเลย์

โดยกำหนดค่าตัวเก็บประจุเท่ากับ 4.7 μF ความกว้างพัลซ์ที่ต้องการจะเป็น 3-4 เท่าของเวลาที่ส่งสัญญาณนาฬิกา 1 รอบ ดังนั้น ความกว้างพัลซ์ที่ต้องการมีค่าประมาณ 816 mS

จากสูตร $\tau = kR_xC_x$

$$R_x = \frac{816ms}{0.725x4.7\mu F}$$

$$= 239\ k\Omega$$

ค่าที่ใช้ในการทดลอง

$$R_x = 220\ k\Omega\ ,\ C_x = 4.7\ \mu F$$

3.6 การออกแบบวงจรส่วนป้อนกลับ

จากภาคผนวก ค. ข้อมูลของออปโต้ H11AA ได้ค่า V_F (Forward voltage) = 1.5 โวลท์ และ ใช้ไดโอด 4 ตัว มาต่ออนุกรมกับ 2 ชุด แล้วนำมาต่อกลับกัน เพื่อจะทำให้ไฟกระแสสลับ 220 โวลท์ ตกคร่อมไดโอดแล้วเหลือความต่างศักย์เพียง 4.8 Vpp ซึ่งเท่ากับ 3.4 โวลท์ ดังนั้น ความต่างศักย์ที่ตกคร่อมความต้านทานจะเท่ากับ 3.4 - 1.5 = 1.9 โวลท์ ตัวต้านทานตัวนี้จะทำหน้าจำกัดกระแสที่ไหลผ่านออปโต้

โดยประมาณกระแสฟอร์เวิร์ดของไดโอดเท่ากับ 10 mA

$$R = 1.9 \text{ โวลท์} / 10\ mA$$

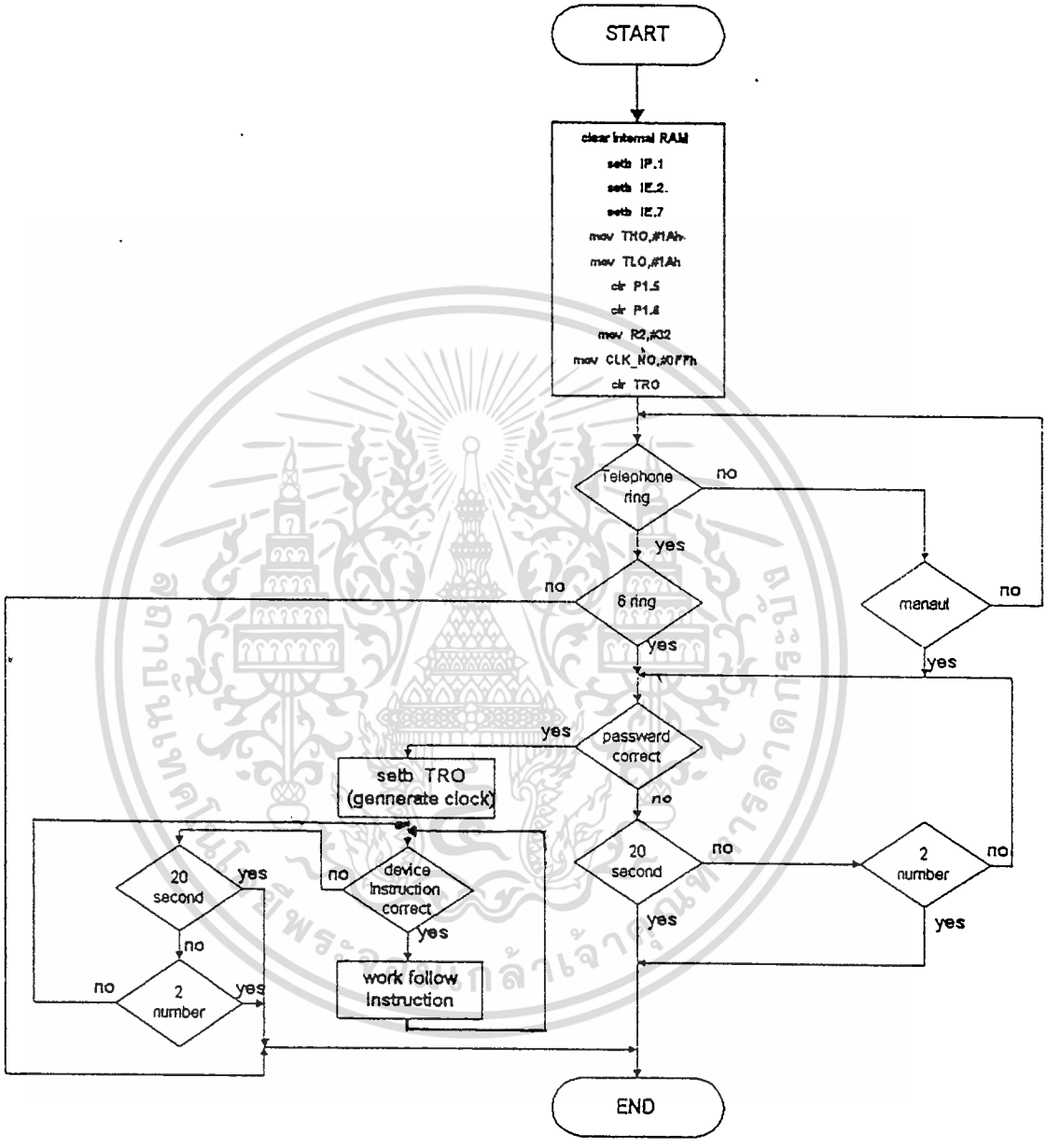
$$= 190 \text{ โอห์ม}$$

ค่าที่ใช้ในการทดลอง $R = 200$ โอห์ม

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 การออกแบบโปรแกรม

แผนภาพแสดงลำดับการทำงานของโปรแกรม (Flow Chart)



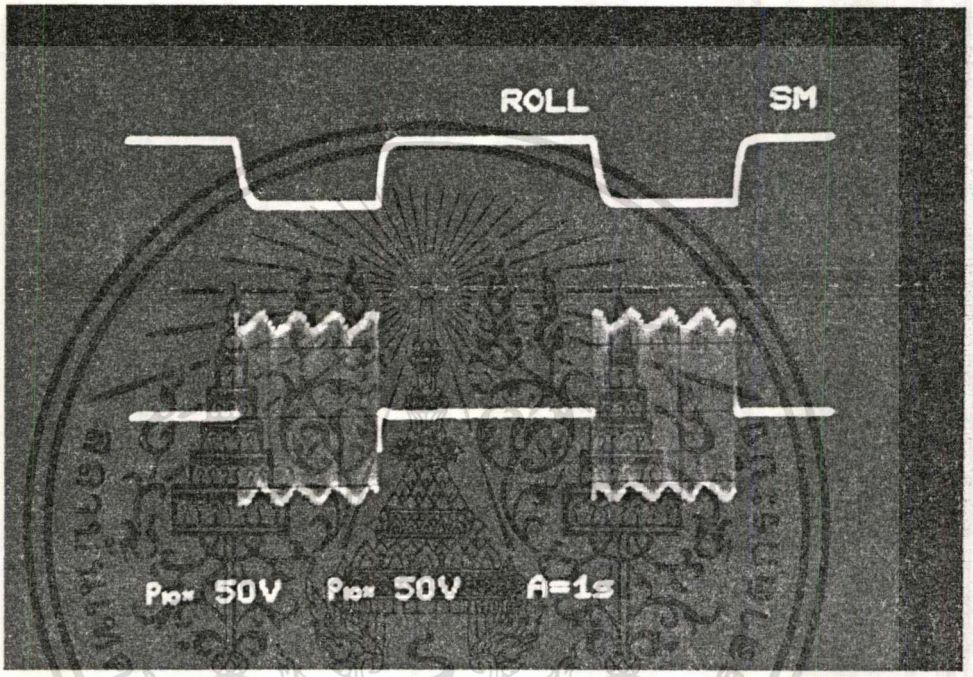
รูปที่ 3.5 แผนภาพแสดงลำดับการทำงานของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
การทดลองและผลการทดลอง

4.1 ส่วนตรวจสอบสัญญาณกระดิ่ง

ทำการวัดสัญญาณกริ่งเรียกจากเครื่องโทรศัพท์เทียบกับสัญญาณเอาท์พุทของวงจรตรวจสอบสัญญาณกระดิ่งในรูปที่ 2.11 จะได้ลักษณะสัญญาณดังรูปที่ 4.1



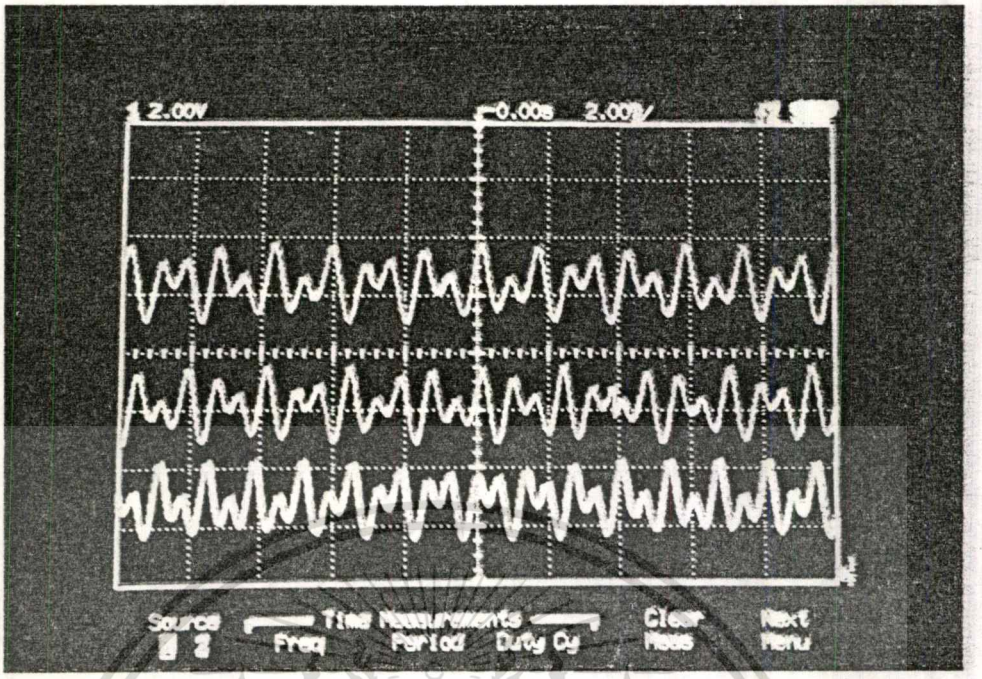
รูปที่ 4.1 แสดงสัญญาณเอาท์พุทของวงจรตรวจสอบสัญญาณกระดิ่ง(บน)กับสัญญาณกริ่งเรียก(ล่าง)

จากรูปจะเห็นว่า สัญญาณกริ่งเรียกเป็นไฟกระแสสลับ ความถี่ 20 Hz ขนาดประมาณ 150 Vp-p ขณะที่ดัง 2 วินาที และ 0 โวลท์ ขณะที่เงียบ 3 วินาที เปรียบเทียบกับเอาท์พุทของวงจรตรวจสอบสัญญาณกระดิ่ง ที่เวลาเดียวกัน จะเห็นว่าที่เวลามีสัญญาณกริ่งเรียกดังจะได้เอาท์พุทของวงจรตรวจสอบสัญญาณกระดิ่งเป็น ระดับ 0 โวลท์ (Low) เมื่อเงียบจะได้เป็น 5 โวลท์ โดยสัญญาณเอาท์พุทนี้จะนำไปนับที่ส่วนประมวลผล ถ้าครบตามที่กำหนดไว้จะทำงานตามขั้นตอนต่อไป คือ ยกหูอัตโนมัติ

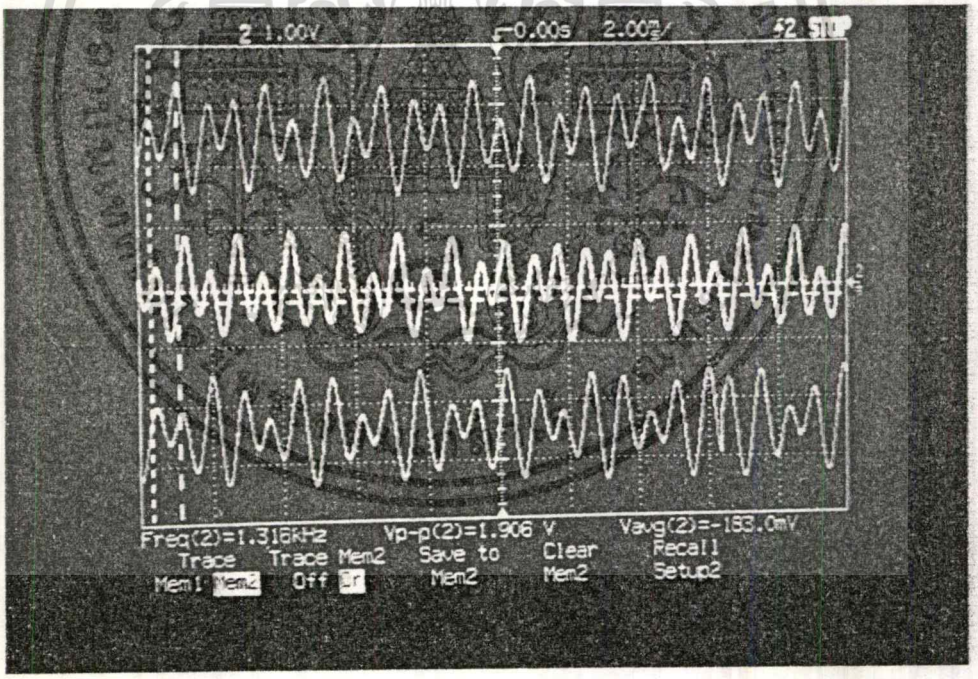
4.2 สัญญาณสองความถี่ (Dual Tone Multiplex Frequency : DTMF)

ทำการวัดสัญญาณDTMF ที่เอาท์พุทของส่วนสร้างสัญญาณโทรศัพท์ดังรูปที่ 2.14 โดยกดแป้นหมายเลข เลข 1, 8 และ 6 ตามลำดับ จะได้ลักษณะสัญญาณดังรูปที่ 4.2 และทำการวัดสัญญาณ DTMF จากเครื่องโทรศัพท์ ซึ่งกดหมาย 1, 2 และ 7 ตามลำดับ จะได้ลักษณะสัญญาณดังรูปที่ รูปที่ 4.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงสัญญาณ DTMF จากส่วนสร้างสัญญาณโทรศัพท์ หมายเลข 1(บน),8 (กลาง),6(ล่าง)



รูปที่ 4.3 สัญญาณ DTMF จากเครื่องโทรศัพท์หมายเลข 1 (บน),2(กลาง),7(ล่าง)

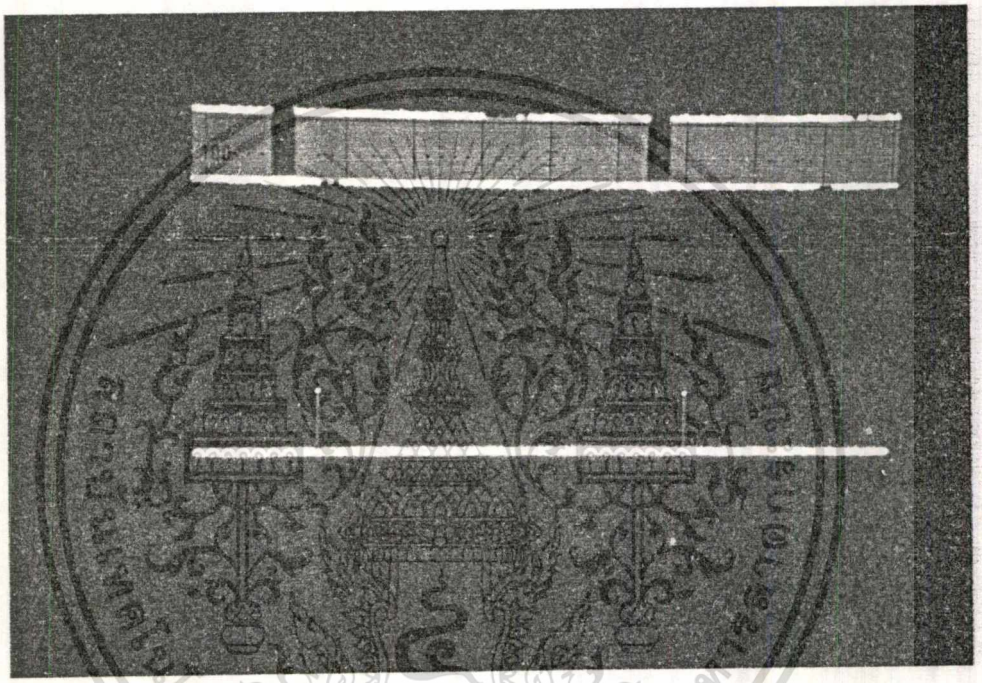
จากรูปทั้งสองมีลักษณะของสัญญาณคล้ายกัน คือ เป็นสัญญาณไซน์ 2 ความถี่มารวมกัน (Daul Tone) การกดหมายเลขต่างๆ ทำให้เกิดความถี่แตกต่างกันไปตามรูปที่ 2.1 โดยจะนำสัญญาณ DTMF นี้จะไปเข้าไอซี MT 8870 เพื่อแปลงเป็นเลขฐานสอง 4 บิท เพื่อนำข้อมูลประมวลต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การวัดสัญญาณที่จุดต่าง ๆ ขณะที่มีการสั่งงาน

เมื่อนำวงจรส่วนต่าง ๆมาประกอบรวมกันเพื่อทำงานเป็นระบบ โดยส่งสัญญาณซิงโครนัสและสัญญาณข้อมูลจากไมโครคอนโทรลเลอร์ไปยังส่วนควบคุมที่เครื่องใช้ไฟฟ้าผ่านสายส่งสัญญาณ (Signal Line) ทำการวัดสัญญาณที่จุดต่าง ๆ ดังต่อไปนี้

1. ทำการวัดสัญญาณที่ไมโครคอนโทรลเลอร์ เพื่อวัดสัญญาณนาฬิกาและสัญญาณข้อมูล ที่เวลาเดียวกัน จะได้ลักษณะสัญญาณดังรูปที่ 4.4

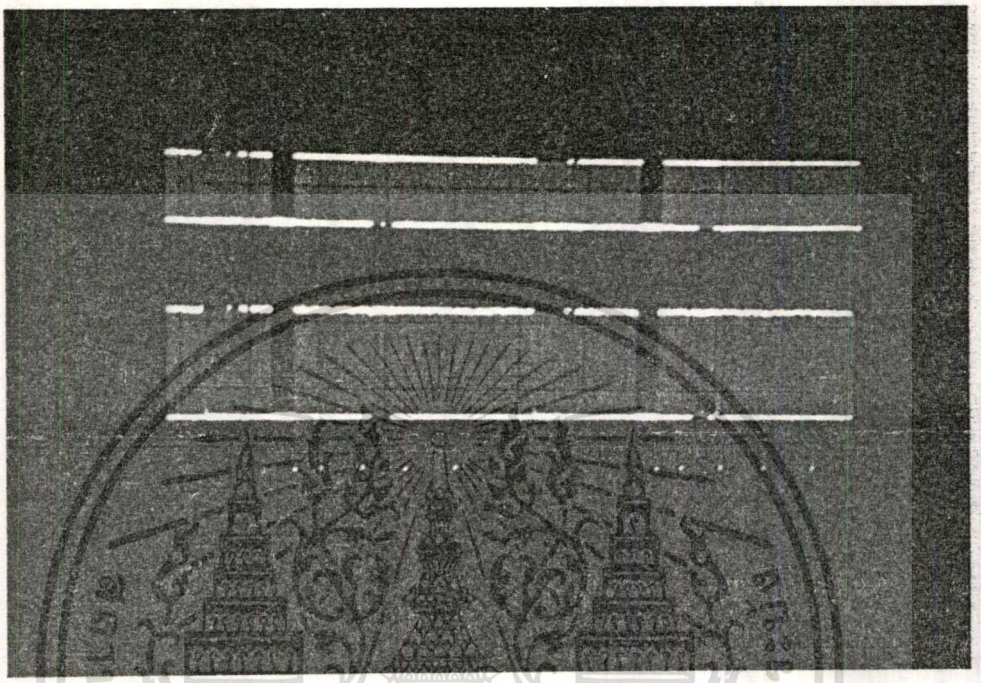


รูปที่ 4.4 แสดงการเปรียบเทียบระหว่างสัญญาณนาฬิกา(บน)กับสัญญาณข้อมูล(ล่าง)

จากรูปจะเห็นว่า สัญญาณนาฬิกาความถี่ 1 กิโลเฮิร์ตซ ซึ่งเป็นพัลซ์ขนาด 0-5 โวลท์ 256ลูก และสัญญาณขนาด 0 โวลท์ (Blanking) 16 ลูก เปรียบเทียบกับสัญญาณข้อมูลที่ส่งออกมาจาก 8031 ถ้าต้องการสั่งอุปกรณ์ไฟฟ้าเปิดจะส่งสัญญาณพัลซ์ 0-5 โวลท์ที่ตำแหน่งตรงกับหมายเลขอุปกรณ์ ถ้าต้องการสั่งอุปกรณ์ไฟฟ้าปิดจะส่งสัญญาณ 0 โวลท์ที่ตำแหน่งตรงกับหมายเลขอุปกรณ์ เช่นเดียวกัน ในรูปจะสั่งให้อุปกรณ์หมายเลข 15 ให้เปิด และอุปกรณ์หมายเลขอื่นๆ จะปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ทำการวัดสัญญาณนาฬิกาที่ 8031 เปรียบเทียบกับสัญญาณที่วัดที่สายส่งสัญญาณในวงจรรูปที่ 2.15 ที่เวลาเดียวกัน จะได้ลักษณะสัญญาณดังรูปที่ 4.5



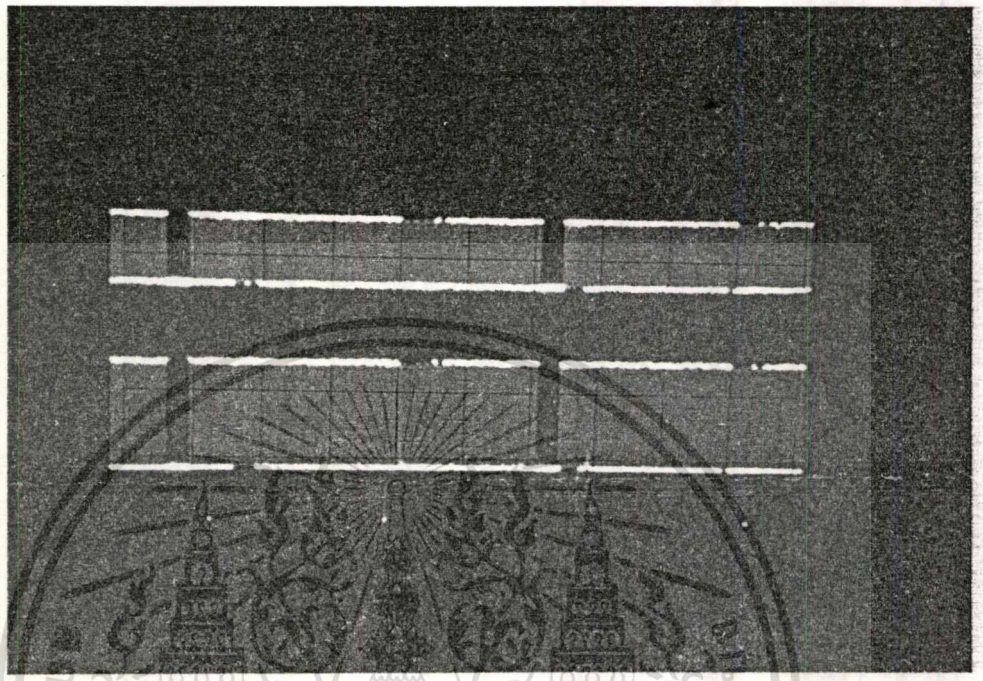
รูปที่ 4.5 แสดงสัญญาณนาฬิกา(บน)เปรียบเทียบกับสัญญาณที่สายส่งสัญญาณ(ล่าง)

เมื่อให้สัญญาณนาฬิกาแก่วงจรสร้างสัญญาณซิงโครนัสและให้สัญญาณข้อมูลแก่วงจรสร้างสัญญาณข้อมูล โดยสัญญาณข้อมูลส่งมาจาก 8031 ดังรูปที่ 4.5 วงจรสร้างสัญญาณซิงโครนัสจะยกระดับสัญญาณนาฬิกา จาก 0 โวลท์ เป็น 5 โวลท์ และ 5 โวลท์ เป็น 12 โวลท์ และถ้ามีการสั่งให้เปิดอุปกรณ์ ตำแหน่งพัลซ์ที่มีการสั่งเปิดจะตกลงมาเป็น 0 โวลท์ ถ้าไม่มีการสั่งให้อุปกรณ์เปิดที่ตำแหน่งพัลซ์นั้น จะเป็น 5-12 โวลท์ เหมือนเดิม

จากรูปจะเห็นว่ามีพัลซ์ 0-12 โวลท์หลายตำแหน่ง คือ มีการสั่งอุปกรณ์หมายเลขที่ตรงกับตำแหน่งพัลซนั้น ส่วนพัลซ์ที่เป็น 5-12 โวลท์อุปกรณ์หมายเลขที่ตรงกับตำแหน่งพัลซ์นั้นจะปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ทำการวัดสัญญาณนาฬิกาที่ 8031 เปรียบเทียบกับสัญญาณที่สายส่งสัญญาณที่วัดที่ส่วนควบคุมกลาง ขณะที่มีการสั่งให้อุปกรณ์หมายเลข 15 เปิด จะได้ลักษณะสัญญาณดังรูปที่ 4.6

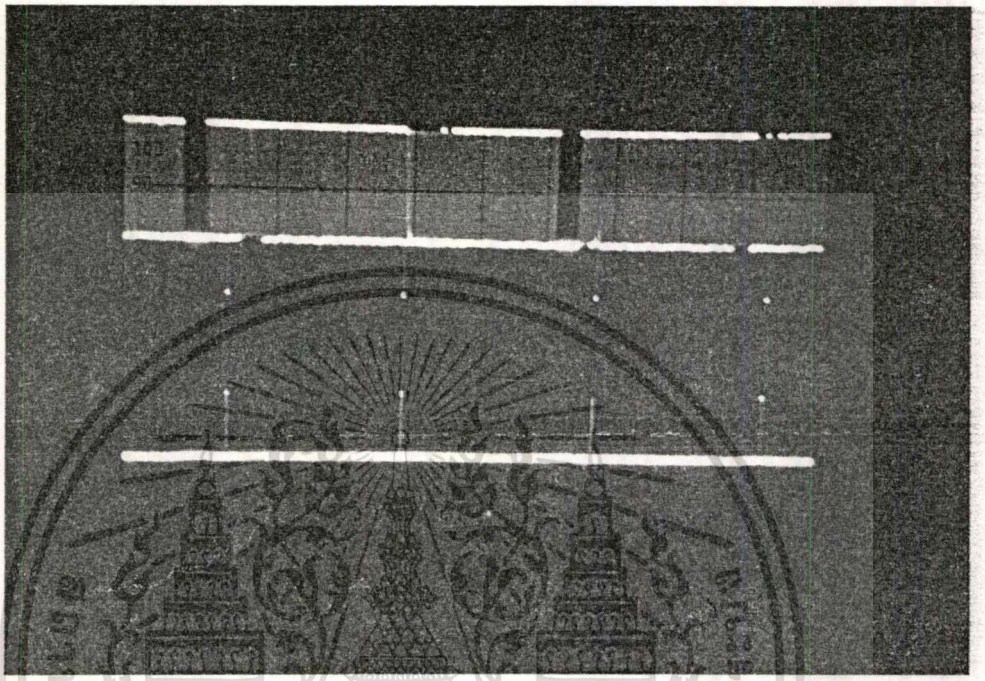


รูปที่ 4.6 แสดงสัญญาณนาฬิกา (บน) เปรียบเทียบกับสัญญาณที่สายส่งสัญญาณที่ส่วนควบคุมกลาง (ล่าง)

จากรูปจะเห็นว่าพัลซ์ตำแหน่งที่ 15 ของสัญญาณที่วัดที่สายส่งสัญญาณจะเป็น 0-12 โวลท์ ส่วนพัลซ์ตำแหน่งอื่น ๆ จะเป็น 5-12 โวลท์ เมื่ออุปกรณ์ได้เปิดแล้วจะการส่งข้อมูลย้อนกลับมาที่สายส่งสัญญาณในพัลซ์ตำแหน่งที่ 143 ซึ่งจะเป็น 0-12 โวลท์เช่นเดียวกัน เพื่อไปประมวลผลที่ไมโครคอนโทรลเลอร์ ทำให้สามารถบอกสถานะการทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ทำการวัดสัญญาณที่สายส่งสัญญาณที่ส่วนควบคุมเครื่องใช้ไฟฟ้าของอุปกรณ์หมายเลข 15 เปรียบเทียบกับสัญญาณที่เอาท์พุทของวงจรแยกสัญญาณข้อมูลที่อุปกรณ์หมายเลข 15 เช่นเดียวกัน จะได้ลักษณะสัญญาณดังรูปที่ 4.7

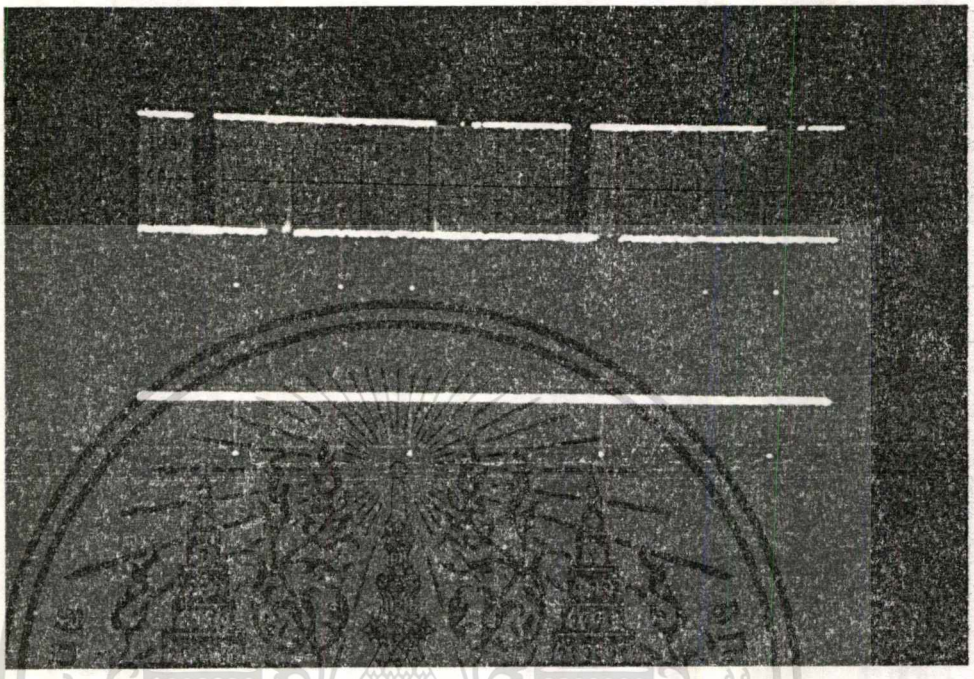


รูปที่ 4.7 แสดงสัญญาณที่สายส่งสัญญาณ(บน)และเอาท์พุทของวงจรแยกสัญญาณข้อมูล(ล่าง)ของอุปกรณ์หมายเลข 15

จากรูปแสดงลักษณะสัญญาณที่ส่งจากส่วนควบคุมกลางมายังอุปกรณ์ไฟฟ้าที่ทำให้อุปกรณ์หมายเลข 15 ให้เปิด โดยสัญญาณที่สายส่งสัญญาณจะเป็น 0-12 โวลท์ที่ตำแหน่งพัลซ์ที่ 15 เมื่ออุปกรณ์เปิดแล้ว จะส่งสัญญาณป้อนกลับพัลซ์ลูกที่ 143 ทำให้เอาท์พุทของวงจรแยกสัญญาณข้อมูลเกิดเป็น 5 โวลท์ที่พัลซ์ลูกที่ 15 และ 143

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ทำการวัดสัญญาณที่สายส่งสัญญาณของอุปกรณ์หมายเลข 15 กับเอาท์พุทของวงจรเปรียบเทียบ (ขา 19) ของอุปกรณ์หมายเลข 15 เช่นเดียวกัน จะได้ลักษณะสัญญาณดังรูป 4.8

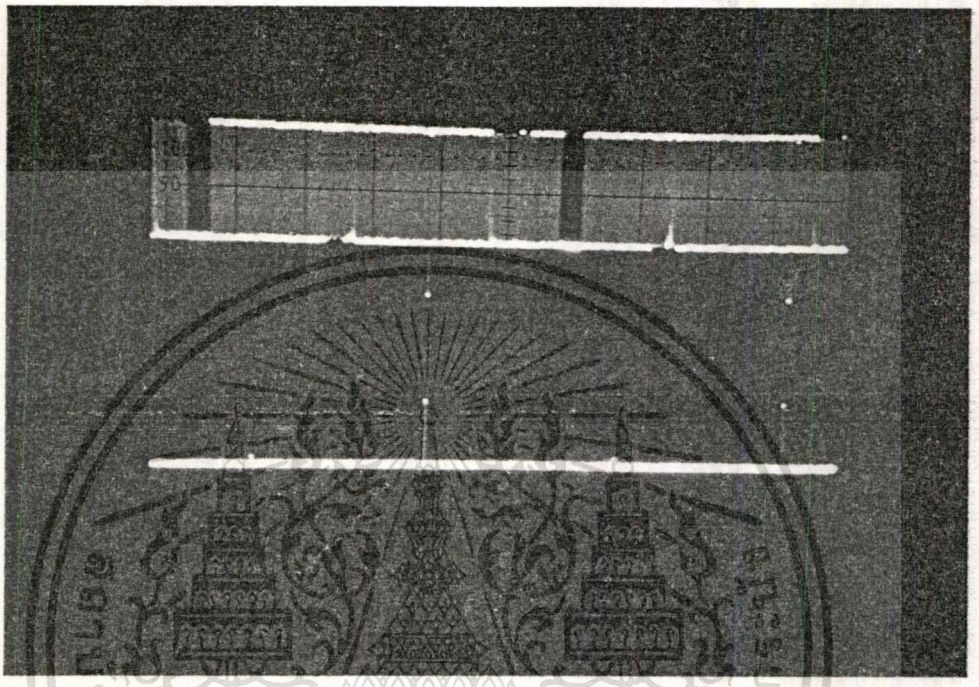


รูปที่ 4.8 แสดงสัญญาณที่สายส่งสัญญาณ(บน) และ เอาท์พุทของวงจรเปรียบเทียบ(ล่าง) ของอุปกรณ์หมายเลข 15

จากรูปจะเห็นว่ามีการส่งข้อมูลเพื่อที่จะเปิดอุปกรณ์หมายเลข 15 และ 90 แต่เอาท์พุทของวงจรเปรียบเทียบจะเป็น 0 โวลท์ซึ่งแสดงว่าเท่ากันที่พัลซ์ตำแหน่งที่ 15 เท่านั้น เพราะเป็นอุปกรณ์หมายเลข 15 และอุปกรณ์หมายเลข 15 จะเปิดตามคำสั่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ทำการวัดสัญญาณที่สายส่งสัญญาณที่ส่วนควบคุมที่เครื่องใช้ไฟฟ้าเปรียบเทียบกับสัญญาณเอาท์พุทของวงจรแยกข้อมูลที่ส่วนควบคุมที่เครื่องใช้ไฟฟ้าของอุปกรณ์หมายเลข 15 ขณะที่เปิดอุปกรณ์ด้วยสวิตช์ทางกล จะได้ลักษณะสัญญาณดังรูปที่ 4.9



รูปที่ 4.9 แสดงสัญญาณที่สายส่งสัญญาณ(บน)และเอาท์พุทของวงจรแยกสัญญาณข้อมูล(ล่าง)ที่ส่วนควบคุมที่เครื่องไฟฟ้าของอุปกรณ์หมายเลข 15

ในกรณีที่เปิดอุปกรณ์ด้วยสวิตช์ทางกล จะเห็นว่าจะไม่สามารถควบคุมการเปิด-ปิดอุปกรณ์จากไมโครคอนโทรลเลอร์ได้ เมื่ออุปกรณ์เปิดแล้วจะส่งสัญญาณย้อนกลับไปที่สายส่งสัญญาณที่พัลซ์ลูกที่ 143 เพื่อให้ไมโครคอนโทรลเลอร์ประมวลผล ทำให้ทราบสถานะการทำงานของอุปกรณ์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปและวิจารณ์

จากผลการทดลอง จะเห็นว่าโครงงานนี้สามารถทำงานได้ตามวัตถุประสงค์ คือ สามารถสั่งงานให้เปิด - ปิดอุปกรณ์ไฟฟ้าได้ 127 อุปกรณ์ และ สามารถตรวจสอบสถานะการทำงานของอุปกรณ์ตัวนั้นได้ และสามารถแสดงผลทางเสียงและจอ LCD จากการทดสอบที่ระยะประมาณ 500 เมตร ที่อยู่ห่างจากส่วนควบคุมกลางพบว่าสามารถใช้สั่งงานอุปกรณ์ไฟฟ้าได้

ปัญหาและอุปสรรค คือ

1. ไอซี (IC) ที่ใช้ในการบันทึกเสียง หากมีการใช้ร่วมกันมากกว่า 1 ตัว โดยใช้แหล่งจ่ายไฟชุดเดียวกัน จะเกิดการดึงกระแสมากกว่าในกรณีที่ใช้เพียงตัวเดียวมาก ทำให้เสียงที่ได้เบามาก จึงแก้ไขปัญหาข้อนี้โดยการใช้ทรานซิสเตอร์ (Transister) เป็นตัวตัดต่อแหล่งจ่ายไฟให้แก่ไอซีเฉพาะตัวที่ต้องการจะใช้งานเท่านั้น แต่การตัดต่อไฟจะต้องมีการหน่วงเวลาให้เพียงพอกับช่วงเวลาในการใช้งาน ซึ่งช่วงนี้ทำให้ไม่สามารถรับข้อมูลใด ๆ ได้

2. เนื่องจากโครงงานนี้มีส่วนประกอบจำนวนมาก ดังนั้นในการทดสอบการทำงานในแต่ละครั้งจึงเกิดความผิดพลาดได้ง่าย

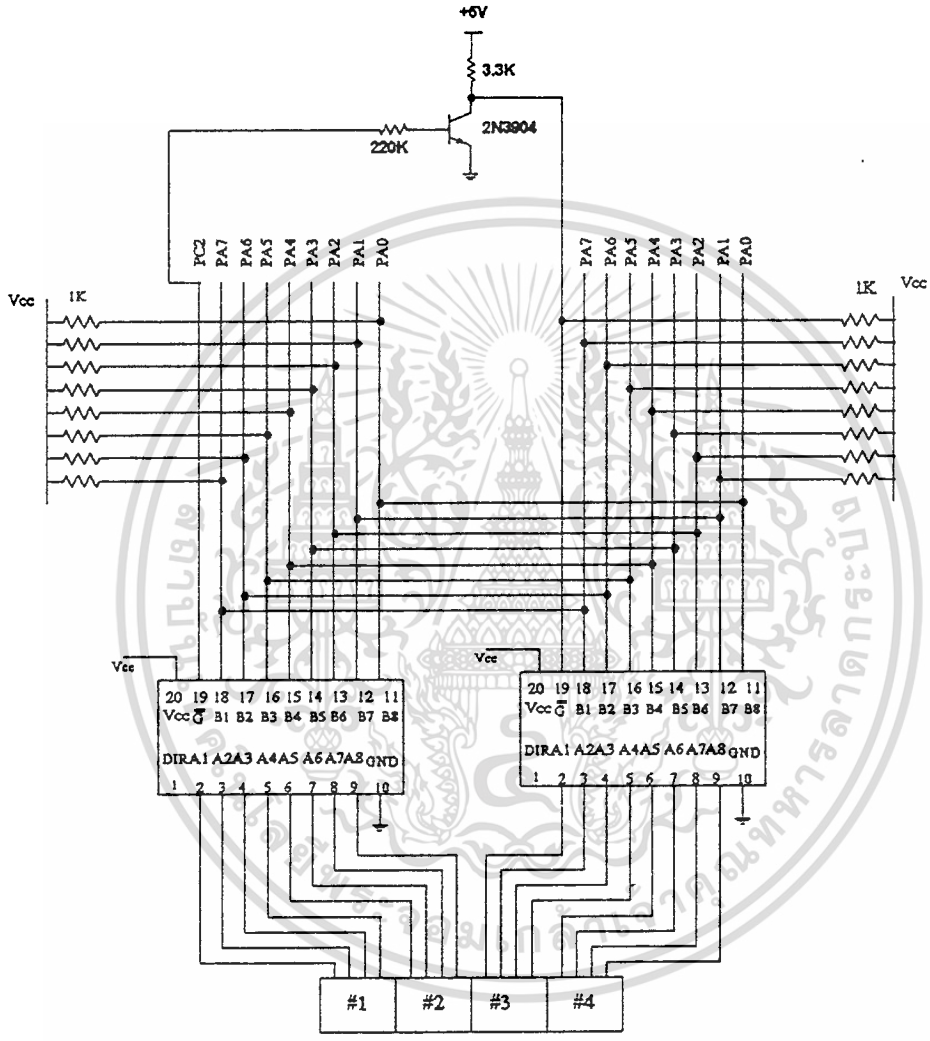
แนวทางพัฒนา

1. แก้ไขส่วนไอซีบันทึกเสียงให้สามารถรับข้อมูลได้ขณะที่ไอซีกำลังทำงาน
2. รวบรวมส่วนประกอบต่าง ๆ ให้มีขนาดเล็กลงและสะดวกต่อการนำมาใช้งาน
3. เพิ่มประสิทธิภาพใช้งานอุปกรณ์ไฟฟ้าได้มากขึ้นกว่าเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

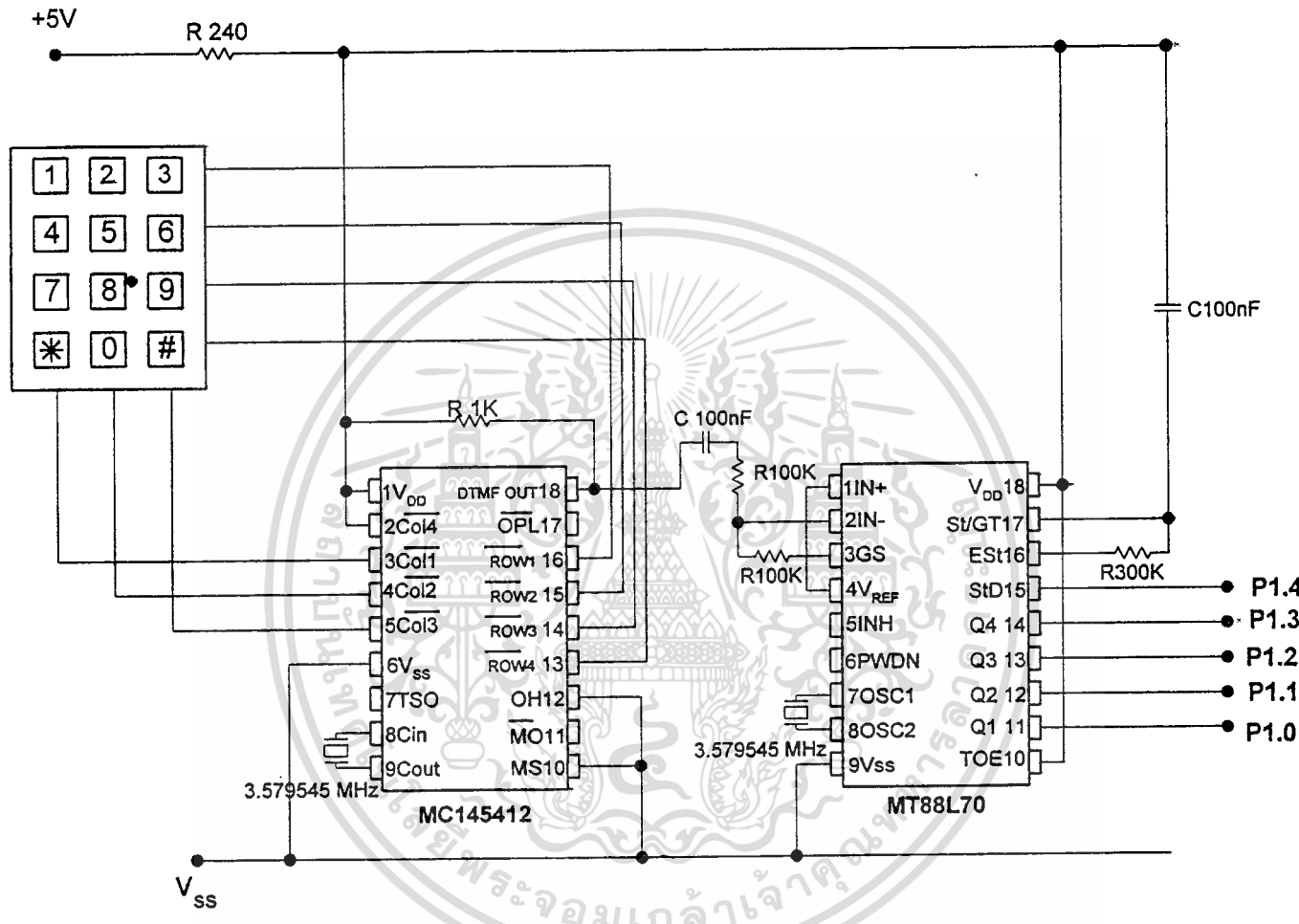
ภาคผนวก ก.

วงจรที่ใช้ในโครงงาน



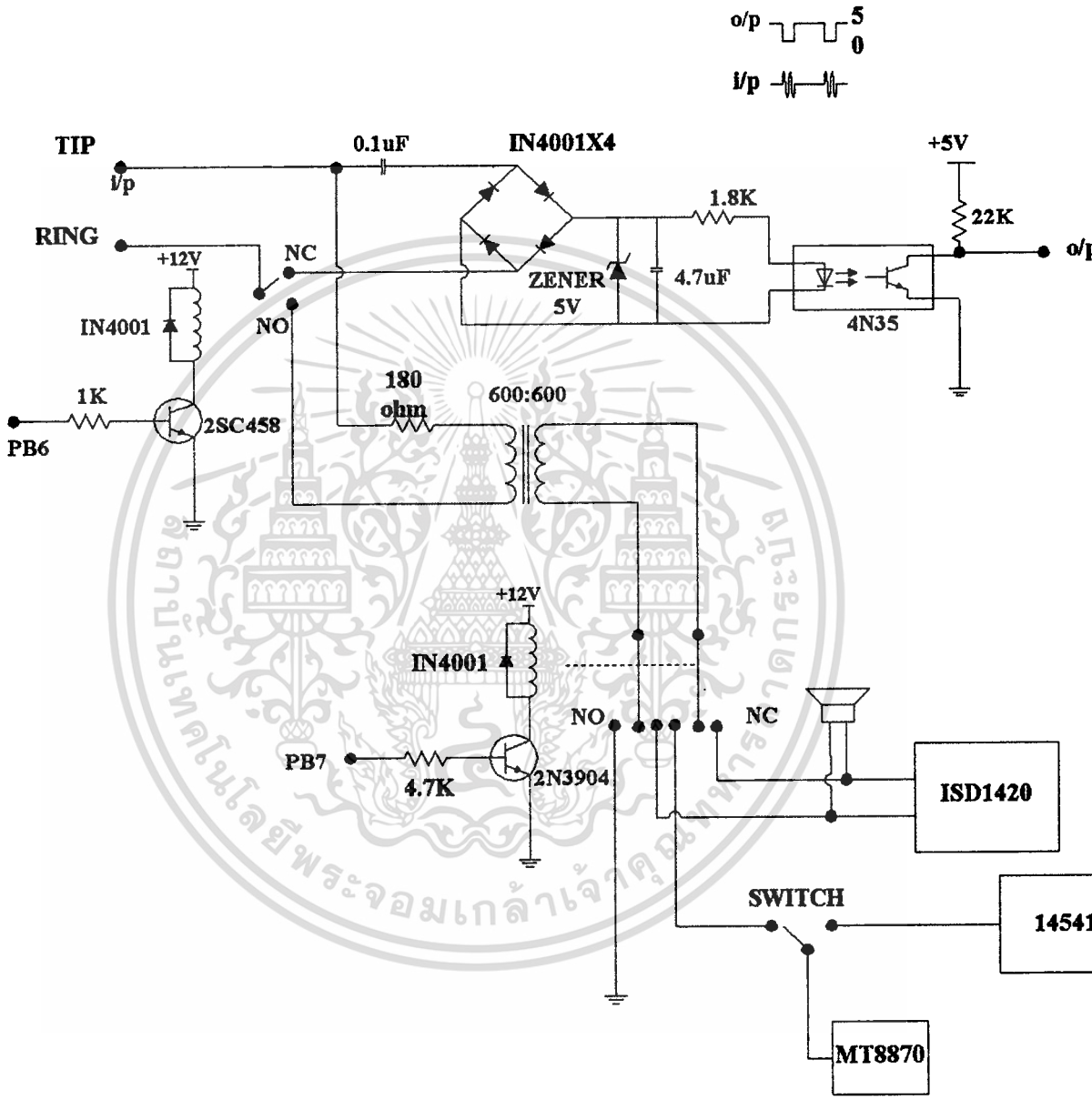
รูปวงจรกำหนดรหัสผ่านโดยใช้ thumb wheel switch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



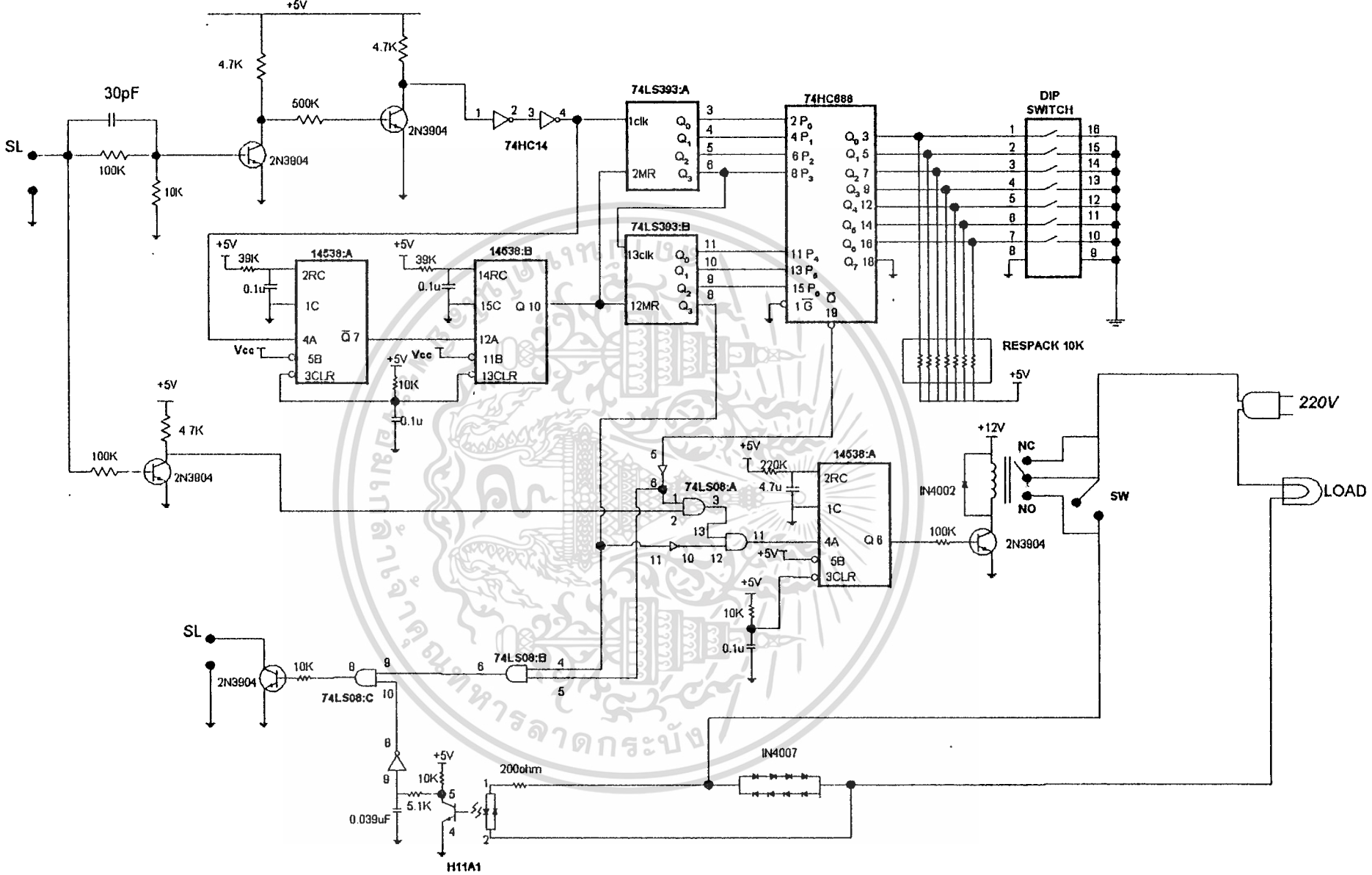
รูปวงจร ส่วนสร้างสัญญาณ DTMF และ แปลงเป็นสัญญาณ digital

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

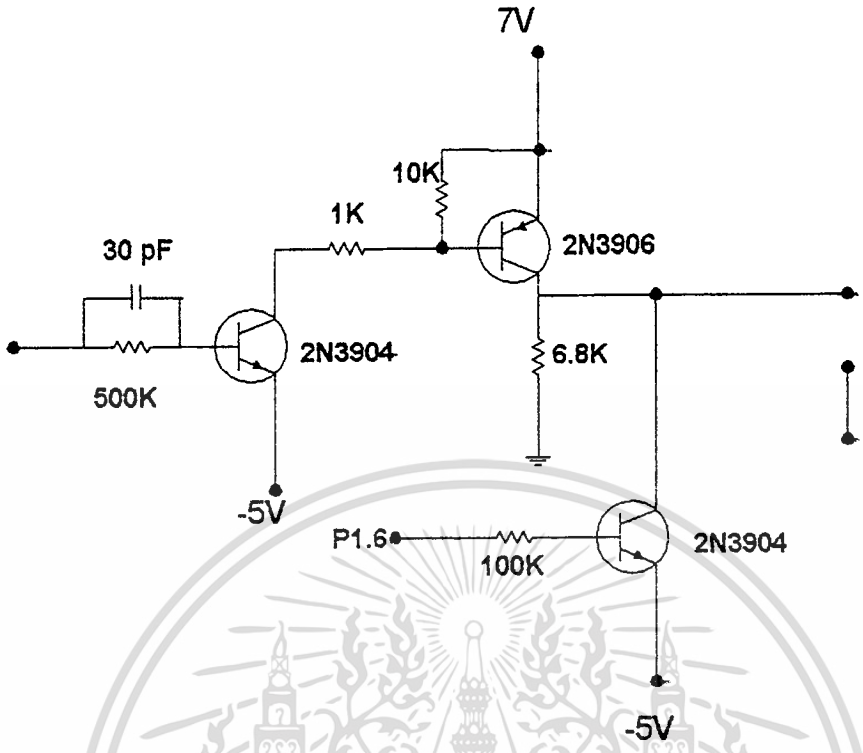


รูปแสดงวงจรในส่วนการติดต่อกับโทรศัพท์จากภายนอกระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปวงจร แสดงส่วนควบคุมเครื่องใช้ไฟฟ้าแต่ละตัว



วงจรสร้างสัญญาณซิงโครนัสและวงจรสร้างสัญญาณข้อมูลที่ส่วนควบคุมกลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ช.

โปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
sim             equ     0
remote          equ     0
comment         equ     0
$if remote
STADDR          equ     8100h
$else
STADDR          equ     0
$endif
;************************************
;   Telephone Control Electrical Device
;************************************
in_8870         equ     P1.0 ; P1.0-P1.3
stb_8870        equ     P1.4 ; strobe 8870
CLK             equ     P1.5 ; o/p
DATA_PULSE      equ     P1.6 ; o/p-i/p
thumb_S         equ     P1.7
LCD             equ     0C000h
WRITE           equ     0C002h
thumb_IN        equ     0FC00h; port A
portB           equ     0FC01h; port B
portC           equ     0FC02h; port C
portD           equ     0FC03h
                ; mode port
;************Internal Ram*************
                org     10h
STCLR1          equ     $
ad_data1:       ds      16
                org     20h
                ds      2 ; system flag
dev_DATA:       ds      4
psw_DATA:       ds      4
tmout_cnt:      ds      3
                org     2Ch
                ds      4 ; monitor flag
psw_NUM:        ds      2
thumb_NUM:      ds      2
psw_cnt:        ds      1
wrong_cnt:      ds      1
dev_cnt:        ds      1
ad_data2:       ds      16
ENDCLR1         equ     $
                org     48h
STCLR2          equ     $
D1:             ds      1
D2:             ds      1
D3:             ds      1
wait_cnt:       ds      1
CLK_NO:         ds      1
ENDINRAM        equ     $
ENDCLR2         equ     $
                org     0h
int_bit:        ds      1
carry_bit:      ds      1
psw_comp:       ds      1
psw_bit:        ds      1
work_mode:      ds      1
manual_bit:     ds      1
count_bit:      ds      1
;************************************
                org     STADDR
                ljmp    MAIN
                org     STADDR+0Bh
                ljmp    INTERRUPT
INTERRUPT:      clr     TF0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        push    PSW
        push    ACC
        push    B
        cpl     int_bit
        jnb     int_bit,RET1
        ; check over 2 times
        setb    RS0
        mov     A,R2
        ; check blanking
        jnz     blank
        jnb     P1.5,gen_pulse
        ; check present P1.0
        ljmp    gen_data
gen_pulse:
        mov     A,R5
        cjne    A,#127,continue
        ; check clock 256
        clr     P1.5
        clr     P1.6
        mov     R2,#32
        mov     CLK_NO,#0FFh
        mov     R5,#00
        ljmp    RET1
continue:
        inc     CLK_NO
        mov     A,CLK_NO
        jnb     ACC.7,gen_P1
        cjne    A,#128,l2
        ljmp    gen_P1
l2:
        clr     C
        subb    A,#128
        mov     R5,A
        dec     A
        mov     B,#8
        div     AB
        add     A,#ad_data2
        mov     R0,A
        mov     A,B
        inc     A
        mov     R3,A
        mov     R4,A
        mov     DPTR,#portC
        movx    A,@DPTR
        mov     C,ACC.2
        mov     carry_bit,C
        mov     A,@R0
loop1:
        rrc     A
        djnz    R4,loop1
        mov     C,carry_bit
loop2:
        rlc     A
        djnz    R3,loop2
        mov     @R0,A
gen_P1:
        setb    P1.5
        clr     P1.6
        ljmp    RET1
blank:
        dec     R2
        ljmp    RET1
gen_data:
        mov     A,CLK_NO
        jb      ACC.7,l1
        ; check 0-127 clock
        mov     B,#8
        div     AB
        ; divide A by B
        add     A,#ad_data1
        ; address
        mov     R0,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        mov     A,B
        inc     A
        mov     R3,A ; R3 = B+1
        mov     A,@R0
        clr     C
loop0:  rrc     A
        djnz    R3,loop0
        jnc     l1
        setb    P1.6
l1:     clr     P1.5
        jmp     RET1
RET1:   pop     B
        pop     ACC
        pop     PSW
$if sim
        RET
$else
        RETI
$endif
MAIN:
        mov     R3,#ENDCLR1-STCLR1
        mov     R0,#STCLR1
        clr     A
clear_ram:
        mov     @R0,A
        inc     R0
        djnz    R3,clear_ram
        mov     R3,#ENDCLR2-STCLR2
        mov     R0,#STCLR2
clr_ram2:
        mov     @R0,A
        inc     R0
        djnz    R3,clr_ram2
        mov     SP,#ENDINRAM-1
        mov     TMOD,#22h
        ; timer0 mode2
$if remote
        setb    EX1
$endif
        setb    IP.1
        setb    IE.1
        setb    IE.7
        mov     TH0,#1Ah ; 26 for count
        mov     TL0,#1Ah ; 26 for count
        setb    RS0
        clr     RS1     ; register group1
        mov     R2,#32 ; blanking
        clr     P1.5
        clr     P1.6
        mov     CLK_NO,#0FFh ; clock
        mov     R5,#00
        setb    count_bit
        setb    int_bit
        clr     manual_bit
        clr     RS0     ; register group0
$if comment
$if sim
main1:  setb    TF0
        jnb     TF0,$
        lcall   INTERRUPT
        ljmp    main1
$else
        sjmp    $
$endif
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
$endif
        lcall   initial
        mov     DPTR,#portD
        mov     A,#91h
        ; PA,PCL=i/p,PB0-6=o/p
        movx    @DPTR,A
        mov     DPTR,#portB
        mov     A,#3Fh ; hook OFF
        movx    @DPTR,A
        lcall   delay2
ring_loop1:
        mov     DPTR,#portC
        movx    A,@DPTR
        anl     A,#01h
        jb      ACC.0,tele  ; tel. or man.
        setb    manual_bit
        ljmp    con_ring4
tele:   lcall   delay1
        mov     DPTR,#portC
        movx    A,@DPTR
        anl     A,#02h
        jb      ACC.1,ring_loop1
                ; check ring ON
ring_loop2:
        lcall   delay2
        clr     manual_bit
ring_loop3:
        mov     DPTR,#portC
        movx    A,@DPTR
        anl     A,#01h
        jb      ACC.0,alway ;tel. or man.
        lcall   delay1
        setb    manual_bit
        ljmp    con_ring4
alway:  mov     DPTR,#portC
        movx    A,@DPTR
        anl     A,#02h
        jnb     ACC.1,ring_loop3
        ; check ring OFF
        lcall   delay2
        lcall   delay2
        mov     wait_cnt,#6
wait_rng:
        mov     tmout_cnt,#25h
        ; check NO.ring 10 sec
wait_rng1:
        mov     tmout_cnt+1,#0
wait_rng2:
        mov     tmout_cnt+2,#0
wait_rng3:
        mov     DPTR,#portC
        movx    A,@DPTR
        anl     A,#02h
        jnb     ACC.1,con_ring1
        djnz    tmout_cnt+2,wait_rng3
        djnz    tmout_cnt+1,wait_rng2
        djnz    tmout_cnt,wait_rng1
        ljmp    ring_loop1
con_ring1:
        lcall   delay2
        lcall   delay2
        mov     tmout_cnt,#25h
        ; check NO.ring 10 sec
```

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
wait_rng4:
        mov     tmout_cnt+1,#0
wait_rng5:
        mov     tmout_cnt+2,#0
wait_rng6:
        mov     DPTR,#portC
        movx    A,@DPTR
        anl     A,#02h
        jb      ACC.1,con_ring2
        djnz    tmout_cnt+2,wait_rng6
        djnz    tmout_cnt+1,wait_rng5
        djnz    tmout_cnt,wait_rng4
        ljmp    ring_loop2
con_ring2:
        djnz    wait_cnt,wait_rng
con_ring3:
        lcall   delay2
        mov     DPTR,#portB
        mov     A,#0FFh ; hook_relay ON
        movx    @DPTR,A
con_ring4:
        lcall   initial
        lcall   display_1
        mov     DPTR,#portB
        jnb     manual_bit,alway1
        mov     A,#3Eh
        sjmp    alway2
alway1: mov     A,#7Eh  ; sound0
alway2: movx    @DPTR,A
        lcall   delay3
        lcall   delay3
        lcall   delay3
        lcall   delay3
        mov     DPTR,#portB
        jnb     manual_bit,alway3
        mov     A,#0BFh
        sjmp    alway4
alway3: mov     A,#0FFh  ; no sound0
alway4: movx    @DPTR,A
        lcall   delay4
        lcall   delay1
        mov     wrong_cnt,#2
        ; passward wrong 3 times
psw_loop1:
        mov     wait_cnt,#2
        ; wait NO.psw 20 sec
        lcall   initial
        lcall   display_2
psw_loop2:
        jb      count_bit,psw_loop3
        mov     DPTR,#portB
        jnb     manual_bit,alway5
        mov     A,#3Dh
        sjmp    alway6
alway5: mov     A,#7Dh ; sound1
alway6: movx    @DPTR,A
        lcall   delay3
        lcall   delay4
        lcall   delay4
        lcall   delay4
        mov     DPTR,#portB
        jnb     manual_bit,alway7
        mov     A,#0BFh
        sjmp    alway8
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
alway7: mov     A,#0FFh ; no sound1
alway8: movx    @DPTR,A
        lcall   delay1
        lcall   delay4
psw_loop3:
        lcall   psw_read
        jb      psw_bit,psw_cont1
        ; check press
        clr     count_bit
        djnz    wait_cnt,psw_loop2
        ; check 20 sec
        mov     DPTR,#portB
        mov     A,#3Fh  ; hook_relay OFF
        movx    @DPTR,A
        lcall   initial
        lcall   display_5
        ljmp    ring_loop2
        ; check ring again
psw_cont1:
        jb      psw_comp,psw_cont2
        ; check passward
        clr     count_bit
        djnz    wrong_cnt,psw_loop1
        ; check 2 times
psw_fail1:
        mov     DPTR,#portB
        mov     A,#3Fh  ; hook_relay OFF
        movx    @DPTR,A
        lcall   initial
        lcall   display_5
        ljmp    ring_loop2
        ; check ring again
psw_cont2:
        setb    TR0  ; allow interrupt
        lcall   delay1
        lcall   initial
        lcall   display_3
        mov     DPTR,#portB
        jnb     manual_bit,alway9
        mov     A,#3Bh
        sjmp    alway10
alway9: mov     A,#7Bh  ; sound2 ON
alway10:
        movx    @DPTR,A
        lcall   delay3
        lcall   delay4
        lcall   delay4
        lcall   delay4
        mov     DPTR,#portB
        jnb     manual_bit,alway11
        mov     A,#0BFh
        sjmp    alway12
alway11:
        mov     A,#0FFh 0; sound2 0FF
alway12:
        movx    @DPTR,A
        lcall   delay1
        lcall   delay4
        setb    count_bit
        ljmp    dev_loop1
psw_read:
        clr     thumb_S
        mov     B,#0h   ; delay select
        lcall   delay2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        djnz    B,$
        mov     DPTR,#thumb_IN ; port A
        movx    A,@DPTR        ; passward
        cpl     A
        mov     thumb_NUM,A ; num1,2
        setb    thumb_S
        mov     B,#0FFh
        djnz    B,$
        mov     DPTR,#thumb_IN ; port A
        movx    A,@DPTR        ; passward
        cpl     A
        mov     thumb_NUM+1,A; num3,4
        mov     R0,#psw_DATA
        mov     psw_cnt,#4
        ; password 4 values
psw_rd1:
        mov     tmout_cnt,#25h
        ; check NO.key 10 sec
wait_stb1:
        mov     tmout_cnt+1,#0
wait_stb2:
        mov     tmout_cnt+2,#0
wait_stb3:
        jb      stb_8870,stb_act1
        ; check press
        djnz    tmout_cnt+2,wait_stb3
        djnz    tmout_cnt+1,wait_stb2
        djnz    tmout_cnt,wait_stb1
        clr     psw_bit
        ret
stb_act1:
        jb      stb_8870,$      ; P1.4
        mov     A,in_8870       ; P1.0-P1.3
        anl     A,#0Fh
        cjne    A,#0Ah,psw_nzero
        mov     A,#0            ; 0 = 0Ah
psw_nzero:
        mov     @R0,A
        inc     R0
        djnz    psw_cnt,psw_rd1
        ; check 4 values
        mov     R0,#psw_DATA  ; 1st
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        lcall   initial
        mov     A,#80h ;address DDRAM1
        call    isplay_4
        call    elay2
        swap    A
        mov     psw_NUM,A
        inc     R0              ; 2nd
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        mov     A,#81h ;address DDRAM1
        lcall   display_4
        lcall   delay2
        orl     psw_NUM,A     ; num1,2
        inc     R0            ; 3rd
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        mov     A,#82h ;address DDRAM1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        lcall   display_4
        lcall   delay2
        swap    A
        mov     psw_NUM+1,A
        inc     R0              ; 4th
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        mov     A,#83h
display_4:
        lcall   delay2
        orl     psw_NUM+1,A : num3,4
        setb    psw_bit
        ; complete 4 values
        mov     A,psw_NUM
        cjne    A,thumb_NUM,psw_rd2
        mov     A,psw_NUM+1
        cjne    A,thumb_NUM+1,psw_rd2
        setb    psw_comp
        ret
psw_rd2:
        clr     psw_comp
        ret
dev_loop1:
        setb    TR0
        mov     wait_cnt,#2
dev_read:
        jb      count_bit,dev_loop2
        lcall   delay1
        lcall   initial
        lcall   display_5
        mov     DPTR,#portB
        jnb     manual_bit,alway13
        mov     A,#3Dh
        sjmp    alway14
alway13:
        mov     A,#7Dh ; sound1 ON
alway14:
        movx    @DPTR,A
        lcall   delay3
        lcall   delay4
        lcall   delay4
        lcall   delay4
        mov     DPTR,#portB
        jnb     manual_bit,alway15
        mov     A,#0BFh
        sjmp    alway16
alway15:
        mov     A,#0FFh   ; sound1 OFF
alway16:
        movx    @DPTR,A
        lcall   delay1
dev_loop2:
        clr     RS0
        clr     RS1
        mov     R0,#dev_DATA
        mov     dev_cnt,#4
        ; device 4 values
dev_read1:
        mov     tmout_cnt,#25h
        ; check 10 sec
wait_stb4:
        mov     tmout_cnt+1,#0
wait_stb5:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        djnz    B,$
        mov     DPTR,#thumb_IN ; port A
        movx    A,@DPTR         ; passward
        cpl     A
        mov     thumb_NUM,A ; num1,2
        setb    thumb_S
        mov     B,#0FFh
        djnz    B,$
        mov     DPTR,#thumb_IN ; port A
        movx    A,@DPTR         ; passward
        cpl     A
        mov     thumb_NUM+1,A: num3,4
        mov     R0,#psw_DATA
        mov     psw_cnt,#4
        ; passward 4 values
psw_rd1:
        mov     tmout_cnt,#25h
        ; check NO.key 10 sec
wait_stb1:
        mov     tmout_cnt+1,#0
wait_stb2:
        mov     tmout_cnt+2,#0
wait_stb3:
        jb      stb_8870,stb_act1
        ; check press
        djnz    tmout_cnt+2,wait_stb3
        djnz    tmout_cnt+1,wait_stb2
        djnz    tmout_cnt,wait_stb1
        clr     psw_bit
        ret
stb_act1:
        jb      stb_8870,$      ; P1.4
        mov     A,in_8870       ; P1.0-P1.3
        anl     A,#0Fh
        cjne    A,#0Ah,psw_nzero
        mov     A,#0            ; 0 = 0Ah
psw_nzero:
        mov     @R0,A
        inc     R0
        djnz    psw_cnt,psw_rd1
        ; check 4 values
        mov     R0,#psw_DATA  : 1st
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        lcall   initial
        mov     A,#80h ;address DDRAM1
        call    isplay_4
        call    elay2
        swap    A
        mov     psw_NUM,A
        inc     R0              ; 2nd
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        mov     A,#81h :address DDRAM1
        lcall   display_4
        lcall   delay2
        orl     psw_NUM,A       ; num1,2
        inc     R0              ; 3rd
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        mov     A,#82h ;address DDRAM1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        djnz    B,$
        mov     DPTR,#thumb_IN ; port A
        movx    A,@DPTR         ; passward
        cpl     A
        mov     thumb_NUM,A ; num1,2
        setb    thumb_S
        mov     B,#0FFh
        djnz    B,$
        mov     DPTR,#thumb_IN ; port A
        movx    A,@DPTR         ; passward
        cpl     A
        mov     thumb_NUM+1,A: num3,4
        mov     R0,#psw_DATA
        mov     psw_cnt,#4
        : passward 4 values
psw_rd1:
        mov     tmout_cnt,#25h
        ; check NO.key 10 sec
wait_stb1:
        mov     tmout_cnt+1,#0
wait_stb2:
        mov     tmout_cnt+2,#0
wait_stb3:
        jb      stb_8870.stb_act1
        : check press
        djnz    tmout_cnt+2,wait_stb3
        djnz    tmout_cnt+1,wait_stb2
        djnz    tmout_cnt,wait_stb1
        clr     psw_bit
        ret
stb_act1:
        jb      stb_8870,$      ; P1.4
        mov     A,in_8870       ; P1.0-P1.3
        anl     A,#0Fh
        cjne    A,#0Ah,psw_nzero
        mov     A,#0            ; 0 = 0Ah
psw_nzero:
        mov     @R0,A
        inc     R0
        djnz    psw_cnt,psw_rd1
        : check 4 values
        mov     R0,#psw_DATA  : 1st
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        lcall   initial
        mov     A,#80h ;address DDRAM1
        call    isplay_4
        call    elay2
        swap    A
        mov     psw_NUM,A
        inc     R0              ; 2nd
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        mov     A,#81h ;address DDRAM1
        lcall   display_4
        lcall   delay2
        orl     psw_NUM,A   ; num1,2
        inc     R0              : 3rd
        mov     A,@R0
        anl     A,#0Fh
        mov     R5,A
        mov     A,#82h ;address DDRAM1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
again:  lcall   delay1
        clr     count_bit
        dec     wait_cnt
        mov     A,wait_cnt
        jz      out
        ljmp    dev_read
out:    lcall   delay1
        mov     DPTR,#portB
        mov     A,#3Fh  ; hook_relay OFF
        movx    @DPTR,A
        setb    count_bit
        ljmp    ring_loop2
check_status:
        cjne    A,#0,again  ; check status
        clr     C
        mov     A,B
        dec     A
        mov     B,#8
        div     AB
        add     A,#ad_data2
        mov     R0,A
        mov     A,B
        inc     A
        mov     R3,A    ; R3 = B+1
        mov     A,@R0
loop5:  rrc     A
        djnz    R3,loop5
        jnc     no_working
working:
        lcall   delay1
        lcall   display_8
        mov     DPTR,#portB
        jnb     manual_bit,alway21
        mov     A,#2Fh
        sjmp    alway22
alway21:
        mov     A,#6Fh ; sound4 ON
alway22:
        movx    @DPTR,A
        lcall   delay3
        lcall   delay4
        mov     DPTR,#portB
        jnb     manual_bit,alway23
        mov     A,#0BFh
        sjmp    alway24
alway23:
        mov     A,#0FFh  ; sound4 OFF
alway24:
        movx    @DPTR,A
        lcall   delay1
        setb    count_bit
        ljmp    dev_loop1
no_working:
        lcall   delay1
        lcall   display_9
        mov     DPTR,#portB
        jnb     manual_bit,alway25
        mov     A,#1Fh
        sjmp    alway26
alway25:
        mov     A,#5Fh ; sound5 ON
alway26:
        movx    @DPTR,A
        lcall   delay3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
again:  lcall   delay1
        clr     count_bit
        dec     wait_cnt
        mov     A.wait_cnt
        jz      out
        ljmp    dev_read
out:    lcall   delay1
        mov     DPTR.#portB
        mov     A.#3Fh  ; hook_relay OFF
        movx    @DPTR,A
        setb    count_bit
        ljmp    ring_loop2
check_status:
        cjne    A,#0,again  ; check status
        clr     C
        mov     A,B
        dec     A
        mov     B,#8
        div     AB
        add     A,#ad_data2
        mov     R0,A
        mov     A,B
        inc     A
        mov     R3,A    ; R3 = B+1
        mov     A,@R0
loop5:  rrc     A
        djnz    R3,loop5
        jnc     no_working
working:
        lcall   delay1
        lcall   display_8
        mov     DPTR,#portB
        jnb     manual_bit,alway21
        mov     A,#2Fh
        sjmp    alway22
alway21:
        mov     A,#6Fh ; sound4 ON
alway22:
        movx    @DPTR,A
        lcall   delay3
        lcall   delay4
        mov     DPTR.#portB
        jnb     manual_bit,alway23
        mov     A,#0BFh
        sjmp    alway24
alway23:
        mov     A,#0FFh  ; sound4 OFF
alway24:
        movx    @DPTR,A
        lcall   delay1
        setb    count_bit
        ljmp    dev_loop1
no_working:
        lcall   delay1
        lcall   display_9
        mov     DPTR.#portB
        jnb     manual_bit,alway25
        mov     A,#1Fh
        sjmp    alway26
alway25:
        mov     A,#5Fh ; sound5 ON
alway26:
        movx    @DPTR,A
        lcall   delay3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        lcall   wr_i
        mov     A,#01h ;clear display
        lcall   wr_i
        ret
display_1:
        mov     DPTR,#LCD
        mov     A,#80h ;address DDRAM1
        movx    @DPTR.A
        lcall   wait
        clr     RS0
        clr     RS1
        mov     R6.#16
        mov     R7.#00
disp1:  mov     DPTR.#introduce1
        mov     A,R7
        movc    A.@A+DPTR
        lcall   wr_d
        inc     R7
        djnz    R6,disp1
        mov     DPTR.#LCD
        mov     A,#0C5h
        ;address DDRAM2
        movx    @DPTR.A
        lcall   wait
        mov     R6,#06
        mov     R7,#00
disp2:  mov     DPTR,#introduce2
        mov     A.R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp2
        ret
display_2:
        mov     DPTR.#LCD
        mov     A,#80h ;address DRAM1
        movx    @DPTR,A
        lcall   wait
        clr     RS0
        clr     RS1
        mov     R6,#9
        mov     R7,#00
disp3:  mov     DPTR.#introduce3
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        djnz    R6.disp3
        mov     DPTR,#LCD
        mov     A,#0C0h
        ;address DDRAM2
        movx    @DPTR.A
        lcall   wait
        mov     R6,#16
        mov     R7.#00
disp4:
        mov     DPTR,#introduce4
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        ret
display_3:
        mov     DPTR,#LCD
        mov     A,#80h ;address DDRAM1
        movx    @DPTR,A
        lcall   wait
        clr     RS0
        clr     RS1
        mov     R6,#15
        mov     R7,#00
disp5:  mov     DPTR,#introduce5
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        djnz    R6,disp5
        mov     DPTR,#LCD
        mov     A,#0C0h
        ;address DDRAM2
        movx    @DPTR,A
        lcall   wait
        mov     R6,#15
        mov     R7,#00
disp6:  mov     DPTR,#introduce6
        mov     A,R7
        movc    A,@A+DPTR
        lcallwr_d
        inc     R7
        lcall   wait
        djnz    R6,disp6
        ret
display_4:
        mov     DPTR,#LCD
        movx    @DPTR,A
        lcall   wait
        mov     A,R5
        mov     DPTR,#introduce7
        movc    A,@A+DPTR
        lcall   wr_d
        lcall   wait
        mov     A,R5
        ret
display_5:
        mov     DPTR,#LCD
        mov     A,#85h ;address DDRAM1
        movx    @DPTR,A
        lcall   wait
        clr     RS0
        clr     RS1
        mov     R6,#06
        mov     R7,#00
disp7:  mov     DPTR,#introduce8
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp7
        ret
display_6:
        mov     DPTR,#LCD
        movx    @DPTR,A
        lcall   wait
        clr     RS0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        clr     RS1
        mov     A,R5
        mov     DPTR,#introduce7
        movc    A,@A+DPTR
        lcall   wr_d
        lcall   wait
        mov     A,R5
        ret
display_7:
        mov     DPTR,#LCD
        mov     A,#84h ;address DDRAM1
        movx    @DPTR,A
        lcall   wait
        clr     RS0
        clr     RS1
        mov     R6,#08
        mov     R7,#00
disp8:  mov     DPTR,#introduce9
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp8
        mov     DPTR,#LCD
        mov     A,#0C0h
        ;address DDRAM2
        movx    @DPTR,A
        lcall   wait
        mov     R6,#16
        mov     R7,#00
disp9:  mov     DPTR,#introduce10
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp9
        ret
display_8:
        mov     DPTR,#LCD
        mov     A,#84h ;address DDRAM1
        movx    @DPTR,A
        lcall   wait
        clr     RS0
        clr     RS1
        mov     R6,#08
        mov     R7,#00
disp10: mov     DPTR,#introduce11
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp10
        mov     DPTR,#LCD
        mov     A,#0C0h
        ;address DDRAM2
        movx    @DPTR,A
        lcall   wait
        mov     R6,#16
        mov     R7,#00
disp11: mov     DPTR,#introduce10
        mov     A,R7
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp11
        ret
display_9:
        mov     DPTR,#LCD
        mov     A,#83h ;address DDRAM1
        movx    @DPTR,A
        lcall   wait
        clr     RS0
        clr     RS1
        mov     R6,#11
        mov     R7,#00
disp12: mov     DPTR,#introduce12
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp12
        mov     DPTR,#LCD
        mov     A,#0C0h
        ;address DDRAM2
        movx    @DPTR,A
        lcall   wait
        mov     R6,#16
        mov     R7,#00
disp13: mov     DPTR,#introduce10
        mov     A,R7
        movc    A,@A+DPTR
        lcall   wr_d
        inc     R7
        lcall   wait
        djnz    R6,disp13
        ret
introduce1:
        db 48h, 65h, 6Ch, 6Ch
        db 6Fh, 2Ch, 57h, 65h
        db 6Ch, 63h, 6Fh, 6Dh
        db 65h, 0A0h, 74h, 6Fh
        ;(Hello,Welcome to)
introduce2:
        db 53h, 59h, 53h, 54h
        db 45h, 4Dh
        ;(SYSTEM)
introduce3:
        db 50h, 72h, 65h, 73h
        db 73h, 0A0h, 74h, 68h
        db 65h
        ;(Press the)
introduce4:
        db 50h, 61h, 73h, 73h
        db 77h, 6Fh, 72h, 64h
        db 2Ch, 50h, 6Ch, 65h
        db 61h, 73h, 65h, 2Eh
        ;(Password,Please.)
introduce5:
        db 50h, 72h, 65h, 73h
        db 73h, 0A0h, 74h, 68h
        db 65h, 0A0h, 49h, 6Eh
        db 73h, 74h, 0B0h
        ;(Press the Inst-)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
introduce6:
        db 72h, 75h, 63h, 74h
        db 69h, 6Fh, 6Eh, 2Ch
        db 50h, 6Ch, 65h, 61h
        db 73h, 65h, 2Eh
        ;(ruction,Please.)
introduce7:
        db 30h, 31h, 32h, 33h
        db 34h, 35h, 36h, 37h
        db 38h, 39h, 0A0h, 2Ah
        db 23h
        ;(0,1,2,3,4,5,6,7,8,9, ,*,#)
introduce8:
        db 41h, 67h, 61h, 69h
        db 6Eh, 21h
        ;(Again!)
introduce9:
        db 43h, 6Fh, 6Dh, 70h
        db 6Ch, 65h, 74h, 65h
        ;(Complete)
introduce10:
        db 50h, 72h, 65h, 73h
        db 73h, 0A0h, 43h, 6Fh
        db 6Eh, 74h, 69h, 6Eh
        db 75h, 6Fh, 75h, 73h
        ;(Press Continuous)
introduce11:
        db 57h, 6Fh, 72h, 6Bh
        db 69h, 6Eh, 67h, 21h
        ;(Working!)
introduce12:
        db 4Eh, 4Fh, 0A0h, 57h
        db 6Fh, 72h, 6Bh, 69h
        db 6Eh, 67h, 21h
        ;(no Working!)
end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค.

ข้อมูลสำหรับไอซีเบอร์ 145142,8870, 14538, H11A1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC145412
MC145413
MC145512

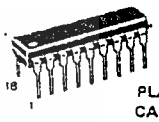
Advance Information

Pulse/Tone Repertory Dialer

Low Power Silicon-Gate CMOS

The MC145412/13 and MC145512 are silicon gate, monolithic CMOS integrated circuits which convert keyboard inputs into either pulse or DTMF outputs. They are packaged in a standard 18 pin (0.3" wide) plastic DIP.

- 3 x 4 or 4 x 4 Keyboard Compatibility Which Allows the Use of 2-of-7, 2-of-8, or Form A Type Keyboards
- MC145413 Adds Keyboard Selectable Pause Switch Function
- Single Pin Switchable Between DTMF, 10 pps and 20 pps
- 500 Hz Tone Signal Output in the Pulse Dialing Mode
- Memory Storage for Ten 18 Digit Numbers, Including Last Number Redial
- Uses 3.579545 MHz Colorburst Crystal
- Telephone Line Powered
- Silicon Gate CMOS Technology for 1.7-5.5 V Low Power Operation
- Stand Alone DTMF Dialer/Stand Alone Pulse Dialer
- Mute Output Used to Isolate Receiver from Dialing Output
- Memory Programming Options by Keyboard Configuration



PLASTIC
CASE 707

Ordering Information

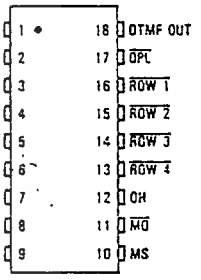
MC145 X X X X

P Plastic

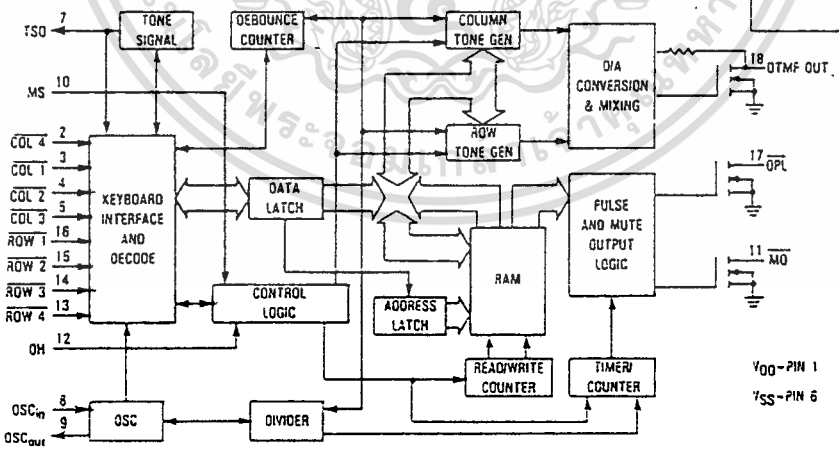
4 40/60 M/B Ratio

5 32/68 M/B Ratio

PIN ASSIGNMENT



BLOCK DIAGRAM



This document contains information on a new product. Specifications and information herein are subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2

ABSOLUTE MAXIMUM RATINGS (V_{SS} = 0 V)

Parameter	Symbol	Rating	Unit
DC Supply Voltage	V_{DD}	−0.5 to +8.0	V
Operating Temperature	T_A	−30 to +60	°C
Storage Temperature	T_{stg}	−65 to +150	°C
DC Current Drain Per Pin	I	10	mA
Maximum Voltage On Any Pin Relative to V_{SS} On Any Pin Relative to V_{DD}	 V_{in1} V_{in2}	 −0.5 +0.5	V

ELECTRICAL CHARACTERISTICS (T_A = −30 to 60°C, V_{DD} = 2.5 V, V_{SS} = 0 V, Unless Otherwise Noted)

Characteristics		Symbol	Min	Typ	Max	Unit
DC Supply Voltage	Pulse Mode DTMF Mode	V_{DD}	2.0 2.5	— —	5.5 5.5	V
Operating Current	Pulse Mode (MS = V_{DD}) DTMF Mode (MS = V_{SS})	I_{DD}	— —	0.25 1.0	0.7 2.0	mA
Memory Retention Voltage		V_{stby}	1.7	—	—	V
Memory Retention Current	(V_{DD} = 1.7 V) (V_{DD} = 2.5 V)	I_{stby}	— —	1.0 1.2	2.0 2.5	μA
Input Voltage, Row/Column/OH	"0" Level "1" Level	V_{IL} V_{IH}	— 0.8 V_{DD}	— —	0.2 V_{DD} —	V
Row/Column Input Impedance	To V_{DD} To V_{SS}	Z_{in}	— —	100 2	— —	kΩ
OH Pull-Up Resistance		R	—	50	—	kΩ
Input Capacitance (All Inputs)		C_{in}	—	10	—	pF
MS Pin Input Impedance		Z_{in}	50	200	—	kΩ
Output Sink Current	(V_{DD} = 2.5 V) TSO Pin $\overline{MO}$ Pin $\overline{OPL}$ Pin (V_{DD} = 4.0 V) $\overline{MO}$ Pin $\overline{OPL}$ Pin	I_{OL}	0.5 1.0 1.0 3.0 4.5	0.7 2.0 2.0 — —	— — — — —	mA
TSO Output Source Current (V_{out} = 2.0 V)		I_{OH}	0.5	0.7	—	mA
Output Leakage Current	$\overline{MO}$, $\overline{OPL}$ Pins	I_{lkg}	—	—	1.0	μA
DTMF Output Level Referenced to V_{DD}/2 (V_{DD} = 2.5 to 4.0 V, RL = 600 Ω to V_{DD})	Row Tone Column Tone	V_{out}	260 330	310 390	370 460	mV RMS
DTMF Output Tone Leakage (V_{DD} = 3.5, RL = 600 Ω, 300 to 4000 Hz)			—	—	−80	dBm
DTMF Output Tone Distortion (V_{DD} = 3.5, RL = 600 Ω, 300 to 4000 Hz)			—	—	5	%
Pre-Emphasis			1	2	2.5	dB
DTMF Output Leakage Current While Not Dialing Tones (V_{DD} = 2.5 V)			—	—	1.0	μA
DTMF Output Sink Current While Dialing Tones			20	—	—	μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING CHARACTERISTICS (T_A = 25°C, V_{DD} = 2.5 V, Osc. Freq. = 3.579545 MHz, Unless Otherwise Noted)

Characteristics		Symbol	Min	Typ	Max	Unit
Row/Column Scan Frequency		f	—	250	—	Hz
Key Debounce Time		t_{DB}	16	—	20	ms
DTMF Tone Duration for Keypad Dialing		t_{w1}	60	78	—	ms
DTMF Tone Duration for Memory Dialing		t_{w2}	90	102	110	ms
Inter-Digit Pause Time	DTMF (Memory Dialing)	t_{ID}	90	98	110	ms
	Pulse 10 pps		0.8	1.0	1.2	s
	20 pps		0.4	0.5	0.6	
MS Pin Scan Rate		t_{rms}	—	1	—	kHz
Make/Break Ratio (MS = Open or V_{DD})	MC145412/13	MBR	—	40/60	—	%
	MC145512		—	32/68	—	
Outpulsing Rate	MS = Open	f_{OPL}	—	10	—	pps
	MS = V_{DD}		—	20	—	
MUTE Output ($\overline{MO}$) Overlap Time		t_{MO}	—	2	—	ms
TSO Output Frequency		f_{TSO}	—	500	—	Hz
TSO Output Duration		t_{TSO}	35	—	40	ms
DTMF Cycle Time	(Memory Dialing)		—	5	—	tones/s
	(Keypad Dialing)		—	10	—	
DTMF Frequency Deviation			—	—	± 1.0	%
Predigit Mute	MC145412/13 Pulse 10 pps	t_d	—	40	—	ms
	20 pps		—	20	—	
	MC145512 Pulse 10 pps		—	32	—	
	20 pps		—	16	—	
	DTMF		—	1	—	

PIN DESCRIPTIONS

V_{DD}, V_{SS}—POWER SUPPLY (PIN 1, PIN 6)

DC power is supplied to the part on these two pins, with V_{DD} being the most positive. Permissible ranges are from 1.7 to 5.5 V.

MS—MODE SELECT (PIN 10)

The MS pin is a three state input for switching between DTMF, 10 pps, and 20 pps dialing modes. Mode selection is done during the first key entry debounce period after the dialer has completed a dialing sequence or has just come off hook. When this pin is not scanned it is high impedance.

This pin is a combination input and weak output. The input circuitry has the capability to determine each of these three states. When the pin is open the weak driver will be able to clock the pin at 1 kHz. The relationship between pin input voltage and operating mode is shown in Table 1 below.

Table 1. Mode Select Options

MS	Dialing Mode
V_{DD}	20 pps Pulse Dialing
Open	10 pps Pulse Dialing
V_{SS}	DTMF Dialing

OH-ON-HOOK (PIN 12)

Connecting the OH pin to V_{DD}, or allowing it to float sets the device in the on-hook mode. Connecting this pin to V_{SS} selects the off-hook mode. When in the on-hook mode, repertory memory can be programmed without a dialing output.

TSO—TONE SIGNAL OUTPUT (PIN 7)

TSO emits 500 Hz tone signals after valid key inputs are accepted providing audio feedback for key depressions, except when DTMF tones are generated. This pin also outputs a tone during on-hook programming.

DTMF OUT—DUAL TONE MULTIFREQUENCY OUTPUT (PIN 18)

When the MS pin is set to V_{SS} the DTMF OUT pin outputs tones corresponding to the row and column of the key depressed. Simultaneously depressing two or more keys in a single row (or column) will generate the corresponding row (or column) tone on 4 x 4 keypad mode only.

In pulse dialing mode (MS = V_{DD} or float) and during on-hook programming this pin is high impedance. While outputting tones, this pin has a dc bias at ($V_{DD} - V_{SS}$)/2. DTMF OUT is an open drain output requiring an external pull-up to V_{DD}. This pull-up resistor must satisfy the instantaneous current requirements of the internal feedback network in addition to the load applied to the pin.

$\overline{OPL}$—OUTPULSING (PIN 17)

This pin outputs pulses at 10 pps (MS is open) or 20 pps (MS = V_{DD}). The MC145412/13 have a make/break ratio of 40/60, while the MC145512 has a make/break ratio of 32/68. In the DTMF dialing mode (MS = V_{SS}), this output is high impedance. During on-hook programming this pin will not outpulse. This pin is an open drain N-channel output which pulls low to break the loop current.

$\overline{MO}$—MUTE OUTPUT (PIN 11)

The Mute Output is an open drain N-channel output that pulls to V_{SS} during $\overline{OPL}$ outpulsing and during off-hook key depressions and memory dialing in DTMF mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2

KEYBOARD INPUTS—(PINS 2, 3, 4, 5, 13, 14, 15, 16)

The keyboard inputs allow either a single contact (Class A) keyboard, or a standard 2-of-8 or 2-of-7 keyboard with V_{SS} tied to common. A valid key entry occurs when either a single row is tied to a single column, or a single row and column are simultaneously connected to V_{SS}. Connecting pin 2, $\overline{COL\ 4}$, to V_{DD} sets the part to 3 × 4 keyboard mode. Keyboard mode selection is performed during application of power.

Typical keyboard configurations are shown in Figure 1.

OSC_{in}, OSC_{out} (PIN 8, PIN 9)

A 3.579545 MHz crystal is required as the frequency reference for the on-chip oscillator. Crystal biasing is accomplished by an internal resistor and capacitors.

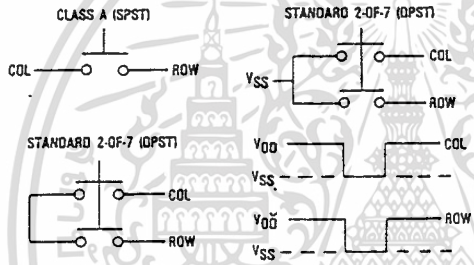


Figure 1. Keyboard Configurations

GENERAL DEVICE DESCRIPTION

The MC145412/MC145512 and the MC145413 provide users with switchable pulse and DTMF dialing functions. The MC145412/MC145512 change dialing modes via the MS pin. The MC145413 allows users to switch dialing modes via the keyboard in addition to the MS pin. All devices have 10 memories, LNR (last number redial) inclusive, each 18 digits long.

On application of power, there is a 64 ms initialization period during which the oscillator is enabled and the keyboard inputs are disabled. During initialization $\overline{COL\ 4}$ is scanned to set the keyboard mode. If the $\overline{COL\ 4}$ input is high (V_{DD}) the dialer is set to the 3 × 4 keypad mode, otherwise the 4 × 4 keypad mode is selected. Changing modes is not possible after this initialization period.

During normal dialing, the oscillator starts when a key is depressed. The key input is debounced for 32 ms. During this debounce period the RAM and dialing circuits are disabled, the mode select pin is scanned to determine the dialing mode (either 10 pps, 20 pps, or DTMF). After debounce, the keypad entry is checked and the input is latched into LNR memory followed by a stop code. This process continues until 18 digits have been entered. If a 19th digit is entered, it will over-write the first digit and will be followed by a stop code. When dialing, the device fetches data from memory until a stop code is encountered or 18 digits have been dialed.

During manual DTMF dialing, a minimum tone duration of 60 ms DTMF is output and will continuously output in 32 ms increments as long as the key is depressed. The DTMF OUT pin is designed to drive an external PNP transistor which can be used to modulate tip and ring voltage at the DTMF frequencies.

If the first key is for redial or recall, the device will respond accordingly, either redialing the last number entered, or recalling and dialing the number selected by a subsequent key depression. Responses to dialing sequences for 4 × 4 keyboards are shown in Figure 2, and 3 × 4 keyboard responses are shown in Figure 3.

The MC145412 series can be configured with an external battery to provide memory retention power and allow on-hook programming of the repertory memory. If the part is in the on-hook mode and a key is depressed, the oscillator will start and the key entry will be stored in the last number redial memory. Dialing outputs will not be activated while the device is in the on-hook condition. Dialing inputs will be stored in last number redial memory, as during off-hook operation. After the number has been entered in the on-hook mode, it can be stored in repertory memory. For the 4 × 4 keyboard, pressing the STORE key (* for 3 × 4 keyboard), followed by a digit (1 through 9) will store the number in the repertory memory location specified by the digit.

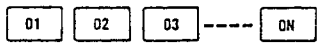
The RECALL key for the 4 × 4 keypad is used to recall and dial numbers stored in the repertory memory. The digit immediately following the RECALL key designates the memory location of the number to be auto-dialed. For the 4 × 4 keyboard, a last number redial can be accomplished if the RED/P key ($\overline{COL\ 4}$, $\overline{ROW\ 1}$) is the first key depressed after an on-hook to off-hook transition. Otherwise the RED/P key will effect a 4 second pause. If the pulse mode is selected, redial can be accomplished if the first key depressed on a transition to off-hook is #. For the 3 × 4 keyboard, redial occurs if the first key depressed is *,0.

The PAUSE key ($\overline{COL\ 4}$, $\overline{ROW\ 2}$) for the MC145412/MC145512 will cause a 4 second pause. The PAUSE/S key ($\overline{COL\ 4}$, $\overline{ROW\ 2}$) is a feature offered on the MC145413. Depressing this key will cause a 4 second delay, and will switch dialing modes. PAUSE (and PAUSE/S) is stored in memory for pauses (and mode switching) during auto-dialing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

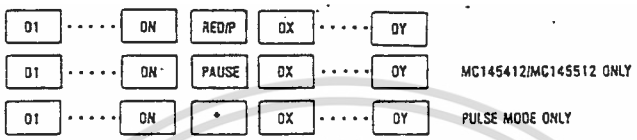
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. MANUAL DIALING—OFF-HOOK (PULSE OF DTMF MODE)



ALL DIGITS ENTERED WILL BE STORED IN THE LAST NUMBER REDIAL REGISTER. PRESSING * OR # WILL DIAL OUT THE DTMF SIGNAL IN TONE MODE ONLY.

2. MANUAL DIALING WITH AUTO ACCESS PAUSE—OFF-HOOK (PULSE OR DTMF MODE).



THE AUTO ACCESS PAUSE WILL NOT OCCUR DURING MANUAL DIALING IN DTMF MODE. IT IS RETRIEVED DURING RECALL OR REDIAL.

3. STORING NUMBERS INTO MEMORY—ON-HOOK/OFF-HOOK (PULSE OR DTMF MODE)

THIS OPERATION TRANSFERS THE DIGITS 01 TO ON FROM THE LAST NUMBER REDIAL REGISTER TO AN ADDRESS SPACE SPECIFIED BY "A". DIALING OUTPUTS ARE NOT ACTIVATED DURING ON-HOOK PROGRAMMING.

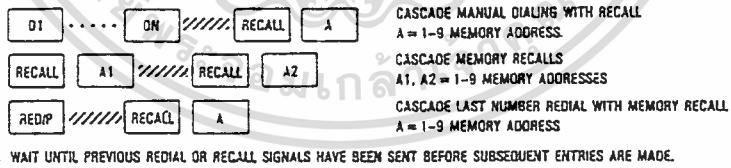
4. MEMORY REDIAL—OFF-HOOK (PULSE OR DTMF MODE)

5. LAST NUMBER REDIAL—OFF-HOOK (PULSE OR DTMF MODE)

REDIALS THE NUMBER THAT WAS PREVIOUSLY ENTERED INTO THE LAST NUMBER REDIAL REGISTER.

6. PULSE-TO-TONE MODE SWITCH—OFF-HOOK (PULSE OR DTMF MODE)

7. CASCADED DIALING—OFF-HOOK (PULSE OR DTMF MODE)



////// WAIT UNTIL PREVIOUS REDIAL OR RECALL SIGNALS HAVE BEEN SENT BEFORE SUBSEQUENT ENTRIES ARE MADE.

8. SIGNALING * AND # TONES—OFF-HOOK (DTMF MODE ONLY)

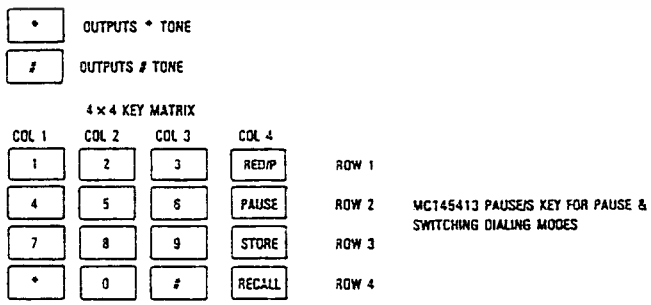
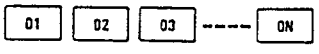


Figure 2. 4 × 4 Keyboard Dialing Sequences

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

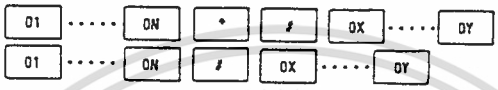
2

1. MANUAL DIALING—OFF-HOOK (PULSE OF DTMF MODE)



ALL KEY ENTRIES, EXCEPT * AND #, WILL BE STORED IN THE LAST NUMBER REDIAL REGISTER. PRESSING * OR # WILL NOT DIAL OUT THE DTMF SIGNAL IN TONE MODE. FOR SIGNALING, * OR # SHOULD BE PRESSED TWICE.

2. MANUAL DIALING WITH AUTO ACCESS PAUSE—OFF-HOOK (PULSE OR DTMF MODE)



THE AUTO ACCESS PAUSE WILL NOT OCCUR ON MANUAL DIALING IN DTMF MODE. IT CAN ONLY BE RETRIEVED DURING RECALL OR REDIAL.

3. STORING NUMBERS INTO MEMORY—ON-HOOK (PULSE OR DTMF MODE)

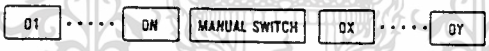
THIS OPERATION TRANSFERS THE DIGITS 01 TO ON FROM THE LAST NUMBER REDIAL REGISTER TO AN ADDRESS SPACE SPECIFIED BY "A".

4. MEMORY REDIAL—OFF-HOOK (PULSE OR DTMF MODE)

5. LAST NUMBER REDIAL—OFF-HOOK (PULSE OR DTMF MODE)

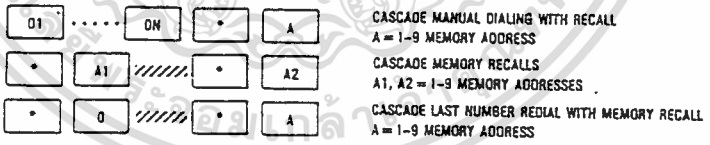
THIS OPERATION REDIALS THE LAST NUMBER ENTERED OFF-HOOK AND RETRIEVES DATA FROM MEMORY ADDRESS 0.

6. PULSE-TO-TONE AND TONE-TO-PULSE SWITCHING—OFF-HOOK (PULSE OR DTMF MODE)



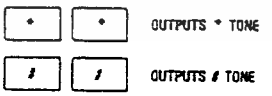
MODE SELECT (MS) PIN HAS TO BE MANUALLY SWITCHED TO DETERMINE THE DIALING MODE. DIALING MODE SELECTION WITH MANUAL SWITCH IS NOT PROGRAMMED INTO THE LAST NUMBER REDIAL MEMORY.

7. CASCADED DIALING—OFF-HOOK (PULSE OR DTMF MODE)



////////// WAIT UNTIL PREVIOUS REDIAL OR RECALL SIGNALS HAVE BEEN SENT BEFORE SUBSEQUENT ENTRIES ARE MADE.

8. SIGNALING * AND # TONES—OFF-HOOK (DTMF MODE ONLY)



3 × 4 KEY MATRIX

COL 1	COL 2	COL 3	
1	2	3	ROW 1
4	5	6	ROW 2
7	8	9	ROW 3
*	0	#	ROW 4

Figure 3. 3 × 4 Keyboard Dialing Sequences

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

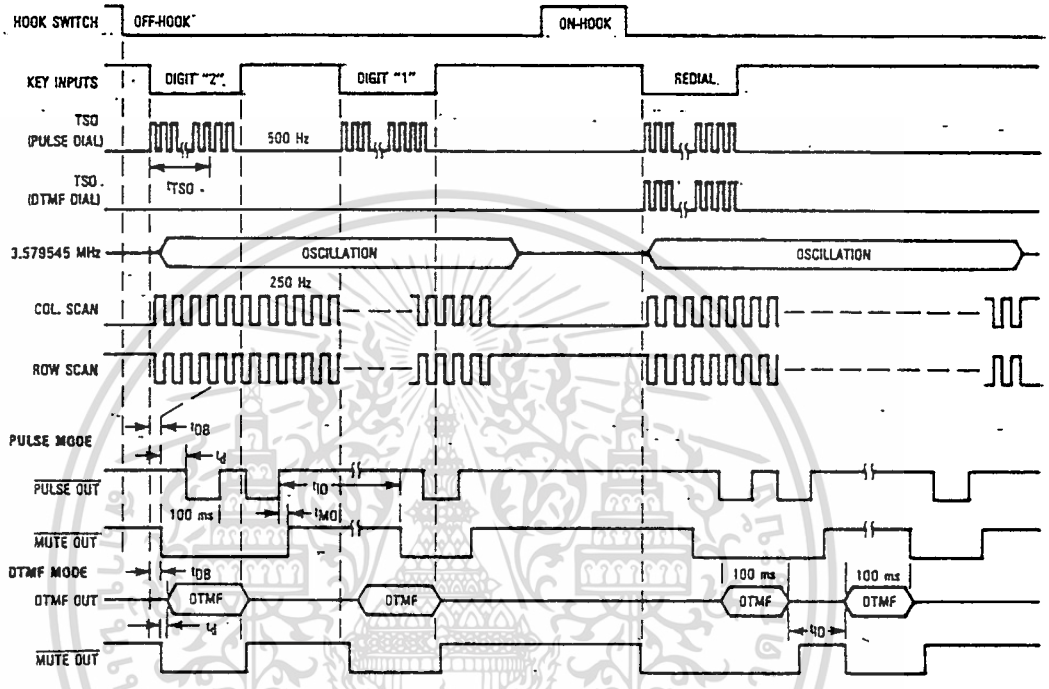


Figure 4. Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISO²-CMOS MT8870D/MT8870D-1
Integrated DTMF Receiver

ISSUE 3 May1995

Features
- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

Applications
- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DC/DC-1	18 Pin Ceramic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
MT8870DT/DT-1	20 Pin TSSOP

-40 °C to +85 °C

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

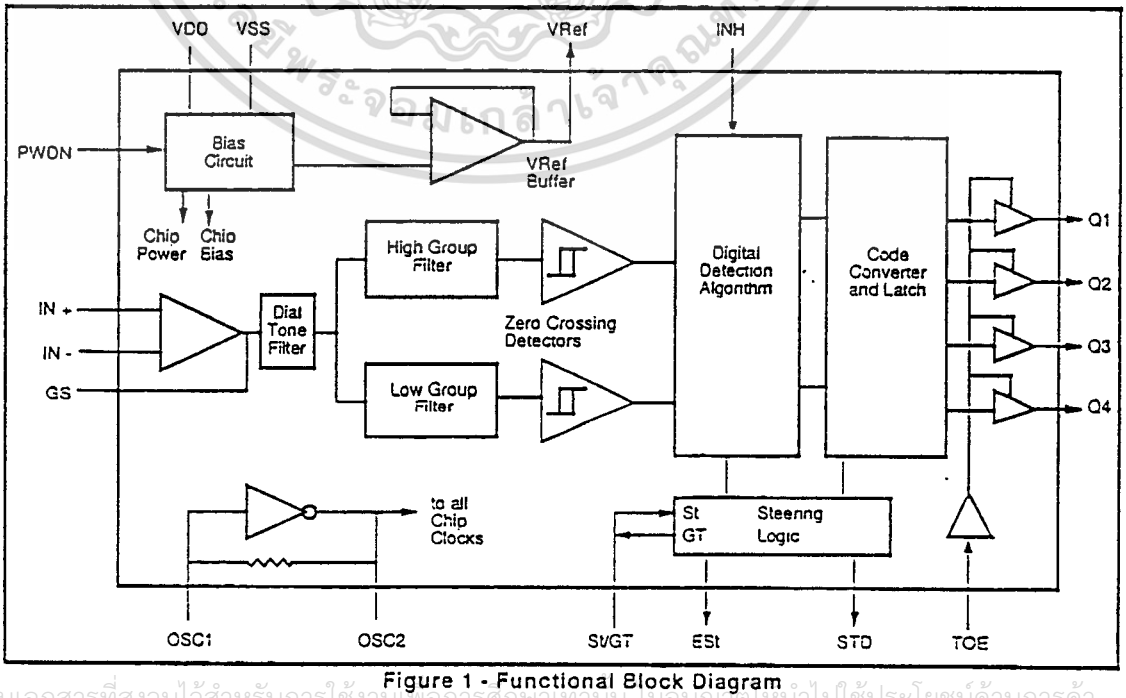


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

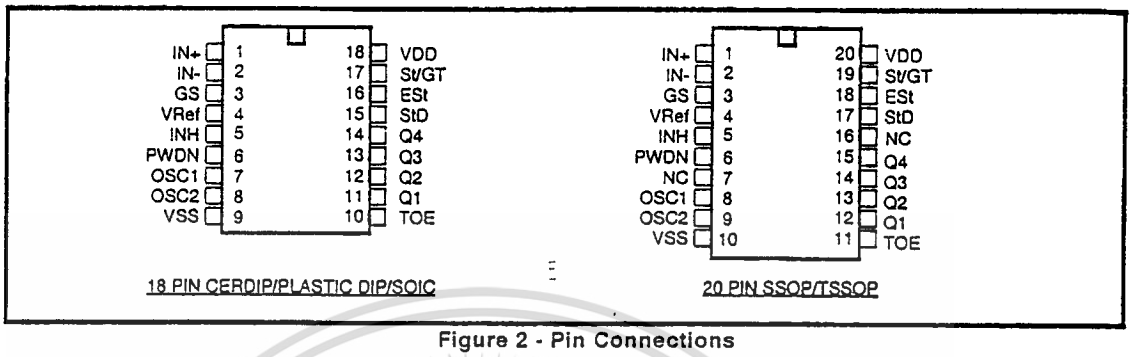


Figure 2 - Pin Connections

Pin Description

Pin #		Name	Description
18	20		
1	1	IN+	**Non-Inverting Op-Amp (Input).**
2	2	IN-	**Inverting Op-Amp (Input).**
3	3	GS	**Gain Select.** Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V_{Ref}	**Reference Voltage (Output).** Nominally $V_{DD}/2$ is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	**Inhibit (Input).** Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	**Power Down (Input).** Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	**Clock (Input).**
8	9	OSC2	**Clock (Output).** A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V_{SS}	**Ground (Input).** 0V typical.
10	11	TOE	**Three State Output Enable (Input).** Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	**Three State Data (Output).** When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	**Delayed Steering (Output).** Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V_{TSt}.
16	18	ESt	**Early Steering (Output).** Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
17	19	St/GT	**Steering Input/Guard time (Output) Bidirectional.** A voltage greater than V_{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V_{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	20	V_{DD}	**Positive power supply (Input).** +5V typical.
	7, 16	NC	No Connection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440, Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

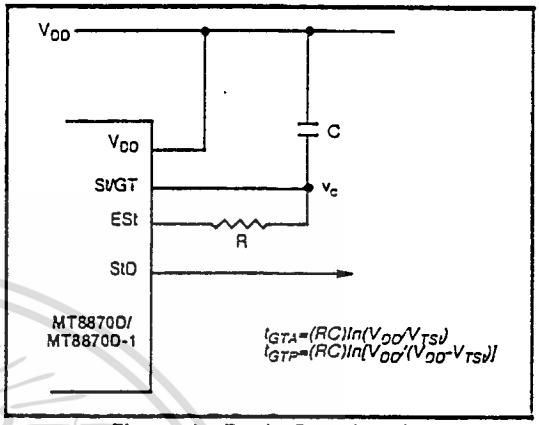


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (ESt) output will go to an active state. Any subsequent loss of signal condition will cause ESt to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ESt. A logic high on ESt causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

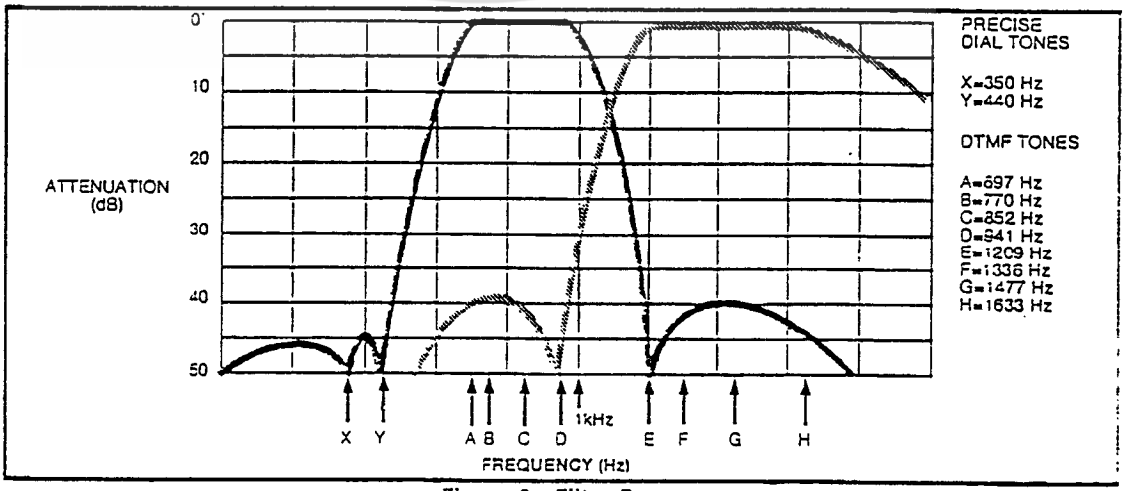


Figure 3 - Filter Response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

condition is maintained (ESt remains high) for the validation period (t_{GTP}). v_c reaches the threshold (V_{TSt}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD}. GT continues to drive high as long as ESt remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC}=t_{DP}+t_{GTP}$$
$$t_{ID}=t_{DA}+t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 µF is recommended for most applications, leaving R to be selected by the designer.

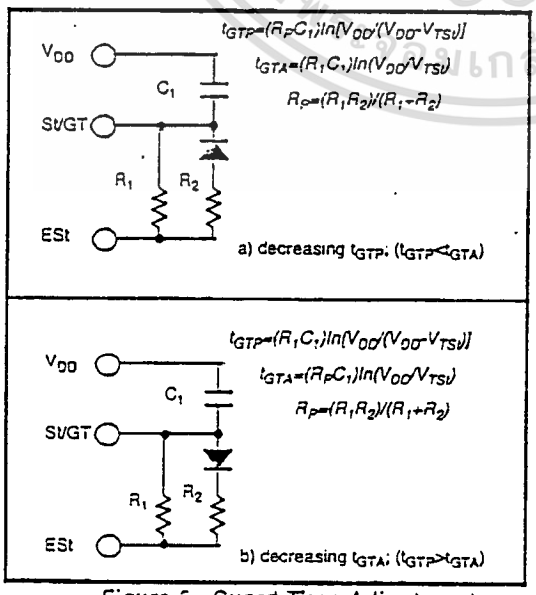


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	ESt	Q_4	Q_3	Q_2	Q_1
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	X	H	1	1	0	1
B	H	X	H	1	1	1	0
C	H	X	H	1	1	1	1
D	H	X	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table
L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
X = DON'T CARE

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $^1/_2V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5.

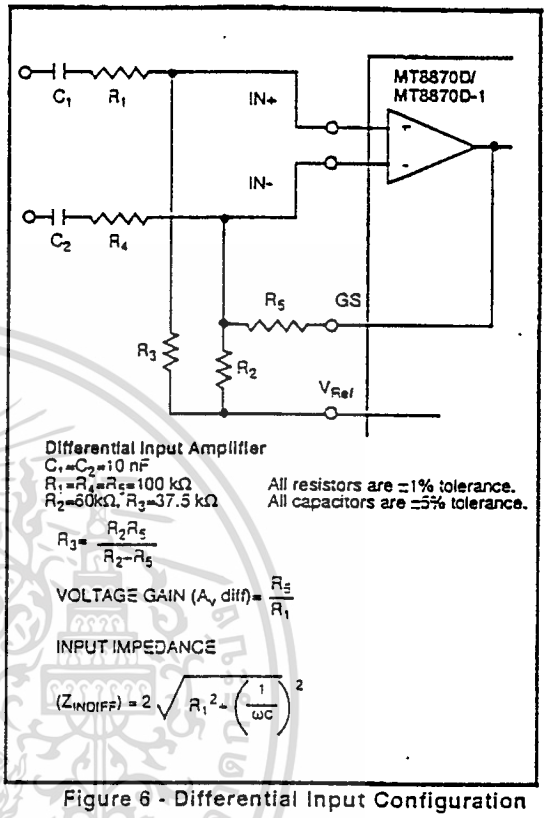


Figure 6 - Differential Input Configuration

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fasnion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

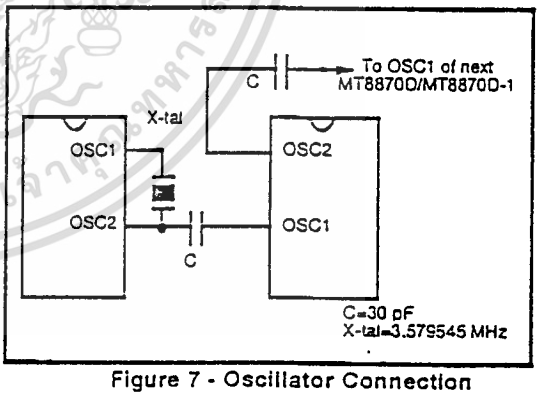


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	±0.2%

Table 2. Recommended Resonator Specifications

Note: Qm=quality factor of RLC model, i.e., $1/2\Pi fR1C1$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R_1 and R_2 to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

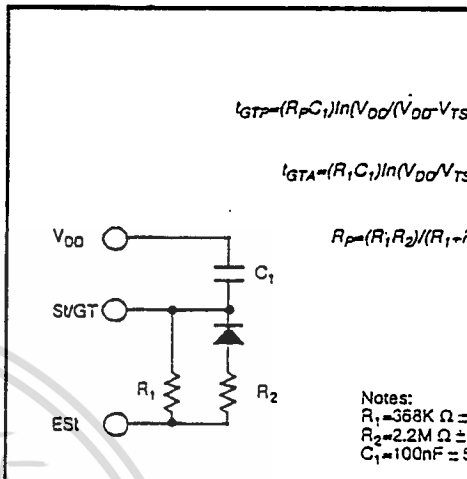


Figure 8 - Non-Symmetric Guard Time Ci

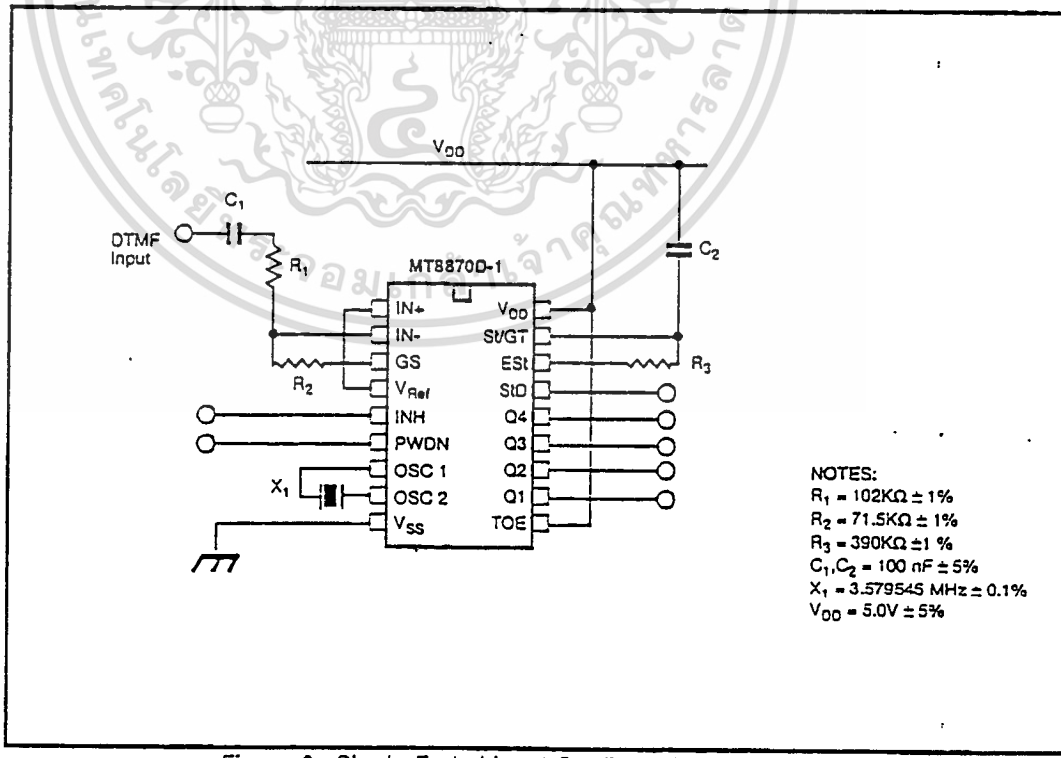


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings†

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V_{DD}		7	V
2	Voltage on any pin	V_I	V_{SS}-0.3	V_{DD}+0.3	V
3	Current at any pin (other than supply)	I_I		10	mA
4	Storage temperature	T_{STG}	-65	+150	°C
5	Package power dissipation	P_D		500	mW

† Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.
Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ‡	Max	Units	Test Conditions
1	DC Power Supply Voltage	V_{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T_O	-40		+85	°C	
3	Crystal/Clock Frequency	fc		3.579545		MHz	
4	Crystal/Clock Freq.Tolerance	Δfc		±0.1		%	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics - V_{DD}=5.0V± 5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C, unless otherwise stated.

		Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	SUPPLY	Standby supply current	I_{DDQ}		10	25	μA	PWDN=V_{DD}
2		Operating supply current	I_{DD}		3.0	9.0	mA	
3		Power consumption	P_O		15		mW	fc=3.579545 MHz
4	INPUTS	High level input	V_{IH}	3.5			V	V_{DD}=5.0V
5		Low level input voltage	V_{IL}			1.5	V	V_{DD}=5.0V
6		Input leakage current	I_{IH}/I_{IL}		0.1		μA	V_{IN}=V_{SS} or V_{DD}
7		Pull up (source) current	I_{SO}		7.5	20	μA	TOE (pin 10)=0, V_{DD}=5.0V
8		Pull down (sink) current	I_{SI}		15	45	μA	INH=5.0V, PWDN=5.0V, V_{DD}=5.0V
9		Input impedance (IN+, IN-)	R_{IN}		10		MΩ	@ 1 kHz
10		Steering threshold voltage	V_{TSt}	2.2	2.4	2.5	V	V_{DD} = 5.0V
11	OUTPUTS	Low level output voltage	V_{OL}			V_{SS}+0.03	V	No load
12		High level output voltage	V_{OH}	V_{DD}-0.03			V	No load
13		Output low (sink) current	I_{OL}	1.0	2.5		mA	V_{OUT}=0.4 V
14		Output high (source) current	I_{OH}	0.4	0.8		mA	V_{OUT}=4.6 V
15		V_{Ref} output voltage	V_{Ref}	2.3	2.5	2.7	V	No load, V_{DD} = 5.0V
16		V_{Ref} output resistance	R_{OR}		1		kΩ	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Operating Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C ,unless otherwise stated.

Gain Setting Amplifier

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	Input leakage current	I_{IN}			100	nA	$V_{SS} \le V_{IN} \le V_{DD}$
2	Input resistance	R_{IN}	10			MΩ	
3	Input offset voltage	V_{OS}			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	0.75 V ≤ V_{IN} ≤ 4.25 V biased at V_{Ref} =2.5 V
6	DC open loop voltage gain	A_{VOL}	32			dB	
7	Unity gain bandwidth	f_C	0.30			MHz	
8	Output voltage swing	V_O	4.0			V_{pp}	Load ≥ 100 kΩ to V_{SS} @ GS
9	Maximum capacitive load (GS)	C_L			100	pF	
10	Resistive load (GS)	R_L			50	kΩ	
11	Common mode range	V_{CM}	2.5			V_{pp}	No Load

MT8870D AC Electrical Characteristics - V_{DD}=5.0V ±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ‡	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
			27.5		869	mV_{RMS}	1,2,3,5,6,9
2	Negative twist accept				8	dB	2,3,6,9,12
3	Positive twist accept				8	dB	2,3,6,9,12
4	Frequency deviation accept		±1.5% ± 2 Hz				2,3,5,9
5	Frequency deviation reject		±3.5%				2,3,5,9
6	Third tone tolerance			-16		dB	2,3,4,5,9,10
7	Noise tolerance			-12		dB	2,3,4,5,7,9,10
8	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

‡ Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

*NOTES
1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by ±1.5 %± 2 Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) ± 2 %.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D-1 AC Electrical Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ‡	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at V_{DD}=5.0V 1,2,3,5,6,9
			21.8		869	mV_{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at V_{DD}=5.0V 1,2,3,5,6,9
			10.9			mV_{RMS}	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		±1.5%± 2 Hz				2,3,5,9
6	Frequency deviation reject		±3.5%				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

‡ Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

*NOTES
1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by ±1.5 %± 2 Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) ± 2 %.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ To ≤ +85°C , using Test Circuit shown in Figure 10.

		Characteristics	Sym	Min	Typ‡	Max	Units	Conditions
1	TIMING	Tone present detect time	t_{DP}	5	11	14	ms	Note 1
2		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
3		Tone duration accept	t_{REC}			40	ms	Note 2
4		Tone duration reject	$t_{\overline{REC}}$	20			ms	Note 2
5		Interdigit pause accept	t_{ID}			40	ms	Note 2
6		Interdigit pause reject	t_{DO}	20			ms	Note 2
7	OUTPUTS	Propagation delay (St to Q)	t_{PQ}		8	11	µs	TOE=V_{DD}
8		Propagation delay (St to StD)	t_{PStD}		12	16	µs	TOE=V_{DD}
9		Output data set up (Q to StD)	t_{QStD}		3.4		µs	TOE=V_{DD}
10		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 kΩ, 50 pF
11		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 kΩ, 50 pF
12	PDWN	Power-up time	t_{PU}		30		ms	Note 3
13		Power-down time	t_{PD}		20		ms	
14	CLOCK	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	t_{LHCL}			110	ns	Ext. clock
16		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
17		Clock input duty cycle	DC_{CL}	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	C_{LO}			30	pF	

‡ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

*NOTES:
1. Used for guard-time calculation purposes only.
2. These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
3. With valid tone present at input, t_{PU} equals time from PDWN going low until ESt going high.

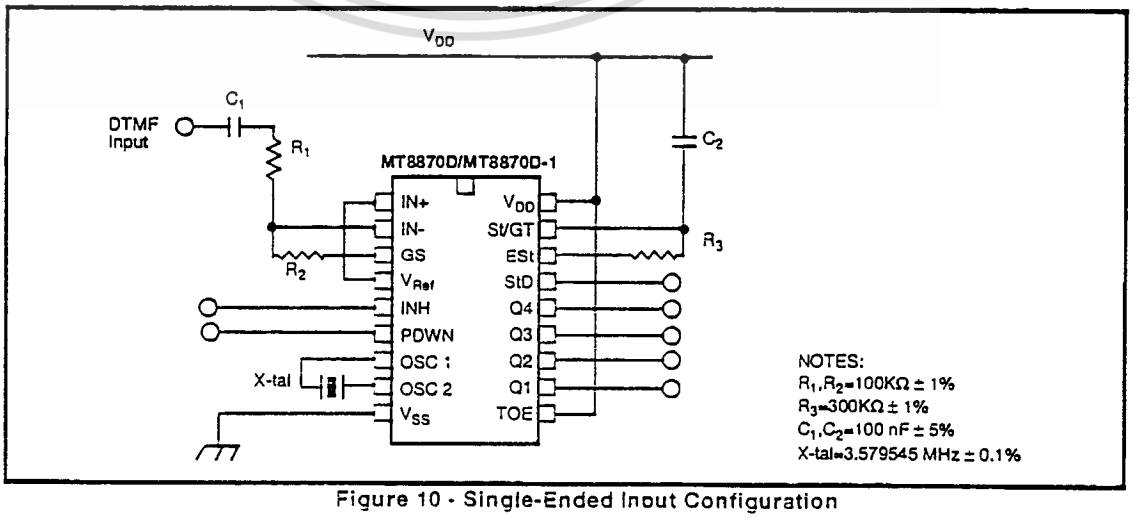
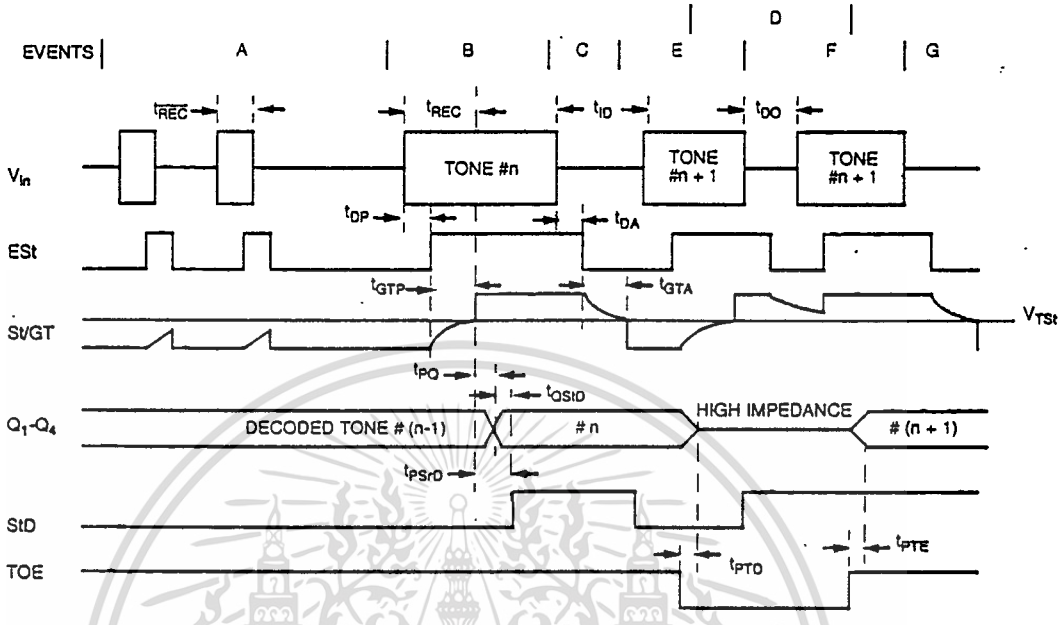


Figure 10 - Single-Ended Inout Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



EXPLANATION OF EVENTS

A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.

B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS

C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMIAN LATCHED UNTIL NEXT VALID TONE.

D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.

E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).

F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.

G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

V_{In}	DTMF COMPOSITE INPUT SIGNAL.
ESt	EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
St/GT	STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
Q_1-Q_4	4-BIT DECODED TONE OUTPUT.
StD	DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
TOE	TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
$t_{\overline{REC}}$	MAXIMUM DTMF SIGNAL DURATION NOT DETECED AS VALID
t_{REC}	MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION
t_{ID}	MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
t_{DO}	MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
t_{DP}	TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
t_{DA}	TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
t_{GTP}	GUARD TIME, TONE PRESENT.
t_{GTA}	GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

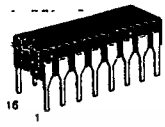
MOTOROLA

MC14538B

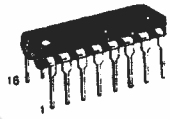
DUAL PRECISION RETRIGGERABLE/RESETTABLE MONOSTABLE MULTIVIBRATOR

The MC14538B is a dual, retriggerable, resettable monostable multivibrator. It may be triggered from either edge of an input pulse, and produces an accurate output pulse over a wide range of widths, the duration and accuracy of which are determined by the external timing components, C_X and R_X.

- Unlimited Rise and Fall Time Allowed on the A Trigger-Input
- Pulse Width Range = 10 μs to 10 s
- Latched Trigger Inputs
- Separate Latched Reset Inputs
- 3.0 Vdc to 18 Vdc Operational Limits
- Triggerable from Positive (A Input) or Negative-Going Edge (B-Input)
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin-for-pin Compatible with MC14528B and CD4528B (CD4098)
- Use the MC54/74HC4538A for Pulse Widths Less Than 10 μs with Supplies Up to 6 V.



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648

DW SUFFIX
SOIC
CASE 751G

ORDERING INFORMATION

MC14XXXBCP - Plastic
MC14XXXBCL - Ceramic
*MC14XXXBDW - SOIC

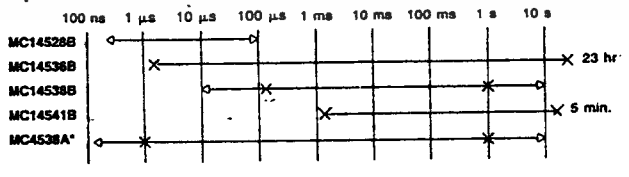
T_A = −55° to 125°C for all packages.

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V_{DD}	DC Supply Voltage	−0.5 to +18.0	V
V_{in}, V_{out}	Input or Output Voltage (DC or Transient)	−0.5 to V_{DD} +0.5	V
I_{in}, I_{out}	Input or Output Current (DC or Transient), per Pin	±10	mA
P_D	Power Dissipation, per Package†	500	mW
T_{stg}	Storage Temperature	−65 to +150	°C
T_L	Lead Temperature (8-Second Soldering)	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur.
†Temperature Derating: Plastic "P and D/DW" Packages: − 7.0 mW/°C From 65°C To 125°C
Ceramic "L" Packages: − 12.mW/°C From 100°C To 125°C

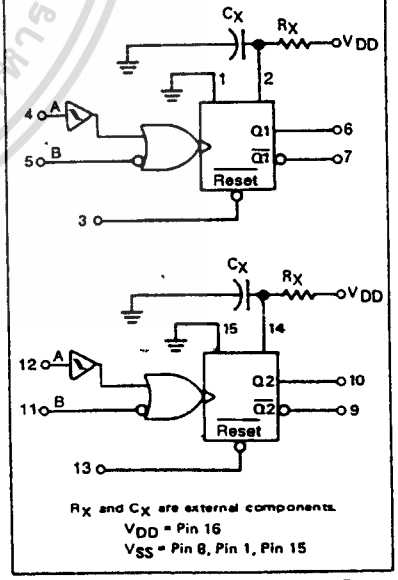
ONE-SHOT SELECTION GUIDE



*LIMITED OPERATING VOLTAGE (2-6V)

Total Output Pulse Width Range
Recommended Pulse Width Range

BLOCK DIAGRAM



R_X and C_X are external components.
V_{DD} = Pin 16
V_{SS} = Pin 8, Pin 1, Pin 15

*Consult factory for possible "D" suffix SOIC Case 751B.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V_{DD} Vdc	−55°C Min	−55°C Max	25°C Min	25°C Typ #	25°C Max	125°C Min	125°C Max	Unit
Output Voltage "0" Level V_{in} = V_{DD} or 0	V_{OL}	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
"1" Level V_{in} = 0 or V_{DD}	V_{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage "0" Level (V_O = 4.5 or 0.5 Vdc)	V_{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
(V_O = 9.0 or 1.0 Vdc)		10	—	3.0	—	4.50	3.0	—	3.0	
(V_O = 13.5 or 1.5 Vdc)		15	—	4.0	—	6.75	4.0	—	4.0	
"1" Level (V_O = 0.5 or 4.5 Vdc)	V_{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	Vdc
(V_O = 1.0 or 9.0 Vdc)		10	7.0	—	7.0	5.50	—	7.0	—	
(V_O = 1.5 or 13.5 Vdc)		15	11	—	11	8.25	—	11	—	
Output Drive Current Source (V_{OH} = 2.5 Vdc)	I_{OH}	5.0	−3.0	—	−2.4	−4.2	—	−1.7	—	mAdc
(V_{OH} = 4.6 Vdc)		5.0	−0.64	—	−0.51	−0.88	—	−0.36	—	
(V_{OH} = 9.5 Vdc)		10	−1.6	—	−1.3	−2.25	—	−0.9	—	
(V_{OH} = 13.5 Vdc)		15	−4.2	—	−3.4	−8.8	—	−2.4	—	
Sink (V_{OL} = 0.4 Vdc)	I_{OL}	5.0	0.64	—	0.51	0.88	—	0.36	—	mAdc
(V_{OL} = 0.5 Vdc)		10	1.6	—	1.3	2.25	—	0.9	—	
(V_{OL} = 1.5 Vdc)		15	4.2	—	3.4	8.8	—	2.4	—	
Input Current, Pin 2 or 14	I_{in}	15	—	±0.05	—	±0.00001	±0.05	—	±0.5	μAdc
Input Current, Other Inputs	I_{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μAdc
Input Capacitance, Pin 2 or 14	C_{in}	—	—	—	—	25	—	—	—	pF
Input Capacitance, Other Inputs (V_{in} = 0)	C_{in}	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package) Q = Low, $\bar{Q}$ = High	I_{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μAdc
		10	—	10	—	0.010	10	—	300	
		15	—	20	—	0.015	20	—	600	
Quiescent Current, Active State (Both) (Per Package) Q = High, $\bar{Q}$ = Low	I_{DD}	5.0	—	2.0	—	0.04	0.20	—	2.0	mAdc
		10	—	2.0	—	0.08	0.45	—	2.0	
		15	—	2.0	—	0.13	0.70	—	2.0	
**Total Supply Current at an external load capacitance (C_L) and at external timing network (R_X, C_X)	I_T	5.0	$I_T = (3.5 \times 10^{-2}) R_X C_X f + 4 C_X f + 1 \times 10^{-5} C_L f$							
		10	$I_T = (8.0 \times 10^{-2}) R_X C_X f + 9 C_X f + 2 \times 10^{-5} C_L f$							
			$I_T = (1.25 \times 10^{-1}) R_X C_X f + 12 C_X f + 3 \times 10^{-5} C_L f$ where: I_T in μA (one monostable switching only), C_X in μF, C_L in pF, R_X in k ohms, and f in Hz is the input frequency.						

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

**The formulas given are for the typical characteristics only at 25°C.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \leq (V_{in}$ or $V_{out}) \leq V_{DD}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

SWITCHING CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V_{DD} Vdc	All Types Min	Typ #	Max	Unit
Output Rise Time	t_{TLH}					ns
t_{TLH} = (1.35 ns/pF) C_L + 33 ns		5.0	–	100	200	
t_{TLH} = (0.60 ns/pF) C_L + 20 ns		10	–	50	100	
t_{TLH} = (0.40 ns/pF) C_L + 20 ns		15	–	40	80	
Output Fall Time	t_{THL}					ns
t_{THL} = (1.35 ns/pF) C_L + 33 ns		5.0	–	100	200	
t_{THL} = (0.60 ns/pF) C_L + 20 ns		10	–	50	100	
t_{THL} = (0.40 ns/pF) C_L + 20 ns		15	–	40	80	
Propagation Delay Time	t_{PLH}, t_{PHL}					ns
A or B to Q or $\overline{Q}$						
t_{PLH}, t_{PHL} = (0.90 ns/pF) C_L + 255 ns		5.0	–	300	600	
t_{PLH}, t_{PHL} = (0.36 ns/pF) C_L + 132 ns		10	–	150	300	
t_{PLH}, t_{PHL} = (0.26 ns/pF) C_L + 87 ns		15	–	100	220	
$\overline{Reset}$ to Q or $\overline{Q}$						ns
t_{PLH}, t_{PHL} = (0.90 ns/pF) C_L + 205 ns		5.0	–	250	500	
t_{PLH}, t_{PHL} = (0.36 ns/pF) C_L + 107 ns		10	–	125	250	
t_{PLH}, t_{PHL} = (0.26 ns/pF) C_L + 82 ns		15	–	95	190	
Input Rise and Fall Times	t_r, t_f					µs
$\overline{Reset}$		5	–	–	15	
		10	–	–	5	
		15	–	–	4	
B Input		5	–	300	1.0	ms
		10	–	1.2	0.1	
		15	–	0.4	0.05	
A Input		5	No Limit			–
		10				
		15				
Input Pulse Width	t_{WH}, t_{WL}	5.0	170	85	–	ns
A, B, or $\overline{Reset}$		10	90	45	–	
		15	80	40	–	
Retrigger Time	t_{rr}	5.0	0	–	–	ns
		10	0	–	–	
		15	0	–	–	
Output Pulse Width — Q or $\overline{Q}$	T					µs
Refer to Figures 8 and 9						
C_X = 0.002 µF, R_X = 100 kΩ		5.0	198	210	230	
		10	200	212	232	
		15	202	214	234	
C_X = 0.1 µF, R_X = 100 kΩ		5.0	9.3	9.86	10.5	ms
		10	9.4	10	10.6	
		15	9.5	10.14	10.7	
C_X = 10 µF, R_X = 100 kΩ		5.0	0.91	0.965	1.03	s
		10	0.92	0.98	1.04	
		15	0.93	0.99	1.06	
Pulse Width Match between circuits in the same package. C_X = 0.1 µF, R_X = 100 kΩ	$\frac{100(T_1 - T_2)}{T_1}$	5.0	–	±1.0	±5.0	%
		10	–	±1.0	±5.0	
		15	–	±1.0	±5.0	

*The formulas given are for the typical characteristics only at 25°C.

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

OPERATING CONDITIONS

External Timing Resistance	R_X	–	5.0	–	*	kΩ
External Timing Capacitance	C_X	–	0	–	No Limit†	µF

* The maximum usable resistance R_X is a function of the leakage of the capacitor C_X, leakage of the MC14538B, and leakage due to board layout and surface resistance. Susceptability to externally induced noise signals may occur for $R_X \geq$ 1 MΩ.

† If $C_X \geq$ 15 µF, use discharge protection diode per Fig. 11.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 1 – LOGIC DIAGRAM
(1/2 of Device Shown)

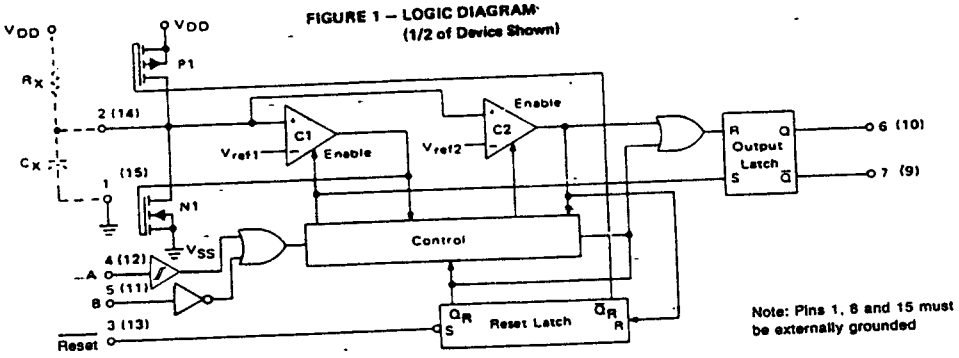


FIGURE 2 – POWER DISSIPATION TEST CIRCUIT AND WAVEFORMS

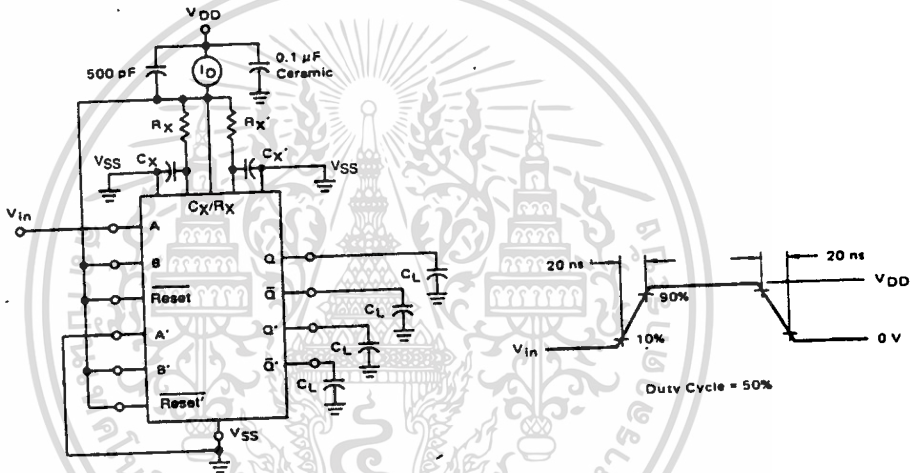
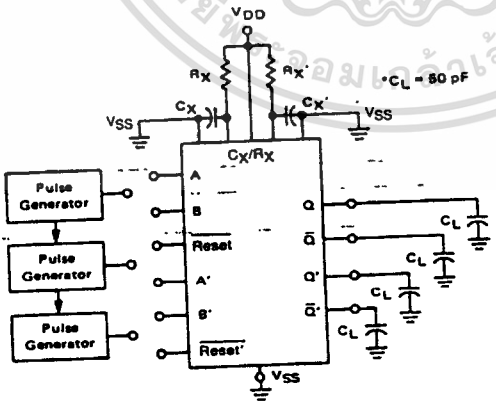


FIGURE 3 – SWITCHING TEST CIRCUIT

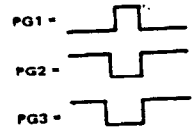


INPUT CONNECTIONS

CHARACTERISTICS	Reset	A	B
t_{PLH}, t_{PHL}, t_{TLH}, t_{THL}, T, t_{WH}, t_{WL}	V_{DD}	PG1	V_{DD}
t_{PLH}, t_{PHL}, t_{TLH}, t_{THL}, T, t_{WH}, t_{WL}	V_{DD}	V_{SS}	PG2
$t_{PLH(R)}$, $t_{PHL(R)}$, t_{WH}, t_{WL}	PG3	PG1	PG2

*Includes capacitance of probes, wiring, and fixture parasitic.

NOTE: Switching test waveforms for PG1, PG2, PG3 are shown in Figure 4.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ

FIGURE 4 — SWITCHING TEST WAVEFORMS

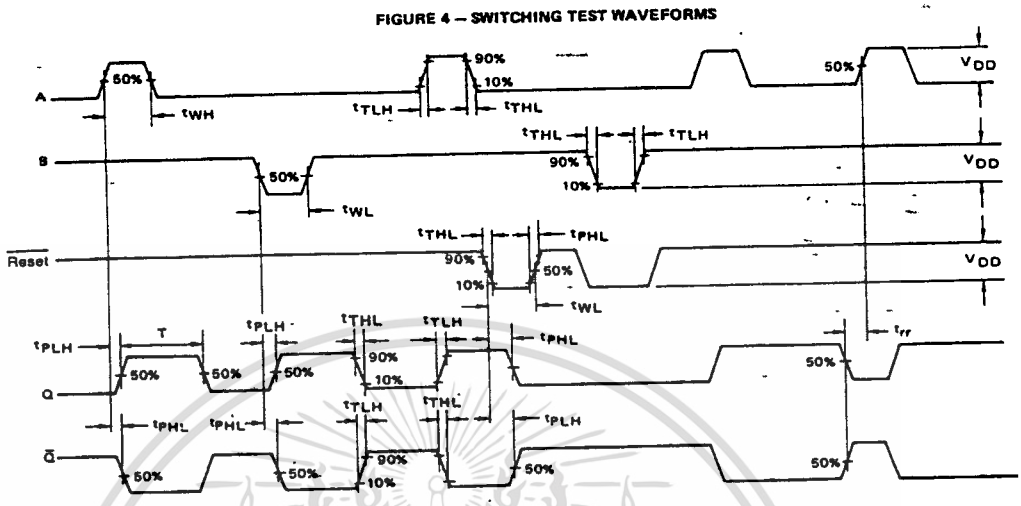


FIGURE 5 — TYPICAL NORMALIZED DISTRIBUTION OF UNITS FOR OUTPUT PULSE WIDTH

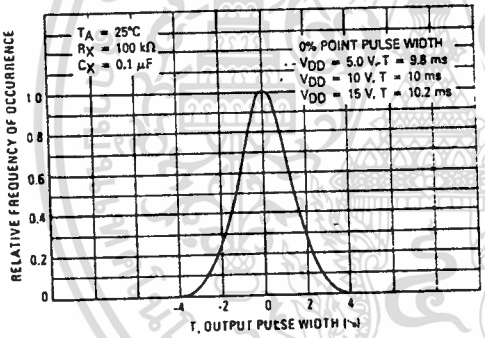


FIGURE 6 — TYPICAL PULSE WIDTH VARIATION AS A FUNCTION OF SUPPLY VOLTAGE V_{DD}

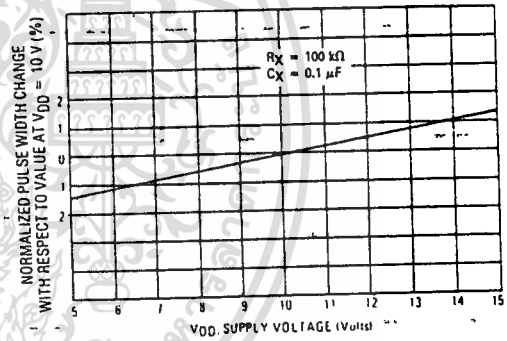
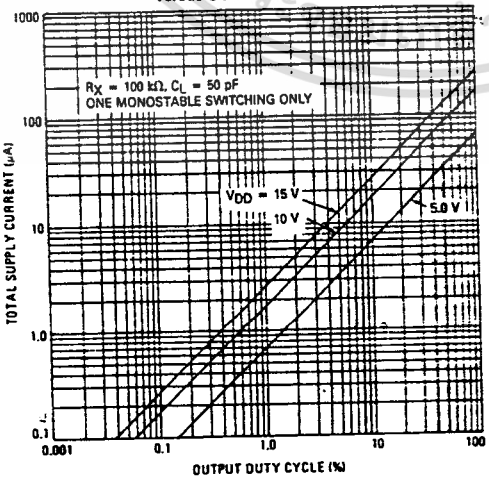


FIGURE 7 — TYPICAL TOTAL SUPPLY CURRENT versus OUTPUT DUTY CYCLE



FUNCTION TABLE

Inputs			Outputs	
$\overline{\text{Reset}}$	A	B	Q	$\overline{Q}$
H	⎍	H	⎍	⎍
H	L	⎺_	⎺_	⎺_
H	⎍⎍	L	Not Triggered	
H	H	_⎍⎺	Not Triggered	
H	L, H, ⎺_	H	Not Triggered	
H	L	L, H, ⎍	Not Triggered	
L	X	X	L	H
_⎍⎺	X	X	Not Triggered	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 8 — TYPICAL ERROR OF PULSE WIDTH EQUATION versus TEMPERATURE

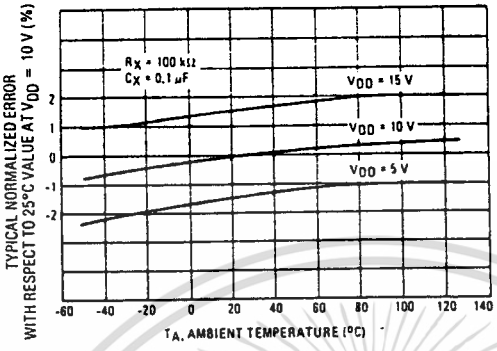
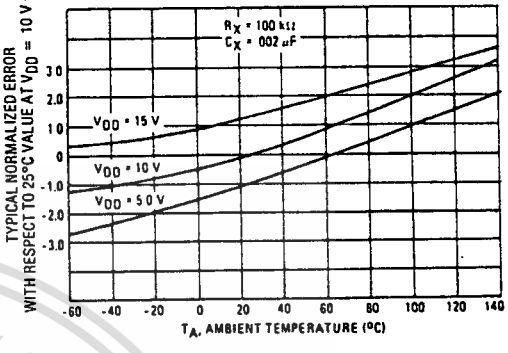
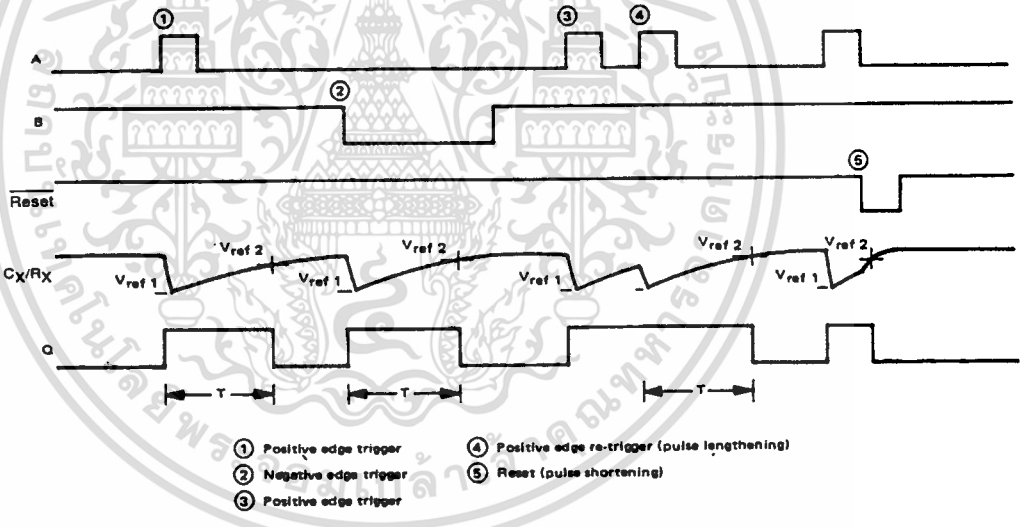


FIGURE 9 — TYPICAL ERROR OF PULSE WIDTH EQUATION versus TEMPERATURE



THEORY OF OPERATION

FIGURE 10 — Timing Operation



TRIGGER OPERATION

The block diagram of the MC14538B is shown in Figure 1, with circuit operation following.

As shown in Figure 1 and 10, before an input trigger occurs; the monostable is in the quiescent state with the Q output low, and the timing capacitor C_X completely charged to V_{DD}. When the trigger input A goes from V_{SS} to V_{DD} (while inputs B and $\overline{Reset}$ are held to V_{DD}) a valid trigger is recognized, which turns on comparator C1 and N-channel transistor N1 ①. At the same time the output latch is set. With transistor N1 on, the capacitor C_X rapidly discharges toward V_{SS} until V_{ref1} is reached. At this point the output of comparator C1 changes state and transistor N1 turns off. Comparator C1 then turns off while at the same time comparator C2 turns on. With transistor N1 off, the capacitor C_X begins to charge through the timing resistor, R_X, toward V_{DD}. When the voltage across C_X equals $V_{ref\ 2}$, comparator C2 changes state, causing the output latch to reset (Q goes low) while at the same time disabling comparator C2 ②. This ends at the timing cycle with the monostable in the quiescent state, waiting for the next trigger.

In the quiescent state, C_X is fully charged to V_{DD} causing the current through resistor R_X to be zero. Both comparators are "off" with total device current due only to reverse junction leakages. An added feature of the MC14538B is that the output latch is set via the input trigger without regard to the capacitor voltage. Thus, propagation delay from trigger to Q is independent of the value of C_X, R_X, or the duty cycle of the input waveform.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RETRIGGER OPERATION

The MC14538B is retriggered if a valid trigger occurs ③ followed by another valid trigger ④ before the Q output has returned to the quiescent (zero) state. Any retrigger, after the timing node voltage at pin 2 or 14 has begun to rise from $V_{ref\ 1}$, but has not yet reached $V_{ref\ 2}$, will cause an increase in output pulse width T. When a valid retrigger is initiated ④, the voltage at C_X/R_X will again drop to $V_{ref\ 1}$ before progressing along the RC charging curve toward V_{DD}. The Q output will remain high until time T, after the last valid retrigger.

RESET OPERATION

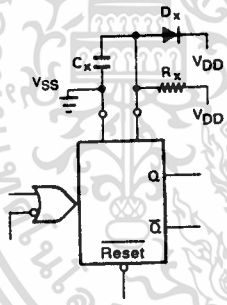
The MC14538B may be reset during the generation of the output pulse. In the reset mode of operation, an input pulse on $\overline{\text{Reset}}$ sets the reset latch and causes the capacitor to be fast charged to V_{DD} by turning on transistor P1 ⑤. When the voltage on the capacitor reaches $V_{ref\ 2}$, the reset latch will clear, and will then be ready to accept another pulse. If the $\overline{\text{Reset}}$ input is held low, any trigger inputs that occur will be inhibited and the Q and $\overline{Q}$ outputs of the output latch will not change. Since the Q output is reset when an input low level is detected on the $\overline{\text{Reset}}$ input, the output pulse T can be made significantly shorter than the minimum pulse width specification.

POWER-DOWN CONSIDERATIONS

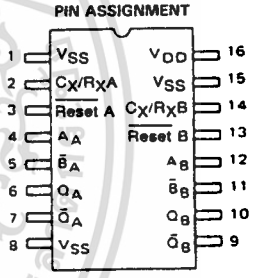
Large capacitance values can cause problems due to the large amount of energy stored. When a system containing the MC14538B is powered down, the capacitor voltage may discharge from V_{DD} through the standard protection diodes at pin 2 or 14. Current through the protection diodes should be limited to 10 mA and therefore the discharge time of the V_{DD} supply must not be faster than $(V_{DD}) \cdot (C)/(10\ mA)$. For example, if $V_{DD} = 10$ V and $C_X = 10\ \mu F$, the V_{DD} supply should discharge no faster than (10 V) × (10 μF)/(10 mA) = 10 ms. This is normally not a problem since power supplies are heavily filtered and cannot discharge at this rate.

When a more rapid decrease of V_{DD} to zero volts occurs, the MC14538B can sustain damage. To avoid this possibility use an external clamping diode, D_X, connected as shown in Fig. 11.

FIGURE 11 — USE OF A DIODE TO LIMIT POWER DOWN CURRENT SURGE



PIN ASSIGNMENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATIONS

FIGURE 12 — RETRIGGERABLE MONOSTABLES CIRCUITRY

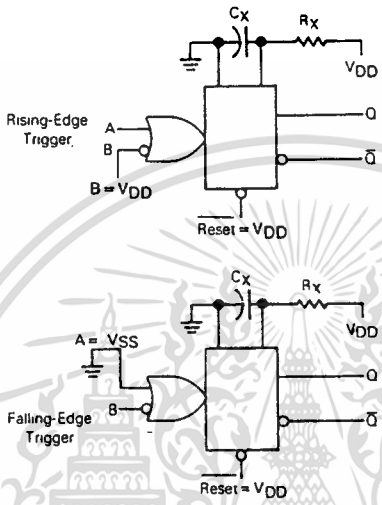


FIGURE 13 — NON-RETRIGGERABLE MONOSTABLES CIRCUITRY

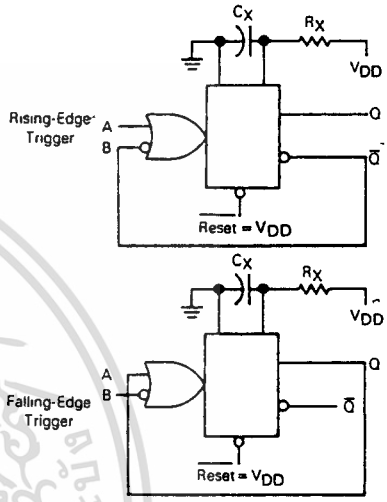
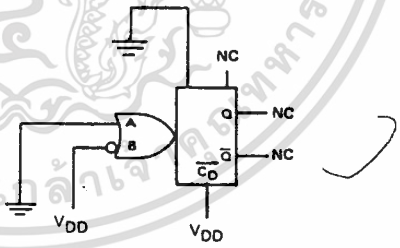


FIGURE 14 — CONNECTION OF UNUSED SECTIONS



6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

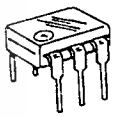
6-Pin DIP Optoisolators
AC Input/Transistor Output

H11AA1 thru H11AA4

6-PIN DIP OPTOISOLATORS AC INPUT TRANSISTOR OUTPUT

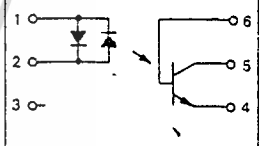
These devices consist of two gallium arsenide infrared emitting diodes connected in inverse-parallel, optically coupled to a monolithic silicon phototransistor detector. They are designed for applications requiring the detection or monitoring of ac signals.

- Convenient Plastic Dual-in-Line Package
- Built-In Protection for Reverse Polarity
- High Input-Output Isolation Guaranteed — 7500 Volts Peak
- UL Recognized. File Number E54915
- Various lead form options available. Consult "Optoisolator Lead Form Options" data sheet for details.



CASE 730A-02
PLASTIC

SCHEMATIC



1. INPUT LED
2. INPUT LED
3. N.C.
4. EMITTER
5. COLLECTOR
6. BASE

MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
INPUT LED			
Forward Current — Continuous (RMS)	I_F	60	mA
LED Power Dissipation @ T_A = 25°C with Negligible Power in Output Detector	P_D	120	mW
Derate above 25°C		1.41	mW/°C
OUTPUT TRANSISTOR			
Collector-Emitter Voltage	V_{CEO}	30	Volts
Emitter-Base Voltage	V_{EBO}	5	Volts
Collector-Base Voltage	V_{CBO}	70	Volts
Collector Current — Continuous	I_C	150	mA
Detector Power Dissipation @ T_A = 25°C with Negligible Power in Input LEDs	P_D	150	mW
Derate above 25°C		1.76	mW/°C
TOTAL DEVICE			
Isolation Surge Voltage (1) (Peak ac Voltage, 60 Hz, 1 sec Duration)	V_{ISO}	7500	Vac
Total Device Power Dissipation @ T_A = 25°C	P_D	250	mW
Derate above 25°C		2.94	mW/°C
Ambient Operating Temperature Range	T_A	−55 to +100	°C
Storage Temperature Range	T_{stg}	−55 to +150	°C
Soldering Temperature (10 sec, 1/16" from case)	T_{sol}	260	°C

(1) Isolation surge voltage is an internal device dielectric breakdown rating.
For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic			Symbol	Min	Typ	Max	Unit
INPUT LEDS							
Forward Voltage (I_F = 10 mA, either direction)		H11AA1,3,4	V_F	—	1.15	1.5	Volts
		H11AA2		—	1.15	1.8	
	T_A = −55°C	All devices		—	1.3	—	
	T_A = 100°C	All devices		—	1.05	—	
Capacitance (V = 0 V, f = 1 MHz)			C_J	—	18	—	pF
OUTPUT TRANSISTOR							
Collector-Emitter Dark Current (V_{CE} = 10 V)		H11AA1,3,4	I_{CEO}	—	1	100	nA
		H11AA2		—	1	200	nA
	T_A = 100°C	All devices		—	1	—	μA
Collector-Base Dark Current (V_{CB} = 10 V)			I_{CBO}	—	0.2	—	nA
Collector-Emitter Breakdown Voltage (I_C = 10 mA)			$V_{(BR)CEO}$	30	45	—	Volts
Collector-Base Breakdown Voltage (I_C = 100 μA)			$V_{(BR)CBO}$	70	100	—	Volts
Emitter-Collector Breakdown Voltage (I_E = 100 μA)			$V_{(BR)ECO}$	5	7.8	—	Volts
DC Current Gain (I_C = 2 mA, V_{CE} = 5 V)			h_{FE}	—	500	—	—
Collector-Emitter Capacitance (f = 1 MHz, V_{CE} = 0 V)			C_{CE}	—	7	—	pF
Collector-Base Capacitance (f = 1 MHz, V_{CB} = 0 V)			C_{CB}	—	19	—	pF
Emitter-Base Capacitance (f = 1 MHz, V_{EB} = 0 V)			C_{EB}	—	9	—	pF
COUPLED							
Output Collector Current (I_F = ±10 mA, V_{CE} = 10 V)		H11AA1	I_C	2	5	—	mA
		H11AA2		1	2	—	
		H11AA3		5	10	—	
		H11AA4		10	15	—	
Output Collector Current Symmetry (Note 1) $\left(\frac{I_C \text{ at } I_F = +10 \text{ mA}, V_{CE} = 10 \text{ V}}{I_C \text{ at } I_F = -10 \text{ mA}, V_{CE} = 10 \text{ V}}\right)$		H11AA1,3,4	—	0.33	—	3	—
Collector-Emitter Saturation Voltage (I_C = 0.5 mA, I_F = ±10 mA)			$V_{CE(sat)}$	—	0.1	0.4	Volts
Isolation Voltage (f = 60 Hz, t = 1 sec)			V_{ISO}	7500	—	—	Vac(pk)
Isolation Resistance (V = 500 V)			R_{ISO}	10^{11}	—	—	Ω
Isolation Capacitance (V = 0 V, f = 1 MHz)			C_{ISO}	—	0.2	—	pF

Note 1. This specification guarantees that the higher of the two I_C readings will be no more than 3 times the lower at I_F = 10 mA.

TYPICAL CHARACTERISTICS

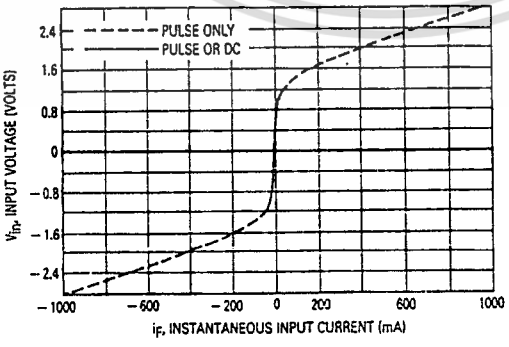


Figure 1. Input Voltage versus Input Current

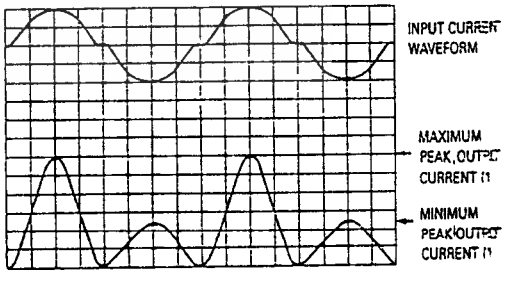


Figure 2. Output Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

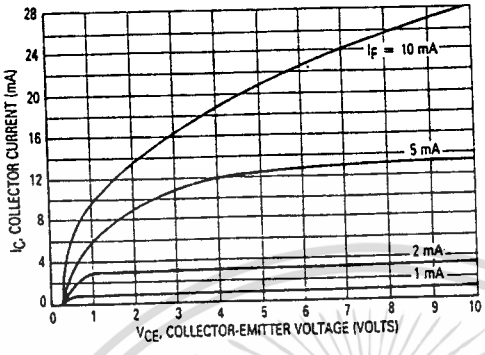


Figure 3. Collector Current versus Collector-Emitter Voltage

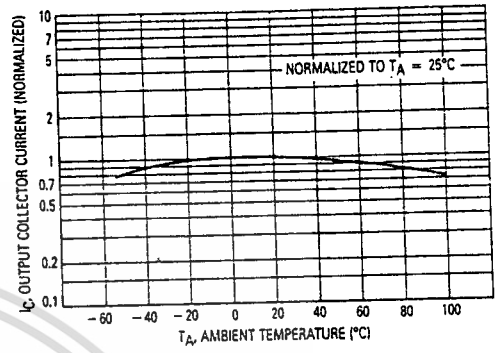


Figure 4. Output Current versus Ambient Temperature

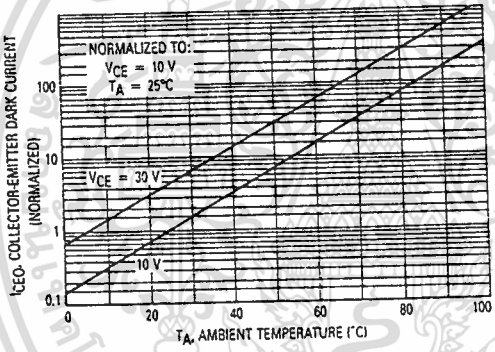


Figure 5. Dark Current versus Ambient Temperature

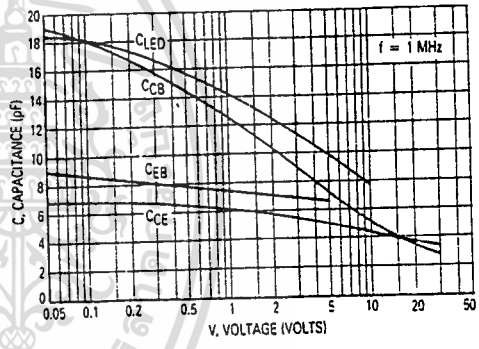
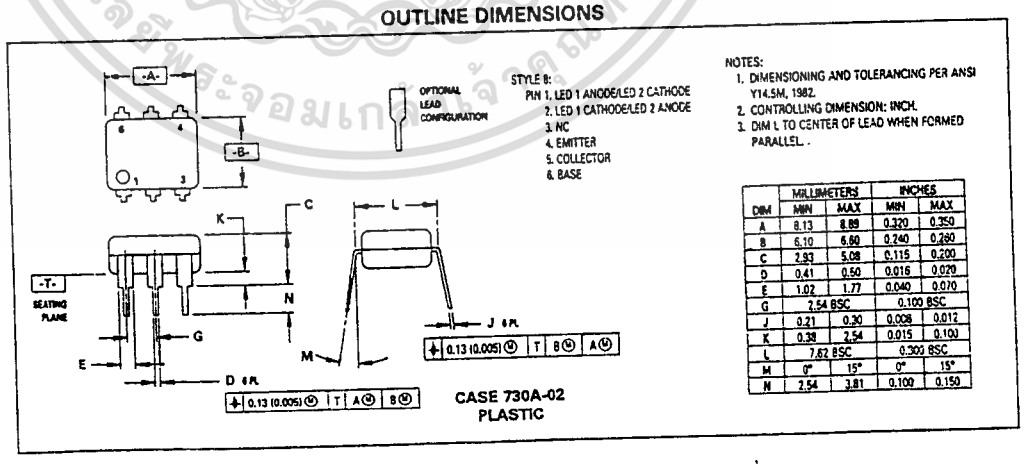


Figure 6. Capacitances versus Voltage

OUTLINE DIMENSIONS



DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	8.13	8.89	0.320	0.350
B	6.10	6.60	0.240	0.260
C	2.93	5.08	0.115	0.200
D	0.41	0.50	0.016	0.020
E	1.02	1.77	0.040	0.070
G	2.54 BSC		0.100 BSC	
J	0.21	0.30	0.008	0.012
K	0.38	2.54	0.015	0.100
L	7.62 BSC		0.300 BSC	
M	0°	15°	0°	15°
N	2.54	3.81	0.100	0.150

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการใช้งานระบบ

ขั้นตอนการใช้งาน

1. ถ้าเป็นการโทรศัพท์จากภายนอกเข้ามาใช้ระบบ
   - 1.1 โทรศัพท์เข้ามา เมื่อไม่มีผู้รับสาย ระบบจะทำการยกหูโดยอัตโนมัติ
   - 1.2 จะมีเสียงตอบรับว่าเข้าสู่ระบบแล้ว ให้ทำการกดรหัสผ่านเป็นเลข 4 ตัว ให้ตรงกับที่กำหนดใน thumb wheel switch ภายใน 20 วินาที
   - 1.3 จะมีเสียงตอบถ้ากดรหัสถูกต้อง เข้าสู่การใช้งานระบบ
   - 1.4 ถ้าต้องการสั่งงานให้อุปกรณ์ ให้กดหมาย 001- 127 แล้วตาม # เพื่อเปิดอุปกรณ์ หรือ ตามด้วย * เพื่อปิดอุปกรณ์ จะมีเสียงตอบรับว่าได้ทำงานแล้ว
   - 1.5 ถ้าต้องการตรวจสอบสถานะการทำงาน ให้กดหมายเลข 001 -127 แล้วตามด้วย 0 จะมีเสียงตอบว่าอุปกรณ์เปิดหรือปิด
   - 1.6 ถ้าไม่มีการกดปุ่มใด ๆ ภายใน 20 วินาที ไมโครคอนโทรลเลอร์จะไม่ทำงานต่อไปเป็นการออกจากระบบ ถ้าต้องการทำงานอีกต้องทำการเข้าสู่ระบบใหม่
2. ถ้าเป็นการสั่งงานจากส่วนควบคุมภายในบ้าน
   - 2.1 ส่วนควบคุมกลางจะมีแป้นกดที่เหมือนแป้นโทรศัพท์แบบกดปุ่ม ดังนั้นขั้นตอนการทำงานจะมีลักษณะคล้ายกับการสั่งงานโดยการโทรศัพท์เข้า
   - 2.2 การแสดงผลสามารถดูจาก LCD และฟังจากเสียงตอบรับได้ด้วย
3. การสั่งงานอุปกรณ์ทำได้ 2 วิธี คือ การสั่งจากระบบ หรือ ใช้สวิตช์ทางกล โดยทั้ง 2 วิธี สามารถส่งสัญญาณย้อนกลับไปที่ไมโครคอนโทรลเลอร์เพื่อสามารถบอกสถานะการทำงานของอุปกรณ์ไฟฟ้าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จได้ด้วยดี ได้ด้วยคำแนะนำรวมถึงความช่วยเหลือในแก้ไขปัญหาและอุปสรรคจากอาจารย์ที่ปรึกษา คือ อาจารย์ พลผดุง ผดุงกุล รวมถึงพี่ๆ เพื่อนๆ ที่ให้ความช่วยเหลือและกำลังใจ จนทำให้ปริญญานิพนธ์นี้สำเร็จสมบูรณ์ได้ด้วยดี ซึ่งต้องขอขอบพระคุณไว้ ณ ที่นี้ด้วย

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Motorola, "Telecommunication device data " , 1989
2. Motorola, "Optoelectronics device data Vol.V " , 1989
3. สมเกียรติ ศุภเดช , "ทฤษฎีและการออกแบบวงจรพัลซ์" , บริษัทอิเลกทรอนิกส์เวิลด์ จำกัด, 2533
4. สุเจตน์ จันทรังษ์ ,"ไมโครคอนโทรลเลอร์ชิพเดี่ยว ", โครงการตำราวิชาการ วิทยาลัยมหานคร,2533
5. สุทธินันท์ พรศิริกุล , "ลึกอีกนิดกับโทรศัพท์ ", วารสารเซมิคอนดัคเตอร์, ฉบับที่ 120 ,หน้า 90-94.
6. บริษัทซีเอ็ดยูเคชั่น , " ไอซีน่าสน MT 8870 ", วารสารเซมิคอนดัคเตอร์, ฉบับที่ 88 ,หน้า 210-214

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้