ระบบสอบถามข้อมูลทางโทรศัพท์อัตโนมัติ

AUTOMATIC TELEPHONE INFORMATION SERVICE

โดย

นายจินตกวี ศรีวิไล

นายบัณฑิต เอี่ยมดิลกวงศ์

นายสำฤทธิ์ ยอดนครจง

วัน เดือน ปี 1 ต.ค. 2541

เลขทะเบียน 038365

เลขเรียกหนังสือ T 3618 ร9 ป๒๕

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

ปริญญานิพนธ์ ปีการศึกษา 2539

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบสอบถามข้อมูลทางโทรศัพท์อัตโนมัติ

AUTOMATIC TELEPHONE INFORMATION SERVICE

ผู้จัดทำ

1. นายจินตกวี	ศรีวิไล	37013191
2. นายบัณฑิต	เอี่ยมคิลกวงศ์	37013201
3. นายสำฤทธิ์	ยอดนครจง	37013221

(นายชินภัทร นันทจิวากรชัย)

อาจารย์ที่ปรึกษา

ระบบสอบถามข้อมูลทางโทรศัพท์อัตโนมัติ

นายจินตกวี ศรีวิไล เลขประจำตัว 37013191
นายบัณฑิต เอี่ยมดิลกวงศ์ เลขประจำตัว 37013201
นายสำฤทธิ์ ยอดนครจง เลขประจำตัว 37013221

บทคัดย่อ

โครงงานนี้ เป็นการนำเอาระบบคอมพิวเตอร์มาประยุกต์ใช้กับระบบโทรศัพท์ สำหรับสอบถามข้อมูลในงานต่างๆ ที่ต้องการ ซึ่งข้อมูล และสัญญาณเสียงที่จะใช้ในการโต้ตอบกับผู้ติดต่อด้วยนั้น จะถูกเก็บเป็นแฟ้มข้อมูลไว้ในฮาร์ดดิสก์ เมื่อต้องการใช้งานก็จะถูกอ่านมาจากฮาร์ดดิสก์ เพื่อทำงานต่างๆ ตามต้องการ และในส่วนของโปรแกรมควบคุมนั้นใช้โปรแกรมภาษาซีในการเขียนโปรแกรม เพื่อง่ายต่อการออกแบบ และการพัฒนาระบบให้มีประสิทธิภาพสูงต่อไป

AUTOMATIC TELEPHONE INFORMATION SERVICE

Jintakawee Sriwilai

Bandit Aiemdilokwong

Samrit Yodnakonjong

Chinnapat Nanthajivakonchai Advisor

ABSTRACT

This project concerns to an application of microcomputer with public telephone network. It was developed as the message survicing system. This means that the message are saved the computer harddisk. By the way, we can leave as well as recall some message in the form of sound in the way of automatical response of computer to the user via public telephone network. By the way, this system is able to characterize by the cooperation of hardwere and control program especially, the control program was created in C language in order that the improvement of the system performance also easily performs in the future.

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญตาราง	V
สารบัญรูปภาพ	VI
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี และหลักการ	2
2.1 ส่วนของโทรศัพท์	2
2.1.1ส่วนประกอบและหลักการทำงานของโทรศัพท์	2
2.1.2 มาตรฐานสัญญาณโทรศัพท์	7
2.2 ส่วนของไมโครคอมพิวเตอร์	9
2.2.1 ส่วนประกอบของไมโครคอมพิวเตอร์	9
2.2.2 การเชื่อมต่ออุปกรณ์ภายนอกเข้ากับเครื่องไมโครคอมพิวเตอร์	10
2.2.3 ฮาร์ดแวร์อินพุท/เอาท์พุท สำหรับ IBM PC	16
2.3 ทฤษฎีส่วนบันทึกสัญญาณเสียง	22
บทที่ 3 หลักการออกแบบ	34
3.1 ส่วนควบคุมการติดต่อทางโทรศัพท์	36
3.1.1 ส่วนการตรวจจับสัญญาณกระดิ่งและส่วนควบคุมการยกหู	36
3.1.2 ส่วนดึงกระแส	39
3.1.3 ส่วนตรวจจับการวางหูโทรศัพท์	40
3.2 วงจรถอดรหัส	42
3.3 ส่วนของการบันทึกสัญญาณเสียง	44
3.3.1 ANALOG TO DIGITAL CONVERTER (ADC)	44
3.3.2 DIGITAL TO ANALOG CONVERTER (DAC)	46
3.3.3 วงจรเสียง	47
3.4 ส่วนการควบคุม	49

หน้า

3.5 สัญญาณต่างๆ บนสล็อตของ IBM/PC 53
3.6 การเขียนโปรแกรมระบบสอบถามข้อมูลทางโทรศัพท์ 54
บทที่ 4 ผลการทดลองและสรุป 61
บทสรุปและวิจารณ์ 67
บรรณานุกรม 68
ภาคผนวก 69

สารบัญตาราง

หน้า

ตารางที่ 2.1 การจัดแอดเดรสที่ใช้ติดต่อกับอุปกรณ์ภายนอกบน IBM PC 18

ตารางที่ 2.2 แสดงค่ากระแสเอาท์พุทของ Binary - Weighted Resistance D/A Converter 24

ตารางที่ 2.3 แสดง Resolution 26

ตารางที่ 3.1 ตัวอย่างการตั้งคอนโทรลเวิร์ดในโหมด 0 52

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 สัญลักษณ์ของเครื่องส่งและเครื่องรับ	3
รูปที่ 2.2 เครื่องส่งแบบคาร์บอน	3
รูปที่ 2.3 ส่วนประกอบของกระแสไฟสลับและไฟตรง	4
รูปที่ 2.4 การแยกส่วนประกอบของกระแสไฟสลับและไฟตรง	4
รูปที่ 2.5 เครื่องรับ	5
รูปที่ 2.6 กระดิ่งของเครื่องโทรศัพท์	5
รูปที่ 2.7 หน้าปัดของเครื่องโทรศัพท์แบบกดปุ่มและความถี่ที่ใช้	7
รูปที่ 2.8 สัญญาณโทรศัพท์แบบต่าง ๆ	8
รูปที่ 2.9 บล็อกไดอะแกรมของเครื่องไมโครคอมพิวเตอร์	9
รูปที่ 2.10 รายละเอียดของส่วนตัวเครื่อง	10
รูปที่ 2.11 การใช้สายเคเบิลเชื่อมต่อเครื่องมือภายนอกเข้ากับคอมพิวเตอร์	14
รูปที่ 2.12 การนำข้อมูลเข้าและส่งข้อมูลออก	14
รูปที่ 2.13 การนำข้อมูลในการเปิดประตูหรือหน้าต่างเข้าสู่คอมพิวเตอร์	14
รูปที่ 2.14 การส่งเสียงเตือนแก่ลำโพงจากเครื่องคอมพิวเตอร์	15
รูปที่ 2.15 การใช้ตัวแปลงสัญญาณเปลี่ยนโมเมนท์การเปิดประตูเป็นสัญญาณทางไฟฟ้าเข้าสู่คอมพิวเตอร์	15
รูปที่ 2.16 สายข้อมูล 8 บิทของ IBM PC	16
รูปที่ 2.17 ระบบเลขฐานสองที่ใช้สื่อสารใน IBM PC	16
รูปที่ 2.18 ระบบ อินพุท/เอาท์พุท สล็อตบน IBM PC	17
รูปที่ 2.19 ขาสัญญาณต่าง ๆ ในสล็อตอินพุท/เอาท์พุท บน IBM PC	17
รูปที่ 2.20 การ์ดที่ใช้เสียบใน อินพุท/เอาท์พุท สล็อต (PC = Card)	18
รูปที่ 2.21 รายละเอียดของวงจรอีนาเบิล	19
รูปที่ 2.22 รายละเอียดการต่อวงจรเอาท์พุทแลตช์กับ LED 8 ดวง	20
รูปที่ 2.23 รายละเอียดของวงจรอินพุทบัฟเฟอร์	21
รูปที่ 2.24 รายละเอียดการต่อสวิทช์ 8 ทางดับวงจรอินพุทบัฟเฟอร์	21
รูปที่ 2.25 D/A Converter With Binary-Weighted Resistance	22

หน้า

รูปที่ 2.26 Transister Switch For D/A Converter 24
รูปที่ 2.27 แสดง Stair Case Output Current 25
รูปที่ 2.28 แสดงวงจร R - 2R Lader 27
รูปที่ 2.28 (ต่อ) แสดงวงจร R - 2R Ladder 28
รูปที่ 2.29 แสดงถึง Ladder Impedance 28
รูปที่ 2.30 D/A Conversion with R-2R Lader 29
รูปที่ 2.31 แสดง A/D Conversion with Counter 30
รูปที่ 2.32 แสดง A/D Conversion by Successive Approximation 32
รูปที่ 3.0 บล็อกไดอะแกรมของระบบฮาร์ดแวร์ 34
รูปที่ 3.1 วงจรตรวจจับสัญญาณกระดิ่งและวงจรส่วนควบคุมการยกหู 37
รูปที่ 3.2 วงจรส่วนดึงกระแส 39
รูปที่ 3.3 Diagram ของ ICLM567 40
รูปที่ 3.4 วงจรตรวจจับการวางหูโทรศัพท์ 41
รูปที่ 3.5 วงจรถอดรหัส DTMF 43
รูปที่ 3.6 ผังเวลาการทำงานของ 0809 45
รูปที่ 3.7 วงจร ADC 46
รูปที่ 3.8 วงจร DAC 47
รูปที่ 3.9 วงจรส่วนเสียง 48
รูปที่ 3.10 ขาของไอซีเบอร์ 8255 49
รูปที่ 3.11 บล็อกไดอะแกรมของ 8255 50
รูปที่ 3.12 วงจรการถอดรหัสพอร์ต 51
รูปที่ 3.13 บล็อกไดอะแกรมเมนูหลัก 54
รูปที่ 3.14 บล็อกไดอะแกรมจัดการเกี่ยวกับเสียง 54
รูปที่ 3.15 โฟล์วชาร์ทโปรแกรมเมนูหลัก 55
รูปที่ 3.16 โฟล์วชาร์ทโปรแกรมเกี่ยวกับเสียง 56
รูปที่ 3.17 โฟล์วชาร์ทโปรแกรมบันทึกเสียง 57
รูปที่ 3.18 โฟล์วชาร์ทโปรแกรมเล่นเสียง 58
รูปที่ 3.19 โฟล์วชาร์ทโปรแกรมแก้ไขไฟล์เสียง 59
รูปที่ 3.20 โฟล์วชาร์ทโปรแกรมสอบถามข้อมูลทางโทรศัพท์ 60

บทที่ 1
บทนำ

ในยุคของโลกาภิวัตรทุกสิ่งทุกอย่างเริ่มที่จะเปลี่ยนแปลงไป มีการพัฒนาแทบทุกด้าน ยกตัวอย่างเช่น การสื่อสาร การคมนาคม การก่อสร้าง ฯลฯ รวมทั้งระบบคอมพิวเตอร์ที่ต้องการความไวในการปฏิบัติงาน ประเทศไทยเราก็มีการพัฒนาสิ่งต่าง ๆ เหล่านั้นไปพร้อมกับต่างประเทศด้วย สิ่งจำเป็นที่ถือเป็นปัจจัยพื้นฐานของการพัฒนาก็คือ การพัฒนาทรัพยากรมนุษย์หรือบุคคลนั่นเองถ้าหากเรามีกำลังคนที่มีคุณภาพแล้วก็สามารถในการสร้างสรรสิ่งที่มีประโยชน์ และมีคุณค่าต่อสังคม และสิ่งที่จะช่วยพัฒนาทรัพยากรมนุษย์ของเรานั่นก็คือ การศึกษา

และในการที่จะทำให้การพัฒนาต่างๆ เป็นไปได้อย่างรวดเร็วนั้น จำเป็นที่จะต้องมีการติดต่อสื่อสารกันอย่างสะดวก และรวดเร็วด้วย และสิ่งที่ใช้ในการติดต่อที่สำคัญอย่างหนึ่งคือ โทรศัพท์ ซึ่งในการติดต่อสื่อสารกันทางโทรศัพท์นี้ บ่อยครั้งที่การติดต่อนั้นไม่ประสบผลสำเร็จ ทั้งนี้เนื่องมาจาก หมายเลขปลายทางนั้นไม่มีคนอยู่ จึงทำให้การติดต่อนั้นล่าช้าไป ด้วยปัญหาดังกล่าวจึงทำให้เกิดโครงงานชุดนี้ขึ้นมา โครงงานชุดนี้จะทำให้การติดต่อนั้นเป็นไปได้ด้วยความสะดวกขึ้นสามารถสอบถามข้อมูลต่างๆ ที่ต้องการได้โดยอัตโนมัติ

บทที่ 2
ทฤษฎี และหลักการ

ระบบสอบถามข้อมูลทางโทรศัพท์อัตโนมัติ จะประกอบด้วย 2 ส่วนใหญ่ ๆ ที่สำคัญ คือส่วนที่เกี่ยวกับโทรศัพท์ และส่วนไมโครคอมพิวเตอร์

สำหรับการศึกษาจะแยกศึกษาตามส่วนต่าง ๆ ที่ได้กล่าวมา และรวมทั้งการเชื่อมต่ออุปกรณ์ภายนอกกับเครื่องไมโครคอมคอมพิวเตอร์ และระบบการบันทึกเสียงพูดทั้งนี้เนื่องมาจากเราจะเชื่อมต่อโทรศัพท์เข้ากับเครื่องคอมพิวเตอร์เมื่อผู้เรียกต่อเลขหมายเข้ามา ส่วนของระบบจะส่งสัญญาณเป็นเสียงพูดให้ผู้เรียกกดรหัสต่างๆ ที่ต้องการเข้ามาแล้วระบบจะค้นหาข้อมูลที่ต้องการนั้นแจ้งไปยังผู้เรียกโดยส่งไปในลักษณะเสียงพูดต่างๆ ที่ได้บันทึกไว้แล้ว ซึ่งขั้นตอนในการตอบโต้นั้นจะกระทำโดยระบบทั้งสิ้น ซึ่งทฤษฎีจะแยกกล่าวเป็นส่วน ๆ ดังนี้

2.1. ส่วนของโทรศัพท์

สามารถจะแบ่งได้เป็น 2 ส่วน คือ

2.1.1 ส่วนประกอบและหลักการทำงานของโทรศัพท์

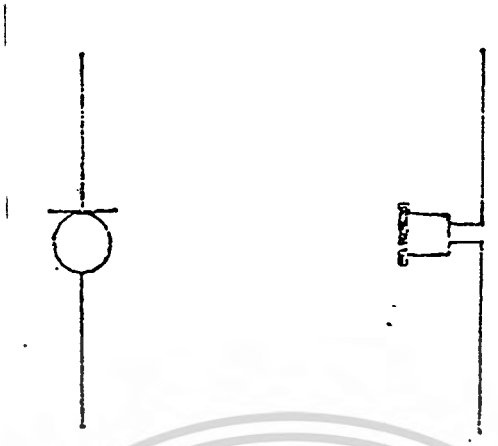
เครื่องโทรศัพท์จะประกอบด้วยส่วนสำคัญ ๆ ทั้งหมดดังนี้

1. เครื่องส่ง (Transmitter)
2. เครื่องรับ (Receiver)
3. กระดิ่ง (Ringing)
4. หน้าปัดสำหรับกดหรือหมุน (Dial)

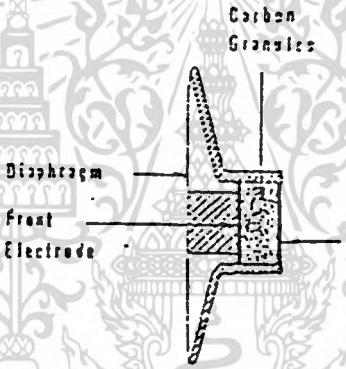
เครื่องส่ง และเครื่องรับ

เครื่องส่ง และเครื่องรับจะนำมารวมกันเรียกว่า ปากพูดหูฟัง (Handset) โดยใช้เป็นอุปกรณ์แปลงพลังงานเครื่องส่งทำหน้าที่เปลี่ยนพลังงานเสียงเป็นพลังงานไฟฟ้าและเครื่องรับทำหน้าที่เปลี่ยนพลังงานไฟฟ้าเป็นพลังงานเสียง สัญลักษณ์ของเครื่องส่ง และเครื่องรับ แสดงดังรูปที่ 2.1

สำหรับเครื่องส่งที่ใช้กันโดยทั่ว ๆ ไปเป็นแบบผงถ่าน เนื่องจากแบบนี้มีประสิทธิภาพและความไวสูง เมื่อเราทำการพูดติดต่อกันก็จะสามารถรับฟังเสียงพูดได้ชัดเจนแม้ว่าตัวส่งจะอยู่ห่างจากปากเราก็ตาม ซึ่งมีส่วนประกอบคือส่วนเล็กของคาร์บอนเรียกว่าผงถ่านมีแผ่นอิเล็กโทรดแบบคาร์บอน 2 แผ่น และแผ่นไดอะแฟรม



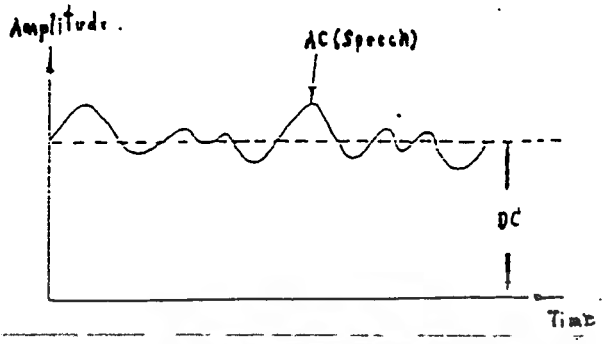
รูปที่ 2.1 สัญลักษณ์ของเครื่องส่งและเครื่องรับ



รูปที่ 2.2 เครื่องส่งแบบคาร์บอน

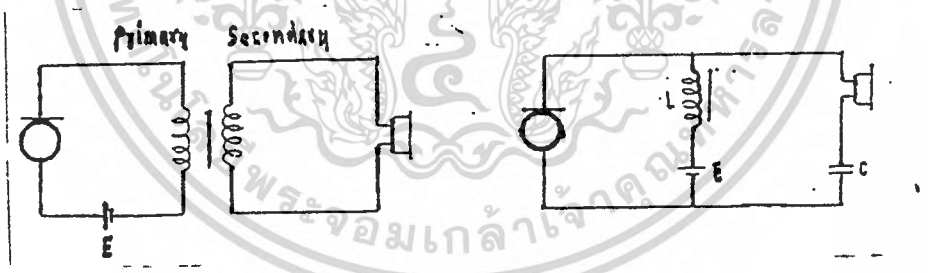
หลักการทำงานคือ เมื่อมีคลื่นเสียงมากระทบที่แผ่นไดอะแฟรมซึ่งทำให้แผ่นไดอะเฟรมสั่น พลังงานเสียงจะเปลี่ยนเป็นพลังงานกล เมื่อแผ่นไดอะแฟรมถูกกดทำให้แผ่นอิเล็กโทรดทั้งสองมีค่าลดลงในทางตรงกันข้ามถ้าแผ่นไดอะแฟรมคลื่นที่ออกจะทำให้อิเล็กโทรดแผ่นหน้าเคลื่อนที่ออก ความต้านทานของเครื่องส่งเพิ่มขึ้น เมื่อเราเอาแบตเตอร์รี่ต่อเข้าระหว่างแผ่นอิเล็กโทรดทำให้แกระแสไฟตรงไหลผ่าน และเนื่องจากความต้านทานของเครื่องส่ง มีการเปลี่ยนแปลงเมื่อได้รับเสียงแล้ว ดังนั้นกระแสที่ไหลผ่านเครื่องส่งจะเปลี่ยนแปลงพลังงานเสียงก็จะเปลี่ยนเป็นพลังงานไฟฟ้า

ในรูปที่ 2.3 จะเห็นว่ากระแสไฟสลับเกิดจากสัญญาณเสียง จะเกิดซ้อนทับกับกระแสไฟตรงส่วนของไฟสลับจะถูกแยกออกจากไฟตรง โดยใช้หม้อแปลงหรือตัวเก็บประจุเป็นตัวแยกและถูกส่งไปยังเครื่องรับ ดังแสดงในรูปที่ 2.4



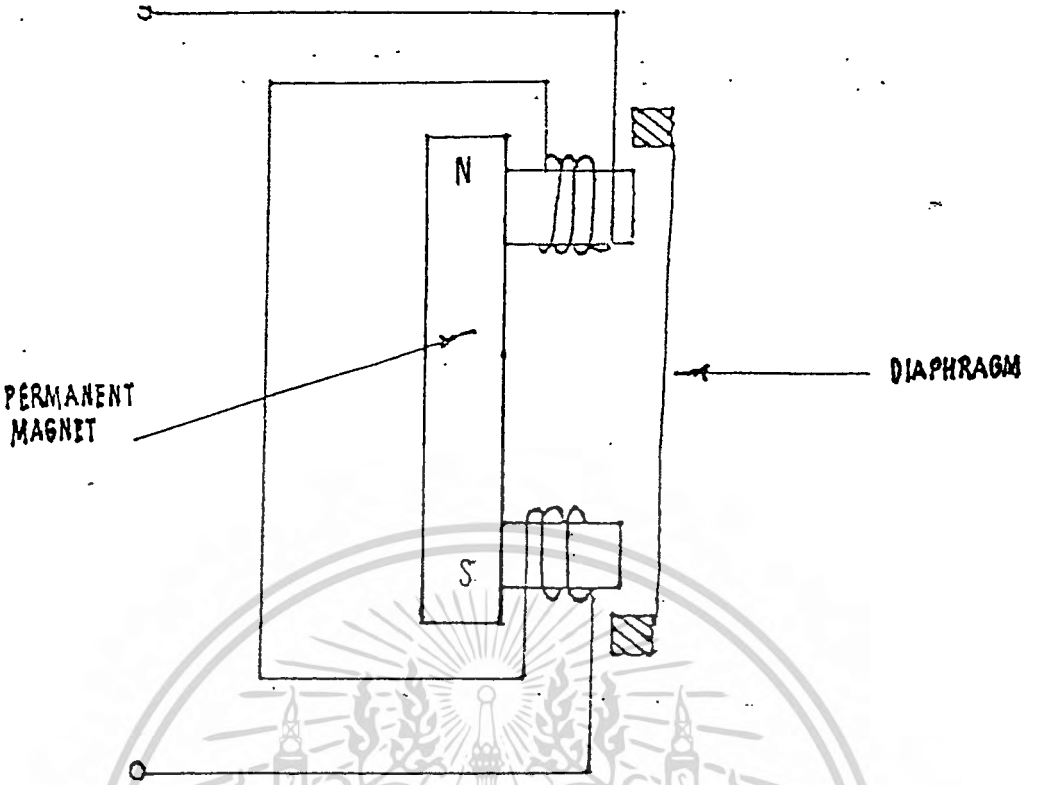
รูปที่ 2.3 ส่วนประกอบของกระแสไฟสลับและไฟตรง

รูป 2.4 (ก) กระแสไฟสลับในขดปฐมภูมิจะเหนี่ยวนำให้เกิดกระแสในขดทุติยภูมิ ทำให้มีกระแสไหลผ่านเครื่องรับ ส่วนกระแสไฟตรงจะไหลผ่านเครื่องส่งและตัวเก็บประจุ C ได้แต่ไม่ผ่านเข้าขดลวดในขณะที่สัญญาณเสียงที่ได้รับจากโทรศัพท์มีค่าน้อยมาก ดังนั้นควรออกแบบให้มีประสิทธิภาพที่เปลี่ยนพลังงานไฟฟ้าให้เป็นเสียงมากที่สุด

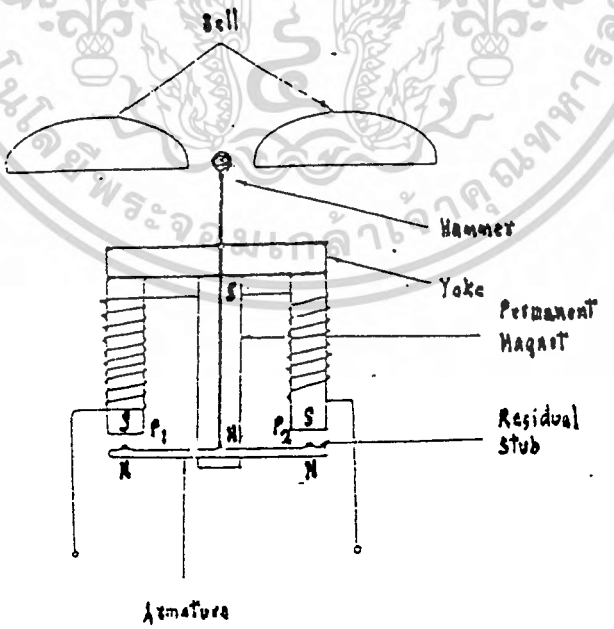


รูปที่ 2.4 การแยกส่วนประกอบของกระแสไฟสลับและไฟตรง

หลักการของเครื่องรับ อธิบายคือ ขดลวดที่พันอยู่ในแกนแม่เหล็กถาวรต่อแบบอนุกรม แต่ขดลวดพันกลับทิศทางแม่เหล็กถาวรจะมีอำนาจดูดแผ่นไดอะแฟรมเข้ามา เมื่อมีไฟกระแสสลับ (Speech current) ไหลผ่านขดลวดทำให้เกิดเส้นแรงแม่เหล็ก ซึ่งอาจมีทิศทางเสริมหรือต้านกับสนามแม่เหล็กถาวร แผ่นไดอะแฟรมจะเคลื่อนที่เข้าหรือออกตามขนาดของไฟกระแสสลับ และทำให้เกิดคลื่นเสียงที่มีขนาดและความถี่เท่ากับไฟกระแสสลับที่ไหลเข้ามาในวงจร เสียงที่เกิดขึ้นย่อมมีการสูญเสียบ้าง เนื่องจากการเปลี่ยนรูปพลังงาน ดังนั้นเอาท์พุทจึงน้อยกว่าอินพุท



รูปที่ 2.5 เครื่องรับ



รูปที่ 2.6 กระดิ่งของเครื่องโทรศัพท์

หลักการทำงานของเส้นแรงแม่เหล็กจากแม่เหล็กถาวรทำให้เกิดขั้ว S ที่ขั้ว P_1 และ P_2 และทำให้เกิดขั้ว n ที่ปลายอาเมเจอร์ในสภาวะปกติจะไม่มีกระแสไหลผ่านขดลวดทำให้ อาเมเจอร์ถูกดูดด้วยแรงเท่ากัน หรืออาจถูกดูดไปที่ปลายข้างใดข้างหนึ่งของขั้ว P_1 และ P_2 ก็ได้เมื่อมีการเรียกจะมีไฟกระแสสลับไหลผ่านขดลวดทั้งสอง ทำให้เกิดอำนาจแม่เหล็ก N และ S ขึ้นที่ขั้ว P_1 และ P_2 ซึ่งทำให้เกิดอำนาจแม่เหล็กมากที่ปลายขั้ว S (P_2) และที่ปลายขั้วอีกด้าน P_1 หมดอำนาจแม่เหล็กอาเมเจอร์จะถูกดูดมายังขั้วที่มีแรงแม่เหล็กมากกว่า และเนื่องจากเป็นไฟฟ้ากระแสสลับดังนั้นจึงทำให้ อาเมเจอร์ถูกดูดสลับข้างกันตามอำนาจแม่เหล็กก้านตีจะไปตีกระดิ่งทั้งสองสลับข้างกันทำให้กระดิ่งดัง

หน้าปัดของเครื่องโทรศัพท์

หน้าปัดของเครื่องโทรศัพท์ที่ใช้กับชุมสายอัตโนมัติ ปัจจุบันมีอยู่ด้วยกันสองแบบคือ แบบหมุน (Rotary Dial) ซึ่งการหมุนทำให้เกิดพัลซ์ ขึ้นเป็นจำนวนเท่ากับหมายเลขที่หมุนและแบบกดปุ่มซึ่งกรรมวิธีของ Dual Tone Multifrequency (DTMF) .ในการส่งเลขหมายโทรศัพท์สำหรับระบบสอบถามข้อมูลทางโทรศัพท์อัตโนมัติจะใช้โทรศัพท์แบบกดปุ่ม เนื่องจากแบบนี้ใช้กันเป็นส่วนใหญ่โดยจะมีข้อดีกว่าแบบหมุน พอจำแนกได้ดังนี้

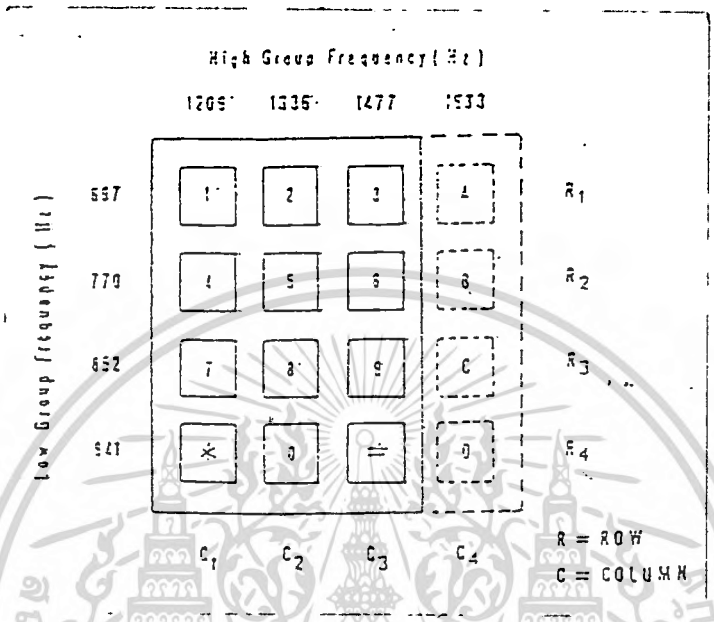
สามารถใช้วงจรทางสารกึ่งตัวนำแทนอุปกรณ์ทางกล ซึ่งทำให้มีความรวดเร็วและแม่นยำในการส่งเลขหมาย

สามารถลดเวลาในการหมุนหมายเลขลงได้ ทำให้ผลเวลาเฉลี่ยที่ใช้โทรศัพท์แต่ละครั้งลดลง (Holding Time) ซึ่งทำให้ชุมสายโทรศัพท์สามารถรับการจราจรได้มากขึ้น

สามารถกดปุ่มเพิ่มขึ้นได้อีก 4 ปุ่ม (หลักที่ 4) เพื่อใช้ในการส่งสัญญาบริการอื่น ๆ

มีความเหมาะสมที่จะใช้กับระบบชุมสายอัตโนมัติ หน้าปัดแบบกดปุ่มใช้กรรมวิธีของ Dual Tone Multifrequency (DTMF) ในการส่งเลขหมายโทรศัพท์นั้นโดยทั่วไปหน้าปัดจะมี 12 ปุ่ม แบ่งเป็น 4 แถว 3 หลัก และในเครื่องโทรศัพท์บางแบบอาจมีถึง 16 ปุ่ม โดยเพิ่มหลักที่ 4 ดังแสดงในรูปที่ 2.7 ความถี่ที่ใช้ในแต่ละแถว แต่ละหลัก จึงมีความถี่แตกต่างกัน ความถี่ทั้ง 4 แถว เรียกว่ากลุ่มความถี่ต่ำ (Low Group Frequency) และความถี่แต่ละ 3 หรือ 4 หลัก เรียกว่ากลุ่มความถี่สูง (High Group Frequency) การกดปุ่มที่หมายเลขใดๆ จะทำให้วงจรอิเล็กทรอนิกส์ภายในเครื่องโทรศัพท์ผลิตความถี่ออกมา 2 ความถี่ เช่นเมื่อกดหมายเลข 5 ความถี่ที่ผลิตออกมาคือ 770 H_zและ 1336 H_z เป็นต้น

มาตรฐานความถี่ที่ใช้และตำแหน่งของเลขหมายต่างๆ จะถูกจัดให้มีเลขหมายดังแสดงตามรูปที่ 2.7 สำหรับความผิดพลาดที่ยอมให้เกิดขึ้นได้เป็น 1.5 % สำหรับการผลิตความถี่ และ 2% สำหรับปรับเลขหมาย



รูปที่ 2.7 หน้าปัดของเครื่องโทรศัพท์แบบกดปุ่มและความถี่ที่ใช้

2.1.2 มาตรฐานสัญญาณโทรศัพท์

สัญญาณโทรศัพท์เป็นสิ่งที่จำเป็นเพื่อให้สัญญาณโทรศัพท์ใช้งานกันได้จึงกำหนดมาตรฐานของสัญญาณโทรศัพท์ขึ้น เพื่อบอกสภาวะการใช้งานของโทรศัพท์สัญญาณต่างๆได้แก่

1.สัญญาณแมวกรน (Dial Tone)

เป็นสัญญาณความถี่ 425 H_z ทำการส่งต่อเนื่องกันไปใช้บอกให้ฝ่ายเรียกเริ่มทำการหมุนหรือกดเลขหมายเพื่อการเรียกออกได้

2.สัญญาณไม่ว่าง (Busy Tone)

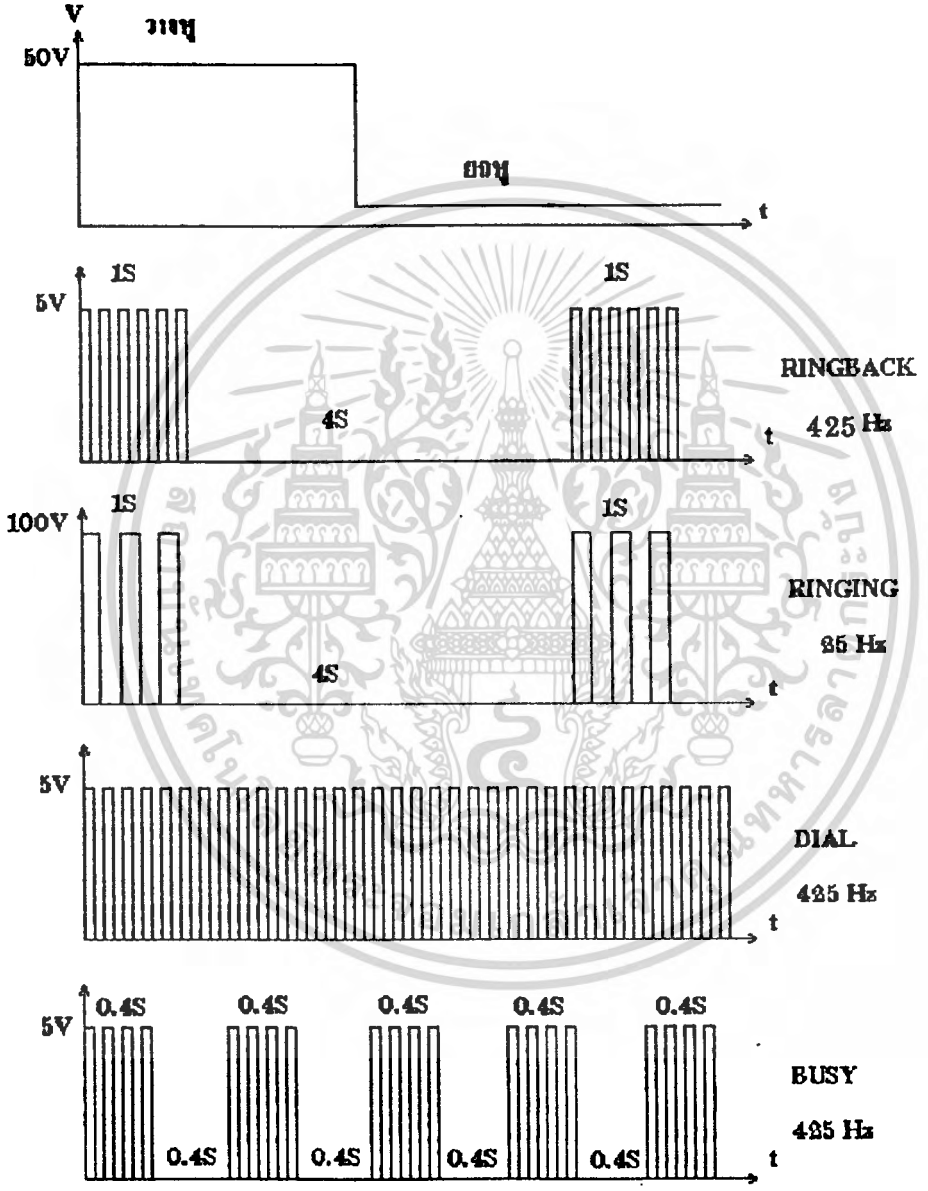
เป็นสัญญาณความถี่ 425H_z ทำการส่ง 0.4 วินาทีและหยุด 0.4 วินาทีสลับกัน เพื่อบอกให้รู้ว่าฝ่ายรับคู่สายไม่ว่างจะต้องทำการวางหูก่อนแล้วรอสัญญาณแมวกรนใหม่

3.สัญญาณเรียกกลับ (Ringing Back Tone)

เป็นสัญญาณความถี่ 425 H_z ทำการส่ง 1 วินาทีและหยุด 4 วินาทีสลับกัน เพื่อบอกให้ฝ่ายเรียกคู่สายได้แล้ว เพียงแต่รอฝ่ายรับมารับสายเท่านั้น

4.สัญญาณกระดิ่ง (Ringing Tone)

เป็นสัญญาณความถี่ประมาณ 25 H_z ทำการส่ง 1 วินาทีและหยุด 4 วินาทีสลับกันเช่นเดียวกับสัญญาณเรียกกลับ แต่จะมีระดับสัญญาณแรงไฟที่สูงกว่า เพื่อบอกให้ฝ่ายรับทราบว่า มีการเรียกเข้ามา เพื่อทำการยกหูแล้วสนทนาติดต่อกันต่อไป



รูปที่ 2.8 สัญญาณโทรศัพท์แบบต่าง ๆ

2.2 ส่วนของไมโครคอมพิวเตอร์

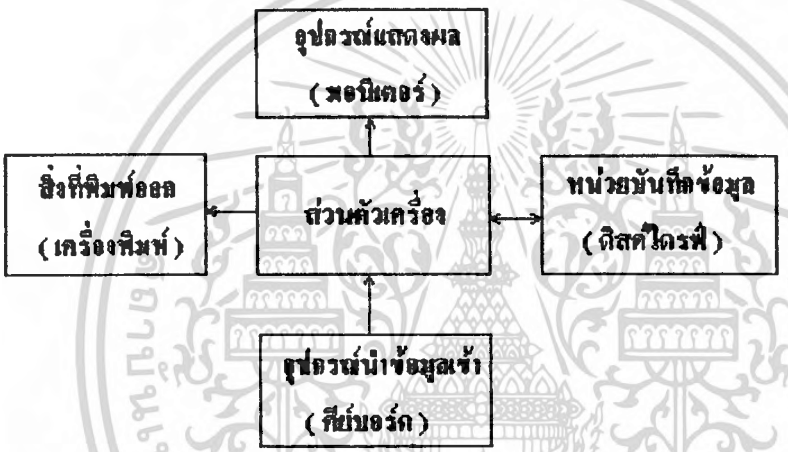
ระบบสอบถามข้อมูลทางโทรศัพท์อัตโนมัติจะใช้คอมพิวเตอร์ขนาด 16 บิทขึ้นไป สำหรับการศึกษาจะแบ่งเป็นส่วน ๆ เช่นเดียวกันคือ

ส่วนประกอบของไมโครคอมพิวเตอร์

การเชื่อมต่ออุปกรณ์ภายนอกเข้ากับเครื่องไมโครคอมพิวเตอร์เบื้องต้น

ฮาร์ดแวร์อินพุท/เอาท์พุทสำหรับ IBM PC

2.2.1 ส่วนประกอบของไมโครคอมพิวเตอร์



รูปที่ 2.9 บล็อกไดอะแกรมของเครื่องไมโครคอมพิวเตอร์

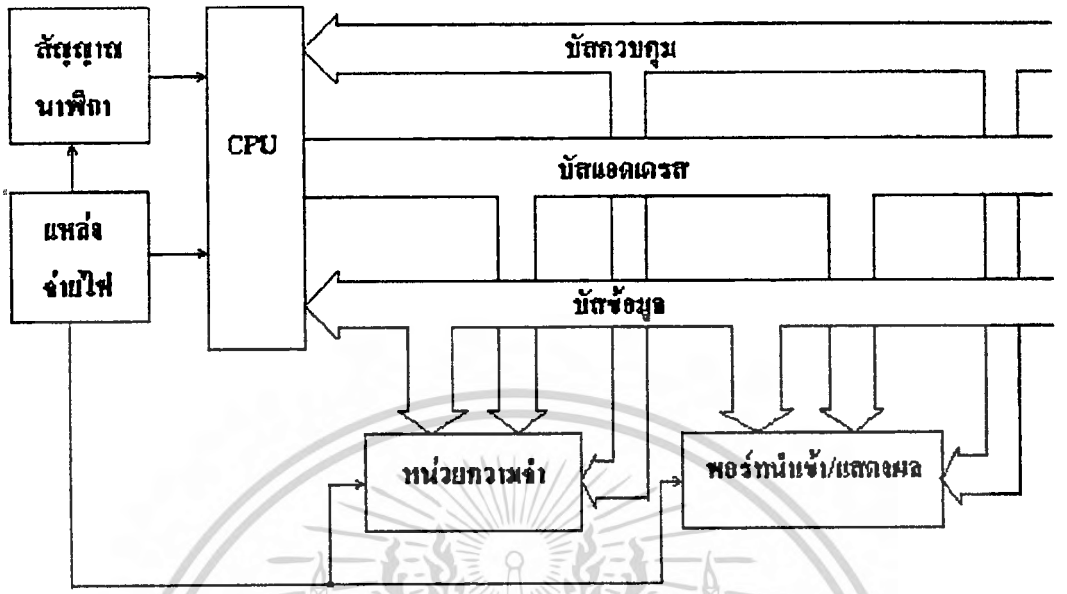
รูปที่ 2.9 สามารถอธิบายได้ดังนี้

ส่วนตัวเครื่อง (Unit System) จะประกอบด้วยหน่วยความจำซีพียู อินพุท/เอาท์พุทพอร์ต รอม (ROM) แรม (RAM) และแหล่งจ่ายไฟบางกรณีอาจรวมถึงแผ่นขับจานแม่เหล็ก (Disk Drive) รวมอยู่ด้วยหรืออาจถือเป็นอุปกรณ์รอบข้างก็ได้

รายละเอียดของส่วนตัวเครื่อง

1. ส่วนประมวลผลกลาง (Central Processing Unit : ซีพียู)

เป็นหน่วยที่สำคัญที่สุดของเครื่องคอมพิวเตอร์ มีหน้าที่ควบคุมการทำงานของหน่วยต่าง ๆ ของระบบคอมพิวเตอร์ให้ทำงานสอดคล้องกัน. โดยทั่วไปซีพียูจะประกอบด้วยส่วนย่อยดังนี้



รูปที่ 2.10 รายละเอียดของส่วนตัวเครื่อง

1.1 หน่วยรีจิสเตอร์ (Register)

เปรียบเสมือนสมองทำหน้าที่เก็บข้อมูลที่ส่งมาจากหน่วยความจำหลัก และนำไปใช้ประมวลผล รีจิสเตอร์แบ่งตามลักษณะการใช้งานได้ 2 แบบ

1.1.1 รีจิสเตอร์แบบเอนกประสงค์ (General Purpose Register)

รีจิสเตอร์ชนิดนี้ทำหน้าที่เก็บค่าต่าง ๆ ที่นำมาใช้ในการประมวลผลซีพียู ตัวอย่าง เช่น แอคคิวมูเลเตอร์ (Accumulator) ที่ใช้เก็บค่าตัวตั้งหรือผลลัพธ์ที่ใช้ในการคำนวณ

1.1.2 รีจิสเตอร์เฉพาะกิจ (Special Purpose Register)

ทำหน้าที่ติดตามซีพียู เช่น โปรแกรมเคาท์เตอร์ (Program Counter) ซึ่งทำหน้าที่เก็บแอดเดรสขนาด 16 บิท มีหน้าที่สำหรับซีพียู เฟตช์ (Fetch) คำสั่งในหน่วยความจำได้ถูกต้องหรืออินเด็กรีจิสเตอร์ (Index Register) จะใช้เป็นฐานการชี้ไปยังบริเวณหน่วยความจำที่ทางผ่านเข้าออกของข้อมูล

1.2 หน่วยความจำและตรรก (Arithmetic Logic Unit : ALU)

เป็นหน่วยประมวลผลข้อมูลด้วยวิธีทางเลขคณิตและทางตรรก เช่น บวก ลบ คูณ หาร เปรียบเทียบ เป็นต้น

1.3 หน่วยควบคุม (Control Unit)

หน่วยนี้ควบคุมการย้ายข้อมูลระหว่างรีจิสเตอร์แต่ละชนิดด้วยกัน และติดต่อกับส่วนภายนอกด้วย นอกจากนี้ยังควบการอ่าน การเขียนข้อมูลจากหน่วยความจำหรืออุปกรณ์รอบข้างด้วย

2. หน่วยความจำ (Memory)

ในคอมพิวเตอร์แบ่งเป็น 2 ส่วนใหญ่ ๆ คือ

2.1 หน่วยความจำในซีพียู มี 2 ส่วนคือ

2.1.1 รีจิสเตอร์ (Register) ตามหัวข้อที่ 1.1

2.1.2 หน่วยความจำแบบแคช (Catch Memory) .

เป็นหน่วยความจำชั่วคราวที่มีความเร็วในการทำงานสูงมากเชื่อมโยงระหว่างหน่วยประมวลผลกลางและหน่วยความจำหลัก ใช้เก็บข้อมูลหรือคำสั่งการทำงานในขณะนั้น

เหตุที่มีหน่วยความจำแบบแคชเพราะเมื่อซีพียู จะเริ่มทำการแอดซิคิ้วก็จะหาคำสั่งได้จากหน่วยความจำแบบแคช ซึ่งทำงานได้เร็วกว่าเพราะหน่วยความจำแบบแคชมีความเร็วสูงกว่าหน่วยความจำหลัก หน่วยความจำแบบแคชจะมีอยู่ในเครื่องระดับ 80386 ขึ้นไป

2.2 หน่วยความจำนอก ซีพียูแบ่งได้ 2 ส่วนย่อยคือ

2.2.1 หน่วยความจำหลัก (Primary Memory) เป็นที่ซึ่งโปรแกรมหรือข้อมูลจะต้องเข้ามาอยู่ก่อนการประมวลผลซึ่งได้แก่ แรม (RAM) และ รอม (ROM)

2.2.2 หน่วยความจำสำรอง (Secondary Memory) เป็นหน่วยความจำอยู่ภายนอกเครื่องคอมพิวเตอร์ใช้เก็บข้อมูลหรือโปรแกรมได้จำนวนมาก และเก็บไว้ใช้งานได้เป็นเวลานาน เช่น เทปแม่เหล็ก หรือ แผ่นจานแม่เหล็ก เป็นต้น

3. บัส (BUS)

บัส หมายถึง เส้นทางในการส่งถ่ายสัญญาณโดยการต่ออุปกรณ์ต่าง ๆ เช่น หน่วยความจำและอุปกรณ์ภายนอก เป็นต้น

สิ่งที่ต้องพิจารณาเป็นอันดับแรก คือ เรื่องของความจุของบัส ซึ่งเป็นขนาดของจำนวนบิทที่สามารถส่งถ่ายในเวลาเดียวกันได้เท่าใด เช่น บัส 8 บิท และสามารถส่งถ่ายข้อมูล 8 บิทได้พร้อม ๆ กัน

ลักษณะการใช้งานของบัสมี 3 แบบ คือ

3.1 สายนำข้อมูล (Data Bus)

เป็นแนวทางในการส่งถ่ายข้อมูลระหว่างรีจิสเตอร์ และหน่วยความจำซึ่งลักษณะการสื่อสารแบบ 2 ทาง (Bidirectional) โดยทั่วไปไมโครคอมพิวเตอร์จะมีสายนำข้อมูล 8 บิท และ 16 บิท จนพัฒนาขึ้นเป็น 32 บิท ในปัจจุบัน

3.2. สายนำสัญญาณบอกตำแหน่ง (Address Bus)

เป็นทางส่งผ่านตำแหน่งของหน่วยความจำหรืออุปกรณ์ต่าง ๆ โดยระบุผ่านทางแอดเดรสบัสในการสื่อสารทางเดียว (Unidirectional) โดยส่งจากส่วนซีพียู

3.3 สายควบคุม (Control Bus)

ทำหน้าที่เป็นทางผ่านของสัญญาณควบคุมจากทั้ง ซีพียู และอุปกรณ์ต่าง ๆ โดยเป็นการสื่อสารแบบสองทาง (Bidirectional)

4. จุดต่อเข้า/ออก (Input / Output Ports)

คือจุดที่อุปกรณ์รอบข้างภายนอกสามารถส่งผลที่ต้องการแสดงให้กับคอมพิวเตอร์ได้ อาจเป็นการสื่อสารแบบทางเดียวหรือสองทางก็ได้ แล้วแต่ลักษณะการใช้

5. อุปกรณ์รอบข้าง (Peripheral Device)

หมายถึง อุปกรณ์ต่าง ๆ ที่อยู่ภายใต้การควบคุมของซีพียู ซึ่งถือว่าเป็นส่วนหนึ่งของระบบคอมพิวเตอร์ สามารถจำแนกได้ตามลักษณะของอุปกรณ์ได้ดังนี้

5.1 อุปกรณ์นำข้อมูลเข้า (Input Device)

หมายถึงเครื่องมือหรืออุปกรณ์ที่สามารถอ่านข้อมูลและส่งข้อมูลเข้าไปเก็บในเครื่องคอมพิวเตอร์ได้ เพื่อให้ทำการประมวลผลต่อไป

5.1.1 คีย์บอร์ด เป็นอุปกรณ์นำเข้าข้อมูลที่นิยม มี 3 แบบ 84,101 และ 102 คีย์

5.1.2 เมาส์ เป็นอุปกรณ์นำเข้าที่ขนาดพอเหมาะกับมือ สามารถเคลื่อนย้ายไปบนพื้นผิวเรียบโดยเชื่อมต่อกับคอมพิวเตอร์จะเป็นตัวเคลื่อนย้ายตัวชี้ตำแหน่ง (Cursor) ในจอ CRT ให้ไปในทิศทางที่ต้องการ

5.2 อุปกรณ์แสดงผล (Output Device)

หน้าที่ของส่วนนี้จะแสดงข้อมูลที่มีอยู่ในหน่วยความจำ หรือผลลัพธ์ที่เครื่องคำนวณ คำนวณได้ และแสดงบนจอภาพหรือสิ่งอื่นซึ่งมีหลายชนิด เช่น กระดาษอ่านบันทึกอ่าน อุปกรณ์แสดงผลที่สำคัญมีดังนี้

5.2.1 หน่วยจอภาพ หมายถึงจอภาพหรือเห็นเป็นหลอดภาพ

5.2.2 เครื่องพิมพ์เป็นอุปกรณ์รอบข้างอีกชนิดหนึ่งของเครื่องคอมพิวเตอร์ ที่ใช้แสดงผลลัพธ์ที่ได้จากการทำงานของเครื่องคอมพิวเตอร์ โดยการพิมพ์ลงบนกระดาษส่วนพิมพ์ลงในกระดาษนี้เรียกว่า ฮาร์ดดิสก์ กอปปี้

6. หน่วยความจำสำรอง (Secondary Storage Device)

เป็นสิ่งที่ใช้เก็บข้อมูลเพิ่มจากหน่วยความจำหลักในคอมพิวเตอร์ ตัวอย่างเช่น

1. แผ่นดิสก์ (Floppy Disk)
2. ฮาร์ดดิสก์ (Hard Disk)
3. เทป (Tape)

2.2.2 การเชื่อมต่ออุปกรณ์ภายนอกเข้ากับเครื่องไมโครคอมพิวเตอร์

ในส่วนแรกนั้นได้กล่าวถึงโครงสร้าง ส่วนประกอบของเครื่องไมโครคอมพิวเตอร์ ไปแล้วในส่วนนี้จะกล่าวถึงการเชื่อมต่ออุปกรณ์ภายนอกเข้ากับเครื่องไมโครคอมพิวเตอร์เบื้องต้น เนื่องจากเราจำเป็นต้องต่อเครื่องโทรศัพท์เข้ากับเครื่องไมโครคอมพิวเตอร์ใช้งานร่วมกัน ดังนั้นเราจำเป็นจะต้องรู้หลักการต่อซึ่งตัวอย่างรายละเอียดดังจะกล่าวต่อไปนี้

เครื่องคอมพิวเตอร์ที่เราใช้งานกันทั่วไปนอกจากจะใช้ซอฟแวร์แล้ว ยังสามารถใช้งานในการเชื่อมต่อกับเครื่องมือภายนอก (External Instrument) ต่าง ๆ เพื่อทำการวัดปริมาณทางกายภาพและส่งผลกลับในการควบคุมปริมาณทางกายภาพที่แวดล้อมตัวเรา อาจจะเป็นภายในบ้าน ที่ทำงานหรือห้องทดลองปริมาณทางกายภาพเหล่านี้ได้แก่ อุณหภูมิ ความชื้น ความเข้มแสง โมเมนท์การเปิด - ปิดประตูเป็นต้น

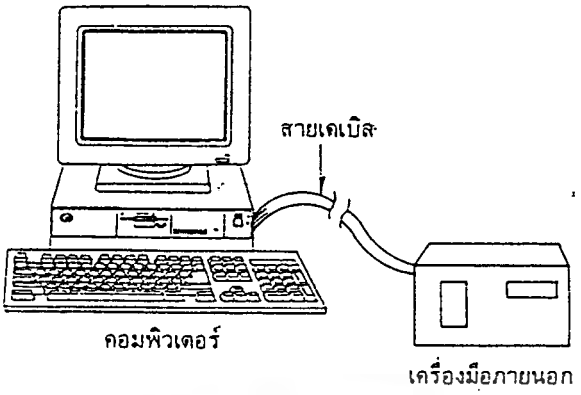
ในการเชื่อมต่ออุปกรณ์ภายนอกเข้ากับไมโครคอมพิวเตอร์ได้ใช้สายเคเบิลในการสื่อสารแสดงดังรูปที่ 2.11

คอมพิวเตอร์มีเส้นทางในการเชื่อมต่อกับเครื่องมือภายนอก โดยมีการเรียกข้อมูลเข้าและเมื่อต้องการควบคุมก็ทำการส่งข้อมูลออก ดังนั้นหลักการในการทำงานเชื่อมต่อสามารถกล่าวได้ดังนี้คือ

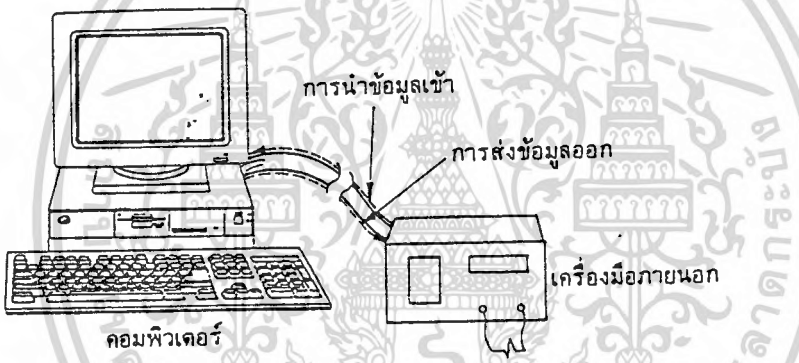
การเรียกข้อมูลเข้า (Input Data)

การส่งข้อมูล (Output Data) ดังแสดงในรูปที่ 2.12

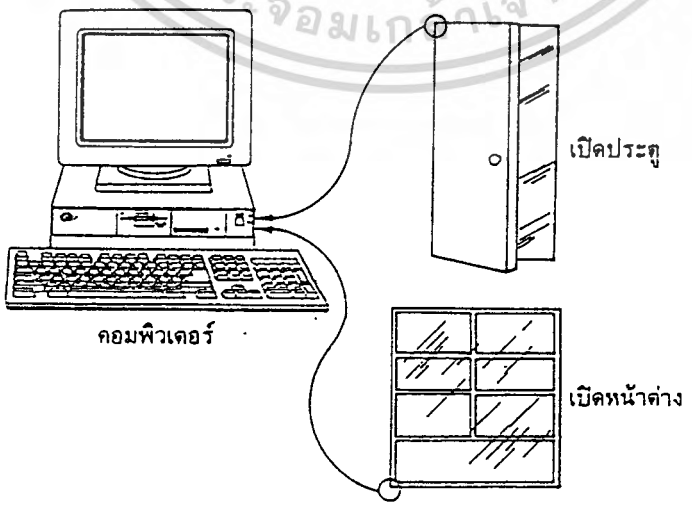
สำหรับการเชื่อมต่ออุปกรณ์ควบคุมภายในบ้าน ยกตัวอย่างง่าย ๆ เช่น เมื่อมีการเปิดประตูหรือหน้าต่าง จะให้คอมพิวเตอร์ส่งสัญญาณเตือนเข้าที่ลำโพง โดยใช้หลักการเชื่อมต่อดังกล่าวเริ่มจากการเรียกข้อมูลการเปิด



รูปที่ 2.11 การใช้สายเคเบิลเชื่อมต่อเครื่องมือภายนอกเข้ากับคอมพิวเตอร์

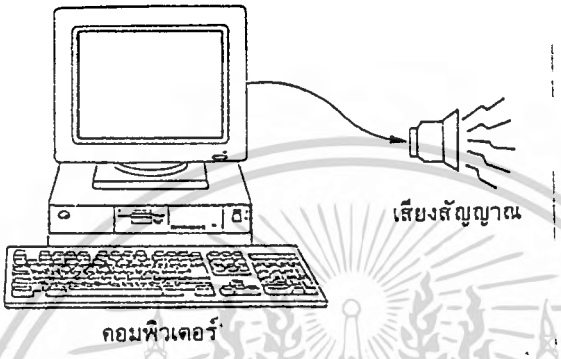


รูปที่ 2.12 การนำข้อมูลเข้าและส่งข้อมูลออก

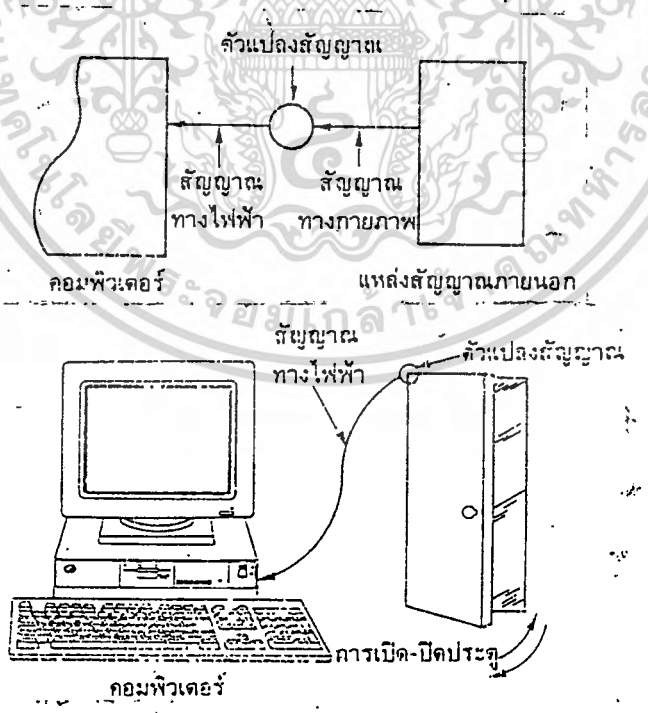


รูปที่ 2.13 การนำข้อมูลในการเปิดประตูหรือหน้าต่างเข้าสู่คอมพิวเตอร์

เริ่มจากการเรียกข้อมูลการเปิดประตูหรือหน้าต่างเข้าสู่คอมพิวเตอร์ เมื่อไม่มีการเปิดประตู ก็จะไม่มีการส่งข้อมูลไปที่ลำโพง แต่เมื่อไรมีการเปิดประตู คอมพิวเตอร์ก็จะทำการส่งข้อมูลเสียงเตือนไปที่ลำโพงทันทีแสดงดังรูที่ 2.13 และ 2.14



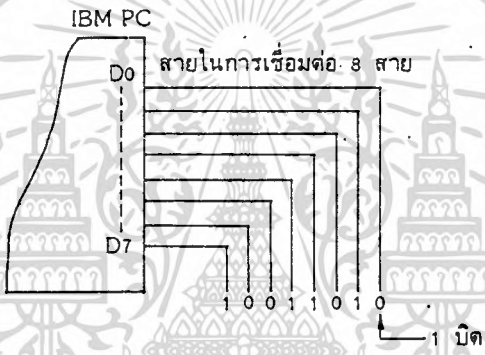
รูปที่ 2.14 การส่งเสียงเตือนแก่ลำโพงจากเครื่องคอมพิวเตอร์



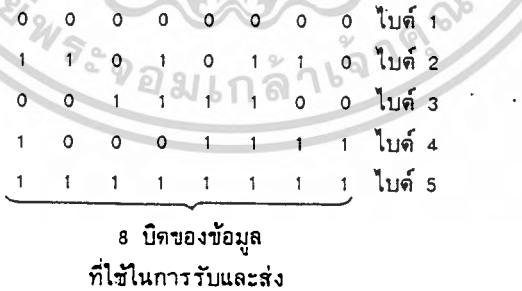
รูปที่ 2.15 การใช้ตัวแปลงสัญญาณเปลี่ยนโมเมนท์การเปิดประตูเป็นสัญญาณทางไฟฟ้าเข้าสู่คอมพิวเตอร์

หากพิจารณาต่อไปก็มีคำถามอีกว่า คอมพิวเตอร์นั้นรู้ได้อย่างไรว่ามีการเปิดประตูหรือหน้าต่างซึ่งแน่นอนคอมพิวเตอร์ไม่สามารถไปตรวจสอบการเปิดประตูหรือหน้าต่าง โดยตรงจำเป็นจะต้องใช้ตัวแปลงสัญญาณ (Transducer) ซึ่งมีการเปลี่ยนแปลงโมเมนท์ (Moment) การเปิดประตูหรือหน้าต่างเป็นสัญญาณไฟฟ้าเข้าสู่คอมพิวเตอร์ แสดงดังรูปที่ 2.15 ในการส่งข้อมูลออกที่ลำโพงก็ต้องส่งข้อมูลออกในรูปสัญญาณไฟฟ้าเช่นเดียวกัน

การส่งและรับข้อมูลมีสายในการเชื่อมต่อ 8 สาย (D_0 - D_7) แต่ละสายเรียกว่า 1 บิท การสื่อสารจะใช้ระบบเลขฐานสอง (Binary System) คือเป็น "0" และ "1" ซึ่ง "1" ในที่นี้คือแรงดันไฟฟ้า +5 โวลท์ ส่วน "0" คือแรงดันไฟฟ้า 0 โวลท์ แสดงดังรูปที่ 2.16 และ 2.17 ตามลำดับ



รูปที่ 2.16 สายข้อมูล 8 บิทของ IBM PC

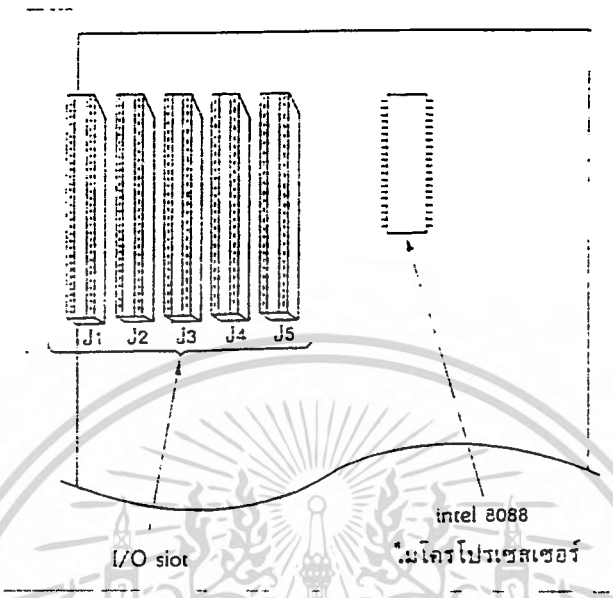


รูปที่ 2.17 ระบบเลขฐานสองที่ใช้สื่อสารใน IBM PC

2.2.3. ฮาร์ดแวร์อินพุท / เอาท์พุท สำหรับ IBM PC

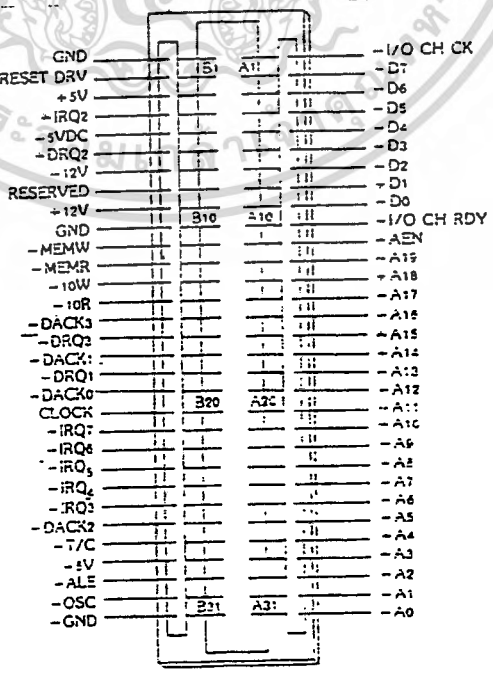
ในการส่งข้อมูลออก (Output Data) และนำข้อมูลเข้า (Input Data) สำหรับ IBM PC ที่เราได้กล่าวถึงในส่วนที่ 2 นั้นจำเป็นต้องมีวงจรอิเล็กทรอนิกส์เชื่อมต่อเข้ากับ IBM PC ดังนั้นเรา

ต้องรู้จัก สล็อต (Slot) บน IBM PC ซึ่งมีระบบ อินพุท / เอาท์พุท สล็อตแสดงรายละเอียดดังรูปที่ 2.18 และรูปที่ 2.19 ตามลำดับ

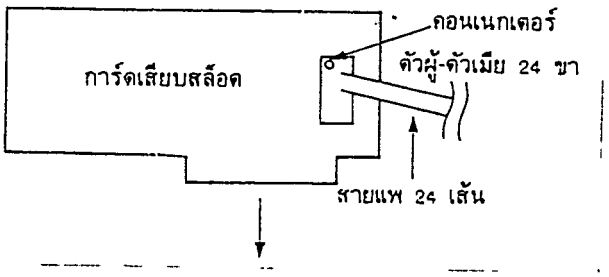


รูปที่ 2.18 ระบบ อินพุท / เอาท์พุท สล็อตบน IBM PC

การส่งข้อมูลออกและนำเข้าจำเป็นต้องมีเส้นทางในที่นี้เราเรียก พอร์ต (Port) ซึ่งมีการจัดแอดเดรสไม่ให้ซ้อนกัน มีแอดเดรสที่แน่นอน ตัวอย่างการจัดสรรแอดเดรสที่ใช้ติดต่อกับอุปกรณ์ภายนอกบน IBM PC แสดงดังตารางที่ 2.1 และการสร้าง การ์ด (Card) เพื่อใช้เชื่อมต่อกับ สล็อตอินพุท / เอาท์พุท แสดงดังรูปที่ 2.20



รูปที่ 2.19 ขาสัญญาณต่าง ๆ ในสล็อตอินพุท / เอาท์พุท บน IBM PC



รูปที่ 2.20 การ์ดที่ใช้เสียบใน อินพุท/เอาท์พุท สล็อต (PC - Card)

HEX ADDRESS	USES
0200H	NOT USED
0201H	GAME CONTROL ADAPTER
0202H-0277H	NOT USED
0278H-027FH	SECOND PRINTER PORT ADAPTER
0280H-02F7H	NOT USED
02F8H-02FFH	SECOND SERIAL PORT ADAPTER CARD
0300H-0377H	NOT USED
0378H-037FH	PRINTER PORT ADAPTER CARD
0380H-03AFH	NOT USED
03B0H-03BFH	MONOCHROME AND PRINTER ADAPTER
03C0H-03CFH	NOT USED
03D0H-03DFH	COLOR GRAPHICS ADAPTER
03E0H-03EFH	NOT USED
03F0H-03F7H	5 1/4 INCH DISKETTE DRIVE ADAPTER CARD
03F8H-03FFH	SERIAL PORT ADAPTER CARD

ตารางที่ 2.1 การจัดแอดเดรสที่ใช้ติดต่อกับอุปกรณ์ภายนอกบน IBM PC

ฮาร์ดแวร์ในการส่งอินพุท / เอาท์พุทข้อมูล มีรายละเอียดวงจรการเชื่อมต่อดังนี้

1. วงจรอีนาเบิล (Enable Circuit)

2. วงจรเอาท์พุทแลตช์ (Output Latches Circuit)

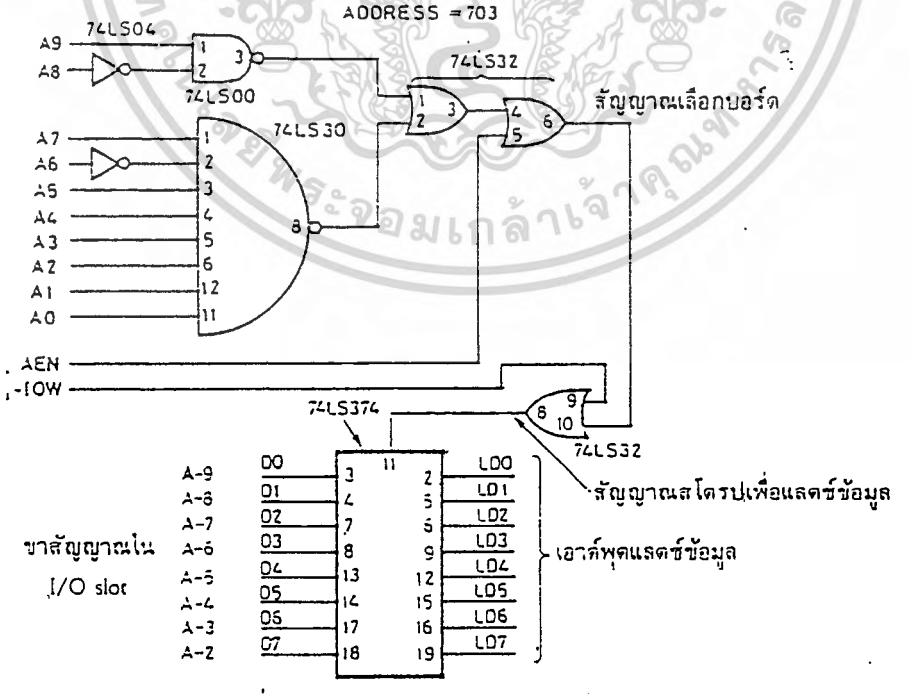
3. วงจรอินพุทบัฟเฟอร์ (Input Buffer Circuit)

1. วงจรอีนาเบิล (Enable Circuit)

การสื่อสารภายในเครื่องคอมพิวเตอร์มีสายข้อมูล (Data Bus) เพื่อส่งและรับข้อมูลถึงกัน การส่งและรับข้อมูลถ้าไม่มีตำแหน่งการส่งและรับข้อมูลก็ไม่รู้ว่าจะส่งและรับอย่างไร ดังนั้นจึงจำเป็นต้องมีสายแอดเดรสในการกำหนดตำแหน่งภายในคอมพิวเตอร์

กรณีสื่อสารกับอุปกรณ์ภายนอก ก็ต้องมีการถอดรหัสแอดเดรสให้เลขหมายแก่อุปกรณ์ภายนอกตัวอื่น แอดเดรสที่ใช้สื่อสารกับอุปกรณ์ภายนอกสำหรับ IBM PC ดังแสดงรายละเอียดในตารางที่ 2.1 ซึ่งพบว่าแอดเดรสในช่วง 2B0-2BF (เลขฐานสิบหก) ไม่มีการใช้จึงสามารถถอดรหัสแอดเดรสใช้งานการเชื่อมต่อในการเชื่อมต่อในช่วงดังกล่าว เพื่อใช้ในการส่งข้อมูลออกและนำข้อมูลเข้า

การถอดรหัสแอดเดรสเพื่อการเลือกพอร์ท (Port Select) ได้ใช้สายแอดเดรสที่ A_0 ถึง A_9 มีค่าเท่ากับ 1010111111_2 (หมายเลข 703_{10}) จึงทำให้สัญญาณการเลือกพอร์ตมีลอจิก "0" แต่การจะส่งหรือรับข้อมูลจากสายข้อมูลได้ต้องมีการต่อกับสาย AEN (Address Enable) ของ IBM PC ด้วยเพราะไม่เช่นนั้นการส่งหรือรับข้อมูลอาจผิดพลาดได้ สัญญาณที่นำมาออร์ (OR) กับ AEN จะใช้ในการอีนาเบิลวงจรส่งหรือรับข้อมูลเกิดขึ้นได้ รายละเอียดแสดงในรูปที่ 2.21



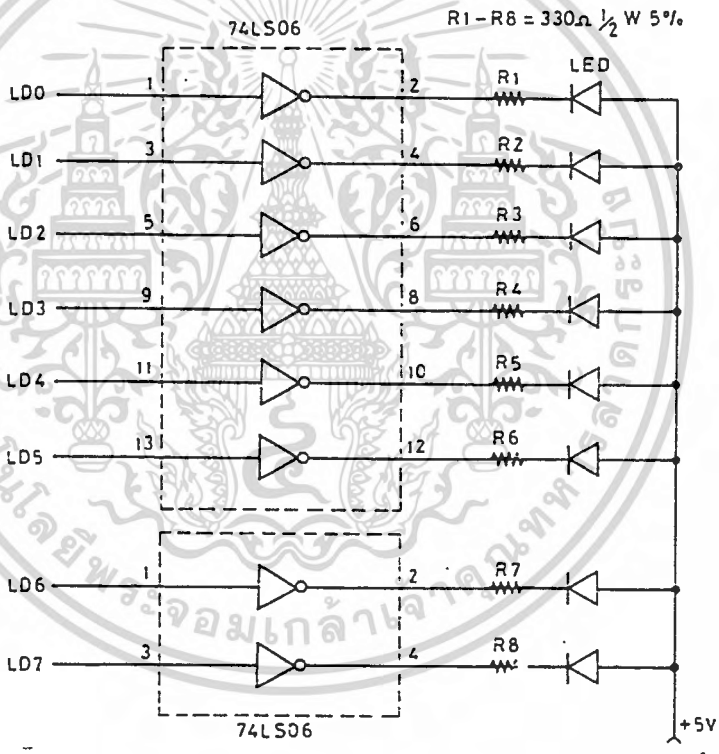
รูปที่ 2.21 รายละเอียดของวงจรอีนาเบิล

038365

2. วงจรเอาท์พุทแลตช์ (Output Latches Circuit)

การส่งข้อมูลออกใช้ ไอซี #74LS374 เป็นตัวแลตช์ข้อมูล การส่งข้อมูลออกต้องผ่านทางสายข้อมูล D_0 - D_7 ต้องทำการอินาเบิลเพื่อแลตช์ข้อมูล ซึ่งไม่เพียงพอที่จะทำงานได้ต้องมีอีกสายหนึ่งที่มาเกี่ยวข้องคือ -IOW (Input / Output Write) สายสัญญาณนี้มีลอจิก "0" เมื่อมีการใช้สั่งให้ส่งข้อมูลออก

การแสดงผลสามารถใช้ LED 8 ดวง เป็นตัวแสดงผลข้อมูล 8 บิท แสดงการเชื่อมต่อดังรูปที่ 2.22

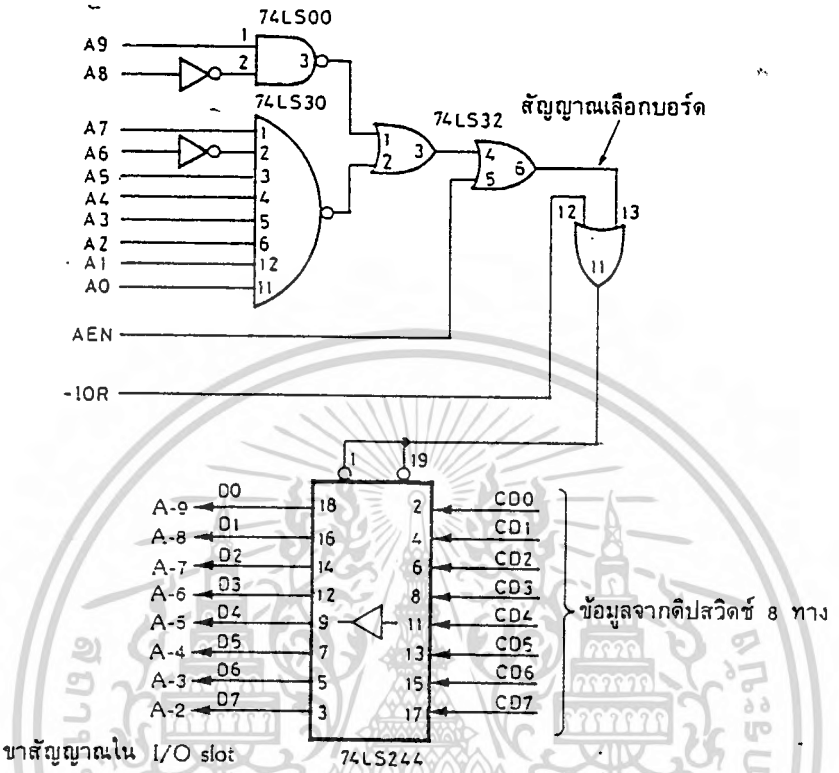


รูปที่ 2.22 รายละเอียดการต่อวงจรเอาท์พุทแลตช์กับ LED 8 ดวง

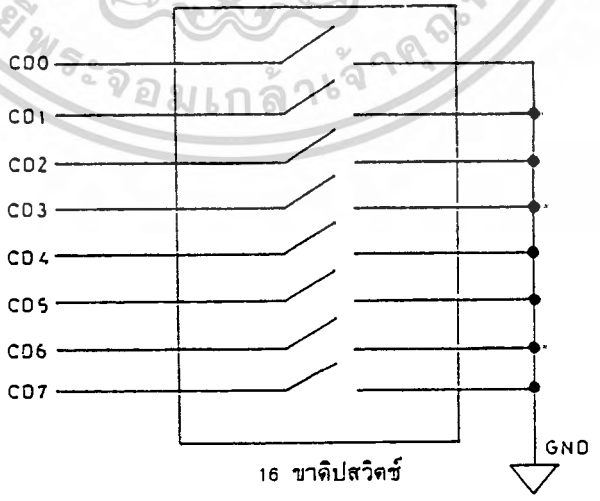
3. วงจรอินพุทบัฟเฟอร์ (Input Buffer Circuit)

การนำข้อมูลเข้าไอซี #74LS244 เป็นบัฟเฟอร์ของข้อมูลการนำเข้าก็ต้องมีการอินาเบิลเพื่อนำข้อมูลเข้าทางสายข้อมูลเช่นเดียวกัน อย่างไรก็ตามก็ต้องมีสายอีกเส้นมาเกี่ยวข้องเช่นเดียวกล่าวคือ -IOR (Input / output Read) สายสัญญาณนี้มีลอจิก "0" เมื่อมีการใช้คำสั่ง

A=INP (Address) ในภาษาเบสิกดังนั้นจำเป็นต้องเชื่อมต่อสายสัญญาณนี้เข้ากับวงจรอีนาเบิลรายละเอียดดังแสดงในรูปที่ 2.23



รูปที่ 2.23 รายละเอียดของวงจรอินพุทบัฟเฟอร์



รูปที่ 2.24 รายละเอียดการต่อสวิทช์ 8 ทางกับวงจรอินพุทบัฟเฟอร์

จากรูปที่ 2.23 ที่ตำแหน่ง CD_0-CD_7 ทำการเชื่อมต่อกับดิปสวิทช์ 8 ทาง (16 ขา) เพื่อทำการสับสวิทช์ ปิด-เปิด เป็นข้อมูลเข้าของแต่ละบิท (D_0-D_7) แสดงการต่อดังรูปที่ 2.24 คือเมื่อสวิทช์เปิด (ON) ข้อมูลเข้าสู่ ไอซี #74LS244 มีลอจิกเป็น "1" (เพราะเป็นไอซี TTL : Transister Transister Logic) แต่เมื่อสวิทช์ปิด (OFF) ข้อมูลที่เข้าจะเป็นลอจิก "0" ความลำดับ

2.3 ทฤษฎีส่วนบันทึกสัญญาณเสียง

ในส่วนนี้เราสามารถแบ่งได้เป็น 2 ส่วน คือ

DIGITAL TO ANALOG CONVERTER (DAC)

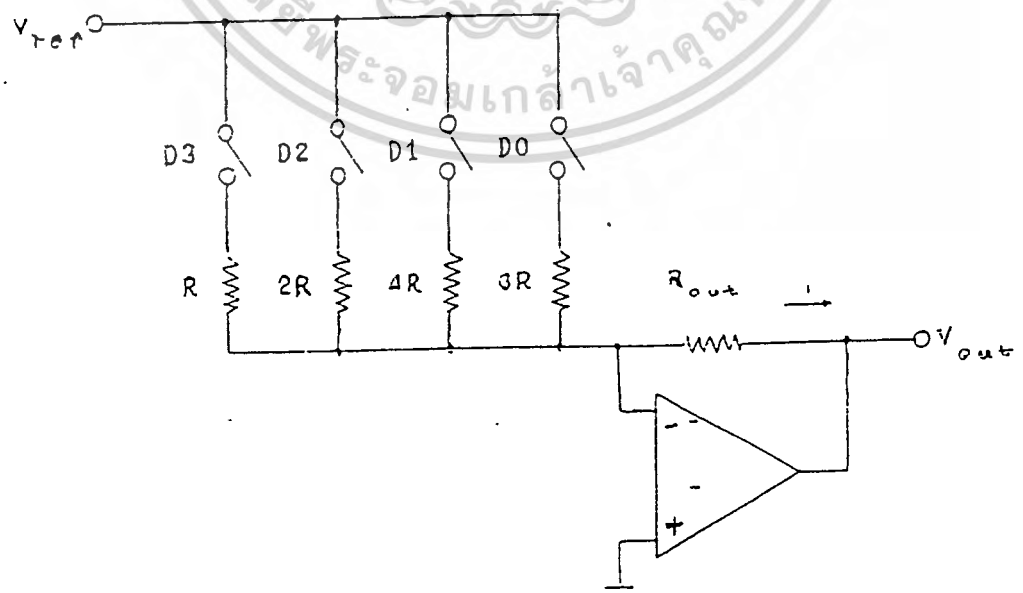
ANALOG TO DIGITAL CONVERTER (ADC)

2.3.1 DIGITAL TO ANALOG CONVERTER (DAC)

DIGITAL TO ANALOG CONVERTER เป็นการเปลี่ยนสัญญาณดิจิตอลให้เป็นสัญญาณอนาล็อกซึ่งมีวิธีทำได้หลายวิธี

1. Binary-Weighted Resistance D/A Converter

หลักการของ Digital to Analog Conveter แบบ Weighted Resistor D/A นั้นอาศัยหลักการที่ว่ากระแส output เป็นผลรวมของกระแส input โดยการเลือกค่าความต้านทาน input ให้เพิ่มขึ้นตามหลักของเลข binary ซึ่งมีลักษณะของวงจรดังรูปที่ 2.25



รูปที่ 2.25 D/A Converter with Binary-Weighted Resistance

จากวงจรจะเห็นว่าประกอบด้วย Reference Voltage (V_{ref}), Weighted Resistive Network, Switch and Summing Element เมื่ออินพุททุกบิทเป็น High หรือเมื่อสวิทช์ทุกตัวถูกปิด จะได้กระแสอินพุทเป็นดังนี้คือ

$$I_3 = V_{ref}/R$$

$$I_2 = V_{ref}/2R$$

$$I_1 = V_{ref}/4R$$

$$I_0 = V_{ref}/8R$$

เมื่อกระแสเอาท์พุท คือ ผลรวมของกระแสอินพุททั้งหมด

$$I = V_{ref}/R \ (1+0.5+0.25+0.125) \qquad (1)$$

$$I = 1.875 \ V_{ref}/R$$

และถ้าให้ "0" แทนการเปิดสวิทช์ (Open) "1" แทนการเปิดสวิทช์ (close) เราจะสามารถเขียนสมการได้ใหม่ดังนี้คือ

$$I = V_{ref}/R \ (D_3+0.5D_2+0.25D_1+0.125D_0) \qquad (2)$$

และสามารถเขียนสมการใหม่ได้เป็นให้อยู่ในรูปของกำลัง 2 ได้ดังนี้

$$I = V_{ref}/R \ (D_3+2^{-1}D_2+2^{-2}D_1+2^{-3}D_0) \qquad (3)$$

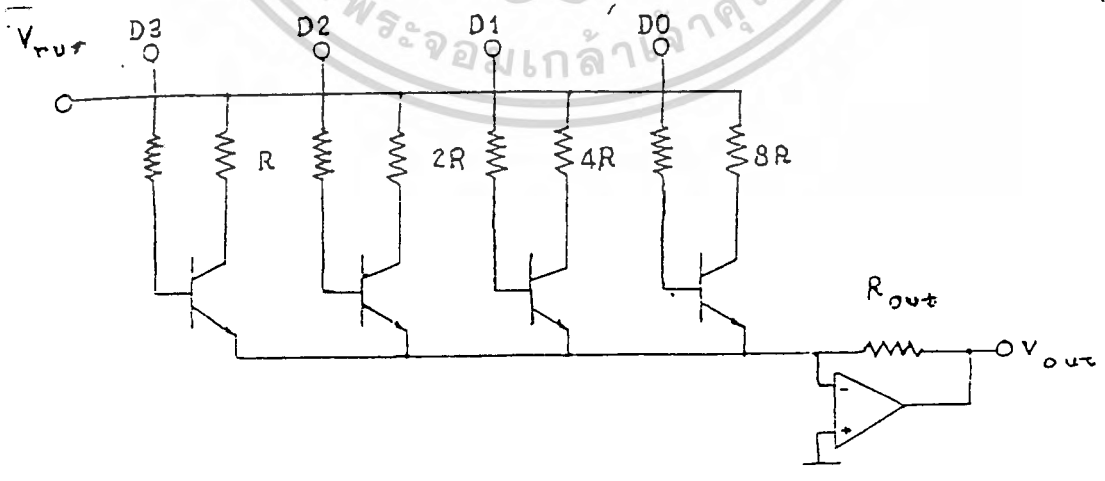
จากที่ได้กล่าวมาแล้วว่ากระแสเอาท์พุทคือผลรวมของกระแสอินพุทตามหลักของ Binary Weight ดังนั้นถ้าเราสมมุติให้ Vr_{ef} = 5V และ R = 5 Kohm เราก็จะได้กระแสเอาท์พุทที่เปลี่ยนแปลงจาก 0 ถึง 1.875 mA ดังแสดงในตารางที่ 2.2

รูปที่ 2.26 แสดงการใช้ทรานซิสเตอร์เป็นสวิทช์ข้อมูลจาก D_3-D_0 ซึ่งจะไปขับเบสของทรานซิสเตอร์ เมื่อบิทหนึ่งบิทใดเป็น High ก็จะทำให้มีกระแสเบสเพียงพอที่จะใช้ทรานซิสเตอร์ Saturate และเมื่อเป็น Low ก็จะสามารถทำให้ทรานซิสเตอร์ Cut off ได้ ดังนั้นเนื่องจากทรานซิสเตอร์แต่ละตัวสามารถ Saturate หรือ Cut off ได้ จึงทำให้มีลักษณะเหมือนกับการปิดหรือเปิดสวิทช์นั่นเอง

จากวงจรในรูปที่ 2.26 ถ้าเราป้อนอินพุท D_3-D_0 ด้วยเลข binary ค่าตั้งแต่ 0000 ถึง 1111 ก็จะทำให้การเปลี่ยนแผลงของข้อมูลจากดิจิตอลเป็นอนาล็อกมีลักษณะเป็นรูปขั้นบันไดหรือที่เรียกว่า Stair case ดังนั้นถ้าความต้านทานทั้งหมดมีค่าถูกต้อง และทรานซิสเตอร์แมทช์กันแล้ว ขั้นบันไดทุกขั้นก็จะมีขนาดเท่ากัน ดังในรูปที่ 2.27 ซึ่งขั้นบันไดหรือที่เรียกว่า LSB increment เพราะเกิดจากการเปลี่ยน LSB หนึ่งครั้ง

D_3	D_2	D_1	D_0	Output Current (mA)	Fraction of Maximum
0	0	0	0	0	0
0	0	0	1	0.125	1/15
0	0	1	0	0.25	2/15
0	0	1	1	0.375	3/15
0	1	0	0	0.5	4/15
0	1	0	1	0.625	5/15
0	1	1	0	0.75	6/15
0	1	1	1	0.875	7/15
1	0	0	0	1	8/15
1	0	0	1	1.125	9/15
1	0	1	0	1.25	10/15
1	0	1	1	1.375	11/15
1	1	0	0	1.5	12/15
1	1	0	1	1.625	13/15
1	1	1	0	1.75	14/15
1	1	1	1	1.875	15/15

ตารางที่ 2.2 แสดงค่ากระแสเอาท์พุทของ Binary - Weighted Resostamce D/A Converter



รูปที่ 2.26 Transister Switch For D/A Converter

รูปที่ 2.27 แสดง Stair Case Output Current

วิธีหนึ่งที่จะวัดคุณภาพของ D/A Converter ก็คือ ค่ารีโซลูชั่น (Resolution) ซึ่งค่ารีโซลูชั่นนี้คือ อัตราส่วนของ LSB increment ต่อค่าเอาท์พุทสูงสุดมีสูตรดังนี้คือ

$$\text{Resolution} = 1/(2^{n}-1)$$

ตัวอย่างเช่น ถ้าเป็น 4 บิท converter ก็จะมีค่า Resolution เป็น

$$\text{Resolution} = 1/(2^{n}-1)$$

$$= 1/(2^{4}-1)$$

$$= 1/15$$

เมื่อ n คือจำนวนบิทของดิจิตอลอินพุท

ดังนั้นค่า Percent Resolution = (1/15)*100

= 6.67 %

ถ้าจำนวนบิทของอินพุทมากขึ้นก็จะทำให้ค่า Resolution ดีขึ้น คือ จำนวนขั้นบันไดจะมากขึ้น ซึ่งทำให้ convert ละเอียดขึ้น ดังตัวอย่างในตารางที่ 2.3 ใน D/A Converter ค่าความเที่ยงตรงเทียบได้กับการปิดกระแสเลาท์พุทแต่ละตัวซึ่งเป็นค่าทางความคิดในรูปที่ 2.26 ค่าความ

เที่ยงตรงขึ้นอยู่กับโวลท์เตจอ้างอิง, ค่าความคลาดเคลื่อนของตัวต้านทานและทรานซิสเตอร์ปกติในการใช้งานจะมีตัวปรับความละเอียด เพื่อตั้งฟูลสเกลของเอาท์พุท

ความเที่ยงตรงสัมพันธ์เทียบได้กับการปิด (close) ของสวิทช์กับระดับ เอาท์พุท ซึ่งเป็นสัดส่วนทางความคิดของฟูลสเกลเอาท์พุท การเปลี่ยนแปลงของสวิทช์ทั้ง 4 บิท จะมีระดับของเอาท์พุททางความคิดเป็นสัดส่วนกับฟูลสเกลดังนี้คือ 0,1/15,2/15,3/15 เป็นต้น เนื่องจากข้อมูลทั้งหลายนี้ เป็นตัวระบุถึงความเที่ยงตรงสัมพันธ์กับความเที่ยงตรงที่แท้จริง ในการพิจารณาความเที่ยงตรงสัมพันธ์ ดังนั้นความเที่ยงตรงสัมพันธ์ จะขึ้นอยู่กับปัจจัยหลักใหญ่ ๆ คือ ค่าความคลาดเคลื่อนของ Weight resistor คือ R, 2R,4R,8R

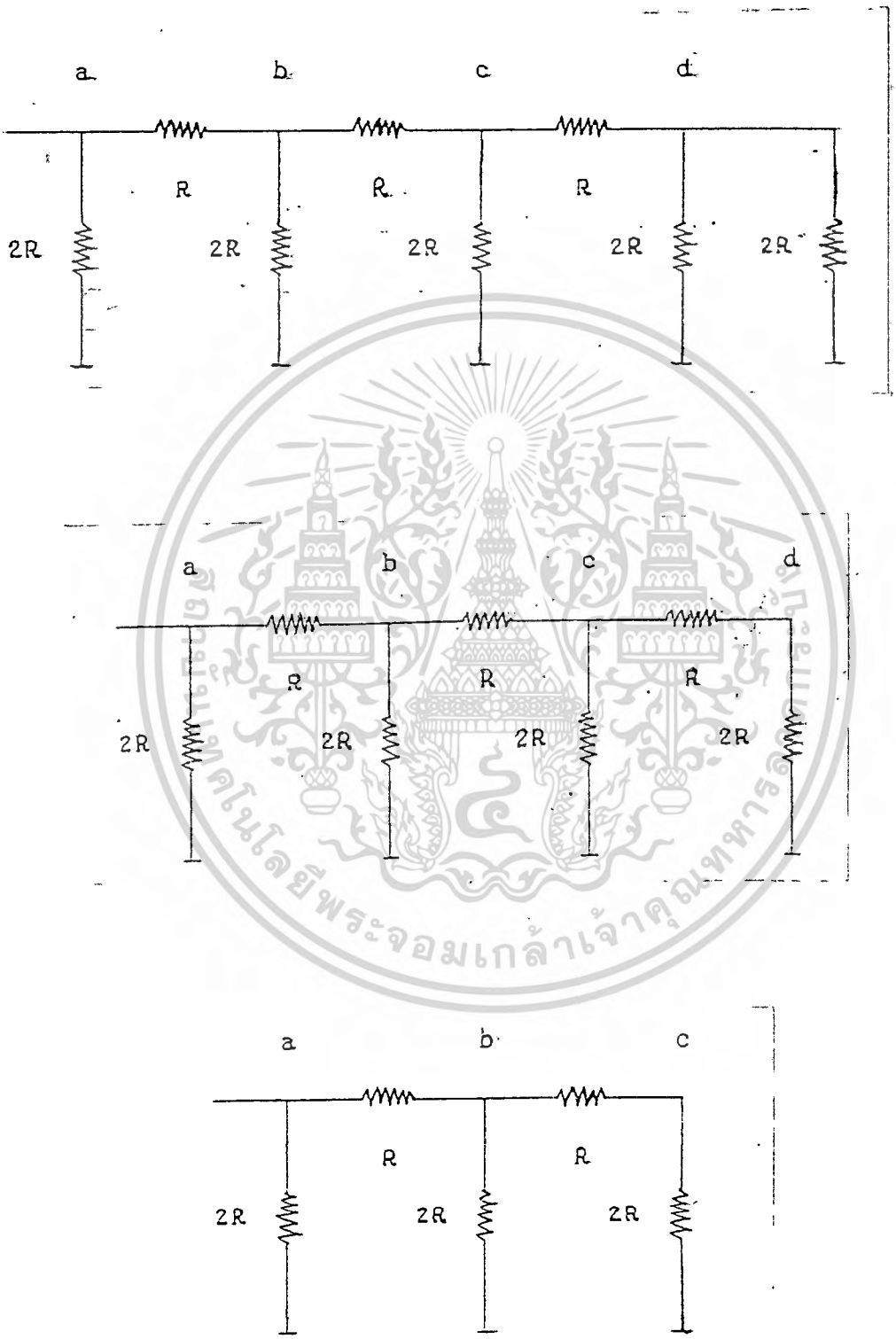
ข้อเสียของ Weighted Resistance D/A Converter ก็คือจะเกิดความคลาดเคลื่อนของค่าความต้านทานที่มากกว่าค่า Percent Resolution เมื่อค่า Resolution คือค่าอัตราส่วนของ LSB increment ต่อเอาท์พุทสูงสุด ตัวอย่างเช่น Resolution ของ 4 convert คือ 1/15 ค่าPercent Resolution = 6.68 % จึงจะทำให้เกิดขั้นบันไดแต่ละขั้นมีขนาดเท่ากัน

ความยุ่งยากอีกอย่างหนึ่งที่เกิดขึ้นก็คือ เมื่อจำนวนบิทของดิจิตอลอินพุทเพิ่มมากขึ้นก็จะทำให้ย่านของค่าความต้านทานเพิ่มขึ้นเป็น R , 2R , 4R , 8R เท่าของความต้านทานตัวที่น้อยที่สุดและถ้าเป็น 12 บิท ความต้านทานตัวที่มีค่ามากที่สุดจะเป็น 2048 เท่าของตัวที่เล็กที่สุด ดังนั้นเนื่องจากปัญหาความคลาดเคลื่อนของตัวต้านทานและย่านของความต้านทานที่หาค่ายากจึงทำให้ weight Resister D/A Converter ไม่เป็นที่นิยม

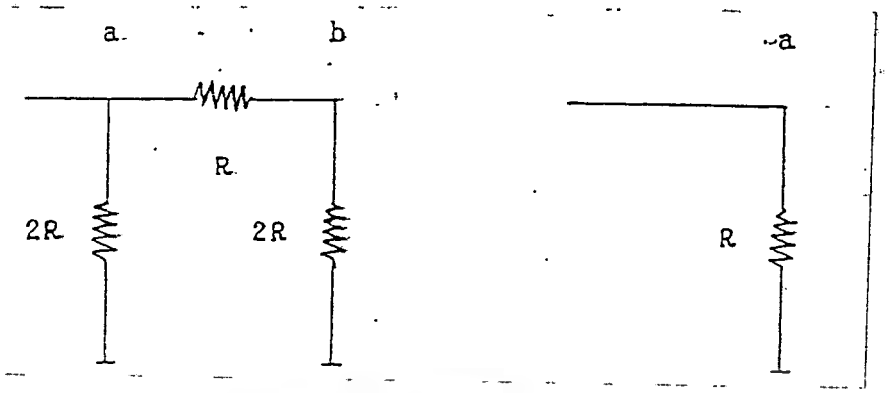
Bits	Resolution	Percent
4	1 part in 15	6.67
6	1 part in 63	1.59
8	1 part in 255	0.392
10	1 part in 1,023	0.0978
12	1 part in 4,095	0.0244
14	1 part in 16,383	0.0061
16	1 part in 65,535	0.00153
18	1 part in 262,143	0.000381

ตารางที่ 2.3 แสดง Resolution

2. Ladder Method D/A Converter



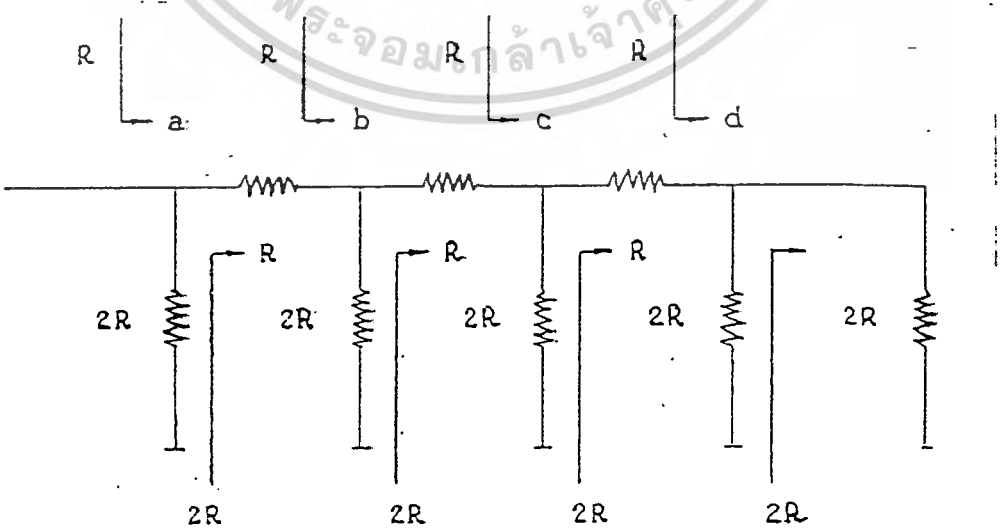
รูปที่ 2.28 แสดงวงจร R - 2R Lader



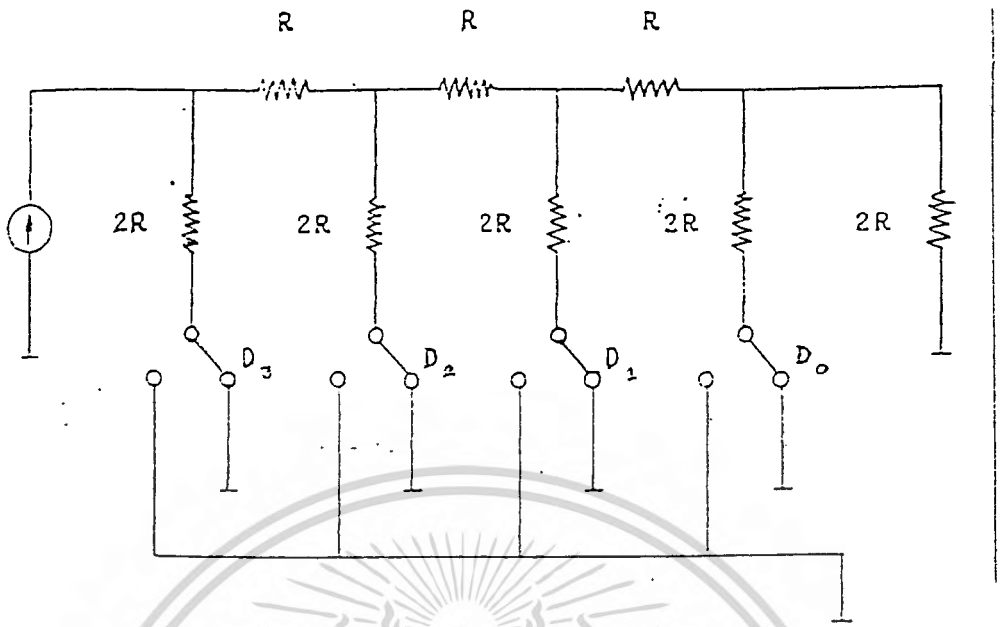
รูปที่ 2.28 (ต่อ) แสดงวงจร R - 2R Ladder

วิธีที่จะแก้ปัญหาของ binary-weighted ก็คือใช้วงจร Ladder แสดงในรูปที่ 2.28 ลักษณะวงจรจะประกอบด้วยวงจร R-2R Lader ซึ่งใช้ความต้านทางเพียง 2 ค่า จึงตัดปัญหาเรื่องย่านของความต้านทาน เพราะสามารถใช้ความต้านทานที่ทำจากชิพเดียวได้ จึงแก้ปัญหาในเรื่องความคลาดเคลื่อนของตัวต้านทานได้ในวงจร R-2R Lader นี้ อิมพีแดนซ์ที่จุดต่าง ๆ ในวงจรจะเริ่มที่ความต้านทานสองตัว คือที่จุด D จากรูปที่ 2.28 (ก) จะได้ 2R กับ 2R ขนานกันเหลือ R ดังในรูปที่ 2.28 (ข) และในรูปที่ 2.28 (ข) นี้ที่จุด C มี R อนุกรมกับ R รวมเป็น 2R ฉะนั้นที่จุด C จะมี 2R อีก ดังนั้นวงจรเมื่อยุบหมดแล้วจะได้วงจรดังรูปที่ 2.28 (จ)

รูปที่ 2.29 ผลรวมของ lader อิมพีแดนซ์เมื่อมองเข้าไปด้านซ้ายของจุดใดจุดหนึ่งเราจะเห็น R เสมอ และถ้าดูทางด้านขวาเราก็จะเห็น 2R ปรากฏการณ์ทางอิมพีแดนซ์เช่นนี้เป็นหัวใจในการวิเคราะห์ D/A Converter แบบใหม่



รูปที่ 2.29 แสดงถึง Ladder Impedance



รูปที่ 2.30 D/A Conversion with R-2R Ladder

จากรูปที่ 2.30 แสดงวงจร Ladder ซึ่งปกติ D/A Converter จะมีกระแสอ้างอิงที่กำหนดให้โดยผู้ใช้จากวงจรสมมติให้กระแสอ้างอิงเท่ากับ 2 mA ดังนั้นที่ทางขวาของจุด A เราจะเห็น 2R กระแสอินพุท 2 mA จะถูกแบ่งออกเท่า ๆ กันที่จุด A ในทำนองเดียวกันที่จุด B มี 2R ขนานกับ 2R กระแสก็จะถูกแบ่งออกเป็นสองส่วนเท่า ๆ กันคือ 0.5 mA และกระแสจะถูกแบ่งเช่นนี้เรื่อยไปจึงทำให้เราได้กระแสที่ไหลจากกราวด์บนคือ 1,0.5,0.25, และ 0.125 mA ดังนั้นจะได้กระแสเอาท์พุท

$$I_{out} = (D_3+2^{-1}D_2+2^{-2}D_1+2^{-3}D_0)\, I_{ref}/2 \qquad ---(4)$$

ซึ่งกระแสเอาท์พุทของ 4 บิท Lader จะมีค่าตั้งแต่ 0 ถึง 15/16 I_{ref} และถ้ามีอินพุทมากขึ้นเราก็จะได้กระแสเป็น

$$I_{out} = (D_{n-1}+2^{-1}D_{n-2}+\ldots+2^{1-n}D_0)\, I_{ref}/2 \qquad ---(5)$$

และถ้าพิจารณาในรูปของแรงดันก็จะได้ดังนี้คือ

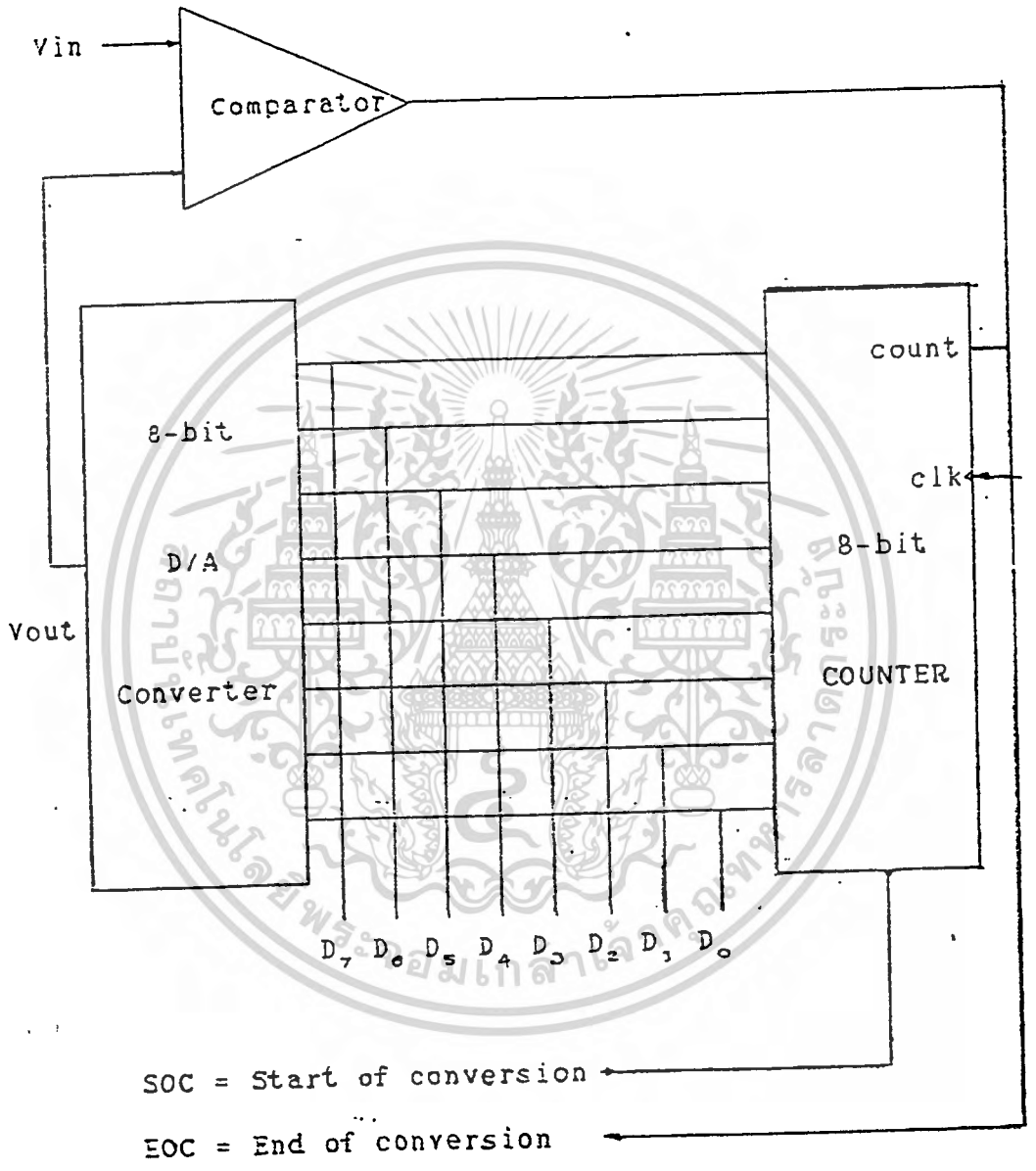
$$V_{out} = -V_{ref}\,(D_{n-1}2^{-1}+D_{n-2}2^{-2}+\ldots+ D_1 2^{-(n-1)}+D_0 2^{-n}) \qquad ---(6)$$

หรือ

$$V_{out} = -V_{ref}2^{-n}\,(D_{n-1}2^{n-1}+D_{n-2}2^{n-2}+\ldots+ D_1 2^{1}+D_0 2^{0}) \qquad ---(7)$$

2.3.2 ANALOG TO DIGITAL CONVERTER (ADC)

1. The Counter Methode of A/D Conversion



รูปที่ 2.31 แสดง A/D Conversion with Counter

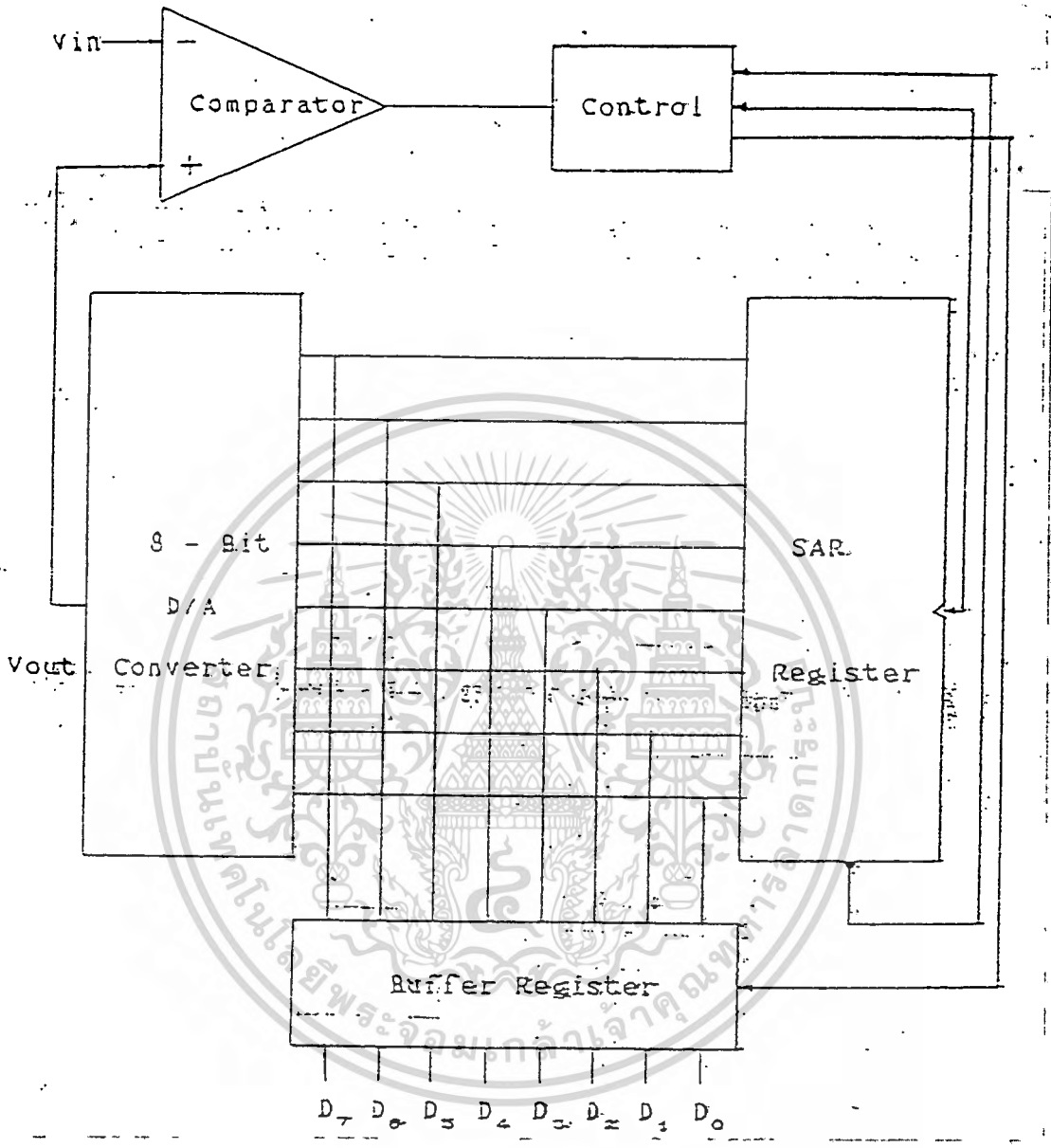
จากรูปที่ 2.31 แสดงวิธีการของ A/D Convert ที่ง่ายแต่ไม่ค่อยนิยมใช้กันเพราะว่ามีความคลาดเคลื่อนมาก จากวงจรจะว่ามี V_{in} เป็นอนาล็อกอินพุทโวลท์เต็จ D_7 ถึง D_0 เป็นดิจิตอลเอาท์พุทซึ่งหลักการของวิธี Counter Methode คือ จะนำเอาค่าที่เคาท์เตอร์นับได้นั้นไปป้อนเข้า

วงจร D/A จากนั้นวงจร D/A ก็จะเปลี่ยนค่า binary ที่นับได้นั้นให้เป็นค่าอนาล็อกแล้วจึงนำไปเปรียบเทียบกับค่าโวลท์เต็จอินพุทรับเข้ามา ถ้าเท่ากันวงจรเคาท์เตอร์ก็จะหยุดนับ ซึ่งจะทำให้ได้ค่าอนาล็อกที่ป้อนเข้ามาแต่ยังไม่เท่าวงจรเคาท์เตอร์ก็จะนับเพิ่มขึ้นอีกหนึ่ง แล้วเปลี่ยนให้เป็นอนาล็อก จากนั้นจึงส่งไปเปรียบเทียบกับอนาล็อกใหม่จนกว่าจะเท่ากันจึงหยุดนับและจะได้ค่าดิจิตอลที่มีค่าเท่ากับค่าอนาล็อกที่ป้อนเข้ามา

การทำงานของ A/D Conversion แบบ Counter Methode มีลักษณะดังนี้ คือเริ่มแรกเมื่อ Start Pulse เป็น low ก็จะทำให้เคาท์เตอร์ถูกเคลียร์และเมื่อ Start Pulse เป็น high เคาท์เตอร์ก็พร้อมจะนับ ดังนั้น V_{out} ซึ่งก็คือเอาท์พุทของ D/A ก็จะเป็นศูนย์ด้วยและเมื่อเปรียบเทียบกับอนาล็อกอินพุทแล้ว ถ้าผลการเปรียบเทียบไม่เท่ากันเอาท์พุทของ OP-AMP ก็จะเป็น high และขาก็จะเป็น high จึงทำให้เคาท์เตอร์เริ่มนับโดยจะนับขึ้นจากศูนย์ และถูกเปลี่ยนให้เป็นค่าอนาล็อกโดย D/A Converter หลังจากนั้นจะถูกส่งไปเปรียบเทียบกับอนาล็อกอินพุท ตราบใดที่ V_{in} ยังมากกว่า V_{out} เอาท์พุทของ OP-AMP ก็ยังเป็น high และเมื่อ clock ลูกต่อไปเข้ามาเคาท์เตอร์ก็จะนับเพิ่มขึ้นอีกหนึ่งจากจะถูกเปลี่ยนให้เป็นค่าอนาล็อกและเปรียบเทียบกับอนาล็อกอินพุทเป็นเช่นนี้เรื่อย ๆ ไปจนกว่าจะได้ค่า V_{out} ที่เท่ากับหรือสูงกว่า V_{in} ก็จะทำให้ขา count กลายเป็น low จึงทำให้เคาท์เตอร์หยุดนับตอนนี้เอาท์พุท D_7-D_0 ก็จะเป็นค่าดิจิตอลที่เท่ากับค่าของอนาล็อกอินพุทและขอบที่ตกลงของขา count ก็จะใช้เป็นสัญญาณ End of Conversion ถึงตอนนี้การเปลี่ยนก็จะสิ้นสุด ถ้าอนาล็อกอินพุทหรือ V_{in} เปลี่ยนค่าใหม่ วงจรเข้ามาที่ขา Start of conversion เพื่อเคลียร์การนับ แล้วจึงเริ่มรอบการเปลี่ยนช้า และเวลาใช้ในการเปลี่ยนค่าอนาล็อกแต่ละค่าให้เป็นค่าดิจิตอลจะไม่เท่ากัน กล่าวคือถ้าค่าอนาล็อกมีค่าน้อยก็จะใช้เวลาในการเปลี่ยนน้อยและถ้าค่าอนาล็อกมีค่ามากก็จะใช้เวลาในการเปลี่ยนมาก

2. Successive Approximation

A/D Conversion แบบที่นิยมใช้มากที่สุดคือแบบ Successive Approximation ซึ่งมีหลักการทำงานดังนี้คือเริ่มแรกก่อนที่เอาท์พุทของ D/A Converse ถูกส่งไปเปรียบเทียบกับอนาล็อกอินพุทที่ OP-AMP คอมพาราเตอร์นั้น ความแตกต่างเป็นเท่าไหร่ขึ้นอยู่กับรีจิสเตอร์ SAR จะป้อนข้อมูลดิจิตอลออกมาถ้าไม่เท่ากับค่าอนาล็อกอินพุทของ OP-AMP ก็จะส่งผลไปยัง control เพื่อให้ไป set ค่าในรีจิสเตอร์ SAR ใหม่ แล้วจึงเปลี่ยนให้เป็นอนาล็อกจากนั้นจึงส่งไปเปรียบเทียบกับอนาล็อกอินพุทที่ OP-AMP คอมพาราเตอร์ จนกว่าจะเท่ากันจึงจะหยุด เมื่อการเปลี่ยนแปลงสิ้นสุดลงข้อมูลดิจิตอลได้นั้นจะถูกส่งมาอยู่ที่เอาท์พุทบัฟเฟอร์รีจิสเตอร์



รูปที่ 2.32 แสดง A/D Conversion by Successive Approximation

การทำงานของ A/D Conversion แบบ Successive Approximation คือ เมื่อสัญญาณ Start of Conversion เป็น low รีจิสเตอร์ SAR จะถูกเคลียร์ให้เป็นศูนย์และเมื่อสัญญาณ Start of Conversion เป็น high การเปลี่ยนของ A/D แบบ Successive Approximation Methode จึงจะเพิ่มขึ้นโดยการ set บิท MSB ของรีจิสเตอร์ SAR หรืออีกนัยหนึ่งก็คือ ระหว่างสัญญาณผลจากการคอนโทรลโหลด High MSB เข้าไปในรีจิสเตอร์ SAR ซึ่งเอาท์พุทของรีจิสเตอร์ SAR จะมีค่าเป็น 10000000 ดังนั้นค่าของดิจิตอบเอาท์พุท V_{out} จึงกระโดดไปเป็น 128/255 เท่าของค่า

ฟูลสเกลถ้า V_{out} มากกว่า V_{in} สัญญาณที่ได้จากการเปรียบเทียบจะเป็นลบ วงจรคอนโทรลจะ reset MSB ในทางกลับกันถ้า V_{out} น้อยกว่า V_{in} การเปรียบเทียบจะได้เอาท์พุทเป็นบวก จึงทำให้ MSB ถูก Set สมมติว่า MSB ไม่ถูก Reset รีจิสเตอร์ SAR ก็จะมีข้อมูลเป็น 10000000 และเมื่อสัญญาณนาฬิกาลูกต่อไปเข้ามาก็จะ set บิท D_0 ถูก Reset แต่ถ้า V_{out} ยังมีน้อยกว่า V_{in} บิท D_7 ก็จะยังคงถูก Set ต่อไป การทำงานจะเป็นเช่นนี้เรื่อยไป คือบิททั้งหมดจะถูก Set และ Reset เพื่อนำไปทดสอบ ถ้า V_{out} มากกว่า V_{in} บิทนั้นจะถูก Reset ด้วยวิธีนี้ทุกบิทจะถูกเซต, ทดสอบ และรีเซ็ทถ้าจำเป็นด้วยการทำงานของวงจรที่เร็ว การเปลี่ยนจะสิ้นสุดหลังสัญญาณนาฬิกาผ่านไป 8 ลูก

เมื่อการเปลี่ยนสิ้นสุดลงวงจรคอนโทรลจะส่งสัญญาณ End of Conversion ออกไปและขอบที่ตกลงของสัญญาณนี้จะเปิดบัฟเฟอร์รีจิสเตอร์ เพื่อเปิดบัฟเฟอร์รีจิสเตอร์ให้ข้อมูลดิจิตอลสามารถเข้าไปในบัฟเฟอร์รีจิสเตอร์ได้ และค่าดิจิตอลที่ได้นี้ก็จะคงอยู่จนกระทั่งเราเริ่มรอบการเปลี่ยนใหม่

ข้อดีประการสำคัญของ Successive Approximation คือความเร็วซึ่งจะใช้เวลาเพียง n Clock Pulse เพื่อทำการ Bit Resolution ของสัญญาณอนาล็อก ซึ่งเป็นสิ่งที่พัฒนาให้เหนือกว่าแบบ Counter Methode

CLK = Clock

EOC = End of conversion

SOC = Start of conversion

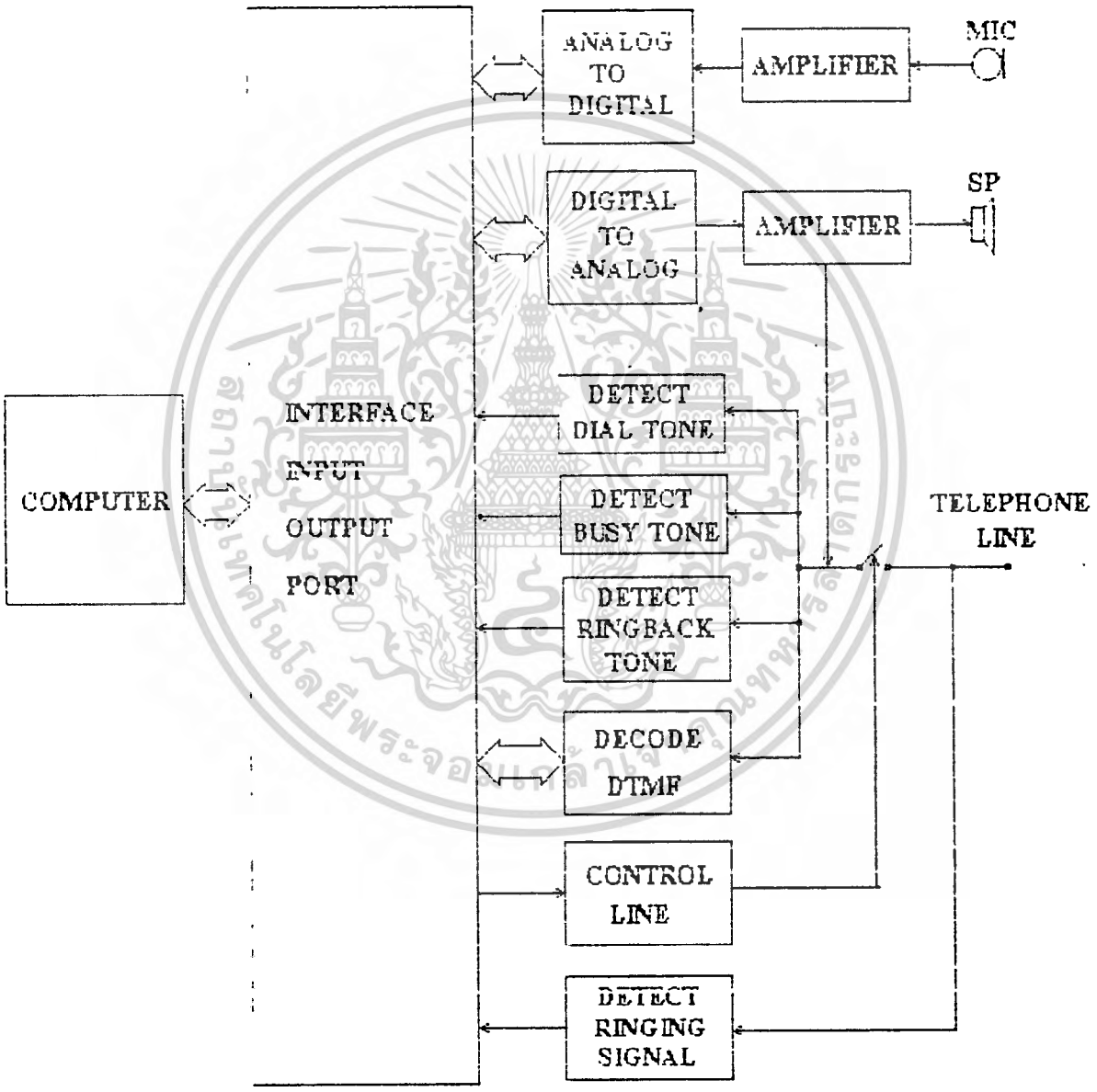
SAR = Successive approximation register

บทที่ 3

การออกแบบ

ในบทนี้จะกล่าวถึงหลักการออกแบบระบบของฮาร์ดแวร์ และหลักการออกแบบในส่วนของขั้นตอนการควบคุมการทำงานของระบบฮาร์ดแวร์

ในส่วนของระบบฮาร์ดแวร์นั้นแสดงด้วยบล็อกไดอะแกรมรูปที่ 3.0



รูปที่ 3.0 บล็อกไดอะแกรมของระบบฮาร์แวร์

จากบล็อกไดอะแกรมสามารถอธิบายบล็อกต่างๆ ได้ดังนี้

-COMPUTER ทำหน้าที่ควบคุมการทำงานของระบบ และประมวลผลข้อมูลต่างๆ

-INTERFACE INPUT OUTPUT PORT ทำหน้าที่เชื่อมต่อระหว่าง คอมพิวเตอร์กับอุปกรณ์ภายนอกให้สามารถส่งผ่านข้อมูลต่างๆ ได้อย่างถูกต้อง

-ANALOG TO DIGITAL ทำหน้าที่แปลงสัญญาณเสียงให้เป็นสัญญาณดิจิตอลเพื่อให้คอมพิวเตอร์สามารถที่จะนำสัญญาณดิจิตอลนั้นไปประมวลผลได้ต่อไป

-DIGITAL TO ANALOG ทำหน้าที่นำสัญญาณดิจิตอลที่ส่งมาจากคอมพิวเตอร์ มาแปลงกลับให้เป็นสัญญาณเสียงอีกครั้ง

-DETECT DIAL TONE ทำหน้าที่ตรวจจับสัญญาณ DIAL ในคู่สาย เพื่อส่งผลที่ดีเทคได้นี้ไปยังคอมพิวเตอร์เพื่อใช้ในการประมวลผลต่อไป

-DETECT BUSY TONE ทำหน้าที่ตรวจจับสัญญาณ BUSY ในคู่สาย เพื่อส่งผลที่ดีเทคได้นี้ไปยังคอมพิวเตอร์เพื่อใช้ในการประมวลผลต่อไป

-DETECT RINGBACK TONE ทำหน้าที่ตรวจจับสัญญาณ RINGBACK ในคู่สาย เพื่อส่งผลที่ดีเทคได้นี้ไปยังคอมพิวเตอร์เพื่อใช้ในการประมวลผลต่อไป

-DETECT RINGING TONE ทำหน้าที่ตรวจจับสัญญาณ RINGING ในคู่สาย เพื่อส่งผลที่ดีเทคได้นี้ไปยังคอมพิวเตอร์เพื่อใช้ในการประมวลผลต่อไป

-DECODE DTMF ทำหน้าที่ดีโค้ดสัญญาณ DTMF จากคู่สาย เพื่อส่งข้อมูลที่ได้นั้นไปให้คอมพิวเตอร์ทำการประมวลผลต่อไป

-CONTROL LINE ทำหน้าที่ต่อคู่สายเข้ากับระบบให้พร้อมที่จะติดต่อกันได้

จากบล็อกไดอะแกรม จะแบ่งออกเป็น 4 ส่วนใหญ่ดังนี้

1. ส่วนควบคุมการติดต่อทางโทรศัพท์
2. ถอดรหัส DTMF (DTMF Decoder)
3. ส่วนของการบันทึกสัญญาณเสียง
4. ส่วนของการควบคุม (8255 I / O Port)

3.1 ส่วนควบคุมการติดต่อทางโทรศัพท์

ในส่วนนี้นับเป็นส่วนแรกและเป็นส่วนสำคัญของการที่สัญญานจะถูกส่งผ่านเข้ามาในระบบของเครื่อง ในส่วนนี้จะแยกออกเป็น 4 ส่วนคือ

1. ส่วนการตรวจจับสัญญานกระดิ่งและส่วนควบคุมการยกหู
2. ส่วนดึงกระแส
3. ส่วนตรวจจับการวางหูโทรศัพท์

3.1.1 ส่วนการตรวจจับสัญญาณกระดิ่ง และส่วนควบคุมการยกหู

การยกหูโทรศัพท์ เราอาศัยพื้นฐานทางสัญญาณที่ว่าในขณะสายว่างคู่สายโทรศัพท์จะมีแรงดันประมาณ 48 โวลท์ ซึ่งจ่ายมาจากชุมสายโทรศัพท์ และเมื่อผู้เรียกเรียกเข้ามาทางชุมสายจะส่งสัญญาณกระดิ่งมามีขนาดแรงดันเป็น 100 V_{P-P} เป็นเวลา 1 วินาที และหยุดเป็นเวลา 4 วินาที เป็นจังหวะแบบนี้ซึ่งแรงดันนี้ จะทำให้กระดิ่งภายในเครื่องโทรศัพท์ทำงาน และทางชุมสายจะรับทราบการยกหูโทรศัพท์จากการที่เรายกหูโทรศัพท์ซึ่งสวิทช์ภายในเครื่องโทรศัพท์ จะทำการต่อคู่สายเข้ากับวงจรภายใน ซึ่งมีความต้านทานทางกระแสตรงต่ำก็จะเกิดการครบวงจรขึ้น ทำให้แรงดันไฟฟ้า 48 โวลท์ ลดลงเหลือ 5 - 10 โวลท์ เมื่อชุมสายรับรู้แล้วก็จะต่อคู่สายของเรากับผู้เรียกเข้าด้วยกัน และจากหลักการดังกล่าวส่วนของการตรวจสอบเราอาศัยช่วงสัญญาณกระดิ่งกรณีที่มีผู้เรียกเข้ามา มาทำการดีเท็ค (Detect) แล้วส่งสัญญาณไปยังคอมพิวเตอร์ว่ามีคนโทรเข้า ซึ่งเครื่องคอมพิวเตอร์ก็จะส่งสัญญาณไปบังคับให้ส่วนควบคุมการยกหู ทำการยกหูเพื่อทำการติดต่อการถ่ายทอดสัญญาณระหว่างวงจรต่างๆ กับคู่สายโทรศัพท์ต่อไป

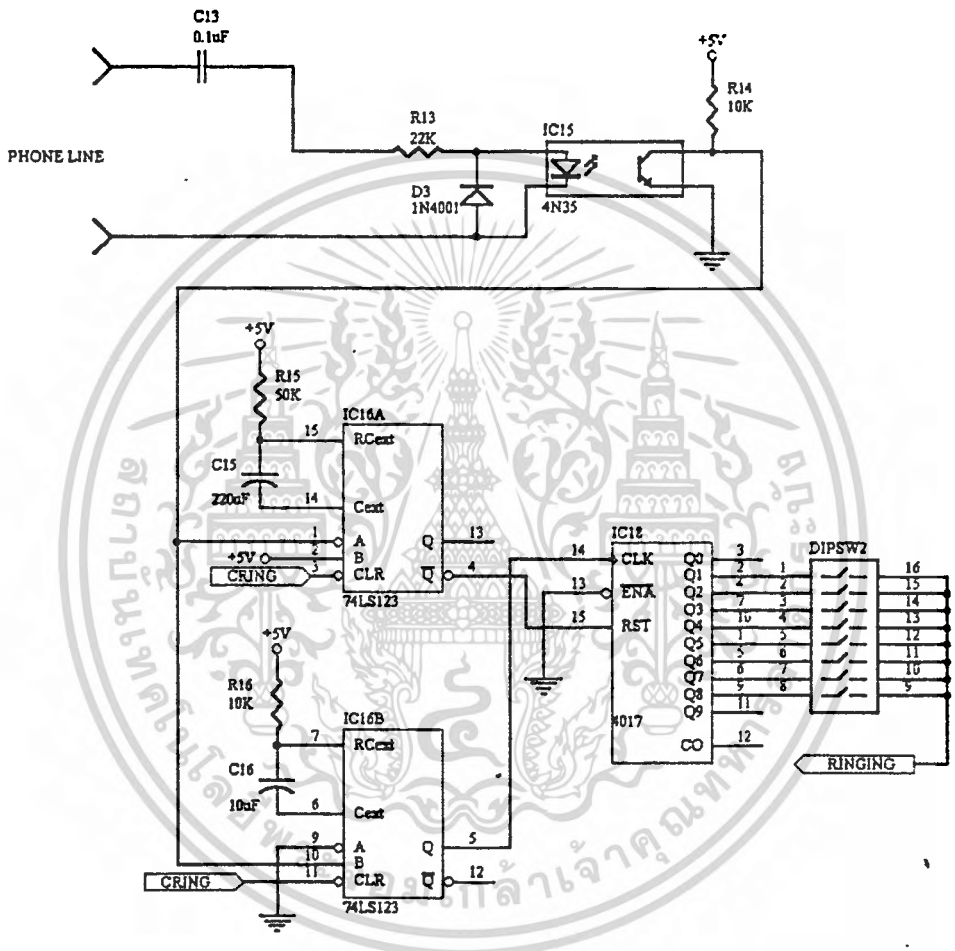
ในการออกแบบ เราออกแบบให้ตรวจจับสัญญาณกระดิ่งแทนการเฝ้ารอคอยสัญญาณกระดิ่งของพนักงาน ซึ่งในกรณีนี้ได้ใช้อุปกรณ์เชื่อมต่อทางแสง (Opto Couple) เพื่อกันการรบกวนจากสัญญาณต่างๆ ที่สอดแทรกเข้ามาระหว่างกลางทาง

การทำงานของวงจร

ในสภาวะที่ไม่มีสายภายนอกเข้ามา หรือไม่มีสัญญาณกระดิ่งสภาวะต่างๆ ของสัญญาณต่างๆ จะเป็นดังต่อไปนี้

สัญญาณตรวจสอบการยกหูเป็นLogic "0" เพราะ Opto 4N35 off

สัญญาณหน่วงเวลา จะเป็น Logic "0" เพราะไม่มีการยกหู



รูปที่ 3.1 วงจรตรวจจับสัญญาณกระดิ่ง และวงจรส่วนควบคุมการยกหู

ในสภาวะที่มีสัญญาณเสียงกระดิ่งมาจากองค์การโทรศัพท์ สัญญาณจะผ่านตัวเก็บประจุ 0.1 uF ไปเลี้ยงไดโอดเปล่งแสงภายใน opto 4N35 โดยมีตัวต้านทาน 22 Kohm เป็นตัวจำกัดกระแส ทำให้โฟโต้ทรานซิสเตอร์ทำงาน ซึ่งจะทำหน้าที่เปลี่ยนสัญญาณกระดิ่งให้เป็นสัญญาณดิจิตอลหนึ่งพัลซ์ต่อสัญญาณกระดิ่งหนึ่งครั้ง ซึ่งสัญญาณที่ได้จะส่งไปยัง IC 16A และ IC 16B ซึ่งเป็นไอซีโมโนสเตเบิล มัลติไวเบรเตอร์ (Monostable Multivibrator) โดย IC 16A ทำหน้าที่ตรวจจับสัญญาณเรียกที่ส่งเข้ามา สัญญาณเรียกนี้จะดัง 1 วินาที และหยุด 4 วินาที ในการตรวจ

จับแต่ละครั้ง จะใช้เวลา 7.65 วินาที ปกติขา Q ของ IC 16 A จะเป็น"1" เมื่อมีสัญญาณเรียกเข้ามาจะเปลี่ยนเป็น "0" เป็นเวลานาน 7.65 วินาที แต่ถ้ามีสัญญาณเรียกเข้ามาอีกจะทำให้เป็น "0" ไปเรื่อยๆ ซึ่งขา Q ของ IC 16A จะต่อกับขา RST ของ IC 18 เมื่อขา Q ของ IC 16A เป็น "0" IC 18 ก็จะไม่ Reset ส่วน IC 16B จะทำหน้าที่ผลิตพัลซ์ในช่วงสั้น ส่งให้ IC 18 ซึ่งพัลซ์ ที่ IC 16B สร้างจะเป็นพัลซ์ตามสัญญาณกระดิ่ง ซึ่งจะนำสัญญาณที่ผลิตได้ส่งให้ขา 14 ของ IC 18 เพื่อนับจำนวนครั้งของสัญญาณเรียก ซึ่งในวงจรส่วนนี้ได้ออกแบบให้นับจำนวนการเกิดสัญญาณเรียกได้ตั้งแต่ 1 ถึง 8 ครั้ง โดยเลือกได้จาก DIP SW2 (Counter Ringing Switch) เมื่อ IC 18 นับสัญญาณเรียกครบจำนวนตามที่เลือกจาก SW2 ทำให้มีสัญญาณลอจิก "1" ผ่าน DIP SW2 เมื่อคอมพิวเตอร์อ่านพบสัญญาณตรวจสอบการยกหูนี้ ก็จะสั่งให้ทำการรับสายไว้ นั้นคือ เมื่อมีเสียงกระดิ่งเข้ามาวงจรจะทำงานตามขั้นตอนดังต่อไปนี้

วงจรตรวจจับสัญญาณกระดิ่งทำงานที่เอาท์พุทของโทรศัพท์เป็น "1"

คอมพิวเตอร์จะทำการรับสายภายนอกไว้และส่งสัญญาณไปวงจรตอบรับ

คอมพิวเตอร์รอรับสัญญาณการกดหมายเลขจากผู้เรียก

การออกแบบวงจรตรวจนับสัญญาณเรียก

IC 16A เป็นวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ ทำหน้าที่หน่วงเวลาสัญญาณเรียกที่เข้าสู่วงจรเป็นเวลา 7.67 วินาที กำหนดโดย R15 และ C15

$$T = 0.695 \times R15 \times C16$$

กำหนดให้ R15 = 50 K

C15 = 220 uF

ซึ่งจะได้ค่า $T = 0.695 \times (50 \times 10^{3}) \times (220 \times 10^{6})$

$= 7.65$ วินาที

การออกแบบวงจรผลิตพัลซ์

IC 16B เป็นวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ ที่ถูกออกแบบให้ทำหน้าที่ผลิตสัญญาณพัลซ์ ในช่วงเวลาสั้น ๆ ซึ่งวงจรโมโนสเตเบิล สามารถทำได้โดยใช้สูตรการคำนวณเช่นเดียวกันกับวงจรตรวจนับสัญญาณเรียก ค่า R16 และ C16 เป็นตัวกำหนดค่าเวลาในการหน่วงของสัญญาณพัลซ์ มีสูตรการคำนวณดังต่อไปนี้

$$T = 0.695 \times R16 \times C16$$

กำหนดให้ R16 = 10 K

C16 = 10 uF

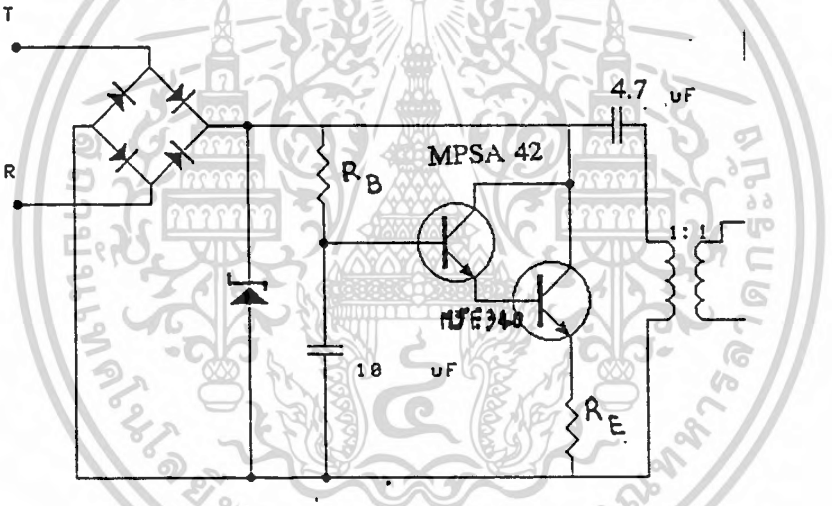
ซึ่งจะได้ค่า

$$T = 0.695 \times (10 \times 10^{3}) \times (10 \times 10^{-6})$$

$$= 0.069 \text{ วินาที}$$

3.1.2 ส่วนดึงกระแส (Current SinK)

เมื่อรีเลย์ทำงานจะทำให้คู่สายโทรศัพท์ (Tip กับ Ring) ถูกต่อเข้ากับวงจรและพร้อมกันนั้น ทางชุมสายจะรับรู้โดยจ่ายกระแสตรงออกมา ประมาณ 25-30 mA เพื่อให้กระแสไหลครบ Loop จึงต้องมีวงจรส่วนนี้ ขณะเดียวกันความต่างศักย์ของคู่สายโทรศัพท์จะลดลงมา 6-10 โวลท์ มีวงจรดังรูป



รูปที่ 3.2 วงจรส่วนดึงกระแส

วงจรบริดจ์มีไว้เพื่อกำหนดทิศทางการไหลของกระแส

R_1 และ R_2 เป็นกำหนดค่าของกระแสที่ไหลฝ่ายวงจรโดยหาได้จากสมการ

$$I_C = \frac{B_o (V_{CC} - V_{BE})}{R_B + (B_o + 1) R_E}$$

กำหนดให้ที่ $V_{CC} = 6$ โวลท์ $I_C = 27$ mA $B_o = 1,200$

และให้ $R_E = 50$ จะได้ค่า $R_B = 180$ k

ตัวเก็บประจุค่า 10 uF มีไว้เพื่อกำหนดค่า AC Impedance ขณะมีสัญญานเสียงเข้ามาซึ่งเท่ากับ R_g

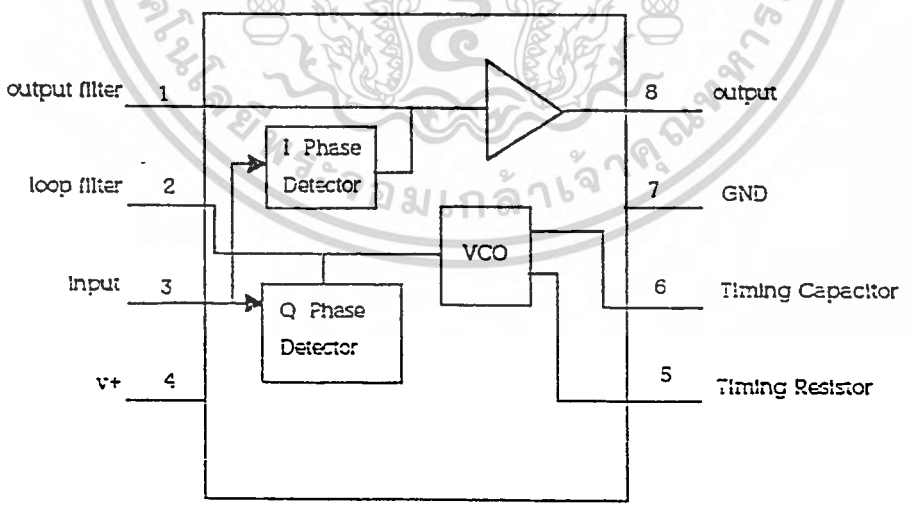
ตัวเก็บประจุ 4.7 uF มีเพื่อให้เฉพาะสัญญาณเสียงถูกคัปปลิ้งไปยังวงจรถ่ายทอดสัญญาณเสียง

3.1.3 ส่วนตรวจจับการวางหูโทรศัพท์

เมื่อทางฝ่ายผู้เรียกทำการวางหูโทรศัพท์จะมีสัญญาณไม่ว่าง (Busy Tone) ซึ่งเป็นสัญญาณที่มีความถี่ 400 Hzดังนั้นการตรวจสอบทางโทรศัพท์จึงใช้ IC LM567 ซึ่งเป็น Tone Decoder

ส่วนประกอบของ IC LM567

เป็นวงจร Phase Lock Loop คือ เป็นไอซีที่ให้สัญญาน OUTPUT เป็น Low เมื่อความถี่ INPUT มีค่าเท่ากับความถี่ศูนย์กลาง (fo) โดยสามารถตั้งความถี่ศูนย์กลาง และ Bandwidth เราสามารถตรวจจับความถี่ได้ตั้งแต่ 0.01 Hz - 500 kHz โดยมี Diagram ดังรูป



รูปที่ 3.3 Diagram ของ IC LM567

รายละเอียดและหน้าที่ของแต่ละขา

OUTPUT FILTER เป็นขาที่ใช้ใส่ C เพื่อเป็นตัวกรองสัญญาณที่จะส่งออกไป โดยค่า C จะกำหนดดังนี้ $C_3 = 2C_2$

โดย C_3 = ค่า ที่ขา 1 C_2 = ค่า C ที่ขา 2

LOOP FILTER เป็นขาที่ใช้ใส่ C เพื่อเป็นตัวกรองสัญญาณที่จะรับเข้ามา โดยค่า C จะกำหนดได้ดังนี้ $C_2 = n/f$ ซึ่ง $500 < n < 62000$

fo = ค่าความถี่ศูนย์กลาง

INPUT เป็นขาซึ่งใช้รับสัญญาณความถีเพื่อนำมาเปรียบเทียบกับความถี่ศูนย์กลาง V + ไฟเลี้ยงบวกมีค่าได้ดังนี้ $4.75 < V+ < 9$

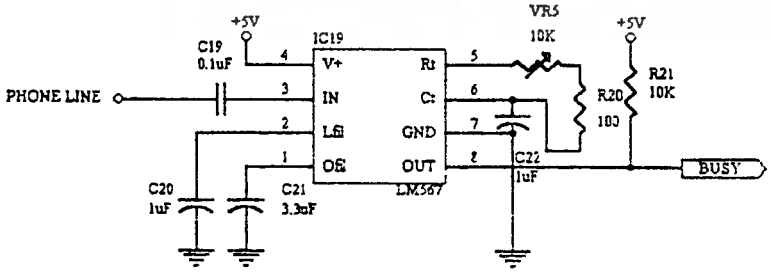
TIMING RESISTOR เป็นขาที่ใช้กำหนดความถี่ศูนย์กลางร่วมกับขา Timing Capacitor

TIMING CAPACITOR เป็นขาที่ใช้กำหนดความถี่ศูนย์กลาง โดยจะกำหนดค่าได้จาก

$$fo = \frac{1}{1.1\ R_1\ C_1}$$

GND ขา Ground ของ IC

OUTPUT เป็นขาเอาท์พุทที่จะส่ง GND ออกมาเมื่อสัญญาณ INPUT มีค่าความถี่เท่ากับค่าความถี่ศูนย์กลาง



รูปที่ 3.4 วงจร ตรวจจับการวางหูโทรศัพท์

จะได้ค่าต่างๆ ดังนี้

ค่าความถี่ศูนย์กลาง (fo) $= \dfrac{1}{1.1\ C_{22}\ (VR_5 + R_{20})}$

$f_0 = 400$ Hz $C_{22} = 1$ uF $VR_5 + R_{20} = 2.27$ K

ค่า C ที่ขา 2 (Loop Filter)

$C_{20} = \dfrac{n}{fo}$ ซึ่ง $500 < n < 62000$

$C_{20} = 1$ uF

ค่า C ที่ขา 1 (Output Filter)

$C_{21} = 2C_{20}$

$C_{21} = 3.3$ uF

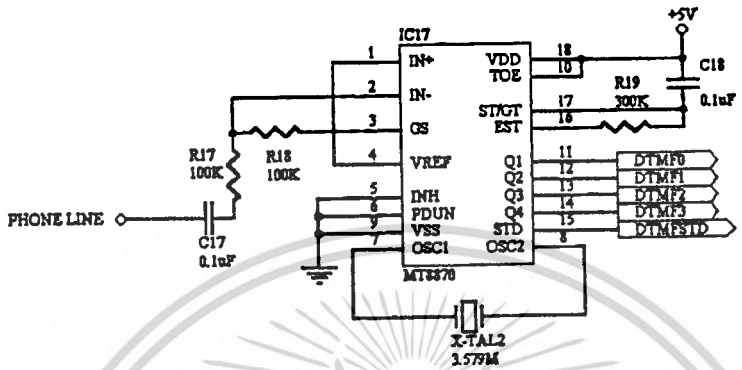
การทำงานของวงจร

เมื่อฝ่ายผู้เรียกทำการวางหูโทรศัพท์จะมีสัญญาณไม่ว่าง (Busy Tone) ผ่าน C19 เข้า IC19 ทำให้ที่ขา 8 จะมีสถานะเป็น "0" เมื่อคอมพิวเตอร์อ่านพบสัญญาณนี้ ก็จะยกเลิกการติดต่อและรอการเรียกสายต่อไป

3.2 วงจรถอดรหัส (DTMF Decoder)

ในยุคก่อนการออกแบบวงจรถอดรหัสความถี่ของโทรศัพท์ มักใช้ไอซีจำพวกเฟสล็อกลูป ซึ่งสร้างปัญหาสารพัดไม่ว่าเรื่องของความถี่เปลี่ยนแปลง การปรับแต่งวงจร วงจรมีขนาดใหญ่ เพราะต้องใช้ไอซีจำนวนมาก

ในการออกแบบวงจรการถอดรหัส DTMF เนื่องจากเราเลือกใช้ไอซีสำเร็จรูปที่มีวงจรการต่อใช้งานอยู่แล้ว สำหรับวงจรถอดรหัส DTMF นั้น เมื่อผู้เรียกกดหมายเลขหลังจากได้รับการตอบรับเรียบร้อยแล้ว สัญญานความถี่สองความถี่ผสมกันมาจะเข้าสู่วงจรถอดรหัส DTMF MT8870 เมื่อถอดรหัสแล้วจะได้เอาท์พุทออกมาเป็น 4 บิท แล้วส่งไปส่วนควบคุมต่อไป ซึ่งรายละเอียดของวงจรแสดงไว้ดังนี้



รูปที่ 3.5 วงจรถอดรหัส DTMF

ขั้นตอนการทำงาน

เมื่อผู้เรียกกดหมายเลขเข้ามา หลังจากได้รับการตอบรับแล้วจะมีสัญญาณสองความถี่ (คือ ความถี่ต่ำและความถี่สูง) ผสมกันมาเข้าสู่วงจร DTMF Decoder เบอร์ MT8870 จะทำหน้าที่ถอดรหัสออกมาเป็นสัญญาณดิจิตอล 4 บิท ตัวคริสตอลที่ต่อในวงจรเพื่อเป็นตัวกำเหนิดความถี่อ้างอิงเพื่อใช้ในการถอดรหัส DTMF สำหรับความถี่ที่ผลิตคือ 3.59 Mh, สำหรับ R_{17} และ R_{18} ต่อไว้เพื่อทำหน้าที่เป็นอัตราการขยายทางด้านเอาท์พุทและเป็นตัวกำหนดอิมพีแดนซ์ โดยที่

อัตราการขยาย $Av = R_{18} / R_{17}$

อินพุทอิมพีแดนซ์ $Z_{in} = 2 (R_{18})^2 + (R_{17})^2$

การตรวจสอบสัญญาณ ก่อนที่จะมีการถอดรหัสออกที่เอาท์พุท จะมีการตรวจความถี่ช่วงที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยการสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องมีความถี่ออกมาเป็นช่วงเวลาพอสมควรมิฉะนั้นวงจรนี้จะถือว่าสัญญาณไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใด สามารถตั้งได้โดยการใช้ RC ต่อภายนอกในที่นี้คือ R_{19} และ C_{18} สัญญาณที่ขา Est เป็นตัวตรวจสอบความถี่ที่เข้ามาว่าถูกต้องหรือไม่โดยสัญญาณที่ขา Est จะเป็นไฮใกล้เคียงกับระยะเวลาที่มีความถี่ DTMF เข้ามาทำให้ Vc สูงขึ้น ตัวเก็บประจุ C_{18} จะคายประจุทำให้แรงดัน Vc สูงขึ้น จนถึงค่าเทรดโฮลด์ (Traeshold) วงจรถอดรหัสจึงทำการถอดรหัสออกเป็นตัวเลข 4 บิท

สำหรับการ์ดไทม์นั้นหมายถึงช่วงคาบเวลาของความถี่ที่เข้ามาซึ่งต้องนานเท่ากับหรือมากกว่าช่วงเวลาที่เราตั้งไว้โดยการใช้ R_{19} และ C_{18} คือถ้ามีสัญญาณความถี่ที่เข้ามาสั้นกว่าก็จะไม่มีการถอดรหัส

3.3 ส่วนของการบันทึกสัญญาณเสียง

เป็นขั้นตอนหรือวิธีการในการที่จะเก็บข้อมูลจากสัญญาณเสียงอนาล็อกให้เป็นข้อมูลหรือดึงข้อมูลที่เก็บไว้ออกมาเป็นสัญญาณเสียง ในส่วนนี้จะมีการทำงานแบ่งออกเป็น 2 ส่วนคือ

3.3.1 ANALOG TO DIGITAL CONVERTER (ADC)

อุปกรณ์ทางไฟฟ้าจำนวนมากทำงานด้วยสัญญาณอนาล็อก ขณะที่ระบบคอมพิวเตอร์เป็นดิจิตอล จึงต้องมีวงจรแปลงสัญญาณจากอนาล็อกเป็นดิจิตอลเพื่อให้ระบบคอมพิวเตอร์สามารถรับรู้ปรากฏการณ์ต่าง ๆ ได้อย่างถูกต้องปรากฏการณ์เหล่านี้ได้แก่ การเปลี่ยนแปลงของอุณหภูมิ แรงดัน อากาศ น้ำหนัก ฯลฯ ซึ่งใช้เซนเซอร์แตกต่างกัน เซนเซอร์เหล่านี้จะสร้างสัญญาณไฟฟ้าแบบอนาล็อกซึ่งแปรผันตามค่าต่าง ๆ ของปรากฏการณ์ที่น่าสนใจ สัญญาณเหล่านี้มักจะมีขนาดน้อยมาก มีหน่วยเป็นไมโครโวลท์หรือมิลลิโวลท์ต้องใช้วงจรปรับปรุงคุณภาพสัญญาณ (Signal Conditioner circuit) ซึ่งขยายขนาดสัญญาณ ลดขนาดของสัญญาณรบกวน ปรับระดับให้ได้ช่วงของสัญญาณตามต้องการ

อุปกรณ์ที่ใช้สำหรับการแปลงสัญญาณอนาล็อกเป็นดิจิตอลที่เรียกสั้น ๆ ว่า ADC (Analog to Digital Converter) ซึ่งมีด้วยกันหลายชนิด แบ่งตามหลักการทำงานได้ 4 ชนิด

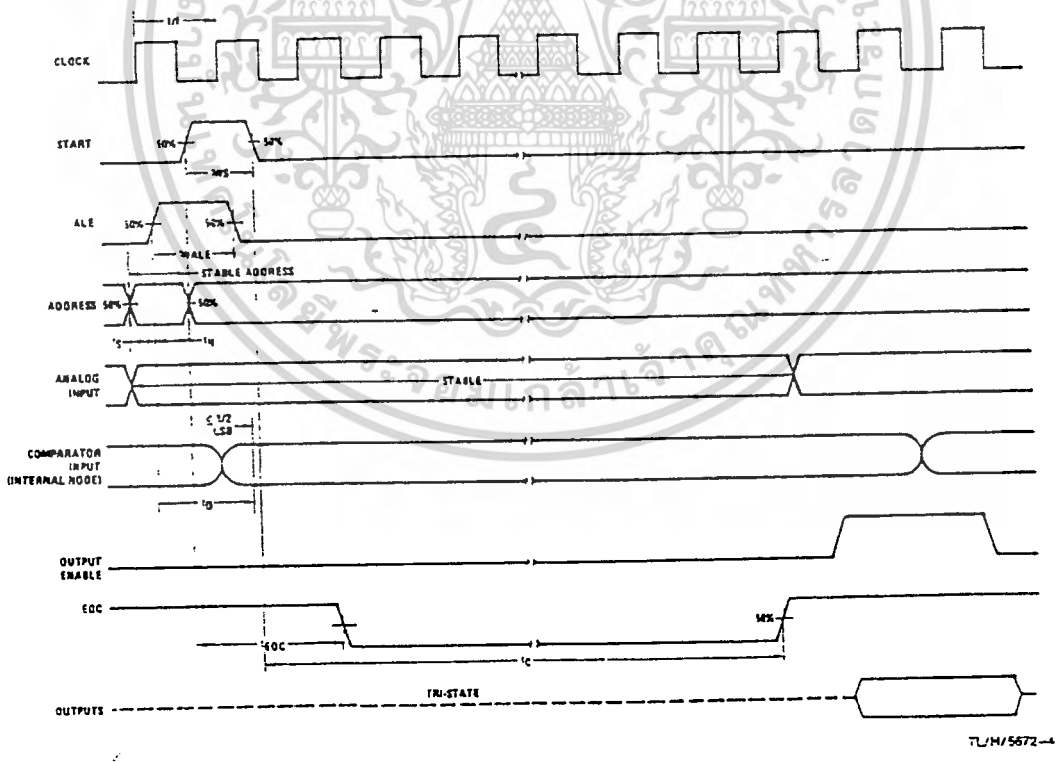
1. Sucessive ADC
2. Flash ADC
3. Dual - Slope ADC
4. Delta Mod ADC

ที่นิยมใช้ทั่วไปได้แก่แบบแรกซึ่งจะนำมาใช้ในโครงงานนี้ แบบที่สองเป็นแบบที่มีราคาสูงแต่มีความเร็วในการทำงานสูงมาก แบบที่สามมีราคาถูกแต่มีความเร็วต่ำมักใช้ในเครื่องมือวัดอย่างง่าย แบบที่สี่นิยมใช้กับอุปกรณ์เก็บข้อมูลที่มีหน่วยความจำจำกัดเนื่องจากใช้ที่เก็บข้อมูลน้อยกว่า แต่ก็มีความคลาดเคลื่อนสูงกว่าด้วย

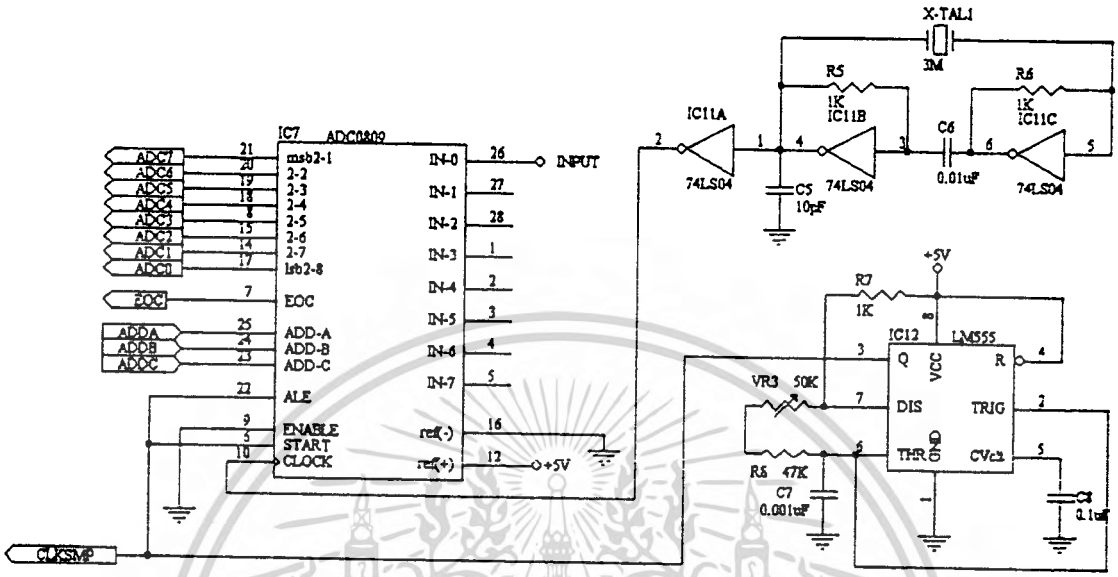
ADC แบบ Successive Approximation จะใช้สัญญาณนาฬิกาเป็นตัวนับประกอบการทำงานเพื่อจะสร้างระดับสัญญาณไปเปรียบเทียบกับสัญญาณอินพุท ถ้าอุปกรณ์นี้ใช้สัญญาณความถี่สูง ก็หมายความว่าเวลาที่จะใช้ในการทำงานเพื่อให้ได้ข้อมูลดิจิตอลออกมา (Conversion Time) ก็จะน้อยด้วย ผู้ออกแบบวงจรสามารถคำนวณได้ว่าเวลานี้ควรมีค่าเท่าใดจากความถี่ของสัญญาณนาฬิกา และข้อมูลจากผังเวลาของอุปกรณ์นี้จะทำให้สามารถคำนวณได้ว่า หลังจากสั่ง

ให้อุปกรณ์ตัวนี้เริ่มทำงาน โดยการส่งลอจิก "1" มาที่ขา START แล้วเป็นเวลาเท่าใดจึงควรจะอ่านข้อมูลจาก ADC (สำหรับ ADC 0809 ถ้าใช้สัญญาณนาฬิกาความถี่ 640 Khz จะใช้เวลาแปลงสัญญาณประมาณ 100 ไมโครวินาที) ในการอ่านข้อมูลนี้ต้องส่งสัญญาณมาให้ ADC ที่ขา OUT PUT ENABLE แล้ว ADC จะส่งข้อมูลออกทางบัสข้อมูล ถ้ายังต้องการข้อมูลตัวต่อไปอีกต้องเริ่มส่งสัญญาณมาเข้าขา STARTใหม่อีกครั้ง

นอกจากนี้ ADC มักจะถูกออกแบบให้ทำงานร่วมกับระบบคอมพิวเตอร์ในแบบอินเตอร์รัพท์ได้อีก โดยมีขาชื่อ EOC (End of Conversion) ซึ่งจะปรากฏสัญญาณเปลี่ยนแปลงเมื่อการเปลี่ยนแปลงสิ้นสุดลงซึ่งสามารถนำไปกระตุ้นกระบวนการอินเตอร์รัพท์ได้ ดังนั้นผู้ออกแบบระบบอาจจะเขียนโปรแกรม เพื่อการอ่านข้อมูลจาก ADC เป็นโปรแกรมให้การอินเตอร์รัพท์ แล้วเขียนโปรแกรมหลักสำหรับการทำงานทั่วไป และวนกลับมาตรวจสอบตำแหน่งข้อมูลที่โปรแกรมอินเตอร์รัพท์บันทึกไว้ หรืออาจเขียนโปรแกรมสำหรับวนอ่านสถานะของสัญญาณนี้เพื่อจะได้ทราบว่าแปลงข้อมูลเสร็จแล้วหรือยังก็ได้ เมื่อมีการอ่านข้อมูลหนึ่งครั้งจะมีการรีเซทสัญญาณ INTR ด้วย



รูปที่ 3.6 ผังเวลาการทำงานของ 0809



รูปที่ 3.7 วงจร ADC

3.3.2 DIGITAL TO ANALOG CONVERTER (DAC)

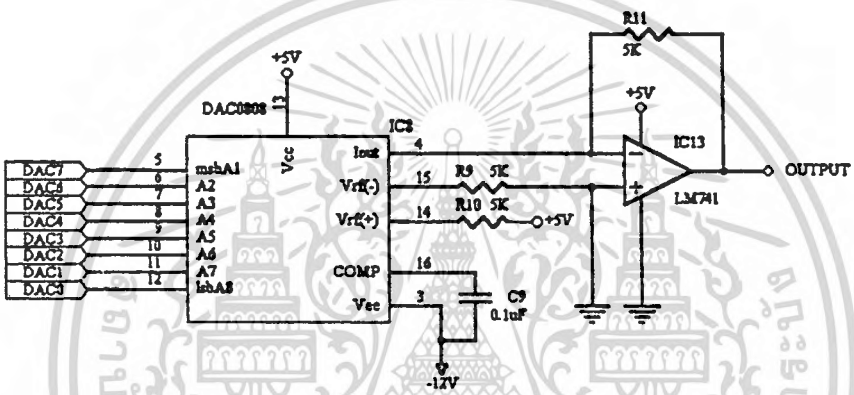
การควบคุมอุปกรณ์หลายชนิดด้วยคอมพิวเตอร์ต้องอาศัยวงจรแปลงข้อมูลเป็นอนาล็อก เพื่อให้สามารถสั่งการได้อย่างถูกต้อง วงจรที่ใช้เป็นวงจรที่สร้างสัญญาณอนาล็อกที่แปรตามข้อมูลดิจิตอลที่ได้รับ เรียกว่าอุปกรณ์ DAC (Digital to Analog Converter) อุปกรณ์ประเภทนี้อาจจะมีเอาท์พุทเป็นระดับของแรงดันไฟฟ้า หรืออาจเป็นการเปลี่ยนแปลงของปริมาณการไหลของกระแสไฟฟ้าก็ได้ ซึ่งอุปกรณ์แบบหลังนี้ผู้ใช้ต้องออกแบบวงจรสำหรับแปลงกระแสเป็นแรงดันไฟฟ้าด้วย ซึ่งจะทำให้สามารถเลือกช่วงของแรงดันไฟฟ้าได้ตามต้องการ

ในอุดมคติอุปกรณ์ DAC ควรจะต้องมีคุณสมบัติ 2 ประการคือ สามารถสร้างระดับสัญญานไฟฟ้าใด ๆ ก็ได้ในช่วงที่กำหนดและใช้เวลาในการแปลงสัญญาณเป็นศูนย์ ในทางปฏิบัติอุปกรณ์ดังกล่าวไม่สามารถสร้างระดับของสัญญาณไฟฟ้าแบบอนาล็อกจริง ๆ ได้ทุกระดับ แต่จะสามารถสร้างสัญญาณให้ใกล้เคียงมากขึ้นถ้าจำนวนบิทข้องมูลที่ส่งให้มีจำนวนมากขึ้น ดังนั้นอุปกรณ์แปลงสัญญาณขนาด 8 บิท จะสามารถสร้างสัญญาณได้ถูกต้องกว่าอุปกรณ์ขนาด 4 บิท

ความละเอียด (Resolution) ของการแสดงระดับสัญญาณของอุปกรณ์แปลงสัญญาณหมายถึงการเปลี่ยนแปลงระดับของสัญญาณเมื่อมีการเปลี่ยนแปลงค่าทางดิจิตอลทีละหนึ่ง อุปกรณ์ขนาด 8 บิทที่ใช้กับแรงดันไฟฟ้าเต็มพิกัด (Full Scale) 10 โวลท์ จะมีค่าความละเอียด

เคลื่อนละเอียด 39.1 มิลลิโวลท์ ถ้าเป็น DAC 12 บิทจะมีความละเอียด 2.4 มิลลิโวลท์ เมื่อทราบค่าของแรงดัน ไฟฟ้าเต็มพิกัดสมมุติเป็น 10 โวลท์ ระดับไฟฟ้าสูงสุดที่สร้างโดย DAC ขนาด 8 บิท จะหาได้จาก 255/256*10 = 9.960375 โวลท์

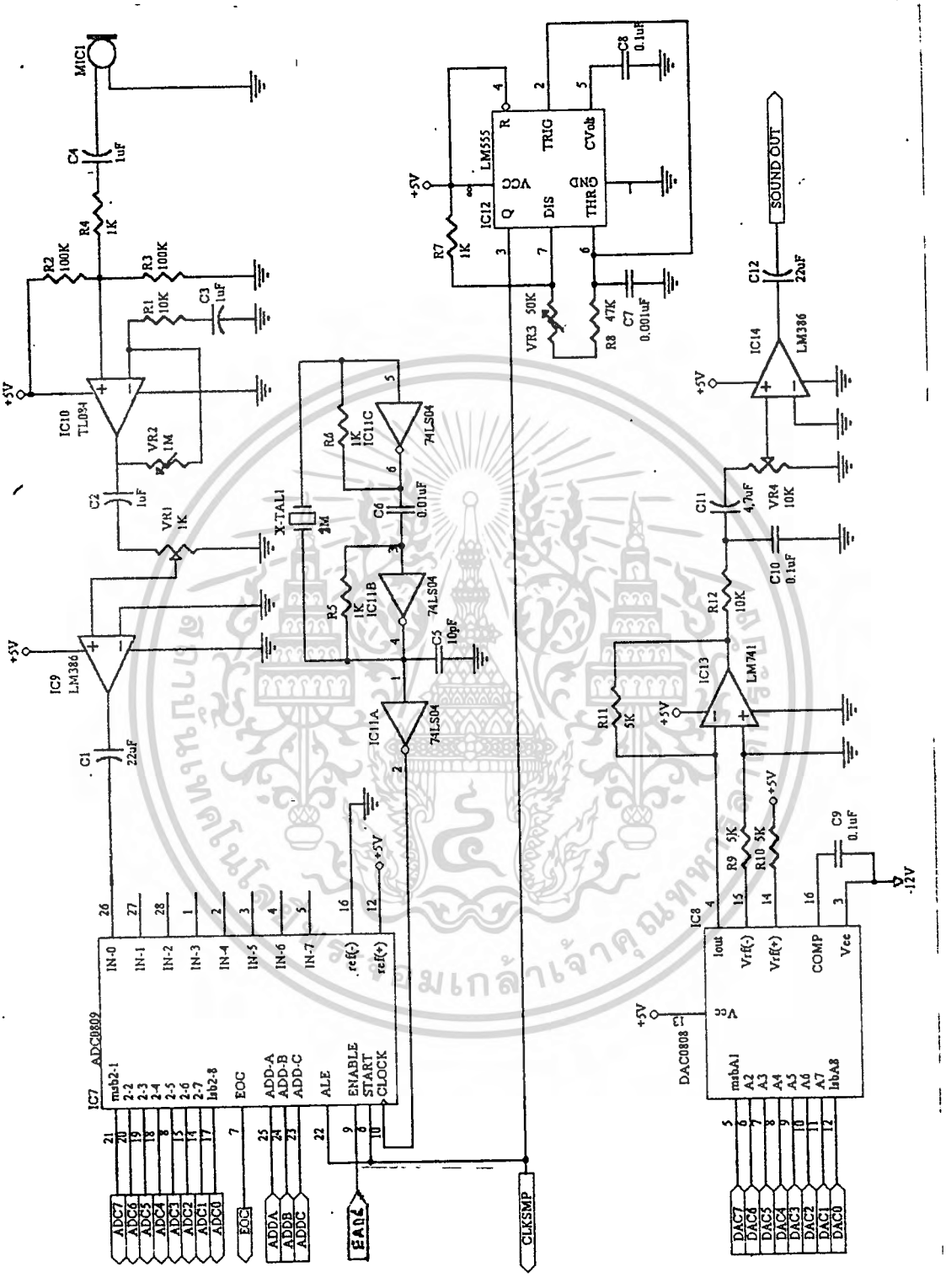
สำหรับเวลาในการแปลงข้อมูลของ DAC นั้นเรียกว่า Starting Time ซึ่งมีค่าตั้งแต่ 100 นาโนวินาที จนถึง 1.5 ไมโครวินาที ซึ่งผู้เขียนโปรแกรมควรจะต้องระวังไม่ส่งข้อมูลต่อเนื่องกันเร็วกินกว่าเวลาที่ใช้ในการแปลงสัญญาณนี้มิฉะนั้นอุปกรณ์จะไม่ทำงานได้อย่างถูกต้อง



รูปที่ 3.8 วงจร DAC

3.3.3วงจรเสียง

การทำงาน Mic 1 จะเป็นตัวรับสัญญาณเสียง และมาขยายโดย IC 10 และ IC 9 จากนั้นสัญญาณเสียงที่ขยายแล้วจะผ่าน C1 เข้า IC 7 เพื่อแปลงเป็นสัญญาณดิจิตอล ซึ่งสัญญาณที่แปลงเสร็จจะถูกนำไปเก็บในเครื่องคอมพิวเตอร์โดยโปรแกรมที่เขียนขึ้น ซึ่งจะถูกเก็บเป็นแฟ้มข้อมูลเมื่อต้องการจะให้ข้อมูลที่เก็บไว้ เครื่องคอมพิวเตอร์จะส่งสัญญาณเสียงที่ถูกเก็บไว้ในรูปสัญญาณดิจิตอลออกมา จากนั้นจึงนำสัญญาณไปแปลงเป็นสัญญาณอนาลอก โดยนำสัญญาณดิจิตอลไปเข้า IC 8 ซึ่ง IC 8 จะเปลี่ยนสัญญาณดิจิตอลเป็นอนาลอก เอาท์พุทที่ได้จะนำไปขยายโดย IC 14 อีกครั้งเพื่อนำไปใช้งานต่อไป



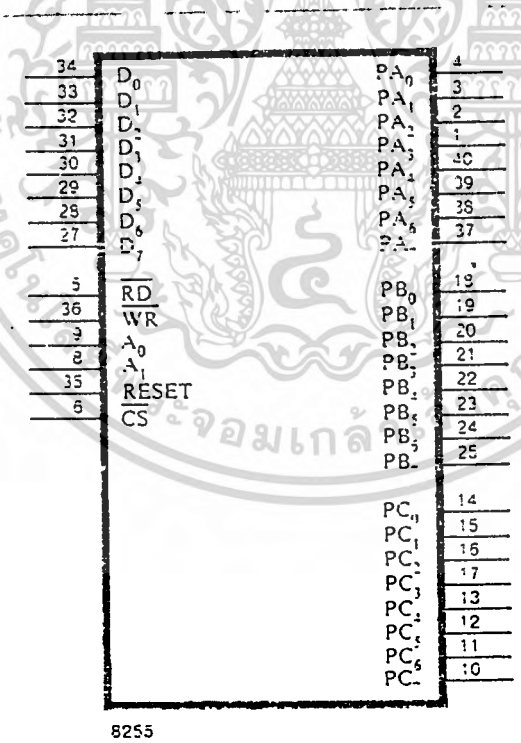
รูปที่ 3.9 วงจรส่วนเสียง

3.4 ส่วนการควบคุม

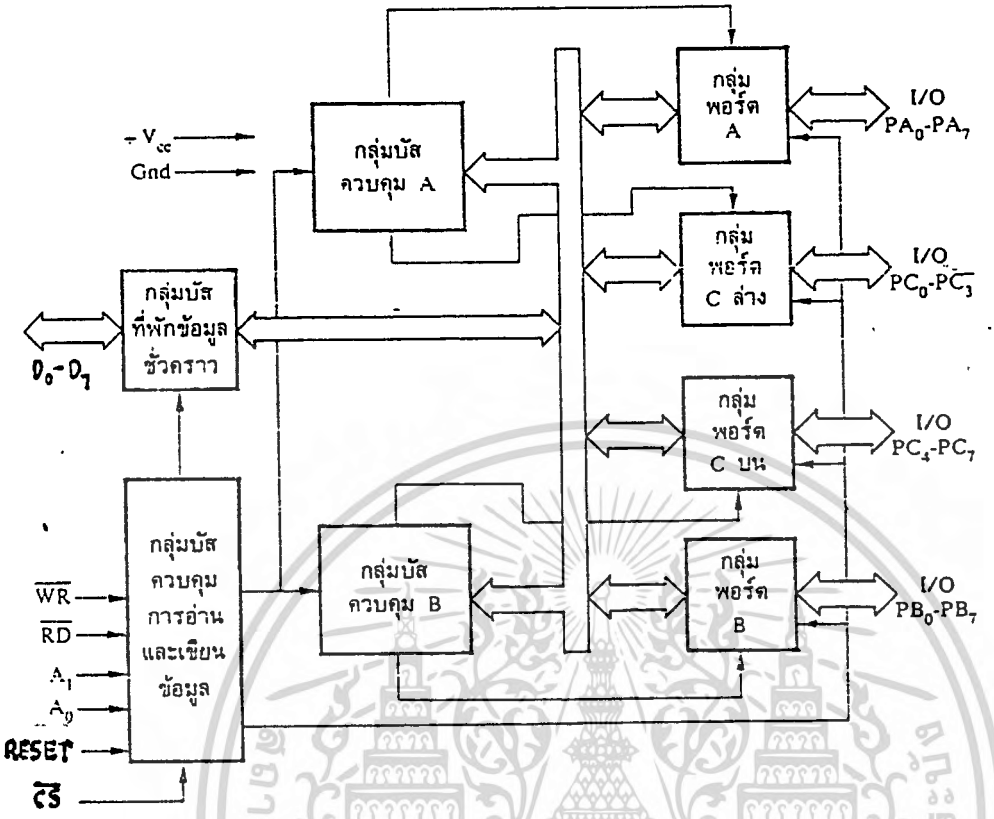
เนื่องจากในส่วนนี้การใช้งาน จะใช้ติดต่อควบคุมการทำงานของระบบทั้งหมด ทั้งในส่วนของการต่อกับไมโครคอมพิวเตอร์ และส่วนของฮาร์ดแวร์ ที่ต่อกับโทรศัพท์ ดังนั้นจึงเลือกใช้ไอซี 8255 เป็นอินพุท/เอาท์พุทพอร์ต เนื่องจากเป็นไอซีเบอร์ที่ใช้ง่ายไม่ยุ่งยากเป็นที่นิยมหาซื้อได้ง่าย และนอกจากนี้ก็ต้องใช้ไอซีถอดรหัสคู่กันในการถอดรหัสสัญญาณซึ่งเลือกใช้ # 74LS688 , 74LS139 และใช้ IC 74LS245 เป็น Buffer

3.4.1 การใช้งานไอซีเบอร์ 8255

ไอซี 8255 นี้จะเป็นไอซี ซึ่งประกอบด้วยพอร์ตใช้งาน 3 พอร์ต และอีก 1 พอร์ต ควบคุมก่อนที่จะใช้ 8255 เราจะส่งข้อมูลไปยังพอร์ตควบคุมก่อนว่าจะให้พอร์ตทั้ง 3 พอร์ตของ 8255 ทำหน้าที่อะไร เป็นอินพุท หรือเอาท์พุทพอร์ต ซึ่งเราจะต้องกำหนดพอร์ตควบคุม ดังรูป



รูปที่ 3.10 ขาของไอซีเบอร์ 8255



รูปที่ 3.11 บล็อกไดอะแกรมของ 8255

A_0-A_1 ตำแหน่งอินพุทที่ใช้สำหรับชี้ตำแหน่งรีจิสเตอร์ภายใน 8255 ที่ซีพียูต้องการการติดต่อ

ด้วย

RESET เมื่อขานี้มีห่าลอจิก "1" ไอซี 8255 จะอยู่ในช่วงรีเซตพอร์ตทุกพอร์ตจะอยู่ในโหมดของอินพุทพอร์ต

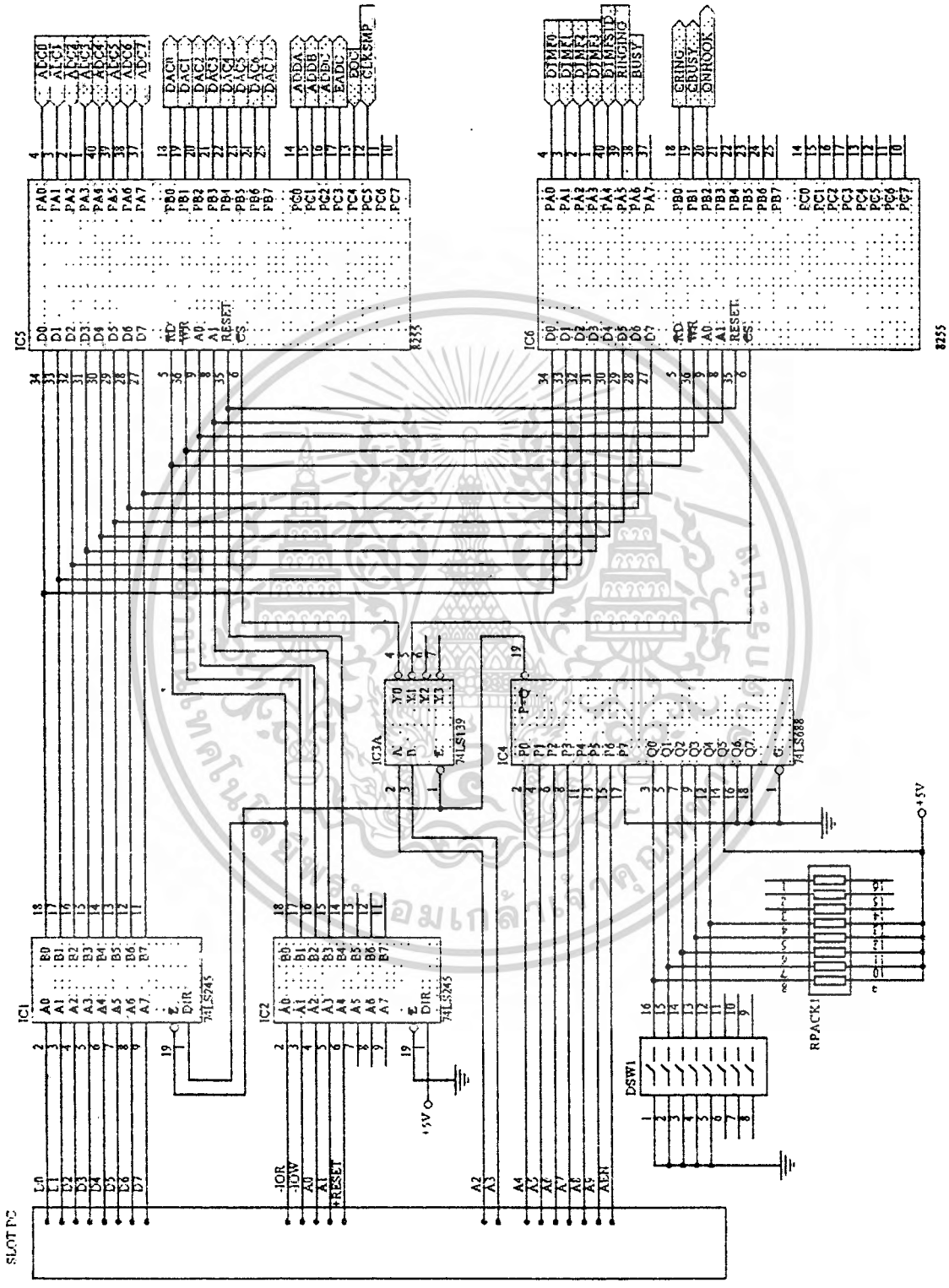
PA_0-PA_7 พอร์ตของข้อมูลที่ใช้สำหรับต่อกับอุปกรณ์ภายนอก

PB_0-PB_7 พอร์ตของข้อมูลที่ใช้สำหรับต่อกับอุปกรณ์ภายนอก

PC_0-PC_7 พอร์ตของข้อมูลที่ใช้สำหรับต่อกับอุปกรณ์ภายนอก

3.4.2 การถอดรหัสพอร์ต

การถอดรหัสพอร์ต 8255 บนการ์ด จะใช้ไอซี # 74LS688 , 74LS139 และดิปสวิทช์ 8 ขา เป็นวงจรถอดรหัส ซึ่งจากตารางที่ 2.1ในบทที่ 2 เราจะเลือก Address 0300H ถึง 0307H มาใช้งาน เนื่องจากเป็น Address ของ IBM PC ที่ว่าง ซึ่งวงจรแสดงดังรูปที่ 3.12



รูปที่ 3.12 วงจรการถอดรหัสพอร์ต

จากรูปที่ 3.12 IC 74LS245 เป็น Buffer IC I4LS688, 74LS139 และดิปสวิทช์ 8 ขา เป็นตัวเลือกพอร์ต ซึ่งจะใช้ A_0 - A_9 จาก Slot ของ PC ซึ่งเราเลือกใช้ Address 0300 H ถึง 0307 H ดังนั้น A_0 - A_9 จะได้เป็น

A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0
1	1	0	0	0	0	x	x	x	x

A_0 , A_1 เป็นการเลือกโหมดของ 8255 A_2 , A_3 เป็นตัวเลือก 8255 ตัวที่ 1 หรือตัวที่ 2 IC 74LS139 จะให้เอาท์พุท ดังนี้

B	A	O/P
0	0	$Y_0 = 0$
0	1	$Y_1 = 0$
1	0	$Y_2 = 0$
1	1	$Y_3 = 0$

IC 74LS139 ขา 19 จะเป็น "0" เมื่อ P = Q ซึ่ง Q จะเป็นตัวกำหนด เราจึงใช้ดิปสวิทช์ต่อกับขา Q เพื่อเลือกพอร์ตตามที่ต้องการ

3.4.3 การใช้งาน 8255 ในโหมด 0

การทำงานของ 8255 ในโหมด 0 จะเป็นพอร์ตอินพุทเอาท์พุท แบบธรรมดาเราสามารถกำหนดให้ 8255 ทำงานในโหมด 0 ได้โดยส่งคอนโทรลเวิร์ดไปยังพอร์ดควบคุม มีค่าต่อไปนี้

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
1	0	0	0	0	0	0	0

ตารางที่ 3.1 ตัวอย่างการตั้งคอนโทรลเวิร์ดในโหมด 0

จากคำสั่งควบคุมในตารางที่ 3.1 เราสามารถอธิบายความหมายของบิทต่าง ๆ ได้ดังนี้

D_7 = กำหนดให้ข้อมูลนี้เป็น คอนโทรลเวิร์ด

D_6 , D_5 = กำหนดให้พอร์ด A ทำงานให้โหมด 0

D_4 = กำหนดให้พอร์ด A เป็นเอาท์พุท

D_3 = กำหนดให้ 4 บิทบนของพอร์ต C เป็นเอาท์พุท

D_2 = กำหนดให้พอร์ต B ทำงานในโหมด 0

D_1 = กำหนดให้พอร์ต B เป็นเอาท์พุท

D_0 = กำหนดให้ 4 บิทล่างของพอร์ต C เป็นเอาท์พุท

3.5 สัญญาณต่างๆ บนสล็อตของ IBM/PC

ภายใน IBM/PC ได้มีการออกแบบ ให้สามารถที่จะเพิ่มเติมวงจรอินเตอร์เฟสเข้าไปในภายหลัง โดยผ่านทางสล็อตที่อยู่บนเมนบอร์ด (Main Board) สำหรับสล็อตบนเมนบอร์ดนี้จะมีจำนวน 5 สล็อต สำหรับ IBM/PC จะมี 8 สล็อตซึ่งแต่ละสล็อตจะมีจำนวนขาทั้งสิ้น 62 ขา แบ่งออกเป็น 2 ข้าง ๆ ละ 31 ขา ส่วนการเรียกตำแหน่งขาของสล็อตเหล่านี้ จะขึ้นอยู่กับว่าขานั้นอยู่ข้างใด (ซ้ายหรือขวา) ของสล็อต โดยขาที่อยู่ทางด้านซ้ายของสล็อต จะเรียกโดยใช้ตัวอักษร "B" นำหน้าเลขตำแหน่งของขา เช่น B16 ก็คือขาทางด้านซ้ายของสล็อตขาที่ 16 (นับจากทางด้านท้ายของเครื่อง) ส่วนขาที่อยู่ทางด้านขวาของสล็อตจะเรียกโดยใช้ตัวอักษร "A" นำหน้าเลขตำแหน่งของขา เช่น A24 ก็คือขาทางด้านขวาของสล็อตขาที่ 24 (นับจากทางด้านท้ายของเครื่อง)

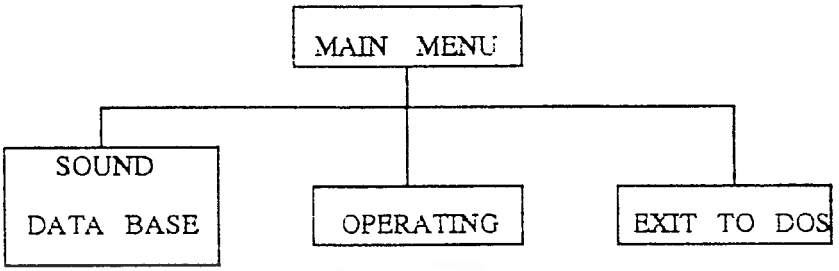
แต่ละขาของสล็อตเหล่านี้ จะเชื่อต่อกับเส้นสัญญาณต่างๆ บนเมนบอร์ดทำให้การสร้างวงจรอินเตอร์เฟสกับ IBM/PC สามารถทำได้โดยสะดวก ซึ่งเส้นสัญญาณที่เชื่อมต่อกับขาของสล็อตควบคุมสำหรับการเขียน/อ่านข้อมูล จากหน่วยความจำหรือพอร์ต I/O เส้นสัญญานสำหรับการขออินเนอร์รัพท์ ของวงจรอินเตอร์เฟสเส้นสัญญาณสำหรับขอ DMA สัญญาณฐานเวลา (Timing Signal) ต่างๆ ที่ใช้ในระบบเส้นสัญญาณ แสดงการรีเฟรชหน่วยความจำ และสัญญาณการตรวจสอบความผิดพลาด (I/O CHECK)

นอกจากเส้นสัญญาณเหล่านี้แล้ว สล็อตบนเมนบอร์ดยังเชื่อมต่อกับแหล่งจ่ายไฟต่างๆ ที่ใช้ในระบบอีกด้วยคือ +5Vdc, -5Vdc, +12Vdc และ -12Vdc

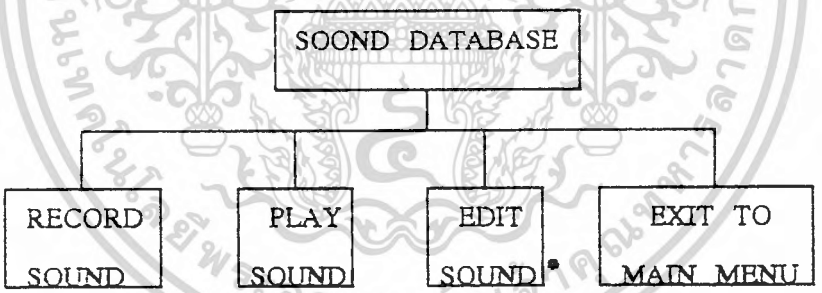
สำหรับรูปของสล็อต แสดงในรูปที่ 2.18 ในบทที่ 2

3.6 การเขียนโปรแกรมระบบสอบถามข้อมูลทางโทรศัพท์

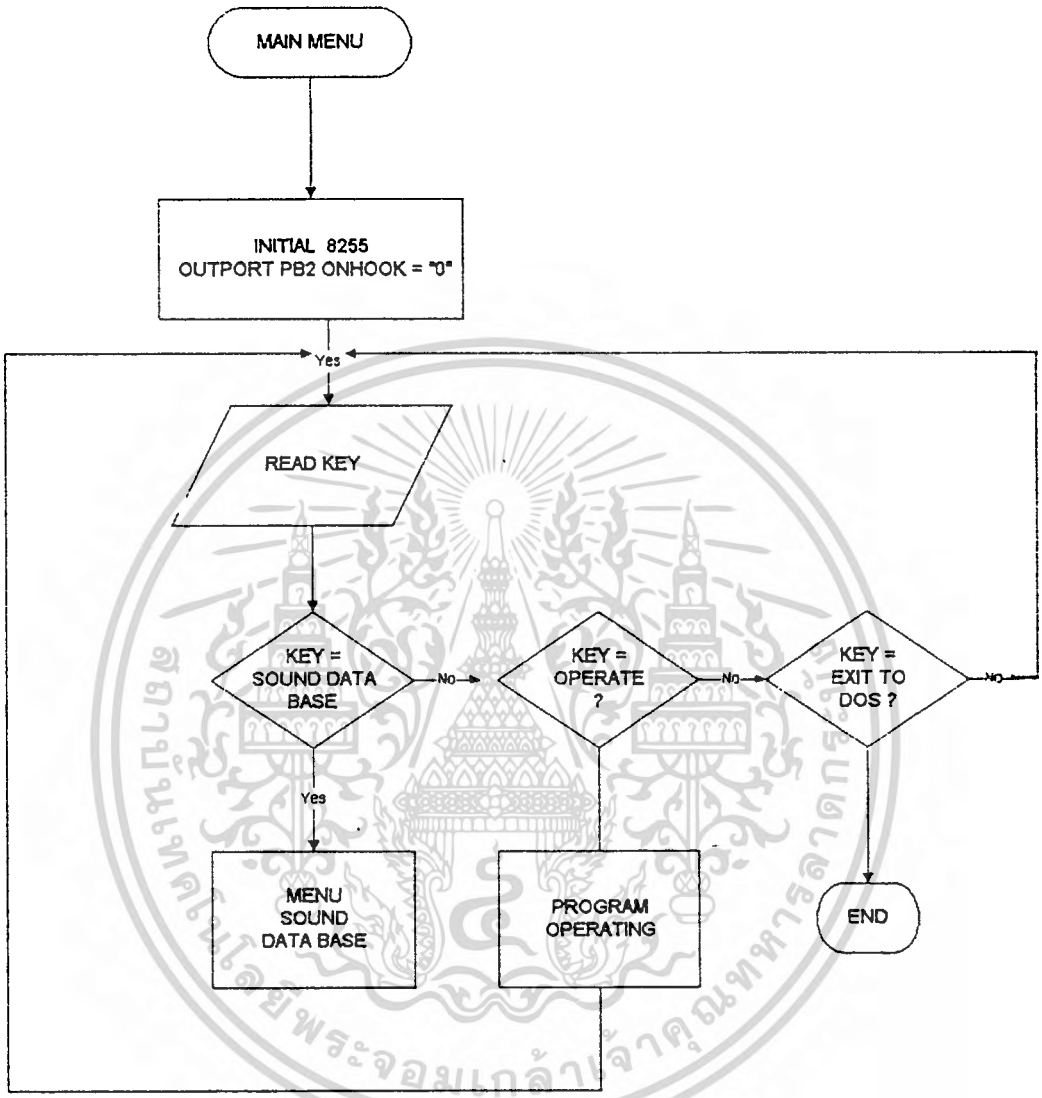
ในส่วนนี้จะกล่าวถึงการเขียนโปรแกรมควบคุมฮาร์ดแวร์ ที่ได้ออกแบบมานั้นให้สามารถทำงานได้อย่างถูกต้อง ซึ่งในการเขียนโปรแกรมให้สามารถควบคุมฮาร์แวร์ให้ทำงานได้ถูกต้องนั้น ต้องเข้าใจถึงการทำงานของระบบก่อน จากนั้นก็นำขั้นตอนต่างๆ นั้นมาเขียนโฟล์วชาร์ทการทำงาน จากนั้นจึงเขียนโปรแกรมตามโฟล์วชาร์ทที่ได้ออกแบบไว้ต่อไป ดังนั้นในส่วนแรกจะเป็นการเขียนโฟลว์ชาร์ทซึ่งสามารถเขียนได้ดังนี้



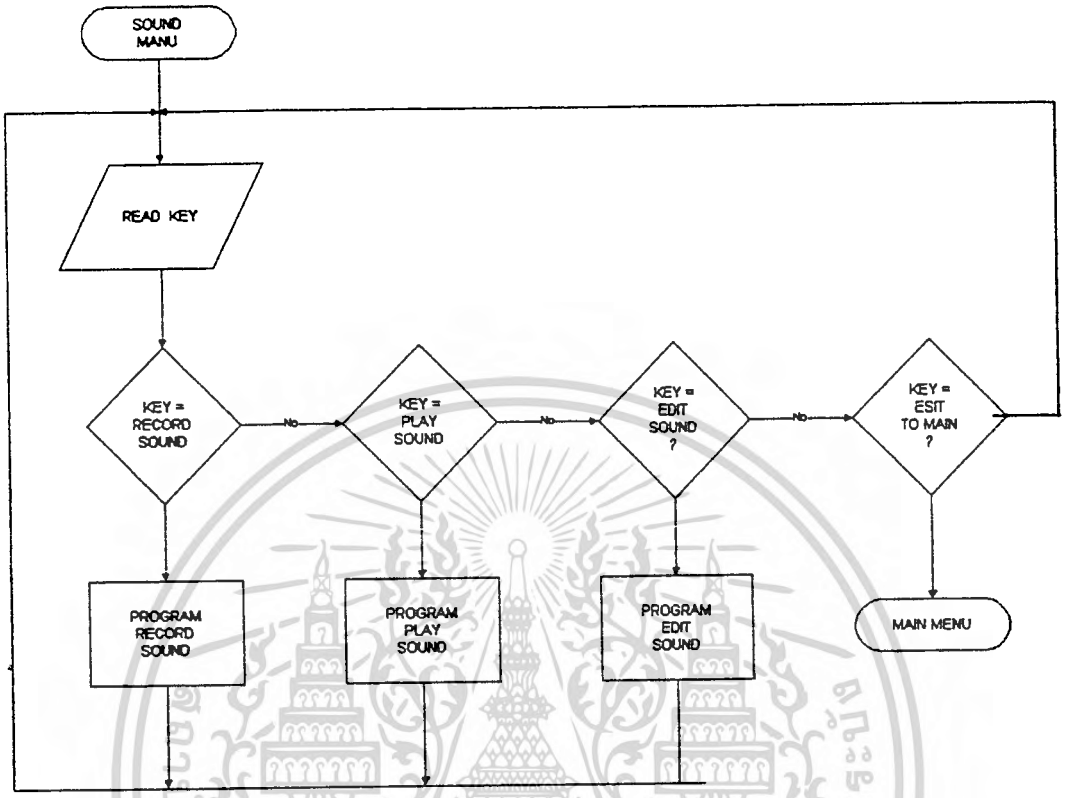
รูปที่ 3.13 บล็อกไดอะแกรมเมนูหลัก



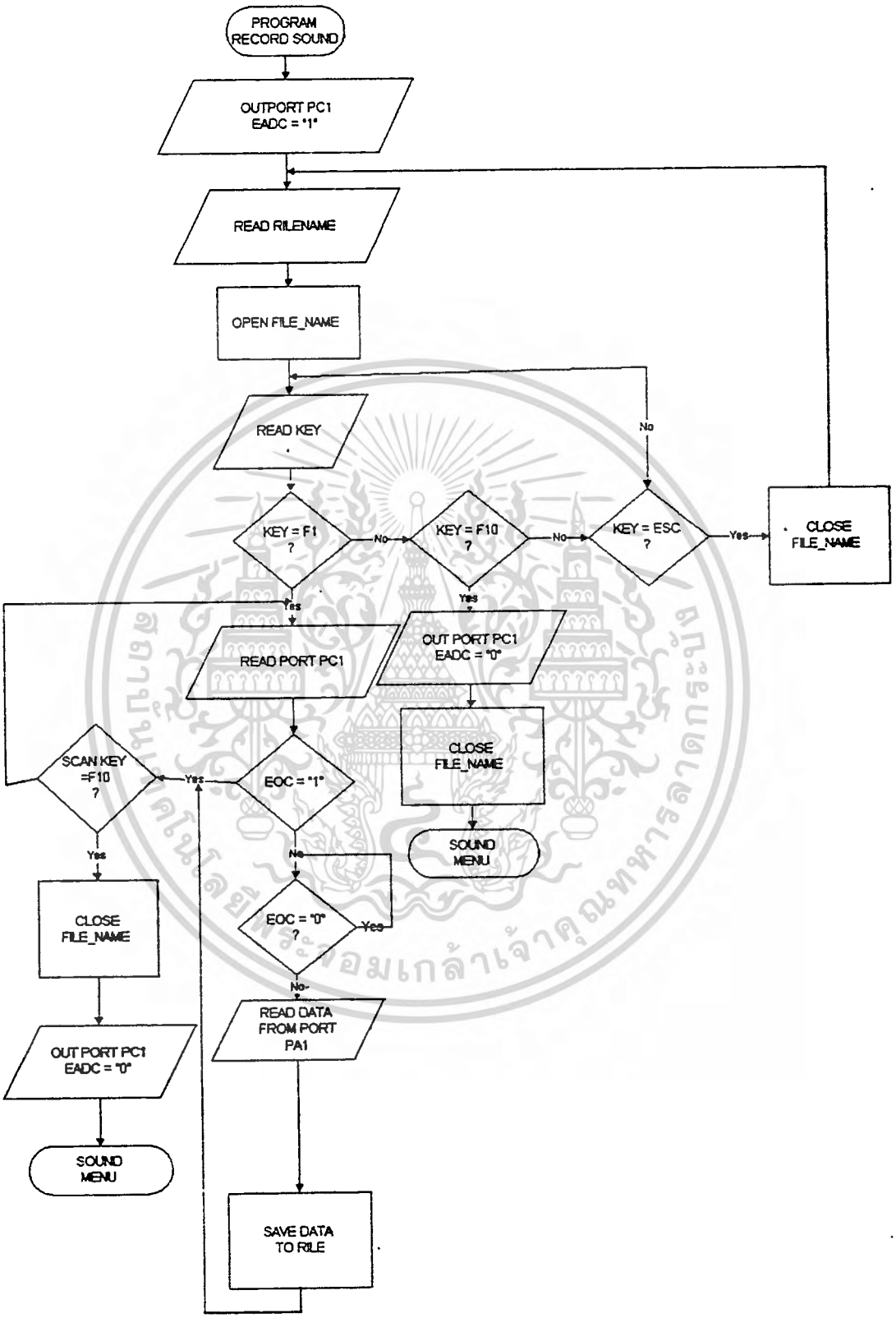
รูปที่ 3.14 บล็อกไดอะแกรมเมนูจัดการเกี่ยวกับเสียง



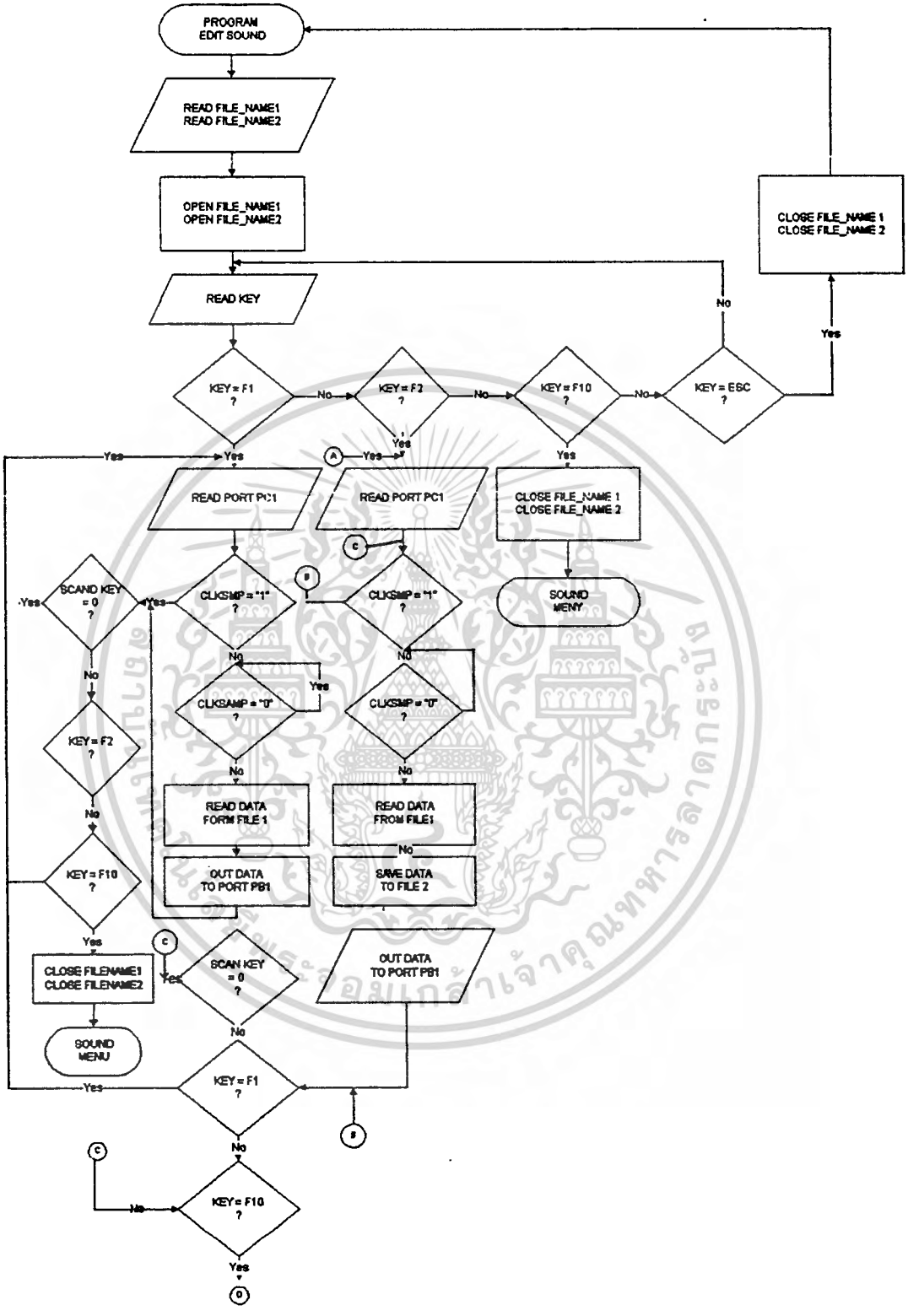
รูปที่ 3.15 โฟล์วชาร์ทโปรแกรมเมนูหลัก



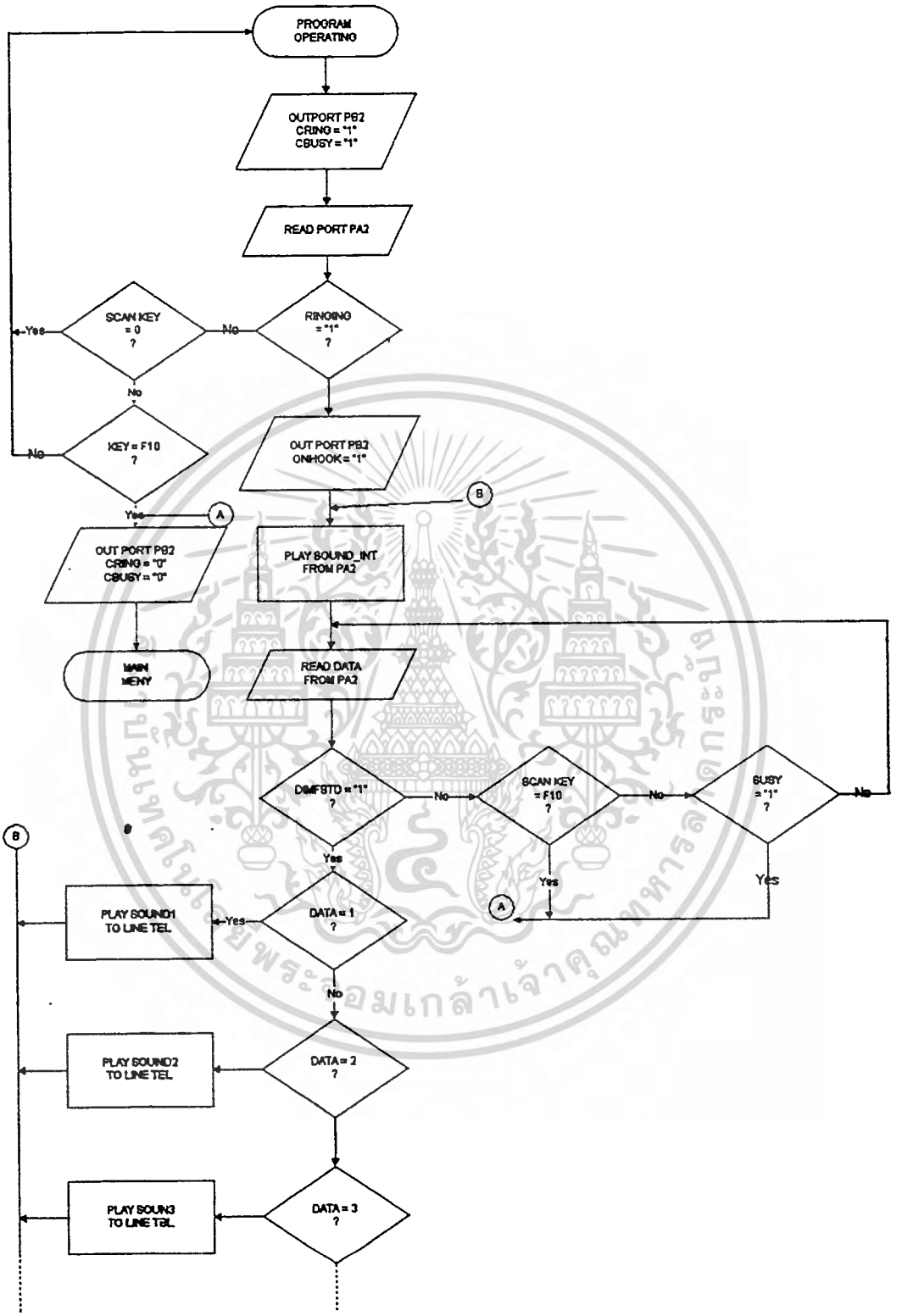
รูปที่ 3.16 โฟล์วชาร์ทโปรแกรมเกี่ยวกับเสียง



รูปที่ 3.17 โฟล์วชาร์ทโปรแกรมบันทึกเสียง



รูปที่ 19 โฟล์วชาร์ท โปรแกรมแก้ไขไฟล์เสียง



รูปที่ 20 โฟล์วชาร์ท โปรแกรมสอบถามข้อมูลทางโทรศัพท์

บทที่ 4

ผลการทดลองและสรุป

ในการทดลองนำไปใช้งานจริงนั้น มีลำดับขั้นตอนในการเตรียมการต่างๆ เพื่อให้โปรแกรมสามารถทำงานได้ถูกต้อง และการทดลองสอบถามข้อมูลทางโทรศัพท์

1. อุปกรณ์ที่ต้องใช้ในการทดลอง

   1.1 คอมพิวเตอร์ <PC>

   1.2 คู่สายโทรศัพท์

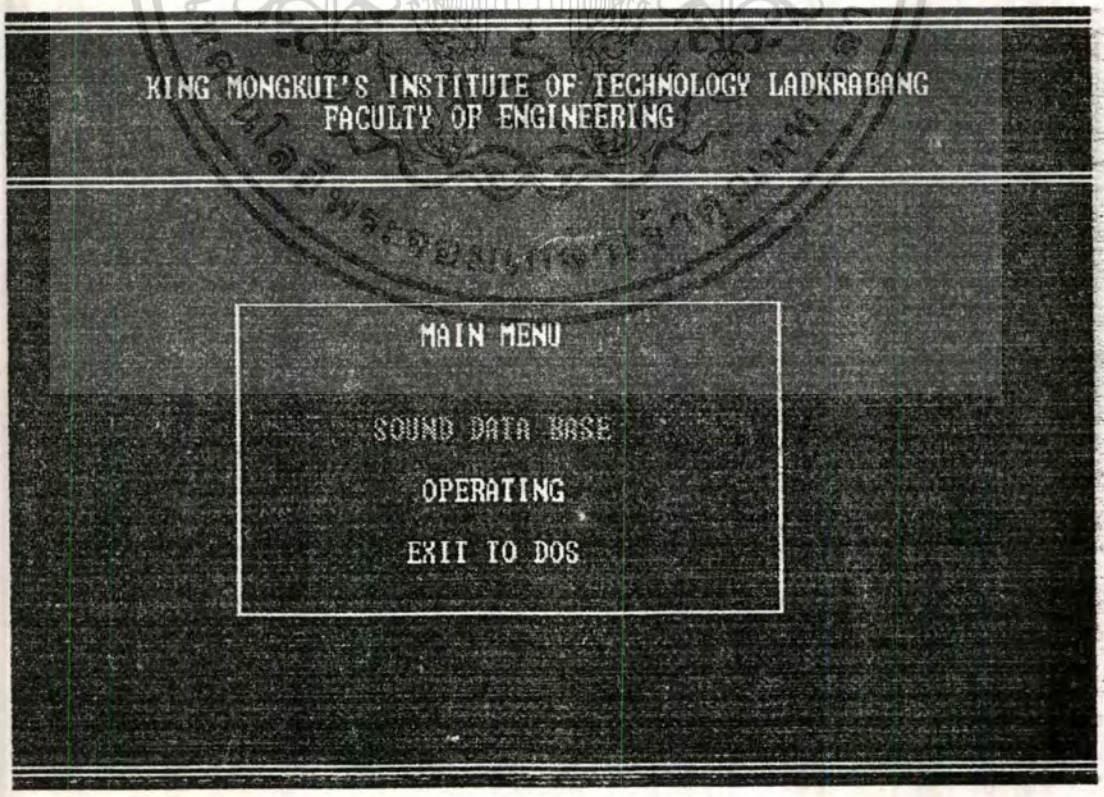
   1.3 การ์ดระบบสอบถามข้อมูลทางโทรศัพท์

   1.4 โปรแกรมควบคุมการทำงานของการ์ด

2. การเตรียมแฟ้มข้อมูลเสียง

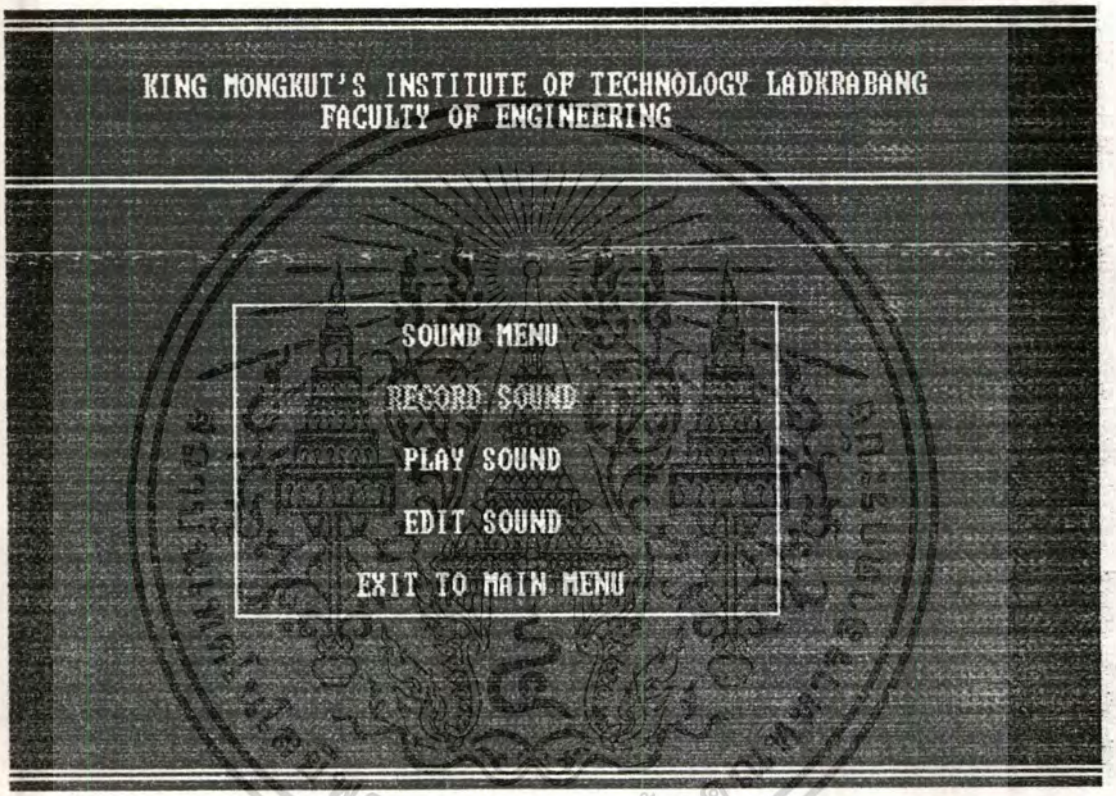
   2.1 RUN โปรแกรมชื่อ INFORM. EXE จะปรากฏตามเมนูหลัก (MAIN MENU) ดังในรูปข้างล่าง ในเมนูหลักจะประกอบด้วยเมนูให้เลือก 3 รายการคือ

   1. SOUND DATA BASE
   2. OPERATING
   3. EXIT TO DOS



ในเมนู SOUND DATA BASE จะเป็นเมนูที่จะเข้าไปสู่ระบบการจัดการเกี่ยวกับระบบเสียงเมนู OPERATING เป็นเมนูที่จะเข้าไปสู่ระบบการสอบถามข้อมูลทางโทรศัพท์ และเมนู EXIT TO DOS เป็นเมนูที่ใช้ในการยกเลิกโปรแกรม และกลับไปสู่ระบบปฏิบัติการ DOS

2.2 เมื่อเราเลือกเมนู SOUND DATA BASE จะปรากฏภาพเมนูระบบเสียง (SOUND MENU) ดังในรูปข้างล่าง ในเมนูเสียงนี้ จะประกอบด้วยรายการให้เลือก 4 รายการคือ



1. RECORD SOUND
2. PLAY SOUND
3. EDIT SOUND
4. EXIT TO MAIN MENU

รายละเอียดของรายการต่างๆ มีดังนี้

1. รายการบันทึกเสียง (RECORD SOUND)

เป็นรายการที่จะเข้าไปสู่โปรแกรมบันทึกเสียง โดยจะทำงานร่วมกับวงจรชุดบันทึกเสียงซึ่งจะบันทึกเสียงผ่านไมโครโฟนของวงจรขยายเสียง ผ่านวงจรแปลงเป็นข้อมูลดิจิตอลเข้ามาเก็บไว้ในฮาร์ดดิส

2. รายการเล่นเสียงกลับ (PLAY SOUND)

เป็นรายการที่จะเข้าไปสู่โปรแกรม เล่นเสียงกลับออกลำโพง หรือคู่สายโทรศัพท์ โดยโปรแกรมเล่นเสียงนี้ จะทำงานร่วยกับวงจรชุดเล่นเสียง โดยโปรแกรมในส่วนนี้จะอ่านข้อมูลเสียงที่เป็นดิจิตอลที่เก็บไว้ในฮาร์ดดิส ส่งออกไปยังวงจรชุดเล่นเสียงโดยข้อมูลเสียงที่เป็นดิจิตอลนี้ ก็จะถูกแปลงกับเป็นสัญญาณเสียงที่เป็นอนาลอกจากนั้นก็ส่งออกไปผ่านวงจร Low pass Filtor เข้าวงจรขยายเสียงออกลำโพงหรือคู่สายโทรศัพท์ ต่อไป

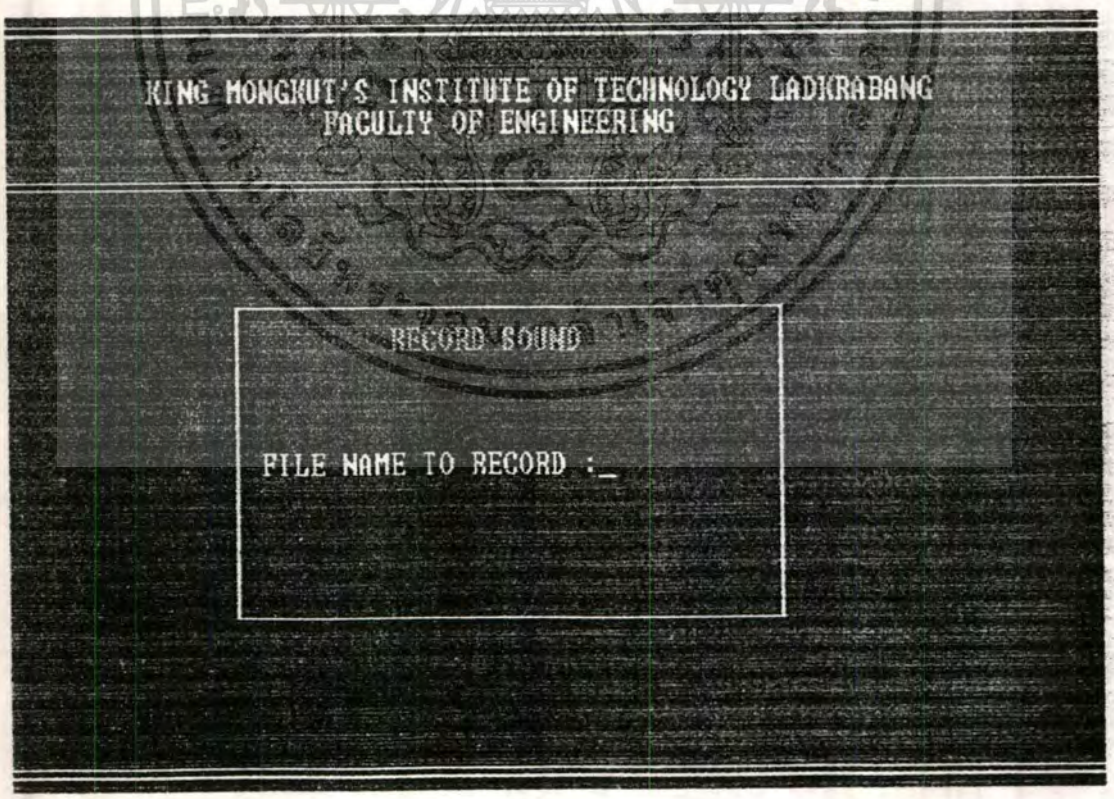
3. รายการแก้ไขเสียง (EDIT SOUND)

เป็นรายการที่จะเข้าไปสู่โปรแกรมการแก้ไขข้อมูลเสียงที่เก็บเข้ามาไว้ในฮาร์ดดิสนั้น โดยในโปรแกรมนี้จะสามารถตัดต่อเสียงที่เก็บไว้นั้นให้ได้เสียงต่างๆ ตามที่ต้องการ

4. รายการกลับสู่เมนูหลัก (EXIT TO MAIN MENU)

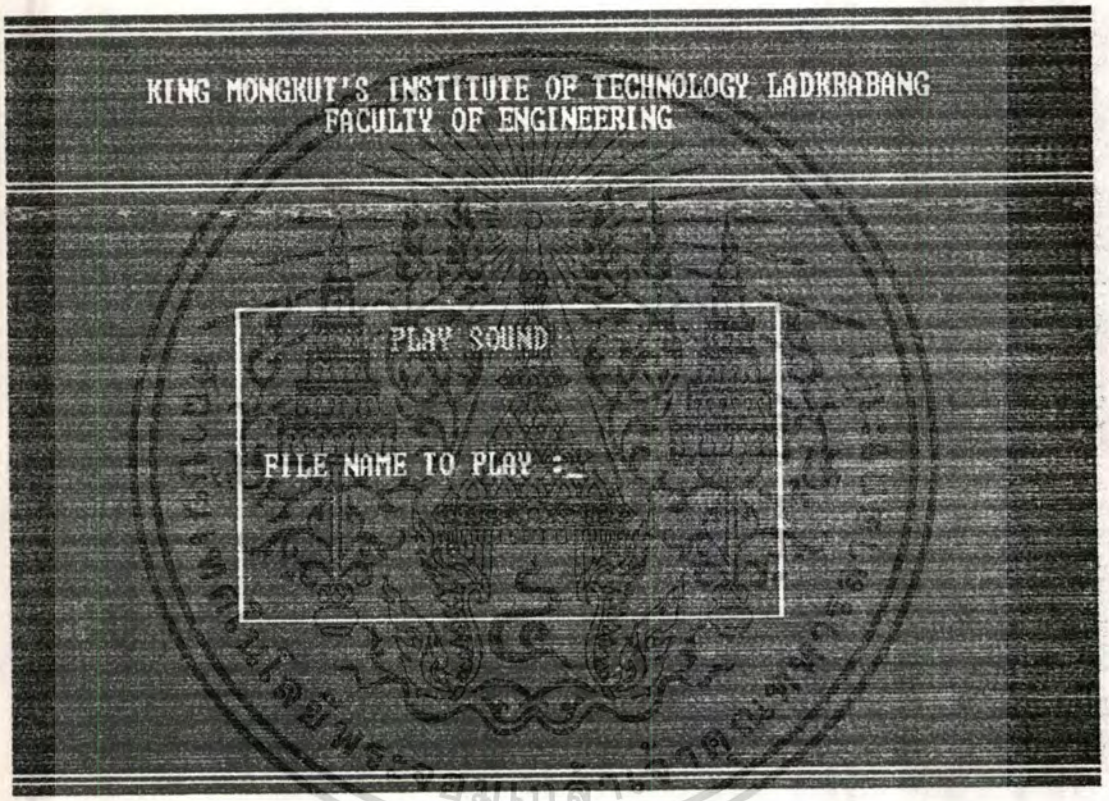
ในรายการนี้จะเป็นรายการที่ใช้ในการยกเลิก SOUND MENU กลับไปส่งเมนูหลัก (MAIN MENU) เพื่อทำงานอื่นๆ ต่อไป

2.2.1 เมื่อเลือกรายการบันทึกเสียง (RECORD SOUND) จะปรากฏภาพดังในรูป ข้างล่างจากนั้น ให้ใส่ชื่อไฟล์เสียงที่จะใช้เป็นชื่อไฟล์ ในการบันทึกเสียงเก็บไว้ในฮาร์ดดิส ต่อไป



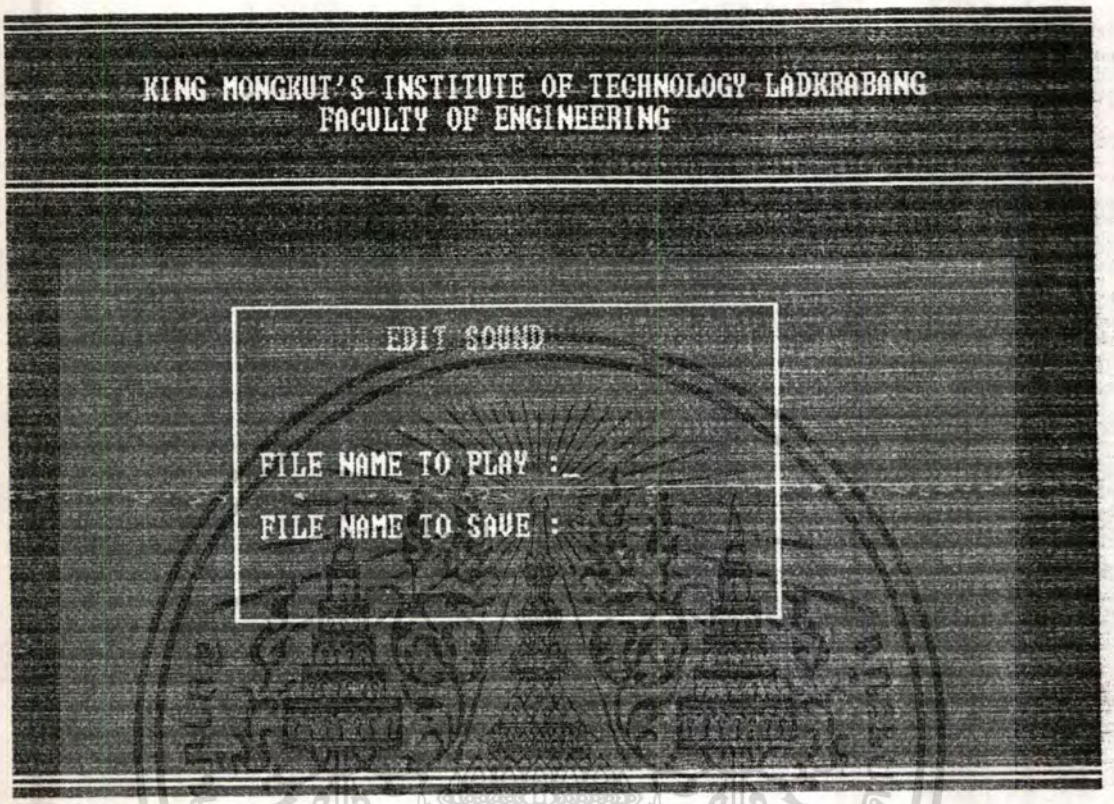
เมื่อใส่ชื่อไฟล์เรียบร้อยแล้ว จากนั้นถ้าต้องการเปลี่ยนชื่อไฟล์ใหม่ให้กดคีย์ ESC ถ้าต้องการออกจากโปรแกรมบันทึกเสียงก็ให้กดคีย์ F10 ถ้าต้องการเริ่มการบันทึกก็ให้กดคีย์ F1 จากนั้นเมื่อบันทึกเสียงเรียบร้อยแล้ว ให้กดคีย์ F10 เพื่อเป็นการหยุดการบันทึก และกลับสู่เมนูเสียงเพื่อทำงานอื่นๆ ต่อไป

2.2.2 เมื่อเลือกรายการเล่นเสียง (PLAY SOUND) จะปรากฏภาพดังในรูปข้างล่าง



จากนั้นให้ใส่ชื่อไฟล์เสียงที่เคยบันทึกไว้ เมื่อใส่เสร็จถ้าต้องการใส่ชื่อใหม่ก็ให้กดคีย์ ESC ถ้าต้องการออกจากโปรแกรมเล่นเสียงให้กดคีย์ F10 ถ้าต้องการเริ่มการเล่นเสียงให้กดปุ่ม F1 ในขณะที่เล่นเสียงอยู่ถ้าต้องการออกจากโปรแกรมการเล่นเสียงก็ให้กดคีย์ F10 เพื่อกลับไปยังเมนูเสียง (SOUND MENU) ต่อไป

2.2.3 เมื่อเลือกรายการแก้ไขเสียง (EDIT SOUND) จะปรากฏภาพดังในรูปข้างล่าง

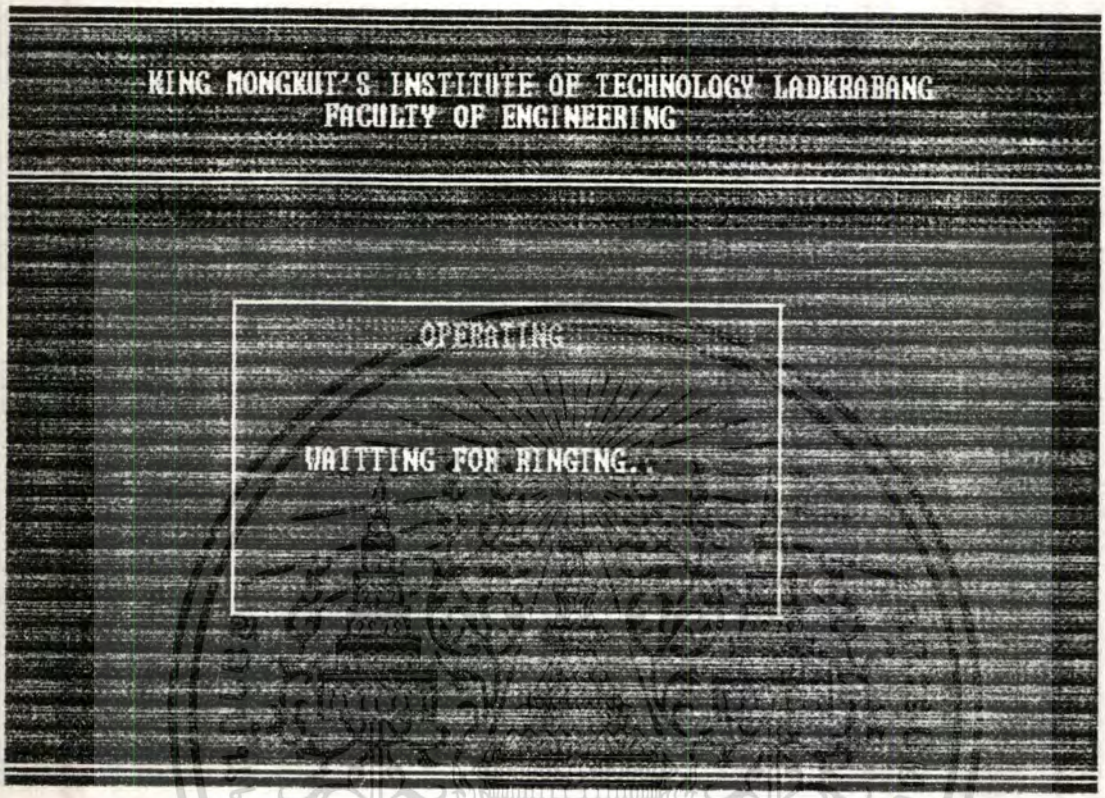


จากนั้นให้ใส่ชื่อไฟล์เสียงที่ต้องการแก้ไขเมื่อเสร็จ ถ้าต้องการเปลี่ยนชื่อไฟล์ ให้กดคีย์ ESC ถ้าต้องการยกเลิกโปรแกรมแก้ไขเสียงให้กดคีย์ F10 เพื่อออกจากโปรแกรมการแก้ไขเสียงกลับไปยังเมนูเสียง(SOUND MENU) ถ้าต้องการเล่นเสียงโดยไม่บันทึกใหม่ เล่นอย่างเดียวให้กดคีย์ F1 ถ้าต้องการเล่นบันทึกให้กด F2 ถ้าต้องการตัดเสียงในส่วนไหนออกให้กดคีย์ F1 อีกครั้ง และถ้าต้องการต่อเสียงในส่วนไหนเข้าไปอีกก็ให้กดคีย์ F2 และถ้าต้องการตัดต่อเสียงในช่วงไหนอีกก็ให้กดปุ่ม F1 หรือ F2 ดังที่กล่าวมาแล้ว

2.2.3 เมื่อเลือกรายการกลับสู่เมนูหลัก (EXIT TO MAIN MENU)

เมื่อเลือกรายการนี้ก็จะเป็นการยกเลิกเมนูเสียง กลับไปยังเมนูหลัก (MAIN MENU) เพื่อทำงานอื่น ต่อไป

2.3 เมื่อเลือกรายการ (OPERATING) จะปรากฏภาพดังแสดงในรูปข้างล่าง



ซึ่งจะเป็นการเข้าสู่โปรแกรมสอบถามข้อมูลทางโทรศัพท์ โดยโปรแกรมจะทำงานร่วมกับวงจรชุดควบคุมโทรศัพท์ และวงจรชุดเล่นเสียง โดยเมื่อเริ่มเข้าโปรแกรม จะตรวจสอบสัญญาณกริ่งโทรศัพท์ เมื่อมีสัญญาณเรียกเข้ามาตามจำนวนครั้งที่ตั้งไว้ จากนั้นโปรแกรมจะส่งสัญญาณไปควบคุมให้วงจรโหลดคู่สายให้ต่อคู่สายเข้ากับระบบโหลดคู่สาย จากนั้นก็จะส่งสัญญาณเสียงผ่านคู่สายโทรศัพท์ จากนั้นรอรับการกดคีย์โทรศัพท์เข้ามา เมื่อมีการกดคีย์เข้ามาแล้วจากนั้นก็ทำการส่งสัญญาณเสียงตามไฟล์ที่ได้ตรวจสอบจากการกดคีย์โทรศัพท์เข้ามา

บทสรุปและวิจารณ์

1. สรุปผล

ระบบสอบถามข้อมูลทางโทรศัพท์ ที่ได้สร้างขึ้นมานี้ ผลของโครงงานสามารถบรรลุวัตถุประสงค์ที่ได้ตั้งไว้คือ

1.1 เข้าใจการประยุกต์ใช้งานเครื่องไมโครคอมพิวเตอร์ ให้สามารถติดต่อกับฮาร์ดแวร์ที่ออกแบบเองได้

1.2 สามารถออกแบบระบบฮาร์ดแวร์ เพื่อทำงานร่วมกับคอมพิวเตอร์ได้

1.3 สามารถเขียนโปรแกรมควบคุมระบบฮาร์ดแวร์ที่สร้างขึ้นมาเองได้

1.4 สามารถนำโทรศัพท์มาประยุกต์ใช้งานในการควบคุมได้

2. ปัญหาในการดำเนินงาน

2.1 วงจรถอดระหัสสัญญาณ DTMF ทำงานผิดพลาดจากสัญญาณรบกวนจากคู่สายโทรศัพท์ แก้ไขโดยการออกแบบให้มีช่วงเวลาในการถอดระหัสมากขึ้น

2.2 การบันทึกเสียง เมื่อทำการบันทึกผ่านไมค์ ปรีไมค์ และวงจรขยายดังรูป 3.9 (วงจรส่วนเสียง) เสียงที่ได้มีสัญญาณรบกวนมาก แก้ไขโดยการบันทึกเสียงผ่านเทปบันทึกเสียง นำสัญญาณที่บันทึกผ่านเทปนั้นป้อนเข้าขา 26 ของ IC 7 (ADC 0809)

3. ข้อแนะนำในการพัฒนา

โปรแกรมที่ใช้ในการควบคุมควรจะทำให้สามารถประยุกต์ใช้ได้กับงานในลักษณะต่างๆ ได้ทั่วไป

บรรณานุกรม

1.ธานินทร์ ถาวรศาสนวงศ์."การอินเตอร์เฟส IBM PC",ฟิสิกส์เซ็นเตอร์การพิมพ์

2.ยืน ภู่วรวรรณ."เทคโนโลยีฮาร์ดแวร์ IBM PC",หจก.เอช-เอน การพิมพ์,2533

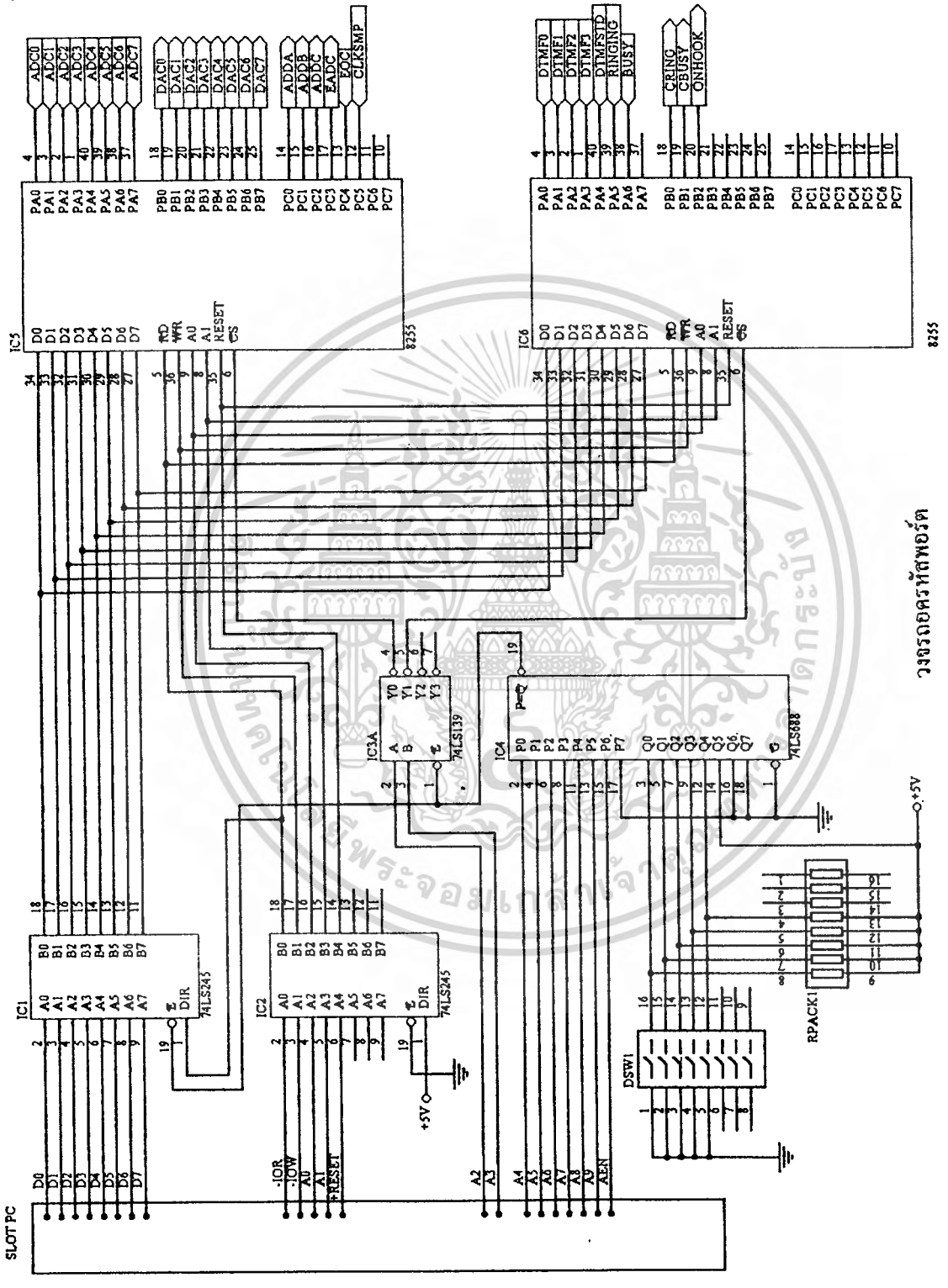
3.จิติ หนูแก้ว."เทคนิคการเชื่อมต่อ IBM PC",หจก.เอช-เอน การพิมพ์,2534

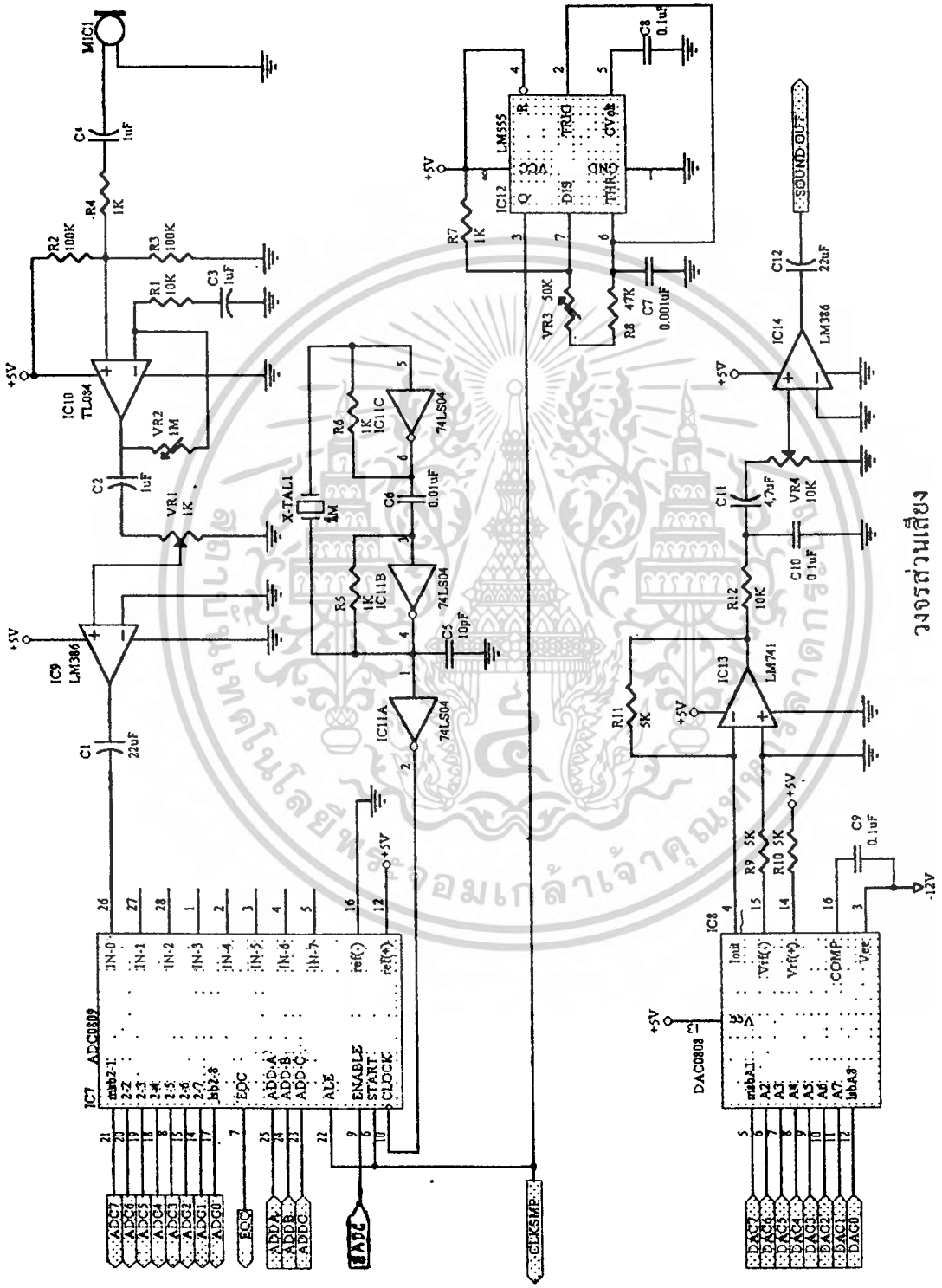
4.LESIS C. EGGEBRECST. "Interfacing to IBM Personal Computer"" SECOND EDITION, Sbcpard Poorman Communications Gorp, USA, 1993

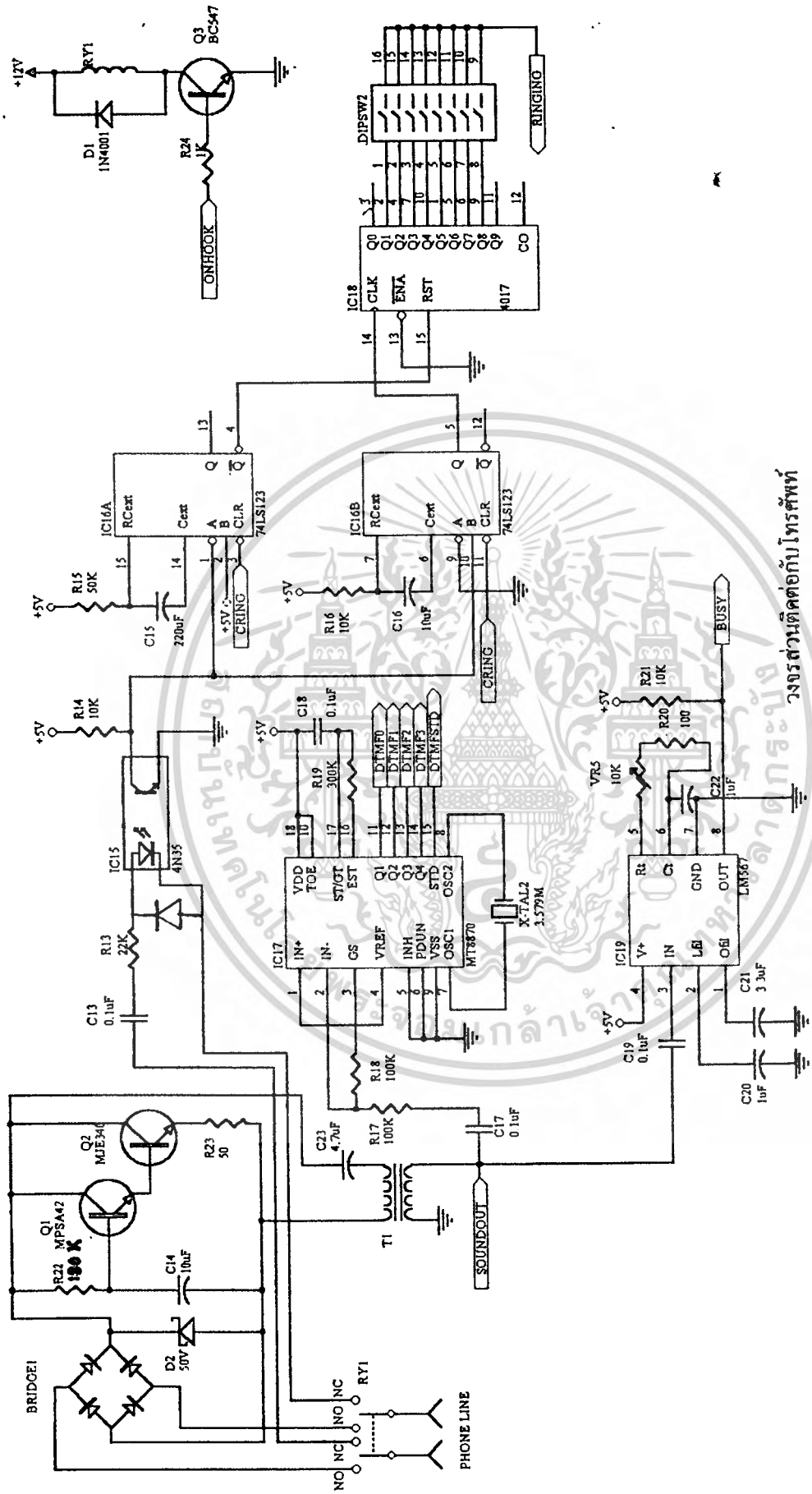
5.Hand-peter Messmer. "The Indispensable PC Hardware Book Your Hardware "Questions Answered", Addision - Wesley Pubfishing Company, USA, 1993

6.National Semiconductor. "Data Acquisition Linear Devices Databook", National Semiconductor Corporation, 1989

ภาคผนวก


IC5
8255
IC6
8255
IC1
74LS245
IC2
74LS245
IC3A
74LS139
IC4
74LS688
DSW1
RPACK1
SLOT PC
วงจรอินเตอร์เฟส


MIC1
C4 1uF
R4 1K
R2 100K
R3 100K
R1 10K
C3 1uF
+5V
IC10 TL084
VR2 1M
C2 1uF
VR1 1K
IC9 LM386
C1 22uF
X-TAL1 4M
R6 1K
IC11C
74LS04
C6 0.01uF
R5 1K
IC11B
C5 10pF
IC11A
IC7 ADC0809
IN-0
IN-1
IN-2
IN-3
IN-4
IN-5
IN-6
IN-7
ref(-)
ref(+)
EOC
ADD-A
ADD-B
ADD-C
ALE
ENABLE
START
CLOCK
ADC7
ADC6
ADC5
ADC4
ADC3
ADC2
ADC1
ADC0
EOC
ADDA
ADDB
ADDC
ADC
CLKSMP
R7 1K
IC12 LM555
GND
TRIG
OUT
RST
CTRL
THRS
C8 0.1uF
VR3 50K
R8 47K
C7 0.001uF
SOUND OUT
C12 22uF
IC14 LM386
C11 4.7uF
VR4 10K
C10 0.1uF
R12 10K
IC13 LM741
R11 5K
R9 5K
R10 5K
C9 0.1uF
-12V
IC8 DAC0808
Iout
Vref(-)
Vref(+)
COMP
Vee
DAC7
DAC6
DAC5
DAC4
DAC3
DAC2
DAC1
DAC0
วงจรส่วนเสียง



วงจรส่วนติดต่อกับโทรศัพท์

National Semiconductor

DAC0808/DAC0807/DAC0806 8-Bit D/A Converters

General Description

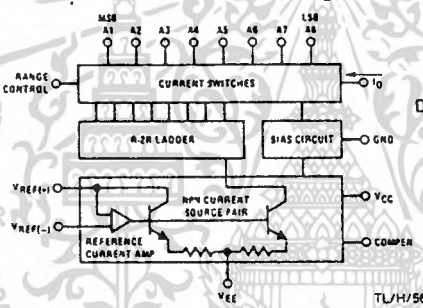
The DAC0808 series is an 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with ±5V supplies. No reference current (I_{REF}) trimming is required for most applications since the full scale output current is typically ±1 LSB of 255 I_{REF}/ 256. Relative accuracies of better than ±0.19% assure 8-bit monotonicity and linearity while zero level output current of less than 4 μA provides 8-bit zero accuracy for $I_{REF} \geq 2$ mA. The power supply currents of the DAC0808 series are independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

Features

- Relative accuracy: ±0.19% error maximum (DAC0808)
- Full scale current match: ±1 LSB typ
- 7 and 6-bit accuracy available (DAC0807, DAC0806)
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/μs
- Power supply voltage range: ±4.5V to ±18V
- Low power consumption: 33 mW @ ±5V

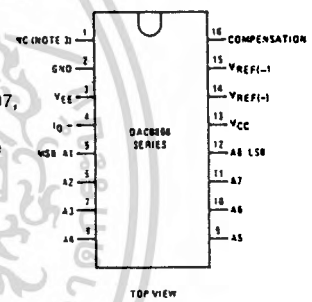
Block and Connection Diagrams



TL/H/5687–1

Order Number
DAC0808, DAC0807,
or DAC0806
See NS Package
Number J16A,
M16A or N16A

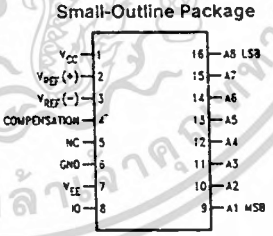
Dual-In-Line Package



TOP VIEW

TL/H/5687–2

Small-Outline Package



TL/H/5687–13

Top View

Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	ORDER NUMBERS				
		J PACKAGE (J16A)*		N PACKAGE (N16A)*		SO PACKAGE (M16A)
8-bit	$-55°C \leq T_A \leq +125°C$	DAC0808LJ	MC1508L8			
8-bit	$0°C \leq T_A \leq +75°C$	DAC0808LCJ	MC1408L8	DAC0808LCN	MC1408P8	DAC0808LCM
7-bit	$0°C \leq T_A \leq +75°C$	DAC0807LCJ	MC1408L7	DAC0807LCN	MC1408P7	DAC0807LCM
6-bit	$0°C \leq T_A \leq +75°C$	DAC0806LCJ	MC1408L6	DAC0806LCN	MC1408P6	DAC0806LCM

*Note. Devices may be ordered by using either order number.

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Supply Voltage	
V_{CC}	+18 V_{DC}
V_{EE}	−18 V_{DC}
Digital Input Voltage, V5–V12	−10 V_{DC} to +18 V_{DC}
Applied Output Voltage, V_O	−11 V_{DC} to +18 V_{DC}
Reference Current, I_{14}	5 mA
Reference Amplifier Inputs, V14, V15	V_{CC}, V_{EE}
Power Dissipation (Note 3)	1000 mW
ESD Susceptibility (Note 4)	TBD
Storage Temperature Range	−65°C to +150°C
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (Plastic)	260°C
Dual-In-Line Package (Ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Operating Ratings

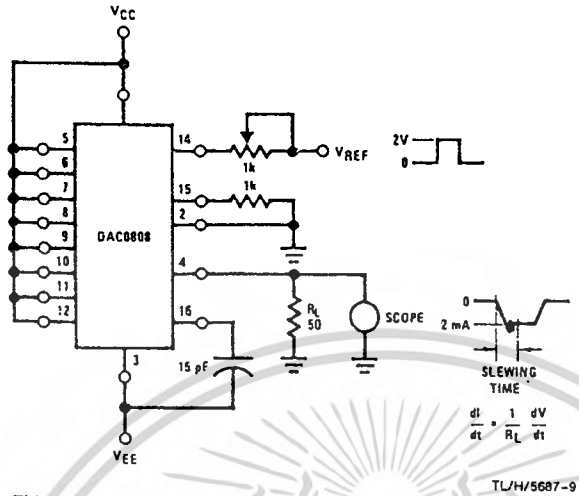
Temperature Range	$T_{MIN} \le T_A \le T_{MAX}$
DAC0808L	$-55°C \le T_A \le +125°C$
DAC0808LC Series	$0 \le T_A \le +75°C$

Electrical Characteristics

(V_{CC} = 5V, V_{EE} = −15 V_{DC}, $V_{REF}/R14$ = 2 mA, DAC0808: T_A = −55°C to +125°C, DAC0808C, DAC0807C, DAC0806C, T_A = 0°C to +75°C, and all digital inputs at high logic level unless otherwise noted.)

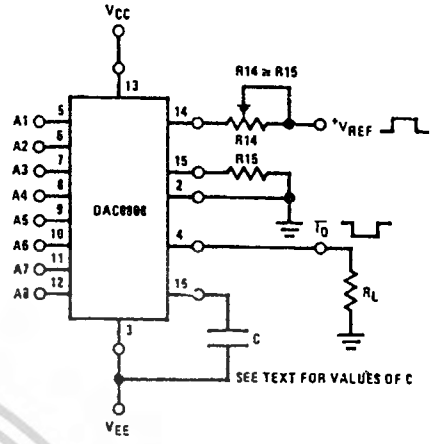
Symbol	Parameter	Conditions	Min	Typ	Max	Units
E_r	Relative Accuracy (Error Relative to Full Scale I_O)	*(Figure 4)*				%
	DAC0808L (LM1508-8), DAC0808LC (LM1408-8)				±0.19	%
	DAC0807LC (LM1408-7), (Note 5)				±0.39	%
	DAC0806LC (LM1408-6), (Note 5)				±0.78	%
	Settling Time to Within ½ LSB (Includes t_{PLH})	T_A = 25°C (Note 6), *(Figure 5)*		150		ns
t_{PLH}, t_{PHL}	Propagation Delay Time	T_A = 25°C, *(Figure 5)*		30	100	ns
TC_{IO}	Output Full Scale Current Drift			±20		ppm/°C
MSB	Digital Input Logic Levels	*(Figure 3)*				
V_{IH}	High Level, Logic "1"		2			V_{DC}
V_{IL}	Low Level, Logic "0"				0.8	V_{DC}
MSB	Digital Input Current	*(Figure 3)*				
	High Level	V_{IH} = 5V		0	0.040	mA
	Low Level	V_{IL} = 0.8V		−0.003	−0.8	mA
I_{15}	Reference Input Bias Current	*(Figure 3)*		−1	−3	μA
	Output Current Range	*(Figure 3)*				
		V_{EE} = −5V	0	2.0	2.1	mA
		V_{EE} = −15V, T_A = 25°C	0	2.0	4.2	mA
I_O	Output Current	V_{REF} = 2.000V, R14 = 1000Ω, *(Figure 3)*	1.9	1.99	2.1	mA
	Output Current, All Bits Low	*(Figure 3)*		0	4	μA
	Output Voltage Compliance (Note 2)	$E_r \le 0.19\%$, T_A = 25°C				
	V_{EE} = −5V, I_{REF} = 1 mA				−0.55, +0.4	V_{DC}
	V_{EE} Below −10V				−5.0, +0.4	V_{DC}

Test Circuits (Continued)



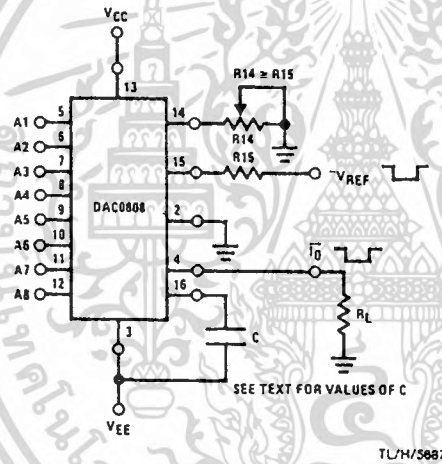
TL/H/5687–9

FIGURE 6. Reference Current Slew Rate Measurement (Note 7)



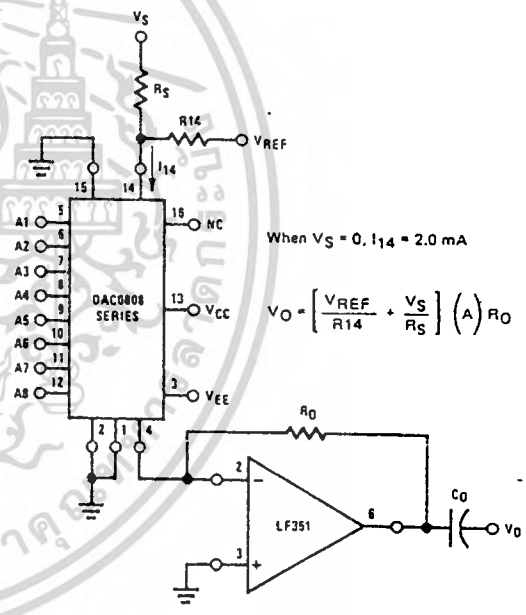
TL/H/5687–10

FIGURE 7. Positive V_{REF} (Note 7)



TL/H/5687–11

FIGURE 8. Negative V_{REF} (Note 7)



TL/H/5687–12

FIGURE 9. Programmable Gain Amplifier or Digital Attenuator Circuit (Note 7)

Application Hints

REFERENCE AMPLIFIER DRIVE AND COMPENSATION

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input currrent, I_{14}, must always flow into pin 14, regardless of the set-up method or reference voltage polarity.

Connections for a positive voltage are shown in *Figure 7*. The reference voltage source supplies the full current I_{14}. For bipolar reference signals, as in the multiplying mode, R15 can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R15 with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increases in R14 to maintain proper phase margin; for R14 values of 1, 2.5 and 5 kΩ, minimum capacitor values are 15, 37 and 75 pF. The capacitor may be tied to either V_{EE} or ground, but using V_{EE} increases negative supply rejection.

Application Hints (Continued)

A negative reference voltage may be used if R14 is grounded and the reference voltage is applied to R15 as shown in *Figure 8*. A high input impedance is the main advantage of this method. Compensation involves a capacitor to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 4V above the V_{EE} supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a DC reference voltage is used, capacitive bypass to ground is recommended. The 5V logic supply is not recommended as a reference voltage. If a well regulated 5V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to 5V through another resistor and bypassing the junction of the 2 resistors with 0.1 μF to ground. For reference voltages greater than 5V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

OUTPUT VOLTAGE RANGE

The voltage on pin 4 is restricted to a range of −0.55 to 0.4V when $V_{EE} = -5V$ due to the current switching methods employed in the DAC0808.

The negative output voltage compliance of the DAC0808 is extended to −5V where the negative supply voltage is more negative than −10V. Using a full-scale current of 1.992 mA and load resistor of 2.5 kΩ between pin 4 and ground will yield a voltage output of 256 levels between 0 and −4.980V. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500Ω do not significantly affect performance, but a 2.5 kΩ load increases worst-case settling time to 1.2 μs (when all bits are switched ON). Refer to the subsequent text section on Settling Time for more details on output loading.

OUTPUT CURRENT RANGE

The output current maximum rating of 4.2 mA may be used only for negative supply voltages more negative than −8V, due to the increased voltage drop across the resistors in the reference current amplifier.

ACCURACY

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current. The relative accuracy of the DAC0808 is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the DAC0808 has a very low full-scale current drift with temperature.

The DAC0808 series is guaranteed accurate to within ±½ LSB at a full-scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2 mA, with the loss of 1 LSB (8 μA) which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in *Figure 4*. The 12-bit converter is calibrated for a full-scale output current of 1.992 mA. This is an optional step since the DAC0808 accuracy is essentially the same between 1.5 and 2.5 mA. Then the DAC0808 circuits' full-scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 15-bit accuracy D-to-A converter. 16-bit accuracy implies a total error of ±½ of one part in 65,536 or ±0.00076%, which is much more accurate than the ±0.019% specification provided by the DAC0808.

MULTIPLYING ACCURACY

The DAC0808 may be used in the multiplying mode with 8-bit accuracy when the reference current is varied over a range of 256:1. If the reference current in the multiplying mode ranges from 16 μA to 4 mA, the additional error contributions are less than 1.6 μA. This is well within 8-bit accuracy when referred to full-scale.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the DAC0808 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a DC reference current is 0.5 to 4 mA.

SETTLING TIME

The worst-case switching condition occurs when all bits are switched ON, which corresponds to a low-to-high transition for all bits. This time is typically 150 ns for settling to within ±½ LSB, for 8-bit accuracy, and 100 ns to ½ LSB for 7 and 6-bit accuracy. The turn OFF is typically under 100 ns. These times apply when $R_L \leq 500\Omega$ and $C_O \leq 25$ pF.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μF supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

National Semiconductor

ADC0808/ADC0809 8-Bit μP Compatible A/D Converters with 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8-single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE® outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

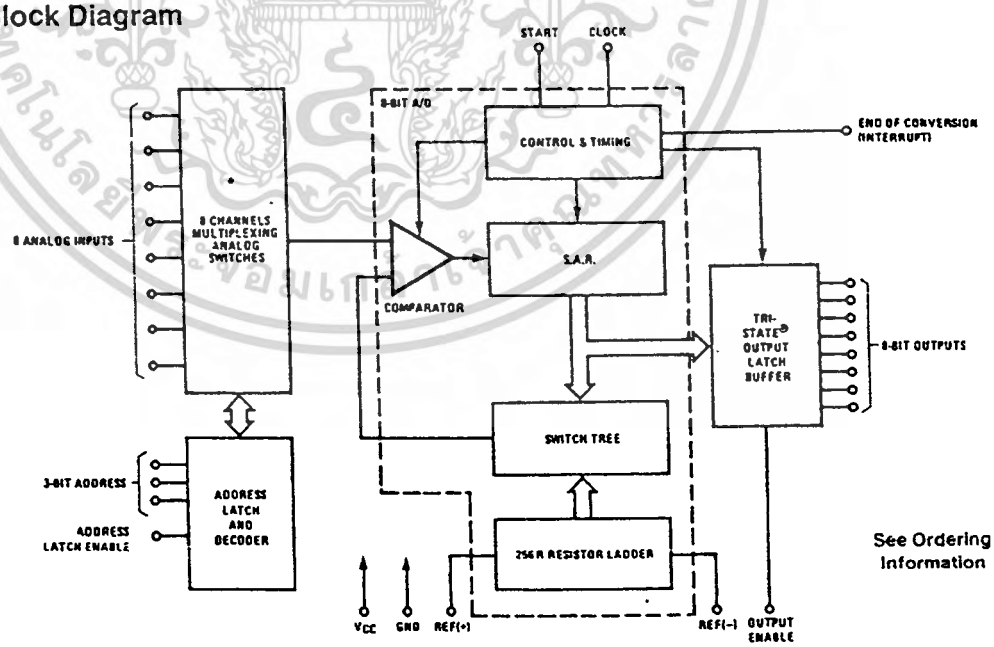
Features

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V_{DC} or analog span adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package
- ADC0808 equivalent to MM74C949
- ADC0809 equivalent to MM74C949-1

Key Specifications

■ Resolution	8 Bits
■ Total Unadjusted Error	±½ LSB and ±1 LSB
■ Single Supply	5 V_{DC}
■ Low Power	15 mW
■ Conversion Time	100 μs

Block Diagram



See Ordering Information

TL/H/5672–1

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage at Any Pin Except Control Inputs	−0.3V to (V_{CC} + 0.3V)
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	−0.3V to +15V
Storage Temperature Range	−65°C to +150°C
Package Dissipation at T_A = 25°C	875 mW
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Molded Chip Carrier Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 11)	400V

Operating Conditions (Notes 1 & 2)

Temperature Range (Note 1)	$T_{MIN} \le T_A \le T_{MAX}$
ADC0808CJ	−55°C ≤ T_A ≤ +125°C
ADC0808CCJ, ADC0808CCN, ADC0809CCN	−40°C ≤ T_A ≤ +85°C
ADC0808CCV, ADC0809CCV	−40°C ≤ T_A ≤ +85°C
Range of V_{CC} (Note 1)	4.5 V_{DC} to 6.0 V_{DC}

Electrical Characteristics

Converter Specifications: V_{CC} = 5 V_{DC} = V_{REF+}, $V_{REF(-)}$ = GND, $T_{MIN} \le T_A \le T_{MAX}$ and f_{CLK} = 640 kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808 Total Unadjusted Error (Note 5)	25°C			±½	LSB
		T_{MIN} to T_{MAX}			±¾	LSB
	ADC0809 Total Unadjusted Error (Note 5)	0°C to 70°C			±1	LSB
		T_{MIN} to T_{MAX}			±1¼	LSB
	Input Resistance	From Ref(+) to Ref(−)	1.0	2.5		kΩ
	Analog Input Voltage Range	(Note 4) V(+) or V(−)	GND−0.10		V_{CC}+0.10	V_{DC}
$V_{REF(+)}$	Voltage, Top of Ladder	Measured at Ref(+)		V_{CC}	V_{CC}+0.1	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$	Voltage, Center of Ladder		V_{CC}/2-0.1	V_{CC}/2	V_{CC}/2+0.1	V
$V_{REF(-)}$	Voltage, Bottom of Ladder	Measured at Ref(−)	−0.1	0		V
I_{IN}	Comparator Input Current	f_c = 640 kHz, (Note 6)	−2	±0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CJ 4.5V ≤ V_{CC} ≤ 5.5V, −55°C ≤ T_A ≤ +125°C unless otherwise noted ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, 4.75 ≤ V_{CC} ≤ 5.25V, −40°C ≤ T_A ≤ +85°C unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER						
$I_{OFF(+)}$	OFF Channel Leakage Current	V_{CC} = 5V, V_{IN} = 5V, T_A = 25°C		10	200	nA
		T_{MIN} to T_{MAX}			1.0	μA
$I_{OFF(-)}$	OFF Channel Leakage Current	V_{CC} = 5V, V_{IN} = 0, T_A = 25°C	−200	−10		nA
		T_{MIN} to T_{MAX}	−1.0			μA

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CJ $4.5V \le V_{CC} \le 5.5V$, $-55°C \le T_A \le +125°C$ unless otherwise noted ADC0808CCJ, ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV, $4.75 \le V_{CC} \le 5.25V$, $-40°C \le T_A \le +85°C$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CONTROL INPUTS						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC}-1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN}=15V$			1.0	μA
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN}=0$	−1.0			μA
I_{CC}	Supply Current	$f_{CLK}=640$ kHz		0.3	3.0	mA
DATA OUTPUTS AND EOC (INTERRUPT)						
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O=-360$ μA	$V_{CC}-0.4$			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O=1.6$ mA			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O=1.2$ mA			0.45	V
I_{OUT}	TRI-STATE Output Current	$V_O=5V$ $V_O=0$	 −3		3	μA μA

Electrical Characteristics

Timing Specifications $V_{CC}=V_{REF(+)}=5V$, $V_{REF(-)}=GND$, $t_r=t_f=20$ ns and $T_A=25°C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	*(Figure 5)*		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	*(Figure 5)*		100	200	ns
t_S	Minimum Address Set-Up Time	*(Figure 5)*		25	50	ns
t_H	Minimum Address Hold Time	*(Figure 5)*		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_S=0\Omega$ *(Figure 5)*		1	2.5	μS
t_{H1}, t_{H0}	OE Control to Q Logic State	$C_L=50$ pF, $R_L=10$k *(Figure 8)*		125	250	ns
t_{1H}, t_{0H}	OE Control to Hi-Z	$C_L=10$ pF, $R_L=10$k *(Figure 8)*		125	250	ns
t_C	Conversion Time	$f_C=640$ kHz, *(Figure 5)* (Note 7)	90	100	116	μS
f_C	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	*(Figure 5)*	0		8+2 μS	Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE Output Capacitance	At TRI-STATE Outputs, (Note 12)		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of 7 V_{DC}.

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute $0V_{DC}$ to $5V_{DC}$ input voltage range will therefore require a minimum supply voltage of 4.900 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See *Figure 3*. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See *Figure 13*.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence *(Figure 6)*. See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF discharged through a 1.5 kΩ resistor.

Functional Description

Multiplexer. The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table I shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE I

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

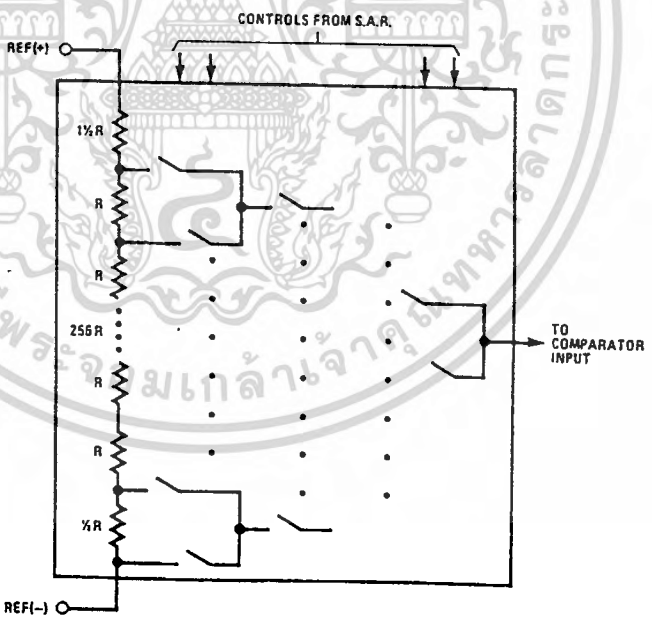
The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach *(Figure 1)* was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in *Figure 1* are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached + ½ LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. *Figure 2* shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.



TL/H/5672–2

FIGURE 1. Resistor Ladder and Switch Tree

Functional Description (Continued)

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed throught a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

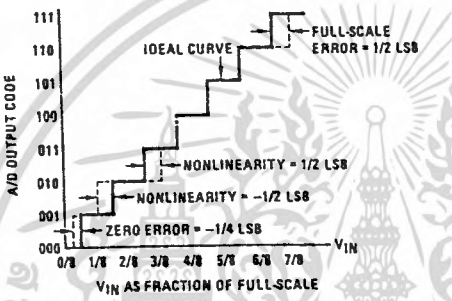


FIGURE 2. 3-Bit A/D Transfer Curve

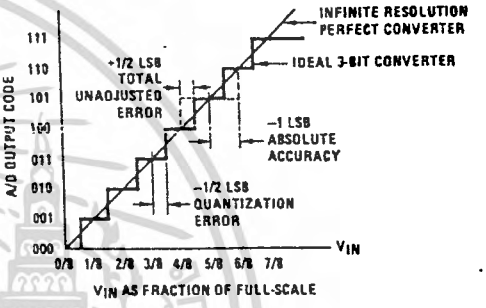
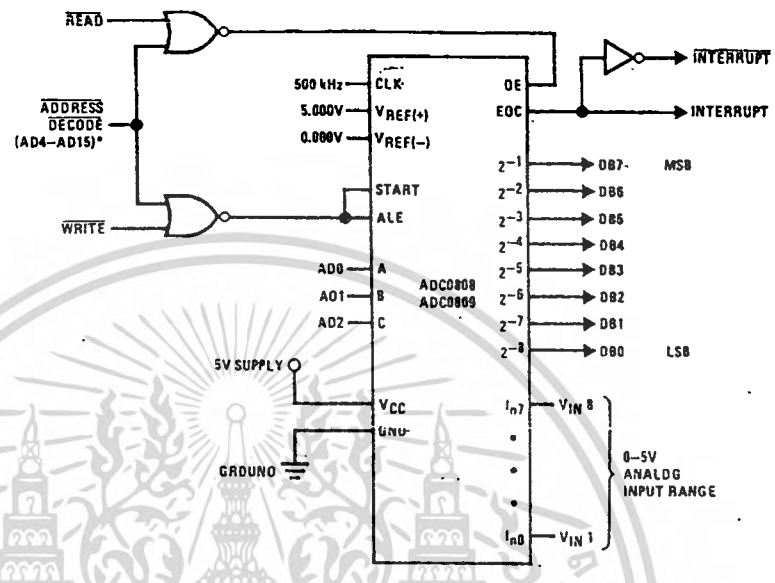


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

TL/H/5672–3

FIGURE 4. Typical Error Curve

Typical Application



TL/H/5672–10

*Address latches needed for 8085 and SC/MP interfacing the ADC0808 to a microprocessor

MICROPROCESSOR INTERFACE TABLE

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	RD	WR	INTR (Thru RST Circuit)
Z-80	RD	WR	INT (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	VMA•ϕ2•R/W	VMA•ϕ•R/W	IRQA or IRQB (Thru PIA)

Ordering Information

TEMPERATURE RANGE		−40°C to +85°C			−55°C to +125°C
Error	±½ LSB Unadjusted	ADC0808CCN	ADC0808CCV	ADC0808CCJ	ADC0808CJ
	±1 LSB Unadjusted	ADC0809CCN	ADC0809CCV		
Package Outline		N28A Molded DIP	V28A Molded Chip Carrier	J28A Ceramic DIP	J28A Ceramic DIP