วีดีโอเอฟเฟค

VIDEO EFFECT

โดย

นาย กฤษฎา ดีทองอ่อน

นาย สงคราม ทองอนันต์

วัน เดือน ปี 1 ต.ค. 2541
เลขทะเบียน 038362
เลขเรียกหนังสือ T 3438 ก2ฑ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตร์บัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038362

VIDEO EFFECT

Mr. KISSADA DETHONGOON

Mr. SONGKRAM THONGANAN

Project Report Submitted in Partial Fulfillment of the Requirements

For the Bachelors degree

Department of Industrial Technology

Faculty of Engineering

King Mongkuts Institute of Technology Ladkrablang

1996

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ วีดีโอเอฟเฟค

VIDEO EFFECT

โดย นาย กฤษฎา ดีทองอ่อน

นาย สงคราม ทองอนันต์

อาจารย์ที่ปรึกษา ผู้ช่วยศาสตราจารย์ วิชัย สุรพัฒน์

บทคัดย่อ

เครื่องทดลองวีดีโอเอฟเฟคที่สร้างขึ้นนี้สามารถนำไปใช้ทดสอบคุณภาพของสัญญาณภาพและสัญญาณเสียงจากเครื่องเล่นวีดีโอหรือจากกล้องถ่ายวีดีโอให้มีคุณภาพดีขึ้น ในบางครั้งสัญญาณภาพและเสียงที่ได้จากเครื่องเล่นวีดีโอหรือ กล้องถ่ายวีดีโอมีคุณภาพที่ไม่ดี และนี้คือจุดมุ่งหมายของปริญญานิพนธ์ฉบับนี้จึงได้ทำเครื่องทดลองวีดีโอเอฟเฟคเพื่อทดลองการปรับปรุงสัญญาณภาพและลดสัญญาณรบกวนในสัญญาณเสียง

ABSTRACT

Video Effect Test Equipment of the thesis use to improved video and audio signal from video player or camcorders . Sometimes the video and audio signal output does not qualify to standard specification .The aim of project to make video effect test equipment to improved video signal and reducer noise signal .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ วีดีโอเอฟเฟค

VIDEO EFFECT

โดย นาย กฤษฎา ดีทองอ่อน

นาย สงคราม ทองอนันต์

อาจารย์ที่ปรึกษา ผู้ช่วยศาสตราจารย์ วิชัย สุรพัฒน์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตร์บัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....อาจารย์ที่ปรึกษา

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

..... กรรมการ

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report VIDEO EFFECT

By Mr. KISSADA DETHONGOON

Mr. SONGKRAM THONGANAN

Department of Industrial Technology

Advisor Mr. VICHAI SURAPAT

Accepted by the Faculty of Engineering, King Mongkuts Institute of Technology , Ladkrabang in partial fulfillment of the requirements for the Bachelors degree.

Project Peport Committee

..... Chairman

(.....)

..... Comimittee

(.....)

..... Comimittee

(.....)

..... Comimittee

(.....)

..... Comimittee

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จลุล่วงลงมาได้ด้วยความร่วมมือและความตั้งใจในการทำงานของเพื่อนร่วมงานในกลุ่ม Project ทั้งได้รับคำแนะนำจากอาจารย์ที่ปรึกษา ทางด้านเทคนิคต่างๆและนอกจากนี้ยังได้รับการช่วยเหลือในการถ่ายภาพของผลการทดลองจากนายสุทธิ สูงเนิน และเพื่อนๆทุกคนที่คอยช่วยเหลือและให้คำแนะนำต่างๆ คณะผู้จัดทำขอกล่าวขอบคุณไว้ ณ. โอกาสนี้

นาย กฤษฎา ดีทองอ่อน

นาย สงคราม ทองอนันต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี	3
2.1 โครงสร้างสัญญาณภาพ	3
2.2 สัญญาณเสียง	13
2.3 สัญญาณรบกวน	25
2.4 การส่งสัญญาณโทรทัศน์	30
บทที่ 3 โครงสร้างและผลการทดลอง	38
บทที่ 4 สรุปและวิจารณ์พร้อมข้อเสนอแนะ	62
บรรณานุกรม	63
ภาพผนวก	
ก. รูปวงจรและบล็อกไดอะแกรมรวม	
ข. DATA SHEET	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันเครื่องใช้ไฟฟ้าและอุปกรณ์อิเล็กทรอนิคส์ได้มีการพัฒนาเทคโนโลยีให้เจริญก้าวหน้ามากยิ่งขึ้น อุปกรณ์ต่างๆได้ถูกออกแบบให้มีประสิทธิภาพในการทำงานสูงยิ่งขึ้นเช่นโทรทัศน์ วิทยุและอื่นๆอีกมากมาย สิ่งที่อุปกรณ์อิเล็กทรอนิคส์ต้องการให้ลดน้อยลงคือการจางหายของสัญญาณและสัญญาณรบกวน และในที่นี้ขอเสนอคือ video effect test

ในโครงงานนี้เสนอชุดทดลองที่จะสามารถปรับปรุงคุณภาพของสัญญาณภาพ และปรับปรุงสัญญาณเสียงโดยการลดสัญญาณรบกวนที่เข้ามาโดยส่วนของสัญญาณภาพจะประกอบไปด้วยภาคการทำงานทั้งหมด 5 ภาค คือ simple fader, improved video fader , video enhancer ,horizontal-vertical wiper และในทางการทำงานของสัญญาณเสียงมี 2ภาคคือ four channel audio mixer, audio dynamic noise limitter

วัตถุประสงค์

นำการศึกษาวิจัยการปรับปรุงสัญญาณภาพและสัญญาณเสียง และทำการสร้างเครื่อง video effect test ไว้ใช้ในการทดลองตามทฤษฎีของภาพและเสียงซึ่งสามารถประยุกต์นำไปใช้งานได้จริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประโยชน์ที่คาดว่าจะได้รับ

ชุดการทดลองนี้สามารถที่ช่วยยกระดับสัญญาณให้มีความคมชัดมากยิ่งขึ้น จากเดิมของกล้อง วีดีโอ โดยปกติแล้วต้องมีการพัฒนาในรายละเอียดของภาพให้มีความคมชัดมากยิ่งขึ้นแต่ก็มีขีดจำกัดคือ ถ้ามีการปรับปรุงให้มีความคมชัดมากขึ้นก็จะมีสัญญาณรบกวนอันเนื่องมาจากหัวบันทึกเทปและอุปกรณ์ต่างๆภายใน

การต่อชุดทดลองนี้สามารถเพิ่มความคมชัดของสัญญาณภาพให้มากขึ้นและยังสามารถลดสัญญาณรบกวนในสัญญาณเสียง ซึ่งทำให้เสียงมีความชัดเจนขึ้น

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎี

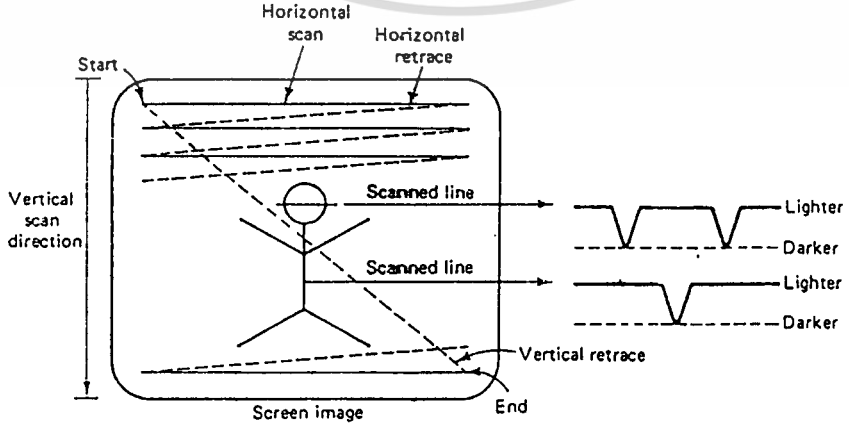
2.1 โครงสร้างสัญญาณภาพ

2.1.1 การสแกน (Scanning)

หน้าที่ของการสแกนก็เพื่อที่จะเลือกพิคเจอร์อีเลเมนท์ ของภาพที่ชัดเจนบนฉากเรียงตามลำดับเพื่อทำการส่งและสร้างขึ้นใหม่ทางด้านรับให้ตรงกับด้านส่งและการสแกนหมายถึงจำนวนเส้นการสแกนต่อหนึ่งภาพและจำนวนภาพที่ส่งออกไปต่อวินาทีถ้าส่งจำนวนภาพต่อวินาทีมากเท่าไร่การกระพริบของภาพจะลดลงเท่านั้นการสแกนที่ใช้ในเครื่องรับโทรทัศน์ถ้ามีการเรียงภาพเกิน 16 ภาพสายตาจะเห็นเป็นภาพต่อเนื่องและถ้าภาพเพิ่มขึ้นเป็น 24 ภาพต่อวินาทีก็ยังมีการกระพริบเพราะการสแกนเริ่มจากบนมาล่างและเมื่อเส้นสแกนลงมาถึงขอบด้านล่างด้านบนจะรู้สึกว่ามืดลงมากกว่าด้านล่าง เวลามีการสบัดกลับไปด้านบนด้านล่างจะเป็นเช่นเดียวกันซึ่งมีการแบ่งการสแกนออกเป็น 2 แบบคือ

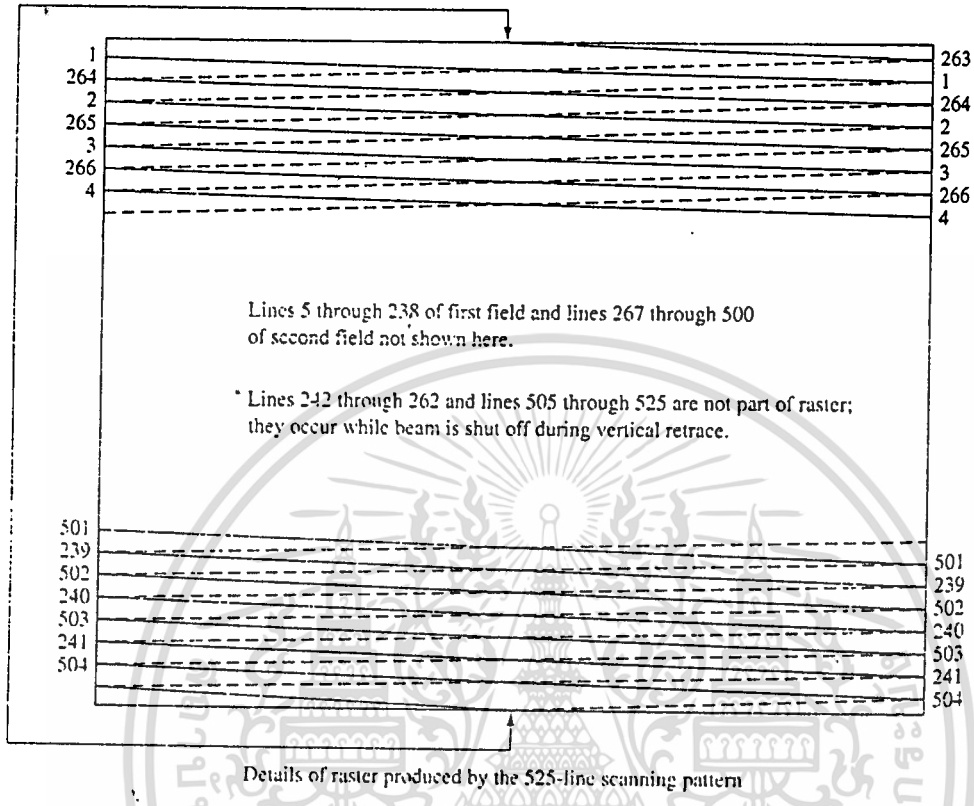
1. แบบโปรเกรสซีพ (progressive scanning) จะเป็นการสแกนที่ไม่มีความนิยมใช้เพราะจะใช้แบนด์วิดท์กว้างและจะเกิดการกระพริบวิธีการสแกนจะสแกนที่ฟิลด์คี่และคู่สลับกันไป

2. แบบอินเตอร์เลซด์ (interlaced scanning) จะเป็นการสแกนที่แก้การกระพริบของภาพและสามารถเพิ่มจำนวนภาพต่อวินาทีโดยใช้แบนด์วิดท์เท่าเดิมโดยจะมีการสแกนภาพ 2 ครั้งหรือ 2 เฟรมโดยมีการสแกนฟิลด์คี่จนหมดก่อนแต่ก็มีข้อเสียคือมักจะเกิด ไลน์ แพริ่งซึ่งทำให้ความชัดเจนลดลงไปและการสร้างซิ้งค์ลำบากยุ่งยากมาก



รูปที่ 1 แสดงการสแกน,การสบัดกลับและแสดงสัญญาณ Lighter , Derker

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2 แสดงการสแกนแบบ Interlaced

เวลาที่ใช้ในการรีเทรซทั้งทางด้านแนวตั้งและแนวนอนจะใช้เวลาสั้นประมาณ10-16 เปอร์เซ็นต์ของเวลาทั้งหมดในระบบเอฟซีซี ใช้เวลาในการสแกนทางแนวนอน 63.5 μs ดังนั้นเวลารีเทรซจึงเท่ากับ 6.35 μs ส่วนระบบซีซีไออาร์ ใช้เวลาในการสแกนเท่ากับ 64 μs ดังนั้นเวลาในการรีเทรซได้ประมาณ 6.4 μs ทางด้านความถี่แนวตั้งใช้เวลารีเทรซไม่เกิน 5-8 เปอร์เซ็นต์

ตามมาตรฐานของ FCC จะมีเส้นในการสแกน 525 ต่อ 1ภาพและใช้เวลา 30 ภาพต่อวินาทีนั้นคือใน 1 ฟิลด์จะมีเส้นสแกน 262.5 เส้น ความถี่ที่ใช้หักเหลำอิเล็กตรอนในแนวนอนจะมีค่าเท่ากับจำนวนเส้นภาพคูณกับจำนวนภาพในแต่ละเฟรมดังนั้นจึงเท่ากับ 525 x30 = 15,625 Hz ส่วนความถี่การหักเหทางแนวตั้งใน 1 ฟิลด์ใช้เวลา 1/60 วินาที ดังนั้นความถี่จึงเท่ากับ 60 Hz

ตามมาตรฐานของ CCIR จะมีเส้นในการสแกน 625 เส้นต่อ 1 ภาพและใช้เวลา 25 ภาพต่อวินาทีนั้นคือใน 1 ฟิลด์จะมีเส้นสแกน 312.5 เส้น ความถี่ที่ใช้หักเหลำอิเล็กตรอนในแนวนอนจะมีค่าเท่ากับจำนวนเส้นภาพคูณกับจำนวนภาพในแต่ละเฟรม ดังนั้นความถี่เท่ากับ 625 x25 =15625 Hz และความถี่หักเหทางด้านแนวตั้งเท่ากับ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 การหักเหลำแสงอิเล็กตรอน (Electron beam deflection)

เส้นสแกนที่เห็นบนจอเครื่องรับโทรทัศน์ ซึ่งเรียกว่า รัสเตอร์ ภาคแสดงผลของสัญญาณคือหลอดภาพซึ่งโครงสร้างของหลอดภาพเบื้องต้นอาศัยการยิงลำอิเล็กตรอนโดยมีไฟแรงสูงเป็นตัวคอยดึงให้ลำอิเล็กตรอนวิ่งเข้าชนสารเรืองแสงที่หน้าจอ กรณีเช่นนี้จะทำให้เกิดแสงเพียงจุดเดียวกลางจอต่อไปจะทำให้ได้เส้นภาพโดยการเบี่ยงเบนหรือการหักเหลำอิเล็กตรอนให้เกิดการสแกน จากหลักการของสนามไฟฟ้ากับเรื่องของสนามแม่เหล็กที่มีความแตกต่างกันเป็นตัวบังคับลำอิเล็กตรอนสแกนแนวตั้งและแนวนอน ซึ่งวิธีการทำให้ลำอิเล็กตรอนหักเหกระทำได้ 2 วิธี

1. สเตติก ดีเฟลคชั่น (Static deflection) วิธีนี้ใช้แรงดันแบบฟันเลื่อยป้อนเข้าไปยังแผ่นหักเหซึ่งต่ออยู่ในหลอดภาพทำให้เกิดขั้วบวกและขั้วลบบนแผ่นสเตติกซึ่งจะเป็นตัวกำหนดการสแกนทางด้านแนวตั้งและทางด้านแนวนอน

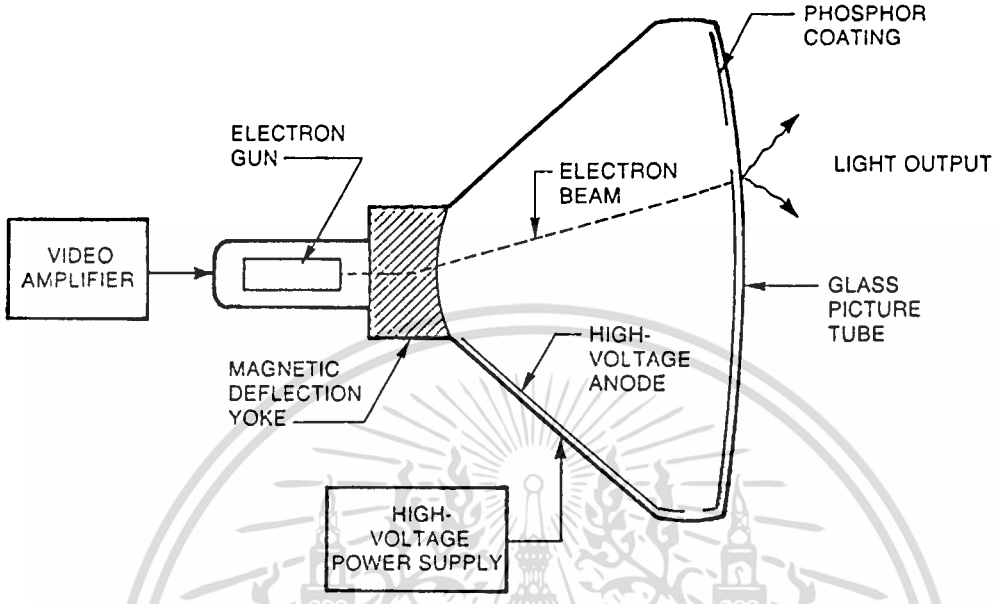
2. แมกเนติค ดีเฟลคชั่น (Magnetic deflection) วิธีนี้ใช้กระแสแบบฟันเลื่อยป้อนเข้าไปยังขดลวดหักเหซึ่งต่ออยู่ในหลอดภาพทำให้เกิดขั้วเหนือและขั้วใต้ที่ขดลวดหักเห ซึ่งจะเป็นตัวกำหนดการสแกนทางด้านแนวตั้งและแนวนอน

ในปัจจุบันประเทศไทยใช้ระบบ ซีซีไออาร์ ซึ่งใช้กระแสที่มีความถี่ทางแนวนอน 15625 เฮิทซ์ และความถี่ทางด้านแนวตั้ง 50 เฮิทซ์ ในสมัยนี้หลอดถ่ายภาพในกล้องโทรทัศน์และหลอดจอเครื่องรับโทรทัศน์จะใช้การหักเหแบบแมกเนติค ดีเฟลคชั่นแทบทั้งนั้น สำหรับมุมหักเหของลำอิเล็กตรอนในจอโทรทัศน์ที่มีมุมหักเหกว้างกว่าจะมีความยาวของหลอดสั้นกว่า แต่จำเป็นต้องใช้ความเข้มของสนามแม่เหล็กมากกว่า

การที่ใช้รูปฟันเลื่อยช่วยในการสแกนแทนรูปคลื่นไซน์เพราะการเปลี่ยนแปลงตามความความสูงของรูปไซน์ตามเวลาไม่เป็นเส้นตรง ส่วนโค้งแต่ละส่วนขึ้นอยู่กับมุมซึ่งจะทำให้จุดสแกนแต่ละจุดที่ผ่านภาพมีความเร็วเปลี่ยนไปไม่เสมอกัน เป็นสาเหตุที่ทำให้ภาพที่ได้ออกมาไม่ตรงกับภาพที่ส่งมา

ส่วนรูปคลื่นฟันเลื่อยจะเปลี่ยนแปลงเป็นเส้นตรงตามเวลาที่เปลี่ยนไปและกลับมายังที่แกนX อย่างรวดเร็ว ซึ่งเป็นเช่นนี้ซ้ำตัวเองไปเรื่อยๆ ลักษณะรูปคลื่นกระแสแนวนอนและแนวตั้งให้กับโยกของกล้องนี้จะทำให้การสแกนของลำอิเล็กตรอนเคลื่อนที่ด้วยความเร็วคงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3 แสดงการยิงลำอิเล็กตรอนในจอภาพ

การหักเหยังสามารถแบ่งออกเป็นการหักเหในแนวตั้งและการหักเหในแนวนอนดังนี้

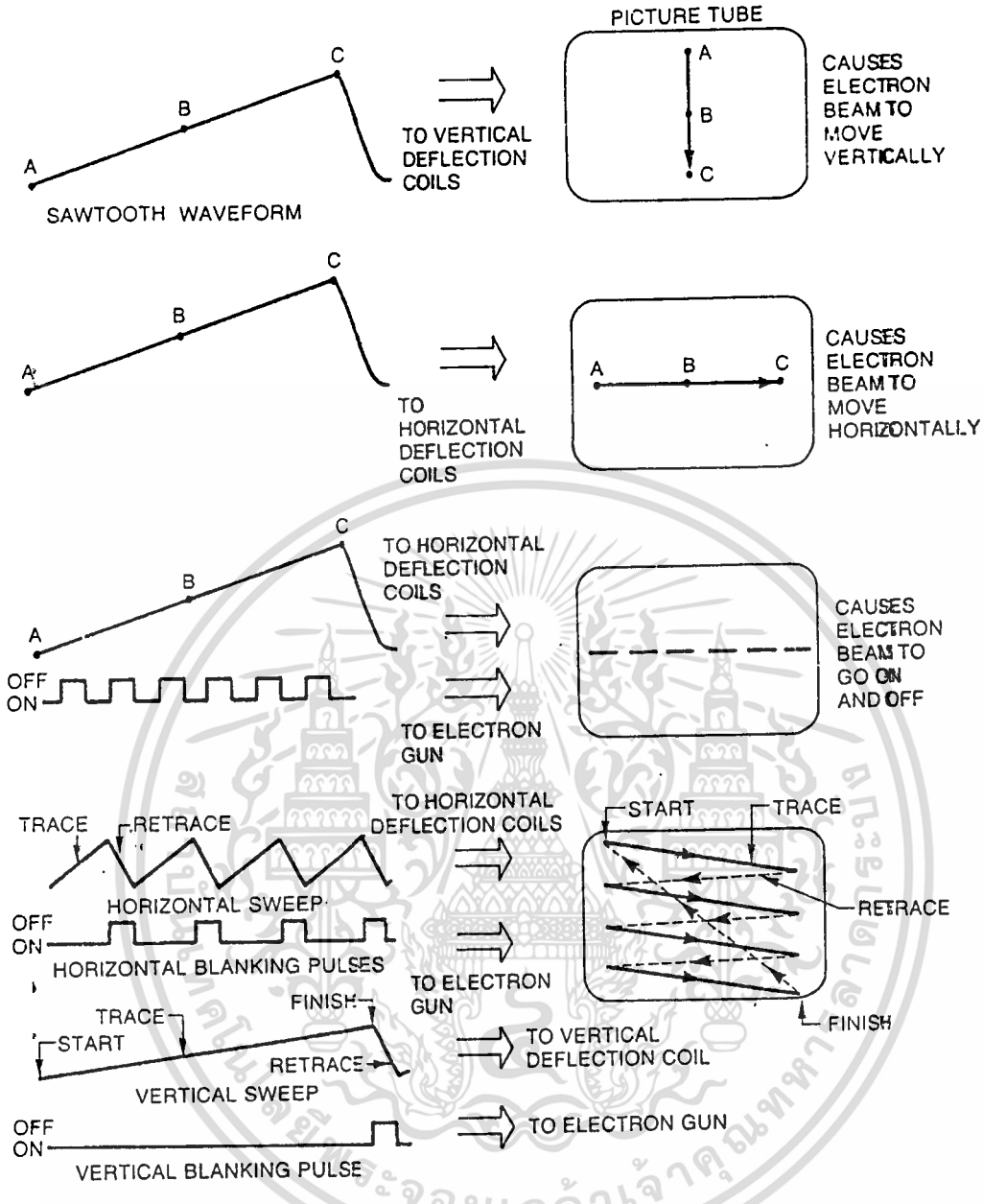
การหักเหในแนวตั้ง

จะประกอบไปด้วยวงจรออซซิเลเตอร์ทางแนวตั้ง วงจรเอาท์พุททางแนวตั้ง และขดลวดของการหักเหทางแนวตั้ง กระแสรูปฟันเลื่อยที่ไหลผ่านขดลวดนี้มีความถี่ 60 Hz ตรงกันกับความถี่ที่ใช้งานในโทรทัศน์ตลอดเวลา

การหักเหในแนวนอน

จะมีวงจรที่จ่ายกระแสรูปฟันเลื่อยที่มีความถี่ 15,750 Hz ให้กับขดลวดการหักเหทางแนวนอนเพื่อคอยบังคับการหักเหของลำอีเล็กตรอนในแนวนอน ความถี่นี้จะต้องตรงกันกับความถี่ที่ใช้ทางความถี่โทรทัศน์เช่นเดียวกันส่วนประกอบที่สำคัญก็คือ วงจรออซซิเลเตอร์ทางแนวนอน ซึ่งโดยปกติจะมีวงจรเอเอฟซี อยู่ด้วยวงจรนี้จะคอยเปรียบเทียบเฟสของสัญญาณซิงค์ทางแนวนอนและสัญญาณของ ออซซิเลเตอร์ทางแนวนอนเพื่อทำให้เกิด คอนโทรนโวลเตจสำหรับนำไปใช้งาน นอกจากนี้ยังมีวงจรเอาท์พุททางแนวนอนที่จะจ่ายกระแสรูปฟันเลื่อยให้ขดลวดหักเหทางแนวนอนและจ่ายกำลังไฟฟ้าแรงสูงให้กับแอโนดของหลอดภาพส่วนประกอบอีกอย่างหนึ่งคือวงจรหลอดแดมเพอร์ซึ่งมีไว้เพื่อแก้ไขข้อบกพร่องต่างๆในวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 แสดงรูปคลื่นต่างๆที่ใช้ในการสแกน

2.1.8 สัญญาณซิงค์โครไนซ์ (Synchronizing signal)

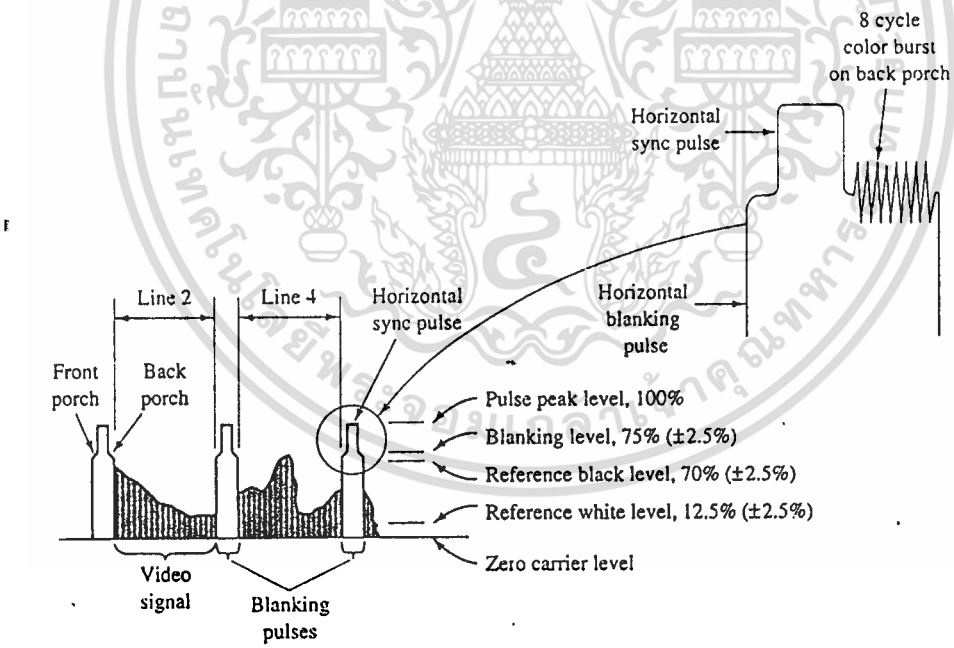
สัญญาณซิงค์โครไนซ์มีความสำคัญมากในการส่งโทรทัศน์สัญญาณนี้จะช่วยในการสแกนเป็นไปอย่างถูกต้องทั้งด้านแนวตั้งและแนวนอนและยังช่วยให้สัญญาณภาพทางด้านรับและด้านส่งทำงานที่ความถี่และเฟสเดียวกันซึ่งสัญญาณซิงค์จะสามารถแบ่งออกได้เป็น 2 แบบคือ

1. ซิงค์ทางด้านแนวตั้ง (Vertical Sync)
2. ซิงค์ทางด้านแนวนอน(Horizontal Sync)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

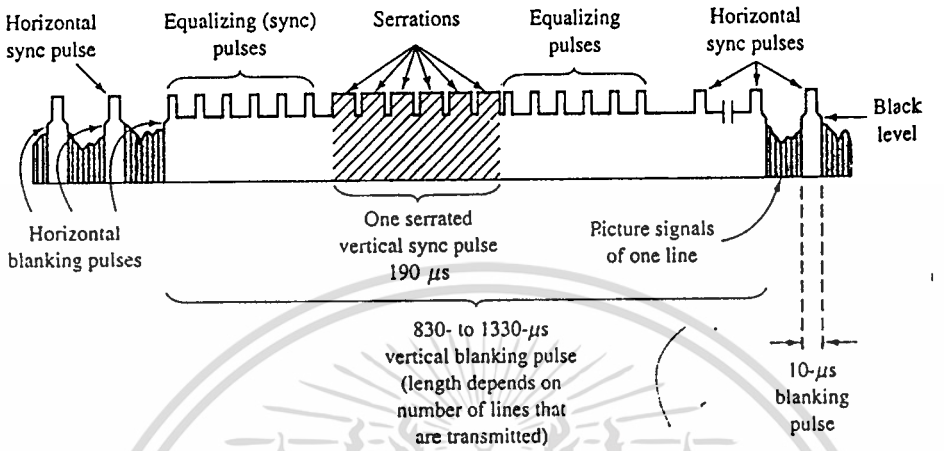
1. ซิงค์ทางด้านแนวตั้ง(Vertical Sync) จะเป็นสัญญาณที่มีความถี่ 50 HzในระบบCCIRหรือ 60 Hzในระบบ FCC การแบ่งซิงค์ทางแนวตั้งมีช่วงห่างกัน 20 มิลลิวินาทีที่ความถี่ 50 Hz ลักษณะของซิงค์ประกอบประกอบไปด้วยพัลย์กว้าง 27.3 ไมโครวินาทีจำนวน 5 พัลซ์มีไว้เพื่อให้วงจรอินติเกรเตอร์ทางเครื่องรับสร้างพัลซ์สำหรับกระตุ้นไปควบคุมออสซิลเลเตอร์ทางแนวตั้งอีกทีหนึ่ง

2. ซิงค์ทางแนวนอน(Horizontal Sync) จะเป็นสัญญาณที่มีความถี่ 15625 Hz ในระบบCCIR หรือ 15750 Hzในระบบ FCC ซิงค์ทางด้านแนวนอนลักษณะเป็นพัลซ์กว้าง 4.7 ไมโครวินาทีมีช่วงห่างกัน 64 ไมโครวินาทีช่วงระหว่างพัลซ์นี้ปกติจะเป็นส่วนที่บรรจุสัญญาณลายละเอียดต่างๆ ถ้าขาดซิงค์ทางด้านแนวนอนนี้จะทำให้เกิดภาพล้ม



รูปที่ 5 แสดงสัญญาณซิงค์พัลซ์ทางด้านแนวนอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6 แสดงสัญญาณซิงค์พัลซ์ทางแนวตั้ง

การกำเนิดสัญญาณซิงค์

ความถี่คริสตอล 31250 Hz จะผลิตสัญญาณอีควัลไลซิ่งพัลซ์ สัญญาณซิงค์แนวนอน ซิงค์แนวตั้งและสัญญาณแบล้งค์กิ้งพัลซ์ โดยใช้วงจรหารที่มีความแน่นอน อาจจะใช้ความควบคุมด้วย 50 Hz จากแหล่งจ่ายไฟและ 50 Hz ผ่านวงจร AFC ซึ่งควบคุมด้วยวงจรเฟสดีเทคเตอร์ จากการหาร 31250 ด้วย 625 จะทำให้วงจรมาสเตอร์ออซซิเลเตอร์จากความถี่ 31250 Hz จากภายนอกก็ได้ ซิงค์พัลซ์ทางแนวตั้งได้จากการหาร 31250 ด้วย 625 นำไปป้อนให้กับวงจรเชฟเปอร์ จะได้ซิงค์พัลซ์ทางแนวตั้งความถี่ 50 Hzและความถี่นี้ส่วนหนึ่งนำไปผ่านวงจรทำสัญญาณแบล้งกิ้ง เพื่อส่งไปวงจรแบล้งค์กิ้งมิกเซอร์ สำหรับซิงค์พัลซ์ทางแนวนอน ทำได้จากการหารความถี่ 31250 Hzด้วย 2 จะได้ความถี่ 15625 Hzส่งไปยังวงจรเชพเปอร์ เพื่อทำซิงค์พัลซ์ทางแนวนอน สัญญาณนี้ส่วนหนึ่งจะนำไปผ่านวงจรเชพเปอร์เพื่อส่งไปยังวงจรแบล้งกิ้งมิคเซอร์ และอีกส่วนหนึ่งนำไปป้อนให้วงจรกำเนิดสัญญาณซิงค์ที่วงจรนี้มีสัญญาณ 50 Hzมาป้อนด้วย สัญญาณขาออกจะเป็นสัญญาณมิกเซอร์ส่งไปผ่านวงจรซิงค์พัลซ์ที่ภาคซิงค์พัลซ์เชฟเปอร์ยังประกอบไปด้วยสัญญาณเซอเรทเตดพัลซ์ซึ่งพัลซ์ชนิดนี้จะใส่ไว้ในช่วงสัญญาณซิงค์พัลซ์ทางด้านแนวตั้ง เพื่อป้องกันไม่ให้ออสซิลเลเตอร์ทางแนวนอนของเครื่องรับขาดการควบคุมถ้าไม่มีเซอเรทเตดพัลซ์จะทำให้ภาพส่วนบนโย้ไปมาได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

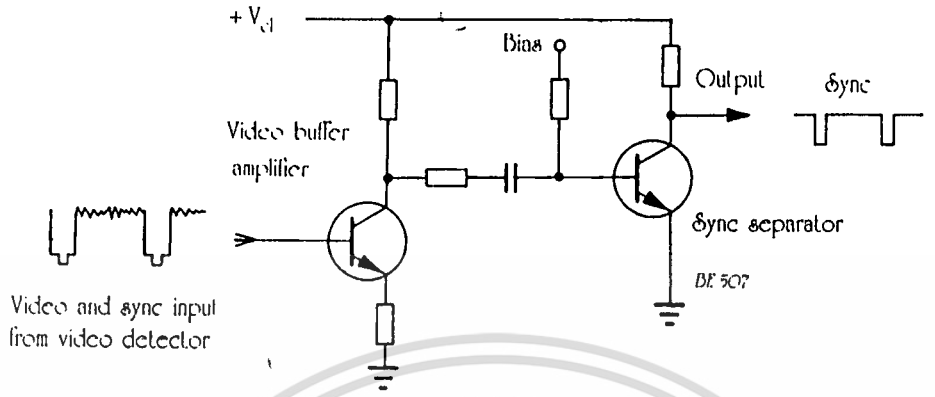
วงจรแยกสัญญาณซิงค์ (Sync Separator)

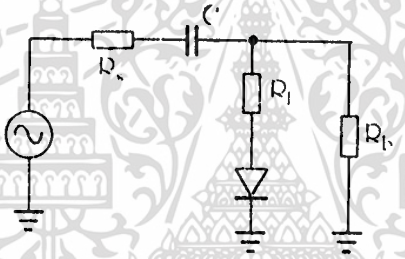
ในการส่งสัญญาณโทรทัศน์ที่มีความยุ่งยากคือจะต้องมีการอ้างอิงเวลาและความถี่ระหว่างทางด้านส่งและด้านรับเพื่อให้เกิดความสอดคล้องกัน อย่างเช่นในระบบสเตอริโอมัลติเพล็กซ์ เราจะต้องทำให้ระบบสวิตย์ซึ่งมีการตัดต่อถูกต้องตรงกันกับเครื่องส่งจึงจะมีสัญญาณออกมาได้หากไม่สอดคล้องกันระหว่างเครื่องส่งและเครื่องรับสิ่งที่เกิดขึ้นคือการผิดเพี้ยนในส่วนของเครื่องรับโทรทัศน์ก็เช่นเดียวกันไม่ใช่ว่าจะรับสัญญาณเป็นภาพอย่างเดียว แต่นั้นหมายความว่าภาพที่ส่งมาในของการสแกนจะต้องไม่ผิดพลาดมิฉนั้นภาพที่เกิดขึ้นอาจจะบิดเบี้ยว โย้ล้ม หรือพับและทำให้สีที่เข้ามาจะไม่สัมพันธ์กับทางด้านส่งการควบคุมเพื่อให้เครื่องรับและเครื่องส่งทำงานสัมพันธ์กัน จะสามารถตรวจสอบการทำงานของระบบสแกนในเครื่องรับโดยปกติเครื่องรับสามารถที่จะสร้างสัญญาณเพื่อการสแกนภาพได้ด้วยวงจรภายในของเครื่องรับเองอยู่แล้วแต่การสแกนจะตรงกับเครื่องส่งที่ส่งสัญญาณมาหรือไม่เท่านั้น เนื่องจากวงจรของเครื่องส่งและเครื่องรับนี้มีออซซิลเลเตอร์ที่ทำงานโดยอิสระ สำหรับส่งกระแสรูปฟันเลื่อย ให้กับวงจรการหักเหทางแนวนอน และวงจรการหักเหทางแนวตั้งอยู่แล้วจึงจำเป็นต้องอาศัยสัญญาณซิงค์มาช่วยเหลือ ทำให้ความถี่ของออซซิลเลเตอร์ เหล่านี้เท่ากันสัญญาณซิงค์ที่สถานีโทรทัศน์ส่งออกมาพร้อมกับสัญญาณภาพและสัญญาณแบล้งกิ้งในรูปของสัญญาณภาพรวมนี้จะมีสัญญาณซิงค์ทางแนวนอนและสัญญาณซิงค์ทางแนวตั้งซึ่งจะแยกออกจากกันทางเครื่องรับโทรทัศน์ การแยกสัญญาณซิงค์ออกจากสัญญาณภาพ ทำได้โดยอาศัยความจริงที่ว่าขนาดคลื่นของสัญญาณซิงค์สูงกว่าขนาดของสัญญาณภาพมากจึงอาจแยกออกจากกันได้โดยตัดส่วนที่อยู่สูงเกินกว่าระดับสัญญาณภาพที่กำหนดไว้ สัญญาณซิงค์ทางแนวนอนมีความถี่ 15750 เฮิทซ์ซึ่งสูงมาก จึงสามารถผ่านฟิลเตอร์ชนิดความถี่สูงผ่านได้ง่าย ส่วนสัญญาณซิงค์ทางแนวตั้งนั้นมีความถี่เพียง 60 เฮิทซ์ ซึ่งเป็นความถี่ต่ำจึงควรผ่านฟิลเตอร์ชนิดที่ความถี่ต่ำผ่านได้ง่าย

สัญญาณที่ใช้ในการสแกนเส้นภาพนั้นประกอบไปด้วยสัญญาณเวอร์ติคอลซิงค์พัลซ์และฮอริซอนตอลซิงค์พัลซ์ซึ่งสัญญาณดังกล่าวนี้ถูกส่งมากับสัญญาณภาพรวมและการแยกออกเฉพาะสัญญาณซิงค์โครไนซ์ออกไปใช้งานจะต้องแยกออกจากภาพรวมก่อน วงจรที่เราใช้แยกสัญญาณซิงค์นี้เราเรียกว่าวงจรโอเวอร์ไดร์

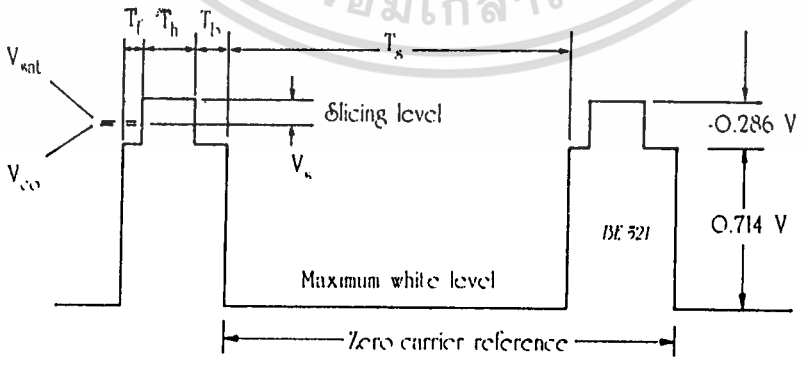
วงจรที่ใช้กันส่วนมากจะใช้วงจรแบบเอซีคัปปลิ้งโดยอาจมีการส่งสัญญาณภาพรวมไปยังวีดีโอบัฟเฟอร์แอมปลิฟาย เพื่อทำการกลับเฟสสัญญาณที่วงจรวีดีโอดีเทคเตอร์ทำการถอดสัญญาณมาเป็นเฟสลบกลับเป็นเฟสบวกก่อนที่จะส่งผ่านวงจรคัปปลิ้งไปยังทรานซิสเตอร์ที่ทำหน้าที่แยกสัญญาณซิงโครไนซ์อีกทีหนึ่งลักษณะของทรานซิสเตอร์ตัวหลังจะจัดวงจรอยู่ในคลาสการขยายที่อาจเรียกได้ว่าวงจรขยายคลาสซีหรือที่เรียกว่าวงจรขยายแบบโอเวอร์ไดรว์นั้นเองเพราะทราบกันอยู่แล้วว่าสัญญาณซิงโครไนซ์ที่ได้จากทรานซิสเตอร์ที่ทำหน้าที่เป็นตัวบัฟเฟอร์ สัญญาณซิงค์โครไนซ์จะอยู่ส่วนยอดของสัญญาณภาพรวม ระดับล่างสุดจะเป็นสีขาวสุด ส่วนตรงบ่าคือระดับดำสุดซึ่งเราใส่สัญญาณแบล้งกิ้งเอาไว้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูปที่ 7 แสดงวงจรการแยกสัญญาณซิงค์



รูปที่ 8 แสดงเวฟฟอร์มของสัญญาณซิงค์โครไนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

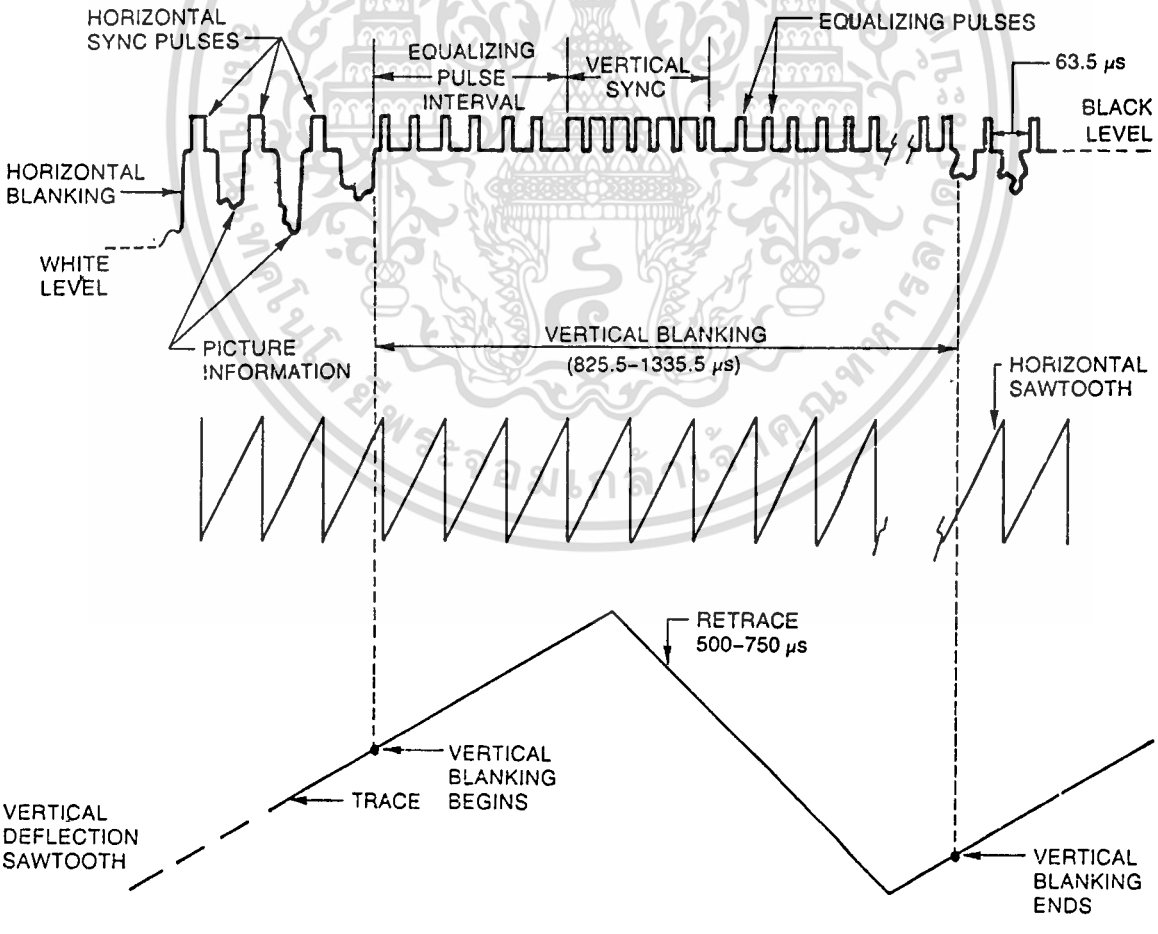
2.1.4 สัญญาณแบล็งกิ้ง (Blanking signal)

เมื่อมีการสแกนลำอิเล็กตรอนที่หน้าจอเส้นรีเทรสหรือเส้นสบัดกลับซึ่งเป็นเส้นภาพที่ไม่ต้องการ เรื่องส่งจึงต้องส่งสัญญาณแบล็งกิ้งเพื่อบังคับให้เรื่องรับลบเส้นสบัดกลับได้สัญญาณแบล็งกิ้งส่วนหนึ่งของเครื่องรับจะต้องสร้างขึ้นเหมือนการสร้างสัญญาณซิงค์โครไนซ์แต่จะสัมพันธ์กับเครื่องส่งได้ อย่างไรจึงต้องมีการส่งสัญญาณแบล็งกิ้งมาจากเครื่องส่งเพื่อลบเส้นสบัดกลับในเครื่องรับสัญญาณแบล็งกิ้งมีอยู่ 2 ชนิดคือ

1. เวอร์ติคอลแบล็งกิ้ง (Vertical Blanking or Field Blanking)

2. ฮอริซอนตอลแบล็งกิ้ง (Horizontal Blanking or Line Blanking)

ช่วงเวลาที่มีสัญญาณแบล็งกิ้งนี้กินเวลาประมาณ 1.28 มิลลิวินาทีและเวลา 12 ไมโครวินาทีตามลำดับในช่วงเวลาเหล่านี้จอโทรทัศน์จะถูกบังคับให้มืดสนิท



รูปที่ 9 แสดงสัญญาณแบล็งกิ้งทางแนวตั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

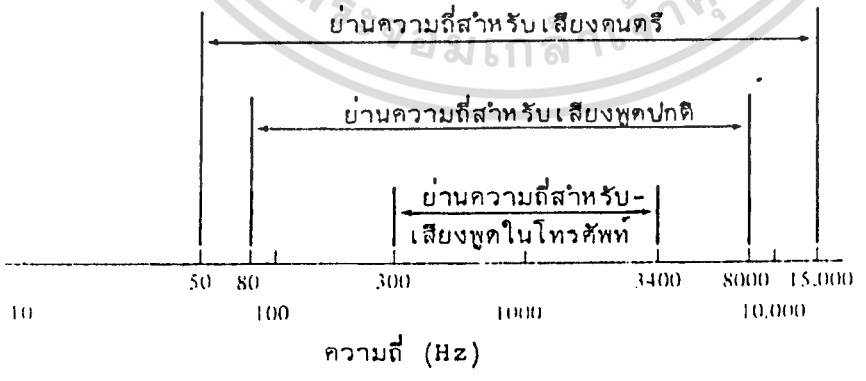
2.1.5 สัญญาณอีควอไลซิ่ง (Equalizing pulse)

เป็นสัญญาณบังคับรูปร่างของสัญญาณซิงโครไนซ์ทางแนวตั้ง เพื่อให้สามารถคงรูปถูกต้องแล้วยังช่วยให้การสแกนแบบสลับเส้นเป็นไปได้ถูกต้องด้วย สามารถขึ้นเส้นคู่เส้นคี่ในตำแหน่งที่ถูกต้องได้ ทั้งยังส่งผลทางอ้อมให้สัญญาณซิงโครไนซ์ทางแนวนอนไม่ขาดช่วงหายไปในระหว่างการส่งสัญญาณทางแนวตั้งด้วย สัญญาณตัวนี้จะมีขนาดของพัลซ์รวมเท่ากับเวอร์ติคอล ซิงโครไนซ์พัลซ์สัญญาณส่วนนี้จะถูกแบ่งออกเป็น 6 ลูกเล็กๆในระบบ 525 เส้น และถูกแบ่งออกเป็น 5 ลูกในระบบ 625 เส้นซึ่งจะมีความกว้าง 2.3 ไมโครวินาที

2.2 สัญญาณเสียง

2.2.1 ย่านความถี่เสียง

ย่านความถี่เสียงที่ยอมรับได้นั้นขึ้นอยู่กับองค์ประกอบสองอย่างคือ ความชัดเจนต่อการกระจายความถี่และพลังงานต่อการกระจายความถี่ได้มีการทดลองเกี่ยวกับการฟังออกซึ่งทำเป็นเปอร์เซนต์ในการฟังให้ชัดเจนโดยผู้พยากรณ์ที่จดบันทึกในแต่ละช่วงที่ความถี่เปลี่ยนไปส่วนสัญญาณเสียงดนตรีจะอยู่ในช่วงความถี่ 15 ถึง 20000 Hz ส่วนระบบคุณภาพสูงหรือไฮไฟนั้นจะต้องมีคุณสมบัติต่ำสุดของช่วงกว้างความสูงสุดต่อความเพี้ยนของความถี่และความเพี้ยนของความถี่ต่ำสุด อย่างไรก็ตามระบบสเตอริโอจะมีช่วงกว้างของความถี่จาก 50 ถึง 15000 Hz



รูปที่ 10 แสดงย่านความถี่ต่างๆที่ใช้ในสัญญาณเสียง

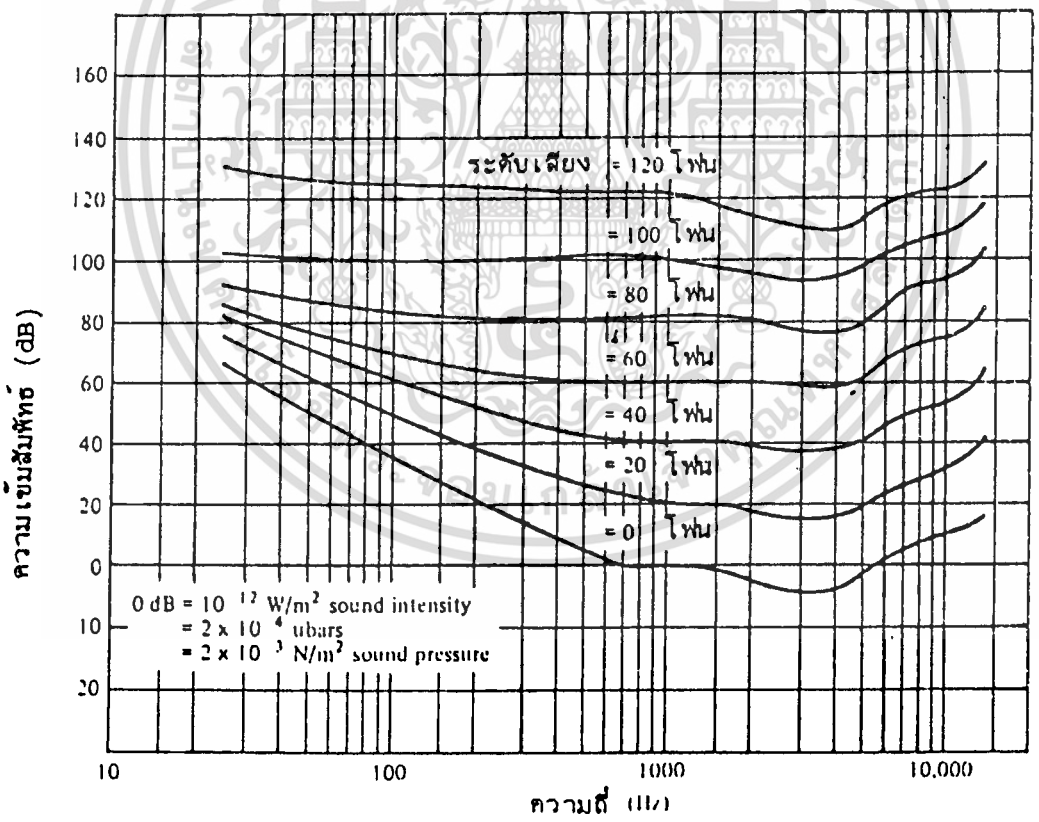
เสียงเกิดจากการเปลี่ยนแปลงแรงดันอากาศ ต่อค่าเฉลี่ยของแรงดันปกติซึ่งเกิดจากการเคลื่อนที่ของวัตถุในอากาศความถี่ในย่านการเปลี่ยนแปลงนี้เริ่มจาก 1Hz ถึงหลายๆร้อยกิโลเฮริท แต่หูของมนุษย์สามารถได้รับเสียงได้ดีจาก 16 Hz ถึง 16 Khzโดยประมาณเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า และห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 ความเข้มเสียง

ความเข้มเสียง(Sound intensity) หมายถึง อัตราเฉลี่ยของการส่งพลังงานเสียงในทิศทางที่กำหนดให้ของพื้นที่ 1 ตารางเมตร และตั้งฉากกับทิศทางที่กำหนดให้ด้วยมีหน่วยเป็นวัตต์ต่อตารางเมตร และแปรตามแรงดันของเสียงกำลังสอง (Newton / Square meter) ความเข้มของเสียงมีหน่วยเป็นวัตต์ตารางเมตร

หูเรามีความไวต่อเสียงมากสามารถรับรู้เสียงที่มีความเข้มเพียง 10^{-13} w/m^2 ความไวในการรับเสียงจะไม่เท่ากันทุกความถี่ซึ่งสามารถดูตามรูปที่ 2.1 จะเห็นว่าการรับเสียงของหูเมื่อความถี่เปลี่ยนไป ความเข้มเสียงมีหน่วยเป็นเดซิเบล ซึ่งจะแปลตามความเข้มแบบล็อคการิธึม



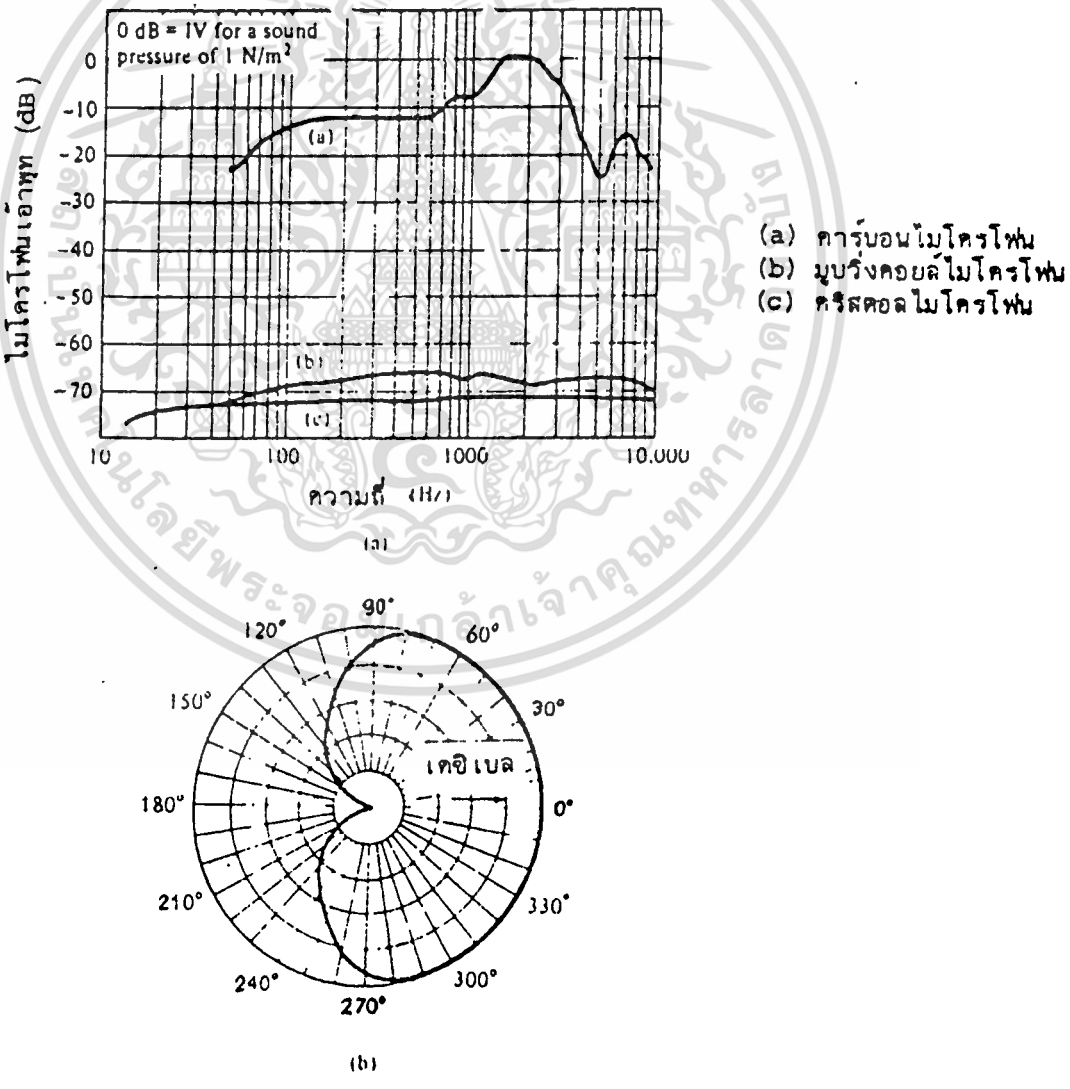
รูปที่ 11 แสดงความสัมพันธ์ระหว่างความดังกับความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 ไมโครโฟน

ไมโครโฟนทำหน้าที่เปลี่ยนแรงกดของอากาศให้เป็นสัญญาณไฟฟ้าซึ่งมีหลายชนิดเช่นแบบเปลี่ยนค่าความต้านทานแบบคอยส์เคลื่อนที่แบบเปลี่ยนค่าคาปาซิแตนซ์และแบบปิโซอิเลคตริกซึ่งคุณภาพของไมโครโฟนจะขึ้นอยู่กับพารามิเตอร์หล่ายอย่างเช่น ระดับของสัญญาณออกที่มีหน่วยเป็นวัตต์ ซึ่งเปรียบเทียบกับสัญญาณแรงดันอ้างอิงขิงเสียงที่มีความถี่ 1000 Hz ให้กับไมโครโฟนหรือระดับกำลังออกมามาฐานมีหน่วยเป็นเดซิเบล ระดับแรงดันนี้คือค่าความไวของไมโครโฟน

คาร์บอนไมโครโฟนใช้ในเครื่องส่งในหูฟังโทรศัพท์เป็นแบบเปลี่ยนค่าความต้านทานมีคุณสมบัติต่อความถี่จำกัดแต่มีลักษณะที่แน่นหนาทนทานมากจากรูปที่ 2.3 จะเห็นคุณสมบัติของไมโครโฟนทั้ง 3ชนิด



รูปที่ 12 (a) แสดงคุณสมบัติต่างๆของไมโครโฟน

(b) แสดงคุณสมบัติของไมโครโฟนจำกัดทิศทาง

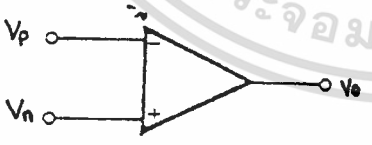
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.4 วงจรขยายแรงดันสำหรับวงจรออดิโอ

ในปัจจุบันเราจะใช้ OPAMP ซึ่งมีชื่อเต็มว่า Operrational Amplifier ซึ่งเป็นตัวขยายสัญญาณโดยเฉพาะ ส่วนให้สัญญาณแบบไหนออกเท่าไรจะต้องขึ้นอยู่กับการต่ออุปกรณ์คือ R C เนื่องจากไอซีออปแอมป์ 1 ตัว สามารถแทนภาคขยายในทรานซิสเตอร์ได้หลายตัว ไอซีออปแอมป์ยังมีข้อดีคือมีความต้านทานอินพุทสูงมาก มีความต้านทานเอ้าท์พุทต่ำ มีอัตราการขยายสูง และมีข้อเสียคือ ส่วนใหญ่จะใช้ไฟบวกลบ กราวด์ซึ่งเพิ่มความยุ่งยากด้านวงจรจ่ายไฟเลี้ยง ขยายสัญญาณความถี่สูงไม่ได้ และมีสัญญาณรบกวนที่ความถี่สูงมากกว่าการใช้ทรานซิสเตอร์ จึงไม่ค่อยพบออปแอมป์ในเครื่องขยายคุณภาพสูง อย่างไรก็ตามปัจจุบันออปแอมป์ได้มีการพัฒนาไปมากซึ่งมีคุณสมบัติการขยายเสียงดีขึ้น

วงจรออปแอมป์พื้นฐาน

ไอซีออปแอมป์ที่ใช้ในภาคปรีแอมป์และภาคต้นของเพาเวอร์แอมป์นั้นส่วนใหญ่จะใช้ไฟเลี้ยงวงจรบวก ลบ กราวด์ (มีบางเบอร์ใช้ไฟบวกกับกราวด์) ไฟเลี้ยงมีแรงดันตั้งแต่ 6 ถึง 18 V กินกระแสทั้งวงจรรวมทั้งอุปกรณ์ภายนอกด้วยไม่เกิน 10 mA ยกเว้นในภาคขยายเอ้าท์พุทดังนั้น ในภาคขยายแรงดันที่ใช้ออปแอมป์หนึ่งตัว เราออกแบบวงจรจ่ายไฟให้มีกระแส 15 mA ก็พอ ถ้ามีออปแอมป์สองตัวออกแบบวงจรจ่ายไฟให้มีกระแสประมาณ 20 mA และถ้ามีออปแอมป์สี่ตัวออกแบบวงจรจ่ายไฟมีกระแสประมาณ 30 mA

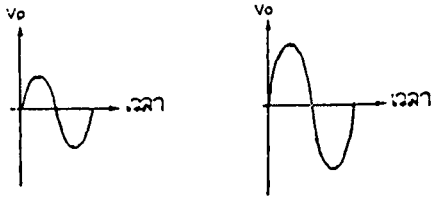


Vo = แรงดันเอาท์พุท
Vn = แรงดันอินพุทกลับเฟส
Vp = แรงดันอินพุทไม่กลับเฟส

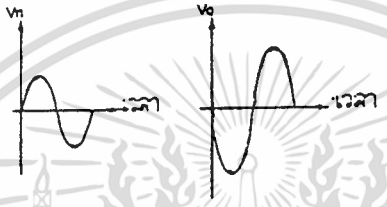
รูปที่ 13 สัญลักษณ์ของ OPAMP

ตามรูปที่3.1 Vp แรงดันอินพุทไม่กลับเฟส หมายความว่า ถ้าป้อนสัญญาณไฟสลับเข้าที่ Vp จะได้Vo มีเฟสเดียวกับ Vp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 14 แสดงเฟสของ Vp และ Vo



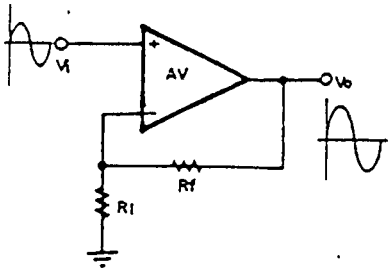
รูปที่ 15 แสดงเฟสของ Vn และ Vo

ดังนั้นถ้าป้อนกลับทางลบจะป้อนกลับจาก Vo มายัง Vn เท่านั้น แต่ถ้าวงจรป้อนกลับเลื่อนเฟสไป 180 องศา ก็ป้อนกลับทางลบไปยังขา Vp ได้ ส่วนจะป้อนอินพุทเข้าขา Vp หรือ Vn ก็ได้

เนื่องจากวงจรเปิด (Open Loop) ของออปแอมป์นั้นมีอัตราการขยายแรงดันสูงมากที่ความถี่ต่ำและอัตราการขยายลดลงที่ความถี่สูงรวมทั้งมีอัตราการขยายที่ไม่เท่ากันแม้ว่าเป็นเบอร์เดียวกันดังนั้นวงจรที่ใช้งานจริงจึงเป็นชนิดลูบปิด (Closed Loop) โดยวิธีป้อนกลับทางลบ อัตราการขยายชนิด ลูบปิด (Closed Loop Gain) จะมีค่าแน่นอนและมีการตอบสนองความถี่กว้างมากขึ้น

วงจรขยายไม่กลับเฟส (Noninverting Amplifier)

วงจรไม่กลับเฟสคือวงจรที่ป้อนสัญญาณอินพุทเข้าทางขาบวกหรือ Vp ตามรูป



Vo = แรงดันเอาท์พุท
Vi = แรงดันอินพุท
Rf = ความต้านทานกลับ
Av = อัตราขยายแรงดันชนิดลูปปิด

รูปที่ 16 วงจรไม่กลับเฟส

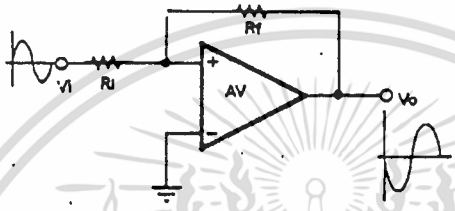
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามรูปที่ 16 อัตราการขยายแรงดันจะหาได้จากสมการ

$$Av = 1+Rf / R1$$

วงจรขยายแบบกลับเฟส (Inverting Amplifier)

หมายถึงวงจรที่ป้อนสัญญาณอินพุทเข้าทางขาลบหรือ Vn ตามรูป

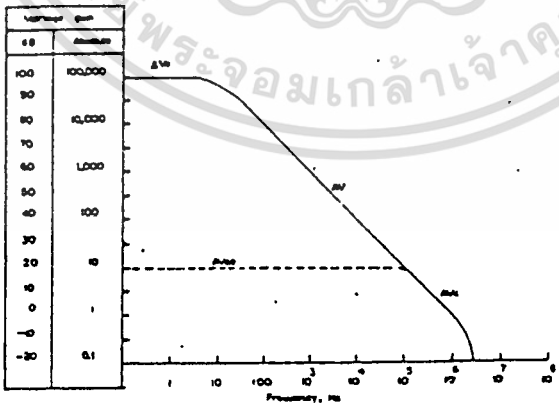


รูปที่ 17 วงจรขยายกลับเฟส

สมการขยายแรงดันตามรูปจะเป็น

$$Av= -Rf /R1$$

ค่า R1 ของทั้งชนิดกลับเฟสและไม่กลับเฟสจะต้องมีค่าพอเหมาะเนื่องจากค่าความต้านทานอินพุทของวงจรขึ้นอยู่กับ R1 ด้วยโดยชนิดกลับเฟส(INVERTING)เมื่อมีการป้อนกลับทางลบแล้ว(CLOSED LOOP) แล้วจะทำให้อัตราการขยายแรงดันลดลงเป็นเท่าไรก็ได้แต่จะมีผลดีที่ทำให้การตอบสนองความถี่เพิ่มขึ้นตามรูปที่ 18



รูปที่ 18 แสดงอัตราขยายแรงดันระหว่างวงจรเปิด (Avo)และวงจรลูปป่(Avc) กับความถี่ (Frequency)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

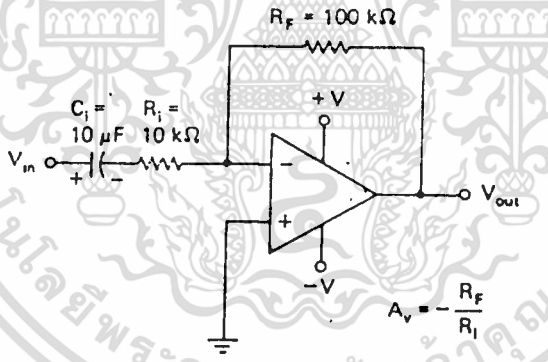
2.3.4.1 วงจรขยายชนิดกลับเฟส

จากรูปที่ 19 แสดงวงจรการขยายชนิดกลับเฟสซึ่งสามารถนำไปใช้ร่วมกับวงจรออดิโอ จะเห็นว่ามีโครงสร้างวงจรการขยายไฟตรง (DC) เพียงแต่มีตัวเก็บประจุ C1 ที่ต่ออนุกรมกับขั้วอินพุทลบเพิ่มขึ้นมาเท่านั้น หน้าที่ของ C1มีดังนี้คือ

1.ป้องกันแรงดันไฟตรงจากภาคก่อนหน้านี้ไม่ให้ผ่านเข้าวงจรขยายชุดนี้ได้มิฉนั้นแรงดันไฟตรงนี้จะถูกขยายและทำให้เอาท์พุทของวงจรขยายมีค่าเกิน Vsat เป็นผลให้สัญญาณออดิโอ(ซึ่งเป็นสัญญาณไฟสลับ) ผิดจากความเป็นจริง

2. ตัวเก็บประจุนี้จะช่วยป้องกันไม่ให้สัญญาณรบกวนความถี่ต่ำสามารถผ่านเข้าสู่ขั้วของออปแอมป์ได้โดยให้ความถี่คัทออฟ(fc)จะมีค่าดังนี้

$$fc = \frac{1}{2\pi RiCi}$$



รูปที่ 19 แสดงวงจรขยายชนิดกลับเฟส

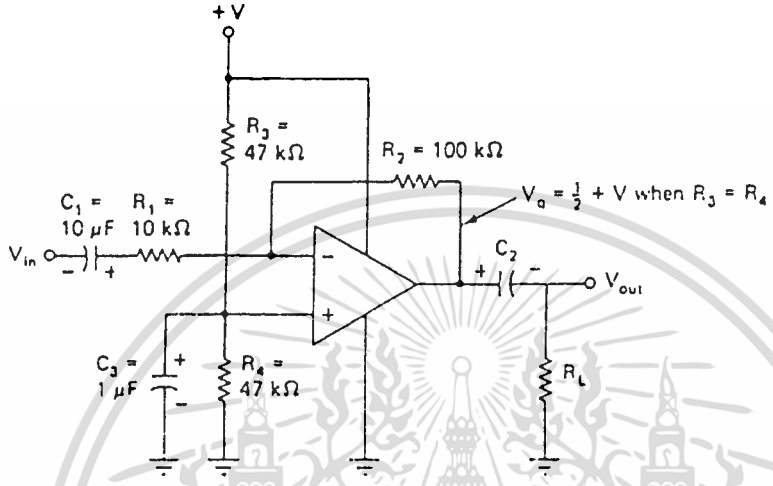
อัตราขยายแรงดันของวงจร (Av) มีค่าเท่ากับ -(Rf/Ri) และมีอินพุทรีซิสแตนซ์เท่ากับ Ri

ออปแอมป์ในรูปที่ 19 เป็นชนิดที่ต้องการไฟเลี้ยงชนิดบวกและลบ ในบางครั้งเราอาจต้องการให้ออปแแอมป์ทำงานโดยใช้ไฟเลี้ยงเพียงด้านเดียว(โดยอีกด้านต่อกับกราวด์)ดังแสดงในรูปที่ 20 การต่อในลักษณะนี้แรงดันเอาท์พุทของออปแอมป์ในลักษณะที่ไม่มีสัญญาณอินพุท(Vq)ควรมีระดับอยู่ที่ 1/2(+V) เมื่อ R3=R4 นั้นคือเมื่อมีสัญญาณไฟสลับเข้ามาที่อินพุท สัญญาณเอาท์พุทจะสามารถสวิงได้สูงสุด (การต่อชนิดนี้ต่างกับชนิดที่ใช้ไฟเลี้ยงสองชุดตรงที่เอาท์พุทจะสวิงจาก 1/2(V)ไปยัง +Vหรือ1/2(V)ไปยังกราวด์ แทนที่จะสวิงระหว่าง 0 ถึง V โวลท์เช่นวงจรที่ใช้ไฟเลี้ยงสองชุด) R3 และ R4ที่ใช้อาจมีค่าตั้งแต่ 10 ถึง 100 กิโลโอห์ม ตัวเก็บประจุ C3 จะช่วยกรองสัญญาณรบกวนซึ่งเกิดจากแหล่งจ่ายไฟเลี้ยงเพื่อป้องกันไม่ให้สัญญาณนี้เข้าสู่ขั้วอินพุทบวกของออปแอมป์ส่วน C2 จะป้องกันไม่ให้แรงดันไฟตรงผ่านออกไป

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038362

ยังวงจรถัดไป(ตัวอย่างเช่น ในขณะที่แรงดันเอาท์พุทมีค่า (1/2)V + Vx โดยที่ V เป็นแรงดันจากไฟเลี้ยง และ Vx เป็นขนาดสัญญาณที่ถูกขยายเฉพาะสัญญาณ Vx เท่านั้นที่สามารถผ่าน C2 ออกไปยังวงจรถัดไปได้) ตัวเก็บประจุที่ใช้ควรเป็นชนิด electrolytic และควรตรวจขั้วของตัวเก็บประจุในขณะวงจรให้ดี



รูปที่ 20 แสดงวงจรขยายชนิดกลับเฟสที่ใช้แหล่งจ่ายไฟเลี้ยงเป็นบวก

รูปที่ 20 แสดงการใช้แหล่งจ่ายไฟเลี้ยงซึ่งเป็นบวกเท่านั้นในบางครั้งหากต้องการหาไฟเลี้ยงที่เป็นลบ เราก็สามารถทำได้เช่นเดียวกันเพียงแต่เปลี่ยน +V เป็นกราวด์และเปลี่ยนศักดาที่ต่อกับปลาย R4 เป็น -V นอกจากนั้นควรกลับขั้วของตัวเก็บประจุด้วย

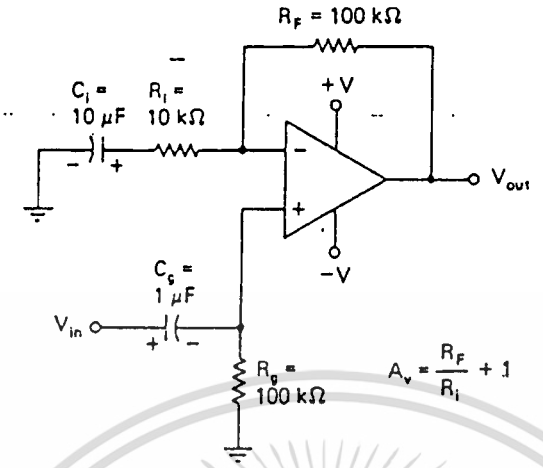
2.3.4.2 วงจรขยายไม่กลับเฟส

การใช้ออปแอมป์ในวงจรขยายชนิดกลับเฟสที่ได้กล่าวมาแล้วนั้นจะทำให้อินพุทอิมพีแดนซ์มีค่าเท่ากับ Ri ซึ่งมีค่าค่อนข้างต่ำ ทำให้การนำวงจรขยายชนิดนี้ไปต่อกับแหล่งกำเนิดสัญญาณที่มีอิมพีแดนซ์สูงได้ผลไม่ดีเท่าที่ควร ดังนั้นในหัวข้อนี้จะนำวงจรขยายแบบไม่กลับเฟสมาใช้งานบ้างดังรูปที่ 21

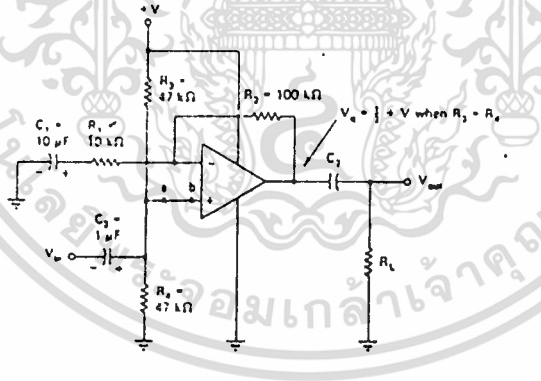
อุปกรณ์ Ci,Ri และ Rf ในรูปที่ 21 จะทำงานในลักษณะเดียวกับวงจรรูป 19 โดยมี Cg และRg เป็นตัวกำหนดความถี่ของสัญญาณอินพุทที่สามารถผ่านเข้าสู่อินพุทบวกได้

วงจรขยายแบบไม่กลับเฟสที่ใช้แหล่งจ่ายไฟเลี้ยงเพียงซีกเดียว ดังรูปที่ 21และมีการทำงานคล้ายกับวงจรในรูปที่ 20 ต่างกันตรงที่ว่าไม่สามารถต่อตัวเก็บประจุสำหรับการดีคัปปลิ้งคร่อมตัวต้านทาน R4 ดังในรูปที่ 20 ได้ มิเช่นนั้น สัญญาณไฟสลับทั้งหมดจะถูกชอร์ทลงสู่กราวด์ ดังนั้นจึงต้องปรับปรุงภาคดีคัปปลิ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 21 แสดงวงจรขยายชนิดไม่กลับเฟส



รูปที่ 22 แสดงวงจรขยายชนิดไม่กลับเฟสที่ใช้แหล่งจ่ายไฟเลี้ยงเป็นบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

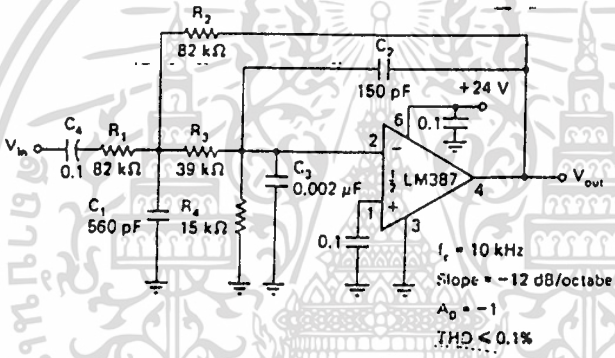
2.2.5 วงจรออดิโอชนิดต่างๆ

1.วงจร Scratch filter

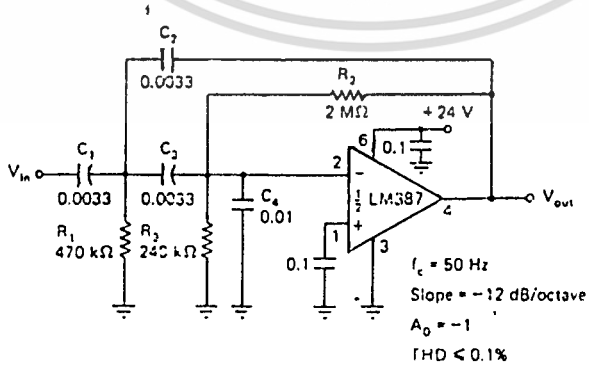
เป็นวงจรที่มีความถี่ต่ำชนิดหนึ่งซึ่งจะกำจัดสัญญาณรบกวนในอุปกรณ์จำพวกเครื่องเสียงโดยเฉพาะวงจรในรูป 23 มีความถี่คัทออฟประมาณ 10 กิโลเฮิรท์ซ และมีความชันเท่ากับ -12 dB/Octave

2.วงจร Rumble filter

เป็นวงจรกรองความถี่สูงใช้สำหรับลดสัญญาณรบกวนความถี่ต่ำ(เป็นวงจรกรองความถี่สูง)ดังในรูปที่ 24 ซึ่งมีความถี่คัทออฟเท่ากับ 50 เฮิรท์ซและมีความชันเท่า -12 dB/Octave



รูปที่ 23 แสดงวงจร Scratch filter



รูปที่ 24 แสดงวงจร Rumble filter

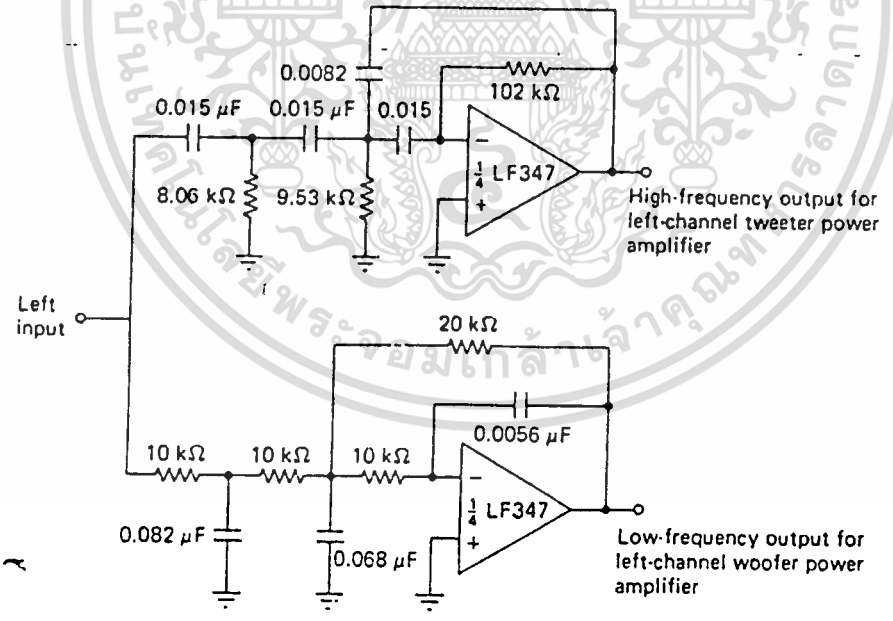
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.วงจร Active Crossover

ในการใช้งานลำโพงของเครื่องเสียงให้มีประสิทธิภาพสูงสุดและได้เสียงซึ่งใกล้เคียงความจริงที่สุด สัญญาณเสียงจะต้องถูกแบ่งออกเป็นสองระดับคือ ประเภทความถี่สูงและประเภทความถี่ต่ำ แล้วจึงส่งสัญญาณความถี่สูงออกทางลำโพงเสียงแหลมที่เรียกว่า tweeter และส่งสัญญาณความถี่ต่ำผ่านลำโพงเสียงทุ้มที่เรียกว่าwooferวงจรที่ใช้ในการแยกสัญญาณเสียงออกเป็นสองระดับนี้เรียกว่าวงจรActive Croossover

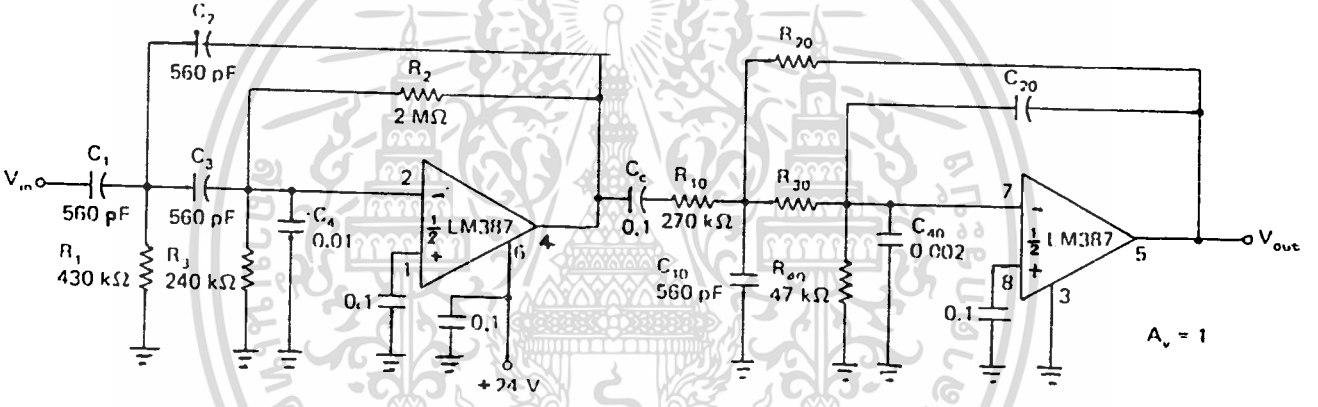
4.วงจร Speech filter

ในวงจรออดิโอเอาท์พุทที่เราต้องการคือ สัญญาณที่มีความถี่ในช่วงความถี่เสียงซึ่งมีค่าตั้ง 300 Hz ถึง 3khz ดังนั้นวงจรกรองเสียงนี้จึงเป็นวงจรที่สามารถกรองสัญญาณในช่วงนี้ออกมาทำให้เสียงที่ได้มีความเพี้ยนน้อยมากวงจรในรูปที่ 26 เกิดจากการนำวงจรวงจรกรองความถี่สูงและวงจรกรองความถี่ต่ำมาต่อรวมกันซึ่งจะได้ความถี่ lower cutoff = 300Hz และ upper cutoff = 30khz โดยมีค่าความชันทั้งสองด้านเท่ากับ -40 dB/decade



รูปที่ 25 แสดงวงจรภายในระบบสเตริโอ(เพียงด้านเดียวเท่านั้น)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 26 แสดงวงจร Speech filter

2.3 สัญญาณรบกวน (Noise)

สัญญาณรบกวนจะเป็นสัญญาณที่ไม่พึงประสงค์แก่การสื่อสารทุกอย่างเพราะสัญญาณรบกวนนี้จะทำให้สัญญาณที่รับและสัญญาณที่ส่งเกิดไม่ตรงกันทำให้เกิดการผิดพลาดของข้อมูลได้ซึ่งสัญญาณรบกวนนี้สามารถแบ่งออกเป็นประเภทใหญ่ๆได้ทั้งหมด 2 ประเภทคือ

1. สัญญาณรบกวนภายนอก (External noise)

2. สัญญาณรบกวนภายใน (Internal noise)

โดยสัญญาณรบกวนทั้งสองนี้จะแตกต่างกันซึ่งมีข้อแตกต่าง

1. สัญญาณรบกวนภายนอก (External noise) ซึ่งสามารถแบ่งออกได้เป็น

1.1 การเกิดสัญญาณรบกวนเนื่องจากชั้นบรรยากาศ ซึ่งโดยทั่วไปแล้วการส่งสัญญาณต่างๆโดยมีอากาศเป็นตัวกลางจะต้องมีการสูญเสียเนื่องจากการดูดกลืนสัญญาณในอากาศโดยไอน้ำในอากาศและการเปลี่ยนแปลงของชั้นบรรยากาศซึ่งจะทำให้สัญญาณที่ส่งเกิดการเปลี่ยนแปลงด้วยซึ่งหนือผิวโลกขึ้นไปประมาณ 50ถึง 400 กิโลเมตร การแพร่รังสีอุลตร้าไวโอเลตจากดวงอาทิตย์จะทำให้อนุภาคของก๊าซในชั้นบรรยากาศที่ห่อหุ้มโลก แตกตัวเป็นไอออนเกิดประจุบวกและประจุลบรวมทั้งอิเล็กตรอนอิสระมากมายชั้นบรรยากาศที่โดนรังสีแล้วเกิดไอออนนี้เรียกว่าชั้นไอโอโนสเฟียร์ (ionosphere) คลื่นแม่เหล็กไฟฟ้าที่เดินทางเข้าสู่ชั้นบรรยากาศนี้จะถูกหักเหเนื่องจากสนามไฟฟ้าในลักษณะเดียวกับแสงถูกหักเหหรือสะท้อนผ่านกระจกเงา การหักเหของคลื่นจะมากหรือน้อยขึ้นอยู่กับองค์ประกอบหลายอย่าง เช่น ความถี่ของคลื่นที่เดินทางเข้ามาในชั้นบรรยากาศ ปริมาณเวกความหนาแน่นของไอออนในชั้นไอโอโนสเฟียร์ มุมที่คลื่นเดินทางเข้าสู่ชั้นไอโอโนสเฟียร์

1.2 การเกิดสัญญาณรบกวนเนื่องจากสภาวะแวดล้อม ซึ่งเกิดจากการรบกวนเนื่องจากการจุดระเบิดของหัวเทียนรถ การรบกวนเนื่องจากสัญญาณเสียงแซกเข้ามาระหว่างการส่งและยังมีการสูญเสียเนื่องจากสัญญาณถูกลดทอนจาก ภูเขา ต้นไม้ บ้าน

2. สัญญาณรบกวนภายใน (Internal noise)

โดยปกติแล้วการเกิดสัญญาณรบกวนที่เกิดภายในนี้จะเกิดมาจากตัวอุปกรณ์เองคือ

2.1 การเกิดสัญญาณรบกวนเนื่องจากความร้อนของตัวอุปกรณ์(Thermal noise)

เทอร์มอลน้อยส์เกิดจากประจุ ซึ่งได้รับพลังงานเพิ่มขึ้นอันเนื่องมาจากอุณหภูมิของสภาวะแวดล้อมรอบตัวเพิ่มมากขึ้นเป็นผลให้ประจุไฟฟ้ามีการเคลื่อนที่อย่างไร้ทิศทางที่แน่นนอนซึ่งธรรมชาติแล้วนั้นวัสดุทุกชนิดหรือโลหะทุกชนิดจะมีประจุอิสระเคลื่อนที่ไปด้วยความเร็วและทิศทางสะเปะสะปะไม่แน่นอนแต่ความเร็วในการเคลื่อนที่นั้นขึ้นอยู่กับอุณหภูมิสัมบูรณ์(Absolute temperatuer) ของสภาวะล้อมรอบซึ่งเราจะเรียกในลักษณะนี้ว่า เทอร์มอล หรือจอห์นสันน้อยส์ โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าน้อยส์นี้จะเกิดขึ้นในเนื้อวัสดุโลหะโดยปราศจากการไหลของกระแสผ่านเลยค่าแรงดัน RMS ของน้อยส์ที่เกิดขึ้นนี้ขึ้นอยู่กับอุณหภูมิ ค่าความต้านทานของเนื้อวัสดุและความกว้างของแถบความถี่ที่ใช้ในวงจรดังสมการต่อไปนี้

$$V(rms) = \sqrt{4kTRf}$$

$V_{termal}(rms)$ = ค่า root-mean-square ของน้อยส์ที่เกิดขึ้น

k = ค่าคงที่ของ Boltzmann , 1.38×10^{-23} J/K

R = ความต้านทานของวัสดุ , โอห์ม

f = แถบความถี่ในวงจร ,Hz

T = ค่าอุณภูมิสัมบูรณ์ ,K

$^{\circ}K = ^{\circ}C + 273$

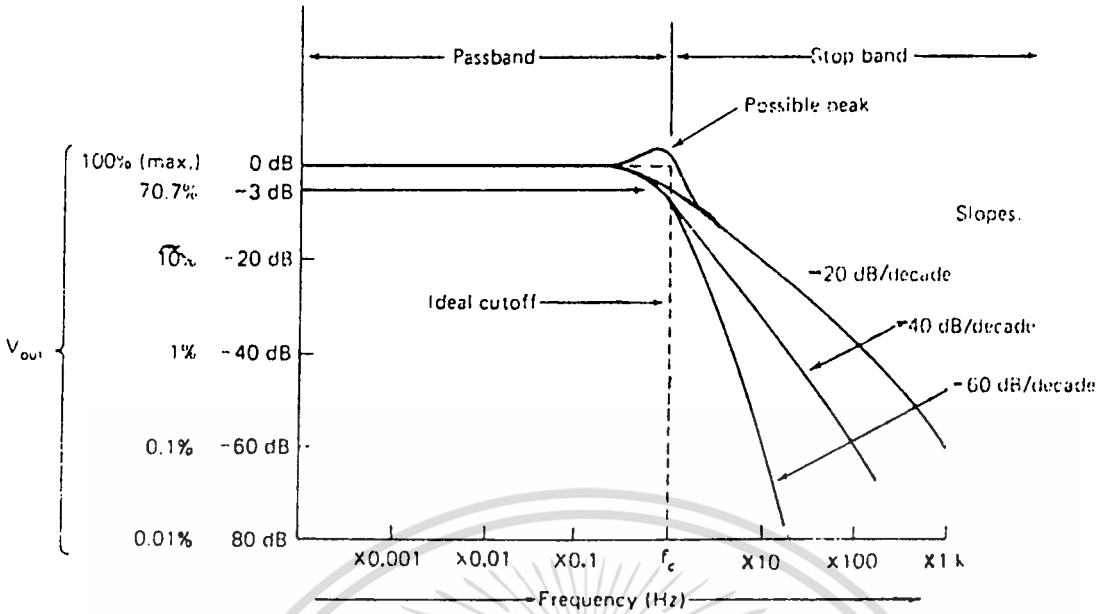
ค่าเทอร์มอลน้อยส์นั้นไม่ได้ขึ้นอยู่กับค่าความถี่ที่ใช้งานในวงจร แต่ขึ้นอยู่กับแบนวิดท์ของค่าความถี่ที่ใช้งาน ในการที่จะลดนอยส์ชนิดนี้ลงให้ได้มากที่สุด จะต้องทำให้ความต้านทานที่ฟร้อนท์เอนด์ขยุงวงจรมีค่าต่ำรวมทั้งจำกัดแบนด์วิดท์ให้แคบที่สุดเท่าที่จะทำได้

สัญญาณรบกวนนี้สามารถที่จะกำจัดออกไปได้โดยอาศัยหลักการทำงานของวงจรกรองความถี่คือ

1.วงจรกรองความถี่ต่ำ (Low pass filter)

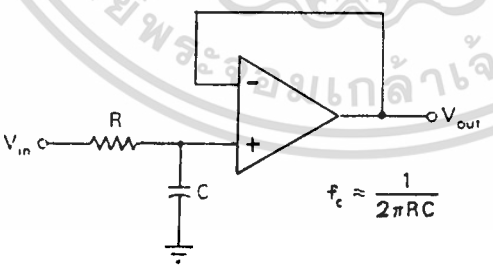
ในการใช้งานวงจรอิเล็คทรอนิคส์บางครั้ง เราอาจต้องการให้สัญญาณบางความถี่ผ่านเข้ามาเท่านั้น โดยที่สัญญาณซึ่งมีความถี่นอกเหนือจากนี้จะถูกตัดออกไป และนี้คือประโยชน์ของวงจรกรองความถี่ชนิดต่างๆในอุดมคติ วงจรกรองความถี่ต่ำจะกันไม่ให้สัญญาณที่มีความถี่สูงกว่าความถี่คัทออฟผ่านเข้าไปในวงจรเลยในทางปฏิบัติลักษณะของความถี่สูงที่ถูกกันออกไปนั้นจะไม่เป็นเช่นนั้น แต่จะค่อยๆลดลงเรื่อยๆ จุดที่มีความถี่เท่ากับความถี่คัทออฟจะมีความถี่เท่ากับ -3dB ซึ่ง วงจรนี้จะเรียกช่วงของสัญญาณที่ต่ำกว่าควาทถี่คัทออฟว่าช่วง Pass band และช่วงที่มีความถี่สูงกว่าความถี่คัทออฟจะเรียกว่า Stop band

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 27 แสดงการตอบสนองความถี่ของวงจรกรองความถี่ต่ำ

จากรูปที่ 27 จะพบว่าเมื่อสัญญาณมีความถี่สูงกว่าความถี่คัทออฟแล้ว สัญญาณบางเส้นจะถูกตัดทอนด้วยอัตราที่น้อยกว่าสัญญาณเส้นอื่น เช่น สัญญาณที่มีความชัน -20 dB/decade จะมีความชันน้อยกว่าสัญญาณที่มีค่า 60dB/decade คุณสมบัตินี้เกิดขึ้นจากการออกแบบวงจรกรองความถี่และเป็นที่แน่นอนว่า ยิ่งค่าความชันนี้มีขนาดลบมากเท่าใด วงจรก็จะมีคุณสมบัติใกล้เคียงกับวงจรในอุดมคติมากยิ่งขึ้น



รูปที่ 28 แสดงวงจรกรองความถี่ต่ำแบบพื้นฐาน

จากรูปที่ 28 ใช้ออปแอมป์ที่ถูกต่ออยู่ในลักษณะของวงจรตามแรงดัน และใช้หลักการแบ่งแรงดันธรรมดา ณ ขั้วอินพุทบวก โดยใช้คุณสมบัติที่ว่าความถี่ของสัญญาณอินพุทจะมีผลต่อค่าอิมพีแดนซ์ ของตัวเก็บประจุดังสมการ

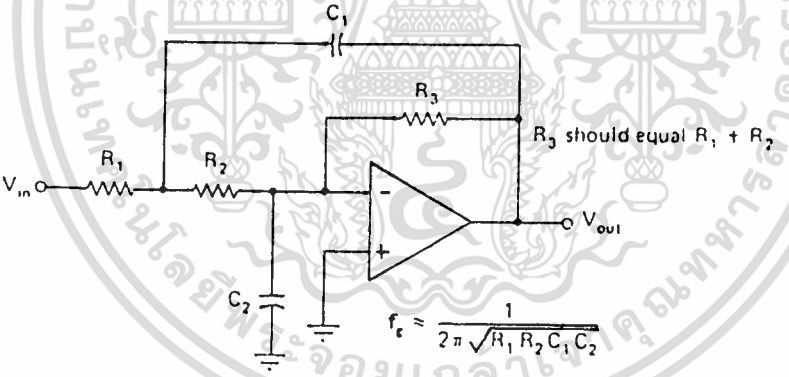
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Xc = 1/Wc \quad (Wc = 2\pi f)$$

$$= 1/2\pi fc$$

โดยที่ค่า fc = $1/2\pi RC$ และ f คือความถี่ของสัญญาณอินพุท ดังนั้นเมื่อสัญญาณอินพุทมีความถี่ต่ำ Xcจะมีค่าสูง ทำให้แรงดันเกิบทั้งหมดตกคร่อมตัวเก็บประจุ และเป็นผลให้แรงดันเอาท์พุท Vo มีค่าประมาณเท่ากับ Vin ด้วยในขณะที่สัญญาณมีความถี่สูงจะทำให้ Xc มีค่าต่ำเป็นผลให้ตัวเก็บประจุถูกลัดวงจรดังนั้น Vout จะมีค่าต่ำด้วย สรุปได้ว่า ช่วงของสัญญาณที่มีความถี่ต่ำจะผ่านไปปรากฏที่เอาท์พุทได้ โดยมีสัญญาณซึ่งมีความถี่สูงกั้นเอาไว้

วงจรกรองความถี่ต่ำในรูปที่ 28 นี้จะมีความชันประมาณ -20 dB/decade และจากการใช้อุปกรณ์เช่นตัวเก็บประจุในวงจรสัญญาณที่วัดได้จากเอาท์พุทจะมีเฟสไม่ตรงกับอินพุทเลยทีเดียวคือจะมีการเลื่อนเฟสออกไป -45° ซึ่งหากความชันมีค่าเป็นลบสูงมากเท่าใด เฟสก็จะเลื่อนออกไปเลื่อนไปเรื่อยๆ โดยทั่วไปเฟสของสัญญาณเอาท์พุทจะเลื่อนไป -45° และสำหรับทุกๆ ความชันที่ลดลง -20 dB/decade ตัวอย่างเช่น สำหรับสัญญาณที่มีความชัน -40 dB/decade เฟสของเอาท์พุทจะถูกเลื่อนออกไป -90° เทียบกับสัญญาณอินพุท



รูปที่ 29 แสดงวงจรที่ถูกปรับปรุงให้มีความชัน -40 dB/decade

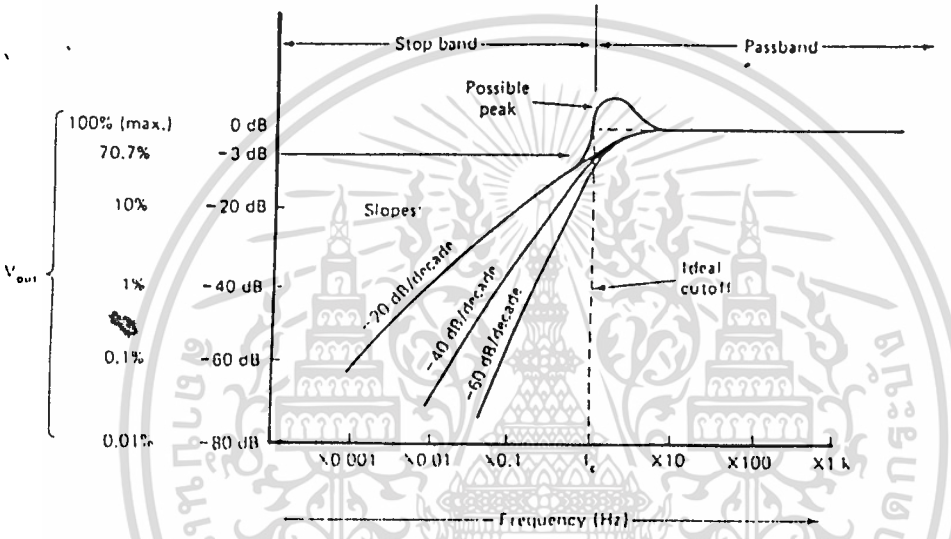
จากรูปที่ 29 แสดงวงจรที่ถูกปรับปรุงให้มีความชันถึง -40 dB/decade โดยมีตัวเก็บประจุทำหน้าที่เช่นเดิม แต่เพิ่มตัวเก็บประจุ C1 ในการป้อนสัญญาณกลับมาหักล้างกับสัญญาณอินพุทที่มีความถี่สูงและเราสามารถหาความถี่คัทออฟจากสมการ

$$fc = \frac{1}{2\pi\sqrt{R1\ R2\ C1\ C2}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจรกรองความถี่สูง (High pass filter)

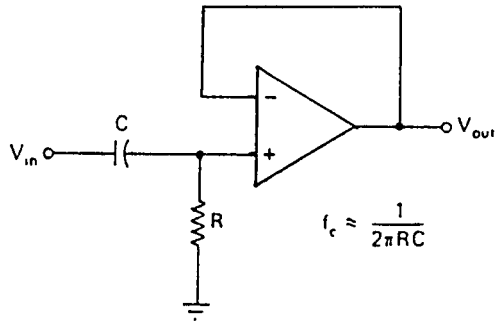
หลังจากที่ได้ศึกษาวงจรกรองความถี่ต่ำแล้ว เราจะสามารถเข้าใจหลักการของวงจรกรองความถี่สูงได้ง่ายขึ้นนอกจากนี้ยังพบว่าสามารถนำสมการต่างๆของวงจรกรองความถี่ต่ำมาใช้กับวงจรกรองความถี่สูงได้อีกด้วย วงจรนี้จะยอมให้สัญญาณสูงผ่านเข้าสู่วงจรเอาท์พุทได้แต่จะกันไม่ให้สัญญาณกรองความถี่ต่ำผ่านเข้าไป แต่จากคุณสมบัติที่ไม่เหมือนในอุดมคติวงจรจึงต้องมีความถี่คัทออฟขึ้นและอัตราการขยายจะค่อยๆลดลงแต่จะไม่ตกลงในแนวดิ่งทีเดียว



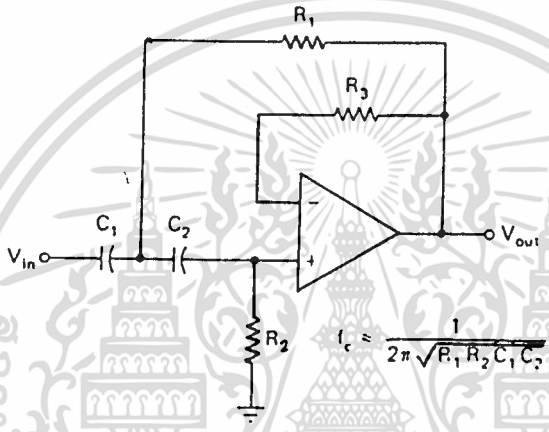
รูปที่ 30 แสดงสัญญาณของวงจรกรองความถี่สูง

เราสามารถสร้างวงจรนี้ได้โดยการสลับตำแหน่งของตัวต้านทานและตัวเก็บประจุของวงจรกรองความถี่ต่ำดังรูปที่ 31 และสามารถอธิบายจากคุณสมบัติที่ว่าที่ความถี่สูงอิมพีแดนซ์ของตัวเก็บประจุจะมีความต้านทานต่ำดังนั้นสัญญาณอินพุทเกือบทั้งหมดจึงตกคร่อมตัวต้านทานและมีศักดาเท่ากับแรงดันเอ้าท์พุทแต่ความถี่ต่ำกว่าความถี่คัทออฟ อิมพีแดนซ์ของตัวเก็บประจุจะมีค่าสูงทำให้แรงดันเก็บทั้งหมดตกคร่อมตัวเก็บประจุเองและเป็นผลให้แรงดันตกคร่อมความต้านทานและแรงดันเอ้าท์พุทมีค่าต่ำมากโดยที่วงจรในรูปที่ 31 นี้มีความชันประมาณ -20 dB/decade และมีค่าความถี่คัทออฟซึ่งหาได้จากสมการเดียวกับวงจรกรองความถี่ต่ำ และจากรูปที่ 32 จะเป็นการแสดงวงจรกรองความถี่สูงซึ่งถูปรับปรุงให้มีความชันสูงถึง -40 dB/decade และเพื่อการทำงานให้มีประสิทธิภาพสูงสุดจะต้องให้ค่า C1และ C2 มีค่าเท่ากันและ R3 ควรมีค่าเท่ากับ R2 โดยมี R2 เป็นตัวป้อนสัญญาณกลับเพื่อการกรองสัญญาณอีกครั้งหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 31 แสดงวงจรกรองความถี่สูงที่ปรับปรุงให้มีความชัน -20 dB/decade



รูปที่ 32 แสดงวงจรกรองความถี่สูงที่ปรับปรุงให้มีความชัน -40 dB/decade

2.4 การส่งสัญญาณโทรทัศน์

ในสัญญาณโทรทัศน์จะประกอบไปด้วยสัญญาณใหญ่ๆ 2 สัญญาณคือ สัญญาณภาพและสัญญาณเสียง ดังนั้นการมอดูเลชั่นจึงข้อนข้างยุ่งยากพอสมควร ประการแรกก็คือสัญญาณภาพเป็นสัญญาณที่มีตัวประกอบหลายตัว ส่วนสัญญาณเสียงเป็นสัญญาณธรรมดาที่ไม่ยุ่งยากมากนักโดยที่สัญญาณภาพจะมอดูเลชั่นแบบเอเอ็มทั้งนี้ในระบบเอเอ็มการผสมสัญญาณไม่ได้ทำให้เกิดการแปรความถี่เป็นความถี่ใหม่ตามสัญญาณความถี่วิทยุแต่อย่างใด สัญญาณภาพเป็นสัญญาณที่มีสัญญาณซิงโครไนซ์ , แบลงกิ้ง , อีควอไลซิ่ง เป็นต้น จึงทำให้แบนด์วิทธ์ในการมอดูเลชั่นสูงกว่าเท่าที่ควรจะเป็น ส่วนสัญญาณเสียงจะถูกมอดูเลชั่นแบบเอฟเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.1 มอดูเลชั่นของสัญญาณภาพ (Video modulation)

สัญญาณภาพโทรทัศน์จะมอดูเลทกับคลื่นพาห์แบบ เอ.เอ็ม การมอดูเลทสัญญาณภาพมีรูปร่างของซิงค์พัลซ์แตกต่างกันที่ระดับสัญญาณขาวและดำฉนั้นการมอดูเลทสัญญาณภาพจะทำได้สองแบบคือ

1. การมอดูเลทแบบบวก แบบนี้ถ้าระดับสัญญาณขาวเพิ่มขึ้นขนาดของคลื่นพาห์จะสูงขึ้น สัญญาณขาวสูงสุดจะให้การมอดูเลทเป็น 100% ถ้าสัญญาณดำและสัญญาณซิ้งค์จะให้ขนาดของคลื่นพาห์ต่ำลงต่ำสุดตามลำดับ

2. การมอดูเลทแบบลบ แบบนี้ยอดของซิ้งค์จะให้ขนาดของคลื่นพาห์สูงสุดเป็น 100% ระดับแบล้งค์กิ้งจะให้การมอดูเลท 75% ถ้าเพิ่มสัญญาณสูงขึ้นจะทำให้ขนาดของคลื่นพาห์ลดลง แต่จะต่ำสุดที่ 10% ของยอดสูงสุดของสัญญาณขาวสำหรับโทรทัศน์ระบบCCIR-Bใช้การมอดูเลทแบบลบ

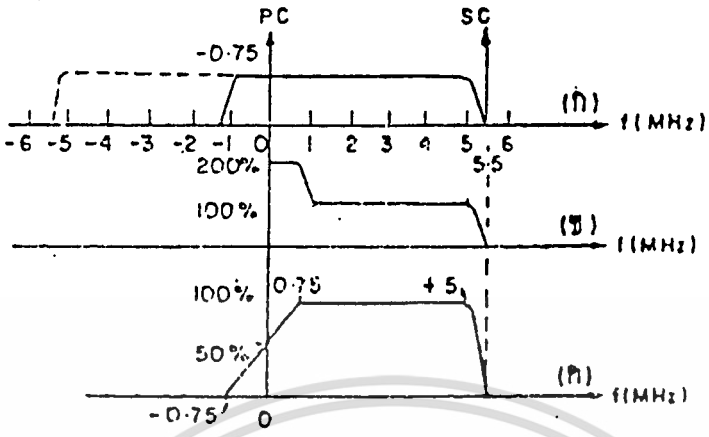
2.4.2 การมอดูเลทสัญญาณเสียง (Sound modulation)

การส่งสัญญาณเสียงทางโทรทัศน์ใช้การมอดูเลทแบบ เอฟ.เอ็ม จะทำให้การรับเสียงมีสัญญาณรบกวนน้อยและเสียงที่รับชัดเจนทางด้านเครื่องส่งเสียงจะมีวงจรปรีเอมพาซิส เพื่อยกระดับสัญญาณด้านความถี่สูงให้มีกำลังมากขึ้นเพื่อทำให้สัญญาณต่อนอยส์มีค่าสูงโดยใช้ RC ฟิลเตอร์ที่มีไทม์คอนสแตนท์ 50 ไมโครวินาที ที่ด้านรับจะต้องมีวงจรดีเอมพาซีสโดยใช้ RC ฟิลเตอร์ที่มีไทม์คอนสแนท์เท่ากับ 50 ไมโครวินาที และการเบี่ยงเบนของสัญญาณสูงสุดไม่เกิน 50 กิโลเฮิทซ์

2.4.3 การส่งสัญญาณแบบเวสติเกียลไซด์แบนด์ (Vertigial side band transmission)

ทางด้านส่งจะส่งสัญญาณออกไปแบบเวสติเกียลไซด์แบนด์ดังแสดงในรูปที่27(ก) สัญญาณทางด้านความถี่ต่ำส่วนหนึ่งจะถูกตัดออกโดยใช้ฟิลเตอร์ โดยที่พลังงานที่ส่งออกจะเริ่มตั้งแต่ -1.25 ถึง 5.5 เมกกะเฮิทซ์ ส่วนที่ -1.25 เมกกะเฮิทซ์จะส่งแบบดับเบิ้ลไซด์แบนด์และที่เหลือส่งแบบซิงเกิ้ลไซแบนด์ฉนั้นถ้าจะดูกำลังในการส่งส่วนที่ -1.25 เมกกะเฮิทซ์จะมีกำลังเป็น 2 เท่าของส่วนที่เหลือดังรูปที่ 33(ข) ดังนั้นทางเครื่องรับโทรทัศน์จะต้องลดกำลังในการรับในช่วงที่เป็นดับเบิ้ลไซด์แบนด์ลงครึ่งหนึ่งดังรูปที่ 33(ค) จึงจะให้สัญญาณออกที่ภาคดีเทคเตอร์มีกำลังเท่ากันทุกความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 33 (ก) การส่งแบบเวสติเกียลไซด์แบนด์
(ข) กำลังของสัญญาณที่ส่งออกไป
(ค) เรสปอนส์ของเครื่องรับทีวี

2.4.3 ช่องส่งสัญญาณโทรทัศน์มาตรฐาน

ในการส่งโทรทัศน์นั้นความถี่พาห์ที่จะใช้สำหรับแต่ละช่องสัญญาณหรือสำหรับแต่ละสถานีส่งโทรทัศน์นั้น จะถูกกำหนดให้อยู่ในย่าน VHF และ UHF ก็เพราะสัญญาณรวมมีแถบความถี่กว้างถึง 5 MHz ย่านความถี่ที่กำหนดให้แบ่งออกเป็นหลายย่านดังนี้

ย่าน VHF ล่าง	แบนด์ I	41	----------	65	MHz
ย่าน VHF บน	แบนด์ III	147	----------	230	MHz
ย่าน UHF	แบนด์ IV	470	----------	582	MHz
ย่าน UHF	แบนด์ V	606	----------	790	MHz

(แบนด์ II 88 MHz ถึง 108 MHz ใช้สำหรับวิทยุกระจายเสียงระบบเอฟเอ็ม)

ช่องต่างๆที่ใช้ส่งที่อยู่ในแบนด์ I และ II แสดงไว้ในตารางที่ 1 ในแบนด์ I มี 4 ช่องด้วยกัน แต่ช่อง 1 ไม่ได้ใช้กับการส่งโทรทัศน์ ใช้เพื่อในกิจการอย่างอื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เสถียรภาพทางความถี่ของคลื่นพาห์จะอยู่ในช่วง +1 Khz ถึง -1Khz แต่ถ้าเครื่องส่งใช้ความถี่ช่องเดียวกันในกรณีที่ตั้งของเครื่องส่งอยู่ไกลคนละแห่งแล้วเกิดการรบกวนเนื่องจากใช้ช่องสัญญาณความถี่รวมกัน ก็อาจจะใช้วิธีตั้งความถี่พาห์ของภาพให้ผิดไป +10.5 Khz ถึง -10.5 Khz จากความถี่ที่กำหนดก็จะลดผลของการรบกวนได้

แบนด์	ช่อง	ช่วงความถี่ (MHz)	พาห์ภาพ (MHz)	พาห์เสียง (MHz)
I	1	41-47	(ไม่ใช้สำหรับโทรทัศน์)	
	2	47-54	48.25	53.75
(41---68 MHz)	3	54-61	55.25	60.75
	4	61-68	62.25	67.75
	5	174-181	175.25	180.75
II	6	181-188	182.25	187.75
(174---223 MHz)	7	188-195	189.25	194.75
	8	195-202	196.25	201.75
	9	202-209	203.25	208.75
	10	209-216	210.25	215.75
	11	216-223	217.25	222.75
	12	223-230	224.25	229.75

ตารางที่ 1 การกำหนดช่องสัญญาณโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาตรฐาน	A (อังกฤษ 1)	B (EBU1)	C (เบลเยียม 1)	D (โซเวียต)	E (ฝรั่งเศส 1)	F (เบลเยียม 2)	M (อเมริกา)
จำนวนเส้น	405	625	625	625	819	819	525
ฟิลด์/วินาที	50	50	50	50	50	50	60
ภาพ/วินาที	25	25	25	25	25	25	30
เส้น/วินาที	10125	15625	15625	15625	20475	20475	15750
เวลาใน 1 เส้น (μs)	98.7	64	64	64	48.84	48.84	63.5
วิดีโอแบนด์วิดธ์ (MHz)	3	5	5	6	10	5	4.2
แกมมา	0.4-0.5	0.5	0.5	0.5	0.6	0.5	0.45
เวสติเชียลไซด์แบนด์ (MHz)	+0.75	−0.75	−0.75	−0.75	−2	−0.75	−0.75
ระยะห่างของพาห์เสียงกับภาพ (MHz)	−3.5	+5.5	+5.5	+6.5	+11.15	+5.5	+4.5
วิดีโอมอดดูเลชั่นเอเอ็ม	+	−	+	−	+	+	−
ซาวด์มอดดูเลชั่น	AM	FM	AM	FM	AM	AM	FM
ความถี่เบี่ยงเบนของของพาห์เสียง (KHz)		±50		±50			±25
ปรี-เอ็มฟาซิส (μs)		50		50			75
แบนด์วิดธ์ของช่อง (MHz)	5	7	7	8	14	7	6
กำลังส่งออกอากาศของภาพต่อเสียง	4:1	5:1	4:1	5:1	4:1	4:1	10:1
ระดับของพาห์เป็น % ของยอดสุด-ดำ	35%	75%	25%	75%	25%	25%	75%
แบล็งค์กิง	30%	75%	25%	75%	25%	25%	75%
ยอดขาว	10%	10%	100%	10%	100%	100%	12.5%

ตารางที่ 2 มาตฐานสากลของการส่งโทรทัศน์ ระบบ CCIR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาตรฐาน	G	H	I	K	L	N
สำหรับระบบ	( )	( )	(อังกฤษ 2)	(โซเวียต)	(ฝรั่งเศส 2)	(อาร์เยนตินา)
UHF 625 เส้น 50 ฟิลด์						
วิดีโอแบนด์วิดธ์ (MHz)	5	5	5.5	6	6	4.2
ระยะห่างพาห์เสียงกับภาพ (MHz)	5.5	5.5	6	6.5	6.5	4.5
วิดีโอมอดดูเลชั่น	-	-	-	-	+	+
ซาวด์มอดดูเลชั่น	FM	FM	FM	FM	AM	FM
กำลังส่งออกของภาพต่อเสียง	10:1	10:1	10:1	10:1	8:1	10:1
เวสติเชียลไซด์แบนด์ (MHz)	0.75	1.25	1.25	0.75	1.25	0.75
	PAL	PAL	PAL	SECAM	SECAM	SECAM
	SECAM 3	SECAM 3		3	3	3

ตารางที่ 2 มาตรฐานสากลของการส่งโทรทัศน์ระบบ CCIR (ต่อ)

จากตารางที่ 2 เป็นมาตรฐานสากลสำหรับการส่งโทรทัศน์ของประเทศต่างๆทั่วโลกระบบการส่งโทรทัศน์ทุกระบบ Aspect ratio หรืออัตราส่วนความกว้างต่อความสูงของภาพ 4:1 การกวาดของเส้นภาพเป็นแบบสอดแทรก (interlace scanning) โดยกวาดจากซ้ายไปขวาจากบนมาล่างความถี่ของฟิลด์ปกติจะเท่ากับความถี่ของไฟฟ้าใช้ในบ้าน ยกเว้นประเทศ เช่นแคนาดา ญี่ปุ่น และบางประเทศในอเมริกากลาง และอเมริกาใต้ นั้นคือ ไฟฟ้ากำลังที่จ่ายตามบ้านมีความถี่ 50 Hz แต่ใช้การกวาดภาพ 60 ฟิลด์ต่อนาที โดยการรบกวนที่ปรากฏเป็นแถบดำเลื่อนบนจอภาพจะไม่เป็นปัญหาเกิดขึ้นเพราะว่าเครื่องรับสมัยใหม่ออบแบบให้ทีริปเปิลต่ำมาก ระบบการกวดแบบ 60 HZ นั้นการกระพริบของภาพ เมื่อให้จอภาพสว่างมากจะดีกว่าระบบ 50 HZ ส่วนระบบที่มีลายละเอียดของเส้นภาพสูง (high resolution) เช่นระบบ 819 เส้น ของฝรั่งเศสจะไม่เป็นการประหยัด เนื่องจากต้องใช้แถบความถี่กว้างมากทุกระบบยกเว้นระบบ 405 เส้นของอังกฤษคลื่นที่ส่งออกไปเป็นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Horizontal prlarization คือ สนามไฟฟ้าจะเป็นแนวราบ สังเกตสายอากาศของเครื่องรับจะวางขนานกับพื้นโลกวิธีนี้สามารถลดการรบกวนจากคลื่นไฟฟ้าที่เกิดจากมุษย์ทำขึ้น เช่น จากรถยนต์ ฯลฯ ได้

จากผลของการเติบโตทางการคมนาคมระหว่างชาติและการแลกเปลี่ยนรายการโทรทัศน์ซึ่งกันและกัน ระบบโทรทัศน์ต่างๆจึงถูกจัดให้เป็นมาตรฐาน ดังเช่น ระบบ CCIR นี้โดยกำหนดให้เป็นระบบ A,B,----N; และระบบ B นี้เป็นระบบที่นิยมใช้กันมาก ระบบ A,B,C,D,E,F ใช้กันในยุโรป สำหรับการส่งในแบนด์ I และIII ส่วนระบบ G,H,I,K,L ส่งในย่าน UHF แบนด์ IV และแบนด์ V เท่านั้น ส่วนระบบ M และN นั้นใช้กันทั้งในย่าน VHF และ UHF

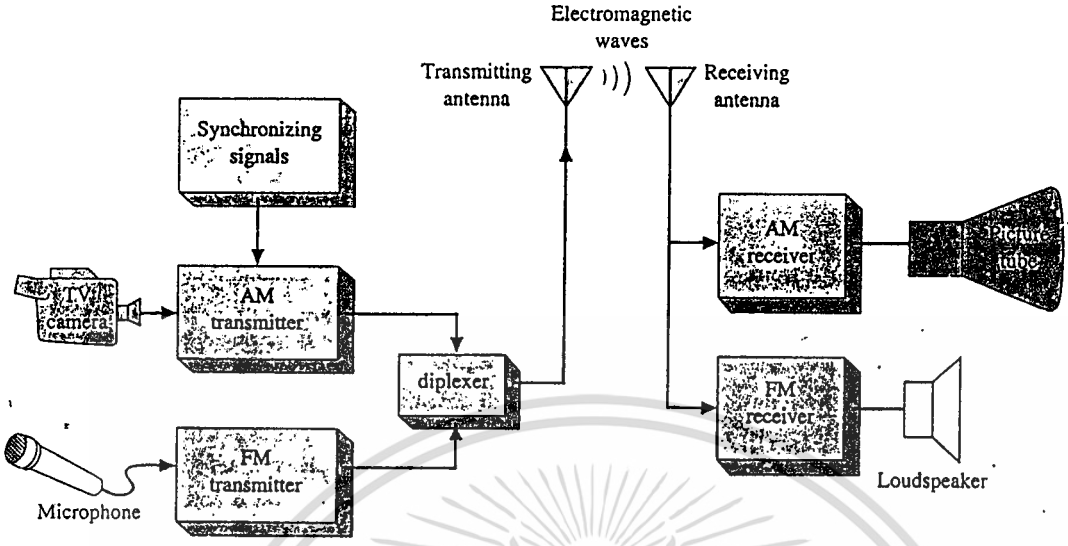
ระบบ G,H,I,K,L นั้นใช้สำหรับโทรทัศน์สีโดยเฉพาะและนอกจากจำนวนเส้นฟิลด์ต่อวินาทีที่เหมือนกันแล้ว ช่วงห่างระหว่างช่องความถี่จะเป็น 8 Mhz เท่ากัน

ในระบบ 625 เส้นในระบบมาฐานการส่งโทรทัศน์สีคลื่นพาห์สำหรับสัญญาณสีจะมีค่า 4.43 Mhz ในขณะที่ระบบ 525 เส้นจะมีค่า 3.58 Mhz

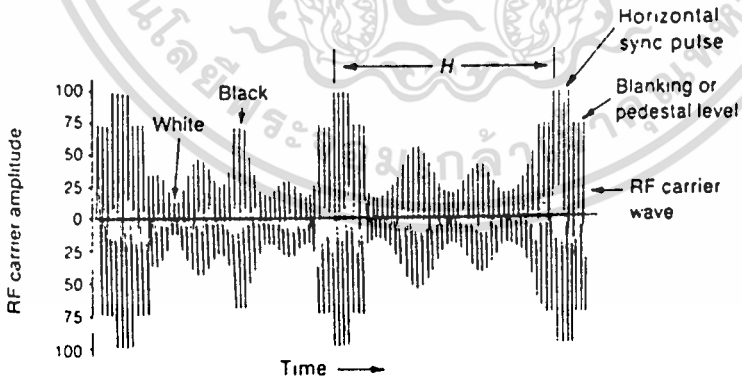
ในแบนด์ IVและ Vนี้ทางยุโรปตะวันออกจะใช้ระบบ Gในขณะที่ยุโรปตะวันตกและรัสเซียใช้ระบบ K มาตรฐานของระบบ K กับระบบ D เหมือนกัน ยกเว้นอัตราส่วนกำลังทางออกของภาพและเสียงที่ลดลงเพื่อให้เหมาะสมกับระบบของสีที่ต้องการระบบ A,C,E,Fไม่ใช้การส่งระบบโทรทัศน์สีและเลิกใช้กันแล้วโดยหันไปใช้มาตรฐาน 625 เส้นในแบนด์ IVและV ระบบ Bนิยมใช้กันมากในยุโรปตะวันตกและใช้ระบบ PAL สำหรับการส่งโทรทัศน์สีส่วนระบบ D ใช้กันมากในประเทศยุโรปตะวันออก เช่น รัสเซีย และใช้มาตรฐาน SEMCAM-3 สำหรับการส่งโทรทัศน์สี

ระบบ M ใช้กันแพร่หลายใน สหรัฐอเมริกา แคนาดา เม็กซิโก ญี่ปุ่น อิหร่านเป็นต้นและโดยทั่วไปแล้วในระบบ NTSC สำหรับการส่งโทรทัศน์สีระบบ N ใช้ในประเทศอาร์เจนตินา ระบบนี้คล้ายกับระบบ M เมื่อพิจารณาทางคุณสมบัติของช่องส่งเว้นแต่ใช้ 625 เส้น 50 ฟิลด์และระบบสีเป็น SECAM-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 34 แสดงบล็อกไดอะแกรมพื้นฐานของระบบโทรทัศน์



รูปที่ 35 แสดงสัญญาณที่ใช้ส่งโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
โครงสร้างและผลการทดลอง

ส่วนประกอบหลักจะประกอบด้วยระบบกระบวนการ farder และ wipers ของสัญญาณภาพและกระบวนการรวมของสัญญาณเสียงจะแบ่งได้เป็น 7 ส่วนคือ

1. Simple Video Fader
2. Improved Video Fader
3. Video Enhancer
4. Horizontal Wiper
5. Vertical Wiper
6. Four Channel Audio Mixer
7. Audio Dynamic Noise Limitter

ส่วนประกอบทั้งหมดใน วีดีโอเอฟเฟค จะถูกออกแบบให้ปฏิบัติงานไว้ตามมาตรฐานของระบบ PAL ประกอบไปด้วย video signal มีอิมพีแดนซ์ 75โอห์มส่วนประกอบแหล่านี้ไม่ได้ถูกออกแบบให้ทำงานที่สัญญาณVHFจริงๆแล้วส่วนประกอบเหล่านี้สามารถใช้กับทุกๆระบบโดยเฉพาะสัญญาณ RGB

1. Simple Fader

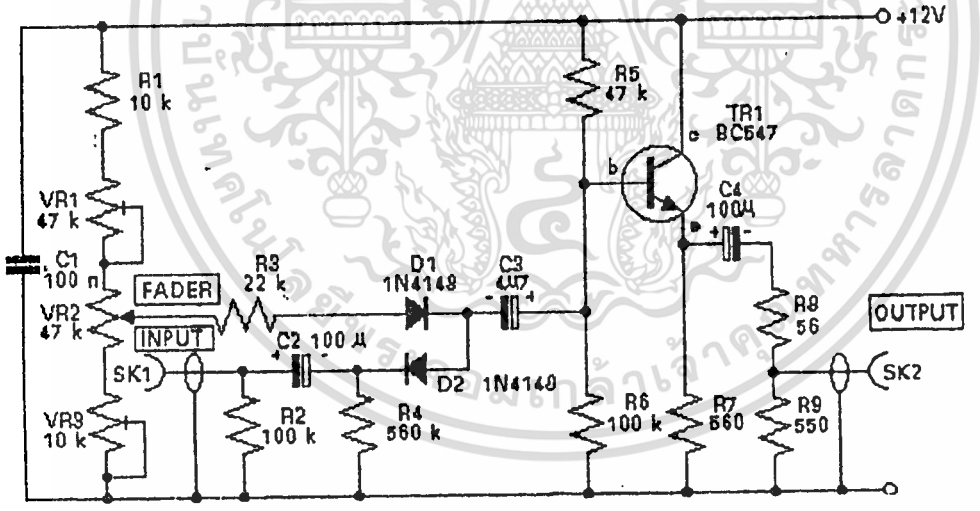
โดยปัจจุบันนี้ Camcorders จะมีวงจรvideo fader ภายในตัวของมันเองจะมีเพียงส่วนน้อยที่จะให้เกิดความไม่ถูกต้อง ส่วนที่จะทำให้ Camcorders ถูกต้องจะต้องต่ออยู่ภายนอกและใช้ควบคุม fade out โดยแบ่งเป็น 2 ชนิดคือ frame type หรือที่รู้จักกันว่า field pulse และ line pulse และสัญญาณLuminance(สัญญาณภาพขาวดำ)จะมีสัญญาณบวกระหว่าง 0V ถึง+2Vและสัญญาณ British ในระบบPALใช้สัญญาณ Positive luminance ซึ่งพื้นที่สีขาวจะได้จาก +2V และพื้นที่สีดำได้จากสัญญาณที่ 0Vโดยส่วนใหญ่ตัวอย่างวิธีการfadingของสัญญาณจะใช้กับวงจร chipping โดยทั่วๆไประดับการ chipping ทางบวกจะถูกกำหนดให้สูงพอที่จะให้สัญญาณ luminance สามารถผ่านไปได้หมดทั้งสิ้นในที่สุด

ชนิดของfade-out จะผลิตสัญญาณที่ไม่เหมือนกันทีเดียวแต่ส่วนที่เหมือนกันคือใช้ควบคุมความสว่างของจอภาพคือ ลำดับแรกส่วนของความสว่างของภาพคือผลที่ดีจากนั้นก็ปรับให้อยู่ในระดับกลางของความสว่างและสุดพื้นที่สีดำของภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

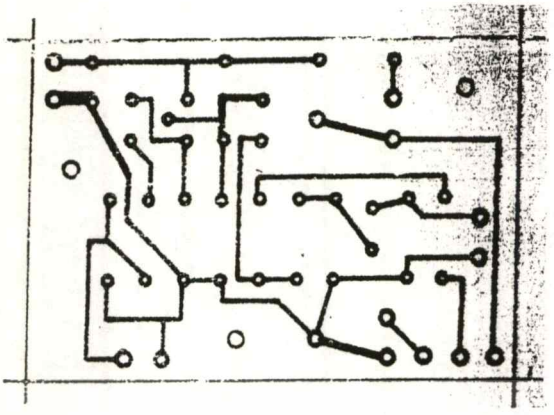
จากรูปที่ 3.1 จะเป็นการแสดงตัวอย่างของวงจร simple video fader ซึ่งจะมีค่าการเปลี่ยนแปลงตาม .clipping circuitโดยการใช้ diode typeโดยที่ระดับของการ clippingจะควบคุมโดย bias voltage fedไปยัง D1ผ่าน R3โดยแรงดันที่ได้จะมาจาก potentialซึ่งจะประกอบไปด้วย R1,VR1ถึงVR3 โดยที่VR2จะเป็นตัวปรับการ faderและVR1,VR3 จะเป็นตัวปรับความสมดุลให้กับ VR2และในวงจรจะเห็นว่า TR1เป็นการต่อแบบ Emitter follower bufferซึ่งวงจรต้องการกระแสประมาณ 10mA

ในการปรับโดยจะเริ่มปรับVR1,VR3ไว้ที่ประมาณกึ่งกลางและทำการปรับVR2 เมื่อทดสอบส่วนนี้และส่วนอื่นๆจะได้ว่าภาพจะเริ่มสว่างขึ้นและสว่างลงแต่ไม่จำเป็นต้องมืดหรือสว่างเต็มที่

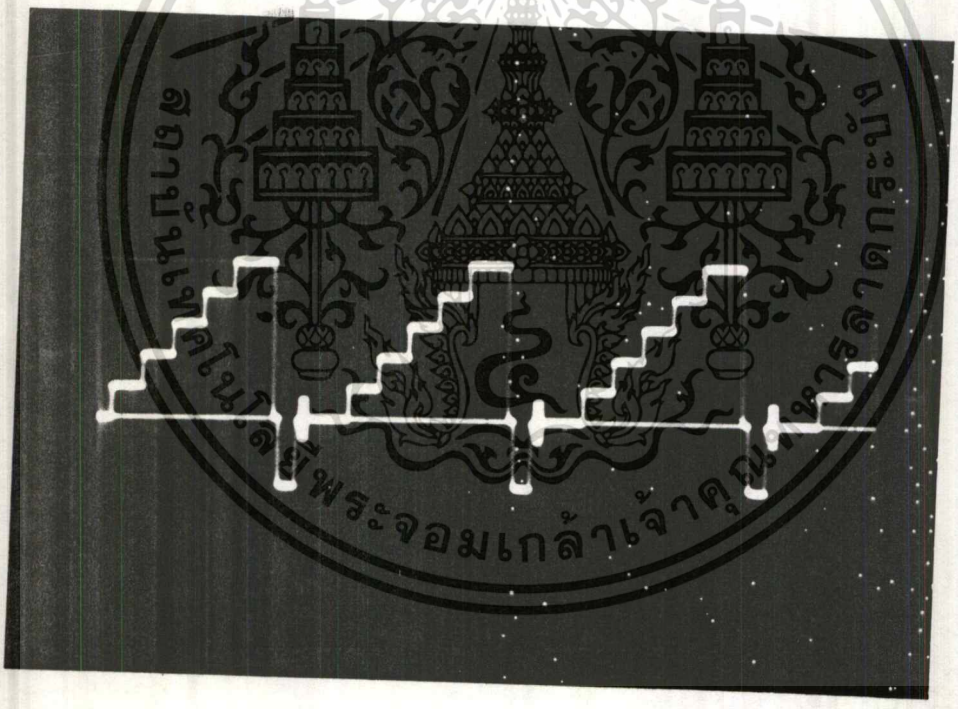


รูปที่ 3.1 แสดงวงจร simple video fader

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

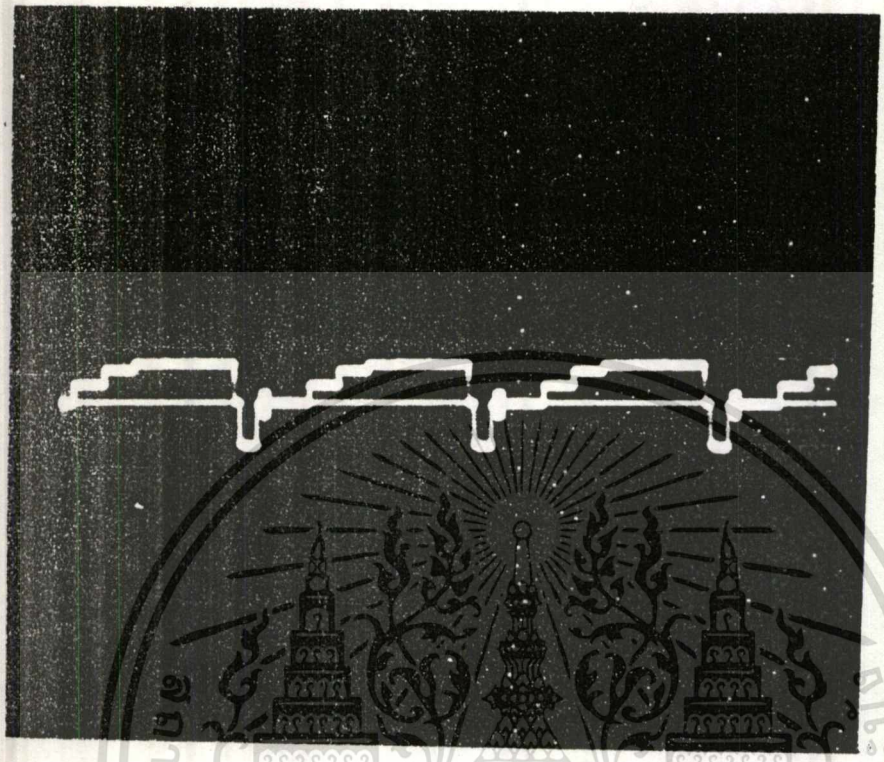


รูปที่ 3.2 แสดงลายวงจร simple video fader



รูปที่ 3.3 แสดงสัญญาณอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 แสดงสัญญาณเอาท์พุทของวงจร simple video fader

2. Improved Video Fader

ซึ่งการทำงานของวงจรนี้ซึ่งจะป้อนสัญญาณอินพุทเป็นสัญญาณLine synchronisation pulse ผ่านวงจร Sync separator circuit จะได้สัญญาณมา triggerที่ขาของ monostableซึ่งจะให้เอาท์พุทเป็น pulseสั้นๆและมีช่วงกว้างของ pulseอยู่ที่ 12 μS โดยที่เอาท์พุทของ monostable จะควบคุมการเปลี่ยนแปลงของ swicth electronic สัญญาณอินพุทของ switch electronic จะเป็นสัญญาณภาพรวมโดยที่สัญญาณอินพุทที่(1)ยังไม่ได้ถูกตกแต่งเลยแต่ในขณะที่สัญญาณอินพุทที่(2)ผ่านทางfader poteniometer ส่วนสัญญาณเอาท์พุทของ swicth electronicจะถูกส่งผ่าน buffer Amp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

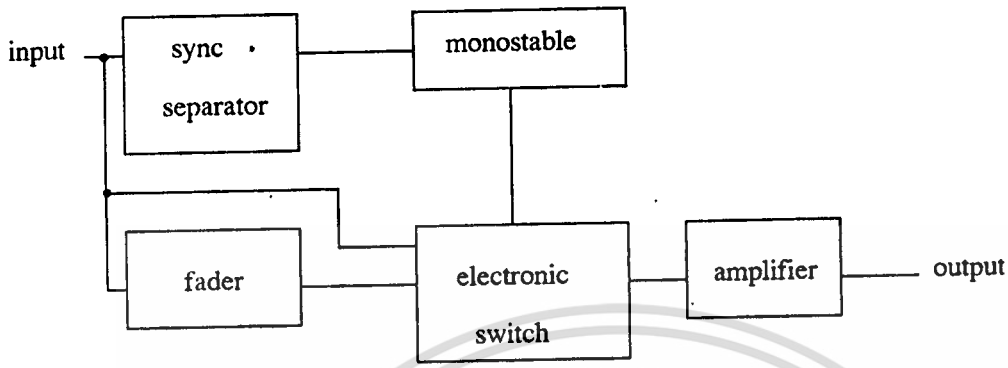
การเริ่มการ triggerให้กับ monostableและเอ้าท์พุทของ monostableจะทำการ set switch ให้ส่งผ่านสัญญาณภาพรวมที่ไม่ผ่านการตกแต่งมาเป็นเอาท์พุทซึ่งเมื่อสิ้นสุดสัญญาณ pulse สัญญาณ fader จะถูกส่งผ่านไปยังเอาท์พุทและทางด้านสัญญาณLuminance จะถูกส่งผ่านไปยังเอ้าท์พุทโดยผ่านทาง fader potentiometer โดยสญญาณอินพุ๊เป็น line-by-line ซึ่งสัญญาณ synchoniasion และสัญญาณ birst จะไหลผ่านเอาท์พุทโดยที่เอาท์พุทไม่มีการเปลี่ยนแปลงและสัญญาณ luminanceจะถูกลดทอนโดยจะให้ fade-out characteristic ที่ดี

จากรูปที่ 3.6 จะเป็นวงจรของ Improved video fader จากรูปวงจรจะเห็นได้ว่า TR1,TR2จะทำหน้าที่เป็นวงจรแยกสัญญาณ Sync โดยที่TR1 จะทำหน้าที่เป็นAmplifierและ inverterจะทำการส่งสัญญาณผ่าน high pass filterส่วน TR2 ทำหน้าที่เป็น Pulse shaperและ inverterส่วนทางเอาท์พุทจะได้สัญญาณเป็น line synchronisation pulse low lever

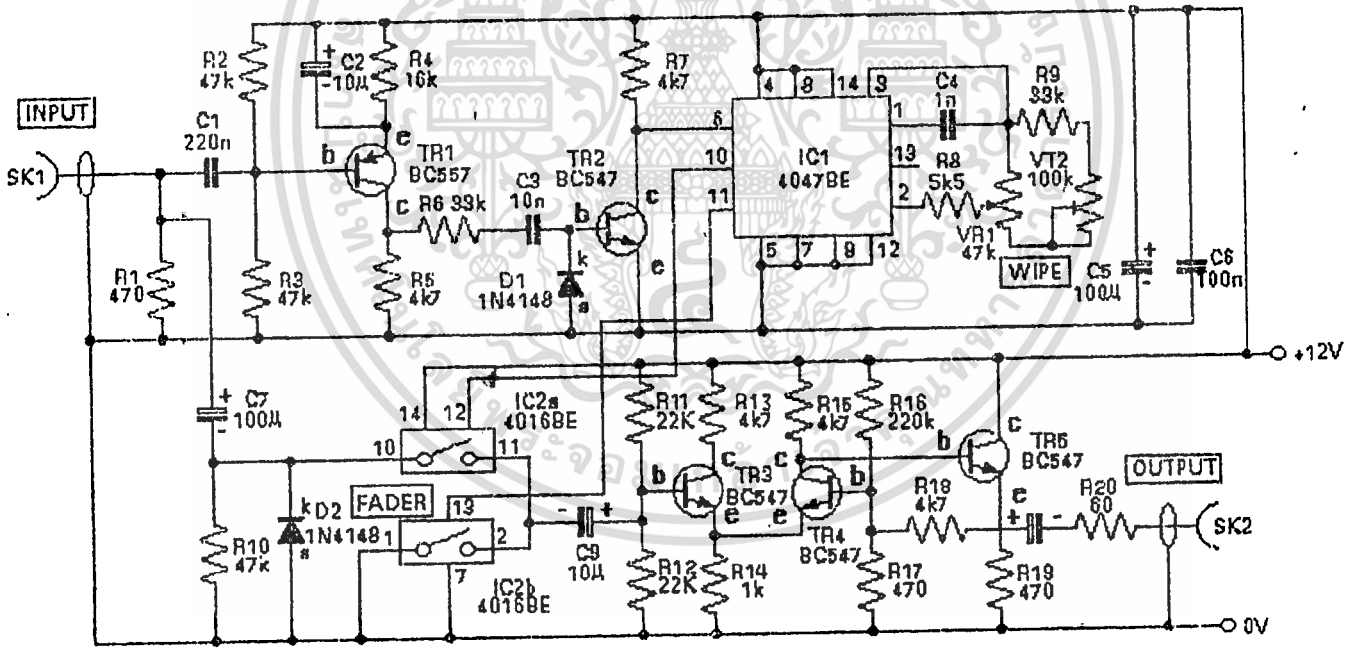
CMOS 4047 BE ซึ่งเป็นวงจรอะสเตเบิล/โมโนสเตเบิลโดยจะใช้ขอบขาลบในการ trigger โดยที่ให้ C4 และR8เป็นตัวกำหนอการหน่วงเวลาซึ่งจะกำหนดช่วงสัญญาณพัลซ์ทางเอาท์พุทให้อยู่ในช่วงที่น้อยกว่า 12μS (2.48 C4R8 วินาที)ส่วนทางด้านวงจร electronic switch ใช้เพียง 2ใน 4 ตัว อะนาล็อกสวิทซ์ใน CMOS 4016 BEสวิทซ์ที่ใช้ในวงจรจะเป็นสวิทซ์ที่ทำหน้าที่เปิดปิดแต่เมื่อสวิทซ์ต่อหน้าสัมผัสหนึ่งแล้วแล้วจะเตรียมต่อหน้าสัมผัสต่อไปยังอีกหน้าสัมผัสหนึ่งที่ได้รับสัญญาณควบคุมซึ่งมีเฟสตรงกันข้ามดังนั้นเมื่อสวิทซ์ต่อหน้าสัมผัสอยู่และส่งผ่านสัญญาณไปยังเอาท์พุทสวิทย์อื่นๆก็จะต่อหน้าสัมผัสและไม่มีการส่งสัญญาณอินพุทไปยังเอาท์พุทดังนั้น 4047BE จะควบคุมการทำงานของสวิทซ์โดยใช้เอ้าท์พุทของ Qและ$\overline{Q}$ ส่วนทางด้านสัญญาณอินพุทที่ไม่ได้รับการตกแต่งสัญญาณจะผ่าน IC2a และสัญญาณอินพุทจะถูกส่งผ่าน Fader potentiometer ,VR1จะส่งผ่านIC2b ส่วนD1และ D3จะเป็น dc restroation คือdiodeที่ทำหน้าที่ป้องกันการโอนเอียงของสัญญาณซึ่งมีความสำคัญสำหรับการชดเชยแรงดันไฟตรงในการสร้างระหว่างสัญญาณ fadeและ non-fade

สัญญาณภาพรวมของระบบPALจะมีBW2-3Mhzและจะมีความถี่สูงผ่านทางรอบๆ Potentiometer โดยกำหนดจากค่าตัวเก็บประจุและอื่นๆในการลดค่าให้ลงตัวที่สุดนี้คือปัญหาของ VR1 คือจะต้องมีค่าต่ำกว่า 1 กิโลโอห์ม ที่ค่าความต้านทานสูงกว่านี้ไม่ควรจะใช้ ส่วนทางด้านTR3 ถึงTR5 จะทำหน้าที่เป็นส่วนการขยายสัญญาณซึ่งทางด้าน TR3,TR4จะทำงานแบบที่เรียกว่า Long-tailed pair และTR5จะทำงานแบบ Emiter follower และวงจรนี้ต้องการกระแสประมาณ 25 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

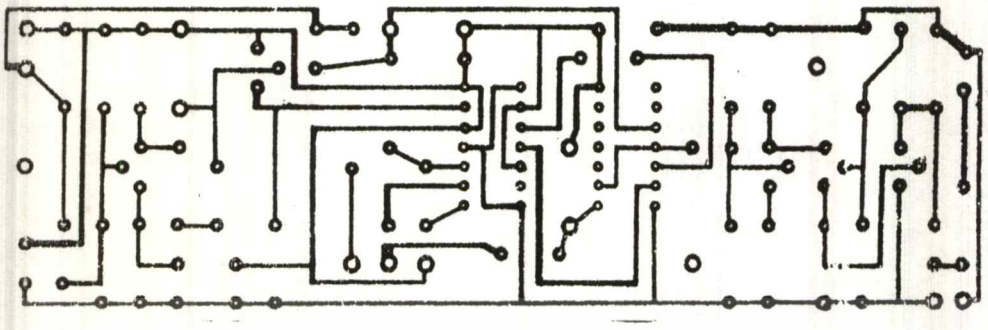


รูปที่ 3.5 แสดงบล็อคไดอะแกรมของImproved Video Fader

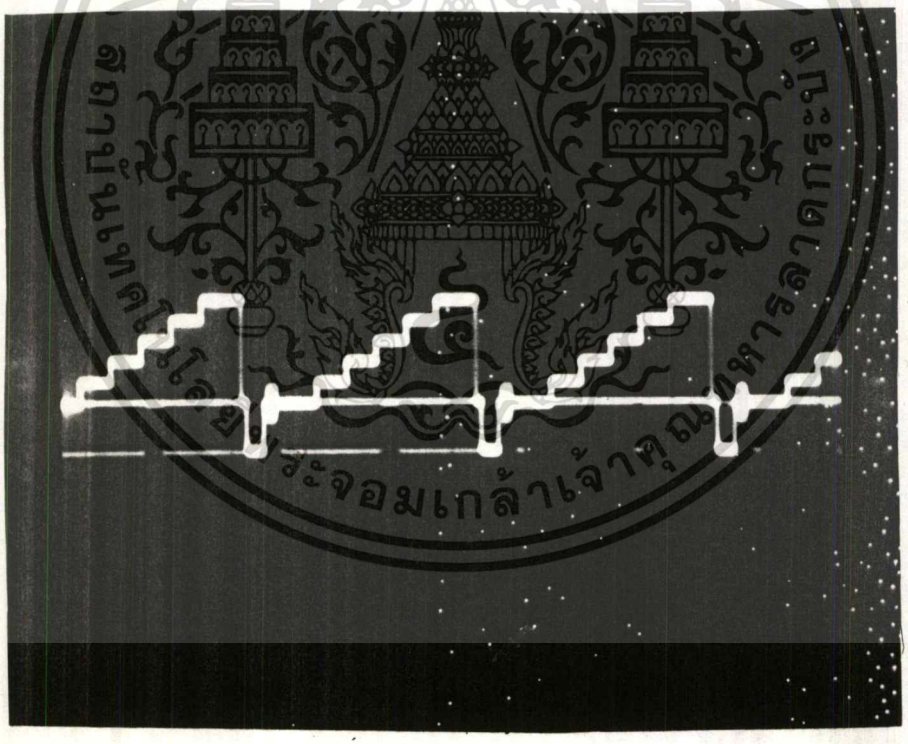


รูปที่ 3.6 แสดงรูปวงจร Improved Video Fader

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

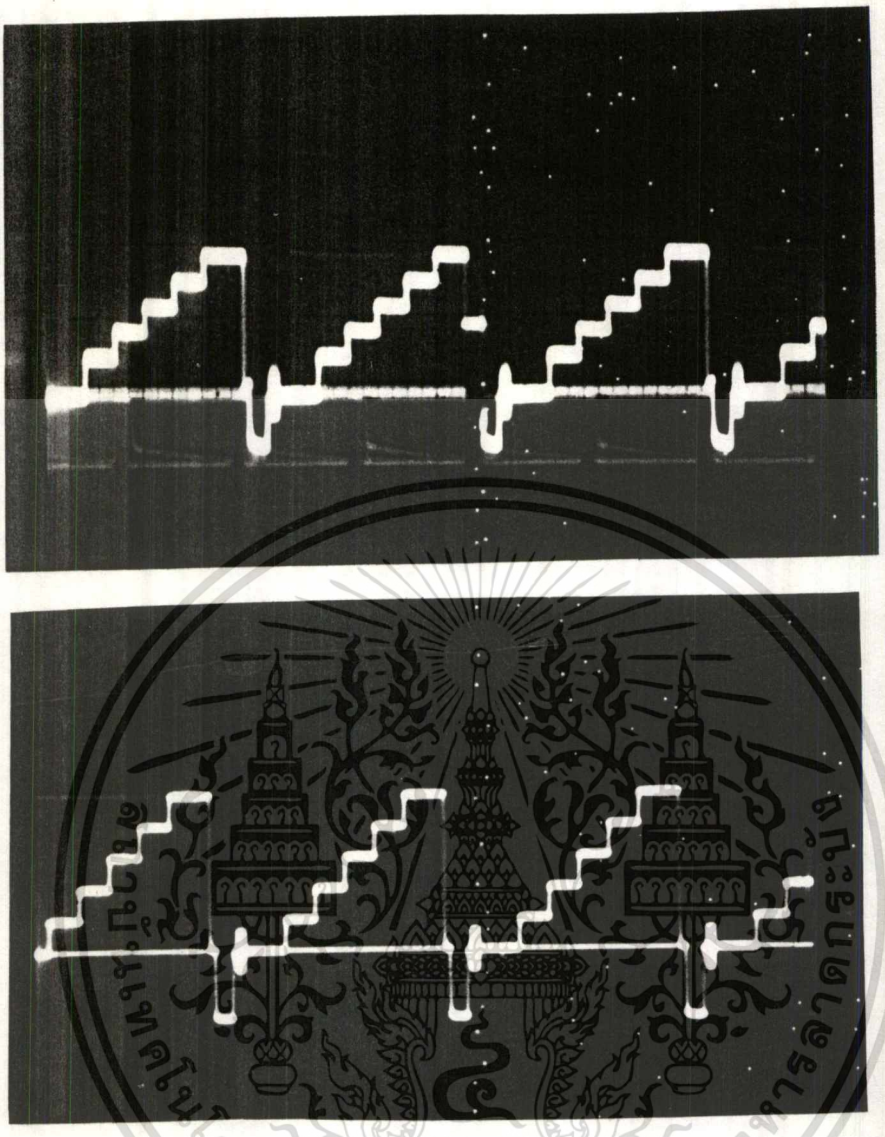


รูปที่ 3.7แสดงลายวงจรของ improved video fader



รูปที่ 3.7 แสดงสัญญาณอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 แสดงสัญญาณเอาท์พุทของวงจร Improved Video Fader

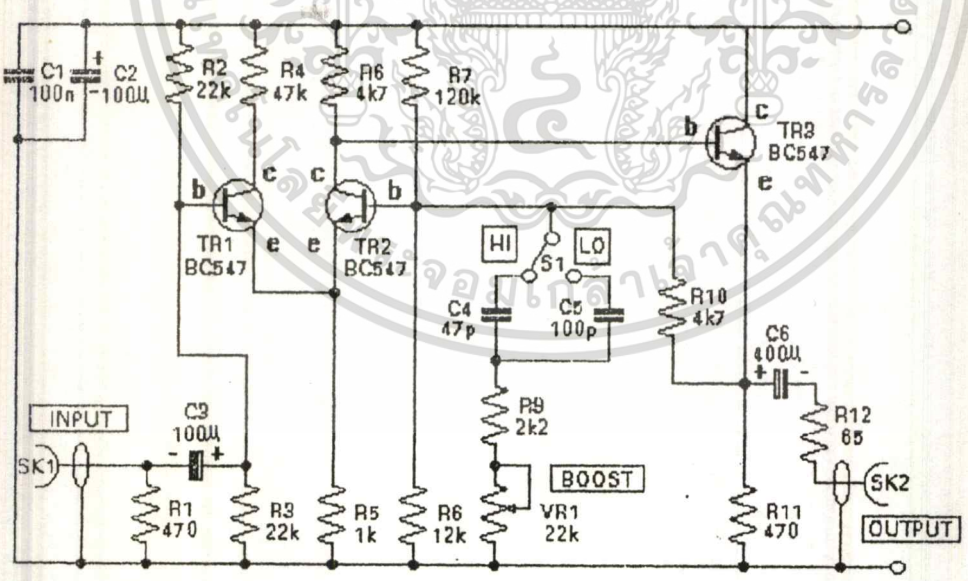
3. Video Enhancer

ในปัจจุบันการบันทึกสัญญาณภาพและกล้องมีความเงียบอยู่ในระดับสูงและแน่นอนจะต้องมีการพัฒนาในการผลิตให้ดีขึ้นเรื่อยๆ ความละเอียดของภาพจะมีเสถียรภาพโดยการขยายสัญญาณซึ่งในการพัฒนาให้ดีขึ้นแต่จะทำให้เกิดสัญญาณรบกวนสูงขึ้นด้วยซึ่งเป็นสัญญาณรบกวนที่เกิดมาจากหัวบันทึกเทปซึ่งอุปกรณ์ที่ช่วยเพิ่มความถี่ของสัญญาณภาพแต่ไม่ได้เพิ่ม BW ของสัญญาณภาพแต่จะเพิ่ม response ที่ความถี่สูงจะผลิตความคมชัดให้สูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

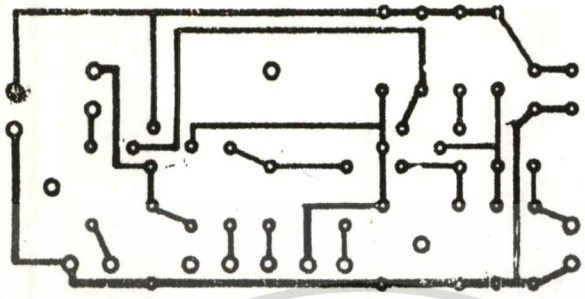
มีความเห็นมากมายเกี่ยวกับการใช้ video enhancer ที่ดีที่สุดบางความเห็นก็สนับสนุนให้มีการใช้ตั้งแต่เริ่มบันทึกภาพแต่บางความเห็นให้ใช้เฉพาะเวลาเล่นเทปเท่านั้น มันไม่ใช่ความคิดเห็นที่ดีในการบันทึกเทปแล้วยังนำมาใช้ในการเล่นเทปอีกซึ่งการใช้สองรอบนี้มันจะผลิตความถี่สูงมากเกินไปซึ่งจะใช้ไม่ได้กับสัญญาณ video

จากรูปที่ 3.9 แสดงวงจรของ Video Enhancer วงจรนี้จะเป็นวงจรขยายแบบพื้นฐานโดยที่ TR1,TR2 ทำงานแบบ long-tailed pair ,TR3 ทำงานแบบ emiter fllower buffer stage อัตราการขยายแรงดันถูกควบคุมโดยการป้อนกลับแบบลบซึ่งส่วนหนึ่งคือ R10 และอีกส่วนหนึ่งคือการขนานของ R7กับR8 และการป้อนกลับที่ใช้จะให้การขยายทั้งหมดมีค่าสูง อย่างไรก็ตามที่ความถี่สูงค่า impedance ของ C4จะมีค่าต่ำ ถ้าต้องการเพิ่มความถี่สูงซึ่งจะให้ R9เป็นตัวเพิ่มความถี่สูงให้ถึงระดับที่ต้องการและ VR1เป็นตัวควบคุมการเพิ่มระดับโดยใช้ในการลดการ boost ของความถี่สูงและทางด้านสวิทซ์ S1 จะใช้เลือก HI/LO โดยต่อสวิทซ์ไปที่ C5 ซึ่งC5 มีค่ามากกว่า C4และเมื่อต่อสวิทซ์ที่ C5ก็จะเริ่มเพิ่มที่ความถี่ต่ำซึ่ง VR1สามารถใช้ในการลดการ Boots วงจรนี้ต้องการกระแสประมาณ 5 mA

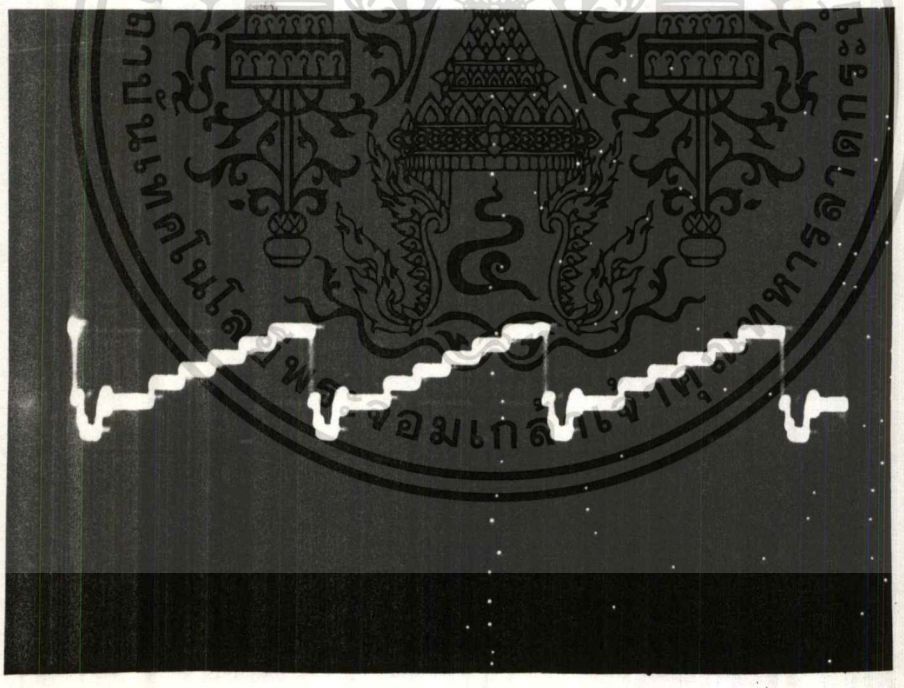


รูปที่ 3.9 แสดงรูปวงจร video enhancer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

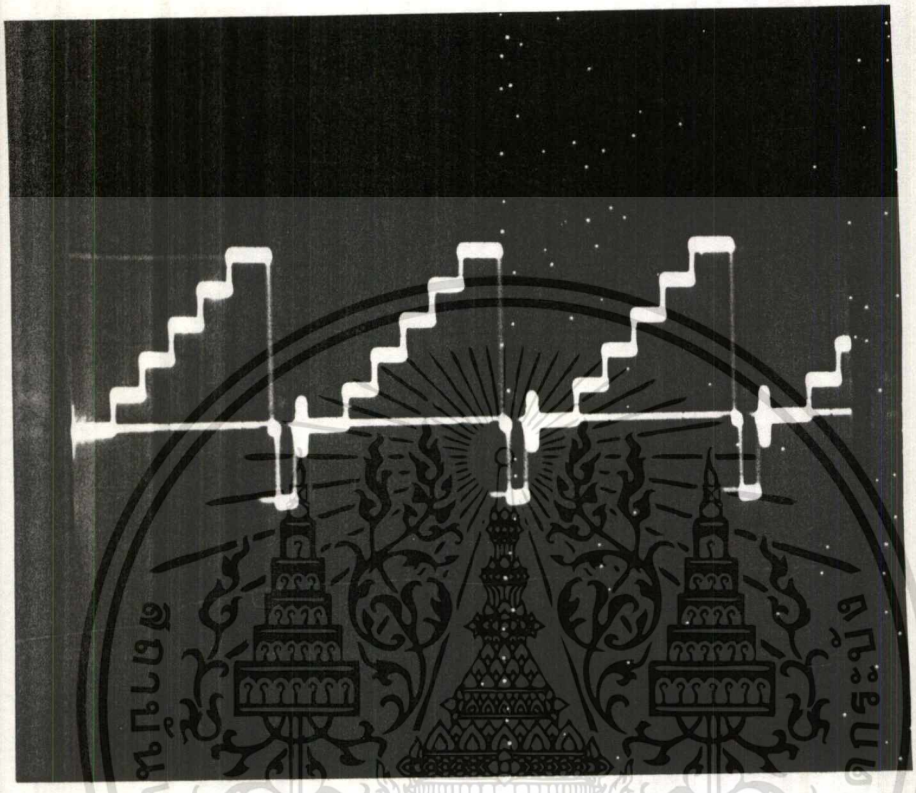


รูปที่ 3.10 แสดงลายวงจร video enhancer



รูปที่ 3.11 แสดงสัญญาณอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 แสดงสัญญาณเอาท์พุทของวงจร video enhancer

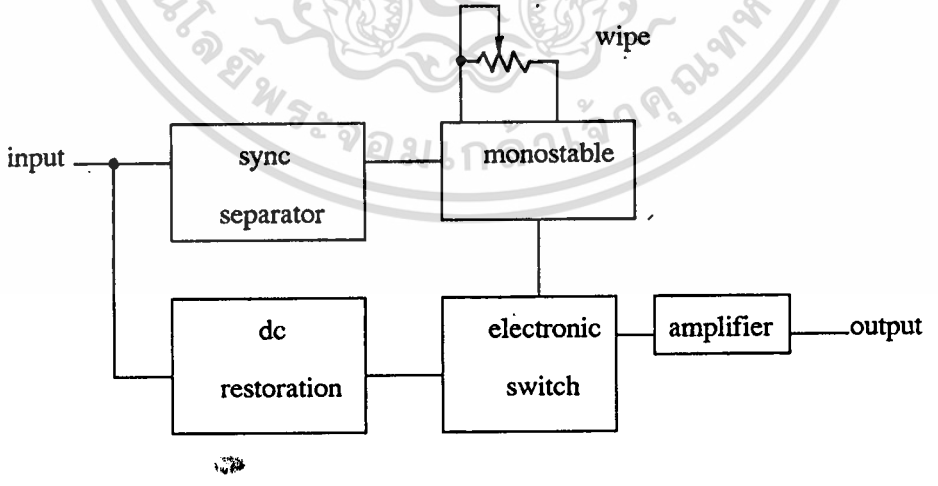
4. Horizontal Wiper

การ wiper เป็นการใช้หลักของการสแกนซึ่งแสดงการสร้างภาพทั่วๆไปสัญญาณ blanked ของการแสดงจะแสดงเป็นพื้นสีดำบนหน้าจอหรืออาจเป็นเงาลักษณะการ wiper จะใช้สีดำที่ผลิตจากสัญญาณ blanked ซึ่งการ wiper ทางแนวตั้งการเพิ่มขึ้นของส่วนสีดำจากจุดบนของหน้าจอและลดต่ำลงจนกระทั่งส่วนทั้งหมดของหน้าจอถูกปิดเต็มไปด้วย blanked ซึ่งโดยส่วนมากการกวาดทางแนวตั้งจะใช้การกวาดโดยให้มี blanking จากจุดล่างเลื่อนขึ้นข้างบน การกวาดทางแนวนอนจะ blanking แบบ side-to-side

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

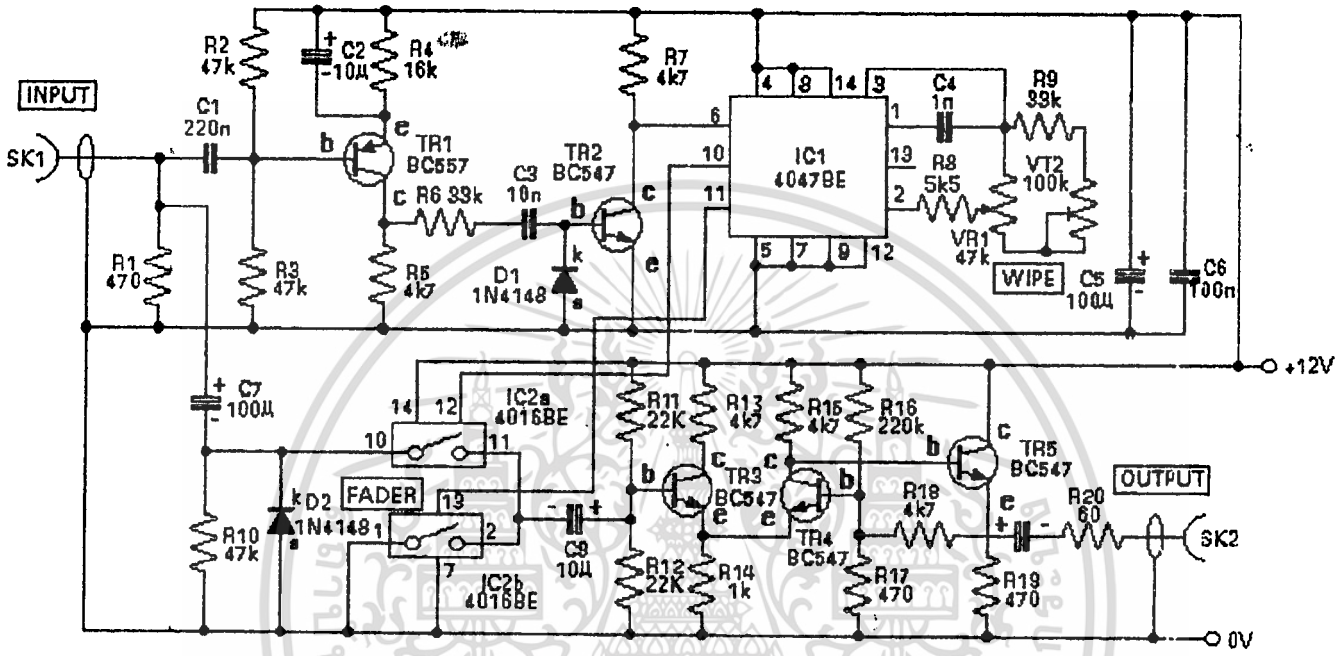
จากรูปที่ 3.14 จะช่วยให้เข้าใจหน้าที่ของส่วนต่างๆของการกวาดทางแนวนอนซึ่งจะมีหลักการคล้ายกับ improved fader circuit ซึ่งการกวาดทางแนวนอนนี้พัฒนามาจาก improved fader โดยที่สัญญาณอินพุทจะถูกแยกเป็น 2ทางซึ่งส่วนหนึ่งของสัญญาณจะถูกส่งไปยังวงจรแยกซิงค์ซึ่งมันจะให้เอาท์พุทเป็นสัญญาณพัลซ์ไปทริกให้กับ monostable โดย monostableสามารถที่จะเปลี่ยนแปลงความกว้างของพัลซ์ทางเอาท์พุทและความยาวของพัลซ์จะควบคุมโดย potentiometer โดยจะควบคุมการกวาดและที่ช่วงพัลซ์ที่แคบที่สุดพัลซ์จะเริ่มสัญญาณluminancในอีกส่วนหนึ่งของสัญญาณจะผ่านวงจร dc restoration ผ่านelectronic switch ส่วนสัญญาณเอาท์พุทช่องว่างของพัลซ์ลูกแรกกับลูกต่อไปเป็นส่วนของสัญญาณ blanking ถ้าตัดความยาวของพัลซ์ให้สั้นลง electronic sw. ก็จะเปลี่ยนสภาวะการทำงานก่อนก่อนจะสิ้นสุดการสแกนและการทำงานทำโดยการป้อนสัญญาณภาพผ่านวงจรแยกสัญญาณซิงค์และจะให้สัญญาณลบทริกให้กับ monostableโดยจะให้ VR1เป็นตัวควบคุมการกวาดให้ R9และVR2เป็นตัวขนานกับVR1และVR2ใช้ในการปรับแต่งความยาวของพัลซ์ให้ถูกต้องกับภาพวงจรนี้จะกินกระแสประมาณ 25mA

การทดสอบวงจรนี้โดยการเริ่มจากการปรับVR2ไว้ที่ประมาณตรงกลางซึ่งVR2ไม่สามารถทำให้เกิดฉาก blanked โดยVR1จะเป็นตัวควบคุม blaked ซึ่งจะตั้งVR1ที่ความต้านทานสูงสุดและทำการปรับ VR2 ถ้าVR2ถูกปรับไว้ที่ค่าต่ำสุดในส่วนขวาก็จะเกิดฉากขึ้นถ้าตั้ง VR2ไว้ที่ค่าสูงสุดจะเกิดความกว้างของ blanked บนline scan

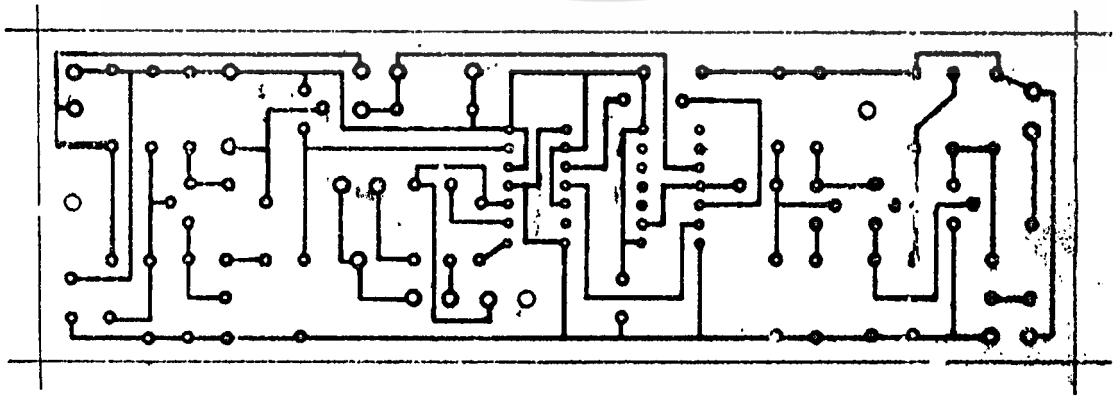


รูปที่ 3.13 แสดงบล๊อกไดอะแกรมของ horizontal wiper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

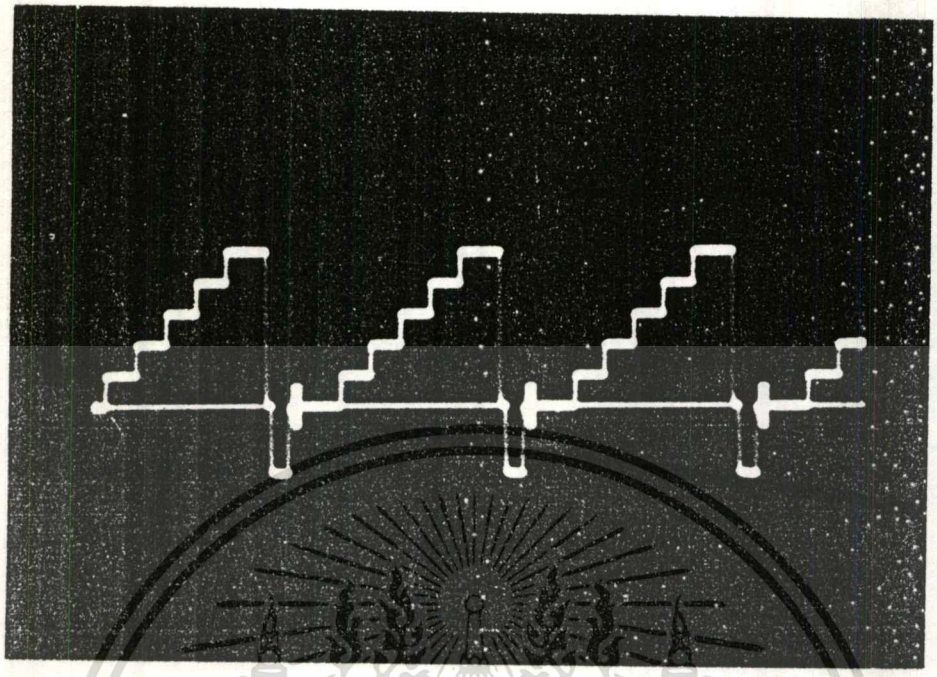


รูปที่ 3.14 แสดงรูปของวงจร horizontal wiper

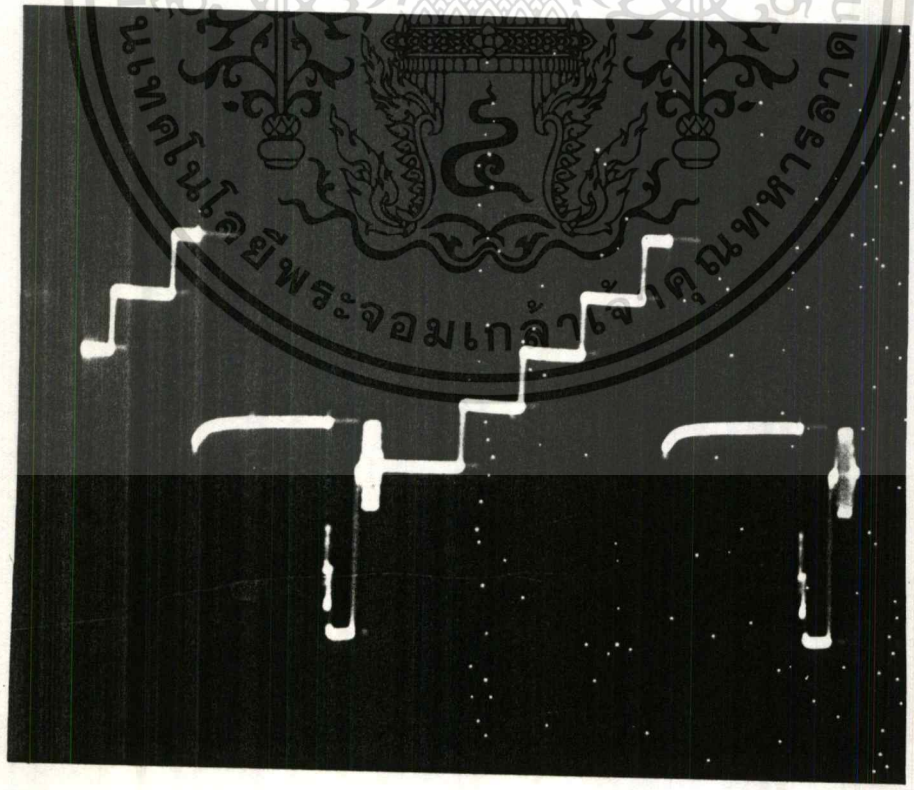


รูปที่ 3.15 แสดงลายวงจรของ horizontal wiper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

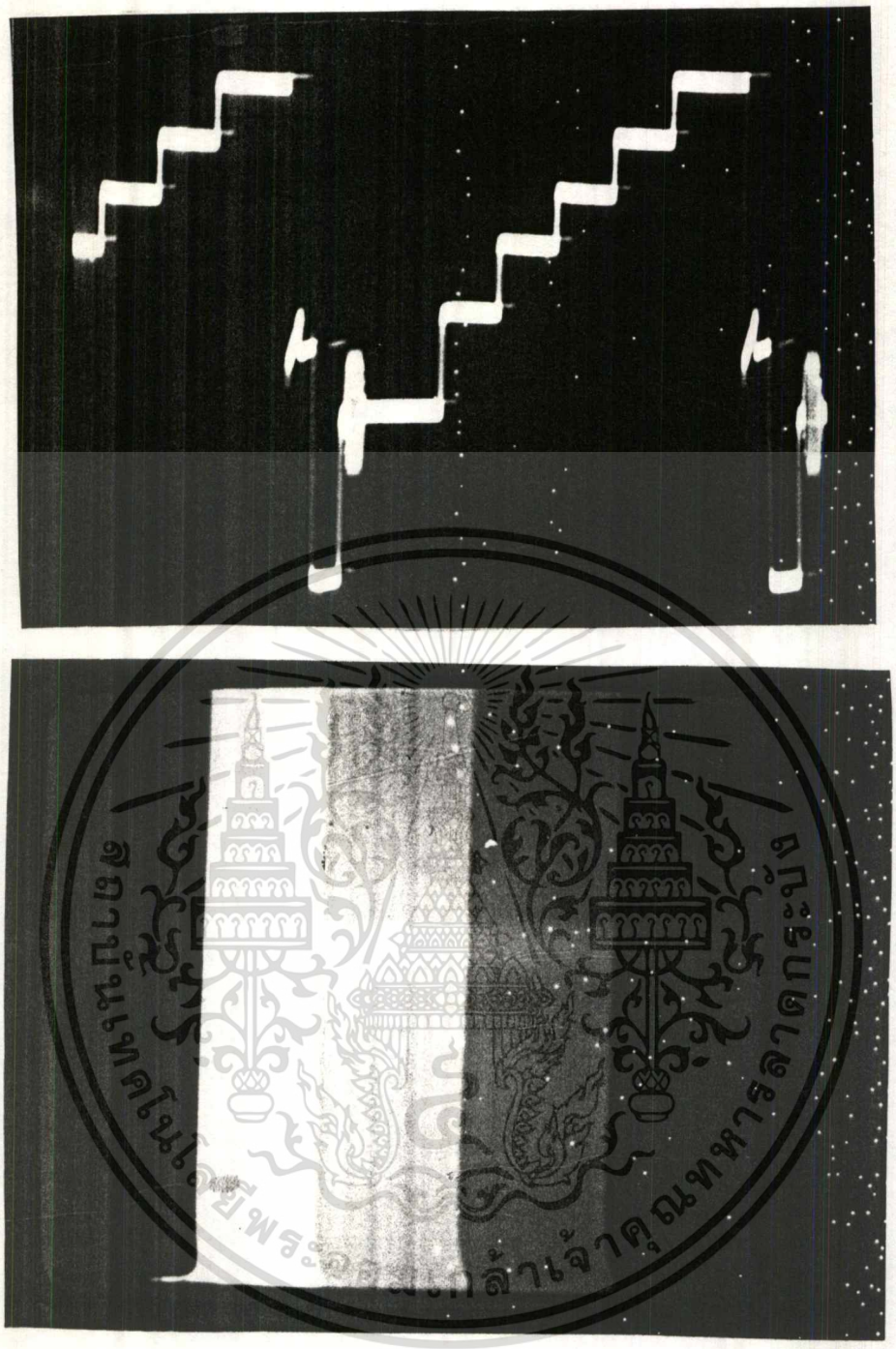


รูปที่ 3.16 จะแสดงสัญญาณอินพุท



รูปที่ 3.17 (ก)แสดงสัญญาณเอาท์พุท(Hi) ของวงจร horizontal wiper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



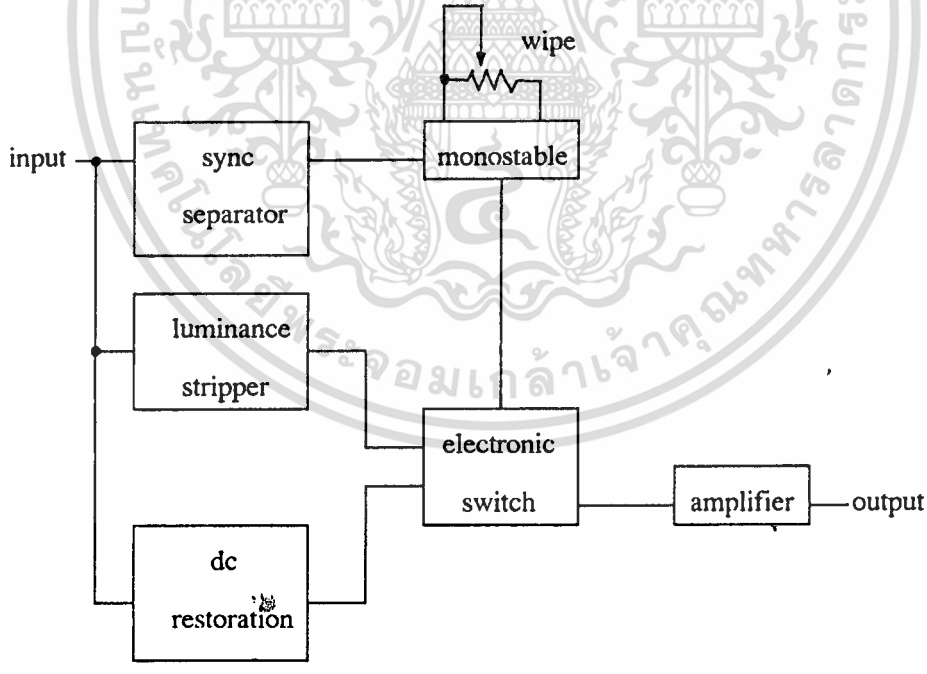
รูปที่ 3.17 (ข) แสดงสัญญาณเอาท์พุท(Lo)ของวงจร horizontal wiper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. Vertical Wiper

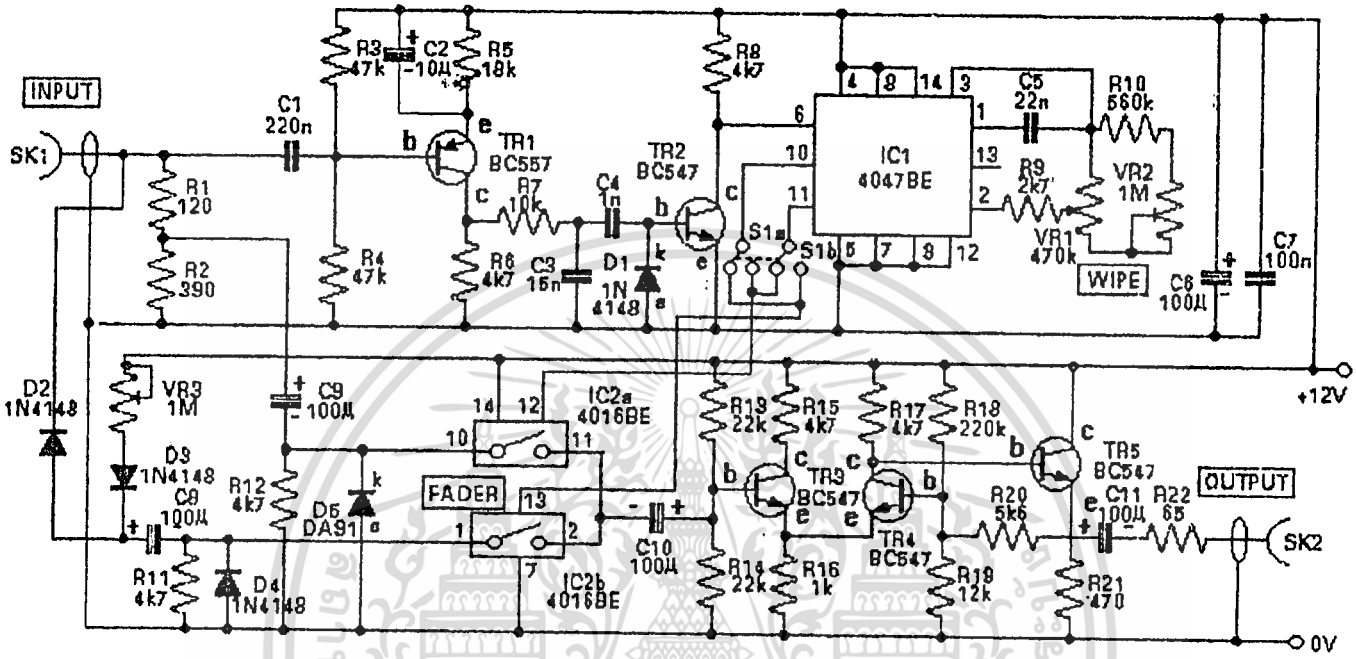
การทำงานของภาคนี้จะนำสัญญาณภาพป้อนที่วงจรแยกซิงค์ซึ่งวงจรนี้จะแตกต่างกับวงจร horizontal wiperที่วงจรนี้จะทำงานในลักษณะframe-by-frameโดยจะป้อนสัญญาณพัลซ์มาทริกที่วงจร monostableและความกว้างของพัลซ์นี้สามารถเปลี่ยนแปลงได้โดย potentiometer ซึ่งใช้ในการควบคุมการกวาดโดยที่กระบวนการ blankingจะเริ่มใช้ frameมากกว่า linesค่าความยาวสูงสุดของพัลซ์มักจะยาวมากในการใช้งานจะมีความยาวประมาณ 20mSและการเปลี่ยนแปลงของ electronic sw.โดยอินพุทจะมีสัญญาณเอาท์พุทของสัญญาณ luminance,dc restoration,monostable

จากรูปวงจรจะเห็นว่าจะเข้าวงจรแยกสัญญาณซิงค์โดยที่ต้องผ่านวงจรกรองความถี่ต่ำก่อน ดังนั้นจึงเหมาะกับความถี่ที่ต่ำและที่ monostableจะมีค่า R9,C5เป็นตัวควบคุมค่าต่ำสุดของพัลซ์เพื่อเหมาะกับภาพที่ 150µS ,VR1 ใช้ในการควบคุมการกวาดและให้ความกว้างของพัลซ์เปลี่ยนแปลงขึ้นถึง20mS ความต้านทานR10และVR2 ต่อขนานVR1และVR2คือตัวกำหนดความกว้างสูงสุดของพัลซ์ให้เหมาะกับระดับสัญญาณ

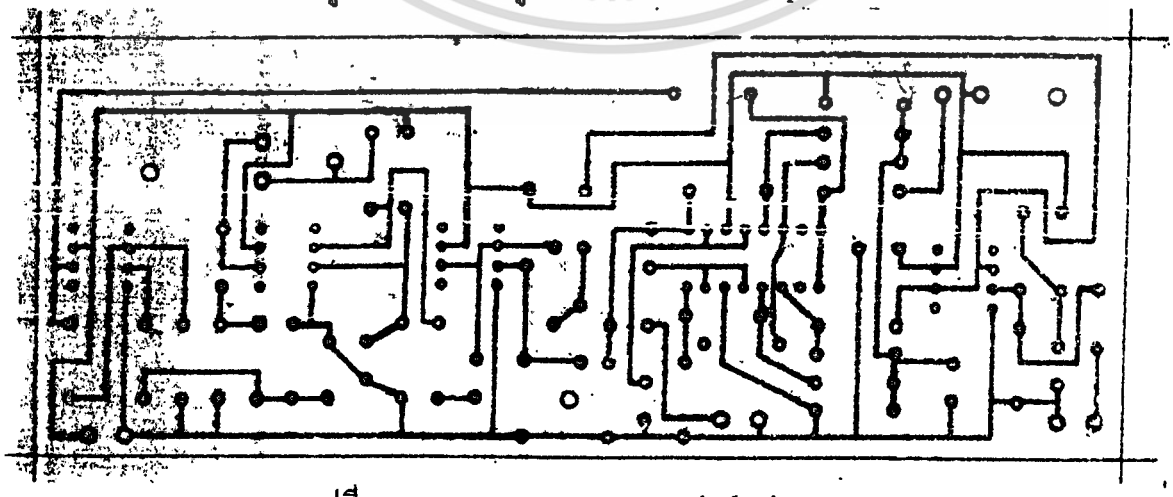


รูปที่ 3.18 แสดงบล๊อกไดอะแกรมของ vertical wiper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

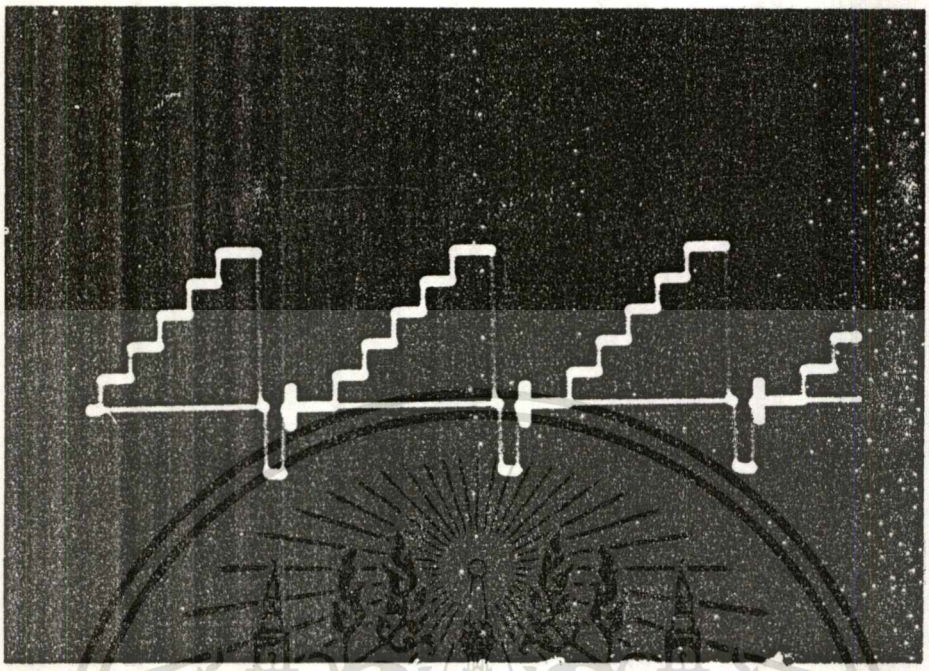


รูปที่ 3.19 แสดงรูปวงจรของ vertical wiper

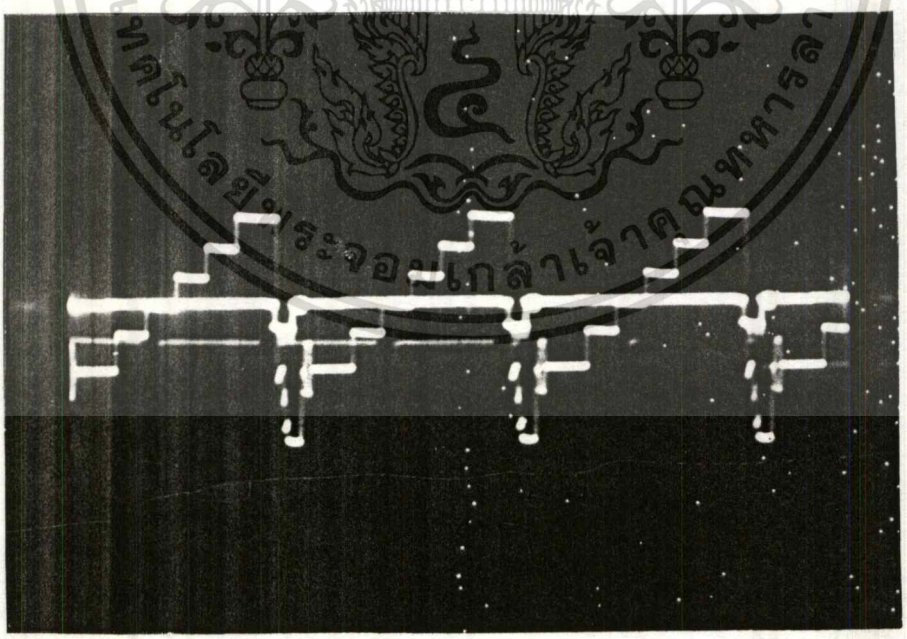


รูปที่ 3.20 แสดงลายวงจรของ vertical wiper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.21 แสดงสัญญาณอินพุท

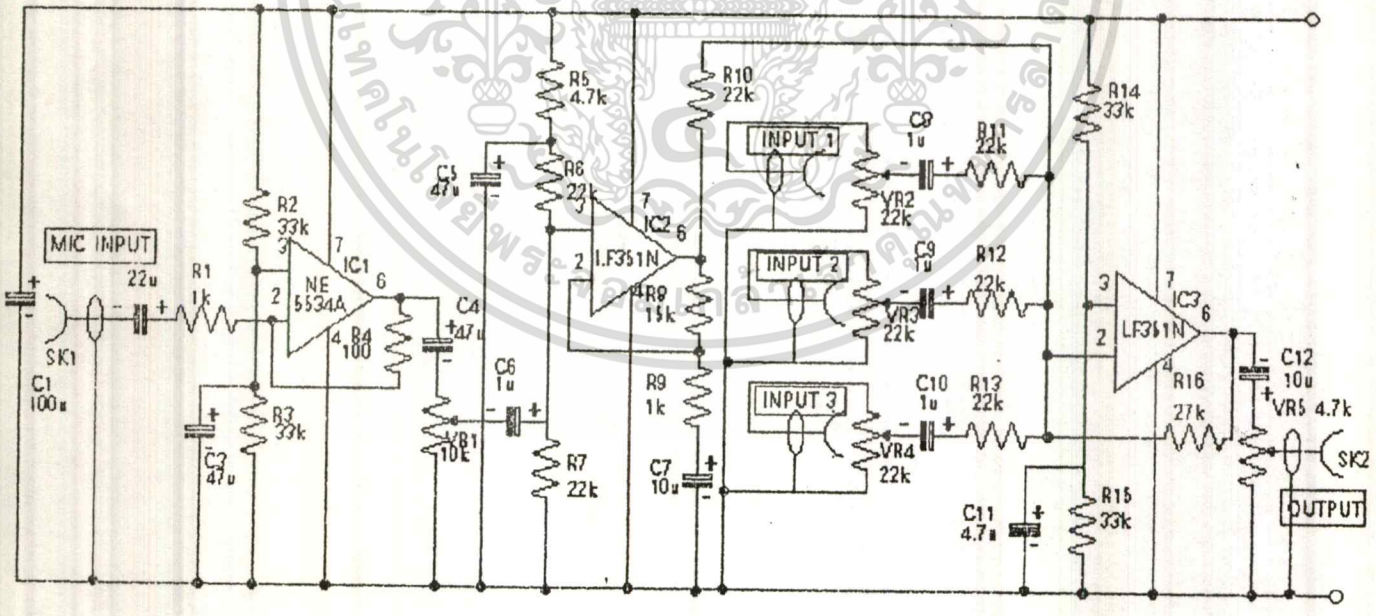


รูปที่ 3.22 แสดงสัญญาณเอาท์พุทของวงจร vertical wiper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

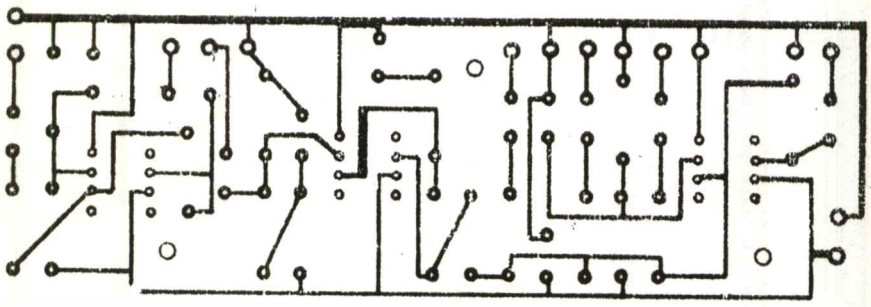
6. Audio Mixer

วงจรนี้จะเป็นวงจรที่ใช้ในการรวมสัญญาณเสียงซึ่งมีอินพุท 4 ช่อง โดยมีช่องของไมโครโฟน 1 อินพุทโดยที่ทั้ง 3 อินพุทที่เหลือสามารถต่อ compact disc, cassette และเสียงของกล้องวีดีโอเป็นต้น ไมโครโฟนที่สามารถใช้ได้จะต้องมีความต้านทานอยู่ระหว่าง 200 โอห์มถึง 1 กิโลโอห์ม ในวงจร IC3 จะเป็นออปแอมป์ที่ทำหน้าที่รวมสัญญาณโดยที่ทำให้สัญญาณรบกวนต่ำลงด้วยและความต้านทาน R10ถึง R13จะเป็นตัวที่ทำให้แรงดันทางเอาท์พุทสมดุลย์ส่วนSK2 ถึงSK4จะต่ออินพุทที่มีระดับสัญญาณที่สูงและถ้าต้องการให้เพิ่มให้เพิ่มค่า R16 ทางด้านIC1 จะทำงานในระบบ inverting มีการขยายแรงดันเท่ากับ 100(40dB) ความต้านทานR1เป็นความต้านทานอินพุทของสัญญาณต่ำที่ถูกตั้งไว้ที่ประมาณ 1กิโลโอห์มถ้าใช้ที่สัญญาณสูงต้องตั้งR1ไว้ที่ 10กิโลโอห์มและค่า C2ไว้ที่ 2.2uFซึ่งสามารถจะให้อัตราการขยายเท่ากับ 10(20dB)และIC2เป็นแบบ non-inverting จะต้องมีการขยายแรงดันต้องต่ำกว่า 20(26dB) และให้การขยายแรงดันรวมต้องต่ำกว่า 2000(66dB) และให้เอาท์พุทมีแรงดัน r.m.s หลายร้อยมิลลิโวลท์และVR1 จะปรับสัญญาณไมโครโฟน วงจรนี้จะกินกระแสประมาณ 9mA



รูปที่ 3.23 แสดงรูปวงจรของ audio mixer

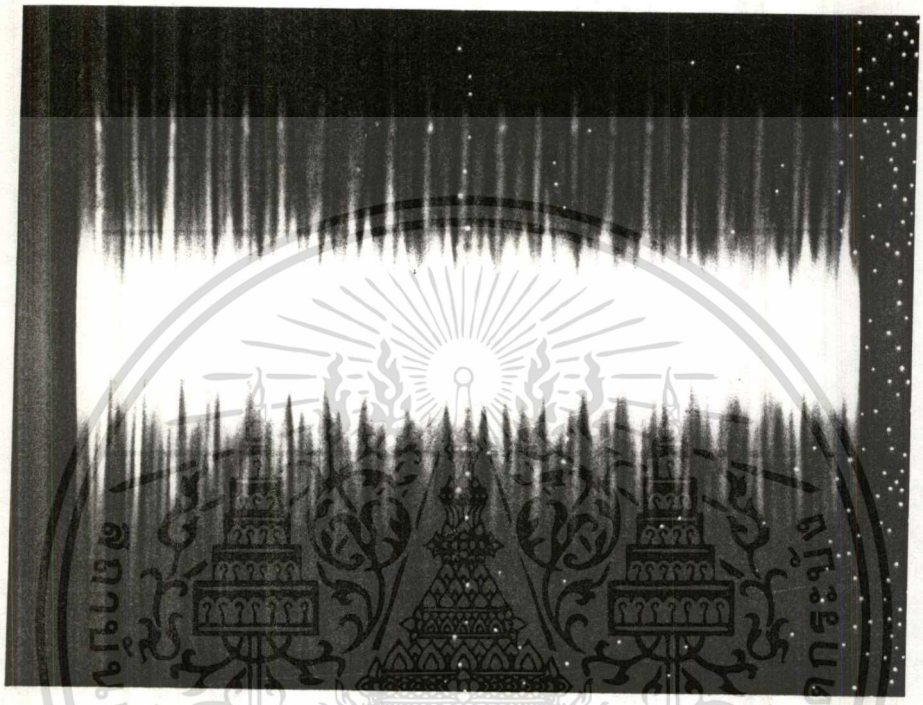
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 แสดงลายวงจรของ audio mixer

รูปที่ 3.25 แสดงสัญญาณอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

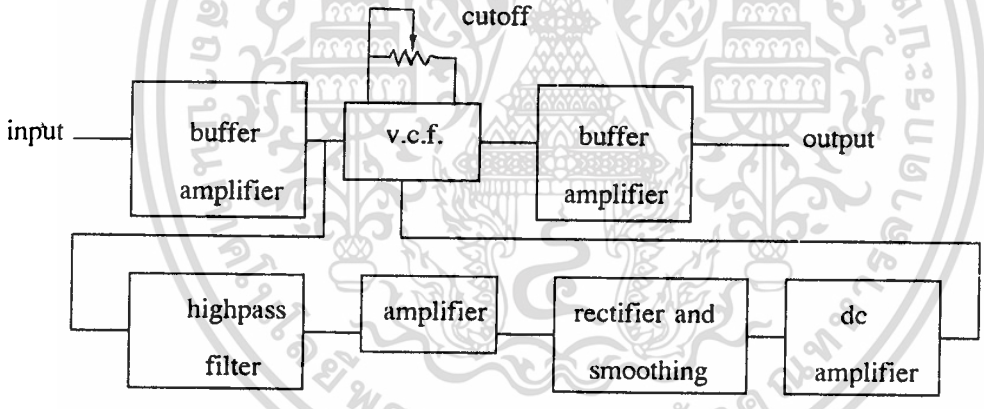


รูปที่ 3.26 แสดงสัญญาณเอาท์พุทของวงจร audio mixer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

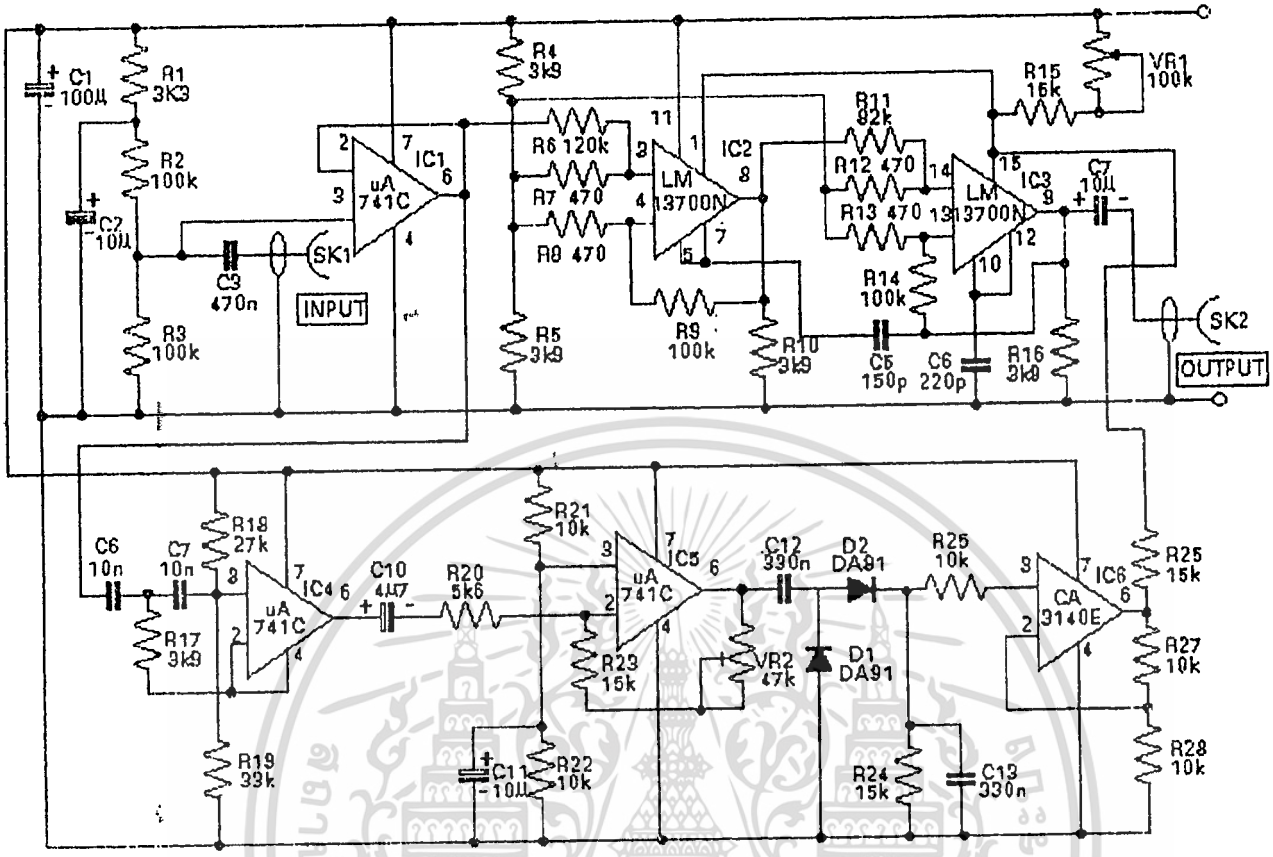
7. Dynamic Noise Limiter

วงจรนี้เป็นวงจรที่ช่วยลดสัญญาณรบกวนลงโดยขั้นแรกจะผ่าน buffer amplifier จะทำหน้าที่ขยายสัญญาณและจะแยกออกเป็นสองทางโดยผ่าน voltage controlled lowpass fillter ซึ่ง v.c.f. จะสามารถปรับ cut off ของวงจร fillter ได้และสัญญาณอีกส่วนหนึ่งจะผ่าน high pass fillter ซึ่งจะตัดสัญญาณรบกวนออกและเข้าวงจรขยายและกลับไปเข้าวงจร v.c.f.อีกทีหนึ่งและจากวงจร IC2 จะเป็นตัวควบคุมแรงดันทาง low pass fillter และทางด้าน high pass filter จะใช้วงจรอันดับสองซึ่งจะมี 12dB/octave และในวงจร rectifier จะเป็นชนิด half-wave เป็นแบบ Germanium ที่ใช้แบบนี้เพราะว่าแรงดัน forward ตกคร่อมต่ำกว่าแบบ silicon ส่วน R24และC13จะเป็นวงจรปรับความเรียบของสัญญาณในวงจร dynamic noise limiter ซึ่งวงจรนี้กินกระแสประมาณ 8mA

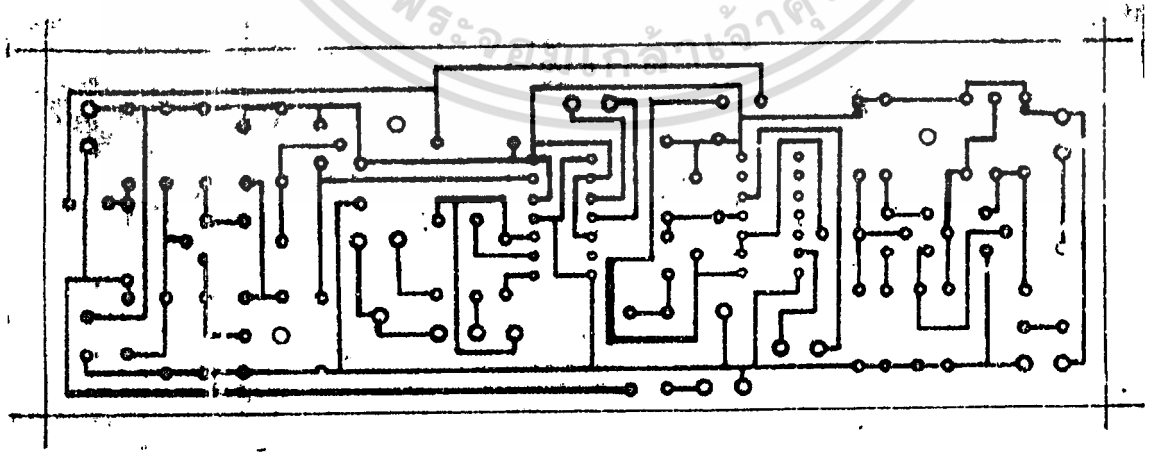


รูปที่ 3.27 แสดงบล็อกไดอะแกรมของวงจร dynamic noise limiter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

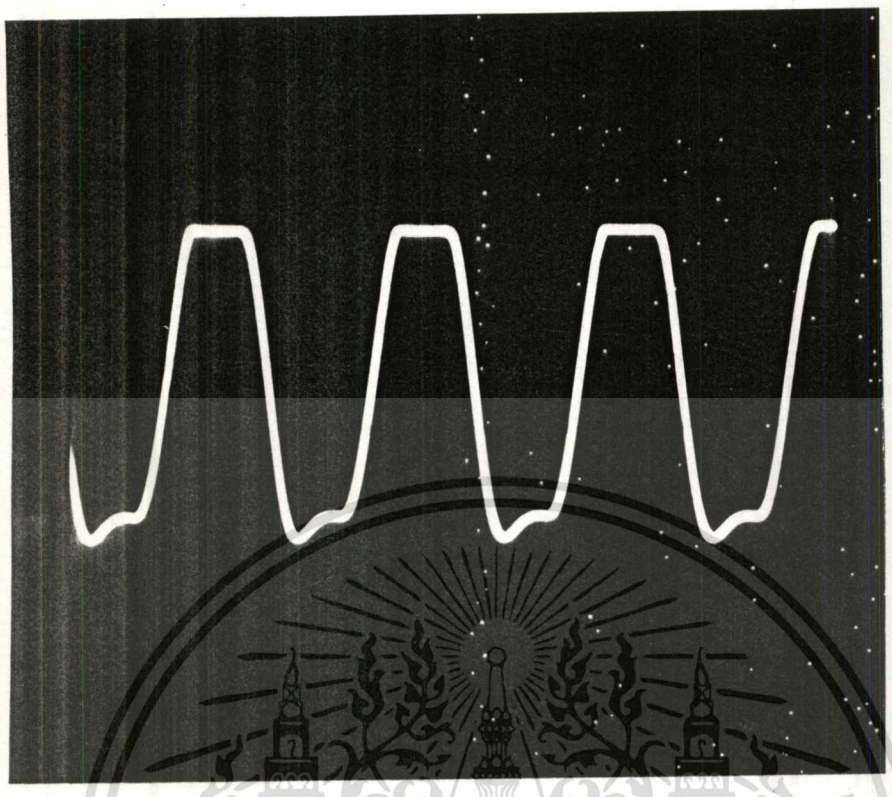


รูปที่ 3.28 แสดงรูปวงจรของ dynamic noise limiter

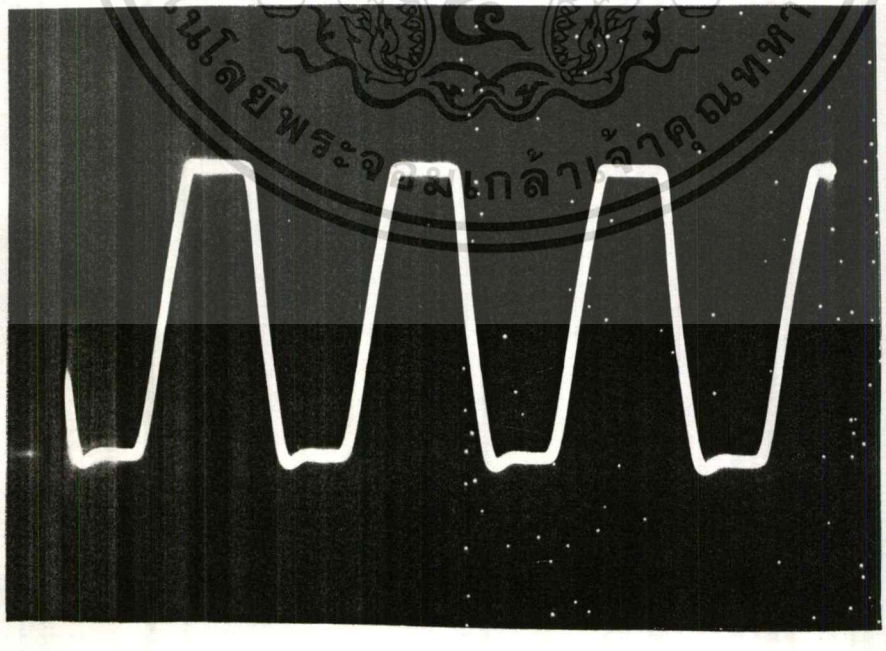


รูปที่ 3.29 แสดงลายวงจรของ dynamic noise limiter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.30 แสดงสัญญาณอินพุท



รูปที่ 3.31 แสดงสัญญาณเอาท์ของวงจร dynamic noise limiter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
สรุปและวิจารณ์พร้อมข้อเสนอแนะ

สรุปและวิจารณ์

ในส่วนของการทดลองของสัญญาณภาพส่วนที่เรียกว่า video enhancer จะมีการเปลี่ยนแปลงน้อยมากจึงต้องป้อนสัญญาณ multi burst ถึงจะเห็นการเปลี่ยนแปลงของภาค enhancer

จากปริญญานิพนธ์นี้ทุกส่วนสามารถที่จะนำไปใช้งานได้อย่างมีประสิทธิภาพและได้ผลเป็นที่หน้ำพอใจไม่ว่าจะเป็นวงจรของส่วนปรับปรุงสัญญาณภาพและส่วนของการลดสัญญาณรบกวนในภาคเสียง ในการที่จะนำไปใช้ประโยชน์หรือประยุกต์เพื่อให้เกิดประโยชน์สูงสุดโดยดูได้จากวงจรและบล๊อกไดอะแกรมต่างๆ

ในส่วนของแต่ละบล๊อกสามารถที่จะพัฒนาโดยการรวมแผ่นลายวงจรให้อยู่ในแผ่นเดียวกันจะสามารถลดการสูญเสียของสัญญาณที่จุดเชื่อมต่อของสายต่างๆได้และยังสามารถปรับปรุงภาคต่างๆให้มีประสิทธิภาพเพิ่มขึ้นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

Bernard Grob . **BASIC TELEVIISION AND VIDEO SYSTEMS** ; Mc Graw-Hill, Inc 1984.

Thomas A. Adamson . **ELECTRONIC COMMUNICATION** ;DELMAR PUBLISHERS INC 1992

ประกิจ ตังติสานนท์ . ทฤษฎีโทรทัศน์สี ,กรุงเทพมหานคร ;คณะวิศวกรรมศาสตร์ พระจอมเกล้าลาดกระบัง

ประดิษฐ์ วัชรพิบูลย์ . เครื่องส่งวิทยุและโทรทัศน์ , กรุงเทพมหานคร ; คณะวิศวกรรมศาสตร์ พระจอมเกล้าลาดกระบัง

วิชัย สุร่พัฒน์ . วิศวกรรมโทรทัศน์ , กรุงเทพมหานคร ; คณะวิศวกรรมศาสตร์ พระจอมเกล้าลาดกระบัง

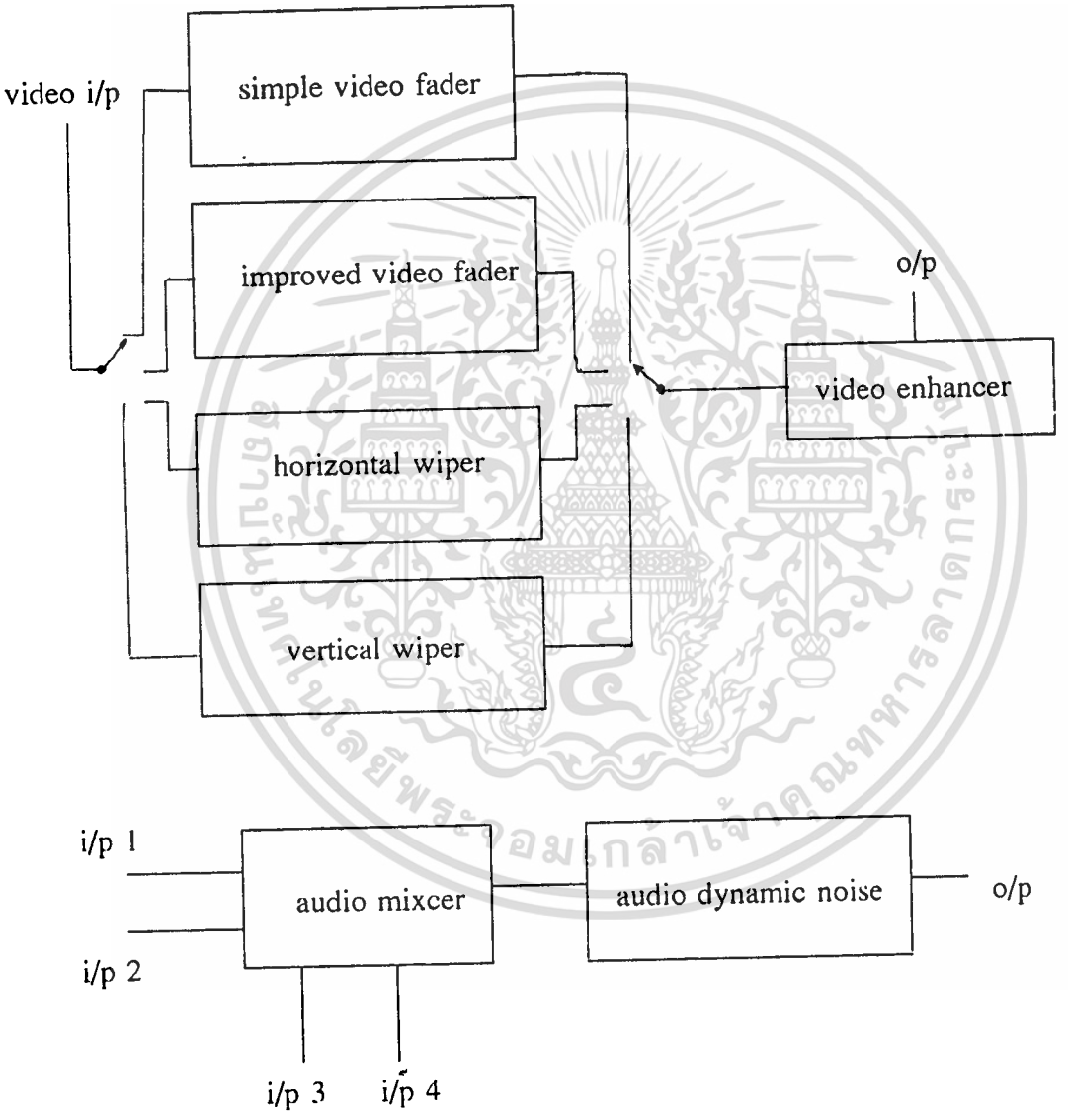
เจน สงสมพันธ์ , นิคม อนันต์ทิพย์ , เทคโนโลยีโทรทัศน์ , กรุงเทพมหานคร ; สถาบันอิเล็กทรอนิคส์กรุงเทพ

กลุ่มCNS . ออปแอมป์, กรุงเทพมหานคร ; หจก. สำนักพิมพ์ฟิกสิกส์เซ็นเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.
รูปวงจรและบล็อกไดอะแกรมรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1ก. แสดงบล๊อกไดอะแกรมรวมทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

DATA SHEET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD
A Schlumberger Company

μA741
Operational Amplifier

Linear Division Operational Amplifiers

Description

The μA741 is a high performance monolithic operational amplifier constructed using the Fairchild Planar Epitaxial process. It is intended for a wide range of analog applications. High common mode voltage range and absence of latch up tendencies make the μA741 ideal for use as a voltage follower. The high gain and wide range of operating voltage provide superior performance in integrator, summing amplifier, and general feedback applications.

- No Frequency Compensation Required
- Short Circuit Protection
- Offset Voltage Null Capability
- Large Common Mode And Differential Voltage Ranges
- Low Power Consumption
- No Latch Up

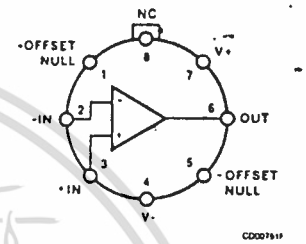
Absolute Maximum Ratings

Storage Temperature Range	
Metal Can and Ceramic DIP	−65°C to +175°C
Molded DIP and SO-8	−65°C to +150°C
Operating Temperature Range	
Extended (μA741AM, μA741M)	−55°C to +125°C
Commercial (μA741EC, μA741C)	0°C to +70°C
Lead Temperature	
Metal Can and Ceramic DIP (soldering, 60 s)	300°C
Molded DIP and SO-8 (soldering, 10 s)	265°C
Internal Power Dissipation[1, 2]	
8L-Metal Can	1.00 W
8L-Molded DIP	0.93 W
8L-Ceramic DIP	1.30 W
SO-8	0.61 W
Supply Voltage	
μA741A, μA741, μA741E	± 22 V
μA741C	± 18 V
Differential Input Voltage	± 30 V
Input Voltage[3]	± 15 V
Output Short Circuit Duration[4]	Indefinite

Notes

1. $T_{J\ Max}$ = 150°C for the Molded DIP and SO-8, and 175°C for the Metal Can and Ceramic DIP.
2. Ratings apply to ambient temperature at 25°C. Above this temperature, derate the 8L-Metal Can at 6.7 mW/°C, the 8L-Molded DIP at 7.5 mW/°C, the 8L-Ceramic DIP at 8.7 mW/°C, and the SO-8 at 6.5 mW/°C.
3. For supply voltages less than ± 15 V, the absolute maximum input voltage is equal to the supply voltage.
4. Short circuit may be to ground or either supply. Rating applies to 125°C case temperature or 75°C ambient temperature.

Connection Diagram
8-Lead Metal Package
(Top View)

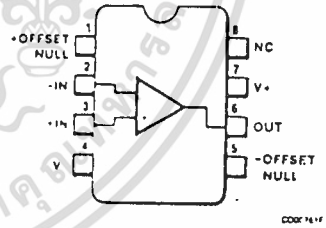


Lead 4 connected to case.

Order Information

Device Code	Package Code	Package Description
μA741HM	5W	Metal
μA741HC	5W	Metal
μA741AHM	5W	Metal
μA741EHC	5W	Metal

Connection Diagram
8-Lead DIP and SO-8 Package
(Top View)

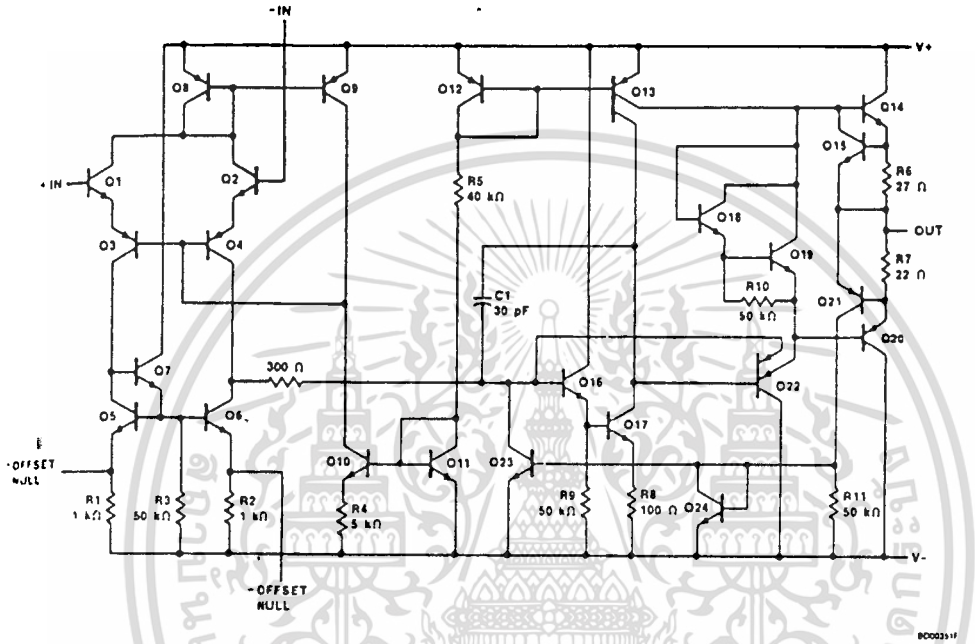


Order Information

Device Code	Package Code	Package Description
μA741RM	6T	Ceramic DIP
μA741RC	6T	Ceramic DIP
μA741SC	KC	Molded Surface Mount
μA741TC	9T	Molded DIP
μA741ARM	6T	Ceramic DIP
μA741ERC	6T	Ceramic DIP
μA741ETC	9T	Molded DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Equivalent Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

μA741 and μA741C
Electrical Characteristics $T_A = 25°C$, $V_{CC} = \pm 15$ V, unless otherwise specified.

Symbol	Characteristic		Condition	μA741†			μA741C			Unit
				Min	Typ	Max	Min	Typ	Max	
V_{IO}	Input Offset Voltage		$R_S \leq 10$ kΩ		1.0	5.0		2.0	6.0	mV
$V_{IO\ adj}$	Input Offset Voltage Adjustment Range				± 15			± 15		mV
I_{IO}	Input Offset Current				20	200		20	200	nA
I_{IB}	Input Bias Current				80	500		80	500	nA
Z_I	Input Impedance			0.3	2.0		0.3	2.0		MΩ
I_{CC}	Supply Current				1.7	2.8		1.7	2.8	mA
P_c	Power Consumption				50	85		50	85	mW
CMR	Common Mode Rejection			70			70	90		dB
V_{IR}	Input Voltage Range			± 12	± 13		± 12	± 13		V
PSRR	Power Supply Rejection Ratio				30	150				μV/V
			$V_{CC} = \pm 5.0$ V to ± 18 V					30	150	
I_{OS}	Output Short Circuit Current				25			25		mA
A_{VS}	Large Signal Voltage Gain		$R_L \geq 2.0$ kΩ, $V_O = \pm 10$ V	50	200		20	200		V/mV
V_{OP}	Output Voltage Swing		$R_L = 10$ kΩ	± 12			± 12	± 14		
			$R_L = 2.0$ kΩ	± 10			± 10	± 13		
TR	Transient Response	Rise time	$V_I = 20$ mV, $R_L = 2.0$ kΩ, $C_L = 100$ pF, $A_V = 1.0$		0.3			0.3		μs
		Overshoot			5.0			5.0		%
BW	Bandwidth				1.0			1.0		MHz
SR	Slew Rate		$R_L \geq 2.0$ kΩ, $A_V = 1.0$		0.5			0.5		V/μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

μA741 and μA741C (Cont.)
Electrical Characteristics Over the range of $-55°C \leq T_A \leq +125°C$ for μA741, $0°C \leq T_A \leq +70°C$ for μA741C, unless otherwise specified.

Symbol	Characteristic	Condition	μA741			μA741C			Unit
			Min	Typ	Max	Min	Typ	Max	
V_{IO}	Input Offset Voltage							7.5	mV
		$R_S \leq 10$ kΩ		1.0	6.0				
V_{IO} adj	Input Offset Voltage Adjustment Range			± 15			± 15		mV
I_{IO}	Input Offset Current							300	nA
		$T_A = +125°C$		7.0	200				
		$T_A = -55°C$		85	500				
I_B	Input Bias Current							800	nA
		$T_A = +125°C$		0.03	0.5				μA
		$T_A = -55°C$		0.3	1.5				
	Supply Current	$T_A = +125°C$		1.5	2.5				mA
		$T_A = -55°C$		2.0	3.3				
P_C	Power Consumption	$T_A = +125°C$		45	75				mW
		$T_A = -55°C$		60	100				
CMR	Common Mode Rejection	$R_S \leq 10$ kΩ	70	90					dB
	Input Voltage Range		± 12	± 13					V
PSR	Power Supply Rejection Ratio			30	150				μV/V
A_V	Large Signal Voltage Gain	$R_L \geq 2.0$ kΩ, $V_O = \pm 10$ V	25			15			V/mV
V_O	Output Voltage Swing	$R_L = 10$ kΩ	± 12	± 14					V
		$R_L = 2.0$ kΩ	± 10	± 13		± 10	± 13		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

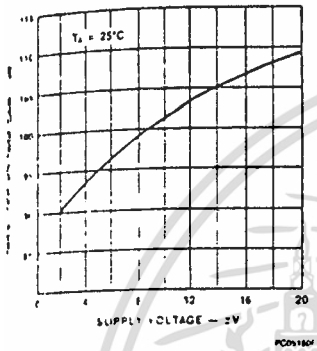
μA741A and μA741E
Electrical Characteristics $T_A = 25°C$, $V_{CC} = \pm 15$ V, unless otherwise specified.

Symbol	Characteristic		Condition			Min	Typ	Max	Unit
V_{IO}	Input Offset Voltage		$R_S \leq 50\ \Omega$				0.8	3.0	mV
I_{IO}	Input Offset Current						3.0	30	nA
I_{IB}	Input Bias Current						30	80	nA
Z_I	Input Impedance		$V_{CC} = \pm 20$ V			1.0	6.0		MΩ
P_c	Power Consumption		$V_{CC} = \pm 20$ V				80	150	mW
PSRR	Power Supply Rejection Ratio		$V_{CC} = +10$ V, −20 V to $V_{CC} = +20$ V, −10 V, $R_S = 50\ \Omega$				15	50	μV/V
I_{OS}	Output Short Circuit Current					10	25	40	mA
A_{VS}	Large Signal Voltage Gain		$V_{CC} = \pm 20$ V, $R_L \geq 2.0$ kΩ, $V_O = \pm 15$ V			50	200		V/mV
TR	Transient Response	Rise time	$A_V = 1.0$, $V_{CC} = \pm 20$ V, $V_I = 50$ mV, $R_L = 2.0$ kΩ, $C_L = 100$ pF				0.25	0.8	μs
		Overshoot					6.0	20	%
BW	Bandwidth					0.437	1.5		MHz
SR	Slew Rate		$V_I = \pm 10$ V, $A_V = 1.0$			0.3	0.7		V/μs
The following specifications apply over the range of $-55°C \leq T_A \leq +125°C$ for the μA741A, and $0°C \leq T_A \leq +70°C$ for the μA741E.									
V_{IO}	Input Offset Voltage							4.0	mV
$\Delta V_{IO}/\Delta T$	Input Offset Voltage Temperature Sensitivity							15	μV/°C
$V_{IO\ adj}$	Input Offset Voltage Adjustment Range		$V_{CC} = \pm 20$ V			10			mV
I_{IO}	Input Offset Current							70	nA
$\Delta I_{IO}/\Delta T$	Input Offset Current Temperature Sensitivity							0.5	nA/°C
I_{IB}	Input Bias Current							210	nA
Z_I	Input Impedance					0.5			MΩ
P_c	Power Consumption		$V_{CC} = \pm 20$ V	μA741A	−55°C			165	mW
					+125°C			135	
				μA741E				150	
CMR	Common Mode Rejection		$V_{CC} = \pm 20$ V, $V_I = \pm 15$ V, $R_S = 50\ \Omega$			80	95		dB
I_{OS}	Output Short Circuit Current					10		40	mA
A_{VS}	Large Signal Voltage Gain		$V_{CC} = \pm 20$ V, $R_L \geq 2.0$ kΩ, $V_O = \pm 15$ V			32			V/mV
			$V_{CC} = \pm 5.0$ V, $R_L \geq 2.0$ kΩ, $V_O = \pm 2.0$ V			10			
V_{OP}	Output Voltage Swing		$V_{CC} = \pm 20$ V	$R_L = 10$ kΩ		±16			V
				$R_L = 2.0$ kΩ		±15			

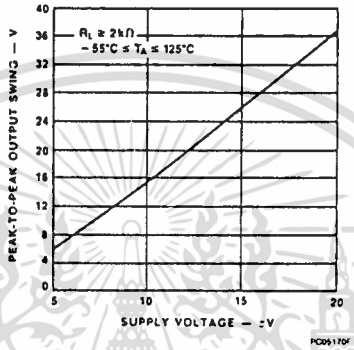
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves

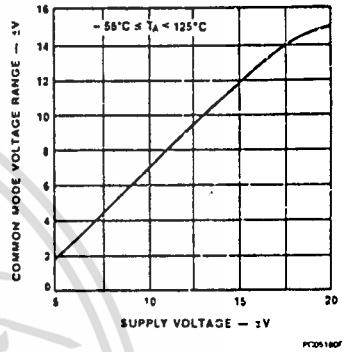
Voltage Gain vs
Supply Voltage for μA741/A



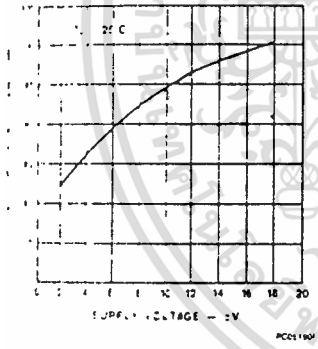
Output Voltage Swing vs
Supply Voltage for μA741/A



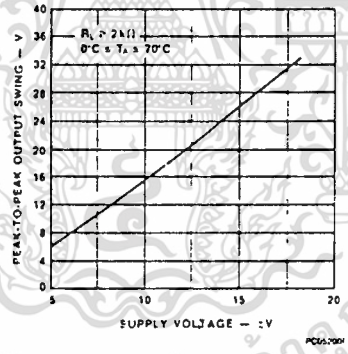
Input Common Mode Voltage
vs Supply Voltage for μA741/A



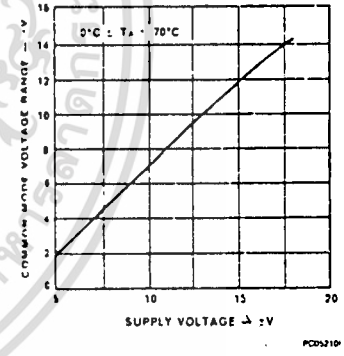
Voltage Gain vs
Supply Voltage for μA741C/E



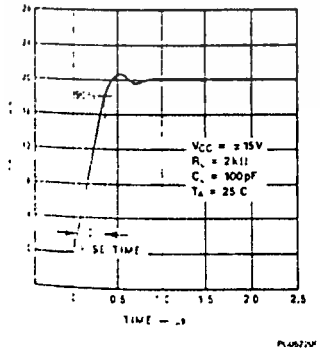
Output Voltage Swing vs
Supply Voltage for μA741C/E



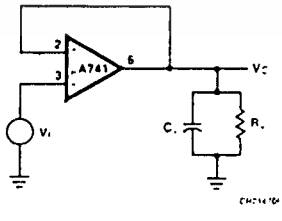
Input Common Mode Voltage
Range vs Supply Voltage
for μA741C/E



Transient Response for μA741C/E

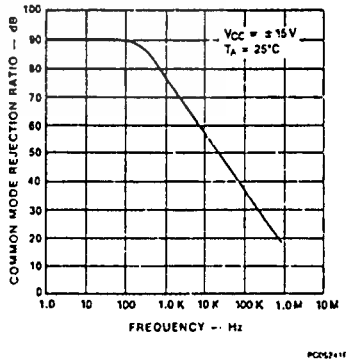


Transient Response Test Circuit
for μA741C/E



Lead numbers are shown
for metal package only

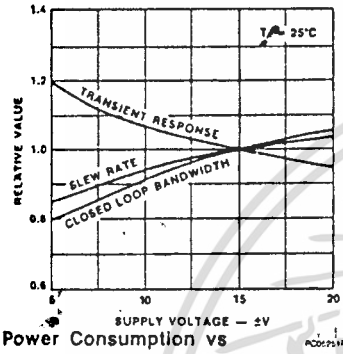
Common Mode Rejection Ratio
vs Frequency for μA741C/E



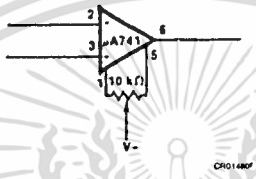
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves (Cont.)

Frequency Characteristics vs Supply Voltage for μA741C/E

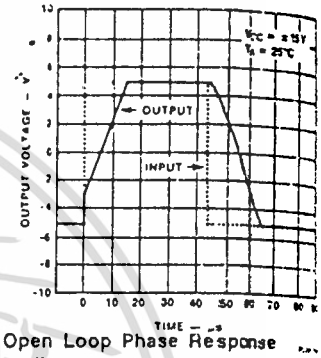


Voltage Offset Null Circuit for μA741C/E

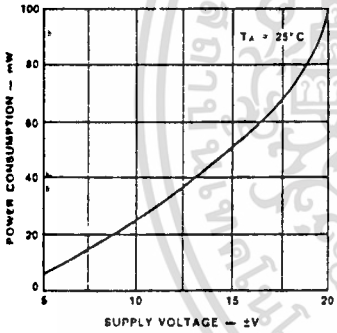


Lead numbers are shown for metal package only

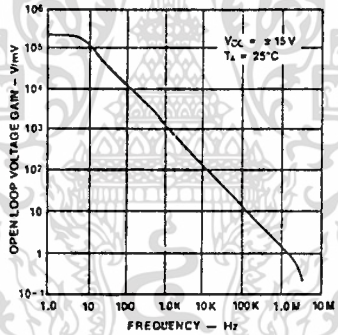
Voltage Follower Large Signal Pulse Response for μA741C/E



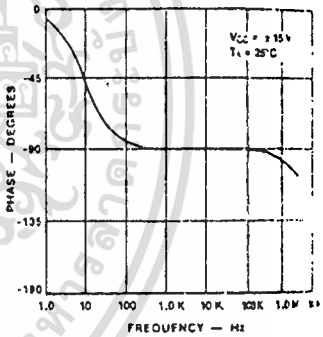
Power Consumption vs Supply Voltage



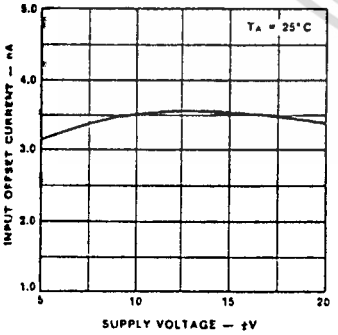
Open Loop Frequency Response



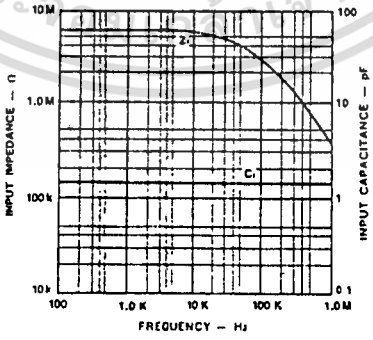
Open Loop Phase Response vs Frequency



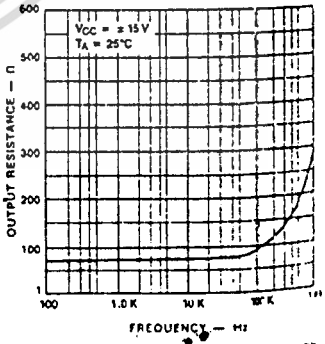
Input Offset Current vs Supply Voltage



Input Impedance and Input Capacitance vs Frequency



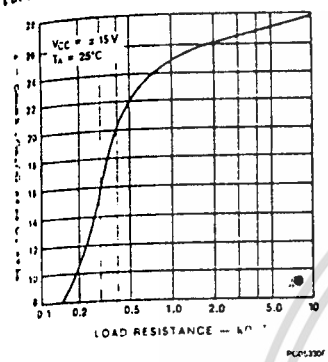
Output Resistance vs Frequency



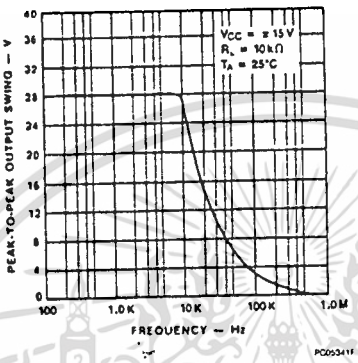
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves (Cont.)

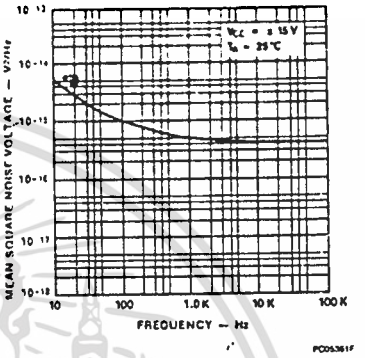
Output Voltage Swing vs Load Resistance



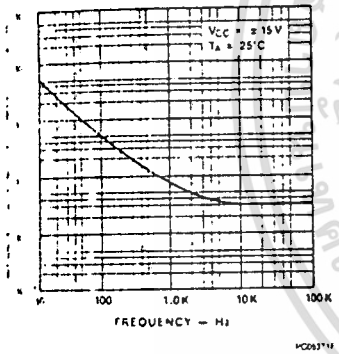
Output Voltage Swing vs Frequency



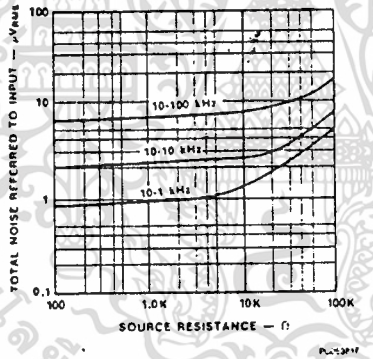
Input Noise Voltage vs Frequency



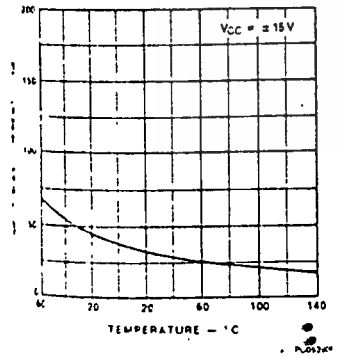
Input Noise Current vs Frequency



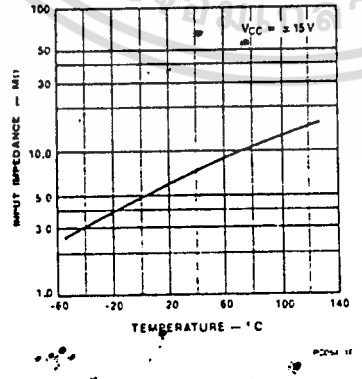
Broadband Noise for Various Bandwidths



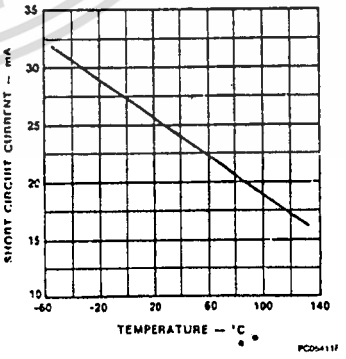
Input Bias Current vs Temperature for μA741/A



Input Impedance vs Temperature for μA741/A



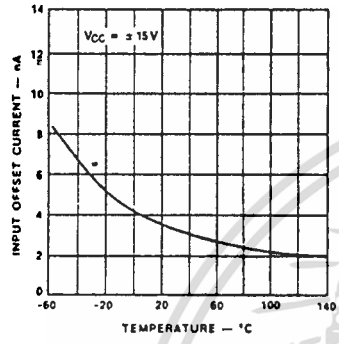
Short Circuit Current vs Temperature for μA741/A



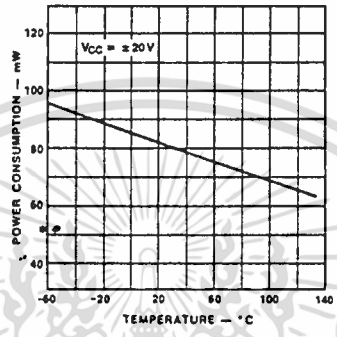
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves (Cont.)

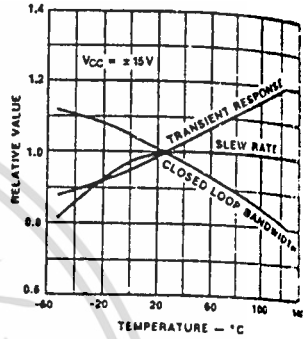
Input Offset Current vs Temperature for μA741/A



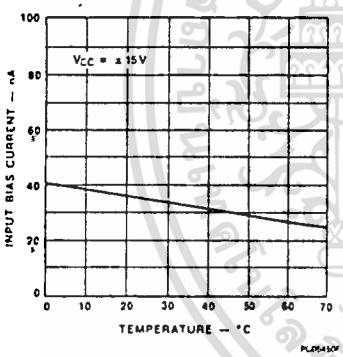
Power Consumption vs Temperature for μA741/A



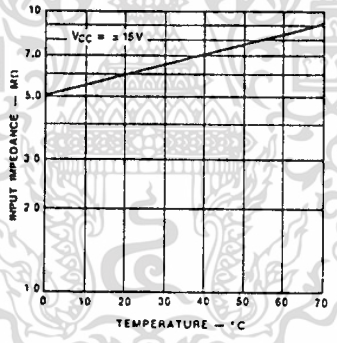
Frequency Characteristics vs Temperature for μA741/A



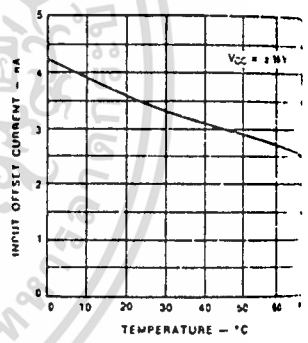
Input Bias Current vs Temperature for μA741C/E



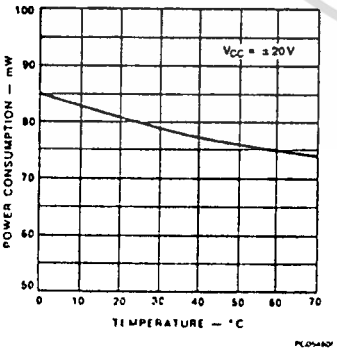
Input Impedance vs Temperature for μA741C/E



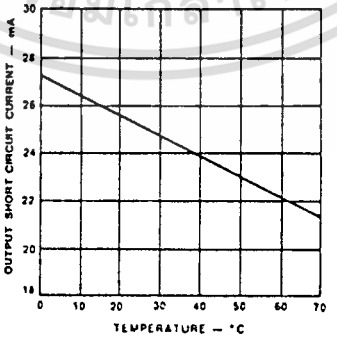
Input Offset Current vs Temperature for μA741C/E



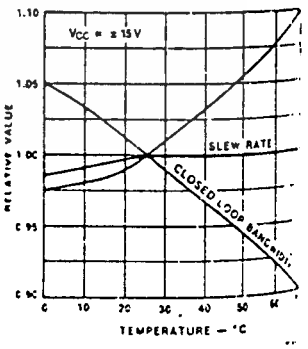
Power Consumption vs Temperature for μA741C/E



Short Circuit Current vs Temperature for μA741C/E



Frequency Characteristics vs Temperature for μA741C/E



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

CD4047BM/CD4047BC Low Power Monostable/Astable Multivibrator

general description

CD4047B is capable of operating in either the monostable or astable mode. It requires an external capacitor (between pins 1 and 3) and an external resistor (between pins 2 and 3) to determine the output pulse width in the monostable mode, and the output frequency in the astable mode.

Astable operation is enabled by a high level on the astable input or low level on the astable input. The output frequency (at 50% duty cycle) at Q and $\overline{Q}$ outputs is determined by the timing components. A frequency twice that of Q is available at the Oscillator Output; a 50% duty cycle is not guaranteed.

Monostable operation is obtained when the device is triggered by low-to-high transition at + triggger input or high-to-low transition at – trigger input. The device can be retriggered by applying a simultaneous low-to-high transition to both the + trigger and retrigger inputs.

A high level on Reset input resets the outputs Q to low, $\overline{Q}$ to high.

features

■ Wide supply voltage range	3V to 15V
■ High noise immunity	0.45 V_{DD} typ
■ Low power TTL compatibility	fan out of 2 driving 74L or driving 74LS

SPECIAL FEATURES

- Low power consumption: special CMOS oscillator configuration
- Monostable (one-shot) or astable (free-running) operation
- True and complemented buffered outputs
- Only one external R and C required

MONOSTABLE MULTIVIBRATOR FEATURES

- Positive or negative-edge trigger
- Output pulse width independent of trigger pulse duration
- Retriggerable option for pulse width expansion
- Long pulse widths possible using small RC components by means of external counter provision
- Fast recovery time essentially independent of pulse width
- Pulse-width accuracy maintained at duty cycles approaching 100%

ASTABLE MULTIVIBRATOR FEATURES

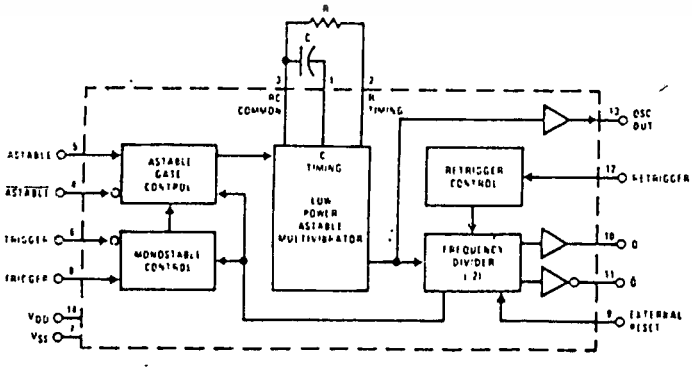
- Free-running or gatable operating modes
- 50% duty cycle
- Oscillator output available
- Good astable frequency stability

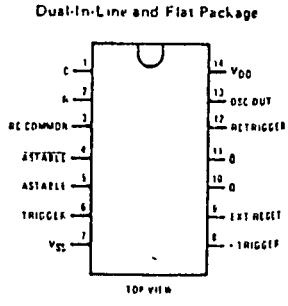
typical frequency deviation = ±2% + 0.03%/°C @ 100 kHz
= ±0.5% + 0.015%/°C @ 10 kHz
(circuits trimmed to frequency V_{DD} = 10V ±10%)

applications

- Frequency discriminators
- Timing circuits
- Time-delay applications
- Envelope detection
- Frequency multiplication
- Frequency division

block and connection diagrams





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ac electrical characteristics CD4047BM (Note 2)

PARAMETER	CONDITIONS	−55°C		25°C			125°C		UNITS
		MIN	MAX	MIN	TYP	MAX	MIN	MAX	
Quiescent Device Current	V_{DD} = 5V		5			5		150	μA
	V_{DD} = 10V		10			10		300	μA
	V_{DD} = 15V		20			20		600	μA
Low Level Output Voltage	$\|I_O\| < 1\ \mu A$								
	V_{DD} = 5V		0.05		0	0.05		0.05	V
	V_{DD} = 10V		0.05		0	0.05		0.05	V
	V_{DD} = 15V		0.05		0	0.05		0.05	V
High Level Output Voltage	$\|I_O\| < 1\ \mu A$								
	V_{DD} = 5V	4.95		4.95	5		4.95		V
	V_{DD} = 10V	9.95		9.95	10		9.95		V
	V_{DD} = 15V	14.95		14.95	15		14.95		V
Low Level Input Voltage	V_{DD} = 5V, V_O = 0.5V or 4.5V		1.5		2.25	1.5		1.5	V
	V_{DD} = 10V, V_O = 1V or 9V		3.0		4.5	3.0		3.0	V
	V_{DD} = 15V, V_O = 1.5V or 13.5V		4.0		6.75	4.0		4.0	V
High Level Input Voltage	V_{DD} = 5V, V_O = 0.5V or 4.5V	3.5		3.5	2.75		3.5		V
	V_{DD} = 10V, V_O = 1V or 9V	7.0		7.0	5.5		7.0		V
	V_{DD} = 15V, V_O = 1.5V or 13.5V	11.0		11.0	8.25		11.0		V
Low Level Output Current	V_{DD} = 5V, V_O = 0.4V	0.64		0.51	0.88		0.36		mA
	V_{DD} = 10V, V_O = 0.5V	1.6		1.3	2.25		0.9		mA
	V_{DD} = 15V, V_O = 1.5V	4.2		3.4	8.8		2.4		mA
High Level Output Current	V_{DD} = 5V, V_O = 4.6V	−0.64		−0.51	−0.88		−0.36		mA
	V_{DD} = 10V, V_O = 9.5V	−1.6		−1.3	−2.25		−0.9		mA
	V_{DD} = 15V, V_O = 13.5V	−4.2		−3.4	−8.8		−2.4		mA
Input Current	V_{DD} = 15V, V_{IN} = 0V		−0.1		-10^{-5}	−0.1		−1.0	μA
	V_{DD} = 15V, V_{IN} = 15V		0.1		10^{-5}	0.1		1.0	μA

ac electrical characteristics CD4047BC (Note 2)

PARAMETER	CONDITIONS	−40°C		25°C			85°C		UNITS
		MIN	MAX	MIN	TYP	MAX	MIN	MAX	
Quiescent Device Current	V_{DD} = 5V		20			20		150	μA
	V_{DD} = 10V		40			40		300	μA
	V_{DD} = 15V		80			80		600	μA
Low Level Output Voltage	$\|I_O\| < 1\ \mu A$								
	V_{DD} = 5V		0.05		0	0.05		0.05	V
	V_{DD} = 10V		0.05		0	0.05		0.05	V
	V_{DD} = 15V		0.05		0	0.05		0.05	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

February 1995

LF351 Wide Bandwidth JFET Input Operational Amplifier

General Description

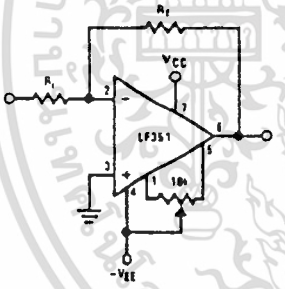
The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applications where these requirements are critical, the LF356 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

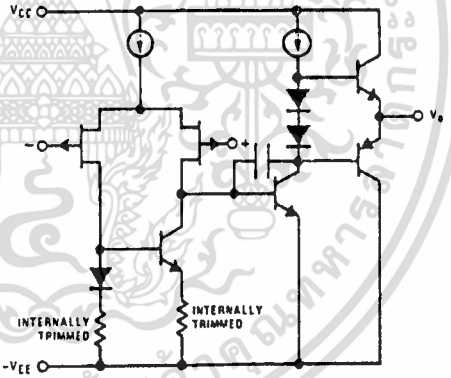
Features

■ Internally trimmed offset voltage	10 mV
■ Low input bias current	50 pA
■ Low input noise voltage	16 nV/$\sqrt{Hz}$
■ Low input noise current	0.01 pA/$\sqrt{Hz}$
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	1.8 mA
■ High input impedance	$10^{12}\Omega$
■ Low total harmonic distortion A_V = 10, R_L = 10k, V_O = 20 Vp-p, BW = 20 Hz-20 kHz	<0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

Typical Connection

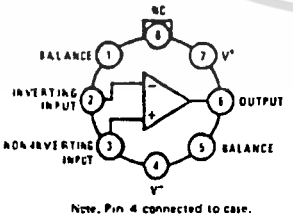


Simplified Schematic



Connection Diagrams (Top Views)

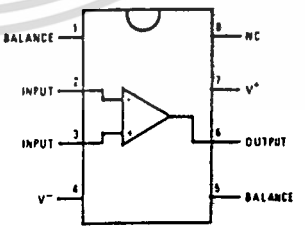
Metal Can Package



Note. Pin 4 connected to case.

Order Number LF351H
See NS Package H08C

Dual-In-Line Package



TOP VIEW

Order Number LF351N
See NS Package N08E

TL/H/5648–1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Supply Voltage	±18V	Input Voltage Range (Note 2)	±15V
Power Dissipation (Note 1)	500 mW	Output Short Circuit Duration	Continuous
Operating Temperature Range	0°C to +70°C	Storage Temperature Range	−65°C to +150°C
$T_{j(MAX)}$	115°C	Lead Temp. (Soldering, 10 seconds)	300°C
Differential Input Voltage	±30V		

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 10\ k\Omega$, $T_A = 25°C$ Over Temperature		5	10 13	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10\ k\Omega$		10		µV/°C
I_{OS}	Input Offset Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq 70°C$		25	100 4	pA nA
I_B	Input Bias Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq +70°C$		50	200 8	pA nA
R_{IN}	Input Resistance	$T_j = 25°C$		10^{12}		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V$, $T_A = 25°C$ $V_O = \pm 10V$, $R_L = 2\ k\Omega$ Over Temperature	25 15	100		V/mV V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V$, $R_L = 10\ k\Omega$	±12	±13.5		V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	±11	+15 −12		V V
CMRR	Common-Mode Rejection Ratio	$R_S \leq 10\ k\Omega$	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I_S	Supply Current			1.8	3.4	mA

AC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
SR	Slew Rate	$V_S = \pm 15V$, $T_A = 25°C$		13		V/µs
GBW	Gain Bandwidth Product	$V_S = \pm 15V$, $T_A = 25°C$		4		MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25°C$, $R_S = 100\Omega$, $f = 1000\ Hz$		16		$nV/\sqrt{Hz}$
i_n	Equivalent Input Noise Current	$T_j = 25°C$, $f = 1000\ Hz$		0.01		$pA/\sqrt{Hz}$

Note 1: For operating at elevated temperature, the device must be derated based on a thermal resistance of 150°C/W junction to ambient or 45°C/W junction to case.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0°C \leq T_A \leq +70°C$. V_{OS}, I_B and I_{OS} are measured at $V_{CM} = 0$

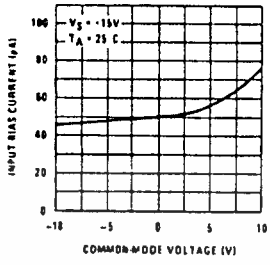
Note 4: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_j. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. $T_j = T_A + \theta_{jA} P_D$ where θ_{jA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice.

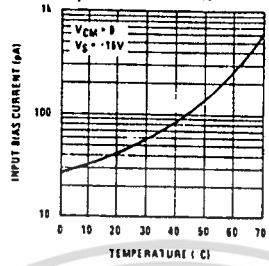
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

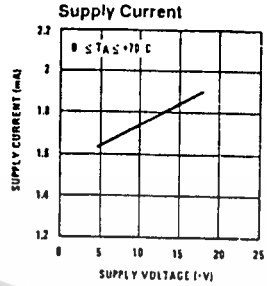
Input Bias Current



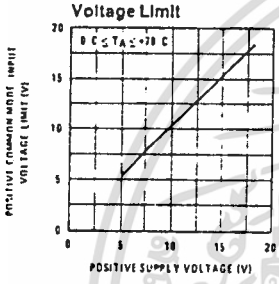
Input Bias Current



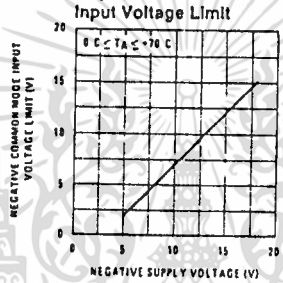
Supply Current



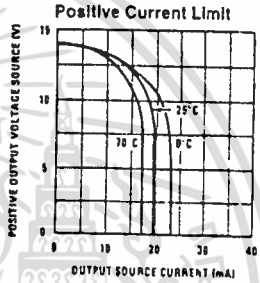
Positive Common-Mode Input Voltage Limit



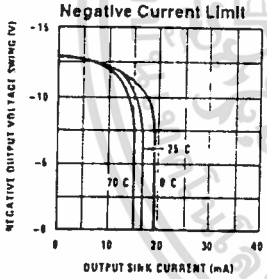
Negative Common-Mode Input Voltage Limit



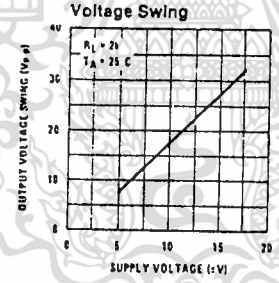
Positive Current Limit



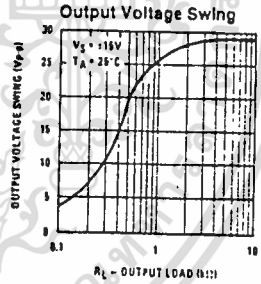
Negative Current Limit



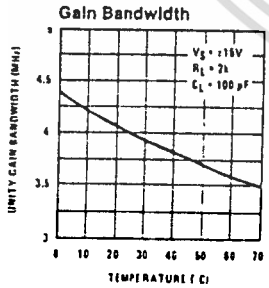
Voltage Swing



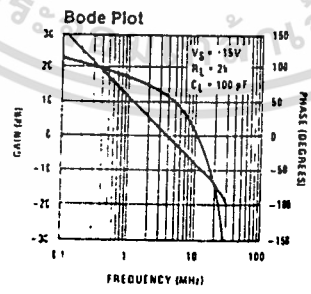
Output Voltage Swing



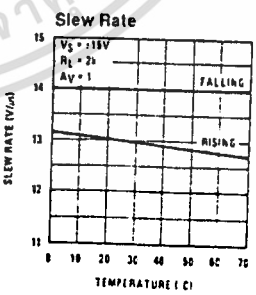
Gain Bandwidth



Bode Plot



Slew Rate

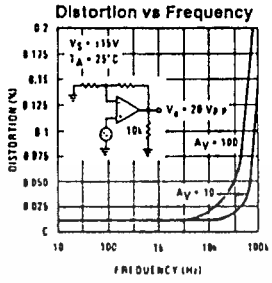


TL/H/5648-2

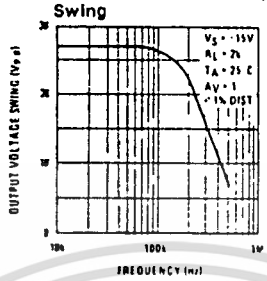
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

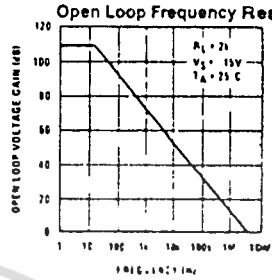
Distortion vs Frequency



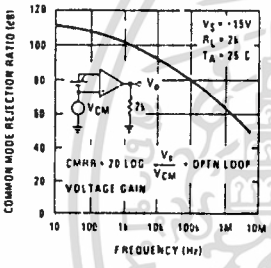
Undistorted Output Voltage Swing



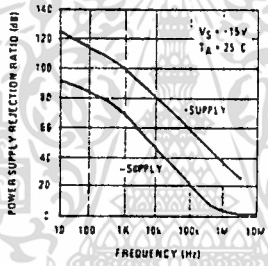
Open Loop Frequency Response



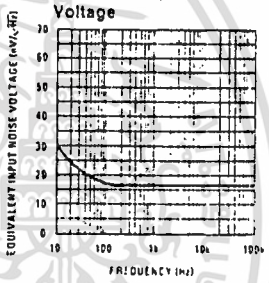
Common-Mode Rejection Ratio



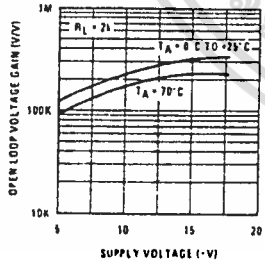
Power Supply Rejection Ratio



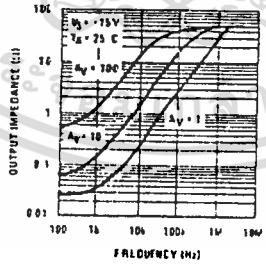
Equivalent Input Noise Voltage



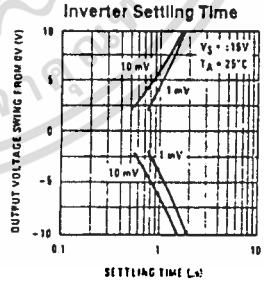
Open Loop Voltage Gain (V/V)



Output Impedance



Inverter Settling Time

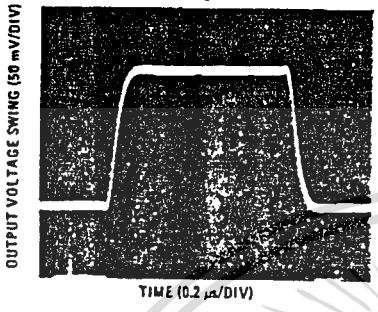


TL/H/5648-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

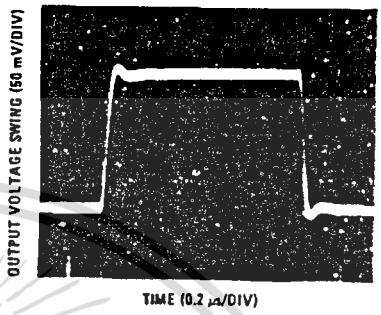
Pulse Response

Small Signal Inverting



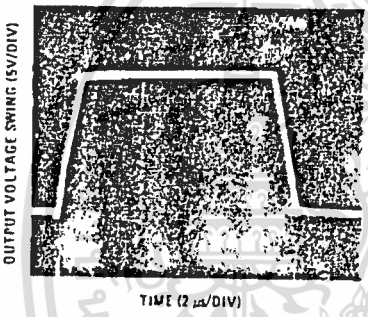
TL/H/5648-4

Small Signal Non-Inverting



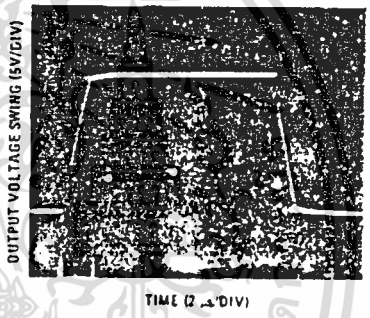
TL/H/5648-5

Large Signal Inverting



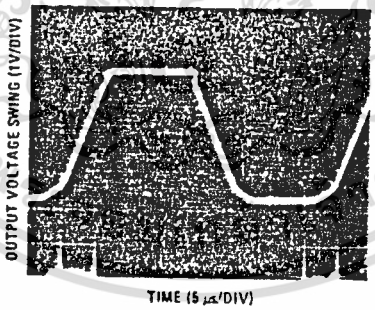
TL/H/5648-6

Large Signal Non-Inverting



TL/H/5648-7

Current Limit (R_L = 100Ω)



TL/H/5648-8

Application Hints

The LF351 is an op amp with an internally trimmed input offset voltage and JFET input devices (BI-FET II™). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will cause a reversal of the phase to the output and force the amplifier output to the corresponding high or low state. Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifier will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

The LF351 is biased by a zener reference which allows normal circuit operation on ±4V power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The LF351 will drive a 2 kΩ load resistance to ±10V over the full temperature range of 0°C to +70°C. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

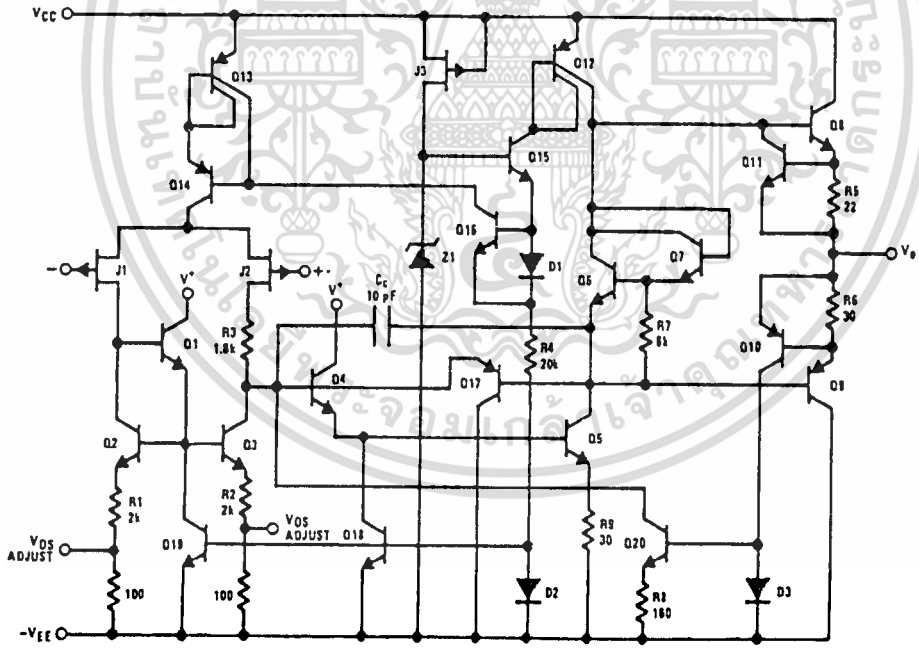
Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

Detailed Schematic



TL/H/5648–9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

LM13700/LM13700A
Dual Operational Transconductance Amplifiers with Linearizing Diodes and Buffers

General Description

The LM13700 series consists of two current controlled transconductance amplifiers, each with differential inputs and a push-pull output. The two amplifiers share common supplies but otherwise operate independently. Linearizing diodes are provided at the inputs to reduce distortion and allow higher input levels. The result is a 10 dB signal-to-noise improvement referenced to 0.5 percent THD. High impedance buffers are provided which are especially designed to complement the dynamic range of the amplifiers. The output buffers of the LM13700 differ from those of the LM13600 in that their input bias currents (and hence their output DC levels) are independent of I_{ABC}. This may result in performance superior to that of the LM13600 in audio applications.

Features

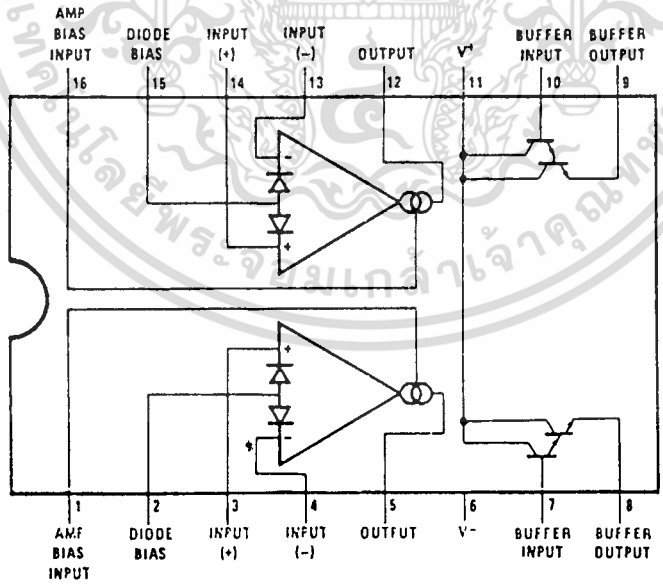
- g_m adjustable over 6 decades
- Excellent g_m linearity
- Excellent matching between amplifiers
- Linearizing diodes
- High impedance buffers
- High output signal-to-noise ratio
- Wide supply range ± 2V to ± 22V

Applications

- Current-controlled amplifiers
- Current-controlled impedances
- Current-controlled filters
- Current-controlled oscillators
- Multiplexers
- Timers
- Sample-and-hold circuits

Connection Diagram

Dual In-Line and Small Outline Packages



TL/H/7991-2

Top View

Order Number LM13700M, LM13700N or LM13700AN
See NS Package Number M16A or N16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (Note 1)	
LM13700	36 V_{DC} or ±18V
LM13700A	44 V_{DC} or ±22V
Power Dissipation (Note 2) T_A = 25°C	
LM13700N, LM13700AN	570 mW
Differential Input Voltage	±5V
Diode Bias Current (I_D)	2 mA
Amplifier Bias Current (I_{ABC})	2 mA
Output Short Circuit Duration	Continuous
Buffer Output Current (Note 3)	20 mA
Operating Temperature Range	
LM13700N, LM13700AN	0°C to +70°C
DC Input Voltage	$+V_S$ to $-V_S$
Storage Temperature Range	−65°C to +150°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (Note 4)

Parameter	Conditions	LM13700			LM13700A			Units
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage (V_{OS})			0.4	4		0.4	1	mV
	Over Specified Temperature Range						2	
	I_{ABC} = 5 μA		0.3	4		0.3	1	
V_{OS} Including Diodes	Diode Bias Current (I_D) = 500 μA		0.5	5		0.5	2	mV
Input Offset Change	5 μA ≤ I_{ABC} ≤ 500 μA		0.1	3		0.1	1	mV
Input Offset Current			0.1	0.6		0.1	0.6	μA
Input Bias Current	Over Specified Temperature Range		0.4	5		0.4	5	μA
			1	8		1	7	
Forward Transconductance (g_m)		6700	9600	13000	7700	9600	12000	μmho
	Over Specified Temperature Range	5400			4000			
g_m Tracking			0.3			0.3		dB
Peak Output Current	R_L = 0, I_{ABC} = 5 μA		5		3	5	7	μA
	R_L = 0, I_{ABC} = 500 μA	350	500	650	350	500	650	
	R_L = 0, Over Specified Temp Range	300			300			
Peak Output Voltage								
Positive	R_L = ∞, 5 μA ≤ I_{ABC} ≤ 500 μA	+12	+14.2		+12	+14.2		V
Negative	R_L = ∞, 5 μA ≤ I_{ABC} ≤ 500 μA	−12	−14.4		−12	−14.4		V
Supply Current	I_{ABC} = 500 μA, Both Channels		2.6			2.6		mA
V_{OS} Sensitivity								
Positive	$\Delta V_{OS}/\Delta V^+$		20	150		20	150	μV/V
Negative	$\Delta V_{OS}/\Delta V^-$		20	150		20	150	μV/V
CMRR		80	110		80	110		dB
Common Mode Range		±12	±13.5		±12	±13.5		V
Crosstalk	Referred to Input (Note 5) 20 Hz < f < 20 kHz		100			100		dB
Differential Input Current	I_{ABC} = 0, Input = ±4V		0.02	100		0.02	10	nA
Leakage Current	I_{ABC} = 0 (Refer to Test Circuit)		0.2	100		0.2	5	nA
Input Resistance		10	26		10	26		kΩ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Note 4) (Continued)

Parameter	Conditions	LM13700			LM13700A			Units
		Min	Typ	Max	Min	Typ	Max	
Open Loop Bandwidth			2			2		MHz
Slew Rate	Unity Gain Compensated		50			50		V/μs
Buffer Input Current	(Note 5)		0.5	2		0.5	2	μA
Peak Buffer Output Voltage	(Note 5)	10			10			V

Note 1: For selections to a supply voltage above ±22V, contact factory.

Note 2: For operation at ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a thermal resistance, junction to ambient, as follows: LM13700N, 90°C/W; LM13700M, 110°C/W.

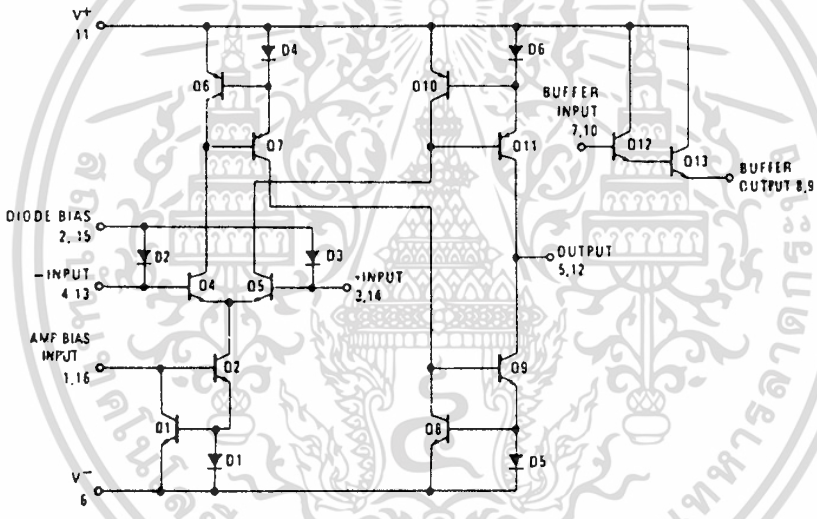
Note 3: Buffer output current should be limited so as to not exceed package dissipation.

Note 4: These specifications apply for V_S = ±15V, T_A = 25°C, amplifier bias current (I_{ABC}) = 500 μA, pins 2 and 15 open unless otherwise specified. The inputs to the buffers are grounded and outputs are open.

Note 5: These specifications apply for V_S = ±15V, I_{ABC} = 500 μA, R_{OUT} = 5 kΩ connected from the buffer output to $-V_S$ and the input of the buffer is connected to the transconductance amplifier output.

Schematic Diagram

One Operational Transconductance Amplifier

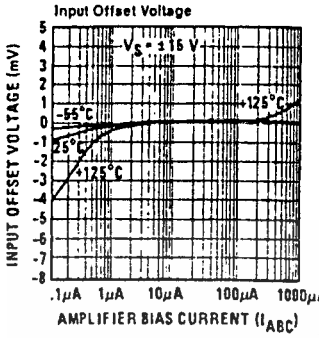


TL/H/7981-1

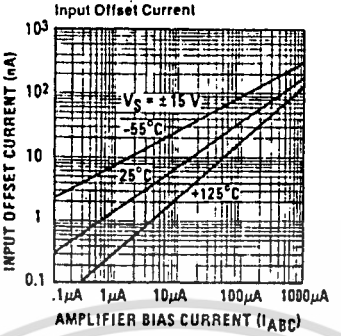
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

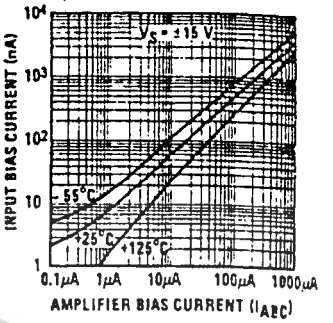
Input Offset Voltage



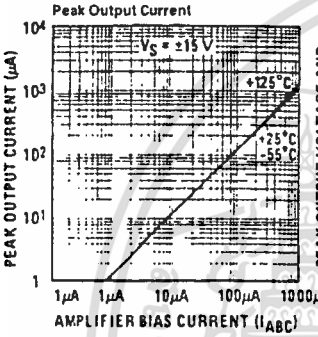
Input Offset Current



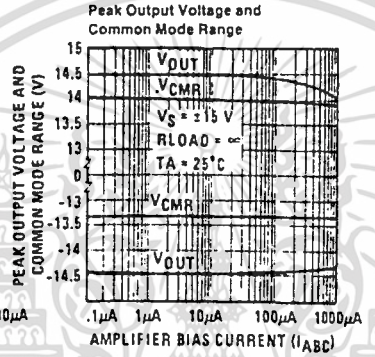
Input Bias Current



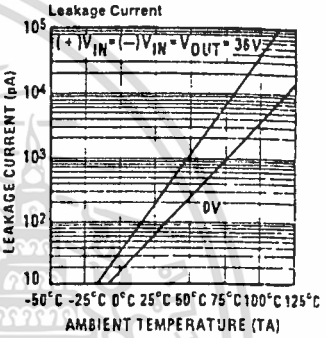
Peak Output Current



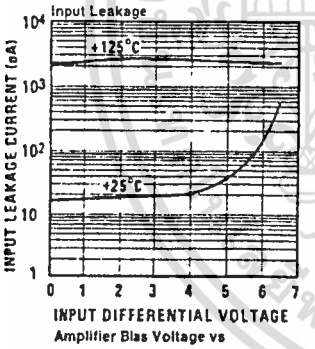
Peak Output Voltage and Common Mode Range



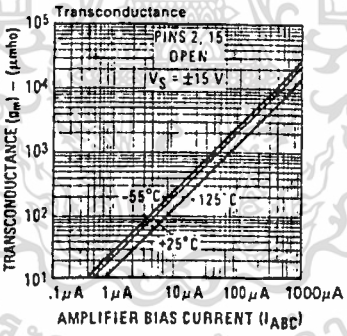
Leakage Current



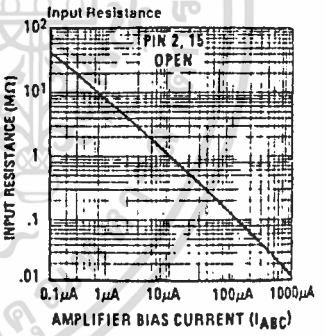
Input Leakage



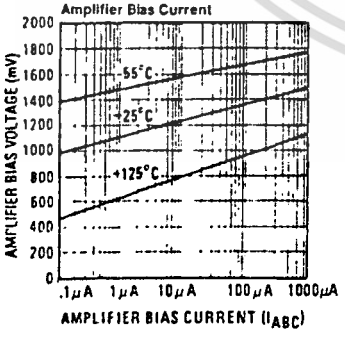
Transconductance



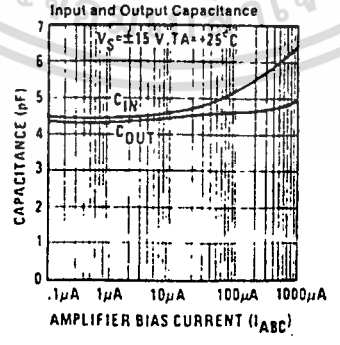
Input Resistance



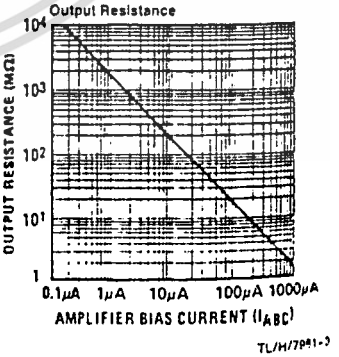
Amplifier Bias Voltage vs Amplifier Bias Current



Input and Output Capacitance



Output Resistance

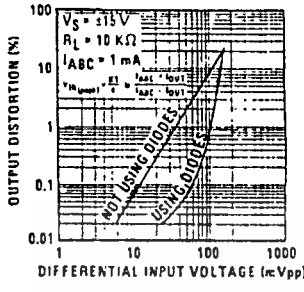


TL/H/7981-3

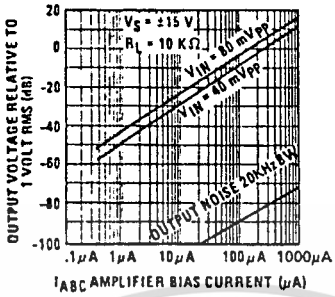
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

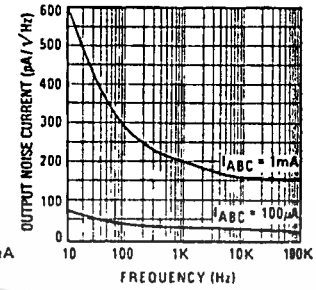
Distortion vs Differential Input Voltage



Voltage vs Amplifier Bias Current

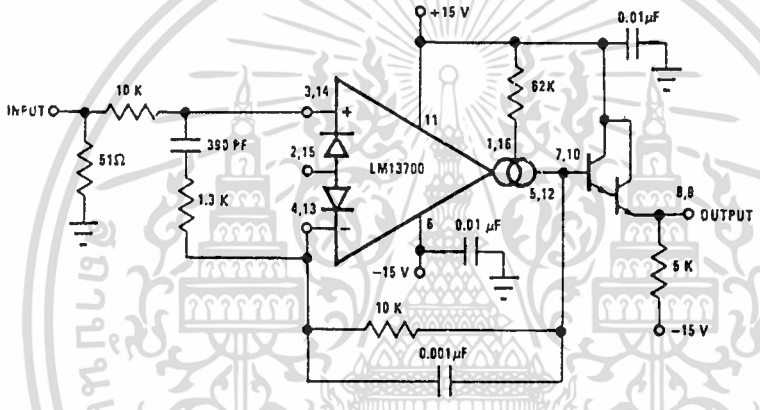


Output Noise vs Frequency



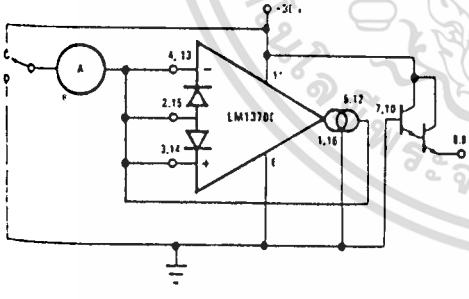
TL/H/7981–4

Unity Gain Follower



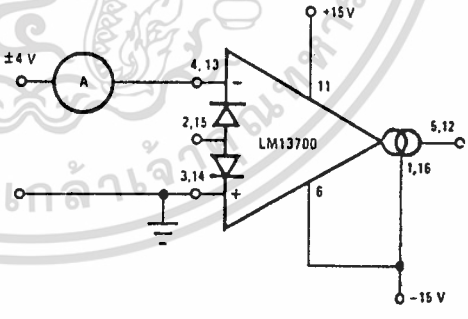
TL/H/7981–5

Leakage Current Test Circuit



TL/H/7981–6

Differential Input Current Test Circuit



TL/H/7981–7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Circuit Description

The differential transistor pair Q_4 and Q_5 form a transconductance stage in that the ratio of their collector currents is defined by the differential input voltage according to the transfer function:

$$V_{IN} = \frac{kT}{q} \ln \frac{I_5}{I_4} \quad (1)$$

where V_{IN} is the differential input voltage, kT/q is approximately 26 mV at 25°C and I_5 and I_4 are the collector currents of transistors Q_5 and Q_4 respectively. With the exception of Q_3 and Q_{13}, all transistors and diodes are identical in size. Transistors Q_1 and Q_2 with Diode D_1 form a current mirror which forces the sum of currents I_4 and I_5 to equal I_{ABC}:

$$I_4 + I_5 = I_{ABC} \quad (2)$$

where I_{ABC} is the amplifier bias current applied to the gain pin.

For small differential input voltages the ratio of I_4 and I_5 approaches unity and the Taylor series of the ln function can be approximated as:

$$\frac{kT}{q} \ln \frac{I_5}{I_4} \approx \frac{kT}{q} \frac{I_5 - I_4}{I_4} \quad (3)$$

$$I_4 \approx I_5 \approx \frac{I_{ABC}}{2} \quad (4)$$

$$V_{IN} \left[\frac{I_{ABC} q}{2kT} \right] = I_5 - I_4$$

Collector currents I_4 and I_5 are not very useful by themselves and it is necessary to subtract one current from the other. The remaining transistors and diodes form three current mirrors that produce an output current equal to I_5 minus I_4 thus:

$$V_{IN} \left[\frac{I_{ABC} q}{2kT} \right] = I_{OUT} \quad (5)$$

The term in brackets is then the transconductance of the amplifier and is proportional to I_{ABC}.

Linearizing Diodes

For differential voltages greater than a few millivolts, Equation 3 becomes less valid and the transconductance becomes increasingly nonlinear. *Figure 1* demonstrates how the internal diodes can linearize the transfer function of the amplifier. For convenience assume the diodes are biased with current sources and the input signal is in the form of current I_S. Since the sum of I_4 and I_5 is I_{ABC} and the difference is I_{OUT}, currents I_4 and I_5 can be written as follows:

$$I_4 = \frac{I_{ABC}}{2} - \frac{I_{OUT}}{2}, \quad I_5 = \frac{I_{ABC}}{2} + \frac{I_{OUT}}{2}$$

Since the diodes and the input transistors have identical geometries and are subject to similar voltages and temperatures, the following is true:

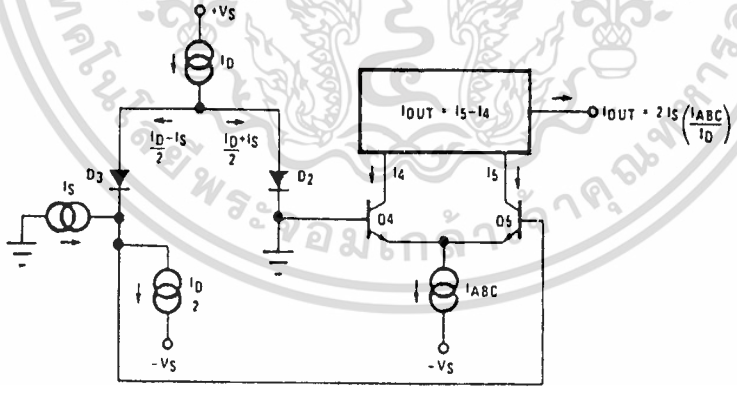
$$\frac{kT}{q} \ln \frac{\frac{I_D}{2} + I_S}{\frac{I_D}{2} - I_S} = \frac{kT}{q} \ln \frac{\frac{I_{ABC}}{2} + \frac{I_{OUT}}{2}}{\frac{I_{ABC}}{2} - \frac{I_{OUT}}{2}}$$

$$\therefore I_{OUT} = I_S \left(\frac{2I_{ABC}}{I_D} \right) \text{ for } |I_S| < \frac{I_D}{2} \quad (6)$$

Notice that in deriving Equation 6 no approximations have been made and there are no temperature-dependent terms. The limitations are that the signal current not exceed $I_D/2$ and that the diodes be biased with currents. In practice, replacing the current sources with resistors will generate insignificant errors.

Applications: Voltage Controlled Amplifiers

Figure 2 shows how the linearizing diodes can be used in a voltage-controlled amplifier. To understand the input biasing, it is best to consider the 13 kΩ resistor as a current source and use a Thevenin equivalent circuit as shown in *Figure 3*. This circuit is similar to *Figure 1* and operates the same. The potentiometer in *Figure 2* is adjusted to minimize the effects of the control signal at the output.



TL/H/7981-8

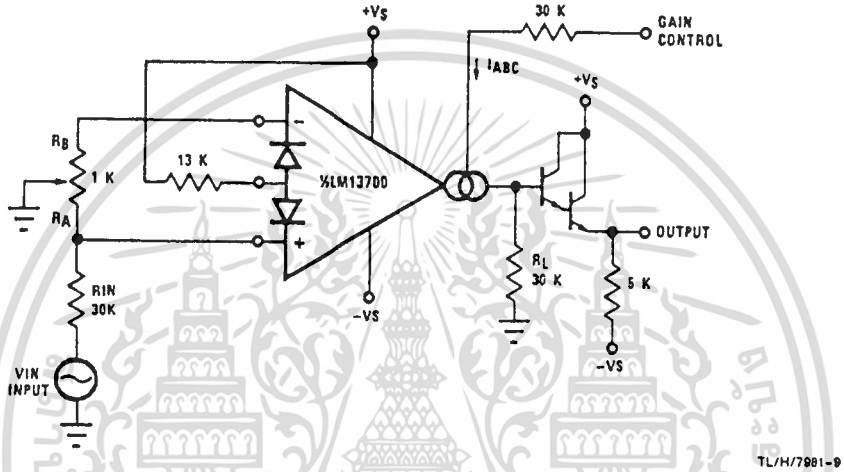
FIGURE 1. Linearizing Diodes

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications:
Voltage Controlled Amplifiers (Continued)

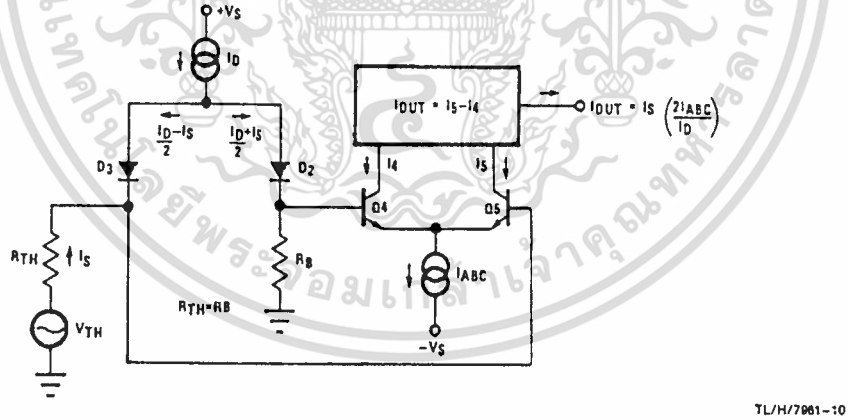
For optimum signal-to-noise performance, I_{ABC} should be as large as possible as shown by the Output Voltage vs. Amplifier Bias Current graph. Larger amplitudes of input signal also improve the S/N ratio. The linearizing diodes help here by allowing larger input signals for the same output distortion as shown by the Distortion vs. Differential Input Voltage graph. S/N may be optimized by adjusting the magnitude of the input signal via R_{IN} *(Figure 2)* until the output distortion is below some desired level. The output voltage swing can then be set at any level by selecting R_L.

Although the noise contribution of the linearizing diodes is negligible relative to the contribution of the amplifier's internal transistors, I_D should be as large as possible. This minimizes the dynamic junction resistance of the diodes (r_e) and maximizes their linearizing action when balanced against R_{IN}. A value of 1 mA is recommended for I_D unless the specific application demands otherwise.



TL/H/7981-9

FIGURE 2. Voltage Controlled Amplifier



TL/H/7981-10

FIGURE 3. Equivalent VCA Input Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Stereo Volume Control

The circuit of *Figure 4* uses the excellent matching of the two LM13700 amplifiers to provide a Stereo Volume Control with a typical channel-to-channel gain tracking of 0.3 dB. R_P is provided to minimize the output offset voltage and may be replaced with two 510Ω resistors in AC-coupled applications. For the component values given, amplifier gain is derived for *Figure 2* as being:

$$\frac{V_O}{V_{IN}} = 940 \times I_{ABC}$$

If V_C is derived from a second signal source then the circuit becomes an amplitude modulator or two-quadrant multiplier as shown in *Figure 5*, where:

$$I_O = \frac{-2I_S}{I_D}(I_{ABC}) = \frac{-2I_S}{I_D}\frac{V_{IN2}}{R_C} - \frac{2I_S}{I_D}\frac{(V^- + 1.4V)}{R_C}$$

The constant term in the above equation may be cancelled by feeding $I_S \times I_D R_C/2(V^- + 1.4V)$ into I_O. The circuit of *Figure 6* adds R_M to provide this current, resulting in a four-quadrant multiplier where R_C is trimmed such that $V_O = 0V$ for $V_{IN2} = 0V$. R_M also serves as the load resistor for I_O.

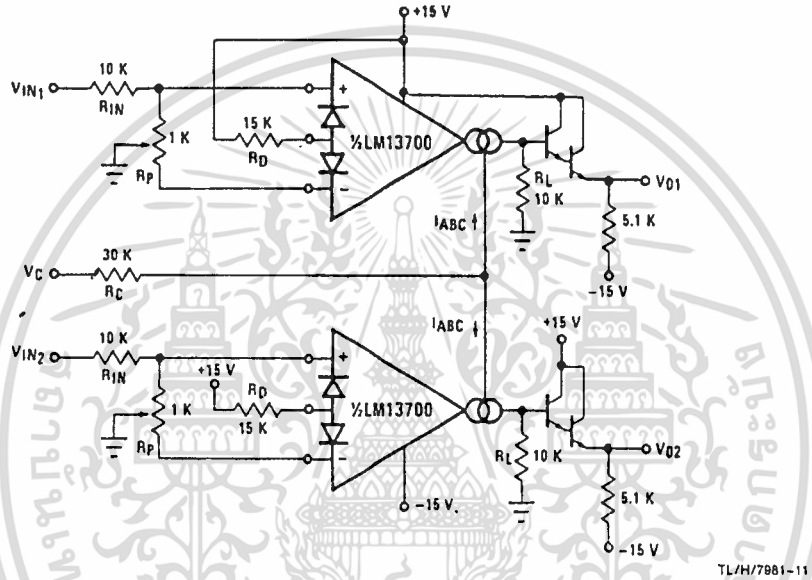


FIGURE 4. Stereo Volume Control

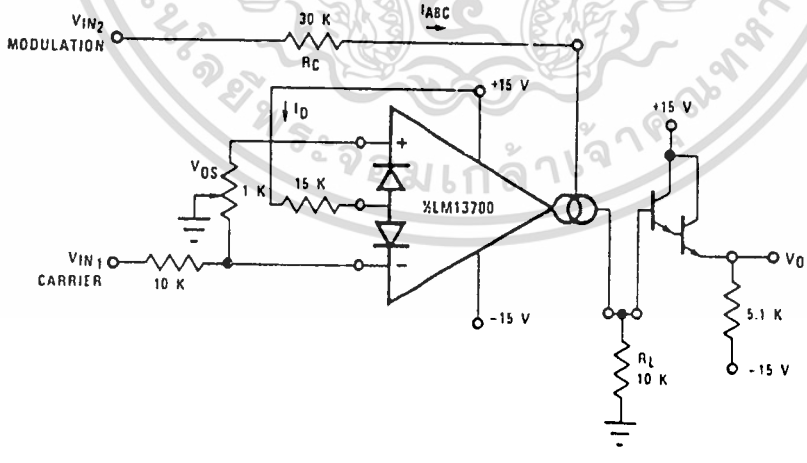


FIGURE 5. Amplitude Modulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Stereo Volume Control (Continued)

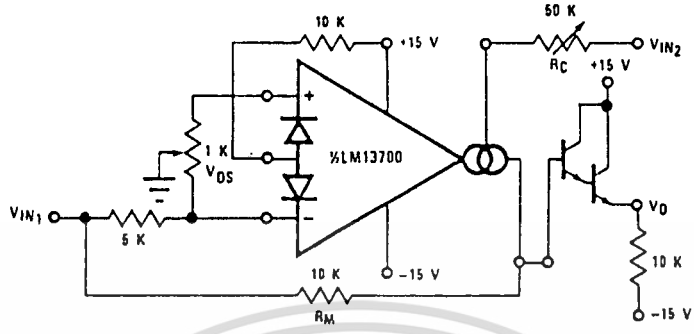


FIGURE 6. Four-Quadrant Multiplier

Noting that the gain of the LM13700 amplifier of *Figure 3* may be controlled by varying the linearizing diode current I_D as well as by varying I_{ABC}, *Figure 7* shows an AGC Amplifier using this approach. As V_O reaches a high enough amplitude ($3V_{BE}$) to turn on the Darlington transistors and the linearizing diodes, the increase in I_D reduces the amplifier gain so as to hold V_O at that level.

Voltage Controlled Resistors

An Operational Transconductance Amplifier (OTA) may be used to implement a Voltage Controlled Resistor as shown in *Figure 8*. A signal voltage applied at R_X generates a V_{IN} to the LM13700 which is then multiplied by the g_m of the amplifier to produce an output current, thus:

$$R_X = \frac{R + R_A}{g_m R_A}$$

where $g_m \approx 19.2I_{ABC}$ at 25°C. Note that the attenuation of V_O by R and R_A is necessary to maintain V_{IN} within the linear range of the LM13700 input.

Figure 9 shows a similar VCR where the linearizing diodes are added, essentially improving the noise performance of the resistor. A floating VCR is shown in *Figure 10*, where each "end" of the "resistor" may be at any voltage within the output voltage range of the LM13700.

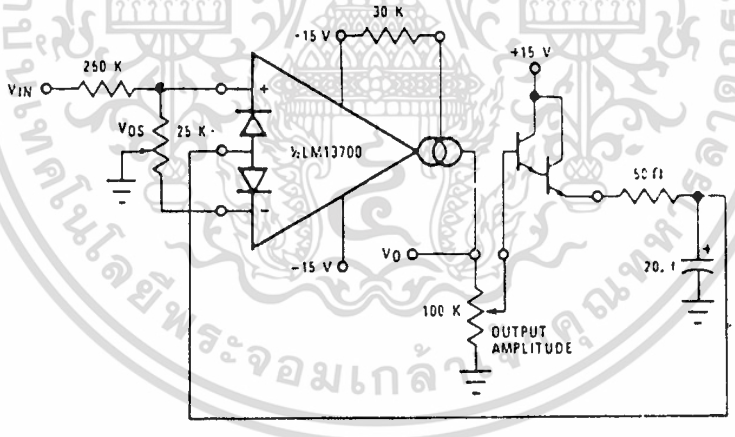
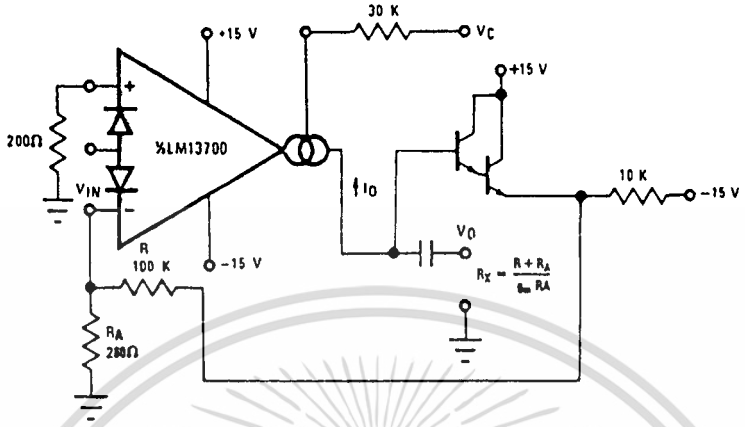


FIGURE 7. AGC Amplifier

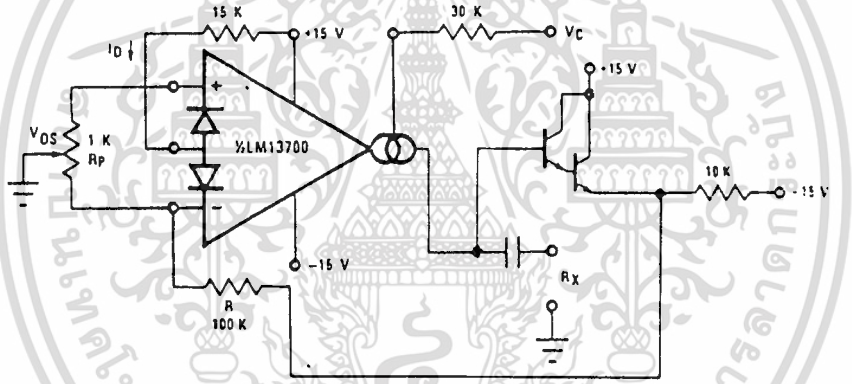
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Voltage Controlled Resistors (Continued)



TL/H/7961-15

FIGURE 8. Voltage Controlled Resistor, Single-Ended



TL/H/7961-16

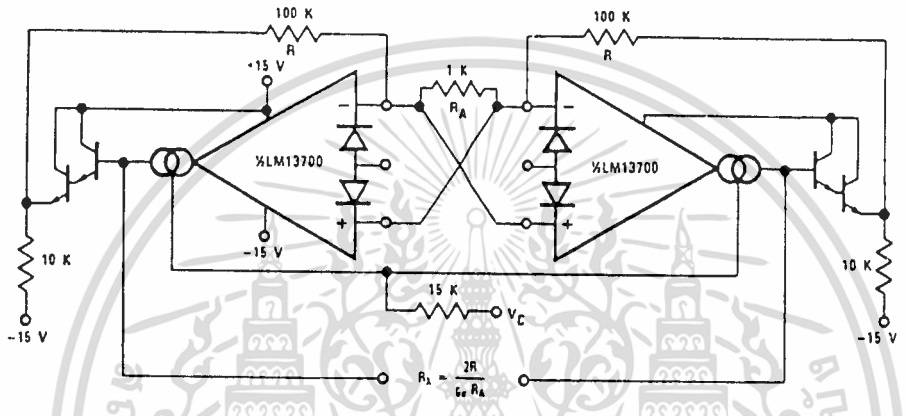
FIGURE 9. Voltage Controlled Resistor with Linearizing Diodes

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Voltage Controlled Filters

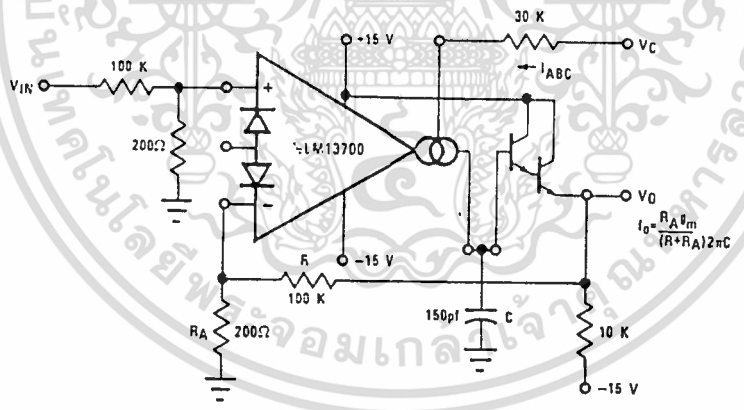
OTA's are extremely useful for implementing voltage controlled filters, with the LM13700 having the advantage that the required buffers are included on the I.C. The VC Lo-Pass Filter of *Figure 11* performs as a unity-gain buffer amplifier at frequencies below cut-off, with the cut-off frequency being the point at which X_C/g_m equals the closed-loop gain of (R/R_A). At frequencies above cut-off the circuit provides a single RC roll-off (6 dB per octave) of the input signal amplitude with a −3 dB point defined by the given equation, where g_m is again 19.2 × I_{ABC} at room temperature. *Figure 12* shows a VC High-Pass Filter which operates in much the same manner, providing a single RC roll-off below the defined cut-off frequency.

Additional amplifiers may be used to implement higher order filters as demonstrated by the two-pole Butterworth Lo-Pass Filter of *Figure 13* and the state variable filter of *Figure 14*. Due to the excellent g_m tracking of the two amplifiers, these filters perform well over several decades of frequency.



TL/H/7981-17

FIGURE 10. Floating Voltage Controlled Resistor

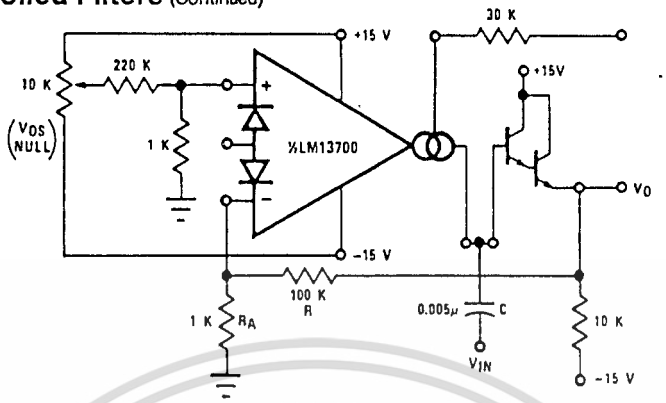


TL/H/7981-18

FIGURE 11. Voltage Controlled Low-Pass Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

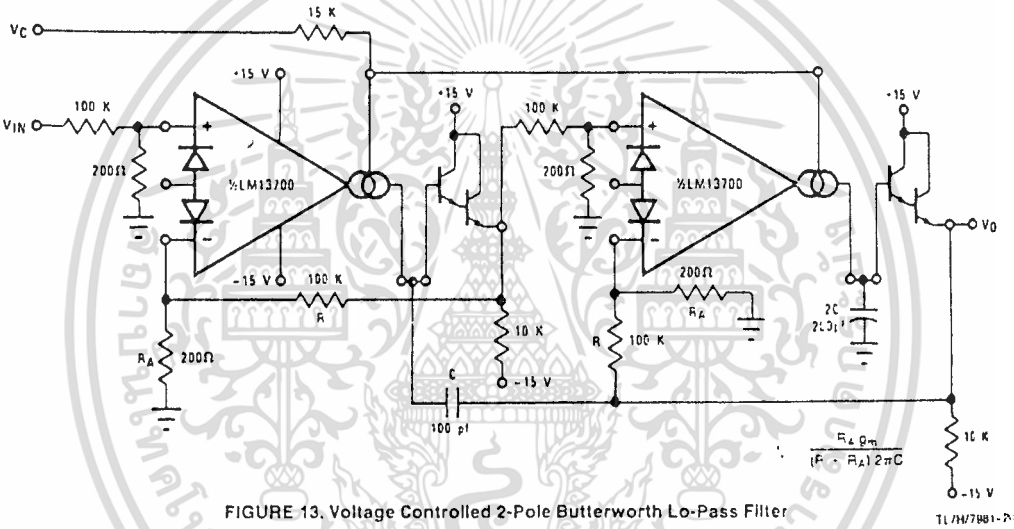
Voltage Controlled Filters (Continued)



$$I_o = \frac{R_A g_m}{(R + R_A)2\pi C}$$

TL/H/7981-19

FIGURE 12. Voltage Controlled Hi-Pass Filter



$$\frac{R_A g_m}{(R + R_A)2\pi C}$$

FIGURE 13. Voltage Controlled 2-Pole Butterworth Lo-Pass Filter

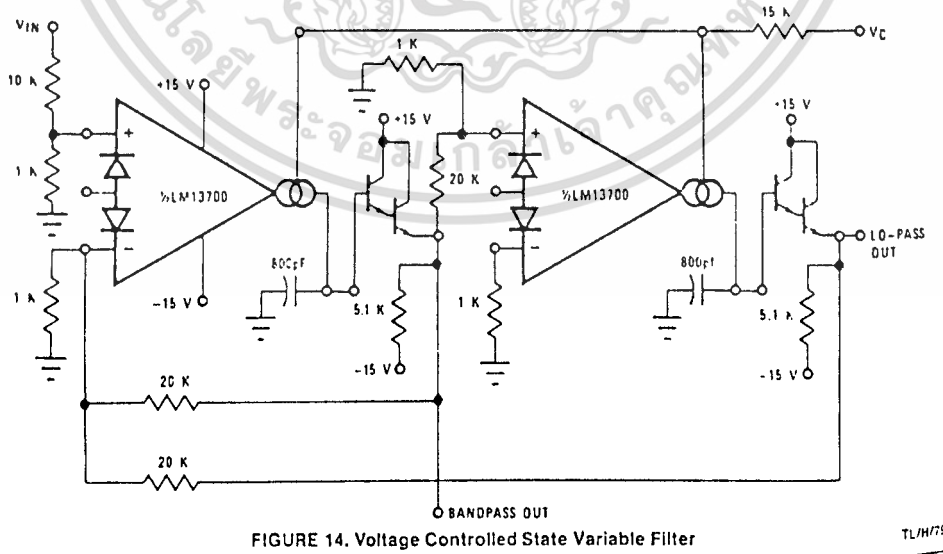


FIGURE 14. Voltage Controlled State Variable Filter

TL/H/7981-21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Voltage Controlled Oscillators

The classic Triangular/Square Wave VCO of *Figure 15* is one of a variety of Voltage Controlled Oscillators which may be built utilizing the LM13700. With the component values shown, this oscillator provides signals from 200 kHz to below 2 Hz as I_C is varied from 1 mA to 10 nA. The output amplitudes are set by $I_A \times R_A$. Note that the peak differential input voltage must be less than 5V to prevent zenering the inputs.

A few modifications to this circuit produce the ramp/pulse VCO of *Figure 16*. When V_{O2} is high, I_F is added to I_C to increase amplifier A1's bias current and thus to increase the charging rate of capacitor C. When V_{O2} is low, I_F goes to zero and the capacitor discharge current is set by I_C.

The VC Lo-Pass Filter of *Figure 11* may be used to produce a high-quality sinusoidal VCO. The circuit of *Figure 16* employs two LM13700 packages, with three of the amplifiers configured as lo-pass filters and the fourth as a limiter/inverter. The circuit oscillates at the frequency at which the loop phase-shift is 360° or 180° for the inverter and 60° per filter stage. This VCO operates from 5 Hz to 50 kHz with less than 1% THD.

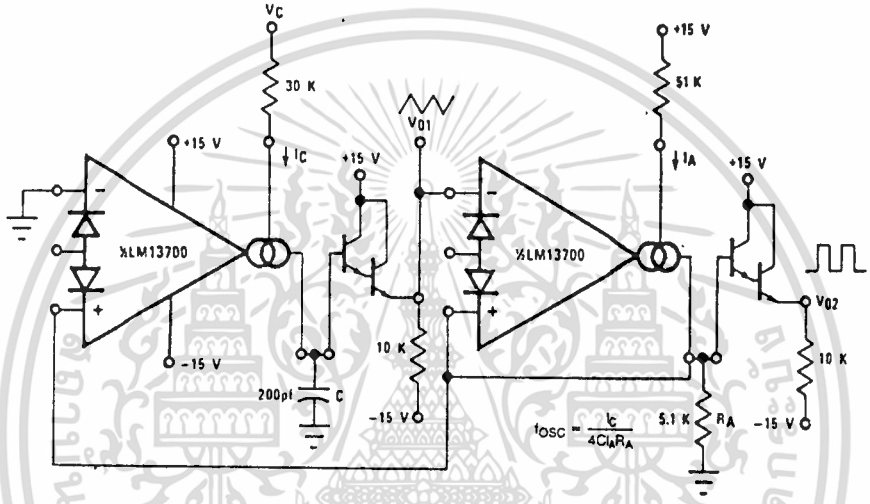
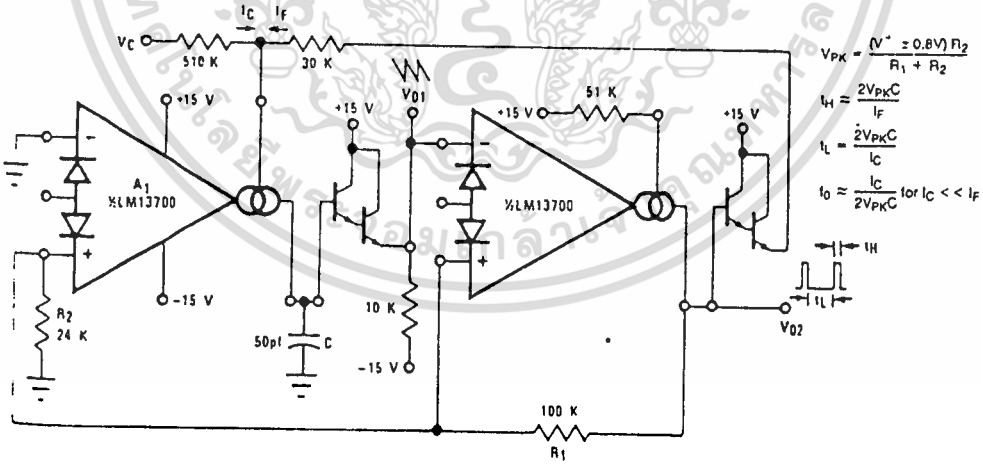


FIGURE 15. Triangular/Square-Wave VCO

TL/H/7981-22



TL/H/7981-23

FIGURE 16. Ramp/Pulse VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Voltage Controlled Oscillators (Continued)

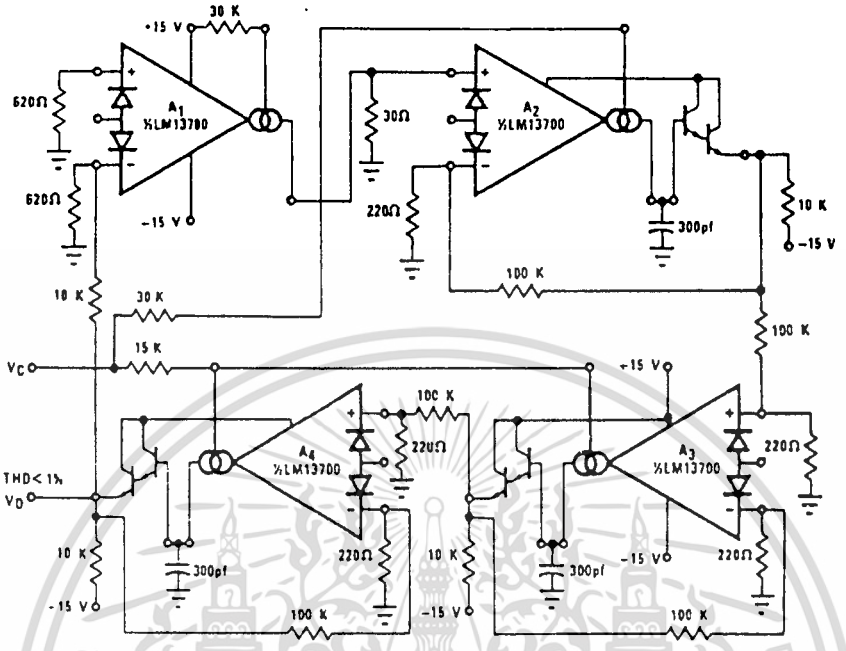


FIGURE 17. Sinusoidal VCO

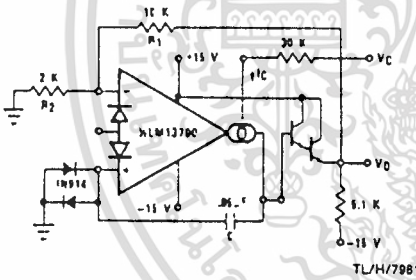


FIGURE 18. Single Amplifier VCO

Figure 18 shows how to build a VCO using one amplifier when the other amplifier is needed for another function.

Additional Applications

Figure 19 presents an interesting one-shot which draws no power supply current until it is triggered. A positive-going trigger pulse of at least 2V amplitude turns on the amplifier through R_B and pulls the non-inverting input high. The amplifier regenerates and latches its output high until capacitor C charges to the voltage level on the non-inverting input. The output then switches low, turning off the amplifier and discharging the capacitor. The capacitor discharge rate is speeded up by shorting the diode bias pin to the inverting input so that an additional discharge current flows through D_1 when the amplifier output switches low. A special feature of this timer is that the other amplifier, when biased from V_O, can perform another function and draw zero stand-by power as well.

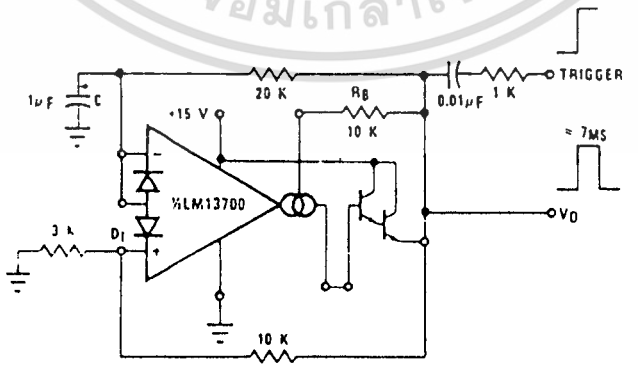


FIGURE 19. Zero Stand-By Power Timer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Additional Applications (Continued)

The operation of the multiplexer of *Figure 20* is very straightforward. When A1 is turned on it holds V_O equal to V_{IN1} and when A2 is supplied with bias current then it controls V_O. C_C and R_C serve to stabilize the unity-gain configuration of amplifiers A1 and A2. The maximum clock rate is limited to about 200 kHz by the LM13700 slew rate into 150 pF when the $(V_{IN1}-V_{IN2})$ differential is at its maximum allowable value of 5V.

The Phase-Locked Loop of *Figure 21* uses the four-quadrant multiplier of *Figure 6* and the VCO of *Figure 18* to produce a PLL with a ±5% hold-in range and an input sensitivity of about 300 mV.

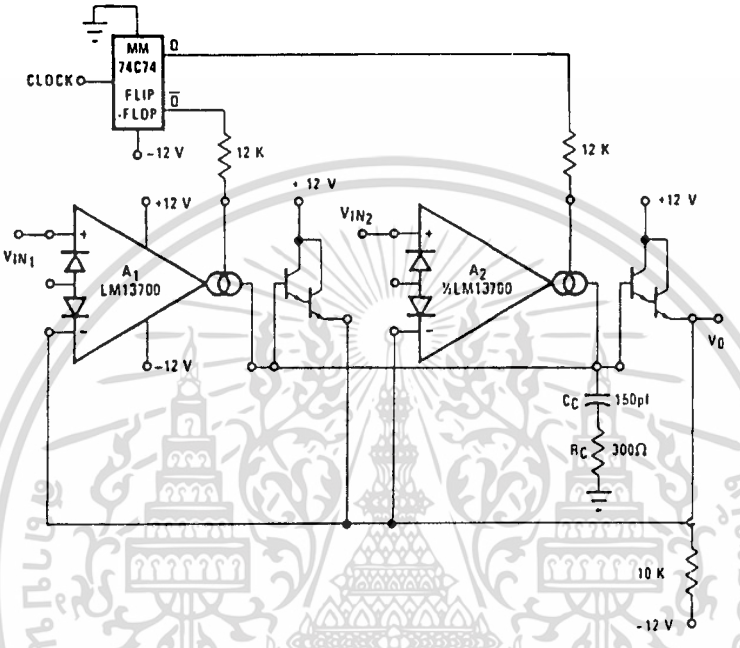


FIGURE 20. Multiplexer

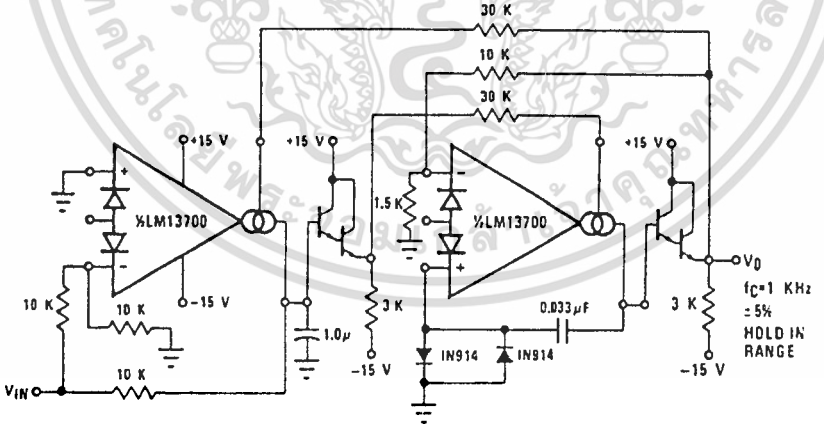
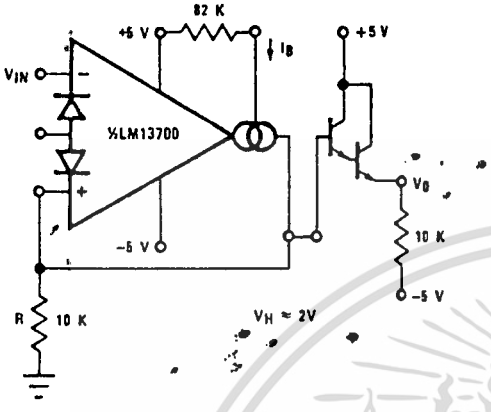


FIGURE 21. Phase Lock Loop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Additional Applications (Continued)

The Schmitt Trigger of *Figure 22* uses the amplifier output current into R to set the hysteresis of the comparator; thus $V_H = 2 \times R \times I_B$. Varying I_B will produce a Schmitt Trigger with variable hysteresis.

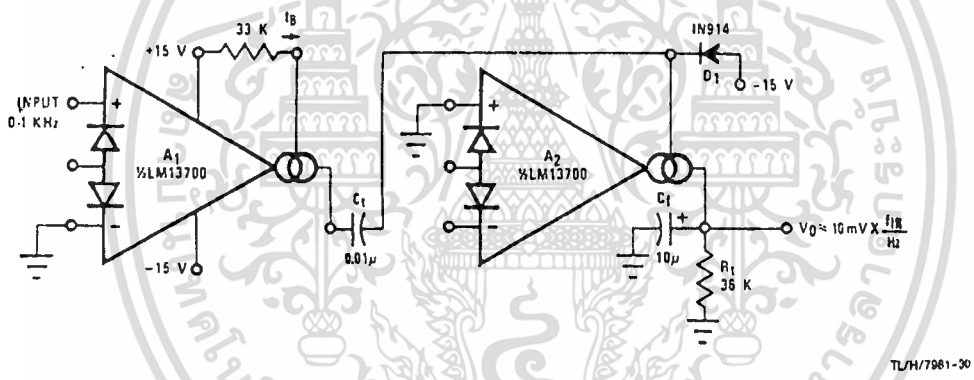


TL/H/7981-29

FIGURE 22. Schmitt Trigger

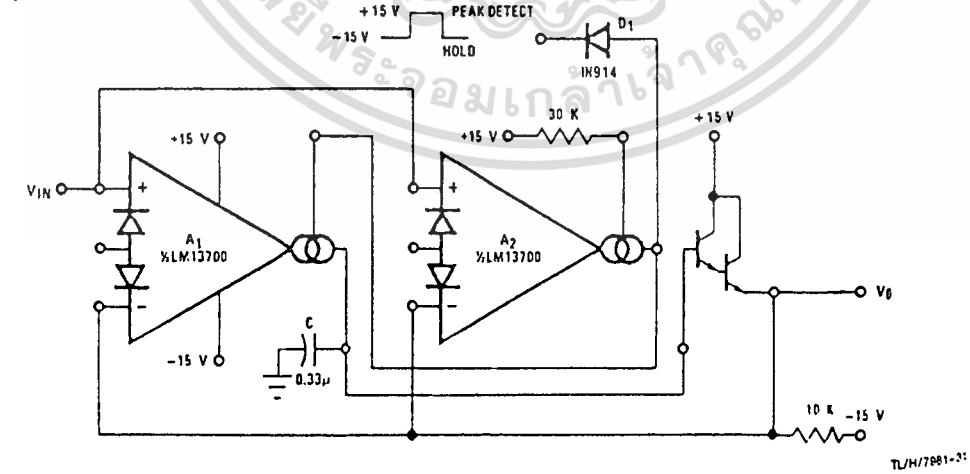
Figure 23 shows a Tachometer or Frequency-to-Voltage converter. Whenever A1 is toggled by a positive-going input, an amount of charge equal to $(V_H - V_L)\ C_1$ is sourced into C_1 and R_1. This once per cycle charge is then balanced by the current of V_O/R_1. The maximum F_{IN} is limited by the amount of time required to charge C_1 from V_L to V_H with a current of I_B, where V_L and V_H represent the maximum low and maximum high output voltage swing of the LM13700. D1 is added to provide a discharge path for C_1 when A1 switches low.

The Peak Detector of *Figure 24* uses A2 to turn on A1 whenever V_{IN} becomes more positive than V_O. A1 then charges storage capacitor C to hold V_O equal to V_{IN} PK. Pulling the output of A2 low through D1 serves to turn off A1 so that V_O remains constant.



TL/H/7981-30

FIGURE 23. Tachometer



TL/H/7981-31

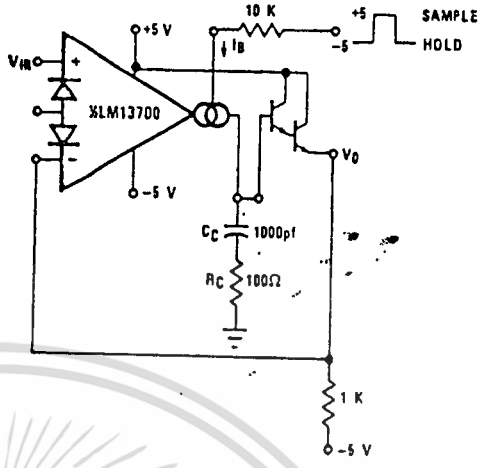
FIGURE 24. Peak Detector and Hold Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Additional Applications (Continued)

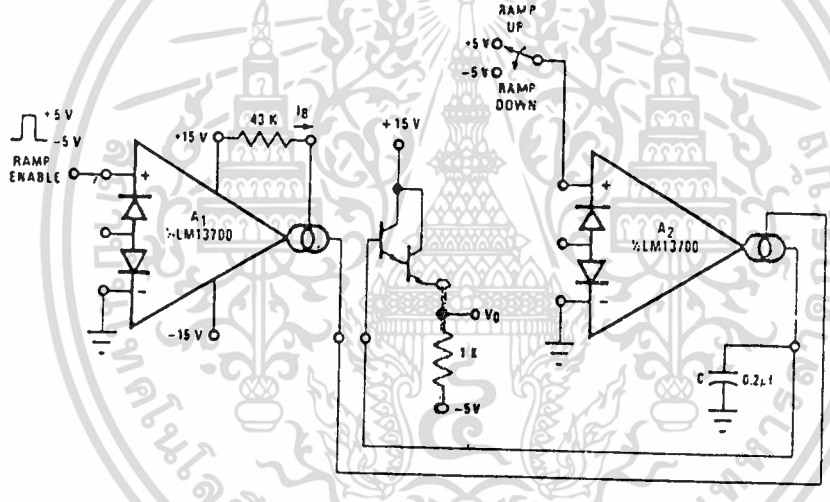
The Ramp-and-Hold of *Figure 26* sources I_B into capacitor C whenever the input to A1 is brought high, giving a ramp-rate of about 1V/ms for the component values shown.

The true-RMS converter of *Figure 27* is essentially an automatic gain control amplifier which adjusts its gain such that the AC power at the output of amplifier A1 is constant. The output power of amplifier A1 is monitored by squaring amplifier A2 and the average compared to a reference voltage with amplifier A3. The output of A3 provides bias current to the diodes of A1 to attenuate the input signal. Because the output power of A1 is held constant, the RMS value is constant and the attenuation is directly proportional to the RMS value of the input voltage. The attenuation is also proportional to the diode bias current. Amplifier A4 adjusts the ratio of currents through the diodes to be equal and therefore the voltage at the output of A4 is proportional to the RMS value of the input voltage. The calibration potentiometer is set such that V_O reads directly in RMS volts.



TL/H/7981–32

FIGURE 25. Sample-Hold Circuit



TL/H/7981–33

FIGURE 26. Ramp and Hold

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Additional Applications (Continued)

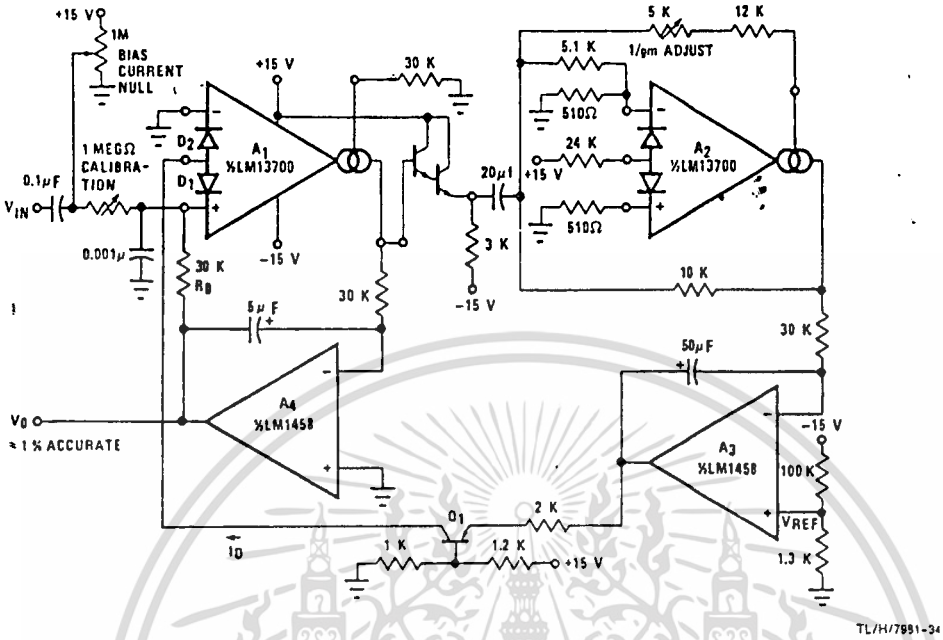


FIGURE 27. True RMS Converter

The circuit of *Figure 28* is a voltage reference of variable Temperature Coefficient. The 100 kΩ potentiometer adjusts the output voltage which has a positive TC above 1.2V, zero TC at about 1.2V, and negative TC below 1.2V. This is accomplished by balancing the TC of the A2 transfer function against the complementary TC of D1.

The wide dynamic range of the LM13700 allows easy control of the output pulse width in the Pulse Width Modulator of *Figure 29*.

For generating I_{ABC} over a range of 4 to 6 decades of current, the system of *Figure 30* provides a logarithmic current out for a linear voltage in.

Since the closed-loop configuration ensures that the input to A2 is held equal to 0V, the output current of A1 is equal to $I_3 = -V_C/R_C$.

The differential voltage between Q1 and Q2 is attenuated by the R1,R2 network so that A1 may be assumed to be operating within its linear range. From equation (5), the input voltage to A1 is:

$$V_{IN}1 = \frac{-2kTI_3}{qI_2} = \frac{-2kTV_C}{qI_2R_C}$$

The voltage on the base of Q1 is then

$$V_{B}1 = \frac{(R_1 + R_2)\,V_{IN}1}{R_1}$$

The ratio of the Q1 and Q2 collector currents is defined by:

$$V_{B}1 = \frac{kT}{q}\ln\frac{I_{C2}}{I_{C1}} \approx \frac{kT}{q}\ln\frac{I_{ABC}}{I_1}$$

Combining and solving for I_{ABC} yields:

$$I_{ABC} = I_1 \exp\frac{2(R_1 + R_2)\,V_C}{R_1 I_2 R_C}$$

This logarithmic current can be used to bias the circuit of *Figure 4* to provide temperature independent stereo attenuation characteristic.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Additional Applications (Continued)

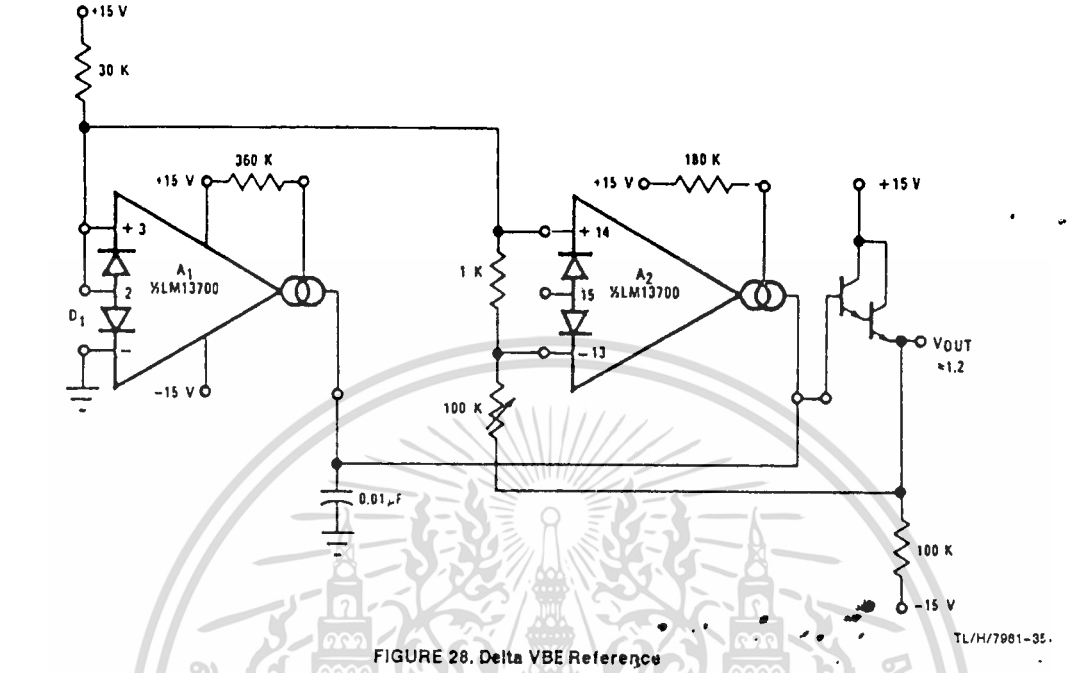


FIGURE 28. Delta VBE Reference

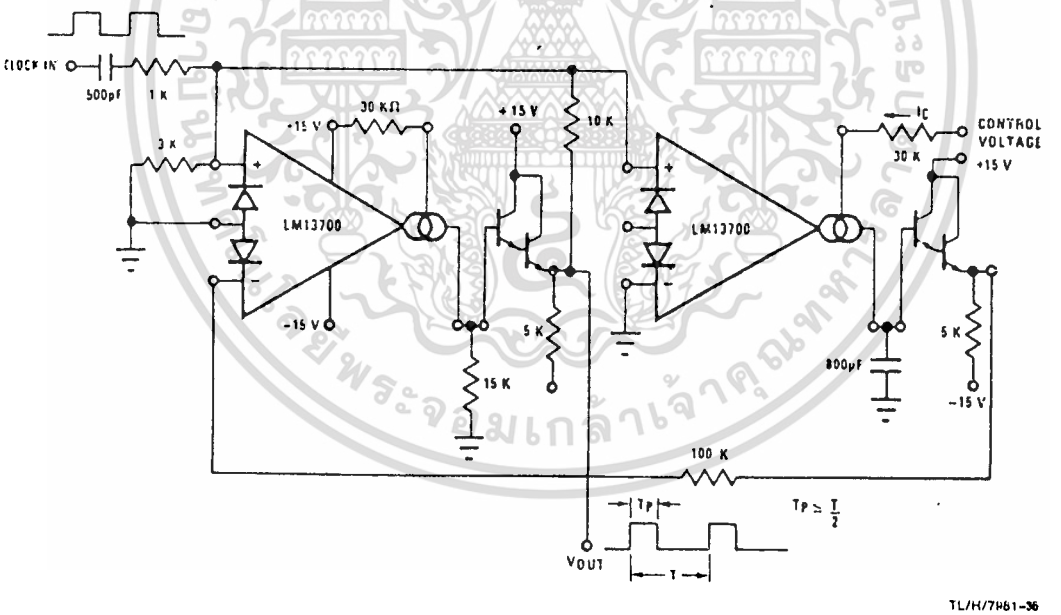


FIGURE 29. Pulse Width Modulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Additional Applications (Continued)

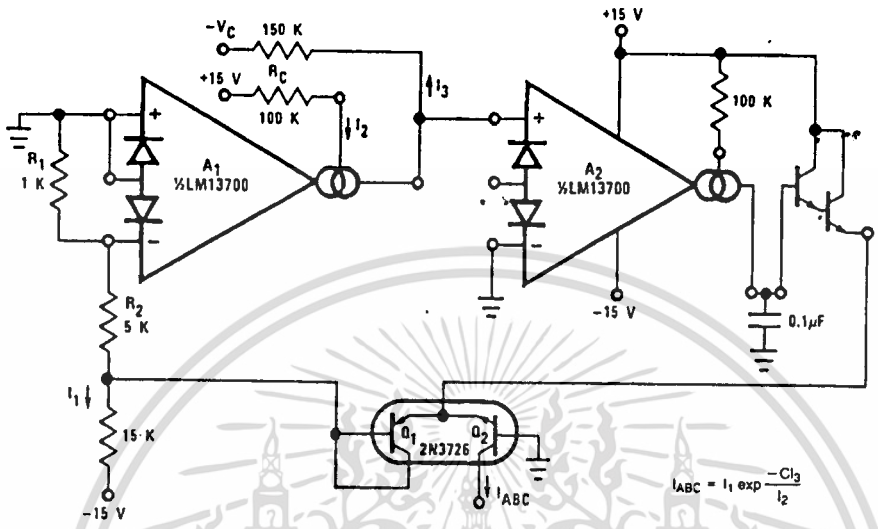


FIGURE 30. Logarithmic Current Source

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC7812, C
ELECTRICAL CHARACTERISTICS (V_{in} = 19 V, I_O = 500 mA, T_J = T_{low} to T_{high} [Note 1] unless otherwise noted.)

Characteristic	Symbol	MC7812			MC7812C			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage (T_J = +25°C)	V_O	11.5	12	12.5	11.5	12	12.5	Vdc
Output Voltage (5.0 mA ≤ I_O ≤ 1.0 A, P_O ≤ 15W) 14.5 Vdc ≤ V_{in} ≤ 27 Vdc 15.5 Vdc ≤ V_{in} ≤ 27 Vdc	V_O	 – 11.4	 – 12	 – 12.6	 11.4 –	 12 –	 12.6 –	Vdc
Line Regulation (T_J = +25°C, Note 2) 14.5 Vdc ≤ V_{in} ≤ 30 Vdc 16 Vdc ≤ V_{in} ≤ 22 Vdc	Reg_{in}	 – –	 5.0 3.0	 120 60	 – –	 13 6.0	 240 120	mV
Load Regulation (T_J = +25°C, Note 2) 5.0 mA ≤ I_O ≤ 1.5 A 250 mA ≤ I_O ≤ 750 mA	Reg_{load}	 – –	 30 10	 120 60	 – –	 46 17	 240 120	mV
Quiescent Current (T_J = +25°C)	I_B	–	3.4	6.0	–	4.4	8.0	mA
Quiescent Current Change 14.5 Vdc ≤ V_{in} ≤ 30 Vdc 15 Vdc ≤ V_{in} ≤ 30 Vdc 5.0 mA ≤ I_O ≤ 1.0 A	ΔI_B	 – – –	 – 0.3 0.04	 – 0.8 0.5	 – – –	 – – –	 1.0 – 0.5	mA
Ripple Rejection 15 Vdc ≤ V_{in} ≤ 25 Vdc, f = 120 Hz	RR	61	68	–	–	60	–	dB
Dropout Voltage (I_O = 1.0 A, T_J = +25°C)	V_{in}-V_O	–	2.0	2.5	–	2.0	–	Vdc
Output Noise Voltage (T_A = +25°C) 10 Hz ≤ f ≤ 100 kHz	V_n	–	10	40	–	10	–	μV/V_O
Output Resistance (f = 1.0 kHz)	R_O	–	18	–	–	18	–	mΩ
Short-Circuit Current Limit (T_A = +25°C) V_{in} = 35 Vdc	I_{sc}	–	0.2	1.2	–	0.2	–	A
Peak Output Current (T_J = +25°C)	I_{max}	1.3	2.5	3.3	–	2.2	–	A
Average Temperature Coefficient of Output Voltage	TCV_O	–	±1.5	–	–	-1.0	–	mV/°C

MC7812A, AC
ELECTRICAL CHARACTERISTICS (V_{in} = 19 V, I_O = 1.0 A, T_J = T_{low} to T_{high} [Note 1] unless otherwise noted.)

Characteristic	Symbol	MC7812A			MC7812AC			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage (T_J = +25°C)	V_O	11.75	12	12.25	11.75	12	12.25	Vdc
Output Voltage (5.0 mA ≤ I_O ≤ 1.0 A, P_O ≤ 15W) 14.8 Vdc ≤ V_{in} ≤ 27 Vdc	V_O	11.5	12	12.5	11.5	12	12.5	Vdc
Line Regulation 14.8 Vdc ≤ V_{in} ≤ 30 Vdc, I_O = 500 mA 16 Vdc ≤ V_{in} ≤ 22 Vdc 16 Vdc ≤ V_{in} ≤ 22 Vdc, T_J = +25°C 14.5 Vdc ≤ V_{in} ≤ 27 Vdc, T_J = +25°C	Reg_{in}	 – – – –	 5.0 3.0 3.0 5.0	 18 30 9.0 18	 – – – –	 13 16 6.0 13	 120 120 60 120	mV
Load Regulation (Note 2) 5.0 mA ≤ I_O ≤ 1.5A 5.0 mA ≤ I_O ≤ 1.0 A 5.0 mA ≤ I_O ≤ 1.5 A, T_J = +25°C 250 mA ≤ I_O ≤ 750 mA	Reg_{load}	 – – – –	 30 – – 10	 50 – – 25	 – – – –	 – 46 46 17	 – 100 100 50	mV
Quiescent Current T_J = +25°C	I_B	 – –	 – 3.4	 5.0 4.0	 – –	 – 4.4	 6.0 6.0	mA
Quiescent Current Change 15 Vdc ≤ V_{in} ≤ 30 Vdc, I_O = 500 mA 14.8 Vdc ≤ V_{in} ≤ 27 Vdc, T_J = +25°C 5.0 mA ≤ I_O ≤ 1.0 A	ΔI_B	 – – –	 0.3 0.2 0.04	 0.5 0.5 0.2	 – – –	 – – –	 0.8 0.8 0.5	mA
Ripple Rejection 15 Vdc ≤ V_{in} ≤ 25 Vdc, f = 120 Hz, T_J = +25°C 15 Vdc ≤ V_{in} ≤ 25 Vdc, f = 120 Hz, I_O = 500 mA	RR	 61 61	 68 68	 – –	 – –	 – 60	 – –	dB
Dropout Voltage (I_O = 1.0 A, T_J = +25°C)	V_{in}-V_O	–	2.0	2.5	–	2.0	–	Vdc
Output Noise Voltage (T_A = +25°C) 10 Hz ≤ f ≤ 100 kHz	V_n	–	10	40	–	10	–	μV/V_O
Output Resistance (f = 1.0 kHz)	R_O	–	18	–	–	18	–	mΩ
Short-Circuit Current Limit (T_A = +25°C V_{in} = 35 Vdc	I_{sc}	–	0.2	1.2	–	0.2	–	A
Peak Output Current (T_J = +25°C)	I_{max}	1.3	2.5	3.3	–	2.2	–	A
Average Temperature Coefficient of Output Voltage	TCV_O	–	±1.5	–	–	-1.0	–	mV/°C

Notes 1 T_{low} = -55°C for MC78XX, A
= 0°C for MC78XXC, AC
T_{high} = +150°C for MC78XX, A
= +125°C for MC78XXC, AC

2 Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC7815, C
ELECTRICAL CHARACTERISTICS (V_{in} = 23 V, I_O = 500 mA, T_J = T_{low} to T_{high} (Note 1) unless otherwise noted.)

Characteristic	Symbol	MC7815			MC7815C			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage (T_J = +25°C)	V_O	14.4	15	15.6	14.4	15	15.6	Vdc
Output Voltage 5.0 mA ≤ I_O ≤ 1.0 A, P_O ≤ 15W 17.5 Vdc ≤ V_{in} ≤ 30 Vdc 18.5 Vdc ≤ V_{in} ≤ 30 Vdc	V_O	– 14.25	– 15	– 15.75	14.25 –	15 –	15.75 –	Vdc
Line Regulation (T_J = +25°C, Note 2) 17.5 Vdc ≤ V_{in} ≤ 30 Vdc 20 Vdc ≤ V_{in} ≤ 26 Vdc	Reg_{in}	– –	6.0 3.0	150 75	– –	13 6.0	300 150	mV
Load Regulation (T_J = +25°C, Note 2) 5.0 mA ≤ I_O ≤ 1.5 A 250 mA ≤ I_O ≤ 750 mA	Reg_{load}	– –	32 10	150 75	– –	52 20	300 150	mV
Quiescent Current (T_J = +25°C)	I_B	–	3.4	6.0	–	4.4	8.0	mA
Quiescent Current Change 17.5 Vdc ≤ V_{in} ≤ 30 Vdc 18.5 Vdc ≤ V_{in} ≤ 30 Vdc 5.0 mA ≤ I_O ≤ 1.0 A	ΔI_B	– – –	– 0.3 0.04	– 0.8 0.5	– – –	– – –	1.0 – 0.5	mA
Ripple Rejection 18.5 Vdc ≤ V_{in} ≤ 28.5 Vdc, f = 120 Hz	RR	60	66	–	–	58	–	dB
Dropout Voltage (I_O = 1.0 A, T_J = +25°C)	V_{in}-V_O	–	2.0	2.5	–	2.0	–	Vdc
Output Noise Voltage (T_A = +25°C) 10 Hz ≤ f ≤ 100 kHz	V_n	–	10	40	–	10	–	μV/V_O
Output Resistance (f = 1.0 kHz)	R_O	–	19	–	–	19	–	mΩ
Short-Circuit Current Limit (T_A = +25°C) V_{in} = 35 Vdc	I_{sc}	–	0.2	1.2	–	0.2	–	A
Peak Output Current (T_J = +25°C)	I_{max}	1.3	2.5	3.3	–	2.2	–	A
Average Temperature Coefficient of Output Voltage	TCV_O	–	±1.8	–	–	-1.0	–	mV/°C

MC7815A, AC
ELECTRICAL CHARACTERISTICS (V_{in} = 23 V, I_O = 1.0 A, T_J = T_{low} to T_{high} (Note 1) unless otherwise noted.)

Characteristic	Symbol	MC7815A			MC7815AC			Unit
		Min	Typ	Max	Min	Typ	Max	
Output Voltage (T_J = +25°C)	V_O	14.7	15	15.3	14.7	15	15.3	Vdc
Output Voltage 5.0 mA ≤ I_O ≤ 1.0 A, P_O ≤ 15W 17.9 Vdc ≤ V_{in} ≤ 30 Vdc	V_O	14.4	15	15.6	14.4	15	15.6	Vdc
Line Regulation (Note 2) 17.9 Vdc ≤ V_{in} ≤ 30 Vdc, I_O = 500 mA 20 Vdc ≤ V_{in} ≤ 26 Vdc 20 Vdc ≤ V_{in} ≤ 26 Vdc, T_J = +25°C 17.5 Vdc ≤ V_{in} ≤ 30 Vdc, T_J = +25°C	Reg_{in}	– – – –	6.0 3.0 3.0 6.0	22 11 10 22	– – – –	13 6.0 16 13	150 75 150 150	mV
Load Regulation (Note 2) 5.0 mA ≤ I_O ≤ 1.5A 5.0 mA ≤ I_O ≤ 1.0 A 5.0 mA ≤ I_O ≤ 1.5 A, T_J = +25°C 250 mA ≤ I_O ≤ 750 mA	Reg_{load}	– – – –	32 – – 10	50 – – 25	– – – –	– 52 52 20	– 100 100 50	mV
Quiescent Current T_J = +25°C	I_B	– –	– 3.4	5.5 4.5	– –	– 4.4	6.0 6.0	mA
Quiescent Current Change 17.5 Vdc ≤ V_{in} ≤ 30 Vdc, I_O = 500 mA 17.5 Vdc ≤ V_{in} ≤ 30 Vdc, T_J = +25°C 5.0 mA ≤ I_O ≤ 1.0 A	ΔI_B	– – –	0.3 0.2 0.04	0.5 0.5 0.2	– – –	– – –	0.8 0.8 0.5	mA
Ripple Rejection 18.5 Vdc ≤ V_{in} ≤ 28.5 Vdc, f = 120 Hz, T_J = +25°C 18.5 Vdc ≤ V_{in} ≤ 28.5 Vdc, f = 120 Hz, I_O = 500 mA	RR	60 60	66 66	–	– –	– 58	– –	dB
Dropout Voltage (I_O = 1.0 A, T_J = +25°C)	V_{in}-V_O	–	2.0	2.5	–	2.0	–	Vdc
Output Noise Voltage (T_A = +25°C) 10 Hz ≤ f ≤ 100 kHz	V_n	–	10	40	–	10	–	μV/V_O
Output Resistance (f = 1.0 kHz)	R_O	–	19	–	–	19	–	mΩ
Short-Circuit Current Limit (T_A = +25°C) V_{in} = 35 Vdc	I_{sc}	–	0.2	1.2	–	0.2	–	A
Peak Output Current (T_J = +25°C)	I_{max}	1.3	2.5	3.3	–	2.2	–	A
Average Temperature Coefficient of Output Voltage	TCV_O	–	±1.8	–	–	-1.0	–	mV/°C

Notes 1. T_{low} = −55°C for MC78XX, A
= 0°C for MC78XXC, AC

T_{high} = +150°C for MC78XX, A
= +125°C for MC78XXC, AC

2. Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE AND DUAL LOW NOISE OP AMP NE5533/5533A/SA/SE/NE5534/5534A

DESCRIPTION

The 5533/5534 are dual and single high-performance low noise operational amplifiers. Compared to other operational amplifiers, such as TL083, they show better noise performance, improved output drive capability and considerably higher small-signal and power bandwidths.

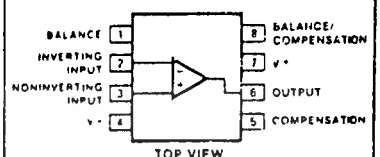
This makes the devices especially suitable for application in high quality and professional audio equipment, in instrumentation and control circuits and telephone channel amplifiers. The op amps are internally compensated for gain equal to, or higher than, three. The frequency response can be optimized with an external compensation capacitor for various applications (unity gain amplifier, capacitive load, slew-rate, low overshoot, etc.) If very low noise is of prime importance, it is recommended that the 5533A/5534A version be used which has guaranteed noise specifications.

FEATURES

- **Small-signal bandwidth: 10MHz**
- **Output drive capability: 600Ω, 10V (rms) at $V_S = \pm 18V$**
- **Input noise voltage: $4nV/\sqrt{Hz}$**
- **DC voltage gain: 100000**
- **AC voltage gain: 6000 at 10kHz**
- **Power bandwidth: 200kHz**
- **Slew-rate: $13V/\mu s$**
- **Large supply voltage range: ±3 to ±20V**

PIN CONFIGURATIONS

D,FE,N PACKAGE

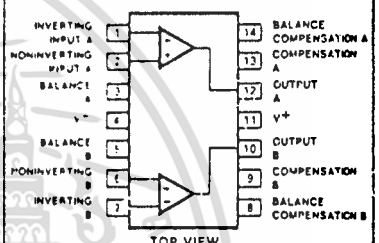


TOP VIEW

ORDER NUMBERS

SE/NE5534N	FE *NE5534AD	SE/NE5534AN,FE
SA5534A	NE5534D	SA5534AN

N PACKAGE



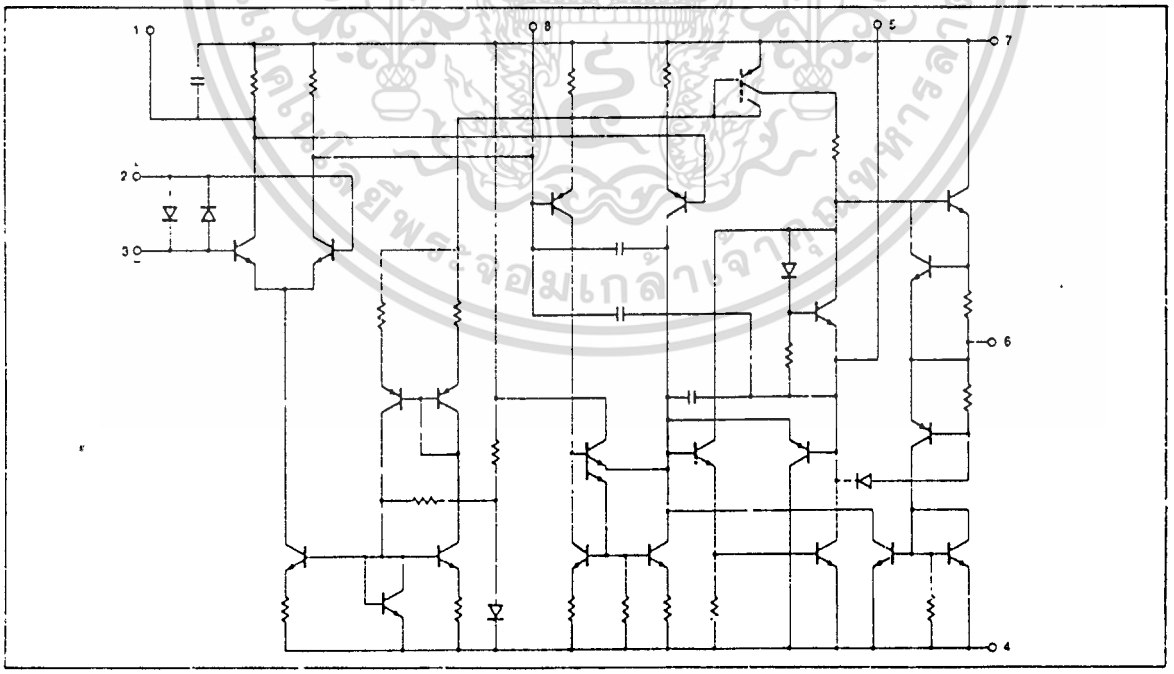
TOP VIEW

ORDER NUMBERS

NE5533N
NE5534AN

*NOTE:
This device may not be symbolized in standard format.

EQUIVALENT SCHEMATIC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE AND DUAL LOW NOISE OP AMP NE5533/5533A/SA/SE/NE5534/A

ABSOLUTE MAXIMUM RATINGS

	PARAMETER	RATING	UNIT
V_S	Supply voltage	± 22	V
V_{IN}	Input voltage	± V supply	V
V_{DIFF}	Differential input voltage[1]	± 0.5	V
T_A	Operating temperature range		
	SE5534/5534A	− 55 to + 125	°C
	NE5533/5533A/5534/5534A	0 to + 70	°C
T_{STG}	Storage temperature	− 65 to + 150	°C
T_J	Junction temperature	150	°C
P_D	Power dissipation at 25°C[2]		
	5533N, 5534N, 5534FE	800	mW
	Output short circuit duration[3]	Indefinite	
	Lead temperature (soldering, 10 sec)	300	°C

NOTES

1. Diodes protect the inputs against over-voltage. Therefore, unless current-limiting resistors are used, large currents will flow if the differential input voltage exceeds 0.6V. Maximum current should be limited to ± 10mA.
2. For operation at elevated temperature, derate packages based on the following junction-to-ambient thermal resistances

   8-pin ceramic (FE) 140°C/W
   14-pin ceramic (F) 110°C/W
   8-pin plastic (N) 162°C/W
   14-pin plastic (N) 150°C/W
3. Output may be shorted-to ground at $V_S = \pm 15V$, $T_A = 25°C$. Temperature and/or supply voltages must be limited to ensure dissipation rating is not exceeded.

DC ELECTRICAL CHARACTERISTICS $T_A = 25°C$, $V_S = \pm 15V$ unless otherwise specified.[1,2]

PARAMETER		TEST CONDITIONS	SE5534/5534A			NE5533/5533A 5534/5534A			UNIT
			Min	Typ	Max	Min	Typ	Max	
V_{OS}	Offset voltage			0.5	2		0.5	4	mV
		Over temperature			3			5	mV
$\Delta V_{OS}/\Delta T$				5			5		µV/°C
I_{OS}	Offset current			10	200		20	300	nA
		Over temperature			500			400	nA
$\Delta I_{OS}/\Delta T$				200			200		pA/°C
I_B	Input current			400	800		500	1500	nA
		Over temperature			1500			2000	nA
$\Delta I_B/\Delta T$				5			5		nA/°C
I_{CC}	Supply current			4	6.5		4	8	mA
	Per op amp	Over temperature			9			10	mA
V_{CM}	Common mode input range		± 12	± 13		± 12	± 13		V
CMRR	Common mode rejection ratio		80	100		70	100		dB
PSRR	Power supply rejection ratio			10	50		10	100	µV/V
A_{VOL}	Large signal voltage gain	$R_L \geq 600\Omega$, $V_O = \pm 10V$	50	100		25	100		V/mV
		Over temperature	25			15			V/mV
V_{OUT}	Output swing	$R_L \geq 600\Omega$	± 12	± 13		± 12	± 13		V
	5534 only	Over temperature	± 10	± 12		± 10	± 12		V
		$R_L \geq 600\Omega$, $V_S = \pm 18V$	± 15	± 16		± 15	± 16		V
		$R_L \geq 2k\Omega$	± 13	± 13.5		± 13	± 13.5		V
		Over Temperature	± 12	± 12.5		± 12	± 12.5		V
R_{IN}	Input resistance		50	100		30	100		kΩ
I_{SC}	Output short circuit current			38			38		mA

NOTES

1. For NE5533/5533A/5534/5534A, $T_{MIN} = 0°C$, $T_{MAX} = 70°C$
2. For SE5534/5534A, $T_{MIN} = -55°C$, $T_{MAX} = +125°C$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE AND DUAL LOW NOISE OP AMP NE5533/5533A/SA/SE/NE5534/5534A

AC ELECTRICAL CHARACTERISTICS $T_A = 25°C$, $V_S = \pm15V$ unless otherwise specified.

PARAMETER	TEST CONDITIONS	SE5534/5534A			NE5533/5533A 5534/5534A			UNIT
		Min	Typ	Max	Min	Typ	Max	
R_{OUT} Output resistance	A_V = 30dB closed loop f = 10kHz, R_L = 600Ω, C_C = 22pF		0.3			0.3		Ω
Transient response	Voltage follower, V_{IN} = 50mV R_L = 600Ω, C_C = 22pF, C_L = 100pF							
T_R Rise time			20			20		ns
Overshoot			20			20		%
Transient response	V_{IN} = 50mv, R_L = 600Ω C_C = 47pF, C_L = 500pF							
T_R Rise time			50			50		ns
Overshoot			35			35		%
AC Gain	f = 10kHz, C_C = 0		6			6		V/mV
	f = 10kHz, C_C = 22pF		2.2			2.2		V/mV
Gain bandwidth product	C_C = 22pF, C_L = 100pF		10			10		mHz
Slew rate	C_C = 0		13			13		V/μS
	C_C = 22pF		6			6		V/μS
Power bandwidth	V_{OUT} = ±10V, C_C = 0		200			200		kHz
	V_{OUT} = ±10V, C_C = 22pF		95			95		kHz
	V_{OUT} = ±14V, R_L = 600Ω C_C = 22pF, V_{CC} = ±18V		70			70		kHz

ELECTRICAL CHARACTERISTICS $T_A = 25°C$, $V_S = \pm15V$ unless otherwise specified.

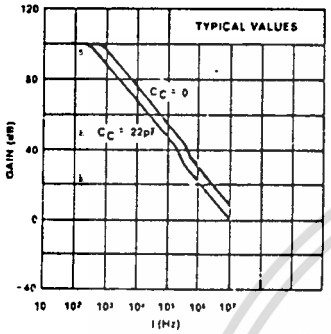
PARAMETER	TEST CONDITIONS	5533/5534			5533A/5534A			UNIT
		Min	Typ	Max	Min	Typ	Max	
Input noise voltage	f_O = 30Hz		7			5.5	7	$nV/\sqrt{Hz}$
	f_O = 1kHz		4			3.5	4.5	$nV/\sqrt{Hz}$
Input noise current	f_O = 30Hz		2.5			1.5		$pA/\sqrt{Hz}$
	f_O = 1kHz		0.6			0.4		$pA/\sqrt{Hz}$
Broadband noise figure	f = 10Hz – 20kHz, R_S = 5kΩ					0.9		dB
Channel separation	f = 1kHz, R_S = 5kΩ		110			110		dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

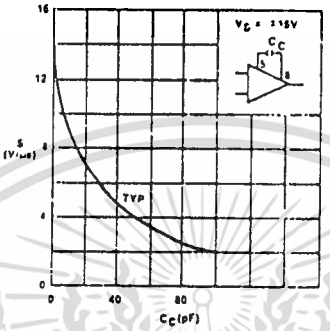
SINGLE AND DUAL LOW NOISE OP AMP NE5533/5533A/5534A

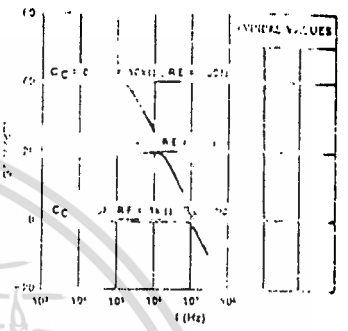
TYPICAL PERFORMANCE CHARACTERISTICS

OPEN LOOP FREQUENCY RESPONSE

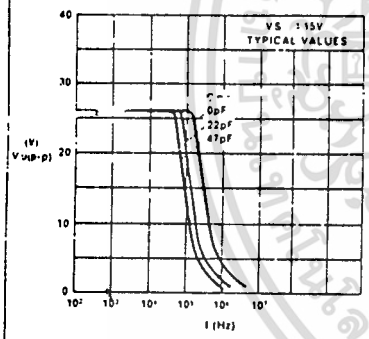


SLEW-RATE AS A FUNCTION OF COMPENSATION CAPACITANCE

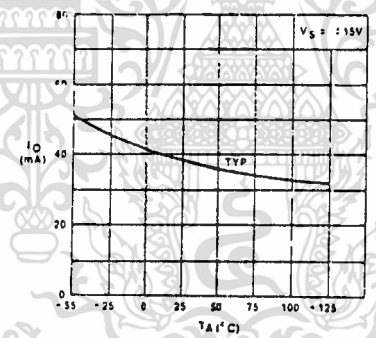




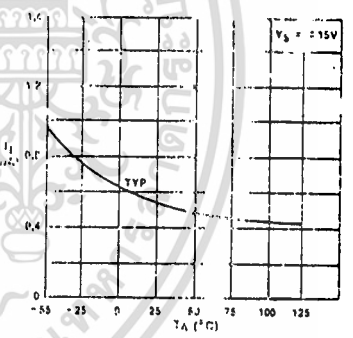
LARGE-SIGNAL FREQUENCY RESPONSE



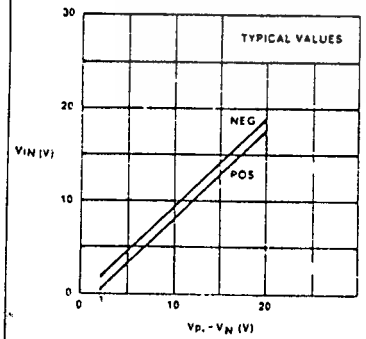
OUTPUT SHORT-CIRCUIT CURRENT



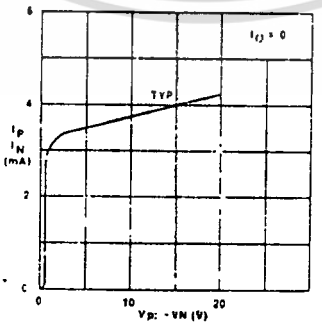
INPUT BIAS CURRENT



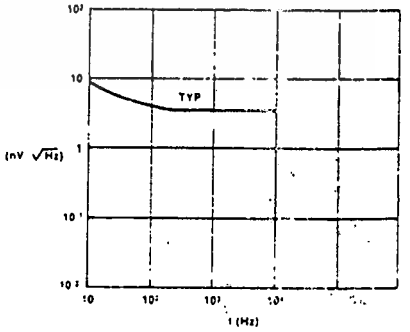
INPUT COMMON MODE VOLTAGE RANGE



SUPPLY CURRENT PER OP AMP



INPUT NOISE VOLTAGE DENSITY

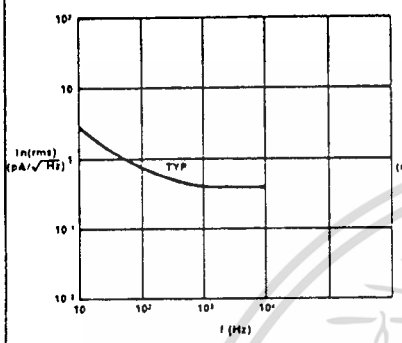


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

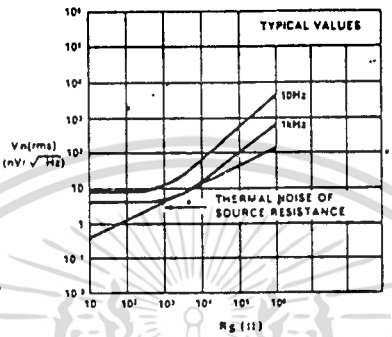
SINGLE AND DUAL LOW NOISE OP AMP NE5533/5533A/SA/SE/NE5534/5534A

TYPICAL PERFORMANCE CHARACTERISTICS (Cont'd)

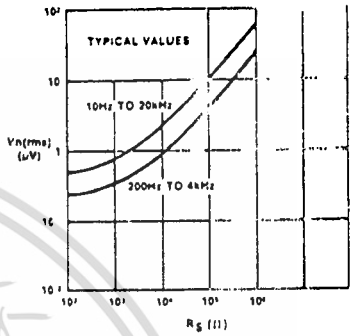
INPUT NOISE CURRENT DENSITY



TOTAL INPUT NOISE DENSITY

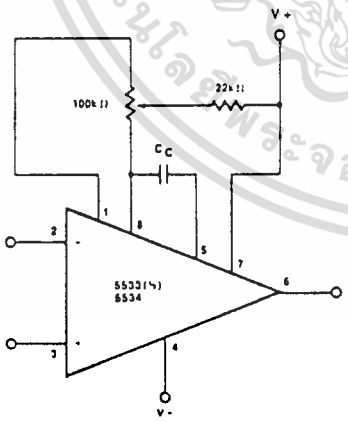


BROADBAND INPUT NOISE VOLTAGE

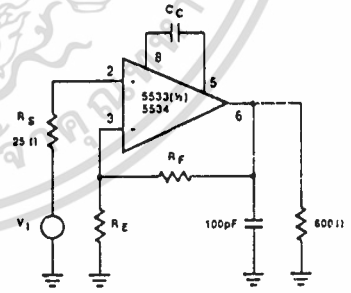


TEST LOAD CIRCUITS

FREQUENCY COMPENSATION AND OFFSET VOLTAGE ADJUSTMENT CIRCUIT



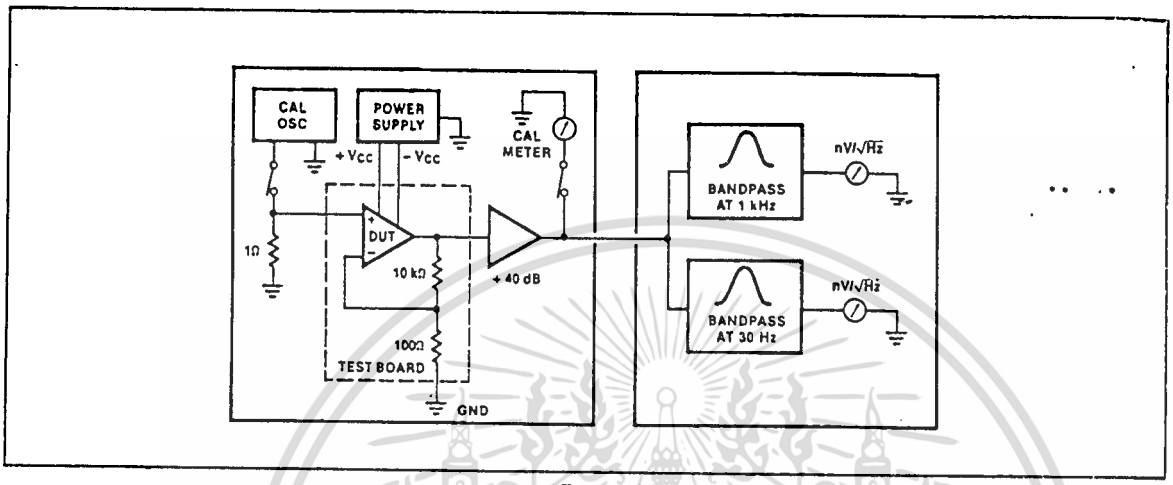
CLOSED LOOP FREQUENCY RESPONSE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE AND DUAL LOW NOISE OP AMP NE5533/5533A/SA/SE/NE5534/5534A

NOISE TEST BLOCK DIAGRAM



*For additional information, consult the Applications Section.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

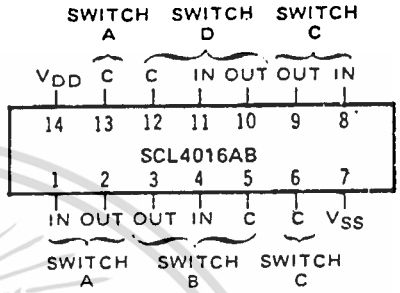
SCL4016AB

CMOS QUAD ANALOG SWITCH

FEATURES

- Wide Range of Digital and Analog Signal Levels-Digital or Analog Signals to 18 Volts peak
- Low ON Resistance — 200 Ω typ. over 15Vp-p Signal Input Range, @ 15Vdc
- Matched Switch Characteristics - 10Ω typ. Difference between R_{ON} Values at a Fixed Bias Point over 15Vp-p Signal Input Range @ 15Vdc
- High On/Off Output Voltage Ratio – 65 dB typ. @ f_{is} = 10kHz, R_L = 10KΩ
- High degree of Linearity - ⩽ 0.4% Distortion typ. @ f_{is} = 1kHz, V_{is} = 5V_{p-p}, V_{DD}-V_{SS} ⩾10V, R_L = 10kΩ
- Extremely Low OFF Switch Leakage Resulting in Very Low Offset Current and High Effective OFF resistance - 10pA typ. @ V_{DD}-V_{SS} = 10V, T_A = 25°C
- Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit) - 10^{12}Ω typ.
- Low Crosstalk between Switches - -50dB typ. @ f_{is} = 0.9MHz, R_L = 1kΩ
- Matched Control-Input to Signal-Output Capacitances - Reduces Output Signal Transients
- Transmits Frequencies up to 40MHz

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

C	14-pin Cerdip
D	14-pin Ceramic
E	14-pin Epoxy
F	14-pin Flat
H	Chip

DESCRIPTION

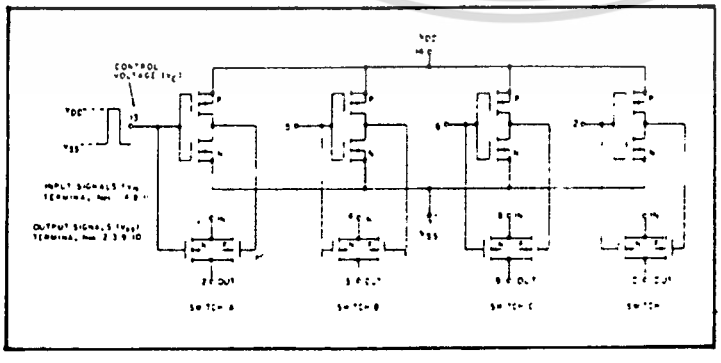
The SCL4016AB is a single-chip monolithic silicon integrated circuit containing eight N-channel and eight P-channel enhancement-mode MOS transistors connected to form four independent bilateral signal switches. Each switch consists of both P- and N-channel devices with common source and drain connections. A single control signal is required per switch. Both P and N devices in a given switch are biased ON or OFF by the control signal. The CMOS switch permits peak input-signal voltage swings equal to the full supply voltage, a considerable advantage over single-channel types.

RECOMMENDED OPERATING CONDITIONS

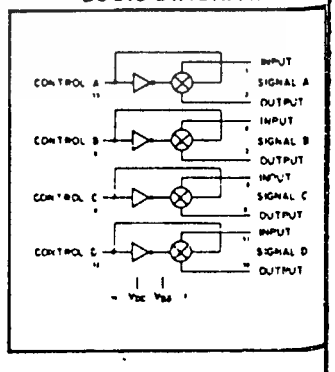
For maximum reliability:

DC Supply Voltage	V_{DD} - V_{SS}	3 to 15	V
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

SCHEMATIC DIAGRAM



LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS [1,3]

PARAMETER		CONDITIONS		V_{SS} (Vdc)	V_{DD} (Vdc)	T_{LOW} [2] Min.	T_{LOW} [2] Max.	25°C Min.	25°C Typ.	25°C Max.	T_{HIGH} [2] Min.	T_{HIGH} [2] Max.	Units
QUIESCENT DEVICE CURRENT	I_{DD}	$V_{IN} = V_{SS}$ or V_{DD}		0	5	–	0.05	–	0.0005	0.05	–	1.5	µAdc
		All valid input		0	10	–	0.1	–	0.001	0.1	–	3.0	
		combinations		0	15	–	0.2	–	0.002	0.2	–	6.0	
MINIMUM INPUT HIGH VOLTAGE (Control Input)	V_{IH}	$V_{IS} = V_{SS}$		0	5	–	2.9	–	1.5	2.9	–	2.4	Vdc
		$V_{OS} = V_{DD}$		0	10	–	2.9	–	1.5	2.7	–	2.4	
		$I_{OS} = 10\mu A$		0	15	–	2.9	–	1.5	2.7	–	2.4	
MAXIMUM INPUT LOW VOLTAGE (Control Input)	V_{IL}	$V_{IS} = V_{SS}$		0	5	0.9	–	0.7	1.5	–	0.4	–	Vdc
		$V_{OS} = V_{DD}$		0	10	0.9	–	0.7	1.5	–	0.4	–	
		$I_{OS} = 10\mu A$		0	15	0.9	–	0.7	1.5	–	0.4	–	
SWITCH INPUT/OUTPUT LEAKAGE (Switch off)	I_{OFF}	$V_C = V_{SS}$	V_{IS} ±7.5	-7.5	+7.5	–	±250	–	±0.1	±250	–	±2500	nAdc
			V_{IS} ±5	-5	+5	–	±125	–	±0.01	±125	–	±1250	
ON-RESISTANCE C, D, F, H device	R_{ON}	$V_C = V_{DD}$, $R_L = 10k\Omega$	V_{IS} (Vdc)										
			+7.5	-7.5	+7.5	–	360	–	200	400	–	600	Ω
			-7.5			–	360	–	200	400	–	600	
			±0.25			–	775	–	280	850	–	1230	
			+5	-5	+5	–	600	–	250	660	–	960	Ω
			-5			–	600	–	250	660	–	960	
			±0.25			–	1870	–	580	2000	–	2600	
			+15	0	+15	–	360	–	200	400	–	600	Ω
			+0.25			–	360	–	200	400	–	600	
			+9.3			–	775	–	300	850	–	1230	
			+10	0	+10	–	600	–	250	660	–	960	Ω
			+0.25			–	600	–	250	660	–	960	
			+5.6			–	1870	–	560	2000	–	2600	
E device	R_{ON}	$V_C = V_{DD}$, $R_L = 10k\Omega$	V_{IS} (Vdc)										
			+7.5	-7.5	+7.5	–	370	–	200	400	–	520	Ω
			-7.5			–	370	–	200	400	–	520	
			±0.25			–	790	–	280	850	–	1080	
			+5	-5	+5	–	610	–	250	660	–	840	Ω
			-5			–	610	–	250	660	–	840	
			±0.25			–	1900	–	580	2000	–	2380	
			+15	0	+15	–	370	–	200	400	–	520	Ω
			+0.25			–	370	–	200	400	–	520	
			+9.3			–	790	–	300	850	–	1080	
			+10	0	+10	–	610	–	250	660	–	840	Ω
			+0.25			–	610	–	250	660	–	840	
			+5.6			–	1900	–	560	2000	–	2380	
ON-RESISTANCE MATCH (Same package)	ΔR_{ON}	$V_C = V_{DD}$, $R_L = 10k\Omega$	V_{IS} (Vdc)										
			±7.5	-7.5	+7.5	–	–	–	10	–	–	–	Ω
			±5	-5	+5	–	–	–	15	–	–	–	

NOTES. [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
[2] T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.
T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.
[3] This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50 pF, T_A = 25°C)

PARAMETER		CONDITIONS		V_{SS} (Vdc)	V_{DD} (Vdc)	Min.	Typ.	Max.	UNIT
SIGNAL INPUTS (V_{IS}) AND OUTPUTS (V_{OS})									
PROPAGATION DELAY TIME Signal input to signal output	t_{PLH}, t_{PHL}	$V_C = V_{DD}$		0	5	–	20	40	ns
		V_{IS} = square wave		0	10	–	10	20	
		$R_L = 10k\Omega$		0	15	–	7.5	15	
BANDWIDTH (-3dB) (Sine Wave)	BW		R_L	-5	+5				MHz
		$V_C = V_{DD}$	1kΩ			–	54	–	
		$V_{IS} = 5V_{p-p}$	10kΩ			–	40	–	
		centered	100kΩ			–	38	–	
		@0.0Vdc	1MΩ			–	37	–	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้