เครื่องตรวจจับสัญญาณบนพอร์ทขนาน

CENTRONICS PARALLEL MONITOR

โดย

นายวิบูลย์ สุขผล

นายสมชาย ประภาพันธ์นุรัตน์

วัน เดือน ปี 1 ตค 2541
เลขทะเบียน 038353
เลขเรียกหนังสือ T 54373 ปปค

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038353

CENTRONICS PARALLEL MONITOR

MR.WIBOON SUKPHOL

MR.SOMCHAI PRAPAPHUNNURAT

Project Report Submitted in Partial Fulfillment of the Requirements

For the Bachelor's Degree

Department of Industrial Technology

Faculty of Engineering

King Mongkut's Institute of Technology Ladkrablang

1996

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องตรวจจับสัญญาณบนพอร์ทขนาน CENTRONICS PARALLEL MONITOR
โดย	นายวิบูลย์ สุขผล นายสมชาย ประภาพันนุรัตน์
ภาควิชา	เทคนิคอุตสาหกรรม
อาจารย์ที่ปรึกษา	อาจารย์ไพศาล สิทธิโยภาสกุล

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....อาจารย์ที่ปรึกษา
( )

.....กรรมการ
( )

.....กรรมการ
( )

.....กรรมการ
( )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report CENTRONICS PARALLEL MONITOR

By Mr.WIBOON SUKPHOL

MR.SOMCHAI PRAPAPHUNNURAT

Department of Industrial Technology

Advisor Mr.PAISARN SITHIYOPASAKUL

Accepted by the Faculty of Engineering, King Mongkut's Institute of Technology, Ladkrablang in partial Fulfillment of the Requirement for the Bachelor's Degree.

Project Report Comittee

.....Chairman

( )

.....Committee

( )

.....Committee

( )

.....Committee

( )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ เครื่องตรวจจับสัญญาณบนพอร์ทขนาน
CENTRONICS PARALLEL MONITOR

โดย นายวิบูลย์ สุขผล
นายสมชาย ประภาพันนุรัตน์

อาจารย์ที่ปรึกษา อาจารย์ไพศาล สิทธิโยภาสกุล

บทคัดย่อ

โครงงาน เครื่องตรวจจับสัญญาณบนพอร์ทขนาน เป็นเครื่องมือหรืออุปกรณ์ที่สร้างขึ้นมาเพื่อใช้สำหรับการตรวจสอบการสื่อสารข้อมูลในระบบการส่งข้อมูลแบบขนาน โดยอาศัยพื้นฐานการส่ง และรับข้อมูลระหว่างเครื่องไมโครคอมพิวเตอร์ส่วนบุคคลกับเครื่องพิมพ์ ข้อมูลที่ส่ง และรับนี้จะแสดงเป็นรหัสอัสกี และเฮ็กซาเดซิมอล ซึ่งจะทำให้สามารถรับรู้ถึงขบวนการในการส่งข้อมูลที่เกิดขึ้นในส่ายส่งข้อมูล และเป็นการพัฒนาเครื่องมือที่มีประสิทธิภาพต่อไปในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report CENTRONICS PARALLEL MONITOR

By Mr.WIBOON SUKPHOL
Mr.SOMCHAI PRAPAPHUNNURAT

Advisor Mr.PAISARN SITHIYOPASAKUL

Abstract

The project CENTRONICS PARALLEL MONITOR is the utility tools for testing and monitoring parallel data communication, such as centronics port. This tools operate from the basic of data communication between personnel computer and printer through centronics port. The data transmitt in ASCII code and Hexadecimal code can recoginze the procedure of there communication protocal and translate to display data communications status.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ เรื่องเครื่องตรวจจับสัญญาณบนพอร์ทขนาน (Centronics Parallel Monitor) ฉบับนี้สำเร็จลุล่วงลงได้ โดยได้รับความร่วมมือ และคำแนะนำแนวทางในการทำโครงงานเป็นอย่างดีจากอาจารย์ไพศาล สิทธิโยภาสกุล ซึ่งเป็นอาจารย์ที่ปรึกษาภาควิชาเทคนิคอุตสาหกรรม รวมทั้งคุณศราวุธ กาวีวงศ์ พนักงานบริษัทคอนโทรล ดาต้า (ประเทศไทย) จำกัด ที่ช่วยเหลือในด้านคำแนะนำการเขียนโปรแกรม สุดท้ายนี้ขอขอบคุณบริษัทคอนโทรล ดาต้า (ประเทศไทย) จำกัด ที่ให้ความอนุเคราะห์ในด้านเครื่องไมโครคอมพิวเตอร์ และเครื่องพิมพ์

คณะผู้จัดทำขอขอบพระคุณทุกๆท่านเป็นอย่างสูงไว้ ณ โอกาสนี้

นายวิบูลย์ สุขผล

นายสมชาย ประภาพันธ์นุรัตน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทคัดย่อ		ก
ABSTRACT		ข
กิตติกรรมประกาศ		ค
บทที่ 1	เครื่องตรวจจับสัญญาณบนพอร์ทขนาน	1
	1.1 บทนำ	
	1.2 วัตถุประสงค์ และขอบเขตของโครงงาน	1
	1.3 ลำดับขั้นตอน และวิธีดำเนินการ	1
	1.4 ประโยชน์ที่คาดว่าจะได้รับจากโครงงานนี้	2
บทที่ 2	ทฤษฎีการส่งข้อมูลแบบขนาน และการอินเตอร์เฟสแบบเซนทรอนิกส์	3
	2.1 บทนำ	3
	2.2 การอินเตอร์เฟสแบบเซนทรอนิกส์	3
	2.3 หลักการการส่งข้อมูลแบบขนาน	4
	2.4 พอร์ท (Port)	5
	2.5 การส่งข้อมูลทางพอร์ทขนาน	5
	2.6 แฮนด์เชค (Handshake)	6
	2.7 ขั้วต่อของอินเตอร์เฟสแบบเซนทรอนิกส์ (Connector)	8
บทที่ 3	การออกแบบ และโครงสร้างทางฮาร์ดแวร์	15
	3.1 บทนำ	15
	3.2 หลักการทำงาน	15
	3.2.1 บล๊อกไดอะแกรม	15
	3.2.2 บัฟเฟอร์แบบวงแหวน	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 CP-Z84C11 Parallel I/O Controller 18
3.4 ฟังก์ชั่นไดอะแกรมของซีพียู Z84C11 21
3.5 SPECIFICATION 22
3.6 MEMORY MAP ADDRESS 25
3.7 การทำงาน และการใช้งาน 27
3.8 FLOWCHART โปรแกรมหลัก 28
3.9 Centronics Subroutine 40
4.0 DOT MATRIX LCD MODULE 42

บทที่ 4 สรุป และวิจารณ์ 47

หนังสืออ้างอิง
ภาคผนวก ก. ข้อมูลบอร์ด CP-Z84C11
ภาคผนวก ข. Z80CTC DATA SHEET
ภาคผนวก ค. DOT MATRIX LCD MODULE
ภาคผนวก ง. PROGRAM CENTRONICS PARALLEL MONITOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

เครื่องตรวจจับสัญญาณบนพอร์ทขนาน

1.1 บทนำ

ในปัจจุบันการใช้งานเครื่องคอมพิวเตอร์มักจะนำมาต่อเชื่อมกันเป็นระบบเครือข่าย หรือนำมาต่อกันในระบบของ LAN (Local Area Network) และมักจะมีการนำเครื่องพิมพ์มาต่อการใช้งานร่วมกันเพื่อให้มีการใช้งานได้อย่างมีประสิทธิภาพ และเพิ่มขีดความสามารถในการใช้งานเครื่องคอมพิวเตอร์ และในกรณีที่เกิดมีปัญหาในระหว่างการส่งข้อมูล เราสามารถที่จะนำอุปกรณ์ตัวนี้มาทำการตรวจสอบปัญหาที่เกิดขึ้นได้ โดยสามารถที่จะดูข้อมูลที่ส่งมาได้ โดยอุปกรณ์ตัวนี้จะทำหน้าที่จำลอง และวิเคราะห์ลักษณะของการส่งผ่านข้อมูลได้ โดยไม่จำเป็นต้องพิมพ์ข้อมูลนั้นออกมาที่กระดาษพิมพ์ เพราะจะเป็นการสิ้นเปลืองโดยใช่เหตุ

1.2 วัตถุประสงค์ และขอบเขตของโครงงาน

12.1 เพื่อศึกษาการทำงานของ Centronics Parallel Port ที่ใช้ต่อสำหรับเครื่องพิมพ์

12.2 เพื่อศึกษาถึงขบวนการในการส่งข้อมูลจากเครื่องคอมพิวเตอร์ไปยังเครื่องพิมพ์

12.3 เครื่อง Centronics Parallel Monitor พัฒนาจาก CP-Z84C11 Parallel I/O Controller ของบริษัท ETT Co.,Ltd

12.4 สามารถแสดงข้อมูลได้ทั้งรหัส ASCII และรหัส Hexadecimal

1.3 ลำดับขั้นตอนและวิธีดำเนินการ

1.3.1 ศึกษาการสื่อสารข้อมูลแบบขนานของระบบเซนโทรนิค

1.3.2 ศึกษาการทำงานของอุปกรณ์ที่จะนำมาออกแบบ

1.3.3 ออกแบบโครงสร้างของโครงงานให้มีคุณสมบัติในการสื่อสารข้อมูลแบบขนาน

1.3.4 ศึกษาถึงการเขียนโปรแกรมที่จะใช้สำหรับการวิเคราะห์ในการสื่อสารข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3.5 ศึกษาถึงวิธีการเขียนโปรแกรมควบคุมฮาร์ดแวร์ และการอินเตอร์เฟสกับเครื่องคอมพิวเตอร์

1.3.6 ทดสอบการทำงานของเครื่อง Centronics Parallel Monitor

1.4 ประโยชน์ที่คาดว่าจะได้รับจากโครงงานนี้

1.4.1 เป็นพื้นฐานในการสร้างเครื่องจำลอง และวิเคราะห์การส่งผ่านข้อมูลที่เป็นลักษณะการส่งข้อมูลแบบขนาน เพื่อให้มีประสิทธิภาพในอนาคต

1.4.2 ได้เรียนรู้หลักการทำงานของการส่งข้อมูลทางพอร์ทขนานของเครื่องคอมพิวเตอร์ที่ส่งไปยังเครื่องพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีการส่งข้อมูลแบบขนาน และการอินเตอร์เฟสแบบเซนทรอนิกส์

2.1 บทนำ

ในบทนี้จะได้กล่าวถึงทฤษฎีเกี่ยวกับการส่งข้อมูลแบบขนาน และการอินเตอร์เฟสแบบเซนทรอนิกส์ โดยการส่งข้อมูลนั้นจะถูกกระทำโดยเครื่องไมโครคอมพิวเตอร์ส่วนบุคคล (Personel Computer) หรือที่มีชื่อเรียกโดยทั่วไปว่าพีซี ซึ่งจะทำการส่งผ่านข้อมูลผ่านพอร์ทขนาน (Parallel Port) ไปยังเครื่องพิมพ์ (Printer)

เครื่องพิมพ์ หรือ Printer จะทำหน้าที่รับข้อมูลที่ส่งมาจากเครื่องคอมพิวเตอร์ เมื่อได้รับข้อมูลครบแล้วก็จะทำการพิมพ์ข้อมูลนั้นออกมาบนกระดาษ

2.2 การอินเตอร์เฟสแบบเซนทรอนิกส์

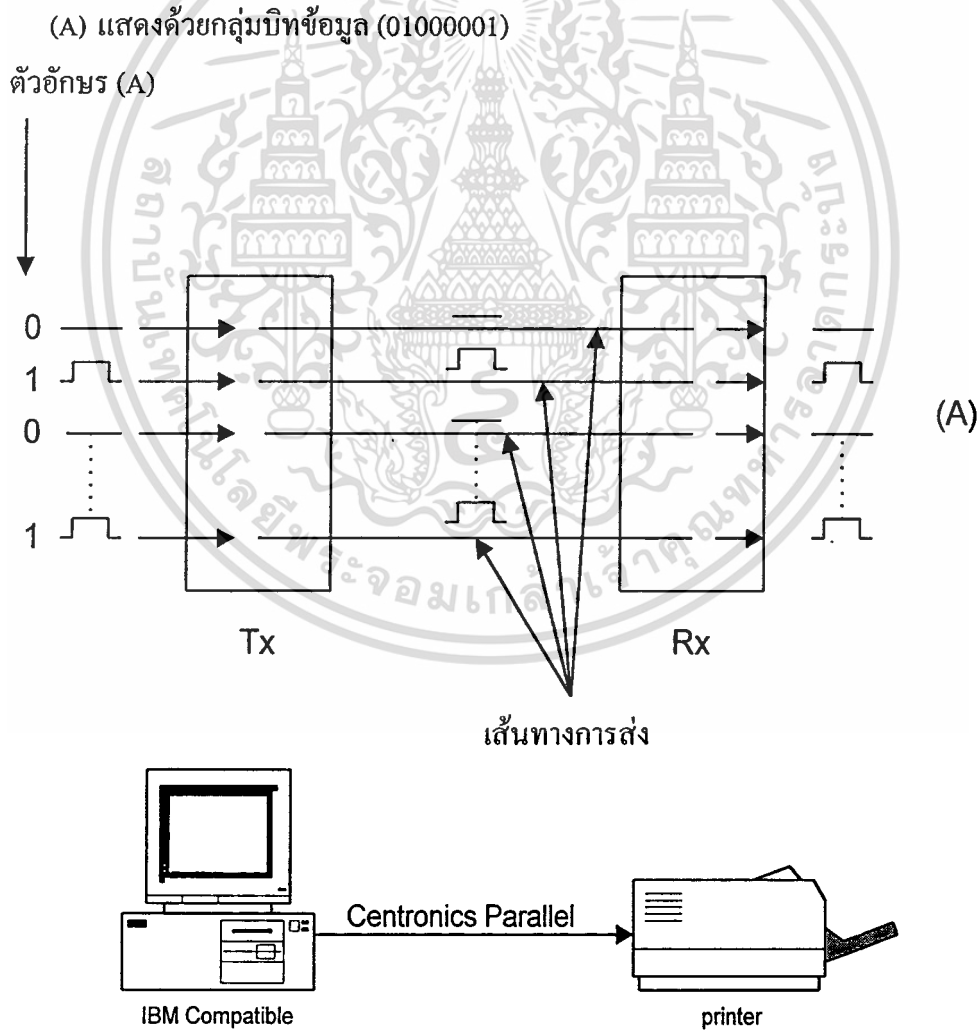
เป็นการอินเตอร์เฟสที่นิยมใช้ในพอร์ทประเภทเครื่องพิมพ์ทั่วไป เซนทรอนิกส์เป็นอินเตอร์เฟสแบบขนาน (Standard Parallel Interface) โดยข้อมูลจะถูกส่งออกไปแบบขนานคือข้อมูล 1 ไบท์ จะส่งออกไปพร้อมกันทั้ง 8 บิท โดยใช้สายสัญญาณ 8 เส้นกราวด์อีก 1 เส้น แต่คอมพิวเตอร์บางเครื่องก็ไม่ได้ใช้ประโยชน์จากการส่งข้อมูลได้พร้อมกันทั้ง 8 บิทนี้ได้อย่างเต็มที่ บางครั้งจะใช้เพียงแค่ 7 บิท โดยต่อบิทสูงสุดไว้กับกราวด์ตลอด เพราะว่าเครื่องคอมพิวเตอร์นั้นส่วนมากใช้รหัสแอสกี้ (ASCII CODE) ซึ่งใช้เพียง 7 บิทเท่านั้น บางครั้งการต่อบิทสูงสุดลงกราวด์นี้จะก่อปัญหากับเครื่องพิมพ์ที่ต้องการ ใช้บิทที่ 8 ในการส่งรหัสควบคุมของเครื่องพิมพ์ เพราะจะไม่สามารถส่งรหัสควบคุมไปยังเครื่องพิมพ์ได้เลย

ในทางปฏิบัติจริงๆแล้วการใช้สายสัญญาณ 8 เส้นกับกราวด์อีก 1 เส้นนี้ ยังไม่สามารถใช้งานได้จริงๆ เพราะเครื่องพิมพ์จะไม่มีทางรู้ได้เลยว่ามีข้อมูลชุดใหม่มาหรือยัง หรือว่าขณะนี้เครื่องพิมพ์กำลังพิมพ์อยู่ ยังไม่สาเข้าไปได้เพิ่มสัญญาณสโตรบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 หลักการการส่งข้อมูลแบบขนาน

โดยทั่วไปแล้วการส่งข้อมูลนั้นจะถูกแทนด้วยกลุ่มของรหัส “0” กับ “1” ถ้าส่งข้อมูลโดยการรวมรหัสทั้งหมดเข้าด้วยกันแล้วทำการส่งในเวลาเดียวกันเวลาที่ใช้ก็จะสั้นที่สุด ซึ่งการส่งข้อมูลแบบขนานนั้นจะถูกแทนด้วยเส้นสัญญาณข้อมูลที่เท่ากันจำนวน 8 เส้นสัญญาณ แล้วทำการส่งไปในเวลาเดียวกันเราเรียกหลักการส่งข้อมูลแบบนี้ว่า ”การส่งแบบขนาน” แต่มันจะถูกจำกัดการส่งข้อมูลในเรื่องของระยะทาง ซึ่งถ้าหากระยะทางยาวขึ้นมากเท่าใดก็จะทำให้การส่งข้อมูลนั้นอาจจะเกิดการผิดพลาดขึ้น และก็จะทำให้ค่าใช้จ่ายของเส้นทางเพิ่มสูงมากขึ้นเท่านั้น ดังนั้นส่วนมากมักจะใช้วิธีการส่งเช่นนี้ในอุปกรณ์เดียวกัน หรือภายในอาคารเดียวกันที่มีระยะทางการส่งสั้นๆ



รูปที่ 2.1 แสดงหลักการของการส่งข้อมูลแบบขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 พอร์ท (Port)

หน่วยรับส่งข้อมูลเข้าออกหรือที่เรียกย่อๆว่า I/O Umit เป็นส่วนอิเล็กทรอนิกส์ที่ทำหน้าที่เป็นสื่อกลางในการถ่ายเทข้อมูลระหว่างอุปกรณ์บริวารกับไมโครคอมพิวเตอร์หรือหน่วยความจำ หน่วยรับส่งข้อมูลเข้าออกยังแบ่งออกเป็นหน่วยย่อยๆ รับผิดชอบเฉพาะอุปกรณ์บริวารหนึ่งๆหน่วยย่อยที่เรียกว่านี้ เรียกว่าพอร์ท (port)

พอร์ทหนึ่งพอร์ทอาจทำหน้าที่เพียงรับข้อมูลจากอุปกรณ์บริวารเท่านั้น ในกรณีนี้เราเรียกว่าพอร์ทรับข้อมูลเข้า (input port) ส่วนพอร์ทที่ทำหน้าที่ส่งข้อมูลออกให้อุปกรณ์บริวารเราเรียกว่าพอร์ทส่งข้อมูลออก (output port) แต่บางพอร์ทอาจทำหน้าที่ทั้งรับและส่งข้อมูล

ทุกๆอุปกรณ์ในระบบคอมพิวเตอร์จะต้องมีการติดต่อสื่อสารซึ่งกันและกันโดยผ่านทางสายเคเบิล ซึ่งเป็นการติดต่อกัน หรือสื่อสารกันในรูปของระบบที่เราเรียกว่าบัส (bus) แต่เมื่อคอมพิวเตอร์จะติดต่อกับอุปกรณ์ภายนอกนั้น มันจะติดต่อโดยผ่านทางพอร์ทหรือคอนเนคเตอร์ (connector) ซึ่งก็เปรียบเสมือนกับการขนส่งโดยใช้เครื่องบิน ในที่นี้เครื่องบินสามารถที่จะส่งสินค้าเข้าและออกจากเมืองได้ ถ้าเรานำความคิดนี้มาใช้ก็เปรียบเสมือนกับการทำงานของพอร์ทของคอมพิวเตอร์นั้นเอง

โดยทั่วไปชนิดของพอร์ทแบ่งออกเป็น 5 ชนิดคือ

1. Keyboard Port
2. Video Port (สำหรับการแสดงผล)
3. Mouse Port
4. Printer Port
5. RS-232 Port

ในที่นี้เราจะศึกษาเกี่ยวกับ Printer Port หรือที่เรียกว่า Parallel Port ตัวพอร์ทนี้ถูกออกแบบมาเพื่อรับและส่งข้อมูลในรูปของกลุ่มข้อมูลขนาด 8 บิท ซึ่งจะถูกใช้สำหรับพอร์ทของพิมพ์ บางครั้งเราเรียกว่า “Centronics Interface”

2.5 การส่งข้อมูลทางพอร์ทขนาน

การติดต่อสื่อสารทางพอร์ทขนานหรือเรียกอีกอย่างว่าการอินเตอร์เฟสแบบเซนทรอนิกส์ โดยข้อมูลจะถูกส่งออกไปแบบขนานเป็นจำนวน 8 บิทในเวลาเดียวกัน โดยใช้สายสัญญาณที่เป็นข้อมูล 8 เส้น (DATA) และสายสัญญาณที่เป็นจุดอ้างอิงอีก 1 เส้น (GROUND) แต่คอมพิวเตอร์บาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องก็ไม่ได้ใช้ประโยชน์จากการส่งข้อมูลได้พร้อมกันทั้ง 8 บิท นี้ได้อย่างเต็มที่ บางครั้งจะใช้ได้เพียงแค่ 7 บิท โดยต่อบิทสูงสุดไว้กับกราวด์ตลอดเพราะว่าเครื่องคอมพิวเตอร์นั้นส่วนมากใช้รหัสแอสกี้ (ASCII CODE) ซึ่งใช้เพียง 7 บิทเท่านั้น บางครั้งการต่อบิทสูงสุดลงกราวด์นี้จะก่อปัญหากับเครื่องพิมพ์ที่ต้องการใช้บิทที่ 8 ในการส่งรหัสควบคุมของเครื่องพิมพ์ เพราะจะไม่สามารถส่งรหัสควบคุมไปยังเครื่องพิมพ์ได้เลย

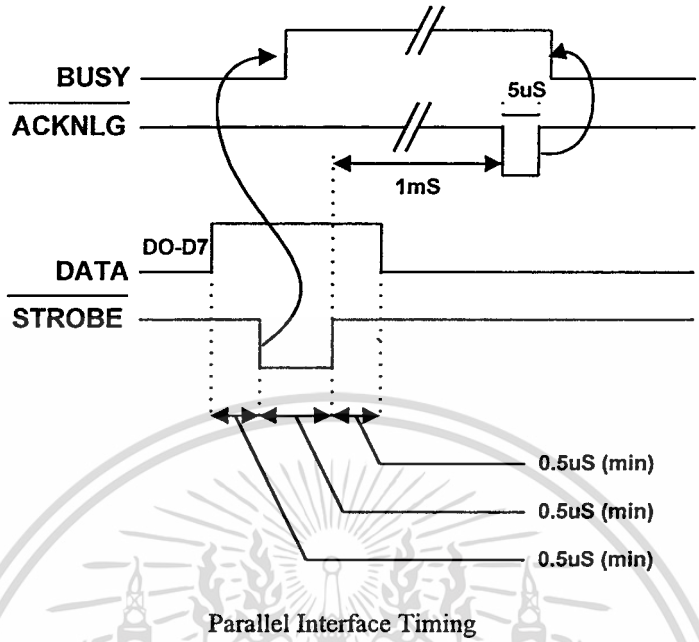
ในทางปฏิบัติจริงๆ แล้วการใช้สายสัญญาณ 8 เส้นกับกราวด์อีก 1 เส้นก็ยังไม่สามารถใช้งานได้จริงๆ เพราะเครื่องพิมพ์จะไม่รู้ได้เลยว่า มีข้อมูลชุดใหม่มาหรือยัง หรือว่าขณะนี้เครื่องพิมพ์กำลังพิมพ์อยู่ยังไม่สามารถที่จะรับข้อมูลเข้าไปได้จึงได้เพิ่มสัญญาณสโตรบ (STROBE) เป็นเอาท์พุทจากคอมพิวเตอร์ ซึ่งจะส่งพัลส์ลบ 1 ลูก ทุกครั้งที่ข้อมูลไบท์ใหม่เข้ามารอพร้อมอยู่ที่บัสข้อมูลเรียบร้อยแล้ว รอเครื่องพิมพ์มารับไปพิมพ์ ขณะเดียวกันที่ตัวเครื่องพิมพ์จะมีตัวแลทช์ข้อมูล 8 บิทอยู่ และจะใช้สัญญาณสโตรบในการอ่านข้อมูลเข้าไป

2.6 แฮนด์เชค (Handshake)

ที่ได้กล่าวมาแล้วนั้นจะสามารถทำงานได้จริงก็ต่อเมื่อเครื่องพิมพ์สามารถรับข้อมูลได้เร็วเท่ากับที่คอมพิวเตอร์ส่งมาให้ แต่ความจริงแล้ว คอมพิวเตอร์สามารถส่งข้อมูลได้หลายกิโลไบท์ในเวลา 1 วินาที แต่เครื่องพิมพ์ที่ทำงานเร็วที่สุดสามารถพิมพ์ได้อย่างมากประมาณ 2-300 ตัวอักษรต่อวินาทีเท่านั้น ถึงแม้ว่าเครื่องจะมีบัฟเฟอร์ช่วยในการเก็บข้อมูลก่อนจะพิมพ์เพื่อให้สามารถรับข้อมูลได้เร็วขึ้น แต่ขนาดของบัฟเฟอร์ก็อาจจะไม่เพียงพอถ้ามีข้อมูลมาก

การควบคุมข้อมูลที่ส่งให้เครื่องพิมพ์ ในความเร็วที่เครื่องพิมพ์สามารถรับได้นี้นับว่ามีส่วนสำคัญทีเดียว จึงมีสัญญาณ BUSY และ ACKNOWLEDGE เพื่อช่วยในการทำแฮนด์เช็ก ซึ่งอาจจะใช้เพียงอันใดอันหนึ่งเพียงสัญญาณเดียว หรืออาจใช้ทั้งสองสัญญาณร่วมกันก็ได้ ในเครื่องพิมพ์ส่วนมากจะมีเอาท์พุททั้งสองสัญญาณนี้ แต่คอมพิวเตอร์หลายๆ ตัวจะมีอินพุทสำหรับสัญญาณเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 ไทม์มิ่งไดอะแกรม (Timing Diagram) สำหรับอินเตอร์เฟสแบบเซนทรอนิกส์

สัญญาณ DATA และ STROBE ส่งโดยคอมพิวเตอร์และสัญญาณ BUSY ACKNLG ส่งโดยเครื่องพิมพ์

อนึ่ง คอมพิวเตอร์นั้นสามารถส่งออกได้สูงถึง 150 กิโลไบท์ต่อวินาที เครื่องพิมพ์ที่รับข้อมูลจากคอมพิวเตอร์ จึงจำเป็นต้องบอกให้คอมพิวเตอร์รอมัน โดยการส่งสัญญาณ BUSY เป็น 1 ไปให้ ซึ่งเราเรียกสิ่งนี้ว่า "SECOND TWO-WAYHANDSHAKE" ซึ่งนำมาใช้ในการอินเตอร์เฟสแบบเซนทรอนิกส์นี้

จากรูปที่ 2.1 เมื่อคอมพิวเตอร์ต้องการส่งข้อมูลจะต้องตรวจสอบสัญญาณ BUSY, PE, ERROR ว่าอยู่ในสภาวะปกติหรือไม่ ถ้าปกติแสดงว่าเครื่องพิมพ์ขณะนี้พร้อมที่จะรับข้อมูลแล้ว คอมพิวเตอร์จะต้องทำการส่งข้อมูลมาที่บัสข้อมูลก่อน หลังจากนั้นอย่างน้อย 0.5 μs สัญญาณ STROBE จะถูกส่งตามออกมา ในขณะเดียวกันกับที่ BUSY ถูกดึงขึ้นเป็น "1" ในช่วงขอบขาของสัญญาณ STROBE และข้อมูลจะต้องยังคงค้างอยู่ต่อไปอีกอย่างน้อย 0.5 μs หลังจากที่ส่ง STROBE จึงจะถือว่าเป็นการเสร็จสิ้นการส่งข้อมูล 1 ไบท์

เมื่อเครื่องพิมพ์ทำการรับข้อมูลเข้าไปเก็บไว้ในบัฟเฟอร์เรียบร้อยแล้ว คือหลังจากที่ส่ง STROBE ไปแล้วไม่นานกว่า 1 ms เครื่องพิมพ์จะส่งสัญญาณ ACKNLG มาให้แก่คอมพิวเตอร์เพื่อเป็นการตอบรับว่า ขณะนี้เครื่องพิมพ์พร้อมที่จะรับข้อมูลต่อไปแล้ว และในช่วงขอบขาขึ้นของ

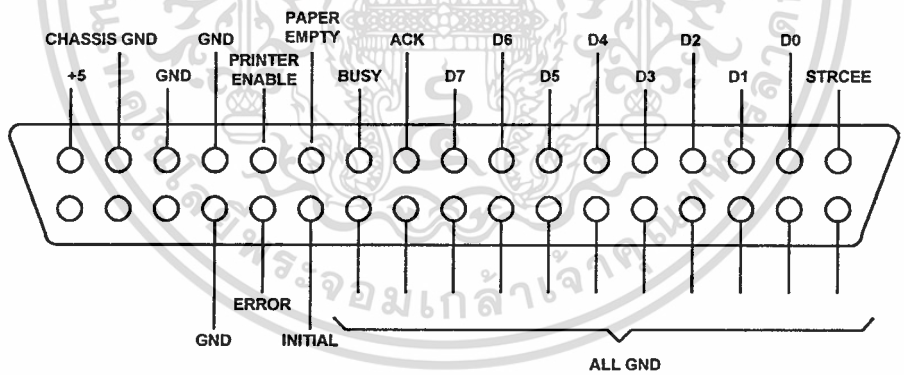
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ ACKNLG นี้จะดึงให้ BUSY ตกลงมาเป็น "0" อีกครั้งหนึ่งซึ่งก็คือการกลับไปยังสถานะเริ่มแรกนั่นเอง

2.7 ขั้วต่อของอินเตอร์เฟสแบบเซนทรอนิกส์ (Connector)

ทางด้านเครื่องพิมพ์ขั้วต่อมาตราฐานของเซนทรอนิกส์ ใช้แบบแอมป์เพอร์นอล (AMPHENAL) 36 ขา เรียกว่าขั้วต่อเซนทรอนิกส์ ซึ่งมีทั้งแบบปลั๊ก (PLUG) และซอกเก็ต (SOCKET) ดังรูปที่ 2.2 และที่ตัวเครื่องคอมพิวเตอร์จะมีซอกเก็ตติดอยู่ แต่ที่พอร์ทของเครื่องคอมพิวเตอร์ส่วนมากจะเป็นขั้วต่อแบบ IDC หรือแบบ D-Type ก็ได้

สัญญาณที่ขาต่างๆของการอินเตอร์เฟสแบบมาตรฐานของเซนทรอนิกส์ ซึ่งมีสัญญาณหลายสัญญาณจะเห็นว่าเส้นกราวด์จะมีอยู่หลายเส้น ก็เพื่อช่วยแยกระหว่างสายสัญญาณข้อมูล เมื่อเราใช้สายริบบอน (Ribbon Wire) ในการติดต่อเพื่อลดความจุแฝงที่เกิดขึ้นภายในสายเคเบิล ซึ่งอาจจะทำให้การส่งข้อมูลเกิดการผิดพลาดได้ แต่ก็ไม่ควรใช้สายเคเบิลที่ยาวเกิน 2 เมตร แต่ทางปฏิบัติแล้วเราอาจจะต่อกราวด์เพียงเส้นเดียวก็ได้ แต่ความยาวควรลดลงเหลือเพียงครึ่งเมตรเท่านั้น



รูปที่ 2.3 แสดงรายละเอียดของขั้วต่อของอินเตอร์เฟสแบบเซนทรอนิกส์มาตราฐาน

จากรูปที่ 2.3 เราสามารถสรุปขาอินพุท/เอาท์พุทได้ 3 กลุ่ม ซึ่งควบคุมมาจาก I/O พอร์ทของคอมพิวเตอร์ ซึ่งแบ่งกลุ่มทั้ง 3 ออกได้เป็นพอร์ทข้อมูลพอร์ทควบคุม และพอร์ทแสดงสถานะ

พอร์ทข้อมูล จะมีขาเอาท์พุทแบบแลทช์ 8 ขา (D_0-D_7) เพื่อใช้ในการส่งข้อมูลจากคอมพิวเตอร์ไปยังเครื่องพิมพ์ซึ่งควบคุมจากเอาท์พุทพอร์ทของคอมพิวเตอร์

พอร์ทควบคุม ในพอร์ทนี้จะมีเอาท์พุทแบบแลทช์อยู่ 4 ขา (STROBE, LF/CR, SLIN และ INITIALIZE) โดยจะส่งตรงจากคอมพิวเตอร์ไปยังเครื่องพิมพ์ และควบคุมจากเอาท์พุทพอร์ทของ

เอกสารนี้มีลิขสิทธิ์ ห้ามนำไปใช้เพื่อการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

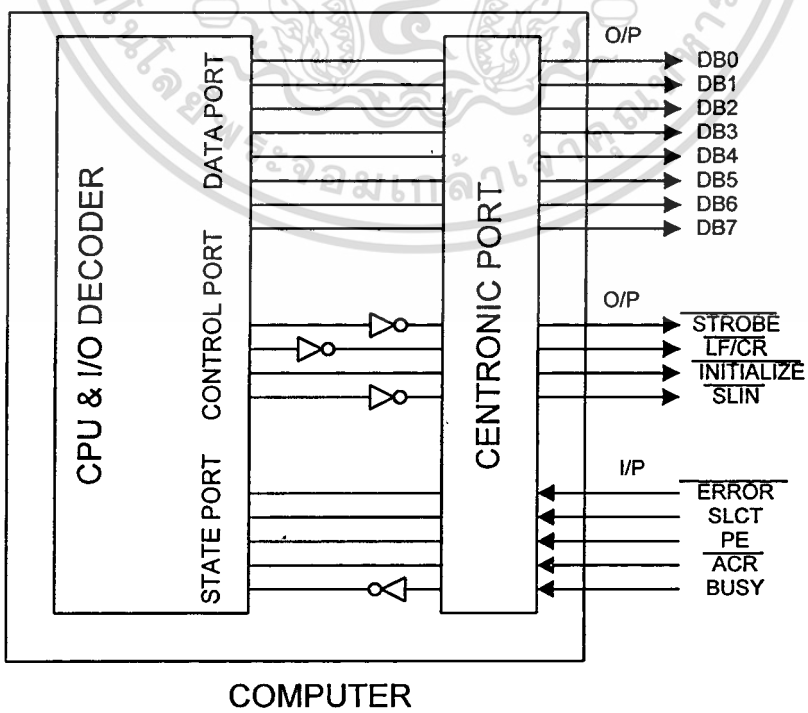
คอมพิวเตอร์ เช่นกัน แต่จะไม่ได้ทำหน้าที่ส่งข้อมูลแต่จะทำหน้าที่ส่งคำสั่งจากคอมพิวเตอร์มาแทน และที่ขา STROBE, LF/CR และ SLIN จะต่ออินเวอร์เตอร์เอาไว้ด้วยเพื่อกลับค่าเอาท์พุทพอร์ทจากคอมพิวเตอร์

พอร์ทแสดงสถานะ จะเป็นพอร์ทอินพุท 5 ขา (ERROR, SLCT, PE, ACK และ BUSY) ที่จะต่อตรงจากเครื่องพิมพ์ไปยังคอมพิวเตอร์เพื่อให้คอมพิวเตอร์รับรู้สถานะการทำงานของเครื่องพิมพ์ โดยที่ขา BUSY จะต่ออินเวอร์เตอร์ไว้เพื่อกลับสัญญาณก่อนที่จะส่งไปยังคอมพิวเตอร์

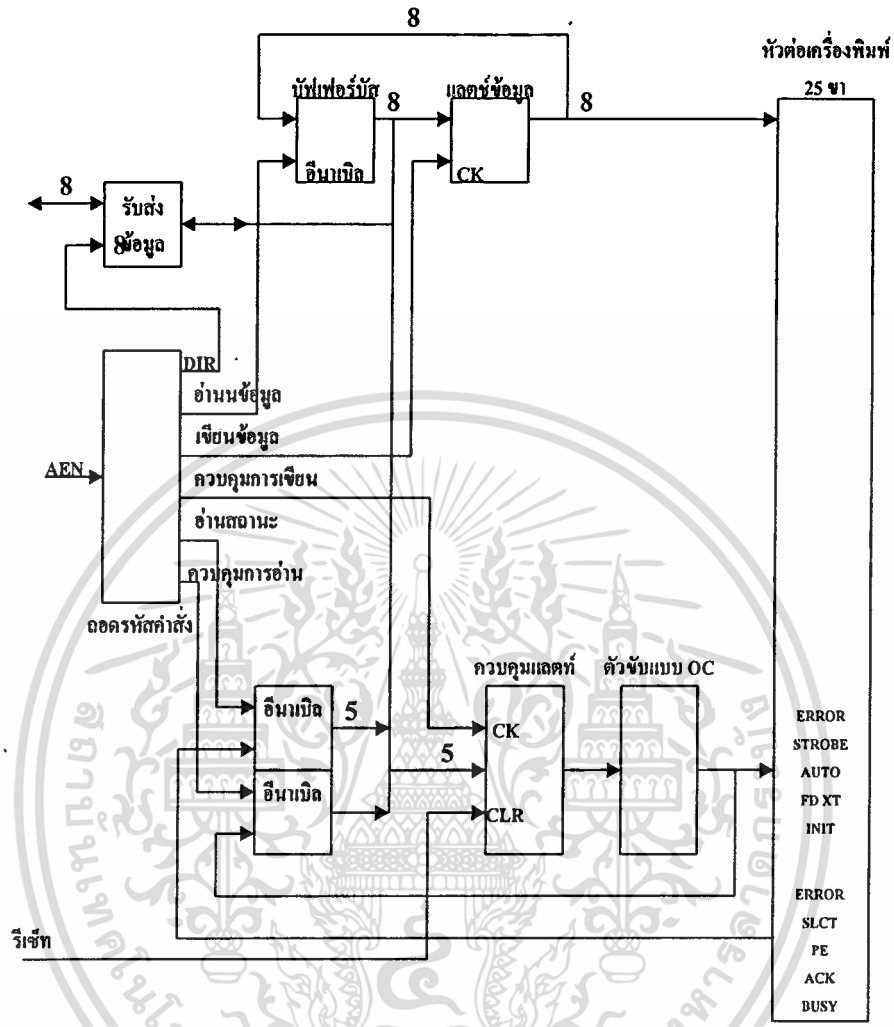
ทางด้านคอมพิวเตอร์ การเชื่อมโยงกับเครื่องพิมพ์จะผ่านทางพอร์ทขนาน 8 บิท โดยบริษัท ไอ บี เอ็ม ได้ออกแบบให้สามารถต่อได้ตามมาตราฐานพอร์ทเซนทรอนิกส์ ซึ่งมีขนาด 25 ขา พอร์ทนี้เป็นไปได้ทั้งอินพุทและเอาท์พุท โดยมีกำลังขับได้ถึง 12 ทีทีแอลเอาท์พุท (TTL OUTPUT)

โดยทั่วไปพอร์ทนี้ปกติจะใช้เป็นเอาท์พุทเพื่อส่งข้อมูลให้กับเครื่องพิมพ์ แต่ยังสามารถรับข้อมูลเป็นอินพุทได้เช่นกัน พอร์ทของเครื่องพิมพ์จะมีสัญญาณต่างๆ เพื่อใช้ในการตรวจสอบสัญญาณซึ่งกันและกันด้วย

ปกติบริษัทไอบีเอ็ม ได้ออกแบบไบออส (BIOS) ไว้ให้ต่อกับเครื่องพิมพ์ได้ถึง 4 ตัว พร้อมกันดังนั้นจึงต้องเซ็ตหมายเลขพอร์ทอินพุทเอาท์พุทไว้แตกต่างกัน เช่น ในการใช้งานพอร์ทเครื่องพิมพ์ทั่วไป อาจอยู่บนอะแดปเตอร์เครื่องพิมพ์ต่างหากจะมีหมายเลขพอร์ทเพื่อกำหนดเป็นพอร์ทแอลพีที 1 (LPT 1) โดยมีบล็อกไดอะแกรมดังรูปที่ 2.4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 บล๊อกไดอะแกรมของอะแดปเตอร์ต่อกับเครื่องพิมพ์

พอร์ทส่งข้อมูลออกเครื่องพิมพ์

- พอร์ทหมายเลข 378H สำหรับบอร์ดอะแดปเตอร์เครื่องพิมพ์

พอร์ทส่งคำสั่งเพื่อควบคุมเครื่องพิมพ์สำหรับตอบโต้สัญญาณ

- พอร์ทหมายเลข 37HA สำหรับบอร์ดอะแดปเตอร์เครื่องพิมพ์

สำหรับอินพุทบนการ์ดแต่ละการ์ดมี 3 พอร์ท

- พอร์ทหมายเลข 378H สำหรับการอ่านข้อมูลจากพอร์ทขนาน ในกรณีบอร์ดอะแดปเตอร์เครื่องพิมพ์

- พอร์ทหมายเลข 3BCH สำหรับการอ่านข้อมูลจากพอร์ทขนาน กรณีบอร์ดโมโนโครม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- พอร์ทหมายเลข 379H สำหรับการอ่านสถานะจากพอร์ทขนาน ในกรณีบอร์ดอะแดปเตอร์เครื่องพิมพ์

- พอร์ทหมายเลข 3BDH สำหรับการอ่านสถานะจากพอร์ทอินพุท กรณีบอร์ดโมโนโครม

- พอร์ทหมายเลข 37AH สำหรับการอ่านสถานะของเครื่องพิมพ์ ในกรณีบอร์ดอะแดปเตอร์เครื่องพิมพ์

- พอร์ทหมายเลข 3BEH สำหรับการอ่านสถานะของเครื่องพิมพ์ กรณีบอร์ดโมโนโครม

บนบอร์ดเชื่อมต่อกับเครื่องพิมพ์นี้ได้จัดการเรื่องพอร์ทที่ซีพียูมองเห็นได้เป็นพอร์ทเอาท์พุท 2 พอร์ทและพอร์ทอินพุท 2 พอร์ท ซีพียูอาจจะอินพุทหรือเอาท์พุทข้อมูลเพื่อควบคุมหรืออ่านบนสายอินเตอร์เฟสเครื่องพิมพ์แบบขนาน (PARALLEL PRINTER INTERFACE) ก็ได้ แอดแดรสของอินพุทและเอาท์พุทพอร์ทจะแตกต่างกัน ระหว่างบอร์ดโมโนโครมและบอร์ดอะแดปเตอร์เครื่องพิมพ์กับบอร์ดพาราเรลอะแดปเตอร์เครื่องพิมพ์ ดังแสดงในตารางที่ 1 เช่นเมื่อต้องการเอาท์พุทข้อมูลเพื่อไปทำการพิมพ์ เราควรใช้หมายเลขพอร์ทเท่ากับ 3BCH กรณีใช้บอร์ดโมโนโครมและบอร์ดอะแดปเตอร์เครื่องพิมพ์ หรือใช้หมายเลขพอร์ทเท่ากับ 378H สำหรับบอร์ดพาราเรลอะแดปเตอร์เครื่องพิมพ์

ตารางแสดงหมายเลขพอร์ทอินพุทและเอาท์พุทของอะแดปเตอร์เครื่องพิมพ์

เซนทรอนิกส์พอร์ท	พอร์ทข้อมูล	พอร์ทควบคุม	พอร์ทสถานะ
PC/XT พรินเตอร์อะแดปเตอร์	378H 888D	37AH 890D	379H 889D
PC/AT, LPT1	378H 888D	37AH 890D	379H 889D
PC/AT, LPT2	278H 632D	27AH 634D	279H 633D
'H'=Hex, 'D' = Decimal			

ตารางแสดงหน้าที่ของขาต่างๆ ของเซนทรอนิกส์พอร์ท

ตำแหน่งบิต	ชื่อ	หน้าที่การทำงาน
พอร์ทข้อมูล บิต 0-7	DB0-DB7	Functions data from bit 0 to 7

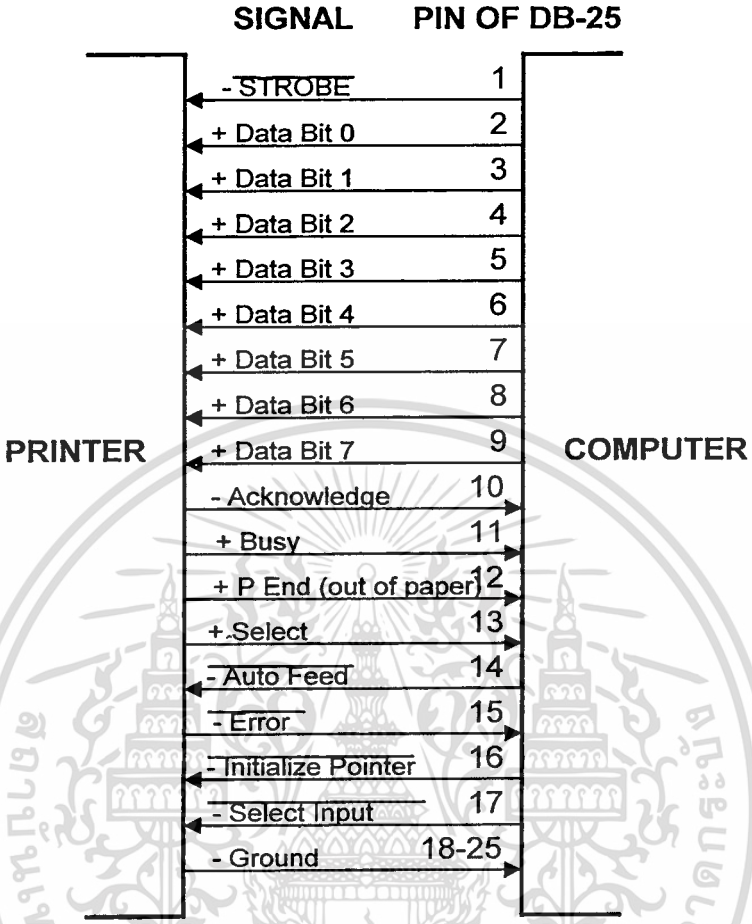
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ทควบคุม		
บิท 0	- STROBE	LOW = normal; HIGH = Output fo data
บิท 1	- LF/CR	LOW = normal; HIGH = auto line feed after
บิท 2	- INITIALIZE	LOW = initialize printer; HIGH-normal
บิท 3	SLIN	LOW = deselect printer;HIGH = Select printer
บิท 4		LOW = printer interrupt disabled;HIGH = enabled
บิท 5-7		Unused
พอร์ทสถานะ		
บิท 0-2	UNUSED	Unused
บิท 3	-ERROR	LOW = printer error;HIGH = no error
บิท 4	SLCT	LOW = printer not on-online;HIGH=printer on-line
บิท 5	PE	LOW = printer has paper;HIGH = out of paper
บิท 6	-ACK	LOW = printer acknowledges data sent; HIGH=normal
บิท 7	BUSY	LOW = printer bulsy

พอร์ทการเชื่อมโยงกับเครื่องพิมพ์ดังแสดงในรูปที่ 2.4 เป็นการสรุปถึงสายที่ใช้สำหรับเครื่องไอบีเอ็ม พีซี ที่เป็นอินเตอร์เฟสแบบเซนทรอนิกส์ 25 ขา เซนทรอนิกส์ตามแบบมาตราฐานใช้คอนเนคเตอร์ 36 ขา ของเครื่องพิมพ์ และวงจรแสดงพอร์ทการเชื่อมโยงกับเครื่องพิมพ์จะแสดงได้ดังรูปที่ 2.5

รูปที่ 2.5 แสดงส่วนรอยต่อที่จะโปรแกรมให้เป็น LPT1 หรือ LPT2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 ตำแหน่งขาและสัญญาณของคอนเน็กเตอร์ DB-25

ตารางแสดงหน้าที่การทำงานของขาต่างๆ

ขาที่	สัญญาณ	แหล่งที่มา	หน้าที่การทำงาน
1	STROBE	จากเครื่องคอมพิวเตอร์	เป็นสัญญาณที่เครื่องคอมพิวเตอร์ใช้ในการบอกสถานะให้เครื่องพิมพ์ทราบว่า ได้ส่งข้อมูลมารออยู่ที่บัสข้อมูลแล้ว โดยจะส่งเป็นพัลส์ "0" ที่มีความกว้างไม่น้อยกว่า 0.5 ไมโครวินาที
2-9	DATA 0-7	จากเครื่องคอมพิวเตอร์	สัญญาณเหล่านี้จะใช้แทนข้อมูลของบิทที่ 1 ถึงบิทที่ 8 ซึ่งเป็นข้อมูลแบบขนาน โดยแต่ละบิทจะมีลอจิกเป็น "0" หรือ "1" แล้วแต่ข้อมูลที่ต้องการพิมพ์
10	ACK	จากเครื่องพิมพ์	เป็นสัญญาณที่เครื่องพิมพ์ใช้บอกสถานะว่าข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

			ขณะนั้นถูกรับเข้าไปเก็บไว้ในบัฟเฟอร์ และเครื่องพิมพ์ก็พร้อมที่จะรับข้อมูลตัวต่อไป
11	BUSY	จากเครื่องพิมพ์	เป็นสัญญาณที่เครื่องพิมพ์ใช้บอกสถานะว่ายังไม่พร้อมที่จะรับข้อมูลโดยจะมีสัญญาณเป็น "1" ตลอดไป จนกว่าเครื่องพิมพ์พร้อมที่จะรับข้อมูลแล้วสัญญาณBUSY จึงจะตกลงเป็น "0" สัญญาณ BUSY จะมีสัญญาณ "1" ก็ต่อเมื่อ - ระหว่างที่ข้อมูลกำลังถูกอ่านเข้ามา - ระหว่างที่เครื่องพิมพ์กำลังพิมพ์อยู่ - เมื่อเครื่องพิมพ์ถูกกดสวิตช์ให้ "OFF LINE" - เมื่อเกิดการผิดพลาดขึ้นกับเครื่องพิมพ์ เช่น กระดาษพิมพ์หมด, หัวพิมพ์ติดขัด
12	PE	จากเครื่องพิมพ์	เป็นสัญญาณที่เครื่องพิมพ์ใช้บอกสถานะให้กับคอมพิวเตอร์ว่าขณะนี้ไม่มีกระดาษพิมพ์ หรือพิมพ์ถึงสุดปลายกระดาษแล้ว
15	ERROR	จากเครื่องพิมพ์	เป็นสัญญาณที่เครื่องพิมพ์ใช้บอกสถานะว่าขณะนี้เกิดข้อผิดพลาดขึ้น โดยสัญญาณนี้จะตกลงเป็น "0" พร้อมกับที่เครื่องพิมพ์หยุดการทำงานลงโดยการ "OFF LINE" ตัวมันเอง
16	INIT	จากเครื่องคอมพิวเตอร์	เป็นพัลส์ที่คอมพิวเตอร์ใช้รีเซ็ตเครื่องพิมพ์ให้อยู่ในสถานะเริ่มแรก และบัฟเฟอร์ภายในเครื่องพิมพ์จะถูกเคลียร์ทั้งหมด
18-25	GND		กราวด์ของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบ และโครงสร้างทางฮาร์ดแวร์

3.1 บทนำ

ในบทนี้จะได้กล่าวถึงการออกแบบการทำงาน และโครงสร้างทางฮาร์ดแวร์ของ Centronics Parallel Monitor

3.2 หลักการทำงาน

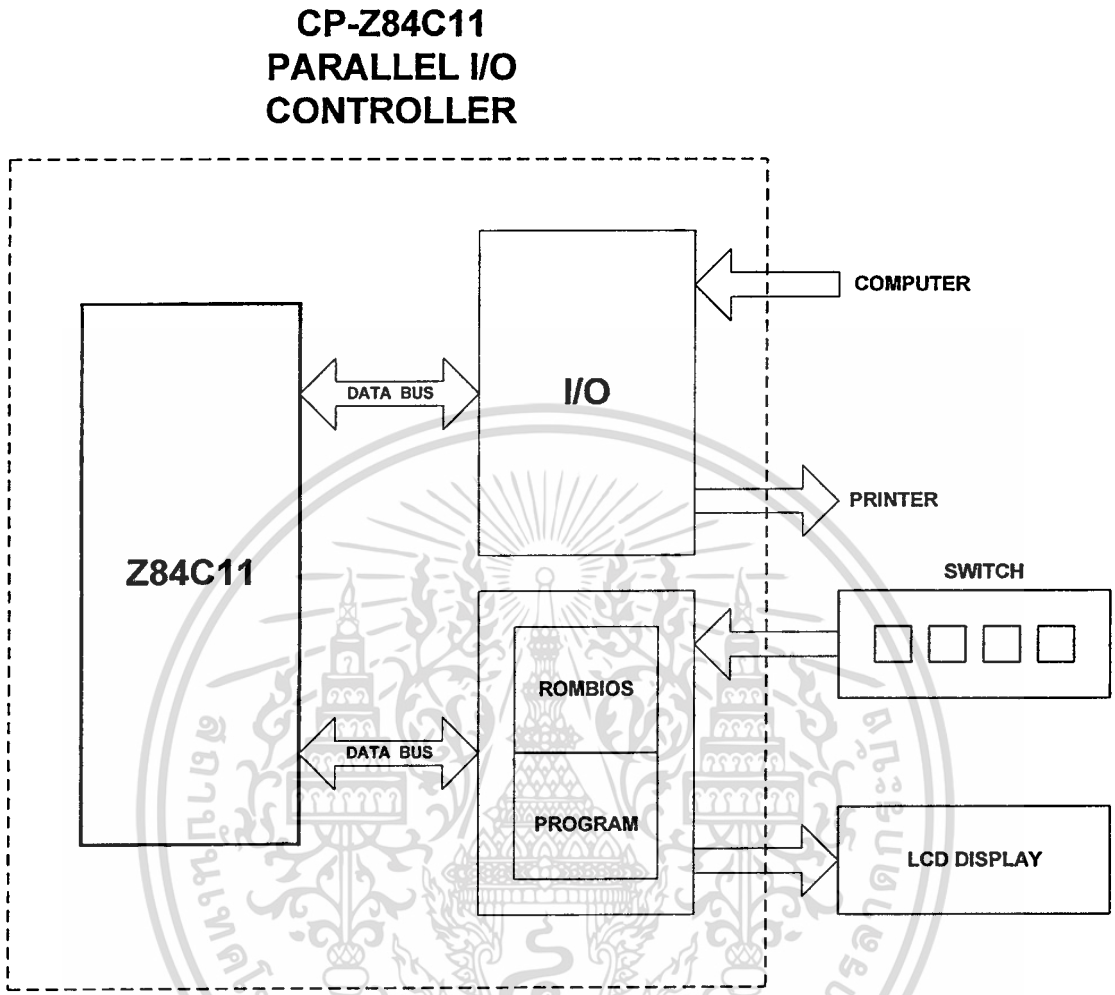
CENTRONICS PARALLEL MONITOR เป็นเสมือนกล่องๆ หนึ่งที่ต่อคั่นระหว่างคอมพิวเตอร์กับอุปกรณ์ที่ต่อใช้งานทางพอร์ทขนาน โดยในกล่องจะทำหน้าที่แสดงข้อมูลที่ส่งมาจากคอมพิวเตอร์แล้วทยอยส่งข้อมูลนั้นไปยังอุปกรณ์ที่ต่อใช้งานทางพอร์ทขนาน หรือแสดงข้อมูลที่ส่งมาจากอุปกรณ์ที่ต่อใช้งานทางพอร์ทขนานแล้วก็ส่งข้อมูลนั้นไปยังคอมพิวเตอร์

การใช้งานหลักของ CENTRONICS PARALLEL MONITOR ก็คือตรวจสอบการส่งข้อมูลทางพอร์ทขนานเมื่อมีการส่งข้อมูลจากเครื่องคอมพิวเตอร์ไปยังเครื่องพิมพ์

3.2.1 บล๊อกไดอะแกรม (Block Diagram)

บล๊อกไดอะแกรมของ CENTRONICS PARALLEL MONITOR ประกอบด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 บล็อกไดอะแกรม (Block Diagram)

3.2.2 บัฟเฟอร์แบบวงแหวน

บัฟเฟอร์แบบวงแหวนก็เป็นส่วนที่สำคัญส่วนหนึ่งในการแสดงข้อมูลในหน่วยความจำเป็นวงกลมคล้ายวงแหวน ภายในส่วนของระบบบัฟเฟอร์จะมีตัวชี้ (POINTER) 2 ตัวเรียกว่า

1. HEAD
2. TAIL

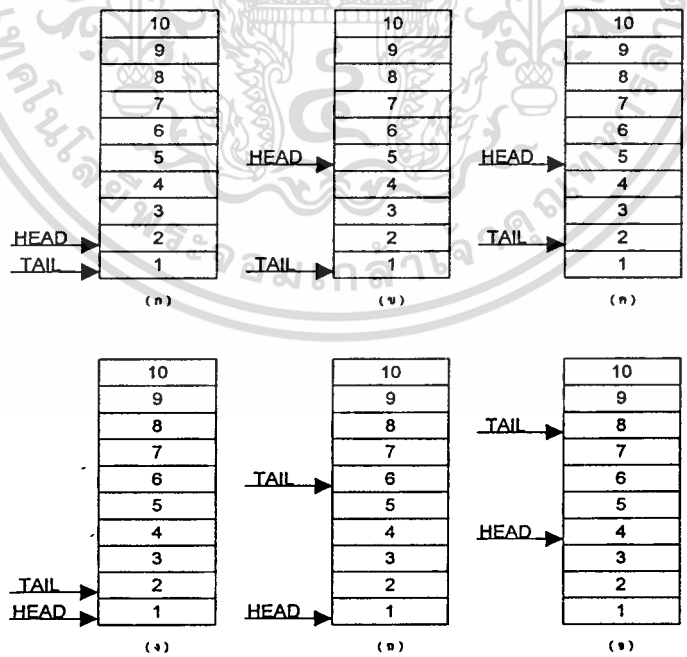
ตัวชี้ HEAD จะชี้ไปยังตำแหน่งที่ว่างอยู่ของหน่วยความจำบัฟเฟอร์ ส่วนตัวชี้ TAIL จะชี้ไปที่ตำแหน่งของตัวอักษรสุดท้าย ที่ถูกส่งออกไปให้อุปกรณ์ที่ต่อใช้งานทางพอร์ทขนาน เมื่อใดก็ตาม ถ้า HEAD เละ TAIL ชี้ตำแหน่งเดียวกัน แสดงว่าบัฟเฟอร์นั้นว่างเปล่าอยู่ คือ ไม่มีข้อมูลอยู่เลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมมุติว่าเรามีบัฟเฟอร์ที่เก็บข้อมูลได้ 10 ไบท์ ดังในรูปที่ 3.1 (ก) หลังจากที่เปิดเครื่องทั้ง HEAD และ TAIL ชี้อยู่ที่ตำแหน่งที่ 1 เหมือนกัน เมื่อมีข้อมูลเข้ามา 1 ตัวอักษร HEAD จะเลื่อนไปชี้ที่ตำแหน่ง 2 และเมื่อมีข้อมูลเข้ามาอีกเรื่อยๆ HEAD ก็จะเลื่อนตำแหน่งไปด้วย เป็นดังรูปที่ 3.1 (ข) เมื่อบัฟเฟอร์ส่งตัวอักษรไปยังเครื่องพิมพ์ TAIL ก็จะขยับเลื่อนขึ้นมาเรื่อยๆ ดังรูปที่ 3.1 (ค)

จากที่อธิบายผ่านมาจะเห็นว่าไม่มีอะไรยุ่งยาก แต่ถ้ามีข้อมูลเข้ามาอีกสองสามตัว หลังจากตำแหน่งที่ 10 มีข้อมูลอยู่แล้วจะเกิดอะไรขึ้น เนื่องจากในบัฟเฟอร์ไม่มีที่จะเก็บข้อมูลแล้ว ขณะนี้บัฟเฟอร์ก็จะรู้ว่า ตัวชี้ HEAD ชี้อยู่กับตำแหน่งสูงสุดของหน่วยความจำแล้ว ก็จะเซ็ตให้ HEAD ไปชี้อยู่ที่ตำแหน่ง 1 ดังในรูป 2 (ง) และเมื่อ HEAD และ TAIL มาชี้ที่ตำแหน่งเดียวกัน ก็จะบอกให้คอมพิวเตอร์หยุดส่งข้อมูลมาให้บัฟเฟอร์ก่อน จนกว่าจะมีที่ว่างให้เก็บข้อมูลเสียก่อน ดังในรูปที่ 3.1 (จ)

พื้นที่ส่วนล่างจะมีการนำกลับมาใช้ใหม่อยู่เรื่อยๆ โครงสร้างของ HEAD/TAIL ทำให้หน่วยความจำแรม (RAM) มองดูเหมือนกับเป็นวงแหวนที่ต่อเนื่อง จึงเรียกบัฟเฟอร์แบบนี้ว่า บัฟเฟอร์วงแหวน



รูปที่ 3.2 การทำงานของบัฟเฟอร์แบบวงแหวน

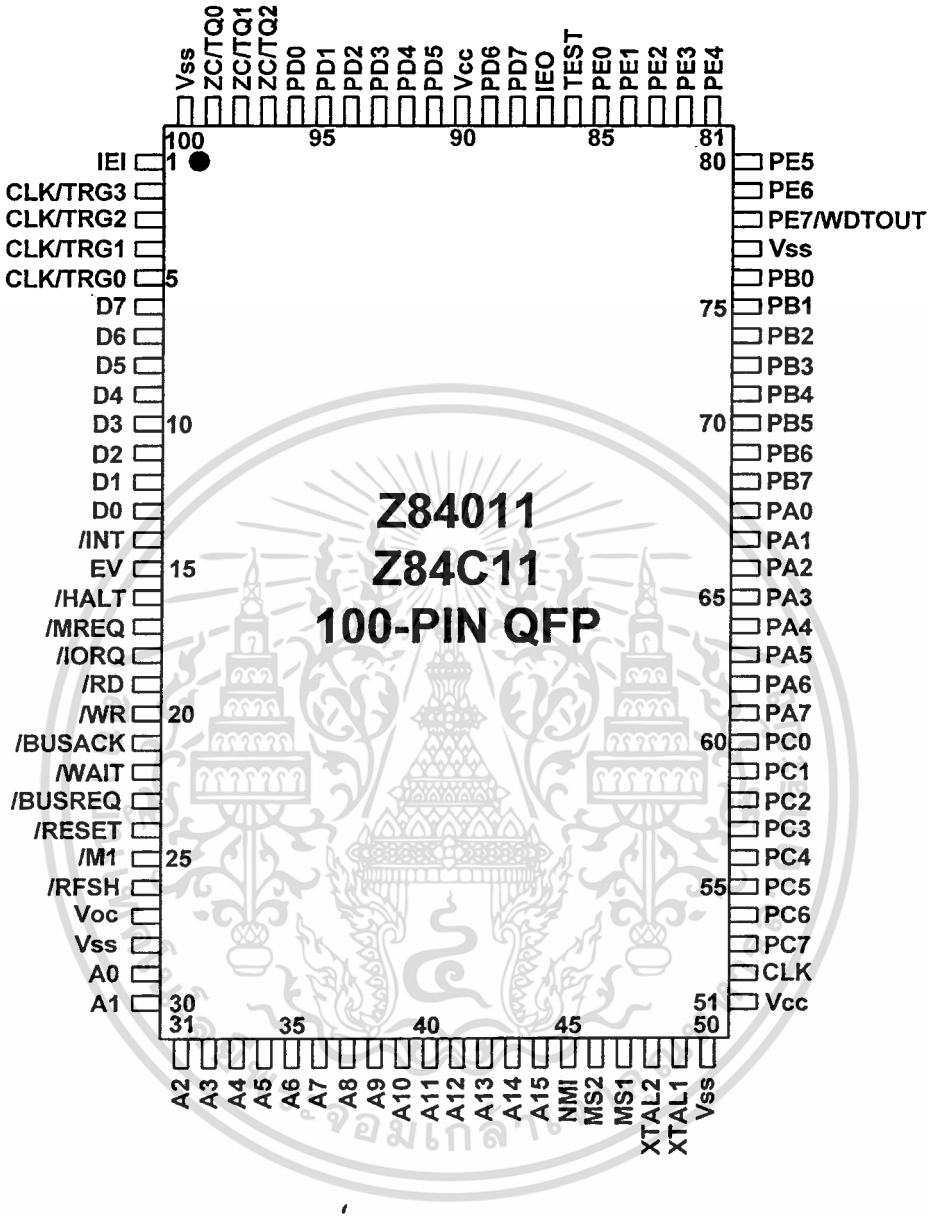
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 CP-Z84C11 PARALLEL I/O CONTROLLER

บอร์ด CP-Z84C11 เป็นบอร์ดที่ใช้ CPU Z84C11 ของบริษัทไซลอกมาเป็นซีพียูประจำบอร์ด รันที่สปีด 10 เม็กกะเฮิร์ซ ซีพียู Z84C11 ได้รวบรวมเอาชิพวงจรต่างๆของไซลอกเข้าด้วยกัน คือ

- Z84C11 เป็นซีพียู Z80 แบบซีมอส รันที่ 10 Mhz
- Z84C30 เป็น Z80 CTC แบบซีมอส รันที่ 10 Mhz
- CGC เป็น Clock Generator Control Circuit
- WDT เป็นวงจร Watch Dog Timer
- Power on Reset เป็นวงจร Reset CPU เมื่อ Volt Vcc ต่ำกว่า 2.2 V
- 40 bit parallel port เป็น port 8 bit จำนวน 5 port ใช้งาน ทำงานที่ 6/10 Mhz

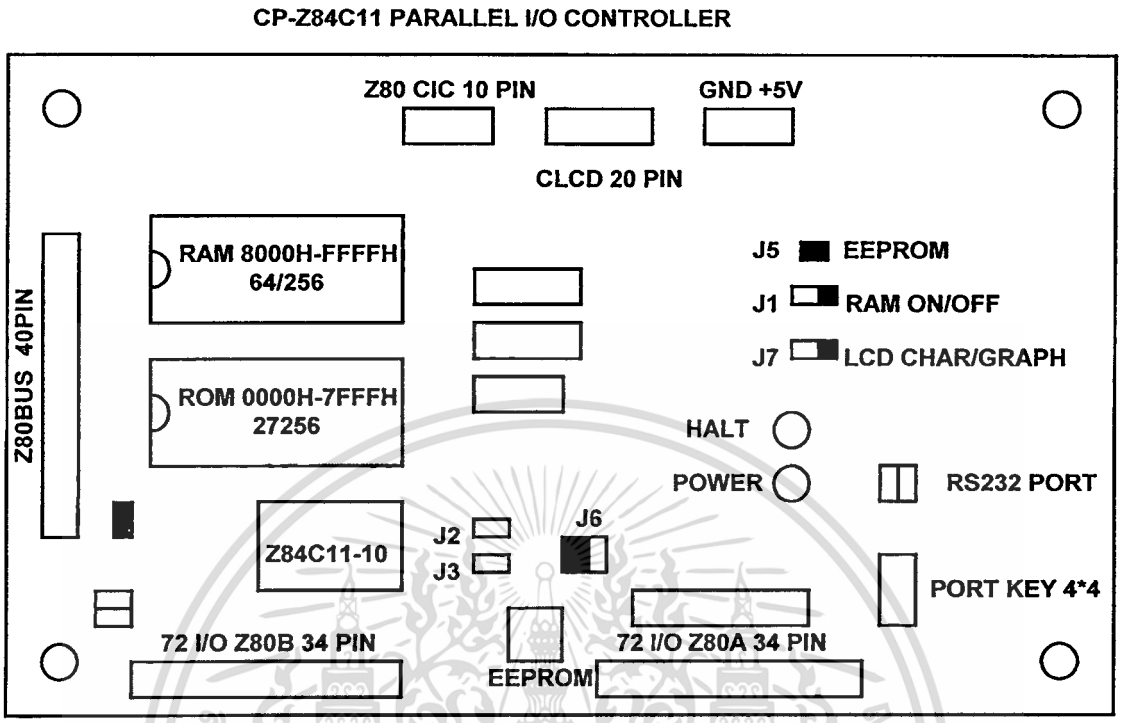
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 รายละเอียดขาไอซีซีพียู

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

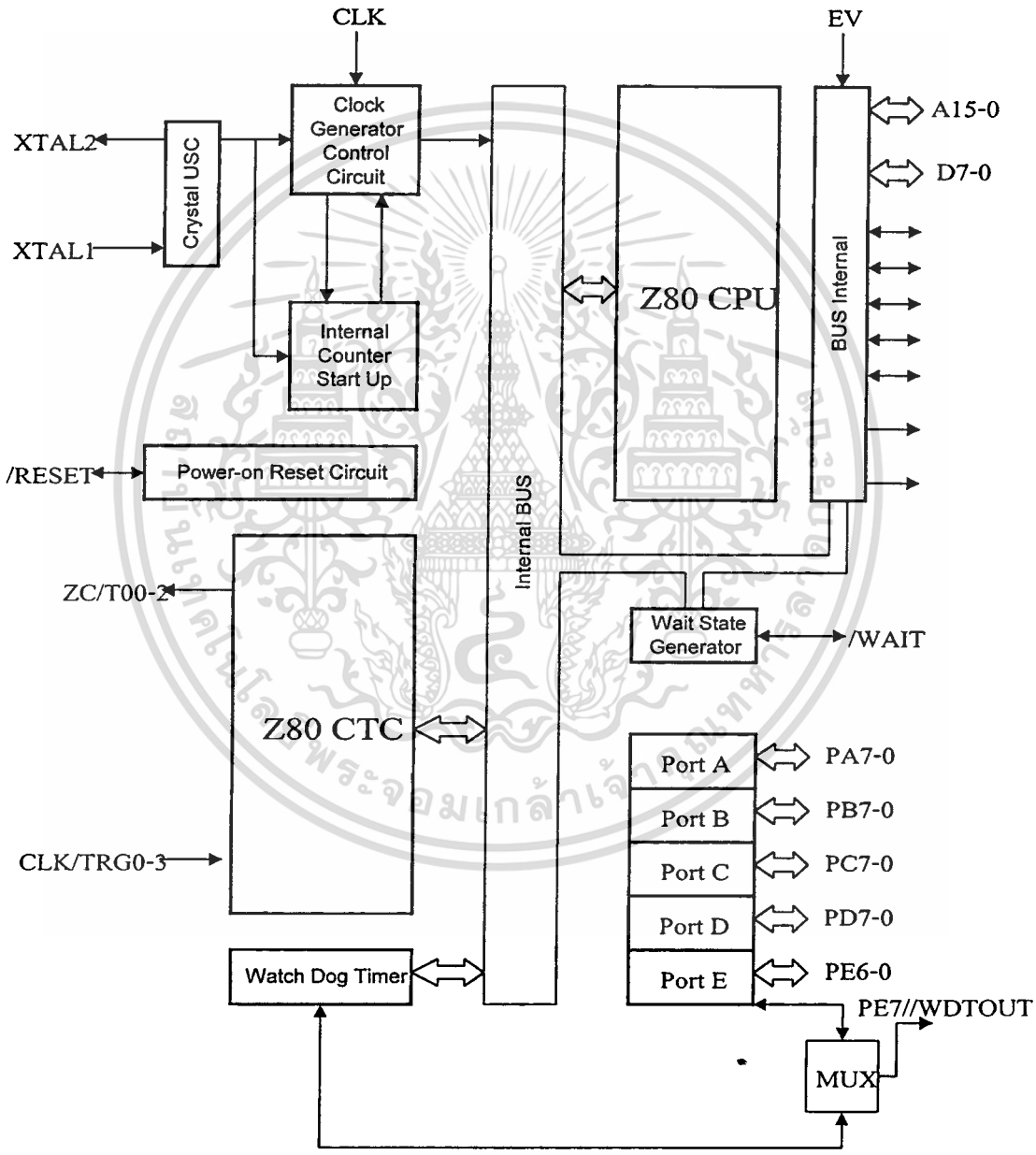
038353



รูปที่ 3.4 บอร์ด CP-Z84C11 Parallel I/O Controller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 ฟังก์ชั่นไดอะแกรมของซีพียู Z84C11



รูปที่ 3.5 Z84C11 Function Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 SPECIFIACTION

CPU : ZILOG Z84C11-10 CMOS TYPE

MEMORY : 27256 (32 KBYTE)

: 6264 / 62256 (32 KBYTE)

EEPROM : 93C46 (1 KBIT)

PORT : PA, PB, PC, PD, PE I/O PORT 40 BIT

PRINTER PORT : 1 PORT

SERIAL PORT : 1 CHANNEL RS232

LCD PORT : 1 LCD MODULE (DOT OR GRAPHIC)

KEYBOARD : 1 PORT (8 BIT)

CTC PORT : 4 CHANNEL COUNTER TIMER CONTROLLER(Z80CTC)

CLOCK RATE : 10 MHz

POWER SUPPLY : COMSUMPTION 5V DC & TERMINAL 5V DC

CONNECTOR : 1 40 PIN EXPANSION HEADER-STRIP (Z80BUS)

: 2 34 PIN EXPANSION HEADER-STRIP (72IOZ80 ETT)

: 1 20 PIN EXPANSION HEADER-STRIP (Printer Port)

: 1 20 PIN EXPANSION HEADER-STRIP (LCD PORT)

: 1 10 PIN EXPANSION HEADER-STRIP (Z80 CTC)

: 1 10 PIN EXPANSION HEADER-STRIP (KEY BOARD)

: 1 4 PIN EXPANSION (RS 232)

: 1 2 PIN JUMPER (WATCH DOG)

: 1 2 PIN JUMPER (RESET SW)

: 1 6 PIN JUMPER (TX, RX, INT)

: 1 4 PIN JUMPER (MS1, MS2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

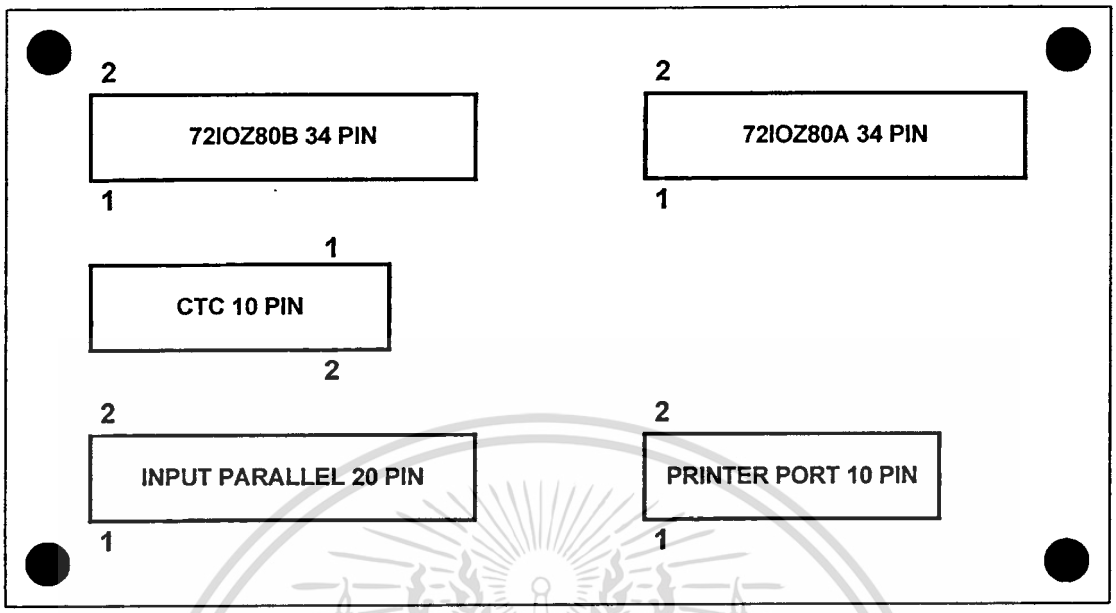
	:	1 2 PIN JUMPER (ON/OFF BAT)
	:	1 3 PIN JUMPER (6264 / 62256)
	:	1 3 PIN JUMPER (DOT / GRAHIC)
	:	1 2 PIN JUMPER (RESET 40 PIN Z80 BUS)
LED	:	1 POWER RED LED
	:	1 HALT GREEN LED
PCB SIZE	:	12.2 X 9 CM

บอร์ด CP-Z84C11 เป็นบอร์ดที่ใช้ซีพียู Z84C11 มาเป็นซีพียูประจำบอร์ด รันที่ความเร็ว 10 เมกะเฮิร์ซ

จะเห็นว่าบอร์ด CP-Z84C11 ก็คือ บอร์ดที่มีซีพียูเป็น Z80 พร้อมด้วยวงจรต่างๆเพิ่มเข้ามาเหมาะสำหรับผู้ที่เคยใช้ Z80 มาก่อนและต้องการขีดความสามารถสูงๆขึ้นอีกประมวลผลได้รวดเร็วขึ้น พร้อมทั้งบอร์ด CP-Z84C11 นี้ยังสามารถต่อใช้งานกับอุปกรณ์ เช่น LCD , Printer , Keyboard , EEPROM ได้ง่ายและรวดเร็ว

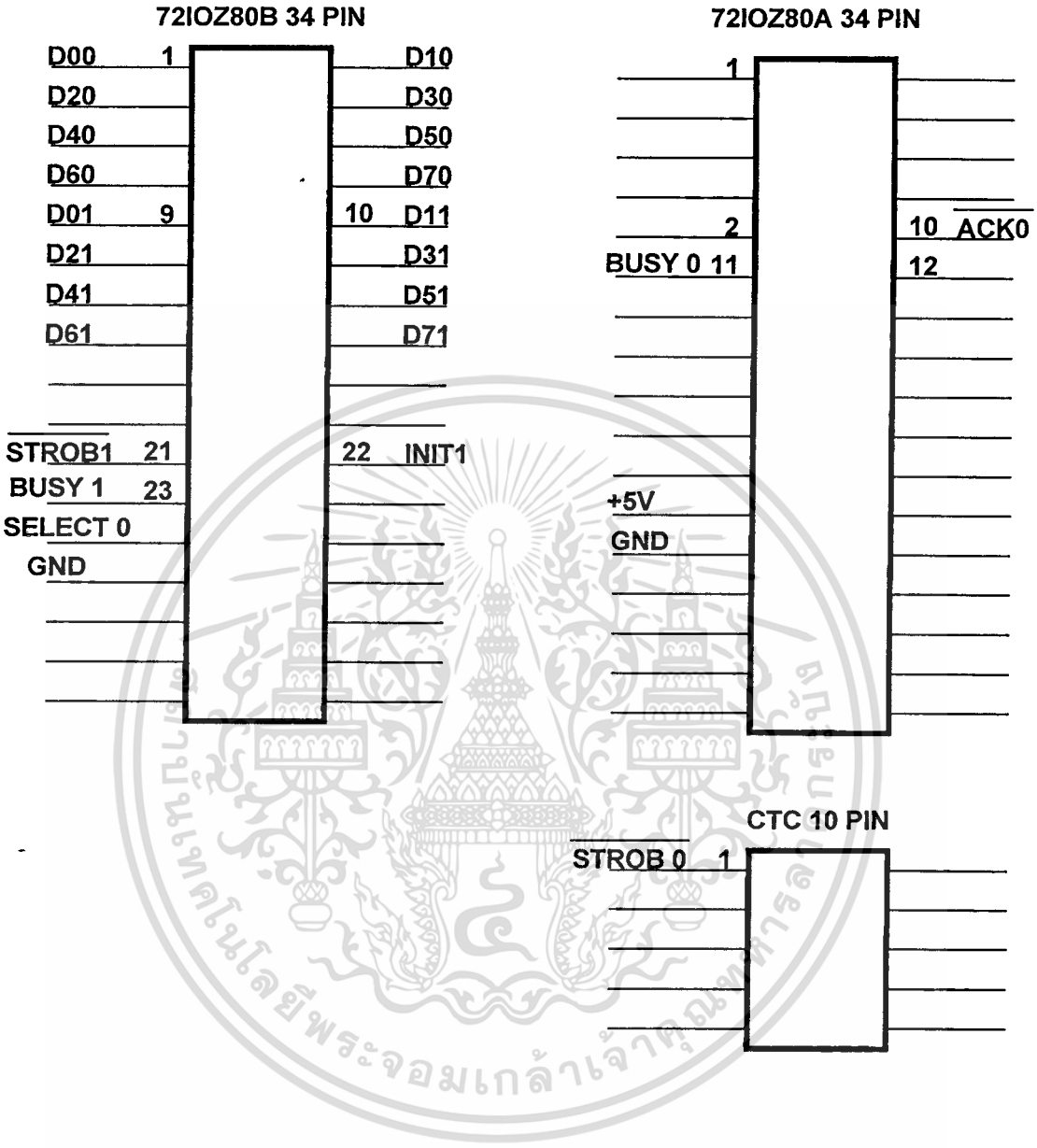
นอกจากนี้บอร์ด CP-Z84C11 ยังสามารถต่อร่วมกับ ET-DEBUGGER Z84C11 ทำให้สามารถพัฒนาระบบ Z84C11 นี้รวมกับเครื่อง PC ผ่านทาง RS-232 Port ได้ โดยสามารถสั่งรัน , สั่ง Run Single Step , ดูค่า Register , Load File จากเครื่อง PC , หรือทำ One line asm , dasm ได้ด้วย

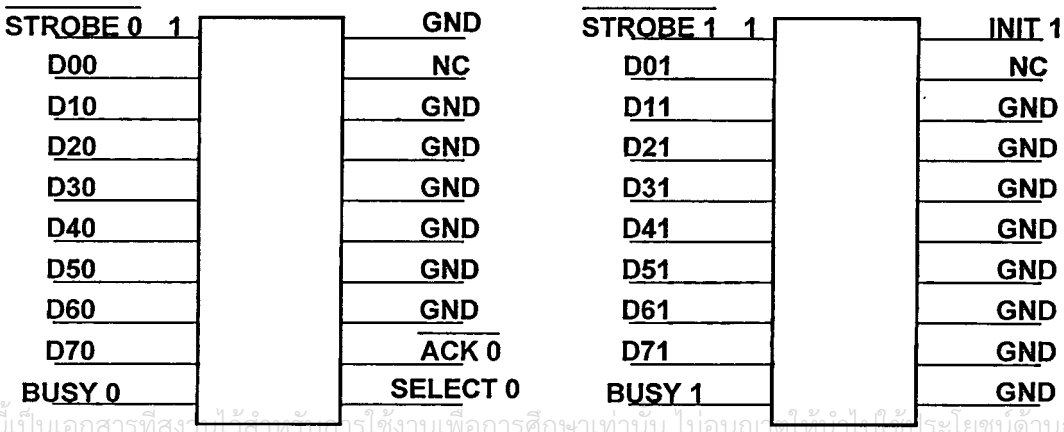
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 รายละเอียดขาคอนเน็กเตอร์

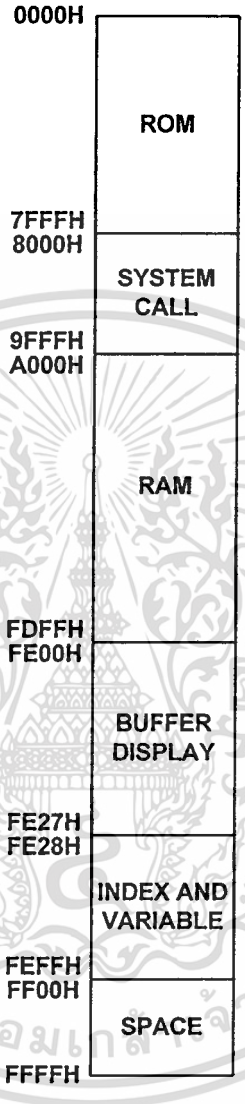
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 MEMORY MAP ADDRESS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I/O port CP-Z84C11

CTC CHO 10H
CTC CH1 11H
CTC CH2 12H
CTC CH3 13H
PORT D DATA 30H
PORT D DIR 34H
PORT E DATA 40H
PORT E DIR 44H
PORT A DATA 50H
PORT B DATA 51H
PORT C DATA 52H
PORT A DIR 54H
PORT B DIR 55H
PORT C DIR 56H
PORT LCD 80H-9FH
SCRP EEH
WCR,MWBR EFH
WDTMR F0H
WDTCR F1H

3.7 การทำงาน และการใช้งาน

ที่ตัวเครื่องจะมี LCD แสดงสถานะของการส่งข้อมูลโดยบรรทัดบนจะแสดงเกี่ยวกับสถานะของเครื่องในขณะนั้นๆ ส่วนบรรทัดล่างจะแสดงข้อมูลของเครื่องในขณะนั้นๆเช่นเดียวกัน

เมื่อทำการเปิดเครื่อง จอ LCD จะแสดง START คือเป็นสถานะการเริ่มต้นการทำงาน จากนั้นเครื่องจะแสดงสถานะว่าจะเป็นการแสดงผล DISPLAY ซึ่งจะแสดงเป็นรหัสแอสกี การจะดูตัว

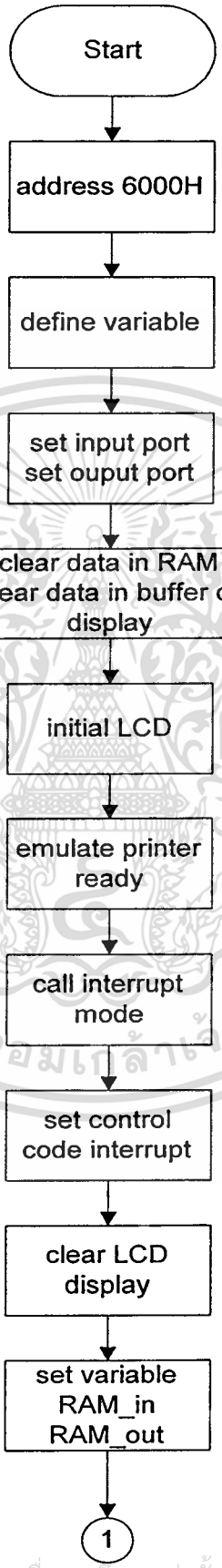
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อักษรแต่ละตัวก็ทำได้โดยการกด KEY STEP ข้อมูลนี้ก็จะค้างอยู่จนกว่าจะมีข้อมูลเข้ามาใหม่ ซึ่งเป็นการส่งมาจากเครื่องไมโครคอมพิวเตอร์ ข้อมูลที่เข้ามาจะเข้ามาเก็บไว้ในแรมแอดเดรสค่า A000H-FDFFH เมื่อข้อมูลเข้ามาแล้ว ขณะนี้จะยังไม่มีการแสดงข้อมูลจนกว่าจะมีการกดคีย์ ซึ่งจะเป็นคีย์ STEP หรือคีย์ CONTINUE ก็ได้ โดยถ้าเป็นการกดคีย์ STEP ข้อมูลที่แสดงก็จะแสดงทีละตัวอักษร แต่ถ้ากดคีย์ CONTINUE ข้อมูลก็จะแสดงอย่างต่อเนื่องเลื่อนจากขวาไปซ้ายของจอ LCD และถ้าหากกดคีย์ HEX ข้อมูลที่แสดงก็จะเป็น Hexadecimal โดยค่า Hex แต่ละตัวมีจะมี SPACE ขั้นระหว่างค่า Hex ของแต่ละค่า และหากต้องการให้ข้อมูลพิมพ์ออกทางเครื่องพิมพ์ให้กดคีย์ PRINT

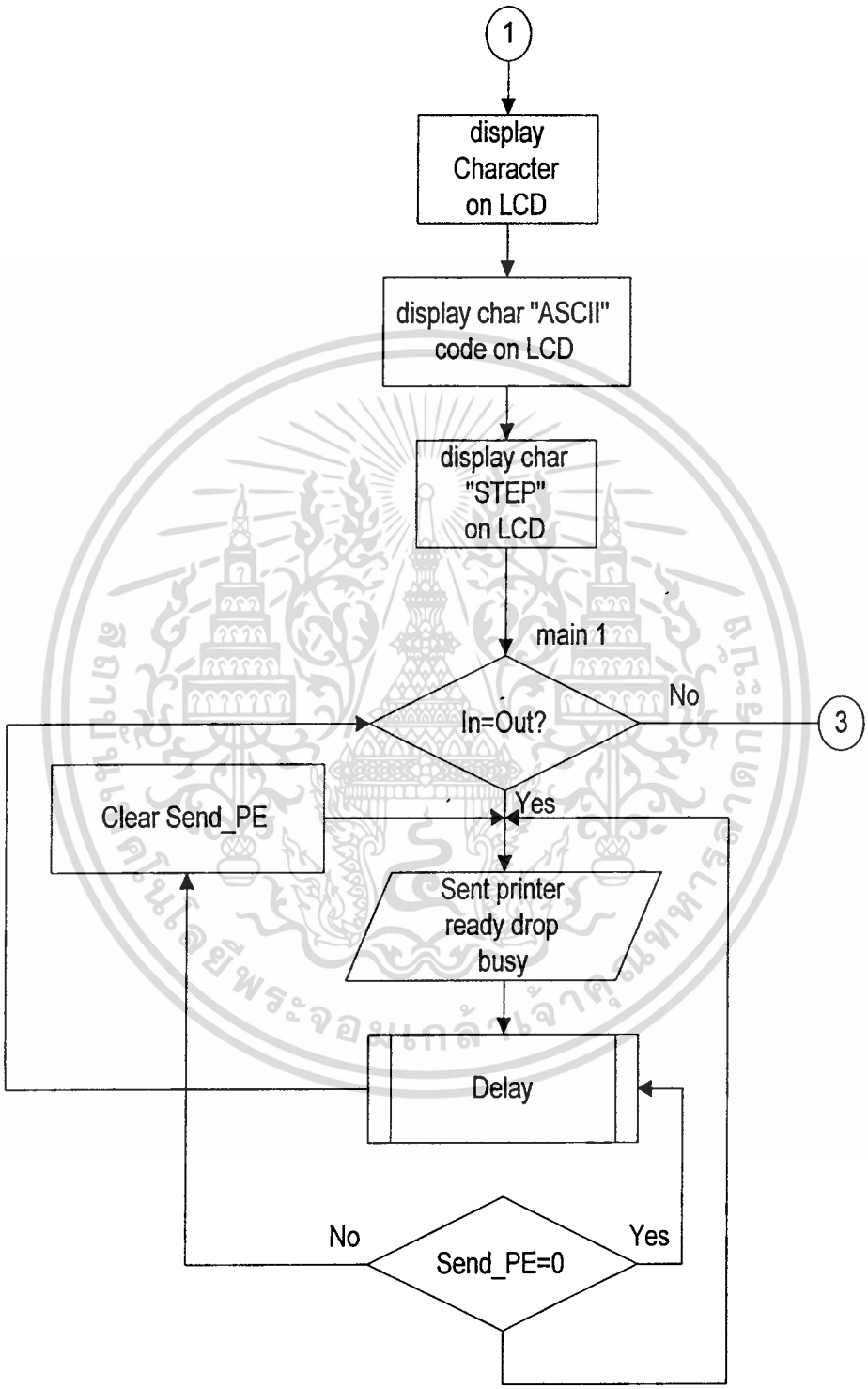
หมายเหตุ การพิมพ์ข้อมูลแต่ละครั้งจะพิมพ์เป็นแอสกี และถ้าหากมีการพิมพ์อยู่ก่อนแล้ว จะต้องกลับไปที่ DISPLAY ก่อน แล้วจึงใช้การแสดงแบบค่า Hex เพราะไม่เช่นนั้นค่าที่พิมพ์ได้จะออกมาเป็นลักษณะค่า Hex ที่ยาวต่อกันตลอดเพราะไม่มี control และ linefeed

3.8 Flowchart โปรแกรมหลัก

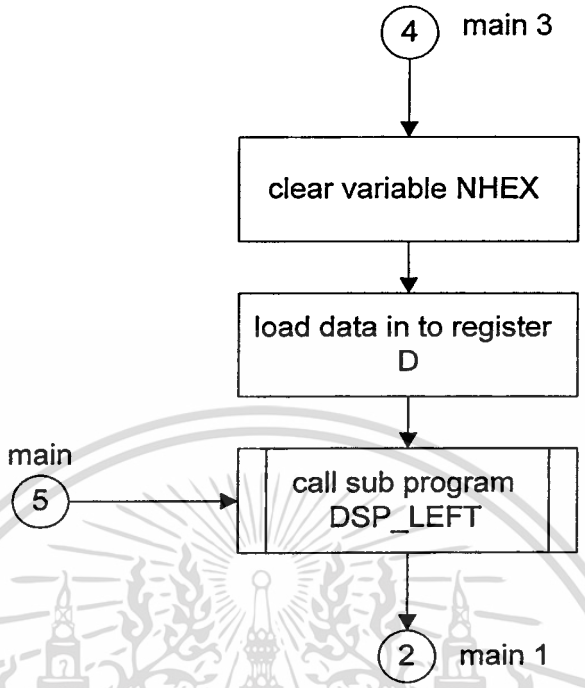
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



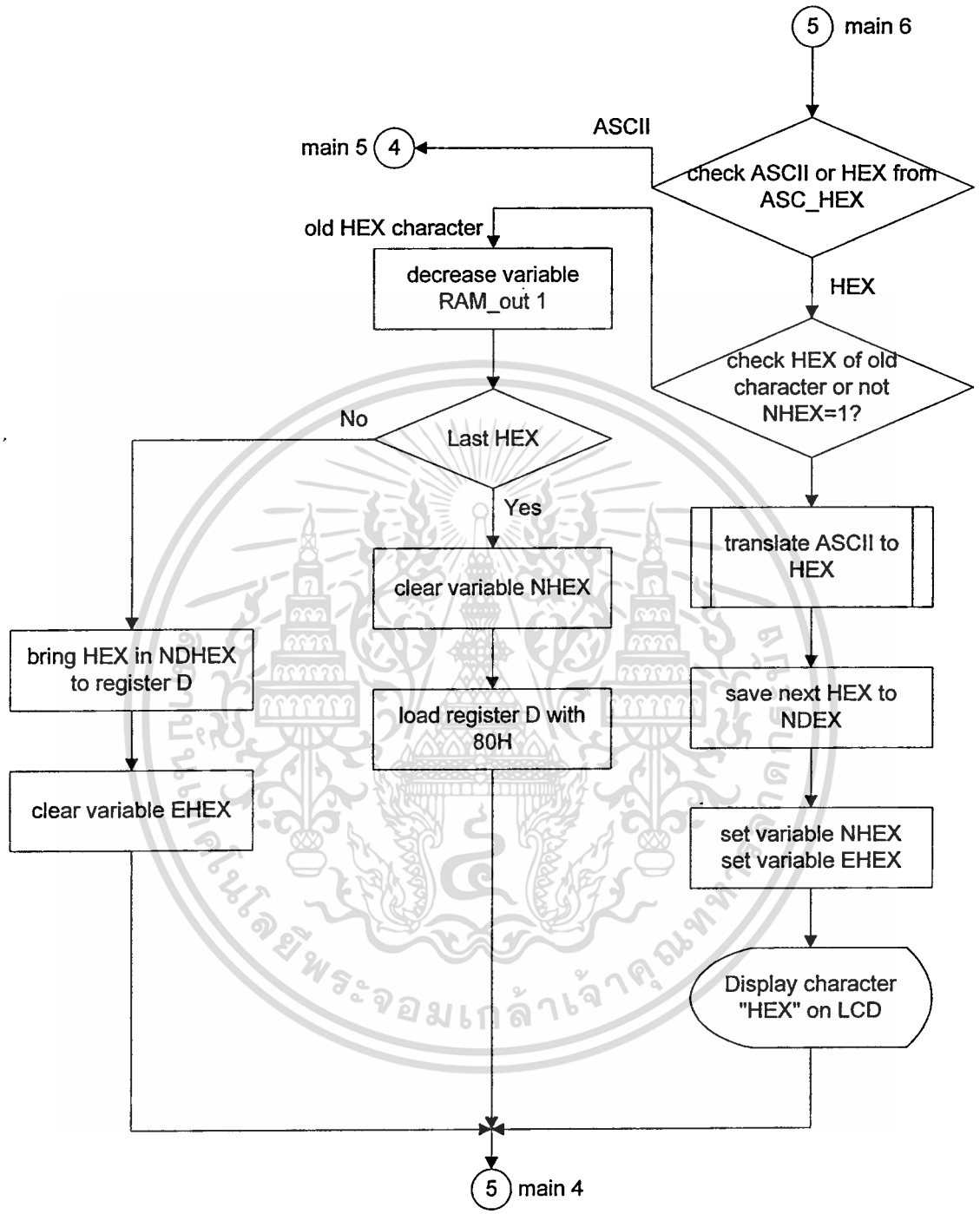
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



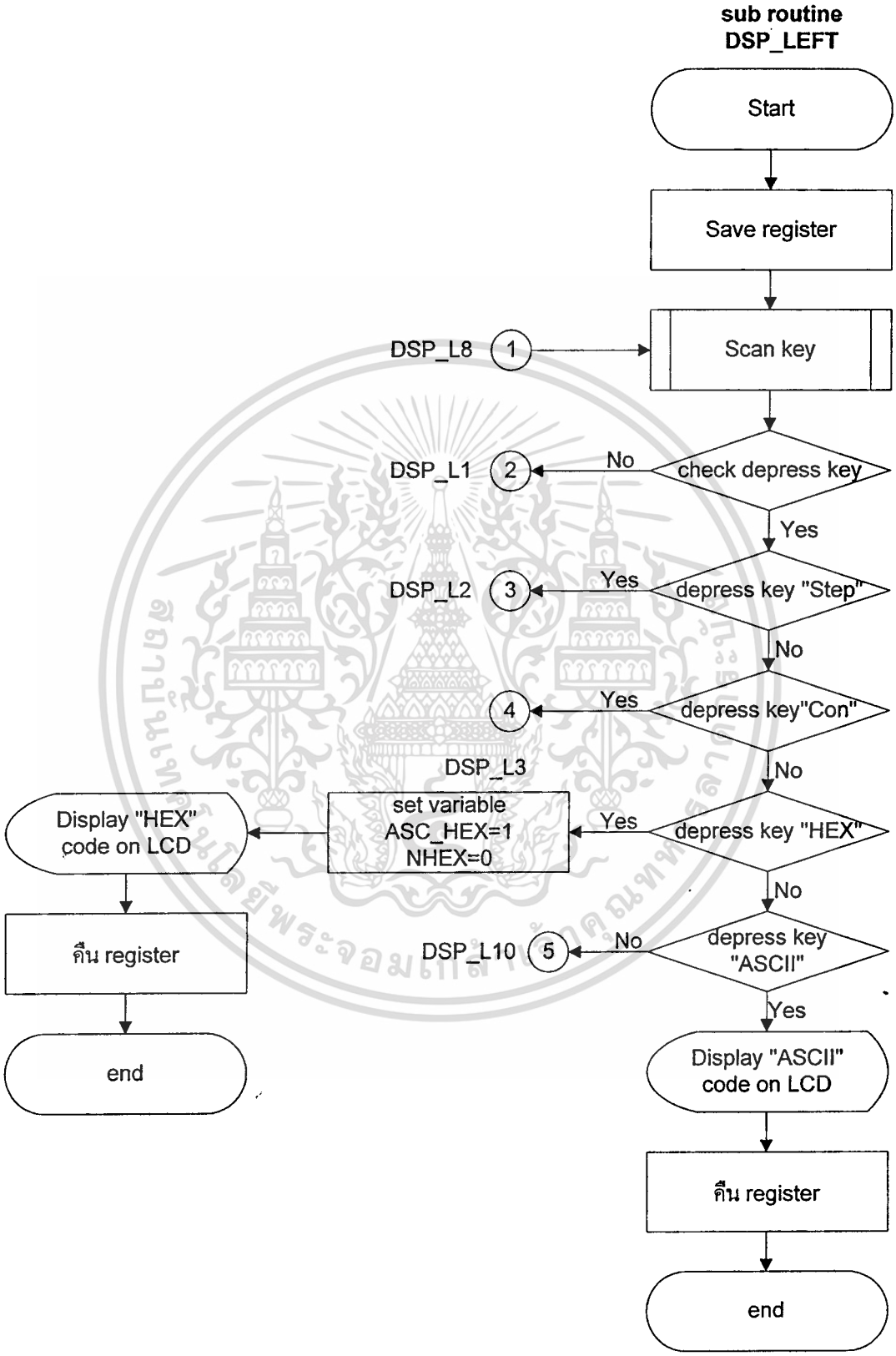
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



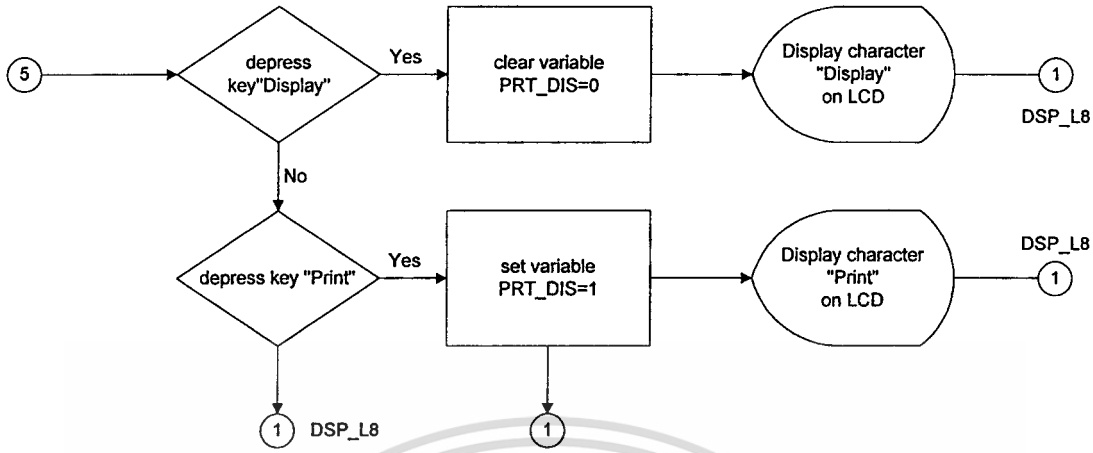
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



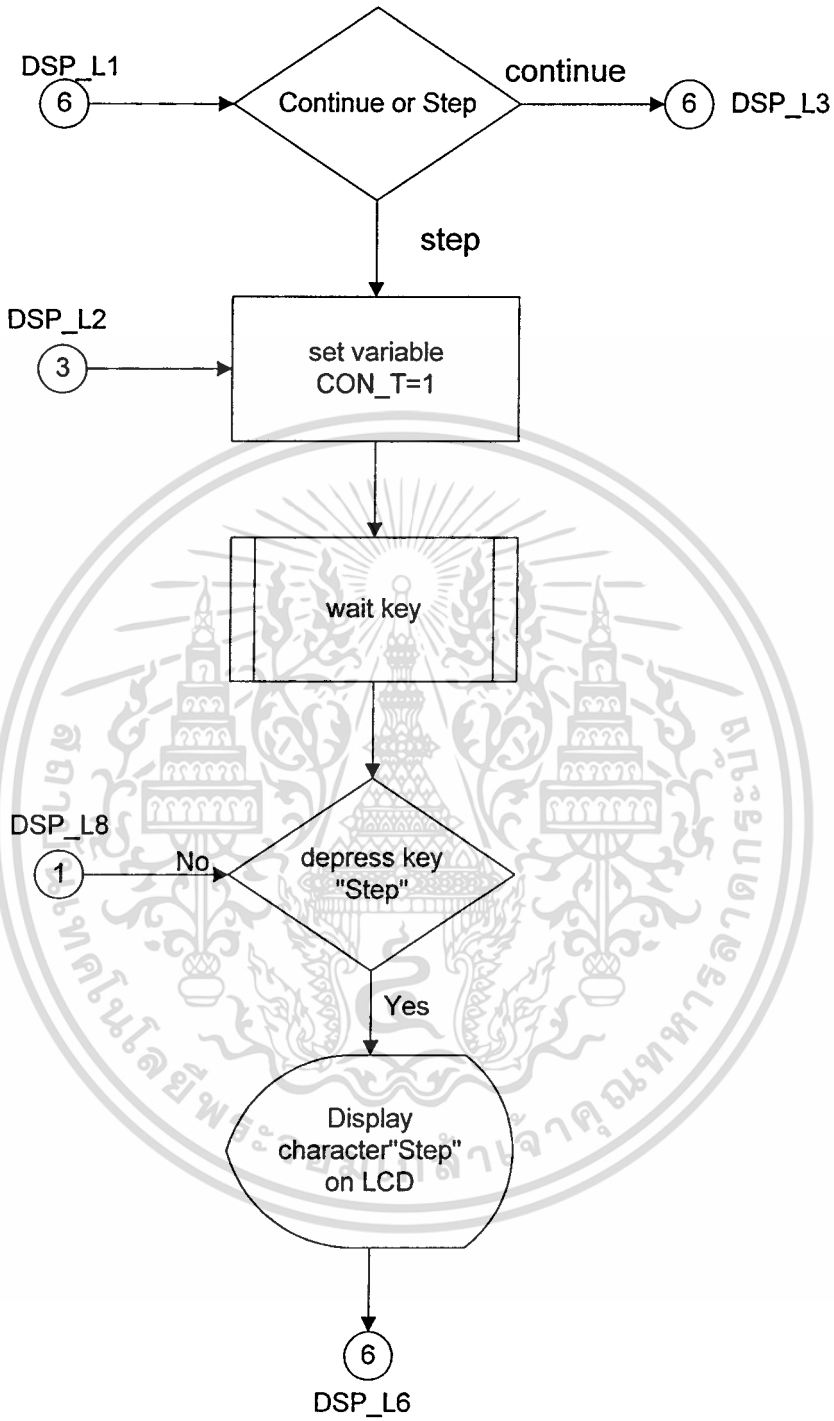
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



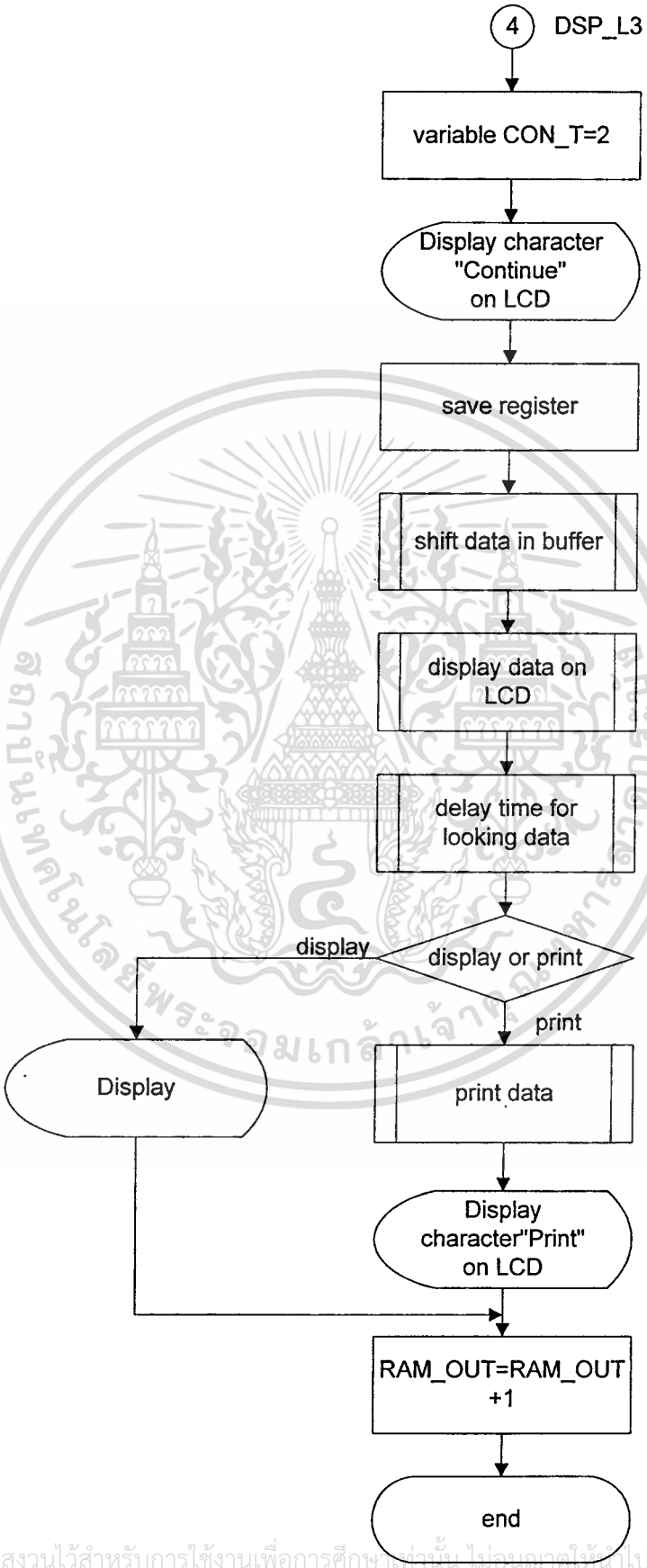
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

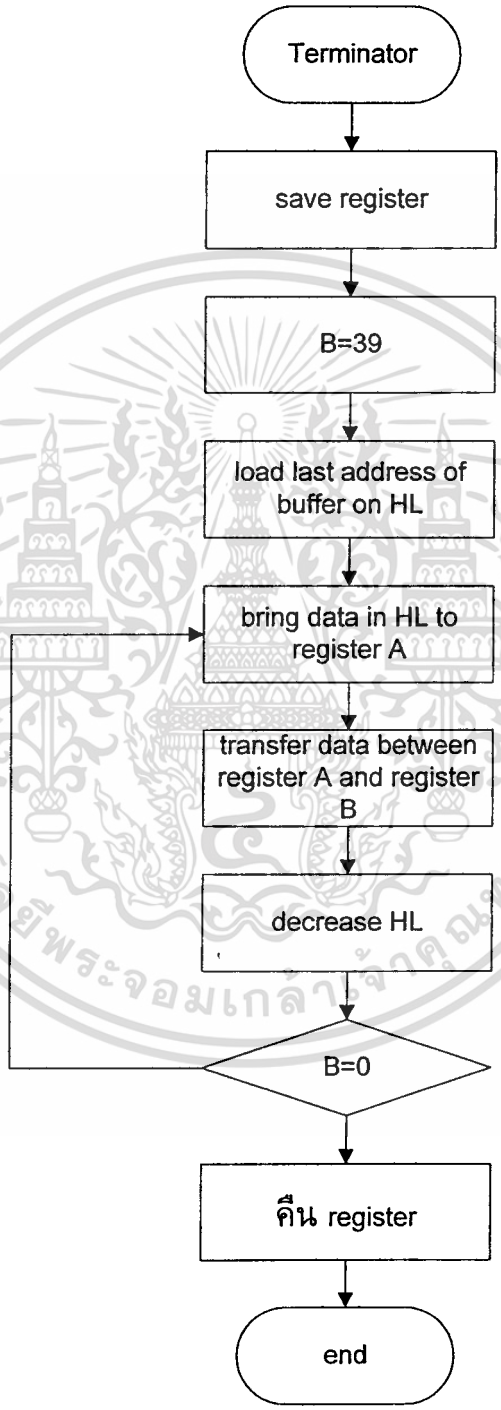


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



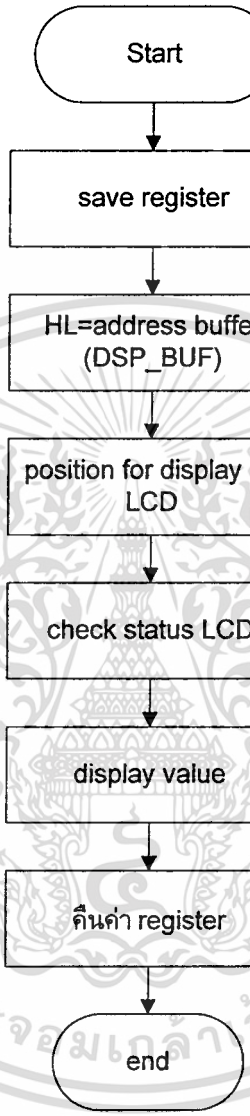
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

***Sub routine* เลื่อนตัวอักษรบนบัฟเฟอร์**



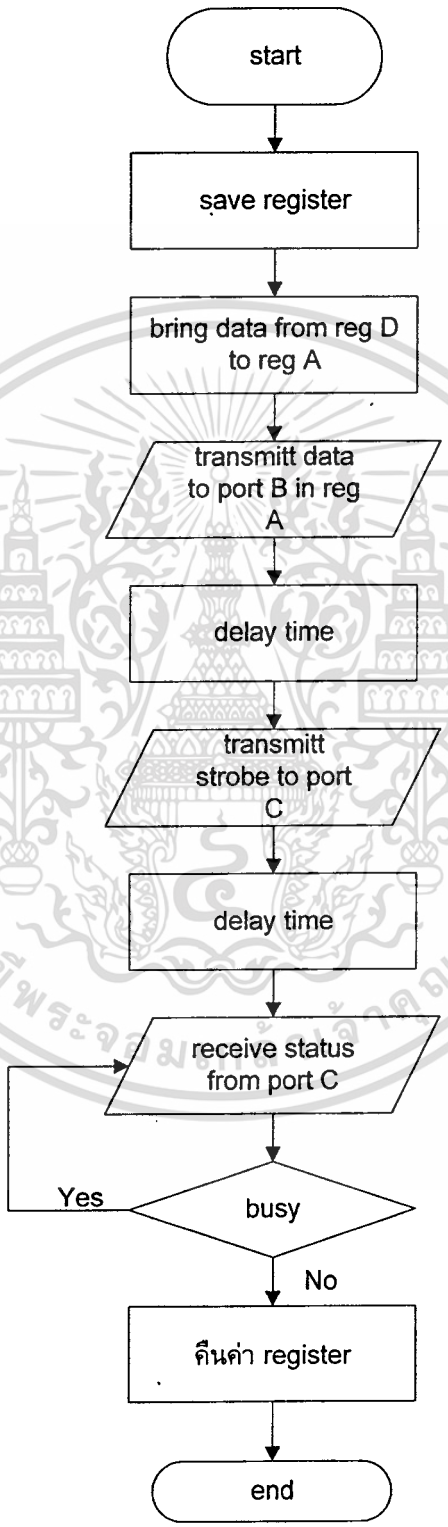
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sub routine WR_DSP



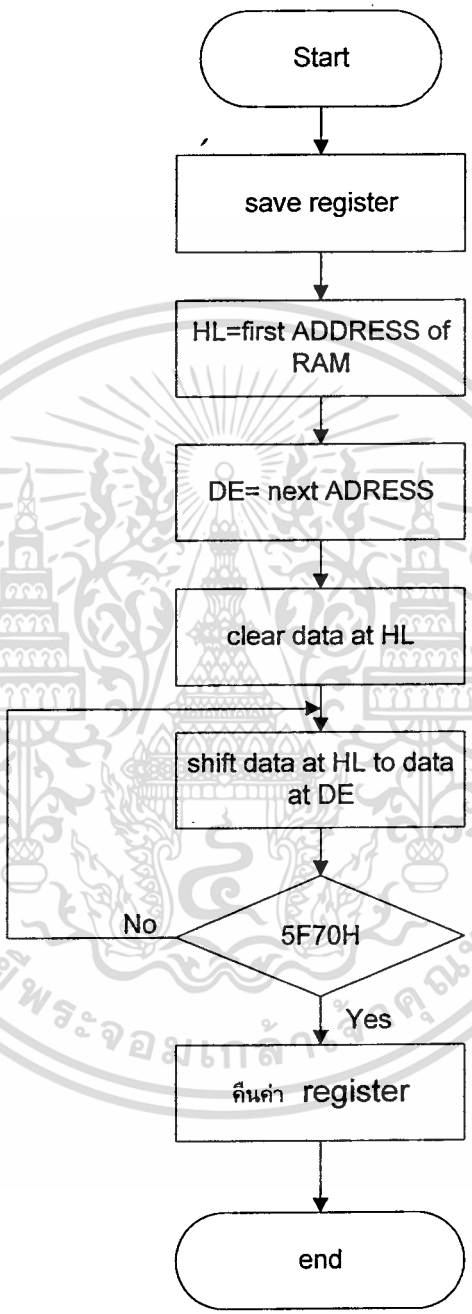
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sub routine Print



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

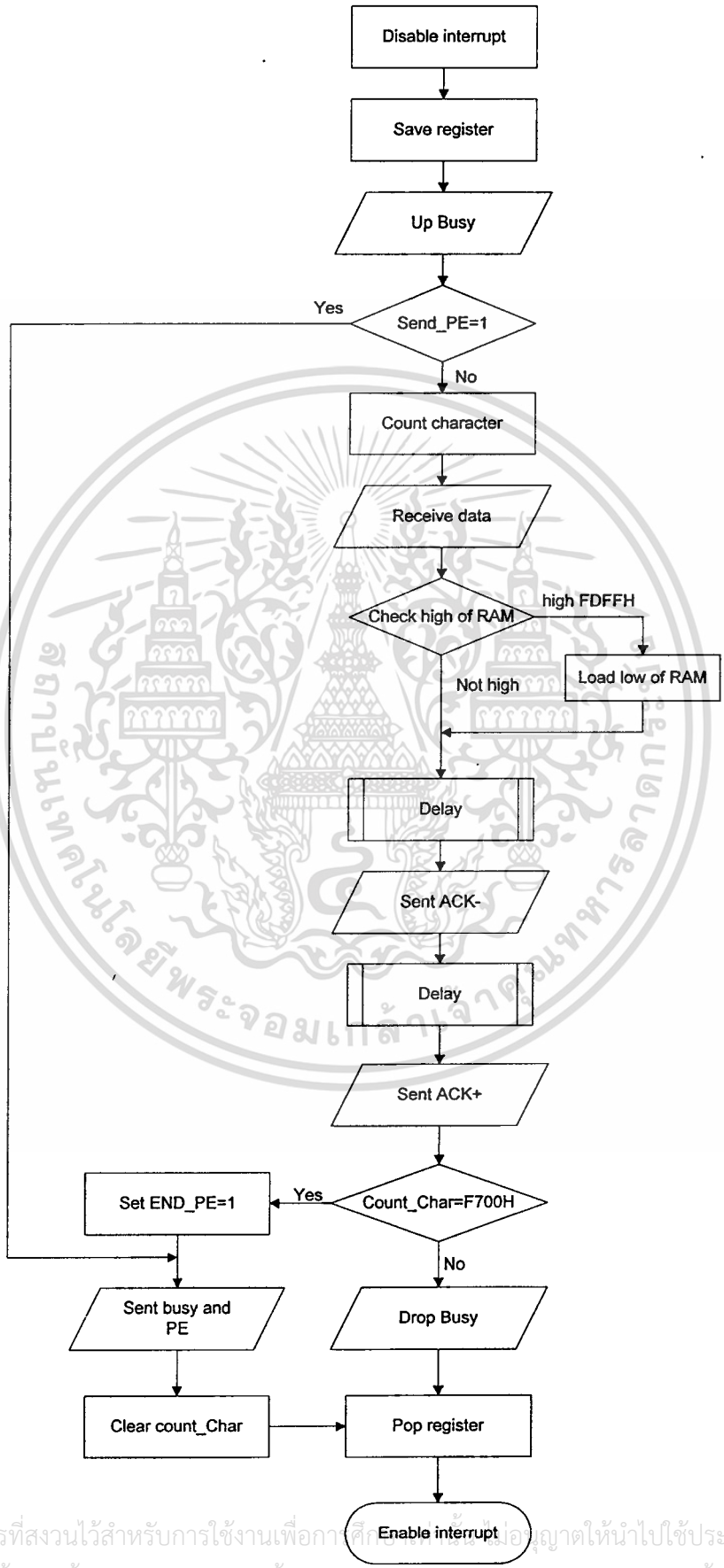
Sub routine CLR_RAM



3.9 Centronics Subroutine

เป็นการแสดงโฟร์ชาทการทำงานของเครื่อง Centronics Parallel Monitor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.0 DOT MATRIX LCD MODULE

DOT MATRIX LCD MODULE แบ่งออกได้ดังนี้

1. CHARACTER LCD MODULE
2. GRAPHIC LCD MODULE
3. SEGMENT DISPLAY TYPE LCD MODULE

โดยในแต่ละแบบก็จะมีส่วนประกอบใหญ่ๆ แบ่งได้เป็น

1. DOT MATRIX LCD เป็นตัวแสดงผลให้เรามองเห็นในลักษณะการเปิดและปิดตัวเองกับแสงก็คือส่วนที่เป็นตัวกระจกบรรจุผลึก

2. DRIVER เป็นตัวรับสัญญาณจากตัวควบคุมมาขับผลึก LCD อีกทีหนึ่งโดยมีเบอร์ที่นิยมใช้ใน LCD MODULE เช่น HD44100H, MSM5259

3. CONTROLLER เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมาและจัดการควบคุม LCD MODULE ให้ทำงานแสดงผลต่างๆ เช่น การลบจอภาพ, การเกิดตัวอักษร เป็นต้น โดยมีเบอร์ IC ที่นิยมใช้กันคือ HD4478 ซึ่งจะใช้ในแบบ CHARACTER LCD MODULE เป็นส่วนใหญ่และ เบอร์ IC HD61830 จะใช้ในแบบ GRAPHIC LCD MODULE

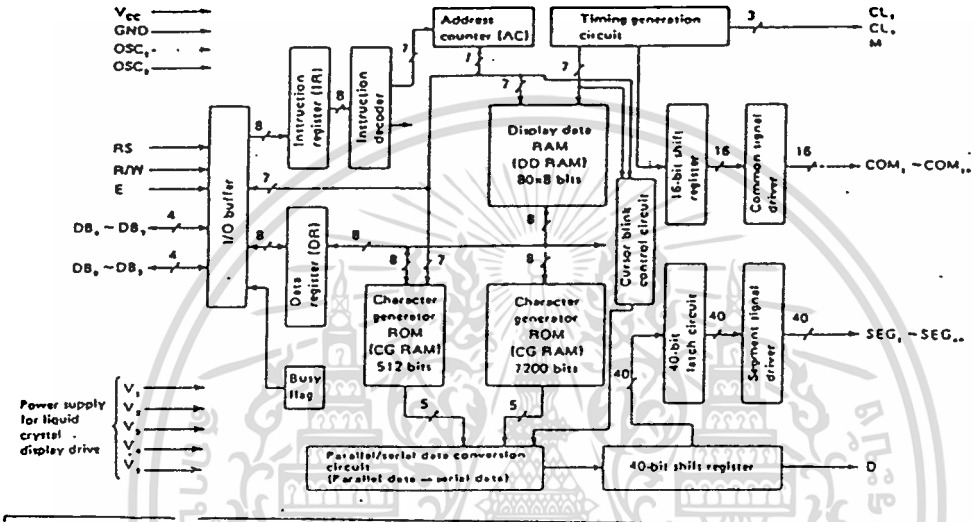
ในการศึกษาการทำงานและใช้งาน LCD MODULE นั้นไม่ใช่ยากเลย ถ้าเราสามารถทำความเข้าใจในส่วนของ CONTROLLER ได้ก็เพียงพอแล้วหละโดยมาก LCD MODULE ในแต่ละบริษัทแล้วจะใช้ตัว CONTROLLER ที่มีหลักการทำงานเหมือนๆ กันเป็นส่วนใหญ่และใน LCD MODULE แต่ละขนาดจำนวนตัวอักษรหรือจำนวนบรรทัดก็มีหลักการทำงานแบบเดียวกันทั้งหมด IC ที่นิยมมากที่สุดตัวหนึ่งที่เป็นCONTROLLER LCD ก็คือเบอร์ HD44780 โดยรูปแบบการทำงานของมันได้เป็นมาตราฐานให้กับ CONTROLLER LCD ตัวอื่นๆ ด้วย ในที่นี้จะศึกษา IC เบอร์ HD44780

HD44780 เป็นไอซี LSI ตัวหนึ่งใช้ควบคุม LCD โดยแสดงผลในรูปตัวอักษรหรือสัญลักษณ์ต่างๆ ตัวมันเองสามารถต่อใช้งานแบบ 4 บิทหรือ 8 บิทก็ได้ โดยถ้าเราต่อแบบ 4 บิท จะต่อใช้งานที่ DB_7

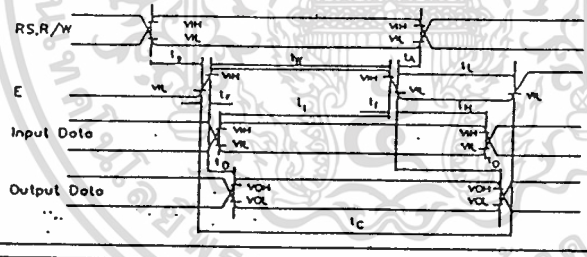
-DB_4 เท่านั้น โดยข้อมูลครั้งแรกที่ส่งนั้น HD44780 จะถือเป็นข้อมูล 4 บิท บน และข้อมูลที่ส่งต่อมานั้นเป็นข้อมูล 4 บิทล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block diagram of HD44780 interior



TIMING DIAGRAM



TIMING CHARACTERISTICS FOR ALL COMPATIBLE CONTROLLER CHIPS.

PARAMETERS \ CONTROLLERS CHIPS		SAMSUNG KS0066	HITACHI HD44780	SANYO LC7985HA	EPSON SED1278	OKI MSM6222	RECOMMENDED TIMING	UNIT
Enable Cycle Time	tC (min)	1000	1000	1000	500	667	1000	nS
Enable Pulse Width High Level	tW (min)	450	450	450	220	280	450	nS
Low Level	tL (min)	450	450	450	220	280	450	nS
E Raise Time	tr (max)	25	25	25	25	25	25	nS
E Fall Time	tf (max)	25	25	25	25	25	25	nS
Set-up Time	tAB (min)	140	140	140	40	140	140	nS
Data Set-up Time	tH (min)	195	195	195	60	180	195	nS
Data Delay Time	tD (max)	320	320	320	120	220	320	nS
Address Hold Time	tA (max)	10	10	10	10	10	10	nS
Hold Time Input Data	tH (min)	10	10	10	10	10	10	nS
Output Data	tD (min)	20	20	20	20	20	20	nS

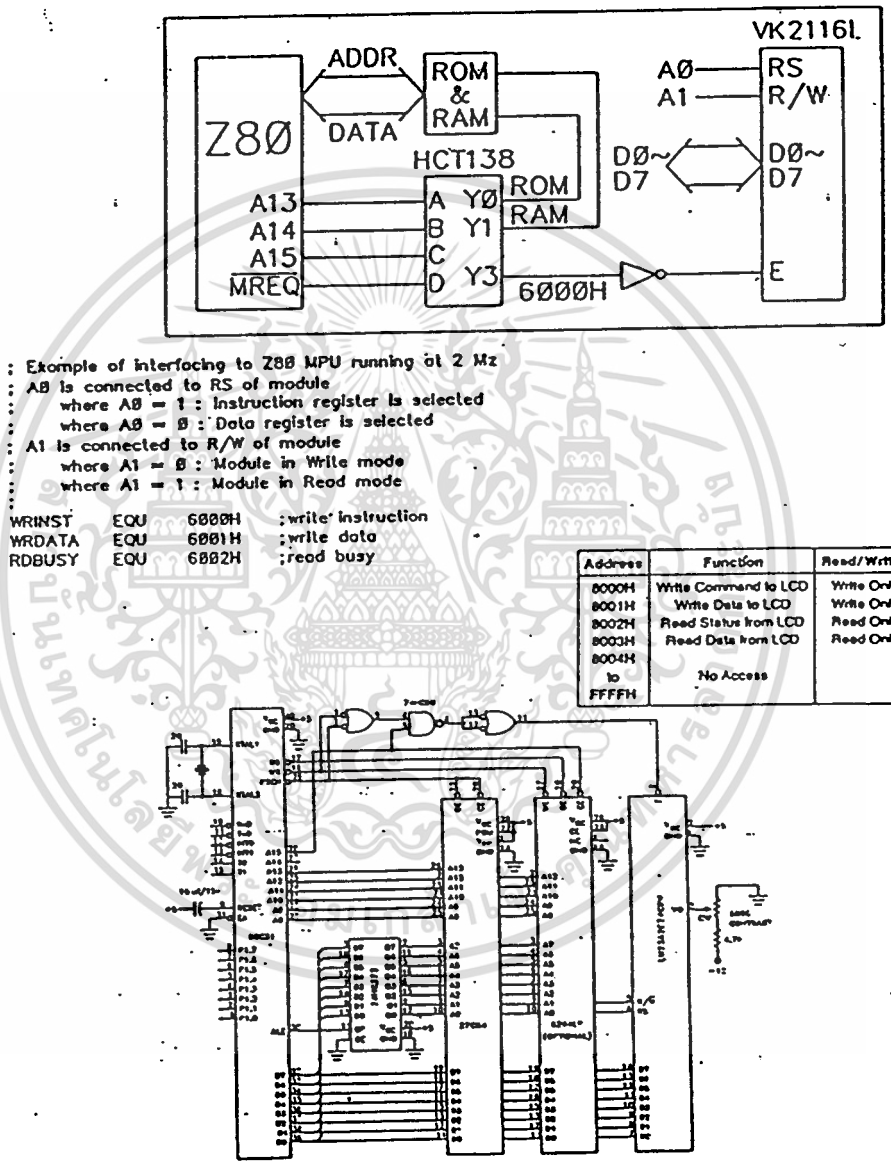
NOTE :

1. INITIALIZATION BY POWER ON RESET INVOLVES MANY UNSTABLE FACTORS CAUSED BY POWER SUPPLY FLUTUATIONS THEREFORE INITIALISING BY INSTRUCTIONS IS STRONGLY RECOMMENDED
2. MODULE INITIALIZATON DOES NOT AFFECT BY USING HD44100, OR KS0065, OR LC7930, OR MSM5259, OR MSM5839, OR MSM5280 DRIVER CHIPS.

รูปที่ 3.6 แสดงบล็อกไดอะแกรมและไทม์มิ่งไดอะแกรมของ HD44780

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถต่อ LCD MODULE (HD44780 เป็น CONTROLLER) เข้ากับระบบไมโครได้หลายรูปแบบดังรูปที่ 3.7



รูปที่ 3.7 การต่อ LCD MODULE เข้ากับระบบไมโครคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

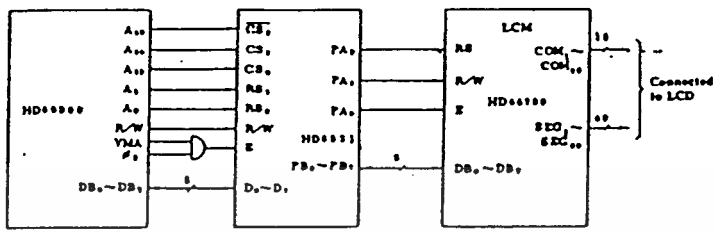
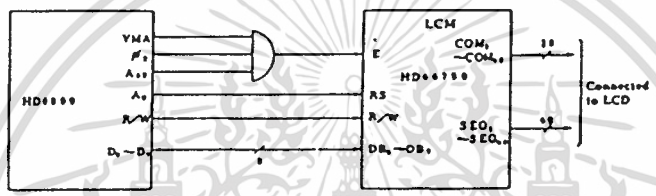
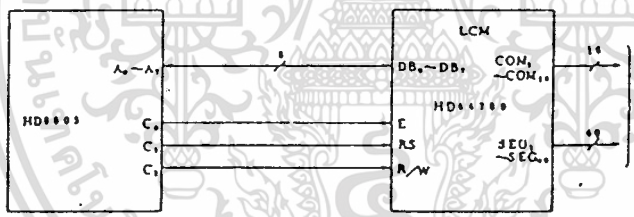


Fig. 4 Example of interface to HD68B00 using PIA (HD68B21)

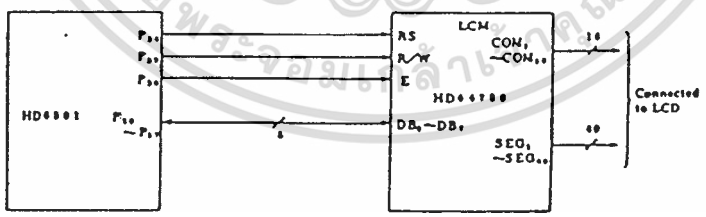
Connecting directly to the 8 bit MPU bus line



Example of interfacing to the HD6805



Example of interfacing to the HD6301



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางคำสั่ง HD44780

■ Instructions

Instruction	Code										Description	Execution Time (max) (when fcp or fosc is 250 kHz)
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
Clear Display	0	0	0	0	0	0	0	0	0	1	Clears entire display and sets DD RAM address 0 in address counter.	1.64 ms
Return Home	0	0	0	0	0	0	0	0	1	*	Sets DD RAM address 0 in address counter. Also returns display being shifted to original position. DD RAM contents remain unchanged.	1.64 ms
Entry Mode Set	0	0	0	0	0	0	0	1	I/D	S	Sets cursor move direction and specifies shift of display. These operations are performed during data write and read.	40 μs
Display On/Off Control	0	0	0	0	0	0	1	D	C	B	Sets ON/OFF of entire display (D), cursor ON/OFF (C), and blink of cursor position character (B).	40 μs
Cursor or Display Shift	0	0	0	0	0	1	S/C	R/L	*	*	Moves cursor and shifts display without changing DD RAM contents.	40 μs
Function Set	0	0	0	0	1	DL	N	F	*	*	Sets interface data length (DL), number of display lines (L) and character font (F).	40 μs
Set CG RAM Address	0	0	0	1	ACG						Sets CG RAM address. CG RAM data is sent and received after this setting.	40 μs
Set DD RAM Address	0	0	1	ADD							Sets DD RAM address. DD RAM data is sent and received after this setting.	40 μs
Read Busy Flag & Address	0	1	BF	AC							Reads Busy flag (BF) indicating internal operation is being performed and reads address counter contents.	0 μs
Write Data to CG or DD RAM	1	0	Write Data								Writes data into DD RAM or CG RAM.	40 μs
Read Data from CG or DD RAM	1	1	Read Data								Reads data from DD RAM or CG RAM.	40 μs
	I/D = 1: Increment I/D = 0: Decrement S = 1: Accompanies display shift S/C = 1: Display shift S/C = 0: Cursor move R/L = 1: Shift to the right R/L = 0: Shift to the left DL = 1: 8 bits, DL = 0: 4 bits N = 1: 2 lines, N = 0: 1 line F = 1: 5×10 dots, F = 0: 5×7 dots BF = 1: Internally operating BF = 0: Can accept instruction										DD RAM: Display data RAM CG RAM: Character generator RAM ACG: CG RAM address ADD: DD RAM Address: Corresponds to cursor address AC: Address counter used for both DD and CG RAM address.	Execution time changes when frequency changes Example: When fcp or fosc is 270 kHz: $40\mu s \times \frac{250}{270} = 37\mu s$

* No effect

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

สรุปและวิจารณ์

การสร้างเครื่องตรวจจับสัญญาณบนพอร์ทขนาน ได้คำนึงถึงวัตถุประสงค์หลักคือต้องการที่ศึกษาเกี่ยวกับลักษณะของการสื่อสารข้อมูลในระบบการส่ง และรับข้อมูลแบบขนาน โดยอาศัยหลักพื้นฐานจากการที่เครื่องไมโครคอมพิวเตอร์ส่วนบุคคลทำการส่งข้อมูลไปยังเครื่องพิมพ์ ซึ่งจะต้องเป็นไปอย่างถูกต้อง และแม่นยำ ในเรื่องของอุปกรณ์การออกแบบนั้นจะคำนึงถึงความประหยัดในเรื่องของอุปกรณ์เป็นสำคัญ ซึ่งก็ได้แก่การค้นหาวัสดุอุปกรณ์ที่มีอยู่ในปัจจุบัน และมีจำหน่ายในอยู่ทั่วไปในท้องตลาดเป็นหลัก

ในส่วนของโปรแกรมที่เขียนขึ้นมานั้น อาศัยหลักการที่จะทำให้เป็นโปรแกรมที่มีผู้สนใจทั่วไปเข้าใจได้มากที่สุด โปรแกรมที่ใช้ในโครงการนี้จะมีรายละเอียด และเงื่อนไขที่ไม่ซับซ้อนมากนัก เพื่อความเหมาะสมสำหรับการใช้งานจริงก็อาศัยหลักการของการใช้ภาษาแอสเซมบลี้เป็นตัวพัฒนาขึ้นมา และต้องใช้วิธีการทดลองหลายๆครั้งเพื่อที่จะได้มาซึ่งโปรแกรมใช้งานที่แท้จริง

จากโครงงานเรื่องเครื่องตรวจจับสัญญาณบนพอร์ทขนาน ทุกส่วนสามารถนำไปใช้ในการทดสอบได้อย่างพอสมควร สามารถที่จะทำการดูส่วนต่างๆของข้อมูลได้ทั้งแบบเป็นขั้นตอน แบบต่อเนื่อง โดยจะดูได้จากส่วนแสดงผล LCD ซึ่งข้อมูลเหล่านี้จะเป็นข้อมูลที่จะส่งไปยังเครื่องพิมพ์ หรือจะผ่านข้อมูลนี้ไปยังเครื่องพิมพ์เลยก็ได้ ซึ่งข้อมูลเหล่านี้จะแสดงอยู่ในรูปของรหัสแอสกี และรหัสเฮ็กซาเดซิมอล

ส่วนปัญหาที่พบคือเกี่ยวกับเรื่องของไทม์มิ่งไดอะแกรมในการรับส่งข้อมูลเมื่อมีการเขียนโปรแกรม

ในการพัฒนาต่อไปนั้น เนื่องจากว่าข้อมูลที่แสดงนี้จะเป็นลักษณะของรหัสแอสกี และรหัสเฮ็กซาเดซิมอล ซึ่งเป็นภาษาอังกฤษ เราสามารถที่จะพัฒนาให้แสดงข้อความเป็นภาษาไทยได้ โดยจะต้องมีการสร้างฟร้อนภาษาไทย และ LCD ที่ใช้จะต้องมีการซัพพอร์ทข้อความที่เป็นได้ทั้งภาษาอังกฤษ และภาษาไทย โดยเนื้อหาที่สำคัญในการออกแบบทั้งฮาร์ดแวร์ และซอฟต์แวร์สามารถศึกษาได้จากปริญญานิพนธ์ฉบับนี้ เพราะได้รวบรวมหลักการเบื้องต้น ซึ่งเป็นสิ่งที่จำเป็นต่อการศึกษาได้อย่างพอสมควร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

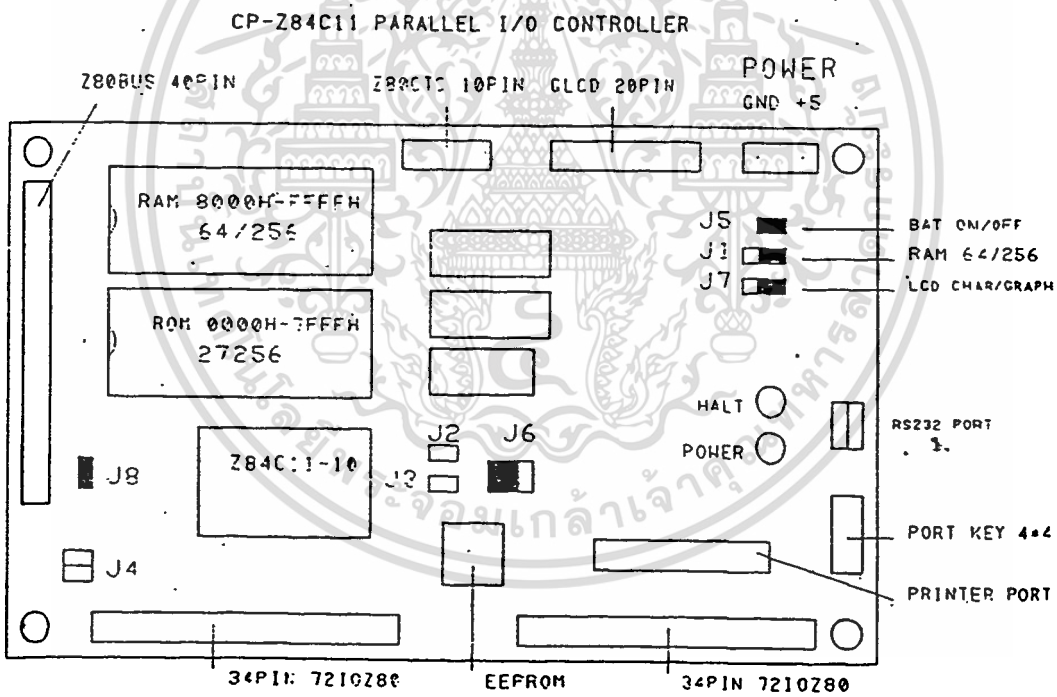
ข้อมูลบอร์ด CP-Z84C11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลของ BOARD CP-Z84C11

CPU

Z84C11 ของบริษัท ZILOG โดยเป็น HIGH SPEED OPERATION โดยมีให้เลือก 2 รุ่น คือ RUN ที่ความถี่ 6 MHz , และที่ RUN 10 MHz ในบอร์ดนี้เราใช้ CPU รุ่น RUN 10 MHz CPU เบอร์นี้ของ ZILOG จะเป็นแบบ CMOS ทำให้กินกระแสต่ำมากในขณะที่เรา SET ให้อยู่ใน STOP MODE จะกินกระแสเพียง 50 UA ข้อดีอีกอย่างหนึ่งของ CPU ตัวนี้คือ ถึงแม้จะ RUN 10 MHz ก็ตาม เราก็สามารถ SET ให้ RUN เพียงครั้งเดียวก็ได้คือ 5 MHz ในกรณีที่ใช้ RAM หรือ ROM ที่มี ACCESS TIME ต่ำๆ โดยเมื่อ POWER ON แล้ว CPU จะ RUN เพียง 5 MHz เท่านั้นตอนเริ่มต้นและเมื่อเราต้องการ RUN 10 MHz ก็สามารถ SET ได้ด้วยโปรแกรม รูปแบบลักษณะของ CPU จะเป็น PACKAGE แบบ 100 PIN QFP



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY

CP-Z84C11 สามารถใส่หน่วยความจำได้สูงสุด 64 KBYTE โดยแบ่งเป็น

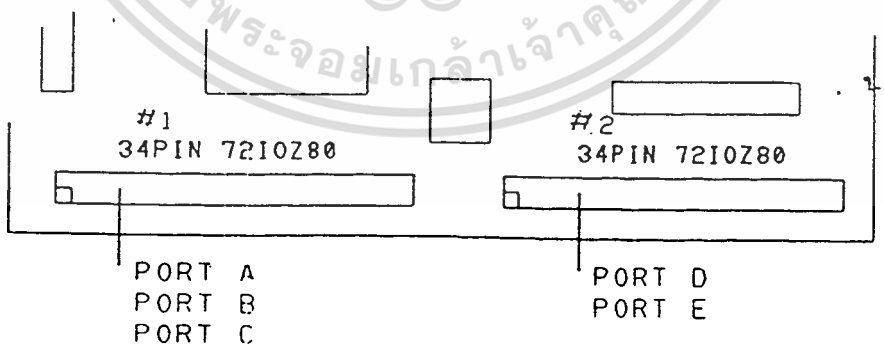
SOCKET 1 EPROM สามารถใส่ EPROM ขนาด 32 KBYTE ได้โดยเป็นเบอร์ 27256 มีหน่วยความจำเริ่มจาก ADDRESS 0000H ถึง ADDRESS 7FFFH

SOCKET 2 RAM สามารถใส่ RAM ขนาด 8-32 KBYTE ได้โดยเป็นเบอร์ 6264 หรือ 62256 มีหน่วยความจำเริ่มจาก ADDRESS 8000H ถึง FFFFH โดย SET ตำแหน่ง JUMPER ในการกำหนดเบอร์ไอซี ดังรูป :-

หน่วยความจำ RAM ส่วนนี้เราสามารถต่อ BATTERY 3.6V ใช้ BACKUP ข้อมูลของหน่วยความจำนี้ได้ด้วย

PORT

CP-Z84C11 จะมี PORT ใช้งาน 40 BIT I/O หรือ 5 PORT ด้วยกัน โดย 5 PORT นี้จะเป็น PORT ในตัว CPU โดยจะมีตำแหน่งต่อออกมาดังรูป :-



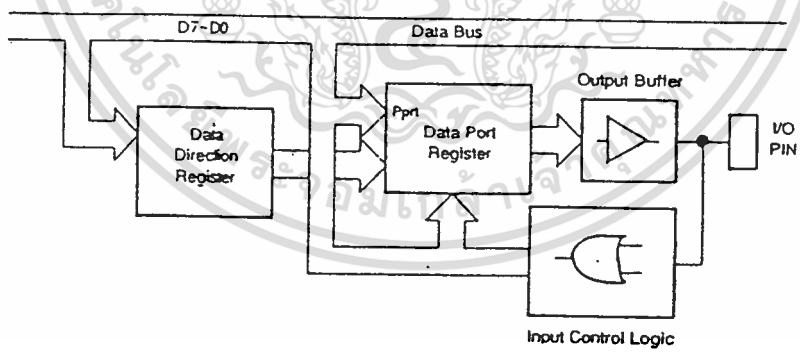
PORT ที่ต่อออกมานี้จะอยู่เป็น CONNECTOR 34 PIN (72IOZ80) สามารถต่อร่วมใช้กับอุปกรณ์สนับสนุนต่างๆทองทาง อีทีที ได้มากมาย เช่น ชุด ET-SSRAC , ชุด ET-AD เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHANNEL PORT	ADDRESS PORT
PORT A DATA PORT	50 H
PORT B DATA PORT	51 H
PORT C DATA PORT	52 H
PORT D DATA PORT	30 H
PORT E DATA PORT	40 H

CHANNEL CONTROL PORT	ADDRESS PORT
PORT A DATA DIRECTION REGISTER	54 H
PORT B DATA DIRECTION REGISTER	55 H
PORT C DATA DIRECTION REGISTER	56 H
PORT D DATA DIRECTION REGISTER	34 H
PORT E DATA DIRECTION REGISTER	44 H

เราสามารถสั่งให้ PORT ของ Z84C11 เป็น INPUT หรือ OUTPUT ได้โดยอิสระ BIT ต่อ BIT โดย ถ้าเรา SET ค่าออกที่ PORT DATA DIRECTION REGISTER ถ้าให้ BIT ใดเป็น " 1 " ก็คือให้ PORT DATA ของ BIT นั้นๆเป็น OUTPUT PORT (ถ้า SET PORT นั้นเป็น OUTPUT PORT : ค่าเริ่มต้นจะเป็นศูนย์) และถ้าเราต้องการให้เป็น INPUT PORT ก็ SET ค่าออกที่ PORT DATA DIRECTION REGISTER เป็นค่า " 0 "



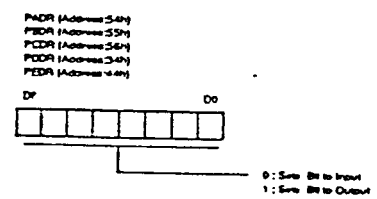
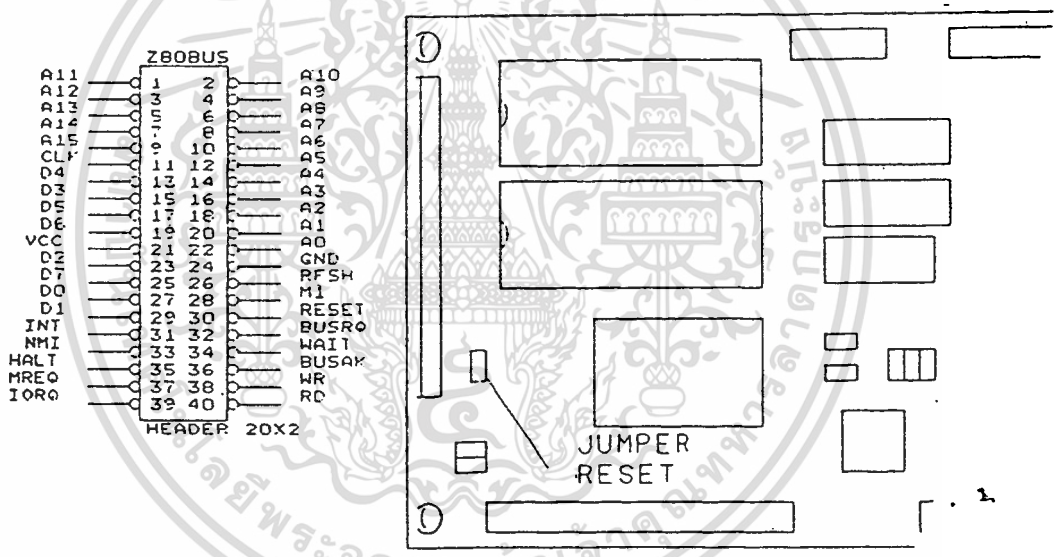


Figure 10. Port Direction Register

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z80 BUS

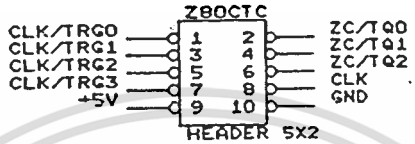
CP-Z84C11 จะมีส่วนขยายระบบได้ทาง Z80 BUS โดยมีลักษณะขาเหมือนกับ CPU Z80 40 PIN ทำให้เราสามารถต่อขยายบอร์ดได้เช่น ต่อขยาย PORT 8255 ได้อีกโดยใช้ บอร์ด 72IOZ80 เป็นต้น มีข้อพิเศษคือเนื่องจาก CPU Z84C11 นี้มีส่วนวงจร POWER ON RESET ในตัวอยู่แล้วไม่จำเป็นต้องใช้วงจร POWER ON RESET ต่อจากภายนอก เช่น CPU เบอร์อื่นๆ ฉะนั้นถ้าเราไปต่อร่วมกับ Z80 BUS อื่นๆที่มี R , C ต่ออยู่แล้วอาจจะทำให้ CPU Z84C11 นี้อยู่ในสภาพ RESET ตลอดเวลาได้ บอร์ด CP-Z84C11 จึงมี JUMPER ในการเลือกไม่ให้ต่อ RESET จากขาภายนอกได้ ดังรูป โดยถ้ามีการต่อ R , C ที่ RESET PIN ภายนอกก็ให้ถอด JUMPER RESET ออก



CTC

CP-Z84C11 จะมีวงจร Z84C30 (Z80 CTC) ต่อร่วมกันอยู่ในตัวเรียบร้อยแล้วโดย บอร์ด CP-Z84C11 จะต่อขาใช้งานของ CTC ออกมาที่ CONNECTOR 10 PIN แล้วดังรูป ส่วนขา INT ของ CTC นั้นจะต่อกับขา INT ของ Z80 ในตัวโดยเป็นแบบ WIRED-OR เรียบร้อยในตัวแล้ว รายละเอียดของ CTC ในบอร์ดนี้จะเหมือนกับ Z80 CTC ทั่วไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



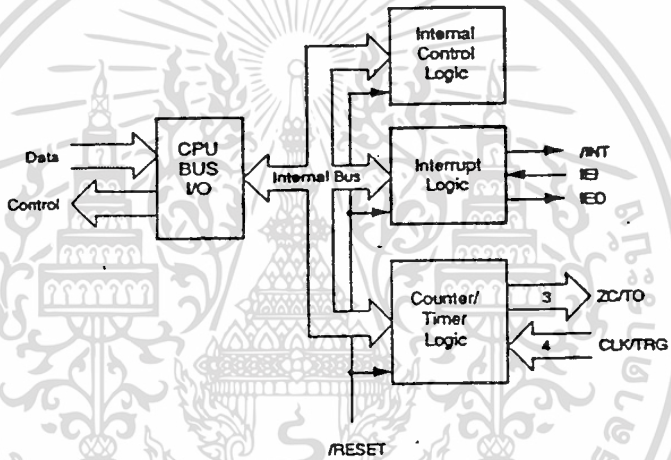


Figure 3. CTC Block Diagram

CHANNEL	CTC ADDRESS PORT ADDRESS PORT
CH 0	10 H
CH 1	11 H
CH 2	12 H
CH 3	13 H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

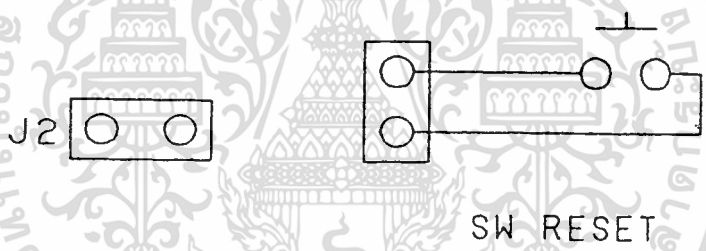
MS1 , MS2 (J4)

MS1 , MS2 จะเป็นขา INPUT ของ CPU Z84C11 โดยเป็นการ SET ให้ CPU ถ้าอยู่ในคำสั่ง HALT แล้วจะให้อยู่ในสภาพใด (RUN , IDLE1 , IDLE2 , STOP)

MS1	MS2	HALT STATE
1	1	RUN MODE
0	0	IDLE1 MODE
0	1	IDLE2 MODE
1	0	STOP MODE

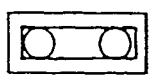
RESET (J2)

เป็น INPUT ต่อเข้ากับขา RESET CPU Z84C11 ห้ามต่อกับวงจรประเภท R , C RESET



WDTOUT (J3)

เป็น PIN จาก PORT PE BIT 7 ซึ่งทำหน้าที่ 2 อย่างคือเป็น DATA PORT ทั่วๆไปแล้วก็ยังเป็น WATCH DOG TIMER OUTPUT ด้วย โดยจะเป็น ODEN-DRAIN I/O เมื่อถูก SET ให้เป็น WDTOUT โดย PIN นี้จะถูกต่อโดยตรงเข้ากับ PIN RESET ของ CPU โดยปกติถ้าเราไม่มีการ SET WDTOUT แล้วให้ถอด JUMPER ออกห้ามต่อถ้าไม่มีการใช้ WDTOUT เพราะเมื่อเราใช้ PORT PE 7 จะทำให้ CPU ถูก RESET ตามคำสั่ง OUT PORT PE 7 นั้นด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(* WATCH DOG เป็นลักษณะวงจรที่จะทำการ RESET CPU อยู่เสมอตามค่าเวลาที่เรากำหนด ซึ่งถ้าเราไม่ทำการ DISABLE WATCH DOG ภายในเวลากำหนด CPU นั้นก็จะถูก RESET เช่นในโปรแกรมทำงานปกติเราจะ CALL DISABLE WATCH DOG อยู่เสมอ แต่ถ้า CPU กำลัง RUN อยู่นั้นเกิดมีสัญญาณรบกวนขึ้น ทำให้โปรแกรมไม่สามารถมา RUN โปรแกรมปกติที่มีการเรียกใช้โปรแกรม CALL DISABLE WATCH DOG ได้ CPU ก็จะเกิดการ RESET ขึ้นทันทีเมื่อให้กลับไปเริ่ม RUN ใหม่อีก)

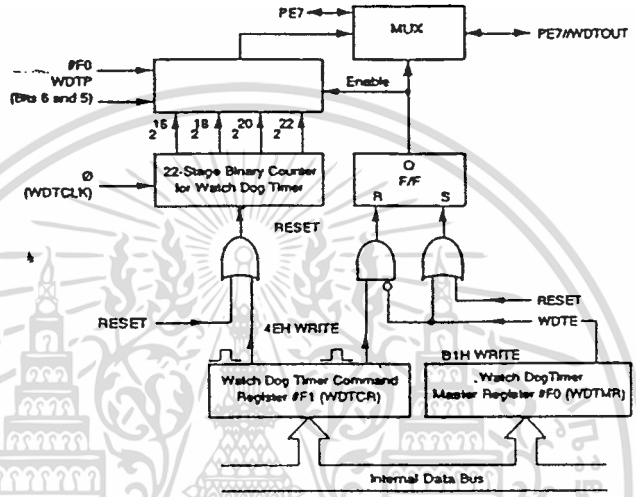
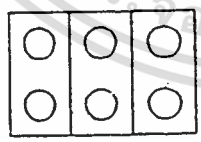


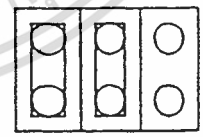
Figure 5. Watch Dog Timer Block Diagram

TX , RX , INT (J6)

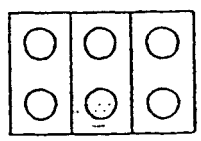
เป็น CONNECTOR 6 PIN ที่ต่อจากวงจร RS-232 ที่ใช้เปลี่ยนระดับสัญญาณต่อเข้า PORT PE 6 , PE 5 , และเข้าขา INT ของ Z84C11 โดยถ้าเราไม่ใช้ PORT RS-232 ก็ใช้ถอด JUMPER ออก เมื่อจะใช้ PE 6 , PE 5 ได้อย่างอิสระ และอีกส่วนหนึ่งคือ JUMPER ของ INT นั้นเราสามารถ SET ให้ PORT RS-232 รับข้อมูลในรูปแบบของขบวนการ INTERRUPT เช่นเดียวกับการ INTERRUPT จาก RS-232 PORT ได้



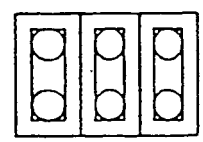
TX RX INT



USER
RS232



USER
PORT E

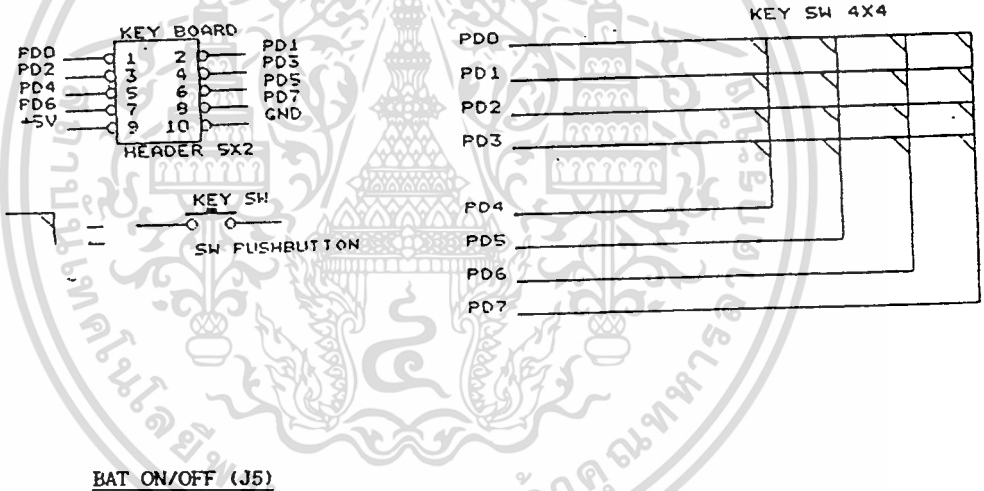


USER
RS232
INT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KEYBOARD

เป็น CONNECTOR ขนาด 10 PIN ต่อจาก PORT PD โดยมี R-PULL-UP 10K ต่ออยู่ด้วย โดย CONNECTOR 10 PIN นี้จะสามารถต่อเป็นรูปแบบ KEY ขนาด 4X4 คือ 16 KEY โดยเขียนโปรแกรม SCAN KEY ขึ้นหรือจะนำไปใช้เป็น PORT อิสระในงานอื่นๆก็ได้



BAT ON/OFF (J5)

เป็น CONNECTOR 2 PIN โดยเราใช้ JUMPER ในการ ปิด , เปิดไฟจาก BATTERY 3.6V ถ้ามีการต่อใช้งาน BATTERY

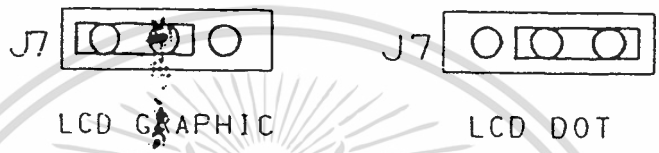
64 , 256 (J6)

เป็น CONNECTOR 3 PIN ใช้ JUM เลือกว่าหน่วยความจำ RAM ของเราจะใช้หน่วยความจำไอซีเบอร์อะไร 6264 (8 KBYTE) หรือ 62256 (32 KBYTE)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

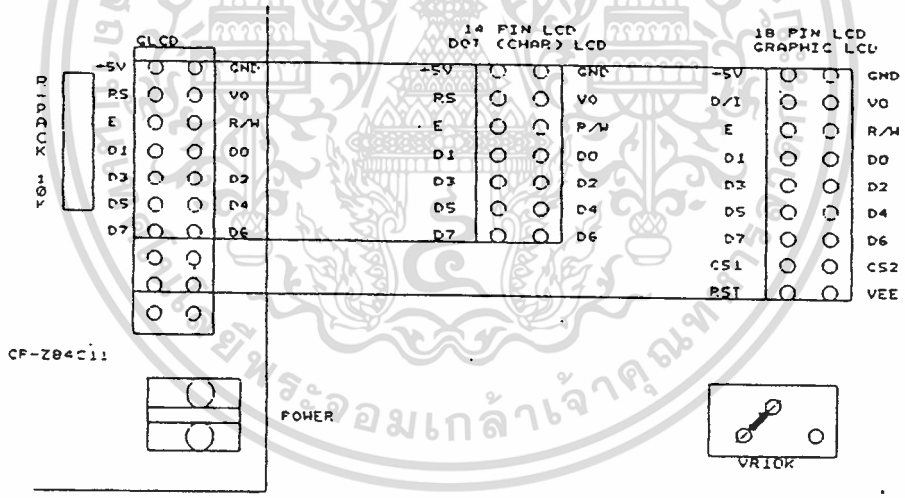
LCD J7

เป็น CONNECTOR 3 PIN ใช้เลือกว่าเราจะต่อ LCD MODULE ประเภทใดคือ LCD MODULE แบบตัวอักษรหรือ LCD MODULE แบบ GRAPHIC



GLCD

เป็น CONNECTOR ขนาด 20 PIN โดยสามารถต่อ LCD ได้ 2 แบบคือ DOT TYPE หรือ GRAPHIC TYPE โดยเราเลือกต่อได้ถ้าเป็น DOT TYPE คือ ตัวอักษรก็จะใช้ 14 PIN ต่อได้ดังรูป หรือถ้าจะเลือกต่อแบบ GRAPHIC TYPE ก็จะต่อใช้งาน 18 PIN

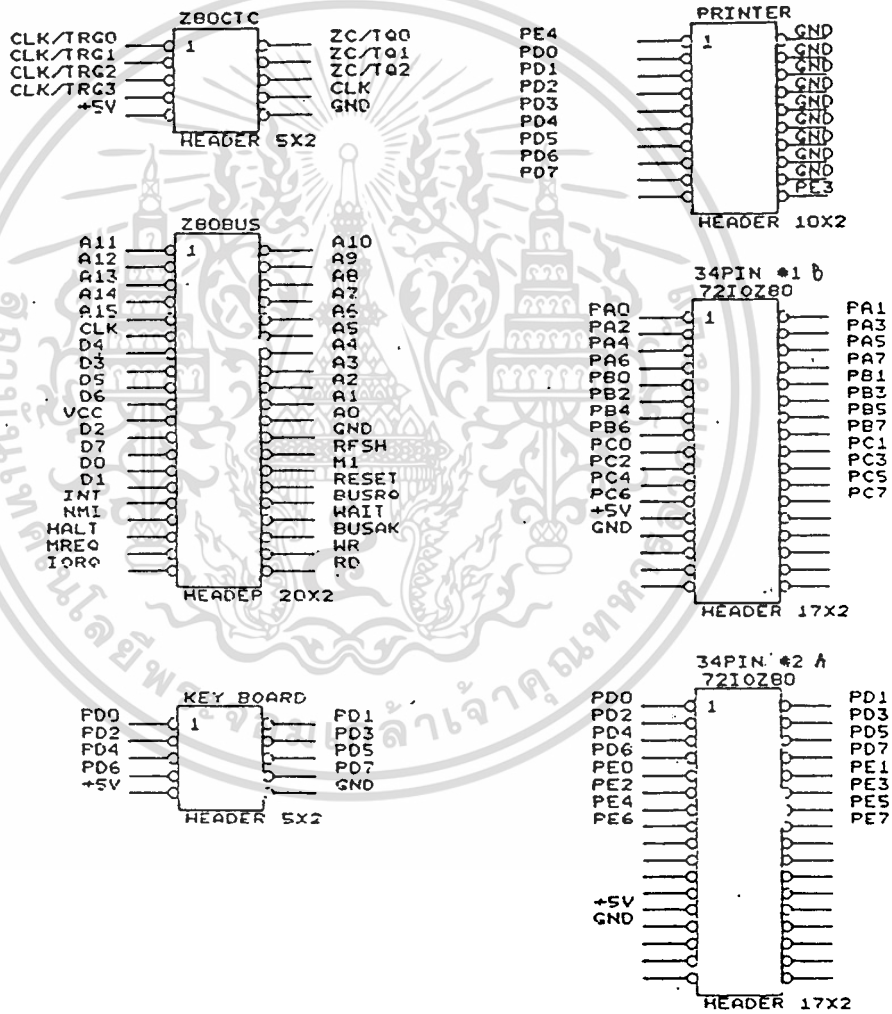


เราสามารถปรับความคมชัดของ LCD ได้ด้วยการต่อ VR 10 K เข้าในบอร์ดหรือถ้าต้องการให้ชัดสุดก็จะต่อ JUM VR ตามรูปเลยก็ได้ (BOARD CP-Z84C11 จะไม่ต่อ VR 10 K ให้)

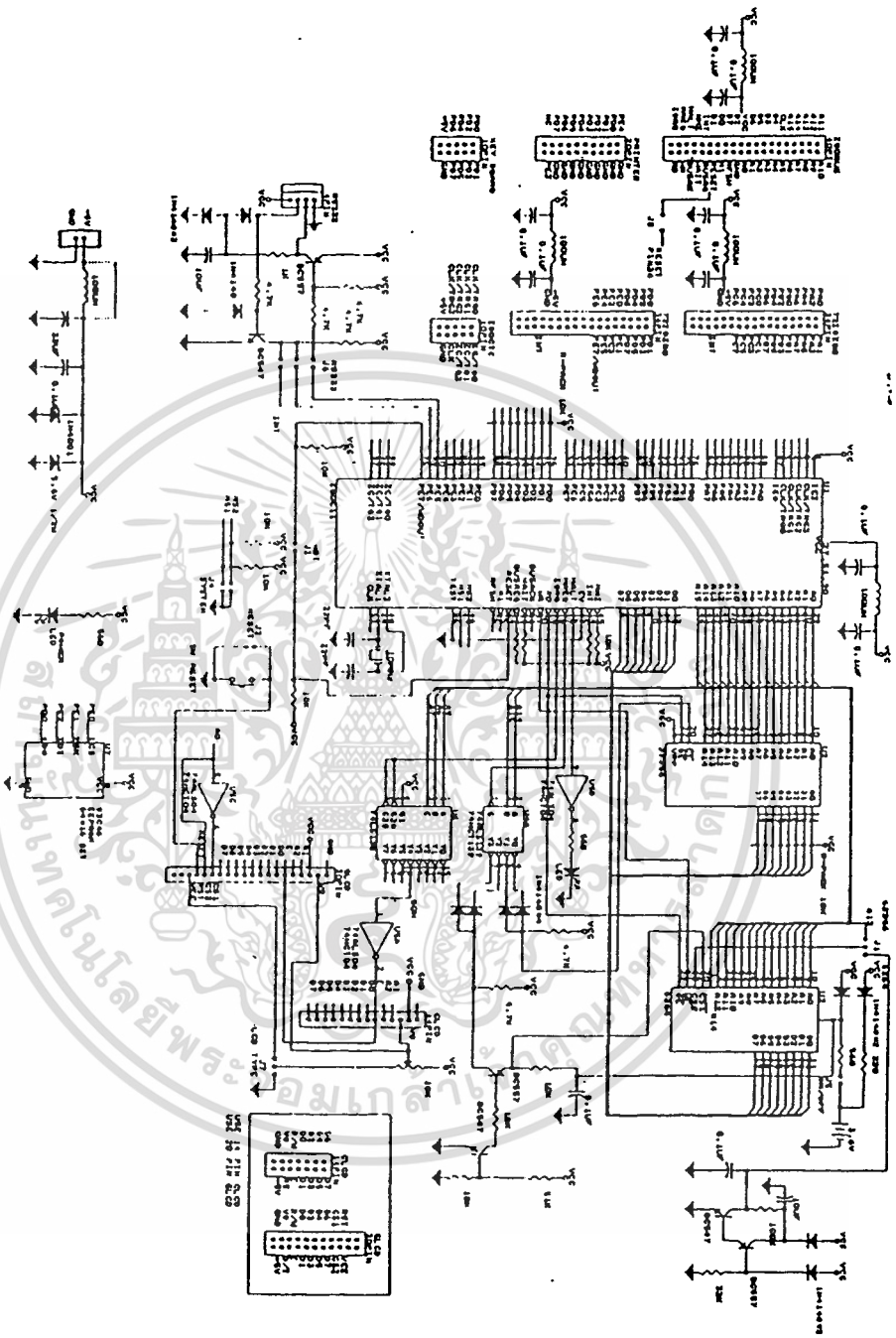
LCD ADDRESS PORT	
CHANNEL PORT	ADDRESS PORT
WRITE DATA INSTRUCTION	80 H
WRITE DATA TO CG OR DD RAM	82 H
READ BUSY FLAG AND ADDRESS	84 H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเชื่อมต่อ CONNECTOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

Z80CTC DATA SHEET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing in an Interrupt-Based System with the Z80® CTC

ZiLOG

Application Note

INTRODUCTION

In many computer systems, an accurate time base is needed so that critically timed events do not go awry. Use of a counter or timer to monitor time-dependent activities is essential in such systems. In an interrupt-driven system, the Z80 CTC can provide regular program time intervals. Single-event counts or single-event time delays can also be implemented under program control. This application note describes both continuous time-interval operations and single-interval count operations using the Z80 CTC in a Z80 system.

HARDWARE CONFIGURATION

In the example used here, the hardware consists of a Z80 CPU with 4K bytes of RAM, 4K bytes of ROM, a Z80A SIO, and a Z80A CTC. There are two external inputs to the CTC: one is derived from the ac power line to provide 60Hz pulses; the other is connected to a transmit clock line on the SIO. One of the counter/timer outputs is connected to the SIO transmit and receive clock input, as shown in Figure 1.

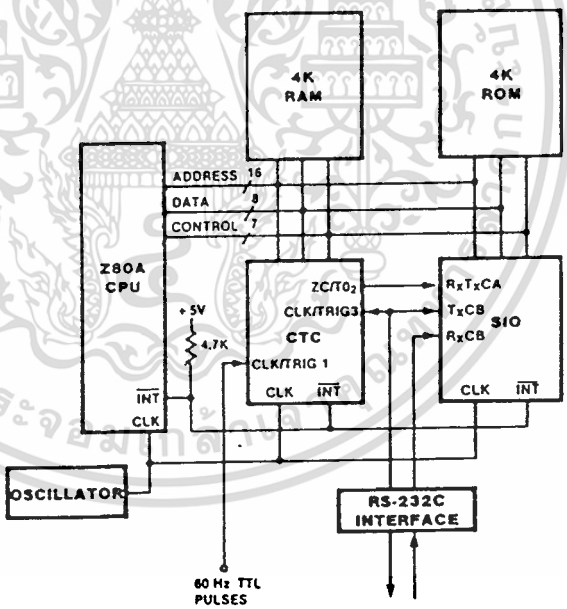


Figure 1. Z80A System Block Diagram

This application note refers to products as Z80 "A", "B" etc. to specify the speed grade. We are no longer using those characters for the speeds. For more details, please refer to the ordering information section.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The Z80 CTC is designed for easy interface to the Z80 CPU. An 8-bit bidirectional data bus is used to transfer information between the CTC and CPU. The control lines, $\overline{RD}$, $\overline{IORQ}$, $\overline{M1}$, and $\overline{CE}$, determine what data is being transferred and when. $\overline{M1}$ and $\overline{IORQ}$ are used during the interrupt acknowledge cycle to allow the CTC to present its 8-bit interrupt vector to the CPU. $\overline{IORQ}$ is also used in conjunction with $\overline{CE}$ to enable transfers between the CTC and the CPU. $\overline{RD}$ is used to control the direction of data flow between the CTC and the CPU. The channel select lines (CS_0 and CS_1) are connected to the lowest two bits of the address bus and are used to access one of the four counter/timer channels. Table 1 shows the relationships between the CS pins and the counter/timer channels.

Table 1. Channel Select Values

CS_1	CS_0	C/T Channel
0	0	Channel 0
0	1	Channel 1
1	0	Channel 2
1	1	Channel 3

The CTC system clock input requirements are similar to those of the Z80 CPU. For both, the system clock input Low level should be no greater than 0.45 V, the High level should be no less than V_{cc}-0.6 V, and the clock rise and fall times should be less than 30 ns. A clock-driver device that meets these requirements, such as the HH-3006-A[1], works well with the CTC. Several devices can be connected to the driver, but the user should be careful not to overload the driver. The capacitance of the clock input to the CTC (20 pF) should be noted as this may affect the system clock rise and fall times.

Interrupt control logic within the CTC is used to initiate interrupts and to control the interrupt acknowledge cycle generated by the CPU. An interrupt is generated by the CTC when one of the counter/timer down counters reaches terminal count (0) and IEI is High. IEI and IEO allow the CTC to operate within the Z80 interrupt daisy chain and to connect to the next higher-priority and next lower-priority devices in the chain, respectively. If there is no higher-priority device, IEI is tied to +5 V.

The CTC internally prioritizes each counter/timer with respect to interrupt generation. This maximizes performance by resolving contention between channels should two or more interrupt conditions occur simultaneously. Table 2 shows the relative priority levels of each counter/timer within the CTC.

Table 2. CTC Channel Interrupt Priority

Priority	Channel
Highest	0
	1
	2
Lowest	3

CTC MODES

There are two basic modes under which the CTC can operate: Timer mode and Counter mode. Each mode has certain programmable characteristics that enable the CTC to be used in a wide variety of applications.

TIMER MODE

A typical use of the CTC in Timer mode is to provide regular, fixed-interval interrupts to the CPU used as a time-base reference to allocate the processor resources efficiently. For example, a multitasking system might have the processor execute a task for a given length of time and then interrupt execution of the program at one-second intervals to scan the task queue for higher-priority tasks. This system time interval can be provided by the CTC in Timer mode. In Timer mode, the CTC downcounter is decremented by the output of the prescaler, which is toggled by the system clock input. The prescaler has a programmable value of 16 or 256, depending on the condition of bit 5 in the channel control word (CCW). Thus, with a 4 MHz system clock fed into the CTC, a timer resolution of 4μs (prescaler count of 16) or 64μs (count of 256) is possible.

In the example shown, the interrupt interval is set to 8.33 ms, which is provided by the CTC with a 3.6864 MHz input clock, 256 prescaler value, and a time constant value of 120. The CTC interrupt service routine uses a software count of 120 to maintain a one-second system time interval. Each time the service routine is executed, the software count is decremented by 1. When the count reaches 0, a flag is set and the program pursues an appropriate course of action. Figure 2 shows the initialization and interrupt service routine coding for a CTC channel using the Timer mode.

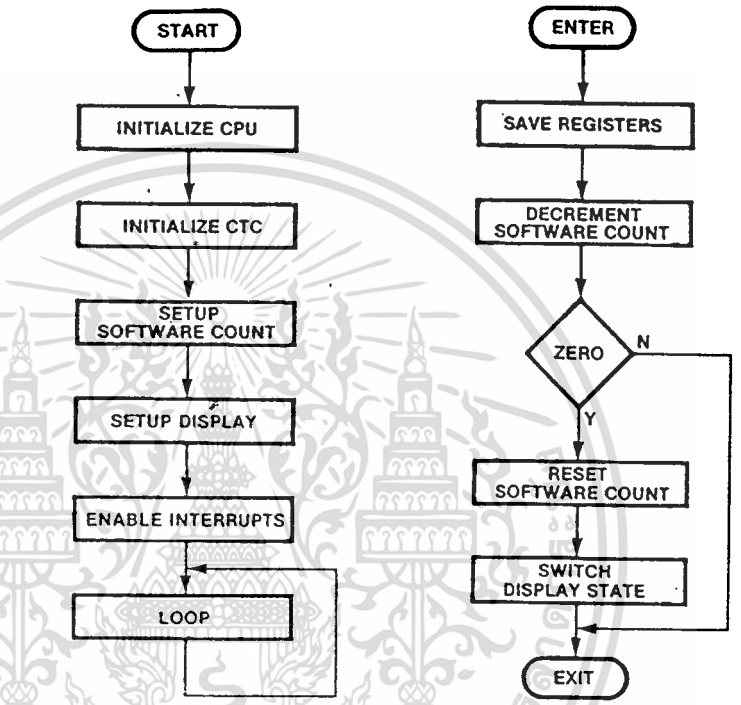
Another use of CTC Timer mode operation is to implement a nonretriggerable one-shot using external circuitry. The digital approach to the one-shot provides a programmable time delay under CPU control and provides greater noise immunity than the more common analog delay circuits provide. Figure 3 shows a circuit that uses part of a 74LS02 package in addition to one CTC channel.

The trigger waveform should be positive-going and should meet the CTC setup time for the CLK/TRIG input. Also, the trigger High level time should be less than the CTC delay time in order to prevent the two 74LS02s from latching in the triggered state. An additional gate can be added to initialize the 74LS02 flip-flop to a defined state when the system is reset or else the software can pulse the timer output to set the flip-flop, as is done in this case. A third use of the Timer mode is to provide a bit rate clock for a serial transceiver device, such as the Z80 SIO. The SIO can accept a 1x, 16x, 32x, or 64x bit rate clock input from an external source, and with a 16x, 32x, or 64x multiplier, the SIO can accept a pulse waveform input for the bit rate clocks, as long as the pulses meet the rise, fall, and hold time requirements of the SIO. The CTC meets these requirements and can be connected directly to the SIO to provide the necessary bit rate clocks. Figure 4 shows the code needed to generate a bit rate clock for the SIO.

[1]A clock driver by Hybrid House, 1615 Remuda Ln., San Jose, CA 95112.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

With a 1x bit rate clock programmed into the SIO, a square-wave input must be supplied. This can be done by adding a flip-flop between the CTC and the SIO. The time constant value should be set to half the baud rate value, since the CTC output is divided in half by the flip-flop.



a) Main Program b) Interrupt Service Routine

Figure 2. Software for CTC Timer Mode Operation

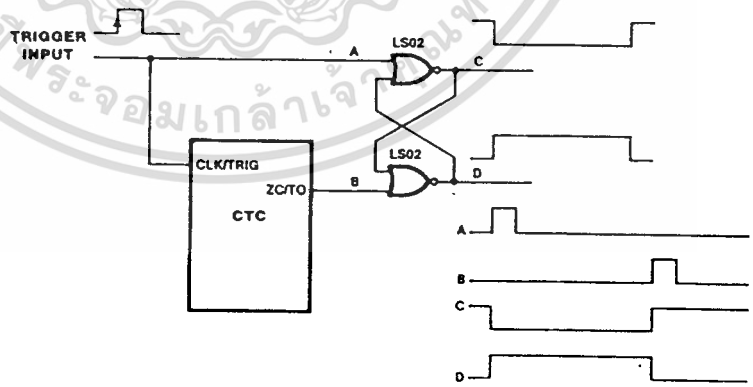


Figure 3. Monostable Multivibrator Using the Z80 CTC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CTCO

```
LOC   OBJ CODE M STMT SOURCE STATEMENT

                       1          CTC TEST PROGRAM
                       2
                       3  .       THIS PROGRAM USES THE CTC IN CONTINUOUS
                       4  .       TIMER MODE  THE CTC COUNTS SYSTEM CLOCK
                       5          PULSES AND INTERRUPTS EVERY 120 PULSES.
                       6          THEN DECREMENTS A COUNT, THEN SWITCHES
                       7  .       THE LED STATE WHEN THE COUNT REACHES ZERO.
                       8
                       9          PROGRAM EQUATES
                      10
                      11  CTC0:   EQU     12              ;CTC 0 PORT
                      12  CTC1    EQU     CTC0+1          ;CTC 1 PORT
                      13  CTC2:   EQU     CTC0+2          ;CTC 2 PORT
                      14  CTC3    EQU     CTC0+3          ;CTC 3 PORT
                      15  LITE    EQU     0E0H            ;LIGHT PORT
                      16  RAM:    EQU     2000H           ;RAM START ADDR
                      17  RAMSIZ  EQU     1000H
                      18  TIME    EQU     120             ;COUNT VALUE
                      19
                      20
                      21          CTC EQUATES
                      22
                      23  CCW:    EQU     1
                      24          INTEN:  EQU     80H
                      25          CTRMODE         EQU     40H
                      26          P256    EQU     20H
                      27          RISEDG  EQU     10H
                      28          PSTPT   EQU     8
                      29          TCLOAD  EQU     4
                      30          RESET   EQU     2
                      31  *E
                      32
                      33          *** MAIN PROGRAM ***
                      34
0000                  35          ORG     0
0000  C31800          36          JP      BEGIN
                      37
0010                  38          ORG     $ AND OFFF0H OR 10H
                      39  INTVEC:
0010  4000            40          DEFW    ICTC0
0012  3D00            41          DEFW    ICTC1
0014  3D00            42          DEFW    ICTC2
0016  3D00            43          DEFW    ICTC3
                      44
                      45  BEGIN:
0018  314020          46          LD      SP,STAK         ;INIT SP
001B  ED5E            47          IM      2               ;VECTOR INTERRUPT MODE
001D  3E00            48          LD      A,INTVEC/256    ;UPPER VECTOR BYTE
001F  ED47            49          LD      I,A
0021  CD2700          50          CALL    INIT            ;INIT DEVICES
0024  FB              51          EI                      ;ALLOW INTERRUPTS
                      52
0025  18FE            53          JR      $               ;LOOP FOREVER
                      54
                      55  INIT:
0027  3EA7            56          LD      A,INTEN+P256+TCLOAD+RESET+CCW
0029  D30C            57          OUT     (CTC0),A        ;SET CTC MODE
002B  3E78            58          LD      A,TIME
002D  D30C            59          OUT     (CTC0),A        ;SET TIME CONSTANT
002F  3E10            60          LD      A,INTVEC AND 11111000B
0031  D30C            61          OUT     (CTC0),A        ;SET VECTOR VALUE
0033  AF              62          XOR     A
0034  324120          63          LD      (DISP),A        ;CLEAR DISPLAY BYTE
0037  3E78            64          LD      A,TIME          ;INIT TIMER VALUE
0039  324020          65          LD      (COUNT),A
003C  C9              66          RET
                      67  *E
                      68
                      69          INTERRUPT SERVICE ROUTINE
                      70
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                        TEST.CTC0
 LOC   OBJ CODE M STMT SOURCE STATEMENT

                     71  ICTC1   .
                     72  ICTC2
                     73  ICTC3
003D   FB            74          EI                      ;DUMMY ROUTINES
003E   ED4D          75          RETI
                     76
                     77  ICTC0.
0040   CD5A00        78          CALL    SAVE            ;SAVE REGISTERS
0043   3A4020        79          LD      A,(COUNT)       ;CHANGE TIMER COUNT
0046   3D            80          DEC     A
0047   324020        81          LD      (COUNT),A
004A   C0            82          RET     NZ              ;EXIT IF NOT DONE
004B   3E78          83          LD      A,TIME          ;ELSE, RESET TIMER VALUE
004D   324020        84          LD      (COUNT),A
0050   3A4120        85          LD      A,(DISP)        ;BLINK LITES
0053   2F            86          CPL
0054   324120        87          LD      (DISP),A
0057   D3E0          88          OUT     (LITE),A
0059   C9            89          RET
                     90
                     91          SAVE REGISTER ROUTINE
                     92
                     93  SAVE
005A   E3            94          EX      (SP),HL
005B   D5            95          PUSH    DE
005C   C5            96          PUSH    BC
005D   F5            97          PUSH    AF
005E   CD6800        98          CALL    GO
0061   F1            99          POP     AF
0062   C1           100          POP     BC
0063   D1           101          POP     DE
0064   E1           102          POP     HL
0065   FB           103          EI
0066   ED4D         104          RETI
                    105
                    106  GO
0068   E9           107          JP      (HL)
                    108  .E
                    109
                    110  ..      DATA AREA
                    111
2000                112          ORG     RAM
2000                113          DEFS    64              ;STACK AREA
                    114  STAK:   EQU     $
2040                115  COUNT:  DEFS    1               ;TIMER COUNT VALUE
2041                116  DISP.   DEFS    1               ;LITE DISPLAY BYTE
                    117
                    118          END
```

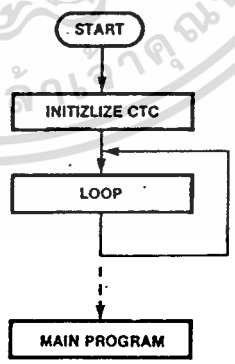


Figure 4. Software for CTC Bit Rate Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                TEST.CTC2
LOC   OBJ CODE M STMT SOURCE STATEMENT
                      1  ;        CTC TEST PROGRAM
                      2
                      3  ;        THIS PROGRAM USES THE CTC IN CONTINUOUS
                      4  ;        TIMER MODE.  THE CTC SUPPLIES A BIT RATE
                      5  ;        CLOCK TO THE SIO FROM THE SYSTEM CLOCK.
                      6  ;        THE SYSTEM CLOCK IS 3.6864 MHZ. WHICH IS
                      7  ;        DIVIDED BY 16 BY THE PRESCALER, AND DIVIDED
                      8  ;        BY A TIME CONSTANT VALUE OF 3 TO
                      9  ;        PROVIDE A 16X, 4800 BAUD CLOCK
                     10  ;        TO THE SIO. OTHER BAUD RATES CAN BE OBTAINED
                     11  ;        BY PROGRAMMING DIFFERENT TIME CONSTANT
                     12  ;        VALUES INTO THE CTC
                     13
                     14  ;        PROGRAM EQUATES
                     15
                     16  CTC0:    EQU     12              ;CTC 0 PORT
                     17  CTC1:    EQU     CTC0+1          ;CTC 1 PORT
                     18  CTC2:    EQU     CTC0+2          ;CTC 2 PORT
                     19  CTC3:    EQU     CTC0+3          ;CTC 3 PORT
                     20  TIME:    EQU     3               ;TIME CONSTANT VALUE
                     21
                     22
                     23  ;        CTC EQUATES
                     24
                     25  CCW:     EQU     1
                     26           INTEN:  EQU     80H
                     27           CTRMODE         EQU     40H
                     28           P256:   EQU     20H
                     29           RISEDG  EQU     10H
                     30           PSTRT:  EQU     8
                     31           TCLOAD  EQU     4
                     32           RESET   EQU     2
                     33  *E
                     34
                     35  ;;       *** MAIN PROGRAM ***
                     36
0000                 37           ORG     0
                     38  BEGIN:
0000 3E07            39           LD      A,TCLOAD+RESET+CCW
0002 D30E            40           OUT     (CTC2),A        ;SET CTC MODE
0004 3E03            41           LD      A,TIME
0006 D30E            42           OUT     (CTC2),A        ;SET TIME CONSTANT
                     43
                     44  ;        MAIN PROGRAM GOES HERE
                     45  *E
                     46
0008 18FE            47           JR      $               ;LOOP FOREVER
                     48
                     49           END
```

COUNTER MODE

A typical computer system often uses a time-of-day clock. In the United States, the 60 Hz power line provides an accurate time base for synchronous motor clocks. A computer system can take advantage of the 60 Hz accuracy by incorporating a circuit that feeds 60 Hz square waves into a CTC channel. With a time constant value of 60, the CTC generates an interrupt once every second, which can be used to update a time-of-day clock. The CTC is set to Counter mode and with a time constant value of 60, as shown in Figure 5.

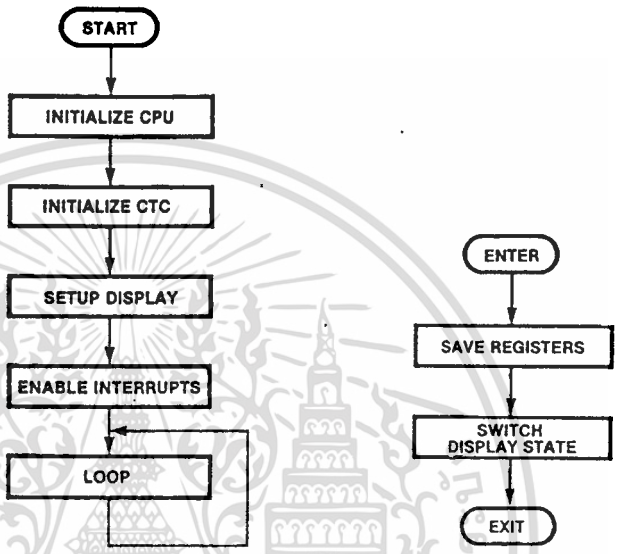
The interrupt service routine does nothing more than update the time-of-day clock. A more sophisticated operating system kernel would use the CTC to check the task queue status. In synchronous data communications, it is often necessary to ensure that a flag or sync character separates two adjacent message packets. Since some serial controller devices have no way to determine the status of sync characters sent, the user must use time delays to separate messages with the appropriate number of sync characters. Typically, software or timer delays are used to provide the time necessary to allow the characters to shift out of the serial device. The disadvantage of using this method is that variable baud rates shift characters at variable times so a worst-case time must be allowed if the baud rate is not known. If the bit rate clock is supplied by the modem, as is normally the case, this problem becomes even more acute.

A solution to this problem is to use a counter to count the number of bits shifted out of the serial device. With the CTC tied to the transmit clock line of the serial device, the CTC can be programmed to delay a certain number of bits before the CPU sends another message. This solves all of the problems mentioned and simplifies the message-handling software. Figure 6 shows the program needed to achieve the counting function. Note

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

that the interrupt service routine disables the CTC, because the CTC is used only once with each message. Otherwise, the CTC would generate an interrupt each time the counter reached terminal count.

Figure 1 shows the hardware implementation of the character delay counter using the CTC.



a) Main Program b) Interrupt Service Routine

Figure 5. Software for CTC Counter Mode

```
                        TEST.CTC1
LOC   OBJ CODE M STMT SOURCE STATEMENT

                1  ;       CTC TEST PROGRAM
                2
                3  ;       THIS PROGRAM COUNTS EXTERNAL PULSES AND
                4  ;       CHANGES THE LED STATE EVERY 60 COUNTS
                5
                6  ;       PROGRAM EQUATES
                7
                8  CTC0:    EQU     12              ;CTC 0 PORT
                9  CTC1:    EQU     CTC0+1          ;CTC 1 PORT
               10  CTC2:    EQU     CTC0+2          ;CTC 2 PORT
               11  CTC3:    EQU     CTC0+3          ;CTC 3 PORT
               12  LITE:    EQU     0E0H            ;LIGHT PORT
               13  RAM      EQU     2000H           ;RAM START ADDR
               14  RAMSIZ   EQU     1000H
               15  COUNT    EQU     60              ;COUNTER TIME CONSTANT
               16
               17
               18  ;       CTC EQUATES
               19
               20  CCW:     EQU     1
               21           INTEN:  EQU     80H
               22           CTRMODE:        EQU     40H
               23           P256:   EQU     20H
               24           RISEDG: EQU     10H
               25           PSTRT:  EQU     8
               26           TCLOAD: EQU     4
               27           RESET:  EQU     2
```

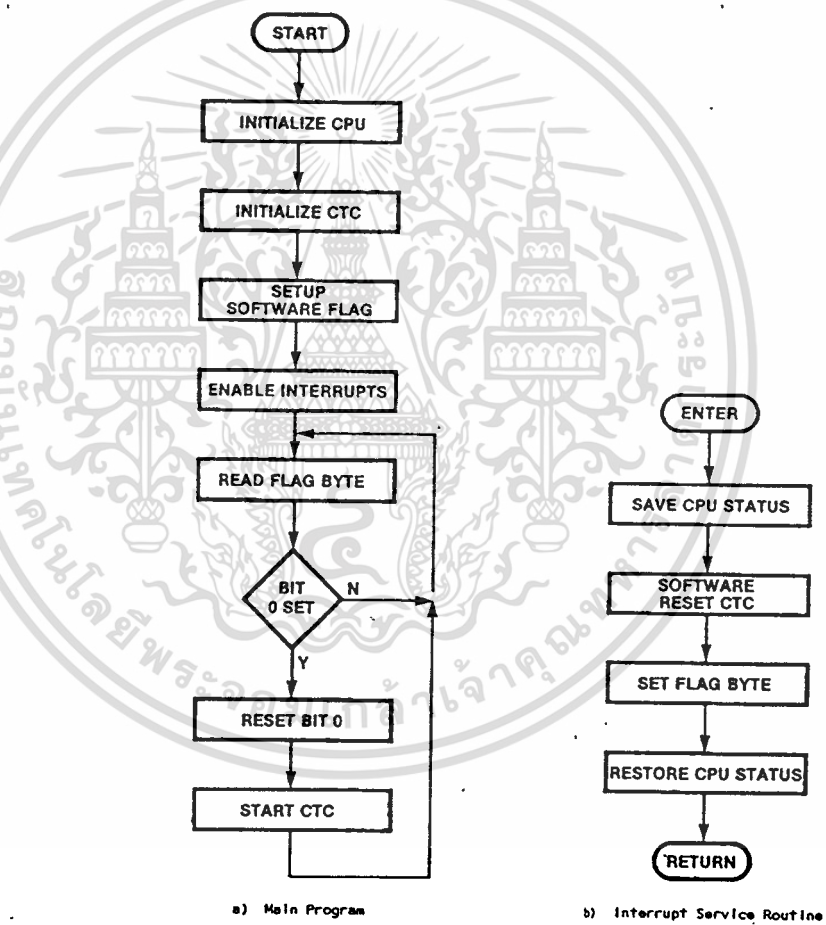

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                                TEST.CTC1
 LOC   OBJ CODE M STMT SOURCE STATEMENT

                     28  *E
                     29
                     30  ;;       *** MAIN PROGRAM ***
                     31
0000                 32           ORG     0
0000   C31800        33           JP      BEGIN
                     34
0010                 35           ORG     $.AND.0FFF0H.OR.10H
                     36  INTVEC:
0010   3800          37           DEFW    ICTC0
0012   3800          38           DEFW    ICTC1
0014   3800          39           DEFW    ICTC2
0016   3800          40           DEFW    ICTC3
                     41
                     42  BEGIN:
0018   314020        43           LD      SP,STAK          ;INIT SP
001B   ED5E          44           IM      2                ;VECTOR INTERRUPT MODE
001D   3E00          45           LD      A,INTVEC/256     ;UPPER VECTOR BYTE
001F   ED47          46           LD      I,A
0021   CD2700        47           CALL    INIT             ;INIT DEVICES
0024   FB            48           EI                       ;ALLOW INTERRUPTS
                     49
0025   18FE          50           JR      $                ;LOOP FOREVER
                     51           -
                     52  INIT:
0027   3EC7          53           LD      A,INTEN+CTRMODE+TCLOAD+RESET+CCW
0029   D30D          54           OUT     (CTC1),A         ;SET CTC MODE
002B   3E3C          55           LD      A,COUNT
002D   D30D          56           OUT     (CTC1),A         ;SET TIME CONSTANT
002F   3E10          57           LD      A,INTVEC.AND.11111000B
0031   D30C          58           OUT     (CTC0),A         ;SET VECTOR VALUE
0033   AF            59           XOR     A
0034   324020        60           LD      (DISP),A         ;CLEAR DISPLAY BYTE
0037   C9            61           RET
                     62  *E
                     63
                     64  ;        INTERRUPT SERVICE ROUTINE
                     65
                     66  ICTC0:
                     67  ICTC2:
                     68  ICTC3:
0038   FB            69           EI                       ;DUMMY ROUTINES
0039   ED4D          70           RETI
                     71
                     72  ICTC1:
003B   CD4800        73           CALL    SAVE             ;SAVE REGISTERS
003E   3A4020        74           LD      A,(DISP)         ;BLINK LITES
0041   2F            75           CPL
0042   324020        76           LD      (DISP),A
0045   D3E0          77           OUT     (LITE),A
0047   C9            78           RET
                     79  ;
                     80  ;        SAVE REGISTER ROUTINE
                     81
                     82  SAVE:
0048   E3            83           EX      (SP),HL
0049   D5            84           PUSH    DE
004A   C5            85           PUSH    BC
004B   F5            86           PUSH    AF
004C   CD5600        87           CALL    GO
004F   F1            88           POP     AF
0050   C1            89           POP     BC
0051   D1            90           POP     DE
0052   E1            91           POP     HL
0053   FB            92           EI
0054   ED4D          93           RETI
                     94
                     95  GO:
0056   E9            96           JP      (HL)
                     97  *E
                     98
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                        TEST. CTC1
LOC   OBJ CODE M STMT SOURCE STATEMENT
                    99  ;.      DATA AREA
                   100
2000               101          ORG     RAM
2000               102          DEFS    64          ;STACK AREA
                   103  STAK:   EQU     $
2040               104  DISP:   DEFS    1           ;LITE DISPLAY BYTE
                   105
                   106          END
```



a) Main Program

b) Interrupt Service Routine

Figure 6. Software for CTC Single-Cycle Use

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                TEST.CTC3
LOC   OBJ CODE M STMT SOURCE STATEMENT

                        1  ;       CTC TEST PROGRAM
                        2
                        3  ;       THIS PROGRAM INITIALIZES CTC INTERRUPT VECTOR,
                        4  ;       THEN STARTS CTC 3.  THEN WAITS FOR CTC 3 TO
                        5  ;       TERMINATE.  AFTER TERMINATING, THE CTC INTERRUPT
                        6  ;       THE CPU AND ENTERS A SERVICE ROUTINE THAT SETS
                        7  ;       A PROGRAM FLAG TO INDICATE ZERO COUNT, AND
                        8  ;       RESETS CTC 3.
                        9
                       10  ;       EQUATES
                       11
                       12  RAM:    EQU     2000H           ;RAM START ADDRESS
                       13  RAMSIZ: EQU     1000H           ;RAM SIZE
                       14  CTC0:   EQU     12              ;CTC 0 PORT
                       15  CTC1:   EQU     CTC0+1          ;CTC 1 PORT
                       16  CTC2:   EQU     CTC0+2          ;CTC 2 PORT
                       17  CTC3:   EQU     CTC0+3          ;CTC 3 PORT
                       18  COUNT:  EQU     20              ;COUNT 20 PULSES
                       19
                       20  ;       CTC PARAMETERS
                       21
                       22  CCW:    EQU     1               ;CTRL BYTE
                       23          INTEN:  EQU     80H     ;INTERR. ENABLE
                       24          CTRMODE:        EQU     40H     ;COUNTER MODE
                       25          P256:   EQU     20H     ;PRESCALE BY 256
                       26          RISEDG: EQU     10H     ;START ON RISING EDGE
                       27          PSTRT:  EQU     8       ;PULSE STARTS TIMING
                       28          TCLOAD: EQU     4       ;TIME CONST. FOLLOWS
                       29          RESET:  EQU     2       ;SOFTWARE RESET
                       30  *E
                       31
0000                   32          ORG     0
0000   C31800          33          JP      BEGIN           ;GO MAIN PROGRAM
                       34
0010                   35          ORG     $ AND OFFF0H.OR.10H
                       36  INTVEC:
                       37  CTCVEC:
0010   4100            38          DEFW    ICTC0
0012   4100            39          DEFW    ICTC1
0014   4100            40          DEFW    ICTC2
0016   4400            41          DEFW    ICTC3
                       42
                       43  ;;      MAIN PROGRAM
                       44
                       45  BEGIN:
0018   318120          46          LD      SP,STAK         ;INIT SP
001B   3E00            47          LD      A,INTVEC/256    ;INIT VECTOR REG.
001D   ED47            48          LD      I,A
001F   ED5E            49          IM      2               ;VECTORED INTERRUPT MO
0021   3E10            50          LD      A,CTCVEC.AND.11111000B
0023   D30C            51          OUT     (CTC0),A        ;SETUP CTC VECTOR
0025   3E01            52          LD      A,1             ;SET FLAG BYTE
0027   320020          53          LD      (FLAG),A
002A   FB              54          EI
                       55
                       56  LOOP:
002B   3A0020          57          LD      A,(FLAG)        ;READ FLAG BYTE
002E   CB47            58          BIT     0,A
0030   28F9            59          JR      Z,LOOP          ;BRANCH IF NOT SET
0032   CB87            60          RES     0,A             ;CLEAR FLAG BYTE
0034   320020          61          LD      (FLAG),A
0037   3ED5            62          LD      A,INTEN+CTRMODE+RISEDG+TCLOAD+1
0039   D30F            63          OUT     (CTC3),A        ;LOAD CTC 3
003B   3E14            64          LD      A,COUNT
003D   D30F            65          OUT     (CTC3),A
003F   18EA            66          JR      LOOP
                       67  *E
                       68
                       69  ;       INTERRUPT SERVICE ROUTINES FOR CTC
                       70
                       71  ICTC0:
                       72  ICTC1:
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                        TEST.CTC3
 LOC    OBJ CODE M STMT SOURCE STATEMENT
                    73  ICTC2:
0041    FB          74          EI                      ;DUMMY INTERRUPT ROUTI
0042    ED4D        75          RETI
                    76
                    77  ICTC3:
0044    08          78          EX      AF,AF'
0045    3E03        79          LD      A,00000011B     ;RESET CTC 3
0047    D30F        80          OUT     (CTC3),A
0049    3A0020      81          LD      A,(FLAG)        ;SET PROGRAM FLAG
004C    CBC7        82          SET     0,A
004E    320020      83          LD      (FLAG),A
0051    08          84          EX      AF,AF'
0052    FB          85          EI
0053    ED4D        86          RETI
                    87  ;E
                    88
                    89  ;;      DATA AREA
                    90
2000                91          ORG     RAM
2000                92  FLAG:   DEFS    1               ;PROGRAM FLAG BYTE
2001                93          DEFS    128
                    94  STAK:   EQU     $
                    95
                    96          END
```

CONCLUSION

The versatility of the Z80 CTC makes it useful in a myriad of applications. System efficiency and throughput can be improved through prudent use of the CTC with the Z80 CPU. Coupled with the powerful, vectored interrupt capabilities of the Z80 CPU, the CTC can be used to supply counter/timer functions to the CPU. This reduces software overhead on the CPU and significantly increases system throughput.

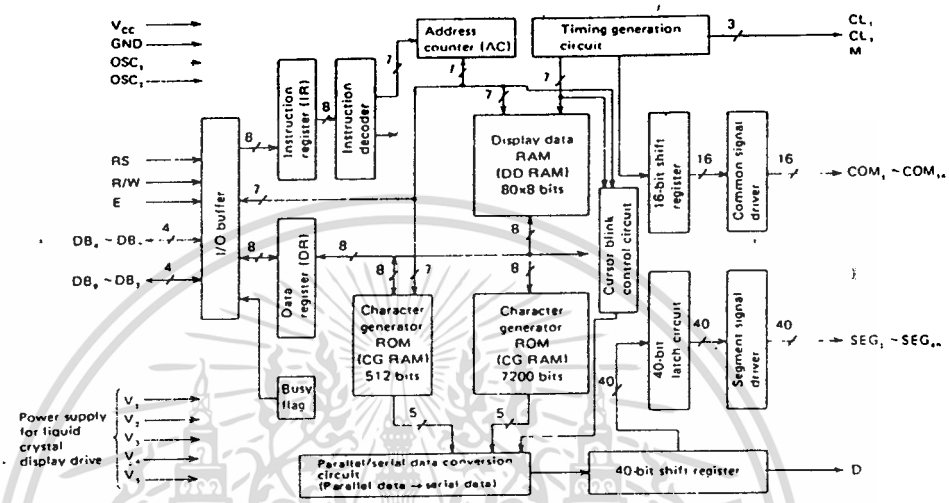
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค.

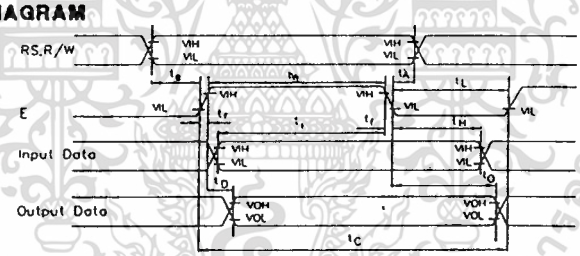
DOT MATRIX LCD MODULE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block diagram of HD44780 interior



TIMING DIAGRAM



TIMING CHARACTERISTICS FOR ALL COMPATIBLE CONTROLLER CHIPS.

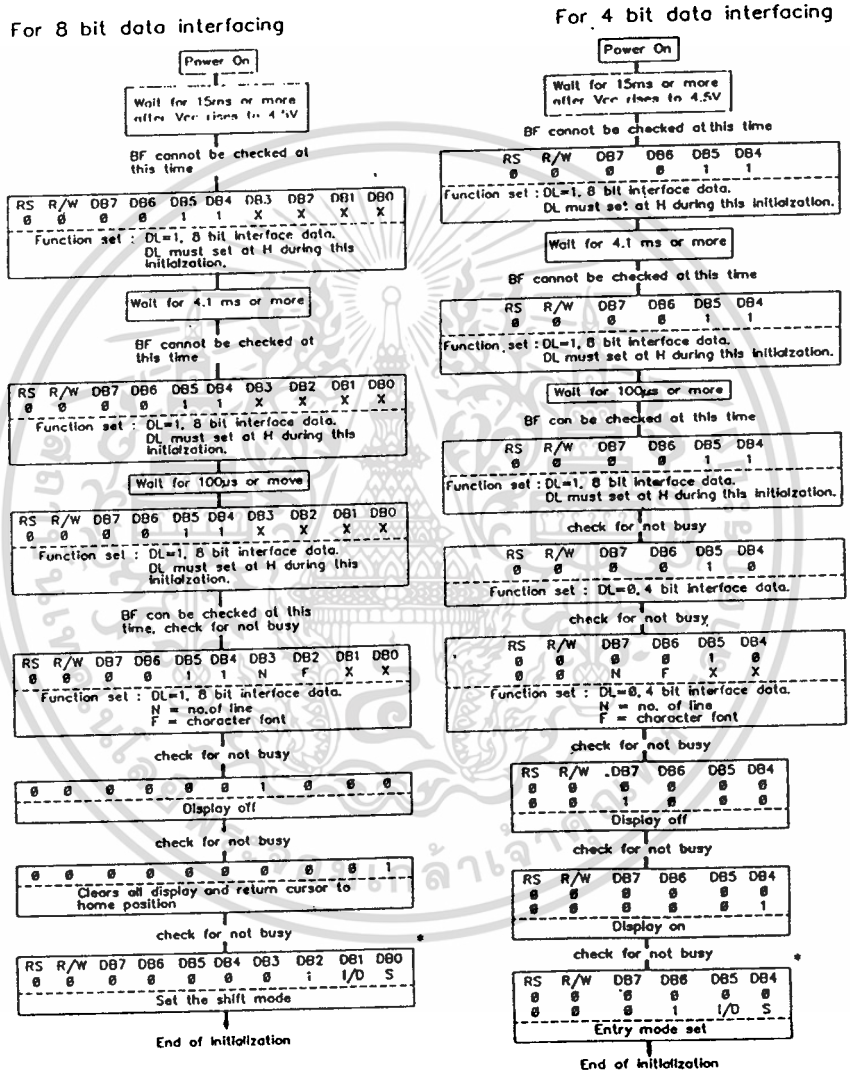
PARAMETERS \ CONTROLLERS CHIPS		SAMSUNG KS0066	HITACHI HD44780	SANYO LC7985NA	EPSON SED1278	OKI MSM6222	RECOMMENDED TIMING	UNIT
Enable Cycle Time	tC (min)	1000	1000	1000	500	667	1000	nS
Enable Pulse Width High Level	tW (min)	450	450	450	220	280	450	nS
Enable Pulse Width Low Level	tL (min)	450	450	450	220	280	450	nS
E Raise Time	tr (max)	25	25	25	25	25	25	nS
E Fall Time	tf (max)	25	25	25	25	25	25	nS
Set-up Time	tS (min)	140	140	140	40	140	140	nS
Data Set-up Time	tH (min)	195	195	195	60	180	195	nS
Data Delay Time	tD (max)	320	320	320	120	220	320	nS
Address Hold Time	tA (max)	10	10	10	10	10	10	nS
Hold Time Input Data	tH (min)	10	10	10	10	10	10	nS
Hold Time Output Data	tO (min)	20	20	20	20	20	20	nS

NOTE :

1. INITIALIZATON BY POWER ON RESET INVOLVES MANY UNSTABLE FACTORS CAUSED BY POWER SUPPLY FLUCTUATIONS. THEREFORE, INITIALISING BY INSTRUCTIONS IS STRONGLY RECOMMENDED.
2. MODULE INITIALIZATON DOES NOT AFFECT BY USING HD44100, OR KS0065, OR LC7930, OR MSM5259, OR MSM5839, OR MSM5260 DRIVER CHIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเราเริ่มเปิดเครื่องทำงานแล้วก็จะต้องส่งคำสั่งควบคุมให้มันเริ่มทำงานดังตาราง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางคำสั่ง HD44780

■ Instructions

Instruction	Code										Description	Execution Time (max) (when fcp or fosc is 250 kHz)
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
Clear Display	0	0	0	0	0	0	0	0	0	1	Clears entire display and sets DD RAM address 0 in address counter.	1.64 ms
Return Home	0	0	0	0	0	0	0	0	1	*	Sets DD RAM address 0 in address counter. Also returns display being shifted to original position. DD RAM contents remain unchanged.	1.64 ms
Entry Mode Set	0	0	0	0	0	0	0	1	I/D	S	Sets cursor move direction and specifies shift of display. These operations are performed during data write and read.	40μs
Display On/Off Control	0	0	0	0	0	0	1	D	C	B	Sets ON/OFF of entire display (D), cursor ON/OFF (C), and blink of cursor position character (B).	40μs
Cursor or Display Shift	0	0	0	0	0	1	S/C	R/L	*	*	Moves cursor and shifts display without changing DD RAM contents.	40μs
Function Set	0	0	0	0	1	DL	N	F	*	*	Sets interface data length (DL), number of display lines (L) and character font (F)	40μs
Set CG RAM Address	0	0	0	1	ACG						Sets CG RAM address. CG RAM data is sent and received after this setting.	40μs
Set DD RAM Address	0	0	1	ADD							Sets DD RAM address. DD RAM data is sent and received after this setting.	40μs
Read Busy Flag & Address	0	1	BF	AC							Reads Busy flag (BF) indicating internal operation is being performed and reads address counter contents	0μs
Write Data to CG or DD RAM	1	0	Write Data								Writes data into DD RAM or CG RAM.	40μs
Read Data from CG or DD RAM	1	1	Read Data								Reads data from DD RAM or CG RAM.	40μs
	I/D = 1: Increment I/D = 0: Decrement S = 1: Accompanies display shift S/C = 1: Display shift S/C = 0: Cursor move R/L = 1: Shift to the right R/L = 0: Shift to the left DL = 1: 8 bits, DL = 0: 4 bits N = 1: 2 lines, N = 0: 1 line F = 1: 5×10 dots, F = 0: 5×7 dots BF = 1: Internally operating BF = 0: Can accept instruction										DD RAM: Display data RAM CG RAM: Character generator RAM ACG: CG RAM address ADD: DD RAM Address: Corresponds to cursor address AC: Address counter used for both DD and CG RAM address.	Execution time changes when frequency changes Example: When fcp or fosc is 270 kHz: $40\mu s \times \frac{250}{270} = 37\mu s$	

* No effect

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

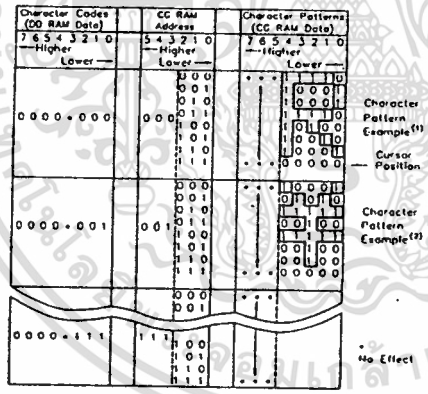
การเขียนข้อมูล CHARACTER GENERATOR

เราสามารถเขียนข้อมูลได้โดยกำหนด ADDRESS ของ CG RAM ก่อนโดยเขียนได้ 64 ตำแหน่ง BIT 5-BIT 0 และเมื่อกำหนด ADDRESS แล้วก็จะทำการเขียนข้อมูลลงใน CG RAM โดยเป็นลักษณะ BIT ต่อ BIT บนจอ 1 ตัวอักษร คือ 5X7 DOT นั้นจะใช้ข้อมูล BIT 4 ถึง BIT 0 ต่อ 1 BYTE เท่านั้น 1 ตัวอักษรจะใช้ข้อมูล 8 BYTE ด้วยกันให้ดูจากตาราง ประกอบไปได้ด้วยและเมื่อเขียนข้อมูลลงใน CG RAM แล้วเวลาเราจะใช้งานก็ให้เขียนข้อมูลใน DD RAM คือ ข้อมูลตำแหน่งในตาราง CHARACTER ที่ตำแหน่ง 00H-07H ตัวอย่างโปรแกรมการเขียนข้อมูลตัวหนังสือภาษาไทยเป็นตัว (ย), (ท), และตัว (ี) เข้าไปใน CG RAM ตำแหน่งที่ 00H, 01H และ 02H และนำมาแสดงผลทางจอ LCD โดยใช้ 2 บรรทัดในการแสดงผล

สรุป การใช้งาน LCD MODULE นั้นที่สำคัญคือ ต้องเข้าใจในตัว CONTROLLER ของ LCD MODULE นั้น โดย CONTROLLER ทุกๆบริษัทจะมีการทำงานที่เหมือนๆกันเป็นส่วนใหญ่

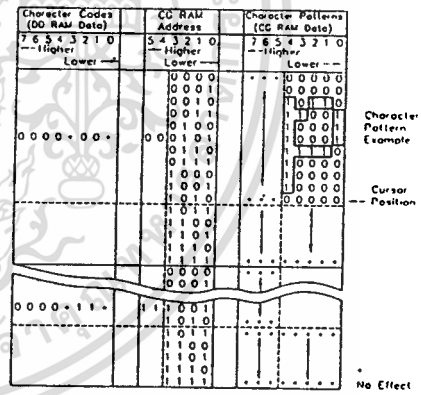
DOT CHARACTER PATTERNS

For 5x7 Dot Character Patterns



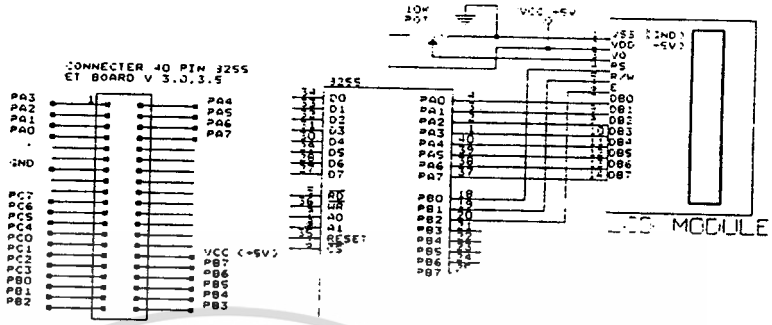
NOTE:
Character code bits 0,2
correspond to CG RAM
address bits 3,5
(3 bits : 8 types)

For 5x10 Dot Character Patterns



NOTE:
Character code bits 1,2
correspond to CG RAM
address bits 4,5
(2 bits : 4 types)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




```
                        ;*****************************
                        ;* TEST LCD ET BOARD V3.0/3.5 *
                        ;*   16 CHARACTERS * 4 LINE   *
                        ;*       HDM - 16416H         *
                        ;*       ETT CO. LTD.         *
                        ;*        21/9/1990           *
                        ;*       DOWLOAD CHAR         *
                        ;*****************************

0020                            ORG  2000H

2000                    PDATA   EQU  20H
2100                    PSIGN   EQU  21H
2300                    PCONT   EQU  23H

                        ;********* INITIAL 8255 ********
2000 3E 80                      LD   A,80H              ;PA,PB,PC=OUT
2002 D3 23                      OUT  (PCONT),A

2004 CD A020            TEST1   CALL  INITLCD

                        ;******** SET CG RAM CHARACTER ********
2007 0E 00              DOWLOAD LD   C,0
2009 06 40                      LD   B,64
2008 21 7020                    LD   HL,TABD
200E 56                 DO1     LD   D,(HL)
200F C5                         PUSH BC
2010 CD 8820                    CALL WRCGRAM
2013 C1                         POP  BC
2014 23                         INC  HL
2015 0C                         INC  C
2016 10 F6                      DJNZ DO1

2018 21 3020                    LD   HL,TAB2
201B 3E 01                      LD   A,1
201D CD C720                    CALL WRLINE
2020 3E 02                      LD   A,2
2022 CD C720                    CALL WRLINE
2025 3E 03                      LD   A,3
2027 CD C720                    CALL WRLINE
202A 3E 04                      LD   A,4
202C CD C720                    CALL WRLINE
202F DF                         RST  18H

2030 2A 45 54 2D TAB2   DB   '*ET-BOARD  V3.5*'
2034 42 4F 41 52
2038 44 20 20 56
203C 33 2E 35 2A
2040 20 20 20 02        DB   '   ',02H,20H,02H,20H,02H,'
2044 20 02 20 02
2048 20 20 20 20
204C 20 20 20 20
2050 20 20 20 00        DB   '   ',00H,2EH,01H,2EH,01H,2EH,'
2054 2E 01 2E 01
2058 2E 20 20 20
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
205C  20 20 20 20
2060  20 20 20 20          DB
2064  20 20 20 20
2068  20 20 20 20
206C  20 20 20 20

2070  1F          TABD    DB    00011111B  ;1      *****
2071  11                  DB    00010001B  ;2      *   *
2072  01                  DB    00000001B  ;3          *
2073  1D                  DB    00011101B  ;4      *** *
2074  11                  DB    00010001B  ;5      *   *
2075  11                  DB    00010001B  ;6      *   *
2076  1F                  DB    00011111B  ;7      *****
2077  00                  DB    00000000B  ;8

2078  19                  DB    00011001B  ;1      **  *
2079  0B                  DB    00001011B  ;2       * **
207A  0D                  DB    00001101B  ;3       ** *
207B  09                  DB    00001001B  ;4       *  *
207C  09                  DB    00001001B  ;5       *  *
207D  09                  DB    00001001B  ;6       *  *
207E  09                  DB    00001001B  ;7       *  *
207F  00                  DB    00000000B  ;8

2080  00                  DB    00000000B  ;1
2081  00                  DB    00000000B  ;2
2082  00                  DB    00000000B  ;3
2083  01                  DB    00000001B  ;4          *
2084  01                  DB    00000001B  ;5          *
2085  0F                  DB    00001111B  ;6      ****
2086  11                  DB    00010001B  ;7      *   *
2087  1F                  DB    00011111B  ;8      *****

                ;
                ;******* WRITE CG RAM ********
                ;  INPUT REG C=ADDRESS 1-64
                ;        REG D=DATA    BIT 4-0
                ;
2088  CB B9     WRCGRAM RES   7,C
208A  CB F1             SET   6,C
208C  79                LD    A,C
208D  D3 20             OUT   (PDATA),A
208F  3E 00             LD    A,0
2091  D3 21             OUT   (PSIGN),A
2093  CD FE20           CALL  EPLUSE
2096  CD 2521           CALL  DELAY
2099  CD 1A21           CALL  WRBYTE
209C  CD 2521           CALL  DELAY
209F  C9                RET
                ;
                ;***** INITIAL LCD DISPLAY *****
                ; PA0-PA7 : PIN D0-D7   (DATA READ/WRITE LCD)
                ; PB2     : PIN E      (ENABLE SIGNAL PULSE)
                ; PB1     : PIN R/W    (READ/WRITE)
                ; PB0     : PIN RS     (REGITER SELECTION)
                ;
20A0  3E 00     INITLCD LD    A,0
20A2  D3 21             OUT   (PSIGN),A
20A4  3E 38             LD    A,00111000B     ;function set  38H
                                              ;DL=1 8 bit,N=1 1/16 duty,F=0 5x7
20A6  D3 20             OUT   (PDATA),A
20A8  CD FE20           CALL EPLUSE           ;enable signal pluse
20AB  CD 2521           CALL DELAY            ;DELAY > 4.1 ms
20AE  3E 0F             LD    A,00001111B     ;display on/off control
                                              ;D=1 off,C=1 cursor on,B=1 blink
20B0  D3 20             OUT   (PDATA),A
20B2  CD FE20           CALL EPLUSE
20B5  3E 06             LD    A,00000110B     ;entry mode set
                                              ;I/D=1 increment,S=0 right
20B7  D3 20             OUT   (PDATA),A
20B9  CD FE20           CALL EPLUSE

20BC  3E 01             LD    A,00000001B     ;clear all display
20BE  D3 20             OUT   (PDATA),A
20C0  CD FE20           CALL EPLUSE
20C3  CD 2521           CALL DELAY
20C6  C9                RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                        ;****** WRITE LINE 16 CHAR *****
                        ;  INPUT (HL)=DATA
                        ;  INPUT   A =LINE
                        ;
20C7  FE 01     WRLINE  CP   1
20C9  28 0D             JR   Z,WRL1
20CB  FE 02             CP   2
20CD  28 10             JR   Z,WRL2
20CF  FE 03             CP   3
20D1  28 13             JR   Z,WRL3
20D3  FE 04             CP   4
20D5  28 16             JR   Z,WRL4
                        ;
20D7  C9                RET                     ;NO WRITE LINE
20D8  3E 00     WRL1    LD   A,00H
20DA  CD 0D21           CALL GOTO
20DD  18 13             JR   WRLM
                        ;
20DF  3E 40     WRL2    LD   A,40H
20E1  CD 0D21           CALL GOTO
20E4  18 0C             JR   WRLM
                        ;
20E6  3E 10     WRL3    LD   A,10H
20E8  CD 0D21           CALL GOTO
20EB  18 05             JR   WRLM
                        ;
20ED  3E 50     WRL4    LD   A,50H
20EF  CD 0D21           CALL GOTO
20F2  06 10     WRLM    LD   B,16               ;16 CHR
20F4  56        WRL     LD   D,(HL)
20F5  C5                PUSH BC
20F6  CD 1A21           CALL WRBYTE
20F9  C1                POP  BC
20FA  23                INC  HL
20FB  10 F7             DJNZ WRL
20FD  C9                RET
                        ;
                        ;***** ENABLE PLUSE SUB. ******
                        ;
20FE  DB 21     EPLUSE  IN   A,(PSIGN)
2100  CB D7             SET  2,A
2102  D3 21             OUT  (PSIGN),A          ;enable bit 2=1
2104  06 00             LD   B,00H
2106  10 FE     EP1     DJNZ EP1
2108  CB 97             RES  2,A
210A  D3 21             OUT  (PSIGN),A          ;enable bit 2=0
210C  C9                RET
                        ;
                        ;******** GOTO POSITION  ********
                        ; INPUT  REG  A=DATA
                        ;
210D  C5        GOTO    PUSH BC
210E  CB FF             SET  7,A                ;set DD RAM
2110  D3 20             OUT  (PDATA),A
2112  AF                XOR  A
2113  D3 21             OUT  (PSIGN),A          ;set RS=0,R/W=0
2115  CD FE20           CALL EPLUSE
2118  C1                POP  BC
2119  C9                RET
                        ;
                        ;******** WRITE DATA SUB. *******
                        ;  INPUT  REG  D=DATA
                        ;
211A  3E 01     WRBYTE  LD   A,00000001B        ;data write
211C  D3 21             OUT  (PSIGN),A
211E  7A                LD   A,D                ;data byte
211F  D3 20             OUT  (PDATA),A
2121  CD FE20           CALL EPLUSE
2124  C9                RET
                        ;
                        ;******** DELAY SUB ********
                        ;
2125  06 00     DELAY   LD   B,0
2127  00        DE1     NOP
2128  00                NOP
2129  10 FC             DJNZ DE1
212B  C9                RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาต่างๆในการต่อใช้งาน HD44780

1. RS (REGISTOR SELECTION) จะเป็นขาเลือก REGISTOR ภายในซึ่งมี อยู่ 2 ตัวคือ **INSTRUCTION REGISTOR (IR)** และ **DATA REGISTOR (DR)** โดยถ้าเป็น 1 จะเป็นการเลือก DATA และถ้าเป็น 0 จะเป็นการเลือก INSTRUCTION

2. R/W (READ/WRITE) เป็นตัวเลือกว่าจะเขียนหรือจะอ่านข้อมูลจากตัว IC โดยอ่า นข้อมูล = 1, เขียนข้อมูล = 0

3. E (ENA BLE SIGNAL) เป็นขากำหนดสภาพการรับเขียนอ่านข้อมูล

Register selection

RS	R/W	E	Operation
0	0		IR write as internal operation (Display clear, etc.)
0	1		Read busy flag (DB_7) and address counter (DB_0 ~ DB_6)
1	0		DR write as internal operation (DR to DD or CG RAM)
1	1		DR read as internal operation (DD or CG RAM to DR)

4. DB0-DB7 เป็นขารับส่งข้อมูลจากตัว IC

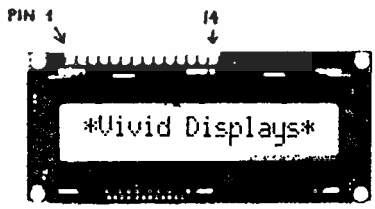
5. VDD ไฟเลี้ยงตัววงจร +5V

6. VSS เป็นขา GND

7. VO เป็นขารับ VOLTAGE ในการขับ LCD ให้สว่างหรือมืด

PIN CONNECTION

Pin No	Symbol	Level	Function
1	V_{SS}	—	0V
2	V_{DD}	—	+5V
3	V_O	—	—
4	RS	H/L	L: Instruction code input H: Data input
5	R/W	H/L	H: Data read (LCD module → MPU) L: Data write (MPU → LCD module)
6	E	H, H →L	Enable signal
7	DB0	H/L	Data bus line Note (1), (2)
8	DB1	H/L	
9	DB2	H/L	
10	DB3	H/L	
11	DB4	H/L	
12	DB5	H/L	
13	DB6	H/L	
14	DB7	H/L	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

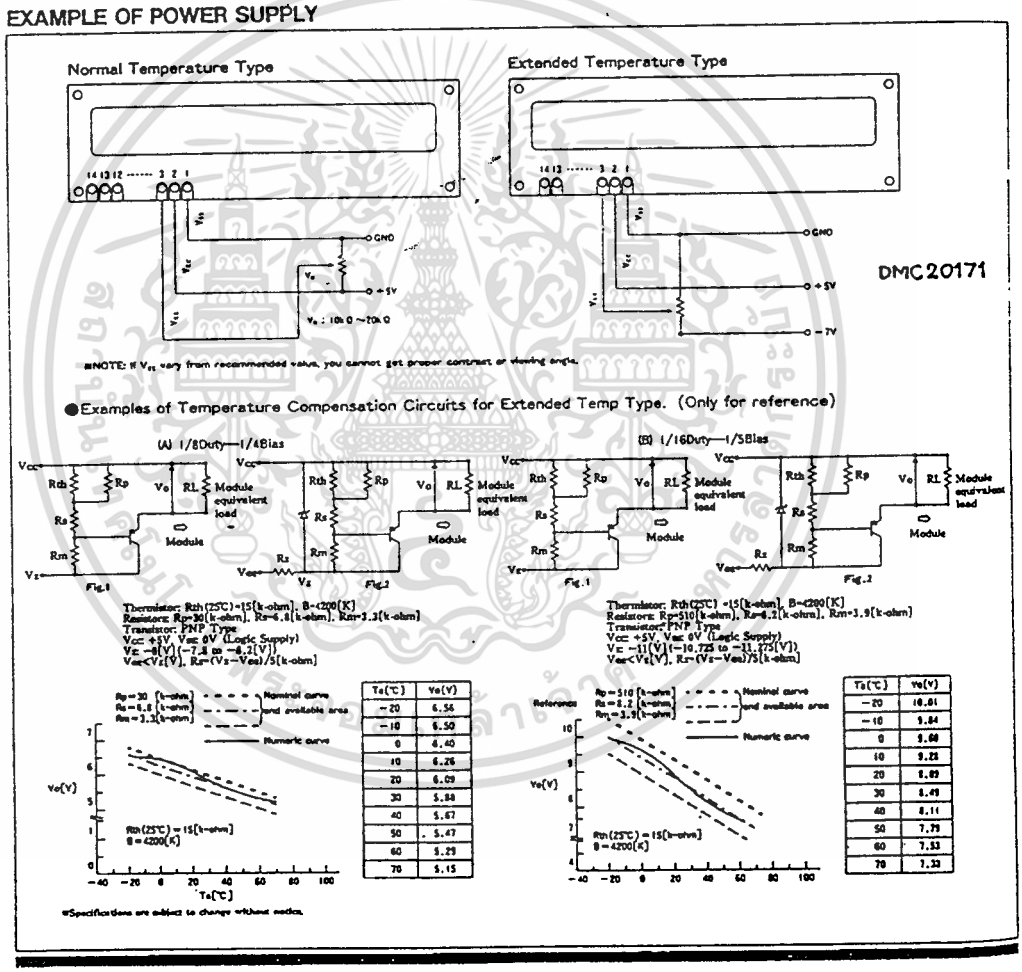
เราสามารถต่อ VR ปรับค่าได้ 2 แบบ

1 ต่อ GND ในกรณี LCD แบบธรรมดา

2 ต่อ ไฟลบ ในกรณี LCD บางรุ่นที่ต้องใช้ไฟลบ เช่น LM2017

*เราอาจประยุกต์ใช้ไฟลบได้จาก ขา 6 IC MAX232 ได้

EXAMPLE OF POWER SUPPLY



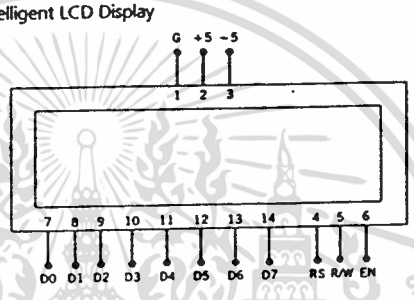
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Intelligent LCD Display

In this section, we examine an intelligent LCD display of two lines, 20 characters per line, that is interfaced to the 8051. The protocol (handshaking) for the display is shown in Figure 8.8, and the interface to the 8051 in Figure 8.9.

The display contains two internal byte-wide registers, one for commands (RS = 0) and the second for characters to be displayed (RS = 1). It also contains a user-programmed RAM area (the character RAM) that can be programmed to generate any desired character that can be formed using a dot matrix. To distinguish between these two data areas, the hex command byte 80 will be used to signify that the display RAM address 00h is chosen.

FIGURE 8.8 Intelligent LCD Display



BIT	RS	R/W	D7	D6	D5	D4	D3	D2	D1	D0	Function
	0	0	0	0	0	0	0	0	0	1	Clear LCD and memory, home cursor
	0	0	0	0	0	0	0	0	1	0	Clear and home cursor only
	0	0	0	0	0	0	0	1	I/O	S	Screen action as display character written S = 1/0: Shift screen/cursor I/0 = 1/0: Cursor R/L, screen L/R
	0	0	0	0	0	0	1	D	C	B	D = 1/0: Screen on/off C = 1/0: Cursor on/off B = 1/0: Cursor Blink/Noblink
	0	0	0	0	0	1	S/C	R/L	0	0	S/C = 1/0: Screen/Cursor R/L = 1/0: Shift one space R/L
	0	0	0	0	1	DL	N	F	0	0	DL = 1/0: 8/4 Bits per character N = 1/0: 2/1 Rows of characters F = 1/0: 5X10/5X7 Dots/Character
	0	0	0	1	Character address						Write to character RAM Address after this
	0	0	1	Display data address							Write to display RAM Address after this
	0	1	BF	Current address							BF = 1/0: Busy/Notbusy
	1	0	Character byte								Write byte to last RAM chosen
	1	1	Character byte								Read byte from last RAM chosen

Port 1 is used to furnish the command or data byte, and ports 3.2 to 3.4 furnish register select and read/write levels.

The display takes varying amounts of time to accomplish the functions listed in Figure 8.8. LCD bit 7 is monitored for a logic high (busy) to ensure the display is not overwritten. A slightly more complicated LCD display (4 lines × 40 characters) is currently being used in medical diagnostic systems to run a very similar program.

Lcdisp

The program "lcdisp" sends the message "hello" to an intelligent LCD display shown in Figure 8.8. Port 1 supplies the data byte. Port 3.2 selects the command (0) or data (1) registers. Port 3.3 enables a read (0) or write (1) level, and port 3.4 generates an active low-enable strobe.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERFACE

V_{ss} is tied to ground while V_{cc} is tied to the +5 Volt supply. Unless your application is heavily "I/O bound," it is easiest to use one of the Z8's 8-bit ports for data, and use two lines from Port 3 for control. Figure 2 shows a typical Z8 interface.

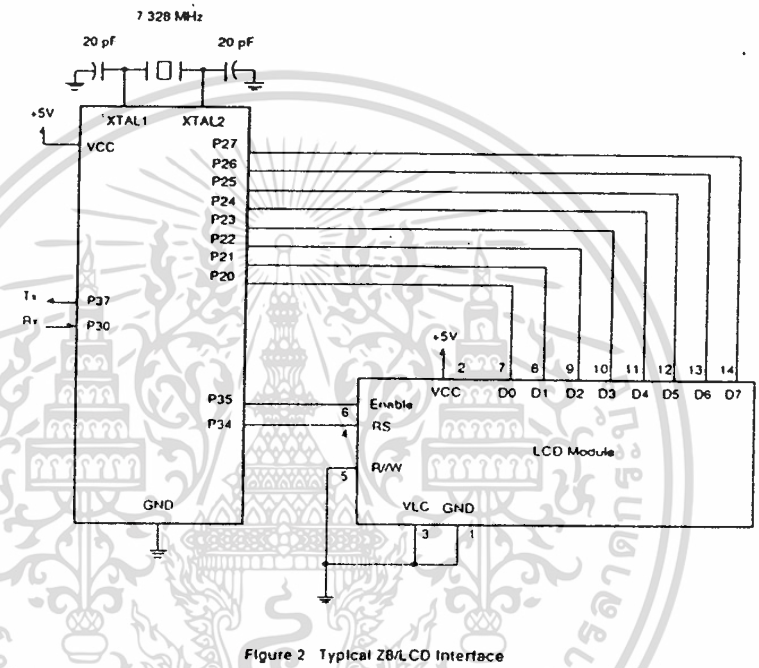


Figure 2 Typical Z8/LCD Interface

INITIALIZATION

After power up, initialize the LCD before sending data. Note that the LCD module is very slow. Therefore, it is necessary to write a delay loop program in between instructions. Again, the LCD can be configured for either 8-bit or 4-bit data transfer. When operating in 4-bit mode, the upper nibble gets transferred first, followed by the lower nibble.

Table 2 shows complete instruction codes. In order to write the instruction codes to the LCD module, the RS line must be Low. Figure 3 shows an initialization sequence for an 8-bit transfer operation. The starting address for the DD RAM is 80H for the first eight characters. For the next eight characters, the starting address is C0H. If the DD RAM is programmed for auto increment, then the DD RAM address is automatically incremented after each character write.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DISPLAY CHARACTER POSITION AND DD RAM ADDRESS (CONTINUE)

2x16 DMM, 1/16 MUX N=1 2-LINE DISPLAY F=0 5X7 DOTS

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
																	DISPLAY POSITION
FIRST LINE	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	DD RAM ADDRESS
SECOND LINE	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	

WHEN THE DISPLAY SHIFT OPERATION IS PERFOMED, THE DD RAM ADDRESS MOVED AS FOLLOW :

AFTER THE LEFT SHIFT INSTRUCTION

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
																	DISPLAY POSITION
	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	DD RAM ADDRESS
	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	

AFTER THE RIGHT SHIFT INSTRUCTION

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
																	DISPLAY POSITION
	27	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	DD RAM ADDRESS
	67	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	

2x20 DMM, 1/16 MUX N=1 2-LINE DISPLAY F=0 5X7 DOTS

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	
																					DISPLAY POSITION
FIRST LINE	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	DD RAM ADDRESS
SECOND LINE	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53	

2x24 DMM, 1/16 MUX N=1 2-LINE DISPLAY F=0 5X7 DOTS

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	
																									DISPLAY POSITION
FIRST LINE	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	14	15	16	17	DD RAM ADDRESS
SECOND LINE	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53	54	55	56	57	

2x40 DMM, 1/16 MUX N=1 2-LINE DISPLAY F=0 5X7 DOTS

	1	2	3	4	5	6	7	8	9	10	11	12	13	33	34	35	36	37	38	39	40	
																						DISPLAY POSITION
FIRST LINE	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	20	21	22	23	24	25	26	27	DD RAM ADDRESS
SECOND LINE	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	60	61	62	63	64	65	66	67	

4x16 DMM, 1/16 MUX N=1 2-LINE DISPLAY F=0 5X7 DOTS

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
																	DISPLAY POSITION
FIRST LINE	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	DD RAM ADDRESS
SECOND LINE	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	
THIRD LINE	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	
FOURTH LINE	50	51	52	53	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F	

4x20 DMM, 1/16 MUX N=1 2-LINE DISPLAY F=0 5X7 DOTS

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	
																					DISPLAY POSITION
FIRST LINE	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13	DD RAM ADDRESS
SECOND LINE	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53	
THIRD LINE	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F	20	21	22	23	24	25	26	27	
FOURTH LINE	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F	60	61	62	63	64	65	66	67	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

■ Character Codes and Character Pattern

Higher 4 bit / Lower 4 bit	0000	0010	0011	0100	0101	0110	0111	1010	1011	1100	1101	1110	1111
×××× 0000	CG RAM (1)												
×××× 0001	(2)												
×××× 0010	(3)												
×××× 0011	(4)												
×××× 0100	(5)												
×××× 0101	(6)												
×××× 0110	(7)												
×××× 0111	(8)												
×××× 1000	(1)												
×××× 1001	(2)												
×××× 1010	(3)												
×××× 1011	(4)												
×××× 1100	(5)												
×××× 1101	(6)												
×××× 1110	(7)												
×××× 1111	(8)												

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

PROGRAM CENTRONICS PARALLEL MONITOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2500 A.D. Z80 Macro Assembler - Version 4.02a

Input Filename : ok1.180

Output Filename : ok1.obj

```
;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
;*********************************************************************************
              ;          SOFTWARE FOR CP-Z84C11
              ;          PROGRAM
              ;          INTERRUPT & LCD & PRINTER
;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
8000                     ORG   8000H
              ;
              ;          I/O CONTROL REGISTER ADDRESS
              ;
0010                     CTC0    EQU   10H
              ;
0050                     PA    EQU   50H
0051                     PB    EQU   51H
0052                     PC    EQU   52H
0030                     PD    EQU   30H
0040                     PE    EQU   40H
              ;
0054                     PAC    EQU   54H
0055                     PBC    EQU   55H
0056                     PCC    EQU   56H
0034                     PDC    EQU   34H
0044                     PEC    EQU   44H
              ;
              ;          I/O LCD PORT
0080                     PDATA   EQU   80H
0082                     PSING   EQU   82H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0084                        PREAD    EQU  84H
              ;
9F93                        ADDR_INT    EQU    9F93H
A000                        RAM_BUF    EQU    A000H
A000                        STA_RAM_IN  EQU    A000H
FDFF                        END_RAM_IN  EQU    FDFFH
              ;             SET DIRECTION PORT
0000                        DIR_IN      EQU    00000000B    ; of data in
00FF                        DIR_OUT     EQU    11111111B    ; of data out
00FF                        DIR_CTRLIN  EQU    11111111B    ; of control&status data out
0010                        DIR_CTRLOUT EQU    00010000B    ; of control&status data in
              ;
0093                        DSEC     EQU   93H
0010                        SYSCAL     EQU    10H
              ;

;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>

              ;***********************************************************************
              ;       MAIN PROGRAM

       ;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
              ;
8000                  START

;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
              ;          SET PIO PORT
              ;---------------------------------------------------------------
              ;       This part is set PIO port
              ;       PIO INPUT (FROM HOST)
              ;       PORT A = DATA INPUT
              ;       PORT E = SIGNAL INPUT/OUTPUT
              ;       PE7  PE6  PE5  PE4  PE3  PE2  PE1  PE0
              ;       |    |    |    |    |    |    |    |
              ;       |    |    |    |    |    |    |    -->NOT USE    OUTPUT
              ;       |    |    |    |    |    |    -->ACK         OUTPUT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
60              ;       |  |  |  |  |  ---->BUSY          OUTPUT
61              ;       |  |  |  |  ---->PE              OUTPUT
62              ;       |  |  |  ----->NOT USE              OUTPUT
63              ;       |  |  ----->NOT USE              OUTPUT
64              ;       |  ----->NOT USE              OUTPUT
65              ; ----->NOT USE                     OUTPUT
66              ;
67                      ;PIO INPUT (TO PRINTER)
68                      ;PORT B = DATA OUTPUT
69                      ;PORT C = SIGNAL INPUT/OUTPUT
70                      ; PC7  PC6  PC5  PC4  PC3  PC2  PC1  PC0
71                      ; |  |  |  |  |  |  |  |
72                      ; |  |  |  |  |  |  |  -->NOT USE   INPUT
73                      ; |  |  |  |  |  |   -->NOT USE      INPUT
74                      ; |  |  |  |  |  ----->NOT USE       INPUT
75                      ; |  |  |  |  ----->NOT USE          INPUT
76                      ; |  |  |  -----> STRB               OUTPUT
77                      ; |  |  -----> NOT USE              INPUT
78                      ; |  -----> BUSY                    INPUT
79                      ;  -----> NOT USE                   INPUT
80                      ;-------------------------------------------------------------------
81      8000  3E 00             LD   A,DIR_IN     ; of data in
82      8002  D3 54             OUT  (PAC),A
83      8004  3E FF             LD   A,DIR_OUT    ; of data out
84      8006  D3 55             OUT  (PBC),A
85      8008  3E FF             LD   A,DIR_CTRLIN ; status
86      800A  D3 44             OUT  (PEC),A
87      800C  3E 10             LD   A,DIR_CTRLOUT ; control&status
88      800E  D3 56             OUT  (PCC),A
89      8010  CD 16 83          CALL CLR_RAM      ;clear ram
90      8013  CD 85 82          CALL CLR_BUF      ;clear buffer
91      8016  CD A5 82          CALL INITLCD      ;initial lcd
92                      ;initial input
93      8019  3E 02             LD   A,00000010B  ; B3=0,B2=0,B1=1 (printer ready)
94      801B  D3 40             OUT  (PE),A
95                      ;assign address interrupt
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
356   81DD  21 75 82              LD   HL,TAB6      ;display "Print"
357   81E0  3E 04                 LD   A,04H
358   81E2  CD 44 82              CALL  DIS_STAT
359   81E5  D1              POP   DE
360   81E6  C1              POP   BC
361   81E7  F1              POP   AF
362   81E8  E1              POP   HL
363   81E9  C3 FC 81                JP   DSP_L9
364   81EC            DSP_L13
365   81EC  E5              PUSH  HL
366   81ED  F5              PUSH  AF
367   81EE  C5              PUSH  BC
368   81EF  D5              PUSH  DE
369   81F0  21 7D 82              LD   HL,TAB7      ;display "Display"
370   81F3  3E 04                 LD   A,04H
371   81F5  CD 44 82              CALL  DIS_STAT
372   81F8  D1              POP   DE
373   81F9  C1              POP   BC
374   81FA  F1              POP   AF
375   81FB  E1              POP   HL
376   81FC  23        DSP_L9  INC   HL          ;next data
377   81FD  22 2B FE              LD   (RAM_OUT),HL   ;save next data
378   8200  C9              RET
379                       ;
380                       ;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
381                       ;   SHIFT LIFT BUFFER
382                       ;
383                       ;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
384   8201  E5          BSHL    PUSH  HL
385   8202  D5              PUSH  DE
386                       ;     PUSH  BC
387                       ;.    LD   B,39
388   8203  21 26 FE              LD   HL,DSP_BUF+38
389   8206  7E          BSHL1   LD   A,(HL)
390   8207  72              LD   (HL),D
391   8208  57              LD   D,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
320   81A0  3E 1E              LD   A,1EH
321   81A2  CD 44 82           CALL DIS_STAT
322   81A5  D1           POP   DE
323   81A6  C1           POP   BC
324   81A7  F1           POP   AF
325   81A8  E1           POP   HL
326   81A9  C3 C1 81           JP   DSP_L6
327   81AC  3E 02         DSP_L3 LD   A,02H
328   81AE  32 2D FE           LD   (CON_T),A
329   81B1  E5           PUSH  HL
330   81B2  F5           PUSH  AF
331   81B3  C5           PUSH  BC
332   81B4  D5           PUSH  DE
333   81B5  21 6D 82           LD   HL,TAB5     ;display "Continue"
334   81B8  3E 1E              LD   A,1EH
335   81BA  CD 44 82           CALL DIS_STAT
336   81BD  D1                 POP  DE
337   81BE  C1           POP   BC
338   81BF  F1           POP   AF
339   81C0  E1           POP   HL
340   81C1           DSP_L6
341   81C1  E1           POP   HL
342   81C2  D1           POP   DE
343   81C3  C1           POP   BC
344   81C4  F1           POP   AF
345   81C5  CD 01 82           CALL BSHL        ;shift left
346   81C8  CD 0F 82           CALL WR_DSP      ;get display buffer to LCD
347   81CB  CD 93 82           CALL DELAY_C1    ;delay for 1 byte shift
348   81CE  3A 33 FE           LD   A,(PRT_DIS) ;check 01=print or 00=display
349   81D1  FE 01              CP   A,01H
350   81D3  C2 EC 81           JP   NZ,DSP_L13  ;jump for display
351   81D6  CD CE 82           CALL PRINT
352 81D9  E5               PUSH  HL
353   81DA  F5           PUSH  AF
354   81DB  C5                 PUSH BC
355   81DC  D5                 PUSH DE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
284   8156  FE 0E              CP   A,0EH
285   8158  C2 F1 80           JP   NZ,DSP_L8
286   815B  3E 02              LD   A,02H
287   815D  32 2D FE           LD   (CON_T),A
288   8160  3E 01              LD   A,01H
289   8162  32 33 FE           LD   (PRT_DIS),A
290   8165  AF                 XOR  A
291   8166  32 2E FE           LD   (ASC_HEX),A
292                    ;
293   8169  C3 F1 80           JP   DSP_L8      ;check key again
294   816C  3E 01        DSP_L7 LD   A,01H
295   816E  32 2E FE           LD   (ASC_HEX),A
296   8171  3E 00              LD   A,0H
297   8173  32 2F FE           LD   (NHEX),A
298   8176  21 5D 82           LD   HL,TAB3     ;display "Hex"
299   8179  3E 11              LD   A,11H
300   817B  CD 44 82           CALL DIS_STAT
301   817E  E1           POP   HL
302   817F  D1           POP   DE
303   8180  C1           POP   BC
304   8181  F1           POP   AF
305   8182  C9           RET
306   8183  3A 2D FE    DSP_L1 LD   A,(CON_T)    ;check continue or step
307   8186  FE 01              CP   A,01H
308   8188  CA 8E 81           JP   Z,DSP_L2    ;jump step
309   818B  C3 AC 81           JP   DSP_L3
310   818E  32 2D FE    DSP_L2 LD   (CON_T),A
311   8191  3E 94              LD   A,94H
312   8193  D7           RST   SYSCAL
313   8194  FE 01              CP   A,01H
314   8196  C2 F1 80           JP   NZ,DSP_L8
315   8199  E5           PUSH  HL
316   819A  F5           PUSH  AF
317   819B  C5           PUSH  BC
318   819C  D5           PUSH  DE
319   819D  21 65 82           LD   HL,TAB4     ;display "Step"
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
248   8119  D1            POP   DE
249   811A  C1            POP   BC
250   811B  F1            POP   AF
251   811C  C9            RET
252   811D  3E 01         DSP_L12  LD    A,01H
253   811F  32 33 FE             LD    (PRT_DIS),A    ;set PRT_DIS=1
254   8122  E5            PUSH  HL
255   8123  F5            PUSH  AF
256   8124  C5            PUSH  BC
257   8125  D5            PUSH  DE
258   8126  21 75 82            LD    HL,TAB6       ;display "Print"
259   8129  3E 04                LD    A,04H
260   812B  CD 44 82            CALL  DIS_STAT
261   812E  D1            POP   DE
262   812F  C1            POP   BC
263   8130  F1            POP   AF
264   8131  E1            POP   HL
265   8132  C3 F1 80       JP    DSP_L8        ;check key again
266   8135  AF            DSP_L11  XOR   A
267   8136  32 33 FE       LD    (PRT_DIS),A    ;set PRT_DIS=0
268   8139  E5            PUSH  HL
269   813A  F5            PUSH  AF
270   813B  C5            PUSH  BC
271   813C  D5            PUSH  DE
272   813D  21 7D 82       LD    HL,TAB7       ;display "Display"
273   8140  3E 04          LD    A,04H
274   8142  CD 44 82       CALL  DIS_STAT
275   8145  D1            POP   DE
276   8146  C1            POP   BC
277   8147  F1            POP   AF
278   8148  E1            POP   HL
279   8149  C3 F1 80            JP    DSP_L8        ;check key again
280   814C  FE 0C               DSP_L10  CP    A,0CH
281   814E  CA 35 81            JP    Z,DSP_L11     ;jump if press display key
282   8151  FE 0D               CP    A,0DH
283   8153  CA 1D 81            JP    Z,DSP_L12     ;jump if press print key
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
212   80D7  3A 30 FE          LD   A,(NDHEX)     ;pop last hex character
213   80DA  57                LD   D,A
214   80DB  C3 E7 80          JP   MAIN4         ;jump to display data to lcd
215   80DE                    MAIN3
216   80DE  2A 2B FE          LD   HL,(RAM_OUT)  ;load next ascii in data in
217   80E1  3E 00             LD   A,0H          ;clear variable NHEX
218   80E3  32 2F FE          LD   (NHEX),A      ;end of last hex
219   80E6  56                LD   D,(HL)
220   80E7  CD ED 80          MAIN4  CALL  DSP_LEFT      ;display data to lcd
221                 ;
222   80EA  C3 60 80          JP   MAIN1         ;next character
223                 ;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
224                 ;   SHIFT LEFT CHARACTOR
225                 ;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
226   80ED                    DSP_LEFT
227   80ED  F5                PUSH  AF
228   80EE  C5                PUSH  BC
229   80EF  D5                PUSH  DE
230   80F0  E5                PUSH  HL
231   80F1  3E 95             DSP_L8  LD   A,95H
232   80F3  D7                RST   SYSCAL       ;scan key
233   80F4  FE F0             CP    A,0F0H       ;check key
234   80F6  CA 83 81          JP    Z,DSP_L1     ;key not press
235   80F9  FE 01             CP    A,01H
236   80FB  CA 8E 81          JP    Z,DSP_L2     ;jump if press step key
237   80FE  FE 02             CP    A,02H
238   8100  CA AC 81          JP    Z,DSP_L3     ;jump if press continue key
239   8103  FE 03             CP    A,03H
240   8105  CA 6C 81          JP    Z,DSP_L7     ;jump if press hex key
241   8108  FE 00             CP    A,0H
242   810A  C2 4C 81          JP    NZ,DSP_L10
243   810D  32 2E FE          LD    (ASC_HEX),A
244   8110  21 55 82          LD    HL,TAB2      ;display "Ascii"
245   8113  3E 11             LD    A,11H
246   8115  CD 44 82          CALL  DIS_STAT
247   8118  E1                POP   HL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
176   808B  C2 DE 80    JP   NZ,MAIN3      ;jump for ascii
177   808E  3A 2F FE    LD   A,(NHEX)      ;not jump for hex
178   8091  FE 01       CP   A,01H         ;check data in variable NDHEX
179   8093  CA BC 80    JP   Z,MAIN2       ;have data
180   8096  2A 2B FE    LD   HL,(RAM_OUT)  ;not have data
181   8099  4E          LD   C,(HL)        ;load next ascii
182   809A  3E 86       LD   A,86H
183   809C  D7          RST  SYSCAL        ;chang ascii to hex
184   809D  7B          LD   A,E
185   809E  32 30 FE    LD   (NDHEX),A     ;save next hex to variable NDHEX
186   80A1  3E 01       LD   A,01H
187   80A3  32 2F FE    LD   (NHEX),A      ;set variable NHEX (have data in variable NDHEX)
188   80A6  32 31 FE    LD   (EHEX),A      ;set space between each hex
189   80A9  E5          PUSH HL
190   80AA  F5          PUSH AF
191   80AB  C5          PUSH BC
192   80AC  D5          PUSH DE
193   80AD  21 5D 82    LD   HL,TAB3       ;display "Hex"
194   80B0  3E 11       LD   A,11H
195   80B2  CD 44 82    CALL DIS_STAT
196   80B5  D1          POP  DE
197   80B6  C1          POP  BC
198   80B7  F1          POP  AF
199   80B8  E1          POP  HL
200   80B9  C3 E7 80    JP   MAIN4
201   80BC  2A 2B FE    MAIN2  LD   HL,(RAM_OUT)  ;decrement address data out
202   80BF  2B          DEC  HL            ;because of not next ascii
203   80C0  22 2B FE    LD   (RAM_OUT),HL  ;save address
204   80C3  3A 31 FE    LD   A,(EHEX)      ;check end of hex data
205   80C6  FE 00       CP   A,0H
206   80C8  C2 D3 80    JP   NZ,MAIN5      ;jump if not last hex data
207   80CB  32 2F FE    LD   (NHEX),A      ;data in variable NDHEX empty
208   80CE  16 80       LD   D,80H         ;load space
209   80D0  C3 E7 80    JP   MAIN4         ;jump to display data to lcd
210   80D3  AF          MAIN5  XOR  A
211   80D4  32 31 FE    LD   (EHEX),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
140   8037  3E 11          LD   A,11H
141   8039  CD 44 82       CALL  DIS_STAT
142   803C  CD 9B 82       CALL  DELAY_C      ;delay for display "Start"
143   803F  21 00 A0       LD   HL,STA_RAM_IN
144   8042  22 29 FE       LD   (RAM_IN),HL   ;set address data in
145   8045  22 2B FE       LD   (RAM_OUT),HL  ;set address data out
146   8048  21 7D 82       LD   HL,TAB7       ;display "Display"
147   804B  3E 04          LD   A,04H
148   804D  CD 44 82       CALL  DIS_STAT
149   8050  21 55 82       LD   HL,TAB2       ;display "Ascii"
150   8053  3E 11          LD   A,11H
151   8055  CD 44 82       CALL  DIS_STAT
152   8058  21 65 82       LD   HL,TAB4       ;display "Step"
153   805B  3E 1E          LD   A,1EH
154   805D  CD 44 82       CALL  DIS_STAT
155   8060                 MAIN1
156   8060  ED 5B 2B FE    LD   DE,(RAM_OUT)
157   8064  2A 29 FE       LD   HL,(RAM_IN)
158   8067  AF             XOR  A
159   8068  ED 52          SBC  HL,DE         ;check data in = data out ?
160   806A  20 1A          JR   NZ,MAIN6      ;jump for data in = data out
161   806C  3A 32 FE       LD   A,(SEND_PE)
162   806F  FE 00          CP   A,0H
163   8071  C2 77 80       JP   NZ,MAIN7
164   8074  C3 80 80       JP   MAIN8
165   8077                 MAIN7
166   8077  3E 00          LD   A,0H
167   8079  32 32 FE       LD   (SEND_PE),A   ;
168   807C  3E 02          LD   A,00000010B
169   807E  D3 40          OUT  (PE),A
170   8080  CD 9B 82       MAIN8  CALL  DELAY_C
171   8083  C3 60 80       JP   MAIN1
172                  ;
173   8086                 MAIN6
174   8086  3A 2E FE       LD   A,(ASC_HEX)   ;check ascii or hex
175   8089  FE 01          CP   A,01H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                        ;Interrupt Mode Range Slope Trigger Lode Time Reset  1
                        ; enable                    const.
                        ;---------------------------------------------------------
                        ; |    | |   |  |    |      |
                        ; |    | |   |  |    |      |
                        ; |    | |   |  |    |      -->1=stop
                        ; |    | |   |  |    |         0=count
                        ; |    | |   |  |    |
                        ; |    | |   |  |    ---->1=time constant & bit followup command
                        ; |    | |   |  |         0=non time constant
                        ; |    | |   |  |
                        ; |    | |   |  ---->1=count after receive CLK/TRG
                        ; |    | |   |       0=count after receive time constant
                        ; |    | |   |
                        ; |    | |   ----->1=positive CLK/TRG
                        ; |    | |         0=negative CLK/TRG
                        ; |    | |
                        ; |    | ----->1=count down 1 every 256 time
                        ; |    |       0=count down 1 every 16 time
                        ; |    |
                        ; |    ----->1=counter
                        ; |          0=time
                        ; |
                        ; ----->1=enable channel interrupt
                        ;       0=disable channel interrupt

;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
8026  3E CD                     LD    A,11001101B    ;control code
8028  D3 10                     OUT   (CTC0),A
802A  3E 01                     LD    A,1
802C  D3 10                     OUT   (CTC0),A
                        ;
802E  32 2D FE                  LD    (CON_T),A
8031  3E 92                     LD    A,92H         ;clear lcd
8033  D7                        RST   SYSCAL
8034  21 4D 82                  LD    HL,TAB1       ;display "Start"
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
801D  21 2A 83          LD   HL,CENTRONIC   ; address program interrupt
8020  22 93 9F          LD   (ADDR_INT),HL
8023  ED 56             IM   1          ; interrupt mode 1
8025  FB                EI

;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
                  ;              CONTROL CODE OF CTC

;>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>>
                  ;  D7   D6  D5   D4   D3    D2    D1  D0
                  ;------------------------------------------------------------
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. *PC/AT Technical Reference*. International Business Machine Coporation,Florida,1984.
2. Peter Norton. *Inside PC 5th Edition*, page 71, Brady Publishing, Newyork, USA, 1994.
3. *Intelligent Peripheral Controllers*. Zilog, USA.
4. *Dot Matrix LCD Module*. ETT Co.,Ltd.,Bangkok Thailand, 2534.
5. *CP-Z84C11 Parallel I/O Controller*. ETT Co.,Ltd.,Bangkok Thailand, 2534 .
6. *ET-DEBUGGER Z84C11 V1.1*. ETT Co.,Ltd.,Bangkok Thailand, 2534 .
7. *ET-BOARD V4.0 New Generation User' s Manual*. ETT Co.,Ltd.,Bangkok Thailand, 253
8. *Z80 ET-BOARD Single Board Microcomputer*. ETT Co.,Ltd.,Bangkok Thailand, 2532.
9. รศ.ยืน ภู่วรวรรณ. *การสื่อสารข้อมูล และไมโครคอมพิวเตอร์เน็ทเวิร์ค*, บริษัท ซีเอ็ดยูเคชั่น จำกัด, กรุงเทพมหานคร, 2532.
10. รศ.ยืน ภู่วรวรรณ. *เทคโนโลยีไมโครคอมพิวเตอร์ 16 บิต*, หน้าที่ 102, บริษัทซีเอ็ดยูเคชั่นจำกัด, กรุงเทพมหานคร, พิมพ์ครั้งที่ 2, 2530.
11. รศ.ยืน ภู่วรวรรณ วัฒนา เชียงกูล. *ไมโครโปรเซสเซอร์ ไมโครคอมพิวเตอร์*, บริษัทซีเอ็ดยูเคชั่น จำกัด, กรุงเทพมหานคร, 2524.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้