



เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ

Private Automatic Branch Exchange

โดย

นาย บุญเกียรติ เจียรวิริยะนาถ

นาย พีระ เลี้ยวประเสริฐพร

นาย อนุวัฒน์ หาญธำรงกุล

วัน เดือน ปี.....	-1 ค.ค 2511
เลขทะเบียน.....	038343
เลขเรียกหนังสือ.....	T 90363 ๑๗๕๐

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

สาขาวิชา เทคโนโลยีอิเล็กทรอนิกส์

ภาคเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง ใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาเอกสารฉบับนี้ไปจนถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาบัตร เครื่องหมายโทรศัพท์สาขาอัตโนมัติ

Private Automatic Branch Exchange

- ผู้จัดทำ
1. นาย บุญเกียรติ เจียรวิริยะนาถ
 2. นาย พีระ เลี้ยวประเสริฐพร
 3. นาย อนุวัฒน์ หาญขำรงกุล

อาจารย์ที่ปรึกษา รศ. นิกร สุขุมคันติ

สาขา เทคโนโลยีอิเล็กทรอนิกส์

ภาค เทคนิคอุตสาหกรรม

ปีการศึกษา 2539

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
อนุมัติให้ ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญาบัตร

ประธานกรรมการ

(_____)

กรรมการ

(_____)

กรรมการ

(_____)

กรรมการ

(_____)

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ
(Private Automatic Branch Exchange)

โดย

นาย บุญเกียรติ เจียรวิริยะนาถ 38012014
นาย พีระ เดียวประเสริฐพร 38012020
นาย อนุวัฒน์ หาญธำรงกุล 38012039

รศ. นิกร สุขุมตันติ

บทคัดย่อ

ในปฏิญานีพนธ์ฉบับนี้ ได้นำเสนอเครื่องชุมสายโทรศัพท์สาขาอัตโนมัติ ซึ่งเป็นชุมสายขนาด 3 คู่สายภายนอก ขยายออกเป็น 16 คู่สายภายใน โดยได้นำเอาชิพไอซีไมโครคอนโทรลเลอร์ตระกูล 51 เบอ์ 8031 มาเป็นตัวควบคุมการทำงานทั้งหมด โดยได้แสดงให้เห็นถึงการติดต่อกันได้ทั้งระหว่างคู่สายภายในด้วยกันเอง และระหว่างคู่สายภายในกับคู่สายภายนอกยิ่งไปกว่านั้นยังมีการให้บริการฟังก์ชันพิเศษใช้เหมือนกับระบบ PABX โดยทั่ว ๆ ไป

ABSTRACT

Inside this thesis , we presented out the interested topic as Private Automatic Branch Exchange particularly concerning on Branch Exchange that have 3 C.O. line and was expanded to be 16 subscribers lines. We fixed microprocessor 8031 as Micro Controller to process all the operations. Included to the connection among those subscribers lines. Moreover it still provide the ordinary special functions as general PABX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื้อหาในปฏิญยานิพนธ์เล่มนี้ได้แยกหัวข้อไว้เป็นบท ๆ ดังนี้

บทนำ เป็นการกล่าวถึงที่มา แนวความคิด วัตถุประสงค์ของโครงการและแนะนำให้ผู้รู้จักกับระบบ และประเภทของชุมชนสายโทรศัพท์อย่างคร่าว ๆ

บทที่ 1 เป็นหลักการและทฤษฎีในการเลือกเอาอุปกรณ์มาใช้งาน โครงสร้างภายใน สัญญาณของ โทรศัพท์ และการใช้เลขหมายของสัญญาณโทรศัพท์

บทที่ 2 ในส่วนควบคุมการทำงานของระบบใช้ไมโครคอนโทรลเลอร์ ตระกูล MCS-51 เบอร์ 8031 เป็น CPU ส่วนเก็บสถานะของอินพุต/เอาต์พุตของอุปกรณ์โทรศัพท์ใช้ 8255 PPI (1 ตัวมี 3 พอร์ต ๆ ละ 8 บิต)

บทที่ 3 กล่าวถึงหลักในการออกแบบฮาร์ดแวร์ วงจรของระบบชุมชนสายโทรศัพท์ ในส่วนต่าง ๆ ดังนี้คือ ส่วนวงจรประจำเครื่องคู่สายภายใน ส่วนตัดต่อช่องสัญญาณเสียง ส่วนวงจรประจำเครื่องคู่สายภายนอก ส่วนสร้างสัญญาณเสียงโทรศัพท์ส่วนตรวจสอบสัญญาณไม่ว่าง โดยมีการอธิบายการทำงานในส่วนต่าง ๆ พร้อมทั้งมีบล็อกไดอะแกรมประกอบเพื่อให้เข้าใจง่าย

บทที่ 4 โครงสร้างทางซอฟต์แวร์ เป็นหัวใจของระบบชุมชนสายโทรศัพท์ที่พัฒนาขึ้น คือ ส่วนของโปรแกรมควบคุมระบบทั้งหมด โดยจะอธิบายโปรแกรมที่ทำงานในส่วนต่าง ๆ พร้อมทั้งแสดงโฟลชาร์ท (Flow chart) เพื่อให้ง่ายต่อการเข้าใจ

บทที่ 5 สรุปผลการทดลอง และผลการทดลอง ปัญหาที่เกิดขึ้นและแนวทางในการพัฒนาต่อ

ภาคผนวก แสดงรูปการประกอบวงจร และข้อมูลของอุปกรณ์ใช้งานโทรศัพท์อย่างละเอียด

สารบัญ

บทที่	เนื้อหา	หน้า
บทนำ	บทนำ	1
	วัตถุประสงค์	2
บทที่ 1	ทฤษฎีเบื้องต้นประกอบการทำงานของวงจร	4
	1.1 ทฤษฎีเบื้องต้นเกี่ยวกับโทรศัพท์	4
	1.2 เครื่องโทรศัพท์หน้าปัดกดปุ่ม	6
	1.3 สัญญาณพื้นฐานขององค์การ โทรศัพท์แห่งประเทศไทย	7
	1.4 ระบบติดต่อของโทรศัพท์	9
	1.5 การเข้ารหัสและถอดรหัสความถี่ของโทรศัพท์ระบบ DTMF	11
บทที่ 2	ระบบชุมสายโทรศัพท์ขนาดย่อย	19
	2.1 ระบบชุมสายโทรศัพท์สาขาอัตโนมัติ	19
	2.2 หลักการและทฤษฎี	20
	2.3 ส่วนควบคุมการทำงานของระบบ (ซีพียู)	21
	2.4 โครงสร้างของ 8051	21
	2.5 การเก็บสถานะสัญญาณ- การติดต่อกับหน่วยประมวลผลกลาง	23
บทที่ 3	โครงสร้างทางฮาร์ดแวร์	26
	3.1 หลักการออกแบบฮาร์ดแวร์	26
	3.2 ส่วนฮาร์ดแวร์	28
	3.3 ส่วนซอฟต์แวร์	28
	3.4 ส่วนวงจรประจำเครื่องคู่สายภายนอก	30
	3.5 ส่วนสร้างสัญญาณของโทรศัพท์	31
	3.6 Internal call การติดต่อภายใน PABX	32
	3.7 VOICE RECORDER / PLAYBACK DEVICE	33
	3.8 โครงสร้างภายในของการประกอบ	34
บทที่ 4	ส่วนของโปรแกรมควบคุมระบบ PABX	35
บทที่ 5	สรุปผลการทดลองวงจรต่างๆ ปัญหาที่เกิดขึ้นและแนวทางแก้ไข	44
	5.1 Ringing Signal	44
	5.2 Ringing Tone	46
	5.3 Busy Tone 400 Hz (0.5/0.5)	47
	5.4 Dial Tone 400 Hz	48
	5.5 DTMF 8870	49

บทที่	เนื้อหา	หน้า
	5.6 Switch Matrix 8816	50
	5.7 Interface Line Telephone 88510	50

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง



3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทนำ

การติดต่อสื่อสารในปัจจุบันนี้ได้เข้ามามีบทบาทสำคัญต่อชีวิตประจำวันมากขึ้นมีความต้องการในการใช้บริการทางการติดต่อสื่อสารเพิ่มมากยิ่งขึ้นในอนาคตเพราะฉะนั้นการพัฒนาทางด้านเทคโนโลยีทางการติดต่อสื่อสารจึงเป็นสิ่งสำคัญอย่างยิ่งในการที่จะรองรับการเพิ่มปริมาณการสื่อสารที่จะเกิดขึ้น

แต่เดิมในการติดต่อสื่อสารในระบบโทรศัพท์ระหว่างภายในกับภายนอกนั้นจะแยกระบบอุปกรณ์การติดต่อระหว่างภายในกับภายนอกออกจากกันเช่นมีโทรศัพท์ติดต่อกับชุมสายภายนอกได้ 2-4 คู่สาย และมีการใช้อินเตอร์คอม (Intercom) สำหรับการติดต่อกับภายใน ซึ่งจะเห็นว่าเป็นการสิ้นเปลืองค่าใช้จ่ายมาก จึงได้มีการพัฒนาโดยจัดทำเป็นระบบชุมสายโทรศัพท์สาขาอัตโนมัติ(PABX)ขึ้นซึ่งเป็นชุมสายขนาดเล็กสามารถควบคุมได้โดยใช้นักงานควบคุม(Operator) เพียงคนเดียวแต่ในปัจจุบันได้มีการพัฒนาชุมสายขึ้นโดยไม่ต้องมีพนักงานติดต่อให้ ทำให้สะดวกรวดเร็วในการติดต่อ

ในการพัฒนาทางด้านอุปกรณ์การสื่อสารอย่างหนึ่งก็คือการพัฒนาทางด้านระบบชุมสายโทรศัพท์ ซึ่งจะเห็นได้ว่า มีการพัฒนาจากยุคของชุมสายโทรศัพท์ระบบ ครอสบาร์ ซึ่งเป็นยุคเริ่มต้นของระบบชุมสายโทรศัพท์มาจนถึงปัจจุบันนี้ได้มีการพัฒนาจนเป็นระบบชุมสายแบบ ISDN (Integrated Service Digital Network) ซึ่งสามารถรวมการให้บริการต่างๆ แบบ ดิจิตอลไว้ในโครงข่ายเดียวกันได้ ทำให้ความสามารถของระบบเพิ่มขึ้นอย่างมาก ชุมสายโทรศัพท์สาขาแบบอัตโนมัติ หรือ PABX (Private Automatic Branch Exchange) ก็เป็นอุปกรณ์ภายในสำนักงานชนิดหนึ่งที่นิยมใช้กันมากในปัจจุบันซึ่งสามารถอำนวยความสะดวกให้แก่ผู้ใช้ภายในชุมสายได้เป็นอย่างมาก

วัตถุประสงค์

สำหรับโครงการนี้ได้เสนอระบบชุมสายโทรศัพท์สาขาแบบอัตโนมัติที่มีการควบคุมการทำงานของระบบด้วยไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8031 โดยขยายคู่สายจากองค์การโทรศัพท์ 3 คู่สายภายนอกขยายเป็น 16 คู่สายภายในและใช้ IC เบอร์ MT 8816 ซึ่งเป็นอนาล็อกสวิทช์ ทำหน้าที่ในการตัดต่อของสัญญาณเสียง (Speech path) เครื่องชุมสายโทรศัพท์ที่พัฒนาขึ้นนี้ยังคงมีคุณสมบัติของเครื่องชุมสายโทรศัพท์ที่ขายตามท้องตลาด คือ มีการโอนสาย การพักสาย การรับสายแทนกัน เป็นต้น เหมาะสำหรับห้างร้านบริษัทหรือตามหอพักขนาดเล็กที่ต้องอาศัยความสะดวกในการใช้โทรศัพท์ในการติดต่อ ยิ่งไปกว่านั้น ในโครงการนี้สามารถพัฒนาให้มีฟังก์ชันการใช้งานมากขึ้น โดยการเขียนโปรแกรมเพิ่มเติมเข้าไปเท่านั้น เช่น การประชุมร่วม 3 คู่สาย การจองหมายเลข การทวนเลขหมาย เป็นต้น

เหตุผลอีกประการหนึ่งที่ได้เสนอโครงการชุมสายโทรศัพท์นี้ขึ้นมาเพราะต้องการนำความรู้ที่ได้ศึกษามาประกอบกับการศึกษาค้นคว้าเพิ่มเติมนำมาประยุกต์คิดค้นเพื่ออำนวยความสะดวกในชีวิตปัจจุบัน ทั้งยังเป็นการพัฒนาเทคโนโลยีทางการสื่อสารอีกด้วย

ประเภทของชุมสายโทรศัพท์

ชุมสายโทรศัพท์แบ่งออกเป็น 2 ประเภทใหญ่ๆ คือ ประเภทแรกเป็นชุมสายโทรศัพท์ที่มีเครื่องโทรศัพท์ ของผู้เช่าต่อเข้าโดยตรง ได้แก่ ชุมสายโทรศัพท์ท้องถิ่น (Local Exchange) และชุมสายโทรศัพท์สาขาปลายทางอัตโนมัติ (PABX) ประเภทที่สองเป็นชุมสายโทรศัพท์ที่ไม่มีเครื่องโทรศัพท์ของผู้เช่าต่อเข้าโดยตรง ได้แก่ ชุมสายโทรศัพท์ต่อผ่านท้องถิ่น (Tradem Exchange) และชุมสายโทรศัพท์ต่อผ่านทางไกล (Transit Exchange)

ชุมสายโทรศัพท์ท้องถิ่น (Local Exchange) หมายถึงชุมสายโทรศัพท์ที่มีเครื่องโทรศัพท์ของผู้เช่าต่อเข้าโดยตรงชุมสายแบบนี้มีขนาดตั้งแต่เป็นร้อยๆ เลขหมายจนถึงหมื่นเลขหมายหรือมากกว่านั้น

ตู้โทรศัพท์สาขา PABX เป็นชุมสายโทรศัพท์ที่มีลักษณะคล้ายกับชุมสายโทรศัพท์ท้องถิ่น แต่การใช้งานใช้ติดต่อกันภายในสำนักงานโดยไม่ต้องผ่านชุมสายท้องถิ่น ตู้สาขาจะเป็นชุมสายโทรศัพท์ที่ให้บริการพิเศษ (Facilities) แก่หมายเลขภายใน (Extension) ได้หลายอย่าง ซึ่งก็ขึ้นอยู่กับว่าอยู่สาขานั้นๆ จะมีขีดความสามารถเป็นอย่างไร การบริการพิเศษดังกล่าว ได้แก่ การโอนสายกันระหว่างผู้ใช้สาย การประชุมร่วม การรับสายแทนกัน การพักสายด้วยเสียงคนตรี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ ในกรณีที่ผู้สาขาทำการเชื่อมต่อกับชุมสายโทรศัพท์ท้องถิ่น ก็จะทำให้ผู้ใช้โทรศัพท์ภายในชุมสาย สามารถต่อออกไปยังภายนอกได้ โดยผ่านชุมสายท้องถิ่น และในทำนองเดียวกัน ผู้ใช้โทรศัพท์จากภายนอกชุมสาย ก็สามารถจะติดต่อเข้ามายังผู้ใช้โทรศัพท์ภายในชุมสายได้โดยผ่านชุมสายโทรศัพท์ท้องถิ่นและผู้สาขาตามลำดับ

ชุมสายโทรศัพท์ต่อผ่าน หมายถึง ชุมสายโทรศัพท์ที่ไม่มีเลขหมายโทรศัพท์ของผู้เช่าต่อเข้าโดยตรง แต่จะให้บริการแยกระหว่างชุมสายท้องถิ่นกับชุมสายท้องถิ่นด้วยกัน การแยกระหว่างโทรศัพท์ สองเลขหมายเรียกผ่านไปยังชุมสายต่อผ่านหลาย ๆ ชุมสายก็ได้ ชุมสายต่อผ่านยังแบ่งออกเป็น สองแบบคือ ชุมสายต่อผ่านท้องถิ่น (Tandem Exchange) ซึ่งเป็นชุมสายที่ใช้ต่อผ่านภายใน Local Network หนึ่งๆเท่านั้น และชุมสายต่อผ่านทางไกล (Transit Exchange) ซึ่งเป็นชุมสายโทรศัพท์ที่ใช้ต่อผ่านไปยัง Local Network อื่นๆ

ความหมายของ PABX

PABX ย่อมาจากคำว่า “Private Automatic Branch Exchange” มีหน้าที่ให้บริการติดต่อกับโทรศัพท์ภายในที่ต่ออยู่กับระบบและยังสามารถให้บริการต่อ ไปยังชุมสายภายนอกขององค์การโทรศัพท์ได้อีกด้วย

ระบบ PABX มีส่วนประกอบพื้นฐานดังนี้

1. ส่วนอุปกรณ์ PABX หลัก (PABX Main Equipment)
2. ส่วนควบคุมและแสดงผล (Attendant Console)
3. ส่วนต่อหลัก (Main Distribution Frame : MDF)
4. แหล่งจ่ายไฟ (Power Supply)
5. เครื่องโทรศัพท์ (Telephone Sets)

บทที่ 1

ทฤษฎีเบื้องต้นประกอบการทำงานของวงจร

1.1 ทฤษฎีเบื้องต้นเกี่ยวกับโทรศัพท์

อุปกรณ์ที่สำคัญเกือบจะทั้งหมดที่ผู้ใช้มีในระบบโทรศัพท์ก็คือ เครื่องโทรศัพท์ (Subscriber set) อุปกรณ์โทรศัพท์ที่มีหน้าที่สร้างสัญญาณส่งไปยังชุมสาย (Dialing) เพื่อให้ชุมสายทราบถึงหมายเลขที่กำลังติดต่อ ส่วนสัญญาณ (ringing) , ส่วนส่ง (Transmitting), ส่วนรับ (Receiving) ซึ่งส่วนทั้งหมดนี้จะอยู่ที่ผู้ใช้อุปกรณ์โทรศัพท์

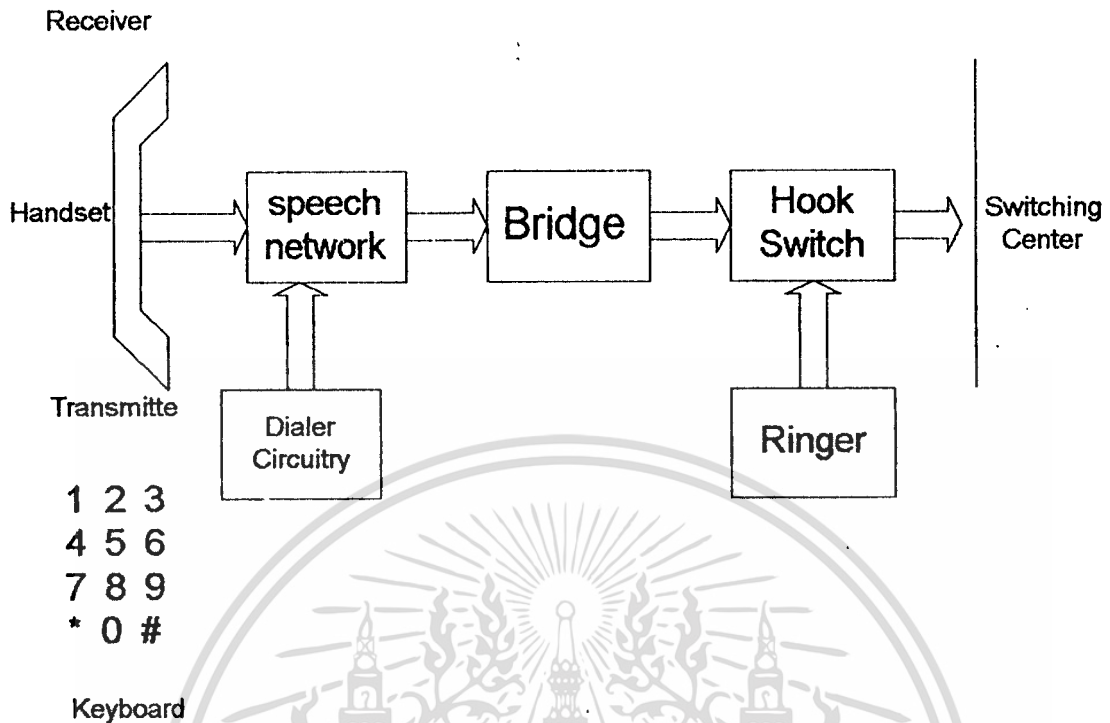
เครื่องโทรศัพท์จะประกอบด้วยองค์ประกอบหลักใหญ่ๆ 7 องค์ประกอบด้วยกัน คือ

1. ส่วนรับ (Receiver)
2. ส่วนส่ง (Transmitter)
3. สปีช เนทเวิร์ค (Speech network)
4. สุกสวิทช์ (Hook Switch)
5. กระดิ่ง (Ringer)
6. ไดอัลเลอร์ (Dialer)
7. วงจรแปลงกระแสไฟตรง (Bridge Rectifier)

Block Diagram ในรูปที่ 1.1 แสดงให้เห็นถึงการต่อร่วมกันขององค์ประกอบหลักทั้ง 7 ภายในเครื่องโทรศัพท์

ตำแหน่งของส่วนส่งส่วนรับปกติจะติดอยู่ที่ คิวหูคหูฟัง (Handset) ของเครื่องโทรศัพท์ซึ่งในส่วนส่ง จะมีหน้าที่ เปลี่ยนสัญญาณทางเสียง (Voice Signal) ให้เป็นสัญญาณทางไฟฟ้า (Electrical Signal) ซึ่งสัญญาณนี้จะถูกส่งไปที่สวิทช์ซึ่งเซ็นเตอร์ (Switching Center) แต่สำหรับส่วนรับ มีหน้าที่เปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณเสียง สัญญาณที่ส่วนรับนั้นประกอบด้วยสัญญาณแถบความถี่เสียง (Voiceband Signal) จากสวิทช์ซึ่งเซ็นเตอร์และจะคอยลดทอนการป้อนกลับจากส่วนส่ง

สำหรับ Speech Network จะมีหน้าที่แยกสัญญาณส่งและรับภายในเครื่องโทรศัพท์ ดังนั้นสัญญาณทั้งหมดระหว่างสวิทช์ซึ่งเซ็นเตอร์และเครื่องรับโทรศัพท์ อาจจะส่งไปในคู่สายเดียวกันได้



รูปที่ 1.1 แสดง Block Diagram ของเครื่องโทรศัพท์

ชุดสวิตช์มืออยู่ 2 สถานะ คือ ออนฮุค กับ ออฟฮุค ทั้ง 2 สถานะขึ้นอยู่กับว่าสัญญาณว่าง (Dial) หรือใช้งาน (Busy)ตามลำดับ ในสถานะออฟฮุคปกติจะทำงานก็ต่อเมื่อเรายกหู เมื่อยกหู กระแสที่ส่งจะบอกให้อุปกรณ์สวิตช์ซึ่งเซ็นเตอร์จะปิดกั้นสัญญาณกระดิ่ง (Ringing Signal) และเตรียมรับสัญญาณแมวกรน (Dial Signal) ชุดสวิตช์จะต่อสายโทรศัพท์เข้ากับกระดิ่งเมื่ออยู่ในสถานะออนฮุค และต่อสายโทรศัพท์กับสปีชเนทเวอร์คในสถานะออฟฮุค

ในสถานะออฟฮุค วงจรโทรศัพท์จะรับ DC Bias จาก Power Supply ที่สวิตช์ซึ่งเซ็นเตอร์ ส่วนสถานะออนฮุคจะปรากฏสัญญาณกระดิ่ง เมื่อมีผู้เรียกมาเป็นสัญญาณทางไฟฟ้า ประมาณ 80Vrms และ20-30Hzซึ่งปกติจะถูกสร้างสัญญาณขึ้นที่ สวิตช์ซึ่งเซ็นเตอร์และถูกส่งมาทำให้กระดิ่งในเครื่องโทรศัพท์ทำงาน

มืออยู่ 2 วิธีที่จะใช้ส่ง Dial ไปที่สวิตช์ซึ่งเซ็นเตอร์คือ

1. สร้างพัลส์ (Pulse generation)
2. สร้างโทน (Tone generation)

Dial แบบหมุน (Rotary type Dialers) จะสร้างพัลส์ส่งไปตามสายและพัลส์จะถูกส่งไปและนับที่สวิตช์ซึ่งเซ็นเตอร์ ส่วนแบบกด (Tone Dialer) จะสร้างเสียงที่เกิดจากการรวมกันของความถี่ที่แตกต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิทช์เซ็นเตอร์สำหรับผู้ใช้โทรศัพท์ก็คือ Center office ซึ่ง Center office นี้จะต่อรวมเป็นกลุ่มในเขตหรือเส้นทาง เพื่อความเหมาะสมของสวิทช์เซ็นเตอร์ เราต้องจัดลำดับของสวิทช์เซ็นเตอร์ให้ต่อร่วมกับ Center office ทั้งหมด

ซึ่งรวมไปถึงการต่อร่วมกันระหว่างผู้ใช้กับผู้เรียก ซึ่งปกติจะเลือกเส้นทางผ่านลำดับของ Toll Trunk ที่ต่ำที่สุดระหว่างเครื่องโทรศัพท์และ Center office อาจมีรีโมทคอนเซนเตเตอร์และตู้ชุมสายส่วนตัว (PBXs) คอนเซนเตเตอร์มีหน้าที่ลดการเชื่อมต่อระหว่างทุกๆ คู่สายกับ Center office โดยวิธีการ Multiplexing และรูปแบบของ Trunk sharing

ตู้ชุมสายสาขาส่วนตัว ทำหน้าที่เหมือนสวิทช์เซ็นเตอร์สำหรับผู้ใช้โทรศัพท์กลุ่มย่อย เช่นภายในสำนักงานธุรกิจจะมีตู้ไว้สำหรับใช้ในบริษัท ซึ่งตู้นี้จะต่อกับ Center office โดยผ่าน Analog หรือ Digital trunks

1.2 เครื่องโทรศัพท์หน้าปัดกดปุ่ม (Push Button Dial Telephone Set)

1.2.1 ระบบหน้าปัดแบบกดปุ่ม

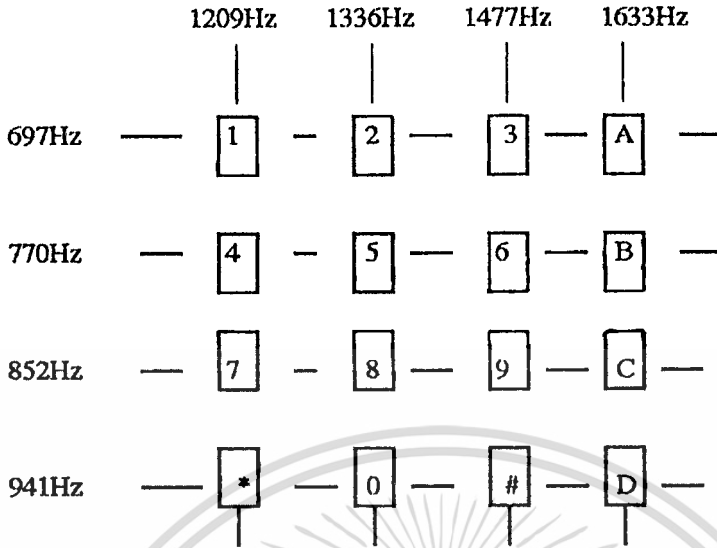
ในระบบสวิทช์ สัญญาณเรียกของผู้เช่า (Subscriber's address signal) เป็นสัญญาณจังหวะไฟตรงที่เท่ากับจำนวนครั้งของการหมุนของหน้าปัดเพื่อให้แสงสวิทช์ทำงาน

จากการพัฒนาด้านแสงสวิทช์อิเล็กทรอนิกส์ เราจึงมีระบบสัญญาณหลายความถี่ (Multi Frequency signal system) ขึ้น ระบบนี้มีลักษณะดังนี้

1. เวลาของการหมุนของหมายเลขได้ลดลงมาก
2. การหมุนหมายเลขง่ายกว่า
3. สามารถเพิ่มปุ่มกดอื่นนอกจากปุ่มกดหมายเลข เพื่อส่งสัญญาณบริการประเภทอื่นได้ด้วย
4. เราใช้สัญญาณความถี่ของเสียง (Voice frequency signal) ซึ่งสามารถส่งระหว่างสถานีได้และสามารถนำไปใช้งานได้หลายอย่าง

1.2.2 ระบบสัญญาณ

เครื่องโทรศัพท์ที่มีหน้าปัดเป็นแบบกดปุ่ม แล้วใช้กรรมวิธีของ Dual Tone Multi Frequency (DTMF) ในการส่งเลขหมายโทรศัพท์นั้น โดยทั่วไปหน้าปัดจะมี 12 ปุ่มแบ่งเป็น 4 row 3 column และในเครื่องโทรศัพท์บางแบบอาจจะมีปุ่มถึง 16 ปุ่มโดยเพิ่ม แนวตั้ง ที่ 4 ขึ้นมาอีกดังแสดงตามรูปที่ 1.2



รูปที่ 1.2 แสดงการจัดปุ่มและระบบสัญญาณ

ความถี่ที่ใช้แต่ละ row และ column จะมีความถี่ต่างกัน ความถี่ทั้ง 4 rows เรียกว่าเป็นกลุ่มความถี่ต่ำ และความถี่ทั้ง 4 column เรียกว่าเป็นกลุ่มความถี่สูง การกดปุ่มที่เลขหมายใดๆ จะทำให้วงจรอิเล็กทรอนิกส์ภายในเครื่องโทรศัพท์ผลิตความถี่ออกมา 2 ความถี่ เช่น เมื่อกดหมายเลข 5 ความถี่ที่ผลิตออกมาคือ 770 Hz และ 1336Hz เป็นต้น

1.2.3 ข้อดีของการใช้โทรศัพท์แบบกดปุ่ม มีดังนี้

1. สามารถลดเวลาในการหมุนหมายเลขลงได้ ผลก็คือเวลาเฉลี่ยที่ใช้โทรศัพท์แต่ละครั้ง (holding time) ลดลง ซึ่งทำให้ชุมสายโทรศัพท์สามารถรับ traffic ได้มากขึ้น
2. สามารถใช้วงจร ทาง solid state electronic แทนอุปกรณ์ทางด้าน mechanic จึงทำให้มีความรวดเร็วและแม่นยำในการส่งเลขหมาย
3. สามารถเพิ่มปุ่มกดขึ้นได้อีก 4 ปุ่ม (column 4) เพื่อใช้ในการส่งสัญญาณบริการประเภทอื่นๆ
4. มีความเหมาะสมที่จะใช้กับชุมสายระบบ stored program control (SPC)

1.3 สัญญาณพื้นฐานขององค์การโทรศัพท์แห่งประเทศไทย

สัญญาณสมาชิก (Subscriber signal) สัญญาณที่เครื่องชุมสายโทรศัพท์จะแจ้งต่อสถานะต่างๆว่าควรทำอะไร เมื่อได้ยินสัญญาณนั้นประกอบด้วย

1.3.1 สัญญาณให้หมุน (DT : Dial Tone) ใช้เพื่อแสดงให้สมาชิกรู้ว่าให้กดปุ่มเลข

หมายผู้รับได้เป็นสัญญาณต่อเนื่อง 400 Hz modulated ด้วยความถี่ประมาณ 50 Hz แบบ AM

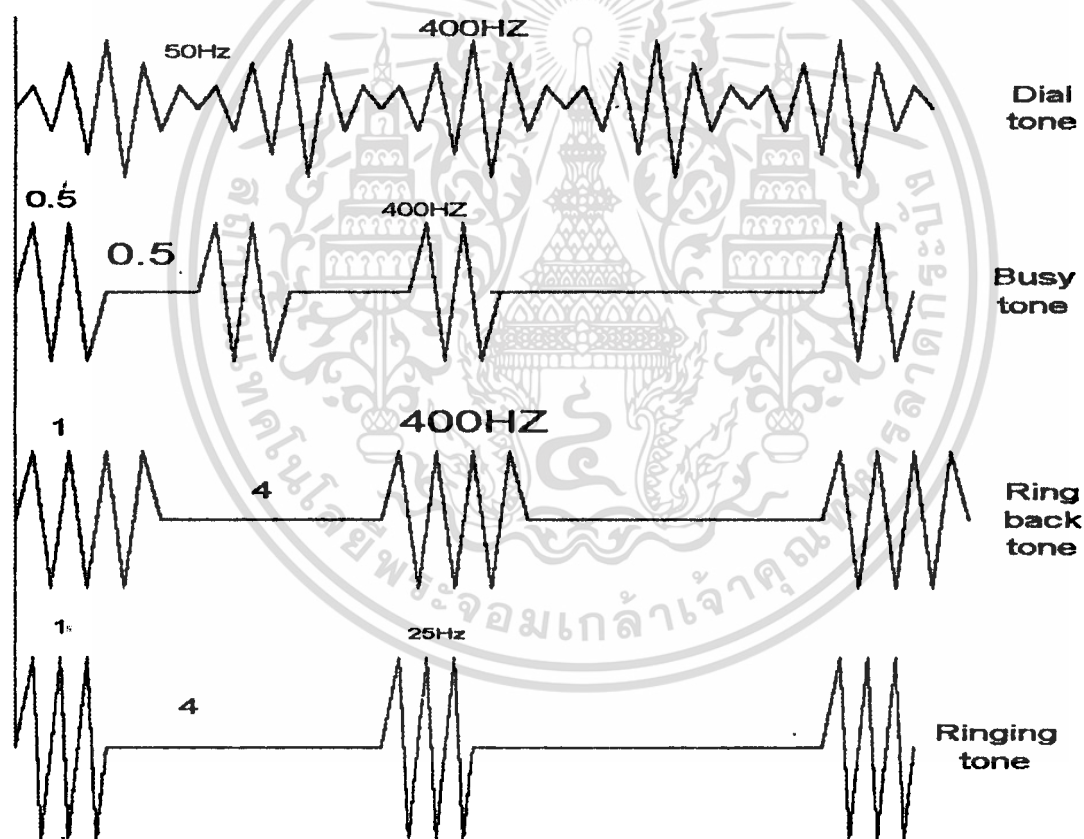
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3.2 สัญญาณไม่ว่าง (BT : Busy Tone) ใช้เพื่อเตือนผู้เรียกว่าผู้รับไม่ว่าง ควรวางหู ก่อนสักระยะหนึ่งแล้วจึงเริ่มเรียกใหม่ เป็นสัญญาณ 400 Hz ช่วงเวลาของการส่งประมาณ 0.5 วินาที เฝียบ 0.5 วินาที

1.3.3 สัญญาณเรียกกลับ (RBT : Ring Back Tone) ใช้เมื่อการต่อทุกชั้นตอนตามความ ประสงค์ของผู้เรียกมายังผู้รับ เครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จแจ้งให้ผู้เรียกว่าเรียก สำเร็จ เป็นสัญญาณ 400 Hz ช่วงเวลาการส่งประมาณ 1 วินาที เฝียบประมาณ 4 วินาที

1.3.4 สัญญาณกริ่งเรียก (RGT : Ringing Tone) ใช้เมื่อมีการต่อทุกชั้นตอนตามความ ประสงค์ของผู้เรียกมายังผู้รับ เครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จด้วยกริ่งด้วยกริ่งเรียกผู้ รับมาตอบ การเรียกเป็นสัญญาณ 25 Hz ช่วงเวลาการส่งและเฝียบเช่นเดียวกับสัญญาณเรียกกลับ



รูปที่ 1.3 แสดงสัญญาณพื้นฐานในเครื่องชุมสายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

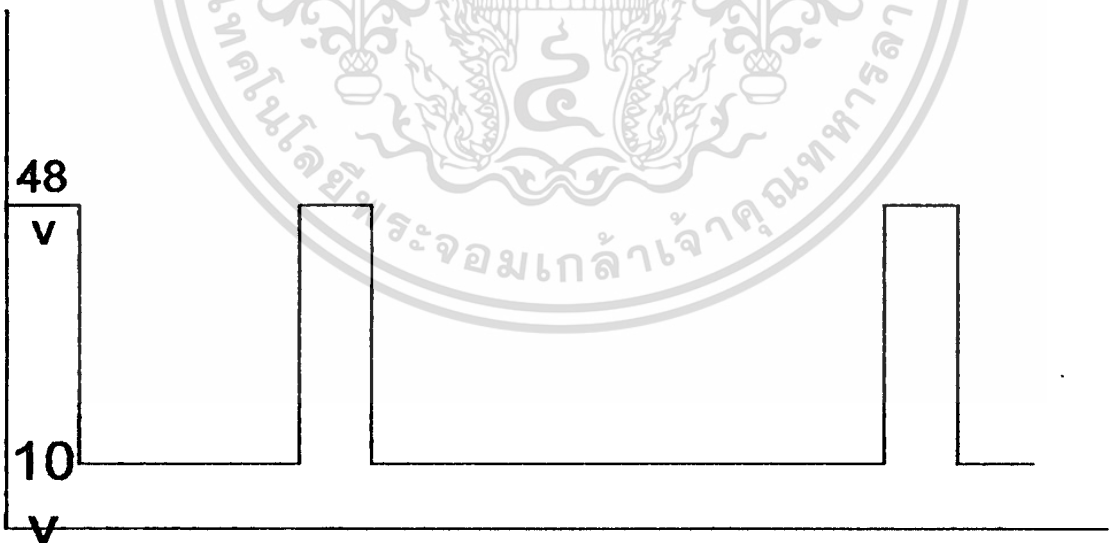
1.4 ระบบติดต่อของโทรศัพท์

1.4.1 ระบบติดต่อผู้เรียก

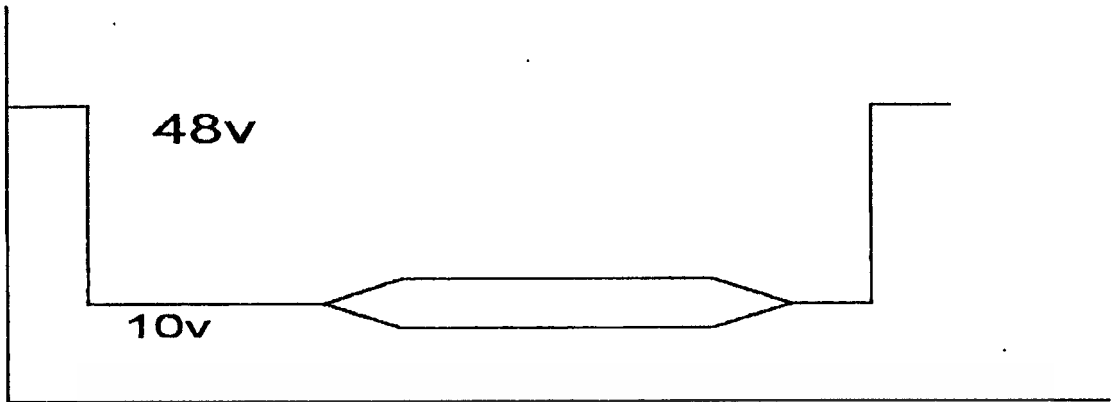
เมื่อผู้เรียกยกหูขึ้น เพื่อจะทำการเรียก จะทำให้ DC Voltage ที่คู่สายโทรศัพท์เปลี่ยนจาก 48 โวลต์ เป็น 10 โวลต์ เครื่องชุมสายโทรศัพท์จะรู้ว่าเป็นการเริ่มต้นการเรียก ก็จะส่งสัญญาณให้หมุนไปยังผู้เรียก (ถ้าไม่ว่างก็จะส่งสัญญาณไม่ว่างไปยังผู้เรียก ทำให้ผู้เรียกวางหูและเริ่มทำการเรียกใหม่) เมื่อผู้เรียกได้ยินสัญญาณให้หมุน ก็จะทำการกดหมายเลขของผู้รับปลายทางเป็นสัญญาณ DTMF วงจรคู่สายของเครื่องชุมสายโทรศัพท์จะทำการแปรรหัสและปฏิบัติการ พร้อมกันนั้นเครื่องชุมสายโทรศัพท์จะตัดสัญญาณให้หมุนทันทีที่สัญญาณ DTMF ที่กดหมายเลขตัวแรก

เมื่อเครื่องชุมสายโทรศัพท์รับหมายเลขของผู้รับ ก็จะทำการแปรตัวเลขระบุจากปลายทางจากรหัสชุมสายที่กดหมายเลขมา เมื่อรู้ตำแหน่งของผู้รับแล้วเครื่องชุมสายโทรศัพท์จะจองผ่านระหว่างผู้เรียกและผู้รับแล้วส่งสัญญาณกริ่งเรียกกลับไปยังผู้เรียก และในขณะเดียวกันวงจรคู่สายก็ส่งสัญญาณกริ่งเรียกไปยังผู้รับด้วย

เมื่อผู้รับมาตอบรับการเรียก สัญญาณตอบรับจะถูกส่งไปยังเครื่องชุมสายโทรศัพท์ เครื่องชุมสายโทรศัพท์จะทำการตัดสัญญาณกริ่งเรียกด้านผู้รับและยกเลิกสัญญาณเรียกกลับด้านผู้เรียก และทำให้ทางผ่านระหว่าง RBT และผู้เรียกว่าง ขณะเดียวกันก็จะสร้างทางผ่านด้านผู้รับการสนทนาจึงสามารถเริ่มต้นได้



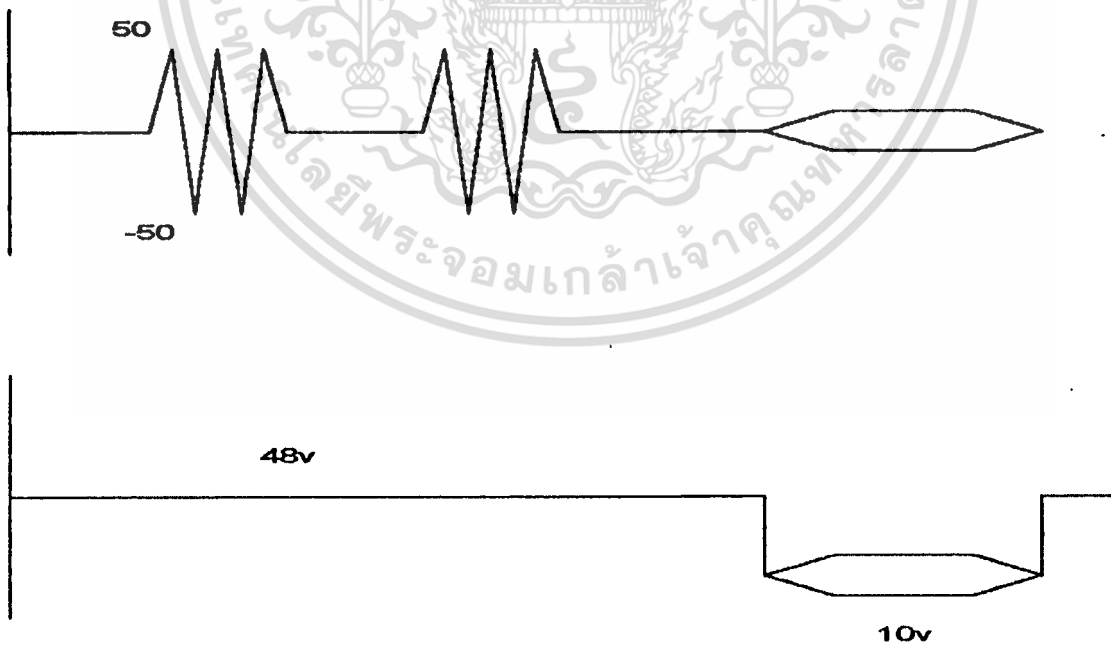
รูป ที่ 1.4 แสดงผู้เรียกทำการเรียกผู้รับไม่สำเร็จ



รูปที่ 1.5 แสดงผู้เรียกทำการเรียกผู้รับสำเร็จ

1.4.2 ระบบติดต่อผู้ถูกเรียก

เมื่อผู้รับถูกเรียกจากผู้เรียก เครื่องชุมสายโทรศัพท์จะส่งกริ่งเรียก ขนาด 100 Vdc ไปยังผู้รับเพื่อทำการเรียกผู้รับ ดังรูปที่ 1.4 เมื่อผู้รับตอบการเรียกจะทำให้ DC Voltage เปลี่ยนจาก 48 V เป็น 10 V ทำให้วงจรคู่สายตัดสัญญาณกริ่งเรียกระหว่างผู้เรียกกับผู้รับ การสนทนาจึงจะสามารถเริ่มต้นได้ดังรูปที่ 1.5 สถานะวางหูของผู้เรียกจะเลือกทางเสียงผู้พูดผ่านและทำให้ผู้รับวางหูตาม วงจรคู่สายจะตรวจรู้ว่าเป็นการเลิกสนทนาติดต่อ



รูปที่ 1.6 แสดงลักษณะของสัญญาณทางผู้รับเมื่อถูกเรียก

ก. ทำการวัดสัญญาณทางด้าน AC

ข. ทำการวัดสัญญาณทางด้าน DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 การเข้ารหัสและถอดรหัสความถี่ของโทรศัพท์ระบบ DTMF

1.5.1 การเข้ารหัสความถี่ระบบ DTMF (Dual Tone Multi Frequency Encoder)

ระบบโทรศัพท์แบบ DTMF นี้จะทำการส่งสัญญาณไปบนสายส่งของระบบโทรศัพท์ ระบบนี้มีข้อดีเหนือระบบพัลส์อยู่หลายอย่าง เช่นการหมุนโทรศัพท์ได้รวดเร็วกว่า และสามารถที่จะส่งสัญญาณไปบนสายเสียงระดับใดๆก็ได้ วิธีนี้เป็นการส่งสัญญาณแบบแถบความถี่เสียงที่แตกต่างกัน 16 ค่า โดยค่าแต่ละค่าประกอบด้วยสัญญาณคลื่นรูปไซน์ (Sine Wave) 2 แบบ แบบหนึ่งมาจากกลุ่มความถี่ต่ำ (Low Group Frequency) และอีกแบบหนึ่งมาจากกลุ่มความถี่สูง (High Group Frequency) ลักษณะของความถี่ระบบ DTMF แสดงไว้ดังรูปที่ 1.7

กลุ่มของความถี่ต่ำ (Hz)	กลุ่มความถี่สูง (Hz)			
	1209	1336	1477	1633
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D

รูปที่ 1.7 ความถี่ DTMF

1.5.2 การถอดรหัสความถี่ระบบ DTMF (DTMF Decoder)

การรหัสความถี่ทางโทรศัพท์ หมายถึง การแปลงสัญญาณความถี่ซึ่งเกิดการกดปุ่มตัวเลขของโทรศัพท์ ชนิดกด (Tone หรือ DTMF) ให้เป็นสัญญาณดิจิทัล เพื่อนำไปใช้กับระบบดิจิทัล ข้อกำหนดต่างๆ ที่จำเป็นที่จะไม่ทำให้การถอดรหัสสัญญาณ DTMF เกิดความผิดพลาด ขึ้นซึ่งผู้ออกแบบวงจรจะต้องคำนึงถึงเสมอ มีรายละเอียดดังต่อไปนี้

1. วงจรจะยังคงสามารถถอดรหัสได้อย่างถูกต้อง ถึงแม้สัญญาณที่รับเข้ามาจะมีความถี่เบี่ยงเบนไปจากค่าที่กำหนดไว้เป็นมาตรฐาน แต่ต้องไม่เกิน 2 % และจะไม่ยอมให้สัญญาณที่มีค่าเบี่ยงเบนมากกว่า 3 % จากค่ามาตรฐาน ผ่านวงจรกรองความถี่ไปได้

2. วงจรถอดรหัสจะสามารถถอดรหัสได้ก็ต่อเมื่อ ได้รับสัญญาณเข้ามามีระยะเวลาอย่างน้อย 40 มิลลิวินาที

3. วงจรถอดรหัสจะทำการถอดรหัสได้ถูกต้องก็ต่อเมื่อ สัญญาณ DTMF ที่รับเข้ามาใน

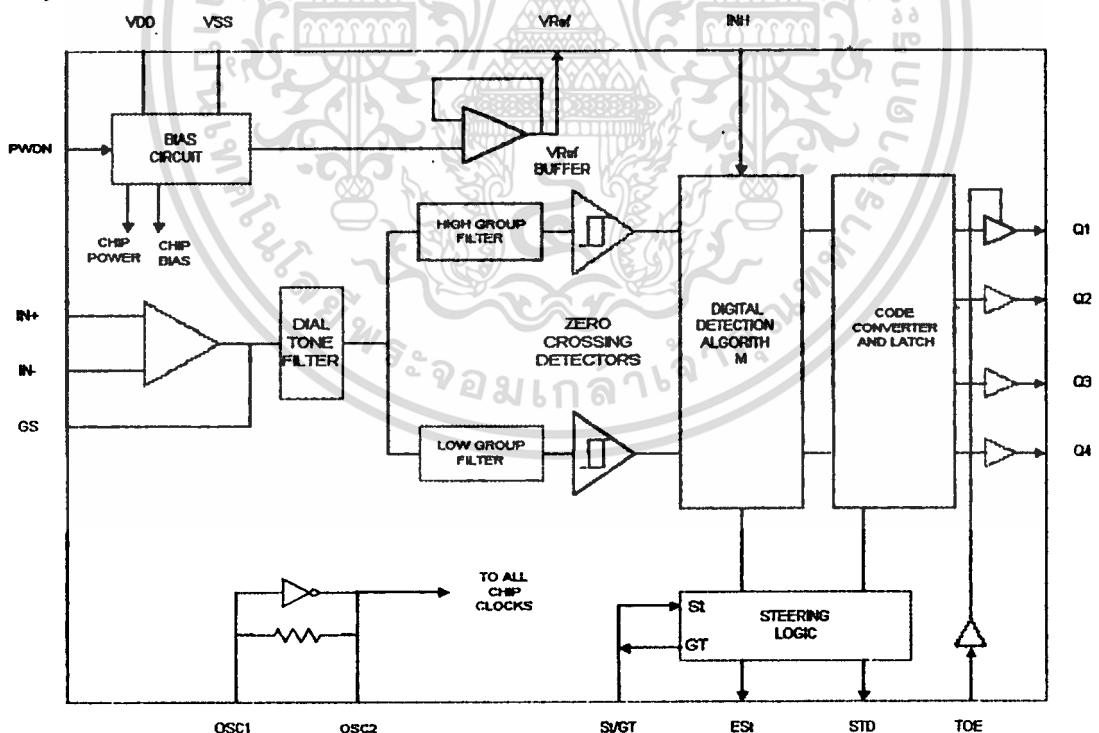
วงจรจะต้องมีช่วงเวลาห่างกับสัญญาณ DTMF ที่รับเข้ามาก่อนหน้านี้ เป็นเวลาอย่างน้อย 35 มิลลิวินาที

4. วงจรถอดรหัสจะต้องสามารถถอดรหัสสัญญาณ DTMF ที่มีไดนามิกเรนจ์สูงกว่า 27.5 dB ได้โดยไม่เกิดความผิดพลาด และยังสามารถทำงานได้ในกรณีที่สัญญาณทั้ง 2 ความถี่ที่ประกอบกันขึ้นเป็นสัญญาณ DTMF มีแอมพลิจูดแตกต่างกันมากกว่า 6 dB

5. วงจรถอดรหัสยังคงทำงานได้ตลอดเวลาไม่ว่าขณะนั้นจะปรากฏเสียงพูด หรือมีสัญญาณรบกวนจากภายนอกเข้ามายังวงจรถอดรหัสก็ไม่ทำให้การถอดรหัสเกิดความผิดพลาด

1.5.3 การทำงานของไอซีเบอร์ MT8870

โครงสร้างภายในของไอซีเบอร์ MT8870ภายในประกอบด้วยวงจรกรองความถี่และวงจรถอดรหัสฟังก์ชันทางดิจิทัล ในส่วนของวงจรกรองความถี่ ใช้เทคนิคของสวิทช์คาปาซิเตอร์ฟิลเตอร์ (Switch Capacitor Filter) สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรถอดรหัส ใช้เทคนิคการนับทางดิจิทัลเพื่อตรวจจับและถอดรหัสทั้ง 16 ความถี่ ออกมาเป็นเลขฐานสอง ขนาด 4 บิต และเช็ทช่วงเวลาทีสัญญาณเข้ามา ส่วนภาคอินพุทเป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยายได้โดยต่ออุปกรณ์ข้างนอกและเอาต์พุทเป็นวงจรถัก (Latch) 3 สถานะ



รูปที่ 1.8 แสดงโครงสร้างภายในของ MT8870

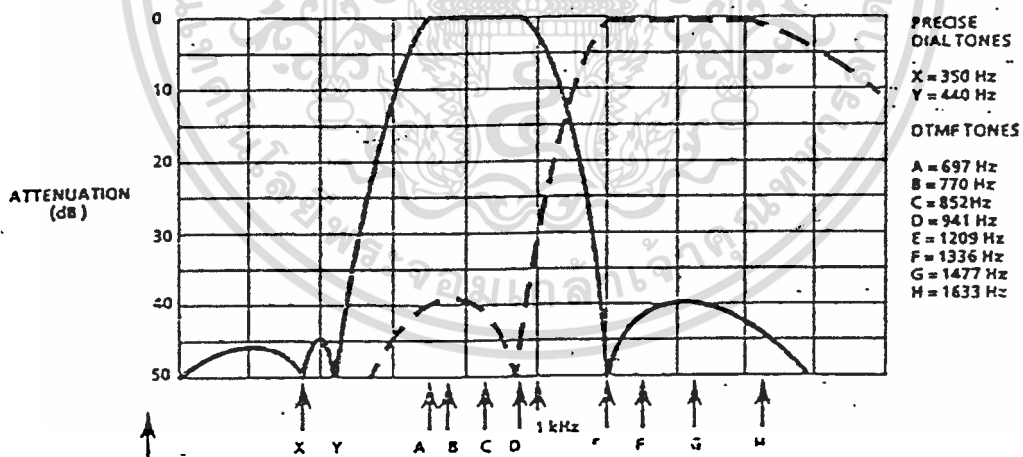
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันการทำงานภายใน MT8870 ประกอบด้วย 5 ส่วนสำคัญๆ คือ

1. ภาคกรองความถี่ (Filter Section)
2. ภาคถอดรหัส (Decode Section)
3. ภาคตรวจสอบสัญญาณ (Steering Section)
4. ภาคขยายสัญญาณความแตกต่าง (Differential Amplifier)
5. ภาคกำเนิดความถี่ (Oscillator)

1. ภาคกรองความถี่

ในส่วนนี้จะแยกสัญญาณความถี่ทางโทรศัพท์ (DTMF) ที่เข้ามาออกเป็น 2 กลุ่มความถี่คือ ช่วงความถี่สูงและช่วงความถี่ต่ำโดยใช้วงจรกรองความถี่อันดับ 6 ชนิด คาปาซิเตอร์ (Sixth Order Switched Capacitor Band Pass Filter) ซึ่งความถี่แยกได้ 2 ช่วงคือ ความถี่สูงและความถี่ต่ำ



รูปที่ 1.9 แสดงความถี่ที่ได้จากภาคกรองความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ภาคถอดรหัส

ความถี่ทางโทรศัพท์ที่ถูกกรองเรียบเรียบร้อยแล้วจะถูกผ่านเข้าวงจรถอดรหัสความถี่ออกมาเป็นตัวเลขโดยใช้เทคนิคการนับแบบดิจิทัลและมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐานหรือไม่เพื่อป้องกันความถี่อื่นเข้ามาผสมเมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา EST (Early Steeting) ก็จะทำงาน (Active) สำหรับค่าที่ถอดรหัสได้จากความถี่นั้น แสดงคังรูปที่ 1.10

3. ภาคตรวจสอบสัญญาณ

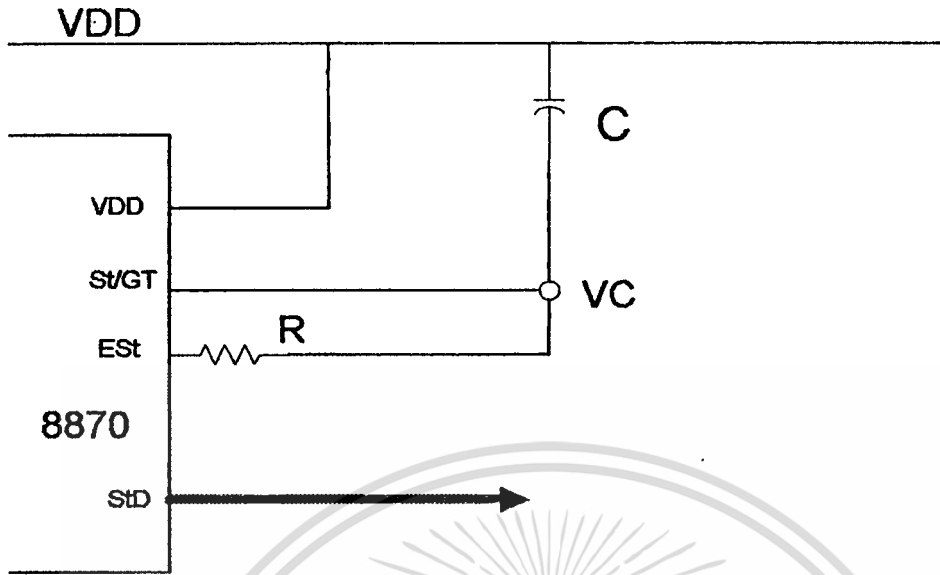
ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุต จะมีการตรวจสอบช่วงความถี่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้ความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรจะไม่รับโดยถือว่าสัญญาณไม่ถูกต้อง ส่วนช่วงเวลายานานเท่าใดสามารถตั้งโดยใช้ค่าความต้านทานและค่าตัวเก็บประจุภายนอก สัญญาณที่ขา EST เป็นระดับสัญญาณสูง (High) นานใกล้เคียงกับระยะเวลาที่ความถี่ทางโทรศัพท์เข้ามา จากรูปเมื่อขา EST เป็นระดับสูงทำให้ค่าแรงดัน V_C สูงขึ้นจนถึงค่า เทรชโฮลด์ (Threshold) วงจรถอดรหัสจึงถอดรหัสออกมาเป็นเลขฐานสอง ขนาด 4 บิต

F _{LOW}	F _{HIGH}	NO	TOE	Q ₄	Q ₃	Q ₂	Q ₁
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

L = LOGIC LOW , H = LOGIC HIGH , Z = HIGH IMPEDANCE

รูปที่ 1.10 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ

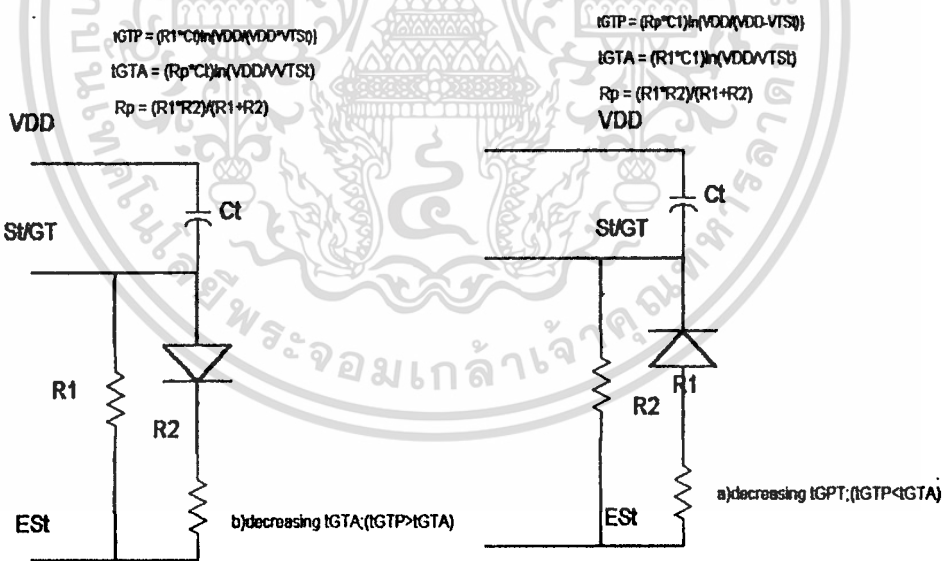
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$t_{GTA} = (RC) \ln(VDD/VT_{St})$$

$$t_{GTP} = (RC) \ln\{VDD/(VDD \cdot VT_{St})\}$$

รูปที่ 1.11 แสดงวงจรตรวจสอบสัญญาณอย่างง่าย

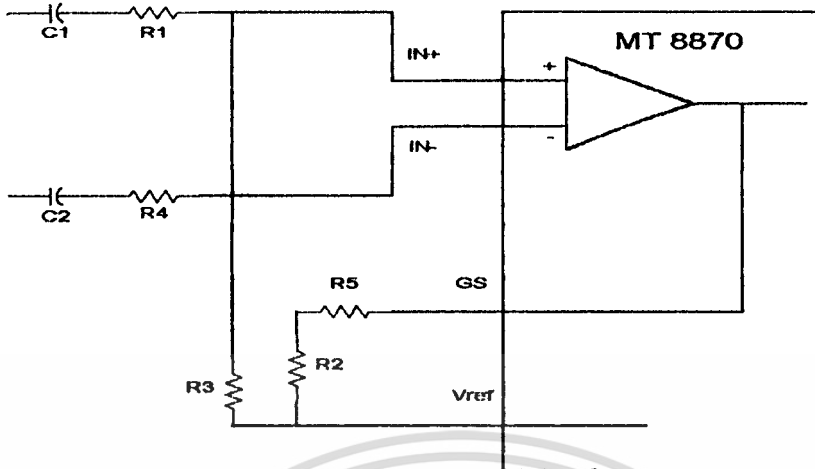


รูปที่ 1.12 แสดงวงจรการกำหนดเวลาการ์ดไทม์ พร้อมวิธีคำนวณ

4. ภาคขยายสัญญาณความแตกต่าง

วงจรอินพุทของ MT8870 เป็นภาคขยายออปแอมป์ ที่สามารถปรับอัตราขยายโดยวงจรรายนอกเพิ่มเข้าไปอีกดังรูปที่ 1.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DIFFERENTIAL INPUT AMPLIFIER

$$C1 = C2 = 10\text{nF}$$

$$R1 = R4 = R5 = 100\text{ k}\Omega$$

All resistors are $\pm 1\%$ tolerance

$$R2 = 60\text{ k}\Omega, R3 = 37.5\text{ k}\Omega$$

All capacitors are $\pm 5\%$ tolerance

$$\text{VOLTAGE GAIN } (A_{v,\text{diff}}) = R5/R1$$

INPUT IMPEDANCE

$$(Z_{\text{indiff}}) = 2 \sqrt{R1^2 + R1 + (1/\omega C)^2}$$

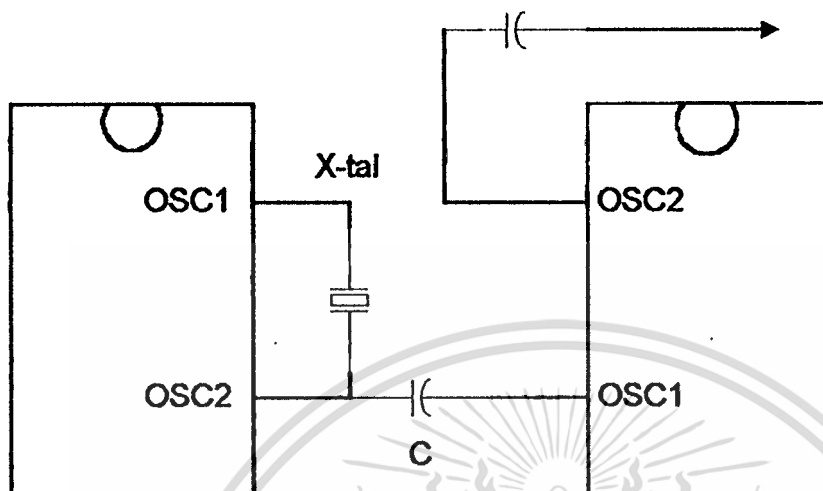
รูปที่ 1.13 แสดงวงจรขยายความแตกต่างด้านอินพุต

5. ภาคกำเนิดความถี่

ในภาคนี้ภายในไอซีมีวงจรสร้างสัญญาณเวลาอยู่ภายในแล้ว เพียงแต่ต่อคริสตัล(Crystal) ขนาด 3.579 MHz ก็จะใช้งานได้ทันทีดังรูปที่ 1.14

MT8870B/MT8870B-1

To OCS1 of next



$C = 30 \text{ pF}$

$X\text{-tal} = 3.579545 \text{ MHz}$

รูปที่ 1.14 แสดงการต่อวงจรกำเนิดความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



บทที่ 2

ระบบชุมสายโทรศัพท์ขนาดเล็ก

2.1 ระบบชุมสายโทรศัพท์สาขาอัตโนมัติ

ระบบชุมสายโทรศัพท์ที่ตั้งใจจะพัฒนาขึ้นนี้จะเป็นแบบ Digital Speech Path คือมีการแบ่งเวลาในช่องทางเดินเสียงแบบ Digital โดยใช้หลักการของ TDM (Time Division Multiplex)

โดยหลักการจะใช้ Microcontroller Board-51 ในการควบคุมการเปิด Gate เพื่อให้โทรศัพท์แต่ละตัวติดต่อกันได้

สำหรับฐานเวลาในส่วน Speech Path จะใช้ฐานเวลาเดียวกันในการควบคุม Multiplexer , A/D, RAM Control Speech Path โดยเมื่อ Multiplexer รับสัญญาณเข้ามาในแต่ละช่องโทรศัพท์จะถูกแปลงโดย A/D ในช่วงนั้นๆ แล้วส่งไปยัง Speech Path เพื่อทำการ Latch ข้อมูลไว้จนกว่าจะมีการควบคุมจาก RAM Control Speech อีกที จากนั้นข้อมูลจะถูกส่งผ่านไปยัง D/A เพื่อแปลงข้อมูลให้เป็นสัญญาณเสียงและทำการส่งต่อไปยังโทรศัพท์อีกทีหนึ่ง

ตัวบอร์ด ซีพียู จะมีการส่งข้อมูลออกพอร์ท เพื่อไป Control สัญญาณเสียงที่สร้างขึ้นใน Tone Generator (Dial, Busy, Ringing) โดยผ่านส่วน Tone Control เพื่อส่งสัญญาณ Tone ที่ต้องการให้กับโทรศัพท์เครื่องที่ต้องการ

ผังรูปที่ 2.1 แสดง Block Diagram ของ PABX อธิบายการทำงานได้ดังนี้

- ส่วน CPU จะใช้ไมโครโปรเซสเซอร์ขนาด 8 บิต ทำงานผ่าน Input/Output Port เป็นส่วนประมวลผล

- Telephone Interface ใช้ไอซี Telephone Speech Network Interface Circuit แปลงสัญญาณที่มาจากองค์การโทรศัพท์ 2 สาย คือ Tip กับ Ring ให้เป็นสัญญาณ Transmit-Ground , Receive-Ground 4 เส้นด้วยกัน

- SLIC (Subscriber Loop Interface Circuit) เป็นส่วนเชื่อมต่อคู่สายโทรศัพท์ภายใน โดยการแปลงสัญญาณ Tip/Ring ให้เป็นสัญญาณ Transmit/Receive เทียบกับ Ground และยังทำหน้าที่ในการจ่ายไฟเลี้ยงกระแสตรงให้แก่โทรศัพท์อีกด้วย

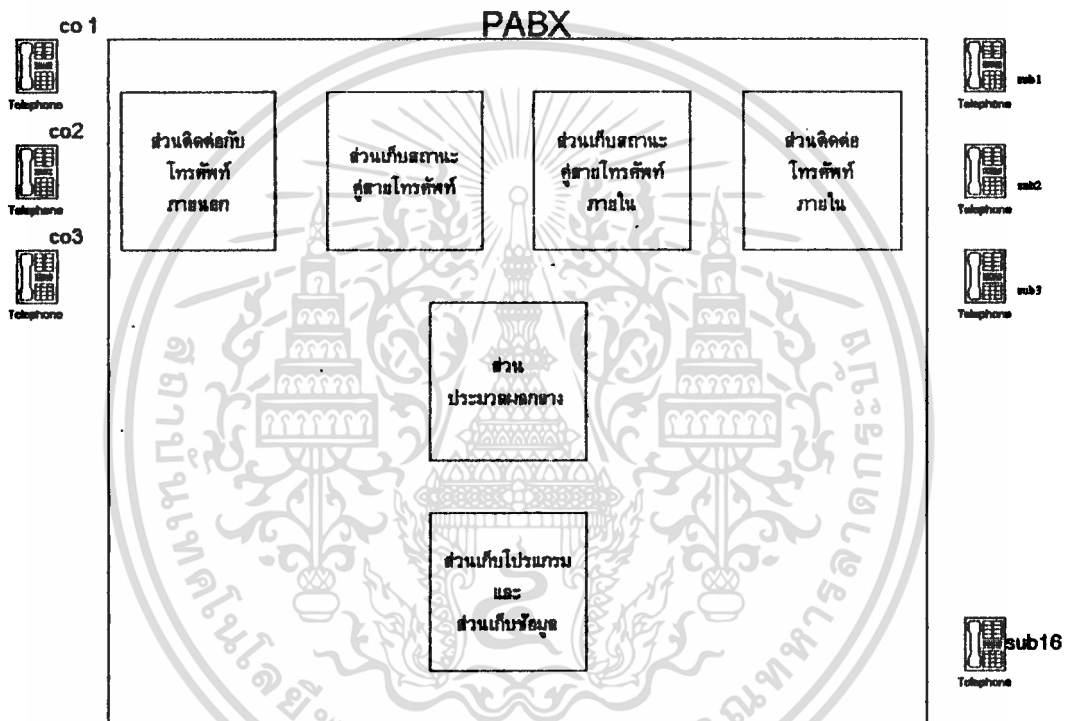
- DPDT เป็นตัวเลือกการเชื่อมต่อ ระหว่างสัญญาณโทรศัพท์กับเสียงพูดว่าจะให้เป็นสัญญาณใดต่อเข้าสู่ภาครับของส่วนเชื่อมต่อคู่สายโทรศัพท์ทั้งภายในและภายนอก และสัญญาณก็จะถูกส่งผ่านไปยังหูฟังของโทรศัพท์ได้

- ส่วนควบคุมและนับเวลา (Clock, Counter) นับเวลาเป็นฐาน 2 จำนวน 3 บิต เพื่อเป็นแอดเดรสในการจัดเวลา

- Tone Generator เป็นส่วนกำเนิดสัญญาณโทรศัพท์ต่างๆ (Busy,Dial,Ringing,Ringback) ให้แก่โทรศัพท์เครื่องใด

- Relay Control ควบคุม Relay ให้เชื่อมต่อคู่สายภายนอกกับระบบชุมสายย่อย
- DTMF(Dual Tone Multi Frequency Decoder)เป็นส่วนรับสัญญาณหมายเลขโทรศัพท์ และ แปลงความถี่ที่เกิดจากการกดปุ่มให้เป็นเลขฐานสอง ส่งไปให้ไมโครโปรเซสเซอร์รับรู้

2.2 หลักการและทฤษฎี



รูปที่ 2.1 แสดงระบบของ PABX

จากรูปข้างบน ที่แสดงให้เห็นระบบของ PABX ซึ่งประกอบไปด้วยส่วนต่าง ๆ ดังต่อไปนี้คือ ส่วนประมวลผลกลางหรือซีพียูส่วนติดต่อกับคู่สายภายในและคู่สายภายนอกส่วนเก็บสถานะของสัญญาณและหน่วยความจำข้อมูลหน่วยความจำโปรแกรม โดยแต่ละส่วนจะได้อธิบายเป็นหัวข้อหัวข้อไป

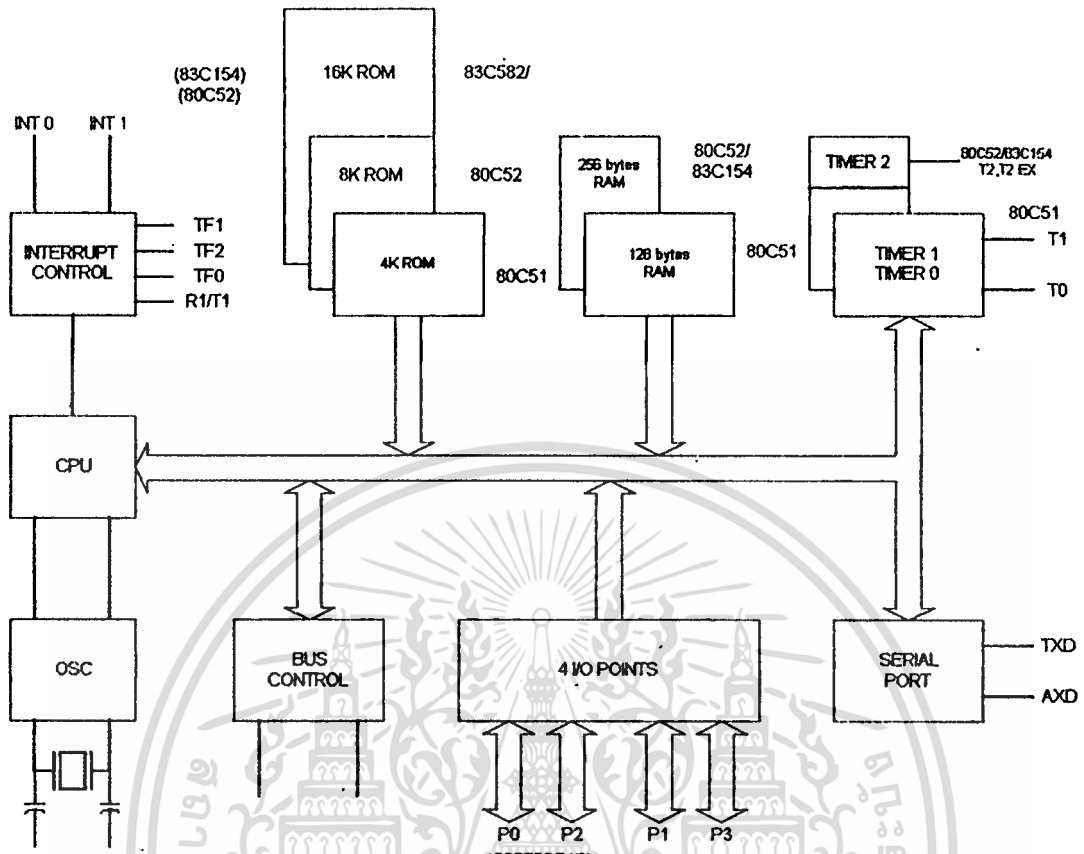
2.3 ส่วนควบคุมการทำงานของระบบ (ซีพียู)

การควบคุมการทำงานของอุปกรณ์ในระบบ PABX ที่พัฒนาขึ้นได้ใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ซึ่งได้เลือกใช้เบอร์ 8031 เนื่องจากมีคุณสมบัติดังนี้

1. สามารถนำเอาข้อมูลมา AND, OR หรือทำ Complement แบบทีละ 8 บิต และ 1 บิต
2. สามารถใช้กับหน่วยความจำโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS 51 ได้สูงสุด 64 กิโลไบต์
3. สามารถต่อกับหน่วยความจำข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบต์
4. ใน 8051 และ 8751 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบต์ (ใน 8052 และ 8752 มีหน่วยความจำสำหรับเก็บโปรแกรม 8 กิโลไบต์) อยู่ภายในวงจรถ้าให้ไม่ต้องการหน่วยความจำสำหรับโปรแกรมภายนอก
5. มีพอร์ทแบบขนานจำนวน 32 บิตสำหรับข้อมูลเข้าและออกที่ข้อมูลแต่ละบิตเป็นอิสระต่อกัน
6. มีวงจร Timer/Counter ขนาด 16 บิต 2 ชุด (8052 มี 3 ชุด) ที่ทำงานในโหมดต่างๆ ได้ถึง 4 โหมด
7. มี Universal Asynchronous Receiver Transmitter (UART) สำหรับรับ-ส่งข้อมูลอนุกรม (Serial แบบ Full duplex) ที่สามารถเลือกรูปแบบได้ 4 แบบ
8. มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่งซึ่งสามารถกระโดดไปทำงานตอบสนองการขัดจังหวะได้ต่าง ๆ กัน 5 ตำแหน่ง
9. สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัดการใช้ไฟฟ้าในการทำงาน

2.4 โครงสร้างของ 8051

ภายใน 8051 จะประกอบด้วย GATE ต่าง ๆ ซึ่ง GATE เหล่านี้จะถูกนำเอาออกมาให้มีหน้าที่ต่าง ๆ เช่น วงจรถอดรหัสคำสั่ง (Instruction Decoder) วงจรสร้างสัญญาณนาฬิกา (Clock Signal Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อยๆ ดังไดอะแกรมในรูป ต่อไปนี้



รูปที่ 2.2 แสดงโคเคแกรม โครงสร้างของ 8051

ส่วนที่ 1 คือ CPU (Central Processing Unit หรือตัวประมวลผล) ส่วนนี้จะมีวงจรที่ทำหน้าที่ควบคุมในการติดต่อกับส่วนอื่น ๆ เรียกว่า วงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วยการสร้างสัญญาณควบคุมจากส่วน CPU ในส่วนนี้ยังมีอีกตัวคือ ALU ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูลทางคณิตศาสตร์ เช่น บวก ลบ คูณ หาร ข้อมูลแล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์

ส่วนที่ 2 คือหน่วยความจำ Memory มีไว้สำหรับบันทึกข้อมูล จะมีแอสเซมบลี แสดงตำแหน่งของหน่วยความจำการนำเอาข้อมูลไปเก็บในหน่วยความจำเรียกว่า การเขียน (Write) และการนำเอาข้อมูลออกมาจากหน่วยความจำเรียกว่าการอ่าน (Read) ไมโครโปรเซสเซอร์ทุกๆไปรวมทั้ง 8051 ข้อมูลและตำแหน่งจะมีค่าได้เพียง 8 หลักของเลขฐานสอง (8บิตเท่ากับ 1 ไบท์) การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่มคือ

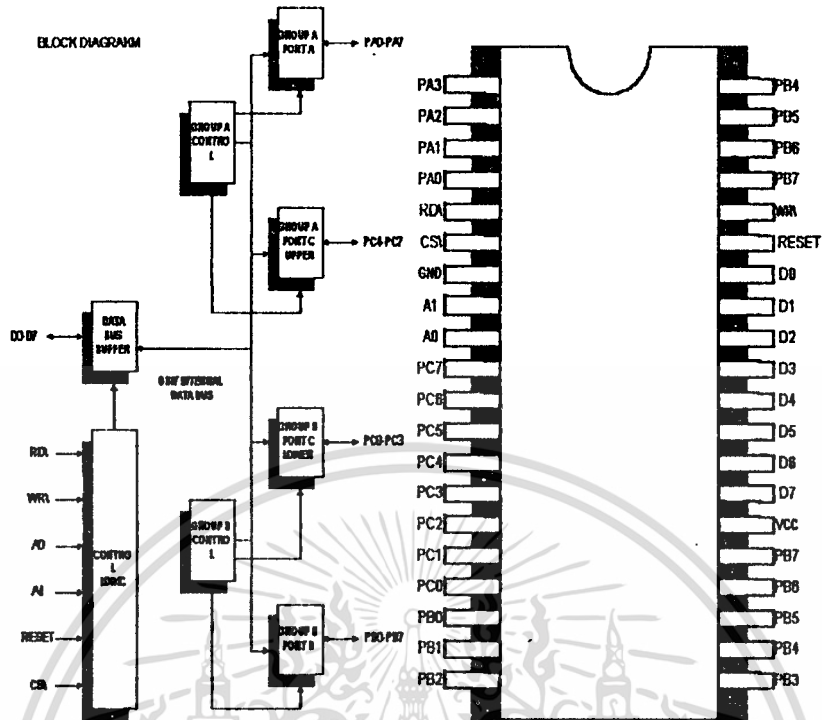
1. แอดแอสหรือค่าตำแหน่งที่ต้องการติดต่อใน 8051 จะติดต่อกับหน่วยความจำประเภท Program Memory หรือ Data Memory ได้สูงสุดชนิดละ 65536 ตำแหน่ง
2. ข้อมูลที่อ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อ 1.
3. สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำเพื่อบอกหน่วยความจำว่าต้องการอ่านหรือเขียนข้อมูล

ส่วนที่ 3 คือ อุปกรณ์อินพุตและเอาต์พุต (Input/output device) เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้

2.5 การเก็บสถานะสัญญาณ-การติดต่อกับหน่วยประมวลผลกลาง

ใช้ 8255 PPI เป็นพอร์ทอินพุต/เอาต์พุต ซึ่งมีลักษณะทั่วไปดังนี้
8255 PPI (Programmable Peripheral Interface)

เป็น LSI ขนาด 40 ขา ทำหน้าที่อินเตอร์เฟสระหว่างไมโครโปรเซสเซอร์กับอุปกรณ์ 8255 ถูกออกแบบมาใช้งานกับไมโครโปรเซสเซอร์เบอร์ 8080 บล็อกโคอะแกรมของ 8255 แสดงดังรูปต่อไป ซึ่งมีส่วนที่ติดต่อกับอุปกรณ์ภายนอก 4 กลุ่มคือ PA0-PA7, PB0-PB7, PC0-PC3, PC4-PC7 กลุ่มของสัญญาณควบคุมมี 2 กลุ่มคือ Group A Control และ Group B Control ซึ่งเป็นสัญญาณควบคุมการทำงานของทั้ง 3 พอร์ท Data Bus Buffer และ Read / Write Control Logic ใช้สำหรับติดต่อกับไมโครโปรเซสเซอร์ทางบัสข้อมูล และสัญญาณควบคุมการอ่านและเขียนข้อมูลกับรีจิสเตอร์ที่อยู่ภายใน 8255



รูปที่ 2.3 แสดงบล็อกโคะแกรมของ 8255

2.5.1 สัญญาณต่าง ๆ ของ 8255

หน้าที่ของแต่ละขาของ 8255 มีดังนี้

1. D0-D7 เป็นขาข้อมูลที่ใช้ต่อกับไมโครโปรเซสเซอร์
2. CS (Chip Select Input) เมื่อขานี้มีค่าลอจิก 0 ซีพียู สามารถติดต่อกับ 8255 ได้
3. RD (Read Input) เมื่อขานี้มีค่าลอจิกเป็น 0 พร้อมกับ CS 8255 จะส่งข้อมูลออกมาทางบััสข้อมูล
4. WR (Write Input) เมื่อขานี้มีค่าลอจิกเป็น 0 พร้อมกับ CS ข้อมูลที่อยู่บนบััสของระบบจะถูกเขียนลงไปใน 8255
5. A0-A7 (Address Input) ใช้สำหรับชี้ตำแหน่งรีจิสเตอร์ภายใน 8255 ที่ซีพียูต้องการติดต่อ
6. Reset เมื่อขานี้มีลอจิกเป็น 1 8255 จะอยู่ในช่วงรีเซ็ต พอร์ตทุกพอร์ตจะอยู่ในโหมดของอินพุทพอร์ต
7. PA0-PA7 เป็นพอร์ตข้อมูลที่ใช้สำหรับต่อกับอุปกรณ์ภายนอก
8. PB0-PB7 เป็นพอร์ตข้อมูลที่ใช้สำหรับต่อกับอุปกรณ์ภายนอก
9. PC0-PC7 เป็นพอร์ตข้อมูลที่ใช้สำหรับต่อกับอุปกรณ์ภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 การต่อ 8255 กับ ซีพียู

การต่อ 8255 กับซีพียูนั้น 8255 เป็นอุปกรณ์อินพุทเอาต์พุท ซึ่งเหมือนกับอุปกรณ์ภายนอกชนิดอื่น ๆ ขา A0 และ A1 จะต่อโดยตรงกับขา A0,A1 ของซีพียู ขา CS ของ 8255 จะต่ออยู่กับภาคถอดรหัสของแอดเดรส ดังตารางจะแสดงการต่อพอร์ทต่าง ๆ

ตารางแสดงการต่อพอร์ทต่างๆ

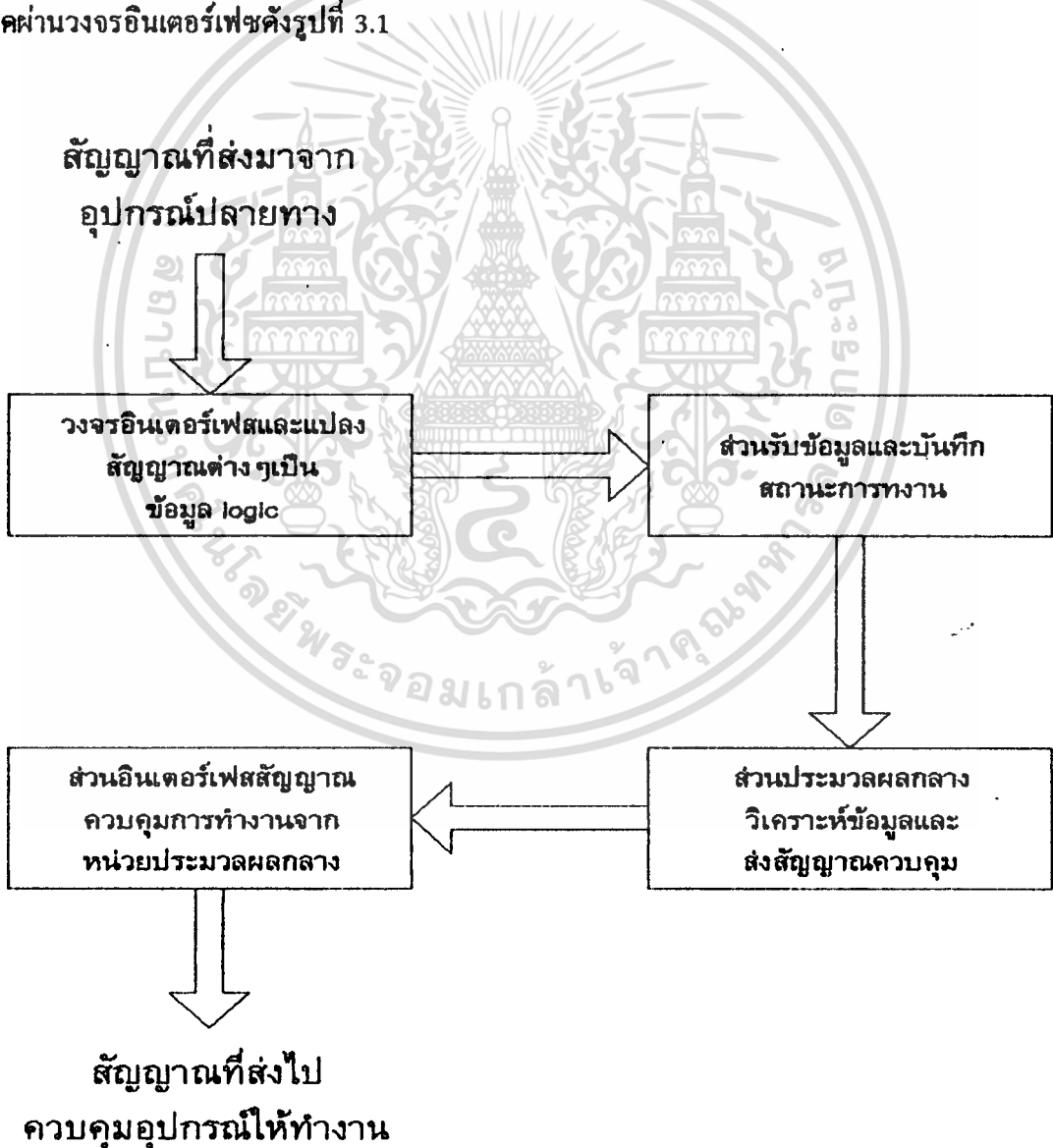
A1	A0	RD	WR	CS	Input operation (read)
0	0	0	1	0	Port A Data Bus
0	1	0	1	0	Port B Data Bus
1	0	0	1	0	Port C Data Bus
Output operation (write)					
0	0	1	0	0	Data bus Port A
0	1	1	0	0	Data bus Port B
1	0	1	0	0	Data bus Port C
1	1	1	0	0	Data bus Control
Disable function					
X	X	X	X	1	Data bus 3-Strate
1	1	0	1	0	Illegal condition
X	X	1	1	0	Data bus 3-Strace

การทำงานของพอร์ท A, B, C จะกำหนดโดยข้อมูลที่ส่งไปยังพอร์ทควบคุม ซึ่งสามารถกำหนดการทำงานได้ 3 โหมด

บทที่ 8 โครงสร้างทางฮาร์ดแวร์

8.1 หลักการออกแบบฮาร์ดแวร์

PABX ที่ได้วิจัยและพัฒนาขึ้นมา จัดอยู่ในประเภทชุมสายอิเล็กทรอนิกส์ (Electronic Exchange) โดยอาศัยไมโครคอนโทรลเลอร์ MCS-51 มาควบคุมการทำงานทั้งหมดของระบบ การส่งและรับข้อมูลผ่านพอร์ทัลอินพุต/เอาต์พุต โดยมีวงจรติดต่อ (Interface) มาใช้เพื่อแปลงสถานะต่างๆ ให้เป็นระดับสัญญาณทางตรรกะ (Logic) แล้วส่งเข้าพอร์ทัลเก็บข้อมูลบันทึกสถานะการทำงาน เพื่อส่งให้ส่วนประมวลผลกลางให้ทำการวิเคราะห์ข้อมูลและส่งสัญญาณควบคุมการทำงานทั้งหมดผ่านวงจรรีโมตเฟสดังรูปที่ 3.1



รูปที่ 3.1 Block Diagram การออกแบบระบบ PABX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนรายละเอียดของ PABX ที่พัฒนาขึ้นจะมีขนาด (Capacity) ที่สามารถให้บริการกับสาย นอกจากองค์การโทรศัพท์ได้ 3 คู่สาย และให้บริการกับโทรศัพท์คู่สายภายในได้ 16 คู่สาย ซึ่งจะมีบริการพิเศษต่าง ๆ ดังต่อไปนี้

-ติดต่อกับคู่สายภายใน

โทรออกภายนอก

โอนสายภายใน

-ประชุมร่วม 3 คู่สาย

พักสายเพื่อไปสนทนากับคู่สายอื่น

-ต่อสายตรงเมื่อไฟดับ

การกดปุ่มหมายเลขโทรศัพท์

1. การกดหมายเลขของคู่สายภายใน (หมายเลข 10-26) เพื่อที่จะทำการติดต่อรหว่างคู่สายภายในของ PABX โดยจะมีการนำหมายเลขมาตรวจสอบ ถ้าหมายเลขที่กดเป็นหมายเลขของคู่สายภายใน โปรแกรมย่อยการบริการการติดต่อภายในก็จะให้บริการส่วนนี้

2. การกดหมายเลข 0 เพื่อตัดออกสายนอก ถ้าหมายเลขที่กดเริ่มแรกเป็นเลข 0 โปรแกรมย่อยให้บริการการเรียกออกสายนอกจะทำการ เชื่อมต่อคู่สายภายนอกให้ (ซึ่งมี 3 คู่สาย) เข้ากับคู่สายภายในที่กด 0 ก็จะสามารถทำการติดต่อกับภายนอกได้

3. การกดคีย์ “#”, “*” สำหรับใช้บริการฟังก์ชันพิเศษ เมื่อมีการตรวจสอบการกดคีย์เหล่านี้โปรแกรมย่อยให้บริการฟังก์ชันพิเศษก็จะให้บริการโดยด้ว่าเป็นคีย์ “#” จะใช้สำหรับการประชุมร่วมสามคู่สายด้ว่าเป็นคีย์ “*” จะใช้สำหรับการโอนสายเนื่องจาก PABX ที่ได้พัฒนาขึ้นนี้ ถูกออกแบบให้เป็นลักษณะชุมสายแบบ SPC (Stored program control) ซึ่งลักษณะการทำงานของระบบ (การให้บริการทั่วไป/การให้บริการพิเศษ) ทั้งหมดจะเป็นตามซอฟต์แวร์ที่เขียนขึ้น รูปที่ 3.2 แสดงบล็อกไดอะแกรมโครงสร้างเครื่องชุมสายโทรศัพท์ PABX ที่ได้พัฒนาขึ้นโดยแบ่งออกเป็นส่วนประกอบหลัก ๆ 2 ส่วนคือ

3.2 ส่วนฮาร์ดแวร์ (Hardware)

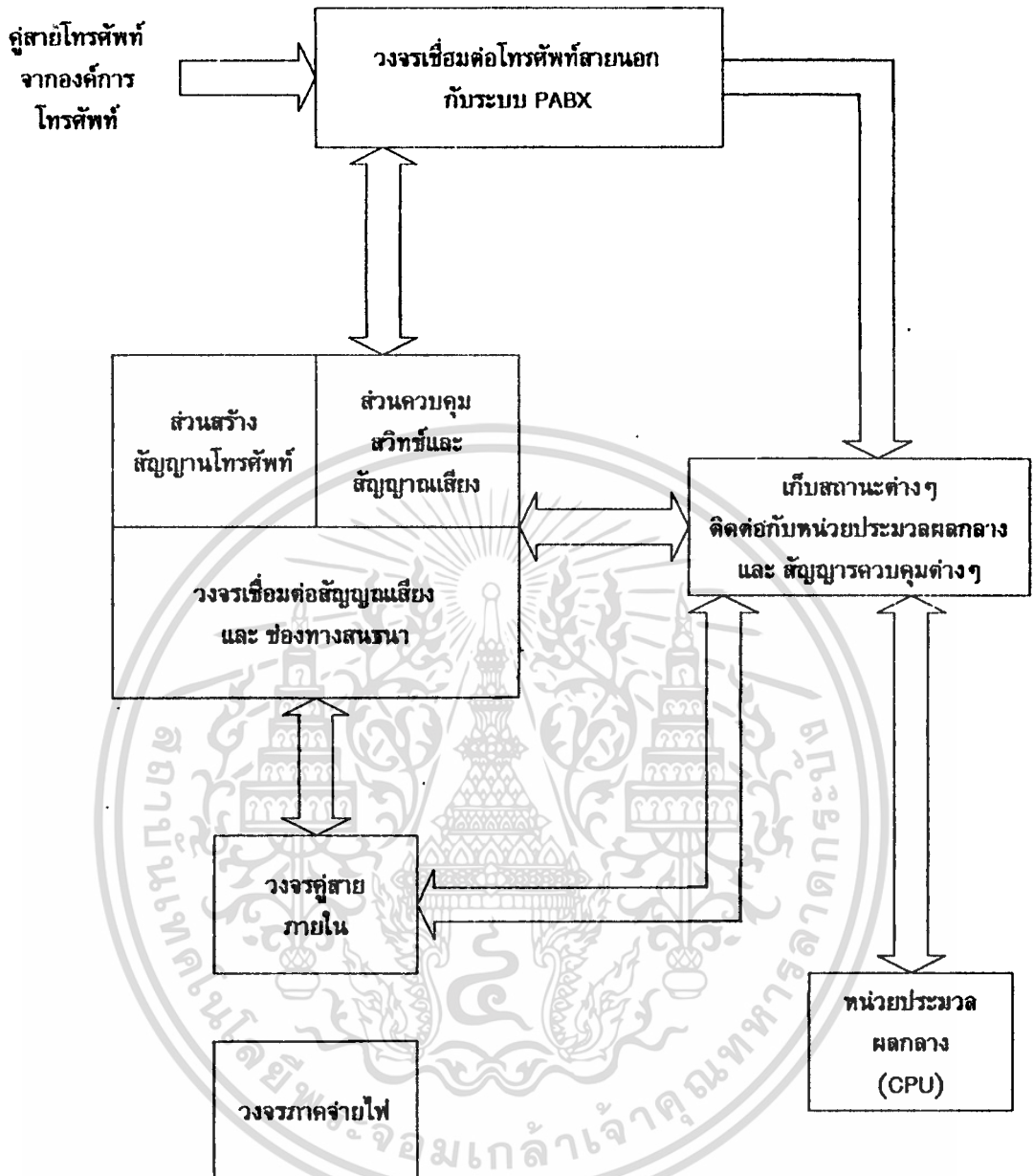
ส่วนของฮาร์ดแวร์ที่แสดงในบล็อกไดอะแกรม เป็นระบบ PABX ที่ได้ทำขึ้นประกอบ ด้วยส่วนต่าง ๆ ดังนี้

- ส่วนวงจรเชื่อมต่อโทรศัพท์สายนอก
- ส่วนควบคุมการสวิทช์และควบคุมการส่งสัญญาณเสียงโทรศัพท์
- ส่วนวงจรโทรศัพท์คู่สายภายใน
- ส่วนหน่วยประมวลผลกลางส่วนเก็บสถานะสัญญาณ/ติดต่อกับหน่วยประมวลผล กลางและส่งสัญญาณควบคุมต่าง ๆ
- ส่วนจ่ายไฟ

โดยส่วนต่าง ๆ นี้จะกล่าวถึงอีกในบทต่อไป

3.3 ส่วนซอฟต์แวร์ (Software)

ส่วนของซอฟต์แวร์เป็นโปรแกรมที่เขียนควบคุมการทำงานของระบบ PABX ไม่ว่าจะเป็น การบริการทั่ว ๆ ไป เช่น การขกนุ การวางนุ การต่อออกสายนอก เป็นต้น ตลอดจนการให้ บริการพิเศษต่าง ๆ เช่น การพักสาย การโอนสาย การประชุมร่วม 3 คู่สาย โดยโปรแกรมที่ เขียนนี้จะถูกเก็บอยู่ในหน่วยความจำแบบ EPROM ซึ่งสามารถเขียนโปรแกรมหรือเพิ่มเติมการ ทำงานให้ระบบ PABX มีความยืดหยุ่น ความสามารถเพิ่มขึ้นได้ง่าย



รูปที่ 3.2 Block Diagram โครงสร้างของเครื่องชุมสายโทรศัพท์ PABX

ต่อไปนี้จะเป็นการกล่าวถึงส่วนต่าง ๆ ของฮาร์ดแวร์ของระบบ PABX

ส่วนวงจรถวายเครื่องคู่สายภายใน รูปที่แสดงบนบล็อกไดอะแกรมของวงจรมีสายโทรศัพท์ภายใน ซึ่งประกอบด้วยส่วนต่าง ๆ คือ

- วงจรตรวจสอบสถานะ/ติดต่อกับหน่วยประมวลผลและส่งสัญญาณควบคุม
- วงจรตรวจสอบการกดหมายเลขโทรศัพท์
- วงจรเชื่อมต่อของสัญญาณเสียง
- วงจรควบคุมการส่งสัญญาณ โทรศัพท์และรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

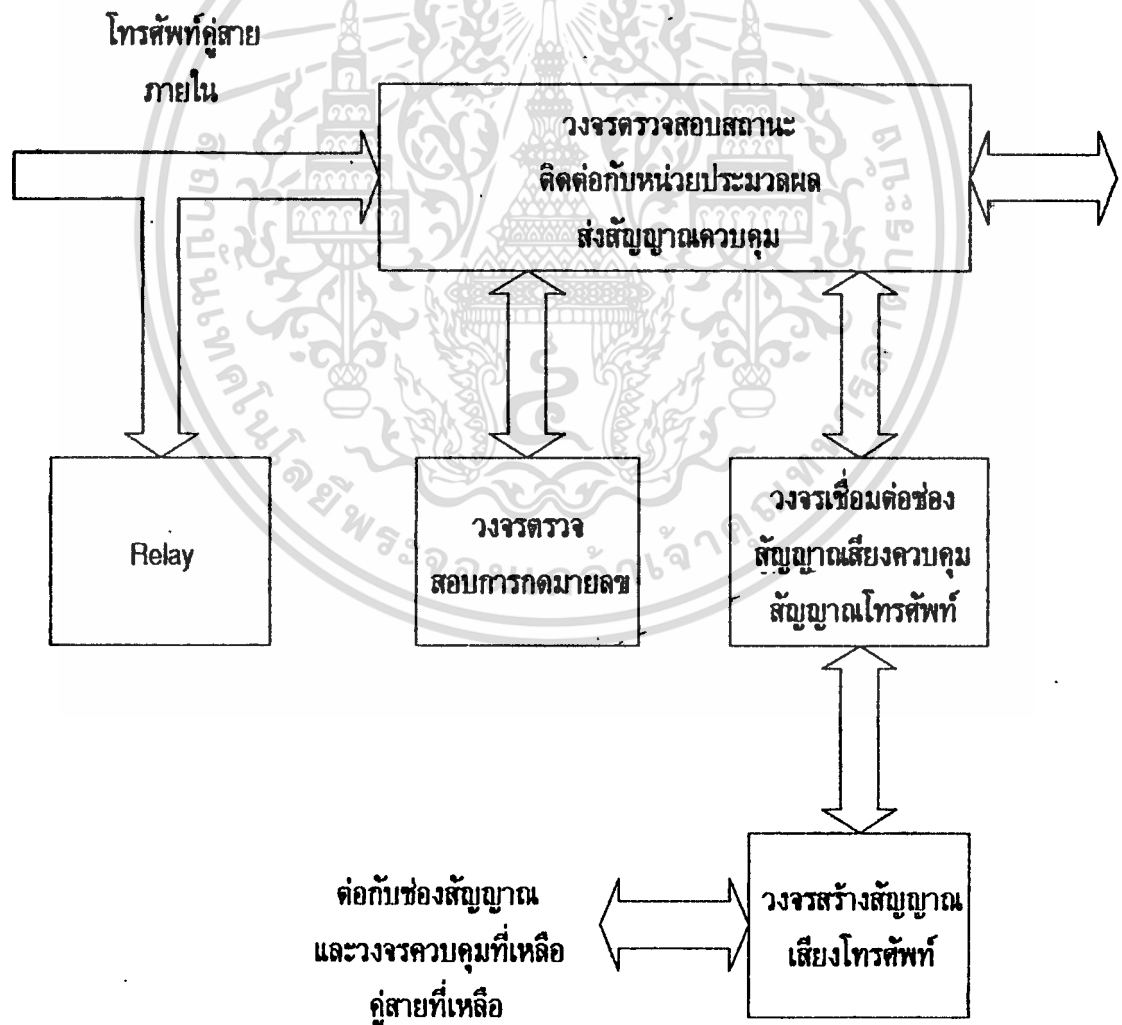
3.4 ส่วนวงจรประจำเครื่องคู่สายภายนอก

สำหรับส่วนนี้ จะเป็นส่วนติดต่อกับโทรศัพท์สายนอก (TOT line)มีส่วนประกอบดัง
บล็อกไดอะแกรม

- วงจรประจำโทรศัพท์สายนอก จะประกอบด้วยส่วนต่าง ๆ คือ
 - วงจรตรวจจับสัญญาณเรียกเข้า (Ringing Detector)
 - วงจรเชื่อมต่อช่องสัญญาณเสียง
 - วงจรควบคุมสวิทช์และรีเลย์

1. วงจรตรวจจับสัญญาณเรียกเข้า

หน้าที่และการทำงาน



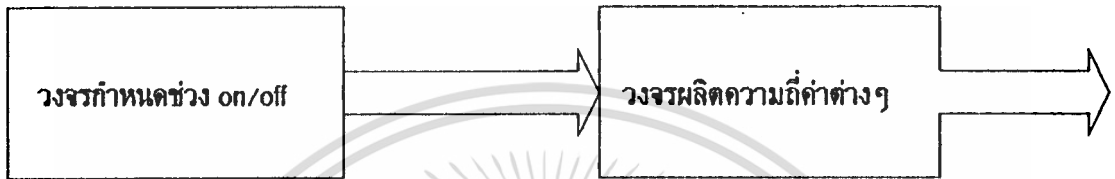
รูปที่ 3.3 Block Diagram การเชื่อมต่อโทรศัพท์สายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 ส่วนสร้างสัญญาณของโทรศัพท์

วงจรผลิตสัญญาณเราใช้วงจรอะสเตเบิล มัลติไวเบเรเตอร์ (ASTABLE MULTIVIBRATOR) ร่วมกับ AND GATE เป็นตัวผลิตสัญญาณทั้งหมดลักษณะของสัญญาณต่างๆซึ่งมีบล็อกไดอะแกรมในการออกแบบการสร้างสัญญาณเสียงโทรศัพท์ในระบบชุมสายโทรศัพท์สาขา อัดโนมัลติคิงรูป 3.4



รูปที่ 3.4 ส่วนผลิตสัญญาณภายในโทรศัพท์ทั้งหมด

3.5.1 สัญญาณพร้อมให้หมุน (Dial Tone)

คือสัญญาณที่เครื่องชุมสายโทรศัพท์แจ้งให้แก่ผู้ใช้โทรศัพท์ทราบว่าเครื่องชุมสายพร้อมแล้วที่จะให้ผู้ใช้โทรศัพท์กดหมายเลขโทรศัพท์ที่ต้องการติดต่อด้วยลักษณะของสัญญาณเป็นสัญญาณที่มีความถี่ประมาณ 400 Hz ค้างต่อเนื่องกันตลอด

แสดงการคำนวณส่วนจะสร้างสัญญาณโดย IC TIMER สร้างเป็นออสซิลเลเตอร์กำหนดสัญญาณที่มีความถี่ 400 Hz โดยที่ความถี่ของสัญญาณคำนวณจาก

$$t1 = 0.369 * (Ra + Rb) * Ct$$

$$t2 = 0.369 * Rb * Ct$$

$$F = 1 / (t1 + t2)$$

3.5.2 สัญญาณไม่ว่าง (BUSY TONE)

คือสัญญาณที่เครื่องชุมสายโทรศัพท์แจ้งผู้ใช้โทรศัพท์หลังจาก การกดหมายเลขที่ต้องการจะติดต่อ แต่หมายเลขที่ถูกเรียกไม่ว่างหรือรับการเรียกเข้าโดยชุมสายจะติดต่อจะส่งสัญญาณเป็นสัญญาณที่มีความถี่ประมาณ 400 Hz ค้างและดับสลับกัน ทุก ๆ 1 วินาที

3.5.3 สัญญาณเรียกกลับ (RINGING BACK TONE)

คือสัญญาณที่เครื่องชุมสายโทรศัพท์แจ้งผู้ใช้โทรศัพท์หลังจากการกดหมายเลขที่ต้องการจะติดต่อและให้ทราบว่าสามารถติดต่อกับชุมสายโทรศัพท์ที่ต้องการติดต่อได้ลักษณะของสัญญาณเป็นสัญญาณ ที่มีความถี่ ประมาณ 400 Hz ค้างประมาณ 1 วินาที และ ดับประมาณ 3 วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรผลิตสัญญาณ Dial Tone , Busy Tone และ Ringing Tone จะใช้ IC 555 จำนวน 2 ตัว โดยที่ 555 1/2 จะผลิตสัญญาณที่มีความถี่ประมาณ 400 Hz เป็นสัญญาณ Dial Tone และ 555 1/2 จะสร้างสัญญาณที่มีช่วง Ton 4 วินาที และช่วง Toff 2 วินาที สัญญาณที่ได้จะผ่าน NOT GATE เพื่อกลับ เป็น Ton 2 วินาที และ Toff 4 วินาที นำสัญญาณทั้งสองมา AND กันจะได้สัญญาณ Busy Tone 555 จะผลิตสัญญาณที่มีช่วง Ton 1 วินาที Toff 1 วินาที โดยนำสัญญาณนี้ไป AND กับสัญญาณ 400 Hz เป็นสัญญาณ Ringing Back Tone นำไปใช้งาน

3.5.4 สัญญาณเรียก (Ringing Tone) หรือ สัญญาณ กระดิ่ง

คือ สัญญาณที่เครื่องชุมสายโทรศัพท์ภายใน ทำให้กระดิ่งโทรศัพท์ดังเพื่อแจ้งให้ทราบว่ามี ผู้ต้องการติดต่อด้วยลักษณะของสัญญาณเป็นสัญญาณคลื่นไซน์ที่มีขนาด แอมพลิจูดประมาณ 90 Volts มีความถี่ประมาณ 50 Hz ดังประมาณ 1 วินาที และ RINGING TONE GENERATOR CIRCUIT วงจร RINGING นี้เป็นตัวสร้างสัญญาณกระดิ่งความถี่ประมาณ 50 Hz ที่มีคาบเวลาการปิด - เปิดสัญญาณเป็นลักษณะ 1 : 3 จากวงจร IC 555 ตัวที่ 1/2 จะทำหน้าที่สร้างความถี่ประมาณ 50 Hz ส่วน 555 ตัวที่ 2/2 จะสร้างสัญญาณ PULSE ที่มีลักษณะของเวลา ON/OFF ของสัญญาณในอัตราส่วน 3 : 1 โดยจะถูกป้อนเข้า NOT GATE เพื่อกลับให้เป็น 1 : 3 และนำไป ป้อนเข้า AND GATE กับสัญญาณ 50 Hz จาก Output ของ 555 ตัวที่ 1 ก็จะได้สัญญาณ RINGING เพื่อจะนำไปป้อนให้กับภาค SLIC

3.6 Internal call การติดต่อภายใน PABX

- เมื่อ SUB A (OFF HOOK) LC ก็จะทำการส่งสัญญาณไปยัง CPU, CPU จะทำการตรวจสอบว่าเป็นเลขหมายอะไร ชนิดอะไร เมื่อตรวจ ดูแล้วว่าถูกต้อง CPU ก็ตรวจสอบว่า SV ว่างหรือไม่เพื่อให้บริการเลขหมายต่อไป เมื่อตรวจสอบเสร็จเรียบร้อยแล้ว CPU ก็ต่อ ES เข้ากับ SV

- เมื่อทำการต่อ ES เข้ากับ SV แล้ว CPU จะส่งต่อ SPEECH PATH เข้ากับ LC แล้วให้สัญญาณ BUSY TONE กรณี SV ไม่ว่างหรือให้ DIAL TONE เมื่อกรณี SV ว่างเมื่อ SUB A ได้สัญญาณ DIAL TONE แล้วอุปกรณ์ SV จะรอรับเลขหมายที่จะทำการติดต่อจาก SUB A ว่าเป็นการต่อแบบ ORIGINATE CALL หรือแบบ INTERNAL CALL ส่งให้ CPU ทำการวิเคราะห์

เมื่อวิเคราะห์แล้วว่าเป็นการเรียกแบบ INTERNAL CALL CPU จะทำการตรวจสอบว่าเลขหมายที่ถูกเรียก (SUB B) วางหรือไม่

- เมื่อ CPU ตรวจสอบดูแล้วว่า SUB B วาง CPU จะสั่งให้ SV ส่ง RINGING TONE ให้กับ SUB B แล้วสั่งให้ SV ต่อสัญญาณ RINGING BACK TONE ให้กับผู้เรียก (SUB A) เพื่อให้ SUB A รู้ว่าขณะนี้กำลังตรงกับหมายเลขที่ติดต่อยู่เมื่อ SUB B ยกหู (OFF HOOK) CPU จะสั่งยกเลิกการส่งสัญญาณ RINGING ให้กับ SUB B และยกเลิกการส่งสัญญาณ RINGING BACK TONE ให้กับ SUB A แล้วทำการต่อ SPEECH PATH ให้กับ SUB A และ SUB B แล้วสั่งยกเลิกการติดต่อกับ SV ก็เสร็จสิ้นการติดต่อกการทำงานของระบบ

3.7 VOICE RECORDER /PLAYBACK DEVICE

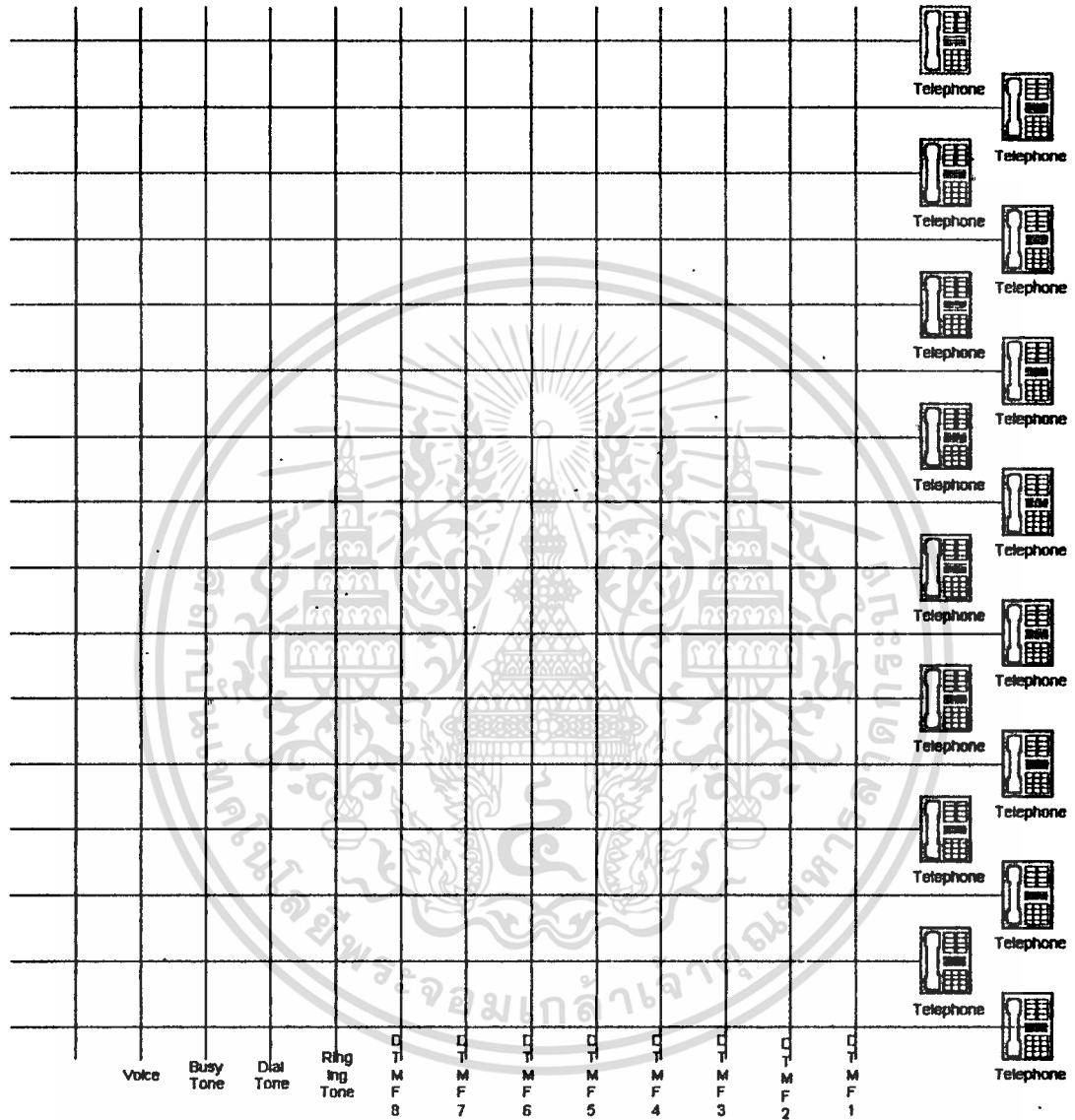
เป็นเครื่องบันทึกเสียงของโอเพอร์เรเตอร์ทำหน้าที่พูดข้อความที่บันทึกไว้กับ SUB ของ TOT ที่เรียกเข้ามา โดยจะพูดข้อความที่เป็นเสียงว่า “ ระบบนี้เป็นระบบอัตโนมัติ กรุณากดเลขหมายที่ท่านต้องการต่อเข้า”

VOICE RECORDER /PLAYBACK DEVICE ใช้ IC SINGLE CHIP เบอร์ ISD 4120 ซึ่งสามารถ บันทึกเสียง ได้ 20 วินาที โดย ISD 1420 ได้ถูกออกแบบมาโดยเทคโนโลยีที่ทันสมัยสามารถทำงานด้วยตัวมันเองโดยไม่ต้องมีอุปกรณ์ IC ภายนอกมาต่อร่วม เช่น CHIP เบอร์อื่น โดยภายในประกอบด้วย EEPROM , วงจรปริแอมป์ , วงจร SAMPLING ฯลฯ อยู่ภายใน CHIP ทั้งหมดโดยเสียงที่บันทึกและเล่นกลับออกมามีคุณภาพเสียงที่ดีมาก สามารถเก็บข้อมูลเสียงที่บันทึกไว้ได้นาน 100 ปี อีกทั้งทำงานในโหมด STAND BY ได้ด้วย ทำให้กินกำลังงานต่ำมาก

ISD 1420 ใช้ SAMPLING RATE ขนาด 6.4KHz โดยมี UPPER BAND ขนาด 2.7 KHz ซึ่งเหมาะสมที่จะนำมาใช้งานในระบบ PABX อย่างยิ่ง โดยขา A0-A7 เป็นการกำหนดโหมดการทำงานต่างๆ ของ IC ส่วนขา PLAYL เป็นการสั่ง PLAY BACK เสียงที่บันทึกไว้ทั้งหมด ขา PLAYE เป็นการสั่ง PLAY BACK เสียงความยาวของสัญญาณ PLAYE ส่วนขา REC เป็นการสั่งบันทึกเสียงลงใน IC ได้ข้อความนานไม่เกิน 20 วินาที โดยขา PLAYL จะถูกสั่งงานเมื่อมีการเรียกเข้ามาทางคู่สายขององค์โทรศัพท์ ฯ ทาง TOT LIC

3.8 โครงสร้างภายในของการประกอบ

การประกอบภายในของระบบ PABX โดยใช้ IC switch matrix 16 x 8 โดยมีหลักประกอบดังนี้รูป



รูปที่ 3.5 การต่อโทรศัพท์ ชุดรับเลขหมาย และ ชุดสัญญาณโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ส่วนของโปรแกรมควบคุม ระบบ PABX

ORG 0000

; ***** PORT 1 *****

CONT P1 EQU 0F803H
 PORT A1 EQU 0F800H
 PORT B1 EQU 0F801H
 PORT C1 EQU 0F802H

; ***** PORT 2 *****

CONT P2 EQU 0FC03H
 PORT A2 EQU 0FC00H
 PORT B2 EQU 0FC01H
 PORT C2 EQU 0FC02H

; ***** PORT 3 *****

CONT P3 EQU 0FE03H
 PORT A3 EQU 0FE00H
 PORT B3 EQU 0FE01H
 PORT C3 EQU 0FE02H

; ***** MAIN *****

MAIN:

```

MOV DPTR,#CONT P1 ;port 1 ABC=o/p
MOV A,#080H
MOVX @DPTR,A

MOV DPTR,#CONT P2 ;port 2 AB=O/p C=I/P
MOV A,#089H
MOVX @DPTR,A

MOV DPTR,#CONT P3 ;port 3 ABC=I/p
MOV A,#09BH

```

; ***** chk hook sw *****

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LL1:      MOV  DPTR,#PORTA3
          MOVX  A,@DPTR      ;in portA3 TO Reg A
          CPL  A
          CJNE A,#0001H,CHK2 ;hook1 on connet DTMF
          SJMP HOOK1
CHK2:    CJNE A,#0002H,CHK3 ;hook2 on connet DTMF
          SJMP HOOK2
CHK3:    CJNE A,#0004H,CHK4 ;hook3 on connet DTMF
          SJMP HOOK3
CHK4:    CJNE A,#0008H,CHK5 ;hook4 on connet DTMF
          SJMP HOOK4
CHK5:    CJNE A,#0010H,CHK6 ;hook5 on connet DTMF
          SJMP HOOK5
CHK6:    CJNE A,#0020H,CHK7 ;hook6 on connet DTMF
          SJMP HOOK6
CHK7:    CJNE A,#0040H,CHK8 ;hook7 on connet DTMF
          SJMP HOOK7
CHK8:    CJNE A,#0080H,LL1  ;hook8 on connet DTMF
          SJMP HOOK8
; ***** connet DTMF *****
HOOK1:   MOV  DPTR,#PORTA1  ;outport connet DTMF
          MOV  A,#00008H
          MOVX @DPTR,A      ;out port control 8816/2
          MOV  DPTR,#PORTC3 ;IN PORT <- 8870
          MOVX A,@DPTR      ;IN PUT KEY 4 BIT/1+STROBE1
          MOV  R0,A          ;DATA 4 BIT/1 -> R0
          MOVX A,@DPTR      ;IN PUT KEY 4 BIT/2+STROBE2
          MOV  R0,A          ;DATA 4 BIT/2 -> R0
          MOV  DPTR,#PORTA3 ;IN PORT HOOK1
          MOVX A,@DPTR      ;chk hook1 on user
          CJNE A,#0001H,LL1 ;HOOK1 OFF CALL MAIN
          SJMP CHKKEY       ;HOOK1 ON CALL CHKKEY
HOOK2:   MOV  DPTR,#PORTA1  ;outport connet DTMF
          MOV  A,#000C4H
          MOVX @DPTR,A      ;out port control 8816/2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV DPTR,#PORTC3 ;IN PORT <- 8870
MOVX A,@DPTR ;IN PUT KEY 4 BIT/1+STROBE1
MOV R0,A ;DATA 4 BIT/1 -> R0

```

```

MOVX A,@DPTR ;IN PUT KEY 4 BIT/2+STROBE2
MOV R0,A ;DATA 4 BIT/2 -> R0

```

```

MOV DPTR,#PORTA3 ;IN PORT HOOK2
MOVX A,@DPTR ;chk hook2 on user
CJNE A,#0002H,LL1 ;HOOK2 OFF CALL MAIN
SJMP CHKKEY ;HOOK2 ON CALL CHKKEY

```

HOOK3:

```

MOV DPTR,#PORTA1 ;outport connet DTMF
MOV A,#000A2H
MOVX @DPTR,A ;out port control 8816/2

MOV DPTR,#PORTC3 ;IN PORT <- 8870
MOVX A,@DPTR ;IN PUT KEY 4 BIT/1+STROBE1
MOV R0,A ;DATA 4 BIT/1 -> R0

MOVX A,@DPTR ;IN PUT KEY 4 BIT/2+STROBE2
MOV R0,A ;DATA 4 BIT/2 -> R0

MOV DPTR,#PORTA3 ;IN PORT HOOK3
MOVX A,@DPTR ;chk hook3 on user
CJNE A,#0004H,LL1 ;HOOK3 OFF CALL MAIN
SJMP CHKKEY ;HOOK3 ON CALL CHKKEY

```

HOOK4:

```

MOV DPTR,#PORTA1 ;outport connet DTMF
MOV A,#000E6H
MOVX @DPTR,A ;out port control 8816/2

MOV DPTR,#PORTA3 ;IN PORT <- 8870
MOVX A,@DPTR ;IN PUT KEY 4 BIT/1+STROBE1
MOV R0,A ;DATA 4 BIT/1 -> R0

MOVX A,@DPTR ;IN PUT KEY 4 BIT/2+STROBE2
MOV R0,A ;DATA 4 BIT/2 -> R0

```

```

MOV DPTR,#PORTC3 ;IN PORT HOOK4
MOVX A,@DPTR ;chk hook4 on user
CJNE A,#0008H,LL1 ;HOOK4 OFF CALL MAIN
SJMP CHKKEY ;HOOK4 ON CALL CHKKEY

```

```

HOOK5: MOV DPTR,#PORTA1 ;outport connet DTMF
MOV A,#00091H
MOVX @DPTR,A ;out port control 8816/2

MOV DPTR,#PORTC3 ;IN PORT <- 8870
MOVX A,@DPTR ;IN PUT KEY 4 BIT/1+STROBE1
MOV R0,A ;DATA 4 BIT/1 -> R0

```

```

MOVX A,@DPTR ;IN PUT KEY 4 BIT/2+STROBE2
MOV R0,A ;DATA 4 BIT/2 -> R0

```

```

MOV DPTR,#PORTA3 ;IN PORT HOOK5
MOVX A,@DPTR ;chk hook5 on user
CJNE A,#0010H,LL1 ;HOOK5 OFF CALL MAIN
SJMP CHKKEY ;HOOK5 ON CALL CHKKEY

```

```

HOOK6: MOV DPTR,#PORTA1 ;outport connet DTMF
MOV A,#000D3H
MOVX @DPTR,A ;out port control 8816/2

MOV DPTR,#PORTC3 ;IN PORT <- 8870
MOVX A,@DPTR ;IN PUT KEY 4 BIT/1+STROBE1
MOV R0,A ;DATA 4 BIT/1 -> R0

```

```

MOVX A,@DPTR ;IN PUT KEY 4 BIT/2+STROBE2
MOV R0,A ;DATA 4 BIT/2 -> R0

```

```

MOV DPTR,#PORTA3 ;IN PORT HOOK6
MOVX A,@DPTR ;chk hook6 on user
CJNE A,#0020H,LL1 ;HOOK6 OFF CALL MAIN
SJMP CHKKEY ;HOOK6 ON CALL CHKKEY

```

```

HOOK7: MOV DPTR,#PORTA1 ;outport connet DTMF
MOV A,#0008B1H
MOVX @DPTR,A ;out port control 8816/2

```

```

MOV  DPTR,#PORTC3  ;IN PORT <- 8870
MOVX  A,@DPTR      ;IN PUT KEY 4 BIT/1+STROBE1
MOV   R0,A         ;DATA 4 BIT/1 -> R0

MOVX  A,@DPTR      ;IN PUT KEY 4 BIT/2+STROBE2
MOV   R0,A         ;DATA 4 BIT/2 -> R0

MOV  DPTR,#PORTA3  ;IN PORT HOOK7
MOVX  A,@DPTR      ;chk hook7 on user
CJNE  A,#0040H,LL1 ;HOOK7 OFF CALL MAIN
SJMP  CHKKEY       ;HOOK7 ON CALL CHKKEY

```

```

HOOK8:  MOV  DPTR,#PORTA1  ;outpart connet DTMF
        MOV  A,#000CFH
        MOVX @DPTR,A    ;out port control 8816/2

        MOV  DPTR,#PORTC3  ;IN PORT <- 8870
        MOVX  A,@DPTR      ;IN PUT KEY 4 BIT/1+STROBE1
        MOV   R0,A         ;DATA 4 BIT/1 -> R0

        MOVX  A,@DPTR      ;IN PUT KEY 4 BIT/2+STROBE2
        MOV   R0,A         ;DATA 4 BIT/2 -> R0

        MOV  DPTR,#PORTA3  ;IN PORT HOOK8
        MOVX  A,@DPTR      ;chk hook8 on user
        CJNE  A,#0080H,LL1 ;HOOK8 OFF CALL MAIN
        SJMP  CHKKEY       ;HOOK8 ON .CALL CHKKEY

```

```
; ***** chk number key *****
```

```

CHKKEY:  MOV   R0,A
        CJNE  R0,#0011H,KEY2 ;NUMBER NOT=CALL HOOK1 JMP KEY2
        SJMP  RING1         ;CALL SUB CONNET RING TO HOOK1

```

```

KEY2:    CJNE  R0,#0012H,KEY3 ;NUMBER NOT=CALL HOOK2 JMP KEY3
        SJMP  RING2         ;CALL SUB CONNET RING TO HOOK2

```

```

KEY3:    CJNE  R0,#0013H,KEY4 ;NUMBER NOT=CALL HOOK3 JMP KEY4

```

```

                SJMP RING3          ;CALL SUB CONNET RING TO HOOK3

KEY4:           CJNE R0,#0014H,KEY5 ;NUMBER NOT=CALL HOOK4 JMP KEYS
                SJMP RING4          ;CALL SUB CONNET RING TO HOOK4

KEY5:           CJNE R0,#0015H,KEY6 ;NUMBER NOT=CALL HOOK5 JMP KEY6
                SJMP RING5          ;CALL SUB CONNET RING TO HOOK5

KEY6:           CJNE R0,#0016H,KEY7 ;NUMBER NOT=CALL HOOK6 JMP KEY7
                SJMP RING6          ;CALL SUB CONNET RING TO HOOK6

KEY7:           CJNE R0,#0017H,KEY8 ;NUMBER NOT=CALL HOOK7 JMP KEY8
                SJMP RING7          ;CALL SUB CONNET RING TO HOOK7

KEY8:           CJNE R0,#0018,ERROR ;NUMBER ERROR
                SJMP RING8          ;CALL SUB CONNET RING TO HOOK8

;***** CONNET RING TO PHON *****

RING1:          MOV DPTR,#PORTA1    ;OUT CONTROL 8816 CONNET RINGHOOK
                MOV A,#00000H
                MOVX @DPTR,A

                MOV A,#00004H      ;OUT CONTROL 8816 CONNET RINGBACK
                MOVX @DPTR,A

CHKCALL1:      MOV DPTR,#PORTA3    ;LOOP CHK 1 ANS
                MOVX A,@DPTR
                CJNE A,#0001H,CHKCALL1 ;BACK LOOP CHK 1 ANS
                SJMP TALK

RING2:          MOV DPTR,#PORTA1    ;OUT CONTROL 8816 CONNET RINGHOOK
                MOV A,#00040H
                MOVX @DPTR,A

                MOV A,#00044H      ;OUT CONTROL 8816 CONNET RINGBACK
                MOVX @DPTR,A

CHKCALL2:      MOV DPTR,#PORTA3    ;LOOP CHK 2 ANS
                MOVX A,@DPTR
                CJNE A,#0002H,CHKCALL2 ;BACK LOOP CHK 2 ANS

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RING3:      MOV  DPTR,#PORTA1  ;OUT CONTROL 8816 CONNET RINGHOOK
            MOV  A,#00020H
            MOVX @DPTR,A

            MOV  A,#00024H  ;OUT CONTROL 8816 CONNET RINGBACK
            MOVX @DPTR,A

CHKCALL3:   MOV  DPTR,#PORTA3  ;LOOP CHK 3 ANS
            MOVX A,@DPTR
            CJNE A,#0004H,CHKCALL3  ;BACK LOOP CHK 3 ANS

            SJMP TALK

RING4:      MOV  DPTR,#PORTA1  ;OUT CONTROL 8816 CONNET RINGHOOK
            MOV  A,#00060H
            MOVX @DPTR,A

            MOV  A,#00074H  ;OUT CONTROL 8816 CONNET RINGBACK
            MOVX @DPTR,A

CHKCALL4:   MOV  DPTR,#PORTA3  ;LOOP CHK 4 ANS
            MOVX A,@DPTR
            CJNE A,#0008H,CHKCALL4  ;BACK LOOP CHK 4 ANS

            SJMP TALK

RING5:      MOV  DPTR,#PORTA1  ;OUT CONTROL 8816 CONNET RINGHOOK
            MOV  A,#00010H
            MOVX @DPTR,A

            MOV  A,#00014H  ;OUT CONTROL 8816 CONNET RINGBACK
            MOVX @DPTR,A

CHKCALL5:   MOV  DPTR,#PORTA3  ;LOOP CHK 5 ANS
            MOVX A,@DPTR
            CJNE A,#0010H,CHKCALL5  ;BACK LOOP CHK 5 ANS

            SJMP TALK

RING6:      MOV  DPTR,#PORTA1  ;OUT CONTROL 8816 CONNET RINGHOOK
            MOV  A,#00050H
            MOVX @DPTR,A

```

```

MOVX @DPTR,A

CHKCALL6:  MOV  DPTR,#PORTA3      ;LOOP CHK 6 ANS
            MOVX  A,@DPTR
            CJNE  A,#0020H,CHKCALL6  ;BACK LOOP CHK 6 ANS
            SJMP  TALK

RING7:     MOV  DPTR,#PORTA1      ;OUT CONTROL 8816 CONNET RINGHOOK
            MOV  A,#00008H
            MOVX  @DPTR,A

            MOV  A,#0000CH        ;OUT CONTROL 8816 CONNET RINGBACK
            MOVX  @DPTR,A

CHKCALL7:  MOV  DPTR,#PORTA3      ;LOOP CHK 7 ANS
            MOVX  A,@DPTR
            CJNE  A,#0040H,CHKCALL7  ;BACK LOOP CHK 7 ANS
            SJMP  TALK

RING8:     MOV  DPTR,#PORTA1      ;OUT CONTROL 8816 CONNET RINGHOOK
            MOV  A,#00048H
            MOVX  @DPTR,A

            MOV  A,#0004CH        ;OUT CONTROL 8816 CONNET RINGBACK
            MOVX  @DPTR,A

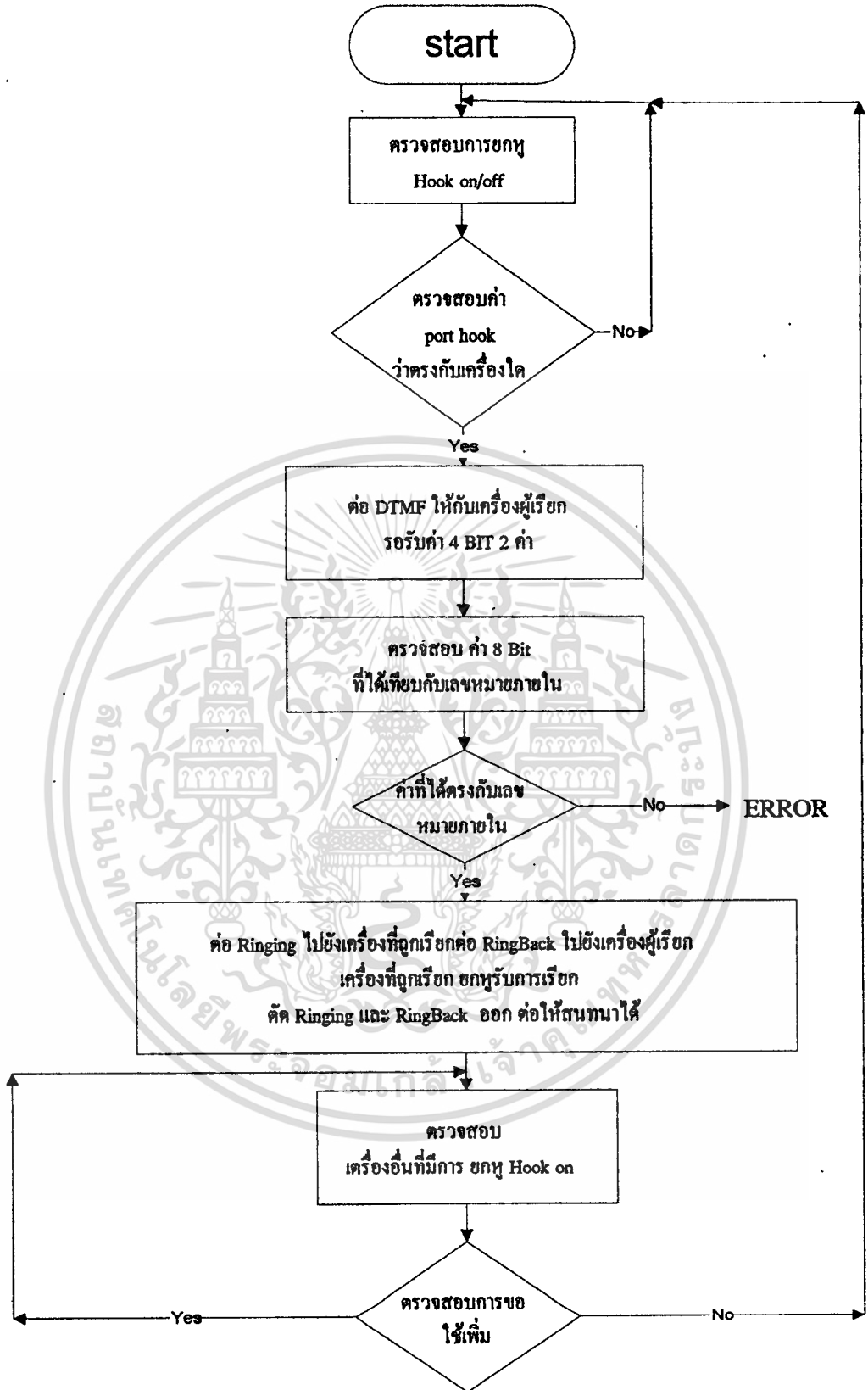
CHKCALL8:  MOV  DPTR,#PORTA3      ;LOOP CHK 8 ANS
            MOVX  A,@DPTR
            CJNE  A,#0080H,CHKCALL8  ;BACK LOOP CHK 8 ANS
            SJMP  TALK

;***** CONNET SPEECHPATH *****
TALK:      MOV  DPTR,#PORTA1
            MOV  A,#00011H
            MOVX  @DPTR,A
            LJMP LL1

            END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลองวงจรต่างๆ ปัญหาที่ เกิดขึ้นและแนวทางแก้ไข

5.1 Ringing Signal

วงจรมีไว้เพื่อเป็นวงจรสร้างสัญญาณ Ringing Signal เพื่อให้มีสัญญาณไปเข้ากับกริ่ง โทรศัพท์ของแต่ละเครื่องเมื่อมีสัญญาณเรียกเข้าจากผู้เรียก

วงจรมีเราใช้ IC เบอร์ 555 เป็นตัวสร้างสัญญาณ Ringing Signal เพื่อให้ได้สัญญาณ ความถี่ซึ่งมีค่าความถี่ประมาณ 400 Hz โดยจะใช้ IC 555 2 ตัว ตามรูปในภาคผนวกรูป C โดยสัญญาณ Ringing Signal ที่ได้จะมีแรงดันต่ำมาก ประมาณ 5 V จะต้องมาทำการขยาย เพื่อให้มีแรงดันพอที่จะนำไปติดกริ่งที่โทรศัพท์ได้ ซึ่งเราจะใช้ Transistor เป็นตัวขยายและ Op-to couple ซึ่งวงจรที่เราจะใช้เราจะใช้แบบพหุ-พหุ โดยจะมี Op-to couple เป็นตัวป้องกันแรงดัน Vcc ไหลย้อนกลับและป้องกันการเสียหายของวงจร

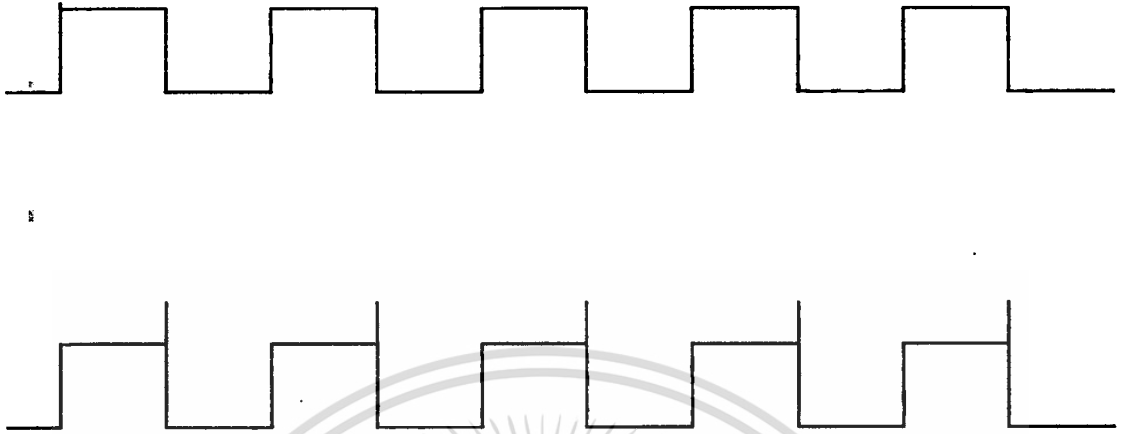
การทำงานของวงจร

เมื่อมีสัญญาณ Ringing Signal ออกมาจาก IC 555 โดยสัญญาณนี้จะต้องต่อเข้ากับ Op-to couple ของ Q_1 และ Op-to couple ของ Q_4 และสัญญาณ Ringing อีกส่วนหนึ่งจะผ่าน Not Gate เพื่อป้อนให้แก่ Op-to couple ของ Q_2 และ Q_3 ในที่นี้เราจะใช้ $V_{cc} = 35 V$ โดย Transistor Q_1 (TIP 140) และ Q_4 (TIP 146) จะทำงานสลับกันกับ Transistor Q_2 (TIP 140) และ Q_3 (TIP 146) ตามสัญญาณ Ringing ที่เข้ามาผ่าน Not Gate

อุปสรรคในการทำงาน

ในการสร้างสัญญาณ Ringing Tone เวลาคำนวณหาค่า R_A และ R_B ที่คำนวณได้จาก สูตรกับค่าความเป็นจริงจะมีค่าที่แตกต่างกันมาก เวลาทำจริงจึงใช้วิธีประมาณค่า R_A และ R_B เาเองเพราะไม่สามารถใช้สูตรที่ได้จากหนังสือมาคำนวณได้ และ Output ที่ได้จาก IC 555 ถึงแม้จะมีรูปที่เป็น pulse สมบูรณ์แบบก็ตาม แต่แรงดันที่ออกมาจะมีแรงดัน Drop ลงจากเดิมคือ จะไม่ได้ 5 V เต็มๆ แต่จะมีค่าประมาณ 4 V และเมื่อนำสัญญาณ pulse มาผ่าน Not Gate ซึ่งเราใช้ IC เบอร์ 7404 ซึ่งเป็น IC Not Gate ซึ่งเมื่อนำมาประกอบครบวงจรและนำมาผ่าน Not Gate ผลปรากฏว่า pulse ที่ออกมาจะมีสัญญาณที่เพี้ยนไปจากทางด้านอินพุตมาก ถึงแม้ว่าเราจะเปลี่ยนเบอร์ IC ตัวอื่นแล้วก็ตามก็ไม่สามารถที่จะแก้จุดนี้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 สัญญาณ Input และ Output ของ IC 7404

ส่วนปัญหาของ Op-to couple คือ Op-to couple ที่ซื้อมาตอนแรกยังไม่เข้าใจการทำงานของตัวเองว่าตัว Op-to couple ต้องการไฟเลี้ยงหรือไม่ ตอนแรกได้ป้อนไฟเลี้ยงเข้าไปก่อน แต่ก็ไม่สามารถนำไป Drive เข้า Transistor ได้ (ไม่มี Output ออกมาที่ขา 4 ของ Op-to couple) จึงลองไม่ป้อนไฟดูก็ปรากฏว่ามีสัญญาณออกมาจึงสามารถนำมา Drive Transistor ได้ โดยตอนแรกเราจะแยกภาคต่อของ Transistor ของแต่ละตัวโดยเราจะเอา Output ที่ออกจากขา Emitter มาใช้งาน โดย Output ของ Q_1 และ Q_2 แสดงดังรูปข้างล่างนี้



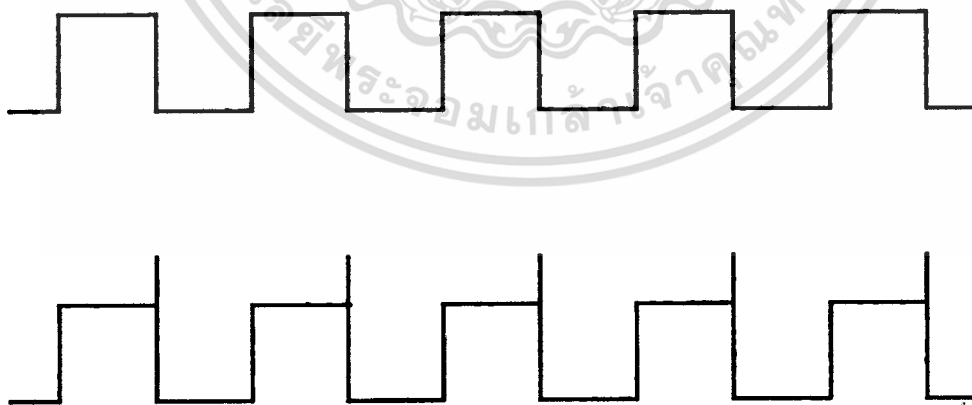
รูปที่ 5.2 output และ Output ของ Q_1 และ Q_2 แสดงดังรูปข้างล่างนี้

5.2 Ringing Tone

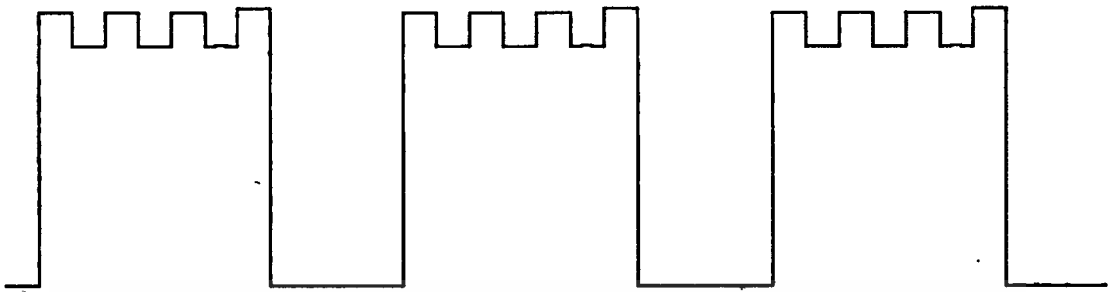
เป็นวงจรที่สร้างสัญญาณ Ringing Tone 400 Hz (1/4) ซึ่งจะดูรูปวงจรได้จากภาคผนวกในรูป B โดยเราจะใช้ IC เบอร์ 555 เป็นตัวกำเนิดความถี่ 400 Hz ขึ้นมา และสัญญาณ Ringing Tone ที่ออกมาจะมี แรงดันต่ำเราจึงจำเป็นต้องนำมาขยายเพื่อให้มีสัญญาณ Ringing Tone ที่มีความแรงพอ เพื่อนำไปเป็นสัญญาณในการป้อนให้แก่โทรศัพท์คู่สายภายใน โดยวงจรขยายในวงจรนี้เราจะไม่ใช้ Transistor มาเป็นตัวขยายแล้วเหมือนวงจรสร้างสัญญาณ Ringing Signal เพราะว่า สัญญาณ Ringing Tone นี้เราไม่ต้องการแรงดันที่สูงมากๆ แต่เราจะใช้ Op-amp แทนเพื่อต่อเป็นวงจรขยายและกรองความถี่แบบ Narrow Band เพื่อให้ได้ความถี่ 400 Hz

อุปสรรคในการทำงาน

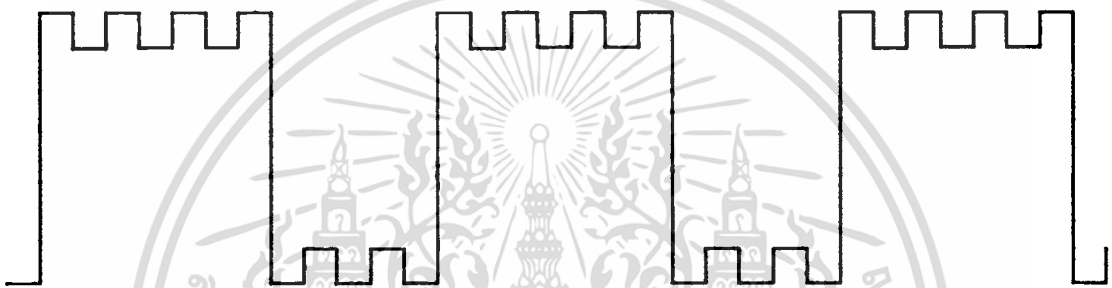
การหาค่า R_A และ R_B ที่คำนวณจากสูตรจะมาใช้กับค่าจริงไม่ได้ ดังนั้นเราจึงใช้วิธีการสุ่มค่าเอง และ Not Gate ที่นำมาใช้ในวงจรจะใช้เบอร์ 7404 เช่นกันกับ วงจรสร้างสัญญาณ Ringing Signal แต่ Output ที่ออกมาจาก IC ก็จะมีค่าที่ผันแปรกัน ซึ่งสัญญาณทางด้าน Input ก็ไม่มีการผันแปรแต่อย่างใด และแรงดันจะมีค่าต่ำกว่าค่าที่เราต้องการ คือ ประมาณ 3-4 V จึงทำให้เวลาขยายออกมาทางด้าน Output ก็จะมีรูปแบบของ Wave form ที่ผิดเพี้ยนไปด้วย ซึ่งจะดูได้จากรูปข้างล่างนี้ได้



รูปที่ 5.3 ทางด้าน Input และ Output ของ IC เบอร์ 7404



รูปที่ 5.4 รูปของสัญญาณ Ringing Tone จาก IC 555

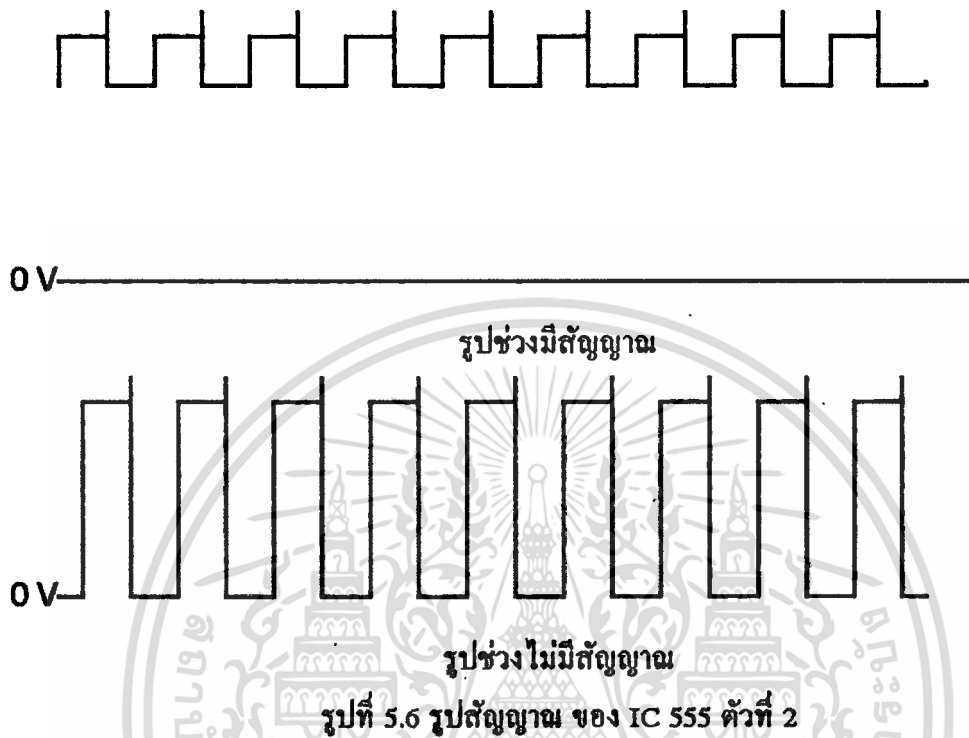


รูปที่ 5.5 รูปสัญญาณ Ringing Tone ที่ ผ่าน วงจร Op-Amp

5.3 Busy Tone 400 Hz (0.5/0.5)

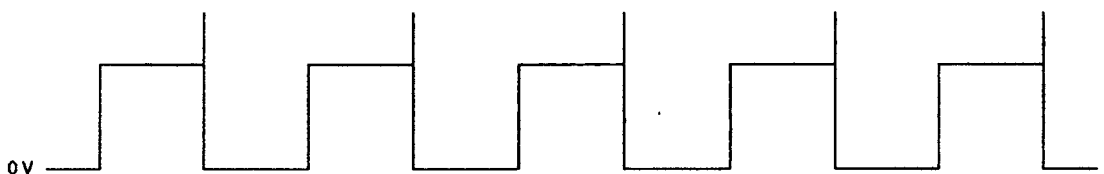
เป็นสัญญาณ Busy Tone (สัญญาณที่ค้าง 0.5 Sec และดับ 0.5 Sec คือสัญญาณที่บอกให้ทราบว่าสายไม่ว่างหรือหมายเลขที่ต้องการติดต่อมีการใช้คู่สายอยู่) รูปวงจรถจะเป็นไปตามรูป B ในภาคผนวกด้านหลัง ซึ่งการสร้างสัญญาณนี้เราก็จะยังคงใช้ IC เบอร์ 555 อยู่เหมือนเดิม โดยเราใช้ IC เบอร์ 555 ถึง 2 ตัว และทำการผ่านวงจรขยายแบบ Narrow Band ที่ความถี่ 400 Hz ซึ่งใช้ IC Op-amp ซึ่ง IC เบอร์นี้จะไฟเลี้ยงประมาณ ± 5 V ซึ่งค่า R ที่ใช้ในความเป็นจริงจะมีค่าไม่เท่ากับค่าที่คำนวณได้จากที่เราเรียนมา เพราะค่าที่ได้จากการคำนวณและเมื่อนำค่าที่ได้จากการคำนวณมาต่อวงจรคุณผลปรากฏว่าค่าความถี่ที่เราต้องการจะมีค่าผิดพลาดไปเราจึงไม่สามารถนำค่านี้มาใช้ในวงจรมีได้และรูปสัญญาณที่ออกมาจากวงจรขยายจะมีรูปที่ผิดเพี้ยน ซึ่งอาจเกิดจากค่า R หรือค่า C ของวงจร โดยที่ Output ที่ออกมาจะนำไปเป็นตัวสร้างสัญญาณ Busy Tone ซึ่งจะต่อเข้ากับคู่สายโทรศัพท์ภายใน ซึ่งเวลาที่มีการติดและมีการใช้คู่สายอยู่ก็จะมีสัญญาณไปบอกไมโครคอนโทรลเลอร์ ไมโครฯก็จะส่งสัญญาณ Busy Tone ออกไปบอกว่าตอนนี้เบอร์ที่ท่านต้องการจะติดต่อนั้นมีการใช้คู่สายอยู่ ซึ่งสัญญาณ Busy Tone จะมีรูปสัญญาณดังรูปข้างล่างนี้

รูปสัญญาณ ของ IC 555 ตัวที่หนึ่ง

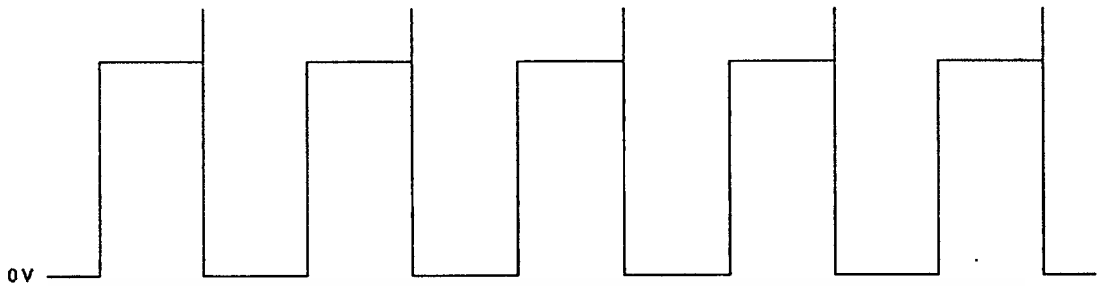


5.4 Dial Tone 400 Hz

สัญญาณ Dial Tone จะใช้วงจรในรูป D จากภาคผนวกด้านหลัง เป็นสัญญาณที่สร้างเพื่อใช้ในการบอกให้ทราบว่าโทรศัพท์พร้อมที่จะรับ key แล้ว โดยเราจะสร้างสัญญาณ Dial Tone โดยใช้ IC เบอร์ 555 เช่นกัน และต่อตรงเข้าวงจรขยายแบบ Narrow Band 400 Hz เพื่อขยายให้มีแรงดันพอที่สามารถทำให้ผู้ที่จะโทรศัพท์ได้ยินว่าขณะนี้โทรศัพท์พร้อมที่จะรับ key แล้ว โดยวงจร Dial Tone นี้เราใช้ IC เบอร์ 555 เพียงตัวเดียวเท่านั้น แต่เราก็อาจจะใช้ IC 2 ตัวก็สามารถทำได้ แต่ในที่นี้เราจะใช้เพียง 1 ตัวเท่านั้นเพื่อความประหยัด



รูปที่ 5.7 รูปสัญญาณทางด้าน Output ของ IC 555



รูปที่ 5.8 รูปสัญญาณทางด้าน Output ของวงจรถยาย

5.5 DTMF 8870

การทดลองใช้ประกอบกับโทรศัพท์ที่สามารถรับสัญญาณ key เลขหมาย และสามารถถอด Demod โทนสัญญาณประจำแต่ละ key เป็นรหัส BCD 4 Bit ได้ตรงตามตาราง ในระบบ PABX นี้ได้กำหนดให้ภายในสามารถพูดคุยพร้อมกันภายในได้ 8 คู่สาย เราจึงจำเป็นต้องใช้ IC เบอร์ 8870 ถึง 8 ตัว เพื่อให้สามารถทำการประชุมทางสายโทรศัพท์ ซึ่งเวลาประกอบวงจรจะประกอบ IC 8870 1 ตัวจะต่อโทรศัพท์ภายในได้ 1 เครื่องในขณะที่มีการใช้งาน หรือมีการประชุมทางคู่สายโทรศัพท์ ในการต่อใช้งานจะต่อขา Data และ ขา Strobe ขนานกันไปทุกตัวและไปเข้า Port 8255 โดยขา TOE จะต่อแยกแต่ละตัวไปเข้า Port 8255 อีกชุดหนึ่ง การต่อรับ key จะประกอบตามรูป F ในภาคผนวกด้านหลัง

ผลการทดลอง

เมื่อทำการต่อชุดถอดรหัส DTMF เข้ากับสายนอกสามารถรับ key และทำการถอดรหัสเป็น code 4 bit ได้ตามตารางในหน้าที่ 15

แต่ในการต่อเข้ากับสายภายใน DTMF 8870 ไม่สามารถรับสัญญาณการกด key ของโทรศัพท์สายในได้ เนื่องจากสัญญาณโทรศัพท์สายในไม่สามารถส่งผ่านไปยัง DTMF 8870 ได้

ข้อเสนอแนะ

ก่อนทำการทดลองเราควรที่จะศึกษา data sheet ของ IC เบอร์ 8870 ให้เข้าใจมากกว่านี้ จะทำให้การทดลองเป็นไปได้อย่างดี และสามารถแก้ปัญหาที่เกิดขึ้นได้

5.6 Switch Matrix 8816

การใช้งานจะต้องให้ขาของ SC = 1 และให้ขา Reset = 0 DATA เป็นตัวกำหนดว่าจะให้ สภาวะ 0 หรือ 1 ออกตาม Channel ที่เลือกใช้งาน โดยต้องต่อ STOB B เข้ากับไฟ V_{cc} ตลอดเวลา โดยเราจะให้ขาทางด้าน X และขาทางด้าน Y ตัวใดต่อถึงกันจะใช้การระบุ Address โดย Ax0-Ax3 และ Ay0-Ay2 จำนวน 7 Bit. โดยทางด้าน X ได้ 16 เส้น และทางด้าน Y ได้ 8 เส้น

ในระบบ PABX คู่สายภายใน 16 เส้นนี้ จะใช้ด้าน X เพื่อต่อกับเครื่องโทรศัพท์ภายในโดยใช้งานประกอบด้วย IC เบอร์ 88510 โดยในทางด้าน Y 8 สายจะประกอบด้วย IC เบอร์ 8870 จำนวน 8 ตัว และสัญญาณต่าง ๆ ในโทรศัพท์อีก 4 สาย และอีก 1 สายต่อกับ Voice playback จึงจำเป็นต้องใช้ IC เบอร์ 8816 ด้วยซึ่งจะใช้ IC เบอร์นี้ 2 ตัว โดยทางด้าน X ทั้ง 2 ตัวจะขนานกัน

ผลการทดลอง

จากการทดลองช่องสัญญาณบางช่องที่ไม่ได้ถูกเลือกมีสัญญาณรบกวนมาแทรกเข้า เมื่อใช้ Oscilloscope จับคู่ช่องที่เราต้องการจะเห็นมีสัญญาณรบกวนจากช่องอื่น การต่อใช้งานจะเป็นไปตามรูป A ในภาคผนวกด้านหลัง โดยการตัดต่อนี้จะเป็นไปตาม Address Decode Truth Table ที่อยู่ใน Data Sheet ของ IC เบอร์ 8816 ของภาคผนวกในด้านหลัง

5.7 Interfacing Line Telephone 88510

ใช้งานเป็น IC ที่ตรวจสอบการทำงานของโทรศัพท์ว่ามีกรยกหูโทรศัพท์หรือวางหูโทรศัพท์หรือไม่ ซึ่ง IC เบอร์นี้เราจำเป็นต้องใช้ไฟเลี้ยง มีขนาด ≈ 48 V และการควบคุมการต่อโทรศัพท์เข้ากับสัญญาณ Ringing การใช้งาน จะใช้ IC เบอร์ 88510 1 ตัว ต่อเข้าเครื่องโทรศัพท์ภายใน 1 เครื่อง และเราจะใช้ Relay เป็นตัวตัดต่อเพื่อจ่ายไฟเลี้ยง และสัญญาณ Ringing

จากการใช้ HOOK ยังไม่สามารถใช้งานได้ผลตามต้องการ

การควบคุม Relay เพื่อตัดต่อ ก็ยังไม่สามารถใช้ได้จริง ตามความจุประสงค์ที่เราต้องการไม่ได้ ในการควบคุมการตัดต่อเราใช้ IC 8255 ซึ่งจะใช้งานเป็น Port ซึ่งเราจะต้องใช้ IC 8255 เป็น Port ถึง 4 ตัว (4 Port) โดยจะใช้ 2 Port สำหรับรับสัญญาณ HOOK และอีก 2 Port เป็นตัวใช้ในการควบคุม การตัดต่อไฟเลี้ยงกับสัญญาณ Ringing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแก้ปัญหา

ในการทดลองเราไม่สามารถใช้งาน IC 88510 ได้เนื่องจากไม่เข้าใจการทำงานของตัวมัน จึงให้การทดลองล้มเหลว ไม่สามารถใช้งานได้จริงจึงเปลี่ยนมาใช้วงจรในรูปแบบ 7 ในภาคผนวก ด้านหลัง โดยใช้ LED ในการแสดงผลในการเช็คยกหู switch on-off จากวงจรเมื่อมีการยกหู โทรศัพท์ opto-couple จะทำงานสามารถเช็คสถานะยกหูได้จริง LED จะแสดงสถานะ on-off ของ HOOK SWITCH ระดับ Logic ที่จะผ่าน Inverting เข้า Port 8255 เพื่อให้ CPU ได้รู้ว่ามีการยกหูโทรศัพท์ หรือว่าวางหูอยู่

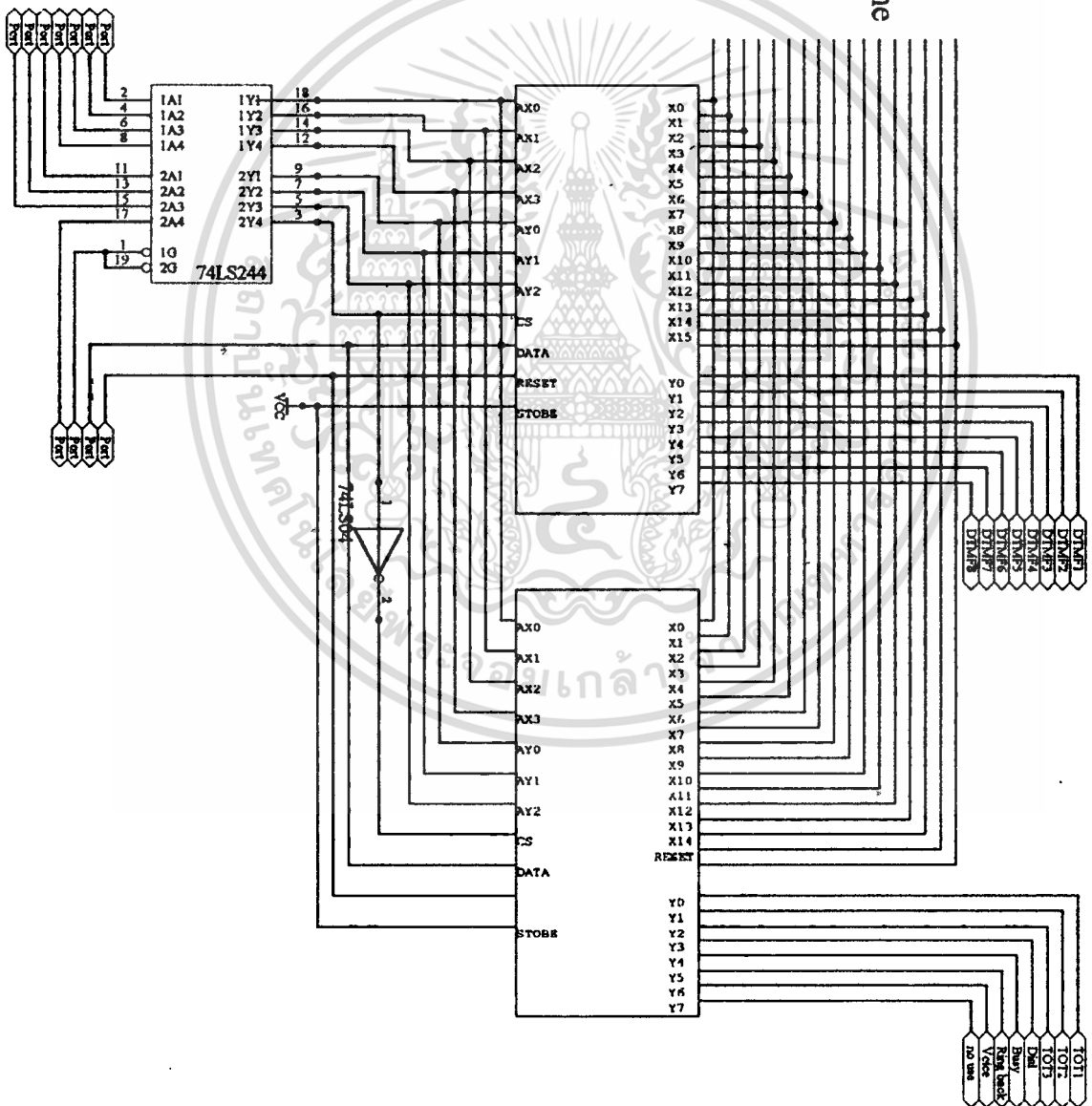
ส่วนทางด้าน Zener Diode จะใช้รักษาระดับแรงดัน ที่จะได้นำไปใช้ป้อนสัญญาณเข้า IC Matrix 8816 เป็นระดับแรงดันประมาณ 9 V





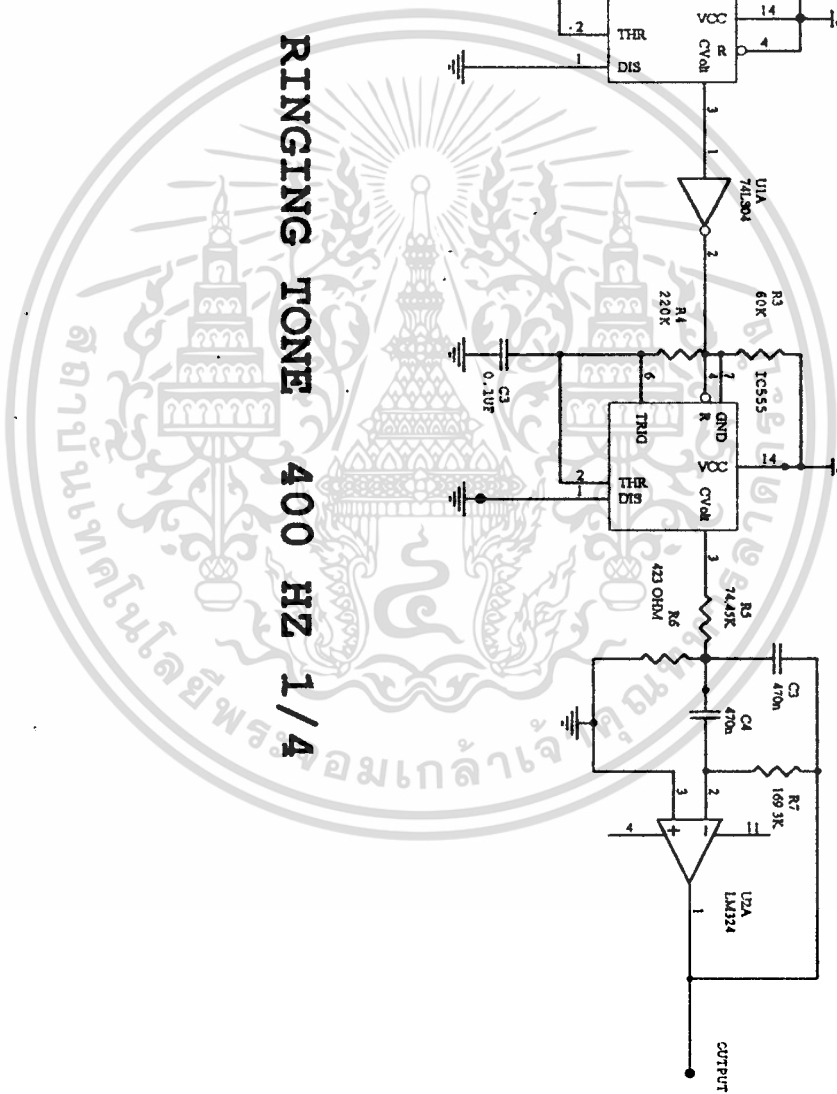
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Telephone 16 line



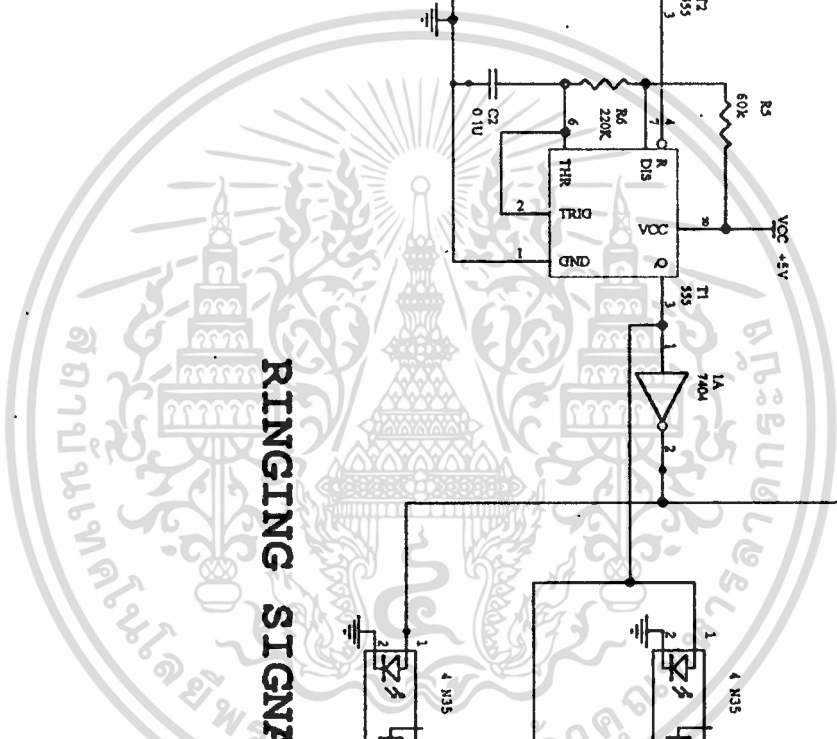
รูป A การต่อ 8816

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

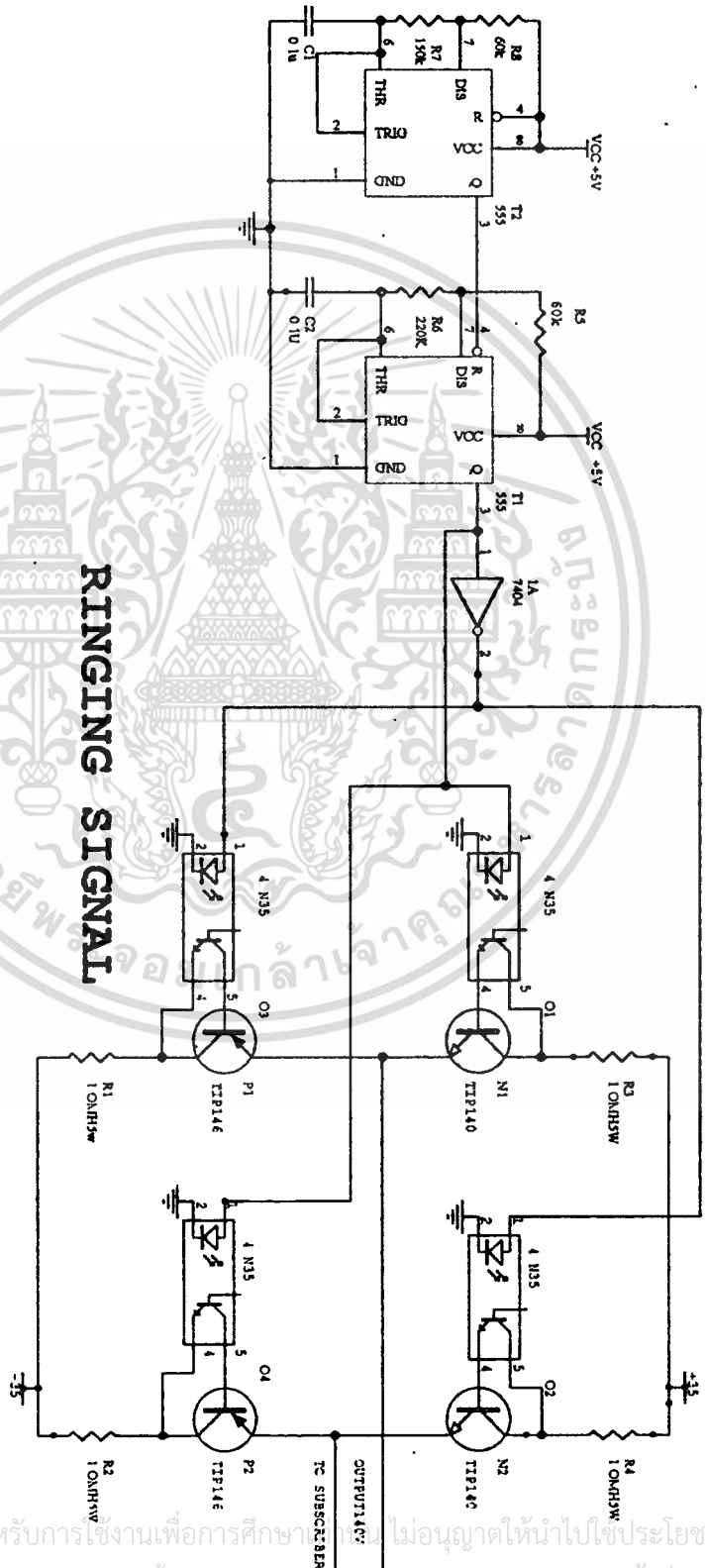


RINGING TONE 400 HZ 1/4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูป B วงจร Ringback นั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

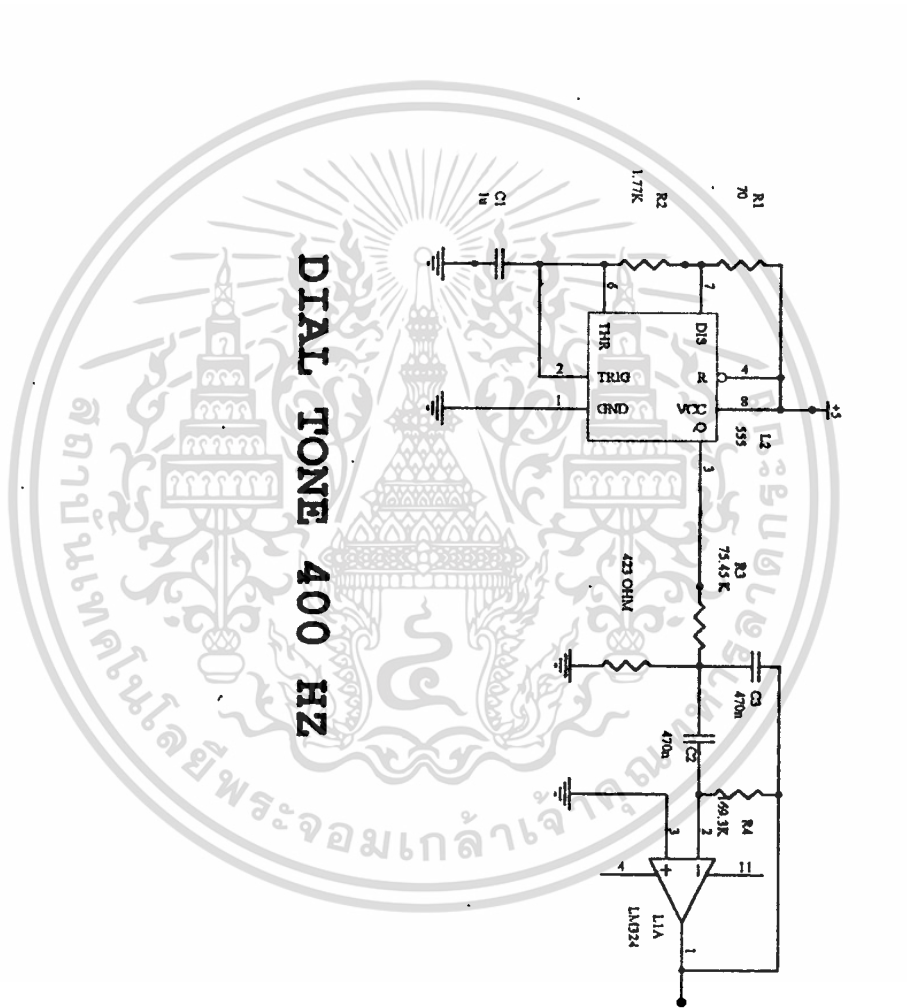


RINGING SIGNAL



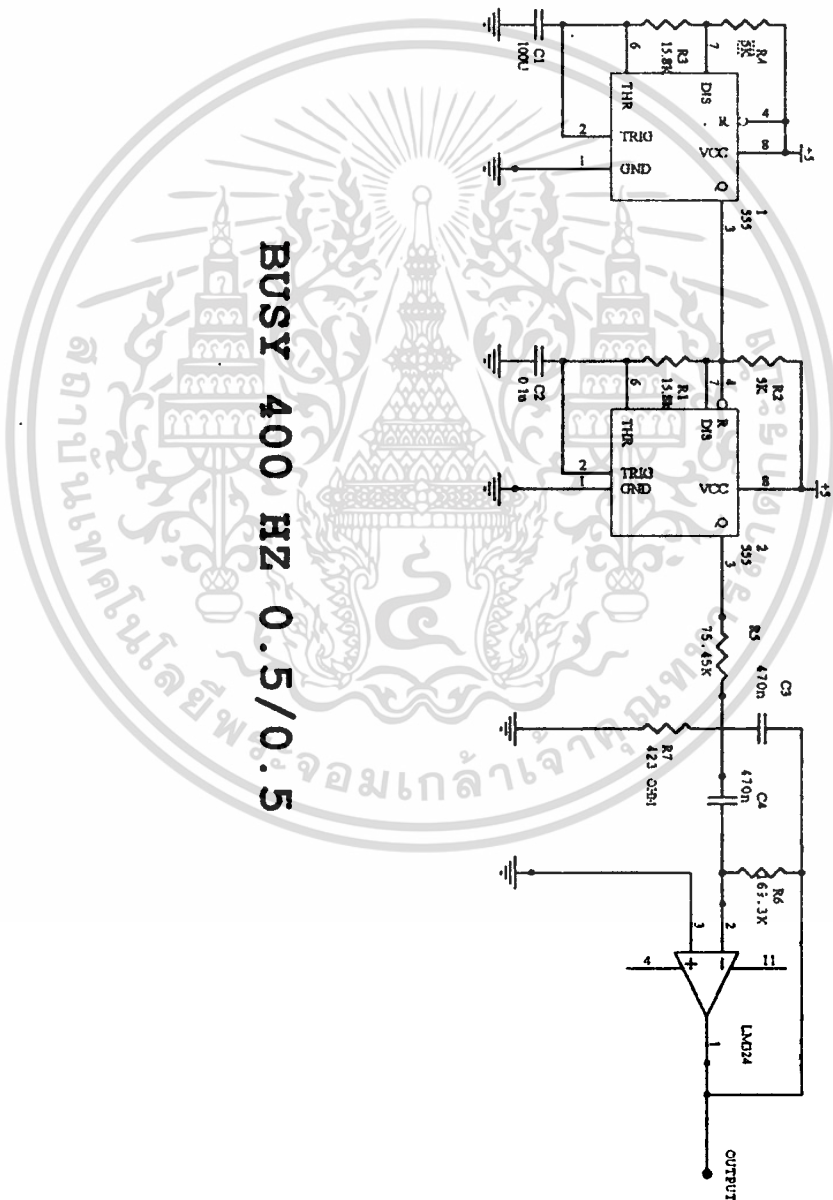
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป C วงจร Ringing Tone



รูป D วงจร Dial Tone

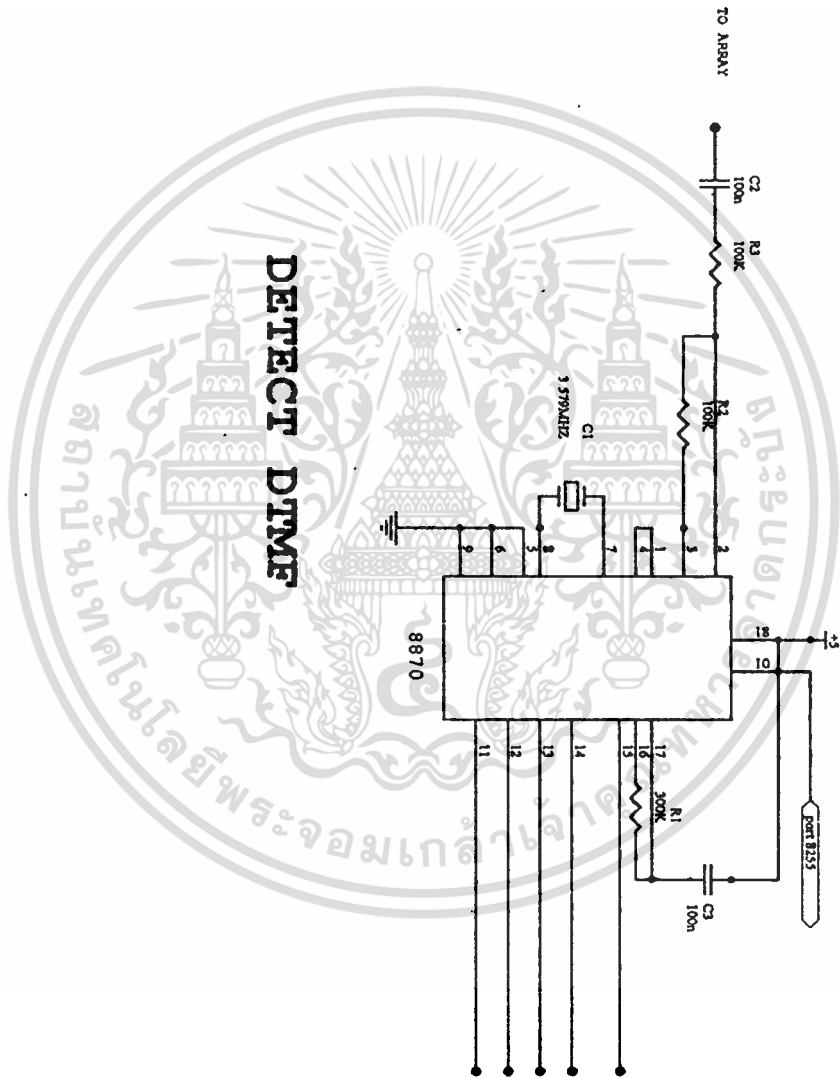
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BUSY 400 HZ 0.5/0.5

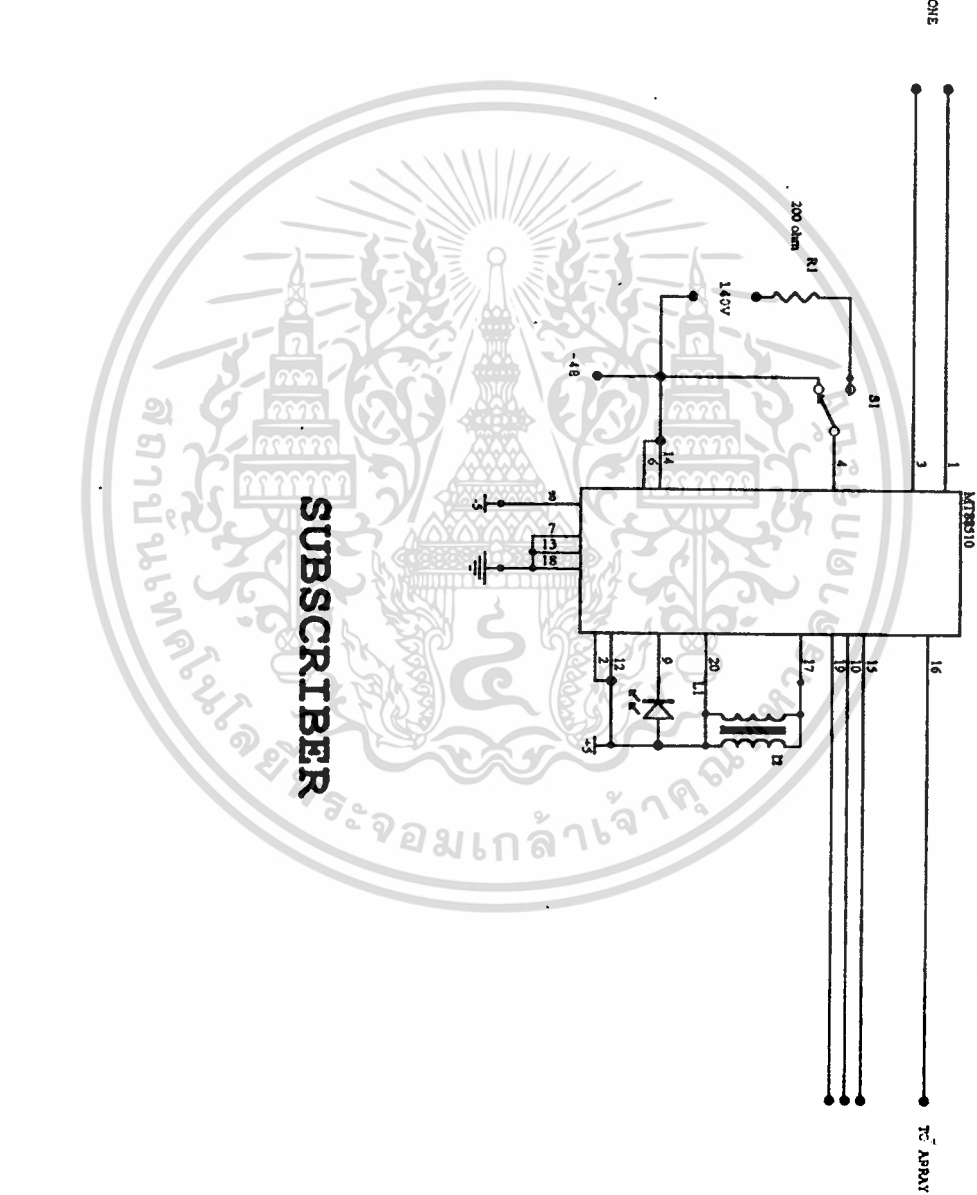
รูป E วงจร Busy tone

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



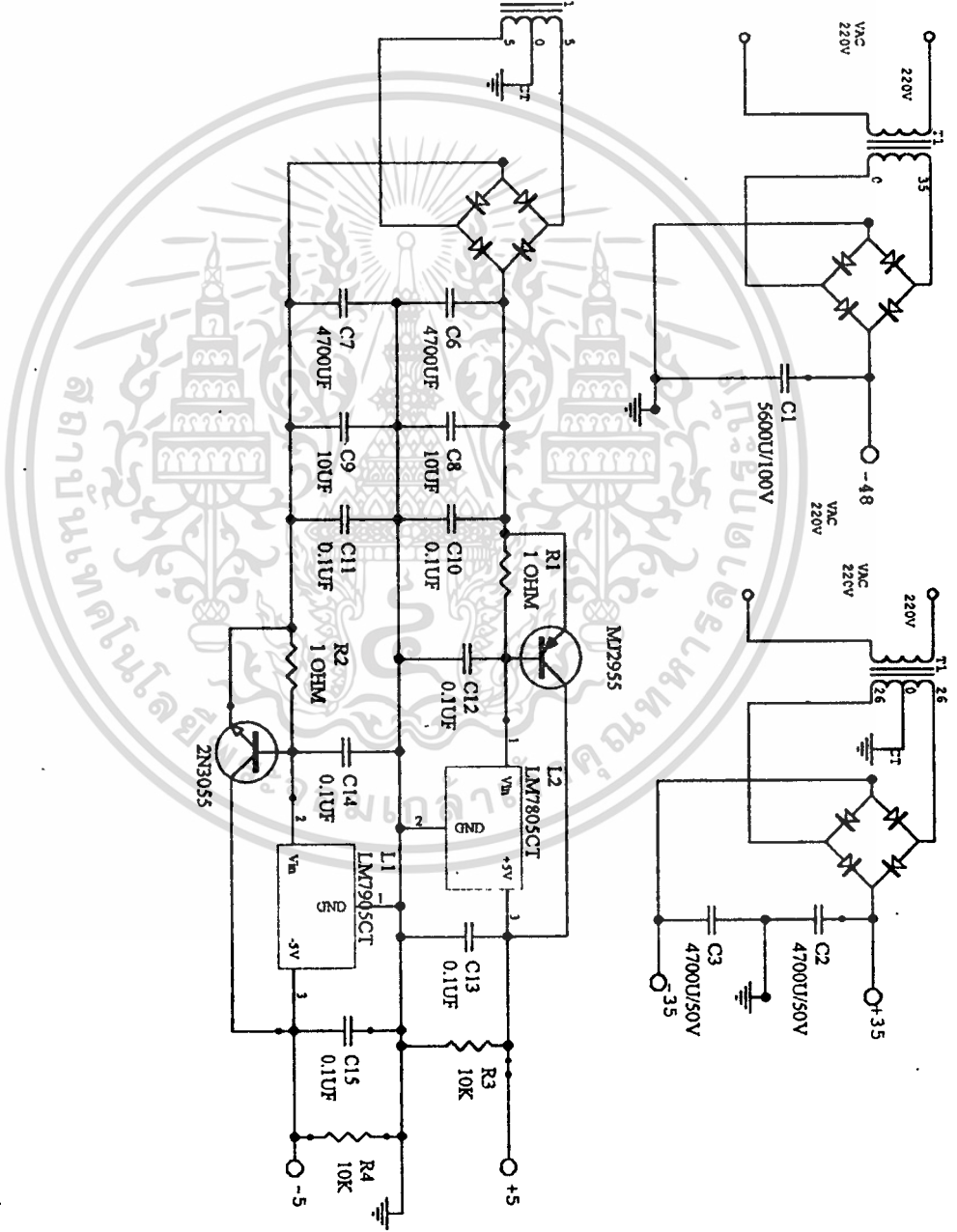
รูป F วงจร DETECT DTMF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



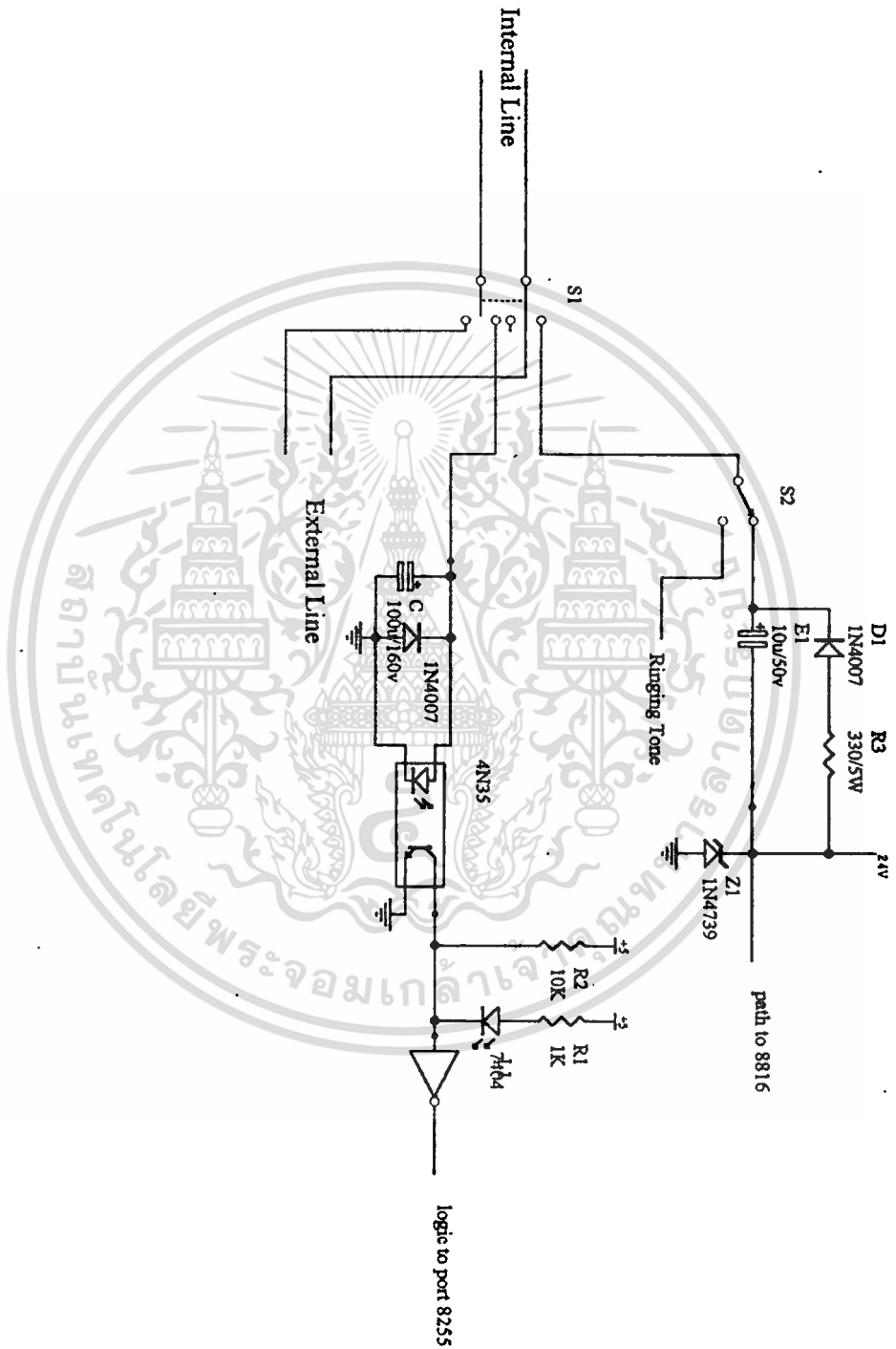
รูป H วงจรใช้งาน 88510

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

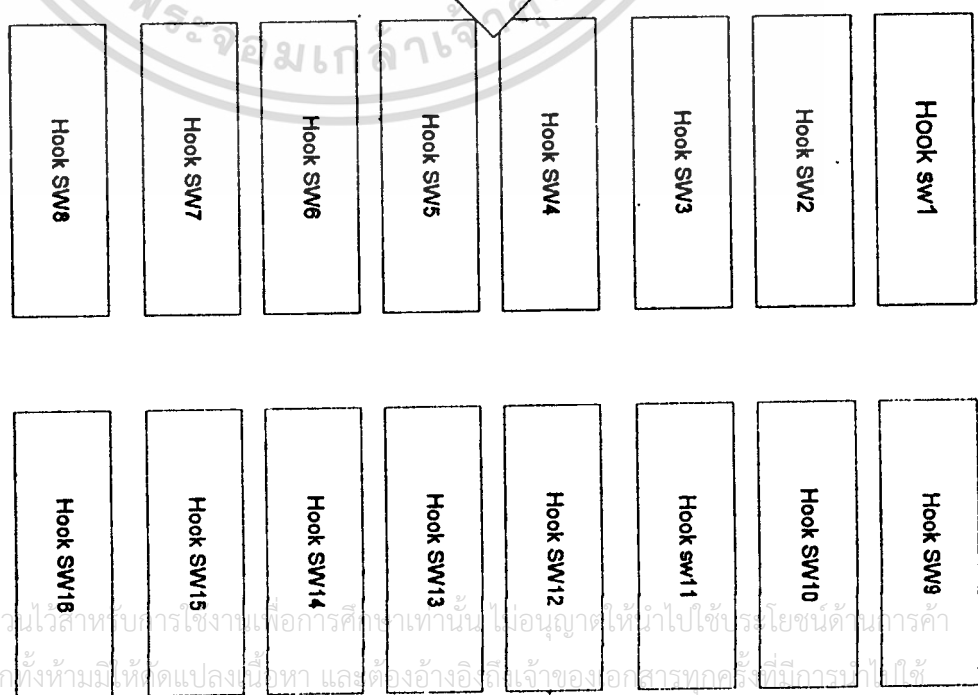
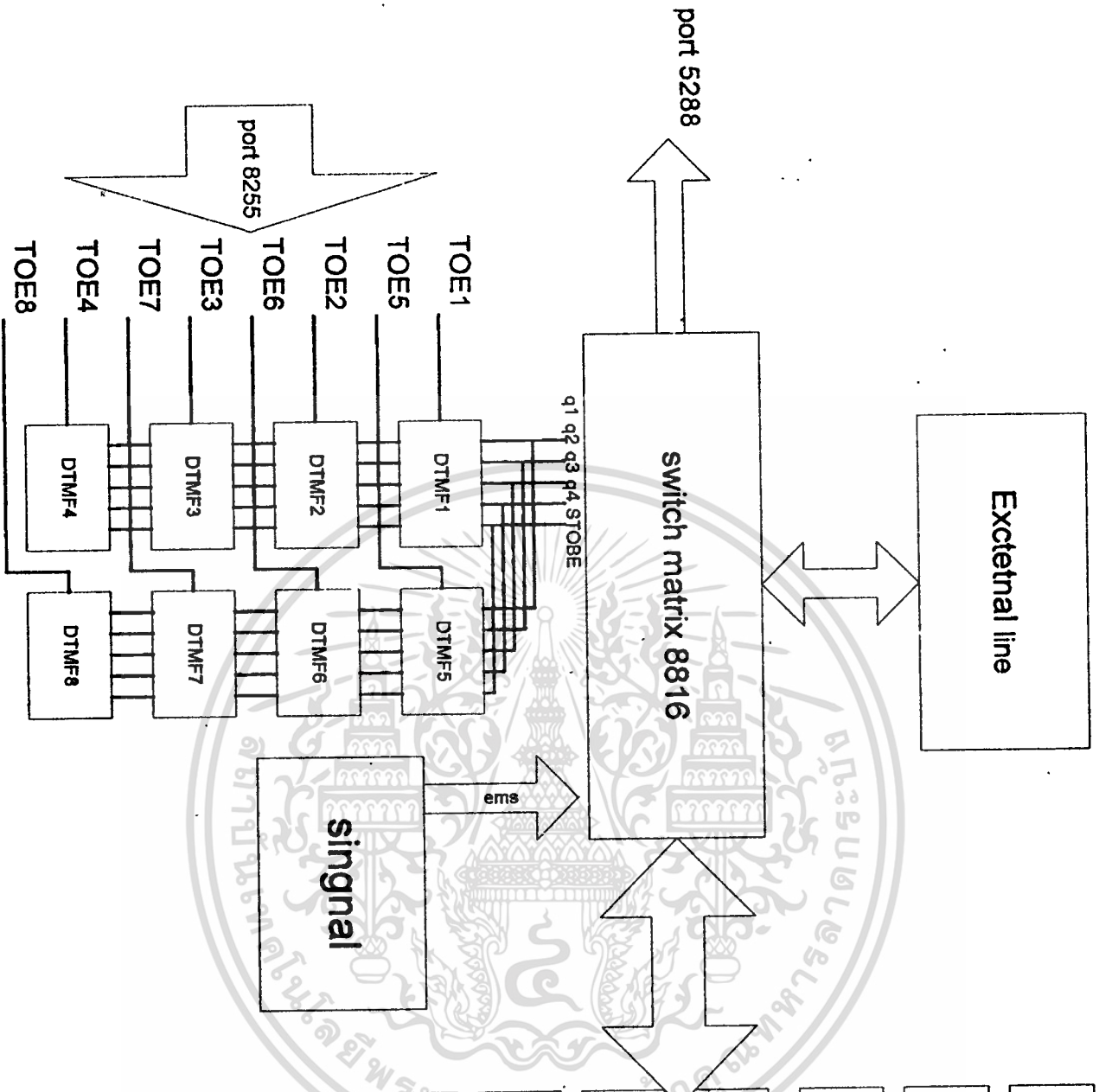


รูป 1 วงจร power supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูปแบบวงจรเรียก Hook on/off อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป K
การต่อเชื่อมวงจรย่อยทั้งหมด



MH88510/11

Subscriber Line Interface Circuit (SLIC)

Preliminary Information

ISSUE 1 April 1995

Features

- High Gain version MH88511
- Compatible with popular MH88500
- Operates with a wide range of battery voltages
- Constant current battery feed
- Dry line compatible
- Overvoltage and short circuit protection
- Ringing Feed
- Off-hook detection and LED indicator drive
- Dial pulse detection
- Ring trip filter with auto ring trip
- Relay driver
- Transformerless 2-2 wire conversion
- Low power consumption
- Mute of incoming audio
- Few external components

Ordering Information

MH88510	20 Pin SIL Package
MH88511	20 Pin SIL Package

0°C to 70°C

Description

The Mitel MH88510/11 Subscriber Line Interface Circuit provides a complete interface between the telephone line and a speech switch requiring only single bidirectional switch per crosspoint. The functions provided by the MH88510/11 include bidirectional differential to single ended conversion in the speech path, line battery feed, ringing feed and loop and dial pulse detection. The device is fabricated as a thick film hybrid which incorporates various technologies for optimum circuit board and very high reliability.

Applications

- Line Interface for:
- PABX
- Intercoms
- Key Systems

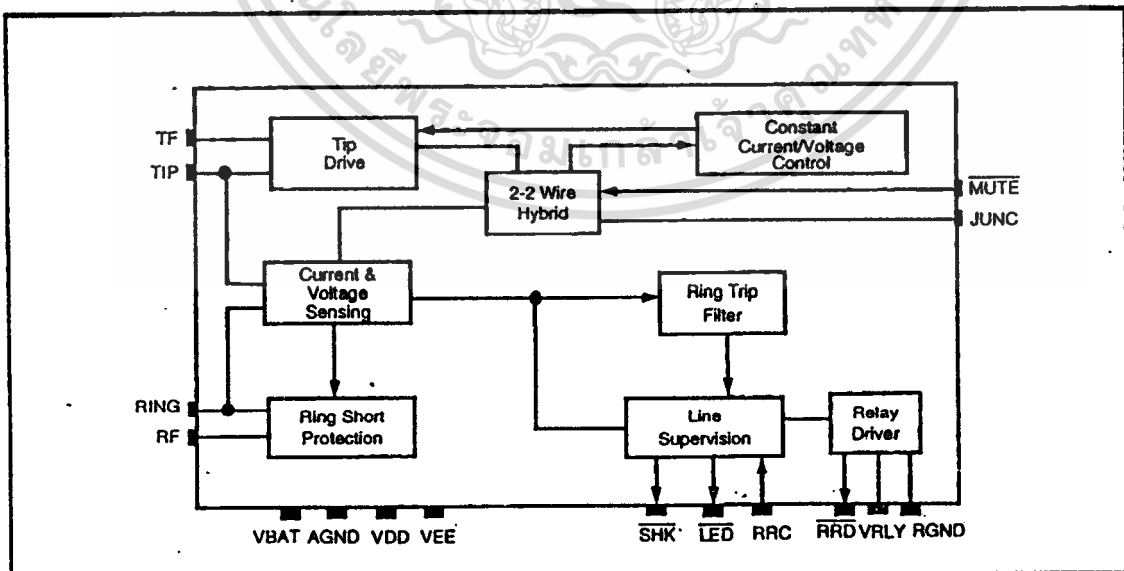


Figure 1 - Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

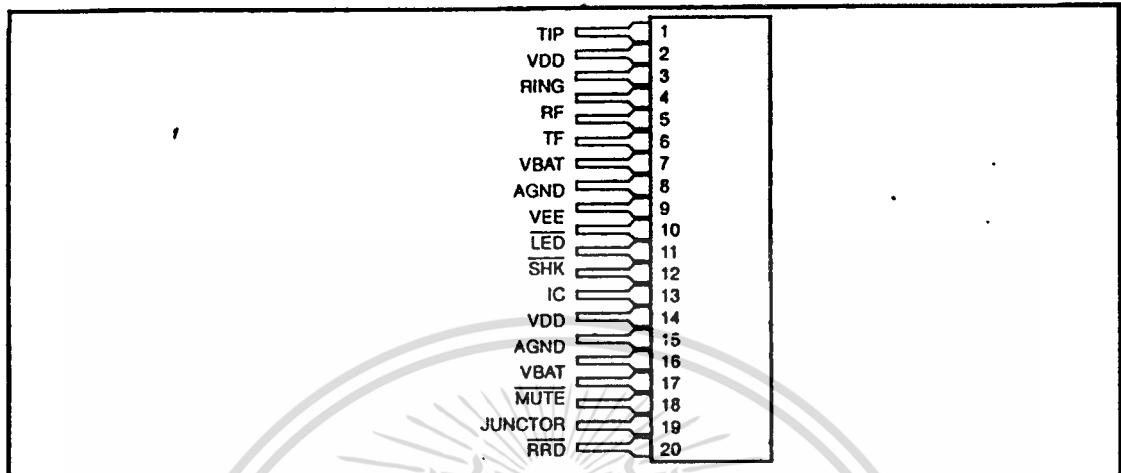


Figure 2 - Pin Connections

Pin Description

Pin #	Name	Description
1	TIP	Tip Lead. Connects to the "Tip" lead (A-wire) of the telephone line.
2	VDD	Positive Power Supply Voltage. Normally +5V. This provides current for both internal circuitry as well as the loop. Not internally connected to pin 12.
3	RING	Ring Lead. Connects to the "Ring" lead (B-wire) of the telephone line.
4	RF	Ring Feed. Connect to the Ring Relay contact. See Figure 5.
5	TF	Leave open circuit
6	VBAT	Battery Voltage Supply. Normally -24V or -48V. Not internally connected to pin 14.
7	AGND	Analog Ground. Supply and battery ground. Internally connected to pin 13. For optimum performance connect pin 7 to pin 13.
8	VEE	Negative Power Supply Voltage. Normally -5V.
9	LED	LED Drive (Output). Drives an LED directly. A logic low indicates an off-hook condition.
10	SHK	Switch Hook Detect (Output). A logic low indicates an off-hook condition.
11	IC	Internal Connection. This pin is connected internally
12	V _{DD}	Positive Power Supply Voltage. Normally +5V. This provides current for both internal circuitry as well as the loop.
13	AGND	Analog Ground. Supply and battery ground. Internally connected to pin 13. For optimum performance connect pin 13 to pin 7.
14	V _{BAT}	Battery Voltage Supply. Normally -24V or -48V. Not internally connected to pin 6.
15	MUTE	MUTE (Input). A logic low will mute signals coming from Tip-Ring to the JUNC.
16	JUNC	Receive/transmit audio speech path. (Referenced to 0V GND).
17	RRD	Ring Relay Drive (Output). Connects to the ring relay coil. A logic low activates the relay.
18	RGND	Relay Ground. Return path for relay supply voltage. Normally connected to AGND.
19	RRC	Ring Relay Control (Input). A logic high activates the Ring Relay Drive (RRD) outputs.
20	VRLY	Relay Positive Supply Voltage. Normally +5V. Connects to the relay coil and the relay supply voltage. An internal clamp diode from VRLY to RGND is provided.

Functional Description

The BORSH Functions

The MH88510/11 performs all of the Borsh functions of Battery Feed, Overvoltage Protection, Ringing, Supervision and Hybrid (2-2 Wire).

Battery Feed

The MH88510/11 powers the telephone set with constant DC loop current for shortlines and automatically reverts to constant voltage for long lines. Since the Tip drive is powered down from the V_{DD} supply, loop current flows through both the V_{BAT} supply and the V_{DD} supply.

Overvoltage Protection

The MH88510/11 is protected from short term (20ms) transients (+250V) between Tip and Ring, Tip and ground, and Ring and Ground. However additional protection circuitry may be needed depending on the requirements which must be met. Normally, simple external shunt protection as shown in Figures 5 and 6 is all that is required.

Ringing

The ringing insertion circuitry has the capability to provide ringing voltage to the telephone set by simply adding an external relay, ring generator and a 200Ω limiting resistor. The internal relay driver

switches ringing voltage on to the line via the external ring relay. The SLIC provides two internal 300W battery feed resistors through which the ringing current will flow. A clamp diode is included which suppresses voltage transients during relay switching caused by the relay coil. In addition, the circuit prevents connection of the ringing source during off-hook conditions. See figure 5 for typical application.

Hybrid

The 2-2 Wire hybrid circuit converts the incoming balanced signal at Tip and Ring of the telephone line into a ground referenced output signal at JUNC of the SLIC, and converts the ground referenced input signal at JUNC of the SLIC into a non-balanced output signal at Tip and Ring of the telephone line.

Line Impedance

The MH88510/11's Tip-Ring(Z_{in}) impedance is fixed at 600Ω. For correct SLIC impedance, JUNC must be appropriately terminated. See AC Electrical Characteristics.

Supervision

The loop detection circuit determines whether a low enough impedance is across Tip and Ring to be recognised as an Off-Hook condition. When an off-hook condition occurs, the SHK and LED outputs toggle to a logic low level. These outputs also toggle during incoming dial pulses.

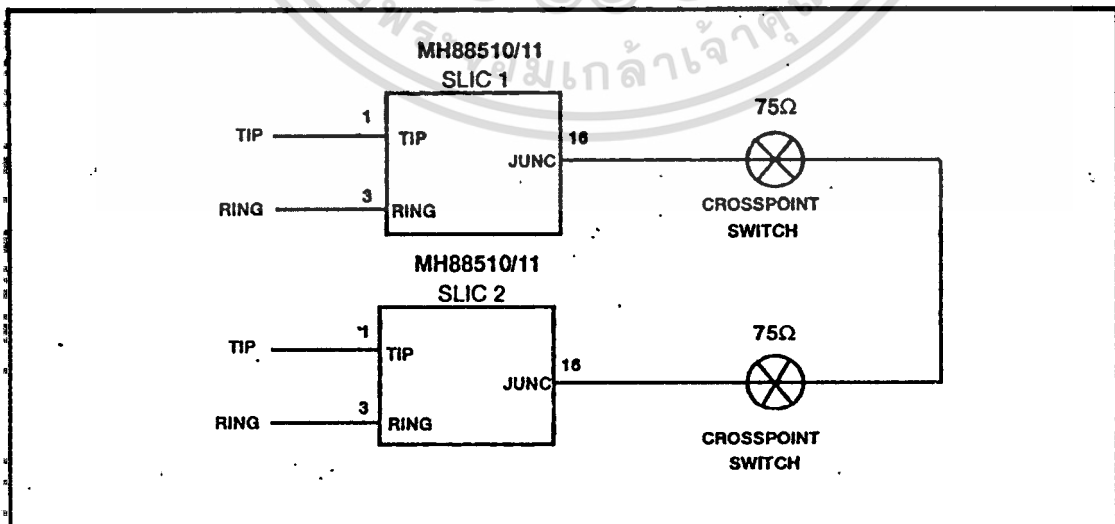


Figure 3 - SLIC Crosspoint Switch Connection

The $\overline{\text{SHK}}$ output has low drive capability while the $\overline{\text{LED}}$ output can drive an LED directly. The detection circuit engages a ringing filter during applied ringing. The ringing filter ensures that the $\overline{\text{SHK}}$ output toggles at the ringing cadence and not at the ringing frequency. The ring trip detection circuit also prevents false off-hook detection due to the current associated with the AC ringing voltage as well as current transients when the ringing voltage is switched in and out.

Hybrid

The 2-wire hybrid circuit converts the incoming balanced signal at Tip and Ring of the telephone line into a ground referenced output signal at JUNC of the SLIC, and converts the ground referenced input signal at JUNC of the SLIC into a non-balanced output signal at Tip and Ring of the telephone line.

Return Loss at Tip-Ring

To maximise return loss, the impedance at Tip-Ring should match the SLIC's impedance (600Ω). However, the SLIC's input impedance is dependent on the JUNC termination resistance. For a 600Ω SLIC input impedance, the JUNC must be terminated with 754Ω .

Figure 2 illustrates a typical connection between two SLICs through two crosspoint switches. Optimum return loss occurs when JUNC is terminated with 754Ω . Since the JUNC input/output is 604Ω and the crosspoint switches resistance are $75\Omega + 75\Omega$, this configuration gives optimum return loss as shown in Figure 3.

MUTE

A logic low at the MUTE input results on, muted signals coming from Tip and Ring to the JUNC terminal while allowing signals from the JUNC terminal to Tip and Ring to be transmitted.

Tip-Ring Drive Circuit

The audio input ground referenced signal at JUNC is converted to a differential output signal at Tip and Ring. The output signal consists of the audio signal superimposed on the DC battery feed current. The Tip-Ring drive circuit is optimised for good 2-Wire longitudinal balance.

In addition, the Tip-Ring Drive Circuit has the capability to drive a dry line (a line with no DC current flowing); the AC Electrical Characteristics apply (except for longitudinal balance), even when the loop current drops to zero. Therefore, the MH88510 has the capability to drive a line much longer than 2000Ω providing the user is not concerned with loop current; SHK detection or ringing generator current.

Short Circuit Protection

The MH88510 is protected from long term (infinite) short circuit conditions occurring between Tip and Ring, Tip and AGND, and Ring and AGND.

Line Impedance

The MH88510's Tip-Ring (Z_{in}) impedance is fixed at 600Ω . For correct SLIC impedance, JUNC must be appropriately terminated. See AC Electrical Characteristics.

Transmit and Receive Gain

Transmit Gain (JUNC to Tip-Ring) and Receive Gain (Tip-Ring to JUNC) are fixed. For correct gain, the SLIC input impedance must match the line impedance and JUNC must be appropriately terminated.

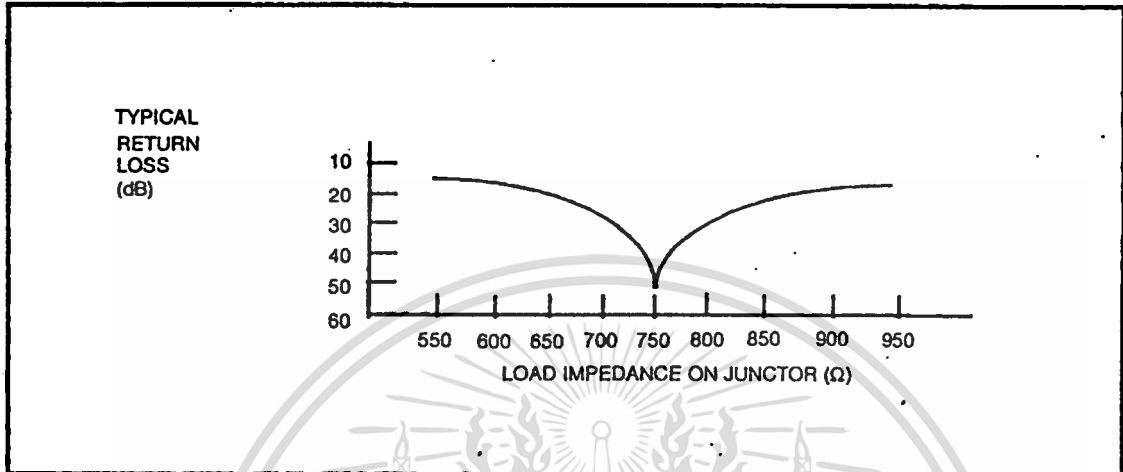


Figure 4 - Return Loss VS Junctor Load Impedance

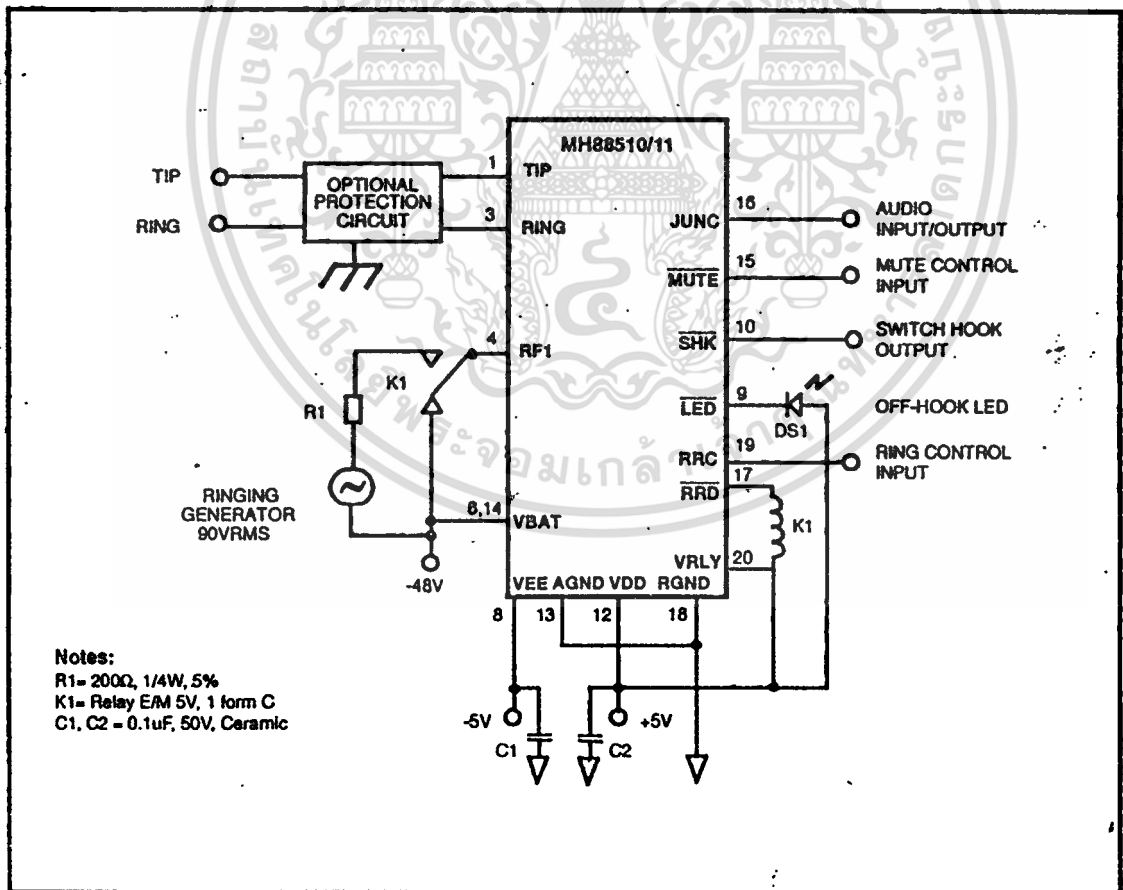


Figure 5 - Typical Application Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings†

	Parameter	Symbol	Min	Max	Units
1	DC Supply Voltage	V _{DD}	-0.3	15	V
		V _{EE}	0.3	-15	V
2	DC Battery Voltage	V _{BAT}	0.3	-60	V
3	DC Relay Voltage	V _{RLY}	-0.3	20	V
4	AC Ring Generator Voltage			150	V _{RMS}
5	Storage Temperature	T _S	-55	125	°C

† Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	DC Supply Voltage	V _{DD}	4.75	5.0	7.35	V	
		V _{EE}	-4.75	-5.0	-8.40	V	
2	DC Battery Voltage	V _{BAT}	-23	-48	-56	V	
3	DC Relay Voltage	V _{RLY}		5.0	15	V	
4	AC Ring Generator Voltage Ringing Generator Frequency		17	90	105	V _{RMS} Hz	
					33		
5	Operating Temperature	T _{OP}	0		70	°C	

‡ Typical figures are at 25°C with nominal ±5V supplies and are for design aid only; not guaranteed and not subject to production testing.

DC Electrical Characteristics†

	Characteristics	Sym	Min	Typ‡	Max	Units	Test Conditions
1	Supply Current: Open Loop	I _{DD}			15	mA	R _{LOOP} = Open
		I _{EE}			15	mA	
		I _{BAT}			15	mA	
	Normal Loop	I _{DD}			43	mA	R _{LOOP} = 1000Ω
		I _{EE}			15	mA	
		I _{BAT}			43	mA	
	Short Loop	I _{DD}			43	mA	R _{LOOP} = 0Ω
		I _{EE}			15	mA	
		I _{BAT}			43	mA	
2	Power ConsumptionⓄ: Open Loop Normal Loop Short Loop	PC			880	mW	R _{LOOP} = Open
		PC			2360	mW	R _{LOOP} = 1000Ω
		PC			2360	mW	R _{LOOP} = 0Ω
3	Low Level Output Voltage ⊕	V _{OL}	-3.0			V	I _{OL} = 2μA
	High Level Output Voltage	V _{OH}	3.0			V	I _{OH} = 2μA
4	Sink Current, LED to AGND ⊕	I _{OL}	0.6			mA	V _{OL} = -1.5V
	Sink Current, LED to VDD	I _{OH}	2.5			mA	V _{OL} = 3.25V
5	Sink Current, Relay to VDD	I _{OL}	100			mA	V _{OL} = 0.35V
	Clamp Diode Current	I _{CD}	150			mA	
6	High Level Input Voltage ⊕	V _{IH}	3.5			V	I _{IL} = 1.0mA
7	Low Level Input Voltage ⊕	V _{IL}			0.8	V	I _{IL} = 0.5mA

† DC Electrical Characteristics are over recommended operating conditions with V_{DD} at +5.0V and V_{EE} at -5V ± 5% unless otherwise stated.

‡ Typical figures are at 25°C with nominal ±5V supplies and are for design aid only; not guaranteed and not subject to production testing.

Ⓞ Supply Current and Power Consumption characteristics are over recommended operating conditions with V_{DD} at 5.0V, V_{EE} at -5.0V and V_{BAT} at -48V. Note that loop current flows through both the V_{BAT} and the V_{DD} supply.

Ⓟ SHK output consists of a 100kΩ resistor in series with an op-amp with a minimum output voltage swing of ±3.25V.

Ⓠ LED outputs consists of a 2.5kΩ resistor in series with SHK op-amp output.

Ⓡ RRC input consists of a 5kΩ resistor in series with the base lead of the relay driver transistor (grounded emitter).

Ⓢ The MUTE input is internally pulled up. With no input connection, the voltage level at the MUTE input is typically at 1.5V.

AC and DC Loop Electrical Characteristics*

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Maximum AC Ringing Current Rejection Φ		44			mA	
2	Ring Trip Detect Time				125	ms	
3	Operating Loop Current $V_{BAT} = -48V$ $V_{BAT} = -23V$	I_{IP}	18 18	23 23	28 28	mA mA	$R_{Loop} < 2000\Omega$ $R_{Loop} < 600\Omega$
4	Maximum Operating Loop Resistance Φ $V_{BAT} = -48V$ $V_{BAT} = -23V$	R_{IP}	2000 600			Ω Ω	$I_{Loop} = 18mA$ $I_{Loop} = 18mA$
5	Loop Current at Off-Hook Detect Threshold	I_{SH}	8 9	10 11	12 13	μA μA	$V_{DD} = 5.0V, V_{EE} = -5.0V$ $V_{DD} = 7.0V, V_{EE} = -8.0V$

2

* AC and DC Loop Electrical Characteristics are over recommended operating conditions unless otherwise stated.
[‡] Typical figures are at 25°C with nominal $\pm 5V$ supplies and are for design aid only.
 Φ The SLIC can be loaded with an AC impedance as low as 220 Ω without generating a false SHK output. Since each REN represents 8k Ω , the SLIC can drive a REN of 3.6 without generating a false SHK output.
 Φ See section on Tip-Ring Drive Circuit for driving longer lines.

AC Electrical Characteristics

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Return Loss at 2-Wire		20	30		dB	Reference 600 Ω @ 1kHz
2	Impedance at Junctor			604		Ω	
3	Longitudinal to Metallic Balance		50	60		dB	40Hz - 4kHz
4	Longitudinal to Junctor Balance		50	60		dB	40Hz - 4kHz
5	Signal Output Overload Level at 2-Wire at Junctor		3.5 3.5			dBm dBm	% THD $\leq 5\%$ Reference: 600 Ω Reference: 754 Ω
6	Total Harmonic Distortion at 2-Wire at Junctor	THD			1.0 1.0	% %	Input 0.5V 1kHz
7	Idle Channel Noise at 2-Wire at Junctor	Nc			12 12	dBrc dBrc	Reference: 600 Ω Reference: 754 Ω
8	Power Supply Rejection Ratio at 2-Wire and Junctor V_{DD} V_{EE} V_{BAT}	PSRR		25 25 25		dB dB dB	Ripple 0.1V 1kHz
9	Mute Attenuation		30			dB	Input 0.5V MUTE = 0.0V @ 1kHz

[‡] Typical figures are at 25°C with nominal $\pm 5V$ supplies and are for design aid only.

AC Gains Table - MH88510

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Gain 2-Wire to Junctor		1.05 0.42	1.12 0.98	1.19 1.51	V/V dBV	Input 0.5V 1kHz Input 0.5V 1kHz
2	Frequency Response Gain (relative to gain at 1kHz)		-0.3		0.3	dB	200Hz - 3400Hz
3	Gain Junctor to 2-Wire		0.96 -0.35	1.00 0.0	1.04 0.35	V/V dBV	Input 0.5V 1kHz Input 0.5V 1kHz
4	Frequency Response Gain (relative to gain at 1kHz)		-0.3		0.3	dB	200Hz - 3400Hz

‡ Typical figures are at 25°C with nominal ±5V supplies and are for design aid only.

AC Gains Table - MH88511[†]

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Gain 2-Wire to Junctor		1.15 0.21	1.19 1.50	1.22 1.72	V/V dBV	Input 0.5V 1kHz Input 0.5V 1kHz
2	Frequency Response Gain (relative to gain at 1kHz)		-0.3		0.3	dB	200Hz - 3400Hz
3	Gain Junctor to 2-Wire		1.04 0.34	1.08 0.67	1.11 0.91	V/V dBV	Input 0.5V 1kHz Input 0.5V 1kHz
4	Frequency Response Gain (relative to gain at 1kHz)		-0.3		0.3	dB	200Hz - 3400Hz

† AC Electrical Characteristics are over recommended operating conditions unless otherwise stated.

‡ Typical figures are at 25°C with nominal ±5V supplies and are for design aid only.

Note 1: All of the above test conditions use 754Ω connected between JUNC and GRD, and 600Ω connected between Tip and Ring unless otherwise stated.

Note 2: All of the above test conditions use 200Hz to 6400Hz unless otherwise stated.

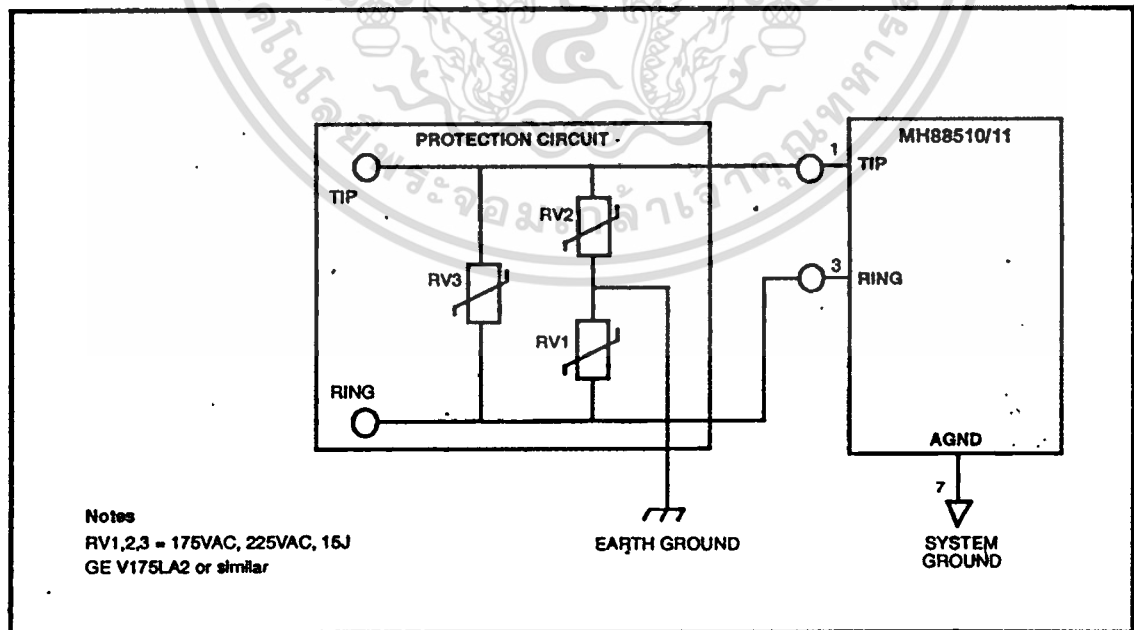


Figure 6 - Typical Protection Circuit

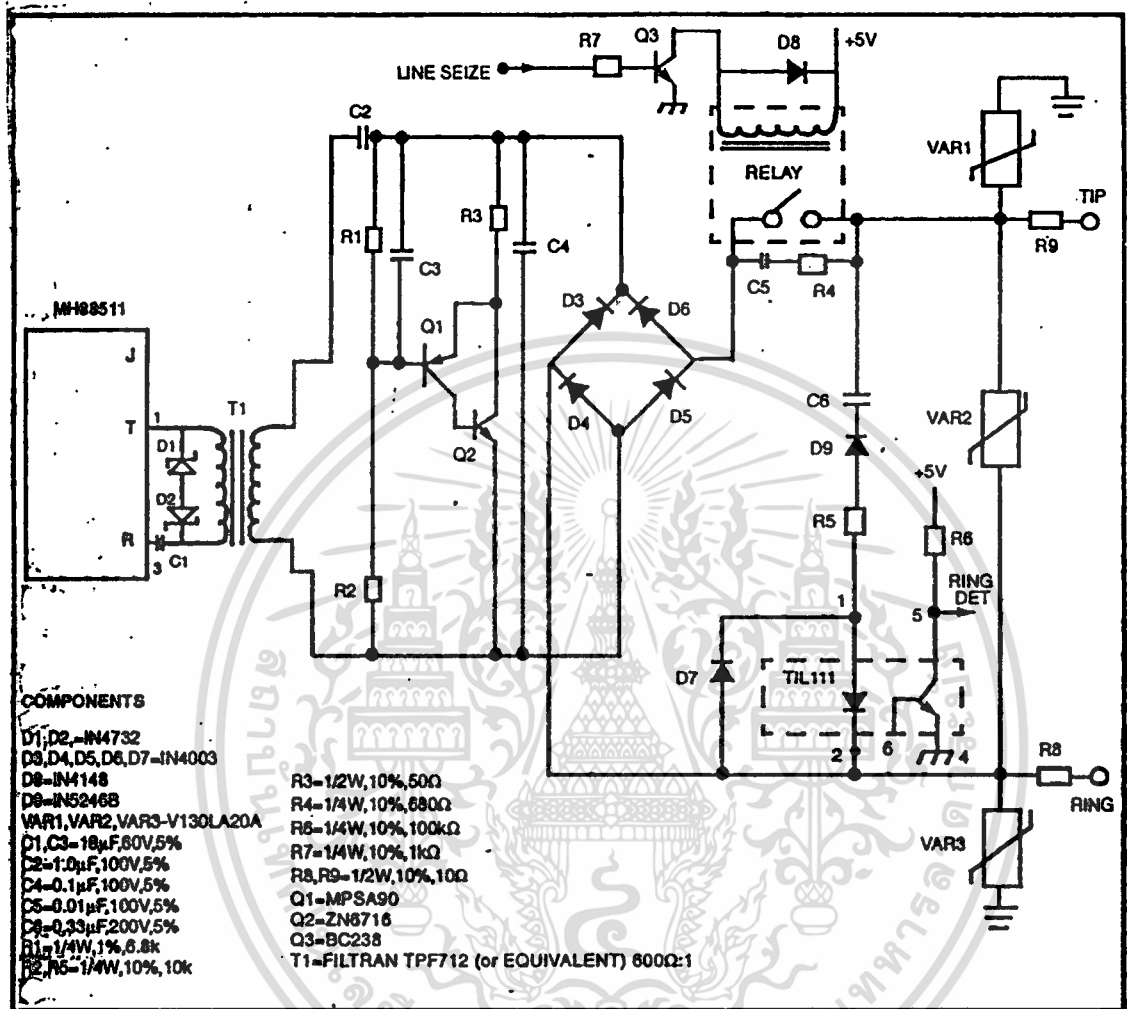


Figure 7 - MH88511 as a Trunk Interface Application

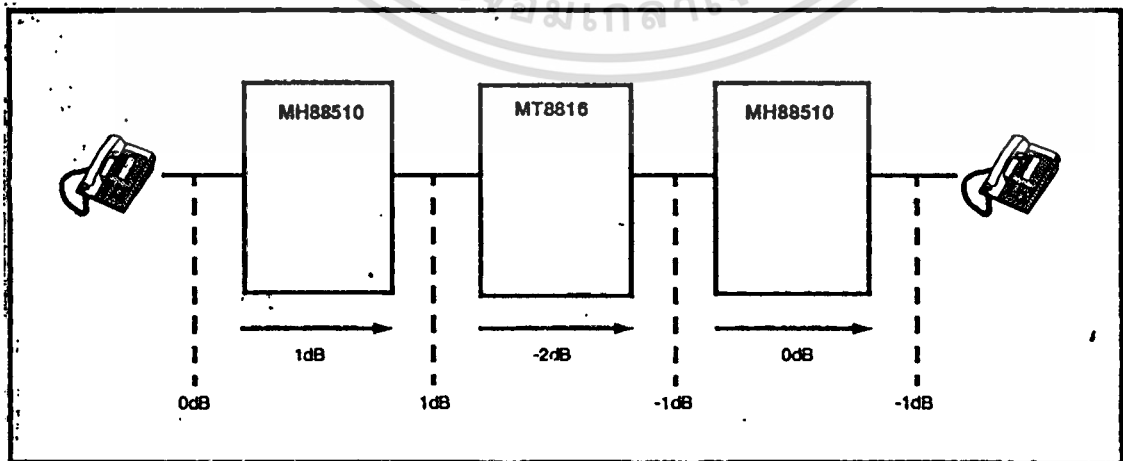


Figure 8a - Line to Line

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

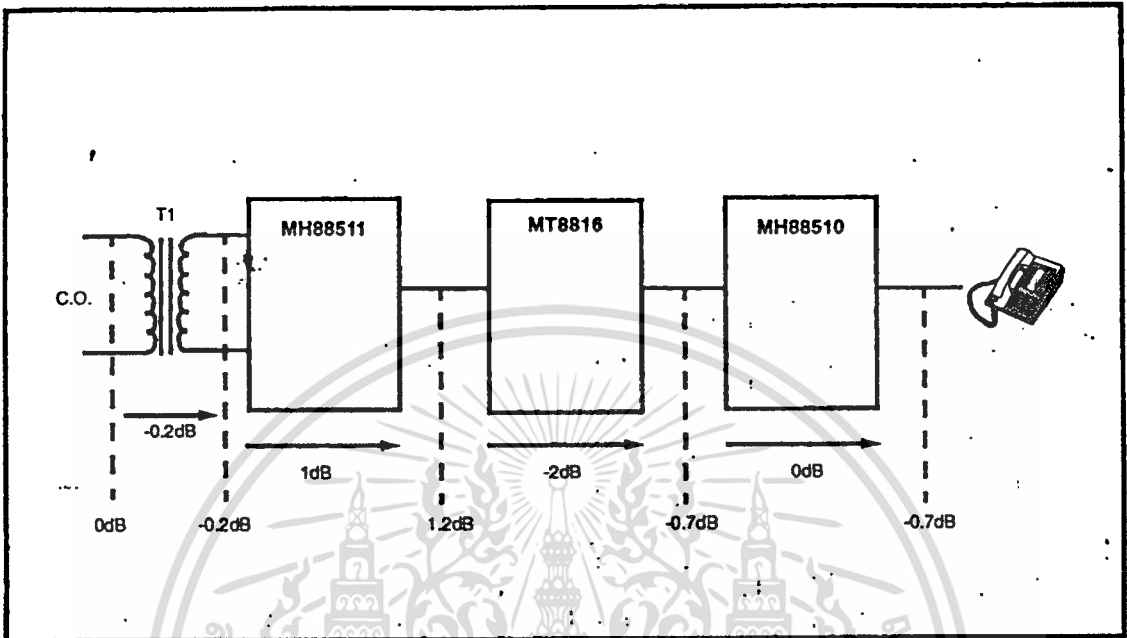


Figure 8b- Line to Line

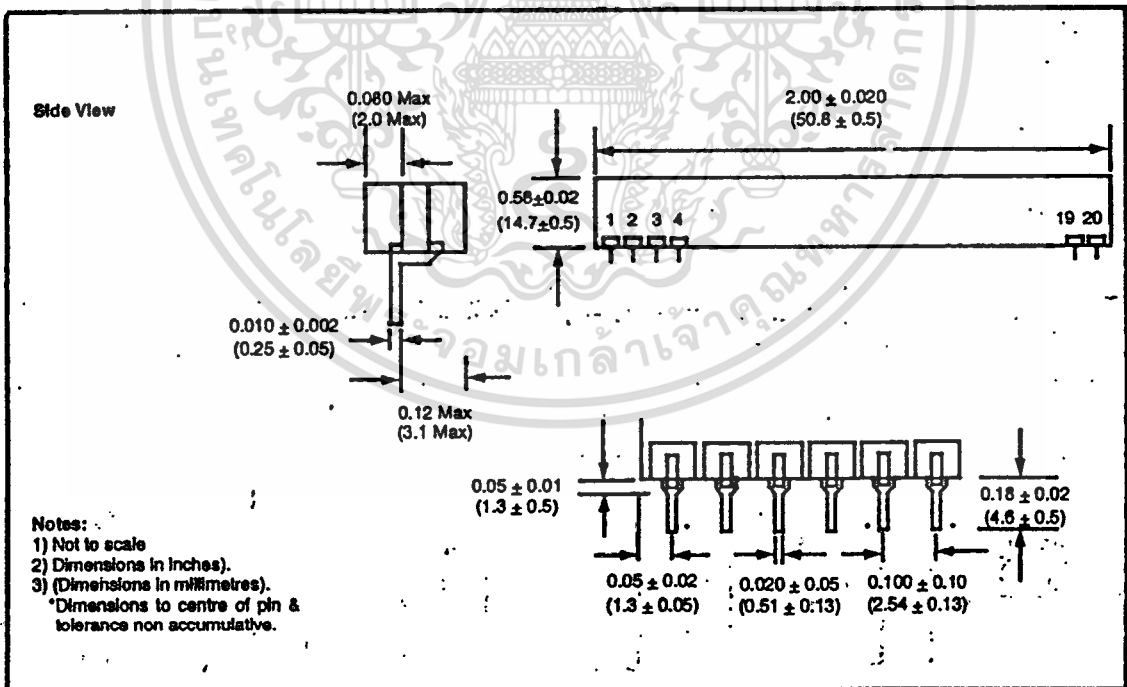


Figure 9 - Mechanical Data



ISO²-CMOS MT8870D/MT8870D-1 Integrated DTMF Receiver

9161-002-162-NA

ISSUE 2

July 1993

Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DC/DC-1	18 Pin Ceramic DIP
MT8870DS/DS-1	18 Pin SOIC
- 40 °C to + 85 °C	

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, dock oscillator and latched three-state bus interface.

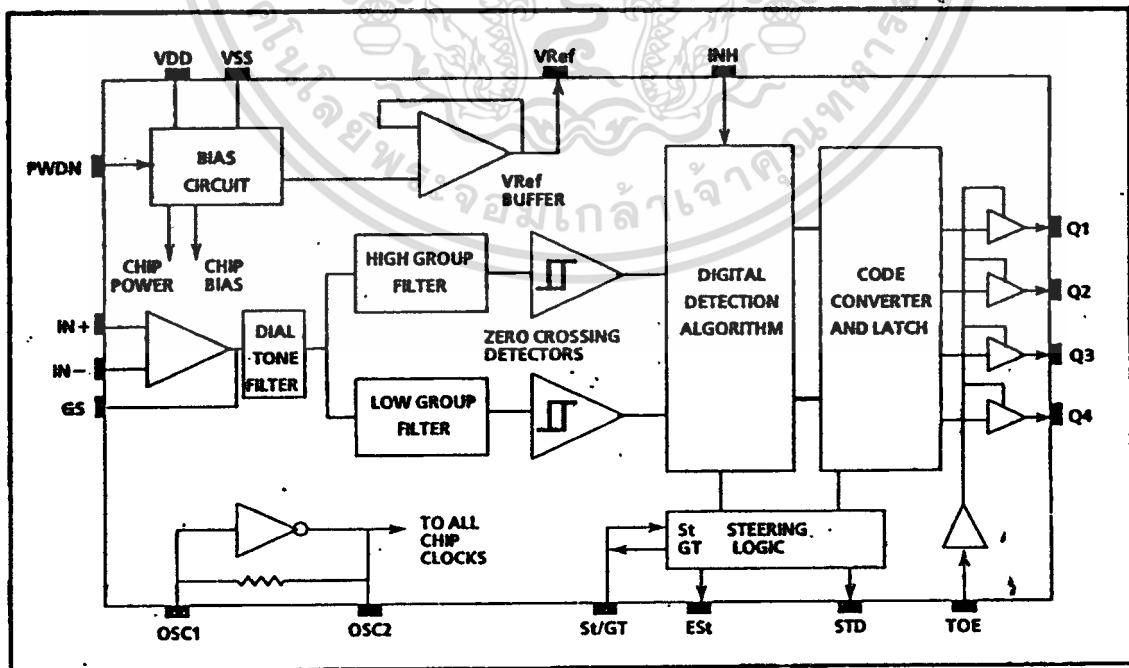


Figure 1 - Functional Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

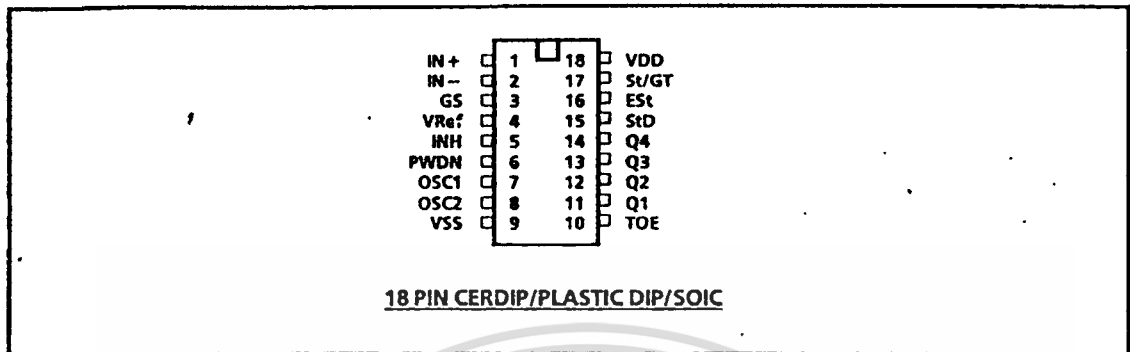


Figure 2 - Pin Connections

Pin Description

Pin #	Name	Description
1	IN+	Non-inverting Op-Amp (Input).
2	IN-	Inverting Op-Amp (Input).
3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V _{Ref}	Reference Voltage (Output). Nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	OSC1	Clock (Input).
8	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	V _{SS}	Ground (Input). 0V typical.
10	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V _{TSt} .
16	ESt	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
17	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V _{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	V _{DD}	Positive power supply (Input). +5V typical.

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while providing tolerance to small frequency deviations

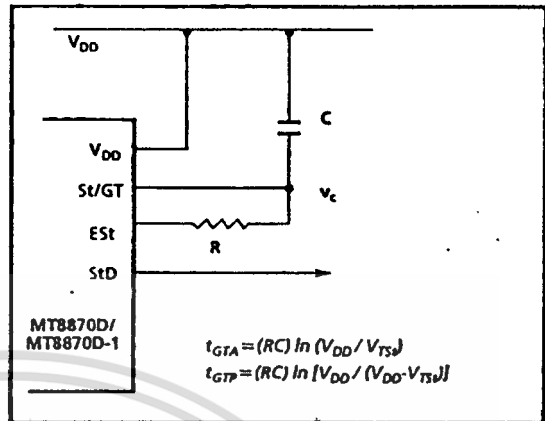


Figure 4 - Basic Steering Circuit

and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (Est) output will go to an active state. Any subsequent loss of signal condition will cause Est to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by Est. A logic high on Est causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

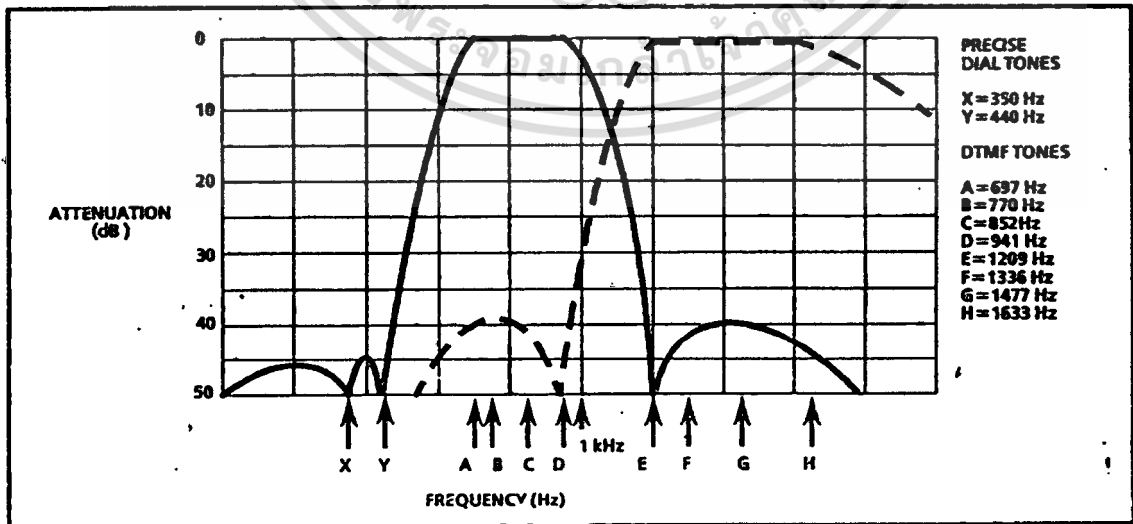


Figure 3 - Filter Response

MT8870D/MT8870D-1 ISO²-CMOS

condition is maintained (EST remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TS}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μ F is

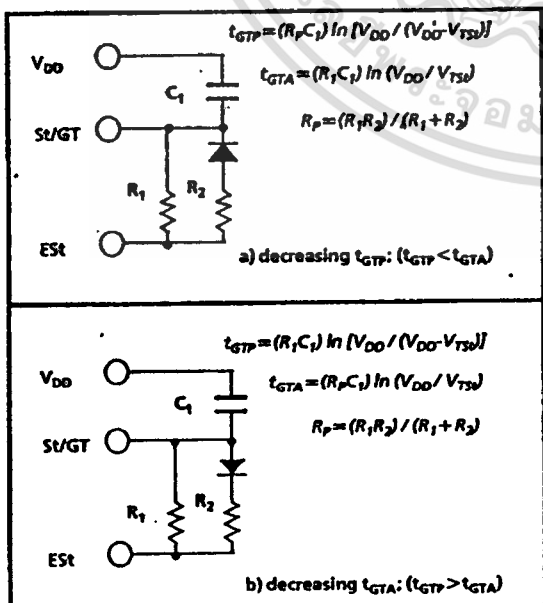


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	EST	Q ₄	Q ₃	Q ₂	Q ₁
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1 - Functional Decode Table

L= LOGIC LOW, H= LOGIC HIGH, Z= HIGH IMPEDANCE
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DP} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

ISO²-CMOS MT8870D/MT8870D-1

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $\frac{1}{2}V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5 .

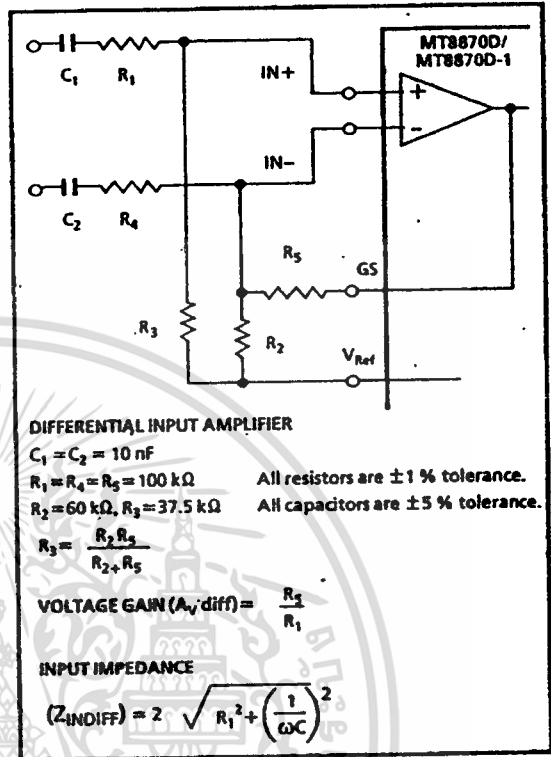


Figure 6 - Differential Input Configuration

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

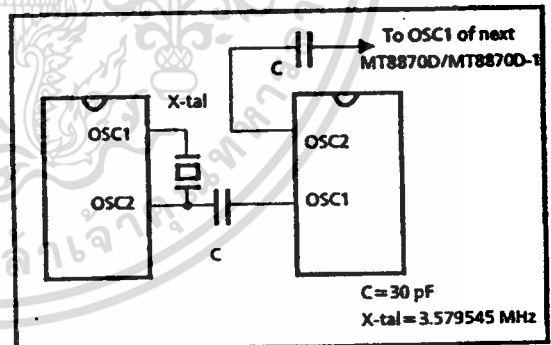


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	$\pm 0.2\%$

Table 2 - Recommended Resonator Specifications
 Note: Qm = quality factor of RLC model, i.e., $1/2n/R1C1$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 51

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT spec defines the input signals less than -34 dBm as a non-operate level. This condition can be attained by choosing a suitable values of R_1 and R_2 provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain pin GS of MT8870D-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

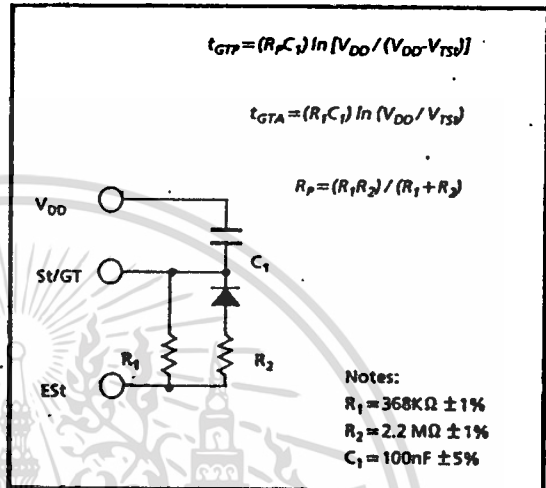


Figure 8 - Non-Symmetric Guard Time Circuit

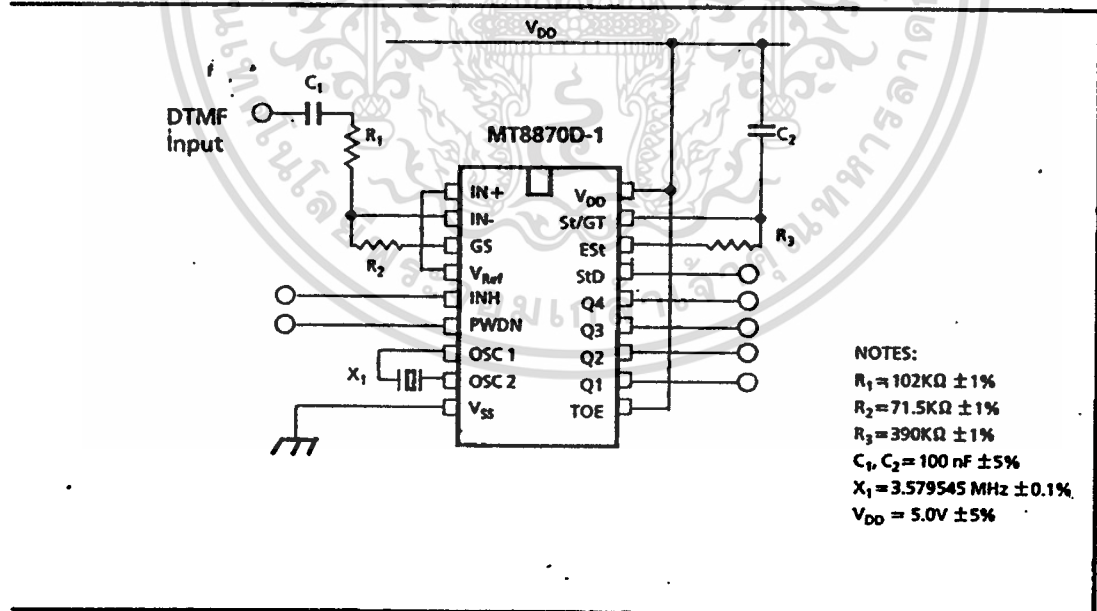


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISO²-CMOS MT8870D/MT8870D-1

Absolute Maximum Ratings¹

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V _{DD}		7	V
2	Voltage on any pin	V _I	V _{SS} -0.3	V _{DD} +0.3	V
3	Current at any pin (other than supply)	I _I		10	mA
4	Storage temperature	T _{STG}	-65	+150	°C
5	Package power dissipation	P _D		500	mW

¹ Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ ¹	Max	Units	Test Conditions
1	DC Power Supply Voltage	V _{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T _O	-40		+85	°C	
3	Crystal/Clock Frequency	f _c		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	Δf _c		±0.1		%	

¹ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C, unless otherwise stated.

	Characteristics	Sym	Min	Typ ¹	Max	Units	Test Conditions	
1	S U P P L Y	Standby supply current	I _{DDQ}	10	25	μA	PWDN=V _{DD}	
2		Operating supply current	I _{DD}	3.0	9.0	mA		
3		Power consumption	P _O		15		mW	f _c =3.579545 MHz
4	I N P U T S	High level input	V _{IH}	3.5		V	V _{DD} =5.0V	
5		Low level input voltage	V _{IL}			1.5	V	V _{DD} =5.0V
6		Input leakage current	I _{IH} /I _{IL}		0.1		μA	V _{IN} =V _{SS} or V _{DD}
7		Pull up (source) current	I _{SO}		7.5	20	μA	TOE (pin 10)=0, V _{DD} =5.0V
8		Pull down (sink) current	I _{SI}		15	45	μA	INH=5.0V, PWDN=5.0V, V _{DD} =5.0V
9		Input impedance (IN+, IN-)	R _{IN}		10		MΩ	@ 1 kHz
10		Steering threshold voltage	V _{TSt}	2.2	2.4	2.5	V	V _{DD} = 5.0V
11	O U T P U T S	Low level output voltage	V _{OL}		V _{SS} +0.03	V	No load	
12		High level output voltage	V _{OH}	V _{DD} -0.03			V	No load
13		Output low (sink) current	I _{OL}	1.0	2.5		mA	V _{OUT} =0.4 V
14		Output high (source) current	I _{OH}	0.4	0.8		mA	V _{OUT} =4.6 V
15		V _{Ref} output voltage	V _{Ref}	2.3	2.5	2.7	V	No load, V _{DD} = 5.0V
16		V _{Ref} output resistance	R _{OR}		1		kΩ	

¹ Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

Operating Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, unless otherwise stated.
Gain Setting Amplifier

	Characteristics	Sym	Min	Typ ^a	Max	Units	Test Conditions
1	Input leakage current	I_{IN}			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	R_{IN}	10			M Ω	
3	Input offset voltage	V_{OS}			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	$0.75V \leq V_{IN} \leq 4.25V$ biased at $V_{Ref} = 2.5V$
6	DC open loop voltage gain	A_{VOL}	32			dB	
7	Unity gain bandwidth	f_C	0.30			MHz	
8	Output voltage swing	V_O	4.0			V_{pp}	Load $\geq 100k\Omega$ to V_{SS} @ GS
9	Maximum capacitive load (GS)	C_L			100	pF	
10	Resistive load (GS)	R_L			50	k Ω	
11	Common mode range	V_{CM}	2.5			V_{pp}	No Load

MT8870D AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ ^a	Max	Units	Notes ^a
1	Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
			27.5		869	mV _{RMS}	1,2,3,5,6,9
2	Negative twist accept				8	dB	2,3,6,9,12
3	Positive twist accept				8	dB	2,3,6,9,12
4	Frequency deviation accept		$\pm 1.5\% \pm 2Hz$				2,3,5,9
5	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
6	Third tone tolerance			-16		dB	2,3,4,5,9,10
7	Noise tolerance			-12		dB	2,3,4,5,7,9,10
8	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

^aTypical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

***NOTES**

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2Hz$.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

ISO²-CMOS MT8870D/MT8870D-1

MT8870D-1 AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ ¹	Max	Units	Notes [*]
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV _{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV _{RMS}	
3	Negative twist accept				8	dB	2, 3, 6, 9, 13
4	Positive twist accept				8	dB	2, 3, 6, 9, 13
5	Frequency deviation accept		$\pm 1.5\% \pm 2 \text{ Hz}$				2, 3, 5, 9
6	Frequency deviation reject		$\pm 3.5\%$				2, 3, 5, 9
7	Third tone tolerance			-18.5		dB	2, 3, 4, 5, 9, 12
8	Noise tolerance			-12		dB	2, 3, 4, 5, 7, 9, 10
9	Dial tone tolerance			+22		dB	2, 3, 4, 5, 8, 9, 11

^{*}Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

*** NOTES**

1. dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration = 40 ms, tone pause = 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2 \text{ Hz}$.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_o \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Conditions	
1 2 3 4 5 6	T I M I N G	Tone present/detect time	t_{DP}	5	11	14	ms	Note 1
		Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
		Tone duration accept	t_{REC}			40	ms	Note 2
		Tone duration reject	t_{REC}	20			ms	Note 2
		Interdigit pause accept	t_{ID}			40	ms	Note 2
		Interdigit pause reject	t_{DO}	20			ms	Note 2
7 8 9 10 11	O U T P U T S	Propagation delay (St to Q)	t_{PQ}		8	11	μs	TOE = V_{DD}
		Propagation delay (St to StD)	t_{PStD}		12	16	μs	TOE = V_{DD}
		Output data set up (Q to StD)	t_{QStD}		3.4		μs	TOE = V_{DD}
		Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 k Ω , 50 pF
		Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 k Ω , 50 pF
12 13	P D W N	Power-up time	t_{PU}		30		ms	Note 3
		Power-down time	t_{PD}		20		ms	
14	C L O C K	Crystal /clock frequency	f_c	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	t_{HLCL}			110	ns	Ext. clock
16		Clock input fall time	t_{HLCL}			110	ns	Ext. clock
17		Clock input duty cycle	DC _{CL}	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	C_{LO}			30	pF	

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES:**

- Used for guard-time calculation purposes only.
- These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
- With valid tone present at input, t_{PU} equals time from PDWN going low until EST going high.

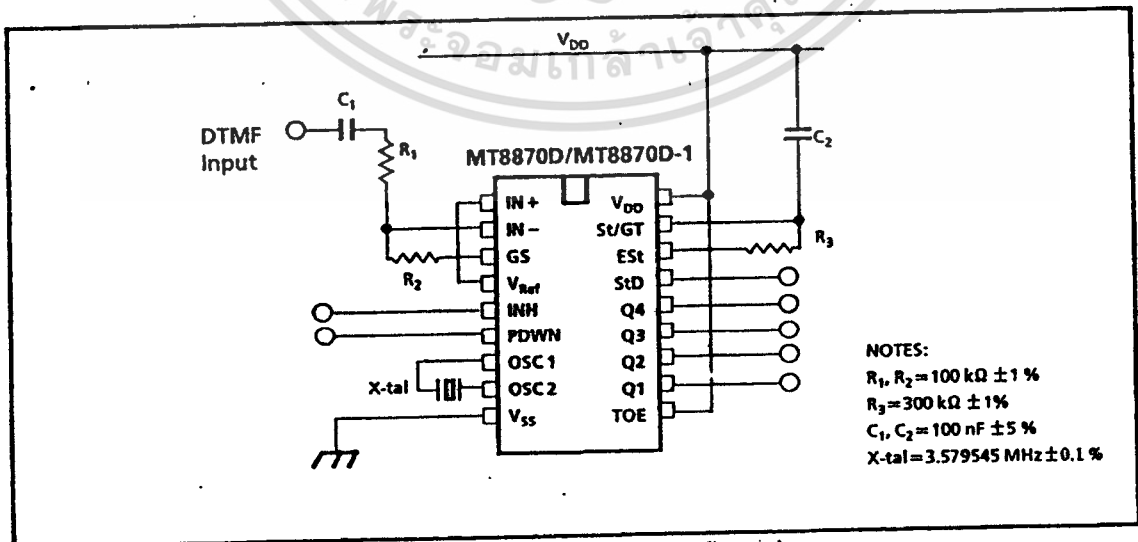


Figure 10 - Single-Ended Input Configuration

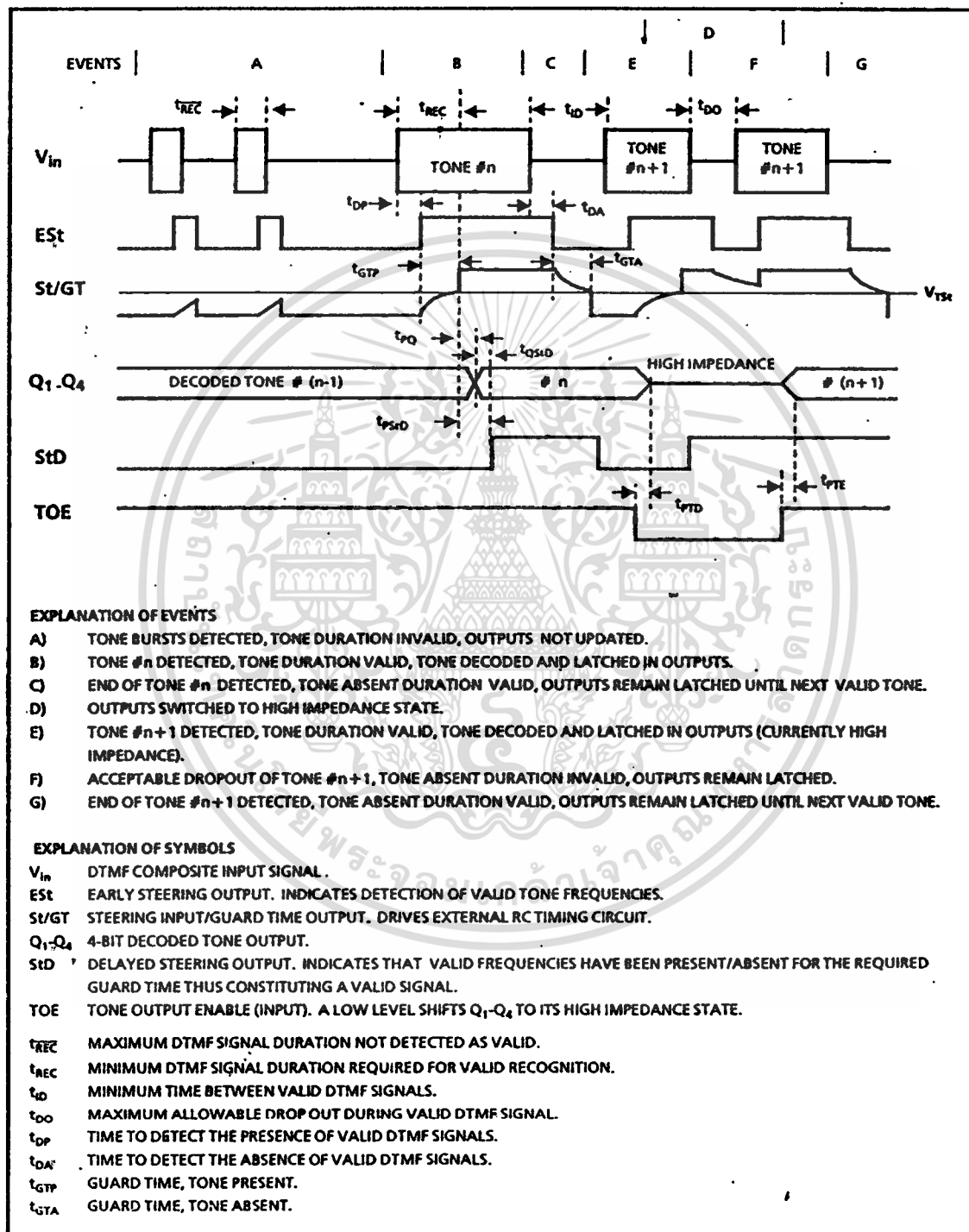


Figure 11- Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISO-CMOS MT8816 8 x 16 Analog Switch Array

9161-002-101-NA ISSUE 2 November 1988

Features

- Internal control latches and address decoder
- Short set-up and hold times
- Wide operating voltage: 4.5V to 13.2V
- 12Vpp analog signal capability
- R_{ON} 65 Ω max. @ V_{DD} = 12V, 25°C
- $\Delta R_{ON} \leq 10\Omega$ @ V_{DD} = 12V, 25°C
- Full CMOS switch for low distortion
- Minimum feedthrough and crosstalk
- Separate analog and digital reference supplies
- Low power consumption ISO-CMOS technology

Applications

- Key systems
- PBX systems
- Mobile radio
- Test equipment /instrumentation
- Analog/digital multiplexers
- Audio/Video switching

Ordering Information

MT8816AC	40 Pin Ceramic DIP
MT8816AE	40 Pin Plastic DIP
MT8816AP	44 Pin PLCC
-40° to 85°C	

Description

The Mitel MT8816 is fabricated in MITEL's ISO-CMOS technology providing low power dissipation and high reliability. The device contains a 8x16 array of crosspoint switches along with a 7 to 128 line decoder and latch circuits. Any one of the 128 switches can be addressed by selecting the appropriate seven address bits. The selected switch can be turned on or off by applying a logical one or zero to the DATA input. V_{SS} is the ground reference of the digital inputs. The range of the analog signal is from V_{DD} to V_{EE} . Chip Select (CS) allows the crosspoint array to be cascaded for matrix expansion.

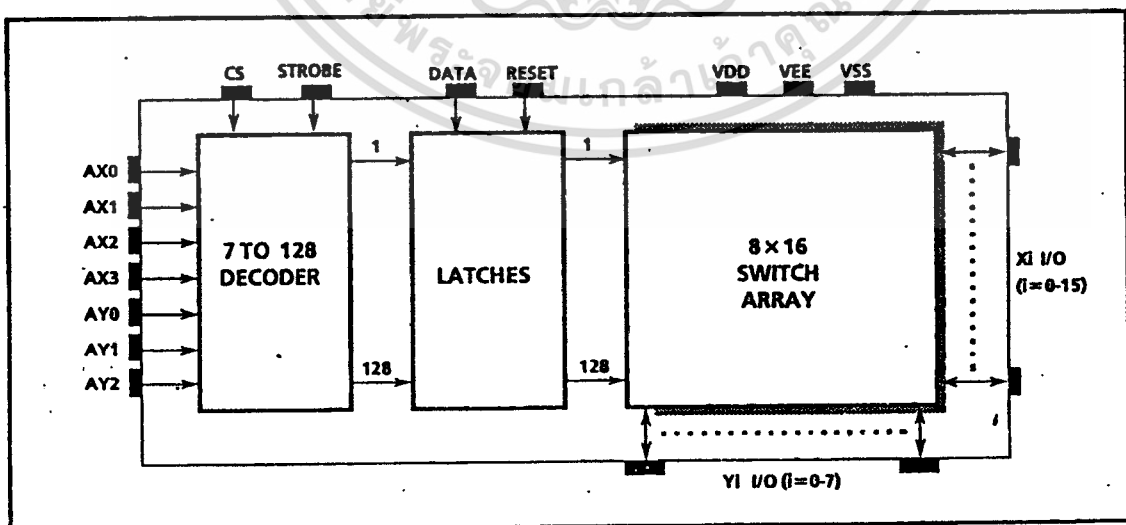


Figure 1- Functional Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8816 ISO-CMOS

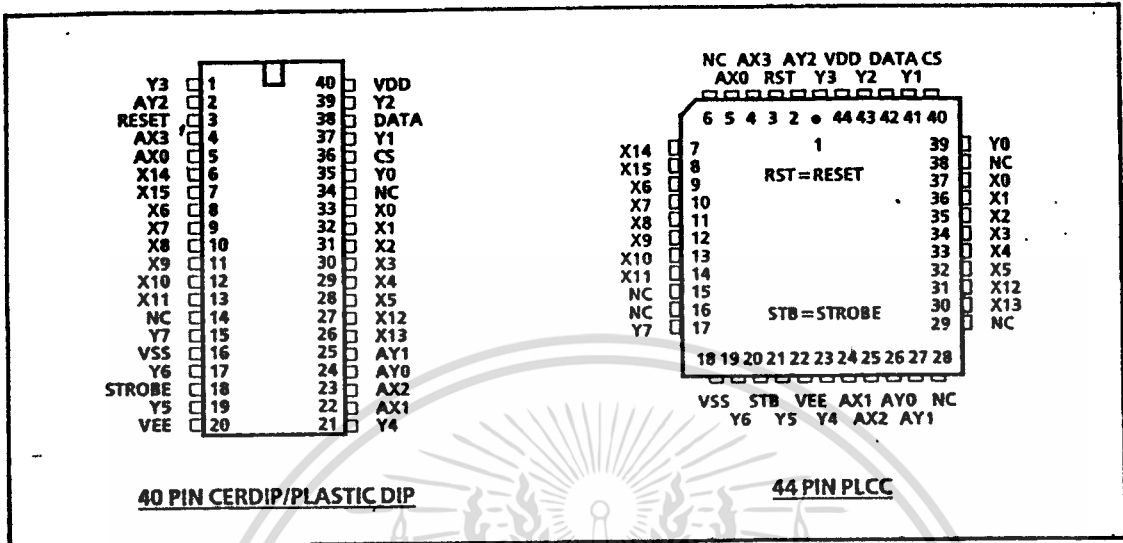


Figure 2 - Pin Connections

Pin Description

Pin #*	Name	Description
1	Y3	Y3 Analog (Input/Output): this is connected to the Y3 column of the switch array.
2	AY2	Y2 Address Line (Input).
3	RESET	Master RESET (Input): this is used to turn off all switches regardless of the condition of CS. Active High.
4,5	AX3,AX0	X3 and X0 Address Lines (Inputs).
6,7	X14, X15	X14 and X15 Analog (Inputs/Outputs): these are connected to the X14 and X15 rows of the switch array.
8-13	X6-X11	X6-X11 Analog (Inputs/Outputs): these are connected to the X6-X11 rows of the switch array.
14	NC	No Connection
15	Y7	Y7 Analog (Input/Output): this is connected to the Y7 column of the switch array.
16	VSS	Digital Ground Reference .
17	Y6	Y6 Analog (Input/Output): this is connected to the Y6 column of the switch array.
18	STROBE	STROBE (Input): enables function selected by address and data. Address must be stable before STROBE goes high and DATA must be stable on the falling edge of the STROBE. Active High. .
19	Y5	Y5 Analog (Input/Output): this is connected to the Y5 column of the switch array.
20	VEE	Negative Power Supply.
21	Y4	Y4 Analog (Input/Output): this is connected to the Y4 column of the switch array.
22, 23	AX1,AX2	X1 and X2 Address Lines (Inputs).
24, 25	AY0,AY1	Y0 and Y1 Address Lines (Inputs).
26, 27	X13, X12	X13 and X12 Analog (Inputs/Outputs): these are connected to the X13 and X12 rows of the switch array.

* Plastic DIP and Cerdip only

Pin Description (continued)

Pin #*	Name	Description
28 - 33	X5-X0	X5-X0 Analog (Inputs/Outputs): these are connected to the X5-X0 rows of the switch array.
34	NC	No Connection.
35	Y0	Y0 Analog (Input/Output): this is connected to the Y0 column of the switch array.
36	CS	Chip Select (Input): this is used to select the device. Active High.
37	Y1	Y1 Analog (Input/Output): this is connected to the Y1 column of the switch array.
38	DATA	DATA (Input): a logic high input will turn on the selected switch and a logic low will turn off the selected switch. Active High.
39	Y2	Y2 Analog (Input/Output): this is connected to the Y2 column of the switch array.
40	VDD	Positive Power Supply.

* Plastic DIP and CERDIP only

Functional Description

The MT8816 is an analog switch matrix with an array size of 8X16. The switch array is arranged such that there are 8 columns by 16 rows. The columns are referred to as the Y inputs/outputs and the rows are the X inputs/outputs. The crosspoint analog switch array will interconnect any X I/O with any Y I/O when turned on and provide a high degree of isolation when turned off. The control memory consists of a 128 bit write only RAM in which the bits are selected by the address inputs (AY0-AY2, AX0-AX3). Data is presented to the memory on the DATA input. Data is asynchronously written into memory whenever both the CS (Chip Select) and STROBE inputs are high and are latched on the falling edge of STROBE. A logical "1" written into a memory cell turns the corresponding crosspoint switch on and a logical "0" turns the crosspoint off. Only the crosspoint switches corresponding to the addressed memory location are altered when data is written into memory. The remaining switches retain their previous states. Any combination of X and Y inputs/outputs can be interconnected by establishing appropriate patterns in the control memory. A logical "1" on the RESET input will asynchronously return all memory locations to logical "0" turning off all crosspoint switches regardless of whether CS is high or low. Two voltage reference pins (V_{SS} and V_{EE}) are provided for the MT8816 to enable switching of negative analog signals. The range for digital signals is from V_{DD} to V_{SS} while the range for analog signals is from V_{DD} to V_{EE} . V_{SS} and V_{EE} pins can be tied together if a single voltage reference is needed.

Address Decode

The seven address inputs along with the STROBE and CS (Chip Select) are logically ANDed to form an enable signal for the resettable transparent latches. The DATA input is buffered and is used as the input to all latches. To write to a location, RESET must be low and CS must go high while the address and data are set up. Then the STROBE input is set high and then low causing the data to be latched. The data can be changed while STROBE is high, however, the corresponding switch will turn on and off in accordance with the DATA input. DATA must be stable on the falling edge of STROBE in order for correct data to be written to the latch.

MT8816 ISO-CMOS

Absolute Maximum Ratings* - Voltages are with respect to V_{EE} unless otherwise stated.

	Parameter	Symbol	Min	Max	Units
1	Supply Voltage	V_{DD}	-0.3	15.0	V
		V_{SS}	-0.3	$V_{DD} + 0.3$	V
2	Analog Input Voltage	V_{INA}	-0.3	$V_{DD} + 0.3$	V
3	Digital Input Voltage	V_{IN}	$V_{SS} - 0.3$	$V_{DD} + 0.3$	V
4	Current on any I/O Pin	I		± 15	mA
5	Storage Temperature	T_S	-65	+150	°C
6	Package Power Dissipation	PLASTIC DIP		0.6	W
		CERDIP		1.0	W

*Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

Recommended Operating Conditions - Voltages are with respect to V_{EE} unless otherwise stated.

	Characteristics	Sym	Min	Typ	Max	Units	Test Conditions
1	Operating Temperature	T_O	-40	25	85	°C	
2	Supply Voltage	V_{DD}	4.5		13.2	V	
		V_{SS}	V_{EE}		$V_{DD} - 4.5$	V	
3	Analog Input Voltage	V_{INA}	V_{EE}		V_{DD}	V	
4	Digital Input Voltage	V_{IN}	V_{SS}		V_{DD}	V	

DC Electrical Characteristics† - Voltages are with respect to $V_{EE} = V_{SS} = 0V$, $V_{DD} = 12V$ unless otherwise stated.

	Characteristics	Sym	Min	Typ†	Max	Units	Test Conditions
1	Quiescent Supply Current	I_{DD}		1	100	µA	All digital inputs at $V_{IN} = V_{SS}$ or V_{DD}
				0.4	1.5	mA	All digital inputs at $V_{IN} = 2.4 + V_{SS}$; $V_{SS} = 7.0V$
				5	15	mA	All digital inputs at $V_{IN} = 3.4V$
2	Off-state Leakage Current (See G.9 in Appendix)	I_{OFF}		± 1	± 500	nA	$ V_{XI} - V_{Yj} = V_{DD} - V_{EE}$ See Appendix, Fig. A.1
3	Input Logic "0" level	V_{IL}			$0.8 + V_{SS}$	V	$V_{SS} = 7.5V$; $V_{EE} = 0V$
4	Input Logic "1" level	V_{IH}	$2.0 + V_{SS}$			V	$V_{SS} = 6.5V$; $V_{EE} = 0V$
5	Input Logic "1" level	V_{IH}	3.3			V	
6	Input Leakage (digital pins)	I_{LEAK}		0.1	10	µA	All digital inputs at $V_{IN} = V_{SS}$ or V_{DD}

† DC Electrical Characteristics are over recommended temperature range.

† Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

DC Electrical Characteristics - Switch Resistance - V_{DC} is the external DC offset applied at the analog I/O pins.

	Characteristics	Sym	25°C		70°C		85°C		Units	Test Conditions
			Typ	Max	Typ	Max	Typ	Max		
1	On-state Resistance $V_{DD} = 12V$ $V_{DD} = 10V$ $V_{DD} = 5V$ (See G.1, G.2, G.3 in Appendix)	R_{ON}	45	65		75		80	Ω	$V_{SS} = V_{EE} = 0V$, $V_{DC} = V_{DD}/2$, $ V_{XI} - V_{Yj} = 0.4V$ See Appendix, Fig. A.2
			55	75		85		90	Ω	
			120	185		215		225	Ω	
2	Difference in on-state resistance between two switches (See G.4 in Appendix)	ΔR_{ON}	5	10		10		10	Ω	$V_{DD} = 12V$, $V_{SS} = V_{EE} = 0$, $V_{DC} = V_{DD}/2$, $ V_{XI} - V_{Yj} = 0.4V$ See Appendix, Fig. A.2

AC Electrical Characteristics† - Crosspoint Performance- Voltages are with respect to $V_{DD}=5V, V_{SS}=0V, V_{EE}=-7V$, unless otherwise stated.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Switch I/O Capacitance	C_S		20		pF	$f=1\text{ MHz}$
2	Feedthrough Capacitance	C_F		0.2		pF	$f=1\text{ MHz}$
3	Frequency Response Channel "ON" $20\text{LOG}(V_{OUT}/V_{XI}) = -3\text{dB}$	$F_{3\text{dB}}$		45		MHz	Switch is "ON"; $V_{INA} = 2\text{Vpp}$ sine wave; $R_L = 1\text{ k}\Omega$ See Appendix, Fig. A.3
4	Total Harmonic Distortion (See G.5, G.6 in Appendix)	THD		0.01		%	Switch is "ON"; $V_{INA} = 2\text{Vpp}$ sine wave $f = 1\text{ kHz}$; $R_L = 1\text{ k}\Omega$
5	Feedthrough Channel "OFF" Feed. = $20\text{LOG}(V_{OUT}/V_{XI})$ (See G.8 in Appendix)	FDT		-95		dB	All Switches "OFF"; $V_{INA} = 2\text{Vpp}$ sine wave $f = 1\text{ kHz}$; $R_L = 1\text{ k}\Omega$. See Appendix, Fig. A.4
6	Crosstalk between any two channels for switches X_i-Y_i and X_j-Y_j . $X_{\text{talk}} = 20\text{LOG}(V_{Yj}/V_{Xi})$. (See G.7 in Appendix).	X_{talk}		-45		dB	$V_{INA} = 2\text{Vpp}$ sine wave $f = 10\text{ MHz}$; $R_L = 75\Omega$.
				-90		dB	$V_{INA} = 2\text{Vpp}$ sine wave $f = 10\text{ kHz}$; $R_L = 600\Omega$.
				-85		dB	$V_{INA} = 2\text{Vpp}$ sine wave $f = 10\text{ kHz}$; $R_L = 1\text{ k}\Omega$.
				-80		dB	$V_{INA} = 2\text{Vpp}$ sine wave $f = 1\text{ kHz}$; $R_L = 10\text{ k}\Omega$. Refer to Appendix, Fig. A.5 for test circuit.
7	Propagation delay through switch	t_{ps}			30	ns	$R_L = 1\text{ k}\Omega$; $C_L = 50\text{ pF}$

† Timing is over recommended temperature range. See Fig. 3 for control and I/O timing details.
[‡] Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.
 Crosstalk measurements are for Plastic DIPs only, crosstalk values for PLCC packages are approximately 5dB better.

AC Electrical Characteristics† - Control and I/O Timings- Voltages are with respect to $V_{DD}=5V, V_{SS}=0V, V_{EE}=-7V$, unless otherwise stated.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Control Input crosstalk to switch (for CS, DATA, STROBE, Address)	CX_{talk}		30		mVpp	$V_{IN} = 3\text{V}$ squarewave; $R_{IN} = 1\text{ k}\Omega, R_L = 10\text{ k}\Omega$. See Appendix, Fig. A.6
2	Digital Input Capacitance	C_{DI}		10		pF	$f = 1\text{ MHz}$
3	Switching Frequency	F_O			20	MHz	
4	Setup Time DATA to STROBE	t_{DS}	10			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
5	Hold Time DATA to STROBE	t_{DH}	10			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
6	Setup Time Address to STROBE	t_{AS}	10			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
7	Hold Time Address to STROBE	t_{AH}	10			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
8	Setup Time CS to STROBE	t_{CSS}	10			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
9	Hold Time CS to STROBE	t_{CSH}	10			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
10	STROBE Pulse Width	t_{SPW}	20			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
11	RESET Pulse Width	t_{RPW}	40			ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
12	STROBE to Switch Status Delay	t_S		40	100	ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
13	DATA to Switch Status Delay	t_D		50	100	ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$
14	RESET to Switch Status Delay	t_R		35	100	ns	$R_L = 1\text{ k}\Omega, C_L = 50\text{ pF}^\circ$

† Timing is over recommended temperature range. See Fig. 3 for control and I/O timing details.
 Digital input rise time (t_r) and fall time (t_f) = 5ns.
[‡] Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.
[°] Refer to Appendix, Fig. A.7 for test circuit.

7

T8816 ISO-CMOS

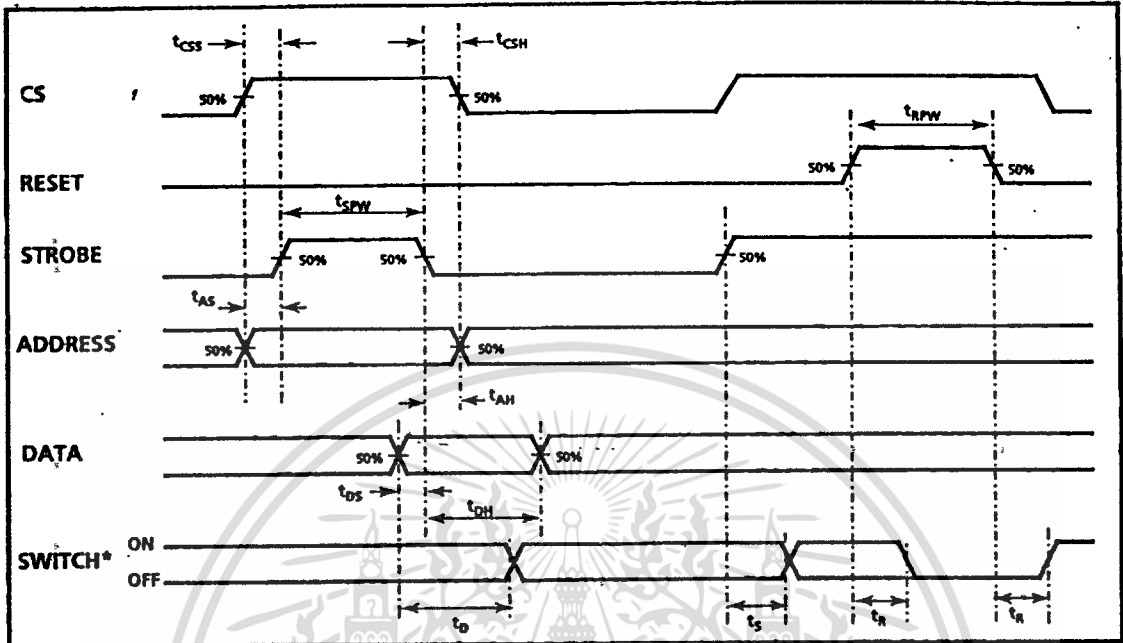


Figure 3 - Control Memory Timing Diagram

*See Appendix, Fig. A.7 for switching waveform

AX0	AX1	AX2	AX3	AY0	AY1	AY2	Connection*
0	0	0	0	0	0	0	X0 - Y0
1	0	0	0	0	0	0	X1 - Y0
0	1	0	0	0	0	0	X2 - Y0
1	1	0	0	0	0	0	X3 - Y0
0	0	1	0	0	0	0	X4 - Y0
1	0	1	0	0	0	0	X5 - Y0
0	1	1	0	0	0	0	X12 - Y0
1	1	1	0	0	0	0	X13 - Y0
0	0	0	1	0	0	0	X6 - Y0
1	0	0	1	0	0	0	X7 - Y0
0	1	0	1	0	0	0	X8 - Y0
1	1	0	1	0	0	0	X9 - Y0
0	0	1	1	0	0	0	X10 - Y0
1	0	1	1	0	0	0	X11 - Y0
0	1	1	1	0	0	0	X14 - Y0
1	1	1	1	0	0	0	X15 - Y0
0	0	0	0	1	0	0	X0 - Y1
1	0	0	0	1	0	0	X15 - Y1
0	0	0	0	0	1	0	X0 - Y2
1	0	0	0	0	1	0	X15 - Y2
0	0	0	0	1	1	0	X0 - Y3
1	0	0	0	1	1	0	X15 - Y3
0	0	0	0	0	0	1	X0 - Y4
1	0	0	0	0	0	1	X15 - Y4
0	0	0	0	1	0	1	X0 - Y5
1	0	0	0	1	0	1	X15 - Y5
0	0	0	0	0	1	1	X0 - Y6
1	0	0	0	0	1	1	X15 - Y6
0	0	0	0	1	1	1	X0 - Y7
1	0	0	0	1	1	1	X15 - Y7

Table 1 - Address Decode Truth Table

*Switch connections are not in ascending order

LINEAR INTEGRATED CIRCUITS

TYPES SE555, NE555 PRECISION TIMERS

BULLETIN NO. DL-S 12053, SEPTEMBER 1973—REVISED OCTOBER 1979

- Timing from Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- TTL-Compatible Output Can Sink or Source up to 200 mA
- Designed to be interchangeable with Signetics SE555/NE555

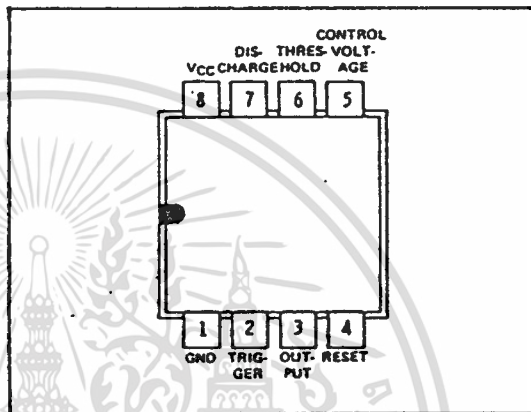
description

The SE555 and NE555 are monolithic timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle may be independently controlled with two external resistors and a single external capacitor.

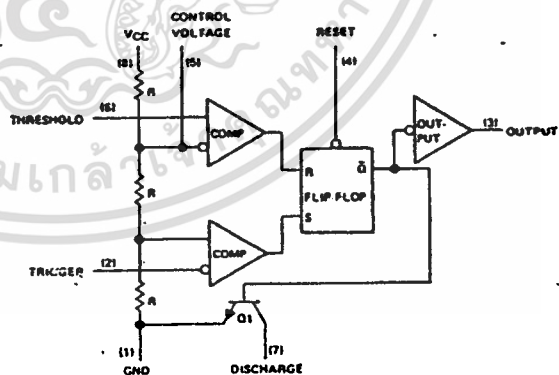
The threshold and trigger levels are normally two-thirds and one-third, respectively, of VCC. These levels can be altered by use of the control voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set and the output goes high. When the threshold input rises above the threshold level, the flip-flop is reset and the output goes low. The reset input can override all other inputs and can be used to initiate a new timing cycle. When the reset input goes low, the flip-flop is reset and the output goes low. When the output is low, a low-impedance path is provided between the discharge terminal and ground.

The output circuit is capable of sinking or sourcing current up to 200 milliamperes. Operation is specified for supplies of 5 to 15 volts. With a 5-volt supply, output levels are compatible with TTL inputs.

JG OR P DUAL-IN-LINE PACKAGE (TOP VIEW)



functional block diagram



Copyright © 1979 by Texas Instruments Incorporated

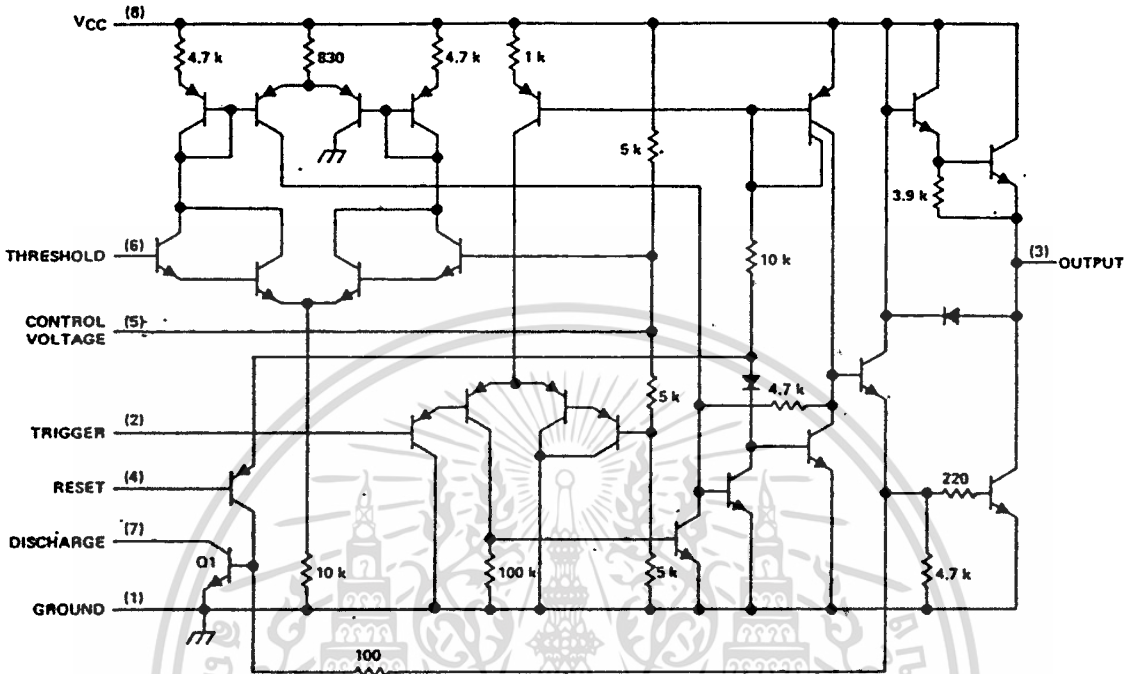
TEXAS INSTRUMENTS

201

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRECISION TIMERS

schematic



Resistor values shown are nominal and in ohms.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	18 V
Input voltage (control voltage, reset, threshold, trigger)	V_{CC}
Output current	± 225 mA
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 2)	600 mW
Operating free-air temperature range:	
SE555	-55°C to 125°C
NE555	0°C to 70°C
Storage temperature range	-65°C to 150°C
Lead temperature 1/16 inch (1,6 mm) from case for 60 seconds: JG package	300°C
Lead temperature 1/16 inch (1,6 mm) from case for 10 seconds: P package	260°C

- NOTES: 1. All voltage values are with respect to network ground terminal.
 2. For operation above 25°C free-air temperature, refer to Dissipation Derating Table. In the JG package, SE555 chips are alloy-mounted, NE555 chips are glass-mounted.

recommended operating conditions

	SE555			NE555			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5		18	4.5		16	V
Input voltage, V_I (control voltage, reset, threshold, trigger)			V_{CC}			V_{CC}	V
Output Current, I_O			± 200			± 200	mA
Operating free-air temperature, T_A	-55		125	0		70	°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SE555, NE555 PRECISION TIMERS

electrical characteristics at 25°C free-air temperature, V_{CC} = 5 V to 15 V (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SE555			NE555			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Threshold voltage level as a percentage of supply voltage		66.7			66.7			%
Threshold current (see Note 3)		0.1 0.25			0.1 0.25			μA
Trigger voltage level	V _{CC} = 15 V	4.8	5	5.2	5			V
	V _{CC} = 5 V	1.45	1.67	1.9	1.67			
Trigger current		0.5			0.5			μA
Reset voltage level		0.4	0.7	1	0.4	0.7	1	V
Reset current		0.1			0.1			mA
Control voltage (open-circuit)	V _{CC} = 15 V	9.6	10	10.4	9	10	11	V
	V _{CC} = 5 V	2.9	3.3	3.8	2.6	3.3	4	
Low-level output voltage	V _{CC} = 15 V	I _{OL} = 10 mA	0.1 0.15		0.1 0.25		V	
		I _{OL} = 50 mA	0.4 0.5		0.4 0.75			
		I _{OL} = 100 mA	2 2.2		2 2.5			
		I _{OL} = 200 mA	2.5		2.5			
	V _{CC} = 5 V	I _{OL} = 5 mA			0.25 0.35		V	
		I _{OL} = 8 mA	0.1 0.25					
High-level output voltage	V _{CC} = 15 V	I _{OH} = -100 mA	13	13.3	12.75	13.3	V	
		I _{OH} = -200 mA	12.5		12.5			
	V _{CC} = 5 V	I _{OH} = -100 mA	3	3.3	2.75	3.3		
Supply current	Output low, No load	V _{CC} = 15 V	10 12		10 15		mA	
		V _{CC} = 5 V	3 5		3 6			
	Output high, No load	V _{CC} = 15 V	9 11		9 14			
		V _{CC} = 5 V	2 4		2 5			

NOTE 3: This parameter influences the maximum value of the timing resistors R_A and R_B in the circuit of Figure 13. For example when V_{CC} = 5 V the maximum value is R = R_A + R_B = 20 MΩ.

operating characteristics, V_{CC} = 5 V and 15 V

PARAMETER	TEST CONDITIONS†	SE555			NE555			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
Initial error of timing interval	R _A = 1 kΩ to 100 kΩ, T _A = 25°C	0.5 2			1			%
Temperature coefficient of timing interval	R _B = 0 to 100 kΩ, T _A = MIN to MAX	30 100			50			ppm/°C
Supply voltage sensitivity of timing interval	C = 0.1 μF, T _A = 25°C	0.05 0.2			0.1			%/V
Output pulse rise time	C _L = 15 pF, T _A = 25°C	100			100			ns
Output pulse fall time		100			100			ns

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

DISSIPATION DERATING TABLE

PACKAGE	POWER RATING	DERATING FACTOR	ABOVE T _A
JG (Alloy-Mounted Chip)	600 mW	8.4 mW/°C	79°C
JG (Glass-Mounted Chip)	600 mW	6.6 mW/°C	59°C
P	600 mW	8.0 mW/°C	75°C

Also see Dissipation Derating Curves, Section 2.

FIGURE 1

TEXAS INSTRUMENTS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRECISION TIMERS

TYPICAL CHARACTERISTICS†

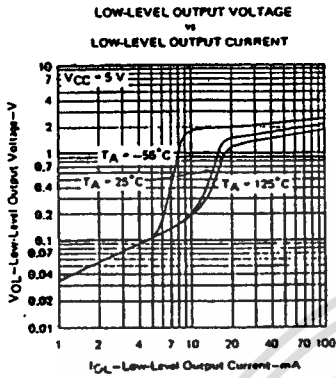


FIGURE 1

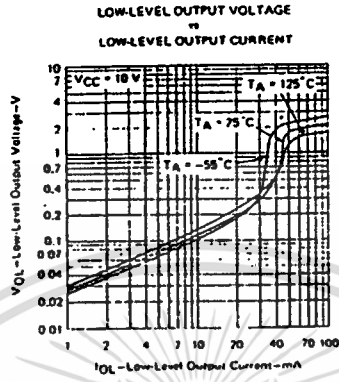


FIGURE 2

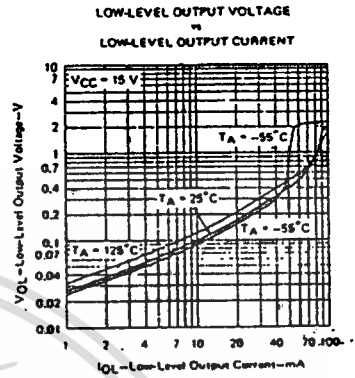


FIGURE 3

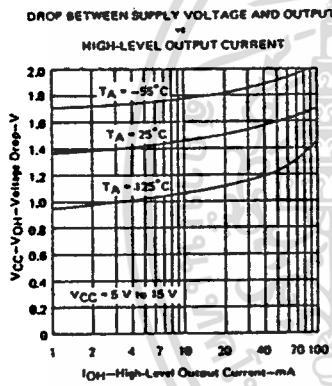


FIGURE 4

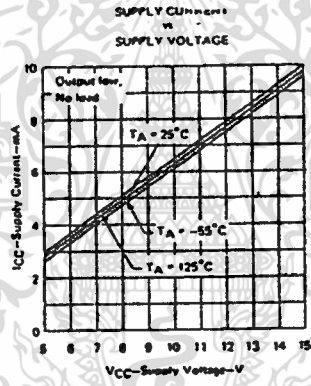


FIGURE 5

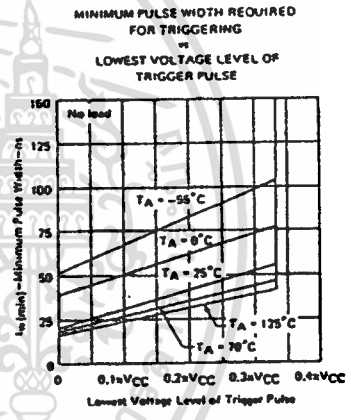


FIGURE 6

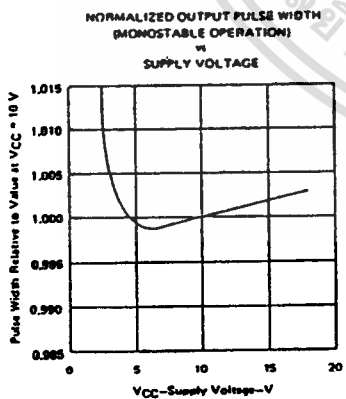


FIGURE 7

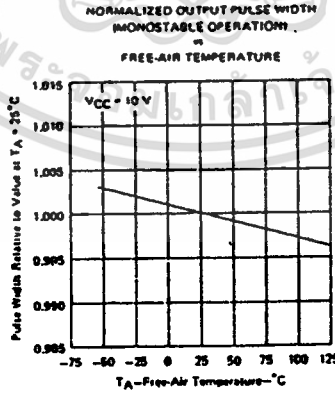


FIGURE 8

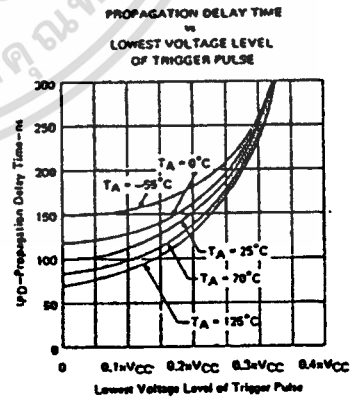


FIGURE 9

† Data for temperatures below 0°C and above 70°C are applicable for SE555 circuits only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATION DATA

monostable operation

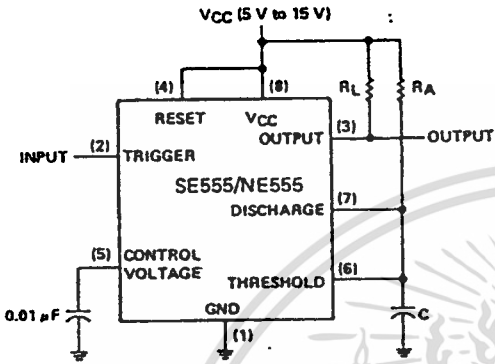


FIGURE 10—CIRCUIT FOR MONOSTABLE OPERATION

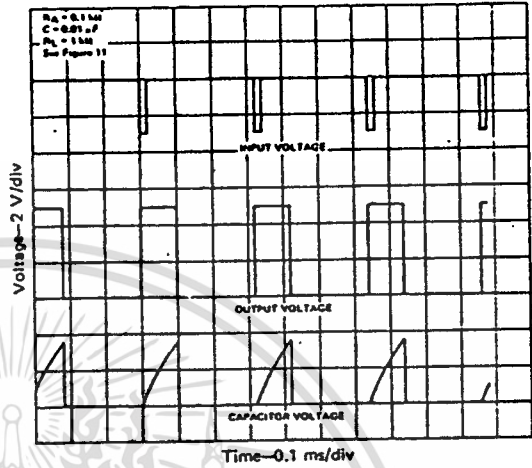


FIGURE 11—TYPICAL MONOSTABLE WAVEFORMS

For monostable operation, the SE555/NE555 may be connected as shown in Figure 10. If the output is low, application of a negative-going pulse to the trigger input sets the flip-flop (\bar{Q} goes low), drives the output high, and turns off Q1. Capacitor C is then charged through R_A until the voltage across the capacitor reaches the threshold voltage of the threshold input. If the trigger input has returned to a high level, the output of the threshold comparator will reset the flip-flop (\bar{Q} goes high), drive the output low, and discharge C through Q1.

Monostable operation is initiated when the trigger input voltage falls below the trigger threshold. Once initiated, the sequence will complete only if the trigger input is high at the end of the timing interval. Because of the threshold level and saturation voltage of Q1, the output pulse width is approximately $t_w = 1.1 R_A C$. Figure 12 is a plot of the time constant for various values of R_A and C. The threshold levels and charge rates are both directly proportional to the supply voltage, VCC. The timing interval is therefore independent of the supply voltage, so long as the supply voltage is constant during the time interval.

Applying a negative-going trigger pulse simultaneously to the reset and trigger terminals during the timing interval will discharge C and re-initiate the cycle, commencing on the positive edge of the reset pulse. The output is held low as long as the reset pulse is low. When the reset input is not used, it should be connected to VCC to prevent false triggering.

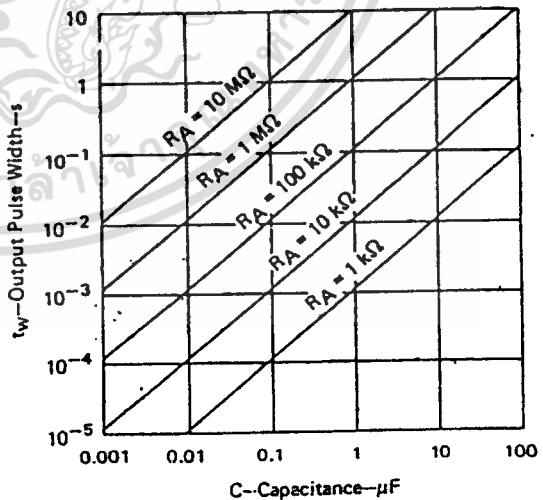


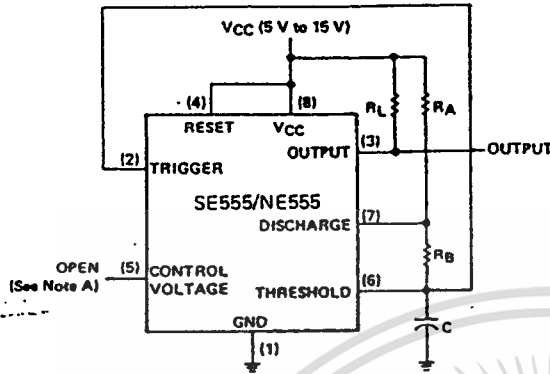
FIGURE 12—OUTPUT PULSE WIDTH vs CAPACITANCE

6

PRECISION TIMERS

TYPICAL APPLICATION DATA

astable operation



NOTE A: Decoupling the control voltage input (pin 6) to ground with a capacitor may improve operation. This should be evaluated for individual applications.

FIGURE 13—CIRCUIT FOR ASTABLE OPERATION

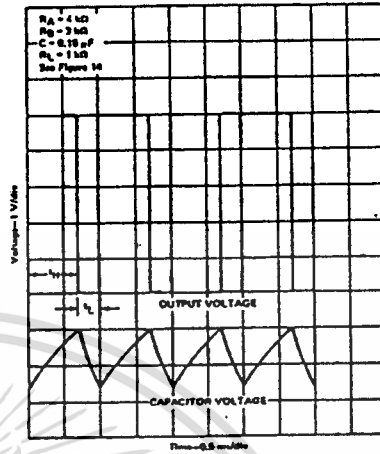


FIGURE 14—TYPICAL ASTABLE WAVEFORMS

Addition of a second resistor, R_B , to the circuit of Figure 10, as shown in Figure 13, and connection of the trigger input to the threshold input will cause the SE555/NE555 to self-trigger and run as a multivibrator. The capacitor C will charge through R_A and R_B then discharge through R_B only. The duty cycle may be controlled, therefore, by the values of R_A and R_B .

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \cdot V_{CC}$) and the trigger-voltage level ($\approx 0.33 \cdot V_{CC}$). As in the monostable circuit, charge and discharge times (and therefore the frequency and duty cycle) are independent of the supply voltage.

Figure 14 shows typical waveforms generated during astable operation. The output high-level duration t_H and low-level duration t_L may be found by:

$$t_H = 0.693 (R_A + R_B) C$$

$$t_L = 0.693 (R_B) C$$

Other useful relationships are shown below.

$$\text{period} = t_H + t_L = 0.693 (R_A + 2R_B) C$$

$$\text{frequency} \approx \frac{1.44}{(R_A + 2R_B) C}$$

$$\text{Output driver duty cycle} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B}$$

$$\text{Output waveform duty cycle} = \frac{t_H}{t_H + t_L} = 1 - \frac{R_B}{R_A + 2R_B}$$

$$\text{Low-to-high ratio} = \frac{t_L}{t_H} = \frac{R_B}{R_A + R_B}$$

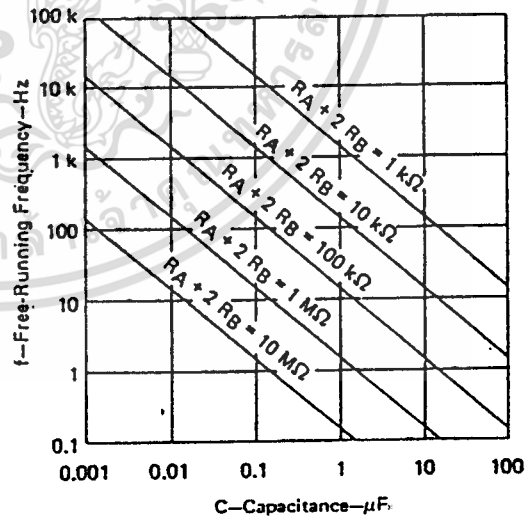


FIGURE 15—FREE-RUNNING FREQUENCY

TYPES SE555, NE555 PRECISION TIMERS

TYPICAL APPLICATION DATA

missing-pulse detector

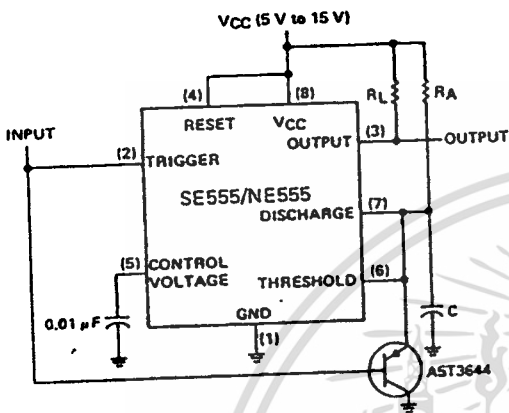


FIGURE 16—CIRCUIT FOR MISSING-PULSE DETECTOR

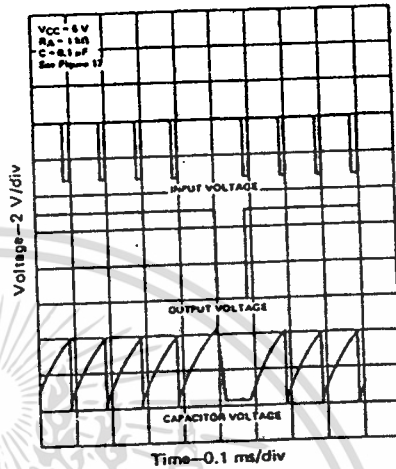


FIGURE 17—MISSING-PULSE DETECTOR WAVEFORMS

The circuit shown in Figure 16 may be utilized to detect a missing pulse or abnormally long spacing between consecutive pulses in a train of pulses. The timing interval of the monostable circuit is continuously retriggered by the input pulse train as long as the pulse spacing is less than the timing interval. A longer pulse spacing, missing pulse, or terminated pulse train will permit the timing interval to be completed, thereby generating an output pulse as illustrated in Figure 17.

frequency divider

By adjusting the length of the timing cycle, the basic circuit of Figure 10 can be made to operate as a frequency divider. Figure 18 illustrates a divide-by-3 circuit that makes use of the fact that retriggering cannot occur during the timing cycle.

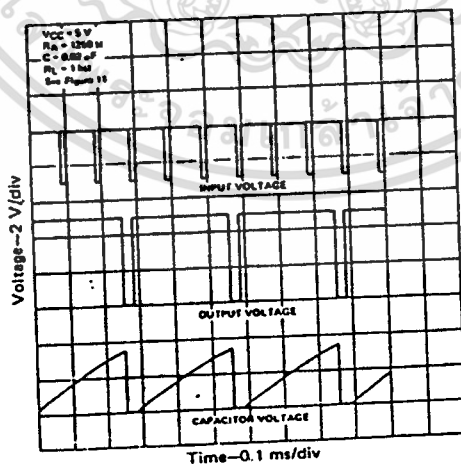
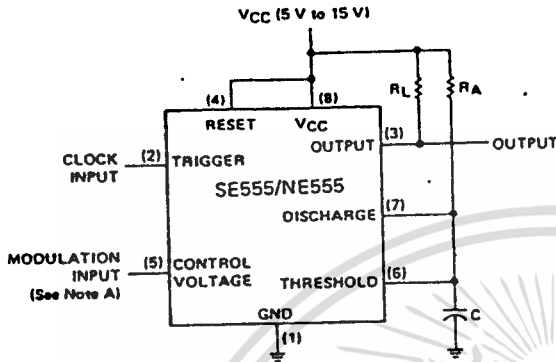


FIGURE 18—DIVIDE-BY-THREE CIRCUIT WAVEFORMS

PRECISION TIMERS

TYPICAL APPLICATION DATA

pulse-width modulation



NOTE A: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the SE555/NE555 should be considered.

FIGURE 19—CIRCUIT FOR PULSE-WIDTH MODULATION

The operation of the timer may be modified by modulating the internal threshold and trigger voltages. This is accomplished by applying an external voltage (or current) to the control voltage pin. Figure 19 is a circuit for pulse-width modulation. The monostable circuit is triggered by a continuous input pulse train and the threshold voltage is modulated by a control signal. The resultant effect is a modulation of the output pulse width, as shown in Figure 20. A sine-wave modulation signal is illustrated, but any wave-shape could be used.

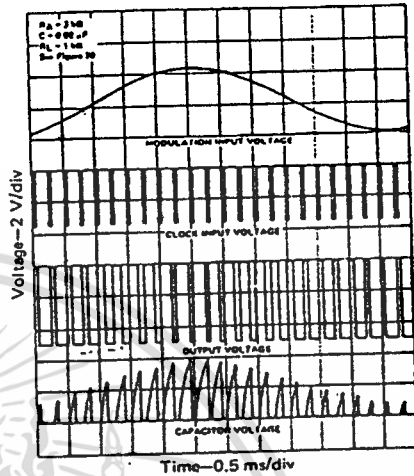
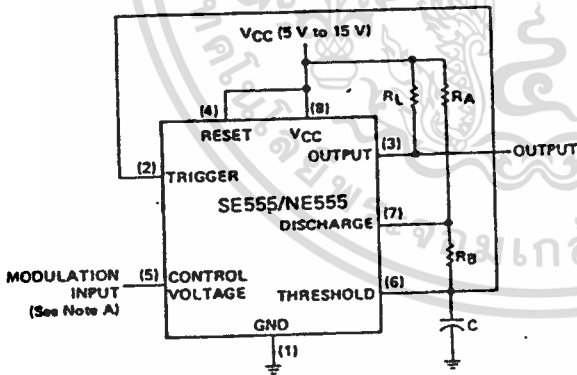


FIGURE 20—PULSE-WIDTH-MODULATION WAVEFORMS

pulse-position modulation



NOTE A: The modulating signal may be direct or capacitively coupled to the control voltage terminal. For direct coupling, the effects of modulation source voltage and impedance on the bias of the SE555/NE555 should be considered.

FIGURE 21—CIRCUIT FOR PULSE-POSITION MODULATION

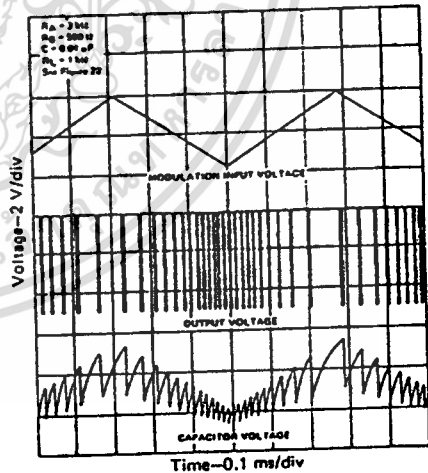


FIGURE 22—PULSE POSITION-MODULATION WAVEFORMS

The SE555/NE555 may be used as a pulse-position modulator as shown in Figure 21. In this application, the threshold voltage, and thereby the time delay, of a free-running oscillator is modulated. Figure 22 shows such a circuit, with a triangular-wave modulation signal, however, any modulating wave-shape could be used.

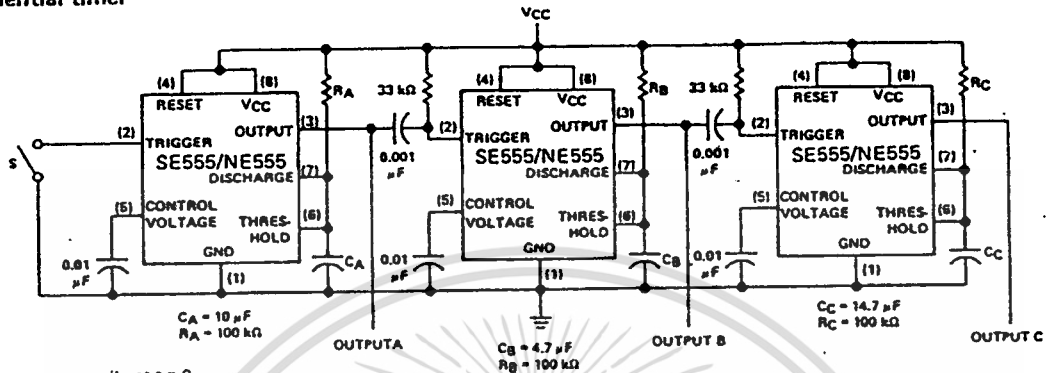
TEXAS INSTRUMENTS
INCORPORATED

POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

TYPES SE555, NE555 PRECISION TIMERS

TYPICAL APPLICATION DATA

sequential timer



S closes momentarily at $t = 0$.

FIGURE 23—SEQUENTIAL TIMER CIRCUIT

Many applications, such as computers, require signals for initializing conditions during start-up. Other applications such as test equipment require activation of test signals in sequence. SE555/NE555 circuits may be connected to provide such sequential control. The timers may be used in various combinations of astable or monostable circuit connections, with or without modulation, for extremely flexible waveform control. Figure 23 illustrates a sequencer circuit with possible applications in many systems and Figure 24 shows the output waveforms.

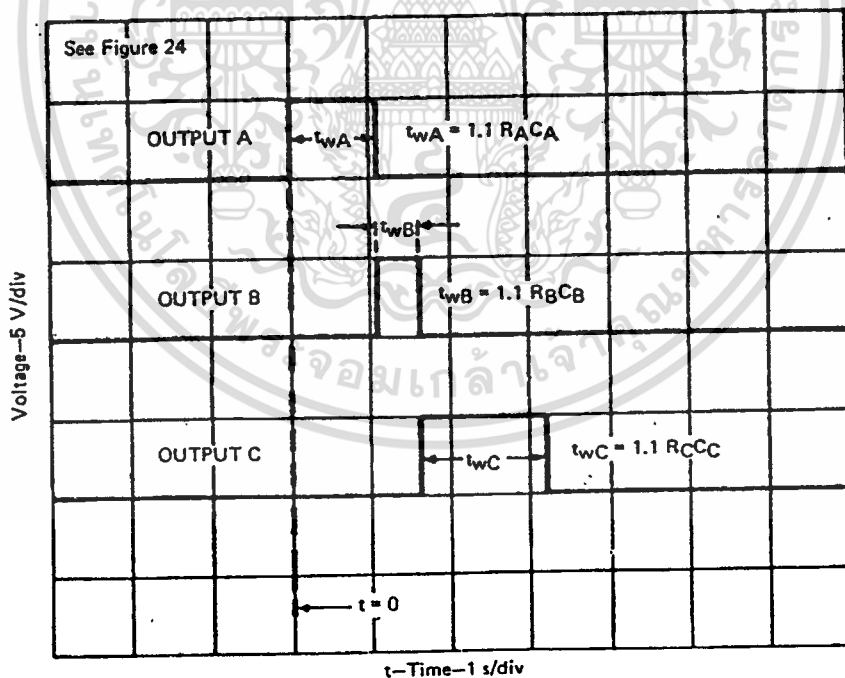


FIGURE 24—SEQUENTIAL TIMER WAVEFORMS

TEXAS INSTRUMENTS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ ด้วยความช่วยเหลืออย่างดียิ่ง ของ อาจารย์ นิกร สุขุมคันติ อาจารย์ที่ปรึกษาปริญญานิพนธ์ ซึ่งท่านได้ให้คำแนะนำและข้อคิดเห็นต่างๆ ของ การทำปริญญานิพนธ์

ท้ายนี้ คณะผู้จัดทำใคร่ขอกราบขอบพระคุณ คณาจารย์ภาคเทคนิคอุตสาหกรรมทุกท่าน และขอขอบคุณเพื่อนๆทุกคนที่ให้แนวทางในการทำโครงการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. หนังสือ บันทึก 380 วงจรไอซี.
2. พิพัฒน์ เถาหงคราม , ไมโครคอนโทรลเลอร์ MCS - 48 , MCS - 51 , พิมพ์ครั้งที่ 2 , กรุงเทพฯ ; สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง , 2537.
3. นรินทร์ เนาวประทีป , ออปแอมป์ , กรุงเทพฯ ; หจก.สำนักพิมพ์ฟิสิกส์เซ็นเตอร์.
4. สมยศ จุณณะปิยะ , การใช้งานไมโครคอนโทรลเลอร์ ตระกูล MCS - 51 , พิมพ์ครั้งที่ 1 , กรุงเทพ ; สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง , 2537.
5. เฉลิมพล น้ำค้าง , หลักดิจิทัลและการใช้งาน , กรุงเทพฯ ; สหมิตรออฟเซต.
6. ธวัชชัย เลื่อนฉวี , เทคโนโลยีโทรศัพท์ , พิมพ์ครั้งที่ 3 , กรุงเทพฯ ; บรรเทิงการพิมพ์ , 2533.

