



เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน
STERILIZER BY HOT AIR



โดย
 นาย กมลศักดิ์ ปัญจวงศ์
 นาย วิทยา แวงอุบล
 นาย เสรี สุจริตกุล

วัน เดือน ปี.....-2.ต.ค. 2511
 เลขทะเบียน.....038407
 เลขเรียกหนังสือ.....T 39292.ก131.๑

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
 สาขาวิชาอิเล็กทรอนิกส์
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
 ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 038407

เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน
STERILIZER BY HOT AIR

โดย

นาย กมลศักดิ์ ปัญจวงศ์ เลขประจำตัว 87018288
นาย วิทยา แวงอุบล เลขประจำตัว 87018264
นาย เสรี สุขวิฑูร เลขประจำตัว 87018276

อาจารย์ที่ปรึกษา

ดร. กิตติพล ชิตสกุล

ปริญญาานิพนธ์สำหรับปริญญา วิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2539

ภาควิชา อีเล็คทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน (STERILIZER BY HOT AIR)

ผู้จัดทำ

1. นาย กมลศักดิ์ ปัญจวงศ์
2. นาย วิทยา แวงอุบล
3. นาย เสรี สุจริตกุล



..... อาจารย์ที่ปรึกษา

(.....)

เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน

นาย กมลศักดิ์ ปัญวงค์

นาย เสรี สุจริตกุล

นาย วิทยา แวงอุบล

ดร. กิติพล ชิตสกุล อาจารย์ที่ปรึกษา

ปีการศึกษา 2539

บทคัดย่อ

โครงการที่กล่าวถึงในปฏิญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของโครงการเรื่องเครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน ควบคุมอุณหภูมิของเครื่องโดยใช้ไมโครคอนโทรลเลอร์ 8031 ซึ่งก็เป็นหนึ่งในจำนวนไมโครคอนโทรลเลอร์ที่มีความสามารถและคำสั่งพื้นฐานเหมือนกับ ไมโครคอนโทรลเลอร์ตระกูล MCS-51 โดยไมโครคอนโทรลเลอร์ 8031 นี้จะเป็นตัวประมวลผลหลัก ควบคุมเวลาและรับส่งข้อมูลจากไมโครคอมพิวเตอร์นำมาใช้งานร่วมกับวงจรภายนอกทั้ง ANALOG และ DIGITAL สามารถปรับอุณหภูมิได้ตั้งแต่ 36-250 องศา โดยใช้หลักการควบคุมอุณหภูมิแบบ ON-OFF เป็นพื้นฐานในการควบคุมกระบวนการ

STERILIZER BY HOT AIR

Kamonsak Pangavong

Seri Sutjaritkul

Wittaya Wangubul

Dr.Kitipol chitsakul Advisor

1996

Abstract

The project referred by this thesis is a part of a project "STERILIZER BY HOT AIR". Based on principle of "ON-OFF process control", controller unit use a microcontroller "8031" which has basic command as of temperature can be the MCS-51 family. Basically microcontroller 8031 is used as the control unit for timer and data communication with a microcomputer. The adjustment of temperature is available between 0-200°C in 1 sec - 4 hours.

คำนำ

โครงการเรื่อง เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน ซึ่งใช้หลักการควบคุมอุณหภูมิแบบ ON-OFF ฉบับนี้ เรียบเรียงขึ้นเพื่อใช้ในการศึกษาหรือนำเครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน ไปพัฒนาให้มีประสิทธิภาพในการทำงานและใช้ประโยชน์มากขึ้น ซึ่งโครงการฉบับนี้เป็นส่วนหนึ่งของวิชา “PROJECT” ภายในโครงการฉบับนี้ประกอบด้วย หลักการควบคุมอุณหภูมิและการออกแบบวงจร ซึ่งเนื้อหาทั้งหมดที่กล่าวถึงภายใน โครงการฉบับนี้เป็นเนื้อหาที่เข้าใจง่ายและสามารถนำ เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน ไปประยุกต์ใช้ในโอกาสที่เหมาะสมต่อไป

ผู้เรียบเรียงโครงการฉบับนี้หวังว่า โครงการฉบับนี้คงจะมีประโยชน์ในการเรียนและมีประโยชน์ ต่อผู้สนใจในเรื่องของ เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน นี้พอสมควร หากโครงการฉบับนี้มีข้อผิดพลาดประการใด ผู้เรียบเรียงขอรับคำแก้ไข เพื่อที่จะได้ปรับปรุงในโอกาสต่อ ๆ ไป

ผู้จัดทำ

นาย กมลศักดิ์	ปัญญาวงศ์
นาย เสรี	สุจริตกุล
นาย วิทยา	แวงอุบล

สารบัญ

	หน้า
หัวข้อเรื่อง	
บทคัดย่อ	I
Abstract	II
คำนำ	III
สารบัญ	IV
สารบัญรูป	VII
สารบัญตาราง	IX
บทที่ 1 หลักการทำให้ปราศจากเชื้อ	1
1.1 การใช้ความร้อนขึ้นหรือการอบด้วยไอน้ำร้อน	1
1.2 การใช้ความร้อนแห้งหรือไอร้อน	3
1.3 การใช้รังสี	3
1.4 การใช้คลื่นเสียง	4
1.5 การกรอง	4
1.6 การอบด้วยแก๊ส	4
1.7 การแช่น้ำยาสารเคมี	5
บทที่ 2 การวัดอุณหภูมิ	7
2.1 แบบสัมผัสกับวัตถุที่จะวัด	7
2.2 แบบไม่สัมผัสกับวัตถุที่จะวัด	7
2.2.1 การวัดอุณหภูมิของก๊าซ	8
2.2.2 การวัดอุณหภูมิของก๊าซแบบสัมผัส	9
2.2.3 การวัดอุณหภูมิของก๊าซแบบไม่สัมผัส	9
2.3 เครื่องวัดอุณหภูมิ	11
บทที่ 3 ระบบควบคุมและการควบคุมอุณหภูมิ	13
3.1 การควบคุมอัตโนมัติ	13
3.2 ระบบควบคุมแบบ Closed-loop	13
3.3 ระบบควบคุมแบบ Open-loop	14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การควบคุมแบบ ON-OFF หรือสองตำแหน่ง	15
3.5 การควบคุมแบบ Proportional	16
3.6 การควบคุมแบบ Integral	18
3.7 การควบคุมแบบ Proportional + Integral (PI)	18
3.8 การควบคุมแบบ Proportional + Derivative (PD)	20
3.9 การควบคุมแบบ Proportional + Integral + Derivative(PID)	21
3.10 วิธีการเลือกใช้รีเลย์ควบคุม	22
3.11 วิธีเลือก Controller	23
3.12 วิธีการหาค่าตัวควบคุม	23
บทที่ 4 ทฤษฎี	27
4.1 อุปกรณ์ตรวจจับ RTD	27
4.2 วงจรวิธสโตมบริดจ์	30
4.3 วงจรขยายที่ใช้สัญญาณ OP-AMP	30
4.4 วงจรตรวจวัดอุณหภูมิ	36
บทที่ 5 สถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล 51	40
5.1 บทนำ	40
5.2 โครงสร้าง 8051	42
5.2.1 ลักษณะของ 8051	42
5.2.2 รายละเอียดของรีจิสเตอร์ที่ทำหน้าที่พิเศษ	45
5.2.3 โครงสร้างและการทำงานของพอร์ท	47
5.3 การติดต่อกับหน่วยความจำภายนอก	49
5.4 พอร์ทอนุกรม	54
5.5 อินเทอร์รัพท์	58
บทที่ 6 โครงสร้างของโครงการ	63
6.1 การทำงานของวงจร Instrument Amplifier	64
6.2 การทำงานของวงจร Control Heater	65
6.3 การทำงานของวงจร D/A	67
6.4 การทำงานของวงจร A/D	68
บทที่ 7 ผลการทดลอง	69
7.1 ผลการทดลองต่อวงจร Instrument Amplifier ต่อร่วมกับ A/D	69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 ผลการทดลองวงจร D/A CONVERTER	70
7.3 ผลการทดลองวงจร A/D CONVERTER	71
7.4 ผลการทดลองวงจร Control Heater	71
7.5 ผลการทดลองวงจร INSTRUMENT AMP	72
7.6 วิธีการทดลองในส่วนต่าง ๆ ของวงจร	73
บทที่ 8 สรุปและวิจารณ์ผลการทดลอง	74
หนังสืออ้างอิง	76
ภาคผนวก	77
ภาคผนวก ก	78
1. แผนภาพการทำงาน (Flow Chart)	79
2. โปรแกรมการทำงาน	81
ภาคผนวก ข	96
1. ข้อมูลอุปกรณ์ (DATA SHEET)	97
กิตติกรรมประกาศ	133

	หน้า
รูปที่ 5.3 โครงสร้างแต่ละบิตของพอร์ท	48
รูปที่ 5.4 คำสั่งที่อ่านจาก READ PIN	48
รูปที่ 5.5 TMOD: TIMER/COUNTER MODE CONTROL REGISTOR	52
รูปที่ 5.6 TIMER/COUNTER 1 MODE 0:13 BIT COUNTER	52
รูปที่ 5.7 TCON: TIMER/COUNTER CONTROL REGISTOR	52
รูปที่ 5.8 TIMER/COUNTER1 MODE 2:8 BIT AUTO-RELOAD	53
รูปที่ 5.9 TIMER/COUNTER 0 MODE 3:TWO 8 BIT COUNTERS	54
รูปที่ 5.10 SCON : SERIAL PORT CONTROL REGISTOR	56
รูปที่ 5.11 INTERUPT SOURCE	58
รูปที่ 5.12 IE:INTERUPT ENABLE REGISTER	59
รูปที่ 5.13 INTERUPT RESPONSE TIMING DIAGRAM	62
รูปที่ 6.1 BLOCK DIAGRAMของวงจรเครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน	63
รูปที่ 6.2 วงจร INSTRUMENT AMPLIFIER	64
รูปที่ 6.3 วงจร CONTROL	66
รูปที่ 6.4 วงจร D/A	67
รูปที่ 6.5 วงจร A/D	67
รูปที่ 7.1 แสดงความสัมพันธ์ระหว่างอุณหภูมิเทียบกับ O/P A/D Converter	69
รูปที่ 7.2 ผลการทดลองวงจร Control Heater	71
รูปที่ 7.3 ผลการทดลองวงจร INSTRUMENT AMP เทียบกับอุณหภูมิ	72

บทที่ 1

หลักการทำให้ปราศจากเชื้อ

Sterilization

การทำให้ปราศจากเชื้อ (Sterilization) หมายถึง การทำลายจุลชีพทุกรูปแบบ รวมถึงสปอร์ของแบคทีเรียด้วยการทำให้ปราศจากเชื้อนี้จำเป็นสำหรับเครื่องมือเครื่องใช้ที่ใช้ผ้าหรือสอดใส่เข้าไปในส่วนของร่างกายที่ในยามปกติไม่มีเชื้ออยู่ (Sterile part) การทำให้ปราศจากเชื้อมี 2 วิธีคือ วิธีทางกายภาพ กับวิธีทางเคมี

วิธีทางกายภาพ (Physical means) ได้แก่

1. การใช้ความร้อนชื้น (Moist heat) หรือการอบด้วยไอน้ำร้อน (Autoclaving)
2. การใช้ความร้อนแห้ง (Dry heat) หรือไอร้อน (Hot air)
3. การใช้รังสี (Radiation)
4. การใช้คลื่นเสียง (Microwave)
5. การกรอง (Filtration)

วิธีทางเคมี

6. การอบด้วยแก๊ส (Gaseous sterilization)
7. การแช่ในน้ำยาสารเคมี (Chemical sterilization)

1.1 การใช้ความร้อนชื้น (Moist heat) หรือการอบด้วยไอน้ำร้อน (Autoclaving)

ความร้อนจากไอน้ำร้อนจะทำลายเชื้อโรคได้และสามารถแทรกซึมไปยังส่วนต่างๆ ของเครื่องมือได้ดี อุณหภูมิของไอน้ำจะสูงขึ้นถ้าเพิ่มความดันภายในภาชนะที่ปิดสนิท อุณหภูมิที่สูงขึ้นจะทำลายเชื้อได้เร็วขึ้นโดยทั่วไปแนะนำให้ใช้อุณหภูมิและระยะเวลาที่อบด้วยไอน้ำ (holding time หรือเวลาที่คงระดับอุณหภูมิในตู้อบสูงตามที่กำหนด) ดังนี้ ตารางที่ 1.1 ระยะเวลาที่อบด้วยไอน้ำที่อุณหภูมิต่าง ๆ ที่แนะนำ

อุณหภูมิ (°C)	เวลาอบ (นาที)
121	15
126	10
134	3

ข้อแนะนำในการใช้ตู้อบไอน้ำร้อน (Autoclave)

1. ในทางปฏิบัติจะติดเทปไว้ที่ห่อของที่จะอบไอน้ำร้อน แถบสีที่เทปนี้จะเปลี่ยนเป็นสีดำเมื่อถูกความร้อน ซึ่งใช้เป็นเพียงเครื่องหมายแสดงว่าห่อของนั้นได้นำไปอบด้วยไอน้ำร้อนแล้วเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. การตรวจสอบประสิทธิภาพในการทำลายเชื้อกระทำได้ 2 วิธีการคือ Pack test กับวิธี Spore test

2.1 วิธี Pack test ใช้เทปแบบข้อ 1 สองแถบ ติดตะแียงมุมบนกระดาดพิมพ์ธรรมดาขนาด 22 x 33 ซม. วางกระดาดนี้ไว้ที่ใจกลางของผ้าที่จะอบไอน้ำร้อนที่ซ้อนกันหลายชั้นหนา 27 ซม. แล้วห่อด้วยผ้าด้านนอกอีก 2 ชั้น นำห่อนี้ไว้ตรงกลางตู้อบไอน้ำร้อนที่อุณหภูมิ 134° ซ. นาน 3 นาที เปรียบเทียบสีบนกระดาดเทป ถ้าความร้อนแทรกซึมได้ทั่วกัน แถบสีบนเทปจะมีสีดำเท่ากันหมด ถ้าความร้อนแทรกไม่ทั่วถึง แถบสีบนเทปจะต่างกันแสดงว่าเครื่องบกพร่อง จำเป็นต้องซ่อมแซมแก้ไขต่อไป Pack test นี้ใช้ตรวจสอบการกระจายของความร้อนภายในตู้อบไอน้ำร้อนว่าสม่ำเสมอทั่วกันทั้งตู้หรือไม่เท่ากัน มิได้ทดสอบประสิทธิภาพในการฆ่าเชื้อโดยตรง

2.2 วิธี Spore test เป็นการทดสอบประสิทธิภาพของการทำลายเชื้อโดยตรงว่าได้คุณภาพตามต้องการหรือไม่ การทดสอบให้นำหลอดบรรจุสปอร์ของ *Bacillus stearothermophilus* (มีจำหน่าย ราคาหลอดละประมาณ 30 บาท) ไว้ที่ใจกลางของห่อของที่ต้องการอบไอน้ำร้อน แล้วนำไปอบในตู้อบไอน้ำร้อนตามอุณหภูมิและเวลาที่กำหนด เสร็จแล้วนำหลอดบรรจุสปอร์นี้ออกมาบีบเบา ๆ ให้หลอดชั้นในที่บรรจุสปอร์นั้นแตก สปอร์จะออกมาสัมผัสกับอาหารเลี้ยงเชื้อ นำหลอดนี้ไปอบในกล่องอบเชื้อ (incubator) สำหรับกรณีโดยเฉพาะ (มีจำหน่ายราคาหลอดละ 6,600 บาท) ที่อุณหภูมิ 56 °ซ ถ้าสปอร์ยังมีชีวิตอยู่จะทำให้อาหารเลี้ยงเชื้อในหลอดเปลี่ยนสี โดยทั่วไปจะเปลี่ยนภายใน 24 ชั่วโมง ควรจะเก็บหลอดไว้ในกล่องอบนั้นนาน 3 วัน และดูทุกวัน ถ้าอาหารเลี้ยงเชื้อไม่เปลี่ยนสีหลังอบ 3 วัน จึงจะแน่ใจว่าสปอร์ถูกทำลายหมดแล้ว

จะเห็นได้ว่าการทดสอบประสิทธิภาพของเครื่องอบไอน้ำร้อนนั้นจำเป็นต้องใช้ spore test ซึ่งควรกระทำอย่างน้อยสัปดาห์ละ 1 ครั้ง อุปกรณ์และวัสดุราคาไม่แพงเกินไป น่าจะกระทำได้ในทุกโรงพยาบาล

3. การอบไอน้ำร้อนสำหรับอวัยวะเทียม (prostheses) ต้องทดสอบประสิทธิภาพของการอบไอน้ำร้อนทุกครั้งด้วย spore test

4. ของมีคมอาจนำมาอบไอน้ำร้อนได้โดยไม่เสียคม

5. ห่อของที่จะนำเข้าตู้อบไอน้ำร้อนไม่ควรใหญ่เกินไป การวางเรียงในตู้ควรจะมีช่องว่างระหว่างห่อและไม่แน่นเต็มตู้จนเกินไป ทั้งนี้เพื่อให้ไอน้ำร้อนผ่านได้ทั่วถึง

6. สิ่งของที่อบไอน้ำร้อนถูกต้องเพียงพอแล้วจะปราศจากเชื้อ แต่การเก็บไว้นาน ๆ เชื้อโรคจากภายนอกห่ออาจจะเข้าไปได้เร็วหรือช้าตามแต่ลักษณะของผ้าที่ห่อและลักษณะการเก็บห่อของนั้น ระยะเวลาเก็บของที่อบไอน้ำร้อนแล้วยังปราศจากเชื้ออยู่แสดงในตารางที่ 1.2

- ถ้าหลอดหมดอายุ ประสิทธิภาพจะลดลง จึงต้องบันทึกอายุการใช้งานของหลอด เนื่องจากหลอดที่หมดอายุไม่สามารถสังเกตได้ด้วยตาเปล่า และการตรวจสอบคุณภาพของรังสีนี้ทำได้ยาก

- ไม่มีฤทธิ์ในการทำลายไวรัสตับอักเสบหรือไวรัสเอดส์
- รังสีนี้เป็นอันตรายต่อสายตา

โดยทั่วไปจะใช้รังสีอุลตราไวโอเลตทำลายเชื้อบนพื้นผิวที่เรียบโดยเฉพาะโต๊ะที่ใช้สำหรับการปฏิบัติงานเกี่ยวกับเชื้อโรคบางชนิด เช่น วัฒนธรรม โดยเปิดรังสีอุลตราไวโอเลตไว้ในเวลากลางคืนและวันหยุด ส่วนการเปิดให้มีรังสีอุลตราไวโอเลตในห้องผ่าตัด ในห้องโถง ฯลฯ ไม่มีประโยชน์เพราะทำลายเชื้อได้น้อยมาก และเชื้อที่อยู่บนพื้นห้องเหล่านี้ไม่ได้ทำให้เกิดการติดเชื้อแต่ประการใด

1.3.2 รังสีแกมมา (Gamma rays) เป็นรังสีที่มีพลังงานสูงมาก ทำให้เกิด ionization ของสารในเซลล์ ทำให้รบกวนการทำงานของน้ำย่อยต่าง ๆ และทำลาย DNA จนทำให้เชื้อโรคตาย ในที่สุด โดยทั่วไปจะใช้ในอุตสาหกรรมผลิตภัณฑ์ทางการแพทย์ เช่น ทำลายเชื้อในกระบอกฉีดยา สายยางต่าง ๆ เป็นต้น นอกจากนี้ยังใช้ในการทำลายเชื้อในเนื้อเยื่อสำหรับการปลูกถ่ายเนื้อเยื่อและอวัยวะ แต่ในปัจจุบันมีปัญหาเนื่องจากมีผู้ที่ติดเชื้อไวรัสเอดส์ มากขึ้น แต่รังสีแกมมาทำลายไวรัสโรคเอดส์ไม่ได้ จึงไม่น่าจะนำมาใช้ทำลายเชื้อสำหรับเนื้อเยื่อที่จะใช้ปลูกถ่ายอีกต่อไป

1.4 การใช้อินเดียน (Microwave)

เนื่องจากตู้ไมโครเวฟมีใช้กันแพร่หลายสำหรับการปรุงอาหารมีผู้ทดลองนำไมโครเวฟมาใช้ในกรรมวิธีทำให้ปลอดเชื้อ แต่มีปัญหาที่สำคัญคือ เชื้อบางชนิดไม่ถูกทำลาย ทำให้ไม่ปลอดภัยในการใช้

1.5 การกรอง (Filtration)

แผ่นกรองที่มีรูขนาด 0.20 - 0.22 ไมครอนสามารถกรองแบคทีเรียได้ ห้องปฏิบัติการจึงใช้วิธีการนี้สำหรับกรองสารที่ไม่มีตะกอนและทนความร้อนสูงไม่ได้ เช่น สารประเภทโปรตีน เป็นต้น โดยทั่วไปใช้สำหรับการเตรียมน้ำยาในห้องปฏิบัติการและในอุตสาหกรรมยาบางประเภท

1.6 การอบด้วยแก๊ส (Gaseous sterilization)

แก๊สที่ใช้ในการกรรมวิธีทำให้ปลอดเชื้อมี 2 ชนิดคือ

1.6.1 แก๊ส Ethylene oxide เป็นแก๊สมีอำนาจทะลุทะลวง เหมาะสำหรับวัสดุที่ทนความร้อนสูง ๆ ไม่ได้ เช่น พลาสติก ฯลฯ ห้ามใช้กับพลาสติกที่ทำจาก polyvinylchloride (P.V.C.) ที่ผ่านรังสีแกมมาแล้ว เนื่องจากจะทำปฏิกิริยากับแก๊สนี้แล้วเกิด ethylene chlorhydrin เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งเป็นพิษ สิ่งที่จะนำมาทำให้ปลอดเชื้อด้วยวิธีนี้ต้องห่อให้มีมิดชิดด้วย วัสดุที่ยอมให้แก๊สผ่านได้ ซึ่งได้แก่ polyester polypropylene

ข้อจำกัดของแก๊ส ethylene oxide คือ

- 1) ราคาแพง
- 2) ระเบิดได้
- 3) แก๊สนี้เป็นพิษต่อเนื้อเยื่อของมนุษย์
- 4) อาจเป็นสารก่อมะเร็ง
- 5) การทดสอบประสิทธิภาพโดยใช้ spore test (*Bacillus subtilis*) นั้นแต่ละเครื่อง

ใช้มาตรฐานต่างกันต้องทำตามคำแนะนำของผู้ผลิต

ข้อควรปฏิบัติบางประการเมื่อใช้แก๊ส ethylene oxide

- 1) ดูแลและตรวจสอบคุณภาพของเครื่องอย่างใกล้ชิด
- 2) ให้เข้มงวดต่อขั้นตอนการใช้งานให้ถูกต้องทุกระยะ
- 3) การห่อสิ่งที่จะทำให้ปลอดเชื้อต้องห่อด้วยวัสดุที่แก๊สนี้ผ่านได้

1.6.2 แก๊ส Formaldehyde มีอำนาจทะลุทะลวงต่ำ ที่ใช้ประจำคือการอบเครื่องมือเครื่องใช้โดยใส่ในภาชนะที่ปิดมิดชิด มักกระทำในห้องผ่าตัดบางแห่ง แต่ในระยะหลังนี้ได้พัฒนาตู้อบใหม่โดยการทำให้ความดันในตู้ลดลงแล้วปล่อยแก๊สนี้เข้าตู้อบ (Low temperature formaldehyde) จะช่วยให้แก๊สนี้แทรกซึมผ่านวัสดุได้ดีขึ้นมาก ประสิทธิภาพในการทำให้ปลอดเชื้อดีมาก และอาจจะทดแทนการอบด้วยไอน้ำร้อนได้ในอนาคต วิธีนี้เหมาะในการทำให้ปราศจากเชื้อสำหรับเครื่องช่วยหายใจ เครื่องไตเทียม microtome ซึ่งทนความร้อนสูงไม่ได้

ข้อจำกัดของแก๊สฟอรัมาลดีไฮด์ คือ

1) ระคายเนื้อเยื่อโดยเฉพาะตา จมูก และทางเดินอาหาร ซึ่งอาจจะรุนแรงจนเกิด respiratory distress ได้

2) เป็นสารที่ทำให้เกิดมะเร็งในสัตว์ทดลอง

1.7 การแช่ในน้ำยาสารเคมี (Chemical sterilization)

สารเคมีโดยทั่วไปไม่สามารถทำให้ปราศจากเชื้อได้ถ้าใช้ความเข้มข้นและเวลาดำเนินการตามปกติ แต่ถ้าใช้ความเข้มข้นสูงขึ้นและเวลานานขึ้นก็อาจจะทำลายสปอร์ได้

สารเคมีที่ใช้ทำให้ปราศจากเชื้อ มีดังนี้

- 1) Glutaraldehyde
- 2) Hypochlorite
- 3) Hydrogen peroxide

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับใช้ภายในห้องปฏิบัติการเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อนในสมัยก่อนนั้นอาจจะมีอุณหภูมิในตู้ฆ่าเชื้อโรคไม่คงที่เท่าใดนัก จึงอาจจะทำให้มีเชื้อโรคหลงเหลือปนอยู่กับเครื่องมือหรืออุปกรณ์ทางการแพทย์ได้ จนมาถึงปัจจุบันได้มีการออกแบบ เครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อนแบบต่าง ๆ ขึ้นมา การออกแบบการสร้างเครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อนเครื่องนี้ก็เป็นเครื่องฆ่าเชื้อโรคทางการแพทย์อีกชนิดหนึ่ง ที่สร้างขึ้นมาโดยจะเป็นการประยุกต์ใช้ความรู้ทางการแพทย์ที่เกี่ยวข้องกับเชื้อโรคเข้ามารวมกับความรู้ทางด้านวิศวกรรม เพื่อให้เกิดประสิทธิภาพในการใช้งานสูงสุด โดยระบบควบคุมอุณหภูมิของเครื่องฆ่าเชื้อโรคนี้จะใช้ระบบควบคุมอุณหภูมิแบบ ON-OFF เพื่อให้ได้อุณหภูมิที่คงที่และต้องการมากที่สุดในการฆ่าเชื้อโรคทางการแพทย์ชนิดใดชนิดหนึ่งที่ต้องการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

การวัดอุณหภูมิ

ถ้าจัดวิธีวัดอุณหภูมิตามเทคนิคการวัดแล้ว อาจแบ่งเป็นแบบวิธีสัมผัส คือ เอาเครื่องวัดอุณหภูมิสัมผัสกับวัตถุที่จะวัด และแบบไม่สัมผัส คือ วางเครื่องมือวัดอุณหภูมิไว้ห่างจากวัตถุ แล้ววัดจากรังสีความร้อนที่แผ่ออกมาจากวัตถุที่จะวัด

2.1 แบบสัมผัสกับวัตถุที่จะวัด

เนื่องจากความร้อนมีคุณสมบัติถ่ายเทจากอุณหภูมิสูงไปสู่อุณหภูมิต่ำ ดังนั้นถ้านำวัตถุสองชนิดมาสัมผัสกันแล้ว จะมีแนวโน้มที่วัตถุทั้งสองจะปรับจนมีอุณหภูมิเท่ากัน การนำหลักความจริงนี้ มาใช้เรียกว่า วิธีวัดแบบสัมผัส นั่นคือให้ภาคตรวจวัด (Detector) ของเครื่องวัดอุณหภูมิสัมผัสกับวัตถุที่จะวัดอย่างดี แล้วปล่อยให้เข้าสู่สภาพสมดุลย์ทางความร้อน จากนั้นก็วัดอุณหภูมิของภาคตรวจวัด ก็จะได้อุณหภูมิของวัตถุที่จะวัด โดยทั่วไปแล้ววิธีนี้จะแม่นยำดี แต่เนื่องจากต้องให้ภาคตรวจวัดสัมผัสกับวัตถุที่จะวัด ดังนั้น จึงมีขีดจำกัดในการวัดได้ต่ำกว่า 1,500 C มักจะเปลี่ยนรูปหรือเสื่อมคุณภาพ

2.2 แบบไม่สัมผัสกับวัตถุที่จะวัด

วัตถุทุกชิ้นจะต้องมีพลังงานการแผ่รังสีความร้อนออกมา ยิ่งวัตถุมีอุณหภูมิสูงเท่าใดการแผ่รังสีก็จะยิ่งสูงมาก ซึ่งมีความสัมพันธ์ที่แน่นอนกับอุณหภูมิ เราใช้หลักความจริงข้อนี้มาวัดอุณหภูมิแบบไม่สัมผัสได้

ลักษณะพิเศษ (เด่น) ของวิธีนี้ก็คือ เนื่องจากไม่ต้องให้ภาคตรวจวัดอุณหภูมิสัมผัสกับวัตถุที่จะวัด ดังนั้น จึงไม่จำเป็นต้องทำให้มีอุณหภูมิเท่ากัน สามารถวัดโดยไม่ต้องเปลี่ยนอุณหภูมิของวัตถุที่จะวัด นอกจากนี้ ภาคตรวจวัดมีการตอบสนองเร็ว จึงสามารถวัดอุณหภูมิของวัตถุที่เคลื่อนไหวเร็วๆ ได้

ถ้าวัตถุที่จะวัด ไม่ได้มีการสร้างขึ้นเป็นพิเศษแล้ววิธีนี้เป็นเพียงการวัดอุณหภูมิของผิววัตถุกรณีที่ต้องการวัดอุณหภูมิภายในใดๆ ของของเหลวต้องใช้วิธีแบบสัมผัส

ความแม่นยำในการวัดนั้น ปกติจะดีกว่าแบบสัมผัส แต่วิธีแบบสัมผัสอาจเกิดความคิดผิดพลาดได้ เนื่องจากการติดตั้งตัววัดอุณหภูมิแบบไม่สัมผัสมีความผิดพลาดเนื่องจากการคิดคั้งน้อย บางทีวิธีนี้ก็แม่นยำกว่าแบบสัมผัส

	แบบสัมผัส	แบบไม่สัมผัส
เงื่อนไขจำเป็น	(1) ต้องให้ตัวตรวจวัดสัมผัสกับวัตถุที่จะวัดอุณหภูมิ อย่างสนิทพอดี (2) หลังจากเอาตัววัดไปสัมผัสกับวัตถุแล้วนั้นวัตถุต้องไม่เปลี่ยนอุณหภูมิ	1. ต้องให้รังสีความร้อนที่ออกมาจากวัตถุที่จะวัด มาถึงตัววัดความร้อนอย่างเพียงพอ
ลักษณะพิเศษ	(1) เนื่องจากวัตถุที่จะวัดอุณหภูมิมิมีแนวโน้มที่อุณหภูมิจะเปลี่ยนแปลง หลังจากสัมผัสกับตัวตรวจวัดจึงใช้วัดอุณหภูมิของวัตถุขนาดเล็กไม่ค่อยได้ (2) วัดอุณหภูมิของวัตถุที่กำลังเคลื่อนที่ได้ยาก (3) วัดอุณหภูมิที่ตำแหน่งใดๆ ก็ได้	(1) เนื่องจากไม่ต้องสัมผัสกับวัตถุที่จะวัดอุณหภูมิ จึงไม่มีการเปลี่ยนแปลงอุณหภูมิ (2) วัดวัตถุที่กำลังเคลื่อนที่ได้ (3) โดยทั่วไปแล้วจะวัดอุณหภูมิที่ผิวของวัตถุ
ช่วงอุณหภูมิที่วัด	วัดสะดวกที่อุณหภูมิสูงกว่า 1000°C	เหมาะสำหรับวัดอุณหภูมิสูงๆ
ความแม่นยำ	โดยทั่วไปแล้วจะเป็น 1% ของช่วงการวัด (Span)	โดยทั่วไปแล้วจะเป็น $= 10^{\circ}\text{C}$

ตาราง 2.1 แสดงการเปรียบเทียบลักษณะเด่นของแบบสัมผัสและแบบไม่สัมผัส

2.2.1 การวัดอุณหภูมิของก๊าซ

ก๊าซมีความจะความร้อนและอัตราการนำความร้อนน้อย พลังงานการแผ่รังสีผ่านได้ง่าย นอกจากนี้มักจะมีอุณหภูมิไม่สม่ำเสมอตลอด ในการวัดอุณหภูมิต้องระมัดระวังอย่างมาก

โดยเฉพาะในการวัดอุณหภูมิของเปลวไฟความร้อนจะเปลี่ยนไปทั้งตามเวลาและระยะทาง (ระยะห่าง) การวัดอุณหภูมิให้ถูกต้องทำได้ลำบากมาก

2.2.2 การวัดอุณหภูมิของก๊าซแบบสัมผัส

เครื่องวัดอุณหภูมิแบบสัมผัสนี้ควรใช้ตัวตรวจวัดที่มีขนาดเล็ก กรณีที่มีผลกระทบจากการแผ่รังสีจากภายนอก (ก๊าซที่จะวัด) มากต้องทำเป็นฉนวนกันความร้อนภาคตรวจวัดไว้ด้วย กรณีของก๊าซเวลาตอบสนองจะช้ามาก โดยเฉพาะก๊าซที่อยู่นิ่ง ต้องเวลาหลังจากใส่ภาคตรวจวัดเข้าไปแล้วถึง 30 นาที จึงจะวัดได้

1. การวัดอุณหภูมิของก๊าซภายในห้อง ให้ติดตั้งตัววัดอุณหภูมิห่างจากกำแพง อย่าให้ถูกแดดส่องและควรทำกำแพงให้เป็นฉนวนความร้อน
2. ในการวัดอุณหภูมิเฉลี่ย ต้องกวนก๊าซที่จะวัดอุณหภูมิสม่ำเสมอเสียก่อนแล้วถึงวัด ถ้าไม่กวนแล้ว อุณหภูมิต่างตามระยะทางจะมีมาก จึงอาจต้องวัดอุณหภูมิหลายๆ จุดแล้วหาค่าอุณหภูมิเฉลี่ย
3. การวัดอุณหภูมิของก๊าซในท่อ จะต้องระวังให้ตัวตรวจวัดอุณหภูมิสัมผัสกับก๊าซที่จะวัดเป็นอย่างดี
4. ในกรณี ที่วัดอุณหภูมิของก๊าซที่ไหลด้วยความเร็วสูง ถ้าใส่ภาคตรวจวัดไว้ภายในจะเกิดความร้อนเนื่องจากการอัดตัวหรือการเสียดสีภายใน ทำให้อุณหภูมิที่วัดได้สูงกว่าความเป็นจริงกรณี ที่ความเร็วของก๊าซสูงเกินกว่า 20m/s พยายามทำให้ความเร็วของก๊าซคงที่แล้วชดเชย
5. เพื่อที่จะวัดอุณหภูมิของก๊าซให้ถูกต้องควรใช้เครื่องวัดอุณหภูมิแบบ Suction pyrometer

2.2.3 การวัดอุณหภูมิของก๊าซแบบไม่สัมผัส

การวัดอุณหภูมิของก๊าซหรือของเปลวไฟแบบไม่สัมผัส ให้ใส่หลอดปลายปิดที่อุณหภูมิสูง และไม่ให้กำเนิดก๊าซอื่นใดเข้าเข้าไปในเปลวไฟ แล้วใช้ Optical หรือ Radiation Pyrometer วัดอุณหภูมิที่มีก้นของผิวด้านในของหลอด

ข้อควรระวังต่างๆ ในการวัด

-ข้อควรระวังทั่วไป

ถึงแม้ว่าจะใช้เครื่องวัดอุณหภูมิอย่างถูกต้อง แต่อาจเกิดความผิดพลาดได้ เนื่องจากสภาพการใช้งาน ดังนั้นต้องจัดแจงให้เหมาะสมตามหัวข้อต่อไปนี้

1. สภาพและชนิดของวัตถุที่จะวัดอุณหภูมิ เช่น กรณีที่จะวัดอุณหภูมิของของแข็ง จะวัดที่ผิวหรือภายใน กรณีที่จะวัดอุณหภูมิของก๊าซ ให้คิดถึงการใช้หลอดและอิทธิพลรอบๆ ตัวด้วย
2. อุณหภูมิที่จะวัดและการกระจายอุณหภูมิเปลี่ยนแปลงง่าย ดังนั้น ตอนที่วัดต้องระวังไม่ให้อุณหภูมิเปลี่ยนไป

3. โดยทั่วไปแล้ว อุณหภูมิของวัตถุที่จะวัดจะไม่สม่ำเสมอตลอด ควรพิจารณาส่วนที่จะให้เป็นไปตามวัตถุประสงค์
4. กรณีที่วัตถุที่จะวัดมีขนาดเล็กหรือที่ใหญ่มากๆ ควรพิจารณาว่าจำเป็นต้องวัดจุดต่างๆหรือไม่ เป็นต้น
5. สถานที่ทำการวัดมีการสั่นหรือกระเทกหรือไม่ เป็นปัจจัยสำคัญเช่นกัน

ก. ข้อควรระวังในการวัดแบบสัมผัส

ในการวัดอุณหภูมิแบบสัมผัสนั้น ต้องระวังหัวข้อต่อไปนี้

1. แม้จะติดตั้งภาคตรวจวัดแล้วอย่าให้อุณหภูมิและการกระจายอุณหภูมิของวัตถุที่จะวัดเปลี่ยนไป

- ตัวตรวจวัดจะต้องมีจุดความร้อนขนาดเล็กเมื่อเปรียบเทียบกับวัตถุที่จะวัด ภาคตัววัดนั้นไม่ควรทำให้สภาพการนำและการพาความร้อนเปลี่ยนไป กรณีที่วัตถุที่จะวัดอุณหภูมินั้นมีขนาดเล็กมากต้องระวังเป็นพิเศษ

- กรณีที่อุณหภูมิของวัตถุที่จะวัดหรือบริเวณใกล้เคียงไม่สม่ำเสมอ ควรติดตั้งภาคตรวจวัดตามเส้น Isothermal พยายามอย่าให้การอุณหภูมิเปลี่ยน

- หากวัตถุที่จะวัดอุณหภูมิและบริเวณรอบๆ มีอุณหภูมิแตกต่าง มีการรับและส่งความร้อนโดยการแผ่รังสี และต้องการวัดอุณหภูมิตามสภาพคงตัวให้ติดตั้งภาคตรวจวัด โดยระวังอย่าให้สภาพการแผ่รังสีเปลี่ยนแปลง ควรใช้อัตราการแผ่รังสีของภาคตรวจวัดที่ปรากฏที่ผิวเท่ากับวัตถุที่จะวัด

2. ทำให้อุณหภูมิของตัวตรวจวัดเท่ากับวัตถุที่จะวัด

- ต้องให้วัตถุที่จะวัดอุณหภูมิสัมผัสกับตัวตรวจอย่างดี นอกจากนี้ไม่ควรให้รับความร้อนจากวัตถุอื่น

- ถ้าเป็นไปได้ให้ใช้ตัวตรวจวัดที่มีการตอบสนองเร็วค่าคงที่เวลา (Time Constant) นี้จะเปลี่ยนตามโครงสร้างของตัวตรวจวัด และชนิดของวัตถุที่จะวัดเช่น การตอบสนองจะช้ามากในก๊าซขนาดปริมาตรใหญ่และอยู่นิ่ง

- แม้ในกรณีที่อุณหภูมิของวัตถุไม่เปลี่ยน แต่ต้องให้ตัวตรวจวัดของวัตถุเป็นเวลานาน อุณหภูมิจึงจะเท่ากัน เช่น ต้องคอยเวลานานเป็น 5 เท่า ของค่าคงที่เวลา

- กรณีที่อุณหภูมิของวัตถุเปลี่ยนแปลงไปเรื่อยๆ ค่าคงที่เวลายิ่งเล็กเท่าไรอุณหภูมิของตัวตรวจวัดจะยิ่งใกล้อุณหภูมิของวัตถุเท่านั้น ความแม่นยำจะดีขึ้น

- ภาคตรวจวัดที่มีหลอดป้องกันนั้น ต้องให้ส่วนของหลอดป้องกันที่สัมผัสของวัตถุมีความยาวเพียงพอ กรณีที่วัดก๊าซที่มีอุณหภูมิสูงจะต้องปล่อยหลอดป้องกันที่เป็นโลหะลงไปในเนื้อก๊าซ

เป็น 15-20 เท่าของเส้นผ่าศูนย์กลาง กรณีที่จะวัดอุณหภูมิของของไหลภายในท่อ หากไม่สามารถใส่หลอดป้องกันเข้าไปยาวพอเพียงให้ใช้ส่วนทิ้งของท่อหรือ ให้งอท่อของหลอดป้องกันแล้วใส่หลอดป้องกันด้านที่ต่อต้านการไหลก็ได้

- ในการวัดอุณหภูมิที่ผิวไม่เพียงแต่ให้ตัวตรวจวัดสัมผัสที่ผิวเท่านั้น ต้องให้สายตัวนำหรือหลอดตัวนำสัมผัสกับผิวด้วยความยาวพอสมควรแล้วถึงต่อสายออกมา พยายามทำให้อุณหภูมิสายตัวนำเท่ากับอุณหภูมิของตัวตรวจวัดด้วย

- กรณีที่วัดอุณหภูมิของก๊าซ ถ้ามีการรับและส่งความร้อน โดยการแผ่รังสีระหว่างภาคตรวจวัดและส่วนนอกมาก ต้องทำกำแพงกันความร้อนเพื่อลดความผิดพลาดนี้

3. ทำให้ภาคตัววัดมีเสถียรภาพ

- ต้องใช้ภาคตรวจวัดที่ไม่มีการเปลี่ยนแปลงทางฟิสิกส์ หรือทางเคมีกับวัตถุ ที่จะวัดอุณหภูมิหรือสภาพรอบๆ

- ต้องใช้ภาคตรวจวัดที่ไม่ทำให้เกิดการเปลี่ยนแปลงทางฟิสิกส์ หรือทางเคมี กับสิ่งที่อยู่รอบๆ วัตถุ

ข. ข้อควรระวังในการวัดแบบไม่สัมผัส

ในการวัดอุณหภูมิแบบไม่สัมผัสนั้น ต้องระวังดังหัวข้อต่อไปนี้

1. เครื่องวัดอุณหภูมิแบบไม่สัมผัสซึ่งมีสเกลบอกค่าอุณหภูมิสำหรับวัดอุณหภูมิของวัตถุที่แผ่รังสีอย่างสมบูรณ์ให้ใช้วัตถุที่มีอุณหภูมิเท่ากันวางรอบๆ แล้วจึงวัดหรือคำนวณอุณหภูมิจริงๆ โดยใช้อัตราการแผ่รังสีของวัตถุที่วัด

2. ถ้ามีก๊าซขวางทางผ่านของรังสี อาจจะมีการดูดพลังงานบางส่วนไปทำให้ค่าอุณหภูมิที่วัดได้ต่ำกว่าความเป็นจริง

๒.3 เครื่องวัดอุณหภูมิ

เครื่องวัดอุณหภูมิ คือ สิ่งที่จะบอกอุณหภูมิของวัตถุที่จะวัด โดยผ่านตัวกลางแล้วอ่านค่าอุณหภูมิ หรืออุณหภูมิที่เปลี่ยนแปลงของวัตถุจากการเปลี่ยนแปลงของตัวกลางนั้น

ลักษณะพิเศษโดยทั่วไป

ตัวกลางที่ใช้วัดอุณหภูมิต่างๆ กัน แต่จะต้องมีคุณสมบัติครบตามเงื่อนไขต่อไปนี้

1. คุณสมบัตินี้จะเปลี่ยนแปลงไปตามความสูงค่าของอุณหภูมิเท่านั้น

2. การเปลี่ยนแปลงนี้เป็นไปอย่างต่อเนื่องและมีลักษณะเกิดซ้ำ (Reproducibility) ที่ดี

3. การเปลี่ยนแปลงนี้ไม่ควรเปลี่ยนแปลงไปตามสิ่งอื่นนอกจากอุณหภูมิ หรือถ้าเปลี่ยนแปลง

ก็เปลี่ยนไปน้อยมาก ถ้าเปรียบเทียบกับอิทธิพลของอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในปัจจุบันเครื่องวัดอุณหภูมิโดยทั่วไปจะมีคุณสมบัติครบตามนี้ แต่ความสามารถในการวัดอาจต่างกันบ้าง เช่น

1. ช่วงอุณหภูมิที่สามารถวัดได้
 2. ความละเอียดของอุณหภูมิที่รับออก(พิจารณาความสามารถในการอ่านแยก Resolution)
 3. ความถูกต้อง และความละเอียดของลักษณะเก็คซ้ำ (reproducibility)
 4. ความเร็วในการตอบสนอง
 5. สามารถเปลี่ยนภาควัดอุณหภูมิได้
 6. อายุหรือช่วงเวลาที่ค่าผิดพลาดเริ่มมีค่าเกินกว่าค่าอนุ โลม
 7. ลักษณะเชิงเส้น (linearity)
 8. สามารถวัดในที่ไกลๆ ได้หรือไม่
 9. สามารถดำเนินการควบคุมอัตโนมัติหรือไม่ นอกจากนี้ยังสามารถบันทึกอุณหภูมิด้วยตัวของมันเองได้ไหม และแปลงเป็นแบบดิจิทัลได้หรือไม่
 10. การติดตั้งและการบำรุงรักษาความสะดวกหรือไม่
 11. ค่าใช้จ่ายในการติดตั้งและบำรุงรักษา
- แต่ตัวอย่างจะมีคุณสมบัติเฉพาะ เนื่องจากวัสดุ โครงสร้างและวิธีการใช้งาน

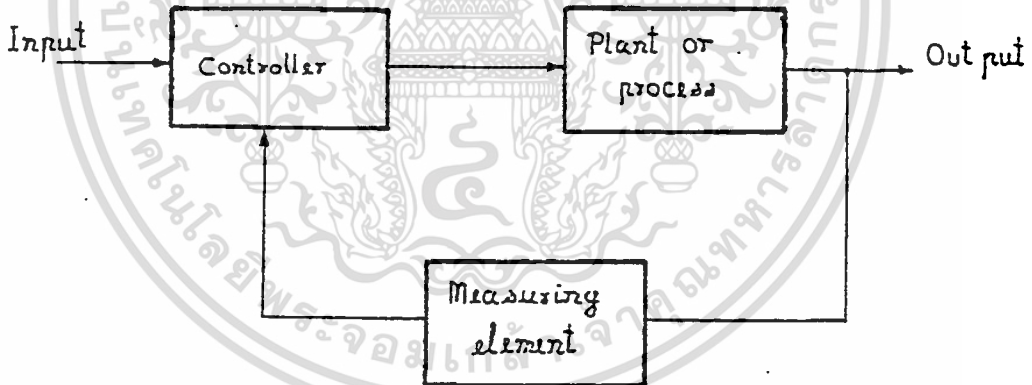
บทที่ 3

ระบบควบคุมและการควบคุมอัตโนมัติ

3.1 การควบคุมอัตโนมัติ (Automatic Control)

มีบทบาทที่สำคัญต่อความก้าวหน้าทางวิทยาศาสตร์และวิศวกรรมศาสตร์มาก เช่น ในกระบวนการทางอุตสาหกรรมที่จำเป็นต้องมีการควบคุมอุณหภูมิ ความดัน ความชื้น และอื่น ๆ หรือในการควบคุมเครื่องยนต์กลไกต่าง ๆ ให้ทำงานตามที่ต้องการ ตลอดจนมีบทบาทที่สำคัญอย่างยิ่งต่อการพัฒนาทางด้านอวกาศ อากาศยานวิดิ เป็นต้น ความรู้ทางทฤษฎีและการทดลองเกี่ยวกับการควบคุมอัตโนมัติ จะทำให้สามารถควบคุมระบบให้มีสมรรถนะ(performance)ดีที่สุด และทำให้ผลผลิตมีคุณภาพดี ลดต้นทุนการผลิต ฯลฯ

ระบบควบคุมอาจจะแบ่งอย่างง่าย ๆ ออกเป็นสองแบบคือ ระบบควบคุมแบบ Closed loop และระบบควบคุมแบบ open-loop



รูปที่ 3.1 ระบบควบคุมแบบ Closed-loop

3.2 ระบบควบคุมแบบ Closed-loop

เป็นระบบควบคุมแบบหนึ่งซึ่งสัญญาณเอาต์พุตจะมีผลโดยตรงต่อการควบคุม ดังนั้นระบบควบคุมแบบ Closed-loop ก็คือระบบควบคุมป้อนกลับนั่นเอง สัญญาณค่าความคลาดเคลื่อน (actuating error signal) ซึ่งเป็นสัญญาณความแตกต่างระหว่างสัญญาณอินพุตกับสัญญาณป้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลับ (feedback signal) จะถูกป้อนให้กับตัวควบคุม (Controller) เพื่อที่จะลดค่าความคลาดเคลื่อนให้น้อยลงและทำให้เอาต์พุตของระบบมีค่าตามที่ต้องการ สัญญาณป้อนกลับนี้อาจจะเป็นสัญญาณเอาต์พุตโดยตรงหรือเป็นสัญญาณที่เป็นฟังก์ชัน หรือเป็นค่าอนุพันธ์ของสัญญาณเอาต์พุตก็ได้ รูปที่ 3.1 เป็นบล็อกไดอะแกรม (Block diagram) ที่แสดงถึงความสัมพันธ์ระหว่างอินพุตและเอาต์พุตของระบบควบคุมแบบวงจรมืด

3.3 ระบบควบคุมแบบ Open-loop

เป็นระบบควบคุมที่เอาต์พุตของระบบจะไม่มีผลต่อการควบคุมเลย นั่นคือ ในกรณีของระบบควบคุมแบบ Open-Loop นั้นเอาต์พุตของระบบจะไม่ถูกวัดหรือถูกป้อนกลับเพื่อนำมาเปรียบเทียบกับอินพุต รูปที่ 3.2 เป็น Block diagram แสดงถึงความสัมพันธ์ระหว่างอินพุตกับเอาต์พุตของระบบควบคุมแบบ Open-loop



รูปที่ 3.2 ระบบควบคุมแบบ Open Loop

การควบคุมที่นิยมใช้ในกระบวนการ (Process) ได้แก่ การควบคุมป้อนกลับ (feedback Control) ซึ่งเป็นการควบคุมแบบ Manual หรือแบบอัตโนมัติก็ได้ ตัวอย่างเช่นในการควบคุมอุณหภูมิของน้ำในอ่างอาบน้ำ ผู้ควบคุมอาจจะใช้มือข้างหนึ่งจุ่มลงในอ่างเพื่อวัดอุณหภูมิน้ำ และเข้าก็จะใช้มืออีกข้างหนึ่งในการทำการปรับน้ำร้อนที่ไหลเข้าให้มากหรือน้อย เพื่อให้ในอ่างมีอุณหภูมิที่ต้องการ การควบคุมแบบนี้จะเรียกว่าการควบคุมป้อนกลับแบบ Manual ถ้าผู้ควบคุมใช้เทอร์โมมิเตอร์ในการวัดอุณหภูมิแล้ว เขาก็จะสามารถควบคุมอุณหภูมิของน้ำในอ่างอาบน้ำได้อย่างเที่ยงตรงมากขึ้น ซึ่งจะเห็นได้ว่าถ้าทำการวัดได้อย่างเที่ยงตรงแล้ว ก็จะสามารถทำให้ควบคุมได้ดี สำหรับในกรณีของการควบคุมป้อนกลับแบบอัตโนมัตินั้นจะต้องใช้อุปกรณ์วัดอุณหภูมิของน้ำในอ่างแทนคนควบคุม จากนั้นจึงส่งค่าของอุณหภูมิของน้ำร้อนที่วัดได้นี้ไปยังตัวควบคุมด้วยเครื่องส่งสัญญาณ เพื่อไปทำการเปรียบเทียบกับค่าของอุณหภูมิของน้ำที่ต้องการ และตัวควบคุมก็จะสร้าง

สัญญาณควบคุม เพื่อไปควบคุมการปิดเปิดของวาล์วควบคุมที่ทำหน้าที่ควบคุมปริมาณของน้ำร้อนที่ไหลเข้าอ่างให้มากขึ้นหรือน้อยลง เพื่อจะทำให้น้ำในอ่างมีอุณหภูมิตามต้องการ

ชนิดต่าง ๆ ของตัวควบคุมอัตโนมัติที่ใช้ในงานอุตสาหกรรม จำแนกออกได้ตามลักษณะของกิริยาการควบคุมดังนี้

1. ตัวควบคุมแบบสองตำแหน่ง (two-position) หรือแบบ on-off
2. ตัวควบคุมแบบ proportional
3. ตัวควบคุมแบบ integral
4. ตัวควบคุมแบบ proportional+integral หรือเรียกง่าย ๆ ว่าตัวควบคุมแบบ PI
5. ตัวควบคุมแบบ proportional+derivative หรือเรียกง่าย ๆ ว่าตัวควบคุมแบบ PD
6. ตัวควบคุมแบบ proportional+integral+derivative หรือเรียกง่าย ๆ ว่าตัวควบคุมแบบ

PID

3.4 การควบคุมแบบ ON-OFF หรือสองตำแหน่ง

ในระบบควบคุมแบบสองตำแหน่งนั้นการควบคุมจะทำงานในตำแหน่งที่คงที่เพียงสองตำแหน่งเท่านั้น ในบางครั้งจึงมีชื่อเรียกอย่างง่าย ๆ ว่า ON และ OFF การควบคุมแบบสองตำแหน่งหรือแบบ ON-OFF นี้จะเป็นการควบคุมแบบง่าย ๆ และราคาไม่แพงคั้งนั้นจึงนิยมใช้กันอย่างกว้างขวางในงานควบคุมทางอุตสาหกรรม และในกรณีที่เกิดจากการ Oscillate นั้นเป็นที่ยอมรับได้

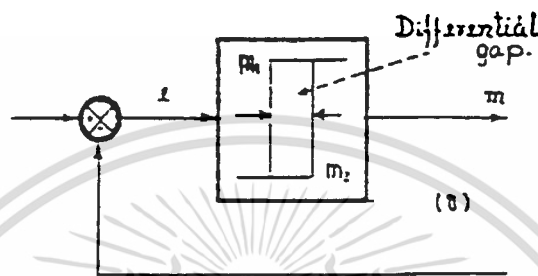
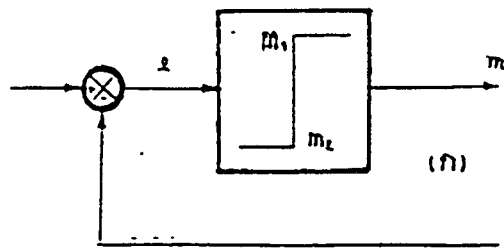
กำหนดให้สัญญาณเอาต์พุตของตัวควบคุมเป็น $m(t)$ และสัญญาณค่าความคลาดเคลื่อนเป็น $e(t)$ ฉะนั้นในการควบคุมแบบสองตำแหน่งนั้นสัญญาณ $m(t)$ จะมีค่าอยู่เพียงค่าสูงสุดและค่าต่ำสุดเท่านั้น โดยจะขึ้นอยู่กับว่าสัญญาณค่าความคลาดเคลื่อนมีค่าเป็นบวกหรือเป็นลบ นั่นคือ

$$M(t) = M_1 \text{ สำหรับ } E(t) > 0$$

$$= M_2 \text{ สำหรับ } E(t) < 0$$

โดยที่ M_1 และ M_2 เป็นค่าคงที่

รูปที่ 3.3 แสดงถึง Block diagram ของตัวควบคุมแบบสองตำแหน่ง และสำหรับช่วงซึ่งสัญญาณค่าความคลาดเคลื่อนเปลี่ยนแปลงไปก่อนเกิดการเปลี่ยนตำแหน่ง (switching) ของการควบคุมนั้นจะเรียกว่า differential gap ดังแสดงในรูป 1.3 (ข) ช่วง differential gap นี้บางครั้งเป็นการทำให้เกิดขึ้นเพื่อป้องกันการ ON-OFF บ่อยเกินไป



รูปที่ 3.3 Block diagram ของตัวควบคุมแบบสองตำแหน่งหรือแบบ ON-OFF

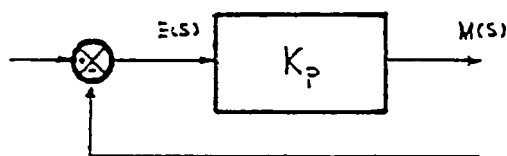
3.5 การควบคุมแบบ PROPORTIONAL

ในกระบวนการบางอย่างการควบคุมแบบสองตำแหน่งจะไม่ใช่วิธีการควบคุมที่ดี ดังนั้นถ้าต้องการความแน่นอนในการควบคุมพลังงานไหลเข้าเพื่อให้เป็นสัดส่วน (proportional) กับค่าที่ต้องการ เราต้องใช้อุปกรณ์ควบคุมแบบ proportional ความสัมพันธ์ระหว่างสัญญาณควบคุม (หรือเอาต์พุตของตัวควบคุม) $m(t)$ กับสัญญาณค่าความคลาดเคลื่อน $e(t)$ คือ

$$m(t) = K_p \cdot e(t) \quad 3.1$$

หรือ $M(s)/E(s) = K_p$

โดยที่ K_p จะอยู่ในเทอมของ proportional sensitivity หรือ gain ได้ รูปที่ 3.4 แสดงถึงบล็อกไดอะแกรมของตัวควบคุมแบบ proportional

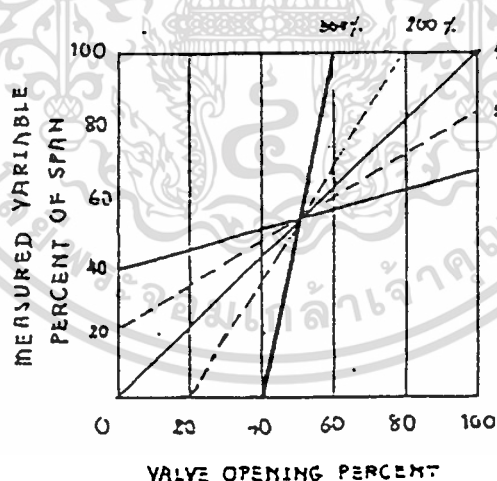


รูปที่ 3.4 Block diagram ของตัวควบคุมแบบ proportional

สมมุติว่า เอาท์พุทที่ได้จากตัวควบคุม นำไปควบคุมช่วงชักของวาล์วในการควบคุมแบบ proportional นั้นโดยทั่วไปแล้วช่วงชักของวาล์วจะถูกแบ่งออกเป็น ส่วน ๆ เท่ากับจำนวนส่วนของการเพิ่มทีละส่วนในช่วงการวัด เช่นถ้าช่วงของการวัดมีค่า 100 F ค่าของการวัดจะเปลี่ยนแปลงทีละ 1 F ซึ่งหมายถึงว่าช่วงของการวัดจะถูกแบ่งออกเป็น 100 ส่วน ดังนั้น ช่วงชักของวาล์วจะถูกแบ่งออกเป็น 100 ส่วนด้วยเช่นกัน

ความสัมพันธ์ระหว่างช่วงของการวัดกับช่วงชักของวาล์วแบบอื่นสามารถแสดงได้ดังรูป 3.5 ซึ่งมี proportional bands ต่าง ๆ กันตั้งแต่ 20% ถึง 500%

ตัวควบคุมแบบ proportional ก็คือแอมพลิฟายตัวหนึ่งที่ค่ออยู่ระหว่างอุปกรณ์วัดกับวาล์วควบคุม เมื่อปรับค่าของ proportional band ก็เท่ากับปรับค่าของ gain ของ แอมพลิฟาย ทั้งนี้เพราะค่าของ gain ก็คือส่วนกลับของ proportional band การปรับค่าของ gain จะทำให้ค่าความสัมพันธ์ระหว่างช่วงของการวัดกับช่วงของวาล์วเปลี่ยนแปลงไปตามความต้องการได้



รูปที่ 3.5

การเกิด offset เป็นคุณลักษณะของระบบควบคุมแบบ proportional ทั้งหมด ทั้งนี้ เนื่องจากว่า การทำงานของระบบควบคุมแบบ proportional นั้นไม่สามารถควบคุมระบบที่มี load

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนแปลงได้ดีเท่าที่ควร และในกรณีที่ load คงที่แต่เปลี่ยนแปลงจากระดับของเหลวที่ถูกควบคุมไป ก็เช่นเดียว คือจะเกิดมี offset ขึ้น และเมื่อระบบควบคุมวิธีการควบคุมแบบ proportional เริ่มเข้าสู่สภาวะคงที่นั้น offset จะต้องมีความไม่เกิดครั้งหนึ่งของ proportional band แล้ววาล์วควบคุมก็จะเปิดเต็มที่หรือปิดสนิท และตัวควบคุมก็จะเปิดเต็มที่หรือปิดสนิท และตัวควบคุมก็จะไม่สามารถควบคุมกระบวนการได้อีก ดังนั้นการควบคุมแบบ Proportional โดยทั่ว ๆ ไป จึงเหมาะสมกับกระบวนการที่ต้องการ proportional band

3.6 การควบคุมแบบ Integral

ในตัวควบคุมแบบ integral นั้นค่าของเอาต์พุตของตัวควบคุม จะมีความสัมพันธ์กับค่าความคลาดเคลื่อน $e(t)$ ดังนี้

$$\frac{dm(t)}{dt} = K_i * e(t) \quad 3.2$$

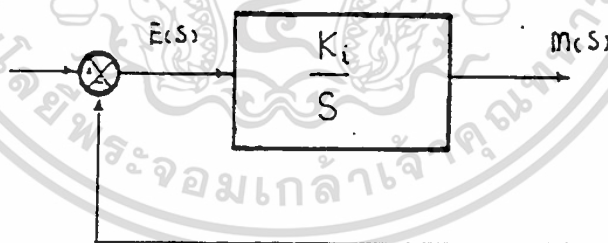
หรือ
$$m(t) = K_i * \int e(t) dt$$

โดยที่ K_i เป็นค่าคงที่ที่สามารถปรับค่าได้

Transfer function ของตัวควบคุมแบบ integral คือ

$$M(s)/E(s) = \frac{K_i}{s}$$

Block diagram ของตัวควบคุม integral แสดงดังรูป 3.6



รูปที่ 3.6 Block diagram ของตัวควบคุมแบบ integral

กิริยาการควบคุมแบบ integral นี้ บางครั้งจะเรียกว่า reset control

3.7 การควบคุมแบบ Proportional + Integral (PI)

กิริยาการควบคุมแบบ PI สามารถจะแสดงได้ด้วยสมการต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



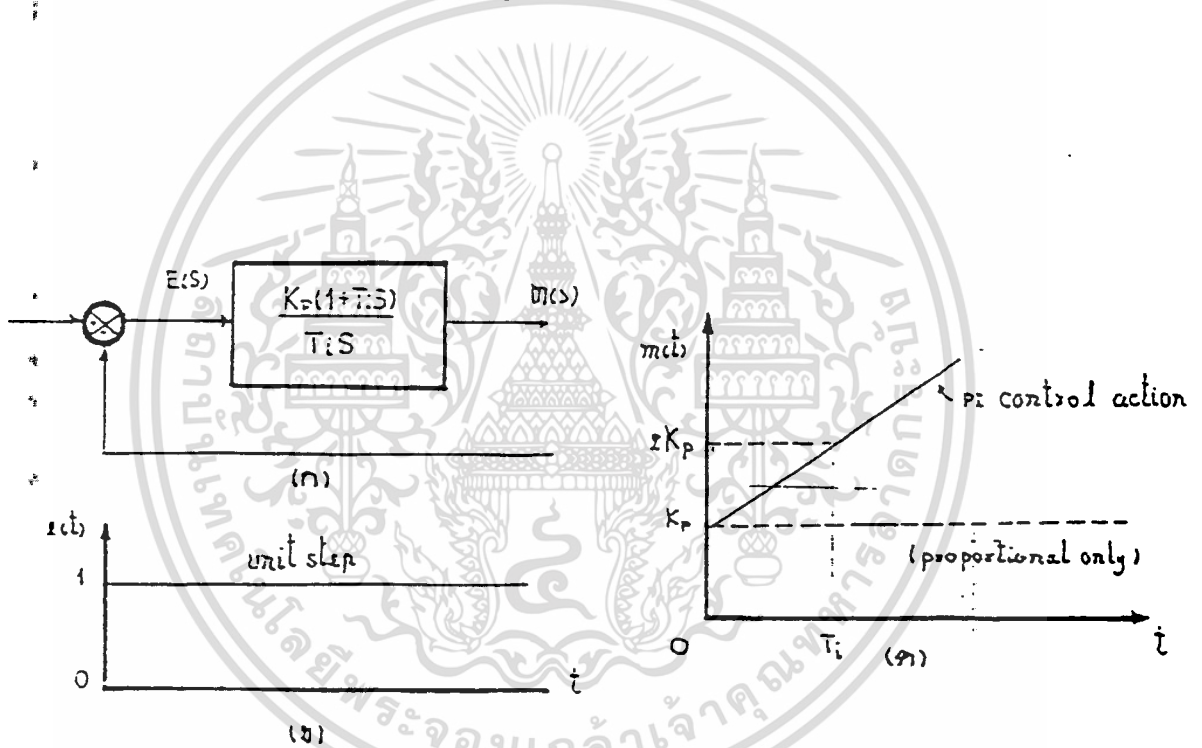
$$M(t) = K_p \cdot e(t) + K_p/T \int e(t)dt$$

หรือ $M(s)/E(s) = K_p \cdot (1 + 1/T_i/S)$

โดยที่ K_p เป็นค่าของ proportional sensitivity หรือ gain

T_i เป็นค่าของ integral time

ทั้ง K_p และ T_i เป็นค่าที่ปรับได้ ค่าส่วนกลับของ T_i นั้นจะเรียกว่า “reset rate” รูปที่ 3.7 (ก) แสดงถึง Block diagram ของตัวควบคุมแบบ proportional + integral ถ้าสัญญาณค่าความคลาดเคลื่อน $e(t)$ เป็นสัญญาณแบบ unit step ดังแสดงในรูปที่ 3.7 (ข) แล้ว สัญญาณเอาต์พุตของตัวควบคุมแบบ PI จะแสดงได้ดังรูป 3.7 (ค)



รูปที่ 3.7 ก) Block diagram ของตัวควบคุมแบบ PI

ข) อินพุตของตัวควบคุมซึ่งเป็นแบบ Unit step

ค) เอาต์พุตของตัวควบคุมแบบ PI เมื่ออินพุตเป็น Unit step

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 การควบคุมแบบ Proportional + Derivative (PD)

กิริยาการควบคุมแบบ PD สามารถเขียนให้อยู่ในรูปของสมการได้ดังต่อไปนี้

$$m(t) = K_p \cdot e(t) + K_p \cdot T_d \cdot d(e)/dt$$

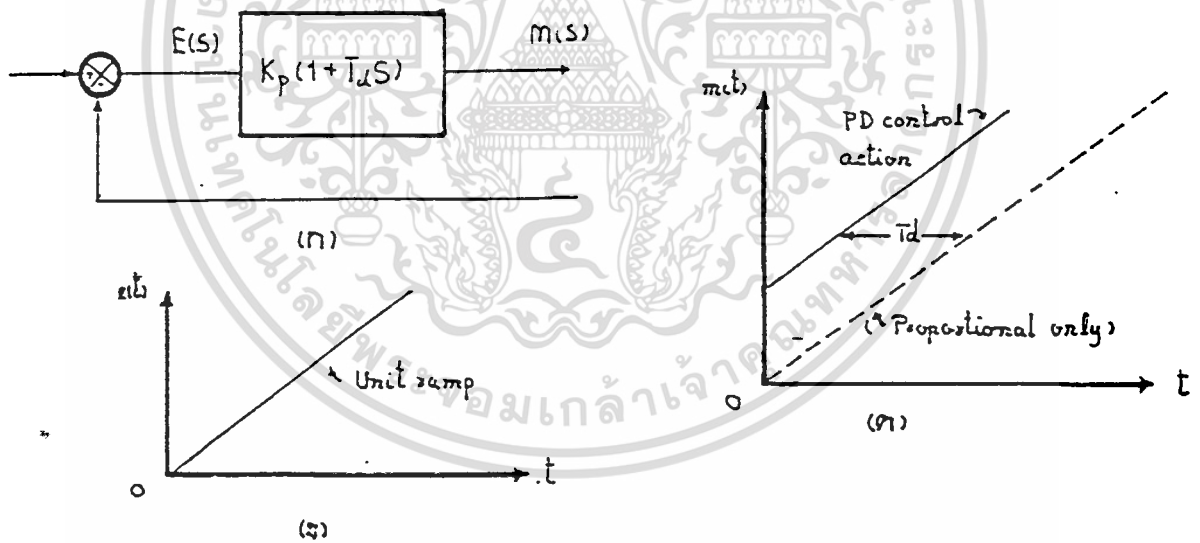
Transfer function คือ

$$M(s)/E(s) = K_p(1 + T_d \cdot s)$$

โดยที่ K_p เป็นค่าของ proportional sensitivity หรือ gain

T_d เป็นค่าของ derivative time

ค่าของ K_p และ T_d นั้นจะเป็นค่าที่สามารถปรับได้ และในบางครั้งจะเรียกกิริยาควบคุมแบบ derivative ว่า “rate Control” ทั้งนี้เพราะขนาดของสัญญาณเอาต์พุตของตัวควบคุมจะเป็นสัดส่วนกับอัตราการเปลี่ยนแปลงของสัญญาณค่าความคลาดเคลื่อน รูปที่ 3.8 (ก) แสดงถึง Block diagram ของตัวควบคุมแบบ PD จะเป็นดังรูป 3.8 (ค)



รูปที่ 3.8 (ก) Block diagram ของตัวควบคุมแบบ PD

(ข) อินพุตของตัวควบคุมซึ่งเป็นแบบ unit ramp

(ค) เอาต์พุตของตัวควบคุมแบบ PD

กระบวนการจำนวนมากอาจจะมีเวลาและความต้านทานมากกว่าหนึ่ง ดังนั้น เมื่อมีการเปลี่ยนแปลงขึ้นในกระบวนการจึงอาจจะทำให้เกิดมี time lag ที่มีค่ามากพอได้ กระบวนการที่มีปัญหาเกี่ยวกับ time lag มากก็คือกระบวนการที่เกี่ยวกับความร้อนการควบคุมแบบ derivative นี้จะแก้ไขเกี่ยวกับระบบที่มี time lag มาก ๆ ได้ ในบางครั้งกิริยาควบคุมแบบ derivative นี้จะเรียกว่า กิริยาการควบคุมแบบ “ คาดการณ์- ล่วงหน้า ”

§.9 การควบคุมแบบ proportional + Integral + Derivative (PID)

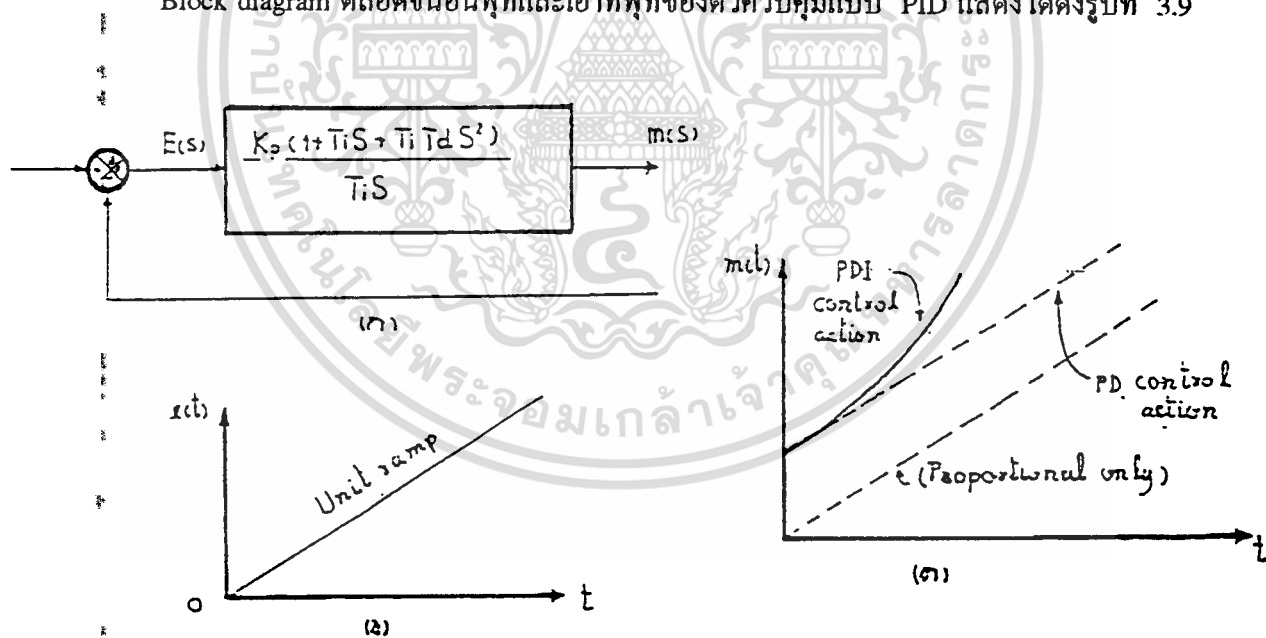
การควบคุมแบบ PID นี้ได้จากการรวมเอา กิริยาการควบคุมแบบ proportional กิริยาการควบคุมแบบ integral และ กิริยาการควบคุมแบบ derivative เข้าด้วยกัน กิริยาการควบคุมแบบ PID ของตัวควบคุมอัตโนมัตินี้สามารถจะแสดงในรูปของสมการต่อไปนี้

$$m(t) = K_p * e(t) + K_p * T_d * \frac{de(t)}{dt} + K_p / T_i \int e(t) dt \quad 3.3$$

Transfer function คือ

$$M(s)/E(s) = K_p * (1 + T_d * s + 1/T_i * s) \quad 3.4$$

Block diagram ตลอดจนอินพุตและเอาต์พุตของตัวควบคุมแบบ PID แสดงได้ดังรูปที่ 3.9



รูปที่ 3.9 (ก) Block diagram ของตัวควบคุมแบบ PID

(ข) อินพุตของตัวควบคุมซึ่งเป็นแบบ unit ramp

(ค) เอาต์พุตของตัวควบคุมแบบ PID

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 วิธีการเลือกใช้กิริยาควบคุม

ก่อนที่จะกล่าวถึงการควบคุมอุณหภูมิ เราควรที่จะทราบถึงการเลือกใช้กิริยาควบคุมชนิดต่างๆว่า กิริยาควบคุมชนิดใดเหมาะสมกับขบวนการใดบ้าง การเลือกใช้กิริยาควบคุมพอสรุปได้ดังนี้

กิริยาควบคุมแบบ PROPORTIONAL

เราจะใช้เมื่อ

- 1) ไม่ต้องการให้มีการเกิดกิริยาควบคุมแบบ ON-OFF ในขบวนการนั้น
- 2) ขบวนการนั้นมีการเปลี่ยนแปลงของ load นานๆครั้ง
- 3) ยอมให้มีการเกิด offset ได้

กิริยาควบคุมแบบ reset (Integral)

เราจะรวมกิริยาควบคุมแบบ RESET เข้าในระบบควบคุม ถ้า

- 1) ต้องการที่จะตัดค่า offset ของขบวนการนั้น
- 2) ขบวนการนั้นมีการเปลี่ยนแปลง set-point หรือการเปลี่ยนแปลง load บ่อยครั้ง

เราจะไม่รวมกิริยาควบคุมแบบ RESET เข้าในระบบควบคุม ถ้า

- 1) ต้องการที่จะตัด overshoot ในช่วงเริ่มต้น
- 2) ขบวนการที่สามารถที่จะควบคุมโดยการตั้ง gain ของ proportional สูงๆได้
- 3) มีการเปลี่ยนแปลงของ load อย่างมากและบ่อยครั้งในระบบที่ต่อเนื่อง

กิริยาควบคุมแบบ DERIVATIVE

เราจะรวมกิริยาควบคุมแบบ derivative ในระบบควบคุมก็ต่อเมื่อ

- 1) ขบวนการนั้นประกอบด้วยอย่างน้อย 2 linear lags ขึ้นไป และค่า distance-velocity lag มีค่าน้อยกว่า linear lag แต่ละอัน

เราจะไม่รวมกิริยาควบคุมแบบ derivative เมื่อ

- 1) ขบวนการนั้นมี dynamic element เป็นส่วนที่สำคัญในระบบ และมีคุณสมบัติเป็น distance-velocity lag
- 2) มี noise เกิดขึ้นในระบบ เว้นแต่ว่า noise มีขนาดเล็กมากเมื่อเทียบกับสัญญาณที่ใช้งานในขบวนการนั้นๆ

3.11 วิธีเลือก Controller

วิธีการในการพิจารณาว่าจะเลือก Controller แบบใดในการนำมาควบคุม อุณหภูมิ

- 1) กระบวนการที่มีความเฉื่อย หมายถึงว่า ถ้ามีการเปลี่ยนแปลงของตัวให้ความร้อนเพียงเล็กน้อยจะเป็นสาเหตุให้อุณหภูมิที่ควบคุมเปลี่ยนแปลงไปได้มาก เรา ควรเลือกใช้การควบคุมแบบ proportional มากกว่าการควบคุมแบบ ON-OFF
- 2) ถ้าขบวนการใดมีโอกาสที่จะเกิดการเปลี่ยนแปลงของ load โดยไม่คาดหมายก็จะทำให้เกิด offset ขึ้นมาได้ จึงควรจะใช้ตัวควบคุมแบบ Reset ด้วย
- 3) สำหรับการที่จะนำเอาตัวควบคุมแบบ derivative ร่วมด้วยหรือไม่นั้น ก็เป็นสิ่งที่จำเป็น และจะตัดสินใจได้จากคุณลักษณะของกระบวนการว่า ถ้าขบวนการนั้นมี dead time ซึ่งในการควบคุมอุณหภูมิก็หมายถึงเมื่อเราจ่ายพลังงานให้กับขบวนการทันทีทันใด แต่อุณหภูมิภายในขบวนการนั้นจะยังคงไม่เพิ่มขึ้นทันทีทันใดตามการจ่ายพลังงานนาน แต่จะค่อยๆเพิ่มขึ้น

3.12 วิธีการหาค่าตัวควบคุม

ที่นิยมใช้มีอยู่สองวิธี คือ วิธี Ultimate method และวิธี damped oscillation method

3.12.1) Ultimate method

วิธีนี้ถูกคิดค้นขึ้นโดย Ziegler และ Nicholas ในปี 1942 ที่เรียกว่า Ultimate เพราะ ว่าวิธีนี้จะใช้ Ultimate gain ซึ่งเป็นค่า gain สูงสุดก่อนที่ระบบจะไม่เสถียร (นั่นคือ คาบเวลาของผลตอบสนองของระบบภายใต้ค่า gain สูงสุดนั่นเอง) มาใช้ในการหาค่า ต่างๆของตัวควบคุม รูป 3.10 แสดงถึงผลตอบสนองของระบบ closed-loop ที่มีการควบคุม แบบ proportional โดยที่ค่า K_u คือ Ultimate gain ที่ทำให้เกิด curve B และ P_u คือ Ultimate period

ในการหาค่าของ K_u และ P_u นั้นจะทำได้ดังนี้ คือ ให้ปรับค่า gain K_p ของตัวควบคุม PID (โดยให้ค่าของ T_i เป็นอินฟินิตี้ และ T_d เป็น 0 ซึ่งก็หมายความว่า ระบบนั้นอยู่ภายใต้การควบคุมแบบ proportional นั่นเอง) จนทำให้ผลตอบสนองของระบบ closed-loop นั้นๆ เกิดการ Oscillate ต่อเนื่องกันไปดังแสดงในรูป 3.10 (curve B) ค่าของ gain K_p ที่ทำให้ผลตอบสนองของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Closed-loop เกิดการ Oscillate ต่อเนื่องกันไปนั้น ก็คือค่า gain K_u และคาบเวลาของการ oscillate ก็คือ P_u

Ziegler และ Nicholas ได้กำหนดความสัมพันธ์ในการปรับค่าต่างๆของตัวควบคุมดังนี้

1) ตัวควบคุมแบบ proportional (P)

$$K_p = 0.5 K_u$$

2) ตัวควบคุมแบบ proportional+integral (PI)

$$K_p = 0.45 K_u$$

$$T_i = P_u / 1.2$$

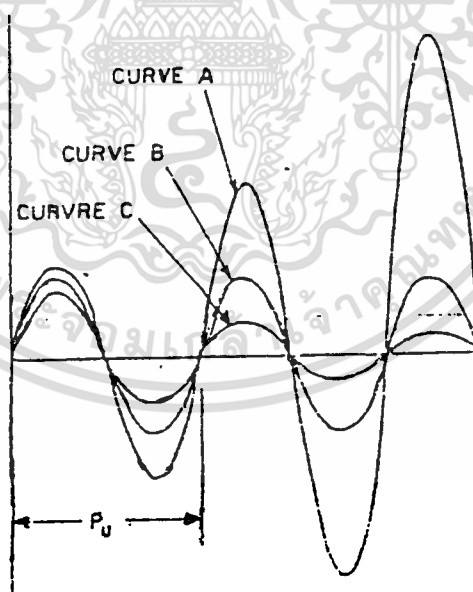
3) ตัวควบคุมแบบ proportional+derivative (PD)

$$K_p = 0.6 K_u$$

$$T_i = 0.5 P_u$$

$$T_d = P_u / 8$$

ค่าต่างๆของตัวควบคุมแต่ละแบบนี้จะทำให้ผลตอบสนองของระบบอยู่ภายใต้ อัตราการเสื่อม 1/4



รูปที่ 3.10 ผลตอบสนองของระบบ Closed Loop เพื่อใช้ในการหาค่าของ K_u และ P_u

3.12.2) Damped Oscillation Method

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

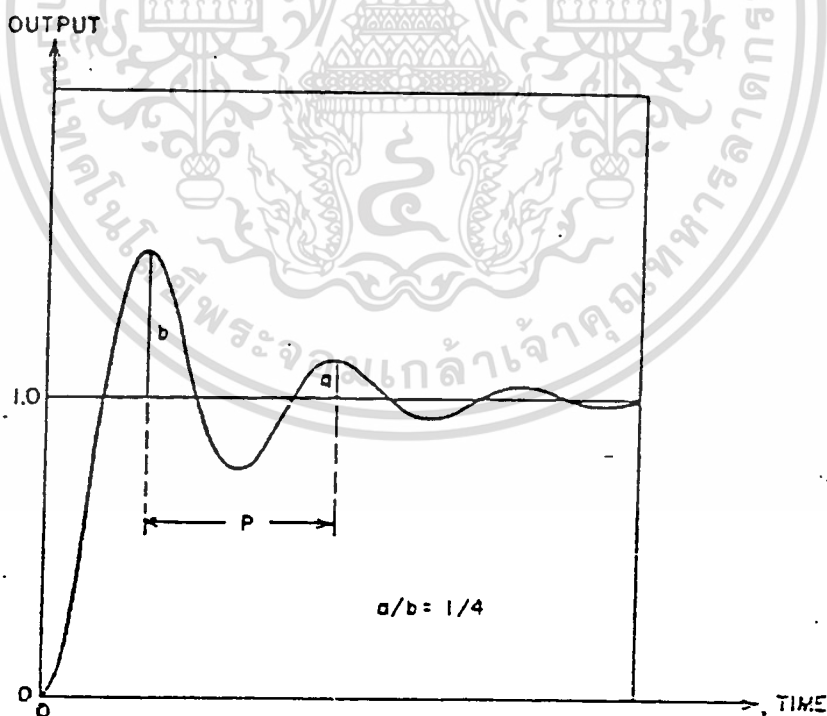
วิธี Damped Oscillation นั้นได้ปรับปรุงแก้ไขมาจากแบบ Ultimate method โดย Harriot กล่าวคือ ในกรณีของระบบที่ถึงแม้ว่าจะปรับค่าของ gain ไปอย่างไรก็ตามก็ไม่ทำให้ผลตอบสนองเกิดการ oscillate ต่อเนื่องกันนั้นจะไม่สามารถใช้วิธีแบบ Ultimate method ได้ ดังนั้น Harriot จึงได้คิดค้นวิธี damped oscillation ขึ้นเพื่อใช้กับระบบแบบ closed-loop ที่ใช้วิธี Ultimate method ไม่ได้ วิธี damped oscillation นั้น ทำได้ดังนี้คือ

ปรับค่า gain Kp ของตัวควบคุม proportional จนผลตอบสนองของระบบ closed-loop มีอัตราการเสื่อม 1/4 และวัดช่วงของ P (ดังแสดงในรูป 3.11) จากค่าของ P ทำให้สามารถหาค่าของ T_i และ T_d ได้ดังนี้

$$T_i = P / 1.5$$

$$T_d = P / 6$$

เมื่อได้ค่าของ T_i และ T_d แล้วจะต้องทำการปรับค่า gain Kp ของระบบ closed-loop ที่มีตัวควบคุมแบบ PID ใหม่จนกระทั่งผลตอบสนองของระบบมีอัตราการเสื่อม 1/4



รูปที่ 3.11 ผลตอบสนองของระบบที่มีอัตราการเสื่อม 1/4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- หมายเหตุ 1) ค่า K_u คือค่า gain ที่ทำให้ผลตอบสนองของระบบ closed loop ภายใต้การควบคุมแบบ Proportional เกิดการ oscillate ต่อเนื่องกันไป
- 2) ค่า P_u และ P นั้นอ้างตามรูป 3.10 และ 3.11 ตามลำดับ

	ชนิดของตัวควบคุม	ค่าที่กำหนด
Ultimate method (Zigler - Nicholas)	P	$K_p = 0.5 K_u$
	PI	$K_p = 0.45 K_u$ $T_i = P_u / 1.2$
	PD	$K_p = 0.6 K_u$ $T_d = P_u / 8$
	PID	$K_p = 0.6 K_u$ $T_i = 0.5 P_u$ $T_d = P_u / 8$
Damped oscillation method (Harriot)	PID	$K_p =$ ค่า gain ที่ทำให้ peak over-shoot อันที่ลองต่อ peak over shoot อันแรกมีค่าเท่ากับ $1/4$ $T_i = P / 1.5$ $T_d = P / 6$

ตารางที่ 3.1 สรุปถึงการกำหนดค่าต่างๆ ของตัวควบคุมแต่ละแบบ

บทที่ 4

ทฤษฎี

4.1 อุปกรณ์ตรวจจับ RTD (Resistance Temperature Detector)

อาร์ทีดีเป็นอุปกรณ์ที่ใช้ในการตรวจจับอุณหภูมิโดยอาศัยการเปลี่ยนแปลงความต้านทานของโลหะบริสุทธิ์ เมื่ออุณหภูมิเปลี่ยนมีทั้งแบบเส้นลวด และแบบฟิล์มบาง ในที่นี้จะกล่าวถึงแบบเส้นลวดเท่านั้น

ทฤษฎีความสัมพันธ์ของอุณหภูมิและความต้านทานของ อาร์ทีดี คือ

$$R_T = R_0 \{ 1 + \alpha (\Delta T) + \beta (\Delta T)^2 + \gamma (\Delta T)^3 + \dots \} \quad (4.1)$$

โดยที่

R_0 = ความต้านทาน ณ อุณหภูมิอ้างอิง (0°C) (ohm)

R_T = ความต้านทาน ณ อุณหภูมิที่สังเกต (ohm)

α = สัมประสิทธิ์ของการเปลี่ยนแปลงค่าความต้านทานต่ออุณหภูมิ 1°C

β และ γ = ค่าสัมประสิทธิ์ที่ใช้คำนวณค่าความต้านทานต่ออุณหภูมิได้ละเอียดขึ้น

โดยทั่วไป สมการที่ได้จะเท่ากับ $R_T = R_0 [1 + \alpha(\Delta T)]$ โดยเลือกใช้ค่าตามชนิดของโลหะ ที่นำมาผลิตเป็นอาร์ทีดี ซึ่งมีหลายชนิด แต่ที่นิยมจะมี พลาตินัม, ทองแดง และนิเกิล

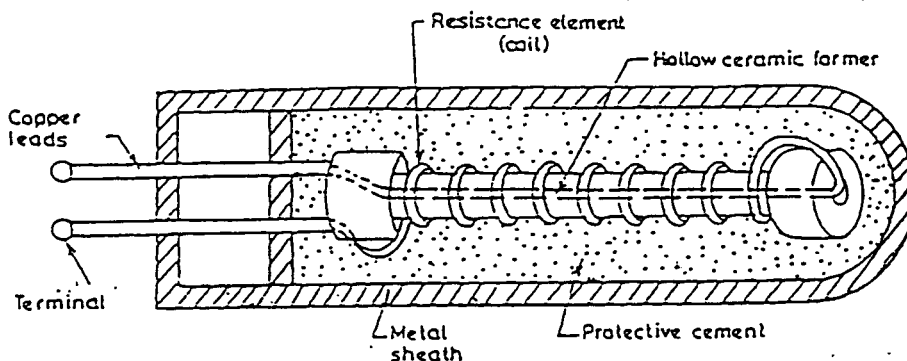
พลาตินัมอาร์ทีดี เป็นที่นิยมใช้กันอย่างแพร่หลาย เป็นโลหะชั้นสูง ไม่ถูกเป็นตัวออกซิไดซ์ (OXIDE) และใช้งานได้ในช่วงกว้าง มีความเป็นเชิงเส้นสูง ส่วนทองแดงอาร์ทีดีนั้น มีความเป็นเชิงเส้นในช่วงแถบประมาณ -200 องศาเซลเซียส ถึง 150 องศาเซลเซียส ส่วนนิเกิลอาร์ทีดีนั้น มีความเป็นเชิงเส้นต่ำกว่าชนิดอื่น ๆ

โดยทั่วไปมาตรฐานของ พลาตินัมอาร์ทีดีได้กำหนดค่าตามมาตรฐานดังนี้

มาตรฐานยุโรป $\alpha = 0.00385 \Omega / ^\circ\text{C}$

มาตรฐานอเมริกา $\alpha = 0.00392 \Omega / ^\circ\text{C}$

ค่าความต้านทานมาตรฐาน 100 โอห์มที่ 0 องศาเซลเซียส และ 10 โอห์มที่ 0 องศาเซลเซียส แล้วแต่ผู้ผลิตกำหนดว่าเป็นมาตรฐานแบบใดและถ้าใช้งานไปในช่วงอุณหภูมิที่สูงกว่า 600 องศาเซลเซียส ควรใช้แบบ 10 โอห์ม ที่ 0 องศาเซลเซียส เนื่องจาก มีเสถียรภาพที่ดีกว่า



รูปที่ 4.1 แสดงโครงสร้าง RTD

มาตรฐานยุโรปพลาตินัมอาร์ทีดีแบบ 100 โอห์มจะเปลี่ยนความต้านทานโดยเฉลี่ย 0.385 โอห์ม ถ้าในการใช้งานปกติมีแหล่งจ่ายกระแสที่ 1 mA เล็งอาร์ทีดีอยู่ ดังนั้นทุก ๆ 1 องศาเซลเซียสจะมีการเปลี่ยนแปลง 0.385 mV ซึ่งมากกว่า เทอร์โมคัปเปิ้ลแบบ K ถึง 10 เท่า ดังนั้นสัญญาณรบกวนค่าเดียวกันจะมีผลต่ออาร์ทีดีน้อยกว่าเทอร์โมคัปเปิ้ล

การหาคุณสมบัติ (Characteristic) ของอาร์ทีดี

ความเที่ยงตรง คือ ความถูกต้องในช่วงการใช้งานจริง ซึ่งเป็นสิ่งที่ต้องคำนึงถึงเป็นสิ่งแรกในการ เลือกอาร์ทีดีมาใช้งาน โดยค่าความถูกต้องนั้นคือ ความสามารถของเทอร์โมมิเตอร์ที่จะแสดงค่าความสัมพันธ์ของความต้านทานต่ออุณหภูมิโดยแสดงค่าเป็นเปอร์เซ็นต์

ในทางอุตสาหกรรมค่าความถูกต้องของอาร์ทีดีถูกกำหนดในช่วง 0.1 % ถึง 0.5 % ซึ่งสามารถหาค่าความถูกต้องได้ 2 วิธี คือ

1. การเปรียบเทียบ (Comparoson Method) เป็นการวัดค่าความต้านทานของอาร์ทีดี เทียบกับการใช้เทอร์โมมิเตอร์วัดอุณหภูมิการทดสอบจะใช้เทอร์โมมิเตอร์ที่ต้องการทดสอบและเทอร์โมมิเตอร์มาตรฐาน ต้องมีความสมดุลทางอุณหภูมิก่อน ที่จะเริ่มทำการวัดซึ่งจุดสมดุลทางอุณหภูมิจะถูกทำให้คงที่ด้วยการใช้การหมุนวนทางอากาศหรือจะไว้ในที่มีการควบคุมของอุณหภูมิ

2. อุณหภูมิมาตรฐาน (Fixed Point) โดยการนำเทอร์โมมิเตอร์ที่ต้องการทดสอบไปทำการวัดในอุณหภูมิมาตรฐานเช่น อาศัยการเปลี่ยนเฟสของตัวกลาง การทดสอบแบบนี้จะทำให้ อุณหภูมิเดียว คือ จุดที่เปลี่ยนแปลงของตัวกลางตามคุณสมบัติของตัวกลางที่เลือกใช้ โดยจะมีจุดสมดุลที่ใช้ดังแสดง ตามตารางที่ 4.1

Fixd Point	Temperature (°C)
Triple Point of Water	0.01
Boilling Point if Water	1.00
Freezing Point of Tin	231.9681
Freezing Point of Zine	419.98
Freezing Point of Gold	1065.43

ตารางที่ 4.1 แสดงจุดสมดุทธ์ที่ใช้ในการทดสอบ

ความเสถียรถูกนิยามว่าเป็นความสามารถของอาร์ทีดีที่รักษาอุณหภูมิไว้เมื่อเวลาที่ผ่านไป โดยค่าความเสถียรจะถูกแสดงในเทอมของคริปต์คือการเปลี่ยนแปลงค่าความต้านทานที่ไม่พึงประสงค์ในระยะเวลาการใช้งานช่วงค่าคริปต์สูงสุดจะหาได้จากการทดลองโดยทดสอบจากจุดเยือกแข็งจนเลยจุดจำกัดของอุณหภูมิที่อาร์ทีดีจะรับได้

ความแม่นยำคือ ค่าความแม่นยำของการทำซ้ำโดยวัดค่าความต้านทานที่อุณหภูมิเดิมหลาย ๆ ครั้งและสังเกตค่าความแตกต่างของความต้านทานโดยทั่วไปทางอุตสาหกรรมจะให้ค่าผิดพลาดในการทำซ้ำเป็น 0.2 %

ความร้อนในตัวอาร์ทีดี (Self Heating) เป็นความผิดพลาดที่เกิดจากกระแสเลี้ยงอาร์ทีดี โดยในวงจรอาร์ทีดีต้องมีกระแสเลี้ยงตัวมันเองอยู่ ถ้ากระแสนี้มีค่ามาก เอาท์พุทจะสูง แต่จะเกิดความร้อนขึ้นในตัวมันด้วย ซึ่งความร้อนที่เกิดขึ้นคือ $P = I^2 R$ โดย I คือกระแสเลี้ยงอาร์ทีดี และ R คือค่าความต้านทานของอาร์ทีดีและความร้อนที่เกิดขึ้นจะทำให้เกิดค่าผิดพลาดในการวัด ดังนั้นจะต้องมีการคำนวณค่ากระแสให้มีสูงเกินไป

ในการสร้างต้องคำนึงถึงความร้อนที่ถ่ายเทจากตัวอาร์ทีดีไปสู่ตัวกลางด้วย และผลลัพธ์ที่ได้ต้องมีค่า ผิดพลาดน้อยที่สุด การหาค่าความผิดพลาดที่เกิดจากความร้อนในตัวอาร์ทีดีทำได้โดยการวัดกระแส ที่ใช้เลี้ยงอาร์ทีดี และความต้านทานของอาร์ทีดีในช่วงอุณหภูมิใช้งานที่กำหนดโดยการคำนวณทำได้ ดังนี้

$$H = S \cdot \frac{P_2 - P_1}{R_2 - R_1} \quad (4.2)$$

โดย H = Seif Heating Error (mW / °C)

S = การเปลี่ยนแปลงความต้านทานต่ออุณหภูมิ 1 องศาเซลเซียส โดยเฉลี่ย (ohm / °C)

P_2 = พลังงานสูญเสียที่กระแสสูงสุด (mW)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 P_1 &= \text{พลังงานสูญเสียที่กระแสต่ำสุด (mW)} \\
 R_2 &= \text{ความต้านทานที่กระแสสูงสุด (\Omega)} \\
 R_1 &= \text{ความต้านทานที่กระแสต่ำสุด (\Omega)}
 \end{aligned}$$

4.2 วงจรวิธสโตนบริดจ์

วงจรวิธสโตนบริดจ์ประกอบด้วยตัวต้านทาน 4 ตัวต่อกันเป็นรูป แต่แต่ละตัวมีค่าความต้านทานที่เป็นสัดส่วนกันซึ่งทำให้แรงดันเกิดการสมดุล ดังแสดงได้ดังต่อไปนี้

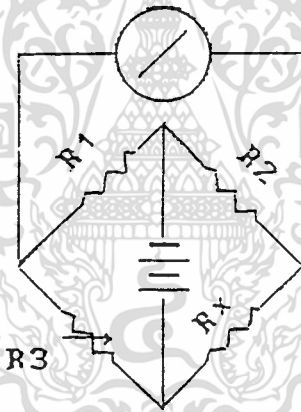
$$\text{จากวงจร} \quad R_1 R_x = R_2 R_3$$

$$\text{และ} \quad R_1 + R_3 = R_2 + R_x$$

$$\text{ถ้าให้} \quad R_1 = R_2$$

$$\text{จะได้} \quad R_3 = R_x$$

(4.3)



รูปที่ 4.2 แสดงวงจรวิธสโตนบริดจ์

4.3 วงจรขยายสัญญาณที่ใช้อปแอมป์

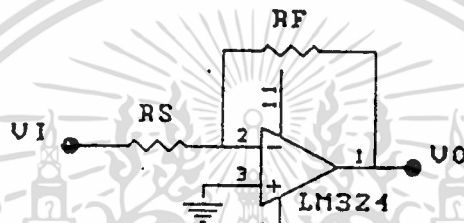
อปแอมป์แบบอุดมคติจะมีคุณสมบัติตามเงื่อนไขดังนี้

1. อัตราการขยายแรงดันสูงมากจนเป็นอนันต์
2. ความต้านทานทางอินพุตสูงมากจนเป็นอนันต์
3. ความต้านทานทางเอาต์พุตต่ำมากจนเป็นศูนย์
4. แรงดันออฟเซตทางอินพุตเป็นศูนย์
5. กระแสออฟเซตทางอินพุตเป็นศูนย์
6. ลักษณะสมบัติเชิงความถี่ ขยายได้ดีตั้งแต่ไฟตรงจนความถี่สูงมากจนเป็นอนันต์
7. ไม่มีข้อบกพร่องอื่น ๆ

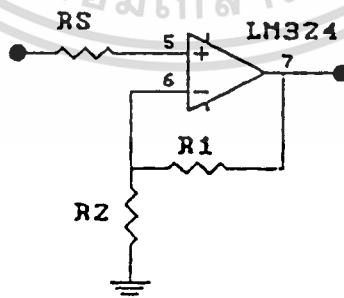
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ในความเป็นจริงแล้วออปแอมป์ก็ไม่ได้มีคุณสมบัติอย่างในอุดมคติเลยที่เดียวแต่อย่างไรก็ตามเพื่อความสะดวกในการทำความเข้าใจสำหรับผู้เริ่มต้นในช่วงแรกให้ถือว่าออปแอมป์ที่ใช้ศึกษากันต่อไปนี้มีคุณสมบัติใกล้เคียงกับอุดมคติมาก

วงจรรขยายโดยใช้ออปแอมป์ในช่วงเชิงเส้นนั้นแรงดันออก V_o จะอยู่ระหว่างแรงดันของแหล่งจ่าย $+V$ และ $-V$ ความสัมพันธ์ระหว่างแรงดันออก V_o และความแตกต่างระหว่างแรงดันเข้า ($V_2 - V_1$) นั้น เป็นเชิงเส้นตามสมการ

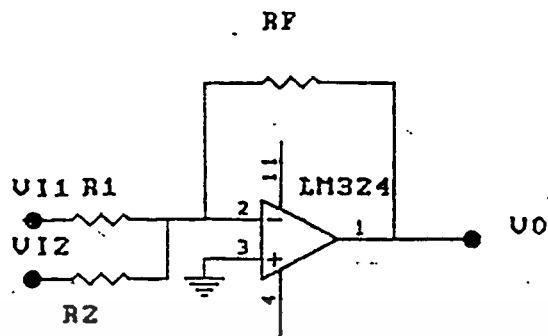


รูปที่ 4.3 ก แสดงวงจรรขยายแบบอินเวอร์ตติ้ง

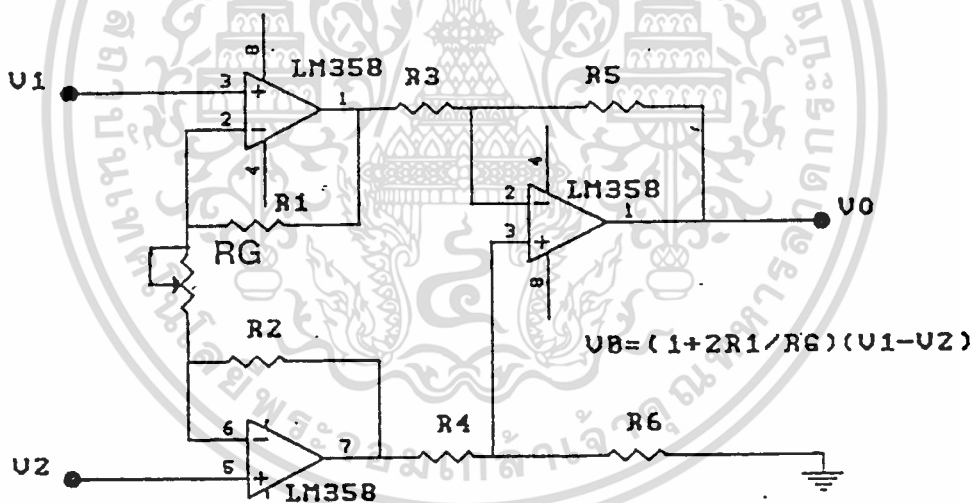


รูปที่ 4.3 ข แสดงวงจรรขยายแบบนอนอินเวอร์ตติ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 ค แสดงวงจร ออปแอมป์ที่ใช้ในการบวกรูปคลื่นอนาล็อก



รูปที่ 4.8 ง แสดงวงจรอินสทรูเมนเตชัน - แอมป์ดิฟเฟอเรนซ์

$$V_0 = A_V (V_2 - V_1) \quad (4.4)$$

โดยที่ A_V คืออัตราขยายแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.3 ก แสดงวงจรขยายแบบอินเวอร์ตติ้งซึ่งมีตัวต้านทาน R_F ต่อจากแรงดัน V_0 ป้อนกลับมายังขาอินเวอร์ตติ้ง และเป็นการป้อนกลับแบบลบ

$$\text{ดังนั้น } A_v = \frac{-R_E}{R_S} \quad (4.5)$$

นั่นคืออัตราขยายวงรอบปิด $= -R_E/R_S$ คืออัตราส่วนของความต้านทานที่ใช้ป้อนกลับหารด้วยความต้านทานทางด้านเข้าความหมายของเครื่องหมายลบก็คือว่าสัญญาณออกจะต่างเฟสกับสัญญาณเข้า 180 องศา

จากรูปที่ 4.3 ข แสดงวงจรขยายแบบนอนอินเวอร์ตติ้งที่มีสัญญาณเข้าทางขาอินเวอร์ตติ้ง แต่การป้อนนั้นเป็นการป้อนกลับมาจากขาอินเวอร์ตติ้งจะเห็นได้ว่าวงจรขยายนี้ไม่กลับขั้วสัญญาณออก และมีอัตราขยายสูงกว่า 1 เสมอ

$$V_S = \frac{R_2 \cdot V_0}{R_1 + R_2} \quad (4.6)$$

$$\text{ดังนั้น } A_v = 1 + \frac{R_1}{R_2} \quad (4.7)$$

แต่ถ้าเราให้ R_2 มีค่าสูงขึ้นไปเรื่อย ๆ อัตราขยายจะเข้าหา 1 คือ ถ้า R_2 มีค่าเป็นอนันต์ และ R_1 มีค่าเป็นศูนย์ ซึ่งจะให้ $V_0 = V_S$ ดังนั้น จึงเรียกวงจรนี้ว่า วงจรตามแรงดัน เพราะได้แรงดันออกซึ่งตามแรงดันเข้าอยู่ตลอดเวลา ถึงแม้ว่าขาอินเวอร์ตติ้งจะไม่มีกระแสไหลเข้าก็ตาม แต่ขั้วด้านออกก็สามารถจ่ายกระแสให้กับโหลดภายนอกได้

จากรูปที่ 4.3 ค แสดงวงจรออปแอมป์ที่ใช้ในการบวกรูปคลื่นอะนาลอก โดยที่วงจรทำงานในช่วงเชิงเส้น และสามารถเขียนได้ว่า

$$\frac{V_{S1}}{R_1} + \frac{V_{S2}}{R_2} = \frac{-V_0}{R_F} \quad (4.8)$$

หรือ

$$V_0 = - \left[\frac{R_F \cdot V_{S1}}{R_1} + \frac{R_F \cdot V_{S2}}{R_2} \right] \quad (4.9)$$

จากรูปที่ 4.3 แสดงวงจรอินสตรูเมนต์แอมพลิฟายเออร์และในการหาอัตราขยายในวงจรจะถูกแบ่งออกเป็น 2 ส่วน คือ ส่วนแรกมีออปแอมป์ A1 และ ส่วนที่ 2 มีออปแอมป์ A3

- อัตราขยายแบบคอมมอนโหมด (Common Mode gain) ตามกฎข้อที่ 1 ของออปแอมป์ในอุดมคติที่ขาลบและขาบวกของออปแอมป์จะมีแรงดันเท่ากัน ดังนั้น $V_1 = V_2$ และจะไม่มีกระแสไหลใน R_G และจากกฎข้อที่ 2 ของออปแอมป์ในอุดมคติว่าไม่มีกระแสไหลเข้าหรือออกจากออปแอมป์ ดังนั้น จะไม่มีกระแสไหลผ่าน R_1 และ R_2 แรงดันด้านอินพุตจึงปรากฏด้านเอาต์พุตด้วย

- อัตราขยายแบบดิฟเฟอเรนเชียลโหมด (Differenta Mode gain) จะได้ว่า $V_1 + V_2$ ดังนั้น ที่ R_G จะมีแรงดันตกคร่อมและมีอัตราขยายร่วม CMG เท่ากับ 1 แต่เมื่อ V_1 มีค่าสูงกว่า V_2 และจาก $V_1 - V_2$ ทำให้กระแสไหลผ่าน R_G และจากกฎข้อ 2 ไม่มีกระแสไหลเข้าหรือออกจากออปแอมป์ ดังนั้น กระแสที่ไหลผ่าน R_G ไหลจาก V_0 ผ่าน R_1 ผ่าน R_2 ไปสู่ R_4 ดังนั้น จะได้ว่า

$$V_3 - V_4 = I (R_1 + R_2 + R_G) \quad (4.10)$$

และ

$$V_1 - V_2 = IR$$

ดังนั้น

$$DG = \frac{(V_3 - V_4)}{(V_1 - V_2)}$$

$$DG = \frac{R_1 + R_2 + R_G}{R_G}$$

ให้ $R_1 = R_2$

ดังนั้น

$$DG = \frac{2R_1 + R_G}{R_G}$$

$$CMRR = \frac{DG}{CMG} = \frac{DG}{1} = DG \quad (4.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย $DG =$ อัตราขยายดิฟเฟอเรนเชียลโหมด (Differential Mode Gain)
 $CMG =$ อัตราขยายคอมมอนโหมด (Common Mode Gain)
เมื่อนำภาพแรกมาต่อกับภาคที่ 2 ค่า CMG ของภาคแรกจะถูกกำจัดทิ้งไป

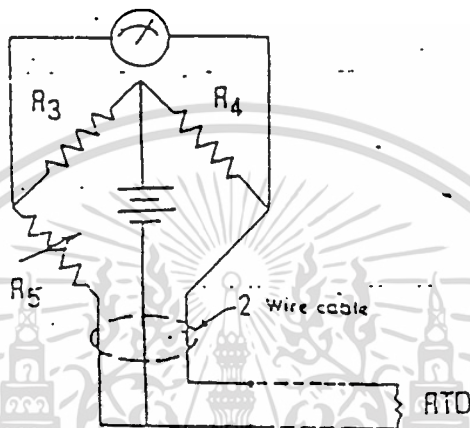


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบ

4.4 วงจรตรวจวัดอุณหภูมิ

วงจรตรวจวัดอุณหภูมิโดยใช้อาร์ทีดีในโครงการนี้เลือกใช้พลาตินัมอาร์ทีดีแบบ 2 สายเป็นตัวเซนเซอร์ โดยใช้วงจรวิธสโตนบริดจ์ เป็นวงจรตรวจวัดอุณหภูมิ ดังรูปที่ 4.4



รูปที่ 4.4 แสดงการออกแบบวงจรตรวจวัดอุณหภูมิ

จากรูปใช้หลัก KVL จะได้

$$R_3 + R_5 = R_4 + RTD$$

และ $R_3 = R_4$ ถ้า $R_5 = RTD$ (4.12)

ดังนั้น คือจุดสมดุล

เพื่อให้ค่าผิดพลาดที่เกิดขึ้นจากความร้อนในตัวอาร์ทีดีมีค่าน้อย เนื่องจากกระแสที่ไหลผ่านอาร์ทีดี โดยกำหนดค่าความต้านทานในวงจรให้เหมาะสมและยังคงไม่ให้เอาต์พุตสูงพอที่จะนำไปใช้งานได้ เนื่องจากค่าของกระแสแปรผกผันกับความต้านทานเมื่อแรงดันตกคร่อมมีค่าคงที่ ดังนั้น

$$\text{สูตร ให้ } R_3 = R_4 = 10K, R_5 = 100 \text{ ohm} \quad (4.13)$$

$$I_{MAX} = \frac{V_S}{R_4 + R_{RTD(min)}} \quad (4.14)$$

$$I_{MIN} = \frac{V_S}{R_4 + R_{RTD(max)}}$$

$$R_{RTD(min)} = \text{ความต้านทานของอาร์ทีดีที่อุณหภูมิต่ำสุด } (-30^\circ \text{ C})$$

$$R_{RTD(max)} = \text{ความต้านทานของอาร์ทีดีที่อุณหภูมิสูงสุด } (20^\circ \text{ C})$$

$$\text{และ } V_0 = V_2 - V_1$$

การลดความผิดพลาดในวงจรตรวจวัดอุณหภูมิ

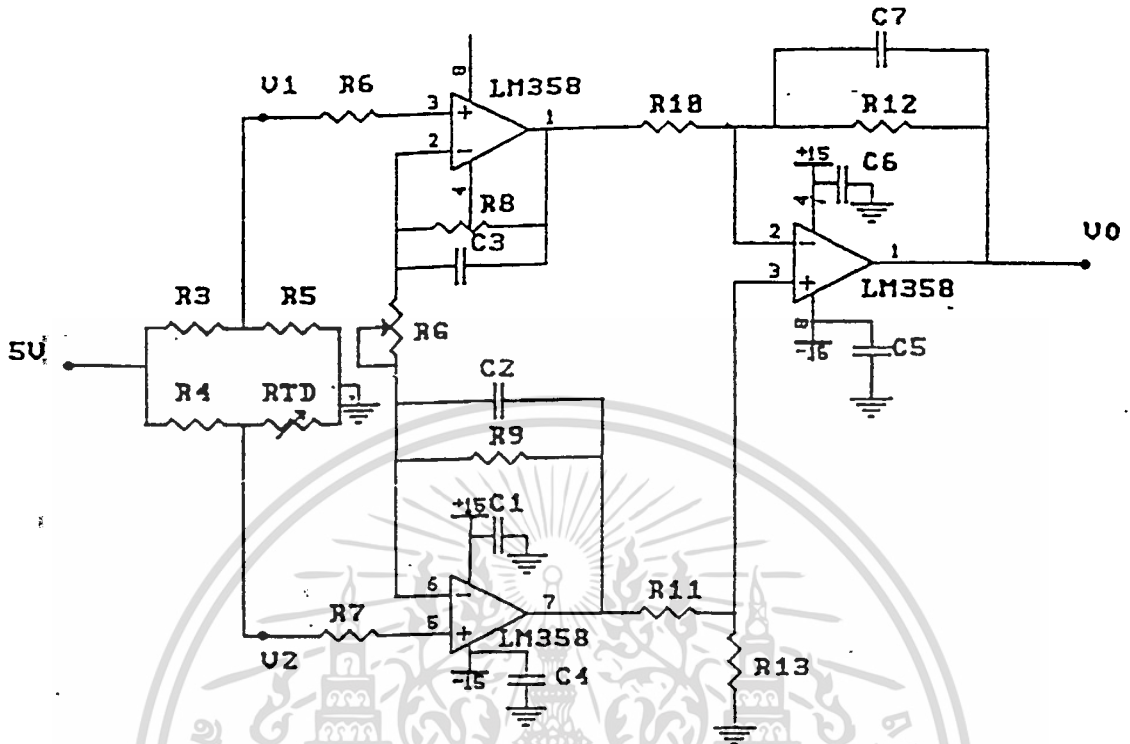
- การลดสัญญาณรบกวน เพื่อลดสัญญาณรบกวนจากภายนอกที่เข้ามา เนื่องจากสายนำสัญญาณ ของอาร์ทีดีมีความยาวมาก จึงต้องมีการเพิ่มตัวเก็บประจุนี้ไม่มีผลต่อสมดุลของบริดจ์ในทางแรงดันกระแสตรง ดังนั้น สัญญาณที่ได้ยังคงมีความถูกต้องอยู่เช่นเดิม

-การรักษาแรงดันในทางปฏิบัติแรงดันเลี้ยงวงจรตรวจจับอาจมีค่าไม่คงที่เนื่องจากอุณหภูมิที่เปลี่ยนแปลงไปซึ่งจะทำให้เกิดความผิดพลาดในการวัดได้ดังนั้นจึงต้องมีการรักษาแรงดันให้คงที่เสมอในโครงการนี้ได้ใช้ IC#LM 336-5 เป็นตัวรักษาแรงดันให้คงที่โดยที่จะมีการชดเชยทางอุณหภูมิในตัวเอง ทำให้วงจรตรวจจับมีเสถียรภาพทางอุณหภูมิมากขึ้น

การออกแบบทั้งหมดถูกนำมาคือเป็นวงจรตรวจจับที่สมบูรณ์ดังรูปที่ 4.4 แต่เนื่องจากเอาต์พุตที่ได้จากวงจรตรวจจับอุณหภูมิมิมีขนาดสัญญาณต่ำ เราต้องทำการขยายสัญญาณก่อนที่จะแสดงผลเนื่องจากสัญญาณที่ได้มีค่าเล็กมากและส่วนแสดงผลต้องการสัญญาณอินพุตที่มีขนาดใหญ่ และเหมาะสมกับ ระดับโวลต์เตจที่กำหนด และระดับของสัญญาณอินพุตต่อองศาที่เราต้องการ ดังนั้นจึงต้องทำการขยายสัญญาณที่ได้มาก่อนที่จะแสดงผลต่อไป

4.5 วงจรขยายสัญญาณออปแอมป์

จากวงจรตรวจวัดอุณหภูมิที่ออกแบบไว้แล้ว จะต้องมีการขยายสัญญาณก่อนนำไปแสดงค่าและวงจรขยายผลที่ใช้ต้องเป็นวงจรขยายผลต่าง โดยในโครงการนี้ได้ใช้ออปแอมป์สามตัวมาต่อเป็นวงจรขยายผลต่างแบบอินสตรูเมนเตชันแอมพลิฟายเออร์ ดังรูปที่ 4.5



รูปที่ 4.5 แสดงการออกแบบวงจรขยายของการวัดอุณหภูมิ

จากรูปค่าเกนซ์ของวงจรจะถูกแบ่งออกเป็นสองส่วน คือ

ส่วนแรก

$$A_1 = \frac{2R_8 + R_G}{R_G} = \frac{2R_8 + 1}{R_G} \quad (4.15)$$

ส่วนหลัง

$$A_2 = \frac{R_{12}}{R_{10}} \quad \text{เมื่อ } R_{10} = R_{11} \text{ และ } R_{12} = R_{13} \quad (4.16)$$

ดังนั้น เกนซ์ของวงจรจะรวมเป็น $A_1 * A_2$

โครงการนี้ต้องการให้วงจรขยายการวัดอุณหภูมิมีเกนซ์เท่ากับ 53.2 เท่า จึงกำหนดให้ A_1 มีเกนซ์เท่ากับ 10.64 เท่า และ A_2 มีเกนซ์เท่ากับ 5 เท่า และออกแบบได้ดังต่อไปนี้

กำหนดให้ $R_6 = R_7 = R_8 = R_9 = R_{10} = R_{11} = 10 \text{ K}\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อป้องกันการสูญเสียเนื่องจากความร้อนของตัวต้านทานเมื่อกระแสไหลผ่านมาก จึงไม่ควรใช้ค่าที่ต่ำกว่านี้

$$\text{และ } R_{12} = R_{13} = 50 \text{ K}\Omega$$

ซึ่งหาได้จากการแทนค่าในสมการของ A_2 ในข้างต้น

ส่วนค่า R_G จะคำนวณโดยแทนค่าในสมการ หา A_1 ได้ดังนี้

$$R_G = \frac{2R_S}{A_1 - 1} = \frac{2 \times 10 \text{ K}}{10.64 - 1} = 2.074 \text{ K}\Omega$$

เลือกใช้ R_G แบบความต้านทานปรับค่าได้ประมาณ 5 Kohm มาใช้งาน โดยให้ R_G เป็นตัวปรับอัตราขยายในภาคแรกของวงจร และส่งผลให้ได้สมการดังนี้

$$V_0 = (V_2 - V_1) \cdot \left[1 + \frac{2R_S}{R_G} \right] + \frac{R_{12}}{R_{10}}$$

ในโครงการนี้ใช้วงจรขยายมาขยายสัญญาณที่เป็นกระแสตรงดังนั้นจึงต้องมีการจัดสัญญาณรบกวนที่เป็นกระแสสลับให้เหลือน้อยที่สุด และควรเลือกค่าของตัวต้านทานป้อนกลับไม่ให้มีค่ามาก เพื่อลดความผิดพลาดที่เกิดจากกระแสอินพุทไบอัส

บทที่ 5

สถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล 51

Single Chip Microcontroller system- 51 family Architectural

5.1 บทนำ

ไมโครคอนโทรลเลอร์แบบชิพเดี่ยว (Single Chip Microcontroller) คือ ไมโครคอมพิวเตอร์แบบที่มีขนาดเล็กโดยบรรจุไว้ในแผงวงจรรวม(Integrated Circuit) เพียงชิพเดียวเหมาะสำหรับงานควบคุมอุปกรณ์อื่นๆ แบบอัตโนมัติ เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้ตามต้องการ ไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล 51 หรือ MCS51 อันได้แก่ เบอร์ 8051 และ 8052 นอกจากนี้ยังรวมไปถึง เบอร์ 8751 ด้วย

Device	ROMless Version	EPROM Version	ROM Bytes	RAM Bytes	8-Bit I/O Ports	16-Bit Timer/Counters	Programmable Counter Array (PCA)	UART	Serial Expansion Port (SEEP)	Global Serial Channel (GSC)	DMA Channels	A/D Channels	Interrupt Sources/Vectors	Power Down and Idle Modes
8051	8051	—	4K	128	4	2		✓					6/5	
8051AH	8051AH	8751H 8751BH	4K	128	4	2		✓					6/5	
8052AH	8052AH	8752BH	8K	256	4	3		✓					8/6	
80C51BH	80C51BH	87C51	4K	128	4	2		✓					6/5	✓
80C52	80C52	—	8K	256	4	3		✓					8/6	✓
80C51FA	80C51FA	87C51FA	8K	256	4	3	✓	✓					14/7	✓
80C51FB	80C51FA	87C51FB	16K	256	4	3		✓					14/7	✓
80C152JA	80C152JA	—	3K	256	5	2		✓		✓	2		18/11	✓
—	80C152JB	—	—	256	7	2		✓		✓	2		18/11	✓
80C152JC	80C152JC	—	8K	256	5	2		✓		✓	2		18/11	✓
—	80C152JD	—	—	256	7	2		✓		✓	2		18/11	✓
80C452	80C452	87C452P	8K	256	5	2		✓					8/6	✓

ตารางที่ 5.1 ตารางของไมโครคอนโทรลเลอร์แบบชิพเดี่ยวในตระกูล 51

จากตาราง (รายละเอียดอยู่ในผนวก 2) จะบอกถึงคุณสมบัติ หรือสร้างของไมโครคอนโทรลเลอร์แต่ละเบอร์ ในตระกูล MCS-51 เช่นมี ROM หรือ RAM ภายในเท่าใดถ้าเป็นรุ่นที่ไม่มี ROM อยู่ภายในจะเป็นเบอร์อะไร หรือถ้าเป็นรุ่นที่มีหน่วยความจำสำหรับโปรแกรมเป็นแบบ EPROM จะเป็นเบอร์อะไร เช่นในบรรทัดแรกจะบอกว่า 8051 มี ROM อยู่ภายในขนาด 4 กิโลไบต์ แต่ถ้าเป็นเบอร์ 8031 จะไม่มี ROM ขนาด 4 กิโลไบต์อยู่ภายในนอกจากนี้ในตารางยังจะบอกว่า ไมโครคอนโทรลเลอร์เบอร์นั้นมีพอสสำหรับ อ่านเขียนข้อมูลขนาด 8 บิตอยู่ที่ชุด (8Bit I/O Port), มี Timer/Counters ขนาด 16 บิตที่ชุด (16 Bit Timer/Counters) และยังมีถึงคุณสมบัติอื่นๆ อีก

ทำให้ผู้ใช้ไม่สามารถเลือกใช้ไมโครคอนโทรลเลอร์แต่ละเบอร์ให้เหมาะสมกับการใช้งานได้อย่างดีที่สุด

MCS-51 ผลิตโดยบริษัท Intel มีการทำงานเป็นแบบ 8 บิต หมายความว่า ส่วนที่ทำหน้าที่ในการคำนวณ (Arithmetic Logic Unit, ALU) จะทำงานสูงสุดที่ละ 8 บิต

MCS-51 มีข้อดีดังนี้

- สามารถนำเอาข้อมูลมา AND, OR หรือทำ Complement ทั้งแบบที่ละ 8 บิตและ 1 บิต

- สามารถใช้กับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงานได้สูงสุด 64 กิโลไบต์ (Kiobyte) (64x1024 ไบต์) ทำให้เขียนโปรแกรมควบคุมการทำงานได้มาก

- สามารถต่อกับหน่วยความจำสำหรับข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบต์

- ใน 8051 และ 8751 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบต์ (ใน 8052 และ 8752 มีหน่วยความจำสำหรับโปรแกรมจำนวน 8 กิโลไบต์) อยู่ในวงจรรวมทำให้ไม่ต้องต่อหน่วยความจำสำหรับโปรแกรมอยู่นอกระบบรวมทั้งหมดจึงมีขนาดเล็กและสัญญาณรบกวนจากภายนอกจะทำให้ MCS-51 ทำงานผิดพลาดได้ยาก

- มีพอร์ตแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32 บิต ที่ข้อมูลแต่ละบิตเป็นอิสระต่อกัน

- มีวงจร Time/Counter ขนาด 16 บิต 2 ชุด (8052 มี 3 ชุด) ที่ทำงานในโหมดต่างๆ ได้ถึง 4 โหมด

- มี Universal Asynchronous Receiver Transmitter (UART) สำหรับส่งข้อมูลอนุกรม (Serial) แบบ Full duplex ที่สามารถเลือกรูปแบบการรับ-ส่งข้อมูลได้ 4 แบบ

- มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่ง ซึ่งสามารถทำกระโดดไปทำงานตอบสนองการขัดจังหวะ (Interrupt Service Routine) ได้ต่างๆ กัน 5 ตำแหน่ง

- สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัดการใช้กำลังไฟในการทำงาน

ซึ่งจากข้อดีดังกล่าว จึงทำให้ MCS-51 เป็นที่นิยมนำมาใช้ในการควบคุมระบบอัตโนมัติมากคุณสมบัติ ดังกล่าวบรรจุไว้ในวงจรรวมเดี่ยว (Single Chip) ขนาด 40 ขา ดังนั้นสามารถออกแบบให้ระบบทั้งหมดมีขนาดเล็ก และการที่ทั้งหมดบรรจุอยู่ในวงจรรวมเดี่ยวจึง

ทำให้การตรวจสอบหาข้อผิดพลาดในระบบจนทำให้การทำงานผิดพลาดไป แต่การที่จะนำเอา MCS-51 มาใช้งานได้จำเป็นต้องศึกษาและทำความเข้าใจถึงโครงสร้างและองค์ประกอบของ MCS-51 เสียก่อนแล้วจึงจะเขียนโปรแกรมเพื่อควบคุมการทำงานของ MCS-51 ให้เป็นไปตามต้องการ

5.2 โครงสร้าง 8051

8051 เป็นไมโครคอนโทรลเลอร์แบบชิพเดี่ยว ซึ่งอยู่ในตระกูล MCS-51 ลักษณะทางสถาปัตยกรรมของ 8051 สร้างขึ้นด้วย HMOS

5.2.1 ลักษณะของ 8051

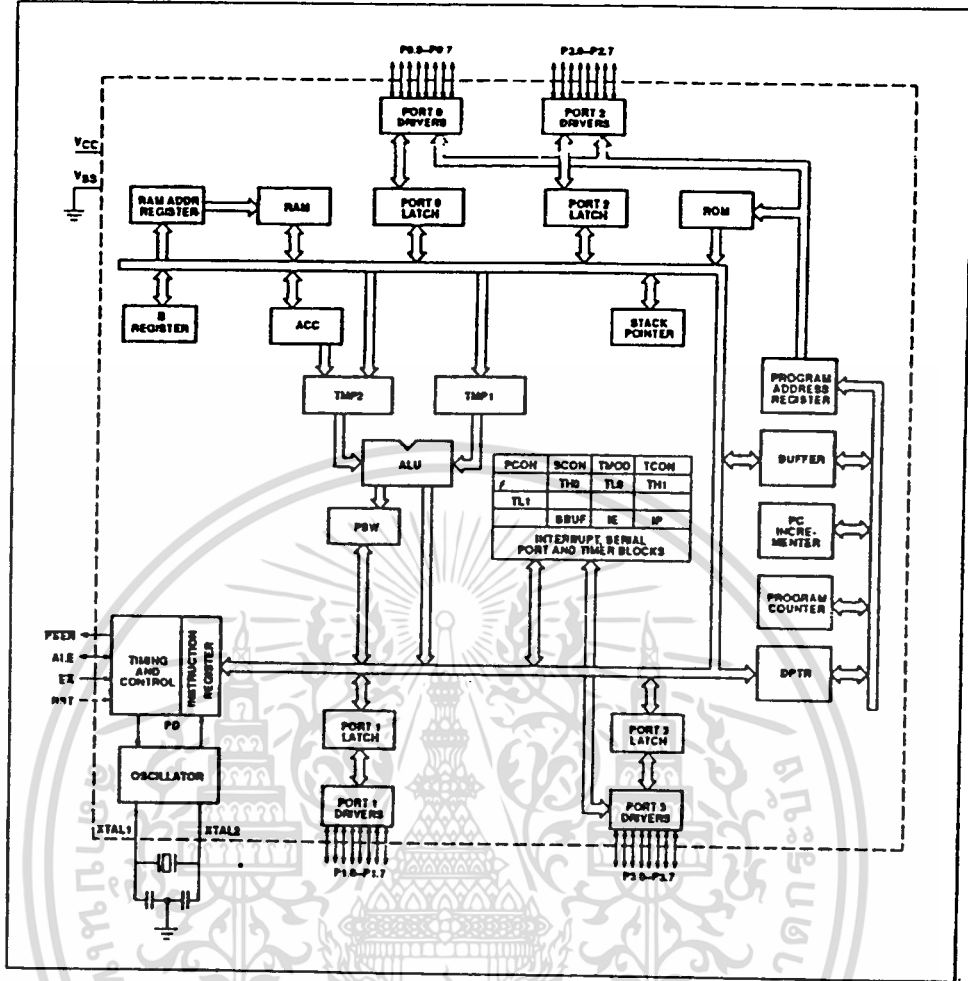
- เป็น CPU แบบ 8บิต
- มีวงจรถอดรหัสคำสั่งและ CLOCK อยู่ในตัว
- มีขาสัญญาณเข้าและออก (I/O) 32 ขา
- แยกหน่วยความจำของข้อมูลได้ 64K และหน่วยความจำของโปรแกรมอีก 64K
- มี TIMER และ COUNTER แบบ 16 บิต ถึง 2 ตัว
- สัญญาณอินเทอร์รัพท์ 6 แหล่ง 5 VECTOR ซึ่งแบ่งลำดับความสำคัญออกเป็น

2 ลำดับ

- การทำงานแบบ FULL DUPLEX ในขณะที่ส่งข้อมูลแบบอนุกรม
- เป็นการประมวลผลแบบบูลีน (AND, OR, XOR) ฯลฯ

ภายใน 8051 จะประกอบขึ้นด้วย GATE ต่างๆ เช่น AND, OR, NOT ซึ่ง GATE เหล่านี้จะถูกนำมาออกมาแบบให้มีหน้าที่การทำงานต่างๆ เช่น วงจรถอดรหัสคำสั่ง (Instruction Decoder), วงจรสร้างสัญญาณนาฬิกา (Clock Signal Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อยๆ ดังบล็อกไดอะแกรม

BLOCK DIAGRAM



รูปที่ 5.1 บล็อกไดอะแกรมโครงสร้างของ 8051

Block Diagram ดังรูป เป็นโครงใหญ่ๆ ของ 8051 เนื่องจากลักษณะของ 8051 เป็นคอมพิวเตอรืจึงประกอบด้วย 3 ส่วนหลักๆ คือ

ส่วนที่ 1 คือ CPU (Central Processing Unit) หรือตัวประมวลผล ส่วนนี้จะมีส่วนที่ทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่นๆ เรียกการติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณควบคุมจากส่วน CPU นี้จะทำการสร้างสัญญาณโดยการถอดรหัสจากคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรออสซิลเลเตอร์เพื่อให้ทุกๆ ส่วนในวงจรทำงานประสานกัน (Synchronize) อย่างถูกต้อง

ใน CPU นี้ยังประกอบด้วยส่วนย่อยอีกส่วนที่เรียกว่าส่วนประมวลผล (Arithmetic Logic Unit) ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูล เช่น การบวก, ลบ คูณ หรือการหารข้อมูลแล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์หรือหน่วยความจำที่ต้องการ

ส่วนที่ 2 คือ หน่วยความจำ (Memory) ไมโครโปรเซสเซอร์ทั่วไปรวมทั้ง 8051 นั้นข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้เพียง 8 หลักของเลขฐาน 2 (8 บิตเท่ากับ 1 ไบต์) ดังนั้นแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้ระหว่าง 0 ถึง 255 (00000000 ถึง 11111111 ในเลขฐาน 2) แต่ตำแหน่งที่จะเก็บข้อมูลได้ขึ้นกับไมโครโปรเซสเซอร์ การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่มคือ

1. แอสแอสหรือค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำใน 8051 จะติดต่อกับหน่วยความจำประเภท Program Memory หรือ Data Memory ได้สูงสุดชนิดละ 65536 ตำแหน่งดังนั้น การอ้างอิงแต่ละตำแหน่งของหน่วยความจำ จะต้องใช้เส้นแสดงตำแหน่งในเลขฐาน 2 ทั้งหมด 16 เส้น (2^{16} เท่ากับ $64 \times 1024 = 65536$)

2. ข้อมูลที่จะอ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อ 1

3. สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ เพื่อบอกกับหน่วยความจำว่าต้องการอ่านหรือเขียนข้อมูล ซึ่งจะกล่าวต่อไป

ส่วนที่ 3 อุปกรณ์อินพุตและเอาต์พุต (Input/Output Device) เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้ อุปกรณ์อินพุตและเอาต์พุตได้แก่ 4 I/O Port, Timer 1, Serial Port การทำงานของแต่ละส่วนมีดังนี้

1. 4 I/O Port คำว่า พอร์ต หมายถึงจุดที่จะติดต่อกับส่วนที่อยู่ภายนอก 4 I/O Port ของ 8051 เป็นที่ใช้สำหรับรับ-ส่ง ข้อมูลซึ่งสัญญาณดิจิทัลเข้าหรือออกจากตัว MCS-51 พอร์ต มีทั้งหมด 4 พอร์ต โดยแต่ละพอร์ตจะรับ-ส่งข้อมูลได้ 8 บิต มีพอร์ต PO, P1, P2 และ P3 บางพอร์ตจะใช้ทำงานมากกว่า 1 อย่างก็ได้ เช่น พอร์ต PO และ P2 จะใช้สำหรับการส่งค่าตำแหน่ง (Address) ของหน่วยความจำที่ต้องการติดต่อกับพอร์ต PO จะใช้รับส่งข้อมูลเมื่อติดต่อกับหน่วยความจำได้ด้วยแต่สิ่งเหล่านี้ไม่ได้เกิดขึ้นในเวลาเดียวกัน แต่จะใช้วิธีทำงานตามลำดับ โดยควบคุมจากสัญญาณควบคุม (Control) ที่ถอดรหัสมาแต่ละคำสั่งที่ให้คอมพิวเตอร์ทำงานนั่นเอง และสัญญาณทั้งหมดจะอ้างอิงกับสัญญาณนาฬิกา

2. Time 0 และ Time 1 เป็นวงจรมีที่สามารถกำหนดให้ทำการนับจำนวน ไชเกิดของสัญญาณที่ต่อจากภายนอก 8051 หรือจำนวน ไชเกิดของสัญญาณนาฬิกาภายใน 8051 ก็ได้ ค่าจากการนับจะถูกอ่านหรือตั้งค่าเริ่มต้นของการนับได้โดย CPU

3. Serial Port หรือพอร์ทอนุกรม CPU จะอ่านและเขียนข้อมูลกับ Serial Port เป็นแบบ 8บิตแต่ข้อมูลจะถูกส่งออกจาก 8051 เรียงไปทีละบิตออกจากขา TXD และในการรับข้อมูลเข้าก็จะรับเข้ามาทีละบิตทางขา RXD แล้วจัดเรียงใหม่เป็น 8 บิตเพื่อให้ CPU อ่านไปใช้งานต่อไป

ไมโครคอนโทรลเลอร์เบอร์ 8031,8051 และ 8751 นั้นโดยโครงสร้างและรหัสคำสั่งจะเหมือนกันทุกประการแตกต่างกันที่

- 8031 จะไม่มี ROM ขนาด 4 กิโลไบต์ที่อยู่ใน ผู้ใช้จะต้องเลือกการทำงาน Program Memory อยู่ภายนอกวงจรรวมทั้งหมด 64 กิโลไบต์

- 8051 จะมี ROM ขนาด 4 กิโลไบต์ที่อยู่ใน ถ้าต้องการเก็บคำสั่งควบคุมการทำงานไว้ในหน่วยความจำส่วนนี้ จะต้องส่งโปรแกรมคำสั่งไปให้โรงงานผู้ผลิตทำการเขียนใส่ใน ROM ให้ตั้งแต่ในขั้นตอนของการผลิตวงจรรวม ผู้ใช้ไม่สามารถแก้ไขโปรแกรมได้เอง ถ้าจะนำมาใช้งานโดยเก็บโปรแกรมไว้ในหน่วยความจำช่วง 4 กิโลไบต์แรกอยู่ภายนอกก็สามารถทำได้ โดยการต่อ ROM ไว้ภายนอก แล้วต่อขา EA ของ 8051 ไว้กับสัญญาณที่มีสถานะลอจิกเป็น 0

- 8751 จะมีหน่วยความจำขนาด 4 กิโลไบต์เป็นแบบ EPROM (Erasable Program Read Only Memory) อยู่ในวงจรรวมไว้ ใช้เก็บโปรแกรมคำสั่งที่จะให้ 8751 ทำงานผู้ใช้สามารถเขียนคำสั่งลงใน EPROM ได้เองโดยใช้เครื่องมือที่เรียกว่าเครื่องโปรแกรม EPROM (EPROM Programmer) และผู้ใช้สามารถแก้ไขโปรแกรมที่อยู่ใน EPROM ได้โดยการล้างข้อมูลในทุกตำแหน่งของ EPROM ออกด้วยการฉายแสงอุลตราไวโอเล็ต (Ultraviolet) ผ่านกระจกใสในวงจรรวมเข้าไปยังวงจรรวมภายใน ตามเวลาที่กำหนดในคู่มือเฉพาะ (Data Sheet) 8751 นี้จะสะดวกมากสำหรับการพัฒนาโปรแกรม

5.2.2 รายละเอียดของรีจิสเตอร์ที่ทำหน้าที่พิเศษ

ACCUMULATOR

ACC เป็นแอกคิวมูลเตอร์ หรือรีจิสเตอร์ A

B REGISTER

รีจิสเตอร์ B ใช้ในคำสั่งคูณ และหาร ส่วนในคำสั่งอื่นสามารถใช้เหมือนกับรีจิสเตอร์อื่นๆ ไปในการพักข้อมูล

PROGRAM STATUS WORD

PSW ประกอบด้วยรายละเอียด

(MSB)	(LSB)
CY AC FO RS1 RS0 OV - P	

SYMBOL	POSITION	NAME AND SIGNIFICANC
CY	PSW.7	CARRY FLAG
AC	PSW.6	AUXILLARY CARRY FALG (FOR BCD OPERATION)
FO	PSW.5	FLAG 0 (FOR GENERAL PRUPOSES)
RS1	PSW.4	REGISTO BANK SELECT CONTROL BITS 1&0 SET/CLEARED BY SOLFWARE TO DETERMINE
RS0	PSW.3	WORKING REGISTER BANK (SEE NOTE)
OV	PSW.2	OVERFLOW FLAG
-	PSW.1	(RESERVER)
P	PSW0.	PARITY FLAG. SET/CLEARED BY HARDWARE EACH INSTRUCTION TO INDICATE AN ODD/EVEN NUMBER OF ONE BITS INTHE ACCUMULATOR ., ie. EVEN PARITY.

NOTE - THE CONSISTS OF (RS1, RS0) ENABLE THE WORKING REGISTOR BANKS AS FOLLOWS.

(0.0) - BANK 0	(00H-07H)
(0.1) - BANK 1	(08H-0FH)
(1.0) - BANK 2	(10H-17H)
(1.1) - BANK 3	(18H-1FH)

รูปที่ 5.2 PSW: PROGRAM STATUS WORD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3 โครงสร้างและการทำงานของพอร์ท

8031 มี I/O พอร์ท อยู่ 4 พอร์ท โดยแต่ละพอร์ทจะเป็นพอร์ทแบบ 2 ทิศทาง มีการแลตช์ข้อมูลได้ (SFR .PO .P3) รวมทั้งมีวงจรจับทางค่านเอาท์พุท และบัฟเฟอร์ทางค่านอินพุท พอร์ท 0 และพอร์ท 2 ใช้สำหรับติดต่อกับหน่วยความจำภายนอก ในการใช้ 8031 ติดต่อกับหน่วยความจำภายนอก

พอร์ท 0 จะใช้เอาท์พุทเป็น LOW BYTE ของแอดเดรสของหน่วยความจำภายนอกและจะทำการ MULTIPLEX กับข้อมูลที่จะเขียนหรืออ่าน สรุปคือ PO จะเป็นทั้ง ADDRESS และ DATA ส่วนพอร์ท 2 จะให้แอดเดรสไบต์สูง (MSB) ของหน่วยความจำภายนอก

ขาของพอร์ท 3 ทั้งหมดกับอีก 2 บิตของพอร์ท 1 (8052) จะทำงานหลายหน้าที่ ดังรายละเอียด

* P1.0	T2 (TIMER/COUNTER 2 EXTERNAL INPUT)
* P1.1	T2EX (TIMER/COUNTER 2 CAPTURE/RELOADED TRIGGER)
P3.0	RXD (SERIAL INPUT PORT)
P3.1	TXD (SERIAL OUTPUT PORT)
P3.2	INT0 (EXTERNAL INTERRUPT)
P3.3	INT1 (EXTERNAL INTERRUPT)
P3.4	TO (TIMER/COUNTER 0 EXTERNAL INPUT)
P3.5	T1 (TIMER/COUNTER 1 EXTERNAL INPUT)
P3.6	WR (EXTERNAL DATA MEMORY WRITE STORBE)
P3.7	RD (EXTERNAL DATA MEMORY READ STORBE)

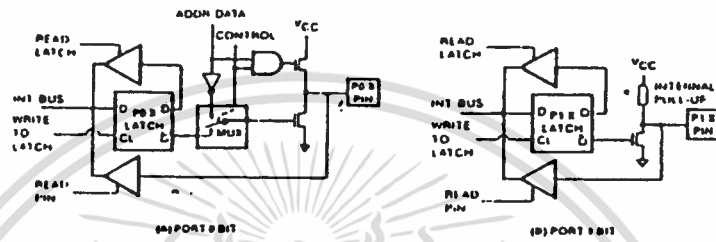
หมายเหตุ* P1.0 และ P1.1 สงวนไว้สำหรับ 8052

5.2.3.1 โครงสร้างของพอร์ท

ในรูปที่ 5.3 แสดงโครงสร้างของ I/O ของแต่ละพอร์ทโดยแสดงเพียงพอร์ทละบิตส่วนของพอร์ทแลตช์ใช้ D-FLIP FLOP ซึ่งจะรับข้อมูลมาจากบัคภายในสัญญาณ "WRITE TO LATCH" ของ CPU ขา Q ของ D-FLIP FLOP จะถูกป้อนกลับที่บัคภายในเพื่อตอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สนองสัญญาณ “READ LATCH” จาก CPU ต้องการอ่านพอร์ท ส่วนสัญญาณที่ภายนอกของพอร์ทจะถูกต่อเข้าขาข้อมูลภายใน และขาพอร์ทภายนอกนี้จะถูกอ่านโดยตอบสนองต่อสัญญาณ “READ PIN” ซึ่งอ่านมาจาก CPU คำสั่งบางคำสั่งจะอ่านพอร์ทโดยอ้อมจาก “READLATCH” (ดูรูป 5.3 ประกอบ) ส่วนคำสั่งอื่นๆ จะอ่านใช้สัญญาณ “READ PIN” ดูจากรายละเอียดคำสั่งที่อ่านข้อมูลจาก READ LATCH ในรูปที่ 5.4



รูปที่ 5.3 โครงสร้างแต่ละบิตของพอร์ท

ANL	(LOGIC AND, e.g., ANL P1,
ORL	(LOGIC OR, eg., ORL P2, A)
XRL	(LOGIC EX -OR e.g., SRL P3, A)
JBC	(JUMP IF BIT = 1 AND CLEAR CLEAR BIT, e.g., JBC P1.1, LABEL)
CPL	(COMPLEMENT BIT, e.g., CPL P3.0)
INC	(INCREMENT, e.g., INC P2)
DEC	(DECREMENT, e.g., DEC P2)
DJNZ	(DECREMENT AND JUMP IF NOT ZER. e.g. DJNZ P3, LABEL)
MOV PX.Y,C	(MOVE CARRY BIT TO BIT Y OF PORT X)
CLR PX.Y	(CLEAR BIT Y OF PART X)
SET PX.Y	(SET BIT Y OF PORT X)

รูปที่ 5.4 คำสั่งที่อ่านจาก READ PIN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหตุที่บางคำสั่งต้องอ่านพอร์ทจาก “READ LACTH” เพราะในบางกรณี CPU อาจเข้าใจสัญญาณที่ขาของพอร์ทผิดพลาด ตัวอย่างเช่น PORT 1 ขาที่ 1 ถูกต่ออยู่กับขา BASE ของ TRANSISTOR และให้สัญญาณทางออกเป็น HIGH แก่ขา BASE ของทรานซิสเตอร์ ในขณะที่ทรานซิสเตอร์นำกระแสจะทำให้แรงดันที่ขา BASE เหลือโดยประมาณ 0.6 โวลท์ ซึ่งขา BASE ถูกต่ออยู่กับพอร์ท เมื่อ CPU ทำการอ่านพอร์ท จะทำให้ค้เข้าใจสัญญาณที่ขาของพอร์ทผิดไปต่างๆ ที่ขณะนั้นขาของพอร์ทเป็น HIGH อยู่

จากรูปที่ 5.3 จะเห็นว่าพอร์ท 0 นอกจากจะเป็น I/O พอร์ทแล้วยังเป็นได้ทั้งแอดเดรสบัส และบัสข้อมูล ส่วนพอร์ท 2 เป็นทั้ง I/O พอร์ทจะแอดเดรส ซึ่งควบคุมโดยสัญญาณภายในชิพ ในขณะที่ทำการติดต่อกับหน่วยความจำภายนอก SFR ของพอร์ท 2 จะไม่เปลี่ยนค่าหลังจากแอดเดรสแล้ว แต่ SFR ของพอร์ท 0 จะเปลี่ยนเป็น HIGH ทั้ง 8 บิต เพื่อที่จะรับข้อมูลที่ส่งมาจากบัสข้อมูลของหน่วยความจำ (เนื่องจาก SFR สามารถแลตซ์ข้อมูลได้ถ้าไม่ทำเป็น HIGH อาจเกิดการผิดพลาดในการอ่านข้อมูลจากหน่วยความจำภายนอก)

พอร์ท 1, พอร์ท 2 และพอร์ท 3 มีการพูลอัฟภายใน ส่วนในพอร์ท 0 จะเป็นแบบ OPEN DRAIN OUTPUT แต่ในกรณีที่ใช้พอร์ท 1,2,3 เป็นอินพุตจะต้องทำให้แต่ละบิตเป็น HIGH เสียก่อนเพื่อทำให้ FET ที่อยู่ทางด้านทางออกหยุดนำกระแสและรักษาระดับสัญญาณเป็น HIGH จากความต้านพูลอัฟภายใน (ดูรูป 5.3 ประกอบ)

ข้อแตกต่างของพอร์ท 0 ก็คือ ไม่มีการพูลอัฟภายใน (ดูรูป 5.3 A ประกอบ) FET ตัวที่ทำหน้าที่พูลอัฟ (ตัวบน) จะใช้เพียงให้เอาท์พุทเป็น 1 ในขณะที่ติดต่อกับหน่วยความจำภายนอกในกรณีอื่นๆ FET ตัวนี้จะถูกทำให้ค้ทออฟ ฉะนั้นเป็นเอาท์พุทพอร์ทจะเป็น OPENDRAIN

การเขียน 1 (FFH) ไปที่พอร์ท 0 จะทำให้ FET ทั้ง 2 ตัวหยุดทำงานผลก็คือทำให้ขาพอร์ท 0 ลอยและสามารถใช้เป็นขาอินพุตแบบความต้านหน่วงสูง (HI-Z-INPUT) การรีเซ็ต 8031 จะทำให้ทุกพอร์ทมีระดับสัญญาณเป็น HIGH

5.3 การติดต่อกับหน่วยความจำภายนอก

การติดต่อกับหน่วยความจำภายนอกกระทำได้ 2 แบบคือ ติดต่อกับโปรแกรมภายนอกกับติดต่อกับหน่วยความจำภายนอกที่เก็บข้อมูล การติดต่อกับโปรแกรมภายนอกจะต้องใช้สัญญาณ PSEN (PROGRAM STORE ENABLE) เป็นสัญญาณอ่านโปรแกรมภายนอก ส่วนการติดต่อกับหน่วยความจำภายนอกที่เก็บข้อมูลจะใช้ RD (P3.7) และ WR (P3.6) เหมือนกับ CPU ทั่วๆ ไป

การติดต่อกับข้อมูลภายนอกจะใช้ได้ทั้ง 16 บิต (MOVX @DPTR) หรือ เป็นแบบ 8 บิต (MOVX @RI) เมื่อไรก็ตามที่ต้องใช้แอดเดรสขนาด 16 บิต แอดเดรสไบท์สูง (A8-A15) จะออกทางพอร์ต 2

เมื่อติดต่อกับหน่วยความจำของข้อมูลภายนอกแบบ 8 บิต (MOVX A,@RI) จะไม่มีผลกระทบต่อ SFR ของพอร์ต 2 คือ SFR ของพอร์ต 2 จะคงแอดเดรสข้อมูลเดิมเอาไว้ ประโยชน์คือสามารถใช้พอร์ต 2 กำหนดหน้า (PAGE) ของหน่วยความจำ

การที่จะติดต่อกับหน่วยความจำภายนอกได้ขึ้นอยู่กับสถานะอยู่ 2 ประการ คือ

1. เมื่อต่อขา EA ของ 8031 ลงกราวด์
2. เมื่อไรก็ตามที่โปรแกรมเคิร์ทเตอร์ (PC) มีค่ามากกว่า 0FFFH

สัญญาณ PSEN

เมื่อมีการเฟรชคำสั่งจากโปรแกรมภายนอก สัญญาณ PSEN จะแอกทีฟ 2 ครั้งทุกๆ 1 แมกซีนไซเคิล (ยกเว้นคำสั่ง MOVX)

สัญญาณ ALE

จะเป็นขาสไตรปในการแอดเดรสไบท์ต่ำ เมื่อทำการติดต่อกับหน่วยความจำภายนอก ALE จะแอกทีฟ 2 ครั้ง ทุกๆ 1 แมกซีนไซเคิล ยกเว้นที่ทำคำสั่งที่ติดต่อกับ ข้อมูลในหน่วยความจำภายนอก (MOVX) ฉะนั้นในกรณีที่ระบบไม่ได้ใช้หน่วยความจำภายนอก (MOVX) ในการแอกทีฟของ ALE จะคงที่ในอัตรา 1/6 ของความถี่ออสซิลเลเตอร์เพื่อใช้เป็น clock ให้กับวงจรภายนอกได้ การใช้งานบางกรณีต้องการใช้ทั้งโปรแกรม และข้อมูลอยู่ในเพจเดียวกัน (64K) เราสามารถทำได้โดยการรวมสัญญาณ PSEN และ RD โดยใช้ AND GATE

TIMER/COUNTER

8031 มี TIMER/COUNTER อยู่ 2 ตัว คือ T0 และ T1 สัญญาณ INPUT ที่จะป้อนให้ COUNTER นั้นทำงานที่ขอบขาลง (1 To 0)คือ ต้องเป็นพัลส์ HIGH 1 แมกซีนไซเคิล และเป็น LOW 1 แมกซีนไซเคิล ฉะนั้นความถี่สูงสุดที่ COUNTER จะนับได้นั้นประมาณ 1/24 ของความถี่ออสซิลเลเตอร์ การทำงานของ TIMER/COUNTER แบ่งเป็น 3 โหมด ดังกล่าวต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมด 0

การทำงานในโหมดนี้รีจิสเตอร์ถูกกำหนดให้เป็นแบบ 13 บิต โดยการนับจากค่าที่ทุกบิตเป็น HIGH ไปจนทุกๆ บิตเป็น 0 เกิด OVERFLOW และจะให้สัญญาณอินเตอร์รัพท์ โดยแฟลช TF1 การที่จะให้ TIMER/COUNTER ตัวใดอยู่ในโหมดใดนั้นกำหนดได้จากรีจิสเตอร์ TMOD (รูปที่ 5.5)

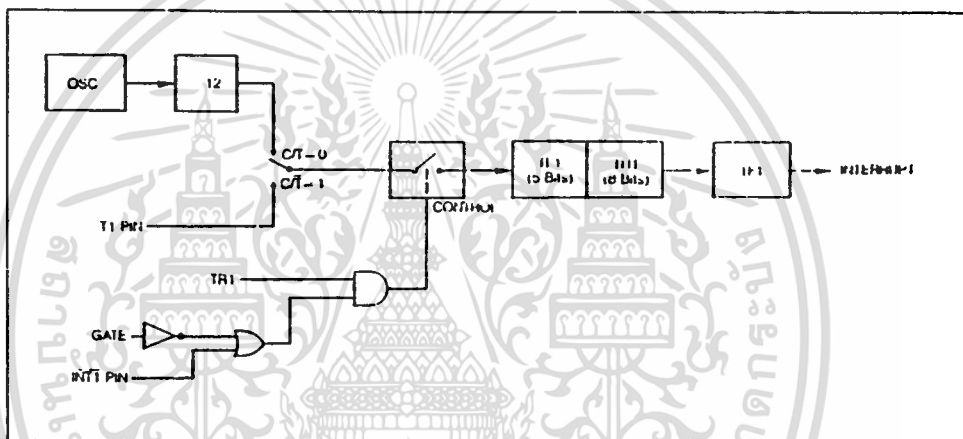
(MSB)				(LSB)			
GATE	C/T	M1	M0	GATE	C/T	M1	M0
-----TIMER 1-----				-----TIMER 0-----			

GATE	GATING CONTROL WHEN SET TIMER/COUNYER "X" IS ENABLE ONLY WHILE "INTX" PIN SET WHEN CLEARED TIMER "X" IS ENABLED WHENEVER "TRX" CONTROL BIT IS SET	M1	M0	OPRATION MOED
C/T	TIMER OR COUNTER SELECTOR CLEAR FOR TIME OPERATION (INPUT FROM INTERNALSYSTEM CLOCK) SET FOR COUNTER OPERATION(INPUT FROM "TX" INPUT PIN)			
		0	0	MCS-48 TIMER "TLX" SERVES AS FIVE BIT PRESCALER
		0	0	16 BIT TIMER/COUNTER "THX" AND "TLX"
		1	0	8 BIT AUTO-RELOAD TIMER/COUNTER "THX" HOLDS A VALUE WHICH IS TO BE RELOADED INTO TLX EACH TIME IT OVERFLOWS
		1	1	(TIME 0) TLO IS AN EIGHT BITTIMER,C O U N T E R CONTROLLED BY STANDARD TIMER 0 CONTROL BITS THO IS THE EIGHT BIT TIMER ONLY CONTROLLED BY TIMER 1 CONTROL BIT
		1	1	(TIMER 0) TLO IS AN EIGHT BITTIMER C O U N T E R COTROLED BY STANDARD TIMER 0 CONTROL BITS THO IS THE EIGHT BIT TIMER ONLY CONTROLLED BY TIMER 1 CONTROL BIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.5 TMOD: TIMER/COUNTER MODE CONTROL REGISTER

COUNTER จะทำงานได้ก็ต่อเมื่อ TR1-1 และ IN1-1 และ GATE-0 หรือ INT1-1 (ถ้าเจ็ท GATE-1 TIMER/COUNTER จะถูกควบคุมด้วยสัญญาณ INT1 จากภายนอก ประโยชน์ในการทำงานแบบนี้ คือ ใช้วัดความกว้างของพัลส์จากอินพุทภายนอก TR1 เป็นบิตควบคุมอยู่ภายใน TCON ดังในรูปที่ 5.6



รูปที่ 5.6 TIMER/COUNTER 1 MODE 0:13 BIT COUNTER

(7:15B)				(1:8B)			
TF1	TR1	TF0	TR0	IF1	IT1	IF0	IT0
Symbol	Position	Name and Significance	Symbol	Position	Name and Significance	Symbol	Position
TF1	ICON7	Timer 1 Overflow Flag Set by hardware on Timer/Counter overflow. Cleared by hardware when processor vectors to interrupt routine.	IF1	ICON13	Interrupt 1 Edge flag. Set by hardware when external interrupt edge detected. Cleared when interrupt processed.	IF0	ICON1
TR1	ICON6	Timer 1 Run control bit. Set/cleared by software to start/stop Timer/Counter or/overflow.	IT1	ICON12	Interrupt 1 Type control bit. Set/cleared by software to specify falling edge/low level triggered external interrupts.	IT0	ICON0
TF0	ICON5	Timer 0 Overflow Flag. Set by hardware on Timer/Counter overflow. Cleared by hardware when processor vectors to interrupt routine.	IF0	ICON1	Interrupt 0 Edge flag. Set by hardware when external interrupt edge detected. Cleared when interrupt processed.	IT0	ICON0
TR0	ICON4	Timer 0 Run control bit. Set/cleared by software to start/stop Timer/Counter or/overflow.	IT0	ICON0	Interrupt 0 Type control bit. Set/cleared by software to specify falling edge/low level triggered external interrupts.		

รูปที่ 5.7 TCON: TIMER/COUNTER CONTROL REGISTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

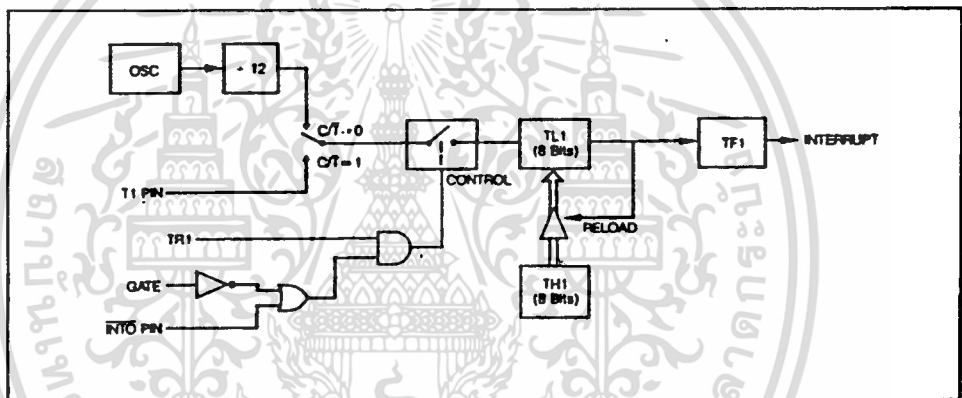
ในโหมด 0 ที่จะแบ่ง TH1 เป็น 8 บิต กับ TL1 อีก 5 บิต โดยที่เหลืออีก 3 บิต นั้นไม่ได้ใช้และการใช้งานจะเหมือนกันทั้ง TIMER 1 และ TIMER

โหมด 1

การใช้งานเหมือนกับโหมด 0 ยกเว้นรีจิสเตอร์ที่ใช้จะเป็นแบบ 16 บิต

โหมด 2

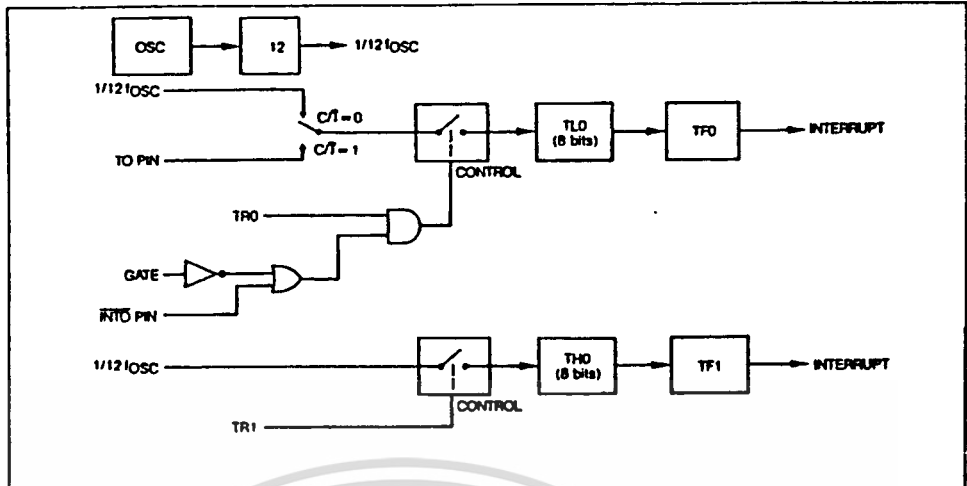
ในโหมด 2 รีจิสเตอร์จะเป็นแบบ 8 บิต โดยที่ TL1 จะสามารถโหลดข้อมูลจาก TH1 ได้ ใหม่ (AUTO-RELOAD) เมื่อเกิดโอเวอร์ฟลวจาก TL1 (ดูรูปที่ 5.8) โดยที่ค่าใน TH1 จะไม่ถูกเปลี่ยนการทำงานอื่นๆ จะเหมือนกับโหมด 0



รูปที่ 5.8 TIMER/COUNTER1 MODE 2:8 BIT AUTO-RELOAD

โหมด 3

ในโหมด 3 นี้จะแยก TLO และ THO ของ TIMER 0 ใช้โดยอิสระ(ดังรูป 4.8) TLO จะใช้บิตควบคุมคือ GATE, TRO, INTO และ TFO ส่วน THO ถูกใช้เป็น TIMER (นับแมกซ์ไซเคิล) และรับช่วงการใช้ TR1 และ TF1 ของ TIMER 1 ฉะนั้นในโหมด 3 นี้ THO จะควบคุมการอินเตอร์รัพท์ของ TIMER1 (TF1) เมื่อใช้ TIMER 0 ในโหมด 3 แล้ว TIMER 1 สามารถสลับใช้ระหว่างโหมด 3 และโหมดอื่นได้หรือใช้เป็น BAUD RATE GENERATER



รูปที่ 5.9 TIMER/COUNTER 0 MODE 3: TWO 8 BIT COUNTERS

5.4 พอร์ตอนุกรม

พอร์ตอนุกรมนี้เป็น FULL DUPLEX ที่สามารถรับข้อมูลใน BYTE ที่สองได้โดยที่ BYTE แรกยังไม่ถูกอ่านออกไปจาก BUFFER แต่อย่างไรก็ตามข้อมูล BYTE แรกจะถูกอ่านไปก่อนที่การรับข้อมูลใน BYTE ที่สองจะเสร็จสมบูรณ์มีฉะนั้น ข้อมูล BYTE แรกสูญเสียไป(ถูกทับด้วยข้อมูลที่ตามมา) ข้อมูลที่จะใช้ในการส่งและรับจะถูกพักไว้ ณ ที่เดียวกันคือ SBUF

การเขียนข้อมูลไปที่ SBUF จะเป็นการโหลดข้อมูลให้กับ TRANSMIT REGISTOR และการอ่าน SBUF จะเป็นการอ่านข้อมูลจาก RECEIVER REGITOR พอร์ตอนุกรมแบ่งการทำงานออกเป็น 4 โหมด

โหมด 0: ข้อมูลจะเข้ามาทาง RXD ส่วนข้อมูลทางออกจะออกทาง TXD ความเร็วในการส่ง (BAUD RATE) จะถูกกำหนดค่าตัวเป็น 1/12 ของความถี่ออสซิลเลเตอร์ของระบบในโหมด 0 จะเป็นการส่งข้อมูลขนาด 8 บิต (โดย LSB ออกไปก่อน)

โหมด 1 : ส่งและรับข้อมูลขนาด 10 บิต ซึ่งประกอบด้วย START BIT (0), ข้อมูล 8 บิต (LSB ออกก่อน), STOP BIT ในขณะที่รับข้อมูล STOP BIT จะถูกส่งให้ RB8 ในรีจิสเตอร์หน้าที่พิเศษ SCON ความเร็วในการส่งไม่กำหนดค่าตัว(ดูการหา BARD RATE)

โหมด 2 : ส่งและรับข้อมูลขนาด 11 บิต ประกอบด้วย START BIT (0), ข้อมูล 8 บิต (LSB ก่อน), ข้อมูลบิตที่ 9 ที่สามารถโปรแกรมได้ และอีก 1 STOP BIT บิตที่ 9 ของข้อมูล

สามารถ SET เป็น 0 หรือ 1 ก็ได้ประโยชน์อาจใช้เป็นตัวส่งพาริตีบิตโดยนำค่าของแฟลก P ใน PSW มาไว้ใน TB8 และขณะทำการรับข้อมูลในบิต 9 ของข้อมูลจะถูกโหลดเข้าไปที่ RB8 ของ SCON ความเร็วในการส่งจะถูกโปรแกรมเป็น 1/32 หรือ 1/64 ของออสซิลเลเตอร์

โหมด 8 : การทำงานเหมือนกับโหมด 2 เพียงแต่ความเร็วในการส่งไม่กำหนดตายตัว

การทำงานทั้ง 4 โหมด ทางด้านส่งจะเริ่มการส่งขึ้นก็ต่อเมื่อ SBUF ถูกใช้เป็นปลายทางของคำสั่งต่างๆ เช่น MOV SBUF, A ในทางด้านรับการรับจะเริ่มก็ต่อเมื่อ RI=0 และ REN =1 ในโหมด 0 ส่วนโหมดอื่นๆ การรับข้อมูลจะเริ่มต้นเมื่อมี START BIT เข้ามา และ REN=1

MULTIPROCESSOR COMMUNICATIONS

ในโหมด 2 และ 3 มีเงื่อนไขพิเศษสำหรับการติดต่อระหว่างหน่วยประมวลผลหลายตัว ในโหมดนี้ข้อมูลในบิตที่ 9 จะถูกโหลดเข้าไปใน RB8 ต่อจากนั้นจึงจะรับ STOP BIT อินเทอร์รัพท์แฟลกของพอร์ทอนุกรมแอกทีฟก็ต่อเมื่อ RB8=1 การใช้ลักษณะพิเศษนี้ต้องเซต SM2 ใน SCON

เมื่อตัวประมวลผลตัวแม่ต้องการจะส่งข้อมูลเป็นบล็อกใหญ่โลกซึ่งมีอยู่หลายตัว ฉะนั้น BYTE แรกที่จะต้องส่งคือ ตัวกำหนดว่าจะให้ตัวใดเป็นตัวรับ (การกำหนด ADDRESS) โดยที่ BYTE ที่เป็น ADDRESS จะต้องแตกต่างจาก BYTE ข้อมูลซึ่งเราทำได้โดยให้บิตที่ 9 ของข้อมูลเป็น 1 ใน BYTE ที่กำหนดให้เป็น ADDRESS ของตัวลูก (SLAVE) ส่วนในตัวลูกทุกตัวต้อง เซต SM2= 1 เมื่อทำดังนี้หน่วยประมวลผลที่เป็นตัวลูกทุกตัว จะไม่ถูกอินเทอร์รัพท์เกิดจากการส่งข้อมูลอนุกรมถ้าข้อมูลที่ส่งนั้น บิตที่ 9 ไม่ถูกเซต ฉะนั้นหน่วยประมวลผลตัวลูกทุกตัวจะรับการส่งที่กำหนดให้เป็น ADDRESS แต่จะมีเพียงตัวเดียวที่ตรวจสอบแล้วว่า ถูกกำหนดให้เป็นปลายทางในการส่งข้อมูลจึงเตรียมการรับบล็อกของข้อมูลและเคลียร์ SM2 ด้วย ส่วนตัวอื่นๆ คงปล่อยให้ SM2 เซ็ทอยู่อย่างเดิมและทำงานตามปกติต่อไป

SM2 นี้จะไม่มีผลในการใช้งานในโหมด 0 ส่วนในโหมด 1 จะใช้สำหรับตรวจสอบความถูกต้องของ STOP BIT ในโหมด 1 เมื่อเซต SM2=1 แล้ว RI (RECEIVE INTERRUPT) จะไม่ถูก SET ถ้าไม่ได้รับ STOP BIT ที่ถูกต้อง

SERIAL PORT CONTROL REGISTER

ในรูปที่ 5.10 เป็นรายละเอียดของ SFR ที่ทำหน้าที่ควบคุมพอร์ทอนุกรม (SCON) ภายใน SCON ไม่เพียงแต่มีการเลือกโหมดเท่านั้นแต่ยังรวมทั้งบิตที่ 9 ของข้อมูล (TB8, RB8) และ SERIAL PORT INTERRUPT (TI และ RI)

(MSB)				(LSB)			
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

Where SM0, SM1 specify the serial port mode, as follows :

SM0	SM1	Mode	Description	Baud Rate
0	0	0	shift register	$f_{osc}/12$
0	1	1	8-bit UART	variable
1	0	2	9-bit UART	$f_{osc}/64$
				or
1	1	3	9-bit UART variable	$f_{osc}/32$

- TB8 is the 9th data bit that will be transmitted in Modes 2 and 3. Set or clear by software as desired.
- RB8 In Modes 2 and 3, is the 9th data bit that was received. In Mode 1, if SM2 = 0, RB8 is the stop bit that was received. In Mode 0, RB8 is not used.
- TI is transmit interrupt flag Set by hardware at the end of the 8th bit time in Mode 0, or at the beginning of the stop bit in the other modes, in any serial transmission. Must be cleared by software.
- RI is receive interrupt flag Set by hardware at the end of the 8th bit time in Mode 0, or halfway through the stop bit time in the other modes, in any serial reception (except see SM2). Must be cleared by software.
- SM2 enables the multiprocessor communication feature in Modes 2 and 3. In Mode 2 or 3, if SM2 is set to 1 then RI will not be activated if the received 9th data bit (RB8) is 0 in Mode 1, if SM2 = 1 then RI will not be activated if a valid stop bit was not received in Mode 0. SM2 should be 0.
- REN enables serial reception. Set by software to enable reception. Clear by software to disable reception.

รูปที่ 5.10 SCON : SERIAL PORT CONTROL REGISTER

อัตราความเร็วในการส่ง (BAUD RATES)

ในโหมด 0 ความเร็วในการส่งกำหนดไว้แน่นอน คือ

$$\text{MODE 0 BAUD RATE} = (\text{OSCILLATOR FREQUENCY}) / 12$$

ในโหมด 2 ความเร็วในการส่งขึ้นอยู่กับ SMOD ซึ่งอยู่ใน PCON ถ้า SMOD = 0 ความเร็วจะเท่ากับ 1/64 ของความถี่ออสซิลเลเตอร์ ถ้า SMOD = 1 ความเร็วจะเป็น 1/32 ของความถี่ออสซิลเลเตอร์

ความเร็วในการส่งในโหมด 2 คำนวณได้จากสูตรดังนี้

$$\text{MODE2 BAUD RATE} = (2^{\text{SMOD}} \times \text{X}) / 64 (\text{OSCILLATOR FREQUENCY})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโหมด 2 ความเร็วในการส่งขึ้นอยู่กับ SMOD ซึ่งอยู่ใน PCON ถ้า SMOD = 0 ความเร็วจะเท่ากับ 1/64 ของความถี่ออสซิลเลเตอร์ ถ้า SMOD = 1 ความเร็วจะเป็น 1/32 ของความถี่ออสซิลเลเตอร์

ความเร็วในการส่งในโหมด 2 คำนวณได้จากสูตรดังนี้

$$\text{MODE2 BAUD RATE} = (2^{\text{SMOD}} \times \text{X}) / 64 (\text{OSCILLATOR FREQUENCY})$$

โหมด 1 และ โหมด 3 ความเร็วในการส่งถูกกำหนดโดยอัตราของ OVERFLOW ของ TIMER 1

การใช้ TIMER 1 ในการกำเนิด BAUD RATE

เมื่อใช้ TIMER 1 เป็นตัวกำเนิด BAUD RATE ความเร็วขึ้นอยู่กับ OVERFLOW RATE และค่าที่อยู่ใน SMOD ความเร็วคำนวณได้จากสูตร

$$\text{MODE 1,3 BAUD RATE} = (2^{\text{SMOD}} \times \text{x}) / 12 (\text{TIMER 1 OVERFLOW RATE})$$

ในการใช้ TIMER 1 เป็นตัวกำเนิดความเร็วในการส่งข้อมูลนี้จะต้องไม่ยอมให้มีการอินเทอร์รัพของ TIMER1 วิธีการใช้ TIMER 1 เป็นตัวกำเนิดความเร็วนี้โดยทั่วไปเราจะเซ็ทให้ TIMER 1/COUNTER เป็น TIMER และอยู่ในโหมด 2 ซึ่ง TIMER ในโหมด 2 นี้ทำ AUTO-RELOAD ได้ (เซ็ทไบต์สูงของ TMOD = 0010B) ในกรณีนี้ความเร็วจะคำนวณได้จากสูตร

$$\text{MODE 1,3 BAUDRATE} = (2^{\text{SMOD}} \times \text{OSCILLATOR FREQUENCY}) / 32 \times 12 \times (256 - \text{th1})$$

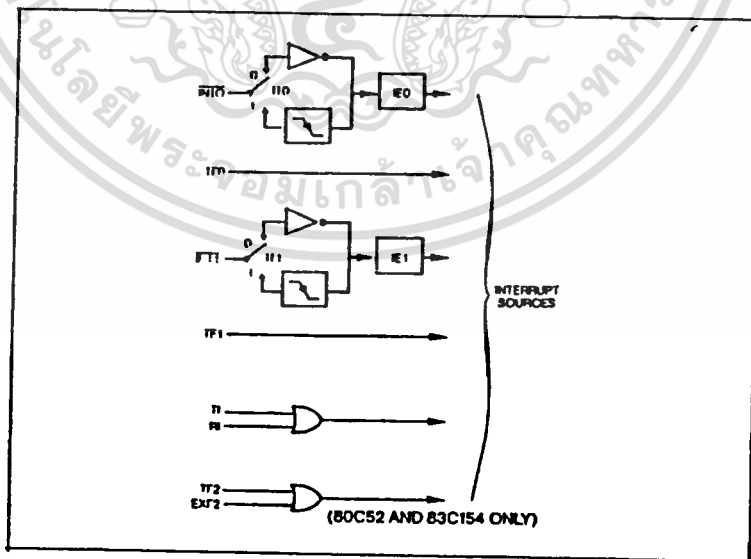
โดยที่ค่า TH1 จะเป็นค่าในช่อง RELOAD ดังตาราง

BAUD RATE	fOSC	SMOD				TIMER 1	
		C/T	MODE	RELOAD	VALUE		
MODE 0 MAX : 1MHZ	12MHz	X	X	X	X		
MODE 2 MAX : 375K	12MHz	1	X	X	X		
MODE 1,3 : 62.5K	12MHz	1	0	2	FFH		
19.2K	11.059MHz	1	0	2	FDH		
9.6K	11.059MHz	0	0	2	FDH		
4.8K	11.059MHz	0	0	2	FAH		
2.4K	11.059MHz	0	0	2	F4H		
1.2K	11.059MHz	0	0	2	E8H		
137.5	11.059MHz	0	0	2	1DH		
110	6MHz	0	0	2	72H		
110	12MHz	0	0	1	FE5BH		

TIMER 1 GENERATED COMMONLY USED BAUD RATES

5.5 อินเทอร์รัพท์

8031 จะมีแหล่งกำเนิดสัญญาณอินเทอร์รัพท์ 5 อย่างดังในรูปที่ 5.11



รูปที่ 5.11 INTERRUPT SOURCE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาอินเทอร์รัพท์ภายนอกมีเพียง 2 ขา คือ INTO และ INT1 ซึ่งสามารถโปรแกรมให้เป็นแบบกระตุ้นด้วยระดับสัญญาณ (LEVEL-ACTIVATED) หรือกระตุ้นด้วยขอบสัญญาณ (TRANSITION ACTIVATED) ขึ้นอยู่กับบิต IT0 และ IT1 ในรีจิสเตอร์ TCON แฟล็กที่กำหนดสัญญาณอินเทอร์รัพท์ที่แท้จริงคือ IE0 และ IT1 ใน TCON

เมื่อมีสัญญาณอินเทอร์รัพท์จากภายนอกแฟล็กที่กำเนิดสัญญาณอินเทอร์รัพท์จะถูกเซ็ทเคลียร์โดยฮาร์ดแวร์ (ภายใน 8031) ขณะที่ CPU กระโดดไปทำอินเทอร์รัพท์ถูกเซ็ทให้เป็นการอินเทอร์รัพท์โดยระดับของสัญญาณ แฟล็กอินเทอร์รัพท์ต้อง CLEAR ด้วยซอฟต์แวร์ ภายในซันรูทีนของอินเทอร์รัพท์

อินเทอร์รัพท์ของ TIMER 0 และ TIMER 1 เกิดขึ้นโดยแฟล็ก TF0 และ TF1 เมื่อเกิดอินเทอร์รัพท์ขึ้นแฟล็กจะถูกเคลียร์โดยฮาร์ดแวร์เมื่อกระโดดไปทำงานที่ SERVICE ROUTINE

อินเทอร์รัพท์ของพอร์ทอนุกรม เกิดขึ้นจากทางรับ หรือทางส่งข้อมูลโดยที่โปรแกรมต้องตรวจเช็คว่าเป็นอินเทอร์รัพท์จากด้านรับ (RI) หรือด้านส่ง (TI) และจะต้องทำการเคลียร์แฟล็กอินเทอร์รัพท์ด้วยซอฟต์แวร์

บิตที่กำเนิดสัญญาณอินเทอร์รัพท์สามารถเซ็ทหรือเคลียร์ได้โดยจะให้ผลเหมือนกับสัญญาณที่กระทำโดยฮาร์ดแวร์นั้นหมายความว่าสัญญาณอินเทอร์รัพท์นั้นจะเกิดขึ้นหรืออินเทอร์รัพท์ที่ค้างอยู่สามารถเลิกได้โดยซอฟต์แวร์

แหล่งกำเนิดสัญญาณอินเทอร์รัพท์แต่ละตัวสามารถจะ ENABLE หรือ DISABLE โดยการเซ็ทหรือเคลียร์บิตที่อยู่ในรีจิสเตอร์ IE ข้อสังเกตในรีจิสเตอร์ IE บิตที่ 7 คือ EA จะเป็นตัวควบคุม ENABLE หรือ DISABLE ของสัญญาณอินเทอร์รัพท์ทุกสัญญาณ ฉะนั้นเมื่อต้องการใช้อินเทอร์รัพท์ต้องไม่ลืมนี่จะเซ็ท EA ด้วย หลังจากนั้น จึงทำการ ENABLE สัญญาณอินเทอร์รัพท์ที่ต้องการ

		(MSB)							(LSB)
		EA	X	ET2	ES	ET1	EX1	ET0	EX0
Symbol	Position	Function							
EA	IE.7	disables all interrupts if EA=0, no interrupt will be acknowledged if EA=1 each interrupt source is individually enabled or disabled by setting or clearing its enable bit.							
-	IE.6	reserved							
ET2	IE.5	enables or disables the Timer 2 Overflow or capture interrupt. If ET2=0, the Timer 2 interrupt is disabled.							
ES	IE.4	enables or disables the Serial Port interrupt. If ES=0, the Serial Port interrupt is disabled.							
ET1	IE.3	enables or disables the Timer 1 Overflow interrupt. If ET1=0, the Timer 1 interrupt is disabled.							
EX1	IE.2	enables or disables External Interrupt 1. If EX1=0, External Interrupt 1 is disabled.							
ET0	IE.1	enables or disables the Timer 0 Overflow interrupt. If ET0=0, the Timer 0 interrupt is disabled.							
EX0	IE.0	enables or disables External Interrupt 0. If EX0=0, External Interrupt 0 is disabled.							

รูปที่ 5.12 IE: INTERRUPT ENABLE REGISTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับความสำคัญของการอินเทอร์รัพท์

แหล่งสัญญาณอินเทอร์รัพท์แต่ละสัญญาณ สามารถโปรแกรมได้ว่าเป็นลำดับความสำคัญสูงหรือลำดับความสำคัญต่ำ โดยที่ลำดับความสำคัญต่ำจะถูกอินเทอร์รัพท์ด้วยสัญญาณอินเทอร์รัพท์โดยสัญญาณอินเทอร์รัพท์ที่มีความสำคัญต่ำกว่า

ถ้ามีการอินเทอร์รัพท์ด้วยลำดับความสำคัญเท่ากันมากกว่า 1 สัญญาณ CPU จะทำการตรวจ (POLLING) และการตัดสินใจว่าจะให้บริการกับสัญญาณอินเทอร์รัพท์ตัวใด ฉะนั้นในแต่ละลำดับความสำคัญยังมีการจัดลำดับไว้อีกดังรายละเอียดข้างล่าง

SOURCE	PIORITY WITHIN LEVEL
1. IE0	(HIGHEST)
2. TF0	
3. IE1	
4. TF1	
5. RI + TI	
6. TF2 + EXP2	(LOWEST)

หมายเหตุ ลำดับความสำคัญนี้ใช้เฉพาะเมื่อมีสัญญาณอินเทอร์รัพท์ในลำดับความสำคัญเท่ากันมากกว่า 1 สัญญาณ

การทำงานของสัญญาณอินเทอร์รัพท์

แฟลทของสัญญาณอินเทอร์รัพท์จะถูกสุ่มตัวอย่างในแอสตท 5 เฟสที่ 2 ของทุกๆ แมซซิงไซเคิลและจะทำการตรวจ (POLLING) การอินเทอร์รัพท์จาก 5 แหล่งสัญญาณในแมซซิงไซเคิลต่อมาถ้าผลที่ผ่านมาแล้ว จะมีการเรียกไปยังส่วนของโปรแกรมบริการ อินเทอร์รัพท์ หากว่าไม่ถูกขัดขวาง ด้วยสภาวะใดสภาวะหนึ่งดังต่อไปนี้

- กำลังทำคำสั่งอยู่ในโปรแกรมบริการอินเทอร์รัพท์ที่มีความสำคัญเท่ากันหรือสูงกว่า
- ไม่ใช่ไซเคิลสุดท้ายของคำสั่งที่กำลังปฏิบัติอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในสภาวะตามข้อ 2. เพื่อเป็นการประกันว่าคำสั่งที่ปฏิบัติไประยะสุดท้ายแล้วจะไม่ถูกอินเตอร์รัพท์จนกว่าจะปฏิบัติคำสั่งนั้นจนจบเสียก่อน

ตามข้อ 3. นั้นในกรณีที่ CPU กำลังทำคำสั่ง RETI หรือกำลังติดต่อกับ IE หรือ IP ตัวใดตัวหนึ่งอยู่แล้วเกิดอินเตอร์รัพท์ขึ้น CPU จะยอมให้มีก็อินเตอร์รัพท์แต่ต้องปฏิบัติอีกอย่างน้อยอีก 1 คำสั่ง หลังจากทำคำสั่ง IE, IP หรือ RETI ตัวอย่างเช่น ถูกอินเตอร์รัพท์ในขณะที่กำลังทำคำสั่ง RETI หน่วยประมวลผลจะส่งแอดเดรสคืนให้ PC หลังจากคำสั่ง RETI และปฏิบัติอีก 1 คำสั่งในโปรแกรมหลัก ต่อจากนั้นจึงจะตอบสนองการอินเตอร์รัพท์ CPU รับรู้การอินเตอร์รัพท์โดยกระโดดไปทำโปรแกรมบริการอินเตอร์รัพท์ ในบางกรณีจะไม่เคลียร์แฟลทที่กำเนิดสัญญาณอินเตอร์รัพท์นั้น ก็มิที่ไม่เคลียร์แฟลทส่วนของส่วนของโปรแกรมของผู้ใช้จะต้องมีคำสั่งเคลียร์แฟลทเองเช่น การอินเตอร์รัพท์ที่เกิดจากพอร์ทอนุกรม ส่วนสัญญาณอินเตอร์รัพท์จากภายนอก แฟลทจะถูกเคลียร์ให้ถ้าเป็นการ โปรแกรมให้บริการอินเตอร์รัพท์แบบการเปลี่ยนแปลงขอบของสัญญาณ การตอบสนองสัญญาณอินเตอร์รัพท์ CPU จะกระโดดไปที่ตำแหน่งของโปรแกรมบริการอินเตอร์รัพท์ตาม ชนิดของอินเตอร์รัพท์

SOURCE	VECTOR ADDRESS
IB0	0003H
TF0	000BH
IE1	0013H
TF1	001BH
R1+T1	0023H
TF2+EXP2	002BH (8032/52)

การอินเตอร์รัพท์จากภายนอก

การอินเตอร์รัพท์ภายนอกกระทำได้ 2 อินพุท คือ INT1 โดยสามารถโปรแกรมให้เป็นแบบการเปลี่ยนแปลงขอบสัญญาณหรือเป็นแบบระดับสัญญาณก็ได้โดยเซ็ทหรือเคลียร์บิต IT1 หรือ IT0 ในรีจิสเตอร์ TCON ถ้า $I_{tx} = 0$ จะเป็นการอินเตอร์รัพท์แบบระดับสัญญาณ (LOW) ถ้า $I_{tx} = 1$ จะเป็นการรับสัญญาณ HIGH1 ไซเคิลและ LOW ในไซเคิลต่อไปส่วนของอินเตอร์รัพท์จะเซ็ท I_{ex} ใน TCON ฉะนั้นสัญญาณที่เป็น HIGH และ LOW ที่กล่าวมาจะต้องมีค่าอย่างน้อย 12

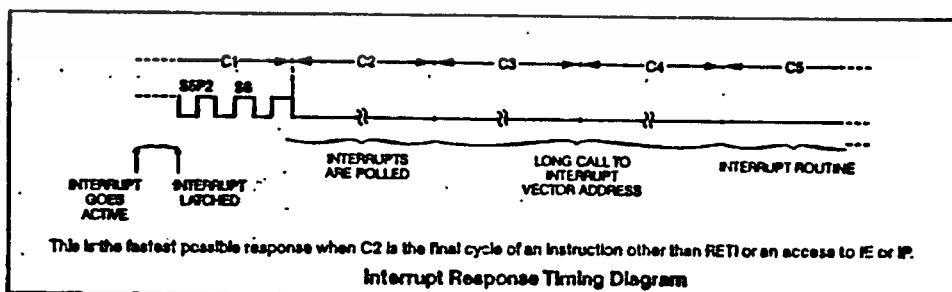
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คาบเวลาของความถี่ออสซิลเลเตอร์และ IEX จะถูกเคลียร์เมื่อโปรแกรมกระโดดไปทำงานในส่วน
ของเซอร์วิสรูทีนโดยอัตโนมัติ ถ้าสัญญาณอินเทอร์รัพท์จากภายนอกเป็นการอินเทอร์รัพท์แบบ
ระดับสัญญาณ (LOW) วงจรอินเทอร์รัพท์ภายนอกต้องรักษาระดับสัญญาณ 0 จนกว่าส่วนบริการ
อินเทอร์รัพท์จะทำงาน และต้องถอนตัวจากการอินเทอร์รัพท์ก่อนที่ CPU จะเสร็จสิ้นโปรแกรม
บริการอินเทอร์รัพท์

เวลาในการตอบสนองการอินเทอร์รัพท์

ถ้าการอินเทอร์รัพท์จากภายนอก เกิดขึ้นในภาวะปกติ CPU จะใช้เวลาตั้งแต่เซ็ทอิน
เทอร์รัพท์แฟล็ก ตรวจสอบ (POLLING) ไปจนถึงกระโดดไปทำคำสั่งของซับรูทอย่างน้อยที่สุด 3
แมชีนไซเคิล ในบางสภาวะจะใช้เวลามากกว่า 3 แมชีนไซเคิล ถ้าผลจากการอินเทอร์รัพท์ในขณะที่ยัง
สภาวะใดสภาวะหนึ่งใน 3 ข้อ จากที่กล่าวมาแล้วข้างต้น เช่น ถ้าผลของการอินเทอร์รัพท์ในขณะ
ที่ CPU ทำคำสั่งอยู่ซับรูทีนของอินเทอร์รัพท์ที่สำคัญเท่ากัน หรือสูงกว่าเวลาจะมากหรือ
น้อยขึ้นอยู่กับโปรแกรมในซับรูทีนของอินเทอร์รัพท์ที่กำลังทำอยู่ ถ้าคำสั่งที่กำลังดำเนินการนั้นไม่ใช่
แมชีนไซเคิลสุดท้ายเวลาในการตอบสนองการอินเทอร์รัพท์จะมากขึ้นแต่จะไม่เกิน 3 แมชีนไซเคิล
เพราะว่าคำสั่งที่ยาวที่สุด (คูณและหาร) จะยาวเพียง 4 แมชีนไซเคิล และถ้าคำสั่งที่กำลังดำเนินการอยู่
เป็นคำสั่ง RETI หรือคำสั่งติดต่อกับรีจิสเตอร์ IE หรือ IP เวลาในการตอบสนองการอินเทอร์รัพท์
จะเพิ่มขึ้นแต่ไม่มากกว่า 5 แมชีนไซเคิล (จะต้องทำอย่างมากที่สุดอีก 1 แมชีนไซเคิลสำหรับทำให้
คำสั่ง (RETI) จบสมบูรณ์และกับอีก 4 แมชีนไซเคิลสำหรับคำสั่งที่ยาวที่สุด อีก 1 คำสั่ง)

สรุป สัญญาณอินเทอร์รัพท์เดี่ยว (โดยไม่ซ้อนกับอินเทอร์รัพท์อื่น) จะใช้เวลาในการตอบ
สนองมากกว่า 3 แมชีนไซเคิล และน้อยกว่า 8 แมชีนไซเคิล



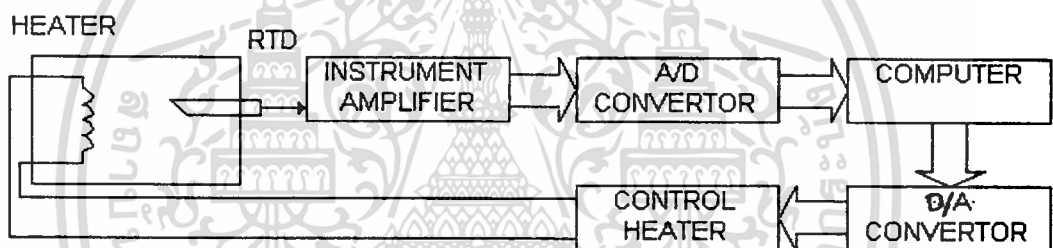
รูปที่ 5.13 INTERRUPT RESPONSE TIMING DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

โครงสร้างของโครงการ

หลักการของโครงสร้างของเครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน (STERILIZER BY HOT AIR) หลักการใหญ่ๆจะอยู่ที่ระบบควบคุมซึ่งในโครงการนี้จะใช้หลักการของ ON-OFF CONTROL โดยจะนำเอาค่าอุณหภูมิที่ CPU ประมวลผลมาได้ไปทำการลดหรือเพิ่มระดับของความร้อนให้ลงมาถึงจุดที่เราต้องการและให้คงที่ตลอดไปเพื่อที่จะให้ศึกษาได้อย่างละเอียดถึงโครงสร้างต่างๆของเครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน (STERILIZER BY HOT AIR) จะต้องศึกษาจาก BLOCK DIAGRAM ดังนี้



รูปที่ 6.1

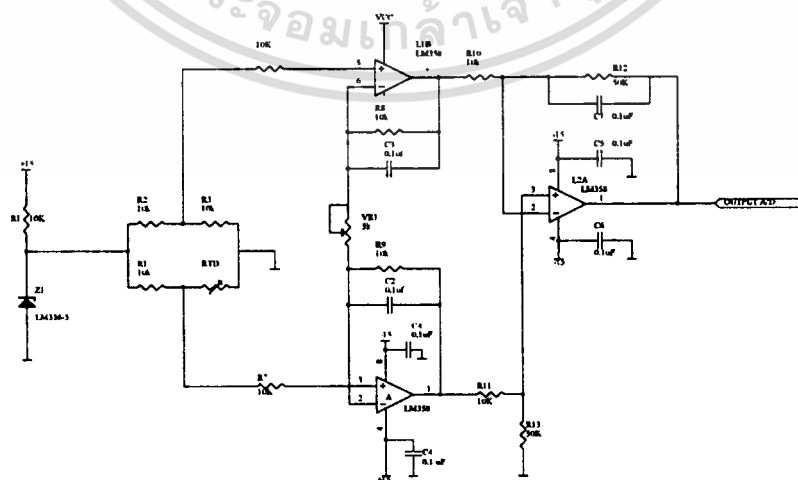
แสดง BLOCK DIAGRAM ของวงจรเครื่องฆ่าเชื้อโรคทางการแพทย์โดยใช้อากาศร้อน

จาก BLOCK DIAGRAM จะเห็นว่า HEATER เป็นตัวกำเนิดความร้อนให้กับระบบ และมี RTD เป็นตัวตรวจจับอุณหภูมิโดยมีการเปลี่ยนแปลงค่าตามอุณหภูมิเพื่อจะไปเปลี่ยนแปลงแรงดันให้กับวงจรตรวจจับอุณหภูมิซึ่งอยู่ในภาค INSTRUMENT AMPLIFIER แล้วทำการขยายสัญญาณให้แรงขึ้นแล้วจึงส่งสัญญาณที่ได้ไปยังภาค A/D CONVERTER เพื่อเปลี่ยนแปลงแรงดันจาก ANALOG ให้เป็นระดับแรงดันทาง DIGITAL เพื่อส่งไปยัง COMPUTER เพื่อประมวลผลว่า จะต้องทำการเพิ่มหรือลดระดับของความร้อนขึ้นมาอีก COMPUTER จึงส่งสัญญาณที่ประมวลผลได้ไปยังภาค D/A CONVERTER เพื่อแปลงสัญญาณจาก DIGITAL ไปเป็น ANALOG เพื่อส่งไปยังภาค CONTROL HEATER เพื่อทำการควบคุมอุณหภูมิโดยใช้หลักการเปรียบเทียบเฟสให้

HEATER นำกระแสได้มากหรือน้อยตามที่ต้องการซึ่งหลักการทำงานของวงจรแต่ละภาคจะกล่าวถึงต่อไป

6.1 การทำงานของวงจร INSTRUMENT AMPLIFIER

วงจร INSTRUMENT AMPLIFIER นี้จะใช้ตัวตรวจจับอุณหภูมิคือ RTD แบบ 2 สายเป็นตัวเซ็นเซอร์โดยใช้วงจรวิศตโตนบริคจ์ เป็นวงจรตรวจวัดอุณหภูมิ แต่เนื่องจาก O/P ที่ได้จากวงจรตรวจจับอุณหภูมิมิขนาดสัญญาณต่ำเราต้องทำการขยายสัญญาณก่อนที่จะทำการประมวลผลเนื่องจากสัญญาณที่ได้มามีขนาดเล็กมากดังนั้นจึงต้องทำการขยายสัญญาณที่ได้มาก่อนที่จะแสดงผล วงจรนี้แรงดันที่เลี้ยงวงจรตรวจจับอุณหภูมิอาจมีค่าไม่คงที่ เนื่องจากอุณหภูมิที่เปลี่ยนแปลงไปซึ่งจะทำให้เกิดการผิดพลาดในการวัดได้ ดังนั้นจึงต้องมีการรักษาแรงดันให้คงที่โดยใช้ IC # LM 336-5 เป็นตัวรักษาแรงดันให้คงที่โดยจะมีการชดเชยทางอุณหภูมิในตัวเองเมื่อความร้อนของ HEATER ที่ใช้ RTD ตรวจจับมากขึ้น ค่าความต้านทานของ RTD ก็จะมากขึ้นตาม SPEC ของ RTD ทำให้สมมูลย์บริคจ์เกิดการเปลี่ยนแปลง ซึ่งทำให้แรงดันเปลี่ยนแปลงตาม จะทำให้อัตราการขยายเปลี่ยนแปลงตามโดยที่อัตราขยายในวงจรจะถูกแบ่งเป็น 2 ส่วน คือ ส่วนแรกมี OP-AMP L1A กับ L1B และส่วนที่ 2 มี OP-AMP L2A โดยที่อัตราขยายส่วนแรกจะถูกควบคุมโดย R8 , R9 และ VR1 จากวงจรจะได้อัตราขยายส่วนแรกเป็น 10 เท่ากว่าๆ และส่วนที่ 2 จะถูกควบคุมอัตราขยายโดย R12 และ R10 ทำให้ได้อัตราขยายรวมมีค่าเท่ากับ $A1 * A2$ เท่ากับ 50 กว่าเท่าโดยที่ C1 - C7 ต่อไว้เพื่อลดสัญญาณรบกวนจากภายนอกที่เข้ามาในวงจรเนื่องจากสายนำสัญญาณของ RTD ยาวมาก การเพิ่มตัวเก็บประจุนี้ไม่มีผลต่อสมมูลย์ของบริคจ์ ในทางแรงดันกระแสตรงดังนั้นสัญญาณที่ได้ยังคงมีความถูกต้องอยู่เช่นเดิม



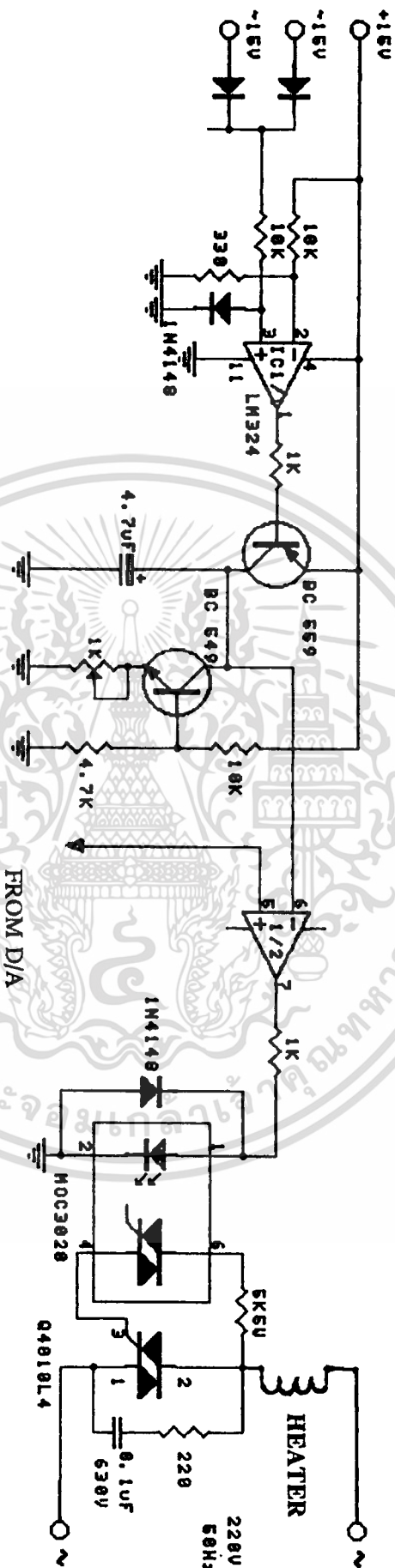
รูปที่ 6.2 วงจร INSTRUMENT AMPLIFIER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 การทำงานของวงจร CONTROL HEATER

จากวงจรเราจะเอาฟูลเวฟจากการ RECTIFIER มาเปรียบเทียบกับ V_{cc} จะได้ผลต่างระหว่างขา 2 กับขา 3 ประมาณ 0.6 V ทำให้เราได้ OUTPUT ออกมาที่ขา 1 เป็นสัญญาณพัลส์ช่วงลบแคบๆเพื่อนำไปเป็นไบอัสให้กับ TRANSISTOR เพื่อให้ TRANSISTOR นำกระแสเพราะว่า TRANSISTOR เป็นแบบ PNP ขณะที่ TRANSISTOR นำกระแสจะทำให้ C 4.7 μF ทำการ CHARGE กระแสและในช่วงที่ TRANSISTOR (BC 559) ไม่นำกระแส C 4.7 μF จะทำการ DISCHARGE ออกมาโดยมี TRANSISTOR (BC549) ซึ่งเป็น CONSTANT CURRENT SOURCE โดยมี VR 1K เป็นตัวปรับคาบเวลาของ PULSE โดย PULSE ที่ได้จะมีลักษณะคล้ายกับสัญญาณ SAWTOOTH ซึ่งจะส่งไปเปรียบเทียบกับแรงดันที่ขา 6 เพื่อเปรียบเทียบกับแรงดันจากขา 5 ซึ่งเป็นสัญญาณ ANALOG ค่าต่างๆซึ่งถูกส่งมาจาก COMPUTER ผ่านวงจร DIGITAL TO ANALOG CONVERTER แล้วจึงส่งมาเปรียบเทียบกับที่ IC #324 ทำให้ได้ OUTPUT ที่ขา 7 ของ IC ออกมาเป็น PULSE แคบๆ โดยนำ PULSE บวกที่ได้ไปทริก PHOTO TRIAC ให้ TRIAC นำกระแส โดย PULSE ที่นำไปทริกนี้จะถูกเปรียบเทียบกับเฟสจากไฟ AC เพื่อทำการทริก HEATER ให้นำกระแสที่มุมต่าง ๆ มากน้อยแต่ไหนก็ได้ เพื่อควบคุมความร้อนที่ HEATER จะทำการแผ่ไปได้ในตู้อบความร้อน

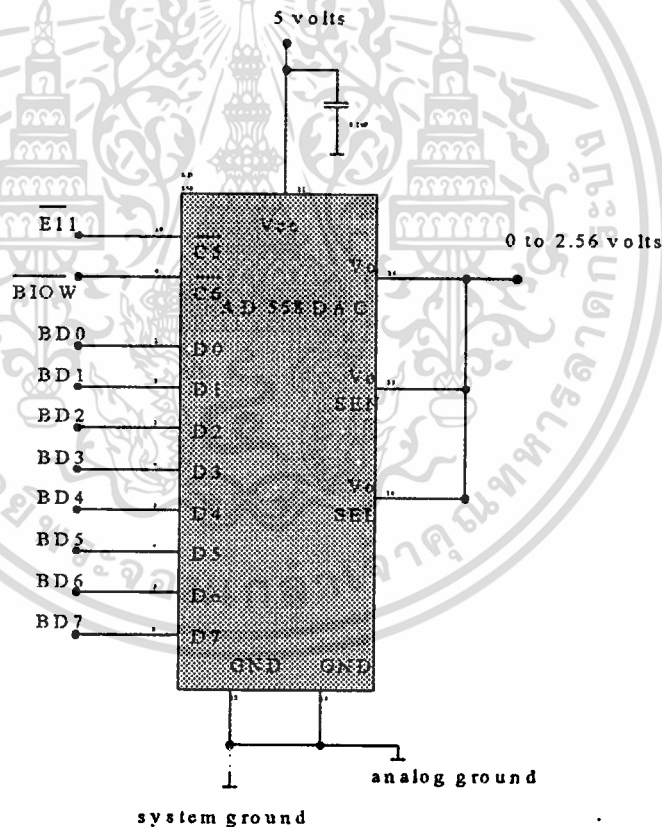
รูปที่ 8.3 แสดงวงจรของภาค CONTROL HEATER



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 การทำงานของวงจร DIGITAL TO ANALOG CONVERTER

จากวงจรจะมี IC # AD 558 ซึ่งทำหน้าที่ แปลงสัญญาณจาก DIGITAL เป็น ANALOG ซึ่งภายใน IC # AD 558 จะมี BLOCK DIAGRAM ตามจำนวน 8 BIT ซึ่งจะมี 8 แลตซ์ โดยจะรับสัญญาณ DIGITAL ที่เป็นเลขฐาน 2 โดยจะรับสัญญาณ DIGITAL มาจากหน่วยประมวลผลใน COMPUTER ส่งสัญญาณออกมา OUTPUT ในแต่ละแลตซ์จะเป็นตัวควบคุม TRANSISTOR SWITCH ให้นำกระแสซึ่งจะต่อไปยังส่วนของวงจร RESISTER ซึ่งต่อเป็น LADDER โดยแรงดันในแต่ละแลตซ์จะเป็น VOLTAGE REFERENCE ต่ออยู่กับ วงจร LADDER จะเป็นตัวควบคุมในแต่ละขั้วของแรงดันเข้าที่ทุก โดยที่เข้าที่ทุกของ OP-AMP จะมีค่าเป็นเท่ากับผลบวกของแต่ละ BIT ที่นำมาต่อเป็น SUMMING AMP ที่ OP-AMP คำนวณค่าที่เปลี่ยนแปลงแต่ละ BIT จะมีค่าเท่ากับ $5/255$ เท่ากับ 0.02 V ฉะนั้นค่าที่เปลี่ยนแปลงในแต่ละ BIT จะมีค่าเป็น 0.02 V บวกกันไปเรื่อยๆจนครบ 255. ค่าทำให้ได้ OUTPUT ออกมามีค่าเท่ากับ 5V



รูปที่ 6.4 DIGITAL TO ANALOG CONVERTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I

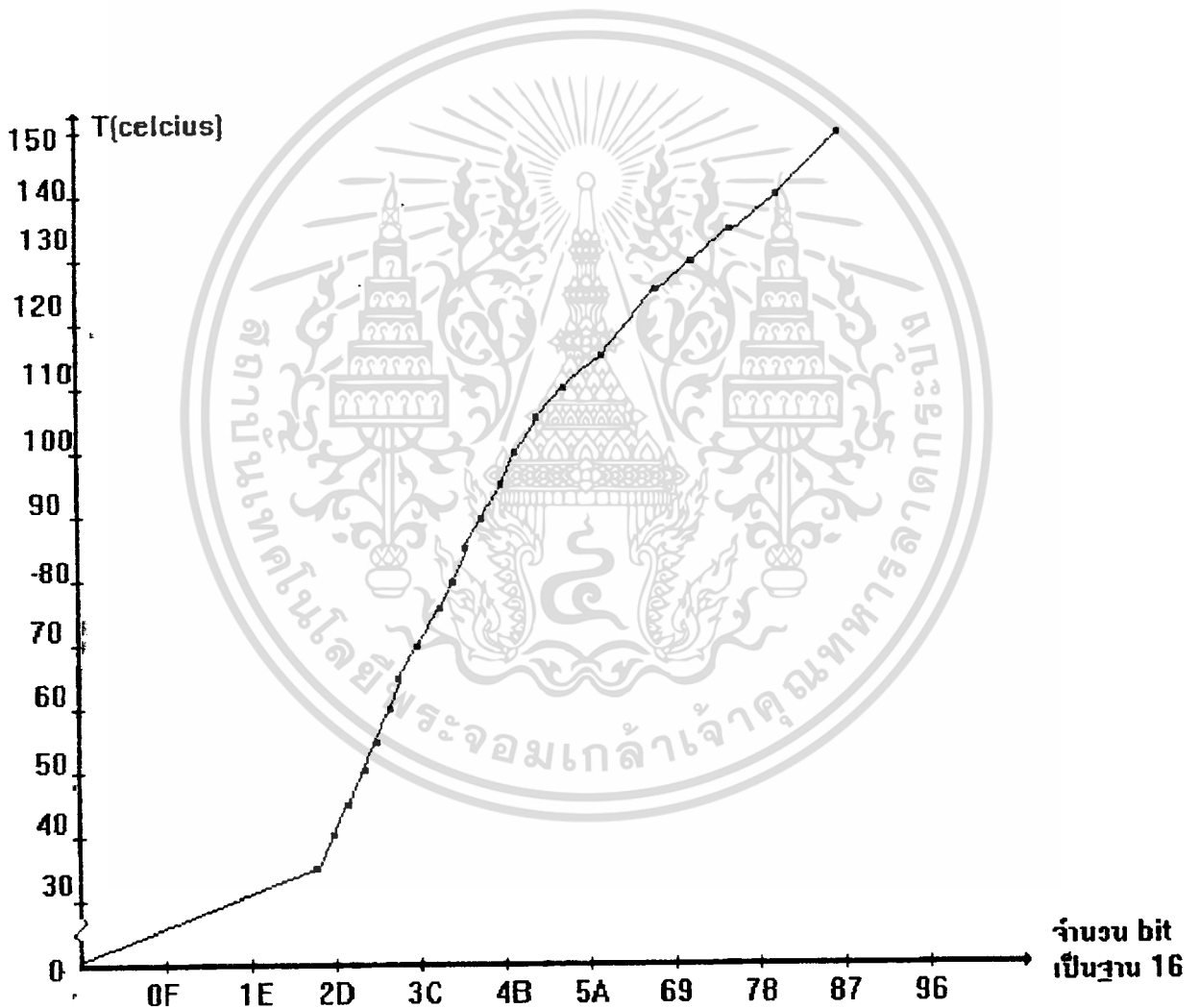
6.4 การทำงานของวงจร A/D CONVERTER

หลักการการทำงานของวงจร A/D CONVERTERS ตามหลักใหญ่ ๆ คือ การแปลงสัญญาณ ANALOG เป็นสัญญาณทาง DIGITAL ซึ่งจากรูปจะเห็นว่าจะมี IC ซึ่งเป็นหลักใหญ่ ๆ คือ IC # ADC 0804 ซึ่งเป็น IC # CMOS ขนาด 8 BIT โดยใช้ความแตกต่างของการ LADDER 265R ๒๖๕๕ และ IC #ADC 0804 นี้ยังสามารถสร้าง CLOCK ขึ้นเองได้ภายในตัวโดยใช้วงจร RC ต่อร่วมภายนอกที่ขา 4 กับ ขา 19 ซึ่งจะใช้ R ค่า 3.3 K ต่อร่วมกับ C ค่า 0.2 μ F เพื่อกำเนิดความถี่ 1.5 KHz ซึ่งหาได้จากสูตร $f_{clk} = 1/(1.1RC)$ การทำงานโดยการป้อนแรงดัน INPUT เข้าที่ขา 6 ของ IC # ADC 0804 โดยต่อ C ค่า 0.1 μ F ลงกราวด์เพื่อกันสัญญาณรบกวนและที่ขา 3 คือขา LIR กับขา 5 คือขา INTR นำมา SHORT กัน เพื่อต่อร่วมกับวงจรภายนอกเพื่อให้ IC # ADC 0804 ทำงานเป็นแบบ FREE RUNNING และที่ขา 20 คือขา SUPPLY จะเห็นว่า มี C ค่า 10 μ F ต่อลงกราวด์เพื่อกันสัญญาณรบกวนและที่ขา 8 ซึ่งเป็นขา ANALOG GROUND และขา 10 ซึ่งเป็นขา DIGITAL GROUND ซึ่งจะถูกต่อแยกออกจากกันเพื่อกันสัญญาณรบกวน เมื่อมี INPUT เข้ามาที่ขา 6 ซึ่งเป็นสัญญาณทาง ANALOG 0-5 V ที่ขา OUTPUT 8 BIT คือขา 11-18 จะถูก DECODE โดยการหาร 8 BIT เข้าไปใน 2 HEX CHARACTER ทำให้ได้ OUTPUT ออกมาเป็น DIGITAL ซึ่งเป็นเลขฐาน 2 จำนวน 8 BIT ออกมาที่ OUTPUT เพื่อส่งไปยังภาค CONTROL ต่อไป

บทที่ 7

ผลการทดลอง

7.1 ผลการทดลองต่อวงจร INSTRUMENT AMP ต่อร่วมกับ A/D



รูปที่ 7.1 แสดงความสัมพันธ์ระหว่างอุณหภูมิเทียบกับ O/P ของ A/D CONVERTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 ผลการทดลองของวงจร D/A CONVERTER

BIT INPUT	Vout (volt)
0 0 0 0 0 0 0 0	0
0 0 0 0 0 0 0 1	0.019
0 0 0 0 0 0 1 0	0.041
0 0 0 0 0 0 1 1	0.059
0 0 0 0 0 1 0 0	0.078
0 0 0 0 0 1 0 1	0.103
0 0 0 0 0 1 1 0	0.118

1 1 1 1 1 1 1 1

5.03

จากผลการทดลองจะเห็นได้ว่าเราเปลี่ยนแปลงค่าไปทีละ 1 BIT จะเห็นได้ว่าแรงดันที่ Vout จะเปลี่ยนแปลงไปทีละประมาณ 0.02 Volt

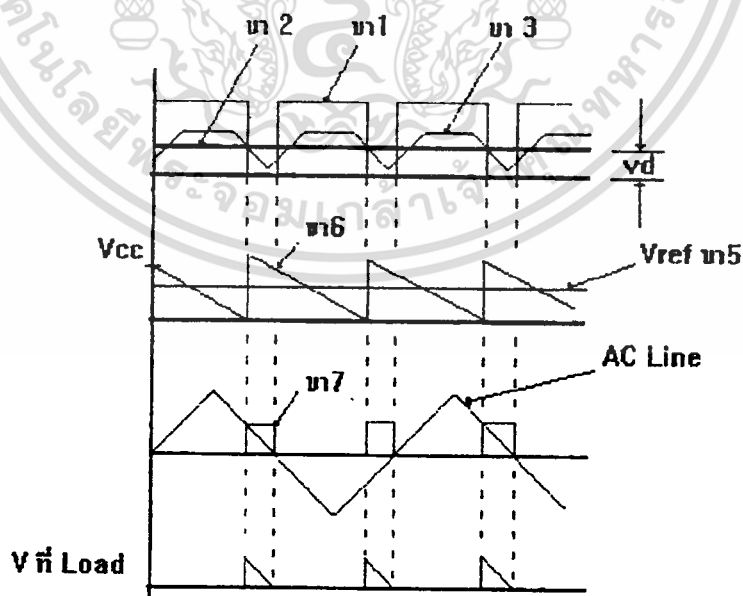
7.3 ผลการทดลองของวงจร A/D CONVERTER

Vin (Volt)	Bit (Output)
0	0 0 0 0 0 0 0 0
0.019	0 0 0 0 0 0 0 1
0.041	0 0 0 0 0 0 1 0
0.059	0 0 0 0 0 0 1 1
0.08	0 0 0 0 0 1 0 0
0.102	0 0 0 0 0 1 0 1
:	:
:	:
5.08	1 1 1 1 1 1 1 1

จากผลการทดลองจะเห็นได้ว่าถ้าเราเปลี่ยนแปลงค่าแรงดัน I/P ไปทีละประมาณ 0.02 V จะทำให้จำนวน Bit ที่ O/P เปลี่ยนแปลงไปทีละ 1 Bit ทำให้เมื่อครบ 255 Step ทำให้ได้แรงดันที่ I/P เท่ากับ 5 V และ Bit ที่ O/P เป็น 11111111

7.4 ผลการทดลอง CONTROL HEATER

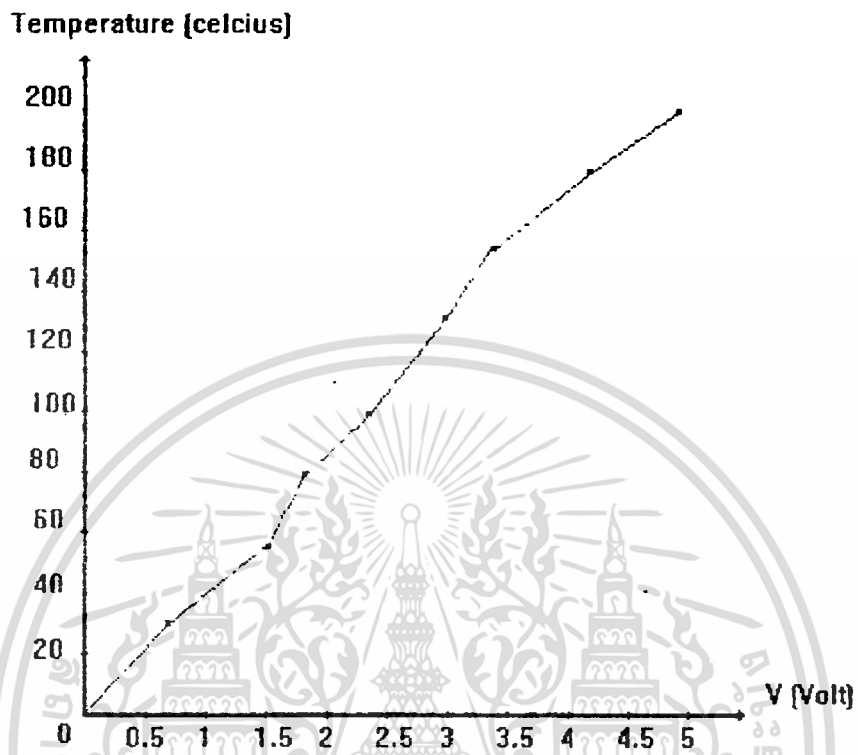
จากผลการทดลองจะได้รูปที่ 7.2



รูปที่ 7.2 ผลการทดลองวงจร CONTROL HEATER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.5 ผลการทดลองของวงจร INSTRUMENT AMP เทียบกับอุณหภูมิ



รูปที่ 7.3 แสดงความสัมพันธ์ระหว่างอุณหภูมิเทียบกับ O/P ของ INSTRUMENT AMP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.6 วิธีการทดลองในส่วนต่างๆ ของเครื่องค่าเชื้อโรคโดยใช้อากาศร้อน

ในส่วนของการทดลองวงจร INSTRUMENT AMP ต่อร่วมกับ A/D การทดลองคือใช้ RTD เป็นตัวตรวจจับอุณหภูมิของระบบและนำค่าที่ได้ส่งไปยัง INSTRUMENT AMP ในการทดลองจะได้กราฟแสดงอุณหภูมิเทียบกับจำนวน BIT ของ A/D ที่ได้ออกมาเป็นเลขฐาน 16 ในส่วนของอุณหภูมิจะใช้เทอร์โมมิเตอร์เป็นตัววัดอุณหภูมิจริงของระบบ ในการทดลองเราจะอ่านค่าที่ได้จากเทอร์โมมิเตอร์เทียบกับจำนวน BIT (OUTPUT) จะได้ผลการทดลองดังกราฟ 7.1

การทดลองของวงจร D/A CONVERTER นั้นทดลองภายนอกระบบโดยการป้อน INPUT เป็น 8 BIT เริ่มจาก 00000000 ถึง 11111111 คือป้อนเพิ่มขึ้นทีละ BIT และดูการเปลี่ยนแปลงของ VOLT ที่ OUTPUT ผลที่ได้ V_{out} จะเปลี่ยนแปลงประมาณ 0.02 VOLT ดังตารางที่ 7.2 ผลที่ได้ใช้ คิวติดอลมิเตอร์เป็นตัววัดค่า V_{out}

การทดลองของวงจร A/D CONVERTER เป็นการทดลองภายนอกระบบโดยการป้อน INPUT เป็น Voltage (V_{in}) เปลี่ยนแปลงทีละ 0.02 volt จะได้ OUTPUT เป็น BIT ทางคิวติดอลคือเมื่อเพิ่มค่า INPUT ทีละ 0.02 volt จะทำให้ BIT ของ OUTPUT เปลี่ยนแปลงทีละ 1 BIT ซึ่งผลที่ได้จะสอดคล้องกับผลการทดลองของวงจร D/A CONVERTER ดังนั้นผลการทดลองของวงจร A/D CONVERTER จึงเป็นที่น่าพอใจมาก ดังตารางที่ 7.3

ส่วนการทดลองของวงจร INSTRUMENT AMP เทียบกับอุณหภูมิจริงในการทดลองเราจะทดลองร่วมกับระบบการทำงานจริง คือใช้ เทอร์โมมิเตอร์เป็นตัวตรวจวัดอุณหภูมิจริงและใช้ RTD เป็นตัวตรวจจับค่าอุณหภูมิภายในระบบเมื่ออุณหภูมิสูงขึ้น Voltage ที่ได้จาก INSTRUMENT AMP (V_{out}) จะมีค่าสูงขึ้นเรื่อย ๆ จนถึงค่า 200 C° เมื่อเทียบกับเทอร์โมมิเตอร์จะได้ V_{out} ของ INSTRUMENT AMP ประมาณ 5 Volt เพราะ INSTRUMENT AMP จะทำงานในช่วง 0-5 Volt เมื่อ RTD เปลี่ยนแปลงผลที่ได้ ดังกราฟ 7.3

บทที่ 8

สรุปผลการทดลองและวิจารณ์

จากผลการทดลองในเรื่องของวงจร D/A CONVERTER จะพบว่าค่าที่เปลี่ยนแปลงในแต่ละ BIT จากวงจรจะใช้ 8 BIT ทำให้มีค่าเปลี่ยนแปลงไป 255 ค่า โดยที่แต่ละค่าจะมีค่าแรงดัน O/P เปลี่ยนแปลงไปประมาณ 0.02 V ซึ่งถ้านำค่าที่เปลี่ยนแปลงไปในแต่ละ BIT ซึ่งมี 255 ค่านำมาบวกกันจนครบ 255 ค่าจะทำให้ได้แรงดัน O/P ออกมาประมาณ 5V ตามที่ต้องการ

จากผลการทดลองในเรื่องของวงจร CONVERTER HEATER จะพบว่า เราจะออกแบบให้มี PULSE ช่วงลบแคบ ๆ เพื่อนำไป BIAS ให้ TRANSISTER นำกระแส โดยเราจะอาศัยหลักการของ C- CHARGE และ DISCHARGE เพื่อให้ได้สัญญาณเป็น SAWTOOTH โดยจะนำสัญญาณที่ได้ไปเปรียบเทียบกับ V_{ref} เพื่อให้ได้ PULSE ตามที่เราต้องการ โดยที่เราสามารถปรับได้ และเราจะนำ PULSE ที่ได้ไปเปรียบเทียบกับไฟ AC เพื่อทำการเลือกมุมทริกที่ไหลมากหรือน้อยแล้วแต่การควบคุม

จากผลการทดลองในเรื่องของวงจร INSTRUMENT AMPLIFIER ยังไม่สามารถที่จะให้ผลการทดลองที่แน่นอนได้เนื่องจากว่าวงจรที่ออกแบบมานั้นยังทำงานได้ไม่เสถียรเท่าที่ควร จากการที่ RTD เปลี่ยนแปลงค่าซึ่งค่อย ๆ เปลี่ยนแปลงค่าทีละน้อยๆ ทำให้แรงดันที่ O/P ไม่ค่อยจะเปลี่ยนแปลงอย่างเห็นได้ชัด

จากผลการทดลองของวงจร A/D CONVERTER จะพบว่าค่าที่เปลี่ยนแปลงในแต่ละ Bit ที่ O/P จากวงจรที่ใช้ 8 Bit ทำให้มีค่าที่เปลี่ยนแปลงไป 255 ค่า โดยที่แต่ละค่าจะมีแรงดัน I/P เปลี่ยนแปลงไปที่ละประมาณ 0.02 V ทำให้มีการเปลี่ยนแปลงที่ O/P เปลี่ยนแปลงไปที่ละ 1 Bit จนครบ 255 ค่า ซึ่ง ทำให้ แรงดันที่ I/P เปลี่ยนแปลงไปจนถึงค่าสูงสุด คือ 5V ซึ่งทำให้จำนวน Bit ที่ O/P เปลี่ยนแปลงไปเป็น 11111111 ครบทั้ง 8 Bit ตามที่ต้องการ

สรุปผลการทดลองเมื่อนำวงจรแต่ละภาคมาต่อร่วมกัน เพื่อให้ได้เป็นวงจรที่สมบูรณ์และเพื่อให้ได้การทำงานของเครื่องที่สมบูรณ์พบว่า อุณหภูมิของเทอร์โมมิเตอร์เมื่อเทียบกับการแสดงผลของ LCD นั้น ในช่วงที่อุณหภูมิกำลังเพิ่มขึ้นนั้น อุณหภูมิของเทอร์โมมิเตอร์จะขึ้นไวกว่าอุณหภูมิที่แสดงบน LCD เนื่องจากการที่ RTD จะเปลี่ยนแปลงค่าที่ละน้อยๆ ทำให้วงจร INSTRUMENT AMP เปลี่ยนแปลงค่าน้อย ทำให้การแสดงผลบนจอ LCD ช้ากว่าของเทอร์โมมิเตอร์ แต่เมื่ออุณหภูมิถึงจุด SET POINT ก็จะทำให้อุณหภูมิของ เทอร์โมมิเตอร์กับอุณหภูมิที่แสดงบนจอ LCD มีค่าใกล้เคียงกัน การแก้ปัญหาตรงจุดนี้ คือ เพิ่ม SENSOR อุณหภูมิเข้าไปอีก จะทำให้ค่าที่วัดได้มีค่าแน่นอน ส่วนปัญหาอีกแบบหนึ่งคือ เรื่องการระบายความร้อนคือ ระบบต้องใช้พัดลมเป่าเพื่อช่วยระบายความร้อน แต่เนื่องจากระบบของผู้ทำไม่ได้ใช้พัดลมเป่า ทำให้การระบายความร้อนของระบบไม่ดีเท่าที่ควร จึงต้องแก้ไขในโอกาสต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. MOTOROLA, "Digital/Analog and Analog/Digital Conversion Hand book", 1983
2. TECHNOLOGICAL PROMOTION ASSOCIATION, "Seminar of temperature control system" ,November 7th - 11th, 1983
3. กิตติ ตีรเศรษฐ, "อุปกรณ์วัดและควบคุมในขบวนการ"



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

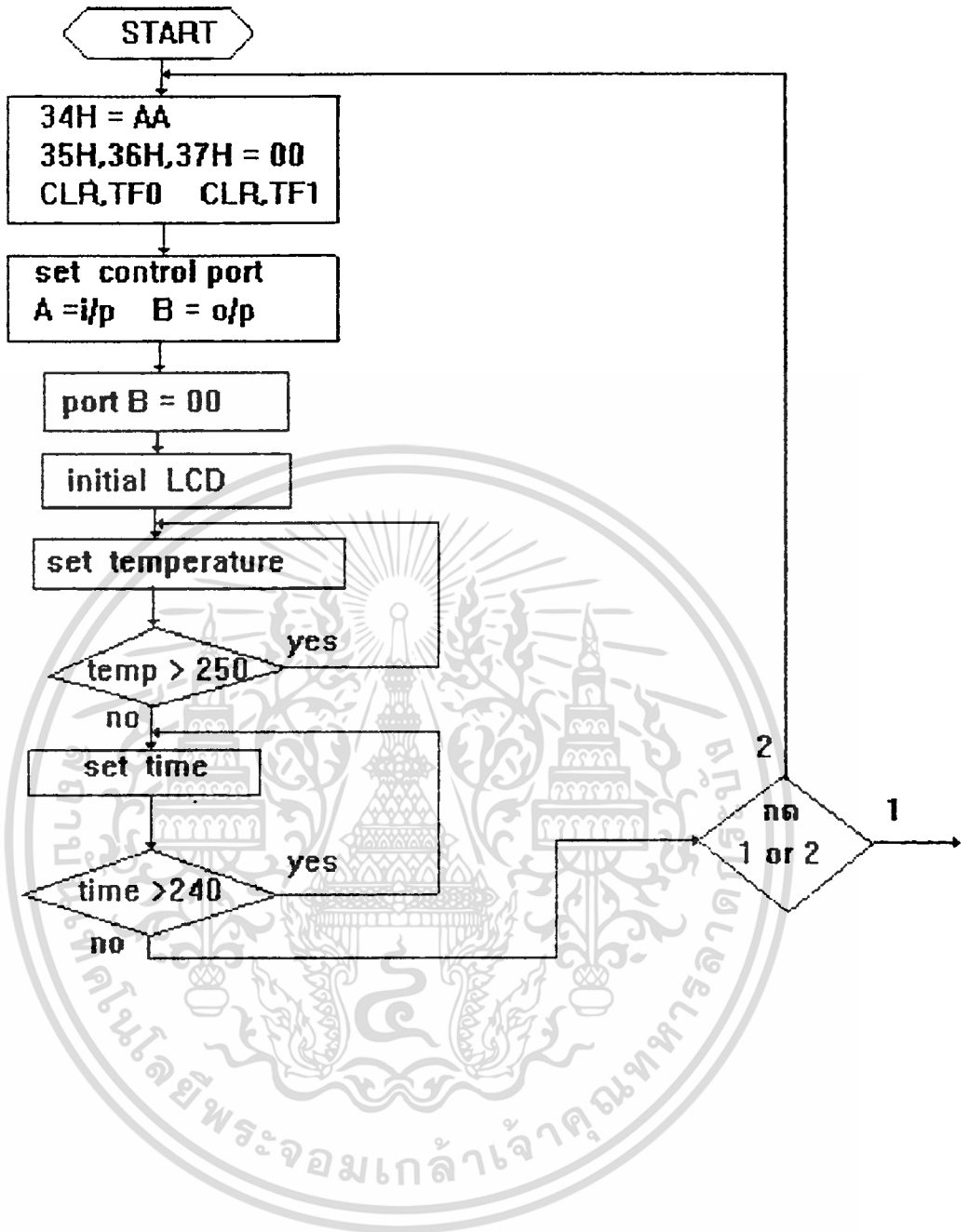


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

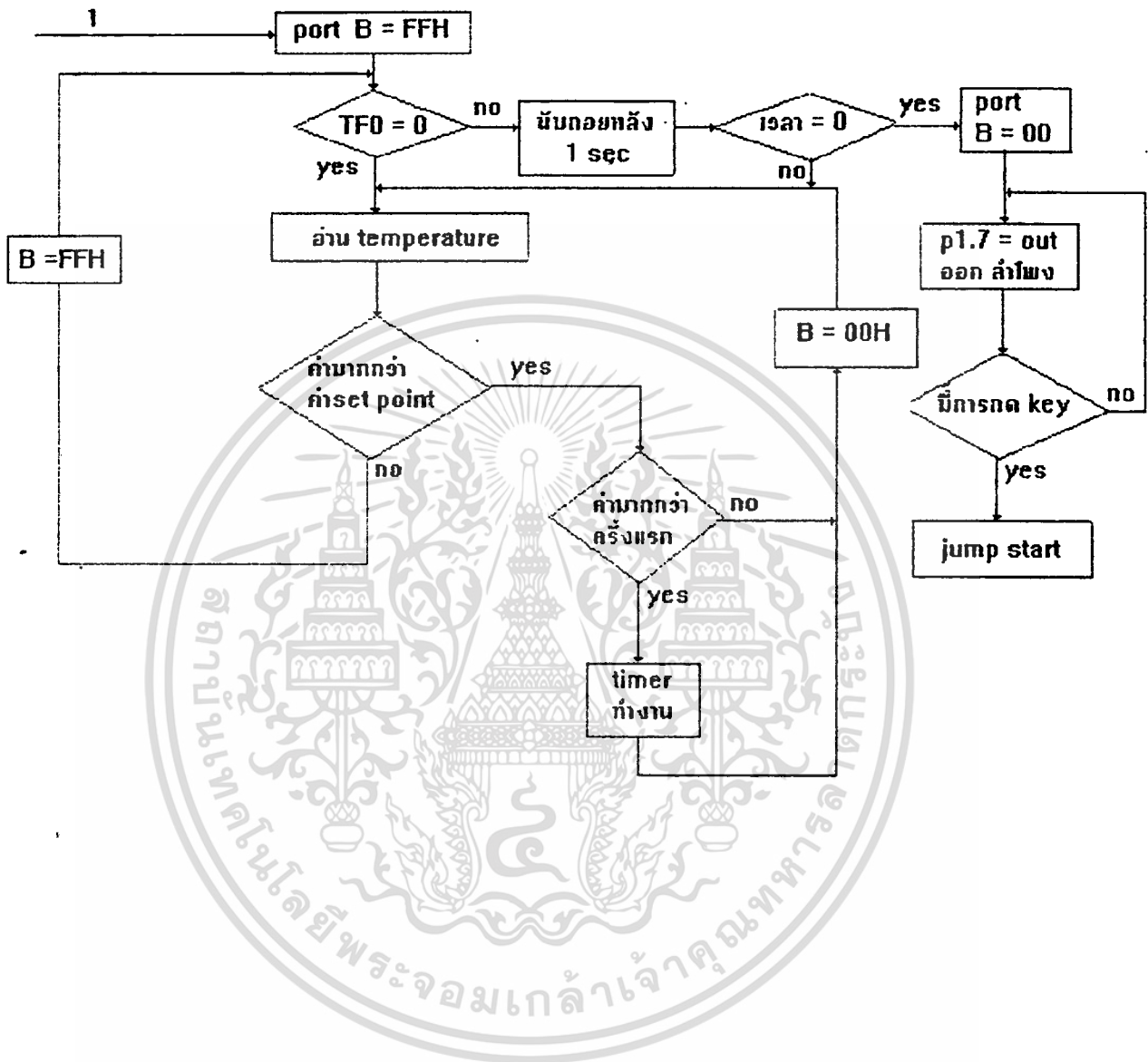


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FLOW CHART



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมการทำงาน

```

ORG 0000H

COMMAND EQU 0E0C0H
READBUSY EQU 0E0C1H
WRITEDATA EQU 0E0C2H
READDATA EQU 0E0C3H

STIME EQU 241
STEMP EQU 251

TIME_HIGH EQU 0FFH
TIME_LOW EQU 0FFH

TMX EQU 53
STM EQU 4
ADJ_TEMP EQU 5

SSTART:
MOV 34H,#0AAH
MOV 35H,#00
MOV 36H,#00
MOV 37H,#00

CLR TF0
CLR TR0

MOV DPTR,#0E0E3H
MOV A,#90H
MOVX @DPTR,A

MOV DPTR,#0E0E1H
MOV A,#00H
MOVX @DPTR,A

CALL INIT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LRX:  MOV 31H,#0
      MOV DPTR,#TEMP
      CALL IN_MEM
      CALL SCAN
      MOV R0,#4AH
      MOV R4,#0

```

```

LR3:  CALL TKEY
      MOV A,30H
      CJNE A,#2AH,S0
      JMP LRX

S0:   CJNE A,#23H,S1
      JMP XYY

S1:   SUBB A,#30H

X1:

      XCH A,31H
      MOV B,#10
      MUL AB
      MOV R4,B
      CJNE R4,#0,LRX

      ADD A,31H
      MOV 31H,A

      MOV B,#STEMP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DIV AB
JNZ LRX
MOV @R0,30H
CALL SCAN
INC R0
JMP LR3

```

XYX:

```

LRX1: MOV 32H,#0
      MOV DPTR,#TIME
      CALL IN_MEM
      CALL SCAN
      MOV R0,#4AH

```

LR3:

```

CALL TKEY

MOV A,30H
CJNE A,#2AH,S01
JMP LRX1

```

S01: CJNE A,#23H,S11

JMP XYX1

S11:

SUBB A,#30H

X11:

XCH A,32H

MOV B,#10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MUL AB

MOV R4,B

CJNE R4,#0,LRX1

ADD A,32H

MOV 32H,A

MOV B,#STIME

DIV AB

JNZ LRX1

MOV @R0,30H

CALL SCAN

INC R0

JMP LR31

XYX1:

MOV DPTR,#YESNO

CALL IN_MEM

CALL SCAN

CALL TKEY

MOV A,30H

CJNE A,#31H,VV

JMP READY1

VV: CJNE A,#32H,XYX1

JMP SSTART

READY1:

MOV DPTR,#SET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL IN_MEM
CALL SCAN
MOV A,#1
CALL DELAY_SEC
MOV DPTR,#READY
CALL IN_MEM
CALL SCAN
MOV A,#3FH
CALL DELAY_MS
;power on

```

```

MOV DPTR,#SSTEMP
CALL IN_MEM
CALL SCAN
GH: JB TF0,COUNT_DOWN
GG: CALL RTEMP
CALL RTIME
MOV A,#0FFH
CALL DELAY_MS

```

```

MOV A,31H
SUBB A,33H
JC XOFF
CALL DIMER_ON
JMP GH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

XOFF: MOV A,34H
      CJNE A,#0AAH,REX
      JMP RUNTIME
REX:  CALL DIMER_OFF
      JMP GH

```

```

COUNT_DOWN:

```

```

      CLR TR0
      CLR TF0
      MOV 4CH,#7FH
      INC 36H
      MOV A,36H
      CJNE A,#STM,N100
      INC 37H
      MOV 36H,#0
      MOV A,37H
      CJNE A,#TMX,N100
      INC 37H
      DEC 32H
      MOV 37H,#0
N100: MOV A,32H
      SETB TR0
      CJNE A,#0,GG
      CALL DIMER_OFF
      MOV DPTR,#POWER_OFF
      CALL IN_MEM
      CALL SCAN
      MOV 35H,#11H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL TKEY
CLR TR0
JMP 0000H

```

RUNTIME:

```

MOV 34H,#0
MOV TMOD,#01
MOV TH0,#TIME_HIGH ;65536-10000
MOV TL0,#TIME_LOW ;LOAD 10 mS
SETB TR0
JMP REX

```

DIMER_ON:

```

MOV DPTR,#0E0E1H ;SEND 0FFH FORM PORT B TO ON DIMER
MOV A,#0FFH ;
MOVX @DPTR,A ;
RET

```

DIMER_OFF:

```

MOV DPTR,#0E0E1H ;SEND 0FFH FORM PORT B TO ON DIMER
MOV A,#00H ;
MOVX @DPTR,A ;
RET

```

RTIME: MOV A,32H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV 4DH,#20H
MOV 4EH,#20H
MOV 4FH,#20H
MOV R0,#4FH
CALL HE
RET

```

;READ DATA FROM A > D

RTEMP:

```

MOV DPTR,#0E0E0H ;READ TEMP FROM A=>D FROM PORT A
MOVX A.@DPTR
SUBB A,#ADI_TEMP
; ADD A,#ADI_TEMP
MOV 33H,A ;INPUT DATA FROM A=>D TO MEMORY 33H
MOV 40H,#20H
MOV 41H,#20H
MOV 42H,#20H
MOV R0,#42H
CALL HE
RET

```

HE:

```

KVY: MOV B,#10
      DIV AB

      PUSH ACC
      MOV A,B
      ADD A,#30H
      MOV @R0,A
      DEC R0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP ACC
ORL A,#00H
JNZ KVY
CALL SCAN
RET

```

TKEY:

```

MOV 30H,#0
MOV DPTR,#TABLE_KEY

```

TK1: MOV P1,#0EFH

```
CALL CKX
```

```
MOV P1,#0F7H
```

```
CALL CKX
```

```
MOV P1,#0FDH
```

```
CALL CKX
```

```
MOV P1,#0FEH
```

```
CALL CKX
```

```
MOV A,30H
```

```
ORL A,#00
```

```
JZ TKEY
```

```
RET
```

SET_DATA:

```
MOV A,#00H
```

```
MOVC A,@A+DPTR
```

```
MOV 30H,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NO_D: NOP

JNB P1.6,NO_D

NOP

JNB P1.2,NO_D

NOP

JNB P1.5,NO_D

RET

CKX:

MOV A,35H

CJNE A,#11H,MSX

CALL TSP

MSX: JNB P1.6,SET_DATA

INC DPTR

JNB P1.2,SET_DATA

INC DPTR

JNB P1.5,SET_DATA

INC DPTR

RET

JMP SSTART

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SCAN: PUSH DPH
      PUSH DPL
      PUSH 00

      MOV A,#80H
      CALL BLOCK2

      MOV B,#8
      MOV R0,#40H
L1:   MOV A,@R0
      CALL WRITE
      INC R0
      DJNZ B,L1

      MOV A,#0C0H
      CALL BLOCK2

      MOV B,#8
      MOV R0,#48H
LX:  MOV A,#0
      MOV A,@R0
      CALL WRITE
      INC R0
      DJNZ B,LX

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP 00
POP DPL
POP DPH

RET

```

IN_MEM:

```

;DPTR IS OFFSET DATA TO 40 ==> 4FH
PUSH DPH
PUSH DPL
PUSH 00
MOV R2,#16
MOV R0,#40H

```

```

IN1: MOV A,#0
      MOVC A,@A+DPTR
      MOV @R0,A
      INC DPTR
      INC R0
      DJNZ R2,IN1

```

```

POP 00
POP DPL
POP DPH

RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BLOCK2:

```

;A SELECT BLOCK
PUSH DPH
PUSH DPL
MOV DPTR,#COMMAND
MOVX @DPTR,A
CALL WAITBF
POP DPL
POP DPH
RET

```

```

WRITE: PUSH DPH
      PUSH DPL
      MOV DPTR,#WRITEDATA
      MOVX @DPTR,A
      CALL WAITBF
      POP DPL
      POP DPH
      RET

```

```

WAITBF: PUSH DPH
        PUSH DPL
        MOV DPTR,#READBUSY
RDY1:  MOVX A,@DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JB ACC.7,RDY1

POP DPL

POP DPH

RET

INIT: PUSH DPH

PUSH DPL

MOV DPTR,#COMMAND

MOV A,#38H ;DISPLAY 5*7 DOT 1 LINE

MOVX @DPTR,A

CALL WAITBF

MOV A,#0FH

MOVX @DPTR,A

CALL WAITBF

MOV A,#6

MOVX @DPTR,A

CALL WAITBF

MOV A,#1

MOVX @DPTR,A

CALL WAITBF

POP DPL

POP DPH

RET

TSP:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV B,#01H
LK1: CLR P1.7
MOV A,#01
CALL DELAY_MS
SETB P1.7
CALL DELAY_MS
DJNZ B,LK1

```

```

MOV B,#01H
LK2: CLR P1.7
MOV A,#02
CALL DELAY_MS
SETB P1.2
CALL DELAY_MS
DJNZ B,LK2
RET

```

```

TABLE_KEY: DB "123456789*0#"
TEMP:      DB "TEMP = ?   "
TIME:      DB "TIME = ?   "
YESNO:     DB "YES=>(1) NO=>(2)"
SET:       DB " FUNCTION SET "
READY:     DB " POWER ON   "
CLE:       DB "           "
SSTEMP:    DB " C",0DFH," TIME= "
POWER_OFF: DB "<- POWER OFF ->"
$INCLUDE "DELAY.ASM"

```

```
END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805



ADC0801, ADC0802, ADC0803, ADC0804, ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE® output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

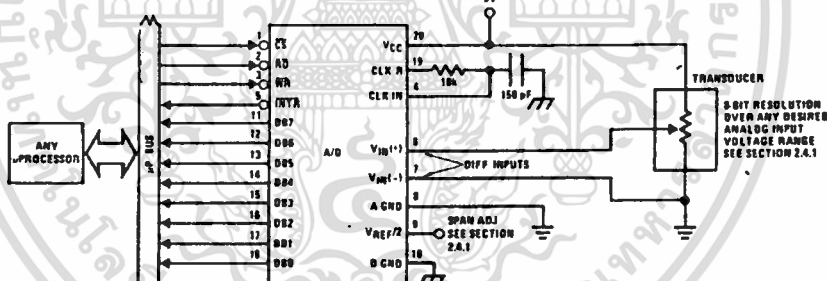
- Compatible with 8080 μ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5 V_{DC}, 2.5 V_{DC}, or analog span adjusted voltage reference

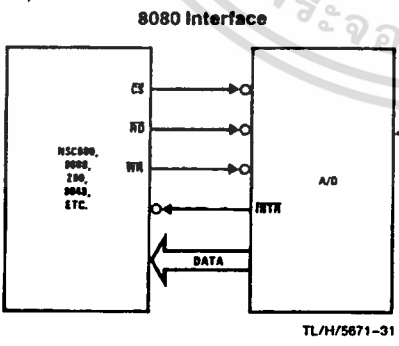
Key Specifications

- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Typical Applications



TL/H/5671-1



Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)			
Part Number	Full-Scale Adjusted	V _{REF} /2 = 2.500 V _{DC} (No Adjustments)	V _{REF} /2 = No Connection (No Adjustments)
ADC0801	$\pm 1/4$ LSB		
ADC0802		$\pm 1/2$ LSB	
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to ($V_{CC} + 0.3V$)
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A = 25^\circ\text{C}$	875 mW
ESD Susceptibility (Note 10)	800V

Operating Ratings (Notes 1 & 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0801/02LJ	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$
ADC0801/02/03/04LCJ	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0801/02/03/05LCN	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0804LCN	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$
ADC0802/03/04LCV	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$
ADC0802/03/04LCWM	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$
Range of V_{CC}	4.5 V_{DC} to 6.3 V_{DC}

Electrical Characteristics

The following specifications apply for $V_{CC} = 5 V_{DC}$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK} = 640 \text{ kHz}$ unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/4$	LSB
ADC0802: Total Unadjusted Error (Note 8)	$V_{REF}/2 \sim 2.500 V_{DC}$			$\pm 1/2$	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/2$	LSB
ADC0804: Total Unadjusted Error (Note 8)	$V_{REF}/2 \sim 2.500 V_{DC}$			± 1	LSB
ADC0805: Total Unadjusted Error (Note 8)	$V_{REF}/2$ -No Connection			± 1	LSB
$V_{REF}/2$ Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 0.75	8.0 1.1		k Ω k Ω
Analog Input Voltage Range	(Note 4) $V(+)$ or $V(-)$	Gnd-0.05		$V_{CC} + 0.05$	V_{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		$\pm 1/16$	$\pm 1/8$	LSB
Power Supply Sensitivity	$V_{CC} = 5 V_{DC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4)		$\pm 1/16$	$\pm 1/8$	LSB

AC Electrical Characteristics

The following specifications apply for $V_{CC} = 5 V_{DC}$ and $T_A = 25^\circ\text{C}$ unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T_C	Conversion Time	$f_{CLK} = 640 \text{ kHz}$ (Note 6)	103		114	μs
T_C	Conversion Time	(Note 5, 6)	66		73	1/ f_{CLK}
f_{CLK}	Clock Frequency Clock Duty Cycle	$V_{CC} = 5V$, (Note 5) (Note 5)	100 40	640	1460 60	kHz %
CR	Conversion Rate in Free-Running Mode	\overline{INTR} tied to \overline{WR} with $\overline{CS} = 0 V_{DC}$, $f_{CLK} = 640 \text{ kHz}$	8770		9708	conv/s
$t_{W(\overline{WR})L}$	Width of \overline{WR} Input (Start Pulse Width)	$\overline{CS} = 0 V_{DC}$ (Note 7)	100			ns
t_{ACC}	Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid)	$C_L = 100 \text{ pF}$		135	200	ns
t_{1H}, t_{0H}	TRI-STATE Control (Delay from Rising Edge of \overline{RD} to Hi-Z State)	$C_L = 10 \text{ pF}$, $R_L = 10k$ (See TRI-STATE Test Circuits)		125	200	ns
t_{W}, t_{R}	Delay from Falling Edge of \overline{WR} or \overline{RD} to Reset of \overline{INTR}			300	450	ns
C_{IN}	Input Capacitance of Logic Control Inputs			5	7.5	pF
C_{OUT}	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF
CONTROL INPUTS (Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately)						
$V_{IN}(1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 5.25 V_{DC}$	2.0		15	V_{DC}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Continued)The following specifications apply for $V_{CC} = 5V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$, unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]						
$V_{IN(0)}$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 4.75 V_{DC}$			0.8	V_{DC}
$I_{IN(1)}$	Logical "1" Input Current (All Inputs)	$V_{IN} = 5 V_{DC}$		0.005	1	μA_{DC}
$I_{IN(0)}$	Logical "0" Input Current (All Inputs)	$V_{IN} = 0 V_{DC}$	-1	-0.005		μA_{DC}
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	V_{DC}
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	V_{DC}
V_H	CLK IN (Pin 4) Hysteresis ($V_{T+} - V_{T-}$)		0.6	1.3	2.0	V_{DC}
$V_{OUT(0)}$	Logical "0" CLK R Output Voltage	$I_O = 360 \mu A$ $V_{CC} = 4.75 V_{DC}$			0.4	V_{DC}
$V_{OUT(1)}$	Logical "1" CLK R Output Voltage	$I_O = -360 \mu A$ $V_{CC} = 4.75 V_{DC}$	2.4			V_{DC}
DATA OUTPUTS AND \overline{INTR}						
$V_{OUT(0)}$	Logical "0" Output Voltage Data Outputs \overline{INTR} Output	$I_{OUT} = 1.6 mA, V_{CC} = 4.75 V_{DC}$ $I_{OUT} = 1.0 mA, V_{CC} = 4.75 V_{DC}$			0.4 0.4	V_{DC} V_{DC}
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A, V_{CC} = 4.75 V_{DC}$	2.4			V_{DC}
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -10 \mu A, V_{CC} = 4.75 V_{DC}$	4.5			V_{DC}
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT} = 0 V_{DC}$ $V_{OUT} = 5 V_{DC}$	-3		3	μA_{DC} μA_{DC}
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A = 25^\circ C$	4.5	6		mA_{DC}
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A = 25^\circ C$	9.0	16		mA_{DC}
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current) ADC0801/02/03/04LCJ/05 ADC0804LCN/LCV/LCWM	$f_{CLK} = 640 kHz$, $V_{REF}/2 = NC, T_A = 25^\circ C$ and $\overline{CS} = 5V$			1.1 1.9	1.8 2.5 mA mA

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.

Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of $7 V_{DC}$.

Note 4: For $V_{IN}(-) \geq V_{IN}(+)$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.950 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Accuracy is guaranteed at $f_{CLK} = 640 kHz$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.

Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 2 and section 2.0.

Note 7: The \overline{CS} input is assumed to bracket the \overline{WR} strobe input and therefore timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see timing diagrams).

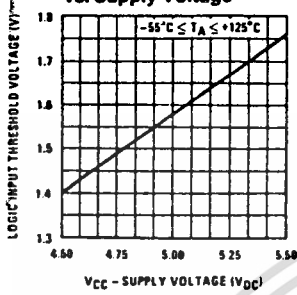
Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 5.

Note 9: The $V_{REF}/2$ pin is the center point of a two resistor divider connected from V_{CC} to ground. Each resistor is 2.2k, except for the ADC0804LCJ where each resistor is 16k. Total ladder input resistance is the sum of the two equal resistors.

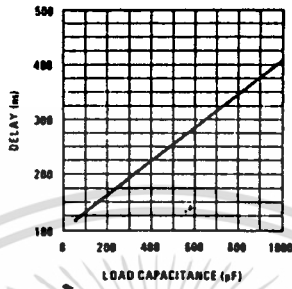
Note 10: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Typical Performance Characteristics

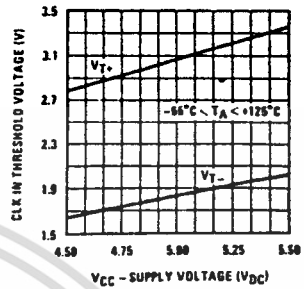
Logic Input Threshold Voltage vs. Supply Voltage



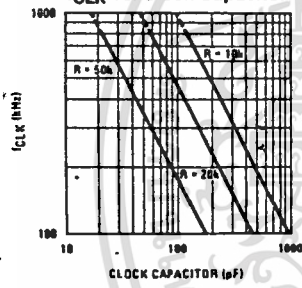
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



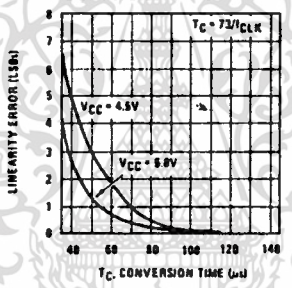
CLK IN Schmitt Trip Levels vs. Supply Voltage



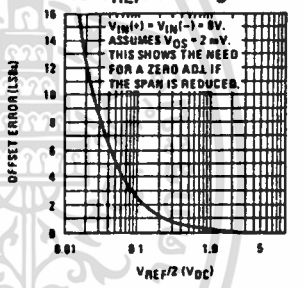
fCLK vs. Clock Capacitor



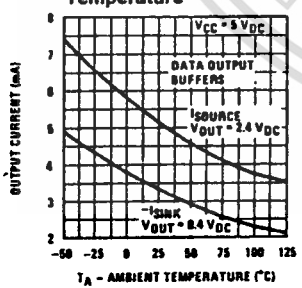
Full-Scale Error vs Conversion Time



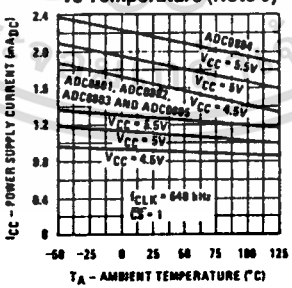
Effect of Unadjusted Offset Error vs. VREF/2 Voltage



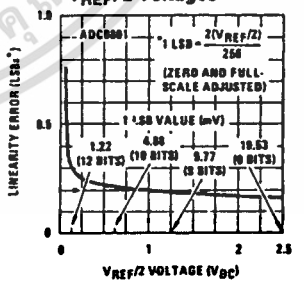
Output Current vs Temperature



Power Supply Current vs Temperature (Note 9)



Linearity Error at Low VREF/2 Voltages

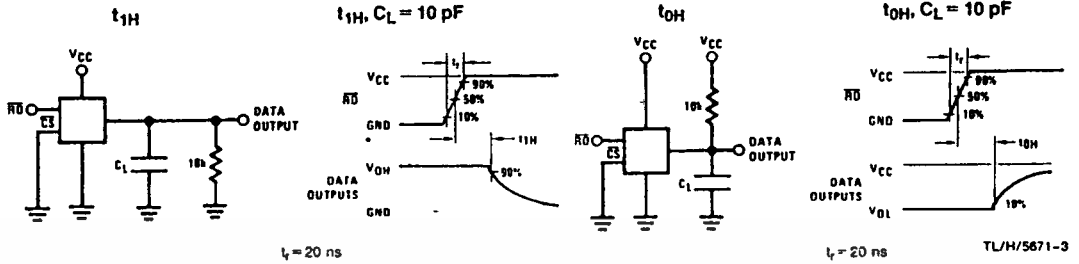


TL/H/5671-2

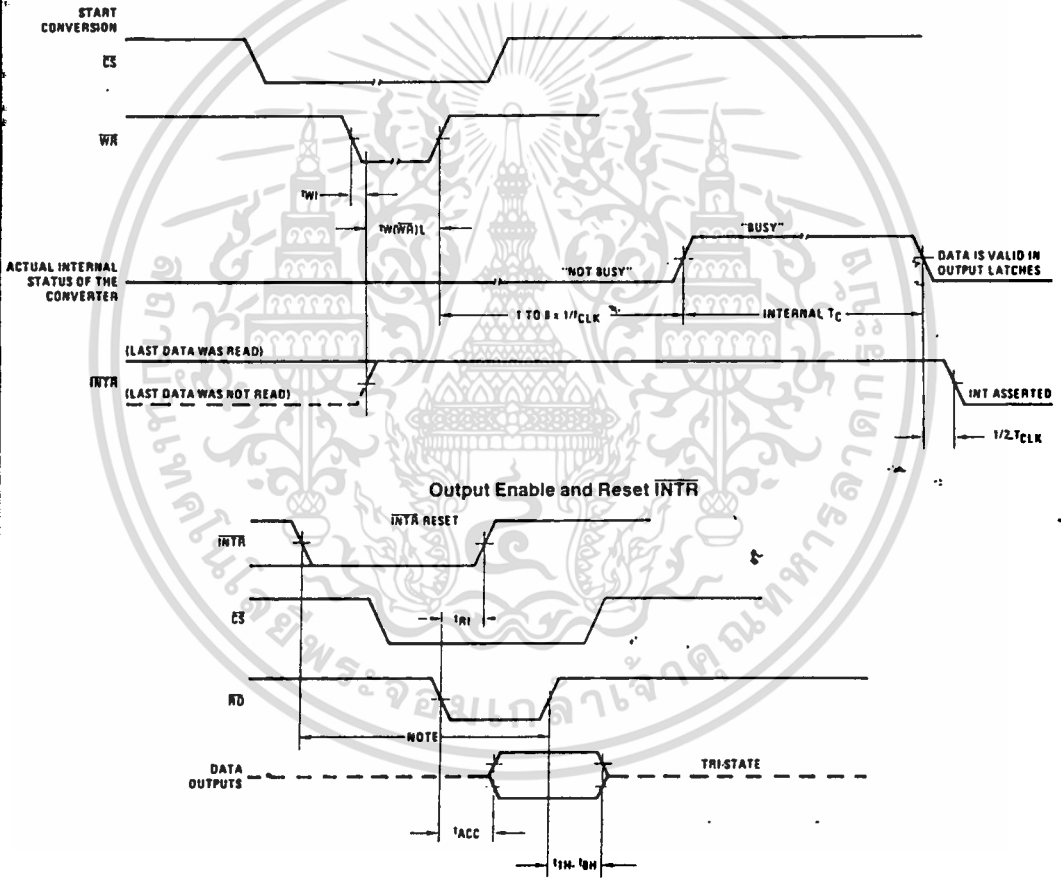
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805

TRI-STATE Test Circuits and Waveforms



Timing Diagrams (All timing is measured from the 50% voltage points)



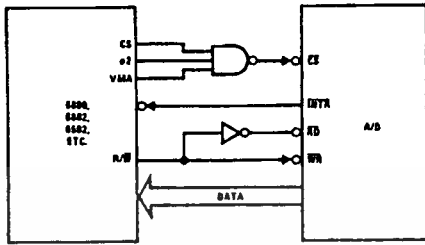
Note: Read strobe must occur 8 clock periods ($8/CLK$) after assertion of interrupt to guarantee reset of INTR.

TL/H/5671-4

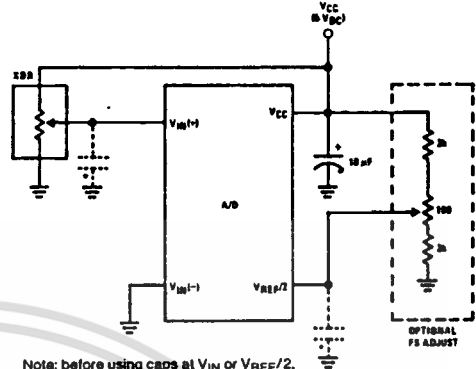
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

6800 Interface

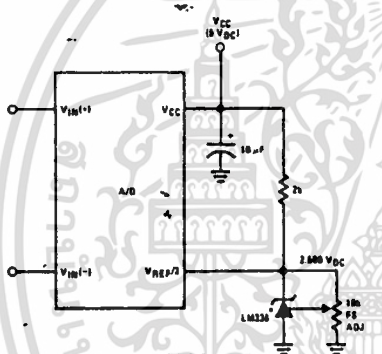


Ratiometric with Full-Scale Adjust



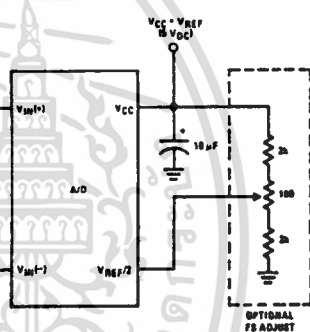
Note: before using caps at V_{IN} or V_{REF/2}, see section 2.3.2 Input Bypass Capacitors.

Absolute with a 2.500V Reference

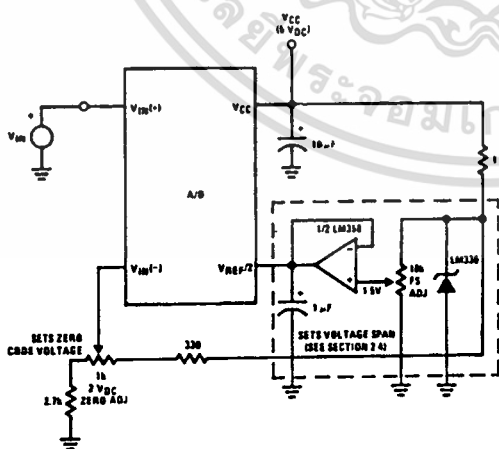


*For low power, see also LM385-2.5

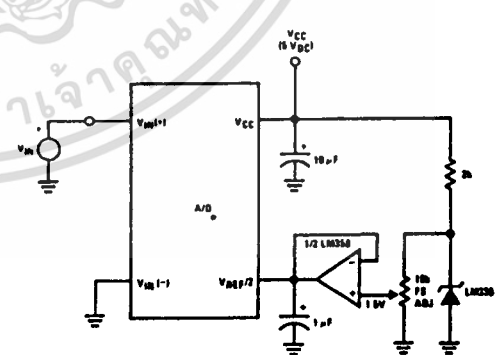
Absolute with a 5V Reference



Zero-Shift and Span Adjust: 2V ≤ V_{IN} ≤ 5V



Span Adjust: 0V ≤ V_{IN} ≤ 3V



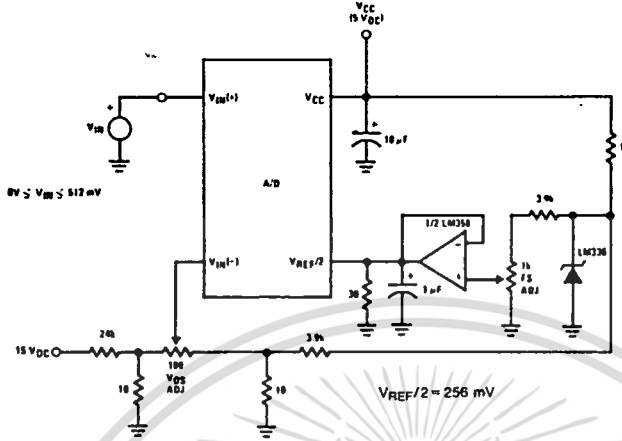
TL/H/5671-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

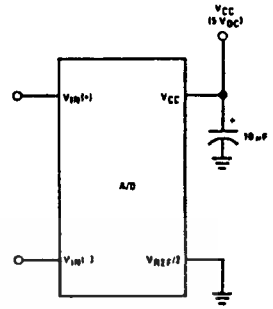
ADC0801/ADC0802/ADC0803/ADC0804/ADC0805

Typical Applications (Continued)

Directly Converting a Low-Level Signal

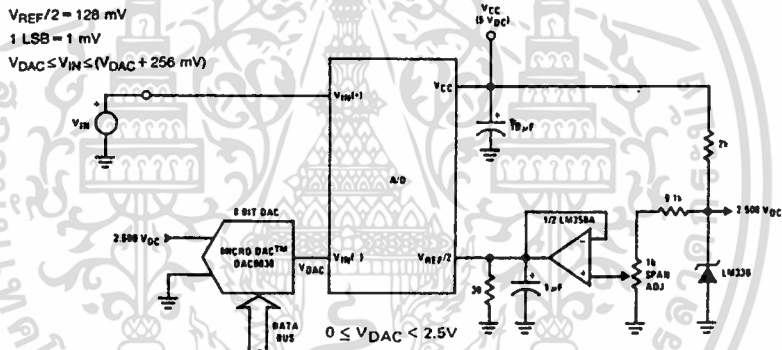


A μ P Interfaced Comparator

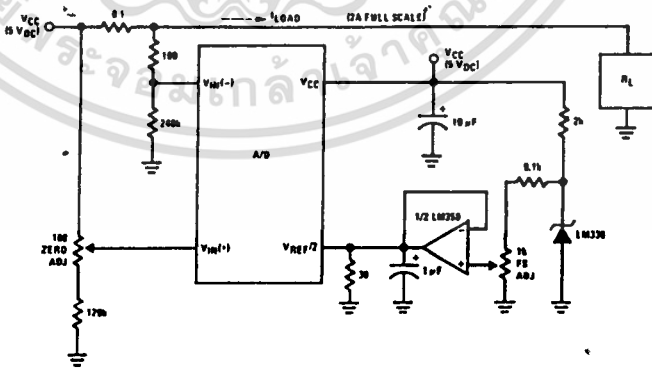


For: $V_{IN(+)} > V_{IN(-)}$
Output = FF_{HEX}
For: $V_{IN(+)} < V_{IN(-)}$
Output = 00_{HEX}

1 mV Resolution with μ P Controlled Range



Digitizing a Current Flow



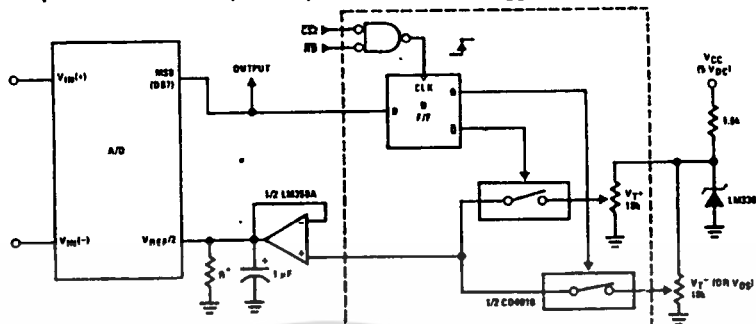
TL/H/5671-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805

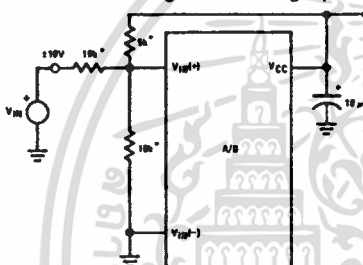
Typical Applications (Continued)

μP Compatible Differential-Input Comparator with Pre-Set V_{OS} (with or without Hysteresis)



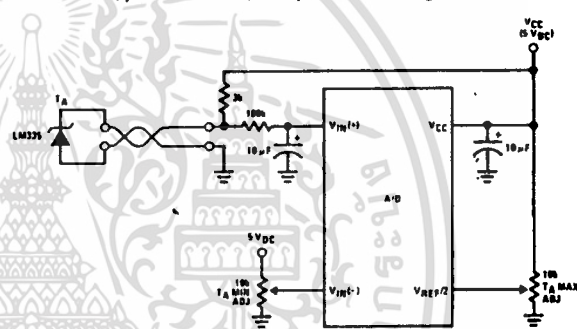
*See Figure 5 to select R value
 DB7 = "1" for $V_{IN(+)} > V_{IN(-)} + (V_{REF}/2)$
 Omit circuitry within the dotted area if hysteresis is not needed

Handling ± 10V Analog Inputs

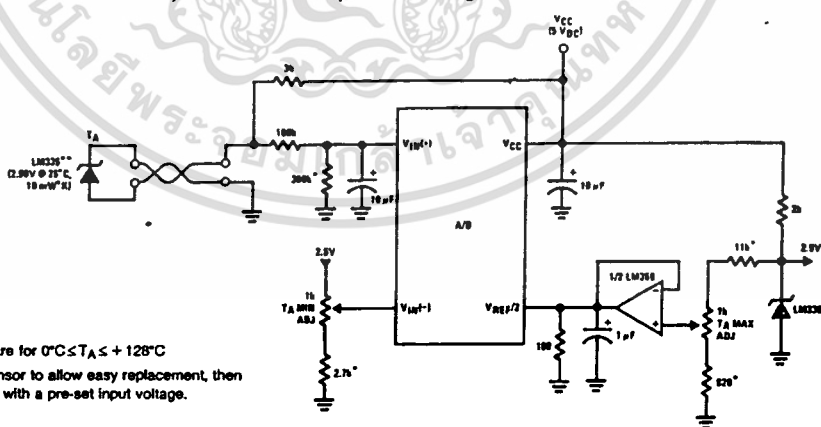


*Beckman Instruments # 694-3-R10K resistor array

Low-Cost, μP Interfaced, Temperature-to-Digital Converter



μP Interfaced Temperature-to-Digital Converter



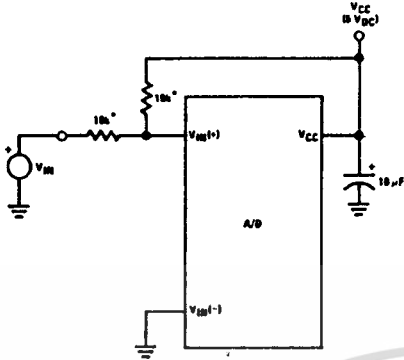
*Circuit values shown are for $0^{\circ}\text{C} \leq T_A \leq +128^{\circ}\text{C}$
 **Can calibrate each sensor to allow easy replacement, then A/D can be calibrated with a pre-set input voltage.

TL/H/5671-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

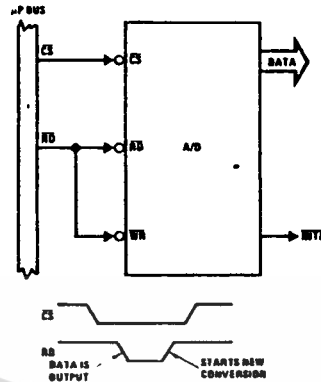
Handling $\pm 5V$ Analog Inputs



TL/H/5671-33

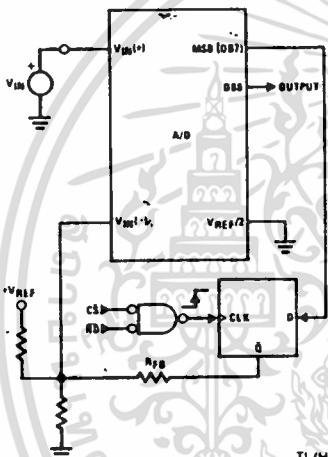
*Beckman Instruments #694-3-R10K resistor array

Read-Only Interface



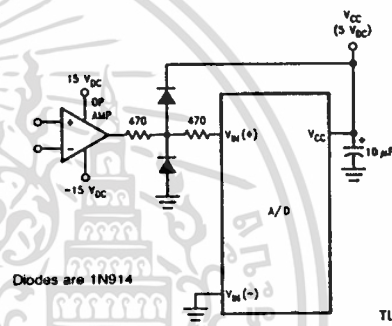
TL/H/5671-34

µP Interfaced Comparator with Hysteresis



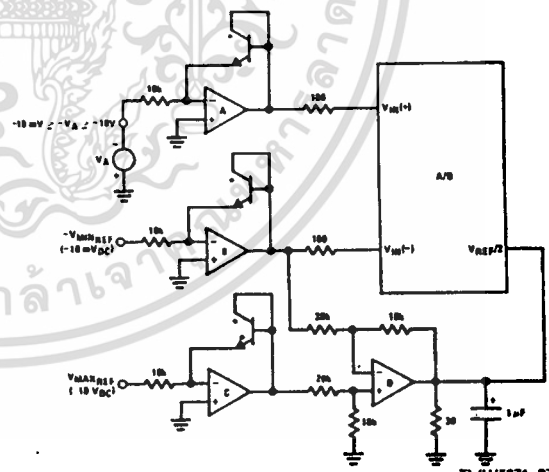
TL/H/5671-35

Protecting the Input



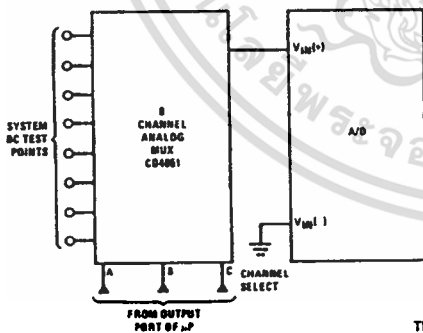
TL/H/5671-9

A Low-Cost, 3-Decade Logarithmic Converter



TL/H/5671-37

Analog Self-Test for a System



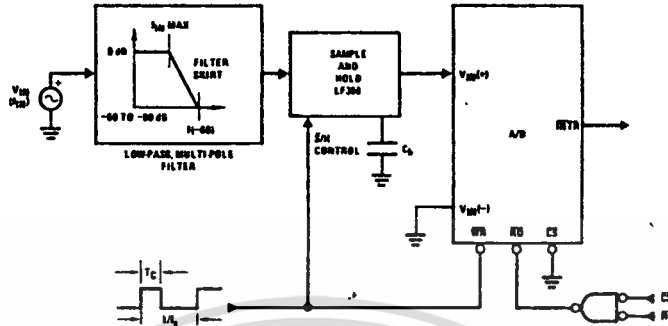
TL/H/5671-36

*LM389 transistors
A, B, C, D - LM324A quad op amp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

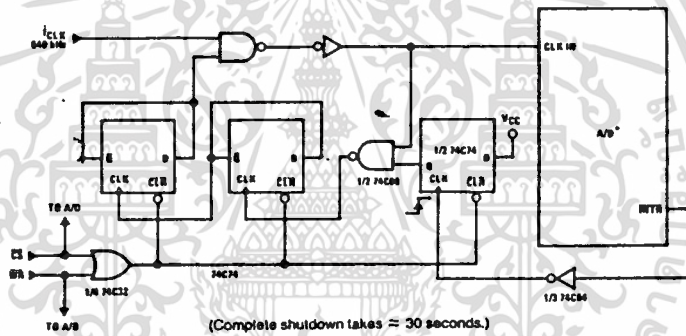
Typical Applications (Continued)

Sampling an AC Input Signal

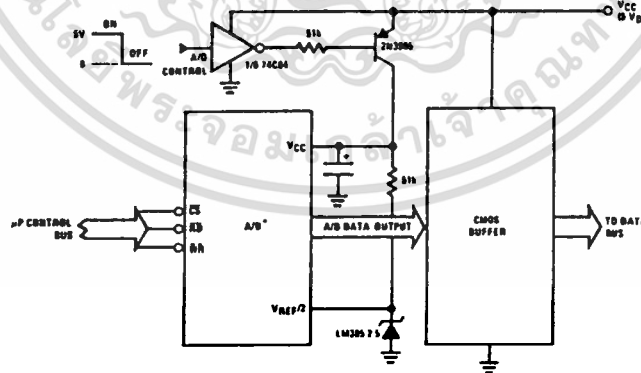


Note 1: Oversample whenever possible [keep $f_s > 2f(-60)$] to eliminate input frequency folding (aliasing) and to allow for the skirt response of the filter.
 Note 2: Consider the amplitude errors which are introduced within the passband of the filter.

70% Power Savings by Clock Gating



Power Savings by A/D and VREF Shutdown



*Use ADC0801, 02, 03 or 05 for lowest power consumption.
 Note: Logic inputs can be driven to V_{CC} with A/D supply at zero volts.
 Buffer prevents data bus from overdriving output of A/D when in shutdown mode.

TL/H/5671-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

1.0 UNDERSTANDING A/D ERROR SPECS

A perfect A/D transfer characteristic (staircase waveform) is shown in *Figure 1a*. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53 mV with 2.5V tied to the $V_{REF}/2$ pin). The digital output codes that correspond to these inputs are shown as $D-1$, D , and $D+1$. For the perfect A/D, not only will center-value ($A-1$, A , $A+1$,) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located $\pm 1/2$ LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages that extend $\pm 1/2$ LSB from the ideal center-values. Each tread (the range of analog input voltage that provides the same digital output code) is therefore 1 LSB wide.

Figure 1b shows a worst case error plot for the ADC0801. All center-valued inputs are guaranteed to produce the correct output codes and the adjacent risers are guaranteed to be no closer to the center-value points than $\pm 1/4$ LSB. In

other words, if we apply an analog input equal to the center-value $\pm 1/4$ LSB, we guarantee that the A/D will produce the correct digital code. The maximum range of the position of the code transition is indicated by the horizontal arrow and it is guaranteed to be no more than $1/2$ LSB.

The error curve of *Figure 1c* shows a worst case error plot for the ADC0802. Here we guarantee that if we apply an analog input equal to the LSB analog voltage center-value the A/D will produce the correct digital code.

Next to each transfer function is shown the corresponding error plot. Many people may be more familiar with error plots than transfer functions. The analog input voltage to the A/D is provided by either a linear ramp or by the discrete output steps of a high resolution DAC. Notice that the error is continuously displayed and includes the quantization uncertainty of the A/D. For example the error at point 1 of *Figure 1a* is $+1/2$ LSB because the digital code appeared $1/2$ LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt up-side steps are always 1 LSB in magnitude.

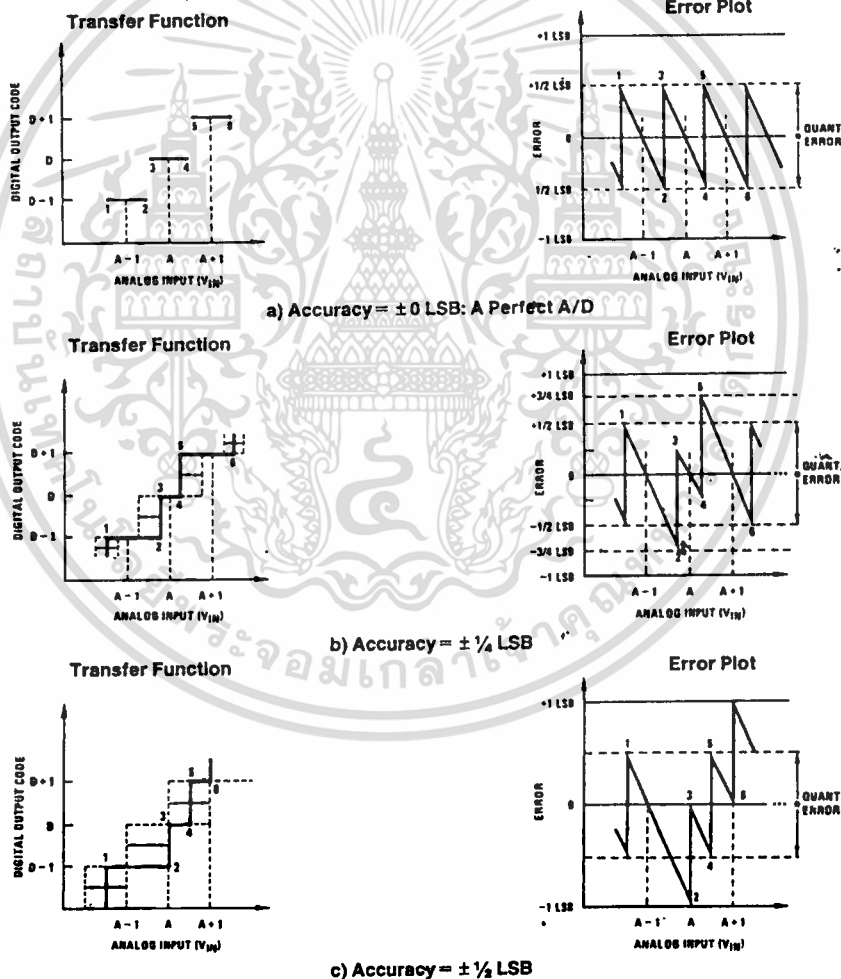


FIGURE 1. Clarifying the Error Specs of an A/D Converter

TL/H/5671-12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

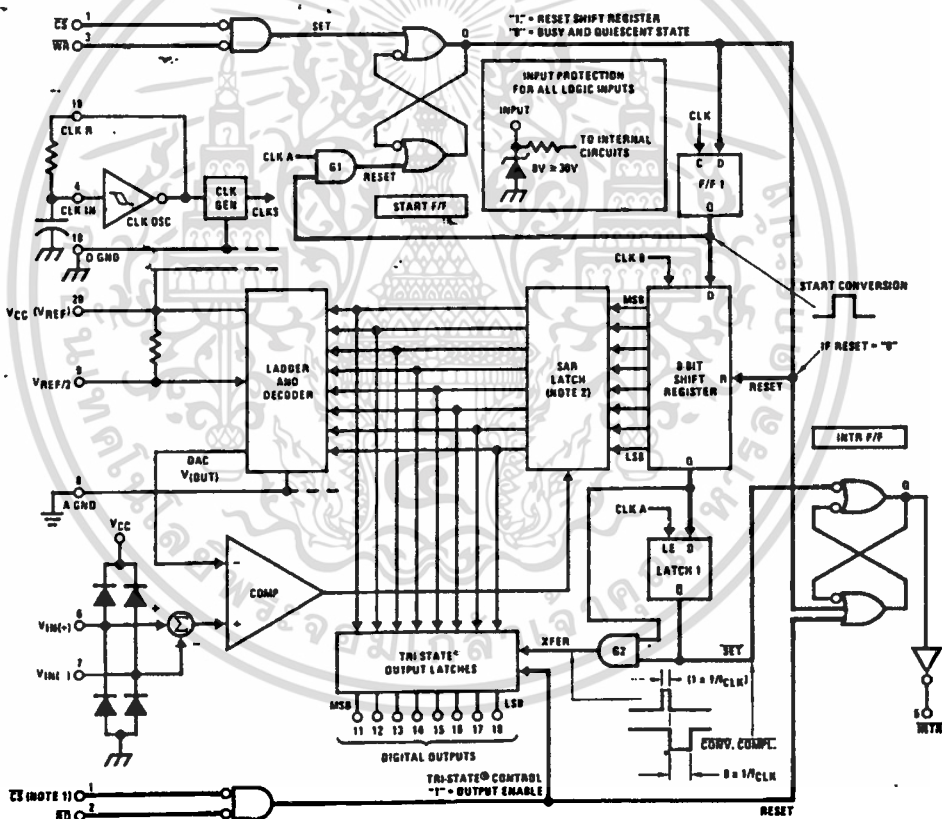
2.0 FUNCTIONAL DESCRIPTION

The ADC0801 series contains a circuit equivalent of the 256R network. Analog switches are sequenced by successive approximation logic to match the analog difference input voltage $[V_{IN}(+) - V_{IN}(-)]$ to a corresponding tap on the R network. The most significant bit is tested first and after 8 comparisons (64 clock cycles) a digital 8-bit binary code (1111 1111 = full-scale) is transferred to an output latch and then an interrupt is asserted (INTR makes a high-to-low transition). A conversion in process can be interrupted by issuing a second start command. The device may be operated in the free-running mode by connecting INTR to the WR input with CS = 0. To ensure start-up under all possible conditions, an external WR pulse is required during the first power-up cycle.

On the high-to-low transition of the WR input the internal SAR latches and the shift register stages are reset. As long as the CS input and WR input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 8 clock periods after at least one of these inputs makes a low-to-high transition.

A functional diagram of the A/D converter is shown in Figure 2. All of the package pinouts are shown and the major logic control paths are drawn in heavier weight lines.

The converter is started by having CS and WR simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the interrupt (INTR) F/F and inputs a "1" to the D flop, F/F1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of F/F1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either WR or CS is a "1") the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would momentarily be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This logic therefore allows for wide CS and WR signals and the converter will start after at least one of these signals returns high and the internal clocks again provide a reset signal for the start F/F.



Note 1: CS shown twice for clarity.
 Note 2: SAR = Successive Approximation Register.

FIGURE 2. Block Diagram

TL/H/5671-13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the $\overline{\text{INTR}}$ input signal.

Note that this $\overline{\text{SET}}$ control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at $\frac{1}{8}$ of the frequency of the external clock). If the data output is continuously enabled ($\overline{\text{CS}}$ and $\overline{\text{RD}}$ both held low), the $\overline{\text{INTR}}$ output will still signal the end of conversion (by a high-to-low transition), because the $\overline{\text{SET}}$ input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This $\overline{\text{INTR}}$ output will therefore stay low for the duration of the $\overline{\text{SET}}$ signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode ($\overline{\text{INTR}}$ pin tied to $\overline{\text{WR}}$ and $\overline{\text{CS}}$ wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the $\overline{\text{INTR}}$ signal. This resets the SHIFT REGISTER which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the $\overline{\text{Q}}$ output will go high, which then allows the INTR F/F to be RESET. This reduces the width of the resulting $\overline{\text{INTR}}$ output pulse to only a few propagation delays (approximately 300 ns).

When data is to be read, the combination of both $\overline{\text{CS}}$ and $\overline{\text{RD}}$ being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

2.1 Digital Control Inputs

The digital control inputs ($\overline{\text{CS}}$, $\overline{\text{RD}}$, and $\overline{\text{WR}}$) meet standard TTL logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the $\overline{\text{CS}}$ input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the $\overline{\text{WR}}$ input (pin 3) and the Output Enable function is caused by an active low pulse at the $\overline{\text{RD}}$ input (pin 2).

2.2 Analog Differential Voltage Inputs and Common-Mode Rejection

This A/D has additional applications flexibility due to the analog differential voltage input. The $V_{\text{IN}}(-)$ input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4 mA–20 mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input. The time interval between sampling $V_{\text{IN}}(+)$ and $V_{\text{IN}}(-)$ is $4\frac{1}{2}$ clock periods. The maximum error voltage due to this

slight time difference between the input voltage samples is given by:

$$\Delta V_e(\text{MAX}) = (V_p) (2\pi f_{\text{cm}}) \left(\frac{4.5}{f_{\text{CLK}}} \right),$$

where:

ΔV_e is the error voltage due to sampling delay

V_p is the peak value of the common-mode voltage

f_{cm} is the common-mode frequency

As an example, to keep this error to $\frac{1}{4}$ LSB (~ 5 mV) when operating with a 60 Hz common-mode frequency, f_{cm} , and using a 640 kHz A/D clock, f_{CLK} , would allow a peak value of the common-mode voltage, V_p , which is given by:

$$V_p = \frac{[\Delta V_e(\text{MAX})] (f_{\text{CLK}})}{(2\pi f_{\text{cm}}) (4.5)}$$

or

$$V_p = \frac{(5 \times 10^{-3}) (640 \times 10^3)}{(6.28) (60) (4.5)}$$

which gives

$$V_p \approx 1.9\text{V}.$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode noise levels.

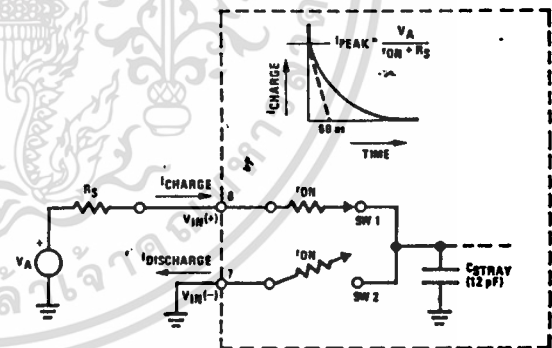
An analog input voltage with a reduced span and a relatively large zero offset can be handled easily by making use of the differential input (see section 2.4 Reference Voltage).

2.3 Analog Inputs

2.3.1 Input Current

Normal Mode

Due to the internal switching action, displacement currents will flow at the analog inputs. This is due to on-chip stray capacitance to ground as shown in Figure 3.



TL/H/5671-14

$$r_{\text{ON}} \text{ of SW 1 and SW 2} \approx 5 \text{ k}\Omega$$

$$\tau = r_{\text{ON}} C_{\text{STRAY}} = 5 \text{ k}\Omega \times 12 \text{ pF} = 60 \text{ ns}$$

FIGURE 3. Analog Input Impedance

Functional Description (Continued)

The voltage on this capacitance is switched and will result in currents entering the $V_{IN}(+)$ input pin and leaving the $V_{IN}(-)$ input which will depend on the analog differential input voltage levels. These current transients occur at the leading edge of the internal clocks. They rapidly decay and do not cause errors as the on-chip comparator is strobed at the end of the clock period.

Fault Mode

If the voltage source applied to the $V_{IN}(+)$ or $V_{IN}(-)$ pin exceeds the allowed operating range of $V_{CC} + 50$ mV, large input currents can flow through a parasitic diode to the V_{CC} pin. If these currents can exceed the 1 mA max allowed spec, an external diode (1N914) should be added to bypass this current to the V_{CC} pin (with the current bypassed with this diode, the voltage at the $V_{IN}(+)$ pin can exceed the V_{CC} voltage by the forward voltage of this diode).

2.3.2 Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the $V_{IN}(+)$ input voltage at full-scale. For continuous conversions with a 640 kHz clock frequency with the $V_{IN}(+)$ input at 5V, this DC current is at a maximum of approximately 5 μ A. Therefore, bypass capacitors should not be used at the analog inputs or the $V_{REF}/2$ pin for high resistance sources (> 1 k Ω). If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage.

2.3.3 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, will not cause errors as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor (≤ 1 k Ω) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications, (≤ 1 k Ω), a 0.1 μ F bypass capacitor at the inputs will prevent noise pickup due to series lead inductance of a long wire. A 100 Ω series resistor can be used to isolate this capacitor—both the R and C are placed outside the feedback loop—from the output of an op amp, if used.

2.3.4 Noise

The leads to the analog inputs (pin 6 and 7) should be kept as short as possible to minimize input noise coupling. Both noise and undesired digital clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 5 k Ω . Larger values of source resistance can cause undesired system noise pickup. Input bypass capacitors, placed from the analog inputs to ground, will eliminate system noise pickup but can create analog scale errors as these capacitors will average the transient input switching currents of the A/D (see section 2.3.1.). This scale error depends on both a large source

resistance and the use of an input bypass capacitor. This error can be eliminated by doing a full-scale adjustment of the A/D (adjust $V_{REF}/2$ for a proper full-scale reading—see section 2.5.2 on Full-Scale Adjustment) with the source resistance and input bypass capacitor in place.

2.4 Reference Voltage

2.4.1 Span Adjust

For maximum applications flexibility, these A/Ds have been designed to accommodate a 5 V_{DC} , 2.5 V_{DC} or an adjusted voltage reference. This has been achieved in the design of the IC as shown in Figure 4.

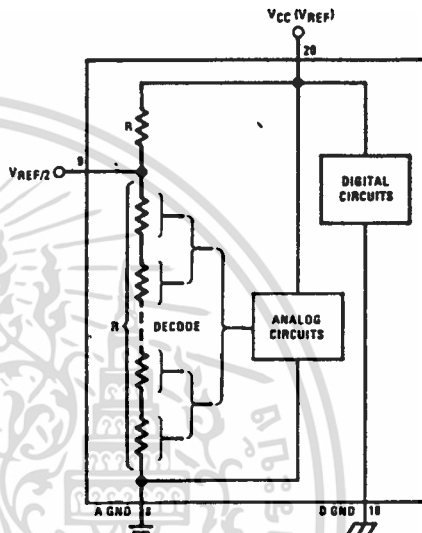


FIGURE 4. The $V_{REFERENCE}$ Design on the IC

Notice that the reference voltage for the IC is either $1/2$ of the voltage applied to the V_{CC} supply pin, or is equal to the voltage that is externally forced at the $V_{REF}/2$ pin. This allows for a ratiometric voltage reference using the V_{CC} supply, a 5 V_{DC} reference voltage can be used for the V_{CC} supply or a voltage less than 2.5 V_{DC} can be applied to the $V_{REF}/2$ input for increased application flexibility. The internal gain to the $V_{REF}/2$ input is 2, making the full-scale differential input voltage twice the voltage at pin 9.

An example of the use of an adjusted reference voltage is to accommodate a reduced span—or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from 0.5 V_{DC} to 3.5 V_{DC} , instead of 0V to 5 V_{DC} , the span would be 3V as shown in Figure 5. With 0.5 V_{DC} applied to the $V_{IN}(-)$ pin to absorb the offset, the reference voltage can be made equal to $1/2$ of the 3V span or 1.5 V_{DC} . The A/D now will encode the $V_{IN}(+)$ signal from 0.5V to 3.5 V with the 0.5V input corresponding to zero and the 3.5 V_{DC} input corresponding to full-scale. The full 8 bits of resolution are therefore applied over this reduced analog input voltage range.

Functional Description (Continued)

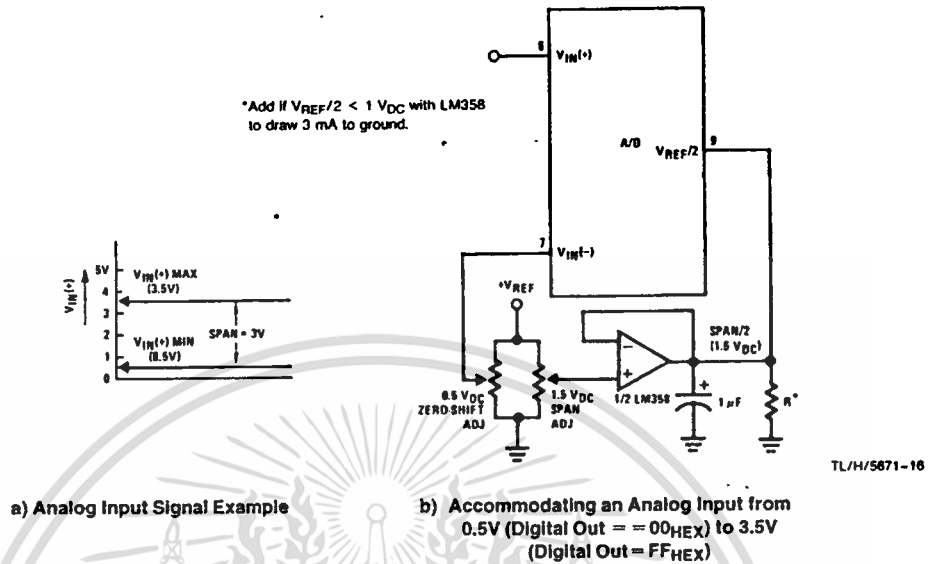


FIGURE 5. Adapting the A/D Analog Input Voltages to Match an Arbitrary Input Signal Range

2.4.2 Reference Accuracy Requirements

The converter can be operated in a ratiometric mode or an absolute mode. In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter and therefore cancels out in the final digital output code. The ADC0805 is specified particularly for use in ratiometric applications with no adjustments required. In absolute conversion applications, both the initial value and the temperature stability of the reference voltage are important factors in the accuracy of the A/D converter. For $V_{REF}/2$ voltages of $2.4 V_{DC}$ nominal value, initial errors of ± 10 mVDC will cause conversion errors of ± 1 LSB due to the gain of 2 of the $V_{REF}/2$ input. In reduced span applications, the initial value and the stability of the $V_{REF}/2$ input voltage become even more important. For example, if the span is reduced to 2.5V, the analog input LSB voltage value is correspondingly reduced from 20 mV (5V span) to 10 mV and 1 LSB at the $V_{REF}/2$ input becomes 5 mV. As can be seen, this reduces the allowed initial tolerance of the reference voltage and requires correspondingly less absolute change with temperature variations. Note that spans smaller than 2.5V place even tighter requirements on the initial accuracy and stability of the reference source.

In general, the magnitude of the reference voltage will require an initial adjustment. Errors due to an improper value of reference voltage appear as full-scale errors in the A/D transfer function. IC voltage regulators may be used for references if the ambient temperature changes are not excessive. The LM336B 2.5V IC reference diode (from National Semiconductor) has a temperature stability of 1.8 mV typ (6 mV max) over $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$. Other temperature range parts are also available.

2.5 Errors and Reference Voltage Adjustments

2.5.1 Zero Error

The zero of the A/D does not require adjustment. If the minimum analog input voltage value, $V_{IN(MIN)}$, is not ground, a zero offset can be done. The converter can be made to output 0000 0000 digital code for this minimum input voltage by biasing the A/D $V_{IN(-)}$ input at this $V_{IN(MIN)}$ value (see Applications section). This utilizes the differential mode operation of the A/D.

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by grounding the $V_{IN(-)}$ input and applying a small magnitude positive voltage to the $V_{IN(+)}$ input. Zero error is the difference between the actual DC input voltage that is necessary to just cause an output digital code transition from 0000 0000 to 0000 0001 and the ideal $1/2$ LSB value ($1/2 \text{ LSB} = 9.8 \text{ mV}$ for $V_{REF}/2 = 2.500 \text{ VDC}$).

2.5.2 Full-Scale

The full-scale adjustment can be made by applying a differential input voltage that is $1/2$ LSB less than the desired analog full-scale voltage range and then adjusting the magnitude of the $V_{REF}/2$ input (pin 9 or the V_{CC} supply if pin 9 is not used) for a digital output code that is just changing from 1111 1110 to 1111 1111.

Functional Description (Continued)

2.5.3 Adjusting for an Arbitrary Analog Input Voltage Range

If the analog zero voltage of the A/D is shifted away from ground (for example, to accommodate an analog input signal that does not go to ground) this new zero reference should be properly adjusted first. A $V_{IN(+)}$ voltage that equals this desired zero reference plus $\frac{1}{2}$ LSB (where the LSB is calculated for the desired analog span, $1 \text{ LSB} = \text{analog span}/256$) is applied to pin 6 and the zero reference voltage at pin 7 should then be adjusted to just obtain the 00_{HEX} to 01_{HEX} code transition.

The full-scale adjustment should then be made (with the proper $V_{IN(-)}$ voltage applied) by forcing a voltage to the $V_{IN(+)}$ input which is given by:

$$V_{IN(+)} \text{ fs adj} = V_{\text{MAX}} - 1.5 \left[\frac{V_{\text{MAX}} - V_{\text{MIN}}}{256} \right]$$

where:

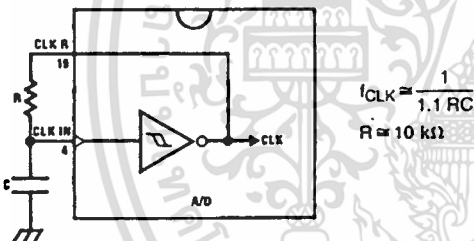
V_{MAX} = The high end of the analog input range and

V_{MIN} = the low end (the offset zero) of the analog range. (Both are ground referenced.)

The $V_{\text{REF}}/2$ (or V_{CC}) voltage is then adjusted to provide a code change from FE_{HEX} to FF_{HEX} . This completes the adjustment procedure.

2.6 Clocking Option

The clock for the A/D can be derived from the CPU clock or an external RC can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 6.



TLH/5671-17

FIGURE 6. Self-Clocking the A/D

Heavy capacitive or DC loading of the clock R pin should be avoided as this will disturb normal converter operation. Loads less than 50 pF, such as driving up to 7 A/D converter clock inputs from a single clock R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the clock R pin (do not use a standard TTL buffer).

2.7 Restart During a Conversion

If the A/D is restarted ($\overline{\text{CS}}$ and $\overline{\text{WR}}$ go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the

conversion in process is not allowed to be completed, therefore the data of the previous conversion remains in this latch. The $\overline{\text{INTR}}$ output simply remains at the "1" level.

2.8 Continuous Conversions

For operation in the free-running mode an initializing pulse should be used, following power-up, to ensure circuit operation. In this application, the $\overline{\text{CS}}$ input is grounded and the $\overline{\text{WR}}$ input is tied to the $\overline{\text{INTR}}$ output. This $\overline{\text{WR}}$ and $\overline{\text{INTR}}$ node should be momentarily forced to logic low following a power-up cycle to guarantee operation.

2.9 Driving the Data Bus

This MOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in TRI-STATE (high impedance mode). Backplane bussing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see typical characteristics curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock extending circuits (6800).

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be TRI-STATE buffers (low power Schottky such as the DM74LS240 series is recommended) or special higher drive current products which are designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended.

2.10 Power Supplies

Noise spikes on the V_{CC} supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter V_{CC} pin and values of 1 μF or greater are recommended. If an unregulated voltage is available in the system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the V_{CC} supply.

2.11 Wiring and Hook-Up Precautions

Standard digital wire wrap sockets are not satisfactory for breadboarding this A/D converter. Sockets on PC boards can be used and all logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup, therefore shielded leads may be necessary in many applications.

Functional Description (Continued)

A single point analog ground that is separate from the logic ground points should be used. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any $V_{REF}/2$ bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of $1/4$ LSB can usually be traced to improper board layout and wiring (see section 2.5.1 for measuring the zero error).

3.0 TESTING THE A/D CONVERTER

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 7.

For ease of testing, the $V_{REF}/2$ (pin 9) should be supplied with 2.560 V_{DC} and a V_{CC} supply voltage of 5.12 V_{DC} should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of 5.090 V_{DC} ($5.120 - 1/2$ LSB) should be applied to the $V_{IN}(+)$ pin with the $V_{IN}(-)$ pin grounded. The value of the $V_{REF}/2$ input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of $V_{REF}/2$ should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). Table I shows the fractional binary equivalent of these two 4-bit groups. By adding the voltages obtained from the "VMS" and "VLS" columns in Table I, the nominal value of the digital display (when

$V_{REF}/2 = 2.560V$) can be determined. For example, for an output LED display of 1011 0110 or B6 (in hex), the voltage values from the table are $3.520 + 0.120$ or 3.640 V_{DC}. These voltage values represent the center-values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be expressed as either analog voltages or differences in 2 digital words.

A basic A/D tester that uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to read the difference voltage, "A-C", directly. The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis). The construction details of a tester of this type are provided in the NSC application note AN-179, "Analog-to-Digital Converter Testing".

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 9, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides $1/4$ LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

4.0 MICROPROCESSOR INTERFACING

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for CS and the MEMR and MEMW strobes) or it can be controlled as an I/O device by using the I/O R and I/O W strobes and decoding the address bits A0 → A7 (or address bits A8 → A15 as they will contain the same 8-bit address information) to obtain the CS input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 10.

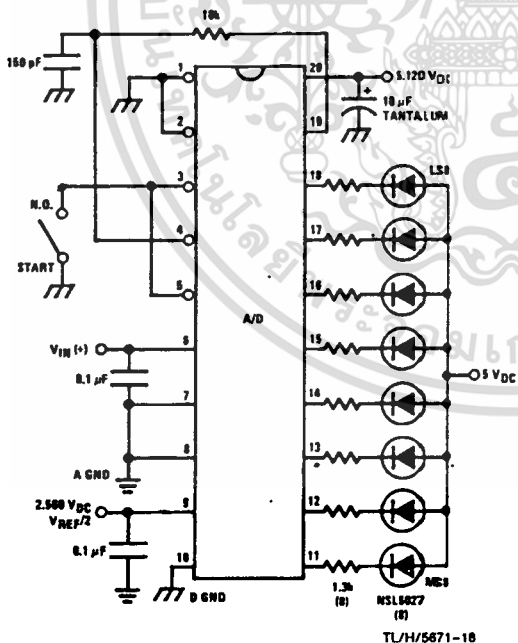
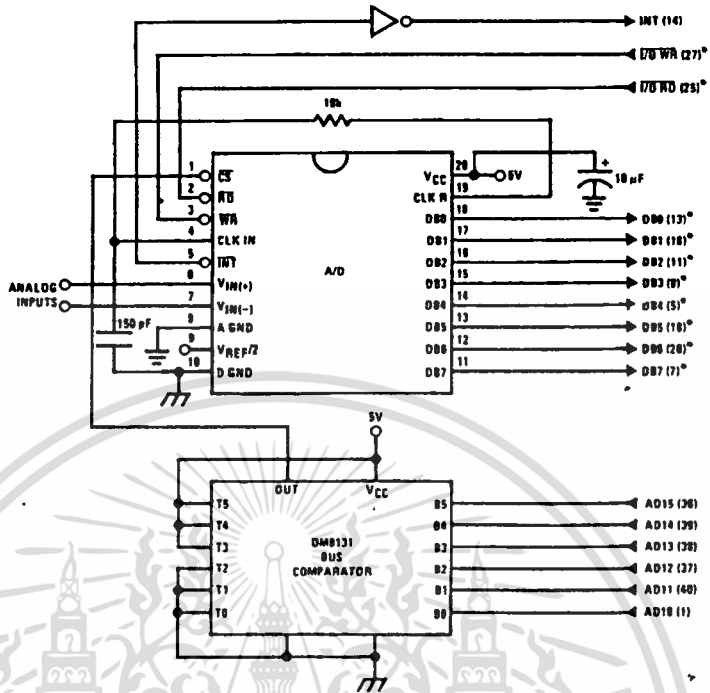


FIGURE 7. Basic A/D Tester

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805

Functional Description (Continued)



Note 1: *Pin numbers for the DP8228 system controllers, others are INS8080A.

Note 2: Pin 23 of the INS8228 must be tied to +12V through a 1 kΩ resistor to generate the RST 7 instruction when an interrupt is acknowledged as required by the accompanying sample program.

FIGURE 10. ADC0801-INS8080A CPU Interface

TL/H/5671-20

SAMPLE PROGRAM FOR FIGURE 10 ADC0801-INS8080A CPU INTERFACE

```

0038  C3 00 03  RST 7:      JMP      LD DATA
.
.
.
0100  21 00 02  START:      LXI H 0200H      ; HL pair will point to
.                                     ; data storage locations
0103  31 00 04  RETURN:      LXI SP 0400H     ; Initialize stack pointer (Note 1)
0106  7D                MOV A, L        ; Test # of bytes entered
0107  FE 0F                CPI 0FH        ; If # = 16. JMP to
0109  CA 13 01            JZ CONT        ; user program
010C  D3 E0                OUT E0 H      ; Start A/D
010E  FB                EI                ; Enable interrupt
010F  00                LOOP:        NOP        ; Loop until end of
0110  C3 0F 01            JMP LOOP      ; conversion
0113  .                CONT:        .
.
.                (User program to
.                process data)
.
.
0300  DB E0  LD DATA:  IN E0 H        ; Load data into accumulator
0302  77                MOV M, A      ; Store data
0303  23                INX H        ; Increment storage pointer
0304  C3 03 01            JMP RETURN
    
```

Note 1: The stack pointer must be dimensioned because a RST 7 instruction pushes the PC onto the stack.

Note 2: All address used were arbitrarily chosen.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

The standard control bus signals of the 8080 (\overline{CS} , \overline{RD} and \overline{WR}) can be directly wired to the digital control inputs of the A/D and the bus timing requirements are met to allow both starting the converter and outputting the data onto the data bus. A bus driver should be used for larger microprocessor systems where the data bus leaves the PC board and/or must drive capacitive loads larger than 100 pF.

4.1.1 Sample 8080A CPU Interfacing Circuitry and Program

The following sample program and associated hardware shown in Figure 10 may be used to input data from the converter to the INS8080A CPU chip set (comprised of the INS8080A microprocessor, the INS8228 system controller and the INS8224 clock generator). For simplicity, the A/D is controlled as an I/O device, specifically an 8-bit bi-directional port located at an arbitrarily chosen port address, E0. The TRI-STATE output capability of the A/D eliminates the need for a peripheral interface device, however address decoding is still required to generate the appropriate \overline{CS} for the converter.

It is important to note that in systems where the A/D converter is 1-of-8 or less I/O mapped devices, no address decoding circuitry is necessary. Each of the 8 address bits (A0 to A7) can be directly used as \overline{CS} inputs—one for each I/O device.

4.1.2 INS8048 Interface

The INS8048 interface technique with the ADC0801 series (see Figure 11) is simpler than the 8080A CPU interface. There are 24 I/O lines and three test input lines in the 8048. With these extra I/O lines available, one of the I/O lines (bit 0 of port 1) is used as the chip select signal to the A/D, thus eliminating the use of an external address decoder. Bus control signals \overline{RD} , \overline{WR} and \overline{INT} of the 8048 are tied directly to the A/D. The 16 converted data words are stored at on-chip RAM locations from 20 to 2F (Hex). The \overline{RD} and \overline{WR} signals are generated by reading from and writing into a dummy address, respectively. A sample interface program is shown below.

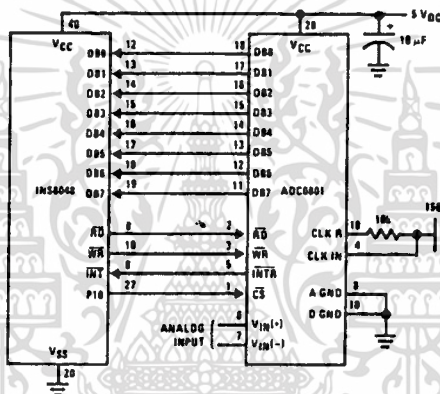


FIGURE 11. INS8048 interface

SAMPLE PROGRAM FOR FIGURE 11 INS8048 INTERFACE

```

04 10          JMP      10H          ; Program starts at addr 10
                ORG      3H
04 50          JMP      50H          ; Interrupt jump vector
                ORG      10H          ; Main program
99 FE          ANL      P1, #0FEH    ; Chip select
81             MOVX     A, @R1       ; Read in the 1st data
                ; to reset the intr
89 01          START:  ORL      P1, #1    ; Set port pin high
B8 20          MOV      RO, #20H     ; Data address
B9 FF          MOV      R1, #0FFH    ; Dummy address
BA 10          MOV      R2, #10H     ; Counter for 16 bytes
23 FF          AGAIN:  MOV      A, #0FFH ; Set ACC for intr loop
99 FE          ANL      P1, #0FEH    ; Send CS (bit 0 of P1)
91             MOVX     @R1, A       ; Send WR out
05             EN      I            ; Enable interrupt
96 21          LOOP:   JNZ      LOOP   ; Wait for interrupt
EA 1B          DJNZ    R2, AGAIN     ; If 16 bytes are read
00             NOP
00             NOP
                ORG      50H
81             INDATA: MOVX     A, @R1 ; Input data, CS still low
A0             MOV      @RO, A       ; Store in memory
18             INC      RO          ; Increment storage counter
89 01          ORL      P1, #1       ; Reset CS signal
27             CLR      A           ; Clear ACC to get out of
93             RETR                ; the interrupt loop
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

4.2 Interfacing the Z-80

The Z-80 control bus is slightly different from that of the 8080. General RD and WR strobes are provided and separate memory request, MREQ, and I/O request, IORQ, signals are used which have to be combined with the generalized strobes to provide the equivalent 8080 signals. An advantage of operating the A/D in I/O space with the Z-80 is that the CPU will automatically insert one wait state (the RD and WR strobes are extended one clock period) to allow more time for the I/O devices to respond. Logic to map the A/D in I/O space is shown in Figure 13.

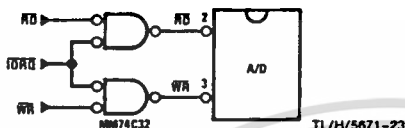


FIGURE 13. Mapping the A/D as an I/O Device for Use with the Z-80 CPU

Additional I/O advantages exist as software DMA routines are available and use can be made of the output data transfer which exists on the upper 8 address lines (A8 to A15) during I/O input instructions. For example, MUX channel selection for the A/D can be accomplished with this operating mode.

4.3 Interfacing 6800 Microprocessor Derivatives (6502, etc.)

The control bus for the 6800 microprocessor derivatives does not use the RD and WR strobe signals. Instead it employs a single R/W line and additional timing, if needed, can be derived from the $\phi 2$ clock. All I/O devices are memory mapped in the 6800 system, and a special signal, VMA, indicates that the current address is valid. Figure 14 shows an interface schematic where the A/D is memory mapped in the 6800 system. For simplicity, the CS decoding is shown using 1/2 DM8092. Note that in many 6800 systems, an al-

ready decoded $\overline{A75}$ line is brought out to the common bus at pin 21. This can be tied directly to the CS pin of the A/D, provided that no other devices are addressed at HX ADDR: 4XXX or 5XXX.

The following subroutine performs essentially the same function as in the case of the 8080A interface and it can be called from anywhere in the user's program.

In Figure 15 the ADC0801 series is interfaced to the M6800 microprocessor through (the arbitrarily chosen) Port B of the MC6820 or MC6821 Peripheral Interface Adapter, (PIA). Here the CS pin of the A/D is grounded since the PIA is already memory mapped in the M6800 system and no CS decoding is necessary. Also notice that the A/D output data lines are connected to the microprocessor bus under program control through the PIA and therefore the A/D RD pin can be grounded.

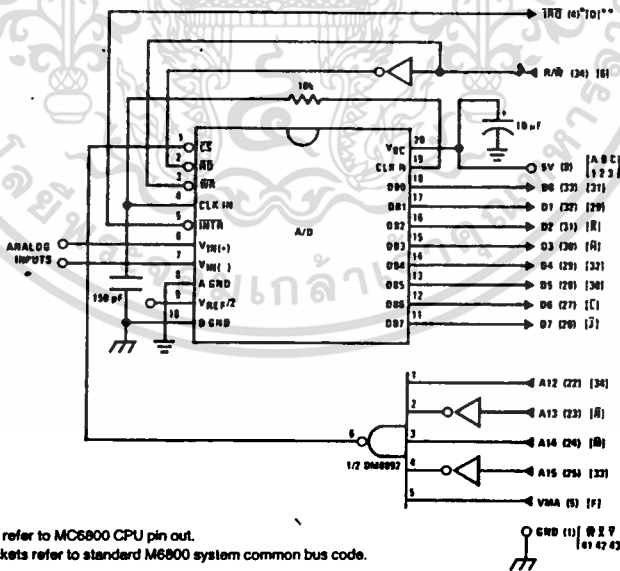
A sample interface program equivalent to the previous one is shown below Figure 15. The PIA Data and Control Registers of Port B are located at HEX addresses 8006 and 8007, respectively.

5.0 GENERAL APPLICATIONS

The following applications show some interesting uses for the A/D. The fact that one particular microprocessor is used is not meant to be restrictive. Each of these application circuits would have its counterpart using any microprocessor that is desired.

5.1 Multiple ADC0801 Series to MC6800 CPU Interface

To transfer analog data from several channels to a single microprocessor system, a multiple converter scheme presents several advantages over the conventional multiplexer single-converter approach. With the ADC0801 series, the differential inputs allow individual span adjustment for each channel. Furthermore, all analog input channels are sensed simultaneously, which essentially divides the microprocessor's total system servicing time by the number of channels, since all conversions occur simultaneously. This scheme is shown in Figure 16.



Note 1: Numbers in parentheses refer to MC6800 CPU pin out.
 Note 2: Number or letters in brackets refer to standard M6800 system common bus code.

FIGURE 14. ADC0801-MC6800 CPU Interface

TL/H/5671-24

Functional Description (Continued)

SAMPLE PROGRAM FOR FIGURE 16 INTERFACING MULTIPLE A/Ds IN AN MC6800 SYSTEM

ADDRESS	HEX CODE	MNEMONICS	COMMENTS
0033	A7 00	STAA X	; Store data at X
0035	8C 02 07	CPX #0207	; Have all A/D's been read?
0038	27 05	BEQ RETURN	; Yes: branch to RETURN
003A	08	INX	; No: increment X by one
003B	DF 42	STX INDEX2	; X → INDEX2
003D	20 EB	BRA INTRPT	; Branch to 002A
003F	3B	RETURN RTI	
0040	50 00	INDEX1 FDB \$5000	; Starting address for A/D
0042	02 00	INDEX2 FDB \$0200	; Starting address for data storage
0044	00 00	TEMP FDB \$0000	

Note 1: In order for the microprocessor to service subroutines and interrupts, the stack pointer must be dimensioned in the user's program.

For amplification of DC input signals, a major system error is the input offset voltage of the amplifiers used for the preamp. Figure 17 is a gain of 100 differential preamp whose offset voltage errors will be cancelled by a zeroing subroutine which is performed by the INS8080A microprocessor system. The total allowable input offset voltage error for this preamp is only 50 μ V for $\frac{1}{4}$ LSB error. This would obviously require very precise amplifiers. The expression for the differential output voltage of the preamp is:

$$V_O = \underbrace{[V_{IN(+)} - V_{IN(-)}]}_{\text{SIGNAL}} \underbrace{\left[1 + \frac{2R_2}{R_1}\right]}_{\text{GAIN}} + \underbrace{(V_{OS2} - V_{OS1} - V_{OS3} \pm I_X R_X)}_{\text{DC ERROR TERM}} \underbrace{\left(1 + \frac{2R_2}{R_1}\right)}_{\text{GAIN}}$$

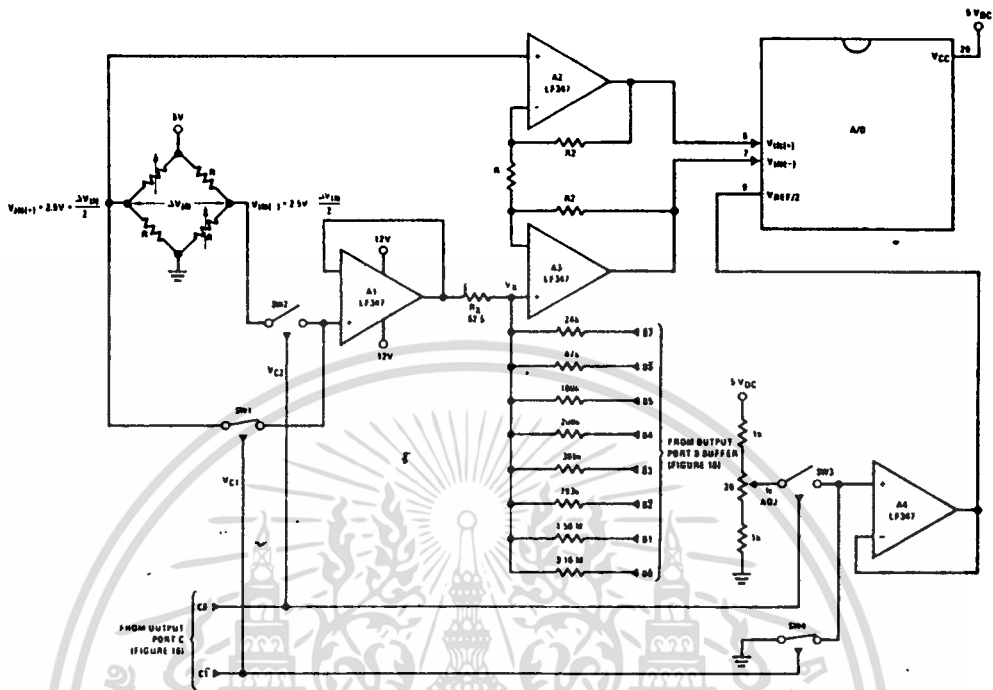
where I_X is the current through resistor R_X . All of the offset error terms can be cancelled by making $\pm I_X R_X = V_{OS1} + V_{OS3} - V_{OS2}$. This is the principle of this auto-zeroing scheme.

The INS8080A uses the 3 I/O ports of an INS8255 Programmable Peripheral Interface (PPI) to control the auto zeroing and input data from the ADC0801 as shown in Figure 18. The PPI is programmed for basic I/O operation (mode 0) with Port A being an input port and Ports B and C being output ports. Two bits of Port C are used to alternately open or close the 2 switches at the input of the preamp. Switch

SW1 is closed to force the preamp's differential input to be zero during the zeroing subroutine and then opened and SW2 is then closed for conversion of the actual differential input signal. Using 2 switches in this manner eliminates concern for the ON resistance of the switches as they must conduct only the input bias current of the input amplifiers.

Output Port B is used as a successive approximation register by the 8080 and the binary scaled resistors in series with each output bit create a D/A converter. During the zeroing subroutine, the voltage at V_X increases or decreases as required to make the differential output voltage equal to zero. This is accomplished by ensuring that the voltage at the output of A1 is approximately 2.5V so that a logic "1" (5V) on any output of Port B will source current into node V_X thus raising the voltage at V_X and making the output differential more negative. Conversely, a logic "0" (0V) will pull current out of node V_X and decrease the voltage, causing the differential output to become more positive. For the resistor values shown, V_X can move +12 mV with a resolution of 50 μ V, which will null the offset error term to $\frac{1}{4}$ LSB of full-scale for the ADC0801. It is important that the voltage levels that drive the auto-zero resistors be constant. Also, for symmetry, a logic swing of 0V to 5V is convenient. To achieve this, a CMOS buffer is used for the logic output signals of Port B and this CMOS package is powered with a stable 5V source. Buffer amplifier A1 is necessary so that it can source or sink the D/A output current.

Functional Description (Continued)



- Note 1: $R2 = 49.5 R1$
- Note 2: Switches are LMC13334 CMOS analog switches
- Note 3: The 9 resistors used in the auto-zero section can be $\pm 5\%$ tolerance

FIGURE 17. Gain of 100 Differential Transducer Preamp

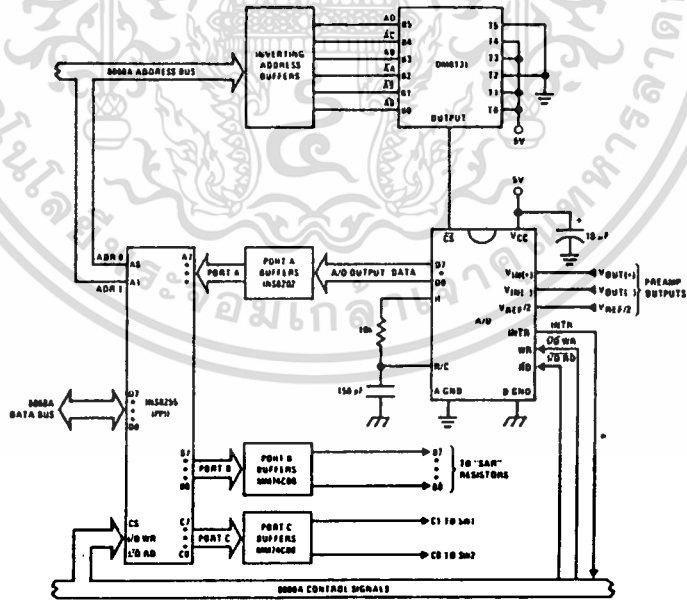


FIGURE 18. Microprocessor Interface Circuitry for Differential Preamp

TL/H/5671-27

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A flow chart for the zeroing subroutine is shown in Figure 19. It must be noted that the ADC0801 series will output an all zero code when it converts a negative input [$V_{IN}(-) \geq V_{IN}(+)$]. Also, a logic inversion exists as all of the I/O ports are buffered with inverting gates.

Basically, if the data read is zero, the differential output voltage is negative, so a bit in Port B is cleared to pull V_X more negative which will make the output more positive for the next conversion. If the data read is not zero, the output voltage is positive so a bit in Port B is set to make V_X more positive and the output more negative. This continues for 8 approximations and the differential output eventually converges to within 5 mV of zero.

The actual program is given in Figure 20. All addresses used are compatible with the BLC 80/10 microcomputer system. In particular:

Port A and the ADC0801 are at port address E4

Port B is at port address E5

Port C is at port address E6

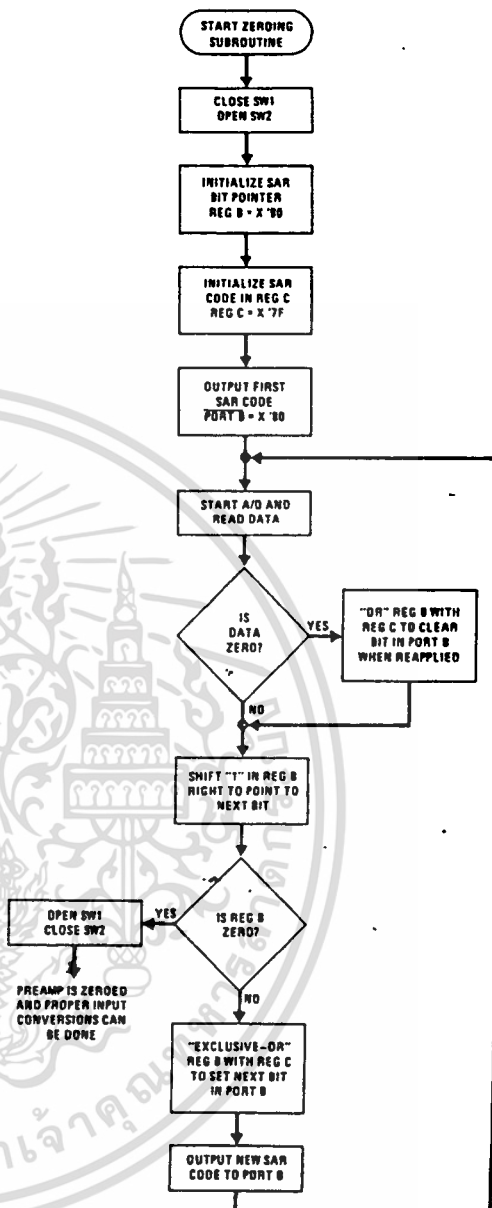
PPI control word port is at port address E7

Program Counter automatically goes to ADDR:3C3D upon acknowledgement of an interrupt from the ADC0801

5.3 Multiple A/D Converters in a Z-80 Interrupt Driven Mode

In data acquisition systems where more than one A/D converter (or other peripheral device) will be interrupting program execution of a microprocessor, there is obviously a need for the CPU to determine which device requires servicing. Figure 21 and the accompanying software is a method of determining which of 7 ADC0801 converters has completed a conversion (INTR asserted) and is requesting an interrupt. This circuit allows starting the A/D converters in any sequence, but will input and store valid data from the converters with a priority sequence of A/D 1 being read first, A/D 2 second, etc., through A/D 7 which would have the lowest priority for data being read. Only the converters whose INT is asserted will be read.

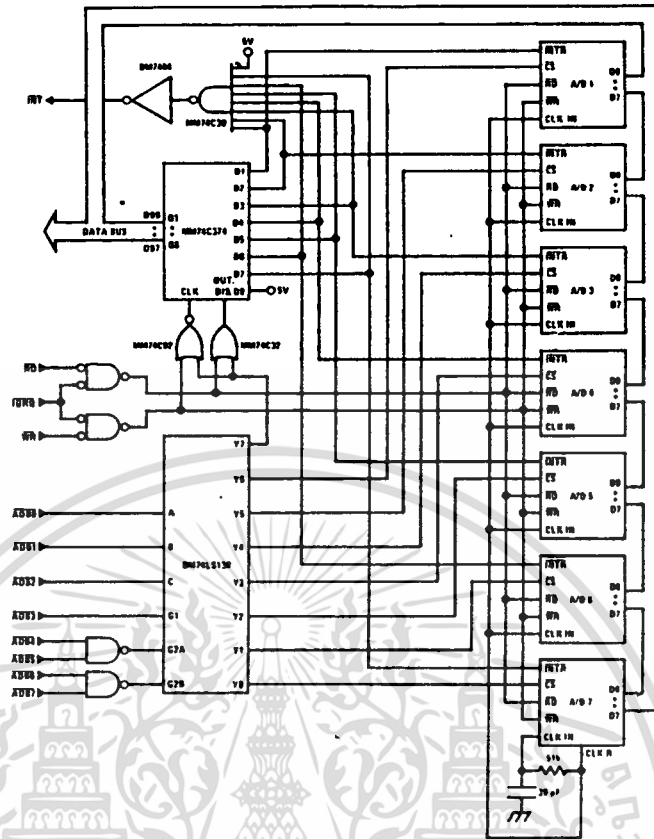
The key to decoding circuitry is the DM74LS373, 8-bit D type flip-flop. When the Z-80 acknowledges the interrupt, the program is vectored to a data input Z-80 subroutine. This subroutine will read a peripheral status word from the DM74LS373 which contains the logic state of the INTR outputs of all the converters. Each converter which initiates an interrupt will place a logic "0" in a unique bit position in the status word and the subroutine will determine the identity of the converter and execute a data read. An identifier word (which indicates which A/D the data came from) is stored in the next sequential memory location above the location of the data so the program can keep track of the identity of the data entered.



TL/H/5671-26

FIGURE 19. Flow Chart for Auto-Zero Routine

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805



TL/H/5671-20

FIGURE 21. Multiple A/Ds with Z-80 Type Microprocessor

INTERRUPT SERVICING SUBROUTINE

LOC	OBJ CODE	SOURCE	STATEMENT	COMMENT
0038	E5		PUSH HL	; Save contents of all registers affected by
0039	C5		PUSH BC	; this subroutine.
003A	F5		PUSH AF	; Assumed INT mode if earlier set.
003B	21 00 3E		LD (HL), X3E00	; Initialize memory pointer where data will be stored.
003E	0E 01		LD C, X01	; C register will be port ADDR of A/D converters.
0040	D300		OUT X00, A	; Load peripheral status word into 8-bit latch.
0042	DB00		IN A, X00	; Load status word into accumulator.
0044	47		LD B, A	; Save the status word.
0045	79	TEST	LD A, C	; Test to see if the status of all A/D's have
0046	FE 08		CF, X08	; been checked. If so, exit subroutine
0048	CA 60 00		JPZ, DONE	
004B	78		LD A, B	; Test a single bit in status word by looking for
004C	1F		RRA	; a "1" to be rotated into the CARRY (an INT
004D	47		LD B, A	; is loaded as a "1"). If CARRY is set then load
004E	DA 5500		JPC, LOAD	; contents of A/D at port ADDR in C register.
0051	0C	NEXT	INC C	; If CARRY is not set, increment C register to point
0052	C3 4500		JP, TEST	; to next A/D, then test next bit in status word.
0055	ED 78	LOAD	IN A, (C)	; Read data from interrupting A/D and invert
0057	EE FF		XOR FF	; the data.
0059	77		LD (HL), A	; Store the data
005A	2C		INCL	
005B	71		LD (HL), C	; Store A/D identifier (A/D port ADDR).
005C	2C		INCL	
005D	C3 51 00		JP, NEXT	; Test next bit in status word.
0060	F1	DONE	POP AF	; Re-establish all registers as they were
0061	C1		POP BC	; before the interrupt.
0062	E1		POP HL	
0063	C9		RET	; Return to original program

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LM124, LM224, LM324, LM324A LM2902

Specifications and Applications Information

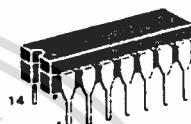
QUAD LOW POWER OPERATIONAL AMPLIFIERS

The LM124 Series are low-cost, quad operational amplifiers with true differential inputs. These have several distinct advantages over standard operational amplifier types in single supply applications. The quad amplifier can operate at supply voltages as low as 3.0 Volts or as high as 32 Volts with quiescent currents about one fifth of those associated with the MC1741 (on a per amplifier basis). The common mode input range includes the negative supply, thereby eliminating the necessity for external biasing components in many applications. The output voltage range also includes the negative power supply voltage.

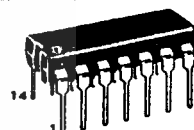
- Short Circuited Protected Outputs
- True Differential Input Stage
- Single Supply Operation: 3.0 to 32 Volts
- Low Input Bias Currents: 100 nA Max (LM324A)
- Four Amplifiers Per Package
- Internally Compensated
- Common Mode Range Extends to Negative Supply
- Industry Standard Pinouts

QUAD DIFFERENTIAL INPUT OPERATIONAL AMPLIFIERS

SILICON MONOLITHIC
INTEGRATED CIRCUIT



J SUFFIX
CERAMIC PACKAGE
CASE 632-08



N SUFFIX
PLASTIC PACKAGE
CASE 646-06
(LM224, LM324,
LM2902 Only)

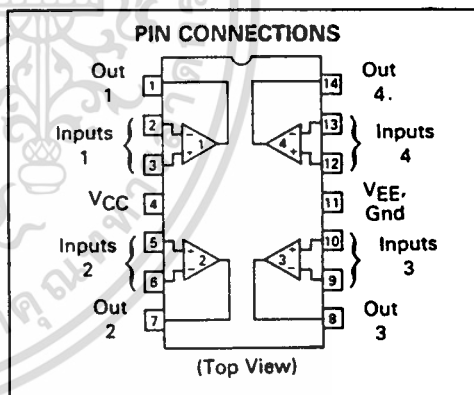


D SUFFIX
PLASTIC PACKAGE
CASE 751A-02
SO-14

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted)

Rating	Symbol	LM124 LM224 LM324,A	LM2902	Unit
Power Supply Voltages Single Supply Split Supplies	V _{CC} V _{CC} , V _{EE}	32 ±16	26 ±13	V _{dc}
Input Differential Voltage Range (1)	V _{IDR}	±32	±26	V _{dc}
Input Common Mode Voltage Range	V _{ICR}	-0.3 to 32	-0.3 to 26	V _{dc}
Input Forward Current (2) (V _I < -0.3 V)	I _{IF}	50	—	mA
Output Short Circuit Duration	t _S	Continuous		
Junction Temperature Ceramic Package Plastic Packages	T _J	175 150		°C
Storage Temperature Range Ceramic Package Plastic Packages	T _{stg}	-65 to +150 -55 to +125		°C
Operating Ambient Temperature Range LM124 LM224 LM324 LM324A LM2902	T _A	-55 to -125 -25 to -85 0 to +70 0 to +70 —	— — — — -40 to +85	°C

(1) Split Power Supplies.
(2) This input current will only exist when the voltage is negative at any of the input leads. Normal output states will reestablish when the input voltage returns to a voltage greater than -0.3 V.



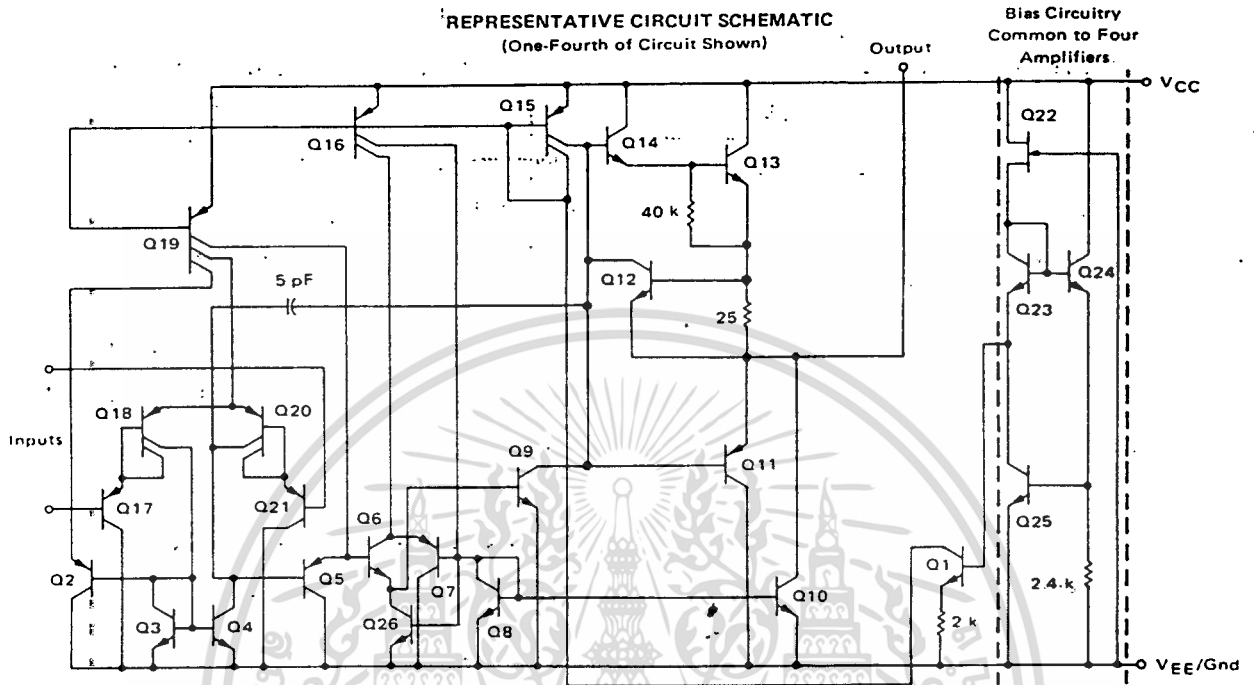
ORDERING INFORMATION

Device	Temperature Range	Package
LM124J	-55 to +125°C	Ceramic DIP
LM2902D	-40 to +85°C	SO-14
LM2902J		Ceramic DIP
LM2902N		Plastic DIP
LM224D	-25 to +85°C	SO-14
LM224J		Ceramic DIP
LM224N		Plastic DIP
LM324AD	0 to +70°C	SO-14
LM324AN		Plastic DIP
LM324D		SO-14
LM324J		Ceramic DIP
LM324N		Plastic DIP

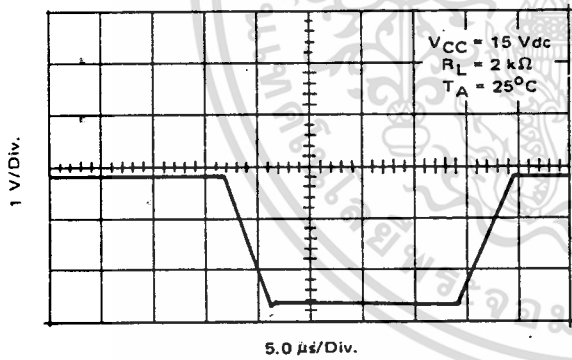
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้วยการค้า

LM124, LM224, LM324, A, LM2902

REPRESENTATIVE CIRCUIT SCHEMATIC
(One-Fourth of Circuit Shown)



LARGE SIGNAL VOLTAGE FOLLOWER RESPONSE

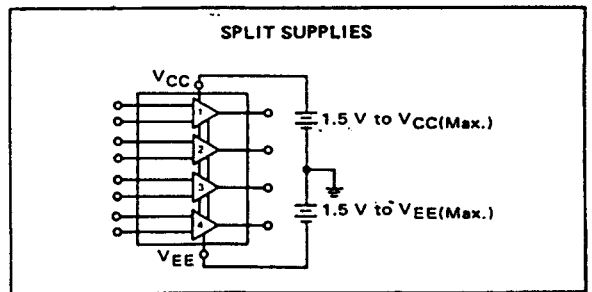
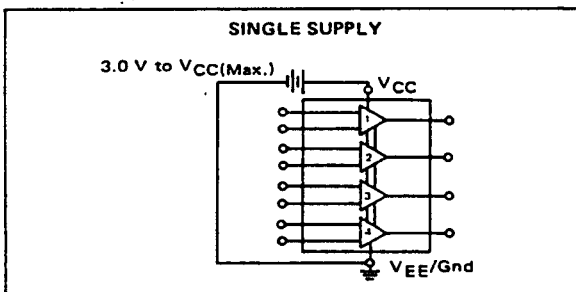


CIRCUIT DESCRIPTION

The LM124 Series is made using four internally compensated, two-stage operational amplifiers. The first stage

of each consists of differential input devices Q20 and Q18 with input buffer transistors Q21 and Q17 and the differential to single ended converter Q3 and Q4. The first stage performs not only the first stage gain function but also performs the level shifting and transconductance reduction functions. By reducing the transconductance a smaller compensation capacitor (only 5 pF) can be employed, thus saving chip area. The transconductance reduction is accomplished by splitting the collectors of Q20 and Q18. Another feature of this input stage is that the input common-mode range can include the negative supply or ground, in single supply operation, without saturating either the input devices or the differential to single-ended converter. The second stage consists of a standard current source load amplifier stage.

Each amplifier is biased from an internal-voltage regulator which has a low temperature coefficient thus giving each amplifier good temperature characteristics as well as excellent power supply rejection.

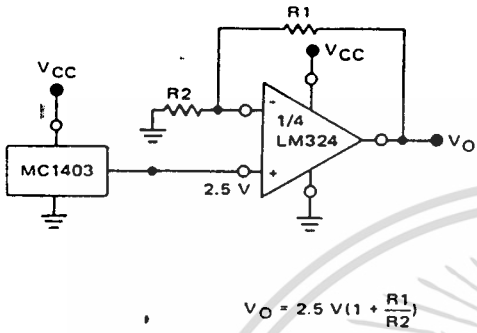


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM124, LM224, LM324,A, LM2902

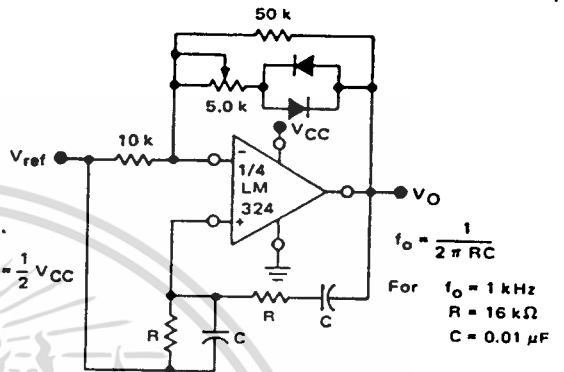
APPLICATIONS INFORMATION

FIGURE 7 - VOLTAGE REFERENCE



$$V_O = 2.5 V \left(1 + \frac{R_1}{R_2} \right)$$

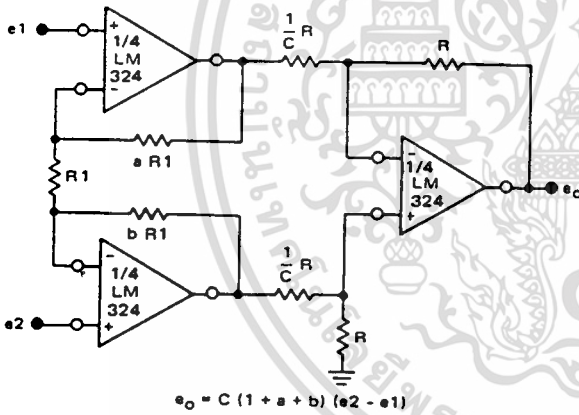
FIGURE 8 - WIEN BRIDGE OSCILLATOR



$$f_o = \frac{1}{2\pi RC}$$

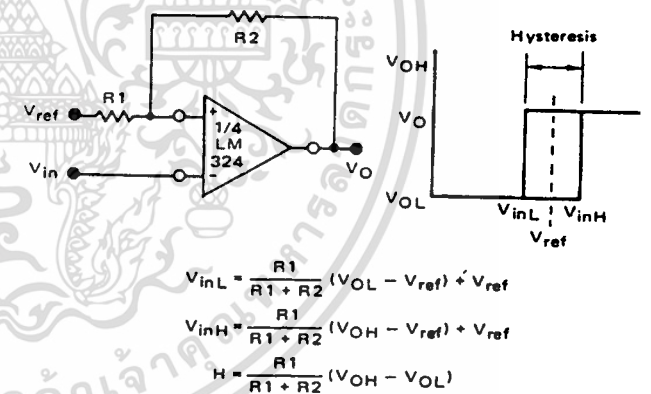
For $f_o = 1 \text{ kHz}$
 $R = 16 \text{ k}\Omega$
 $C = 0.01 \mu\text{F}$

FIGURE 9 - HIGH IMPEDANCE DIFFERENTIAL AMPLIFIER



$$e_o = C(1+a+b)(e_2 - e_1)$$

FIGURE 10 - COMPARATOR WITH HYSTERESIS

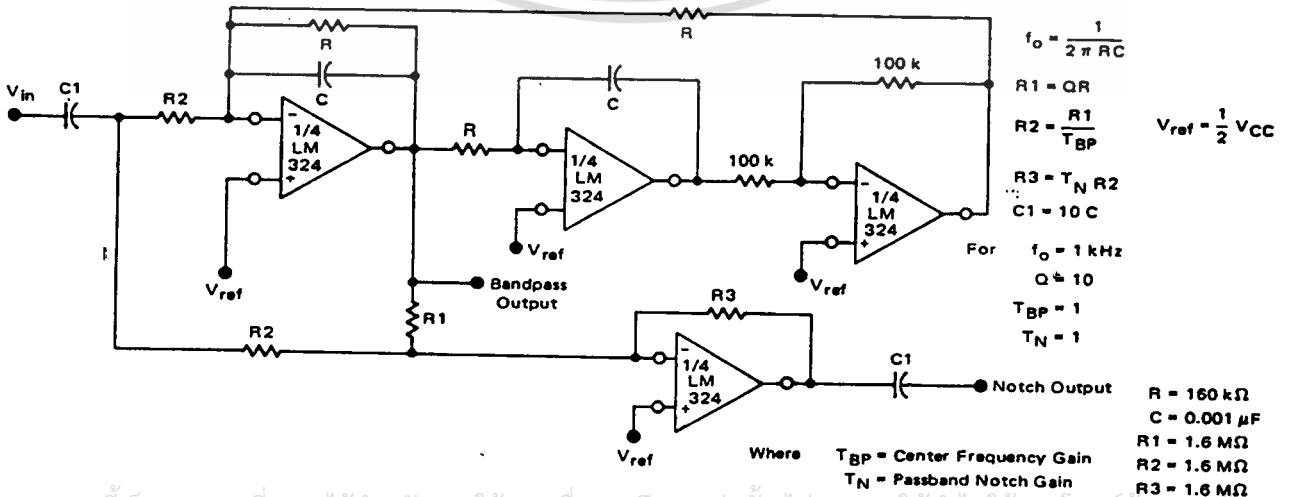


$$V_{inL} = \frac{R_1}{R_1 + R_2} (V_{OL} - V_{ref}) + V_{ref}$$

$$V_{inH} = \frac{R_1}{R_1 + R_2} (V_{OH} - V_{ref}) + V_{ref}$$

$$H = \frac{R_1}{R_1 + R_2} (V_{OH} - V_{OL})$$

FIGURE 11 - BI-QUAD FILTER



$$f_o = \frac{1}{2\pi RC}$$

$$R_1 = QR$$

$$R_2 = \frac{R_1}{T_{BP}}$$

$$R_3 = T_N R_2$$

$$C_1 = 10C$$

For $f_o = 1 \text{ kHz}$
 $Q = 10$
 $T_{BP} = 1$
 $T_N = 1$

Where T_{BP} = Center Frequency Gain
 T_N = Passband Notch Gain

$R = 160 \text{ k}\Omega$
 $C = 0.001 \mu\text{F}$
 $R_1 = 1.6 \text{ M}\Omega$
 $R_2 = 1.6 \text{ M}\Omega$
 $R_3 = 1.6 \text{ M}\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LM158, LM258, LM358, LM2904

Specifications and Applications Information

DUAL LOW POWER OPERATIONAL AMPLIFIERS

Utilizing the circuit designs perfected for recently introduced Quad Operational Amplifiers, these dual operational amplifiers feature 1) low power drain, 2) a common mode input voltage range extending to ground/ V_{EE} , 3) Single Supply or Split Supply operation and 4) pin outs compatible with the popular MC1558 dual operational amplifier. The LM158 Series is equivalent to one-half of an LM124.

These amplifiers have several distinct advantages over standard operational amplifier types in single supply applications. They can operate at supply voltages as low as 3.0 Volts or as high as 32 Volts with quiescent currents about one-fifth of those associated with the MC1741 (on a per amplifier basis). The common mode input range includes the negative supply, thereby eliminating the necessity for external biasing components in many applications. The output voltage range also includes the negative power supply voltage.

- Short Circuit Protected Outputs
- True Differential Input Stage
- Single Supply Operation: 3.0 to 32 Volts
- Low Input Bias Currents
- Internally Compensated
- Common Mode Range Extends to Negative Supply
- Single and Split Supply Operation
- Similar Performance to the Popular MC1558

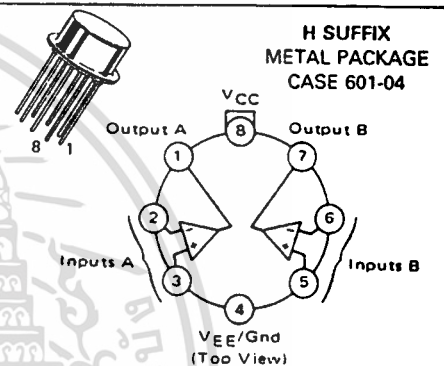
MAXIMUM RATINGS ($T_A = +25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	LM158 LM258 LM358	LM2904	Unit
Power Supply Voltages				Vdc
Single Supply	V_{CC}	32	26	
Split Supplies	V_{CC}, V_{EE}	16	13	
Input Differential Voltage Range (1)	V_{IDR}	32	26	Vdc
Input Common Mode Voltage Range (2)	V_{ICR}	-0.3 to 32	-0.3 to 26	Vdc
Input Forward Current (3) ($V_I < -0.3\text{ V}$)	I_{IF}	50	-	mA
Output Short Circuit Duration	t_S	Continuous		
Junction Temperature	T_J			$^\circ\text{C}$
Ceramic and Metal Packages		175		
Plastic Package		150		
Storage Temperature Range	T_{stg}			$^\circ\text{C}$
Ceramic and Metal Packages		-65 to +150		
Plastic Package		-55 to +125		
Operating Ambient Temperature Range	T_A			$^\circ\text{C}$
LM158		-55 to +125	-	
LM258		-25 to +85	-	
LM358		0 to +70	-	
LM2904		-	-40 to +85	

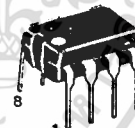
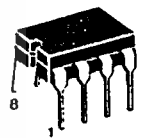
- (1) Split Power Supplies
 (2) For Supply Voltages less than 32 V for the LM158/258/358 and 26 V for the LM2904, the absolute maximum input voltage is equal to the supply voltage.
 (3) This output current will only exist when the voltage is negative at any of the input leads. Normal output states will reestablish when the input voltage returns to a voltage greater than 0.3 V.

DUAL DIFFERENTIAL INPUT OPERATIONAL AMPLIFIERS

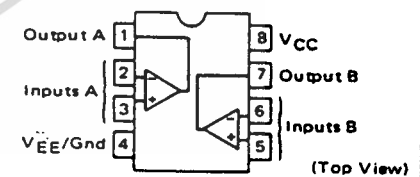
SILICON MONOLITHIC INTEGRATED CIRCUIT



J SUFFIX
CERAMIC PACKAGE
CASE 693-02



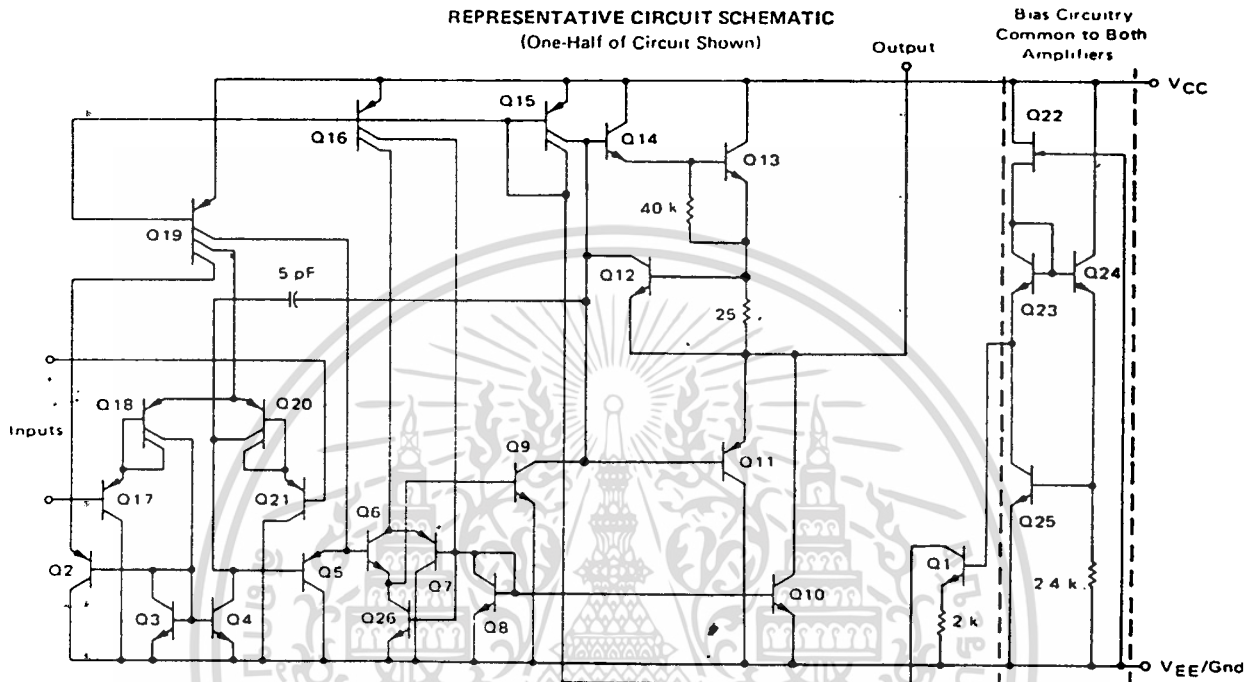
N SUFFIX
PLASTIC PACKAGE
CASE 626-05



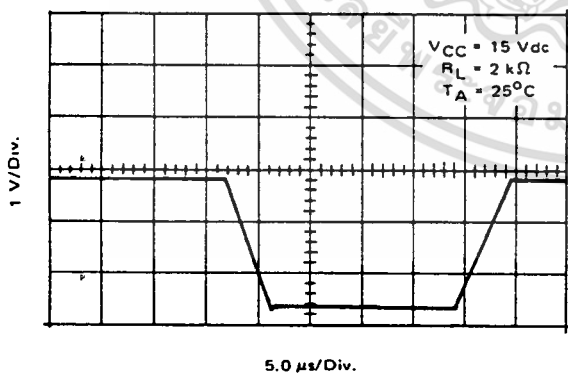
ORDERING INFORMATION

Device	Temperature Range	Package
LM158H	-55 to +125 $^\circ\text{C}$	Metal Can
LM158J		Ceramic DIP
LM2904D		SO-8
LM2904H	-40 to +85 $^\circ\text{C}$	Metal Can
LM2904J		Ceramic DIP
LM2904N		Plastic DIP
LM258D	-25 to +85 $^\circ\text{C}$	SO-8
LM258H		Metal Can
LM258J		Ceramic DIP
LM258N	0 to +70 $^\circ\text{C}$	Plastic DIP
LM358D		SO-8
LM358H		Metal Can
LM358J	0 to +70 $^\circ\text{C}$	Ceramic DIP
LM358N		Plastic DIP

LM158, LM258, LM358, LM2904



**LARGE SIGNAL VOLTAGE
FOLLOWER RESPONSE**



CIRCUIT DESCRIPTION

The LM158 Series is made using two internally compensated, two-stage operational amplifiers. The first stage of each consists of differential input devices Q20 and Q18 with input buffer transistors Q21 and Q17 and the differential to single ended converter Q3 and Q4. The first stage performs not only the first stage gain function but also performs the level shifting and transconductance reduction functions. By reducing the transconductance a smaller compensation capacitor (only 5 pF) can be employed, thus saving chip area. The transconductance reduction is accomplished by splitting the collectors of Q20 and Q18. Another feature of this input stage is that the input common-mode range can include the negative supply or ground, in single supply operation, without saturating either the input devices or the differential to single-ended converter. The second stage consists of a standard current source load amplifier stage.

Each amplifier is biased from an internal-voltage regulator which has a low temperature coefficient thus giving each amplifier good temperature characteristics as well as excellent power supply rejection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM158, LM258, LM358, LM2904

APPLICATIONS INFORMATION

FIGURE 7 – VOLTAGE REFERENCE

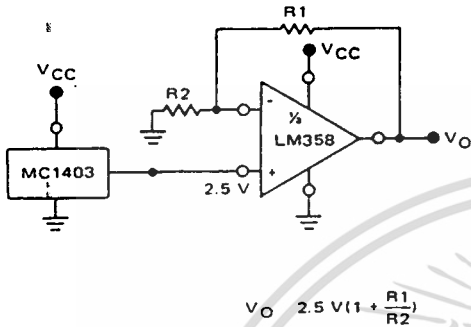


FIGURE 8 – WIEN BRIDGE OSCILLATOR

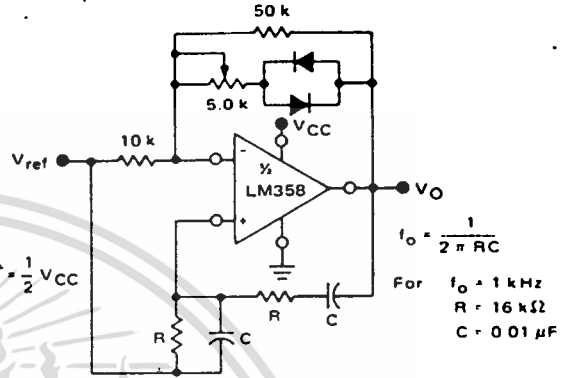


FIGURE 9 – HIGH IMPEDANCE DIFFERENTIAL AMPLIFIER

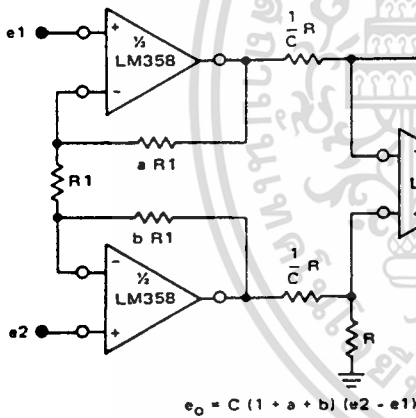


FIGURE 10 – COMPARATOR WITH HYSTERESIS

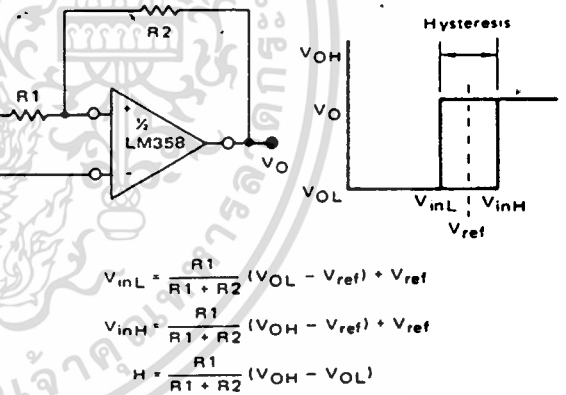
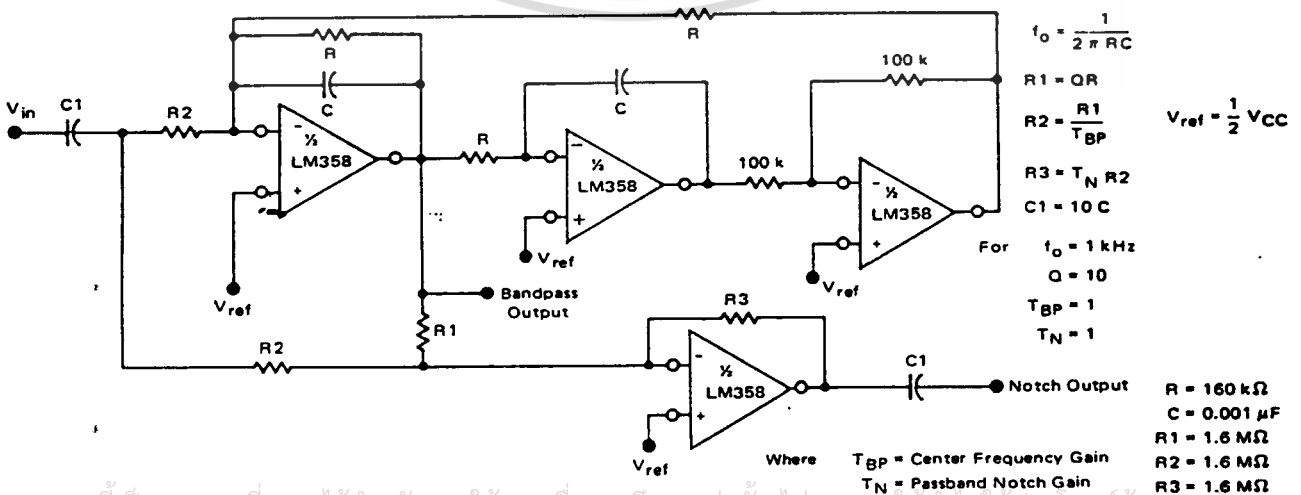


FIGURE 11 – BI-QUAD FILTER



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA SEMICONDUCTOR TECHNICAL DATA

6-Pin DIP Optoisolators Triac Driver Output

These devices consist of gallium-arsenide infrared emitting diodes, optically coupled to a silicon bilateral switch.

They are designed for applications requiring isolated triac triggering.

- UL Recognized File Number E54915
- Output Driver Designed for 240 Vac Line
- V_{ISO} Isolation Voltage of 7500 V Peak
- Similar to MOC3010 and MOC3011
- Standard 6-PIN Plastic DIP
- VDE approved per standard 0883/6.80 (Certificate number 41853), with additional approval to DIN IEC380/VDE0806, IEC435/VDE0805, IEC65/VDE0860, VDE110b, covering all other standards with equal or less stringent requirements, including IEC204/VDE0113, VDE0160, VDE0832, VDE0833, etc.
- Special lead form available (add suffix "T" to part number) which satisfies VDE0883/6.80 requirement for 8 mm minimum creepage distance between input and output solder pads.
- Various lead form options available. Consult "Optoisolator Lead Form Options" data sheet for details.

MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
INFRARED EMITTING DIODE			
Reverse Voltage	V _R	3	Volts
Forward Current — Continuous	I _F	60	mA
Total Power Dissipation @ T _A = 25°C Negligible Power in Triac Driver Derate above 25°C	P _D	100	mW
		1.33	mW/°C

OUTPUT DRIVER

Off-State Output Terminal Voltage	V _{DRM}	400	Volts
Peak Repetitive Surge Current (PW = 1 ms, 120 pps)	I _{TSM}	1	A
Total Power Dissipation @ T _A = 25°C Derate above 25°C	P _D	300	mW
		4	mW/°C

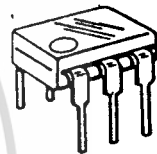
TOTAL DEVICE

Isolation Surge Voltage (1) (Peak ac Voltage, 60 Hz, 5 Second Duration)	V _{ISO}	7500	Vac
Total Power Dissipation @ T _A = 25°C Derate above 25°C	P _D	330	mW
		4.4	mW/°C
Junction Temperature Range	T _J	-40 to +100	°C
Ambient Operating Temperature Range	T _A	-40 to +85	°C
Storage Temperature Range	T _{stg}	-40 to +150	°C
Soldering, Temperature (10 s)	—	260	°C

(1) Isolation surge voltage, V_{ISO}, is an internal device dielectric breakdown rating.

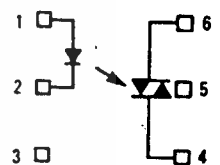
**MOC3020
MOC3021
MOC3022
MOC3023**

**6-PIN DIP
OPTOISOLATORS
TRIAC DRIVER OUTPUT**



**CASE 730A-02
PLASTIC**

COUPLER SCHEMATIC



1. ANODE
2. CATHODE
3. NC
4. MAIN TERMINAL
5. SUBSTRATE
DO NOT CONNECT
6. MAIN TERMINAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3020, MOC3021, MOC3022, MOC3023

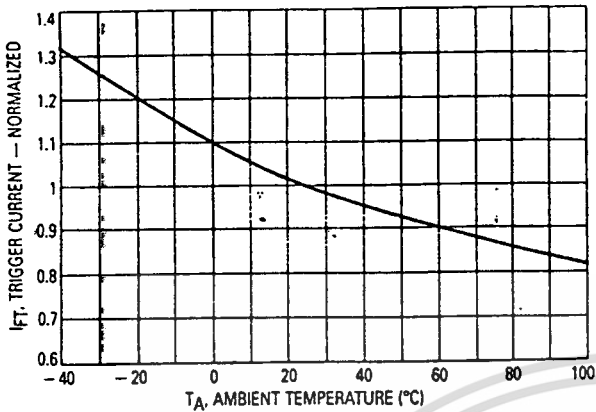


Figure 3. Trigger Current versus Temperature

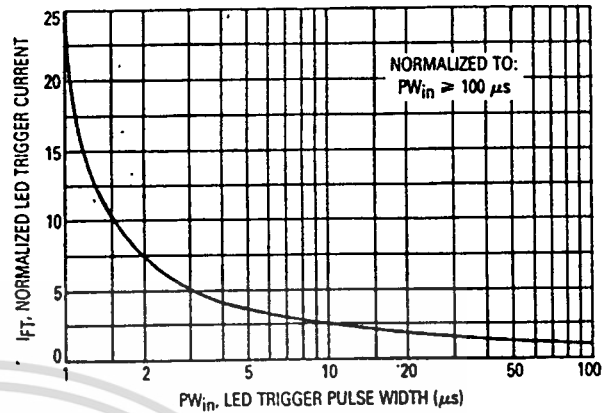


Figure 4. LED Current Required to Trigger versus LED Pulse Width

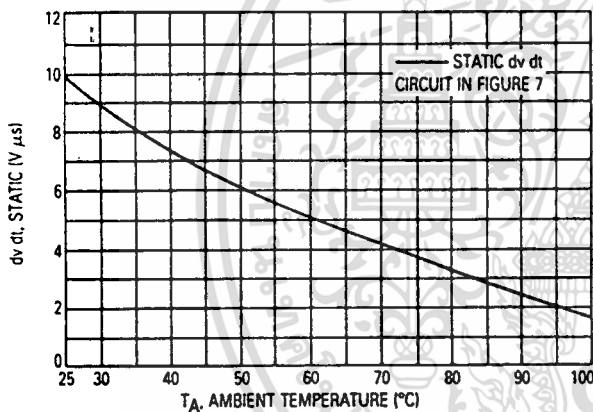


Figure 5. dv/dt versus Temperature

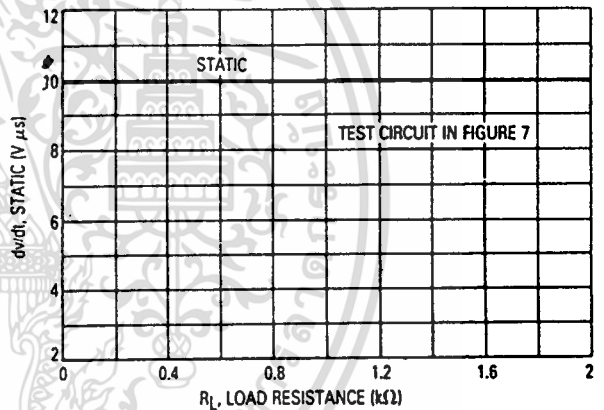
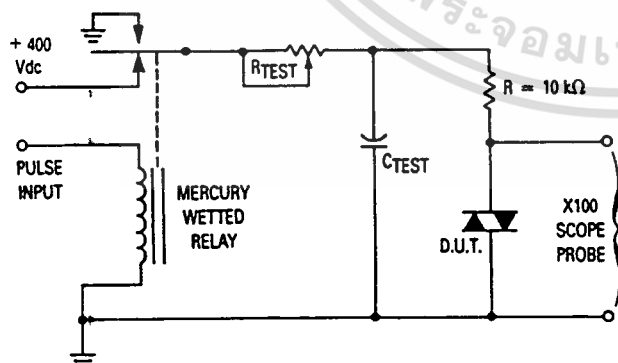


Figure 6. dv/dt versus Load Resistance



- 1 The mercury wetted relay provides a high speed repeated pulse to the D.U.T.
- 2 100x scope probes are used, to allow high speeds and voltages.
- 3 The worst-case condition for static dv/dt is established by triggering the D.U.T. with a normal LED input current, then removing the current. The variable R_{TEST} allows the dv/dt to be gradually increased until the D.U.T. continues to trigger in response to the applied voltage pulse, even after the LED current has been removed. The dv/dt is then decreased until the D.U.T. stops triggering. τ_{RC} is measured at this point and recorded.

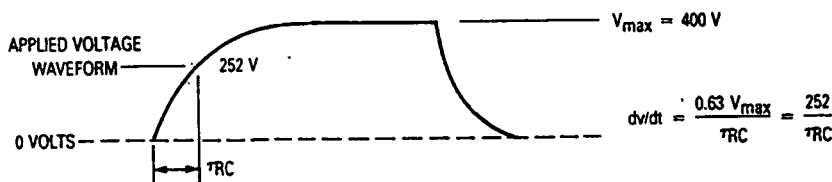


Figure 7. Static dv/dt Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่ควรนำข้อมูลไปใช้ประโยชน์ด้านการค้า
 ไม่ควรกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จเป็นรูปเล่มขึ้นมาได้ก็ด้วยความร่วมมือและช่วยเหลือจากเพื่อนๆและอาจารย์ทุกท่านในภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สจล. ทางผู้จัดทำขอขอบคุณทุกท่าน โดยเฉพาะอย่างยิ่ง ดร. กิติพล ชิตสกุล ผู้ให้คำปรึกษาตลอดจนชี้แนะแนวทางทางผู้จัดทำขอขอบคุณอีกครั้งหนึ่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้