



การสับสวิตซ์คาปาซิเตอร์โดยใช้ไทรสเตอร์  
Thyristor switched capacitor banks



วัน เดือน ปี..... 30.กค.๒๕๓๙  
เลขทะเบียน..... ๐๖.๐๖.๓๙  
เลขเรียกหนังสือ..... ๓๑๒๕๔ นส.๓๙๓

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

๐๕๘๒๕๔

ปีการศึกษา 2539

การสับสวิตช์คาปาซิเตอร์โดยใช้ไทรสเตอร์  
Thyristor switched capacitor banks



อาจารย์ที่ปรึกษา

ผศ.จงรักษ์ บุญเส็ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2539

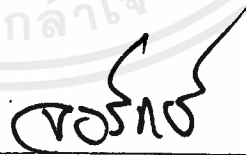
ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การสับสวิตซ์คาปาซิเตอร์โดยใช้ทรินสเตอร์

ผู้จัดทำ

1. นายราทิตย์ ลิ้มปนากร
2. นายบรรพต ดายบัว
3. นายปฏิคม สรรพเสดาญาณ
4. นายพิเชษฐ์ นิตีสาครินทร์



อาจารย์ที่ปรึกษา

(ผศ. จงรักษ์ บุญเส็ง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Thyristor switched capacitor banks

Narapat Limpanakorn

Banphot Laibua

Patikom Sanpachudayan

Pichate Nitisakin

Assist.Prof Jongruk Boonseng Advisor

1997

### Abstract

Power system utilities are facing many technical problems caused by increasing loads, limited transmission network and insufficient generations.

Capacitor bank are the most common elements used in power systems to control system voltages at various buses corresponding to the load demands. In this project, capacitor bank will generate more reactive current for load balancing.

We use thyristor to control reactive current emitting of capacitor to give the appropriate value and determine the minimum current phase as reference, but for the other 2 phases, reactive current will be put in for current compensation, then line current of 3 phases will equal to each other and equal to minimum value of line current. With this approach, it can reduce power charge and production cost either.

## สารบัญ

	หน้า
บทคัดย่อ	i
ABSTRACT	ii
สารบัญภาพ	iii
สารบัญตาราง	vi
บทที่ 1 บทนำ	1
1.1 จุดประสงค์ของการชดเชยค่าโหลด	1
1.2 การปรับปรุงค่าตัวประกอบกำลัง	1
1.3 ประโยชน์ของการปรับปรุงค่าตัวประกอบกำลัง	2
1.4 หลักการทำงานของไทรสเตอร์สวิตซ์คาปาซิเตอร์	3
บทที่ 2 ทฤษฎี	5
2.1 ค่า คาปาซิเตอร์ที่ดีที่สุดที่ใช้ชดเชยรีแอกทีฟเพาเวอร์	5
2.2 ไทรสเตอร์สวิตซ์คาปาซิเตอร์	6
2.3 วงจรสับเบอร์	12
บทที่ 3 การออกแบบวงจรที่ใช้งาน	16
3.1 วงจรสร้างสัญญาณเปรียบเทียบ	16
3.2 วงจรสร้างสัญญาณทริกไทรสเตอร์	22
3.3 แหล่งจ่ายไฟกระแสตรง	26
บทที่ 4 การทดลอง	29
4.1 การทดลองที่ 1	29
4.2 การทดลองที่ 2	34
4.3 การทดลองที่ 3	36
4.4 การทดลองที่ 4	39
4.5 การทดลองที่ 5	40
4.6 การทดลองที่ 6	41
บทที่ 5 สรุปผลและวิจารณ์	42
เอกสารอ้างอิง	43
กิตติกรรมประกาศ	
ภาคผนวก ก ข้อมูล TCA 785	

ภาคผนวก ข Thyristor MCR 265 - 10

ภาคผนวก ค ข้อมูลของโหลดที่ใช้ในโครงการนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญภาพ

	หน้า
รูปที่ 1.1 แสดงแผนภาพเฟสเซอร์ของกำลังไฟฟ้า	1
รูปที่ 1.2 แสดงดิฟเฟอเรนเชียลของเฟสเซอร์โดยใช้ทริสเตอร์ควบคุมคาปาซิเตอร์	3
รูปที่ 2.1 ระบบ 3 เฟส 3 สายที่มีการชดเชยรีแอกทีฟเพาเวอร์	6
รูปที่ 2.2 แสดงการใช้ทริสเตอร์ มาควบคุมคาปาซิเตอร์ที่ต่อกันแบบขนานในแต่ละเฟส	7
รูปที่ 2.3 แสดงความสัมพันธ์ระหว่างกระแสและจำนวนคาปาซิเตอร์ที่ต่ออยู่	7
รูปที่ 2.4 แสดงวงจรที่ใช้ในการวิเคราะห์การสวิตช์โดยปราศจากทรานเซียนท์	7
รูปที่ 2.5 แสดงวงจรที่ใช้ในทางปฏิบัติในการสวิตช์คาปาซิเตอร์	8
รูปที่ 2.6 แสดงแฟลคเตอร์การขยาย $\frac{n^2}{n^2 - 1}$	8
รูปที่ 2.7 แสดงขนาดการแกว่งของกระแสในขณะทริสเตอร์ถูกทริกที่ $v = V_{co}$	10
รูปที่ 2.8 แสดงขนาดการแกว่งของกระแสในขณะทริสเตอร์ถูกทริก เมื่อ $dv/dt = 0$	10
รูปที่ 2.9 แสดงวงจรการสวิตช์ตัวเก็บประจุ	11
รูปที่ 2.10 แสดงทรานเซียนท์ที่เกิดขึ้นเมื่อมีการสวิตช์ตัวเก็บประจุ โดย (a) สวิตช์เมื่อ $v = V_{co} = 0$ (b) สวิตช์เมื่อ $dv/dt = 0$	11
รูปที่ 2.11 แสดงลักษณะการลดลงของกระแสและการเพิ่มขึ้นของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส	13
รูปที่ 2.12 แสดงการต่อวงจรสแน็บเบอร์ช่วยหยุดนำกระแสเพื่อหน่วงแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ให้เพิ่มขึ้นอย่างช้าๆ	13
รูปที่ 2.13 แสดงการต่อสแน็บเบอร์ป้องกันแรงดันเกินเพื่อจำกัดค่ากระแสสูงสุดที่จะตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส	14
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของวงจรสร้างสัญญาณเปรียบเทียบ	16
รูปที่ 3.2 แสดงวงจรการใช้หม้อแปลงกระแส	17
รูปที่ 3.3 แสดงบล็อกไดอะแกรมของวงจรตรวจสอบสถานะ	17
รูปที่ 3.4 แสดงวงจรที่ใช้ในการตรวจสอบสถานะ(1)	18
รูปที่ 3.5 แสดงวงจรที่ใช้ในการตรวจสอบสถานะ(2)	19
รูปที่ 3.6 แสดงวงจรที่ใช้ในการตรวจสอบสถานะ(3)	20
รูปที่ 3.7 แสดงวงจรเปรียบเทียบ	21
รูปที่ 3.8 แสดงวงจรที่ใช้สร้างสัญญาณแรงดันกระแสตรง	22

## สารบัญภาพ(ต่อ)

	หน้า
รูปที่ 3.10 แสดงบล็อกไดอะแกรมของวงจรสร้างสัญญาณทริกไตรสเตอร์	23
รูปที่ 3.11 วงจรกำเนิดสัญญาณพัลส์โดยใช้ ไอซี TCA 785	23
รูปที่ 3.12 วงจรขยายกระแสและรักษาระดับแรงดันพร้อมทั้งแยกระบบกราวด์	23
รูปที่ 3.13 แสดงสัญญาณของTCA 785	25
รูปที่ 3.14 แสดงวงจรที่ใช้ในการแยกระบบกราวด์	25
รูปที่ 3.15 แสดงวงจรที่ใช้ควบคุมไตรสเตอร์	26
รูปที่ 3.16 วงจรเร็กติไฟล์	26
รูปที่ 3.17 แสดงวงจรการใช้งาน TL 494	27
รูปที่ 3.18 วงจรฟลายแบ็กคอนเวอร์เตอร์	27
รูปที่ 4.1 แสดงวงจรที่ใช้ในการทดลองโหลดความต้านทาน	29
รูปที่ 4.2 แสดงสัญญาณแรมป์และสัญญาณพัลส์ที่มุม 0 องศา	29
รูปที่ 4.3 แสดงสัญญาณแรมป์และสัญญาณพัลส์ที่มุม 90 องศา ใช้สำหรับทริกไตรสเตอร์ ตัวที่ 1	30
รูปที่ 4.4 แสดงสัญญาณแรมป์และสัญญาณพัลส์ที่มุม 90 องศา ใช้สำหรับทริกไตรสเตอร์ ตัวที่ 2	30
รูปที่ 4.5 แสดงกระแสที่ไหลผ่านโหลดความต้านทานขณะทำการทริกที่มุม 0 องศา	31
รูปที่ 4.6 แสดงกระแสที่ไหลผ่านโหลดความต้านทานขณะทำการทริกที่มุม 90 องศา	31
รูปที่ 4.7 แสดงวงจรที่ใช้ในการทดลองโหลดอินดักทีฟ	32
รูปที่ 4.8 แสดงกระแสที่ไหลในวงจรเมื่อมีโหลดอินดักทีฟ	32
รูปที่ 4.9 แสดงวงจรที่ใช้ในการทดลองโหลดคาปาซิเตอร์	33
รูปที่ 4.10 แสดงกระแสที่ไหลผ่าน โหลดคาปาซิเตอร์	33
รูปที่ 4.11 แสดงวงจรทดสอบการทริกไตรสเตอร์ในวงจร 3 เฟสโดยใช้โหลดความต้านทาน	34
รูปที่ 4.12 แสดงกระแสคร่อมความต้านทาน( $R_x$ )เมื่อทำการทริก ไทริสเตอร์ ชุด A ที่มุม 90 องศา และทริกชุด B ที่มุม 0 องศา	35
รูปที่ 4.13 แสดงกระแสคร่อมความต้านทาน( $R_x$ )เมื่อทำการทริก ไทริสเตอร์ ชุด A ที่มุม 180 องศา และทริกชุด B ที่มุม 90 องศา	35
รูปที่ 4.14 แสดงวงจรการทริก ไทริสเตอร์ในวงจร 3 เฟสโดยใช้โหลดคาปาซิเตอร์	36

## สารบัญภาพ(ต่อ)

	หน้า
รูปที่ 4.14 แสดงกระแสที่ผ่าน โหลดคาปาซิเตอร์ที่ต่อแบบเดลต้า โดยเปิดมุมทริก ไทริสเตอร์ที่ 0 องศาทั้ง 3 เฟส	38
รูปที่ 4.15 แสดงกระแสที่ผ่าน โหลดคาปาซิเตอร์ที่ต่อแบบเดลต้า โดยเปิดมุมทริก ไทริสเตอร์ชุด A ที่ 180 องศา ชุด B และ C ที่ 0 องศา	38
รูปที่ 4.16 แสดงวงจรทดลองการชดเชยกระแสรีแอกทีฟให้โหลดอินดักทีฟ	39
รูปที่ 4.17 แสดงวงจรการทดลองการชดเชยกระแสรีแอกทีฟให้มอเตอร์	40
รูปที่ 4.18 แสดงวงจรการทดลองการชดเชยกระแสรีแอกทีฟให้โหลดความต้านทานและอินดักทีฟ	41



## สารบัญตาราง

ตารางที่ 1 แสดงเงื่อนไขในการใช้ตรวจสอบสถานะ

หน้า

17



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

ปัจจุบันปัญหาการสูญเสียพลังงานไฟฟ้านับเป็นปัญหาที่สำคัญ สาเหตุประการหนึ่งเกิดจากค่าตัวประกอบกำลังต่ำ ซึ่งเกิดจากโหลดที่ต้องการกำลังไฟฟ้ารีแอกทีฟ โดยเฉพาะโหลดที่มีการเปลี่ยนแปลงตลอดเวลา การชดเชยกำลังไฟฟ้ารีแอกทีฟจะทำได้ยาก และต้องการระบบตัวชดเชยที่สามารถปรับการชดเชยได้ทุกสภาวะโหลด

### 1.1 จุดประสงค์ของการชดเชยค่าโหลด

การชดเชยค่าโหลด (Load Compensation) เป็นการจัดการกำลังไฟฟ้ารีแอกทีฟ (Reactive Power) เพื่อที่จะปรับปรุงประสิทธิภาพการใช้พลังงานในระบบไฟฟ้ากำลัง โดยมีจุดมุ่งหมายที่สำคัญ คือ

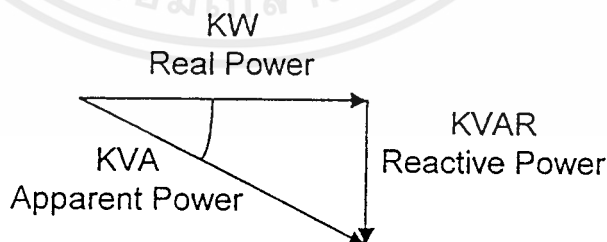
1. การปรับปรุงค่าตัวประกอบกำลัง (Power Factor)
2. การแก้ไขค่าการเปลี่ยนแปลงแรงดัน (Voltage Regulation)
3. การทำสมดุลโหลด (Load Balancing)

### 1.2 การปรับปรุงค่าตัวประกอบกำลัง

กำลังไฟฟ้าที่แหล่งจ่ายให้กับอุปกรณ์ต่างๆสามารถแยกเป็น 2 ส่วน คือ

- กำลังไฟฟ้าจริง (Real Power) เป็นกำลังไฟฟ้าที่ใช้งานจริง เช่น เปลี่ยนเป็นความร้อน แสงสว่าง หรือขับเคลื่อนเครื่องจักรกลต่างๆ มีหน่วยเป็น วัตต์ (Watt) หรือ กิโลวัตต์
- กำลังไฟฟ้ารีแอกทีฟ (Reactive Power) เป็นกำลังไฟฟ้าที่ต้องการสำหรับสร้างสนามแม่เหล็กในอุปกรณ์ที่ทำงานโดยอาศัยสนามแม่เหล็ก เช่น หม้อแปลง มอเตอร์ ตัวเหนี่ยวนำ (coil) ต่างๆ มีหน่วยเป็น วาร์ (VAR) หรือ กิโลวาร์

กำลังไฟฟ้าทั้งสองส่วนสามารถรวมเข้าด้วยกันทางเฟสเซอร์ (Phasor) เป็นกำลังไฟฟ้าปรากฏ (Apparent Power) มีหน่วยเป็น โวลต์แอมป์ (VA) หรือ กิโลโวลต์แอมป์ ดังรูป



รูปที่ 1.1 แสดงแผนภาพเฟสเซอร์ (phasor diagram) ของกำลังไฟฟ้า

$$kVA = \sqrt{(kW)^2 + (kVAR)^2} \quad (1.1)$$

ค่าตัวประกอบกำลัง (Power Factor) คำนวณได้จากสูตร

$$kVA = \sqrt{(kW)^2 + (kVAR)^2} \quad (1.1)$$

ค่าตัวประกอบกำลัง (Power Factor) คำนวณได้จากสูตร

$$\cos \phi = \frac{kW}{\sqrt{(kW)^2 + (kVAR)^2}} \quad (1.2)$$

เนื่องจากโหลดในทางอุตสาหกรรมส่วนใหญ่จะมีตัวประกอบกำลังตามหลัง (lagging) กล่าวคือจะรับกำลังไฟฟ้ารีแอกทีฟ ดังนั้นกระแสโหลดจะมีค่ามากขึ้นกว่าที่ความต้องการกำลังไฟฟ้าจริงจากแหล่งจ่ายเพียงอย่างเดียว นอกจากนี้กำลังไฟฟ้าจริงเท่านั้นที่ใช้ประโยชน์ในการเปลี่ยนรูปพลังงาน ส่วนกระแสโหลดส่วนเกินจะเป็นส่วนที่สูญเสียเปล่า ซึ่งไม่เพียงแต่จะต้องเสียค่าใช้จ่ายในการใช้สายที่มีขนาดใหญ่แล้วยังเกิดความสูญเสียในรูปพลังงานความร้อนที่สายอีกด้วย ด้วยเหตุนี้จึงจำเป็นต้องติดตั้งอุปกรณ์ที่สามารถจ่ายกำลังไฟฟ้ารีแอกทีฟเพิ่มเติมจากการจ่ายไฟของการไฟฟ้า ซึ่งเมื่อพิจารณาจากสมการที่ 1.2 จะพบว่าเมื่อมีการใช้กำลังรีแอกทีฟจากการไฟฟ้าลดลงจะทำให้ค่าตัวประกอบกำลัง ( $\cos \phi$ ) สูงขึ้น อุปกรณ์ที่ใช้ในการจ่ายกำลังไฟฟ้ารีแอกทีฟก็คือ ตัวเก็บประจุ (Capacitor) ซึ่งตัวของมันเองต้องการกำลังไฟฟ้าจริง (kw) เป็นจำนวนน้อยมากโดยจะทำการควบคุมให้ตัวเก็บประจุจ่ายกำลังไฟฟ้าให้มีคต ั้ง ไฟฟ้ารีแอกทีฟใกล้เคียงกับที่โหลดต้องการจนทำให้ค่าตัวประกอบกำลังใกล้เคียง 1 (unity power factor)

### 1.3 ประโยชน์ของการปรับปรุงค่าตัวประกอบกำลัง

1. ระบบไฟฟ้าสามารถรับโหลดได้เพิ่มขึ้น เมื่อปรับปรุงค่าตัวประกอบกำลังของระบบให้สูงขึ้นแล้ว จะทำให้กระแสของระบบลดลง นั่นคือกำลังไฟฟ้าปรากฏของโหลดรวมลดลง ทำให้ระบบสามารถจ่ายโหลดได้มากขึ้น

2. แรงดันไฟฟ้าของระบบดีขึ้น จากสูตรแรงดันตกระหว่างสาย ( $\Delta V$ ) ของระบบไฟฟ้า 3 เฟส

$$\Delta V = \sqrt{3}I(R \cos \phi + X \sin \phi) \quad (1.3)$$

โดยที่  $I$  = กระแสสาย (line current) (A)

$R$  = ความต้านทาน (resistance) ( $\Omega$ )

$X$  = รีแอกแตนซ์ (reactance) ( $\Omega$ )

$\phi$  = มุมกำลัง (power angle)

เมื่อปรับปรุงให้ค่าตัวประกอบกำลังสูงขึ้น ทำให้กระแสลดลง และมุมกำลัง ( $\phi$ ) ลดลง ส่งผลให้แรงดันตกระหว่างสายน้อยลง

3. แรงดันตกในหม้อแปลงลดลง

$$\text{จากสูตร} \quad \%V = \frac{\text{rated } kVAR_{Cap} \times \%U_{kTr}}{\text{rated } kVA_{Tr}} \quad (1.4)$$

เมื่อค่าตัวประกอบกำลังสูงขึ้น ทำให้แรงดันไฟฟ้าทางด้านทุติยภูมิของหม้อแปลง (%V) เพิ่มขึ้น

4. กำลังสูญเสียของระบบลดลง เนื่องจากกำลังสูญเสียในสายตัวนำไฟฟ้าของระบบเป็นสัดส่วนกับกำลังสองของกระแส เมื่อปรับปรุงค่าตัวประกอบกำลังให้สูงขึ้นจะทำให้กระแสลดลง ดังนั้นกำลังสูญเสียจึงเป็นสัดส่วนกลับกับค่าตัวประกอบกำลังกำลังสอง

$$\% Power Loss = \left| \frac{P.F.1}{P.F.2} \right|^2 \times 100\%$$

$$\% \Delta Power Loss = \left( 1 - \left| \frac{P.F.1}{P.F.2} \right|^2 \right) \times 100\% \quad (1.5)$$

$$(Power Loss 2) = (Power loss 1) \times \left( 1 - \left| \frac{P.F.1}{P.F.2} \right|^2 \right)$$

เมื่อ P.F.1 = ค่าตัวประกอบกำลังก่อนทำการปรับปรุง

P.F.2 = ค่าตัวประกอบกำลังหลังทำการปรับปรุง

Power Loss 1 = กำลังไฟฟ้าสูญเสียก่อนทำการปรับปรุง

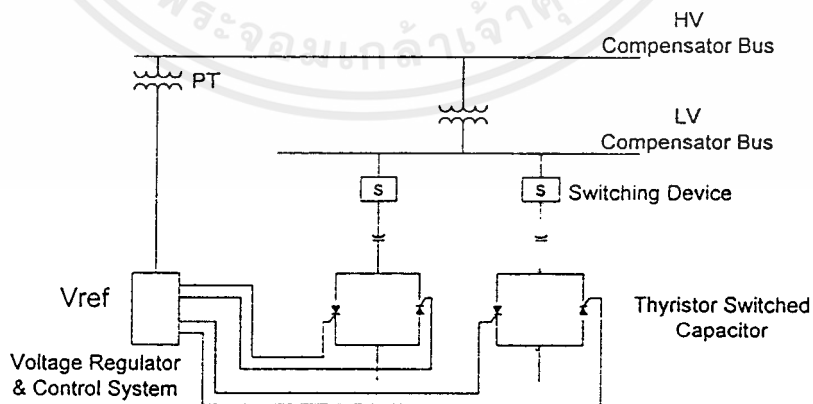
Power Loss 2 = กำลังไฟฟ้าสูญเสียหลังทำการปรับปรุง

ระบบ 3 เฟส กำลังสูญเสียในสายไฟฟ้า =  $3I^2R$  ดังนั้นเมื่อกระแสลดลง ทำให้กำลังสูญเสียในสายลดลงด้วย

5. กำลังสูญเสียในหม้อแปลงลดลง กำลังสูญเสียในหม้อแปลงประกอบด้วย 2 ส่วนคือ กำลังสูญเสียในแกนเหล็ก และกำลังสูญเสียในลวดทองแดง (copper loss) ซึ่งกำลังสูญเสียในลวดทองแดงนี้จะแปรผันตามกระแสกำลังสอง เมื่อปรับปรุงค่าตัวประกอบกำลังให้สูงขึ้นแล้วกระแสที่ไหลผ่านหม้อแปลงจะลดลง ทำให้กำลังสูญเสียเนื่องจากความต้านทานในขดลวดทองแดงลดลง

6. ลดค่าไฟฟ้า ถ้าสามารถปรับปรุงค่าตัวประกอบกำลังให้มีค่าสูงกว่า 0.85 ได้จะลดค่าภาระกำลังไฟฟารีแอกทีฟ (kVAR Charge) จากการไฟฟ้า

#### 1.4 หลักการทำงานของไทรสเตอร์สวิตซ์คาปาซิเตอร์ (Thyristor Switch Capacitor (TSC))



รูปที่ 1.2 สแตติกวาคอมเพนเซเตอร์ โดยใช้ไทรสเตอร์ควบคุมคาปาซิเตอร์

เนื่องจากโหลดทางอุตสาหกรรมส่วนมากจะมีตัวประกอบกำลังสี่เหลี่ยมหรือเร็กกิงพาวเวอร์แฟคเตอร์ ดังนั้นในการชดเชยค่ารีแอคทีฟพาวเวอร์ให้กับโหลดจึงจำเป็นต้องต่อตัวเก็บประจุเข้าไป ดังรูปที่ 1.2 โดยตัวเก็บประจุจะทำหน้าที่จ่ายรีแอคทีฟพาวเวอร์ให้กับโหลด โดยมีทรินสเตอร์เป็นตัวควบคุมการทำงานว่า จะต้องทำการจ่ายค่ารีแอคทีฟพาวเวอร์ให้กับโหลดมากน้อยเพียงใด ในการควบคุมดังกล่าวนี้ จะควบคุมได้โดยการเปลี่ยนมุมทริกของทรินสเตอร์ ซึ่งเมื่อมุมนำกระแสของทรินสเตอร์เปลี่ยนไปก็ว่าจะทำให้ค่าอาร์เอ็มเอสของกระแสที่ไหลผ่านคาปาซิเตอร์ (C) เปลี่ยนไปด้วย จากเหตุผลนี้เอง เราจึงอาจจะสามารถควบคุมรีแอคทีฟพาวเวอร์ของระบบได้ โดยการควบคุมมุมทริกของทรินสเตอร์ สำหรับในโครงการนี้ มุมทริกของทรินสเตอร์ได้มาจากการคำนวณโดยอาศัยวงจรทางอิเล็กทรอนิกส์เพื่อหาค่ามุมที่เหมาะสมในการที่จะนำไปทริกทรินสเตอร์ ต่อไป



## บทที่ 2

### ทฤษฎี

#### 2.1 ค่าคาปาซิเตอร์ที่ดีที่สุดที่ใช้ชดเชยรีแอกทีฟเพาเวอร์

ได้มีการคิดค้นมาตรฐาน ( Standard ) ใหม่เพื่อได้ค่าที่ดีที่สุดของค่าเฉลี่ยของกระแสในสาย โดยการประมาณค่าอุปกรณ์รีแอกทีฟ ( Reactive elements ) ที่จะมีผลต่อการชดเชยไดนามิก ( Dynamic Compensation ) ในระบบไม่สมดุลย์ 3 เฟส ดึงกระบวนการที่ออกแบบโดยไมโครโพรเซสเซอร์ ( microprocessor ) ง่ายๆ และใช้การชดเชยวาร์ ของ Convenient binary switching ผลของโหลดไม่สมดุลย์ที่ไม่เป็นเชิงเส้น ก็รวมอยู่ด้วย

การควบคุมรีแอกทีฟเพาเวอร์ ( Reactive power ) ในระบบไฟฟ้า 3 เฟส มีความสำคัญจากการรวม Power Factor และ Regulation Points ของ Delta-Connected Capacitor Banks หรือ Synchronous Condensers จะประสบความสำเร็จใน Balanced Industrial Load จากทฤษฎี Symmetrical Component Reactive Element ที่เหมาะสมจะเชื่อมระหว่างสายของ 3 Phase 3 Wire Unbalanced Load และมีผลต่อการเพิ่มของ Simultaneous Power Factor และ Phase Balancing วิธีการที่ทำขึ้นมา พิสูจน์ว่ากระแสโหลดจะปราศจาก Harmonics

เรากำลังจะนำเสนอแนวคิดใหม่ที่คำนวณค่า Parameter ต่างๆอย่างได้ค่าที่ดีที่สุด ซึ่งค่าเหล่านี้ใช้ชดเชยวาร์ ( Var ) ซึ่งเกิดจาก Fundamental Component ของกระแสใน 3 Phase 3 Wire Load โดยมี Harmonic มาเกี่ยวข้องด้วย ค่าเหล่านี้จะนำไปสู่กระแสไฟฟ้าที่สมดุลย์

ค่าน้อยที่สุดของผลรวมของกระแสเฉลี่ย ( rms ) ระบบของโหลด 3 Phase 3 Wire ซึ่งมีกระแสก่อนชดเชยเป็นดังนี้

$$\begin{aligned} i_R &= i_{R1} + \sum_{k=2}^m i_{Rk} \\ i_Y &= i_{Y1} + \sum_{k=2}^n i_{Yk} \\ i_B &= i_{B1} + \sum_{k=2}^p i_{Bk} \end{aligned} \quad (2.1)$$

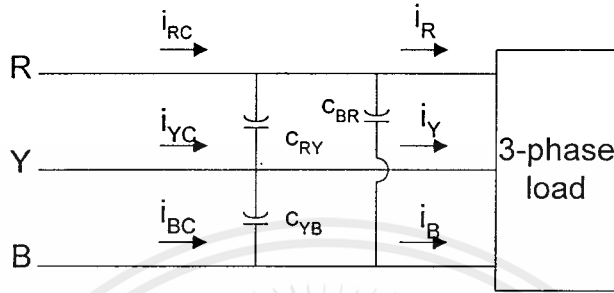
เมื่อมีการชดเชย Capacitor แล้ว กระแสจะเปลี่ยนเป็น

$$\begin{aligned} i_{Rc} &= i_R + C_{RY} \frac{d}{dt} (V_{RY}) - C_{BR} \frac{d}{dt} (V_{BR}) \\ i_{Yc} &= i_Y + C_{YB} \frac{d}{dt} (V_{YB}) - C_{RY} \frac{d}{dt} (V_{RY}) \\ i_{Bc} &= i_B + C_{BR} \frac{d}{dt} (V_{BR}) - C_{YB} \frac{d}{dt} (V_{YB}) \end{aligned} \quad (2.2)$$

จะได้ระบบตามรูปที่ 2.1 โดย  $V_{RY}$   $V_{YB}$  และ  $V_{BR}$  เป็นโวลต์เดจสมมูลย์ และมีค่าขอดเป็น  $\hat{V}$

ค่า  $I_{rms}$  จะมีค่าเป็น  $\frac{1}{T} \int_0^T (i_{Rc}^2 + i_{Yc}^2 + i_{Bc}^2) dt$  และสามารถหาค่า Capacitor ได้โดยใช้สมการที่ (2.2) ซึ่งจะได้ว่า

$$\begin{aligned}\omega \hat{V}(4C_{RY} + C_{YB} + C_{BR}) &= -(\sqrt{3} \hat{I}_{R1} \sin \phi_1 - \hat{I}_{R1} \cos \phi_1 + \sqrt{3} \hat{I}_{Y1} \sin \phi_2 + \hat{I}_{Y1} \cos \phi_2) \\ \omega \hat{V}(C_{RY} + 4C_{YB} + C_{BR}) &= -(\sqrt{3} \hat{I}_{Y1} \sin \phi_2 - \hat{I}_{Y1} \cos \phi_2 + \sqrt{3} \hat{I}_{B1} \sin \phi_3 + \hat{I}_{B1} \cos \phi_3) \quad (2.3) \\ \omega \hat{V}(C_{RY} + C_{YB} + 4C_{BR}) &= -(\sqrt{3} \hat{I}_{B1} \sin \phi_3 - \hat{I}_{B1} \cos \phi_3 + \sqrt{3} \hat{I}_{R1} \sin \phi_1 + \hat{I}_{R1} \cos \phi_1)\end{aligned}$$



รูปที่ 2.1 ระบบ 3 เฟส 3 สาย ที่มีการชดเชยรีแอกทีฟเพาเวอร์

โดย  $\hat{I}_{R1}, \hat{I}_{Y1}, \hat{I}_{B1}$  คือค่ายอดของกระแส Fundamental ของ  $I_R, I_Y$  และ  $I_B$  ตามลำดับ  
 $\phi_1, \phi_2, \phi_3$  คือค่ามุมระหว่างกระแส กับ โวลต์เตจ (Phase Angle)

และสามารถคำนวณค่า Capacitor ที่เหมาะสมได้โดย

$$\begin{aligned}C_{RY} &= -\frac{1}{2\omega \hat{V}} \left( \frac{1}{\sqrt{3}} \hat{I}_{R1} \sin \phi_1 - \hat{I}_{R1} \cos \phi_1 + \frac{1}{\sqrt{3}} \hat{I}_{Y1} \sin \phi_2 + \hat{I}_{Y1} \cos \phi_2 \right) \\ C_{RY} &= -\frac{1}{2\omega \hat{V}} \left( \frac{1}{\sqrt{3}} \hat{I}_{Y1} \sin \phi_2 - \hat{I}_{Y1} \cos \phi_2 + \frac{1}{\sqrt{3}} \hat{I}_{B1} \sin \phi_3 + \hat{I}_{B1} \cos \phi_3 \right) \quad (2.4) \\ C_{RY} &= -\frac{1}{2\omega \hat{V}} \left( \frac{1}{\sqrt{3}} \hat{I}_{B1} \sin \phi_3 - \hat{I}_{B1} \cos \phi_3 + \frac{1}{\sqrt{3}} \hat{I}_{R1} \sin \phi_1 + \hat{I}_{R1} \cos \phi_1 \right)\end{aligned}$$

หมายเหตุ ถ้าค่า C เป็นค่าลบ แสดงว่าเป็นอินดักแตน (Inductance)

ทำให้กระแสจากแหล่งจ่ายเมื่อมีการชดเชย Capacitor จะเป็น

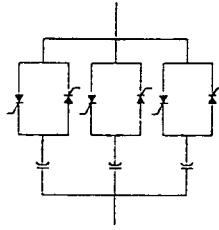
$$\begin{aligned}I_{Rc1} &= \hat{I}_c \sin(\omega t) \\ I_{Yc1} &= \hat{I}_c \sin(\omega t - 2\pi/3) \\ I_{Bc1} &= \hat{I}_c \sin(\omega t + 2\pi/3)\end{aligned} \quad (2.5)$$

และ จะได้  $I_c = \frac{1}{3}(\hat{I}_{R1} \cos \phi_1 + \hat{I}_{Y1} \cos \phi_2 + \hat{I}_{B1} \cos \phi_3)$

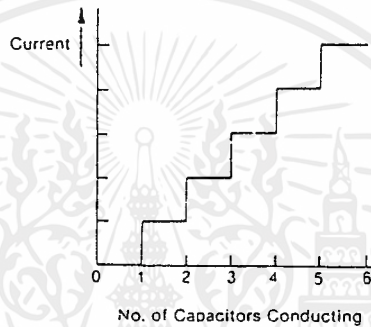
## 2.2 ไทริสเตอร์สวิตช์คาปาซิเตอร์ (TSC (Thyristor Switch Capacitor))

เราสามารถแสดงวงจรได้ดังรูปที่ 2.2 และ 2.3 ค่าชั้ตเซปแตน (Susceptance) จะถูกปรับโดยการควบคุมจำนวนคาปาซิเตอร์ที่ทำการต่ออยู่ ซึ่งคาปาซิเตอร์แต่ละชุดจะถูกควบคุมการปิด-เปิดดังรูปที่ 2.3 ค่าชั้ตเซปแตนทั้งหมดจะมีค่าเท่ากับจำนวนคาปาซิเตอร์ที่ต่ออยู่ในแต่ละครั้ง ความสัมพันธ์ระหว่างกระแสชดเชยและจำนวน

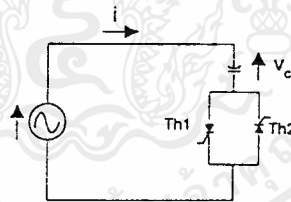
คาปาซิเตอร์ที่ต่ออยู่แสดงได้ดังรูปที่ 2.4 (ค่าแรงดันที่จุดออกกลางที่) หากไม่สนใจช่วงทรานเซียนท์ กระแสที่ได้จะเป็นรูปซายน์โดยที่ไม่มีฮาร์โมนิกเข้ามาเกี่ยวข้อง



รูปที่ 2.2 แสดงการใช้ไทรสเตอร์ มาควบคุมคาปาซิเตอร์ที่ต่อกันแบบขนานในแต่ละเฟส



รูปที่ 2.3 แสดงความสัมพันธ์ระหว่างกระแสและจำนวนคาปาซิเตอร์ที่ต่ออยู่



รูปที่ 2.4 แสดงวงจรที่ใช้ในการวิเคราะห์การสวิตช์โดยปราศจากทรานเซียนท์

ความคิดเกี่ยวกับการสวิตช์ตอนปราศจากทรานเซียนท์โดยเราจะนำรูปแบบวงจรอย่างง่ายโดยไม่มีอุปกรณ์ใดๆต่ออยู่เลย นอกจากแหล่งจ่ายไฟ มาใช้ในการพิจารณาดังรูปที่ 2.5 โดยที่  $v = \hat{v} \sin(\omega_0 t + \alpha)$  ไทรสเตอร์สามารถถูกเปิดให้นำกระแสได้เพียงช่วงสูงสุดของค่าแรงดัน หมายถึงเมื่อเปิดที่ค่าคงที่ใดๆแล้วจะมีกระแส  $i = C \frac{dV}{dt}$  ไหลอย่างไม่ต่อเนื่อง โดยจะมีขนาดของกระแสสูงสุดเท่ากับ

$$i_{ac} = \hat{V} B_C = \frac{\hat{V}}{X_C} \tag{2.6}$$

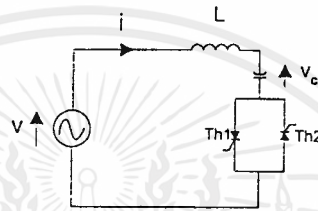
ซึ่ง  $B_C = \omega_0 C$  คือค่าความถี่ Fundamental ของคาปาซิเตอร์

$$X_C = 1 / B_C$$

โดยจากข้อกำหนดที่ว่า  $\frac{dV}{dt}=0$  และ  $V_{CO} = \pm \hat{v}$  ที่  $t=0$  เราสามารถที่จะกล่าวถึงแนวความคิดในการสวิตช์โดยปราศจากทรานเซียนท์ได้ ดังรูปที่ 2.6 แนวคิดนี้จะใช้เป็นพื้นฐานในการควบคุมการปิด-เปิดใน TSC โดยทั่วไปคาปาซิเตอร์แต่ละตัวจะถูกชาร์จในช่วงครึ่งไซเคิลเพื่อให้ปราศจากทรานเซียนท์

การสวิตช์ในกรณีทั่วไป

ในทางปฏิบัติจำเป็นที่จะต้องพิจารณาถึงค่าอินดักแตนซ์และค่ารีซีสแตนซ์ด้วย ในบางวงจรอาจมีค่าอินดักแตนซ์ต่ำๆ ซึ่งในกรณีนี้จะถือว่าค่าความต้านทานมีขนาดน้อยมาก สามารถตัดทิ้งได้ ดังรูปที่ 2.5

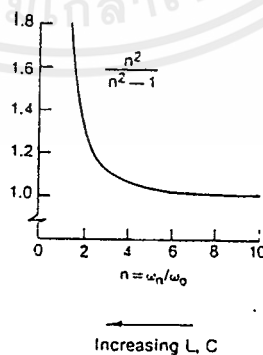


รูปที่ 2.5 แสดงวงจรที่ใช้ในทางปฏิบัติในการสวิตช์คาปาซิเตอร์

กระแสพื้นคาเมนทอล  $i_{oc}$  ซึ่งจะมีมุมหน้าแรงดันอยู่  $\pi/2$  มีขนาดแอมป์ริจูดเท่ากับ

$$\hat{i}_{oc} = \hat{v} B_C \frac{n^2}{n^2 - 1} \quad (2.7)$$

เทอม  $\frac{n^2}{n^2 - 1}$  คือ ค่าแฟกเตอร์ที่จะใช้ปรับให้มีขนาดเหมาะสม โดยที่ถ้าค่าอินดักแตนซ์เหมาะสมค่า  $n$  ก็จะมีค่าอยู่ที่ 2.5 หรือต่ำกว่านี้ โดยสามารถนำมาพล็อตกราฟได้ดังรูปที่ 2.6



รูปที่ 2.6 แสดงแฟกเตอร์การขยาย  $\frac{n^2}{n^2 - 1}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ

$$i(t) = \hat{i}_{ac} \cos(\omega_0 t + \alpha) - nB_C \left[ V_{CB} - \frac{n^2}{n^2 - 1} \hat{v} \sin \alpha \right] \sin \omega_n t - \hat{i}_{ac} \cos \alpha \cos \omega_n t \quad (2.8)$$

ซึ่ง  $\omega_n$  คือ ความถี่ธรรมชาติของวงจร

$$\omega_n = \frac{1}{\sqrt{LC}} = n\omega_0 \quad (2.9)$$

และ 
$$n = \sqrt{\frac{X_C}{X_L}} \quad (2.10)$$

$n$  คือ ค่าเปอร์ยูนิต (per-unit) ของความถี่ธรรมชาติ

จากสมการที่ (2.8) แสดงให้เห็นว่าใน 2 เทอมสุดท้ายจะเป็นส่วนประกอบของกระแสซึ่งมีความถี่เท่ากับ  $\omega_n$  ในทางปฏิบัติ ค่าความต้านทานจะเป็นสาเหตุให้เทอมนี้ถูกเคลื่อนออกไป

(a) สภาวะที่จำเป็นในการเกิด Free Transient สำหรับสภาวะ Transient Free Switching องค์ประกอบของกระแสในสมการ (2.8) จะต้องมีค่าเป็น 0 ซึ่งจะเกิดได้เมื่อเป็นไปตามเงื่อนไข 2 ประการ คือ

(A)  $\cos \alpha = 0$  (หรือ  $\sin \alpha = \pm 1$ )

(B)  $V_{CO} = \pm \hat{v} \frac{n^2}{n^2 - 1} = \pm X_C \hat{i}_{ac}$

ในเงื่อนไขแรกนั้น (A) Thyristors จะต้องเปิด ณ จุดที่ แหล่งจ่ายโวลต์แดง อยู่ที่ค่ายอดบนช่วงไฟบวกหรือไฟลบ

ในเงื่อนไขที่สองนั้น (B) คาปาซิเตอร์จะต้องถูกชาร์จก่อนด้วยแรงดัน  $\hat{v} \frac{n^2}{n^2 - 1}$  ในชั่วเดียวกัน ซึ่ง

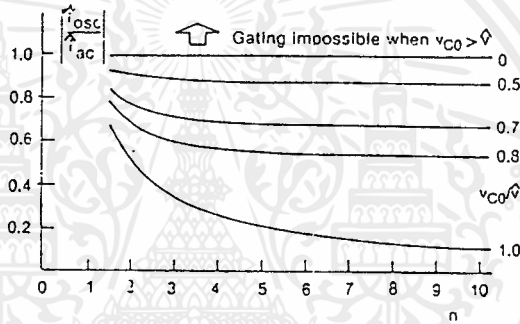
จะเห็นว่าคาปาซิเตอร์จะต้องถูก Overcharge ด้วยค่าโวลต์แดง  $V$  คูณกับค่าแพกเตอร์  $\frac{n^2}{n^2 - 1}$  ถ้าค่า  $n$  มีค่าน้อย แพกเตอร์นี้จะเกิดได้ (ดูรูปที่ 2.6)

จาก 2 เงื่อนไข เงื่อนไขที่ 2 จะมีความลำบากมากที่จะทำการควบคุม เพราะ  $V_{CO}$ ,  $n$  และ  $\hat{v}$  สามารถที่จะเปลี่ยนแปลงได้ในระหว่างที่ยังไม่เกิดสภาวะการนำ ก่อนที่ไทรสเตอร์จะถูกทริก คาปาซิเตอร์จะมีการ discharge อย่างช้าๆ โดยการลดลงของ  $V_{CO}$  ในขณะที่แหล่งจ่ายโวลต์แดงและผลของ inductance จะมีการเปลี่ยนแปลงโดยการเปลี่ยนแปลงของค่า  $n$  ที่เราไม่สามารถจะรู้ได้ ดังนั้นในเงื่อนไขที่สองจะไม่สามารถที่จะประกันความสมบูรณ์ที่จะทำขึ้นได้ จากหลักการที่จะทำการควบคุม reactive ด้วยการไทรสเตอร์เพื่อที่จะรักษาสภาพการแกว่งของทรานเซียนส์ให้อยู่ในสภาพที่ยอมรับได้ จะมีเงื่อนไขอยู่ 2 อย่างคือ A และ B โดย A นั้นสามารถที่จะทำให้เกิดขึ้นได้ (b) ส่วนเงื่อนไข B โอกาสที่จะเกิดขึ้นจะเป็นไปได้ยาก

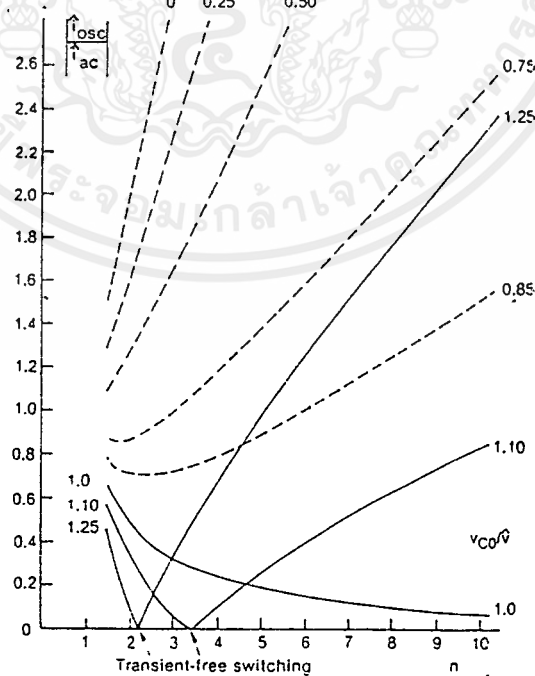
การ Switching Transient ภายใต้สภาวะไม่ใช้อุคมคติ โอกาสที่เกิดขึ้นได้ในเงื่อนไข A และ B นั้นยากมาก หนึ่งคือ เมื่อคาปาซิเตอร์ถูก discharge อย่างสมบูรณ์แล้ว (เมื่อตัวชดเชยได้ถูกปิดวงจรเข้าไปใน

ระบบแล้ว) ขณะที่  $V_{CO} = 0$  นั่นคือจะไม่มีจุดใดๆบนคลื่น โวลต์เตจที่ทั้งเงื่อนไข A และ B จะเกิดพร้อมกันได้ในสภาวะต่างๆไป  $V_{CO}$  จะมีได้หลายค่า ขึ้นกับสภาวะภายใต้การนำสุดท้าย และเวลาขณะใดๆ ค่าตามที่จะเกิดขึ้นคือค่าแอมป์ริจูดเท่าใดของการแกว่งที่จะขึ้นกับ  $V_{CO}$  และ ควรจะเปิด gate ของ SCR เท่าใดที่ค่าการแกว่งไกวน้อยสุด จาก 2 หัวข้อคำถาม มุมของการเปิดเกจ โดยที่ (0) แทนที่เมื่อ  $v = V_{CO}$  โดยให้  $\sin \alpha = V_{CO} / \hat{v}$  และ (b) จะเกิดเมื่อ  $dv/dt = 0$  โดยให้  $\cos \alpha = 0$

ในสภาพอันที่ 1 จะไม่สามารถเกิดขึ้นได้ถ้า Capacitor ถูก Over charged ด้วย  $\hat{v}$  ที่มากเกินไป แอมป์ริจูด  $\hat{i}_{OSC}$  ของการแกว่งไกว  $\gamma\omega$  กระแสสามารถที่จะหาจากสมการที่ 2.8 ในรูปที่ 2.7 และ 2.8 ผลของ  $\hat{i}_{OSC}$  จะสัมพันธ์กับ  $\hat{i}_{ac}$  ซึ่งจะแสดงเป็นคี่แปรของ  $V_{CO}$  และ  $n$  สำหรับแต่ละองศาของการ trig gate จาก 2 รูป ( 2.7 และ 2.8 ) จะเกิดขึ้นได้ ถ้า  $V_{CO}$  มีค่าแน่นอน คือ  $\hat{v}$  และการแกว่งไกวของกระแสไม่เป็น 0 และเป็นค่าเดียวกับแอมป์ริจูดของมุมการ trig gate SCR เมื่อมีค่าความถี่ธรรมชาติเป็น  $n$  สภาวะของการเกิด transient - free ในรูปที่ 2.8 ในเทอมของการซาร์จด้วย โวลต์เตจนั้นจะเกิดขึ้นได้ต้องมีค่าความถี่ธรรมชาติคือ  $n = 2.3$  และ  $n = 3.6$

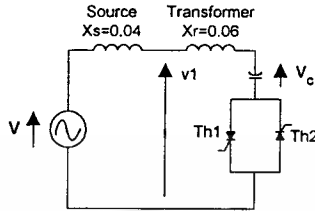


รูปที่ 2.7 แสดงขนาดการแกว่งของกระแสในขณะทีไทรสเตอร์ถูกทริกที่  $v = V_{CO}$

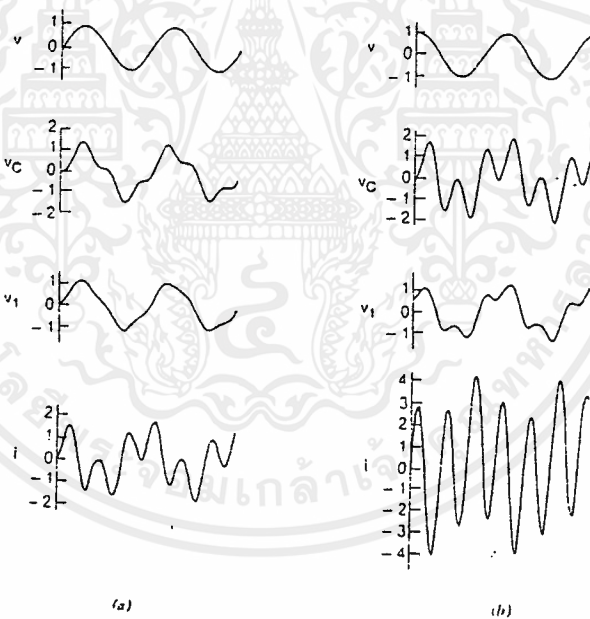


รูปที่ 2.8 แสดงขนาดการแกว่งของกระแส ในขณะทีไทรสเตอร์ถูกทริกเมื่อ  $dv/dt = 0$

การ Discharge Capacitor จะต้องมีสภาวะ  $V_{co} = 0$  โดยจากหัวข้อ (a)  $v = V_{co} = 0$  (b)  $dv/dt = 0$  ( $\cos\alpha = 0$ ) จาก 2 หัวข้อนี้จะมีเพียงสภาวะ B ที่เกิดขึ้นจริงได้ จากสมการที่ 2.11 สามารถที่จะเกิดให้เห็นได้ในสาเหตุที่ 2 (เปิดเมื่อ  $dv/dt = 0$ ) การแกว่งไกวของกระแสมีค่ามากกว่าในสาเหตุแรก (เปิดเมื่อ  $v = V_{co} = 0$ ) เช่นตัวอย่างจะแสดงในรูปที่ 2.9 และ 2.10



รูปที่ 2.9 แสดงวงจรการสวิตช์ตัวเก็บประจุ



รูปที่ 2.10 แสดงทรานเซียนท์ที่เกิดขึ้น เมื่อมีการสวิตช์ตัวเก็บประจุ โดย (a) สวิตช์เมื่อ  $v = V_{co} = 0$  , (b) สวิตช์เมื่อ  $dv/dt = 0$

ค่า Reactance จะถูกเลือกโดยให้  $i_{sc} = 1$  pu และความถี่ธรรมชาติ  $n = X_o / (X_s + X_t) = 3.6$  pu ในสาเหตุ (a) , แอมปริจูดของการแกว่งของกระแสมีค่าแน่นอน คือ  $i_{sc}$  ในสาเหตุ (b) , การแกว่งที่เกิดขึ้นจะมีแอมปริจูด  $n i_{sc}$  และจะมีค่ากระแสยอดที่ผ่านเข้ามาสูงกว่า ตัวเก็บประจุจะมีโวลต์เดจที่ผ่านเข้ามาดกคร่อมตัวมัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูงและแรงดันจากแหล่งจ่ายมีค่าความผิดเพี้ยนมากไปจากเดิม ดังนั้นจากเงื่อนไข ideal case ( A ) และ ( B ) ในทางปฏิบัติจะทำได้ยาก ทั้งนี้เพราะว่ามีปัจจัยที่ไม่แน่นอนหลายอย่าง เช่น  $V_{CO}$  ไม่คงที่ตลอดไป ประจุไฟฟ้าในตัวคาปาซิเตอร์มักรั่วไหลตลอดเวลา ค่า  $n$  ซึ่งขึ้นอยู่กับ  $X_C$  และ  $X_L$  ( ซึ่งเกี่ยวกับ  $\omega$  ของระบบ ) ไม่คงที่ตลอดเวลา แม้จะเพียงเล็กน้อยก็ตาม และ  $V$  ก็เช่นเดียวกัน จะมีการเปลี่ยนแปลงอยู่ตลอดเวลาไม่คงที่ ดังนั้น กรณี ideal case จึงแทบไม่มีโอกาสเป็นไปได้ ดังนั้นในทางปฏิบัติจริงการจะทำให้กระแสทรานเซียนซ์ที่เกิดมีการแกว่งไกวนั้นมีค่าการแกว่งต่ำ ทำได้โดยการปิดวงจรตามเงื่อนไข 2 ข้อนี้ คือ

1. การสับ Switch ปิดวงจรคาปาซิเตอร์ ตรงจุดในคลื่น Sinewave ของแหล่งจ่ายมีค่าเท่ากับ  $V_{CO}$
2.  $\cos\alpha=0$  คือ จะต้องสับสวิทช์ที่  $\alpha = 90$  องศา , 270 องศา คือ สับสวิทช์ปิดที่กลางขอคคลื่น sinewave ซึ่งอาจเป็นซีกบวก หรือซีกลบ ก็ได้ แต่ต้องให้เครื่องหมายเหมือนกับ  $V_{CO}$

ในเงื่อนไขที่ 2 จะเกิดขึ้นได้ จะต้องมามีค่า  $n = 2.3$  และ  $3.6$  และ  $V_{CO}/v = 1.25$  และ  $1.1$  ตามลำดับ และเนื่องจากในระบบไฟฟ้าจริง  $n = \sqrt{X_C / X_L}$  มีค่าสูงมากๆ ดังนั้นโอกาสที่จะเกิดเงื่อนไข 2 นั้นจะเกิดขึ้นเป็นไปได้ยาก

### 2.3 วงจรสนับเบอร์

ในโครงการนี้ได้นำเอาวงจรสนับเบอร์มาใช้ในการลดกำลังงานสูญเสียและป้องกันการเสียหายที่อาจเกิดขึ้นกับอุปกรณ์ต่างๆ ในขณะทำงาน โดยโครงการนี้ได้นำวงจรสนับเบอร์มาใช้อยู่ 2 แห่งด้วยกันคือ

1. วงจรสนับเบอร์ในส่วนของวงจรฟลายแบคคอนเวอร์เตอร์
2. วงจรสนับเบอร์ในส่วนของการป้องกัน ไทริสเตอร์

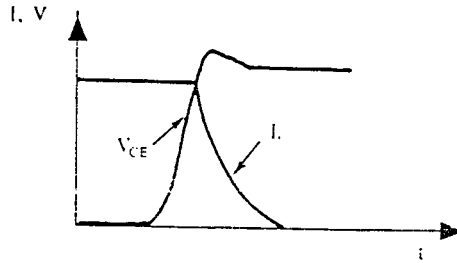
#### 2.3.1 วงจรสนับเบอร์ในส่วนของวงจรฟลายแบคคอนเวอร์เตอร์

เป็นส่วนที่เพิ่มเติมเข้ามาในคอนเวอร์เตอร์ เพื่อลดการเกิดกำลังงานสูญเสียและป้องกันการเสียหายที่อาจเกิดขึ้นกับเพาเวอร์ทรานซิสเตอร์ในวงจรขณะทำงานปกติ วงจรสนับเบอร์ในที่นี้อาจแบ่งได้เป็น 2 ลักษณะคือ วงจรสนับเบอร์ช่วงหยุดนำกระแส (Turn Off Snubber) และ วงจรสนับเบอร์ป้องกันแรงดันเกิน (Clamp Snubber) วงจรสนับเบอร์โดยทั่วไปจะประกอบด้วยตัวต้านทาน ตัวเก็บประจุและไดโอด ในบางครั้งจึงเรียกกันว่า วงจร RCD สนับเบอร์

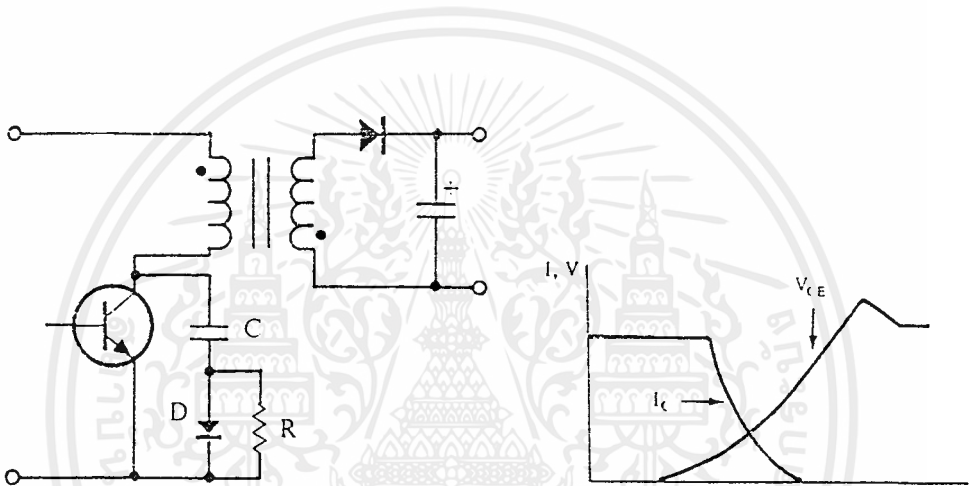
##### 2.3.1.1 วงจรสนับเบอร์ช่วงหยุดนำกระแส

ดังที่ได้กล่าวมาแล้วว่ากำลังสูญเสียที่เกิดในเพาเวอร์ทรานซิสเตอร์จะเป็นไปได้สูงขณะเปลี่ยนสถานะการทำงาน โดยเฉพาะอย่างยิ่งขณะเริ่มหยุดนำกระแส ก่อนที่เพาเวอร์ทรานซิสเตอร์จะหยุดนำกระแส นั้น กระแสจะลดลงอย่างช้าๆ ในขณะที่แรงดันเพิ่มขึ้นสู่ค่าแรงดันอินพุตอย่างรวดเร็ว (ดูรูปที่ 2.11 ประกอบ) กำลังงานสูญเสียในรูปความร้อนในช่วงนี้จึงเกิดขึ้นสูง

เพื่อลดการเกิดกำลังสูญเสียในช่วงนี้อาจทำได้โดยการต่อวงจรสนับเบอร์เข้ากับเพาเวอร์ทรานซิสเตอร์ เพื่อควบคุมแรงดันตกคร่อมที่คอลเล็กเตอร์และอิมิตเตอร์ให้เพิ่มขึ้นอย่างช้าๆ จนกระทั่งกระแสที่ไหลผ่านตัวเพาเวอร์ทรานซิสเตอร์ลดลงได้ทันกัน ซึ่งจะทำให้กำลังงานสูญเสียที่เกิดขึ้นมีค่าต่ำ ลักษณะของการต่อวงจรสนับเบอร์อาจทำได้ดังในรูปที่ 2.12



รูปที่ 2.11 แสดงลักษณะการลดลงของกระแสและการเพิ่มขึ้นของแรงดันคั่นคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหยุดนำกระแส



รูปที่ 2.12 แสดงการต่อวงจร snubber ช่วยหยุดนำกระแสเพื่อหน่วงแรงดันคั่นคร่อมเพาเวอร์ทรานซิสเตอร์ให้เพิ่มขึ้นอย่างช้าๆ

การทำงานของวงจร RCD snubber ช่วงเริ่มหยุดนำกระแสจะเป็นดังนี้คือ เมื่อเพาเวอร์ทรานซิสเตอร์  $Q_1$  เริ่มหยุดนำกระแส แรงดันที่ขาคอลเล็กเตอร์จะมีค่าเพิ่มขึ้น ทำให้มีกระแสบางส่วนไหลผ่านตัวเก็บประจุ  $C_1$  และไดโอด  $D_1$  ของวงจร snubber ทำให้เกิดแรงดันคั่นคร่อม  $C_1$  ด้วย แรงดันที่ตกคร่อม  $C_1$  จะทำให้แรงดันที่คอลเล็กเตอร์ของเพาเวอร์ทรานซิสเตอร์เพิ่มขึ้นอย่างช้าๆ ดังนั้นถ้าให้  $C_1$  มีค่ามากพอ การเพิ่มขึ้นของแรงดันที่ขาคอลเล็กเตอร์จะถูกหน่วงออกไปเพื่อให้กระแสที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ลดลงจนมีค่าน้อยๆ ได้ทันกัน และจะลดการเกิดกำลังงานสูญเสียในตัวเพาเวอร์ทรานซิสเตอร์ได้

ขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มนำกระแสอีกครั้ง  $C_1$  จะคายประจุผ่านตัวต้านทาน  $R_1$  ทิ้งไปแรงดันคั่นคร่อม  $C_1$  จึงลดต่ำลงได้อีกครั้งและสามารถทำงานได้ในช่วงต่อไป ค่าของ  $C_1$  และ  $R_1$  ที่เหมาะสมอาจหาได้จาก

$$C_1 = \frac{I_{P(PK)} \times t_{off}}{2V_{in}} \quad (2.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_1 = \frac{t_{ON(min)}}{2 \cdot 3C_1} \quad (2.12)$$

เมื่อ  $I_{p(PK)}$  คือ ค่ากระแสสูงสุดขณะเริ่มหุคนำกระแสของเพาเวอร์ทรานซิสเตอร์

$V_{in}$  คือ ค่าแรงดันอินพุตของคอนเวอร์เตอร์

$t_{on}$  คือ ช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์

$t_{off}$  คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

การคายประจุของ  $C_1$  จะทำให้เกิดกำลังงานสูญเสียในตัว  $R_1$  สูง ตัวต้านทาน  $R_1$  จะต้องทนกำลังได้สูง โดยค่ากำลังงานสูญเสียใน  $R_1$  อาจหาได้จาก

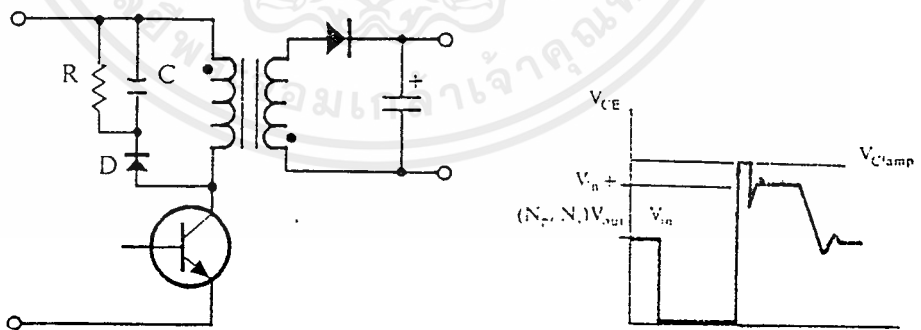
$$P_D = \frac{C_1(2V_{in})^2}{2T} \quad (\text{วัตต์}) \quad (2.13)$$

เมื่อ  $T$  คือ ค่าคาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

$t_{off}$  คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

### 2.3.1.2 วงจรสแน็บเบอร์ป้องกันแรงดันเกิน

ปกติการพังเสียหายของเพาเวอร์ทรานซิสเตอร์ขณะทำงาน มักมีสาเหตุหลักจากการทำงานเกินพิกัด ปลอดภัย (RBSOA) แรงดันสไปล์ขณะหยุดนำกระแส โดยเฉพาะอย่างยิ่งในฟลายแบคและฟอร์เวิร์ดคอนเวอร์เตอร์ มักทำให้ค่าของแรงดันตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหุคนำกระแสมีค่าสูงเกินค่าแรงดันสูงสุดที่มันจะทนได้ และเกิดการพังเสียหายขึ้น วงจรสแน็บเบอร์ป้องกันแรงดันเกินจึงมีหน้าที่ป้องกันค่าแรงดันสไปล์ที่เกิดขึ้นไม่ให้เกินค่าปลอดภัย ของเพาเวอร์ทรานซิสเตอร์ การต่อวงจร RCD สแน็บเบอร์เพื่อป้องกันแรงดันเกินอาจทำได้ดังรูปที่ 2.13



รูปที่ 2.13 แสดงการต่อสแน็บเบอร์ป้องกันแรงดันเกินเพื่อจำกัดค่ากระแสสูงสุดที่จะตกคร่อมเพาเวอร์ทรานซิสเตอร์ขณะเริ่มหุคนำกระแส

การทำงานของวงจรสแน็บเบอร์ป้องกันแรงดันเกินจะเป็นดังนี้คือในขณะที่เพาเวอร์ทรานซิสเตอร์เริ่มหุคนำกระแส ตัวเก็บประจุ  $C$  จะถูกชาร์จประจุผ่านไดโอด จากค่าแรงดันสไปล์ค่าของ  $R_1$  จะทำให้แรงดันตก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คร่อม C มีค่าต่ำกว่าแรงดันสไปค์ และมีค่าคงที่ตลอดช่วงของการเกิดแรงดันสไปค์ค่าแรงดันสูงสุดที่คอลเล็กเตอร์ขณะเกิดสไปค์จึงถูกกันไว้ด้วยแรงดันที่ตกคร่อมตัวเก็บประจุ C และเนื่องจากแรงดันสไปค์จะเกิดขึ้นในช่วงเวลาสั้นๆ ดังนั้นขณะที่แรงดันสไปค์มีค่าลดลง  $C_1$  จะคายประจุออกมาผ่านตัวต้านทาน R แรงดันตกคร่อมที่คอลเล็กเตอร์จะกลับสู่ค่าแรงดันตามการทำงานปกติ

อาจกล่าวได้ว่า วงจร snubber ป้องกันแรงดันเกินนั้น ทำงานโดยการถ่ายเทพลังงานที่สะสมในตัวเหนี่ยวนำเฟืองอินเป็นตัวทำให้เกิดแรงดันสไปค์ ไปไว้ที่ตัวเก็บประจุ C แทน นั่นคือ

$$\frac{1}{2} CV_C^2 = \frac{1}{2} L_i I_{P(PK)}^2 \quad (2.14)$$

เนื่องจาก VC จะมีค่าได้ไม่เกิน VCRO - Vclamp ดังนั้น

$$C = \frac{L_i I_{P(PK)}^2}{(V_{CED} - V_{Clamp})^2} \quad (2.15)$$

เมื่อ  $L_i$  คือ ค่าความเหนี่ยวนำที่เกิดจากฟลักซ์รั่วของขดไฟรมารี่ (Leakage Inductance)

$I_{P(PK)}$  คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

$V_{CEO}$  คือ อัตราทวนแรงดันตกคร่อมสูงสุดของเพาเวอร์ทรานซิสเตอร์

$V_{Clamp}$  คือ ค่าแรงดันสูงสุดที่ยอมให้เกิดได้เมื่อเพาเวอร์ทรานซิสเตอร์เริ่มหยุดนำกระแส

ค่าของ R อาจหาได้จาก

$$R = \frac{t_{OFF(min)}}{2 \cdot 3C} \quad (2.16)$$

กำลังงานสูญเสียใน R จะมีค่าเท่ากับ

$$P_D = \frac{1}{2} \frac{L_i I_{P(PK)}^2}{T} \quad (\text{วัตต์}) \quad (2.17)$$

เมื่อ T คือ คาบเวลาการทำงานของเพาเวอร์ทรานซิสเตอร์

$t_{off}$  คือ ช่วงเวลาหยุดนำกระแสของเพาเวอร์ทรานซิสเตอร์

### 2.3.2 วงจร snubber ในส่วนของการป้องกันไทรสเตอร์

วงจร RC snubber เป็นวงจรปกติที่ใช้กันทั่วไปโดยนำมาต่อคร่อมกับอุปกรณ์จำพวกเซมิคอนดักเตอร์เพื่อจำกัดขนาดของ  $dV/dt$  ไม่ให้มีค่าสูงเกินกว่าที่อุปกรณ์เหล่านั้นจะทนได้ snubber นี้สามารถเป็นได้ทั้งแบบโพลาริซ์ (Polarized) หรือแบบอโนโพลาริซ์ (Unpolarize) การต่อแบบฟอร์เวิร์ด-โพลาริซ์ (Forward-Polarized Snubber) เหมาะกับวงจรที่ใช้ไทรสเตอร์หรือทรานซิสเตอร์ซึ่งต่อแบบแอนตี้-พาราเรล (Anti-Parallel) อยู่กับไดโอด ค่าความต้านทาน R จะใช้จำกัดขนาดของฟอร์เวิร์ด  $dV/dt$  และความต้านทาน  $R_1$  จะใช้จำกัดขนาดของกระแสดีสชาร์จ (Discharge) ของคาปาซิเตอร์ เมื่ออุปกรณ์นั้นอยู่ในสภาวะนำกระแส (Turned On)

การต่อ snubber ชนิดรีเวิร์ส-โพลาริซ์ (Reverse-Polarized Snubber) จะใช้จำกัดแรงดันรีเวิร์ส  $dV/dt$  โดยตัวความต้านทาน  $R_1$  มีไว้เพื่อใช้จำกัดขนาดของกระแสดีสชาร์จของคาปาซิเตอร์ ซึ่งจะทำให้ตัวคาปาซิเตอร์ไม่ตีสชาร์จผ่านตัวอุปกรณ์ เป็นผลให้ช่วยลดการสูญเสียในตัวอุปกรณ์ลงได้ หากเรานำไทรสเตอร์มาต่อกับแบบอินเวิร์ส-พาราเรล (Inverse-Parallel) วงจร snubber ที่จะนำมาใช้จะต้องมีผลในทั้งสองทิศทางด้วย

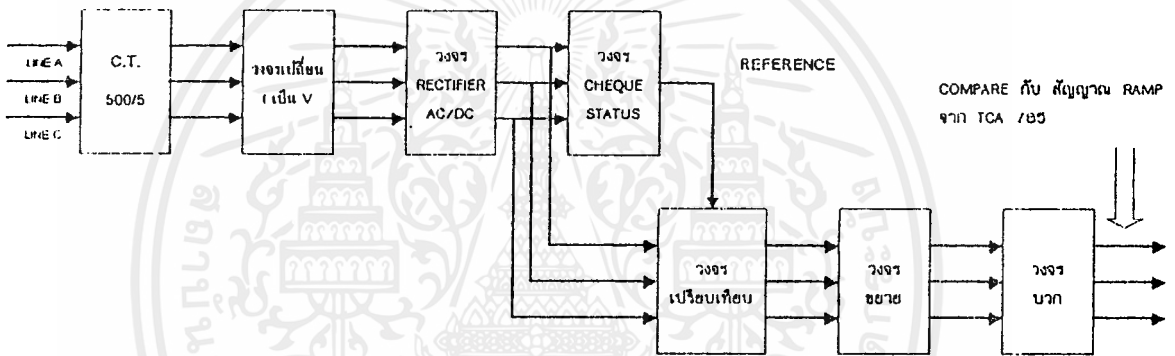
## บทที่ 3

### การออกแบบวงจรที่ใช้งาน

#### 3.1 วงจรสร้างสัญญาณเปรียบเทียบ

เป็นส่วนของวงจรที่จะสร้างสัญญาณควบคุมกระแสตรงขึ้นมาเพื่อจะนำไปเปรียบเทียบ (compare) กับสัญญาณแรมพ์ ที่สร้างขึ้นมาจาก TCA 785 เพื่อจะได้มุมทริก ที่จะนำไปทริกไทรสเตอร์ เพื่อเปิดมุมที่พอดีให้ คาปาซิเตอร์ จ่ายกระแสเข้าไปชดเชย สายส่งที่จะจ่ายกระแสเข้าไปสู่ระบบไฟ จากความต้องการของโหลด โดยจะเป็นการสมดุลกระแส

โดยส่วนของวงจรสร้างสัญญาณเปรียบเทียบ จะสามารถเขียนเป็น บล็อกไดอะแกรม แสดงการทำงาน ได้ดังนี้ คือ



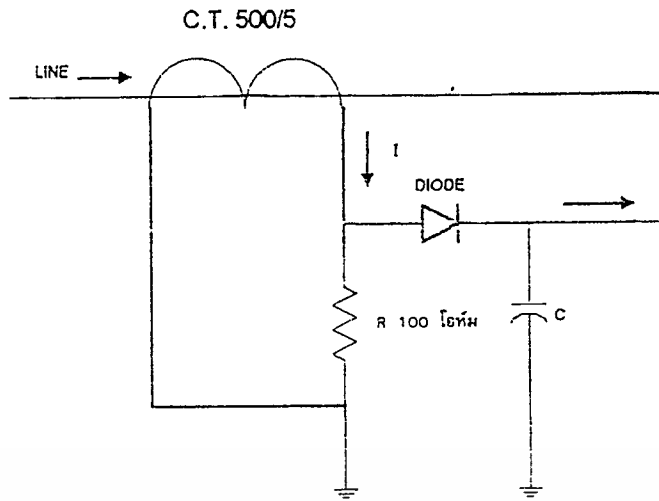
รูปที่ 3.1 แสดงบล็อก ไดอะแกรมของวงจรสร้างสัญญาณเปรียบเทียบ

โดยที่

3.1.1 C.T 500/5 จะใช้ C.T. ขนาด 500/5 มาทอนขนาดกระแสลงให้เหลือเป็น mA เพื่อจ่ายเข้าสู่ วงจรต่อไป

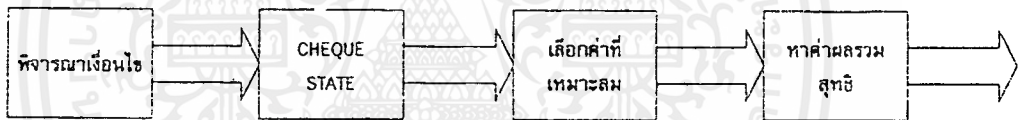
3.1.2 วงจรเปลี่ยนกระแสเป็น Voltage โดยจะให้กระแสที่ผ่านมาจาก C.T. ขนาด 500/5 ผ่าน ตัวต้านทานขนาด  $100 \Omega$  แล้วจึงวัด Voltage ที่ตกคร่อมผ่านตัวต้านทานซึ่ง Voltage ที่ได้เป็น Voltage D.C. ซึ่งจะไป ผ่านวงจร เรกติไฟร์ A.C. เป็น D.C.

3.1.3 วงจรเรกติไฟร์ ( A.C. to D.C. ) จะเป็นส่วนที่จะแปลงไฟจาก Voltage A.C. เป็น Voltage D.C. เพื่อที่จะนำไปผ่านวงจร Cheque Status เพื่อหา Voltage ตัวที่มีค่าน้อยที่สุดต่อไป



รูปที่ 3.2 แสดงวงจรการใช้หม้อแปลงกระแส

3.1.4 วงจรตรวจสอบสถานะ (Cheque Status) เป็นวงจรที่จะทำการตรวจสอบสถานะของไฟที่ ผ่านเข้ามา ซึ่งในที่นี้จะมีไฟ D.C. จาก Line ผ่านเข้ามา 3 เส้น ซึ่งมี Voltage ที่แตกต่างกัน ตัววงจรจะทำการ Cheque Status ของแต่ละ Line เพื่อหาค่าที่น้อยที่สุด เพื่อนำมาเป็นเกณฑ์ในการเปรียบเทียบ (Reference) เพื่อนำไปหาค่ามุมที่เหมาะสม จะทำการทริกไทรสเตอร์ต่อไป ซึ่งวงจรส่วนนี้สามารถแยกได้ 3 ส่วน ดังบล็อกไดอะแกรมต่อไปนี้

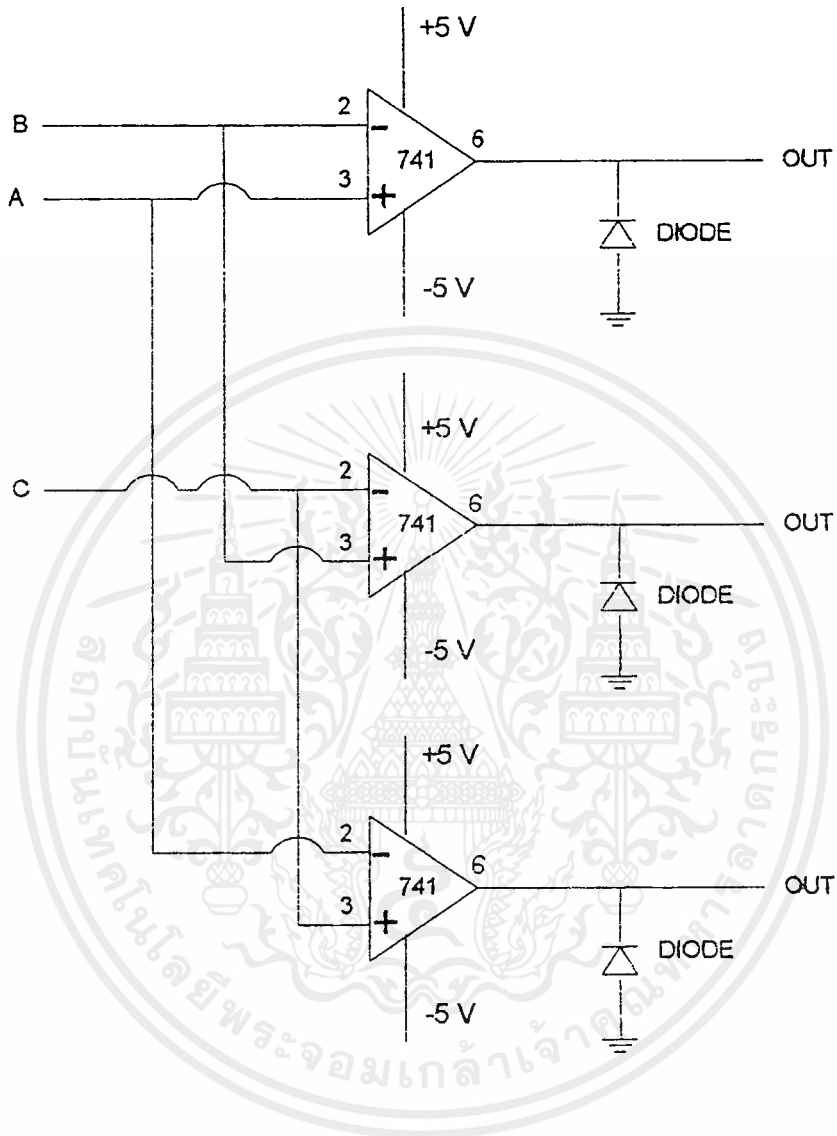


รูปที่ 3.3 แสดงบล็อกไดอะแกรมของวงจรตรวจสอบสถานะ

โดยส่วนของการตรวจสอบสถานะจะทำการเปรียบเทียบค่าต่าง ๆ ในแต่ละสถานะ โดยจะมีการพิจารณาแรงดันที่ผ่านเข้ามา โดยทำการเปรียบเทียบแต่ละค่าแรงคั้นนั้นให้เป็นไปตามเงื่อนไขที่มีการตั้งไว้ 7 เงื่อนไข คือ

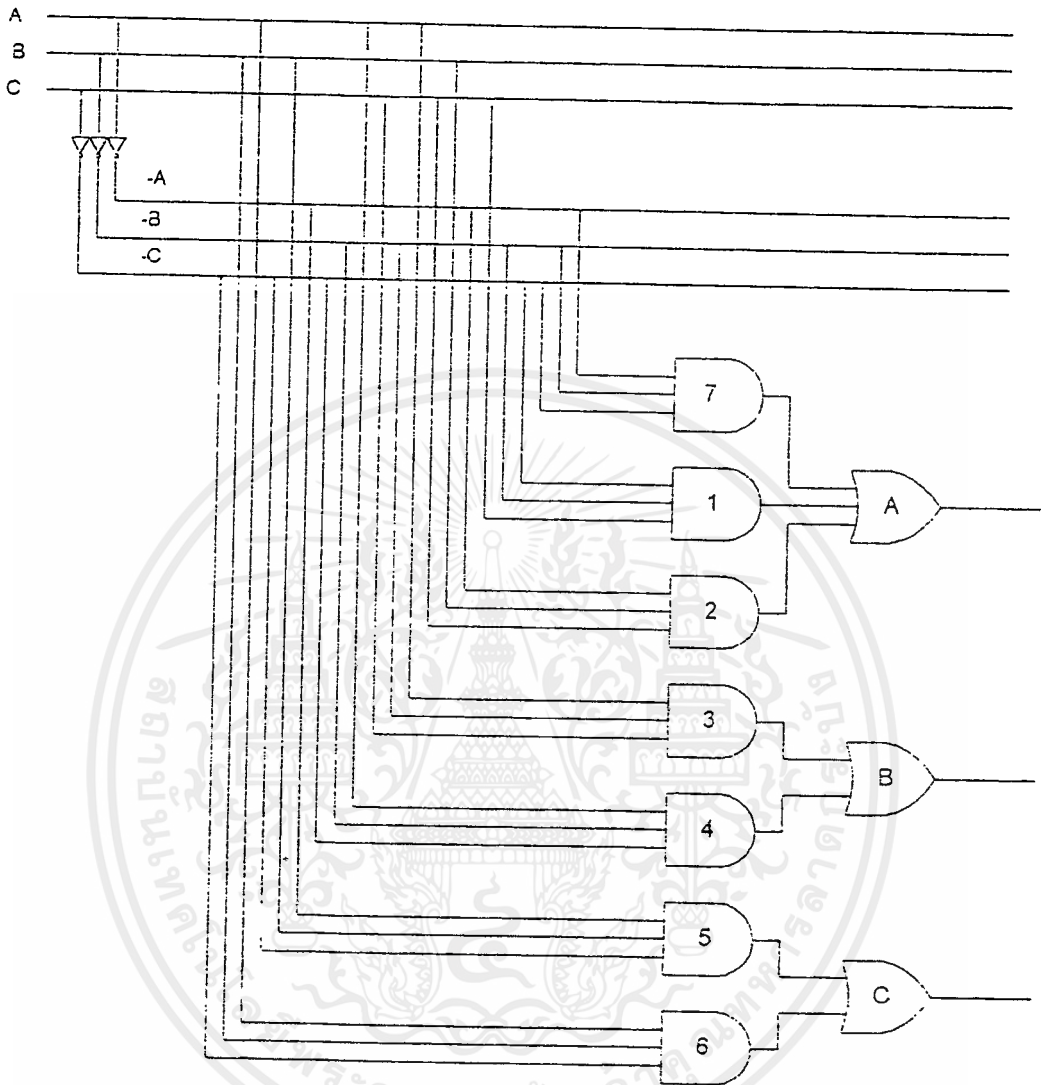
สถานะ	A กับ C	B กับ C	C กับ A	เงื่อนไข
A<B<C	0	0	5	1
A<C<B	0	5	5	2
B<A<C	5	0	5	3
B<C<A	5	0	0	4
C<A<B	0	5	0	5
C<B<A	5	5	0	6
A=B=C	0	0	0	7

ตารางที่ 1 แสดงเงื่อนไขในการใช้ตรวจสอบสถานะ



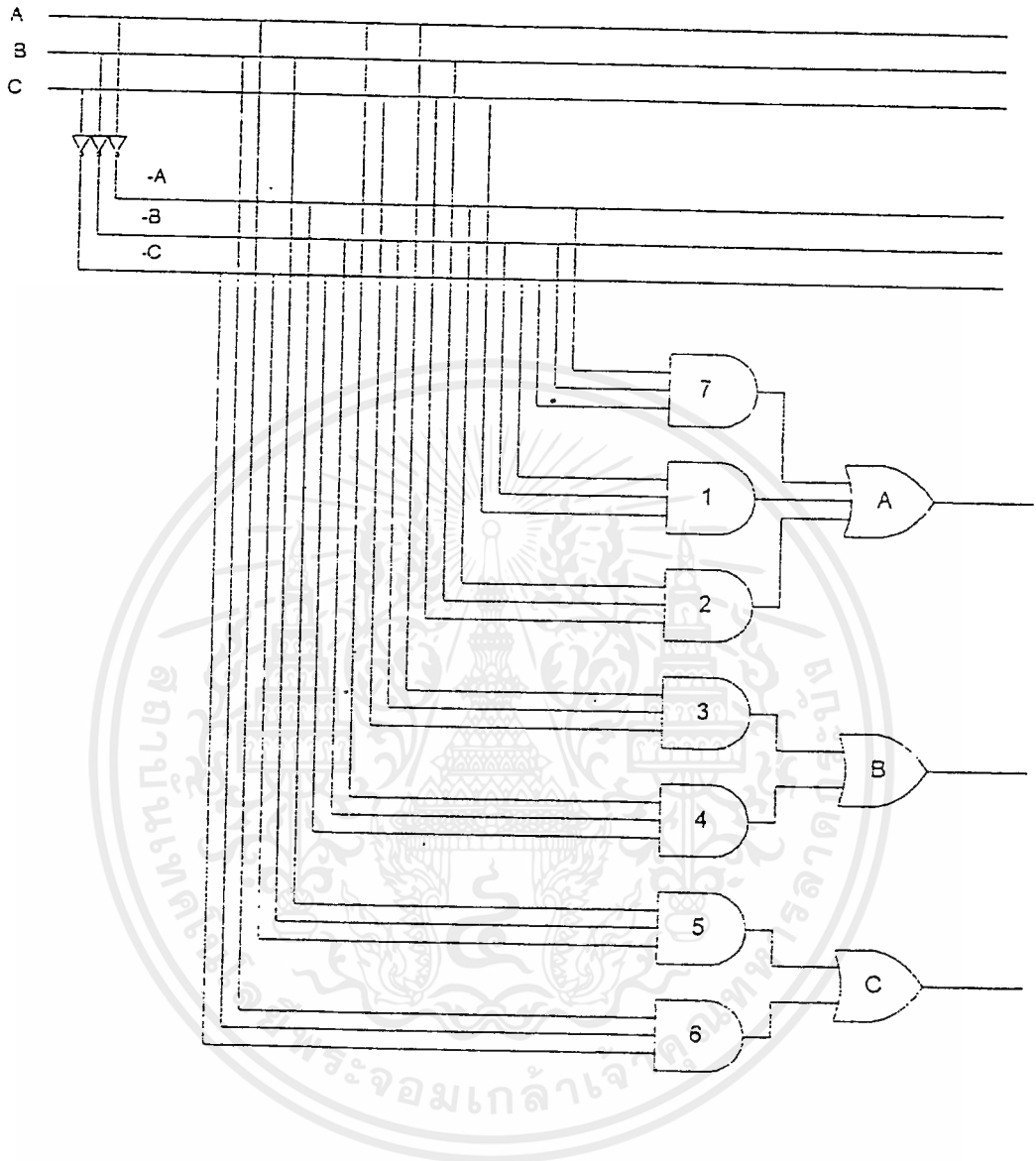
รูปที่ 3.4 แสดงวงจรที่ใช้ในการตรวจสอบสถานะ (1)

เมื่อได้ค่าเป็นไปตามเงื่อนไขที่ตั้งไว้ 7 เงื่อนไขแล้ว จะนำเงื่อนไขนั้น มาทำการ ตรวจสอบสถานะ โดยผ่านเข้าวงจร(gate) โดยจะได้ค่า ระดับแรงดัน 5 โวลต์ ออกมาเพียงค่าเดียว ส่วนค่าที่เหลือจะมีค่า 0 โวลต์ ในแต่ละเงื่อนไขที่ผ่านเข้ามา ซึ่งแรงดัน 5 โวลต์นั้นจะเป็นค่าของไลน์ ที่มีกระแสที่น้อยที่สุด โดยตัววงจรแสดงได้ดังนี้



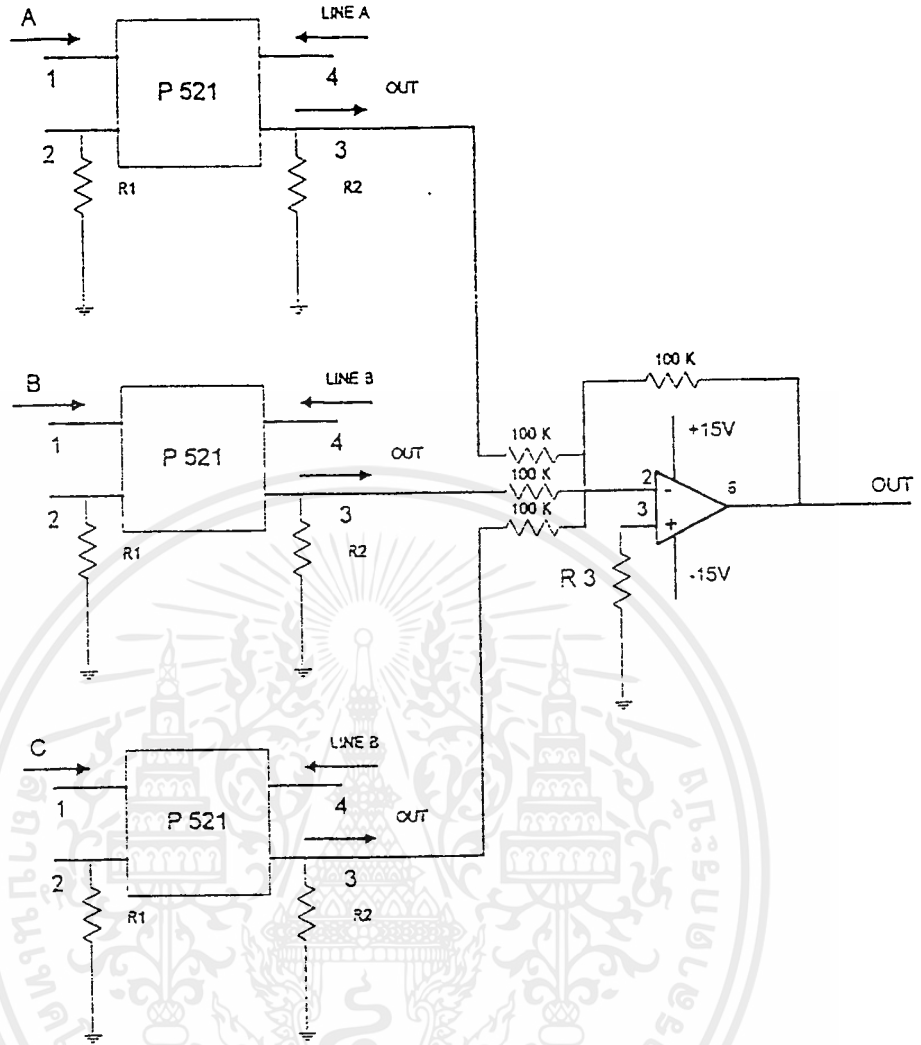
รูปที่ 3.5 แสดงวงจรที่ใช้ในการตรวจสอบสถานะ (2)

จากนั้นจะนำ ค่าแรงดันที่ผ่านวงจรตรวจสอบ มาแล้วไปผ่านวงจรวจรสวิตซ์ เลือกค่าที่เหมาะสมต่อไป ซึ่งค่าแรงดัน ของแต่ละไลน์ที่ผ่านออกมาได้ จะมีเพียง 1 ไลน์เท่านั้น ไลน์อื่นๆ จะไม่ผ่านออกมา ซึ่งไลน์ที่ผ่านออกมาจะมีค่ากระแสในไลน์ น้อยที่สุด ซึ่งตัววงจรจะเป็น



รูปที่ 3.5 แสดงวงจรที่ใช้ในการตรวจสอบสถานะ (2)

จากนั้นจะนำ ค่าแรงดันที่ผ่านวงจรตรวจสอบ มาแล้วไปผ่านวงจรสวิตซ์ เลือกค่าที่เหมาะสมต่อไป ซึ่งค่าแรงดัน ของแต่ละ ไลน์ที่ผ่านออกมาได้ จะมีเพียง 1 ไลน์เท่านั้น ไลน์อื่นๆ จะไม่ผ่านออกมา ซึ่ง ไลน์ที่ผ่านออกมาจะมีค่ากระแสใน ไลน์ น้อยที่สุด ซึ่งตัววงจรจะเป็น

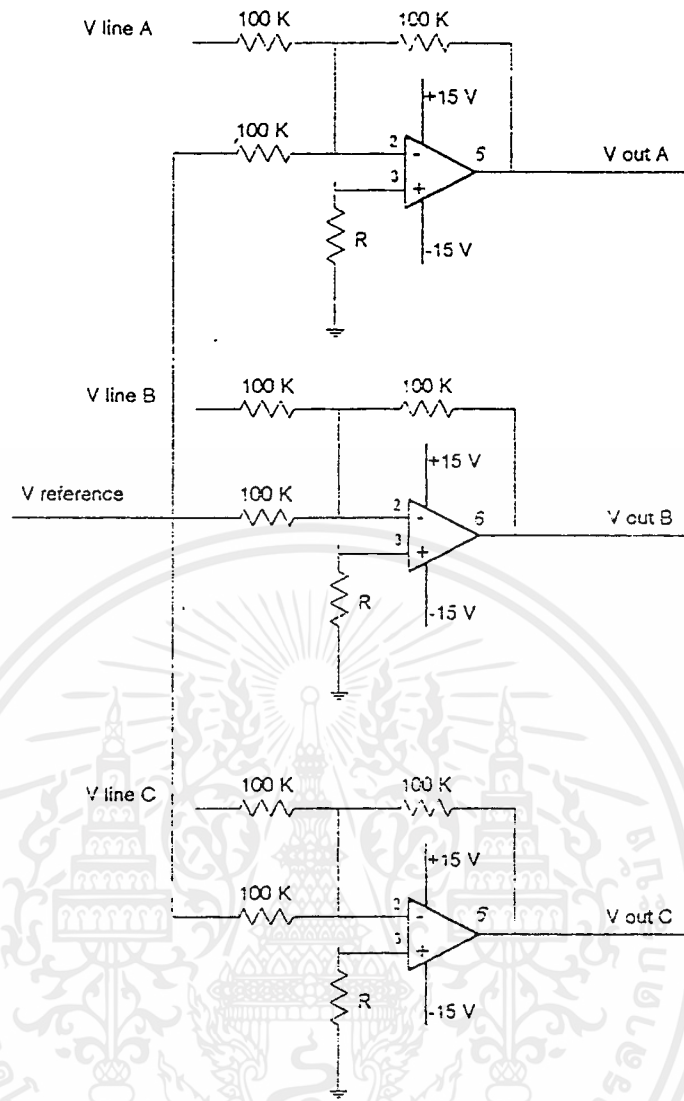


รูปที่ 3.6 แสดงวงจรที่ใช้ในการตรวจสอบสถานะ (3)

จากนั้นนำแรงดันเอาต์พุต ที่ผ่านออกมาไปผ่านวงจรบวก (Summation) เพื่อที่จะได้เป็น ค่าระดับแรงดันอ้างอิง (voltage reference)

3.1.5 วงจรเปรียบเทียบ

จะเป็นวงจรที่จะทำการเปรียบเทียบ แรงดัน จากไลน์ A,B,C นั้นกับแรงดันอ้างอิงที่ผ่านมาจากวงจรตรวจสอบสถานะ แล้ว ซึ่งจะได้ค่าความแตกต่างออกมาซึ่งความแตกต่างนี้เองจะนำไปหา ค่ามุมที่จะทำการ ทริค ไทริสเตอร์ เพื่อเปิดมุมที่เหมาะสมเพื่อให้ คาปาซิเตอร์ ทำการจ่ายกระแส รีแอกทีฟ เข้าไปชดเชยในระบบไฟฟ้าที่พอดีทำให้กระแสในระบบไฟฟ้ามีความสมดุลยิ่งขึ้น



รูปที่ 3.7 แสดงวงจรเปรียบเทียบ

3.1.6 วงจรขยาย

จากคาปาซิเตอร์ที่ใช้ทดสอบคาปาซิเตอร์ 1 ตัว จะจ่ายกระแสเต็มที่ 3.2 แอมแปร์ ที่ 0 โวลต์ ซึ่งจากคาปาซิเตอร์ จะจ่ายกระแส โดย  $i=(V_0/R)e^{-VRC}$  โดยจะคิดที่  $V_0$ (แรงดันตกคร่อม คาปาซิเตอร์) ถ้า  $V_0$  มากกระแสที่คาปาซิเตอร์จะจ่ายเข้าสู่ระบบก็จะจ่ายได้มากดังนั้นในกรณีนี้จะคิดให้ ขณะที่ไทรสเตอร์เปิดมุมให้ คาปาซิเตอร์คิตซาร์จกระแสเข้าไปชดเชยในระบบไฟฟ้า จะคิดเทียบที่ระดับแรงดันกระแสตรง 10 โวลต์ (ไทรสเตอร์ ปิด ไม่มีกระแสไหล) และที่ แรงดันกระแสตรง 0 โวลต์ (ไทรสเตอร์เปิดเต็มกระแสไหลเต็มที่)

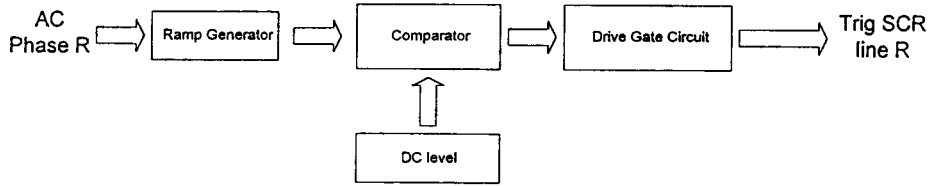
ดังนั้นจึงคิดเทียบความสัมพันธ์ที่คาปาซิเตอร์ จะจ่ายกระแสเข้าไปในระบบไฟฟ้าที่ตำแหน่งองศาใดๆ ในการทริกไทรสเตอร์ได้ดังนี้คือ

$$I = \frac{-10}{3.2 \times \sqrt{2}} V + 10 \quad \text{โดย } V = (0-10 \text{ Volt})$$

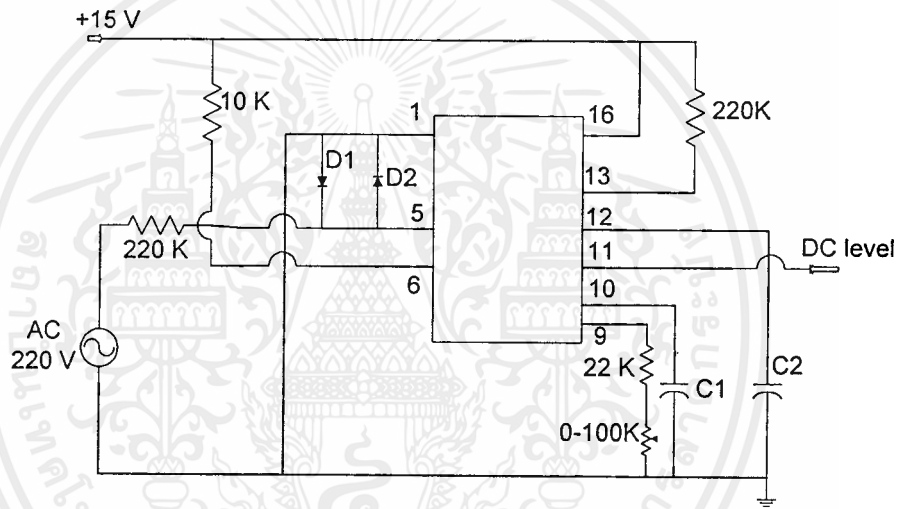
ซึ่งวงจรในส่วนที่ 6 และ 7 เราจะได้คือ

- 1. วงจรสร้างสัญญาณเปรียบเทียบ (DC Level)
- 2. วงจรสร้างสัญญาณกระตุ้น

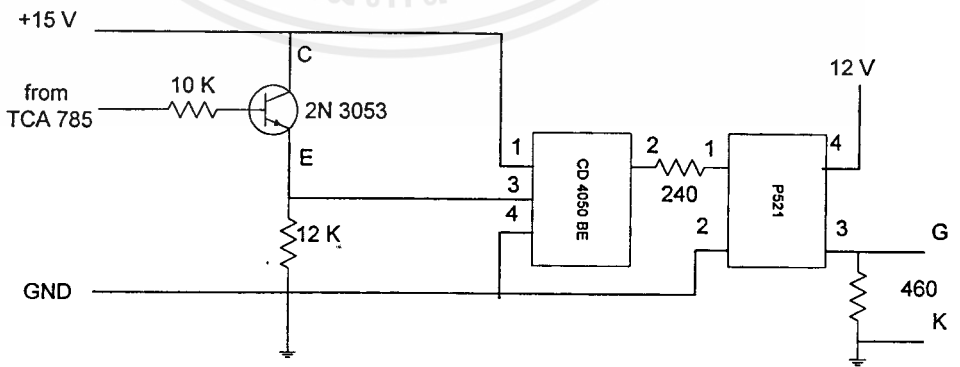
แสดงได้ดังบล็อกไดอะแกรม ดังนี้



รูปที่ 3.10 แสดงบล็อกไดอะแกรมของวงจรสร้างสัญญาณทริก ไทริสเตอร์



รูปที่ 3.11 วงจรกำเนิดสัญญาณพัลส์โดยใช้ไอซี TCA 785



รูปที่ 3.12 วงจรขยายกระแสและรักษาระดับแรงดันพร้อมทั้งแยกระบบกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

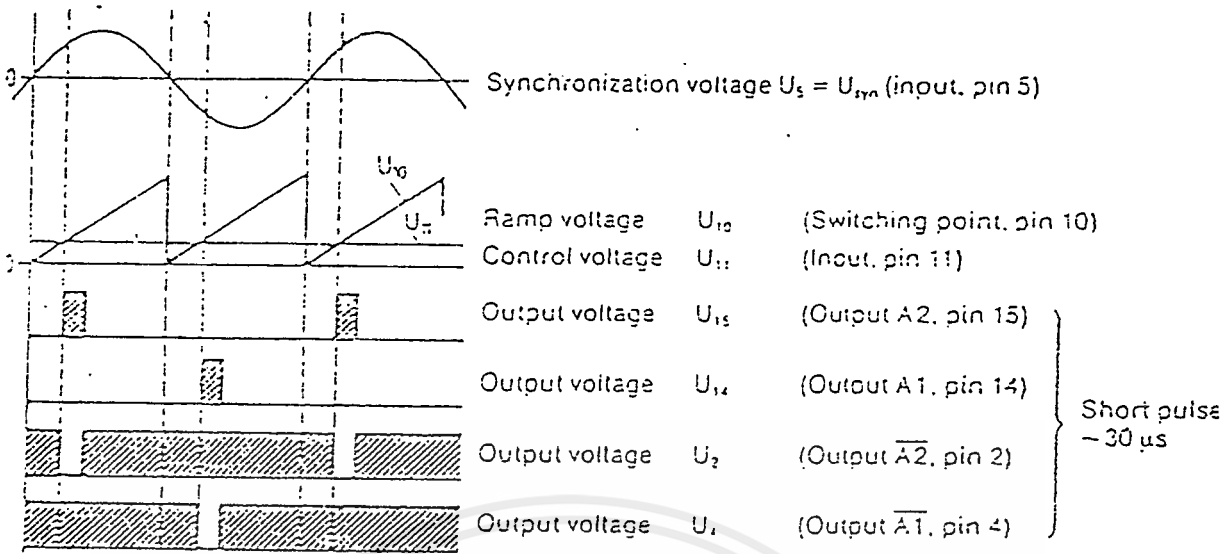
ในส่วนของวงจรสร้างสัญญาณกระตุ้น เราสามารถแยกออกได้เป็น 3 ส่วนคือ

1. วงจรกำเนิดสัญญาณพัลส์
  2. วงจรขยายขนาดของกระแส และรักษาระดับแรงดัน
  3. วงจรแยกระบบกราวด์
- 3.2.1 วงจรกำเนิดสัญญาณพัลส์

เราจะใช้ไอซีเบอร์ TCA 785 ซึ่งมีคุณสมบัติเป็นวงจรควบคุมเฟสด้วยแรงดัน โครงสร้างภายใน TCA 785 จะประกอบด้วย

- ตัวตรวจจับศูนย์ (Zero Detector)
- ตัวเปรียบเทียบ (Comparator)
- การควบคุมตรรกะ (Logic Control)

การใช้งาน ไอซีเบอร์นี้มีหน้าที่ให้กำเนิดสัญญาณพัลส์ที่จะถูกส่งไปกระตุ้นให้ทรานซิสเตอร์ทำงาน โดยสามารถแสดงวงจรการทำงานได้ดังรูป ซึ่งสามารถอธิบายการทำงานได้ดังนี้คือ สัญญาณไฟฟ้ากระแสสลับทั้ง 3 เฟส ( R,S,T ) จะถูกป้อนเข้าที่ขา ( 5 ) ของไอซีแต่ละชุด และไอซีแต่ละตัวนั้นจะนำสัญญาณนี้มาสร้างเป็นสัญญาณแรมพ์ ( Ramp Signal ) ซึ่งสัญญาณนี้จะแสดงออกมาที่ขา ( 10 ) ของไอซีแต่ละตัว ดังรูป ต่อมาสัญญาณนี้จะถูกนำไปเปรียบเทียบกับศักดาไฟฟ้ากระแสตรงจากขา ( 11 ) ซึ่งศักดาไฟฟ้ากระแสตรงนี้จะได้มาจากวงจรสร้างศักดาไฟฟ้ากระแสตรง ( DC Level ) ศักดาไฟฟ้านี้จะถูกเรียกว่า ศักดาไฟฟ้าควบคุม และ จุดที่ศักดาไฟฟ้าควบคุมและสัญญาณแรมพ์ตัดกันจะทำให้เกิดสัญญาณกระตุ้นออกมาที่ขา ( i5 ) และ ( 14 ) โดยที่ขา ( 15 ) นั้น สัญญาณกระตุ้นจะมีเฟสเดียวกับศักดาไฟฟ้าสลับที่ขา ( 5 ) และขาที่ ( 14 ) จะมีเฟสเลื่อนไปหลัง 180 องศา ดังนั้น ถ้าศักดาไฟฟ้าควบคุมเปลี่ยนแปลง และความสูงของสัญญาณแรมพ์เป็น 10 โวลต์ จ่ายกระแสสูงสุดได้ 55 mA. จาก Emitter Follower ดังนั้นเมื่อศักดาไฟฟ้าควบคุมมีพิสัย 0 ถึง 10 โวลต์ พิสัยของมุมกระตุ้นก็จะเป็น 0-180 องศา ด้วย



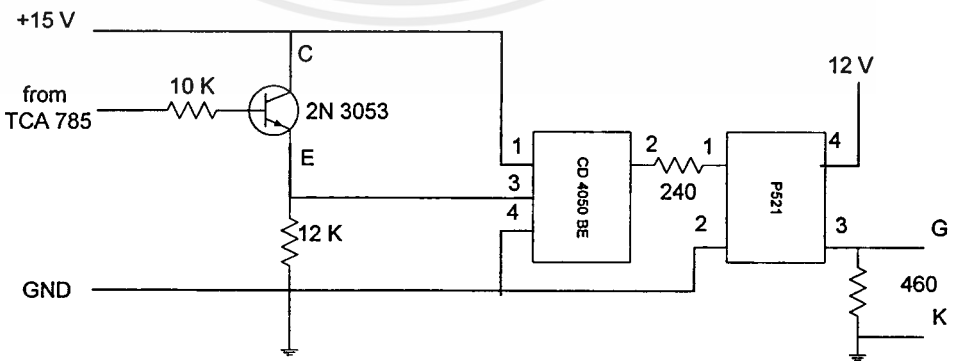
รูปที่ 3.13 แสดงสัญญาณของ TCA785

3.2.2 วงจรขยายขนาดของกระแส และรักษาระดับแรงดัน

หลังจากไอซี TCA 785 สร้างสัญญาณกระตุ้นออกมาทางขา (15) และ (14) แล้วยังไม่สามารถนำสัญญาณนี้ไปใช้งานเลยได้ เนื่องจากขนาดกระแสที่ได้ออกมายังมีค่าต่ำอยู่ ไม่สามารถนำไปทริกให้ทรินสเตอร์ทำงานได้ ฉะนั้นจึงต้องผ่านวงจรเพิ่มกระแสโดยใช้ทรานซิสเตอร์เป็นตัวช่วยแล้วก็นำสัญญาณที่ได้ไปผ่านไอซีเบอร์ CD 4050 ซึ่งมีหน้าที่เป็นบัฟเฟอร์ป้องกันแรงดันตกขนาดทำการทริกทรินสเตอร์ ดังรูป 3.14

3.2.3 วงจรแยกระบบกราวด์

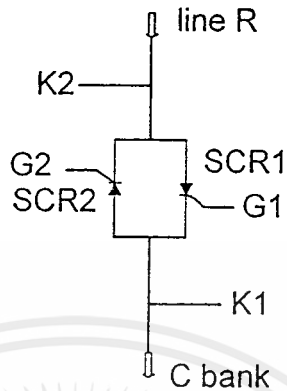
หลังจากผ่านไอซีบัฟเฟอร์มาแล้ว การนำสัญญาณนี้ไปต่อกับทรินสเตอร์โดยตรงจะมีปัญหาเกี่ยวกับระบบกราวด์ และปัญหาเนื่องจากวงจรสร้างสัญญาณกระตุ้นอาจเสียหายได้เมื่อวงจรกำลังทำงานผิดพลาด ดังนั้นจึงใช้วงจรต่อไปนี้ทำการแยกระบบกราวด์ของวงจรส่วนควบคุมกับวงจรกำลังออกจากกัน โดยจากรูปวงจรจะใช้ไอซีเบอร์ P521 ซึ่งเป็นไอซีชนิดออฟได้อิโซเลเตอร์ ทำหน้าที่แยกระบบกราวด์ จากนั้นจึงสามารถนำสัญญาณที่ได้ (สัญญาณเกตและคาโทด) ไปใช้งาน



รูปที่ 3.14 แสดงวงจรที่ใช้ในการแยกระบบกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรการใช้งานต้องใช้ SCR คู่กันแบบขนาน เพื่อให้สามารถนำกระแสได้ทั้งซีกบวกและซีกลบของสัญญาณ ดังรูปที่ 3.15 และที่สำคัญจะต้องมีวงจรอิเล็กทรอนิกส์ คอยควบคุมให้ SCR ปิดวงจรที่จุดใดๆ ในสัญญาณ Sine ได้ตรงตามความต้องการโดยไม่ผิดพลาด



รูปที่ 3.15 แสดงวงจรที่ใช้ควบคุม ไทริสเตอร์

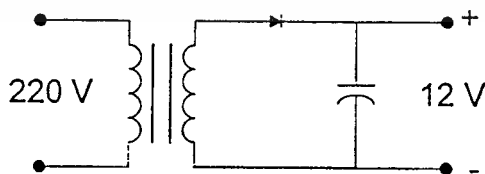
### 3.3 แหล่งจ่ายไฟกระแสตรง ( DC Power Supply )

ในส่วนของแหล่งจ่ายไฟกระแสตรงนั้น จากการทำเราต้องทำการแยกกราวด์ของระบบควบคุมออกจากระบบกำลังนั้นสามารถทำได้หลายวิธี เช่น ใช้หม้อแปลงพัลส์ ( Pulse Transformer ) หรือ ใช้ออปโตไอโซเลเตอร์ ( Opto Isolator ) ซึ่งในโครงการนี้ได้เลือกใช้ออปโตไอโซเลเตอร์ เพราะ ใช้ค่าใช้จ่ายในการสร้างน้อยกว่า และวิธีในการสร้างนั้นง่ายกว่า

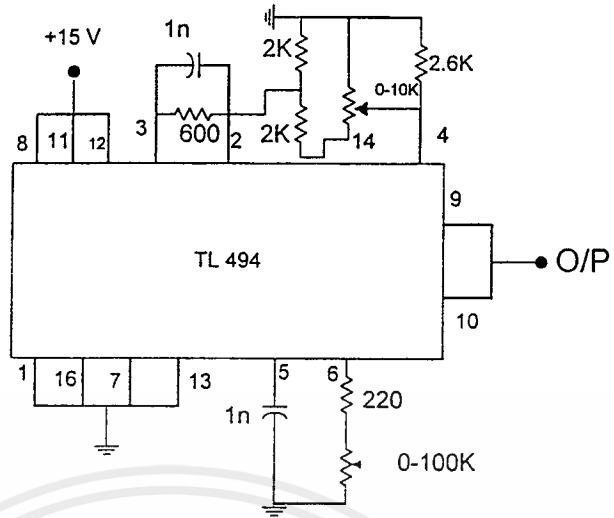
โดยเราจะทำการสร้าง แหล่งจ่ายไฟกระแสตรงขึ้นมา 6 ชุด เพื่อที่จะทำการจ่ายให้กับออปโตไอโซเลเตอร์แต่ละตัว ซึ่งมีวิธีในการสร้างแหล่งจ่ายไฟกระแสตรงให้กับออปโตไอโซเลเตอร์ อยู่ 2 วิธีคือ

1. ใช้วงจรเรกติไฟล์ (ใช้วงจรรูปที่ 3.16 เป็นจำนวน 6 ชุด)
2. ใช้วงจรฟลายแบคคอนเวอร์เตอร์ (ใช้วงจรรูปที่ 3.18)

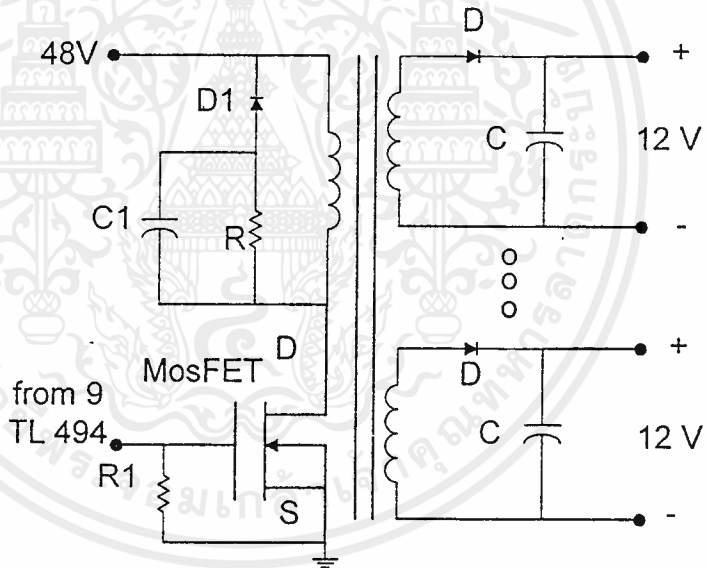
ในโครงการนี้จะเลือกใช้วงจร ฟลายแบคคอนเวอร์เตอร์ เพราะเป็นวงจรที่ใช้อุปกรณ์จำนวนน้อยขนาดของวงจรมีขนาดเล็กกว่า และค่าใช้จ่ายในการสร้างต่ำกว่า ใช้วงจรเรกติไฟล์ ซึ่ง วงจรนี้มีคุณสมบัติพิเศษที่สามารถจ่ายแรงดันได้ 6 ชุด ( แยกกราวด์ด้วย ) ในเวลาเดียวกัน สามารถแสดงรูปได้ดังนี้



รูปที่ 3.16 วงจรเรกติไฟล์ (rectifier)



รูปที่ 3.17 แสดงวงจรการใช้งาน TL 494



รูปที่ 3.18 วงจรฟลายแบ็คคอนเวอร์เตอร์ (flyback converter)

จากรูปที่ 3.16 จะเห็นว่าเราจะต้องใช้ ชุดเรกติไฟต์ 6 ชุด ในการจ่าย ออปโตไอโซเลเตอร์แต่ละตัวซึ่งเป็นการสิ้นเปลือง ส่วนวงจรในรูปที่ 3.6 เราจะใช้หม้อแปลงความถี่สูงที่ทำการพันโดยให้มีขดลวดทางฝั่งทุติยภูมิ 6 ชุดเท่านั้น ซึ่งส่วนนี้จะทำให้วงจรฟลายแบ็คคอนเวอร์เตอร์มีขนาดเล็กกว่า แต่วงจรฟลายแบ็คคอนเวอร์เตอร์จะต้องมีส่วนควบคุมเพิ่มขึ้นมา

การทำงานของวงจรฟลายแบ็คคอนเวอร์เตอร์ มี 2 ส่วนคือ ส่วนควบคุมกับส่วนฟลายแบ็คคอนเวอร์เตอร์ ซึ่งเรานำสัญญาณของส่วนควบคุมจาก ขา 9 ของ TL494 ( เป็นสัญญาณ พัลส์ความถี่สูง ) มาเข้าขา

เกิดของมอสเฟต เพื่อขยายสัญญาณแล้วส่งผ่านไปยังหม้อแปลงความถี่สูง แล้วนำเอาที่ทุกทางด้านทุติยภูมิไปผ่าน วงจรเรกติไฟต์ แล้วนำไปขับออปโตไอโซเลเตอร์

ที่วงจรส่วนฟลายแบคคอนเวอร์เตอร์จะมี วงจรความต้านทาน , ตัวเก็บประจุ และ ไดโอด ซึ่งเป็น วงจรสับเบอร์ที่ต่อเพิ่ม เข้ามาคร่อมขดไพรมารีของหม้อแปลงความถี่สูง ใช้เพื่อลดแรงดันสไปร์ที่จะเกิดขึ้น ขณะวงจรทำงาน ซึ่งเอาต์พุตของวงจรฟลายแบคคอนเวอร์เตอร์นี้จะมีค่า 12 โวลต์ ซึ่งเพียงพอที่จ่ายให้กับออปโต ไอโซเลเตอร์แล้ว



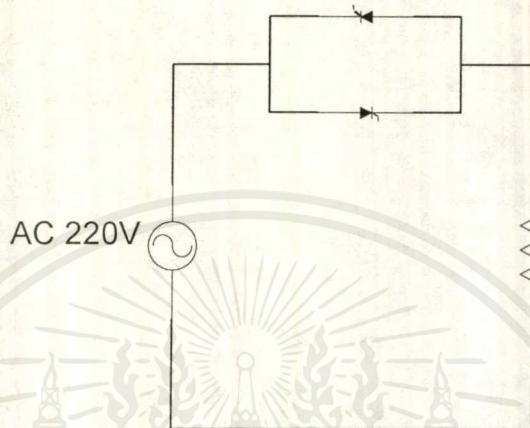
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

## การทดลอง

**การทดลองที่ 1** ทดสอบวงจรทรานซิสเตอร์โดยใช้โหนดความต้านทาน โหนดอินดักทีฟ และโหนดคาปาซิเตอร์

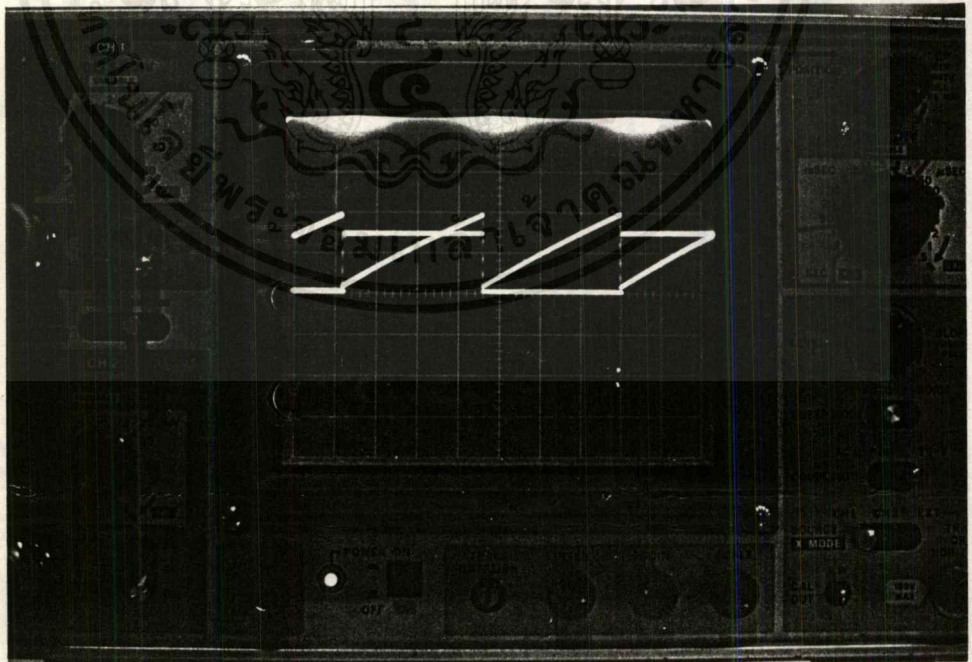
## 1. โหนดความต้านทาน



รูปที่ 4.1 แสดงวงจรที่ใช้ในการทดลองโหนดความต้านทาน

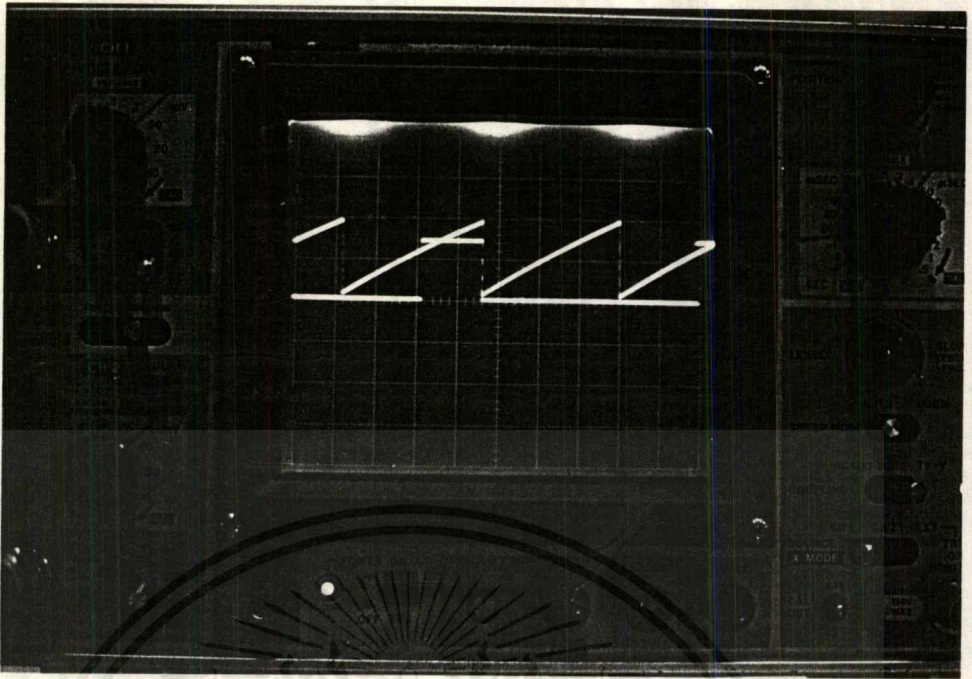
## ผลการทดลอง

เมื่อต่อวงจรตามรูป แล้วทำการทรานซิสเตอร์ที่ค่ามุมต่างๆพบว่า เมื่อทำการเปลี่ยนมุมค่ากระแสที่ไหลผ่านโหนดก็จะมีเปลี่ยนแปลงไปตามมุมที่เปลี่ยนด้วยดังรูป

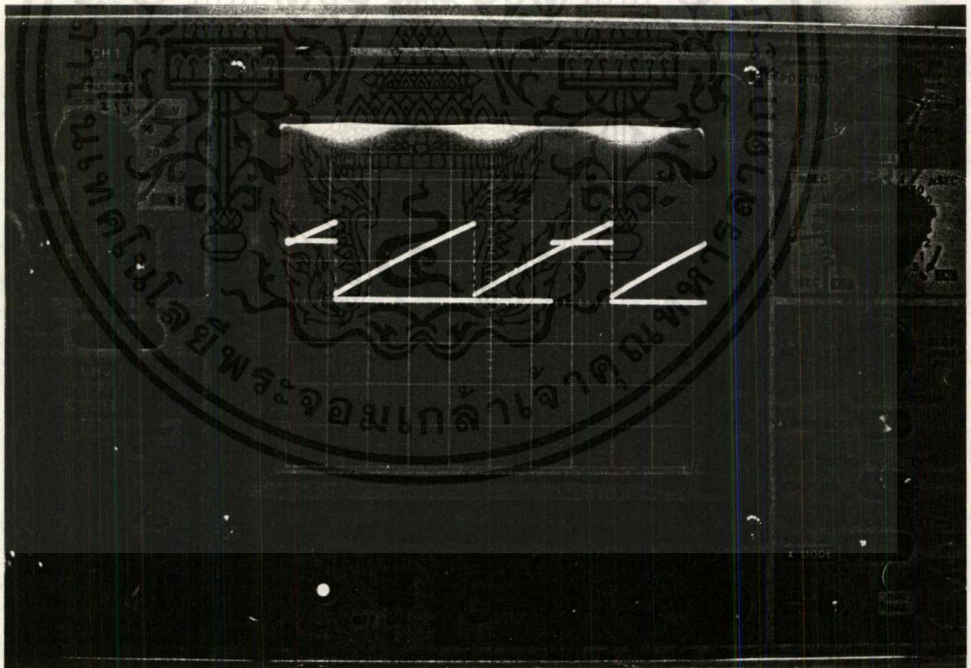


รูปที่ 4.2 แสดงสัญญาณแรมพ์ และสัญญาณพัลส์ที่มุม 0 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

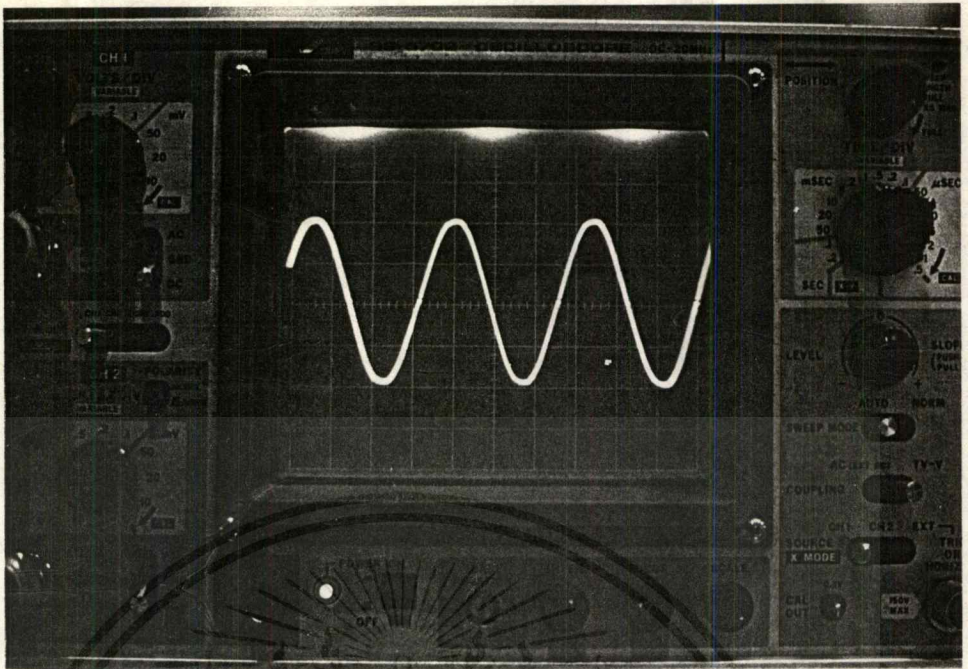


รูปที่ 4.3 แสดงสัญญาณแรมพ์ และสัญญาณพัลส์ที่มีมุม 90 องศา ใช้สำหรับทริกไทรสเตอร์ตัวที่ 1

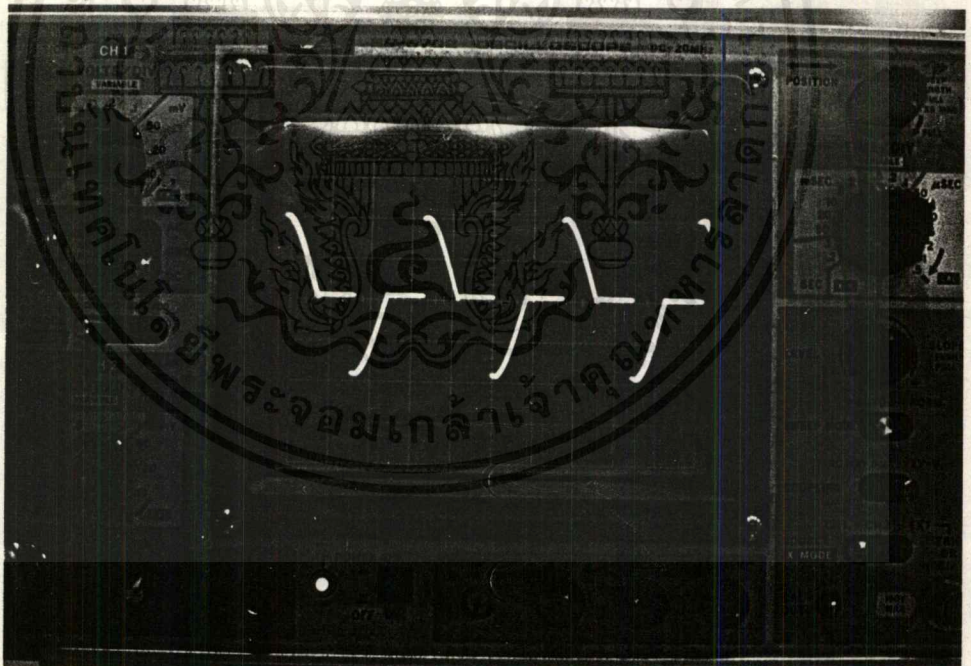


รูปที่ 4.4 แสดงสัญญาณแรมพ์ และสัญญาณพัลส์ที่มีมุม 90 องศา ใช้สำหรับทริกไทรสเตอร์ตัวที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



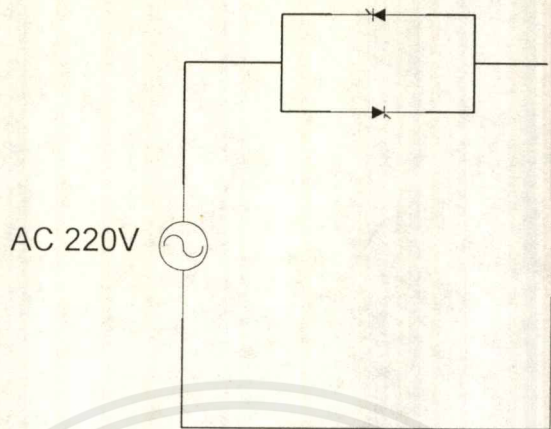
รูปที่ 4.5 แสดงกระแสที่ไหลผ่าน โหลดความต้านทานขณะทำการทริกที่มุม 0 องศา



รูปที่ 4.6 แสดงกระแสที่ไหลผ่าน โหลดความต้านทานขณะทำการทริกที่มุม 90 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. โหลดอินดักทีฟ

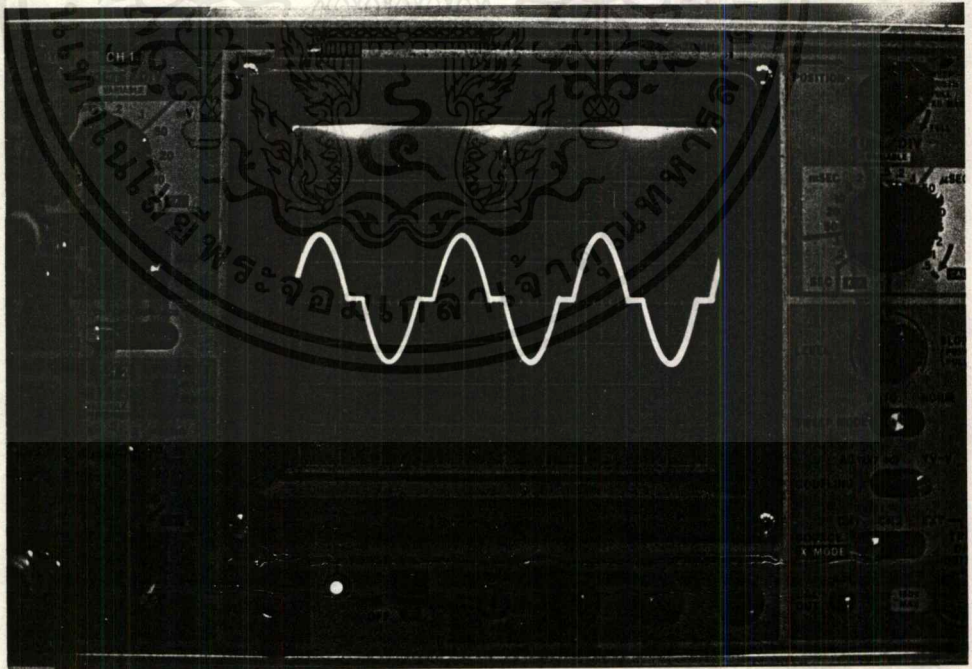


รูปที่ 4.7 แสดงวงจรที่ใช้ในการทดลองโหลดอินดักทีฟ

ผลการทดลอง

เมื่อต่อวงจรตามรูปแล้วทำการทริกไทรสเตอร์ที่มุม 90 องศา กระแสที่ไหลในวงจรสามารถแสดงได้

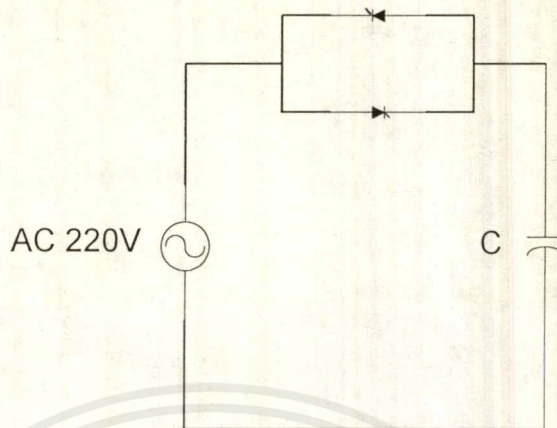
ดังรูป



รูปที่ 4.8 กระแสที่ไหลในวงจรเมื่อมีโหลดอินดักทีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

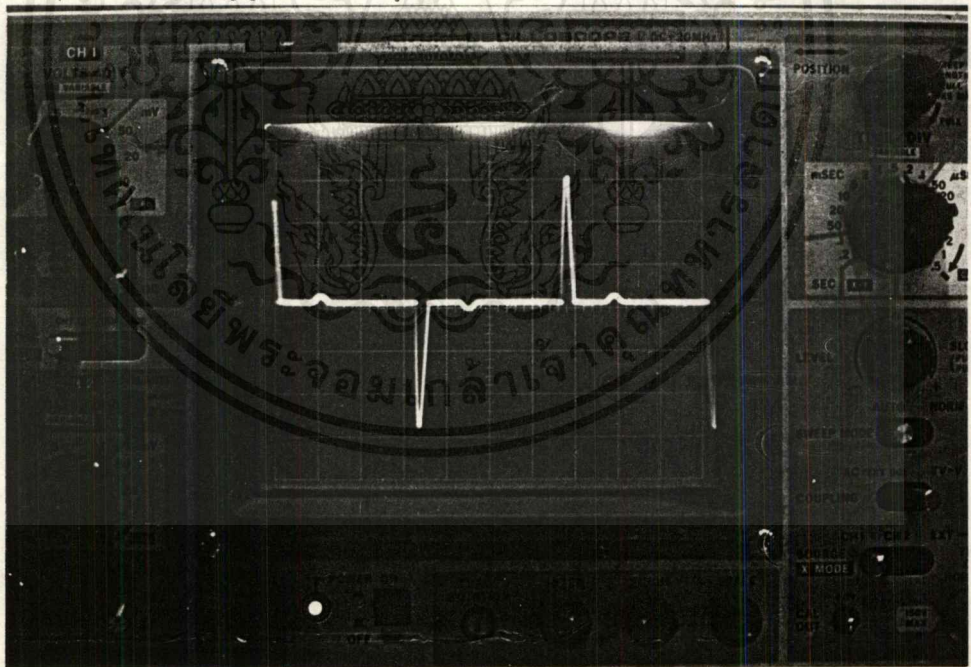
### 3. โหลดคาปาซิเตอร์



รูปที่ 4.9 แสดงวงจรที่ใช้ในการทดลองโหลดคาปาซิเตอร์

#### ผลการทดลอง

เมื่อต่อวงจรตามรูปแล้วทำการจ่ายแรงดันกระแสสลับที่ 80 V วัดสัญญาณกระแสที่ไหลในวงจรเมื่อทำการทริกที่มุม 90 องศา ได้สัญญาณกระแสดังรูป

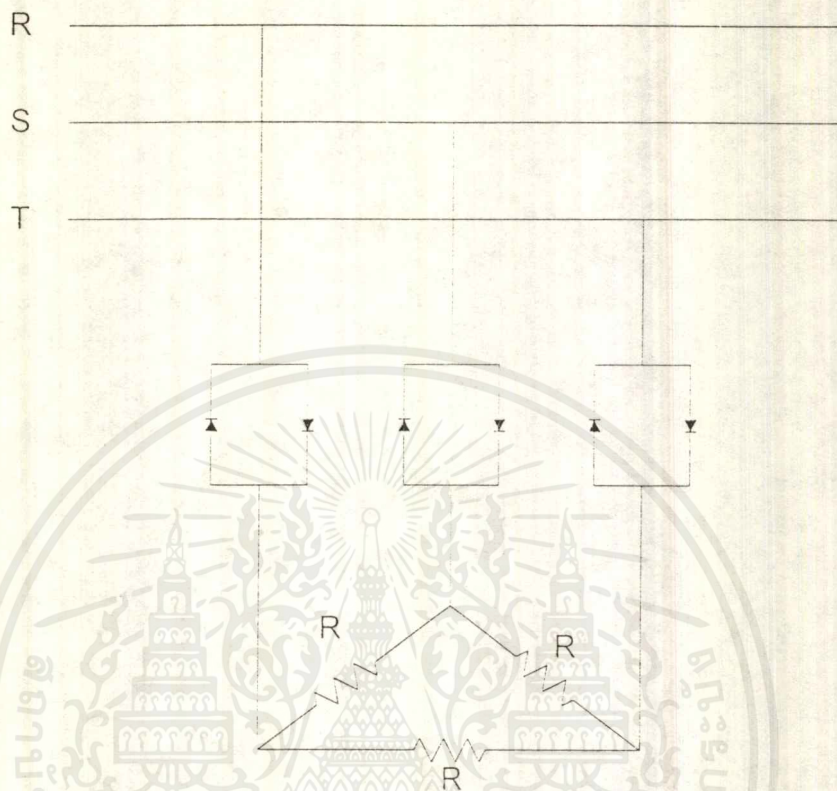


รูปที่ 4.10 แสดงกระแสที่ไหลผ่านโหลดคาปาซิเตอร์

จากทั้ง 3 การทดลอง สามารถสรุปได้ว่าวงจรทริกไทรสเตอร์สามารถทำงานได้จริง โดยสามารถเปลี่ยนมุมในการทริกได้ตั้งแต่ 0 ถึง 180 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

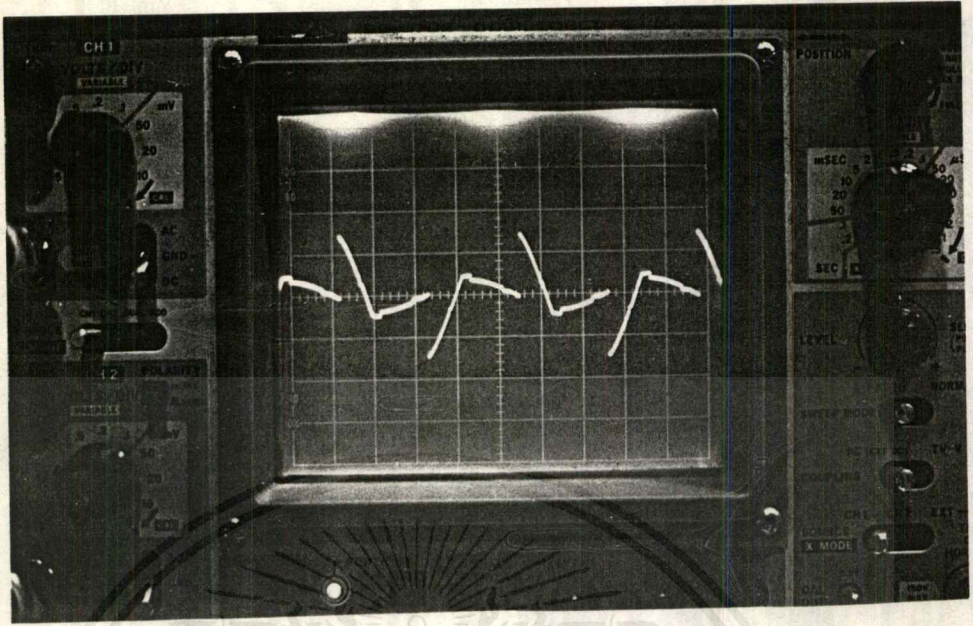
การทดลองที่ 2 ทดสอบการทริกไทรสเตอร์ในวงจร 3 เฟส ที่มีโหลดเป็นความต้านทาน



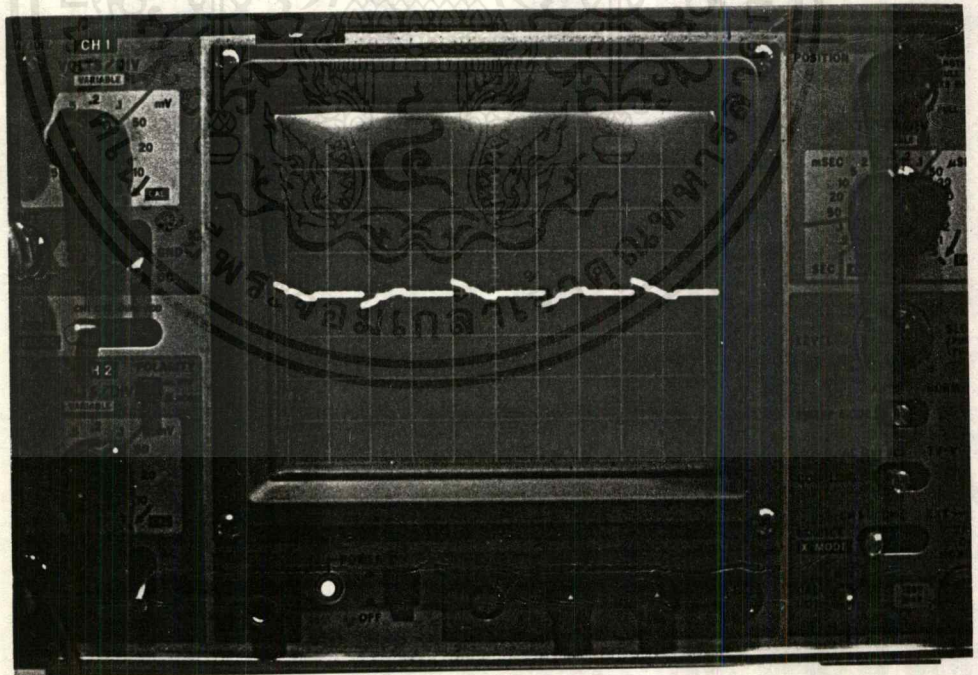
รูปที่ 4.11 แสดงวงจรทดสอบการทริกไทรสเตอร์ในวงจร 3 เฟส โดยใช้โหลดความต้านทาน

ผลการทดลอง

เมื่อทำการต่อวงจรดังรูปแล้วทำการทริกไทรสเตอร์ ชุด A และ B ที่ค่ามุมต่างๆกันจะได้ลักษณะกระแสที่วัดคร่อมความต้านทาน ( $R_x$ ) ดังนี้



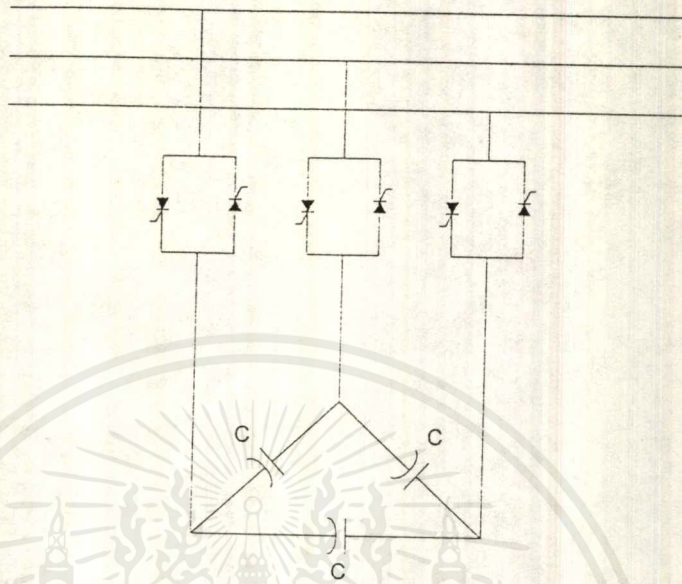
รูปที่ 4.12 แสดงกระแสรวมความต้านทาน ( $R_A$ ) เมื่อทำการทริกไทรสเตอร์ชุด A ที่มุม 90 องศา และทริกชุด B ที่มุม 0 องศา



รูปที่ 4.13 แสดงกระแสรวมความต้านทาน ( $R_A$ ) เมื่อทำการทริกไทรสเตอร์ชุด A ที่มุม 180 องศา และทริกไทรสเตอร์ชุด B ที่มุม 90 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 3 ทดสอบการทริกไทรสเตอร์ในวงจร 3 เฟส ที่มีโหลดเป็นคาปาซิเตอร์



รูปที่ 4.14 แสดงวงจรทดสอบการทริกไทรสเตอร์ในวงจร 3 เฟส โดยใช้โหลดเป็นคาปาซิเตอร์

ผลการทดลอง

เมื่อทำการเปลี่ยนแปลงมุมทริกทั้ง 3 เฟส โดยแยกเป็น 3 กรณี คือ  
 กรณี 1 เมื่อทริกไทรสเตอร์ชุด A ที่มุม 180 องศาแล้ว ทำการเปลี่ยนแปลงมุมทริกไทรสเตอร์ชุด B และ C ที่ค่ามุม  
 ต่างๆ ได้ผลดังนี้

	C(องศา)	0	54	90	126	180
B(องศา)						
0		1.2	1.6	1.95	2	0
54		2	2.1	2.1	2	0
90		1.6	1.6	1.6	1.6	0
126		0	0	0	0	0
180		0	0	0	0	0

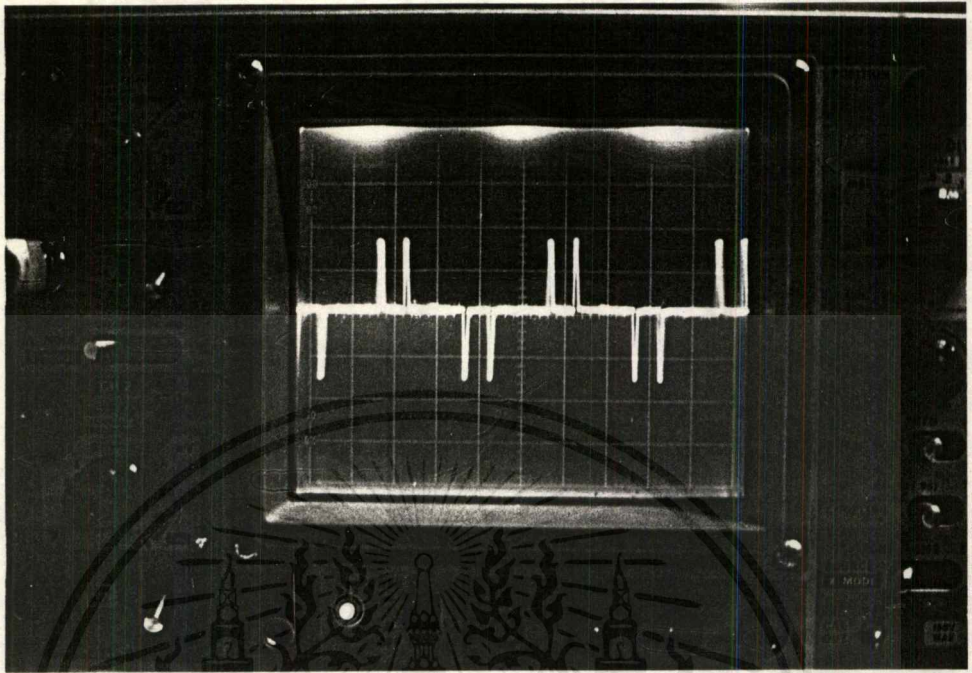
กรณี 2 เมื่อทริกไทรสเตอร์ชุด B ที่มุม 180 องศาแล้วทำการปรับมุมทริกชุด A และ C เช่นเดียวกับกรณี 1

	C(องศา)	0	54	90	108	180
A(องศา)						
0		1.2	2	1.3	0	0
54		1.2	2	1.2	0	0
90		1.9	1.9	1.4	0	0
126		1.8	1.9	1.5	0	0
180		0	0	0	0	0

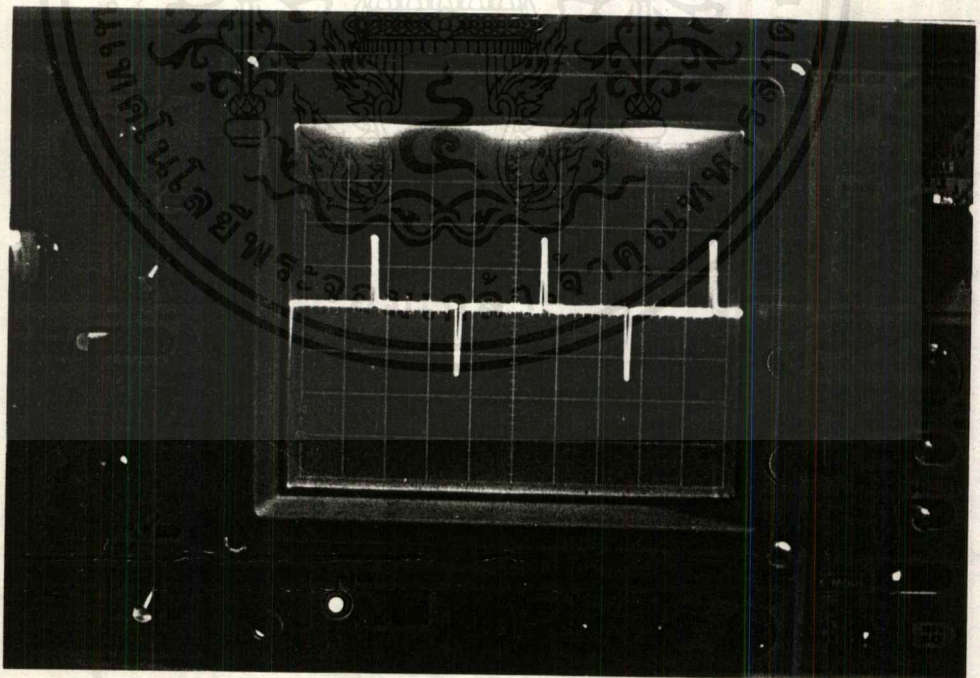
กรณี 3 เช่นเดียวกับกรณี 1 และ 2 แต่เปลี่ยนมาทำการทริกที่ชุด C ด้วยมุม 180 องศา ส่วนชุด A และ B ให้ทำการเปลี่ยนแปลงมุมทริก

	B(องศา)	0	54	90	126	180
A(องศา)						
0		1.2	1.2	2	1.8	0
54		2	2	2	1.9	0
90		1.5	1.4	1.4	1.4	0
108		0	0	0	0	0
180		0	0	0	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 แสดงกระแสที่ผ่านโพลคาปาซิเตอร์ที่ต่อแบบ เคลต้า โดยเปิดมุมทริกไทรสเตอร์ ที่ 0 องศา ทั้ง 3 ชุด



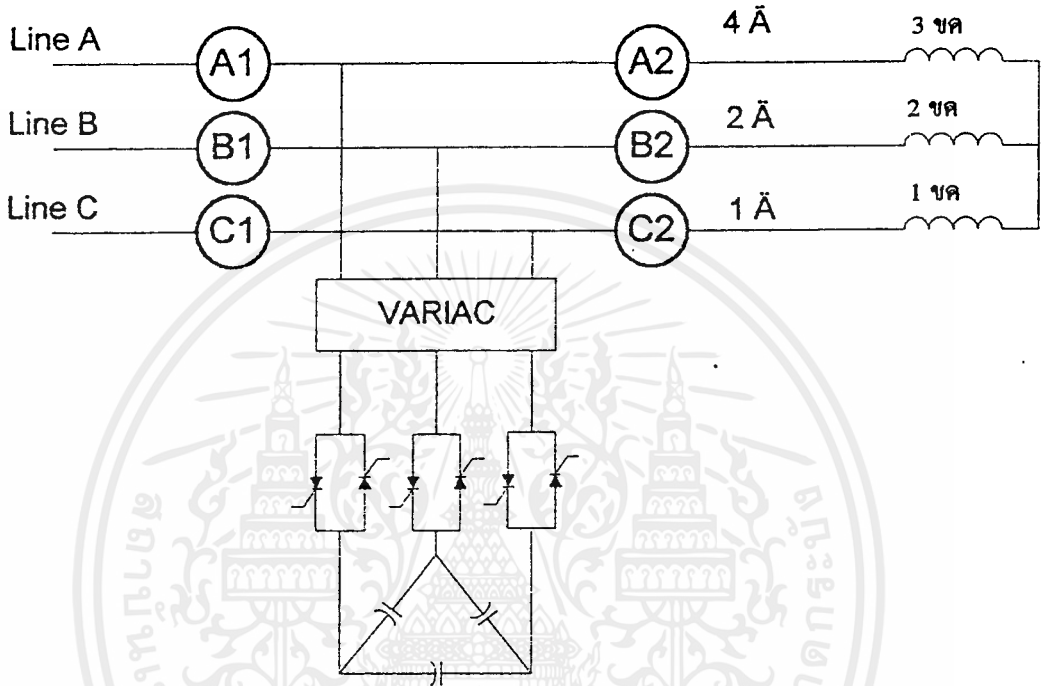
รูปที่ 4.15 แสดงกระแสที่ผ่านโพลคาปาซิเตอร์ที่ต่อแบบ เคลต้า โดยเปิดมุมทริกไทรสเตอร์ ชุด A ที่ 180 องศา ชุด B และ C ที่ 0 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การทดลองที่ 4** เรื่องการชดเชยกระแสรีแอกทีฟให้โหลด

ผลการทดลอง ทำการทดลองที่ระดับแรงดัน 40 โวลต์

คาปาซิเตอร์ เปิดมุมที่ 180 องศา



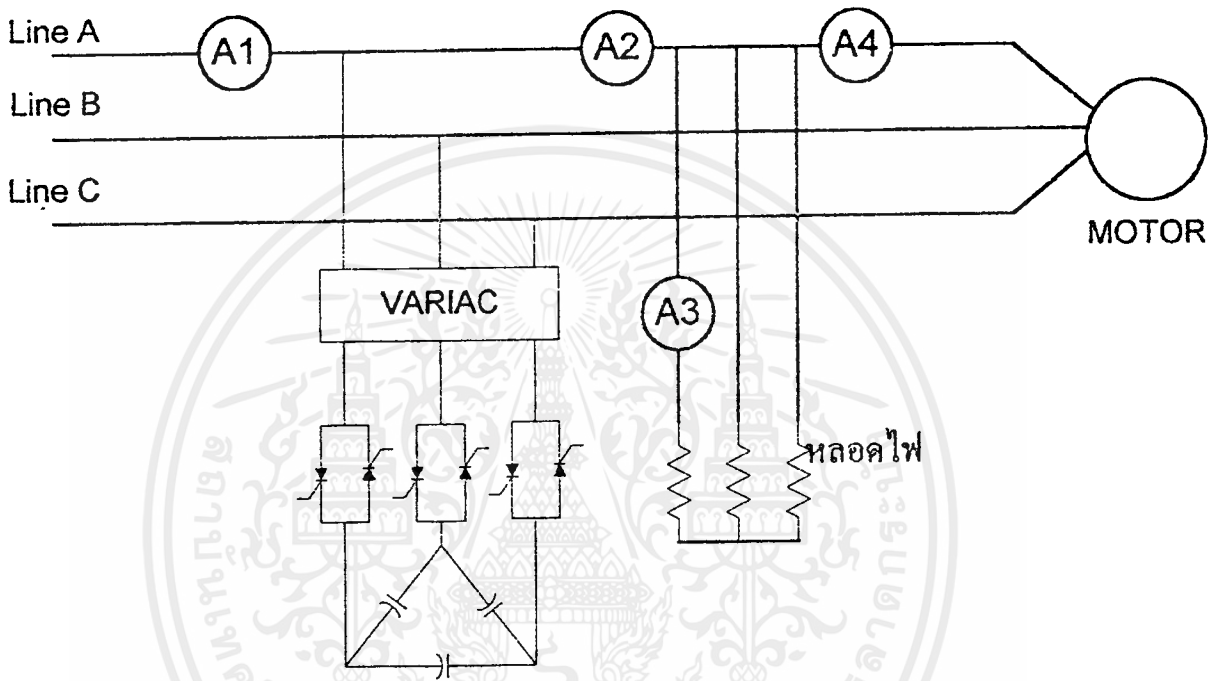
รูปที่ 4.16 แสดงวงจรทดลองการชดเชยกระแสรีแอกทีฟให้โหลดอินดักทีฟ

ค่ากระแสที่ผ่านมิเตอร์	A <sub>1</sub>	A <sub>2</sub>	B <sub>1</sub>	B <sub>2</sub>
A เปิดมุมที่ 0 องศา B เปิดมุมที่ 0 องศา	3.8	4	2.2	2
A เปิดมุมที่ 54 องศา B เปิดมุมที่ 0 องศา	3.9	4	2.3	2

**สรุปผลการทดลอง**

จากตารางสรุปได้ว่า เมื่อมีการปรับวารีแอกเพิ่มค่าแรงดันไปเรื่อยๆ จนกระทั่ง แรงดันอยู่ที่ระดับ 40 โวลต์ ปรากฏว่า สามารถลดกระแสในไลน์ลงได้ 0.2 A และ B ที่ 0 อวศา แต่เมื่อมีการปรับมุมทริกของ A เพิ่มขึ้นไป 54 องศา จะพบว่าขนาดของกระแสที่สามารถชดเชยได้มีค่าลดลง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 5 เรื่องการชดเชยกระแสรีแอกทีฟให้มอเตอร์  
 ผลการทดลอง โดยทำการทดลองที่ระดับแรงดัน 40 โวลต์  
 A,B,C เปิดมุมที่ 0 องศา



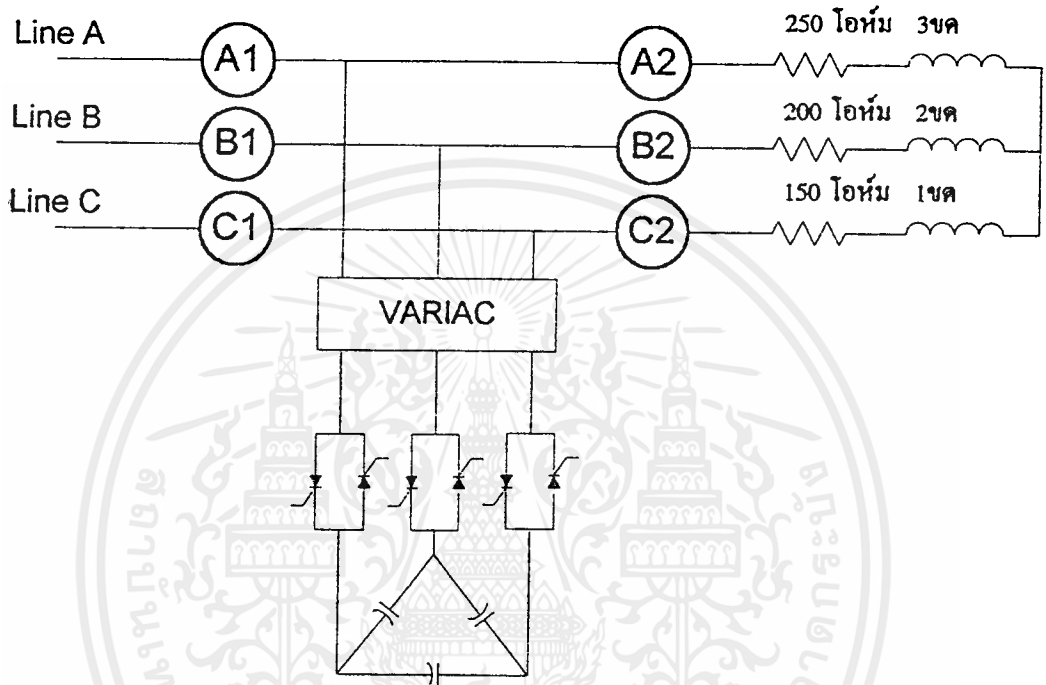
รูปที่ 4.17 แสดงวงจรทดลองการชดเชยกระแสรีแอกทีฟให้มอเตอร์

กระแสที่ผ่านมิเตอร์	A1	A2	A3	A4	B1	B2	B3	B4	C1	C2	C3	C4
ต่อโหลดหลอดไฟ (โหลด R)	32	31	12	29	32	32	05	3	41	39	08	36

กระแสที่ผ่านมิเตอร์	A1	A1	B1	B2	C1	C2
ไม่ได้ต่อโหลดหลอดไฟ (โหลด R)	2.9	2.9	2.9	3	3.9	3.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การทดลองที่ 6** เรื่องการชดเชยกระแสรีแอกทีฟให้โหลดความต้านทานและโหลดอินดักทีฟที่ต่ออนุกรมกัน  
ผลการทดลอง โดยทำการทดลองที่ระดับแรงดัน 40 โวลต์



รูปที่ 4.18 แสดงวงจรทดลองการชดเชยกระแสรีแอกทีฟให้โหลด ความต้านทานและอินดักทีฟ

มุมที่ใช้ในการทริก(องศา)			กระแสที่ไหลผ่านมิเตอร์ (A)					
A	B	C	A1	A2	B1	B2	C1	C2
180	180	180	0.5	0.5	0.6	0.6	0.8	0.8
0	0	0	0.6	0.5	0.7	0.6	0.9	0.8
180	0	0	0.5	0.5	0.7	0.6	0.9	0.8

## บทที่ 5

### สรุปผลและวิจารณ์

จากการทดลองนำเอาทรินสเตอร์มาใช้ควบคุมการจ่ายกระแสแอกทิฟของคาปาซิเตอร์นั้น พบว่ายังไม่สามารถควบคุมให้คาปาซิเตอร์จ่ายกระแสแอกทิฟตามที่ต้องการได้ เนื่องจาก

- ในส่วนของวงจรสร้างแรงดันกระแสตรงที่นำมาใช้ในการสร้างสัญญาณทรินสเตอร์นั้น ระดับแรงดันที่ได้ยังมีค่าไม่เหมาะสมที่จะนำไปใช้งาน เพราะเนื่องจากไม่สามารถหาความสัมพันธ์ระหว่างมุมทริกของทรินสเตอร์เทียบกับขนาดของกระแสที่ต้องการได้ เนื่องจากดัดแปลงที่ 4.3 ซึ่งเป็นการทดลองใช้ทรินสเตอร์ควบคุมการจ่ายกระแสของคาปาซิเตอร์ที่มุมทริกต่างๆกันทั้ง 3 เฟส นั้น พบว่าค่ากระแสที่ไหลในแต่ละเฟสนั้นไม่มีความสัมพันธ์กับมุมทริกที่จ่ายเข้าไปในขาเกทของทรินสเตอร์แต่ละตัวเลย ซึ่งทำให้ไม่สามารถทำการวิเคราะห์ได้ว่าจะต้องใช้ขนาดของมุมทริกเท่าใด เพื่อให้ได้กระแสตามที่ต้องการ ฉะนั้นจึงลองทำการวิเคราะห์ในลักษณะการจ่ายกระแสแบบเชิงเส้น แล้วสร้างเป็นสัญญาณทริกที่มุมต่างๆ โดยถ้าที่ตำแหน่งเปิดมุมทริกที่ 0 องศา คาปาซิเตอร์สามารถจ่ายได้ 2 A และที่มุมทริก 180 องศา คาปาซิเตอร์จ่ายได้ 0 A แล้ว ที่ตำแหน่งมุมทริกที่ 90 องศา คาปาซิเตอร์ก็ควรจะจ่ายได้ครึ่งหนึ่งของที่จ่ายได้ คือ 1 A ซึ่งจากการนำไปทดสอบดูก็พบว่าค่าแรงดันที่ได้ก็ยังไม่ใช้ค่าที่เหมาะสม
- ขณะทดสอบยังไม่สามารถจ่ายแรงดันได้เท่ากับแรงดันในไลน์ เพราะเนื่องจากเมื่อลองทำการทดสอบที่ค่าระดับแรงดันต่างๆแล้วพบว่า จะมีขนาดของกระแสฮาร์โมนิกเกิดขึ้นสูงมาก ฉะนั้นจึงเป็นการยากที่จะจ่ายค่าระดับแรงดันไลน์เข้าไปในคาปาซิเตอร์ที่ต่อแบบเคลด้าโดยตรง เพราะอาจทำให้เกิดการเสียหายเนื่องจากค่ากระแสที่เกิดขึ้นนี้ การแก้ไขกระแสฮาร์โมนิกนี้สามารถทำได้โดยนำโหลดอินดักทีฟมาต่ออนุกรมกับคาปาซิเตอร์ในแต่ละเฟส ซึ่งจากการทดลองทำดูพบว่าสามารถลดขนาดของกระแสฮาร์โมนิกลงได้ แต่เนื่องจากการนำโหลดอินดักทีฟเข้าไปต่ออนุกรมกับคาปาซิเตอร์ แทนที่จะเป็นการต่อคาปาซิเตอร์ธรรมดานั้น จะทำให้ไม่ตรงกับจุดประสงค์ของโครงการนี้ ฉะนั้นจึงควรหาวิธีแก้ไขกระแสฮาร์โมนิกโดยวิธีอื่น แต่จะต้องคงลักษณะการต่อคาปาซิเตอร์แบบเคลด้าเอาไว้ ซึ่งถ้าสามารถแก้กระแสฮาร์โมนิกนี้ได้ ก็จะทำให้สามารถจ่ายแรงดันได้เท่ากับแรงดันไลน์
- จากคาปาซิเตอร์ที่ใช้มีขนาด 15 ไมโครฟารัด ที่พิกัด 380 โวลต์ แต่ขณะที่ทำการทดสอบนั้นไม่สามารถจ่ายแรงดันที่ 380 โวลต์ได้ ดังเหตุผลที่ได้กล่าวไปข้างต้นแล้ว ทำให้ขนาดกำลังไฟฟ้าเสมือนที่คาปาซิเตอร์จ่ายออกมาไม่ถึงพิกัด การชดเชยกระแสแอกทิฟเข้าไปในระบบจึงทำได้ไม่เต็มที่ คือชดเชยได้เพียงเล็กน้อยเท่านั้น อีกทั้งโหลดที่ใช้ทดสอบมีการใช้กระแสแอกทิฟค่อนข้างต่ำทำให้ผลการทดสอบมีการใช้กระแสแอกทิฟค่อนข้างต่ำทำให้ผลการทดสอบการชดเชยที่ได้ ไม่เห็นการเปลี่ยนแปลงมากนัก

สรุปผลที่ได้จากโครงการนี้คือ สามารถนำเอาทรินสเตอร์มาใช้ควบคุมการจ่ายกระแสแอกทิฟได้โดยที่ถ้าสามารถลดกระแสฮาร์โมนิกที่เกิดขึ้นได้แล้วจ่ายแรงดันที่พิกัดเข้าไป และหาขนาดโหลดที่มีการใช้กระแสแอกทิฟมาก ๆ มาใช้ทดสอบแล้ว ผลการทดลองที่ได้ก็น่าจะเห็นผลชัดมากกว่านี้

## เอกสารอ้างอิง

1. นายเจริญ ทะมั่งกลาง และ ผศ.ดร.สัมพันธ์ หังสะสูตร , “ การสับสวิตซ์คาปาซิเตอร์ให้กระแสนานเขียนที่ต่ำ ” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 16 ณ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , หน้าที่ 97-102
2. Timothy J.E. Miller , “ Reactive Power Control in Electric Systems” , John Wiley NewYork , pp 181-222 , 1998
3. นายสุวัฒน์ คั่น , “เทคนิคและการออกแบบสวิตซ์ซิ่งเพาเวอร์ซัพพลาย” , ฝ่ายวิจัยและพัฒนาบริษัทเอนเทลไทย จำกัด , พิมพ์ครั้งที่ 2 มิถุนายน 2538 , หน้า 190-193
4. Muhammad H. Rashid ,”Power Electronics ” Printice Hall, Eaglewood Cliffs, New Jersey 07632

### กิตติกรรมประกาศ

- 1.ขอขอบพระคุณบิดา มารดา ที่อบรมสั่งสอนให้พวกลูกๆ ได้มีวันนี้เพื่อมาเจอกับสิ่งที่ดีอื่นๆอีกมากมาย
- 2.ขอขอบพระคุณอย่างสูงที่ ศศ.จรงค์ บุญเส็ง ซึ่งเป็นอาจารย์ที่ปรึกษาของพวกเราที่ได้ให้คำแนะนำและช่วยเหลือ พวกผมในการทำโครงการนี้เป็นอันมาก
- 3.ขอขอบพระคุณพี่ โรมัส พี่ฮ็อค ที่ให้คำแนะนำที่คัดลอกจนให้ความช่วยเหลือเกี่ยวกับโครงการ
- 4.ขอขอบคุณ คุณภาคภูมิ และคุณรัชดา ที่คอยให้ความช่วยเหลือในการทำโครงการ(ให้อุปกรณ์ต่างๆเยอะมาก)
- 5.ขอขอบคุณ คุณชาตรี ตระการชาติรีที่ให้อุปกรณ์คอมพิวเตอร์และเครื่องพิมพ์
- 6.ขอขอบคุณเพื่อนๆทุกคนที่ได้ให้รายละเอียดทุกช่วงเวลาโครงการไม่เป็นไปตามที่เราคาดหวังไว้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Phase Control

TCA 785

Bipolar IC

Type	Ordering code	Package
TCA 785	Q67000-A2321	P-DIP 16

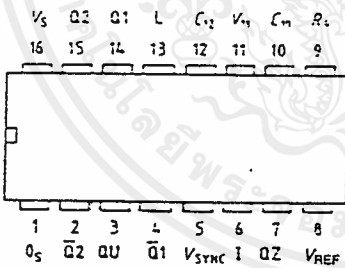
This phase control IC is intended to control thyristors, triacs, and transistors. The trigger pulses can be shifted within a phase angle between 0° and 180°. Typical applications include converter circuits, AC controllers and three-phase current controllers.

This IC replaces the previous types TCA 780 and TCA 780 D

Features

- Reliable recognition of zero passage
- Large application scope
- May be used as zero point switch
- LSL compatible
- Three-phase operation possible (3 ICs)
- Output current 250 mA
- Large ramp current range
- Large temperature range

Pin configuration  
top view



Pin description

Pin	Symbol	Function
1	$0_S$	Ground
2	$\bar{Q}2$	Output 2 inverted
3	QU	Output U
4	$\bar{Q}1$	Output 1 inverted
5	$V_{SYNC}$	Synchronous voltage
6	I	Inhibit
7	QZ	Output Z
8	$V_{REF}$	Stabilized voltage
9	$R_9$	Ramp resistance
10	$C_{10}$	Ramp capacitance
11	$V_{11}$	Control voltage
12	$C_{12}$	Pulse extension
13	L	Long pulse
14	Q1	Output 1
15	Q2	Output 2
16	$V_S$	Supply voltage

### Functional description

The synchronization signal is obtained via a high-ohmic resistance from the line voltage (voltage  $V_S$ ). A zero voltage detector evaluates the zero passages and transfers them to the synchronization register.

This synchronization register controls a ramp generator, the capacitor  $C_{10}$  of which is charged by a constant current (determined by  $R_9$ ). If the ramp voltage  $V_{10}$  exceeds the control voltage  $V_{11}$  (triggering angle  $\varphi$ ), a signal is processed to the logic. Dependent on the magnitude of the control voltage  $V_{11}$ , the triggering angle  $\varphi$  can be shifted within a phase angle of  $0^\circ$  to  $180^\circ$ .

For every half wave, a positive pulse of approx.  $30 \mu s$  duration appears at the outputs Q1 and Q2. The pulse duration can be prolonged up to  $180^\circ$  via a capacitor  $C_{12}$ . If pin\_12 is connected to ground, pulses with a duration between  $\varphi$  and  $180^\circ$  will result.

Outputs  $\bar{Q}1$  and  $\bar{Q}2$  supply the inverse signals of Q1 and Q2.

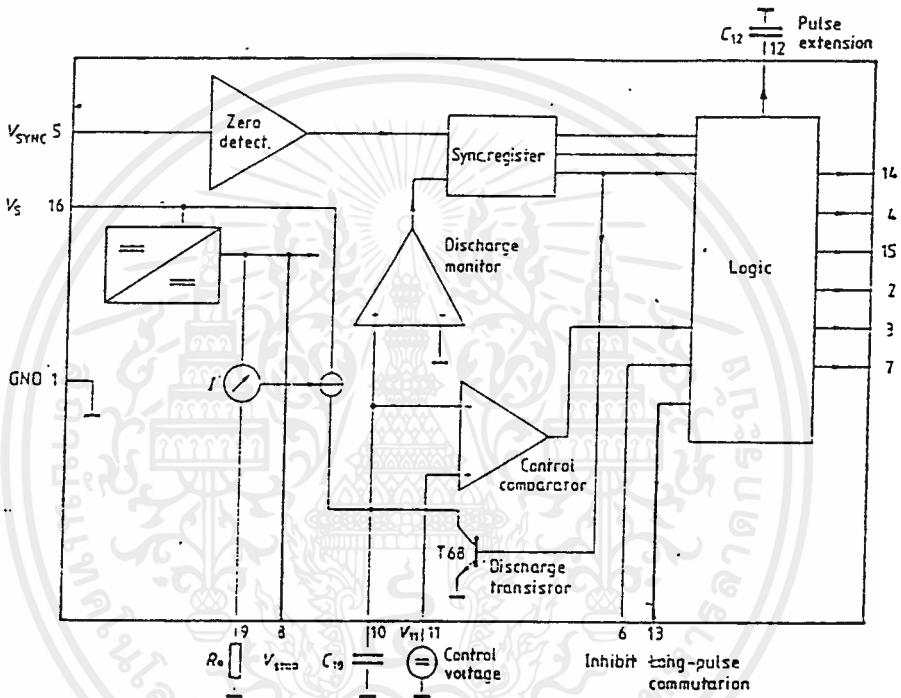
A signal of  $\varphi + 180^\circ$  which can be used for controlling an external logic, is available at pin 3.

A signal which corresponds to the NOR link of Q1 and Q2 is available at output QZ (pin 7).

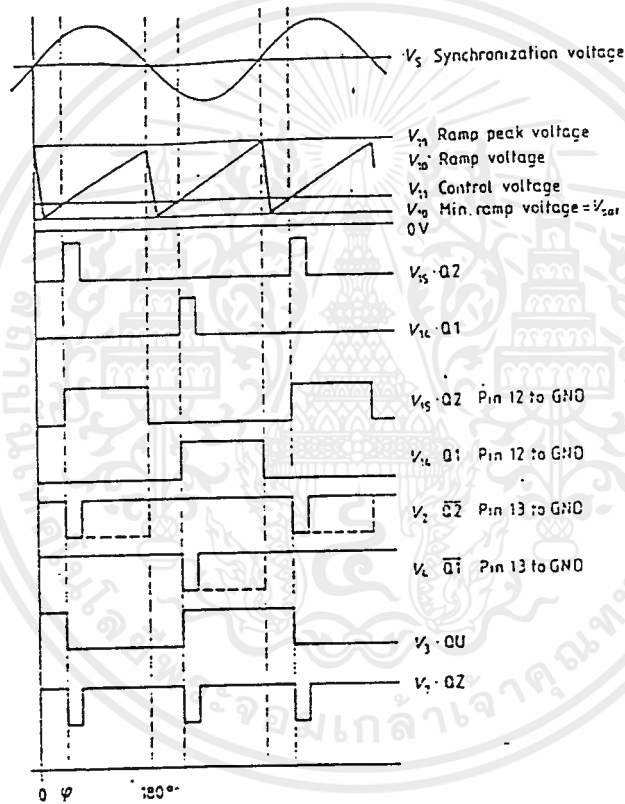
The inhibit input can be used to disable outputs Q1, Q2,  $\bar{Q}1$ ,  $\bar{Q}2$ , QU.

Pin 13 can be used to extend the outputs  $\bar{Q}1$  and  $\bar{Q}2$  to full pulse length ( $180^\circ - \varphi$ ).

Block diagram



phase diagram



Maximum ratings		Lower limit B	Upper limit A	
Supply voltage	$V_S$	-0.5	18	V
Output current at pin 14, 15	$I_O$	-10	400	mA
Inhibit voltage	$V_6$	-0.5	$V_S$	V
Control voltage	$V_{11}$	-0.5	$V_S$	V
Voltage snort-pulse circuit	$V_{13}$	-0.5	$V_S$	V
Synchronization input current	$I_S$	-200	$\pm 200$	$\mu A$
Output voltage at pin 14, 15	$V_O$		$V_S$	V
Output current at pin 2, 3, 4, 7	$I_O$		10	mA
Output voltage at pin 2, 3, 4, 7	$V_O$		$V_S$	V
Junction temperature	$T_j$		125	$^{\circ}C$
Storage temperature	$T_{stg}$	-55	125	$^{\circ}C$
Thermal resistance (system-air)	$R_{thSA}$		80	K/W
<b>Operating range</b>				
Supply voltage	$V_S$	8	18	V
Operating frequency	$f$	10	500	Hz
Ambient temperature	$T_A$	-25	85	$^{\circ}C$

Characteristics 8 ≤ V <sub>S</sub> ≤ 18 V; -25 °C ≤ T <sub>A</sub> ≤ 85 °C; f = 50 Hz	Test circuit	Lower limit B	f = 50 Hz V <sub>S</sub> = 15 V typ	Upper limit A		
Supply current consumption. S 1...5 5 open V <sub>11</sub> = 0 V C <sub>10</sub> = 47 nF; R <sub>9</sub> = 100 kΩ	I <sub>S</sub>	1	4.5	6.5	10	mA
Synchronization pin 5 Input current	I <sub>S rms</sub>	1	30		200	μA
R <sub>2</sub> varied Offset voltage	ΔV <sub>S</sub>	4		30	75	mV
Control input pin 11 Control voltage range	V <sub>11 V</sub>	1	0.2		V <sub>10 peak</sub>	V
Input resistance	R <sub>11 in</sub>	5		15		kΩ
Ramp generator Load current	I <sub>10</sub>		10		1000	μA
Max. ramp voltage	V <sub>10</sub>	1			V <sub>S</sub> - 2	V
Saturation volt. at capacitor	V <sub>10</sub>	1.6	100	225	350	mV
Ramp resistance	R <sub>9</sub>	1	3		300	kΩ
Sawtooth return time	t <sub>r</sub>	1		80		μs
Inhibit pin 6 switch-over of pin 7						
Outputs disabled	V <sub>S L</sub>	1		3.3	2.5	V
Outputs enabled	V <sub>S H</sub>	1	4	3.3		V
Signal transition time	t <sub>r</sub>	1	1		5	μs
Input current	I <sub>6 H</sub>	1		500	800	μA
V <sub>S</sub> = 8 V						
Input current	-I <sub>S L</sub>	1	80	150	200	μA
V <sub>S</sub> = 1.7 V						
Deviation of I <sub>10</sub> R <sub>9</sub> = const. V <sub>S</sub> = 12 V; C <sub>10</sub> = 47 nF	I <sub>10</sub>	1	-5		5	%
Deviation of I <sub>10</sub> R <sub>9</sub> = const. V <sub>S</sub> = 8 to 18 V	I <sub>10</sub>	1	-20		20	%
Deviation of the ramp voltage between 2 following half-waves, V <sub>S</sub> = const.	ΔV <sub>10 max</sub>			± 1		%

Characteristics $8 \leq V_S \leq 18 \text{ V}; -25^\circ\text{C} \leq T_A \leq 85^\circ\text{C}; f = 50 \text{ Hz}$	Test circuit	Lower limit B	$f = 50 \text{ Hz}$ $V_S = 15 \text{ V}$ typ	Upper limit A		
Long pulse switch-over pin 13 switch-over of S 8						
Short pulse at output	$V_{13H}$	1	3.5	2.5	V	
Long pulse at output	$V_{13L}$	1		2.5	V	
Input current -	$I_{13H}$	1		10	$\mu\text{A}$	
$V_{13} = 8 \text{ V}$						
Input current	$-I_{13L}$	1	45	65	$\mu\text{A}$	
$V_{13} = 1.7 \text{ V}$						
Outputs pin 2, 3, 4, 7						
Reverse current	$I_{CE0}$	2.6			$\mu\text{A}$	
$V_O = V_S$						
Saturation voltage	$V_{sat}$	2.6	0.1	0.4	V	
$I_O = 2 \text{ mA}$						
Outputs pin 14, 15						
H output voltage	$V_{14/15H}$	3.6	$V_S - 3$	$V_S - 2.5$	$V_S - 1.0$	V
$-I_O = 250 \text{ mA}$						
L output voltage	$V_{14/15L}$	2.6	0.3	0.8	2	V
$I_O = 2 \text{ mA}$						
Pulse width (short pulse)	$t_p$	1	20	30	40	$\mu\text{s}$
S 9 open						
Pulse width (short pulse) with $C_{12}$	$t_p$	1	530	620	760	$\mu\text{s/nF}$
Internal voltage control						
Reference voltage	$V_{ref}$	1	2.8	3.1	3.4	V
Parallel connection of 10 ICs possible						
TC of reference voltage	$\alpha_{ref}$	1		$2 \times 10^{-4}$	$5 \times 10^{-4}$	1/K

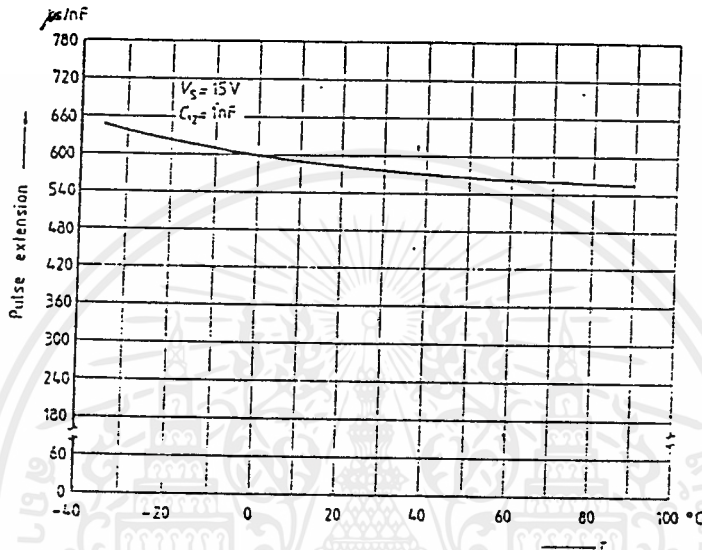
## Application hints for external components

Ramp capacitance	$C_{10}$	min 500 pF	max 1 $\mu\text{F}^{1)}$	The minimum and maximum values of $I_{10}$ are to be observed
Triggering point	$t_{tr} = \frac{V_{11} \times R_9 \times C_{10}}{V_{ref} \times K}$		2)	
Charging current	$I_{10} = \frac{V_{ref} \times K}{R_9}$		2)	Ramp voltage $V_{10 \text{ max}} = V_S - 2 \text{ V}$ $V_{10} = \frac{V_{ref} \times K \times t}{R_9 \times C_{10}}$ 2)

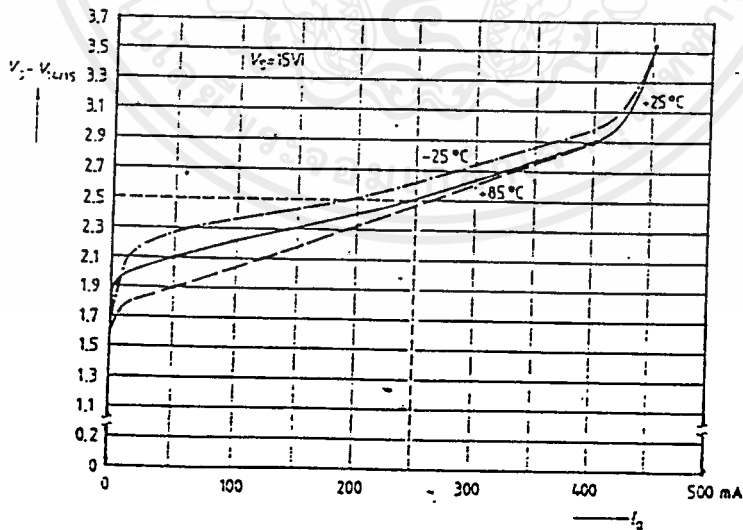
1) Attention to flyback times

2)  $K = 1.10 \pm 20\%$

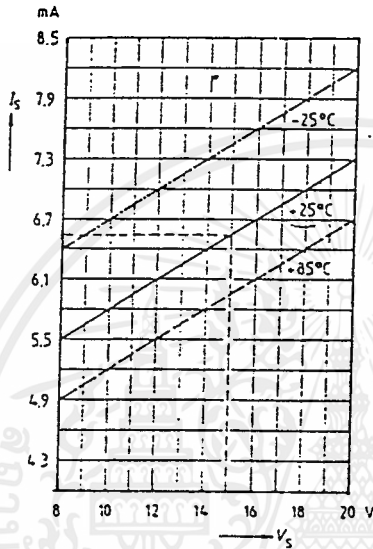
Pulse extension versus temperature



Output voltage measured to +V<sub>S</sub>



Supply current versus supply voltage

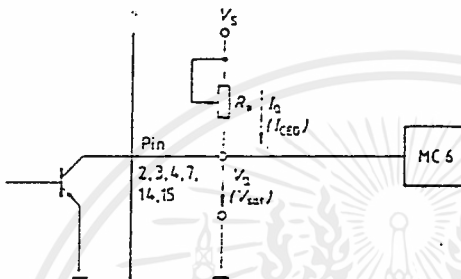


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



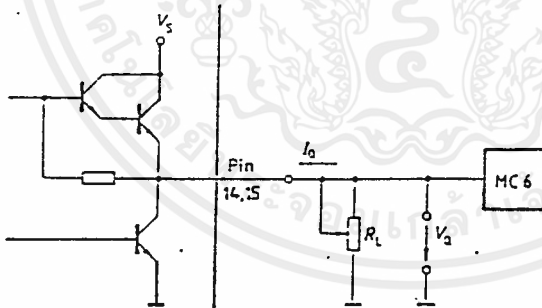
Test and measurement circuits

Measurement circuit 2



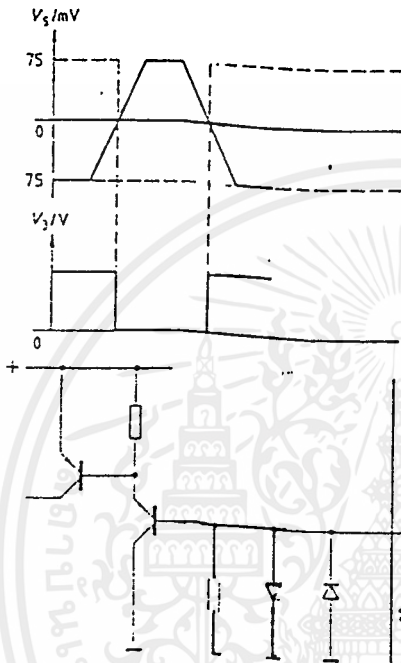
The residual pins are connected as in measurement circuit 1

Measurement circuit 3



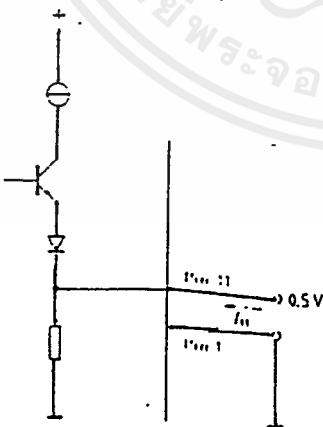
The residual pins are connected as in measurement circuit 1

Measurement circuit 4

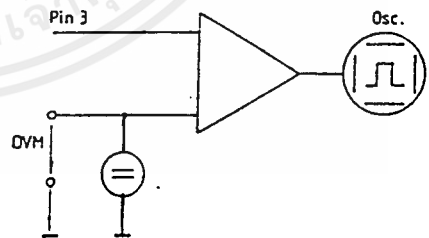


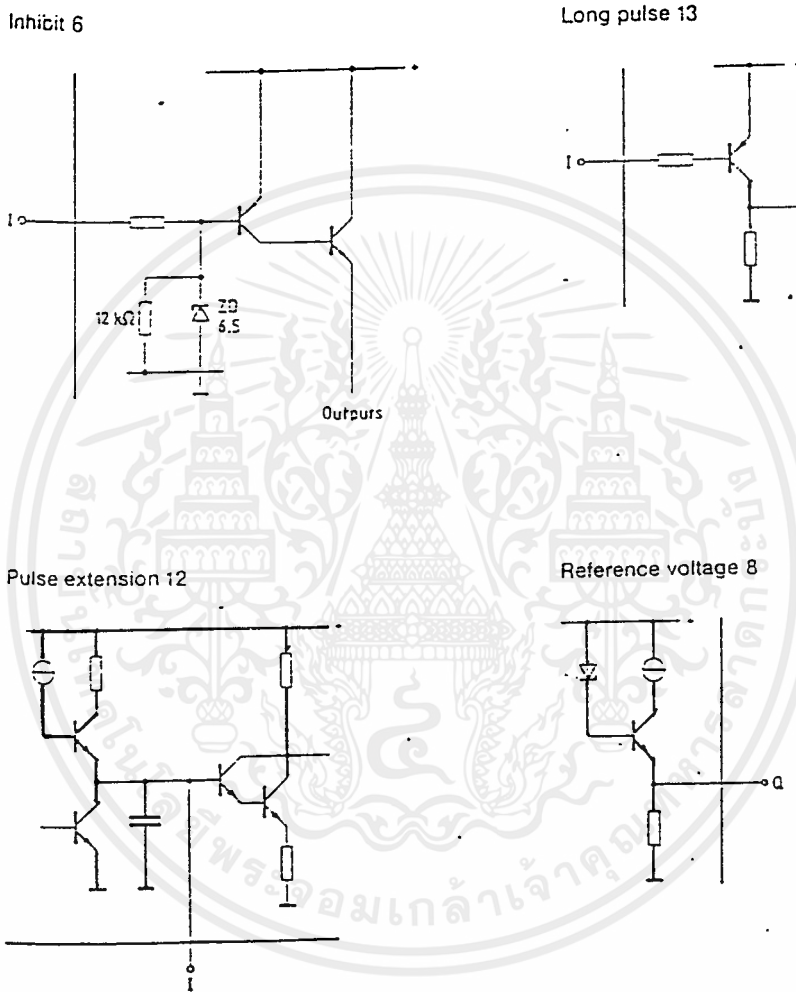
Residual pins are connected as in measurement circuit 1  
The 10  $\mu\text{F}$  capacitor at pin 5 serves only for test purposes

Measurement circuit 5



Measurement circuit 6

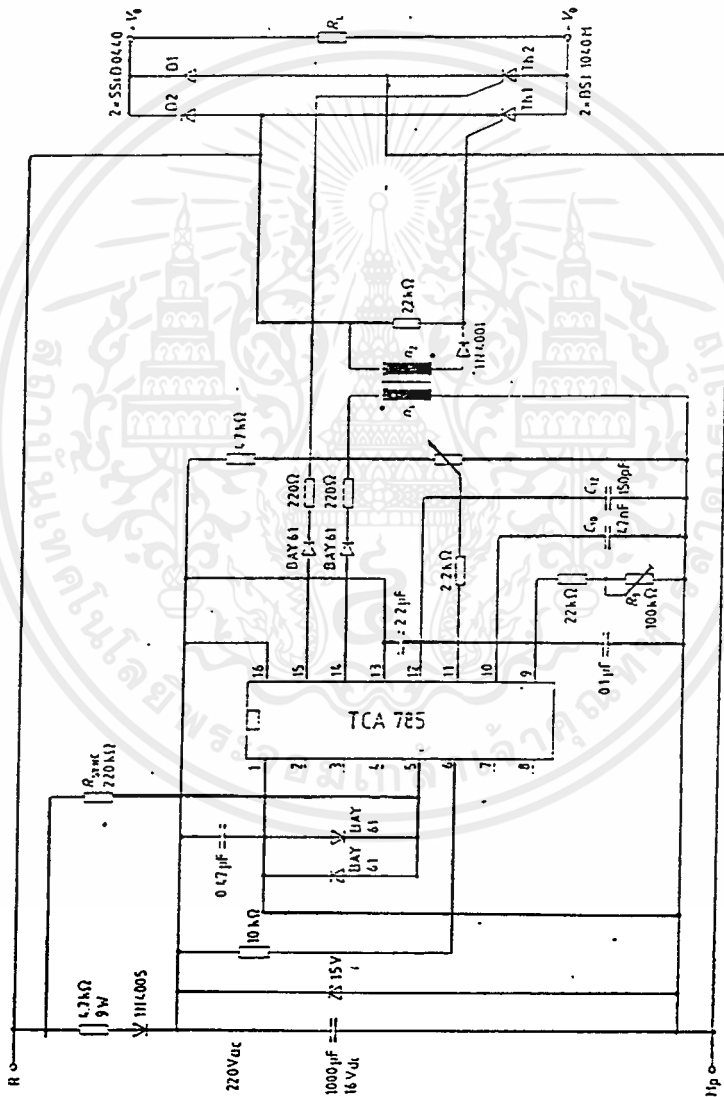








Half-controlled single-phase bridge circuit with trigger pulse transformer and direct control for low-power thyristors



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

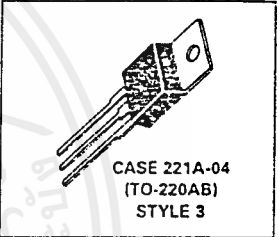
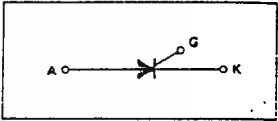
# Thyristors Silicon Controlled Rectifiers

... designed for inverse parallel SCR output devices for solid state relays, welders, battery chargers, motor controls or applications requiring high surge operation.

- Photo Glass Passivated Blocking Junctions for High Temperature Stability, Center Gate for Uniform Parameters
- 550 Amperes Surge Capability
- \* Blocking Voltage to 800 Volts

**MCR265-2  
thru  
MCR265-10**

**SCRs  
55 AMPERES RMS  
50 thru 800 VOLTS**



**MAXIMUM RATINGS**

Rating	Symbol	Value	Unit
Peak Reverse Blocking Voltage, Note 1 MCR265-2 MCR265-3 MCR265-4 MCR265-6 MCR265-8 MCR265-10	VRRM	50 100 200 400 600 800	Volts
Forward Current (T <sub>C</sub> = 70°C) (All Conduction Angles)	I <sub>T(RMS)</sub> I <sub>T(AV)</sub>	55 35	Amps
Peak Nonrepetitive Surge Current — 8.3 ms (1/2 Cycle, Sine Wave)	I <sub>TSM</sub>	550	Amps
Forward Peak Gate Power	P <sub>GM</sub>	20	Watts
Forward Average Gate Power	P <sub>G(AV)</sub>	0.5	Watt
Forward Peak Gate Current (300 μs, 120 PPS)	I <sub>GM</sub>	2	Amps
Operating Junction Temperature Range	T <sub>J</sub>	- 40 to - 125	°C
Storage Temperature Range	T <sub>stg</sub>	- 40 to + 150	°C

Note 1. VRRM for all types can be applied on a continuous dc basis without incurring damage. Ratings apply for zero or negative voltage. Devices should not be tested for blocking capability in a manner such that the voltage supplied exceeds the rated blocking voltage.

MCR265-2 thru MCR265-10

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	0.9	$^{\circ}C/W$
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	60	$^{\circ}C/W$

ELECTRICAL CHARACTERISTICS ( $T_C = 25^{\circ}C$  unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit	
Peak Forward Blocking Voltage ( $T_J = 125^{\circ}C$ )	$V_{DRM}$	—	—	—	Volts	
MCR265-2						50
MCR265-3						100
MCR265-4						200
MCR265-6						400
MCR265-8 MCR265-10						600 800
Peak Forward or Reverse Blocking Current (Rated $V_{DRM}$ or $V_{RRM}$ ) $T_J = 25^{\circ}C$ $T_J = 125^{\circ}C$	$I_{DRM}, I_{RRM}$	—	—	10 2	$\mu A$ mA	
Forward "On" Voltage, Note 1 ( $I_{TM} = 110 A$ )	$V_{TM}$	—	1.5	1.9	Volts	
Gate Trigger Current (Continuous dc) (Anode Voltage = 12 Vdc, $R_L = 100$ Ohms) ( $T_C = -40^{\circ}C$ )	$I_{GT}$	—	20 40	50 90	mA	
Gate Trigger Voltage (Continuous dc) (Anode Voltage = 12 Vdc, $R_L = 100$ Ohms)	$V_{GT}$	—	1	1.5	Volts	
Gate Non-Trigger Voltage (Anode Voltage = Rated $V_{DRM}$ , $R_L = 100$ Ohms, $T_J = 125^{\circ}C$ )	$V_{GD}$	0.2	—	—	Volts	
Holding Current (Anode Voltage = 12 Vdc)	$I_H$	—	30	75	mA	
Turn-On Time ( $I_{TM} = 55 A$ , $I_{GT} = 200$ mAdc)	$t_{gt}$	—	1.5	—	$\mu s$	
Critical Rate of Rise of Off-State Voltage (Gate Open, Rated $V_{DRM}$ , Exponential Waveform)	$dv/dt$	—	50	—	$V/\mu s$	

Note 1. Pulse Test: Pulse Width  $\leq 300 \mu s$ , Duty Cycle  $\leq 2\%$ .

FIGURE 1 — AVERAGE CURRENT DERATING

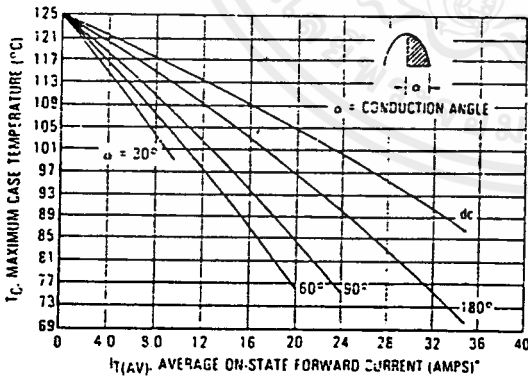
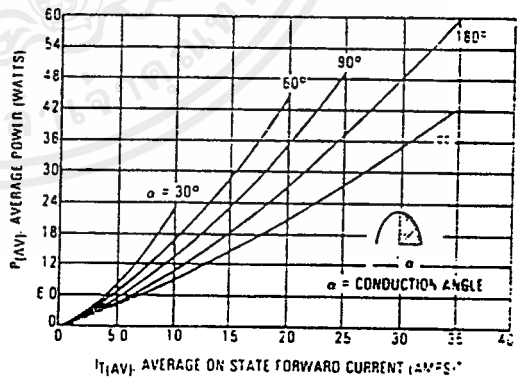


FIGURE 2 — MAXIMUM ON-STATE POWER DISSIPATION



\* This device is rated for use in applications subject to high surge conditions. Care must be taken to insure proper heat sinking when the device is to be used at high sustained currents.

MCR265-2 thru MCR265-10

FIGURE 3 — GATE TRIGGER CURRENT

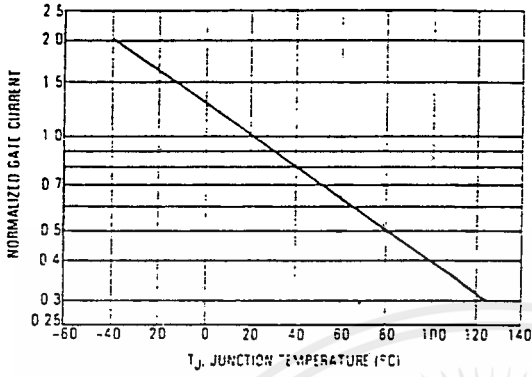


FIGURE 4 — GATE TRIGGER VOLTAGE

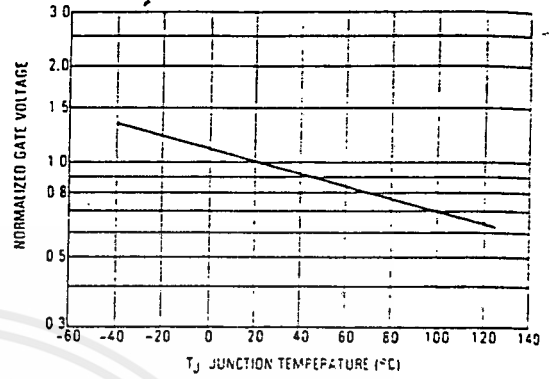


FIGURE 5 — HOLDING CURRENT

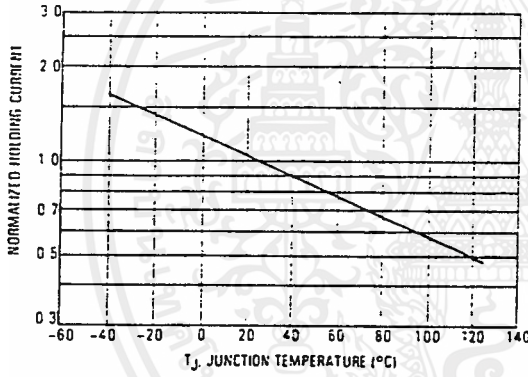


FIGURE 6 — ON-STATE CHARACTERISTICS

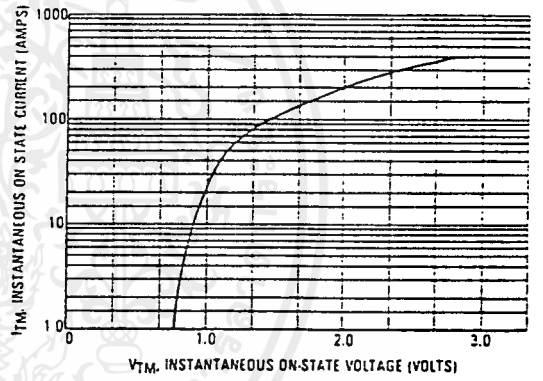
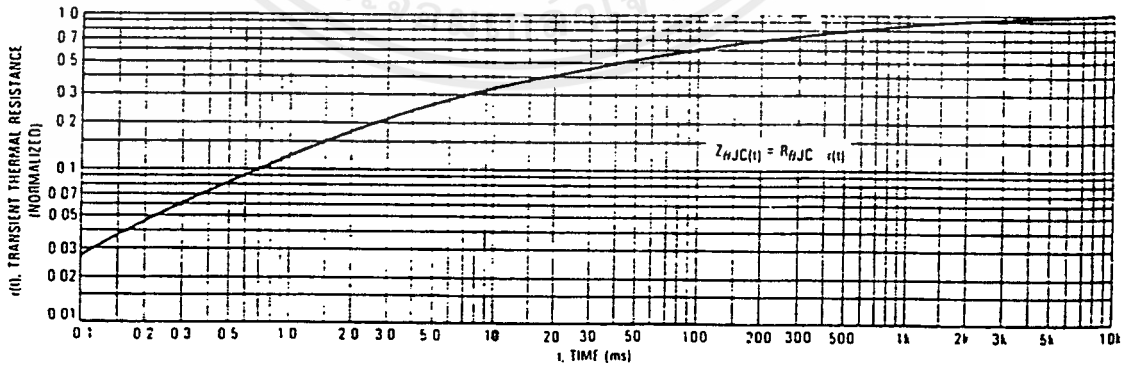


FIGURE 7 — THERMAL RESPONSE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค.

ข้อมูลของโหลดที่ใช้ในโครงการนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโครงการนี้ใช้โหลดต่างๆดังนี้

- โหลดคาปาซิเตอร์ ขนาด 15 ไมโครฟารัด 380 โวลต์
- โหลดอินดักเตอร์ ขนาด 250 มิลลิเฮนรี่ 380 โวลต์
- โหลดความต้านทาน มีขนาด 150 โอห์ม 10 วัตต์  
มีขนาด 200 โอห์ม 10 วัตต์  
มีขนาด 250 โอห์ม 10 วัตต์  
มีขนาด 250 โอห์ม 10 วัตต์
- โหลดหลอดไฟ ขนาด 100 วัตต์ 220 โวลต์
- โหลด มอเตอร์ 5.5 แรงม้า 3 เฟส ชนิด 3 เกล็ด/สตาร์ ต่อ 220/380 ความเร็วซินโครนัส 2840 รอบต่อนาที

