



ระบบส่งกำลังไฟฟ้ากระแสตรงจำลอง
DC TRANSMISSION SYSTEM SIMULATOR



วัน เดือน ปี.....	30 กย 2539
เลขทะเบียน.....	038230
เลขเรียกหนังสือ.....	T 39250 กย 39

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่น ๆ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038230

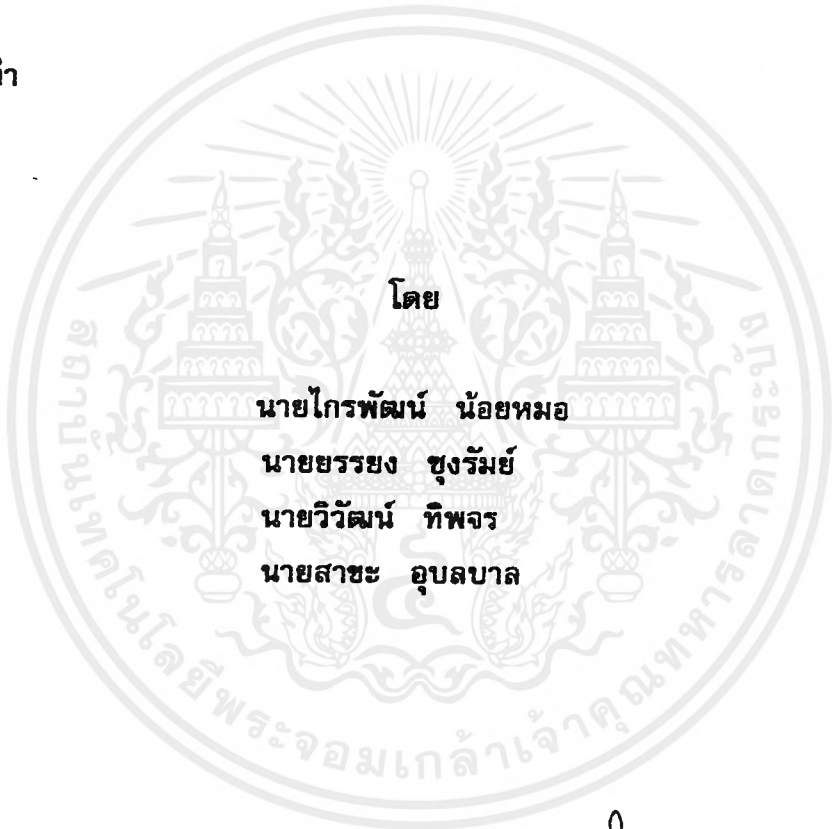
ปริญญานิพนธ์ปีการศึกษา 2539

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบส่งกำลังไฟฟ้ากระแสตรงจำลอง

ผู้จัดทำ



โดย

นายไกรพัฒน์ น้อยหอม

นายขรรยง ชูรัมย์

นายวิวัฒน์ ทิพจร

นายสาชะ อุบลบาล

อาจารย์ที่ปรึกษา

(ผศ.ศิริวัฒน์ โพธิเวชกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2539

ระบบส่งกำลังไฟฟ้ากระแสตรงจำลอง
DC TRANSMISSION SYSTEM SIMULATOR



อาจารย์ที่ปรึกษา

ผศ.ศิริวัฒน์ โฟธิเวชกุล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญรูป	III
สารบัญตาราง	V
บทที่ 1 บทนำ	
1.1 ขอบเขตการทำโครงการทั้งหมด	1
1.2 วัตถุประสงค์	1
1.3 ประโยชน์ที่คาดว่าจะได้รับจากการวิจัยโครงการ	2
1.4 ขั้นตอนการดำเนินงาน	2
บทที่ 2 พื้นฐานและระบบการทำงานของระบบการส่งจ่ายกำลังไฟฟ้ากระแสตรง	
2.1 ลักษณะของการส่งจ่ายกำลังงานไฟฟ้ากระแสตรง (Kind of DC link)	3
2.2 ส่วนประกอบของระบบส่งจ่ายกำลังไฟฟ้ากระแสตรง	4
- 2.3 คอนเวอร์เตอร์ (Converter)	6
2.4 บริดจ์ คอนเวอร์เตอร์ (Bridge Converter)	6
2.5 การออกแบบ เอช ซี ฟิเตอร์	8
2.6 การสร้างสัญญาณกระตุ้น คอนเวอร์เตอร์ด้วยไอซี TCA 785	9
2.7 ข้อเปรียบเทียบระหว่าง ระบบไฟฟ้ากระแสตรงและระบบไฟฟ้ากระแสสลับ	12
บทที่ 3 พื้นฐานการทำงานและโครงสร้างของไมโครคอนโทรลเลอร์ MCS-51	
3.1 ไมโครคอนโทรลเลอร์ในตระกูล MCS-51	14
3.2 โครงสร้างของ 8051	15
3.3 หน่วยความจำโปรแกรมของ 8051	17
3.4 หน่วยความจำข้อมูลของ 8051	19
3.5 รีจิสเตอร์หน้าที่พิเศษ	23
3.6 การใช้งาน 8255 กับ 8051	28
3.7 รูปแบบคำสั่งเพื่อกำหนดการทำงานของ 8255	31
3.8 การเชื่อมต่อ 8255 กับ 8051	31
3.9 บอร์ดที่ใช้ในโครงการ	31
บทที่ 4 หลักการทำงานและการออกแบบโครงการ	
4.1 หลักการทำงานโดยทั่วไปของระบบส่งจ่ายกำลังไฟฟ้ากระแสตรง	34
4.2 วงจร A/D และ D/A	37
4.3 การสร้างวงจรตรวจจับแรงดันและกระแส	44

บทที่ 5 การทดลองและผลการทดลอง	
5.1 การทดลองที่ 1 การช่วยจ่ายพลังงานเมื่อแรงดันเท่ากันและความถี่เท่ากัน	48
5.2 การทดลองที่ 2 การช่วยจ่ายพลังงานเมื่อแรงดันเท่ากันแต่ความถี่ต่างกัน	55
5.3 การทดลองที่ 3 การช่วยจ่ายพลังงานเมื่อแรงดันต่างกันและความถี่ต่างกัน	59
5.4 การทดลองที่ 4 การช่วยจ่ายพลังงานเมื่อแรงดันต่างกันแต่ความถี่เท่ากัน	64
5.5 การทดลองที่ 5 การวัดฮาร์โมนิกส์	68
5.4 สรุปผลการทดลอง	85
บทที่ 6 บทวิจารณ์และสรุป	86
ภาคผนวก	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบส่งกำลังไฟฟ้ากระแสตรงจำลอง

นายไกรพัฒน์ น้อยหอม

นายยรรยง ชูรัมย์

นายวิวัฒน์ ทิพจร

นายสาชะ อุบลบาล

ผศ.ศิริวัฒน์ โพธิเวชกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2539

บทคัดย่อ

ในระบบส่งกำลังไฟฟ้ากระแสตรงจำลอง เป็นการส่งจ่ายกำลังไฟฟ้าจากสถานีไฟฟ้าหนึ่งไปยังอีกสถานีไฟฟ้าหนึ่งด้วยระบบไฟฟ้ากระแสตรง โดยการนำไทรสเตอร์ หรือ SCR ซึ่งเป็นอุปกรณ์ทางด้านเพาเวอร์อิเล็กทรอนิกส์ มาเป็นตัวควบคุมการเปลี่ยนแปลงระบบไฟฟ้าจากระบบไฟฟ้ากระแสสลับ 3 เฟส ให้เป็นระบบไฟฟ้ากระแสตรง หรือจากระบบไฟฟ้ากระแสตรงให้เป็นระบบไฟฟ้ากระแสสลับ 3 เฟส เนื่องจากในระบบส่งกำลังด้วยกระแสดังนั้น จะต้องมีความละเอียดรอบคอบทั้งทางด้านรับและทางด้านส่ง ดังนั้นการนำเอาไมโครคอนโทรลเลอร์ MCS-51 มาพัฒนาใช้ในการควบคุมไทรสเตอร์ผ่านวงจรถูกเอ คอนเวอร์เตอร์ โดยใช้เงื่อนไขต่าง ๆ ของระบบส่งจ่ายกำลังไฟฟ้า มาเป็นปัจจัยในการประมวลผลของโปรแกรมที่ใช้ในการควบคุมการส่งจ่าย เพื่อต้องการให้ระบบส่งจ่ายกำลังไฟฟ้ากระแสตรงนั้นสามารถทำงานได้อย่างมีประสิทธิภาพ และเกิดความสมดุผลในการจ่ายโหลดให้มากที่สุด

DC TRANSMISSION SYSTEM SIMULATOR

Kraiphat Noimor

Yanyong Sungrum

Wiwat Tippachon

Sakha Aubonban

Asist.Prof. Siriwat Phothiwechakul Advisor

1996

ABSTRACT

The DC Transmission System Simulator is transmission the electrical power from one substation to another substation with DC electric current system by thyristor or SCR . The thyristor or SCR is a power electronics device which is used to convert the power system from three phase alternating current to direct current, or from direct current to three phase alternating current. Because of, DC transmission system the power flow can be controlled rapidly and accurately as to both the power level and direction.

So that, The microcontroller MCS-51 is provide to control the thyristor or SCR through analog to digital converter circuit with under condition of transmission system. It is factor of process with transmission program control. This possibility is often used in order to improve the performance and efficiency of the connected alternator current networks and balance load in operated.

สารบัญรูป

	หน้า
บทที่ 2	
รูปที่ 2.1 แสดงวงจรส่งกำลังไฟฟ้าระบบชั่วคราวเดียว	3
รูปที่ 2.2 แสดงวงจรส่งกำลังไฟฟ้าระบบชั่วคราวร่วมกัน	4
รูปที่ 2.3 แสดงวงจรส่งกำลังไฟฟ้าระบบสองชั่ว	4
รูปที่ 2.4 ส่วนประกอบของอุปกรณ์ในระบบไฟฟ้ากระแสตรง	5
รูปที่ 2.5 วงจรบริดจ์คอนเวอร์เตอร์	7
รูปที่ 2.6 รูปแสดงลักษณะภายในของ TCA 785	9
รูปที่ 2.7 แสดงสัญญาณที่ขาต่างๆ ของ TCA 785	10
รูปที่ 2.8 แสดงลักษณะการต่อวงจรสัญญาณกระตุ้น 3 ชุด	11
บทที่ 3	
รูปที่ 3.1 เป็นโครงสร้างใหญ่ ๆ ของ 8051	15
รูปที่ 3.2 การจัดพื้นที่หน่วยความจำโปรแกรมสำหรับไมโครคอนโทรลเลอร์ 8051	17
รูปที่ 3.3 การจัดพื้นที่หน่วยความจำข้อมูลสำหรับไมโครคอนโทรลเลอร์ 8051	19
รูปที่ 3.4 แสดงการจัดพื้นที่หน่วยความจำข้อมูลภายใน	20
รูปที่ 3.5 หน่วยความจำข้อมูลภายในบริเวณที่อ้างถึงได้แบบบิต	23
รูปที่ 3.6 แผนภาพแสดงขาสัญญาณของหน่วยความจำ RAM แบบสแตติก	28
รูปที่ 3.7 แผนภาพแบบบล็อกภายในและขาสัญญาณไอซีเบอร์ 8255	29
บทที่ 4	
รูปที่ 4.1 แสดงวงจรของระบบส่งกำลังไฟฟ้ากระแสตรง	35
รูปที่ 4.2 แสดงโพลชาทจ์การทำงานของโปรแกรมควบคุม	36
รูปที่ 4.3 แสดงทรานสเฟอร์ฟังก์ชันของ DAC ขนาด 3 บิต	38
รูปที่ 4.4 บล็อกไดอะแกรมของ DAC	38
รูปที่ 4.5 ADC แบบ ไบนารี เวท แลตเตอร์ (Binary weight ladder)	39
รูปที่ 4.6 แสดงวงจร DAC ที่ใช้ในโครงการงาน	40
รูปที่ 4.7 แสดงวิธีการพื้นฐานของ ADC	41
รูปที่ 4.8 แสดงวงจร ADC ที่ใช้ในโครงการงาน	43
รูปที่ 4.9 วงจรวัดค่าแรงดันไฟฟ้า	44
รูปที่ 4.10 วงจรวัดกระแสไฟฟ้า	45
รูปที่ 4.11 วงจรพีซีซีซีพูลเวฟเร็คติฟายเออร์	46

รูปที่ 4.9	วงจรวัดค่าแรงดันไฟฟ้า	44
รูปที่ 4.10	วงจรวัดกระแสไฟฟ้า	45
รูปที่ 4.11	วงจรวัดฮาร์มอนิกชั้นฟูลเวฟเรกติฟายเออร์	46
รูปที่ 4.12	การทำงานของวงจรวัดฮาร์มอนิกชั้นฟูลเวฟเรกติฟายเออร์ เมื่อมีสัญญาณไฟบวกเข้ามา	46
รูปที่ 4.13	การทำงานของวงจรวัดฮาร์มอนิกชั้นฟูลเวฟเรกติฟายเออร์ เมื่อมีสัญญาณไฟลบเข้ามา	47
บทที่ 5		
รูปที่ 5.1	วงจรถอดกรอง	54
รูปที่ 5.2	วงจรถอดกรองการวัด ฮาโมนิกส์	55
รูปที่ 5.3	แสดงรูปคลื่นของแรงดันด้านส่งขณะที่ไม่ต่อ AC Harmonic Filter	69
รูปที่ 5.4	แสดง Spectrum รูปคลื่นของแรงดันด้านส่ง ขณะที่ไม่ต่อ AC Harmonic Filter	70
รูปที่ 5.5	แสดงรูปคลื่นของกระแสด้านส่งขณะที่ไม่ต่อ AC Harmonic Filter	71
รูปที่ 5.6	แสดง Spectrum รูปคลื่นของกระแสด้านส่ง ขณะที่ไม่ต่อ AC Harmonic Filter	72
รูปที่ 5.7	แสดงรูปคลื่นของแรงดันด้านรับขณะที่ไม่ต่อ AC Harmonic Filter	73
รูปที่ 5.8	แสดง Spectrum รูปคลื่นของแรงดันด้านรับ ขณะที่ไม่ต่อ AC Harmonic Filter	74
รูปที่ 5.9	แสดงรูปคลื่นของกระแสด้านรับขณะที่ไม่ต่อ AC Harmonic Filter	75
รูปที่ 5.10	แสดง Spectrum รูปคลื่นของกระแสด้านรับ ขณะที่ไม่ต่อ AC Harmonic Filter	76
รูปที่ 5.11	แสดงรูปคลื่นของแรงดันด้านส่งขณะที่ต่อ AC Harmonic Filter	77
รูปที่ 5.12	แสดง Spectrum รูปคลื่นของแรงดันด้านส่ง ขณะที่ต่อ AC Harmonic Filter	78
รูปที่ 5.13	แสดงรูปคลื่นของกระแสด้านส่งขณะที่ต่อ AC Harmonic Filter	79
รูปที่ 5.14	แสดง Spectrum รูปคลื่นของกระแสด้านส่ง ขณะที่ต่อ AC Harmonic Filter	80
รูปที่ 5.15	แสดงรูปคลื่นของแรงดันด้านรับขณะที่ต่อ AC Harmonic Filter	81
รูปที่ 5.16	แสดง Spectrum รูปคลื่นของแรงดันด้านรับ ขณะที่ต่อ AC Harmonic Filter	82
รูปที่ 5.17	แสดงรูปคลื่นของกระแสด้านรับขณะที่ต่อ AC Harmonic Filter	83

รูปที่ 5.18 แสดง Spectrum รูปคลื่นของกระแสต้านรับ
ขณะที่ต่อ AC Harmonic Filter

84



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
บทที่ 3	
ตารางที่ 3.1 ตารางกำหนดพื้นที่ใช้งานของรีจิสเตอร์	20
ตารางที่ 3.2 ตารางการกำหนดค่าของบิตภายในรีจิสเตอร์	21
ตารางที่ 3.3 รีจิสเตอร์ใช้งานพิเศษ	24
ตารางที่ 3.5 แสดงบิตต่าง ๆ ภายในรีจิสเตอร์ PSW	26
ตารางที่ 3.5 บิตต่าง ๆ ภายในรีจิสเตอร์ PCON	27
ตารางที่ 3.6 ตารางการจัดกลุ่มของพอร์ท 8255	30
ตารางที่ 3.7 ตารางหน้าที่การทำงานของขาสัญญาณไอซี 8255	30
ตารางที่ 3.8 ตารางแสดงการระบุตำแหน่งของพอร์ท 8255	31
บทที่ 5	
ผลการทดลองที่ 1	
ตารางที่ 5.1 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B	50
ตารางที่ 5.2 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน	50
ตารางที่ 5.3 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน A	50
ตารางที่ 5.4 แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน A	51
ตารางที่ 5.5 แสดงผลการทดลองเมื่อลดโหลดของสับสแตชัน A	52
ตารางที่ 5.6 แสดงค่ากระแสและแรงดันในสายส่งกำลังเมื่อลดโหลดของสับสแตชัน A	52
ตารางที่ 5.7 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน B	52
ตารางที่ 5.8 แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน B	53
ตารางที่ 5.9 แสดงค่าเมื่อลดโหลดของสับสแตชัน B	54
ตารางที่ 5.10 แสดงค่าแรงดันและกระแสในสายส่งกำลังเมื่อลดโหลดของสับสแตชัน B	54
ผลการทดลองที่ 2	
ตารางที่ 5.11 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B	55
ตารางที่ 5.12 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน	55
ตารางที่ 5.13 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน A	56
ตารางที่ 5.14 แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน A	56

ตารางที่ 5.15	แสดงผลการทดลองเมื่อลดโหลดของสับสแตชัน A	57
ตารางที่ 5.16	แสดงค่ากระแสและแรงดันในสายส่งกำลังเมื่อลดโหลดของสับสแตชัน A	57
ตารางที่ 5.17	แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน B	57
ตารางที่ 5.18	แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน B	58
ตารางที่ 5.19	แสดงค่าเมื่อลดโหลดของสับสแตชัน B	59
ตารางที่ 5.20	แสดงค่าแรงดันและกระแสในสายส่งกำลัง เมื่อลดโหลดของสับสแตชัน B	59
ผลการทดลองที่ 3		
ตารางที่ 5.21	แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B	60
ตารางที่ 5.22	แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน	60
ตารางที่ 5.23	แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน A	60
ตารางที่ 5.24	แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน A	60
ตารางที่ 5.25	แสดงผลการทดลองเมื่อลดโหลดของสับสแตชัน A	61
ตารางที่ 5.26	แสดงค่ากระแสและแรงดันในสายส่งกำลังเมื่อลดโหลดของสับสแตชัน A	62
ตารางที่ 5.27	แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน B	62
ตารางที่ 5.28	แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน B	63
ตารางที่ 5.29	แสดงค่าเมื่อลดโหลดของสับสแตชัน B	63
ตารางที่ 5.30	แสดงค่าแรงดันและกระแสในสายส่งกำลัง เมื่อลดโหลดของสับสแตชัน B	63
ผลการทดลองที่ 4		
ตารางที่ 5.31	แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B	64
ตารางที่ 5.32	แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน	64
ตารางที่ 5.33	แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน A	65
ตารางที่ 5.34	แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน A	65
ตารางที่ 5.35	แสดงผลการทดลองเมื่อลดโหลดของสับสแตชัน A	66

ตารางที่ 5.36 แสดงค่ากระแสและแรงดันในสายส่งกำลังเมื่อลด โหลดของสับสเตรชัน A	66
ตารางที่ 5.37 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสเตรชัน B	66
ตารางที่ 5.38 แสดงค่ากระแสและแรงดันในสายส่งกำลัง เมื่อ มีการเพิ่มให้กับโหลดสับสเตรชัน B	67



บทที่ 1

บทนำ

ปัจจุบันพลังงานไฟฟ้า ถูกนำมาใช้อย่างแพร่หลายทั้งต่างประเทศ และในประเทศไทย เพื่อนำมาแปลงรูปเป็นพลังงานอื่น เช่น พลังงานแสง พลังงานความร้อน และพลังงานกล เป็นต้น และแหล่งกำเนิดพลังงานไฟฟ้าอาจนำมาได้จากหลายชนิด เช่น จากโรงจักรไฟฟ้าดีเซล โรงจักรไฟฟ้าพลังความร้อน หรือโรงจักรไฟฟ้าพลังน้ำ แล้วแต่ภูมิประเทศและทรัพยากรของประเทศนั้น ๆ และเนื่องจากแหล่งกำเนิดพลังงานเหล่านี้ตั้งอยู่ห่างไกลจากผู้ใช้งานจึงต้องมีการส่งพลังงานจากแหล่งกำเนิดถึงผู้ใช้

การส่งจ่ายกำลังไฟฟ้าที่เป็นที่นิยมใช้ทั่วไปคือ การส่งจ่ายกำลังไฟฟ้าในระบบไฟฟ้ากระแสสลับแต่ในระบบส่งจ่ายกำลังไฟฟ้าที่พิกัดกำลังสูงและมีระยะทางไกล ๆ มาก พบว่าจะใช้การส่งจ่ายด้วยระบบส่งจ่ายไฟฟ้ากระแสตรง ซึ่งจะมีคุณสมบัติที่ดีกว่าระบบการส่งจ่ายกำลังไฟฟ้ากระแสสลับอยู่หลายประการ การส่งจ่ายกำลังไฟฟ้าด้วยระบบไฟฟ้ากระแสสลับทำให้เกิดการแกว่ง (Oscillated) ในระบบ ซึ่งมีผลมาจากค่า LC ของระบบสายส่งกำลัง และยังมีการสูญเสีย (Loss) เนื่องจากค่า XL และ XC ซึ่งในระบบส่งกำลังไฟฟ้ากระแสตรงนั้นไม่มีการสูญเสียเช่นนั้น และระบบส่งจ่ายกำลังไฟฟ้ากระแสสลับไม่สามารถทำการต่อเชื่อมโยงระบบจากแหล่งพลังงานกระแสสลับที่มีความถี่แตกต่างกันได้ ส่วนในระบบการส่งจ่ายกำลังไฟฟ้ากระแสตรงจะไม่คำนึงถึงความถี่

คณะผู้จัดทำได้ทำการศึกษาระบบส่งจ่ายกำลังไฟฟ้ากระแสตรงจำลอง ซึ่งเป็นตัวกลางในการส่งผ่าน โดยใช้การเชื่อมโยงระบบไฟฟ้ากระแสสลับสองระบบเข้าด้วยกัน และศึกษาถึงการนำเอาไมโครคอนโทรลเลอร์ (Microcontroller) เข้ามาควบคุมมุมทริกของ เอสซีอาร์ (SCR) เพื่อควบคุมแรงดันไฟตรงที่ออกจากคอนเวอร์เตอร์ (converter) ให้สามารถจ่ายกำลังไฟฟ้าได้ ถูกทิศทาง เมื่อมีโหลดเพิ่มขึ้นที่ด้านใดด้านหนึ่งในทันทีทันใด

1.1 ขอบเขตการทำโครงการทั้งหมด

เพื่อทำการศึกษาค้นคว้า และพัฒนาเกี่ยวกับการควบคุมระบบการส่งจ่ายกำลังไฟฟ้ากระแสตรงจำลองด้วยไมโครคอนโทรลเลอร์ MCS-51 (Microcontroller MCS-51)

1.2 วัตถุประสงค์

- 1) เพื่อศึกษาการควบคุมการทำงานของวงจรคอนเวอร์เตอร์ (converter) เพื่อใช้ในการส่งจ่ายกำลังไฟฟ้ากระแสตรงด้วย ไมโครคอนโทรลเลอร์ MCS-51
- 2) เพื่อศึกษาการส่งจ่ายพลังงานระหว่าง สองแหล่งจ่ายที่มีความถี่แตกต่างกัน

- 3) เพื่อศึกษาเกี่ยวกับการทำงานของวงจร เอนูดีคอนเวอร์เตอร์ (Analog to Digital converter) และดีทูเอคอนเวอร์เตอร์ (Digital to Analog converter)
- 4) เพื่อศึกษาการใช้งานและการเขียนโปรแกรมบน ไมโครคอนโทรลเลอร์ MCS-51
- 5) เพื่อศึกษาการควบคุมแบบเฟสคอนโทรล (Phase Control) กับอุปกรณ์ไทรสเตอร์ (thyristor)

1.3 ประโยชน์ที่คาดว่าจะได้รับจากการวิจัยโครงการ

- 1) เป็นการนำเอาไมโครคอนโทรลเลอร์ MCS-51 มาประยุกต์ใช้ในการควบคุมระบบการส่งจ่ายกำลังไฟฟ้า
- 2) เนื่องจากข้อดีของระบบส่งกำลังไฟฟ้า มีข้อดีหลายประการเมื่อเปรียบเทียบกับระบบส่งไฟฟ้ากำลังกระแสสลับ ในอนาคตอาจจะนำมาใช้ในประเทศไทยได้
- 3) ผู้ที่สนใจ หรือผู้ที่อ่านปริญญาโทฉบับนี้ มีความเข้าใจการทำงานของระบบการควบคุมระบบการส่งจ่ายกำลังไฟฟ้าได้มากยิ่งขึ้น

1.4 ขั้นตอนการดำเนินงาน

- 1) ศึกษาการทำงานของระบบส่งกำลังไฟฟ้ากระแสตรงจำลองที่มีอยู่
- 2) สร้างวงจรดีทูเอคอนเวอร์เตอร์ (Digital to Analog converter)
- 3) สร้างวงจรเอนูดีคอนเวอร์เตอร์ (Analog to Digital converter)
- 4) ศึกษาการทำงานและเขียนโปรแกรมบนไมโครคอนโทรลเลอร์ MCS-51 เพื่อนำไปควบคุมระบบส่งจ่ายกำลังไฟฟ้ากระแสตรงจำลอง
- 5) ทดลองจ่ายโหลด
- 6) บันทึกและสรุปผลการทดลอง

บทที่ 2

พื้นฐานและระบบการทำงานของ ระบบการส่งจ่ายกำลังไฟฟ้ากระแสตรง

2.1 ลักษณะของการส่งจ่ายกำลังงานไฟฟ้ากระแสตรง (Kind of DC link)

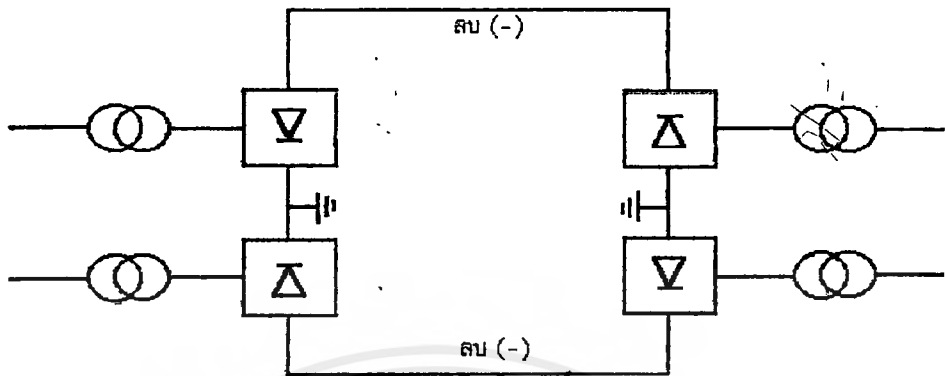
สามารถแบ่งรูปแบบการส่งจ่ายกำลังงานไฟฟ้ากระแสตรงได้ 3 แบบ คือ

2.1.1) ระบบขั้วเดียว (Monopolar link) ในระบบนี้จะมีสายส่งที่เป็นตัวนำเพียงเส้นเดียว ซึ่งส่วนมากจะใช้สายส่งกำลังแบบ Overhead line หรือเคเบิลใต้น้ำ (Submarine) หรือใช้ทั้งสองแบบรวมกัน และจะใช้พื้นดินหรือทะเลเป็นตัวส่งกลับ โดยส่วนใหญ่จะมีศักดาทางไฟฟ้าที่สายส่งกำลังเป็นลบ (-) ดังแสดงในรูปที่ 2.1



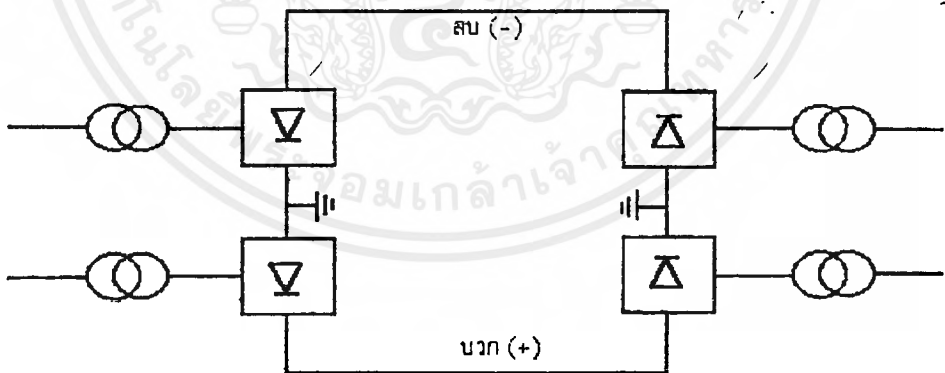
รูปที่ 2.1 แสดงวงจรส่งกำลังไฟฟ้าระบบขั้วเดียว

2.1.2) ระบบขั้วเดียวร่วมกัน (Homopolar link) ในระบบนี้จะมีสายส่งตัวนำสองตัว ซึ่งมีศักดาไฟฟ้าเป็นลบ (-) ทั้งสองเส้น แล้วใช้พื้นดินเป็นทางเดินกลับ และถ้าหากเกิดมีเหตุเสียหายหรือข้อผิดพลาด (Fault) บนตัวนำใดตัวนำหนึ่ง ตัวนำที่เหลืออยู่จะทำหน้าที่จ่ายโหลดเต็มพิกัดแทนตัวนำที่เสียไป ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 แสดงวงจรส่งกำลังไฟฟ้าระบบขั้วเดียวร่วมกัน

2.1.3) ระบบสองขั้ว (Bipolar link) ในระบบนี้จะมีตัวนำอยู่สองตัวนำโดยตัวนำแต่ละตัวจะมีศักดาไฟฟ้าเป็นบวก (+) และลบ (-) ซึ่งแต่ละขั้วจะมีชุดคอนเวอร์เตอร์ (Converter) แต่ละชุดการทำงานโดยเป็นอิสระต่อกัน เมื่อเกิดเหตุเสียใด ๆ ขึ้นบนตัวนำใดตัวนำหนึ่ง ตัวนำที่เหลือก็จะทำการจ่ายโหลด เพียงครึ่งหนึ่งของพิกัด



รูปที่ 2.3 แสดงวงจรส่งกำลังไฟฟ้าระบบสองขั้ว

2.2 ส่วนประกอบของระบบส่งจ่ายกำลังไฟฟ้ากระแสตรง

ส่วนประกอบของระบบไฟฟ้าแรงสูงกระแสตรง ดังแสดงไว้ในรูปที่ 2.4 เริ่มจาก เอชีบัส (AC Bus) ของวงจรคอนเวอร์เตอร์ในกรณีที่เป็นระบบที่ต้องส่งกำลังงานในสายส่งระยะไกล เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(long distance point-to-point) ชุดเร็กติไฟเออร์จะเป็นอุปกรณ์ที่ต่ออยู่ใกล้กับแหล่งจ่าย ส่วนอินเวอร์เตอร์ซึ่งมักจะต่ออยู่ใกล้กับพื้นที่โหลด (Load)

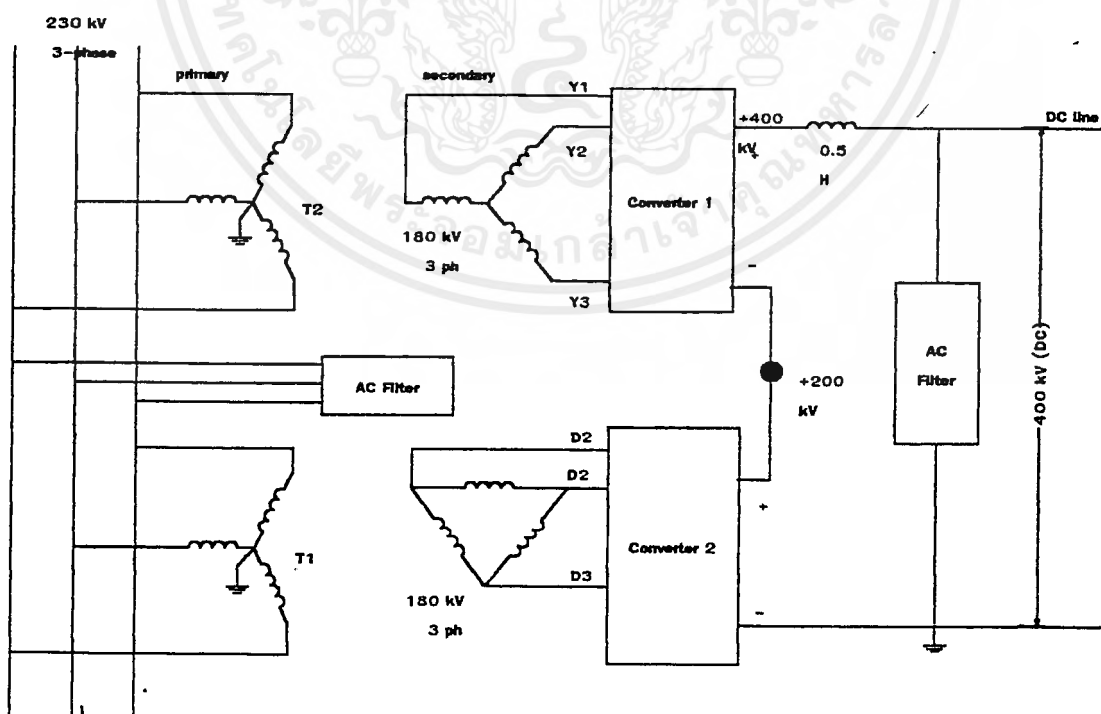
ส่วนที่ต่อจาก เอซี บัส คือ เอซีฟิลเตอร์ (AC Filter) ซึ่งเป็นส่วนที่ป้องกันตัวคอนเวอร์เตอร์สร้างฮาร์โมนิกส์กระแสสลับ (AC current harmonic) ผ่านเข้าไปในระบบ เอซี ซึ่งจะทำให้รูปคลื่นไซน์ผิดเพี้ยนไป

จาก เอซีบัส จะเป็น คอนเวอร์เตอร์บริดจ์ (Converter bridge) ซึ่งจะอยู่ในสถานีไฟฟ้ากระแสตรง (Converter Station) ในปัจจุบันจะใช้ไทรสเตอร์ เป็นอุปกรณ์ สวิตซ์ซึ่ง โดยนำเอาไทรสเตอร์ที่มีค่าบล็อกกิงโวลต์เตจ (blocking voltage) ประมาณ 5-6 กิโลโวลต์ มาต่ออนุกรมกัน เพื่อให้ทนโวลต์เตจอย่างน้อยประมาณ 600 กิโลโวลต์ หรือมากกว่า

อุปกรณ์ต่อมา คือ สมูทติง รีแอคเตอร์ (Smoothing reactor) ซึ่งทำหน้าที่หลายอย่าง คือ ทำงานร่วมกับ ดีซี ฟิลเตอร์ ในการลดแอมพลิจูดของฮาร์โมนิกส์โวลต์เตจใน ดีซี ทรานส์มิสชันไลน์ และบล็อกโวลต์เตจที่เกิดจากฟ้าผ่า และสวิตชิงเซจ ที่ผ่านเข้ามา รวมทั้งจำกัดอัตราการเพิ่มของกระแส เมื่อเกิดฟอลต์ขึ้นในไลน์

ดีซี ฟิลเตอร์ จะถูกใช้กรองความถี่ ฮาร์โมนิกส์ ที่ต้องการกำจัดออกและอาจจะมีการใช้ไฮพาสฟิลเตอร์ (High pass filter) ร่วมด้วยในการกรอง

อุปกรณ์ที่สำคัญที่เหลือ คือ อุปกรณ์ที่ใช้ในการควบคุมระบบโดยการสร้างพัลส์เพื่อใช้ในการจูนวอลท์ ของคอนเวอร์เตอร์ เพื่อให้ระบบสามารถส่งจ่ายกำลังไฟฟ้าได้



รูปที่ 2.4 ส่วนประกอบของอุปกรณ์ในระบบไฟฟ้ากระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 คอนเวอร์เตอร์ (Converter)

คอนเวอร์เตอร์ เป็นอุปกรณ์หลักในการส่งจ่ายกำลังไฟฟ้ากระแสตรง โดยมีขบวนการเรกติไฟเคชัน (Rectification) เป็นกระบวนการแรกในการเปลี่ยนกำลังไฟฟ้ากระแสตรง (HVDC) และขบวนการ อินเวอร์ชัน (Inversion) เป็นขบวนการที่เปลี่ยนกำลังไฟฟ้ากระแสตรงเป็นกำลังไฟฟ้ากระแสสลับอีกครั้งเป็นขบวนการสุดท้าย ซึ่งทั้งสองขบวนการนี้เรียกรวมกันว่า ขบวนการคอนเวอร์ชัน (Conversion)

ขบวนการคอนเวอร์ชัน เป็นขบวนการที่ใช้อุปกรณ์ทางอิเล็กทรอนิกส์เป็นตัวควบคุมโดยใช้วงจร คอนเวอร์เตอร์ อันประกอบไปด้วยวาล์ว ซึ่งเป็นเพาเวอร์เซมิคอนดักเตอร์ ไทริสเตอร์ (Power semiconductor thyristor) หลายตัวมาต่อกันเป็นหนึ่งวาล์ว โดยการควบคุมจังหวะของการทริกสัญญาณเกตพัลส์ (Gate pulse) ซึ่งทำให้สามารถควบคุมระดับ เอาท์พุทโวลท์เตจ (Output voltage) ของวงจรได้ ซึ่งหมายความว่า วงจรคอนเวอร์เตอร์สามารถควบคุมได้ทั้งกระแส และพลังงาน ในระบบส่งจ่ายกำลังไฟฟ้ากระแสตรงได้นั่นเอง

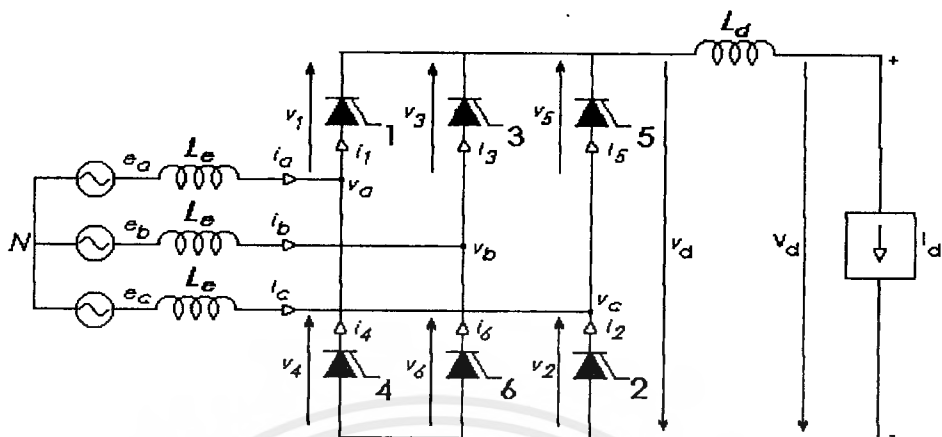
ในวงจรคอนเวอร์เตอร์จะมีข้อเสียของวงจรคอนเวอร์เตอร์ 2 ข้อ คือ

1) การเกิดฮาร์โมนิกส์ ขึ้นในกระบวนการคอนเวอร์ชันทั้งสองกระบวนการ โดยเกิดจากการทำสวิตชิง (Switching) ซึ่งจะทำให้การตัดคลื่น (Chop waveform) ดังนั้นจึงจำเป็นต้องทำการกรอง (Filtering) โดย ดีซีฟิลเตอร์ และ เอซีฟิลเตอร์

2) เกิดรีแอคทีฟ เพาเวอร์ (Reactive power) เพราะมีการหน่วงสัญญาณทริก (Firing angle delay) และมีการต่อวงจรคอมมิวเตชัน (Commutation) ผ่านหม้อแปลงทำให้เกิดมี รีแอคแตนซ์ (Reactance) เกิดขึ้นในเฟส (Phase) ซึ่งเป็นผลทำให้กระแสเอซีหน่วงไปจาก เอซีโวลท์เตจ

2.4 บริดจ์ คอนเวอร์เตอร์ (Bridge Converter)

วงจรบริดจ์ คอนเวอร์เตอร์ แบบ 6 พัลส์ เป็นวงจรคอนเวอร์เตอร์ที่ประกอบด้วยวาล์ว 6 ชุด แต่ละชุดจะประกอบด้วยไทริสเตอร์ต่ออยู่ ซึ่งในวงจรนี้แต่ละวาล์วใช้ไทริสเตอร์เพียงตัวเดียว ขั้วแคโทดของวาล์ว 1, 3 และ 5 จะถูกต่ออยู่ส่วนบนของวงจร และขั้วแอโนดจะต่ออยู่กับเฟส A, B และ C ตามลำดับ ส่วนวาล์ว 2, 4 และ 6 ขั้วแคโทดจะต่ออยู่กับเฟส C, B และ A ตามลำดับและขั้วแอโนด จะอยู่กับส่วนล่างของวงจร เมื่อให้โวลท์เตจกระแสสลับเป็น V_a , V_b และ V_c จะทำการไปอัสคอนเวอร์เตอร์ให้ออน (ON) และ ออฟ (OFF) ในแต่ละช่วงไซเคิล ซึ่งถ้าเกิดจัดลำดับของการจุดชนวน จะได้เป็น 1, 2, 3, 4, 5 และ 6 ก็จะทำให้กระแสที่ไหลออกมาจากบริดจ์คอนเวอร์เตอร์เป็นกระแสตรง



รูปที่ 2.5 วงจรบริดจ์คอนเวอร์เตอร์

จากวงจรบริดจ์คอนเวอร์เตอร์ ที่มี L ต่ออยู่ เราสามารถหาค่าแรงดันเฉลี่ยเมื่อให้มุมจุดชนวนที่มุม α ได้ดังสูตร

$$V_d = \frac{n}{2\pi} \int_{\frac{\pi}{2} - \frac{\pi}{n} + \alpha}^{\frac{\pi}{2} + \frac{\pi}{n} + \alpha} V_m \sin \omega t \, d\omega t$$

$$V_d = \frac{n \cdot V_m \cdot \sin \frac{\pi}{n} \times \cos \alpha}{\pi}$$

และเมื่อ $n = 6$ $V_d = \frac{3V_m}{\pi} \cos \alpha$

เมื่อให้ มุมจุดชนวน $\alpha = 0$ สามารถหาค่าแรงดันเฉลี่ยได้ ดังนี้

$$V_{d0} = \frac{n}{2\pi} \int_{\frac{\pi}{2} - \frac{\pi}{n}}^{\frac{\pi}{2} + \frac{\pi}{n}} V_m \sin \omega t \, d\omega t$$

$$V_{d0} = V_m \left[\sin \frac{\pi}{n} \right] \left[\frac{\pi}{n} \right]$$

$$V_{d0} = \frac{3V_m}{\pi}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 การออกแบบ เอซี ฟิลเตอร์

ในการกรองฮาร์โมนิกส์ ด้านเอซีฟิลเตอร์ นั้นมีจุดประสงค์ก็คือ การป้องกันการผิดเพี้ยนของรูปสัญญาณคลื่นไซน์ โดยมากแล้วฮาร์โมนิกส์ที่มีผลมากที่สุดเกิดจากคอนเวอร์เตอร์ คือ ฮาร์โมนิกส์ที่ 5 และ ฮาร์โมนิกส์ที่ 7

การออกแบบในที่นี้จะใช้ การออกแบบฟิลเตอร์แบบความถี่เดียวซึ่ง สามารถคำนวณได้ดังต่อไปนี้

ในสภาวะรีโซแนนซ์ โดยกำหนด $C = 20 \mu F$ แล้วหาค่า L (Inductance)

$$X_L = X_C$$

$$2\pi f L = \frac{1}{2\pi f C}$$

กำหนดว่าต้องกำจัดฮาร์โมนิกส์ที่ 5 $f_r = 5f$ เมื่อ $f = 50 \text{ Hz}$, $f_r = 250 \text{ Hz}$

$$L_5 = \frac{1}{(2\pi f_r)^2 C}$$

$$L_5 = \frac{1}{(2\pi \times 250)^2 \times 20 \times 10^{-6}}$$

$$L_5 = 20.26 \text{ mH}$$

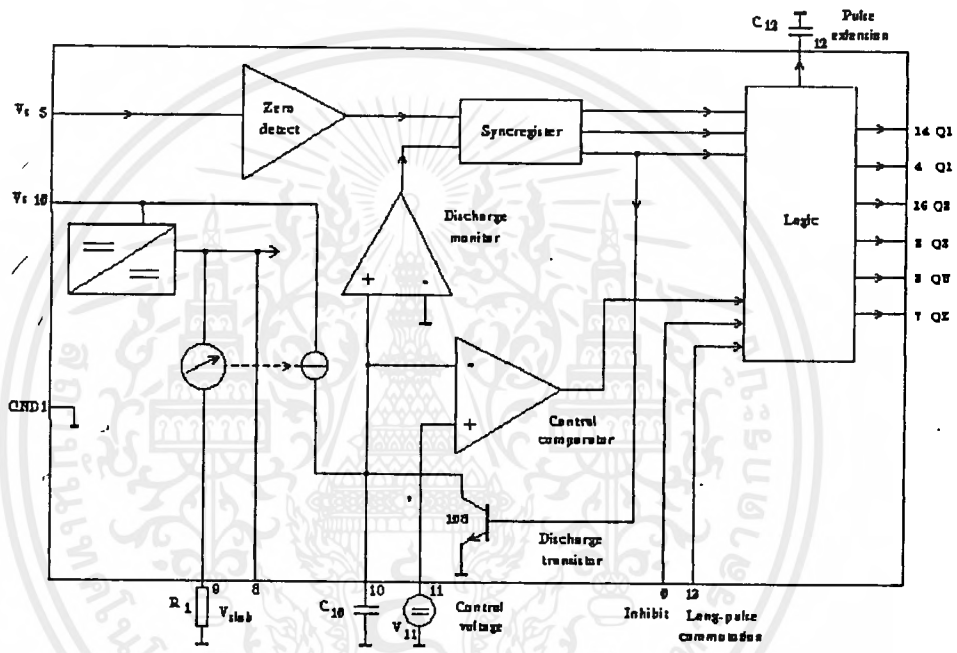
กำหนดว่าต้องการกำจัดฮาร์โมนิกส์ที่ 7 $f_r = 7f$ เมื่อ $f = 50 \text{ Hz}$, $f_r = 350 \text{ Hz}$

$$L_7 = \frac{1}{(2\pi \times 350)^2 \times 20 \times 10^{-6}}$$

$$L_7 = 10.34 \text{ mH}$$

2.6 การสร้างสัญญาณกระตุ้น คอนเวอร์เตอร์ด้วยไอซี TCA 785

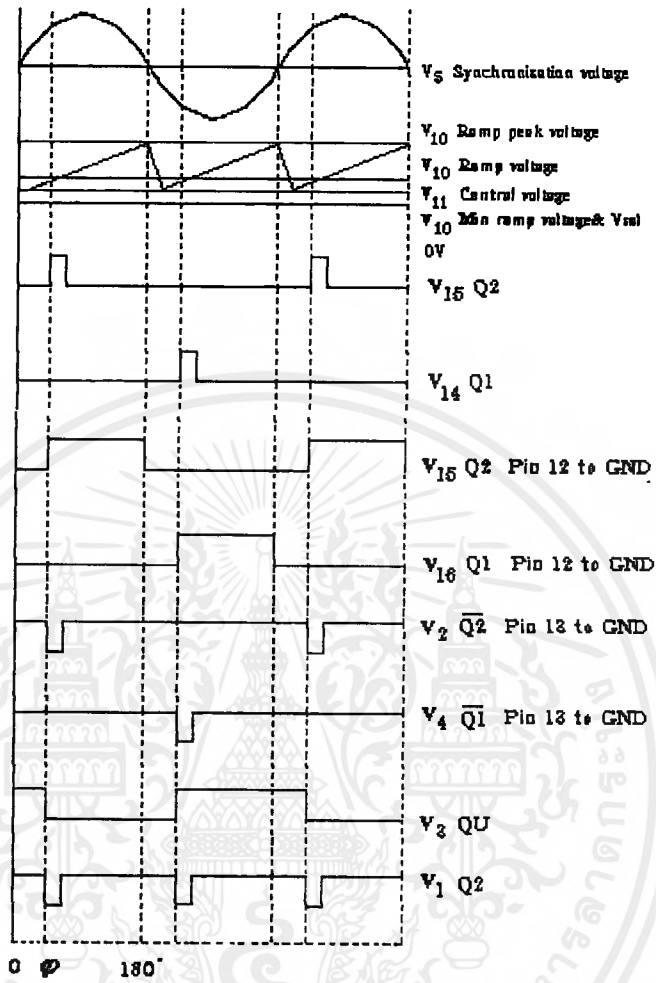
ในส่วนของวงจรการสร้างสัญญาณกระตุ้น ได้ใช้ ไอซี TCA 785 เป็นตัวกำเนิดสัญญาณ ทริกขาเกต ของ ไทริสเตอร์ เพื่อควบคุมการ ปิด-เปิด ของ วาล์วของคอนเวอร์เตอร์โดยการ ทำงาน ของ ไอซี TCA 785



รูปที่ 2.6 รูปแสดงลักษณะภายในของ TCA 785

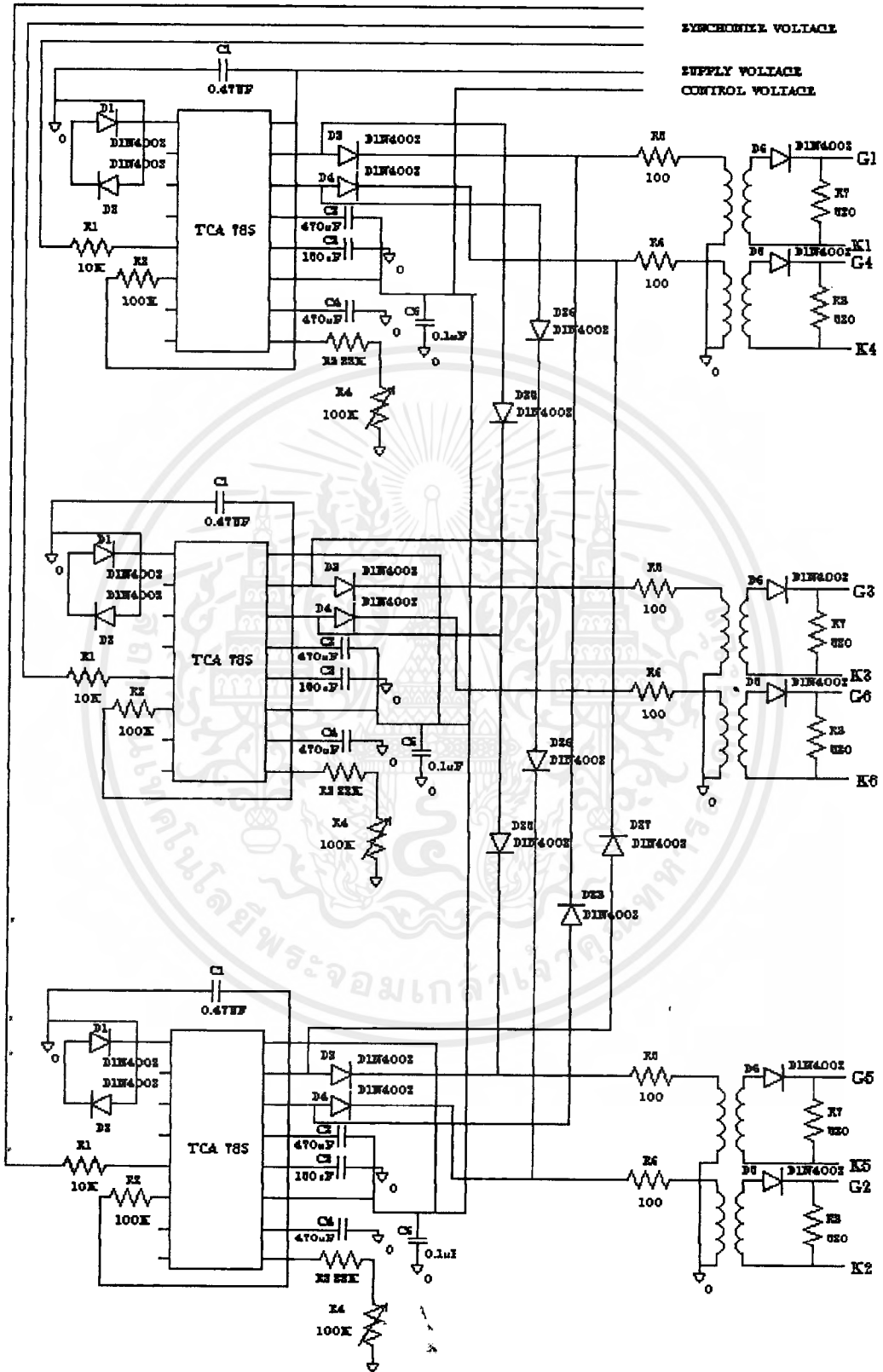
เริ่มด้วยการนำสัญญาณซิงค์จากแหล่งจ่ายที่ต้องการควบคุมด้วยคอนเวอร์เตอร์ มาจำกัดกระแสให้เหมาะสม ต่อเข้าที่ขา [5] ของไอซี จากนั้นสัญญาณจะผ่านวงจรตรวจจับแรงดัน ศูนย์ (Zero voltage detector) ไปยังส่วนของวงจรซิงโครไนซ์รีจิสเตอร์ (SYNC. register) ซึ่ง ควบคุมการสร้างสัญญาณแรมป์ (Ramp) ที่เกิดจากการเก็บประจุของ C_{10} ด้วยกระแสคงที่ ซึ่ง กำหนดความชันของสัญญาณแรมป์ด้วย R_3 แล้วนำไปเปรียบเทียบกับแรงดันไฟฟ้ากระแสตรงที่ ป้อนเข้าไปที่ขา [11] โดยอุปกรณ์ควบคุมอีกอันหนึ่ง และสัญญาณที่ได้จากการเปรียบเทียบ ระหว่างขา [10] และขา [11] จะถูกนำไปสร้างสัญญาณพัลส์เพื่อนำไปควบคุมไทริสเตอร์ที่ขา [15] และขา [14] โดยสัญญาณที่ขา [15] และขา [14] จะต่างกัน 180 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 แสดงสัญญาณที่ขาต่างๆ ของ TCA 785

ในโครงการต้องการใช้สัญญาณกระตุ้นถึง 3 ชุดเพื่อนำไปควบคุม 3 เฟส บริดจ์คอนเวอร์เตอร์ ให้สามารถทำงานได้ ออกแบบโดยให้สัญญาณแรมป์มีความสูงเป็น 10 โวลต์ จากช่วง 0 - 180 องศา



รูปที่ 2.8 แสดงลักษณะการต่อวงจรสัญญาณกระตุ้น 3 ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 ข้อเปรียบเทียบระหว่าง ระบบไฟฟ้ากระแสตรงและระบบไฟฟ้ากระแสสลับ

- 1) ในการใช้สายตัวนำรวมเท่ากัน ระบบการส่งจ่ายกำลังไฟฟ้ากระแสตรงจะสามารถส่งจ่ายพิกัดกำลังงานไฟฟ้าได้สูงกว่าระบบไฟฟ้ากระแสสลับ
- 2) ระบบการส่งจ่ายกำลังงานไฟฟ้ากระแสตรง จะมีค่าโวลต์เตจเรกูเลชันของระบบต่ำ เพราะผลของแรงดันไฟฟ้าที่สูญเสียในสายส่ง จะมีผลต่อค่าความต้านทาน (IR) เพียงอย่างเดียว เนื่องจาก $\omega = 0$ จึงไม่มีผลจากค่าเหนี่ยวนำ (X_L) มาเกี่ยวข้อง
- 3) สายส่งตัวนำของระบบส่งกำลังไฟฟ้ากระแสตรงที่ใช้จะมีสองเส้น โดยสายส่งตัวนำเส้นหนึ่งจะมีขั้วศักราเป็นขั้วบวก (+) เทียบกับกราวด์ และอีกเส้นหนึ่งมีศักราไฟฟ้าเท่ากันแต่มีขั้วศักราเป็นลบ (-) เรียกว่าระบบสองขั้ว (Bipolar) ทำให้มีค่าระดับแรงดันไฟฟ้าเป็น $\pm V_{dc}$ และนอกจากนั้นการใช้งานส่งจ่ายกำลังไฟฟ้าของระบบยังสามารถใช้สายตัวนำเพียงเส้นเดียว โดยมีทางเดินกลับด้วยพื้นดิน (Earth) ได้ เป็นผลให้ค่าความต้านทานของระบบกระแสตรงต่ำกว่า ระบบกระแสสลับ ซึ่งเรียกระบบนี้ว่า ระบบขั้วเดียว (Monopolar) โดยมีค่าแรงดันไฟฟ้าเป็น $+V_{dc}$ หรือ $-V_{dc}$
- 4) มีความน่าเชื่อถือสูงทางด้านความมั่นคงของการส่งกำลังงานไฟฟ้า เนื่องจากระบบสายส่งกำลังไฟฟ้าแบบสองขั้ว จะมีความสามารถส่งกำลังได้อย่างต่อเนื่องด้วยระบบการส่งกำลังไฟฟ้าแบบขั้วเดียว ในกรณีที่มิฟอลต์เกิดขึ้นในระบบ
- 5) ระบบการส่งจ่ายกำลังไฟฟ้ากระแสสลับ จะมีปัญหาในกรณีที่เป็นการส่งจ่ายไฟฟ้าใต้ดินโดยใช้สายส่งตัวนำที่มีฉนวนหุ้ม (Underground cable) คือจะมีความจุไฟฟ้าและค่าแรงดันอัดประจุ (Charging current) ที่เพิ่มมากขึ้นตามระยะทาง แต่ระบบการส่งจ่ายไฟฟ้ากระแสตรงจะสามารถช่วยแก้ปัญหานี้ได้
- 6) ระบบการส่งจ่ายไฟฟ้ากระแสตรง จะสามารถเชื่อมโยงระบบที่มีความถี่แตกต่างกันได้ เนื่องจากไม่มีระบบการซิงโครไนส์ (Synchronous)
- 7) ชุดคอนเวอร์เตอร์ (AC/DC หรือ DC/AC) รวมทั้งอุปกรณ์ป้องกันระบบยังมีราคาแพง
- 8) ยังไม่มีอุปกรณ์ตัดตอน หรือเซอร์กิตเบรกเกอร์ที่ใช้กับกระแสตรงกำลังสูง เนื่องจากระบบไฟฟ้ากระแสตรงจะมีกระแสไหลต่อเนื่องตลอดเวลา ซึ่งจะทำให้เกิดการอาร์ค (Arc) ได้ง่ายและรุนแรงขณะหน้าสัมผัสของมีอุปกรณ์ตัดตอนแยกออกจากกัน ซึ่งปัจจุบันได้ทำการพัฒนานำเอาสารกึ่งตัวนำมาใช้เป็นสวิตช์ เช่น เอสซีอาร์
- 9) ระบบสายส่งไฟฟ้ากระแสตรงจะเป็นระบบสายส่งที่ทำหน้าที่ส่งจ่ายกำลังไฟฟ้าโดยตรงเพียงอย่างเดียว ไม่สามารถที่จะแยกจุดต่อแรงดันไฟฟ้าออกไปใช้งานได้หลาย ๆ ตำแหน่งได้ เนื่องจากไม่มีอุปกรณ์ตัดตอนที่มีคุณภาพดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิพนธ์ให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 10) ระบบการส่งจ่ายกำลังไฟฟ้ากระแสตรง ยังไม่มีอุปกรณ์ที่สามารถเปลี่ยนแปลงค่าระดับแรงดันได้เหมือนระบบไฟฟ้ากระแสสลับ ที่ใช้หม้อแปลงไฟฟ้ากำลัง (Power transformer) เป็นอุปกรณ์เปลี่ยนแปลงระดับแรงดันไฟฟ้าได้หลายระดับ และมีพลังงานสูญเสียในหม้อแปลงน้อยมาก
- 11) การพัฒนาทางด้านเทคโนโลยีกระแสตรงแรงดันสูงยังล่าช้าอยู่มาก ดังนั้นระบบการส่งกำลังไฟฟ้ากระแสตรง จึงใช้กับระยะการส่งที่ไม่ไกลมากนัก



บทที่ 3

พื้นฐานการทำงานและโครงสร้างของ ไมโครคอนโทรลเลอร์ MCS-51

3.1 ไมโครคอนโทรลเลอร์ในตระกูล MCS-51

เป็นไมโครคอนโทรลเลอร์แบบชิปเดียว (Single Chip Microcontroller) คือไมโครคอมพิวเตอร์ที่มีขนาดเล็กโดยบรรจุไว้ในแผงวงจรรวม (Integrated Circuit) เพียงชิปเดียว เหมาะสำหรับการควบคุมระบบอัตโนมัติเป็นอย่างมาก เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้อย่างสะดวกตามต้องการ และไมโครคอนโทรลเลอร์ในตระกูล MCS-51 นี้ยังมีโครงสร้างและชุดคำสั่งที่แตกต่างกันเล็กน้อย ทำให้สามารถเลือกเบอร์ที่เหมาะสมกับการใช้งานได้อย่างดีที่สุด

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีข้อดีดังนี้

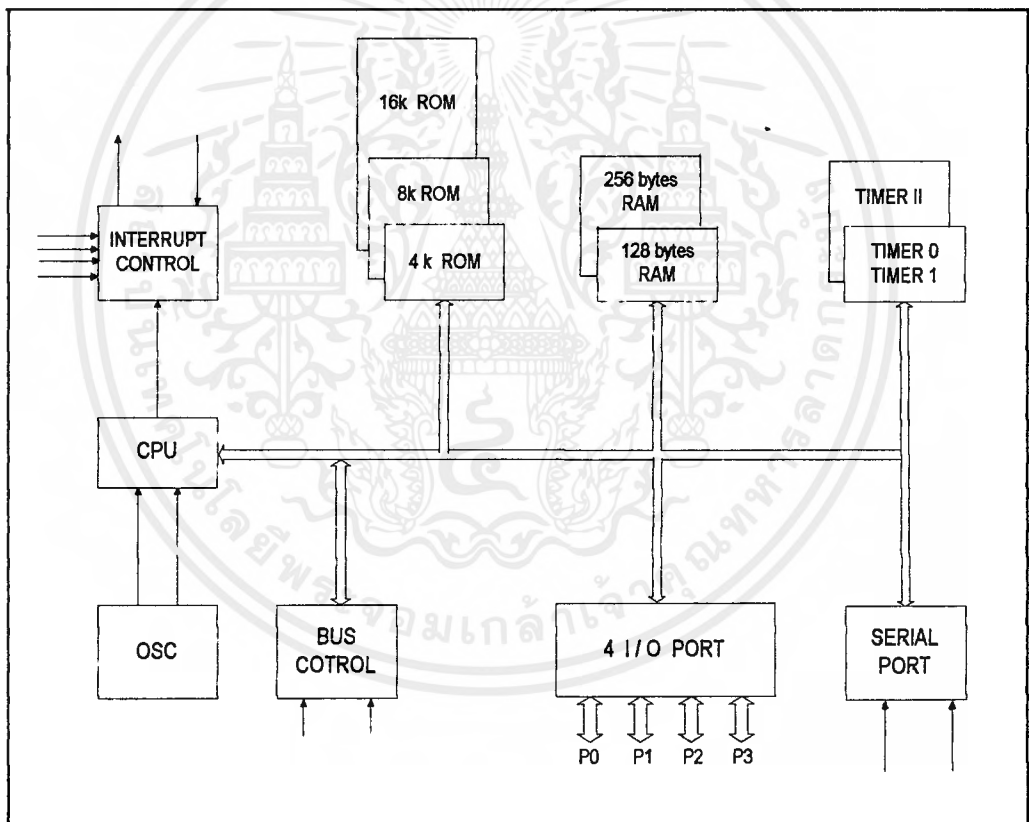
- สามารถนำข้อมูลมา AND, OR หรือทำคอมพลีเมนต์ (Complement) ได้ทั้งแบบที่ละ 8 บิต และ 1 บิต
- สามารถใช้กับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงานได้สูงสุด 64 กิโลไบต์ ทำให้เขียนโปรแกรมควบคุม การทำงานได้มาก
- สามารถต่อกับหน่วยความจำสำหรับข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับ เก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบต์
- มีพอร์ทแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32บิต โดยที่ข้อมูลแต่ละบิต เป็นอิสระต่อกัน
- มีวงจรถ่ายเวลา/เคาน์เตอร์ (Timer/Counter) ขนาด 16 บิต 2 ชุด (8052 มี 3 ชุด) ที่ทำงานในโหมดต่าง ๆ ได้ถึง 4 โหมด
- มียูนิเวอร์ซัล อะซิงโครนัส รีซีเวอร์ ทรานสมิตเตอร์ (Universal Asynchronous Receiver Transmitter, UART) สำหรับรับส่งข้อมูลอนุกรม (Serial) แบบฟูลดูเพล็กซ์ (Full Duplex) ที่สามารถเลือกรูปแบบการรับ-ส่งข้อมูลได้ 4 แบบ
- มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่ง ที่สามารถทำการกระโดดไปทำงานตอบสนองการขัดจังหวะ (Interrupt Service Routine) ได้ต่าง ๆ ถึง 5 ตำแหน่ง
- สามารถเลือกการทำงานให้อยู่ในโหมดของไอดีล (Idle) และเพาเวอร์ดาวน์ (Power Down) ซึ่งจะประหยัดการใช้กำลังไฟฟ้าในการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะเห็นว่าจากคุณสมบัติต่าง ๆ ของ MCS-51 ทำให้นิยมนำมาใช้ในระบบควบคุมอัตโนมัติเป็นอย่างมาก ต่อไปนี้จะขอกล่าวถึง MCS-51 โดยเรียกว่า 8051 เพื่อความสะดวกในการอธิบาย

3.2 โครงสร้างของ 8051

ภายใน 8051 ประกอบด้วยเกท ต่าง ๆ เช่น AND, OR, NOT ซึ่งเกท เหล่านี้จะถูกนำเอามาออกแบบให้มีหน้าที่ทำการงานต่าง ๆ เช่น วงจรถอดรหัสคำสั่ง (Instruction Decoder), วงจร สร้างสัญญาณนาฬิกา (Clock Signal Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อย ๆ ดังในรูปที่ 3.1



รูปที่ 3.1 เป็นโครงสร้างใหญ่ ๆ ของ 8051

เนื่องจากลักษณะของ 8051 เป็นคอมพิวเตอร์จึงประกอบด้วย 3 ส่วนหลัก ๆ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1) หน่วยประมวลผลกลาง (Central Processing Unit)

หรือเรียกอีกอย่างว่า ตัวประมวลผล ส่วนนี้จะมียังจรที่ทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่นๆ เรียกว่าวงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่สัญญาณสำหรับการติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณควบคุมจากส่วน หน่วยประมวลผลกลาง นี้จะทำการสร้างสัญญาณโดยการถอดรหัสคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรรอสซิลเลเตอร์เพื่อให้ทุก ๆ ส่วนในวงจรทำงานประสานกัน (Synchronize) อย่างถูกต้อง

ใน หน่วยประมวลผลกลาง นี้ยังประกอบด้วยส่วนย่อยอีกส่วนที่เรียกว่าส่วนประมวลผล (Arithmetic Logic Unit) ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูลเช่น การบวก,ลบ,คูณ หรือหารข้อมูล แล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์ หรือหน่วยความจำที่ต้องการ

3.2.2) หน่วยความจำ (Memory)

หน่วยความจำนี้มีไว้สำหรับจดจำข้อมูล การเอาข้อมูลไปเก็บในหน่วยความจำเรียกว่า การเขียน (Write) ข้อมูล และการเอาข้อมูลออกจากหน่วยความจำจะเรียกว่าการอ่าน (Read) ข้อมูล ซึ่งไม่ว่าจะเขียนหรืออ่านต้องรู้ตำแหน่งของหน่วยความจำหรือแอดเดรส (Address) ก่อนแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้ค่าเดียวเท่านั้น ในไมโครโปรเซสเซอร์ทั่วไปรวมทั้ง 8051 ข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้เพียง 8 หลักของเลขฐานสอง (8 บิตเท่ากับ 1 ไบท์) ดังนั้นแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลมีค่าได้ระหว่าง 0 ถึง 255 แต่จำนวนตำแหน่งที่จะเก็บข้อมูลได้ขึ้นกับไมโครโปรเซสเซอร์แต่ละเบอร์

3.2.3) อุปกรณ์อินพุตและเอาต์พุต (Input/Output Device)

อุปกรณ์อินพุตและเอาต์พุต เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้ จากรูปที่ 2 อุปกรณ์อินพุตและเอาต์พุตได้แก่ 4I/O Port, Timer 0, Timer 1, Sérial Port การทำงานของแต่ละส่วนมีดังนี้

3.2.3.1) 4 I/O Port คือที่ใช้รับ-ส่งข้อมูลซึ่งเป็นสัญญาณดิจิทัลเข้าหรือออกจากตัว 8051 พอร์ตมีทั้งหมด 4 พอร์ต โดยแต่ละพอร์ตจะรับ-ส่งข้อมูลได้ 8 บิต มีพอร์ต P0, P1, P2 และ P3 บางพอร์ตจะใช้ทำงานได้มากกว่า 1 หน้าที่ เช่น พอร์ต P0 และ P2 จะใช้สำหรับการส่งค่าตำแหน่ง (Address) ของหน่วยความจำที่ต้องการติดต่อ และพอร์ต P0 จะใช้รับ-ส่งข้อมูลเมื่อติดต่อกับหน่วยความจำได้ด้วย แต่สิ่งเหล่านี้ไม่ได้เกิดในเวลาเดียวกัน จะใช้วิธีทำงานตามลำดับ โดยควบคุมจากสัญญาณควบคุม (Control) ที่ถอดรหัสมาจากแต่ละคำสั่งที่ให้คอมพิวเตอร์ทำงานนั่นเอง และสัญญาณทั้งหมดจะอ้างอิงกับสัญญาณนาฬิกา

3.2.3.2) Timer 0 และ Timer 1 เป็นวงจรนับที่สามารถกำหนดให้ทำการนับจำนวนไซเคิลของสัญญาณที่ต่อจากภายนอก 8051 หรือจำนวนไซเคิลของสัญญาณ

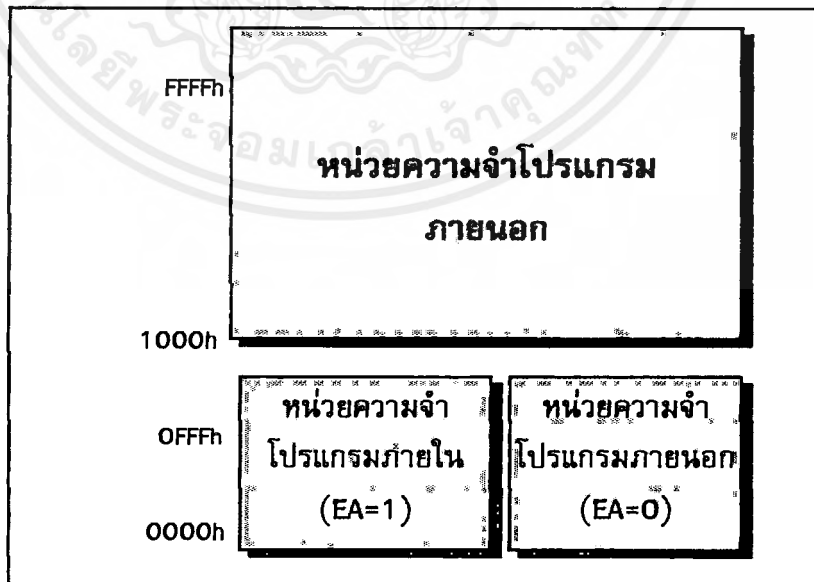
นาฬิกาภายใน 8051 ก็ได้ ค่าจากการนับจะถูกอ่านหรือตั้งค่าเริ่มต้นการนับได้โดยหน่วยประมวลผลกลาง

3.2.3.3) Serial Port หรือพอร์ทอนุกรม หน่วยประมวลผลกลาง จะอ่านและเขียนข้อมูลกับ Serial Port เป็นแบบ 8 บิต แต่ข้อมูลจะถูกส่งออกจาก 8051 เรียงไปที่ละบิตออกจากขา TXD และในการรับข้อมูลเข้าก็จะรับเข้ามาทีละบิตทางขา RXD แล้วจัดเรียงใหม่เป็น 8 บิต เพื่อให้ หน่วยประมวลผลกลาง อ่านไปใช้งานต่อไป

3.3 หน่วยความจำโปรแกรมของ 8051

หน่วยความจำโปรแกรมของ 8051 เป็นบริเวณหน่วยความจำ สำหรับข้อมูลและคำสั่งใช้งานต่าง ๆ ซึ่งแม้ว่าจะไม่มีการจ่ายกระแสไฟฟ้าให้กับระบบ ข้อมูลเหล่านี้ก็ยังคงอยู่ไม่สูญหาย โครงสร้างของหน่วยความจำโปรแกรม มีลักษณะเช่นเดียวกับหน่วยความจำที่บรรจุอยู่ในไอซี หน่วยความจำประเภทต่าง ๆ เช่น หน่วยความจำแบบ ROM (Read Only Memory) หรือ EPROM (Erasable Programmable Read Only Memory) เป็นต้น

8051 สามารถอ่านข้อมูลหน่วยความจำโปรแกรมนี้ได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทของหน่วยความจำโปรแกรมเป็น 2 ลักษณะ ตามตำแหน่งของหน่วยความจำนั้น คือ หน่วยความจำโปรแกรมภายใน (Internal Program Memory) ซึ่งเป็นหน่วยความจำ ROM หรือ EPROM ที่อยู่ภายในตัวไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำโปรแกรมภายนอก (External Program Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำมาทำหน้าที่เป็นหน่วยความจำ โปรแกรมของระบบ



รูปที่ 3.2 การจัดพื้นที่หน่วยความจำโปรแกรมสำหรับไมโครคอนโทรลเลอร์ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.1) หน่วยความจำโปรแกรมภายใน

ไมโครคอนโทรลเลอร์เบอร์ต่าง ๆ ที่จัดอยู่ในตระกูล 8051 นี้ มีขนาดของหน่วยความจำโปรแกรมภายในแตกต่างกันออกไป เพื่อความเหมาะสมกับการนำไปใช้งานในลักษณะต่าง ๆ กัน ดังนี้

8051 และ 8052 มีหน่วยความจำแบบ ROM ขนาด 4 และ 8 กิโลไบต์ ตามลำดับ ประกอบอยู่ในไอซี และมีความเหมาะสมกับการนำไปใช้ในวงจรทางอุตสาหกรรมที่มีจำนวนการผลิตมาก เนื่องจากจะมีผลทำให้ต้นทุนค่าใช้จ่ายการผลิตต่อหน่วยลดลงได้มาก

8751 มีหน่วยความจำแบบ EPROM ขนาด 4 กิโลไบต์อยู่ในไอซี ข้อมูลที่จัดเก็บอยู่ในนี้สามารถใช้แสงอัลตราไวโอเลตลบ และนำกลับไปบรรจุโปรแกรมใหม่ได้อีกครั้งหนึ่ง คล้ายคลึงกับไอซีหน่วยความจำ EPROM ที่จะกล่าวถึงในหัวข้อถัดไป ไมโครคอนโทรลเลอร์เบอร์นี้เหมาะสมกับงานด้านอุตสาหกรรมที่มีจำนวนการผลิตคราวละไม่มากนัก หรืออาจจะเป็นงานประเภทต้นแบบภายในห้องปฏิบัติการ เป็นต้น

8031 และ 8032 ไม่มีหน่วยความจำโปรแกรมอยู่ในตัวไอซีเลย ดังนั้นในการนำไปใช้งานจึงจำเป็นต้องอาศัยหน่วยความจำโปรแกรมภายนอกเสมอ ซึ่งการใช้งานลักษณะนี้จะมีผลทำให้ต้องเสียความสามารถบางประการ เกี่ยวกับพอร์ทอินพุท/เอาต์พุทของไมโครคอนโทรลเลอร์ ไปเนื่องจากต้องนำไปใช้เป็นสัญญาณควบคุม เกี่ยวกับการจัดการติดต่อหน่วยความจำภายนอกแทน

3.3.2) หน่วยความจำโปรแกรมภายนอก

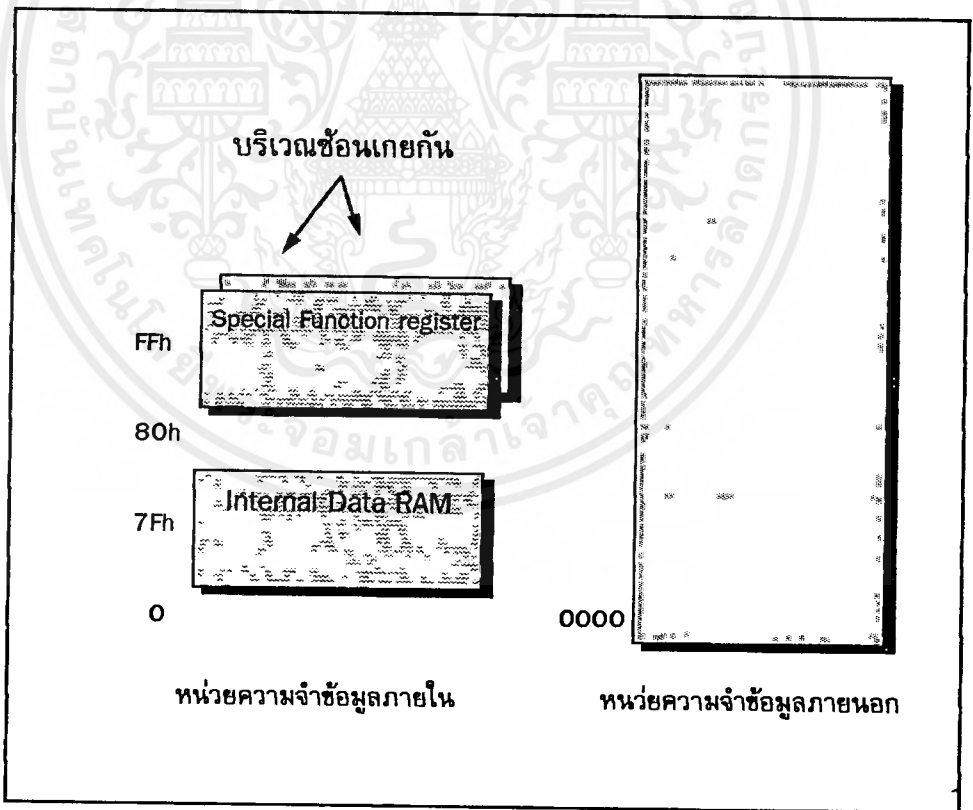
หน่วยความจำโปรแกรมภายนอกเป็นการใช้หน่วยความจำ EPROM (หรือ ROM) เชื่อมต่อเข้ากับระบบของ 8051 โดยอาจจะมีสาเหตุได้หลายประการ เช่น เป็นการทดลองทำระบบต้นแบบจำนวนน้อย หรืออาจ ต้องการลดต้นทุนการผลิต เพราะราคาของไมโครคอนโทรลเลอร์แบบที่ไม่มีหน่วยความจำโปรแกรมภายในราคาจะต่ำกว่าแบบที่มีหน่วยความจำโปรแกรมภายในมาก เป็นต้น ในบางครั้งอาจจะมีสาเหตุจากความจำเป็นอื่น ๆ ที่ไม่อาจหลีกเลี่ยงได้ เช่น การที่หน่วยความจำภายในของไมโครคอนโทรลเลอร์มีขนาดความจุที่ไม่เพียงพอกับการเก็บโปรแกรมหรืออาจจะเป็นว่าการที่ใช้ไอซีหน่วยความจำจะทำให้สามารถจัดหาเครื่องมือ (Tools) ช่วยการพัฒนาที่ใช้งานกันโดยแพร่หลายและราคาถูกได้ ซึ่งจะช่วยลดเวลาในการพัฒนาระบบลงได้มาก เป็นต้น

ไมโครคอนโทรลเลอร์เบอร์ต่าง ๆ ของตระกูล 8051 นี้ สามารถขยายให้ใช้งานหน่วยความจำภายนอกได้ทั้งสิ้น โดยกรณีที่มีหน่วยความจำโปรแกรมภายในอยู่แล้ว การอ้างตำแหน่งแอดเดรสที่มีทั้งในหน่วยความจำโปรแกรมภายในและภายนอกนั้น จะต้องทำการพิจารณาระดับลอจิกของสัญญาณ EA ในขณะนั้นด้วย



3.4 หน่วยความจำข้อมูลของ 8051

หน่วยความจำข้อมูลมีหน้าที่สำหรับเก็บข้อมูล หรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้วหน่วยความจำข้อมูลจัดเป็นหน่วยความจำ RAM แบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟฟ้าให้กับระบบ ก็จะมีผลทำให้ข้อมูลที่จัดเก็บไว้ภายในหน่วยความจำนี้สูญหายไป พื้นที่ของหน่วยความจำข้อมูลของ 8051 สามารถมีได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทออกเป็นสองลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำนั้น ดังลักษณะของแผนภาพในรูปที่ 3.1 คือ หน่วยความจำโปรแกรมภายใน (Internal Data Memory) ซึ่งเป็น RAM ที่อยู่ภายในตัวของไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำข้อมูลภายนอก (External Data Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำ RAM มาเพิ่มเติมเข้าไปในวงจร ลักษณะเดียวกับการนำไอซี EPROM มาใช้งานเป็นหน่วยความจำโปรแกรมนั่นเอง



รูปที่ 3.3 การจัดพื้นที่หน่วยความจำข้อมูลสำหรับไมโครคอนโทรลเลอร์ 8051

3.4.1) หน่วยความจำข้อมูลภายใน

หน่วยความจำข้อมูลภายในของ 8051 มีจำนวนทั้งหมด 256 ไบต์ โดยจำแนกออกได้เป็นสองลักษณะ คือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลาง (หรือซีพียู) ใช้งานเท่านั้น ซึ่งเรามักจะเรียกกันในอีกชื่อหนึ่งว่า รีจิสเตอร์ และพื้นที่ใช้งานทั่วไปสำหรับโปรแกรมใช้งานที่ผู้ใช้สร้างขึ้นมาก

จากรูปที่ 3.4 แสดงให้เห็นถึงการจัดสรรพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051 ซึ่งจำแนกออกเป็นสองส่วน ดังนี้

3.4.1.1) หน่วยความจำขนาด 128 ไบต์แรก

บริเวณนี้จะมีตำแหน่งแอดเดรสอยู่ในช่วง 00H-7FH ซึ่งยังได้มีการจำแนกย่อยออกไปอีกเป็นสามส่วนตามประเภทของการใช้งาน ดังนี้

บริเวณแอดเดรส 00H-7FH จำนวน 32 ไบต์ จำแนกออกเป็นกลุ่ม (หรือแบงก์ Bank) ข้อมูลจำนวน 8 ไบต์ รวมทั้งหมดสี่กลุ่ม พื้นที่ข้อมูลในแต่ละกลุ่มจะถูกใช้งานในฐานะของรีจิสเตอร์ใช้งานทั่วไป ซึ่งมีชื่อเรียกว่า รีจิสเตอร์ RO-R7 ดังตารางที่ 3.1

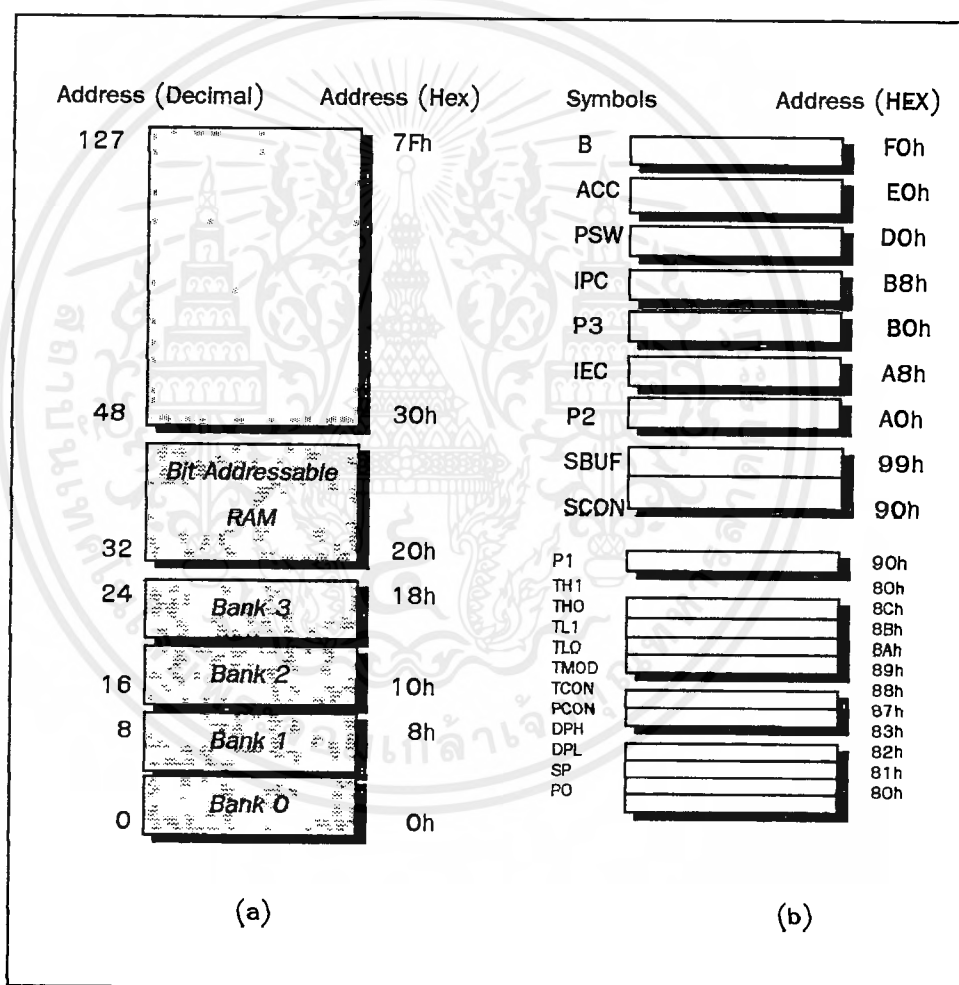
แอดเดรส	รีจิสเตอร์แบงก์	ชื่อรีจิสเตอร์ใช้งาน
00H-07H	0	RO-R7
08H-0FH	1	RO-R7
10H-17H	2	RO-R7
18H-1FH	3	RO-R7

ตารางที่ 3.1 ตารางกำหนดพื้นที่ใช้งานของรีจิสเตอร์

จะเห็นได้ว่าชื่อของรีจิสเตอร์ไม่ว่าจะอยู่ในรีจิสเตอร์แบงก์ใด ก็จะมีชื่อ RO ถึง R7 เหมือนกันทั้งสิ้น (ดูรูปที่ 3.4) ดังนั้นในการใช้งานผู้ใช้จะต้องให้ความระมัดระวังว่าต้องการรีจิสเตอร์นั้น ๆ จากรูปที่ 3.4 การจัดพื้นที่หน่วยความจำข้อมูลภายใน (a) ช่วงตั้งแต่แอดเดรส 00-7FH และ (b) ช่วงแอดเดรส 80-FFH ซึ่งกำหนดให้เป็นพื้นที่ของรีจิสเตอร์ใช้งานพิเศษ (Special-function registers) แบงก์ใด การสวิตช์เลือกแต่ละกลุ่มของรีจิสเตอร์นี้ก็ทำได้ง่าย เพียงการกำหนดค่าของบิตที่อยู่ภายในรีจิสเตอร์ PSW เท่านั้นตามตารางต่อไปนี้

รีจิสเตอร์	บิต RSO	บิต RS1	ตำแหน่งหน่วยความจำ
แบงก์ 0	0	0	0000H
แบงก์ 1	0	1	0008H
แบงก์ 2	1	0	0010H
แบงก์ 3	1	1	0018H

ตารางที่ 3.2 ตารางการกำหนดค่าของบิตภายในรีจิสเตอร์



รูปที่ 3.4 แสดงการจัดพื้นที่หน่วยความจำข้อมูลภายใน

- ช่วงตั้งแต่แอดเดรส 00-7FH
- ช่วงตั้งแต่แอดเดรส 80-FFH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตามโดยทั่วไปก็มักจะมีการใช้งานรีจิสเตอร์ RO-R7 เฉพาะในแบงก์ 0 เท่านั้น ดังนั้นพื้นที่ของแบงก์อื่น ๆ ที่เหลือก็สามารถนำมาใช้ในลักษณะของหน่วยความจำข้อมูลภายในปกติด้วยการอ้างถึงหมายเลขของแอดเดรสนั้น ๆ โดยตรง

บริเวณแอดเดรส 20H-2FH จำนวน 16 ไบท์ บริเวณพื้นที่เป็นส่วนสำหรับผู้ใช้ซึ่งจะมีความพิเศษต่างไปจากหน่วยความจำอื่น ๆ เนื่องจากผู้ใช้สามารถอ้างถึงหน่วยความจำบริเวณนี้ได้ทั้งในลักษณะของ ไบท์ข้อมูล เช่นปกติ หรืออาจจะเป็น บิทข้อมูล ได้โดยตรง ดังนั้นหากเรามองในลักษณะบิทข้อมูลแล้ว ก็จะมีพื้นที่ตัวแปรแบบบิทให้ใช้งานได้มากถึง 128 บิท โดยตำแหน่งแรกของบิทจะเป็นบิทซึ่งเริ่มต้นนับจากบิทนับสำคัญต่ำสุด (MSB) ของแอดเดรส 2FH (ดูรูปที่ 3.5)

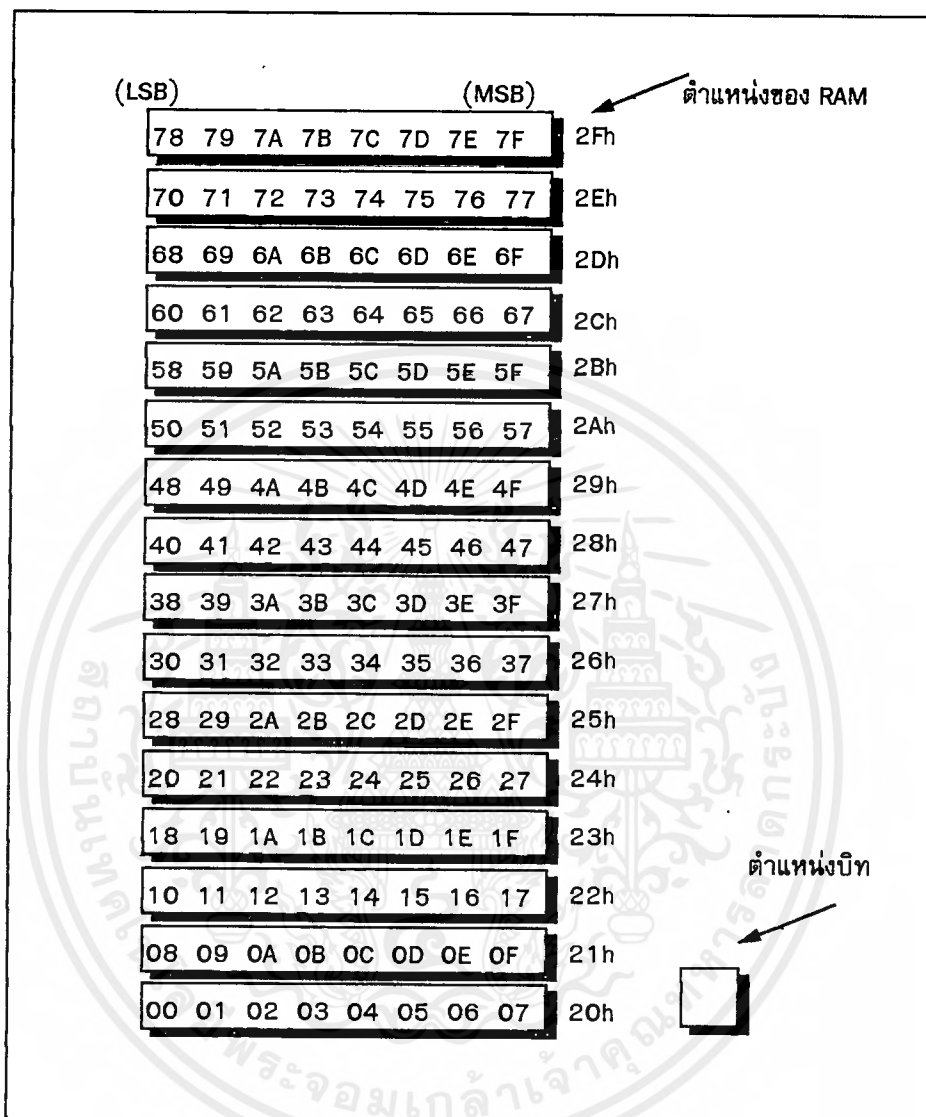
ความสามารถในการใช้งานพื้นที่ส่วนนี้แบบบิทข้อมูลโดยตรงนี้นับว่าน่าสนใจมาก และถือเป็นการใช้งาน 8051 อย่างเต็มประสิทธิภาพทีเดียว เนื่องจากว่า 8051 ได้รับการออกแบบมาสำหรับงานควบคุมพื้นฐานอยู่แล้ว ซึ่งส่วนมากงานลักษณะเช่นนี้ หากเป็นการนำเข้าข้อมูลก็มักจะเป็นเพียงการอ่านค่าสถานะลอจิกของสัญญาณ หรือกรณีการส่งออกข้อมูลก็จะเป็นการกำหนดสถานะลอจิกให้กับวงจรภายนอกผ่านทางบิท โดยบิทหนึ่งอยู่แล้ว ดังนั้นหากเรามีการกำหนดบิทหรืออ่านค่าของบิทมาโดยตรง แทนที่จะต้องทำลอจิกขึ้นต้นกับข้อมูลทั้งไบท์เพื่อต้องการทราบผลเพียงหนึ่งบิทเช่นที่กระทำกันในโปรเซสเซอร์โดยทั่วไปก็จะเพิ่มความสะดวกและรวดเร็วในการเขียนโปรแกรมควบคุมมาก รายละเอียดในส่วนนี้จะได้กล่าวถึงอีกครั้งหนึ่งเมื่อศึกษาถึงการใช้งานพอร์ทอินพุท/เอาต์พุตต่อไป

บริเวณแอดเดรส 30-7FH เป็นบริเวณที่สามารถนำไปใช้งานได้โดยอิสระ โดยสามารถอ้างถึงได้เฉพาะในลักษณะของไบท์ข้อมูลตามปกติเท่านั้น

3.4.2.2) หน่วยความจำขนาด 128 ไบท์ถัดไป

พื้นที่ตั้งแต่บริเวณตั้งแต่แอดเดรส 80H-FFH เป็นบริเวณของหน่วยความจำที่มีการใช้งานเฉพาะจาก 8051 เท่านั้น โดยจะนำมาใช้เป็นตำแหน่งของ **รีจิสเตอร์หน้าที่พิเศษ (Special Function Register หรือ SFR)** จำนวน 20 ตำแหน่ง ดังแสดงในตารางที่ 3.3

สำหรับไมโครคอนโทรลเลอร์เบอร์ 8051 จะมีหน่วยความจำข้อมูลภายในสำหรับการใช้งานเพิ่มมากขึ้นกว่าเบอร์อื่น ๆ เช่น 8031 หรือ 8751 อีก 128 ไบท์ โดยจะอยู่บริเวณช่วงแอดเดรส 80H ถึง FFH เช่นกัน ซึ่งแม้ว่าจะเป็นพื้นที่ที่มีหมายเลขแอดเดรสเดียวกับส่วนของรีจิสเตอร์หน้าที่พิเศษแต่ในความเป็นจริงแล้วจะเป็นพื้นที่หน่วยความจำอีกบริเวณหนึ่ง ซึ่งมีการซ้อนทับ (Overlap) กันให้อยู่ในบริเวณแอดเดรสส่วนนี้ ซึ่งหากว่าผู้ใช้ต้องการจะเก็บข้อมูลในพื้นที่บริเวณนี้ก็จะต้องใช้การอ้างถึงหน่วยความจำแบบโดยอ้อม (Indirect Addressing) เท่านั้น



รูปที่ 3.5 หน่วยความจำข้อมูลภายในบริเวณที่อ้างถึงได้แบบบิต

3.5 รีจิสเตอร์หน้าที่พิเศษ

รีจิสเตอร์หน้าที่พิเศษ (SFR) เป็นรีจิสเตอร์สำหรับการควบคุมหน้าที่และการทำงานของอุปกรณ์หรือพอร์ทของ 8051 ทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอดเดรส 80H-FFH (อ้างถึงตารางที่ 3.3) การใช้งานรีจิสเตอร์หน้าที่พิเศษเหล่านี้สามารถทำได้ทั้งการระบุถึงชื่อของรีจิสเตอร์หรือตำแหน่งแอดเดรสที่เป็นของรีจิสเตอร์นั้นก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางต่อไปนี้แสดงให้เห็นลักษณะการจัดพื้นที่หน่วยความจำ สำหรับรีจิสเตอร์หน้าที่พิเศษเหล่านี้โดยมีข้อสังเกตว่ารีจิสเตอร์ที่อยู่ในตำแหน่งแอดเดรสที่เป็นจำนวนทวีคูณของค่า 8 จะสามารถเข้าถึงในระดับบิตได้ด้วย (นั่นคือแอดเดรส 80H, 88H, 90H, 98H, A0H, B0H, B8H, D0H, E0H และ F0H)

ชื่อรีจิสเตอร์	ความภาคความ	สามารถเข้าถึงแบบบิต
ACC	Accumulator	ได้
B	B register	ได้
PSW	Program Status Word	ได้
SP	Stack Pointer	ได้
DPTR	Data pointer (DPH&DPL)	ได้
P0	Port 0	ได้
P1	Port 1	ได้
P2	Port 2	ได้
P3	Port 3	ได้
IP	Interrupt Priority	ได้
IE	Interrupt Enable	ได้
TMOE	Timer/counter mode	ได้
TCON	Timer/counter control	ไม่ได้
TH0	Timer/counter 0 (high)	ได้
TLO	Timer/counter 0 (low)	ไม่ได้
TH1	Timer/counter 1 (high)	ไม่ได้
TL1	Timer/ counter 1 (low)	ไม่ได้
SCON	Serial control	ไม่ได้
SBUF	Serial data buffer	ไม่ได้
PCON	Power control	ไม่ได้
		ไม่ได้

ตารางที่ 3.3 รีจิสเตอร์ใช้งานพิเศษ (Special Function Register หรือ SFR)

3.5.1 แอ็กคิวมูเลเตอร์ (Accumulator) หรือ ACC

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่ในการเก็บข้อมูลที่จะส่งให้กับหน่วยทำงานภายในซีพียูและเก็บผลลัพธ์ที่ได้จากการทำงานนั้น การทำงานของรีจิสเตอร์นี้มีลักษณะเช่นเดียวกับตัวแอ็กคิวมูเลเตอร์ของโปรเซสเซอร์ทั่วไป การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ A

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือสงวนลิขสิทธิ์ไว้เพื่อการค้าเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.2 รีจิสเตอร์ B

เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งการคูณและหารตัวเลข ในกรณีที่ไม่ใช่ในการคำนวณทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้

3.5.3 โปรแกรมเคาน์เตอร์ (Program Counter)

เป็นรีจิสเตอร์ที่ใช้ในการชี้ตำแหน่งแอดเดรสของหน่วยความจำโปรแกรม ซึ่งจะต้องไปทำงานในลำดับถัดไป การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ PC

3.5.4 สแต็กพอยน์เตอร์ (Stack Pointer)

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งของตัวชี้หรือพอยน์เตอร์ (Pointer) ของบริเวณสแต็ก(Stack) สำหรับเก็บข้อมูลแอดเดรสรีจิสเตอร์ต่างๆ รวมทั้งข้อมูลจากโปรแกรมโดยปกติแล้วเมื่อทำการเริ่มต้นระบบใหม่ภายหลังจากการเริ่มจ่ายไฟฟ้า หรือมีการรีเซต (Reset) เกิดขึ้นค่าภายในสแต็กพอยน์เตอร์จะมีค่า 07H ซึ่งเป็นตำแหน่งแอดเดรสภายในบริเวณเนื้อที่ 128 ไบต์แรกของหน่วยความจำข้อมูลภายในการใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ SP

3.5.5 ตัวชี้ข้อมูล หรือ ดาต้าพอยน์เตอร์ (Data Pointer)

เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า รีจิสเตอร์ DPTR และสามารถใช้งานแยกออกเป็นรีจิสเตอร์ขนาด 8 บิตสองตัว คือ รีจิสเตอร์ DPOH และ DPL เพื่อเก็บค่าของแอดเดรสของหน่วยความจำที่จะต้องใช้งานภายในโปรแกรม หรืออาจจะเป็นแอดเดรสของอุปกรณ์ภายนอกซึ่งกำหนดให้ติดต่อกันโดยใช้ตำแหน่งของหน่วยความจำนั้นภายในโปรแกรม

3.5.6 โปรแกรมสเตตัสเวิร์ด (PSW)

รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสภาวะการทำงานต่าง ๆ รวมทั้งบิตสำหรับการกำหนดเลือกแบงก์ (Bank) ของรีจิสเตอร์ที่ใช้งานด้วย ดังแสดงในตาราง 3.4

3.5.7 รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ท (Port Register)

รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของพอร์ทอินพุท หรือการเอาท์พุทข้อมูลได้ การดำเนินการใด ๆ ที่เกี่ยวข้องกับพอร์ททั้งสี่นี้จะมีผลทำให้ข้อมูลที่ตำแหน่งของพอร์ทเหล่านี้เปลี่ยนแปลงไปเช่นกัน นอกจากนี้พอร์ท P0 และ P2 ยังสามารถนำมาใช้ในการติดต่อกับหน่วยความจำโปรแกรมหรือหน่วยความจำข้อมูลภายนอกได้ โดยพอร์ท P2 จะเป็นค่าของแอดเดรส 8 บิต บนหน่วยความจำ ส่วนพอร์ท P0 นั้นในช่วงเริ่มแรกจะเป็นค่าของแอดเดรส 8 บิตล่างของหน่วยความจำ ช่วงเวลาต่อมาจึงจะนำพอร์ท P0 ไปใช้เป็นบััสสำหรับการรับหรือส่งข้อมูลกับหน่วยอุปกรณ์ภายนอก สำหรับพอร์ท P3 นั้นนอกเหนือจากจะใช้ในฐานะของพอร์ทอินพุท/เอาท์พุทเช่นปกติแล้ว ยังนำมาใช้ในฐานะบััสควบคุมเกี่ยวกับสัญญาณอินเทอร์รัปต์ได้อีกด้วย

ชื่อบิต: PSW

ตำแหน่ง: Doh

ค่าบิตเริ่มต้น: 0000 0111

CY	AC	FO	RS1	RS0	OV	-	P
----	----	----	-----	-----	----	---	---

ชื่อบิต	ตำแหน่ง	ความหมาย
CY	PSW.7	Carry Flag
AC	PSW.6	Auxiliary Carry Flag
FO	PSW.5	Flag O
RS1	PSW.4	บิตสำหรับเลือกรีจิสเตอร์แบงก์ บิต 1
RS0	PSW.3	บิตสำหรับเลือกรีจิสเตอร์แบงก์ บิต 0
OV	PSW.2	Overflow Flag
-	PSW.1	
P	PSW.0	Parity Flag

ตารางที่ 3.4 แสดงบิตต่าง ๆ ภายในรีจิสเตอร์ PSW

3.5.8) รีจิสเตอร์ SBUP

เป็นบัฟเฟอร์ขนาด 8 บิต สำหรับการสื่อสารข้อมูลแบบอนุกรมทั้งการรับและส่งข้อมูล ซึ่งตามความเป็นจริงแล้วบัฟเฟอร์นี้มีอยู่ด้วยกันสองชุดและแยกจากกันอย่างชัดเจน สำหรับการส่งและการรับ โดยซีพียูจะทำการจัดการเลือกบัฟเฟอร์ที่เหมาะสมให้โดยอัตโนมัติ

3.5.9) รีจิสเตอร์ PCON

เป็นรีจิสเตอร์ที่ใช้ในการควบคุมหน้าที่การทำงานในสามลักษณะ ซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ (บิต IDL และ PD) การกำหนดอัตราการทวิตของอัตราเร็วในการสื่อสารข้อมูลอนุกรม (บิต SMOD) และแฟล็กสภาวะสำหรับการใช้งานทั่วไป (บิต GRO และ GR1)

3.5.9.1) บิต PD (Power down)

เป็นการกำหนดให้ลดกำลังไฟฟ้าที่จ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายในผ่านทางขาสัญญาณ RST วิธีการ นี้มักนำมาใช้ในกรณีที่มีการตรวจสอบการไม่มีกำลังไฟฟ้า (Power failure) โดยวงจรตรวจสอบภายนอกจะต้องมีการอินเตอร์รัปต์เข้ามา เพื่อทำการเก็บข้อมูลที่กำลังประมวลผลอยู่ ก่อนและเมื่อมีกระแสไฟฟ้าจ่ายให้เป็นปกติแล้ว จึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.9.2) บิท IDL (Idle Mode)

เป็นการกำหนดให้โปรเซสเซอร์หยุดการทำงานชั่วคราว (Sleep) และจะกลับมาอยู่ในสภาพปกติอีกครั้งเมื่อทำการรีเซตทางฮาร์ดแวร์ หรือมีการอินเทอร์รัปต์อย่างใดอย่างหนึ่งเกิดขึ้น การทำงานในลักษณะนี้สามารถเกิดขึ้นได้ก็เนื่องจากว่าสถานะการหยุดการทำงานชั่วคราวนั้น เป็นเพียงการห้ามไม่ให้มีสัญญาณนาฬิกาจ่ายให้ส่วนของโปรเซสเซอร์ เท่านั้นส่วนของวงจรการอินเทอร์รัปต์พอร์ทอนุกรมและวงจรถับเวลา ยังคงมีสัญญาณ นาฬิกาอยู่เป็นปกติ

ชื่อบิท : PCON

ตำแหน่ง : 97h

ค่าบิทเริ่มต้น : 0xxx 0000

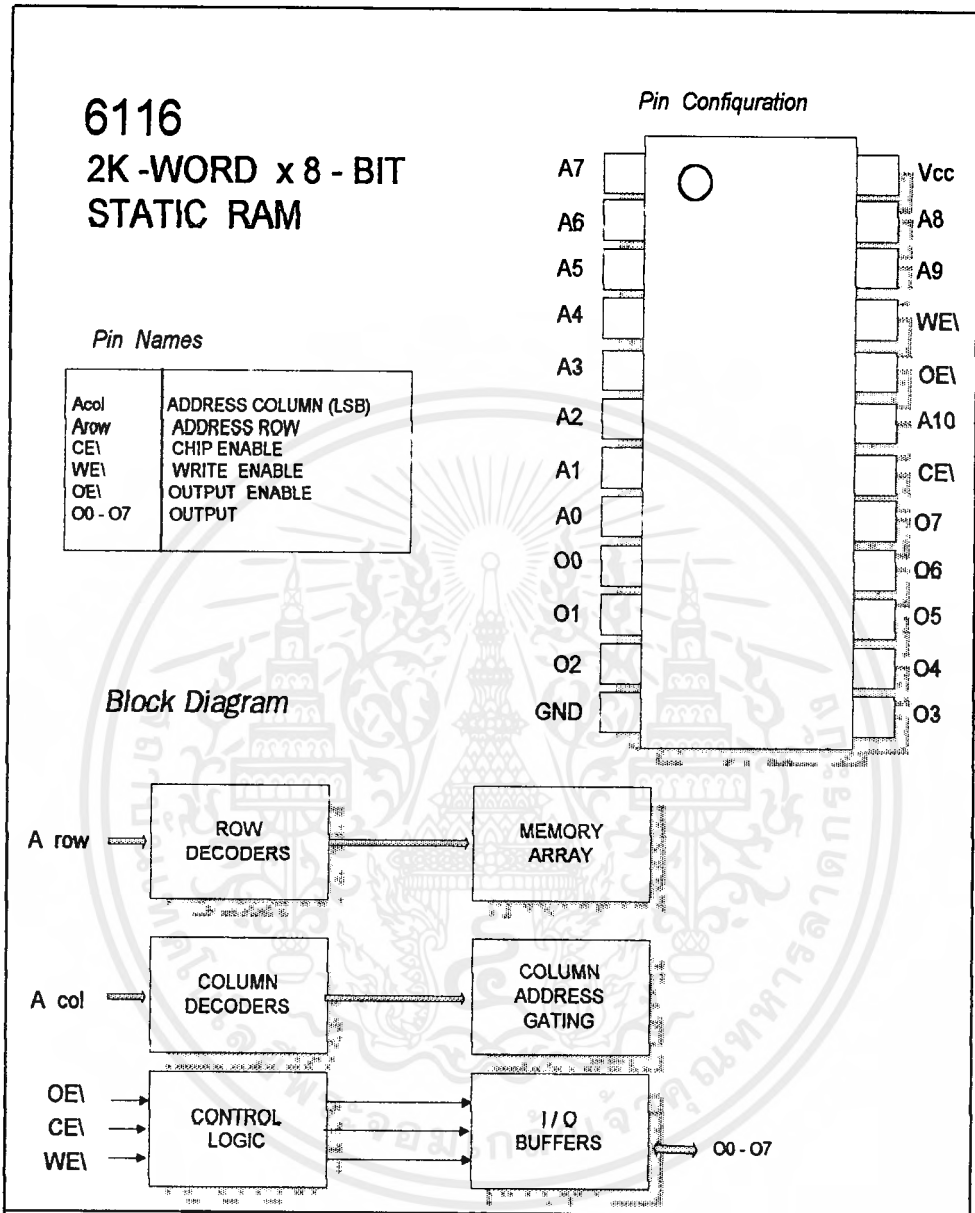
SMOD	-	-	-	GF1	GFO	PD	IDL
------	---	---	---	-----	-----	----	-----

ชื่อย่อ	ตำแหน่ง	ความหมาย
SMOD	PCON.7	บิทกำหนดการทวีคูณของอัตราบิตปกติ
	PCON.6	
	PCON.5	
	PCON.4	
GF1	PCON.3	แฟล็กสำหรับให้ผู้ใช้งานทั่วไป Flag 1
GFO	PCON.2	แฟล็กสำหรับให้ผู้ใช้งานทั่วไป Flag 0
PD	PCON.1	บิทสำหรับการกำหนด Power down
IDL	PCON.0	บิทสำหรับการกำหนด Idle mode

ตารางที่ 3.5 บิทต่าง ๆ ภายในรีจิสเตอร์ PCON (Power Control Register)

3.5.10) รีจิสเตอร์ IP, IE, TMOD, SCON

เป็นกลุ่มของรีจิสเตอร์ที่ทำหน้าที่กำหนดการควบคุม และการทำงานของอินเทอร์รัปต์ต่าง ๆ ของ 8051



รูปที่ 3.6 แผนภาพแสดงชาติญาณของหน่วยความจำ RAM แบบสแตติก

3:6 การใช้งาน 8255 กับ 8051

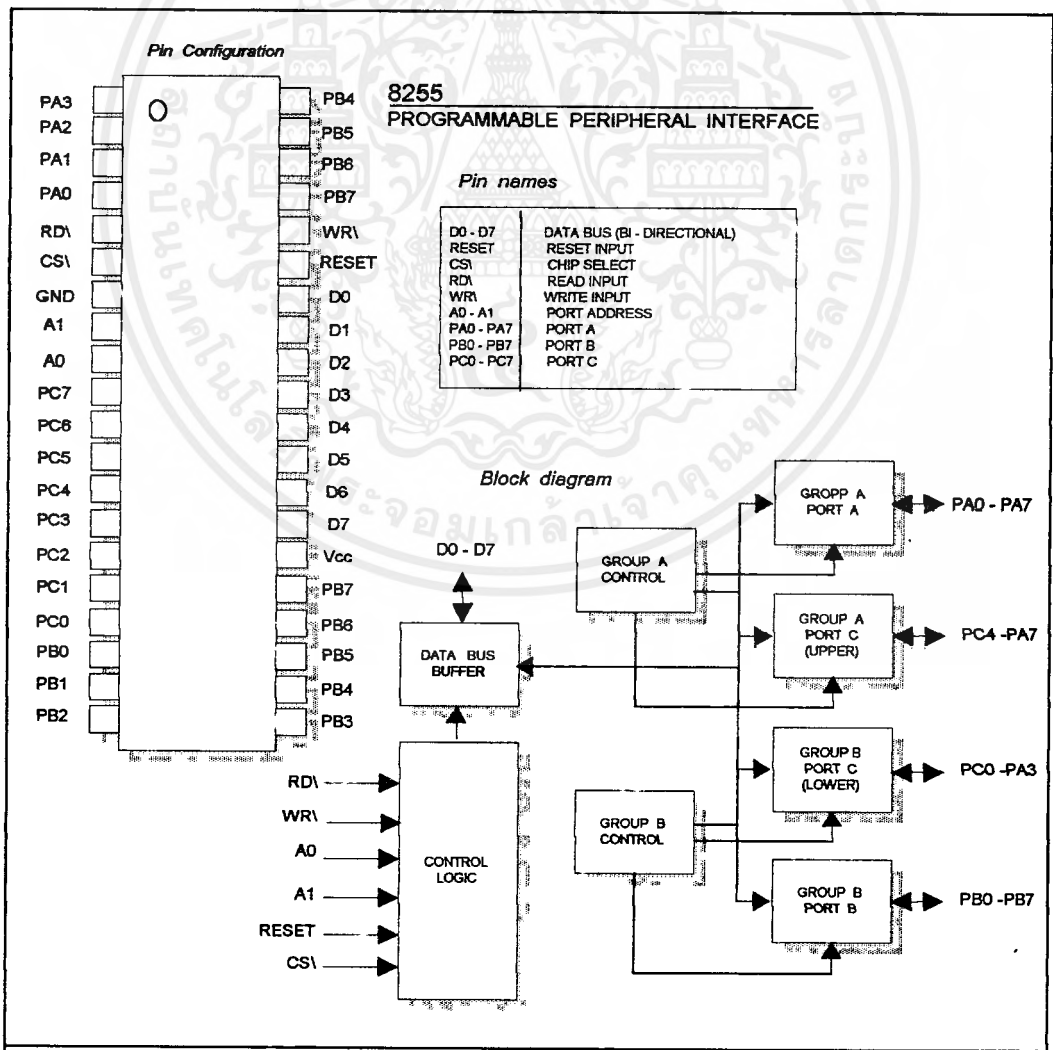
3.6.1) ลักษณะพื้นฐานของ 8255

ไอซีเบอร์ 8255 ได้รับการออกแบบมาเพื่อทำหน้าที่เป็นพอร์ท สำหรับการรับ/ส่ง ข้อมูลแบบขนานระหว่างอุปกรณ์ภายนอกกับไมโครคอนโทรลเลอร์ ความย่อนตัวในการนำไปใช้งานของ 8255 ได้แก่ การที่สามารถเปลี่ยนแปลงลักษณะการทำงานของพอร์ท ให้เป็นการเอาต์พุตหรืออินพุตได้สะดวก เพียงการส่งข้อมูลควบคุมจากไมโครคอนโทรลเลอร์ก่อนที่จะเริ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้นใช้งานเท่านั้น ความสามารถเช่นนี้ เรียกว่า โปรแกรมเมเบิล (Programmable) คือ สามารถโปรแกรมการทำงานได้ ทำให้ได้รับความนิยมนำไปใช้งานกันอย่างแพร่หลาย

จากแผนภาพในรูปที่ 3.7 จะเห็นว่า 8255 ประกอบด้วยบล็อกของหน่วยการทำงานหลายส่วนอยู่ภายในบล็อกทางด้านขวามือจำนวน 4 บล็อก เป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกโดยตรงผ่านทางเส้นสัญญาณที่ระบุชื่อว่า PA0-PA7, PBO-PB7 และ PC0 -PC7 กลุ่มของสัญญาณเหล่านี้จำแนกออกเป็น 3 กลุ่ม คือ พอร์ต A (PA) พอร์ต B (PB) และพอร์ต C (PC) สำหรับบล็อกถัดเข้ามาบริเวณส่วนกลางที่มีชื่อว่า กรุป A คอนโทรล และ กรุป B คอนโทรล ทำหน้าที่กำหนดการทำงานของพอร์ตทั้งสาม (ซึ่งจะได้อธิบายต่อไป) บล็อกทั้งสองนี้เชื่อมต่อกับบล็อกอื่น ๆ ผ่านทางบัสข้อมูลภายใน 8255 เอง สำหรับบล็อกการทำงานทางด้านซ้าย ที่มีชื่อว่า ดาต้า บัส บัฟเฟอร์ (Data bus buffer) และ รีดท์/ไรท์ คอนโทรล ลอจิก (read/write control logic) ทำหน้าที่เชื่อมต่อระหว่างระบบบัสของไมโครคอนโทรลเลอร์กับ 8255 เพื่อรับหรือส่งข้อมูลระหว่างกันตามระดับลอจิกของขาสัญญาณ RD\ และ WR\ ตามลำดับ



รูปที่ 3.7 แผนภาพแบบยบล็อกภายในและขาสัญญาณไอซีเบอร์ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.2) การจำแนกกลุ่มของพอร์ท 8255

ในบรรดาพอร์ททั้งสามของ 8255 คือ พอร์ท A พอร์ท B และพอร์ท C โดยพื้นฐานนั้น ล้วนเป็นพอร์ทแบบขนานที่ประกอบด้วยสัญญาณ 8 เส้น ซึ่งแต่ละเส้นจะแทนบิตของข้อมูลพอร์ท ซึ่งอาจจะกล่าวในอีกลักษณะว่าเป็นพอร์ทแบบ 8 บิต นอกจากนี้ยังสามารถอ้างถึงแต่ละบิตของเส้นสัญญาณพอร์ทนี้ได้โดยอิสระ อย่างไม่จำกัดตาม 8255 ได้จัดกลุ่มของพอร์ทเหล่านี้ออกเป็นสองกลุ่ม (Group) คือ Group A และ Group B เพื่อประโยชน์ในการกำหนดรูปแบบการทำงานของพอร์ท ดังตารางที่ 3.6

ชื่อกลุ่ม	ลักษณะ
Group A	พอร์ท A จำนวน 8 บิต (ทุกบิตของพอร์ท) พอร์ท C จำนวน 4 บิต (เฉพาะ 4 บิตบนของพอร์ท)
Group B	พอร์ท B จำนวน 8 บิต (ทุกบิตของพอร์ท) พอร์ท C จำนวน 4 บิต (เฉพาะ 4 บิตล่างของพอร์ท)

ตารางที่ 3.6 ตารางการจัดกลุ่มของพอร์ท 8255

จากตารางการทำงานข้างต้นจะเห็นว่า จำนวนเส้นสัญญาณทั้งหมดของพอร์ท C (PCO-PC7) ได้ถูกแยกออกเป็นกลุ่ม คือ กลุ่มของ 4 บิตล่าง (Lower nibble) จาก PC0-PC3 และกลุ่มของ 4 บิตบน (Upper nibble) จาก PC4-PC7 ดังนั้น Group A และ Group B ของ 8255 จึงมีจำนวนบิตในแต่ละกลุ่มเป็นจำนวนถึง 12 บิต

สัญญาณ	ความหมาย
DO-D7	กลุ่มของเส้นสัญญาณข้อมูลของ 8255 เมื่อมีการเขียนหรืออ่าน
CS\	สัญญาณเลือกอุปกรณ์ เมื่อขาสัญญาณนี้เป็นระดับลอจิกต่ำ ซีพียูก็สามารถ เขียนหรืออ่านข้อมูลจาก 8255 ได้
RD\	สัญญาณบอกสถานะต้องการอ่านข้อมูลจากรีจิสเตอร์ของ 8255
WR\	สัญญาณบอกสถานะต้องการเขียนข้อมูลให้กับรีจิสเตอร์ของ 8255
AO-A1	สัญญาณระบุตำแหน่งรีจิสเตอร์ภายใน 8255 ที่ต้องการ
RESET	สัญญาณการรีเซตวงจรทำงานภายใน 8255 เพื่อเริ่มต้นใหม่
PA0-PA7	กลุ่มของสัญญาณ 8 เส้น เมื่อทำการติดต่อกับพอร์ท A ของ 8255
PB0-PB7	กลุ่มของสัญญาณ 8 เส้น เมื่อทำการติดต่อกับพอร์ท B ของ 8255
PB0-PC7	กลุ่มของสัญญาณ 8 เส้น เมื่อทำการติดต่อกับพอร์ท C ของ 8255

ตารางที่ 3.7 ตารางหน้าที่การทำงานของขาสัญญาณไอซี 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้จัดทำเนื้อหาไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 รูปแบบคำสั่งเพื่อกำหนดการทำงานของ 8255

การกำหนดให้พอร์ททั้งสามของ 8255 ทำงานในลักษณะต่าง ๆ กันหรือที่เรียกว่า โหมดการทำงาน (Mode) จะเริ่มด้วยการส่งค่าข้อมูลไบท์หนึ่งให้กับรีจิสเตอร์ควบคุมการทำงานภายใน 8255 ข้อมูลนี้เรียกว่า ไบท์ข้อมูลควบคุม (Control word) โดยแต่ละบิตของข้อมูลนี้จะมีความหมายที่ระบุถึงความต้องการต่าง ๆ ไปดังแสดงในรูปที่ 3.8 การส่งข้อมูลไบท์นี้จะต้องเริ่มต้นเป็นลำดับแรกก่อนที่จะได้มีการดำเนินการใดกับ 8255 ทั้งสิ้น

ตามความหมายของบิตภายในตารางของรูปที่ 3.8 จะเห็นว่า การเลือกให้พอร์ทใดทำหน้าที่เป็นพอร์ทอินพุตก็เพียงแต่กำหนดค่าข้อมูล 1 ให้กับบิตที่เกี่ยวข้องกับพอร์ทนั้น หรือกรณีตรงข้ามสำหรับการเอาท์พุตก็เพียงการกำหนดค่าข้อมูล 0 เท่านั้น อย่างไรก็ตามการกำหนดให้ไบท์ข้อมูลควบคุมนี้มีผลอย่างถูกต้อง ก็จะต้องทำการกำหนดให้บิต D7 มีค่าเป็น 1 เสมอ

3.8 การเชื่อมต่อ 8255 กับ 8051

เมื่อพิจารณาแผนภาพของ 8255 จะเห็นว่า มีขาสัญญาณแอดเดรสจำนวน 2 เส้น คือ AO และ A1 ทำให้ตำแหน่งของแอดเดรสที่จะอ้างถึงได้มีค่าเป็น 2^2 หรือเท่ากับ 4 ตำแหน่ง ซึ่งแต่ละตำแหน่งจะมีความหมายถึงการระบุรีจิสเตอร์หรือพอร์ทภายใน 8255 ดังตารางที่ 3.8

A1	A2	ชื่อของรีจิสเตอร์
0	0	พอร์ท A
0	1	พอร์ท B
1	0	พอร์ท C
1	1	รีจิสเตอร์ควบคุม

ตารางที่ 3.8 ตารางแสดงการระบุตำแหน่งของพอร์ท 8255

เมื่อพิจารณาค่าของแอดเดรสเหล่านี้ร่วมกับระดับลอจิกของขาสัญญาณ RD\ และ WR\ จะเป็นการอ่านหรือเขียนข้อมูลทางขาสัญญาณ DO-D7 ให้กับรีจิสเตอร์นั้นตามลำดับ

3.9 บอร์ดที่ใช้ในโครงการ

ANT-3172 มีจำนวนอินพุต/เอาท์พุต ดังนี้ 12 บิตของอินพอร์ทซีพียู (CPU) และ 72 บิต ของพอร์ท 8255 ทั้ง 3 ตัว ในหน่วยความจำไว้ 2 ตัว ใช้งานได้ถึงสูงสุด 62 Kbyte พร้อมด้วย แอลซีดีพอร์ท (LCD Port) ที่สามารถต่อกับแอลซีดีโมดูล (LCD Mmodule) ได้โดยตรง และยังมีไอซี DA1202 ของ บริษัท DALLAS SEMICONDUCTOR เป็นตัวผลิตฐานเวลา อินเตอร์เฟสกับซีพียู โดยตรง พร้อมด้วยวงจรแบ็คอัพ (Backup) และวงจร Watchdog เพื่อป้องกันบอร์ดแฮ็งก์ (Hang) ในขณะที่ทำงานอยู่ในสภาวะสิ่งแวดล้อมต่าง ๆ กัน เช่น บางครั้งมีสัญญาณรบกวน หรือ สนามแม่เหล็กไฟฟ้า เข้ามาบอร์ตต้องสามารถทำงานได้ตามปกติ

3.9.1) คุณสมบัติของบอร์ด ANT - 3172

CPU	80C31 (ON BOARD) 87C51FA, 89C51, 89C52, DS5000T
CLOCK	11 0592 MHz
MEMORY	U2 8/32K PROGRAM MEMORY (27C64, 27C128, 27C256 - ADDRESS 0000 - 7FFFH U3 8/30K PROGRAM MEMORY+DATA MEMORY (6264, 62256) ADDRESS 8000H - F7FFH
PORT	16 PIN PORT1 CPU 26 PIN CONNECTOR X 3 (72 BIT I/O) 16 PIN LCD PORT (MEMORY MAP)
RESET	MAZ 1232 (WATCHDOG)
OPTION	AS1202 RTC, BATTERY LITHUIM 3V (CR2032)
JUMPER	WATCHDOG (EN,DIS) EA (INT, EXT) ESS000 (R,P) BACKUP (ON,OFF) ROM U2 (6264, 62256) RAM U3 (6264, 62256)
POWER	5VDC 220 mA (FULL OPTION)
PCB SIZE	10.2 Z 14.2 INCH

3.9.2) อินพุท/เอาต์พุท พอร์ต ของ 8255

บอร์ด ANT - 3172 มี 8255 ทั้งหมด 3 ตัว โดยทั้งสามตัวนี้สามารถเลือกใช้งานได้
อย่างอิสระ มีหัวต่อแบบ 26 PIN HEADER มาตรฐานของคิลา สามารถใช้หัวต่อนี้ ต่อขยาย
กับบอร์ดในตระกูล EX-SERIES ได้ทันที หรือประยุกต์ใช้กับงานอื่น ๆ ได้ตามต้องการ การจัด
เรียงตำแหน่งของ 8255 มีดังนี้

USER PORT 1		USER PORTS2	
PORT	ADDRESS	PORT	ADDRESS
PORT A	F800H	PORT A	FC00H
PORT B	F801H	PORT B	FC01H
PORT C	F802H	PORT C	FC02H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ในการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONTROL PORT	F803H	CONTROL PORT	FC03H
USER PORT 3			
	PORT	ADDRESS	
	PORT A	FE00H	
	PORT B	FE01H	
	PORT C	FE02H	
	CONTROL PORT	FE03H	

ส่วนใหญ่การใช้งาน 8255 จะใช้กันที่โหมด 0 การเขียนโปรแกรมติดต่อจำเป็นต้องส่งค่าต่าง ๆ ไปยัง CONTROL PORT เพื่อกำหนดให้ 8255 อยู่ในสถานะ INPUT/OUTPUT ส่วนค่าต่าง ๆ ของ CONTROL PORT จะแสดงในตารางถัดไป

3.9.3) LCD พอร์ต

บอร์ด ANT - 3172 จะมี LCD พอร์ต ให้เพื่อต่อกับ LCD โมดูล แบบ ดอทเมตริกซ์ (Dot Matrix) ได้โดยไม่ต้องต่อวงจรเพิ่มเติม จะเป็น เฮดเดอร์ (Header) ขนาด 16 PIN แต่สัญญาณที่ใช้งานจริงมีเพียง 14 เส้นเท่านั้น การจัดวงจรของ LCD พอร์ต จะเป็นแบบแมมโมรี่แม็พ (Memory map) ช่วยให้การเขียนโปรแกรมง่ายขึ้นโดย แอดเดรส การติดต่อสรุปได้ดังนี้

ADDRESS	ลักษณะการติดต่อ
FA00H	สำหรับเขียนคำสั่ง (RS=0 R/W=0)
FA01H	สำหรับอ่านค่า BUSY (RS=0 R/W=1)
FA02H	สำหรับเขียนข้อมูล (RS=1 R/W=0)
FA03H	สำหรับอ่านข้อมูล (RS=1 R/W=1)

บทที่ 4

หลักการงานและการออกแบบโครงการ

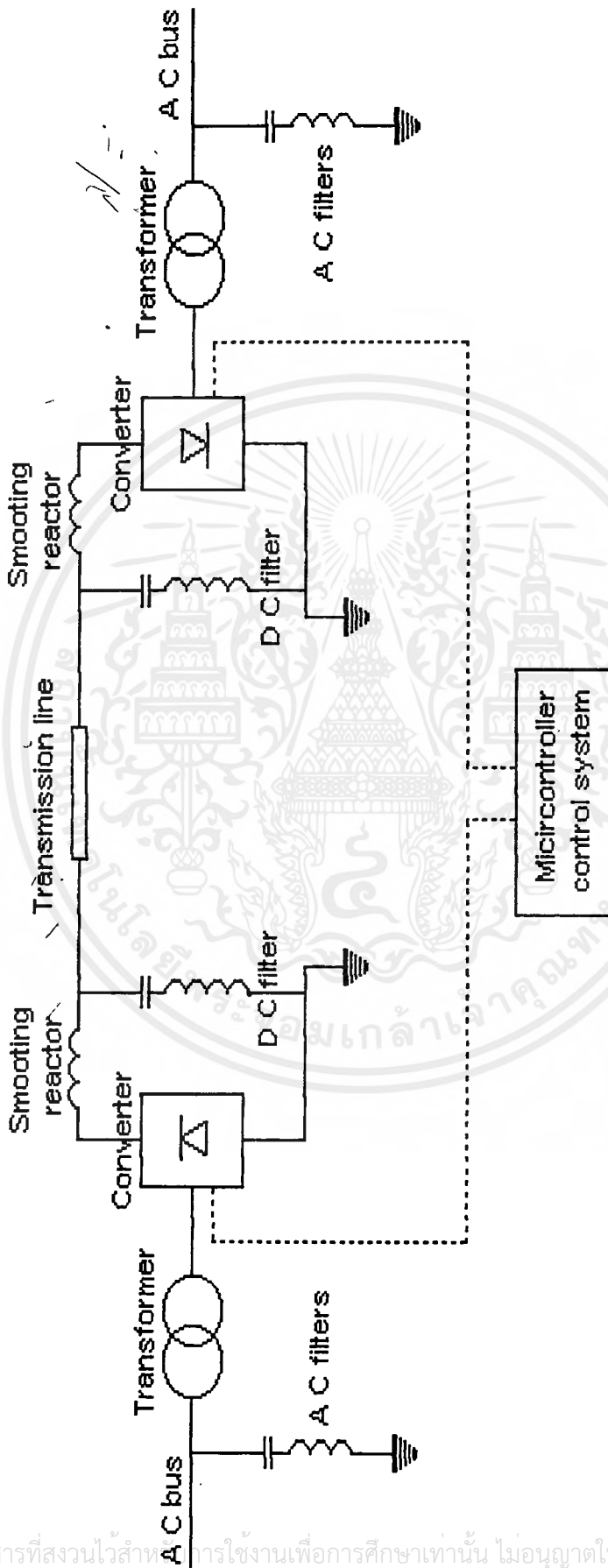
4.1 หลักการทำงานโดยทั่วไปของระบบส่งจ่ายกำลังไฟฟ้ากระแสตรง

ระบบส่งจ่ายกำลังงานไฟฟ้ากระแสตรงจะเป็นระบบส่งจ่ายกำลังไฟฟ้าที่ต่อระหว่างระบบไฟฟ้ากระแสสลับสองระบบ โดยมีชุดคอนเวอร์เตอร์ สองชุดที่ปลายของสายส่งทั้งสองข้าง ทำหน้าที่เป็นชุดเปลี่ยนกำลังไฟฟ้ากระแสสลับให้เป็นไฟฟ้ากระแสตรง (AC/DC Converter) ที่เรียกว่า ชุดเรกติฟายเออร์ และชุดเปลี่ยนกำลังไฟฟ้ากระแสตรงให้กลับเป็นไฟฟ้ากระแสสลับ (DC/AC Converter) ซึ่งเรียกว่า ชุดอินเวอร์เตอร์ (Inverter)

ในรูปที่ 4.1 จะแสดงให้เห็นลักษณะของระบบจ่ายกำลังไฟฟ้ากระแสตรง โดยที่ชุดคอนเวอร์เตอร์ชุดแรกจะเป็นชุดเรกติฟายเออร์ ที่ทำหน้าที่เปลี่ยนกำลังไฟฟ้ากระแสสลับของสายส่งให้เป็นกำลังไฟฟ้ากระแสตรง ผ่านสายส่งกำลังไปยังคอนเวอร์เตอร์ชุดที่สอง จากนั้นคอนเวอร์เตอร์ชุดที่สอง จะทำหน้าที่เป็นชุดอินเวอร์เตอร์ เปลี่ยนกำลังไฟฟ้ากระแสตรงกลับเป็นไฟฟ้ากระแสสลับอีกครั้งหนึ่ง ดังนั้นจะเห็นได้ว่าระบบกำลังไฟฟ้ากระแสสลับทั้งสองด้านไม่จำเป็นต้องมีความถี่เท่ากันก็ได้ และทิศทางในการส่งผ่านกำลังงานไฟฟ้าสามารถกลับทางกันได้ โดยเปลี่ยนการควบคุมวาล์วที่ควบคุมมุมมูทริก α_1 และ α_2 เพื่อเปลี่ยนการทำงานของคอนเวอร์เตอร์ ให้คอนเวอร์เตอร์ตัวที่หนึ่งทำงานเป็นชุดอินเวอร์เตอร์ และคอนเวอร์เตอร์ตัวที่สองทำงานเป็นชุดเรกติฟายเออร์ ซึ่งจะทำให้ขั้ว (Polarity) ของสายส่งสลับกันไปจากบวก เป็นลบ โดยทิศทางการไหลของกระแสจะมีทิศทางที่เป็นเช่นนี้เนื่องจากวาล์วสามารถนำกระแสได้เพียงทิศทางเดียวเท่านั้น

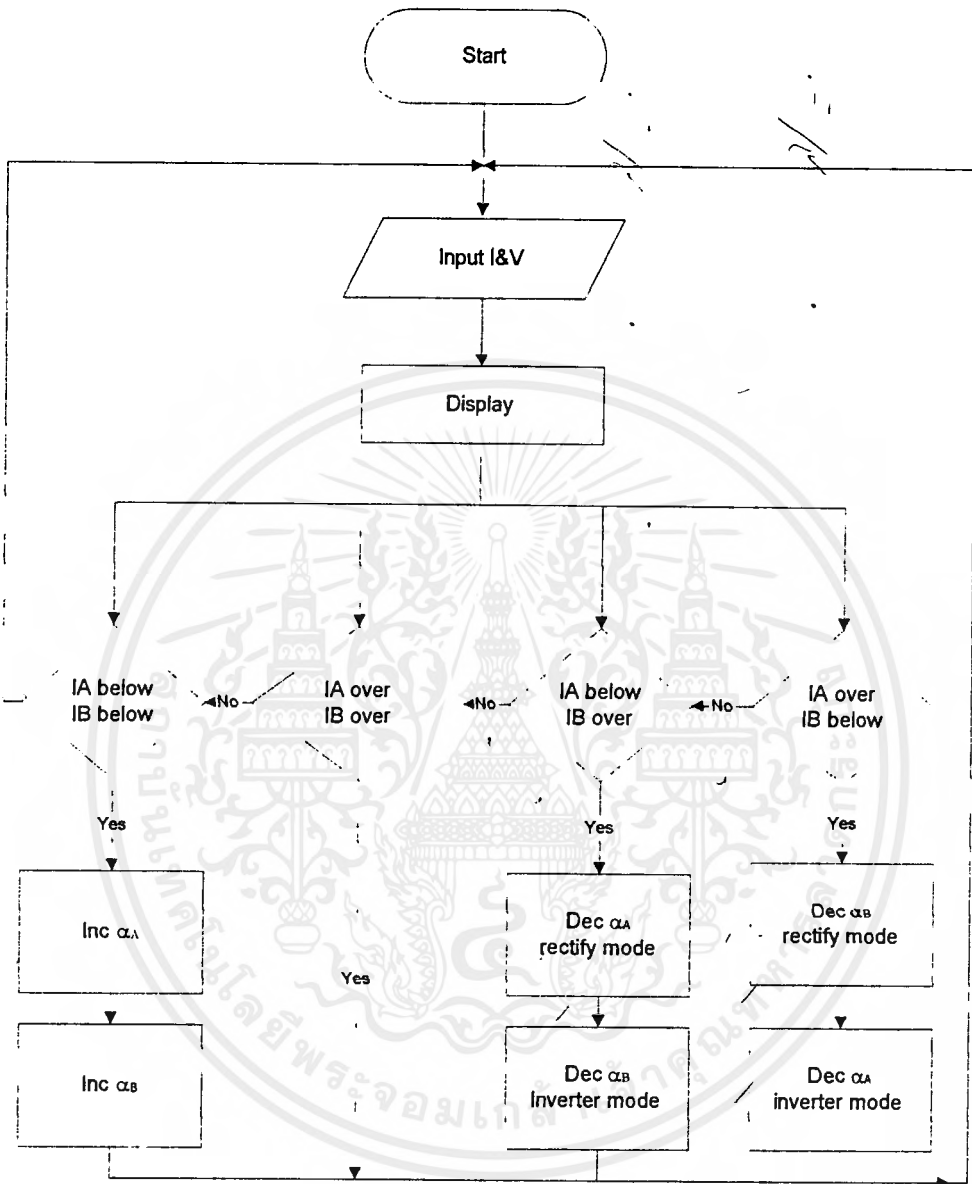
เพื่อความแน่นอนและมีความละเอียดในการควบคุมการทำงานของคอนเวอร์เตอร์ จึงได้นำเอาไมโครคอนโทรลเลอร์ MCS-51 มาใช้ในการควบคุมมุมมูทริก α_1 และ α_2 ของไทรสเตอร์ ในการส่งผ่านพลังงานไฟฟ้ากระแสตรง ระหว่าง 2 สับสเตชัน (Sub station) โดยมีหลักการทำงานดังนี้

โดยจะสมมุติว่า สับสเตชัน ทั้ง 2 มีเจนเนอเรเตอร์ที่สามารถจ่ายพลังงานไฟฟ้าแก่โหลดได้จำกัดที่ค่า ๆ หนึ่ง (โวลต์เตจ คงที่) แต่ที่สับสเตชันนั้นมีการใช้โหลดเกินกำลังของเจนเนอเรเตอร์ ดังนั้น จึงต้องมีการส่งพลังงานจากสับสเตชันอีกทางด้านหนึ่งมาให้โดยอาศัยสายส่ง ดีซี ทรานสมิสชันไลน์ โดยเริ่มต้นจากการมีวงจรตรวจจับกระแสและแรงดัน ตามจุดต่าง ๆ ของวงจรโดยมีเงื่อนไขตาม โฟลชาจท์ (Flow chart) ดังแสดงในรูปที่ 4.2 ดังนี้



รูปที่ 4.1 แสดงวงจรของระบบกำลังไฟฟ้ากระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงโพลชาตจักรการทำงานของโปรแกรมควบคุม

- ถ้าสับสแตชัน A ใช้โหลดเกิน และ สับสแตชัน B ใช้โหลดเกินด้วย จะไม่มีการส่ง จ่ายพลังงานใด ๆ
- ถ้าสับสแตชัน A ใช้โหลดเกิน และ สับสแตชัน B ยังมีพลังงานเหลือพอที่จะสามารถส่งมาได้ ส่วนควบคุมจะสั่งให้มีการส่งจ่ายพลังงานโดยการปรับมุม α ของคอนเวอร์เตอร์ ทางด้านสับสแตชัน B ให้อยู่ในโหมดของเรกติฟายเออร์ก่อนเพื่อทำให้เกิดมีไฟฟ้ากระแสตรงไหลในสายส่ง แล้วจึงสั่งให้ปรับมุม α ของคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ญาติเห็นไปใช้ประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ทางด้านสับสแตชัน A ให้อยู่ในโหมดของ อินเวอร์เตอร์ เพื่อรับพลังงานจากสายส่งอีกครั้งหนึ่ง
- ถ้าสับสแตชัน B ใช้โหลดเกินและ สับสแตชัน A ยังมีพลังงานเหลือพอที่จะส่งพลังงานไปเสริมได้ ส่วนควบคุมก็จะทำการควบคุมให้มีการส่งพลังงานโดยปรับมุม α ของคอนเวอร์เตอร์ ทางด้านสับสแตชัน A ให้อยู่ในโหมดเรกติฟายเออร์ก่อนเพื่อทำให้เกิดมีไฟฟ้ากระแสตรงไหลในสายส่งแล้วจึงควบคุมให้ปรับมุม α ของคอนเวอร์เตอร์ทางด้านสับสแตชัน B ให้อยู่ในโหมดของ อินเวอร์เตอร์ เพื่อรับพลังงานจากสายส่งอีกครั้ง
 - ถ้ามีการส่งจ่ายพลังงานจากสับสแตชัน B ไปให้สับสแตชัน A ถ้าที่สับสแตชัน A มีโหลดลดลงส่วนควบคุมก็จะสั่งให้หยุดส่งพลังงานโดยการเพิ่มมุม α ทางด้านสับสแตชัน A ก่อนเพื่อลดการรับพลังงานจากสายส่ง แล้วจึงเพิ่มมุม α ทางด้านสับสแตชัน B ตามจนกระทั่งสิ้นสุดกระบวนการส่งพลังงาน
 - ถ้ามีการส่งจ่ายพลังงานจากสับสแตชัน A ไปให้สับสแตชัน B และถ้าที่สับสแตชัน A มีโหลดลดลงอีก ส่วนควบคุมก็จะสั่งให้หยุดส่งพลังงานโดยการเพิ่มมุม α ทางด้านสับสแตชัน B ก่อนอีกครั้งเพื่อลดการรับพลังงานจากสายส่ง แล้วจึงเพิ่มมุม α ทางด้าน สับสแตชัน A ตามจนกระทั่งสิ้นสุดกระบวนการส่งพลังงาน เช่นเดียวกันกับกรณีในข้อที่ผ่านมา

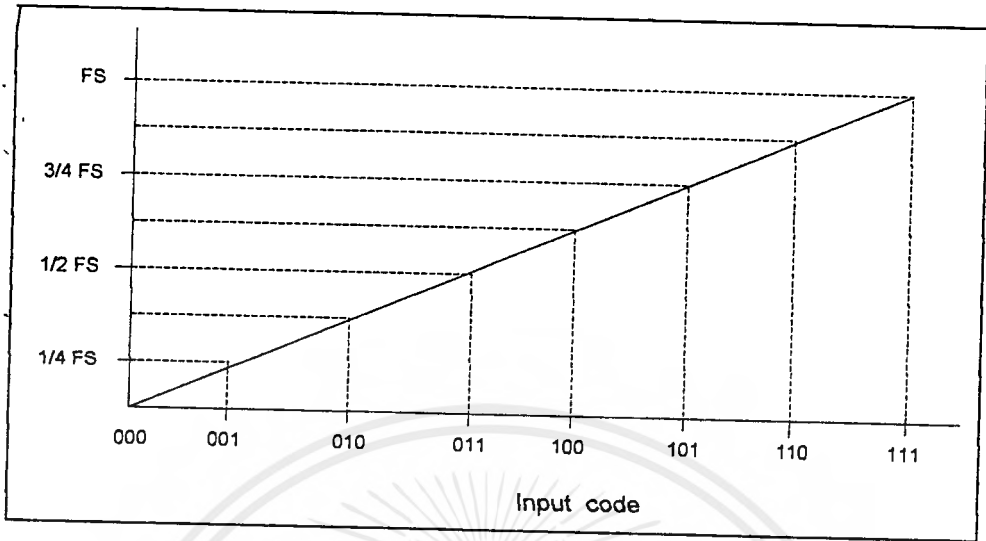
4.2 วงจร A/D และ D/A

ในการทำงานต่าง ๆ ที่เกี่ยวข้องกับระบบการทำงานของคอมพิวเตอร์ ที่มีการประมวลผลในรูปของ ลอจิก (Logic) หรือดิจิทัล (Digital) นั้นจำเป็นอย่างยิ่งที่จะต้องมีการเปลี่ยนแปลงสัญญาณอินพุตที่เข้ามา ซึ่งโดยส่วนมากมักจะอยู่ในรูปของสัญญาณอนาลอก (Analog) ให้เป็นสัญญาณในรูปของ ดิจิทัลเสียก่อน ด้วยวงจรที่เรียกว่า วงจร ADC หรือ วงจรอนาลอก ทู ดิจิทัล คอนเวอร์เตอร์ (Analog to digital convertor) และอีกการทำงานหนึ่งหลังจากการประมวลผลที่อยู่ในรูปของดิจิทัลแล้วจะมี เอาท์พุท (Out put) ออกมาซึ่งจะอยู่ในรูปของสัญญาณดิจิทัลเช่นกัน ซึ่งสัญญาณที่ออกมา นี้ จะถูกนำไปใช้ในการควบคุมต่าง ๆ ถ้าสิ่งที่ถูกควบคุมนั้นเป็นลักษณะที่ต่อเนื่องหรือ อนาลอก (Analog) จึงมีความจำเป็นอย่างยิ่งที่จะต้องเปลี่ยนแปลงสัญญาณดิจิทัลที่เป็นเอาท์พุทนั้นเป็นสัญญาณ อนาลอก ด้วยวงจร DAC หรือ วงจร ดิจิทัล ทู อนาลอก คอนเวอร์เตอร์ (Digital to analog convertor)

4.2.1) วงจร ดิจิทัล ทู อนาลอก คอนเวอร์เตอร์ (DAC)

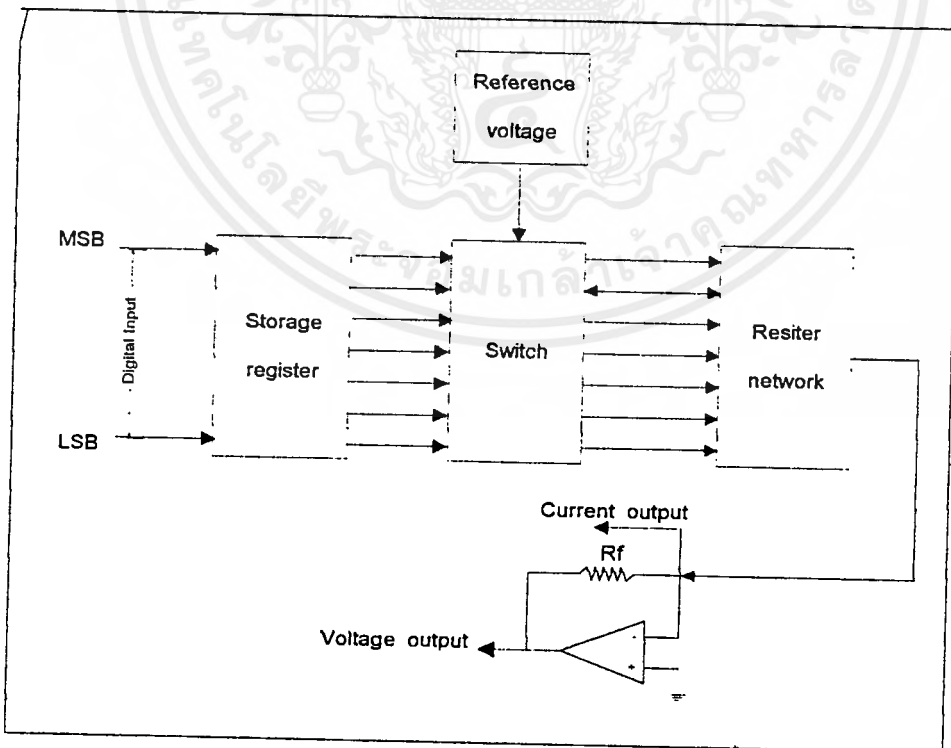
DAC นับเป็นอุปกรณ์สำคัญที่ทำให้ดิจิทัลคอมพิวเตอร์เชื่อมโยงกับอุปกรณ์หรือ วงจรอนาลอกอื่น ๆ เช่นตัวอย่างการใช้งาน DAC คือระบบแสดงผลบนจอภาพ ระบบสังเคราะห์เสียง เป็นต้น และที่สำคัญ DAC ยังเป็นส่วนประกอบสำคัญใน ADC ที่ใช้กันอยู่ในปัจจุบัน

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 แสดงทรานสเฟอร์ฟังก์ชันของ DAC ขนาด 3 บิต

ในรูปที่ 4.3 แสดงทรานสเฟอร์ฟังก์ชันของ DAC ขนาด 3 บิต จะเห็นวอร์ทสตีจิดอลอินพุท 1 เวิร์ด จะแปลงเป็นแรงดันอนาลอก 1 ค่า ลักษณะการจัดวงจร DAC เป็นลักษณะดังรูปที่ 4.4



รูปที่ 4.4 บล็อกไดอะแกรมของ DAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

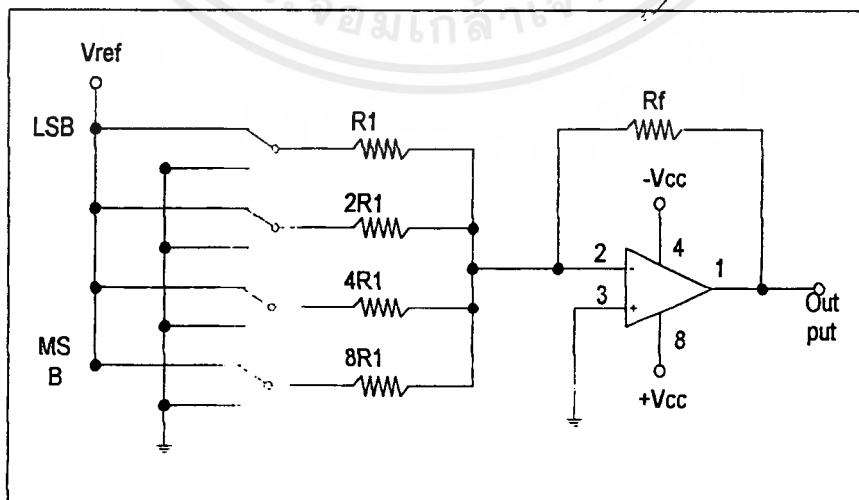
หัวใจสำคัญของ DAC คือ อาร์เรย์สวิตช์ที่คอยควบคุมด้วยลอจิกซึ่งมีจำนวน n ชุดเท่ากับจำนวนไบนารีบิต สวิตช์เหล่านี้จะตัดต่อแรงดันอ้างอิงขนาดหนึ่งเข้ากับวงจรอาร์เรย์รีซิสเตอร์ค่าต่าง ๆ ที่น้ำหนัก (Weight) ตามรหัสไบนารีเอาต์พุตบัฟเฟอร์ (Output buffer) แอมพลิฟายเออร์จะทำหน้าที่เปลี่ยนกระแสที่ถูกน้ำหนักโดยวงจรรีซิสเตอร์ ให้เป็นแรงดันอนาลอกที่สัมพันธ์ต่อกันใน DAC บางวงจรจะมีดิจิตอล รีจิสเตอร์ (Digital register) อยู่ในตัวเพื่อพัก หรือแลทช์ (Latch) ข้อมูลรหัสอินพุตไว้ในขณะที่ DAC กำลังทำการเปลี่ยนเป็นสัญญาณอนาลอก

4.2.2) ลักษณะและการทำงานของวงจร DAC ที่ใช้ในโครงการ

ลักษณะของวงจร DAC นั้น โดยทั่วไปจะมีอยู่หลายแบบ แต่ในโครงการนี้จะใช้วงจร DAC แบบ ไบนารี เวท แลตเตอร์ (Binary weight ladder) ซึ่งการจัดวงจรแบบนี้ มีลักษณะตามรูปที่ 4.5 โดยสวิตช์ $S_1 - S_4$ จะถูกควบคุม เปิด/ปิด ด้วยรหัสดิจิตอลเพื่อ ตัด/ต่อ แรงดันอ้างอิงเข้ากับวงจรรีซิสเตอร์ที่มีค่า $R, 2R, 4R \dots (2^n) R$ เช่นตัวอย่างในกรณี DAC แบบ 4 บิต ใช้รีซิสเตอร์เป็น $10k, 20k, 40k$, และ $80k$ เป็นต้น

ค่ารีซิสเตอร์ที่ถูกน้ำหนักค่าตามรหัสดิจิตอลที่เพิ่มขึ้นจะทำให้กระแสผ่านรีซิสเตอร์เข้าไปรวมกันก่อนเข้าออปแอมป์ลดลงด้วยแฟคเตอร์ 2 ตามค่า R ที่เพิ่มขึ้น เช่น หากแรงดันอ้างอิงเป็น 10 โวลท์ในตัวอย่างนี้ กระแสที่ผ่านตัวต้านทานจะเป็น $1.0, 0.5, 0.25$ และ 0.125 mA ตามลำดับ ออปแอมป์ที่เอาต์พุตจะทำหน้าที่เปลี่ยนกระแสรวมให้เป็นแรงดันเอาต์พุต (V_o)

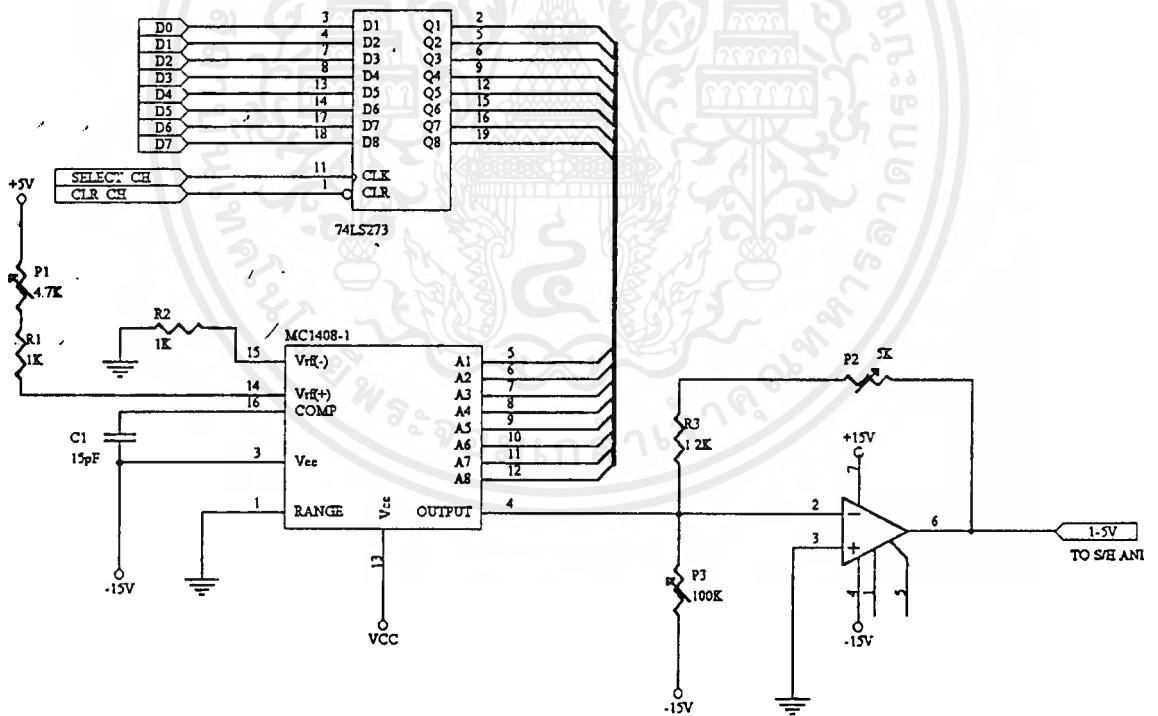
$$V_o = -V_{REF} \frac{R_f}{R_1} (8S_4 + 4S_3 + 2S_2 + S_1) ; S_{closed} = 1, S_{open} = 0$$



รูปที่ 4.5 ADC แบบ ไบนารี เวท แลตเตอร์ (Binary weight ladder)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานของวงจร DAC ที่ใช้ในโครงงานนั้น เมื่อสัญญาณ $D_0 - D_7$ มาจากพอร์ต A ของเอาพุทพอร์ต 8255A ในไมโครคอนโทรลเลอร์ สัญญาณจะมารอที่ $D_0 - D_7$ ของ 74LS273 เพื่อรอสัญญาณจากพอร์ต B ของเอาพุทพอร์ต 8255A ขา B_7 ซึ่งเป็นสัญญาณนาฬิกา (Clock) เข้ามาที่ขา 11 (CLK) ของ 74LS273 เมื่อ 74LS273 รับสัญญาณเข้ามาที่ขา 11 ซึ่งเป็นสัญญาณนาฬิกา ทำงานที่ขอบขาขึ้น หลังจากนั้นจะนำ $D_0 - D_7$ ที่อินพุทออกที่เอาท์พุท $Q_0 - Q_7$ ข้อมูลที่เข้ามาจะถูกพัก (Latch) ไว้จนกว่าจะมีข้อมูลชุดใหม่และมีสัญญาณนาฬิกาเข้า มาที่ขา 11 อีกครั้ง เอาท์พุทของ 74LS273 จะถูกต่อเข้าไปยังขาไอซี MC1408 ที่ขา $A_0 - A_8$ MC1408 จะทำหน้าที่แปลงสัญญาณอินพุทที่เป็นดิจิตอลเป็นสัญญาณอนาลอก ดังวงจรในรูปที่ 4.6



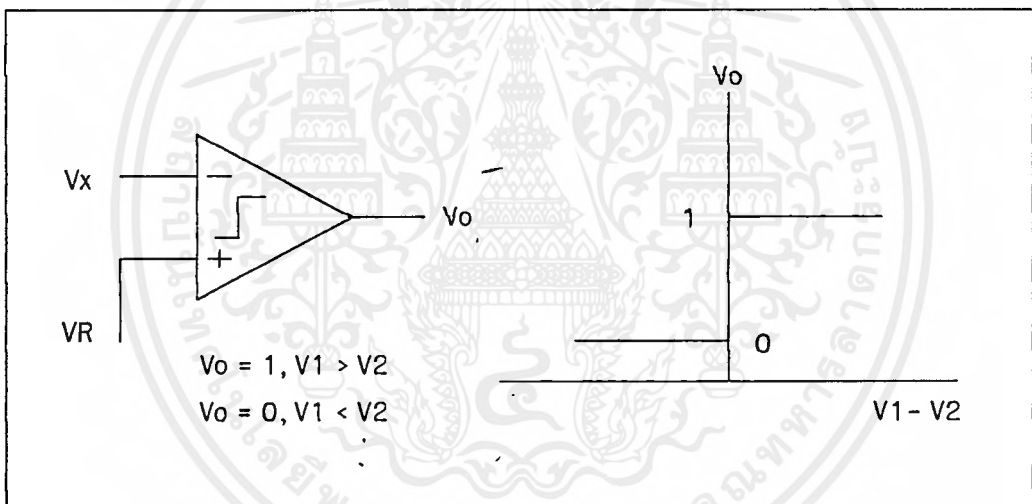
รูปที่ 4.6 แสดงวงจร DAC ที่ใช้ในโครงงาน

4.2.3) วงจร อนุลอก ทู ดิจิตอล คอนเวอร์เตอร์ (ADC)

ลักษณะการจัดวางวงจร ADC มีหลายแบบ แต่ที่นิยมใช้มีเพียงไม่กี่แบบและส่วนใหญ่จะอยู่ในรูปของวงจรรวม

4.2.4) พื้นฐานวิธีการแปลงสัญญาณ (Basic conversion method)

วิธีการแปลงสัญญาณอนุลอกเป็นดิจิตอลแบบง่าย ๆ ดังแสดงในรูปที่ 4.7 แรงดันอินพุทที่ไม่ทราบค่า V_x จะต่อเข้ากับขาอินพุทหนึ่งของอนุลอกคอมพารเตเตอร์ และแรงดันที่อ้างอิงที่แปลตามเวลา V_R ต่อเข้ากับอินพุทอีกขาหนึ่งของคอมพารเตเตอร์ ถ้าแรงดันอินพุท V_1 มากกว่าอินพุท V_2 แล้วแรงดันเอาต์พุทจะเป็นลอจิก 1 ถ้าอินพุท V_1 มากกว่า V_2 แล้วเอาต์พุทจะเป็นศูนย์

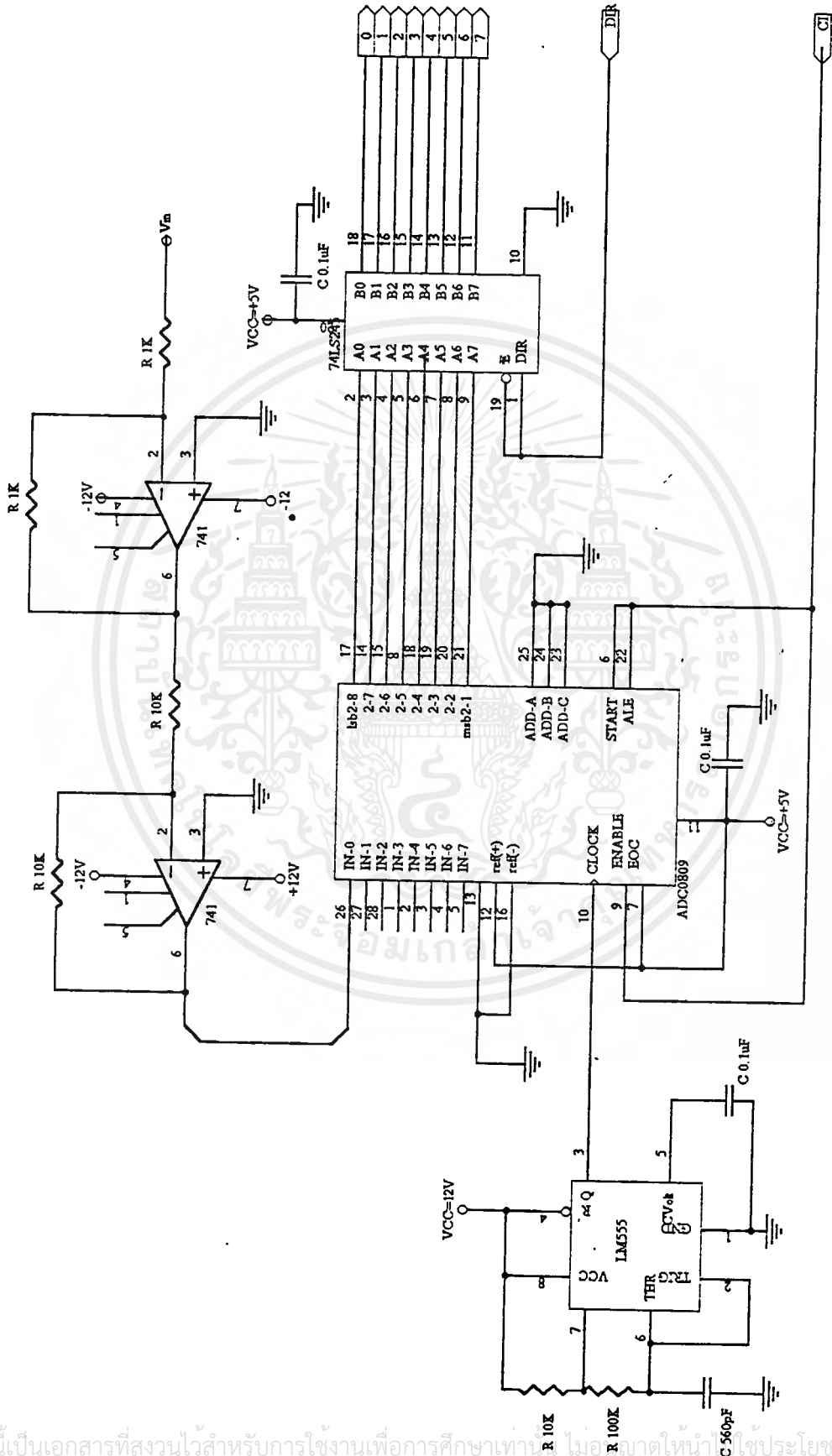


รูปที่ 4.7 แสดงวิธีการพื้นฐานของ ADC

วิธีการแปลงข้อมูลคือ แรงดันอ้างอิงจะถูกแปลค่าจนกระทั่งรู้ค่าอินพุทที่ผิดพลาดไปไม่เกินควอไทเซชัน เออเลอร์ (Quantization error) ของคอนเวอร์เตอร์ ในแนวความคิดแล้วตรรกะของ ADC คือพยายามเลือกกลุ่มของสัมประสิทธิ์ ไบนารี a_i เพื่อให้ผลต่างระหว่างแรงดันอินพุท V_x และค่าควอไทซ์ (Quantize) ได้ครั้งสุดท้าย น้อยกว่า 0.5 LSB ซึ่งเขียนสมการได้ ดังนี้

$$\left(V_x - V_{FSR} \sum_{i=1}^n a_i 2^i \right) < 0.5 \text{ LSB}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงวงจร ADC ที่ใช้ไมโครวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากความก้าวหน้าทางเทคโนโลยีสารกึ่งตัวนำและความต้องการระบบ ดาต้า คอนควิซชัน (Data acquisition) ที่มีขนาดเล็กและกินกำลังงานต่ำจึงมีการนำเอาองค์ประกอบของระบบหลาย ๆ ส่วนมาลงไว้บนชิปเดียว การเลือกใช้งานชิป ADC สำหรับประยุกต์ทั่ว ๆ ไปจึงมักแค่เพียงพิจารณาถึงรีโซลูชัน (Resolution) ว่าต้องการกี่บิต ความเร็วของการแปลงคอนเวอร์ชันไทม์ (Conversion time) ขนาดแรงดันอินพุตและไฟเลี้ยง ในการออกแบบระบบที่ใช้ ชิป ADC จะขึ้นอยู่กับทางเลือกโหมดและใช้ไทม์มิ่ง ไดอะแกรม (Timing diagram) ที่ผู้ผลิตเสนอให้มาในคู่มือการใช้งาน

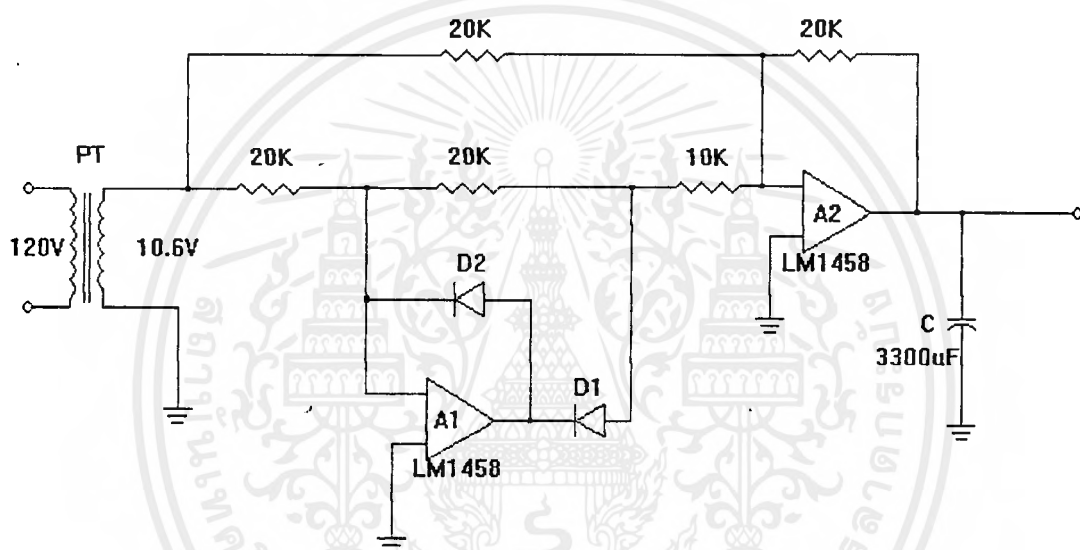
ตัวอย่างชิป ADC ที่นิยมนำมาใช้งานได้แก่ ADC 0804 ซึ่งเป็น CMOS 8 บิต ชัคเซสซีฟ แอ็ปฟริอิกซีเมทรี ADC ราคาประหยัดที่มีวงจรถ่ายสัญญาณนาฬิกาภายใน (Internal clock) ปรับความถี่ได้ด้วยการเปลี่ยนค่า RC ภายนอก มีวงจรถ่ายจิกคอนโทรล (Logic control) ที่ทำให้สามารถต่อเชื่อมโยง (Interface) กับระบบไมโครโปรเซสเซอร์ขนาด 8 บิตได้โดยง่าย

4.2.5) การทำงานของวงจร ADC ที่ใช้ในโครงการ

วงจร ADC ใช้ไอซี ADC0809 เป็นตัวแปลงสัญญาณอนาลอกเป็นดิจิตอล ตามวงจรในรูปที่ 4.23 เนื่องจาก ADC0809 รับอินพุตได้ 5 VDC แต่เราต้องการรับอินพุต 10 โวลต์ จึงใช้ Inverting amp ที่อัตราขยาย 0.5 เท่า จะให้เอาต์พุตที่ได้จะมีค่าเป็นลบ ดังนั้นจึงต้องใช้ Inverting amp ที่มีอัตราขยายเท่ากับ 1 อีกตัวหนึ่งเพื่อปรับไฟเป็นไฟบวกเอาต์พุตที่ออกมาจะป้อนเข้าสู่ขา 26 (INO) ของ ADC0809 สำหรับสัญญาณนาฬิกา ที่ป้อนให้ ADC0809 นั้นสร้างจาก LM555 เอาต์พุตที่ได้ออกมาจะมีความถี่ 90 KHz (ขา 3) ถูกต่อเข้ากับขา 10 (CLK) ของ ADC0809 ส่วน V_{ref} ใช้บวก 5 โวลต์ ต่อที่ขา 12 และลบ V_{ref} ที่ 16 ต่อดัง Ground ทั้งหมด ADC0809 จะทำงานเมื่อขา Start, ALE, OE เป็น " 1 " เท่านั้น ADC0809 จะรับค่าสัญญาณอนาลอกทางด้านอินพุตแปลงเป็นสัญญาณดิจิตอลออกทางด้านเอาต์พุตที่ขา $D_0 - D_7$ แล้วเป็นอินพุตของ MCS-8051 ทางด้านอินพุตพอร์ท 8255 เพื่อที่จะถูกอ่านค่าต่อไป

4.3) การสร้างวงจรตรวจจับแรงดันและกระแสไฟฟ้า

การวัดแรงดันจะวัดที่ตำแหน่งด้านแรงต่ำของหม้อแปลงซึ่งทำหน้าที่แปลงแรงดันที่เครื่องกำเนิดไฟฟ้าจ่ายออกมาให้มีค่าสูงขึ้นเพื่อใช้ในระบบสายส่ง การวัดจะวัดค่าแรงดันระหว่างสายโดยการใช้หม้อแปลงแรงดัน (Potential Transformer) แปลงแรงดันลงมา โดยในระบบนี้จะให้เครื่องกำเนิดจ่ายแรงดันออกมาประมาณ 0-130 โวลต์ เป็น 0-10.6 โวลต์ และแรงดันได้นี้ไปผ่านวงจรพีริซิสชั้นฟูลเวฟเรกติฟายเออร์ดังรูปที่ 4.9

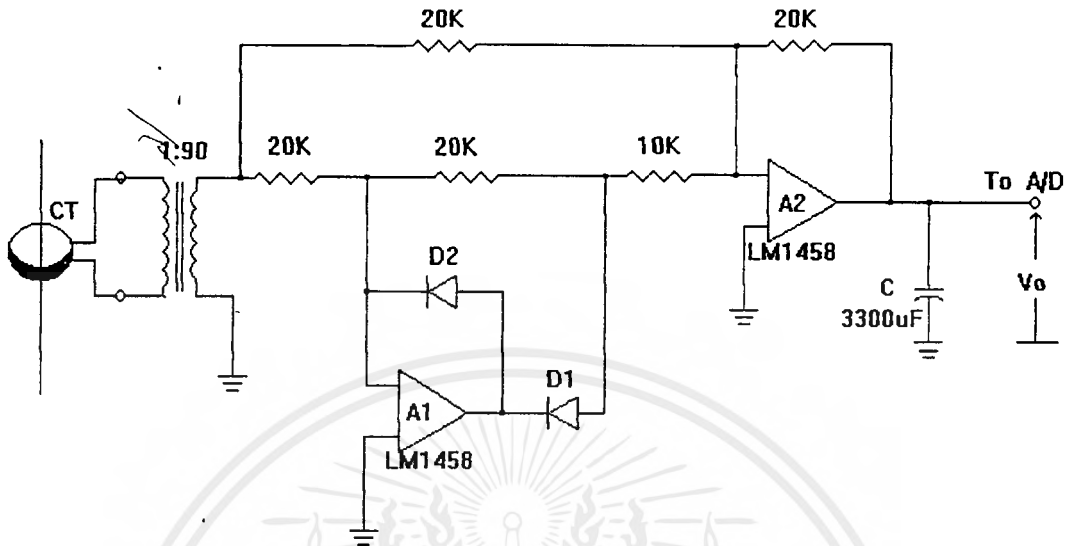


รูปที่ 4.9 วงจรวัดค่าแรงดันไฟฟ้า

จะได้ค่าเอาต์พุตเป็นแรงดันไฟฟ้ากระแสตรง เปลี่ยนค่าในช่วง 0-10 โวลต์ ตามการเปลี่ยนแปลงของแรงดันด้านอินพุตของหม้อแปลงแรงดันระหว่าง 0-130 โวลต์

การวัดค่ากระแสจะวัดที่ตำแหน่งเดียวกับที่วัดค่าแรงดัน (ด้านแรงดันต่ำของหม้อแปลงระบบส่ง) โดยการใช้หม้อแปลงกระแส (Current Transformer ;CT) ซึ่งหม้อแปลงกระแสที่ใช้จะมีอัตราส่วน 30:5 เป็นตัววัดกระแสแล้วนำด้านเอาต์พุตของหม้อแปลงกระแสต่อเข้ากับหม้อแปลงแรงดันดังรูปที่ เพื่อเปลี่ยนกระแสให้เป็นแรงดัน

เนื่องจากอัตราส่วนของหม้อแปลงกระแสเท่ากับ 30:5 เป็นอัตราส่วนที่มากเกินไป เพราะพิกัดกระแสที่ใช้ในโครงการจะกำหนดให้ไม่เกิน 2 แอมแปร์ ฉะนั้นด้านเอาต์พุตสูงสุดของหม้อแปลงกระแสก็จะไม่เกินค่าประมาณ 0.333 แอมแปร์ ซึ่งเมื่อผ่านหม้อแปลงแรงดันดังรูปที่ จะได้ค่าแรงดันประมาณ 8.7 โวลต์



รูปที่ 4.10 วงจรวัดกระแสไฟฟ้า

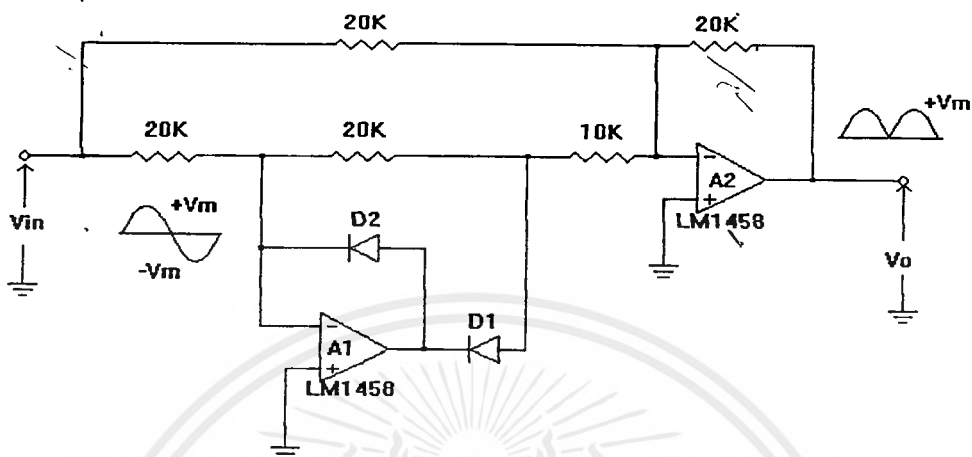
ดังนั้นในช่วงค่ากระแสที่ต่ำๆ เช่นถ้ากระแสไหล 0.3 แอมแปร์ จะได้ค่าเอาต์พุทของหม้อแปลงกระแสเป็น $\frac{0.3}{6}$ หรือ 0.05 แอมแปร์ เมื่อเปลี่ยนเป็นแรงดันจะได้ประมาณ 0.3 โวลท์ ซึ่งวงจรพีซีเอสซันฟูลเวฟเร็คติไฟเออร์ (Precision full wave rectifier) จะไม่ทำงาน ดังนั้นจึงใช้สายเส้นที่จะวัดกระแสคล้องหม้อแปลงกระแสเป็นสองรอบแทนที่จะผ่านเป็นเส้นเดียว เช่น

$$\begin{aligned} \text{ถ้ากระแส} &= 0.5 && \text{แอมแปร์} \\ \text{จะได้เอาต์พุท} &= \frac{0.5}{6} \\ &= 0.083 && \text{แอมแปร์} \end{aligned}$$

ซึ่งจะทำให้ได้แรงดันประมาณ 3.7 โวลท์

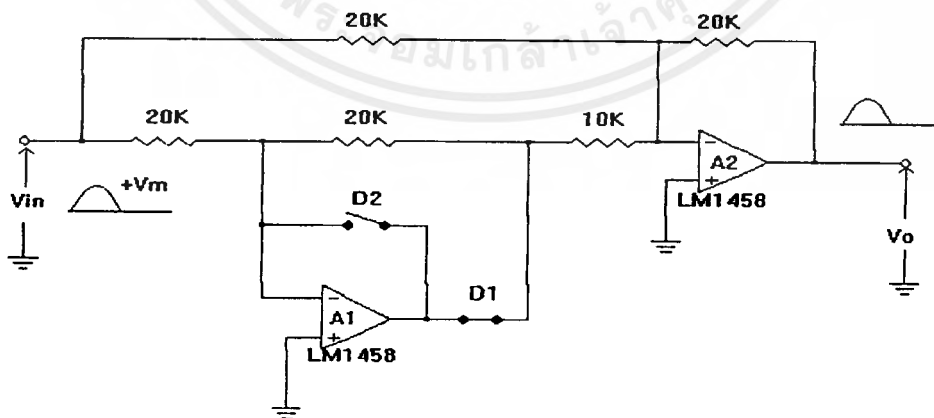
จะเห็นได้ว่า วงจรพีซีเอสซันฟูลเวฟเร็คติไฟเออร์จะสามารถทำงานได้แม้ค่ากระแสจะน้อยก็ตาม

4.3.1) หลักการทำงานของวงจรพีชชีสชั้นฟูลเวฟเร็คติฟายเออร์



รูปที่ 4.11 วงจรพีชชีสชั้นฟูลเวฟเร็คติฟายเออร์

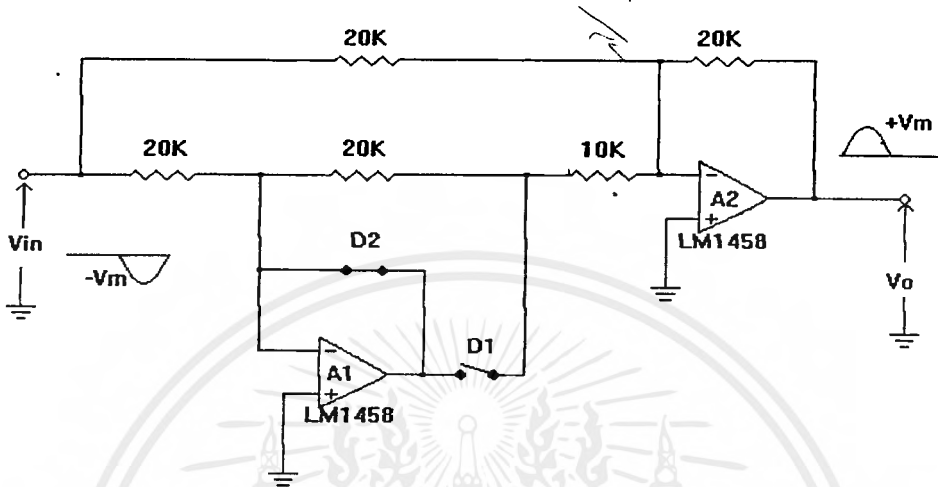
จากรูปที่ 4.11 เมื่อแรงดันอินพุตมีค่ามากกว่าศูนย์ หรือเป็นบวก (+) ไดโอด (Diode) D2 จะได้รับรีเวอร์สไบอัส (Reverse bias) และไดโอด D1 จะได้รับฟอร์เวิร์สไบอัส (Forward bias) และนำกระแส ดังนั้นจะได้แรงดันที่จุด A มีค่าเป็นลบ (-) ของแรงดันอินพุต และจะได้ค่าแรงดันเอาท์พุทเนื่องจากแรงดันที่จุด A เป็นอินพุตของวงจรออปแอมป์ ตัวที่สองเป็นสองเท่าของแรงดันอินพุตและค่าแรงดันเอาท์พุทเนื่องจากแรงดันที่จุด B เป็นอินพุตของวงจรออปแอมป์ ตัวที่สองเป็นลบ (-) ของแรงดันอินพุต



รูปที่ 4.12 การทำงานของวงจรพีชชีสชั้นฟูลเวฟเร็คติฟายเออร์เมื่อมีสัญญาณไฟบวกเข้ามา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะได้ $V_o = 2V_{in} - V_{in} = V_{in}$



รูปที่ 4.13 การทำงานของวงจรพีซีซีชั้้นฟูลเวฟเร็คติไฟเออร์เมื่อมีสัญญาณไฟลบเข้ามา

เมื่อแรงดันอินพุทมีค่าน้อยกว่าศูนย์ คือค่าทางด้าลบเข้ามาจะด้การทำงานของวงจรดังรูปที่ 4.13 ไดโอด D2 จะด้รับฟอร์เวอร์สไบอัส และไดโอด D1 จะด้รับรีเวอร์ไบอัส จะด้แรงดันที่จุด A ประมาณศูนย์โวลท์ ดังนั้นจะด้แรงดันเอาท์พุทเนื่องจากแรงดันที่จุด B ซึ่งจะด้

$$V_o = |V_{in}|$$

บทที่ 5

การทดลองและผลการทดลอง

ในการทดลองของโครงงานนี้สามารถแบ่งการทดลองออกเป็น 4 การทดลอง โดยมีเงื่อนไขการทดลองดังต่อไปนี้

การทดลองที่ 1 เมื่อแรงดันเท่ากันและความถี่เท่ากัน

การทดลองที่ 2 เมื่อแรงดันเท่ากันแต่ความถี่ต่างกัน

การทดลองที่ 3 เมื่อแรงดันต่างกันและความถี่ต่างกัน

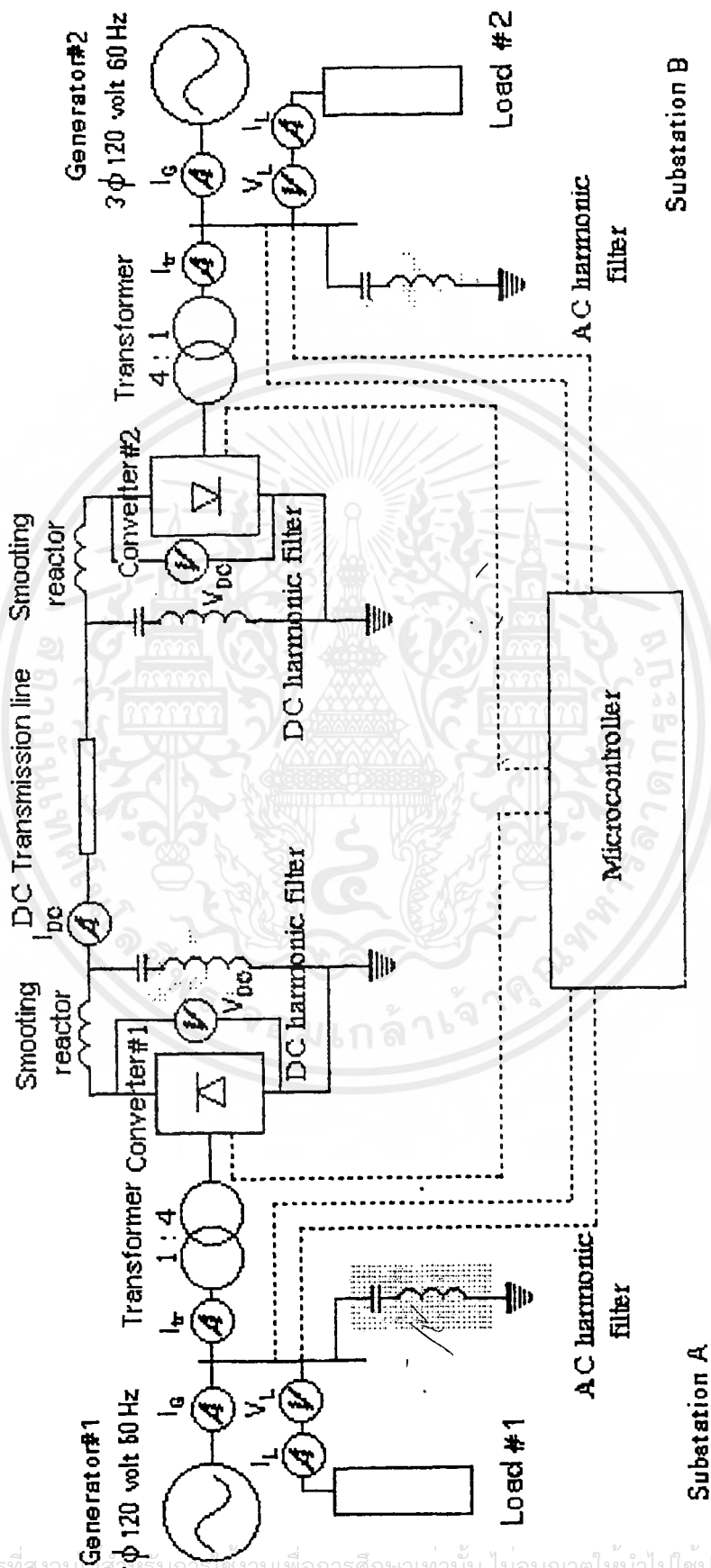
การทดลองที่ 4 เมื่อแรงดันต่างกันแต่ความถี่เท่ากัน

การทดลองที่ 5 การวัดฮาร์โมนิคส์

5.1 การทดลองที่ 1 การช่วยจ่ายพลังงาน เมื่อแรงดันเท่ากันและความถี่เท่ากัน

ลำดับขั้นการทดลองที่ 1

- 1) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 1 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 100 โวลท์ โดยมีความเร็วรอบ 1500 rpm และกำหนดให้เป็นสับสแตชัน A
- 2) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 2 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 100 โวลท์ โดยมีความเร็วรอบ 1500 rpm และกำหนดให้เป็นสับสแตชัน B
- 3) จ่ายโหลดทางด้านสับสแตชัน A โดยจ่ายกระแสให้ได้ 0.5 แอมแปร์
- 4) จ่ายโหลดทางด้านสับสแตชัน B โดยจ่ายกระแสให้ได้ 0.5 แอมแปร์
- 5) จ่ายโหลดทางด้านสับสแตชัน A เพิ่มเป็น 1.3 แอมแปร์ สังเกตและบันทึกผลการทดลอง
- 6) ลดโหลดทางด้านสับสแตชัน A ให้เหลือ 0.5 แอมแปร์ สังเกตและบันทึกผลการทดลอง
- 7) จ่ายโหลดทางด้านสับสแตชัน B เพิ่มเป็น 1.3 แอมแปร์ สังเกตและบันทึกผลการทดลอง
- 8) ลดโหลดทางด้านสับสแตชัน B ให้เหลือ 0.5 แอมแปร์ สังเกตและบันทึกผลการทดลอง
- 9) จ่ายโหลดทางด้านสับสแตชัน A และสับสแตชัน B ให้ได้ 1.3 แอมแปร์ พร้อมกัน สังเกตและบันทึกผลการทดลอง
- 10) ลดโหลดทางด้านสับสแตชัน A และสับสแตชัน B ให้เหลือ 0.5 แอมแปร์ พร้อมกัน สังเกตและบันทึกผลการทดลอง



รูปที่ 5.1 แสดงวงจรการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลองที่ 1

5.1.1) ตารางผลการทดลองจากลำดับขั้นการทดลองที่ 3 และ 4

	substation A	substation B
I_L	0.4	0.4
V_L	100	100
I_G	0.5	0.52
I_{tr}	0	0
rpm	1500	1500
Pf	0.61	0.65

ตารางที่ 5.1 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.2 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.1.2) ตารางผลการทดลองจากลำดับขั้นการทดลองที่ 5 เป็นการส่งจ่ายพลังงานจาก สับสแตชัน A ไปยัง สับสแตชัน B

	substation A	substation B
I_L	1.2 Amp	0.4 Amp
V_L	100 Volt	100 Volt
I_G	0.9 Amp	1.1 Amp
I_{tr}	0.6 Amp	0.8 Amp
Speed	1500 rpm	1500
Pf	0.95 lag	0.93 lag
P	98.7 watt	129 watt

ตารางที่ 5.3 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
372 Volt	378 Volt	0.51 Amp

ตารางที่ 5.4 แสดงค่ากระแสและแรงดันในสายส่งกำลัง
เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน A

จะสังเกตเห็นว่าเมื่อเพิ่มโหลดทางด้านสับสแตชัน A ขึ้นจนเกินพิกัดที่ตั้งไว้ คอนเวอร์เตอร์ทางด้านสับสแตชัน B จะเริ่มมีการจุดชนวนจนเกิดการเรีตดิฟลายทำให้เกิดแรงดันไฟฟ้ากระแสตรงขึ้นบนสายส่งกระตรง และต่อมากอนเวอร์เตอร์ทางด้านสับสแตชัน A จะเริ่มมีการจุดชนวนจนเกิดกระแสไหลบนสายส่งกระตรง

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสแตชัน B

$$\begin{aligned} P &= \sqrt{3} IV \cos \phi \\ &= \sqrt{3} \times 100 \times 0.8 \times 0.93 \\ &= 129 \text{ watt} \end{aligned}$$

พลังงานไฟฟ้าที่รับทางด้านสับสแตชัน A

$$\begin{aligned} P &= \sqrt{3} IV \cos \phi \\ &= \sqrt{3} \times 100 \times 0.6 \times 0.95 \\ &= 98.7 \text{ watt} \end{aligned}$$

ประสิทธิภาพของการส่งจ่ายพลังงาน

$$\begin{aligned} \eta &= \frac{P_{out}}{P_{in}} \\ &= \frac{98.7}{129} \\ &= 0.765 \text{ หรือ } 76.5 \% \end{aligned}$$

DC โวลต์เตจเรีกูเลขัน

$$\begin{aligned} V_{Reg} &= \frac{V_S - V_R}{V_R} \\ &= \frac{378 - 370}{370} \\ &= 0.0216 \text{ หรือ } 2.16 \% \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.3) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 6

	substation A	substation B
I_L	0.4	0.4
V_L	100	100
I_G	0.5	0.52
I_r	0	0
rpm	1500	1500
Pf	0.61	0.65

ตารางที่ 5.5 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.6 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

เมื่อลดโหลดทางด้านสับสแตชัน A ลง คอนเวอร์เตอร์ทางด้านสับสแตชัน A จะมีการปรับมุมทริกเพื่อลดการรับพลังงานจนกระแสในสายส่งกระแสตรงหยุดไหล ต่อจากนั้น คอนเวอร์เตอร์ทางด้านสับสแตชัน B จะมีการปรับมุมทริกเพื่อหยุดการเรกติไฟแรงดันในสายส่งกระแสตรงเป็น 0 โวลท์

5.1.4) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 7
เป็นการส่งจ่ายพลังงานจาก สับสแตชัน A ไปยัง สับสแตชัน B

	substation A	substation B
I_L	0.4 Amp	1.1 Amp
V_L	100 Volt	100 Volt
I_G	1.0 Amp	1.4 Amp
I_r	0.9 Amp	0.7 Amp
Speed	1500 rpm	1500 rpm
Pf	0.88 lag	0.89 lag
P	137 watt	108 watt

ตารางที่ 5.7 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Line		
V_{dcA}	V_{dcB}	I_{dc}
375 Volt	370 Volt	0.5 Amp

ตารางที่ 5.8 แสดงค่าแรงดันและกระแสในสายส่งกำลัง
เมื่อเพิ่มโหลดให้กับสับสแตชัน B

จะสังเกตเห็นว่าเมื่อเพิ่มโหลดทางด้านสับสแตชัน B ขึ้นจนเกินพิกัดที่ตั้งไว้ คอนเวอร์เตอร์ทางด้านสับสแตชัน A จะเริ่มมีการจุดชนวนจนเกิดการเรกติไฟทำให้เกิดแรงดันไฟฟ้ากระแสตรงขึ้นบนสายส่งกระแสตรง และต่อมาคอนเวอร์เตอร์ทางด้านสับสแตชัน B จะเริ่มมีการจุดชนวนจนเกิดกระแสไหลบนสายส่งกระแสตรง

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสแตชัน A

$$\begin{aligned} P &= \sqrt{3} IV \cos \phi \\ &= \sqrt{3} \times 100 \times 0.9 \times 0.8 \\ &= 124.7 \text{ watt} \end{aligned}$$

พลังงานไฟฟ้าที่รับทางด้านสับสแตชัน B

$$\begin{aligned} P &= \sqrt{3} IV \cos \phi \\ &= \sqrt{3} \times 100 \times 0.7 \times 0.89 \\ &= 107.9 \text{ watt} \end{aligned}$$

ประสิทธิภาพของการส่งจ่ายพลังงาน

$$\begin{aligned} \eta &= \frac{P_{out}}{P_{in}} \\ &= \frac{107.9}{124.7} \end{aligned}$$

$$= 0.865 \text{ หรือ } 86.5 \%$$

DC โวลต์เตจเร็กกูเลชัน

$$\begin{aligned} V_{Reg} &= \frac{V_S - V_R}{V_R} \\ &= \frac{377 - 370}{370} \end{aligned}$$

$$= 0.0189 \text{ หรือ } 1.89 \%$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.5) ตารางผลการทดลองจากลำดับขั้นการทดลองที่ 8

	substation A	substation B
I_L	0.4	0.4
V_L	100	100
I_G	0.5	0.52
I_r	0	0
rpm	1500	1500
Pf	0.61	0.65

ตารางที่ 5.9 แสดงผลการทดลองเมื่อย้ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.10 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

เมื่อลดโหลดทางด้านสับสแตชัน B ลง คอนเวอร์เตอร์ทางด้านสับสแตชัน B จะมีการปรับมุมทริกเพื่อลดการรับพลังงานจนกระแสในสายส่งกระแสตรงหยุดไหล ต่อจากนั้น คอนเวอร์เตอร์ทางด้านสับสแตชัน A จะมีการปรับมุมทริกเพื่อหยุดการเรีกตีไฟจนแรงดันในสายส่งกระแสตรงเป็น 0 โวลท์

5.1.6) เมื่อเพิ่มโหลดเข้าไปพร้อมกันทั้งสองข้างและลดลงทั้งสองข้างตามลำดับขั้นการทดลองที่ 9 และ 10 จะไม่มีการเปลี่ยนแปลง

5.2 การทดลองที่ 2 การช่วยจ่ายพลังงาน เมื่อแรงดันเท่ากันแต่ความถี่ต่างกัน ลำดับชั้นการทดลองที่ 2

- 1) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 1 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 100 โวลต์ โดยมีความเร็วรอบ 1500 rpm และกำหนดให้เป็นสับสเตชัน A
- 2) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 2 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 100 โวลต์ โดยมีความเร็วรอบ 1400 rpm และกำหนดให้เป็นสับสเตชัน B
- 3) ขั้นตอนการทดลองที่ 3 - 10 ไม่มีการเปลี่ยนแปลง

ผลการทดลองที่ 2

5.2.1) ตารางผลการทดลองจากลำดับชั้นการทดลองที่ 3 และ 4

	substation A	substation B
I_L	0.4	0.4
V_L	100	100
I_c	0.5	0.52
I_{tr}	0	0
rpm	1500	1400
Pf	0.61	0.68

ตารางที่ 5.11 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสเตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{dc}
0	0	0

ตารางที่ 5.12 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.2.2) ตารางผลการทดลองจากลำดับชั้นการทดลองที่ 5 (Sub B ส่งไปยัง Sub A) เป็นการส่งพลังงานจากสับสเตชัน B ไปยังสับสเตชัน A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	substation A	substation B
I_L	1.2 Amp	0.4 Amp
V_L	100 Volt	100 Volt
I_G	0.9 Amp	0.85 Amp
I_{tr}	0.5 Amp	0.6 Amp
Speed	1500 rpm	1400
Pf	0.95 lag	0.98 lag
P	82.27 watt	101.8 watt

ตารางที่ 5.13 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสเตชัน A

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
364 Volt	375 Volt	0.41 Amp

ตารางที่ 5.14 แสดงค่ากระแสและแรงดันในสายส่งกำลัง
เมื่อมีการเพิ่มให้กับโหลดสับสเตชัน A

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสเตชัน B

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 100 \times 0.6 \times 0.98 \\
 &= 101.8 \text{ watt}
 \end{aligned}$$

พลังงานไฟฟ้าที่รับทางด้านสับสเตชัน A

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 100 \times 0.5 \times 0.95 \\
 &= 82.27 \text{ watt}
 \end{aligned}$$

ประสิทธิภาพของการส่งจ่ายพลังงาน

$$\begin{aligned}
 \eta &= \frac{P_{out}}{P_{in}} \\
 &= \frac{82.27}{101.8} \\
 &= 0.808 \text{ หรือ } 80.8 \%
 \end{aligned}$$

DC โวลต์เตจเร็กกูเลชัน

$$\begin{aligned}
 V_{Reg} &= \frac{V_S - V_R}{V_R} \\
 &= \frac{375 - 364}{364} = 0.03 \text{ หรือ } 3 \%
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 6

	substation A	substation B
I_L	0.4	0.4
V_L	100	100
I_G	0.5	0.52
I_{tr}	0	0
rpm	1500	1400
Pf	0.61	0.68

ตารางที่ 5.15 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.16 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.2.4) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 7
เป็นการส่งจ่ายพลังงานจากสับสแตชัน A ไปยัง สับสแตชัน B

	substation A	substation B
I_L	0.4 Amp	1.1 Amp
V_L	100 Volt	100 Volt
I_G	0.7 Amp	1.2 Amp
I_{tr}	0.35 Amp	0.25 Amp
Speed	1500 rpm	1400 rpm
Pf	0.98 lag	0.99 lag
P	59.4 watt	42.8 watt

ตารางที่ 5.17 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Line		
V_{dcA}	V_{dcB}	I_{dc}
378 Volt	365 Volt	0.4 Amp

ตารางที่ 5.18 แสดงค่าแรงดันและกระแสในสายส่งกำลัง
เมื่อเพิ่มโหลดให้กับสับสแตชัน B

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสแตชัน A

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 100 \times 0.35 \times 0.98 \\
 &= 59.4 \text{ watt}
 \end{aligned}$$

พลังงานไฟฟ้าที่รับทางด้านสับสแตชัน B

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 100 \times 0.25 \times 0.99 \\
 &= 42.8 \text{ watt}
 \end{aligned}$$

ประสิทธิภาพของการส่งจ่ายพลังงาน

$$\begin{aligned}
 \eta &= \frac{P_{out}}{P_{in}} \\
 &= \frac{42.8}{59.4} \\
 &= 0.72 \text{ หรือ } 72 \%
 \end{aligned}$$

DC โวลต์เตจเร็กกูเลชัน

$$\begin{aligned}
 V_{Reg} &= \frac{V_S - V_R}{V_R} \\
 &= \frac{378 - 365}{365} \\
 &= 0.0356 \text{ หรือ } 3.56 \%
 \end{aligned}$$

5.2.5) ตารางผลการทดลองจากลำดับชั้นการทดลองที่ 8

	substation A	substation B
I_L	0.4	0.4
V_L	100	100
I_G	0.5	0.52
I_{cr}	0	0
rpm	1500	1400
Pf	0.61	0.68

ตารางที่ 5.19 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสเตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.20 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.3 การทดลองที่ 3 การช่วยจ่ายพลังงาน เมื่อแรงดันต่างกันและความถี่ต่างกัน
ลำดับชั้นการทดลองที่ 3

- 1) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 1 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 110 โวลต์ โดยมีความเร็วรอบ 1500 rpm และกำหนดให้เป็นสับสเตชัน A
- 2) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 2 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 100 โวลต์ โดยมีความเร็วรอบ 1400 rpm และกำหนดให้เป็นสับสเตชัน B
- 3) ขั้นตอนการทดลองที่ 3 - 10 ไม่มีการเปลี่ยนแปลง

ผลการทดลองที่ 3

5.3.1) ตารางผลการทดลองจากลำดับชั้นการทดลองที่ 3 และ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	substation A	substation B
I_L	0.9	0.7
V_L	110	100
I_G	1.1	0.9
I_{tr}	0	0
rpm	1500	1400
Pf	0.65	0.61

ตารางที่ 5.21 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.22 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.3.2) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 5
เป็นการส่งพลังงานจากสับสแตชัน B ไปยังสับสแตชัน A

	substation A	substation B
I_L	1.4 Amp	0.7 Amp
V_L	110 Volt	100 Volt
I_G	0.7 Amp	2.5 Amp
I_{tr}	2.1 Amp	3.2 Amp
Speed	1500 rpm	1400
Pf	0.95 lag	0.90 lag
P	380 watt	498.8 watt

ตารางที่ 5.23 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสแตชัน A

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
385 Volt	377 Volt	0.8 Amp

ตารางที่ 5.24 แสดงค่ากระแสและแรงดันในสายส่งกำลัง
เมื่อมีการเพิ่มให้กับโหลดสับสแตชัน A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสแตชัน B

$$\begin{aligned} P &= \sqrt{3} IV \cos \phi \\ &= \sqrt{3} \times 100 \times 3.2 \times 0.9 \\ &= 498.8 \text{ watt} \end{aligned}$$

พลังงานไฟฟ้าที่รับทางด้านสับสแตชัน A

$$\begin{aligned} P &= \sqrt{3} IV \cos \phi \\ &= \sqrt{3} \times 100 \times 2.1 \times 0.95 \\ &= 380 \text{ watt} \end{aligned}$$

ประสิทธิภาพของการส่งจ่ายพลังงาน

$$\begin{aligned} \eta &= \frac{P_{out}}{P_{in}} \\ &= \frac{380}{498.8} \\ &= 0.762 \text{ หรือ } 76.2 \% \end{aligned}$$

DC โวลต์เตจเร็กกูเลชัน

$$\begin{aligned} V_{Reg} &= \frac{V_S - V_R}{V_R} \\ &= \frac{385 - 377}{377} \\ &= 0.02 \text{ หรือ } 2 \% \end{aligned}$$

5.3.3) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 6

	substation A	substation B
I_L	0.9	0.7
V_L	110	100
I_G	1.1	0.9
I_T	0	0
rpm	1500	1400
Pf	0.65	0.61

ตารางที่ 5.25 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Line		
V_{dcA}	V_{dcB}	I_{dc}
0	0	0

ตารางที่ 5.26 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.3.4) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 7
เป็นการส่งพลังงานจากสับสแตชัน A ไปยังสับสแตชัน B

	substation A	substation B
I_L	1.25 Amp	0.9 Amp
V_L	110 Volt	100 Volt
I_G	0.6 Amp	2 Amp
I_{tr}	2 Amp	1.55 Amp
Speed	1500 rpm	1400 rpm
Pf	0.95 lag	0.98 lag
P	362 watt	263 watt

ตารางที่ 5.27 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{dc}
341 Volt	335 Volt	0.6 Amp

ตารางที่ 5.28 แสดงค่าแรงดันและกระแสในสายส่งกำลัง
เมื่อเพิ่มโหลดให้กับสับสแตชัน B

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสแตชัน A

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 110 \times 2 \times 0.95 \\
 &= 362 \text{ watt}
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พลังงานไฟฟ้าที่รับทางด้านสับสแตชัน B

$$\begin{aligned} P &= \sqrt{3} IV \cos \phi \\ &= \sqrt{3} \times 100 \times 0.155 \times 0.98 \\ &= 263 \text{ watt} \end{aligned}$$

ประสิทธิภาพของการส่งพลังงาน

$$\begin{aligned} \eta &= \frac{P_{out}}{P_{in}} \\ &= \frac{263}{362} \\ &= 0.726 \text{ หรือ } 72.6 \% \end{aligned}$$

DC โวลต์เตจเร็กกูเลชัน

$$\begin{aligned} V_{Reg} &= \frac{V_S - V_R}{V_R} \\ &= \frac{355 - 341}{341} = 0.041 \text{ หรือ } 4.1 \% \end{aligned}$$

5.3.5) ตารางผลการทดลองจากลำดับขั้นตอนการทดลองที่ 8

	substation A	substation B
I_L	0.9	0.74
V_L	110	100
I_G	1.2	0.9
I_r	0	0
rpm	1500	1400
Pf	0.68	0.65

ตารางที่ 5.29 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.30 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 การทดลองที่ 4 การช่วยจ่ายพลังงาน เมื่อแรงดันต่างกันแต่ความถี่ต่างกัน ลำดับชั้นการทดลองที่ 4

- 1) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 1 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 100 โวลต์ โดยมีความเร็วรอบ 1500 rpm และกำหนดให้เป็นสับสแตชัน A
- 2) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 2 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 110 โวลต์ โดยมีความเร็วรอบ 1400 rpm และกำหนดให้เป็นสับสแตชัน B
- 3) ขั้นตอนการทดลองที่ 3 - 10 ไม่มีการเปลี่ยนแปลง

ผลการทดลองที่ 4

5.4.1) ตารางผลการทดลองจากลำดับชั้นการทดลองที่ 3 และ 4

	substation A	substation B
I_L	0.9	0.8
V_L	100	110
I_G	1.05	0.9
I_{tr}	0	0
rpm	1500	1500
Pf	0.65	0.68

ตารางที่ 5.31 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสแตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{dc}
0	0	0

ตารางที่ 5.32 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.4.2) ตารางผลการทดลองจากลำดับชั้นการทดลองที่ 5 เป็นการส่งจ่ายพลังงานจาก สับสแตชัน B ไปสับสแตชัน A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	substation A	substation B
I_L	1.4 Amp	0.8 Amp
V_L	100 Volt	110 Volt
I_G	0.8 Amp	2.2 Amp
I_{tr}	2.3 Amp	2.7 Amp
Speed	1500 rpm	1500
Pf	0.95 lag	0.98 lag
P	374.5 watt	504 watt

ตารางที่ 5.33 แสดงค่าเมื่อเพิ่มโหลดให้กับสับสเตชัน A

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
332 Volt	340 Volt	0.7 Amp

ตารางที่ 5.34 แสดงค่ากระแสและแรงดันในสายส่งกำลังเมื่อมีการเพิ่มให้กับโหลดสับสเตชัน A

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสเตชัน B

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 110 \times 2.7 \times 0.98 \\
 &= 504 \text{ watt}
 \end{aligned}$$

พลังงานไฟฟ้าที่รับทางด้านสับสเตชัน A

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 100 \times 2.3 \times 0.95 \\
 &= 374.5 \text{ watt}
 \end{aligned}$$

ประสิทธิภาพ

$$\begin{aligned}
 \eta &= \frac{P_{out}}{P_{in}} \\
 &= \frac{504}{374.5} \\
 &= 0.743 \text{ หรือ } 74.3 \%
 \end{aligned}$$

โวลต์เตจเร็กกูเลชัน

$$V_{Reg} = \frac{V_S - V_R}{V_R}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{340 - 332}{332} = 0.024 \text{ หรือ } 2.4 \%$$

5.4.3) ตารางผลการทดลองจากลำดับขั้นการทดลองที่ 6

	substation A	substation B
I_L	0.9	0.78
V_L	100	110
I_G	1.08	0.9
I_r	0	0
rpm	1500	1500
Pf	0.65	0.68

ตารางที่ 5.35 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสเตชัน A และ B

DC Line		
V_{dcA}	V_{dcB}	I_{DC}
0	0	0

ตารางที่ 5.36 แสดงค่าของกระแสและแรงดันขณะไม่มีการส่งผ่านกำลังงาน

5.4.4) ตารางผลการทดลองจากลำดับขั้นการทดลองที่ 7
เป็นการส่งจ่ายพลังงานจากสับสเตชัน A ไปยังสับสเตชัน B

	substation A	substation B
I_L	0.9 Amp	1.25 Amp
V_L	100 Volt	110 Volt
I_G	1.6 Amp	0.9 Amp
I_r	1.5 Amp	1.05 Amp
Speed	1500 rpm	1500 rpm
Pf	0.95 lag	0.97 lag
P	246.8 watt	194 watt

ตารางที่ 5.37 แสดงผลการทดลองเมื่อจ่ายโหลดแก่สับสเตชัน A และ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Line		
V_{dcA}	V_{dcB}	I_{dc}
338 Volt	329 Volt	0.5 Amp

ตารางที่ 5.38 แสดงค่าแรงดันและกระแสในสายส่งกำลัง
เมื่อเพิ่มโหลดให้กับสับสแตชัน B

พลังงานไฟฟ้าที่ส่งไปทางด้านสับสแตชัน A

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 100 \times 1.5 \times 0.95 \\
 &= 246.8 \text{ watt}
 \end{aligned}$$

พลังงานไฟฟ้าที่รับทางด้านสับสแตชัน B

$$\begin{aligned}
 P &= \sqrt{3} IV \cos \phi \\
 &= \sqrt{3} \times 110 \times 1.05 \times 0.97 \\
 &= 194 \text{ watt}
 \end{aligned}$$

ประสิทธิภาพของการส่งจ่าย

$$\begin{aligned}
 \eta &= \frac{P_{out}}{P_{in}} \\
 &= \frac{194}{246.8} \\
 &= 0.786 \text{ หรือ } 78.6 \%
 \end{aligned}$$

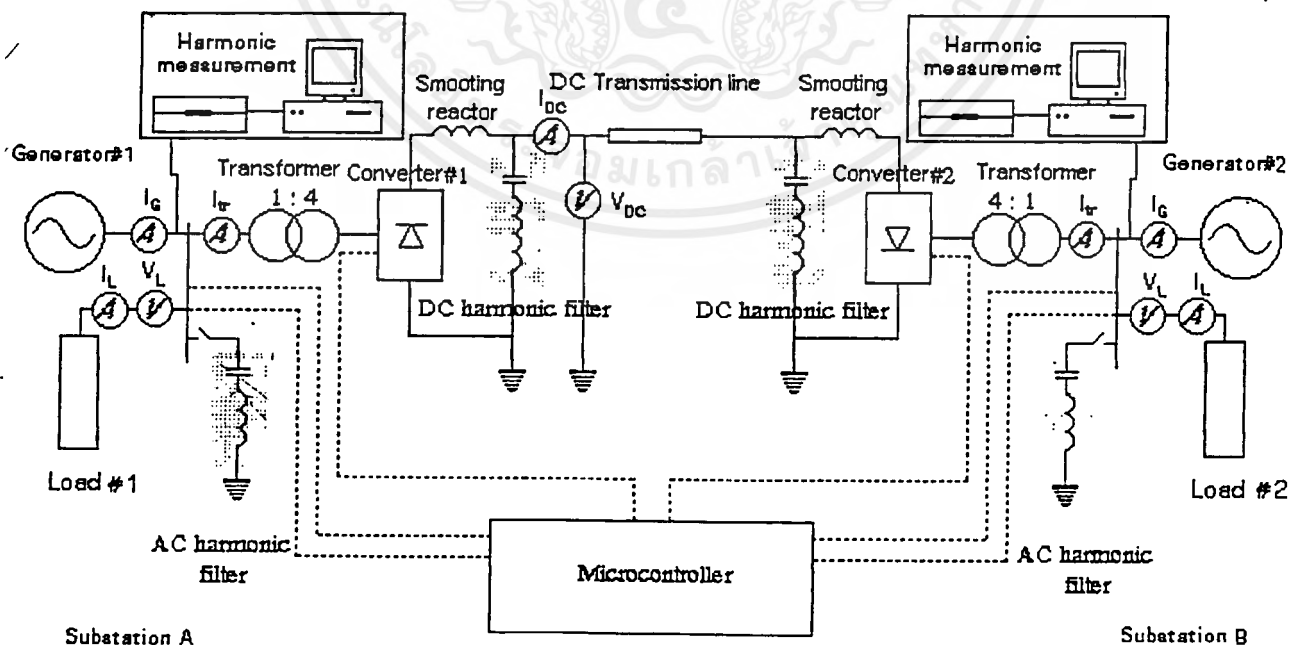
DC โวลต์เตจเร็กกูเลชัน

$$\begin{aligned}
 V_{Reg} &= \frac{V_S - V_R}{V_R} \\
 &= \frac{338 - 329}{329} = 0.0274 \text{ หรือ } 2.74 \%
 \end{aligned}$$

5.3 การทดลองที่ 2 การวัด ฮาร์โมนิค

ลำดับขั้นตอนการทดลอง

- 1) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 1 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 120 โวลท์ 50 เฮิรตซ์และกำหนดให้เป็นสับสเตชัน A
- 2) เดินเครื่องกำเนิดไฟฟ้าตัวที่ 2 โดยสมมติให้เป็นระบบไฟฟ้ากระแสสลับ ขนาด 3 เฟส 120 โวลท์ 60 เฮิรตซ์และกำหนดให้เป็นสับสเตชัน B
- 3) ปลด A C ฮาร์โมนิค ฟิลเตอร์ออก จ่ายโหลดทางด้านสับสเตชัน A โดยใช้หลอดไฟเป็นโหลด โดยจ่ายกระแสให้ได้ 0.5 แอมแปร์ จ่ายโหลดทางด้านสับสเตชัน B เพิ่มเป็น 1.3 แอมแปร์ สังเกตและบันทึกผลการทดลองจากเครื่องวัดฮาร์โมนิค
- 4) ปลด A C ฮาร์โมนิค ฟิลเตอร์ออก จ่ายโหลดทางด้านสับสเตชัน B โดยใช้หลอดไฟเป็นโหลด โดยจ่ายกระแสให้ได้ 0.5 แอมแปร์ จ่ายโหลดทางด้านสับสเตชัน A เพิ่มเป็น 1.3 แอมแปร์ สังเกตและบันทึกผลการทดลองจากเครื่องวัดฮาร์โมนิค
- 5) ต่อ A C ฮาร์โมนิค ฟิลเตอร์ จ่ายโหลดทางด้านสับสเตชัน A โดยใช้หลอดไฟเป็นโหลด โดยจ่ายกระแสให้ได้ 0.5 แอมแปร์ จ่ายโหลดทางด้านสับสเตชัน B เพิ่มเป็น 1.3 แอมแปร์ สังเกตและบันทึกผลการทดลองจากเครื่องวัดฮาร์โมนิค
- 6) ต่อ A C ฮาร์โมนิค ฟิลเตอร์ จ่ายโหลดทางด้านสับสเตชัน B โดยใช้หลอดไฟเป็นโหลด โดยจ่ายกระแสให้ได้ 0.5 แอมแปร์ จ่ายโหลดทางด้านสับสเตชัน A เพิ่มเป็น 1.3 แอมแปร์ สังเกตและบันทึกผลการทดลองจากเครื่องวัดฮาร์โมนิค



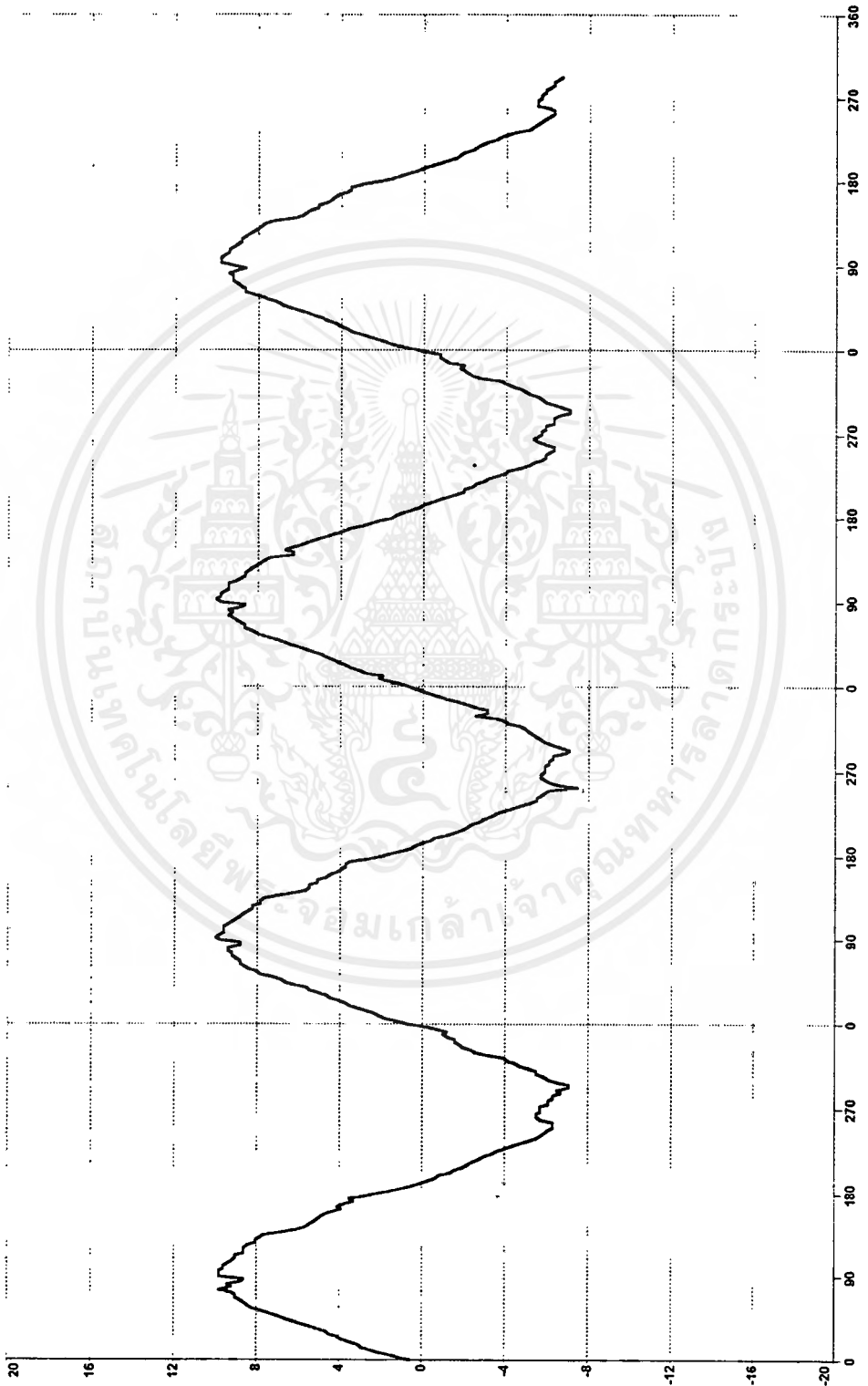
รูปที่ 5.2 วงจรการทดลองการวัด Harmonic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:40:07

SENDING WITHOUT FILTER
Capture Date 03/05/97
Capture Time 23:31:25

01/04/1997
Voltage L1
Corresponding RMS value 51 V
Fundamental Frequency 50 Hz
THD 6.40 %



รูปที่ 5.2 วงจรการทดลองการวัด Harmonic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.3 แสดงรูปคลื่นของแรงดันด้านส่งที่วัดได้ขณะไม่ต่อ AC Harmonic Filter

Handwritten mark or signature.



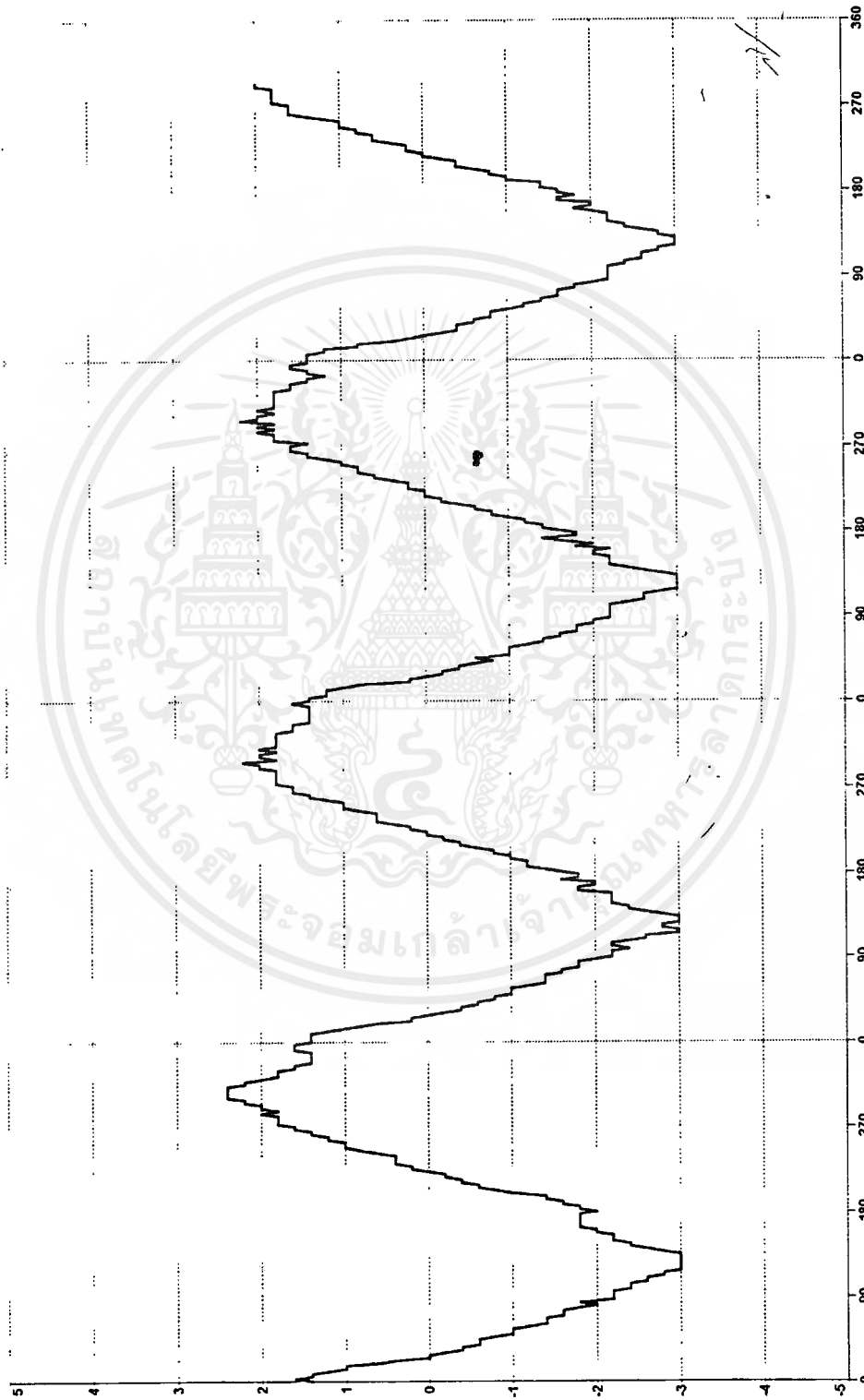
รูปที่ 5.4 แสดง Spectrum รูปคลื่นของแรงดันด้านส่งที่วัดได้ขณะไม่ต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:38:18

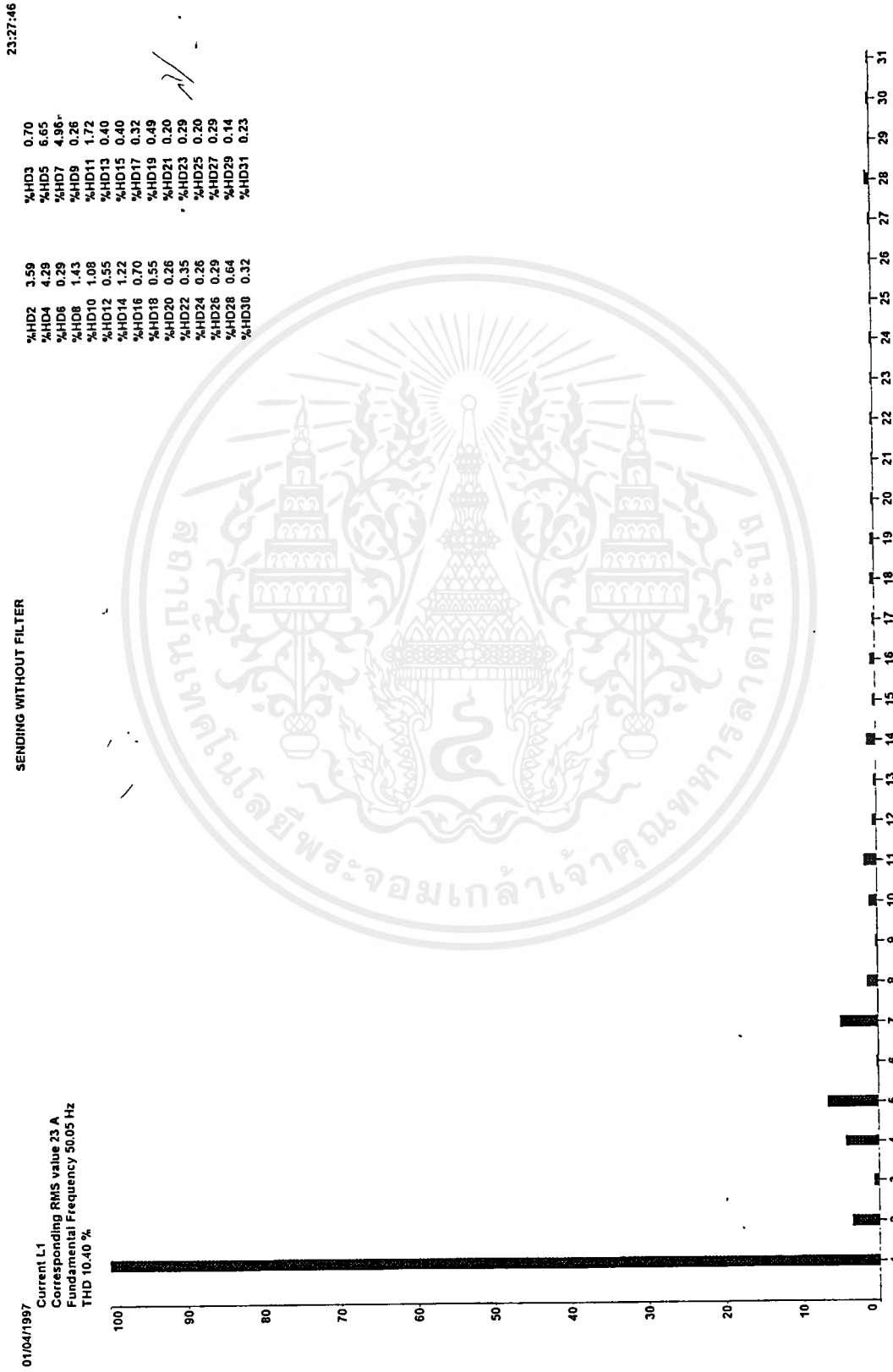
SENDING WITHOUT FILTER
Capture Date 03/05/97
Capture Time 23:39:44

01/04/1997
Current L1
-Corresponding RMS value 23 A
Fundamental Frequency 50.28 Hz
THD 10.10 %



รูปที่ 5.5 แสดงรูปคลื่นของกระแสต้านหลังที่วัดได้ขณะไม่ต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



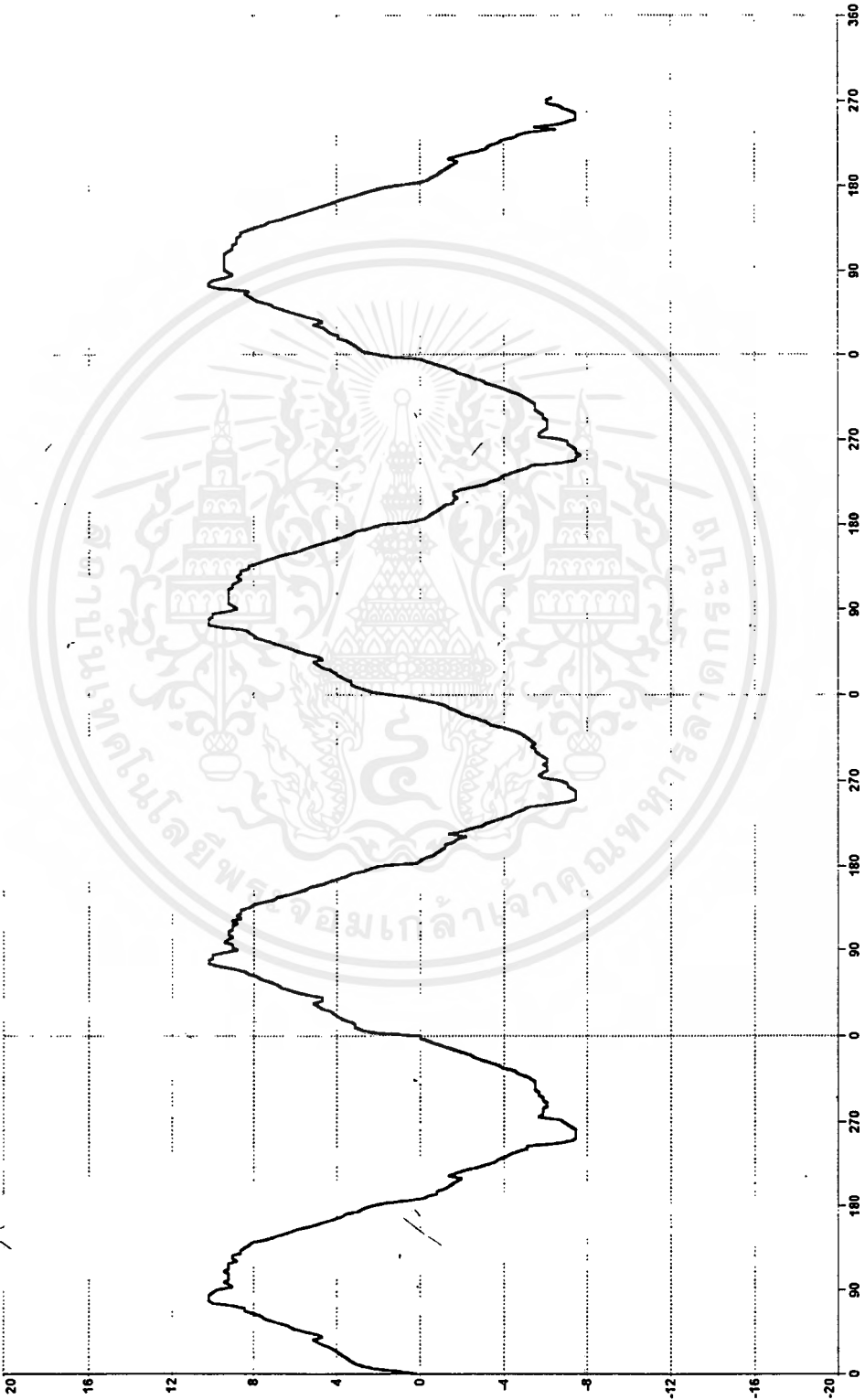
รูปที่ 5.6 แสดง Spectrum รูปคลื่นของกระแสด้านส่งที่วัดได้ขณะไม่ต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:58:28

RECEIVING WITHOUT FILTER
Capture Date 03/05/97
Capture Time 23:58:54

01/04/1997
Voltage L1
Corresponding RMS value 52 V
Fundamental Frequency 49.63 Hz
THD 9.80 %



รูปที่ 5.7 แสดงรูปคลื่นของแรงดันด้านรับที่ตัดได้ขณะไม่ต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:53:16

RECEIVING WITHOUT FILTER

01/04/1997
 Voltage L1
 Corresponding RMS value 52 V
 Fundamental Frequency 49.73 Hz
 THD 10.20 %

%HD2	1.47
%HD4	2.22
%HD6	0.63
%HD8	0.61
%HD10	0.24
%HD12	0.38
%HD14	0.88
%HD16	1.11
%HD18	0.74
%HD20	0.38
%HD22	0.49
%HD24	0.47
%HD26	0.24
%HD28	0.24
%HD30	0.52
%HD3	2.27
%HD5	7.19
%HD7	4.63
%HD9	0.66
%HD11	2.58
%HD13	0.88
%HD15	1.56
%HD17	1.16
%HD19	0.58
%HD21	0.33
%HD23	0.27
%HD25	0.47
%HD27	0.44
%HD29	0.33
%HD31	0.16



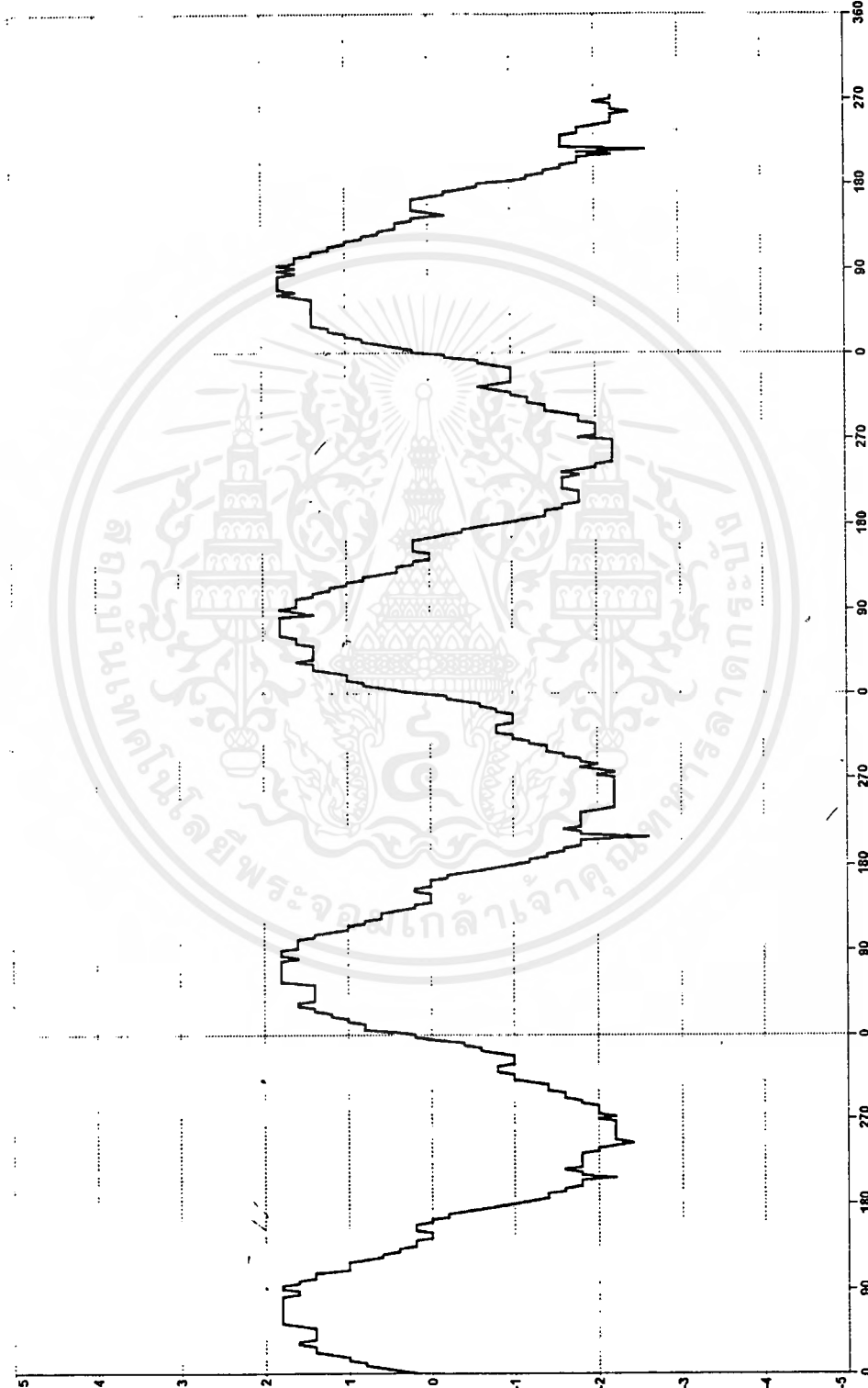
รูปที่ 5.8 แสดง Spectrum รูปคลื่นของแรงดันด้านรับที่วัดได้ขณะไม่ต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00:05:39

RECEIVING WITHOUT FILTER
Capture Date 04/05/97
Capture Time 00:06:51

02/04/1997
Current L1
Corresponding RMS value 19 A
Fundamental Frequency 49.40 Hz
THD 13.90 %



รูปที่ 5.9 แสดงรูปคลื่นของกระแสด้านรับที่วัดได้ขณะไม่ต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00:00:30

RECEIVING WITHOUT FILTER

02/04/1997
Current L1
Corresponding RMS value 19 A
Fundamental Frequency 49.55 Hz
THD 14.40 %

%HD2	5.09
%HD4	1.02
%HD6	1.13
%HD8	0.80
%HD10	0.43
%HD12	0.88
%HD14	1.05
%HD16	0.78
%HD18	0.70
%HD20	0.83
%HD22	0.37
%HD24	0.67
%HD26	0.43
%HD28	0.29
%HD30	0.18
%HD3	4.36
%HD5	10.45
%HD7	5.52
%HD9	1.23
%HD11	3.20
%HD13	0.40
%HD15	1.07
%HD17	1.10
%HD19	0.61
%HD21	0.40
%HD23	0.75
%HD25	0.18
%HD27	0.45
%HD29	0.40
%HD31	0.10



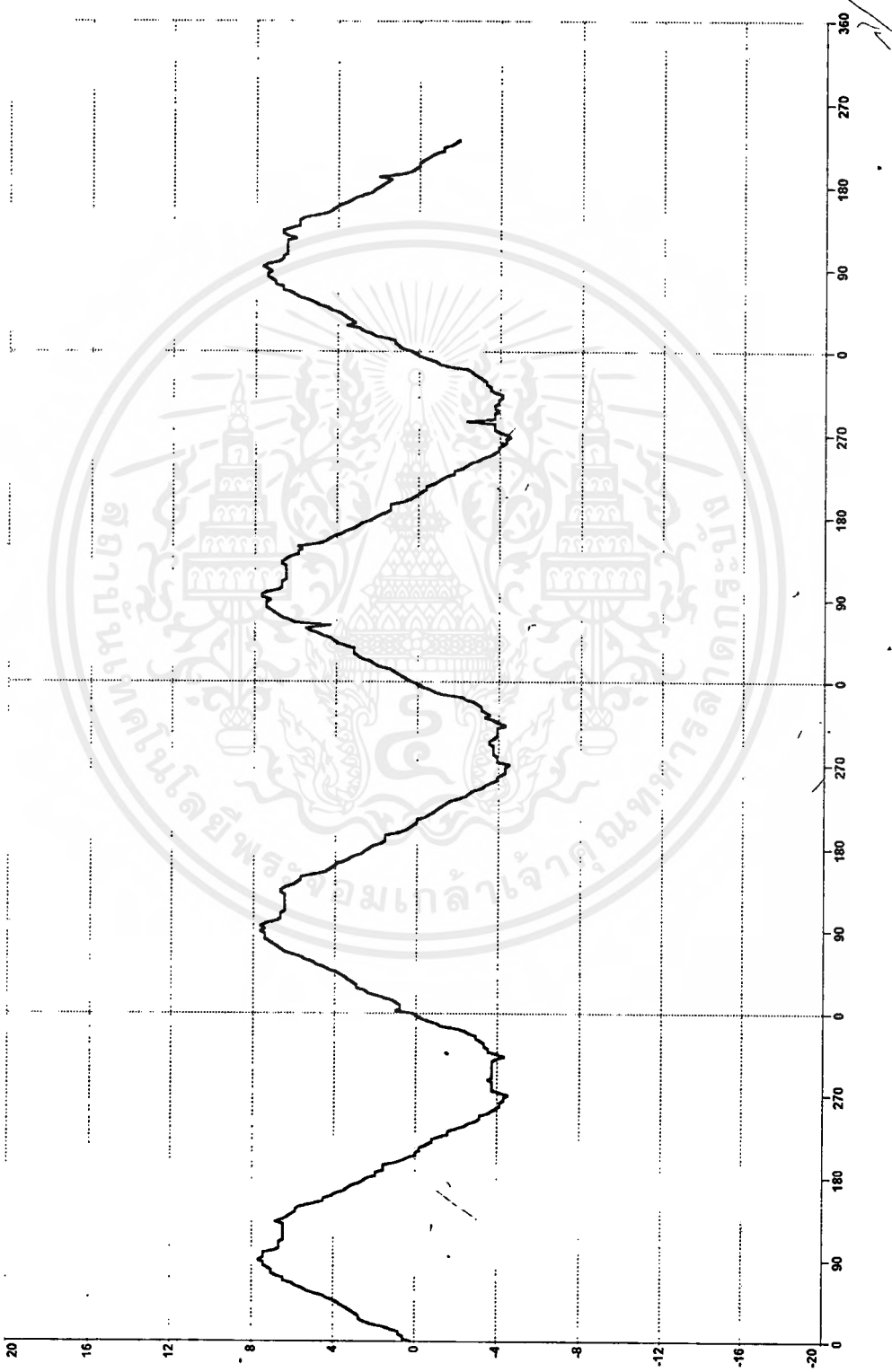
รูปที่ 5.10 แสดง Spectrum รูปคลื่นของกระแสต้านรับที่วัดได้ขณะไม่ต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:06:23

SENDING WITH FILTER
Capture Date 03/05/97
Capture Time 23:09:37

01/04/1997
Voltage L1
Corresponding RMS value 36 V
Fundamental Frequency 49.77 Hz
THD 9 %



รูปที่ 5.11 แสดงรูปคลื่นของแรงดันด้านส่งที่วัดได้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:09:54

SENDING WITH FILTER

01/04/1997
 Voltage L1
 Corresponding RMS value 36 V
 Fundamental Frequency 49.50 Hz
 THD 9.20 %

%HD2	4.23	%HD3	0.38
%HD4	1.52	%HD5	7.09
%HD6	0.40	%HD7	2.86
%HD8	0.81	%HD9	0.24
%HD10	1.09	%HD11	1.41
%HD12	0.49	%HD13	0.38
%HD14	0.60	%HD15	0.32
%HD16	0.73	%HD17	0.65
%HD18	0.40	%HD19	0.51
%HD20	0.73	%HD21	0.60
%HD22	0.46	%HD23	0.49
%HD24	0.35	%HD25	0.60
%HD26	0.32	%HD27	0.27
%HD28	0.49	%HD29	0.46
%HD30	0.00	%HD31	0.27



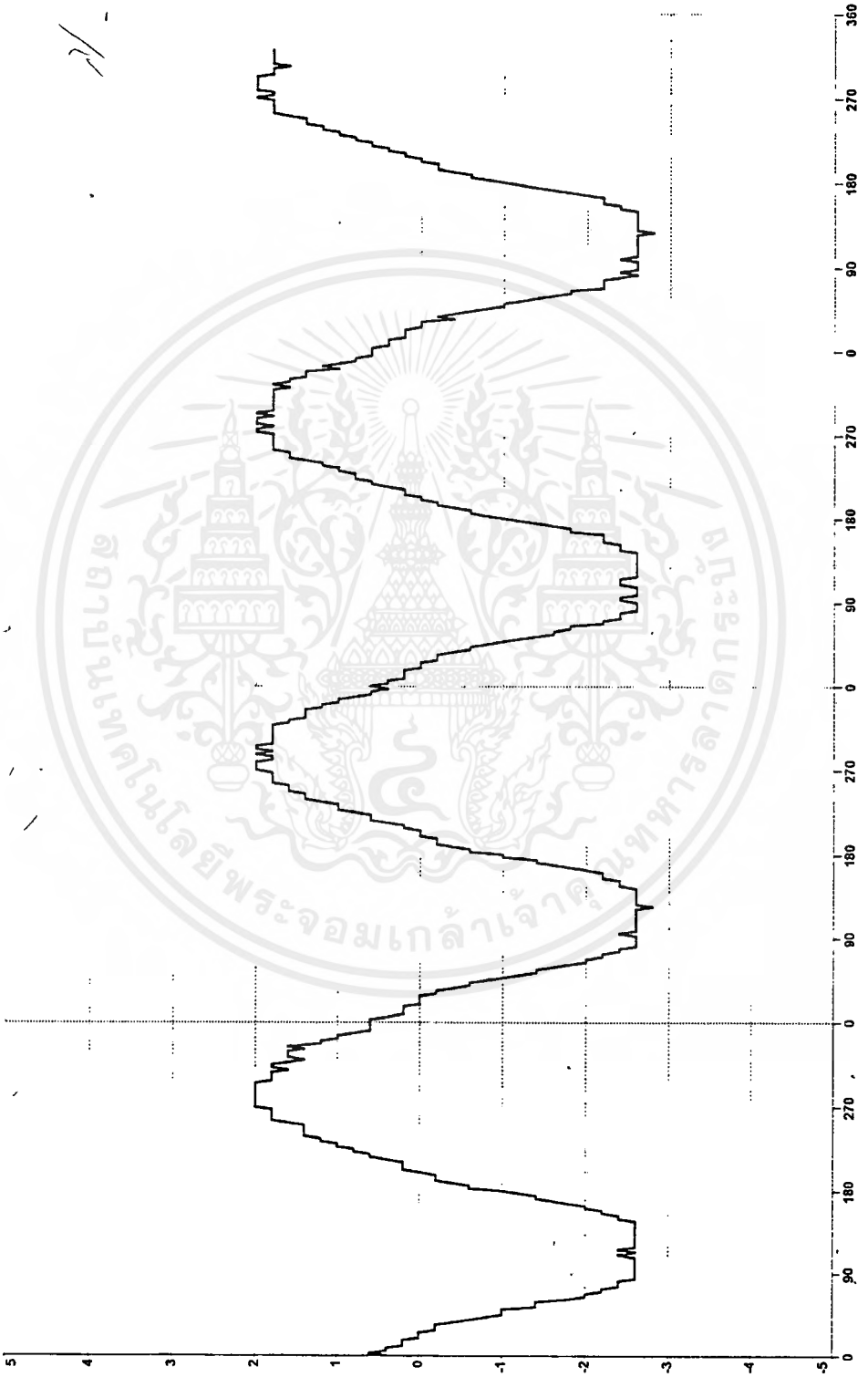
รูปที่ 5.12 แสดง Spectrum รูปคลื่นของแรงดันด้านส่งที่วัดได้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:05:55

SENDING WITH FILTER
Capture Date 03/05/97
Capture Time 23:07:00

0104/1997
Current L1
Corresponding RMS value 23 A
Fundamental Frequency 50.05 Hz
THD 12.40 %



รูปที่ 5.13 แสดงรูปคลื่นของกระแสต้านส่งที่วัดได้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23:12:24

%HD3	2.37
%HD5	6.11
%HD7	1.13
%HD9	0.23
%HD11	0.60
%HD13	0.13
%HD15	0.23
%HD17	0.13
%HD19	0.21
%HD21	0.68
%HD23	0.47
%HD25	0.26
%HD27	0.42
%HD29	0.44
%HD31	0.26

%HD2	7.92
%HD4	4.87
%HD6	0.55
%HD8	1.23
%HD10	0.68
%HD12	0.42
%HD14	0.57
%HD16	0.50
%HD18	0.28
%HD20	0.15
%HD22	0.26
%HD24	0.26
%HD26	0.28
%HD28	0.10
%HD30	0.13

SENDING WITH FILTER

01/04/1997
 Current L1
 Corresponding RMS value 23 A
 Fundamental Frequency 50.13 Hz
 THD 11.50 %



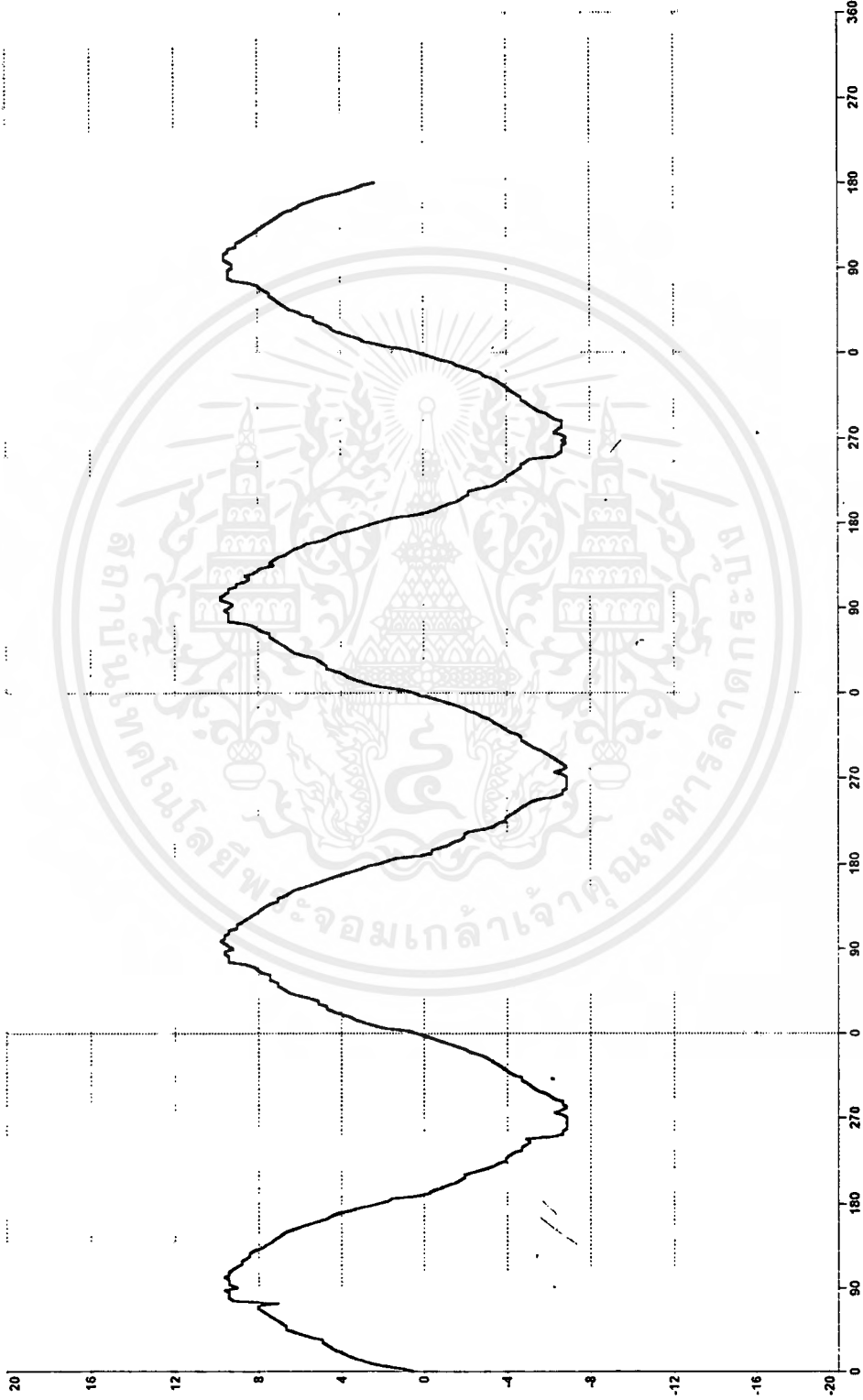
รูปที่ 5.14 แสดง Spectrum รูปคลื่นของกระแสต้านส่งที่วัดได้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00:17:01

RECIEVING WITH FILTER
Capture Date 04/05/97
Capture Time 00:17:37

02/04/1997
Voltage L1
Corresponding RMS value 51 V
Fundamental Frequency 48.03 Hz
THD 5.80 %



รูปที่ 5.15 แสดงรูปคลื่นของแรงดันด้านรับที่วัดได้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00:21:47

RECEIVING WITH FILTER

02/04/1997
 Voltage L1
 Corresponding RMS value 52V
 Fundamental Frequency 48.98 Hz
 THD 5.60 %

%HD2	1.78
%HD4	0.83
%HD6	0.13
%HD8	0.29
%HD10	0.48
%HD12	0.40
%HD14	0.24
%HD16	0.27
%HD18	0.27
%HD20	0.48
%HD22	0.35
%HD24	0.35
%HD26	0.13
%HD28	0.10
%HD30	0.21
%HD3	1.37
%HD5	4.02
%HD7	0.62
%HD9	0.48
%HD11	1.89
%HD13	1.10
%HD15	0.32
%HD17	0.24
%HD19	0.16
%HD21	0.54
%HD23	0.59
%HD25	0.35
%HD27	0.05
%HD29	0.27
%HD31	0.24



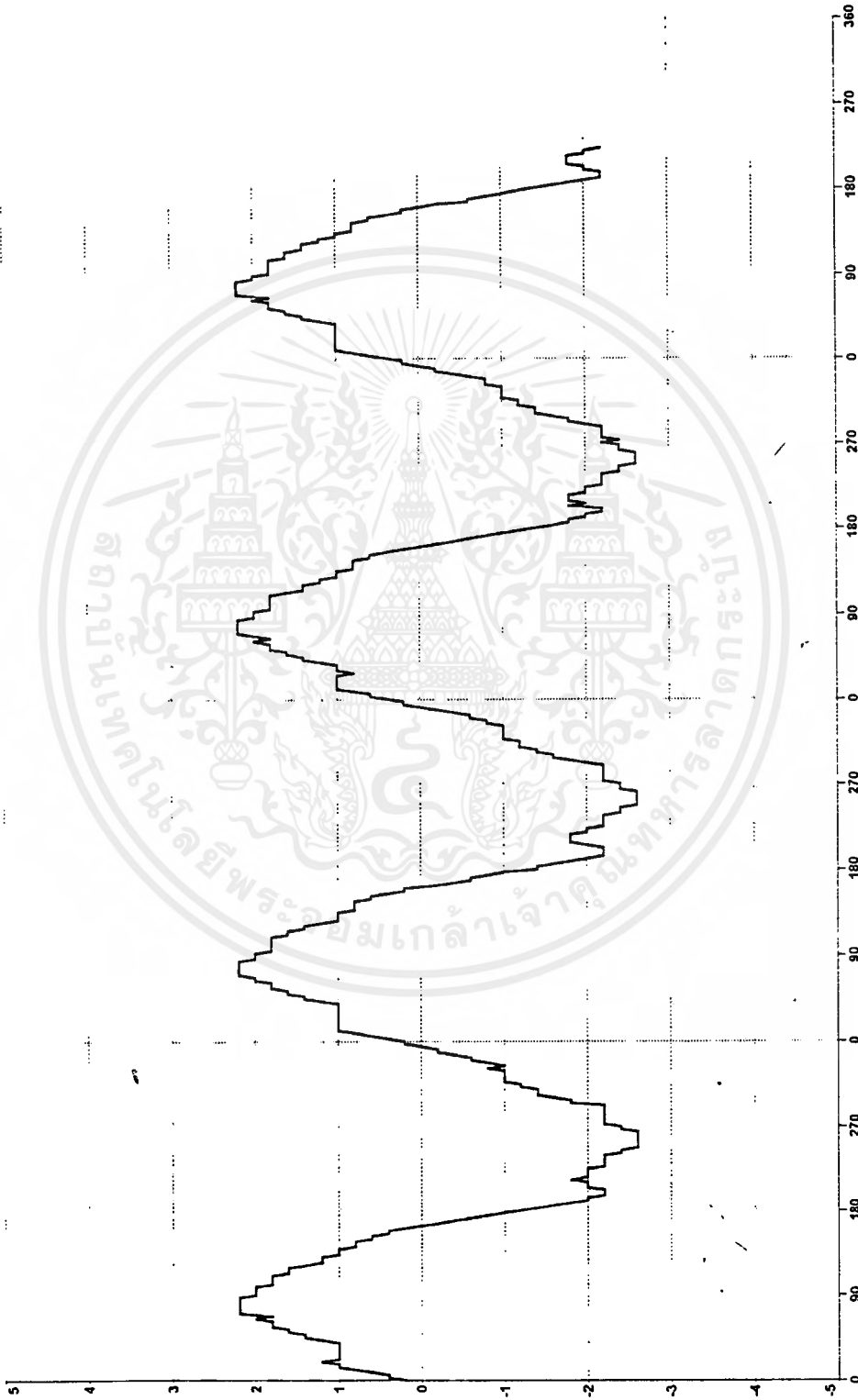
รูปที่ 5.16 แสดง Spectrum รูปคลื่นของแรงดันด้านรับที่วัดได้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00:18:49

RECEIVING WITH FILTER
Capture Date 04/05/97
Capture Time 00:19:41

02/04/1997
Current L1
Corresponding RMS value 22 A
Fundamental Frequency 48.99 Hz
THD 14.60 %



รูปที่ 5.17 แสดงรูปคลื่นของกระแสสำหรับที่วัดได้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00:20:15

RECIEIVING WITH FILTER

%HD2	8.34	%HD3	4.22
%HD4	3.55	%HD5	8.77
%HD6	0.32	%HD7	4.70
%HD8	0.13	%HD9	0.82
%HD10	0.26	%HD11	2.56
%HD12	0.45	%HD13	1.01
%HD14	0.16	%HD15	0.37
%HD16	0.37	%HD17	0.29
%HD18	0.21	%HD19	0.64
%HD20	0.34	%HD21	0.24
%HD22	0.29	%HD23	0.00
%HD24	0.37	%HD25	0.21
%HD26	0.32	%HD27	0.45
%HD28	0.16	%HD29	0.58
%HD30	0.13	%HD31	0.52

02/04/1997
 Current L1
 Corresponding RMS value 22 A
 Fundamental Frequency 49.98 Hz
 THD 14.50 %



รูปที่ 5.18 แสดง Spectrum รูปคลื่นของกระแสต้านรับที่วัดได้ใช้ขณะต่อ AC Harmonic Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6 สรุปผลการทดลอง

ดังนั้นพอสรุปได้ว่าจากผลการทดลอง มีการส่งจ่ายกำลังงานไฟฟ้าระหว่างสับสแตชันทั้งสองโดยอัตโนมัติได้จริง ซึ่งในการส่งผ่านกำลังงานไฟฟ้าระหว่างสับสแตชันทั้งสองนั้นโดยรวมแล้วจะมีประสิทธิภาพค่อนข้างสูงพอสมควร แต่ไม่ค่อยจะดีนักเนื่องจากมีกำลังสูญเสียในคอนเวอร์เตอร์ และ LC ฟิลเตอร์ในระบบมาก และในขณะเดียวกันแรงดันกระแสตรงที่ขั้วของคอนเวอร์เตอร์ทั้งสองจะมีค่าแรงดันต่างกันเล็กน้อย โดยแรงดันที่ขั้วของคอนเวอร์เตอร์ทางด้านส่งจะมีค่าสูงกว่าทางด้านรับ แสดงว่ามีแรงดันกระแสตรงตกคร่อมที่ตัวสายส่งตัวนำ ซึ่งมีค่าของ LC ฟิลเตอร์ เป็นส่วนประกอบอยู่ด้วย จึงทำให้มีค่า DC โวลต์เฉลี่ยเรคทูเรชัน ขึ้น แต่ค่าน้อยมาก

ในส่วนการทดลองของ ฮาร์โมนิกส์ ฟิลเตอร์ สามารถที่จะออกแบบใช้งานได้เป็นอย่างดี ซึ่งในการคำนวณ ฮาร์โมนิกส์ ฟิลเตอร์ ที่ใช้ในโครงการ เป็นการคำนวณขั้นพื้นฐานโดยใช้หลักการ รีโซแนนซ์ (Resonance) และผลจากอุปกรณ์ที่ใช้ในโครงการมีค่าเบี่ยงเบนไปจากค่าที่คำนวณบ้างเล็กน้อย เนื่องจากต้องกำหนดค่าตามที่มีขายในท้องตลาด ในอนาคตอาจทำการศึกษาเกี่ยวกับ ฮาร์โมนิกส์ และการออกแบบ (Design) ที่มีความแม่นยำสูงต่อไป โดยจะแสดงกราฟเปรียบเทียบค่าระหว่างก่อนและหลังการใส่ Harmonic filter เข้าไปในระบบ ดังแสดงในรูปที่ 5.1 - 5.16 และจะเห็นว่า AC ฟิลเตอร์ ที่สร้างขึ้นมานั้นสามารถใช้แก้ฮาร์โมนิกส์ในทางด้านรับได้โดยดูจากค่า Total Harmonics distaltion (THD) จะลดลง แต่ในทางด้านส่งค่า THD กลับมีค่าสูงขึ้นจากเดิมแต่ก็ไม่มากนัก แสดงว่าการแก้ฮาร์โมนิกส์ในทางด้านส่งยังไม่สามารถใช้ LC ฟิลเตอร์ ชุดนี้แก้ให้ลดลงได้

บทที่ 6

บทวิจารณ์และสรุป

ในการควบคุมระบบการส่งจ่ายพลังงานไฟฟ้ากระแสตรงจำลองของปริณญาณิพนธ์ฉบับนี้ ได้มุ่งเน้นถึงการสร้างระบบการควบคุมการส่งจ่ายพลังงานไฟฟ้ากระแสตรงจำลองด้วยไมโครคอนโทรลเลอร์ MCS-51 วงจรประกอบการทำงาน เอชดีคอนเวอร์เตอร์ ดีทูเอคอนเวอร์เตอร์ และวงจรตรวจจับกระแส และแรงดัน เป็นหลัก ในการควบคุมการส่งจ่ายพลังงานไฟฟ้าในโครงการนี้ จะใช้ชิงโครนิสเจนเนอร์เรเตอร์ 2 ตัว และใช้มอเตอร์ไฟฟ้ากระแสตรงเป็นตัวต้นกำลังของเครื่องกำเนิดไฟฟ้า ที่ใช้ในห้องทดลองของทางภาควิชา ซึ่งมีข้อเสียคือ เมื่อจ่ายโหลดแล้วจะทำให้ความเร็วรอบของมอเตอร์ซึ่งเป็นตัวต้นกำลังนั้นลดลง เป็นผลให้แรงดันไฟฟ้าที่ขั้วและความถี่ลดลง รวมถึงกำลังไฟฟ้าที่เครื่องกำเนิดไฟฟ้าจ่ายออกมาเพื่อส่งให้กับสายส่งกำลังไฟฟ้ากระแสตรง มีไม่มากพอในขณะที่ทำการทดลอง จึงทำให้โปรแกรมการควบคุมการทำงานนั้นทำงานผิดพลาด ดังนั้นโปรแกรมการควบคุมการทำงานในโครงการนี้จะไม่ถูกกำหนดให้มีการตรวจสอบแรงดันที่ขั้ว ซึ่งในการทดลองนั้นส่วนควบคุมความเร็วของตัวต้นกำลังและแรงดันไฟฟ้าที่ขั้วยังต้องใช้การควบคุมด้วยมือ โดยการปรับให้ค่าที่คงที่จึงทำให้ไม่มีความแน่นอนเกิดขึ้น ในขณะที่ทำการส่งจ่ายพลังงานจากสับสแตชันหนึ่งไปยังสับสแตชันหนึ่ง

การที่จะทำให้ระบบการควบคุมการส่งจ่ายพลังงานมีความสมบูรณ์มากยิ่งขึ้น จึงควรที่จะต้องมีชุดตรวจจับและควบคุมความเร็วรอบของตัวต้นกำลัง และแรงดันไฟฟ้าที่ขั้วด้วย เพื่อไมโครคอนโทรลเลอร์จะได้รับเงื่อนไขและประมวลผลในการควบคุมได้ละเอียดมากยิ่งขึ้น

ในกรณีของ เอซี ฮาร์โมนิกส์ ฟิลเตอร์ ที่อาจจะไม่มีความสมบูรณ์มากนัก โดยจะสามารถใช้แก้อาร์โมนิกส์ทางด้านที่เป็นตัวรับได้ แต่ไม่สามารถใช้แก้อาร์โมนิกส์ทางด้านที่เป็นตัวส่งได้ ดังนั้นในการแก้อาร์โมนิกส์ ไม่จำเป็นที่จะต้องใช้กับทางด้านที่เป็นตัวส่ง ในที่นี้การที่จะทำให้ในส่วนของการแก้อาร์โมนิกส์เป็ไปอย่างสมบูรณ์ อาจจะต้องมีสวิตซ์ตัดต่อชุด ฟิลเตอร์ให้ออกจากระบบ โดยจะใช้สวิตซ์ต่อชุดฟิลเตอร์เข้ากับระบบในทางด้านที่เป็นตัวรับเท่านั้น ส่วนด้านที่เป็นด้านส่งก็จะตัดชุดฟิลเตอร์ออก ในการแก้ปัญหาที่ดีที่สุดในการแก้อาร์โมนิกส์นั้นอาจจะต้องนำ อินตักแดนซ์ปรับค่าได้ นำมาใช้กับระบบ ต่อไป

สำหรับระบบควบคุมที่สร้างขึ้นมานี้ประสบความสำเร็จอยู่ในระดับหนึ่งเท่านั้น โดยที่จะมีข้อดีที่เพิ่มขึ้นจากของเดิมคือ สามารถเปลี่ยนระบบควบคุมการส่งจ่ายกำลังไฟฟ้า จากการควบคุมด้วยมือที่ไม่มีความละเอียดและไม่แน่นอน มาเป็นการควบคุมที่มีความละเอียดแน่นอน และมีประสิทธิภาพในการส่งจ่ายกำลังไฟฟ้าได้ดีกว่า ถึงอย่างไรก็ตามยังจะต้องมีการปรับปรุงและพัฒนาในรายละเอียดต่าง ๆ ดังที่ได้วิจารณ์ไว้ในส่วนที่กล่าวมาข้างต้น ซึ่งคาดหวังว่าจะได้ผลการทำงานที่ใกล้เคียงกับระบบจริงมากยิ่งขึ้น

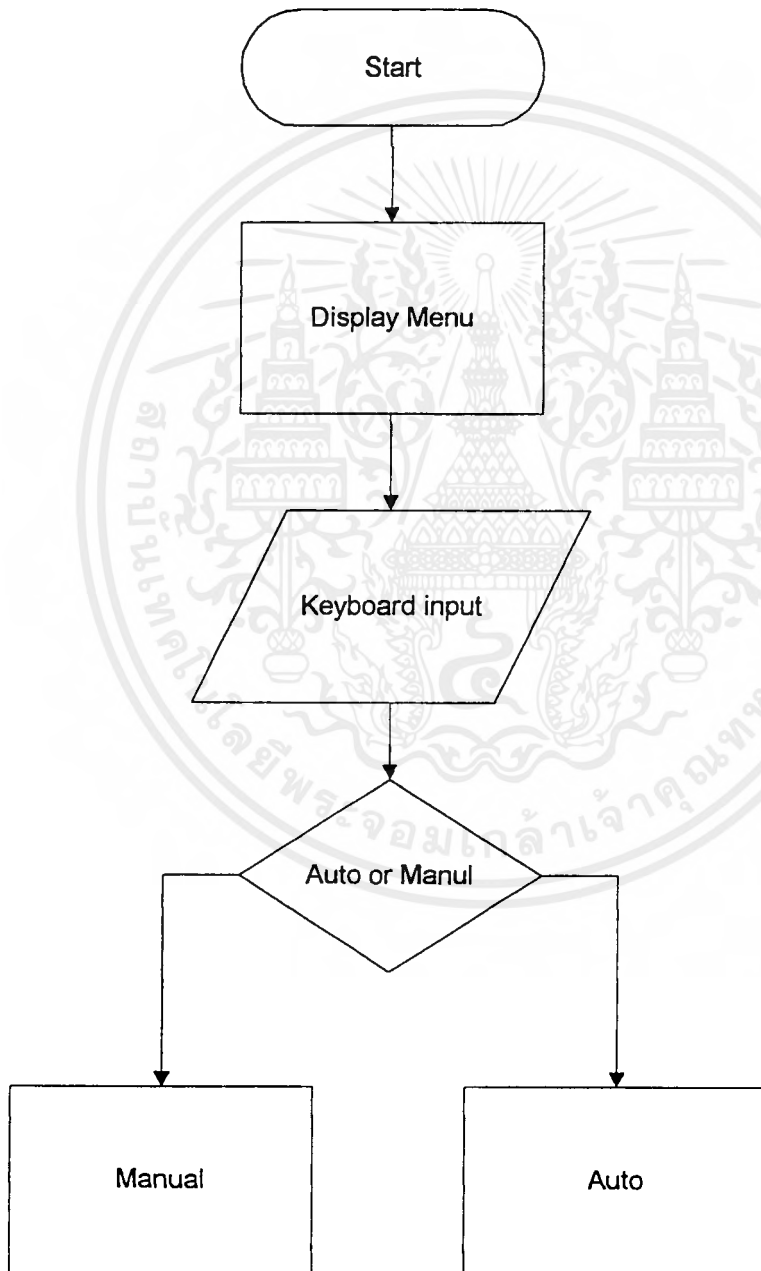
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

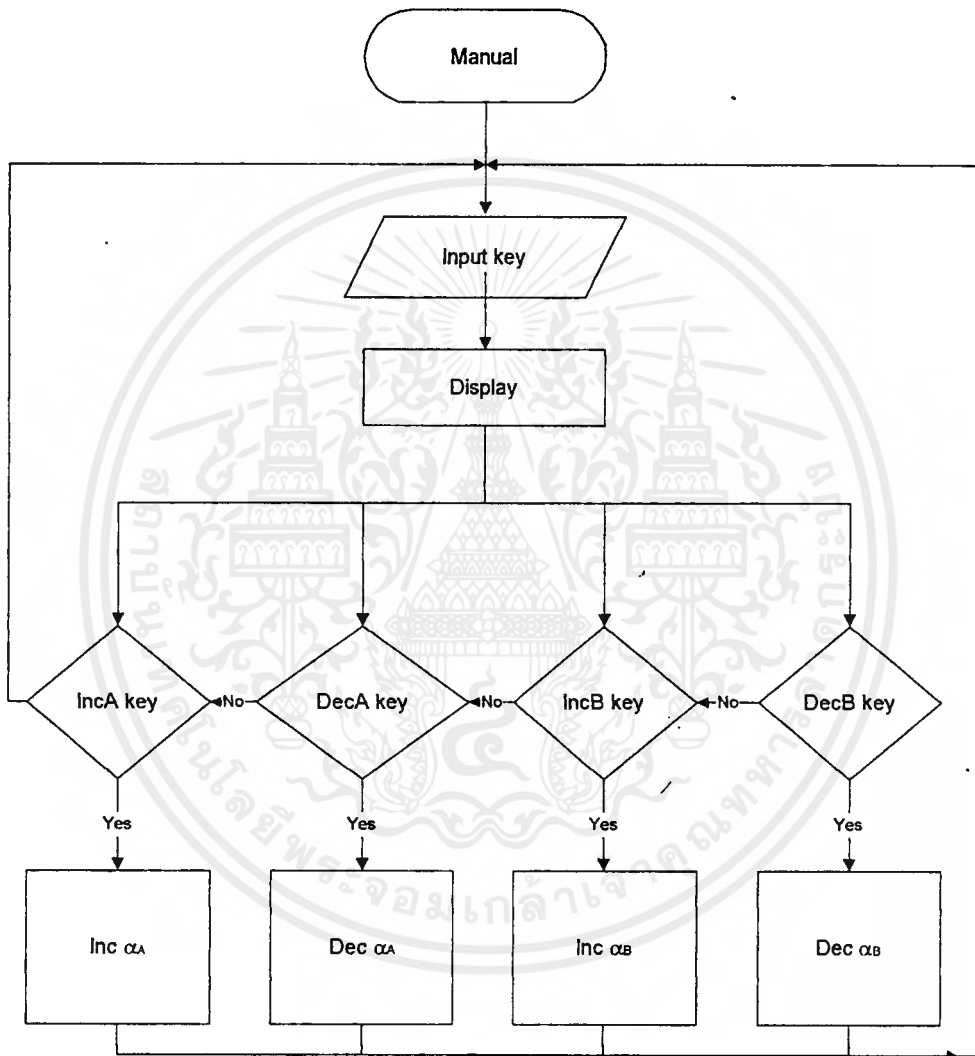
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โฟลว์ชาร์ตการทำงานของ ระบบส่งจ่ายกำลังไฟฟ้ากระแสตรงจำลอง



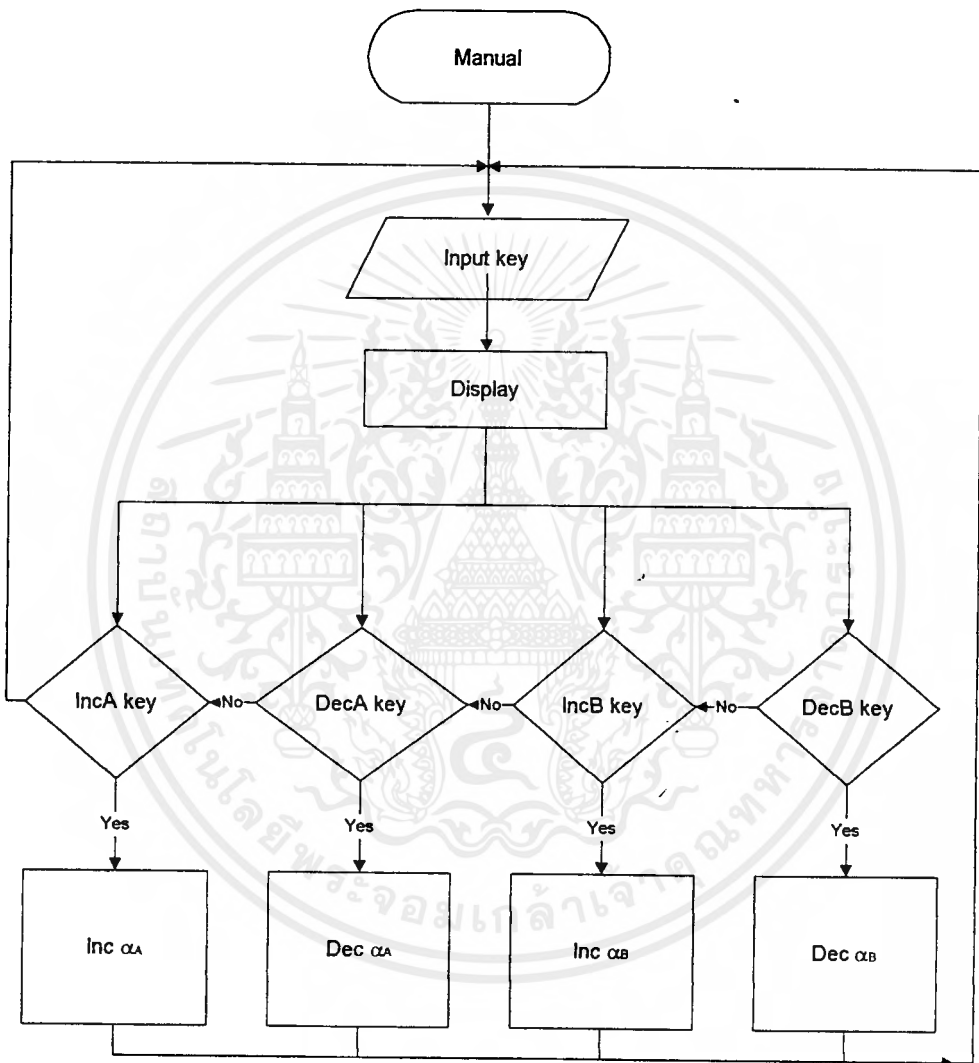
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟลอว์ชาร์ตการทำงานแบบ Manual



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โฟลว์ชาร์ตการทำงานแบบ Manual



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมควบคุมระบบส่งจ่ายกำลังไฟฟ้ากระแสตรงจำลอง

```
;SYSTEM1.1  
;contron DC system auto A & B  
;hardware ANT-3172 version 1.0  
;assembler sxa51  
;22 JANUARY 1997
```

```
POUT11 EQU OFC00H ;8255 port A  
POUT12 EQU OFC01H ;8255 port B  
POUT13 EQU OFC02H ;8255 port C  
CTL_1 EQU OFC03H ;8255 control port  
  
PIN21 EQU OF800H ;8255 port A  
PIN22 EQU OF801H ;8255 port B  
PIN23 EQU OF802H ;8255 port C  
CTL_2 EQU OF803H ;8255 control port  
  
PIN31 EQU OFE00H ;8255 port A  
PIN32 EQU OFE01H ;8255 port B  
PIN33 EQU OFE02H ;8255 port C  
CTL_3 EQU OFE03H ;8255 control port
```

```
;constant
```

```
DELAY1 EQU 74H ;delay in DJNZ loop for 87 usec  
MAXIAC EQU 0B2H ;7amp  
MAXVAC EQU 0E7H  
MAXIDC EQU OFEH ;2amp  
MAXVDC EQU OFEH ;2amp  
MAXIAIB EQU 0B2H ;7amp  
IOFFSET EQU 89D ;3amp
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

VA      EQU    30H    ;data buffer
IA      EQU    31H
VB      EQU    33H
IB      EQU    34H
VDC     EQU    35H
IDC     EQU    36H

```

```

BUFFERA EQU    22H
BUFFERB EQU    24H
BUFFER1 EQU    25H
BUFFERB1 EQU    26H
V1      EQU    20H
I1      EQU    22H
I2      EQU    24H
OLDANGA EQU    26H
OLDANGB EQU    28H
CONS1   EQU    6D    ;
CONS2   EQU    4D    ;
CONS3   EQU    11D   ;

IOVER   EQU    10H
LIMIT1  EQU    40H
LIMIT2  EQU    8CH

```

```

LCDWRC  EQU    OFA00H ;LCD WRITE CONTROL
LCDRDC  EQU    OFA01H ;LCD READ CONTROL (BUSY CHECK)
LCDWRD  EQU    OFA02H ;LCD WRITE DATA
LCDRDD  EQU    OFA03H ;LCD READ DATA

LCDBUF  EQU    8800H
NWKEY   EQU    30H

```

```

INCDATA EQU    31H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DECDATA EQU 21H
INCDATB EQU 33H
DECDATB EQU 23H
```

```
BOUNCE EQU 20
KNEXT EQU 50
```

```
*****
```

```
TEMP EQU 30H
FRAGT EQU 32H
DIVNUM EQU 34H
DIVSOR EQU 36H
QUOT EQU 38H
MUL2 EQU 34H
RESULT EQU 36H
SOURCE EQU 34H
DEST EQU 36H
IAFILL EQU 85H
CONSTOVER EQU 07FH
CONSTB2 EQU 39H
CONSTA2 EQU 8CH
```

```
*****
```

```
ORG 000H
```

```
MAIN:
```

```
LCALL INIT_8255_1
LCALL INIT_8255_2
LCALL INIT_8255_3
MOV A,#01H ;clear display
LCALL LCDWI
MOV BUFFERA,#OFFH
MOV BUFFERB,#OFFH
LCALL OUTPORTA
LCALL OUTPORTB
MOV DPTR,#SHOW2
LCALL DISPLAY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOOP3:

```
LCALL KEY
CJNE A,#OFFH,MANU
LJMP LOOP3
```

MANU:

```
CJNE A,#31H,AUTO
LCALL MANUALCON
LJMP LOOP3
```

AUTO:

```
CJNE A,#21H,LOOP3
LCALL AUTOCON
LJMP LOOP3
```

MANUALCON:

LOOP2:

```
LCALL INPUTDAT
;output dtoa port A 8255
;address Ofc00
```

```
MOV A,BUFFERA
MOV DPTR,#DATA2+14
LCALL HEXAC
MOV A,BUFFERB
MOV DPTR,#DATA2+30
LCALL HEXAC
MOV DPTR,#DATA2
LCALL DISPLAY
LCALL KEY
CJNE A,#OFFH,HKEY
LJMP LOOP2
```

HKEY:

INCA:

```
CJNE A,#INCDATA,DECA
LCALL INCSUBA
```

```
LJMP OUTA
```

DECA:

```
CJNE A,#DECADATA,INCB
LCALL DECSUBA
LJMP OUTA
```

INCB:

```
CJNE A,#INCDATB,DECB
LCALL INCSUBB
LJMP OUTB
```

DECB:

```
CJNE A,#DECDATB,LOOP2
LCALL DECSUBB
LJMP OUTB
```

OUTA:

```
LCALL OUTPORTA
LJMP LOOP2
```

OUTB:

```
LCALL OUTPORTB
LJMP LOOP2
RET
```

AUTOCON:

```
LCALL INPUTDAT
;output dtoa port A 8255
;address 0fc00
```

```
MOV A,BUFFERA
MOV DPTR,#DATA1
LCALL HEXAC
MOV A,BUFFERB
MOV DPTR,#DATA1+4
LCALL HEXAC
MOV DPTR,#DATA1
LCALL DISPLAY
MOV R7,#'0' ;flag = 0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOOP1:

```
LCALL INPUTDAT
MOV A,IA
CLR C
SUBB A,#CONSTOVER
JC IANOTOVER
```

IAOVER:

```
MOV A,IB      ;check ib
CLR C
SUBB A,#CONSTOVER
JC IBOK      ;not over goto ibok
CJNE R7,#'A',INNC2
LCALL INCSUBA_
LCALL INCSUBB_
MOV R7,#'O'
LJMP LOOP1
```

INNC2:

```
CJNE R7,#'B',LOOP1
LCALL INCSUBB_
LCALL INCSUBA_
MOV R7,#'O'
LJMP LOOP1
```

IBOK:

```
CJNE R7,#'O',LOOP1
MOV R5,#CONSTB2
LCALL DECSUBB_
MOV R5,#CONSTA2
LCALL DECSUBA_check
MOV R7,#'A'
LJMP LOOP1
```

IANOTOVER:

```
CJNE R7,#'A',CHECKIB
LCALL INCSUBA_
```

```

LCALL INCSUBB_
MOV R7,#'0'
LJMP LOOP1
CHECKIB:
MOV A,IB
CLR C
SUBB A,#CONSTOVER
JC IBNOTOVER

```

IBOVER:

```

CJNE R7,#'0',LOOP1
MOV R5,#CONSTB2
LCALL DECSUBA_
MOV R5,#CONSTA2
LCALL DECSUBB_check
MOV R7,#'B'
LJMP LOOP1

```

IBNOTOVER:

```

CJNE R7,#'B',LOOP1
LCALL INCSUBB_
LCALL INCSUBA_
MOV R7,#'0'
LJMP LOOP1
RET

```

```

DATA1: DB ' '
        DB ' '

```

```

DATA2: DB 'la Va @1 '
        DB 'lb Vb @2 '

```

```

SHOW1:DB '## DC SYSTEM ## '
        DB 'BY SET '

```

```

SHOW2:DB ' PRESS 1 MANUAL '

```

```

DB      '    4 AUTO '
SHOW5:DB  'SUBA->->->->SUBB'
DB      'IA      IB '
SHOW6:DB  'SUBA>->->->SUBB'
DB      'IA      IB '
SHOW3:DB  'SUBA<-<-<-<-SUBB'
DB      'IA      IB '
SHOW4:DB  'SUBA<-<-<-<-SUBB'
DB      'IA      IB '
SHOW7:DB  'SUBA- - - - SUBB'
DB      'IA      IB '
SHOW8:DB  'SUBA - - - -SUBB'
DB      'IA      IB '

```

HEXAC:

```

MOV R1,A
SWAP A
ANL A,#0FH
LCALL _HEXAC
MOVX @DPTR,A
MOV A,R1
ANL A,#0FH
LCALL _HEXAC
INC DPTR
MOVX @DPTR,A
RET

```

_HEXAC:

```

CJNE A,#10,NOTEQ1
SJMP GRTR1

```

NOTEQ1:

```

JC ASCZ1

```

GRTR1:

```

ADD A,#'A'-'9'-1

```

ASCZ1:

ADD A,#'0'

RET

DECSUBB_:

MOV A,BUFFERB

CJNE A,#OFFH,DECEX1

CLR C

SUBB A,R5

MOV R6,A

INC R6

MOV R3,#0

DECSUBB1_:

MOV A,BUFFERA

MOV DPTR,#DATA1

LCALL HEXAC

MOV A,BUFFERB

MOV DPTR,#DATA1+4

LCALL HEXAC

LCALL INPUTDAT

CJNE R3,#0,SHOW3_

MOV DPTR,#SHOW4

MOV R3,#1

LJMP SHOW4_

SHOW3_:

MOV DPTR,#SHOW3

MOV R3,#0

SHOW4_:

LCALL DISPLAY

LCALL HEXAC

LCALL OUTPORTB

DEC BUFFERB

MOV A,#100D

LCALL ELAY

```

        DJNZ R6,DECSUBB1_
DECEX1:
        RET
;*****
DECSUBB_check:
        MOV A,BUFFERB
        CJNE A,#OFFH,DECEX1_check
        CLR C
        SUBB A,R5
        MOV R6,A
        INC R6
        MOV R3,#0
DECSUBB1_check:
        MOV A,BUFFERA
        MOV DPTR,#DATA1
        LCALL HEXAC
        MOV A,BUFFERB
        MOV DPTR,#DATA1+4
        LCALL HEXAC
        LCALL INPUTDAT
        CJNE R3,#0,SHOW51_
        MOV DPTR,#SHOW6
        MOV R3,#1
        LJMPL SHOW61_
SHOW51_:
        MOV DPTR,#SHOW5
        MOV R3,#0
SHOW61_:
        LCALL DISPLAY
        MOV A,IA
        CLR C
        SUBB A,#CONSTOVER
        JNC DECEX1_CHECK ;la over goto out
        MOV A,IB

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CLR C
SUBB A,#CONSTOVER
JC DECEX1_CHECK ;NOT over goto OUT
```

```
LCALL HEXAC
LCALL OUTPORTB
DEC BUFFERB
MOV A,#100D
LCALL ELAY
DJNZ R6,DECSUBB1_check
```

```
DECEX1_check:
```

```
RET
```

```
*****
```

```
DECSUBA_:
```

```
MOV A,BUFFERA
CJNE A,#OFFH,DECEX
CLR C
SUBB A,R5
MOV R6,A
INC R6
MOV R3,#0
```

```
DECSUBA1_:
```

```
MOV A,BUFFERA
MOV DPTR,#DATA1
LCALL HEXAC
MOV A,BUFFERB
MOV DPTR,#DATA1+4
LCALL HEXAC
LCALL INPUTDAT
CJNE R3,#0,SHOW5_
MOV DPTR,#SHOW6
MOV R3,#1
LJMP SHOW6_
```

```
SHOW5_:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV DPTR,#SHOW5
MOV R3,#0
SHOW6_:
    LCALL DISPLAY
    LCALL HEXAC
    LCALL OUTPORTA
    DEC BUFFERA
    MOV A,#100D
    LCALL ELAY
    DJNZ R6,DECSUBA1_
DECEX:
    RET
;*****
DECSUBA_check:
    MOV A,BUFFERA
    CJNE A,#OFFH,DECEX_check
    CLR C
    SUBB A,R5
    MOV R6,A
    INC R6
    MOV R3,#0
DECSUBA1_check:
    MOV A,BUFFERA
    MOV DPTR,#DATA1
    LCALL HEXAC
    MOV A,BUFFERB
    MOV DPTR,#DATA1+4
    LCALL HEXAC
    LCALL INPUTDAT
    OCJNE R3,#0,SHOW31_
    MOV DPTR,#SHOW4
    MOV R3,#1
    LJMPL SHOW41_

```

SHOW31_:

MOV DPTR,#SHOW3

MOV R3,#0

SHOW41_:

LCALL DISPLAY

MOV A,IA

CLR C

SUBB A,#CONSTOVER

JC DECEX_CHECK ;Ia not over goto out

MOV A,IB

CLR C

SUBB A,#CONSTOVER

JNC DECEX_CHECK ;Over goto OUT

LCALL OUTPORTA

DEC BUFFERA

MOV A,#1 OOD

LCALL ELAY

DJNZ R6,DECSUBA1_check

DECEX_check:

RET

INCSUBB_:

MOV R3,#0

MOV A,#OFFH

CJNE A,BUFFERB,ENDINCB_

RET

ENDINCB_:

INC BUFFERB

MOV A,BUFFERA

MOV DPTR,#DATA1

LCALL HEXAC

MOV A,BUFFERB

MOV DPTR,#DATA1+4

LCALL HEXAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SHOW71_:

MOV DPTR,#SHOW7

MOV R3,#0

SHOW81_:

MOV A,#100D

LCALL ELAY

LJMP INCSUBA_

RET

INPUTDAT:

IAIN: MOV DPTR,#PIN21 ;input

MOVX A,@DPTR ;

MOV IA,#89h;A ;store data buffer

MOV A,IA

MOV DPTR,#SHOW3+19

LCALL HEXAC

MOV A,IA

MOV DPTR,#SHOW4+19

LCALL HEXAC

MOV A,IA

MOV DPTR,#SHOW5+19

LCALL HEXAC

MOV A,IA

MOV DPTR,#SHOW6+19

LCALL HEXAC

MOV DPTR,#SHOW7+19

LCALL HEXAC

MOV A,IA

MOV DPTR,#SHOW8+19

LCALL HEXAC

MOV A,IA

MOV DPTR,#DATA2+3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL OUTPORTB
LCALL INPUTDAT
CJNE R3,#0,SHOW7_
MOV DPTR,#SHOW8
MOV R3,#1
LJMP SHOW8_

```

SHOW7_:

```

MOV DPTR,#SHOW7
MOV R3,#0

```

SHOW8_:

```

LCALL DISPLAY
MOV A,#1
LCALL ELAY
LJMP INCSUBB_
RET

```

INCSUBA_:

```

MOV A,#OFFH
CJNE A,BUFFERA,ENDINCA_
RET

```

ENDINCA_:

```

INC BUFFERA
MOV A,BUFFERA
MOV DPTR,#DATA1
LCALL HEXAC
MOV A,BUFFERB
MOV DPTR,#DATA1+4
LCALL HEXAC
LCALL OUTPORTA
LCALL INPUTDAT
CJNE R3,#0,SHOW71_
MOV DPTR,#SHOW8
MOV R3,#1
LJMP SHOW81_

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LCALL HEXAC

```
VAIN: MOV DPTR,#PIN22 ;input
      MOVX A,@DPTR ;
      MOV VA,A ;store data buffer
      MOV A,VA
      MOV DPTR,#DATA2+9
      LCALL HEXAC
```

```
IBIN: MOV DPTR,#PIN23 ;input
      MOVX A,@DPTR ;
      MOV IB,#00h;A ;store data buffer
      MOV A,IB
      MOV DPTR,#SHOW3+30
      LCALL HEXAC
      MOV A,IB
      MOV DPTR,#SHOW4+30
      LCALL HEXAC
      MOV A,IB
      MOV DPTR,#SHOW5+30
      LCALL HEXAC
      MOV A,IB
      MOV DPTR,#SHOW6+30
      LCALL HEXAC
      MOV DPTR,#SHOW7+30
      LCALL HEXAC
      MOV A,IB
      MOV DPTR,#SHOW8+30
      LCALL HEXAC
      MOV A,IB
      MOV DPTR,#DATA2+19
      LCALL HEXAC
```

```
VBIN: MOV DPTR,#PIN31 ;input
```

```
      MOVX A,@DPTR ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV VB,A      ;store data buffer
MOV A,VB
MOV DPTR,#DATA2+25
LCALL HEXAC
IDCIN: MOV DPTR,#PIN32 ;input
MOVX A,@DPTR ;
MOV IDC,A     ;store data buffer
MOV A,IDC
MOV DPTR,#DATA2+24
LCALL HEXAC
VDCIN: MOV DPTR,#PIN33 ;input
MOVX A,@DPTR ;
MOV VDC,A    ;store data buffer
MOV A,VDC
MOV DPTR,#DATA2+28
LCALL HEXAC
RET

```

```

;*****
;

```

DISPLAY:

MENU4:

```

MOV A,#00111000B ;FUNCTION SET
LCALL LCDWI
MOV A,#00001110B ;DISPLAY ON/OFF
LCALL LCDWI
MOV A,#01H      ;CLEAR
LCALL LCDWI

```

MAIN4:

```

MOV DPTR,#DATA1 ;FIRST DISPLAY
LCALL LCDLDP
RET

```

```

;*****
;

```

```

;***** LCDWI SUB *****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

; LCD WRITE INSTRUCTION (RS=0)

; IN = A

; REG = A

```
LCDWI: PUSH  DPH
        PUSH  DPL
        MOV   DPTR,#LCDWRC
        MOVX  @DPTR,A
        MOV   DPTR,#LCDRDC
```

LCDWI1:

```
MOVX  A,@DPTR      ;WAIT FOR BF=0
JB    ACC.7,LCDWI1
POP   DPL
POP   DPH
RET
```

; ***** LCDWD SUB *****

; LCD WRITE DATA (RS=1)

; IN = A

; REG = A

LCDWD:

```
PUSH  DPH
PUSH  DPL
MOV   DPTR,#LCDWRD
MOVX  @DPTR,A
MOV   DPTR,#LCDRDC
```

LCDWD1:

```
MOVX  A,@DPTR      ;WAIT FOR BF=0
JB    ACC.7,LCDWD1
POP   DPL
POP   DPH
RET
```

; ***** LCDLDP SUB *****

; LOAD PMEM TO LCD-MODULE (DMC202)

; IN = DPTR START BLOCK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

; REG = A,R2,DPTR

LCDLDP:

```
MOV A,#80H ;SET ADDRESS LINE 1
LCALL LCDLDPS
MOV A,#0COH ;SET ADDRESS LINE 2
LCALL LCDLDPS
RET
```

LCDLDPS:

```
LCALL LCDWI ;LOAD ONE LINE
MOV R2,#16 ;16 CHAR.
```

LCDLDPS1:

```
CLR A
MOVC A,@A+DPTR ;PMEM=MOVC
LCALL LCDWD ;WRITE DATA
INC DPTR
DJNZ R2,LCDLDPS1
RET
```

```
*****
;
*****
;
```

HXTOAC:

```
MOV A,BUFFERA1
MOV DPTR,#DATA1
LCALL HXTOACI
MOV A,BUFFERB1
MOV DPTR,#DATA1+4
LCALL HXTOACI
RET
```

```
*****
;
```

HXTOAC1:

```
MOV A,IA
MOV DPTR,#DATA1+9
LCALL HXTOACI
MOV A,IA
MOV DPTR,#DATA1+13
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL HXTOACI
MOV A,IB
MOV DPTR,#DATA1+17
LCALL HXTOACI
MOV A,VB
MOV DPTR,#DATA1+21
LCALL HXTOACI
MOV A,IDC
MOV DPTR,#DATA1+25
LCALL HXTOACI
MOV A,VDC
MOV DPTR,#DATA1+29
LCALL HXTOACI
RET

```

```

;*****

```

```

HXTOAC2:

```

```

MOV A,IA
MOV DPTR,#DATA1+9
LCALL HXTOACI
MOV A,VA
MOV DPTR,#DATA1+13
LCALL HXTOACI
RET

```

```

;*****

```

```

;in A

```

```

;reg A,B

```

```

HXTOACI:

```

```

MOV DPTR,#DATA1
MOV B,#100D
DIV AB
ADD A,#'0'
MOVX @DPTR,A
INC DPTR
MOV A,B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV B,#10D
DIV AB
ADD A,#'0'
MOVX @DPTR,A
INC DPTR
MOV A,B
ADD A,#'0'
MOVX @DPTR,A
RET
```

```
*****
;
```

INCSUBA:

```
MOV A,#OFFH
CJNE A,BUFFERA,ENDINCA
RET
```

ENDINCA: INC BUFFERA

```
RET
```

```
*****
;
```

DECSUBA:

```
MOV A,#OOH
CJNE A,BUFFERA,ENDDECA
RET
```

ENDDECA:

```
DEC BUFFERA
RET
```

```
*****
;
```

INCSUBB:

```
MOV A,#OFFH
CJNE A,BUFFERB,ENDINCB
RET
```

ENDINCB:

```
INC BUFFERB
RET
```

```
*****
;
```

DECSUBB:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,#00H
CJNE A,BUFFERB,ENDDECB
RET

```

```

ENDDECB:

```

```

DEC BUFFERB
RET

```

```

;*****
;

```

```

;*****
;

```

```

OUTPORTA:

```

```

MOV A,#00H ;CLEAR P1
MOV DPTR,#POUT13
MOVX @DPTR,A ;clock high to low
MOV A,BUFFERA
MOV DPTR,#POUT11
MOVX @DPTR,A
MOV A,#OFFH ;CLOCK LOW TO HIGH
MOV DPTR,#POUT13
MOVX @DPTR,A
RET

```

```

;*****
;

```

```

OUTPORTB:

```

```

MOV A,#00H ;CLEAR P1
MOV DPTR,#POUT13
MOVX @DPTR,A ;clock high to low
MOV A,BUFFERB
MOV DPTR,#POUT12
MOVX @DPTR,A
MOV A,#OFFH ;CLOCK LOW TO HIGH
MOV DPTR,#POUT13
MOVX @DPTR,A
RET

```

```

;*****
;

```

```

;init 8255 port a,b,c output

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INIT_8255_1:

MOV DPTR,#CTL_1

MOV A,#80H

MOVX @DPTR,A

RET

;init 8255 port a,b,c=input .

INIT_8255_2:

MOV DPTR,#CTL_2

MOV A,#9BH

MOVX @DPTR,A

RET

;init 8255 port a,b,c=input

INIT_8255_3:

MOV DPTR,#CTL_3

MOV A,#9BH

MOVX @DPTR,A

RET

;

KEY:

LCALL SCAN

CJNE A,#OFFH,HKEY1

LJMP KEY

HKEY1:

MOV NWKEY,A

MOV A,#BOUNCE

LCALL ELAY

LCALL SCAN

CJNE A,#OFFH,HKEY2

LJMP KEY

HKEY2:

CJNE A,NWKEY,KEY

WAIT:

```
LCALL SCAN
CJNE A,#OFFH,WAIT
MOV A,#KNEXT
LCALL ELAY
LCALL SCAN
CJNE A,#OFFH,WAIT
MOV A,NWKEY
RET
```

```
*****
;
;*****SCAN SUB*****
; scan row & colume
; return to ACC
SCAN:
keyO:  MOV R2,#0
      MOV R3,#OFEH
KEY1:
      MOV A,#00
      MOV P1,A
      MOV P1,R3
      MOV A,P1
      SWAP A
      ANL A,#OFH
      CJNE A,#OFH,KEY3 ;if acc.7="0" close key
KEY2:  INC R2          ;Scan =scan+1
      PUSH ACC
      MOV A,R3
      ORL A,#OFOH
      RL A
      MOV R3,A
      POP ACC
      CJNE R2,#4,KEY1 ;if Scan = 3
      MOV A,#OFFH    ;NO KEY
```

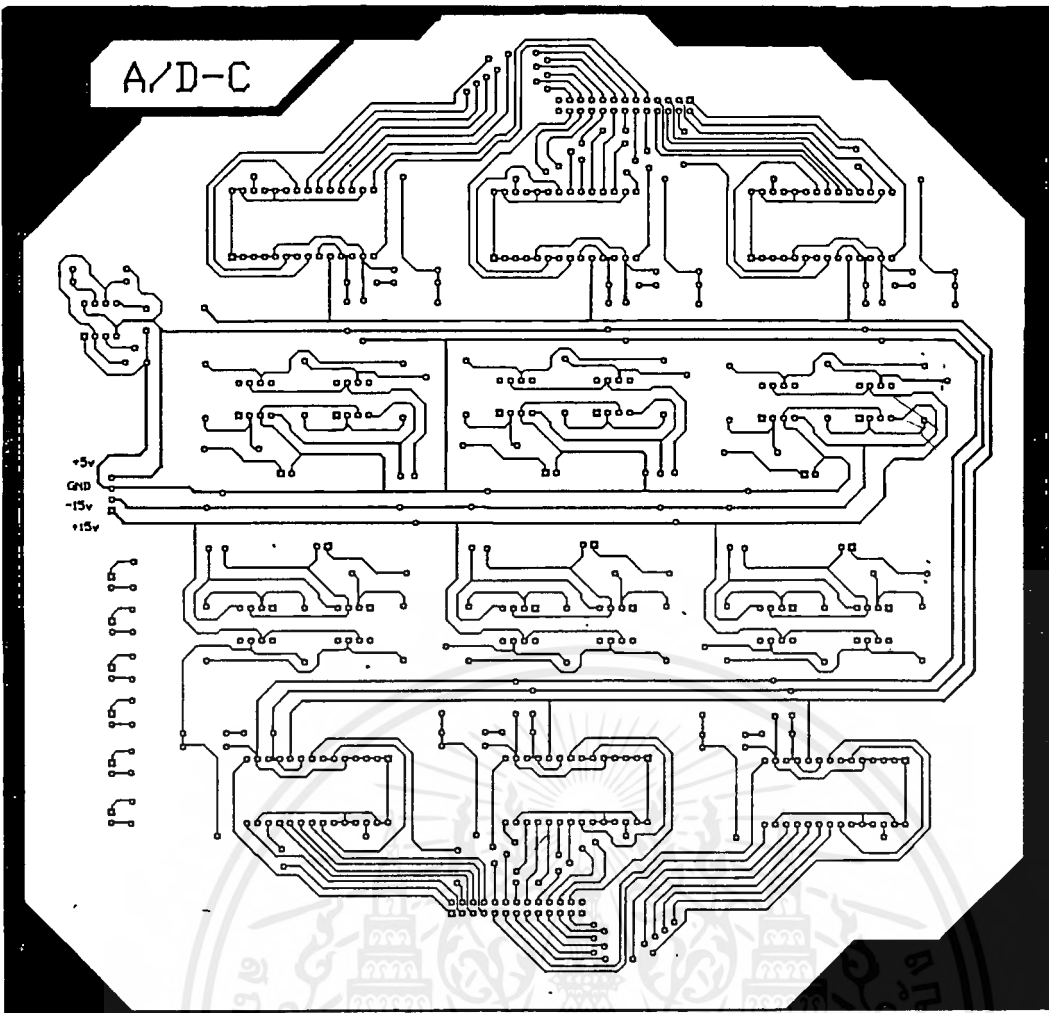
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

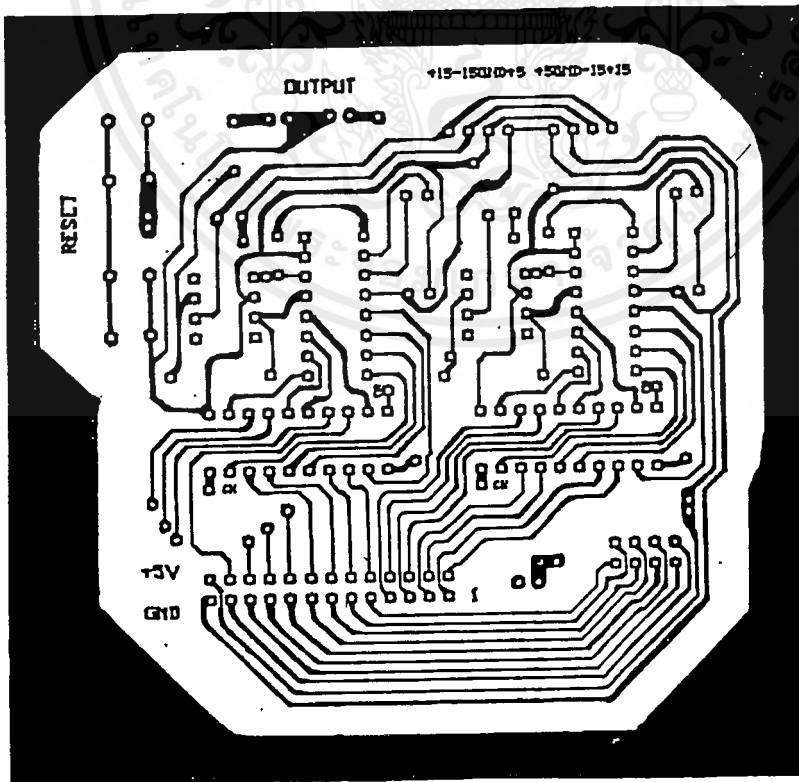
    RET
KEY3: MOV A,#10
    LCALL ELAY ;delaytime 10 mS
    MOV P1,R3
    MOV A,P1
    SWAP A
    ANL A,#0FH
    CPL A
    MOV B,#0
KEY4: INC B ;tabel colun
    RRC A
    JNC KEY4
    MOV A,B
    SWAP A
    ORL A,R2 ;out colum = msb ,low = lsb
    SWAP A
    RET
;*****
;delay time A ms
ELAY: MOV RO,A
ELAY1: MOV R1,#250
E:    NOP
    NOP
    DJNZ R1,E
    DJNZ RO,ELAY1
    RET
END
;*****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

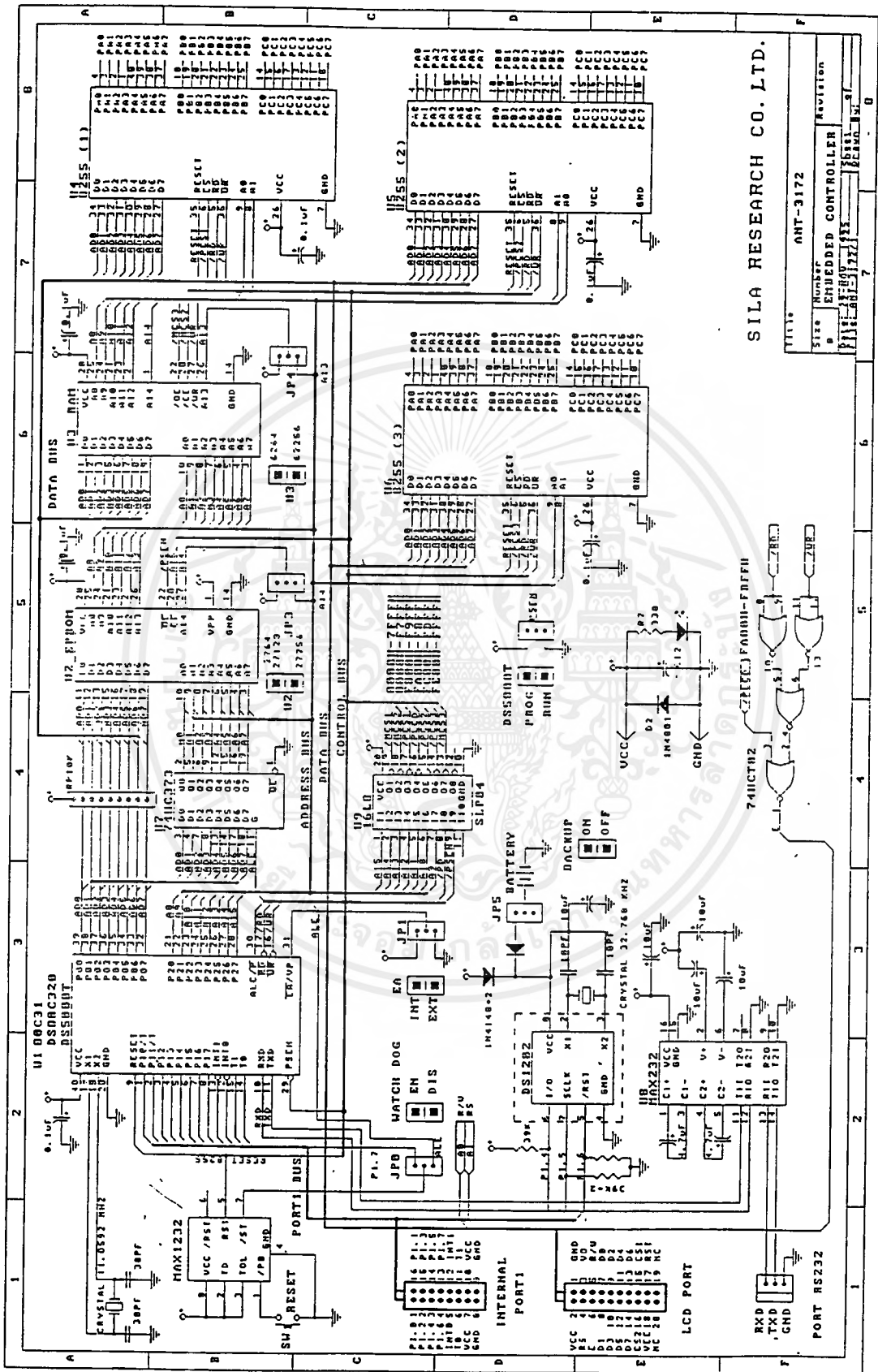


รูปแสดงลายปรินทวงจร Analog to Digital ที่ใช้ในโครงงาน ขนาด 0.5 เท้า



รูปแสดงลายปรินทวงจร Digital to Analog ที่ใช้ในโครงงาน ขนาด เท้าของจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SILA RESEARCH CO. LTD.

TITLE	ANT-3172
Size	Number
9	EMBEDDED CONTROLLER
REV. 1	REV. 1
REV. 2	REV. 2
REV. 3	REV. 3
REV. 4	REV. 4
REV. 5	REV. 5
REV. 6	REV. 6
REV. 7	REV. 7
REV. 8	REV. 8
REV. 9	REV. 9
REV. 10	REV. 10
REV. 11	REV. 11
REV. 12	REV. 12
REV. 13	REV. 13
REV. 14	REV. 14
REV. 15	REV. 15
REV. 16	REV. 16
REV. 17	REV. 17
REV. 18	REV. 18
REV. 19	REV. 19
REV. 20	REV. 20
REV. 21	REV. 21
REV. 22	REV. 22
REV. 23	REV. 23
REV. 24	REV. 24
REV. 25	REV. 25
REV. 26	REV. 26
REV. 27	REV. 27
REV. 28	REV. 28
REV. 29	REV. 29
REV. 30	REV. 30
REV. 31	REV. 31
REV. 32	REV. 32
REV. 33	REV. 33
REV. 34	REV. 34
REV. 35	REV. 35
REV. 36	REV. 36
REV. 37	REV. 37
REV. 38	REV. 38
REV. 39	REV. 39
REV. 40	REV. 40
REV. 41	REV. 41
REV. 42	REV. 42
REV. 43	REV. 43
REV. 44	REV. 44
REV. 45	REV. 45
REV. 46	REV. 46
REV. 47	REV. 47
REV. 48	REV. 48
REV. 49	REV. 49
REV. 50	REV. 50
REV. 51	REV. 51
REV. 52	REV. 52
REV. 53	REV. 53
REV. 54	REV. 54
REV. 55	REV. 55
REV. 56	REV. 56
REV. 57	REV. 57
REV. 58	REV. 58
REV. 59	REV. 59
REV. 60	REV. 60
REV. 61	REV. 61
REV. 62	REV. 62
REV. 63	REV. 63
REV. 64	REV. 64
REV. 65	REV. 65
REV. 66	REV. 66
REV. 67	REV. 67
REV. 68	REV. 68
REV. 69	REV. 69
REV. 70	REV. 70
REV. 71	REV. 71
REV. 72	REV. 72
REV. 73	REV. 73
REV. 74	REV. 74
REV. 75	REV. 75
REV. 76	REV. 76
REV. 77	REV. 77
REV. 78	REV. 78
REV. 79	REV. 79
REV. 80	REV. 80
REV. 81	REV. 81
REV. 82	REV. 82
REV. 83	REV. 83
REV. 84	REV. 84
REV. 85	REV. 85
REV. 86	REV. 86
REV. 87	REV. 87
REV. 88	REV. 88
REV. 89	REV. 89
REV. 90	REV. 90
REV. 91	REV. 91
REV. 92	REV. 92
REV. 93	REV. 93
REV. 94	REV. 94
REV. 95	REV. 95
REV. 96	REV. 96
REV. 97	REV. 97
REV. 98	REV. 98
REV. 99	REV. 99
REV. 100	REV. 100

รูปแสดงวงจรมอบอร์ด MCS-51 ที่ใช้ไมโครงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

**MC1408
MC1508**

Specifications and Applications Information

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

... designed for use where the output current is a linear product of an eight-bit digital word and an analog input voltage.

- Eight-Bit Accuracy Available in Both Temperature Ranges
Relative Accuracy: $\pm 0.19\%$ Error maximum (MC1408LB, MC1408PB, MC1508LB)
- Seven and Six-Bit Accuracy Available with MC1408 Designated by 7 or 6 Suffix after Package Suffix
- Fast Settling Time - 300 ns typical
- Noninverting Digital Inputs are M TTL and CMOS Compatible
- Output Voltage Swing - -0.4 V to -5.0 V
- High-Speed Multiplying Input
Slew Rate 4.0 mA/ μ s
- Standard Supply Voltages: $+5.0$ V and -5.0 V to -15 V

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

SILICON MONOLITHIC INTEGRATED CIRCUIT



**L SUFFIX
CERAMIC PACKAGE
CASE 620-02**



**P SUFFIX
PLASTIC PACKAGE
CASE 648-05**

**D SUFFIX
PLASTIC PACKAGE
CASE 7515-01
SO-16***



*Surface Mount pin-out is different than standard package pin-out for this device. Please refer to Chapter 7 for details.

FIGURE 1 - D-to-A TRANSFER CHARACTERISTICS

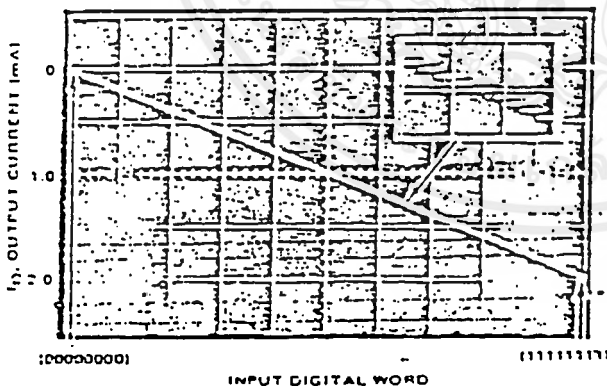
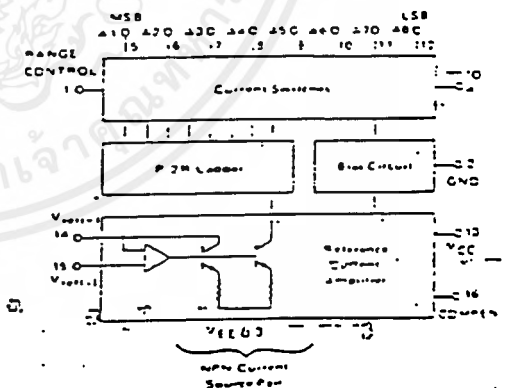


FIGURE 2 - BLOCK DIAGRAM



TYPICAL APPLICATIONS

- Tracking A-to-D Converters
- Successive Approximation A-to-D Converters
- 2 1/2 Digit Panel Meters and DVM's
- Waveform Synthesis
- Sample and Hold
- Peak Detector
- Programmable Gain and Attenuation
- CRT Character Generation
- Audio Digitizing and Decoding
- Programmable Power Supplies
- Analog-Digital Multiplication
- Digital-Digital Multiplication
- Analog-Digital Division
- Digital Addition and Subtraction
- Speech Compression and Expansion
- Stepping Motor Drive

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ MOTOROLA LINEAR INTERFACE DEVICES เท่านั้นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ADC0808, ADC0809 8-Bit μ P Compatible A/D Converters With 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8 single-ended analog signals.

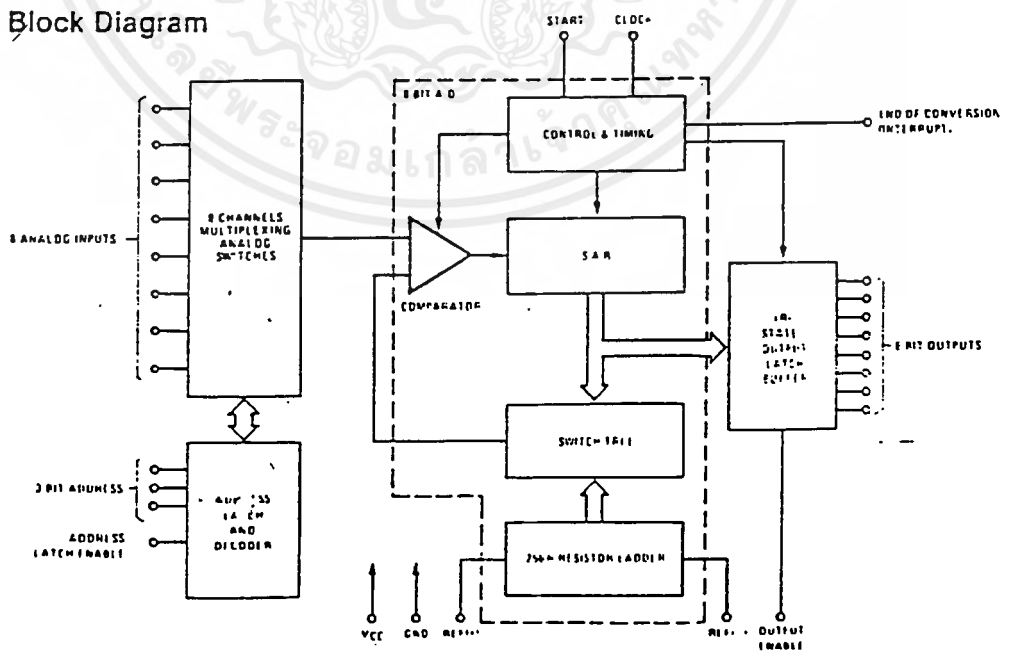
The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE[®] outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

Features

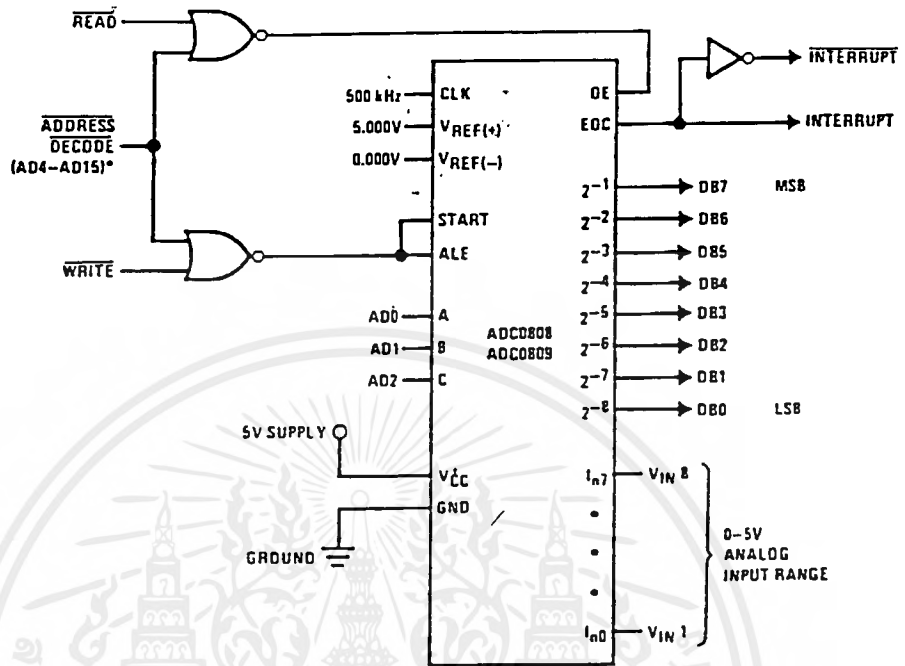
- Resolution — 8-bits
- Total unadjusted error — $\pm 1/2$ LSB and ± 1 LSB
- No missing codes
- Conversion time — 100 μ s
- Single supply — 5 V_{DC}
- Operates ratiometrically or with 5 V_{DC} or analog supply adjusted voltage reference
- 8-channel multiplexer with latched control logic
- Easy interface to all microprocessors, or operates "stand alone"
- Outputs meet T²L voltage level specifications
- 0V to 5V analog input voltage range with single 5V supply
- No zero or full-scale adjust required
- Standard hermetic or molded 28-pin DIP package
- Temperature range — 40°C to +85°C or —55°C to +125°C
- Low power consumption — 15 mW
- Latched TRI-STATE[®] output

Block Diagram



TTL STATE[®] is a registered trademark of National Semiconductor Corp.

Typical Application



Address latches needed for 8085 and SC/MP interfacing the ADC0808 to a microprocessor

MICROPROCESSOR INTERFACE TABLE

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	$\overline{\text{MEMR}}$	$\overline{\text{MEMW}}$	INTR (Thru RST Circuit)
8085	$\overline{\text{RD}}$	$\overline{\text{WR}}$	INTR (Thru RST Circuit)
Z-80	$\overline{\text{RD}}$	$\overline{\text{WR}}$	$\overline{\text{INT}}$ (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	VMA \rightarrow 2-R/W	VMA \rightarrow 2-R/W	$\overline{\text{IROA}}$ or $\overline{\text{IROB}}$ (Thru PIA)

Ordering Information

TEMPERATURE RANGE		-40°C to +85°C	-55°C to +125°C
Error	$\pm 1/2$ Bit Unadjusted	ADC0808CCN	ADC0808CCJ
	± 1 Bit Unadjusted	ADC0809CCN	
Package Outlines		N28A Molded DIP	J28A Hermetic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CJ $4.5V \leq V_{CC} \leq 5.5V$, $-55^\circ C \leq T_A \leq +125^\circ C$ unless otherwise noted
 ADC0808CCJ, ADC0808CCN, and ADC0809CCN $4.75 \leq V_{CC} \leq 5.25V$, $-40^\circ C \leq T_A \leq +85^\circ C$ unless otherwise noted

Parameter		Conditions	Min	Typ	Max	Units
DATA OUTPUTS AND EOC (INTERRUPT)						
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A$	$V_{CC}-0.4$			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 \text{ mA}$			0.45	V
$V_{OUT(EO)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 \text{ mA}$			0.45	V
I_{OUT}	TRI-STATE [®] Output Current	$V_O = 5V$ $V_O = 0$	-3		3	μA μA

Electrical Characteristics

Timing Specifications: $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 \text{ ns}$ and $T_A = 25^\circ C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
t_s	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
t_H	Minimum Address Hold Time	(Figure 5)		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	μs
t_{HL}, t_{HO}	OE Control to O Logic State	$C_L = 50 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
t_{HL}, t_{OH}	OE Control to Hi-Z	$C_L = 10 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
t_c	Conversion Time	$f_c = 640 \text{ kHz}$ (Figure 5) (Note 7)	90	100	146	μs
f_c	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	(Figure 5)	0		$8 + 2 \mu s$	Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE [®] Output Capacitance	At TRI-STATE [®] Outputs. (Note 12)		10	15	pF

Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired

Note 2: All voltages are measured with respect to GND, unless otherwise specified

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of 7 V_{DC}

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.900 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V or if a narrow full-scale span exists (for example 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage at Any Pin Except Control Inputs	-0.3V to ($V_{CC} + 0.3$)V
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	-0.3V to +15V
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A = 25^\circ\text{C}$	875 mW
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Ratings (Notes 1 and 2)

Temperature Range (Note 1)	$T_{MIN} = T_A \leq T_{MAX}$ -55°C $\leq T_A \leq$ +125°C
ADC0808CJ, ADC0808CCN, ADC0809CCN	-40°C $\leq T_A \leq$ +85°C
Range of V_{CC} (Note 1)	4.5V _{DC} to 6.0V _{DC}

Electrical Characteristics

Converter Specifications: $V_{CC} = 5\text{V}_{DC} = V_{REF(+)}$, $V_{REF(-)} = \text{GND}$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK} = 640\text{ kHz}$ unless otherwise stated.

Parameter	Conditions	Min	Typ	Max	Units
ADC0808					
Total Unadjusted Error (Note 5)	25°C T_{MIN} to T_{MAX}			$\pm 1/2$ $\pm 3/4$	LSB LSB
ADC0809					
Total Unadjusted Error (Note 5)	0°C to 70°C T_{MIN} to T_{MAX}			± 1 $\pm 1 1/4$	LSB LSB
Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		k Ω
Analog Input Voltage Range	(Note 4) V(+) or V(-)	GND-0.10		$V_{CC} + 0.10$	V _{DC}
$V_{REF(+)}$ Voltage, Top of Ladder	Measured at Ref(+)		V_{CC}	$V_{CC} - 0.1$	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$ Voltage, Center of Ladder		$V_{CC}/2 - 0.1$	$V_{CC}/2$	$V_{CC}/2 + 0.1$	V
$V_{REF(-)}$ Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
Comparator Input Current	$f_c = 640\text{ kHz}$, (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

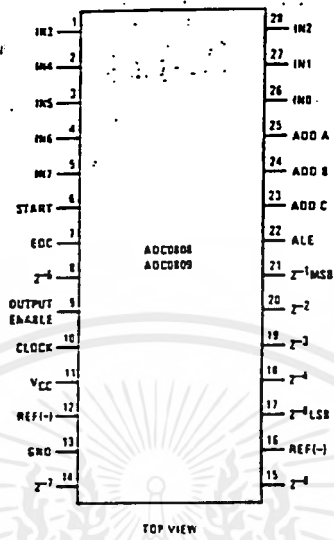
Digital Levels and DC Specifications: ADC0808CJ 4.5V $\leq V_{CC} \leq$ 5.5V, -55°C $\leq T_A \leq$ +125°C unless otherwise noted
ADC0808CCJ, ADC0808CCN, and ADC0809CCN 4.75 $\leq V_{CC} \leq$ 5.25V, -40°C $\leq T_A \leq$ +85°C unless otherwise noted

Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER					
$I_{OFF(+)}$	OFF Channel Leakage Current $V_{CC} = 5\text{V}$, $V_{IN} = 5\text{V}$, $T_A = 25^\circ\text{C}$ T_{MIN} to T_{MAX}		10	200 1.0	nA μA
$I_{OFF(-)}$	OFF Channel Leakage Current $V_{CC} = 5\text{V}$, $V_{IN} = 0$, $T_A = 25^\circ\text{C}$ T_{MIN} to T_{MAX}	-200 -1.0	-10		nA μA
CONTROL INPUTS					
V_{INH}	Logical "1" Input Voltage		$V_{CC} - 1.5$		V
V_{INL}	Logical "0" Input Voltage			1.5	V
I_{INH}	Logical "1" Input Current (The Control Inputs)	$V_{IN} = 1.5\text{V}$		1.0	μA
I_{INL}	Logical "0" Input Current (The Control Inputs)	$V_{IN} = 0$	-1.0		μA
I_{CC}	Supply Current	$f_{CLK} = 640\text{ kHz}$	0.3	3.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagram

Dual-In-Line Package



Timing Diagram

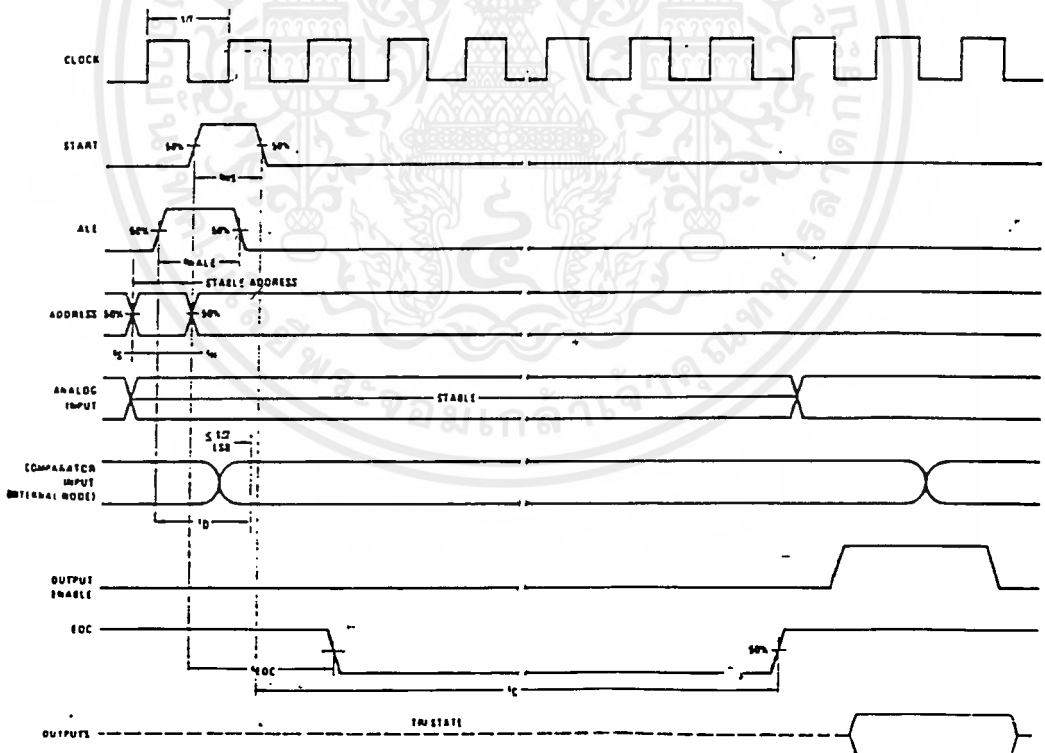


FIGURE 5

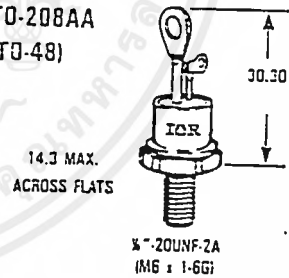
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Part Number	V _{RRM} V	I _{T(AV)} A	θ _{TC} °C	I _{TSM} (1)		I ² t (1)		V _{GT} (2) V	I _{GT} (2) mA	dvidt (3) V/μs	R _{thJC} OC K/W	Package
				50Hz A	60Hz A	50Hz A ² s	60Hz A ² s					
10RIA10 10RIA20 10RIA40 10RIA60 10RIA80 10RIA100 10RIA120	100 200 400 600 600 1000 1200	10	85	190	200	180	165	2.0	60	300	1.85	TO-208AA (5)
16RIA10 16RIA20 16RIA40 16RIA60 16RIA80 16RIA100 16RIA120	100 200 400 600 800 1000 1200	16	85	285	300	405	375	2.0	60	300	1.15	TO-208AA (5)
22RIA10 22RIA20 22RIA40 22RIA60 22RIA80 22RIA100 22RIA120	100 200 400 600 800 1000 1200	22	85	335	355	522	515	2.0	60	300	0.85	TO-208AA (5)
25RIA10 25RIA20 25RIA40 25RIA60 25RIA80 25RIA100 25RIA120	100 200 400 600 800 1000 1200	25	85	350	370	615	550	2.0	60	300	0.75	TO-208AA (5)
50RIA10 50RIA20 50RIA40 50RIA60 50RIA80 50RIA100 50RIA120	100 200 400 600 800 1000 1200	50	94	1200	1255	7200	6550	2.0	100	550	0.35	TO-208AC (4) (5)

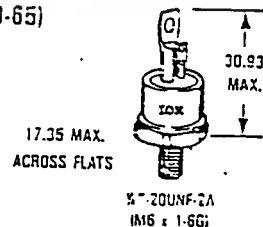
Notes

- (1) T_J = 125°C, 100% V_{RRM}.
- (2) T_J = 25°C.
- (3) Exponential to 0.67V_{DRM}, T_J = 125°C.
Also available to 1000V/μs.
- (4) Available with flexible leads 200mm long.
To specify change '50' to '51' in Part Number. e.g. 51RIA80 etc.
- (5) Available with metric stud. To specify add 'M' to end of Part Number. e.g. 50RIA120M etc.

**TO-208AA
(TJ-48)**



**TJ-208AC
(TJ-65)**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

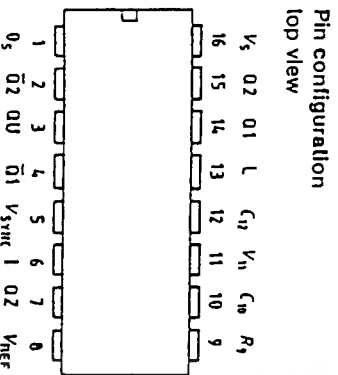
Bipolar IC

Type	Ordering code	Package
TCA 785	Q67000-A2321	P-DIP 16

This phase control IC is intended to control thyristors, triacs, and transistors. The trigger pulses can be shifted within a phase angle between 0° and 180°. Typical applications include converter circuits, AC controllers and three-phase current controllers. This IC replaces the previous types TCA 780 and TCA 780 D

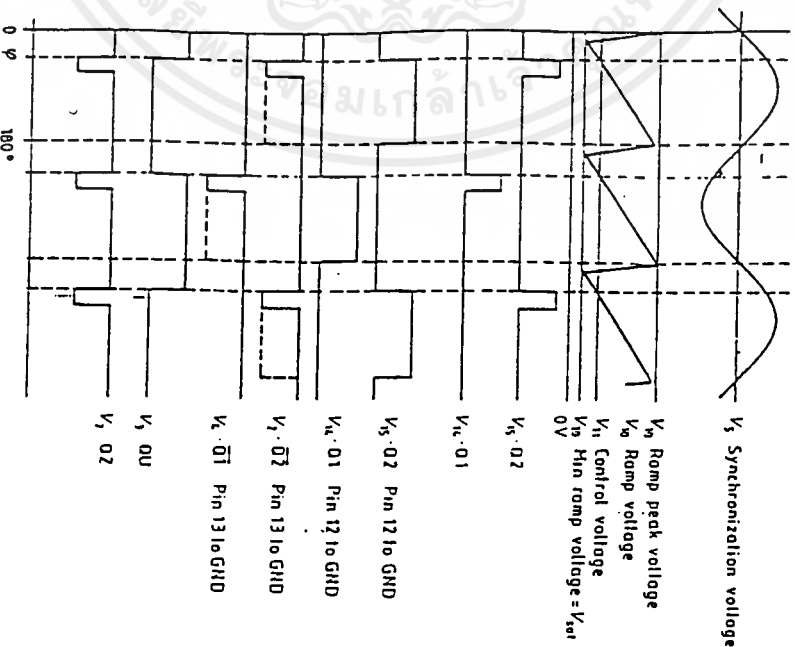
Features

- Reliable recognition of zero passage
- Large application scope
- May be used as zero point switch
- LSL compatible
- Three-phase operation possible (3 ICs)
- Output current 250 mA
- Large ramp current range
- Large temperature range



Pin	Pin description	Symbol	Function
1	Ground	0s	Ground
2	Output 2 Inverted	Q2	Output 2 Inverted
3	Output U	QU	Output U
4	Output 1 Inverted	Q1	Output 1 Inverted
5	Synchronous voltage	Vsync	Synchronous voltage
6	Inhibit 1	I	Inhibit 1
7	Output Z	QZ	Output Z
8	Stabilized voltage	V _{er}	Stabilized voltage
9	Ramp resistance	R _g	Ramp resistance
10	Ramp capacitance	C ₁₀	Ramp capacitance
11	Control voltage	V _n	Control voltage
12	Pulse extension	C ₁₂	Pulse extension
13	Long pulse	L	Long pulse
14	Output 1	Q1	Output 1
15	Output 2	Q2	Output 2
16	Supply voltage	V _S	Supply voltage

Pulse diagram



Maximum ratings

Supply voltage	V_S	Lower limit B	Upper limit A
Output current at pin 14, 15	I_O	-0.5	18
Inhibit voltage	V_i	-10	400
Control voltage	V_{11}	-0.5	V_S
Voltage short-pulse circuit	V_{11}	-0.5	V_S
Synchronization input current	I_S	-200	± 200
Output voltage at pin 14, 15	V_O		V_S
Output current at pin 2, 3, 4, 7	I_O		10
Output voltage at pin 2, 3, 4, 7	V_O		V_S

Junction temperature

Storage temperature

Thermal resistance (system-air)

T_J	125
T_{stg}	125
R_{thsa}	80

Operating range

Supply voltage

Operating frequency

Ambient temperature

V_S	8	18	V
f	10	500	Hz
T_A	-25	05	$^{\circ}C$

Characteristics

8 $\leq V_S \leq 18$ V; $-25^{\circ}C \leq T_A \leq 85^{\circ}C$; $f = 50$ Hz

Characteristics	Test circuit	Lower limit B	$f = 50$ Hz $V_S = 15$ V	Upper limit A
Supply current consumption S 1...S 6 open $V_{11} = 0$ V $C_{10} = 47$ nF; $R_9 = 100$ k Ω	1	4.5	6.5	10
Synchronization pin 5 Input current R_2 varied	1	30	200	
Offset voltage	4	30	75	
Control input pin 11 Control voltage range Input resistance	1 5	0.2	15	$V_{O,max}$
Ramp generator Load current Max. ramp voltage Saturation volt. at capacitor Ramp resistance Sawtooth return time	1 1 1.6 1 1	10 100 3	225 350 300	I_O V_{10} R_9 t_f
Inhibit pin 6 switch-over of pin 7 Outputs disabled Outputs enabled Signal transition time Input current $V_i = 8$ V Input current $V_i = 1.7$ V	1 1 1 1 1	4 1 80	3.3 3.3 500 150	V_{e1} V_{eH} t_f I_{eH} $-I_{e1}$
Deviation of I_{10} $R_9 = \text{const.}$ $V_S = 12$ V; $C_{10} = 47$ nF	1	-5	5	%
Deviation of I_{10} $R_9 = \text{const.}$ $V_S = 8$ to 18 V Deviation of the ramp voltage between 2 following half-waves; $V_S = \text{const.}$	1	-20	20	%
			± 1	%

Characteristics

$8 \leq V_S \leq 18 \text{ V}; -25^\circ\text{C} \leq T_A \leq 85^\circ\text{C}; f = 50 \text{ Hz}$

	Test circuit	Lower limit B	f = 50 Hz V _S = 15 V Typ	Upper limit A		
Long pulse switch-over pin 13						
Short-pulse of S 8						
Short pulse at output	V _{1H}	3.5	2.5	2	V	
Long pulse at output	V _{0L}		2.5	2	V	
Input current	I _{13H}	1	1	10	μA	
V ₁₃ = 8 V						
Input current	-I _{13L}	1	65	100	μA	
V ₁₃ = 1.7 V						
Output pin 2, 3, 4, 7						
Reverse current	I _{CR0}	2.6		10	μA	
V ₀ = V _S						
Saturation voltage	V _{sat}	2.6	0.1	2	V	
I ₀ = 2 mA						
Output pin 14, 15						
H output voltage	V _{H1/15H}	3.6	V _S -3	V _S -2.5	V _S -1.0	V
-I ₀ = 250 mA						
L output voltage	V _{L1/15L}	2.6	0.3	0.8	2	V
I ₀ = 2 mA						
Pulse width (short pulse)	t _p	1	20	30	40	μs
S 9 open						
Pulse width (short pulse) with C ₁₂	t _p	1	530	620	760	μs/nF
Internal voltage control						
Reference voltage	V _{ref}	1	2.8	3.1	3.4	V
Parallel connection of 10 ICs possible						
TC of reference voltage	α _{ref}	1		2 x 10 ⁻⁴	5 x 10 ⁻⁴	1/K

Application hints for external components

Ramp capacitance C₁₀ 500 pF
 min 1 μF (1) max

The minimum and maximum values of I₀ are to be observed

Triggering point $I_{13} = \frac{V_{11} \times R_9 \times C_{10}}{V_{ref} \times K} \quad 21$

Charging current $I_{10} = \frac{V_{ref} \times K}{R_9} \quad 21$

Ramp voltage $V_{10max} = V_S - 2 \text{ V} \quad V_{10} = \frac{V_{ref} \times K \times I}{R_9 \times C_{10}} \quad 21$

กิตติกรรมประกาศ

ปริญญาโทฉบับนี้ได้สำเร็จลุล่วงไปด้วยดีเพราะได้รับความช่วยเหลือดูแลเป็นอย่างดีจาก อาจารย์ศิริวัฒน์ โพธิเวชกุล อาจารย์ที่ปรึกษา ที่ช่วยให้คำปรึกษาในด้านอุปกรณ์ และให้คำแนะนำที่มีประโยชน์ คุณวรรณชัย แสงแพร นักศึกษาปริญญาโท ที่ให้คำแนะนำทางด้านวงจรควบคุมต่างๆ และการทดลอง ตลอดจนทั้งเจ้าหน้าที่สโตร์ที่ช่วยอำนวยความสะดวกในการจัดหาอุปกรณ์ในการทดลองทุกอย่างให้

คณะผู้จัดทำ

20 มีนาคม 2540



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



- [1] E.W.Kinbark, "Direct Current Transmission", Vol.1, Wiley-Interscience, New York, 1971
- [2] T.Wildi, "Electrical Machines, Drives, And, Power Systems" second edition, Prentice Hall, Inc., USA, 1991
- [3] M.H. Rashid, "Power Electronics Circuit, Device, And Application" second edition, Prentice Hall, Inc, USA, 1993
- [4] ศิริวัฒน์ โพธิเวชกุล, "ระบบไฟฟ้ากำลังเล่ม 2" คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2536
- [5] พิพัฒน์ เลหาสงคราม, "ไมโครคอนโทรลเลอร์" คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2537
- [6] บริษัท ศิลารี่เสิร์ท จำกัด "คู่มือ ANT-3172 VERSION 1.1 EMBEDDED CONTROL BOARD"
- [7] จตุพร กุลภากร "ระบบส่งจ่ายกำลังไฟฟ้าจำลอง" ปรินูญานินพน์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2538