ปีการศึกษา 2539

# การชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นบันได

# LADDING COMPENSATION


โดย

นายเทพชัย แซ่เต็ง

นายประวิทย์ ดวงดี

นายสิทธิพงศ์ เกิดมณี

นายสุลักษณ์ โจสรรค์นุสนธิ์



วัน เดือน ปี 30 ก.ย. 2541

เลขทะเบียน C38196

เลขเรียกหนังสือ Th216 ท595ท


อาจารย์ที่ปรึกษา

ผศ. จงรักษ์ บุญเสิ่ง


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2539

ภาควิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นบันได

ผู้จัดทำ

1.นายเทพชัย แซ่เต็ง
2.นายประวิทย์ ดวงดี
3.นายสิทธิพงศ์ เกิดมณี
4.นายสุลักษณ์ โจสรรค์นุสนธิ์

..... อาจารย์ที่ปรึกษา
(ผศ. จงรักษ์ บุญเสิ่ง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ


| | หน้า |
|---|---|
| บทคัดย่อ | I |
| ABSTRACT | II |
| สารบัญรูป | III |
| สารบัญตาราง | IV |
| บทที่ 1 บทนำ | 1 |
| บทที่ 2 วงจรไฟฟ้า | 2 |
| 2.1 ความต้านทาน | 2 |
| 2.1.1 พลังงานสะสมและการสูญเสีย | 2 |
| 2.2 ขดลวดอินดัคเตอร์ | 3 |
| 2.2.1 พลังงานสะสมในอินดัคเตอร์ | 4 |
| 2.3 คาปาซิเตอร์ | 5 |
| 2.3.1 พลังงานสะสมในคาปาซิเตอร์ | 6 |
| 2.4 เกตพื้นฐานและตารางความจริง | 7 |
| 2.5 วงจรซีโร่ครอสซิ่งดีเทกเตอร์ | 13 |
| 2.5.1 วงจรนอนอินเวอร์ติงซีโร่ครอสซิ่งดีเทกเตอร์ | 13 |
| 2.5.2 วงจรอินเวอร์ติงซีโร่ครอสซิ่งดีเทกเตอร์ | 13 |
| 2.5.3 วงจรซีโร่ครอสซิ่งดีเทกเตอร์วิทฮีสเตอร์รีซีส | 14 |
| บทที่ 3 การปรับปรุงค่าเพาเวอร์แฟคเตอร์ | 16 |
| 3.1 หลักการเบื้องต้นของเพาเวอร์แฟคเตอร์ | 16 |
| 3.2 คำจำกัดความของคำว่าเพาเวอร์แฟคเตอร์ | 17 |
| 3.3 วิธีการปรับปรุงค่าเพาเวอร์แฟคเตอร์ | 17 |
| 3.4 ประโยชน์ของการปรับปรุงค่าเพาเวอร์แฟคเตอร์ | 23 |
| 3.4.1 ระบบไฟฟ้าสามารถรับโหลดได้มากขึ้น | 23 |
| 3.4.2 ระดับแรงดันดีขึ้น | 26 |
| 3.4.3 กำลังสูญเสียของระบบลดลง | 27 |
| 3.4.4 ลดค่าไฟฟ้า | 29 |


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

บทที่ 4 ไมโครคอนโทรลเลอร์ MCS-51 30

4.1 คุณสมบัติของไมโครคอนโทรลเลอร์ MCS-51 32

4.2 โครงสร้างของไมโครคอนโทรลเลอร์ MCS-51 33

4.3 โครงสร้างสถาปัตยกรรมของไมโครคอนโทรลเลอร์ MCS-51 35

4.3.1 โครงสร้างภายนอก 35

4.3.2 โครงสร้างภายในของ 8051 39

4.3.3 โครงสร้างหน่วยความจำภายใน ไมโครคอนโทรลเลอร์ MCS-51 40

4.3.4 พอร์ตอินพุตและเอาต์พุต 44

4.3.5 โครงสร้างการทำงานของพอร์ต 8051 44

4.3.6 สัญญาณนาฬิกาใน ไมโครคอนโทรลเลอร์ MCS-51 48

4.3.7 ชุดคำสั่งของไมโครคอนโทรลเลอร์ MCS-51 49

4.3.8 การจัดการเกี่ยวกับสแต็ก 56

4.3.9 การอินเตอร์รัปต์ 58

4.3.10 ไทเมอร์/เคาน์เตอร์ 63

4.3.11 การรีเซต 63

บทที่ 5 การออกแบบและการสร้าง 67

5.1 หลักการเบื้องต้น 67

5.2 วงจรตรวจจับสัญญาณ 68

5.2.1 วงจรวัดกระแส 68

5.2.2 วงจรวัดแรงดัน 70

5.2.3 วงจรตรวจจับแรงดันศูนย์ 70

5.2.4 วงจรวัดความต่างเฟส 72

5.2.5 วงจรผลิตสัญญาณนาฬิกา 73

5.2.6 วงจรแอนด์สัญญาณนาฬิกากับสัญญาณมุมต่างเฟส 73

5.2.7 วงจรนับสัญญาณลูกคลื่นและแลตช์สัญญาณ 74

5.2.8 วงจรแลตช์และรีเซตสัญญาณ 74

5.2.9 วงจรแสดงการนำหน้าและล้าหลังของสัญญาณ 75

5.3 ภาคการประมวลผล 77

5.3.1 ฮาร์ดแวร์ 77

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

5.3.2 ซอฟต์แวร์ 80

5.4 วงจรภาคเอาต์พุต 89

5.5 วงจรแหล่งจ่ายไฟ 90

บทที่ 6 การทดลองและผลการทดลอง 94

บทที่ 7 สรุปและวิจารณ์ผล 116

ภาคผนวก ก. โปรแกรมการทำงานของไมโครคอนโทรลเลอร์

ภาคผนวก ข. อัตราค่าไฟฟ้าของการไฟฟ้านครหลวง

ภาคผนวก ค. คาปาซิเตอร์ ตามข้อกำหนดการไฟฟ้านครหลวง

ภาคผนวก ง. ดาต้าชีท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# การชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นบันได

นายเทพชัย แซ่เต็ง
นายประวิทย์ ดวงดี
นายสิทธิพงศ์ เกิดมณี
นายสุลักษณ์ โจสรรค์นุสนธิ์
ผศ.จงรักษ์ บุญเสิ่ง อาจารย์ที่ปรึกษา
ปีการศึกษา 2539

**บทคัดย่อ**

ปริญญานิพนธ์ฉบับนี้เป็นการชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นบันไดซึ่งจะนำไปใช้กับกลุ่มโหลดในโรงงานอุตสาหกรรม ซึ่งโหลดส่วนใหญ่จะเป็นมอเตอร์ที่มีค่าเพาเวอร์แฟคเตอร์ต่ำและค่าเพาเวอร์แฟกเตอร์จะขึ้นอยู่กับขนาดโหลดของมอเตอร์และความเร็วรอบที่ใช้ เซ็นเซอร์ที่ใช้จะใช้สัญญาณแรงดันและกระแสผ่านวงจรซีโร่ครอสซิ่งแล้วนำสัญญาณทั้งสองไปผ่านวงจรคอมพาเรเตอร์ซึ่งจะได้มุมต่างเฟสของสัญญาณ ส่งผลที่ได้ไปประมวลผลในไมโครโปรเซอร์ ซึ่งจะทำการเปรียบเทียบกับค่าที่ตั้งไว้ แล้วสั่งให้รีเลย์ตัดต่อคาปาซิเตอร์เข้าไปในระบบ ซึ่งข้อมูลที่ได้จากการทดลองจะสามารถตอบสนองค่าเพาเวอร์แฟกเตอร์ที่โหลดต่างๆกันได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# LADDING COMPENSATION

Theppachai Saeteng
Prawit Doungdee
Sittipong Kerdmanee
Sulak Josamusont
Asst.Prof. Chongrak Boonseng Advisor
1996

## ABSTRACT

The purpose of this thesis is to present Ladding Compensation used in loadgroup of industrial factory. The motor will have low power factor in motors will depend on load side and speeds of motor. Voltage and Current signal to Zero Crossing Detector and pass signal through phase Comparator. The signal form phase comparator will send to microprocessor for processing and controlling. Furthermore, the data from the experient can respond power factor in many load.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป


| | | หน้า |
|---|---|---|
| รูปที่ 2.1 | แสดงความสัมพันธ์ของแรงดันและกระแสของตัวต้านทาน | 2 |
| รูปที่ 2.2 | แสดงความสัมพันธ์ของแรงดันและกระแสของขดลวดอินดัคเตอร์ | 3 |
| รูปที่ 2.3 | แสดงรูปแรงดันและกระแสจากผลของ L ในวงจร | 5 |
| รูปที่ 2.4 | แสดงความสัมพันธ์ของแรงดันและกระแสของคาปาซิเตอร์ | 5 |
| รูปที่ 2.5 | แสดงรูปแรงดันและกระแสจากผลของ C ในวงจร | 7 |
| รูปที่ 2.6 | ดี-ฟลิบฟลอบ | 10 |
| รูปที่ 2.7 | ไทม์มิ่งไดอะแกรมสำหรับ ดี-ฟลิบฟลอบ | 10 |
| รูปที่ 2.8 | ที-ฟลิบฟลอบ | 11 |
| รูปที่ 2.9 | ไทม์มิ่งไดอะแกรมสำหรับ ที-ฟลิบฟลอบ | 12 |
| รูปที่ 2.10 | วงจรนอนอินเวอร์ติงซีโร่ครอสซิ่งดีเทคเตอร์ | 13 |
| รูปที่ 2.11 | วงจรอินเวอร์ติงซีโร่ครอสซิ่งดีเทคเตอร์ | 13 |
| รูปที่ 2.12 | วงจรแสดงถึงค่า $V_{UT}$ และ $V_{LT}$ | 14 |
| รูปที่ 2.13 | กราฟของ $V_o$ กับ $E_i$ แสดงถึงค่าของแรงดันไฟฟ้าของแรงดันไฟฟ้าฮีสเตอร์รีซีสในวงจรคอมพาราเตอร์ | 15 |
| รูปที่ 3.1 | แสดงความสัมพันธ์เชิงมุมของกระแส แรงดันและกำลังไฟฟ้า | 16 |
| รูปที่ 3.2 | แสดงการใช้คาปาซิเตอร์ช่วยจ่ายกำลังไฟฟ้าเสมือน ณ จุดที่ต้องการทำให้กระแสไฟฟ้ารวมที่ดึงจากระบบไฟฟ้าน้อยลง | 18 |
| รูปที่ 3.3 | ความสัมพันธ์ของกำลังไฟฟ้าส่วนต่าง ๆ ทั้งก่อนปรับปรุงและหลังปรับปรุงค่าเพาเวอร์แฟคเตอร์ | 19 |
| รูปที่ 3.4 | โมโนแกรมสำหรับใช้หาขนาดของตัวคาปาซิเตอร์ | 22 |
| รูปที่ 3.5 | เส้นโค้งสำหรับหาว่าระบบไฟฟ้าจะสามารถรับโหลดเพิ่มขึ้นได้มากน้อยเพียงใด | 24 |
| รูปที่ 3.6 | แสดงความสัมพันธ์ของขนาดคาปาซิเตอร์ และขนาดของโหลดที่เพิ่มขึ้นโดยไม่ทำให้ระบบไฟฟ้ารับโหลดเกินพิกัด | 25 |
| รูปที่ 3.7 | แสดงการลดลงของกำลังงานสูญเสียในสายเคเบิลเมื่อปรับปรุงค่าเพาเวอร์แฟคเตอร์ให้มีค่าสูงขึ้น | 28 |
| รูปที่ 4.1 | บล็อคไดอะแกรมของไมโครคอนโทรลเลอร์ MCS-51 | 30 |
| รูปที่ 4.2 | การจัดวางขาของ 8051 | 36 |


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า


รูปที่ 4.3 แสดงวงจรสำหรับรีเซตชิพไมโครคอนโทรลเลอร์ MCS-51 39

รูปที่ 4.4 โครงสร้างภายในของไมโครคอนโทรลเลอร์ MCS-51 40

รูปที่ 4.5 แสดงโครงสร้างและตำแหน่งของรีจิสเตอร์ใช้งานเฉพาะในไมโครคอนโทรลเลอร์ MCS-51 42

รูปที่ 4.6 แสดงการเลือกรีจิสเตอร์ใช้กับงานทั่วไป R0-R7 แต่ละกลุ่ม 43

รูปที่ 4.7 แสดงโครงสร้างพอร์ต 0 (บิต) 45

รูปที่ 4.8 แสดงโครงสร้างพอร์ต 1 (บิต) 45

รูปที่ 4.9 แสดงโครงสร้างพอร์ต 2 (บิต) 46

รูปที่ 4.10 แสดงโครงสร้างพอร์ต 3 (บิต) 46

รูปที่ 4.11 แสดงการใช้วงจรออสซิลเลเตอร์ภายในชิพไมโครคอนโทรลเลอร์ MCS-51 48

รูปที่ 4.12 หน้าที่การทำงานของแต่ละบิตในรีจิสเตอร์ IE (Interrupt Enable) 60

รูปที่ 4.13 หน้าที่การทำงานของแต่ละบิตในรีจิสเตอร์ TCON (Timer Control) 61

รูปที่ 4.14 หน้าที่การทำงานของแต่ละบิตในรีจิสเตอร์ IP (Interrupt Priority) 62

รูปที่ 4.15 แสดงโครงสร้างของการอินเตอร์รัปต์ 63

รูปที่ 4.16 แสดงแผนผังเวลาการรีเซต 64

รูปที่ 5.1 วงจรตรวจจับกระแสและแรงดัน 67

รูปที่ 5.2 แสดงหลักการพื้นฐานของเครื่อง 68

รูปที่ 5.3 วงจรวัดกระแส 69

รูปที่ 5.4 วงจรวัดแรงดัน 70

รูปที่ 5.5 วงจรตรวจจับแรงดันศูนย์ 71

รูปที่ 5.6 สัญญาณต่างๆที่ได้จากวงจรตรวจจับแรงดันศูนย์ 71

รูปที่ 5.7 วงจรวัดความต่างเฟสของสัญญาณ 72

รูปที่ 5.8 แสดงสัญญาณต่างๆของวงจรวัดความต่างเฟส 72

รูปที่ 5.9 แสดงวงจรผลิตสัญญาณนาฬิกา 73

รูปที่ 5.10 แสดงวงจรแอนด์สัญญาณนาฬิกาเข้ากับสัญญาณมุมต่างเฟส 73

รูปที่ 5.11 แสดงวงจรนับสัญญาณลูกคลื่นและแลตช์สัญญาณ 74

รูปที่ 5.12 แสดงวงจรแลตช์และรีเซต 74

รูปที่ 5.13 แสดงสัญญาณมุมต่างเฟส สัญญาณแลตช์และรีเซต 75

รูปที่ 5.14 แสดงวงจรการนำหน้าหรือล้าหลังของสัญญาณ 75



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า


รูปที่ 5.15 แสดงสัญญาณเอาต์พุตของ ดี-ฟลิบฟลอบ กรณีสัญญาณกระแสล้าหลังแรงดัน 76

รูปที่ 5.16 แสดงสัญญาณเอาต์พุตของ ดี-ฟลิบฟลอบ กรณีสัญญาณกระแสนำหน้าแรงดัน 76

รูปที่ 5.17 แสดงตำแหน่งอุปกรณ์ต่างๆบนบอร์ด JAZZ-31 77

รูปที่ 5.18 แสดงแผนผังวงจร JAZZ-31 78

รูปที่ 5.19 แสดงการซอฟต์แวร์ช่วยงานการพัฒนาระบบ 80

รูปที่ 5.20 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมหลัก 81

รูปที่ 5.21 โฟลว์ชาร์ทแสดงการทำงานของอินเตอร์รัปต์รูทีน 83

รูปที่ 5.22 โฟลว์ชาร์ทแสดงการทำงานของการตั้งโปรแกรมการทำงาน 84

รูปที่ 5.23 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมการตัดต่อคาปาซิเตอร์แบบแมนนวล 85

รูปที่ 5.24 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมการตั้งค่าเพาเวอร์แฟคเตอร์เป้าหมาย 87

รูปที่ 5.25 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมการตั้งเวลาตัดต่อคาปาซิเตอร์ 88

รูปที่ 5.26 แสดงภาคเอาต์พุต 89

รูปที่ 5.27 แสดงวงจรแหล่งจ่ายไฟ 90

รูปที่ 5.28 แสดงการทำงานของวงจรรวม 91

รูปที่ 5.29 แสดงตำแหน่งอุปกรณ์ของวงจรรวม แหล่งจ่ายไฟและภาคเอาต์พุต บนแผ่นปริ๊นซ์รวม 92

รูปที่ 5.30 แสดงตู้ตัดต่อคาปาซิเตอร์เพื่อชดเชยกำลังไฟฟ้าเสมือนให้กลุ่มโหลด 93

รูปที่ 5.31 แสดงชุดทำงานจริงของเครื่องชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นบันได 93

รูปที่ 6.1 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว 96

รูปที่ 6.2 แสดงสัญญาณเอาต์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว 96

รูปที่ 6.3 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว 97

รูปที่ 6.4 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว 97



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า


รูปที่ 6.5 แสดงสัญญาณเอาต์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว 98

รูปที่ 6.6 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว 98

รูปที่ 6.7 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 100

รูปที่ 6.8 แสดงสัญญาณเอาต์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 100

รูปที่ 6.9 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 101

รูปที่ 6.10 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 101

รูปที่ 6.11 แสดงสัญญาณเอาต์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 102

รูปที่ 6.12 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 102

รูปที่ 6.13 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 104

รูปที่ 6.14 แสดงสัญญาณเอาต์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 104

รูปที่ 6.15 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 105

รูปที่ 6.16 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 105

รูปที่ 6.17 แสดงสัญญาณเอาต์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 106

รูปที่ 6.18 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 106



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า


รูปที่ 6.19 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว 108

รูปที่ 6.20 แสดงสัญญาณเอาต์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว 108

รูปที่ 6.21 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว 109

รูปที่ 6.22 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว 109

รูปที่ 6.23 แสดงสัญญาณเอาต์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว 110

รูปที่ 6.24 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว 110

รูปที่ 6.25 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว ,ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 112

รูปที่ 6.26 แสดงสัญญาณเอาต์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว ,ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 112

รูปที่ 6.27 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว ,ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 113

รูปที่ 6.28 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว ,ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 113

รูปที่ 6.29 แสดงสัญญาณเอาต์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว ,ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 114

รูปที่ 6.30 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว ,ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ 114



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญตาราง


| | | หน้า |
|---|---|---|
| ตารางที่ 2.1 | ตารางความจริงของแอนด์เกต | 7 |
| ตารางที่ 2.2 | ตารางความจริงของออร์เกต | 8 |
| ตารางที่ 2.3 | ตารางความจริงของนอตเกต | 8 |
| ตารางที่ 2.4 | ตารางความจริงของแนนด์เกต | 8 |
| ตารางที่ 2.5 | ตารางความจริงของนอร์เกต | 9 |
| ตารางที่ 2.6 | ตารางความจริงของเอ็กคลูซีพออร์เกต | 9 |
| ตารางที่ 2.7 | ตารางความจริงของเอ็กคลูซีพนอร์เกต | 9 |
| ตารางที่ 2.8 | ตารางความจริงของดี-ฟลิบฟลอบ | 10 |
| ตารางที่ 2.9 | ตารางความจริงของที-ฟลิบฟลอบ | 11 |
| ตารางที่ 3.1 | ตัวคูณสำหรับใช้หาขนาดกำลังไฟฟ้าเสมือนของตัวคาปาซิเตอร์เพื่อใช้ปรับปรุงค่าเพาเวอร์แฟคเตอร์ | 21 |
| ตารางที่ 3.2 | แสดงกำลังไฟฟ้าปรากฏ เมื่อกำลังไฟฟ้าจริงคงที่ ณ ค่าเพาเวอร์แฟคเตอร์ต่าง ๆ | 25 |
| ตารางที่ 3.3 | แสดงกำลังไฟฟ้าจริง เมื่อกำลังไฟฟ้าปรากฏคงที่ ณ ค่าเพาเวอร์แฟคเตอร์ต่าง ๆ | 25 |
| ตารางที่ 4.1 | แสดงความแตกต่างระหว่าง Z80 และ 8051 | 31 |
| ตารางที่ 4.2 | แสดงความแตกต่างของสมาชิกไมโครคอนโทรลเลอร์ตระกูล MCS-51 | 34 |
| ตารางที่ 4.3 | แสดงค่าตำแหน่งแอดเดรสของการอินเตอร์รัปต์ โดยสัญญาณต่าง ๆ ที่กำหนดขึ้นใหม่ในโปรแกรมมอนิเตอร์ | 59 |
| ตารางที่ 4.4 | แสดงค่าภายหลังการรีเซต | 66 |
| ตารางที่ 6.1 | แสดงผลการทดลองการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว | 95 |
| ตารางที่ 6.2 | แสดงผลการทดลองการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ | 99 |
| ตารางที่ 6.3 | แสดงผลการทดลองการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ | 103 |
| ตารางที่ 6.4 | แสดงผลการทดลองการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ และมอเตอร์ขนาด 2.2 กิโลวัตต์อย่างละ 1 ตัว | 107 |


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.5 แสดงผลการทดลองการชดเชยระบบไฟฟ้าเมื่อโหลดประกอบด้วยมอเตอร์ ขนาด 5.5 และ 2.2 กิโลวัตต์ อย่างละ 1 ตัว และชุดหลอดไฟ 111
ตารางที่ 6.6 แสดงผลการทดลองปรับแรงดันขนาดต่างๆกัน 115
ตารางที่ 6.7 แสดงผลการทดลองปรับแรงดันขนาดต่างๆกันและมีการชดเชยแบบอัตโนมัติ 115
ตารางที่ 6.8 แสดงผลการทดลองปรับขนาดแรงดันต่างๆที่โหลด 1 เฟส 115

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1
# บทนำ

ในปัจจุบันประเทศไทยได้มีการตื่นตัวทางอุตสาหกรรมเป็นอย่างมาก และวัตถุดิบที่สำคัญอย่างหนึ่งของอุตสาหกรรมคือ "พลังงานไฟฟ้า" โครงงานนี้จึงพยายามที่จะค้นคว้าและเสนอแนวความคิดในการใช้พลังงานไฟฟ้าอย่างประหยัดและมีประสิทธิภาพมากที่สุด โดยคำนึงถึงค่าเพาเวอร์แฟกเตอร์เป็นสิ่งสำคัญ เนื่องจากเป็นตัวที่ทำให้ค่าใช้จ่ายต่าง ๆ เพิ่มขึ้นหรือลดลงได้ ระบบที่มีค่าเพาเวอร์แฟกเตอร์ต่ำก็จะมีความสูญเสียในระบบมาก ค่าใช้จ่ายในการซื้ออุปกรณ์ต่าง ๆ ตั้งแต่ต้นทางจนถึงปลายทางก็ต้องเสียมากขึ้น ค่าไฟฟ้าที่เสียก็มากขึ้นด้วย ดังนั้นการแก้ค่าเพาเวอร์แฟกเตอร์ให้สูงขึ้นจึงมีความจำเป็นมาก

โครงงานนี้ใช้ชื่อโครงงานว่า "การชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นบันได" โครงงานนี้สามารถให้แนวความคิดนำไปใช้กับกลุ่มโหลดของโรงงานอุตสาหกรรมที่เป็นโหลดขนาดใหญ่และมีราคาสูง ซึ่งโหลดส่วนใหญ่จะเป็นจำพวกมอเตอร์ที่มีค่าเพาเวอร์แฟกเตอร์ต่ำ แต่ในโครงงานนี้จะเสนอให้ใช้กับชีลเลอร์ (Chiller)

การชดเชยระบบไฟฟ้าโดยวงจรขั้นบันไดได้นำเอาไมโครคอนโทรลเลอร์ MCS-51 เข้ามาเป็นส่วนสำคัญในการที่จะควบคุมและประมวลผลการชดเชยกำลังไฟฟ้าเสมือนให้โหลด กำลังไฟฟ้าเสมือนที่ชดเชยเข้าไปได้มาจากคาปาซิเตอร์ (Capacitor) ตัวคาปาซิเตอร์นี้จะถูกแบ่งเป็นขั้นคล้ายขั้นบันได ซึ่งมีขั้นแต่ละขั้นเท่ากัน สาเหตุที่โครงงานนี้นำเอาไมโครคอนโทรลเลอร์ MCS-51 มาใช้ เพราะประสิทธิภาพในการทำงานและความสามารถเฉพาะตัวของไมโครคอนโทรลเลอร์ MCS-51 นี้ดีกว่าไมโครโปรเซสเซอร์แบบเก่า เช่น Z80 เป็นต้น โดยสัญญาณอินพุตที่จะส่งให้กับไมโครคอนโทรลเลอร์ MCS-51 จะได้รับมาจากชุดวงจรวัดสัญญาณทางอิเลคทรอนิคส์ พื้นฐานการทำงานของวงจรคือ การตรวจจับความแตกต่างระหว่างมุมของกระแสและแรงดัน แล้วไมโครคอนโทรลเลอร์ MCS-51 จะประมวลผลและควบคุมให้ค่าเป็นไปตามโปรแกรมที่ได้ออกแบบไว้และจะแสดงผลให้ทราบทางจอแสดงผล

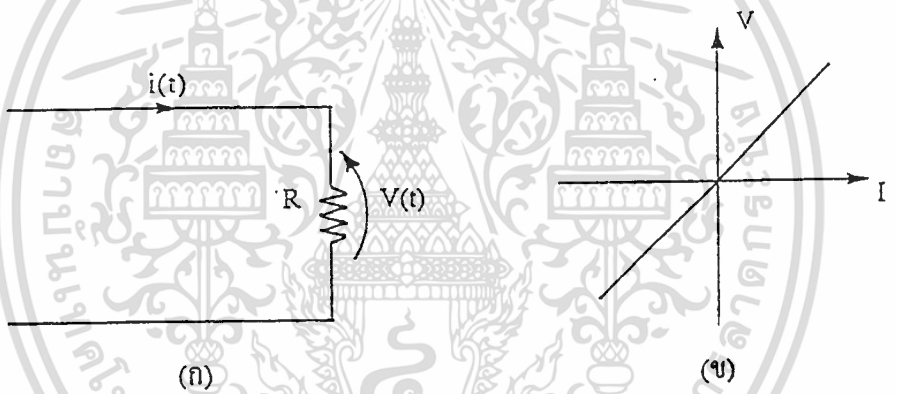
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 2
# วงจรไฟฟ้า

ในบทนี้จะกล่าวถึงพื้นฐานของวงจรไฟฟ้าและอิเลคทรอนิคส์ที่ใช้ในโครงงานอันประกอบไปด้วยความต้านทาน (Resistor) ,ขดลวดอินดัคเตอร์ (Inductor) ,คาปาซิเตอร์ (Capacitor) ,วงจรเกตพื้นฐานที่นำไปประยุกต์ใช้งาน และวงจรซีโร่ครอสซิงดีเทกเตอร์ ตามลำดับ โดยศึกษาพฤติกรรมที่มีผลต่อแรงดันและกระแสของวงจร

## 2.1 ความต้านทาน

จากการทดลองพบว่ากระแสที่ไหลผ่านตัวต้านทาน ทำให้เกิดแรงดันไฟฟ้าตกคร่อมตัวต้านทานนั้น ตามทิศทางที่แสดงในรูปที่ 2.1 (ก)




รูปที่ 2.1 แสดงความสัมพันธ์ของแรงดันและกระแสของตัวความต้านทาน
(ก) วงจรไฟฟ้าที่มีความต้านทานเป็นโหลดในวงจร
(ข) กราฟแสดงความสัมพันธ์ของแรงดันและกระแสในวงจร

ยิ่งกว่านั้นยังพบว่า แรงดันนี้จะแปรโดยตรงกับกระแสดังในรูปที่ 2.1 (ข) กล่าวคือ

$$V \propto I$$

หรือเขียนเป็นสมการว่า

$$V = IR \tag{2.1}$$

ค่าคงที่ R ในที่นี้เรียกว่า ค่าความต้านทานของตัวความต้านทานนั้น ๆ ค่าความต้านทานมีหน่วยเป็นโอห์ม (Ohm) หรือเขียนสัญญาลักษณ์ว่า Ω

### 2.1.1 พลังงานสะสมและการสูญเสีย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคำจำกัดความพื้นฐานของวิชาไฟฟ้า เราทราบว่าความสัมพันธ์ของกำลังไฟฟ้าคือ

$$P = VI \tag{2.2}$$

แต่เราทราบความสัมพันธ์ระหว่างกระแสที่ไหลผ่าน และแรงดันที่ตกคร่อมตัวความต้านทานว่ามีค่าเป็น

$$V = IR \tag{2.3}$$

$$P = I^2R \tag{2.4}$$

จะเห็นได้ว่ากำลังไฟฟ้าที่ปรากฏบนตัวต้านทาน จะเปลี่ยนเป็นพลังงานความร้อนและเราทราบว่ากำลังไฟฟ้าคือ อัตราการเปลี่ยนแปลงของพลังงาน ดังนั้น

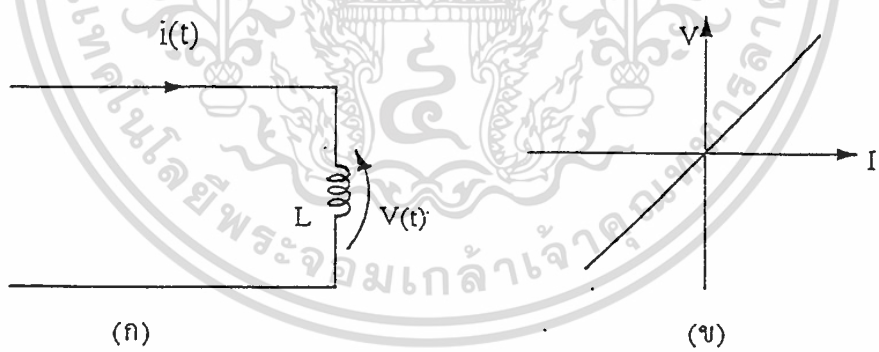
$$p = dw/dt \tag{2.5}$$

ฉะนั้นเมื่อมีกระแสไหลผ่านพลังงานจะปรากฏอยู่ในรูปของความร้อน คือไม่มีพลังงานสะสมอยู่ในตัวความต้านทานเลย คือ

$$W = i^2R \tag{2.6}$$

2.2 ขดลวดอินดัคเตอร์

จากผลการทดลองจะพบว่า แรงดันไฟฟ้าที่ตกคร่อมขดลวดอินดัคเตอร์จะแปรผันโดยตรงกับอัตราการเปลี่ยนแปลงของกระแสไฟฟ้าผ่านขดลวดอินดัคเตอร์รูปที่ 2.2




รูปที่ 2.2 แสดงความสัมพันธ์ของแรงดันและกระแสของขดลวดอิ นดัคเตอร์

(ก) วงจรที่มีอินดัคเตอร์เป็นโหลดในวงจร

(ข) กราฟแสดงความสัมพันธ์ระหว่างแรงดันและกระแสในวงจร

อัตราการเปลี่ยนแปลงในที่นี้หมายถึงการเปลี่ยนแปลงของกระแสกับเวลา เขียนตามวิชาแคลคูลัสได้ว่า di/dt

ดังนั้นเราเขียนความสัมพันธ์ระหว่างกระแสที่ไหลผ่านและแรงดันที่ตกคร่อมขดลวดอินดัคเตอร์ ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V \alpha di/dt$

หรือเขียนเป็นสมการได้เป็น

$$v = Ldi/dt \quad (2.7)$$

โดยที่ L คือ ค่าคงตัวเรียกว่าอินดัคแตนซ์ของขอลวดอินดัคเตอร์ มีหน่วยเป็น เฮนรี่ (Henry) และเขียนเป็นสัญลักษณ์ว่า H

ขดลวดอินดัคเตอร์หนึ่งขดจะมีค่า L เฉพาะตัวของมันกล่าวคือ สมมุติให้มีกระแส i แอมแปร์ ไหลผ่านขดลวดอินดัคเตอร์ซึ่งมีจำนวนรวมเป็น N รอบ จะทำให้เกิด ฟลักซ์แม่เหล็กขึ้น $\varnothing$ เวเบอร์และขดลวดดังกล่าวจะมีค่าอินดัคแตนซ์เป็น L เฮนรี่

ถ้าที่เวลา t วินาทีกระแสจะเริ่มจาก 0 กลายเป็น i

ดังนั้นอัตราเฉลี่ยของการเปลี่ยนแปลงกระแสจะมีค่าเป็น i/t แอมแปร์/วินาที

ขดลวดใด ๆ ที่มีค่าอินดัคแตนซ์ 1 เฮนรี่ เมื่อขดลวดดังกล่าวมีอัตราการเปลี่ยนแปลงของกระแสเป็น 1 แอมแปร์/วินาที จะทำการเหนี่ยวนำให้เกิดแรงดันไฟฟ้าขึ้นมา 1 โวลต์

ค่าเฉลี่ยในการเหนี่ยวนำให้เกิดแรงดันไฟฟ้า = Ldi/dt (2.8)

จากที่ได้ทราบว่าเมื่อฟลักซ์แม่เหล็กเกิดการเปลี่ยนแปลงจะเหนี่ยวนำให้เกิดแรงดันไฟฟ้าขึ้นโดย แรงดันไฟฟ้าที่เกิดขึ้นจะแปรผันโดยตรงกับ อัตราการเปลี่ยนแปลงของฟลักซ์ที่ทุก ๆ ขด ของลวดตัวนำที่ฟลักซ์สอดคล้องอยู่

ดังนั้น ขณะที่กระแสสร้างฟลักซ์ขึ้นเวเบอร์ในเวลา t วินาที ฟลักซ์จะมีการเปลี่ยนแปลงในทางเพิ่มขึ้นจาก 0 ถึง t

ค่าเฉลี่ยในการเหนี่ยวนำให้เกิดแรงดันไฟฟ้า = N

$$N = L.i/t \quad (2.9)$$

$$L = N \varnothing/i \quad (2.10)$$

ดังนั้นจะเห็นว่า ค่าอินดัคแตนซ์ของขดลวดจะขึ้นกับจำนวนรอบของขดลวดอินดัคแตนซ์ ฟลักซ์แม่เหล็กและกระแส

2.2.1 พลังงานสะสมในอินดัคเตอร์

ในขดลวดอินดัคเตอร์ที่ไม่มีกระแสไหลผ่านจะไม่มีพลังงานในขดลวดนั้น หากมีกระแสไหลจะมีพลังงานสะสมอยู่ในขดลวด ในรูปของสนามแม่เหล็กโดยถ้าขดลวดอินดัคเตอร์มีค่าอินดัคแตนซ์ L และกระแส i ไหลอยู่จะมีพลังงานสะสม $W_L$ ซึ่งหาได้จาก

$$W_L = 0.5\ L.i^2 \quad (2.11)$$

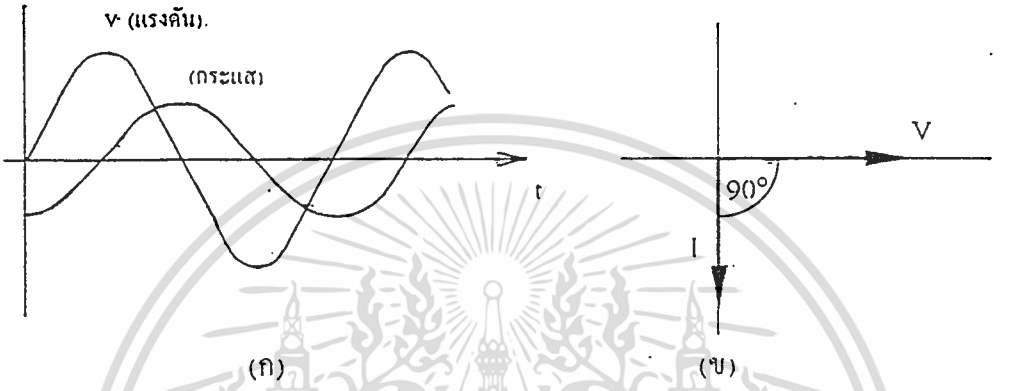
สำหรับพลังงานดังกล่าวนี้จะสามารถถ่ายเทให้หรือออกจากขดลวดอินดัคเตอร์ได้และมีคุณสมบัติพิเศษคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(1) สำหรับวงจรกระแสตรง ค่าอิมพีแดนซ์ของขดลวดอินดัคเตอร์ = 0

(2) สำหรับวงจรกระแสสลับ ค่าอิมพีแดนซ์ของขดลวดอินดัคเตอร์ = $2\pi fL$

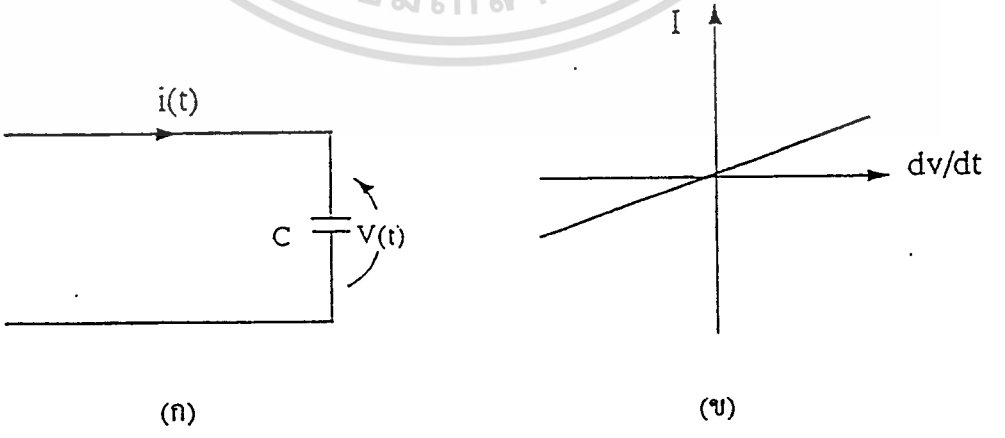
(3) สำหรับคุณสมบัติพิเศษ ที่สำคัญอีกอย่างหนึ่งของขดลวดอินดัคเตอร์ต่อกระแสไฟสลับ คือแรงดันไฟฟ้าจะนำหน้ากระแสอยู่ 90 องศา ดังรูปที่ 2.3




รูปที่ 2.3 แสดงรูปของแรงดันและกระแสจากผลของ L ในวงจร
(ก) รูปคลื่นแสดงให้เห็นว่ากระแสล้าหลัง (Lag) แรงดัน 90 องศา
(ข) รูปเฟสเซอร์ไดอะแกรมแสดงให้เห็นว่ากระแสล้าหลัง (Lag) แรงดัน

## 2.3 คาปาซิเตอร์

สำหรับการทดลองในคาปาซิเตอร์ พบว่าการไหลของกระแสในคาปาซิเตอร์จะแปรผันโดยตรงกับอัตราการเปลี่ยนแปลงของแรงดันที่ตกคร่อมคาปาซิเตอร์ นั้น ดังรูปที่ 2.4




**รูปที่ 2.4 แสดงความสัมพันธ์ของแรงดันและกระแสของคาปาซิเตอร์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.4 จะเห็นได้ว่า

$$i = dv / dt$$

หรือเขียนเป็นสมการได้ว่า

$$i = C.dv / dt \qquad (2.12)$$

โดย C เป็นค่าคงตัว เรียกว่า คาปาซิแตนซ์ของคาปาซิเตอร์นั้น ๆ

C มีหน่วยเป็น ฟารัด (Farad) และมีสัญลักษณ์เป็น F

คาปาซิเตอร์แต่ละตัวจะมีค่าคาปาซิแตนซ์เฉพาะตัวของมัน คาปาซิเตอร์ถึงแม้ว่าจะมีมากมายหลายชนิด แต่จะมีลักษณะโครงสร้างพื้นฐานเหมือนกัน กล่าวคือ จะประกอบไปด้วยตัวนำ 2 แผ่นวางขนานกัน โดยตรงกลางจะมีสารจำพวกไดอิเลคทริควางขั้นอยู่

ความสามารถในการสะสมพลังงานของคาปาซิเตอร์แต่ละตัว เราเรียกว่าคาปาซิแตนซ์ ซึ่งค่าคาปาซิแตนซ์ดังกล่าวนี้จะขึ้นอยู่กับ พื้นที่ของแผ่นตัวนำที่ใช้ทำ (A) คุณสมบัติของไดอิเลคทริคที่ใช้ซึ่งเราเรียกว่า "permittivity" ($\varepsilon$) และ ระยะห่างระหว่างแผ่นตัวนำ (d) ดังสมการ

$$C = \varepsilon * A / d \qquad (2.13)$$

2.3.1 พลังงานสะสมในคาปาซิเตอร์

คาปาซิเตอร์สามารถสะสมพลังงานไว้ในรูปของสนามไฟฟ้า โดยถ้าคาปาซิเตอร์ที่มีค่าคาปาซิแตนซ์ C และแรงดัน V ตกคร่อมอยู่ จะมีพลังงานสะสม $W_C$

ซึ่งหาได้จาก

$$W_C = 0.5CV^2 \qquad (2.14)$$

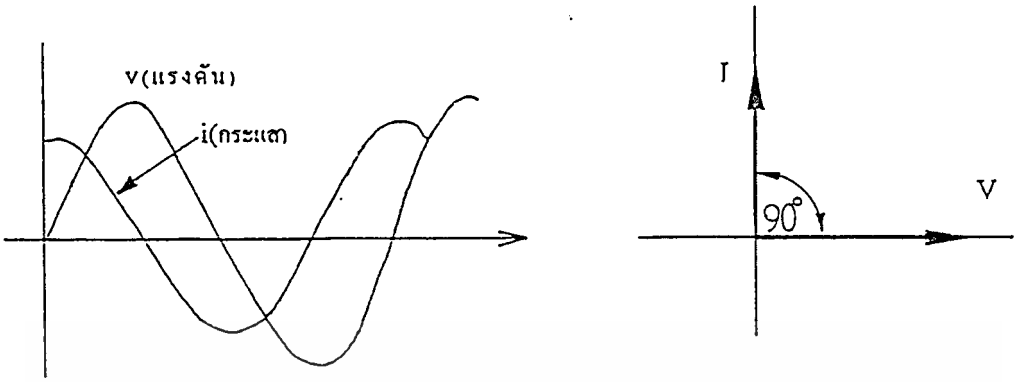
โดยพลังงานดังกล่าวนี้สามารถถ่ายเทให้หรือออกจากคาปาซิเตอร์ได้ และมีคุณสมบัติพิเศษ คือ

(1) สำหรับวงจรไฟฟ้ากระแสตรง ค่าอิมพีแดนซ์ของคาปาซิเตอร์ = $\infty$

(2) สำหรับวงจรไฟฟ้ากระแสสลับ ค่าอิมพีแดนซ์ของคาปาซิเตอร์ =1/ $2\pi fc$

(3) คุณสมบัติพิเศษอีกประการของคาปาซิเตอร์ต่อไฟกระแสสลับคือ ค่าแรงดันจะล้าหลังกระแสอยู่ 90 องศา ดังรูปที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




(ก) (ข)

รูปที่ 2.5 แสดงรูปของแรงดันและกระแสจากผลของ C ในวงจร
(ก) รูปคลื่นแสดงให้เห็นว่ากระแสนำหน้าแรงดัน 90 องศา
(ข) รูปเฟสเซอร์ไดอะแกรม แสดงให้เห็นว่ากระแสนำหน้า

## 2.4 เกตพื้นฐานและตารางความจริง

เกตพื้นฐานแบบต่างๆเรานิยามได้ว่า

แอนด์เกต(AND gate) คือเกตที่ให้เอาต์พุตเป็นลอจิก (Logic) 1 ก็ต่อเมื่ออินพุตทุกตัวเป็นลอจิก 1 และจะให้เอาต์พุตเป็นลอจิก 0 เมื่ออินพุตตัวใดตัวหนึ่งหรือทุกตัวเป็นลอจิก 0

| Input | | Output |
|---|---|---|
| A | B | Y = AB |
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

ตารางที่ 2.1 ตารางความจริงของแอนด์เกต

ออร์เกต (OR gate) คือเกตที่ให้เอาต์พุตเป็นลอจิก 1 ก็ต่อเมื่ออินพุตตัวใดตัวหนึ่งหรือทุกตัวเป็นลอจิก 1 และจะให้เอาต์พุตเป็นลอจิก 0 ก็ต่อเมื่ออินพุตทุกตัวเป็นลอจิก 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Input | | Output |
|---|---|---|
| A | B | Y = A + B |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

ตารางที่ 2.2 ตารางความจริงของออร์เกต

นอตเกต (NOT gate) คือเกตที่ให้เอาต์พุตเป็นคอมพลีเมนต์ของอินพุต

| Input | Output |
|---|---|
| A | $Y = \bar{A}$ |
| 0 | 1 |
| 1 | 0 |

ตารางที่ 2.3 ตารางความจริงของนอตเกต

แนนด์เกต (NAND gate) คือเกตที่ให้เอาต์พุตเป็นลอจิก 1 ก็ต่อเมื่ออินพุตตัวใดตัวหนึ่งหรือทุกตัวเป็นลอจิก 0 และจะให้เอาต์พุตเป็นลอจิก 0 ก็ต่อเมื่ออินพุตทุกตัวเป็นลอจิก 1

| Input | | Output |
|---|---|---|
| A | B | $Y = \overline{AB}$ |
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

ตารางที่ 2.4 ตารางความจริงของแนนด์เกต

นอร์เกต (NOR gate) คือเกตที่ให้เอาต์พุตเป็นลอจิก 1 ก็ต่อเมื่ออินพุตทุกตัวเป็นลอจิก 0 และจะให้เอาต์พุตเป็นลอจิก 0 ก็ต่อเมื่ออินพุตทุกตัวเป็นลอจิก 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| Input | | Output |
|---|---|---|
| A | B | $Y = \overline{A - B}$ |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

ตารางที่ 2.5 ตารางความจริงของนอร์เกต

เอ็กคลูซีพออร์เกต (EXCLUSIVE OR gate) คือเกตที่ให้เอาต์พุตเป็นลอจิก 1 ก็ต่อเมื่ออินพุตมีลอจิกต่างกัน และจะให้เอาต์พุตเป็นลอจิก 0 ก็ต่อเมื่ออินพุตมีลอจิกเหมือนกัน

| Input | | Output |
|---|---|---|
| A | B | Y |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

ตารางที่ 2.6 ตารางความจริงของเอ็กคลูซีพออร์เกต

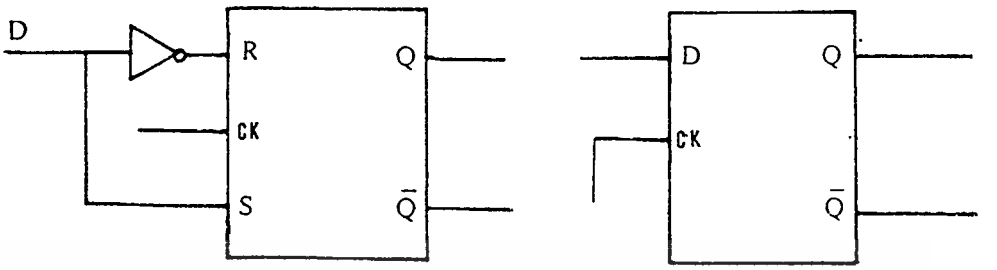
เอ็กคลูซีพนอร์เกต (EXCLUSIVE NOR gate) คือเกตที่ให้เอาต์พุตเป็นลอจิก 1 ก็ต่อเมื่ออินพุตมีลอจิกเหมือนกัน และจะให้เอาต์พุตเป็นลอจิก 0 ก็ต่อเมื่ออินพุตมีลอจิกต่างกัน

| Input | | Output |
|---|---|---|
| A | B | Y |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

ตารางที่ 2.7 ตารางความจริงของเอ็กคลูซีพนอร์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดี-ฟลิบฟลอบ (D-flipflop)

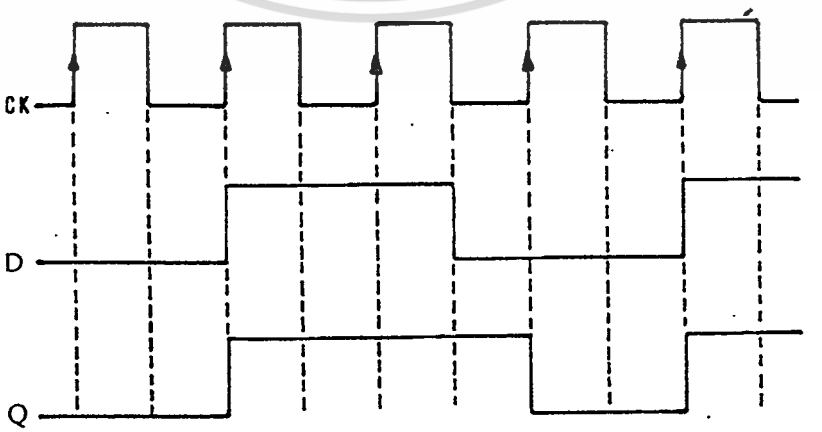



รูปที่ 2.6 ดี-ฟลิบฟลอบ

| CK | D | $Q_{n+1}$ |
|---|---|---|
| ↑ | 0 | 0 |
| ↑ | 1 | 1 |
| 0 | X | $Q_n$ |

ตารางที่ 2.8 ตารางความจริงของดี-ฟลิบฟลอบ

เมื่อ D = 0 ทำให้ R = 1,S = 0 หลังจาก CK เปลี่ยนสภาวะจากลอจิก 0 เป็นลอจิก 1 Q ในสภาวะต่อไป ($Q_{n+1}$) จะเป็นลอจิก 0 และเมื่อ D = 1ทำให้ R = 0, S = 1 หลังจาก CK เปลี่ยนสภาวะจากลอจิก 0 เป็นลอจิก 1 Q ในสภาวะต่อไปจะเป็นลอจิก 1 เราจึง สรุปได้ว่า เมื่อมี CK ที่ขอบขาขึ้น $Q_{n+1}$ จะเป็นไปตามลอจิกของ D สำหรับกรณี CK เป็นลอจิก 0 D จะเป็นลอจิก 0 หรือ 1 ก็ตาม $Q_{n+1}$ จะไม่มีการเปลี่ยนสภาวะหรือ $Q_{n+1}= Q_{n+1}$ สามารถเขียนไทม์มิงไดอะแกรมได้ดังนี้

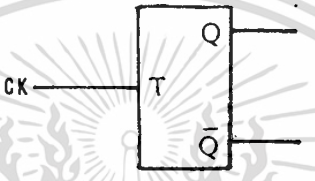



**รูปที่ 2.7 ไทม์มิงไดอะแกรมสำหรับ ดี-ฟลิบฟลอบ**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที-ฟลิบฟลอบ (T-flipflop)

ลักษณะการทำงานของที-ฟลิบฟลอบ คือจะเปลี่ยนสภาวะทุกครั้งที่มีคล็อคพัลส์(Clock pulse) ป้อนเข้ามาที่ เช่น ถ้า ฟลิบฟลอบอยู่ในสภาวะลอจิก 0 เมื่อมี มีคล็อคพัลส์ป้อนเข้ามา มันจะเปลี่ยนสภาวะเป็นลอจิก 1 และถ้ามีคล็อคพัลส์อันต่อไปถูกป้อนเข้ามาอีกมันจะเปลี่ยนสภาวะจากลอจิก 1 กลับไปเป็นลอจิก 0 อีก หรืออาจกล่าวได้ว่าเมื่อมีคล็อคพัลส์ป้อนเข้ามาที่ขา T จะทำให้เอาต์พุต Q เปลี่ยนสภาวะเป็นสภาวะตรงข้าม



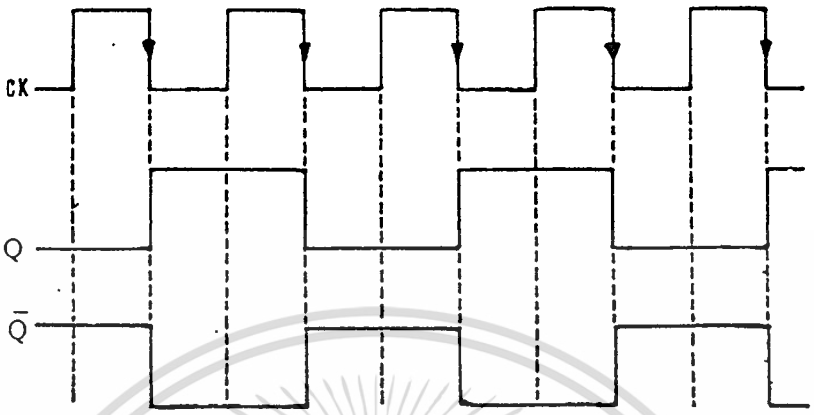

รูปที่ 2.8 ที-ฟลิบฟลอบ

| CK | $Q_{n+1}$ |
|---|---|
| ↑ หรือ ↓ | $\bar{Q}_n$ |

ตารางที่ 2.9 ตารางความจริงของ ที-ฟลิบฟลอบ

จากรูปที่ 2.9 จะเห็นว่าฟลิบฟลอบ จะเปลี่ยนสภาวะตรงขอบขาลงของคล็อคพัลส์หนึ่งๆ จะสังเกตุว่าฟลิบฟลอบจะกลับไปสู่สภาวะเดิมทุกๆ 2 คล็อคพัลส์ ดังนั้นเอาต์พุตฟรีเควนซี (Output Frequency) จึงเป็นครึ่งหนึ่งของอินพุตฟรีเควนซี( Input Frequency) นั้นคือที-ฟลิบฟลอบจึงทำหน้าที่เหมือนตัวหารความถี่ด้วย 2 ทุกๆฟลิบฟลอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



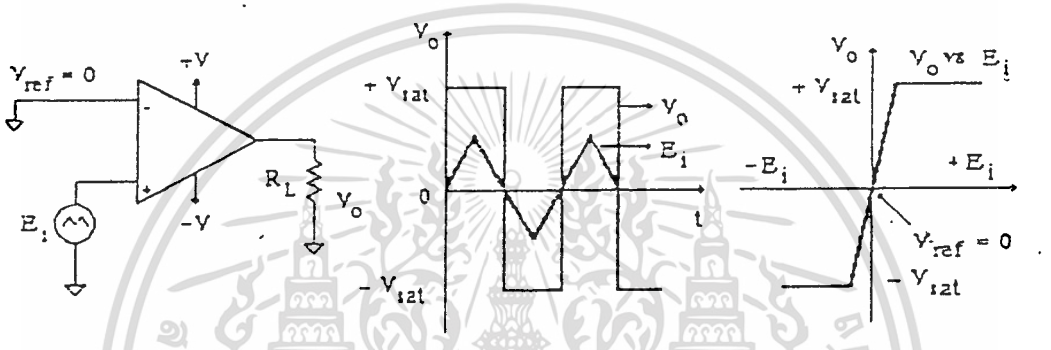

รูปที่ 2.9 ไทม์มิงไดอะแกรมสำหรับ ที-ฟลิปฟลอบเมื่อทริกเกอร์ที่ขอบขาลงของคล็อคพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 วงจรซีโร่ครอสซิ่งดีเทกเตอร์

### 2.5.1 วงจรนอนอินเวอร์ติงซีโร่ครอสซิ่งดีเทกเตอร์ (Noninverting Zero-Crossing Detector)

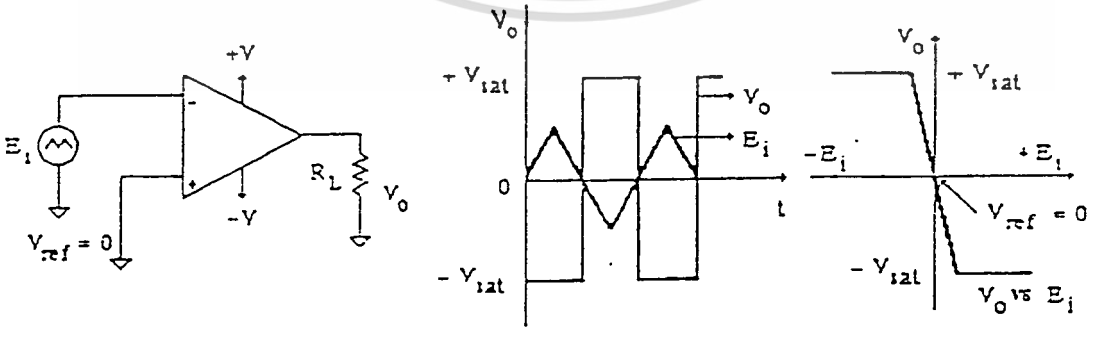
จากรูปที่ 2.10 ออปแอมป์เป็นตัวคอมพาราเตอร์ (comparator) โดยที่ขาบวกออปแอมป์ต่อกับค่าแรงดันไฟฟ้า $E_i$ และต่อกับแรงดันไฟฟ้าอ้างอิง (reference voltage) $V_{ref} = 0$ เมื่อ $E_i$ มีค่ามากกว่า $V_{ref}$ ทำให้ $V_0 = +V_{sat}$ เพราะว่าแรงดันไฟฟ้าที่ขาบวกมีค่าเป็นบวกมากกว่าแรงดันไฟฟ้าที่ขาลบ ดังนั้น $V_0$ จึงมีค่าเป็นบวก




รูปที่ 2.10 วงจรนอนอินเวอร์ติงซีโร่ครอสซิ่งดีเทกเตอร์ เมื่อ $E_i$ มากกว่า $V_{ref}$ . $V_0 = +V_{sat}$

### 2.5.2 วงจรอินเวอร์ติงซีโร่ครอสซิ่งดีเทกเตอร์ (Inverting Zero-Crossing Detector)

ขาลบของออปแอมป์ในรูปที่ 2.11 มีค่าแรงดันไฟฟ้าเท่ากับ $E_i$ และมีแรงดันไฟฟ้าอ้างอิงเป็นศูนย์ ($V_{ref} = 0$) เป็นวงจรอินเวอร์ติงซีโร่ครอสซิ่งดีเทกเตอร์ เมื่อ $E_i$ มากกว่า $V_{ref}$ จะได้ $V_0 = -V_{sat}$




รูปที่ 2.11 วงจรอินเวอร์ติงซีโร่ครอสซิ่งดีเทกเตอร์ เมื่อ $E_i$ มากกว่า $V_{ref}$ .$V_0 = -V_{sat}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

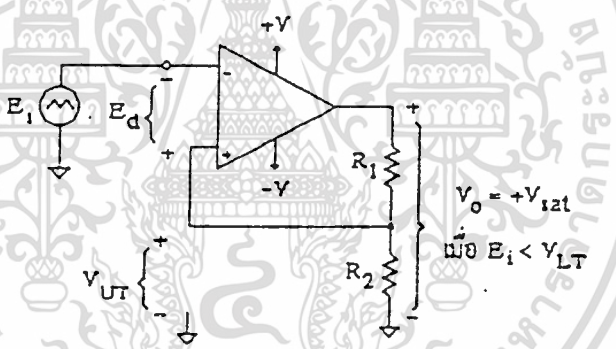
2.5.3 วงจรซีโร่ครอสซิ่งดีเทกเตอร์ฮิสเตอร์รีซีส (Zero-Crossing Detector with Hysteresis)

อัพเปอร์เทรสโฮลด์โวลต์เตจ (Upper-Threshold Voltage)

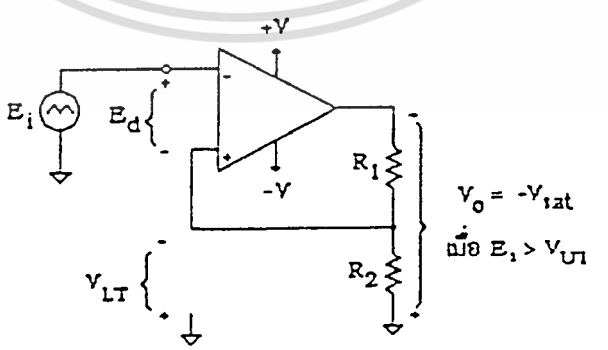
ในรูปที่ 2.12 (ก) แรงดันไฟฟ้าเอาต์พุต $V_0$ จะคร่อมระหว่าง $R_1$ และ $R_2$ จะถูกป้อนกลับเข้าที่ขาบวกของออปแอมป์ เมื่อ $V_0 = +V_{sat}$ แรงดันไฟฟ้าที่ถูกป้อนกลับจะเรียกว่า อัพเปอร์เทรสโฮลด์โวลต์เตจ $V_{UT}$ ,$V_{UT}$ จะสามารถแสดงโดยใช้โวลต์เตจดิไวเดอร์ (Voltage Divider) ดังนี้

$$V_{UT} = \frac{R_2}{R_1 + R_2} (+V_{sat}) \qquad (2.15)$$

เมื่อ $E_i$ มีค่าน้อยกว่า $V_{UT}$ ซึ่งก็คือ ค่าแรงดันไฟฟ้าที่ขาบวกจะมีค่ามากกว่าค่าแรงดันไฟฟ้าที่ขาลบ จะได้ $V_0 = +V_{sat}$ และเมื่อ $E_i$ มีค่าเป็นบวกมากกว่า $V_{UT}$ เพียงเล็กน้อย ค่า $E_d$ จะกลับขั้ว และ ค่า $V_0$ เริ่มลดลง ในขณะนี้ค่าบวกส่วนของ $V_0$ ที่ถูกป้อนกลับไปทางขาบวกจะมีค่าน้อยลง และ $E_d$ มีค่ามากขึ้น $V_0$ จะลดลงอย่างรวดเร็วและจำมีค่าเป็น $-V_{sat}$ วงจรจะคงที่ที่สภาพดังในรูปที่ 2.12 (ข)




(ก) อัพเปอร์เทรสโฮลด์โวลต์เตจ $V_{UT}$




(ข) โลเวอร์เทรสโฮลด์โวลต์เตจ $V_{LT}$

**รูปที่ 2.12 วงจรแสดงถึงค่า $V_{UT}$ . $V_{LT}$**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

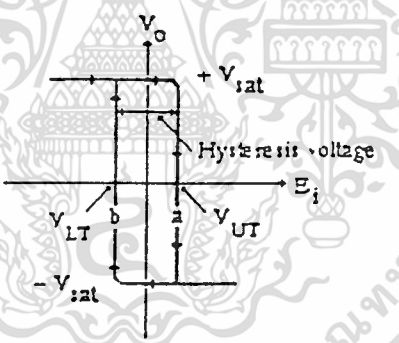
โลเวอร์เทรสโฮลด์โวลต์เตจ (Lower-Threshold Voltage)

เมื่อ $V_0$ มีค่าเป็น $-V_{sat}$ ค่าแรงดันไฟฟ้าที่ป้อนกลับไปที่ขาบวกของออปแอมป์เรียกว่า โลเวอร์เทรสโฮลด์โวลต์เตจ $V_{LT}$ . $V_{LT}$ คิดได้จากสมการที่ 2.16

$$V_{LT} = \frac{R_2}{R_1 + R_2}(-V_{sat}) \qquad (2.16)$$

ค่าของ $V_{LT}$ จะเป็นลบเมื่อเทียบกับกราวน์ (ground) $V_o$ จะมีค่าเท่ากับ $-V_{sat}$ ในขณะที่ $E_1$ มีค่าเป็นบวกมากกว่า $V_{LT}$ $V_0$ จะเปลี่ยนกลับไปเป็น $+V_{sat}$ เมื่อ $E_1$ มีค่าเป็นลบมากกว่า หรือมีค่าต่ำกว่า $V_{LT}$

คำนิยามของฮีสเตอร์รีซีส (hysteresis) มีมาตรฐานในการแสดงผลการทำงานของตัวคอมพาราเตอร์บนกราฟเพียงกราฟเดียวแทนการใช้กราฟ 2 กราฟเหมือนในรูปที่ 2.10 และรูปที่ 2.11 โดยการพล็อท (plot) ค่า $E_1$ บนแกนนอนและค่า $V_0$ บนแกนตั้ง เราก็จะได้ กราฟของ $V_0$ กับ $E_1$ แสดงถึงค่าของแรงดันไฟฟ้าฮีสเตอร์รีซีสในวงจรคอมพาราเตอร์ ดังรูปที่ 2.13




รูปที่ 2.13 กราฟของ $V_0$ กับ $E_i$ แสดงถึงค่าของแรงดันไฟฟ้าฮีสเตอร์รีซีสในวงจรคอมพาราเตอร์

ถ้า $E_i$ มีค่าน้อยกว่า $V_{LT}$ จะได้ $V_0 = +V_{sat}$ และเส้นตรง a แสดงถึง $V_0$ เปลี่ยนแปลงจาก $+V_{sat}$ ไปสู่ $-V_{sat}$ ในขณะที่ $E_i$ มีค่ามากกว่า $V_{UT}$ เส้นตรง b แสดงถึง $V_0$ เปลี่ยนแปลงจาก $-V_{sat}$ ไปสู่ $+V_{sat}$ เมื่อ $E_i$ มีค่าน้อยกว่า $V_{LT}$ ค่าความแตกต่างแรงดันระหว่าง $V_{UT}$ กับ $V_{LT}$ จะเรียกว่าแรงดันไฟฟ้าฮีสเตอร์รีซีส $V_H$

ถ้ากำหนดค่าแรงดันไฟฟ้าฮีสเตอร์รีซีสมากกว่าค่า พีคทูพีคนอยส์โวลต์เตจ (peak-to-peak noise voltage) ก็จะไม่เกิดค่าผิดพลาดของเอาต์พุตครอสซิ่ง (output crossing) ดังนั้นค่า $V_H$ จึงบอกเราได้ว่าวงจรจะสามารถทนค่าพีคทูพีคนอยส์โวลต์เตจได้เท่าไร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 3

## การปรับปรุงค่าเพาเวอร์แฟกเตอร์ ( Power factor correction )

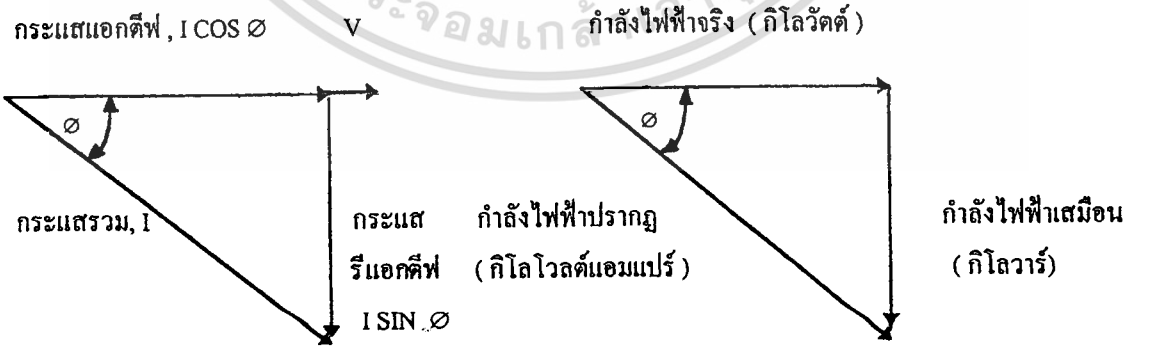
เพาเวอร์แฟกเตอร์มีความสำคัญในระบบไฟฟ้า เนื่องจากเป็นตัวที่ทำให้ค่าใช้จ่ายต่าง ๆ เพิ่มขึ้นหรือลดลงได้ ระบบไฟฟ้าที่มีเพาเวอร์แฟกเตอร์ต่ำก็จะมีความสูญเสียในระบบมาก อุปกรณ์ที่ใช้ก็ต้องมีขนาดใหญ่มากขึ้น ค่าใช้จ่ายในการซื้ออุปกรณ์ต่าง ๆ ตั้งแต่ต้นทางจนถึงปลายทางก็ต้องเสียมากขึ้น ค่าไฟฟ้าที่เสียก็มากขึ้นด้วย ดังนั้นการแก้เพาเวอร์แฟกเตอร์ให้สูงขึ้นจึงมีความจำเป็น แต่ทั้งนี้ก็ต้องพิจารณาถึงเงินทุนกับค่าอุปกรณ์ต่าง ๆ ที่นำมาแก้เพาเวอร์แฟกเตอร์เทียบกับค่าใช้จ่ายที่ประหยัดได้จากการแก้เพาเวอร์แฟกเตอร์

### 3.1 หลักการเบื้องต้นเกี่ยวกับเพาเวอร์แฟกเตอร์

อุปกรณ์ไฟฟ้าส่วนใหญ่ต้องการกระแสสองส่วนด้วยกันคือ

1. กระแสส่วนที่ทำให้เกิดการทำงาน ( active current ) เป็นกระแสส่วนที่อุปกรณ์ไฟฟ้าเปลี่ยนไปเป็นงานซึ่งอาจจะอยู่ในรูปของความร้อน แสงสว่าง หรือกำลังงานกลที่ใช้ในการขับเคลื่อนต่าง ๆ มีหน่วยที่ใช้วัดกำลังงานเป็นวัตต์ ( W ) หรือกิโลวัตต์ ( kW )

2. กระแสส่วนที่ใช้สร้างสนามแม่เหล็ก ( reactive current ) เป็นกระแสส่วนที่ใช้ในการสร้างสนามแม่เหล็กซึ่งมีความจำเป็นมากในอุปกรณ์ที่ต้องทำงานโดยอาศัยสนามแม่เหล็กเช่นหม้อแปลง มอเตอร์ เป็นต้น ถ้าไม่มีสนามแม่เหล็กอุปกรณ์ดังกล่าวจะทำงานไม่ได้เลย เราเรียกกำลังงานที่ต้องใช้ส่วนนี้ว่ากำลังไฟฟ้าเสมือน และมีหน่วยวัดเป็น วาร์ ( VAR ) หรือกิโลวาร์ ( kVAR ) ความสัมพันธ์ระหว่างค่าต่าง ๆ ดังกล่าวได้แสดงไว้ในรูปที่ 3.1




ความสัมพันธ์เชิงมุมของกระแส และแรงดันในวงจรไฟฟ้ากระแสสลับ

ความสัมพันธ์ของกำลังไฟฟ้าจริง กำลังไฟฟ้าเสมือน และกำลังไฟฟ้าปรากฏ

**รูปที่ 3.1แสดงความสัมพันธ์เชิงมุมของกระแส แรงดัน และกำลังไฟฟ้า**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.1 เราสามารถหาค่ากระแสทั้งหมดที่อุปกรณ์ไฟฟ้าดึงจากแหล่งจ่ายไฟได้ดังนี้

$$\text{Total current} = \sqrt{(\text{Active current})^2 + (\text{Reactive current})^2}$$

$$I = \sqrt{(I\cos\varnothing)^2 + (I\sin\varnothing)^2} \qquad (3.1)$$

ถ้าเอาแรงดัน V คูณตลอดทั้งทางด้านซ้ายมือและด้านขวามือของสมการที่ 1 เราจะได้ความสัมพันธ์กำลังไฟฟ้าปรากฏ กำลังไฟฟ้าจริง และกำลังไฟฟ้าเสมือน ดังนี้

$$\text{Apparent power} = \sqrt{(\text{Active power})^2 + (\text{Reactive power})^2}$$

$$VI = \sqrt{(VI\cos\varnothing)^2 + (VI\sin\varnothing)^2} \qquad (3.2)$$

3.2 คำจำกัดความของคำว่าเพาเวอร์แฟกเตอร์

เพาเวอร์แฟกเตอร์ คือ อัตราส่วนของกำลังไฟฟ้าจริง ต่อกำลังไฟฟ้าปรากฏในวงจรไฟฟ้าใด ๆ มีค่าเปลี่ยนแปลงได้ตั้งแต่ 0 ถึง 1 แต่โดยปกติมักจะพูดกันเป็นเปอร์เซ็นต์

$$\text{เพาเวอร์แฟกเตอร์} = \frac{\text{กำลังไฟฟ้าจริง}}{\text{กำลังไฟฟ้าปรากฏ}} = \frac{\text{kW}}{\text{kVA}}$$

หรือจากรูปที่ 3.1 จะได้

$$\text{เพาเวอร์แฟกเตอร์} = \cos\varnothing$$

เพาเวอร์แฟกเตอร์อาจจะเป็นแบบล้าหลังหรือแบบนำหน้าก็ได้ทั้งนี้ขึ้นอยู่กับทิศทางการไหลของกำลังไฟฟ้าจริงและกำลังไฟฟ้าเสมือน ถ้ากำลังไฟฟ้าทั้งสองส่วนนี้ไหลไปในทิศทางเดียวกัน ค่าเพาเวอร์แฟกเตอร์ที่จุดนั้นจะเป็นแบบล้าหลัง แต่ถ้าไหลไปคนละทิศทางแล้วค่าเพาเวอร์แฟกเตอร์ที่จุดนั้นจะเป็นแบบนำหน้า เนื่องจากตัวคาปาซิเตอร์เป็นแหล่งกำเนิดกำลังไฟฟ้าเสมือนเพียงอย่างเดียวมันจึงมีค่าเพาเวอร์แฟกเตอร์เป็นแบบนำหน้าเสมอ สำหรับมอเตอร์เหนี่ยวนำจะมีค่าเพาเวอร์แฟกเตอร์เป็นแบบล้าหลังเพราะมันต้องการทั้งกำลังไฟฟ้าจริงและกำลังไฟฟ้าเสมือน ( ไหลเข้ามอเตอร์ทั้งสองส่วน ) สำหรับซิงโครนัสมอเตอร์ที่ถูกกระตุ้นเกินขนาด (overecited ) นั้นสามารถจ่ายกำลังไฟฟ้าเสมือนเข้าสู่ระบบไฟฟ้าได้ แต่กำลังไฟฟ้าจริงต้องไหลเข้ามอเตอร์เสมอ ดังนั้นมันจึงมีค่าเพาเวอร์แฟกเตอร์เป็นแบบนำหน้าได้

3.3 เราจะปรับปรุงค่าเพาเวอร์แฟกเตอร์ได้อย่างไร

เมื่อกำลังไฟฟ้าเสมือนในวงจรไฟฟ้าถูกทำให้ลดลง กระแสไฟฟ้ารวมในวงจรจะมีค่าลดลงด้วย ถ้าส่วนของกำลังไฟฟ้าจริงไม่เปลี่ยนแปลงแล้วค่าเพาเวอร์แฟกเตอร์ในวงจรจะมีค่าสูงขึ้น เมื่อกำลังไฟฟ้าเสมือนมีค่าเป็นศูนย์ ค่าเพาเวอร์แฟกเตอร์จะเป็น 1 หรือ 100 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีคำนวณหาค่าคาปาซิเตอร์

จากรูปที่ 3.1 จะได้ความสัมพันธ์ต่าง ๆ ดังนี้

$$\cos \varnothing = \frac{\text{Active power}}{\text{Apparent power}} = \frac{\text{kW}}{\text{kVA}} \qquad (3.3)$$

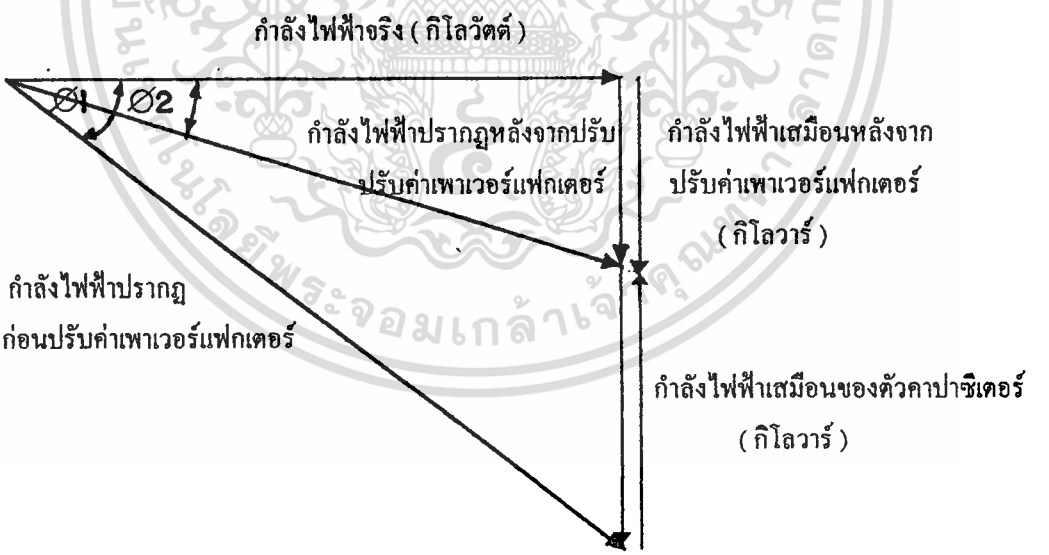
$$\tan \varnothing = \frac{\text{Reactive power}}{\text{Active power}} = \frac{\text{kVAR}}{\text{kW}} \qquad (3.4)$$

$$\sin \varnothing = \frac{\text{Reactive power}}{\text{Apparent power}} = \frac{\text{kVAR}}{\text{kVA}} \qquad (3.5)$$

ตามปกติแล้วถ้าโหลดไม่เปลี่ยนแปลง ค่ากำลังไฟฟ้าจริง ( Active power ) จะมีค่าไม่เปลี่ยนแปลง ส่วนค่ากำลังไฟฟ้าปรากฏและกำลังไฟฟ้าเสมือนจะเปลี่ยนแปลงไปตามค่าเพาเวอร์แฟกเตอร์ ดังนั้นสมการที่ใช้ในการคำนวณจะจัดให้อยู่ในรูปของกำลังไฟฟ้าที่ทำให้เกิดงานคือ

กำลังไฟฟ้าเสมือน = กำลังไฟฟ้าจริง * $\tan \varnothing$

$$\text{kVAR} = \text{kW} * \tan \varnothing \qquad (3.6)$$




รูปที่ 3.3 ความสัมพันธ์ของกำลังไฟฟ้าส่วนต่าง ๆ ทั้งก่อน และหลังปรับปรุงค่าเพาเวอร์แฟกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038196

วิธีคำนวณหาค่าคาปาซิเตอร์

จากรูปที่ 3.1 จะได้ความสัมพันธ์ต่าง ๆ ดังนี้

$$\cos \varnothing = \frac{\text{Active power}}{\text{Apparent power}} = \frac{\text{kW}}{\text{kVA}} \qquad (3.3)$$

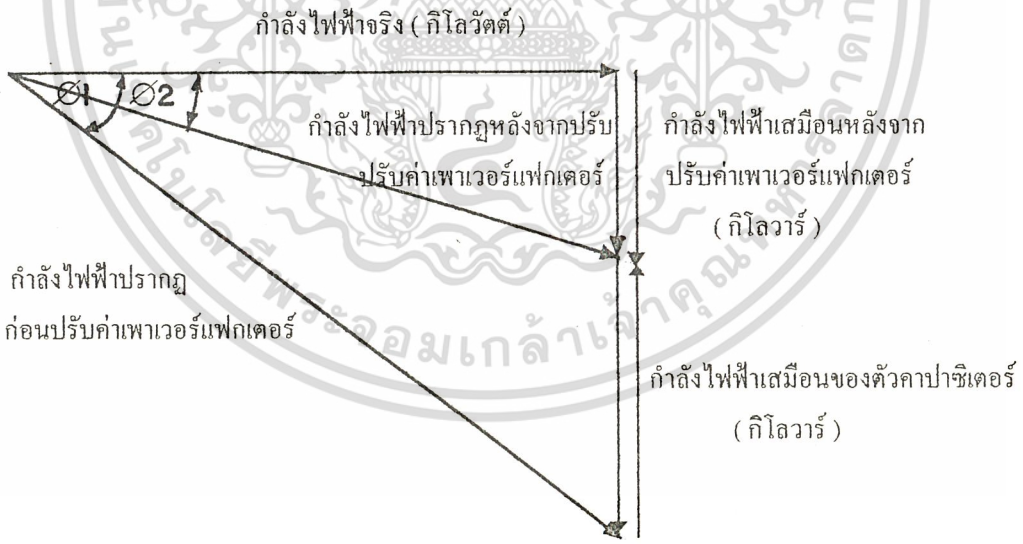
$$\tan \varnothing = \frac{\text{Reactive power}}{\text{Active power}} = \frac{\text{kVAR}}{\text{kW}} \qquad (3.4)$$

$$\sin \varnothing = \frac{\text{Reactive power}}{\text{Apparent power}} = \frac{\text{kVAR}}{\text{kVA}} \qquad (3.5)$$

ตามปกติแล้วถ้าโหลดไม่เปลี่ยนแปลง ค่ากำลังไฟฟ้าจริง ( Active power ) จะมีค่าไม่เปลี่ยนแปลง ส่วนค่ากำลังไฟฟ้าปรากฏและกำลังไฟฟ้าเสมือนจะเปลี่ยนแปลงไปตามค่าเพาเวอร์แฟกเตอร์ ดังนั้นสมการที่ใช้ในการคำนวณจะจัดให้อยู่ในรูปของกำลังไฟฟ้าที่ทำให้เกิดงานคือ

กำลังไฟฟ้าเสมือน = กำลังไฟฟ้าจริง * $\tan \varnothing$

$$\text{kVAR} = \text{kW} * \tan \varnothing \qquad (3.6)$$




รูปที่ 3.3 ความสัมพันธ์ของกำลังไฟฟ้าส่วนต่าง ๆ ทั้งก่อน และหลังปรับปรุงค่าเพาเวอร์แฟกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าจะคำนวณหาขนาดของคาปาซิเตอร์ที่ต้องใช้ในการปรับปรุงค่าเพาเวอร์แฟกเตอร์จะหาได้ดังนี้

กำลังไฟฟ้าเสมือนที่ค่าเพาเวอร์แฟกแตอร์เท่าเดิม = kW * TAN $\varnothing_1$ ( 3.7 )

กำลังไฟฟ้าเสมือนที่ค่าเพาเวอร์แฟกเตอร์ใหม่ = kW * TAN $\varnothing_2$ ( 3.8 )

เมื่อ $\varnothing_1$ เป็นมุมของค่าเพาเวอร์แฟกเตอร์เดิม

$\varnothing_2$ เป็นมุมของค่าเพาเวอร์แฟกเตอร์ใหม่

ดังนั้นขนาดของคาปาซิเตอร์ที่ต้องใช้เพื่อปรับปรุงค่าเพาเวอร์แฟกเตอร์ คือ

กำลังไฟฟ้าเสมือนของตัวคาปาซิเตอร์ = kW *( TAN $\varnothing_1$ - TAN $\varnothing_2$ ) kVAR

= kW *( TAN $\varnothing_1$ - TAN $\varnothing_2$ ) kVAR ( 3.9 )

= kW * $\Delta$ TAN $\varnothing$ ( 3.10 )

<u>ตัวอย่าง</u> ต้องการหาขนาดของคาปาซิเตอร์ที่ต้องใช้เพื่อปรับปรุงค่าเพาเวอร์แฟกเตอร์สำหรับขนาด 500 กิโลวัตต์ จาก 0.76 ไปเป็น 0.93

จากตาราง ดูที่คอลัมน์ซ้ายสุดตรงแถวที่มีตัวเลข 0.76 แล้วมองเลยมาทางขวามือจนถึงคอลัมน์ที่มีตัวเลข 0.93 กำกับไว้ จะได้ตัวเลข 0.46

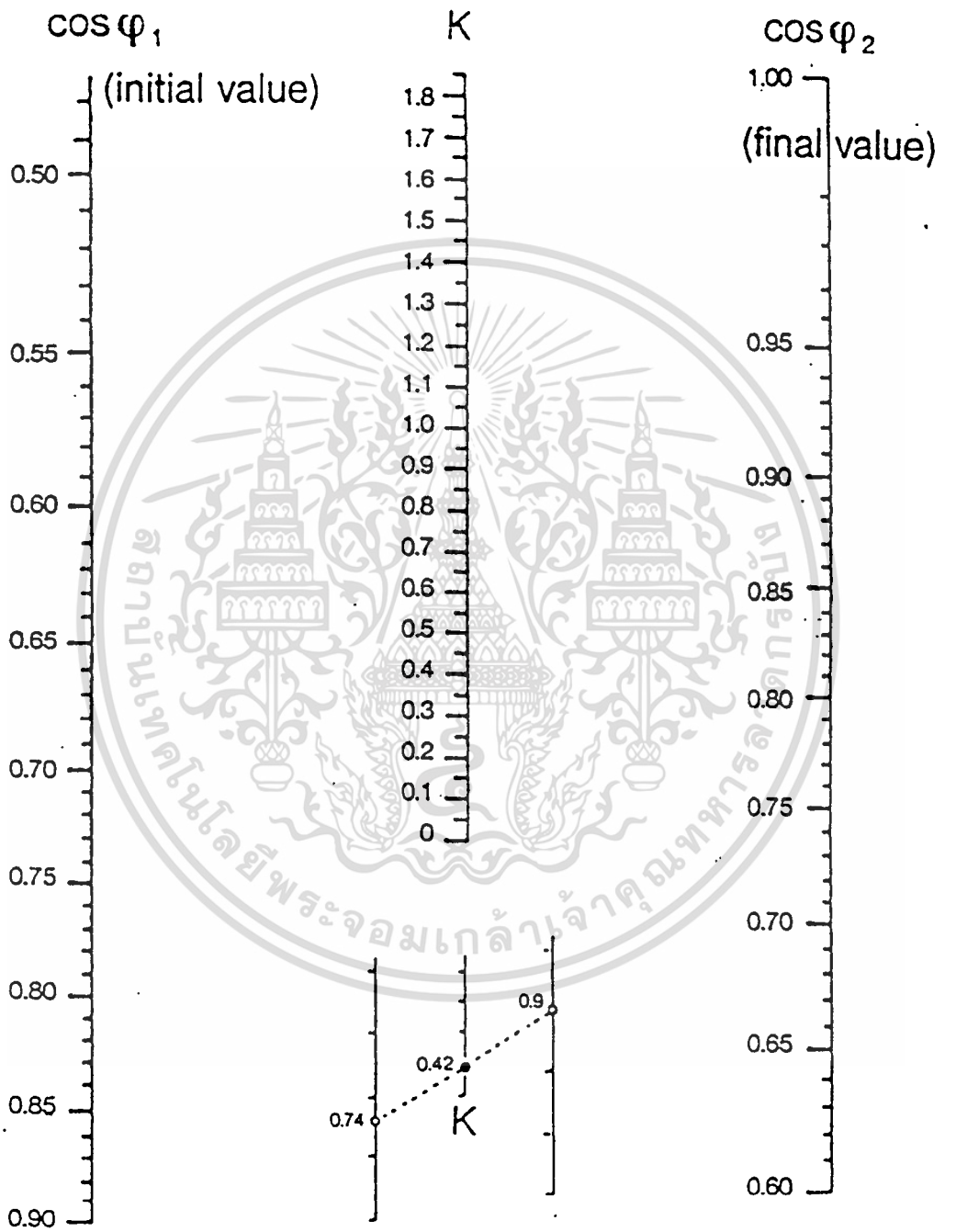
ดังนั้นคาปาซิเตอร์จะต้องมีขนาด 500 * 0.46 = 230 กิโลวาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| ตัวประกอบกำลังค่าเริ่มต้น | ตัวประกอบกำลังที่ต้องการ | | | | | | | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | 0.80 | 0.81 | 0.82 | 0.83 | 0.84 | 0.85 | 0.86 | 0.87 | 0.88 | 0.89 | 0.90 | 0.91 | 0.92 | 0.93 | 0.94 | 0.95 | 0.96 | 0.97 | 0.98 | 0.99 | 1.0 |
| 0.50 | 0.962 | 1.008 | 1.034 | 1.060 | 1.086 | 1.112 | 1.139 | 1.165 | 1.192 | 1.220 | 1.246 | 1.275 | 1.303 | 1.332 | 1.359 | 1.403 | 1.440 | 1.481 | 1.529 | 1.589 | 1.732 |
| 0.51 | 0.937 | 0.962 | 0.986 | 1.011 | 1.041 | 1.067 | 1.094 | 1.120 | 1.147 | 1.175 | 1.203 | 1.231 | 1.261 | 1.292 | 1.324 | 1.358 | 1.395 | 1.436 | 1.484 | 1.544 | 1.687 |
| 0.52 | 0.893 | 0.916 | 0.945 | 0.971 | 0.997 | 1.023 | 1.050 | 1.076 | 1.102 | 1.131 | 1.155 | 1.182 | 1.217 | 1.248 | 1.280 | 1.314 | 1.351 | 1.392 | 1.440 | 1.500 | 1.643 |
| 0.53 | 0.850 | 0.876 | 0.902 | 0.928 | 0.954 | 0.980 | 1.007 | 1.032 | 1.060 | 1.088 | 1.116 | 1.144 | 1.174 | 1.205 | 1.237 | 1.271 | 1.308 | 1.349 | 1.397 | 1.457 | 1.600 |
| 0.54 | 0.809 | 0.835 | 0.861 | 0.887 | 0.913 | 0.935 | 0.966 | 0.992 | 1.019 | 1.047 | 1.075 | 1.103 | 1.133 | 1.164 | 1.196 | 1.230 | 1.267 | 1.308 | 1.356 | 1.416 | 1.556 |
| 0.55 | 0.766 | 0.795 | 0.821 | 0.847 | 0.873 | 0.899 | 0.928 | 0.952 | 0.979 | 1.007 | 1.035 | 1.063 | 1.093 | 1.124 | 1.156 | 1.190 | 1.227 | 1.268 | 1.316 | 1.378 | 1.516 |
| 0.56 | 0.730 | 0.756 | 0.782 | 0.808 | 0.834 | 0.860 | 0.887 | 0.913 | 0.940 | 0.968 | 0.996 | 1.024 | 1.054 | 1.085 | 1.117 | 1.151 | 1.188 | 1.229 | 1.277 | 1.337 | 1.480 |
| 0.57 | 0.692 | 0.718 | 0.744 | 0.770 | 0.796 | 0.822 | 0.849 | 0.875 | 0.902 | 0.930 | 0.958 | 0.986 | 1.016 | 1.047 | 1.078 | 1.113 | 1.150 | 1.191 | 1.239 | 1.298 | 1.442 |
| 0.58 | 0.655 | 0.681 | 0.707 | 0.733 | 0.759 | 0.785 | 0.812 | 0.838 | 0.865 | 0.893 | 0.921 | 0.949 | 0.978 | 1.010 | 1.042 | 1.076 | 1.113 | 1.154 | 1.202 | 1.262 | 1.405 |
| 0.59 | 0.619 | 0.645 | 0.671 | 0.697 | 0.723 | 0.749 | 0.776 | 0.802 | 0.829 | 0.857 | 0.885 | 0.913 | 0.943 | 0.974 | 1.006 | 1.040 | 1.077 | 1.118 | 1.166 | 1.226 | 1.369 |
| 0.60 | 0.583 | 0.609 | 0.635 | 0.661 | 0.687 | 0.713 | 0.740 | 0.766 | 0.793 | 0.821 | 0.849 | 0.877 | 0.907 | 0.938 | 0.970 | 1.004 | 1.041 | 1.082 | 1.130 | 1.190 | 1.333 |
| 0.61 | 0.549 | 0.575 | 0.601 | 0.627 | 0.653 | 0.679 | 0.706 | 0.732 | 0.759 | 0.787 | 0.815 | 0.843 | 0.872 | 0.904 | 0.936 | 0.970 | 1.007 | 1.048 | 1.096 | 1.156 | 1.296 |
| 0.62 | 0.516 | 0.542 | 0.568 | 0.594 | 0.620 | 0.646 | 0.672 | 0.699 | 0.726 | 0.754 | 0.782 | 0.810 | 0.840 | 0.871 | 0.903 | 0.937 | 0.974 | 1.015 | 1.063 | 1.123 | 1.266 |
| 0.63 | 0.483 | 0.509 | 0.535 | 0.561 | 0.587 | 0.613 | 0.640 | 0.666 | 0.693 | 0.721 | 0.749 | 0.777 | 0.807 | 0.838 | 0.870 | 0.904 | 0.941 | 0.982 | 1.030 | 1.090 | 1.233 |
| 0.64 | 0.451 | 0.474 | 0.503 | 0.529 | 0.555 | 0.581 | 0.608 | 0.634 | 0.661 | 0.689 | 0.717 | 0.745 | 0.775 | 0.806 | 0.838 | 0.872 | 0.909 | 0.950 | 0.996 | 1.056 | 1.201 |
| 0.65 | 0.419 | 0.445 | 0.471 | 0.497 | 0.523 | 0.549 | 0.576 | 0.602 | 0.629 | 0.657 | 0.685 | 0.713 | 0.743 | 0.774 | 0.806 | 0.840 | 0.877 | 0.918 | 0.966 | 1.026 | 1.169 |
| 0.66 | 0.388 | 0.414 | 0.440 | 0.466 | 0.492 | 0.518 | 0.545 | 0.571 | 0.598 | 0.626 | 0.654 | 0.682 | 0.712 | 0.743 | 0.775 | 0.809 | 0.846 | 0.887 | 0.935 | 0.995 | 1.138 |
| 0.67 | 0.358 | 0.384 | 0.410 | 0.436 | 0.462 | 0.488 | 0.515 | 0.541 | 0.568 | 0.596 | 0.624 | 0.652 | 0.682 | 0.713 | 0.745 | 0.779 | 0.816 | 0.857 | 0.905 | 0.965 | 1.108 |
| 0.68 | 0.328 | 0.354 | 0.380 | 0.406 | 0.432 | 0.458 | 0.485 | 0.511 | 0.538 | 0.566 | 0.594 | 0.622 | 0.652 | 0.683 | 0.715 | 0.749 | 0.786 | 0.827 | 0.875 | 0.935 | 1.078 |
| 0.69 | 0.299 | 0.325 | 0.351 | 0.377 | 0.403 | 0.429 | 0.456 | 0.482 | 0.509 | 0.537 | 0.565 | 0.593 | 0.623 | 0.654 | 0.686 | 0.720 | 0.757 | 0.798 | 0.846 | 0.906 | 1.049 |
| 0.70 | 0.270 | 0.296 | 0.322 | 0.348 | 0.374 | 0.400 | 0.427 | 0.453 | 0.480 | 0.508 | 0.536 | 0.564 | 0.594 | 0.625 | 0.657 | 0.691 | 0.728 | 0.769 | 0.817 | 0.877 | 1.020 |
| 0.71 | 0.242 | 0.268 | 0.294 | 0.320 | 0.346 | 0.372 | 0.399 | 0.425 | 0.452 | 0.480 | 0.508 | 0.536 | 0.566 | 0.597 | 0.629 | 0.663 | 0.700 | 0.741 | 0.789 | 0.849 | 0.992 |
| 0.72 | 0.214 | 0.240 | 0.266 | 0.292 | 0.318 | 0.344 | 0.371 | 0.397 | 0.424 | 0.452 | 0.480 | 0.508 | 0.538 | 0.569 | 0.601 | 0.635 | 0.672 | 0.713 | 0.761 | 0.821 | 0.964 |
| 0.73 | 0.186 | 0.212 | 0.238 | 0.264 | 0.290 | 0.316 | 0.343 | 0.369 | 0.396 | 0.424 | 0.452 | 0.480 | 0.510 | 0.541 | 0.573 | 0.607 | 0.644 | 0.685 | 0.733 | 0.793 | 0.936 |
| 0.74 | 0.159 | 0.185 | 0.211 | 0.237 | 0.263 | 0.289 | 0.316 | 0.342 | 0.369 | 0.397 | 0.425 | 0.453 | 0.483 | 0.514 | 0.546 | 0.580 | 0.617 | 0.658 | 0.706 | 0.766 | 0.909 |
| 0.75 | 0.132 | 0.158 | 0.184 | 0.210 | 0.236 | 0.262 | 0.289 | 0.315 | 0.342 | 0.370 | 0.398 | 0.426 | 0.456 | 0.487 | 0.519 | 0.553 | 0.590 | 0.631 | 0.679 | 0.739 | 0.882 |
| 0.76 | 0.105 | 0.131 | 0.157 | 0.183 | 0.209 | 0.235 | 0.262 | 0.288 | 0.315 | 0.343 | 0.371 | 0.398 | 0.429 | 0.460 | 0.492 | 0.526 | 0.563 | 0.604 | 0.652 | 0.712 | 0.855 |
| 0.77 | 0.079 | 0.105 | 0.131 | 0.157 | 0.183 | 0.209 | 0.236 | 0.262 | 0.289 | 0.317 | 0.345 | 0.373 | 0.403 | 0.434 | 0.466 | 0.500 | 0.537 | 0.578 | 0.626 | 0.685 | 0.829 |
| 0.78 | 0.052 | 0.078 | 0.104 | 0.130 | 0.156 | 0.182 | 0.209 | 0.235 | 0.262 | 0.290 | 0.318 | 0.346 | 0.376 | 0.407 | 0.439 | 0.473 | 0.510 | 0.551 | 0.599 | 0.659 | 0.802 |
| 0.79 | 0.026 | 0.052 | 0.078 | 0.104 | 0.130 | 0.156 | 0.183 | 0.209 | 0.236 | 0.264 | 0.292 | 0.320 | 0.350 | 0.381 | 0.413 | 0.447 | 0.484 | 0.525 | 0.573 | 0.633 | 0.776 |
| 0.80 | 0.000 | 0.026 | 0.052 | 0.078 | 0.104 | 0.130 | 0.157 | 0.183 | 0.210 | 0.238 | 0.266 | 0.294 | 0.324 | 0.355 | 0.387 | 0.421 | 0.458 | 0.496 | 0.547 | 0.609 | 0.750 |
| 0.81 | | 0.000 | 0.026 | 0.052 | 0.078 | 0.104 | 0.131 | 0.157 | 0.184 | 0.212 | 0.240 | 0.268 | 0.298 | 0.329 | 0.361 | 0.395 | 0.432 | 0.473 | 0.521 | 0.581 | 0.724 |
| 0.82 | | | 0.000 | 0.026 | 0.052 | 0.078 | 0.105 | 0.131 | 0.158 | 0.186 | 0.214 | 0.242 | 0.272 | 0.303 | 0.335 | 0.369 | 0.406 | 0.447 | 0.495 | 0.555 | 0.698 |
| 0.83 | | | | 0.000 | 0.026 | 0.052 | 0.079 | 0.105 | 0.132 | 0.160 | 0.188 | 0.216 | 0.246 | 0.277 | 0.309 | 0.343 | 0.380 | 0.421 | 0.469 | 0.529 | 0.672 |
| 0.84 | | | | | 0.000 | 0.026 | 0.053 | 0.079 | 0.106 | 0.134 | 0.162 | 0.190 | 0.220 | 0.251 | 0.283 | 0.317 | 0.354 | 0.395 | 0.443 | 0.503 | 0.646 |
| 0.85 | | | | | | 0.000 | 0.027 | 0.053 | 0.080 | 0.108 | 0.136 | 0.164 | 0.194 | 0.225 | 0.257 | 0.291 | 0.328 | 0.369 | 0.417 | 0.477 | 0.620 |
| 0.86 | | | | | | | 0.000 | 0.026 | 0.053 | 0.081 | 0.109 | 0.137 | 0.167 | 0.198 | 0.230 | 0.264 | 0.301 | 0.342 | 0.390 | 0.450 | 0.593 |
| 0.87 | | | | | | | | 0.000 | 0.027 | 0.055 | 0.083 | 0.111 | 0.141 | 0.172 | 0.204 | 0.238 | 0.275 | 0.316 | 0.364 | 0.424 | 0.567 |
| 0.88 | | | | | | | | | 0.000 | 0.028 | 0.056 | 0.084 | 0.114 | 0.145 | 0.177 | 0.211 | 0.248 | 0.289 | 0.337 | 0.397 | 0.540 |
| 0.89 | | | | | | | | | | 0.000 | 0.028 | 0.056 | 0.086 | 0.117 | 0.149 | 0.183 | 0.220 | 0.261 | 0.309 | 0.369 | 0.512 |
| 0.90 | | | | | | | | | | | 0.000 | 0.028 | 0.058 | 0.089 | 0.121 | 0.155 | 0.192 | 0.233 | 0.281 | 0.341 | 0.484 |
| 0.91 | | | | | | | | | | | | 0.000 | 0.030 | 0.061 | 0.093 | 0.127 | 0.164 | 0.205 | 0.253 | 0.313 | 0.456 |
| 0.92 | | | | | | | | | | | | | 0.000 | 0.031 | 0.063 | 0.097 | 0.134 | 0.175 | 0.223 | 0.283 | 0.426 |
| 0.93 | | | | | | | | | | | | | | 0.000 | 0.032 | 0.066 | 0.103 | 0.144 | 0.192 | 0.252 | 0.395 |
| 0.94 | | | | | | | | | | | | | | | 0.000 | 0.034 | 0.071 | 0.112 | 0.160 | 0.220 | 0.363 |
| 0.95 | | | | | | | | | | | | | | | | 0.000 | 0.037 | 0.078 | 0.126 | 0.186 | 0.329 |
| 0.96 | | | | | | | | | | | | | | | | | 0.000 | 0.041 | 0.089 | 0.149 | 0.292 |
| 0.97 | | | | | | | | | | | | | | | | | | 0.000 | 0.048 | 0.108 | 0.251 |
| 0.98 | | | | | | | | | | | | | | | | | | | 0.000 | 0.060 | 0.203 |
| 0.99 | | | | | | | | | | | | | | | | | | | | 0.000 | 0.143 |
| | | | | | | | | | | | | | | | | | | | | | 0.000 |

**ตารางที่ 3.1 ตัวคูณสำหรับใช้หาขนาดกำลังไฟฟ้าเสมือนของตัวคาปาซิแตอร์เพื่อใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




**รูปที่ 3.4 โนโมแกรมสำหรับใช้หาขนาดของตัวคาปาซิเตอร์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง ต้องการหาขนาดของคาปาซิเตอร์ที่ต้องใช้เพื่อปรับปรุงค่าเพาเวอร์แฟกเตอร์สำหรับโหลดขนาด 200 กิโลวัตต์ จาก 0.74 ไปเป็น 0.90

จากโนโมแกรมข้างบน ลากเส้นตรงระหว่าง COS $\varnothing_1$ เท่ากับ 0.74 และ $\varnothing_2$เท่ากับ 0.90 ซึ่งจะตัดกับสเกล k ที่ค่า 0.42 ดังนั้นตัวคาปาซิเตอร์จะต้องมีขนาด 200 * 0.42 = 84 กิโลวาร์

3.4 ประโยชน์ของการปรับปรุง เพาเวอร์แฟกเตอร์

เมื่อทำการปรับปรุงเพาเวอร์แฟกเตอร์ให้มีค่าสูงขึ้นแล้วจะได้ประโยนช์ดังต่อไปนี้

1. ระบบไฟฟ้าสามารถรับโหลดได้เพิ่มขึ้น ( Release for System Capacity )
2. ระดับแรงดันดีขึ้น ( Voltage Improvement )
3. กำลังสูญของระบบลดลง ( Power System loss )
4. ลดค่าไฟฟ้า ( Lower - purchased power costs )

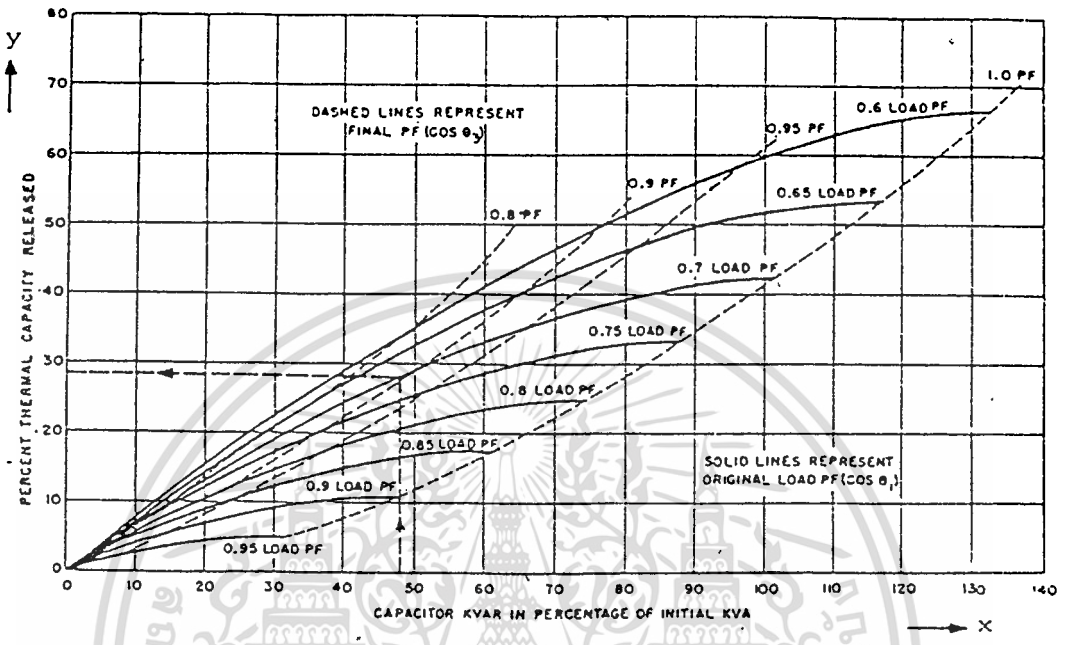
3.4.1 ระบบไฟฟ้าสามารถรับโหลดได้มากขึ้น ( Release of System Copacity )

เมื่อปรับปรุงให้ค่าเพาเวอร์แฟกเตอร์มีค่าสูงขึ้น กระแสที่ไหลอยู่ในระบบระหว่างแหล่งจ่ายไฟกับจุดที่มีการปรับปรุงจะมีค่าลดลง ทำให้สามารถเพิ่มโหลดเข้าไปในระบบได้โดยไม่ทำให้ระบบรับโหลดเกินพิกัดอุปกรณ์ต่าง ๆ เช่น หม้อแปลงไฟฟ้า สายเคเบิล และเครื่องกำเนิดไฟฟ้าจะถูกกำหนดขนาดพิกัดไว้ด้วยค่ากำลังไฟฟ้าปรากฏ ( kVA ) แต่ตามปกติแล้วเครื่องจักรต้นกำลัง ( prime mover ) ใช้หมุนเครื่องกำเนิดไฟฟ้าจะต้องมีขนาดพิกัดของกำลังไฟฟ้าจริง (kW) เท่ากับหรือมากกว่ากำลังไฟฟ้าปรากฏของเครื่องกำเนิดไฟฟ้าจึงจะสามารถทำงานอยู่ได้ ดังนั้นในการทำให้ค่าเพาเวอร์แฟกเตอร์ของระบบสูงขึ้นจะทำให้เครื่องจักรต้นกำลังใช้กำลังไฟฟ้าน้อยลง หรือสามารถรับโหลดได้มากขึ้น ในการที่จะหาว่าระบบไฟฟ้าจะสามารถรับโหลดเพิ่มขึ้นได้มากน้อยเท่าใดจะหาได้จากรูปที่ 3.5 ซึ่งสร้างมาจากสมการ

$$y2 + ( 200 - 2x \text{ SIN } \varnothing_1 )y + ( x^2 - 200x\text{SIN}\varnothing_1 ) = 0 \qquad (3.11)$$

$$\text{COS}\varnothing_3 = ( 1 + y / 100 ) \text{ COS } \varnothing_1 \qquad (3.12)$$

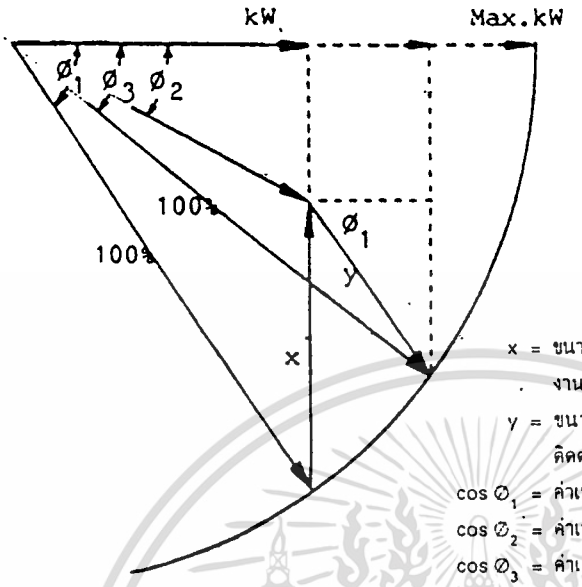
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 3.5 เส้นโค้งสำหรับหาว่าระบบไฟฟ้าจะสามารถรับโหลดเพิ่มขึ้นได้มากน้อยเพียงใด

<u>ตัวอย่าง</u> ระบบไฟฟ้าของโรงงานแห่งหนึ่งจ่ายโหลดขนาด 100 kVA ที่ค่าเพาเวอร์แฟกเตอร์ 70 % เมื่อทำการติดตั้งคาปาซิเตอร์ขนาด 480 kVAR เข้าไปทำให้ค่าเพาเวอร์แฟกเตอร์ของระบบเปลี่ยนไปเป็น 95 % ในขณะเดียวกันจากรูปที่ 3.5 แสดงให้เห็นว่าระบบไฟฟ้าโรงงานนี้สามารถรับโหลดที่มีค่าเพาเวอร์แฟกเตอร์ 70 % เพิ่มได้อีกถึง 28.5 % โดยไม่ทำให้กำลังไฟฟ้าปรากฏของระบบมีค่าเกิน 1000 kVA และค่าเพาเวอร์แฟกเตอร์รวมของโหลดเดิมและโหลดที่เพิ่มเข้าไปใหม่มีค่าเป็น 90%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




x = ขนาดกำลังงานรีแอกตีฟของคาปาซิเตอร์ (คิดเป็น % ของกำลังงานปรากฏ)

y = ขนาดกำลังงานปรากฏของโหลดใหม่ที่สามารถเพิ่มได้ เมื่อคิดตั้งคาปาซิเตอร์ (คิดเป็น % ของกำลังงานปรากฏ)

$\cos \varnothing_1$ = ค่าเพาเวอร์แฟกเตอร์เดิม

$\cos \varnothing_2$ = ค่าเพาเวอร์แฟกเตอร์ใหม่ ถ้าไม่เพิ่มโหลด

$\cos \varnothing_3$ = ค่าเพาเวอร์แฟกเตอร์ใหม่ ถ้าเพิ่มโหลด

รูปที่ 3.6 แสดงความสัมพันธ์ของขนาดคาปาซิเตอร์ และขนาดของโหลดที่เพิ่มขึ้น โดยไม่ทำให้ระบบไฟฟ้ารับโหลดเกินพิกัด

ตัวอย่าง ถ้ากำลังไฟฟ้าจริง ( kW ) ของโหลดเท่าเดิม กำลังไฟฟ้าปรากฏ ( kVA ) จะมีค่าลดลงเมื่อ P.F. เพิ่มขึ้นดังตารางที่ 3.2

| เพาเวอร์แฟกเตอร์ ( % ) | 60% | 70% | 80% | 90% | 100% |
|---|---|---|---|---|---|
| กำลังไฟฟ้าจริง ( kW ) | 600 | 600 | 600 | 600 | 600 |
| กำลังไฟฟ้าเสมือน (kVAR ) | 800 | 612 | 450 | 291 | 0 |
| กำลังไฟฟ้าปรากฏ (kVA ) | 1000 | 857 | 750 | 667 | 600 |

ตารางที่ 3.2แสดงค่ากำลังไฟฟ้าปรากฏเมื่อกำลังไฟฟ้าจริงคงที่ ณ ค่าเพาเวอร์แฟกเตอร์ต่างๆ

ตัวอย่าง ถ้ากำลังไฟฟ้าปรากฏ ( kVA ) ของระบบคงที่ ระบบจะสามารถจ่ายกำลังไฟฟ้าจริง (kW ) เพิ่มขึ้น ดังตารางที่ 3.3

| เพาเวอร์แฟกเตอร์ ( % ) | 60% | 70% | 80% | 90% | 100% |
|---|---|---|---|---|---|
| กำลังไฟฟ้าจริง ( kW ) | 360 | 420 | 480 | 540 | 600 |
| กำลังไฟฟ้าเสมือน(kVAR ) | 480 | 428 | 360 | 262 | 0 |
| กำลังไฟฟ้าปรากฏ (kVA ) | 600 | 600 | 600 | 600 | 600 |

**ตารางที่ 3.3 แสดงค่ากำลังไฟฟ้าจริงเมื่อกำลังไฟฟ้าปรากฏคงที่ ณ ค่าเพาเวอร์แฟกเตอร์ต่างๆ**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 ระดับแรงดันดีขึ้น

- แรงดันตกในสายไฟฟ้า

แรงดันตกระหว่างสาย ( Line to line voltage drop ) หาได้จาก

$$\Delta V = \sqrt{3}\, I ( R \cos \varnothing + X \sin \varnothing ) \qquad (3.13)$$

โดยที่

I = กระแสสาย ( แอมแปร์ )

R = ความต้านทานทางเดียว ( โอห์ม )

X = รีแอกแตนซ์ทางเดียว ( โอห์ม )

$\varnothing$ = มุมของเพาเวอร์แฟกเตอร์

เมื่อปรับปรุงเพาเวอร์แฟกเตอร์ให้สูงขึ้น I จะลดลง $\varnothing$ มีค่าเล็กลง ทำให้ $\Delta V$ มีค่าลดลงด้วย

ตัวอย่าง มอเตอร์เหนี่ยวนำชนิด 3 เฟส ขนาด 37 kW 380 V มีกระแสเต็มพิกัด 75 A เพาเวอร์แฟกเตอร์ 82 % อยู่ห่างจากแหล่งจ่ายไฟ 150 เมตร ใช้สายไฟฟ้าขนาด 50 $mm.^2$ ถ้าปรับปรุงค่าเพาเวอร์แฟกเตอร์ให้เป็น 95 % จงหาแรงดันตกก่อนและหลังปรับปรุงเพาเวอร์แฟกเตอร์ กำหนด R = 0.424 โอห์ม / กิโลเมตร และ X = 0.284 โอห์ม / กิโลเมตร

ก่อนปรับปรุงเพาเวอร์แฟกเตอร์

$\cos \varnothing_1 = 0.82$ , $\sin \varnothing_1 = 0.572$

$$\Delta V = \sqrt{3} * 75 * \left( \frac{0.424 * 150 * 0.52}{1000} + \frac{0.284 * 150 * 0.572}{1000} \right)$$

$$= 9.72 \text{ V}$$

หลังปรับปรุง เพาเวอร์แฟกเตอร์

$$I = \frac{75 * 0.82}{0.95} = 64.7 \text{ A}$$

$\cos \varnothing_2 = 0.95$ , $\sin \varnothing_2 = 0.312$

$$\Delta V = \sqrt{3} * 64.7 \left( \frac{0.424 * 150 * 0.95}{1000} + \frac{0.284 * 150 * 0.312}{1000} \right)$$

$$= 8.16$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-แรงดันตกในหม้อแปลง

เมื่อปรับปรุงเพาเวอร์แฟกเตอร์ให้สูงขึ้นแรงดันที่ขั้วทาง Secondary ของหม้อแปลงจะเพิ่มขึ้น

$$\%\Delta V \quad (\text{เพิ่มขึ้น}) = \frac{\text{Capacitor kVAr} * \%\ \text{Transformer Impedance}}{\text{Transformer kVA}}$$

$$= \frac{\text{kVAr} * U_T}{\text{kVA}} \qquad (3.14)$$

$$= \frac{200 * 6}{1000}$$

$$= 1.2\ \%$$

3.4.3 กำลังสูญของระบบลดลง

กำลังสูญในตัวนำไฟฟ้าของระบบ เป็นสัดส่วนกำลังสองของกระแส เมื่อปรับปรุงเพาเวอร์แฟกเตอร์ให้สูงขึ้น ทำให้กระแสลดลง ดังนั้นกำลังสูญจึงเป็นสัดส่วนกลับกับเพาเวอร์แฟกเตอร์ กำลังสอง

$$\%\text{Power loss} = \frac{100\ (\text{Initial P.F.})^2}{\text{Final P.F}}$$

$$\%\ \text{Loss Reduction} = 100\left[1 - \frac{(P.F_1)^2}{P.F_2}\right] \qquad (3.15)$$

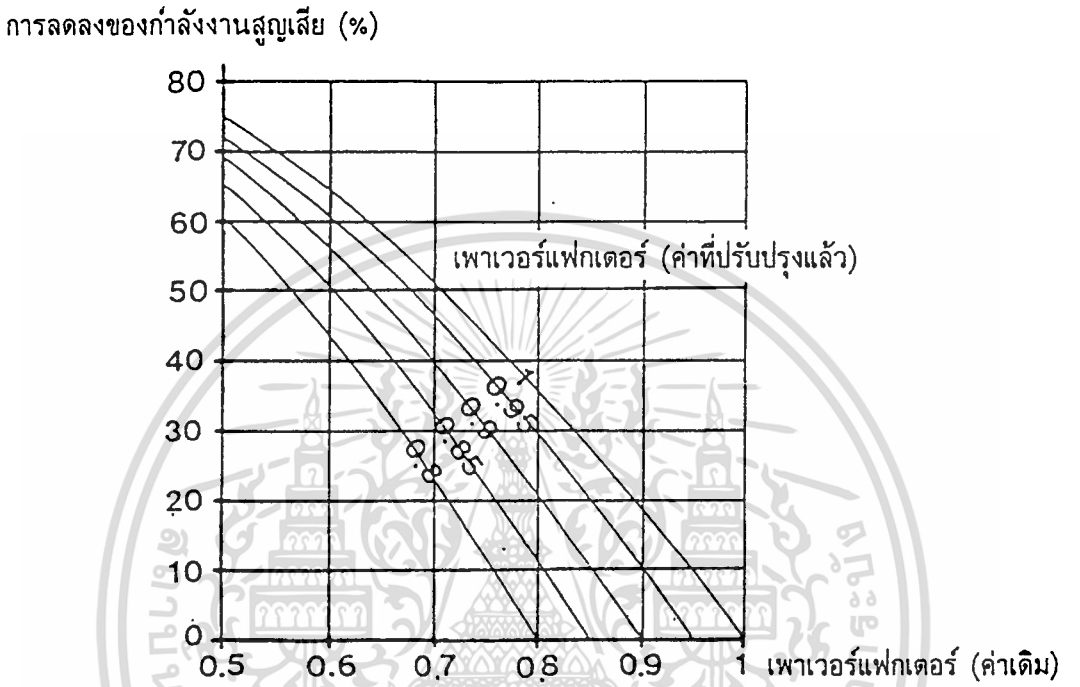
$$\text{Loss Reduction} = \text{Loss at P.F.}_1 \left[1 - \frac{(P.F_1)^2}{P.F_2}\right] \qquad (3.16)$$

$P.F_1$ = เพาเวอร์แฟกเตอร์ ก่อนปรับปรุง

$P.F_2$ = เพาเวอร์แฟกเตอร์ หลังปรับปรุง

สูตรที่ ( 3.16 ) อาจแสดงด้วยรูปกราฟ ดังรูปที่ 3.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 3.7 แสดงการลดลงของกำลังงานสูญเสียในสายเคเบิลเมื่อปรับปรุงค่าเพาเวอร์แฟกเตอร์ให้มีค่าสูงขึ้น

- <u>กำลังสูญเสียในสายไฟฟ้า</u>

กำลังสูญเสียในสายไฟฟ้า สามารถหาได้

<u>ระบบไฟฟ้า 1 เฟส</u>

กำลังสูญเสีย $= 2I^2R$ ( 3.17 )

<u>ระบบไฟฟ้า 3 เฟส</u>

กำลังสูญเสีย $= 3I^2R$ ( 3.18 )

**โดยที่** I = กระแสที่ไหล ( แอมแปร์ )

R = ความต้านทานทางเดียวของสายไฟฟ้า ( โอห์ม )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-กำลังสูญเสียในหม้อแปลง

กำลังสูญเสียในหม้อแปลง ประกอบด้วย

- กำลังสูญเสียไม่มีโหลด ( No load loss ) หมายถึง กำลังไฟฟ้าที่สูญเสียขณะที่หม้อแปลงยังไม่จ่ายโหลด กำลังสูญนี้เกิดในแกนเหล็ก เดิมเรียกว่า Iron loss ซึ่งประกอบด้วย Hysteresis และ Eddy-Current loss

- กำลังสูญเสียเนื่องจากโหลด ( Load loss ) หมายถึง กำลังไฟฟ้าที่สูญเสียเนื่องจากกระแสไหลผ่านขดลวดของหม้อแปลงกำลังสูญเสียนี้ เดิมเรียกว่า Copper loss กำลังสูญเสียจะแปรตามกระแสกำลังสอง

เมื่อปรับปรุง เพาเวอร์แฟกเตอร์ ให้สูงขึ้นแล้ว กระแสที่ไหลผ่านหม้อแปลง จะลดลง ทำให้ Load loss ลดลงตามไปด้วย

3.4. ลดค่าไฟฟ้า

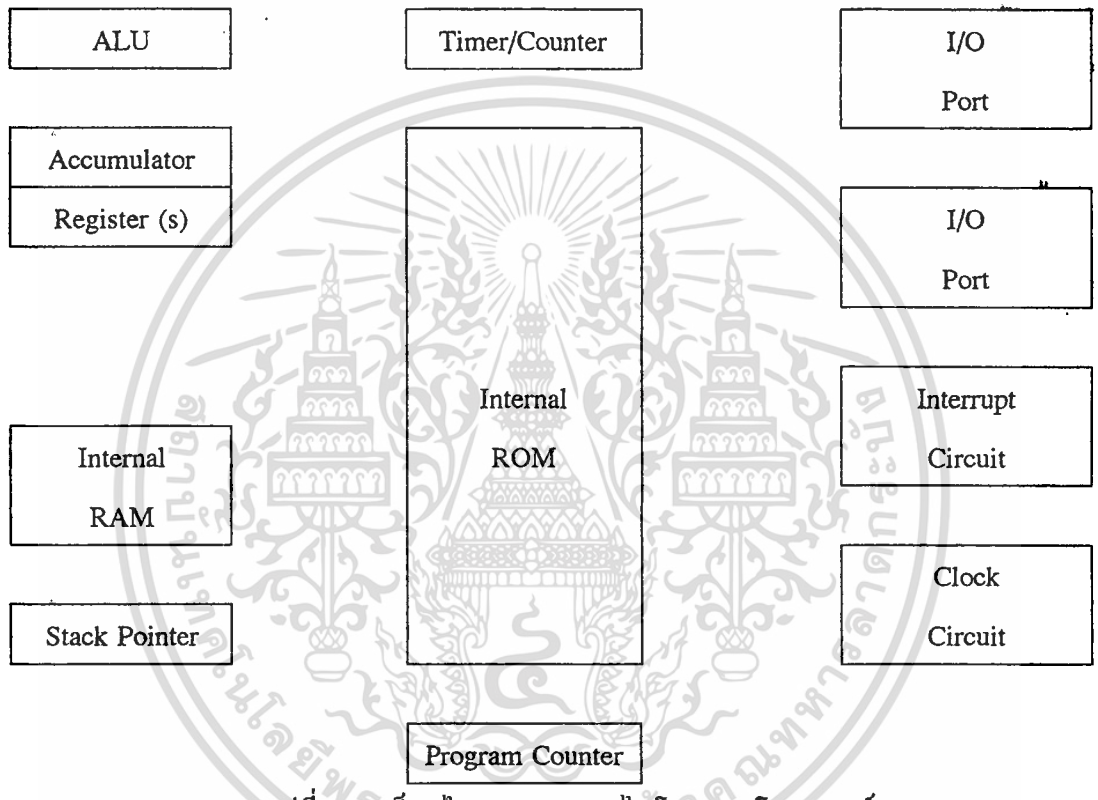
ในปัจจุบันการไฟฟ้านครหลวงและการไฟฟ้าส่วนภูมิภาคได้ปรับค่าเพาเวอร์แฟกเตอร์ใหม่ คือ ถ้าผู้ใช้ไฟฟ้ามีเพาเวอร์แฟกเตอร์ล้าหลังต่ำกว่า 0.85 โดยที่ในรอบเดือน ถ้าผู้ใช้ไฟฟ้ามีความต้องการพลังไฟฟ้าเสมือนเฉลี่ยใน 15 นาทีที่สูงสุด เมื่อคิดเป็นกิโลวาร์ เกินกว่า63% ของความต้องการพลังไฟฟ้าเสมือนเฉลี่ยใน 15 นาทีที่สูงสุด เมื่อคิดเป็นกิโลวัตต์แล้วเฉพาะส่วนที่เกินต้องเสียค่าเพาเวอร์แฟกเตอร์ในอัตรากิโลวาร์ละ 15 บาท สำหรับการเรียกเก็บเงินค่าไฟฟ้าในรอบเดือนนั้น เศษของกิโลวาร์ถ้าไม่ถึง 0.5 กิโลวาร์ตัดทิ้งตั้งแต่ 0.5 กิโลวาร์ขึ้นไปคิดเป็น 1 กิโลวาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 4

# ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ ก็คือไมโครโปรเซสเซอร์ที่รวมเอาส่วนของหน่วยความจำไอโอพอร์ต Timer\Counter มาบรรจุไว้ในชิปเดี่ยวมีชื่อเรียกว่า ซิงเกิลชิปไมโครคอนโทรลเลอร์ (Single Chip Microcontrollers) ซึ่งมีบล็อกไดอะแกรมดังรูปที่ 4.1




รูปที่ 4.1 บล็อกไดอะแกรมของไมโครคอนโทรลเลอร์

จะเห็นว่า ไมโครคอนโทรลเลอร์จะประกอบไปด้วย

- ALU
- แอคคิวมูเลเตอร์ (ACC)
- รีจิสเตอร์
- แรมภายใน (Internal RAM)
- สแตคพอยเตอร์ (SP)
- อินเทอนอลรอม (Internal ROM)
- โปรแกรมเคาน์เตอร์ (PC)
- ไอโอพอร์ต (IO Port)
- วงจรอินเตอร์รัปต์ (Interrupt Circuit)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจรคล็อค (Clock Circuit)
- ไทม์เมอร์เคาน์เตอร์ (Timer\Counter)

ข้อเปรียบเทียบระหว่าง Z-80 และ 8051

Z-80 เป็นไมโครโปสเซสเซอร์ขนาด 8 บิต ซึ่งผลิตโดยบริษัทไซลอก ส่วน 8051 เป็นซิงเกิลชิปไมโครคอนโทรลเลอร์ ที่ผลิตโดยบริษัทอินเทลมีข้อแตกต่างดังนี้

| | Z80 | 8051 |
|---|---|---|
| **pin Configurations** | | |
| Total pins | 40 | 40 |
| Address pins | 16 (fixed) | 16 |
| Data pins | 8 (fixed) | 8 |
| Interrupt pins | 2 (fixed) | 2 |
| I/O pins | 0 | 32 |
| **Architecture** | | |
| 8-bit Registers | 20 | 34 |
| 16-bit Registers | 4 | 2 |
| Stack size | 64K | 128 |
| Internal ROM | 0 | 4K bytes |
| Internal RAM | 0 | 128 bytes |
| External Memory | 64K | 128K bytes |
| Flags | 6 | 4 |
| Timers | 0 | 2 |
| Parallel port | 0 | 4 |
| Serial Port | 0 | 1 |
| **Instruction Sets** | | |
| (types/Variations) | | |
| External moves | 4/14 | 2/6 |
| Block moves | 2/4 | 0 |
| Bit mainpulate | 4/4 | 12/12 |
| Jump on bit | 0 | 3/3 |
| Stack | 3/15 | 2/2 |
| Singie byte | 203 | 49 |
| Muiti-byte | 490 | 62 |

**ตารางที่ 4.1 แสดงความแตกต่างระหว่าง Z80 และ 8051**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1 คุณสมบัติของไมโครคอนโทรลเลอร์ MCS-51

คุณสมบัติที่สำคัญ ๆ ของชิปไมโครคอนโทรลเลอร์ MCS-51 มีดังนี้

- ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว

- มีหน่วยความจำสำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ภายในชิปจำนวน 4 กิโลไบต์ (เบอร์ 8031, 8032 ไม่มีหน่วยความจำส่วนนี้ ส่วนเบอร์ 8052 มีหน่วยความจำส่วนนี้ 8 กิโลไบต์ และสำหรับเบอร์ 83C51FB จะมีหน่วยความจำส่วนนี้รวมทั้งสิ้น 16 กิโลไบต์

- มีหน่วยความจำสำหรับเก็บข้อมูลทั่งไป (RAM) อยู่ภายในชิปจำนวน 126 ไบต์ (ใน 8031, 8051) หรือ 256 ไบต์ (ในเบอร์ 8032, 8052)

- สามารถใช้หน่วยความจำสำหรับโปรแกรมและข้อมูลที่อยู่ภายในชิปได้อย่างละ 64 กิโลไบต์ แยกจากกัน

- คำสั่งส่วนใหญ่ใช้เวลาทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิรตซ์

- มีพอร์ตที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ตๆละ 8 บิต หรือสามารถใช้งานเป็นพอร์ตขนาด 1 บิตแยกจากกัน ทำให้เสมือนมีพอร์ตขนาด 1 บิต ใช้งานรวมทั้งสิ้น 32 พอร์ต

- รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราเร็วในการรับและส่งข้อมูล (baud rate) ได้ตั้งแต่ 300 ถึง 375 กิโลไบต์ต่อวินาที

- จัดลำดับความสำคัญของสัญญาณอินเตอร์รัปต์ได้ 2 ระดับ

- มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์ เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้วัดช่วงเวลา (ในเบอร์ 8052 จะมี 3 ตัว)

- หน่วยความจำสำหรับเก็บข้อมูลภายใน บางส่วนสามารถเข้าถึงข้อมูลได้ทั้งระดับไบต์และระดับบิตเพื่อให้การออกแบบโปรแกรมและการควบคุมระบบทำได้ง่ายขึ้น

- มีคำสั่งคูณและหารเลขขนาด 8 บิต ในตัวเอง

- สามารถประมวลผลแบบบูลีนเพื่อใช้ในงานควบคุมโดยเฉพาะ

- ใช้โปรแกรมของไมโครคอนโทรลเลอร์ตระกูล MCS-48 (upwardly compatible)

ไมโครคอนโทรลเลอร์ MCS-51 เบอร์ที่จัดว่าเป็นเบอร์พื้นฐานในตระกูลนี้คือ เบอร์ 8051, 8751 และ 8031 ซึ่งมีจำนวนขาภายนอก 40 ขาเท่ากัน ใช้เวลาและสัญญาณในการปฏิบัติคำสั่งแต่ละคำสั่งเท่ากัน (มีไทม์มิ่งไดอะแกรมเหมือนกัน) ใช้แรงดันไฟฟ้าเท่ากัน สิ่งที่แตกต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระหว่างเบอร์ทั้งสามคือ ขนาดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป (on chip program memory) ซึ่งมีไว้เพื่อตอบสนองความต้องการที่ไม่เหมือนกัน ดังจะกล่าวต่อไปดังนี้

- เบอร์ 8751 มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM (Erasable Programable Read Only Memory) ขนาด 4 กิโลไบต์ ทำให้สามารถใช้รังสีอัลตราไวโอเลตในการลบโปรแกรมเก่าที่มีอยู่ และบรรจุโปรแกรมใหม่ลงไปได้ทันที ทั้งนี้เพื่อความสะดวกในการแก้ไขหรือปรับปรุงโปรแกรมไมโครคอนโทรลเลอร์ MCS-51 มีไว้ใช้ในงานที่เป็นการพัฒนาเบื้องต้น (prototypeing) ซึ่งจำเป็นต้องทดสอบโปรแกรมเพื่อหาข้อผิดพลาด (bugs) และแก้ไขให้เรียบร้อยก่อนทำการผลิตจริง การแก้ไขโดยการใช้รังสีอัลตราไวโอเลตและการบรรจุโปรแกรมที่แก้ไขใหม่สามารถทำได้ในจำนวนครั้งที่จำกัด ทั้งนี้เพราะหน่วยความจำที่เป็น EPROM เมื่อใช้ไปนาน ๆ จะเกิดการเสื่อมสภาพทำให้ไม่สามารถบรรจุโปรแกรมเข้าไปได้

- เบอร์ 8051 หลังจากทดสอบโปรแกรมต้นไม่พบข้อผิดพลาดแล้ว จะเป็นช่วงของการผลิตจริง ซึ่งต้องพิจารณาถึงต้นทุนเป็นอันดับแรก ในการผลิตจริงจะใช้ไมโครคอนโทรลเลอร์เบอร์ 8051 ซึ่งมีหน่วยความจำสำหรับเก็บโปรแกรมภายในเป็น ROM (Read Only Memory) ขนาด 4 กิโลไบต์แทน เพราะราคาต่ำกว่ามาก แต่มีข้อจำกัดตรงที่ไม่สามารถแก้ไขโปรแกรมที่ได้บรรจุไปแล้วไม่ว่าจะด้วยวิธีใดก็ตาม

- เบอร์ 8031 เบอร์นี้ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป แต่สามารถใช้หน่วยความจำเพื่อเก็บโปรแกรมที่อยู่ภายนอกได้มากกว่า 64 กิโลไบต์ ซึ่งอาจใช้เป็น ROM, PROM, EPROM ตามความต้องการของผู้ผลิตเบอร์ 8031 นี้มีไว้ใช้ในกรณีที่โปรแกรมมีขนาดเล็กกว่า 4 กิโลไบต์ หรือมากกว่า 4 กิโลไบต์มาก

(เบอร์ 8751 และ 8051 จะใช้โปรแกรมจากหน่วยความจำภายนอกได้เองเมื่อโปรแกรมมีความยาวเกิน 4 กิโลไบต์ หรืออาจบังคับให้ไมโครคอนโทรลเลอร์ทั้งสองเบอร์ใช้โปรแกรมจากหน่วยความจำภายนอกเพียงอย่างเดียวด้วยการต่อขา 31 (EA) ลงกราวด์ทำให้มีคุณสมบัติเหมือนเบอร์ 8031 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป)

## 4.2 โครงสร้างของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีสมาชิกในตระกูลหลายเบอร์ด้วยกัน แต่ละเบอร์มีคุณสมบัติพิเศษบางอย่างแตกต่างกัน เช่น มีหน่วยความจำภายในสำหรับเก็บโปรแกรมและข้อมูลภายในชิปเพิ่มขึ้น มีวงจรเปลี่ยนค่าสัญญาณอานาล็อกเป็นดิจิตอลในตัว สามารถรับสัญญาณอินเตอร์รัปต์ได้หลายชนิด ทำกระบวนการ DMA (Direct Memory Access) ได้ในตัว มีรีจิสเตอร์สำหรับใช้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 แสดงความแตกต่างของสมาชิกไมโครคอนโทรลเลอร์ตระกูล MCS - 51

| Device | ROMless Version | EPROM Version | ROM Bytes | RAM Bytes | 8-Bit I/O Ports | 16-Bit Iimer/ Counters | Serial Exppansion Port (SEP) | Global Serial Channel (GSC) | DMA Channels | A/D CHannels | Interrupl Sourxes/ Veotors | Power Down and Idle Modes |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 8051 | 8031 | - | 4K | 128 | 4 | 2 | | | | | 6/5 | |
| 8051AH | 8031AH | 8751H | 4K | 128 | 4 | 2 | | | | | 6/5 | |
| 8052AH | 80C32AH | 8752BH | 8K | 256 | 4 | 3 | | | | | 8/6 | |
| 80C51BH | 80C51BH | 87C51 | 4K | 128 | 4 | 2 | | | | | 6/5 | |
| 83C51FA | 80C51FA | 87C51FA | 8K | 256 | 4 | 3 | | | | | 14/7 | |
| 83C51FB | 80C51FA | 78C51FB | 16K | 256 | 4 | 3 | | | | | 14/7 | |
| 83C51GA | 80C51GA | 87C51GA | 4K | 128 | 5 | 2 | | | | 8 | 8/7 | |
| 83C152JA | 80C152JA | - | 8K | 256 | 5 | 2 | | | 2 | | 19/11 | |
| - | 80C152JB | - | - | 256 | 7 | 2 | | | 2 | | 19/11 | |
| 83C152JC | 80C152JC | - | 8K | 256 | 5 | 2 | | | 2 | | 19/11 | |
| - | 80C152JD | - | - | 256 | 7 | 2 | | | 2 | | 19/11 | |
| 83C451 | 80C451 | - | 4K | 128 | 7 | 2 | | | | | 6/5 | |
| 83C452 | 80C452 | 87C452 | 8K | 256 | 5 | 2 | | | | | 9/8 | |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไทม์เมอร์หรือเคาน์เตอร์เพิ่มขึ้น คุณสมบัติพิเศษที่แตกต่างกันของไมโครคอน โทรลเลอร์แต่ละเบอร์ในตระกูลนี้ดังแสดงในตารางที่ 4.2 ที่ผ่านมา

ไมโครคอนโทรลเลอร์เบอร์ที่นับได้ว่าเป็นเบอร์พื้นฐานสำหรับ MCS-51 นี้ได้แก่ เบอร์ 8051,8031,8751 โดยเบอร์ 8051 จัดเป็นสมาชิกตัวแรกในตระกูล ซึ่งมีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็นROM ขนาด 4 กิโลไบต์ และหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในไมโครคอนโทรลเลอร์ MCS-51 (RAM) เองจำนวน 128 ไบต์ มีพอร์ตขนาด 8 บิต 4 พอร์ต มีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ขนาด 16 บิต รวม 2 ตัว รับสัญญาณอินเตอร์รัปต์จากภายนอกได้ 2 ชนิด สามารถรับและส่งข้อมูลแบบอนุกรมผ่านทางพอร์ตสื่อสารข้อมูลแบบอนุกรม มีวงจรออสซิลเลเตอร์เพื่อสร้างสัญญาณนาฬิกาควบคุมการทำงานในตัวเองส่วนเบอร์ 8751 จะมีคุณสมบัติเหมือนเบอร์ 8051 ทุกอย่าง ต่างกันเพียงชนิดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปของเบอร์ 8751 จะเป็น EPROM แทนที่จะเป็น ROM ส่วนเบอร์ 8031 จะเหมือนกับเบอร์ 8051 ต่างกันเพียงในเบอร์ 8031 ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเท่านั้น

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์ใช้แรงดันไฟเพียง 5 โวลต์ในการทำงาน ส่วนกระแสไฟฟ้าที่ใช้จะแตกต่างกันไปตามชนิดของเทคโนโลยีที่ใช้ในการผลิต เบอร์ของไมโครคอนโทรลเลอร์ตระกูลนี้มีตัวอักษร C อยู่ตรงกลางเบอร์ เช่น 80C31, 80C51 จะเป็นเบอร์ของชิปที่ผลิตโดยอาศัยเทคโนโลยี CHMOS ซึ่งใช้พลังงานในการทำงานน้อยกว่าและสามารถควบคุมการใช้พลังงานของตัวชิปได้จากโปรแกรมเพื่อการประหยัดพลังงานในระบบ

## 4.3 โครงสร้างสถาปัตยกรรมของไมโครคอนโทรลเลอร์ MCS-51

ลักษณะโครงสร้างของ ไมโครคอนโทรลเลอร์ MCS-51 แบ่งเป็น 2 ลักษณะเช่นเดียวกับไมโครโปรเซสเซอร์โดยทั่วไป คือ

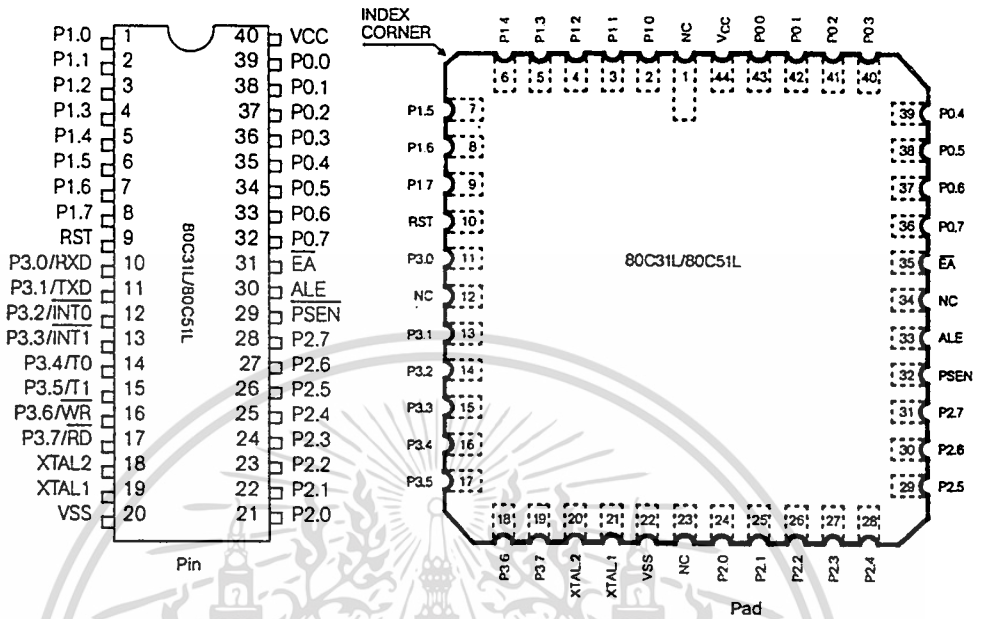
1) โครงสร้างภายนอก
2) โครงสร้างภายใน

### 4.3.1 โครงสร้างภานนอก

ตำแหน่งขาของ ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีตำแหน่งขาพื้นฐานที่เหมือนกัน ดังแสดงในรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 4.2 การจัดวางขาของ 8051

หน้าที่การใช้งานแต่ละขาของชิปไมโครคอนโทรลเลอร์ MCS-51 มีดังนี้

- ขา Vss (ขา 20) สำหรับต่อลงกราวด์
- ขา Vcc (ขา 40) สำหรับต่อแหล่งจ่ายแรงดันกระแสตรงขนาด 5 โวลต์ (DC.5 volt)
- ขาพอร์ต 0 (ขา 32-39) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 0 ขนาด 8 บิต (PO.0-PO.7) แบบ Open Drain Bidirectional พอร์ตนี้สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้เพื่อบังคับให้ขาอยู่ในสถานะถูกปล่อยลอย (มีสถานะ high impedance) นอกจากใช้งานเป็นอินพุตเอาต์พุตพอร์ตแล้ว พอร์ต 0 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกชิปด้วย โดยส่งค่าแอดเดรสบัสไบต์ต่ำ (A0-A7) และมัลติเพลกซ์กับการรับส่งข้อมูล (D0 -D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรืออ่านข้อมูลโดยมีวงจรพูลอัพ(pull-up)ภายใน
- ขาพอร์ต 1 (ขา 1-8) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 1 (P1.0-P1.7) สามารถใช้งานเป็นอินพุตหรือเอาต์พุตพอร์ตทั่วไปได้หากต้องการใช้งานเป็นอินพุตพอร์ตต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะ อิมพีแดนซ์สูง (high impedance) โดยมีวงจรพูลอัพภายใน
- ขา P1.0, P1.1 ในเบอร์ 8052 จะใช้งานในหน้าที่อย่างอื่นนอกเหนือจากใช้เป็นอินพุตเอาต์พุตพอร์ตทั่วไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขาพอร์ต 2 (ขา 21-28) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 2 (P2.0-P2.7) ขนาด 8 บิต แบบโอเพ่นเดรนไบไดเรคชันแนล( Open Drain Bidirectional ) พอร์ตนี้สามารถใช้งานเป็นอินพุตเพอร์ตอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ตต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อบังคับให้ขาอยู่ในสถานะอิมพีแดนซ์สูง นอกจากจะใช้งานเป็นอินพุตเพอร์ตอาต์พุตพอร์ตทั่วไปแล้ว พอร์ต 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกด้วยโดยใช้สำหรับส่งค่าแอดเดรสบัส ไบต์สูง(A8-A15) และมีวงจรพูลอัพภายใน

- ขา พอร์ต 3 (ขา 10-17) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 3 (P3.0-P3.7)สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะอิมพีแดนซ์สูง โดยใช้วัดวงจรพูลอัพภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่าง ๆ อีกหลายอย่างดังนี้

ขา P3.0 ใช้รับข้อมูลจากภายนอกแบบอนุกรม

ขา P3.1 ใช้รับข้อมูลออกไปภายนอกแบบอนุกรม

ขา P3.2 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 0

ขา P3.3 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 1

ขา P3.4 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 0

ขา P3.5 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 1

ขา P3.6 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป

ขา P3.7 ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป

การใช้งานพอร์ต 3 ในหน้าที่พิเศษดังกล่าวนี้จะต้องโหลดค่า 1 ไปยังแต่ละบิตที่ต้องการใช้ก่อนทุกครั้ง

- ขา RST (ขา 9) ใช้สำหรับการรีเซตวงจรทุกอย่างภายในชิป เพื่อเริ่มต้นการทำงานใหม่ การรีเซตใช้เมื่อเริ่มจ่ายพลังงานหรือเมื่อโปรแกรมเกิดทำงานผิดพลาด เมื่อต้องการรีเซตชิปไมโครคอนโทรลเลอร์ MCS-51 ขานี้ต้องมีสถานะ 1 เป็นเวลาอย่างน้อย 2 แมชชีนไซเกิลระหว่างที่ออสซิลเลเตอร์ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์มเพื่อทำหน้าที่พูลดาวน์ (รักษาค่าแรงดันไฟฟ้าให้มีสถานะเป็นกราวด์) และเพื่อให้ตัวชิปเซตเองเมื่อเริ่มจ่ายพลังงานให้ต่อตัวเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่าง ขา RST กับ Vcc ดังแสดงในรูปที่ 4.3

- ขา ALE/PROG (ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอก เพื่อควบคุมการเลตช์ค่าแอดเดรสไบต์ต่ำ (address latch enable) จากพอร์ต 0 ในระหว่างการติดต่อหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับเก็บโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำภายนอกขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิลเลเตอร์ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้ความถี่ที่ได้จากขานี้ไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป นอกจากนี้ ขา ALE ยังใช้สำหรับควบคุมการเขียนโปรแกรมลงไปใน EPROM สำหรับ ไมโครคอนโทรลเลอร์ MCS-51 เบอร์ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM

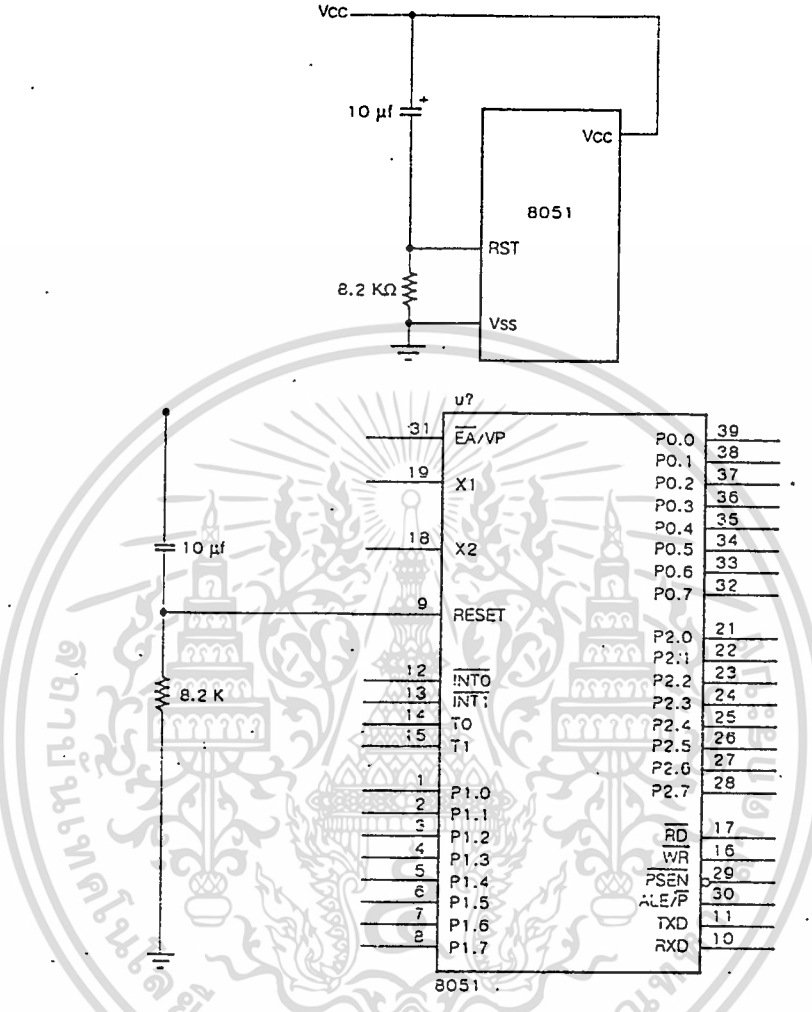
- ขา PSEN (ขา 29) ใช้ส่งสัญญาณสโตรบเพื่ออ่านคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิป (program strobe enable) เมื่อชิปทำงานด้วยโปรแกรมจากภายนอกขานี้จะส่งสัญญาณสโตรบสองครั้งในแต่ละแมชชีนไซเกิล แต่ในช่วงการเขียนหรืออ่านข้อมูลกับหน่วยความจำภายนอก หรือเมื่อใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปจะไม่มีสัญญาณออกมาจากขานี้

- ขา EA/Vpp (ขา 31) เป็นขาสำหรับใช้เลือกให้ ไมโครคอนโทรลเลอร์ MCS-51 ทำงานจากโปรแกรมที่อยู่ภายในชิปหรือภายนอกชิป โดยหากขานี้มีสถานะเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอก หากขานี้มีสถานะเป็น 1 หมายถึงบังคับให้ไมโครคอนโทรลเลอร์ MCS-51 ใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป และสำหรับ ไมโครคอนโทรลเลอร์ MCS-51 ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป สามารถเลือกให้ทำงานได้ทั้งจากโปรแกรมที่เก็บในหน่วยความจำภายในชิปหรือจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวด์ตามลำดับ ส่วนใน ไมโครคอนโทรลเลอร์ MCS-51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป ให้ต่อขานี้ลงกราวด์เสมอ

- ขา XTAL 1 (ขา 19) ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุตเข้าสู่วงจรออสซิลเลเตอร์

- ขา XTAL 2 (ขา 18) ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุตออกสู่วงจรออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

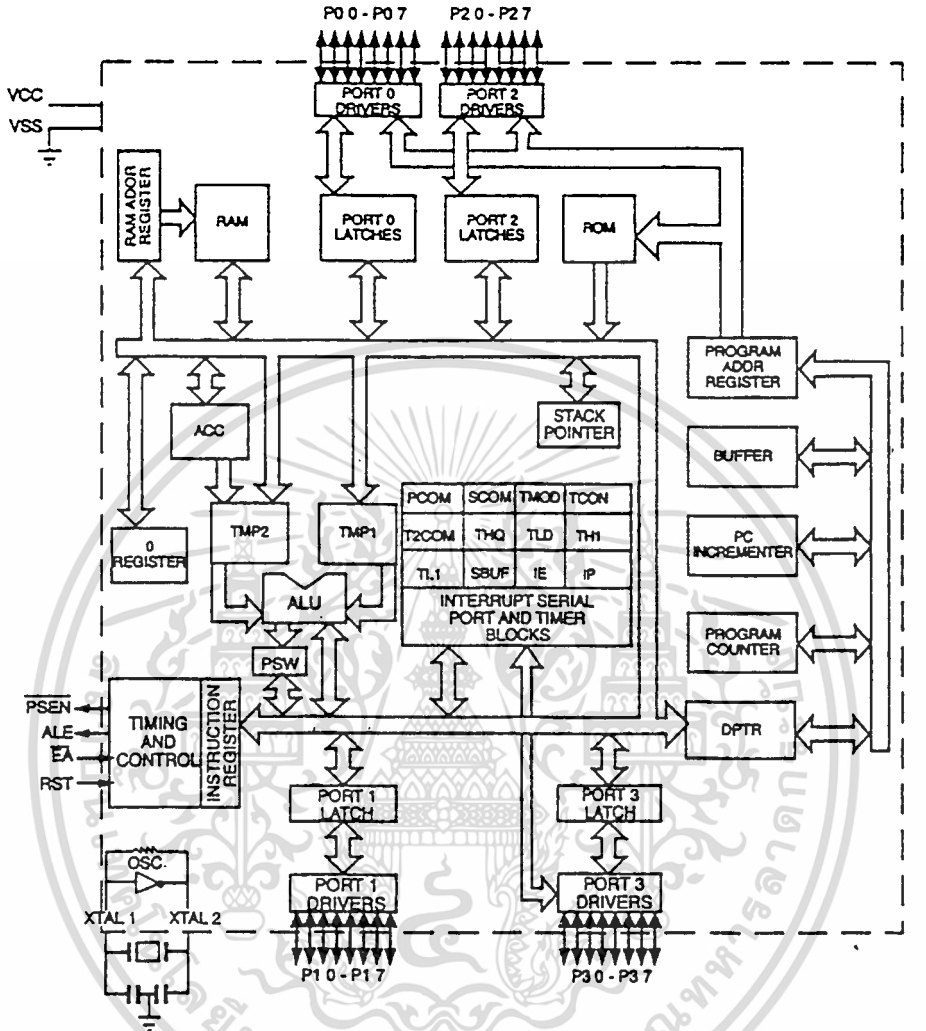



รูปที่ 4.3 แสดงวงจรสำหรับรีเซตชิปไมโครคอนโทรลเลอร์ MCS -51

## 4.3.2. โครงสร้างภายในของ 8051

ไมโครคอนโทรลเลอร์ MCS-51 ใช้เทคโนโลยีในการผลิตเป็นแบบ NMOS และ CMOS เบอร์ 8032 และ8052 จะมีรอมเบสิก อยู่ภายในจึงสะดวกสำหรับโปรแกรมเมอร์ที่จะเขียนโปรแกรมด้วยภาษาเบสิก โครงสร้างภายในสำหรับเบอร์ 8051 ดังแสดงในรูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 4.4 บล็อกไดอะแกรมของ ไมโครคอนโทรลเลอร์ MCS-51

4.3.3 โครงสร้างหน่วยความจำภายในไมโครคอนโทรลเลอร์ MCS-51

โครงสร้างหน่วยความจำภายในไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะแบ่งหน่วยความจำออกเป็นสองส่วน คือ

- หน่วยความจำสำหรับเก็บโปรแกรม (program memory)
- หน่วยความจำสำหรับเก็บข้อมูล (data memory)

หน่วยความจำสำหรับเก็บโปรแกรมจะใช้เก็บโปรแกรมควบคุมการทำงานของชิป ไมโครคอนโทรลเลอร์ MCS-51 บางเบอร์จะมีหน่วยความจำส่วนนี้อยู่ภายในชิป แต่บางเบอร์จะไม่มี ทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องเก็บโปรแกรมไว้ในหน่วยความจำภายนอกทั้งหมด ส่วนหน่วยความจำส่วนที่สองคือ หน่วยความจำสำหรับเก็บข้อมูล ซึ่งใช้สำหรับเก็บข้อมูลระหว่างการทำงาน ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีหน่วยความจำส่วนนี้อยู่ภายในชิปจำนวนหนึ่ง แต่จะมีจำนวนมากหรือน้อยเท่าใดขึ้นกับเบอร์ของชิป (ดังแสดงในตารางที่ 4.2)

หน่วยความจำสำหรับเก็บโปรแกรม หน่วยความจำสำหรับเก็บโปรแกรมใน ไมโครคอนโทรลเลอร์ MCS-51 จะแบ่งออกเป็น 2 ส่วนคือ หน่วยความจำสำหรับเก็บโปรแกรมภายในชิป (internal program memory) และหน่วยความจำสำหรับเก็บโปรแกรมภายนอกชิป (external program memory) ขนาดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปมีได้ตั้งแต่ 0, 4, 8, 16 กิโลไบต์ ขึ้นอยู่กับเบอร์ของชิป

หน่วยความจำสำหรับเก็บข้อมูล หน่วยความจำสำหรับเก็บข้อมูลของ ไมโครคอนโทรลเลอร์ MCS-51 จะแบ่งออกเป็น 2 ส่วนคือ หน่วยความจำสำหรับเก็บข้อมูลภายในชิป และหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป หน่วยความจำสำหรับเก็บข้อมูลภายในชิปของ ไมโครคอนโทรลเลอร์ MCS-51 ยังแบ่งออกเป็น 2 ส่วนย่อยดังนี้

- ส่วนที่ใช้เก็บข้อมูลทั่วไป (internal ram)
- ส่วนที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ (special function register)

หน่วยความจำส่วนที่ใช้เก็บข้อมูลทั่วไปภายในชิปเป็นหน่วยความจำสำหรับเก็บข้อมูลที่มีอยู่ภายในไมโครคอนโทรลเลอร์ MCS-51 หน่วยความจำส่วนนี้มีไว้สำหรับเก็บข้อมูลในขณะทำงาน ส่วนหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ เป็นหน่วยความจำสำหรับเก็บข้อมูลภายในไมโครคอนโทรลเลอร์ MCS-51 ซึ่งถูกกำหนดให้เป็นรีจิสเตอร์ใช้งานเฉพาะเพื่อควบคุมการทำงานและบอกสถานะของซีพียู

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปอย่างน้อย 128 ไบต์ ไปจนถึง 256 ไบต์ ทั้งนี้ขึ้นกับเบอร์ของชิป หน่วยความจำสำหรับเก็บข้อมูลในขณะทำงาน ส่วนหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่เป็นรีจิสเตอร์ใช้งานเฉพาะเพื่อควบคุมการทำงานและบอกสถานะของซีพียูไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปอย่างน้อย 128 ไบต์ไปจนถึง 256 ไบต์ทั้งนี้ขึ้นอยู่กับเบอร์ของชิป หน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปบริเวณ 128 ไบต์แรกมีชื่อเรียกว่า lower 128และในบริเวณ 128ไบต์หลังที่มีเพิ่มขึ้นในบางเบอร์มีชื่อเรียกว่า upper 128 หน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปบริเวณ 128 ไบต์หลัง (ตำแหน่ง 80H ขึ้นไป) จะมีตำแหน่งตรงกับหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ (ตำแหน่ง 80H ขึ้นไปเช่นกัน) โดยมีวิธีการเข้าถึงข้อมูลในหน่วยความจำทั้งสองส่วนไม่เหมือนกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากไมโครคอนโทรลเลอร์ MCS-51 ถูกออกแบบไว้สำหรับใช้ควบคุมระบบโดยเฉพาะ จึงทำให้มีความสามารถเฉพาะตัวหลายอย่าง ซึ่งจำเป็นต้องอาศัยวงจรภายในชิปที่มีเพิ่มขึ้นจาไมโครโปรเซสเซอร์ทั่วไป การควบคุมการทำงานของวงจรภายในไมโครคอนโทรลเลอร์จะกระทำผ่านรีจิสเตอร์ที่ถูกกำหนดหน้าที่ไว้แล้ว ดังนั้นหากต้องการใช้ไมโครคอนโทรลเลอร์ MCS-51 ให้มีประสิทธิภาพ จำเป็นต้องทราบหน้าที่การทำงานของรีจิสเตอร์ใช้งานเฉพาแต่ละตัวให้ละเอียด รีจิสเตอร์ใช้งานเฉพาะทั้งหมดจะอยู่ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิปบริเวณที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะดังได้กล่าวมาแล้ว รีจิสเตอร์ใช้งานเฉพาะทั้งหมดในไมโครคอนโทรลเลอร์ MCS-51 มีดังแสดงในรูปที่ 4.5

8ไบต์

| | | | | | | | | |
|---|---|---|---|---|---|---|---|---|
| F8 | | | | | | | | FF |
| F0 | B | | | | | | | F7 |
| E8 | | | | | | | | EF |
| E0 | ACC | | | | | | | E7 |
| D8 | | | | | | | | DF |
| D0 | PSW | | | | | | | D7 |
| C8 | (T2CON) | | (RCAP2L) | (RCAP2H) | (TL2) | (TH2) | | CF |
| C0 | | | | | | | | C7 |
| B8 | IP | | | | | | | BF |
| B0 | P3 | | | | | | | B7 |
| A8 | IE | | | | | | | AF |
| A0 | P2 | | | | | | | A7 |
| 98 | SCON | BUF | | | | | | 9F |
| 90 | P1 | | | | | | | 97 |
| 88 | TCON | TMOD | TL0 | TL1 | TH0 | TH1 | | 8F |
| 80 | PO | SP | DPL | DPL | | | PCON | 87 |

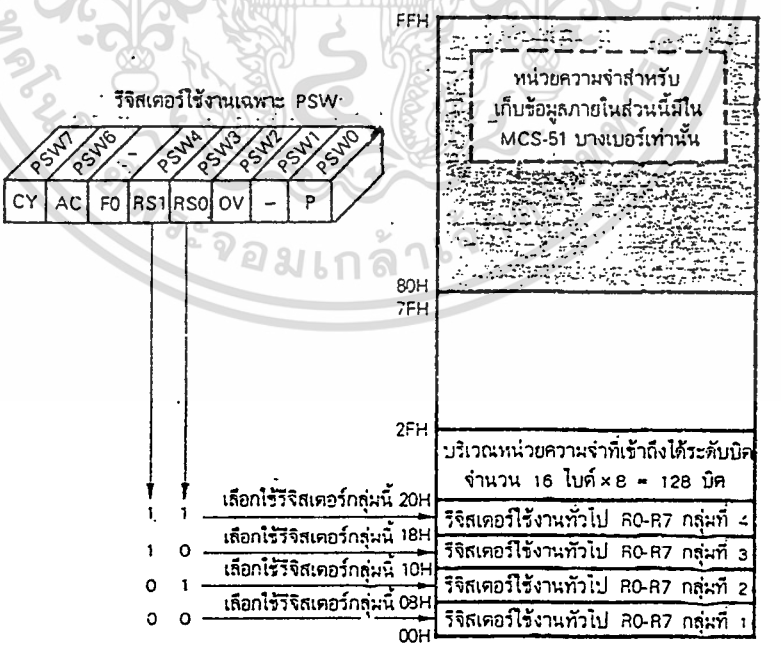
รูปที่ 4.5 แสดงโครงสร้างและตำแหน่งของรีจิสเตอร์ใช้งานเฉพาะในไมโครคอนโทรลเลอร์ MCS-51

ในส่วนของหน่วยความจำสำหรับเก็บโปรแกรมและหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป จะเป็นหน่วยความจำส่วนที่อยู่ภายนอกชิป ไมโครคอนโทรลเลอร์ MCS-51 ซึ่งผู้ใช้ต้องติดตั้งเพิ่มเอง การติดต่อระหว่าง ไมโครคอนโทรลเลอร์ MCS-51 กับหน่วยความจำทั้งสองส่วนจะใช้ขา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

32 ถึง 39 (พอร์ต 0) เป็นตัวส่งค่าแอดเดรสไบต์ต่ำ (A0-A7) และใช้รับส่งข้อมูลกับหน่วยความจำด้วย (ใช้เป็นดาต้าบัส) ส่วนค่าแอดเดรสไบต์สูง (A8-A15) จะใช้ขา 21-28 (พอร์ต 2) ดังนั้นเมื่อพอร์ต 0 และพอร์ต 2 ถูกใช้ในการติดต่อกับหน่วยความจำภายนอก (ทั้งหน่วยความจำสำหรับเก็บโปรแกรมและหน่วยความจำสำหรับเก็บข้อมูล) จะทำให้เหลือพอร์ตสำหรับใช้งานอื่น ๆ น้อยลง

ไมโครคอนโทรลเลอร์ MCS-51 มีรีจิสเตอร์ใช้งานทั่วไปที่ผู้เขียนโปรแกรมสามารถนำมาใช้งานได้คือ รีจิสเตอร์ A , B ( อยู่ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะแต่นับเป็น รีจิสเตอร์ใช้งานทั่วไปเพราะไม่ถูกกำหนดหน้าที่ใช้งานโดยตรง) และรีจิสเตอร์ใช้งานทั่วไป R0--R7 ซึ่งอยู่ในหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปบริเวณ 128 ไบต์แรก รีจิสเตอร์ใช้งานทั่วไป R0-R7 ในไมโครคอนโทรลเลอร์ MCS-51 มีอยู่ด้วยกันทั้งหมด 4 กลุ่ม แต่ละกลุ่มประกอบด้วยรีจิสเตอร์จำนวน 8 ตัว (R0-R7) ซึ่งมีชื่อเรียกเหมือนกัน ดังนั้นจำนวนรีจิสเตอร์ใช้งานทั่วไป R0-R7 ในไมโครคอนโทรลเลอร์ MCS-51 จึงมีทั้งหมด 32 ตัว ในการทำงานขณะใด ๆ รีจิสเตอร์ทั้ง 4 กลุ่ม (R0-R7) จะถูกเลือกใช้งานเพียงกลุ่มเดียวเท่านั้น การเลือกใช้งานรีจิสเตอร์ R0-R7 กลุ่มใดกลุ่มหนึ่งใน 4 กลุ่ม กระทำโดยการเซตหรือเคลียร์บิต RS0, RS1 ในรีจิสเตอร์ใช้งานเฉพาะ PSW ดังแสดงในรูปที่ 4.6




**รูปที่ 4.6 แสดงการเลือกรีจิสเตอร์ใช้กับงานทั่วไป R0-R7 แต่ละกลุ่ม**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ใช้งานทั่วไปทั้ง R0-R7 จะมีอยู่ในกลุ่มรีจิสเตอร์ใช้งานทั่วไปทั้ง 4 กลุ่ม ซึ่งจะถูกเลือกใช้งานเพียงกลุ่มเดียวในขณะใดขณะหนึ่ง ค่าที่เปลี่ยนแปลงไปในรีจิสเตอร์ใช้งานทั่วไปที่ถูกเลือกใช้งานในขณะนั้นจะไม่มีผลต่อรีจิสเตอร์ใช้งานทั่วไปที่มีชื่อเดียวกันแต่อยู่คนละกลุ่มเลย โครงสร้างเช่นนี้ทำให้มีความสะดวกในการเขียนโปรแกรมเป็นอันมาก

4.3.4 พอร์ตอินพุตและเอาต์พุต

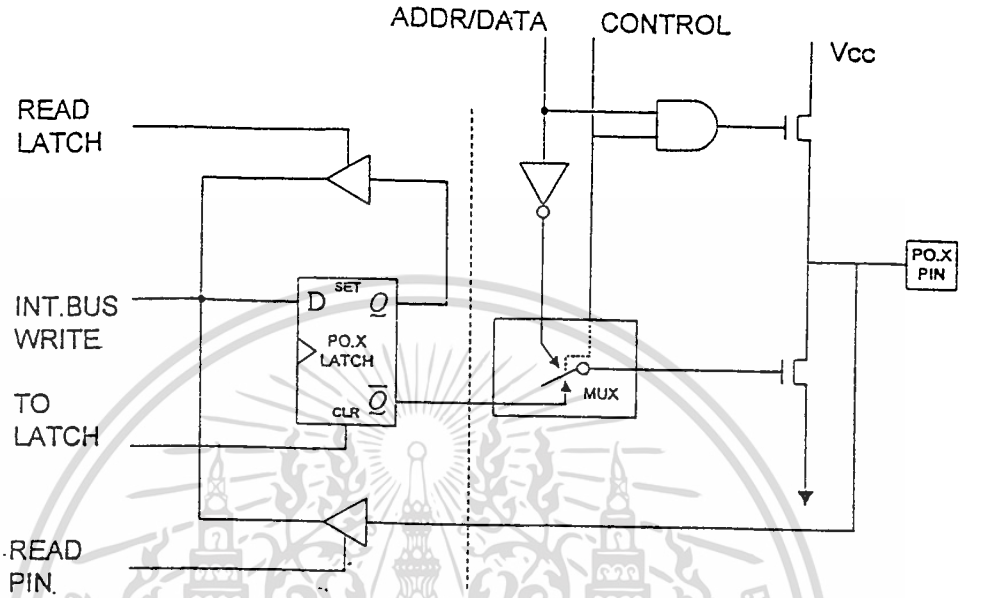
พอร์ต หมายถึง แอดเดรสหนึ่งที่ได้รับการกำหนดไว้เพื่อการโอนย้ายข้อมูลระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอก การกำหนดประเภทของการติดต่อขึ้นอยู่กับทิศทางการไหลของข้อมูลเมื่อพิจารณาจากไมโครคอนโทรลเลอร์เป็นหลัก ดังนั้นการนำเข้าข้อมูลจากวงจรภายนอกจึงเรียกว่า การอินพุต (input) และในกรณีตรงกันข้ามเพื่อส่งออกข้อมูลก็จะเรียกว่า การเอาต์พุต (output)

เมื่อพิจารณาถึงวิธีการส่งข้อมูลภายในพอร์ตจะสามารถแยกประเภทของพอร์ตออกได้เป็นสองลักษณะ คือ พอร์ตแบบขนาน (Parallel port) ซึ่งทำการส่งจำนวนบิตข้อมูลทั้งหมดออกมาหรือนำเข้าไปพร้อมกันในคราวเดียว และพอร์ตแบบอนุกรม (Serial port) ซึ่งทำการโอนย้ายข้อมูลคราวละบิต ๆ จนครบจำนวน

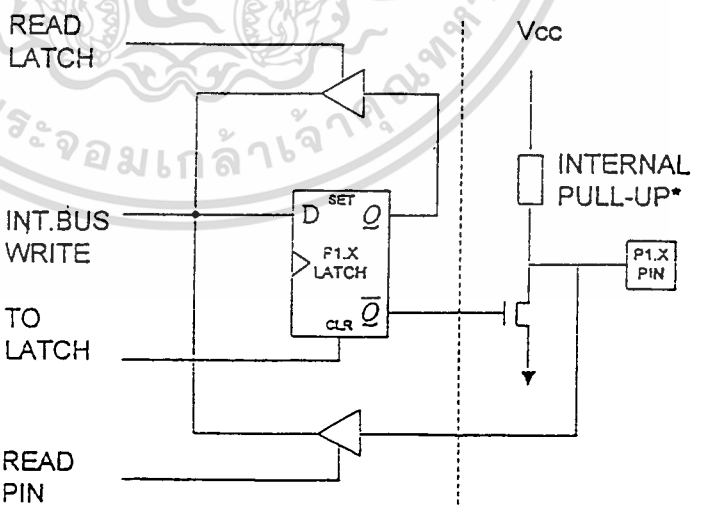
4.3.5 โครงสร้างการทำงานของพอร์ต 8051

จากลักษณะโครงสร้างของแต่ละบิตภายในพอร์ตทั้งหมดของ 8051 ซึ่งได้แสดงไว้ในรูปที่ 4.7 - 4.10 นั้น จะเห็นว่ามีความคล้ายคลึงกันตามลักษณะโครงสร้างที่เรียกว่า Quasi-bidirectional port ยกเว้นพอร์ต 0 ซึ่งเพียงแต่ไม่มีตัวต้านทานทำหน้าที่ พูลอัพ สัญญาณไว้ภายในเท่านั้น วงจรประกอบอื่นภายในยังมีฟลิปฟลอปแบบ D ซึ่งมีผลทำให้พอร์ตสามารถแลตช์หรือค้างสภาวะของสัญญาณได้ นอกจากนี้ในส่วนเอาต์พุตของฟลิปฟลอปเฉพาะของพอร์ต 0 และพอร์ต 2 จะมีโครงสร้างที่ทำหน้าที่คล้ายกับสวิตช์เพิ่มเติมขึ้น เพื่อควบคุมให้เอาต์พุตนี้ต่อเข้ากับส่วนของทรานซิสเตอร์ในระหว่างที่ไม่ได้มีการทำงานในลักษณะของบัสแอดเดรสหรือบัสข้อมูลด้วย สำหรับบัฟเฟอร์จำนวนสองตัวของทุกบิตในพอร์ตนั้นมีการทำงานแยกกันโดยอิสระ โดยตัวที่อยู่ทางด้านบนจะยอมให้สัญญาณผ่านได้ก็ต่อเมื่อมีการอ่านค่าข้อมูลที่ค้างไว้ ส่วนอีกตัวหนึ่งซึ่งอยู่ทางด้านล่างจะถูกใช้งานเฉพาะเมื่อได้มีการอ่านสถานะของขาสัญญาณเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

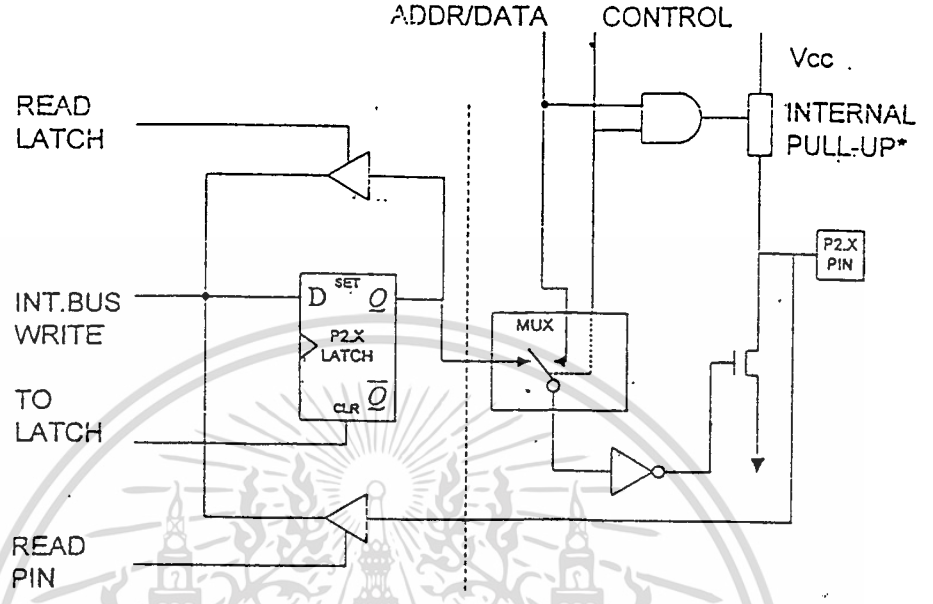



รูปที่ 4.7 แสดงโครงสร้างพอร์ต 0 (บิต)

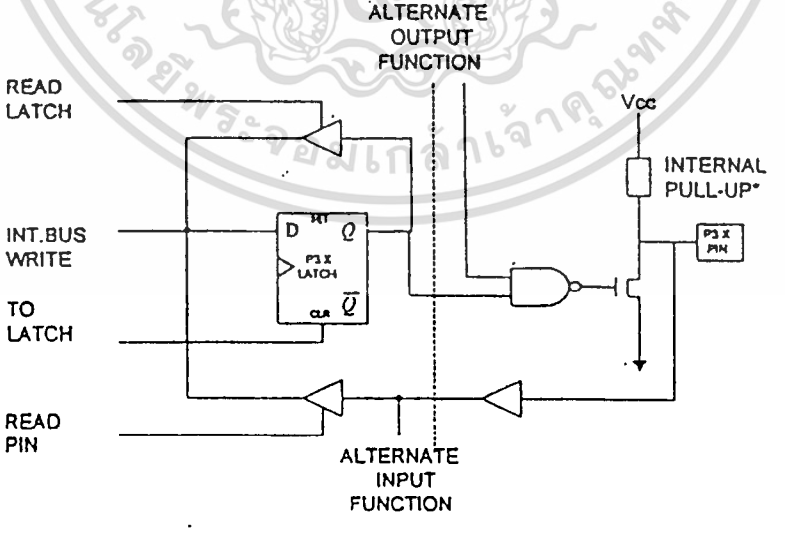



**รูปที่ 4.8 แสดงโครงสร้างพอร์ต 1 (บิต)**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 4.9 แสดงโครงสร้างพอร์ต 2 (บิต)




**รูปที่ 4.10 แสดงโครงสร้างพอร์ต 3 (บิต)**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การใช้งานพอร์ตเป็นการอินพุต

การใช้งานพอร์ตเป็นการอินพุตข้อมูลจะต้องเริ่มด้วยการส่งข้อมูลที่มีค่าเป็น 1 ออกมาทางบิตของพอร์ตนั้นก่อนเป็นลำดับแรก เพื่อหยุดการทำงานของทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตของบิตนั้น ทำให้ขาสัญญาณของบิตถูกต่อเข้ากับตัวต้านทานซึ่งทำหน้าที่ พูลอัพ ภายในซึ่งมีผลให้บิตนั้น ๆ ของพอร์ต 1, 2 และ 3 เป็นสภาวะของลอจิกสูง ตัวต้านทานนี้มีค่าประมาณ 50 กิโลโอห์ม ซึ่งเป็นค่าที่สูงมากและทำให้อุปกรณ์ภายนอกสามารถขับสัญญาณของพอร์ตเหล่านี้เป็นลอจิกต่ำได้ง่าย สำหรับบิตของพอร์ต 0 นั้น แม้ว่าจะมีหลักการทำงานที่คล้ายคลึงกันกับบิตของพอร์ตอื่น ๆ แต่เนื่องจากการที่ไม่มีตัวต้านทานทำหน้าที่ พูลอัพ ภายในไว้ทำให้เมื่อทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นหยุดการทำงาน ก็จะเป็นผลให้ขาสัญญาณนี้อยู่ในสภาวะอิมพีแดนซ์สูงแทน

- การใช้งานพอร์ตเป็นการเอาต์พุต

เมื่อมีการส่งข้อมูลที่มีค่าเป็น 0 ให้กับแต่ละบิตของพอร์ตทุกพอร์ต ข้อมูลนี้จะถูกส่งให้กับฟลิปฟลอปซึ่งจะค้างค่านี้ไว้ และมีผลทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นทำงาน ดังนั้นขาสัญญาณก็จะมีสภาวะลอจิกเป็นลอจิกต่ำด้วย

ส่วนการส่งข้อมูลที่มีค่าเป็น 1 ออกมานั้น ในกรณีที่เป็นการทำงานในแต่ละบิตของพอร์ต 1, 2 หรือ 3 จะทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นหยุดการทำงาน มีผลทำให้ขาของสัญญาณเป็นลอจิกสูงด้วยตัวต้านทานที่พูลอัพอยู่ภายในนั้น แต่สำหรับการทำงานในแต่ละบิตพอร์ต 0 นั้นจะมีผลที่แตกต่างออกไป โดยขาสัญญาณจะเป็นสภาวะอิมพีแดนซ์สูงแทน เนื่องจากไม่มีตัวต้านทานภายในเชื่อมต่ออยู่นั่นเอง ดังนั้นในการใช้งานพอร์ต 0 เป็นการเอาต์พุตข้อมูล จึงจำเป็นต้องใช้ตัวต้านทานภายนอกพูลอัพสัญญาณไว้กับลอจิกสูงแทน

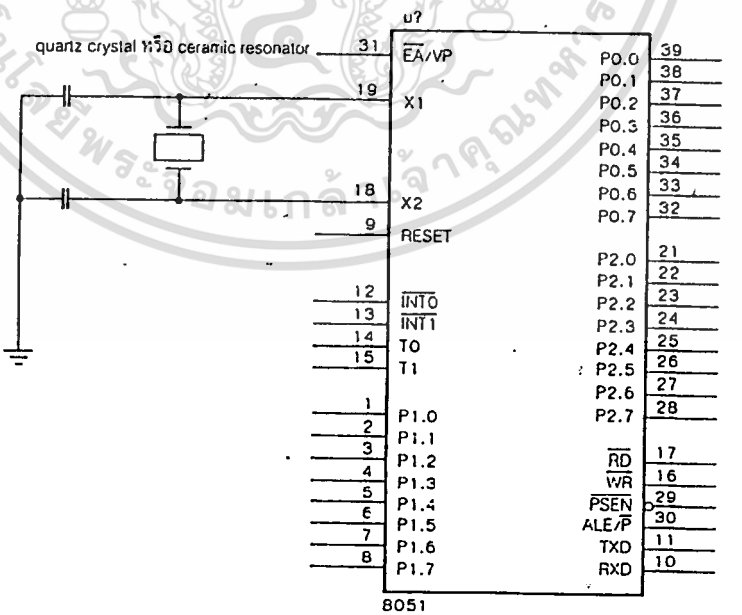
ความสามารถอีกประการหนึ่งเกี่ยวกับพอร์ตอินพุต/เอาต์พุตของ 8051 เป็นวิธีการอ่านค่าลอจิกจากพอร์ตซึ่งมีได้สองวิธี คือ การอ่านค่าลอจิกที่ขาสัญญาณ (Port pin) และการอ่านค่าลอจิกของการแลตช์ที่พอร์ต (Port latch) ดังจะสังเกตได้จากรูปที่ 4.2 วิธีการอ่านค่าจากพอร์ตทั้งสองแบบนี้จะช่วยให้ระบบทำงานได้ด้วยความถูกต้องมากยิ่งขึ้น ยกตัวอย่างเช่น หากว่าพอร์ตถูกนำไปต่อกับขาเบสของทรานซิสเตอร์แบบ NPN และขาอิมิตเตอร์ต่อกับกราวด์ของระบบ เมื่อมีการส่งค่า 1 ออกไปจะมีผลทำให้ทรานซิสเตอร์ทำงาน ในขณะนั้นถ้าซีพียูมีการอ่านค่าลอจิกจากขาสัญญาณของพอร์ตนี้ก็จะได้ค่าลอจิกต่ำ เนื่องจากมองเห็นค่าศักย์ไฟฟ้าระหว่างขาเบสและขาอิมิตเตอร์ซึ่งมีค่าประมาณ 0.6 โวลต์แทน ดังนั้นในกรณีเช่นนี้หากว่าเป็นการอ่านค่าจากลอจิกของการแลตช์ ก็จะได้รับค่าระดับลอจิกสูงซึ่งเป็นค่าที่ถูกต้องสภาพที่เป็นจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.6. สัญญาณนาฬิกาในไมโครคอนโทรลเลอร์ MCS-51

การทำงานของไมโครคอนโทรลเลอร์หรือไมโครโปรเซสเซอร์ โดยทั่วไปจำเป็นต้องพึ่งสัญญาณนาฬิกาเป็นตัวกำหนดจังหวะการทำงานภายในทั้งหมด และในไมโครคอนโทรลเลอร์ MCS-51 ได้อำนวยความสะดวกให้แก่ผู้ใช้โดยมีวงจรออสซิลเลเตอร์อยู่ภายในชิป (on chip oscillator) ซึ่งสามารถใช้เป็นตัวสร้างสัญญาณนาฬิกาให้กับซีพียูได้โดยเพียงแต่ต่อคริสตอลหรือ ceramic resonator ระหว่างขา XTAL1 และ XTAL2 ของชิป และต่อตัวเก็บประจุลงกราวด์ดังแสดงในรูปที่ 4.11

นอกจากจะสามารถใช้วงจรออสซิลเลเตอร์ภายในชิป เป็นตัวสร้างสัญญาณนาฬิกาเพื่อกำหนดจังหวะการทำงานให้แก่ซีพียูได้แล้ว ผู้ใช้ยังสามารถใช้วงจรออสซิลเลเตอร์ภายนอกเป็นตัวสร้างสัญญาณนาฬิกาเพื่อกำหนดการทำงานของซีพียูได้อีกด้วย สังเกตว่าในอุปกรณ์ชนิดที่สร้างโดยใช้เทคโนโลยี HMOS สัญญาณที่ขา XTAL2 จะเป็นตัวขับวงจรกำเนิดสัญญาณนาฬิกาภายในชิป (internal colck generator) ส่วนในอุปกรณ์ชนิด CHMOS สัญญาณที่ขา XTAL1 จะเป็นตัวขับวงจรกำเนิดสัญญาณนาฬิกาภายในชิป ถ้าใช้เพียงขาเดียวในการขับสัญญาณจากวงจรออสซิลเลเตอร์ภายนอกจะต้องแน่ใจว่าเป็นขาที่ถูกต้อง วงจรกำเนิดสัญญาณนาฬิกาภายในชิป (internal colck generator) จะเป็นตัวกำหนดลำดับของสถานะที่ทำให้เกิดแมชชีนไซเกิลของ ไมโครคอนโทรลเลอร์ MCS-51




**รูปที่ 4.11 แสดงการใช้วงจรออสซิลเลเตอร์ภายในชิป ไมโครคอนโทรลเลอร์ MCS-51**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.7 ชุดคำสั่งของไมโครคอนโทรลเลอร์ MCS-51

ชุดคำสั่งของไมโครคอนโทรลเลอร์ MCS-51 ซึ่งเป็นคำสั่งทั่วไปที่ใช้งานบ่อยครั้งและน่าสนใจในที่นี้จะเริ่มต้นกันที่คำสั่งพื้นฐานกันก่อน

คำสั่งการคำนวนทางคณิตศาสตร์

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| ADD A,Rn | บวกค่าของรีจิสเตอร์ใดๆ กับแอกคิวมูเลเตอร์ | 1 | 1 |
| ADD A,direct | บวกค่าในหน่วยความจำกับแอกคิวมูเลเตอร์ | 2 | 1 |
| ADD A,@Ri | บวกค่าที่ชี้โดยรีจิสเตอร์กับแอกคิวมูเลเตอร์ | 1 | 1 |
| ADD A,#data | บวกค่าคงที่กับแอกคิวมูเลเตอร์ | 2 | 1 |
| ADDC A,Rn | บวกค่าของรีจิสเตอร์ใดๆ กับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกแครรี่ | 1 | 1 |
| ADDC A,direct | บวกค่าในหน่วยความจำกับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกแครรี่ | 2 | 1 |
| ADDC A,@Ri | บวกค่าที่ชี้โดยรีจิสเตอร์กับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกแครรี่ | 1 | 1 |
| ADDC A,#data | บวกค่าคงที่กับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกแครรี่ | 2 | 1 |
| SUBB A,Rn | ลบค่าของรีจิสเตอร์ใดๆ กับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกโบรโรว์ | 1 | 1 |
| SUBB A,direct | ลบค่าในหน่วยความจำกับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกโบรโรว์ | 1 | 1 |
| SUBB A,@Ri | ลบค่าที่ชี้โดยรีจิสเตอร์กับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกโบรโรว์ | 2 | 1 |
| SUBB A,#data | ลบค่าคงที่กับแอกคิวมูเลเตอร์พร้อมทั้งแฟลกโบรโรว์ | 1 | 1 |
| INC A | เพิ่มค่าแอกคิวมูเลเตอร์ขึ้นอีกหนึ่ง | 1 | 1 |
| INC Rn | เพิ่มค่ารีจิสเตอร์ขึ้นอีกหนึ่ง | 1 | 1 |
| INC direct | เพิ่มค่าให้กับค่าในหน่วยความจำขึ้นอีกหนึ่ง | 2 | 1 |
| INC @Ri | เพิ่มค่าให้กับตำแหน่งหน่วยความจำที่ชี้โดยรีจิสเตอร์ขึ้นอีกหนึ่ง | 1 | 1 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| DEC A | ลดค่าแอกคิวมูเลเตอร์ลงอีกหนึ่ง | 1 | 1 |
| DEC Rn | ลดค่ารีจิสเตอร์ลงอีกหนึ่ง | 1 | 1 |
| DEC direct | ลดค่าให้กับค่าในหน่วยความจำลงอีกหนึ่ง | 1 | 1 |
| DEC @Ri | ลดค่าให้กับตำแหน่งหน่วยความจำที่ชี้โดยรีจิสเตอร์ลงอีกหนึ่ง | 1 | 1 |
| INC DPTR | เพิ่มค่ารีจิสเตอร์ DPTR ขึ้นอีกหนึ่ง | 1 | 2 |
| MUL AB | คูณค่าในแอกคิวมูเลเตอร์กับรีจิสเตอร์ B | 1 | 4 |
| DIV AB | หารค่าในแอกคิวมูเลเตอร์กับรีจิสเตอร์ B | 1 | 4 |
| DA A | แปลงค่าในแอกคิวมูเลเตอร์เป็นรูปเลขฐานสิบ | 1 | 1 |

คำสั่งจัดการข้อมูลแบบบิต

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| CLR C | เคลียร์แฟลก แคร์รี่ | 1 | 1 |
| CLR bit | เคลียร์ค่าบิตในหน่วยความจำภายในที่อ้างถึงได้แบบบิต | 2 | 1 |
| SETB C | เซตแฟลก แคร์รี่ | 1 | 1 |
| SETB bit | เซตค่าบิตในหน่วยความจำภายในที่อ้างถึงได้แบบบิต | 2 | 1 |
| CPL C | คอมพลีเมนต์แฟลก แคร์รี่ | 1 | 1 |
| CPL bit | คอมพลีเมนต์ค่าบิตในหน่วยความจำภายในที่อ้างถึงได้แบบบิต | 2 | 1 |
| ORL C,/bit | OR ค่าคอมพลีเมนต์ของบิตในหน่วยความจำภายในที่อ้างถึงได้แบบบิตกับแฟลก แคร์รี่ | 2 | 2 |
| MOV C,bit | เคลื่อนย้ายบิตในหน่วยความจำภายในที่อ้างถึงได้แบบบิตไปยังแฟลก แคร์รี่ | 2 | 1 |
| MOV bit,C | เคลื่อนย้ายแฟลก แคร์รี่ไปยังบิตในหน่วยความจำภายในที่อ้างถึงได้แบบบิต | 2 | 2 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งการเคลื่อนย้ายข้อมูล

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| MOV A,Rn | นำค่าของรีจิสเตอร์เก็บไว้ในแอกคิวมูเลเตอร์ | 1 | 1 |
| MOV A,direct | นำค่าในหน่วยความจำเก็บไว้ในแอกคิวมูเลเตอร์ | 2 | 1 |
| MOV A,@Ri | นำค่าที่ชี้โดยรีจิสเตอร์เก็บไว้ในแอกคิวมูเลเตอร์ | 1 | 1 |
| MOV A,#data | นำค่าคงที่เก็บไว้ในแอกคิวมูเลเตอร์ | 2 | 1 |
| MOV Rn,A | นำค่าในแอกคิวมูเลเตอร์ไปเก็บไว้ในรีจิสเตอร์ | 1 | 1 |
| MOV Rn,direct | นำค่าในหน่วยความจำเก็บไว้ในรีจิสเตอร์ | 2 | 2 |
| MOV Rn,#data | นำค่าคงที่เก็บไว้ในรีจิสเตอร์ | 2 | 1 |
| MOV direct,A | นำค่าในแอกคิวมูเลเตอร์ไปเก็บไว้ในหน่วยความจำ | 2 | 1 |
| MOV direct,Rn | นำค่าในรีจิสเตอร์ไปเก็บไว้ในหน่วยความจำ | 2 | 2 |
| MOV direct,direct | นำค่าในหน่วยความจำไปเก็บไว้ในหน่วยความจำ | 3 | 2 |
| MOV direct,@Ri | นำค่าที่ชี้โดยรีจิสเตอร์ไปเก็บไว้ในหน่วยความจำ | 2 | 2 |
| MOV direct,#data | นำค่าคงที่ไปเก็บไว้ในหน่วยความจำ | 3 | 2 |
| MOV @Ri,A | นำค่าในแอกคิวมูเลเตอร์ไปเก็บไว้ในตำแหน่งหน่วยความจำที่ชี้โดยรีจิสเตอร์ | 1 | 1 |
| MOV @Ri,direct | นำค่าในหน่วยความจำไปเก็บไว้ในตำแหน่งหน่วยความจำที่ชี้โดยรี จิสเตอร์ | 2 | 2 |
| MOV @Ri,#data | นำค่าคงที่ไปเก็บไว้ในตำแหน่งหน่วยความจำที่ชี้โดยรีจิสเตอร์ | 2 | 1 |
| MOV DPTR,#data16 | นำค่าคงที่ขนาด 16 บิต ใส่ในรีจิสเตอร์ DPTR | 3 | 2 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| MOVC A,@A+PC | นำค่าที่เป็นตำแหน่งผลรวมที่ชี้โดยแอกคิวมูเลเตอร์กับรีจิสเตอร์ PC มาเก็บในแอกคิวมูเลเตอร์ | 1 | 2 |
| MOVX A,@Ri | นำค่าในหน่วยความจำภายนอกที่ชี้โดยรีจิสเตอร์ (8 บิต) มาเก็บไว้ในแอกคิวมูเลเตอร์ | 1 | 2 |
| MOVX A,@DPTR | นำค่าในหน่วยความจำภายนอกที่ชี้โดย DPTR (16 บิต) มาเก็บไว้ในแอกคิวมูเลเตอร์ | 1 | 2 |
| MOVX @Ri,A | นำค่าในแอกคิวมูเลเตอร์ไปเก็บไว้ในหน่วยความจำภายนอกที่ชี้โดยรีจิสเตอร์ | 1 | 2 |
| MOVX @DPTR,A | นำค่าในแอกคิวมูเลเตอร์ไปเก็บไว้ในหน่วยความจำภายนอกที่ชี้โดยรีจิสเตอร์ DPTR | 1 | 2 |
| PUSH direct | PUSH ค่าลงในสแต็ก | 2 | 2 |
| POP direct | POP ค่าลงในสแต็ก | 2 | 2 |
| XCH A,Rn | แลกเปลี่ยนข้อมูลระหว่างแอกคิวมูเลเตอร์กับรีจิสเตอร์ | 1 | 1 |
| XCH A,direct | แลกเปลี่ยนข้อมูลระหว่างแอกคิวมูเลเตอร์กับค่าในหน่วยความจำ | 2 | 1 |
| XCH A,@Ri | แลกเปลี่ยนข้อมูลระหว่างแอกคิวมูเลเตอร์กับที่ชี้โดย รีจิสเตอร์ | 1 | 1 |
| XCHD A,@Ri | แลกเปลี่ยนข้อมูล 4บิตล่างระหว่างแอกคิวมูเลเตอร์กับที่ชี้โดยรีจิสเตอร์ | 1 | 1 |

คำสั่งการกระโดด

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| ACALL addr11 | เรียกใช้ซับรูทีนจากค่าแอดเดรส 11 บิต | 2 | 2 |
| LCALL addr16 | เรียกใช้ซับรูทีนจากค่าแอดเดรส 16 บิต | 3 | 2 |
| RET | สิ้นสุดการใช้ซับรูทีน | 1 | 2 |
| RETI | สิ้นสุดการอินแตอร์รัปต์ | 1 | 2 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| AJMP addr11 | กระโดดไปตำแหน่งในหน่วยความจำจากค่าแอดเดรส 11 บิต | 2 | 2 |
| LJMP addr16 | กระโดดไปตำแหน่งในหน่วยความจำจากค่าแอดเดรส 16 บิต | 3 | 2 |
| SJMP rel | กระโดดไปยังตำแหน่งในหน่วยความจำโดยใช้ค่าสัมพัทธ์ | 2 | 2 |
| JMP @A+DPTR | กระโดดไปยังตำแหน่งที่ชี้โดยผลรวมของแอกคิวมูเลเตอร์กับรีจิสเตอร์ DPTR | 1 | 2 |
| JZ rel | กระโดดเมื่อแอกคิวมูเลเตอร์มีค่าเป็นศูนย์ | 2 | 2 |
| JNZ rel | กระโดดเมื่อแอกคิวมูเลเตอร์มีค่าไม่เป็นศูนย์ | 2 | 2 |
| JC rel | กระโดดเมื่อแฟลกแคร์รี่ถูกเซตบิต | 2 | 2 |
| JNC rel | กระโดดเมื่อแฟลกแคร์รี่ไม่ถูกเซตบิต | 2 | 2 |
| JB bit,rel | กระโดดเมื่อบิตในหน่วยความจำที่อ้างถึงได้แบบบิตถูกเซต | 3 | 2 |
| LJMP addr16 | กระโดดไปตำแหน่งในหน่วยความจำจากค่าแอดเดรส 16 บิต | 3 | 2 |
| SJMP rel | กระโดดไปยังตำแหน่งในหน่วยความจำโดยใช้ค่าสัมพัทธ์ | 2 | 2 |
| JMP @A+DPTR | กระโดดไปยังตำแหน่งที่ชี้โดยผลรวมของแอกคิวมูเลเตอร์กับรีจิสเตอร์ DPTR | 1 | 2 |
| JZ rel | กระโดดเมื่อแอกคิวมูเลเตอร์มีค่าเป็นศูนย์ | 2 | 2 |
| JNZ rel | กระโดดเมื่อแอกคิวมูเลเตอร์มีค่าไม่เป็นศูนย์ | 2 | 2 |
| JC rel | กระโดดเมื่อแฟลกแคร์รี่ถูกเซตบิต | 2 | 2 |
| JNC rel | กระโดดเมื่อแฟลกแคร์รี่ไม่ถูกเซตบิต | 2 | 2 |
| JB bit,rel | กระโดดเมื่อบิตในหน่วยความจำที่อ้างถึงได้แบบบิตถูกเซต | 3 | 2 |
| JNB bit,rel | กระโดดเมื่อบิตในหน่วยความจำที่อ้างถึงได้แบบบิตไม่ถูกเซต | 3 | 2 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| CJNE A,direct,rel | กระโดดไปยังตำแหน่งที่ค่าสัมพัทธ์ เมื่อค่าในแอกคิวมูเลเตอร์ไม่เท่ากับค่าในหน่วยความจำ | 3 | 2 |
| CJNE A,#data,rel | กระโดดไปยังตำแหน่งที่ค่าสัมพัทธ์ เมื่อค่าในแอกคิวมูเลเตอร์ไม่เท่ากับค่าคงที่ | 3 | 2 |
| CJNE Rn,#data,rel | กระโดดไปยังตำแหน่งที่ค่าสัมพัทธ์ เมื่อค่าในรีจิสเตอร์ไม่เท่ากับค่าคงที่ | 3 | 2 |
| CJNE @Ri,#data,rel | กระโดดไปยังตำแหน่งที่ค่าสัมพัทธ์ เมื่อค่าในหน่วยความจำที่ชี้โดยรีจิสเตอร์ไม่เท่ากับค่าคงที่ | 3 | 2 |
| DJNZ Rn,rel | ลดค่าในรีจิสเตอร์ลงอีกหนึ่ง ถ้าไม่เท่ากับศูนย์ จะทำการกระโดดไปยังตำแหน่งที่ค่าสัมพัทธ์ | 2 | 2 |
| DJNZ direct,rel | ลดค่าในหน่วยความจำลงอีกหนึ่ง ถ้าไม่เท่ากับศูนย์ จะทำการกระโดดไปยังตำแหน่งที่ค่าสัมพัทธ์ | 3 | 2 |
| NOP | คำสั่ง No operate | 1 | 1 |

คำสั่งการคำนวนทางลอจิก

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| ANL A,Rn | แอนด์ ค่าของรีจิสเตอร์กับแอกคิวมูเลเตอร์ | 1 | 1 |
| ANL A,direct | แอนด์ ค่าในหน่วยความจำกับแอกคิวมูเลเตอร์ | 2 | 1 |
| ANL A,@Ri | แอนด์ ค่าที่ชี้โดยรีจิสเตอร์กับแอกคิวมูเลเตอร์ | 1 | 1 |
| ANL A,#data | แอนด์ ค่าคงที่กับแอกคิวมูเลเตอร์ | 2 | 1 |
| ANL direct,A | แอนด์ ค่าแอกคิวมูเลเตอร์กับค่าในหน่วยความจำ | 2 | 1 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| ANL direct,#data | แอนด์ ค่าคงที่กับค่าในหน่วยความจำ | 3 | 2 |
| ORL A,Rn | ออร์ ค่าของรีจิสเตอร์กับแอกคิวมูเลเตอร์ | 1 | 1 |
| ORL A,direct | ออร์ ค่าในหน่วยความจำกับแอกคิวมูเลเตอร์ | 2 | 1 |
| ORL A,@Ri | ออร์ ค่าที่ชี้โดยรีจิสเตอร์กับแอกคิวมูเลเตอร์ | 1 | 1 |
| ORL A,#data | ออร์ ค่าคงที่กับแอกคิวมูเลเตอร์ | 2 | 1 |
| ORL direct,A | ออร์ ค่าแอกคิวมูเลเตอร์กับค่าในหน่วยความจำ | 2 | 1 |
| ORL direct,#data | ออร์ ค่าคงที่กับค่าในหน่วยความจำ | 3 | 2 |
| XRL A,Rn | เอ็กคลูซีฟ-ออร์ ค่าของรีจิสเตอร์กับแอกคิวมูเลเตอร์ | 1 | 1 |
| XRL A,direct | เอ็กคลูซีฟ-ออร์ ค่าในหน่วยความจำกับแอกคิวมูเลเตอร์ | 2 | 1 |
| XRL A,@Ri | เอ็กคลูซีฟ-ออร์ ค่าที่ชี้โดยรีจิสเตอร์กับแอกคิวมูเลเตอร์ | 1 | 1 |
| XRL A,#data | เอ็กคลูซีฟ-ออร์ ค่าคงที่กับแอกคิวมูเลเตอร์ | 2 | 1 |
| XRL direct,A | เอ็กคลูซีฟ-ออร์ ค่าแอกคิวมูเลเตอร์กับค่าในหน่วยความจำ | 2 | 1 |
| XRL direct,#data | เอ็กคลูซีฟ-ออร์ ค่าคงที่กับค่าในหน่วยความจำ | 3 | 2 |
| CLR A | เคลียร์ค่าในแอกคิวมูเลเตอร์ | 1 | 1 |
| CPL A | คอมพลีเมนต์ค่าในแอกคิวมูเลเตอร์ | 1 | 1 |
| RL A | เลื่อนบิตในแอกคิวมูเลเตอร์ไปทางซ้าย 1 บิต | 1 | 1 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| คำสั่งนีโมนิก | ความหมาย | จำนวนไบต์ | จำนวนไซเคิล |
|---|---|---|---|
| RLC A | เลื่อนบิตในแอกคิวมูเลเตอร์ไปทางซ้าย 1 บิต โดยรวมกับแฟลก แคร์รี่ | 1 | 1 |
| RR A | เลื่อนบิตในแอกคิวมูเลเตอร์ไปทางขวา 1 บิต | 1 | 1 |
| RRC A | เลื่อนบิตในแอกคิวมูเลเตอร์ไปทางขวา 1 บิต โดยรวมกับแฟลก แคร์รี่ | 1 | 1 |
| SWAP A | สลับค่า 4 บิตบนกับ 4 บิตล่างของแอกคิวมูเลเตอร์ | 1 | 1 |

หมายเหตุ

| | |
|---|---|
| Rn | รีจิสเตอร์ R0-R7 |
| direct | ตำแหน่งในหน่วยความจำ |
| @Ri | ค่าตำแหน่งที่ชี้โดยรีจิสเตอร์ R0 และ R1 |
| #data | ค่าคงที่ขนาด 8 บิต |
| #data 16 | ค่าคงที่ขนาด 16 บิต |
| bit | ค่าบิตของหน่วยความจำภายในที่อ้างถึงได้แบบบิต หรือ SFR |
| rel | ตำแหน่งในหน่วยความจำซึ่งเป็นค่าสัมพัทธ์มีค่าระหว่างตำแหน่ง +127 ถึง -128 ไบต์ จากตำแหน่งปัจจุบัน |
| addr 11 | ค่าตำแหน่งแอดเดรสที่อ้างถึงด้วยจำนวน 11 บิต ในคำสั่ง ACALL และ AJMP |
| addr 16 | ค่าตำแหน่งแอดเดรสที่อ้างถึงด้วยจำนวน 16 บิต ในคำสั่ง LCALL และ LJMP |

3.4.8 การจัดการเกี่ยวกับสแต็ก

สแต็กหรือหน่วยความจำสแต็กเป็นหน่วยความจำส่วนหนึ่งที่จัดเตรียมไว้สำหรับใช้งานในการเก็บค่าจำแหน่งแอดเดรส เมื่อย้อนกลับ (return) จากโปรแกรมซับรูทีนหรืออินเตอร์รัปต์รูทีน เพื่อให้ทำงานตามขั้นตอนของโปรแกรมหลักเดิมได้อย่างถูกต้อง

หน่วยความจำสแต็กมีรีจิสเตอร์ตัวหนึ่ง สำหรับชี้ตำแหน่งที่กำลังติดต่อกับสแต็กอยู่คือรีจิสเตอร์ SP (stack pointer) ซึ่งอยู่ในตำแหน่งของรีจิสเตอร์พิเศษ (SFR) ที่แอดเดรส 081H รีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SP จะชี้อยู่ในตำแหน่งแอดเดรสของหน่วยความจำแรมภายในไมโครคอนโทรลเลอร์ ซึ่งทุกครั้งหลังจากที่รีเซตการทำงานมันจะมีค่า 07H เสมอ

ค่าแอดเดรสนี้จะถูกเพิ่มขึ้น 1 แอดเดรสอย่างอัตโนมัติทันทีเมื่อมีการเรียกซับรูทีน 1 ครั้ง โดยค่าแอดเดรสก่อนการกระโดดในไบต์แรกจะถูกเก็บไปยังแอดเดรสที่ SP ชี้อยู่ในขณะนั้น หลังจากนั้น SP จะเพิ่มค่าขึ้นอีกหนึ่งและนำแอดเดรสอีกไบต์ที่เหลือไปเก็บไว้ยังตำแหน่งที่ SP ชี้หลังจากเพิ่มค่าแล้ว

จากที่กล่าวมาแล้วว่าค่ารีจิสเตอร์ SP หลังจากการรีเซตจะมีค่าเป็น 07H เสมอ ดังนั้นข้อมูลไบต์แรกที่จะเก็บลงในสแต็กคือที่ตำแหน่งแอดเดรส 08H ในหน่วยความจำแรมภายในและจะมีค่าเพิ่มขึ้นตามลำดับทีละหนึ่ง ถ้าสังเกตจากแอดเดรสตำแหน่งนี้จะเห็นได้ว่าเป็นตำแหน่งของรีจิสเตอร์แบงค์ 1 ดังนั้นเมื่อมีการเก็บข้อมูลแอดเดรสจากการเรียกรูทีนมาก ๆ เข้ามันก็จะไปซ้อนทับกับรีจิสเตอร์แบงค์ 1 และแบงค์ต่อ ๆ ไป ด้วยเหตุนี้รีจิสเตอร์แบงค์ 1 จึงไม่นำมาในงานในการเขียนโปรแกรมทั่วๆ ไป ยกเว้นถ้าผู้เขียนโปรแกรมกำหนดค่าเริ่มต้นของหน่วยความจำสแต็กใหม่โดยโหลดค่าแอดเดรสที่ต้องการให้เริ่มต้นกับรีจิสเตอร์ SP แต่ทั้งนั้นก็ต้องระมัดระวังการซ้อนทับกับตำแหน่งแอดเดรสอื่น ๆ ที่ใช้งานอยู่และช่วงกว้างหรือพื้นที่ที่จะใช้งานเพียงพอหรือไม่ด้วย ซึ่งการเรียกซับรูทีนแต่ละครั้งจะใช้พื้นที่จำนวน 2 ไบต์

นอกจากการใช้งานสแต็กจากการเรียกซับรูทีนแล้วความซับซ้อนจะยิ่งเพิ่มมากขึ้น เมื่อในโปรแกรมนั้นมีการเขียนอินเตอร์รัปต์รูทีนด้วยและนั่นคือพื้นที่ของสแต็กอาจไม่เพียงพอจนไปซ้อนทับกับส่วนอื่นได้ ซึ่งไม่เป็นผลดีอย่างแน่นอน ดังนั้นเมื่อต้องการหลีกเลี่ยงปัญหานี้สามารถย้ายตำแหน่งเริ่มต้นของสแต็กไปยังพื้นที่หน่วยความจำภายในที่เหลือได้ เช่น ในไมโครคอนโทรลเลอร์เบอร์ 8052 และ 8032 จะมีพื้นที่หน่วยความจำแรมภายในช่วงบนที่เหลืออีกถึง 128 ไบต์ (เฉพาะเบอร์เหล่านี้เท่านั้น) การใช้งานผู้เขียนโปรแกรมสามารถใช้คำสั่งได้ดังนี้

```
MOV SP, #080H ; กำหนดสแต็กเริ่มต้นที่หน่วยความจำแรมภายในช่วงบน
```

ด้วยคำสั่งนี้จึงทำให้ผู้เขียนโปรแกรมมีพื้นที่สแต็กว่าถึง 128 ไบต์ ซึ่งเพียงพอต่อการประยุกต์ใช้งานเกือบทุกโปรแกรม

-การเก็บข้อมูลชั่วคราวไว้กับสแต็ก

บ่อยครั้งในการเขียนโปรแกรมจำเป็นต้องรักษาข้อมูลเดิมที่อยู่ในแอกคิวมูเลเตอร์หรือค่าใน SFR ไว้ชั่วคราวก่อนที่จะใช้งานในคำสั่งอื่นต่อไปนี้ เสมือนกับการฝากข้อมูลไว้ที่ตำแหน่งหนึ่งก่อนและเมื่อใช้งานจึงเรียกกลับมาใหม่ วิธีหนึ่งที่ทำได้ง่าย ๆ ก็คือมองหาที่ว่างที่เหมาะสมในหน่วยความจำและย้ายข้อมูลไปไว้ชั่วคราว หรืออีกวิธีหนึ่งที่ง่ายกว่าคือ ใช้คำสั่งในการย้ายข้อมูลไปไว้ในส่วนของสแต็ก ซึ่งมีรูปแบบการใช้งานดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PUSH ACC : เก็บค่าในแอกคิวมูเลเตอร์ไปยังสแต็ก

--- : คำสั่งใช้งานต่าง ๆ

POP ACC : ป๊อนค่าแอกคิวมูเลเตอร์เดิมที่เก็บไว้ในสแต็ก

หลังจากโปรแกรมทำงานถึงคำสั่ง PUSH รีจิสเตอร์ SP จะถูกเพิ่มค่าขึ้นอย่างอัตโนมัติทันที 1 ตำแหน่งเช่นเดียวกัน อย่างไรก็ตามการใช้คำสั่ง PUSH และ POP นี้ ต้องคำนึงถึงพื้นที่ในหน่วยความจำสแต็กด้วย การใช้คำสั่งทั้งสองนี้นิยมใช้งานในโปรแกรมซับรูทีนหรืออินเตอร์รัปต์รูทีน เพื่อให้ค่าสถานะของรีจิสเตอร์บางตัวเช่นแอกคิวมูเลเตอร์ หรือ SFR ไม่เกิดการเปลี่ยนแปลง หลังจากสิ้นสุดการทำงาน

4.3.9 การอินเตอร์รัปต์

การขัดจังหวะหรือการอินเตอร์รัปต์ (interrupt) จะถูกนำมาใช้งาน เมื่อผู้เขียนโปรแกรมต้องการให้มีการทำงานในโปรแกรมส่วนหนึ่งที่แยกจากโปรแกรมหลักอย่างทันทีทันใด เมื่อมีสัญญาณกระตุ้นจากทั้งภายในหรือภายนอกระบบ เช่น การวัดค่าตัวแปรค่าหนึ่งในกระบวนการทำงานภายนอกอย่างรวดเร็วทันทีทันใดเมื่อได้ค่าที่กำหนดไว้

ตัวแปรในการทำให้เกิดการอินเตอร์รัปต์ อาจสามารถเกิดขึ้นพร้อมกันหลายตัวแปรในเวลาเดียวกัน ซึ่งทำให้เกิดความซับซ้อนในการเขียนโปรแกรมและการตรวจสอบยาก แต่อย่างไรก็ตามปัญหานี้ไม่ใช่ปัญหาที่หาทางแก้ไขไม่ได้ ในระดับผู้เริ่มต้นอาจยังไม่จำเป็นต้องศึกษาถึงขั้นนั้นก็ได้ เพราะต้องใช้ประสบการณ์และการเรียนรู้เข้าใจอย่างลึกซึ้ง อย่างไรก็ตามผู้เริ่มต้นก็ควรมีความรู้และไม่ใช้งานการอินเตอร์รัปต์แบบผิด ๆ จึงต้องศึกษาเกี่ยวกับระบบควบคุมการอินเตอร์รัปต์ของไมโครคอนโทรลเลอร์กันเสียก่อน

การอินเตอร์รัปต์สามารถเกิดขึ้นได้จากการกระตุ้น 2 แบบ คือจากภายในระบบเองและภายนอกระบบ การอินเตอร์รัปต์จากภายนอกใช้ขาสัญญาณ INT0 และ INT1 ขาที่ 12 และ 13 ของไมโครคอนโทรลเลอร์ โดยสัญญาณจะต่อผ่านเข้ามายัง $IC_{10}$ และส่งผ่านไปยังไมโครคอนโทรลเลอร์ ดังนั้นสัญญารที่ป๊อนเข้าสู่ตัวไมโครคอนโทรลเลอร์จะถูกกลับสถานะจากอินพุตที่ต่อเข้าที่คอนเน็กเตอร์ ในส่วนนี้ผู้เขียนโปรแกรมสามารถเลือกโหมดการอินเตอร์รัปต์ได้ 2 รูปแบบคือ แบบทำงานที่ขอบขาของสัญญาณและแบบทำงานที่ระดับสถานะเช่น เมื่อ INT0 = “0”

การอินเตอร์รัปต์จากภายในระบบคือการอินเตอร์รัปต์จะเกิดขึ้นจากสถานะของแฟลกหรือรีจิสเตอร์บางตัว เช่น แฟลก TF0 และ TF1 (Timer Flag), แฟลกIR (Receiver Interrupt) และแฟลก TI (Transmitter Interrupt) สำหรับไมโครคอนโทรลเลอร์เบอร์ 8052 และ 8032 จะมีการอินเตอร์รัปต์เพิ่มขึ้นได้จากอีก 2 แหล่งคือ จากรีจิสเตอร์ไทเมอร์ 2 และจากขาสัญญาณ EXF2 (timer 2 extemal flag)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อปรากฏการอินเตอร์รัปต์โปรเซสเซอร์จะทำการกระโดดไปยังตำแหน่งแอดเดรสที่กำหนดไว้ตามชนิดของอินเตอร์รัปต์เช่นเดียวกับคำสั่ง LCALL ตารางที่ 4.3 แสดงการอินเตอร์รัปต์จากแฟลกต่าง ๆ ตำแหน่งแอดเดรสของการอินเตอร์รัปต์โดยปกติ, ค่าอินเด็กซ์ที่กำหนดให้เชื่อมต่อ (link index) และตำแหน่งแอดเดรสที่โปรแกรมจะกระโดดไปทำงาน เมื่อเกิดการอิเตอร์รัปต์ชนิดนั้นขึ้น ซึ่งกำหนดขึ้นใหม่จากโปรแกรมมอนิเตอร์ (link jump)

จากตารางที่ 4.3 เห็นได้ว่าแอดเดรสของการอินเตอร์รัปต์โดยปกติจะอยู่ในตำแหน่งในส่วนของ EPROM ซึ่งแน่นอนการแก้ไขโปรแกรมย่อมทำได้ยาก ดังนั้นในโปรแกรมมอนิเตอร์ EMON51 ซึ่งเก็บอยู่ใน EPROM จึงได้แก้ไขปัญหานี้ โดยการกำหนดการเชื่อมต่อ (link) จากค่าแอดเดรสตำแหน่งเดิมเป็นตำแหน่งใหม่ดังแสดงในตารางที่ 4.3 สามารถดูรายละเอียดเพิ่มเติมได้จากคู่มือการใช้งานประกอบในส่วนของโปรแกรมมอนิเตอร์ EMON51

ตัวอย่างเช่น เมื่อมีการอินเตอร์รัปต์ที่แฟลก IE0 (แฟลกแสดงการอินเตอร์รัปต์ของ INT0) โปรแกรมจะกระโดดไปทำงานที่ตำแหน่งแอดเดรส 4003H ซึ่งเป็นส่วนของหน่วยความจำโปรแกรม ซึ่งอยู่ใน RAM สำหรับการอินเตอร์รัปต์จากแหล่งอื่นก็เป็นลักษณะเช่นเดียวกัน ดังในตารางที่ 4.3

| การอินเตอร์รัปต์ | ตำแหน่งแอดเดรส ของการอินเตอร์รัปต์ปกติ | ค่าอินเด็กซ์ที่ กำหนด ในการเชื่อมต่อ | ตำแหน่งแอดเดรส ของ การอินเตอร์รัปต์ที่ กำหนดโดยมอนิเตอร์ |
|---|---|---|---|
| IE0 | 0003H | 1 | 4003H |
| TH0 | 000BH | 2 | 4006H |
| IE1 | 0013H | 3 | 4009H |
| TF1 | 001BH | 4 | 400CH |
| R1+T1 | 0023H | 5 | 400FH |
| TF2+EXF2 | 002BH | 6 | 4012H |

ตารางที่ 4.3 แสดงค่าตำแหน่งแอดเดรสของการอินเตอร์รัปต์ โดยสัญญาณต่าง ๆ ที่กำหนดขึ้นใหม่ในโปรแกรมมอนิเตอร์ EMON51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจัดการและควบคุมการอินเตอร์รัปต์มีรีจิสเตอร์พิเศษ 2 ตัว สำหรับกำหนดรูปแบบการทำงานต่าง ๆ ซึ่งได้แก่รีจิสเตอร์พิเศษ IE (interrupt enable, อยู่ที่แอดเดรส 0A8H) และ IP (interrupt priority,อยู่ที่แอดเดรส 0B8H) การกำหนดรูปแบบอินเตอร์รัปต์ทำได้ โดยการเซตหรือรีเซตตำแหน่งบิตใน IE อย่างเหมาะสม ดังแสดงความหมายของแต่ละบิตใน IE ในรูปที่ 4.12 สำหรับในรูปที่ 4.13 แสดงความหมายของแต่ละบิตในรีจิสเตอร์ TCON บิตที่น่าสนใจก็คือ บิต IT0 และ IT1 ซึ่งเป็นบิตที่กำหนดการทำงานจากการอินเตอร์รัปต์ภายนอกให้เป็นแบบกระตุ้นด้วยระดับลอจิก (ระดับลอจิก = "0") หรือกระตุ้นที่ขอบขา (ขอบขาลงสัญญาณ) ทั้ง 2 บิตนี้อยู่ในรีจิสเตอร์พิเศษชื่อ TCON (timer/counter control register) ที่แอดเดรส 088H โดยที่ IT0 = TCON.0 และ IT1 = TCON.2

(MSB) (LSB)

| EA | X | ET2 | ES | ET1 | EX1 | ET0 | EX0 |
|---|---|---|---|---|---|---|---|

| สัญลักษณ์ | ตำแหน่ง | หน้าที่ |
|---|---|---|
| EA | IE.7 | ทำการดิสเอเบิลทุกอินเตอร์รัปต์ ถ้า EA = "0" จะไม่มีการตอบรับอินเตอร์รัปต์ใด ๆ ทั้งหมด ถ้า EA = "1" แต่ละอินเตอร์รัปต์จะถูกอีนาเบิลหรือดิสเอเบิลโดยการเซต หรือเคลียร์อีนาเบิลบิตของมัน |
| X | IE.6 | สงวนไว้ไม่ใช้งาน |
| ET2 | IE.5 | ทำการอีนาเบิลหรือดิสเอเบิลอินเตอร์รัปต์จากการโอเวอร์ไฟลว์ของไทเมอร์ 2 ถ้า ET2 = "0"อินเตอร์รัปต์จากไทเมอร์ 2 จะถูกดิสเอเบิล |
| ES | IE.4 | ทำการอีนาเบิลอินเตอร์รัปต์จากพอร์ตอนุกรม ถ้า ES = "0" อินเตอร์รัปต์นี้จะถูกดิสเอเบิล |
| ET1 | IE.3 | ทำการอีนาเบิลหรือดิสเอเบิลอินเตอร์รัปต์จากการโอเวอร์ไฟลว์ของไทเมอร์ 1 ถ้า ET1 = "0" อินเตอร์รัปต์นี้จะถูกดิสเอเบิล |
| EX1 | IE.2 | ทำการอีนาเบิลหรือดิสเอเบิลอินเตอร์รัปต์จากภายนอก 1 ถ้า EX1 = "0" อินเตอร์รัปต์นี้จะถูกดิสเอเบิล |
| ET0 | IE.1 | ทำการอีนาเบิลหรือดิสเอเบิลอินเตอร์รัปต์จากการโอเวอร์ไฟลว์ของไทเมอร์ 0 ถ้า ET0 = "0" อินเตอร์รัปต์นี้จะถูกดิสเอเบิล |
| EX0 | IE.0 | ทำการอีนาเบิลหรือดิสเอเบิลอินเตอรีรัปต์จากภายนอก 0 ถ้า EX0 = "0" อินเตอร์รัปต์นี้จะถูกดิสเอเบิล |

รูปที่ 4.12 หน้าที่การทำงานของแต่ละบิตในรีจิสเตอร์ IE (interrupt enable)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(MSB) (LSB)

| TF1 | TR1 | TF0 | TR0 | IE1 | IT1 | IE0 | IT0 |
|---|---|---|---|---|---|---|---|

| สัญลักษณ์ | ตำแหน่ง | หน้าที่ |
|---|---|---|
| TF1 | TCON.7 | เป็นโอเวอร์โฟลว์แฟลกของไทเมอร์ 1 จะถูกเซตโดยฮาร์ดแวร์ เมื่อไทเมอร์/เคาน์เตอร์นี้เกิดโอเวอร์โฟลว์และจะถูกเคลียร์โดยฮาร์ดแวร์เมื่อโปรเซสเซอร์เข้าสู่กระบวนการอินเตอร์รัปต์รูทีน |
| TR1 | TCON.6 | บิตควบคุมการรันของไทเมอร์ 1 มันจะถูกเซตและเคลียร์โดยซอฟต์แวร์เพื่อให้ไทเมอร์/เคาน์เตอร์นี้ทำงานหรือหยุดทำงาน |
| TF0 | TCON.5 | เป็นโอเวอรโฟลว์แฟลกของไทเมอร์ 0 จะถูกเซตโดยฮาร์ดแวร์ เมื่อไทเมอร์/เคาน์เตอร์นี้เกิดโอเวอร์โฟลว์และจะถูกเคลียร์โดยฮาร์ดแวร์เมื่อโปรเซสเซอร์เข้าสู่กระบวนการอินเตอร์รัปต์รูทีน |
| TR0 | TCON.4 | บิตควบคุมการรันของไทเมอร์ 0 มันจะถูกเซตและเคลียร์โดยซอฟต์แวร์เพื่อให้ไทเมอร์/เคาน์เตอร์นี้ทำงานหรือหยุดทำงาน |
| IE1 | TCON.3 | แฟลกแสดงอินเตอร์รัปต์ที่ 1 ทำงานที่ขอบขา จะถูกเซตโดยฮาร์ดแวร์เมื่อตรวจจับพบสัญญาณอินเตอร์รัปต์จากภายนอกที่ขอบขา และจะถูกเคลียร์เมื่อเข้าสู่กระบวนการอินเตอร์รัปต์ |
| IT1 | TCON.2 | บิตกำหนดรูปแบบการอินเตอร์รัปต์จากภายนอก 1 จะถูกเซตหรือเคลียร์โดยซอฟแวร์ เพื่อกำหนดให้เกิดอินเตอร์รัปต์ที่ขอบขาลงหรือที่ระดับลอจิกโลว์ของสัญญาณอินเตอร์รัปต์ภายนอก |
| IE0 | TCON.1 | แฟลกแสดงอินเตอร์รัปต์ที่ 0 ทำงานที่ขอบขา จะถูกเซตโดยฮาร์ดแวร์เมื่อตรวจจับพบสัญญาณอินเตอร์รัปต์จากภายนอกที่ขอบขา และจะถูกเคลียร์เมื่อเข้าสู่กระบวนการอินเตอร์รัปต์ |
| IT0 | TCON.0 | บิตกำหนดรูปแบบการอินเตอร์รัปต์จากภายนอก 0 จะถูกเซตหรือเคลียร์โดยซอฟแวร์ เพื่อกำหนดให้เกิดอินเตอร์รัปต์ที่ขอบขาลงหรือที่ระดับลอจิกโลว์ของสัญญาณอินเตอร์รัปต์ภายนอก |

**รูปที่ 4.13 หน้าที่การทำงานของแต่ละบิตในรีจิสเตอร์** TCON (timer control)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเตอร์รัปต์ สำหรับไมโครคอนโทรลเลอร์ MCS-51 มีการแบ่งระดับความสำคัญด้วย ในกรณีที่มีการอินเตอร์รัปต์ที่สำคัญมากกว่าการอินเตอร์รัปต์เดิมที่กระทำอยู่ โปรแกรมจะละทิ้งอินเตอร์รัปต์ที่มีความสำคัญต่ำกว่าและไปทำงานในอินเตอร์รัปต์รูทีนที่มีความสำคัญสูงกว่า อย่างไรก็ตามระดับความสำคัญในการอินเตอร์รัปต์สามารถกำหนดได้โดยการเซตหรือรีเซตตำแหน่งบิตต่าง ๆ ในรีจิสเตอร์พิเศษ IP ดังแสดงความหมายของแต่ละบิตใน IP ในรูปที่ 4.14

(MSB) (LSB)

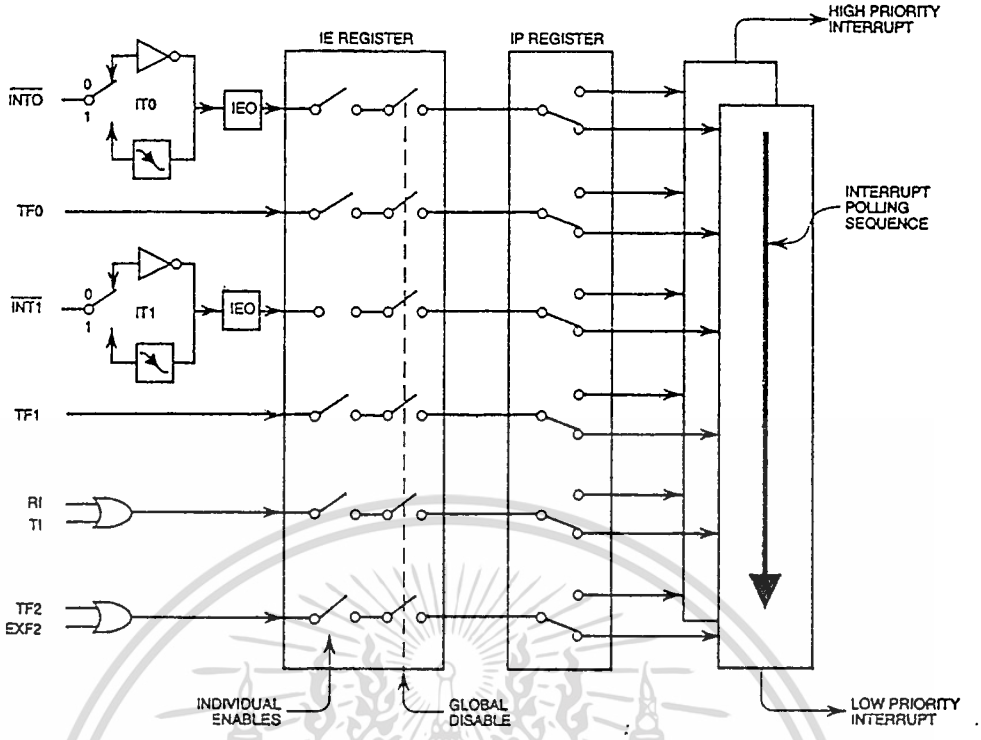
| X | X | PT2 | PS | PT1 | PX1 | PT0 | PX0 |
|---|---|---|---|---|---|---|---|

| สัญลักษณ์ | ตำแหน่ง | หน้าที่ |
|---|---|---|
| - | IP.7 | สงวนไว้ไม่ใช้งาน |
| - | IP.6 | สงวนไว้ไม่ใช้งาน |
| PT2 | IP.5 | บิตกำหนดระดับความสำคัญของอินเตอร์รัปต์ของไทเมอร์ 2<br>ถ้า PT2 = "1" อินเตอร์รัปต์นี้จะมีความสำคัญระดับสูง |
| PS | IP.4 | บิตกำหนดระดับความสำคัญของอินเตอร์รัปต์ของพอร์ตอนุกรม<br>ถ้า PS = "1" อินเตอร์รัปต์นี้จะมีความสำคัญระดับสูง |
| PT1 | IP.3 | บิตกำหนดระดับความสำคัญของอินเตอร์รัปต์ของไทเมอร์ 1<br>ถ้า PT1 = "1" อินเตอร์รัปต์นี้จะมีความสำคัญระดับสูง |
| PX1 | IP.2 | บิตกำหนดระดับความสำคัญของอินเตอร์รัปต์จากภายนอก 1<br>ถ้า PX1 = "1" อินเตอร์รัปต์นี้จะมีความสำคัญระดับสูง |
| PT0 | IP.1 | บิตกำหนดระดับความสำคัญของอินเตอร์รัปต์ของไทเมอร์ 0<br>ถ้า PT0 = "1" อินเตอร์รัปต์นี้จะมีความสำคัญระดับสูง |
| PX0 | IP.0 | บิตกำหนดระดับความสำคัญของอินเตอร์รัปต์ากภายนอก 0<br>ถ้า PX0 = "1" อินเตอร์รัปต์นี้จะมีความสำคัญระดับสูง |

รูปที่ 4.14 หน้าที่การทำงานของแต่ละบิตในรีจิสเตอร์ IP (interrupt proirity)

การทำงานของระบบควบคุมการอินเตอร์รัปต์อาจสรุปเป็นโครงสร้างได้ดังในรูปที่ 4.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 4.15 แสดงโครงสร้างของระบบการอินเตอร์รัปต์

4.3.10 ไทม์เมอร์/เคาน์เตอร์

ไมโครคอนโทรลเลอร์ MCS-51 มีรีจิสเตอร์ใช้งานเฉพาะที่สามารถนับจำนวนสัญญาณนาฬิกาหรือแมชชีนไซเกิลของวงจรออสซิลเลอเตอร์ภายใน (ทำงานเป็นไทม์เมอร์) หรือนับจำนวนครั้งของการเปลี่ยนสภาวะของสัญญาณภายนอก (นับจำนวนพัลส์ภายนอก) ที่ขาT0, T1 ของพอร์ต 3 (ทำงานเป็นเคาน์เตอร์) รีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์มีขนาด 16 บิต จำนวน 2 ตัว คือ รีจิสเตอร์ไทม์เมอร์ 0 และ1 เมื่อใช้ไทม์เมอร์ 0 หรือไทม์เมอร์ 1 จะต้องโหลดค่าที่ต้องการนับไปไว้ในรีจิสเตอร์ไทม์เมอร์ 0 หรือรีจิสเตอร์ไทม์เมอร์ 1 และเมื่อนับได้ครบจำนวนที่ตั้งไว้จะสัญญาณอินเตอร์รัปต์เพื่อบอกให้ซีพียูทราบ

การควบคุมการทำงานของไทม์เมอร์หรือเคาน์เตอร์ สามารถควบคุมได้จากวงจรภายนอก (ควบคุมด้วยสัญญาณที่ขา INT0, INT1) หรือควบคุมจากคำสั่งในโปรแกรม ดังนั้นรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์ในไมโครคอนโทรลเลอร์ MCS-51 จะสามารถวัดช่วงห่างของเวลา วัดความกว้างของพัลส์ หรือนับจำนวนครั้งของเหตุการณ์ที่เกิดขึ้นภายนอกที่เปลี่ยนให้อยู่ในรูปของสัญญาณไฟฟ้าแล้ว รวมทั้งใช้กำเนิดสัญญาณอินเตอร์รัปต์ที่มีคาบเวลาแน่นอนได้

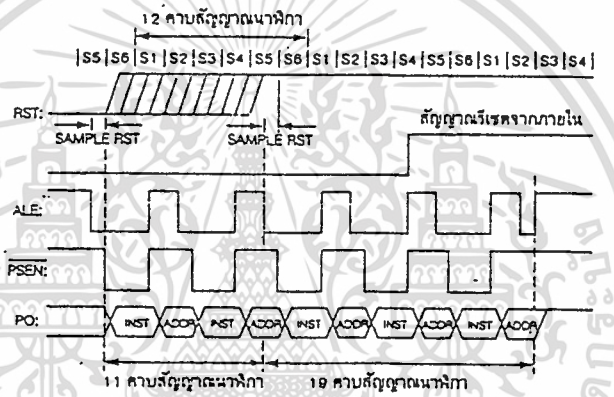
4.3.11 การรีเซตไมโครคอนโทรลเลอร์ MCS-51

การรีเซตไมโครคอนโทรลเลอร์ MCS-51 เป็นการหน่วงเวลาช่วงสั้น ๆ เพื่อให้มีซีพียูมี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลาสำหรับจัดการกับวงจร ทั้งหมดภายในชิป การรีเซตนับเป็นสิ่งจำเป็นในกรณีเริ่มต้นจ่ายพลังงาน หรือเมื่อระบบเกิดการทำงานผิดพลาด ทั้งนี้เพื่อให้ซีพียูสามารถเริ่มต้นทำงานใหม่ได้อย่างถูกต้อง

การรีเซตไมโครคอนโทรลเลอร์ MCS-51 ทำได้โดยการบังคับให้ขา RST ซึ่งต่อกับวงจรชมิททริกเกอร์(schmitt trigger) มีสถานะ 1 เป็นเวลาอย่างน้อย 2 แมชชีนไซเกิล โดย ในขณะที่ขา RST มีสถานะเป็น 1 วงจรออสซิลเลเตอร์จะต้องทำงานอยู่ด้วย เมื่อไมโครคอนโทรลเลอร์ MCS-51 ได้รับสัญญาณรีเซต ซีพียูภายในไมโครคอนโทรลเลอร์ MCS-51 จะตอบสนองโดยการรีเซตวงจรภายในซึ่งมีแผนผังเวลาดังในรูปที่ 4.16




รูปที่ 4.16 แสดงแผนผังเวลาการรีเซต

สัญญาณรีเซตเป็นสัญญาณที่มีสถานะลอจิกเป็น 1 ที่ขา RST ซึ่งอาจเกิดขึ้นเมื่อใดก็ได้โดยไม่ต้องคำนึงถึงสัญญาณนาฬิกาของออสซิลเลเตอร์ที่ใช้ไมโครคอนโทรลเลอร์ MCS-51 จะตรวจสอบสถานะที่ขา RST ทุก ๆ สเตท 5 เฟส 2 ของแต่ละแมชชีนไซเกิล โดยพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 จะยังคงทำงานเดิมที่ปฏิบัติอยู่ต่อไปอีกเป็นเวลา 19 คาบสัญญาณนาฬิกา (oscillator period) ภายหลังที่ตรวจพบสถานะ 1 ที่ขา RST ดังนั้นพอร์ตแต่ละพอร์ตจะสามารถทำงานต่อไปได้อีกเป็นเวลาอย่างน้อยที่สุด 19 คาบสัญญาณนาฬิกา และมากที่สุด 31 คาบสัญญาณนาฬิกา ขึ้นกับขา RST ว่าจะได้รับสัญญาณรีเซตเมื่อใด (ดูรายละเอียดในรูป 4.16 )

ในขณะที่ขา RST มีสถานะ 1 ขา ALE, PSEN จะถูกทำให้มีสถานะเป็น 1 เช่นกัน เมื่อขา RST มีสถานะเป็น 0 (สัญญาณรีเซตหมดไป) วงจรรีเซตภายในไมโครคอนโทรลเลอร์ MCS-51 จะต้องใช้เวลาอย่างน้อย 1 ถึง 2 แมชชีนไซเกิลก่อนที่ขา ALE, PSEN จะกลับมาเริ่มต้นทำงานอีกครั้ง ดังนั้นอุปกรณ์ภายนอกอื่น ๆ จึงไม่สามารถกำหนดการทำงานจากสัญญาณนาฬิกาภายในไมโคร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนโทรลเลอร์ MCS-51 ได้ และในขณะที่ขา RST มีสถานะเป็น 1 ไม่ควรให้ขา ALE, PSEN มีสถานะเป็น 0 เพราะอาจเกิดเหตุการณ์ที่ไม่สามารถคาดเดาได้

กระบวนการรีเซตภายใน ไมโครคอนโทรลเลอร์ MCS-51 ทำงานโดยการโหลดค่า 0 ไปไว้ในรีจิสแตอร์ใช้งานเฉพาะทุกตัว ยกเว้นรีจิสเตอร์ใช้งานเฉพาะ P0-P3, Stack Pointer, SBUF โดยรีจิสเตอร์ใช้งานเฉพาะ P0-P3 จะมีค่า FFH, Stack Pointer จะมีค่า 07H ส่วนรีจิสเตอร์ SBUF จะมีค่าที่ไม่แน่นอนภายหลังการรีเซต ค่าที่ถูกโหลดไปยังรีจิสเตอร์ใช้งานเฉพาะต่าง ๆ ดังแสดงในตารางที่ 4.4 หน่วยความจำสำหรับเก็บข้อมูลภายในไมโครคอนโทรลเลอร์ MCS-51 จะไม่ถูกเปลี่ยนค่าภายหลังการรีเซต แต่ในช่วงรีเซตที่เกิดหลังจากเริ่มต้นจ่ายพลังงาน (power on reset) ค่าภายในหน่วยความจำส่วนนี้จะไม่เป็นระเบียบ โดยอาจมีค่าเป็นอะไรก็ได้เช่นเดียวกับหน่วยความจำทั่วไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| SFR Name | Reset Value |
|---|---|
| PC | 000H |
| ACC | 00H |
| B | 00H |
| PSW | 00H |
| SP | 07H |
| DPTR | 0000H |
| P0-P3 | XXX00000B |
| IP (8051) | XX000000B |
| IP (8052) | 0XX00000B |
| IE (8051) | 0X000000B |
| IE (8052) | 00H |
| TMOD | 00H |
| TCON | 00H |
| THO | 00H |
| TLO | 00H |
| TH1 | 00H |
| TL1 | 00H |
| TH2 (8052) | 00H |
| TL2 (8052) | 00H |
| RCAP2H (8052) | 00H |
| RCAP2L (8052) | 00H |
| SCON | 00H |
| SBUF | Indeterminate |
| PCON (HMOS) | 0XXXXXXXB |
| PCON (CHMOS) | 0XXX0000B |

**ตารางที่ 4.4** แสดงค่าภายหลังการรีเซต

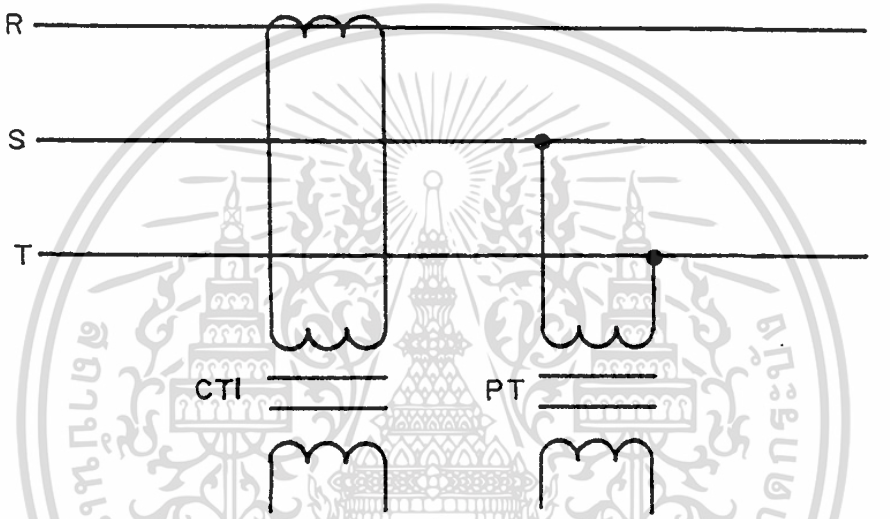
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 5

# การออกแบบและการสร้าง

## 5.1 หลักการเบื้องต้น

หลักการทำงานเบื้องต้นของเครื่องชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นบันได โดยอาศัยการตรวจจับแรงดันจากเฟส S,T และกระแสจากเฟส R ผ่านหม้อแปลงแรงดัน (PT) และหม้อแปลงกระแส (CT) ตามลำดับ (ดังรูปที่ 5.1)



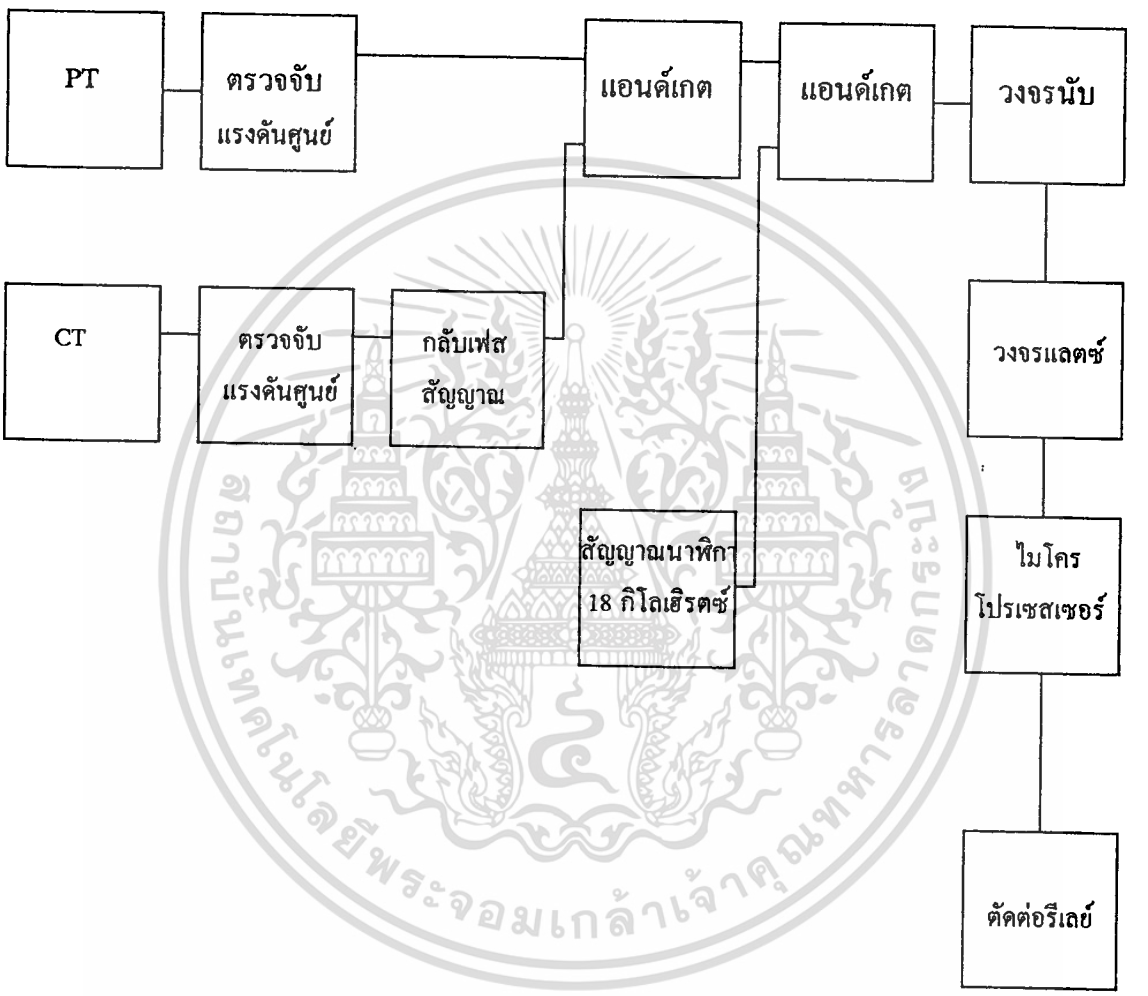

รูปที่ 5.1 วงจรตรวจจับกระแสและแรงดัน

ให้กระแสทางด้านขดทุติยภูมิของหม้อแปลงกระแสไหลผ่านตัวต้านทานค่าหนึ่งเพื่อแปลงเป็นสัญญาณแรงดันแล้วเอาสัญญาณที่ได้ไปผ่านวงจรตรวจจับแรงดันศูนย์เพื่อแปลงสัญญาณซายน์เวฟ (Sine wave) ให้เป็นสัญญาณดิจิตอล (Digital) คือมีเฉพาะสัญญาณ “1” กับ “0” ที่มีขนาด $\pm$ 15 โวลต์ นำสัญญาณดังกล่าวไปผ่านวงจรแบ่งแรงดัน (Voltage divider) เพื่อลดแรงดันให้เหลือ $\pm$ 5 โวลต์ แล้วขลิบสัญญาณ -5 โวลต์ ออกโดยใช้ไดโอด ก็จะเหลือสัญญาณ 5 โวลต์ นำสัญญาณดังกล่าวไปผ่านวงจรกลับเฟสสัญญาณ (Not gate) ส่วนสัญญาณแรงดันที่ออกจากหม้อแปลงแรงดันนำไปผ่านวงจรตรวจจับแรงดันศูนย์ เพื่อแปลงสัญญาณซายน์เวฟให้เป็นสัญญาณดิจิตอล นำสัญญาณดังกล่าวไปผ่านวงจรแบ่งแรงดันและวงจรขลิบสัญญาณเพื่อให้เหลือแรงดัน 5 โวลต์ จากนั้นนำสัญญาณแรงดันและกระแสไปผ่านวงจรแอนด์เกท (And gate) เอาต์พุตที่ได้ก็จะเป็นมุมต่างเฟสของสัญญาณ

นำสัญญาณต่างเฟสที่ได้ไปแอนด์เกทกับสัญญาณนาฬิกาขนาด 18 กิโลเฮิรตซ์ นำผลลัพธ์ที่ได้ไปผ่านวงจรนับซึ่งวงจรนับจะนับเป็นค่าลูกคลื่นที่อยู่ในมุมต่างเฟส ผลจากการนับจะเป็นเลข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไบนารี (Binary) และผ่านวงจรแลตช์ (Latch) ซึ่งจะรักษาผลของการนับครั้งสุดท้าย ผลจากการนับที่ผ่านการแลตช์แล้วจะถูกส่งเข้าพอร์ต A (Port A) ของไอซีเบอร์ 8255 ซึ่งจะนำค่าที่นับได้ไปทำการประมวลผลและทำการเปรียบเทียบกับค่าที่ตั้งเอาไว้ และส่งผลให้ภาคเอาต์พุตทำงานต่อไป




รูปที่ 5.2 แสดงหลักการพื้นฐานของเครื่อง

## 5.2 ภาคตรวจจับสัญญาณ

### 5.2.1 วงจรวัดกระแส

การวัดกระแสเราจะวัดที่เฟส R โดยผ่านหม้อแปลงกระแส (CT) ที่มีขายตามท้องตลาด ซึ่งจะบอกเป็นอัตราส่วนของกระแส เช่น 100/5, 200/5, 500/5 เป็นต้น หมายความว่า กระแสที่ไหลผ่านสายไฟที่หม้อแปลงกระแสคล้องอยู่ดังรูปที่ 5.3 จะทำให้กระแสที่ขดลวดของหม้อแปลง

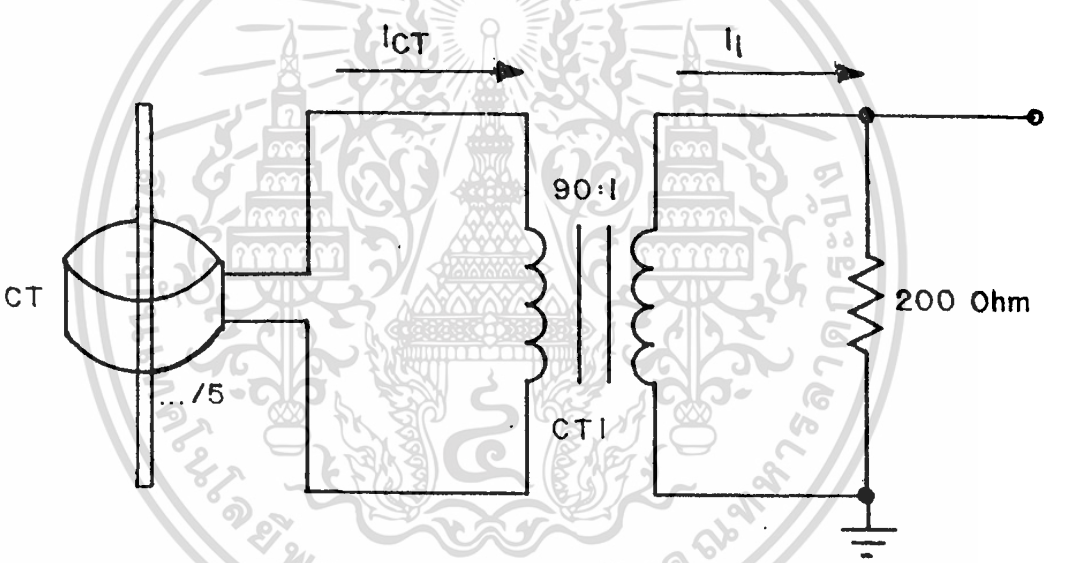
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสไหลเป็นอัตราส่วนเท่ากับที่ระบุไว้ในหม้อแปลงกระแสนั้น ๆ เช่นหม้อแปลงกระแส 100/5 มีอัตราส่วนกระแส a = 20 เป็นต้น

ดังนั้น ถ้าอัตราส่วนกระแสเท่ากับ 20 เป็นต้น เราสามารถคำนวณหา $I_{CT}$ ได้ดังนี้

เช่น $$I_{CT} = \frac{IL}{a}$$

$$I_{CT} = \frac{60}{20} = 3 \text{ A}$$




รูปที่ 5.3 วงจรวัดกระแส

จากรูปที่ 5.3 เมื่อเรารู้ค่ากระแสที่ไหลผ่าน CT1 ซึ่งเราจะเลือกอัตราส่วนของกระแส CT1 = 90 ; หรือ $I_{CT}$: $I_i$ คือ 90 : 1

**เพราะฉะนั้น** $$I_i \text{ max} = I_{CT} \text{ max}/a = 5/90$$

$$= 55.56 \text{ mA}$$

**หากแรงดันตกคร่อม R** $$V_i = I_i \text{ max} * R$$

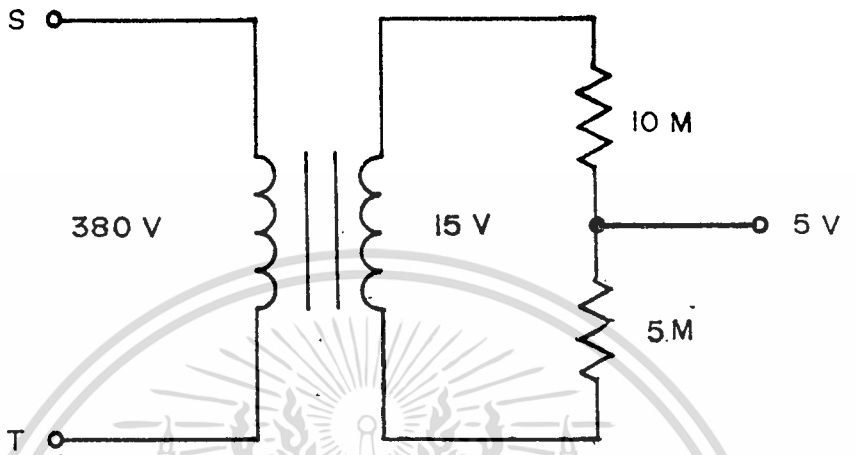
$$= 55.56 * 10^{-3} * 200$$

$$= 11.1 \text{ Vrms.}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 วงจรวัดแรงดัน

การวัดแรงดัน เราจะวัดที่เฟส S,T แล้วผ่าน PT ที่มีค่าอัตราส่วนแรงดันเท่ากับ 25 จากนั้นก็จะนำมาเข้าวงจรแบ่งแรงดันเพื่อลดแรงดันจาก 15 V ให้เหลือ 5 V ดังรูปที่ 5.4




รูปที่ 5.4 วงจรวัดแรงดัน

5.2.3 วงจรตรวจจับแรงดันศูนย์

การที่จะทำให้สัญญาณซายน์เวฟกลายเป็นสัญญาณรูปสี่เหลี่ยมทำได้โดยการใช้วงจรตรวจจับแรงดันศูนย์ ถ้าสัญญาณที่เข้ามามีค่ามากกว่า 0 โวลต์ ค่าเอาต์พุตก็จะได้เท่ากับ -Vcc ถ้าสัญญาณที่เข้ามาเปลี่ยนค่าจากบวกเป็นลบสัญญาณที่ออกมาก็จะได้ +Vcc เมื่อเราต้องการจะกำจัดพวกสัญญาณรบกวนเราก็ใส่ความต้านทานเพิ่มเข้าไปอีก 2 ตัว เพื่อทำการเปรียบเทียบค่าของสัญญาณอินพุต

เมื่อ $VL = \dfrac{R2}{R1+R2}(-Vcc)$

$VL = \dfrac{10*10^{3} * (-15)}{(1*10^{6})+(10*10^{3})}$

$VL = -0.1485$ โวลต์

และ $V0 = \dfrac{R2 * (+Vcc)}{R1+R2}$

$V0 = \dfrac{10*10^{3} * (+15)}{(1*10^{6})+(10*10^{3})}$

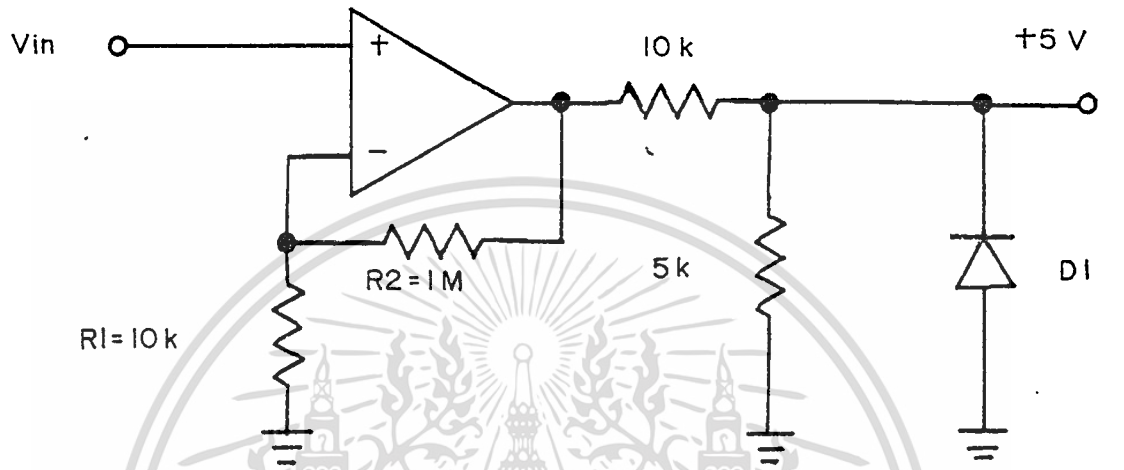
$V0 = +0.1485$ โวลต์

ถ้า $Vin \leq Vu$ จะได้ $V0 = -Vcc$

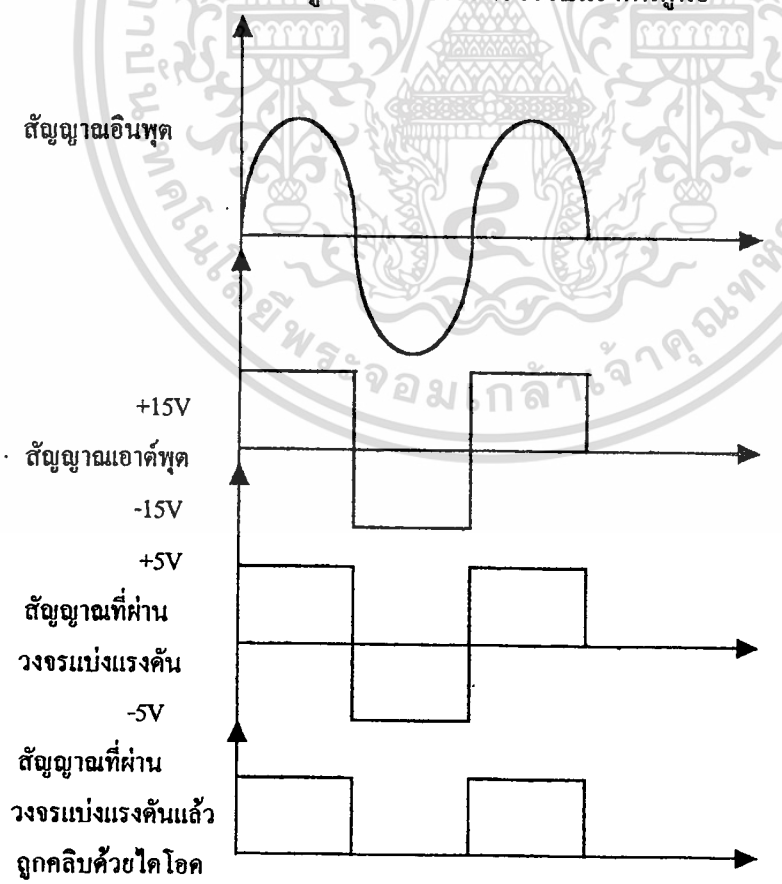
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Vin ≥ Vu จะได้ V0 = +Vcc

สัญญาณที่ได้จากขาเอาต์พุตของออปแอมป์จะเป็นรูปคลื่นสี่เหลี่ยมขนาด ± 15 โวลต์ จากนั้นก็นำสัญญาณดังกล่าวไปผ่านวงจรแบ่งแรงดันให้เหลือแรงดัน ±5 โวลต์ แล้วใช้ไดโอดขลิบสัญญาณด้านลบออก




รูปที่ 5.5 วงจรตรวจจับแรงดันศูนย์

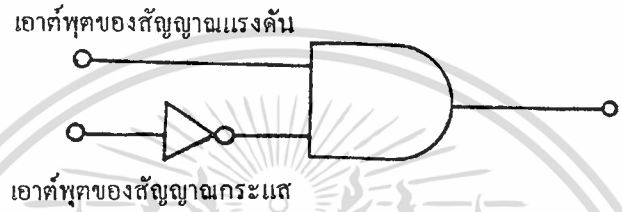



รูปที่ 5.6 สัญญาณต่างๆ ที่ได้จากวงจรตรวจจับแรงดันศูนย์

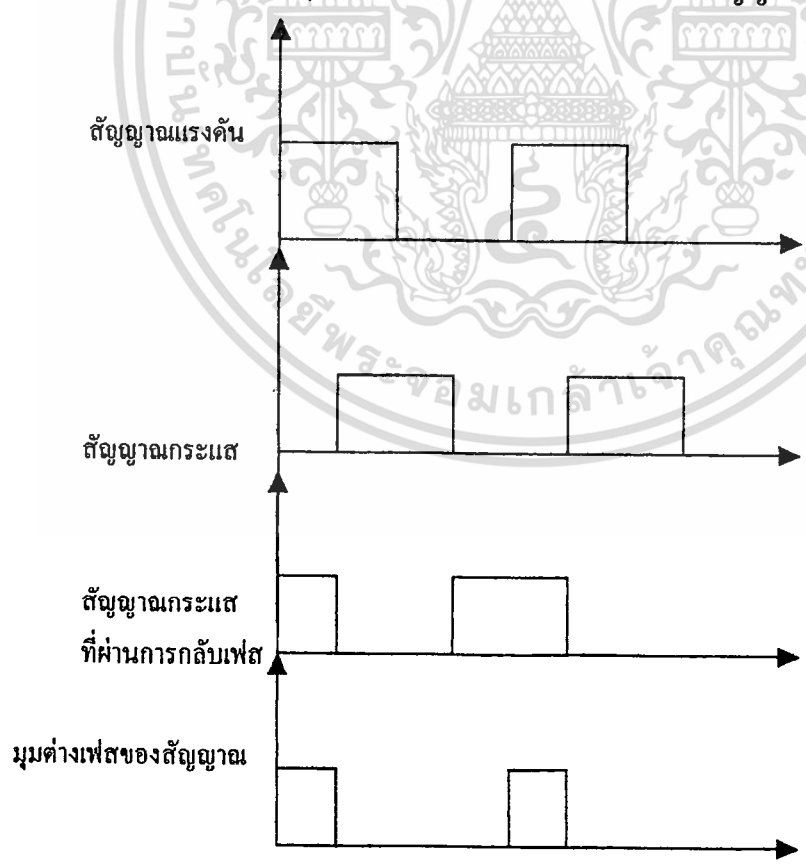
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.4 วงจรวัดความต่างเฟส

นำสัญญาณที่ได้จากวงจรตรวจจับแรงดันศูนย์ของสัญญาณกระแสไปผ่านวงจรกลับเฟสของสัญญาณ เอาสัญญาณที่ได้จากการกลับเฟสไปแอนด์กับสัญญาณเอาต์พุตของวงจรตรวจจับแรงดันศูนย์ของสัญญาณแรงดัน ค่าเอาต์พุตที่ได้จากการแอนด์สัญญาณก็จะเป็นค่าของมุมต่างเฟสของสัญญาณ




รูปที่ 5.7 วงจรวัดความต่างเฟสของสัญญาณ

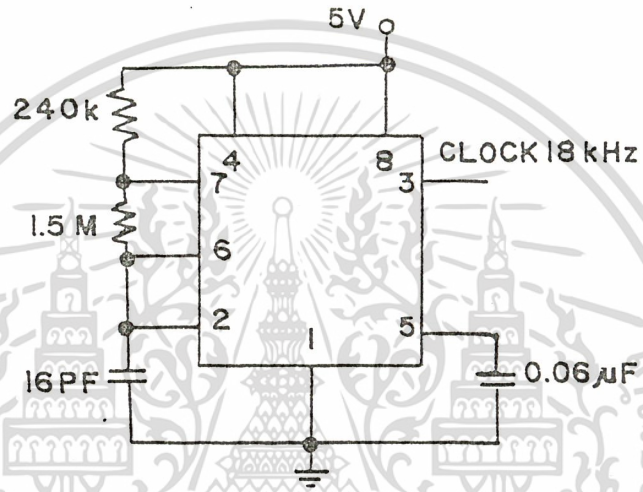



รูปที่ 5.8 แสดงสัญญาณต่าง ๆ ของวงจรวัดความต่างเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.5 วงจรผลิตสัญญาณนาฬิกา

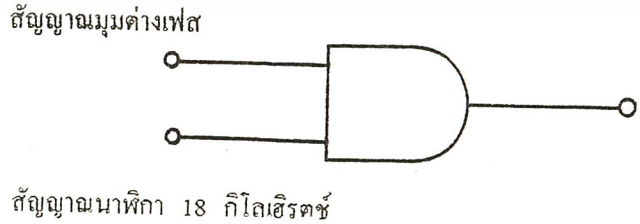
ในการประมวลผลนั้นเราจะทำการนับสัญญาณนาฬิกาที่รวมอยู่กับมุมต่างเฟส โดยเราจะให้สัญญาณ 1 ลูกคลื่น เท่ากับมุมต่างเฟส 1 องศา วงจรผลิตสัญญาณนาฬิกาที่ใช้ เราจะใช้ไอซีเบอร์ 555 ผลิตสัญญาณนาฬิกาให้ได้ความถี่เท่ากับ 18 กิโลเฮิรตซ์ เนื่องจากสัญญาณซายน์ 1 ลูก มีมุมเท่ากับ 360 องศา เพราะฉะนั้นใน 1 นาทีก็จะได้ความถี่เท่ากับ 18 กิโลเฮิรตซ์ หรือ 18,000 ลูกใน 1 นาที




รูปที่ 5.9 แสดงวงจรผลิตสัญญาณนาฬิกา

5.2.6. วงจรแอนด์สัญญาณนาฬิกาเข้ากับสัญญาณมุมต่างเฟส

เราจะทำการแอนด์สัญญาณมุมต่างเฟสเข้ากับสัญญาณนาฬิกา 18 กิโลเฮิรตซ์ ซึ่งจะได้จำนวนลูกคลื่นของมุมต่างเฟส เช่น มุมต่างเฟส 30 องศา ก็จะมีลูกคลื่นทั้งหมด 30 ลูก

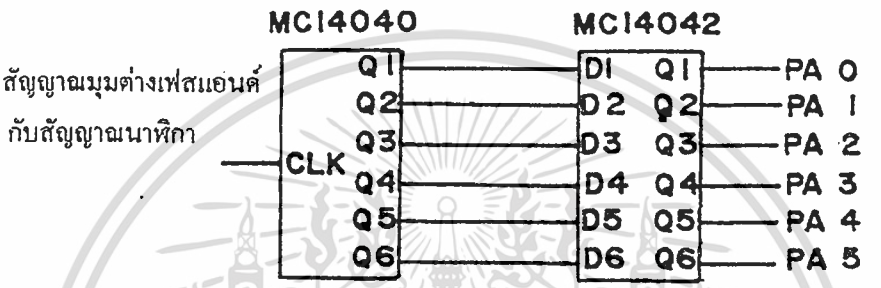



รูปที่ 5.10 แสดงวงจรแอนด์สัญญาณนาฬิกาเข้ากับสัญญาณมุมต่างเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.7 วงจรนับสัญญาณลูกคลื่นและแลตช์สัญญาณ

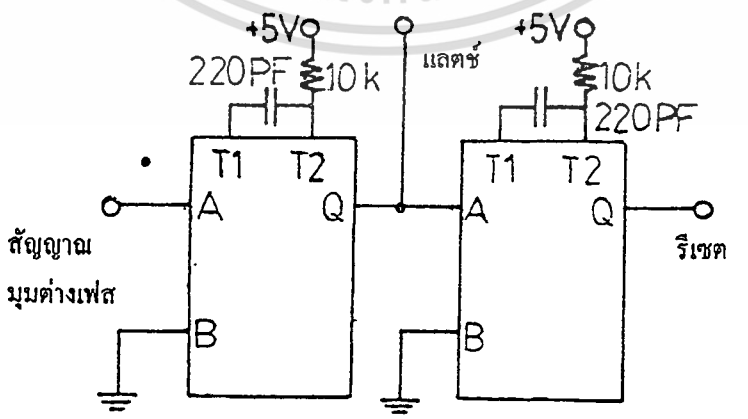
นำสัญญาณนาฬิกาซึ่งรวมกับสัญญาณความต่างเฟสแล้วไปเข้าที่ขาคล็อค (Clock) ของไอซีนับสัญญาณ เบอร์ MC 14040 ซึ่งเอาต์พุตที่ได้จากวงจรนับจะเขียนเป็นไบนารีขนาด 6 บิต ยกตัวอย่างเช่น ตอนนี้มีความต่างเฟสของสัญญาณ 5 องศา ก็จะมีลูกคลื่นเข้าขาคล็อค ของไอซีนับ 5 ลูก ค่าเอาต์พุตที่ได้ก็จะได้ 101 แล้วนำเอาต์พุตที่ได้ไปผ่านวงจรแลตช์ เพื่อคงค่าที่นับได้เอาไว้ เอาผลที่แลตช์ค่าเอาไว้แล้วส่งเข้าพอร์ต A (Port A) ของไอซี 8255 เพื่อนำไปประมวลผลต่อไป




รูปที่ 5.11 แสดงวงจรนับสัญญาณลูกคลื่นและแลตช์สัญญาณ

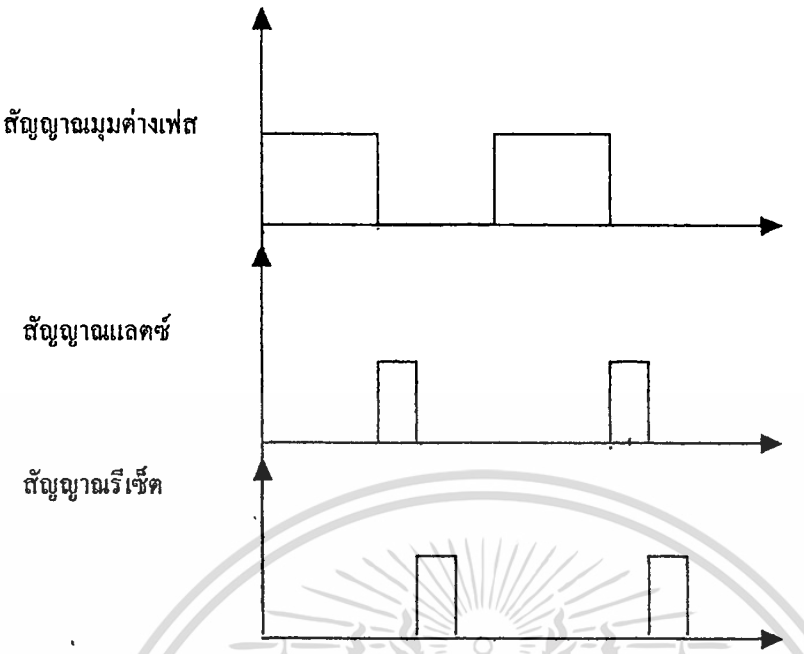
5.2.8 วงจรแลตช์และรีเซตสัญญาณ

เนื่องจากแลตช์สัญญาณจำเป็นต้องมีสัญญาณไปแลตช์โดยเข้าขาคล็อค ของไอซีแลตช์ MC 14042 ซึ่งจะต้องมีการแลตช์ค่าเอาไว้ก่อนที่จะมีการนับรอบใหม่เกิดขึ้น ส่วนไอซีนับสัญญาณ MC 14040 ก็จะต้องมีสัญญาณไปรีเซตใน 1 รอบการนับ ซึ่งสัญญาณแลตช์และรีเซตสามารถสร้างได้โดยใช้ไอซีโมโนสเตเบิล เบอร์ MC 14528




รูปที่ 5.12 แสดงวงจรแลตช์และรีเซตสัญญาณ

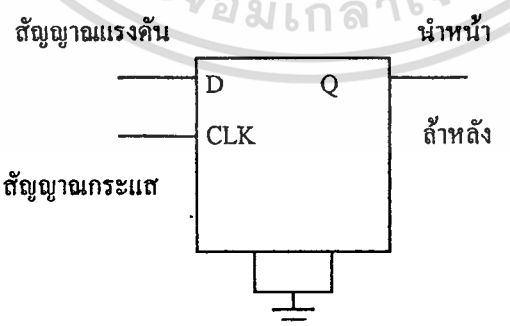
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 5.13 แสดงสัญญาณมุมต่างเฟส สัญญาณแลตช์และสัญญาณรีเซต

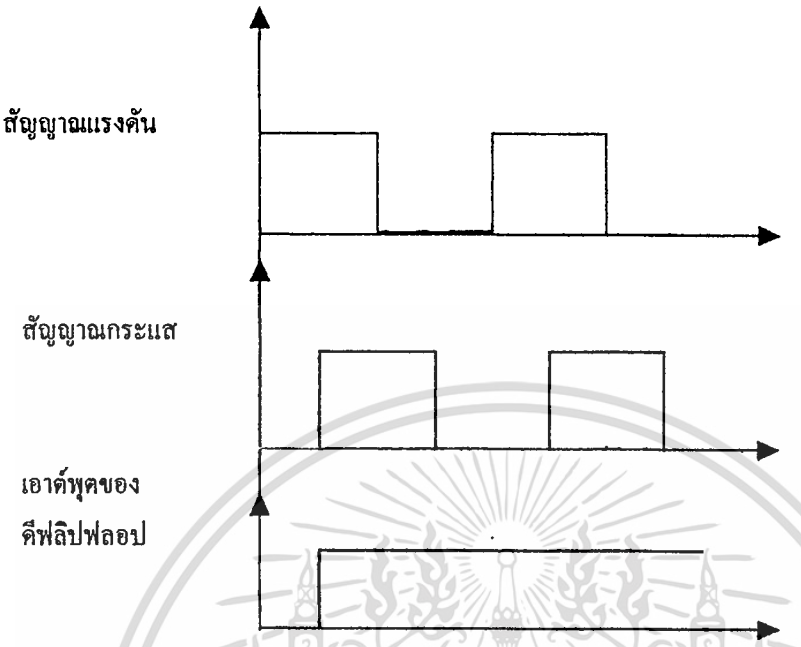
5.2.9 วงจรแสดงการนำหน้าหรือล้าหลังของสัญญาณ

วงจรแสดงการนำหน้าหรือล้าหลังของสัญญาณสามารถทำได้โดยใช้ดีฟลิปฟลอบ นำสัญญาณแรงดันเข้าที่ขาดาต้า และสัญญาณกระแสที่ผ่านการกลับเฟสแล้วเข้าที่ขาคล็อคของดีฟลิบฟลอบ ถ้าสัญญาณกระแสนำหน้าแรงดันก็จะได้เอาต์พุตของสัญญาณเป็น 0 โวลต์ และถ้าสัญญาณกระแสล้าหลังแรงดันก็จะได้เอาต์พุตของสัญญาณเป็น + 5 โวลต์

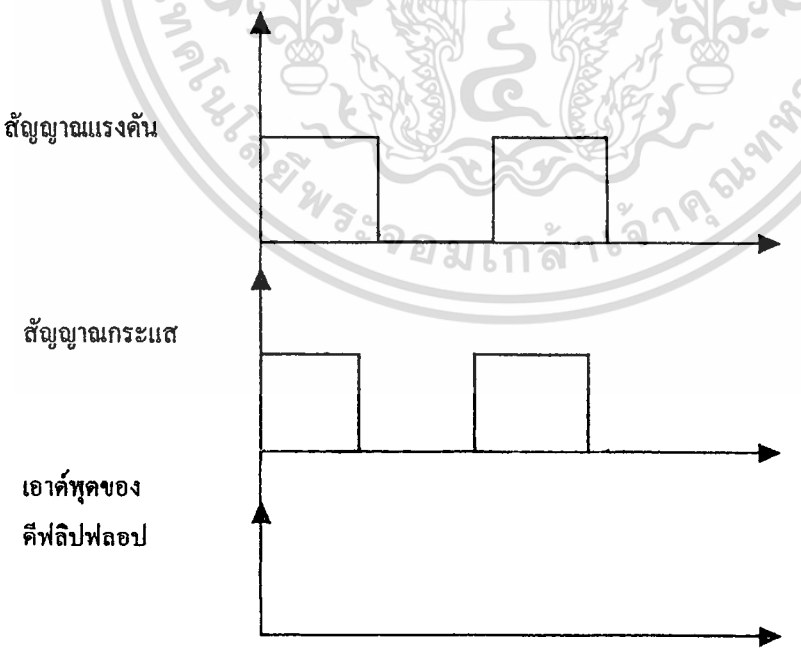



**รูปที่ 5.14 แสดงวงจรการนำหน้าหรือล้าหลังของสัญญาณ.**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 5.15 แสดงสัญญาณเอาต์พุตของดี-ฟลิบฟลอบ กรณีสัญญาณกระแสล้าหลังแรงดัน




**รูปที่ 5.16 แสดงสัญญาณเอาต์พุตของดี-ฟลิบฟลอบ กรณีสัญญาณกระแสนำหน้าแรงดัน**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

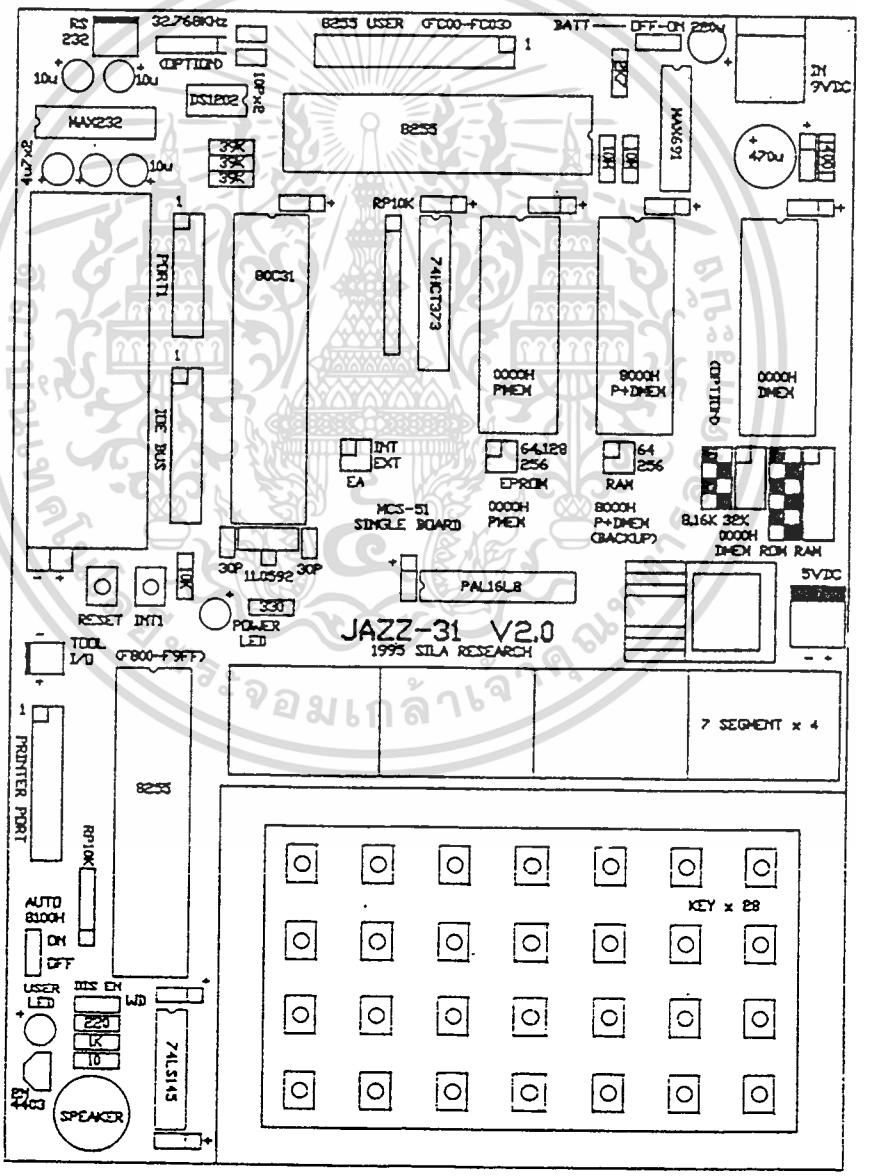
## 5.3 ภาคประมวลผล

### 5.3.1 ฮาร์ดแวร์

รับสัญญาณที่ผ่านวงจรแลตช์ 6 บิต ซึ่งเป็นสัญญาณไบนารี่ มีขนาดเท่ากับจำนวนมุมต่างเฟส เข้าที่พอร์ต A บิต 0-5

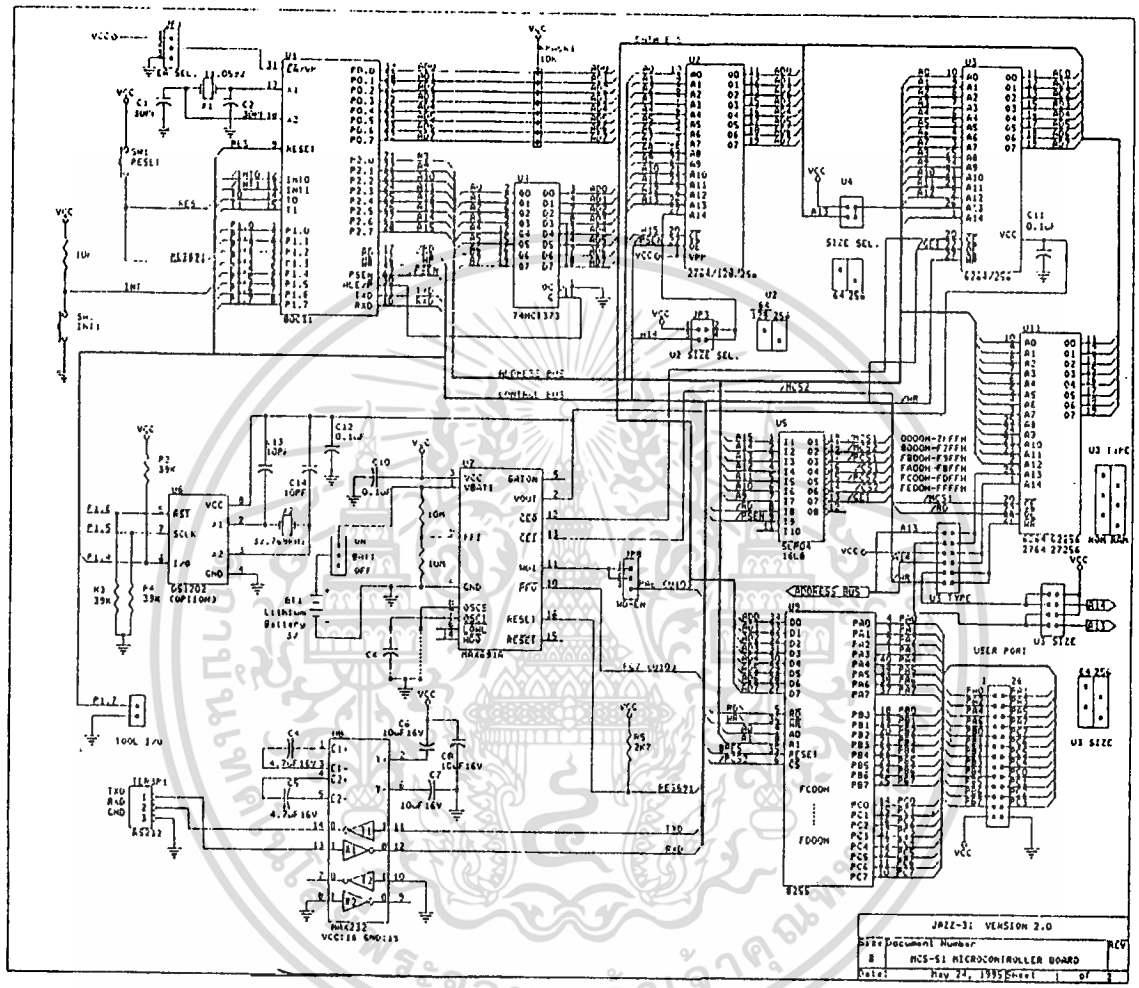
รับสัญญาณที่มาจากสวิทช์ ตั้งโปรแกรมเข้าที่พอร์ต A บิต 6

รับสัญญาณที่มาจากวงจร แสดงการนำหน้าหรือล้าหลังของสัญญาณเข้าที่ พอร์ต A บิต 7 เพื่อประมวลผลในไมโครคอนโทรลเลอร์ และแสดงผลการประมวลผลที่ พอร์ต B บิต 0-5 ( จำนวนสเต็ปของคาปาซิเตอร์ 6 สเต็ป )



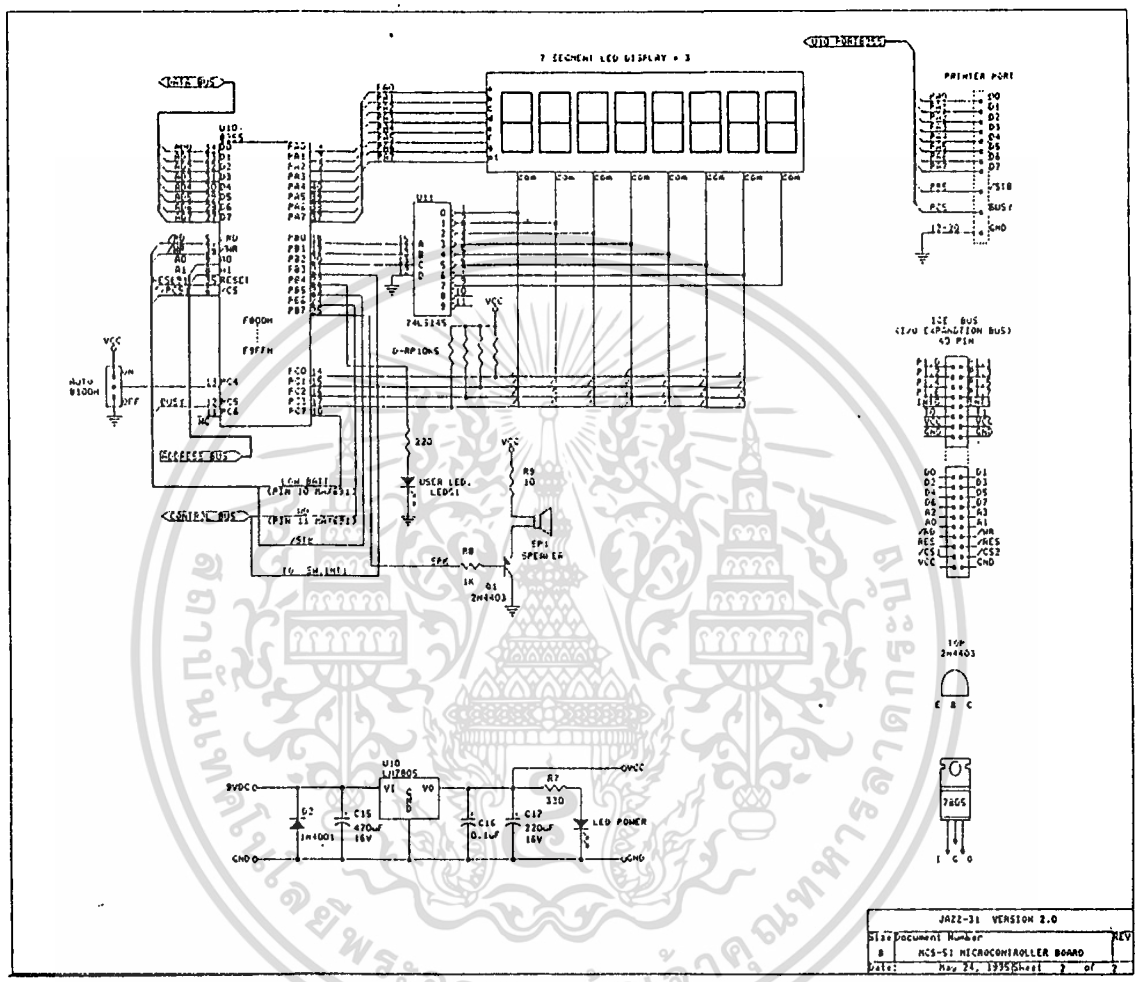

**รูปที่ 5.17 แสดงตำแหน่งอุปกรณ์ต่างๆบนบอร์ด JAZZ-31**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




**รูปที่ 5.18 แสดงแผนผังวงจร JAZZ-31**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

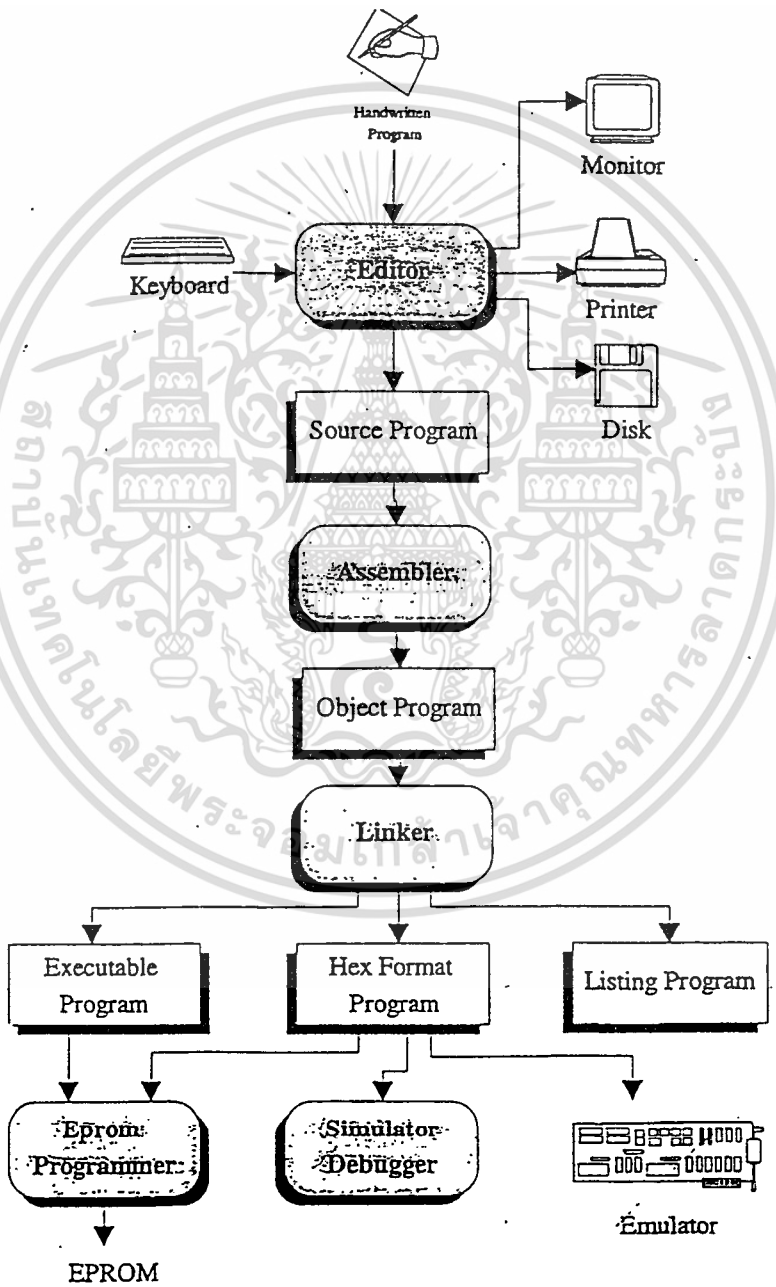



**รูปที่** 5.18 (ต่อ) แสดงแผนผังวงจร JAZZ-31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.2 ซอฟแวร์

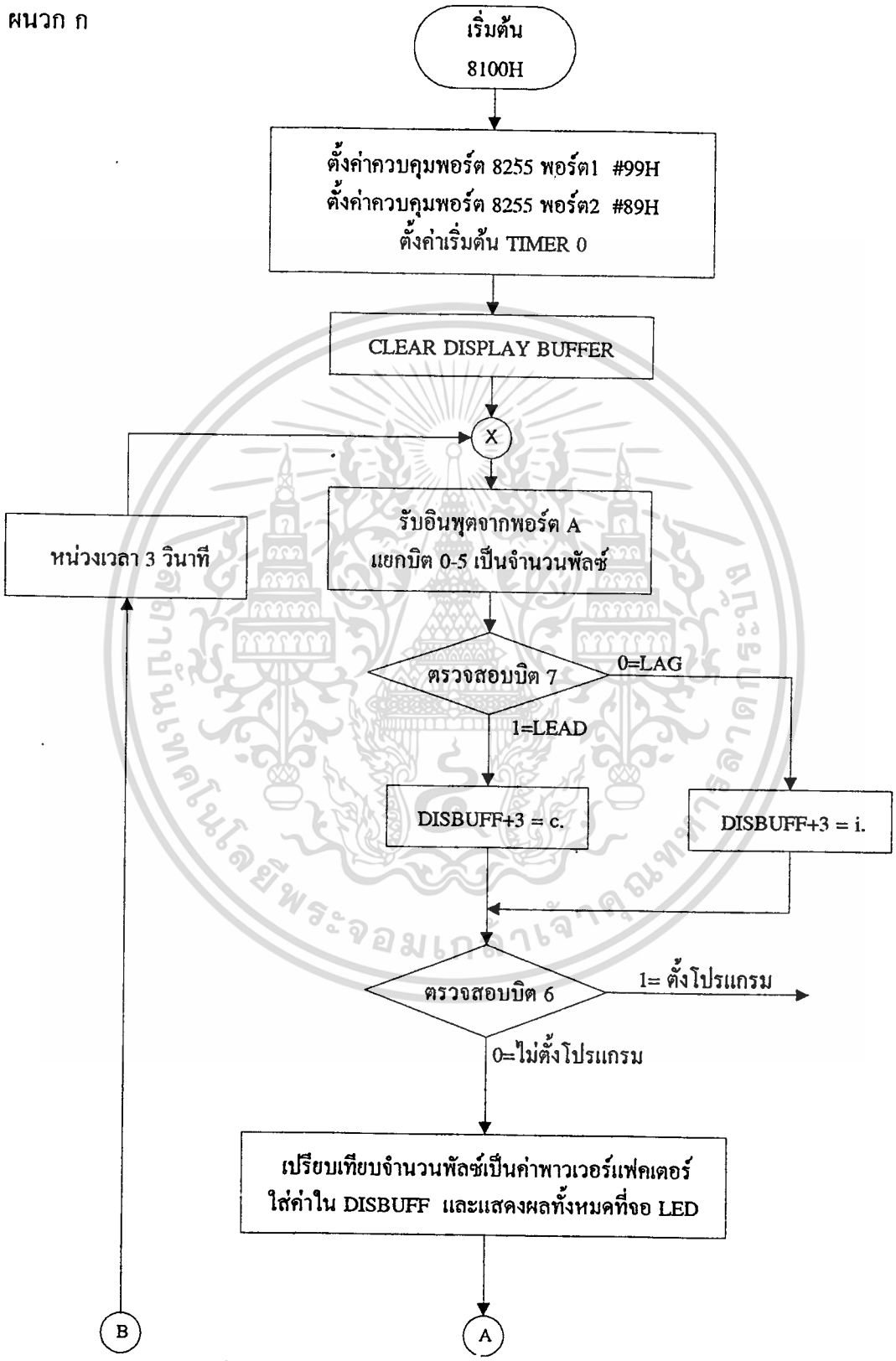
ในการทำให้ไมโครคอนโทรลเลอร์ ประมวลผลได้ตามเป้าหมายที่เราต้องการต้องเขียนชุดคำสั่งที่เรียงลำดับไว้อย่างเป็นขั้นตอน เพื่อสั่งงานให้ไมโครคอนโทรลเลอร์ดำเนิน แสดงให้เห็นถึงขั้นตอนทั้งหมดของการพัฒนาโปรแกรมควบคุมงานโดยใช้ไมโครคอมพิวเตอร์เป็นเครื่องมือช่วยพัฒนาระบบ




**รูปที่ 5.19 แสดงการซอฟต์แวร์ช่วยงานการพัฒนาระบบ**

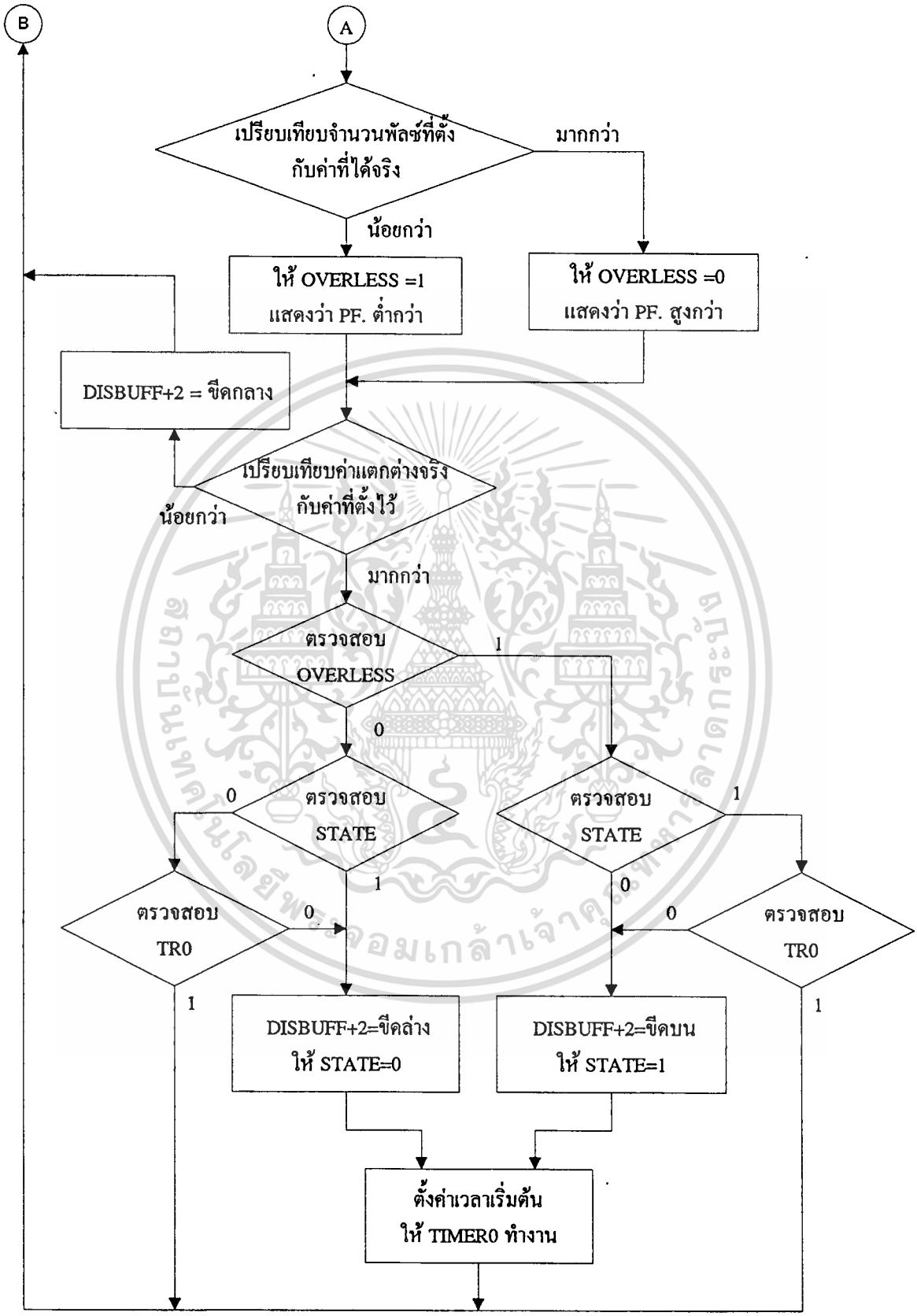
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพแสดงการทำงานของโปรแกรมทั้งหมดส่วนรายละเอียดของโปรแกรม แสดงที่ภาคผนวก ก



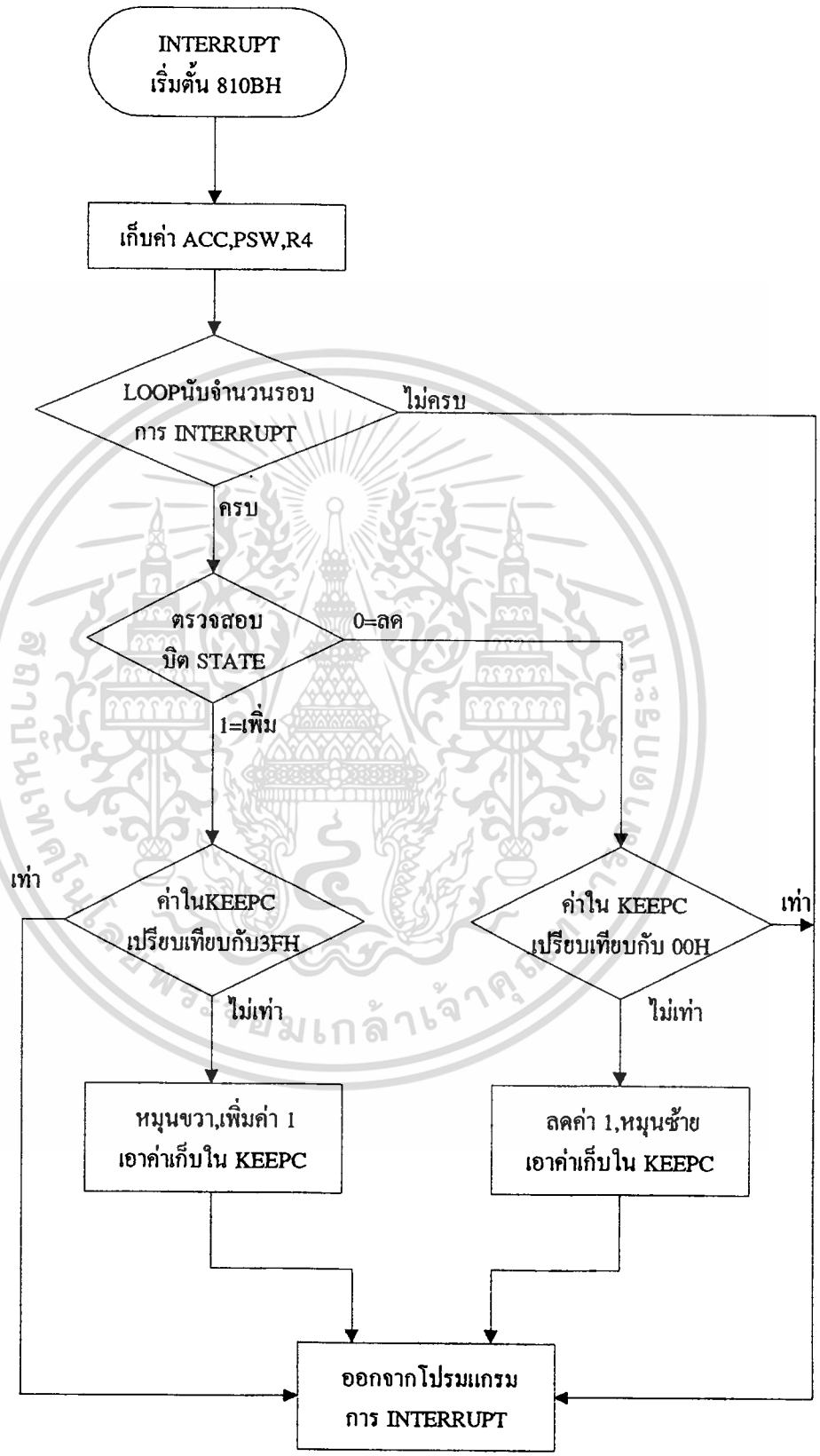

**รูปที่ 5.20 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมหลัก**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



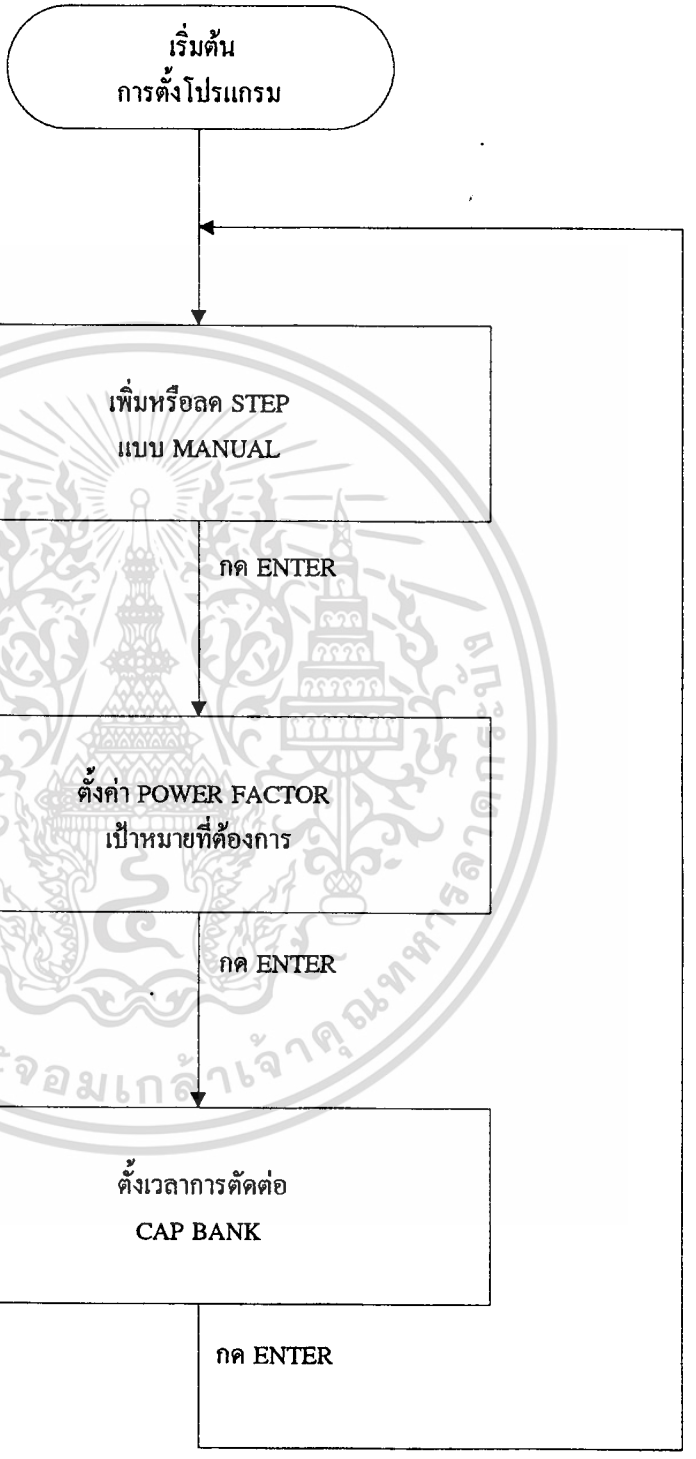

**รูปที่ 5.20 (ต่อ) โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมหลัก**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



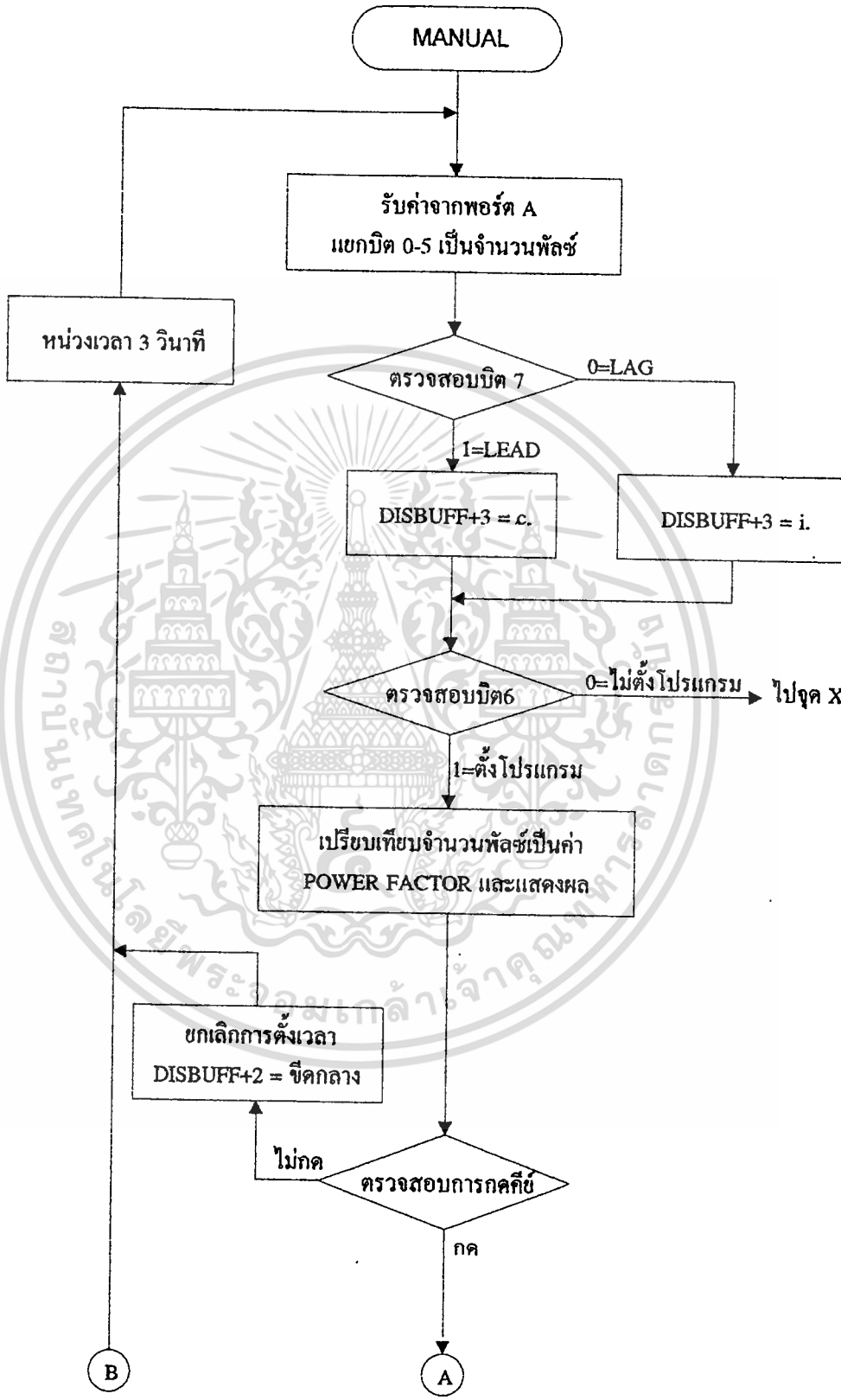

**รูปที่ 5.21 โฟลว์ชาร์ทแสดงการทำงานของอินเตอร์รัปต์รูทีน**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



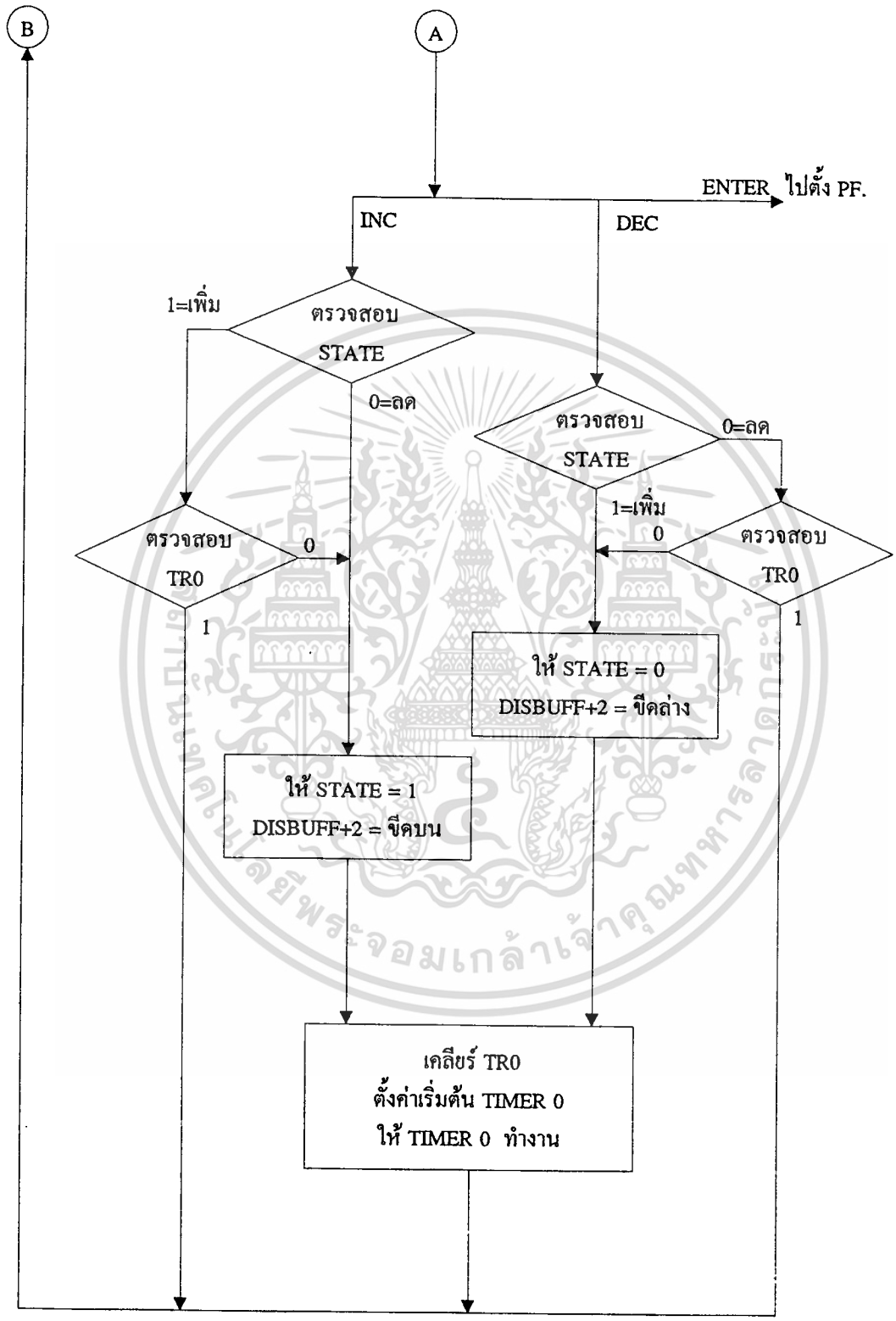

**รูปที่ 5.22 โฟลว์ชาร์ทแสดงการทำงานของการตั้งโปรแกรมการทำงาน**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



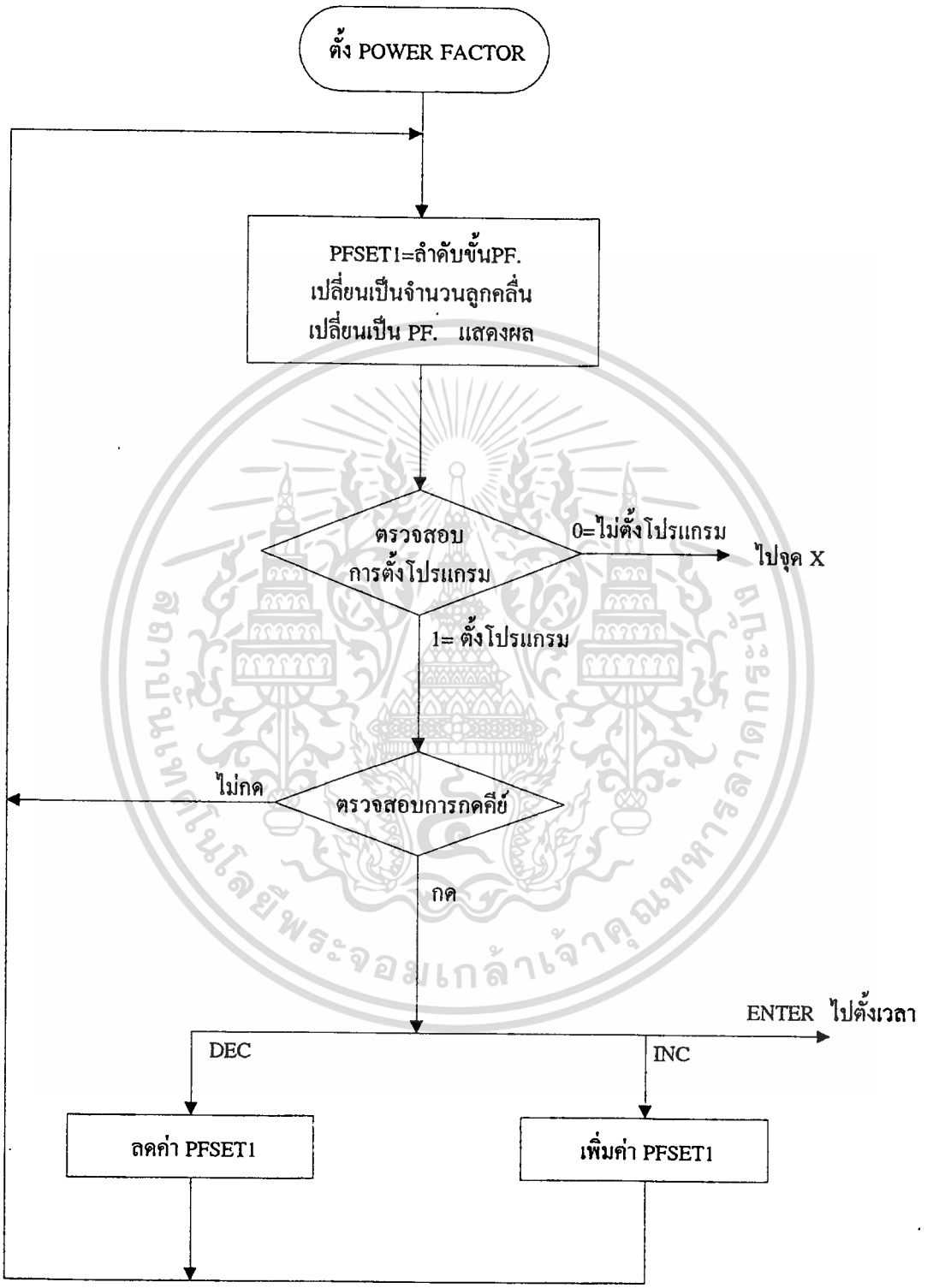

**รูปที่** 5.23 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมการตัดต่อคาปาซิเตอร์แบบแมนนวล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



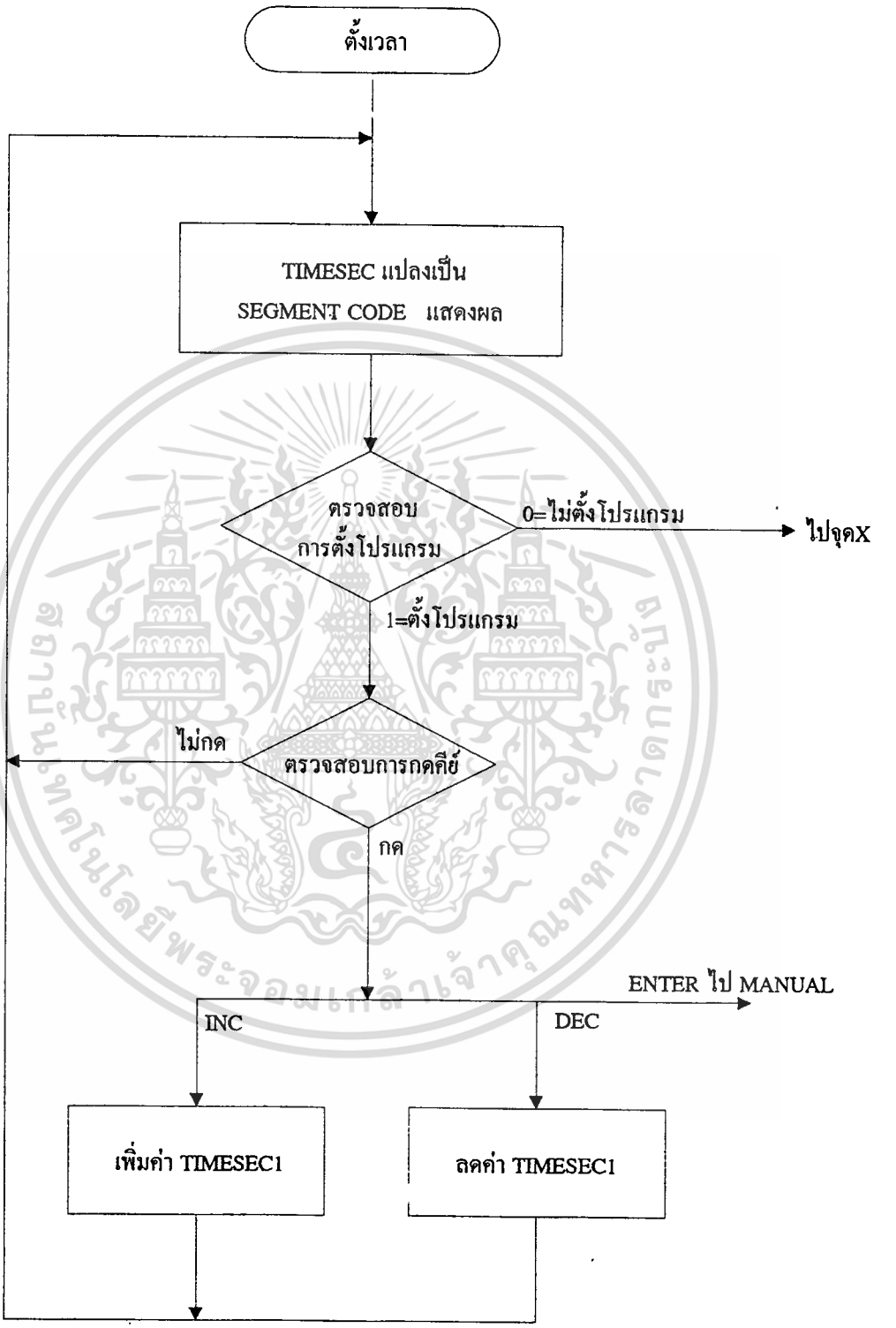

**รูปที่** 5.23 (ต่อ) **โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมการตัดต่อคาปาซิเตอร์แบบแมนนวล**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




**รูปที่ 5.24 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมการตั้งค่าเพาเวอร์แฟกเตอร์เป้าหมาย**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

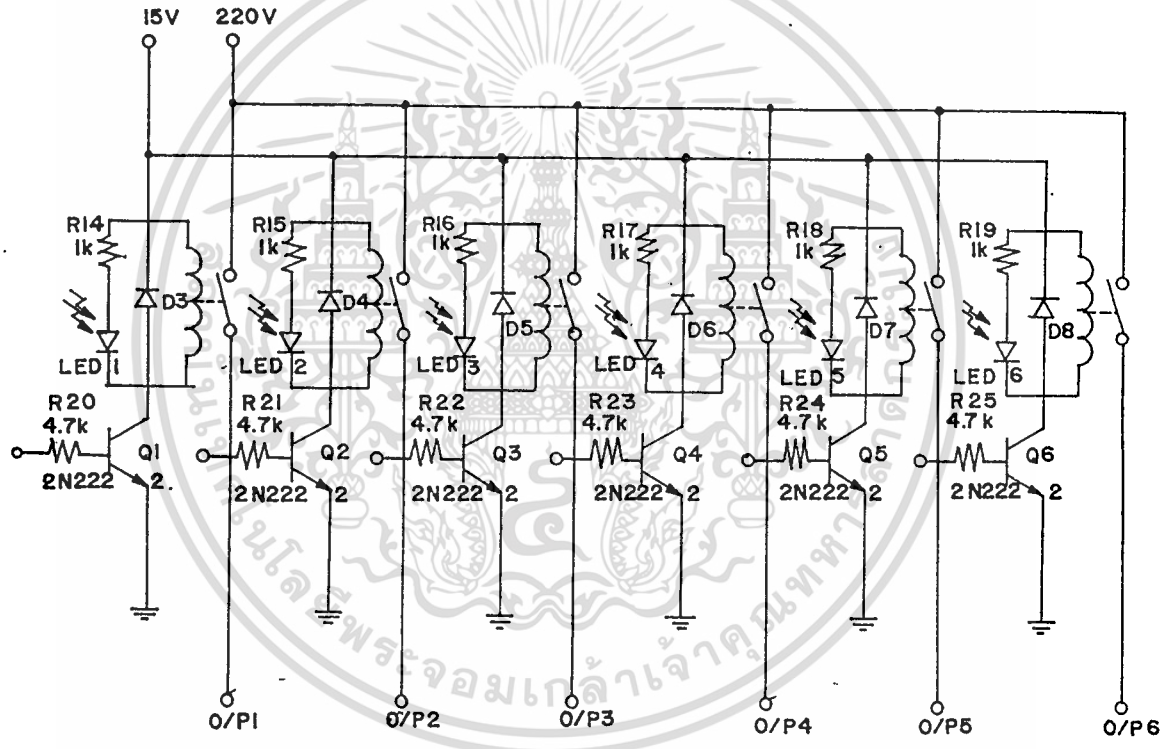



**รูปที่ 5.25 โฟลว์ชาร์ทแสดงการทำงานของโปรแกรมการตั้งเวลาตัดต่อคาปาซิเตอร์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 วงจรภาคเอาต์พุต

- การทำงานของภาคนี้คือ จะรับสัญญาณจากไมโครคอนโทรลเลอร์โดยผ่านพอร์ต ของ 8255 เมื่อซีพียูทำการประมวลผลค่าเพาเวอร์แฟกเตอร์ที่อ่านได้ แล้วนำมาเปรียบเทียบกับค่าที่ตั้งไว้ ถ้าหากว่าอยู่ในย่านที่กำหนด ซีพียูจะไม่ส่งสัญญาณไปยังภาคตัดต่อคาปาซิเตอร์ แต่เมื่อใดที่ผลของการประมวลผลจากซีพียูไม่อยู่ในย่านที่ตั้งไว้ ซีพียูจะสั่งให้วงจรตัดต่อคาปาซิเตอร์ทำงานทันที

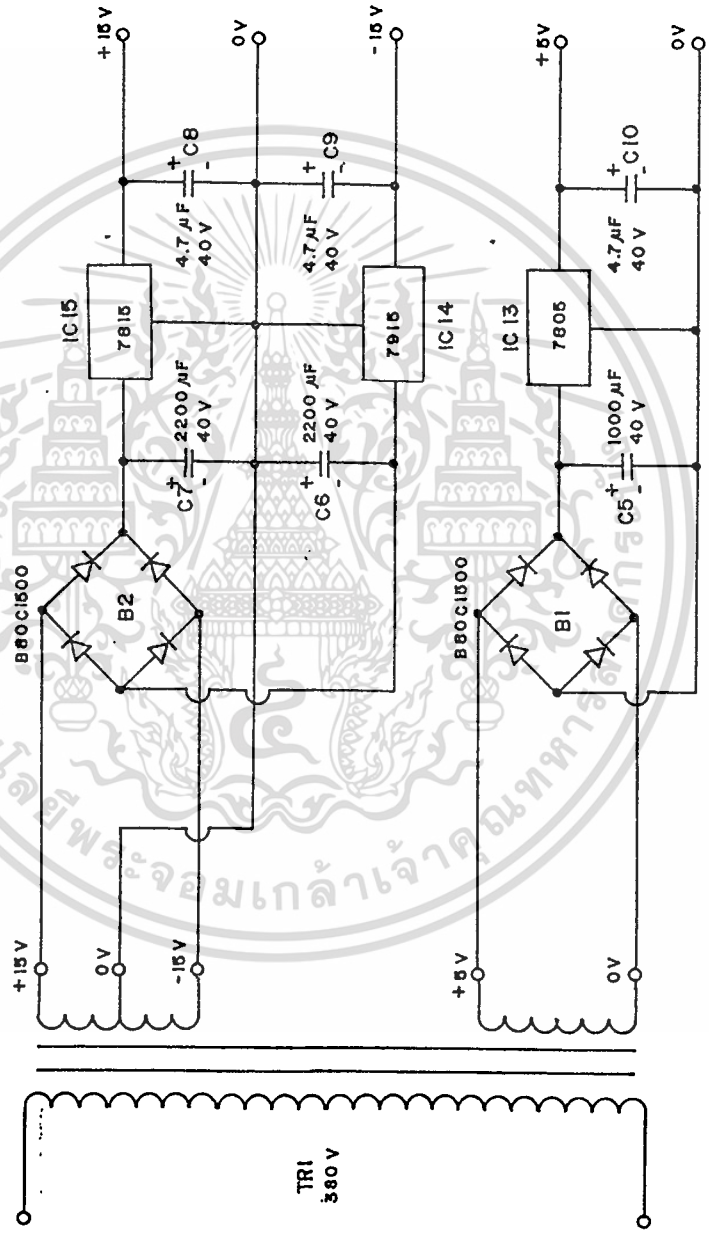



รูปที่ 5.26 แสดงภาคเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

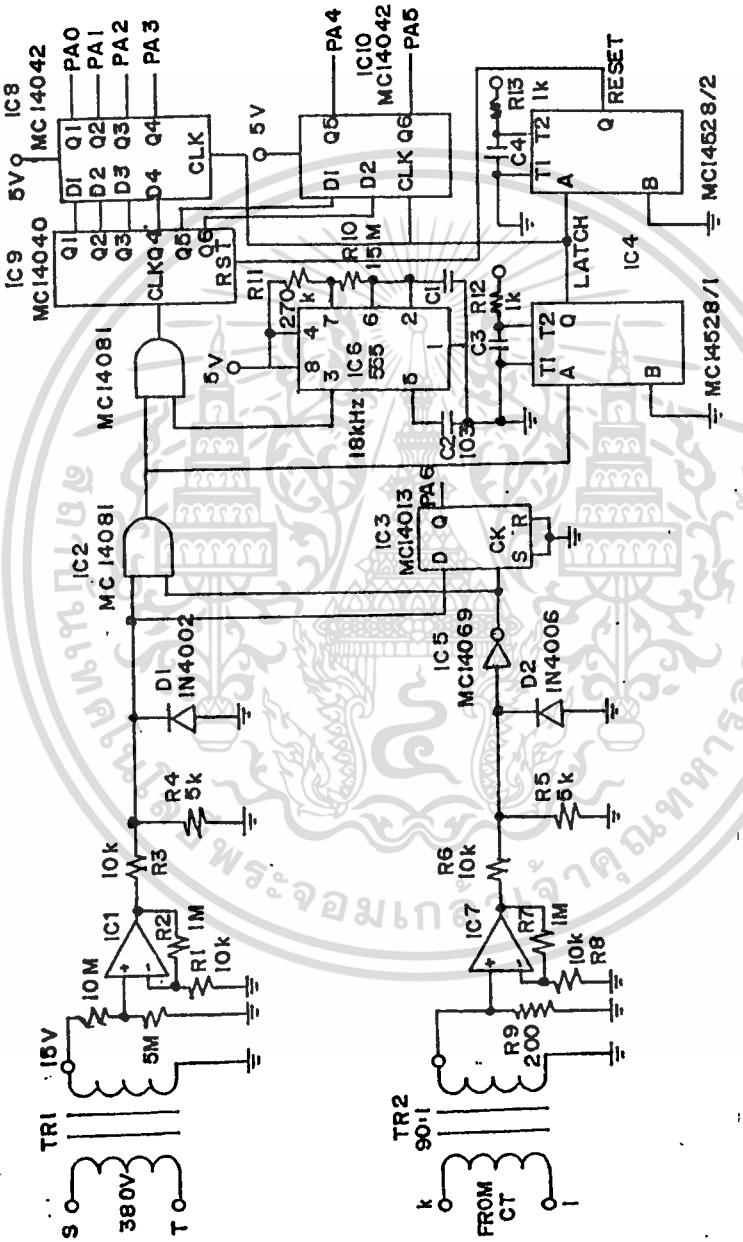
5.5 วงจรแหล่งจ่ายไฟฟ้า

แหล่งจ่ายที่ใช้ในวงจรมีอยู่ด้วยกัน 3 แหล่งจ่ายคือ ± 15โวลต์, +5 โวลต์ซึ่งจะรับมาจากหม้อแปลงแรงดันซึ่งจะเป็นหม้อแปลงแรงดันเดียวกันกับที่ใช้สำหรับวัดแรงดัน เพื่อให้แรงดันแหล่งจ่ายไฟมีความเงียบมากที่สุดจึงใส่ไอซีเรกกูเลทไว้ในวงจรด้วย



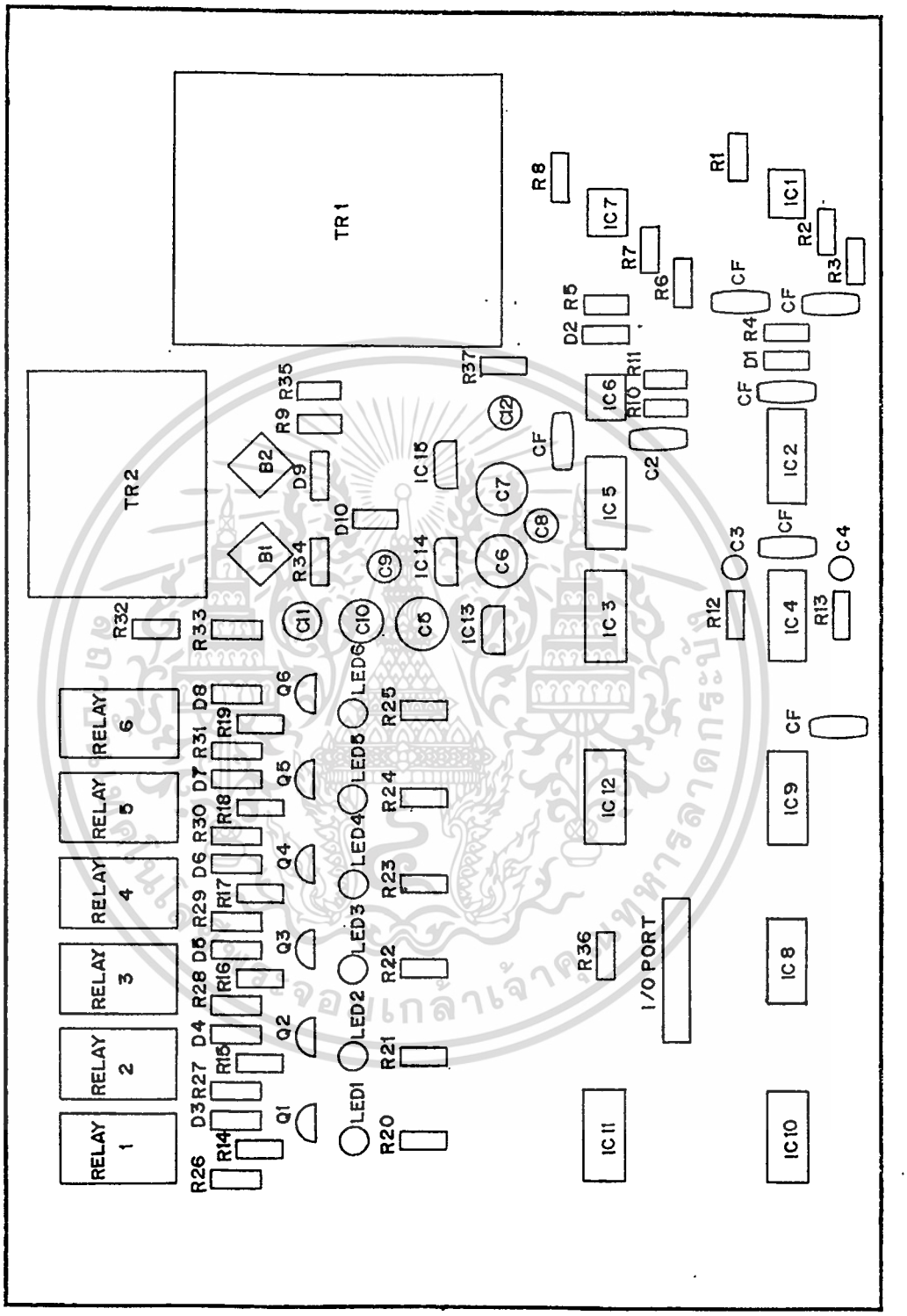

รูปที่ 5.27 แสดงวงจรแหล่งจ่ายไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



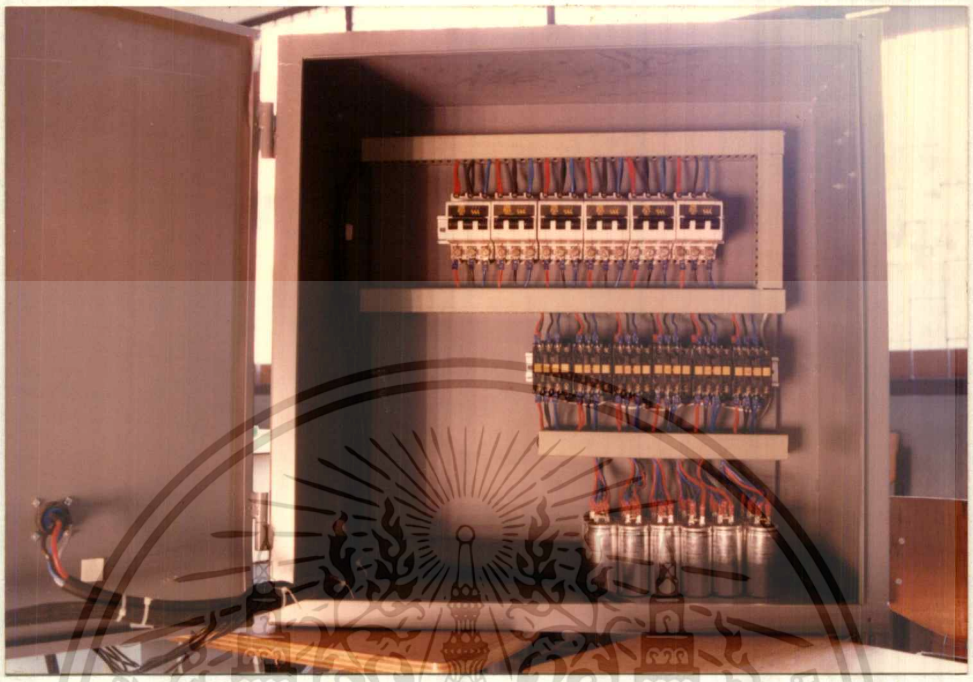

รูปที่ 5.28 แสดงการทำงานของวงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

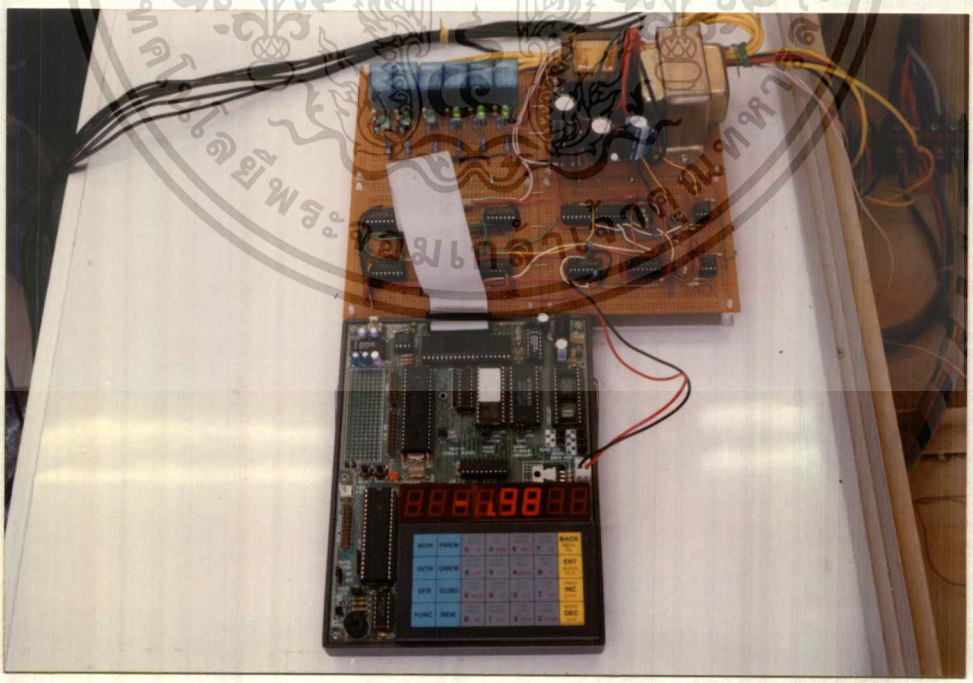



**รูปที่** 5.29 แสดงตำแหน่งอุปกรณ์ของวงจรรวม แหล่งจ่ายไฟและภาคเอาต์พุตบนแผ่นปริ้นซ์รวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.30 แสดงตู้ตัดต่อคาปาซิเตอร์เพื่อชดเชยกำลังไฟฟ้าเสมือนให้กลุ่มโหลด



**รูปที่ 5.31 แสดงชุดทำงานจริงของเครื่องชดเชยระบบไฟฟ้าโดยใช้วงจรขั้นนันได**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 6

## การทดลองและผลการทดลอง

ในการทดลองจะนำเครื่องชดเชยระบบไฟฟ้าโดยวงจรขั้นบันไดไปใช้กับกลุ่มโหลด ซึ่งประกอบด้วยโหลดดังต่อไปนี้

1) มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว
2) มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว
3) ชุดหลอดไฟขนาด 3.35 กิโลวัตต์ 1 ชุด

นำมาต่อเป็นโหลดแบบต่าง ๆ เพื่อทดลองกลุ่มโหลดที่สามารถเปลี่ยนแปลงได้ขณะใช้งานจริง และใช้เพาเวอร์มิเตอร์เป็นตัวค่าเพาเวอร์แฟกเตอร์เป็นเครื่องวัดมาตราฐานในการเทียบค่า โดยเซตค่าเพาเวอร์แฟกเตอร์ให้เท่ากับ 1 และเซตค่า C/k = 0.98 ที่ระดับแรงดัน 400 โวลท์ ซึ่งจะได้ผลการทดลองดังนี้

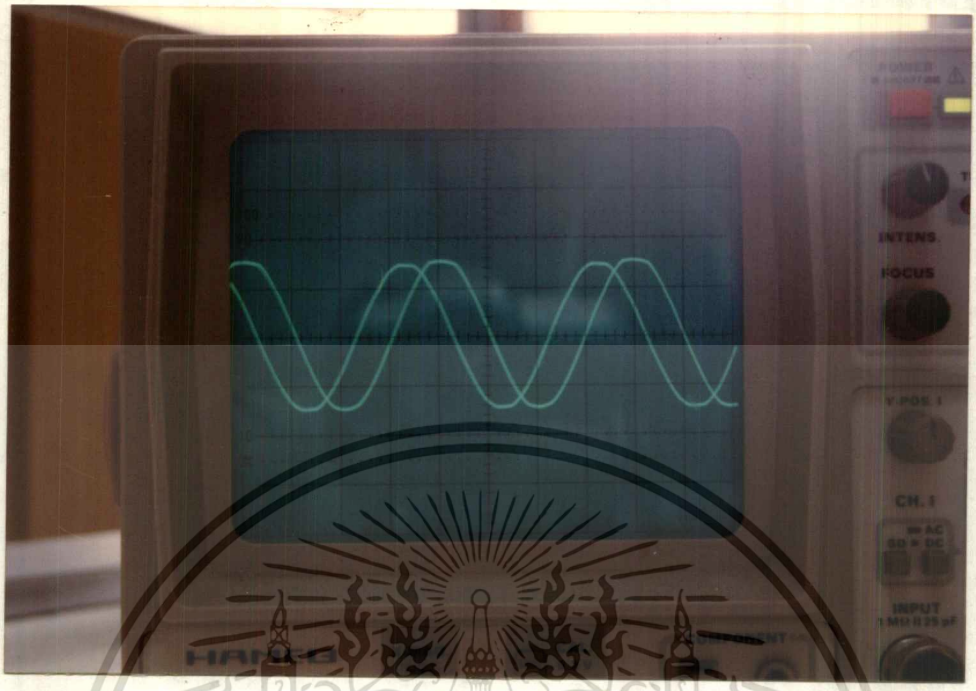
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

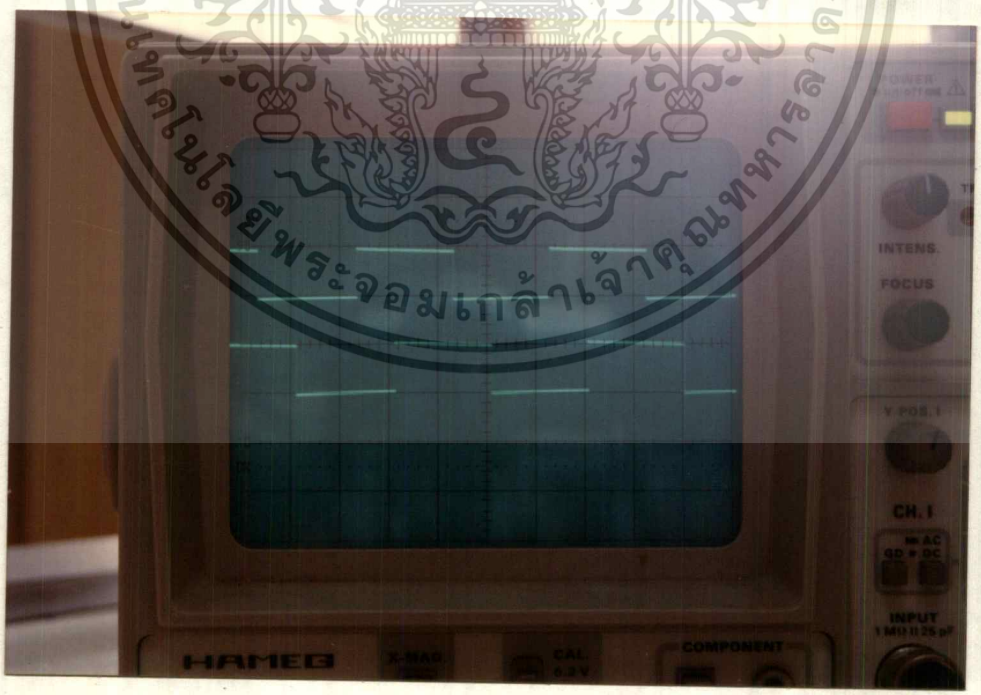
| รายละเอียดของโหลด | จำนวนสเต็ปในการต่อ (สเต็ป) | แอมแปร์พีค (แอมแปร์) | กิโลวัตต์พีค (กิโลวัตต์) | เพาเวอร์แฟคเตอร์ที่ได้จากการวัด | เพาเวอร์แฟคเตอร์ที่อ่านได้จากเครื่องต้นแบบ | กิโลวาร์พีค (กิโลวาร์) | กิโลวีเอพีค (กิโลวีเอ) |
|---|---|---|---|---|---|---|---|
| มอเตอร์ 5.5 กิโลวัตต์ | | | | | | | |
| การควบคุมแบบแมนนวล | - | 4.78 | 0.799 | 0.24 | 0.5 | 3.24 | 3.33 |
| | 1 | 2.89 | 0.761 | 0.38 | 0.5 | 1.87 | 2.03 |
| | 2 | 1.27 | 0.697 | 0.79 | 0.81 | 0.544 | 0.884 |
| | 3 | 1.4 | 0.742 | -0.76 | -0.5 | -0.637 | 0.978 |
| การควบคุมแบบอัตโนมัติ | 2 | 1.27 | 0.697 | 0.79 | 1.81 | 0.544 | 0.884 |

ตารางที่ 6.1 แสดงผลการทดลองการชดเชยระบบไฟฟ้าเมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว

( หมายเหตุ ) * ค่ากิโลวาร์เป็นบวกหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นอินดัคแตนซ์มากกว่าคาปาซิแตนซ์
ค่ากิโลวาร์เป็นลบหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นคาปาซิแตนซ์มากกว่าอินดัคแตนซ์

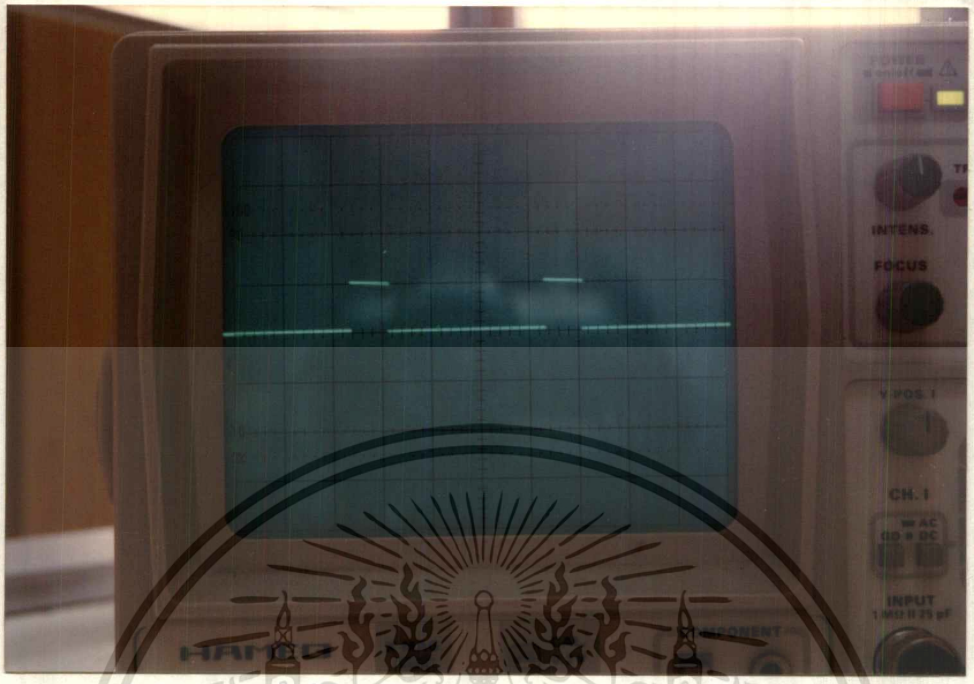



รูปที่ 6.1 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว




รูปที่ 6.2 แสดงสัญญาณเอาท์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว

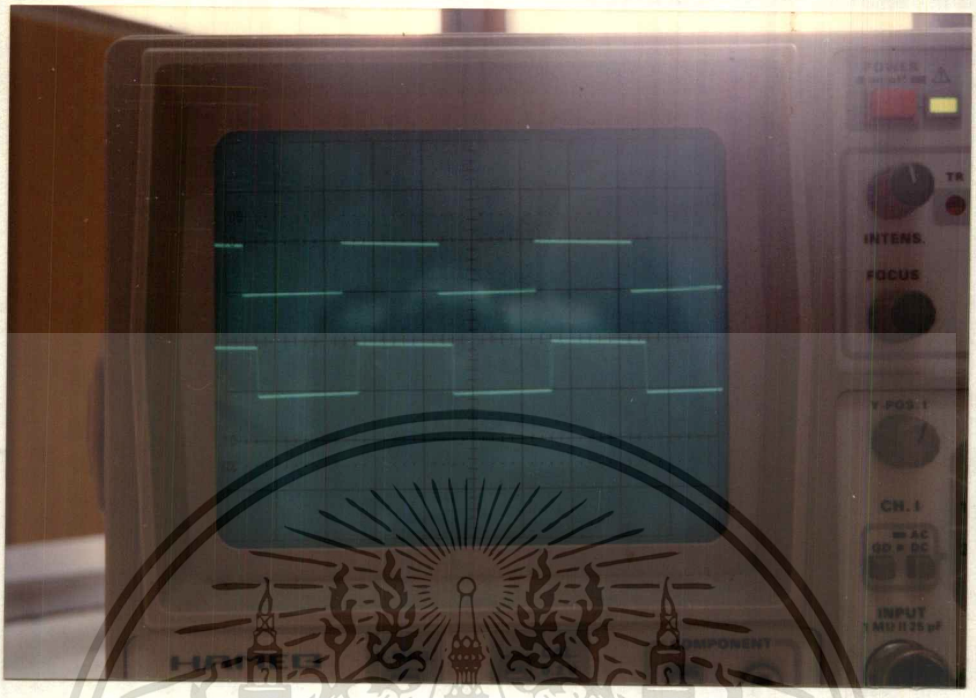
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



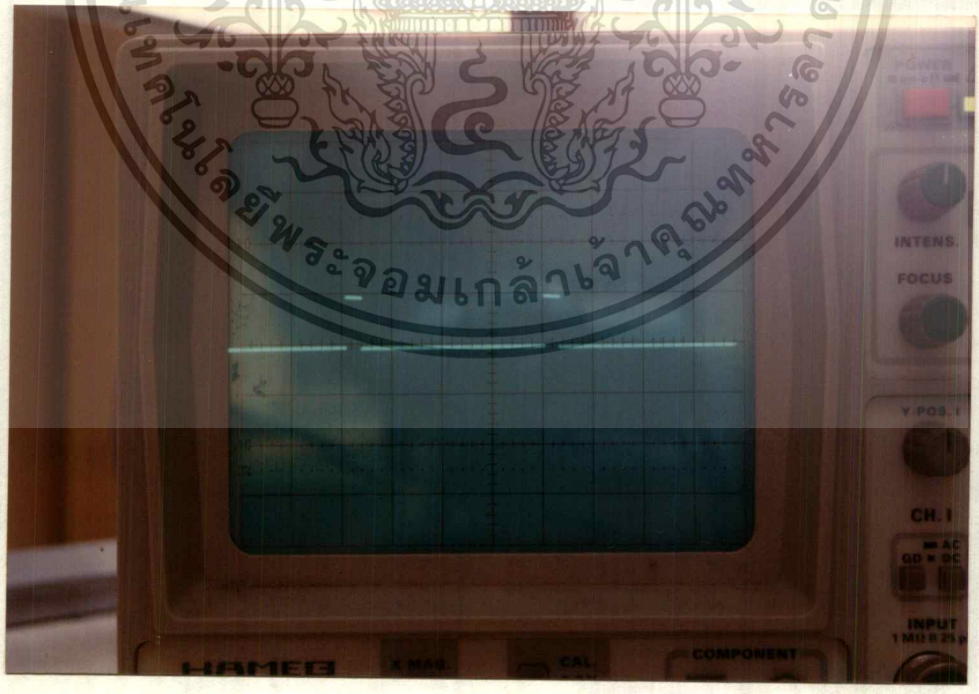

รูปที่ 6.3 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว

รูปที่ 6.4 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 6.5 แสดงสัญญาณเอาท์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว



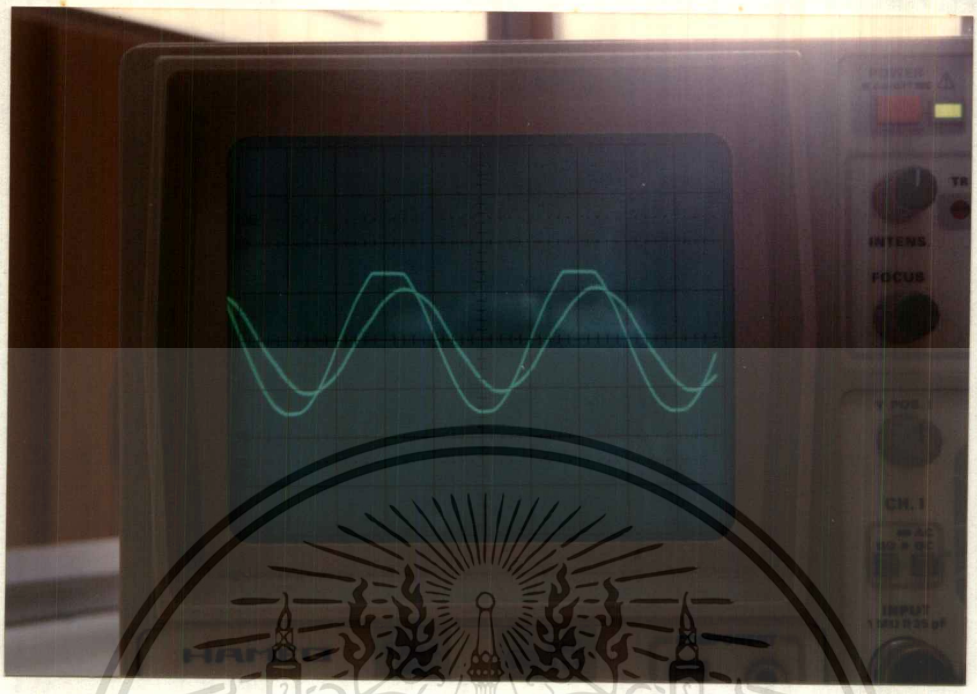

รูปที่ 6.6 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

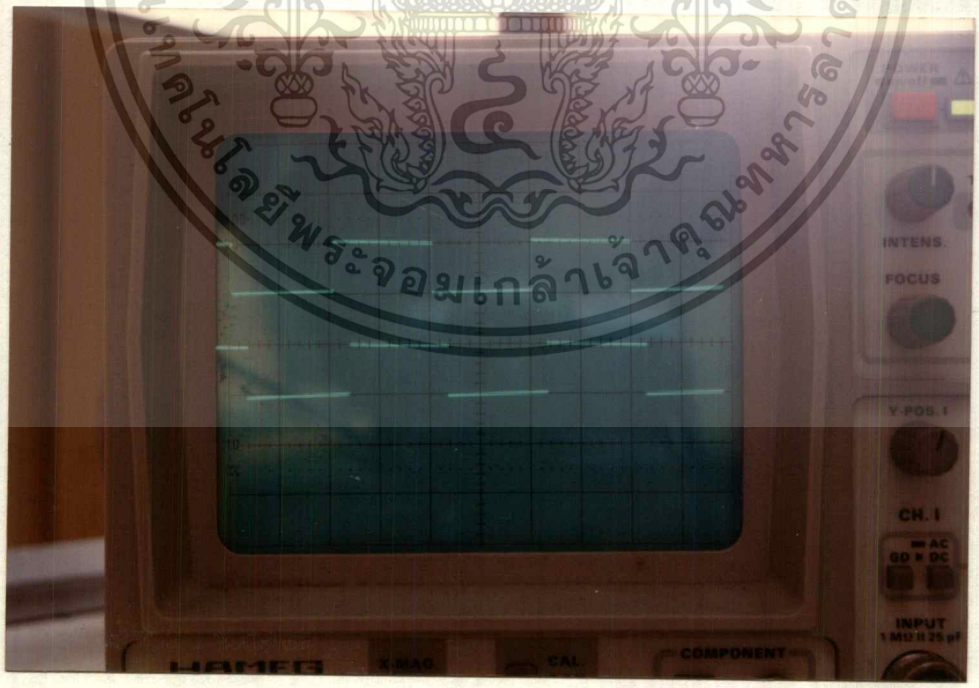
| รายละเอียดของโหลด | จำนวนสเต็ปในการต่อ (สเต็ป) | แอมแปร์พีค (แอมแปร์) | กิโลวัตต์พีค (กิโลวัตต์) | เพาเวอร์แฟคเตอร์ที่ได้จากการวัด | เพาเวอร์แฟคเตอร์ที่อ่านได้จากเครื่องต้นแบบ | กิโลวาร์พีค (กิโลวาร์) | กิโลวีเอพีค (กิโลวีเอ) |
|---|---|---|---|---|---|---|---|
| มอเตอร์ 5.5 กิโลวัตต์ กับชุดหลอดไฟ | | | | | | | |
| การควบคุมแบบแมนนวล | - | 7.58 | 4.15 | 0.79 | 0.84 | 3.27 | 5.28 |
| | 1 | 6.5 | 4.12 | 0.91 | 0.95 | 1.88 | 4.53 |
| | 2 | 5.9 | 4.07 | 0.99 | 1 | 0.571 | 4.11 |
| | 3 | 5.87 | 4.02 | -0.98 | -0.94 | -0.767 | 4.10 |
| | 4 | 6.49 | 4.01 | -0.89 | -0.78 | -2.12 | 4.53 |
| | 5 | 7.57 | 3.99 | -0.76 | -0.62 | -3.46 | 5.28 |
| การควบคุมแบบอัตโนมัติ | 2 | 5.9 | 4.07 | 0.99 | 1 | 0.556 | 4.11 |

ตารางที่ 6.2 แสดงผลการทดลองการชดเชยระบบไฟฟ้าเมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

( หมายเหตุ ) * ค่ากิโลวาร์เป็นบวกหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นอินดัคแตนซ์มากกว่าคาปาซิแตนซ์
ค่ากิโลวาร์เป็นลบหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นคาปาซิแตนซ์มากกว่าอินดัคแตนซ์

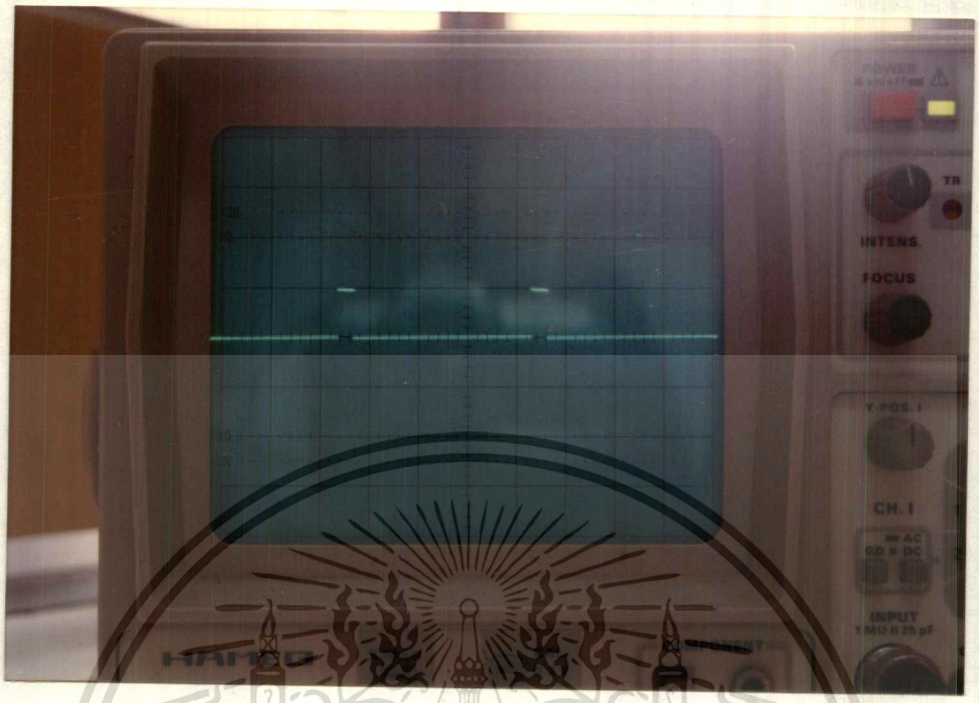



รูปที่ 6.7 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

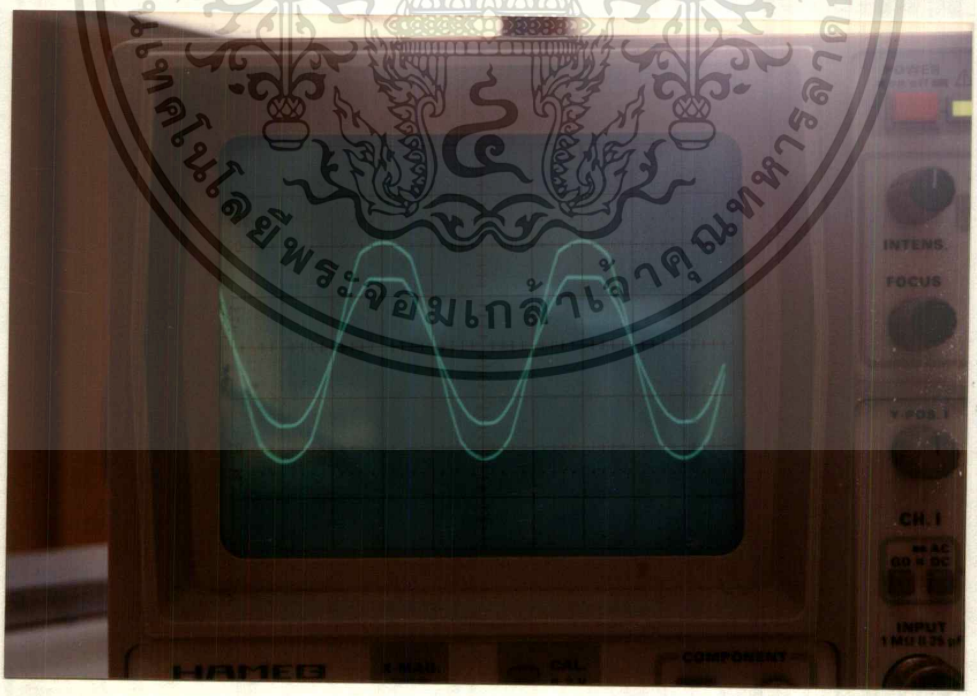



รูปที่ 6.8 แสดงสัญญาณเอาท์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

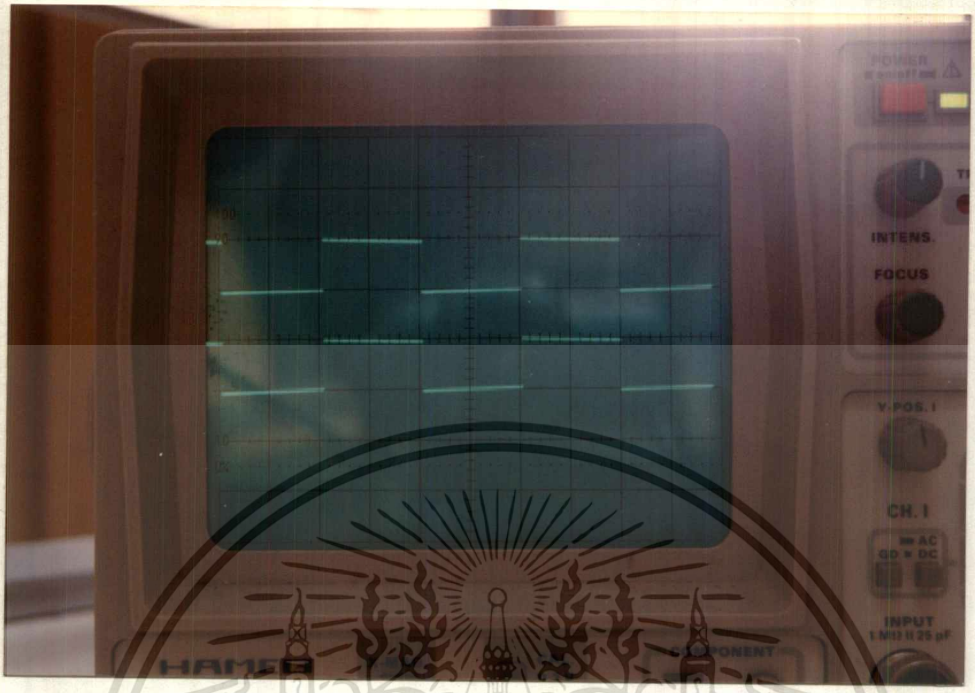



รูปที่ 6.9 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

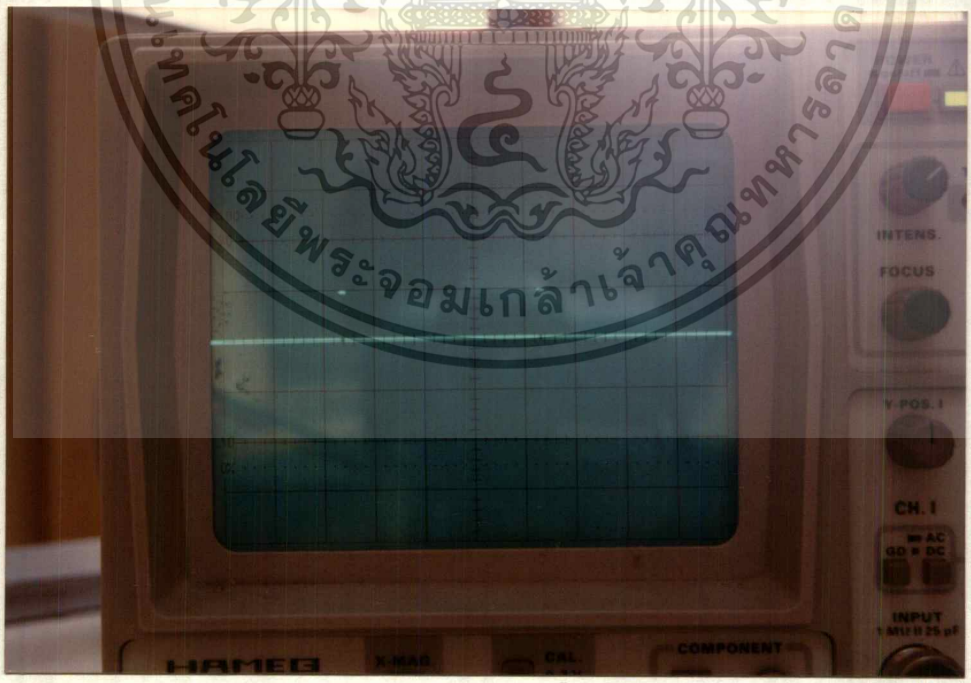



รูปที่ 6.10 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 6.11 แสดงสัญญาณเอาท์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ




รูปที่ 6.12 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

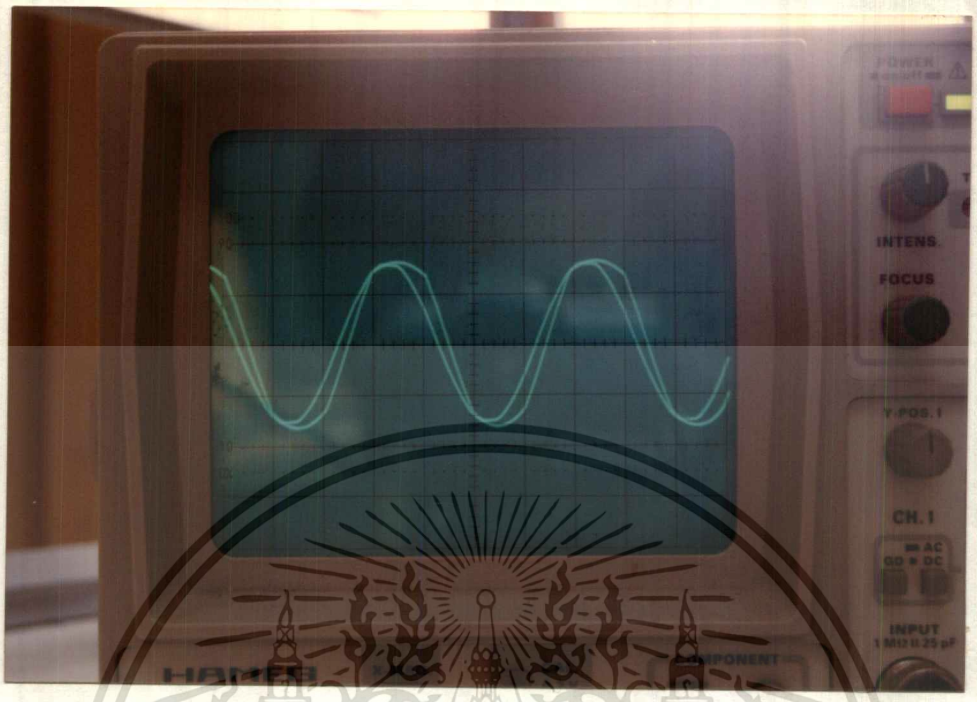
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| รายละเอียดของโหลด | จำนวนสเต็ปในการต่อ (สเต็ป) | แอมแปร์พีค (แอมแปร์) | กิโลวัตต์พีค (กิโลวัตต์) | เพาเวอร์แฟคเตอร์ที่ได้จากการวัด | เพาเวอร์แฟคเตอร์ที่อ่านได้จากเครื่องต้นแบบ | กิโลวาร์พีค (กิโลวาร์) | กิโลวีเอพีค (กิโลวีเอ) |
|---|---|---|---|---|---|---|---|
| มอเตอร์ 2.2 กิโลวัตต์ กับชุดหลอดไฟ | | | | | | | |
| การควบคุมแบบแมนนวล | - | 6.28 | 3.81 | 0.88 | 0.91 | 2.11 | 4.36 |
| | 1 | 5.54 | 3.77 | 0.98 | 1 | 0.767 | 3.85 |
| | 2 | 5.44 | 3.73 | -0.99 | -0.95 | -0.612 | 3.78 |
| | 3 | 5.98 | 3.71 | -0.89 | -0.79 | -1.9 | 4.16 |
| | 4 | 7.08 | 3.7 | -0.75 | -0.6 | -3.25 | 4.92 |
| | 5 | 8.47 | 3.7 | -0.63 | -0.5 | -4.58 | 5.89 |
| | 6 | 10 | 3.66 | -0.53 | -0.5 | -5.93 | 6.97 |
| การควบคุมแบบอัตโนมัติ | 1 | 5.55 | 3.78 | 0.98 | 0.99 | 0.786 | 3.87 |

ตารางที่ 6.3 แสดงผลการทดลองการชดเชยระบบไฟฟ้าเมื่อโหลดประกอบด้วยมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

( หมายเหตุ ) * ค่ากิโลวาร์เป็นบวกหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นอินดัคแตนซ์มากกว่าคาปาซิแตนซ์

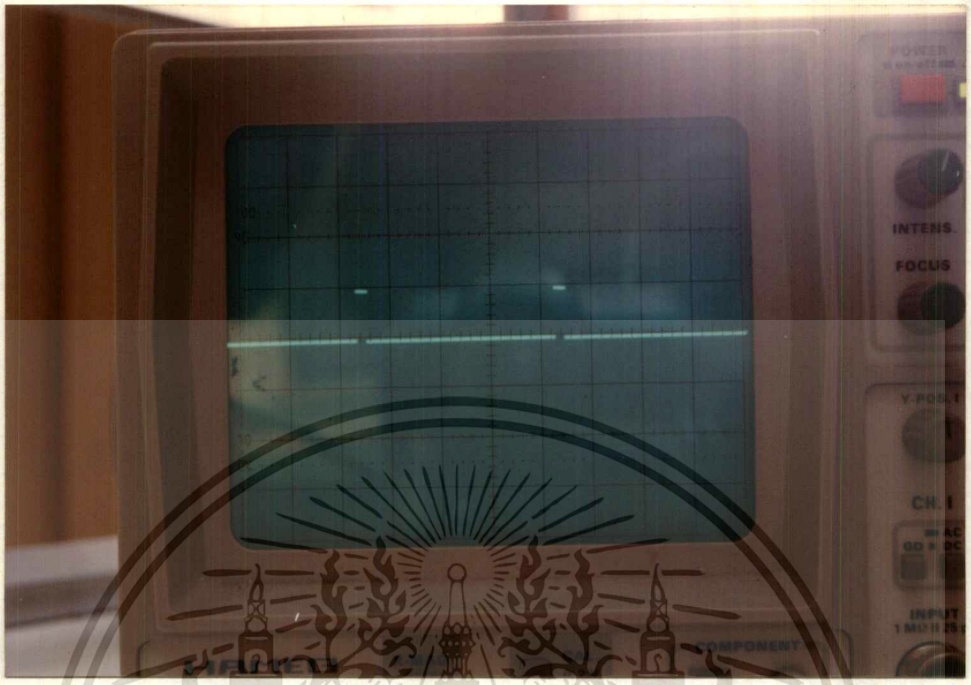
ค่ากิโลวาร์เป็นลบหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นคาปาซิแตนซ์มากกว่าอินดัคแตนซ์



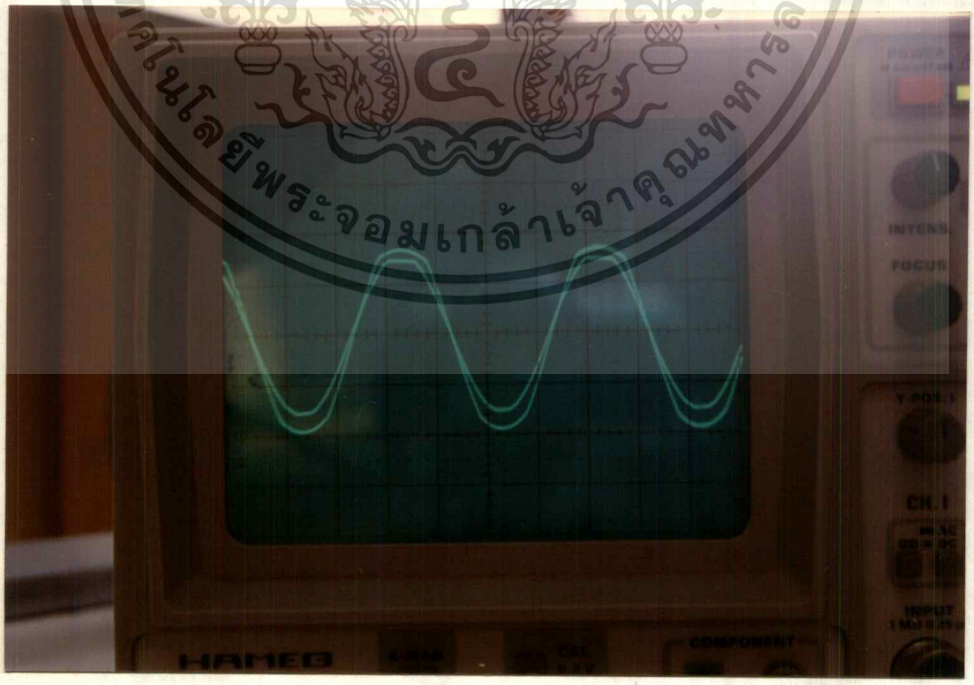

รูปที่ 6.13 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

รูปที่ 6.14 แสดงสัญญาณเอาท์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

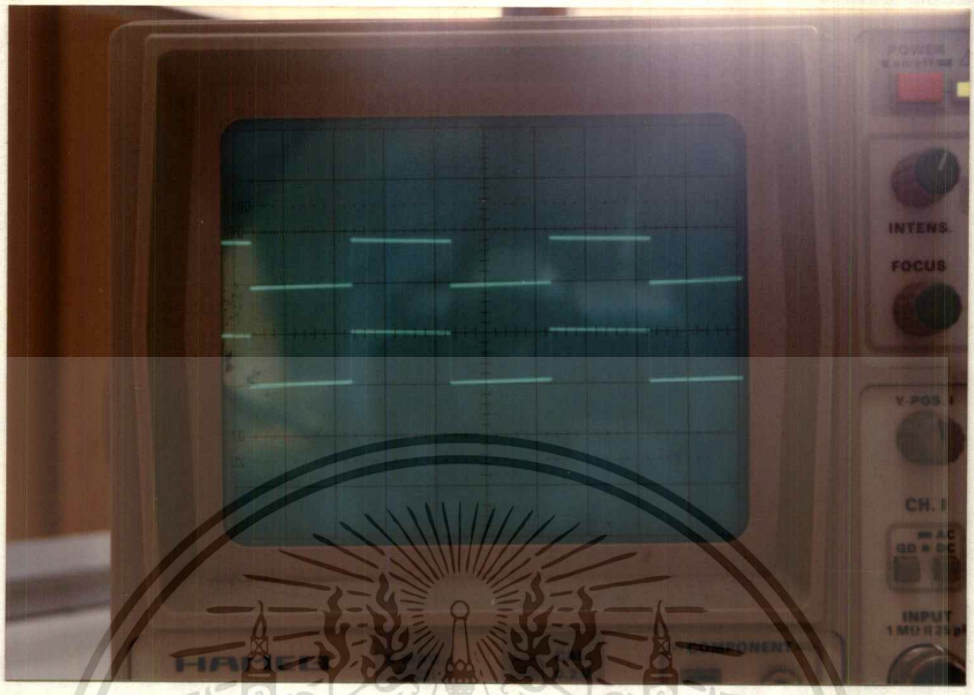



รูปที่ 6.15 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ




รูปที่ 6.16 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 6.17 แสดงสัญญาณเอาท์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

รูปที่ 6.18 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| รายละเอียดของโหลด | จำนวนสเต็ปในการต่อ (สเต็ป) | แอมแปร์พีค (แอมแปร์) | กิโลวัตต์พีค (กิโลวัตต์) | เพาเวอร์แฟคเตอร์ที่ได้จากการวัด | เพาเวอร์แฟคเตอร์ที่อ่านได้จากเครื่องต้นแบบ | กิโลวาร์พีค (กิโลวาร์) | กิโลวีเอพีค (กิโลวีเอ) |
|---|---|---|---|---|---|---|---|
| มอเตอร์ 5.5 กิโลวัตต์ กับมอเตอร์ 2.2 กิโลวัตต์ | | | | | | | |
| การควบคุมแบบแมนนวล | - | 7.97 | 1.17 | 0.21 | 0.5 | 5.42 | 5.54 |
| | 1 | 6.08 | 1.11 | 0.27 | 0.5 | 4.08 | 4.23 |
| | 2 | 4.22 | 1.09 | 0.38 | 0.5 | 0.272 | 2.94 |
| | 3 | 2.5 | 1.04 | 0.6 | 0.65 | 1.4 | 1.74. |
| | 4 | 1.49 | 1.04 | 1 | -0.99 | - | 1.04 |
| | 5 | 2.4 | 1.03 | -0.62 | -0.5 | -1.32 | 1.67 |
| | 6 | 4 | 1.01 | -0.38 | -0.5 | -2.65 | 2.87 |
| การควบคุมแบบอัตโนมัติ | 4 | 1.53 | 1.08 | 1 | 1 | - | 1.08 |

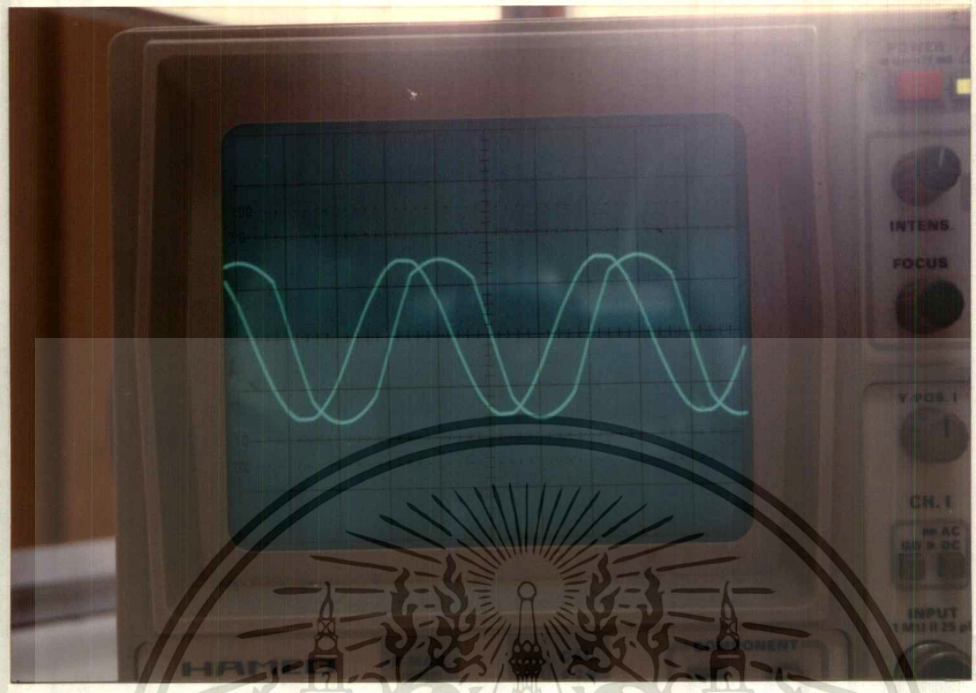
ตารางที่ 6.4 แสดงผลการทดลองการชดเชยระบบไฟฟ้าเมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว

( หมายเหตุ ) * ค่ากิโลวาร์เป็นบวกหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นอินดักแตนซ์มากกว่าคาปาซิแตนซ์

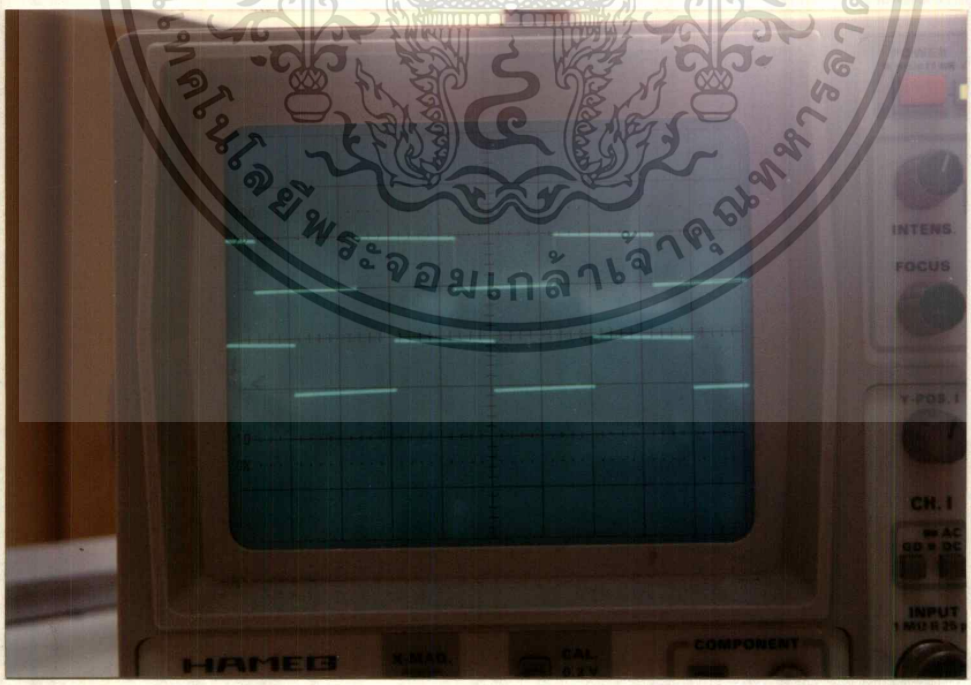
ค่ากิโลวาร์เป็นลบหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นคาปาซิแตนซ์มากกว่าอินดักแตนซ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

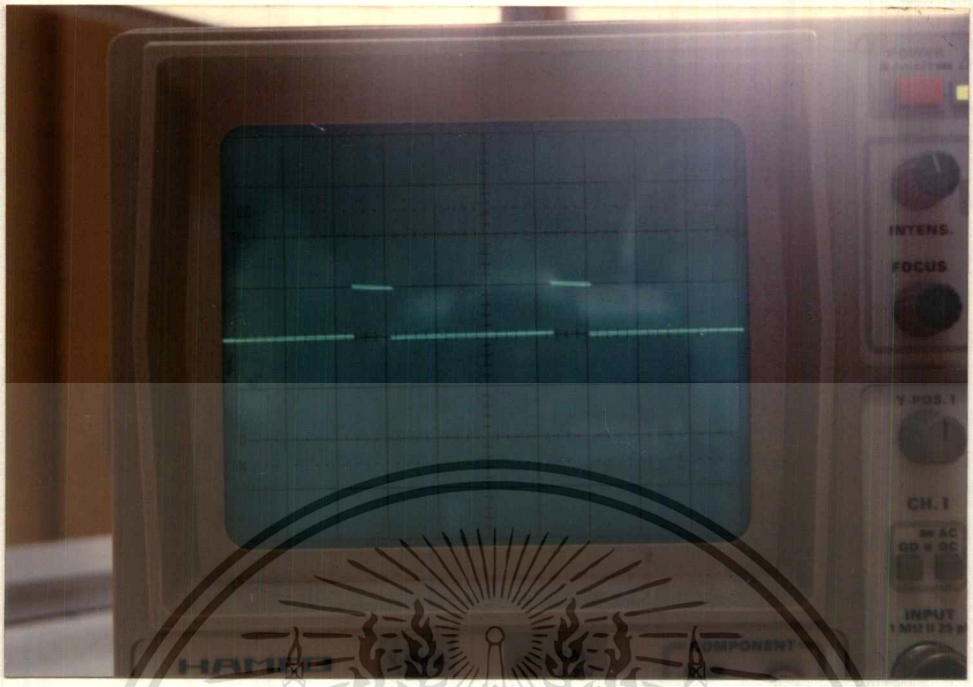



รูปที่ 6.19 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว




รูปที่ 6.20 แสดงสัญญาณเอาต์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว

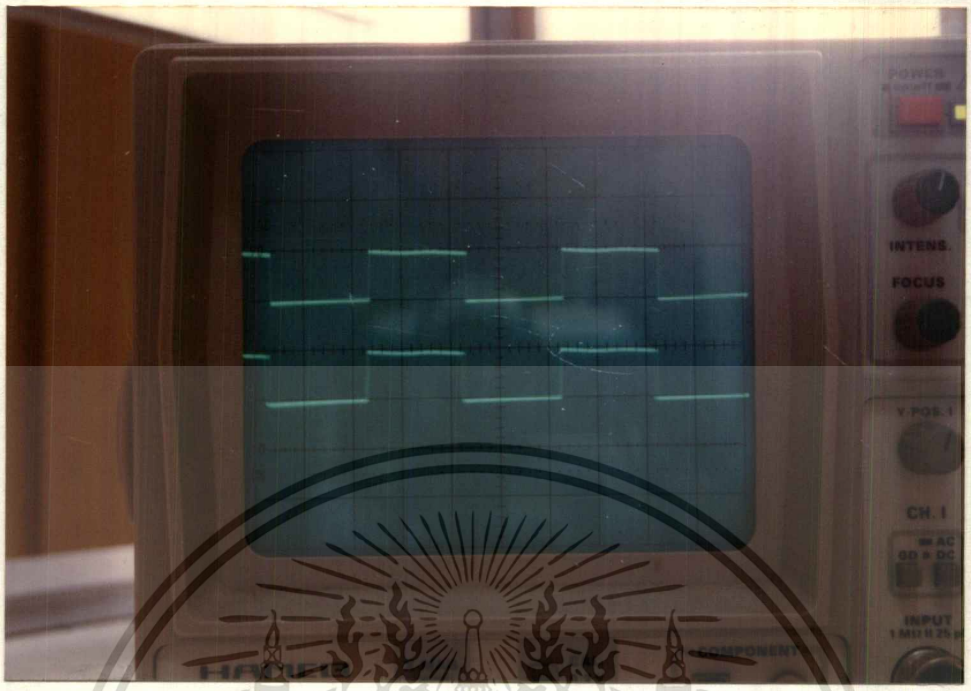
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



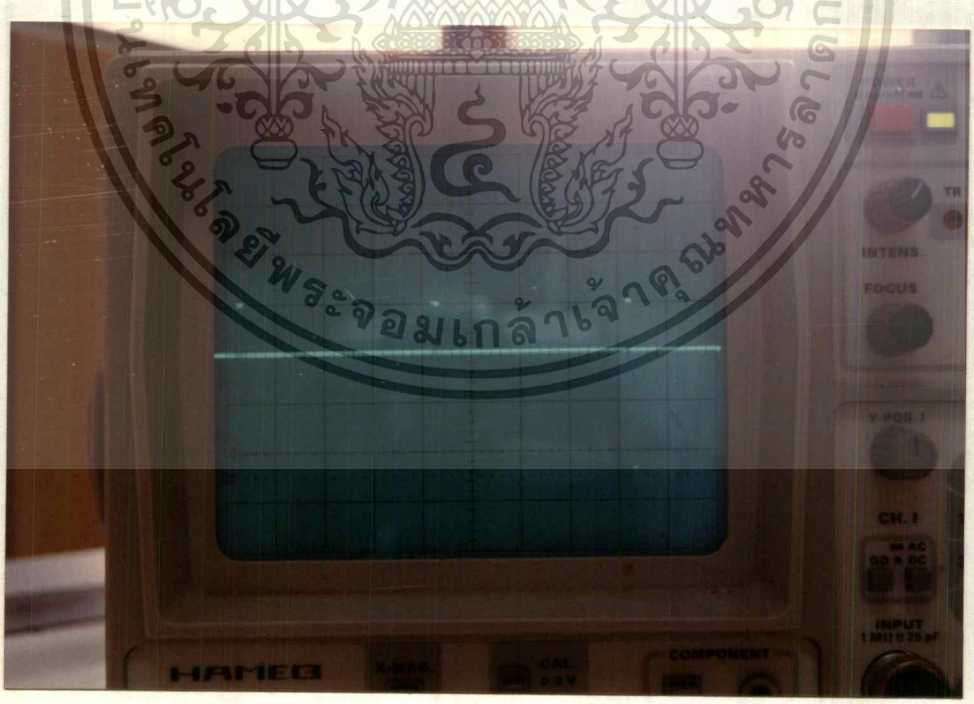

รูปที่ 6.21 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว

รูปที่ 6.22 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 6.23 แสดงสัญญาณเอาท์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว




รูปที่ 6.24 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และมอเตอร์ขนาด 2.2 กิโลวัตต์ 1 ตัว

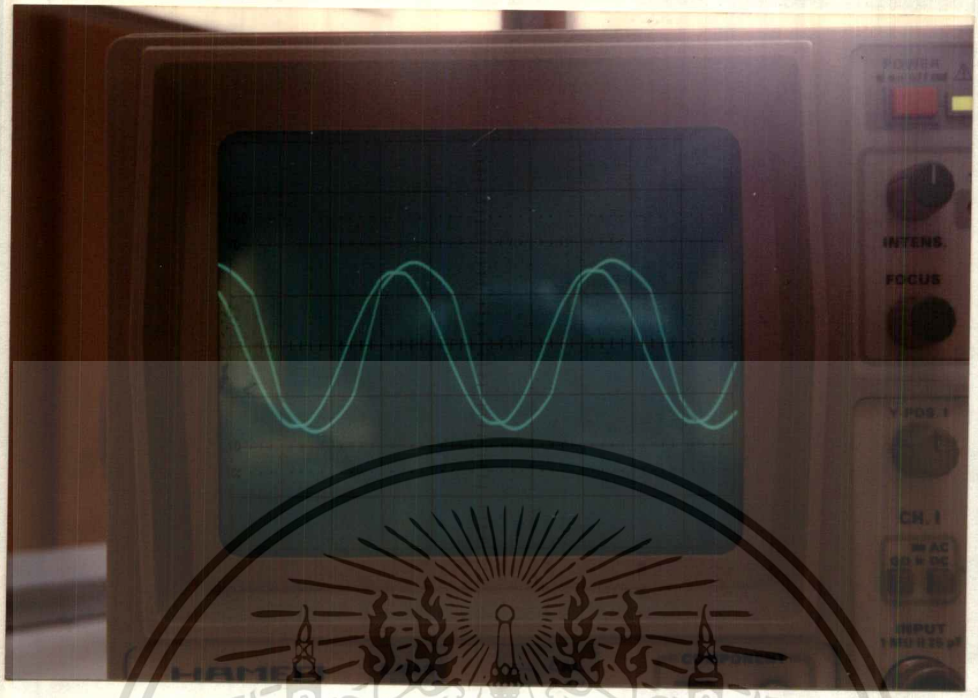
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| รายละเอียดของโหลด | จำนวนสเต็ปในการต่อ (สเต็ป) | แอมแปร์พีค (แอมแปร์) | กิโลวัตต์พีค (กิโลวัตต์) | เพาเวอร์แฟคเตอร์ที่ได้จากการวัด | เพาเวอร์แฟคเตอร์ที่อ่านได้จากเครื่องต้นแบบ | กิโลวาร์พีค (กิโลวาร์) | กิโลวีเอพีค (กิโลวีเอ) |
|---|---|---|---|---|---|---|---|
| มอเตอร์ 5.5 กิโลวัตต์ กับมอเตอร์ 2.2 กิโลวัตต์กับชุดหลอดไฟ | | | | | | | |
| การควบคุมแบบแมนนวล | - | 10.5 | 5.11 | 0.7 | 0.73 | 5.28 | 7.34 |
| | 1 | 8.73 | 4.55 | 0.75 | 0.81 | 4.04 | 6.09 |
| | 2 | 6.7 | 4.52 | 0.85 | 0.9 | 2.76 | 5.3 |
| | 3 | 6.7 | 4.64 | 0.96 | 0.98 | 1.38 | 4.67 |
| | 4 | 6.3 | 4.39 | 1 | 0.99 | - | 4.39 |
| | 5 | 6.53 | 4.35 | -0.96 | -0.89 | -1.34 | 4.55 |
| | 6 | 7.25 | 4.26 | -0.84 | -0.73 | -2.61 | 5.06 |
| การควบคุมแบบอัตโนมัติ | 3 | 6.67 | 4.45 | 0.95 | 0.98 | 1.4 | 4.67 |

ตารางที่ 6.5 แสดงผลการทดลองการชดเชยระบบไฟฟ้าเมื่อโหลดประกอบด้วยมอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว และขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

( หมายเหตุ ) * ค่ากิโลวาร์เป็นบวกหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นอินดัคแตนซ์มากกว่าคาปาซิแตนซ์

ค่ากิโลวาร์เป็นลบหมายถึงกำลังไฟฟ้าเสมือนอยู่ในสภาวะโหลดเป็นคาปาซิแตนซ์มากกว่าอินดัคแตนซ์




รูปที่ 6.25 แสดงสัญญาณอินพุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย
มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว , ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

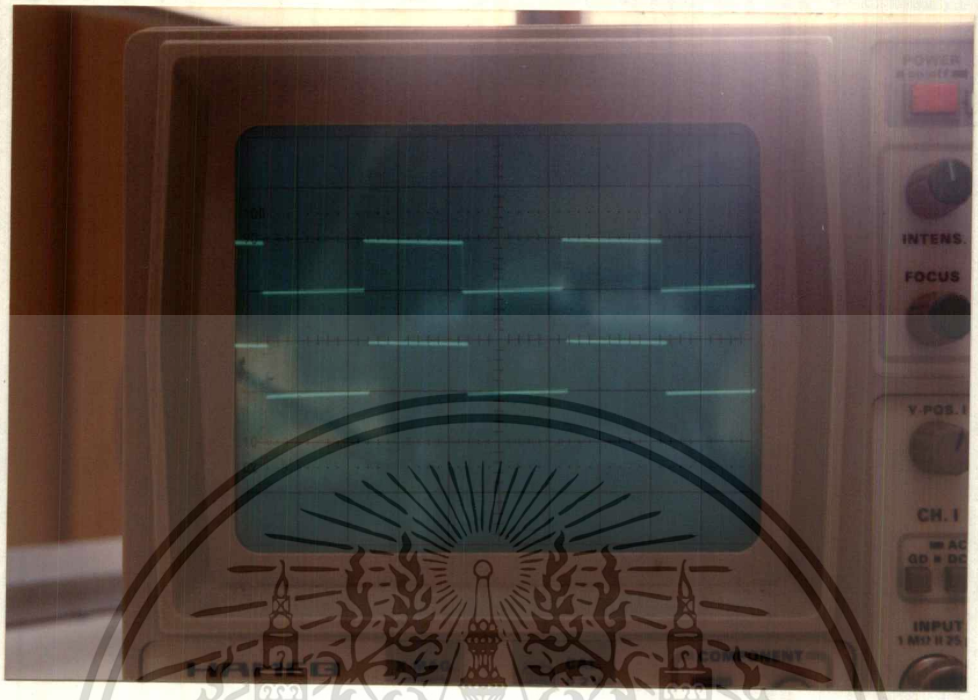
รูปที่ 6.26 แสดงสัญญาณเอาท์พุตก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย
มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว , ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.27 แสดงมุมต่างเฟสของสัญญาณก่อนการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว , ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

รูปที่ 6.28 แสดงสัญญาณอินพุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วยมอเตอร์ ขนาด 5.5 กิโลวัตต์ 1 ตัว , ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




รูปที่ 6.29 แสดงสัญญาณเอาต์พุตหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว , ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ

**รูปที่ 6.30 แสดงมุมต่างเฟสของสัญญาณหลังการชดเชยระบบไฟฟ้า เมื่อโหลดประกอบด้วย มอเตอร์ขนาด 5.5 กิโลวัตต์ 1 ตัว , ขนาด 2.2 กิโลวัตต์ 1 ตัว และชุดหลอดไฟ**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| มอเตอร์ 5.5 kW มอเตอร์ 2.2 kW ชุดหลอดไฟ | แอมป์ | กิโลวัตต์ | เพาเวอร์ แฟคเตอร์ | กิโลวาร์ | กิโลโวลท์ แอมป์ |
|---|---|---|---|---|---|
| 380 | 9.36 | 3.99 | 0.65 | 4.69 | 6.15 |
| 385 | 9.61 | 4.09 | 0.64 | 4.95 | 6.42 |
| 390 | 9.48 | 4.20 | 0.63 | 5.14 | 6.64 |
| 395 | 10.1 | 4.31 | 0.63 | 5.4 | 6.95 |
| 400 | 10.2 | 4.41 | 0.62 | 5.55 | 7.09 |

ตารางที่ 6.6 การทดลองปรับแรงดันขนาดต่างๆกัน

| มอเตอร์ 5.5 kW มอเตอร์ 2.2 kW ชุดหลอดไฟ | จำนวน สเต็ปที่ ใส่เข้าไป | แอมป์ | กิโลวัตต์ | เพาเวอร์ แฟคเตอร์ | กิโลวาร์ | กิโลโวลท์ แอมป์ |
|---|---|---|---|---|---|---|
| 380 | 3 | 6.13 | 3.87 | 0.96 | 1.13 | 4.06 |
| 385 | 3 | 6.22 | 3.97 | 0.96 | 1.2 | 4.15 |
| 390 | 3 | 6.42 | 4.12 | 0.95 | 1.35 | 4.34 |
| 395 | 3 | 6.48 | 4.22 | 0.95 | 1.40 | 4.45 |
| 400 | 3 | 6.62 | 4.31 | 0.94 | 1.57 | 4.59 |

ตารางที่ 6.7 การทดลองปรับแรงดันขนาดต่างๆกัน และมีการชดเชยแบบอัตโนมัติ

| มอเตอร์พัดลม 1 เฟส 220 โวลท์ 2.8 แอมป์ 1450 รอบ/นาที | แอมป์ | กิโลวัตต์ | เพาเวอร์ แฟคเตอร์ | กิโลวาร์ | กิโลโวลท์ แอมป์ |
|---|---|---|---|---|---|
| 210 | 2.26 | 334 | 0.5 | 411 | 475 |
| 215 | 2.38 | 251 | 0.48 | 464 | 530 |
| 220 | 2.41 | 252 | 0.48 | 463 | 528 |
| 225 | 2.50 | 261 | 0.47 | 498 | 562 |
| 230 | 2.63 | 270 | 0.45 | 546 | 610 |

ตารางที่ 6.8 การทดลองปรับขนาดแรงดันต่างๆที่โหลด 1 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 7
## สรุปและวิจารณ์

1) เมื่อทำการชดเชยระบบไฟฟ้าเป็นแบบแมนนวล จะพบว่าค่ากระแสและค่ากำลังไฟฟ้าปรากฏ (kVA) จะมีค่าลดลงจนมีค่าต่ำสุดเมื่อค่าเพาเวอร์แฟกเตอร์ใกล้ 1 หรือเท่ากับ 1 และเมื่อชดเชยระบบไฟฟ้าเพิ่มต่อไป จะทำให้ค่ากระแสและค่ากำลังไฟฟ้าปรากฏมีค่าเพิ่มขึ้น เพราะฉะนั้นเราจึงควรชดเชยระบบไฟฟ้าให้ค่าเพาเวอร์แฟกเตอร์มีค่าเข้าใกล้ 1 หรือเท่ากับ 1 จึงจะประหยัดพลังงานมากที่สุด

2) เมื่อทำการชดเชยระบบไฟฟ้าแบบอัตโนมัติ จะพบว่ากระแสและค่ากำลังไฟฟ้าปรากฏมีค่าต่ำสุด ที่เพาเวอร์แฟกเตอร์มีค่าใกล้เคียง 1 มากที่สุด จะเป็นการประหยัดพลังงานมากที่สุด

3) เมื่อทำการปรับขนาดแรงดันที่ขนาดต่างๆกันจะเห็นว่าค่าพลังงานจะไม่คงเดิม เมื่อขนาดของแรงดันเพิ่มขึ้นจะเห็นว่าพลังงานที่ใช้จะใช้มากขึ้น เพราะฉะนั้นในการชดเชยระบบก็จะต้องชดเชยมากขึ้น

4) อุปกรณ์ที่ใช้ในโครงงานเป็นเครื่องที่ออกแบบง่ายๆ ราคาอุปกรณ์ที่นำมาต่อประกอบมีราคาถูก เหมาะสมกับการใช้งาน ผลที่ได้จากเครื่องมีความถูกต้องแม่นยำใกล้เคียงความเป็นจริง ถ้าผู้ที่สนใจที่จะพัฒนาต่อไปในด้านฮาร์ดแวร์ ถ้าต้องการให้มีความแม่นยำมากกว่านี้ ควรจะแก้ที่วงจรผลิตสัญญาณนาฬิกา ซึ่งอาจจะเปลี่ยนมาใช้คริสตรอลซึ่งจะได้ความถี่ที่คงที่

5) สำหรับการพัฒนาต่อไปถ้าสนใจที่จะวัดค่ากิโลวาร์ กิโลโวลท์แอมป์ ก็จะต้องการวัดขนาดของสัญญาณด้วยเพื่อนำไปประมวลผลในไมโครโปรเซสเซอร์

6) โครงงานนี้จะไม่ได้สนใจฮาร์โมนิกที่เข้ามากวนในระบบ ถ้าไปใช้ในระบบที่มีฮาร์โมนิกเข้ามากวนอาจจะแก้ไขโดยใช้วงจรฟิลเตอร์กรองทางด้านอินพุตของสัญญาณ

7) บอร์ด JAZZ-31 เป็นบอร์ดที่เหมาะสำหรับการพัฒนาโปรแกรมโดยใช้ไมโครคอมพิวเตอร์หรือพัฒนาบนตัวบอร์ดได้เลย และเหมาะสำหรับการทดสอบโปรแกรมที่ต้องการตรวจสอบการทำงานเพราะว่าบนบอร์ดใช้แรม จึงสามารถเขียนและลบโปรแกรมได้ง่ายแต่จำเป็นต้องมีแบตเตอรี่ ไว้สำรองไฟจ่ายเมื่อปิดเครื่อง เพราะฉะนั้นบนบอร์ดจะมีอุปกรณ์บางอย่างที่ไม่จำเป็นเมื่อเรานำไปใช้งานจริง จึงสามารถนำโปรแกรมที่พัฒนาขึ้นและตรวจสอบการทำงานเรียบร้อยแล้วไปจัดลงอีพรอม เพื่อตัดปัญหาต้องมีแบตเตอรี่สำรอง และจัดหาชุดไมโครคอนโทรลเลอร์ที่มีฮาร์ดแวร์ประกอบเหมาะสมกับโปรแกรมที่เราจะพัฒนาขึ้น ก็จะได้ภาคประมวลผลที่มีขนาดเล็กกะทัดรัดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8) ตัวแสดงผลการทำงานเราใช้จอดิสเพลย์ แสดงผลซึ่งสามารถแสดงผลไปเป็นแค่ 7-เซกเมนต์ และรูปแบบที่ไม่สวยงามสามารถพัฒนาใช้จอ LCD ซึ่งแสดงผลได้ละเอียดและสวยงามกว่า

9) ชุดทดลองนี้ใช้หลักการเทียบเฟสระหว่างกระแสและแรงดัน เพราะฉะนั้นถ้า CT จับกระแสไม่ได้หรือได้น้อยมาก จะทำให้ไม่มีสัญญาณกระแสมาเทียบการประมวลผลก็จะเกิดการผิดผลาด

10) ในการพัฒนาโปรแกรมใช้ภาษาแอสแซมบลี เขียนขึ้นมาแล้วแปลเป็น HEX code โดยใช้ SXA-51 ในการใช้ภาษาแอสแซมบลีนั้นค่อนข้างยาก และใช้เวลาในการเขียนนานผู้พัฒนาต่อไปอาจใช้ภาษาอื่นในการเขียน เช่น BASIC ,C,MATHLAB เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;FILE NAME       Sulak.ASM
;PROJECT NAME    Ladding Compensation
;HARD WARE       Jazz-31 Board
;ASSEMBLER       SXA-51
;COMMUNICATION   XTALK

;**********PORT**********
CONA1       EQU  0FC00H
CONB1       EQU  0FC01H
CONC1       EQU  0FC02H
CONP1       EQU  0FC03H
CONA2       EQU  0F800H
CONB2       EQU  0F801H
CONC2       EQU  0F802H
CONP2       EQU  0F803H

;**********INTERNAL RAM**********
ORG     0032H
DISBUFF:  DS  8                 ;Display Buffer
ORG     0016H
NUMPUL:   DS  1                 ;Number of Pulse
PFSET:    DS  1                 ;Power Factor Setting
PFSET1:   DS  1                 ;Stepping Power Factor
CKVALUE:  DS  1                 ;C/K Value Setting
TIME:     DS  1                 ;Time Setting
TIME1:    DS  1                 ;Rest Time1
TIME2:    DS  1                 ;Rest Time2
TIME3:    DS  1                 ;Rest Time3
KEEPR4:   DS  1                 ;Rest R4
KEEPC:    DS  1                 ;Keep Status Capbank

;**********SYSTEM FLAG**********
LEADLAG   EQU  00H              ;0=Lag  1=Lead
OVERLESS  EQU  01H              ;0=Over 1=Less
STATE     EQU  02H              ;0=Over 1=Less

;**********START MAIN PROGRAMM**********
ORG     8100H                   ;Starting Address
LJMP    START
ORG     810BH                   ;Interrupt Vector Timer0
LJMP    INTROU
;MAIN PROGRAMM
ORG     8140H                   ;Start Main Programm
START:  MOV     DPTR,#CONP1     ;Set Input/Output Port
        MOV     A,#99H
        MOVX    @DPTR,A
        MOV     DPTR,#CONP2     ;Set Display/Keypress Port
        MOV     A,#89H
        MOVX    @DPTR,A
        MOV     TMOD,#22H       ;Set Timer0
        SETB    EA
        SETB    ET0
        MOV     TL0,#00H
        MOV     TH0,#00H
        MOV     TIME1,#00H
        MOV     TIME2,#00H
        MOV     TIME3,TIME
        MOV     KEEPC,#00H      ;Clear Status Step of Capbank
        MOV     R0,#08H         ;Clear Display Buffer
        MOV     R1,#DISBUFF
CLRSEG: MOV     @R1,#00H
        INC     R1
```

เอกสารนี้เป็นเอกสารสงวนสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        DJNZ    R0,CLRSEG
BEGIN:  MOV     DPTR,#CONA1             ;Move Input from Input Port
        MOVX    A,@DPTR
        MOV     DISBUFF+1,#00H          ;Clear Display Buffer+2
        MOV     DISBUFF+7,#00H          ;Clear Display Buffer+7
        MOV     R7,A                    ;Separate Number of Pulse
        ANL     A,#3FH
        MOV     NUMPUL,A
        MOV     A,R7
        ANL     A,#80H                  ;Separate Lead/Lag
        CJNE    A,#80H,LAG
        SETB    LEADLAG                 ;Lead
        MOV     DISBUFF+3,#0D8H         ;c.
        LJMP    PRO
LAG:    CLR     LEADLAG                 ;Lag
        MOV     DISBUFF+3,#84H          ;i.
PRO:    MOV     A,R7                    ;Separate Program
        ANL     A,#40H
        CJNE    A,#40H,PROG
        MOV     R0,#NUMPUL
        MOV     R1,#DISBUFF+4
        CALL    COM0
        LJMP    SHOW1
PROG:   LJMP    PROGRAM                 ;go to Setting the Value
SHOW1:  MOV     DPTR,#CONB1
        MOV     A,KEEPC
        MOVX    @DPTR,A
        MOV     R5,#08H
        MOV     R6,#00H
        MOV     R7,#DISBUFF
SHOW2:  CALL    SCAN0
        DJNZ    R5,SHOW2
        MOV     A,NUMPUL                ;Check PF.
        JNB     LEADLAG,CONTI1
        CPL     A
        INC     A
CONTI1: MOV     R7,A
        MOV     A,PFSET
        CLR     C
        SUBB    A,R7                    ;PF.Set - Real Pulse
        JNC     CONTI2
        SETB    OVERLESS
        CPL     A
        INC     A
        LJMP    CONTI3
CONTI2: CLR     OVERLESS
CONTI3: MOV     R1,CKVALUE              ;Check C/K Value
        JNB     LEADLAG,CONTI4
        CLR     OVERLESS
CONTI4: CLR     C
        SUBB    A,R1                    ;Real - difference Set
        JC      OPTI
        MOV     DISBUFF+2,#08H
        JB      OVERLESS,UP
        JB      STATE,CH1
        JB      TR1,DELAY3
        LJMP    CH1
UP:     MOV     DISBUFF+2,#01H
        JNB     STATE,CH2
        JB      TR0,DELAY3
CH2:    SETB    STATE
        LJMP    CH3
CH1:    CLR     STATE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CH3:      CLR     TR0
          MOV     TIME1,#00H
          MOV     TIME2,#00H
          MOV     TIME3,TIME
          SETB    TR0
          LJMP    DELAY3
OPTI:     CLR     TR0                    ;Optimum
          MOV     R1,#34H
          MOV     DISBUFF+2,#40H         ;(Middle)
DELAY3:   MOV     R4,#6FH                ;Delay for Loop Cycle
DELAY5:   MOV     R5,#08H
          MOV     R6,#00H
          MOV     R7,#DISBUFF
DELAY4:   CALL    SCAN0
          DJNZ    R5,DELAY4
          DJNZ    R4,DELAY5
          LJMP    BEGIN

          ;INTERRUPT ROUTINE
INTROU:   PUSH    ACC                    ;Interrupt Routine
          PUSH    PSW
          PUSH    DPH
          PUSH    DPL
          MOV     KEEPR4,R4
          MOV     R4,TIME1
          INC     R4
          MOV     TIME1,R4
          CJNE    R4,#0FFH,CONTI40
          MOV     R4,TIME2
          INC     R4
          MOV     TIME2,R4
          MOV     TIME1,#00H
          CJNE    R4,#0EH,CONTI40
          MOV     TIME2,#00H
          DJNZ    TIME3,CONTI40
          MOV     TIME3,TIME
          JNB     STATE,DECRE40
          MOV     DPTR,#CONB1            ;Increase Step of Capbank
          MOV     A,KEEPC
          CJNE    A,#3FH,CONTI41
          LJMP    CONTI40
CONTI41:  RL      A
          INC     A
          MOV     KEEPC,A
          MOVX    @DPTR,A
          LJMP    CONTI40
DECRE40:  MOV     DPTR,#CONB1            ;Decrease Step of Capbank
          MOV     A,KEEPC
          CJNE    A,#00H,CONTI42
          LJMP    CONTI40
CONTI42:  DEC     A
          RR      A
          MOV     KEEPC,A
          MOVX    @DPTR,A
CONTI40:  MOV     R4,KEEPR4
          POP     DPL
          POP     DPH
          POP     PSW
          POP     ACC
          RETI

          ;SUBROUTINE DISPLAY THE VALUE
SCAN0:    MOV     DPTR,#CONB2            ;Show Display
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOVX    A,@DPTR
        ANL     A,#0F8H
        ORL     A,R6
        MOVX    @DPTR,A
        MOV     A,R7
        MOV     R0,A
        MOV     A,@R0
        MOV     DPTR,#CONA2
        MOVX    @DPTR,A
        MOV     R0,#05H
DELAY:  MOV     R1,0C0H             ;Delay for Show Display
        DJNZ    R1,$
        DJNZ    R0,DELAY
        MOV     A,#00H              ;Clear Display
        MOVX    @DPTR,A
        INC     R6
        INC     R7
        RET

        ;SUBROUTINE COMPARE NUMBER OF PULSE TO COS ANGLE
COM0:   CJNE    @R0,#00H,COM1       ;Compare Number of Pulse
        LJMP    UNITY               ;to Segment Code
COM1:   CJNE    @R0,#01H,COM2       ;1    1.00
        LJMP    UNITY
COM2:   CJNE    @R0,#02H,COM3       ;2
        LJMP    UNITY
COM3:   CJNE    @R0,#03H,COM4       ;3
        LJMP    UNITY
COM4:   CJNE    @R0,#04H,COM5       ;4
        LJMP    UNITY
COM5:   CJNE    @R0,#05H,COM6       ;5    0.99
        LJMP    L99
COM6:   CJNE    @R0,#06H,COM7       ;6
        LJMP    L99
COM7:   CJNE    @R0,#07H,COM8       ;7
        LJMP    L99
COM8:   CJNE    @R0,#08H,COM9       ;8
        LJMP    L99
COM9:   CJNE    @R0,#09H,COM10      ;9
        LJMP    L99
COM10:  CJNE    @R0,#0AH,COM11      ;10   0.98
        LJMP    L98
COM11:  CJNE    @R0,#0BH,COM12      ;11
        LJMP    L98
COM12:  CJNE    @R0,#0CH,COM13      ;12
        LJMP    L98
COM13:  CJNE    @R0,#0DH,COM14      ;13   0.97
        LJMP    L97
COM14:  CJNE    @R0,#0EH,COM15      ;14
        LJMP    L97
COM15:  CJNE    @R0,#0FH,COM16      ;15   0.96
        LJMP    L96
COM16:  CJNE    @R0,#10H,COM17      ;16
        LJMP    L96
COM17:  CJNE    @R0,#11H,COM18      ;17   0.95
        LJMP    L95
COM18:  CJNE    @R0,#12H,COM19      ;18
        LJMP    L95
COM19:  CJNE    @R0,#13H,COM20      ;19
        LJMP    L95
COM20:  CJNE    @R0,#14H,COM21      ;20   0.94
        LJMP    L94
COM21:  CJNE    @R0,#15H,COM22      ;21
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        LJMP    L94
UNITY:  MOV     R1,#DISBUFF+3           ;1.00
        MOV     @R1,#86H
        INC     R1
        MOV     @R1,#3FH
        INC     R1
        MOV     @R1,#3FH
        LJMP    REST
L99:    MOV     @R1,#6FH                ;0.99
        INC     R1
        MOV     @R1,#6FH
        LJMP    REST
L98:    MOV     @R1,#6FH                ;0.98
        INC     R1
        MOV     @R1,#7FH
        LJMP    REST
L97:    MOV     @R1,#6FH                ;0.97
        INC     R1
        MOV     @R1,#07H
        LJMP    REST
L96:    MOV     @R1,#6FH                ;0.96
        INC     R1
        MOV     @R1,#7DH
        LJMP    REST
L95:    MOV     @R1,#6FH                ;0.95
        INC     R1
        MOV     @R1,#6DH
        LJMP    REST
L94:    MOV     @R1,#6FH                ;0.94
        INC     R1
        MOV     @R1,#66H
        LJMP    REST
COM22:  CJNE    @R0,#16H,COM23          ;22   0.93
        MOV     @R1,#6FH
        INC     R1
        MOV     @R1,#4FH
        LJMP    REST
COM23:  CJNE    @R0,#17H,COM24          ;23   0.92
        MOV     @R1,#6FH
        INC     R1
        MOV     @R1,#5BH
        LJMP    REST
COM24:  CJNE    @R0,#18H,COM25          ;24   0.91
        MOV     @R1,#6FH
        INC     R1
        MOV     @R1,#06H
        LJMP    REST
COM25:  CJNE    @R0,#19H,COM26          ;25   0.90
        MOV     @R1,#6FH
        INC     R1
        MOV     @R1,#3FH
        LJMP    REST
COM26:  CJNE    @R0,#1AH,COM27          ;26   0.90
        MOV     @R1,#6FH
        INC     R1
        MOV     @R1,#3FH
        LJMP    REST
COM27:  CJNE    @R0,#1BH,COM28          ;27   0.89
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#6FH
        LJMP    REST
COM28:  CJNE    @R0,#1CH,COM29          ;28   0.88
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#7FH
        LJMP    REST
COM29:  CJNE    @R0,#1DH,COM30          ;29   0.88
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#7FH
        LJMP    REST
COM30:  CJNE    @R0,#1EH,COM31          ;30   0.87
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#07H
        LJMP    REST
COM31:  CJNE    @R0,#1FH,COM32          ;31   0.86
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#7DH
        LJMP    REST
COM32:  CJNE    @R0,#20H,COM33          ;32   0.85
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#6DH
        LJMP    REST
COM33:  CJNE    @R0,#21H,COM34          ;33   0.84
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#66H
        LJMP    REST
COM34:  CJNE    @R0,#22H,COM35          ;34   0.83
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#4FH
        LJMP    REST
COM35:  CJNE    @R0,#23H,COM36          ;35   0.82
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#5BH
        LJMP    REST
COM36:  CJNE    @R0,#24H,COM37          ;36   0.81
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#06H
        LJMP    REST
COM37:  CJNE    @R0,#25H,COM38          ;37   0.80
        MOV     @R1,#7FH
        INC     R1
        MOV     @R1,#3FH
        LJMP    REST
COM38:  CJNE    @R0,#26H,COM39          ;38   0.79
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#6FH
        LJMP    REST
COM39:  CJNE    @R0,#27H,COM40          ;39   0.78
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#7FH
        LJMP    REST
COM40:  CJNE    @R0,#28H,COM41          ;40   0.77
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#07H
```

เอกสารนี้เป็นเอกสารสงวนสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        LJMP    REST
COM41:  CJNE    @R0,#29H,COM42          ;41   0.75
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#6DH
        LJMP    REST
COM42:  CJNE    @R0,#2AH,COM43          ;42   0.74
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#66H
        LJMP    REST
COM43:  CJNE    @R0,#2BH,COM44          ;43   0.73
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#4FH
        LJMP    REST
COM44:  CJNE    @R0,#2CH,COM45          ;44   0.72
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#5BH
        LJMP    REST
COM45:  CJNE    @R0,#2DH,COM46          ;45   0.71
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#06H
        LJMP    REST
COM46:  CJNE    @R0,#2EH,COM47          ;46   0.70
        MOV     @R1,#07H
        INC     R1
        MOV     @R1,#3FH
        LJMP    REST
COM47:  CJNE    @R0,#2FH,COM48          ;47   0.68
        MOV     @R1,#7DH
        INC     R1
        MOV     @R1,#7FH
        LJMP    REST
COM48:  CJNE    @R0,#30H,COM49          ;48   0.67
        MOV     @R1,#7DH
        INC     R1
        MOV     @R1,#07H
        LJMP    REST
COM49:  CJNE    @R0,#31H,COM50          ;49   0.65
        MOV     @R1,#7DH
        INC     R1
        MOV     @R1,#6DH
        LJMP    REST
COM50:  CJNE    @R0,#32H,COM51          ;50   0.64
        MOV     @R1,#7DH
        INC     R1
        MOV     @R1,#66H
        LJMP    REST
COM51:  CJNE    @R0,#33H,COM52          ;51   0.63
        MOV     @R1,#7DH
        INC     R1
        MOV     @R1,#4FH
        LJMP    REST
COM52:  CJNE    @R0,#34H,COM53          ;52   0.62
        MOV     @R1,#7DH
        INC     R1
        MOV     @R1,#5BH
        LJMP    REST
COM53:  CJNE    @R0,#35H,COM54          ;53   0.60
        MOV     @R1,#7DH
```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        INC     R1
        MOV     @R1,#3FH
        LJMP    REST
COM54:  CJNE    @R0,#36H,COM55          ;54   0.59
        MOV     @R1,#6DH
        INC     R1
        MOV     @R1,#6FH
        LJMP    REST
COM55:  CJNE    @R0,#37H,COM56          ;55   0.58
        MOV     @R1,#6DH
        INC     R1
        MOV     @R1,#7FH
        LJMP    REST
COM56:  CJNE    @R0,#38H,COM57          ;56   0.56
        MOV     @R1,#6DH
        INC     R1
        MOV     @R1,#7DH
        LJMP    REST
COM57:  CJNE    @R0,#39H,COM58          ;57   0.55
        MOV     @R1,#6DH
        INC     R1
        MOV     @R1,#6DH
        LJMP    REST
COM58:  CJNE    @R0,#3AH,COM59          ;58   0.53
        MOV     @R1,#6DH
        INC     R1
        MOV     @R1,#4FH
        LJMP    REST
COM59:  CJNE    @R0,#3BH,COM60          ;59   0.52
        MOV     @R1,#6DH
        INC     R1
        MOV     @R1,#5BH
        LJMP    REST
COM60:  MOV     @R1,#6DH                ;60   0.50
        INC     R1
        MOV     @R1,#3FH
REST:   RET

        ;SUBROUTINE FOR KEY WAIT
DEL0:   MOV     R1,#0FFH                ;Delay for Keydown
DEL1:   MOV     R0,#00H
        DJNZ    R0,$
        DJNZ    R1,DEL1
        RET

        ;SUBROUTINE PROGRAM SETTING
PROGRAM: MOV    DPTR,#CONA1
        ;SUBROUTINE AUTO/MANUAL
MANUAL: MOV     DPTR,#CONA1             ;Move Input from Input Port
        MOVX    A,@DPTR
        MOV     R7,A                    ;Separate Number of Pulse
        ANL     A,#3FH
        MOV     NUMPUL,A
        MOV     DISBUFF+1,#0F3H         ;P.
        MOV     DISBUFF+7,#06H          ;1
        MOV     A,R7
        ANL     A,#80H                  ;Separate Lead/Lag
        CJNE    A,#80H,LAG10
        MOV     DISBUFF+3,#0D8H         ;Lead /c.
        LJMP    CONTI10
LAG10:  MOV     DISBUFF+3,#84H          ;Lag /i.
CONTI10: MOV    A,R7
        ANL     A,#40H
```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CJNE    A,#40H,BA10
        LJMP    BEGIN
BA10:   MOV     R0,#NUMPUL
        MOV     R1,#DISBUFF+4
        CALL    COM0
        MOV     R4,#6FH                 ;Value of Loop Time
SHOW11: MOV     R5,#08H
        MOV     R6,#00H
        MOV     R7,#DISBUFF
SHOW12: CALL    SCAN0
        CJNE    R6,#07H,SHOW13
        MOV     DPTR,#CONC2
        MOVX    A,@DPTR
        ANL     A,#0FH
        CJNE    A,#0FH,KEYDOWN1
        MOV     DISBUFF+2,#40H
        CLR     TR0
SHOW13: DJNZ    R5,SHOW12
        DJNZ    R4,SHOW11
        LJMP    MANUAL
KEYDOWN1: SWAP  A
        ORL     A,R6
INCRE11: CJNE   A,#0B7H,DECRE11
        LJMP    INCRE12
DECRE11: CJNE   A,#77H,ENTER11
        LJMP    DECRE12
ENTER11: CJNE   A,#0D7H,SHOW13
        CLR     TR0
        MOV     DPTR,#CONC2
CH11:   MOVX    A,@DPTR
        ANL     A,#0FH
        CJNE    A,#0FH,CH11
        LJMP    PFSETT
INCRE12: MOV    DISBUFF+2,#01H
        JNB     STATE,INCRE13
        JB      TR0,SHOW13
INCRE13: CLR    TR0
        MOV     TIME1,#00H
        MOV     TIME2,#00H
        MOV     TIME3,TIME
        SETB    STATE
        SETB    TR0
        LJMP    SHOW13
DECRE12: MOV    DISBUFF+2,#08H
        JB      STATE,DECRE13
        JB      TR0,SHOW13
DECRE13: CLR    TR0
        MOV     TIME1,#00H
        MOV     TIME2,#00H
        MOV     TIME3,TIME
        CLR     STATE
        SETB    TR0
        LJMP    SHOW13

        ;SUBROUTINE POWER FACTOR SETTING
PFSETT: MOV     R2,PFSET1               ;Compare PF. to Number of Pulse
CO0:    CJNE    R2,#00H,CO1             ;1.00
        MOV     PFSET,#00H
        LJMP    PF1
CO1:    CJNE    R2,#01H,CO2             ;0.99
        MOV     PFSET,#07H
        LJMP    PF1
CO2:    CJNE    R2,#02H,CO3             ;0.98
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV     PFSET,#0BH
        LJMP    PF1
CO3:    CJNE    R2,#03H,CO4             ;0.97
        MOV     PFSET,#0DH
        LJMP    PF1
CO4:    CJNE    R2,#04H,CO5             ;0.96
        MOV     PFSET,#0FH
        LJMP    PF1
CO5:    CJNE    R2,#05H,CO6             ;0.95
        MOV     PFSET,#12H
        LJMP    PF1
CO6:    CJNE    R2,#06H,CO7             ;0.94
        MOV     PFSET,#14H
        LJMP    PF1
CO7:    CJNE    R2,#07H,CO8             ;0.93
        MOV     PFSET,#16H
        LJMP    PF1
CO8:    CJNE    R2,#08H,CO9             ;0.92
        MOV     PFSET,#17H
        LJMP    PF1
CO9:    CJNE    R2,#09H,CO10            ;0.91
        MOV     PFSET,#18H
        LJMP    PF1
CO10:   CJNE    R2,#0AH,CO11            ;0.90
        MOV     PFSET,#1AH
        LJMP    PF1
CO11:   CJNE    R2,#0BH,CO12            ;0.89
        MOV     PFSET,#1BH
        LJMP    PF1
CO12:   CJNE    R2,#0CH,CO13            ;0.88
        MOV     PFSET,#1CH
        LJMP    PF1
CO13:   CJNE    R2,#0DH,CO14            ;0.87
        MOV     PFSET,#1EH
        LJMP    PF1
CO14:   CJNE    R2,#0EH,CO15            ;0.86
        MOV     PFSET,#1FH
        LJMP    PF1
CO15:   CJNE    R2,#0FH,CO16            ;0.85
        MOV     PFSET,#20H
        LJMP    PF1
CO16:   CJNE    R2,#10H,CO17            ;0.84
        MOV     PFSET,#21H
        LJMP    PF1
CO17:   CJNE    R2,#11H,CO18            ;0.83
        MOV     PFSET,#22H
        LJMP    PF1
CO18:   CJNE    R2,#12H,CO19            ;0.82
        MOV     PFSET,#23H
        LJMP    PF1
CO19:   CJNE    R2,#13H,CO20            ;0.81
        MOV     PFSET,#24H
        LJMP    PF1
CO20:   CJNE    R2,#14H,CO21            ;0.80
        MOV     PFSET,#25H
        LJMP    PF1
CO21:   CJNE    R2,#15H,CO22            ;0.79
        MOV     PFSET,#26H
        LJMP    PF1
CO22:   CJNE    R2,#16H,CO23            ;0.78
        MOV     PFSET,#27H
        LJMP    PF1
CO23:   CJNE    R2,#17H,CO24            ;0.77
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV     PFSET,#28H
        LJMP    PF1
CO24:   CJNE    R2,#18H,CO25            ;0.76
        MOV     PFSET,#29H
        LJMP    PF1
CO25:   CJNE    R2,#19H,CO26            ;0.75
        MOV     PFSET,#29H
        LJMP    PF1
CO26:   CJNE    R2,#1AH,CO27            ;0.74
        MOV     PFSET,#2AH
        LJMP    PF1
CO27:   CJNE    R2,#1BH,CO28            ;0.73
        MOV     PFSET,#2BH
        LJMP    PF1
CO28:   CJNE    R2,#1CH,CO29            ;0.72
        MOV     PFSET,#2CH
        LJMP    PF1
CO29:   CJNE    R2,#1DH,CO30            ;0.71
        MOV     PFSET,#2DH
        LJMP    PF1
CO30:   CJNE    R2,#1EH,PF1             ;0.70
        MOV     PFSET,#2EH
PF1:    MOV     R0,#PFSET
        MOV     DISBUFF+2,#00H
        MOV     DISBUFF+7,#5BH          ;2
        MOV     R1,#DISBUFF+4
        MOV     DISBUFF+3,#84H          ;i.
        CALL    COM0
SHOW21: MOV     R4,#08H
        MOV     R6,#00H
        MOV     R7,#DISBUFF
        MOV     DPTR,#CONA1
        MOVX    A,@DPTR
        ANL     A,#40H
        CJNE    A,#40H,SHOW22
        LJMP    BEGIN
SHOW22: CALL    SCAN0
        MOV     DPTR,#CONC2
        MOVX    A,@DPTR
        ANL     A,#0FH
        CJNE    A,#0FH,KEYDOWN2
SHOW23: DJNZ    R4,SHOW22
        LJMP    SHOW21
KEYDOWN2: SWAP  A
        ORL     A,R6
INCRE21: CJNE   A,#77H,DECRE21
        LJMP    INCRE22
DECRE21: CJNE   A,#0B7H,ENTER21
        LJMP    DECRE22
ENTER21: CJNE   A,#0D7H,SHOW22
        MOV     DPTR,#CONC2             ;go to Time Setting
CH21:   MOVX    A,@DPTR
        ANL     A,#0FH
        CJNE    A,#0FH,CH21
        LJMP    TIMESEC
INCRE22: MOV    A,PFSET1                ;Increase PF. to Bettter
        CJNE    A,#1EH,INCRE23
        LJMP    PFSETT
INCRE23: INC    A
        MOV     PFSET1,A
        CALL    DEL0
        LJMP    PFSETT
DECRE22: MOV    A,PFSET1                ;Decrease PF.
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CJNE    A,#00H,DECRE23
        LJMP    PFSETT
DECRE23: DEC    A
        MOV     PFSET1,A
        CALL    DEL0
        LJMP    PFSETT

        ;SUBROUTINE TIMER SETTING
TIMESEC: MOV    A,TIME                  ;1-9,0
        CLR     C
        SUBB    A,#0AH
        JNC     TIM0
        MOV     A,TIME
        LJMP    COMPARE
TIM0:   MOV     A,TIME                  ;A-13,6
        CLR     C
        SUBB    A,#14H
        JNC     TIM1
        MOV     A,TIME
        ADD     A,#06H
        LJMP    COMPARE
TIM1:   MOV     A,TIME                  ;14-1D,C
        CLR     C
        SUBB    A,#1EH
        JNC     TIM2
        MOV     A,TIME
        ADD     A,#0CH
        LJMP    COMPARE
TIM2:   MOV     A,TIME                  ;1E-27,12
        CLR     C
        SUBB    A,#28H
        JNC     TIM3
        MOV     A,TIME
        ADD     A,#12H
        LJMP    COMPARE
TIM3:   MOV     A,TIME                  ;28-31,18
        CLR     C
        SUBB    A,#32H
        JNC     TIM4
        MOV     A,TIME
        ADD     A,#18H
        LJMP    COMPARE
TIM4:   MOV     A,TIME                  ;32-3B,1E
        CLR     C
        SUBB    A,#3CH
        JNC     TIM5
        MOV     A,TIME
        ADD     A,#1EH
        LJMP    COMPARE
TIM5:   MOV     A,TIME                  ;3C-45,24
        CLR     C
        SUBB    A,#46H
        JNC     TIM6
        MOV     A,TIME
        ADD     A,#24H
        LJMP    COMPARE
TIM6:   MOV     A,TIME                  ;46-4F,2A
        CLR     C
        SUBB    A,#50H
        JNC     TIM7
        MOV     A,TIME
        ADD     A,#2AH
        LJMP    COMPARE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
TIM7:     MOV    A,TIME              ;50-59,30
          CLR    C
          SUBB   A,#5AH
          JNC    TIM8
          MOV    A,TIME
          ADD    A,#30H
          LJMP   COMPARE
TIM8:     MOV    A,TIME              ;5A-63,36
          CLR    C
          SUBB   A,#64H
          JNC    TIM9
          MOV    A,TIME
          ADD    A,#36H
          LJMP   COMPARE
TIM9:     MOV    A,#99H
COMPARE:  PUSH   ACC                 ;Change to Segment Code
          ANL    A,#0FH              ;Change Low
          MOV    R0,A
          MOV    DPTR,#SEGTAB1
          MOV    A,DPL
          CLR    C
          ADD    A,R0
          MOV    DPL,A
          MOV    A,DPH
          ADDC   A,#00H
          MOV    DPH,A
          MOVX   A,@DPTR
          MOV    DISBUFF+4,A
          POP    ACC                 ;Change High
          ANL    A,#0F0H
          SWAP   A
          MOV    R0,A
          MOV    DPTR,#SEGTAB1
          MOV    A,DPL
          CLR    C
          ADD    A,R0
          MOV    DPL,A
          MOV    A,DPH
          ADDC   A,#00H
          MOV    DPH,A
          MOVX   A,@DPTR
          MOV    DISBUFF+3,A
          MOV    DISBUFF+5,#0EDH     ;S.=Seconds
          MOV    DISBUFF+7,#4FH      ;3
SHOW31:   MOV    R4,#08H
          MOV    R6,#00H
          MOV    R7,#DISBUFF
          MOV    DPTR,#CONA1
          MOVX   A,@DPTR
          ANL    A,#40H
          CJNE   A,#40H,SHOW32
          LJMP   BEGIN
SHOW32:   CALL   SCAN0
          MOV    DPTR,#CONC2
          MOVX   A,@DPTR
          ANL    A,#0FH
          CJNE   A,#0FH,KEYDOWN3
SHOW33:   DJNZ   R4,SHOW32
          LJMP   SHOW31
KEYDOWN3: SWAP   A
          ORL    A,R6
INCRE31:  CJNE   A,#0B7H,DECRE31
          LJMP   INCRE32
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DECRE31:  CJNE   A,#77H,ENTER31
          LJMP   DECRE32
ENTER31:  CJNE   A,#0D7H,SHOW32
          MOV    DPTR,#CONC2          ;go to Manual
CH31:     MOVX   A,@DPTR
          ANL    A,#0FH
          CJNE   A,#0FH,CH31
          LJMP   MANUAL
INCRE32:  MOV    A,TIME               ;Increase Time
          CJNE   A,#63H,INCRE33
          LJMP   TIMESEC
INCRE33:  INC    A
          MOV    TIME,A
          CALL   DEL0
          LJMP   TIMESEC
DECRE32:  MOV    A,TIME               ;Decrease Time
          CJNE   A,#01H,DECRE33
          LJMP   TIMESEC
DECRE33:  DEC    A
          MOV    TIME,A
          CALL   DEL0
          LJMP   TIMESEC
SEGTAB1:  DB     3FH,06H,5BH,4FH      ;0,1,2,3
          DB     66H,6DH,7DH,07H      ;4,5,6,7
          DB     7FH,6FH              ;8,9

          END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## อัตราค่าไฟฟ้าการไฟฟ้านครหลวง

### ประเภทที่ 1 บ้านอยู่อาศัย

**ลักษณะการใช้** สำหรับการใช้ไฟฟ้าในบ้านเรือนที่อยู่อาศัย วัดและโบสถ์ต่าง ๆ ตลอดจนบริเวณที่เกี่ยวข้อง โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

**1.1 ปริมาณการใช้พลังงานไฟฟ้าไม่เกิน 150 หน่วยต่อเดือน**

อัตรารายเดือน : ค่าพลังงานไฟฟ้า

| | | | |
|---|---|---|---|
| 5 หน่วย (กิโลวัตต์ชั่วโมง) แรก (หน่วยที่ 1-5) | เป็นเงิน | 4.96 | บาท |
| 10 หน่วยต่อไป (หน่วยที่ 6-15) | หน่วยละ | 0.7124 | บาท |
| 10 หน่วยต่อไป (หน่วยที่ 16-25) | หน่วยละ | 0.8993 | บาท |
| 10 หน่วยต่อไป (หน่วยที่ 26-35) | หน่วยละ | 1.1516 | บาท |
| 65 หน่วยต่อไป (หน่วยที่ 36-100) | หน่วยละ | 1.5348 | บาท |
| 50 หน่วยต่อไป (หน่วยที่ 101-150) | หน่วยละ | 1.6282 | บาท |
| 250 หน่วยต่อไป (หน่วยที่ 151-400 | หน่วยละ | 2.1329 | บาท |
| เกินกว่า 400 หน่วย (หน่วยที่ 401 เป็นต้นไป) | หน่วยละ | 2.4226 | บาท |

**ค่าไฟฟ้าต่ำสุด : เดือนละ 4.67 บาท**

**1.2 ปริมาณการใช้พลังงานไฟฟ้าเกินกว่า 150 หน่วยต่อเดือน**

อัตรารายเดือน : ค่าพลังงานไฟฟ้า

| | | | |
|---|---|---|---|
| 35 หน่วย (กิโลวัตต์ชั่วโมง) แรก (หน่วยที่ 1-35) | เป็นเงิน | 85.21 | บาท |
| 115 หน่วยต่อไป (หน่วยที่ 36-150) | หน่วยละ | 1.1236 | บาท |
| 250 หน่วยต่อไป (หน่วยที่ 151-400) | หน่วยละ | 2.1329 | บาท |
| เกินกว่า 400 หน่วย (หน่วยที่ 401 เป็นต้นไป) | หน่วยละ | 2.4226 | บาท |

**ค่าไฟฟ้าต่ำสุด : เดือนละ 88.18 บาท**

**หมายเหตุ**

1. ผู้ใช้ไฟฟ้าที่ติดตั้งเครื่องวัดหน่วยไฟฟ้า ขนาดไม่เกิน 5 แอมแปร์ 220 โวลท์ 1 เฟส 2 สาย จะถูกจัดให้อยู่ในประเภทที่ 1 ข้อ 1.1 แต่ถ้ามีการใช้พลังงานไฟฟ้าเกินกว่า 150 หน่วยต่อเดือนติดต่อกัน 3 เดือน ในเดือนถัดไปจะจัดเข้าอยู่ในประเภทที่ 1 ข้อ 1.2 และถ้ามีการใช้พลังงานไฟฟ้าไม่เกิน 150 หน่วยต่อเดือนติดต่อกัน 3 เดือน ในเดือนถัดไปจะจัดเข้าอยู่ในประเภทที่ 1 ข้อ 1.1 ตามเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ผู้ใช้ไฟฟ้าที่ติดตั้งเครื่องวัดหน่วยไฟฟ้า ขนาดเกินกว่า 5 แอมแปร์ 220 โวลท์ 1 เฟส 2 สาย จะถูกจัดให้อยู่ในประเภทที่ 1 ข้อ 1.2 ตลอดไป

2. ผู้ใช้ไฟฟ้าที่ติดตั้งเครื่องวัดหน่วยไฟฟ้า ขนาดเกินกว่า 5 แอมแปร์ 220 โวลท์ 1 เฟส 2 สาย จะถูกจัดให้อยู่ในประเภทที่ 1 ข้อ 1.2 ตลอดไป

3. สถานที่ที่ใช้ในการประกอบศาสนกิจ ตลอดจนบริเวณที่เกี่ยวข้องสามารถเลือกใช้อัตราค่าไฟฟ้าประเภทที่ 6 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประเภทที่ 2 กิจการขนาดเล็ก

**ลักษณะการใช้** สำหรับการใช้ไฟฟ้าเพื่อประกอบธุรกิจ ธุรกิจรวมกับที่อยู่อาศัย อุตสาหกรรม และหน่วยงานรัฐวิสาหกิจ หรืออื่น ๆ ตลอดจนบริเวณที่เกี่ยวข้อง ซึ่งมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 30 กิโลวัตต์ โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

**อัตรารายเดือน** : ค่าพลังงานไฟฟ้า

| | | | |
|---|---|---|---|
| 35 หน่วย (กิโลวัตต์ชั่วโมง) แรก (หน่วยที่ 1-35) | เป็นเงิน | 89.89 | บาท |
| 115 หน่วยต่อไป (หน่วยที่ 36-150) | หน่วยล | 1.1236 | บาท |
| 250 หน่วยต่อไป (หน่วยที่ 151-400) | หน่วยละ | 2.1329 | บาท |
| เกินกว่า 400 หน่วย (หน่วยที่ 401 เป็นต้นไป) | หน่วยละ | 2.4226 | บาท |

**ค่าไฟฟ้าต่ำสุด : เดือนละ 87.85 บาท**

**หมายเหตุ**

ผู้ใช้ไฟฟ้าประเภทที่ 2 นี้ หากในรอบเดือนใดมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดตั้งแต่ 30 กิโววัตต์ขึ้นไป จะจัดเข้าอยู่ในประเภทที่ 3 ประเภทที่ 4 หรือประเภทที่ 5 แล้วแต่กรณี และจะจัดเข้ามาอยู่ในประเภทที่ 2 อีกต่อเมื่อความต้องการพลังไฟฟ้าดังกล่าวลดต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประเภทที่ 3 กิจการขนาดกลาง

**ลักษณะการใช้** สำหรับการใช้ไฟฟ้าเพื่อประกอบธุรกิจ อุตสาหกรรม และหน่วยรัฐวิสาหกิจ ตลอดจนบริเวณที่เกี่ยวข้อง ซึ่งมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดตั้งแต่ 30 - 1,999 กิโลวัตต์และมีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนไม่เกิน 355,000 หน่วยต่อเดือน รวมถึงส่วนราชการที่มีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 250,000 ถึง 355,000 หน่วยต่อเดือน โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

**3.1 อัตราปกติ**

**อัตรารายเดือน**

| | ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ค่าพลังงานไฟฟ้า บาท/หน่วย |
|---|---|---|
| 3.1.1 แรงดัน 69 กิโลโวลท์ขึ้นไป | 175.70 | 1.0208 |
| 3.1.2 แรงดัน 12.24 กิโลโวลท์ | 196.26 | 1.0582 |
| 3.1.3 แรงดันต่ำกว่า 12 กิโลโวลท์ | 221.50 | 1.0862 |

**ความต้องการพลังไฟฟ้า** : ความต้องการพลังไฟฟ้าแต่ละเดือน คือความต้องการพลังไฟฟ้าเป็นกิโลวัตต์ เฉลี่ยใน 15 นาทีที่สูงสุดในรอบเดือน เศษของกิโลวัตต์ถ้าไม่ถึง 0.5 กิโลวัตต์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวัตต์ขึ้นไปคิดเป็น 1 กิโลวัตต์

**3.2 อัตราตามช่วงเวลาของการใช้ (Time of Use Rate : TOUR)**

**อัตรารายเดือน**

| | ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ค่าพลังงานไฟฟ้า บาท/หน่วย | | ค่าบริการ บาท/เดือน |
|---|---|---|---|---|
| | 1' | 1' | 2' | 3' | |
| 3.2.1 แรงดัน 115 กิโลโวลท์ขึ้นไป | 102.80 | 1.5349 | 0.6671 | 0.6062 | 400.00 |
| 3.2.2 แรงดัน 69 กิโลโวลท์ | 158.88 | 1.6292 | 0.6769 | 0.6153 | 400.00 |
| 3.2.3 แรงดัน 12-24 กิโลโวลท์ | 200.93 | 1.7736 | 0.6861 | 0.6236 | 850.00 |
| 3.2.4 แรงดันต่ำกว่า 12 กิโลโวลท์ | 214.95 | 1.8891 | 0.7283 | 0.6616 | 850.00 |

1' วันจันทร์ - เสาร์ เวลา 09.00-22.00 น. (On Peak)

2' วันจันทร์ - เสาร์ เวลา 22.00-09.00 น. (Off Peak)

3' วันอาทิตย์ เวลา 00.00-24.00 น. (Off Peak)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ความต้องการพลังไฟฟ้า** : ความต้องการพลังไฟฟ้าแต่ละเดือน คือความต้องการพลังไฟฟ้าเป็นกิโลวัตต์ เฉลี่ยใน 15 นาทีที่สูงสุดในช่วงเวลา On Peak ในรอบเดือน เศษของกิโลวัตต์ถ้าไม่ถึง 0.5 กิโลวัตต์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวัตต์ขึ้นไปคิดเป็น 1 กิโลวัตต์

**ค่าไฟฟ้าต่ำสุด** : ค่าไฟฟ้าต่ำสุดในแต่ละเดือน ต้องไม่ต่ำกว่าร้อยละ 70 ของค่าความต้องการพลังไฟฟ้า (Demand Charge) ที่สูงสุดในรอบ 12 เดือนที่ผ่านมา (สิ้นสุดในเดือนปัจจุบัน)

**ค่าเพาเวอร์แฟกเตอร์**

สำหรับผู้ใช้ไฟฟ้าที่มีเพาเวอร์แฟกเตอร์ (Lag) ถ้าในรอบเดือนใดผู้ใช้ไฟฟ้ามีความต้องการพลังไฟฟ้ารีแอคตีฟเฉลี่ยใน 15 นาทีที่สูงสุด เมื่อคิดเป็นกิโลวาร์ (Maximum 15 mimute kilovar demand) เกินกว่าร้อยละ 63 ของความต้องการพลังไฟฟ้าแอคตีฟเฉลี่ยใน 15 นาทีที่สูงสุดเมื่อคิดเป็นกิโลวัตต์ (Maximum 15 mimute kilowatt demand) แล้ว เฉพาะส่วนที่เกินจะต้องเสียค่าเพาเวอร์แฟกเตอร์ในอัตรากิโลวาร์ละ 14.02 บาท สำหรับการเรียกเก็บเงินค่าไฟฟ้าในรอบเดือนนั้น เศษของกิโลวาร์ถ้าไม่ถึง 0.5 กิโลวาร์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวาร์ขึ้นไปคิดเป็น 1 กิโลวาร์

**หมายเหตุ**

1. ผู้ใช้ไฟฟ้าประเภทที่ 3 นี้ จะจัดเข้าอยู่ในประเภทที่ 3 ข้อ 3.1 และหากมีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 250,000 หน่วยต่อเดือน สามารถเลือกใช้อัตราค่าไฟฟ้าแระเภทที่ 3 ข้อ 3.2 ได้ ทั้งนี้หากเลือกใช้แล้วจะกลับไปใช้อัตราเดิมอีกไม่ได้ แม้ว่าต่อไปจะมีปริมาณการใช้พลังงานไฟฟ้าไม่เกิน 250,000 หน่วยต่อเดือน นอกจากจะมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน หรือได้มีการเปลี่ยนแปลงลักษณะการใช้ไฟฟ้า

2. ส่วนราชการที่มีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 250,000 หน่วยต่อเดือน จะจัดเข้าอยู่ในประเภทที่ 3 นี้ ตั้งแต่ค่าไฟฟ้าประจำเดือน ตุลาคม 2540 โดยจัดเข้าอยู่ในประเภทที่ 3 ข้อ 3.2

3. ผู้ใช้ไฟฟ้าที่มีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน ในเดือนถัดไปจะจัดเข้าอยู่ในประเภทที่ 2 หรือประเภทที่ 6 แล้วแต่กรณี และจะจัดเข้ามาอยู่ในประเภทที่ 3 อีกเมื่อมีความต้องการพลังไฟฟ้าดังกล่าวตั้งแต่ 30 - 1,999 กิโลวัตต์

4. ผู้ใช้ไฟฟ้าที่ประสงค์จะเลือกใช้อัตราค่าไฟฟ้าประเภทที่ 3 ข้อ 3.2 ต้องติดต่อแจ้งความประสงค์กับการไฟฟ้านครหลวง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประเภทที่ 4 กิจการขนาดใหญ่

**ลักษณะการใช้** สำหรับการใช้ไฟฟ้าเพื่อประกอบธุรกิจ อุตสาหกรรม ส่วนราชการและหน่วยงานรัฐวิสาหกิจ ตลอดจนบริเวณที่เกี่ยวข้อง ซึ่งมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดตั้งแต่ 2,000 กิโลวัตต์ขึ้นไป หรือมีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 355,000 หน่วยต่อเดือน โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

**4.1 อัตราตามช่วงเวลาของวัน (Time of Day Rate : TODR)**

**อัตรารายเดือน**

| | ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | | | ค่าพลังงานไฟฟ้า บาท/หน่วย |
|---|---|---|---|---|
| | 1' | 2' | 3' | |
| 4.1.1 แรงดัน 69 กิโลโวลท์ขึ้นไป | 224.30 | 29.91 | 0 | 1.0208 |
| 4.1.2 แรงดัน 12.24 กิโลโวลท์ | 285.05 | 58.88 | 0 | 1.0582 |
| 4.1.3 แรงดันต่ำกว่า 12 กิโลโวลท์ | 332.71 | 68.22 | 0 | 1.0882 |

1' เวลา 18.30-21.30 น. ของทุกวัน (On Peak)

2' เวลา 08.00-18.30 น. ของทุกวัน (Partial Peak) คิดค่าความต้องการพลังไฟฟ้าเฉพาะส่วนที่ เกินจากช่วง On Peak

3' เวลา 21.30-08.00 น. ของทุกวัน (Off Peak) ไม่คิดค่าความต้องการพลังไฟฟ้า

**ความต้องการพลังไฟฟ้า** : ความต้องการพลังไฟฟ้าแต่ละเดือน คือความต้องการพลังไฟฟ้าเป็นกิโลวัตต์ เฉลี่ยใน 15 นาทีที่สูงสุดในรอบเดือน เศษของกิโลวัตต์ถ้าไม่ถึง 0.5 กิโลวัตต์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวัตต์ขึ้นไปคิดเป็น 1 กิโลวัตต์

**4.2 อัตราตามช่วงเวลาของการใช้ (Time of Use Rate : TOUR)**

**อัตรารายเดือน**

| | ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ค่าพลังงานไฟฟ้า บาท/หน่วย | | ค่าบริการ บาท/เดือน |
|---|---|---|---|---|
| | 1' | 2' | 3' | |
| 4.2.1 แรงดัน 115 กิโลโวลท์ขึ้นไป | 102.80 | 1.5349 | 0.6671 | 0.6062 | 400.00 |
| 4.2.2 แรงดัน 69 กิโลโวลท์ | 158.88 | 1.6292 | 0.6769 | 0.6153 | 400.00 |
| 4.2.3 แรงดัน 12-24 กิโลโวลท์ | 200.93 | 1.7736 | 0.6861 | 0.6236 | 850.00 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | | | | |
|---|---|---|---|---|---|
| 4.2.4 แรงดันต่ำกว่า 12 กิโลโวลท์ | 214.95 | 1.8891 | 0.7283 | 0.6616 | 850.00 |

1' วันจันทร์ - เสาร์ เวลา 09.00-22.00 น. (On Peak)

2' วันจันทร์ - เสาร์ เวลา 22.00-09.00 น. (Off Peak)

3' วันอาทิตย์ เวลา 00.00-24.00 น. (Off Peak)

**ความต้องการพลังไฟฟ้า** : ความต้องการพลังไฟฟ้าแต่ละเดือน คือความต้องการพลังไฟฟ้าเป็นกิโลวัตต์ เฉลี่ยใน 15 นาทีที่สูงสุดในช่วงเวลา On Peak ในรอบเดือน เศษของกิโลวัตต์ถ้าไม่ถึง 0.5 กิโลวัตต์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวัตต์ขึ้นไปคิดเป็น 1 กิโลวัตต์

**ค่าไฟฟ้าต่ำสุด** : ค่าไฟฟ้าต่ำสุดในแต่ละเดือน ต้องไม่ต่ำกว่าร้อยละ 70 ของค่าความต้องการพลังไฟฟ้า (Demand Charge) ที่สูงสุดในรอบ 12 เดือนที่ผ่านมา (สิ้นสุดในเดือนปัจจุบัน)

**ค่าเพาเวอร์แฟกเตอร์**

สำหรับผู้ใช้ไฟฟ้าที่มีเพาเวอร์แฟกเตอร์ (Lag) ถ้าในรอบเดือนใดผู้ใช้ไฟฟ้ามีความต้องการพลังไฟฟ้ารีแอคตีฟเฉลี่ยใน 15 นาทีที่สูงสุด เมื่อคิดเป็นกิโลวาร์ (Maximum 15 mimute kilovar demand) เกินกว่าร้อยละ 63 ของความต้องการพลังไฟฟ้าแอคตีฟเฉลี่ยใน 15 นาทีที่สูงสุด เมื่อคิดเป็นกิโลวัตต์ (Maximum 15 mimute kilowatt demand) แล้ว เฉพาะส่วนที่เกินจะต้องเสียค่าเพาเวอร์แฟกเตอร์ในอัตรากิโลวาร์ละ 14.02 บาท สำหรับการเรียกเก็บเงินค่าไฟฟ้าในรอบเดือนนั้น เศษของกิโลวาร์ถ้าไม่ถึง 0.5 กิโลวาร์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวาร์ขึ้นไปคิดเป็น 1 กิโลวาร์

**หมายเหตุ**

1. ผู้ใช้ไฟฟ้าประเภทที่ 4 นี้ จะจัดเข้าอยู่ในประเภทที่ 4 ข้อ 4.1 ตั้งแต่ค่าไฟฟ้าประจำเดือน มกราคม 2540 และสามารถเลือกใช้อัตราค่าไฟฟ้าประเภทที่ 4 ข้อ 4.2 ได้ ทั้งนี้หากเลือกใช้แล้วจะกลับไปใช้อัตราเดิมอีกไม่ได้ แม้ว่าต่อไปจะมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 2,000 กิโลวัตต์ หรือมีปริมาณการใช้พลังงานไฟฟ้าไม่เกิน 355,000 หน่วยต่อเดือน นอกจากจะมีความต้องการพลังไฟฟ้าดังกล่าวต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน หรือได้มีการเปลี่ยนแปลงลักษณะการใช้ไฟฟ้า

2. ผู้ใช้ไฟฟ้าที่จัดเข้าอยู่ในประเภทที่ 4 ตั้งแต่ค่าไฟฟ้าประจำเดือน ตุลาคม 2540 จะจัดเข้าอยู่ในประเภทที่ 4 ข้อ 4.2 แม้ว่าต่อไปจะมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 2,000 กิโลวัตต์ หรือมีปริมาณการใช้พลังงานไฟฟ้าไม่เกิน 355,000 หน่วยต่อเดือน นอกจากจะมีความต้องการพลังไฟฟ้าดังกล่าวต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน หรือได้มีการเปลี่ยนแปลงลักษณะการใช้ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ส่วนราชการที่มีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 250,000 หน่วยต่อเดือน จะจัดเข้าอยู่ในประเภทที่ 4 นี้ ตั้งแต่ค่าไฟฟ้าประจำเดือน ตุลาคม 2540 โดยจัดเข้าอยู่ในประเภทที่ 4 ข้อ 4.2

4. ผู้ใช้ไฟฟ้าที่มีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน ในเดือนถัดไปจะจัดเข้าอยู่ในประเภทที่ 2 หรือประเภทที่ 6 แล้วแต่กรณี และจะจัดเข้ามาอยู่ในประเภทที่ 4 อีกเมื่อมีความต้องการพลังไฟฟ้าดังกล่าวตั้งแต่ 2,000 กิโลวัตต์ขึ้นไป หรือมีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 355,000 หน่วยต่อเดือน

5. ผู้ใช้ไฟฟ้าที่มีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดตั้งแต่ 2,000 กิโลวัตต์ขึ้นไปในเดือนใด หรือมีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 355,000 หน่วยต่อเดือน จะจัดเข้าอยู่ในประเภทที่ 4 ในเดือนถัดไปหลังจากเดือนที่ติดตั้งเครื่องวัดหน่วยไฟฟ้าตามช่วงเวลาของวัน (TOD Meter) หรือเครื่องวัดหน่วยไฟฟ้าตามช่วงเวลาของการใช้ (TOD Meter) หากยังไม่ได้ติดตั้งเครื่องวัดหน่วยไฟฟ้าดังกล่าว อนุโลมไม่คิดค่าไฟฟ้าตามอัตราประเภทเดิมไปพลางก่อน

6. ผู้ใช้ไฟฟ้าที่ประสงค์จะเลือกใช้อัตราค่าไฟฟ้าประเภทที่ 4 ข้อ 4.2 ต้องติดต่อแจ้งความประสงค์กับการไฟฟ้านครหลวง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประเภทที่ 5 กิจการเฉพาะอย่าง

**ลักษณะการใช้** สำหรับการใช้ไฟฟ้าเพื่อประกอบกิจการโรงแรมและกิจ

**อัตรารายเดือน**การให้เช่าพักอาศัย ตลอดจนบริเวณที่เกี่ยวข้อง ซึ่งมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดตั้งแต่ 30 กิโลวัตต์ขึ้นไป โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

5.1 อัตราปกติ

| | ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ค่าพลังงานไฟฟ้า บาท/หน่วย |
|---|---|---|
| 5.1.1 แรงดัน 69 กิโลโวลท์ขึ้นไป | 220.56 | 1.0208 |
| 5.1.2 แรงดัน 12.24 กิโลโวลท์ | 256.07 | 1.0582 |
| 5.1.3 แรงดันต่ำกว่า 12 กิโลโวลท์ | 276.64 | 1.0882 |

**ความต้องการพลังไฟฟ้า** : ความต้องการพลังไฟฟ้าแต่ละเดือน คือความต้องการพลังไฟฟ้าเป็นกิโลวัตต์ เฉลี่ยใน 15 นาทีที่สูงสุดในรอบเดือน เศษของกิโลวัตต์ถ้าไม่ถึง 0.5 กิโลวัตต์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวัตต์ขึ้นไปคิดเป็น 1 กิโลวัตต์

5.2 **อัตราตามช่วงเวลาของการใช้ (Time of Use Rate : TOUR)**

**อัตรารายเดือน**

| | ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ค่าพลังงานไฟฟ้า บาท/หน่วย | | | ค่าบริการ บาท/เดือน |
|---|---|---|---|---|---|
| | 1' | 1' | 2' | 3' | |
| 5.2.1 แรงดัน 115 กิโลโวลท์ขึ้นไป | 102.80 | 1.5349 | 0.6671 | 0.6062 | 400.00 |
| 5.2.2 แรงดัน 69 กิโลโวลท์ | 158.88 | 1.6292 | 0.6769 | 0.6153 | 400.00 |
| 5.2.3 แรงดัน 12-24 กิโลโวลท์ | 200.93 | 1.7736 | 0.6861 | 0.6236 | 850.00 |
| 5.2.4 แรงดันต่ำกว่า 12 กิโลโวลท์ | 214.95 | 1.8891 | 0.7283 | 0.6616 | 850.00 |

1' วันจันทร์ - เสาร์ เวลา 09.00-22.00 น. (On Peak)

2' วันจันทร์ - เสาร์ เวลา 22.00-09.00 น. (Off Peak)

3' วันอาทิตย์ เวลา 00.00-24.00 น. (Off Peak)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ความต้องการพลังไฟฟ้า** : ความต้องการพลังไฟฟ้าแต่ละเดือน คือความต้องการพลังไฟฟ้าเป็นกิโลวัตต์ เฉลี่ยใน 15 นาทีที่สูงสุดในช่วงเวลา On Peak ในรอบเดือน เศษของกิโลวัตต์ถ้าไม่ถึง 0.5 กิโลวัตต์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวัตต์ขึ้นไปคิดเป็น 1 กิโลวัตต์

**ค่าไฟฟ้าต่ำสุด** : ค่าไฟฟ้าต่ำสุดในแต่ละเดือน ต้องไม่ต่ำกว่าร้อยละ 70 ของค่าความต้องการพลังไฟฟ้า (Demand Charge) ที่สูงสุดในรอบ 12 เดือนที่ผ่านมา (สิ้นสุดในเดือนปัจจุบัน)

**ค่าเพาเวอร์แฟกเตอร์**

สำหรับผู้ใช้ไฟฟ้าที่มีเพาเวอร์แฟกเตอร์ (Lag) ถ้าในรอบเดือนใดผู้ใช้ไฟฟ้ามีความต้องการพลังไฟฟ้ารีแอคตีฟเฉลี่ยใน 15 นาทีที่สูงสุด เมื่อคิดเป็นกิโลวาร์ (Maximum 15 mimute kilovar demand) เกินกว่าร้อยละ 63 ของความต้องการพลังไฟฟ้าแอคตีฟเฉลี่ยใน 15 นาทีที่สูงสุด เมื่อคิดเป็นกิโลวัตต์ (Maximum 15 mimute kilowatt demand) แล้ว เฉพาะส่วนที่เกินจะต้องเสียค่าเพาเวอร์แฟกเตอร์ในอัตรากิโลวาร์ละ 14.02 บาท สำหรับการเรียกเก็บเงินค่าไฟฟ้าในรอบเดือนนั้น เศษของกิโลวาร์ถ้าไม่ถึง 0.5 กิโลวาร์ตัดทิ้ง ตั้งแต่ 0.5 กิโลวาร์ขึ้นไปคิดเป็น 1 กิโลวาร์

**หมายเหตุ**

1. ผู้ใช้ไฟฟ้าประเภทที่ 5 นี้ จะจัดเข้าอยู่ในประเภทที่ 5 ข้อ 5.1 ตั้งแต่ค่าไฟฟ้าประจำเดือน มกราคม 2540 และหากมีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 250,000 หน่วยต่อเดือน สามารถเลือกใช้อัตราค่าไฟฟ้าประเภทที่ 5 ข้อ 5.2 ได้ ทั้งนี้หากเลือกใช้แล้วจะกลับไปใช้อัตราเดิมอีกไม่ได้ แม้ว่าต่อไปจะมีความต้องการพลังไฟฟ้าไม่เกิน 250,000 หน่วยต่อเดือน นอกจากจะมีความต้องการพลังไฟฟ้าดังกล่าวเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน หรือได้มีการเปลี่ยนแปลงลักษณะการใช้ไฟฟ้า

2. ผู้ใช้ไฟฟ้าที่จัดเข้าอยู่ในประเภทที่ 5 ตั้งแต่ค่าไฟฟ้าประจำเดือน ตุลาคม 2540 จะจัดเข้าอยู่ในประเภทที่ 5 ข้อ 5.2 แม้ว่าต่อไปจะมีความต้องการพลังไฟฟ้าเฉลี่ย 3 เดือนเกินกว่า 355,000 หน่วยต่อเดือน จะจัดเข้าอยู่ในประเภทที่ 5 ข้อ 5.2 แม้ว่าต่อไปจะมีปริมาณการใช้พลังงานไฟฟ้าไม่เกิน 355,000 หน่วยต่อเดือน นอกจากจะมีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน หรือได้มีการเปลี่ยนแปลงลักษณะการใช้ไฟฟ้า

3. ผู้ใช้ไฟฟ้าที่มีความต้องการพลังไฟฟ้าเฉลี่ยใน 15 นาทีที่สูงสุดต่ำกว่า 30 กิโลวัตต์ติดต่อกันเป็นเวลา 12 เดือน ในเดือนถัดไปจะจัดเข้าอยู่ในประเภทที่ 2 และจะจัดเข้ามาอยู่ในประเภทที่ 5 อีกเมื่อมีความต้องการพลังไฟฟ้าดังกล่าวตั้งแต่ 30 กิโลวัตต์ขึ้นไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ผู้ใช้ไฟฟ้าที่จัดเข้าอยู่ในประเภทที่ 5 ข้อ 5.2 จะจัดเข้าอยู่ในเดือนถัดไปหลังจากที่ติดตั้งเครื่องวัดหน่วยไฟฟ้าตามช่วงเวลาของการใช้ (TOU Meter) หากยังไม่ได้ติดตั้งเครื่องวัดหน่วยไฟฟ้าดังกล่าว อนุโลมไม่คิดค่าไฟฟ้าตามอัตราประเภทเดิมไปพลางก่อน

5. ผู้ใช้ไฟฟ้าที่ประสงค์จะเลือกใช้อัตราค่าไฟฟ้าประเภทที่ 5 ข้อ 5.2 ต้องติดต่อแจ้งความประสงค์กับการไฟฟ้านครหลวง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ประเภทที่ 6 ส่วนราชการและองค์กรที่ไม่แสวงหากำไร**

**ลักษณะการใช้** สำหรับการใช้ไฟฟ้าของส่วนราชการ หน่วยงานตามกฎหมาย ระเบียบบริหารราชการส่วนท้องถิ่น ตลอดจนบริเวณที่เกี่ยวข้อง ซึ่งมีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือนไม่เกิน 250,000 หน่วยต่อเดือน และองค์กรที่ไม่ใช่ส่วนราชการแต่มีวัตถุประสงค์ในการให้บริการโดยไม่คิดค่าตอบแทน รวมถึงสถานที่ที่ใช้ในการประกอบศาสนกิจ ตลอดจนบริเวณที่เกี่ยวข้อง แต่ไม่รวมถึงหน่วยงานรัฐวิสาหกิจ สถานฑูต สถานที่ทำการเกี่ยวกับกิจการของต่างชาติ และสถานที่ทำการขององค์การระหว่างประเทศ โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

อัตรารายเดือน

**6.1 ระดับแรงดันไฟฟ้า 69 กิโลโวลท์ขึ้นไป**

**ค่าพลังงานไฟฟ้า :**

| | | | |
|---|---|---|---|
| 10,000 หน่วย (กิโลวัตต์ชั่วโมง) แรก (หน่วยที่ 1-10,000) | เป็นเงิน | 14,413.3 | บาท |
| เกินกว่า 10,000 หน่วยขึ้นไป (หน่วยที่ 10,001 เป็นต้นไป) | หน่วยละ | 1.44113.3 | บาท |

**6.2 ระดับแรงดันไฟฟ้า 12-24 กิโลโวลท์**

**ค่าพลังงานไฟฟ้า :**

| | | | |
|---|---|---|---|
| 300 หน่วย (กิโลวัตต์ชั่วโมง) แรก (หน่วยที่ 1-300) | เป็นเงิน | 480.05 | บาท |
| เกินกว่า 300 หน่วยขึ้นไป (หน่วยที่ 301 เป็นต้นไป) | หน่วยละ | 1.4413 | บาท |

**6.3 ระดับแรงดันไฟฟ้าต่ำกว่า 12 กิโลโวลท์**

**ค่าพลังงานไฟฟ้า :**

| | | | |
|---|---|---|---|
| 10 หน่วย (กิโลวัตต์ชั่วโมง) แรก (หน่วยที่ 1-10) | เป็นเงิน | 18.06 | บาท |
| เกินกว่า 10 หน่วยขึ้นไป (หน่วยที่ 11 เป็นต้นไป) | หน่วยละ | 1.8058 | บาท |

**ค่าไฟฟ้าต่ำสุด :**

| | | | |
|---|---|---|---|
| ระดับแรงดันไฟฟ้า 69 กิโลโวลท์ขึ้นไป | เดือนละ | 13,831.78 | บาท |
| ระดับแรงดันไฟฟ้า 12-24 กิโลโวลท์ | เดือนละ | 462.62 | บาท |
| ระดับแรงดันไฟฟ้าต่ำกว่า 12 กิโลโวลท์ | เดือนละ | 17.4 | บาท |

**หมายเหตุ**

1. สถานที่ที่ใช้ในการประกอบศาสนกิจ ตลอดจนบริเวณที่เกี่ยวข้อง ที่จัดเข้าอยู่ในประเภทที่ 1 สามารถเลือกใช้อัตราค่าไฟฟ้าประเภทที่ 6 นี้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ส่วนราชการที่มีปริมาณการใช้พลังงานไฟฟ้าเฉลี่ย 3 เดือน เกินกว่า 250,000 หน่วยต่อเดือน จะจัดเข้าอยู่ในประเภทที่ 6 นี้ไปก่อน จนกว่าจะถึงการคิดค่าไฟฟ้าประจำเดือนตุลาคม 2540 ฯ

## ประเภทที่ 7 สูบน้ำเพื่อการเกษตร

**ลักษณะการใช้** สำหรับการใช้ไฟฟ้ากับเครื่องสูบน้ำเพื่อการเกษตรของส่วนราชการกลุ่มเกษตรกรที่ทางราชการรับรอง หรือสหกรณ์เพื่อการเกษตร โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

**อัตรารายเดือน :** ค่าพลังงานไฟฟ้า

| | | | |
|---|---|---|---|
| 100 หน่วย (กิโลวัตต์ชั่วโมง) แรก (หน่วยที่ 1-100) | เป็นเงิน | 115.15 | บาท |
| เกินกว่า 100 หน่วยขึ้นไป (หน่วยที่ 101 เป็นต้นไป) | หน่วยละ | 1.1516 | บาท |

**ค่าไฟฟ้าต่ำสุด :** เดือนละ 109.35 บาท

**หมายเหตุ**

ผู้ใช้ไฟฟ้าในอัตราประเภทที่ 7 จะต้องติดต่อเพื่อทำสัญญากับการไฟฟ้านครหลวงก่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## อัตราค่าไฟฟ้าสำรอง

**กรณีที่ 1** สำหรับผู้ใช้ไฟฟ้าเฉพาะที่มีเครื่องกำเนิดไฟฟ้าของตนเองและใช้ไฟฟ้าที่ผลิตจากเครื่องกำเนิดไฟฟ้าของตนเองเป็นหลัก แต่ต้องการไฟฟ้าจากการไฟฟ้านครหลวง เพื่อสำรองไว้ใช้ทดแทนในกรณีที่เครื่องกำเนิดไฟฟ้าดังกล่าวขัดข้อง หรือหยุดเพื่อซ่อมแซมและบำรุงรักษาตามแผนงานที่ได้แจ้งการไฟฟ้านครหลวงไว้ โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

**1.1 เดือนที่ไม่มีการใช้ไฟฟ้าสำรอง :** ค่าไฟฟ้าคิดจาก ความต้องการพลังไฟฟ้าสำรองตามสัญญา โดยคิดเฉพาะค่าความต้องการพลังไฟฟ้าร้อยละ 30 ของอัตราปกติดังนี้

**อัตรารายเดือน : ความต้องการพลังไฟฟ้าสำรองตามสัญญา**

| | ตั้งแต่ 30-1,999 กิโลวัตต์ ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ตั้งแต่ 2,000กิโลวัตต์ ขึ้นไป ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ |
|---|---|---|
| 1.1.1 แรงดัน 69 กิโลวลท์ขึ้นไป | 52.71 | 67.29 |
| 1.1.2 แรงดัน 12-24 กิโลโวลท์ | 58.88 | 85.51 |
| 1.13 แรงดันต่ำกว่า 12 กิโลโวลท์ | 66.45 | |

**1.2 เดือนที่มีการใช้ไฟฟ้าสำรอง**

**1.2.1 ค่าความต้องการพลังไฟฟ้า :** คิดจาก ค่าความต้องการพลังไฟฟ้าที่ใช้จริงแต่ไม่เกินความต้องการพลังไฟฟ้าสำรองตามสัญญา รวมกับค่าความต้องการพลังไฟฟ้าส่วนที่ต่ำกว่าหรือสูงกว่าสัญญา

1.2.1.1 ค่าความต้องการพลังไฟฟ้าที่ใช้จริง แต่ไม่เกินความต้องการพลังไฟฟ้าสำรองตามสัญญา : คิดตามอัตราค่าไฟฟ้าปกติ

1.2.1.2 ค่าความต้องการพลังไฟฟ้าส่วนที่ต่ำกว่าหรือสูงกว่าสัญญา

กรณีต่ำกว่าสัญญา : คิดค่าความต้องการพลังไฟฟ้าส่วนที่ต่ำกว่าสัญญาตามอัตราค่าไฟฟ้าสำรอง ข้อ 1.1

กรณีสูงกว่าสัญญา : คิดค่าความต้องการพลังไฟฟ้าส่วนที่สูงกว่าสัญญาเป็น 2 เท่าของอัตราค่าไฟฟ้าปกติ

**1.2.2 ค่าพลังงานไฟฟ้า :** คิดตามอัตราค่าไฟฟ้าปกติ

**ค่าไฟฟ้าต่ำสุด :** ค่าไฟฟ้าต่ำสุดต้องไม่ต่ำกว่าค่าความต้องการพลังไฟฟ้าสำรองตามสัญญาในข้อ 1.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**กรณีที่ 2** สำหรับผู้ใช้ไฟฟ้าเฉพาะที่มีเครื่องกำเนิดไฟฟ้าของตนเอง ผลิตพลังงานไฟฟ้าร่วมกับพลังงานความร้อน (Cogeneration) ที่มีคุณสมบัติตามระเบียบการรับซื้อไฟฟ้าจากผู้ผลิตรายเล็ก และใช้ไฟฟ้าที่ผลิตจากเครื่องกำเนิดไฟฟ้าของตนเองเป็นหลัก แต่ต้องการไฟฟ้าจากการไฟฟ้านครหลวง เพื่อสำรองไว้ใช้ทดแทนในกรณีที่เครื่องกำเนิดไฟฟ้าดังกล่าวขัดข้อง หรือหยุดเพื่อซ่อมแซมและบำรุงรักษาตามแผนงานที่ได้แจ้งการไฟฟ้านครหลวงไว้ โดยต่อผ่านเครื่องวัดหน่วยไฟฟ้าเครื่องเดียว

2.1 **เดือนที่ไม่มีการใช้ไฟฟ้าสำรอง** : ค่าไฟฟ้าคิดจากความต้องการพลังไฟฟ้าสำรองตามสัญญา โดยคิดเฉพาะค่าความต้องการพลังไฟฟ้าร้อยละ 15 ของอัตราปกติดังนี้

อัตรารายเดือน : **ความต้องการพลังไฟฟ้าสำรองตามสัญญา**

| | ตั้งแต่ 30-1,999 กิโลวัตต์ ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ตั้งแต่ 2,000กิโลวัตต์ ขึ้นไป ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ |
|---|---|---|
| 2.1.1 แรงดัน 69 กิโลวลท์ขึ้นไป | 26.36 | 33.64 |
| 2.1.2 แรงดัน 12-24 กิโลโวลท์ | 29.44 | 42.76 |
| 2.13 แรงดันต่ำกว่า 12 กิโลโวลท์ | 33.22 | |

1.2 **เดือนที่มีการใช้ไฟฟ้าสำรอง**

**1.2.1 ค่าความต้องการพลังไฟฟ้า** : คิดจาก ค่าความต้องการพลังไฟฟ้าที่ใช้จริงแต่ไม่เกินความต้องการพลังไฟฟ้าสำรองตามสัญญา รวมกับค่าความต้องการพลังไฟฟ้าส่วนที่ต่ำกว่าหรือสูงกว่าสัญญา

1.2.1.1 ค่าความต้องการพลังไฟฟ้าที่ใช้จริง แต่ไม่เกินความต้องการพลังไฟฟ้าสำรองตามสัญญา : คิดตามอัตราค่าไฟฟ้าปกติ

1.2.1.2 **ค่าความต้องการพลังไฟฟ้าส่วนที่ต่ำกว่าหรือสูงกว่าสัญญา**

กรณีต่ำกว่าสัญญา : คิดค่าความต้องการพลังไฟฟ้าส่วนที่ต่ำกว่าสัญญาตามอัตราค่าไฟฟ้าสำรอง ข้อ 2.1

กรณีสูงกว่าสัญญา : คิดค่าความต้องการพลังไฟฟ้าส่วนที่สูงกว่าสัญญาเป็น 2 เท่าของอัตราค่าไฟฟ้าปกติ

**2.2.2 ค่าพลังงานไฟฟ้า** : คิดตามอัตราค่าไฟฟ้าปกติ

**ค่าไฟฟ้าต่ำสุด** : ค่าไฟฟ้าต่ำสุดต้องไม่ต่ำกว่าค่าความต้องการพลังไฟฟ้าสำรองตามสัญญาในข้อ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**หมายเหตุ**

1. ผู้ใช้ไฟฟ้าต้องมีตัวประกอบการใช้ไฟฟ้าในรอบปี (Annual Load Factor) ไม่เกินร้อยละ 15 หากเกินร้อยละ 15 การไฟฟ้านครหลวงจะยกเลิกสัญญาการขอใช้ไฟฟ้าสำรอง และเปลี่ยนไปคิดอัตราค่าไฟฟ้าปกติในเดือนถัดไป

2. ตัวประกอบการใช้ไฟฟ้าในรอบปี (Annual Load Factor) คำนวณจากรอบปีของการใช้ไฟฟ้าสำรองตามสัญญา ดังนี้

$$\text{ตัวประกอบการใช้ไฟฟ้าในรอบปี (\%)} = \frac{\text{จำนวนพลังงานไฟฟ้าในรอบปี} \times 100}{\text{ความต้องการพลังไฟฟ้าที่สูงสุดในรอบปี} \times \text{จำนวนชั่วโมงในรอบปี}}$$

3. ในเดือนใดผู้ใช้ไฟฟ้ามีความต้องการพลังไฟฟ้าที่ใช้จริงสูงกว่าความต้องการพลังไฟฟ้าสำรองตามสัญญา การไฟฟ้านครหลวงจะนำความต้องการพลังไฟฟ้าที่ใช้จริงมากำหนดเป็นความต้องการพลังไฟฟ้าสำรองตามสัญญาในเดือนถัดไปเป็นต้นไป

4. ผู้ใช้ไฟฟ้าที่ขอใช้ไฟฟ้าสำรอง จะต้องติดต่อทำสัญญากับการไฟฟ้านครหลวงและแจ้งปริมาณความต้องการพลังไฟฟ้าสำรอง โดยการไฟฟ้านครหลวงจะเป็นผู้พิจารณาปริมาณความต้องการพลังไฟฟ้าสำรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## อัตราค่าไฟฟ้าประเภทที่สามารถงดจ่ายไฟฟ้าได้

## (Interruptible Rate)

อัตราค่าไฟฟ้าประเภทที่สามารถงดจ่ายไฟฟ้าได้ เป็นอัตราเลือกอีกประเภทหนึ่งที่ใช้ควบคู่กับอัตราปกติสำหรับผู้ใช้ไฟฟ้าประเภทกิจการขนาดใหญ่

มีรายละเอียดและเงื่อนไขดังนี้

**1. คุณสมบัติผู้ใช้ไฟฟ้า**

เป็นผู้ใช้ไฟฟ้าประเภทกิจการขนาดใหญ่ ที่มีความต้องการพลังไฟฟ้าตั้งแต่ 5,000 kW ขึ้นไป และมีปริมาณพลังไฟฟ้าที่สามารถให้งดจ่ายไฟฟ้าได้ (Interruptible Demand) เมื่อการไฟฟ้านครหลวงร้องขอไม่น้อยกว่า 1,000 kW

**2. คำจำกัดความ**

2.1 Interruptible Demand หมายถึง ปริมาณพลังไฟฟ้าที่ผู้ใช้ไฟฟ้ายินยอมให้การไฟฟ้านครหลวงงดจ่ายไฟฟ้าได้ เมื่อการไฟฟ้านครหลวงขอร้อง

2.2 Firm Demand หมายถึง ผลต่างของ Maximum Demand (พลังไฟฟ้าสูงสุด) กับ Interruptible Demand

2.3 Maximum Take หมายถึง ปริมาณพลังไฟฟ้าสูงสุดช่วง peak และ partial peak ที่ผู้ใช้ไฟฟ้าทำสัญญากับการไฟฟ้านครหลวงว่าจะไม่สามารถงดการใช้ไฟฟ้าได้ต่ำกว่านี้

**3. เงื่อนไขการรับซื้อไฟฟ้า**

3.1 ปริมาณพลังไฟฟ้าตามสัญญา

ผู้ใช้ไฟฟ้าที่มีความต้องการซื้อไฟฟ้าประเภท Interruptible Rate นี้จะต้องทำสัญญาระบุปริมาณ Interruptible Demand และ Maximum Take ที่แน่นอนกับการไฟฟ้านครหลวง ทั้งนี้การไฟฟ้านครหลวงจะทำการตรวจสอบความเป็นไปได้ของปริมาณ Interruptible Demand และ Maximum Take ก่อนทำสัญญา

3.2 การแจ้งงดจ่ายไฟฟ้า

การไฟฟ้านครหลวงจะแจ้งให้ผู้ใช้ไฟฟ้าทราบเวลางดจ่ายไฟฟ้าและระยะเวลางดจ่ายไฟฟ้าล่วงหน้าไม่น้อยกว่า 1 ชั่วโมง โดยทางโทรสาร โทรศัพท์ เครือข่ายวิทยุติดตามตัว (Pager) หรือ Internet

3.3 การงดใช้ไฟฟ้า

3.3.1 เมื่อผู้ใช้ไฟฟ้าได้รับแจ้งเวลาของงดจ่ายไฟฟ้า จะต้องดำเนินการดับหรือลดค่าใช้ไฟฟ้าให้ได้ปริมาณ Interruptible Demand ตามเวลาและระยะเวลาที่การไฟฟ้านคร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลวงแจ้งตามข้อ 3.2 โดยปริมาณพลังไฟฟ้าให้อ่านจากมาตรวัดค่าพลังไฟฟ้า (Demand Meter) ก่อนงดจ่ายไฟฟ้าเทียบกับเมื่อดำเนินการงดจ่ายไฟฟ้าแล้ว

3.3.2 ผู้ใช้ไฟฟ้าที่ลดการใช้ไฟฟ้าถึงระดับ Maximum Take แต่ปริมาณ Interruptible Demand น้อยกว่าสัญญา ให้ถือว่าไม่ผิดสัญญา หากลดการใช้ไฟฟ้าถึงระดับ Maximum Take แต่ปริมาณ Interruptible Demand น้อยกว่าสัญญา 2 ครั้งแล้ว การไฟฟ้านครหลวงสามารถปรับปริมาณ Interruptible Demand ใหม่ได้

**4. การแก้ไขปริมาณพลังไฟฟ้าตามสัญญา**

4.1 ผู้ใช้ไฟฟ้าสามารถขอแก้ไขปริมาณ Interruptible Demand และ/หรือ Maximum Take ที่ทำสัญญาไว้ได้ โดยทำหนังสือแจ้งให้การไฟฟ้านครหลวงทราบล่วงหน้าไม่น้อยกว่า 30 วัน โดยมีระยะเวลาการแจ้งแต่ละครั้งห่างกันไม่น้อยกว่า 12 เดือน

4.2 การไฟฟ้านครหลวงสามารถขอแก้ไขปริมาณ Interruptible Demand และ/หรือ Maximum Take ถ้าผู้ใช้ไฟฟ้าไม่สามารถงดการใช้ไฟฟ้าได้ 2 ครั้ว ตามข้อ 3.3.2 โดยพิจารณาจากลักษณะการใช้ไฟฟ้าย้อนหลัง

4.3 การไฟฟ้านครหลวงสามารถขอแก้ไขปริมาณ Interruptible Demand และ/หรือ Maximum Take เมื่อปริมาณ Firm Demand น้อยกว่าปริมาณ Maximum Take เป็นเวลา 2 เดือนติดต่อกัน หรือเป็นเวลา 3 เดือน ในรอบปีสัญญา โดยพิจารณาจากลักษณะการใช้ไฟฟ้าย้อนหลัง

**5. วัน-เวลางดจ่ายไฟฟ้า**

การไฟฟ้านครหลวงจะของดจ่ายไฟฟ้า (Interrupt) ระหว่างเวลา 08.00-21.30 น. (ยกเว้นวันอาทิตย์และวันหยุดนักขัตฤกษ์) โดยมีจำนวนครั้งและระยะเวลาตามข้อ 6

**6. จำนวนครั้งและระยะเวลาที่การไฟฟ้าสามารถงดจ่ายไฟฟ้า**

มี 3 ทางเลือก โดยมีอัตราค่าไฟฟ้าตาม ข้อ 14 ดังนี้

ทางเลือกที่ 1 การงดจ่ายไฟฟ้าไม่เกิน 3 ชม./ครั้ง , 2 ครั้ง/วัน , 10 ครั้ง/เดือน , 40 ครั้ง/ ปี

ทางเลือกที่ 2 การงดจ่ายไฟฟ้าไม่เกิน 3 ชม./ครั้ง , 1 ครั้ง/วัน , 10 ครั้ง/เดือน , 20 ครั้ง/ ปี

ทางเลือกที่ 3 การงดจ่ายไฟฟ้าไม่เกิน 6 ชม./ครั้ง , 1 ครั้ง/วัน , 10 ครั้ง/เดือน , 20 ครั้ง/ ปี

**7. การผิดสัญญา**

เมื่อการไฟฟ้านครหลวงแจ้งงดจ่ายไฟฟ้าตามข้อ 3.2 และผู้ใช้ไฟฟ้าไม่สามารถปฏิบัติตามข้อ 3.3 ให้ถือว่าเป็นการผิดสัญญา จะมีบทปรับกรณีผิดสัญญาตามข้อ 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. บทปรับกรณีผิดสัญญา

กรณีที่ผู้ใช้ไฟฟ้าไม่สามารถดับไฟฟ้าได้ตามที่ทำสัญญา

ครั้งที่ 1 การไฟฟ้านครหลวงจะคิดค่าพลังไฟฟ้าสำหรับ Interruptible Demand เป็น 1.5 เท่าของอัตราค่าพลังไฟฟ้าปกติในช่วง ไว้ (ในรอบปีนับจากวันเริ่มต้นสัญญา) จะมีบทปรับดังนี้Peak ประเภทกิจการ ขนาดใหญ่

ครั้งที่ 2 การไฟฟ้านครหลวงจะคิดค่าพลังไฟฟ้าสำหรับ Interruptible Demand เป็น 2 เท่าของอัตราค่าพลังไฟฟ้าปกติในช่วง Peak ประเภทกิจการขนาดใหญ่

ครั้งที่ 3 การไฟฟ้านครหลวงจะคิดค่าพลังไฟฟ้าสำหรับ Interruptible Demand เป็น 3 เท่าของอัตราค่าพลังไฟฟ้าปกติในช่วง Peak ประเภทกิจการขนาดใหญ่

ครั้งที่ 4 การไฟฟ้านครหลวงจะคิดค่าพลังไฟฟ้าสำหรับ Interruptible Demand เป็น 3 เท่าของอัตราค่าพลังไฟฟ้าปกติในช่วง Peak ประเภทกิจการขนาดใหญ่ และการไฟฟ้านครหลวงสามารถยกเลิกสัญญาซื้อขายไฟฟ้าในอัตรา Interruptible Rate จะได้ทั้งนี้ผู้ใช้ไฟฟ้าจะกลับไปซื้อไฟฟ้าในอัตราปกติเช่นเดิม

สำหรับการขอดับไฟฟ้าครั้งแรกนับจากวันเริ่มต้นสัญญา หากผู้ใช้ไฟฟ้าไม่สามารถดับไฟฟ้าได้ตามสัญญา การไฟฟ้านครหลวงจะผ่อนผันคิดค่าไฟฟ้า Interruptible Demand ตามอัตราปกติโดยไม่นับเป็นการผิดสัญญาครั้งที่ 1 แต่หากผู้ใช้ไฟฟ้าไม่สามารถปฏิบัติตามสัญญาได้ 2 ครั้ง หรือครั้งแรกปฏิบัติได้ ครั้งที่สองปฏิบัติไม่ได้ จุถูกปรับโดยนับเป็นการผิดสัญญา

9. มาตรวัดไฟฟ้า

การทำสัญญา Interruptible Rate จะใช้มาตรวัดไฟฟ้าชนิดที่อ่านได้ทั้งพลังงานไฟฟ้าและพลังไฟฟ้าทุก ๆ 15 นาที และอ่านย้อนหลังได้ไม่น้อยกว่า 31 วัน โดยมีคุณภาพตามมาตรฐานที่การไฟฟ้านครหลวงใช้

10. อายุของสัญญา

อายุของสัญญากำหนดไว้ 5 ปี เมื่อครบอายุสัญญา คู่สัญญาจะพิจารณาดำเนินการต่อไป

11. การยกเลิกสัญญา

ในระหว่างอายุสัญญา คู่สัญญาสามารถยกเลิกสัญญาได้ในกรณีต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11.1 ผู้ใช้ไฟฟ้าขอยกเลิกสัญญาได้เมื่อปฏิบัติตามสัญญาไม่น้อยกว่า 1 ปี นับจากวันเริ่มต้นของสัญญา

11.2 ผู้ใช้ไฟฟ้าไม่สามารถปฏิบัติตามสัญญาได้เป็นครั้งที่ 4 ในรอบ 1 ปี

11.3 การไฟฟ้านครหลวงสามารถยกเลิกสัญญาได้ เมื่อผู้ใช้ไฟฟ้ามีปริมาณ Interruptible Demand ต่ำกว่า 1,000 kW

**12. กรณียกเว้น**

กรณีต่อไปนี้เป็นกรณียกเว้นนอกเหนือจากการแจ้งให้งดจ่ายไฟฟ้าตามเงื่อนไขการรับซื้อไฟฟ้าประเภท Interruptible Rate

12.1 กรณีไฟฟ้าดับจากเหตุขัดข้องในระบบ หรือการแจ้งดับไฟฟ้าเพื่อการบำรุงรักษาหรือก่อสร้างปรับปรุง

12.2 กรณีที่ผู้ใช้ไฟฟ้าอยู่ในภาวะ Shut Down Load ที่รับไฟจากการไฟฟ้านครหลวงเป็นการ Shut Down ตามแผนบำรุงรักษาประจำปี หรือ Shut Down เนื่องจากเหตุฉุกเฉินและผู้ใช้ไฟฟ้าได้แจ้งให้การไฟฟ้านครหลวงทราบทันทีที่เกิดเหตุดังกล่าวแล้ว

**13. ปริมาณพลังไฟฟ้าคิดเงิน**

ปริมาณพลังไฟฟ้าคิดเงินสำหรับอัตราประเภทที่สามารถงดจ่ายไฟฟ้าได้คือ Interruptible Demand ที่ทำสัญญาไว้

ปริมาณพลังไฟฟ้าคิดเงินสำหรับอัตราปกติคือ Frim Demand

**14. อัตราค่าไฟฟ้าประเภทที่สามารถงดจ่ายไฟฟ้าได้**

อัตรารายเดือน : คิดอัตราตามช่วงเวลาของวัน (Time of Day Rate : TOD Rate)

| | ค่าความต้องการพลังไฟฟ้า บาท/กิโลวัตต์ | ค่าพลังงานไฟฟ้า บาท/หน่วย |
|---|---|---|
| **ทางเลือกที่ 1 และ 3** | | |
| 14.1.1 แรงดัน 69 กิโลโวลท์ขึ้นไป | 69.16 | 1.0208 |
| 14.1.2 แรงดัน 12-24 กิโลโวลท์ | 103.74 | 1.0582 |
| **ทางเลือกที่ 2** | | |
| 14.1.3 แรงดัน 69 กิโลโวลท์ขึ้นไป | 146.73 | 1.0208 |
| 14.1.4 แรงดัน 12-24 กิโลโวลท์ | 194.39 | 1.0582 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ข้อกำหนดเกี่ยวกับอัตราค่าไฟฟ้า

1. อัตราค่าไฟฟ้าข้างต้นไม่รวมภาษีมูลค่าเพิ่ม

2. ค่าไฟฟ้าที่เรียกเก็บในแต่ละเดือน คือ ค่าไฟฟ้าตามอัตราค่าไฟฟ้าและค่าตัวแรกอบการปรับอัตราค่าไฟฟ้าโดยอัตโนมัติ (Ft) ซึ่งเป็นค่าใช้จ่ายที่ไม่อยู่ในความควบคุมของการไฟฟ้า เช่น ราคาเชื้อเพลิงที่ใช้ในการผลิตไฟฟ้าเปลี่ยแปลงไป รวมภาษีมูลค่าเพิ่ม โดยแสดงจำนวนเงินไว้ในใบเสร็จรับเงินค่าไฟฟ้าด้วย

**อัตราค่าไฟฟ้าใหม่นี้เริ่มใช้ตั้งแต่ค่าไฟฟ้าประจำเดือน**
**มกราคม 2540 เป็นต้นไป**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**6.5 คาปาซิเตอร์**

**6.5.1 ทั่วไป**

ให้ใช้กับการติดตั้งคาปาซิเตอร์ในวงจรไฟฟ้า เพื่อปรับปรุงค่าตัวประกอบกำลังไฟฟ้า (Power Factor) เท่านั้น

**6.5.2 เครื่องห่อหุ้มและการกั้น**

6.5.2.1 คาปาซิเตอร์ที่บรรจุด้วยของเหลวติดไฟปริมาณรวมกันมากกว่า 11 ลิตร ต้องติดตั้งภายนอกอาคารโดยมีรั้วล้อมหรือติดตั้งบนเสา

6.5.2.2 คาปาซิเตอร์ต้องมีเครื่องห่อหุ้มหรือติดตั้งโดยมีการกั้นรั้วหรือโดยวิธีอื่น เพื่อป้องกันบุคคลมาสัมผัสกับส่วนที่มีไฟฟ้าโดยบังเอิญ ยกเว้น คาปาซิเตอร์นั้นเข้าถึงได้ เฉพาะบุคคลที่มีหน้าที่เกี่ยวข้องเท่านั้น

**ตอน ก. คาปาซิเตอร์แรงดันไม่เกิน 750 โวลต์**

**6.5.3 การคายประจุ**

ต้องจัดให้มีวิธีการคายประจุของคาปาซิเตอร์ ดังนี้

6.5.3.1 ช่วงเวลาคายประจุ

เมื่อปลดคาปาซิเตอร์ออกจากวงจรไฟฟ้า ต้องมีการคายประจุให้แรงดันลดลงเหลือไม่เกิน 50 โวลต์ ภายในเวลา 1 นาที นับจากเวลาที่ปลด

6.5.3.2 มาตรการในการคายประจุ

ให้มีการคายประจุ โดยใช้วงจรคายประจุที่ต่ออย่างถาวรกับคาปาซิเตอร์ หรือมีอุปกรณ์ที่จะต่อเข้ากับขั้วของชุดคาปาซิเตอร์โดยอัตโนมัติ เมื่อปลดคาปาซิเตอร์ออกจากแหล่งจ่ายไฟฟ้าห้ามใช้สวิตช์ที่ทำงานด้วยมือหรือวงจรคายประจุที่ทำการต่อวงจรด้วยมือ

**6.5.4 ขนาดของกระแสของตัวนำ**

ตัวนำของวงจรคาปาซิเตอร์ ต้องมีขนาดกระแสไม่น้อยกว่าร้อยละ 135 ของพิกัดกระแสของคาปาซิเตอร์ หากคาปาซิเตอร์ต่อกับวงจรมอเตอร์ ตัวนำของวงจรคาปาซิเตอร์ต้องมีขนาดกระแสไม่น้อยกว่า 1/3 ของขนาดกระแสของสายวงจรมอเตอร์ด้วย

**6.5.5 การป้องกันกระแสเกิน**

6.5.5.1 คาปาซิเตอร์แต่ละชุด (Bank) ต้องมีเครื่องป้องกันกระแสเกินที่ตัวนำทุกสายเส้นไฟ ยกเว้น กรณีที่คาปาซิเตอร์ต่อไว้ทางด้านโหลดของเครื่องป้องกันการใช้งานเกินกำลังของมอเตอร์

6.5.5.2 พิกัดหรือขนาดปรับตั้งของเครื่องป้องกันกระแสเกิน ต้องให้ต่ำที่สุดเท่าที่จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้คาปาซิเตอร์ชุดนั้นต่อใช้งานได้

6.5.6 เครื่องปลดวงจร

6.5.6.1 ต้องติดตั้งเครื่องปลดวงจรในทุกเส้นไฟของคาปาซิเตอร์แต่ละชุด ยกเว้น คาปาซิเตอร์ต่อไว้ทางด้านโหลดของเครื่องป้องกันการใช้งานเกินกำลังของมอเตอร์

6.5.6.2 เครื่องปลดวงจรจ้องปลดทุกสายเส้นไฟพร้อมกัน

6.5.6.3 เครื่องปลดวงจรต้องสามารถปลดคาปาซิเตอร์ออกจากวงจรในสภาพการใช้งานปกติได้โดยเครื่องปลดวงจรไม่เสียหาย

6.5.6.4 พิกัดกระแสของเครื่องปลดวงจรต้องไม่น้อยกว่าร้อยละ 135 ของพิกัดกระแสของคาปาซิเตอร์

6.5.7 พิกัดหรือขนาดปรับตั้งของเครื่องป้องกันการใช้งานเกินกำลังของมอเตอร์

เมื่อติดตั้งคาปาซิเตอร์ทางด้านโหลดของเครื่องป้องกันการใช้งานเกินกำลังของมอเตอร์ การกำหนดพิกัดหรือขนาดปรับตั้งของเครื่องป้องกันการใช้งานเกินกำลังและการกำหนดขนาดตัวนำให้คำนวณจากค่ากระแสที่ปรับค่าตัวประกอบกำลังไฟฟ้าและดำเนินการตามที่กำหนดในข้อ 6.3 ด้วย

6.5.8 การต่อลงดิน

เปลือกโลหะของคาปาซิเตอร์ต้องต่อลงดินตามที่กำหนดในข้อ 4.7 ยกเว้น คาปาซิเตอร์ที่ติดตั้งบนโครงสร้างชนิดที่เปลือกของคาปาซิเตอร์มีแรงดันไม่เท่ากับดิน

ตอน ข. คาปาซิเตอร์แรงดันเกิน 750 โวลต์

6.5.9 การคายประจุ

6.5.9.1 ช่วงเวลาคายประจุ

เมื่อปลดคาปาซิเตอร์ออกจากวงจรไฟฟ้า ต้องมีการคายประจุให้แรงดันลดลงเหลือไม่เกิน 50 โวลต์ ภายในเวลา 5 นาที นับจากเวลาที่ปลด

6.5.9.2 มาตรการในการคายประจุ

ให้มีการคายประจุ โดยใช้วงจรคายประจุที่ต่ออย่างถาวรกับคาปาซิเตอร์ หรือมีอุปกรณ์ที่จะต่อเข้ากับขั้วของชุดคาปาซิเตอร์โดยอัตโนมัติ เมื่อปลดคาปาซิเตอร์ออกจาแหล่งจ่ายไฟฟ้า นอกจากคาปาซิเตอร์ชุดนี้จะต่อตรงเข้ากับขดลวดของมอเตอร์หรือของหม้อแปลง หรือเครื่องอุปกรณ์ไฟฟ้าอื่น แต่ช่วงเวลาการคายประจุต้องเป็นไปตามข้อ 6.5.9.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**6.5.10 การป้องกันกระแสเกิน**

6.5.10.1 ต้องจัดให้มีมาตรการตรวจจับ (Detect) และตัดกระแสลัดวงจรซึ่งทำให้เกิดความดันภายในคาปาซิเตอร์แต่ละตัวที่เป็นอันตราย

6.5.10.2 การป้องกันคาปาซิเตอร์จะทำเฉพาะแต่ละตัว หรือทั้งกลุ่ม (Group) ก็ได้

6.5.10.3 เครื่องป้องกันกระแสเกิน อนุญาตให้ใช้ชนิดหนึ่งเฟสก็ได้

6.5.10.4 เครื่องป้องกันสำหรับคาปาซิเตอร์ และเครื่องอุปกรณ์ที่มีคาปาซิเตอร์ ต้องมีพิกัดหรือขนาดปรับตั้งเพื่อให้คาปาซิเตอร์แต่ละตัวทำงานได้โดยไม่เสียหาย

**6.5.11 การสับและการปลด (Switching)**

6.5.11.1 กระแสโหลด

การสับหรือปลดคาปาซิเตอร์ จ้องใช้สวิตช์ที่ทำงานพร้อมกันทุกเฟส (Group-Operated Switch) ซึ่งมีรายละเอียดดังต่อไปนี้

6.5.11.1.1 ความสามารถในการนำกระแสไฟฟ้าต่อเนื่อง ต้องไม่น้อยกว่าร้อยละ 135 ของพิกัดกระแสของคาปาซิเตอร์ที่ติดตั้ง

6.5.11.1.2 สามารถตัดกระแสโหลดต่อเนื่องสูงสุดของคาปาซิเตอร์ที่ต่ออยู่ในสภาพการใช้งานปกติได้

6.5.11.1.3 สามารถทนกระแสไฟกระโชก (Inrush Current) ค่าสูงสุดที่อาจเกิดขึ้นในวงจร รวมทั้งกระแสที่มาจากคาปาซิเตอร์ที่อยู่ข้างเคียงได้

6.5.11.1.4 สามารถทนกระแสลัดวงจร ที่อาจเกิดขึ้นทางด้านที่ต่อเข้ากับคาปาซิเตอร์ได้

6.5.11.2 การแยกวงจร

6.5.11.2.1 ต้องมีสวิตช์แยกวงจร เพื่อแยกคาปาซิเตอร์ออกจากวงจร

6.5.11.2.2 ระยะห่างระหว่างส่วนที่มีไฟฟ้าที่แยกออกจากกัน เมื่อทำการปลดสวิตช์แยกวงจรแล้ว ต้องมากพอที่จะทนแรงดันไฟฟ้าที่ใช้งานกับคาปาซิเตอร์ได้

6.5.11.2.3 สวิตช์แยกวงจร หรือเครื่องปลดวงจรที่ไม่กำหนดพิกัดตัดกระแสลัดวงจร ต้องมี Interlock กับเครื่องปลดโหลด (Load-Interrupting Device) หรือจัดทำเครื่องหมาย หรือติดป้ายเตือนให้สับหรือปลดเครื่องปลดโหลดก่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**6.5.12 การต่อลงดิน**

เปลือกโลหะของคาปาซิเตอร์ต้องต่อลงดินตามที่กำหนดในข้อ 4.7 ยกเว้น คาปาซิเตอร์ที่ติดตั้งบนโครงสร้างชนิดที่เปลือกของคาปาซิเตอร์มีแรงดันไม่เท่ากับดิน

**6.5.13 เครื่องหมายแสดงพิกัด**

คาปาซิเตอร์แต่ละตัว ต้องมีแผ่นป้ายประจำเครื่องอย่างถาวร ระบุชื่อ ผู้ผลิต พิกัดแรงดัน ความถี่ไฟฟ้า กิโลวาร์ จำนวนเฟส และถ้าบรรจุของเหลวติดไปได้ ต้องระบุปริมาณของของเหลวนั้นด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

intel

# 8255A/8255A-5
# PROGRAMMABLE PERIPHERAL INTERFACE

- MCS-85™ Compatible 8255A-5
- 24 Programmable I/O Pins
- Completely TTL Compatible
- Fully Compatible with Intel® Microprocessor Families
- Improved Timing Characteristics
- Direct Bit Set/Reset Capability Easing Control Application Interface
- Reduces System Package Count
- Improved DC Driving Capability
- Available in EXPRESS
  - —Standard Temperature Range
  - —Extended Temperature Range

The Intel® 8255A is a general purpose programmable I/O device designed for use with Intel® microprocessors. It has 24 I/O pins which may be individually programmed in 2 groups of 12 and used in 3 major modes of operation. In the first mode (MODE 0), each group of 12 I/O pins may be programmed in sets of 4 to be input or output. In MODE 1, the second mode, each group may be programmed to have 8 lines of input or output. Of the remaining 4 pins, 3 are used for handshaking and interrupt control signals. The third mode of operation (MODE 2) is a bidirectional bus mode which uses 8 lines for a bidirectional bus, and 5 lines, borrowing one from the other group, for handshaking.

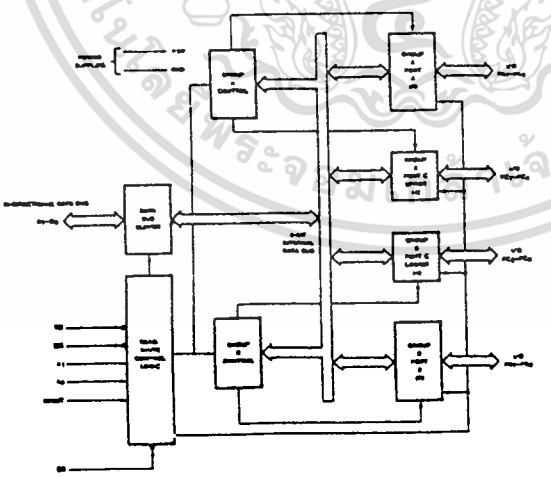


Figure 1. 8255A Block Diagram

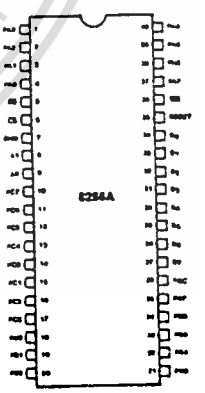



Figure 2. Pin Configuration

©INTEL CORPORATION, 1982

Order Number: 231306-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8255A FUNCTIONAL DESCRIPTION

### General

The 8255A is a programmable peripheral interface (PPI) device designed for use in Intel® microcomputer systems. Its function is that of a general purpose I/O component to interface peripheral equipment to the microcomputer system bus. The functional configuration of the 8255A is programmed by the system software so that normally no external logic is necessary to interface peripheral devices or structures.

### Data Bus Buffer

This 3-state bidirectional 8-bit buffer is used to interface the 8255A to the system data bus. Data is transmitted or received by the buffer upon execution of input or output instructions by the CPU. Control words and status information are also transferred through the data bus buffer.

### Read/Write and Control Logic

The function of this block is to manage all of the internal and external transfers of both Data and Control or Status words. It accepts inputs from the CPU Address and Control busses and in turn, issues commands to both of the Control Groups.

### ($\overline{CS}$)

**Chip Select.** A "low" on this input pin enables the communiction between the 8255A and the CPU.

### ($\overline{RD}$)

**Read.** A "low" on this input pin enables the 8255A to send the data or status information to the CPU on the data bus. In essence, it allows the CPU to "read from" the 8255A.

### ($\overline{WR}$)

**Write.** A "low" on this input pin enables the CPU to write data or control words into the 8255A.

### ($A_0$ and $A_1$)

**Port Select 0 and Port Select 1.** These input signals, in conjunction with the RD and WR inputs, control the selection of one of the three ports or the control word registers. They are normally connected to the least significant bits of the address bus ($A_0$ and $A_1$).

## 8255A BASIC OPERATION

| $A_1$ | $A_0$ | $\overline{RD}$ | $\overline{WR}$ | $\overline{CS}$ | INPUT OPERATION (READ) |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 0 | PORT A – DATA BUS |
| 0 | 1 | 0 | 1 | 0 | PORT B – DATA BUS |
| 1 | 0 | 0 | 1 | 0 | PORT C – DATA BUS |
| | | | | | OUTPUT OPERATION (WRITE) |
| 0 | 0 | 1 | 0 | 0 | DATA BUS – PORT A |
| 0 | 1 | 1 | 0 | 0 | DATA BUS – PORT B |
| 1 | 0 | 1 | 0 | 0 | DATA BUS – PORT C |
| 1 | 1 | 1 | 0 | 0 | DATA BUS – CONTROL |
| | | | | | DISABLE FUNCTION |
| X | X | X | X | 1 | DATA BUS – 3-STATE |
| 1 | 1 | 0 | 1 | 0 | ILLEGAL CONDITION |
| X | X | 1 | 1 | 0 | DATA BUS – 3-STATE |

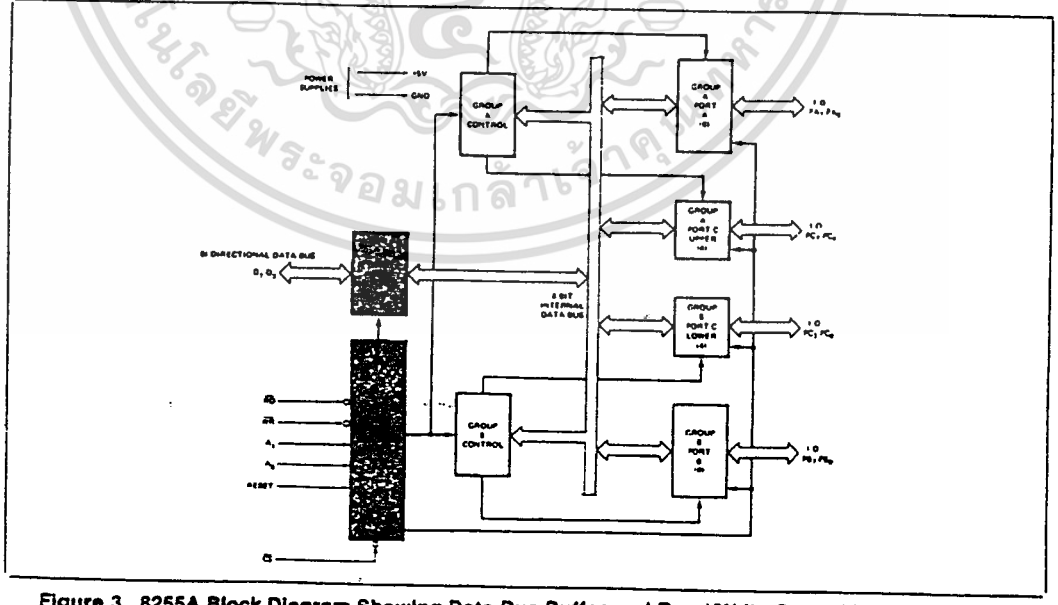


**Figure 3. 8255A Block Diagram Showing Data Bus Buffer and Read/Write Control Logic Functions**

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(RESET)

**Reset.** A "high" on this input clears the control register and all ports (A, B, C) are set to the input mode.

### Group A and Group B Controls

The functional configuration of each port is programmed by the systems software. In essence, the CPU "outputs" a control word to the 8255A. The control word contains information such as "mode", "bit set", "bit reset", etc., that initializes the functional configuration of the 8255A.

Each of the Control blocks (Group A and Group B) accepts "commands" from the Read/Write Control Logic, receives "control words" from the internal data bus and issues the proper commands to its associated ports.

Control Group A – Port A and Port C upper (C7-C4)
Control Group B – Port B and Port C lower (C3-C0)

The Control Word Register can Only be written into. No Read operation of the Control Word Register is allowed.

### Ports A, B, and C

The 8255A contains three 8-bit ports (A, B, and C). All can be configured in a wide variety of functional characteristics by the system software but each has its own special features or "personality" to further enhance the power and flexibility of the 8255A.

**Port A.** One 8-bit data output latch/buffer and one 8-bit data input latch.

**Port B.** One 8-bit data input/output latch/buffer and one 8-bit data input buffer.

**Port C.** One 8-bit data output latch/buffer and one 8-bit data input buffer (no latch for input). This port can be divided into two 4-bit ports under the mode control. Each 4-bit port contains a 4-bit latch and it can be used for the control signal outputs and status signal inputs in conjunction with ports A and B.

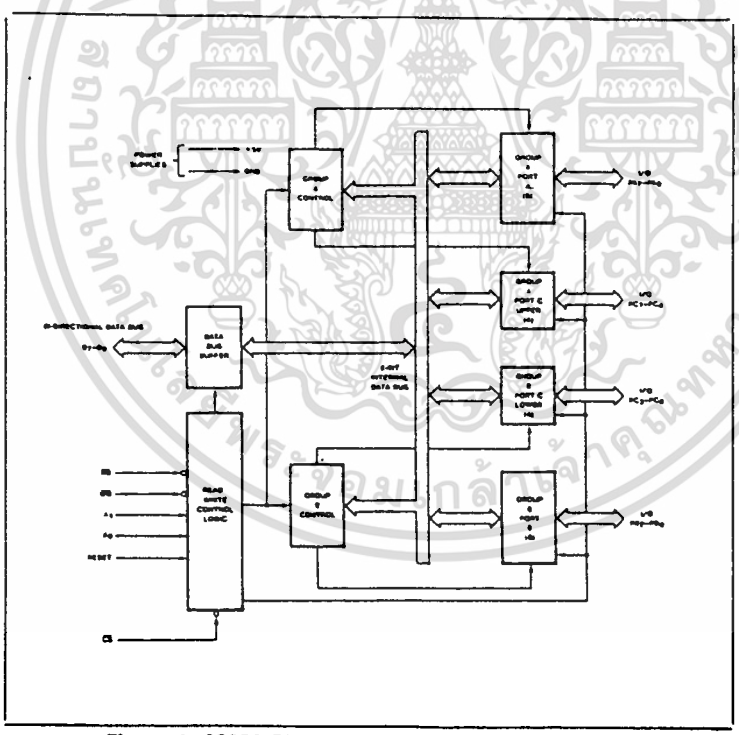
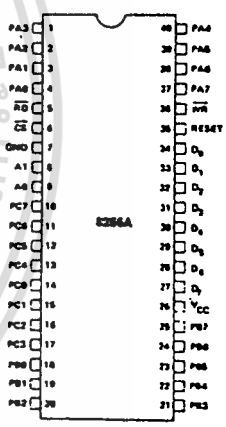


**Figure 4. 8225A Block Diagram Showing Group A and Group B Control Functions**

**PIN CONFIGURATION**



**PIN NAMES**

| | |
|---|---|
| $D_7-D_0$ | DATA BUS (BI-DIRECTIONAL) |
| RESET | RESET INPUT |
| $\overline{CS}$ | CHIP SELECT |
| $\overline{RD}$ | READ INPUT |
| $\overline{WR}$ | WRITE INPUT |
| A0, A1 | PORT ADDRESS |
| PA7-PA0 | PORT A (BIT) |
| PB7-PB0 | PORT B (BIT) |
| PC7-PC0 | PORT C (BIT) |
| $V_{CC}$ | +5 VOLTS |
| GND | 0 VOLTS |

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8255A OPERATIONAL DESCRIPTION

### Mode Selection

There are three basic modes of operation that can be selected by the system software:

Mode 0 – Basic Input/Output
Mode 1 – Strobed Input/Output
Mode 2 – Bi-Directional Bus

When the reset input goes "high" all ports will be set to the input mode (i.e., all 24 lines will be in the high impedance state). After the reset is removed the 8255A can remain in the input mode with no additional initialization required. During the execution of the system program any of the other modes may be selected using a single output instruction. This allows a single 8255A to service a variety of peripheral devices with a simple software maintenance routine.

The modes for Port A and Port B can be separately defined, while Port C is divided into two portions as required by the Port A and Port B definitions. All of the output registers, including the status flip-flops, will be reset whenever the mode is changed. Modes may be combined so that their functional definition can be "tailored" to almost any I/O structure. For instance: Group B can be programmed in Mode 0 to monitor simple switch closings or display computational results, Group A could be programmed in Mode 1 to monitor a keyboard or tape reader on an interrupt-driven basis.

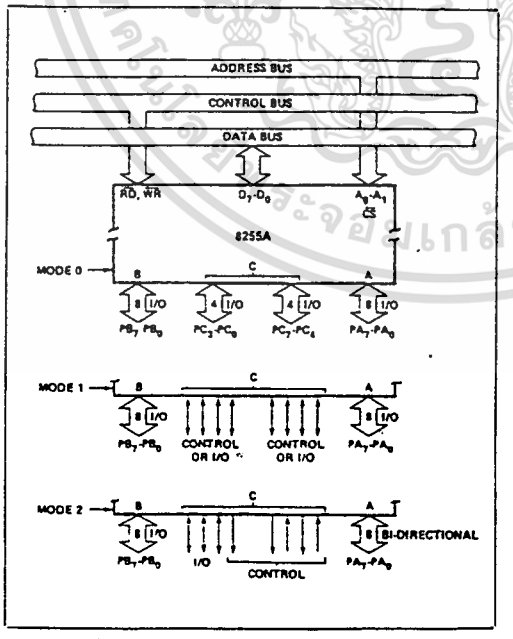



**Figure 5. Basic Mode Definitions and Bus Interface**

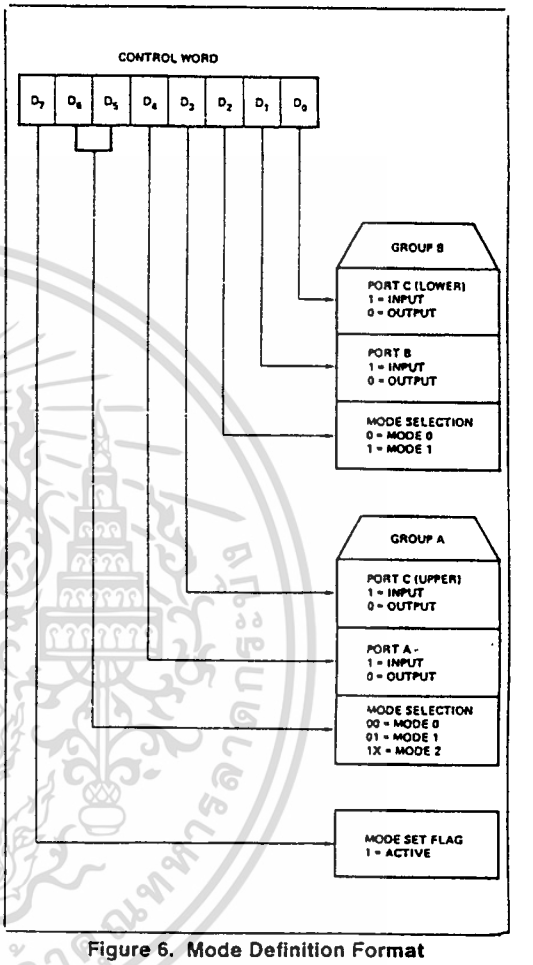



**Figure 6. Mode Definition Format**

The mode definitions and possible mode combinations may seem confusing at first but after a cursory review of the complete device operation a simple, logical I/O approach will surface. The design of the 8255A has taken into account things such as efficient PC board layout, control signal definition vs PC layout and complete functional flexibility to support almost any peripheral device with no external logic. Such design represents the maximum use of the available pins.

### Single Bit Set/Reset Feature

Any of the eight bits of Port C can be Set or Reset using a single OUTput instruction. This feature reduces software requirements in Control-based applications.

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

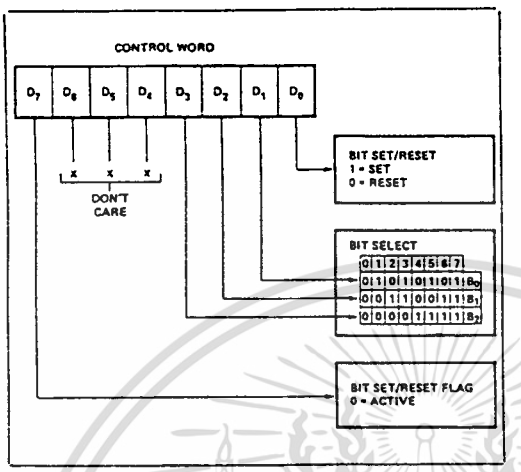



Figure 7. Bit Set/Reset Format

When Port C is being used as status/control for Port A or B, these bits can be set or reset by using the Bit Set/Reset operation just as if they were data output ports.

### Interrupt Control Functions

When the 8255A is programmed to operate in mode 1 or mode 2, control signals are provided that can be used as interrupt request inputs to the CPU. The interrupt request signals, generated from port C, can be inhibited or enabled by setting or resetting the associated INTE flip-flop, using the bit set/reset function of port C.

This function allows the Programmer to disallow or allow a specific I/O device to interrupt the CPU without affecting any other device in the interrupt structure.

INTE flip-flop definition:

(BIT-SET) — INTE is SET — Interrupt enable
(BIT-RESET) — INTE is RESET — Interrupt disable

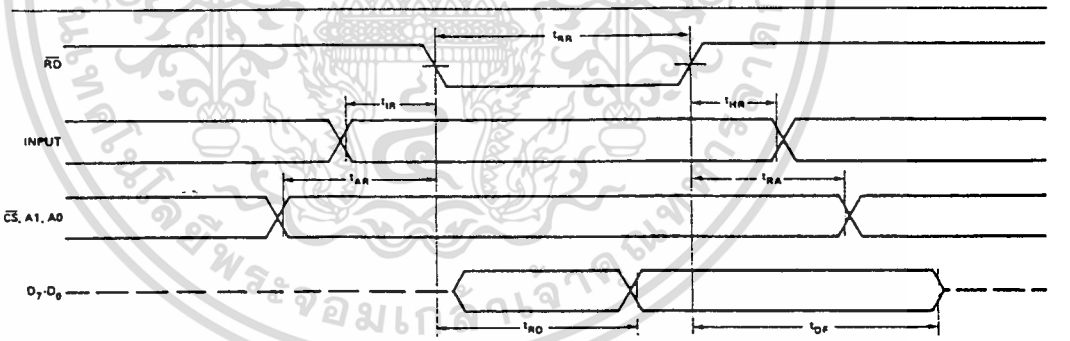
Note: All Mask flip-flops are automatically reset during mode selection and device Reset.

## Operating Modes

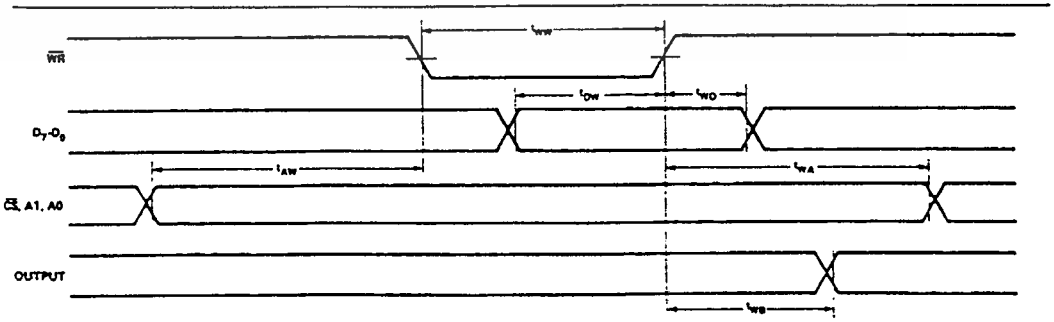
**MODE 0 (Basic Input/Output).** This functional configuration provides simple input and output operations for each of the three ports. No "handshaking" is required, data is simply written to or read from a specified port.

Mode 0 Basic Functional Definitions:

- Two 8-bit ports and two 4-bit ports.
- Any port can be input or output.
- Outputs are latched.
- Inputs are not latched.
- 16 different Input/Output configurations are possible in this Mode.




MODE 0 (Basic Input)




MODE 0 (Basic Output)

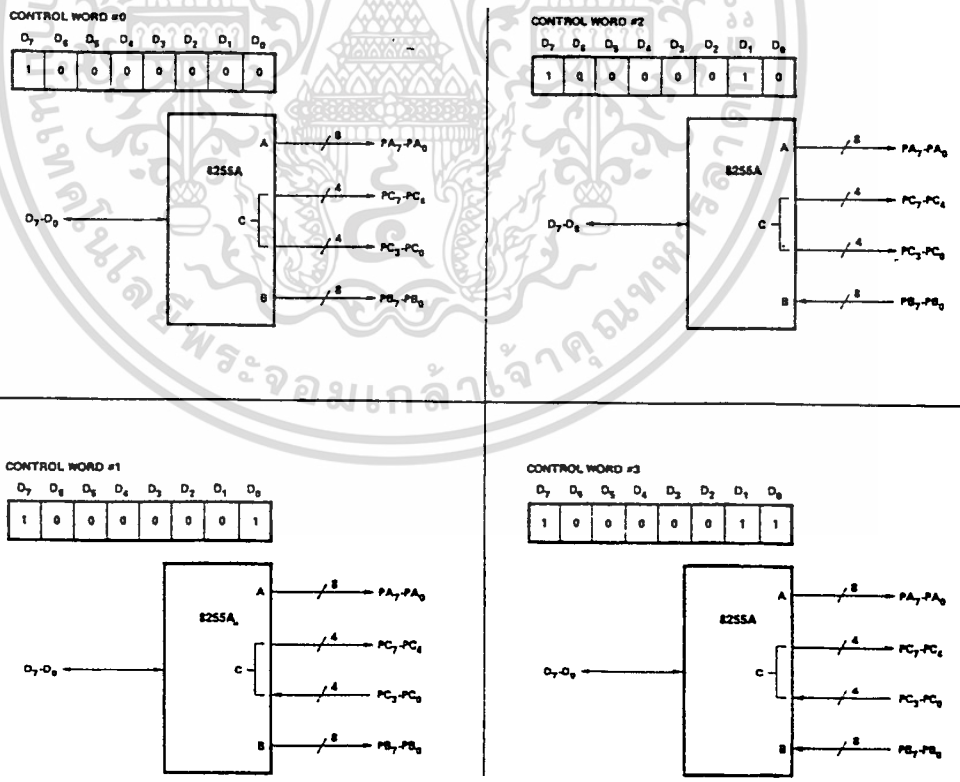
231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MODE 0 Port Definition

| A | | B | | GROUP A | | | GROUP B | |
|---|---|---|---|---|---|---|---|---|
| $D_4$ | $D_3$ | $D_1$ | $D_0$ | PORT A | PORT C (UPPER) | # | PORT B | PORT C (LOWER) |
| 0 | 0 | 0 | 0 | OUTPUT | OUTPUT | 0 | OUTPUT | OUTPUT |
| 0 | 0 | 0 | 1 | OUTPUT | OUTPUT | 1 | OUTPUT | INPUT |
| 0 | 0 | 1 | 0 | OUTPUT | OUTPUT | 2 | INPUT | OUTPUT |
| 0 | 0 | 1 | 1 | OUTPUT | OUTPUT | 3 | INPUT | INPUT |
| 0 | 1 | 0 | 0 | OUTPUT | INPUT | 4 | OUTPUT | OUTPUT |
| 0 | 1 | 0 | 1 | OUTPUT | INPUT | 5 | OUTPUT | INPUT |
| 0 | 1 | 1 | 0 | OUTPUT | INPUT | 6 | INPUT | OUTPUT |
| 0 | 1 | 1 | 1 | OUTPUT | INPUT | 7 | INPUT | INPUT |
| 1 | 0 | 0 | 0 | INPUT | OUTPUT | 8 | OUTPUT | OUTPUT |
| 1 | 0 | 0 | 1 | INPUT | OUTPUT | 9 | OUTPUT | INPUT |
| 1 | 0 | 1 | 0 | INPUT | OUTPUT | 10 | INPUT | OUTPUT |
| 1 | 0 | 1 | 1 | INPUT | OUTPUT | 11 | INPUT | INPUT |
| 1 | 1 | 0 | 0 | INPUT | INPUT | 12 | OUTPUT | OUTPUT |
| 1 | 1 | 0 | 1 | INPUT | INPUT | 13 | OUTPUT | INPUT |
| 1 | 1 | 1 | 0 | INPUT | INPUT | 14 | INPUT | OUTPUT |
| 1 | 1 | 1 | 1 | INPUT | INPUT | 15 | INPUT | INPUT |

## MODE 0 Configurations

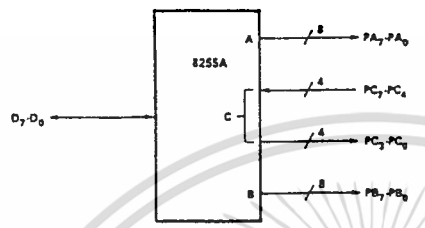



231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

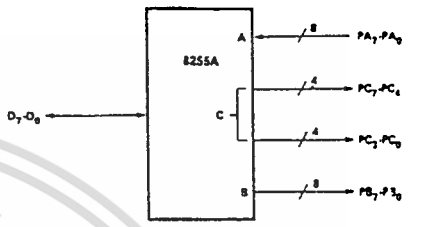
CONTROL WORD #4

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |



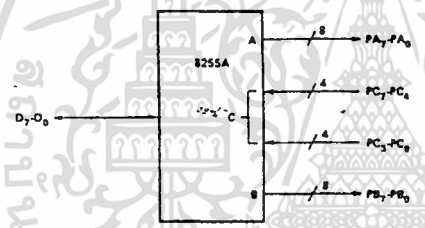

CONTROL WORD #8

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |



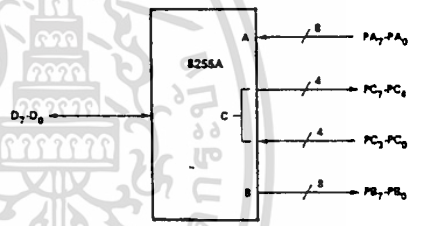

CONTROL WORD #5

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 |



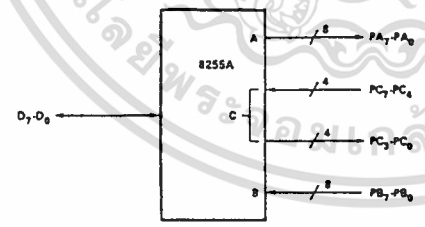

CONTROL WORD #9

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |



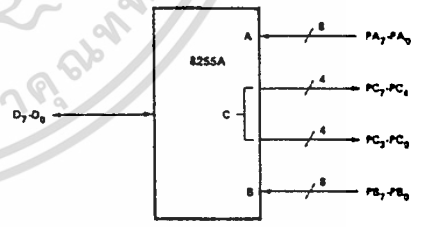

CONTROL WORD #6

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 |



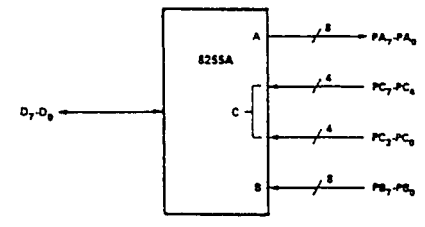

CONTROL WORD #10

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 |



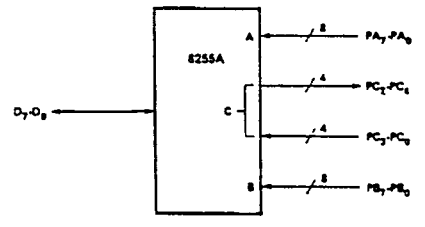

CONTROL WORD #7

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 |



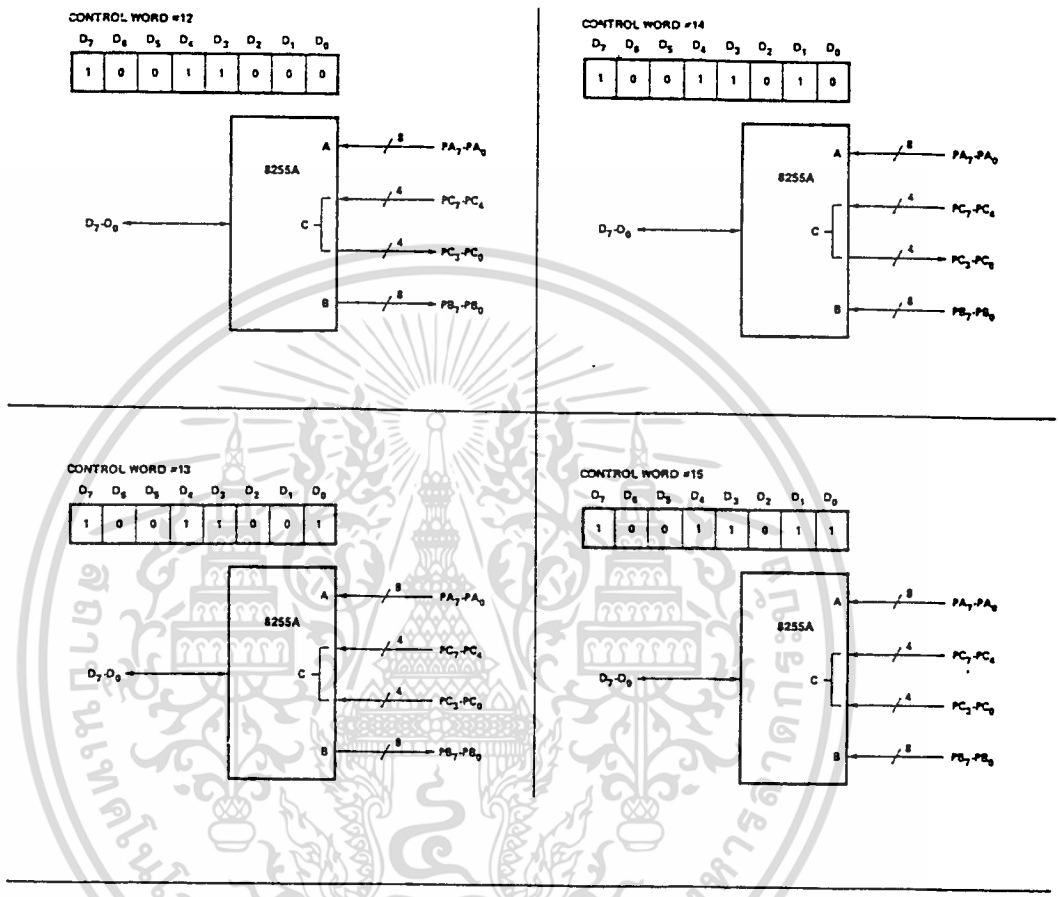

CONTROL WORD #11

| $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ |
|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 |




231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้




## Operating Modes

**MODE 1 (Strobed Input/Output).** This functional configuration provides a means for transferring I/O data to or from a specified port in conjunction with strobes or "handshaking" signals. In mode 1, port A and Port B use the lines on port C to generate or accept these "handshaking" signals.

Mode 1 Basic Functional Definitions:

- Two Groups (Group A and Group B)
- Each group contains one 8-bit data port and one 4-bit control/data port.
- The 8-bit data port can be either input or output. Both inputs and outputs are latched.
- The 4-bit port is used for control and status of the 8-bit data port.

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Input Control Signal Definition

**$\overline{STB}$ (Strobe Input).** A "low" on this input loads data into the input latch.

### IBF (Input Buffer Full F/F)

A "high" on this output indicates that the data has been loaded into the input latch; in essence, an acknowledgement. IBF is set by STB input being low and is reset by the rising edge of the RD input.

### INTR (Interrupt Request)

A "high" on this output can be used to interrupt the CPU when an input device is requesting service. INTR is set by the $\overline{STB}$ is a "one", IBF is a "one" and INTE is a "one". It is reset by the falling edge of $\overline{RD}$. This procedure allows an input device to request service from the CPU by simply strobing its data into the port.

INTE A

Controlled by bit set/reset of $PC_4$.

INTE B

Controlled by bit set/reset of $PC_2$.

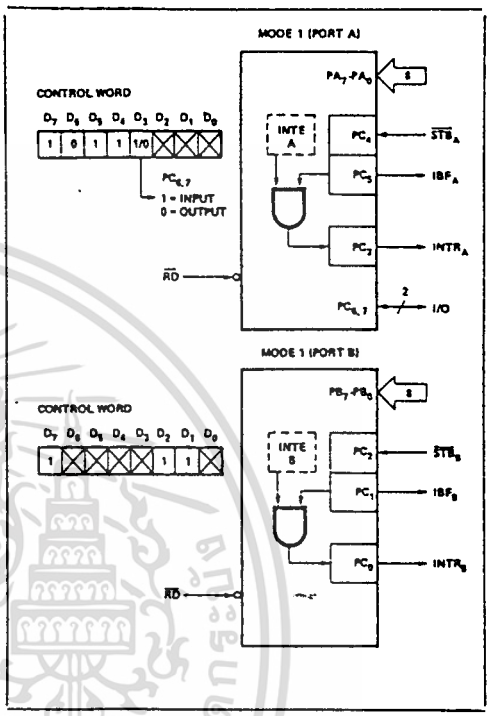



Figure 8. MODE 1 Input

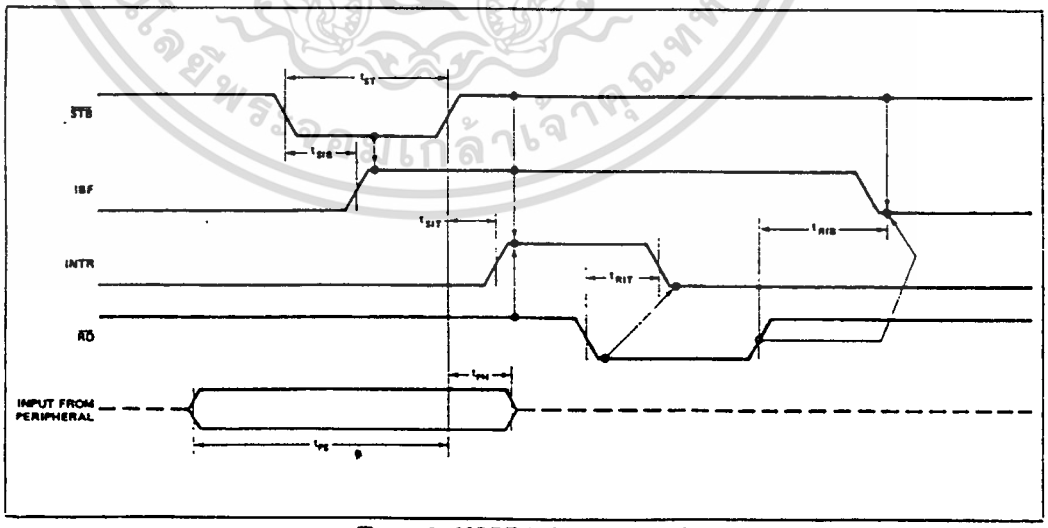



Figure 9. MODE 1 (Strobed Input)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Output Control Signal Definition**

**$\overline{OBF}$ (Output Buffer Full F/F).** The $\overline{OBF}$ output will go "low" to indicate that the CPU has written data out to the specified port. The $\overline{OBF}$ F/F will be set by the rising edge of the $\overline{WR}$ input and reset by $\overline{ACK}$ input being low.

**$\overline{ACK}$ (Acknowledge Input).** A "low" on this input informs the 8255A that the data from port A or port B has been accepted. In essence, a response from the peripheral device indicating that it has recieved the data output by the CPU.

**INTR (Interrupt Request).** A "high" on this output can be used to interrupt the CPU when an output device has accepted data transmitted by the CPU. INTR is set when $\overline{ACK}$ is a "one", $\overline{OBF}$ is a "one", and INTE is a "one". It is reset by the falling edge of $\overline{WR}$.

**INTR (Interrupt Request).** A "high" on this output can be used to interrupt the CPU when an output device has accepted data transmitted by the CPU. INTR is set when $\overline{ACK}$ is a "one", $\overline{OBF}$ is a "one", and INTE is a "one". It is reset by the falling edge of $\overline{WR}$.

INTE A

Controlled by bit set/reset of $PC_6$.

INTE B

Controlled by bit set/reset of $PC_2$.

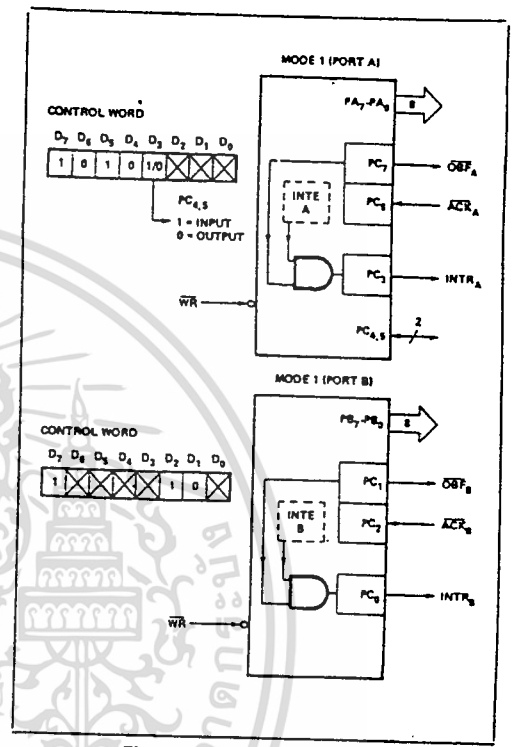



Figure 10. MODE 1 Output

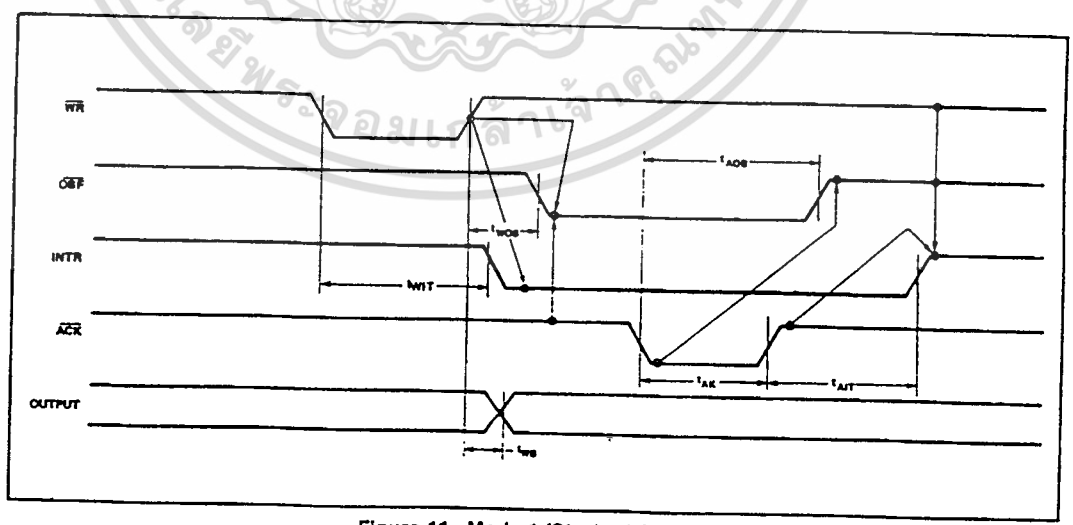



Figure 11. Mode 1 (Strobed Output)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Combinations of MODE 1

Port A and Port B can be individually defined as input or output in Mode 1 to support a wide variety of strobed I/O applications.

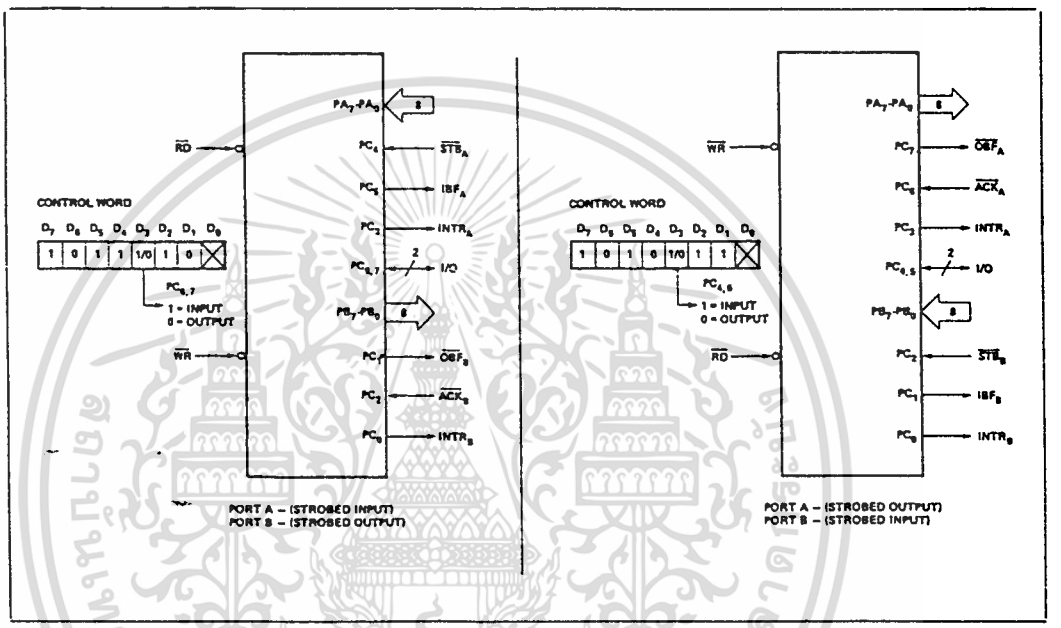



Figure 12. Combinations of MODE 1

### Operating Modes

**MODE 2 (Strobed Bidirectional Bus I/O).** This functional configuration provides a means for communicating with a peripheral device or structure on a single 8-bit bus for both transmitting and receiving data (bidirectional bus I/O). "Handshaking" signals are provided to maintain proper bus flow discipline in a similar manner to MODE 1. Interrupt generation and enable/disable functions are also available.

MODE 2 Basic Functional Definitions:

- Used in Group A only.
- One 8-bit, bi-directional bus Port (Port A) and a 5-bit control Port (Port C).
- Both inputs and outputs are latched.
- The 5-bit control port (Port C) is used for control and status for the 8-bit, bi-directional bus port (Port A).

### Bidirectional Bus I/O Control Signal Definition

**INTR (Interrupt Request).** A high on this output can be used to interrupt the CPU for both input or output operations.

### Output Operations

**$\overline{OBF}$ (Output Buffer Full).** The $\overline{OBF}$ output will go "low" to indicate that the CPU has written data out to port A.

**$\overline{ACK}$ (Acknowledge).** A "low" on this input enables the tri-state output buffer of port A to send out the data. Otherwise, the output buffer will be in the high impedance state.

**INTE 1 (The INTE Flip-Flop Associated with OBF).** Controlled by bit set/reset of $PC_6$.

### Input Operations

**$\overline{STB}$ (Strobe Input).** A "low" on this input loads data into the input latch.

**IBF (Input Buffer Full F/F).** A "high" on this output indicates that data has been loaded into the input latch.

**INTE 2 (The INTE Flip-Flop Associated with IBF).** Controlled by bit set/reset of $PC_4$.

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

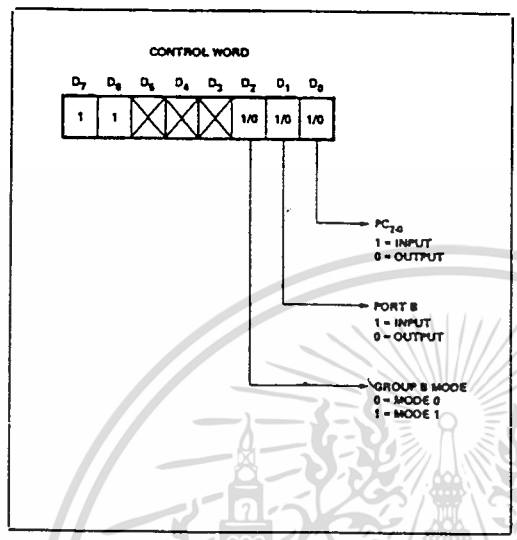



Figure 13. MODE Control Word

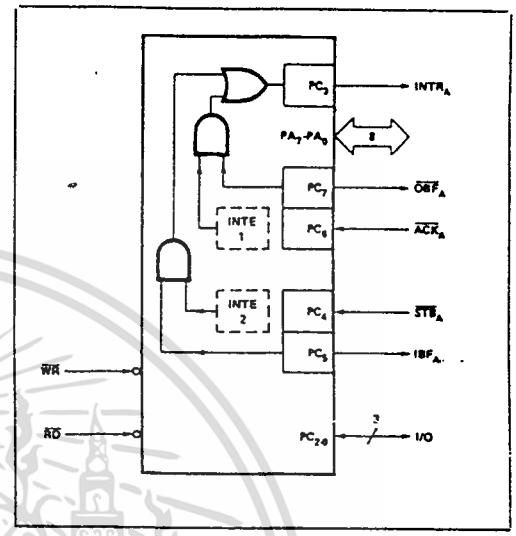



Figure 14. MODE 2

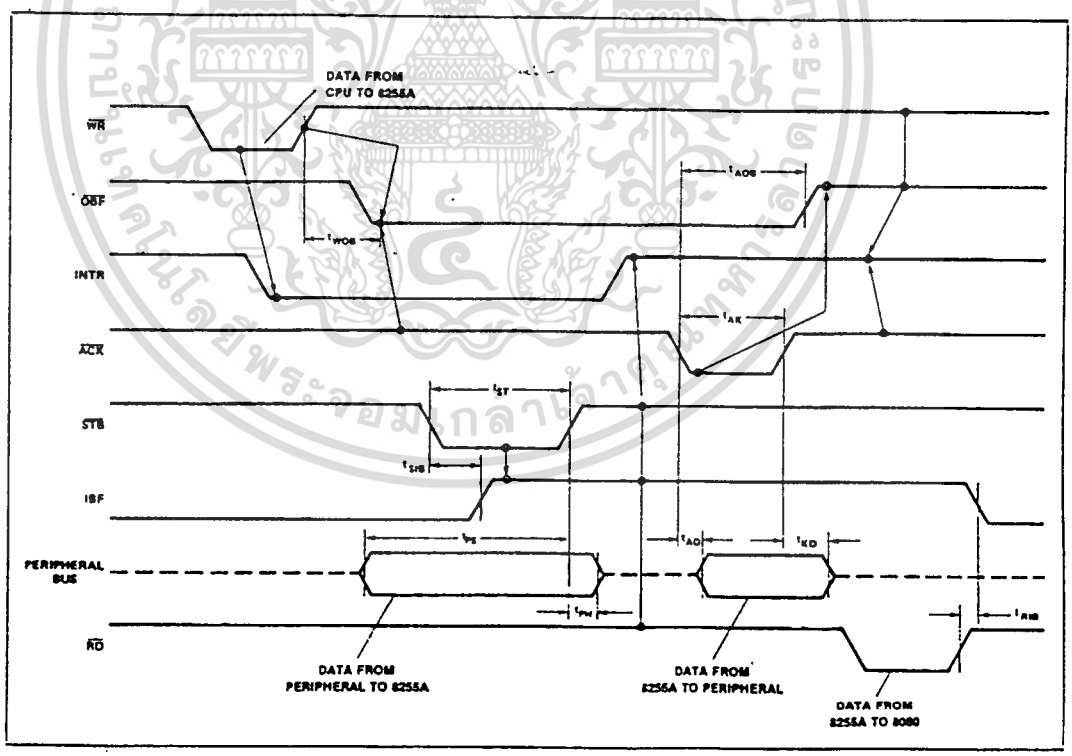



Figure 15. MODE 2 (Bidirectional)

NOTE: Any sequence where $\overline{WR}$ occurs before $\overline{ACK}$ and $\overline{STB}$ occurs before $\overline{RD}$ is permissible.
($INTR = IBF \cdot \overline{MASK} \cdot \overline{STB} \cdot \overline{RD} + \overline{OBF} \cdot \overline{MASK} \cdot \overline{ACK} \cdot \overline{WR}$)

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

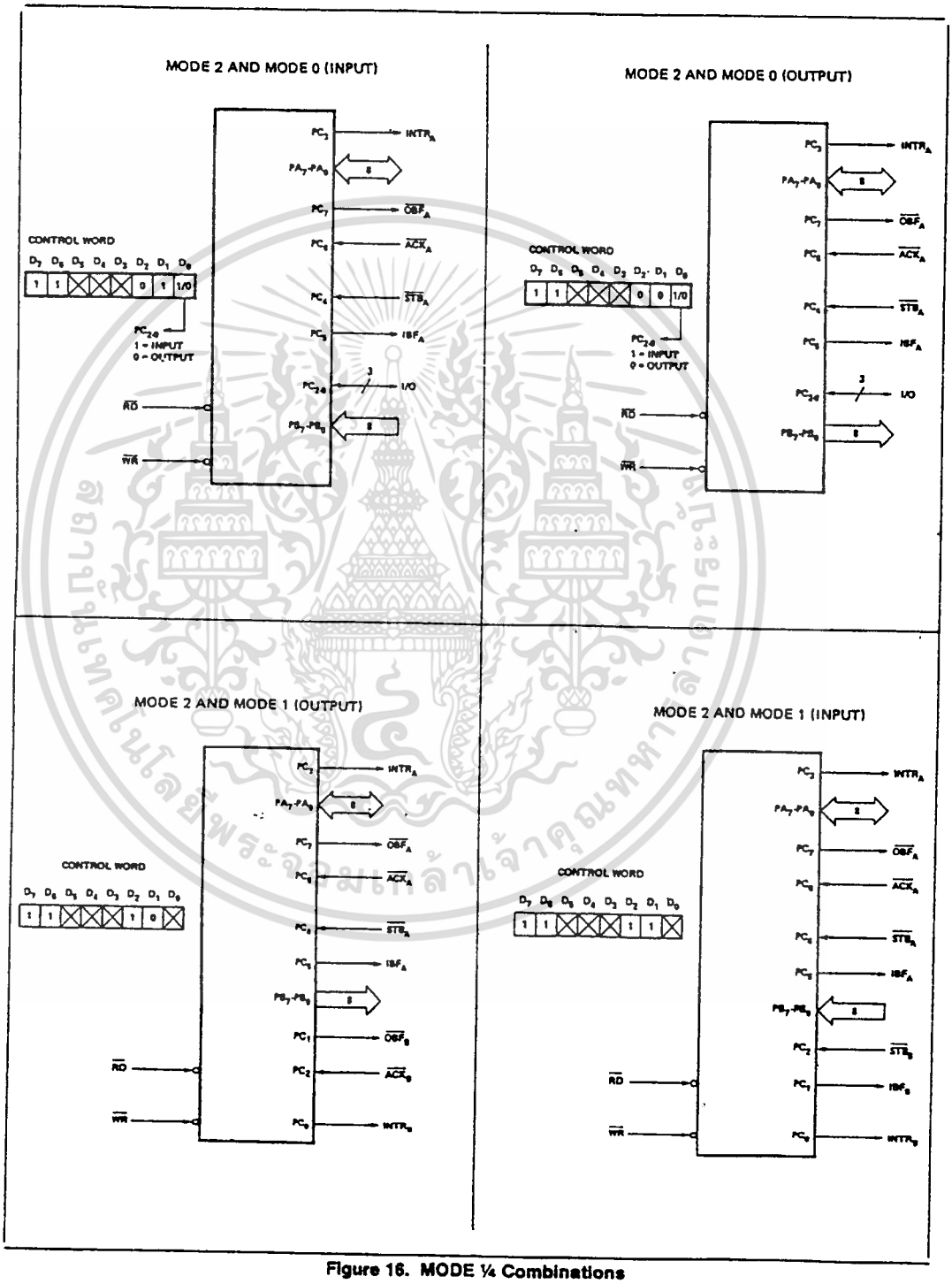



**Figure 16. MODE ¼ Combinations**

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Mode Definition Summary

| | MODE 0 | | MODE 1 | | MODE 2 | |
|---|---|---|---|---|---|---|
| | IN | OUT | IN | OUT | GROUP A ONLY | |
| $PA_0$ | IN | OUT | IN | OUT | ↔ | |
| $PA_1$ | IN | OUT | IN | OUT | ↔ | |
| $PA_2$ | IN | OUT | IN | OUT | ↔ | |
| $PA_3$ | IN | OUT | IN | OUT | ↔ | |
| $PA_4$ | IN | OUT | IN | OUT | ↔ | |
| $PA_5$ | IN | OUT | IN | OUT | ↔ | |
| $PA_6$ | IN | OUT | IN | OUT | ↔ | |
| $PA_7$ | IN | OUT | IN | OUT | ↔ | |
| $PB_0$ | IN | OUT | IN | OUT | — | MODE 0 OR MODE 1 ONLY |
| $PB_1$ | IN | OUT | IN | OUT | — | |
| $PB_2$ | IN | OUT | IN | OUT | — | |
| $PB_3$ | IN | OUT | IN | OUT | — | |
| $PB_4$ | IN | OUT | IN | OUT | — | |
| $PB_5$ | IN | OUT | IN | OUT | — | |
| $PB_6$ | IN | OUT | IN | OUT | — | |
| $PB_7$ | IN | OUT | IN | OUT | — | |
| $PC_0$ | IN | OUT | $INTR_B$ | $INTR_B$ | I/O | |
| $PC_1$ | IN | OUT | $IBF_B$ | $\overline{OBF}_B$ | I/O | |
| $PC_2$ | IN | OUT | $\overline{STB}_B$ | $\overline{ACK}_B$ | I/O | |
| $PC_3$ | IN | OUT | $INTR_A$ | $INTR_A$ | $INTR_A$ | |
| $PC_4$ | IN | OUT | $\overline{STB}_A$ | I/O | $\overline{STB}_A$ | |
| $PC_5$ | IN | OUT | $IBF_A$ | I/O | $IBF_A$ | |
| $PC_6$ | IN | OUT | I/O | $\overline{ACK}_A$ | $\overline{ACK}_A$ | |
| $PC_7$ | IN | OUT | I/O | $\overline{OBF}_A$ | $\overline{OBF}_A$ | |

### Special Mode Combination Considerations

There are several combinations of modes when not all of the bits in Port C are used for control or status. The remaining bits can be used as follows:

If Programmed as Inputs —
All input lines can be accessed during a normal Port C read.

If Programmed as Outputs —
Bits in C upper ($PC_7$-$PC_4$) must be individually accessed using the bit set/reset function.

Bits in C lower ($PC_3$-$PC_0$) can be accessed using the bit set/reset function or accessed as a threesome by writing into Port C.

### Source Current Capability on Port B and Port C

Any set of eight output buffers, selected randomly from Ports B and C can source 1mA at 1.5 volts. This feature allows the 8255 to directly drive Darlington type drivers and high-voltage displays that require such source current.

### Reading Port C Status

In Mode 0, Port C transfers data to or from the peripheral device. When the 8255 is programmed to function in Modes 1 or 2, Port C generates or accepts "hand-shaking" signals with the peripheral device. Reading the contents of Port C allows the programmer to test or verify the "status" of each peripheral device and change the program flow accordingly.

There is no special instruction to read the status information from Port C. A normal read operation of Port C is executed to perform this function.

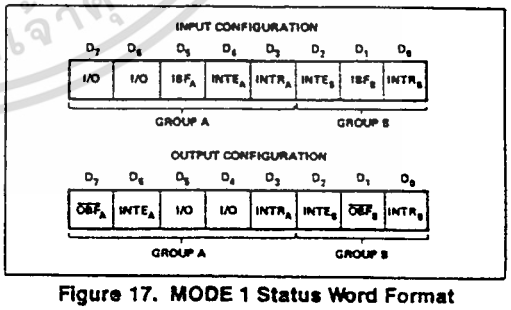



**Figure 17. MODE 1 Status Word Format**

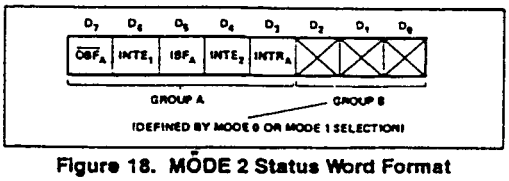



**Figure 18. MODE 2 Status Word Format**

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## APPLICATIONS OF THE 8255A

The 8255A is a very powerful tool for interfacing peripheral equipment to the microcomputer system. It represents the optimum use of available pins and is flexible enough to interface almost any I/O device without the need for additional external logic.

Each peripheral device in a microcomputer system usually has a "service routine" associated with it. The routine manages the software interface between the device and the CPU. The functional definition of the 8255A is programmed by the I/O service routine and becomes an extension of the system software. By examining the I/O devices interface characteristics for both data transfer and timing, and matching this information to the examples and tables in the detailed operational description, a control word can easily be developed to initialize the 8255A to exactly "fit" the application. Figures 19 through 25 present a few examples of typical applications of the 8255A.

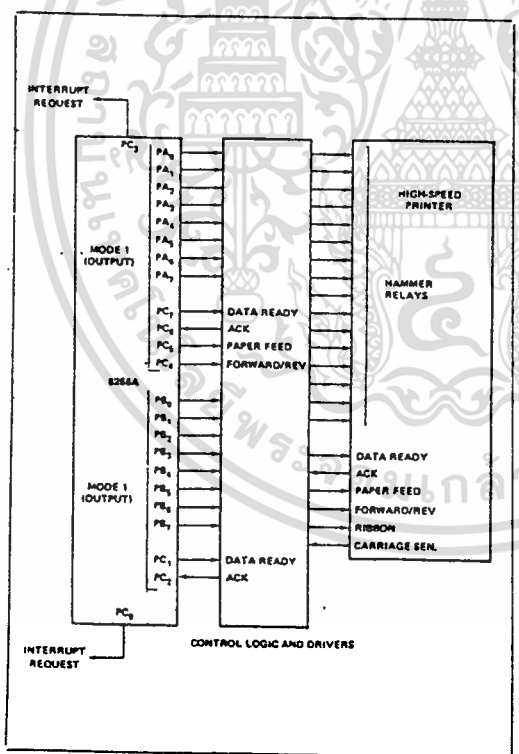



Figure 19. Printer Interface

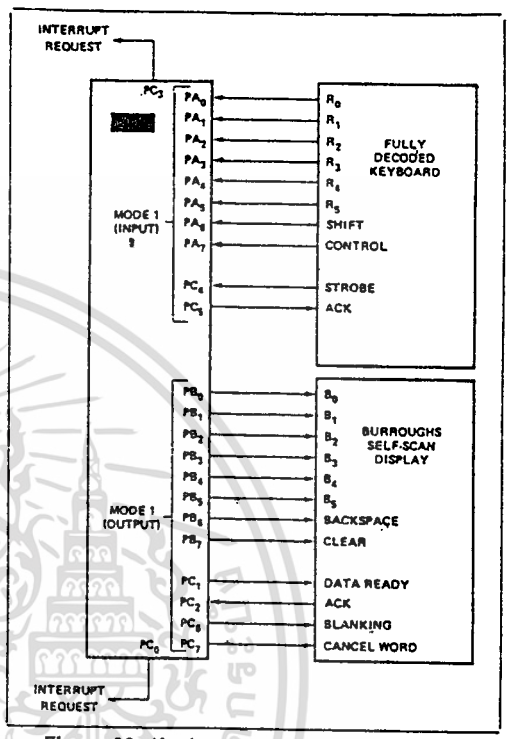



Figure 20. Keyboard and Display Interface

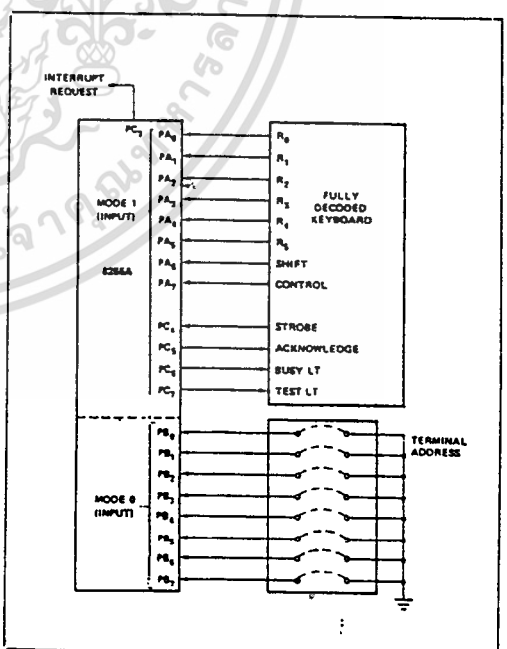



Figure 21. Keyboard and Terminal Address Interface

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

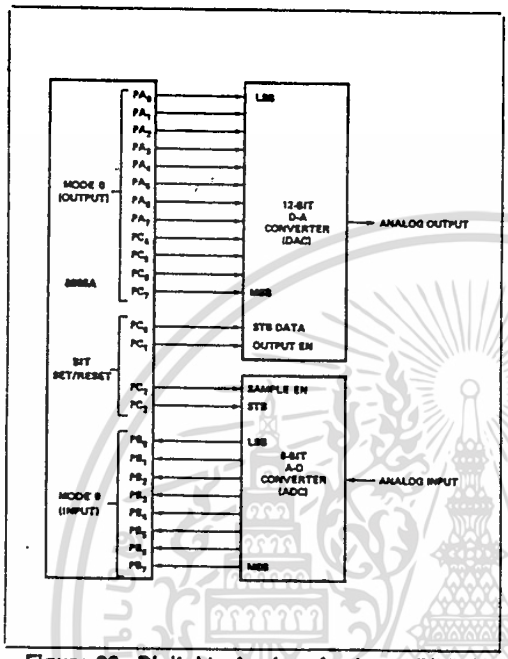



Figure 22. Digital to Analog, Analog to Digital

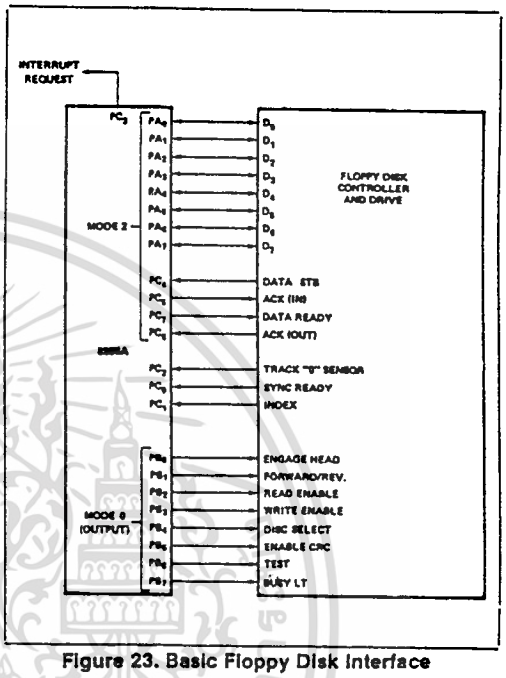



Figure 23. Basic Floppy Disk Interface

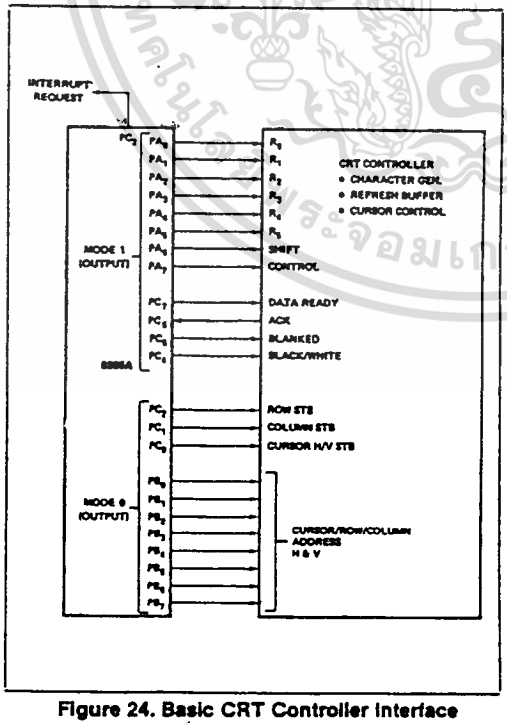



Figure 24. Basic CRT Controller Interface

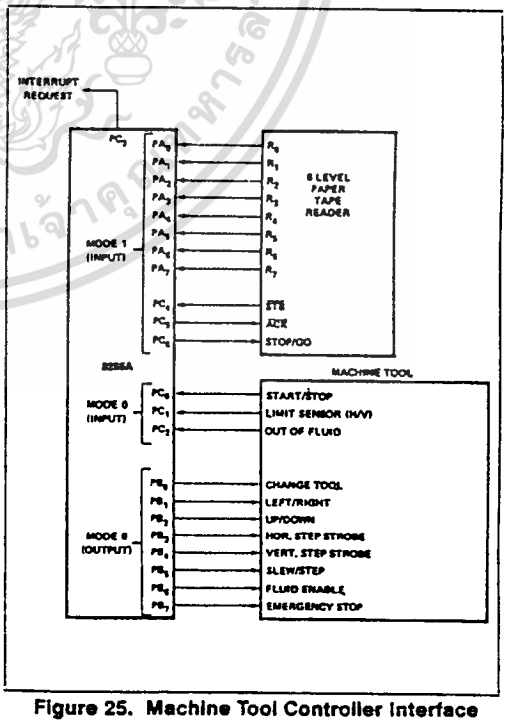



Figure 25. Machine Tool Controller Interface

231308-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias. . . . . 0°C to 70°C
Storage Temperature . . . . . –65°C to +150°C
Voltage on Any Pin
With Respect to Ground . . . . . –0.5V to +7V
Power Dissipation . . . . . 1 Watt

*NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

## D.C. CHARACTERISTICS ($T_A$ = 0°C to 70°C, $V_{CC}$ = +5V ±10%, GND = 0V)*

| Symbol | Parameter | Min. | Max. | Unit | Test Conditions |
|---|---|---|---|---|---|
| $V_{IL}$ | Input Low Voltage | -0.5 | 0.8 | V | |
| $V_{IH}$ | Input High Voltage | 2.0 | $V_{CC}$ | V | |
| $V_{OL}$ (DB) | Output Low Voltage (Data Bus) | | 0.45* | V | $I_{OL}$ = 2.5mA |
| $V_{OL}$(PER) | Output Low Voltage (Peripheral Port) | | 0.45* | V | $I_{OL}$ = 1.7mA |
| $V_{OH}$(DB) | Output High Voltage (Data Bus) | 2.4 | | V | $I_{OH}$ = -400μA |
| $V_{OH}$(PER) | Output High Voltage (Peripheral Port) | 2.4 | | V | $I_{OH}$ = -200μA |
| $I_{DAR}$[1] | Darlington Drive Current | -1.0 | -4.0 | mA | $R_{EXT}$ = 750Ω; $V_{EXT}$ = 1.5V |
| $I_{CC}$ | Power Supply Current | | 120 | mA | |
| $I_{IL}$ | Input Load Current | | ±10 | μA | $V_{IN}$ = $V_{CC}$ to 0V |
| $I_{OFL}$ | Output Float Leakage | | ±10 | μA | $V_{OUT}$ = $V_{CC}$ to .45V |

**NOTE:**
1. Available on any 8 pins from Port B and C.

## CAPACITANCE ($T_A$ = 25°C, $V_{CC}$ = GND = 0V)

| Symbol | Parameter | Min. | Typ. | Max. | Unit | Test Conditions |
|---|---|---|---|---|---|---|
| $C_{IN}$ | Input Capacitance | | | 10 | pF | fc = 1MHz |
| $C_{I/O}$ | I/O Capacitance | | | 20 | pF | Unmeasured pins returned to GND |

## A.C. CHARACTERISTICS ($T_A$ = 0°C to 70°C, $V_{CC}$ = +5V ±10%, GND = 0V)*

### Bus Parameters

**READ**

| Symbol | Parameter | 8255A | | 8255A-5 | | Unit |
|---|---|---|---|---|---|---|
| | | Min. | Max. | Min. | Max. | |
| $t_{AR}$ | Address Stable Before READ | 0 | | 0 | | ns |
| $t_{RA}$ | Address Stable After READ | 0 | | 0 | | ns |
| $t_{RR}$ | READ Pulse Width | 300 | | 300 | | ns |
| $t_{RD}$ | Data Valid From READ[1] | | 250 | | 200 | ns |
| $t_{DF}$ | Data Float After READ | 10 | 150 | 10 | 100 | ns |
| $t_{RV}$ | Time Between READs and/or WRITEs | 850 | | 850 | | ns |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## A.C. CHARACTERISTICS (Continued)

**WRITE**

| Symbol | Parameter | 8255A | | 8255A-5 | | Unit |
|---|---|---|---|---|---|---|
| | | Min. | Max. | Min. | Max. | |
| $t_{AW}$ | Address Stable Before WRITE | 0 | | 0 | | ns |
| $t_{WA}$ | Address Stable After WRITE | 20 | | 20 | | ns |
| $t_{WW}$ | WRITE Pulse Width | 400 | | 300 | | ns |
| $t_{DW}$ | Data Valid to WRITE (T.E.) | 100 | | 100 | | ns |
| $t_{WD}$ | Data Valid After WRITE | 30 | | 30 | | ns |

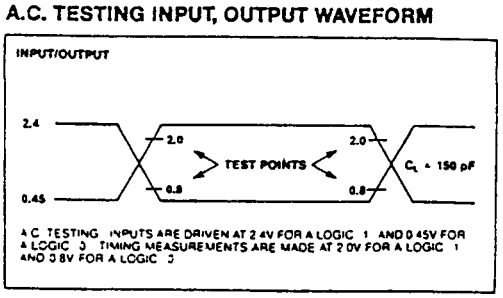
**OTHER TIMINGS**

| Symbol | Parameter | 8255A | | 8255A-5 | | Unit |
|---|---|---|---|---|---|---|
| | | Min. | Max. | Min. | Max. | |
| $t_{WB}$ | WR = 1 to Output[1] | | 350 | | 350 | ns |
| $t_{IR}$ | Peripheral Data Before RD | 0 | | 0 | | ns |
| $t_{HR}$ | Peripheral Data After RD | 0 | | 0 | | ns |
| $t_{AK}$ | ACK Pulse Width | 300 | | 300 | | ns |
| $t_{ST}$ | STB Pulse Width | 500 | | 500 | | ns |
| $t_{PS}$ | Per. Data Before T.E. of STB | 0 | | 0 | | ns |
| $t_{PH}$ | Per. Data After T.E. of STB | 180 | | 180 | | ns |
| $t_{AD}$ | ACK = 0 to Output[1] | | 300 | | 300 | ns |
| $t_{KD}$ | ACK = 1 to Output Float | 20 | 250 | 20 | 250 | ns |
| $t_{WOB}$ | WR = 1 to OBF = 0[1] | | 650 | | 650 | ns |
| $t_{AOB}$ | ACK = 0 to OBF = 1[1] | | 350 | | 350 | ns |
| $t_{SIB}$ | STB = 0 to IBF = 1[1] | | 300 | | 300 | ns |
| $t_{RIB}$ | RD = 1 to IBF = 0[1] | | 300 | | 300 | ns |
| $t_{RIT}$ | RD = 0 to INTR = 0[1] | | 400 | | 400 | ns |
| $t_{SIT}$ | STB = 1 to INTR = 1[1] | | 300 | | 300 | ns |
| $t_{AIT}$ | ACK = 1 to INTR = 1[1] | | 350 | | 350 | ns |
| $t_{WIT}$ | WR = 0 to INTR = 0[1,3] | | 450 | | 450 | ns |

**NOTES:**
1. Test Conditions: $C_L$ = 150 pF.
2. Period of Reset pulse must be at least 50$\mu$s during or after power on. Subsequent Reset pulse can be 500 ns min.
3. INTR↑ may occur as early as $\overline{WR}$↓.

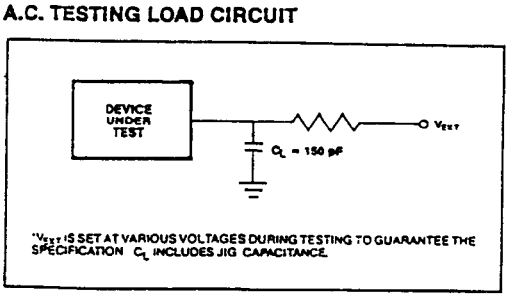
* For Extended Temperature EXPRESS, use M8255A electrical parameters.

### A.C. TESTING INPUT, OUTPUT WAVEFORM




A.C. TESTING INPUTS ARE DRIVEN AT 2.4V FOR A LOGIC 1 AND 0.45V FOR A LOGIC 0. TIMING MEASUREMENTS ARE MADE AT 2.0V FOR A LOGIC 1 AND 0.8V FOR A LOGIC 0.

### A.C. TESTING LOAD CIRCUIT

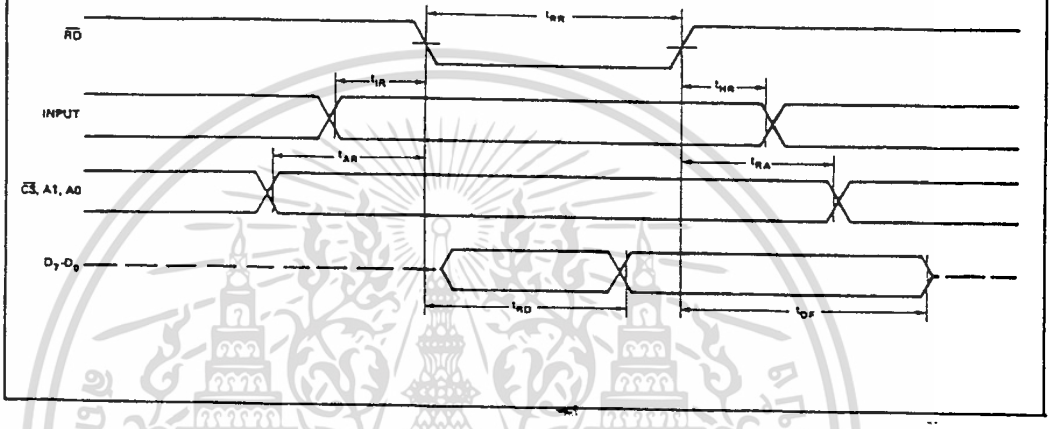



*$V_{TEST}$ IS SET AT VARIOUS VOLTAGES DURING TESTING TO GUARANTEE THE SPECIFICATION. $C_L$ INCLUDES JIG CAPACITANCE.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## WAVEFORMS

**MODE 0 (BASIC INPUT)**

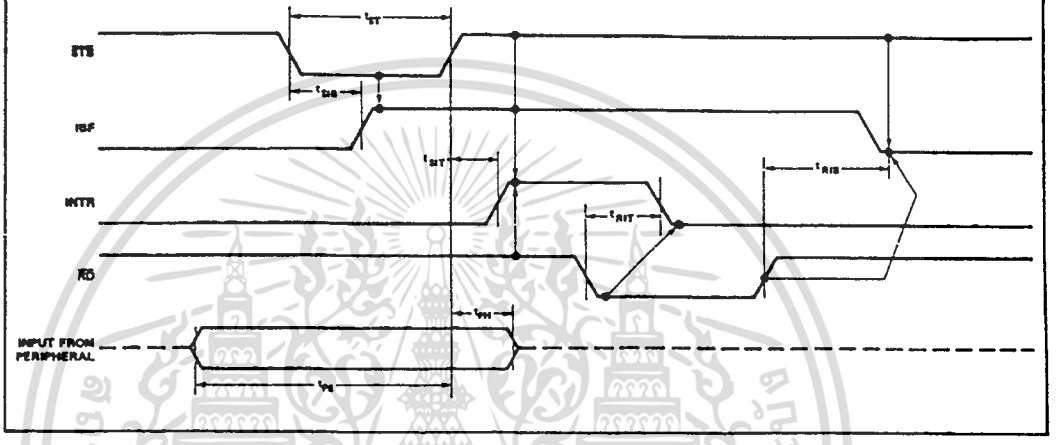



**MODE 0 (BASIC OUTPUT)**

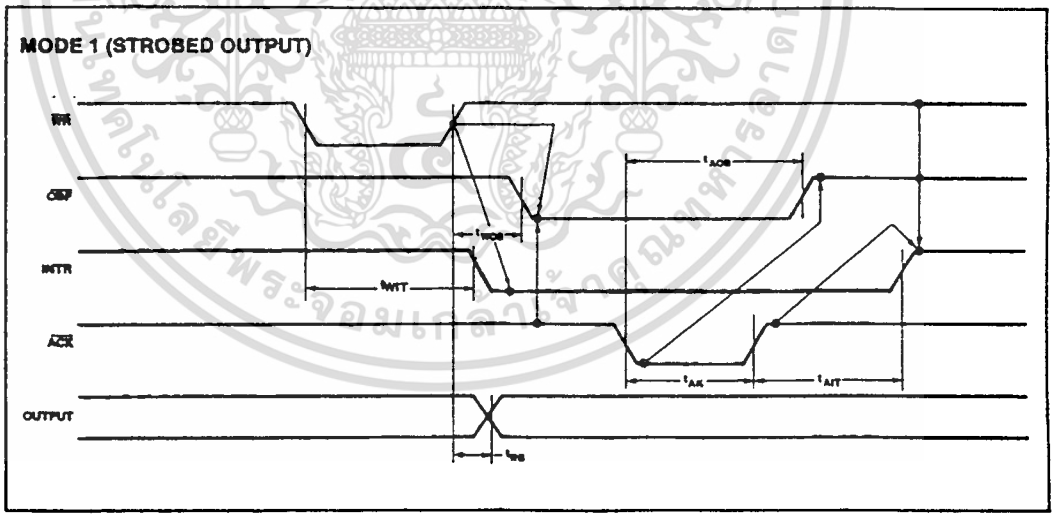
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## WAVEFORMS (Continued)

**MODE 1 (STROBED INPUT)**



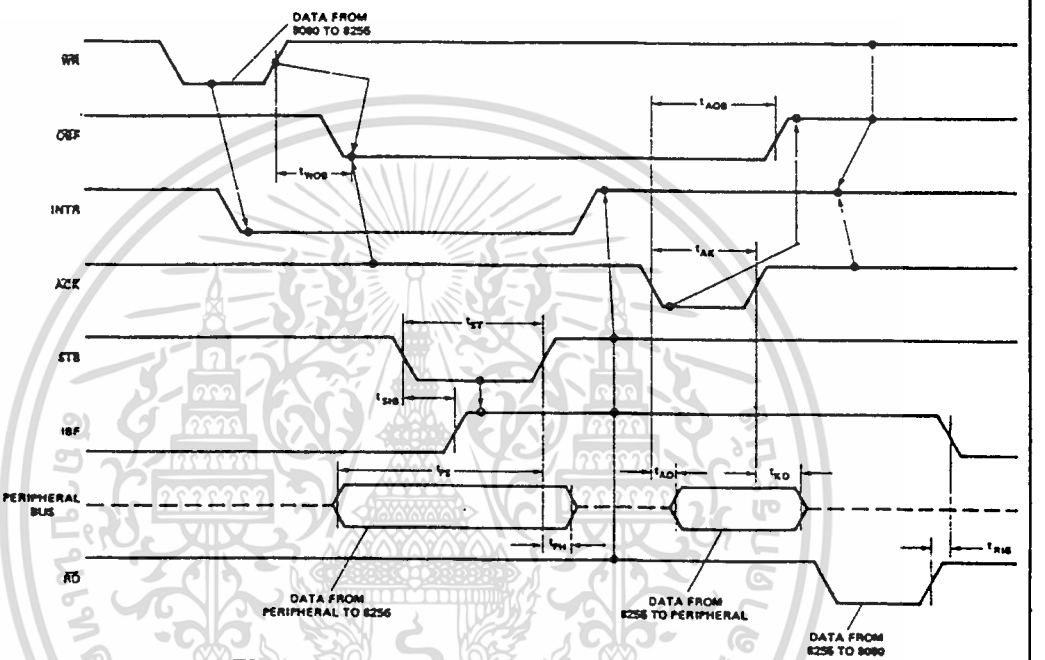

**MODE 1 (STROBED OUTPUT)**




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

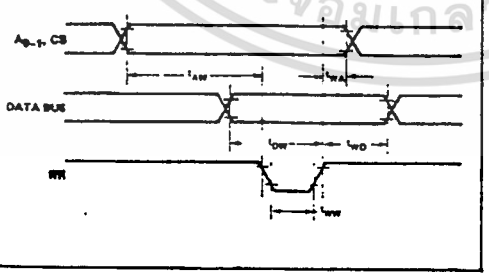
## WAVEFORMS (Continued)

### MODE 2 (BIDIRECTIONAL)

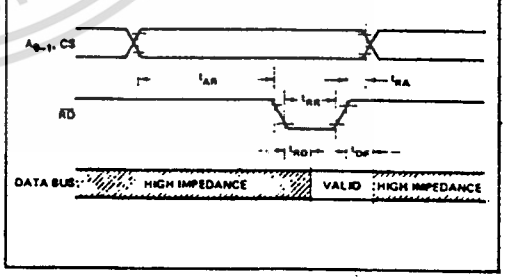



NOTE: Any sequence where $\overline{WR}$ occurs before $\overline{ACK}$ and $\overline{STB}$ occurs before $\overline{RD}$ is permissible.
($INTR = IBF \cdot \overline{MASK} \cdot \overline{STB} \cdot \overline{RD} + \overline{OBF} \cdot \overline{MASK} \cdot \overline{ACK} \cdot \overline{WR}$)

### WRITE TIMING




### READ TIMING




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MHS

October 1992

DATA SHEET

# 80C31/80C51

# CMOS SINGLE-CHIP 8 BIT MICROCONTROLLER

- 80C31/80C51 : 0 TO 12 MHz
  80C31/80C51-1 : 0 TO 16 MHz
  80C31-S/80C51-S : 0 TO 20 MHz
  80C31/80C51-L : 0 TO 6 MHz WITH 2.7 V < $V_{CC}$ < 6 V
  80C51F : 80C51 WITH PROTECTED ROM

## FEATURES

- POWER CONTROL MODES
- 128 x 8 BIT RAM
- 4 K BYTES OF ROM (80C51)
- 32 PROGRAMMABLE I/O LINES
- TWO 16 BIT TIMER/COUNTER
- 64 K PROGRAM MEMORY SPACE
- FULLY STATIC DESIGN
- BOOLEAN PROCESSOR
- 5 INTERRUPT SOURCES
- PROGRAMMABLE SERIAL PORT
- 64 K DATA MEMORY SPACE
- TEMPERATURE RANGE : COMMERCIAL, INDUSTRIAL, AUTOMOTIVE AND MILITARY

## INTRODUCTION

MHS's 80C31 and 80C51 are high performance CMOS versions of the 8031/8051 NMOS single chip 8 bit µC and are manufactured using a self-aligned silicon gate CMOS process (SAJI VI).

The fully static design of the MHS 80C31/80C51 allows to reduce system power consumption by bringing the clock frequency down to any value, even DC, without loss of data.

The 80C51 retains all the features of the 8051 : 4 K bytes of ROM ; 128 bytes of RAM ; 32 I/O lines ; two 16 bit timers ; a 5-source, 2-level interrupt structure ; a full duplex serial port ; and on-chip oscillator and clock circuits.

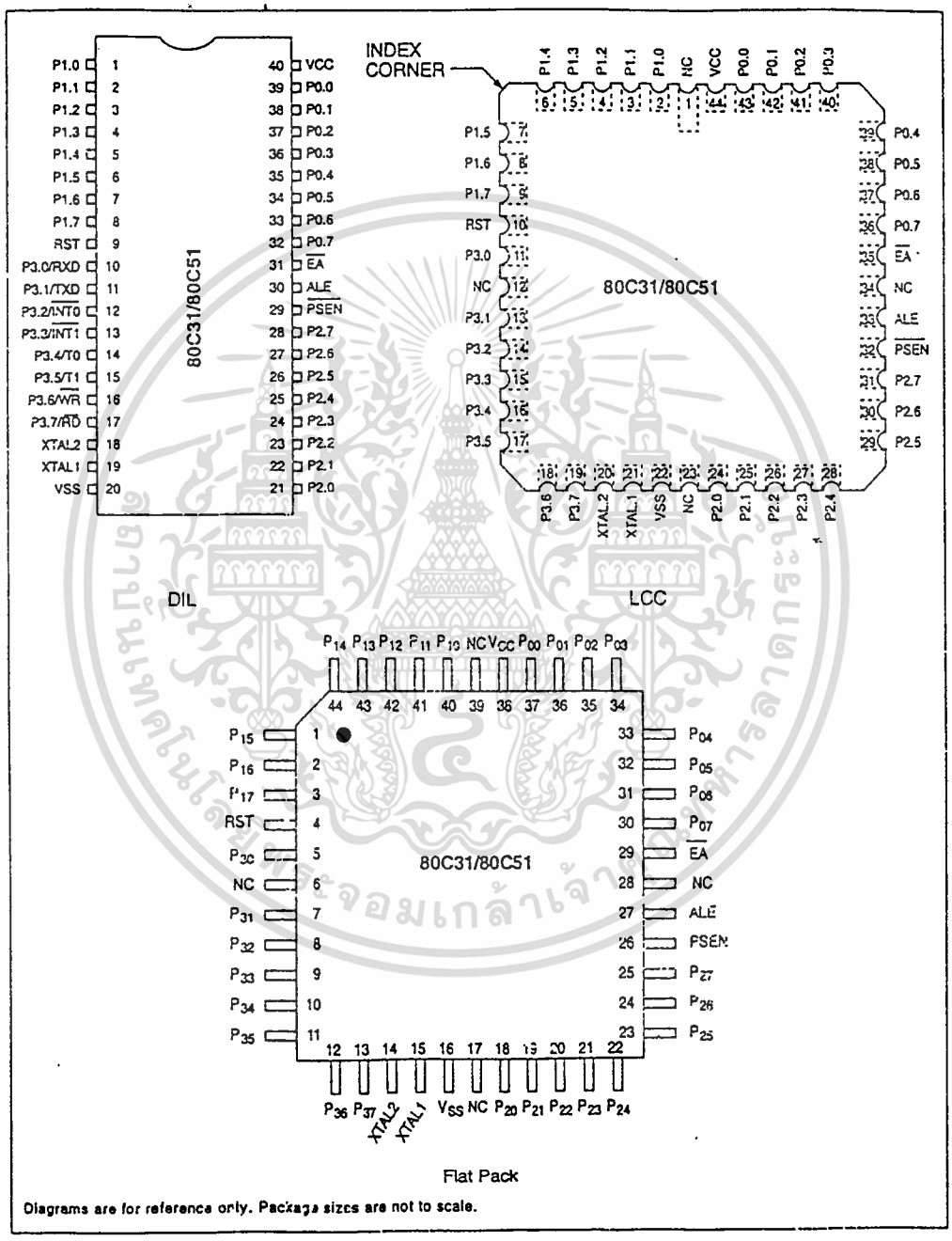
In addition, the 80C51 has two software-selectable modes of reduced activity for further reduction in power consumption. In the Idle Mode the CPU is frozen while the RAM, the timers, the serial port, and the interrupt system continue to function. In the Power Down Mode the RAM is saved and all otner functions are inoperative.

The 80C31 is identical to the 80C51 except that it has no on-chip ROM.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# INTERFACE

## PIN CONFIGURATION




Diagrams are for reference only. Package sizes are not to scale.

**Figure 1.**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## PIN DESCRIPTION

### Vss

Circuit ground potential

### Vcc

Supply voltage during normal, Idle, and Power Down operation.

### Port 0

Port 0 is an 8 bit open drain bi-directional I/O port. Port 0 pins that have 1's written to them float, and in that state can be used as high-impedance inputs.

Port 0 is also the multiplexed low-order address and data bus during accesses to external Program and Data Memory. In this application it uses strong internal pullups when emitting 1's. Port 0 also outputs the code bytes during program verification in the 80C51. External pullups are required during program verification. Port 0 can sink eight LS TTL inputs.

### Port 1

Port 1 is an 8 bit bi-directional I/O port with internal pullups. Port 1 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the internal pullups.

Port 1 also receives the low-order address byte during program verification. In the 80C51, Port 1 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

### Port 2

Port 2 is an 8 bit bi-directional I/O port with internal pullups. Port 2 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the internal pullups. Port 2 emits the high-order address byte during fetches from external Program Memory and during accesses to external Data Memory that use 16-bit addresses (MOVX @DPTR). In this application, it uses strong internal pullups when emitting 1's. During accesses to external Data Memory that use 8 bit addresses (MOVX @Ri), Port 2 emits the contents of the P2 Special Function Register.

It also receives the high-order address bits and control signals during program verification in the 80C51. Port 2 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

### Port 3

Port 3 is an 8 bit bi-directional I/O port with internal pullups. Port 3 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (IIL, on the data sheet) because of the pullups. It also serves the function of various special features of the MHS 51 Family, as listed below.

| Port Pin | Alternate Function |
|---|---|
| P3.0 | RXD (serial input port) |
| P3.1 | TXD (serial output port) |
| P3.2 | INT0 (external interrupt 0) |
| P3.3 | INT1 (external interrupt 1) |
| P3.4 | T0 (Timer 0 external input) |
| P3.5 | T1 (Timer 1 external input) |
| P3.6 | WR (external Data Memory write strobe) |
| P3.7 | RD (external Data Memory read strobe) |

Port 3 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

### RST

A high level on this for two machine cycles while the oscillator is running resets the device. An internal pull-down resistor permits Power-On reset using only a capacitor connected to Vcc.

### ALE

Address Latch Enable output for latching the low byte of the address during accesses to external memory. ALE is activated as though for this purpose at a constant rate of 1/6 the oscillator frequency except during an external data memory access at which time on ALE pulse is skipped. ALE can sink/source 8 LS TTL inputs. It can drive CMOS inputs without an external pullup.

### PSEN

Program Store Enable output is the read strobe to external Program Memory. PSEN is activated twice each machine cycle during fetches from external Program Memory. (However, when executing out of external Program Memory, two activations of PSEN are skipped during each access to external Data Memory). PSEN is not activated during fetches from internal Program Memory. PSEN can sink/source 8 LS TTL inputs. It can drive CMOS inputs without an external pullup.

### EA

When EA is held high, the CPU executed out of internal Program Memory (unless the Program Counter exceeds 0FFFH). When EA is held low, the CPU executes only out of external Program Memory. EA must not be floated.

### XTAL1

Input to the inverting amplifier that forms the oscillator. Receives the external oscillator signal when an external oscillator is used.

### XTAL2

Output of the inverting amplifier that forms the oscillator, and input to the internal clock generator. This pin should be floated when an external oscillator is used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# FUNCTIONAL DESCRIPTION

## BLOCK DIAGRAM

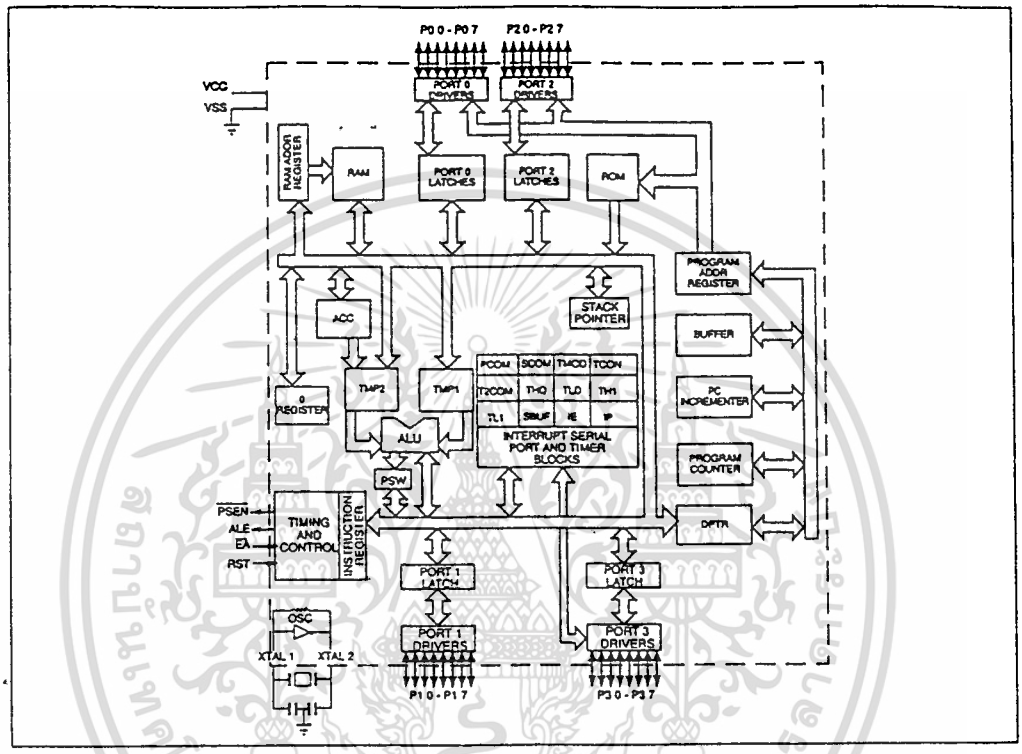



Figure 2.

## IDLE AND POWER DOWN OPERATION

*Figure 3* shows the internal Idle and Power Down clock configuration. As illustrated, Power Down operation stops the oscillator. Idle mode operation allows the interrupt, serial port, and timer blocks to continue to function while the clock to the CPU is gated off.

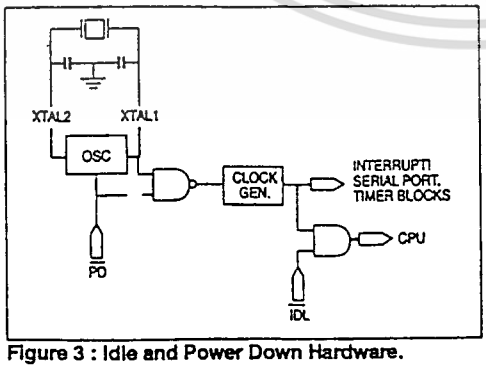



**Figure 3 : Idle and Power Down Hardware.**

*PCON : Power Control Register*

| (MSB) | | | | | | | (LSB) |
|---|---|---|---|---|---|---|---|
| SMOD | – | – | – | GF1 | GF0 | PD | IDL |

| Symbol | Position | Name and Function |
|---|---|---|
| SMOD | PCON.7 | Double Baud rate bit. When set to a 1, the baud rate is doubled when the serial port is being used in either modes 1, 2 or 3. |
| – | PCON.6 | (Reserved) |
| – | PCON.5 | (Reserved) |
| – | PCON.4 | (Reserved) |
| GF1 | PCON.3 | General-purpose flag bit. |
| GF0 | PCON.2 | General-purpose flag bit. |
| PD | PCON.1 | Power Down bit. Setting this bit activates power down operation. |
| IDL | PCON.0 | Idle mode bit. Setting this bit activates idle mode operation. |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

These special modes are activated by software via the Special Function Register, its hardware address is 87H. PCON is not bit addressable.

If 1's are written to PD and IDL at the same time. PD takes precedence. The reset value of PCON is (0XXX0000).

## IDLE MODE

The instruction that sets PCON.0 is the last instruction executed before the Idle mode is activated. Once in the Idle mode the CPU status is preserved in its entirety : the Stack Pointer, Program Counter, Program Status Word, Accumulator, RAM, and all other register maintain their data during Idle. Table 1 describes the status of the external pins during Idle mode.

There are two ways to terminate the Idle mode. Activation of any enabled interrupt will cause PCON.0 to be cleared by hardware, terminating Idle mode. The interrupt is serviced, and following RETI, the next instruction to be executed will be the one following the instruction that wrote 1 to PCON.0.

The flag bits GF0 and GF1 may be used to determine whether the interrupt was received during normal execution or during the Idle mode. For example, the instruction that writes to PCON.0 can also set or clear one or both flag bits. When Idle mode is terminated by an enabled interrupt, the service routine can examine the status of the flag bits.

The second way of terminating the Idle is with a hardware reset. Since the oscillator is still running, the hardware reset needs to be active for only 2 machine cycles (24 oscillator periods) to complete the reset operation.

## POWER DOWN MODE

The instruction that sets PCON.1 is the last executed prior to entering power down. Once in power down, the oscillator is stopped. The contents of the onchip RAM and the Special Function Register is saved during power down mode. A hardware reset is the only way of exiting the power down mode. The hardware reset initiates the Special Function Register (see *Table 1*).

In the Power Down mode, $V_{CC}$ may be lowered to minimize circuit power consumption. Care must be taken to ensure the voltage is not reduced until the power down mode is entered, and that the voltage is restored before the hardware reset is applied which frees the oscillator. Reset should not be released until the oscillator has restarted and stabilized.

*Table 1* describes the status of the external pins while in the power down mode. It should be noted that if the power down mode is activated while in external program memory, the port data that is held in the Special Function Register P2 is restored to Port 2. If the data is a 1, the port pin is held high during the power down mode by the strong pullup, T1, shown in *Figure 4*.

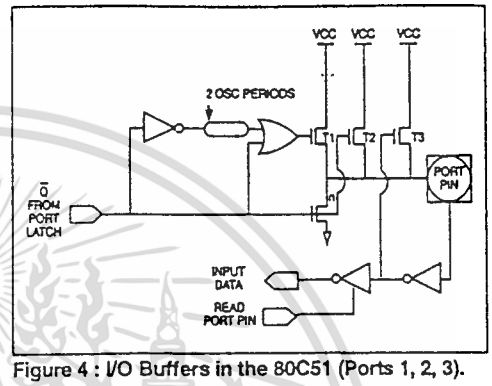



Figure 4 : I/O Buffers in the 80C51 (Ports 1, 2, 3).

## STOP CLOCK MODE

Due to static design, the MHS 80C31/C51 clock speed can be reduced until 0 MHz without any data loss in memory or registers. This mode allows step by step utilization, and permits to reduce system power consumption by bringing the clock frequency down to any value. At 0 MHz, the power consumption is the same as in the Power Down Mode.

## I/O PORTS

The I/O port drive of the 80C51 is similar to the 8051. The I/O buffers for Ports 1, 2 and 3 are implemented as shown in figure 4.

When the port latch contains a 0, all pFETS in *figure 4* are off while the nFET is turned on. When the port latch makes a 0-to-1 transition, the nFET turns off. The strong pullup pFET, T1, turns on for two oscillator periods, pulling the output high very rapidly. As the output line is drawn high, pFET T3 turns on through the inverter to supply the $I_{OH}$ source current. This inverter and T3 form a latch which holds the 1 and is supported by T2.

When Port 2 is used as an address port, for access to external program of data memory, any address bit that contains a 1 will have his strong pullup turned on for the entire duration of the external memory access.

| MODE | PROGRAM MEMORY | ALE | PSEN | PORT0 | PORT1 | PORT2 | PORT3 |
|---|---|---|---|---|---|---|---|
| Idle | Internal | 1 | 1 | Port Data | Port Data | Port Data | Port Data |
| Idle | External | 1 | 1 | Floating | Port Data | Address | Port Data |
| Power Down | Internal | 0 | 0 | Port Data | Port Data | Port Data | Port Data |
| Power Down | External | 0 | 0 | Floating | Port Data | Port Data | Port Data |

**Table 1 : Status of the external pins during Idle and Power Down modes.**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

When an I/O pin on Ports 1, 2 or 3 is used as an input, the user should be aware that the external circuit must sink current during the logical 1-to-0 transition. The maximum sink current is specified as ITL under the D.C. Specifications. When the input goes below approximately 2 V, T3 turns off to save ICC current. Note, when returning to a logical 1, T2 is the only internal pullup that is on. This will result in a slow rise time if the user's circuit does not force the input line high.

## OSCILLATOR CHARACTERISTICS

XTAL1 and XTAL2 are the input and output respectively, of an inverting amplifier which is configured for use as an on-chip oscillator, as shown in figure 5. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL1 should be driven while XTAL2 is left unconnected as shown in *figure 6*. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum high and low times specified on the Data Sheet must be observed.

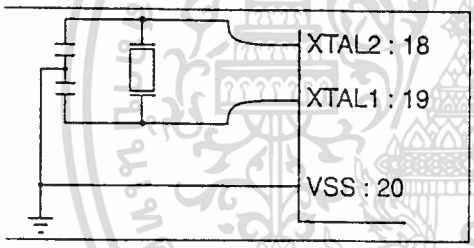



Figure 5 : Crystal Oscillator.

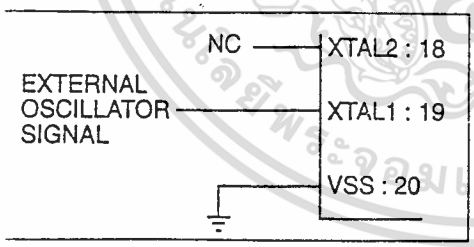



Figure 6 : External Drive Configuration.

## 80C51 WITH PROTECTED ROM

MHS provides a new member in the 80C51 Family named "80C51F" which permits full protection of the internal ROM contents.

With a non protected 80C51, it is very easy to read out the contents of the internal 4 K bytes of ROM.

Three methods exist, two of them are special test modes and the last one is by means of MOVC instructions.

- **Test mode "VER" :** Using this special test mode, the internal ROM contents are output on port P0 ; the address being applied on ports P2 (AD15...AD8) and P1 (AD7...AD0).
- **Test mode "TMB" :** With this second test mode, the contents of the 80C51 internal bus is presented on port P1 during the PH2 clock phases.
- **Using MOVC instructions :** If EA = 0, and following a reset, the 80C51 fetches its instructions from external program memory. It is then possible to write a small program whose purpose is to dump the internal ROM contents by means of MOVC A, @A + DPTR and MOVC A, @A + PC instructions.

### 80C51F with program protection features

This version adds ROM protection features in some strategic points of the 80C51F in order to eliminate the possibility of reading the ROM contents (once the protection has been programmed) by one if the three forementioned methods (VER and TMB test modes, or MOVC instructions).

Nevertheless the customer must note the following :

- Once the protection has been programmed, the 80C51F program always starts at address 0 in the internal ROM.
- The application program must be self contained in the internal 4 K of ROM, otherwise it would be possible to trap the program counter address in the external PROM/EPROM (beyond 4 K) and then to dump the internal ROM contents by means of a patch using MOVC instructions.

Thus, if an extra EPROM is necessary, it is advised to ensure that it will contain only constants or tables.

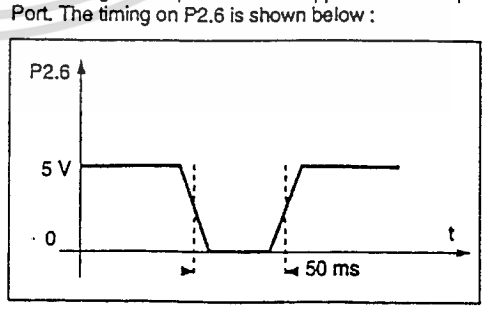
### Test of the on-chip program memory

- **Before protection is activated :** The 80C51F can be tested as any normal 80C51 (using test equipment or any other methods).
- **After protection is activated :** It is then no longer possible to dump the internal ROM contents.

### How to program the protection mechanism

- To burn correctly the fuse a specific configuration of inputs must be settled as below :
  - RST = ALE = 1
  - P2.7 = 1

Furthermore PSEN signal must be tied at + 9 V ± 5 % level voltage and a pulse must be applied on P2.6 input Port. The timing on P2.6 is shown below :




**Time Rise and Fall Rise ≤ 100 µs.**

- The electrical schematic shows a typical application to deliver P2.6 signal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ELECTRICAL CHARACTERISTICS

## ABSOLUTE MAXIMUM RATINGS*

Ambiant Temperature Under Bias :
C = commercial .....0°C to 70°C
I = industrial .....– 40°C to +85°C
Storage Temperature.....– 65°C to + 150°C
Voltage on $V_{CC}$ to $V_{SS}$.....– 0.5 V to + 7 V
Voltage on Any Pin to $V_{SS}$..... – 0.5 V to $V_{CC}$ + 0.5 V
Power Dissipation ..... 1 W**
** This value is based on the maximum allowable die temperature and the thermal resistance of the package

*** Notice**

*Stresses at or above those listed under " Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions may affect device reliability.*

## DC CHARACTERISTICS

$T_A$ = 0 to + 70°C ; $V_{CC}$ = 5 V ± 20 % ; $V_{SS}$ = 0 V ; F = 0 to 16 MHz.
$V_{CC}$ = 5 V ± 10 % ; $V_{SS}$ = 0 V ; F = 16 to 20 MHz
$T_A$ = – 40 to 85°C ; $V_{CC}$ = 5 V ± 10 % ; $V_{SS}$ = 0 V ; F = 0 to 16 MHz.

| SYMBOL | PARAMETER | MIN | MAX | UNIT | TEST CONDITIONS |
|---|---|---|---|---|---|
| VIL | Input Low Voltage | – 0.5 V | 0.2 VCC – 0.1 | V | |
| VIH | Input High Voltage (Except XTAL and RST) | 0.2 VCC + 0.9 | VCC + 0.5 | V | |
| VIH1 | Input High Voltage (RST and XTAL1) | 0.7 VCC | VCC + 0.5 | V | |
| VOL | Output Low Voltage (Ports 1, 2, and 3) | | 0.3<br>0.45<br>1.0 | V<br>V<br>V | IOL = 100 µA<br>IOL = 1.6 mA (note 3)<br>IOL = 3.5 mA |
| VOL1 | Output Low Voltage (Port 0, ALE, PSEN) | | 0.3<br>0.45<br>1.0 | V<br>V<br>V | IOL = 200 µA<br>IOL = 3.2 mA (note 3)<br>IOL = 7.0 mA |
| VOH | Output High Voltage Ports 1, 2, 3 | Vcc – 0.3<br>Vcc – 0.7<br>Vcc – 1.5 | | V<br>V<br>V | IOH = – 10 µA<br>IOH = – 30 µA<br>IOH = – 60 µA<br>VCC = 5 V ± 10 % |
| VOH1 | Output High Voltage (Port 0, ALE, PSEN) | Vcc – 0.3<br>Vcc – 0.7<br>Vcc – 1,5 | | V<br>V<br>V | IOH = – 200 µA<br>IOH = – 3.2 mA<br>IOH = – 7.0 mA<br>VCC = 5 V ± 10 % |
| IIL | Logical 0 Input Current (Ports 1, 2, 3) | | C – 50<br>I – 60 | µA | Vin = 0.45 V |
| ILI | Input Leakage Current (Port 0, EA) | | ± 10 | µA | 0.45 < Vin < VCC |
| ITL | Logical 1 to 0 Transition Current (Ports 1, 2, 3) | | – 650 | µA | Vin = 2.0 V |
| IPD | Power Down Current | | 50 | µA | VCC = 2.0 V to 6 V (note 2) |
| RRST | RST Pulldown Resistor | 50 | 150 | kΩ | |
| CIO | Capacitance of I/O Buffer | | 10 | pF | $f_c$ = 1 MHz, $T_A$ = 25°C |
| ICC | Power Supply Current<br>Active Mode 12 MHz<br>16 MHz<br>20 MHz<br>Idle Mode 12 MHz<br>16 MHz<br>20 MHz | | <br>20<br>26<br>32<br>5<br>6<br>8 | <br>mA<br>mA<br>mA<br>mA<br>mA<br>mA | (notes 1, 2) |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ABSOLUTE MAXIMUM RATINGS*

Ambiant Temperature Under Bias :
A = Automotive ..... – 40°C to + 125°C
Storage Temperature..... – 65°C to + 150°C
Voltage on Any Pin to $V_{SS}$ ..... – 0.5 V to VCC + 0.5 V
Voltage on $V_{CC}$ to $V_{SS}$ ..... – 0.5 V to 6.5 V
Power Dissipation ..... 1 W

*** Notice**

*Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

## DC CHARACTERISTICS

$T_A$ = – 40° to 125°C ; $V_{CC}$ = 5 V ± 10 % ; $V_{SS}$ = 0 V ; F = 0 to 12 MHz

| SYMBOL | PARAMETER | MIN | MAX | UNIT | TEST CONDITIONS |
|---|---|---|---|---|---|
| VIL | Input Low Voltage | – 0.5 V | 0.2 VCC – 0.1 | V | |
| VIH | Input High Voltage (Except XTAL1, RST) | 0.2 VCC + 0.9 | VCC + 0.5 | V | |
| VIH1 | Input High Voltage (XTAL1, RST) | 0.7 VCC | VCC + 0.5 | V | |
| VOL | Output Low Voltage (Ports 1, 2, and 3) | | 0.3<br>0.45<br>1.0 | V<br>V<br>V | IOL = 100 µA<br>IOL = 1.6 mA (note 3)<br>IOL = 3.5 mA |
| VOL1 | Output Low Voltage (Port 0, ALE, PSEN) | | 0.3<br>0.45<br>1.0 | V | IOL = 200 µA<br>IOL = 3.2 mA (note 3)<br>IOL = 7.0 mA |
| VOH | Output High Voltage (Ports 1, 2, 3) | Vcc – 0.3 | | V | IOH = – 10 µA |
| | | Vcc – 0.7 | | V | IOH = – 30 µA |
| | | Vcc – 1.5 | | V | IOH = – 60 µA |
| VOH1 | Output High Voltage (Port 0 in External Bus Mode, ALE, PSEN) | Vcc – 0.3 | | V | IOH = – 200 µA |
| | | Vcc – 0.7 | | V | IOH = – 3.2 mA |
| | | Vcc – 1,5 | | V | IOH = – 7.0 mA |
| IIL | Logical 0 Input Current Ports 1, 2, 3 | | – 75 | µA | Vin = 0.45 V |
| ITL | Logical 1 to 0 Transition Current (Ports 1, 2, 3) | | – 750 | µA | Vin = 2.0 V |
| ILI | Input Leakage Current (Port 0, EA) | | ± 10 | µA | 0.45 < Vin < VCC |
| RRST | RST Pulldown Resistor | 50 | 150 | kΩ | |
| CIO | Pin Capacitance | | 10 | pF | Test Freq = 1 MHz, $T_A$ = 25°C |
| IPD | Power Down Current | | 75 | µA | VCC = 2 V to 5.5 V (note 2) |
| ICC | Power supply current<br>Active mode 12 MHz<br>Idle mode 12 MHz | | <br>21<br>7 | <br>mA<br>mA | <br>VCC = 5.5 V (notes 1, 2)<br>VCC = 5.5 V (notes 1, 2) |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ABSOLUTE MAXIMUM RATINGS*

Ambiant Temperature Under Bias :
M =Military ..... – 55°C to + 125°C
Storage Temperature ..... – 65°C to + 150°C
Voltage on Any Pin to Vss ..... – 0.5 V to VCC + 0.5 V
Voltage on Vcc to Vss ..... – 0.5 V to 6.5 V
Power Dissipation ..... 1 W

*** Notice**

*Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended period may affect device reliability.*

## DC CHARACTERISTICS

$T_A$ = – 55° to 125°C ; VSS = 0 V ; VCC = 5 V ± 10 % ; F = 0 to 12 MHz

| SYMBOL | PARAMETER | MIN | MAX | UNIT | TEST CONDITIONS |
|---|---|---|---|---|---|
| VIL | Input Low Voltage | – 0.5 V | 0.2 VCC – 0.1 | V | |
| VIH | Input High Voltage (Except XTAL1, RST) | 0.2 VCC + 0.9 | VCC + 0.5 | V | |
| VIH1 | Input High Voltage ( XTAL1, RST) | 0.7 VCC | VCC + 0.5 | V | |
| VOL | Output Low Voltage (Ports 1, 2, 3) | | 0.45 | V | IOL = 1.6 mA (note 3) |
| VOL1 | Output Low Voltage (Port 0, ALE, PSEN) | | 0.45 | V | IOL = 3.2 mA (note 3) |
| VOH | Output High Voltage (Ports 1, 2, 3) | 2.4 | | V | IOH = – 60 µA<br>VCC = 5 V ± 10 % |
| | | 0.75 VCC | | V | IOH = – 25 µA |
| | | 0.9 VCC | | V | IOH = – 10 µA |
| VOH1 | Output High Voltage<br>(Port 0 in External Bus Mode, ALE, PEN) | 2.4 | | V | IOH = – 800 µA<br>VCC = 5 V ± 10 % |
| | | 0.75 VCC | | V | IOH = – 300 µA |
| | | 0.9 VCC | | V | IOH = – 80 µA |
| IIL | Logical 0 Input Current Ports 1, 2, 3 | | – 75 | µA | Vin = 0.45 V |
| ITL | Logical 1 to 0 Transition Current<br>(Ports 1, 2, 3) | | – 750 | µA | Vin = 2 V |
| ILI | Input Leakage Current (Port 0, EA) | | ± 10 | µA | 0.45 < Vin < VCC |
| RRST | RST Pulldown Resistor | 50 | 150 | kΩ | |
| CIO | Pin Capacitance | | 10 | pF | Test Freq = 1 MHz,<br>$T_A$ = 25°C |
| IPD | Power Down Current | | 75 | µA | VCC = 2 V to 5.5 V<br>(note 2) |
| ICC | Power supply current<br>Active mode 12 MHz<br>Idle mode 12 MHz | | 21<br>7 | mA<br>mA | VCC = 5.5 V (notes 1, 2)<br>VCC = 5.5 V (notes 1, 2) |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ABSOLUTE MAXIMUM RATINGS*

Ambiant Temperature Under Bias :
C = commercial ..... 0°C to 70°C
I = industrial ..... – 40°C to +85°C
Storage Temperature ..... – 65°C to + 150°C
Voltage on $V_{CC}$ to $V_{SS}$ ..... – 0.5 V to + 7 V
Voltage on Any Pin to $V_{SS}$ ..... – 0.5 V to $V_{CC}$ + 0.5 V
Power Dissipation ..... 1 W**
** This value is based on the maximum allowable die temperature and the thermal resistance of the package

*** Notice**

*Stresses at or above those listed under " Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions may affect device reliability.*

## DC CHARACTERISTICS

$T_A$ = – 40° to 85°C ; $V_{CC}$ = 2.7 V to 6 V ; VSS = 0 V ; F = 0 to 6 MHz

| SYMBOL | PARAMETER | MIN | MAX | UNIT | TEST CONDITIONS |
|---|---|---|---|---|---|
| VIL | Input Low Voltage | – 0.5 V | 0.2 $V_{CC}$ – 0.1 | V | |
| VIH | Input High Voltage (Except XTALs and RST) | 0.2 $V_{CC}$ + 0.9 | $V_{CC}$ + 0.5 | V | |
| VIH1 | Input High Voltage to RST for Reset | 0.7 $V_{CC}$ | $V_{CC}$ + 0.5 | V | |
| VIH2 | Input High Voltage to XTAL1 | 0.7 $V_{CC}$ | $V_{CC}$ + 0.5 | V | |
| VPD | Power Down Voltage to $V_{CC}$ in PD Mode | 2.0 | 6.0 | V | |
| VOL | Output Low Voltage (Ports 1, 2, and 3) | | 0.45 | | IOL = 800 µA (note 3) |
| VOL1 | Output Low Voltage (Port 0, ALE, PSEN) | | 0.45 | V | IOL = 1.6 mA (note 3) |
| VOH | Output High Voltage Ports 1, 2, 3 | 0.9 $V_{CC}$ | | V | IOH = – 10 µA |
| VOH1 | Output High Voltage (Port 0 in External Bus Mode), ALE, PEN | 0.9 $V_{CC}$ | | V | IOH = – 80 µA |
| IIL | Logical 0 Input Current Ports 1, 2, 3 | | C – 50<br>I – 60 | µA | Vin = 0.45 V |
| ILI | Input Leakage Current | | ± 10 | µA | 0.45 < Vin < VCC |
| ITL | Logical 1 to 0 Transition Current (Ports 1, 2, 3) | | – 650 | µA | Vin = 2.0 V |
| IPD | Power Down Current | | 50 | µA | $V_{CC}$ = 2.0 V to 6 V (note 2) |
| RRST | RST Pulldown Resistor | 50 | 150 | kΩ | |
| CIO | Capacitance of I/O Buffer | | 10 | pF | $f_c$ = 1 MHz, $T_A$ = 25°C |

## MAXIMUM Icc (mA)

| | OPERATING (NOTE 3) | | | IDLE (NOTE 4) | | |
|---|---|---|---|---|---|---|
| FREQ. VCC | 2.7 V | 5 V | 6 V | 2.7 V | 5 V | 6 V |
| 1 MHz<br>6 MHz | 0.8 mA<br>4 mA | 1.5 mA<br>8 mA | 1.8 mA<br>10 mA | 400 µA<br>1.2 mA | 800 µA<br>3.5 mA | 1 mA<br>3.8 mA |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

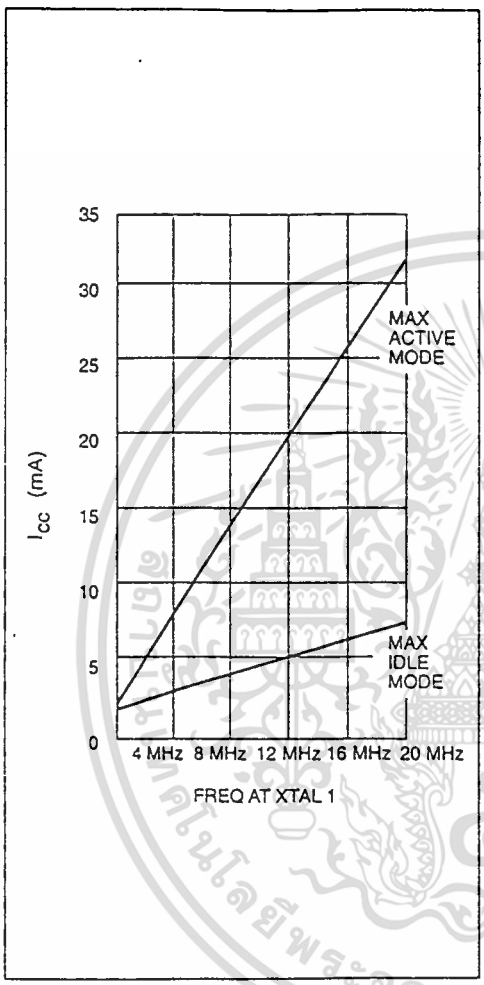



Figure 1 : ICC vs. Frequency. Valid only within frequency specifications of the device under test.

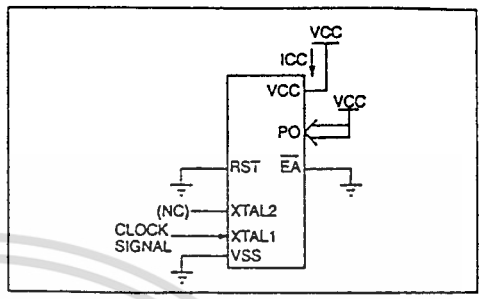



Figure 12 : ICC Test Condition, Idle Mode. All other pins are disconnected.

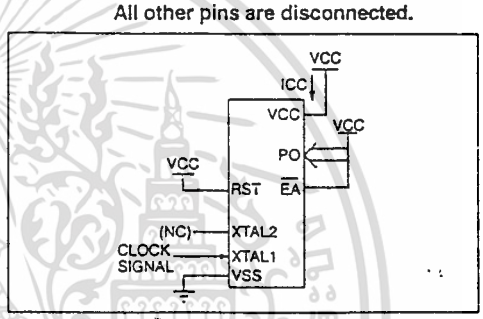



Figure 13 : ICC Test Condition, Active Mode. All other pins are disconnected.

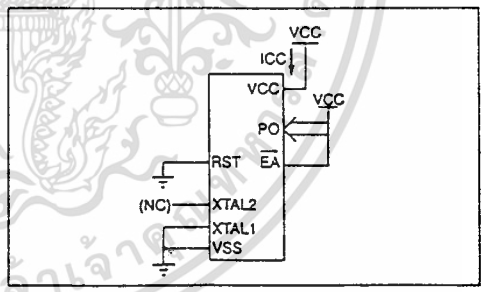



Figure 15 : ICC Test Condition, Power Down Mode. All other pins are disconnected.

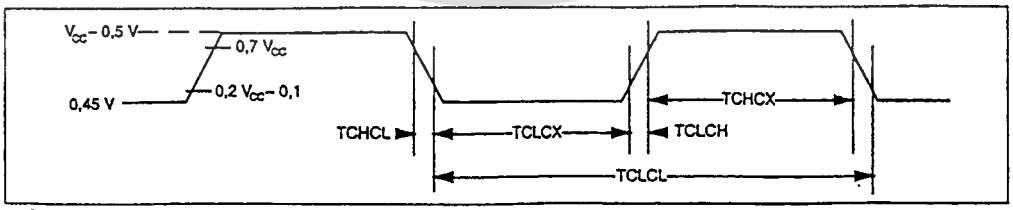



Figure 14 : Clock Signal Waveform for ICC Tests in Active and Idle Modes. TCLCH = TCHCL = 5 ns.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Note 1 :** ICC max is given by :

Active Mode : ICCMAX = 1.47 x FREQ + 2.35

Idle Mode : ICCMAX = 0.33 x FREQ + 1.05

where FREQ is the external oscillator frequency in MHz. ICCMAX is given in mA. See figures 1 through 5 for ICC test conditions.

**Note 2 :** ICC is measured with all output pins disconnected ; XTAL1 driven with TCLCH, TCHCL = 5 ns, VIL = VSS + .5 V, VIH = VCC – .5 V ; XTAL2 N.C. ; EA = RST = Port 0 = VCC. ICC would be slightly higher if a crystal oscillator used.

Idle ICC is measured with all output pins.disconnected ; XTAL1 driven with TCLCH, TCHCL = 5 ns, VIL = VSS + .5 V, VIH = VCC – .5 V ; XTAL2 N.C ; Port 0 = VCC ; EA = RST = VSS.

Power Down ICC is measured with all output pins disconnected ; EA = PORT 0 = VCC ; XTAL2 N.C. ; RST = VSS.

**Note 3 :** Capacitance loading on Ports 0 and 2 may cause spurious noise pulses to be superimposed on the $V_{OLS}$ of ALE and Ports 1 and 3. The noise is due to external bus capacitance discharging into the Port 0 and Port 2 pins when these pins make 1 to 0 transitions during bus operations. In the worst cases (capacitive loading 100 pF), the noise pulse on the ALE line may exceed 0.45 V may exceed 0,45 V with maxi VOL peak 0.6 V. A Schmitt Trigger use is not necessary.

## EXPLANATION OF THE AC SYMBOL

Each timing symbol has 5 characters. The first character is always a "T" (stands for time). The other characters, depending on their positions, stand for the name of a signal or the logical status of that signal. The following is a list of all the characters and what they stand for.

Example :

TAVLL = Time for Address Valid to ALE low.

TLLPL = Time for ALE low to $\overline{PSEN}$ low.

A : Address.
C : Clock.
D : Input data.
H : Logic level HIGH.
I : Instruction (program memory contents).
L : Logic level LOW, or ALE.
P : PSEN.
Q : Output data.
R : READ signal.
T : Time.
V : Valid.
W : WRITE signal.
X : No longer a valid logic level.
Z : Float.

## AC PARAMETERS

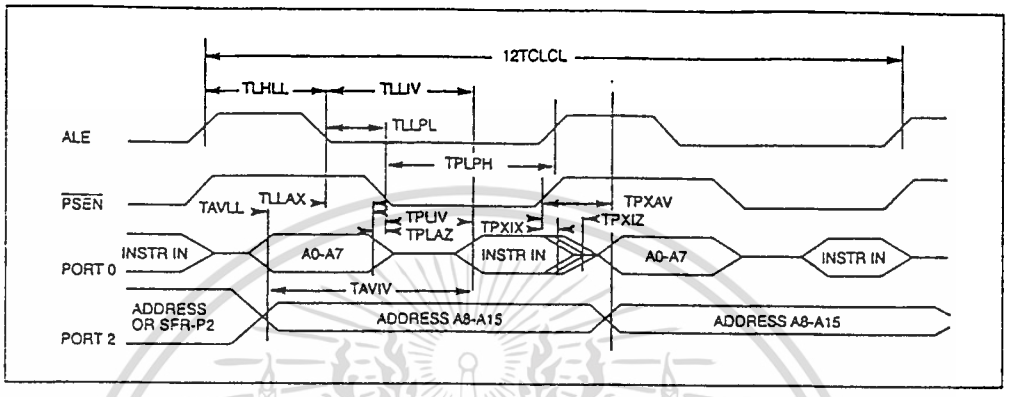
$T_A$ = 0 to + 70 °C ; VSS = 0 V ; VCC = 5 V ± 20 % ; 0 to 16 MHz
$T_A$ = 0 to + 70 °C ; VSS = 0 V ; VCC = 5 V ± 10 % ; 16 to 20 MHz
$T_A$ = – 40 to + 85 °C ; VSS = 0 V ; VCC = 5 V ± 10 % ; 0 to 16 MHz
$T_A$ = – 55 to + 125 °C ; VSS = 0 V ; VCC = 5 V ± 10 % ; 0 to 12 MHz
(Load Capacitance for PORT0, ALE and PSEN = 100 pf ; Load Capacitance for all other outputs = 80 pf.)

## EXTERNAL PROGRAM MEMORY CHARACTERISTICS

| SYMBOL | PARAMETER | 0 TO 12 MHz | | 16 MHz | | 20 MHz | |
|---|---|---|---|---|---|---|---|
| | | MIN | MAX | MIN | MAX | MIN | MAX |
| TLHLL | ALE pulse width | 2TCLCL-40 | | 110 | | 70 | |
| TAVLL | Address Valid to ALE | TCLCL-40 | | 30 | | 25 | |
| TLLAX | Address Hold After ALE | TCLCL-30 | | 35 | | 25 | |
| TLLIV | ALE to Valid Instr In | | 4TCLCL-100 | | 185 | | 140 |
| TLLPL | ALE to PSEN | TCLCL-30 | | 45 | | 30 | |
| TPLPH | PSEN Pulse Width | 3TCLCL-45 | | 165 | | 130 | |
| TPLIV | PSEN to Valid Instr IN | | 3TCLCL-105 | | 125 | | 80 |
| TPXIX | Input Instr Hold After PSEN | 0 | | 0 | | 0 | |
| TPXIZ | Input Instr Float After PSEN | | TCLCL-25 | | 22 | | 10 |
| TPXAV | PSEN to Address Valid | TCLCL-8 | | 55 | | 45 | |
| TAVIV | Address to Valid Instr In | | 5TCLCL-105 | | 230 | | 180 |
| TPLAZ | PSEN Low to Address Float | | 10 | | 10 | | 10 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

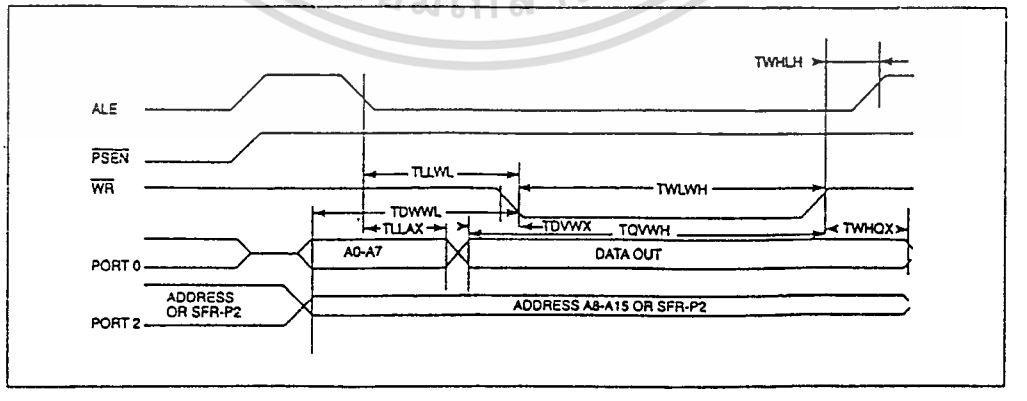
## EXTERNAL PROGRAM MEMORY READ CYCLE




## EXTERNAL DATA MEMORY CHARACTERISTICS

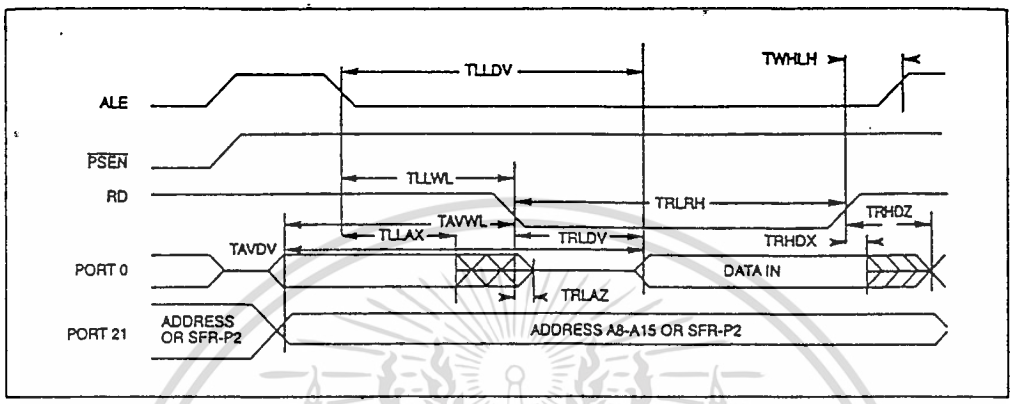
| SYMBOL | PARAMETER | 0 TO 12 MHz | | 16 MHz | | 20 MHz | |
|---|---|---|---|---|---|---|---|
| | | MIN | MAX | MIN | MAX | MIN | MAX |
| TRLRH | RD Pulse Width | 6TCLCL-100 | | 340 | | 260 | |
| TWLWH | WR Pulse Width | 6TCLCL-100 | | 340 | | 260 | |
| TRLDV | RD to Valid Data In | | 5TCLCL-165 | | 240 | | 180 |
| TRHDX | Data Hold After RD | 0 | | 0 | | 0 | |
| TRHDZ | Data Float After RD | | 2TCLCL-60 | | 90 | | 70 |
| TLLDV | ALE to Valid Data In | | 8TCLCL-150 | | 435 | | 360 |
| TAVDV | Address to Valid Data In | | 9TCLCL-165 | | 480 | | 400 |
| TLLWL | ALE to WR or RD | 3TCLCL-50 | 3TCLCL+50 | 150 | 250 | 125 | 185 |
| TAVWL | Address to WR or RD | 4TCLCL-130 | | 180 | | 170 | |
| TQVWX | Data Valid to WR Transition | TCLCL-50 | | 15 | | 10 | |
| TQVWH | Data Set-Up to WR High | 7TCLCL-150 | | 380 | | 310 | |
| TWHQX | Data Hold After WR | TCLCL-50 | | 40 | | 30 | |
| TRLAZ | RD Low to Address Float | | 0 | | 0 | | 0 |
| TWHLH | RD or WR High to ALE High | TCLCL-40 | TCLCL+40 | 35 | 90 | 30 | 65 |

## EXTERNAL DATA MEMORY WRITE CYCLE




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## EXTERNAL DATA MEMORY READ CYCLE

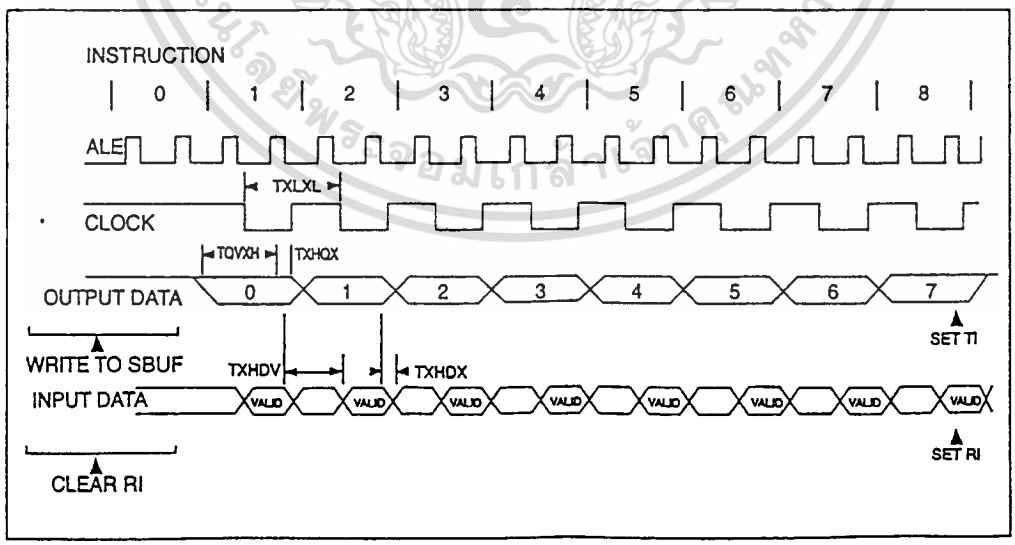



## SERIAL PORT TIMING – SHIFT REGISTER MODE

$T_A$ = 0 to + 70 °C ; VSS = 0 V ; VCC = 5 V ± 20 % ; 0 to 16 MHz
$T_A$ = 0 to + 70 °C ; VSS = 0 V ; VCC = 5 V ± 10 % ; 16 to 20 MHz
$T_A$ = – 40 to + 85 °C ; VSS = 0 V ; VCC = 5 V ± 20 % ; 0 to 16 MHz
$T_A$ = – 55 to + 125 °C ; VSS = 0 V ; VCC = 5 V ± 10 % ; 0 to 12 MHz

| SYMBOL | PARAMETER | 0 TO 12 MHz | | 16 MHz | | 20 MHz | |
|---|---|---|---|---|---|---|---|
| | | MIN | MAX | MIN | MAX | MIN | MAX |
| TXLXL | Serial port clock cycle time | 12TCLCL | | 750 | | 600 | |
| TQVHX | Output data setup to clock rising edge | 10TCLCL-133 | | 563 | | 450 | |
| TXHQX | Output data hold after clock rising edge | 2TCLCL-117 | | 63 | | 50 | |
| TXHDX | Input data hold after clock rising edge | 0 | | 0 | | 0 | |
| TXHDV | Clock rising edge to input data valid | | 10TCLCL-133 | | 563 | | 450 |

## SHIFT REGISTER TIMING WAVEFORMS



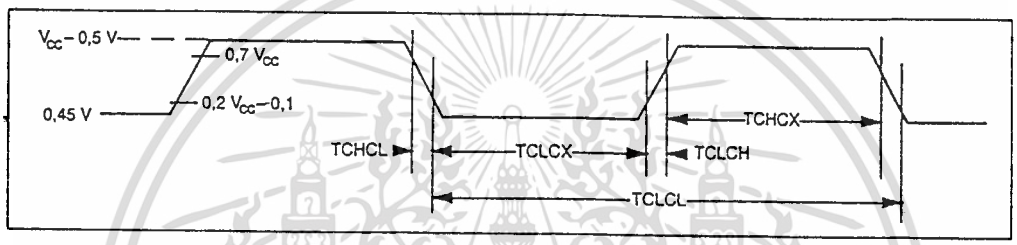

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## EXTERNAL CLOCK DRIVE CHARACTERISTICS (XTAL1)

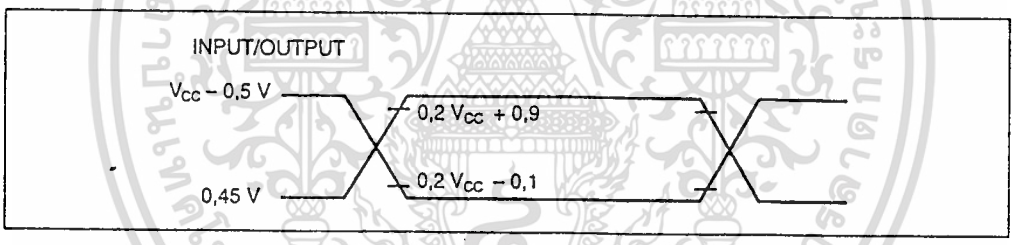
| SYMBOL | PARAMETER | MIN | | MAX | | UNIT |
|---|---|---|---|---|---|---|
| TCLCL | Oscillator Period | 50 | (5) | | | ns |
| TCHCX | High Time | 20 | (5) | | | ns |
| TCLCX | Low Time | 20 | (5) | | | ns |
| TCLCH | Rise Time | | | 20 | (5) | ns |
| TCHCL | Fall Time | | | 20 | (5) | ns |

. (5) AT 20 MHz

## EXTERNAL CLOCK DRIVE WAVEFORMS

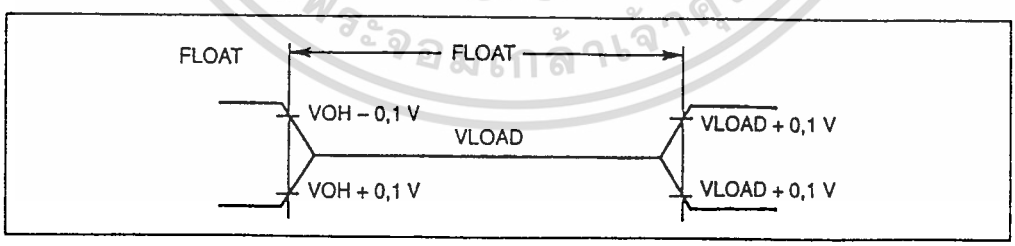



## AC TESTING INPUT/OUTPUT WAVEFORMS




AC inputs during testing are driven at $V_{CC}$ – 0.5 for a logic "1" and 0.45 V for a logic "0". Timing measurements are made at VIH min for a logic "1" and VIL max for a logic "0".

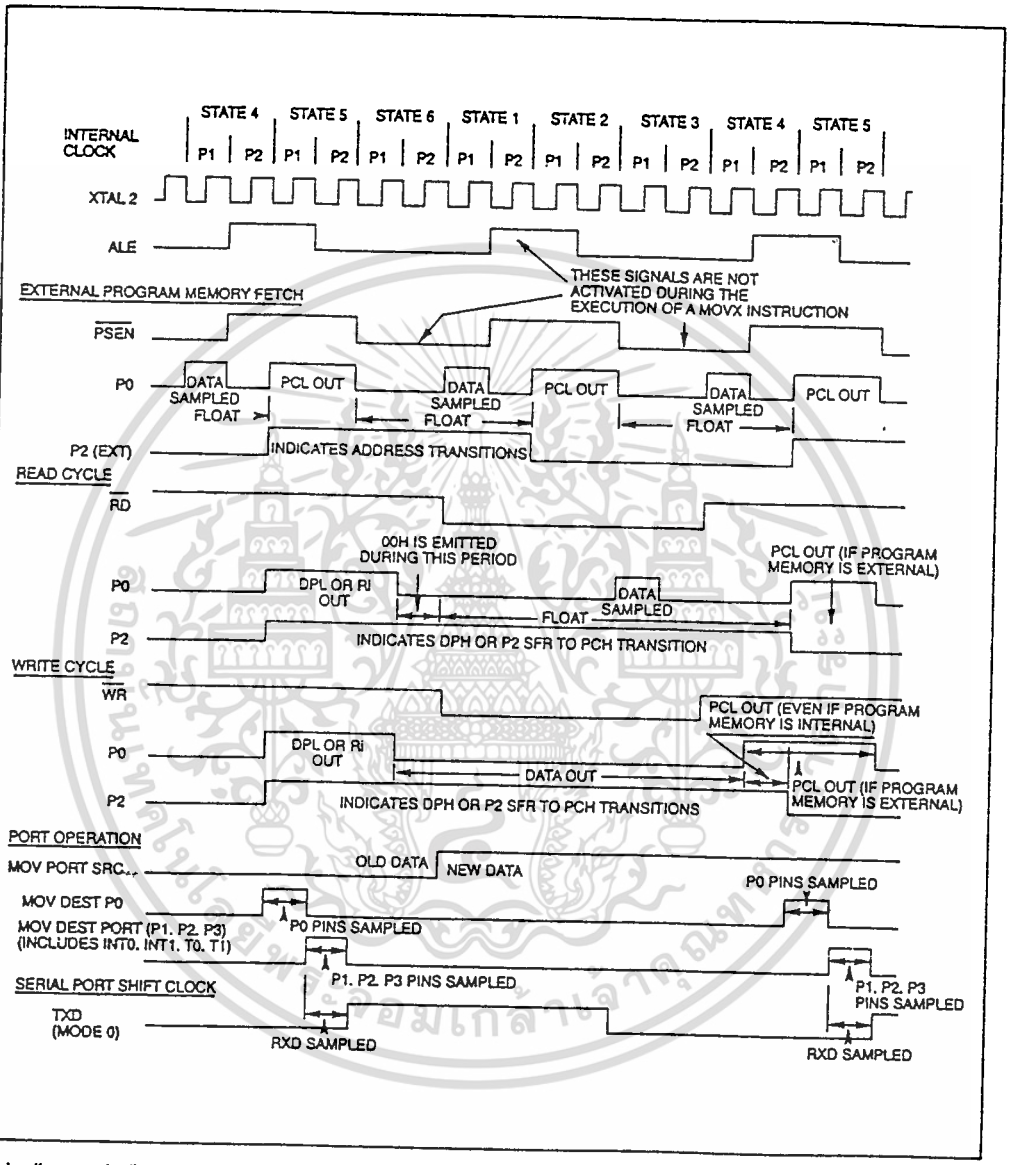
## FLOAT WAVEFORMS




For timing purposes as port pin is no longer floating when a 100 mV change from load voltage occurs and begins to float when a 100 mV change from the loaded VOH/VOL level occurs. Iol/IoH ≥ ± 20 mA.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## CLOCK WAVEFORMS




This diagram indicates when signals are clocked internally. The time it takes the signals to propagate to the pins, however, ranges from 25 to 125 ns. This propagation delay is dependent on variables such as temperature and pin loading. Propagation also varies from output to output and component. Typically though ($T_A = 25°C$ fully loaded) RD and WR propagation delays are approximately 50 ns. The other signals are typically 85 ns. Propagation delays are incorporated in the AC specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# INSTRUCTION OPCODES

MHS C51 INSTRUCTION SET DESCRIPTION

| ARITHMETIC OPERATIONS MNEMONIC | | DESCRIPTION | BYTE | CYC |
|---|---|---|---|---|
| ADD | A, Rn | Add registrer to Accumulator | 1 | 1 |
| ADD | A, direct | Add direct bytes to Accumulator | 2 | 1 |
| ADD | A, @Ri | Add indirect RAM to Accumulator | 1 | 1 |
| ADD | A, #data | Add immediate data ot Accumulator | 2 | 1 |
| ADDC | A, Rn | Add register to Accumulator with Carry | 1 | 1 |
| ADDC | A, direct | Add direct byte to A with Carry flag | 2 | 1 |
| ADDC | A, @Ri | Add indirect RAM to A with Carry flag | 1 | 1 |
| ADDC | A, #data | Add immediate data to A with Carry flag | 2 | 1 |
| SUBB | A, Rn | Subtract register from A with borrow | 1 | 1 |
| SUBB | A, direct | Subtract direct byte from A with Borrow | 2 | 1 |
| SUBB | A, @Ri | Subtract indirect RAM from A with Borrow | 1 | 1 |
| SUBB | A, data | Subtract immed. data from A with Borrow | 2 | 1 |
| INC | A | Increment Accumulator | 1 | 1 |
| INC | Rn | Increment register | 1 | 1 |
| INC | direct | Increment direct byte | 2 | 1 |
| INC | @Ri | Increment indirect RAM | 1 | 1 |
| INC | DPTR | Increment Data Pointer | 1 | 2 |
| DEC | A | Decrement Accumulator | 1 | 1 |
| DEC | Rn | Decrement register | 1 | 1 |
| DEC | direct | Decrement direct byte | 2 | 1 |
| DEC | @Ri | Decrement indirect RAM | 1 | 1 |
| MUL | AR | Multiply A & B | 1 | 4 |
| DIV | AB | Divide A by B | 1 | 4 |
| DA | A | Decimal Adjust Accumulator | 1 | 1 |
| LOGICAL OPERATIONS MNEMONIC | | DESTINATION | BYTE | CYC |
| ANL | A, Rn | AND register to Accumulator | 1 | 1 |
| ANL | A, direct | AND direct byte to Accumulator | 2 | 1 |
| ANL | A, @Ri | AND indirect RAM to Accumulator | 1 | 1 |
| ANL | A, #data | AND immediate data to Accumulator | 2 | 1 |
| ANL | direct, A | AND Accumultaor to direct byte | 2 | 1 |
| ANL | direct, #data | AND immediate data to direct byte | 3 | 2 |
| ORL | A, Rn | OR register to Accumulator | 1 | 1 |
| ORL | A, direct | OR direct byte to Accumulator | 2 | 1 |
| ORL | A, @Ri | OR indirect RAM to Accumulator | 1 | 1 |
| ORL | A, #data | OR immediate data to Accumulator | 2 | 1 |
| ORL | direct A | OR Accumulator to direct byte | 2 | 1 |
| ORL | direct, #data | OR immediate data to direct byte | 3 | 2 |
| XRL | A, Rn | Exclusive-OR register to Accumulator | 1 | 1 |
| XRL | A, direct | Exclusive-OR direct byte to Accumulator | 2 | 1 |
| XRL | A, @Ri | Exclusive-OR indirect RAM to A | 1 | 1 |
| XRL | A, #data | Exclusive-OR immediate data to A | 2 | 1 |
| XRL | direct, A | Exclusive-OR Accumulator to direct byte | 2 | 1 |
| XRL | direct, #data | Exclusive-OR immediate data to direct | 3 | 2 |
| CLR | A | Clear Accumulator | 1 | 1 |
| CPL | A | Complement Accumulator | 1 | 1 |
| RL | A | Rotate Accumulator Left | 1 | 1 |
| RLC | A | Rotate A Left through the Carry flag | 1 | 1 |
| RR | A | Rotate Accumulator Right | 1 | 1 |
| RRC | A | Rotate A Flight through Carry flag | 1 | 1 |
| SWAP | A | Swap nibbles within the Accumulator | 1 | 1 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| ARITHMETIC TRANSFER | | | | |
|---|---|---|---|---|
| MNEMONIC | | DESCRIPTION | BYTE | CYC |
| MOV | A, Rn | Move register to Accumulator | 1 | 1 |
| MOV | A, direct | Move direct byte to Accumulator | 2 | 1 |
| MOV | A, @Ri | Move indirect RAM to Accumulator | 1 | 1 |
| MOV | A, #data | Move immediate data to Accumulator | 2 | 1 |
| MOV | Rn, A | Move Accumulator to register | 1 | 1 |
| MOV | Rn, direct | Move direct byte to register | 2 | 2 |
| MOV | Rn, #data | Move immediate data to register | 2 | 1 |
| MOV | direct, A | Move Accumulator to direct byte | 2 | 1 |
| MOV | direct, Rn | Move register to direct byte | 2 | 2 |
| MOV | direct, direct | Move direct byte to direct | 3 | 2 |
| MOV | direct, @Ri | Move indirect RAM to direct byte | 2 | 2 |
| MOV | direct, #data | Move immediate data to direct byte | 3 | 2 |
| MOV | @Ri, A | Move Accumulator to indirect RAM | 1 | 1 |
| MOV | @Ri, direct | Move direct byte to indirect RAM | 2 | 2 |
| MOV | @Ri, #data | Move immediate data to indirect RAM | 2 | 1 |
| MOV | DPTR, #data 16 | Load Data Pointer with a 16-bit constant | 3 | 2 |
| MOVC | A, @A + DPTR | Move Code byte relative to DPTR to A | 1 | 2 |
| MOVC | A, @A + PC | Move Code byte relative to PC to A | 1 | 2 |
| MOVX | A, @Ri | Move External RAM (8-bit addr) to A | 1 | 2 |
| MOVX | A, @DPTR | Move external RAM (16-bit addr) to A | 1 | 2 |
| MOVX | @Ri, A | Move A to External RAM (8-bit addr) | 1 | 2 |
| MOVX | @DPTR, A | Move A to External RAM (16-bit addr) | 1 | 2 |
| PUSH | direct | Push direct byte onto stack | 2 | 2 |
| POP | direct | Pop direct byte from stack | 2 | 2 |
| XCH | A, Rn | Exchange register with Accumulator | 1 | 1 |
| XCH | A, direct | Exchange direct byte with Accumulator | 2 | 1 |
| XCH | A, @Ri | Exchange indirect RAM with A | 1 | 1 |
| XCHD | A, @Ri | Exchange low-order nibble ind RAM with A | 1 | 1 |

| BOOLEAN VARIABLE MANIPULATION | | | | |
|---|---|---|---|---|
| MNEMONIC | | DESCRIPTION | BYTE | CYC |
| CLR | C | Clear Carry flag | 1 | 1 |
| CLR | bit | Clear direct bit | 2 | 1 |
| SETB | C | Set Carry flag | 1 | 1 |
| SETB | bit | Set direct Bit | 2 | 1 |
| CPL | C | Complement Carry flag | 1 | 1 |
| CPL | bit | Complement direct bit | 2 | 1 |
| ANL | C, bit | AND direct bit to Carry flag | 2 | 2 |
| ANL | C,/bit | AND complement of direct bit to Carry | 2 | 2 |
| ORL | C,bit | OR direct bit to Carry flag | 2 | 2 |
| ORL | C,/bit | OR complement of direct bit to Carry | 2 | 2 |
| MOV | C,bit | Move direct bit to Carry flag | 2 | 1 |
| MOV | bit, C | Move Carry flag to direct bit | 2 | 2 |

| PROGRAM AND MACHINE CONTROL | | | | |
|---|---|---|---|---|
| MNEMONIC | | DESCRIPTION | BYTE | CYC |
| ACALL | addr 11 | Absolute subroutine Call | 2 | 2 |
| LCALL | addr 16 | Long Subroutine Call | 3 | 2 |
| RET | | Return from subroutine | 1 | 2 |
| RETI | | Return from interrupt | 1 | 2 |
| AJMP | addr 11 | Absolute Jump | 2 | 2 |
| LJMP | addr 16 | Long Jump | 3 | 2 |
| SJMP | rel | Short Jump (relative addr) | 2 | 2 |
| JMP | @A + DPTR | Jump indirect relative to the DPTR | 1 | 2 |
| JZ | rel | Jump if Accumulator is Zero | 2 | 2 |
| JNZ | rel | Jump if Accumulator is Not Zero | 2 | 2 |
| JC | rel | Jump if Carry flag is set | 2 | 2 |
| JNC | rel | Jump if No Carry flag | 2 | 2 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| PROGRAM AND MACHINE CONTROL (cont.) MNEMONIC | | DESCRIPTION | BYTE | CYC |
|---|---|---|---|---|
| JB | bit, rel | Jump if direct Bit set | 3 | 2 |
| JNB | bit, rel | Jump if direct Bit Not sef | 3 | 2 |
| JBC | bit, rel | Jump if direct Bit is set & Clear bit | 3 | 2 |
| CJNE | A, direct, rel | Compare direct to A & Jump if Not Equal | 3 | 2 |
| CJNE | A, #data, ref | Comp. immed. to A & Jump if Not Equal | 3 | 2 |
| CJNE | Rn, #data, rel | Comp. immed. to reg & Jump if Not Equal | 3 | 2 |
| CJNE | @Ri, #data, rel | Comp. immed. to ind. & jump if Not Equal | 3 | 2 |
| DJNZ | Rn, rel | Decrement register & Jump if Not Zero | 2 | 2 |
| DJNZ | direct, rel | Decrement direct & Jump if Not Zero | 3 | 2 |
| NOP | | No operation | 1 | 1 |

**Notes on data addressing modes :**

| | |
|---|---|
| Rn | – Working register R0-R7 |
| direct | – 128 internal RAM locations, any I/O port, control or status register |
| @Ri | – Indirect internal RAM location addressed by register R0 or R1 |
| #data | – 8-bit constant included in instruction |
| #data 16 | – 16-bit constant included as bytes 2 & 3 of instruction |
| bit | – 128 software flags, any I/O pin, control or status bit |

**Notes on program addressing modes :**

| | |
|---|---|
| addr 16 | – Destination address for LCALL & LJMP may be anywhere within the 64-k program memory address space |
| Addr 11 | – Destination address for ACALL & AJMP will be within the same 2-k page of program memory as the first byte of the following instruction |
| rel | – SJMP and all conditional jumps include an 8-bit offset byte. Range is + 127 – 128 bytes relative to the first byte of the following instruction. |

All mnemonics copyrighted© Intel Corporation 1979

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INSTRUCTION OPCODES IN HEXADECIMAL ORDER

| HEX CODE | NUMB. OF BYTES | MNEM. | OPERANDS |
|---|---|---|---|
| 00 | 1 | NOP | |
| 01 | 2 | AJMP | code addr |
| 02 | 3 | LJMP | code addr |
| 03 | 1 | RR | A |
| 04 | 1 | INC | A |
| 05 | 2 | INC | data addr |
| 06 | 1 | INC | @R0 |
| 07 | 1 | INC | @R1 |
| 08 | 1 | INC | R0 |
| 09 | 1 | INC | R1 |
| 0A | 1 | INC | R2 |
| 0B | 1 | INC | R3 |
| 0C | 1 | INC | R4 |
| 0D | 1 | INC | R5 |
| 0E | 1 | INC | R6 |
| 0F | 1 | INC | R7 |
| 10 | 3 | JBC | bit addr, code addr |
| 11 | 2 | ACALL | code addr |
| 12 | 3 | LCALLR | code addr |
| 13 | 1 | RC | A |
| 14 | 1 | DEC | A |
| 15 | 2 | DEC | data addr |
| 16 | 1 | DEC | @R0 |
| 17 | 1 | DEC | @R1 |
| 18 | 1 | DEC | R0 |
| 19 | 1 | DEC | R1 |
| 1A | 1 | DEC | R2 |
| 1B | 1 | DEC | R3 |
| 1C | 1 | DEC | R4 |
| 1D | 1 | DEC | R5 |
| 1E | 1 | DEC | R6 |
| 1F | 1 | DEC | R7 |
| 20 | 3 | JB | bit addr, code addr |
| 21 | 2 | AJMP | code addr |
| 22 | 1 | RET | |
| 23 | 1 | RL | A |
| 24 | 2 | ADD | A, data |
| 25 | 2 | ADD | A, data addr |
| 26 | 1 | ADD | A, @R0 |
| 27 | 1 | ADD | A, @R1 |
| 28 | 1 | ADD | A, R0 |
| 29 | 1 | ADD | A, R1 |
| 2A | 1 | ADD | A, R2 |
| 2B | 1 | ADD | A, R3 |
| 2C | 1 | ADD | A, R4 |
| 2D | 1 | ADD | A, R5 |
| 2E | 1 | ADD | A, R6 |
| 2F | 1 | ADD | A, R7 |
| 30 | 3 | JNB | bit, addr, code |
| 31 | 2 | ACALL | addr |
| 32 | 1 | RETI | code addr |

| HEX CODE | NUMB. OF BYTES | MNEM. | OPERANDS |
|---|---|---|---|
| 33 | 1 | RLC | A |
| 34 | 2 | ADDC | A, #data |
| 35 | 2 | ADDC | A, data addr |
| 36 | 1 | ADDC | A, @RD |
| 37 | 1 | ADDC | A, @R1 |
| 38 | 1 | ADDC | A, R0 |
| 39 | 1 | ADDC | A, R1 |
| 3A | 1 | ADDC | A, R2 |
| 3B | 1 | ADDC | A, R3 |
| 3C | 1 | ADDC | A, R4 |
| 3D | 1 | ADDC | A, R5 |
| 3E | 1 | ADDC | A, R6 |
| 3F | 1 | ADDC | A, R7 |
| 40 | 2 | JC | code addr |
| 41 | 2 | AJMP | code addr |
| 42 | 2 | ORL | data addr A |
| 43 | 3 | ORL | data addr, #data |
| 44 | 2 | ORL | A, #data |
| 45 | 2 | ORL | A, data addr |
| 46 | 1 | ORL | A, @R0 |
| 47 | 1 | ORL | A, @R1 |
| 48 | 1 | ORL | A, R0 |
| 49 | 1 | ORL | A, R1 |
| 4A | 1 | ORL | A, R2 |
| 4B | 1 | ORL | A, R3 |
| 4C | 1 | ORL | A, R4 |
| 4D | 1 | ORL | A, R5 |
| 4E | 1 | ORL | A, R6 |
| 4F | 1 | ORL | A, R7 |
| 50 | 2 | JNC | code addr |
| 51 | 2 | ACALL | code addr |
| 52 | 2 | ANL | data addr, A |
| 53 | 3 | ANL | data addr, #data |
| 54 | 2 | ANL | A, #data |
| 55 | 2 | ANL | A, data addr |
| 56 | 1 | ANL | A, @R0 |
| 57 | 1 | ANL | A, @R1 |
| 58 | 1 | ANL | A, R0 |
| 59 | 1 | ANL | A, R1 |
| 5A | 1 | ANL | A, R2 |
| 5B | 1 | ANL | A, R3 |
| 5C | 1 | ANL | A, R4 |
| 5D | 1 | ANL | A, R5 |
| 5E | 1 | ANL | A, R6 |
| 5F | 1 | ANL | A, R7 |
| 60 | 2 | JZ | code addr |
| 61 | 2 | AJMP | code addr |
| 62 | 2 | XRL | data addr A |
| 63 | 3 | XRL | data addr, #data |
| 64 | 2 | XRL | A, #data |
| 65 | 2 | XRL | A, data addr |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| HEX CODE | NUMB. OF BYTES | MNEM. | OPERANDS |
|---|---|---|---|
| 66 | 1 | XRL | A, @R0 |
| 67 | 1 | XRL | A, @R1 |
| 68 | 1 | XRL | A, R0 |
| 69 | 1 | XRL | A, R1 |
| 6A | 1 | XRL | A, R2 |
| 6B | 1 | XRL | A, R3 |
| 6C | 1 | XRL | A, R4 |
| 6D | 1 | XRL | A, R5 |
| 6E | 1 | XRL | A, R6 |
| 6F | 1 | XRL | A, R7 |
| 70 | 2 | JNZ | code addr |
| 71 | 2 | ACALL | code addr |
| 72 | 2 | ORL | C, bit addr |
| 73 | 1 | JMP | @A + DPTR |
| 74 | 2 | MOV | A, #data |
| 75 | 3 | MOV | data addr, #data |
| 76 | 2 | MOV | @R0, #data |
| 77 | 2 | MOV | @R1, #data |
| 78 | 2 | MOV | R0, #data |
| 79 | 2 | MOV | R1, #data |
| 7A | 2 | MOV | R2, #data |
| 7B | 2 | MOV | R3, #data |
| 7C | 2 | MOV | R4, #data |
| 7D | 2 | MOV | R5, #data |
| 7E | 2 | MOV | R6, #data |
| 7F | 2 | MOV | R7, #data |
| 80 | 2 | SJMP | code addr |
| 81 | 2 | AJMP | code addr |
| 82 | 2 | ANL | C, bit addr |
| 83 | 1 | MOVC | A, @A + PC |
| 84 | 1 | DIV | AB |
| 85 | 3 | MOV | data addr, data addr |
| 86 | 2 | MOV | data addr, @R0 |
| 87 | 2 | MOV | data addr, @R1 |
| 88 | 2 | MOV | data addr, R0 |
| 89 | 2 | MOV | data addr, R1 |
| 8A | 2 | MOV | data addr, R2 |
| 8B | 2 | MOV | data addr, R3 |
| 8C | 2 | MOV | data addr, R4 |
| 8D | 2 | MOV | data addr, R5 |
| 8E | 2 | MOV | data addr, R6 |
| 8F | 2 | MOV | data addr, R7 |
| 90 | 3 | MOV | DPTR, #data |
| 91 | 2 | ACALL | code adddr |
| 92 | 2 | MOV | bit addr, C |
| 93 | 1 | MOVC | A, @A + DPTR |
| 94 | 2 | SUBB | A, #data |
| 95 | 2 | SUBB | A, data addr |
| 96 | 1 | SUBB | A, @R0 |
| 97 | 1 | SUBB | A, @R1 |
| 98 | 1 | SUBB | A, R0 |

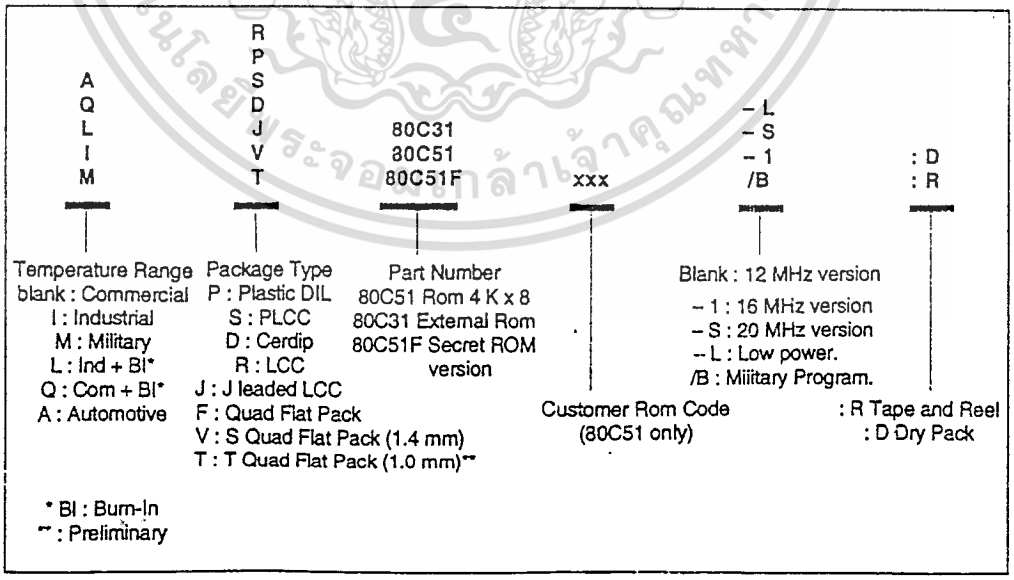
| HEX CODE | NUMB. OF BYTES | MNEM. | OPERANDS |
|---|---|---|---|
| 99 | 1 | SUBB | A, R1 |
| 9A | 1 | SUBB | A, R2 |
| 9B | 1 | SUBB | A, R3 |
| 9C | 1 | SUBB | A, R4 |
| 9D | 1 | SUBB | A, R5 |
| 9E | 1 | SUBB | A, R6 |
| 9F | 1 | SUBB | A, R7 |
| A0 | 2 | ORL | C, bit addr |
| A1 | 2 | AJMP | code addr |
| A2 | 2 | MOV | C, bit addr |
| A3 | 1 | INC | DPTR |
| A4 | 1 | MUL | AB |
| A5 | | reserved | |
| A6 | 2 | MOV | @R0, data addr |
| A7 | 2 | MOV | @R1, data addr |
| A8 | 2 | MOV | R0, data addr |
| A9 | 2 | MOV | R1, data addr |
| AA | 2 | MOV | R2, data addr |
| AB | 2 | MOV | R3, data addr |
| AC | 2 | MOV | R4, data addr |
| AD | 2 | MOV | R5, data addr |
| AE | 2 | MOV | R6, data addr |
| AF | 2 | MOV | R7, data addr |
| B0 | 2 | ANL | C, bit addr |
| B1 | 2 | ACALL | code addr |
| B2 | 2 | CPL | Bit addr |
| B3 | 1 | CPL | C |
| B4 | 3 | CJNE | A, #data, code addr |
| B5 | 3 | CJNE | A, data addr, code addr |
| B6 | 3 | CJNE | @R0, #data, code addr |
| B7 | 3 | CJNE | @R1, #data, code addr |
| B8 | 3 | CJNE | R0, #data, code addr |
| B9 | 3 | CJNE | R1, #data, code addr |
| BA | 3 | CJNE | R2, #data, code addr |
| BB | 3 | CJNE | R3, #data, code addr |
| BC | 3 | CJNE | R5, #data, code addr |
| BD | 3 | CJNE | R4, #data, code addr |
| BE | 3 | CJNE | R6, #data, code addr |
| BF | 3 | CJNE | R7, #data, code addr |
| C0 | 2 | PUSH | data addr |
| C1 | 2 | AJMP | code addr |
| C2 | 2 | CLR | bit addr |
| C3 | 1 | CLR | C |
| C4 | 1 | SWAP | A |
| C5 | 2 | XCH | A, data addr |
| C6 | 1 | XCH | A, @R0 |
| C7 | 1 | XCH | A, @R1 |
| C8 | 1 | XCH | A, R0 |
| C9 | 1 | XCH | A, R1 |
| CA | 1 | XCH | A, R2 |
| CB | 1 | XCH | A, R3 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| HEX CODE | NUMB. OF BYTES | MNEM. | OPERANDS |
|---|---|---|---|
| CC | 1 | XCH | A, R4 |
| CD | 1 | XCH | A, R5 |
| CE | 1 | XCH | A, R6 |
| CF | 1 | XCH | A, R7 |
| D0 | 2 | POP | data addr |
| D1 | 2 | ACALL | code addr |
| D2 | 2 | SETB | bit addr |
| D3 | 1 | SETB | C |
| D4 | 1 | DA | A |
| D5 | 3 | DJNZ | data addr, code addr |
| D6 | 1 | XCHD | A, @R0 |
| D7 | 1 | XCHD | A, @R1 |
| D8 | 2 | DJNZ | R0, code addr |
| D9 | 2 | DJNZ | R1, code addr |
| DA | 2 | DJNZ | R2, code addr |
| DB | 2 | DJNZ | R3, code addr |
| DC | 2 | DJNZ | R4, code addr |
| DD | 2 | DJNZ | R5, code addr |
| DE | 2 | DJNZ | R6, code addr |
| DF | 2 | DJNZ | R7, code addr |
| E0 | 1 | MOVX | A, @DPTR |
| E1 | 2 | AJMP | code addr |
| E2 | 1 | MOVX | A, @R0 |
| E3 | 1 | MOVX | A, @R1 |
| E4 | 1 | CLR | A |
| E5 | 2 | MOV | A, data addr |

| HEX CODE | NUMB. OF BYTES | MNEM. | OPERANDS |
|---|---|---|---|
| E6 | 1 | MOV | A, @R0 |
| E7 | 1 | MOV | A, @R1 |
| E8 | 1 | MOV | A, R0 |
| E9 | 1 | MOV | A, R1 |
| EA | 1 | MOV | A, R2 |
| EB | 1 | MOV | A, R3 |
| EC | 1 | MOV | A, R4 |
| ED | 1 | MOV | A, R5 |
| EE | 1 | MOV | A, R6 |
| EF | 1 | MOV | A, R7 |
| F0 | 1 | MOVX | @DPTR, A |
| F1 | 2 | ACALL | code addr |
| F2 | 1 | MOVX | @R0, A |
| F3 | 1 | MOVX | @R1, A |
| F4 | 1 | CPL | A |
| F5 | 2 | MOV | data addr, A |
| F6 | 1 | MOV | @R0, A |
| F7 | 1 | MOV | @R1, A |
| F8 | 1 | MOV | R0, A |
| F9 | 1 | MOV | R1, A |
| FA | 1 | MOV | R2, A |
| FB | 1 | MOV | R3, A |
| FC | 1 | MOV | R4, A |
| FD | 1 | MOV | R5, A |
| FE | 1 | MOV | R6, A |
| FF | 1 | MOV | R7, A |

## ORDERING INFORMATION




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

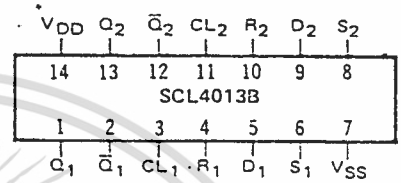
# SCL4013B

# CMOS DUAL D-TYPE FLIP-FLOP

## FEATURES

- Independent Set and Reset Controls
- Static Operation
- Logic Edge-Clocked Design
- 16MHz Toggle Rate @ 10Vdc
- Balanced Output Drive Current Specifications

## CONNECTION DIAGRAM
(all packages)




Add suffix for package:

| | |
|---|---|
| C | 14-pin Cerdip |
| D | 14-pin Ceramic |
| E | 14-pin Epoxy |
| F | 14-pin Flat |
| H | Chip |

## DESCRIPTION

The SCL4013B consists of two identical, independent D-type Flip-Flops. These devices can be used for shift register applications, and, by connecting the $\overline{Q}$ output to the Data input, for counter and toggle applications. The logic level present at the D input is transferred to the Q output during the positive-going transition of the Clock pulse. Setting or resetting is independent of the Clock and is accomplished by a high level on the Set or Reset line, respectively.

## TRUTH TABLE

| CL ▲ | D | R | S | Q | $\overline{Q}$ | |
|---|---|---|---|---|---|---|
| ↑ | 0 | 0 | 0 | 0 | 1 | |
| ↑ | 1 | 0 | 0 | 1 | 0 | |
| ↓ | x | 0 | 0 | Q | $\overline{Q}$ | NO CHANGE |
| x | x | 1 | 0 | 0 | 1 | |
| x | x | 0 | 1 | 1 | 0 | |
| x | x | 1 | 1 | 1 | 1 | |

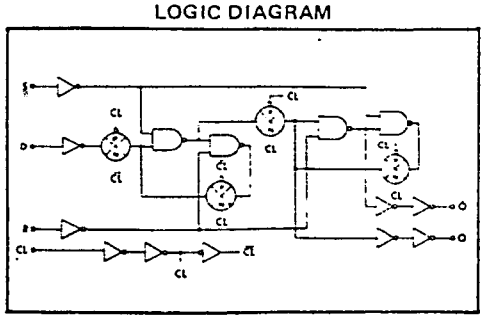
▲ = Level Change
x = Don't Care

## RECOMMENDED OPERATING CONDITIONS

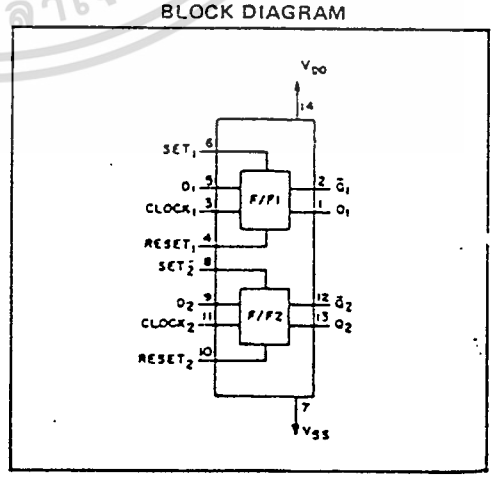
For maximum reliability:

| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |

## LOGIC DIAGRAM



## BLOCK DIAGRAM




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS

### STATIC CHARACTERISTICS [1,3]

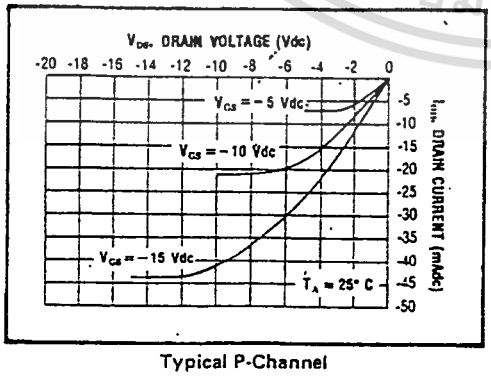
| PARAMETER | | $V_{DD}$ (Vdc) | CONDITIONS | $T_{LOW}$ [2] | | +25°C | | | $T_{HIGH}$ [2] | | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | Min. | Max. | Min. | Typ. | Max. | Min. | Max. | |
| QUIESCENT DEVICE CURRENT | $I_{DD}$ | 5 | $V_{IN}=V_{SS}$ or $V_{DD}$ | – | 1.0 | – | 0.005 | 1.0 | – | 30 | μAdc |
| | | 10 | All valid input | – | 2.0 | – | 0.01 | 2.0 | – | 60 | |
| | | 15 | combinations | – | 4.0 | – | 0.02 | 4.0 | – | 120 | |

NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
[2] $T_{LOW}$ = -55°C for C, D, F, H device.
= -40°C for E device.
$T_{HIGH}$ = +125°C for C, D, F, H device.
= + 85°C for E device.
[3] This device has been designed for balanced output drive current specifications. Consult Family Specifications.

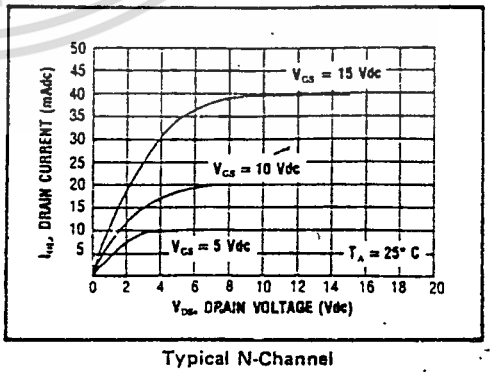
### DYNAMIC CHARACTERISTICS ($C_L$ = 50pF, $T_A$ = 25°C)

| PARAMETER | | $V_{DD}$ (Vdc) | Min. | Typ. | Max. | Units |
|---|---|---|---|---|---|---|
| CLOCKED OPERATION | | | | | | |
| PROPAGATION DELAY TIME | $t_{PLH}, t_{PHL}$ | 5 | – | 125 | 250 | ns |
| | | 10 | – | 65 | 130 | |
| | | 15 | – | 45 | 90 | |
| OUTPUT TRANSITION TIME | $t_{TLH}, t_{THL}$ | 5 | – | 100 | 200 | ns |
| | | 10 | – | 50 | 100 | |
| | | 15 | – | 40 | 80 | |
| MINIMUM CLOCK PULSE WIDTH | $PW_{CL}$ | 5 | – | 70 | 140 | ns |
| | | 10 | – | 30 | 60 | |
| | | 15 | – | 20 | 40 | |
| MAXIMUM CLOCK FREQUENCY | $f_{CL}$ | 5 | 3.5 | 7.0 | – | MHz |
| | | 10 | 8.0 | 16 | – | |
| | | 15 | 12.5 | 25 | – | |
| MAXIMUM CLOCK RISE AND FALL TIME [1] | $t_{rCL}, t_{fCL}$ | 5 | 15 | – | – | μs |
| | | 10 | 10 | – | – | |
| | | 15 | 5 | – | – | |
| MINIMUM SETUP TIME | $t_{setup}$ | 5 | – | 25 | 50 | ns |
| | | 10 | – | 10 | 20 | |
| | | 15 | – | 7.5 | 15 | |
| MINIMUM HOLD TIME | $t_{hold}$ | 5 | – | -25 | 0 | ns |
| | | 10 | – | -10 | 0 | |
| | | 15 | – | -5 | 0 | |
| SET AND RESET OPERATIONS | | | | | | |
| PROPAGATION DELAY TIME S to Q, R to Q | $t_{PLH}$ | 5 | – | 125 | 250 | ns |
| | | 10 | – | 65 | 130 | |
| | | 15 | – | 45 | 90 | |
| MINIMUM SET AND RESET PULSE WIDTH | $PW_S, PW_R$ | 5 | – | 65 | 130 | ns |
| | | 10 | – | 30 | 60 | |
| | | 15 | – | 25 | 50 | |
| SET AND RESET REMOVAL TIME | $t_{rem}$ | 5 | – | 0 | 25 | ns |
| | | 10 | – | 0 | 10 | |
| | | 15 | – | 0 | 5 | |

[1] When units are cascaded, the maximum rise and fall times of the clock input should be equal to or less than the transition times of the data outputs driving data inputs, plus the propagation delay of the output driving stage for the output capacitive load.




Typical P-Channel
Source Current Characteristics




Typical N-Channel
Sink Current Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SCL4040AB

# CMOS 12-STAGE BINARY COUNTER

## FEATURES

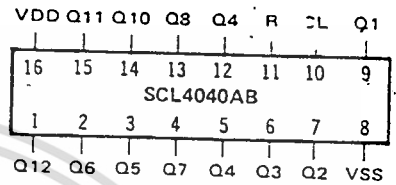
- 12 Fully Static Stages
- All 12 Buffered Outputs Available
- Common Reset Line
- 8MHz Counting Rate @ 10Vdc
- All Inputs Buffered

## DESCRIPTION

The SCL4040AB consists of 12-ripple-carry binary counter stages with appropriate input buffers and reset circuitry. The counter is reset to its "all 0's" state by a high level on the Reset input. The counter is advanced one count on the negative-going transition of each input pulse. Isolation from external noise and the effects of loads is provided by output buffering.

Applications include time delay circuits, counter controls, and frequency dividers.

## CONNECTION DIAGRAM
(all packages)




Add suffix for package:

| | |
|---|---|
| C | 16-pin Cerdip |
| D | 16-pin Ceramic |
| E | 16-pin Epoxy |
| F | 16-pin Flat |
| H | Chip |

## TRUTH TABLE

| Clock | Reset | Output State |
|---|---|---|
| ⌐ | 0 | No Change |
| ¬ | 0 | Advance to next state |
| x | 1 | All Outputs are low |

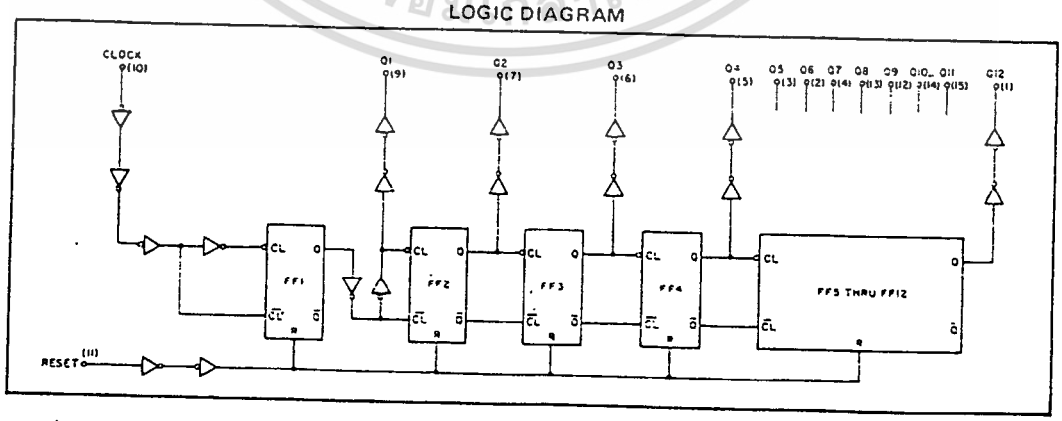
X = Don't Care

## RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |

## LOGIC DIAGRAM




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ELECTRICAL CHARACTERISTICS

## STATIC CHARACTERISTICS [1]

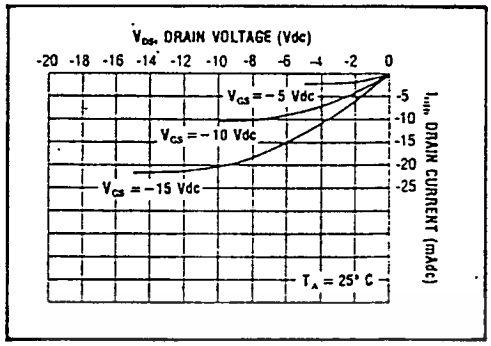
| PARAMETER | | $V_{DD}$ (Vdc) | CONDITIONS | $T_{LOW}$ [2] Min. | $T_{LOW}$ [2] Max. | +25°C Min. | +25°C Typ. | +25°C Max. | $T_{HIGH}$ [2] Min. | $T_{HIGH}$ [2] Max. | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|
| QUIESCENT DEVICE CURRENT | $I_{DD}$ | 5 | $V_{IN}=V_{SS}$ or $V_{DD}$ | – | 5 | – | 0.05 | 5 | – | 150 | µAdc |
| | | 10 | All valid input | – | 10 | – | 0.1 | 10 | – | 300 | |
| | | 15 | combinations | – | 15 | – | 0.2 | 20 | – | 600 | |
| OUTPUT HIGH (SOURCE) CURRENT | $I_{OH}$ | | | | | | | | | | |
| C, D, F, H device | | 5 | $V_{OH}$=4.6V | -0.15 | – | -0.12 | -0.5 | – | -0.08 | – | mAdc |
| | | 10 | $V_{OH}$=9.5V | -0.37 | – | -0.3 | -1.15 | – | -0.21 | – | |
| | | 15 | $V_{OH}$=13.5V | -1.25 | – | -1.0 | -4.5 | – | -0.69 | – | |
| | | | $V_{IN}=V_{SS}$ or $V_{DD}$ | | | | | | | | |
| E device | | 5 | $V_{OH}$=4.6V | -0.14 | – | -0.12 | -0.5 | – | -0.10 | – | mAdc |
| | | 10 | $V_{OH}$=9.5V | -0.35 | – | -0.3 | -1.15 | – | -0.25 | – | |
| | | 15 | $V_{OH}$=13.5V | -1.2 | – | -1.0 | -4.5 | – | -0.85 | – | |
| | | | $V_{IN}=V_{SS}$ or $V_{DD}$ | | | | | | | | |
| OUTPUT LOW (SINK) CURRENT | $I_{OL}$ | | | | | | | | | | |
| C, D, F, H device | | 5 | $V_{OL}$=0.4V | 0.15 | – | 0.12 | 0.5 | – | 0.08 | – | mAdc |
| | | 10 | $V_{OL}$=0.5V | 0.37 | – | 0.3 | 1.0 | – | 0.21 | – | |
| | | 15 | $V_{OL}$=1.5V | 1.25 | – | 1.0 | 5.8 | – | 0.69 | – | |
| | | | $V_{IN}=V_{SS}$ or $V_{DD}$ | | | | | | | | |
| E device | | 5 | $V_{OL}$=0.4V | 0.14 | – | 0.12 | 0.5 | – | 0.10 | – | mAdc |
| | | 10 | $V_{OL}$=0.5V | 0.35 | – | 0.3 | 1.0 | – | 0.25 | – | |
| | | 15 | $V_{OL}$=1.5V | 1.2 | – | 1.0 | 5.8 | – | 0.85 | – | |
| | | | $V_{IN}=V_{SS}$ or $V_{DD}$ | | | | | | | | |

NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
[2] $T_{LOW}$ = -55°C for C, D, F, H device.
= -40°C for E device.
$T_{HIGH}$ = +125°C for C, D, F, H device.
= + 85°C for E device.

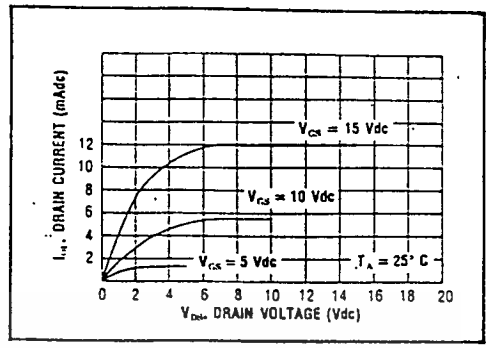
## DYNAMIC CHARACTERISTICS ($C_L$ = 50pF, $T_A$ = 25°C)

| PARAMETER | | $V_{DD}$ (Vdc) | Min. | Typ. | Max. | Units |
|---|---|---|---|---|---|---|
| CLOCKED OPERATION | | | | | | |
| PROPAGATION DELAY TIME Clock to Q1 | $t_{PLH}$, $t_{PHL}$ | 5 | – | 200 | 400 | ns |
| | | 10 | – | 100 | 200 | |
| | | 15 | – | 80 | 160 | |
| $Q_i$ to $Q_{i+1}$ | $t_{PLH}$, $t_{PHL}$ | 5 | – | 150 | 300 | ns |
| | | 10 | – | 75 | 150 | |
| | | 15 | – | 60 | 120 | |
| OUTPUT TRANSITION TIME | $t_{TLH}$, $t_{THL}$ | 5 | – | 180 | 360 | ns |
| | | 10 | – | 90 | 180 | |
| | | 15 | – | 65 | 130 | |
| MINIMUM CLOCK PULSE WIDTH | $PW_{CL}$ | 5 | – | 100 | 200 | ns |
| | | 10 | – | 50 | 100 | |
| | | 15 | – | 40 | 80 | |
| MAXIMUM CLOCK FREQUENCY | $f_{CL}$ | 5 | 2.0 | 4.0 | – | MHz |
| | | 10 | 4.0 | 8.0 | – | |
| | | 15 | 5.0 | 10.0 | – | |
| MAXIMUM CLOCK RISE AND FALL TIME | $t_{rCL}$, $t_{fCL}$ | 5 | 15 | – | – | µs |
| | | 10 | 15 | – | – | |
| | | 15 | 5 | – | – | |
| RESET OPERATION | | | | | | |
| PROPAGATION DELAY TIME | $t_{PHL}$ | 5 | – | 300 | 600 | ns |
| | | 10 | – | 150 | 300 | |
| | | 15 | – | 120 | 240 | |
| MINIMUM RESET PULSE WIDTH | $PW_R$ | 5 | – | 150 | 300 | ns |
| | | 10 | – | 75 | 150 | |
| | | 15 | – | 60 | 120 | |
| RESET REMOVAL TIME | $t_{rem}$ | 5 | – | 250 | 500 | ns |
| | | 10 | – | 125 | 250 | |
| | | 15 | – | 100 | 200 | |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

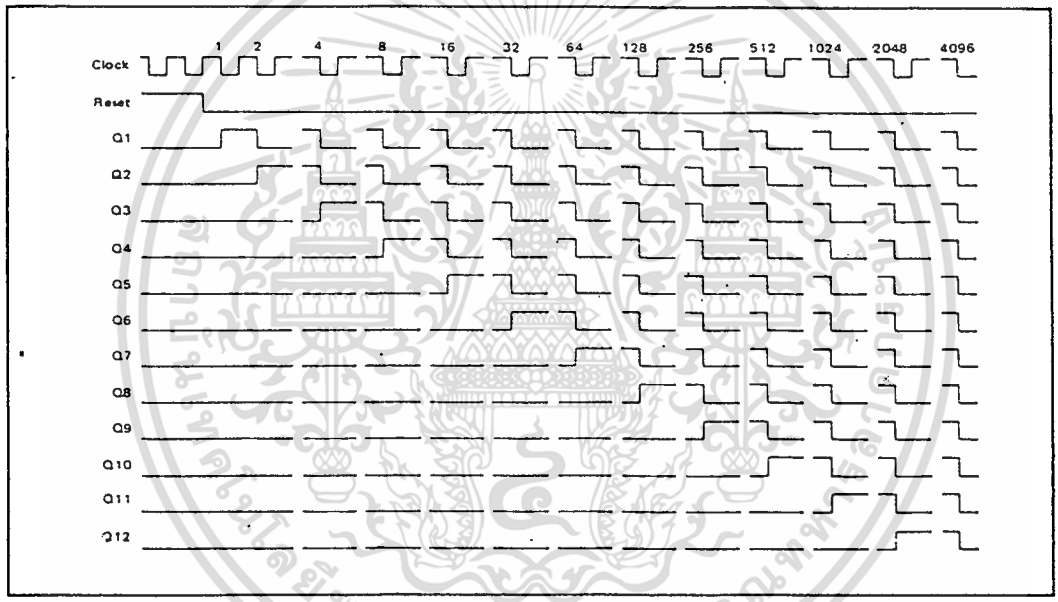



Typical P-Channel
Source Current Characteristics

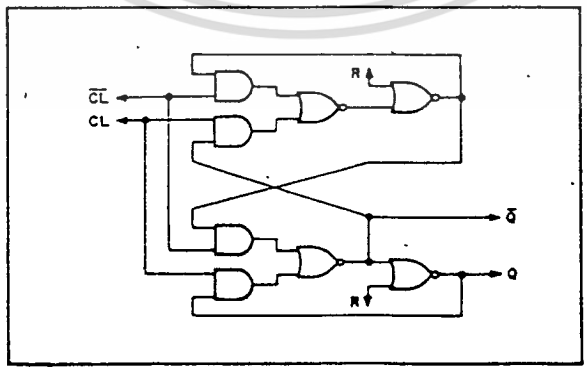



Typical N-Channel
Sink Current Characteristics

## TIMING DIAGRAM




## TYPICAL COUNTER STAGE




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SCL4042B

# CMOS QUAD LATCH

## FEATURES

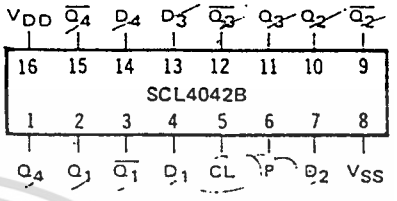
- Common Clock
- Positive- or Negative-Edge Clocking
- Q and $\overline{Q}$ Outputs Available from Each Latch

## DESCRIPTION

SCL4042B devices contain four Latch circuits, each strobed by a common Clock. Complementary buffered outputs are available from each circuit.

Information present at the Data input is transferred to outputs Q and $\overline{Q}$ during the Clock level which is programmed by the Polarity input. For Polarity = 0 the transfer occurs during the 0 Clock level and for Polarity = 1 the transfer occurs during the 1 Clock level. The outputs follow the Data inputs providing the Clock and Polarity levels defined above are present. When a Clock transition occurs (positive for Polarity = 0 and negative for Polarity = 1) the information present at the input during the Clock transition is retained at the outputs until an opposite Clock transition occurs.

## CONNECTION DIAGRAM
(all packages)




Add suffix for package:

| | |
|---|---|
| C | 16-pin Cerdip |
| D | 16-pin Ceramic |
| E | 16-pin Epoxy |
| F | 16-pin Flat |
| H | Chip |

## TRUTH TABLE

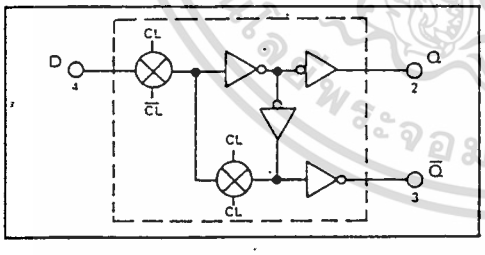
| CLOCK | POLARITY | Q |
|---|---|---|
| 0 | 0 | D |
| ⌐ | 0 | LATCH |
| 1 | 1 | D |
| ⌐ | 1 | LATCH |

## RECOMMENDED OPERATING CONDITIONS

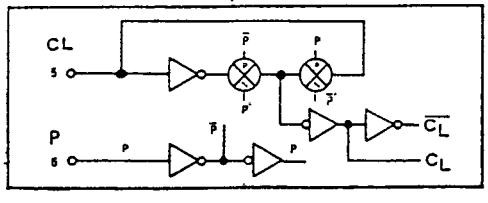
For maximum reliability:

| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |

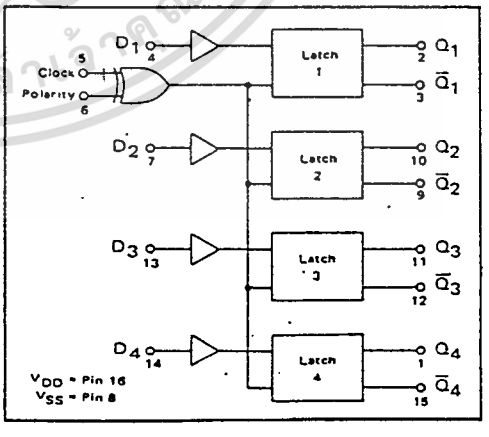
## LOGIC DIAGRAMS
One of four latches




## Clock Input Control




## BLOCK DIAGRAM




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS

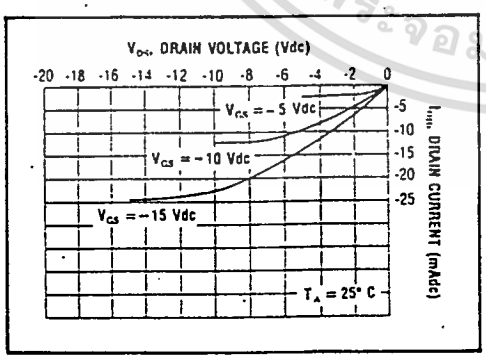
### STATIC CHARACTERISTICS[1]

| PARAMETER | | $V_{DD}$ (Vdc) | CONDITIONS | $T_{LOW}$[2] | | +25°C | | | $T_{HIGH}$[2] | | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | Min. | Max. | Min. | Typ. | Max. | Min. | Max. | |
| QUIESCENT DEVICE CURRENT | $I_{DD}$ | 5 | $V_{IN}=V_{SS}$ or $V_{DD}$ | – | 1.0 | – | 0.005 | 1.0 | – | 30 | μAdc |
| | | 10 | All valid input | – | 2.0 | – | 0.01 | 2.0 | – | 60 | |
| | | 15 | combinations | – | 4.0 | – | 0.02 | 4.0 | – | 120 | |

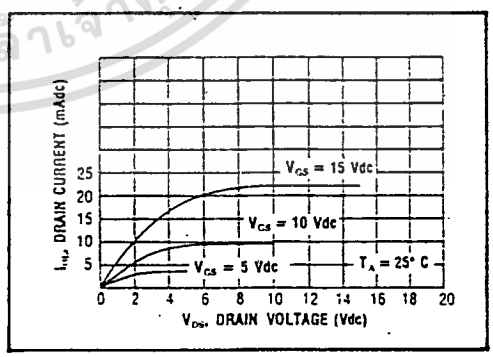
NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"
[2] $T_{LOW}$ = -55°C for C, D, F, H device.
= -40°C for E device.
$T_{HIGH}$ = +125°C for C, D, F, H device.
= + 85°C for E device.

### DYNAMIC CHARACTERISTICS ($C_L$ = 50pF, $T_A$ = 25°C)

| PARAMETER | | $V_{DD}$ (Vdc) | Min. | Typ. | Max. | Units |
|---|---|---|---|---|---|---|
| PROPAGATION DELAY TIME | | | | | | |
| From Data Inputs | $t_{PLH}$, $t_{PHL}$ | 5 | – | 150 | 300 | ns |
| | | 10 | – | 75 | 150 | |
| | | 15 | – | 60 | 120 | |
| From Clock Polarity Inputs | $t_{PLH}$, $t_{PHL}$ | 5 | – | 175 | 350 | ns |
| | | 10 | – | 85 | 170 | |
| | | 15 | – | 70 | 140 | |
| OUTPUT TRANSITION TIME | $t_{TLH}$, $t_{THL}$ | 5 | – | 100 | 200 | ns |
| | | 10 | – | 50 | 100 | |
| | | 15 | – | 40 | 80 | |
| MINIMUM CLOCK PULSE WIDTH | $PW_{CL}$ | 5 | – | 125 | 250 | ns |
| | | 10 | – | 40 | 80 | |
| | | 15 | – | 30 | 60 | |
| MAXIMUM CLOCK RISE AND FALL TIME | $t_{rCL}$, $t_{fCL}$ | 5 | 15 | – | – | μs |
| | | 10 | 5 | – | – | |
| | | 15 | 3 | – | – | |
| MINIMUM DATA INPUT SETUP TIME | $t_{setup}$ | 5 | – | -20 | 50 | ns |
| | | 10 | – | -10 | 30 | |
| | | 15 | – | -5 | 25 | |
| MINIMUM DATA INPUT HOLD TIME | $t_{hold}$ | 5 | – | 0 | 100 | ns |
| | | 10 | – | 0 | 50 | |
| | | 15 | – | 0 | 40 | |




Typical P-Channel
Source Current Characteristics




Typical N-Channel
Sink Current Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SCL4069UB

# CMOS HEX INVERTER

## FEATURES

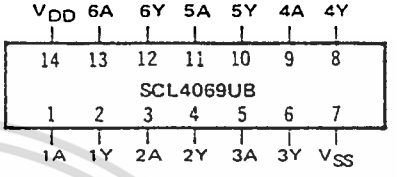
- Fully "B"-Series Compatible
- Diode Protection on all Inputs
- Balanced Output Drive Current Specifications
- Pin Compatible with 74C04

## DESCRIPTION

The SCL4069UB consists of six CMOS inverter circuits. The device is intended for general-purpose inverter applications where the higher output drive and level-shifting feature of the SCL4009UB and SCL4049UB are not required.* The SCL4069UB is particularly useful for quasi-linear circuits such as oscillators (See Applications Information).

*For pin-to-pin compatibility with the SCL4009UB and SCL4049UB, the SCL4449UB is available.

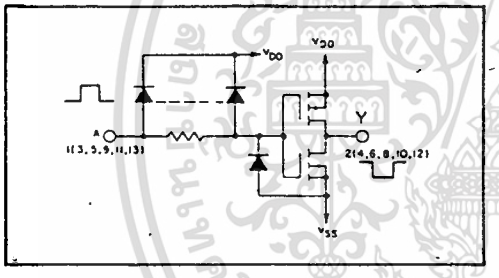
CONNECTION DIAGRAM
(all packages)




Add suffix for package:

| | |
|---|---|
| C | 14-pin Cerdip |
| D | 14-pin Ceramic |
| E | 14-pin Epoxy |
| F | 14-pin Flat |
| H | Chip |

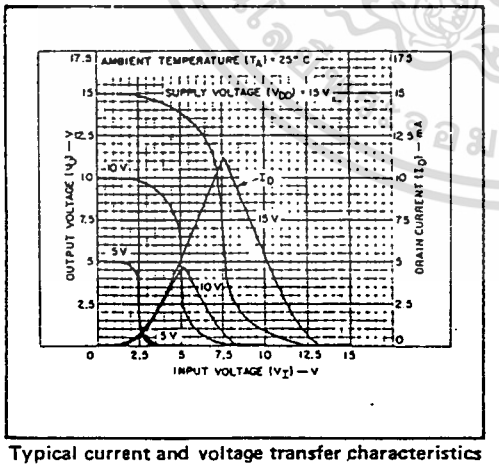
SCHEMATIC DIAGRAM
(one of six inverters)




RECOMMENDED OPERATING CONDITIONS

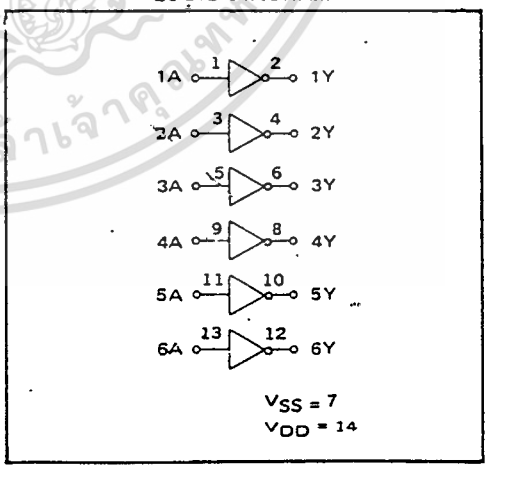
For maximum reliability:

| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |




Typical current and voltage transfer characteristics

LOGIC DIAGRAM




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS

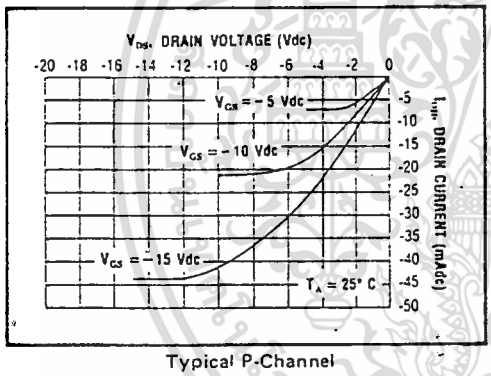
### STATIC CHARACTERISTICS[1,3]

| PARAMETER | | $V_{DD}$ (Vdc) | CONDITIONS | $T_{LOW}$[2] | | +25°C | | | $T_{HIGH}$[2] | | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | Min. | Max. | Min. | Typ. | Max. | Min. | Max. | |
| QUIESCENT DEVICE CURRENT | $I_{DD}$ | 5 | $V_{IN}=V_{SS}$ or $V_{DD}$ | – | 0.05 | – | 0.0005 | 0.05 | – | 1.5 | μAdc |
| | | 10 | All valid input | – | 0.10 | – | 0.001 | 0.10 | – | 3.0 | |
| | | 15 | combinations | – | 0.20 | – | 0.002 | 0.20 | – | 6.0 | |

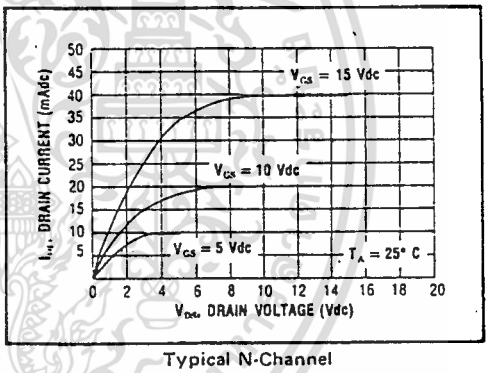
NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
[2] $T_{LOW}$ = -55°C for C, D, F, H device.
= -40°C for E device.
$T_{HIGH}$ = +125°C for C, D, F, H device.
= + 85°C for E device.
[3] This device has been designed for balanced output drive current specifications. Consult Family Specifications.

### DYNAMIC CHARACTERISTICS ($C_L$ = 50pF, $T_A$ = 25°C)

| PARAMETER | | $V_{DD}$ (Vdc) | Min. | Typ. | Max. | Units |
|---|---|---|---|---|---|---|
| PROPAGATION DELAY TIME | $t_{PLH}$, $t_{PHL}$ | 5 | – | 60 | 120 | ns |
| | | 10 | – | 30 | 60 | |
| | | 15 | – | 25 | 50 | |
| OUTPUT TRANSITION TIME | $t_{TLH}$, $t_{THL}$ | 5 | – | 100 | 200 | ns |
| | | 10 | – | 50 | 100 | |
| | | 15 | – | 40 | 80 | |

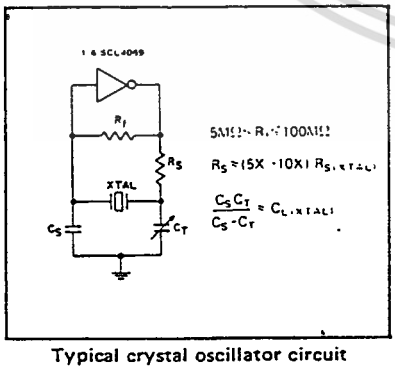



Typical P-Channel
Source Current Characteristics

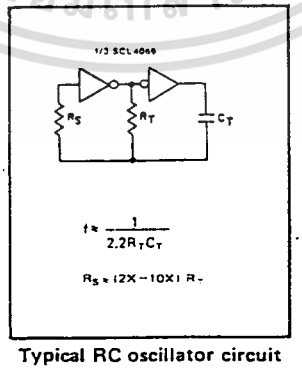



Typical N-Channel
Sink Current Characteristics

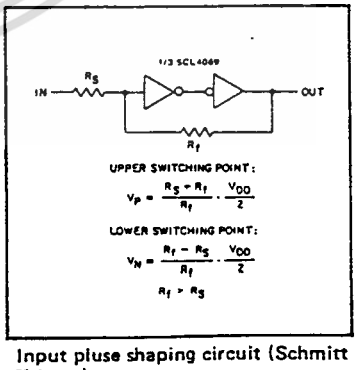
## APPLICATIONS INFORMATION




Typical crystal oscillator circuit




Typical RC oscillator circuit




Input pluse shaping circuit (Schmitt Trigger)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# SCL4081B, SCL4082B, SCL4073B

# CMOS AND GATES

SCL4081B - Quad 2-Input AND
SCL4082B - Dual 4-Input AND
SCL4073B - Triple 3-Input AND

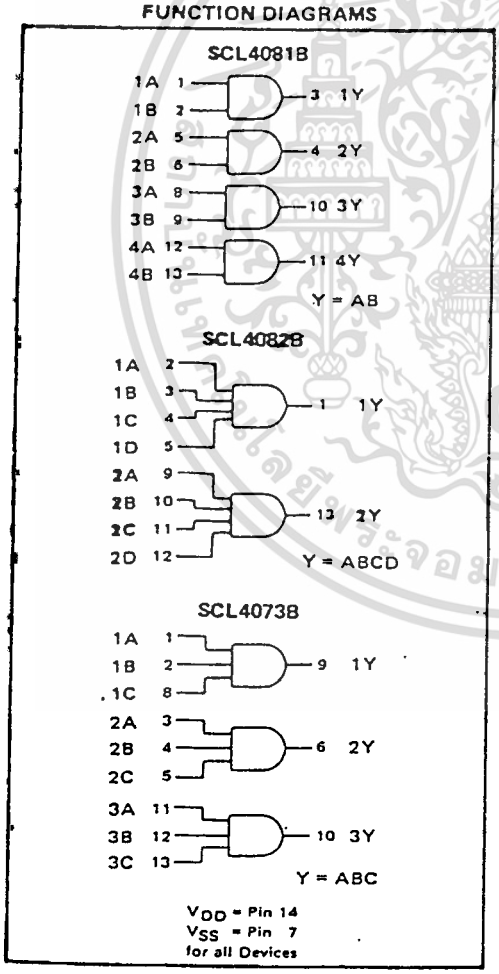
## FEATURES

- Buffered Outputs
- Diode Protection on all Inputs
- Fully "B"-Series Compatible
- Balanced Output Drive Current Specifications

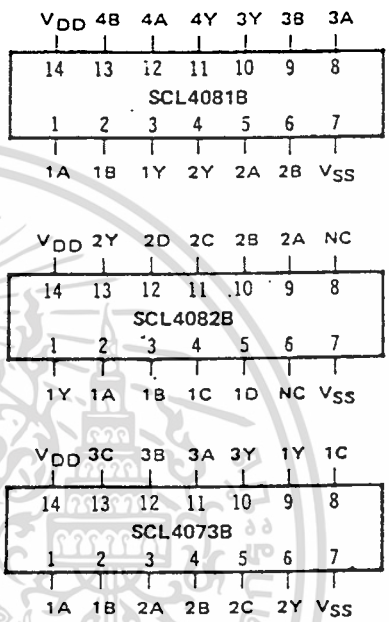
## TRUTH TABLE

| Inputs | Output |
|---|---|
| 1 1 · · · 1 | 1 |
| All other combinations | 0 |

## FUNCTION DIAGRAMS




## CONNECTION DIAGRAMS
(all packages)




**Add suffix for package:**

| | |
|---|---|
| C | 14-pin Cerdip |
| D | 14-pin Ceramic |
| E | 14-pin Epoxy |
| F | 14-pin Flat |
| H | Chip |

## RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ELECTRICAL CHARACTERISTICS

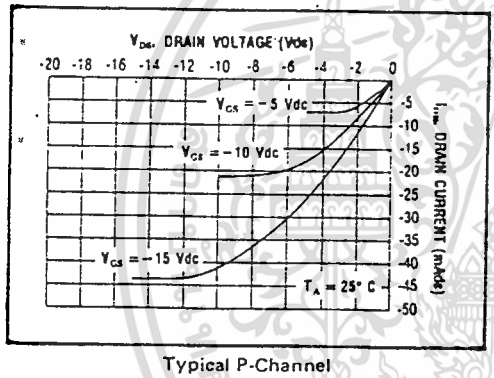
## STATIC CHARACTERISTICS [1,3]

| PARAMETER | | $V_{DD}$ (Vdc) | CONDITIONS | $T_{LOW}$ [2] Min. | $T_{LOW}$ [2] Max. | +25°C Min. | +25°C Typ. | +25°C Max. | $T_{HIGH}$ [2] Min. | $T_{HIGH}$ [2] Max. | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|
| QUIESCENT DEVICE CURRENT | $I_{DD}$ | 5 | $V_{IN} = V_{SS}$ or $V_{DD}$ | – | 0.05 | – | 0.0005 | 0.05 | – | 1.5 | μAdc |
| | | 10 | All valid input | – | 0.10 | – | 0.001 | 0.10 | – | 3.0 | |
| | | 15 | combinations | – | 0.20 | – | 0.002 | 0.20 | – | 6.0 | |

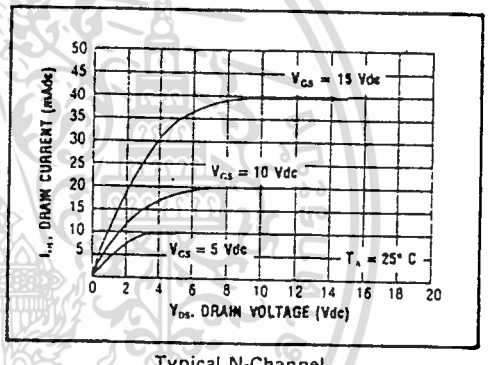
NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL40008 Series Family Specifications"
[2] $T_{LOW}$ = -55°C for C, D, F, H device.
= -40°C for E device.
$T_{HIGH}$ = +125°C for C, D, F, H device.
= + 85°C for E device.
[3] These devices have been designed for balanced output drive current specifications. Consult Family Specifications.

## DYNAMIC CHARACTERISTICS ($C_L$ = 50pF, $T_A$ = 25°C)

| PARAMETER | | $V_{DD}$ (Vdc) | Min. | Typ. | Max. | Units |
|---|---|---|---|---|---|---|
| PROPAGATION DELAY TIME | $t_{PLH}$, $t_{PHL}$ | 5 | – | 150 | 300 | ns |
| | | 10 | – | 65 | 130 | |
| | | 15 | – | 50 | 100 | |
| OUTPUT TRANSITION TIME | $t_{TLH}$, $t_{THL}$ | 5 | – | 100 | 200 | ns |
| | | 10 | – | 50 | 100 | |
| | | 15 | – | 40 | 80 | |

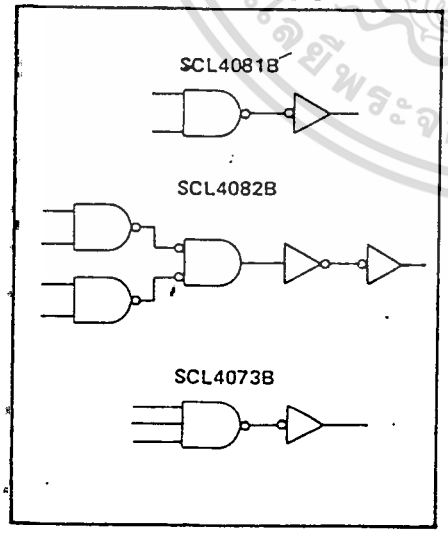



Typical P-Channel
Source Current Characteristics

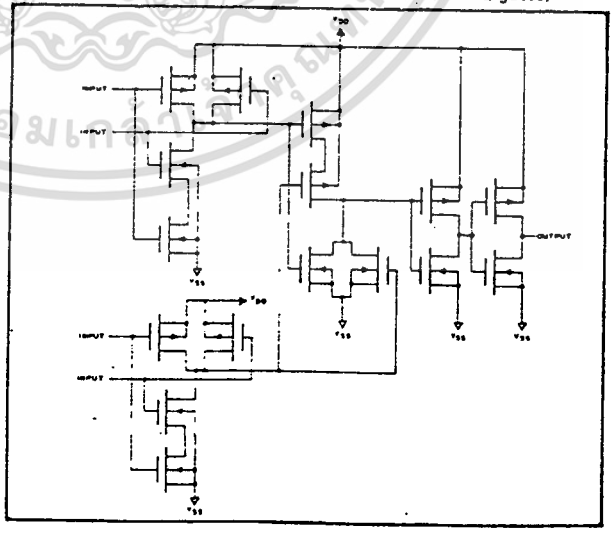



Typical N-Channel
Sink Current Characteristics

## LOGIC DIAGRAMS




## SCHEMATIC DIAGRAM - SCL4082B (1 of 2 gates)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SCL4528B**

# CMOS DUAL MONOSTABLE MULTIVIBRATOR

## FEATURES

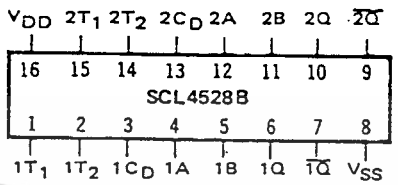
- Two Independent Multivibrators on One Chip
- Triggerable from Leading- or Trailing-Edge Pulse
- Retriggerable
- Resettable
- Q and $\overline{Q}$ Buffered Outputs Available
- Wide Range of Output Pulse Widths

## DESCRIPTION

The SCL4528B Dual Multivibrator provides stable retriggerable/resettable one-shot operation for any fixed-voltage timing application. Timing for the circuit is controlled by an external resistor-capacitor combination ($R_X$-$C_X$). Adjustment of these components permits generation of output pulse widths from nanoseconds to minutes. Leading-edge and trailing-edge Trigger inputs are provided, and both positive-going and negative-going pulses are available from complementary outputs.

Timing pulses may be terminated at any time by applying a low logic level to the Reset input $C_D$.

## CONNECTION DIAGRAM
(all packages)




Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

## RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

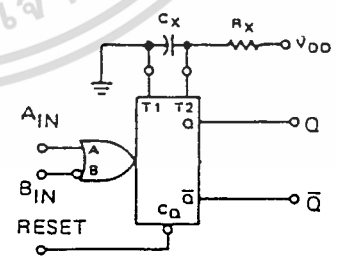
| | | | |
|---|---|---|---|
| DC Supply Voltage | $V_{DD} - V_{SS}$ | 3 to 15 | Vdc |
| Operating Temperature | $T_A$ | | |
| C, D, F, H Device | | -55 to +125 | °C |
| E Device | | -40 to +85 | °C |

## FUNCTION TABLE

| INPUTS | | | OUTPUTS | |
|---|---|---|---|---|
| $C_D$ | A | B | Q | $\overline{Q}$ |
| L | X | X | L | H |
| X | H | X | L | H |
| X | X | L | L | H |
| H | ↑ | H | ⎍ | ⎎ |
| H | L | ↓ | ⎍ | ⎎ |

H = High Level (Steady State)
L = Low Level (Steady State)
↑ = Transition, Low-to-High
↓ = Transition, High-to-Low
X = Irrelevant (Inc. Transitions)
⎍ = One High-Level Pulse
⎎ = One Low-Level Pulse

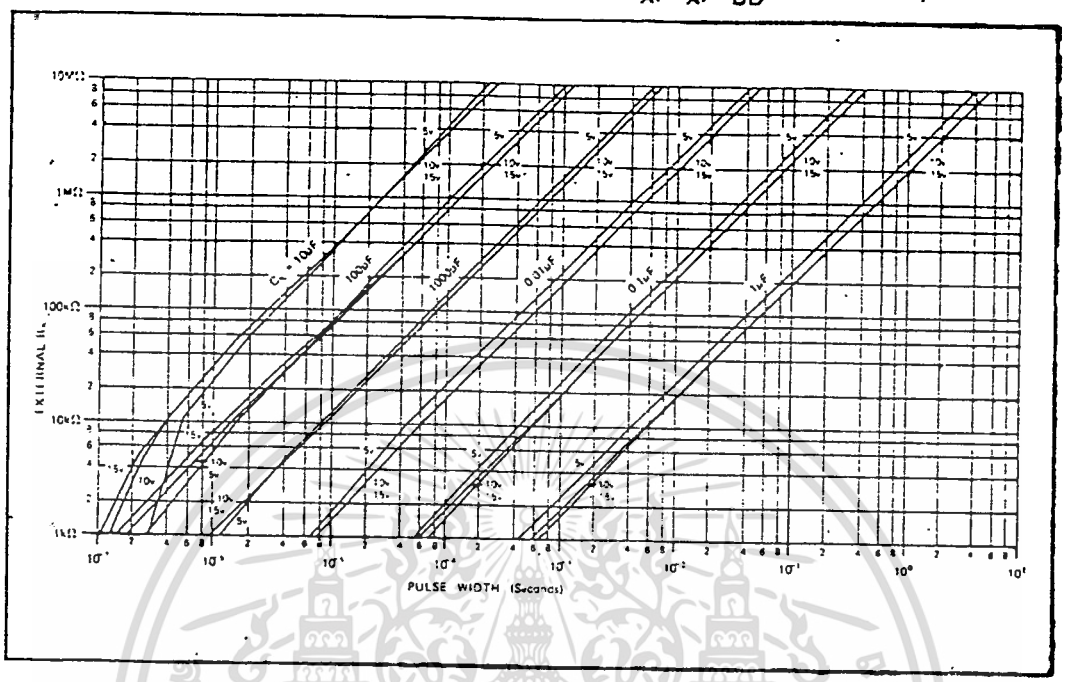
## BLOCK DIAGRAM
(one of two duvices)



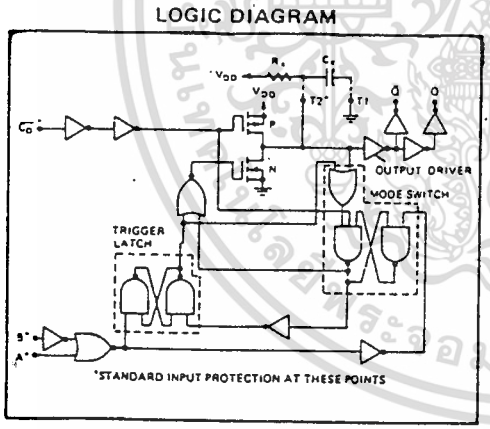

$R_X$ and $C_X$ are external components.

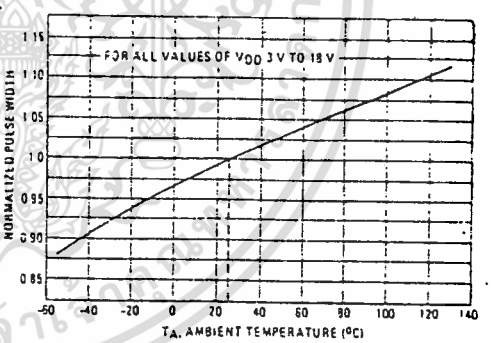
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SCL4528B PULSE WIDTH VS $R_X$, $C_X$, $V_{DD}$




## LOGIC DIAGRAM




Normalized Pulse Width versus Temperature

**Notes:**

There is no effective maximum limit on $R_X$; recommended minimum value for $R_X$ is 1KΩ. There are no restrictions on the value of $C_X$.

For proper operation all unused inputs should be tied to a logic level. The mode point (T2) of a unused half of device should be tied high through an external resistor to $V_{DD}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS

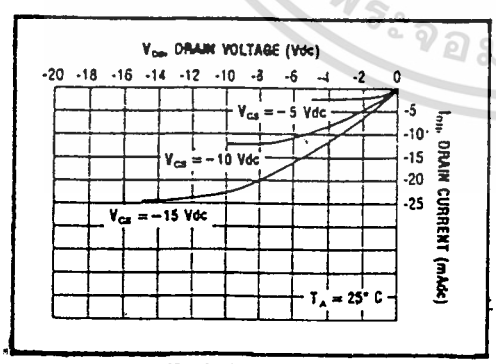
### STATIC CHARACTERISTICS [1]

| PARAMETER | | $V_{DD}$ (Vdc) | CONDITIONS | $T_{LOW}$ [2] | | +25°C | | | $T_{HIGH}$ [2] | | Units |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | | | Min. | Max. | Min. | Typ. | Max. | Min. | Max. | |
| QUIESCENT DEVICE CURRENT | $I_{DD}$ | 5 | $V_{IN}=V_{SS}$ or $V_{DD}$ | – | 5 | – | 0.05 | 5 | – | 150 | μAdc |
| | | 10 | All valid input | – | 10 | – | 0.1 | 10 | – | 300 | |
| | | 20 | combinations | – | 20 | – | 0.2 | 20 | – | 600 | |

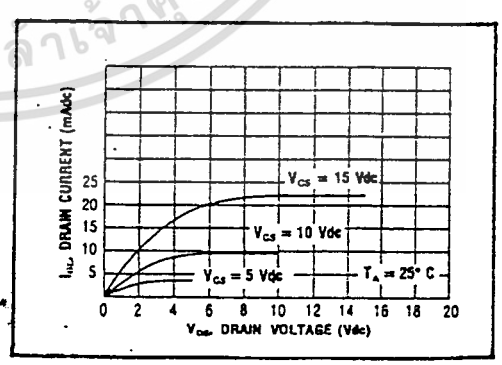
NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"
[2] $T_{LOW}$ = -55°C for C, D, F, H device.
= -40°C for E device.
$T_{HIGH}$ = +125°C for C, D, F, H device.
= + 85°C for E device.

### DYNAMIC CHARACTERISTICS ($C_L$ = 50pF, $T_A$ = 25°C)

| PARAMETER | | Cx (pF) | Rx (kΩ) | $V_{DD}$ (Vdc) | Min. | Typ. | Max. | Units |
|---|---|---|---|---|---|---|---|---|
| PROPAGATION DELAY TIME | $t_{PLH}$, $t_{PHL}$ | | | | | | | |
| From A or B | | 15 | 5 | 5 | – | 270 | 540 | ns |
| | | | | 10 | – | 90 | 180 | |
| | | | | 15 | – | 70 | 140 | |
| | | 1000 | 10 | 5 | – | 510 | 1020 | ns |
| | | | | 10 | – | 170 | 340 | |
| | | | | 15 | – | 120 | 240 | |
| From $C_D$ | | 15 | 5 | 5 | – | 270 | 540 | ns |
| | | | | 10 | – | 90 | 180 | |
| | | | | 15 | – | 70 | 140 | |
| | | 1000 | 10 | 5 | – | 550 | 1100 | ns |
| | | | | 10 | – | 300 | 600 | |
| | | | | 15 | – | 250 | 500 | |
| OUTPUT TRANSITION TIME | $t_{TLH}$, $t_{THL}$ | | | | | | | |
| | | – | – | 5 | – | 130 | 250 | ns |
| | | | | 10 | – | 65 | 130 | |
| | | | | 15 | – | 50 | 100 | |
| Note: Q Output | $t_{TLH}$ | 15 | 5 | 5 | – | 130 | 260 | ns |
| | | | | 10 | – | 65 | 130 | |
| | | | | 15 | – | 50 | 100 | |
| | | 1000 | 10 | 5 | – | 270 | 540 | ns |
| | | | | 10 | – | 240 | 480 | |
| | | | | 15 | – | 220 | 440 | |
| MINIMUM INPUT PULSE WIDTH A or B Input | $PW_{in}$ | | | | | | | |
| | | – | – | 5 | – | 70 | 140 | ns |
| | | | | 10 | – | 30 | 60 | |
| | | | | 15 | – | 25 | 50 | |
| OUTPUT PULSE WIDTH MATCH | $\Delta PW_{out}$ | | | | | | | |
| Same package | | 1000 | 10 | 5 | – | ± 7.5 | ±15 | % |
| | | | | 10 | – | ±10 | ±20 | |
| | | | | 15 | – | ±10 | ±20 | |
| Different packages | | 1000 | 10 | 5 | – | – | ±50 | % |
| | | | | 10 | – | – | ±50 | |
| | | | | 15 | – | – | ±50 | |



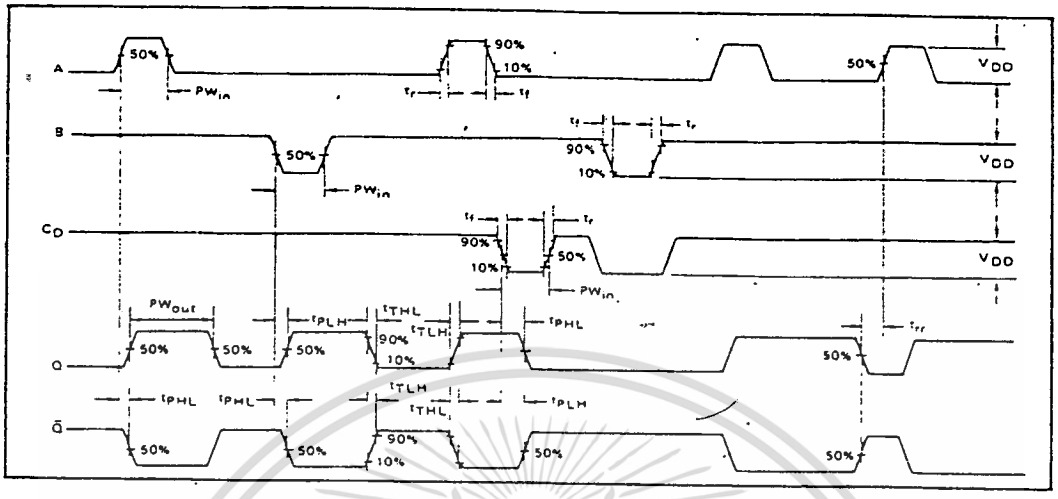

Typical P-Channel
Source Current Characteristics



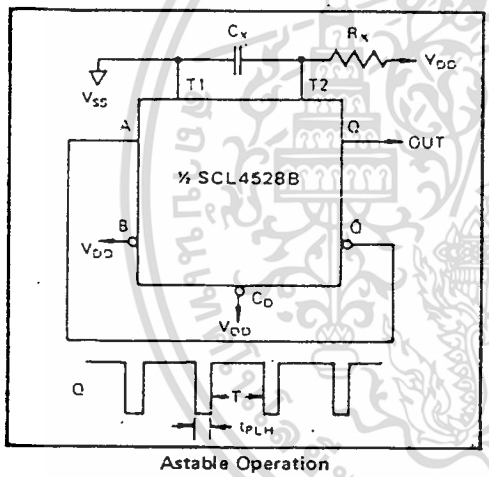

Typical N-Channel
Sink Current Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

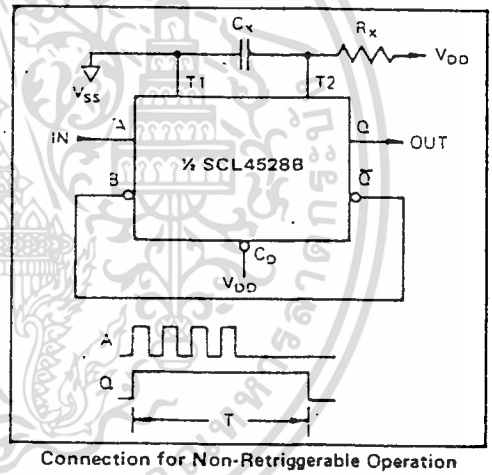
## AC TEST WAVEFORMS



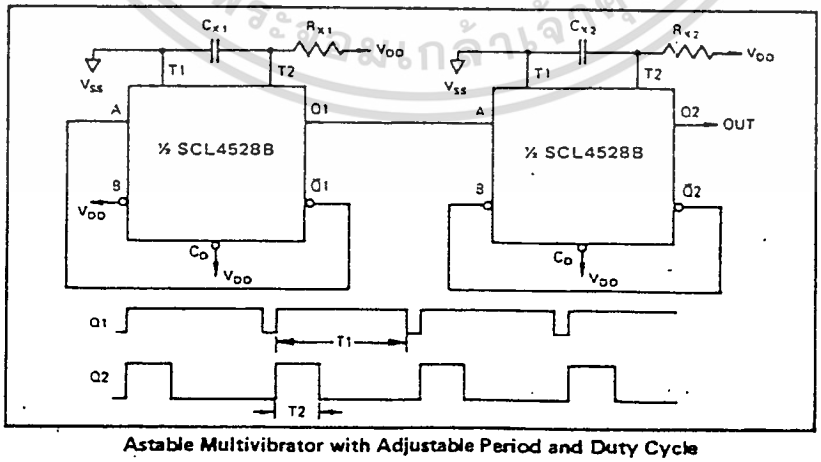

## APPLICATIONS INFORMATION




Astable Operation




Connection for Non-Retriggerable Operation




Astable Multivibrator with Adjustable Period and Duty Cycle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timer 555

LINEAR INTEGRATED CIRCUITS

## DESCRIPTION

The NE/SE 555 monolithic timing circuit is a highly stable controller capable of producing accurate time delays, or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For a stable operation as an oscillator, the free running frequency and the duty cycle are both accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output structure can source or sink up to 200mA or drive TTL circuits.

## FEATURES

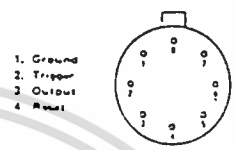
- TIMING FROM MICROSECONDS THROUGH HOURS
- OPERATES IN BOTH ASTABLE AND MONOSTABLE MODES
- ADJUSTABLE DUTY CYCLE
- HIGH CURRENT OUTPUT CAN SOURCE OR SINK 200mA
- OUTPUT CAN DRIVE TTL
- TEMPERATURE STABILITY OF 0.005% PER °C
- NORMALLY ON AND NORMALLY OFF OUTPUT

## APPLICATIONS

PRECISION TIMING
PULSE GENERATION
SEQUENTIAL TIMING
TIME DELAY GENERATION
PULSE WIDTH MODULATION
PULSE POSITION MODULATION
MISSING PULSE DETECTOR

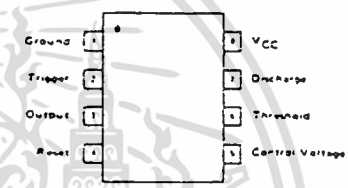
## PIN CONFIGURATIONS (Top View)

T PACKAGE




ORDER PART NOS SE555T, NE555T

V PACKAGE

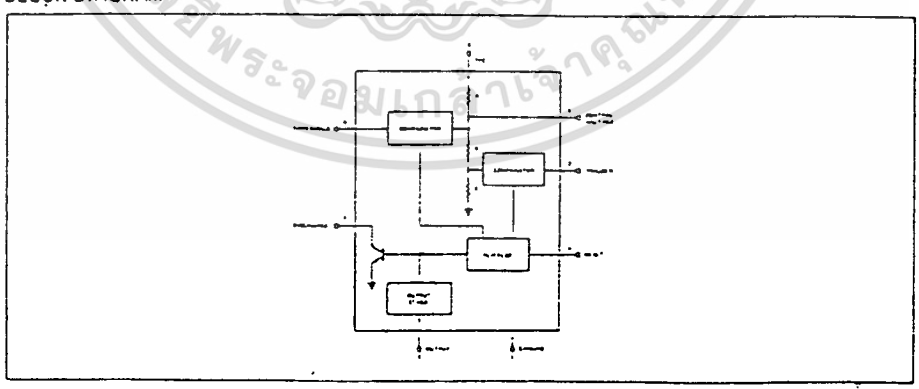



ORDER PART NOS SE555V, NE555V

## ABSOLUTE MAXIMUM RATINGS

| | |
|---|---|
| Supply Voltage | +18V |
| Power Dissipation | 600 mW |
| Operating Temperature Range | |
| NE555 | 0°C to +70°C |
| SE555 | −55°C to +125°C |
| Storage Temperature Range | −65°C to +150°C |
| Lead Temperature (Soldering, 60 seconds) | +300°C |

## BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

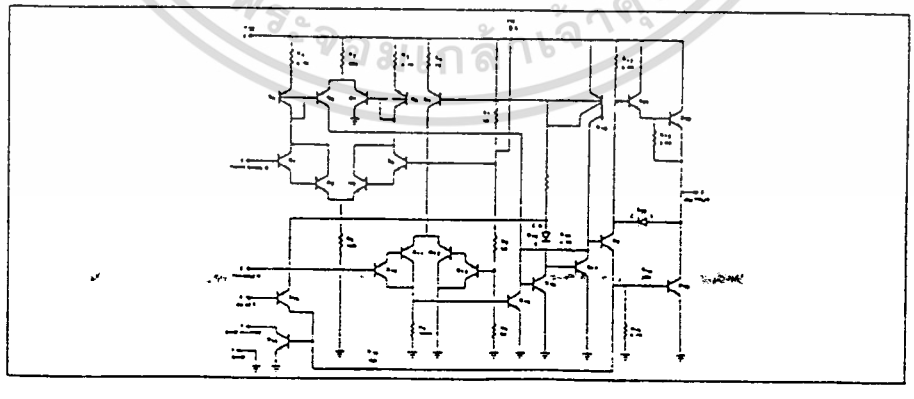
ELECTRICAL CHARACTERISTICS $T_A$ = 25°C, $V_{CC}$ = +5V to +15 unless otherwise specified

| PARAMETER | TEST CONDITIONS | SE 555 | | | NE 556 | | | UNITS |
|---|---|---|---|---|---|---|---|---|
| | | MIN | TYP | MAX | MIN | TYP | MAX | |
| Supply Voltage | | 4.5 | | 18 | 4.5 | | 16 | V |
| Supply Current | $V_{CC}$ = 5V $R_L$ = ∞ | | 3 | 5 | | 3 | 6 | mA |
| | $V_{CC}$ = 15V $R_L$ = ∞ | | 10 | 12 | | 10 | 15 | mA |
| | Low State, Note 1 | | - | | | | | |
| Timing Error(Monostable) | $R_A$, $R_B$ = 1KΩ to 100KΩ | | | | | | | |
| Initial Accuracy | C = 0.1 µF Note 2 | | 0.5 | 2 | | 1 | | % |
| Drift with Temperature | | | 30 | 100 | | 50 | | ppm/°C |
| Drift with Supply Voltage | | | 0.05 | 0.2 | | 0.1 | | %/Volt |
| Threshold Voltage | | | 2/3 | | | 2/3 | | x $V_{CC}$ |
| Trigger Voltage | $V_{CC}$ = 15V | 4.8 | 5 | 5.2 | | 5 | | V |
| Timing Error(Astable) | $V_{CC}$ = 5V | 1.45 | 1.67 | 1.9 | | 1.67 | | V |
| Trigger Current | | | 0.5 | | | 0.5 | | µA |
| Reset Voltage | | 0.4 | 0.7 | 1.0 | 0.4 | 0.7 | 1.0 | V |
| Reset Current | | | 0.1 | | | 0.1 | | mA |
| Threshold Current | Note 3 | | 0.1 | .25 | | 0.1 | .25 | µA |
| Control Voltage Level | $V_{CC}$ = 15V | 9.6 | 10 | 10.4 | 9.0 | 10 | 11 | V |
| | $V_{CC}$ = 5V | 2.9 | 3.33 | 3.8 | 2.6 | 3.33 | 4 | V |
| Output Voltage (low) | $V_{CC}$ = 15V | | | | | | | |
| | $I_{SINK}$ = 10mA | | 0.1 | 0.15 | | 0.1 | .25 | V |
| | $I_{SINK}$ = 50mA | | 0.4 | 0.5 | | 0.4 | .75 | V |
| | $I_{SINK}$ = 100mA | | 2.0 | 2.2 | | 2.0 | 2.5 | V |
| | $I_{SINK}$ = 200mA | | 2.5 | | | 2.5 | | |
| | $V_{CC}$ = 5V | | | | | | | |
| | $I_{SINK}$ = 8mA | | 0.1 | 0.25 | | | | V |
| | $I_{SINK}$ = 5mA | | | | | .25 | .35 | |
| Output Voltage Drop (low) | | | | | | | | |
| | $I_{SOURCE}$ = 200mA | | 12.5 | | | 12.5 | | |
| | $V_{CC}$ = 15V | | | | | | | |
| | $I_{SOURCE}$ = 100mA | | | | | | | |
| | $V_{CC}$ = 15V | 13.0 | 13.3 | | 12.75 | 13.3 | | V |
| | $V_{CC}$ = 5V | 3.0 | 3.3 | | 2.75 | 3.3 | | V |
| Rise Time of Output | | | 100 | | | 100 | | nsec |
| Fall Time of Output | | | 100 | | | 100 | | nsec |

NOTES

1. Supply Current when output high typically 1mA less.
2. Tested at $V_{CC}$ = 5V and $V_{CC}$ = 15V
3. This will determine the maximum value of $R_A$ + $R_B$ for 15V operation, the max total R = 20 megohm.

EQUIVALENT CIRCUIT (Shown for One Side Only)

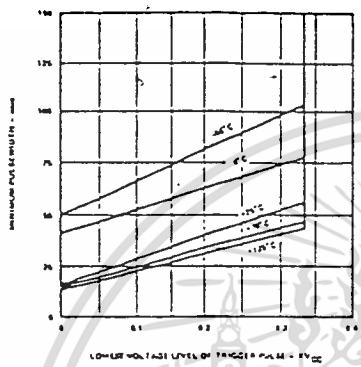


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

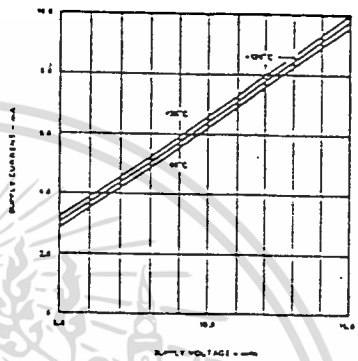
Timer 555

TYPICAL CHARACTERISTICS

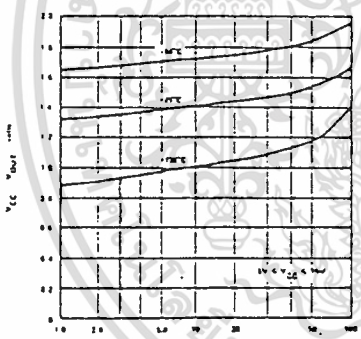
MINIMUM PULSE WIDTH
REQUIRED FOR TRIGGERING



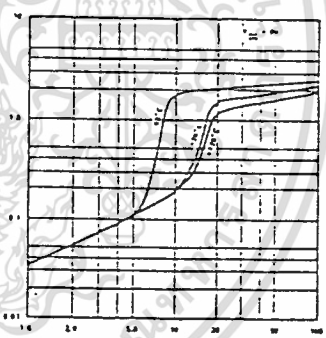
SUPPLY CURRENT
vs SUPPLY VOLTAGE



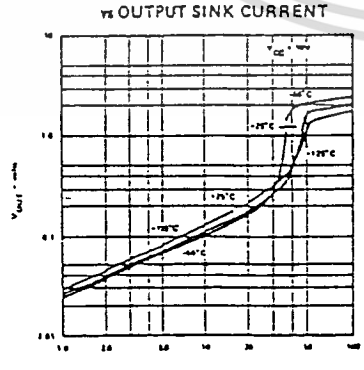
LOW OUTPUT VOLTAGE
vs OUTPUT SINK CURRENT



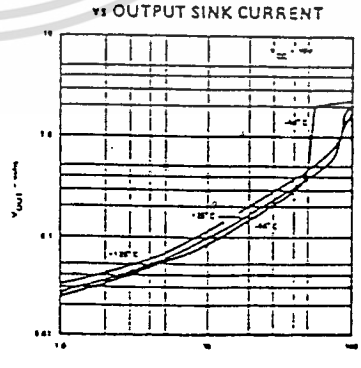
HIGH OUTPUT VOLTAGE
vs OUTPUT
SOURCE CURRENT



LOW OUTPUT VOLTAGE
vs OUTPUT SINK CURRENT



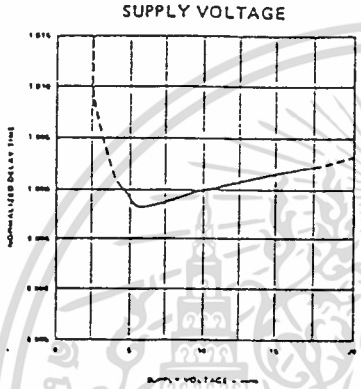
LOW OUTPUT VOLTAGE
vs OUTPUT SINK CURRENT



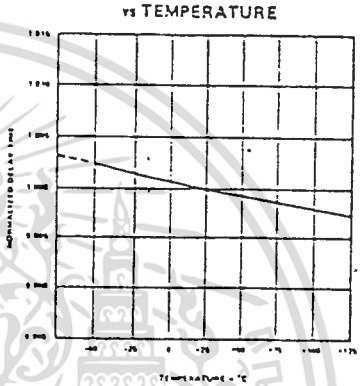
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS (Cont'd)

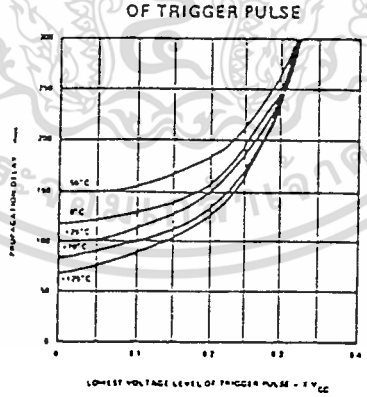
DELAY TIME vs
SUPPLY VOLTAGE



DELAY TIME
vs TEMPERATURE



PROPAGATION DELAY
vs VOLTAGE LEVEL
OF TRIGGER PULSE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# กิตติกรรมประกาศ

ในการทำปริญญานิพนธ์ครั้งนี้ ผู้เขียนขอขอบพระคุณ ผศ.จงรักษ์ บุญเสิ่ง ที่กรุณาให้คำปรึกษาตั้งแต่ต้นจนจบการศึกษา ขอขอบคุณทางแผนกไฟฟ้าโรงเรียนดอนบอสโกที่กรุณาให้ยืมเครื่องมือและอุปกรณ์ในการทดลอง รวมถึงการทำเล่มของปริญญานิพนธ์ ซึ่งหากปราศจากบุคคลเหล่านี้แล้วปริญญานิพนธ์ฉบับนี้คงจะไม่สำเร็จลุล่วงไปอย่างเรียบร้อย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บรรณานุกรม


[1] ธวัชชัย เลื่อนฉวี, อนุรักษ์ เถื่อนศิริ, "ดิจิตอลเทคนิค เล่ม 1" พิมพ์ครั้งที่ 4, 2532

[2] ศุลี บรรจงจิตร, "หลักการและเทคนิคการออกแบบระบบไฟฟ้ากำลัง" , บริษัทซีเอ็ด ยูเคชั่น จำกัด พิมพ์ครั้งที่ 2, 2532

[3] ไชยะ แช่มช้อย, "การปรับปรุงค่าเพาเวอร์แฟคเตอร์," สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น)

[4] ประสิทธิ์ พิทยพัฒน์, "การปรับปรุงค่าเพาเวอร์แฟคเตอร์," สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น)

[5] บริษัทศิลารีเสิร์ช จำกัด, "คู่มือการใช้งาน JAZZ-31 Version 2.0 80C31 Microcontroller Single Board"

[6] ไกรวุฒิ โรจน์ประเสริฐสุด, "เข้าใจ/สร้าง/เล่น ไมโครโปรเซสเซอร์ 2" บริษัท ซีเอ็ดยูเคชั่น จำกัด, 2539

[7] พิพัฒน์ เลาหสงคราม, "ไมโครคอนโทรลเลอร์", สถาบันเทคโนโนยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

[8] Microprocessor Data Book MCS-51



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้