



วงจรแปลงไฟกระแสลับสามเฟสเป็นไฟกระแสตรง

THREE-PHASE SMR CONVERTER



โดย  
นายวรศักดิ์ บุรณศิริ  
นายวราฤทธิ์ เต็มพรมราช  
นายวิธนพงษ์ สร้างทุกษ์

วัน เดือน ปี.....	30.08.2561
เลขทะเบียน.....	038193
เลขเรียกหนังสือ.....	T 94 213 42870

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038193

ปีการศึกษา 2539

วงจรแปลงไฟกระแสสลับสามเฟสเป็นไฟกระแสตรง

THREE-PHASE SMR CONVERTER



อาจารย์ที่ปรึกษา

อ. อนุวัฒน์ จางวนิชเลิศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


ปริญญาานิพนธ์ปีการศึกษา 2539

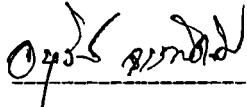
ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วงจรแปลงไฟกระแสสลับสามเฟสเป็นไฟกระแสตรง

ผู้จัดทำ

- 
1. นายวรศักดิ์ บุรณศิริ
  2. นายวราฤทธิ์ เต็มพรมราช
  3. นายวัธนพงษ์ สร้างทุกซ์

 อาจารย์ที่ปรึกษา  
( อ. อนุวัฒน์ จางวนิชเลิศ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วงจรแปลงไฟกระแสสลับสามเฟสเป็นไฟกระแสตรง

นายวรศักดิ์ บุรณศิริ

นายวราวุทธิ์ เต็มพรมราช

นายวิธนพงษ์ สร้างทุกซ์

อ. อนุวัฒน์ จางวนิชเลิศ อาจารย์ที่ปรึกษา  
ปีการศึกษา 2539

### บทคัดย่อ

โครงการที่ได้กล่าวถึงในปฏิญานิพนธ์นี้ เป็นโครงการที่มีความสำคัญยิ่งต่อการพัฒนาในการแปลงรูปพลังงาน นั่นก็คือการแปลงรูปไฟกระแสสลับ 3 เฟสให้เป็นกระแสตรง ซึ่งเป็นที่มาของการจัดทำโครงการในการแปลงผันไฟกระแสสลับ 3 เฟสให้เป็นกระแสตรง (Three phase SMR CONVERTER) โดยส่วนสำคัญของโครงการจะประกอบไปด้วยส่วนสำคัญ 2 ส่วน คือ ส่วนของวงจรหลักและส่วนของวงจรควบคุม

ส่วนของวงจรหลัก (Main Circuit Part) จะประกอบด้วยส่วนที่ทำหน้าที่ในการเรียงไฟกระแสสลับ 3 เฟสให้เป็นกระแสตรง โดยจะมีหน้าที่สำคัญดังนี้ ตัวกรองสัญญาณรบกวน (Noise Filter) ทำหน้าที่ในการกรองคลื่นรบกวนทางแม่เหล็กไฟฟ้าที่เกิดขึ้นจากทางด้านอินพุท หลังจากนั้นจะอาศัยวงจรเรียงไฟกระแสสลับ 3 เฟส ให้เป็นกระแสตรงต่อจากนั้นก็จะมีคาปาซิเตอร์ซึ่งทำหน้าที่ในการเก็บพลังงาน และส่งผ่านทางหม้อแปลงความถี่สูงโดยมีสวิตหลักทำหน้าที่ในการสวิตชิง หลังจากพลังงานถูกส่งผ่านหม้อแปลงความถี่สูงแล้วจะมีการเรียงกระแสสลับความถี่สูงให้เป็นกระแสตรงโดยอาศัยวงจรเรียงกระแสความถี่สูง และนำเอาตัวเหนี่ยวนำความถี่สูงมาช่วยในการลดการกระเพื่อมของกระแสเอาต์พุท และเพื่อให้การไหลคั้นนั้นเป็นไปอย่างต่อเนื่อง

## THREE-PHASE SMR CONVERTER

Worasak Buranasiri  
Wararit Termpormraj  
Watthanapong Srangtook  
Anuwat Jangwanitlert ( Advisor )  
1995

### ABSTRACT

This project is to make a converter that convert 3-phases AC to DC (3-phases SMR CONVERTER), which is very important in energy conversion. Two major parts in this project are the main circuit and the control circuit .

The main circuit consist of a circuit that convert 3-phases AC to DC, which has the following functions. First, the noise filter, it filters electromagnetic noise at the input. Second, the 3-phases rectifier, it rectifies 3-phases AC to DC. Finally, the capacitors, they store energy and transmit through high frequency transformer and switching by the main switch. After transmit energy through the high frequency transformer, the high frequency AC is rectified to DC by high frequency rectifier circuit and use a high frequency inductor to keep the ripple at the output low, as well as driving current to the load continuously.

# สารบัญ

	หน้า
<b>บทคัดย่อภาษาไทย</b>	
<b>บทคัดย่อภาษาอังกฤษ</b>	
<b>สารบัญภาพ</b>	
<b>บทที่ 1 บทนำ</b>	1
<b>บทที่ 2 อุปกรณ์ของวงจรหลัก</b>	
2.1 อุปกรณ์ของวงจรหลัก	
2.1.1 เพาเวอร์มอสเฟต	2
2.1.2 ไดโอด	16
2.1.3 หม้อแปลงความถี่สูง	21
2.2 อุปกรณ์ของวงจรควบคุม	
2.2.1 ไอซีเบอร์ 555	28
2.2.2 ซีเนอร์ไดโอด	29
2.2.3 ไอซีซีมอส	31
<b>บทที่ 3 วงจรหลักและการออกแบบ</b>	
3.1 วงจรกรองคลื่นรบกวนข้างด้านอินพุท	34
3.2 วงจรสับเบอร์	36
3.3 วงจรเปลี่ยนแปลงความถี่สูง	38
3.4 หม้อแปลงกำลังความถี่สูง	40
3.5 วงจรเรียงกระแสภาคเอาต์พุท	45
3.6 ตัวเหนี่ยวนำกำลังด้านเอาต์พุท	45
3.7 ตัวเก็บประจุทางด้านเอาต์พุท	48
3.8 วงจรและอุปกรณ์ช่วยในการทำงานของแหล่งจ่ายสวิตชิง	49
<b>บทที่ 4 วงจรควบคุม</b>	
4.1 วงจรควบคุม	53
4.2 วงจรหม้อแปลงสามเฟสและวงจรฟูลบริดจ์เรกติไฟร์	54
4.3 วงจรสร้างพัลส์สี่เหลี่ยม	56
4.4 วงจรสร้างคลื่นสามเหลี่ยม	57

## สารบัญ

	หน้า
<b>บทที่ 4 วงจรควบคุม (ต่อ)</b>	
4.5 วงจรพัลส์วิดท์มอดูเลชัน	59
4.6 การสร้างรูปแบบการสวิตช์	68
4.7 วงจรรับเพาเวอร์มอสเฟต	75
4.8 วงจรที่ใช้งานจริง	77
<b>บทที่ 5 การทดลอง</b>	
5.1 การทดลองในวงจรควบคุม	79
5.2 ผลการทดลองโดยใช้โปรแกรม PSPICE	93
<b>บทที่ 6 ปัญหาและแนวทางในการพัฒนา</b>	
6.1 ปัญหาที่พบ	100
6.2 แนวทางในการแก้ไข	100
6.3 แนวทางในการพัฒนา	101
<b>บทที่ 7 สรุปและวิจารณ์ผลการทดลอง</b>	103
<b>ภาคผนวก</b>	
<b>กิตติกรรมประกาศ</b>	
<b>เอกสารอ้างอิง</b>	

## สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 โครงสร้างของเพาเวอร์มอสเฟต N - Channel	2
รูปที่ 2.2 แสดงสัญลักษณ์ของมอสเฟต	3
รูปที่ 2.3 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟต เมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่แรงจะเป็น ส่วนที่จะเกิดกำลังงานสูญเสียในรูปความร้อนได้สูง	5
รูปที่ 2.4 แสดงตัวเก็บประจุแม่ที่ต่อคร่อมอยู่ที่ขาต่าง ๆ ภายในตัว เพาเวอร์มอสเฟต	6
รูปที่ 2.5 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟต ถูกไบแอสให้นำกระแส	7
รูปที่ 2.6 แสดงตัวอย่าง Gate Charge Chart	8
รูปที่ 2.7 แสดง (ก) ลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อ การเริ่มนำกระแส (ข) มีผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต	9
รูปที่ 2.8 แสดงตัวอย่างกราฟฟิวด์พลอดดักซ์ FBSOA ของเพาเวอร์มอสเฟต	11
รูปที่ 2.9 แสดงตัวอย่างกราฟฟิวด์พลอดดักซ์ SSOA ของเพาเวอร์มอสเฟต	11
รูปที่ 2.10 แสดงวงจรสมมูลของการถ่ายเทความร้อนออกจากเพาเวอร์ ทรานซิสเตอร์ด้วยแผ่นระบายความร้อนไปยังอากาศรอบข้าง	13
รูปที่ 2.11 แสดงผลของแรงกดบนตัวถังและการใช้แผ่นชนวนชนิดต่าง ๆ ที่มีต่อค่า $R_{\theta CS}$ ของตัวถังแบบ TO - 220 และเมื่อใช้ครีมระบาย ความร้อน	14
รูปที่ 2.12 แสดงตัวอย่างแผ่นระบายความร้อนขนาดต่าง ๆ และ ค่า $R_{\theta CS}$ ของมัน	15
รูปที่ 2.13 แสดงตัวอย่างค่าแรงดันตกคร่อมไดโอดขณะนำกระแส	18
รูปที่ 2.14 แสดงลักษณะของกระแสและแรงดันตกคร่อมไดโอดขณะเริ่ม หยุดนำกระแส	18
รูปที่ 2.15 แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของ ฟอสตริคัฟเวอรีไดโอด	20

## สารบัญรูปภาพ

	หน้า
รูปที่ 2.16 แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของ อุลตราฟาสตริคัพเวอร์ไดโอด	20
รูปที่ 2.17 ฟลักซ์ที่เกิดขึ้นเนื่องจากกระแสไหลผ่านขดลวดแกนอากาศ	21
รูปที่ 2.18 สนามแม่เหล็กแข็งแรงขึ้นเมื่อใส่แท่งวัสดุแม่เหล็ก	21
รูปที่ 2.19 การสร้างแท่งวัสดุแม่เหล็กให้เป็นแกนตรงกับเส้นทางเดิน ของฟลักซ์ทำให้เกิดสนามแม่เหล็กที่แข็งแรงขึ้น	22
รูปที่ 2.20 กราฟฮีสเทอรีซิสลูปของแกนหม้อแปลง	23
รูปที่ 2.21 ฮีสเทอรีซิสลูปของแกนที่มีช่องอากาศ	25
รูปที่ 2.22 ตัวแสดงช่วงที่เป็นเชิงเส้น และช่วงอิ่มตัว	25
รูปที่ 2.23 หม้อแปลงไฟฟ้าประกอบด้วยขดปฐมภูมิและขดทุติยภูมิ	26
รูปที่ 2.24 แสดงข้อมูลของ IC555	28
รูปที่ 2.25 แสดงลักษณะและ equivalent circuit ของซีเนอร์ไดโอด	29
รูปที่ 2.26 คุณสมบัติของซีเนอร์ไดโอด	30
รูปที่ 3.1 แสดงวงจรกำลังของวงจรเรียงไฟฟ้ากระแสสลับ 3 เฟส เป็น ไฟกระแสตรง 1 เฟส	33
รูปที่ 3.2 แสดงบล็อกไดอะแกรมของวงจรแปลงผันไฟกระแสสลับ 3 เฟส เป็นกระแสตรง	34
รูปที่ 3.3 แสดงตัวกรองสัญญาณรบกวนทางด้านอินพุตของแหล่งจ่าย ไฟแบบสวิตชิง	35
รูปที่ 3.4 แสดงวงจรพื้นฐานของฟลูบริดจ์คอนเวอร์เตอร์	38
รูปที่ 3.5 กราฟแสดงความสัมพันธ์ของกำลังเอาต์พุตต่อความถี่ที่ใช้งาน	42
รูปที่ 3.6 แสดงวงจรของออฟไดคัพเปอร์	50
รูปที่ 3.7 แสดงการต่อใช้งานออฟไดคัพเบอร์ด้วยรูปแบบง่าย ๆ	50
รูปที่ 3.8 แสดงการใช้ TL431 ซึ่งเป็นชั้ที่เรกูเลเตอร์ เพื่อทำหน้าที่ในการ ขับออฟไดคัพเปอร์	51
รูปที่ 3.9 แสดงสัญลักษณ์และบล็อกไดอะแกรมของ TL431	52
รูปที่ 4.1 แสดงวงจรควบคุมทั้งหมด	53

## สารบัญรูปภาพ

	หน้า
รูปที่ 4.2 แสดงวงจรหม้อแปลงสามเฟสและวงจรฟลูบริดจ์เรกติไฟร์	55
รูปที่ 4.3 วงจรอะอสเตเบิลล์มัลติไวเบรเตอร์	57
รูปที่ 4.4 แสดงวงจรสร้างคลื่นสามเหลี่ยม	57
รูปที่ 4.5 แสดงรูปแบบการสวิตช์โดยรวมหมดทั้งสามเฟส	60
รูปที่ 4.6 วงจร ซีโร - คลอชิง	61
รูปที่ 4.7 แสดงรูปคลื่นสี่เหลี่ยมที่ได้ของแต่ละเฟสจากการใช้ วงจรซีโร - คลอชิง	62
รูปที่ 4.8 แสดงรูปวงจร BCD to Decimal Decoder	64
รูปที่ 4.9 แสดงวงจรเปรียบเทียบสัญญาณ $CS_1$ และ $CS_2$ กับสัญญาณ $CV_r$ , $CV_s$ , $CV_T$	65
รูปที่ 4.10 แสดงรูปแบบการสวิตช์ของเฉพาะเฟส R และ เฉพาะครึ่งไซเคิลบวก	66
รูปที่ 4.11 แสดงวงจรเพิ่มจำนวนเอาต์พุต PS	69
รูปที่ 4.12 แสดงวงจรเพิ่มจำนวนเอาต์พุต $\overline{PS}$	70
รูปที่ 4.13 แสดงรูปวงจรสร้างรูปแบบการสวิตช์	74
รูปที่ 4.14 แสดงวงจรขับเพาเวอร์มอสเฟต	76
รูปที่ 4.15 แสดงวงจรควบคุมที่ใช้งานจริง	77
รูปที่ 4.16 แสดงวงจรควบคุมที่ใช้ในการทดลอง	78
รูปที่ 5.1 แสดงวงจรควบคุมที่ใช้ในการทดลอง	80
รูปที่ 5.2 ลักษณะรูปคลื่น ณ ตำแหน่งอินพุต (1C)	81
รูปที่ 5.3 ลักษณะรูปคลื่นของฟูลแอฟเรกติไฟร์เออร์(2C)	81
รูปที่ 5.4 ลักษณะรูปคลื่นหลังผ่านวงจรซีโร - คลอชิง (3C)	82
รูปที่ 5.5 ลักษณะรูปคลื่นของวงจรถ้าเนิดความถี่ 50 Hz	82
รูปที่ 5.6 ลักษณะรูปคลื่นของวงจรถ้าเนิดคลื่นสามเหลี่ยม (5C)	83
รูปที่ 5.7 ลักษณะรูปคลื่นของวงจร BCD TO DECIMAL (6C)	83
รูปที่ 5.8 ลักษณะรูปคลื่นของวงจรสร้างรูปแบบ การสวิตช์ความถี่ 50 Hz (7C)	84
รูปที่ 5.9 ลักษณะรูปคลื่นของวงจรสร้างรูปแบบการสวิตช์ที่ความถี่ 50 KHz (7C)	84
รูปที่ 5.10 แสดงรูปแบบการสวิตช์ (Switching Pattern) ของ $SPU_R$ และ $SPV_R$ โยชนด้า	85

## สารบัญรูปภาพ

	หน้า
รูปที่ 5.11 แสดงรูปแบบการสวิตช์ (Switching Pattern) ที่ความถี่สูง	85
รูปที่ 5.12 แสดงรูปแบบการสวิตช์ (Switching Pattern) ที่ความถี่ต่ำของ $SPU_R$ และ $SPV_S$	86
รูปที่ 5.13 แสดงรูปแบบการสวิตช์ ที่ความถี่สูง (50 KHz)	86
รูปที่ 5.14 แสดงรูปแบบการสวิตช์ของ $SPU_R$ (รูปบน) $SPV_S$ (รูปล่าง)	87
รูปที่ 5.15 แสดงรูปแบบการสวิตช์ที่สภาวะแรงดันต่ำ	88
รูปที่ 5.16 แสดงรูปแบบการสวิตช์ที่แรงดันต่ำ (รูปจริง)	89
รูปที่ 5.17 แสดงรูปแบบการสวิตช์ที่แรงดันสูง	90
รูปที่ 5.18 แสดงรูปแบบการสวิตช์ที่แรงดันสูง (รูปจริง)	91
รูปที่ 5.19 แสดงความกว้างของสัญญาณ $CP_{R-S1}$	92
รูปที่ 5.20 แสดงความกว้างของสัญญาณ $CP_{R-S1}$ (เมื่อ $CV_R$ มีค่ามากขึ้น)	92
รูปที่ 5.21 แรงดัน แรงดัน ณ จุด a, b, c	94
รูปที่ 5.22 แรงดัน ณ จุด d, e, f	95
รูปที่ 5.23 กระแส ณ จุด d1, d2, d3, d4	96
รูปที่ 5.24 กระแสที่เพาเวอร์มอสเฟต	97
รูปที่ 5.25 กระแส ณ จุด d01, d02	98
รูปที่ 6.1 แสดงวงจรควบคุมที่มีประสิทธิภาพ	101
รูปที่ 6.2 แสดงวงจรป้องกันการอิมพัลส์ของแม่เหล็ก	102



# บทที่ 1

## บทนำ

การทำงานของแหล่งจ่ายไฟแบบสวิตชิ่งทั่ว ๆ ไป ซึ่งมีส่วนประกอบหลัก 4 ส่วนด้วยกันคือ

- ภาคเรกติไฟร์และฟิลเตอร์ด้านอินพุท
- ภาคอินเวอร์เตอร์ความถี่สูง
- ภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุท
- วงจรควบคุม

ไฟสลับแรงดันสูงจะต่อเข้าภาคเรกติไฟร์และฟิลเตอร์ทางด้านอินพุทเป็นไฟกระแสตรงแรงดันสูง จากนั้นวงจรอินเวอร์เตอร์จะทำการสวิตช์เปลี่ยนแรงดันไฟตรงเป็นพัลส์สี่เหลี่ยม ความถี่สูงในช่วง 20 kHz - 500 kHz ซึ่งในวงจรสวิตชิ่งนี้อาจจะสร้างได้จากอุปกรณ์หลายชนิด เช่น เพาเวอร์ทรานซิสเตอร์ เพาเวอร์มอสเฟต เอสซีอาร์และอื่น ๆ พัลส์สี่เหลี่ยมแรงดันสูงจากวงจรสวิตชิ่งจะส่งเข้าหม้อแปลงความถี่สูงให้ได้แรงดันเอาต์พุทตามต้องการ และแยกกราวด์ไปในตัว แรงดันที่ได้นี้จะส่งเข้าภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุทอีกครั้งเป็นไฟตรงตามระดับแรงดันที่ต้องการ ส่วนหนึ่งจะถูกส่งกลับมาเข้าวงจรควบคุม เพื่อคอยตรวจสอบและควบคุมแรงดันเอาต์พุทให้คงที่ไม่ว่าแรงดันไฟสลับด้านอินพุท หรือ โหลดที่เอาต์พุทจะเปลี่ยนแปลงไปบ้างก็ตาม

ในส่วนของวงจรควบคุมประกอบด้วยวงจรถ้าเนิดความถี่ เพื่อป้อนแก่วงจรพัลส์สวิตช์มอดูเลเตอร์ (PWM) วงจรขยายความผิดพลาด และแรงดันอ้างอิงที่เที่ยงตรงเมื่อแรงดันเอาต์พุทเปลี่ยนแปลง วงจรขยายความผิดพลาดจะทำการเปรียบเทียบแรงดันเอาต์พุท กับแรงดันอ้างอิงแล้วส่งค่าความผิดพลาดนั้นไปทำการปรับความกว้างของพัลส์ของ PWM ขบวนการพัลส์ที่ได้จะส่งมาควบคุมวงจรสวิตชิ่งปิด - เปิด ปลดปล่อยกำลังไฟฟ้าเฉลี่ยไปสู่โหลดให้มีค่าเปลี่ยนแปลงตามไปด้วย เพื่อรักษาระดับแรงดันเอาต์พุทให้คงที่

## บทที่ 2 พื้นฐานความเข้าใจ

### 2.1 อุปกรณ์ของวงจรหลัก (Main Circuit Devices)

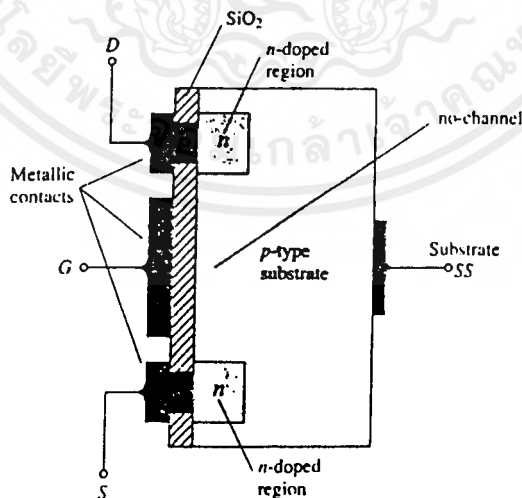
#### 2.1.1 เพาเวอร์มอสเฟต (Power MOSFET)

##### เมตอล ออกไซด์ FET (Metal Oxide Semiconductor FET)

เรียกว่า "MOSFET" เป็นทรานซิสเตอร์ที่มีความสำคัญมากที่สุดชนิดหนึ่ง ไมโครคอมพิวเตอร์ (Microcomputer) และวงจรมหน่วยความจำ (Memory) จะนำเอา MOSFET จำนวนเป็นพันมาเรียงบนแผ่นเงินของซิลิคอน (Silver of Silicon) ขึ้นเล็ก ๆ ทั้งนี้เพราะ MOSFET ทำง่าย มีขนาดเล็ก และกินกำลังน้อยมาก ดังนั้น Power MOSFET ชนิดใหม่ ๆ จึงมีประโยชน์มาก

#### การทำงานของ MOSFET

MOSFETทั้งหลายจะไม่เหมือนกับ JFET เกทของ MOSFET จะไม่ต่อกันทางไฟฟ้ากับด้านซอร์สและด้านเดรนชั้นฉนวนเหมือนแก้วของซิลิกอนไดออกไซด์ (Silicon Dioxide) จะแยกเกทโลหะที่สัมผัสกับ ส่วนที่เหลือของทรานซิสเตอร์ออกจากกันเมื่อเกทของ MOSFET มีแรงเคลื่อนเป็นบวกจะดึงดูด (Attract) อิเล็กตรอนเข้าไปสู่ใต้เกท จะทำให้มีกระแสไหลจาก N - Channel ผ่าน P - Channel ระหว่างซอร์สและเดรน แรงเคลื่อนที่เกทจะเป็นตัวกำหนดค่าความต้านของแชนแนล



รูปที่ 2.1 โครงสร้างของเพาเวอร์มอสเฟต N-Channel

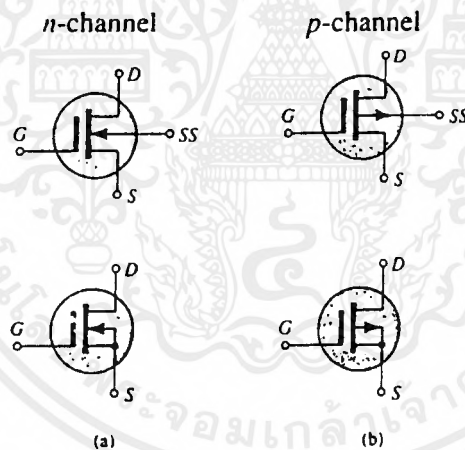
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## คุณสมบัติของ MOSFET

ค่าความต้านทานอินพุท MOSFET จะสูงกว่าทรานซิสเตอร์ทุกชนิด จึงเป็นข้อได้เปรียบที่สำคัญ

1. ค่าความต้านทานของ เกท - แชนแนล สูงเกือบวัดไม่ได้ (Infinite) มีค่าทั่วไปประมาณ 1,000,000,000,000,000 โอห์ม หมายความว่า เกทจะไม่ใช้กระแสจากวงจรภายนอกเลย (หรืออาจจะขี้มมาใช้ก็เพียงเล็กน้อยเท่านั้น)
2. MOSFET คล้ายตัวต้านทานที่แปรค่าได้ โดยการควบคุมของแรงเคลื่อน (Voltage Controlled Variable Resistor) แรงเคลื่อนที่เกท (Gate Voltage) จะไปควบคุมความต้านทานของแชนแนล
3. MOSFET ชนิดใหม่ ๆ สามารถจะปิด - เปิด (สวิตช์) กระแสได้สูงมาก ภายใน - หนึ่งในสอง หรือสามล้านวินาที

## สัญลักษณ์ของ MOSFET



รูปที่ 2.2 แสดงสัญลักษณ์ของมอสเฟต

## เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transistor) สามารถทำงานได้ดีที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีก ซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั้นสามารถทำได้ง่าย โดยอาจรับเพาเวอร์มอสเฟตให้ทำงานได้จากไอซีควบคุมเช่น UC3842 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิต สวิตช์เพาเวอร์ที่พหลายในตลาดอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปได้ทั้งในลักษณะ N - Channel และ P- Channel อย่างไรก็ตาม ในบทนี้จะกล่าวถึงเฉพาะเพาเวอร์มอสเฟตชนิด N - Channel เท่านั้น

### กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

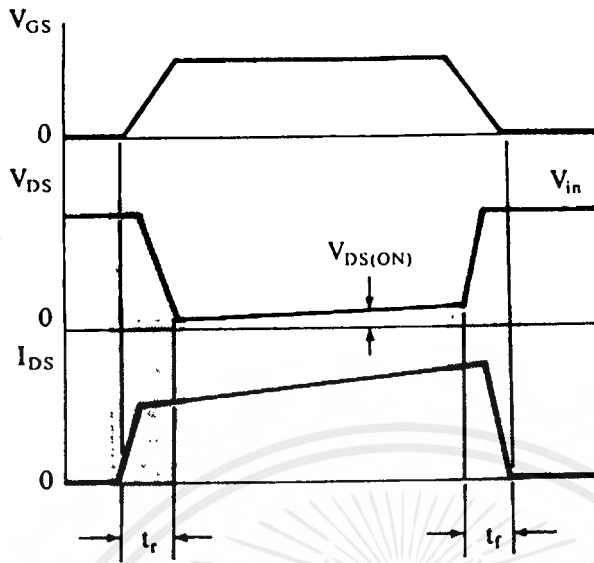
กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงาน จะเป็นไปได้ 2 ลักษณะเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะเปลี่ยนสถานะและกำลังงานสูญเสียขณะนำกระแส แต่สำหรับเพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟต จะไม่มีประจุสะสมเกิดขึ้น จึงไม่มีปัญหาในลักษณะเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตาม เพาเวอร์มอสเฟตจะมีไบโพลาร์เพาเวอร์ทรานซิสเตอร์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิร์ตซ์ การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจาก เวลาเริ่มหยุดนำกระแส (turn off time) กับช่วงเวลาเริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้น กำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน  $P_D$  จะมีค่าเท่ากับ

$$P_D = P_{SW(on)} + P_{SW(off)} + P_C$$

$$P_{SW(on)} = \frac{0.5 I_{PK(on)} V_{in} \cdot t_r}{T}$$

$$P_{SW(off)} = \frac{0.5 I_{PK(off)} V_{in} \cdot t_f}{T}$$



รูปที่ 2.3 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแส และเริ่มหยุดนำกระแส ในส่วนที่แรงงาจะเป็นส่วนที่จะเกิดกำลังงานสูญเสีย ในรูปความร้อนได้สูง

$$P_C = I_{Dms}^2 \times R_{DSon}(T_j)$$

- เมื่อ  $P_{SW(on)}$  คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต  
 $P_{SW(off)}$  คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต  
 $P_C$  คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต  
 $I_{PK(on)}$  คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส  
 $I_{PK(off)}$  คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส  
 $I_{Dms}$  คือ ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน  
 $R_{DSon}(T_j)$  คือ ค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุด  
 ขณะทำงานของเพาเวอร์มอสเฟต  
 $t_r$  คือ ช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟต  
 $t_f$  คือ ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

**หมายเหตุ** สำหรับเพาเวอร์มอสเฟตโดยทั่วไป ช่วงเวลาเริ่มนำกระแสและหยุดนำกระแส

ในคาตั่วซึ่ตของผู้ผลิตส่วนใหญ่มีกระบุมาเป็นค่า  $t_r$  (current rise time) และ  $t_f$  (current fall time)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามลำดับ ในที่นี้จึงใช้สัญลักษณ์เป็น  $t_d$  และ  $t_r$  แทน  $t_{on}$  และ  $t_c$  เมื่อเปรียบเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์

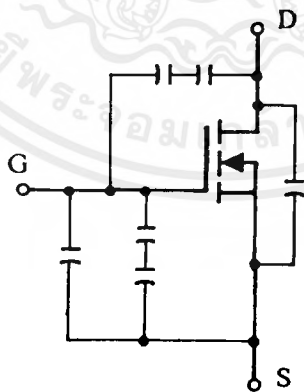
## เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้น้ำกระแสที่แตกต่างจากการขับกระแสไบแอสในไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่แตกต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อ มีกระแสไบแอสไหลผ่านที่เบสและอิมิตเตอร์ แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อ แรงดันตกคร่อมที่ซากรเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตให้น้ำกระแสจึงทำได้ง่าย และยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก

อย่างไรก็ตาม เพื่อให้เพาเวอร์มอสเฟตทำงานได้อย่างมีประสิทธิภาพสูงสุด จึงจำเป็นต้องศึกษาเงื่อนไขต่าง ๆ สำหรับการบังคับให้เพาเวอร์มอสเฟตนำกระแส เป็นอันดับแรกเสียก่อน

## ค่าความจุไฟฟ้าด้านอินพุต (Input Capacitance)

เนื่องจากลักษณะโครงสร้างภายใน ตัวเพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบ ๆ ขาต่าง ๆ ของมันดังรูปที่ 2.4

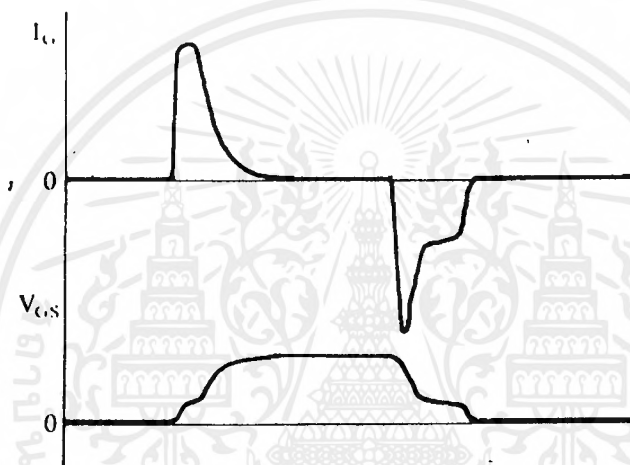


รูปที่ 2.4 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตตัวซาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันตกคร่อมที่ขาเกต  $V_{GS}$  มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่มนำกระแสในทางกลับกันการหยุดการนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไป จนแรงดันตกคร่อมที่ขาเกต  $V_{GS}$  มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแสลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังในรูปที่ 2.5

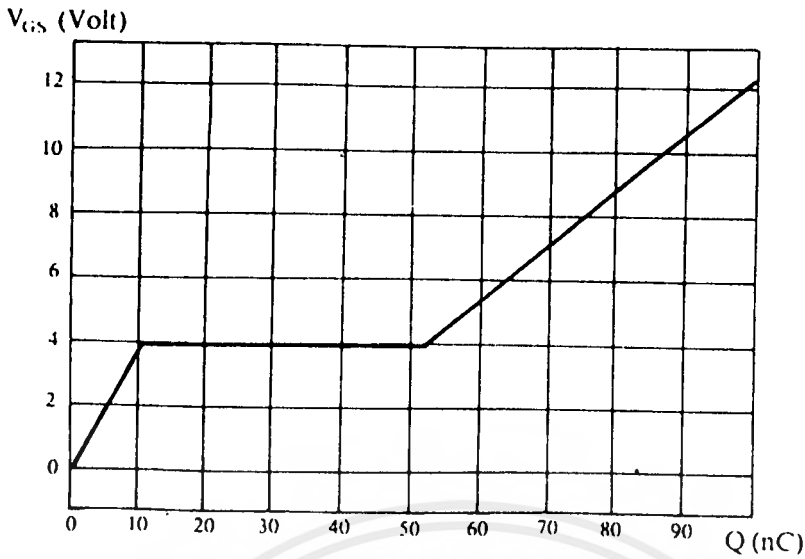
โดยทั่วไปแล้ว ค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน



รูปที่ 2.5 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟต ถูกไบแอสให้นำกระแส

### การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของค่าแรงดัน  $V_{GS}$  ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาในดาด้าชีตด้วย (รูป 2.6) มีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกต และเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต

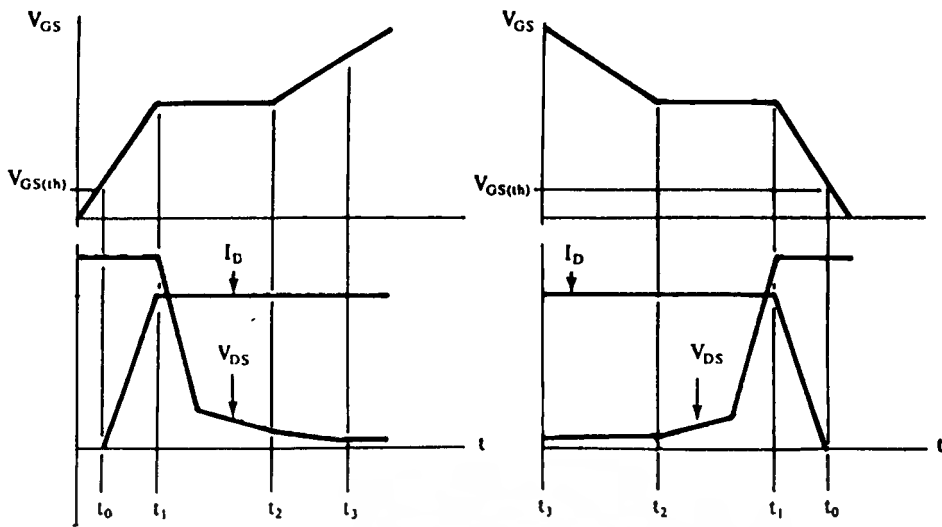


รูปที่ 2.6 แสดงตัวอย่าง Gate Charge Chart

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้น คือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (turn on delay)  $t_0$
2. ช่วงเวลาเริ่มนำกระแส (rise time)  $t_0 \rightarrow t_2$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge time)  $t_2 \rightarrow t_3$

เมื่อเพาเวอร์มอสเฟตเริ่มนำกระแสที่ขาเกต จนกระทั่งพ้นช่วงเวลาหน่วงก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ( $V_{GS(th)}$ ) จึงจะเริ่มมีกระแสไหลผ่านเดรนและซอร์สที่เวลา  $t_0$  ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ  $t_1$  แรงดันตกคร่อมเดรนและซอร์ส  $V_{DS}$  จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เพลอร์เซ็นต์จนเหลือเพียง 10 เพลอร์เซ็นต์ของค่าแรงดันตกคร่อม  $V_{DS}$  สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ในช่วงเวลาที่เริ่มนำกระแส  $t_0$  ถึง  $t_2$  นี้เอง และแรงดันตกคร่อมที่ขาเกต  $V_{GS}$  จะคงที่ จนกว่าเพาเวอร์มอสเฟตจะสามารถนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.7 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างเดรนและซอร์สจะมีค่าลดลงได้เรื่อย ๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วงเวลา  $t_2$  ถึง  $t_3$  แต่ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทั้งไป ดังนั้น การขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 2.7 แสดง (ก) ลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส และ (ข) มีผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์ MOSFET

เนื่องจากเพาเวอร์ MOSFET ไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดการนำกระแสของเพาเวอร์ MOSFET จึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้น หากมีประจุสะสมมากในช่วงเวลา  $t_2$  ถึง  $t_3$  การหยุดนำกระแสจะมีช่วงเวลาหน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

จากกราฟในรูปที่ 2.6 ของเพาเวอร์ MOSFET แต่ละเบอร์ จะนำมาหาค่าช่วงเวลาเริ่มนำกระแส  $t_r$  และช่วงเวลาเริ่มหยุดนำกระแส  $t_f$  ได้จาก

$$t = \frac{Q_G}{I_G}$$

เมื่อ  $Q_G$  คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์

$I_G$  คือ ค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่เป็นแอมป์

**หมายเหตุ** กราฟ Gate Charge Chart ที่ได้จากดาต้าชีต ปกติในการวัดผู้ผลิตจะกำหนดให้กระแสเกต  $I_G$  สำหรับชาร์จประจุมีค่าคงที่ ในการใช้งานจริงแล้ว วงจรขับเพาเวอร์ MOSFET อาจให้ค่า  $I_G$  ไม่คงที่ จึงจำเป็นต้องใช้ข้อมูลที่นอกเหนือจากข้อมูลใน Gate Charge Chart ซึ่งจะไม่ขอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กล่าวในที่นี้ อย่างไรก็ตาม ถ้าสามารถออกแบบวงจรขับเพาเวอร์มอสเฟตให้จ่ายกระแสได้มากพอ การคำนวณที่ได้จากสมการก็นับว่าได้ใกล้เคียง

จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการซัพพลายประจุและคายประจุที่ขาเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและรับกระแส (source and sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วย และต้องให้แรงดันตกคร่อมที่ขาเกต  $V_{GS}$  ค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงานได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)

## ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต

สำหรับเพาเวอร์มอสเฟต การเกิดเซคันดารีเบรคดาวน์ เช่น ในไบโพลาร์เพาเวอร์ทรานซิสเตอร์จะไม่เกิดขึ้น เพราะค่าความต้านทานระหว่างเดรนและซอร์สขณะนำกระแส  $R_{DS(on)}$  ของมันจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิเพิ่มขึ้น ทำให้กระแสที่ไหลผ่านมีค่าน้อยลง ต่างจากกรณีไบโพลาร์ทรานซิสเตอร์ขณะเกิดเซคันดารีเบรคดาวน์ เมื่ออุณหภูมิเพิ่มขึ้นกระแสจะไหลมากยิ่งขึ้น ซึ่งจะเกิดการพังเสียหายได้อย่างรวดเร็ว เพาเวอร์มอสเฟตจึงมีพิสัยความปลอดภัยในกราฟ SOA กว้างกว่าเมื่อเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ และเนื่องจากเพาเวอร์มอสเฟตไม่เกิดเซคันดารีเบรคดาวน์ อัตราทานกำลังสูญเสียสูงสุดของมันจะถูกจำกัดด้วยค่าความร้อนที่เกิดขึ้นที่รอยต่อภายในตัวมันเท่านั้น

## พิสัยปลอดภัย FBSOA

ขีดจำกัดกำลังที่พิสัยปลอดภัย FBSOA ของเพาเวอร์มอสเฟตนั้น อาจแบ่งออกได้เป็น 4 ลักษณะ ดังนี้คือ

1. ขีดจำกัดแรงดันตกคร่อมเดรนและซอร์ส  $V_{DS}$  สูงสุดที่สามารถทนได้ (Maximum Drain - Source Voltage)
2. ค่ากระแสเดรน  $I_D$  สูงสุดที่สามารถไหลผ่านได้ และไม่ทำให้โครงสร้างภายในเสียหาย (Thermal Limit)
3. ขีดจำกัดเนื่องจากค่าความต้านทานขณะนำกระแส ( $R_{DS(on)}$  Limit)
4. ขีดจำกัดการระบายความร้อนของตัวถัง (Package Limit)

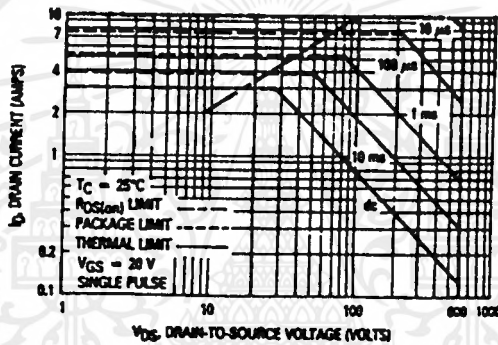
ตัวอย่างกราฟ FBSOA ของเพาเวอร์มอสเฟต แสดงไว้ในรูปที่ 2.8 และเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ การระวังไม่ให้เกิดเงื่อนไขที่ทำให้เพาเวอร์มอสเฟตต้องทำงานภายนอกพิสัยของกราฟ FBSOA เป็นสิ่งสำคัญ และผู้ออกแบบจะต้องให้ความสนใจก่อนการเลือกเพาเวอร์มอสเฟตมาใช้งานทุกครั้ง รวมถึงป้องกันการเกิดเงื่อนไขที่จะทำให้เพาเวอร์มอสเฟตเกิดพังเสียหายได้ขณะทำงานของวงจรที่ออกแบบด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

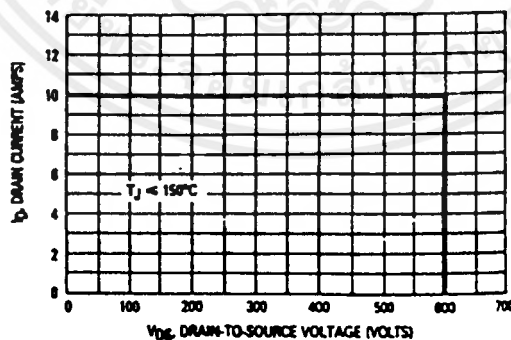
## พิกัดปลอดภัย SSOA

SSOA (Switching Safe Operating Area) เป็นกราฟแสดงพิกัดกระแสและแรงดันใช้งานที่ปลอดภัยของเพาเวอร์มอสเฟตขณะเปลี่ยนสถานะ การใช้ SSOA สามารถใช้ได้ทั้งในการพิจารณาพิกัดปลอดภัยทั้งในช่วงเวลาเริ่มจะนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

ปกติกราฟ SSOA จะใช้เพื่อพิจารณาเงื่อนไขปลอดภัยของเพาเวอร์มอสเฟตเช่นเดียวกับกราฟ RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์ ตัวอย่างกราฟ SSOA แสดงไว้ในรูปที่ 2.9 และเมื่อเปรียบเทียบกับกราฟ RBSOA ของไบโพลาร์เพาเวอร์ทรานซิสเตอร์แล้วจะเห็นได้ว่า SSOA จะมีพื้นที่ปลอดภัยมากกว่า และขีดจำกัดกำลังจะอยู่ที่แรงดันตกคร่อม  $V_{DS}$  สูงสุดและกระแส  $I_D$  สูงสุดเท่านั้น



รูปที่ 2.8 แสดงตัวอย่างกราฟพิกัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟต (ที่มา : Motorola)



รูปที่ 2.9 แสดงตัวอย่างกราฟพิกัดปลอดภัย SSOA ของเพาเวอร์มอสเฟต (ที่มา : Motorola)

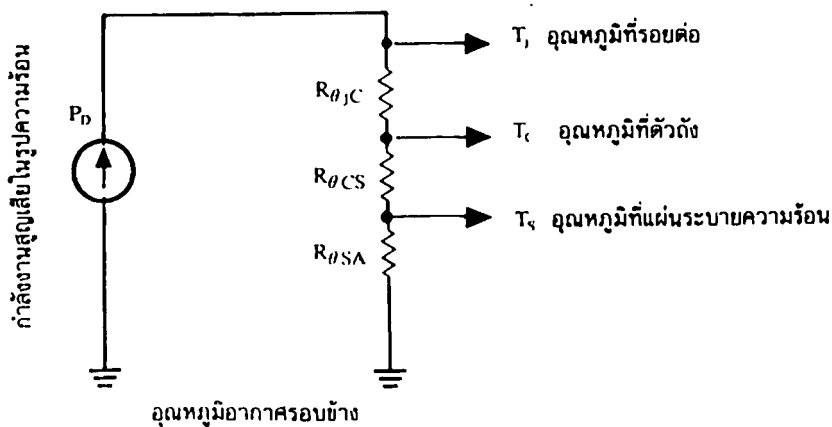
## การระบายความร้อนสำหรับเพาเวอร์ทรานซิสเตอร์

กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์ทรานซิสเตอร์ขณะทำงาน เป็นเรื่องที่ไม่สามารถหลีกเลี่ยงได้ กำลังงานสูญเสียที่เกิดขึ้นภายในเพาเวอร์ทรานซิสเตอร์จะทำให้เกิดความร้อนที่รอยต่อ และอุณหภูมิที่รอยต่อ ( $T_j$ ) ของสารกึ่งตัวนำภายในเพาเวอร์ทรานซิสเตอร์จะมีค่าเพิ่มขึ้น หากไม่มีการระบายความร้อนออกไปจากตัวถังแล้ว อุณหภูมิที่รอยต่อจะเพิ่มขึ้นอย่างรวดเร็ว จนเกินค่าอุณหภูมิสูงสุดที่รอยต่อจะทนได้ ทำให้เกิดการพังเสียหายขึ้นในที่สุด

เพาเวอร์ทรานซิสเตอร์โดยทั่วไปจะมีค่าอุณหภูมิที่รอยต่อ  $T_j$  สูงสุดขณะทำงานประมาณ  $150^{\circ}\text{C}$  ถึง  $200^{\circ}\text{C}$  ขึ้นอยู่กับชนิดของสารกึ่งตัวนำและลักษณะของตัวถัง วิธีที่ง่ายที่สุดในการระบายความร้อน คือ การติดแผ่นระบายความร้อนเข้ากับเพาเวอร์ทรานซิสเตอร์โดยตรง การระบายความร้อนออกจากตัวเพาเวอร์ทรานซิสเตอร์จะมีประสิทธิภาพสูงสุดเมื่อเลือกขนาด และชนิดของแผ่นระบายความร้อนได้เหมาะสม แผ่นระบายความร้อนที่มีขนาดใหญ่เกินไปจะสิ้นเปลืองค่าใช้จ่ายและกินเนื้อที่มาก ในทางตรงข้าม แผ่นระบายความร้อนที่มีขนาดเล็กจะไม่สามารถระบายความร้อนได้เพียงพอ เพาเวอร์ทรานซิสเตอร์จะร้อนและอายุการใช้งานจะสั้นลง

การลดความร้อนที่รอยต่อสามารถทำได้โดยการถ่ายเทความร้อนที่เกิดขึ้นออกจากรอยต่อผ่านตัวถังของเพาเวอร์ทรานซิสเตอร์ และเมื่อติดแผ่นระบายความร้อนเข้ากับตัวถัง ความร้อนจะถูกถ่ายเทผ่านแผ่นระบายความร้อนออกไปสู่อากาศรอบข้างจนเกิดสมดุลความร้อน ความร้อนก็จะลดลงได้

เนื่องจากวัสดุแต่ละชนิดมีการระบายความร้อนผ่านตัวมันได้ไม่เท่ากัน ความสามารถในการระบายความร้อนได้มากหรือน้อยนั้นอาจกล่าวได้ว่าวัสดุมีค่าความต้านทานทางความร้อน (Thermal Resistance) หรือ  $R_{\theta}$  ไม่เท่ากันคือ เมื่อให้พลังงานความร้อนผ่านวัสดุ วัสดุจะสามารถระบายความร้อนผ่านตัวมันโดยมีการต้านทานพลังงานความร้อนไม่ให้ผ่านไปได้ง่าย ๆ ซึ่งจะทำให้ตัวมันมีอุณหภูมิเพิ่มขึ้น ดังนั้น การระบายความร้อนของเพาเวอร์ทรานซิสเตอร์ผ่านแผ่นระบายความร้อนอาจเขียนเป็นวงจรสมมูลในลักษณะความต้านทานทางความร้อนได้ดังรูปที่ 2.10



รูปที่ 2.10 แสดงวงจรสมมูลของการถ่ายเทความร้อนออกจากเพาเวอร์ทรานซิสเตอร์  
ด้วยแผ่นระบายความร้อนไปยังอากาศรอบข้าง

และที่อุณหภูมิที่รอยต่อ  $T_J$  หลังติดแผ่นระบายความร้อน อาจคำนวณได้จากสมการสมมูล

ดังนี้

$$T_J = P_D (R_{\theta_{JC}} + R_{\theta_{CS}} + R_{\theta_{SA}}) + T_A \quad (^{\circ}\text{C})$$

เมื่อ  $P_D$  คือ ค่ากำลังงานสูญเสียที่เกิดขึ้นในตัวเพาเวอร์ทรานซิสเตอร์  
เป็นวัตต์ (W)

$T_A$  คือ ค่าอุณหภูมิแวดล้อมของระบบ เป็น  $^{\circ}\text{C}$

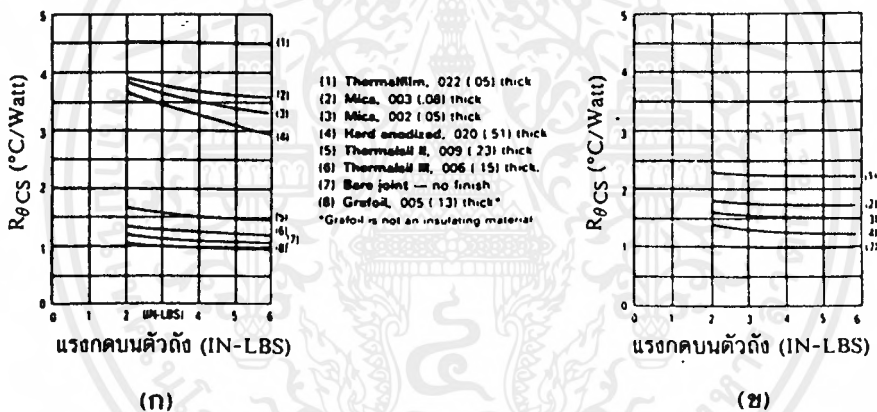
$R_{\theta_{JC}}$  คือ ค่าความต้านทานความร้อนระหว่างรอยต่อและตัวถัง เป็น  $^{\circ}\text{C/W}$

$R_{\theta_{CS}}$  คือ ค่าความต้านทานความร้อนระหว่างตัวถังและแผ่นระบายความร้อน  
เป็น  $^{\circ}\text{C/W}$

$R_{\theta_{SA}}$  คือ ค่าความต้านทานความร้อนระหว่างแผ่นระบายความร้อน  
และอุณหภูมิแวดล้อมเป็น  $^{\circ}\text{C/W}$

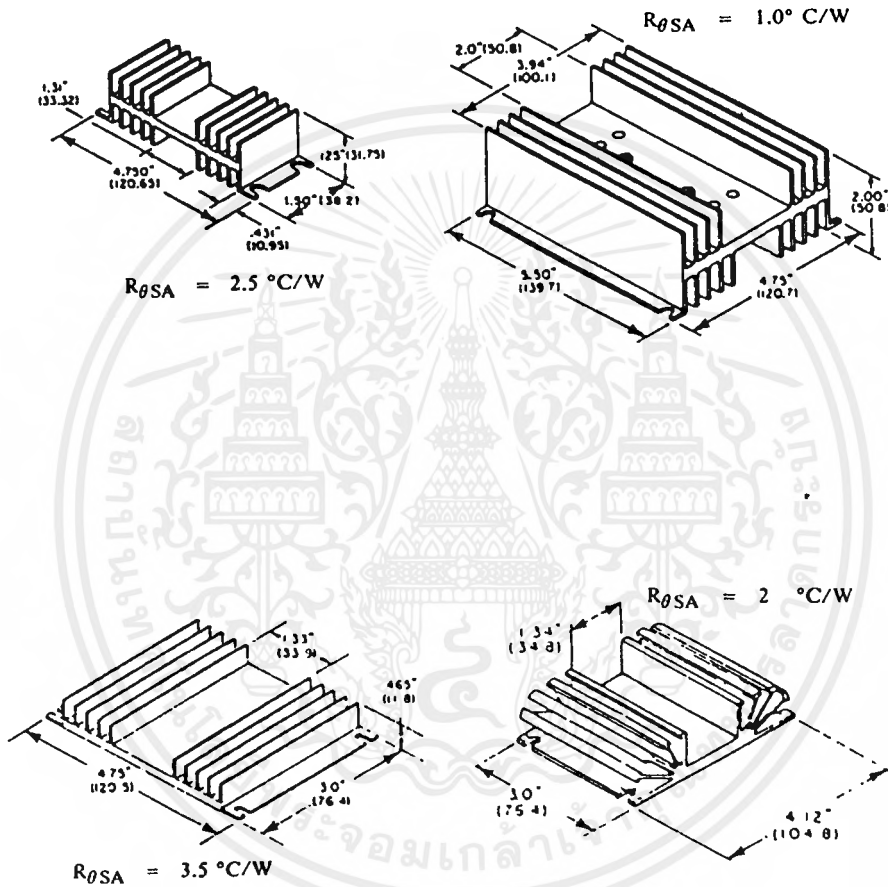
ปกติผู้ผลิตจะระบุค่า  $R_{\theta_{JC}}$  มาพร้อมกับแผ่นดาต้าชีต ส่วนค่า  $R_{\theta_{CS}}$  จะขึ้นอยู่กับลักษณะการยึดติดของตัวถังของเพาเวอร์ทรานซิสเตอร์กับแผ่นระบายความร้อน ค่า  $R_{\theta_{SA}}$  จะขึ้นอยู่กับวัสดุและขนาดรูปร่างของแผ่นระบายความร้อนที่ใช้ จากสมการข้างต้นจะเห็นได้ว่า ค่า  $R_{\theta}$  ยังมีค่าน้อยจะยิ่งดี

ขนาดตัวถัง ลักษณะของผิวสัมผัส และแรงกดยึดตัวถังเข้ากับแผ่นระบายความร้อน จะมีผลโดยตรงต่อค่า  $R_{\theta_{CS}}$  การใช้แผ่นฉนวนกันระหว่างตัวถังกับแผ่นระบายความร้อน จะทำให้ค่า  $R_{\theta_{CS}}$  เพิ่มขึ้น แต่อาจลดลงได้โดยการทาครีมระบายความร้อน เช่น ครีมซิลิโคน การทาครีมระบายความร้อนจะทำให้ค่า  $R_{\theta_{CS}}$  ลดลงได้ เนื่องจากครีมจะช่วยลดช่องว่างระหว่างผิวสัมผัสให้น้อยลง รูปที่ 2.11(ก) แสดงผลของแรงกดบนตัวถังและแผ่นฉนวนชนิดต่าง ๆ ที่ตัวถังแบบ TO-220 ที่มีต่อค่า  $R_{\theta_{CS}}$  สำหรับรูปที่ 2.11(ข) แสดงค่า  $R_{\theta_{CS}}$  ที่เปลี่ยนไปเมื่อใช้ครีมระบายความร้อนช่วย



รูปที่ 2.11 แสดงผลของแรงกดบนตัวถังและการใช้แผ่นฉนวนชนิดต่าง ๆ ที่มีต่อค่า  $R_{\theta_{CS}}$  ของตัวถังแบบ TO-220 และเมื่อใช้ครีมระบายความร้อนช่วย  
(ที่มา : Motorola)

ค่า  $R_{\theta SA}$  สำหรับแผ่นระบายความร้อนแบบต่าง ๆ จะมีค่าแตกต่างกัน และมีระบุไว้ในสเปคของแผ่นระบายความร้อน โดยค่า  $R_{\theta SA}$  จะเป็นตัวกำหนดขนาดของแผ่นระบายความร้อน ค่า  $R_{\theta SA}$  ของแผ่นระบายความร้อนแบบต่าง ๆ แสดงไว้เป็นตัวอย่างในรูปที่ 2.12



รูปที่ 2.12 แสดงตัวอย่างแผ่นระบายความร้อนขนาดต่าง ๆ และค่า  $R_{\theta SA}$  ของมัน  
(ที่มา : ECG)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.1.2 ไดโอด (DIODE)

ทั้งซิลิกอนแบบ P และแบบ N จะนำกระแสไฟฟ้าได้ ความต้านทานของซิลิกอนทั้งสองแบบจะถูกกำหนดโดยอัตราส่วนของหลุม และอิเล็กตรอนส่วนเกิน ดังนั้น ซิลิกอนทั้งสองชนิดจึงทำหน้าที่เป็นตัวต้านทานด้วย และจะนำกระแสไปในทิศทางใดทิศทางหนึ่ง

โดยการประกอบซิลิกอนแบบ P กับชั้นซิลิกอนแบบ N อิเล็กตรอนจะไหลผ่านซิลิกอนได้เพียงทิศทางเดียว (One - Direction) ซึ่งเป็นหลักการของไดโอด (Diode) P - N ที่ประกอบกันเรียกว่า รอยต่อ PN (PN Junction)

### การทำงานของไดโอด

เพื่ออธิบายให้ง่ายขึ้น จงดูภาพประกอบ แสดงไดโอดนำกระแสไปในทิศทางหนึ่ง ในขณะที่เดียวกันก็กัน (Block) กระแสไฟฟ้ามิให้ไหลไปในทิศทางตรงกันข้าม

#### ฟอร์เวิร์ดไบแอส (Forward Bias)

ประจุจากแบตเตอรี่ จะผลักกัน (Repel) หลุมและอิเล็กตรอนไปข้างหน้าของจังก์ชัน (Junction) ถ้าแรงเคลื่อนไฟฟ้าสูงกว่า 0.6 โวลต์ อิเล็กตรอนจะข้ามจังก์ชัน เพื่อไปรวมกันหลุม ทำให้กระแสไฟฟ้าไหลได้

#### รีเวิร์สไบแอส (Reverse Bias)

ประจุจากแบตเตอรี่ จะดึงดูด (Attracts) หลุมและอิเล็กตรอนออกไปจากจังก์ชัน ดังนั้น จึงไม่มีกระแสไฟฟ้าไหล

### การทำงานของไดโอด (Diode Operation)

เราทราบอยู่แล้วว่า ไดโอด คือ ประตูอิเล็กทรอนิกส์ทางเดียว (Electronic One - Way Valve) แต่มีความสำคัญเพิ่มเติมบางอย่างในการทำงานของไดโอด ดังต่อไปนี้

1. ไดโอด จะไม่นำกระแส จนกว่า แรงเคลื่อนฟอร์เวิร์ด (Forward Voltage) ขึ้นถึงธรณีประตู (Threshold) สำหรับซิลิกอนไดโอด แรงเคลื่อนที่จุดนี้ประมาณ 0.6 โวลต์
2. ถ้ากระแสฟอร์เวิร์ด (Forward Current) ไหลมากเกินไป ไดโอดจะแตกหรือละลาย และหน้าสัมผัสจะแยกออกจากกัน ถ้าหากไดโอดละลาย มันจะนำกระแสได้ทั้งทิศทาง ผลที่ได้ก็คือ จะทำให้ไดโอดร้อนจนเป็นไอ
3. ถ้าหากมีแรงเคลื่อนไฟฟ้าย้อนกลับ (Reverse Voltage) สูงเกินไป จะทำให้ไดโอดนำกระแสผิดทิศทาง ถ้าแรงเคลื่อนไฟฟ้าสูงพอ จะทำให้กระแสเพิ่ม (Surge) ขึ้นทันทีทันใด อาจทำให้ไดโอดระเบิดได้

## สรุปการทำงานของไดโอด

$V_F$	=	FORWARD VOLTAGE
$V_R$	=	REVERSE VOLTAGE
$I_F$	=	FORWARD CURRENT
$I_R$	=	REVERSE CURRENT

### ตัวเรียงกระแสกำลัง (Power Rectifier)

ทำงานเช่นเดียวกับไดโอดสัญญาณต่ำ แต่ไดโอดกำลัง (Power Diode) สามารถนำกระแสได้มากกว่า ทำด้วยโลหะขนาดใหญ่ เพื่อถ่ายเทความร้อนไป ยังแผ่นระบายความร้อน (Heat Sink) ได้สะดวก ใช้งานมากในแหล่งจ่ายกำลัง

### กำลังงานสูญเสียในรูปความร้อนของไดโอด

ไดโอดเป็นอุปกรณ์อีกตัวหนึ่งของสวิตชิงเพาเวอร์ซัพพลาย ที่ไม่อาจมองข้ามการเกิดกำลังงานสูญเสียในรูปความร้อนขณะมันทำงานได้ เนื่องจากต้องทำงานที่ความถี่สูง กำลังงานสูญเสียในไดโอดจะเกิดได้ 2 ลักษณะเช่นเดียวกับเพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะนำกระแสและกำลังงานสูญเสียขณะเปลี่ยนสถานะ การใช้งานไดโอดที่ความถี่ต่ำ ๆ กำลังงานสูญเสียส่วนใหญ่จะเกิดจากกำลังงานสูญเสียขณะนำกระแส แต่ที่ความถี่สูงกำลังงานสูญเสียขณะเปลี่ยนสถานะของไดโอดจะมีค่าสูงขึ้นด้วย และมีผลต่อค่ากำลังงานสูญเสียทั้งหมดที่เกิดขึ้นในไดโอด ดังนั้น จึงจำเป็นต้องเลือกชนิดของไดโอดให้ถูกต้อง เพื่อลดการเกิดกำลังงานสูญเสียที่เกิดขึ้นทั้ง 2 ลักษณะนั้นด้วย

$$P_D = V_F I_F$$

เมื่อ  $P_D$  คือ ค่ากำลังงานสูญเสียในรูปความร้อนของไดโอดขณะนำกระแส

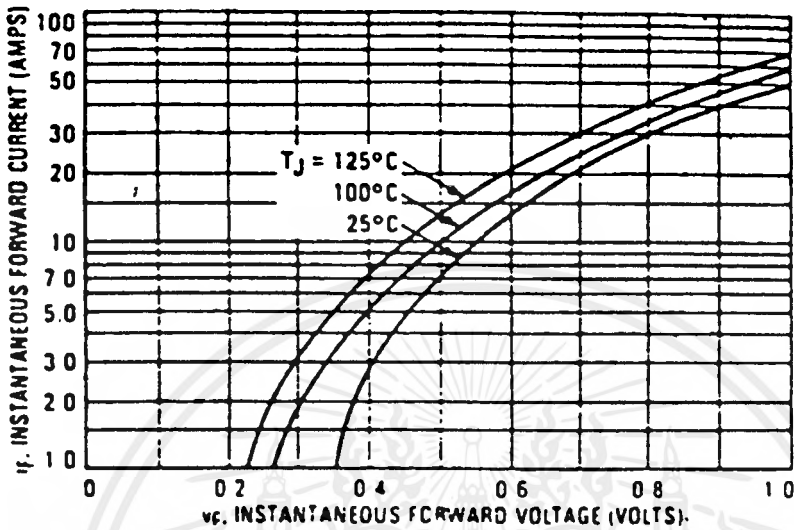
$V_F$  คือ ค่าแรงดันตกคร่อมตัวไดโอดขณะนำกระแส

$I_F$  คือ ค่ากระแสที่ไหลผ่านไดโอด

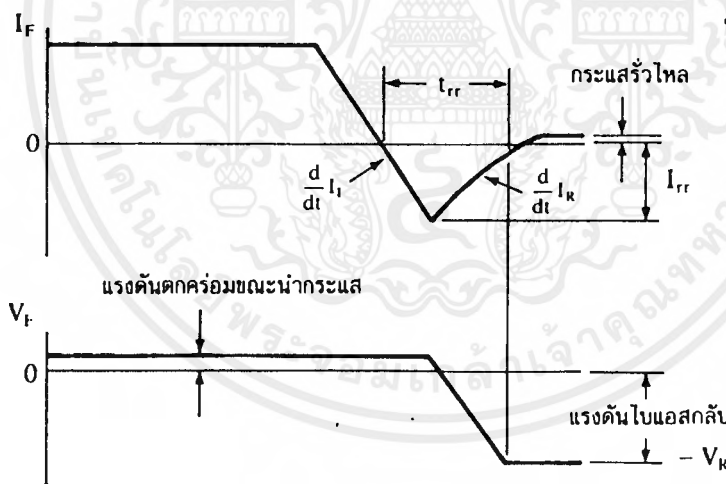
ไดโอดจะเกิดกำลังงานสูญเสียได้มากที่สุดขณะเปลี่ยนสถานะเมื่อเริ่มหยุดนำกระแส ซึ่งมีผลมากจากการเกิดประจุสะสมขึ้นในตัวไดโอดขณะนำกระแส โดยก่อนที่ไดโอดจะตอบสนองต่อแรงดันไบแอสกลับและกันไม่ให้เกิดกระแสไหลย้อนทางได้ ไดโอดจะต้องลดประจุสะสมเหล่านี้ออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไปเสียก่อน ประจุสะสมจะมีผลทำให้เกิดกระแสไหลย้อนกลับผ่านตัวไดโอดได้ ในขณะที่มีแรงดันไบแอสกลับตกคร่อมตัวมันอยู่ และไดโอดต้องใช้เวลาส่วนหนึ่งเพื่อลดประจุสะสมออกไปจึงจะสามารถหยุดกระแสไบแอสกลับได้ เวลาที่ใช้ในการลดประจุนี้จะเรียกว่า ช่วงเวลาคืนตัว (reverse recovery time) หรือ  $t_{rr}$  ลักษณะตอบสนองต่อแรงดันและกระแสของไดโอดจะเป็นดังรูปที่ 2.13 และ 2.14



รูปที่ 2.13 แสดงตัวอย่างค่าแรงดันตกคร่อมไดโอดขณะนำกระแส



รูปที่ 2.14 แสดงลักษณะของกระแสและแรงดันตกคร่อมไดโอดขณะเริ่มหยุดนำกระแส

ช่วงเวลาคืนตัว  $t_{rr}$  จะขึ้นกับค่าประจุสะสม ซึ่งเป็นผลโดยตรงจากการที่มีกระแสไหลผ่านไดโอดขณะถูกไบแอสตรง รวมทั้งการใช้งานไดโอดในลักษณะต่าง ๆ กันจะให้ค่า ที่แตกต่างกันออกไปด้วย จะเห็นได้ว่าในช่วงเวลา  $t_{rr}$  นี้ ไดโอดจะมีกระแสไหลขณะที่มีแรงดันตกคร่อมสูง และจะเกิดกำลังงานสูญเสียขึ้นสูงเมื่อใช้งานไดโอดที่ความถี่สูงขึ้น



ลักษณะที่สำคัญอีกประการหนึ่งก็คือ ความนุ่มนวลในการคืนตัว (Softness Recovery) ที่ความถี่สูง ๆ ลักษณะการคืนตัวของไดโอดจะมีผลต่อการเกิดสัญญาณรบกวน RFI ของสวิตชิงเพาเวอร์ซัพพลาย ค่าความนุ่มนวลในการคืนตัวของไดโอดจะกำหนดโดยค่าความชันที่ขอบขาขึ้นของกระแสในช่วงเวลาคืนตัว  $\frac{di_r}{dt}$  ไดโอดที่มีค่าความชัน  $\frac{di_r}{dt}$  น้อย ๆ จะมีลักษณะการคืน

ตัวอย่างนุ่มนวลและให้ค่าสัญญาณรบกวน RFI เกิดขึ้นต่ำ ๆ แต่จะมีช่วงเวลาคืนตัว  $t_r$  มาก และเกิดกำลังงานสูญเสียได้มากด้วย

### ชนิดและการเลือกใช้ไดโอด

เนื่องจากคอนเวอเตอร์จะมีค่าความถี่การทำงานของวงจรตั้งแต่ 20 กิโลเฮิร์ตขึ้นไป ไดโอดที่ใช้ในคอนเวอเตอร์จึงจำเป็นต้องมีคุณสมบัติทั่วไปดังนี้ คือ

1. มีแรงดันตกคร่อมขณะนำกระแสต่ำ
2. มีช่วงเวลาคืนตัว  $t_r$  สั้น และ
3. สามารถทนกำลังได้สูง

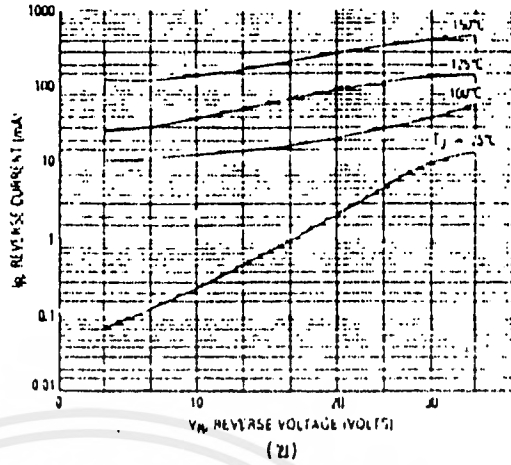
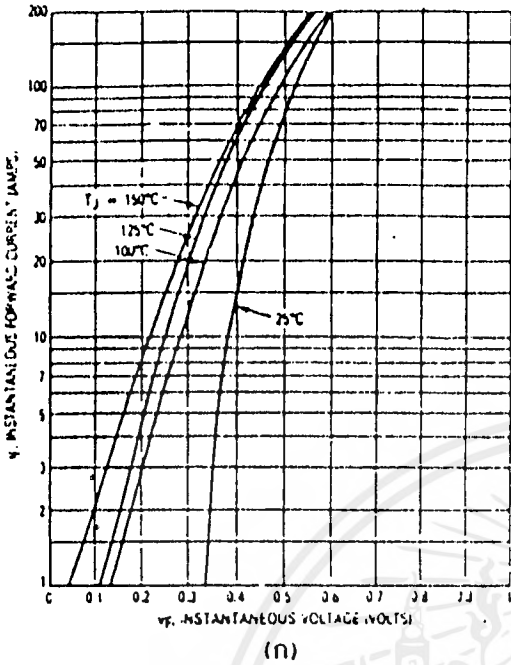
ซิลิกอนไดโอดที่ใช้ในวงจรเรกติไฟเออร์ทั่ว ๆ ไปจะไม่สามารถนำมาใช้กับคอนเวอเตอร์ได้ เนื่องจากมีค่าช่วงเวลาคืนตัวมาก กำลังงานสูญเสียในรูปความร้อนจะเกิดขึ้นสูงและมีประสิทธิภาพต่ำ ปกติไดโอดที่ใช้ในวงจรคอนเวอเตอร์ควรเลือกใช้จากไดโอด 2 ชนิดดังต่อไปนี้ คือ

1. ฟาสต์ - รีคัพเวอรีไดโอด (Fast Recovery Diode)
2. อุลตราฟาสต์ - รีคัพเวอรีไดโอด (Ultra Fast Recovery Diode)

### ฟาสต์ - รีคัพเวอรีและอุลตราฟาสต์ - รีคัพเวอรีไดโอด

ฟาสต์ - รีคัพเวอรีไดโอดมีช่วงเวลาคืนตัว  $t_r$  ประมาณ 200 ถึง 750 นาโนวินาที ซึ่งสั้นกว่าซิลิกอนไดโอดมาก และฟาสต์ - รีคัพเวอรีไดโอดมีอัตราทนแรงดันไบแอสกลับได้สูงถึง 1,000 โวลต์ ส่วนอุลตราฟาสต์ - รีคัพเวอรีไดโอดจะมีช่วงเวลาคืนตัว  $t_r$  ประมาณ 25 ถึง 100 นาโนวินาที และมีอัตราทนแรงดันไบแอสกลับได้สูงถึง 1,000 โวลต์เช่นเดียวกัน แรงดันตกคร่อมขณะนำกระแส  $V_f$  ของไดโอดทั้งสองชนิดมีค่าอยู่ในช่วงเดียวกันคือ ประมาณ 0.6 ถึง 1.5 โวลต์ ตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของฟาสต์ - รีคัพเวอรี และอุลตราฟาสต์ - รีคัพเวอรี

เนื่องจากแรงดันตกคร่อมขณะนำกระแสของฟาสต์ - รีคัพเวอรี และอุลตราฟาสต์ - รีคัพเวอรีไดโอดมีค่าค่อนข้างสูง ไดโอดทั้งสองชนิดนี้จึงเหมาะกับคอนเวอเตอร์ที่มีค่าแรงดันเอาต์พุตที่มีค่าแรงดันตั้งแต่ 12 โวลต์ขึ้นไป



รูปที่ 15.4 แสดงตัวอย่างแรงดันตกคร่อมขณะนำกระแสและของขดตัวที่ไดโอด (ก) และค่ากระแสรั่วไหลของขดตัวที่ไดโอด (ข)  
(ที่มา : Motorola)

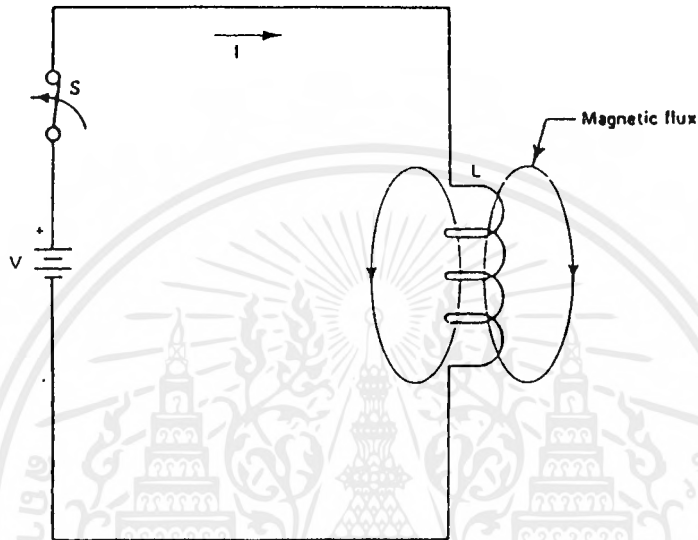
รูปที่ 2.15 แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของฟอสตริคัฟเวอริไดโอด

รูปที่ 2.16 แสดงตัวอย่างค่าแรงดันตกคร่อมขณะนำกระแสของอูลตราฟอสตริคัฟเวอริไดโอด

(ที่มา : Motorola)

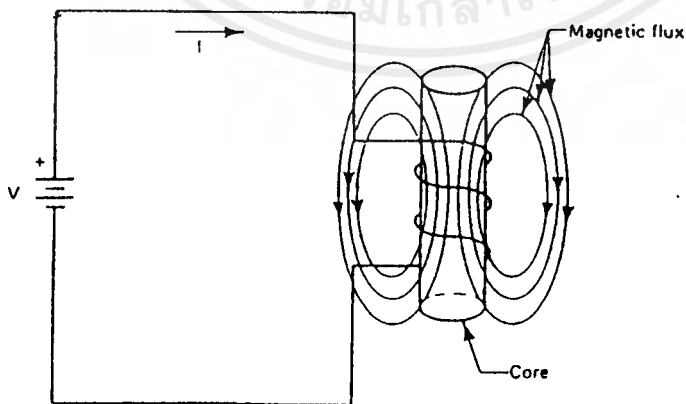
### 2.1.3 หม้อแปลงความถี่สูง ทฤษฎีแม่เหล็กไฟฟ้า

พิจารณาวงจรไฟฟ้าอย่างง่าย ในรูป ประกอบด้วยแหล่งจ่ายแรงดัน  $V$  สวิตช์  $S$  และโหลด  $L$  ซึ่งโหลดในที่นี้ใช้ขดลวดแกนอากาศ ถ้าสวิตช์  $S$  ปิดวงจรในทันทีทันใด กระแส  $I$  ก็ จะไหลผ่านขดลวด ก็จะเกิดสนามแม่เหล็กขึ้นที่ขดลวด และเชื่อมโยงกัน เราเรียกปรากฏการณ์นี้ว่า ฟลักซ์ (Flux) และเรียกเส้นของสนามแม่เหล็กว่าฟลักซ์เชื่อมโยง (Flux Linkage)



รูปที่ 2.17 ฟลักซ์ที่เกิดขึ้นเนื่องจากกระแส  $I$  ไหลผ่านขดลวดแกนอากาศ

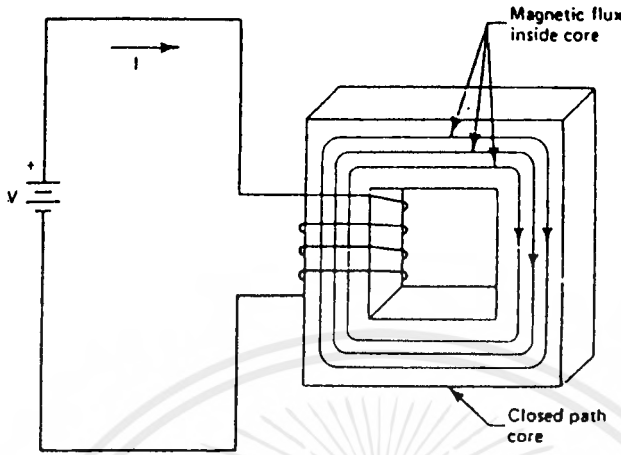
ฟลักซ์ที่เกิดขึ้นนี้ยังไม่แข็งแรง เมื่อเราใส่แท่งวัสดุแม่เหล็ก (Magnetic Material) เข้าไปในขดลวด ดังในรูปที่ 2.18 สนามแม่เหล็กจะถูกเหนี่ยวนำเข้าไปยังแท่งวัสดุแม่เหล็กนั้น และสร้างฟลักซ์ให้เกิดมากขึ้น ฟลักซ์เชื่อมโยงก็จะใช้แท่งวัสดุแม่เหล็กเป็นตัวเชื่อมโยงกับอากาศรอบทิศทาง



รูปที่ 2.18 สนามแม่เหล็กแข็งแรงขึ้นเมื่อใส่แท่งวัสดุแม่เหล็กในขดลวด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าแท่งวัสดุแม่เหล็กถูกสร้างให้เป็นแกนตรงกับเส้นทางเดินของฟลักซ์ ก็จะทำให้เกิดสนามแม่เหล็กปรากฏอยู่ภายในแกน ดังในรูปที่ 2.19 ทำให้เกิดสนามแม่เหล็กที่แข็งแรงขึ้น



รูปที่ 2.19 การสร้างแท่งวัสดุแม่เหล็กให้เป็นแกนตรงกับเส้นทางเดินของฟลักซ์ทำให้เกิดสนามแม่เหล็กที่แข็งแรงขึ้น

ระดับของฟลักซ์ที่เกิดขึ้น เรียกว่า ความหนาแน่นฟลักซ์ (Flux Density) หรือการเหนี่ยวนำแม่เหล็ก (magnetic induction) โดยใช้ B เป็นสัญลักษณ์แทน ในหน่วยของเซนติเมตร - กรัม - วินาที (CGS) จะใช้หน่วยเป็นเกาส์ G (Gauss)

ในทางกลับกันแรงทำให้เกิดแม่เหล็ก (Magnetizing Force) นี้จะเป็นตัวทำให้เกิดฟลักซ์แม่เหล็ก ซึ่งเรารู้จักกันดีในชื่อของความแรงสนามแม่เหล็ก (Magnetic Field Strength, H) มีหน่วยเป็นเออร์สเตด  $O_e$  (Oersteds)

ความแรงสนามแม่เหล็กสามารถหาได้จากสูตร

$$H = \frac{0.4 \pi NI}{l} \dots\dots\dots (1)$$

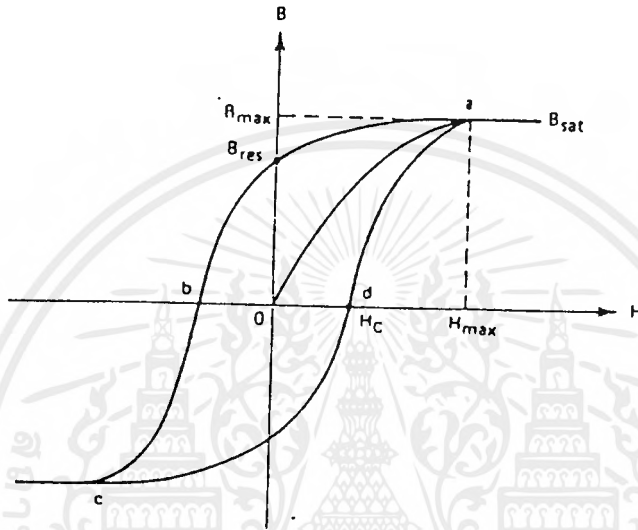
- เมื่อ N = จำนวนรอบ
- I = ขนาดของกระแสที่ไหลผ่าน
- $l$  = ความยาวของแกน

ความสัมพันธ์ระหว่างฟลักซ์แม่เหล็ก และแรงทำให้เกิดแม่เหล็ก เราเรียกความซึมซาบได้  $\mu$  (Permeability)

ความเข้มขาบได้ กล่าวได้ก็คือ วัสดุที่นำมาทำเป็นแกนนั้น จะมีคุณสมบัติเป็นแม่เหล็ก เมื่อมีแรงทำให้เกิดแม่เหล็กที่ต้องการ และความเข้มขาบได้ของอากาศนั้นมีค่าเท่ากับ 1 ในระบบ CGS

### ฮิสเตอร์ซิสมัล

วัสดุแม่เหล็กทุกชนิดจะมีเส้นกราฟลักษณะสมบัติเป็นรูปร่างตัว S เราเรียกว่า ฮิสเตอร์ซิสมัล โดยฮิสเตอร์ซิสมัลนี้สร้างขึ้นจากความสัมพันธ์ของ B - H



รูปที่ 2.20 กราฟฮิสเตอร์ซิสมัลของแกนหม้อแปลง

จากรูปที่ 2.20 แสดงกราฟฮิสเตอร์ซิสมัลของแกนซึ่งปราศจากช่องว่างในส่วนของฟลักซ์แม่เหล็ก ดังนั้น เมื่อเริ่มพิจารณาที่จุด a บนเส้นกราฟ สังเกตว่าขณะนี้จะได้ค่าแรงทำให้เกิดแม่เหล็กที่เป็นค่าบวกสูงสุด และที่จุด b สังเกตว่าขณะนี้จะได้ค่าแรงทำแม่เหล็กเท่ากับศูนย์ลงมาที่จุด c จะได้ค่าแรง ทำให้เกิดแม่เหล็กที่เป็นค่าลบสูงสุด และกลับเป็นศูนย์อีกครั้งที่จุด d และเป็นค่าบวกสูงสุดอีกครั้งที่จุด a ครอบคลุมเป็นรูปเกิดขึ้นคล้ายตัวอักษร S

จากรูปที่ 2.20 สามารถอธิบายความหมายของจุดต่าง ๆ ที่เกิดขึ้นบนฮิสเตอร์ซิสมัลที่สำคัญได้ดังนี้

$B_{max}$  คือ จุดที่เกิดความหนาแน่นฟลักซ์สูงสุด

$H_{max}$  คือ ค่าแรงทำให้เกิดแม่เหล็กสูงสุด

$B_{res}$  คือ จุดที่ฟลักซ์แม่เหล็กยังคงหลงเหลืออยู่ ในขณะที่แรงทำให้เกิดแม่เหล็กมีค่าเท่ากับศูนย์

$H_c$  คือ จุดที่ทำให้เกิดทำให้เกิดแม่เหล็กย้อนกลับเป็นศูนย์

และเมื่อย้อนกลับมาพิจารณาที่จุด a อีกครั้ง จะพบว่า ไม่ว่าเราจะเพิ่มค่าของ H เท่าใดก็ตาม ก็ไม่สามารถที่จะทำให้ค่าของ B เพิ่มขึ้นตามได้ ปรากฏการณ์นี้เรียกว่า การเกิดการอิ่มตัว (Saturated) ใช้ตัวย่อว่า  $B_{sat}$

ถ้าคิดช่องว่างอากาศ (Air Gap) ที่เกิดขึ้นในแกน ก็จะเกิดส่วนของฟลักซ์ที่เรียกว่า Hybrid Flux Path ซึ่งจะเกิดหลังจากส่วนที่เรียกว่า Effective Length of The Magnetic path สำหรับความซึมซาบได้ของอากาศมีค่าเท่ากับ 1 Effective Length of Magnetic path หาได้ดังนี้

$$l_0 = l_1 + \mu_1 l_g$$

เมื่อ  $l_1$  = ความยาวของแท่งวัสดุแม่เหล็ก

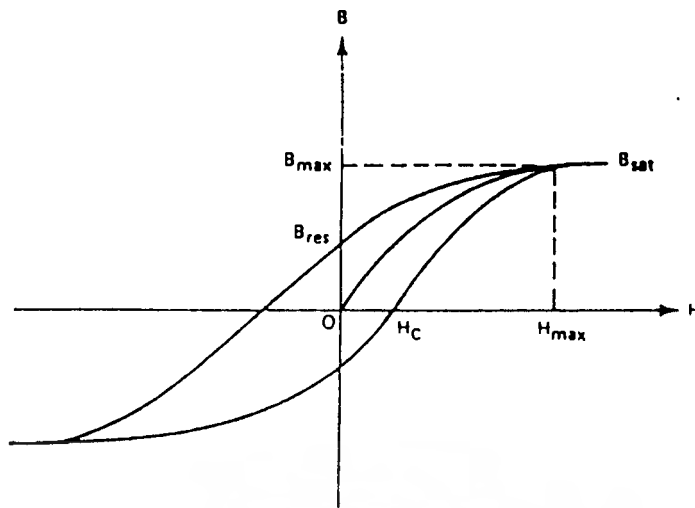
$l_0$  = ความยาวของส่วนแม่เหล็กและช่องว่างอากาศ

$\mu_1$  = ความซึมซาบได้ของวัสดุแม่เหล็ก

จากกฎของแอมแปร์เกี่ยวกับช่องว่างแกน ความหนาแน่นฟลักซ์ที่แกน สามารถเขียนได้ดังนี้

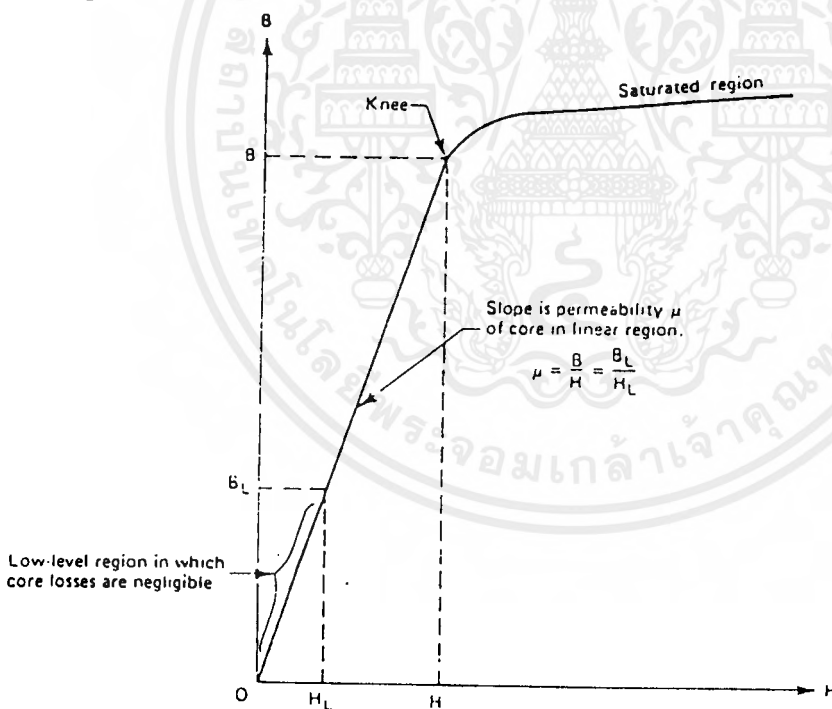
$$B_1 = \frac{0.4 \pi NI \mu_1}{l_1 + \mu_1 l_g}$$

สมการ ข้างต้นเป็นการแสดงความสัมพันธ์ที่สำคัญมาก ซึ่งเป็นการกำหนดสถานะ Amper - Turn Product (NI) ค่าความหนาแน่นฟลักซ์ของแกนที่มีช่องว่างอากาศน้อยกว่าแกนที่ไม่มีช่องว่าง หรืออีกความหมายหนึ่ง  $B_{sat}$  ที่เกิดด้วยช่องว่างอากาศนั้นจะน้อยกว่า  $B_{sat}$  ที่ไม่มีช่องว่างอากาศ ดังนั้น ช่องว่างอากาศที่มีอยู่ในวงจรแม่เหล็ก จึงเป็นเหตุทำให้เกิดเป็นฮิสเตอรีซิสลูป "เอียง" ดังแสดงในรูปที่ ? เมื่อลดค่าความอิ่มตัวของแกน ณ ขณะที่มีแรงทำแม่เหล็กสูง ๆ



รูปที่ 2.21 ฮีสเทอรีซิสลูปของแกนที่มีช่องว่างอากาศ

จุดสำคัญที่จะสร้างแกนแม่เหล็ก จะต้องคำนึงถึง B - H ของวัสดุต่าง ๆ โดยพิจารณาจากกราฟดังในรูปที่ 2.22



รูปที่ 2.22 แสดงช่วงที่เป็นเชิงเส้น (Linear) และช่วงอิ่มตัว (Saturation)

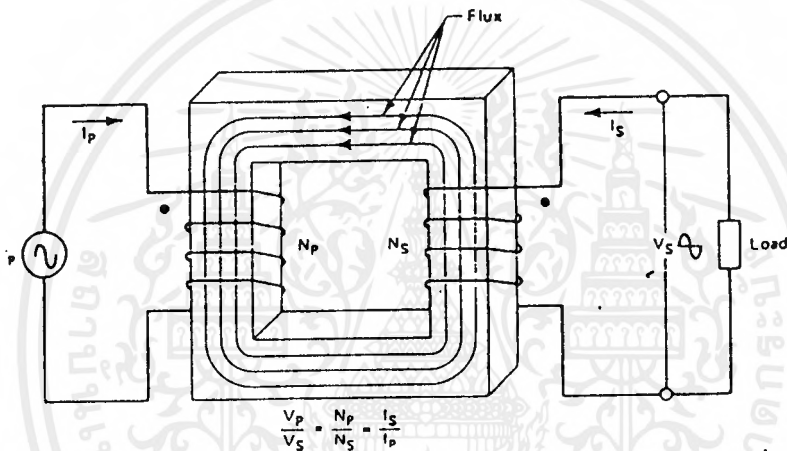
เส้นกราฟนี้แสดงความชันของ B และ M ในบริเวณได้ "ส่วนโค้ง (Knee)" ดังนั้น ความสัมพันธ์ที่เกิดขึ้นจะเป็นลักษณะเชิงเส้น ณ บริเวณระหว่างกระแส และฟลักซ์ที่เกิดขึ้น ซึ่งเป็นการสร้างทำให้ความซึมซาบได้ของแกนคงที่ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในบริเวณ Low Level ของเส้นกราฟนี้ Core Losses สามารถตัดทิ้งไปได้ ดังนั้น จุดหมุ่ของแกนจะต่ำ เหนือจากส่วนโค้ง "Knee" นั้นเป็นส่วนที่อ้อมตัว ซึ่งในบริเวณนี้จะต้องหลีกเลี่ยงสำหรับที่จะนำมาประยุกต์ใช้ในงานประเภทเชิงเส้น (Linear)

## ทฤษฎีหม้อแปลงพื้นฐาน

จากที่ได้กล่าวมาแล้วว่าเมื่อมีกระแสไหลผ่านขดลวด จะพบว่ารอบ ๆ แกนปิด จะเกิดการเหนี่ยวนำฟลักซ์ขึ้นภายในแกน และถ้าเพิ่มขดลวดอีกขดหนึ่งให้พันอยู่ในแกนเดียวกัน จะทำให้เกิดฟลักซ์เหนี่ยวนำให้แรงดันและกระแสไหลเกิดขึ้นที่ขดลวดที่สอง เราเรียกขดลวดที่หนึ่งว่า "ขดลวดปฐมภูมิ" และขดลวดที่สองที่พันเพิ่มเข้าไปว่า "ขดลวดทุติยภูมิ" ดังในรูปที่ 2.23



รูปที่ 2.23 หม้อแปลงไฟฟ้าประกอบด้วยขดปฐมภูมิและขดทุติยภูมิ

โดยทั่วไปแล้วหม้อแปลงจะมีแรงดันเอาต์พุตสูงหรือต่ำ เกิดจากสัดส่วนการพัน โดยกำหนดให้

$$\frac{N_p}{N_s} = \frac{V_p}{V_s} = \frac{I_s}{I_p}$$

ดังนั้น หม้อแปลงก็จะสามารถทำงานเป็น Step - Up หรือ Step - Down ได้โดยสามารถทำให้แรงดันที่ขดลวดทุติยภูมินั้นสูงกว่า หรือต่ำกว่าที่ขดลวดปฐมภูมิ และถ้าเพิ่มขดลวดทุติยภูมิอีกหลาย ๆ ขด เราก็จะได้แรงดันเอาต์พุตอีกหลายระดับ ตามสัดส่วนการพันเช่นกัน ประโยชน์ที่สำคัญอีกข้อหนึ่ง โดยใช้ลักษณะสมบัติของหม้อแปลง ดังที่ได้กล่าวมาแล้ว นั่นคือ การแยกกันทางไฟฟ้า (Electrical Isolation) ที่เกิดขึ้นระหว่างขดลวดปฐมภูมิ และขดลวดทุติยภูมิ

จากความสัมพันธ์พื้นฐานของหม้อแปลง

$$e = -NA \frac{dB}{dt} \cdot 10^{-8}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถคำนวณหาความหนาแน่นฟลักซ์  $B$  ที่แน่นอนได้ โดยกำหนดการทำงานของหม้อแปลงให้อยู่ในส่วนที่เป็นเชิงเส้นของกราฟ ดังสมการ

$$B_{\max} = \frac{(V_p) 10^8}{K_f N_p A_e}$$

ปกติแล้วผู้ออกแบบหม้อแปลงมักจะกำหนด  $B_{\max}$  ด้วยตนเอง ดังนั้นภายในบริเวณเชิงเส้นตรงของกราฟ  $B - H$  จุดที่เหมาะสมที่สุดก็คือ  $B_{\max} = \frac{B_{\text{sat}}}{2}$  จากสมการ (?) จะได้จำนวนรอบขดลวด

ปรสมภูมิดังนี้

$$N_p = \frac{(V_p) 10^8}{4f B_{\max} A_e}$$

ในการเลือกแกนนั้นก็ยังมีตัวพารามิเตอร์ที่สำคัญ ๆ อีก 2 ตัว ตัวแรกก็คือ พื้นที่การพันของแกน (หรือบอบบิ้น) ซึ่งจะต้องเลือกให้กว้างพอกับขนาดของเส้นลวด เพื่อให้เกิด Winding Loss น้อยที่สุด และข้อที่สองคือ Core's Power Handling Capability

สมการของตัวพารามิเตอร์มีดังนี้

$$P_{\text{out}} = (1.16 B_{\max} f d A_e A_c) 10^{-9}$$

ผู้ผลิตบางรายใช้สัญลักษณ์  $W_g$  สำหรับพื้นที่หน้าตัดของบอบบิ้น แทนสัญลักษณ์  $A_e$  โดยปกติแล้ว ความหนาแน่นกระแสมีหน่วยใน Circular Mills Per Ampere ใช้สัญลักษณ์เป็น  $D$ , โดยเขียนเป็นความสัมพันธ์กับ  $d$  ได้ดังนี้

$$d = \frac{1.27 \times 10^6}{D}$$

แทนสมการ

$$P_{\text{out}} = \frac{(1.47 B_{\max} f d A_e A_c) 10^{-3}}{D}$$

สมการ ข้างบน เป็นสมการที่ใช้กันมากในการคำนวณ และเลือกขนาดของแกนหม้อแปลง

$$A_e A_c = \frac{(0.68 P_{\text{out}} D) 10^3}{f B_{\max}}$$

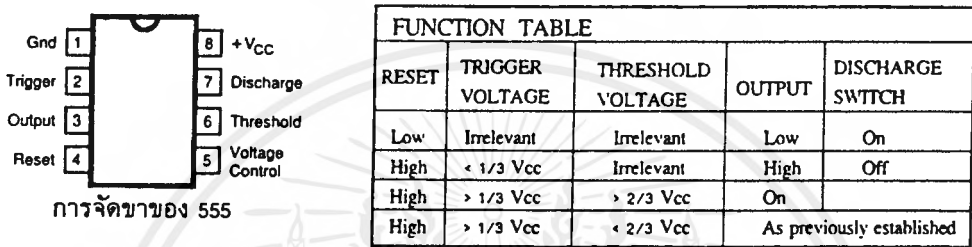
ความหนาแน่นกระแส  $D$  จะถูกกำหนดโดยผู้ผลิตเส้นลวดที่ความหนาแน่นกระแส 1000 Circular Mills per Ampere (cm/A) ในทางปฏิบัติ จะใช้ความหนาแน่นกระแสค่า ค่าที่ได้คือ 200 cm/A เพื่อความปลอดภัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

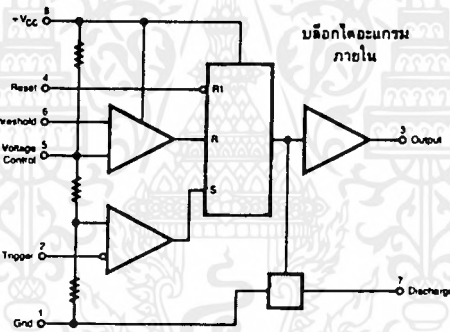
## 2.2 อุปกรณ์ของวงจรควบคุม

### 2.2.1 ไอซี เบอร์ 555

ไอซี 555 เป็นไอซีตั้งเวลา (timer) มีตัวถังให้เลือกอยู่ 2 ชนิด คือ ชนิด TO - 99 และ DIP ดังรูปที่ 2.24 จะเป็นซากราวด์ ขาที่ 8 เป็นขาไฟเลี้ยง โดยไฟเลี้ยงนี้จะสามารถป้อนค่าได้ตั้งแต่ + 5 ถึง + 18 โวลต์ ซึ่งนั่นหมายความว่า เราสามารถประยุกต์ไอซีเข้ากับวงจรดิจิทัลคอมพิวเตอร์ทั่วไป



การจััดขาของ 555



Parameters	Conditions	LM/NE555C			TLC 555 C			
		Limits			Limits			
		Min	Typ	Max	Conditions	Min	Typ	Max
Supply Voltage		4.5		16V		2		18V
Supply Current (RL = ∞ , Vop = Low)			15mA		(RL = ∞ , Vop = Low)		360μA	
Power Dissipation			600mW				600mW	
Threshold Voltage	(% of Vcc)		67%		(% of Vcc)		67%	
Threshold Current			0.1	0.25μA	(Vcc = 5V)		10pA	
Trigger Voltage	(% of Vcc)		33%		(% of Vcc)		33%	
Trigger Current				0.5μA	(Vcc = 5V)		10pA	
Reset Voltage		0.4	0.5	1V			0.7V	
Reset Current		0.1	0.4μA		(Vcc = 5V)		10pA	
High Level Output	(Iol = 100mA)	12.75	13.3V		(Iol = 100mA)		12.75	
Low Level Output	(Iol = 100mA)	2	2.5V		(Iol = 100mA)		1	
Output Current	Sink			200mA			100mA	
	Source			200mA			10mA	
Initial Error of Timing Interval			1%				1%	

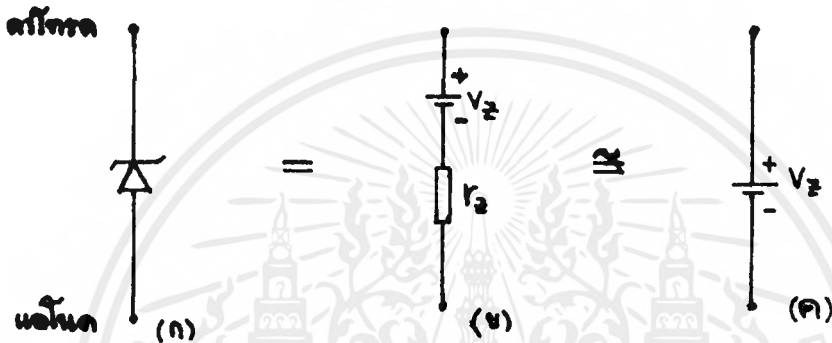
รูปที่ 2.24 แสดงข้อมูลของไอซี 555

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2.2 ซีเนอร์ไดโอด (Zener Diodes)

ซีเนอร์ไดโอด ออกแบบให้มีคุณสมบัติเฉพาะตัว ให้ทำงานที่แรงเคลื่อนย้อนกลับ (Reverse Breakdown Voltage) หรืออีกนัยหนึ่งทำงานตามระดับความต่างศักย์ ซีเนอร์ไดโอดมีแรงเคลื่อนเบรคดาวน (Breakdown Voltage) ตั้งแต่ 2 โวลต์ ถึง 200 โวลต์

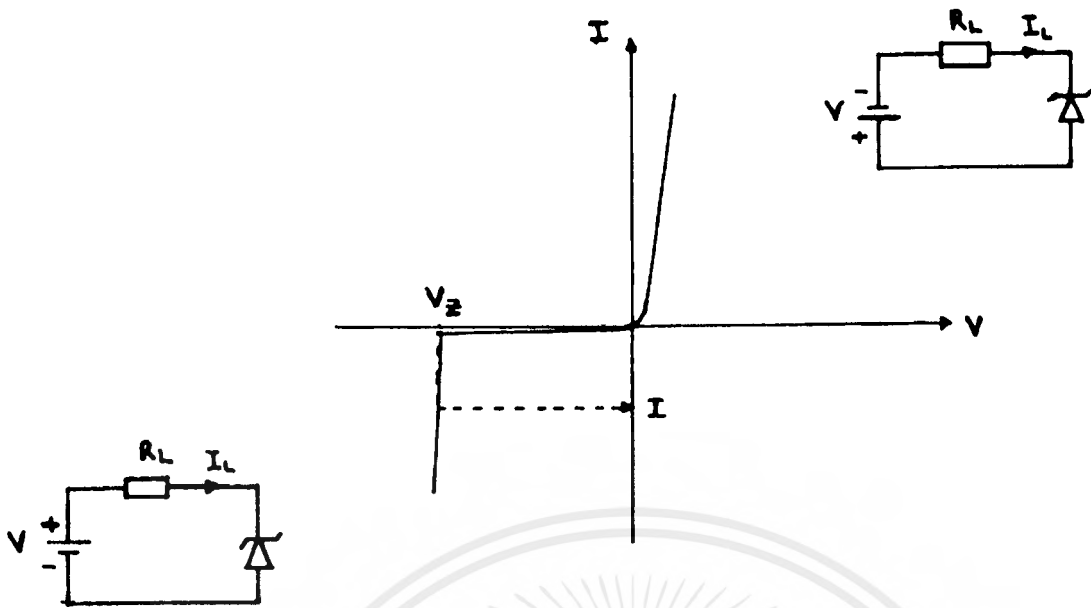
ซีเนอร์ไดโอดมีสัญลักษณ์โดยทั่วไป ดังแสดงในรูปที่ 2.25(ก) และเขียน equivalent circuit ได้เป็นความต้านทานค่าน้อย ๆ ต่ออนุกรมกับแบตเตอรี่ ดังรูปที่ 2.25(ข) โดยทั่วไปความต้านทานนี้จะน้อยกว่าความต้านทานที่ต่อภายนอก จึงเขียน equivalent โดยประมาณได้ดังรูปที่ 2.25(ค)



รูปที่ 2.25 สัญลักษณ์และ equivalent circuit ของซีเนอร์ไดโอด

คุณสมบัติของซีเนอร์ไดโอดแสดงด้วยกราฟในรูปที่ 2.25 เมื่อซีเนอร์ไดโอดได้รับฟอร์เวิร์ดไบอัส คือ แอโนดได้รับแรงดันบวกเมื่อเทียบกับคาโทด ซีเนอร์ไดโอดจะนำกระแสโดยมีคุณสมบัติเหมือนไดโอดเมื่อได้รับฟอร์เวิร์ดไบอัส แต่เมื่อซีเนอร์ไดโอดได้รับรีเวอร์สไบอัส คือ แอโนดได้รับแรงดันลบเมื่อเทียบกับคาโทด ซีเนอร์ไดโอดจะนำกระแสเมื่อแรงดันรีเวอร์สไบอัสมากกว่าแรงดันพังทลายทางด้านรีเวอร์ส (Reverse Breakdown Voltage =  $V_Z$ ) โดยที่แรงดันคร่อมซีเนอร์ไดโอดจะค่อนข้างคงที่ โดยทั่วไปจะนำคุณสมบัตินี้ไปใช้งานในวงจร กระแสที่ไหลผ่านซีเนอร์ไดโอดจะโดยประมาณเท่ากับ  $\frac{V_S - V_Z}{R_L}$  ซึ่งจะต้องไม่มากกว่าจำนวนวัตต์ของซีเนอร์ไดโอดที่ทนได้หารด้วย

แรงดันพังทลายทางด้านรีเวอร์สไบอัส แรงดันพังทลายทางด้านรีเวอร์สนี้แล้วแต่คุณสมบัติของซีเนอร์ไดโอดแต่ละตัว



รูปที่ 2.26 คุณสมบัติของซีเนอร์ไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.3 ไอซีซีโมส (CMOS)

วงจรรรกรสกุล CMOS เป็นวงจรรที่ได้รับความนิยมมากที่สุดวงจรรหนึ่ง CMOS ย่อมาจาก complementary MOSFET (บางครั้งใช้ชื่อย่อว่า COS/MOS) หมายควมว่าเกตจะใช้ PMOS และ NMOS แบบเพิ่มพูนซึ่งเป็นคู่ประกอบกันจะออกแบบวงจรรในลักษณะที่ว่า ถ้า MOSFET ตัวหนึ่งอยู่ในภาวะนำกระแส อีกตัวหนึ่งจะอยู่ในภาวะหยุดนำกระแส ดังนั้น ในสถานะสถิติจะไม่มีกระแสไหลผ่านวงจรรและไม่มีกำลังสูญเสีย กำลังสูญเสียจะเกิดขึ้นในระหว่างการสับเปลี่ยนระดับเท่านั้น ข้อดีที่สำคัญของวงจรรรกร CMOS ก็คือ ใช้กำลังเพียงเล็กน้อยนั่นเอง

#### ชนิดของซีโมส

ซีโมสมาตรฐาน เป็นอนุกรม 4000B ขึ้นต้นด้วย 40XX และ 45XX

ซีโมสความเร็วสูง (High speed CMOS) มีขึ้นต้น 2 แบบ คือ 74HC และ 74HCT ใช้งานได้กับความถี่สูงสุด 35 เมกะเฮิรตซ์ ทางอินพุทรับสัญญาณลอจิกในระดับซีโมส ส่วนเอาต์พุทสามารถขับได้ทั้งระดับซีโมสและทีทีแอล กินกำลังไฟฟ้า 0.1 มิลลิวัตต์ต่อเกต

สำหรับเบอร์ที่ขึ้นต้นด้วย 74HCT ทางอินพุทจะรับสัญญาณระดับทีทีแอล ส่วนเอาต์พุทสามารถรับได้ทั้งซีโมสและทีทีแอล ดังนั้น การเลือกใช้งานระหว่าง 74HC และ 74HCT ให้พิจารณาลักษณะของสัญญาณอินพุทก่อนหน้าที่จะบ่อนให้กับไอซีเป็นหลัก

แอดวานซ์ซีโมสความเร็วสูง (Fast Advance CMOS) ขึ้นต้นด้วย 74AC และ 74ACT มีความเร็วในการทำงานสูงกว่า 74HC/74HCT มาก กินกำลังต่ำคือ ใช้เพียง 0.1 มิลลิวัตต์ เช่นเดียวกัน มีภูมิต้านทานต่อสัญญาณรบกวนได้ดี ความแตกต่างของ 74AC และ 74ACT ก็เหมือนกับรุ่น 74HC และ 74HCT

#### สรุปข้อดีข้อเสียของเกต CMOS

ข้อดีของเกต CMOS มีดังต่อไปนี้

1. ใช้กำลังไฟฟ้าน้อย ในภาวะสถิตใช้กำลังไฟฟ้าเกือบเป็นศูนย์ (nW) ที่ความถี่  $f$  กำลังสูญเสียเท่ากับ  $CV_{DD}f$
2. มีภูมิต้านทานเสียงรบกวนที่ดี
3. เวลาแผ่กระจายค่อนข้างต่ำ คือ ทำงานได้เร็วกว่าเกต PMOS หรือ NMOS แม้จะช้ากว่าเกต TTL อยู่บ้าง
4. จำนวนแยกออกสูง (>50)
5. ความต่างของระดับตรรก =  $CV_{DD}$  ไม่ขึ้นกับจำนวนแยกออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ใช้แหล่งจ่ายไฟตรงเพียงแหล่งเดียว และขณะที่เปิดเครื่องเตรียมรอ (stand by) ก็ไม่เปลืองไฟ

7. เมื่อใช้  $V_{DD} = 5\text{ V}$  CMOS ก็เข้ากันได้กับ TTL ได้

8. มีเสถียรภาพทางอุณหภูมิที่ดีมาก

ข้อเสียของเกต CMOS ก็คือ

1. ราคาแพงกว่าเกต PMOS

2. เปลืองพื้นที่ผลึกมากกว่าเกต PMOS และ NMOS

3. ไม่สามารถจ่ายกระแสเพื่อขับนำเกตสกุลอื่น ๆ ได้มาก

4. อาจชำรุดเสียหายได้ง่ายกว่าเกตที่ใช้ BJT

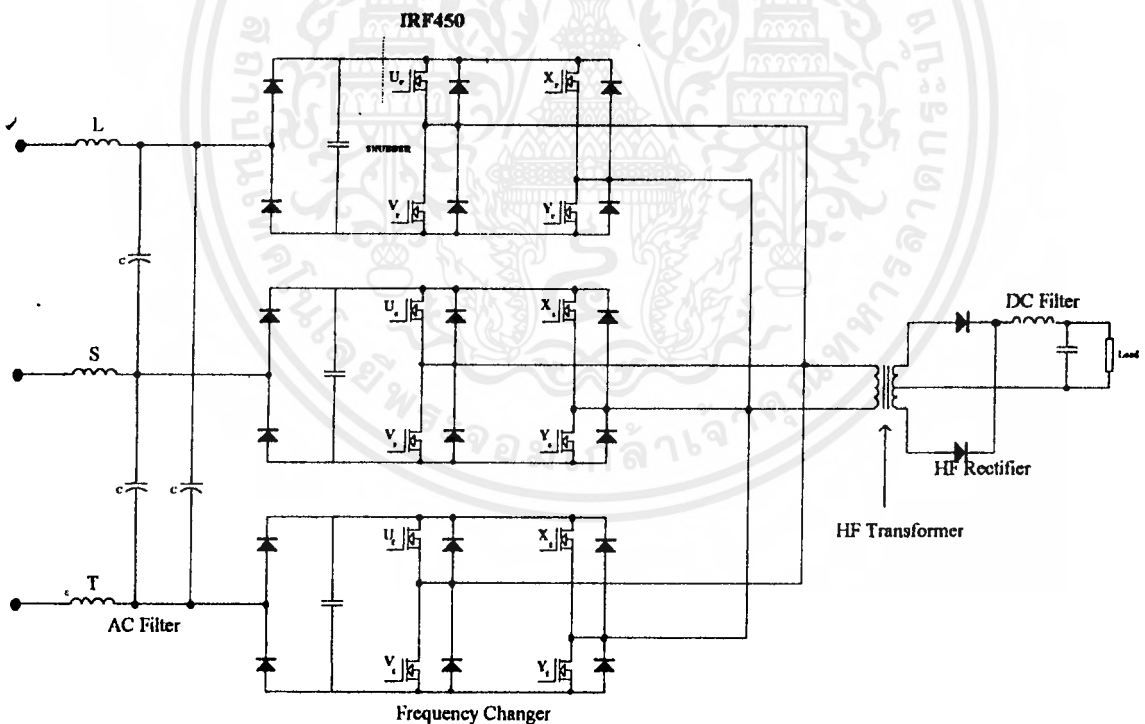


### บทที่ 3

## วงจรกำลัง (Main Circuit) และการออกแบบ (Design)

วงจรกำลัง (Main Circuit) ประกอบด้วย ส่วนสำคัญ 7 ส่วนดังนี้ คือ

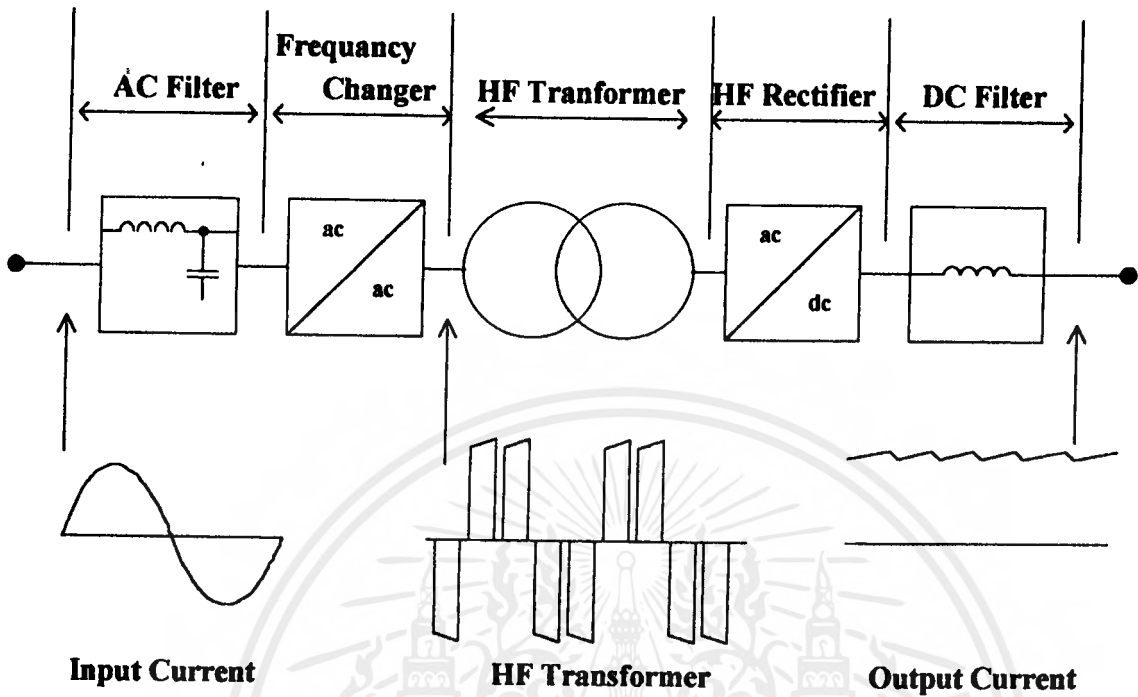
1. วงจรกรองคลื่นสัญญาณรบกวน( AC Filter)
2. วงจรสับเบอริ์ (Snubber)
3. วงจรแปลงความถี่สูง (High Frequency Changer)
4. หม้อแปลงความถี่สูง (High Frequency Transformer)
5. วงจรเรียงกระแสภาคเอาต์พุต (High Frequency Rectifier)
6. ตัวเหนี่ยวนำกำลังด้านเอาต์พุต (DC Filter)
7. ตัวเก็บประจุทางด้านเอาต์พุต (Output Capacitor)



DCC-SMR converter circuit (with snubber )

รูปที่ 3.1 แสดงวงจรกำลังของวงจรเรียงไฟฟ้้ากระแสสลับ 3 เฟส เป็นไฟกระแสตรง

ซึ่งเราสามารถแสดงเป็นบล็อกไดอะแกรมแสดงการทำงานของส่วนต่าง ๆ ของโครงงานดัง  
รูปที่ 3.2



รูปที่ 3.2 แสดงบล็อกไดอะแกรมของวงจรแปลงผันไฟกระแสสลับ 3 เฟส เป็นกระแสตรง  
1 เฟส โดยวิธีคั่นพลังงานสับเบรคแบบใหม่

ซึ่งจะขอกล่าวรายละเอียดในส่วนต่าง ๆ ดังนี้

### 3.1 วงจรกรองคลื่นรบกวนทางด้านอินพุต

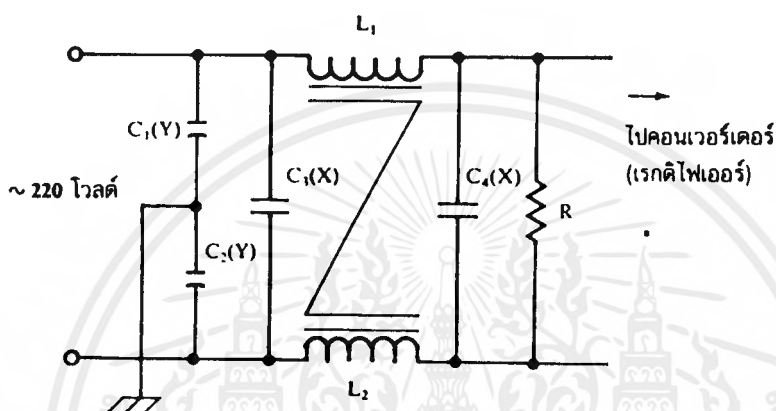
#### (AC Input Line Filters for RFI Suppression)

วิธีการทั่วไปที่เป็นที่นิยมใช้ในการกำจัดสัญญาณรบกวนให้น้อยลงหรือหมดไป สำหรับ  
วงจรหลักทางด้าน AC ของแหล่งจ่ายไฟแบบสวิตชิ่งที่ใช้กันคือ LC Filter โดยปกติจะใช้ตัวเหนี่ยวน  
นำคู่ควบ ต่ออนุกรมเข้าไปกับสายไลน์ทางด้านอินพุต (A.C. line) โดยที่มีคาปาซิเตอร์ต่ออยู่  
ระหว่างสายไลน์ (เรียก X คาปาซิเตอร์) และต่อระหว่างสายไลน์ แต่ละตัวกับตัวนำที่เป็นกราวด์  
(เรียก Y คาปาซิเตอร์)

ซึ่งค่าของคาปาซิเตอร์ และตัวเหนี่ยวนนำมีค่าดังนี้ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- $C_x$  : 0.1 ถึง 2  $\mu\text{F}$   
 $C_y$  : 2200 PF ถึง 0.033  $\mu\text{F}$   
 $L$  : 1.8 mH ที่ 25 A ถึง 47 mH ที่ 0.3 A



รูปที่ 3.3 แสดงตัวกรองสัญญาณรบกวนทางด้านอินพุตของแหล่งจ่ายไฟแบบสวิตชิง (A switching power supply input line filter for ac mains RFI noise suppression)

โดยค่าของความถี่เรโซแนนซ์ของตัวกรองทางด้านอินพุต (Resonant Frequency Of The Input Filter) ต้องมีค่าต่ำกว่าความถี่ที่ใช้งานของแหล่งจ่ายไฟ

ตัวต้านทาน (R) ที่ต่อคร่อมสายไลน์ของตัวกรองสัญญาณรบกวน เพื่อการคายประจุของคาปาซิเตอร์ ชนิด X โดยค่าของ R ที่เหมาะสมเป็นดังนี้

$$R = \frac{t}{2.21 C}$$

โดย  $t = 1$  วินาที

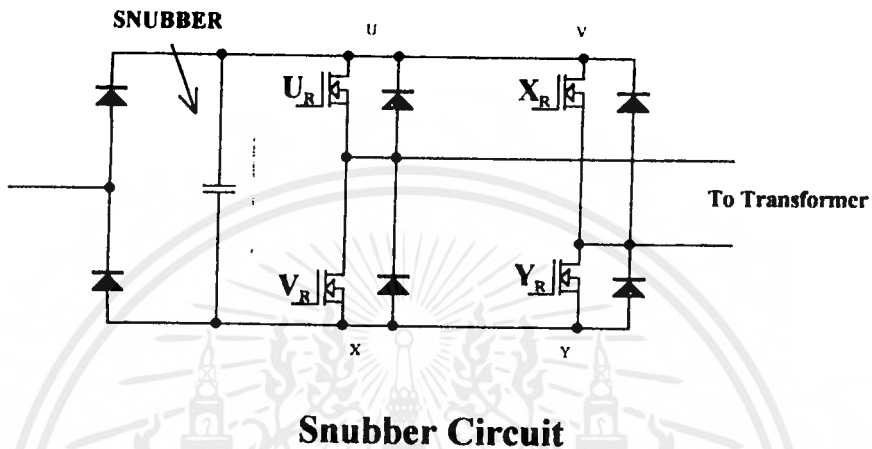
$C =$  ผลรวมของค่าความจุของคาปาซิเตอร์ X (หน่วย  $\mu\text{F}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{ดังนั้น ขนาดของ } R = \frac{1}{2.21 (0.2)} = 2.2 \text{ M}\Omega$$

### 3.2' วงจรสับเบอรั (Snubber)

ประกอบด้วยส่วนเรกติไฟต์ (Rectifier) และส่วนกรองคลื่นทางด้านอินพุท (Input Filter)



#### 3.2.1 ภาคเรียงกระแสอินพุท (Input Rectifier)

ในการเลือกอุปกรณ์ภาคเรียงกระแสอินพุทนั้น เราจะต้องคำนึงถึงข้อจำกัดต่าง ๆ ดังต่อไปนี้

- ข้อจำกัดความสามารถในการนำกระแสสูงสุด (Maximum Current Capacity) โดยไดโอดที่จะเลือกต้องสามารถทนกระแสได้ไม่ต่ำกว่า 2 เท่าของกระแส Steady State ซึ่งคำนวณได้จากกำลังของแหล่งจ่ายสวิตชิ่งนั่นเอง

- ข้อจำกัดในการทนต่อแรงดันเมื่อได้รับไบแอสกลับ (Peak Inverse Voltage) สำหรับระดับแรงดันอินพุท 220 V<sub>ac</sub> ซึ่งทำให้เกิดแรงดันไฟตรงสูงสุดประมาณ 310 V<sub>ac</sub> ดังนั้น ในทางปฏิบัติจะเลือกไดโอดที่สามารถทนแรงดันนี้ ไม่ต่ำกว่า 600 V.

- ข้อจำกัดในการทนกระแสกระชาก (High Surge Current) ซึ่งกระแสนี้จะสูงเมื่อไดโอดนำกระแส

#### 3.2.2 ตัวเก็บประจุกรองแรงดันอินพุท (Input Filter Capacitor)

การเลือกชนิดและขนาดของตัวเก็บประจุกรองแรงดันอินพุทถือเป็นสิ่งสำคัญ เพราะอาจส่งผลกระทบต่อตรงกับการกระเพื่อม (ripple) ของแรงดันเอาต์พุท โดยทั่วไปตัวเก็บ

ประจุที่ใช้จะใช้ชนิดอิเล็กโทรไลติก (Electrolytic) แบบคุณภาพสูง สามารถทนกระแสกระเพื่อมได้สูง และค่าความต้านทานอนุกรมเสมือน (ESR) ต่ำ โดยขนาดแรงดันขณะทำงานไม่น้อยกว่า  $200V_{dc}$

สูตรในการคำนวณหาขนาดของตัวเก็บประจุกรองแรงดัน เป็นดังนี้

$$C = \frac{2It}{\Delta V}$$

เมื่อ C คือ ค่าตัวเก็บประจุ,  $\mu F$   
 I คือ กระแสไหล, A  
 t คือ เวลาที่ตัวเก็บประจุจ่ายกระแส, ms  
 $\Delta V$  คือ แรงดันกระเพื่อมจากยอดถึงยอด, V

สำหรับที่ใช้ในการทดลองนี้กำลังเอาต์พุต คือ 1,000 W โดยมีแรงดันขณะทำงาน  $220 V_{ac}$  ดังนั้น สามารถคำนวณหาค่า C ดังนี้

- คำนวณกระแสไหล โดยสมมติสภาวะที่เลวร้ายที่สุด ให้ประสิทธิภาพของแหล่งจ่ายไฟเท่ากับ 70 เปอร์เซ็นต์ ดังนั้น

$$P_{in} = \frac{P_{out}}{y} = \frac{1,000}{0.7} = 1,428 \text{ Watt}$$

จากแรงดัน  $220 V_{ac}$  จะทำให้เกิดแรงดันไฟตรงขนาด  $310 V_{dc}$  ดังนั้น กระแสไหลก็จะเท่ากับ,

$$I = \frac{P}{E} = \frac{1,428}{310} = 4 \text{ A.}$$

สมมติแรงดันกระเพื่อมจากยอดถึงยอด 30 V. และตัวเก็บประจุจะเก็บประจุทุก ๆ ครึ่งไซเคิล หรือประมาณ 10 ms เนื่องจากถี่ที่ใช้ 50 Hz

$$\text{ดังนั้น ขนาดของ } C = \frac{2I}{\Delta V}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 &= 2 \times 4 \times (10 \times 10^{-10}) \\
 &= 2 \times 1,333 \mu\text{F} \\
 &= 2,666 \mu\text{F}
 \end{aligned}$$

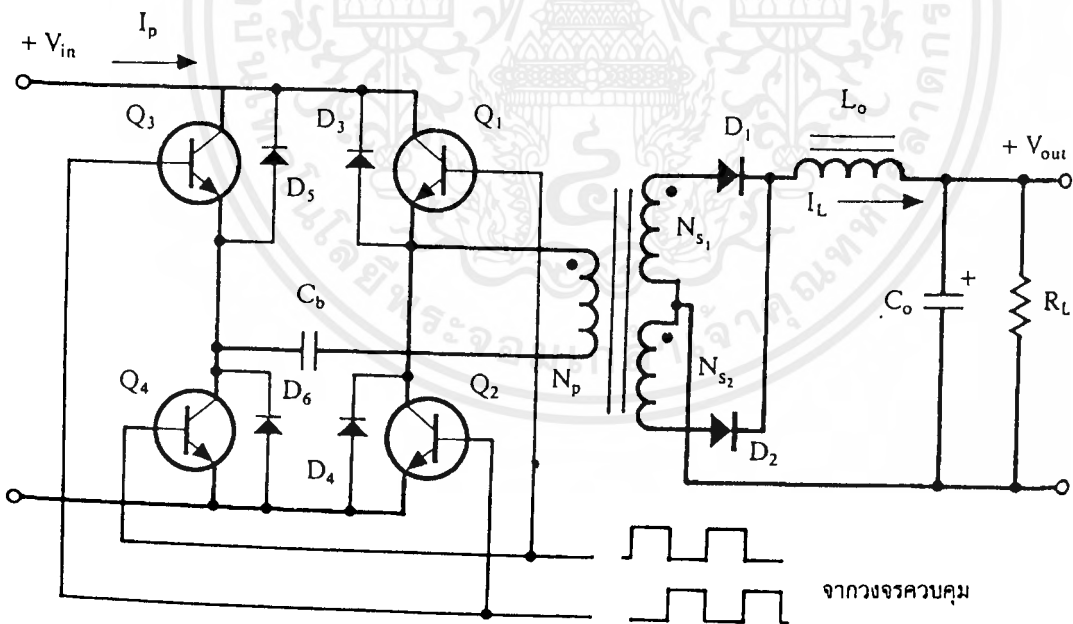
ที่  $500 \text{ V}_{\text{dc}}$

### 3.3 High Frequency Changer

หรือเรียกอีกอย่างว่า Converter สำหรับที่ใช้ในการทดลองนี้เป็นชนิด "ฟูลบริดจ์คอนเวอร์เตอร์" (Full - Bridge Converter)

ซึ่งขณะทำงานจะมีแรงดันตกคร่อมขดไพรมารี เท่ากับแรงดันอินพุต แต่แรงดันที่ตกคร่อมเพาเวอร์มอสเฟต จะมีค่าเพียงครึ่งหนึ่งของแรงดันอินพุตเท่านั้น และค่ากระแสสูงสุดที่เพาเวอร์มอสเฟตแต่ละตัวจะมีค่าเป็นครึ่งหนึ่งของค่ากระแสสูงสุดโวลต์ฟูลบริดจ์คอนเวอร์เตอร์ที่กำลังเอาต์พุตเดียวกัน

#### 3.3.1 พื้นฐานการทำงานของฟูลบริดจ์คอนเวอร์เตอร์



รูปที่ 3.4 แสดงวงจรพื้นฐานของฟูลบริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบสำหรับ Full Bridge Converter เพื่อหาค่าพารามิเตอร์สูงสุดของ POWER MOSFET

ขั้นตอนดังนี้

1. เนื่องจากที่ทำการทดลองใช้ความถี่ = 50 KHz

$$\text{ดังนั้นคาบ : } T = \frac{1}{f} = \frac{1}{50 \times 10^3} = 20 \mu\text{sec}$$

2. หา  $t_{on(max)}$  จาก  $t_{on(max)} = 0.4 T = 0.4 \times 20 \times 10^{-6} = 8 \mu\text{sec}$

3.  $N_p/N_s$  จาก

$$N_p/N_s = \frac{V_{in(min)} - 2 V_{ce(sat)} t_{on(max)}}{(V_{out} + V_D)(T/2)}$$

แทนค่า  $\frac{(250 - 2(1)) \times 8 \times 10^{-6}}{(50 + 1)(20 \times 10^{-6} / 2)} \approx 4$

4.  $N_p$

$$\text{จาก } N_p = \frac{V_{in(min)} - 2 V_{ce(sat)} t_{on(max)} \times 10^8}{\Delta B_{max} A_e}$$

$$= \frac{(250 - 2)(8 \times 10^{-6} \times 10^8)}{2,000 \times 2.13}$$

$$\approx 48 \text{ รอบ}$$

$$\text{ดังนั้น } N_s = \frac{N_p}{4} = \frac{48}{4} = 12 \text{ รอบ}$$

$$5. L_p N = \frac{4 \pi A_e N_p^2 \times 10^{-6}}{I_o}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{แทนค่า } L_p = \frac{4 \pi \times 2.13 \times 48^2 \times 10^{-8}}{0.1} = 6.16 \text{ m H}$$

$$6. I_{\text{Peak}} = \frac{P_o T}{2 \pi V_{\text{in (min)}} t_{\text{on (max)}}} + \frac{V_{\text{in (min)}} - 2 V_{\text{ce (sat)}} t_{\text{on (max)}}}{L_p}$$

$$\text{แทนค่า} = \frac{1,000 \times 20 \times 10^{-6}}{2 \times 0.8 \times 250 \times 8 \times 10^{-6}} + \frac{(250 - 2) \times 8 \times 10^{-6}}{1.21} \approx 7 \text{ Amp}$$

### 3.4 หม้อแปลงกำลังความถี่สูง (High Frequency Transformer)

ในการออกแบบหม้อแปลงความถี่สูงนี้ สิ่งที่สำคัญ คือ ต้องหาขนาดแกนเฟอร์ไรต์ (สำหรับแหล่งจ่ายสวิตชิงความถี่สูง) และขนาดของลวดทองแดง รวมทั้งความปลอดภัยในด้านต่าง ๆ การลดการสูญเสียทางด้านกำลังที่เกิดขึ้น

#### 3.4.1 ส่วนประกอบของหม้อแปลงความถี่สูง

##### 3.4.1.1 แกนเฟอร์ไรต์ (Ferrite Core)

ซึ่งมีจุดคือมีตัวฟลักซ์แม่เหล็กค่อนข้างสูง ประมาณ 3,000 ถึง 4,000 เกาส์ และการสูญเสียในตัวมันต่ำที่ความถี่สูง ดังนั้น ในงานทางด้านหม้อแปลงสวิตชิงจึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด

##### 3.4.1.2 บอบบิ้น (Bobbin)

บอบบิ้นหรือแบบรองพัน ปกติทำจากพลาสติกทนความร้อนได้สูงและไม่ติดไฟ ประโยชน์ก็คือ ช่วยให้การพันขดลวดบนแกนเฟอร์ไรต์มีความสะดวกขึ้นและป้องกันการลัดวงจรระหว่างขดลวดกับแกนเฟอร์ไรต์

##### 3.4.1.3 ลวดทองแดงอาบน้ำยา (Enamelled Copper Wire)

โดยขนาดของลวดทองแดงที่จะใช้พันขึ้นอยู่กับค่ากระแสสูงสุด ความถี่ และผลข้างเคียงอื่น ๆ

ใช้เป็นตัวกรองระหว่างชั้นของขดลวดในหม้อแปลงสวิตชิง ที่สำคัญ คือ แยก ส่วนระหว่างขดไฟพรมารีกับ เซคันดารี โดยอาจเป็นพวกไมลาร์ หรือ โพลีเอสเตอร์ มีความหนา 0.05 - 0.1 มิลลิเมตร

### 3.4.2 การเลือกแกนเฟอร์ไรต์

แกนที่เป็นที่นิยมใช้กันมากสำหรับหม้อแปลงสวิตชิงที่ต้องการกำลังงานสูง ได้แก่ แกน EI, EE และ ETD เนื่องจากสามารถพันขดลวดรอบแกนบนบอบบิ้นได้สะดวก ขณะที่ถ้าเป็น หม้อแปลงขนาดเล็กไม่ใหญ่มากนักจะใช้แกน POT เนื่องจาก สัญญาณรบกวน EMI/ FRI ที่เกิดขึ้น จะน้อยกว่าแกนที่กล่าวข้างต้น

ดังนั้นการทดลองนี้ เราจ่ายโหลดโดยมีขนาดเอาต์พุต 1 KW ดังนั้นแกนที่เลือกใช้ จึงใช้แกน ETD

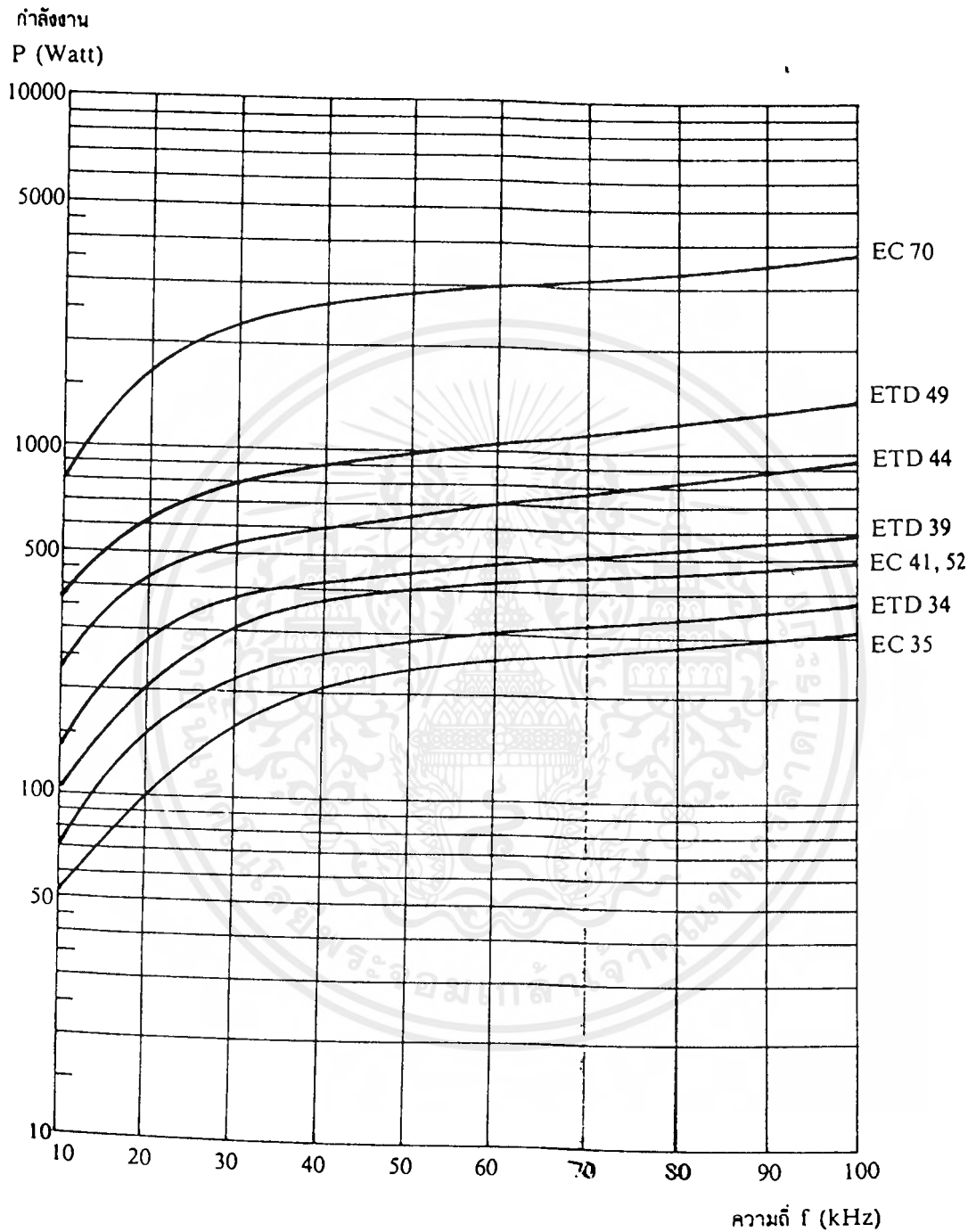
ในการใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตชิงต้องระวัง ไม่ทำให้แกนเฟอร์ไรต์ อิ่มตัว ดังนั้น ในการออกแบบทั่วไปนั้นจะกำหนดค่าของความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่ยอม ให้เกิดขึ้นได้ในแกนขณะทำงาน มีค่าไม่เกินครึ่งหนึ่งของค่าความหนาแน่นฟลักซ์- แม่เหล็กสูงสุด ก่อนอิ่มตัวของแกนเฟอร์ไรต์เพื่อความปลอดภัย

อย่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัว จะทำให้แรงดันตกคร่อมขดไฟพรมารีมีค่าลดลงอย่างรวดเร็ว ทำให้แรงดันอินพุตไปตกคร่อมที่เพาเวอร์มอสเฟตขณะที่นำกระแสสูง ๆ ทำให้เพาเวอร์มอสเฟตพังเสียหายได้

ดังนั้น การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์ของหม้อแปลง ขณะทำงาน จึงต้องคำนึงถึงประการสำคัญ 2 ประการคือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกน ขณะทำงานจะต้อง เกินการสูญเสียในแกนเฟอร์ไรต์ต่ำที่สุด

ในทางปฏิบัติเพื่อความสะดวกในการออกแบบเราจะมีกราฟแสดงค่าความหนาแน่น ฟลักซ์ - แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์ ซึ่งแนะนำโดย L.M.Brake



รูปที่ 3.5 กราฟแสดงความสัมพันธ์ของกำลังเอาต์พุตต่อความถี่ที่ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าเราใช้งานที่ความถี่ 50 KHz โดยมีกำลังงานเอาต์พุต 1,000 วัตต์ ดังนั้น แกนที่เหมาะสมนี้คือ แกน ETD49 ซึ่งจากคาตาล็อกจะทราบค่าต่าง ๆ ของแกนสำหรับใช้ในการออกแบบต่อไป

### 3.4.3 การกำหนดขนาดของขดลวด

ปกติ ลวดที่ใช้ในการพันในหม้อแปลงสวิตชิงใช้ ลวดทองแดงอาบน้ำยา (Emamelled Copper Wire) ซึ่งขนาดและข้อมูลอื่น ๆ ของเส้นลวดทองแดงอาบน้ำยาดตามมาตรฐานแสดงตามตาราง 3.1 ซึ่งขณะที่ใช้งานที่ความถี่สูง ๆ นั้น จะมีกระแสไหลเพียงที่ผิวเท่านั้น ทำให้พื้นที่ผิวในการนำกระแสของลวดทองแดงลดลง การสูญเสียในขดลวดก็จะมากขึ้น ซึ่งเป็นสิ่งที่ไม่ต้องการให้เกิดขึ้นในขณะที่หม้อแปลงทำงาน ดังนั้น การกำหนดขนาดของขดลวดและวิธีการพันต้องเป็นไปอย่างเหมาะสม

ดังนั้นจะมีขั้นตอนในการออกแบบของขนาดของขดลวดที่ใช้งานและการพัน ดังนี้

ข้อมูลแกนเฟอร์ไรต์ ETD49

- ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์ :  $A_o = 213 \text{ mm}^2$
- ขนาดพื้นที่ช่องพันขดลวดของบอบบิน :  $A_w = 372 \text{ mm}^2$
- ความยาวแกนที่พันลวดได้ :  $B_{CF} = 36 \text{ mm}$
- ปริมาตรของแกนเฟอร์ไรต์ :  $V_o = 24,200 \text{ mm}^3$
- ระยะทางเดินฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์ :  $B_{CF} = 114 \text{ mm}$
- ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกน :  $\Delta B = 2,000 \text{ Gauss}$

จากข้อกำหนดเหล่านี้สามารถนำมาคำนวณหาขนาดของขดลวดไพรมารี และเซคันดารี ได้ดังนี้

$$\begin{aligned}
 N_p &= 48 \text{ รอบ} , & N_s &= 12 \text{ รอบ} \\
 N_{p/2} &= 24 \text{ รอบ} \\
 d_{id} &= \text{ขนาดเส้นผ่านศูนย์กลางของลวดทองแดง} \\
 b_w &= B_{CF} - C , & C &= 8 \text{ mm} \\
 d_{id} &= \frac{(17.2 b_w)}{N f} \text{ mm}
 \end{aligned}$$

### ขดลวดไพรมารี

$$d_d = \frac{[17.1 (36 - 8)]^{1/3}}{24 \times 50} \text{ mm}$$

$$= 0.736 \text{ mm}$$

จากตารางภาคผนวก เลือกขนาดลวดที่มี  $d > d_d$  ดังนั้นจากตารางภาคผนวกเราสามารถเลือกขนาดลวดไพรมารี คือ AWG 21# โดย  $d = 0.7239 \text{ mm}$

### ขดเซคคันดารี

$$d_d = \frac{[17.1 (36 - 8)]^{1/3}}{12 \times 50} \text{ mm}$$

$$= 0.927 \text{ mm}$$

เลือกลวดที่มีขนาดของ  $d > d_d$  ดังนั้น จากตารางภาคผนวกเราสามารถเลือกขนาดลวดเซคคันดารี คือ AWG 18# ซึ่งมี  $d = 1.024 \text{ mm}$

กำหนดให้ค่าความหนาแน่นของกระแส =  $400 \text{ cm/A}$

ดังนั้น พื้นที่หน้าตัดของขดลวดทางไพรมารีเท่ากับ  $5 \times 400 = 2,000 \text{ cm}$

พื้นที่หน้าตัดของขดลวดทางเซคคันดารีเท่ากับ  $20 \times 400 = 8,000 \text{ cm}$

และ ในงานทางด้านความถี่สูงเราจะคำนึงถึง SKIN effect ซึ่งเราต้องพิจารณา

ค่า skin depth :  $\Delta$  ประกอบด้วย  $\Delta = \sqrt{\frac{5.62}{f}}$  มิลลิเมตร

$$\text{ดังนั้น ที่ความถี่ } 50 \text{ kHz } \Delta = \sqrt{\frac{5.62}{50}} = 0.335 \text{ มิลลิเมตร}$$

ดังนั้น ในทางปฏิบัติเราเลือกใช้ลวด AWG 28# โดย  $d = 0.32 \text{ มิลลิเมตร}$  ทีเกลียว โดยขดไพรมารีทีเกลียว 13สแตน พัน 48 รอบ

ขดเซคคันดารีทีเกลียว 51สแตน พัน 12 รอบ

### 3.5 วงจรเรียงกระแสภาคเอาต์พุต (High Frequency Rectifier)

แพ็คเกจอร์ที่สำคัญยิ่งในการออกแบบภาคเอาต์พุต คือ อัตราทอนแรงดันไฟตรง อย่างน้อยที่สุดของไดโอดเรียงกระแส (Minimum DC Blocking Voltage) ซึ่งวงจรที่ใช้ในการทดลองนี้เป็น Converter แบบ full - bridge ซึ่งอัตราทอนแรงดันย้อนกลับอย่างน้อยที่สุดจะเท่ากับ

$$2.4 \frac{V_{out} (V_{in \max})}{V_{in \min}}$$

จากวงจรนี้เราทำการทดลอง ซึ่งค่า  $V_{out}$  มีค่าเท่ากับ 50 V.

ดังนั้น เราสามารถคำนวณค่าอัตราทอนแรงดันย้อนกลับอย่างน้อยที่สุด ได้ดังนี้คือ

$$\begin{aligned} V &= \frac{2.4 V_{out} (V_{in \max})}{V_{in \min}} \\ &= \frac{2.4 (50) (311)}{220} \\ &= 169.6 \text{ Volt} \end{aligned}$$

ดังนั้นเราก็เลือกให้ไดโอดมีค่าทอนอัตราแรงดันย้อนกลับ = 300 V. เพื่อความปลอดภัย ซึ่งจากคาตาลีคของ Motorola Semiconductor Technecal Data เราจึงเลือกใช้ MUR 3030PT ซึ่ง มีอัตราทอนแรงดันย้อนกลับได้ 300 V. และทนกระแส 30 แอมแปร์

### 3.6 ตัวเหนี่ยวนำกำลังด้านเอาต์พุต (Output Power Inductor) : $L_{DC}$

หน้าที่หลักของตัวเหนี่ยวนำกำลังด้านเอาต์พุต 2 ประการ คือ

1. เป็นตัวเก็บสะสมพลังงานในช่วงเวลาเปิดวงจร ในทางทฤษฎีแล้วก็เพื่อเป็นตัวรักษาให้มีการจ่ายกระแสเอาต์พุตไปยังโหลดอย่างต่อเนื่อง
2. เพื่อกรองแรงดันให้เรียบ และลดแรงดันสปีปเปลที่เอาต์พุตให้อยู่ในระดับแรงดันที่ยอมรับได้

ซึ่งแกนที่นำมาใช้ในการออกแบบมีหลายชนิดด้วยกัน ได้แก่ แกนเฟอร์ไรต์, แกนไอ - รอน เพาเตอร์ และแกนมอลิเพอร์มอลลอย (MPP)

ซึ่งมีสมการในการออกแบบดังนี้

จากทฤษฎีไฟฟ้าพื้นฐาน

$$V_L = \frac{L_{di}}{dt}$$

$$V_L = E_{L_{in}} - E_{out}$$

$$di = \Delta I_L$$

ดังนั้น สามารถหาค่า L ดังนี้

$$\text{โดย } L = \frac{(E_{in} - E_{out}) \Delta t}{\Delta I_L}$$

สำหรับ Converter แบบ Full - Bridge ค่าของแรงดันอินพุท  $E_{in}$  จะมีค่าเป็นสองเท่าของแรงดันเอาต์พุท :  $E_{out}$

ช่วงเวลา  $\Delta t$  เท่ากับช่วงเวลา DEAD TIME สูงสุด หรือช่วง  $t_{off}$  ซึ่งเกิดขึ้นระหว่างการทำงานสลับกันในแต่ละครึ่งไซเคิลของสวิตช์แต่ละตัว ดังนั้น หน้าที่ของใช้คจึงอยู่ในช่วงนี้ คือ จ่ายกระแสเอาต์พุตอย่างต่อเนื่องในช่วงเวลา DEAD TIME นั้นเอง

โดยช่วงเวลานี้สามารถหาได้จาก

$$\Delta t = t_{off} = \frac{1}{2} \frac{[(1 - E_{out}/E_{in})]}{f}$$

f : ความถี่ของ Converter ขณะทำงาน, KHz

ในทางปฏิบัติเพื่อให้ได้เอาต์พุตที่ราบเรียบ  $\Delta I_L$  จะต้องมีค่าไม่เกิน  $0.25 I_{out}$  ดังนั้น สามารถแสดงสมการหาค่า L ได้ใหม่นี้ คือ

$$L = \frac{E_{out} t_{off}}{0.25 I_{out}}$$

ดังนั้น เราสามารถออกแบบขนาดของ  $L_{DC}$  ที่ใช้ในการทดลองนี้ได้ ดังนี้  
จากวงจรที่ทำการทดลองเป็นแหล่งจ่ายไฟตรงสวิตชิงแบบ Full - Bridge ขนาด 1,000 W,  
50 KHz จ่ายแรงดันเอาต์พุต 50 V, 20 A

คำนวณ  $t_{off}$  สูงสุด

$$t_{off} = \frac{1 - (E_{out} / E_{in})}{2f}$$

$$\text{แทนค่า } t_{off} = \frac{1 - (50/100)}{2 \times 50 \times 10^3} = 5 \mu\text{sec}$$

$$\text{หาค่า } L \text{ จาก } L = \frac{E_{out} t_{off}}{0.25 t_{out}}$$

$$\begin{aligned} \text{แทนค่า } L &= \frac{50 \times 5 \times 10^{-6}}{0.25 \times 20} \\ &= 50 \mu\text{H} \end{aligned}$$

ดังนั้น เลือกขนาดแกนเหล็กที่สุดจากสมการ

$$A_p A_c = \frac{(5.067) 10^8 (L I_{out} D^2)}{KB_{max}}$$

- เมื่อ K คือ ค่าคงที่ (0.4 สำหรับทอรอยด์ และ 0.8 สำหรับบอบบิ้น)  
D คือ ผ่าศูนย์กลางของเส้นลวดที่ใช้  
 $A_p$  คือ พื้นที่ของแกน  
 $A_c$  คือ พื้นที่หน้าตัดบอบบิ้น

เลือกค่าความหนาแน่นกระแสเท่ากับ 400 cm/A และเนื่องจากต้องการกระแส 20 A ดังนั้น ขนาดเส้นลวดที่ใช้เท่ากับ  $400 \times 20 = 8,000 \text{ cm}$  ตรงกับเส้นลวดเบอร์ 11 AWG ซึ่งมีเส้นผ่าศูนย์กลางเท่ากับ 0.0948 นิ้ว กำหนด  $B_{max}$  เท่ากับ 2,000 G

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} \text{ดังนั้น } A_o A_c &= \frac{5.067 \times 10^6 \times 50 \times 10^{-6} \times 20 \times 0.0948^2}{0.8 \times 2,000} \\ &= 2.846 \text{ cm}^4 \end{aligned}$$

ดังนั้น เมื่อพิจารณาค่าพื้นที่หน้าตัดของแกนแล้วจึงเลือกใช้แกน EE55/55A

$$\text{หาค่า } I_g = \frac{(0.4\pi L I_{out}^2) 10^8}{A_E B_{max}^2}$$

$$\begin{aligned} \text{แทนค่า } I_g &= \frac{0.4 \times 3.14 \times 50 \times 10^{-6} \times 20^2 \times 10^8}{3.53 \times 2,000^2} \\ &= 0.177 \text{ cm} \end{aligned}$$

หาจำนวนรอบที่พันจาก

$$N = \frac{B_{max} / g}{0.4 \pi I_{out}}$$

$$\text{แทนค่า } N = \frac{2000 \times 0.177}{0.14 \times 3.14 \times 20} = 14 \text{ รอบ}$$

ในทางปฏิบัติ เราเลือกใช้ลวดเบอร์ AWG23 ดีเกิลียว พันคู่กันไปจำนวน 14 รอบ เพื่อเป็นการลดผลของ Skin Effect และช่องให้การกรองดีขึ้น

### 3.7 ตัวเก็บประจุทางด้านเอาต์พุต (output capacitor)

โดยตัวเก็บประจุที่นิยมใช้จะเป็นชนิดอิเล็กโทรไลติก (Electrolytic Capacitor) ซึ่งมีค่าความต้านทานอนุกรมเสมือน (ESR) ต่ำ ซึ่งค่า ESR จะส่งผลโดยตรงกับการกระเพื่อมของแรงดันเอาต์พุต และอายุการใช้งานของตัวเก็บประจุ สิ่งที่เราต้องคำนึงถึงในการออกแบบตัวเก็บประจุเอาต์พุตนั้น คือ อัตราทานกระแสใช้งานสูงสุด ความถี่การสวิตชิง และชนิดของ CONVERTOR

โดยสูตรที่ใช้คำนวณหาค่า  $C_{output}$  คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{out} = \frac{\Delta I_{out}}{8f\Delta V_{out}}$$

เมื่อ	$I_{out}$	เท่ากับ $0.25 I_L$
	$I_L$	คือ กระแสเอาต์พุต
	$\Delta V$	คือ แร่งดันกระเพื่อมจากยอดถึงยอด
	$f$	คือ ความถี่ใช้งาน

ดังนั้น  $C_{out}$  ที่ใช้ในการทดลองจะมีค่าเท่ากับ  $\frac{0.25 \times 20}{8 \times 50 \times 10 \times 30} = 0.4 \mu F$

โดยทนแรงดันได้เท่ากับ 200 V.

### 3.8 วงจรและอุปกรณ์ช่วยในการทำงานของแหล่งจ่ายสวิตชิง :

(Switching Power Supply Ancillary, Supervisory, and Peripheral Circuits And Components)

โดยทั่วไปแล้วแหล่งจ่ายสวิตชิงเป็นระบบลูปปิด จำเป็นต้องอาศัยการควบคุมที่ดี มีการกระเพื่อมต่ำ รวมทั้งระบบมีความเสถียรภาพซึ่งจำเป็นต้องอาศัยวงจรและอุปกรณ์ช่วยต่าง ๆ เพื่อให้การทำงานของแหล่งจ่ายมีประสิทธิภาพและเป็นที่น่าเชื่อถือ

อุปกรณ์ประกอบต่าง ๆ ได้แก่ ออฟได้อิโซเลเตอร์ (Optoisolator) เพื่อใช้ในการแยกอินพุตและเอาต์พุต และยังรักษาสัญญาของข้อมูลที่ส่งให้อยู่ในสภาพที่ดี และวงจรอื่น ๆ ได้แก่ วงจรป้องกันกระแสเกิน (Over Current Circuit) วงจรป้องกันแรงดันเกิน (Over Voltage Circuit) และวงจรซอฟต์สตาร์ท (Soft - Start Circuit)

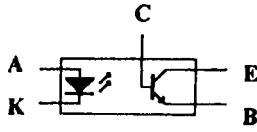
ซึ่งจะขอล่าวรายละเอียดในส่วนของออฟได้อิโซเลเตอร์ เพียงเท่านั้น เนื่องจากถูกนำมาประยุกต์ใช้ในวงจรทดลอง

#### 3.8.1 ออฟได้อิโซเลเตอร์ (Optoisolator)

ออฟได้อิโซเลเตอร์ หรือ ออฟติคัลคัปเลอร์ (Optical Coupler) ใช้อย่างกว้างขวางในการแยกอินพุตและเอาต์พุตของแหล่งจ่าย ซึ่งจะประกอบด้วยส่วนสำคัญ 2 ส่วนด้วยกัน คือ แหล่งกำเนิดแสง (Light Source) ที่เป็น LED ( A Light - Emitting Diode) กับตัวรับแสง

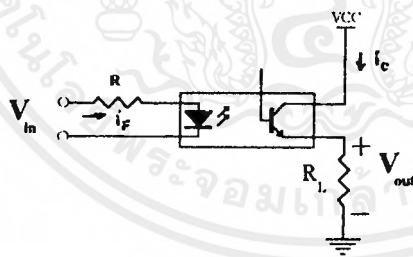
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Detector) ซึ่งอาจจะเป็น โฟโตไดโอด โฟโตทรานซิสเตอร์ หรือ โลท - เซนซิทีฟ เอสซีอาร์ ซึ่งเราสามารถแสดงวงจรของออฟไดคัพเปอร์ ได้ดังนี้



รูปที่ 3.6 แสดงวงจรของออฟไดคัพเปอร์

ซึ่งมีหลักการทำงานง่าย ๆ ดังนี้ คือ เมื่อกระแสไหลผ่าน LED ก็ทำให้เกิดแสง ซึ่งความเข้มของมันก็ขึ้นอยู่กับปริมาณกระแสที่ไหลผ่าน LED จากนั้นมันก็จะถูกมอดูเลต โดยอาศัย โฟโตทรานซิสเตอร์ ซึ่งก็จะสร้างกระแสคอลเลคเตอร์ขึ้นมา ซึ่งจะเป็นสัดส่วนโดยตรงกับกระแสที่ไหลผ่านไดโอด ดังแสดงดังรูป 3.7



รูปที่ 3.7 แสดงการต่อใช้งาน ออฟไดคัพเปอร์ ด้วยรูปแบบง่าย ๆ โดย

$i_F$  : คือ กระแสตรงที่ไหลผ่านไดโอด เพื่อสร้างแหล่งกำเนิดแสง

$i_C$  : คือ กระแสคอลเลคเตอร์ที่ถูกเหนี่ยวนำขึ้นให้ไหลผ่าน

โฟโตทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรเป็นดังนี้

$i_F$  : กระแสผ่านไดโอด (the diode forward current)

$V_F$  : แรงดันตกคร่อมไดโอด (the diode forward voltage)

$V_i$  : แรงดันอินพุท (the input voltage)

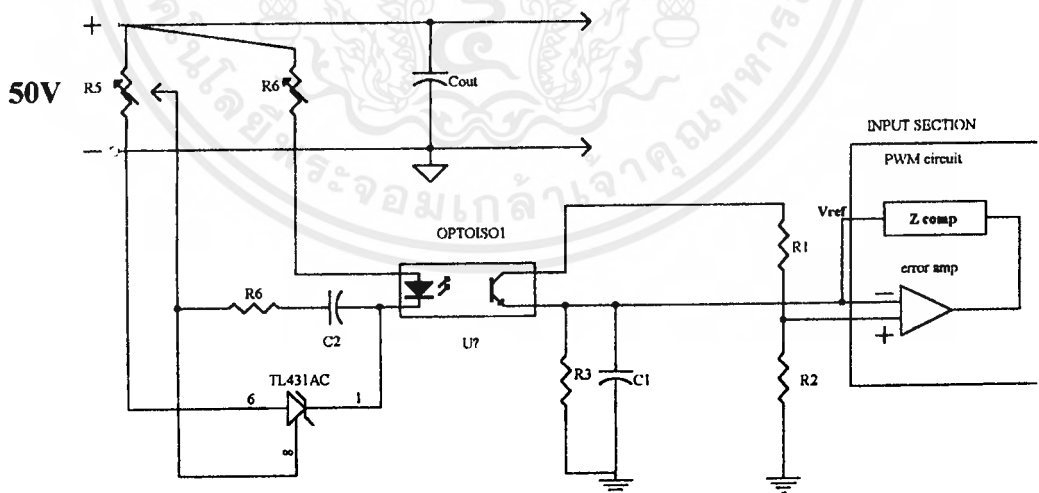
$R$  : ตัวต้านทานจำกัดกระแส (the current limit resistor)

$$\text{โดย } R = \frac{V_i - V_F}{I_F}$$

$$\text{และ } I_c = \eta I_F$$

โดย  $\eta$  คือ ประสิทธิภาพในการคัปปลิง ของออปโตคัปเปอเรอร์ (The Potocoupler's DC Current Transfer Ratio or Coupling Efficiency) โดยตรงดูค่าตัวชี้ของผู้ผลิตประกอบเพื่อคำนวณค่าตัวแปรต่าง ๆ เพื่อให้ได้กระแสคอลเลคเตอร์ :  $I_c$  ตามต้องการ

สำหรับวงจรออปโตคัปเปอเรอร์ เพื่อแยกอินพุท - เอาต์พุทของแหล่งจ่ายสวิตชิง ที่ใช้ในการทดลองจะใช้วงจรดังแสดงตามรูปที่ 3.8

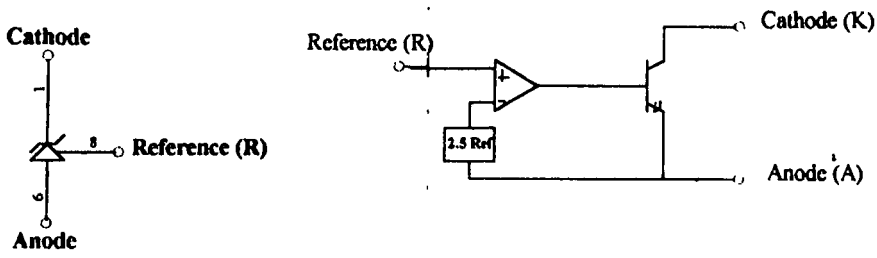


**OPTOCOUPLER CIRCUIT**

รูปที่ 3.8 แสดงการใช้ TL431 ซึ่งเป็น ชันท์ เรกกูเลเตอร์ เพื่อทำหน้าที่ในการรับออปโตคัปเปอเรอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และมีหน้าที่สำคัญในการขยายที่จำเป็น และช่วยลดความยุ่งยากของวงจรลงไป



รูปที่ 3.9 แสดงสัญลักษณ์และบล็อกไดอะแกรมของ TL431



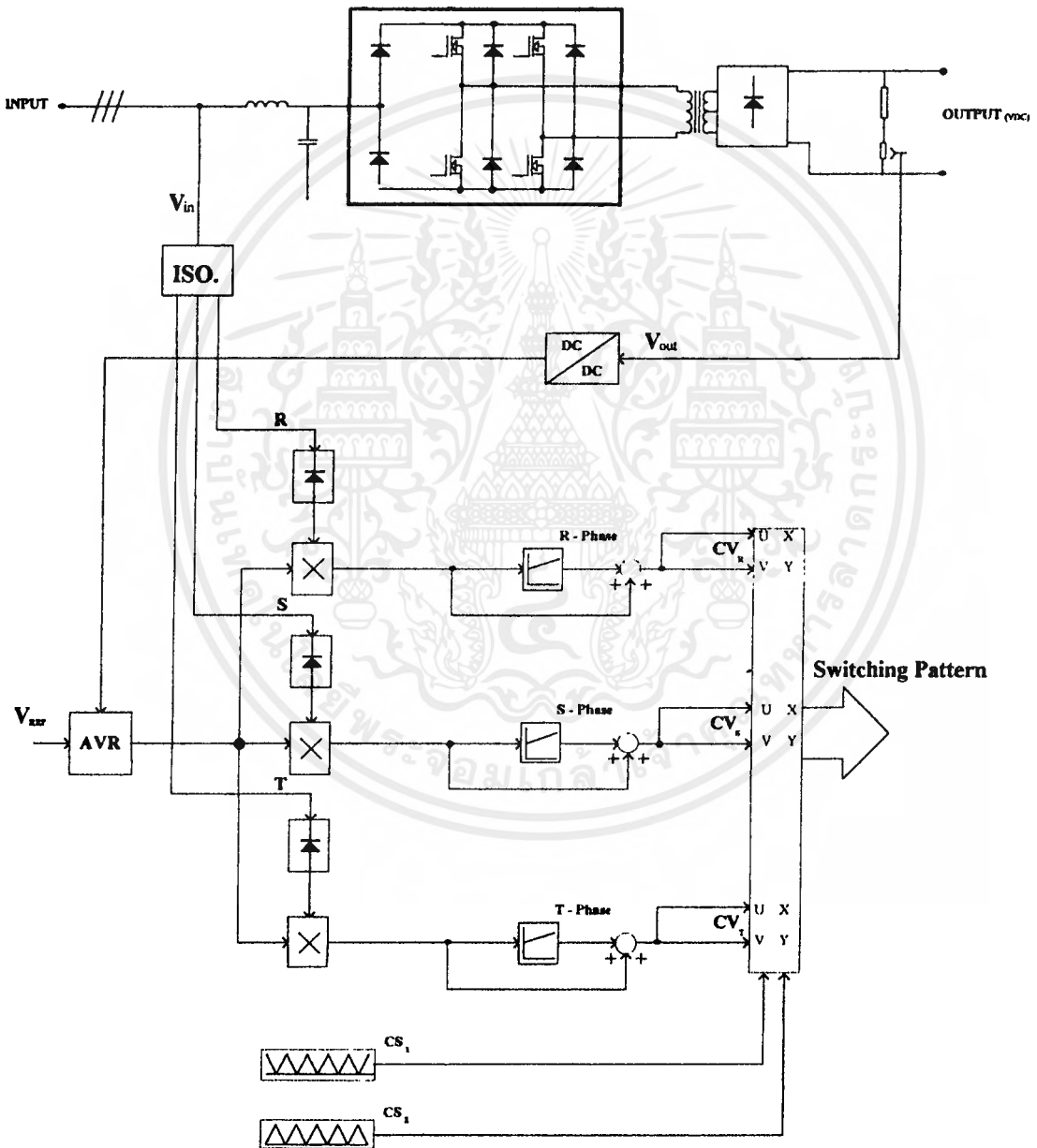
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 4

## วงจรควบคุม (Control Circuit )

### 4.1 วงจรควบคุม

วงจรควบคุมดังรูปที่ 4.1 ทำหน้าที่รับสัญญาณจากทางด้านเอาต์พุต (Output) นำมาเปรียบเทียบกับสัญญาณด้านอินพุต (Input) เพื่อให้ควบคุมรูปแบบการสวิตชิงให้มีขนาดความกว้างของการนำ (On) สัญญาณแต่ละครั้งแตกต่างกันไปตามลักษณะของโหลด



รูปที่ 4.1 แสดงรูปวงจรถวลคุมทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปมีการใช้วงจรต่าง ๆ ดังนี้

1. วงจรหม้อแปลงสามเฟส (ISO) และวงจรบริดจ์ไดโอด
2. วงจรสร้างพัลส์ความถี่ 50 KHz (Square Wave)
3. วงจรกำเนิดคลื่นสามเหลี่ยม (Triangle Wave)
4. วงจรพัลส์วิตช์มอดูเลชัน (Pulse Width Modulation)
5. วงจรสร้างสวิตชิงแพทเทิร์น (Switching Pattern)
6. วงจรคอปเปอร์ไดคัปเปิลเลอร์ (Opto Coupler)
7. วงจรคูณสัญญาณ (Multiplier)
8. วงจรเฟดเฟอเรนซ์ ( $V_{ref}$ )

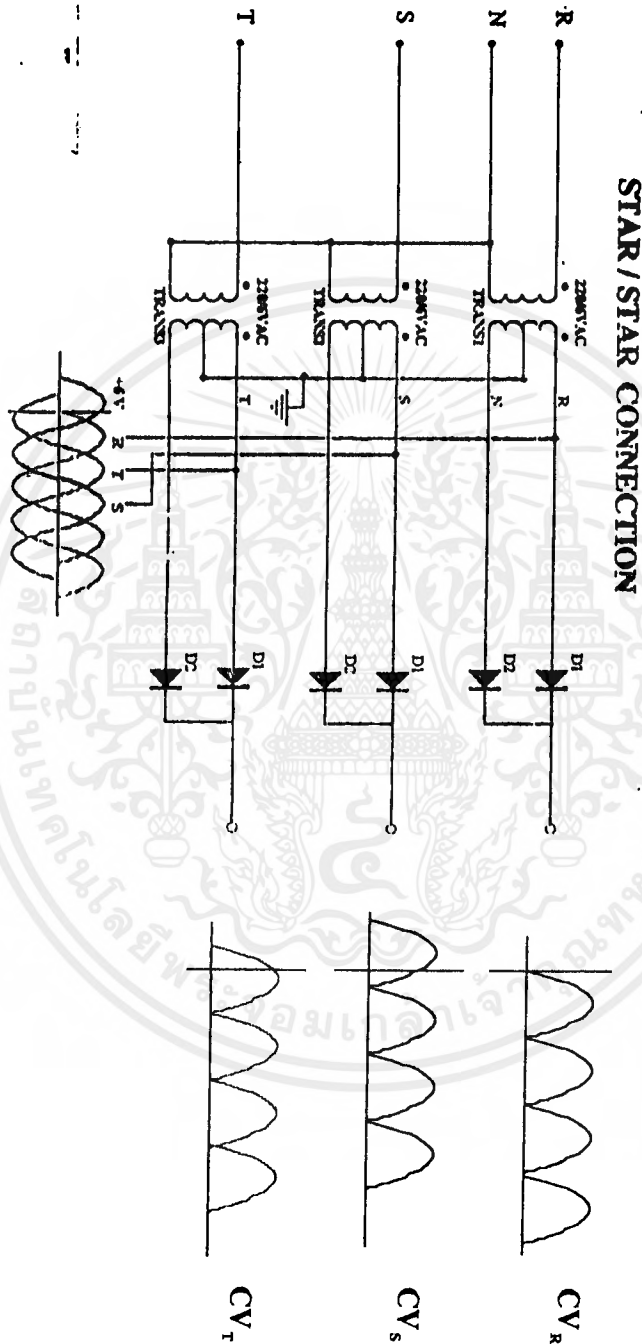
โดยวงจรทั้งหมดจะกล่าวโดยละเอียดในหัวข้อถัดไป

## 4.2 วงจรหม้อแปลงสามเฟส และวงจรฟูลบริดจ์เรกติไฟร์

(Three Phase Transformer And Full Bridge Rectifier Circuit)

ในการควบคุมความกว้างของรูปแบบการสวิตชิง จำเป็นต้องอาศัยไฟฟ้ากระแสสลับ 3 เฟส มาใช้ด้วย จึงต้องมีหม้อแปลงไฟฟ้าแปลงไฟฟ้ากระแส 3 เฟส (220 โวลท์) มาเป็นแรงดันค่าต่ำ ๆ ในที่นี้ใช้ 6 โวลท์ ดังรูปที่ 4.2 ในรูปเป็นการใช้หม้อแปลงเฟสเดียว 3 ตัวมาต่อกัน

และรูปแบบคลื่นที่เราต้องการอีกแบบหนึ่ง คือ ฟูลบริดจ์เรกติไฟร์ ดังนั้น เราจำเป็นต้องต่อบริดจ์ไดโอดอีกฟอสละ 1 ชุด เพื่อนำไปใช้ในวงจรพัลส์วิตช์มอดูเลชัน (Pulse Width Modulation) วงจรฟูลบริดจ์เรกติไฟร์แสดงไว้ในรูปที่ 4.2 เช่นเดียวกัน (เราเรียกรูปคลื่นที่ได้ว่า  $CV_R$  : สำหรับเฟส R,  $CV_S$  : เฟส S,  $CV_T$  : เฟส T)



รูปที่ 4.2 แสดงวงจรหม้อแปลงสามเฟส และวงจรชุดเวฟเรกติไฟเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 วงจรสร้างพัลส์สี่เหลี่ยม (ความถี่ 50 กิโลเฮิร์ต)

เป็นวงจรพื้นฐานเพื่อนำไปใช้ทำประโยชน์อย่างอื่น เช่น ต่อกับวงจรอินทิเกรตเพื่อสร้างสัญญาณสามเหลี่ยม ( $CS_1$ ,  $CS_2$ ) สร้างความสัมพันธ์กับวงจรพัลส์วิดมอดูเลชั่น เป็นต้น

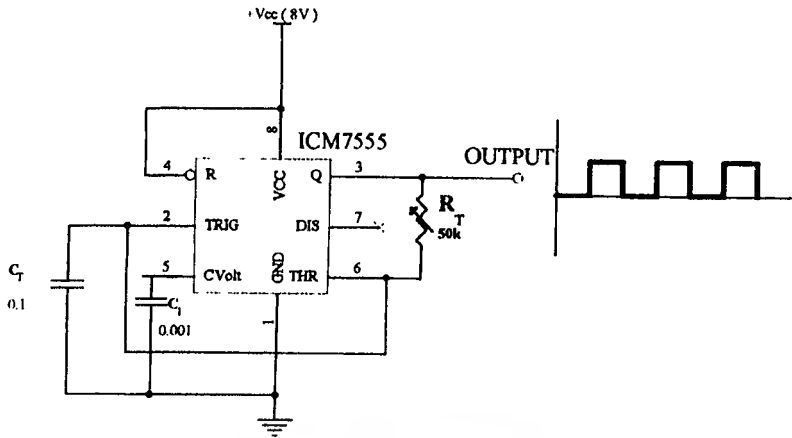
เราใช้ไอซี CMOS 555 เป็นตัวสร้างคลื่นสี่เหลี่ยม จากความสามารถที่จะให้เอาต์พุตสวิงได้จากกราวด์ถึงแรงดันของไฟเลี้ยง ทำให้ไอซีตั้งเวลาเบอร์ 555 รุ่นที่เป็น CMOS สามารถให้แรงดันเอาต์พุตเป็นคลื่นรูปสี่เหลี่ยมได้จริง ๆ ส่วนไอซีเบอร์ 555 ธรรมดาแม้จะทำได้เช่นกัน แต่ก็ต้องใช้ วงจรที่ยุ่งยากกว่ามาก และยังมีข้อเสียอีกหลายอย่างด้วย

ไอซี 555 รุ่น CMOS ดีกว่าแบบไบโพลาร์ (แบบธรรมดา) หลายอย่างเช่น สามารถผลิตความถี่ออกมาได้ช่วงกว้างกว่า ไม่สนใจกับการเปลี่ยนแปลงของแรงดันไฟเลี้ยง และไม่ดึงกระแสกระชากจากไฟเลี้ยง ที่พิเศษอีกอย่าง คือ แต่ละตัวมีคุณสมบัติใกล้เคียงกัน ความถี่จึงเปลี่ยนไปไม่มากเมื่อเปลี่ยนไอซี

วงจระะสเตเบิลมัลติไวเบรเตอร์ซึ่งสร้างคลื่นรูปสี่เหลี่ยมในที่นี้ใช้ไอซี CMOS เบอร์ ICM7555 ซึ่งมีตำแหน่งขาตรงกับไอซี 555 แบบธรรมดา ตามลักษณะการต่อวงจรดังในรูปนั้น จะได้คลื่นสี่เหลี่ยม ซึ่งมีช่วงการทำงาน (Duty Cycle) เป็น 50% โปรดสังเกตด้วยว่าตัวต้านทาน  $R_T$  ต่อกับขาเอาต์พุตแทนที่จะต่อไปหาไฟเลี้ยงดังเช่น 555 ธรรมดา

การที่มันทำงานแกว่งแรงดันไปได้เต็มที่เช่นนี้ทำให้การออกแบบวงจรง่ายขึ้น เพราะช่วงเวลาที่แรงดันเอาต์พุตเป็น HIGH หรือ LOW นั้นจะเท่ากับ  $0.693 R_T C_T$  พอดี และทำให้ได้ความถี่เป็น  $1.386 R_T C_T$  หรือประมาณ 1.4 ด้วยเช่นกัน แต่เพื่อให้มีความแม่นยำดีที่สุดแล้วค่า ควรอยู่ในช่วง 10 k $\Omega$  ถึง 10 M $\Omega$  และ  $C_T$  ควรมีค่ามากกว่า 100 pF เมื่อทดลองเปลี่ยนแรงดันไฟเลี้ยงจาก 5 V ไปจนถึง 15 V วงจรที่ใช้ ICM7555 จะให้ความถี่เปลี่ยนแปลงไปน้อยกว่า 1% ขณะที่ 555 ธรรมดาจะเปลี่ยนไปถึงประมาณ 10%

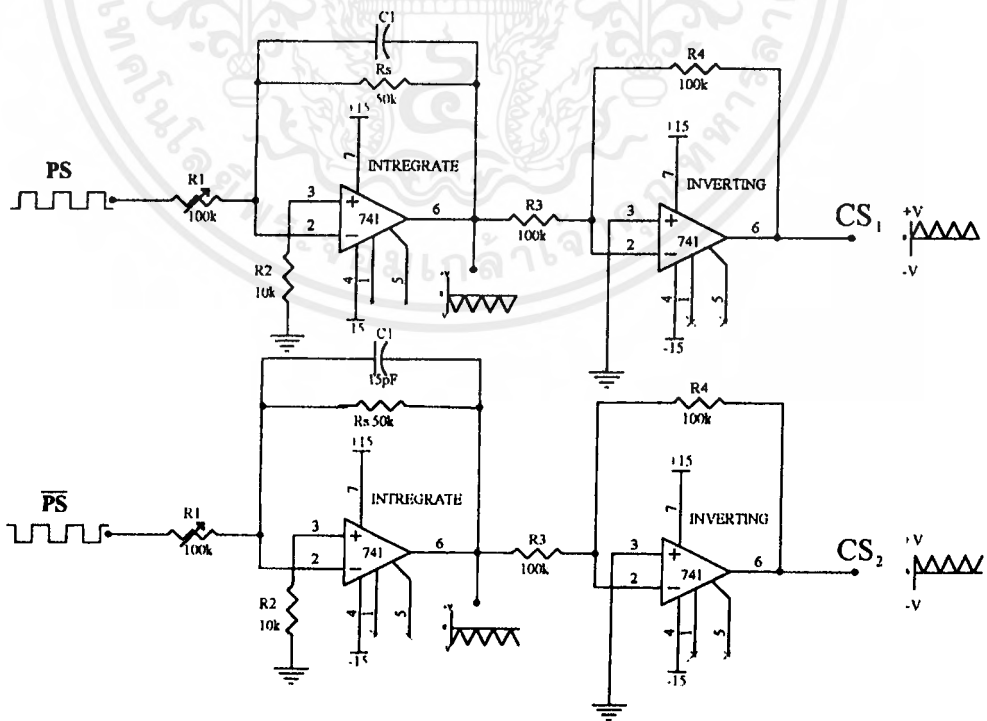
เนื่องจากวงจรมีไม่ได้ใช้ขา 7 จึงอาจใช้ขา 7 เป็นอีกเอาต์พุตหนึ่งได้ โดยต่อขึ้นไปหาไฟเลี้ยงโดยผ่านตัวต้านทานตามที่แสดงเป็นเส้นประ และถ้าวงจรมีต้องใช้งานในสภาพที่มีสัญญาณรบกวนมาก ก็ควรเพิ่ม C<sub>1</sub> เข้าไปเช่นเดียวกับการใช้งาน 555 ทั่ว ๆ ไป



รูปที่ 4.3 วงจรอะอสเตเบิลมัลติไวเบเรเตอร์

#### 4.4 วงจรสร้างคลื่นสามเหลี่ยม (Triangle Wave)

จากรูปที่ 4.2 เราต้องใช้คลื่นสามเหลี่ยม 2 ชุดด้วยกัน คือ  $CS_1$  และ  $CS_2$  ที่มีความถี่ 50 KHz การสร้างคลื่นสามเหลี่ยมทำได้โดยป้อนอินพุตเป็นคลื่นสี่เหลี่ยม แล้วใช้วงจรอินทิเกรต เพื่อให้คลื่นสี่เหลี่ยมกลายเป็นคลื่นสามเหลี่ยม แต่ในที่นี้สัญญาณที่ได้จะกลับขั้ว (ไปอยู่ทางด้านลบ) จึงต้องมีวงจรอินเวอร์ตติ้ง (Inverting) เป็นกลับสัญญาณให้กลายเป็นบวก จึงนำไปใช้งานได้ และที่สำคัญคือ  $CS_1$  กับ  $CS_2$  จะมีการนำหน้าคลื่นอยู่  $180^\circ$  ดังรูปที่ 4.4



รูปที่ 4.4 แสดงวงจรสร้างคลื่นสามเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถหาค่า  $V_o$  (แอมพลิจูดของเอาต์พุต) ได้จากสูตร [2]

$$V_o = \frac{-1}{R_1 C} \int_0^t V_i dt \quad \dots\dots\dots (1)$$

แสดงว่าเอาต์พุตที่ได้เป็นค่าลบ จำเป็นต้องมีวงจรอินเวอร์ตต่อเข้ากับเอาต์พุตอีก สำหรับวงจรอินทิเกรต (integrate) สามารถหาค่า  $R_1 C$  ดังนี้

$$R_2 = \frac{R_1 R_s}{R_1 + R_s} \quad \dots\dots\dots (2)$$

ในที่นี้เลือกใช้  $R_2 = 10 \text{ K}\Omega$

ค่า  $R_s$  จะมีผลต่ออัตราขยายความถี่ต่ำ โดยความถี่ป้อนเข้าต้องมากกว่า

$$f_c = \frac{1}{2\pi R_s C} \quad \dots\dots\dots (3)$$

ในที่นี้  $f_c = 50 \text{ kHz}$

เลือกใช้  $C = 10 \text{ pF}$

ดังนั้น ได้  $R_s = 50 \text{ k}$

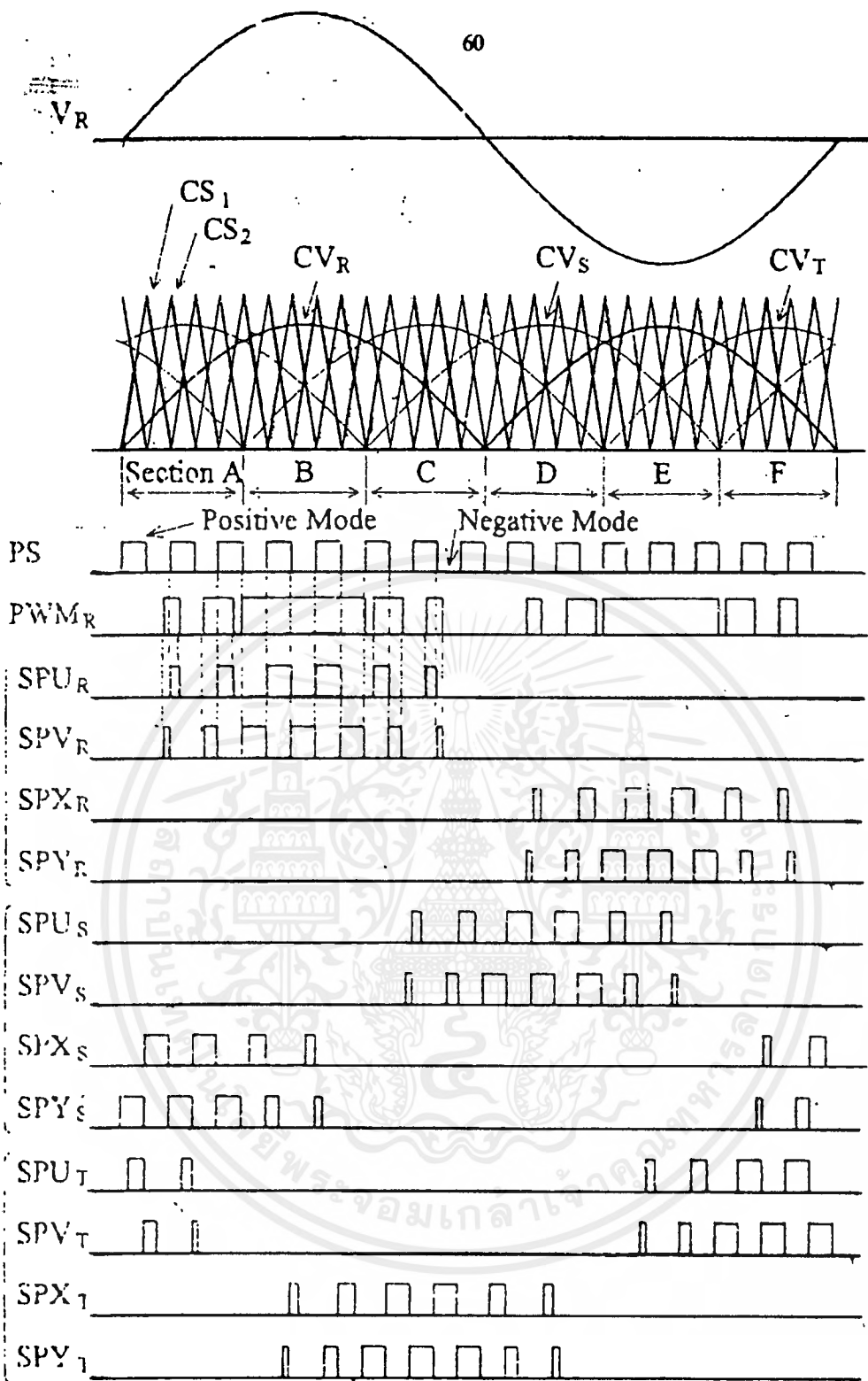
มาพิจารณาค่าอัตราขยายแรงดันตามสูตร 5 (4)

$$\frac{V_o}{V_i} = \frac{R_s}{R_1} \quad \dots\dots\dots (4)$$

ในทางปฏิบัติเราจะใช้ค่า  $R_s$  เป็น 10 เท่าของ  $R_1$  ในที่นี้เราเลือกใช้  $R_1 = 100 \text{ k}$

#### 4.5 วงจรพัลส์วิดท์มอดูเลชัน (Pulse Width Modulation : PWM)

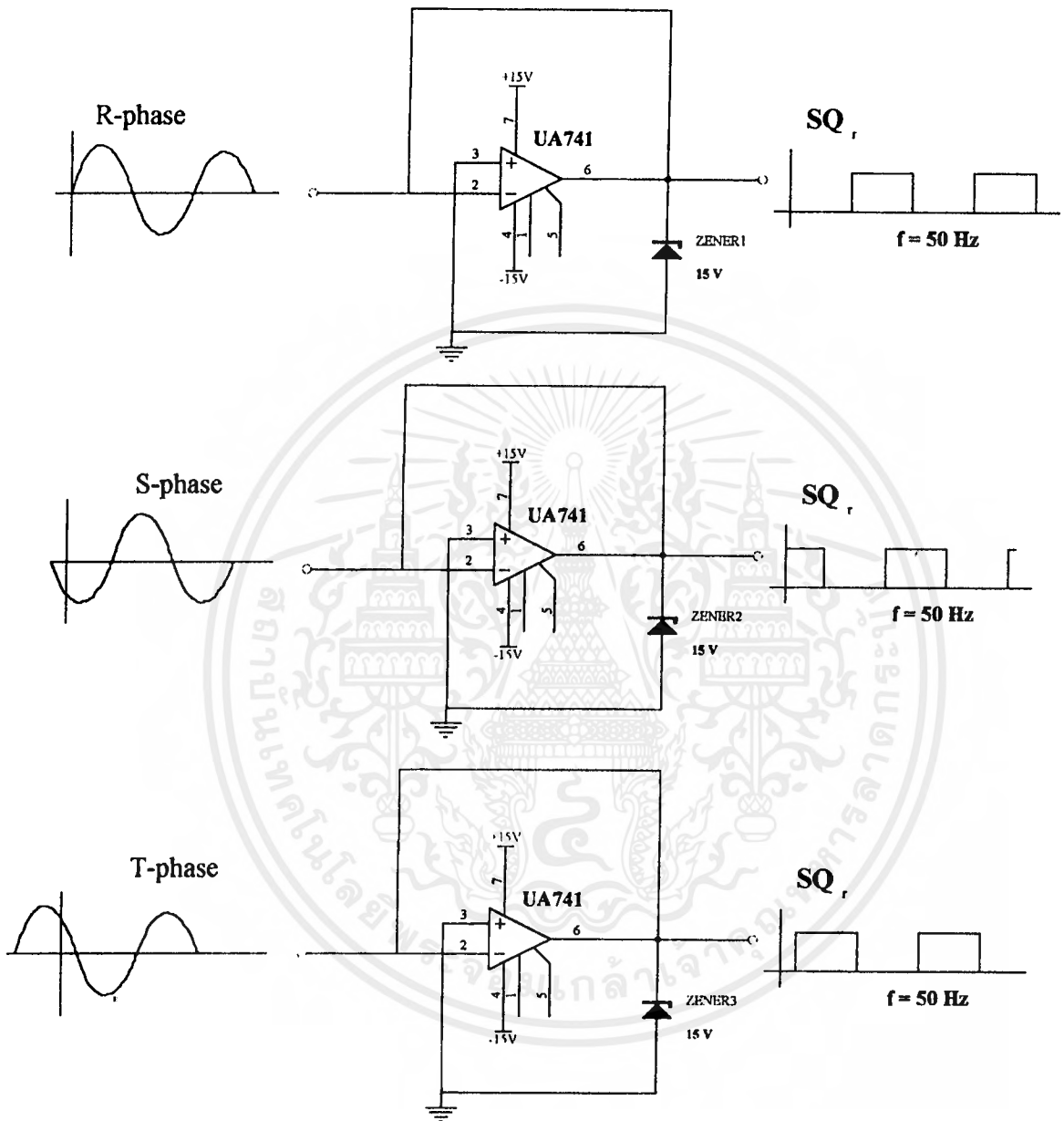
จากรูปเป็นวิธีการหารูปแบบของการสวิตช์ ซึ่งของตัวแปลงความถี่ ซึ่งรูปแบบสามารถหาได้จาก command value ซึ่งได้จากการรกติไฟท์แบบเต็มลูกคลื่นของคลื่นไซน์ ซึ่งสอดคล้องกับแรงดันเฟสอินพุท, ตัวกำเนิดสัญญาณ  $CS_1$ ,  $CS_2$  ถูกแปลงให้อินเฟสซึ่งกันและกัน และหม้อแปลงความถี่สูงมีสัญญาณชั่วคราวที่เดียวกันกับความถี่  $CS_1$ ,  $CS_2$  ในตัวอย่าง ในคาบเวลาใด ๆ เมื่อแรงดันอินพุทในเฟส R เป็นบวก ซึ่งในคาบนี้จะแบ่งเป็น 3 ส่วนด้วยกัน (A, B, C) และรูปแบบการสวิตช์ของ  $SPU_R$  และ  $SPV_R$  ของเฟส R ในการสวิตช์  $U_R$  และ  $V_R$  สามารถหาได้ ชั้นแรกในส่วน A รูปแบบการสวิตช์ของ  $SPU_R$  และ  $SPV_R$  สามารถหาได้โดยการทำงานทางตรรกะระหว่างรูปแบบของ PWM (รูปแบบ PWR ของเฟส R) ซึ่งเป็นผลจาก ส่วนควบคุม PWM กับ Command Value ของเฟส R :  $CV_R$  , แหล่งกำเนิดสัญญาณ  $CS_1$  , และสัญญาณจากหัวของหม้อแปลงความถี่สูง : PS ถัดจากนั้นในส่วนของส่วน B รูปแบบการสวิตช์หาได้จาก PS ได้โดยตรงไม่ต้องอาศัยส่วนควบคุม PWM ส่วน C รูปแบบการสวิตช์  $SPU_R$  และ  $SPV_R$  ได้จากการผลของการกระทำทางตรรกะของ  $PWM_R$  ซึ่งได้จาก  $CV_R$  และ  $CS_2$  กับ PS, ในคาบที่เป็นลบ ยังแบ่งออกเป็นส่วน D, E, F ซึ่งสามารถหารูปแบบของ  $SPX_R$  และ  $SPY_R$  ของการสวิตช์  $X_R$  และ  $Y_R$



รูปที่ 4.5 แสดงรูปแบบการสวิตช์ (Switching Pattern) โดยรวมหมดทั้งสามเฟส

จากหลักการที่กล่าวไว้ตอนต้น เราจำเป็นต้องทราบช่วงการทำงาน A, B, C, D, E, F ของแต่ละเฟส จึงต้องมีการใช้วงจร ซีไร-คลอสซิง แล้วจึงใช้ไอซี ซีมอส เบอร์ 4028 (BCD TO DECIMAL) เพื่อจะได้รู้ว่าช่วงไหนเป็น ช่วง A, B, C, D, E, F ของเฟส R, เฟส S หรือ เฟส T โดยวงจรเปรียบเทียบสัญญาณแบบ ซีไร-คลอสซิง เป็นดังรูปที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

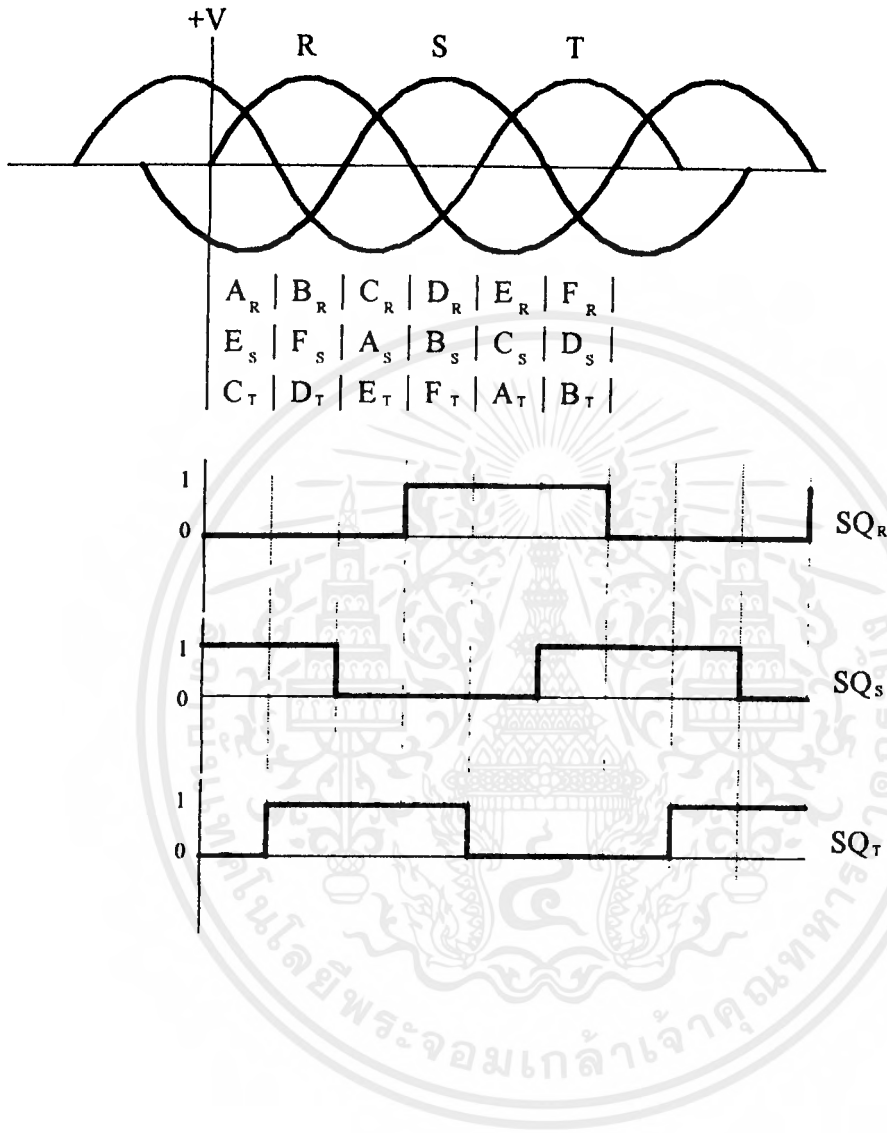


รูปที่ 4.6 วงจร ซีโร่-คอสซิง (Zero-Crossing)

เมื่อได้สัญญาณพัลส์สี่เหลี่ยม (ของเฟส R เรียกว่า SQ<sub>r</sub>, เฟส S เรียกว่า SQ<sub>s</sub>, และเฟส T เรียกว่า SQ<sub>t</sub>) ก็ลองพิจารณาตามรูปที่ 4.7 จะเห็นได้ว่า จะเกิดกรณีที่เป็นไปได้ 6 ช่วงด้วยกัน คือ

A, B, C, D, E, F ตามที่เราต้องการพอดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงรูปคลื่นสี่เหลี่ยมที่ได้ของแต่ละเฟสจากการใช้วงจร ซีโร-คลอกริง

#### 4.5.2 วงจร BCD TO DECIMAL DECODER

จากรูปที่ 4.7 เราเรียกช่องการทำงาน A, B, C, D, E, F ของเฟส R ว่า  $A_R, B_R, C_R, D_R, E_R, F_R$  ตามลำดับ เฟส S คือ  $A_S, B_S, C_S, D_S, E_S, F_S$  เฟส T คือ  $A_T, B_T, C_T, D_T, E_T, F_T$  สังเกตได้ว่า ช่วง  $A_R$  จะตรงกับ  $E_S$  และ  $C_T$  ด้วย และก็จะไล่กันไปตามลำดับ และเมื่อพิจารณาจากรูปที่ 4.7 เราจะรู้ว่าช่วงไหนคือ  $A_R$  ก็ต่อเมื่อ  $SQ_R = 0, SQ_S = 1, SQ_T = 0$  เป็นต้น ช่วงอื่น ๆ ก็

ตรวจสอบได้เหมือนกัน (จากไอซี CMOS เบอร์ 4028) ถ้าจะให้เข้าใจโปรดพิจารณาตารางที่ 4.1 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

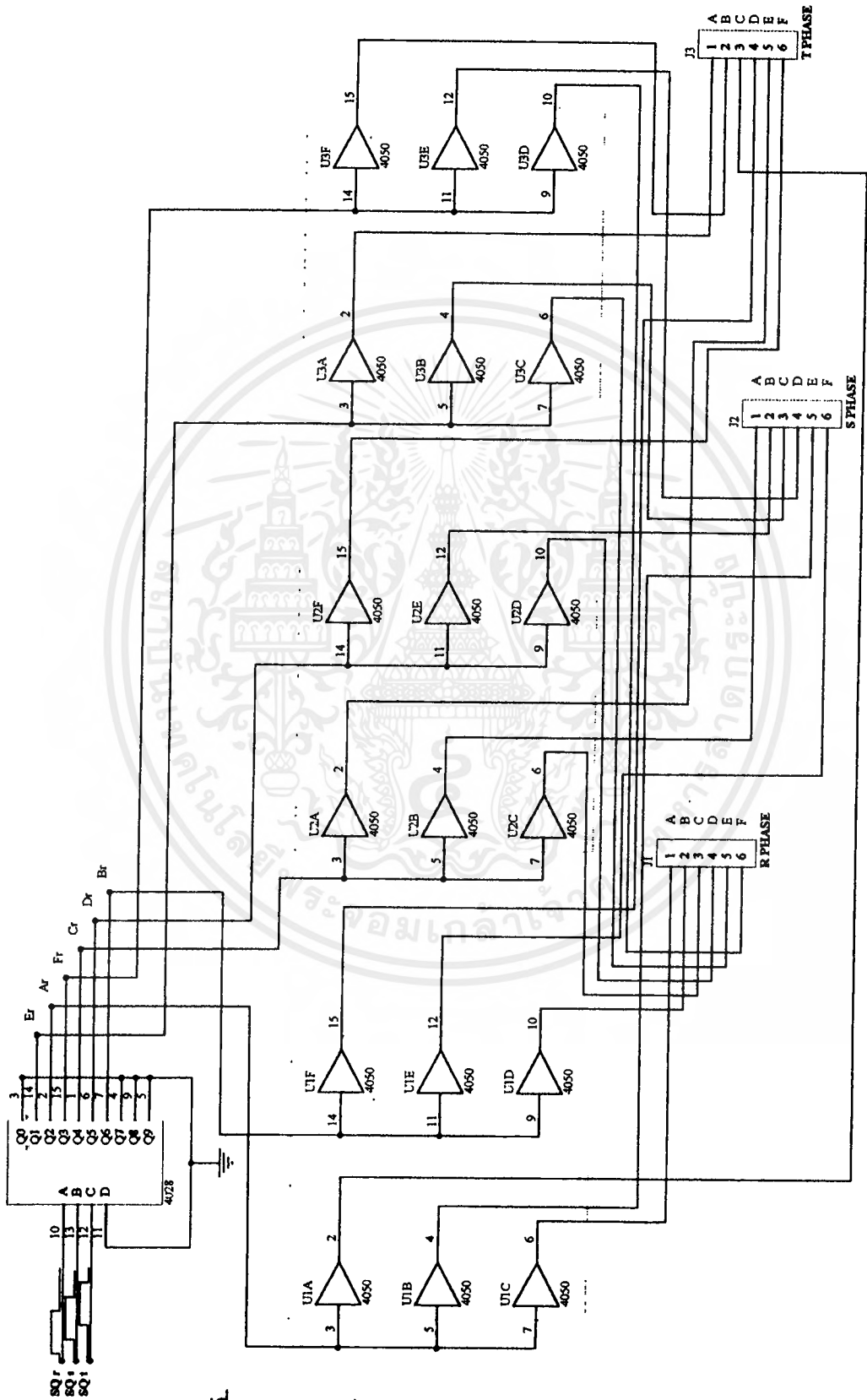
### ตารางที่ 4.1 ตารางค่าความจริงของไอซี ทิมอส เบอร์ 4028

	C	B	A	OUTPUT										
				9	8	7	6	5	4	3	2	1	0	
$A_T = E_S = A_R$	0	1	0									1		
$D_T = F_S = B_R$	1	1	0				1							
$B_T = A_S = C_R$	1	0	0						1					
$F_T = B_S = D_R$	1	0	1					1						
$A_T = C_S = E_R$	0	0	1										1	
$B_T = D_S = F_R$	0	1	1							1				

ในที่นี้เอาต์พุตของ 4028 มีทั้งหมด 10 output แต่ที่เราเลือกใช้เฉพาะเอาต์พุต 1 ถึง 6 (รวม 6 ค่า) และ อินพุต คือ  $SQ_R = A$ ,  $SQ_S = B$ ,  $SQ_T = C$  โดยวงจรที่ใช้งานจริงเป็นไปดังรูปที่ 4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BCD to DECIMAL DECODER



รูปที่ 4.8 แสดงรูปร่างของ BCD to Decimal Decoder

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.5.3 วงจรเปรียบเทียบสัญญาณ

ในการพัลส์วิตช์มอดูเลชั่น เราใช้วงจรเปรียบเทียบง่าย ๆ (ไอซีเบอร์ LM311) โดยต้องทำการเปรียบเทียบทั้งตามพลเลย โดยแยกเป็นของแต่ละเฟสดังนี้

#### 1) เฟส R

เปรียบเทียบสัญญาณ  $CV_R$  กับ  $CS_1$  มี  $CV_R$  เป็น  $V_{ref}$  และเรียกสัญญาณที่ได้ว่า  $CP_{R-S1}$  (COMPARE  $CV_R$  กับ  $CS_1$ )

เปรียบเทียบสัญญาณ  $CV_R$  กับ  $CS_2$  มี  $CV_R$  เป็น  $V_{ref}$  และเรียกสัญญาณที่ได้ว่า  $CP_{R-S2}$  (COMPARE  $CV_R$  กับ  $CS_2$ )

#### 2) เฟส S

เปรียบเทียบสัญญาณ  $CV_S$  กับ  $CS_1$  เรียกว่า  $CP_{S-S1}$  (COMPARE  $CV_S$  กับ  $CS_1$ )

เปรียบเทียบสัญญาณ  $CV_S$  กับ  $CS_2$  เรียกว่า  $CP_{S-S2}$  (COMPARE  $CV_S$  กับ  $CS_2$ )

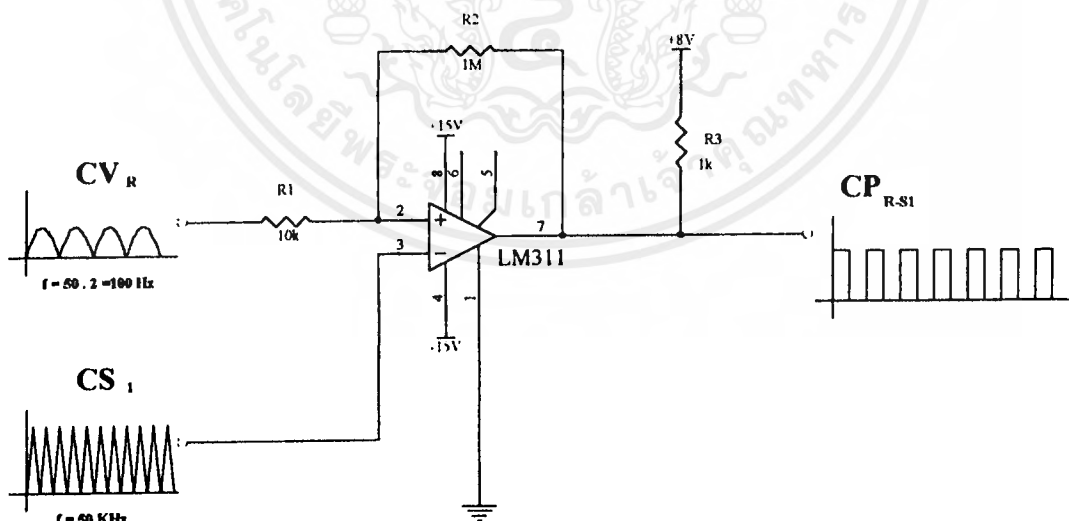
ดึง สัญญาณ PS เป็นของเฟส S เรียกว่า  $PS_S$

#### 3) เฟส T

เปรียบเทียบสัญญาณ  $CV_T$  กับ  $CS_1$  เรียกว่า  $CP_{T-S1}$  (COMPARE  $CV_T$  กับ  $CS_1$ )

เปรียบเทียบสัญญาณ  $CV_T$  กับ  $CS_2$  เรียกว่า  $CP_{T-S2}$  (COMPARE  $CV_T$  กับ  $CS_2$ )

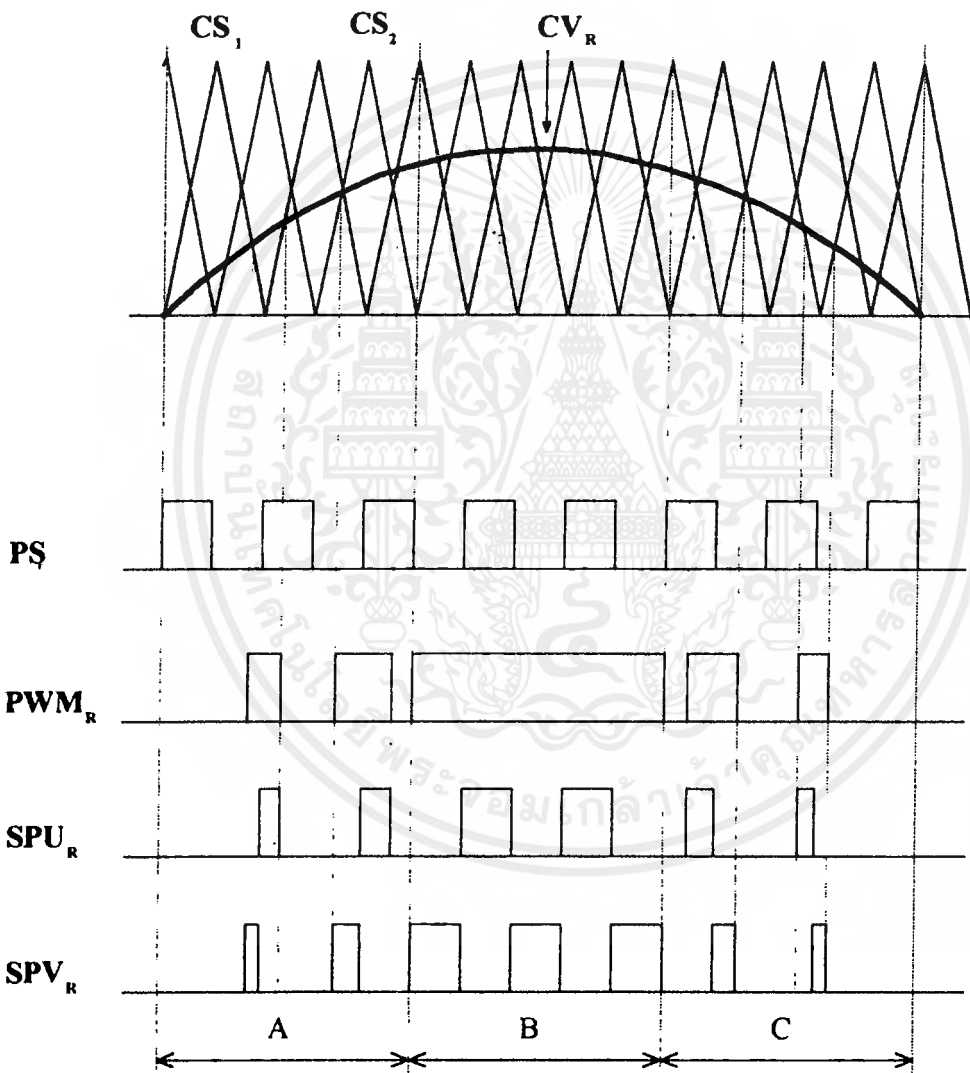
ดึง สัญญาณ PS เป็นของเฟส T เรียกว่า  $PS_T$



รูปที่ 4.9 แสดงวงจรเปรียบเทียบสัญญาณ  $CS_1$  และ  $CS_2$  กับสัญญาณ  $CV_R$ ,  $CV_S$ ,  $CV_T$

#### 4.5.4 เทคนิคการพัลส์วิดท์มอดูเลชัน (Pulse Width Modulation Technique)

เรามาพิจารณาการพัลส์วิดท์มอดูเลชัน อีกครั้งหนึ่งจากข้อความที่กล่าวไว้ตอนต้นของหัวข้อ 4.5 ลองพิจารณารูปที่ 4.10



#### SWITCHING PATTERN OF R-PHASE

รูปที่ 4.10 แสดงรูปแบบการสวิตช์ (Switching Pattern) ของเฉพาะเฟส R และเฉพาะครึ่งโวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบของ  $PWM_R$  มีการใช้สัญญาณจากหัวข้อ 4.5.2 และ 4.5.3 ประมวลผลกันด้วย โดยพิจารณาแต่ละเฟสได้ดังนี้

### 1. เฟส R

รูปแบบช่วง A ได้จาก  $CP_{R-S1}$  AND กับ  $A_R$  ได้  $PWM_{R+,A}$

รูปแบบช่วง B ได้จาก สัญญาณ  $B_R$  ได้  $PWM_{R+,B}$

รูปแบบช่วง C ได้จาก  $CP_{R-S2}$  AND กับ  $C_R$  ได้  $PWM_{R+,C}$

ถ้าดูจากรูป 4.5 เราจะได้ช่วง D, E, F อีก คือ

รูปแบบช่วง D ได้จาก  $CP_{R-S2}$  AND กับ  $D_R$  ได้  $PWM_{R-,D}$

รูปแบบช่วง E ได้จากสัญญาณ  $E_R$  ได้  $PWM_{R-,E}$

รูปแบบช่วง F ได้จาก  $CP_{R-S1}$  AND กับ  $F_R$  ได้  $PWM_{R-,F}$

### หมายเหตุ

1. ช่วง A, B, C เป็นการทำงานช่วงครึ่งไซเคิลบวก
  2. ช่วง D, E, F เป็นการทำงานช่วงครึ่งไซเคิลลบ
- และในรูปแบบที่คล้าย ๆ กัน ก็จะได้รูปแบบ PWM ของเฟส S และ T ดังนี้

### 2. เฟส S

รูปแบบช่วง A ได้จาก  $CP_{S-S1}$  AND กับ  $A_S$  ได้  $PWM_{S+,A}$

รูปแบบช่วง B ได้จาก สัญญาณ  $B_S$  ได้  $PWM_{S+,B}$

รูปแบบช่วง C ได้จาก  $CP_{S-S2}$  AND กับ  $C_S$  ได้  $PWM_{S+,C}$

รูปแบบช่วง D ได้จาก  $CP_{S-S2}$  AND กับ  $D_S$  ได้  $PWM_{S-,D}$

รูปแบบช่วง E ได้จากสัญญาณ  $E_S$  ได้  $PWM_{S-,E}$

รูปแบบช่วง F ได้จาก  $CP_{S-S1}$  AND กับ  $F_S$  ได้  $PWM_{S-,F}$

นำรูปแบบช่วง A ถึง F มา OR กันจะได้  $PWM_S$

### 3. เฟส T

รูปแบบช่วง A ได้จาก  $CP_{T-S1}$  AND กับ  $A_T$  ได้  $PWM_{T+,A}$

รูปแบบช่วง B ได้จาก สัญญาณ  $B_T$  ได้  $PWM_{T+,B}$

รูปแบบช่วง C ได้จาก  $CP_{T-S2}$  AND กับ  $C_T$  ได้  $PWM_{T+,C}$

รูปแบบช่วง D ได้จาก  $CP_{T-S2}$  AND กับ  $D_T$  ได้  $PWM_{T-,D}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบช่วง E ได้จากสัญญาณ  $E_T$  ได้  $PWM_{S-,E}$   
 รูปแบบช่วง F ได้จาก  $CP_{T-S1}$  AND กับ  $F_T$  ได้  $PWM_{S-,F}$   
 นำรูปแบบช่วง A ถึง F มา OR กันจะได้  $PWM_T$

หมายเหตุ รูปแบบการพัลส์วิดท์มอดูเลชัน เราจะไม่นำไปใช้เลย แต่จะต้องทำให้กลายเป็นรูปแบบการสวิตช์ () ของเพาเวอร์มอสเฟตแต่ละตัวก่อน ซึ่งจะกล่าวในหัวข้อ 4.6

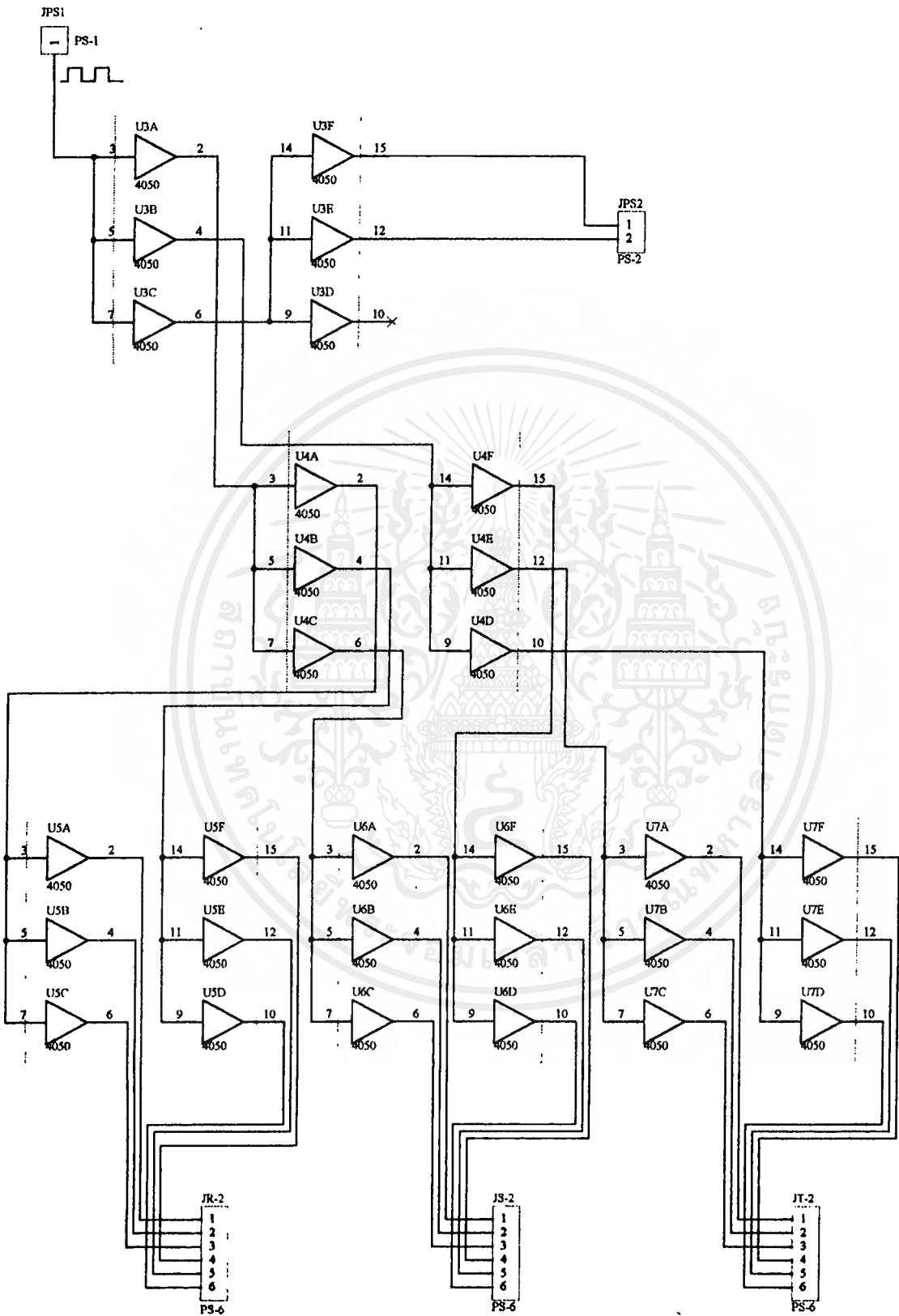
## 4.6 การสร้างรูปแบบการสวิตช์ (Switching Pattern)

### 4.6.1 รูปแบบการสวิตช์ที่ต้องการ

รูปแบบที่ต้องการได้แสดงให้เห็นแล้วในรูปที่ 4.5 โดยต้องมีการใช้เพาเวอร์มอสเฟต (Power MOSFET) 12 ตัว (เฟสละ 4 ตัว) ดังนั้น จะมีรูปแบบที่ต่างกันถึง 12 แบบโดยจะได้อธิบายในหัวข้อถัดไป

### 4.6.2 วงจรเพิ่มจำนวนเอาต์พุต

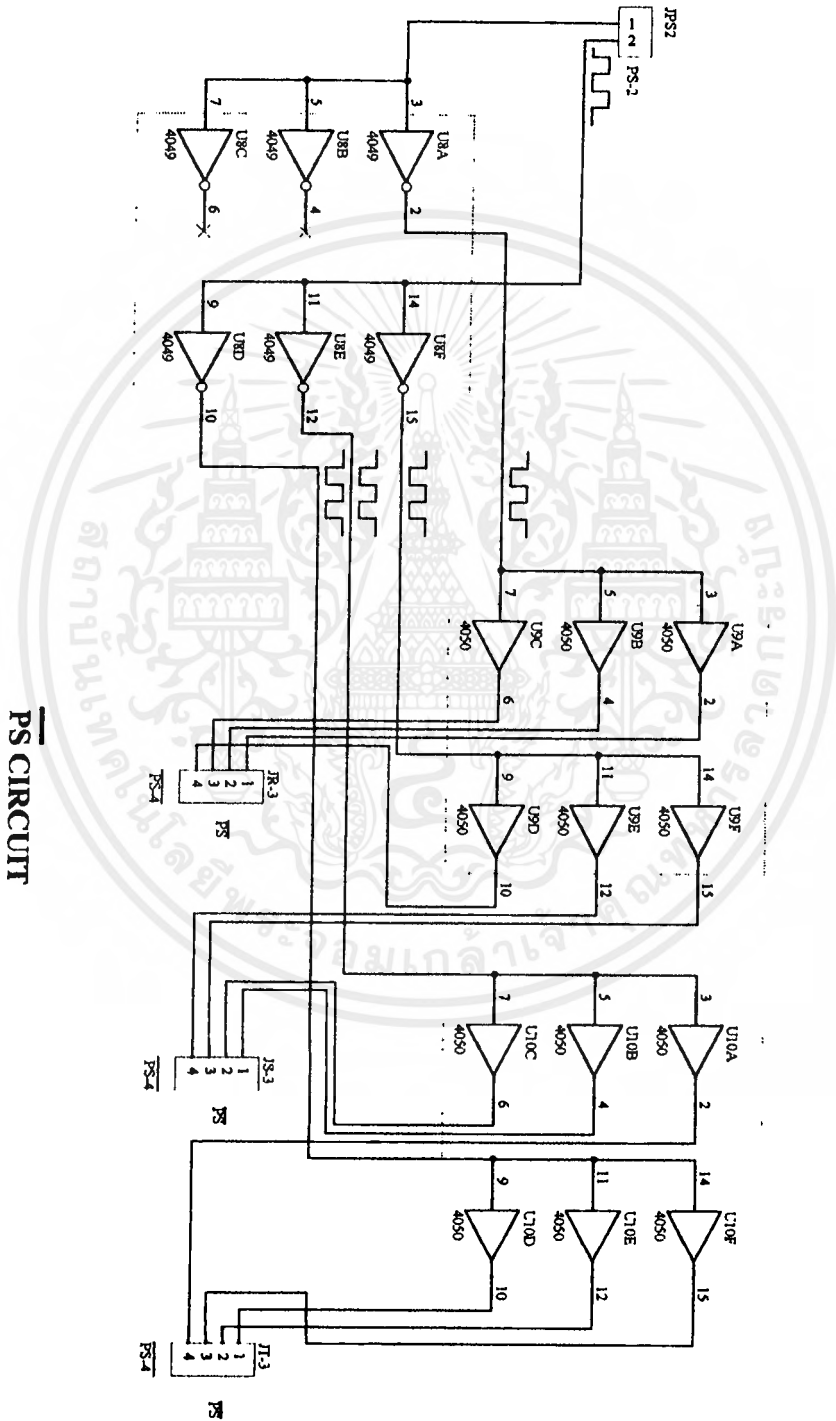
ในการสร้างรูปแบบการสวิตช์จำเป็นต้องใช้สัญญาณ PS และ  $\overline{PS}$  จำนวนมาก ทำให้ต้องมีการเพิ่มจำนวนเอาต์พุตของ PS และ  $\overline{PS}$  ให้เพียงพอ ในการสร้างเอาต์พุต PS เพิ่มขึ้นทำได้โดยใช้ ไอซี ซีมอสเบอร์ 4050 ซึ่งเป็นตัวบัฟเฟอร์ชนิดหนึ่ง และการสร้างเอาต์พุต  $\overline{PS}$  เพิ่มขึ้นก็ทำได้โดยให้ ไอซี ซีมอสเบอร์ 4049 ซึ่งวงจรทั้งสองแสดงไว้ดังรูปที่ 4.11 และ 4.12 ตามลำดับ



PS EXPANDER cct.

รูปที่ 4.11 แสดงวงจรเพิ่มจำนวนเอาต์พุต PS (PS Expander)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PS CIRCUIT

รูปที่ 4.12 แสดงวงจรเพิ่มจำนวนเอาต์พุต PS (PS - Bar Expander)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.6.3 วงจรสร้างรูปแบบการสวิตช์ของแต่ละเฟส (Switching Pattern Circuit)

รูปแบบการสวิตช์ที่เราได้พิจารณาแล้วในรูปที่ 4.5 ก็เป็นเพียงวงจรลอจิกที่ไม่ซับซ้อนมากมาย ซึ่งสามารถพิจารณารูปแบบการสวิตช์แต่ละเฟส และแต่ละตัวได้ดังนี้

#### 1) เฟส R

แบ่งการควบคุมได้ 4 ตัว ( $U_R, V_R, X_R, Y_R$ )

SPU<sub>R</sub> ได้จาก

A) PWM<sub>R+,A</sub> AND PS ได้ SPU<sub>RA</sub>

B) PWM<sub>R+,B</sub> ได้ SPU<sub>RB</sub>

C) PWM<sub>R+,C</sub> AND PS ได้ SPU<sub>RC</sub>

SPV<sub>R</sub> ได้จาก

A) PWM<sub>R+,A</sub> AND  $\overline{PS}$  ได้ SPV<sub>RA</sub>

B) PWM<sub>R+,B</sub> ได้ SPV<sub>RB</sub>

C) PWM<sub>R+,C</sub> AND PS ได้ SPV<sub>RC</sub>

SPX<sub>R</sub> ได้จาก

A) PWM<sub>R+,D</sub> AND PS ได้ SPX<sub>RD</sub>

B) PWM<sub>R+,E</sub> ได้ SPX<sub>RE</sub>

C) PWM<sub>R+,F</sub> AND  $\overline{PS}$  ได้ SPX<sub>RF</sub>

SPY<sub>R</sub> ได้จาก

A) PWM<sub>R+,D</sub> AND PS ได้ SPY<sub>RD</sub>

B) PWM<sub>R+,E</sub> ได้ SPY<sub>RE</sub>

C) PWM<sub>R+,F</sub> AND PS ได้ SPY<sub>RF</sub>

ในรูปแบบการสวิตช์แต่ละตัวนั้นได้จากการ OR กันในหัวข้อ A, B, C เช่น SPX<sub>R</sub> ได้จาก SPX<sub>RD</sub> OR SPX<sub>RE</sub> OR SPX<sub>RF</sub> เป็นต้น

#### 2) เฟส S

แบ่งการควบคุมได้ 4 ตัว ( $U_S, V_S, X_S, Y_S$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPU<sub>s</sub> ได้จาก

- A) PWM<sub>S+,A</sub> AND PS ได้ SPU<sub>SA</sub>  
 B) PWM<sub>S+,B</sub> ได้ SPU<sub>SB</sub>  
 C) PWM<sub>S+,C</sub> AND PS ได้ SPU<sub>SC</sub>

SPV<sub>s</sub> ได้จาก

- A) PWM<sub>S+,A</sub> AND PS ได้ SPV<sub>SA</sub>  
 B) PWM<sub>S+,B</sub> ได้ SPV<sub>SB</sub>  
 C) PWM<sub>S+,C</sub> AND PS ได้ SPV<sub>SC</sub>

SPX<sub>s</sub> ได้จาก

- A) PWM<sub>S+,D</sub> AND PS ได้ SPX<sub>SA</sub>  
 B) PWM<sub>S+,E</sub> ได้ SPX<sub>SB</sub>  
 C) PWM<sub>S+,F</sub> AND PS ได้ SPX<sub>SC</sub>

SPY<sub>s</sub> ได้จาก

- A) PWM<sub>S+,D</sub> AND PS ได้ SPY<sub>SA</sub>  
 B) PWM<sub>S+,E</sub> ได้ SPY<sub>SB</sub>  
 C) PWM<sub>S+,F</sub> AND PS ได้ SPY<sub>SC</sub>

นำแต่ละส่วนมา OR กัน จะได้แพทเทิร์นตามต้องการ

### 3) เฟส T

แบ่งการควบคุมได้ 4 ตัว (U<sub>T</sub>, V<sub>T</sub>, X<sub>T</sub>, Y<sub>T</sub>)

SPU<sub>T</sub> ได้จาก

- A) PWM<sub>T+,A</sub> AND PS ได้ SPU<sub>TA</sub>  
 B) PWM<sub>T+,B</sub> ได้ SPU<sub>TB</sub>  
 C) PWM<sub>T+,C</sub> AND PS ได้ SPU<sub>TC</sub>

SPV<sub>T</sub> ได้จาก

- A) PWM<sub>T+,A</sub> AND PS ได้ SPV<sub>TA</sub>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- B)  $\overline{PWM_{T+,B}}$  ได้  $SPV_{TB}$   
 C)  $\overline{PWM_{T+,C}}$  AND  $\overline{PS}$  ได้  $SPV_{TC}$

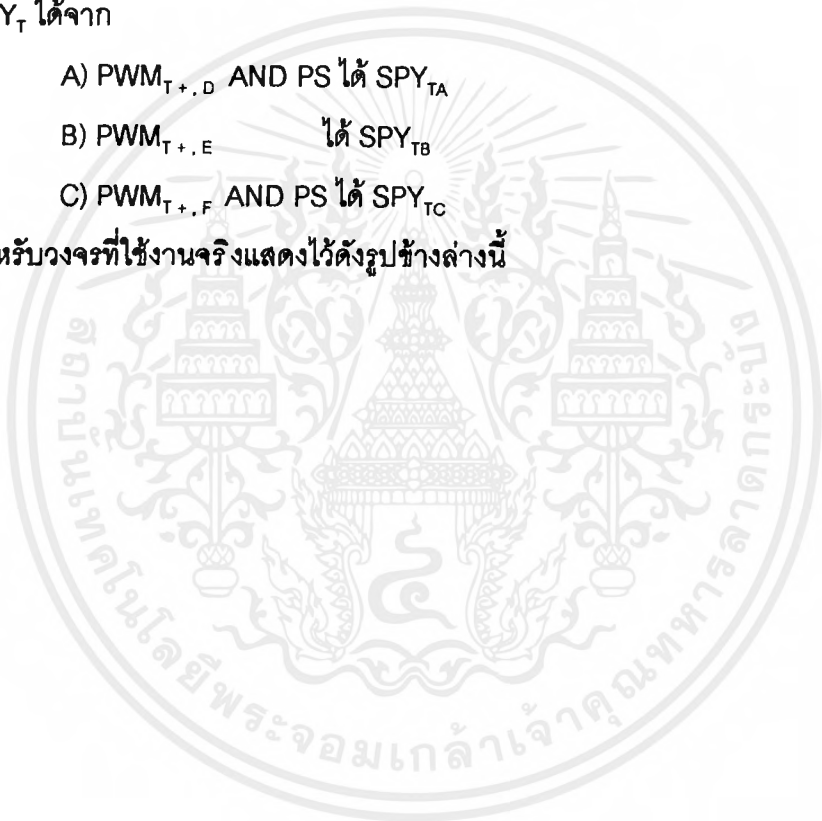
$SPX_T$  ได้จาก

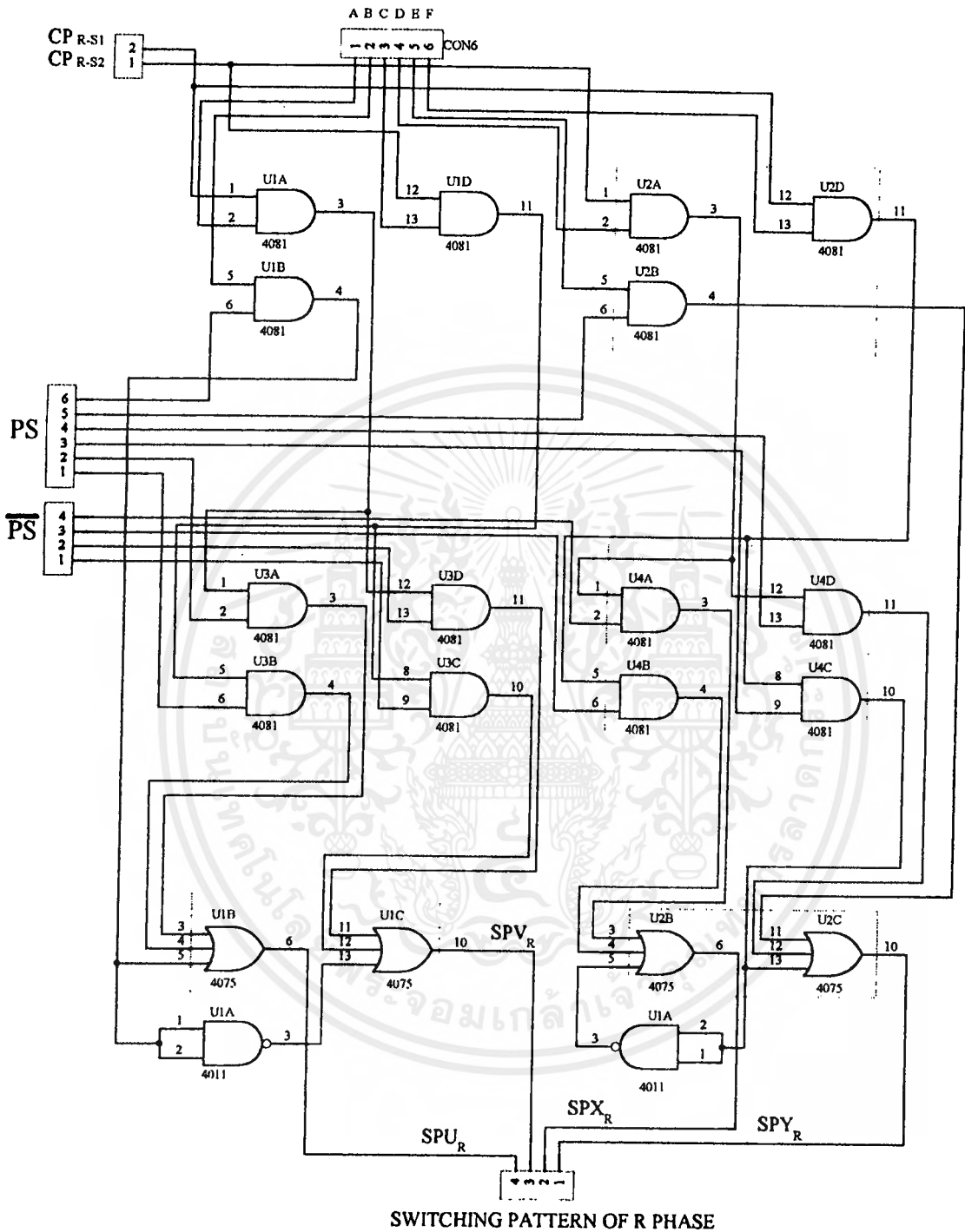
- A)  $\overline{PWM_{T+,D}}$  AND  $\overline{PS}$  ได้  $SPX_{TA}$   
 B)  $\overline{PWM_{T+,E}}$  ได้  $SPX_{TB}$   
 C)  $\overline{PWM_{T+,F}}$  AND  $\overline{PS}$  ได้  $SPX_{TC}$

$SPY_T$  ได้จาก

- A)  $\overline{PWM_{T+,D}}$  AND  $\overline{PS}$  ได้  $SPY_{TA}$   
 B)  $\overline{PWM_{T+,E}}$  ได้  $SPY_{TB}$   
 C)  $\overline{PWM_{T+,F}}$  AND  $\overline{PS}$  ได้  $SPY_{TC}$

สำหรับวงจรที่ใช้งานจริงแสดงไว้ดังรูปข้างล่างนี้





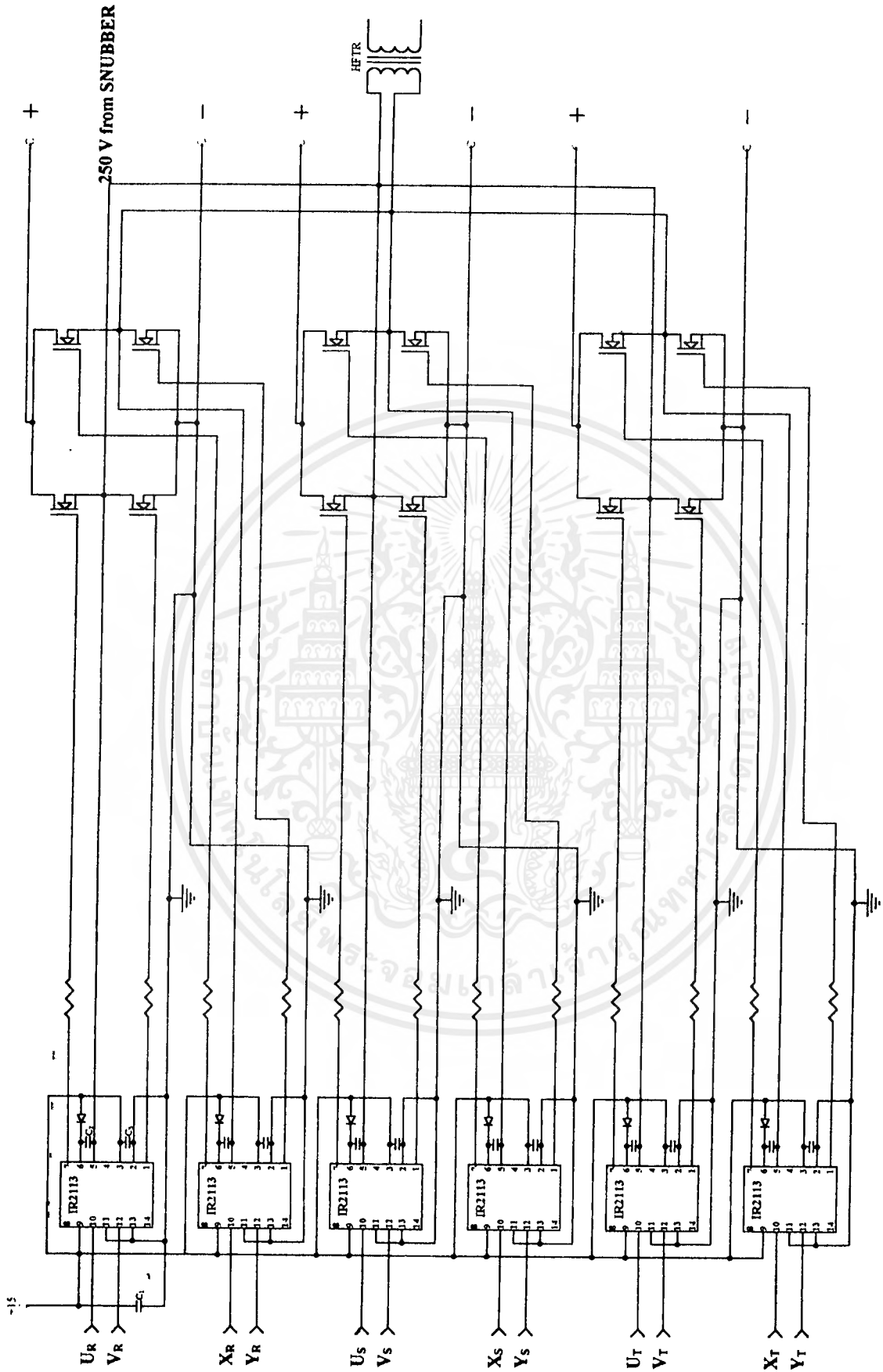
รูปที่ 4.13 แสดงวงจรสร้างรูปแบบการสวิตช์ (Switching Pattern)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับงานวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.7 วงจรขับเพาเวอร์มอสเฟต

สำหรับวงจรที่ใช้สำหรับขับเพาเวอร์มอสเฟต เราได้นำ IR2113 เข้ามาช่วยในการขับ ซึ่งก่อให้เกิดความสะดวกรวดเร็วในการใช้งาน ซึ่งใช้ทั้งหมด 6 ตัว โดยแต่ละตัวของ IR2113 จะสามารถขับเพาเวอร์มอสเฟตได้ 2 ตัว นั่นคือ ใน IR2113 หนึ่งตัวนั้นจะมีสองอินพุทและสองเอาต์พุท โดยขาที่ 10 และ 12 จะเป็นตัวรับสัญญาณจากอินพุท (จากสวิทชิงเพทเทิร์นของวงจรควบคุม) และส่งสัญญาณเอาต์พุทออกที่ขา 1 และ 7 ตามลำดับ จากนั้นสัญญาณก็จะถูกส่งไปยังขา GATE ของเพาเวอร์มอสเฟต เพื่อสั่งให้เพาเวอร์มอสเฟตเปิด - ปิด วงจรเพื่อส่งผ่านกำลังจากอินพุทไปยังเอาต์พุทโดยผ่านหม้อแปลงความถี่สูงในลำดับต่อไป เพื่อให้ได้แหล่งจ่ายกำลัง 50 โวลต์ 20 แอมแปร์ 1 (KW)



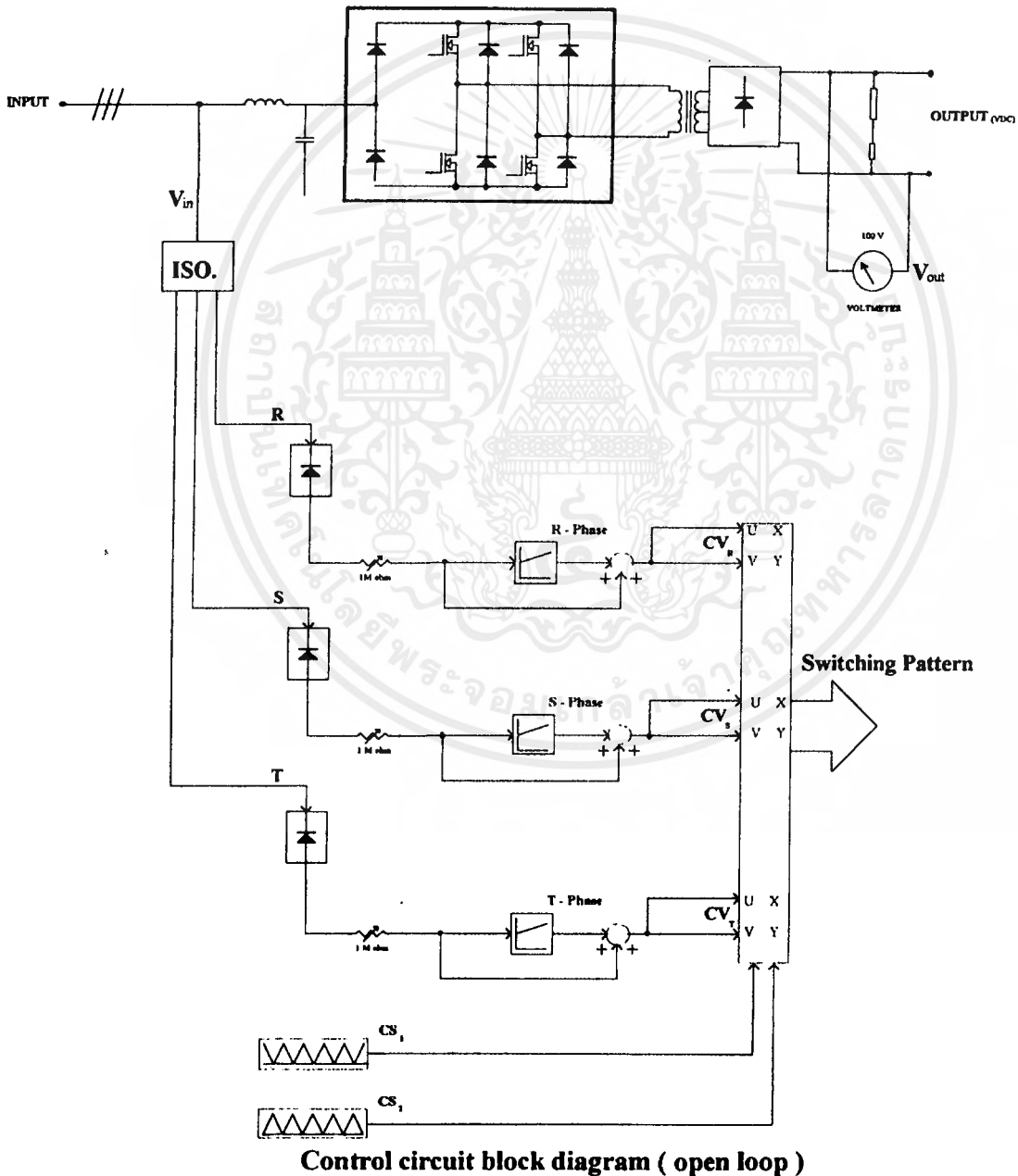


รูปที่ 4.14 วงจรขับเฟสเวอรัมอสเฟตโดยใช้ IR2113

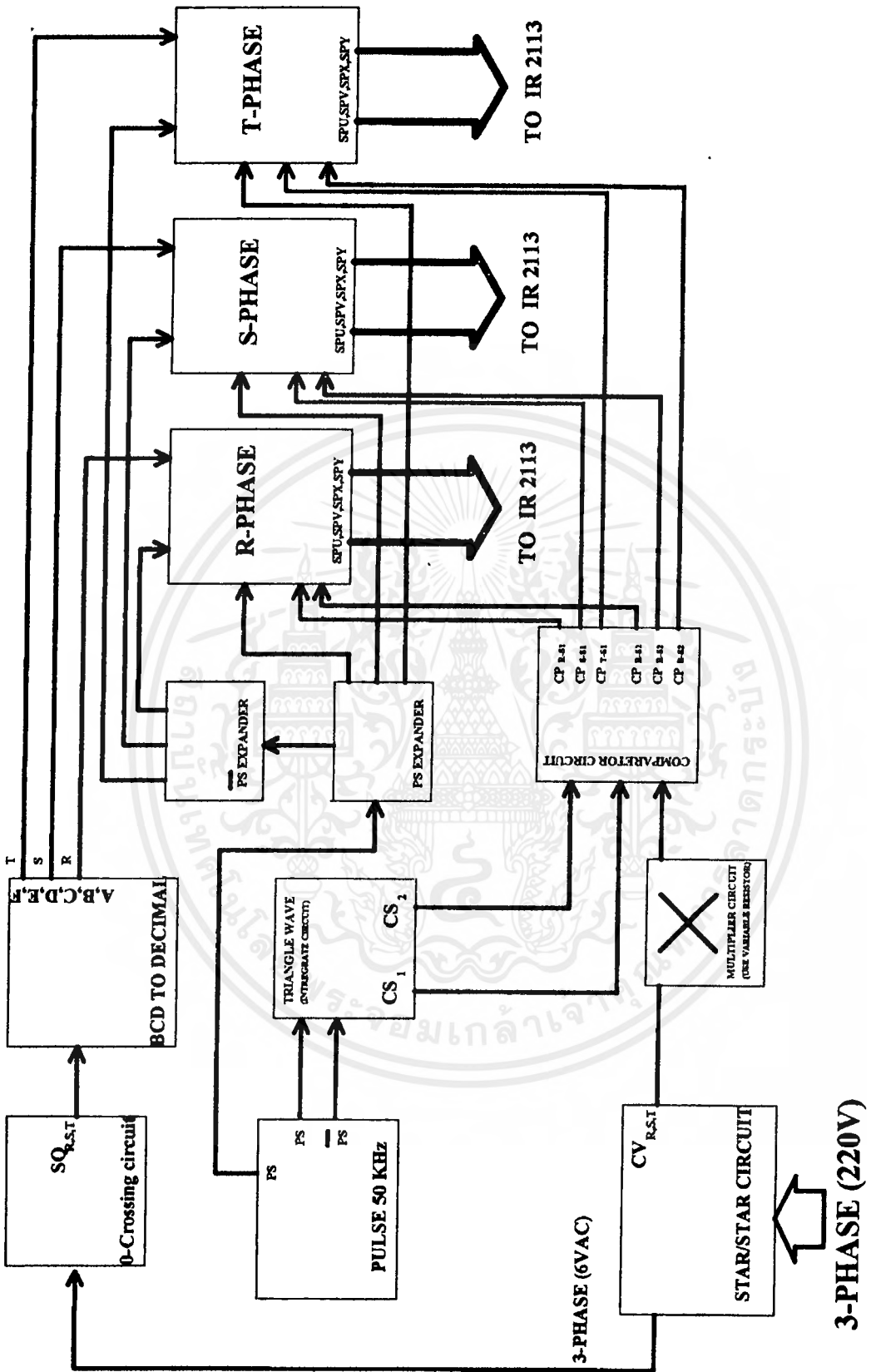
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.8 วงจรที่ใช้งานจริง

เนื่องจากวงจรควบคุมที่จะใช้มีราคาค่อนข้างสูง หาซื้อยากและต้องใช้ถึง 3 ตัว เพราะฉะนั้นในขั้นต้นนี้เราจึงใช้ตัวต้านทานแบบปรับค่าได้แทน โดยจะเป็นตัวกำหนดแอมพลิจูดของสัญญาณ  $CV_R$ ,  $CV_S$ ,  $CV_T$  ซึ่งการกำหนดนี้เปรียบเสมือนเป็นวงจรแบบเปิด (open loop) คือ เราสามารถปรับกำลังเอาต์พุต โดยการเปลี่ยนค่าตัวต้านทาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 4.15 แสดงวงจรควบคุมที่ใช้งานจริง อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BLOCK DIAGRAM ( AS BUILT )

รูปที่ 4.16 แสดงวงจรควบคุมที่ใช้ในการทดลอง

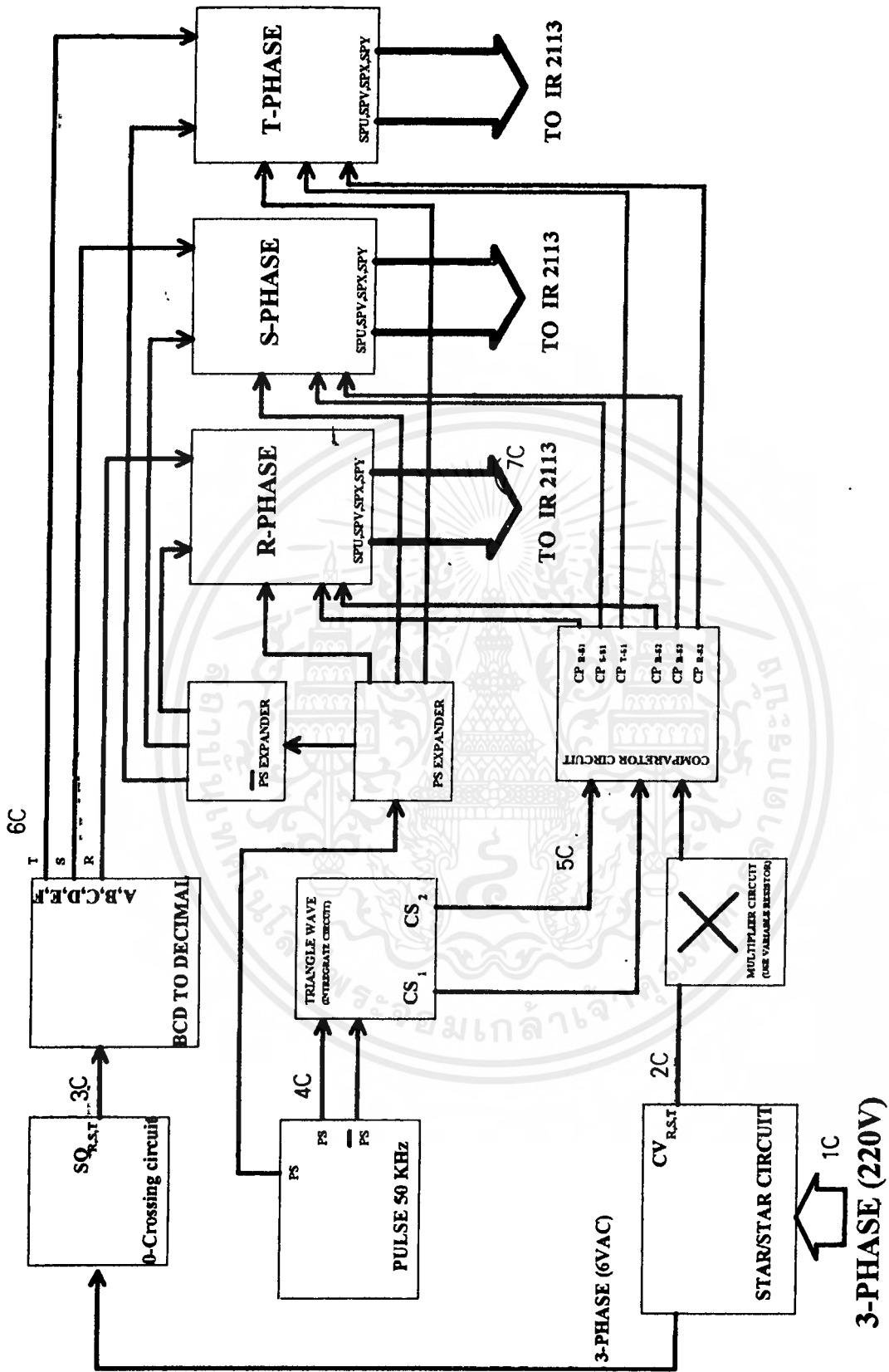
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5 การทดลอง

### 5.1 การทดลองในวงจรควบคุม

#### 5.1.1 ลักษณะคลื่น ณ ตำแหน่งต่าง ๆ ในวงจรควบคุม พิจารณาจุดต่าง ๆ ตามรูปที่ 5.1



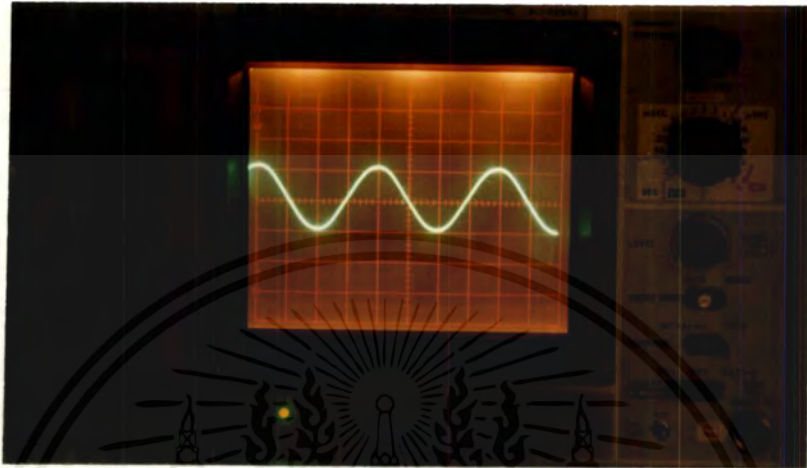


BLOCK DIAGRAM ( AS BUILT )

รูปที่ 5.1 แสดงวงจรควบคุมที่ใช้ในการทดลอง

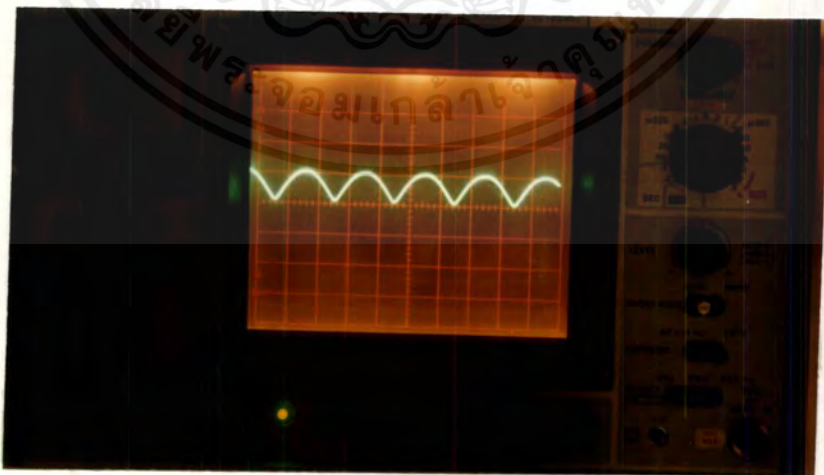
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาลักษณะคลื่นแต่ละจุดตั้งแต่จุด 1C ถึง 7C ดังนี้



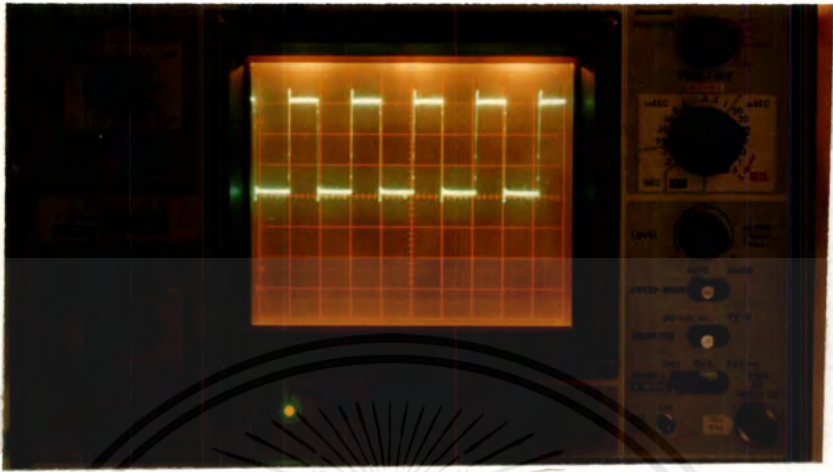
รูปที่ 5.2 ลักษณะรูปคลื่น ณ ตำแหน่งอินพุต (1C)

สเกล X : 2msec/DIV Y : 50 V/DIV



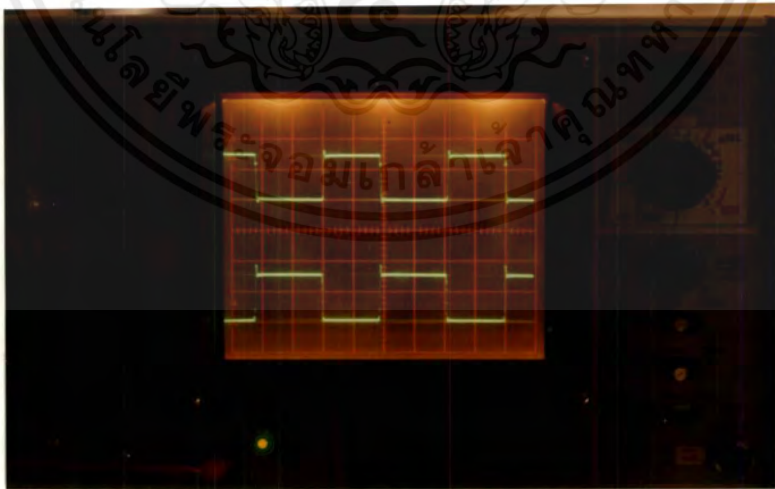
รูปที่ 5.3 ลักษณะรูปคลื่นของฟูลแอฟเฟกต์ไดโอดไฟร์เออร์(2C)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 สเกล X : 2msec/DIV Y : 5 V/DIV  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 ลักษณะรูปคลื่นหลังผ่านวงจรีโวลต์ - คลอชิง (3C)

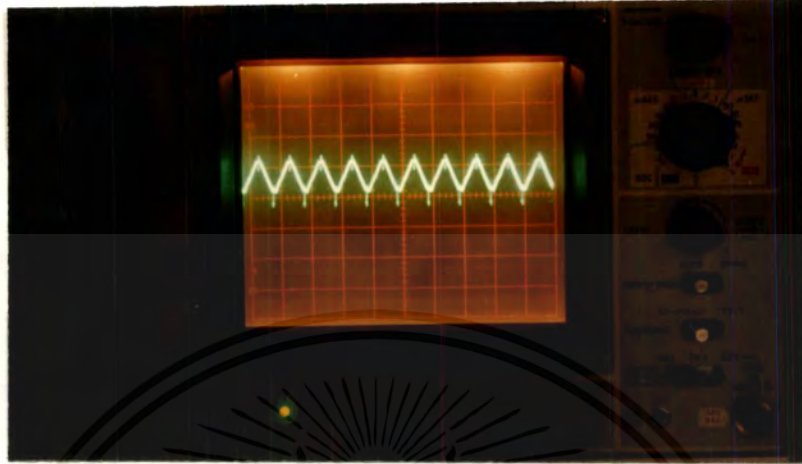
สเกล X : 2msec/DIV Y : 5 V/DIV



รูปที่ 5.5 ลักษณะรูปคลื่นของวงจรถ่ายความถี่ 50 Hz

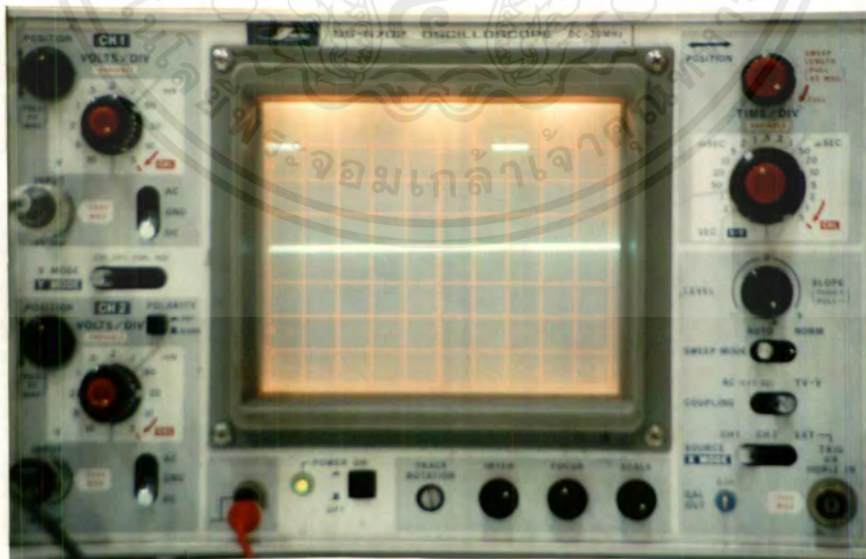
สเกล X : 5  $\mu$ sec/DIV Y : 10 V/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



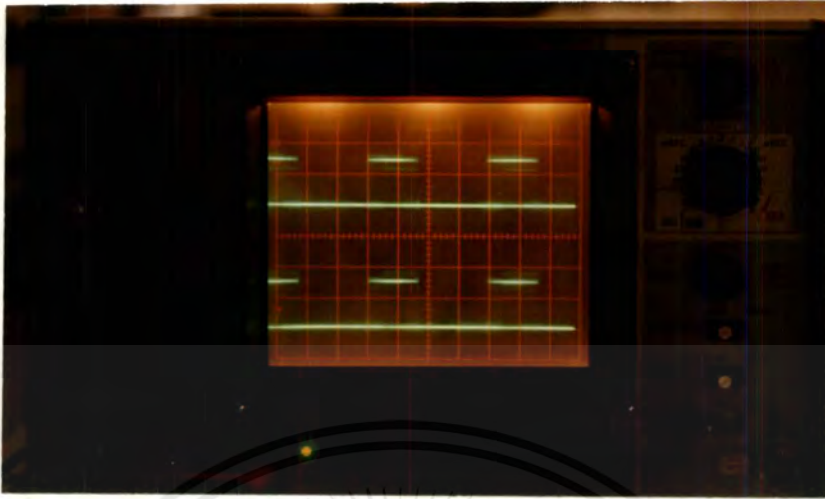
รูปที่ 5.6 ลักษณะรูปคลื่นของวงจรกำเนิดคลื่นสามเหลี่ยม (5C)

สเกล X :  $20 \mu\text{sec}/\text{DIV}$  Y :  $10 \text{ V}/\text{DIV}$



รูปที่ 5.7 ลักษณะรูปคลื่นของวงจร BCD TO DECIMAL (6C)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับก **สเกล X :  $2 \text{ msec}/\text{DIV}$  Y :  $5 \text{ V}/\text{DIV}$**  อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.8 ลักษณะรูปคลื่นของวงจรสร้างรูปแบบ การสวิตช์ความถี่ 50 Hz (7C)

สเกล X : 5msec/DIV Y : 10 V/DIV

สังเกตเห็นว่าในรูปคลื่นที่เห็นจะมีความถี่ 50 KHz อยู่ในรูปคลื่นพัลส์สี่เหลี่ยม 50 Hz อยู่ด้วย และเมื่อบรรยายภาพไปที่ความถี่สูงรูปคลื่นที่ได้จะเป็นดังรูป 5.9 ซึ่งแสดงให้เห็นถึงรูปแบบการสวิตช์ของ  $SPU_R$  และ  $SPV_R$  ซึ่งจะไม่มีการสวิตช์พร้อมกัน



รูปที่ 5.9 ลักษณะรูปคลื่นของวงจรสร้างรูปแบบการสวิตช์ที่ความถี่ 50 KHz (7C)

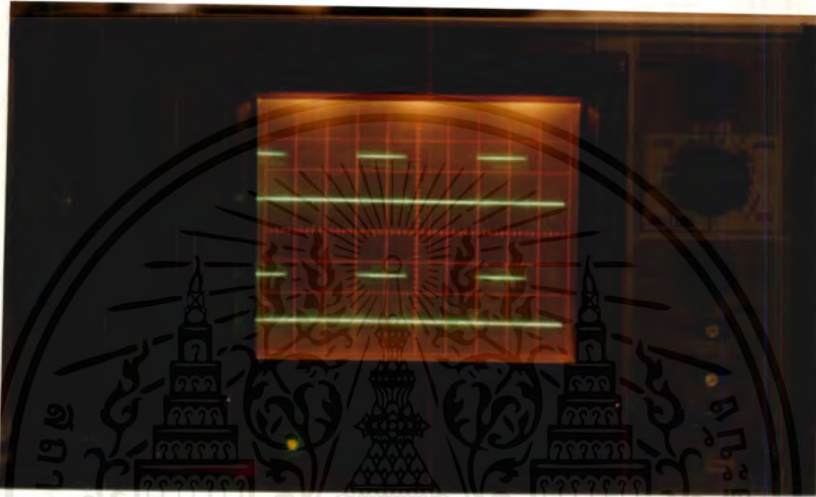
สเกล X : 2  $\mu$ sec/DIV Y : 10 V/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.2 ลักษณะคลื่นของรูปแบบการสวิตช์ในการทดลองจริง

จากรูปที่ 4.5 ความถี่ที่แสดงให้เห็นในรูปจะต่ำกว่าความเป็นจริง (ประมาณ 1 KHz) แต่ความถี่ที่เราใช้ในวงจรควบคุมในวงจรจริง คือ 50 KHz ดังนั้น รูปคลื่นที่ได้จะมีความถี่มากกว่าในรูปที่ 4.5

ลักษณะรูปคลื่นจริงจะแสดงในรูป 5.10 (ที่ความถี่ 50 Hz) โดยจะแสดงรูปแบบการสวิตช์ของเฟส R คือ  $SPU_R$  (รูปบน) และ  $SPV_R$  (รูปล่าง) สังเกตว่าจะมีลักษณะคลื่นตามรูป 4.5



รูปที่ 5.10 แสดงรูปแบบการสวิตช์ (Switching Pattern) ของ  $SPU_R$  และ  $SPV_R$

สเกล X : 5 msec/DIV Y : 10 V/DIV

ถ้ารูปคลื่นตามรูปที่ 5.10 ทำการขยายสเกลออกไปรูปคลื่นที่ได้จะเป็นดังรูป 5.11 โดยมี  $SPU_R$  (รูปบน) และ  $SPV_R$  (รูปล่าง)

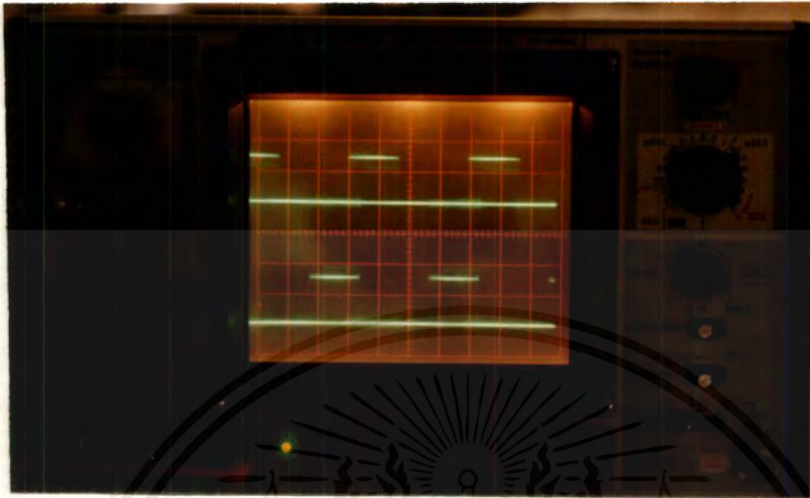


รูปที่ 5.11 แสดงรูปแบบการสวิตช์ (Switching Pattern) ที่ความถี่สูง

สเกล X : 5  $\mu$ sec/DIV Y : 10 V/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณารูปที่ 5.12 (เพื่อความเข้าใจ) จะเป็นรูปแบบการสวิตช์ของ  $SPU_R$  (รูปบน)  $SPU_S$  (รูปล่าง) จะมีการเหลื่อมกันเล็กน้อยตามรูป 4.5



รูปที่ 5.12 แสดงรูปแบบการสวิตช์ (Switching Pattern) ที่ความถี่ต่ำของ  $SPU_R$  และ  $SPU_S$

สเกล X : 5 msec/DIV Y : 10 V/DIV

และเมื่อเลื่อนสเกลไปที่ความถี่ 50 KHz จะได้ลักษณะคลื่นตามรูป 5.13

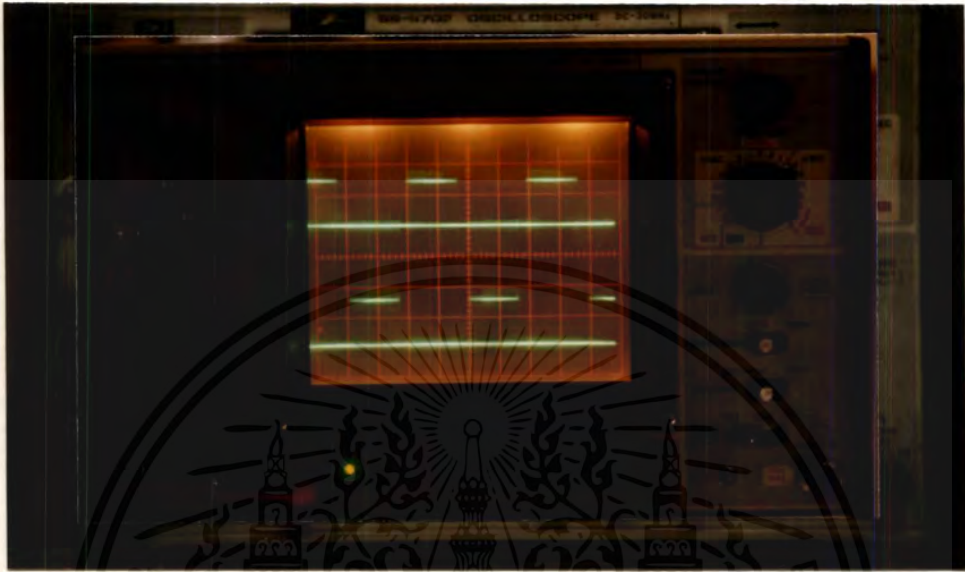


รูปที่ 5.13 แสดงรูปแบบการสวิตช์ ที่ความถี่สูง (50 KHz)

สเกล X : 10  $\mu$ sec/DIV Y : 10 V/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณารูป 5.14 เป็นรูปแบบการสวิตช์ของ  $SPU_R$  (รูปบน)  $SPX_R$  (รูปล่าง) ที่ความถี่ 50 Hz ดูเหมือนว่าเป็นการทำงานพร้อมกันจริง ๆ แล้วจะสลับกันทำงาน ตามรูป 5.15



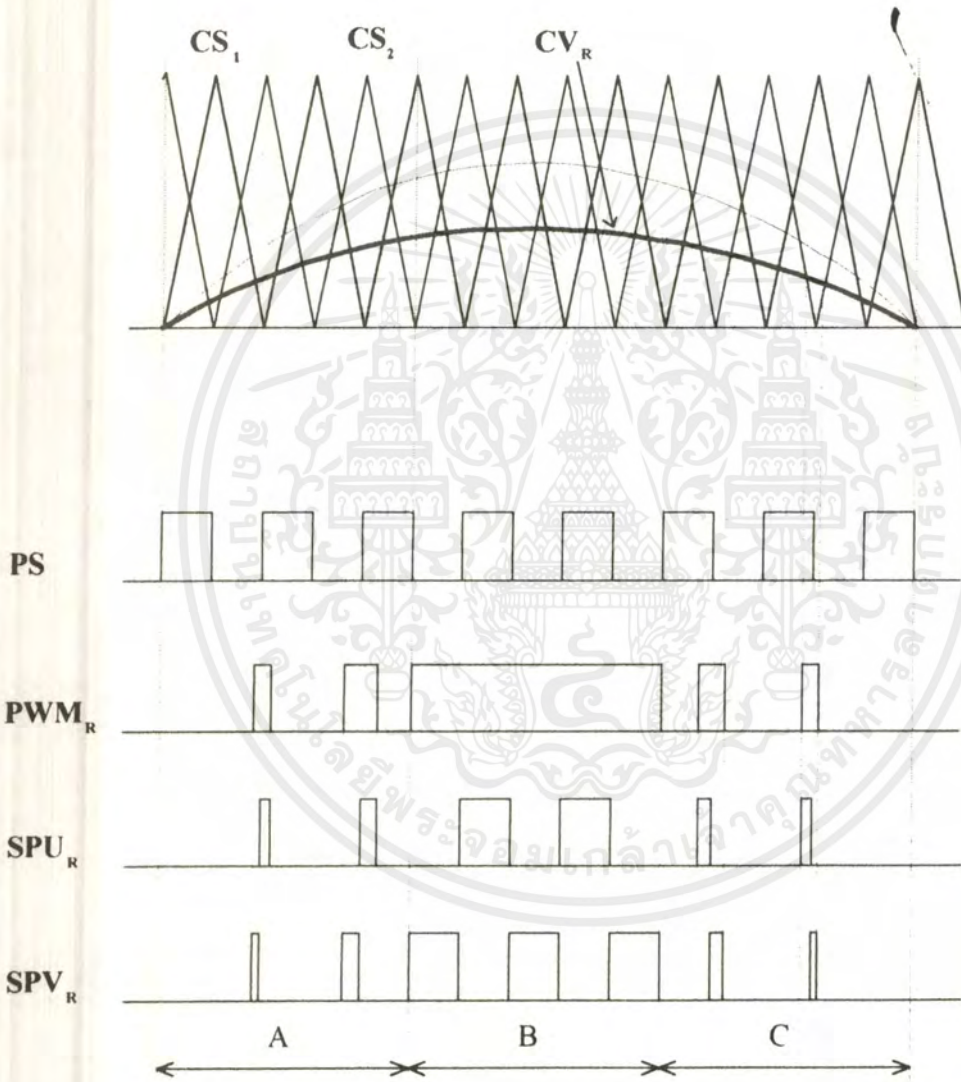
รูปที่ 5.14 แสดงรูปแบบการสวิตช์ของ  $SPU_R$  (รูปบน)  $SPX_R$  (รูปล่าง)

สเกล X : 5 msec/DIV Y : 10 V/DIV

หมายเหตุ เนื่องจากออสซิลโลสโคปมีแค่เหลือ 2 ช่อง ดังนั้นในการจับสัญญาณจึงจับสัญญาณกันได้มากที่สุดแค่ 2 สัญญาณเท่านั้น เมื่อทำการจับสัญญาณอื่น ๆ เช่น  $SPU_T$ ,  $SPY_R$  ก็จะมีลักษณะคลื่นตามรูปที่ 5.10 ถึง 5.14 เหมือนกัน

### 5.1.3 การปรับความกว้างของรูปแบบการสวิตช์ซึ่งตามลักษณะโหลด

1. กรณีที่แรงดันอินพุตมีน้อย ทำให้  $CV_{R, 5, T}$  มีค่าแอมพลิจูดน้อย ทำให้ความกว้างน้อยเราจึงได้ค่ากำลังงานเอาต์พุตลดลง

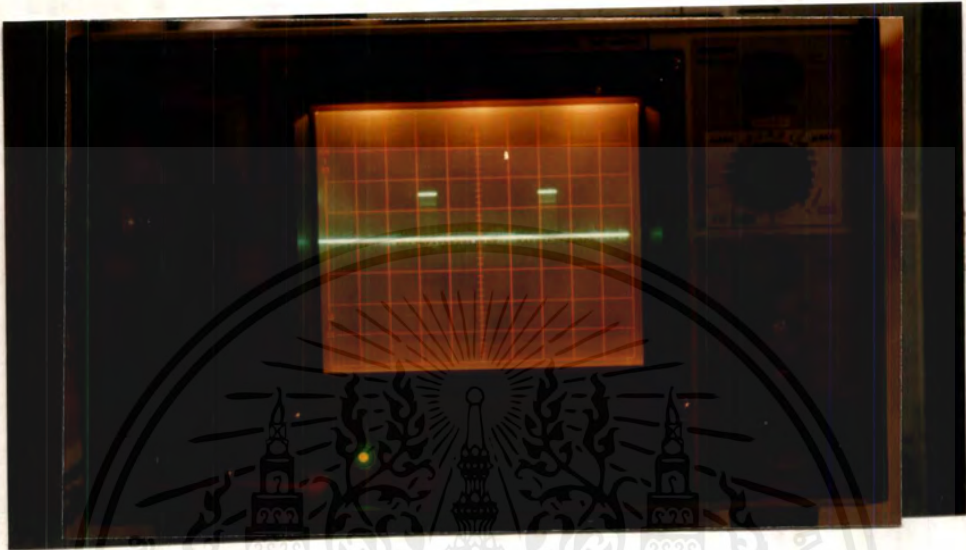


**SWITCHING PATTERN OF R-PHASE (CASE 1)**

### รูปที่ 5.15 แสดงรูปแบบการสวิตช์ที่สภาวะแรงดันต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยถ้าพิจารณาจากรูปการทดลองจริงจะเป็นดังรูป 5.16 โดยให้  $CV_R = 0$

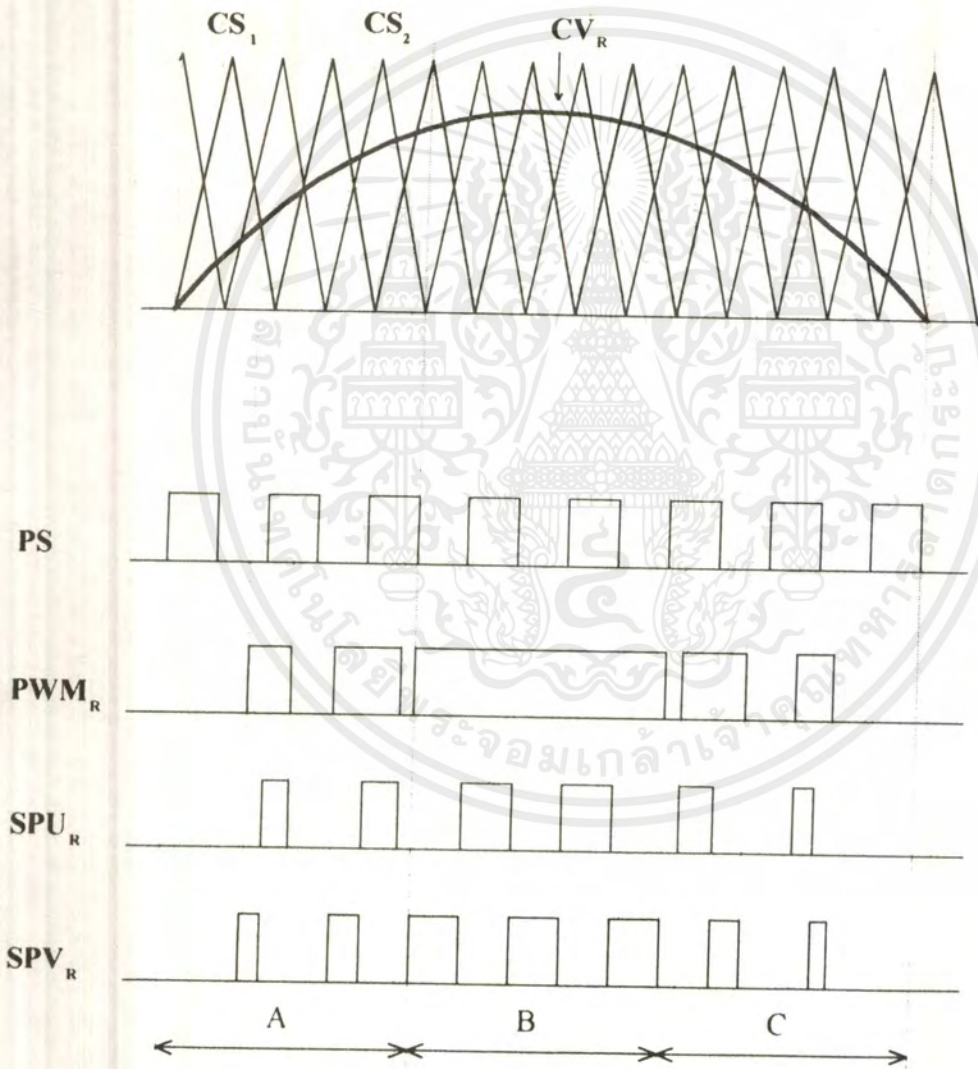


รูปที่ 5.16 แสดงรูปแบบการสวิตช์ที่แรงดันต่ำ (รูปจริง)

สเกล X : 5 msec/DIV Y : 10 V/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

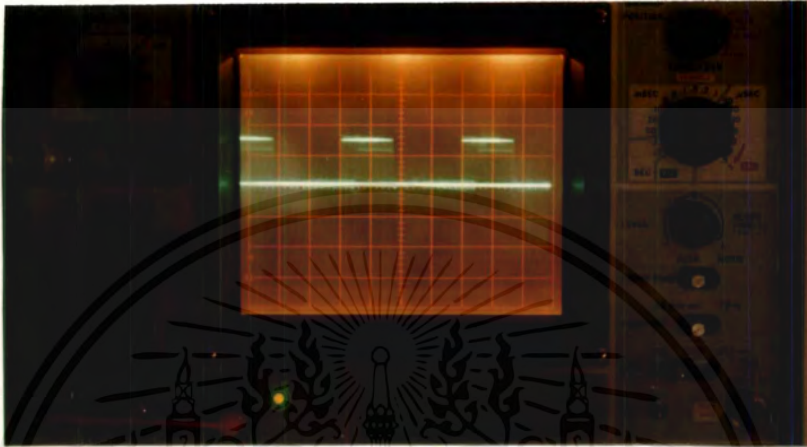
2. กรณีเราเพิ่มแรงดันอินพุทให้มากขึ้น (ประมาณ 180 V) ทำให้  $CV_{R, S, T}$  เพิ่มขึ้นเป็นประมาณ 5 V (เพราะเราใช้หม้อแปลง 220/6 V) ทำให้ความกว้างของการสวิตช์กว้างมากขึ้น



**SWITCHING PATTERN OF R-PHASE (CASE 2)**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 5.17 แสดงรูปแบบการสวิตช์ที่แรงดันสูงให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยพิจารณาจากรูปการทดลองจริงจะเป็นดังรูป 5.18 โดย  $CV_{R,S,T} = 5\text{ V}$



รูปที่ 5.18 แสดงรูปแบบการสวิตช์ที่แรงดันสูง (รูปจริง)

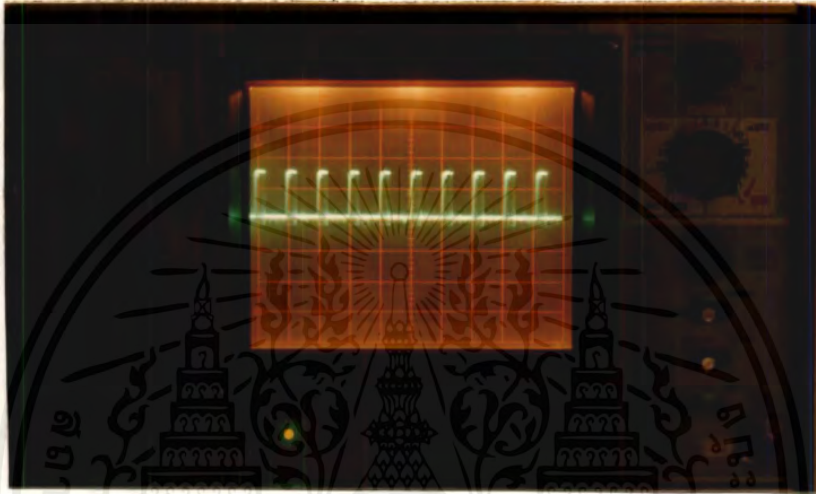
สเกล X : 5msec/DIV Y : 10 V/DIV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

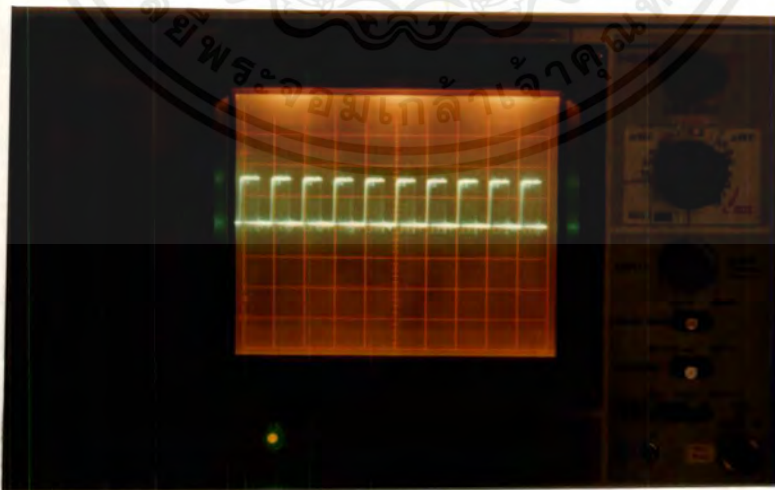
#### 5.1.4 ลักษณะรูปคลื่นหลังออกจากวงจรคอมพิวเตอร์

วงจรคอมพิวเตอร์มีความสำคัญในการกำหนดความกว้างของรูปแบบการสวิตช์ ในช่วง A, C, D, F ของแต่ละเฟส โดยถ้า  $CV_{R,S,T}$  มีค่าน้อย ความกว้างก็จะน้อยจนถึงกับไม่มีเลย และถ้า  $CV_{R,S,T}$  มีค่ามาก ความกว้างในช่วง A, C, D, F ก็จะกว้างตามด้วย

พิจารณาตามรูป 5.19 เป็นสัญญาณ  $CP_{R-S1}$  ที่  $CV_R$  มีค่าน้อยจะเห็นได้ว่าความกว้างจะไม่มากนัก (โดยสัญญาณเปรียบเทียบกับอีก 5 ตัว ก็จะคล้าย ๆ กัน)



รูปที่ 5.19 แสดงความกว้างของสัญญาณ  $CP_{R-S1}$   
 สเกล X :  $20 \mu\text{sec}/\text{DIV}$  Y :  $10 \text{ V}/\text{DIV}$



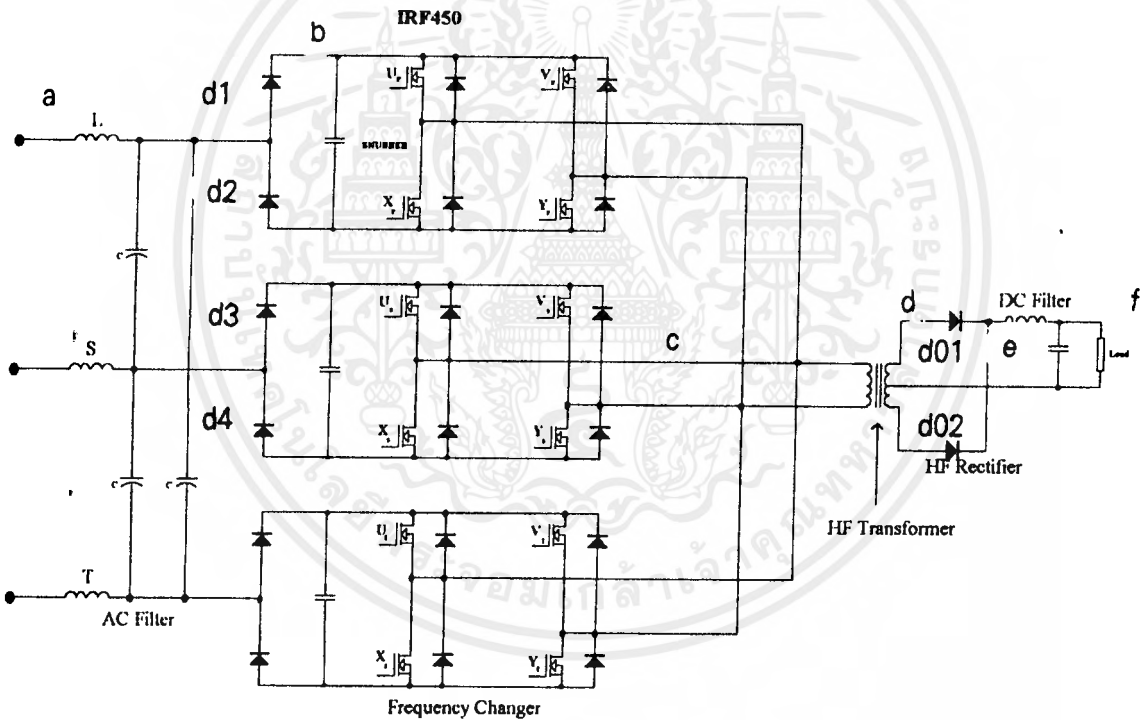
รูปที่ 5.20 แสดงความกว้างของสัญญาณ  $CP_{R-S1}$  (เมื่อ  $CV_R$  มีค่ามากขึ้น)

สเกล X :  $20 \mu\text{sec}/\text{DIV}$  Y :  $10 \text{ V}/\text{DIV}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2 การทดลองโดยใช้โปรแกรม PSPICE

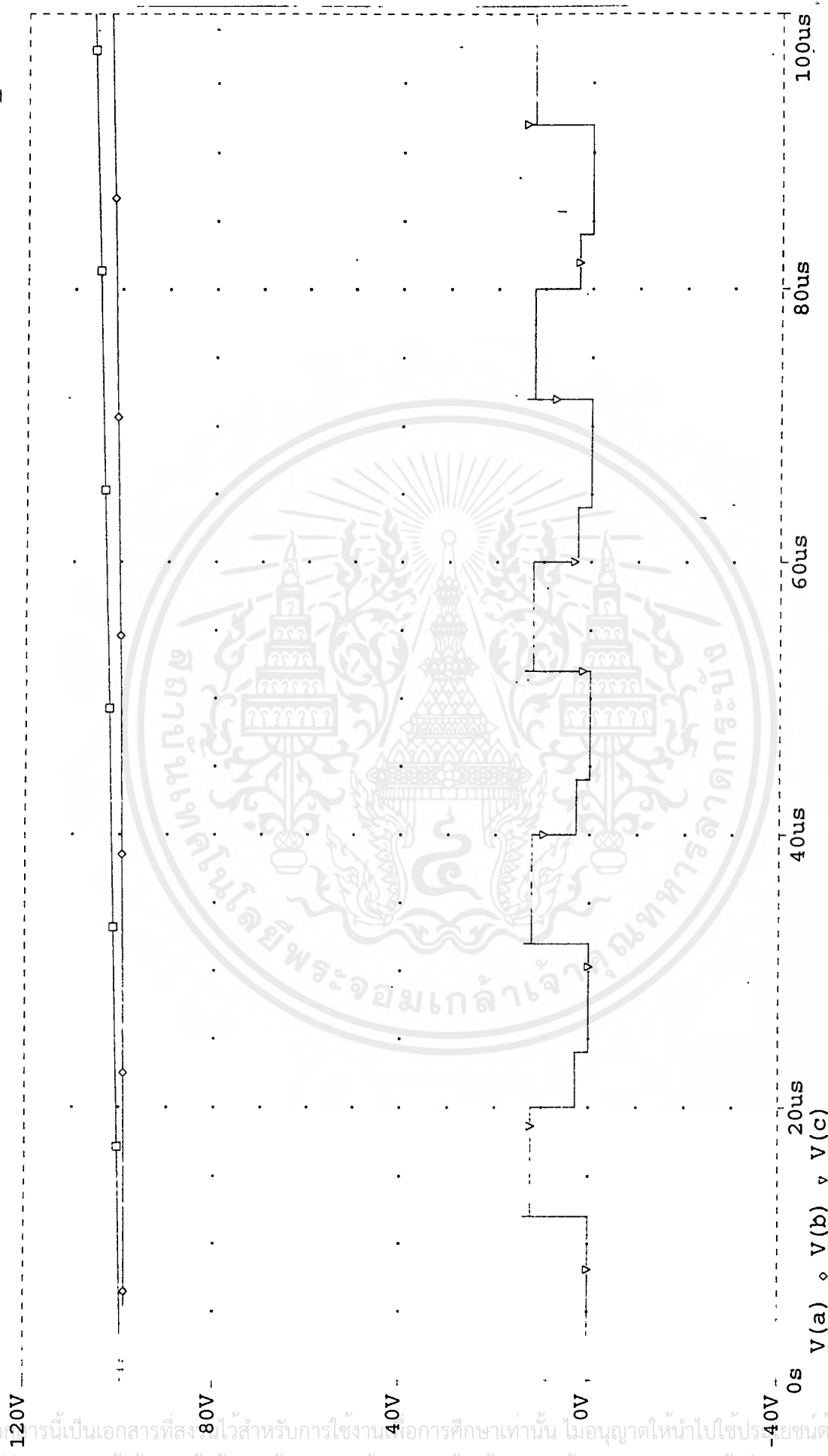
เราทำการใช้โปรแกรม PSPICE จำลองการทดลองขึ้นมาโดยให้  $V_{LL}$  มีค่า 220 V และใส่รูปแบบการสวิตช์ตามหัวข้อ 5.1 ซึ่งจะได้กระแสและแรงดัน ณ จุดต่างๆดังนี้



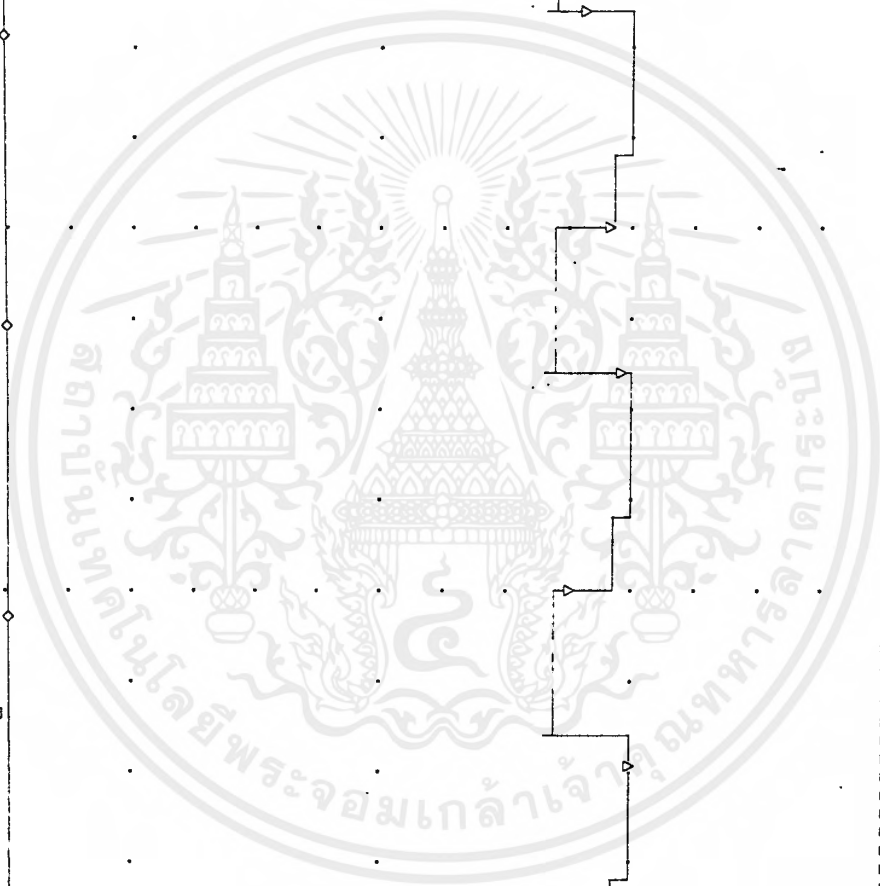
DCC-SMR converter circuit (with snubber)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(A) E:\INTERNET\MIRC\TEMP1.DAT



Time



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการ  
 วิศวกรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงหรือทำซ้ำโดยไม่ได้รับอนุญาตจากทางมหาวิทยาลัยราชภัฏบรพา

รูปที่ 5.21 แรงดัน ณ จุด a, b, c

Temperature: 27.0

\* E:\INTERNET\MIRC\temp.sch  
(A) E:\INTERNET\MIRC\TEMP1.DAT

Date/Time run: 04/09/97 23:54:06



Time: 00:53:03

Page 1

Date: April 10, 1997

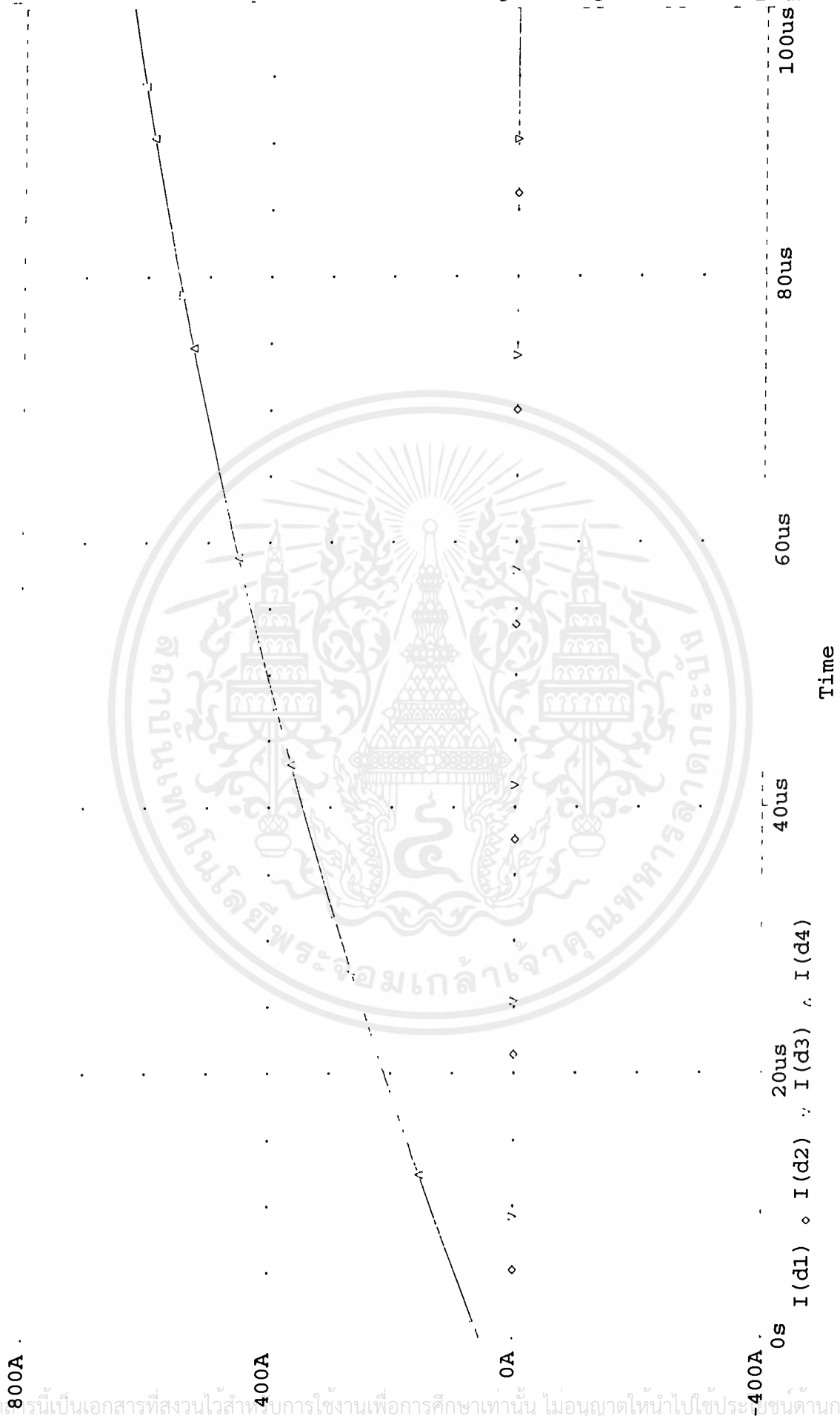
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่วิจารณ์ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปดแก้ไขเนื้อหาและต้องอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.22 แรงแต้น ณ จุด d, e, f

\* E:\INTERNET\MIRC\temp.sch  
Temperature: 27.0

(A) E:\INTERNET\MIRC\TEMP1.DAT

Date/Time run: 04/09/97 23:54:06



Time: 00:53:45

Page 1

Date: April 10, 1997

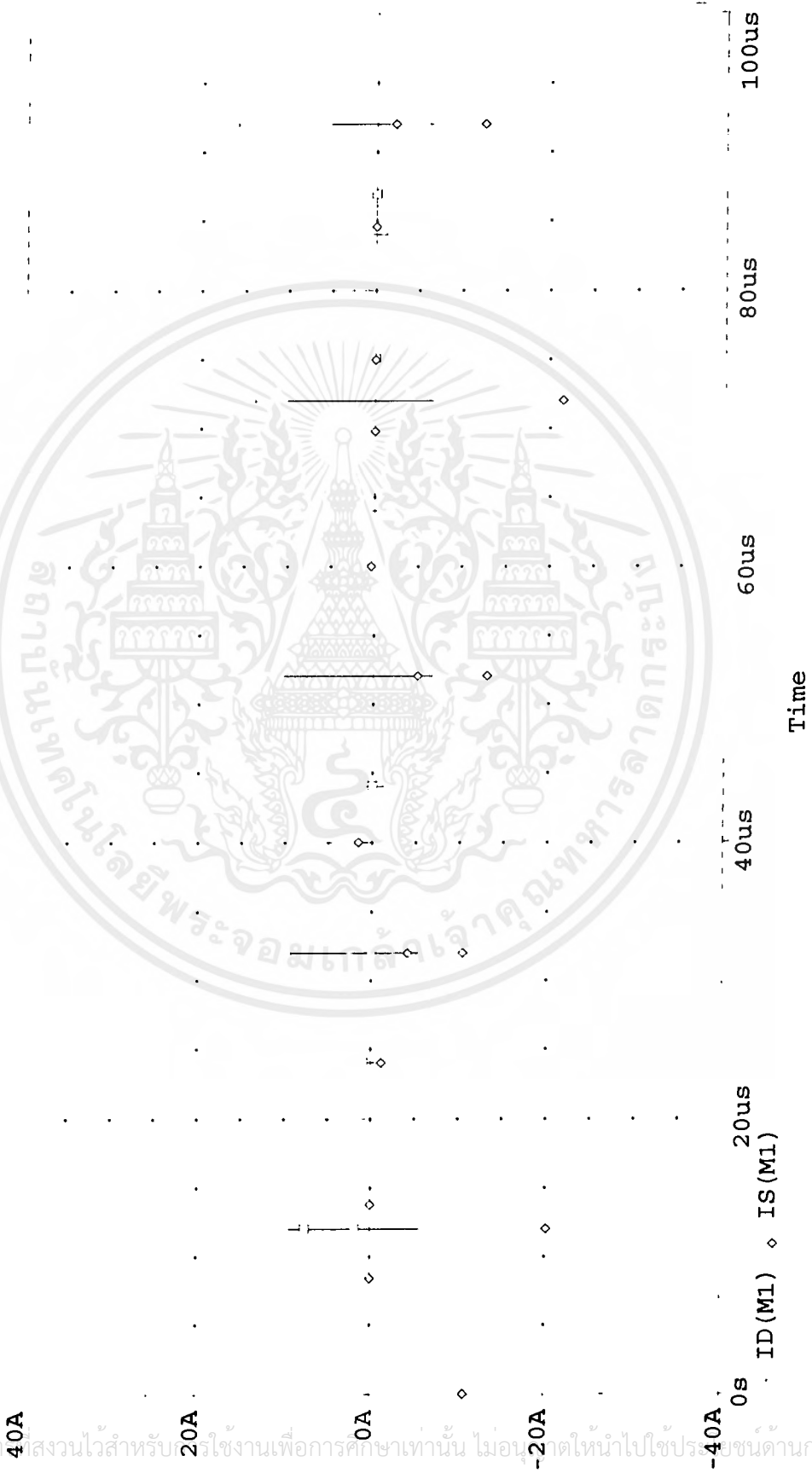
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกข้อมูลและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.23 กระแส ณ จุด d1, d2, d3, d4

\* E:\INTERNET\MIRC\temp.sch  
(A) E:\INTERNET\MIRC\TEMP1.DAT

Date/Time run: 04/09/97 23:54:06

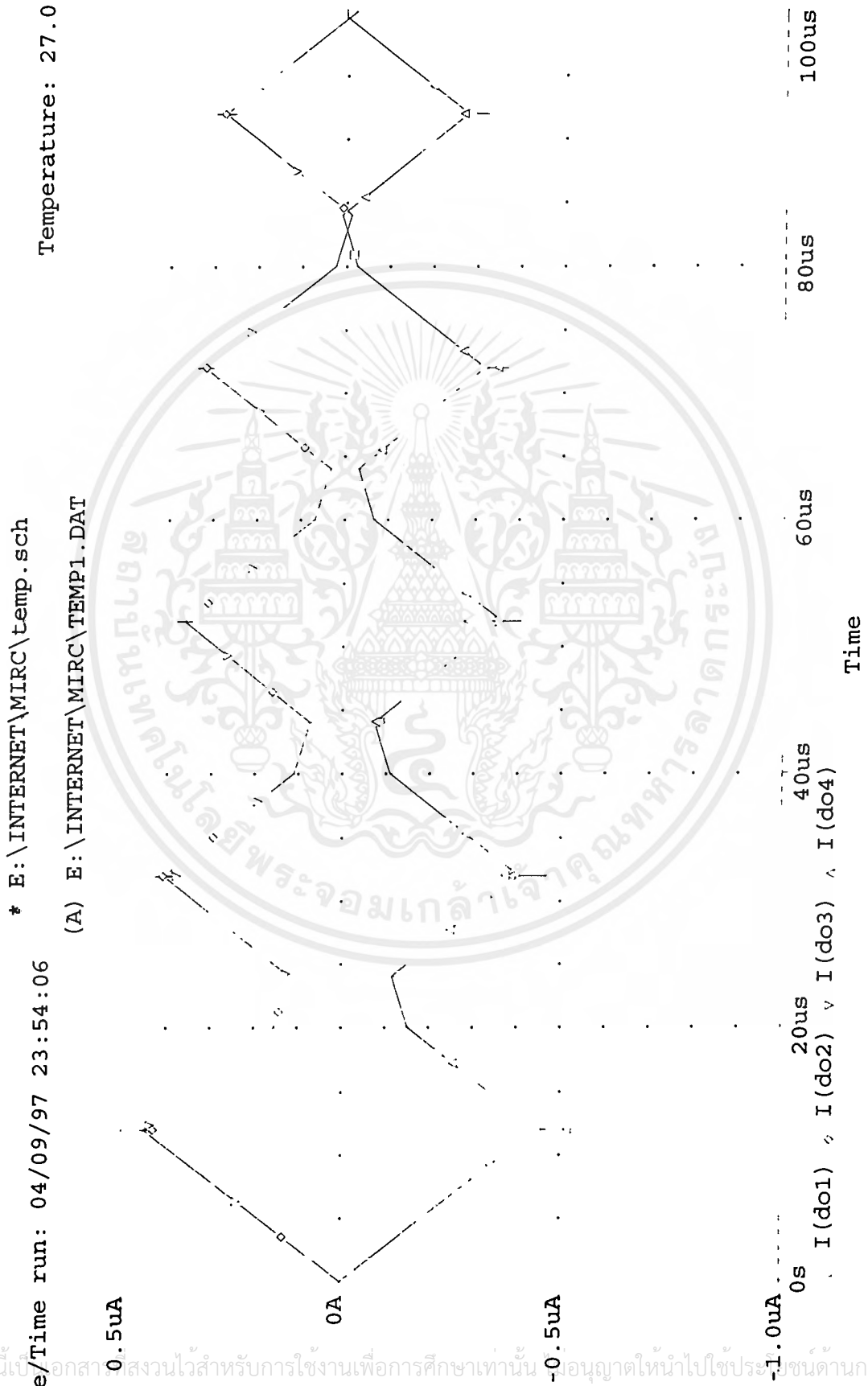
Temperature: 27.0



Time: 01:17:51

Page 1

Date: April 10, 1997



Date/Time run: 04/09/97 23:54:06

Time: 01:28:00

Page 1

Date: April 10, 1997

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการ  
 ไม่ว่าการแก้ไขอื่น อีกรหัสห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.25 กระแส ณ จุด do1, do2

### ผลการทดลองและการวิเคราะห์ผลการทดลอง

การทดลองมีการใช้วงจรกำลังและวงจรควบคุมดังรูป ซึ่งปัญหาที่เกิดขึ้นก็คือ มีการลัดวงจรเกิดขึ้นในภาคอินพุต ส่งผลให้เพาเวอร์มอสเฟตและวงจรขับได้รับความเสียหาย ทำให้เราไม่สามารถที่จะส่งผ่านกำลังงานไฟฟ้ากระแสสลับให้เป็นกระแสตรงได้ ซึ่งเราได้ตรวจสอบสมมติฐานนี้โดยเราได้ทำการทดลองโดยจำลองไฟกระแสตรงจากแบตเตอรี่ ซึ่งถ้าหากใช้วงจรกำลังที่ถูกตั้งควรจะได้รับกระแสตรงหลังจากที่ผ่านภาคเรียงกระแสทางด้านอินพุต ผลที่ได้ระบุคือเราสามารถที่จะส่งผ่านกำลังงานไปยังเอาต์พุตได้ โดยมีหม้อแปลงความถี่สูงทำหน้าที่ในการลดระดับแรงดันไฟกระแสตรง ในอัตราส่วน 4:1 ดังนั้นปัญหาที่เกิดขึ้นน่าจะมีสาเหตุมาจากภาคอินพุต นอกจากนี้แล้วเรายังได้ทำการจำลองวงจรขึ้นโดยใช้โปรแกรม PSPICE ซึ่งผลที่ได้จากการจำลอง พบว่ากระแสทางด้านอินพุตนั้นสูงมากๆ และกระแสที่ไหลผ่านขาเดรนและซอร์สจะมียอดของกระแสเกินพิกัดกำลังที่สามารถได้รับ ทำให้เพาเวอร์มอสเฟตเกิดความเสียหาย เป็นผลให้แรงดันที่เอาต์พุตหลังจากผ่านหม้อแปลงความถี่สูงแล้ว มีค่าเป็นศูนย์

## บทที่ 6

### ปัญหาและแนวทางการพัฒนา

#### 6.1 ปัญหาที่พบ

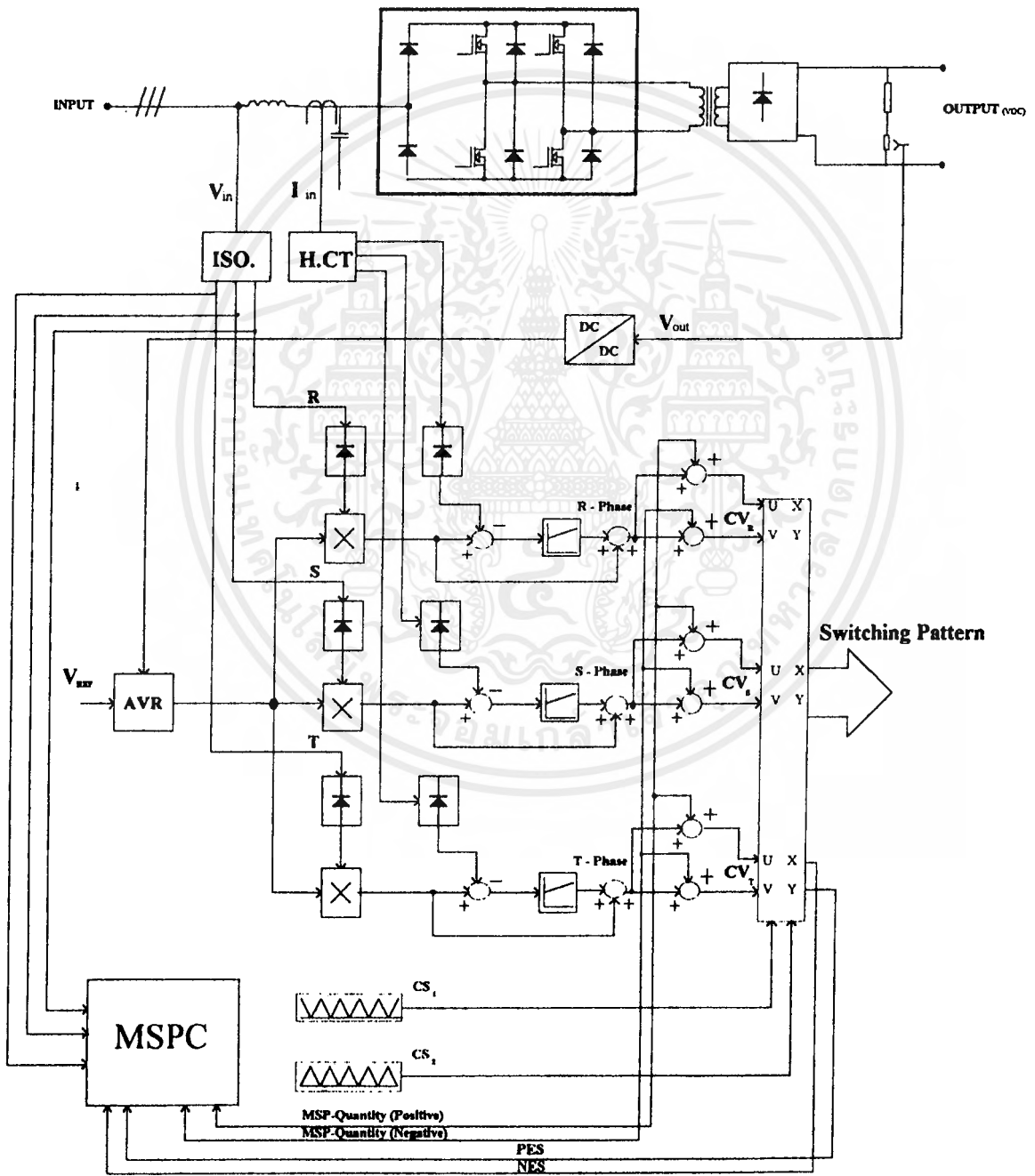
1. ปัญหาในการวัดค่า L ของตัวเหนี่ยวนำความถี่สูง ซึ่งค่าที่ได้จากเครื่องมือวัดยังมีความผิดพลาดอยู่ ดังนั้น จำเป็นต้องทดสอบค่าเหมาะสมขณะที่ทำการสร้างวงจรได้สมบูรณ์แล้ว ซึ่งก่อให้เกิดความล่าช้าในการทำงานและการพัฒนา
2. ปัญหาในขอบข่ายโครงงาน เนื่องจากเนื้อหาประกอบด้วยส่วนต่าง ๆ หลายส่วน ซึ่งการที่จะทำให้โครงงานเป็นไปอย่างมีประสิทธิภาพ ย่อมต้องมีการพัฒนาในส่วนต่าง ๆ เพิ่มเติมเข้ามา แต่เนื่องจากเวลามีค่อนข้างจำกัดทำให้ไม่สามารถทำให้มีประสิทธิภาพเท่าที่ควร
3. ปัญหาในด้านค่าใช้จ่าย เนื่องจากโครงงานที่ทำเป็น 3 เฟส ซึ่งย่อมทำให้ค่าใช้จ่ายสูงตามไปด้วย ซึ่งหากนำมาเปรียบเทียบกับ 1 เฟส ซึ่งมีราคาต่ำกว่าแต่ประสิทธิภาพต่างกันไม่มากนักก็ไม่คุ้มค่าต่อการลงทุน
4. ปัญหาหม้อแปลงความถี่สูงก็เช่นเดียวกันกับตัวเหนี่ยวนำความถี่สูง
5. ปัญหาเนื่องจากวงจรควบคุมทั้ง 3 เฟส มีความซับซ้อนมาก ดังนั้น การควบคุมจึงทำได้ยาก
6. ปัญหาเนื่องจากการสวิตช์ที่ความถี่สูง มักจะเกิด Spike ขึ้น ทำให้เกิดการรบกวนแหล่งจ่ายและอาจส่งผลถึงเอาต์พุตของ IR2113
7. ปัญหาในเรื่องลำดับเฟสของวงจรถูกกำลังและวงจรควบคุมต้องสอดคล้องกัน
8. วงจรควบคุมเมื่อต่อเชื่อมกันทั้งหมดจะมีปัญหาในเรื่องของลักษณะรูปคลื่นที่ผิดเพี้ยน
9. ปัญหาในเรื่องการป้องกันการลัดวงจรทางไฟฟ้าจะเกิดปัญหาในเรื่องกราวด์ ซึ่งจะก่อให้เกิดความเสียหายขึ้น ทั้งในวงจรถูกกำลังและวงจรควบคุม

#### 6.2 แนวทางในการแก้ปัญหา

1. ควรทำวงจรป้องกันให้ดี เพราะเมื่อเกิดข้อผิดพลาดขึ้นจะได้ไม่เสียหายหลายวงจร
2. ควรเพิ่มค่าพิงกักระแสของอุปกรณ์ในวงจรหลักให้ดี เพราะโอกาสที่เกิดก็จะน้อยลง
3. ก่อนทำการทดลองแต่ละครั้งควรตรวจวงจรให้ดี เพราะพลาดเพียงนิดเดียวก็อาจจะพังทั้งวงจรได้

### 6.3 แนวทางในการพัฒนา

เพื่อให้วงจรควบคุมและวงจรหลักทำงานด้วยกันอย่างมีประสิทธิภาพ ควรทำการเพิ่มวงจรที่ใช้ตรวจสอบขนาดกระแสของวงจรหลักด้วย ทำให้มีประสิทธิภาพมากขึ้น เพราะตัวที่จะกำหนดความกว้างของรูปแบบการสวิตชิงซึ่งจะมีสองตัวแปร คือ แรงดันและกระแส

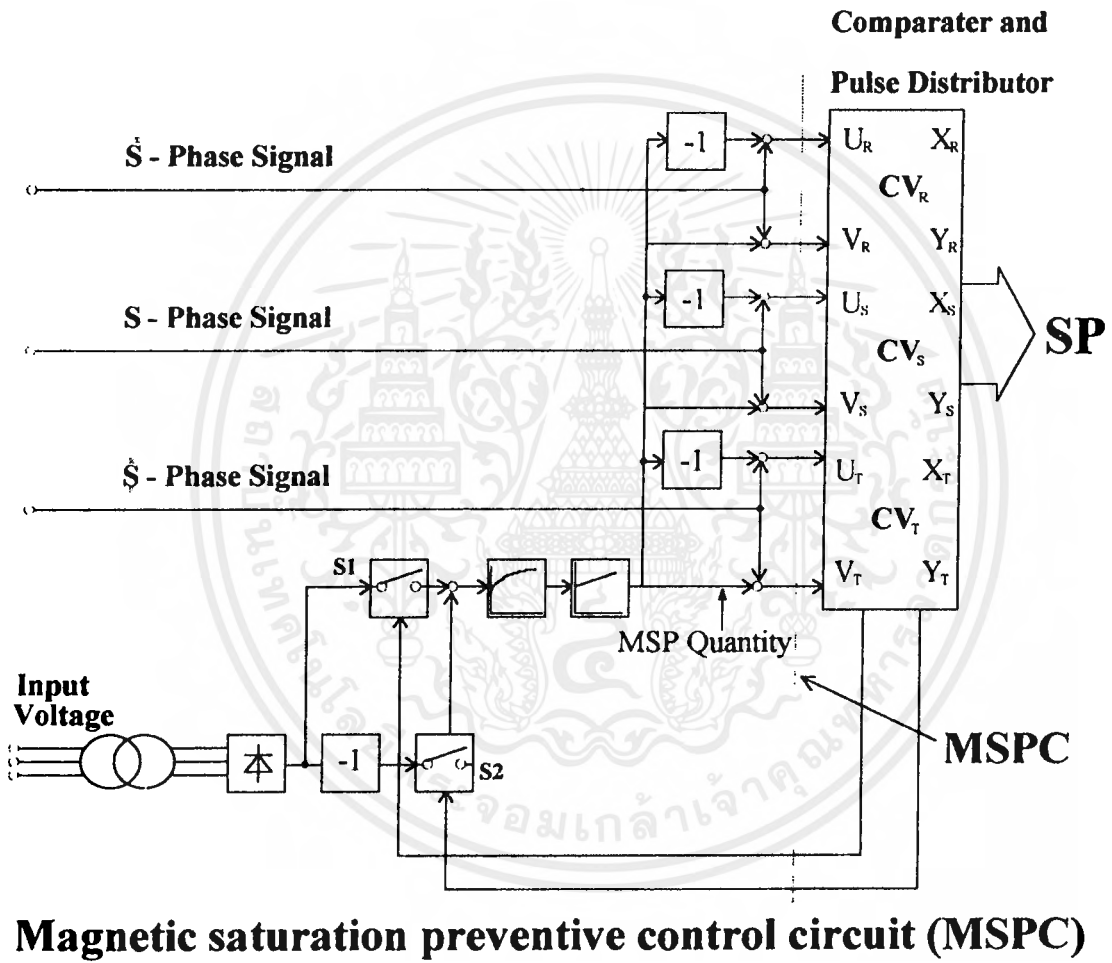


Control circuit block diagram

รูปที่ 6.1 วงจรควบคุมที่มีประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 6.1 ทำการขยายส่วนของวงจรป้องกันการอิ่มตัวดังรูปที่ 6.2



รูปที่ 6.2 วงจรป้องกันการอิ่มตัวของแม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 7

### สรุปและวิจารณ์ผลการทดลอง

จากโครงการนี้เราสามารถที่จะแปลงผันไฟกระแสสลับ 3 เฟสให้เป็นไฟกระแสตรง โดยอาศัยวงจรกำลังและวงจรควบคุมที่ได้กล่าวข้างต้น แต่ยังไม่สามารถจ่ายโหลดที่กำลังเอาต์พุตสูงๆ ได้ ซึ่งน่าจะเกิดจากขณะที่มีการส่งผ่านกำลังงานจากอินพุตไปยังเอาต์พุตนั้นก่อให้เกิดความร้อนสูงมากในส่วนของตัวสวิตซ์ ซึ่งทำให้ประสิทธิภาพและความสามารถในการนำกระแสลดลง จนในที่สุดเมื่อเราพยายามเพิ่มกำลังทางด้านอินพุต เพื่อเพิ่มกำลังทางด้านเอาต์พุตให้มากขึ้น ตัวสวิตซ์ซึ่งเป็นเพาเวอร์มอสเฟตไม่สามารถทนได้ต่อความร้อนที่เพิ่มขึ้น ทำให้เกิดการลัดวงจรขึ้นระหว่างขาเดรน และขาซอร์สของเพาเวอร์มอสเฟต ส่งผลเสียหายไปยังส่วนไดร์ฟของวงจรควบคุม และวงจรกำลัง

เนื่องจากโครงการนี้เป็นโครงการต้นแบบทำให้ประสิทธิภาพ และการทำงานไม่เป็นตรงตามที่คาดคิด การออกแบบอาจจะต้องมีการเพิ่มพิกัดต่างๆให้มีขนาดที่สูงขึ้น รวมทั้งปรับปรุงในส่วนควบคุมให้ดีขึ้น จึงเห็นควรว่าน่าจะมีการพัฒนาต่อไป เพราะประโยชน์ที่ได้รับหากโครงการนี้สำเร็จจะก่อให้เกิดผลดีอย่างยิ่งในด้านการแปลงรูปพลังงาน เพื่อนำมาใช้ในทางด้านโรงงานอุตสาหกรรมซึ่งเน้นการใช้ไฟกระแสสลับ 3 เฟสเป็นหลัก



ภาคผนวก ก

สิทธิโหมตเพาวอร์เรคดิไฟร์

MUR3005PT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

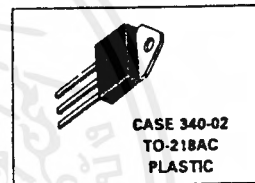
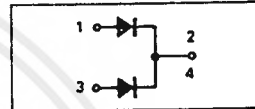
## Switchmode Power Rectifiers

... designed for use in switching power supplies, inverters and as free wheeling diodes, these state-of-the-art devices have the following features:

- Ultrafast 35 and 60 Nanosecond Recovery Time
- 175°C Operating Junction Temperature
- Popular TO-218 Package
- High Voltage Capability to 600 Volts
- Low Forward Drop
- Low Leakage Specified @ 150°C Case Temperature
- Current Derating Specified @ Both Case and Ambient Temperatures
- Epoxy Meets UL94, V<sub>0</sub> @ 1/8"
- High Temperature Glass Passivated Junction

**MUR3005PT  
 thru  
 MUR3060PT**

**ULTRAFAST RECTIFIERS  
 30 AMPERES  
 50-600 VOLTS**



3

### MAXIMUM RATINGS

Rating	Symbol	MUR								Unit
		3005PT	3010PT	3015PT	3020PT	3030PT	3040PT	3050PT	3060PT	
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	V <sub>RRM</sub> V <sub>VRWM</sub> V <sub>R</sub>	50	100	150	200	300	400	500	600	Volts
Average Rectified Forward Current (Rated V <sub>F</sub> ) Per Leg Per Device	I <sub>F(AV)</sub>	15 30 T <sub>C</sub> = 150°C						15 30 T <sub>C</sub> = 145°C		Amps
Peak Repetitive Forward Current, Per Leg (Rated V <sub>R</sub> , Square Wave, 20 kHz, T <sub>C</sub> = 150°C)	I <sub>FRM</sub>	30 (at T <sub>C</sub> = 150°C)						30 (at T <sub>C</sub> = 145°C)		Amps
Nonrepetitive Peak Surge Current (Surge applied at rated load conditions halfwave, single phase, 60 Hz) Per Leg	I <sub>FSM</sub>	200						150		Amps
Operating Junction Temperature and Storage Temperature	T <sub>J</sub> , T <sub>stg</sub>	- 65 to + 175								°C

### THERMAL CHARACTERISTICS PER DIODE LEG

Maximum Thermal Resistance, Junction to Case Junction to Ambient	R <sub>θJC</sub> R <sub>θJA</sub>	1.5 40	°C/W °C/W
---	--------------------------------------	-----------	--------------

### ELECTRICAL CHARACTERISTICS PER DIODE LEG

Characteristic	Symbol	3005PT	3010PT	3015PT	3020PT	3030PT	3040PT	3050PT	3060PT	Unit
Maximum Instantaneous Forward Voltage (1) (I <sub>F</sub> = 15 Amps, T <sub>C</sub> = 150°C) (I <sub>F</sub> = 15 Amps, T <sub>C</sub> = 25°C)	V <sub>F</sub>		0.85 1.05			1.12 1.25		1.2 1.5		Volts
Maximum Instantaneous Reverse Current (1) (Rated dc Voltage, T <sub>C</sub> = 150°C) (Rated dc Voltage, T <sub>C</sub> = 25°C)	I <sub>R</sub>			500 10				1000 10		μA
Maximum Reverse Recovery Time (I <sub>F</sub> = 1 Amp, di/dt = 50 Amps/μs)	t <sub>rr</sub>		35				60			ns

(1) Pulse Test. Pulse Width = 300 μs, Duty Cycle = 2%.

# MUR3005PT thru MUR3060PT

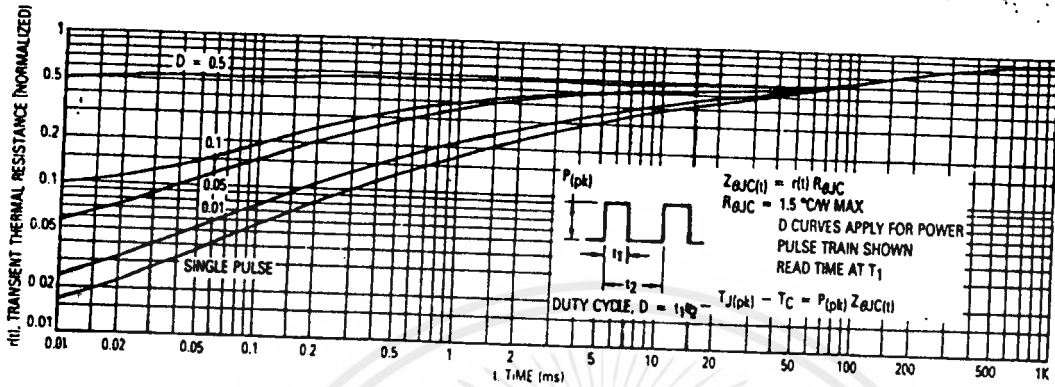


Figure 16. Thermal Response

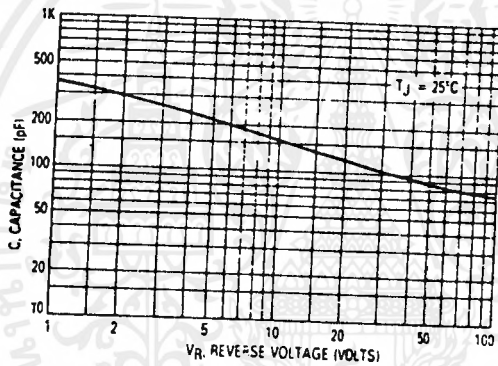
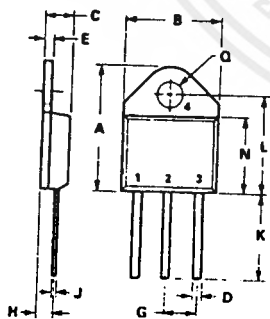


Figure 17. Typical Capacitance (Per Leg)

## OUTLINE DIMENSIONS



CASE 340-02  
TO-218AC  
PLASTIC

- NOTES:  
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982  
2. CONTROLLING DIMENSION: INCH

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	20.32	21.08	0.800	0.830
B	15.49	15.90	0.610	0.626
C	4.19	5.08	0.165	0.200
D	1.02	1.65	0.040	0.065
E	1.35	1.65	0.053	0.065
G	5.21	5.72	0.205	0.225
H	2.65	2.94	0.104	0.116
J	0.38	0.61	0.015	0.025
K	12.70	15.49	0.500	0.610
L	15.88	16.51	0.625	0.650
N	12.19	12.70	0.480	0.500
Q	4.04	4.27	0.159	0.166

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INTERNATIONAL RECTIFIER 

**HIGH VOLTAGE  
MOS GATE DRIVER**

**IR2113**

**General Description**

The IR2113 is a high voltage, high speed MOS-gated power device driver with independent high side and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS outputs or with LSTTL outputs using pull-up resistors. Output drivers use low impedance totem-pole arrangement designed for low cross-conduction current spikes. Propagation delays for the two channels are matched to simplify use in high frequency application. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration that operates off high voltage rail up to 600 volts.

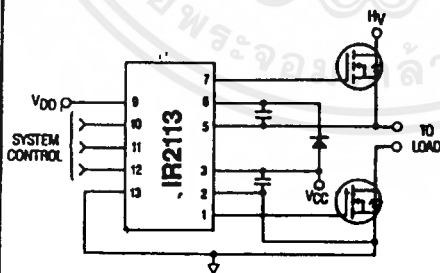
**Applications**

- High frequency switch-mode power supply
- DC and AC motor drives
- Electronic lamp ballast
- Battery charger
- Induction heating and welding
- Switching amplifier

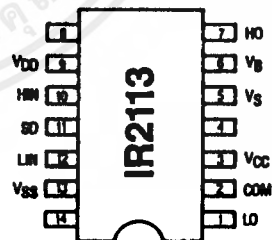
**Features**

- Floating supply designed for bootstrap operation
  - Operating offset range from -5V to +600V
  - dv/dt immunity, rated at  $\pm 50V/ns$
  - Quiescent power dissipation of 1.6mW at 15V
- Wide output operating gate drive supply range from 10 to 20V
- Separate logic supply to interface with logic signal
  - Operating supply range from 5 to 20V
  - Logic and power ground operating offset range from -5 to +5V
- CMOS Schmitt-triggered inputs with hysteresis and pull-down
- Cycle by cycle edge-triggered shutdown logic
- Undervoltage lockout with hysteresis for both channels
- Output totem-pole driver designed to drive MOS-gated power devices
  - Peak current capability at 2A minimum
  - Switching time of 25ns typical into 1000pf load
- Matched propagation delay time for both channels
  - Typical 120ns turn-on delay and 94ns turn-off delay
  - Maximum rated matching differential of  $\pm 10ns$
- Latch immune CMOS. Withstand >2A reverse current at I/O pins

**Typical Connection**

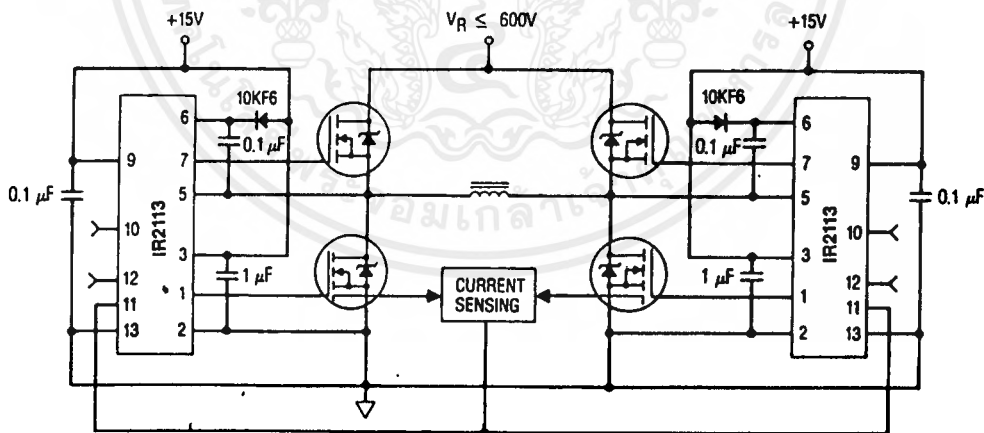
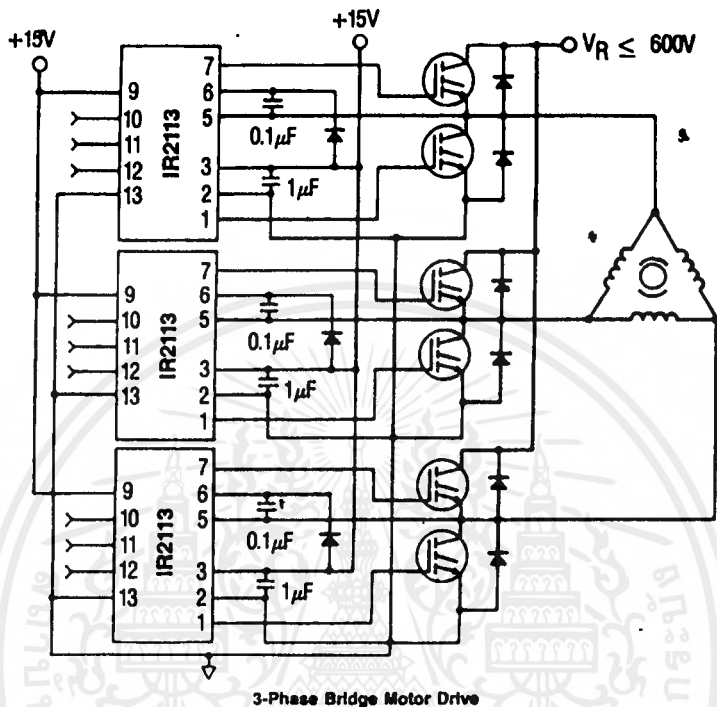


**Pinout Assignment**



For mechanical specifications see back page

Typical Applications Continued



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

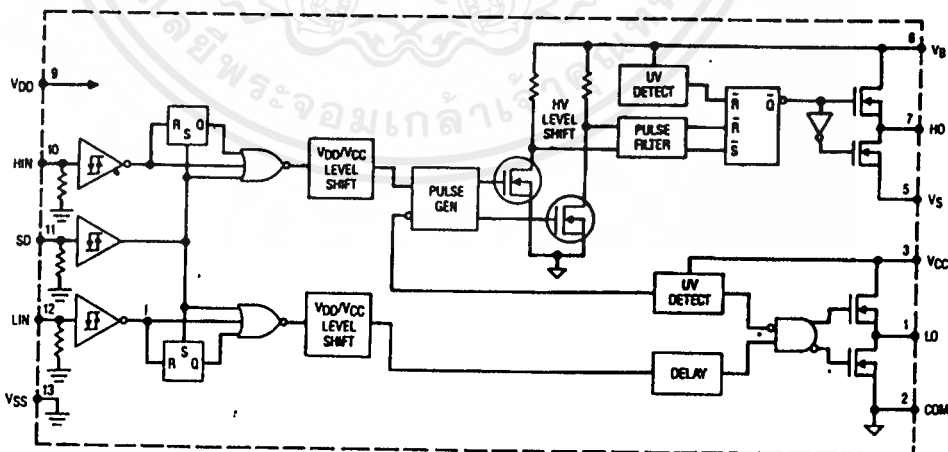
**Static Electrical Characteristics**

VBIAS (VCC, VBS, VDD) = 15V unless otherwise specified.

The  $V_{IH}$ ,  $V_{FH}$  and  $I_{IN}$  parameters are referenced to  $V_{SS}$  and are applicable to all three logic Input Pins:  $H_{IN}$ ,  $L_{IN}$  and  $SD$ . The  $V_{OL}$  and  $I_{O}$  parameters are referenced to  $COM$  or  $V_G$  and are applicable to the respective Output Pins:  $H_{O}$  or  $L_{O}$ .

Symbol	Parameter	$T_J = 25^\circ C$			$T_J = -55 \text{ to } 150^\circ C$		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
$V_{IH}$	Logic "1" Input Voltage	3.1	—	—	3.3	—	V	$V_{DD} = 5V$	Fig. 4
		6.4	—	—	6.8	—		$V_{DD} = 10V$	
		9.5	—	—	10	—		$V_{DD} = 15V$	
		12.6	—	—	13.3	—		$V_{DD} = 20V$	
$V_{IL}$	Logic "0" Input Voltage	—	—	1.8	—	1.7	V	$V_{DD} = 5V$	
		—	—	3.8	—	3.6		$V_{DD} = 10V$	
		—	—	6	—	5.7		$V_{DD} = 15V$	
		—	—	8.3	—	7.9		$V_{DD} = 20V$	
$V_{OH}$	High Level Output Voltage, $V_{BIAS}-V_O$	—	0.7	1.2	—	1.8	V	$V_{IN} = V_{IH}, I_O = 0A$	Fig. 10
$V_{OL}$	Low Level Output Voltage, $V_O$	—	—	0.1	—	0.1		$V_{IN} = V_{IL}, I_O = 0A$	
$I_{LK}$	Offset Supply Leakage Current	—	—	50	—	250	$\mu A$	$V_B = V_S = 600V$	Fig. 5
$I_{QBS}$	Quiescent $V_{BS}$ Supply Current	—	125	230	—	500		$V_{IN} = V_{IH} \text{ or } V_{IL}$	Fig. 6
$I_{QCC}$	Quiescent $V_{CC}$ Supply Current	—	180	340	—	600		$V_{IN} = V_{IH} \text{ or } V_{IL}$	Fig. 7
$I_{QDD}$	Quiescent $V_{DD}$ Supply Current	—	5	30	—	60		$V_{IN} = V_{IH} \text{ or } V_{IL}$	Fig. 8
$I_{IN+}$	Logic "1" Input Bias Current	—	15	30	—	70	V	$V_{IN} = 15V$	Fig. 8
$I_{IN-}$	Logic "0" Input Bias Current	—	—	1	—	10		$V_{IN} = 0V$	
$V_{BSUV+}$	$V_{BS}$ Supply Undervoltage Positive Going Threshold	7.7	8.7	9.7	—	—	V		Fig. 9
$V_{BSUV-}$	$V_{BS}$ Supply Undervoltage Negative Going Threshold	7.3	8.3	9.3	—	—			
$V_{CCUV+}$	$V_{CC}$ Supply Undervoltage Positive Going Threshold	7.8	8.8	9.8	—	—			
$V_{CCUV-}$	$V_{CC}$ Supply Undervoltage Negative Going Threshold	7.2	8.2	9.2	—	—			
$I_{O+}$	Output High Short Circuit Pulsed Current	2	—	—	—	—	A	$V_{OUT} = 0V, V_{IN} = 15V, PW \leq 10 \mu s$	
$I_{O-}$	Output Low Short Circuit Pulsed Current	2	—	—	—	—		$V_{OUT} = 15V, V_{IN} = 0V, PW \leq 10 \mu s$	

**Functional Block Diagram**



### Typical Performance Characteristics

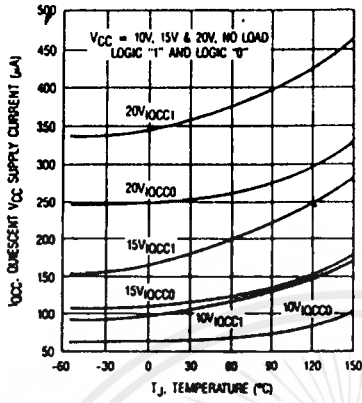


Fig. 7 — Quiescent  $V_{CC}$  Supply Current vs. Temperature

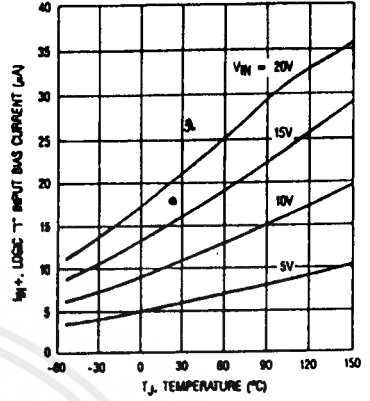


Fig. 8 — Logic "1" Input Bias Current vs. Temperature

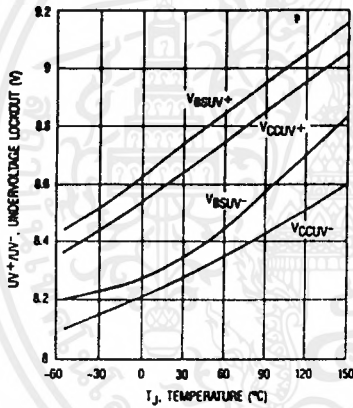


Fig. 9 — Undervoltage Lockout vs. Temperature

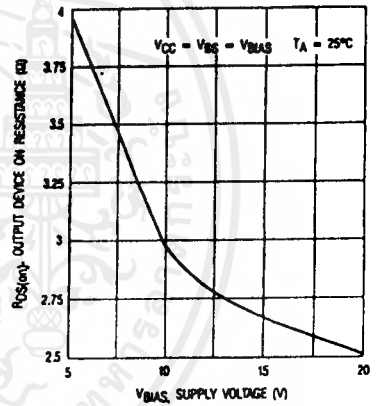


Fig. 10 — Output Device On Resistance vs. Supply Voltage

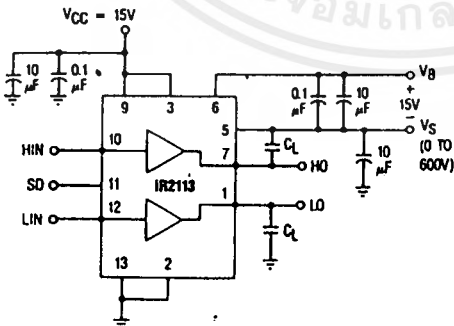


Fig. 11a — Switching Time Test Circuit

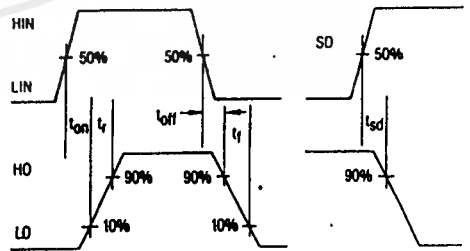
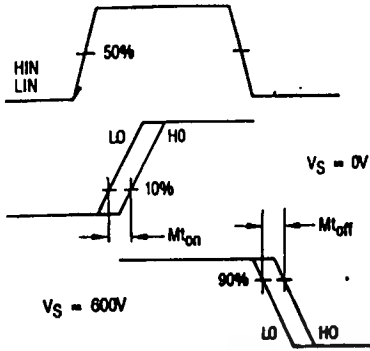


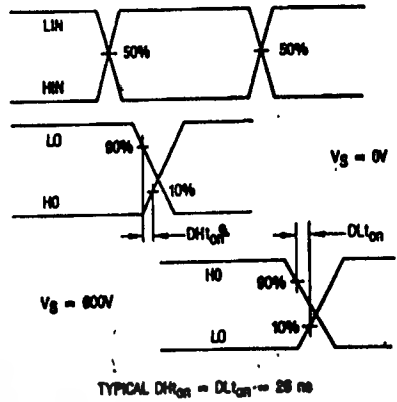
Fig. 11b — Switching Time Waveform Definition

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Typical Performance Characteristics



TYPICAL  $M_{ton} = M_{toff} = 0$  ns  
 Fig. 14 — Delay Matching Waveform Definitions



TYPICAL  $DH_{ton} = DL_{ton} = 25$  ns  
 Fig. 15 — Deadtime Waveform Definitions

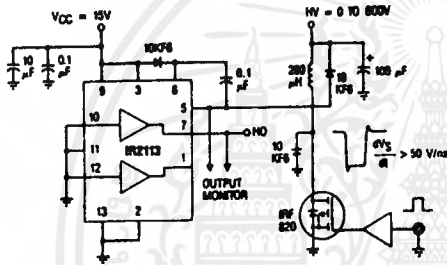


Fig. 16 — Floating Supply Voltage Transient Test Circuit

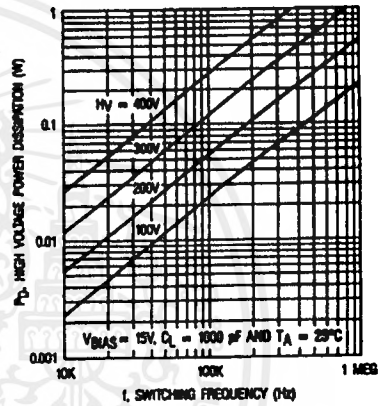
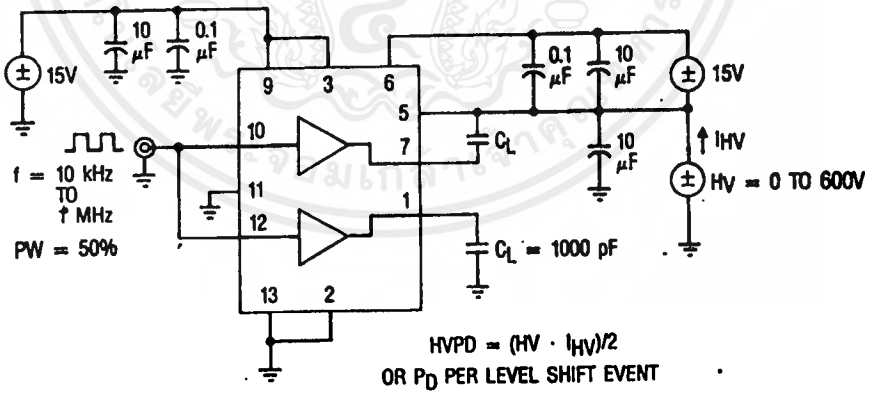


Fig. 17a — High Voltage Power Dissipation vs. Switching Frequency



HVPD =  $(HV \cdot I_{HV})/2$   
 OR  $P_D$  PER LEVEL SHIFT EVENT  
 Fig. 17b — High Voltage Power Dissipation Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Functional Description

The IR2113 is a monolithic high voltage, high speed two channel power MOSFET or IGBT driver. Refer to the section on Functional Block Diagram for the internal partitioning of the various circuit blocks. The driver translates logic input signals into corresponding "in-phase" low impedance outputs. The low side channel output (LO) is referenced to a fixed rail (VCC) and the high side channel output (HO) is referenced to a floating rail (VBS) with offset capability up to 600V.

The logic circuit provides the control pulses for the two output channels corresponding to the logic inputs as indicated by the Input/Output Timing Diagram in Fig. 1. The HO and LO outputs are in phase with the HIN and LIN logic inputs. The two outputs will turn off when the SD input switches high and the outputs will remain off even after the SD input returns to low until the next rising edge of the respective inputs. In the case when VCC is below the undervoltage trip point the UV detect circuit will send a shutdown signal to disable both channels. Also a separate UV detect block is used to disable the high side channel when VBS is below its own undervoltage trip point. The logic inputs use Schmitt trigger circuits with a hysteresis band of  $0.1 \cdot V_{DD}$  to provide high noise immunity and can accept inputs with slow rise time. The logic circuit is referenced to its own logic supply to allow the use of a lower supply voltage than the output operating supply voltage. A high noise immunity  $V_{DD}/V_{CC}$  level-shifting circuit is used to translate logic signal to the output drivers. With a  $\pm 5V$  raised offset capability between the logic ground (VSS) and power ground (COM), the logic circuit is unaffected by the noise coupling generated by the switching action of the output drivers.

Propagation delay for the two channels are matched using the low side delay circuit to simplify the timing requirements of the control pulses. The turn-on delay is matched at 120ns for the low side channel ( $L_{on}$ ) and the high side channel ( $H_{on}$ ) with  $V_S$  at 0V since the high side turn-on command is usually executed when  $V_S$  is at or near 0V. The turn-off delay is matched at 94ns for the low side channel ( $L_{off}$ ) and the high side channel ( $H_{off}$ ) with  $V_S$  at 600V since the high side turn-off command is usually executed after the high side power MOSFET is "on" and  $V_S$  is at or near the high voltage rail.

Both channels use identical low cross-conduction totem pole output connected transistors. The output driver consists of two N-channel MOSFETs with peak current capability above 2A and on resistance of less than 3 ohms (Fig. 10). One output MOSFET is connected as a source follower and the other in common source configuration. Because of the totem pole arrangement the rise time is slower than the fall time driving capacitive load. For a typical 3300pf load the rise and fall times are 50ns and 33ns respectively.

For the high side channel, narrow "On" and "Off" pulses triggered respectively by the rising and the falling edge of HIN are generated by the pulse generator. The respective pulses are used to drive separate high voltage DMOS level translators that set or reset a RS latch operating off the floating rail. Level shifting of the ground referenced HIN signal is thus accomplished by transposing the signal references to the floating rail. Because each high voltage DMOS level

translator is turned on for only the duration of the short "On" or "Off" pulses with each set or reset event, power dissipation is minimized. False triggering of the RS latch from fast dv/dt transients on the  $V_S$  node is effectively differentiated from normal pull-down pulses through a pulse discriminator circuit such that the high side channel is essentially immune to any magnitude of dv/dt value. Also the high voltage level shifting circuit is designed to function normally even when the  $V_S$  node swings more than 5V below the COM pin. This condition can often occur during the recirculation period of the output free-wheeling diode.

### Application Guidelines

(Also see Application Note AN-678A, DT92-1, DT92-2, DT92-3, DT92-4, DT92-5 for details)

The IR2113 is typically used to drive two high voltage N-channel power MOSFETs or IGBTs configured in half-bridge, dual-forward or other topologies. The fixed rail referenced output is used to drive a low side connected power MOSFET. The floating output channel is used to drive a power MOSFET in the high side configuration that requires an over-rail gate drive. Refer to the section on Typical Applications for the various circuit topologies where the IR2113 is applicable.

Typically, the floating supply is derived from the fixed supply using a bootstrap technique as shown in the section on Typical Connection. The charging diode must have a voltage withstand capability higher than the peak HV bus voltage. To minimize power dissipation a fast recovery diode is recommended. The value of the bootstrap capacitor depends on the switching frequency, duty cycle and gate charge requirement of the power MOSFET. The voltage across the capacitor should not be allowed to drop below the under-voltage lockout threshold, otherwise protective shutdown will occur. A 0.1  $\mu F$  capacitor is usually suitable for applications switching above 5 KHz.

Supply bypass capacitors between VCC and COM and between VDD and VSS are required to supply the transient current needed for switching the capacitive loads. These capacitors, together with the reservoir capacitor across  $V_B$  and  $V_S$ , must be connected close to the device. A 0.1  $\mu F$  ceramic disk capacitor in parallel with a 1  $\mu F$  tantalum capacitor is recommended for VCC bypass. A 0.1  $\mu F$  ceramic disk capacitor is usually adequate for the logic supply.

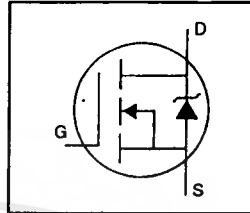
The outputs of the IR2113 are designed to deliver gate drives for fast switching speed even for high current power MOSFETs with relatively high gate charge requirement. The typical switching speed for various standard power MOSFET sizes is shown in Fig. 20. To minimize inductance in the gate drive loop, each MOSFET should have its own dedicated connection going to Pin 2 and 5 of the IR2113 for the return of the gate drive signal. For smaller power MOSFETs a series gate resistor for each output is recommended to limit switching speed. The value of the gate resistor depends on EMI requirement, switching losses and the maximum allowable dv/dt.

The total power dissipation of the IR2113 is a function of HV bus voltage, VCC and VDD voltages, switching frequency, duty cycle, delivered gate drives charge, and operating junction temperature. The total dissipation can be divided into two categories: High voltage and low voltage switching.



**HEXFET® Power MOSFET**

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



$V_{DSS} = 500V$

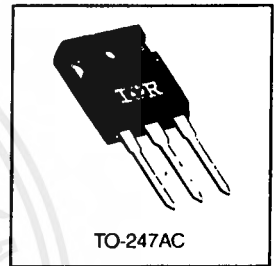
$R_{DS(on)} = 0.40\Omega$

$I_D = 14A$

**Description**

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



**Absolute Maximum Ratings**

Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$ Continuous Drain Current, $V_{GS} @ 10 V$	14	A
$I_D @ T_C = 100^\circ C$ Continuous Drain Current, $V_{GS} @ 10 V$	8.7	A
$I_{DM}$ Pulsed Drain Current <sup>(1)</sup>	56	A
$P_D @ T_C = 25^\circ C$ Power Dissipation	190	W
Linear Derating Factor	1.5	W/°C
$V_{GS}$ Gate-to-Source Voltage	$\pm 20$	V
$E_{AS}$ Single Pulse Avalanche Energy <sup>(2)</sup>	760	mJ
$I_{AR}$ Avalanche Current <sup>(1)</sup>	8.7	A
$E_{AR}$ Repetitive Avalanche Energy <sup>(1)</sup>	19	mJ
dv/dt Peak Diode Recovery dv/dt <sup>(3)</sup>	3.5	V/ns
$T_J$ Operating Junction and Storage Temperature Range	-55 to +150	°C
$T_{SOL}$ Soldering Temperature, for 10 seconds	300 (1.6mm from case)	°C
Mounting Torque, 6-32 or M3 screw	10 lbf-in (1.1 N-m)	

**Thermal Resistance**

Parameter	Min.	Typ.	Max.	Units
$R_{JC}$ Junction-to-Case	—	—	0.65	°C/W
$R_{CS}$ Case-to-Sink, Flat, Greased Surface	—	0.24	—	°C/W
$R_{JA}$ Junction to Ambient	—	—	40	°C/W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

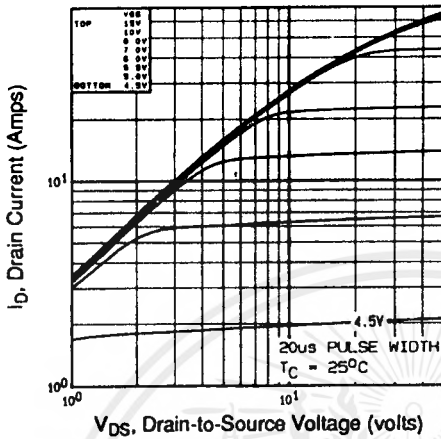


Fig 1. Typical Output Characteristics,  $T_C=25^\circ\text{C}$

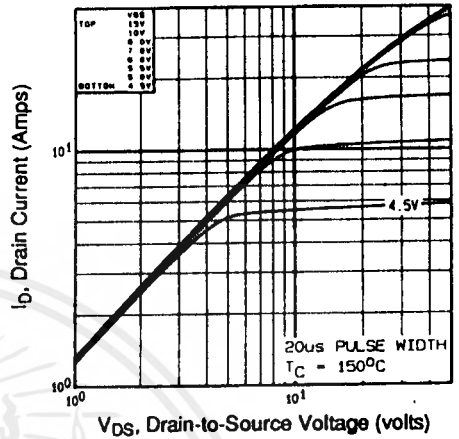


Fig 2. Typical Output Characteristics,  $T_C=150^\circ\text{C}$

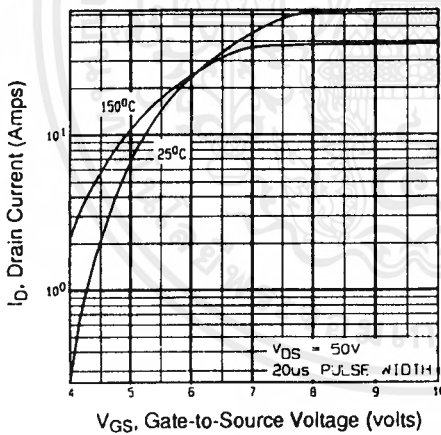


Fig 3. Typical Transfer Characteristics

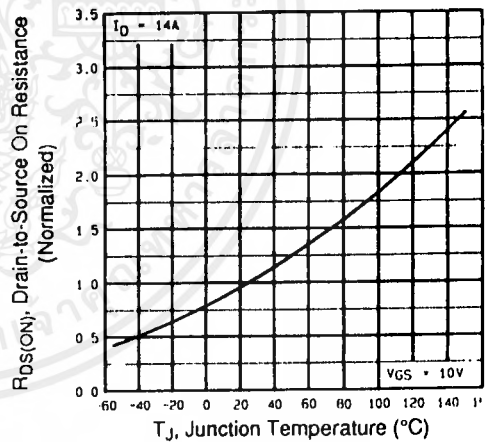


Fig 4. Normalized On-Resistance Vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

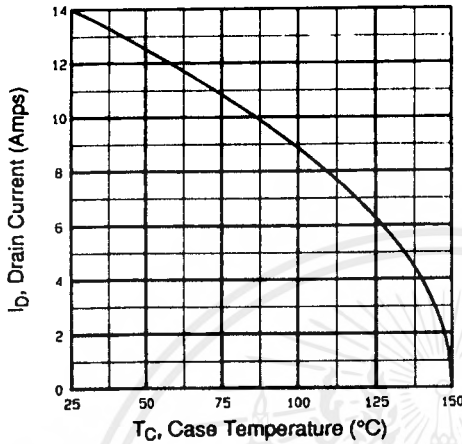


Fig 9. Maximum Drain Current Vs. Case Temperature

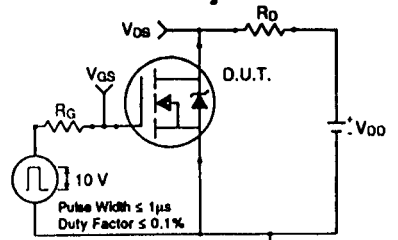


Fig 10a. Switching Time Test Circuit

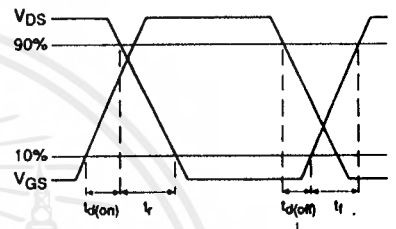


Fig 10b. Switching Time Waveforms

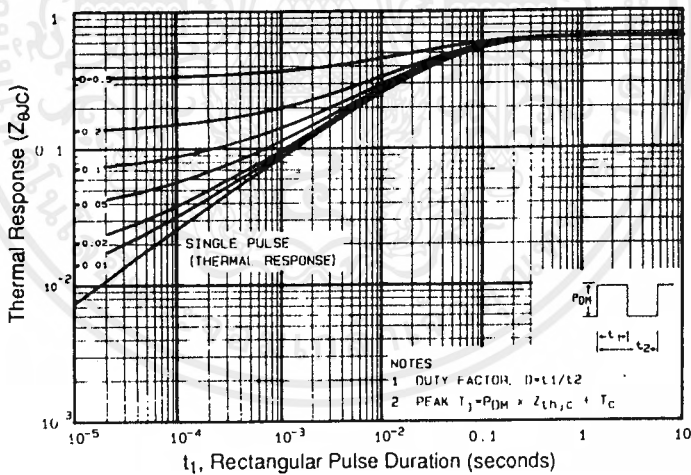


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ง

ออปโตไอโซเลเตอร์

เบอร์ 4N35,4N36,4N37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOTOROLA**  
**SEMICONDUCTOR**  
**TECHNICAL DATA**

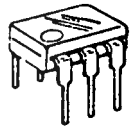
**6-Pin DIP Optoisolators**  
**Transistor Output**

These devices consist of a gallium arsenide infrared emitting diode optically coupled to a monolithic silicon phototransistor detector.

- Convenient Plastic Dual-In-Line Package
- High Current Transfer Ratio — 100% Minimum at Spec Conditions
- Guaranteed Switching Speeds
- High Input-Output Isolation Guaranteed — 7500 Volts Peak
- UL Recognized. File Number E54915
- VDE approved per standard 0883-6.80 (Certificate number 41853), with additional approval to DIN IEC380 VDE0806, IEC435 VDE0805, IEC65 VDE0860, VDE0110b, covering all other standards with equal or less stringent requirements, including IEC204 VDE0113, VDE0160, VDE0832, VDE0833, etc.
- Meets or Exceeds All JEDEC Registered Specifications
- Special lead form available (add suffix "T" to part number) which satisfies VDE0883/6.80 requirement for 8 mm minimum creepage distance between input and output solder pads.
- Various lead form options available. Consult "Optoisolator Lead Form Options" data sheet for details.

**4N35**  
**4N36**  
**4N37**

**6-PIN DIP**  
**OPTOISOLATORS**  
**TRANSISTOR**  
**OUTPUT**

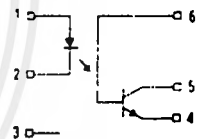


**CASE 730A-02**  
**PLASTIC**

**MAXIMUM RATINGS** ( $T_A = 25^\circ\text{C}$  unless otherwise noted)

Rating	Symbol	Value	Unit
<b>INPUT LED</b>			
Reverse Voltage	$V_R$	6	Volts
Forward Current — Continuous	$I_F$	60	mA
LED Power Dissipation ( $T_A = 25^\circ\text{C}$ with Negligible Power in Output Detector Derate above $25^\circ\text{C}$ )	$P_D$	120	mW
		1.41	mW/°C
<b>OUTPUT TRANSISTOR</b>			
Collector-Emitter Voltage	$V_{CEO}$	30	Volts
Emitter-Base Voltage	$V_{EBO}$	7	Volts
Collector-Base Voltage	$V_{CBO}$	70	Volts
Collector Current — Continuous	$I_C$	150	mA
Detector Power Dissipation ( $T_A = 25^\circ\text{C}$ with Negligible Power in Input LED Derate above $25^\circ\text{C}$ )	$P_D$	150	mW
		1.76	mW/°C
<b>TOTAL DEVICE</b>			
Isolation Source Voltage (1) (Peak ac Voltage, 60 Hz, 1 sec Duration)	$V_{ISO}$	7500	Vac
Total Device Power Dissipation ( $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$ )	$P_D$	250	mW
		2.94	mW/°C
Ambient Operating Temperature Range	$T_A$	-55 to +100	°C
Storage Temperature Range	$T_{stg}$	55 to +150	°C
Soldering Temperature (10 seconds, 1.16 from case)	—	260	°C

**SCHEMATIC**



- 1. LED ANODE
- 2. LED CATHODE
- 3. NC
- 4. EMITTER
- 5. COLLECTOR
- 6. BASE

(1) Isolation surge voltage is or internal device dielectric breakdown rating  
 For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4N35, 4N36, 4N37

### ELECTRICAL CHARACTERISTICS $T_A = 25^\circ\text{C}$ (unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
<b>INPUT LED</b>					
Forward Voltage ( $I_F = 10\text{ mA}$ )	$V_F$	$T_A = 25^\circ\text{C}$	0.8	1.15	1.5
		$T_A = -55^\circ\text{C}$	0.9	1.3	1.7
		$T_A = 100^\circ\text{C}$	0.7	1.05	1.4
Reverse Leakage Current ( $V_R = 5\text{ V}$ )	$I_R$	—	—	10	$\mu\text{A}$
Capacitance ( $V = 0\text{ V}, f = 1\text{ MHz}$ )	$C_J$	—	18	—	$\text{pF}$

### OUTPUT TRANSISTOR

Collector-Emitter Dark Current ( $V_{CE} = 10\text{ V}, I_F = 10\text{ mA}$ )	$I_{CEO}$	$T_A = 25^\circ\text{C}$	—	1	50	$\text{nA}$
		$T_A = 100^\circ\text{C}$	—	—	500	$\mu\text{A}$
Collector-Base Dark Current ( $V_{CE} = 10\text{ V}, I_F = 10\text{ mA}$ )	$I_{CBO}$	$T_A = 25^\circ\text{C}$	—	0.2	20	$\text{nA}$
		$T_A = 100^\circ\text{C}$	—	100	—	—
Collector-Emitter Breakdown Voltage ( $I_C = 1\text{ mA}$ )	$V_{(BR)CEO}$	30	45	—	$\text{V}$	
Collector-Base Breakdown Voltage ( $I_C = 100\text{ }\mu\text{A}$ )	$V_{(BR)CBO}$	70	100	—	$\text{V}$	
Emitter-Base Breakdown Voltage ( $I_E = 100\text{ }\mu\text{A}$ )	$V_{(BR)EBO}$	7	7.8	—	$\text{V}$	
DC Current Gain ( $I_C = 2\text{ mA}, V_{CE} = 5\text{ V}$ )	$h_{FE}$	—	400	—	—	
Collector-Emitter Capacitance ( $f = 1\text{ MHz}, V_{CE} = 5\text{ V}$ )	$C_{CE}$	—	7	—	$\text{pF}$	
Collector-Base Capacitance ( $f = 1\text{ MHz}, V_{CE} = 5\text{ V}$ )	$C_{CB}$	—	19	—	$\text{pF}$	
Emitter-Base Capacitance ( $f = 1\text{ MHz}, V_{BE} = 5\text{ V}$ )	$C_{EB}$	—	9	—	$\text{pF}$	

### COUPLED

Output Collector Current ( $I_F = 10\text{ mA}, V_{CE} = 10\text{ V}$ )	$I_C$	$T_A = 25^\circ\text{C}$	10	30	—	$\text{mA}$
		$T_A = -55^\circ\text{C}$	4	—	—	—
		$T_A = 100^\circ\text{C}$	4	—	—	—
Collector-Emitter Saturation Voltage ( $I_C = 15\text{ mA}, I_F = 10\text{ mA}$ )	$V_{CE(sat)}$	—	0.14	0.3	$\text{V}$	
Turn-On Time	$t_{on}$	$I_C = 15\text{ mA}, V_{CE} = 10\text{ V}, I_F = 10\text{ mA}, R_{th} = 100\text{ }\Omega$	—	7.5	10	$\mu\text{s}$
Turn-Off Time			$t_{off}$	—	5.7	10
Rise Time			$t_r$	—	3.2	—
Fall Time			$t_f$	—	4.7	—
Isolation Voltage ( $f = 60\text{ Hz}, t = 1\text{ min}$ )	$V_{ISO}$	7500	—	—	$\text{Vac(pk)}$	
Isolation Current ( $V_{I-O} = 3550\text{ Vpk}$ )	$I_{ISO}$	4N35	—	—	100	$\mu\text{A}$
		4N36	—	—	100	
		4N37	—	8	100	
Isolation Resistance ( $V = 500\text{ V}$ )	$R_{ISO}$	$10^{11}$	—	—	$\Omega$	
Isolation Capacitance ( $V = 0\text{ V}, f = 1\text{ MHz}$ )	$C_{ISO}$	—	0.2	2	$\text{pF}$	

### TYPICAL CHARACTERISTICS

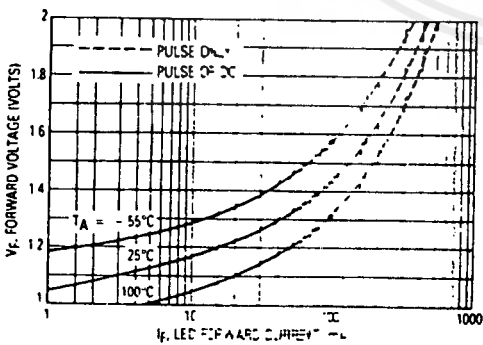


Figure 1. LED Forward Voltage versus Forward Current

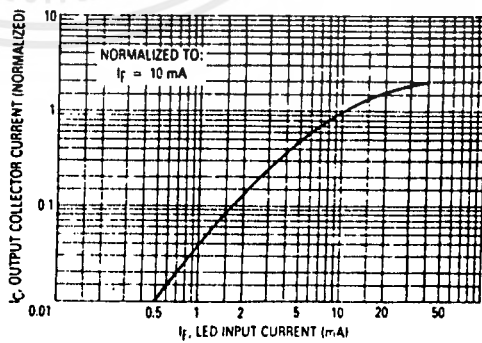


Figure 2. Output Current versus Input Current



ภาคผนวก จ

ไอที สีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4028B



CMOS  
BCD-TO-DECIMAL DECODER

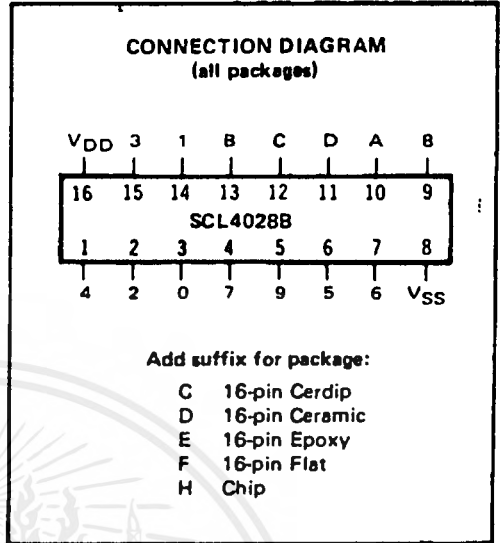
FEATURES

- ◆ BCD-to-Decimal or Binary-to-Octal Decoding
- ◆ Buffered Outputs go High on Selection
- ◆ Low Outputs for all Illegal Input Combinations
- ◆ Balanced Output Drive Current Specifications

DESCRIPTION

The SCL4028B types are BCD-to-Decimal or Binary-to-Octal Decoders consisting of pulse shaping circuits on all 4 inputs, decoding/logic gates, and 10 output buffers. A BCD code applied to the four inputs, A to D, results in a high level at the selected one of 10 decimal decoded outputs. Similarly, a 3-bit binary code applied to inputs A through C is decoded in octal code at output 0 to 7. A high-level signal at the D input inhibits octal decoding and causes outputs 0 through 7 to go low. If unused, the D input must be connected to V<sub>SS</sub>.

Expanded decoding such as binary-to-hexadecimal (1-of-16), etc., can be achieved by using other SCL4028B devices. This part is useful for code conversion, address decoding, memory selection control, demultiplexing, and readout decoding.



TRUTH TABLE

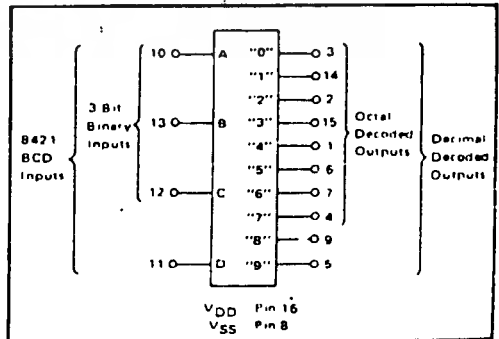
Input				Output									
D	C	B	A	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	0	0	1	0	0	0
0	1	0	0	0	0	0	0	0	1	0	0	0	0
0	1	0	1	0	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	0	1	0	0	0	0	0	0
0	1	1	1	0	0	1	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	0	0
1	0	0	1	1	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0	0	0
1	0	1	1	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	1	0	0	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0	0	0	0

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

- DC Supply Voltage V<sub>DD</sub> - V<sub>SS</sub> 3 to 15 V<sub>dc</sub>
- Operating Temperature T<sub>A</sub> -55 to +125 °C
- C, D, F, H Device -40 to +85 °C
- E Device

BLOCK DIAGRAM



**SCL4049UB Inverting**  
**SCL4050B Non-Inverting**



**CMOS**  
**HEX BUFFERS/CONVERTERS**

**FEATURES**

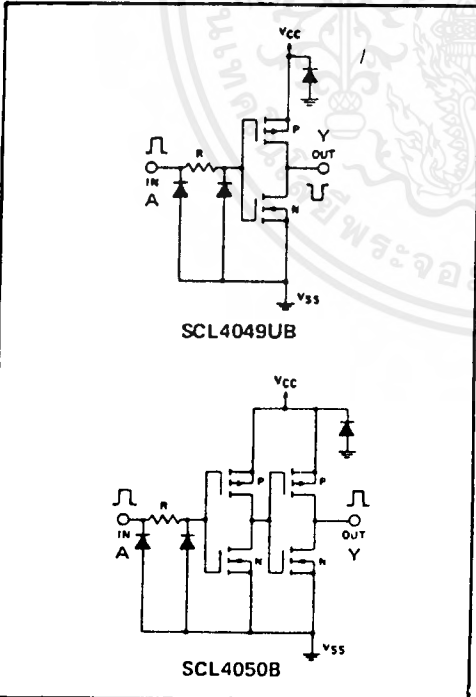
- ◆ Direct Drive of 2 TTL/DTL Loads
- ◆ Operation from Single Supply
- ◆ Pin-for Pin Replacements for SCL4009B, SCL4010B

**DESCRIPTION**

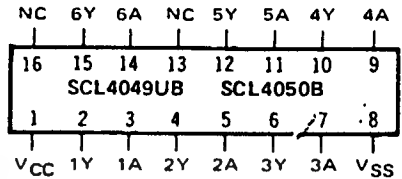
The SCL4049UB and SCL4050B are Inverting and Non-Inverting Hex Buffers, respectively, and feature logic-level conversion using only one supply voltage ( $V_{CC}$ ). The Input-signal high level ( $V_{IH}$ ) can exceed the  $V_{CC}$  supply voltage when these devices are used for logic-level conversions. These devices are intended for use as CMOS-to-DTL/TTL converters and can drive directly two DTL/TTL Loads.

The SCL4049UB and SCL4050B are interchangeable with SCL4009UB and SCL4010B devices, respectively. In these applications the SCL4049UB and SCL4050B are pin-compatible with the SCL4009UB and SCL4010B, respectively, and can be substituted for these devices in existing as well as in new designs. Terminal No. 16 is not connected internally on the SCL4049UB or SCL4050B; therefore, connection to this terminal is of no consequence to circuit operation.

**SCHEMATIC DIAGRAMS**



**CONNECTION DIAGRAM**  
 (all packages)



**Add suffix for package:**

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

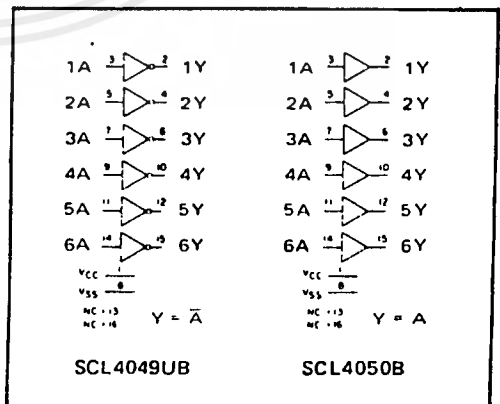
**RECOMMENDED OPERATING CONDITIONS**

For maximum reliability:

DC Supply Voltage	$V_{CC} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

Note: These devices contain input protection networks to  $V_{SS}$  only. Therefore,  $V_{IH}$  (max) may exceed  $V_{CC}$  without damage (subject to absolute maximum ratings).

**LOGIC DIAGRAMS**



SCL4071B, SCL4072B  
SCL4075B



CMOS OR GATES

SCL4071B - Quad 2-Input OR  
SCL4072B - Dual 4-Input OR  
SCL4075B - Triple 3-Input OR

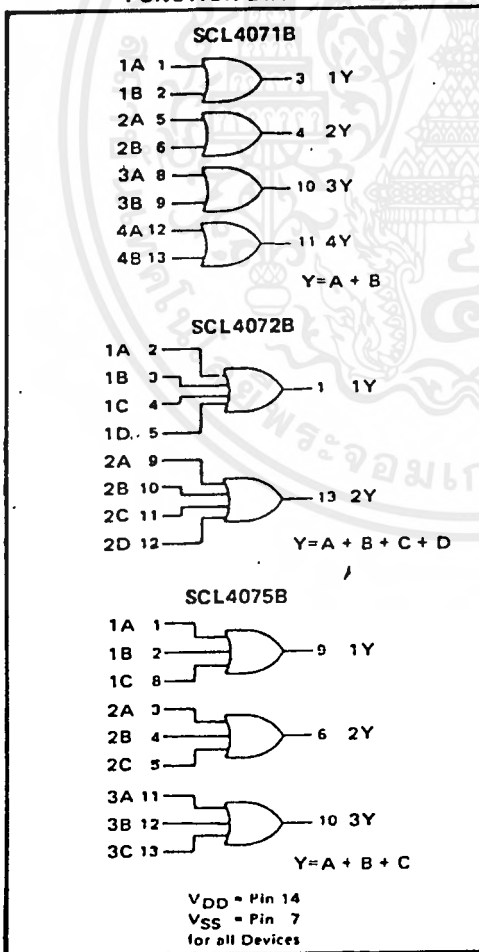
FEATURES

- ◆ Buffered Outputs
- ◆ Diode Protection on all Inputs
- ◆ Fully "B"-Series Compatible
- ◆ Balanced Output Drive Current Specifications

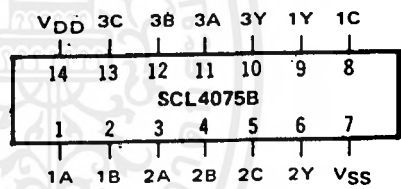
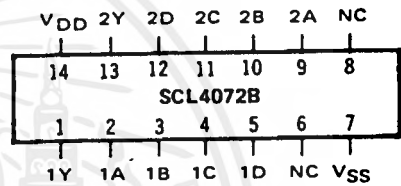
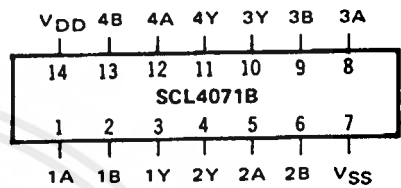
TRUTH TABLE

Inputs	Output
00...0	0
All other combinations	1

FUNCTION DIAGRAMS



CONNECTION DIAGRAMS  
(all packages)



Add suffix for package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

SCL4081B, SCL4082B  
SCL4073B



CMOS AND GATES

SCL4081B - Quad 2-Input AND  
SCL4082B - Dual 4-Input AND  
SCL4073B - Triple 3-Input AND

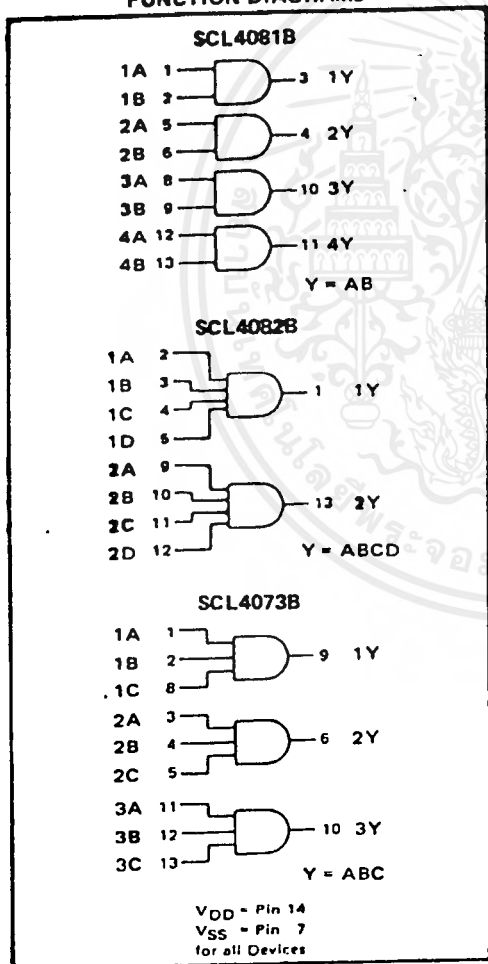
FEATURES

- ◆ Buffered Outputs
- ◆ Diode Protection on all Inputs
- ◆ Fully "B"-Series Compatible
- ◆ Balanced Output Drive Current Specifications

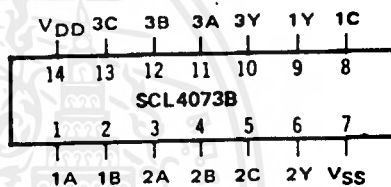
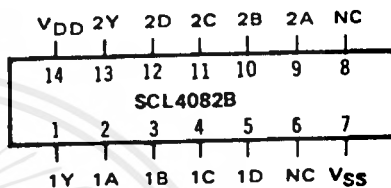
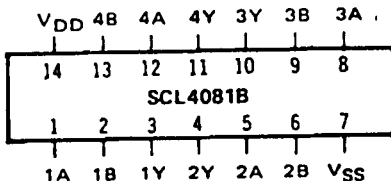
TRUTH TABLE

Inputs	Output
1 1 ... 1	1
All other combinations	0

FUNCTION DIAGRAMS



CONNECTION DIAGRAMS  
(all packages)



Add suffix for package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

## กิตติกรรมประกาศ

ขอขอบคุณ อาจารย์อนุวัฒน์ จางวนิชเลิศ อาจารย์ ศุภกิจ จูตะวิริยะ และอาจารย์ในภาค วิชาวิศวกรรมไฟฟ้าทุกท่าน ที่ได้คอยดูแลเอาใจใส่ตลอดการทำงาน และคอยให้กำลังใจไม่ให้ห้อย รวมทั้งเอื้อเฟื้อเพื่อข้อมูลของอุปกรณ์ที่ใช้ในโครงการ

ขอขอบคุณ บริษัท สหรุ่งโรจน์ที่เอื้อเฟื้อข้อมูลในการทำงาน รวมทั้งให้คำแนะนำต่าง ๆ ที่เป็นประโยชน์

ขอขอบคุณ พ่อ แม่ ที่คอยเป็นกำลังใจ และสนับสนุนด้านงบประมาณตลอดการทำงานที่ ผ่านมาจนสำเร็จลุล่วงไปด้วยดี โดยเฉพาะคุณพ่อที่คอยส่งเสบียง และโทรศัพท์มาเป็นกำลังใจทุก วัน

ขอขอบคุณ น้องต๋ม ที่ช่วยเหลือในเรื่องการเรียบเรียง ประสานงานเป็นอย่างดี และอดทน ต่อการทำงานเพื่อพี่ ๆ

ขอขอบคุณ วิรธร รัชชวณิชพงศ์ ที่ช่วยเหลือเรื่องกล้องถ่ายรูป (กล้องพิเศษ)

ขอขอบคุณ วัชระ แก้วนุช ที่ช่วยเหลือปรีนทำงานให้สำเร็จลุล่วงไปด้วยดี (นำชมเซย)

ขอขอบคุณ กลุ่มโครงการ UPS ที่คอยให้กำลังใจซึ่งกันและกันตลอดมา

ขอขอบคุณ วิโรจน์ ปัญญาชาติรักษ์ ที่ปรึกษาด้านโปรแกรม PSPICE

ขอขอบคุณพี่อ๊อด 3w ที่ช่วยถ่ายรูป Project

ขอขอบคุณจากใจจริง

## เอกสารอ้างอิง

- [1] Howard M. Berlin ; "Design of Op - Amp Circuits, With Experiments",  
Howard W. Sams & Co., Inc., Indiana, USA, 1980
- [2] Howard M. Berlin ; "The SSS Timer Applications Source book With  
Experiments" ; Howard W. Sams & Co., Inc., Indiana, USA, 1989
- [3] David L. Heiserman ; " Understanding Electricity and Electronics  
Principles" ; Howard W. Sams & Co., Inc., Indiana, USA, 1989
- [4] National Semiconductor ; CMOS Logic Databook" ; National  
Semiconductor Corporation ; 1991
- [5] HIGH - SPEED CMOS LOGIC DATA, MOTOROLA, 1989
- [6] "คู่มือ ไอซี CMOS 4000 SERIES", บริษัท ซีเอ็ดดูเคชั่น จำกัด, พ.ศ. 2535
- [7] บันทึก 380 วงจรไอซี, พ.ศ. 2536
- [8] ฝ่ายวิชาการสถาบันอิเล็กทรอนิกส์. กรุงเทพมหานคร, "กฎแฉเทียบเบอร์ไอซี", พ.ศ. 2539
- [9] IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS, VOL. 32, NO. 2, "Yasuhiro  
Okuma", MARCH/APRIL 1996
- [10] มงคล ทองสงคราม; "อิเล็กทรอนิกส์เบื้องต้น", ห้างหุ้นส่วนจำกัด วิ.เจ.พรินติ้ง, 2538
- [11] สุวัฒน์ แซ่ตัน; "เทคนิคและการออกแบบสวิตชิงเพาเวอร์ซัพพลาย",  
บริษัท เอนเทลไทย จำกัด , 2538