



ระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์

SECURITY AND AUTOMATIC APPLIANCE CONTROL SYSTEM VIA TELEPHONE

โดย

นายธนศ พัลลภ 37013065

นายรัชชัย นิตยโชติ 37013067

นายรัฐกร มธูรพจน์ 37013079

อาจารย์ที่ปรึกษา

รศ. ณรงค์ เหมกรณ์

วัน เดือน ปี..... 30 ก.พ. 2541.....
เลขทะเบียน..... 038183.....
เลขเรียกหนังสือ...T.99209 ๑๒85๖.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

ปริญญาโท ปีการศึกษา 2539
ภาควิชา วิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง ระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์
SECURITY AND AUTOMATIC APPLIANCE CONTROL SYSTEM VIA TELEPHONE

ผู้จัดทำ 1. นายธเนศ พัลลภ 37013065
2. นายธวัชชัย นิตยโชติ 37013067
3. นายรัฐกร มธุรพจน์ 37013079



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์
SECURITY AND AUTOMATIC APPLIANCE CONTROL SYSTEM VIA TELEPHONE

โดย นายธเนศ พัลลภ 37013065
 นายรัชชัย นิตยโชติ 37013067
 นายรัฐกร มธุรพจน์ 37013079

อาจารย์ที่ปรึกษา รศ. ณรงค์ เหมกรณ์

บทคัดย่อ

ปริญญานิพนธ์นี้เป็นการสร้างระบบป้องกันภัยและควบคุมอุปกรณ์ไฟฟ้าภายในบ้าน โดยผ่านคู่สายโทรศัพท์ ด้วยการส่งสัญญาณ DTMF โดยใช้ไมโครคอนโทรลเลอร์ (MCS-51) เป็นตัวควบคุมระบบการทำงาน เมื่อมี Alarm ระบบป้องกันภัยจะทำการส่งเลขหมายโทรศัพท์ที่เตรียมไว้ล่วงหน้า หรือสามารถโปรแกรมเลขหมายที่ต้องการให้โทรติดต่อผ่านทางคู่สายโทรศัพท์ได้ โดยเมื่อมี Alarm จะทำการเรียกเลขหมายได้ 3 หมายเลขและแจ้งเหตุได้ด้วยเสียงพูดที่ทำการบันทึกเตรียมเอาไว้

ในส่วนของ การควบคุมอุปกรณ์ไฟฟ้า สามารถทำการควบคุมและตรวจสอบการทำงานได้โดยการส่งสัญญาณ DTMF แล้วระบบควบคุมจะตอบกลับมาด้วยเสียงพูดแจ้งการทำงาน

Abstract

This thesis is an application of telephone system to be the security system and to control in-house appliance by sending DTMF signal as the command via the telephone line. Microcontroller MCS-51 is selected to control the system function. The security system can provide three telephone-numbers, it has been programmed include the description of each alarm at any time system alarms. For the in-house appliance controller, user also can control and check the operation of the system by using DTMF signal and the correspond voice to tell the status of the system operation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 ทฤษฎีเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูล MCS-51	2
2.2 ทฤษฎีเบื้องต้นเกี่ยวกับโทรศัพท์	8
2.3 ทฤษฎีเกี่ยวกับไฮบริด	14
บทที่ 3 โครงสร้างของระบบรักษาความปลอดภัยและสัญญาณทางโทรศัพท์	20
บทที่ 4 หลักการทำงานและการออกแบบ	22
4.1 ส่วนควบคุมการสื่อสารระหว่างเครือข่ายภายนอกและภายในบ้าน	22
4.2 ส่วนควบคุมระบบรักษาความปลอดภัย	36
4.3 หลักการทำงานและการออกแบบส่วนสัญญาณทางโทรศัพท์	44
บทที่ 5 การใช้งานระบบรักษาความปลอดภัยและสัญญาณทางโทรศัพท์	47
บทที่ 6 การทดลองและผลการทดลอง	52
บทที่ 7 สรุปผลการทดลองและแนวทางในการพัฒนาต่อ	71
บรรณานุกรม	73
ภาคผนวก	74
ภาคผนวก ก. Flowchart แสดงการทำงานของโปรแกรม	
ภาคผนวก ข. แสดงโปรแกรมการทำงานของระบบรักษาความปลอดภัยและสัญญาณทางโทรศัพท์	
ภาคผนวก ค. แสดงส่วนของอุปกรณ์ที่ใช้ในการทำโครงงาน	

บทที่ 1

บทนำ

ในปัจจุบันนี้วิทยาการและเทคโนโลยีทางด้านต่าง ๆ ได้มีการเจริญรุดหน้าไปอย่างรวดเร็ว และได้มีการพัฒนากันอย่างต่อเนื่องเสมอมา เพื่อเป็นการตอบสนองของความต้องการของมนุษย์ โทรศัพท์เป็นอุปกรณ์การติดต่อสื่อสารที่มีความสำคัญมากอย่างหนึ่ง ซึ่งช่วยอำนวยความสะดวกในชีวิตประจำวันของมนุษย์เราเป็นอย่างมาก เพราะสามารถที่จะใช้ได้ง่ายและรวดเร็ว แต่เดิมโทรศัพท์ถูกนำมาใช้เพียงเพื่อการติดต่อสื่อสารระหว่างบุคคลเพียงอย่างเดียวเท่านั้น แต่เนื่องจากเห็นว่าโทรศัพท์น่าจะใช้งานได้มากกว่าเพียงแค่การติดต่อสื่อสารระหว่างบุคคลเท่านั้น โครงการนี้จึงได้นำเอาโทรศัพท์มาใช้เป็นรีโมทควบคุมระยะไกลในการควบคุมการ เปิด-ปิด เครื่องใช้ไฟฟ้าภายในบ้าน นอกจากนี้แล้วยังใช้โทรศัพท์เป็นส่วนช่วยในระบบรักษาความปลอดภัยได้ด้วย ภายใต้ชื่อโครงการว่า ระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์ (Security and Automatic Appliicance Control System : SACS)

ระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์นี้ ได้นำเอาไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล MCS-51 มาประยุกต์ใช้ในการทำงานของระบบ ซึ่งในโครงการนี้จะประกอบด้วยส่วนสำคัญ 3 ส่วนด้วยกัน คือ ส่วนควบคุมการสื่อสารระหว่างเครือข่ายภายนอกและภายในบ้าน (Telecommunication Control) ส่วนควบคุมระบบความปลอดภัย (Security Control) และส่วนควบคุมการเปิด-ปิด อุปกรณ์ไฟฟ้า (Power Control) ซึ่งระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์นี้สร้างขึ้นมาเพื่อจุดประสงค์ในการใช้งานดังนี้คือ

1. เพื่อเป็นการอำนวยความสะดวกสบายให้แก่ผู้ใช้
2. เพื่อเป็นการสร้างความปลอดภัยภายในบ้านเรือนของผู้ใช้ทั้งชีวิตและทรัพย์สิน
3. เพื่อเป็นการประหยัดพลังงานที่ต้องสูญเสียไปโดยไม่จำเป็น

บทที่ 2

ทฤษฎีและหลักการ

2.1 ทฤษฎีเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์แบบชิพเดี่ยว (Single Chip Microcontroller) คือไมโครคอมพิวเตอร์ที่มีขนาดเล็ก โดยบรรจุไว้ในแผงวงจรรวม (Integrated Circuit) เพียงชิพเดียว เหมาะสำหรับใช้ในการควบคุมระบบอัตโนมัติ เป็นอย่างมาก เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้อย่างสะดวกตามต้องการ และไมโครคอนโทรลเลอร์ในตระกูล MCS-51 นี้ยังมีโครงสร้างและชุดคำสั่งที่แตกต่างกันเล็กน้อย ทำให้สามารถเลือกเบอร์ที่เหมาะสมกับการใช้งานได้อย่างดีที่สุด

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีข้อดีดังนี้

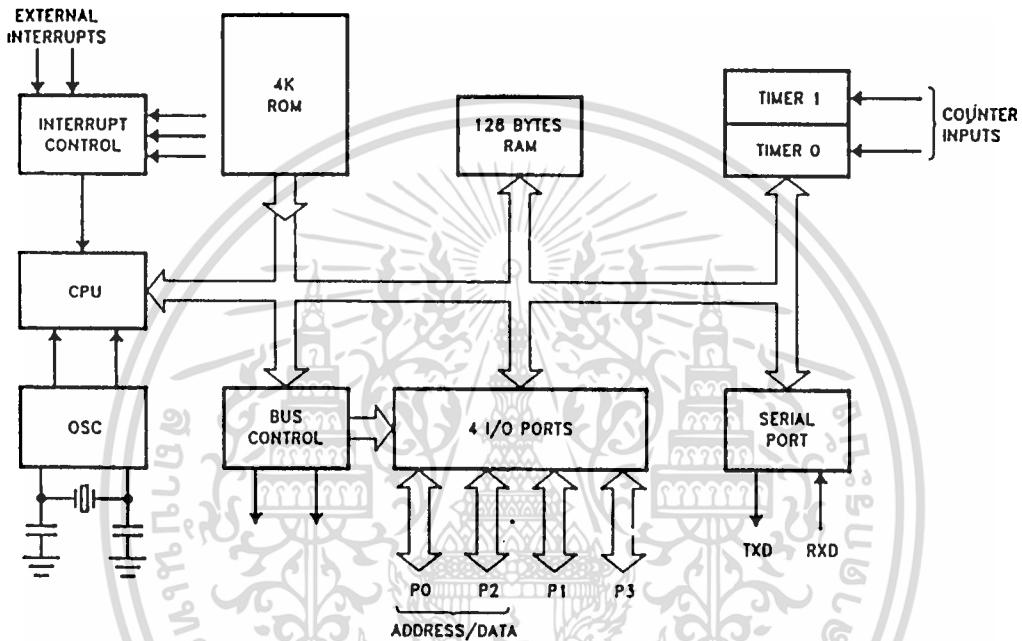
- สามารถนำข้อมูลมา AND, OR หรือทำ Complement ได้ทั้งแบบทีละ 8 บิต และ 1 บิต
- สามารถใช้กับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงานได้สูงสุด 64 กิโลไบต์ เป็นผลทำให้เขียนโปรแกรมควบคุมการทำงานได้มากยิ่งขึ้นกว่าที่เป็นอยู่
- สามารถต่อกับหน่วยความจำสำหรับข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบต์
- มีพอร์ทแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32 บิต โดยที่ข้อมูลแต่ละบิตเป็นอิสระต่อกัน
- มีวงจรถ่าย Timer/Counter ขนาด 16 บิต 2 ชุด (8052 มี 3 ชุด) ที่ทำงานในโหมดต่าง ๆ ได้ถึง 4 โหมด
- มี Universal Receiver Transmitter (UART) สำหรับ รับ-ส่ง ข้อมูลอนุกรม (Serial) แบบ Full Duplex ที่สามารถเลือกรูปแบบการรับ-ส่งข้อมูลได้ 4 แบบ
- มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่ง ที่สามารถทำการกระโดดไปทำงานตอบสนองการขัดจังหวะ (Interrupt Service Routine) ได้ ต่างๆ กันถึง 5 ตำแหน่ง
- สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัด การใช้กำลังไฟในการทำงาน

ซึ่งจะเห็นว่าจากคุณสมบัติต่าง ๆ ของ MCS-51 ทำให้นิยมนำมาใช้ระบบควบคุมอัตโนมัติ เป็นอย่างมากต่อไปนี้จะขอกล่าวถึง MCS-51 โดยเรียกว่า 8051 เพื่อความสะดวกในการอธิบาย

โครงสร้างของ 8051

ภายใน 8051 ประกอบด้วย GATE ต่าง ๆ เช่น AND, OR, NOT ซึ่ง GATE เหล่านี้จะถูกนำออกมาออกแบบให้มีหน้าที่การทำงานต่างๆ เช่น วงจรถอดรหัสคำสั่ง (Instruction Decoder) วงจรสร้างสัญญาณนาฬิกา (Clock Signal Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อย ๆ ดังแสดงในรูปที่ 2.1 เป็นโครงสร้างใหญ่ๆ ของ 8051 เนื่องจากลักษณะของ 8051 เป็นคอมพิวเตอร์ จึงประกอบด้วย 3 ส่วนหลัก ๆ คือไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนที่ 1 คือ CPU (Central Processing Unit) หรือตัวประมวลผล ส่วนนี้จะมีวงจรที่ทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่น ๆ เรียกว่าวงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วยการสร้างสัญญาณควบคุมจากส่วน CPU นี้จะทำการสร้างสัญญาณโดยการถอดรหัสคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรถอดซิลิเลเตอร์เพื่อให้ทุก ๆ ส่วนในวงจรทำงานประสานกัน (Synchronize) อย่างถูกต้อง



รูปที่ 2.1 แสดงโครงสร้างของ 8051

ใน CPU นี้ยังประกอบด้วยส่วนย่อยอีกส่วนเรียกว่าส่วนประมวลผล (Arithmetic Logic Unit) ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูลเช่น การบวก ลบ คูณ หรือหารข้อมูล แล้วนำผลลัพธ์ ไปเก็บไว้ในรีจิสเตอร์ หรือหน่วยความจำที่ต้องการ

ส่วนที่ 2 คือ หน่วยความจำ (Memory) มีไว้สำหรับจัดจำข้อมูล การเอาข้อมูลไปเก็บในหน่วยความจำเรียกว่าการเขียน (Write) ข้อมูล และการเอาข้อมูลออกจากหน่วยความจำจะเรียกว่าการอ่าน (Read) ข้อมูล ซึ่งไม่ว่าจะเขียนหรืออ่านต้องรู้ตำแหน่งของหน่วยความจำหรือแอดเดรส (Address) ก่อน แต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้ค่าเดียวเท่านั้น ในไมโครโปรเซสเซอร์ทั่วไปรวมทั้ง 8051 ข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้ 8 หลักของเลขฐานสอง (8 บิตเท่ากับ 1 ไบท์) ดังนั้นแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้ระหว่าง 0 ถึง 255 แต่จำนวนตำแหน่งที่จะเก็บข้อมูลได้ขึ้นอยู่กับไมโครโปรเซสเซอร์

ส่วนที่ 3 อุปกรณ์อินพุตและเอาต์พุต (Input/Output Device) เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก

8051 ทำให้ 8051 ติดต่อกับภายนอกได้ จากรูปที่ 2.1 อุปกรณ์อินพุตและ เอาต์พุตได้แก่ 4 I/O Port, Timer 0, Timer 1, Serial Port. การทำงานของแต่ละชิ้นส่วนมีดังนี้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. 4 I/O Port คือที่ใช้รับ-ส่งข้อมูลซึ่งเป็นสัญญาณดิจิทัลเข้าหรือออกจากตัว 8051 พอร์ทมีทั้งหมด 4 พอร์ท โดยแต่ละพอร์ทจะรับ-ส่งข้อมูลได้ 8 บิต มีพอร์ท P0, P1, P2 และ P3 บางพอร์ทจะใช้ทำงานได้มากกว่า 1 หน้าที่ เช่น พอร์ท P0 และ P2 จะใช้สำหรับการส่งค่าตำแหน่ง (Address) ของหน่วยความจำที่ต้องการติดต่อ และพอร์ท P0 จะใช้รับ-ส่งข้อมูลเมื่อติดต่อกับหน่วยความจำได้ด้วยแต่สิ่งเหล่านี้ไม่ได้เกิดในเวลาเดียวกัน จะใช้วิธีทำงานตาม ลำดับโดยควบคุมจากสัญญาณควบคุม (Control) ที่ถอดรหัสมาจากแต่ละคำสั่งที่ไมโครคอมพิวเตอร์ ทำงานนั่นเอง และสัญญาณทั้งหมดจะอ้างอิงกับสัญญาณนาฬิกา

2. Timer 1 เป็นวงจรมีที่สามารถกำหนดให้ทำการนับจำนวนไซเคิลของสัญญาณที่ต่อจากภายนอก 8051 หรือจำนวนไซเคิลของสัญญาณนาฬิกาภายใน 8051 ก็ได้ ค่าจากการนับจะถูกอ่านหรือตั้งค่าเริ่มต้นของการนับได้โดย CPU

3. Serial Port หรือพอร์ทอนุกรม CPU จะอ่านและเขียนข้อมูลกับ Serial Port เป็นแบบ 8 บิต แต่ข้อมูลจะถูกส่งออกจาก 8051 เรียงไปทีละบิตออกขา TXD และในการรับข้อมูลเข้าก็จะรับเข้ามาทีละบิตทางขา RXD แล้วจัดเรียงใหม่เป็น 8 บิต เพื่อให้ CPU อ่านไปใช้งานต่อไป

การจัดการหน่วยความจำของ 8051

หน่วยความจำของ 8051 แบ่งออกได้เป็น 2 แบบตามลักษณะการใช้งาน คือ

1. Program Memory เป็นหน่วยความจำที่ใช้เก็บคำสั่ง เมื่อ 8051 ทำงานก็จะอ่านข้อมูลที่เก็บในหน่วยความจำประเภทนี้เข้าไปถอดรหัสแล้วสร้างสัญญาณควบคุมส่วนอื่น ๆ ตามการทำงานของแต่ละคำสั่งนั้น หน่วยความจำประเภทนี้ต้องเป็นแบบ Read Only Memory (ROM) และผู้ใช้ต้องเขียนข้อมูลในแต่ละตำแหน่งของหน่วยความจำเป็นรหัสภาษาเครื่องของ 8051 ตามลำดับการทำงานที่ต้องการ 8031 จะไม่มี ROM อยู่ใน ผู้ใช้จะต้องเลือกการใช้งาน Program Memory ที่อยู่ภายนอกวงจรรวมทั้งหมด 64 กิโลไบต์

2. Data Memory เป็นหน่วยความจำที่ 8051 ใช้สำหรับพัก เก็บข้อมูล แล้วเรียกมาใช้ใหม่ในระหว่างการทำงานของ 8051 หน่วยความจำประเภทนี้เป็นประเภท Random Access Memory (RAM) ถ้าปิดเครื่องหรือไม่จ่ายไฟให้แก่ RAM แล้วข้อมูลที่อยู่ภายในจะสูญหายไป

สถาปัตยกรรมของ 8051

สถาปัตยกรรมภายในของ 8051 แสดงดังรูปที่ 2.2 ซึ่งจะอธิบายส่วนย่อย ๆ ของภายใน 8051 เพียงชีพเดียว และสัญญาณจากภายในจะต่อสู่ภายนอกทางขา (Pin) ของ 8051 ที่มีอยู่ 40 ขา ดังรูปที่ 2..3

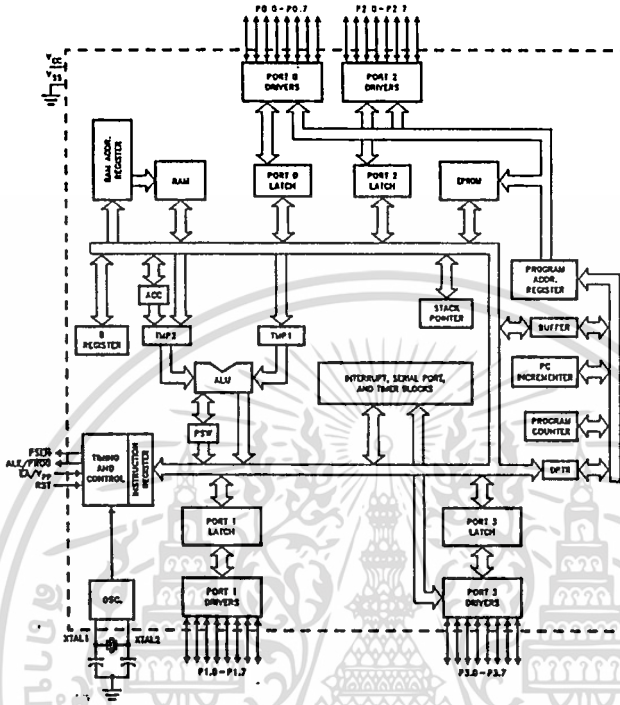
8051 ไมโครคอนโทรลเลอร์ที่บรรจุอยู่ในวงจรรวมแบบ Dual Inline Package (DIP) ซึ่งแต่ละข้างของ 8051 มีขาอยู่ข้างละ 20 ขา รวมทั้งหมด 40 ขา จะใช้งานต่าง ๆ กันดังนี้ คือ

Vcc - ขา 40 เป็นขาที่ต้องป้อนไฟเลี้ยง +5 โวลต์ เข้าไปเพื่อให้วงจรรวมทำงานได้ ระดับโวลเตจของลอจิก 0 และ 1 ของ 8051 จึงต่อเข้ากับอุปกรณ์ลอจิกแบบ TTL ได้โดยตรง

Vcc - ขา 20 เป็นขาที่ต้องต่อกับกราวด์ (Ground) ของแหล่งจ่ายไฟ การต่ออุปกรณ์ทั้งหมดจะต้องมีกราวด์ของอุปกรณ์ต่อเข้าด้วยกัน

Port0 - เป็นพอร์ทขนานขนาด 8 บิต อยู่ที่ขา 32 ถึง 39 เริ่มจากบิต 0 ถึงบิต 7 ตามลำดับแต่ละขาจะไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เขียนว่า P0 0, P0 1, P0 7 โดยที่ P0 7 หมายถึงบิต 7 ของพอร์ท 0 ซึ่งเป็นบิตที่มีนัยสำคัญสูงสุด (Most Significant) และ P0 0 คือ บิต 0 ของพอร์ท 0 เป็นบิตที่มีนัยสำคัญต่ำสุด (Least significant) พอร์ท 0 นี้ใช้ได้ทั้งการรับส่งตำแหน่งและข้อมูลกับหน่วยความจำ หรือใช้เป็นพอร์ทรับ-ส่งข้อมูลก็ได้ ข้อมูลที่ส่งออกจากพอร์ท 0 จะถูกแลทช์ไว้ ที่ขาของพอร์ท



รูปที่ 2.2 สถาปัตยกรรมภายในของ 8051

P1.0	1	40	V _{CC}	
P1.1	2	39	P0.0 (AD0)	
P1.2	3	38	P0.1 (AD1)	
P1.3	4	37	P0.2 (AD2)	
P1.4	5	36	P0.3 (AD3)	
P1.5	6	35	P0.4 (AD4)	
P1.6	7	34	P0.5 (AD5)	
P1.7	8	33	P0.6 (AD6)	
RESET	9	32	P0.7 (AD7)	
(RXD) P3.0	10	8751BH	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG	
(INT0) P3.2	12	29	PSEN	
(INT1) P3.3	13	28	P2.7 (A15)	
(T0) P3.4	14	27	P2.6 (A14)	
(T1) P3.5	15	26	P2.5 (A13)	
(WR) P3.6	16	25	P2.4 (A12)	
(RD) P3.7	17	24	P2.3 (A11)	
XTAL2	18	23	P2.2 (A10)	
XTAL1	19	22	P2.1 (A9)	
V _{SS}	20	21	P2.0 (A8)	

Pin (DIP)

270248-2

รูปที่ 2.3 ไดอะแกรมขาของ 8051 แบบ DIP

Port 1 - เป็นพอร์ทขนานขนาด 8 บิต คือขา P1 7 (ขา 1-8) P1 0 หมายถึงบิต 0 ของพอร์ท 1 ซึ่งเป็นบิตที่มีนัยสำคัญต่ำสุด และบิต P1 7 หมายถึงบิตที่ 7 ของพอร์ท 1 ซึ่งเป็นบิตที่มีนัยสำคัญสูงสุด พอร์ท 1 นี้ จะใช้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำหน้าที่เป็นตัวรับ-ส่งข้อมูลเท่านั้น ข้อมูลที่ส่งออกมาทางพอร์ท 1 จะถูกแลทช์ไว้แล้วส่งออกไปทางแต่ละขาของพอร์ท

Port 2 - เป็นพอร์ทขนานขนาด 8 บิต คือขา P2 0 ถึง P2 7 (บิต 0 ถึง บิต 7 ของพอร์ท2) พอร์ท 2 จะใช้ส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อ ซึ่งเป็นค่า 8 บิตบนของตำแหน่ง และใช้เป็นพอร์ทรับและส่งข้อมูลภายนอก

Port 3 - คือขา P3 0 ถึง P3 7 หรือขา 10-17 ตามลำดับ ซึ่งพอร์ท 3 นี้ นอกจาก จะใช้รับ-ส่งข้อมูลแล้วยังสามารถใช้ในการทำงานอื่นได้อีก ซึ่งแต่ละบิตของพอร์ท 3 จะมีฟังก์ชัน อื่นดังนี้

P3 0/RXD (Serial Input Port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม

P3 1/TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม

P3 2/INT0 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P3 3/INT1 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P34/T0 (Timer/Counter 0 External Input) ขารับสัญญาณเข้าไปยังวงจรถ่าย Timer/Counter 0 ที่ทำหน้าที่นับจำนวนไซเคิลของสัญญาณ T0 หรือสัญญาณนาฬิกาก็ได้

P3 5/T (Timer/Counter 1 External Input) ขารับสัญญาณเข้าไปยัง Timer/ Counter 1 ซึ่งมีการทำงานเหมือนกับ T0

P3 6/WR (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียน ข้อมูลไปยังหน่วยความจำสำหรับข้อมูลจากภายนอก 8051

P3 7/RD (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูล จากหน่วยความจำสำหรับข้อมูลภายนอก

RST - ขารีสเตทชานี้จะทำให้การรีเซตการทำงานของ 8051 ให้มีการเริ่มต้นทำงานใหม่

ALE - เป็นขาที่ใช้ส่งสัญญาณออกไปภายนอกเพื่อควบคุมการแลทช์ค่าแอดเดรสไบต์ต่ำจาก พอร์ท 0 ในระหว่างติดต่อหน่วยความจำสำหรับโปรแกรมหรือข้อมูลภายนอก ปกติถ้าไม่มีการติดต่อกับหน่วยความจำ ขานี้จะส่งสัญญาณที่มีความถี่ 1/6 เท่าของสัญญาณนาฬิกาจากออสซิลเลเตอร์ ดังนั้นเราจึงสามารถใช้ความถี่ที่ได้จากขานี้ไปใช้งานอย่างอื่นได้แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างการติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่นอกชิพ

PSEN - เป็นขาที่ 29 ใช้ส่งสัญญาณสโตรบเมื่อต้องการอ่านคำสั่งที่จะนำไปทำงานมาจาก หน่วยความจำสำหรับโปรแกรมภายนอก 8051 ในกรณีที่อ่านสั่งซึ่งเก็บในหน่วยความจำสำหรับโปรแกรมภายในจะไม่มีการส่งสัญญาณออกมาจากขานี้

EA - เป็นขาสำหรับเลือกให้ 8051 ทำงานจากโปรแกรมที่อยู่นภายในหรือภายนอกชิพ ถ้าที่ขานี้มีลอจิกเป็น 0 หมายถึงใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอกถ้าลอจิก เป็น 1 ให้ 8051 ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายในชิพ สำหรับเบอร์ 8031 ไม่มีหน่วยความจำภายใน จึงให้ต่อขานี้ลงกราวด์เสมอ

XTAL1 - ใช้ต่อคริสตัลภายนอก โดยเป็นอินพุตเข้าสู่วงจรถ่ายออสซิลเลเตอร์

XTAL2 - ใช้ต่อคริสตัลภายนอก โดยเป็นเอาต์พุตออกจากวงจรถ่ายออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รวมเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ฟังก์ชันพิเศษ

รีจิสเตอร์ในกลุ่มรีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register : SFR) เป็นรีจิสเตอร์สำหรับใช้งานเฉพาะ คือข้อมูลที่ถูกนำไปเก็บในรีจิสเตอร์เหล่านี้จะมีความหมาย เฉพาะตัวของรีจิสเตอร์แต่การอ้างอิงจะถือเสมือนว่าเป็นหน่วยความจำตำแหน่งหนึ่ง รีจิสเตอร์ เหล่านี้ มีดังนี้

ACC (Accumulator)

เป็นรีจิสเตอร์ขนาด 8บิตทำหน้าที่ในการเก็บข้อมูลที่จะส่งให้กับหน่วยทำงานภายในซีพียู และเก็บผลลัพธ์ที่ได้จากการทำงานนั้นการทำงานของรีจิสเตอร์นี้มีลักษณะเช่นเดียวกับไมโครโปรเซสเซอร์ทั่วไป

B Register

เป็นรีจิสเตอร์ขนาด 8 บิต ที่ใช้สำหรับคำสั่งการคูณและการหารตัวเลข ในกรณีที่ไม่ได้ใช้ทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้เช่นเดียวกับรีจิสเตอร์ทั่วไปได้

PSW (Program Status Word)

เป็นรีจิสเตอร์ขนาด 8 บิต ที่ทำหน้าที่บอกถึงแฟล็กสถานะการทำงานต่างๆ รวมทั้งบิต สำหรับการกำหนดเลือกแบงค์ (Bank) ของรีจิสเตอร์ที่ใช้งานด้วย

SP (Stack Pointer)

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งแอดเดรสหน่วยความจำของบริเวณที่ใช้งานเป็นสแต็ก (stack) สำหรับเก็บข้อมูลแอดเดรสคิวเลเตอร์ รีจิสเตอร์ต่าง ๆ รวมทั้งข้อมูลจากโปรแกรม

DPTR (Data Pointer Register)

เป็นรีจิสเตอร์ขนาด 16 บิต และสามารถใช้งานแยกเป็นรีจิสเตอร์ขนาด 8 บิต จำนวน 2 ตัว คือรีจิสเตอร์ DPH และ DPL เพื่อเก็บค่าแอดเดรสของหน่วยความจำหรืออุปกรณ์ที่จะต้องใช้งานภายในโปรแกรม การใช้รีจิสเตอร์ DPTR นั้นนับว่ามีประโยชน์ เนื่องจากทำให้หน่วยประมวลผลกลางสามารถใช้เทคนิคของการแอดเดรสแบบทางอ้อมได้

SBUF (Serial Data Buffer)

รีจิสเตอร์นี้มีขนาด 8 บิต สำหรับการสื่อสารข้อมูลแบบอนุกรมทั้งการรับและส่งข้อมูล ซึ่งตามความเป็นจริงแล้วบัฟเฟอร์นี้มีอยู่ด้วยกันสองชุด และแยกจากกันอย่างชัดเจน สำหรับการส่งและการรับ โดย CPU จะทำการจัดการเลือกบัฟเฟอร์ที่เหมาะสมให้โดยอัตโนมัติ

SCON (Serial Port Control Register)

เป็นรีจิสเตอร์ขนาด 8 บิต ใช้สำหรับควบคุมการส่งและรับข้อมูลผ่านทางพอร์ทอนุกรมโดยสามารถเลือกได้ถึง 4 โหมด ซึ่งแต่ละบิตจะมีความหมายในการควบคุมการทำงานต่าง ๆ กัน

TMOD (Timer/Counter Mode Register)

เป็นรีจิสเตอร์ขนาด 8 บิตที่มีหน้าที่ควบคุมการทำงานของ Timer 0 และ Timer 1 โดยการเซตค่าที่แต่ละบิตของรีจิสเตอร์นี้ซึ่งสามารถเลือกให้ทำงานเป็น Timer หรือ Counter และยังสามารถเลือกโหมดการทำงานได้ถึง 3 โหมด

TCON (Timer Control Register)

เป็นรีจิสเตอร์ขนาด 8 บิต ที่ใช้ควบคุมการทำงานและบอกสถานะของ Timer 0 และ Timer 1 ซึ่งทำได้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยการเซตค่าบิตต่าง ๆ ของรีจิสเตอร์

IE (Interrupt Enable Register)

เป็นรีจิสเตอร์ขนาด 8 บิต ที่ใช้ควบคุมการตอบสนองการอินเทอร์รัปต์ โดยสามารถกำหนดการให้ตอบสนองหรือไม่ตอบสนองการอินเทอร์รัปต์ต่อสัญญาณอินเทอร์รัปต์ของพอร์ทสื่อสารอนุกรม, ไทม์เมอร์ 1 (เมื่อเกิด overflow), ไทม์เมอร์ 0 (เมื่อเกิด OVerflow) และการ อินเทอร์รัปต์จากภายนอก

IP (Interrupt Priority Register)

เป็นรีจิสเตอร์ขนาด 8 บิต ที่แต่ละบิตนั้นใช้สำหรับกำหนดความสำคัญของการอินเทอร์รัปต์

PCON (Power Control Register)

เป็นรีจิสเตอร์ที่ใช้ในการควบคุมหน้ามามีการทำงานในสามลักษณะ ซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ การกำหนดอัตราการทำงานที่คูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม และแฟล็กสถานะสำหรับการใช้งานทั่วไป

2.2 ทฤษฎีเบื้องต้นเกี่ยวกับโทรศัพท์

อุปกรณ์ที่สำคัญที่ผู้ใช้มีในระบบโทรศัพท์คือ เครื่องใช้โทรศัพท์ (Subscriber set) อุปกรณ์โทรศัพท์จะมีหน้าที่สร้างสัญญาณส่งไปยังชุมสาย (Dialing) เพื่อให้ชุมสายทราบถึงหมายเลขที่กำลังติดต่อ ส่วนสัญญาณกระดิ่ง (Ringing) ส่วนส่ง (Transmitting) และส่วนรับ (Receiving) ซึ่งส่วนทั้งหมดนี้จะอยู่ที่ผู้ใช้อุปกรณ์โทรศัพท์

เครื่องโทรศัพท์จะประกอบด้วยองค์ประกอบหลักใหญ่ ๆ 7 องค์ประกอบด้วยกัน คือ

1. ส่วนรับ (Receiver)
2. ส่วนส่ง (Transmitter)
3. สปีช เนตเวิร์ค (Speech network)
4. ฮุค สวิตช์ (Hook Switch)
5. สัญญาณกระดิ่ง (Ringing)
6. ไดอัลเลอร์ (Dialer)
7. วงจรแปลงสัญญาณไฟตรง (Bridge Rectifier)

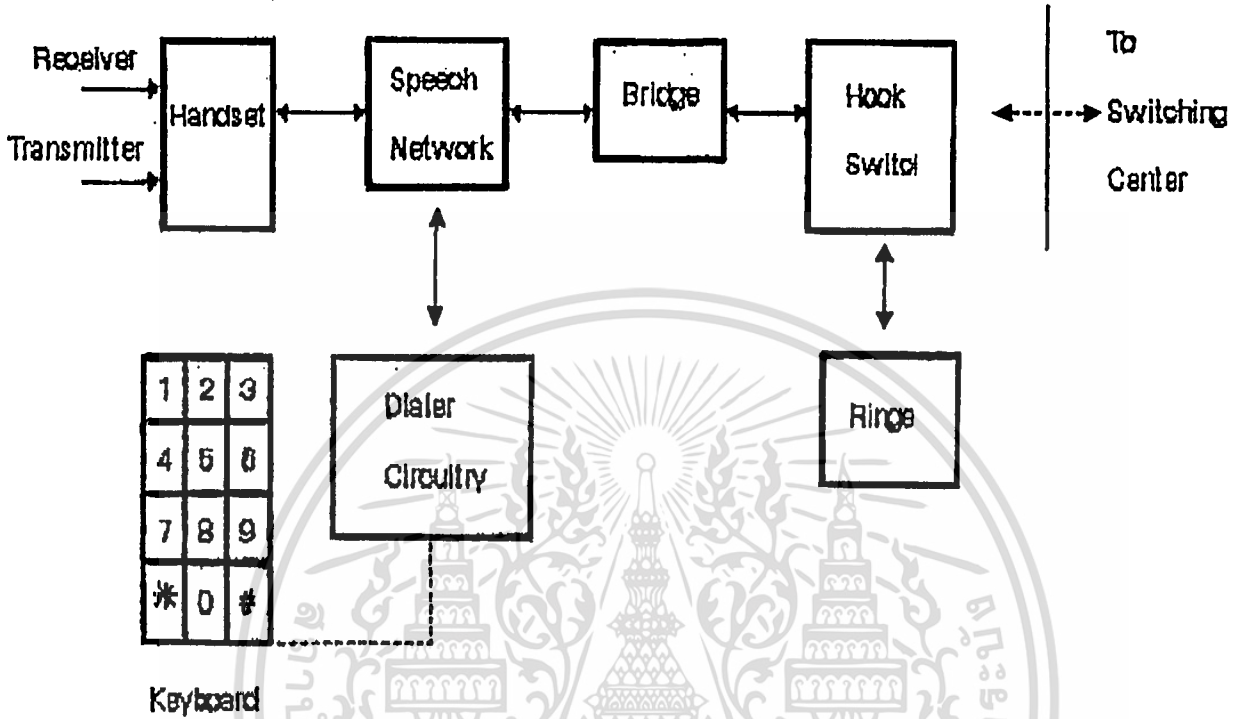
ตำแหน่งของส่วนส่งและส่วนรับ ปกติจะติดอยู่ที่ตัวพูด-หูฟัง (Handset) ของเครื่องโทรศัพท์ ซึ่งในส่วนส่งจะมีหน้าที่เปลี่ยนสัญญาณทางไฟฟ้า (Electrical Signal) ซึ่งสัญญาณนี้จะถูกส่งไปที่สวิตชิงเซ็นเตอร์ (Switching Center) แต่สำหรับส่วนรับมีหน้าที่เปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณเสียงสัญญาณที่ส่วนรับนั้นจะประกอบด้วยสัญญาณแถบความถี่เสียง (Voiceband Signal) จากสวิตชิงเซ็นเตอร์ และจะคอยลดทอนการป้องกันกลับจากส่วนส่ง สำหรับ Speech Network จะมีหน้าที่แยกสัญญาณส่งและรับภายในเครื่องโทรศัพท์ ดังนั้นสัญญาณทั้งหมดระหว่างสวิตชิงเซ็นเตอร์และเครื่องรับโทรศัพท์ อาจจะส่งไปโน้ไปสายคู่เดียวกันได้

ชุดสวิตช์มีอยู่ 2 สถานะคือ ออเนอค หรือ ออฟฮุค ทั้ง 2 สถานะนี้ขึ้นอยู่กับว่า สัญญาณว่าง (Idle) หรือใช้งาน (Busy) ตามลำดับ ในสถานะออฟฮุค ปกติจะทำงานก็ต่อเมื่อเรายกหู เมื่อยกหูกระแสที่ส่งจะบอกให้อุปกรณ์สวิตชิงเซ็นเตอร์รับรู้ว่าอยู่ในสถานะออฟฮุคสวิตชิงเซ็นเตอร์จะปิดกั้นสัญญาณกระดิ่ง (Ringing Signal) (Ringing Signal)

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเตรียมรับสัญญาณแมวกอน (Dial Signal) สวิตช์จะต่อสายโทรศัพท์เข้ากับกระดิ่งเมื่ออยู่ในสภาวะออน-ฮุคและต่อสายโทรศัพท์ กับสปีช เนทเวิร์ค ในสภาวะออฟ-ฮุค

Block Diagram ในรูปที่ 2.4 แสดงให้เห็นถึงการต่อร่วมกันขององค์ประกอบหลักทั้ง 7 ชนิดภายในเครื่องโทรศัพท์



รูปที่ 2.4 แสดง block diagram ของเครื่องรับโทรศัพท์

ในสภาวะออฟ-ฮุควงจรโทรศัพท์จะรับ DC Bias จาก Power Supply ที่สวิตช์ซึ่ง เซ็นเตอร์ส่วนสภาวะออนฮุค จะปรากฏสัญญาณกระดิ่ง เมื่อมีผู้เรียกมาเป็นสัญญาณทางไฟฟ้า ประมาณ 80 V_{rms} และ 20-30 Hz ซึ่งปกติจะถูกสร้างสัญญาณขึ้นที่สวิตช์เซ็นเตอร์ และถูกส่ง มาทำให้สัญญาณกระดิ่งในเครื่องโทรศัพท์ทำงาน มีอยู่ 2 วิธีที่จะใช้ส่งไดอัลไปที่สวิตช์เซ็นเตอร์ คือ

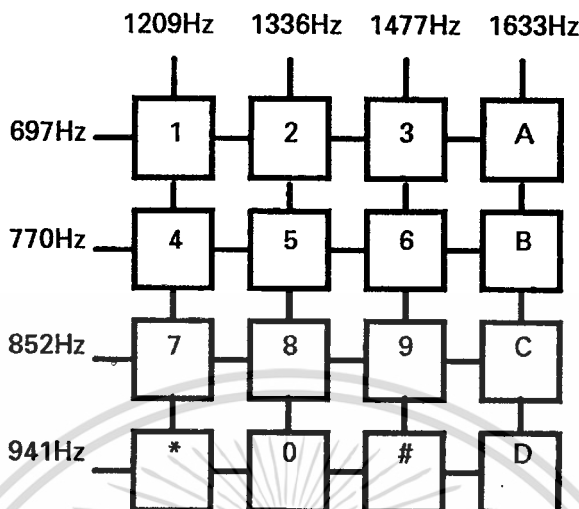
1. สร้างพัลส์ (Pulse generation)
2. สร้างโทน (Tone generation)

ไดอัลแบบหมุน (Rotate-type Dialers) จะสร้างพัลส์ส่งไปตามสาย และพัลส์จะถูกส่งไปและนับที่สวิตช์เซ็นเตอร์ Tone Dialer จะสร้างเสียงที่เกิดจากการรบกวนกันของความถี่ที่แตกต่างกัน

สวิตช์เซ็นเตอร์สำหรับผู้ใช้โทรศัพท์คือ Central Office ซึ่ง Central Office นี้ จะต่อรวมเป็นกลุ่มในเขตหรือเส้นทางเพื่อความเหมาะสมของสวิตช์เซ็นทรัล เราต้องจัดลำดับของสวิตช์เซ็นเตอร์ในการต่อร่วมกันของ Central center ทั้งหมดซึ่งรวมไปถึงการต่อร่วมกันระหว่างผู้ใช้กับผู้เรียก ซึ่งปกติจะเลือกเส้นทางผ่านลำดับของ Toll Trunk ที่ต่ำที่สุด ระหว่างเครื่องโทรศัพท์และ Central Office อาจมีรีโมท คอนเซ็นเตเตอร์และตู้ชุมสายส่วนตัว (PABXs) คอนเซ็นเตเตอร์มีหน้าที่ลดการเชื่อมต่อระหว่างทุก ๆ คู่สายกับ Central Office โดยวิธีการ Multiplexing และรูปแบบของ Trunk sharing

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้ชุมสายสาขาส่วนตัวทำหน้าที่เหมือนสวิตช์เซ็นเตอร์ สำหรับผู้ใช้โทรศัพท์กลุ่มย่อย เช่น ภายในสำนักงานธุรกิจจะมีตู้ไว้สำหรับใช้ในบริษัท ซึ่งตู้นี้จะต่อกับ Central Office โดยผ่าน Analog หรือ Digital Trunk



รูปที่ 2.5 แสดงการจัดปุ่มและระบบสัญญาณ

เครื่องโทรศัพท์หน้าปัดแบบกดปุ่ม (Push-Button Dial Telephone Set)

1. ระบบหน้าปัดกดปุ่ม

ในระบบสวิตช์ สัญญาณเรียกของผู้เช่า (Subscriber's address signal) เป็นสัญญาณจังหวะไฟตรงที่เท่ากับจำนวนครั้งของการหมุนของหน้าปัด เพื่อให้แผงสวิตช์ทำงาน

จากการพัฒนาด้านแผงสวิตช์อิเล็กทรอนิกส์เราจึงมีระบบสัญญาณหลายความถี่ (multi frequency signal system) ขึ้น ระบบมีลักษณะดังนี้

- (1) เวลาของการหมุนของหมายเลขได้ลดลงมาก
- (2) การหมุนหมายเลขง่ายกว่า
- (3) สามารถเพิ่มปุ่มกดอื่นนอกจากปุ่มกดหมายเลขเพื่อส่งสัญญาณบริการประเภทอื่นได้ด้วย
- (4) เราใช้สัญญาณความถี่ของเสียง (Voice frequency signal) ซึ่งสามารถส่ง ระหว่างสถานีได้และสามารถนำไปใช้งานได้หลายอย่าง

2. ระบบสัญญาณ

เครื่องโทรศัพท์ที่มีหน้าปัดเป็นแบบกดปุ่มและใช้กรรมวิธีของ Dual Tone Multi-Frequency (DTMF) ในการส่งเลขหมายโทรศัพท์นั้น โดยทั่วไปหน้าปัดจะมี 12 ปุ่ม โดยแบ่ง เป็น 4 Rows และ 3 Columns และในเครื่องโทรศัพท์บางแบบอาจจะมีปุ่มถึง 16 ปุ่ม โดย เพิ่ม Column ที่ 4 ขึ้นมาอีก ดังแสดงตามรูปที่ 2.5

ความถี่ที่ใช้ในแต่ละ row และ column จะมีความถี่ต่างกัน ความถี่ของทั้ง 4 row เรียกว่าเป็นกลุ่มความถี่ต่ำ และความถี่ของทั้ง 3 columns ว่ากลุ่มของความถี่สูง การกดปุ่มที่เลขหมายใด ๆ จะทำให้วงจรอิเล็กทรอนิกส์ภายในเครื่องโทรศัพท์ผลิตความถี่ออกมา 2 ความถี่เช่นเมื่อกดเลข 5 ความถี่ที่ผลิตออกมาคือ 770 Hz และ 1336 Hz เป็นต้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ข้อดีของการใช้โทรศัพท์แบบกดปุ่ม (DTMF DIALING) คือ

- (1) สามารถลดเวลาในการหมุนเลขหมายลงได้ ทำให้มีผลคือเวลาเฉลี่ยที่ใช้โทรศัพท์แต่ ละครั้ง (holding time) ลดลง ซึ่งทำให้ชุมสายโทรศัพท์ที่สามารถรับ traffic ได้มากขึ้น
- (2) สามารถใช้วงจรทาง solid state electronics แทนอุปกรณ์ทางด้าน mechanic จึงทำให้มีความรวดเร็ว และแม่นยำในการส่งเลขหมาย
- (3) สามารถเพิ่มปุ่มกดขึ้นได้อีก 4 ปุ่ม (column ที่ 4) เพื่อใช้ส่งสัญญาณการบริการประเภทอื่น ๆ
- (4) มีความเหมาะสมที่จะใช้กับชุมสายระบบ stored program control

สัญญาณพื้นฐานขององค์การโทรศัพท์

สัญญาณสมาชิก (Subscriber Signal) คือ สัญญาณที่เครื่องชุมสายโทรศัพท์จะแจ้งต่อสมาชิกต่าง ๆ ว่าควรจะทำอย่างไร เมื่อได้ยินสัญญาณนี้ ประกอบด้วย

1. สัญญาณให้หมุน (DT:Dial Tone) ใช้เพื่อแสดงให้สมาชิกรู้ว่ากดปุ่มเลขหมายผู้รับได้เป็นสัญญาณ ต่อเนื่อง 400 Hz modulated ด้วยความถี่ประมาณ 50 Hz แบบ AM
2. สัญญาณไม่ว่าง (BT:Busy Tone) ใช้เพื่อเตือนผู้เรียกว่าผู้รับไม่ว่าง ควรวางหูก่อนสักระยะหนึ่งแล้ว จึงเริ่มเรียกใหม่ เป็นสัญญาณ 400 Hz ช่วงเวลาของการส่งประมาณ 0.5 วินาทีเงียบ 0.5 วินาที
3. สัญญาณเรียกกลับ (RBT:Ringing Back Tone) ใช้เมื่อการต่อทุกชั้นตอนตามความประสงค์ของผู้ เรียกมายังผู้รับ เครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จจะแจ้งให้ผู้เรียกรู้ว่าการเรียกสำเร็จ เป็นสัญญาณ 400 Hz ช่วงเวลาการส่งประมาณ 1 วินาที เงียบประมาณ 4 วินาที
4. สัญญาณกริ่งเรียก (RGT:Ringing Tone) ใช้เมื่อมีการต่อทุกชั้นตอนตามความประสงค์ของผู้รับ เครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จด้วยกริ่งเรียกผู้รับมาตอบการเรียก เป็นสัญญาณ 25 Hz ช่วงเวลา การส่งและเงียบเช่นเดียวกับสัญญาณเรียกกลับ

ระบบการต่อของเครื่องชุมสายโทรศัพท์และสัญญาณที่คู่สายโทรศัพท์

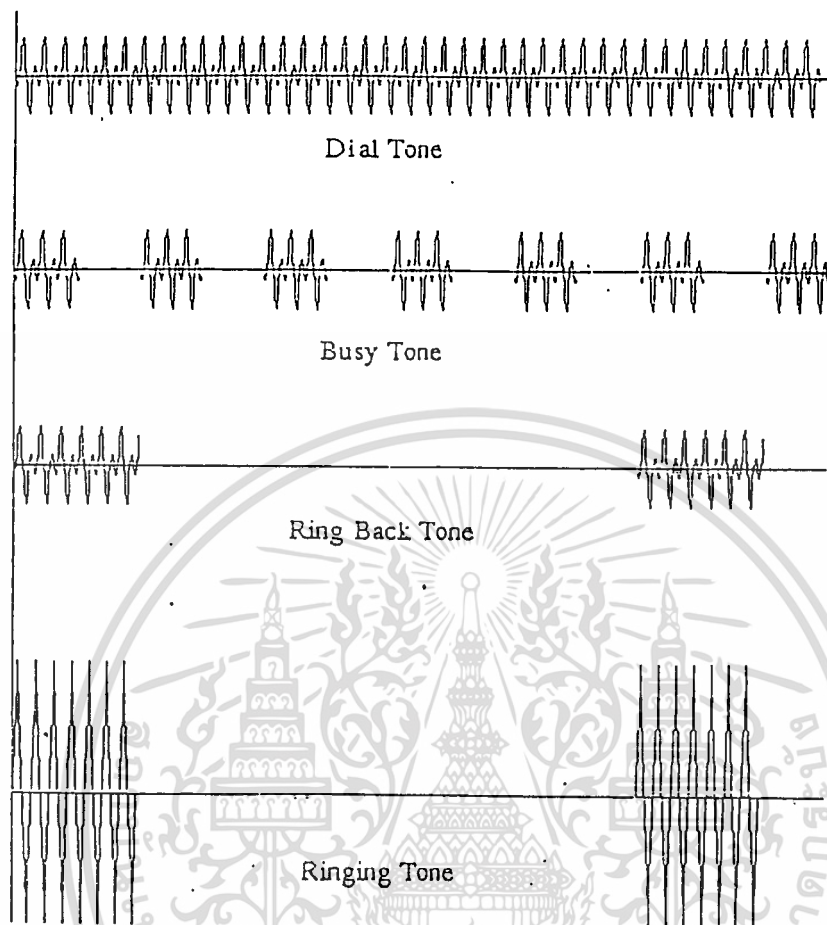
-ระบบต่อด้านผู้เรียก

เมื่อผู้เรียกยกหูขึ้นเพื่อจะทำการเรียก จะทำให้ DC Voltage ที่คู่สายโทรศัพท์เปลี่ยน จาก 48 โวลต์ เป็น 10 โวลต์ เครื่องชุมสายโทรศัพท์จะรู้ว่าเป็นการเริ่มต้นการเรียก ก็จะส่งสัญญาณให้หมุนไปยังผู้เรียก (ถ้า ไม่ว่างก็จะส่งสัญญาณไม่ว่างไปยังผู้เรียก ทำให้ผู้เรียกวางหู และเริ่มทำการเรียกใหม่) เมื่อผู้เรียกได้ยิน สัญญาณให้หมุน ก็จะทำการกดหมายเลขของผู้รับ ปลายทางเป็นสัญญาณดีทีเอ็มเอฟ วงจรคู่สายของเครื่อง ชุมสายโทรศัพท์ก็จะทำการแปลงรหัสและปฏิบัติการพร้อมกันนั้นเครื่องชุมสายโทรศัพท์จะตัดสัญญาณให้หมุน ทันทีที่รับสัญญาณดีทีเอ็มเอฟ ที่กด หมายเลขตัวแรก

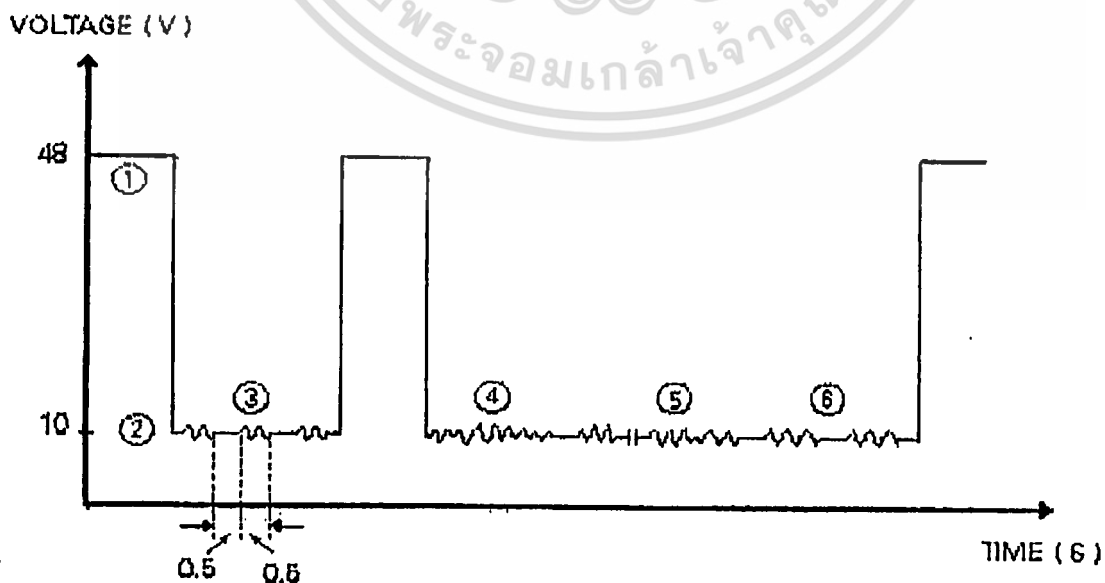
เมื่อเครื่องชุมสายโทรศัพท์รับหมายเลขของผู้รับ ก็จะทำการแปรตัวเลขระบุจากปลายทางจากรหัส ชุมสายที่กดหมายเลขมา เมื่อรู้ตำแหน่งของผู้รับแล้ว เครื่องชุมสายโทรศัพท์จะจงผ่านระหว่างผู้เรียกและผู้รับ แล้วส่งสัญญาณกริ่งเรียกกลับไปยังผู้เรียกและในขณะเดียวกันวงจรคู่สายส่งสัญญาณกริ่งเรียกไปยังผู้รับ เมื่อผู้รับมาตอบรับการเรียก สัญญาณตอบรับจะถูกส่งไปยังเครื่อง ชุมสายโทรศัพท์จะทำการตัดสัญญาณกริ่ง

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรียกด้านผู้รับและยกเลิกสัญญาณเรียกกลับด้านผู้เรียกและทำให้ผ่านระหว่าง RBT และผู้เรียกว่าง ขณะเดียวกันก็จะสร้างทางผ่านด้านผู้รับการสนทนาจึงสามารถเริ่มต้นได้

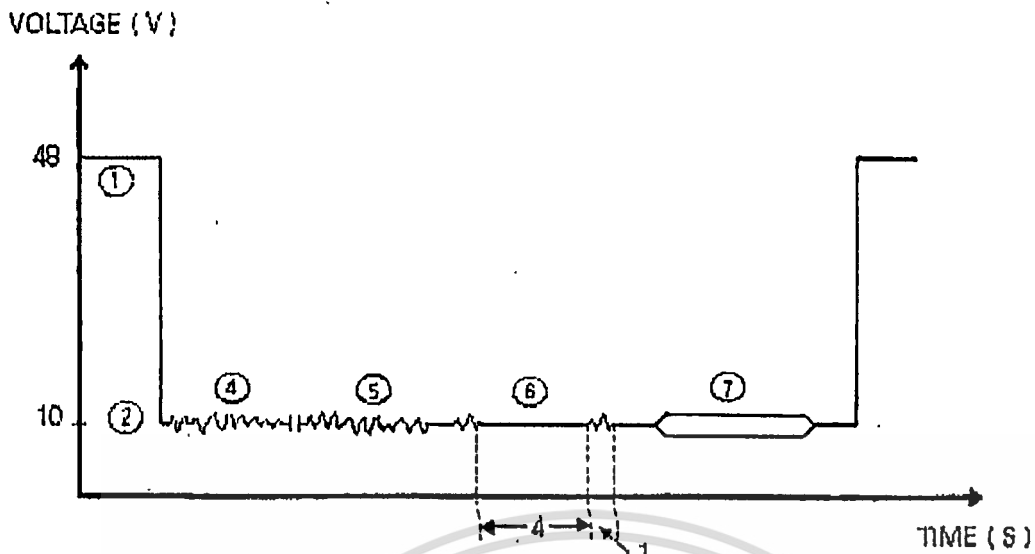


รูปที่ 2.6 แสดงสัญญาณพื้นฐานในเครื่องชุมสายโทรศัพท์



รูปที่ 2.7 แสดงสัญญาณที่ผู้เรียกทำการเรียกผู้รับไม่สำเร็จ

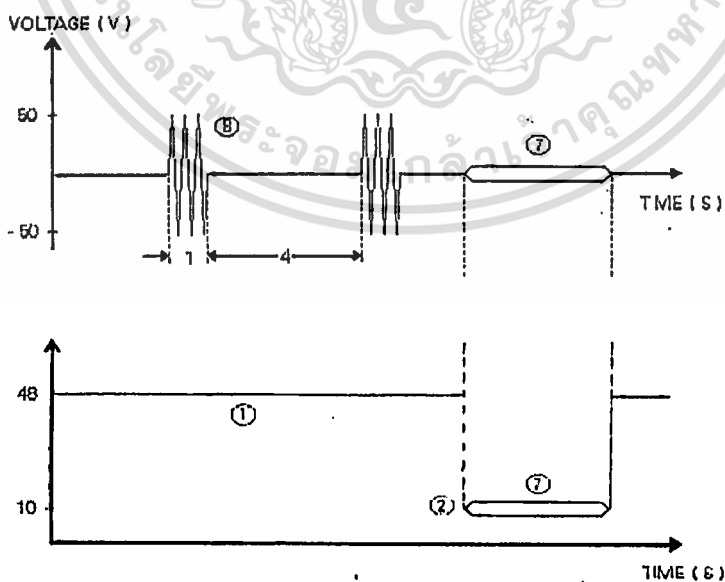
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 แสดงสัญญาณที่ผู้เรียกทำการเรียกผู้รับสำเร็จ

-ระบบการเรียกด้านผู้รับ

เมื่อผู้รับถูกเรียกจากผู้เรียก ชุมสายโทรศัพท์จะส่งสัญญาณกริ่งเรียกขนาด 100 V_{AC} ไปยังผู้รับเพื่อทำการเรียกผู้รับ ดังรูปที่ 2.9(ก) เมื่อผู้รับตอบการเรียกจะทำให้ DC Voltage เปลี่ยน จาก 48 V เป็น 10 V ทำให้วงจรคู่สายตัดสัญญาณกริ่งเรียก ระหว่างผู้เรียกกับผู้รับ การสนทนาจึงจะสามารถเริ่มต้นได้ ดังรูปที่ 2.9(ข) สถานะวางหูของผู้เรียกจะเลือกทางเสียง ผู้พูดผ่านและทำให้ผู้รับวางหูตาม วงจรคู่สายจะตรวจรู้ว่าเป็นการเลิกสนทนาติดต่อ



รูปที่ 2.9 แสดงลักษณะของสัญญาณทางผู้รับเมื่อถูกเรียก

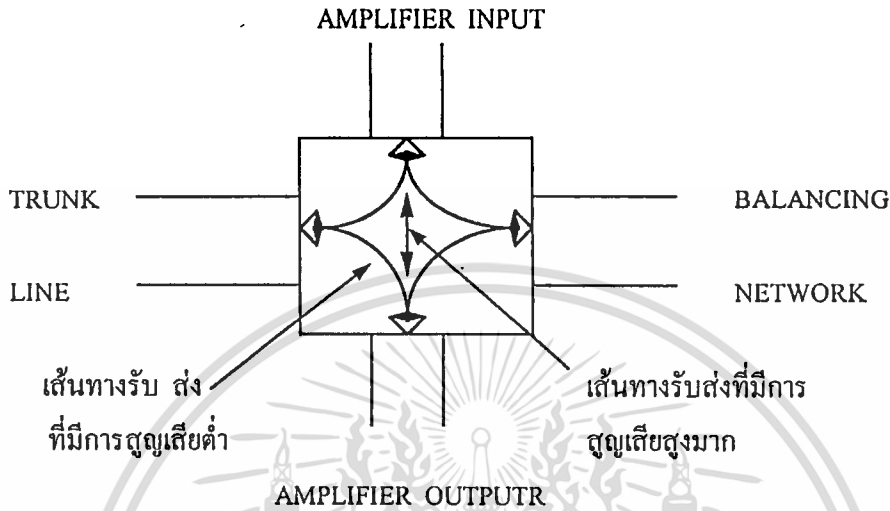
(ก) ทำการวัดสัญญาณทางด้าน AC

(ข) ทำการวัดสัญญาณทางด้าน DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ไฮบริด (Hybrid)

ไฮบริดคือ Network ซึ่งมีทางเข้าออก 4 ทาง และมีชื่อเรียก ดังแสดงในรูปที่ 2.10 หน้าที่อย่างกว้าง ๆ ของไฮบริดก็คือ ยอมให้สัญญาณผ่านได้สะดวกระหว่างช่องทางประชิดของ Network แต่จะกันทางผ่านของสัญญาณระหว่างช่องทางที่อยู่ตรงข้ามกัน



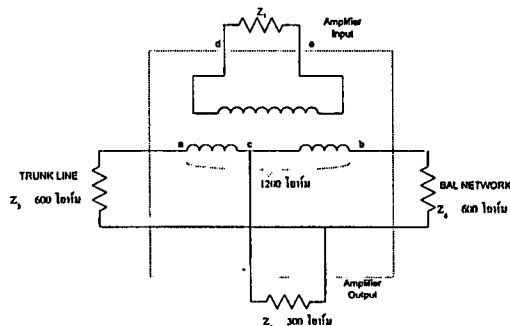
รูปที่ 2.10 ชื่อเรียกสำหรับช่องทางทั้ง 4 ของไฮบริด

ไฮบริดแบ่งได้ 2 ชนิด คือ

- 1) Transformer Hybrid
- 2) Resistance Hybrid

Transformer Hybrid

Transformer Hybrid มีการจัดวงจรที่ง่าย ๆ ไม่ซับซ้อน ทรานส์ฟอร์มเมอร์ที่ใช้เพื่อการนี้ มักเรียกกันว่า "Hybrid coil" รูปที่ 2.11 แสดงวงจรของ Hybrid coil อย่างง่าย ๆ โดยใช้อิมพีแดนซ์ที่เหมาะสมต่อเข้ากับช่องทางทั้ง 4 ของ ไฮบริด ในภาวะการทำงานโดยปกติ ต้องการให้ค่าอิมพีแดนซ์ต่าง ๆ มีสัมพันธ์ภาพต่อกันอย่างถูกต้องค่าต่าง ๆ ที่แสดงในรูปที่ 2.10 ใช้สำหรับ Trunk Line ที่มีค่าอิมพีแดนซ์ 600 โอห์ม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อิมพีแดนซ์ 1200 โอห์มคร่อมขดลวด A-B อิมพีแดนซ์ (Z_R) ที่สะท้อนกลับจาก Z_2 เมื่อมีกระแสไหลผ่านขดลวด A-B โดยค่าอิมพีแดนซ์หาได้จากสูตร

$$Z_1 = T^2(Z_2)$$

เมื่อ T คืออัตราส่วนรอบของขดลวด

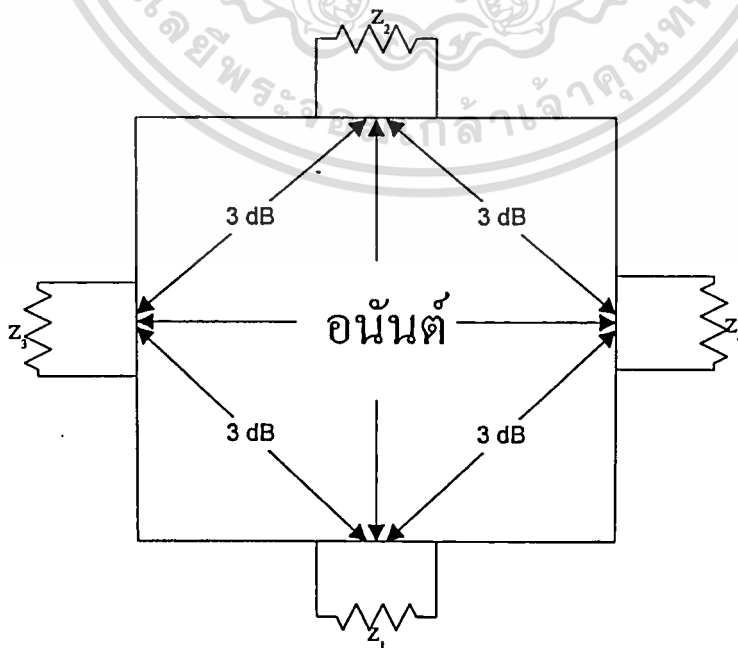
เกี่ยวกับอิมพีแดนซ์ของขดลวดไฮบริด มีหลักการสำคัญที่ควรเข้าใจเป็นพื้นฐานคือ

1) เมื่อกระแสที่ไหลผ่านขดลวด A-C และ B-E มีขนาดเท่ากันแต่มีทิศทางตรงข้ามกัน ฟลักซ์แม่เหล็กผลลัพธ์จะเป็นศูนย์ ในกรณีเช่นนี้ขดลวดดังกล่าวทั้งสองจะไม่มีอิมพีแดนซ์อย่างใด นอกจากค่าความต้านทานต่ำ ๆ ของขดลวดที่แสดงต่อการไหลของกระแสไฟสลับเท่านั้น

2) เมื่อกระแสไฟไหลใน Z_2 เนื่องจากแรงเคลื่อนที่เหนี่ยวนำขึ้นในขดลวด D-C จากขดลวด A-C (หรือ D-E) เท่านั้น แล้วอิมพีแดนซ์ที่ Z_2 สะท้อนกลับไปยังขด A-C (หรือ D-E) จะมีค่า 300 โอห์ม เพราะการลดจำนวนรอบขดลวดลงครึ่งหนึ่งอิมพีแดนซ์สะท้อนกลับจะลดลงถึงหนึ่งในสี่

การสูญเสียกำลังงานในไฮบริด

การส่งสัญญาณในช่องทางของไฮบริด จะมีการสูญเสียกำลังงานอย่างน้อยที่สุดเท่ากับ 3 dB ในรูปที่ 2.12 แสดงให้เห็นการสูญเสียกำลังงานในเส้นทางรับส่งต่าง ๆ ในไฮบริดตามรูป เราใช้รูปสี่เหลี่ยมแทนขดลวดไฮบริดพร้อมด้วยตัวเลขแสดงการสูญเสียกำลังในเส้นทางต่าง ๆ ภายใต้สภาวะสมดุลโดยสมบรูณ์ระหว่างอิมพีแดนซ์ที่อยู่ประชิดกันคู่หนึ่ง ๆ การสูญเสียกำลังงานตามทฤษฎีในเส้นทางรับส่งมีค่า 3 dB ส่วนระหว่างอิมพีแดนซ์ที่อยู่ตรงข้ามกัน การสูญเสียกำลังงานมีค่าอนันต์ (Infinity)

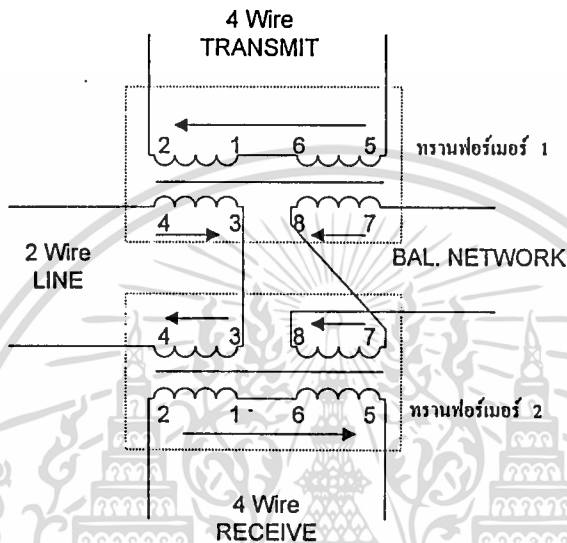


รูปที่ 2.12 การสูญเสียกำลังงานในเส้นทางรับส่งของไฮบริด

4. Wire Terminating Set

4. Wire Terminating Set แท้จริงก็คือไฮบริด ซึ่งออกแบบให้ใช้สำหรับการต่อวงจร 2 Wire ของเครื่องโทรศัพท์เข้ากับวงจร 4 Wire ของระบบเครื่องมัลติเพล็กซ์ (Multiplex Equipment) และทำงานในย่านความถี่ของเสียงคำพูด (300-3400 Hz) โดยปกติแล้วจะกำหนดให้ช่องทางทั้งสี่ของไฮบริดทำงานด้วยอิมพีแดนซ์ 600 โอห์ม

4. Wire Terminating Set สร้างขึ้นจากทรานสฟอร์มเมอร์ 2 ตัว และจัดวงจรตามที่แสดงให้เห็นในรูปที่ 2.13 จะสังเกตได้ว่าการเรียกชื่อใหม่ของช่องทางทั้งสี่ของมันตามความเหมาะสมกับการใช้งาน



รูปที่ 2.13. การจัดวงจรภายในของ 4-Wire Terminating Set

คุณสมบัติของ 4 Wire Terminating Set

- 1) การสูญเสียระหว่าง 2 Wire Line และ 4 Wire Transmit: 3-4 dB
- 2) การสูญเสียระหว่าง 4 Wire Receive และ 2 wire Line: 3-4 dB
- 3) การสูญเสียระหว่าง 4 Wire Receive และ 4 wire Transmit : มากกว่า 40 dB
- 4.) อิมพีแดนซ์ในช่องทางปกติมีค่า 600 โอห์ม

การทำงานด้านรับ-ส่งของ 4 Wire Terminating Set

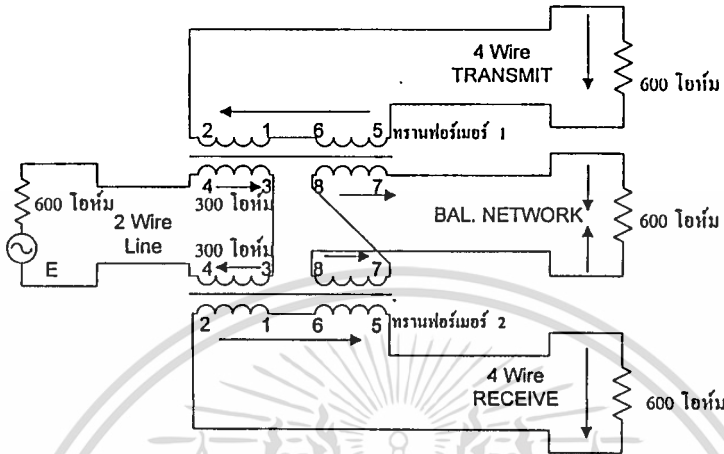
1. การส่งสัญญาณจาก 2 Wire Line ไปยัง 4 Wire Transmit

ในรูปที่ 2.14 เมื่อป้อนสัญญาณอินพุต เข้าที่ 2 Wire Line จะมีกระแสไหลผ่านขดลวด 4-3 ของทรานสฟอร์มเมอร์ 1 และ 2 ทิศทางของกระแส ตามที่แสดงในรูปนั้น สมมุติว่าเกินขึ้น ณ ช่วงขณะหนึ่ง การไหลของกระแสนี้จะทำให้เกิดแรงเคลื่อนเหนี่ยวนำในขดลวดทุติยภูมิ (Secondary Windings) ต่าง ๆ ในลักษณะที่ทำให้ทิศทางไหลของกระแสเหนี่ยวนำเป็นไปตามหลักของทรานสฟอร์มเมอร์ ดังแสดงในรูป ซึ่งจะเห็นว่า

- 1.1) กำลังงานสัญญาณจาก 2 Wire Line จะแบ่งไปให้ Load 600 โอห์มในช่องทาง 4 Wire Transmit และ 4 Wire Receive ไม่มีส่วนใดป้อนไปให้ช่องทาง Balancing Network

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

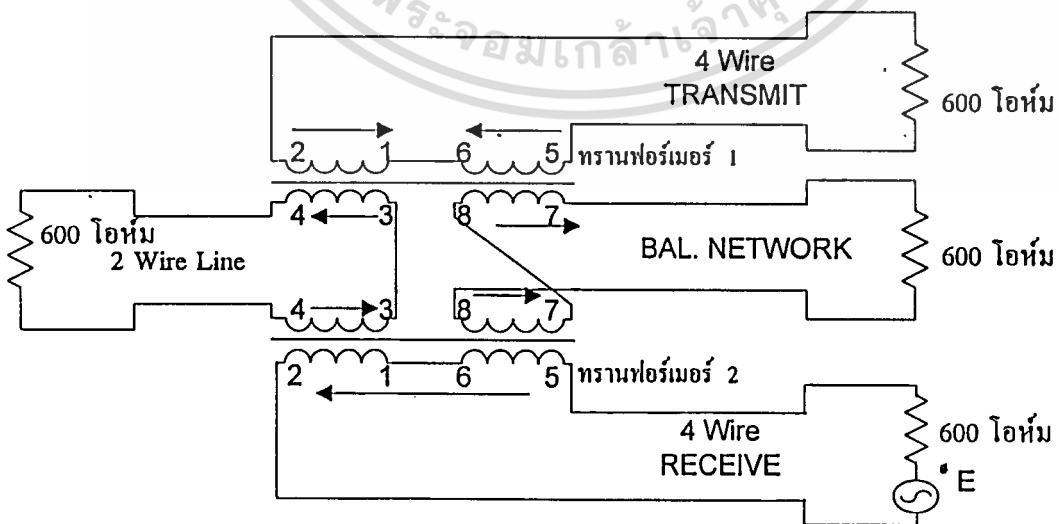
1.2) การออกแบบอัตราส่วนรอบของทรานส์ฟอร์มเมอร์ที่เหมาะสม ทำให้ 600 โอห์มใน 4 Wire Transmit สะท้อนกลับเป็น 300 โอห์ม คร่อมขดลวด 4-3 ของทรานส์ฟอร์มเมอร์ 1 และ 600 โอห์มใน 4 Wire Receive สะท้อนกลับเป็น 300 โอห์ม คร่อมขดลวด 4-3 ของทรานส์ฟอร์มเมอร์ 2 ดังนั้นอิมพีแดนซ์ 600 โอห์ม จากแหล่งกำเนิดของ 2 Wire Line จะเหมาะสมกับอิมพีแดนซ์ 300 โอห์ม 2 ตัวต่ออนุกรมกัน



รูปที่ 2.14 การส่งสัญญาณจาก 2 Wire Line ไปยัง 4 Wire Transmit

1.3) จากผลในข้อ 1.2 ทำให้การส่งสัญญาณจาก 2 Wire Transmit ไปยัง 4 Wire Transmit มีการสูญเสียตามทฤษฎี 3 dB แต่เมื่อคำนึงถึงการสูญเสียภายในตัวทรานส์ฟอร์มเมอร์ด้วยแล้ว การสูญเสียระหว่าง 2 Wire transmit จะมีค่าในทางใช้การประมาณ 3.5 ถึง 4.0 dB

2. การส่งสัญญาณจาก 4 Wire Receive ไปยัง 2 Wire Line



รูปที่ 2.15 การส่งสัญญาณจาก 4 Wire Receive ไปยัง 2 Wire Line

ในรูปที่ 2.15 เมื่อเราป้อนแรงดันเข้าที่ 4 Wire Receive จะมีกระแสไฟไหลผ่านขดลวดปฐมภูมิ 2-1 และ 6-5 และเหนี่ยวนำให้เกิดกระแสไฟไหลในขดลวดทุติยภูมิต่าง ๆ ตามที่แสดงในรูป โดยหลักการอย่างเดียวกันกับที่กล่าวมาแล้วในข้อ 1 พึงเห็นได้ว่า

1) กำลังงานสัญญาณจาก 4 Wire Receive จะแบ่งส่วนเท่ากันไปยัง 2 Wire Line และ Balancing network นั่นคือการส่งกำลังจาก 4 Wire Receive ไปยัง 2 Wire line มีการสูญเสียโดยทางทฤษฎี 3 dB

2) กระแสไฟเหนี่ยวนำในขดลวด 2-1 และ 6-5 ของทรานสฟอร์มเมอร์ 1 มีทิศทางตรงข้ามกัน และเมื่ออิมพีแดนซ์ทาง 2 Wire Line มีค่าสมมูลกับอิมพีแดนซ์ทาง Balancing Network ย่อมจะไม่มีกำลังงานใด ๆ จาก 4 Wire Receive ป้อนให้ 4 Wire Transmit นั่นคือการสูญเสียระหว่าง 4 Wire Receive และ 4 Wire Transmit ซึ่งมักเรียกว่า "Trans Hybrid Loss" มีค่านันต์ทางทฤษฎีหรือมากกว่า 40 dB ในการใช้งาน

3) อิมพีแดนซ์ 600 โอห์ม 2 ตัวที่สะท้อนกลับจากอิมพีแดนซ์ 600 โอห์ม ใน 2 Wire Line และ 600 โอห์มใน Balancing network

เราอาจนำไฮบริดมาใช้เป็นประโยชน์ได้ต่อไปนี้

1) ให้นำสัญญาณจากแหล่งกำเนิด 2 อัน กระจายให้ Load อันเดียวกัน โดยแหล่งกำเนิด ทั้งสองไม่ส่งผลกระทบกระเทือนต่อกัน ดังแสดงในรูปที่ 2.16

2) ให้นำสัญญาณจากแหล่งกำเนิดอันหนึ่งป้อนให้ Load ได้ 2 อัน โดย Load ทั้งสองไม่ส่งผลกระทบกระเทือนต่อกัน ดังแสดงในรูปที่ 2.17

3) ให้นำสัญญาณทางด้านรับและด้านส่งออกจากกัน ดัง เช่นกรณีของการใช้ 4 Wire Terminating Set ในอุปกรณ์โทรศัพท์ทางไกล ดูรูปที่ 2.18

4) ให้นำเป็นส่วนประกอบในการวัด Return Loss เพื่อเปรียบเทียบความแตกต่างระหว่างอิมพีแดนซ์ 2 อัน ดังแสดงในรูปที่ 2.19

เมื่อเรากำหนดให้

Z_N = เป็นอิมพีแดนซ์มาตรฐาน

Z_X = เป็นอิมพีแดนซ์ที่ต้องการเปรียบเทียบ

- ถ้า $Z_X = Z_N$ ค่า TransHybrid Loss ตามทฤษฎีระหว่างช่องทาง A และ B ของไฮบริดจะมีค่านันต์

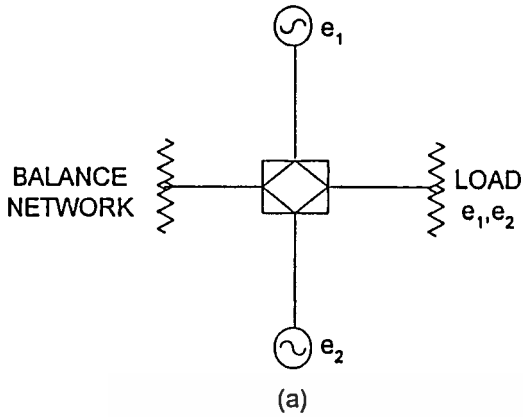
- ถ้า $Z_X \neq Z_N$ TransHybrid Loss จะมีค่าเป็น $20 \log$

$$20 \log \left[\frac{Z_N + Z_X}{Z_N - Z_X} \right] + 6$$

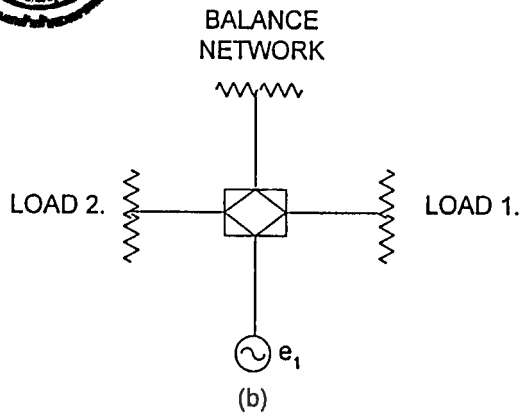
$-20 \log \left[\frac{Z_N + Z_X}{Z_N - Z_X} \right]$ คือค่าของ Return Loss ดังที่ได้กล่าวมาแล้วในเรื่อง Transmission Line นั่นคือ

$$\text{Return Loss} = \text{TransHybrid Loss} - 6 \text{ (dB)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการใช้งานเพื่อการศึกษานานาชาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



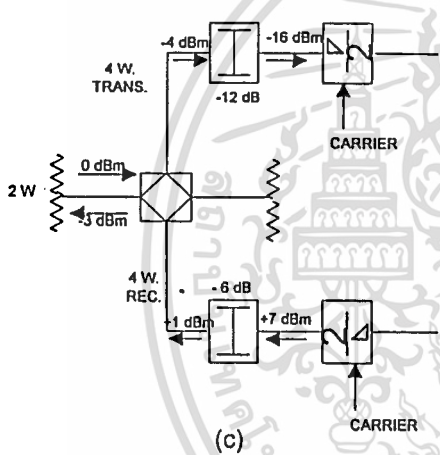
(a)



(b)

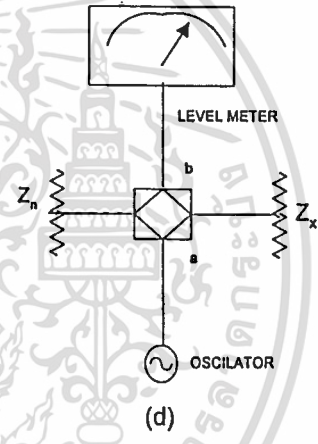
รูปที่ 2.16

รูปที่ 2.17



(c)

รูปที่ 2.18



(d)

รูปที่ 2.19

บทที่ 3

โครงสร้างของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์ (Security and Automatic Appliance Control System)

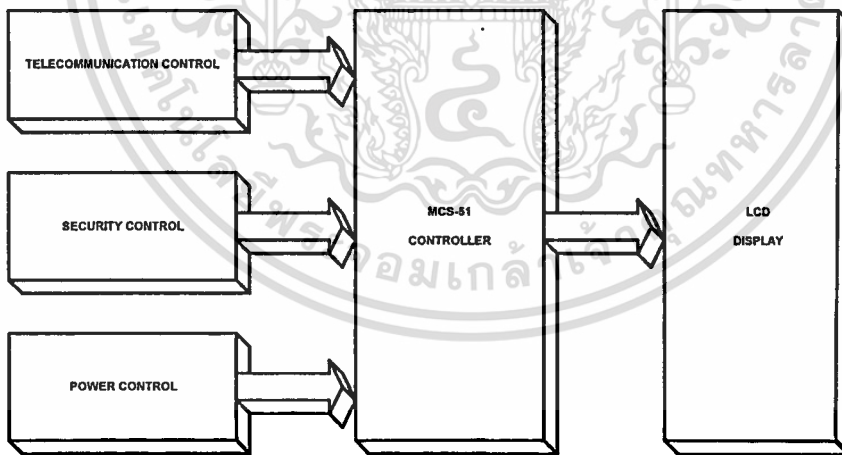
ระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์ (Security and Automatic Appliance Control System : SACS) ที่ได้ทำการพัฒนาขึ้นในปริญญาโทฉบับนี้ ประกอบด้วยส่วนประกอบหลัก 3 ส่วน คือ

1. ส่วนที่ทำหน้าที่ในการควบคุมการสื่อสารระหว่างเครือข่ายภายนอก กับเครือข่ายภายในบ้าน (Telecommunication Control) จะเป็นส่วนที่รับคำสั่งจากโทรศัพท์เมื่อมีการสั่งงานทางโทรศัพท์ และส่งข้อมูลไปให้หน่วยประมวลผลกลางทำการตรวจสอบเงื่อนไขและปฏิบัติงานต่อไป อีกทั้งทำหน้าที่ในการโทรออกอัตโนมัติตามคำสั่งที่หน่วยประมวลผลกลางสั่งมา

2. ส่วนที่ทำหน้าที่ในการควบคุมระบบรักษาความปลอดภัย (Security Control) จะเป็นส่วนที่ทำการสร้างข้อมูลที่ได้รับจากตัว sensor ต่าง ๆ ภายในบ้าน และจะส่งข้อมูลไปให้หน่วยประมวลผลกลาง ทำการตรวจสอบเงื่อนไขและปฏิบัติงานตามคำสั่งต่อไป

3. ส่วนที่ทำหน้าที่ในการควบคุมการเปิด-ปิด อุปกรณ์ไฟฟ้า (Power Control) จะเป็นส่วนที่ทำหน้าที่ในการเปิด-ปิด อุปกรณ์ไฟฟ้าตามคำสั่งที่ส่งมาจากหน่วยประมวลผลกลาง

การทำงานของระบบควบคุมทั้ง 3 ส่วนดังกล่าว จะถูกควบคุมโดยหน่วยประมวลผลกลาง (CPU) ซึ่งใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นหัวใจหลักของระบบซึ่งแสดงดังบล็อกไดอะแกรมในรูปที่ 3.1



รูปที่ 3.1 แสดงบล็อกไดอะแกรมโครงสร้างของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์

นอกจากส่วนประกอบหลักทั้ง 3 ส่วนแล้ว ในระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์ยังมีอุปกรณ์สนับสนุนอีก 1 ส่วน เพื่อที่จะทำให้การทำงานของระบบมีความสมบูรณ์มากขึ้นดังที่ได้แสดงเอาไว้ในรูปที่ 3.1 ซึ่งอุปกรณ์สนับสนุนส่วนนี้ คือ

ส่วนแสดงผล (LCD Display) เป็นส่วนที่ทำหน้าที่ในการแสดงผลการทำงานเมื่อมีการสั่งงานทางโทรศัพท์ เป็นเอกสารที่เป็นเอกสารที่ส่งมโนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้า เมื่ออนุญาตให้เข้าใช้ระบบงานทางโทรศัพท์ ไม่ควรกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติการทำงานของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์

1. มีตัวตรวจจับ (sensor) ความผิดปกติที่เกิดขึ้นภายในบ้าน ซึ่งอาจจะเป็นการตรวจจับ ก๊าซ คาร์บอนไดออกไซด์ หรือสัญญาณกันขโมยและสัญญาณที่ผิดปกติต่าง ๆ ที่เกิดขึ้นภายในบ้าน ทั้งนี้ขึ้นอยู่กับการโปรแกรมเลขหมายเรียกออก และการเลือกใช้วงจรส่วนตรวจจับ ซึ่งในที่นี้ใช้วงจรกันขโมยเป็นหลัก
2. มีระบบเรียกสายออกโดยอัตโนมัติ เพื่อแจ้งให้เจ้าของบ้านหรือแจ้งไปยังสถานที่ต่าง ๆ ตามที่ได้โปรแกรมเลขหมายเรียกออกเอาไว้ เมื่อเกิดเหตุการณ์ที่ผิดปกติขึ้นภายในบ้าน
3. มีระบบสั่งงานทางโทรศัพท์ เพื่อควบคุมการ เปิด-ปิด หรือตรวจสอบสถานะของอุปกรณ์ไฟฟ้าต่าง ๆ ที่อยู่ภายในบ้าน
4. สามารถที่จะทำการควบคุมการทำงานได้ตลอดเวลาไม่ว่าจะเป็นกลางวันหรือกลางคืน



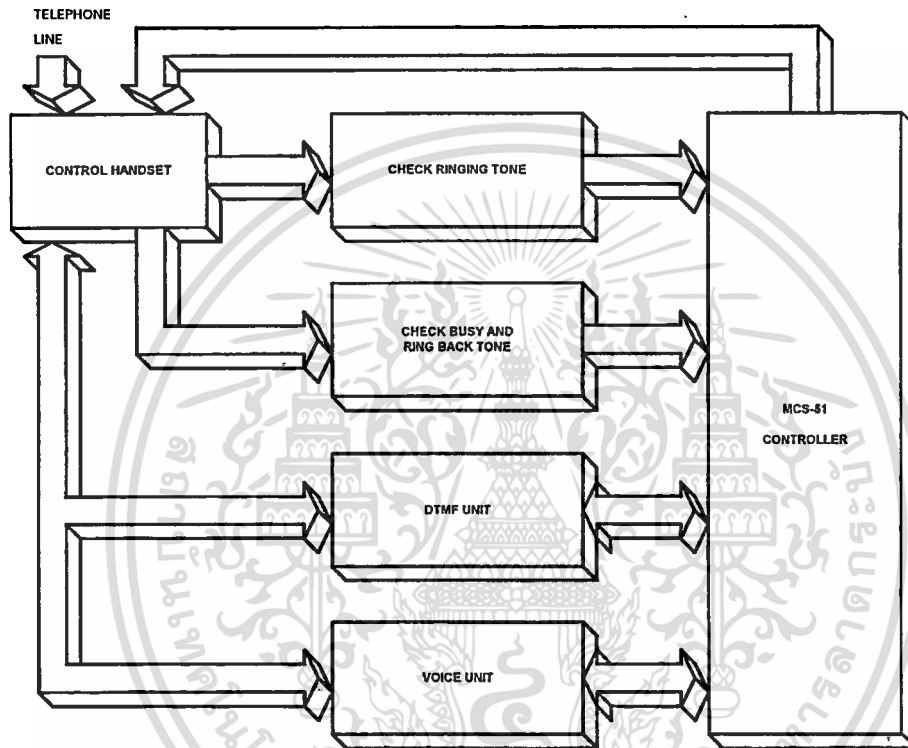
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

หลักการงานและการออกแบบ

4.1 ส่วนควบคุมการสื่อสารระหว่างเครือข่ายภายนอกและภายในบ้าน

ส่วนควบคุมการสื่อสารระหว่างเครือข่ายภายนอกและภายในบ้าน (Telecommunication Control) จะประกอบขึ้นด้วยส่วนต่าง ๆ ดังบล็อกไดอะแกรมรูปที่ 4.1



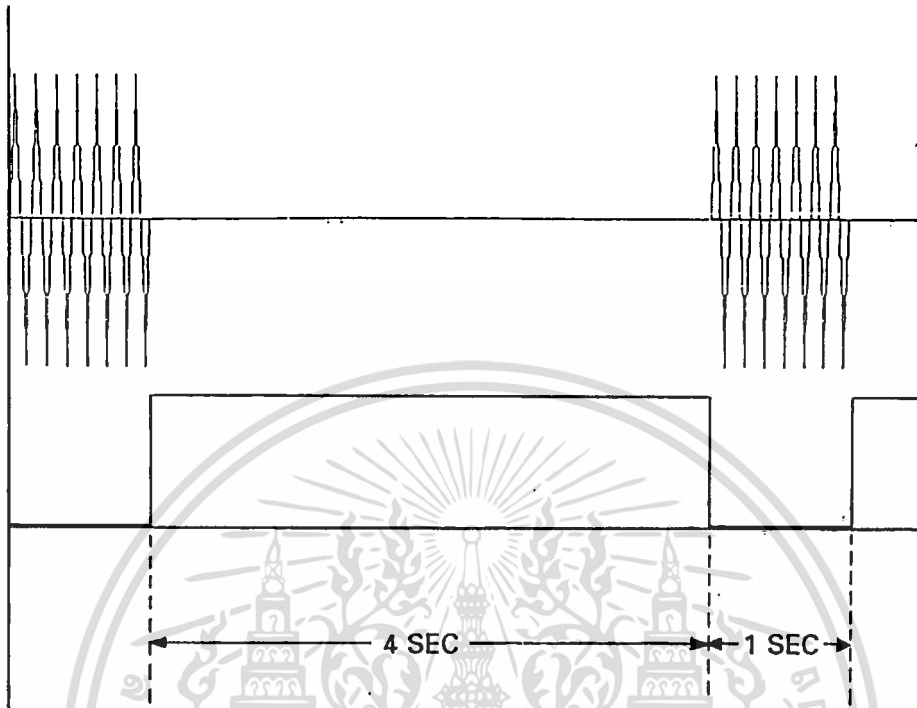
รูปที่ 4.1 แสดงบล็อกไดอะแกรมของส่วนควบคุมการสื่อสารระหว่างเครือข่าย

หลังจากที่ได้ทราบถึงรายละเอียดและทฤษฎีต่าง ๆ ที่เกี่ยวข้องกับระบบโทรศัพท์ ดังที่ได้กล่าวเอาไว้ในบทที่ 2 แล้วนั้น ต่อไปจะนำเอาความรู้ในส่วนนี้มาเป็นพื้นฐานประกอบการอธิบายการทำงานและส่วนประกอบของวงจรหรือภาคต่าง ๆ ของส่วนควบคุมการสื่อสารระหว่างเครือข่ายภายนอกและภายใน (Telecommunication Control) ดังบล็อกไดอะแกรมรูปที่ 4.1 โดยการอธิบายจะแยกอธิบายเป็นส่วน ๆ ไปดังต่อไปนี้ คือ

1. ส่วนตรวจจับสัญญาณ Ringing Tone

จากรูปที่ 4.3 แสดงวงจรส่วนตรวจจับสัญญาณ Ringing Tone ซึ่งเป็นวงจรที่ใช้ในการตรวจจับสัญญาณกระดิ่ง ว่ามีสัญญาณเข้ามาหรือไม่ ถ้าวงจรตรวจจับพบว่ามีสัญญาณเข้ามาก็จะทำการตรวจจับสัญญาณกระดิ่ง ว่าดังครบตามจำนวนที่ได้กำหนดไว้หรือยัง ถ้าครบแล้วก็จะทำการส่งสัญญาณไปที่ขาอื่น

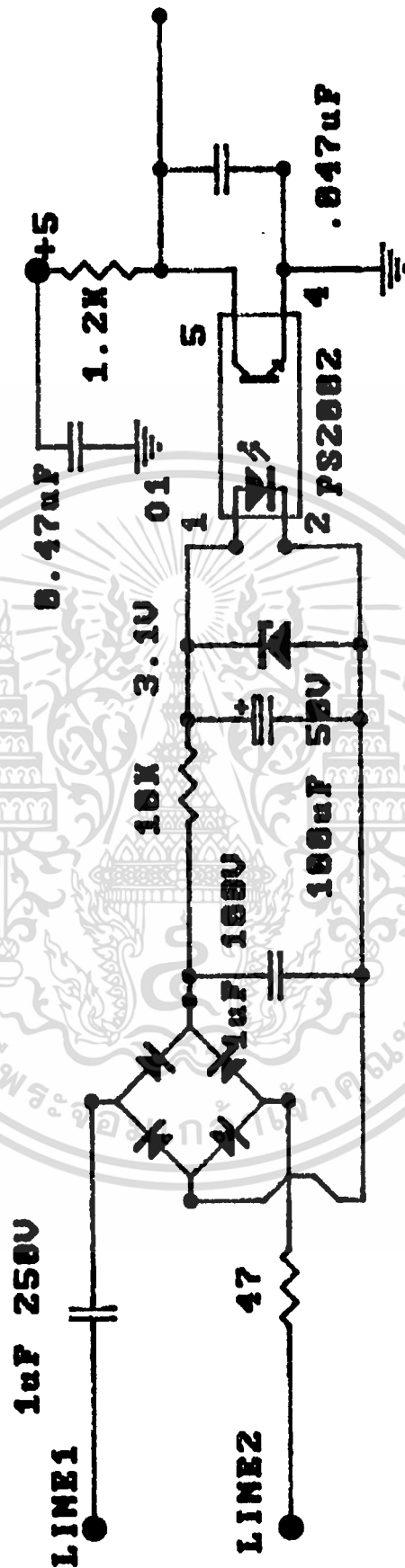
เตอรัฟของ MCS-51 เพื่อที่จะให้ MCS-51 สั่งการในสภาวะที่เสมือนกับการยกหูโทรศัพท์ขึ้น ซึ่งการทำงานของวงจรสามารถที่จะอธิบายได้ดังนี้ คือ



รูปที่ 4.2 แสดงสัญญาณเข้าและออกจากวงจรส่วนตรวจจับสัญญาณ Ringing Tone

ส่วนของวงจรรีจิสเตอร์จะทำหน้าที่เปลี่ยนสัญญาณกระดิ่งขนาด 75 V 25 Hz ซึ่งเป็นสัญญาณ ไฟสลับ ให้เป็นสัญญาณไฟตรงที่มีเพียงชั่วเดียว เนื่องจากว่าสัญญาณไฟสลับนั้นมีชั่วที่ไม่แน่นอน ทำให้การเช็คระดับเป็นไปได้ยากโดยสามารถที่จะคำนวณหาค่าแรงดันไฟฟ้าที่ผ่านวงจรรีจิสเตอร์ได้เท่ากับ $75 \times 1.414 = 106.05 \text{ V}$ แล้วทำการลดทอนขนาดของสัญญาณและสร้างสัญญาณนั้นให้เป็นสัญญาณดิจิทัลหนึ่งพัลส์ต่อสัญญาณกระดิ่งหนึ่งครั้ง โดยในขณะที่ไม่มีสัญญาณกระดิ่ง ไฟได้ทรานซิสเตอร์จะอยู่ในสภาวะที่ไม่ทำงานผลที่ได้ก็จะเป็นลอจิก "1" และเมื่อมีสัญญาณกระดิ่งเข้ามาไฟได้ทรานซิสเตอร์ก็จะทำงาน ทำให้ผลที่ได้ออกมาเป็นลอจิก "0" ดังแสดงในรูปที่ 4.2 และสัญญาณลอจิกที่ได้จะถูกส่งต่อไปให้กับส่วนของวงจรมับ โดยจะเริ่มจากการส่งสัญญาณลอจิกมาทริกให้แก่วงจร Timer ชุดแรก เพื่อที่จะทำให้วงจรในส่วน Counter และวงจร BCD to Decimal ทำการ reset ระบบให้เริ่มต้นใหม่ที่ "0" และสัญญาณลอจิกอีกส่วนหนึ่งจะถูกป้อนให้กับวงจร Timer ชุดที่ 2 เพื่อที่จะทำให้ผลของสัญญาณลอจิกที่ออกมาตีปราศจากสัญญาณรบกวนต่างๆ จะทำให้ระบบเกิดความเที่ยงตรงและแน่นอนยิ่งขึ้น หลังจากนั้นสัญญาณที่ได้จากเอาต์พุตของ Timer ชุดที่ 2 ก็จะถูกป้อนให้เป็นอินพุตของวงจร Counter แบบนับ 16 จะได้ BCD เอาต์พุตออกมาป้อนให้กับวงจรในส่วนของการแปลง BCD to Decimal และสามารถที่จะเลือกจำนวนครั้งของสัญญาณกระดิ่งได้จากการเช็คสวิตช์ว่าจะให้ส่วนของวงจรร Counter นับเท่าไรและเมื่อนับจำนวนของสัญญาณกระดิ่งครบตามจำนวนที่ได้ตั้งเอาไว้แล้วนั้น ต่อไปก็จะส่งไปยัง MCS-51 เพื่อที่จะให้ MCS-51 สั่งการเสมือนว่าเป็นการยกหูโทรศัพท์ขึ้น

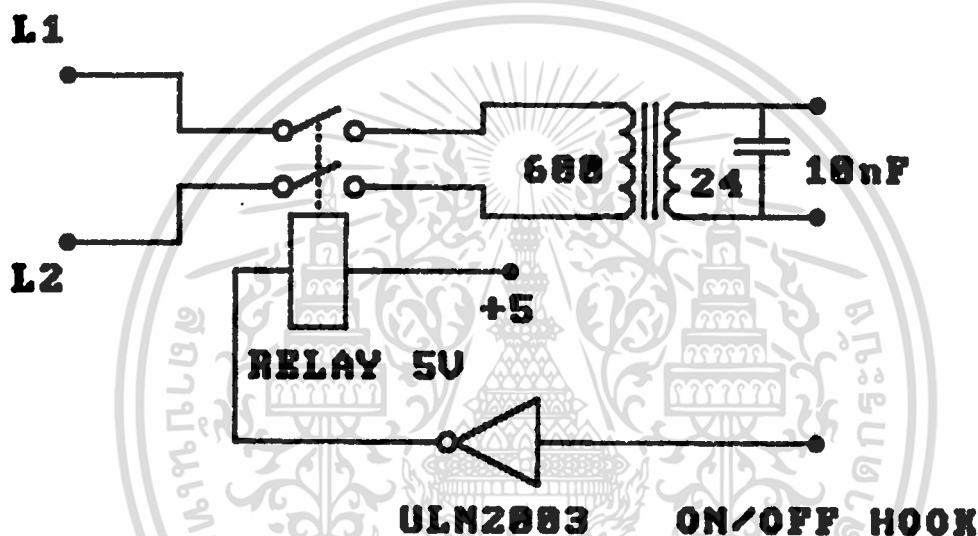
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 4.3 แสดงวงจรส่วนตรวจจับสัญญาณ Ringing Tone
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ส่วนควบคุมการยกหู/วางหู (Control Handset)

ส่วนนี้จะทำหน้าที่เสมือนการยกหูโทรศัพท์ เมื่อครบจำนวนครั้งของสัญญาณกระดิ่งที่ได้ตั้งไว้ โดยการควบคุมจากส่วนประมวลผลหรือ MCS-51 เป็นการสร้างสถานะเลียนแบบการยกหูโทรศัพท์ ด้วยการต่อค่าความต้านทานที่มีค่าเท่ากับความต้านทานของเครื่องโทรศัพท์เมื่อมีผู้ทำการยกหู โดยอุปกรณ์ที่ใช้จะเป็นแมทซ์ซึ่งทรานฟอเมอร์ที่มีค่าความต้านทานประมาณ 600 โอห์ม เพื่อให้ เท่ากับขณะทำงานจริง ดังวงจรในรูปที่ 4.4 เมื่อน้ำสัมผัสของรีเลย์ปิด จะทำให้วงจรคู่สายทางโทรศัพท์ที่มีค่าความต้านทานทางกระแสตรงต่ำก็จะเกิดการครบวงจรขึ้น ทำให้ทางชุมสายรับรู้การยกหูของเครื่อง ทางชุมสายก็จะหยุดส่งสัญญาณกระดิ่ง การสลับสายที่ต่ออยู่ด้วยหม้อแปลงนอกจากจะทำหน้าที่ทำให้ความต้านทานรวมของวงจรต่ำแล้ว ยังทำหน้าที่เชื่อมต่อวงจรถ่ายทอดสัญญาณเข้าสู่คู่สายในเวลาเดียวกันด้วย



รูปที่ 4.4 วงจรควบคุมการยกหู/วางหู

3. ส่วนตรวจจับสัญญาณไม่ว่าง (Detect Busy Tone)

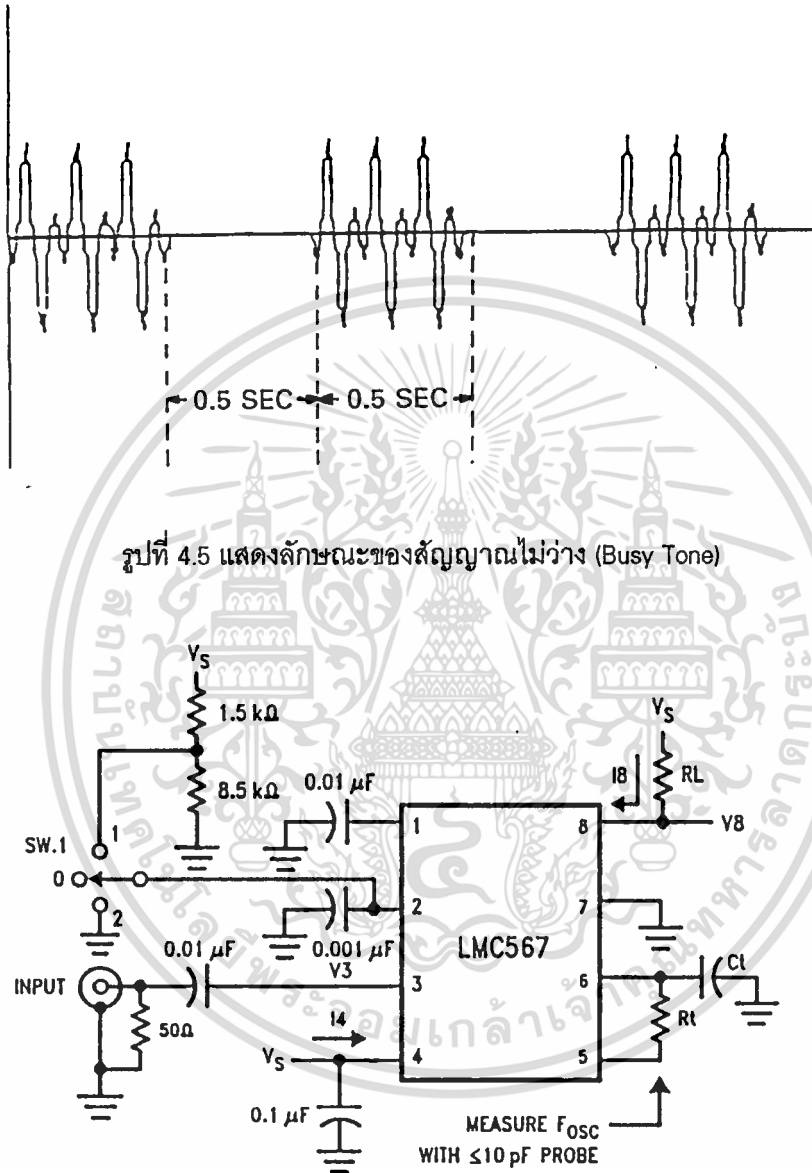
เมื่อผู้สนทนาทั้งสองฝ่ายเสร็จสิ้นการสนทนากัน ฝ่ายหนึ่งฝ่ายใดหรือทั้งสองฝ่ายจะวางแฮนด์เซทลง ซึ่งจะทำให้เกิดสัญญาณสายไม่ว่าง (Busy Tone) ขึ้นจากชุมสาย ดังนั้นในโครงงานนี้สามารถอาศัยสัญญาณไม่ว่างที่เกิดขึ้นในการบอกให้ส่วนควบคุมและประมวลผลของเครื่องทราบว่าคู่สนทนาเลิกการสนทนาแล้ว เครื่องจะได้เลิกการทำงานและเริ่มรีเซทตัวเครื่องเพื่อให้พร้อมสำหรับการเรียกเข้าครั้งต่อไป

สัญญาณไม่ว่างมีลักษณะเป็นสัญญาณความถี่ประมาณ 400 Hz ดังและหยุดทุก ๆ 0.5 วินาที เป็นสัญญาณที่แสดงว่าไม่สามารถทำการติดต่อได้ ลักษณะของสัญญาณไม่ว่างแสดงดังรูปที่ 4.5

สำหรับวงจรการตรวจจับสัญญาณไม่ว่างของโครงงานนี้จะอาศัยการทำงานของไอซี Tone Decoder เบอร์ LM 567 ซึ่งสามารถปรับจูนให้รับความถี่ในช่วงความถี่ประมาณ 400 Hz ของสัญญาณไม่ว่าง โดยทำการปรับที่ค่าความต้านทานที่ขา 5 และขา 6 ให้มีค่าประมาณ 13.8 K Ω ดังแสดงในรูปที่ 4.6

เมื่อมีสัญญาณความถี่ประมาณ 400 Hz ตามที่ได้ปรับจูนเอาไว้เข้ามาที่ ขา 3 ของไอซี LM 567 จะทำให้เอาต์พุตที่ขา 8 มีสถานะเป็น 0 โวลต์ แต่ถ้าป้อนสัญญาณความถี่อื่นที่อยู่นอกเหนือจากความถี่ที่ปรับจูน

เอาไว้ หรือไม่มีการบ้อนสัญญาณใด ๆ สถานะของลอจิกที่ขา 8 จะเป็นสถานะสูงหรือ +5 โวลท์ จะเห็นได้ว่า เราสามารถนำไอซี LM 567 มาประยุกต์ใช้เพื่อตรวจจับสัญญาณสายไม่ว่างได้ โดยการปรับจูนความถี่สามารถทำได้โดยการปรับค่าความต้านทานและตัวเก็บประจุจากภายนอกต่อเข้ากับขาต่าง ๆ ของไอซี จากนั้นอาศัยการจูนค่าโดยปรับความต้านทานไฟฟ้าระหว่างขา 5 และขา 6 ของ LM 567 นั่นเอง



RtCt	Rt	Ct
#1	100k	300 pF
#2	10k	300 pF
#3	5.1k	62 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.6 แสดงวงจรของส่วนตรวจจับสัญญาณไม่ว่าง
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากที่เราจูนความถี่ได้ตรงกับความถี่ของสัญญาณไม่ว่างแล้ว จะพบว่าเมื่อไอซี LM 567 ได้รับสัญญาณสายไม่ว่าง สถานะของเอาต์พุตที่ขา 8 ของไอซีดังกล่าวจะเป็น 0 โวลต์ ประมาณ 0.5 วินาที และ +5 โวลต์ ประมาณ 0.5 วินาที สอดคล้องตามสัญญาณสายไม่ว่าง ซึ่งเราสามารถที่จะนำเอาเอาต์พุตที่ได้นี้ต่อไปยังไอซีเบอร์ 8255 และใช้โปรแกรมทำการตรวจสอบช่วงเวลาอีกครั้ง เพื่อแจ้งให้ส่วนประมวลผลทราบว่าผู้สนทนาทั้งสองฝ่ายเลิกการสนทนากันแล้ว ส่วนประมวลผลก็จะทำการเลิกการทำงานและรีเซ็ตระบบใหม่ เพื่อการเรียกเข้าหรือการทำงานครั้งต่อไป

4. ส่วนการถอดรหัสและการเข้ารหัสความถี่คู่ (DTMF Decoder and Encoder Unit)

เป็นส่วนถอดรหัสและเข้ารหัสความถี่คู่ 2 ความถี่ โดยจะทำการถอดรหัสความถี่คู่ ที่ได้รับมาจากการกดปุ่มหน้าปัดโทรศัพท์เป็นสัญญาณดิจิทัล 4 บิต และจะทำการเข้ารหัสสัญญาณดิจิทัล 4 บิตเป็นความถี่คู่เพื่อใช้ในการโทรออกอัตโนมัติ เนื่องจากการกดปุ่มหน้าปัดโทรศัพท์จะได้ความถี่ที่แตกต่างกันออกมา 2 ความถี่

ส่วนการถอดรหัสและเข้ารหัสความถี่คู่ (DTMF Decoder and Encoder Unit) ได้ใช้ไอซีที่ทำหน้าที่ในการถอดรหัสและเข้ารหัสและเข้ารหัสความถี่คู่เบอร์ MT-8880

คุณสมบัติของ MT8880

- เป็นตัวรับตัวส่งและเข้ารหัสถอดรหัสความถี่ (DTMF receiver)
- กินไฟน้อย ใช้ไฟเลี้ยงระดับเดียวกับ TTL
- มี Port เชื่อมต่อกับ MPU
- สามารถตั้งอัตราขยายภายในตัวไอซีได้
- สามารถปรับการ์ดโทม์ (Guard time) ได้
- เป็นไอซีคุณภาพสูง
- สามารถเลือกช่วงความถี่ด้านอินพุตได้ (Call Progress Mode)
- มีคุณสมบัติเป็นชุมสายย่อย ๆ

การนำ MT8880 ไปใช้งาน

- นำไปใช้งานทางด้านรีโมทคอนโทรล
- ใช้งานเกี่ยวกับเครื่องป้องกันโทรศัพท์ทางไกล
- ใช้ในงานเกี่ยวกับเครดิตการ์ด
- ใช้งานร่วมกับคอมพิวเตอร์
- ใช้ในเครื่องชุมสายขนาดย่อย หรือ PABX
- ใช้กับงานทางด้านโทรศัพท์ทั่วไป
- การควบคุมอุปกรณ์ทางโทรศัพท์
- ใช้ทำเครื่องสอบถามทางโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้เพื่อใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
-ระบบทวนสัญญาณและโทรศัพท์เคลื่อนที่
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดของขาของ MT 8880

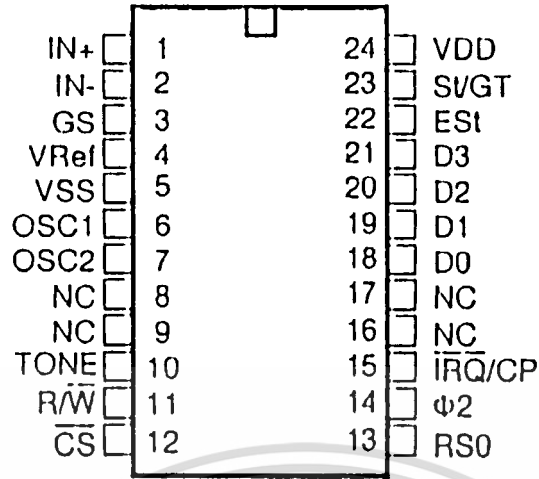
ขา	ชื่อของขา	รายละเอียด
1	IN+	ขาอินอินเวอร์เทอร์ (Non-inverting) ของออปแอมป์
2	IN-	ขาอินเวอร์เทอร์ (Inverting) ของออปแอมป์
3	GS	ขาเลือกเกน (gain)
4	Vref	ขาแรงดันอ้างอิง มีค่าเท่ากับ $VDD/2$
5	Vss	ไฟเลี้ยงลง
6	OSC1	ขาอินพุท Oscillator 1
7	OSC2	ขาอินพุท Oscillator 2
8	TONE	ขาเอาต์พุทของ DTMF ภาคส่ง
9	R/W	สัญญาณอ่านหรือเขียน รีจิสเตอร์ เพื่อควบคุม MT8880 จาก CPU
10	CS	ขา chip select (CS = 0 เลือกชิพ)
11	RS0	ขาเลือกรีจิสเตอร์
12	O2	ขาอินพุทสัญญาณนาฬิกาของระบบ
13	IRQ/CP	ขาอินเทอร์รัพไปยัง CPU เมื่ออยู่ในโหมด CP และถูก Enable
14-17	D0-D3	ขาข้อมูลต่อกับ CPU เมื่อ CS = 1 D0-D3 จะเป็น High Impedance
18	EST	ขาแสดงว่าข้อมูล DTMF ที่ตรวจสอบได้ถูกต้องโดยจะเป็นลอจิก "1"
19	ST/GT	ขาที่ต่อวงจร steering Tinput และ Guard time output
20	VDD	ไฟเลี้ยงบวก

โครงสร้างของ MT-8880

MT-8880 เป็นไอซีที่ทำหน้าที่เป็นตัวรับและตัวส่ง ถอดรหัสและเข้ารหัสความถี่คู่ (DTMF) มีคุณสมบัติในการเลือกช่วงความถี่ด้านอินพุทได้เรียกว่า Call Progress Mode สร้างโดยใช้เทคโนโลยี ISO² CMOS จึงกินไฟน้อยและมีความเชื่อถือสูง ภาครับความถี่คู่สร้างโดยอ้างอิง มาตรฐานจากไอซี MT-8870 ส่วนภาคส่งใช้ข้อดีของวงจรสวิตช์คาปาซิเตอร์ D/A ทำให้มีความเพี้ยนของสัญญาณความถี่คู่ต่ำในส่วนของวงจรรอกความถี่ ใช้เทคนิคของวงจรสวิตช์คาปาซิเตอร์ สำหรับรอกความถี่สูงและความถี่ต่ำ ส่วนวงจรถอดรหัสความถี่คู่ทั้ง 16 ความถี่แบ่งออกเป็นเลขฐานสองขนาด 4 บิต และเช็คช่วงเวลาที่ยืนยันเข้ามา ส่วนภาคอินพุทเป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยายได้ โดยการต่ออุปกรณ์ภายนอกเอาต์พุทเป็นวงจรแลทช์ (Latch) 3 สถานะ ซึ่งรายละเอียดขาต่าง ๆ ของ MT-8880 แสดงในรูปที่ 4.7 และรูปที่ 4.8 แสดงโครงสร้างภายในของ MT-8880

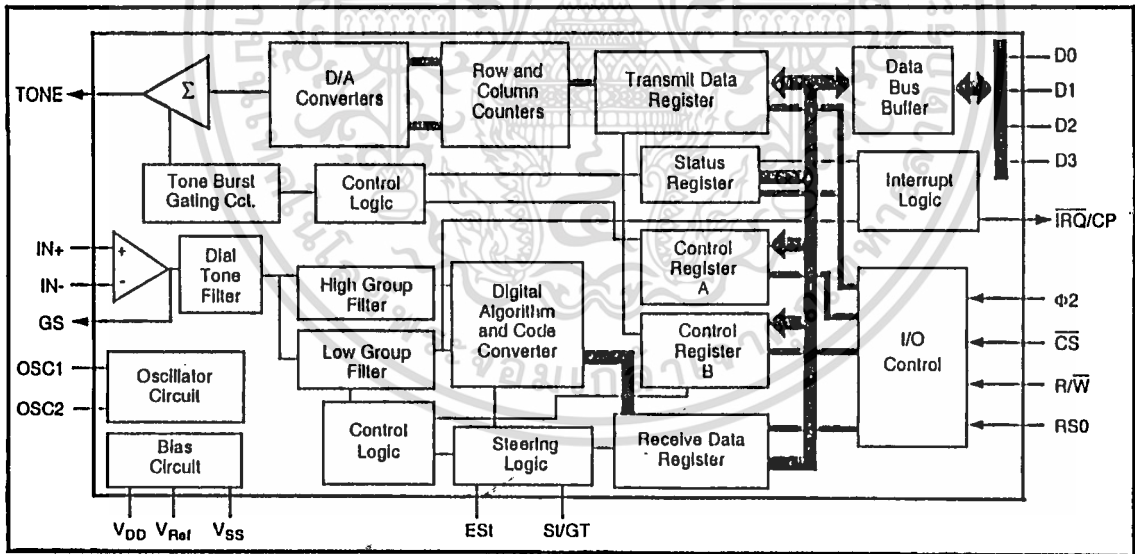
ฟังก์ชันการทำงานภายใน MT-8880

MT-8880 ประกอบด้วยภาครับความถี่คู่ (DTMF) ที่สามารถปรับเกน (Gain) ของวงจร ขยายได้และส่วนภาคส่งความถี่คู่ (DTMF) ที่สามารถทำงานแบบ Mode Burst ด้วยความแม่นยำเนื่องจากมีวงจรนับภายใน MPU นอกจากนี้ยังเป็นเอกสารที่สงวนไว้สำหรับครูอาจารย์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าที่ต่อกับ MT-8880 สามารถควบคุมการทำงานของ MT-8880 ได้ โดยผ่านรีจิสเตอร์ภายในของ MT-8880 ซึ่งไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



24 PIN SSOP

รูปที่ 4.7 แสดงรายละเอียดขาของ MT-8880



รูปที่ 4.8 แสดงโครงสร้างภายในของ MT-8880

ประกอบด้วย รีจิสเตอร์แสดงสถานะ รีจิสเตอร์ ควบคุมการทำงาน และรีจิสเตอร์ข้อมูลภายใน MT-8880

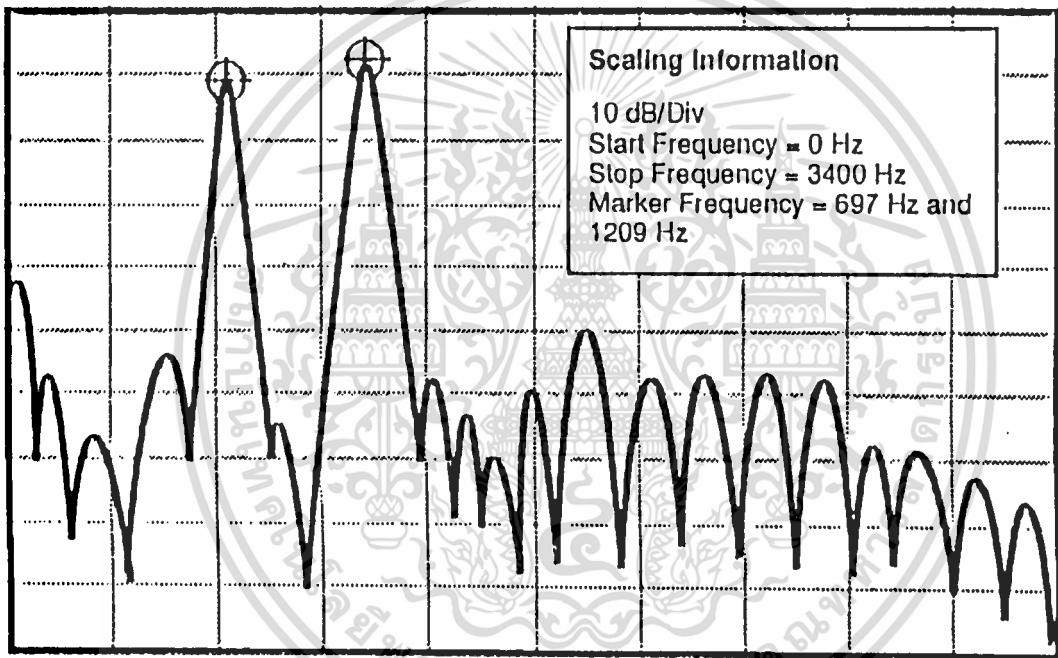
ประกอบด้วยส่วนสำคัญ 6 ส่วน คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 -ภาคกรองสัญญาณความถี่ (filter section)
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ภาคถอดรหัสความถี่คู่ (decode section)
- ภาคเข้ารหัสความถี่คู่ (encode section)
- ภาคตรวจสอบสัญญาณ (steering circuit)
- ภาคขยายสัญญาณความแตกต่าง (differential input)
- ภาคกำเนิดความถี่ (oscillator)

ภาคกรองสัญญาณความถี่

ในส่วนนี้จะแยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มความถี่คือช่วงความถี่สูงและความถี่ต่ำโดยใช้ความถี่อันดับ 6 ชนิด สวิตช์คาปาซิเตอร์ (six-order switched capacitor band pass filter) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือช่วงความถี่สูงและความถี่ต่ำ ซึ่งแสดง ดังกราฟในรูปที่ 4.9



รูปที่ 4.9 แสดงความถี่ที่ได้จากภาคกรองความถี่

ภาคถอดรหัสความถี่คู่

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้ว จะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลขโดยใช้เทคนิคการนับแบบดิจิทัล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา EST (early steering) ก็จะมีแอมพลิจูดสำหรับค่าถอดรหัสที่ได้จากความถี่ต่าง ๆ นั้น แสดง ในตารางที่ 4.1

ภาคเข้ารหัสความถี่คู่

เอกสารภาคเข้ารหัสความถี่คู่ ทำหน้าที่ในการเข้ารหัสสัญญาณดิจิทัล 4 บิต เป็นสัญญาณความถี่มาตรฐาน 16 คู่ความถี่ ซึ่งมีความเพี้ยนต่ำมาก โดยการหารความถี่จากคริสตัลความถี่ 3.579545 MHz ในการใช้

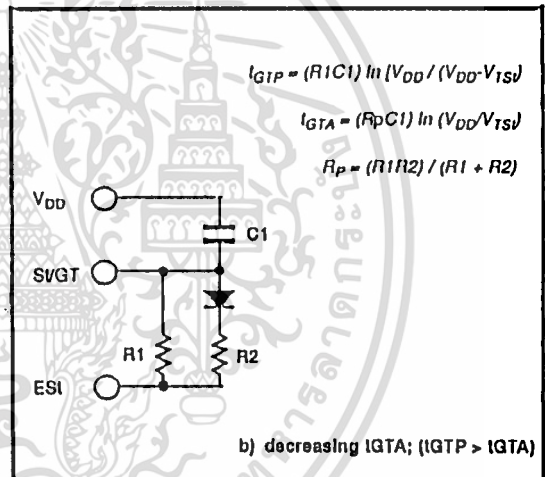
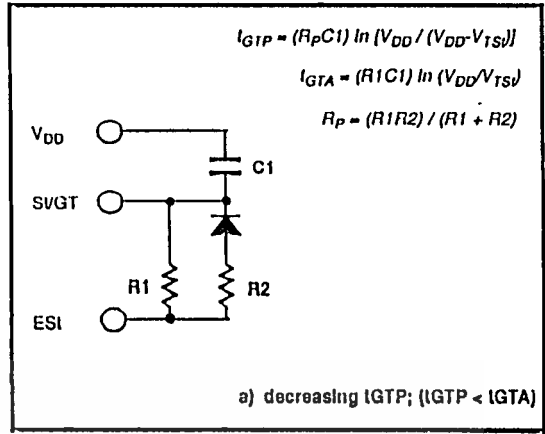
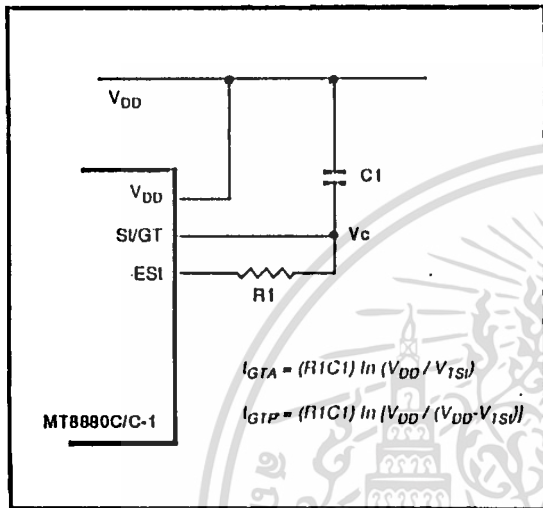
สร้างความถี่คู่ (DTMF) ทำได้โดยเขียนข้อมูลดิจิทัล 4 บิต ไปยังรีจิสเตอร์ข้อมูลภายใน MT-8880 เพื่อใช้ในการโทรออกอัตโนมัติ

F (low)	F (high)	NO	TOE	Q4	Q3	Q2	Q1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209		H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

ตารางที่ 4.1 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ

ภาคตรวจสอบสัญญาณ

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุต จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่าระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลาพอสมควรมิฉะนั้นวงจรส่วนนี้จะไม่รับ โดยถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดสามารถตั้งได้โดยใช้ RC ต่อภายนอก สัญญาณที่ขา EST จะเป็นลอจิก "1" นานใกล้เคียงกับระยะเวลาที่มีความถี่คู่ DTMF เข้ามาจากรูปที่ 4.11 เมื่อขา EST เป็นลอจิก "1" ทำให้ V_{C} สูงขึ้นตัวเก็บประจุ C จะคายประจุทำให้แอมพลิจูดของสัญญาณที่ขา EST ลดลงจนถึงค่าเทรชโฮลด์ วงจรถอดรหัสจึงจะถอดรหัสออกเป็นตัวเลขขนาด 4 บิต



รูปที่ 4.10 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและแสดงการกำหนดเวลาการ์ตไทม์ (guard time) พร้อมวิธีการคำนวณ

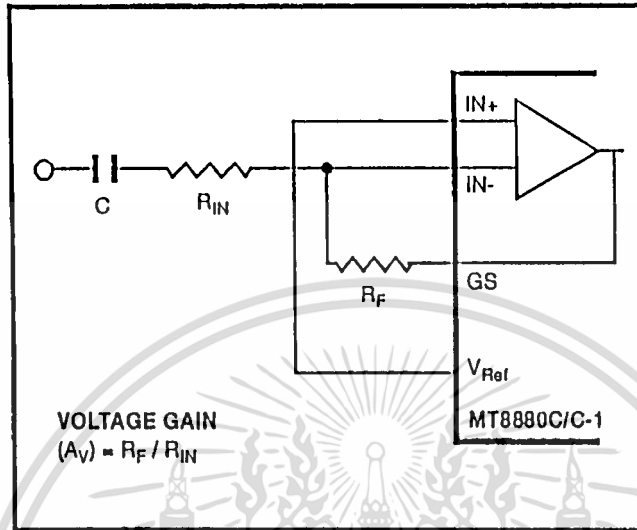
สำหรับคำว่า การ์ตไทม์ (guard time) นั้นหมายถึง ช่วงคาบเวลาของความถี่ที่เข้ามาซึ่งจะตองนานเท่ากับหรือมากกว่าช่วงที่เราตั้งไว้ ซึ่งจะได้รับขอมรับว่าสัญญาณความถี่นั้นถูกต้องหรือพูดได้ว่าเวลาที่เรที่ตั้งไว้โดย RC ก็คือการ์ตไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามาสั้นกว่าก็จะมี การถอดรหัสเป็นตัวเลขออกไป การตั้งเวลาและคำนวณเวลาดูได้จากรูปที่ 4.10

ภาคขยายสัญญาณความแตกต่าง

วงจรส่วนอินพุทของ MT-8880 เป็นภาคออปแอมป์ที่สามารถปรับอัตราขยายโดยต่อวงจรภายนอกเพิ่มเข้าไปรูปที่ 4.11 แสดงการต่อวงจรภายนอกเข้ากับอินพุท ซึ่งสามารถคำนวณอัตราความแตกต่างของอินพุทและอิมพีแดนซ์ได้ดังนี้

$$\text{อัตราขยาย } (A_v \text{ diff}) = R_F/R_1$$

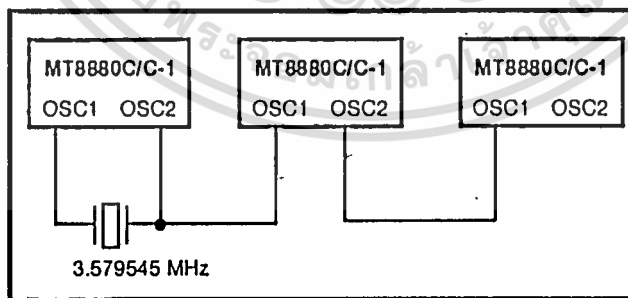
$$\text{อินพุทอิมพีแดนซ์ } (Z_{in} \text{ diff}) = 2(R_1^2 + (1/\omega C)^2)^{1/2}$$



รูปที่ 4.11 แสดงการต่อวงจรภาคอินพุท

ภาคกำเนิดความถี่

ภาคนี้อยู่ในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอลขนาด 3.579545 MHz ก็สามารถใช้งานได้ทันที การต่อวงจรกำเนิดความถี่แสดงดังรูปที่ 4.12



รูปที่ 4.12 แสดงการต่อวงจรผลิตความถี่

Microprocessor Interface

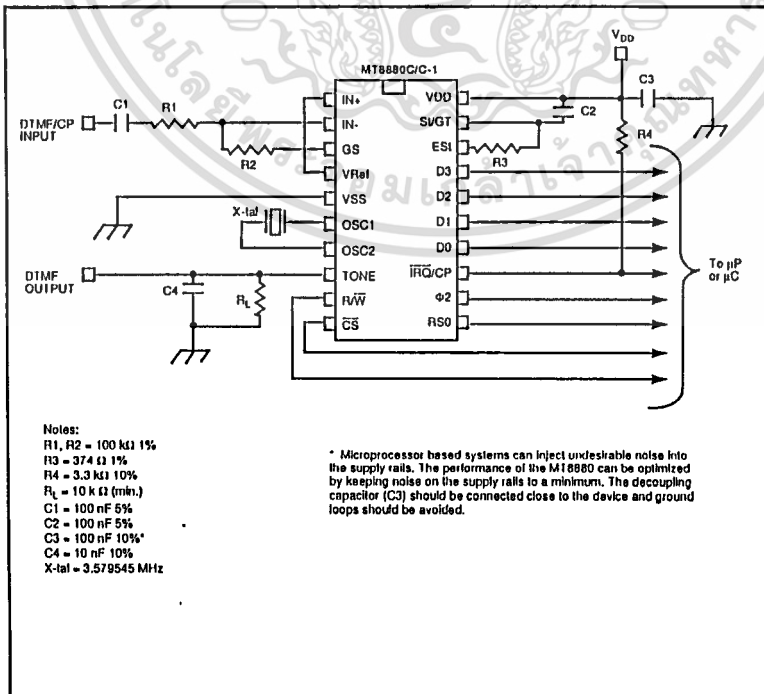
MT-8880 สามารถเชื่อมต่อกับ MPU โดย MPU ควบคุมการทำงานของ MT-8880 จากการเขียนคำสั่งไปยังรีจิสเตอร์ภายในของมัน ซึ่งประกอบด้วยรีจิสเตอร์ 3 ชนิด ดังนี้ คือ รีจิสเตอร์ควบคุมและรีจิสเตอร์แสดงสถานะ ซึ่งรายละเอียดของคำสั่งและบิตต่าง ๆ ของรีจิสเตอร์แสดงดังตารางที่ 4.2

RS0	R/W	FUNCTION
0	0	Write to Transmit Data Register
0	1	Read from Receive Data Register
1	0	Write to Control Register
1	1	Read from Status Register

b3	b2	b1	b0
RESL	IRQ	CP/DTMF	TOUT

b3	b2	b1	b0
C/R	S/D	TEST	BURST

ตารางที่ 4.2 แสดงรายละเอียดบิตต่าง ๆ ของรีจิสเตอร์

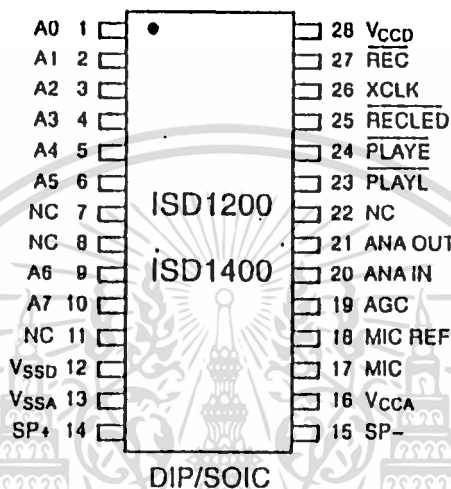


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

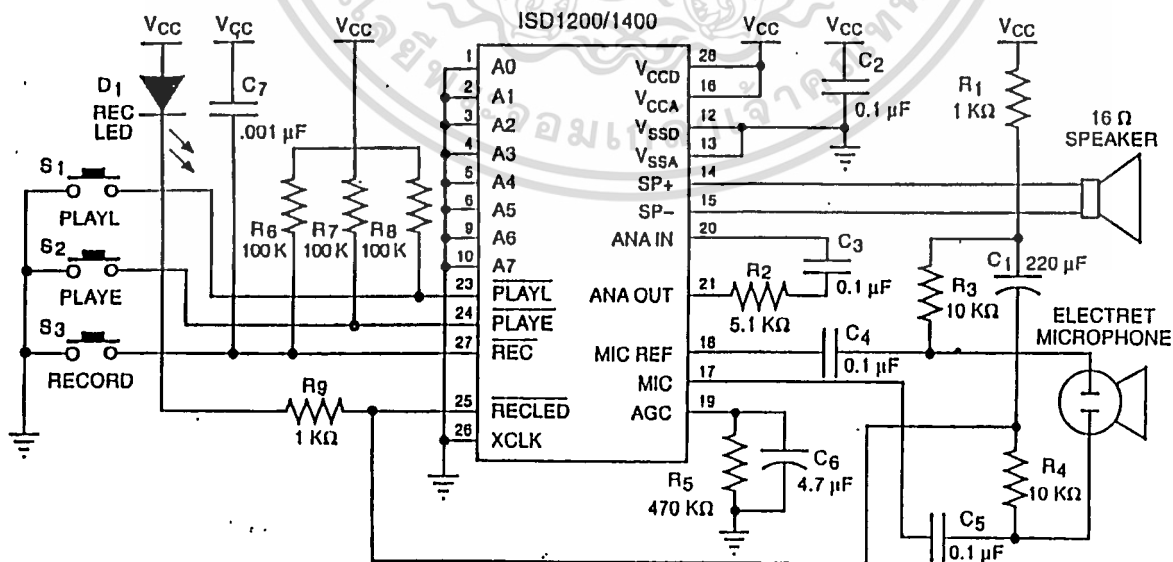
รูปที่ 4.13 แสดงรูปวงจรใช้งานของ MT-8880

5. ส่วน Voice Memory และ Tape Record

ส่วนของการบันทึกข้อความ จะใช้วงจรมบันทึกเสียงพูดโดยใช้ไอซีดิจิทัลเป็นส่วนทำการคอยตอบรับโทรศัพท์ โดยการบอกว่าให้ผู้โทรเข้ามาปฏิบัติอย่างไร ในการที่จะบันทึกข้อความ หรือควบคุมอุปกรณ์ไฟฟ้า หรือใช้บันทึกข้อความที่ต้องการส่งออกไปในกรณีเกิดเหตุร้ายภายในบ้าน เช่น ถ้าหากผู้โทรเข้ามาต้องการส่งบันทึกข้อความ เครื่องก็จะจัดการบันทึกข้อความลงบนเทปต่อไป โดยภาคนี้จะใช้ ไอซี ISD1420P เป็นตัวบันทึกเสียงต่าง ๆ



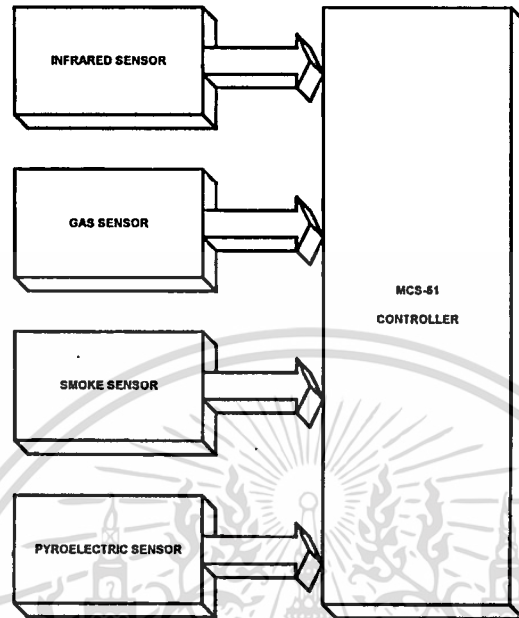
รูปที่ 4.14 แสดงลักษณะขาของไอซีอัดเสียงพูดเบอร์ ISD1420P



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น รูปที่ 4.15 แสดงวงจรส่วนอัดเสียงพูดที่ใช้ไอซีเบอร์ ISD1420P สารทุกครั้งที่มีการนำไปใช้

4.2 ส่วนควบคุมระบบรักษาความปลอดภัย (Security Control)

ส่วนควบคุมระบบความปลอดภัย (Security Control) ที่ใช้ในโครงงานนี้นั้น จะประกอบด้วยส่วน Sensor ต่าง ๆ ซึ่งแบ่งออกได้ดังบล็อกไดอะแกรมในรูปที่ 4.16



รูปที่ 4.16 แสดงบล็อกไดอะแกรม Sensor ต่าง ๆ ของส่วนควบคุมระบบรักษาความปลอดภัย

1. วงจรอินฟราเรดรีโมท

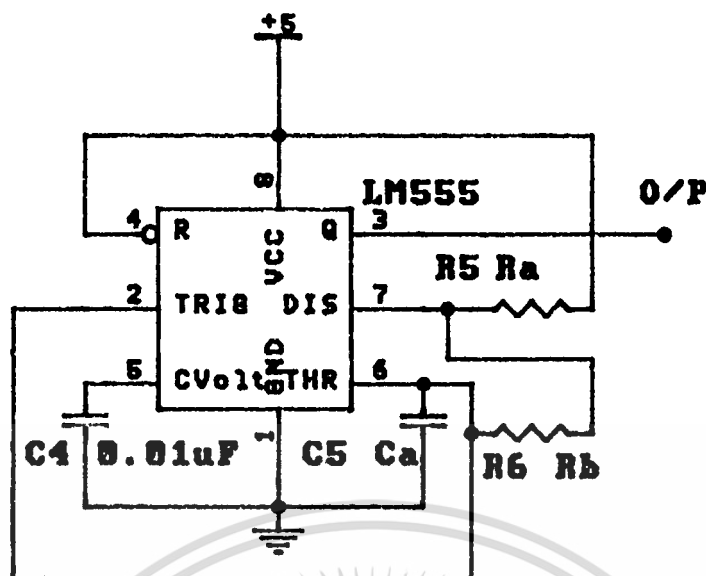
วงจรอินฟราเรด (Infared) ในโครงงานนี้นำมาใช้เพื่อตรวจจับขโมย โดยติดตั้งตัวส่งและตัวรับที่บริเวณหน้าต่างหรือประตูบางจุดที่เป็นทางเข้าออกของบ้าน โดยใช้สัญญาณอินฟราเรดจากตัวส่ง ส่งไปยังตัวรับซึ่งในสภาวะปกติที่ไม่มีอะไรมาบังระหว่างตัวส่งกับตัวรับแสดงว่าไม่มีขโมย แต่ถ้ามีการบังเกิดขึ้นแสดงถึงมีขโมยเข้ามาในบ้าน

การใช้ไอซี 555 สร้างสัญญาณพัลส์ โดยใช้การกระตุ้นของการ Charge C_A ผ่าน R_A และ R_B เมื่อแรงดันคร่อม C_A มีค่า $2/3V_{CC}$ จะทำให้วงจรเปรียบเทียบกับแรงดันชุดบนทำงาน ไปกระตุ้นให้วงจรควบคุมฟลิปฟล็อปทำงานไปอีกต่อหนึ่งเป็นผลให้ C_A คายประจุผ่าน R_B และขา 7 (ผ่าน Q_1 ในไอซี) ลงกราวด์ ช่วงนี้เอาท์พุทขา 3 จะมีแรงดันต่ำและเมื่อแรงดันที่ C_A ลดลงมาถึง $1/3V_{CC}$ ก็จะไปกระตุ้นให้วงจรเปรียบเทียบกับชุดล่างทำงานกระตุ้นวงจร Flip-Flop ทำให้แรงดันเอาท์พุทสูงขึ้นและ C_A ไม่สามารถคายประจุได้อีก เพราะทรานซิสเตอร์ภายในซึ่งทำหน้าที่เป็นสวิตช์จะอยู่ในสภาวะ Off ดังนั้น C_A จะเริ่ม Charge อีกจนแรงดันเท่ากับ $2/3V_{CC}$ ก็จะเริ่มทำงานแบบเดิมอีกครั้งหนึ่ง

จากลักษณะการทำงานของวงจร จะเห็นว่าช่วงความกว้างของคลื่นที่ได้ทางเอาท์พุทจะขึ้นอยู่กับการ Charge และ discharg ของ C_A จะได้ว่า

ช่วง Charge : $T_1 = 0.693(R_A + R_B)C_A$

ช่วง Discharge : $T_2 = 0.693R_A C_A$ เมื่อ $f = 1/(T_1 + T_2)$

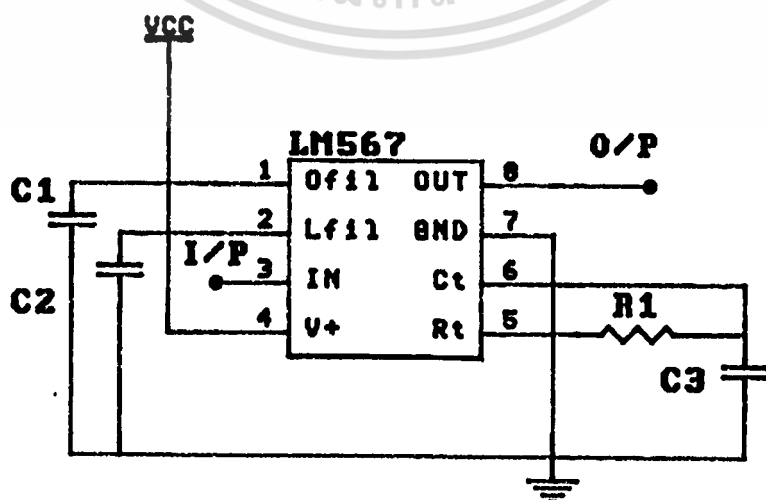


รูปที่ 4.17 แสดงวงจร Astable

การใช้งานไอซี 567 ซึ่งเป็น Phase Lock Loop (PLL) ทำหน้าที่เป็น Tone Decoder คือเมื่อรับสัญญาณเข้ามาแล้วจะนำสัญญาณนั้นมาทำการเปรียบเทียบความถี่กับความถี่ที่สร้างขึ้นด้วยตัวมันเอง ถ้าหากว่าความถี่ของสัญญาณที่รับเข้ามาได้นั้นเท่ากับความถี่ของตัวมันเองแล้ว จะให้เอาท์พุทเป็น “Low” แต่ถ้าหากความถี่ไม่ตรงกันแล้วจะให้เอาท์พุทเป็น “High” จึงสามารถใช้เป็นตัวตรวจจับความถี่ได้

โดยความถี่ที่ใช้เปรียบเทียบในการ Locked คือ f_0 ซึ่งคำนวณได้จากค่า R_1 และ C_1 ที่ขา 5 และ 6 ตามลำดับ

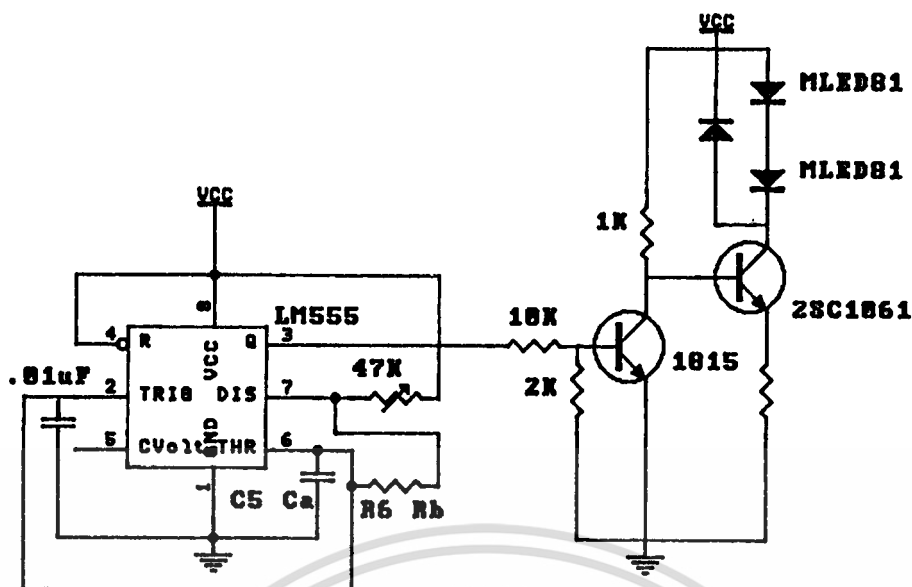
$$f_0 = 1.1/R_1C_1$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

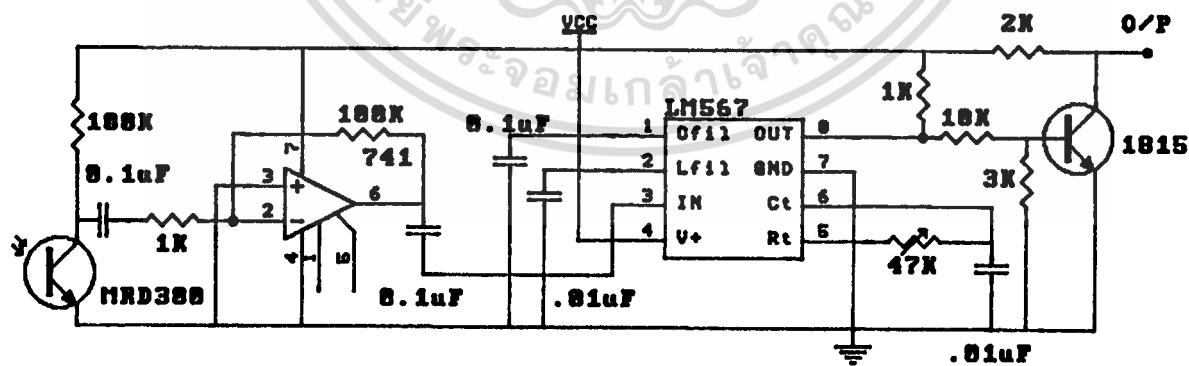
รูปที่ 4.18 แสดงวงจรการใช้งาน 567

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 วงจรอินฟาเรดทางด้านส่ง

วงจรนี้ใช้ไอซี 555 ในการสร้างสัญญาณพัลส์. โดยความถี่ที่สร้างขึ้นกำหนดจาก R_1, R_2 และ C_1 จากสูตรที่ได้กล่าวมาแล้ว ในวงจรนี้เราสร้างสัญญาณพัลส์ความถี่ประมาณ 1.1 KHz เพื่อให้ตรงกับความถี่ของวงจร PLL ทางด้านรับซึ่งตั้งความถี่ไว้ที่ค่า 1.1 KHz ซึ่งทำได้โดยการปรับค่า R_1 สัญญาณพัลส์ที่ได้ที่ขา 3 ของไอซี 555 จะถูกส่งไปยังส่วน driver โดยให้ทรานซิสเตอร์ BC547 ทำหน้าที่เป็นสวิทชิงและขับ Power Transistor เบอร์ 2SC1061



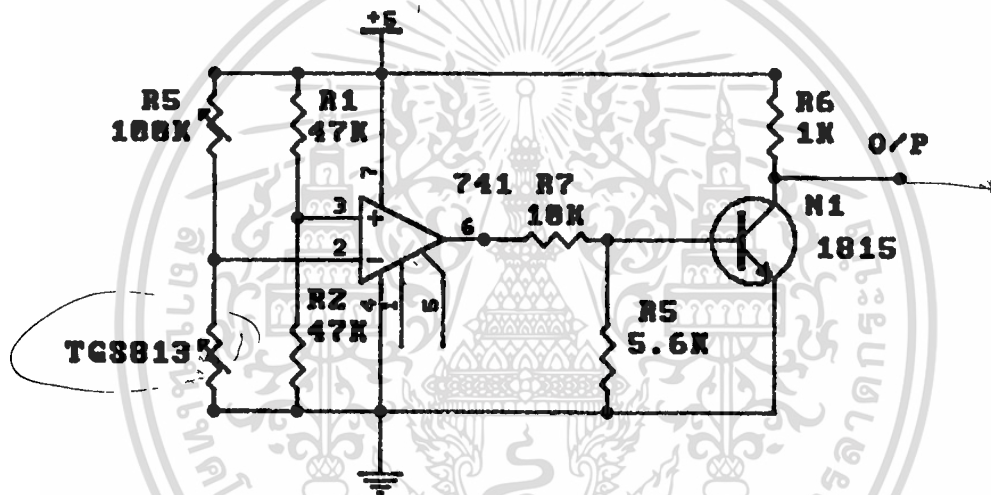
รูปที่ 4.20 วงจรอินฟาเรดทางด้านรับ

สัญญาณอินฟาเรดที่ส่งมาจะถูก Detect โดย MRD 800 และถูกขยายให้สัญญาณใหญ่ขึ้นโดยไอซีเอกสารเป็น เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้ไปใช้ประโยชน์ด้านการค้า LM741 ซึ่งต่อเป็นวงจรขยายแบบ inverter มีค่า gain ประมาณ 100 เท่า สัญญาณที่ได้จากการขยายจะส่งให้ไมโครคอนโทรลเลอร์ ฟังสิน อีกทงห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นความถี่อินพุทของไอซี 567 ซึ่งเป็น PLL ทำหน้าที่ในการ Locked ความถี่ที่ส่งมาแล้วนำไปเปรียบเทียบกับความถี่ที่ตัวมันเองสร้างขึ้นมา ในวงจรนี้ได้ตั้งความถี่ของ 567 ไว้ประมาณ 1.1 KHz (โดยใช้ค่า RC ตามสูตรที่ได้กล่าวมาแล้ว) ถ้าความถี่ทางด้านรับตรงกับทางด้านส่งจะทำให้เอาต์พุทที่ขา 8 มีค่าเป็นลอจิก 0 หมายความว่าไม่มีอะไรมาบังตัวรับกับตัวส่ง ในทางกลับกันถ้าความถี่ไม่ตรงกันเอาต์พุทที่ขา 8 จะมีค่าเป็นลอจิก 1 คือมีการบ่งระหว่างตัวรับกับตัวส่ง ซึ่งแสดงว่ามีขโมยเข้ามา สัญญาณที่ได้จากเอาต์พุทขา 8 นี้จะส่งให้ MCS-51 Controller เพื่อทำการตรวจสอบสถานะและเมื่อ MCS-51 ทำการประมวลผลเรียบร้อยแล้ว จะส่งผลไปยังวงจรส่วนโทรศัพท์ออกโดยอัตโนมัติ และวงจรส่วนนี้จะทำการโทรศัพท์ออกไปยังเลขหมายโทรศัพท์ ตามที่ได้โปรแกรมเอาไว้ เพื่อแจ้งให้ปลายทางทราบว่าขณะที่ต้นทางกำลังเกิดเหตุร้ายนั้น เพื่อจะได้หาทางแก้ไขต่อไป

2. วงจรตรวจจับก๊าซหรือควันในบ้าน

วงจรที่แสดงในรูปที่ 4.21 เป็นเครื่องตรวจจับก๊าซเพื่อใช้ในบ้าน



รูปที่ 4.21 แสดงวงจรตรวจจับก๊าซและควัน

ไอซี 813 ทำหน้าที่ในการตรวจจับก๊าซและควัน ซึ่งจากการพิจารณากราฟแสดงคุณสมบัติของไอซี 813 แล้วพบว่ามีความไวในการตรวจจับก๊าซได้ดีกว่าการตรวจจับควัน และจากการที่ใช้ไอซี 813 แทนไอซี 812 (ซึ่งเน้นตัวตรวจจับควัน) พบว่าสามารถตรวจจับควันได้ดีเช่นกันจึงเลือกใช้ไอซี 813 เป็นตัวตรวจจับควันแทนไอซี 812 จากคุณสมบัติความสัมพันธ์ระหว่างความต้านทานกับความเข้มข้นของก๊าซหรือควันของไอซี 813 หรือ 812 นั้นใกล้เคียงกัน เราจึงสามารถใช้วงจรเดียวกันได้เพียงแต่เปลี่ยนคุณสมบัติความไวต่อก๊าซหรือควันโดยการปรับที่ค่าความต้านทานปรับค่า 100KΩ จากวงจรเราใช้ไอซีเบอร์ LM741 เป็นวงจรเปรียบเทียบแรงดัน (Voltage comparator) การทำงานคือ ในสภาวะปกติที่ไม่มีก๊าซหรือควัน ค่าความต้านทานของไอซี 812 หรือ 813 จะมีค่ามาก ทำให้ศักดาที่ขา 2 (inverter) ของไอซี LM741 มีค่ามากกว่าศักดา V_{ref} ที่ขา 3 (noninverter) ทำให้ศักดาที่ขา 6 มีค่าลอจิก "0" ดังนั้นทรานซิสเตอร์ Q_1 ไม่ทำงานเอาต์พุทประมาณ 5 โวลต์ แต่เมื่อไอซี 812 หรือ 813 ตรวจจับได้ว่ามีก๊าซหรือควันเกิดขึ้น ค่าความต้านทานของไอซี 812 หรือ 813 จะมีค่าลดลง ถ้าความเข้มข้นของก๊าซหรือควันมากค่าความต้านทานของไอซีจะมีค่าต่ำเมื่อความต้านทานลดลงถึงระดับหนึ่งซึ่งศักดาที่ขา 2 น้อยกว่าศักดาที่ขา 3 ทำให้ศักดาที่ขา 6 มีค่าลอจิก "1" ดังนั้นทรานซิสเตอร์ Q_2 ทำงาน เอาต์พุทประมาณ 0 โวลต์ สัญญาณที่ได้จะถูกส่งให้กับ MCS-51 Controller เพื่อตรวจสอบสถานะของวงจร

ค่า V_{ref} ที่ขา 3 ในวงจรตั้งไว้ที่ระดับ 2.5 โวลต์ และการปรับความไวในการตรวจจับระดับของควันหรือก๊าซนั้นเราสามารถเปลี่ยนแปลงได้โดยการปรับค่าของความต้านทานปรับค่าได้คือ VR 100K Ω

สิ่งที่ควรรู้ในการใช้เครื่องตรวจจับควันมาเตือนการเกิดไฟไหม้

การเกิดไฟไหม้แบ่งออกเป็น 4 ระยะ คือ

ระยะที่ 1 จะเกิดไอประทุที่มองไม่เห็นตด้วยตาเปล่าแต่อาจได้กลิ่น ระยะนี้จะกินเวลาเพียงไม่กี่นาทีหรืออาจนานเป็นวันก็ได้

ระยะที่ 2 เป็นระยะที่เริ่มมีควัน มองเห็นได้ อันตรายจากควันสามารถทำให้ถึงแก่ชีวิตได้ ระยะนี้กินเวลานานเป็นชั่วโมงหรืออาจสิ้นสุดลงในไม่กี่นาทีก็ได้

ระยะที่ 3 เป็นระยะที่เกิดเปลวไฟที่มองเห็นได้ทั้งควันและเปลวไฟ ระยะนี้จะกินเวลาเพียงไม่กี่นาทีหรืออาจรวดเร็วมากเพียงไม่กี่วินาที

ระยะที่ 4 ระยะนี้จะมีความร้อนจากไฟมองเห็นได้ทั้งควันและเปลวไฟที่ให้ความร้อนสูง สามารถเผาผลาญทุกสิ่งลงได้ ระยะนี้เกิดได้ภายในชั่วพริบตาเดียว

จากระยะการเกิดเพลิงไหม้ดังกล่าวนี้ จึงทำให้เครื่องตรวจจับควันมักจะทำงานส่งเสียงเตือนได้เร็วกว่าเครื่องที่อาศัยการตรวจจับความร้อน โดยจะส่งเสียงเตือนในระยะที่ 2 ซึ่งจะทำให้เจ้าของบ้านมีเวลาและมีโอกาสมากขึ้นที่จะดับไฟหรือหนีออกจากบริเวณนั้น

ในกรณีที่เป็นบ้านเรือนทั่วไป สำหรับระดับการเตือนภัยที่ดีที่สุดควรติดตั้งเครื่องตรวจจับควันที่บริเวณช่องทางเดินที่อยู่ระหว่างห้องนอนกับห้องอื่น ๆ และที่บริเวณฝ้าเพดาน เหนือช่องบันได บริเวณอื่น ๆ ที่ควรติดตั้งเพิ่มเติมคือ ห้องพักผ่อน ห้องนอน ห้องอาหาร โรงรถ ในกรณีที่ตั้งเครื่องไว้ที่ฝ้าเพดานบริเวณกลางห้องหรือใกล้เตียง ควรติดตั้งห่างจากผนังอย่างน้อย 6 นิ้ว ส่วนกรณีที่ตั้งเครื่องไว้ที่ฝ้าผนังห้อง ควรติดตั้งให้ต่ำลงมาจากฝ้าเพดานอย่างน้อย 9 นิ้ว แต่ไม่ควรเกิน 12 นิ้ว และควรห่างจากมุมห้องอย่างน้อย 12 นิ้ว

3. วงจรตรวจจับก๊าซและควันไฟไหม้

วงจรตรวจจับก๊าซและควันที่ใช้ในโครงการนี้ ใช้ตัวตรวจจับก๊าซและควันรุ่น TGS#813 และ TGS#812 ตามลำดับซึ่งเป็นของบริษัทพิคาโรเอ็นจิเนียริง ของญี่ปุ่น ซึ่งเป็นสารกึ่งตัวนำที่ให้ความต้านทานไวต่อปริมาณก๊าซที่ได้รับมาก คำว่า TGS นั้นย่อมาจากคำว่า Taugushi Gas Sensor ซึ่งผู้ผลิตตั้งชื่อให้เป็นเกียรติแก่ผู้ประดิษฐ์คือ นายเอ็น ทากูชิ

นับตั้งแต่ตัวจับก๊าซ TGS ออกจำหน่ายตั้งแต่ราวปี พ.ศ. 2511 และได้รับการพัฒนาเรื่อยมาจนถึงปัจจุบันนี้มัน ทำให้การสร้างเครื่องตรวจจับก๊าซและควันง่ายขึ้น สะดวกขึ้น มีความเชื่อถือได้สูงและมีราคาถูกลง จึงทำให้ได้รับความนิยมมาก และเหมาะที่จะนำมาใช้ทำเป็นเครื่องตรวจจับก๊าซพิษและควันเพื่อใช้ในบ้าน ในเรือ หรือใช้ในการวัดปริมาณก๊าซคาร์บอนมอนนอกไซด์ ในขณะที่ทำการปรับแต่งรถยนต์ หรือแม้กระทั่งนำมาใช้กับรถยนต์ที่ใช้ก๊าซรั่วออกมาหรือไม่เป็นต้น

คุณสมบัติของ TGS

วงจรนี้ใช้วงจรที่ส่งไวสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

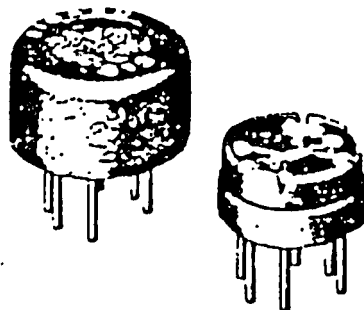
ไม่ว่ากรณีใดๆ ภายในตัวตรวจจับก๊าซ TGS นั้น จะมีชั้นสารกึ่งตัวนำชนิด N ซึ่งส่วนใหญ่จะประกอบด้วยสาร SnO₂ ไปใช้

(tin dioxide) สารกึ่งตัวนำนี้มีคุณสมบัติพิเศษตรงที่ตัวมันจะนำไฟฟ้าได้มากขึ้น (มีความต้านทานลดลง) เมื่อได้รับก๊าซที่เผาไหม้ได้ เช่น ไฮโดรเจน คาร์บอนมอนนอกไซด์ มีเทน อีเทน โพรเพนหรือไอของสารละลายอินทรีย์ เช่น อัลกอฮอล์ คีโตน เอสเตอร์ และตระกูลเบนโซน

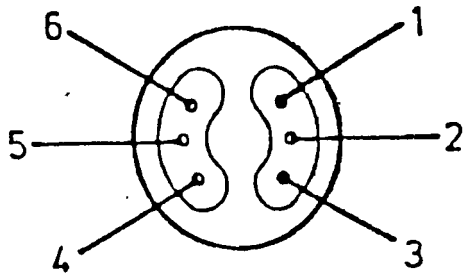
การนำไฟฟ้าของตัวตรวจจับก๊าซ TGS มันจะไวต่อปริมาณก๊าซพวกนี้มาก เช่น เมื่อได้รับก๊าซแม้ปริมาณเพียงเล็กน้อยไม่ถึง 100ppm. ก็ทำให้ค่าความต้านทานของมันลดลงจากขณะทำงานในอากาศบริสุทธิ์ได้ถึง 20 เท่า ที่แต่ละด้านของชิ้นสารกึ่งตัวนำมีอิเล็กโทรดหรือขั้วไฟฟ้าต่อออกมาภายนอกอยู่ 2 ขุด แต่ละขุดก็มีสายต่อออกมาสองเส้น ซึ่งตามปกติแล้วเราจะต่อทั้งสองสายของอิเล็กโทรดตัวเดียวกันนี้เข้าด้วยกันความต้านทานระหว่างอิเล็กโทรดทั้งสองจะอยู่ในช่วง 40KΩ - 70KΩ เมื่อตัวตรวจจับอยู่ในอากาศบริสุทธิ์ และจะมีค่าลดลงกว่านี้มากเมื่อพบว่าปริมาณก๊าซดังกล่าวข้างต้นแม้จะมีเพียงปริมาณเล็กน้อย

รอบ ๆ ชิ้นสารกึ่งตัวนำจะมีลวดความร้อน (Heater) ล้อมรอบอยู่เพื่อทำหน้าที่ให้ก๊าซและไอสามารถถูกดูดซับและระเหยไปได้เร็วขึ้น และยังเป็นการลดผลของอุณหภูมิภายนอกและความชื้นที่จะมามีผลต่อการนำไฟฟ้าของชิ้นสารกึ่งตัวนำ ตัวตรวจจับก๊าซ TGS ที่ได้รับความนิยมมากคือ เบอร์ 812 และ 813 ทั้งสองรุ่นจะมีคุณสมบัติทางไฟฟ้าเหมือนกัน เบอร์ 812 มีความไวมาก ๆ ต่อก๊าซพิษ เช่น คาร์บอนมอนนอกไซด์ แอมโมเนีย ซัลเฟอร์ไดออกไซด์ เป็นต้น และไอของสารละลายอินทรีย์ เช่น อัลกอฮอล์และเบนซิน เป็นต้น นิยมใช้เป็นเครื่องเตือนควันไฟและเครื่องวัดปริมาณก๊าซคาร์บอนมอนนอกไซด์จากท่อไอเสียรถยนต์ เป็นต้น ส่วนเบอร์ 813 นั้นมีความไวมากต่อก๊าซโพรเพน บิวเทน และมีเทน จึงทำให้เหมาะที่จะนำมาใช้ทำเครื่องตรวจจับปริมาณก๊าซหุงต้ม (ที่รั่ว) ในบ้านพักอาศัย และเนื่องจากไม่วิธีต่ออัลกอฮอล์และคาร์บอนมอนนอกไซด์จึงลดปัญหาการเตือนผิดพลาดไปได้มาก

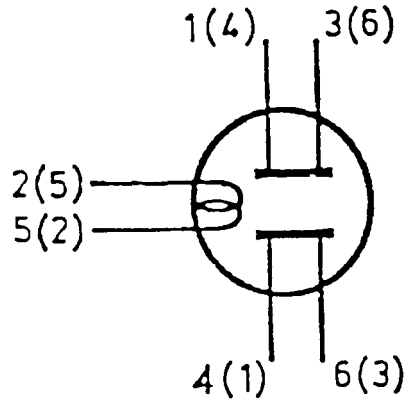
ข้อดีอย่างหนึ่งของตัวตรวจจับก๊าซ TGS นี้คือ สามารถนำไปใช้งานได้อีก นั่นคือเมื่อปริมาณก๊าซลดลง ความต้านทานของตัวมันจะค่อย ๆ เพิ่มขึ้นกลับสู่สภาพเดิมได้อีก รูปร่างหน้าตาของตัวตรวจจับก๊าซ TGS ทั้งสองรุ่นนี้พร้อมทั้งวิธีการดูขั้วและสัญลักษณ์แสดงในรูปที่ 4.22 เนื่องจากด้านทั้งสองของสารกึ่งตัวนำไม่มีขั้วแรงดันเจาะจง จึงสลับที่กันได้ดังนั้นถ้าสังเกตจากรูปที่ 4.22(ข) ให้ดีจะเห็นว่าไม่มีเครื่องหมายอะไรเป็นที่สังเกตว่าขาใดเป็นขา 1 ขาใดเป็นขา 4 เพราะว่าเหมือนกันทั้งสองซีก การระบุขาจึงทำตัวเลขไว้ 2 ขุด ขุดที่ 2 จะอยู่ในวงเล็บ การวงเล็บตัวเลขเพียงบอกว่าเป็นขาเบอร์นั้นก็ได้แล้วแต่ตำแหน่งการหมุนตัวตรวจจับก๊าซขณะมองเวลาใช้งานจริงควรเสียบตัวตรวจจับก๊าซนี้ลงบนซ็อกเก็ต (socket) หลอด 7 ขาขนาดเล็กซึ่งซื้อหาได้ทั่วไปตามร้านจำหน่ายอะไหล่วิทยุ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า (ก.)แสดงหน้าตาของจริงและโครงสร้างภายใน ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

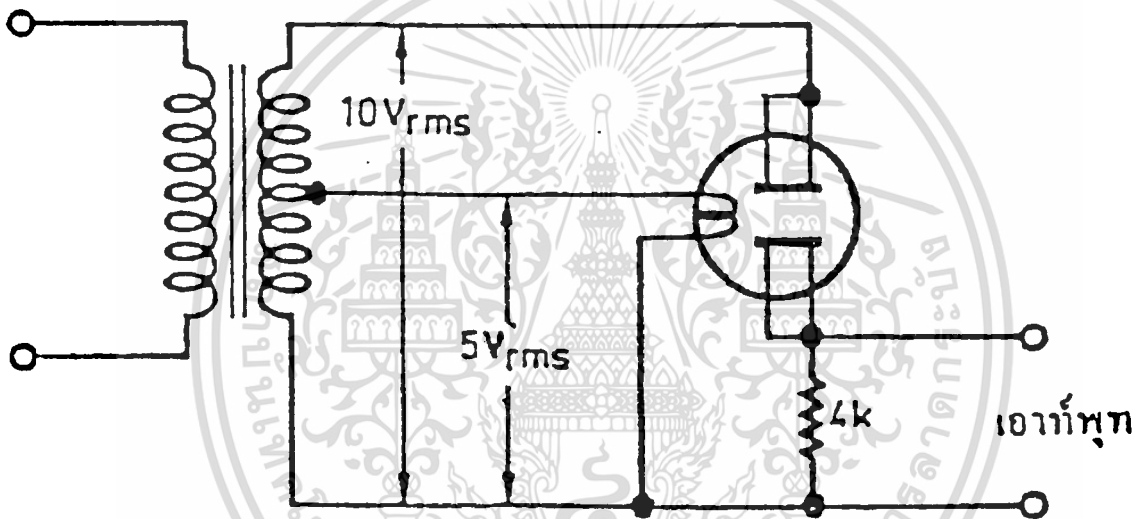


(ข) วิธีการดูขาเมื่อมองดูจากด้านล่าง



ค. สัญลักษณ์

รูปที่ 4.22 ตัวดักจับก๊าซ TGS รุ่น 812 และ 813



รูปที่ 4.23 แสดงวงจรที่ใช้ทดสอบคุณสมบัติของ 812 และ 813

วิธีใช้งาน

วิธีการใช้งานตัวดักจับก๊าซเบอร์ 812 และ 813 เพียงแต่ป้อนแรงดันไฟตรง 5 โวลท์ หรือไฟสลับ 5 V_{rms} ก็ได้ มาป้อนให้แก่หลอดความร้อน เพราะให้กำลังงานไฟฟ้าแก่ความร้อนได้เท่ากัน ขดลวดความร้อนจะกินกระแสประมาณ 130 mA แล้วต่อไปอีเล็คโทรดทั้งสองด้านของชั้นสารตัวนำไปหาไฟเลี้ยง โดยผ่านตัวต้านทานตัวหนึ่ง (R_L) ซึ่งทำหน้าที่เป็นโหลดดังในรูปที่ 4.23 ไฟเลี้ยง (V_{CC}) นี้จะเป็นไฟตรงหรือไฟสลับก็ได้เช่นกัน แต่ต้องไม่มากเกินไปกว่า $24V_{DC}$ หรือ $24 V_{rms}$ อย่างไรก็ตามโดยทั่วไปเรามักใช้ V_{CC} มีค่าไม่น้อยกว่า 5 โวลท์ และไม่มากกว่า 15 โวลท์ เนื่องจากคุณสมบัติความไวของตัวดักจับก๊าซขึ้นกับอุณหภูมิและความชื้นมากดังนั้นเพื่อให้มันทำงานได้ดีขึ้นและมีความเชื่อถือสูงขึ้น ไฟเลี้ยงควรเป็นไฟเรกูเลท

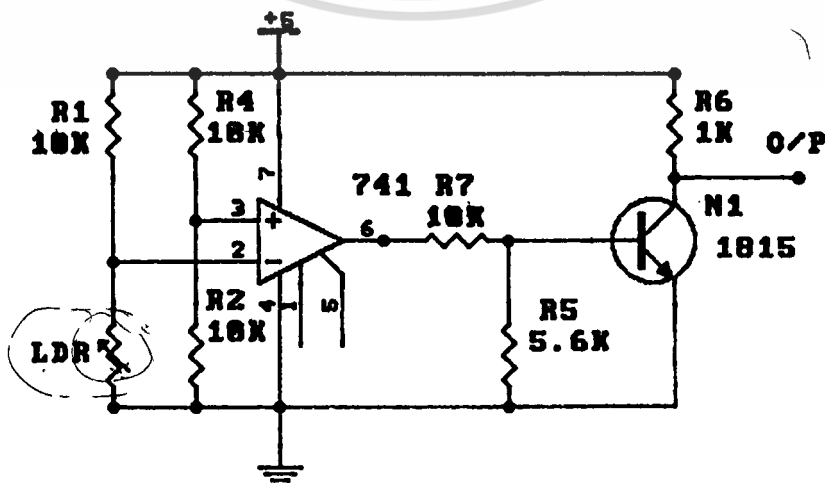
แรงดัน Output ที่จะนำไปใช้งานนั้นนิยมดึงมาจากแรงดันคร่อมตัวต้านทาน เมื่อมีก๊าซหรือไอของสารดังกล่าวผ่านตระแกรงโลหะด้านหน้าของตัวดักจับก๊าซเข้ามากกระทบชั้นสารกึ่งตัวนำ ความต้านทานของตัวมันจะลดลงมาก ดังนั้นแรงดัน output ก็จะถูกดันขึ้นซึ่งเราสามารถนำขนาดแรงดันนี้ไปเปรียบเทียบกับปริมาณขนาดไมวาร์ณใดๆ พงสน์ อีกทั้งห้ามมีเหตุดเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของก๊าซได้หรือจะนำไปกระตุ้นการทำงานของ SCR หรือไชนเรนเมื่อระดับปริมาณก๊าซหรือไอเกินกว่าระดับที่กำหนดไว้ก็ได้ อย่างไรก็ตามเนื่องจากความต้านทานของเซ็นเซอร์กึ่งตัวนำไม่ได้ลดลงเป็นอัตราส่วนกับปริมาณของก๊าซหรือไอ แต่จะลดลงในลักษณะเอ็กซ์โปเนนเชียล (exponential) ดังนั้นจะแปรค่าแรงดัน output ที่อ่านได้มาเป็นความเข้มข้นของก๊าซหรือไอโดยตรงไม่ได้ ใช้ได้แต่เปรียบเทียบว่ามีมากหรือน้อยเท่านั้น แต่ถ้าต้องการดูระดับความเข้มข้นของก๊าซจริง ๆ อาจจะต้องจ่ายไฟให้ขดลวดความร้อนมีเสถียรภาพดีเสียก่อนประมาณ 2-3 วัน แล้วจึงทำการปรับแต่งขนาดแรงดันเทียบกับปริมาณก๊าซหรือไอที่ทราบค่าแล้ว

มีข้อเสนอแนะประการที่ควรรู้ขณะใช้งานก็คือ เมื่อแรกใช้งาน (หมายถึงเมื่อเริ่มป้อนไฟเลี้ยงเข้าวงจร) ควรจะอุ่นตัวดักจับก๊าซก่อนสักประมาณ 10 นาที ให้ความต้านทานของเซ็นเซอร์กึ่งตัวนำที่เสียก่อนและถ้าไม่ได้ใช้งานมานาน หรือเก็บไว้ในที่มีความชื้นมากมานาน ๆ ก็ควรขับไล่ความชื้นหรือก๊าซพิษที่ตกค้างอยู่ให้ออกไปจากตัวมันโดยเร็ว โดยการป้อนแรงดันให้ขดลวดความร้อนสูงกว่าปกติเล็กน้อย เช่น ป้อนไฟ 6 โวลท์เข้าไปสัก 2-5 นาทีก่อนแล้วจึงค่อยลดลงมาเป็น 5 โวลท์ตามเดิม เมื่อมันพร้อมแล้วจะสามารถรับรู้การเปลี่ยนแปลงปริมาณก๊าซพิษได้ภายในเวลาไม่กี่วินาทีเท่านั้น เมื่อก๊าซพิษหมดไปแล้วก็จะคืนกลับสภาพเดิมได้อีกในเวลาประมาณ 2-3 นาที

4. วงจรตรวจจับทางแสง

เนื่องจากไฟฟ้าภายนอกอาคารหรือบ้าน จะเป็นไฟฟ้าที่ต้องเปิดทิ้งไว้เพื่อให้แสงสว่างเมื่อพระอาทิตย์ตกดิน และจะต้องปิดในตอนเช้า ซึ่งเป็นงานที่ซ้ำซากและจะเห็นว่าปัจจัยหลักที่เป็นเงื่อนไขของการ เปิด-ปิด หลอดไฟคือแสงสว่างและความมืด ซึ่งค่อนข้างเป็นเงื่อนไขที่ตายตัว ในโครงการนี้จึงออกแบบวงจรที่ทำหน้าที่ควบคุมการ เปิด-ปิด หลอดไฟโดยอัตโนมัติ โดยใช้ตัวตรวจจับทางแสงเป็นตัวบอกเงื่อนไขในการ เปิด-ปิด หลอดไฟ ในวงจรนี้เราใช้ตัวตรวจจับทางแสงที่เรียกว่า Light Dependent Resistance (LDR) กล่าวคือความต้านทานของมันจะเปลี่ยนไปตามความเข้มแสง ถ้าความเข้มแสงความต้านทานของมันจะต่ำ ในทางกลับกันถ้าความเข้มแสงน้อยความต้านทานของมันจะสูง ซึ่งจากการทดลองวัดค่าความต้านทานจะอยู่ในช่วงระหว่าง 10 k Ω - 100k Ω (LDR ตัวเล็ก) รูปที่ 4.24 แสดงวงจรที่ใช้งาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
รูปที่ 4.24 แสดงวงจรตรวจจับทางแสง

จากรูปเป็นวงจรที่ใช้ตรวจจับแสงโดยใช้ไอซี LM 741 ต่อเป็นวงจรเปรียบเทียบแรงดัน (Voltage comparator) การทำงานของวงจรนี้ คือ ในช่วงเวลากลางวันที่มีแสงสว่างปกติค่าความต้านทาน LDR จะต่ำ ทำให้ศักดาคร่อมตัวมัน (ที่ขา 3) มีค่าน้อยกว่าศักดาอ้างอิง (V_{ref} ที่ขา 2) ทำให้ศักดาที่ขา 6 มีค่าประมาณ 0.7 โวลต์ (เนื่องจากกระแสรั่วไหลทำให้เกิดศักดา) ดังนั้นศักดาที่ขา Base ของ Q_1 มีค่าประมาณ $1/4 \times (1) = 0.25$ โวลต์ ทำให้ Q_1 off ส่วนศักดาที่ขา Collector ประมาณ 5 โวลต์ แต่เมื่อเริ่มมืดลง ความต้านทานของ LDR จะเพิ่มขึ้นทำให้ศักดาคร่อมตัวมันสูงขึ้นจนถึงระดับหนึ่ง คือมีค่ามากกว่า V_{ref} ที่ขา 2 จะทำให้ขา 6 มีศักดาประมาณ 4 โวลต์ แต่ศักดาที่ขา Base ของ Q_1 ประมาณ $1/4 \times (4) = 1$ โวลต์ ทำให้ Q_1 on ได้ผลทำให้ศักดาที่ขา Collector ประมาณ 0 โวลต์ ส่วนการปรับความไวในการตรวจจับแสงทำได้โดยปรับ VR 50 K Ω สัญญาณที่ได้จะถูกส่งให้กับ MCS-51 Controller เพื่อทำการตรวจสอบสถานะของวงจร

การทำงานในกรณีที่มีเหตุร้ายเกิดขึ้นที่บ้าน

เมื่อมีเหตุร้ายเกิดขึ้นที่บ้าน เช่น ไฟไหม้หรือมีขโมยเข้ามา โดยจะถูกตรวจจับได้ด้วยตัว sensor จากส่วนควบคุมระบบรักษาความปลอดภัย (Security Control) ก็จะทำการส่งสัญญาณไปยัง MCS-51 จากนั้น MCS-51 จะส่งสัญญาณไปยังส่วนวงจรโทรออกโดยอัตโนมัติ และเมื่อส่วนวงจรตรวจจับสัญญาณ Ring Back Tone ตรวจจับได้ว่าที่ปลายทางทำการยกหูแล้วก็จะส่งสัญญาณไปยัง MCS-51 เพื่อให้ MCS-51 ส่งสัญญาณมาที่ขา Start เพื่อสั่งงานให้วงจร Voice memory ทำการส่งสัญญาณเสียงที่ได้ทำการบันทึกไว้แล้วไปยังปลายทาง ซึ่งข้อความที่ส่งออกไปและปลายทางที่โทรไปนั้นจะสอดคล้องกับเหตุการณ์ที่เกิดขึ้น

4.3 หลักการทำงานและการออกแบบส่วนสั่งงานทางโทรศัพท์

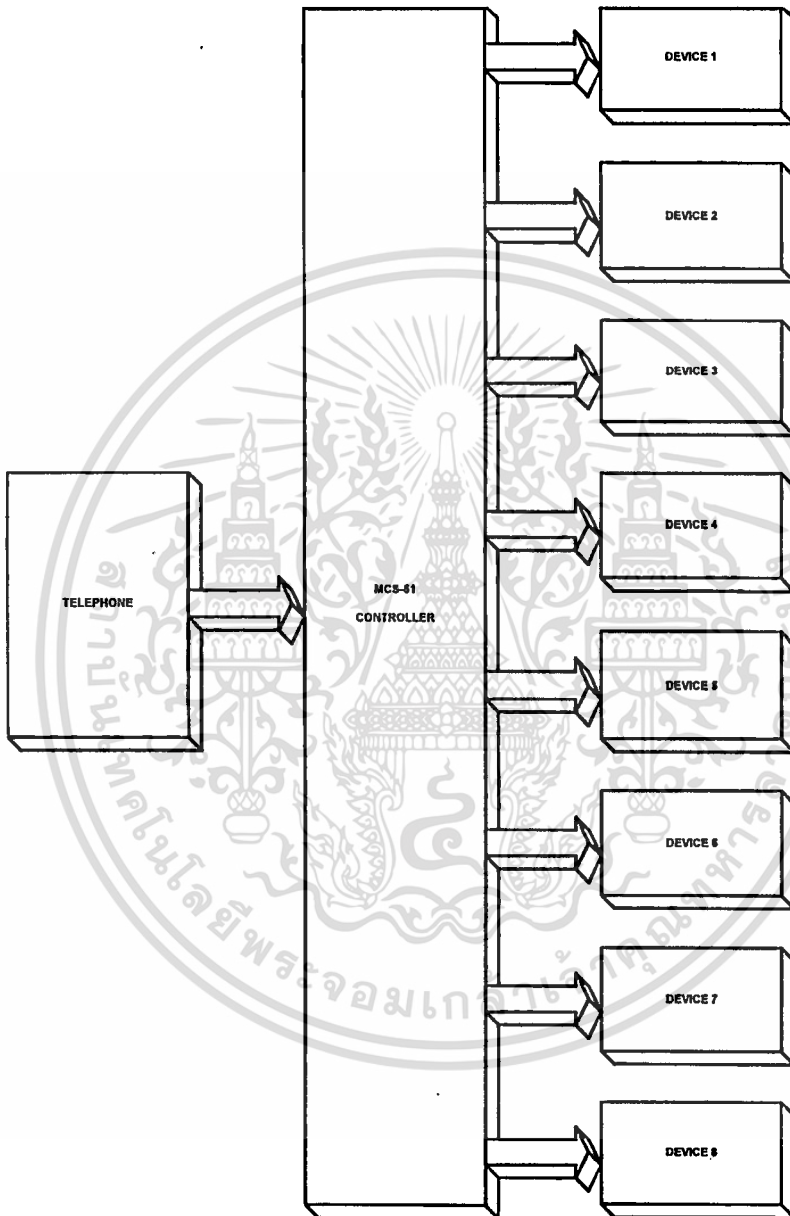
การควบคุมเครื่องใช้ไฟฟ้าทางโทรศัพท์จะเริ่มขึ้นเมื่อมีเสียงโทรศัพท์ดังขึ้น 8 ครั้งโดยที่ยังไม่มีใครรับสาย เครื่องควบคุมก็จะทำการยกหูโทรศัพท์ขึ้นเองโดยอัตโนมัติ หลังจากที่เครื่องควบคุมยกหูโทรศัพท์แล้ว ผู้ที่โทรเข้ามาก็จะสามารถกดปุ่มโทรศัพท์เพื่อจะสั่งงานเครื่องใช้ไฟฟ้าได้ หลังจากผู้ใช้ทำการสั่งงานเครื่องใช้ไฟฟ้าแต่ละตัวตามต้องการจนเสร็จเรียบร้อยแล้ว และวางหูโทรศัพท์ลงเครื่องควบคุมก็จะจับเวลา เมื่อพบว่าผู้ที่โทรเข้ามาไม่มีการกดปุ่มโทรศัพท์เป็นเวลานาน 30 วินาที เครื่องควบคุมก็จะวางหูโทรศัพท์ลงไปเองโดยอัตโนมัติเพื่อรอรับการสั่งงานครั้งต่อไปและทำการเปิด-ปิดเครื่องใช้ไฟฟ้าตามคำสั่งที่ได้รับ

สัญญาณตอบสนองไปยังผู้ใช้

เนื่องจากการสั่งงานเครื่องใช้ไฟฟ้าด้วยโทรศัพท์ ผู้สั่งงานจะไม่สามารถที่จะมองเห็นได้ว่าเครื่องใช้ไฟฟ้าสามารถทำงานได้ตามที่สั่งหรือไม่ ดังนั้นจึงต้องมีสัญญาณตอบสนองกลับไปยังผู้สั่งงานด้วยเพื่อที่จะให้ผู้สั่งงานได้ทราบว่า ขณะนี้เครื่องใช้ไฟฟ้าดังกล่าวทำงานตามคำสั่งหรือไม่ ซึ่งสัญญาณที่ใช้ในโครงงานนี้นั้นจะใช้สัญญาณเสียงพูดซึ่งได้อัดเสียงไว้ในไอซีอัดเสียงพูดเบอร์ ISD1420P เพื่อเป็นตัวบอกให้ผู้ใช้ทราบว่าขณะนี้เครื่องใช้ไฟฟ้าที่เราสั่งให้ทำงานนั้น กำลังอยู่ในสภาวะทำงานหรือหยุดทำงาน โดยไอซีอัดเสียงพูดนี้จะทำงานตามโปรแกรมที่ได้ตั้งเอาไว้

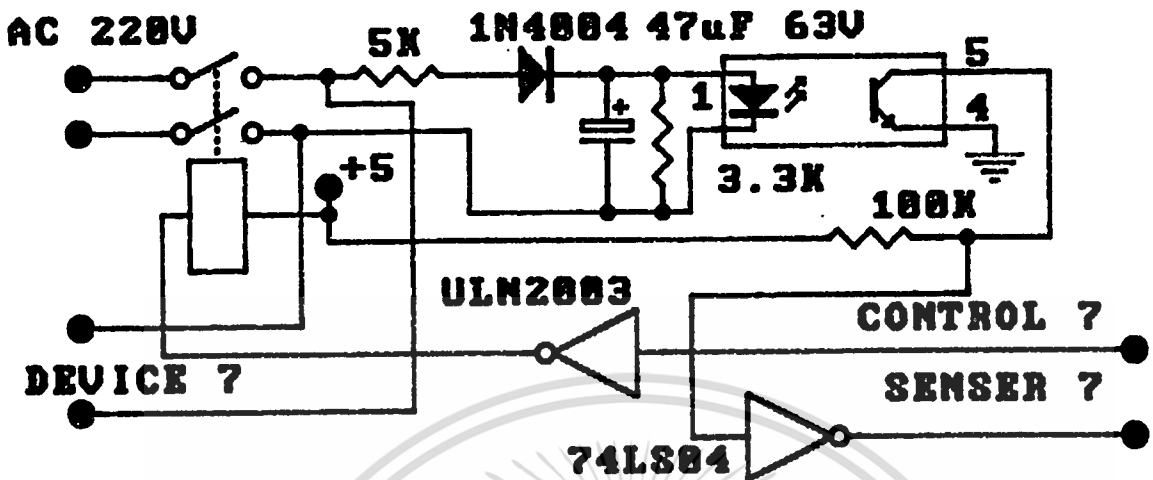
สำหรับการสั่งงานของระบบสั่งงานทางโทรศัพท์นั้น จะเริ่มตั้งแต่กดเลือกโหมดการทำงานในเมนูหลักว่า ผู้ใช้ต้องการเปิดหรือปิดเครื่องใช้ไฟฟ้าแล้วตามด้วยหมายเลขเครื่องใช้ไฟฟ้าที่ต้องการจะเปิดหรือปิด โดยไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบสั่งงานทางโทรศัพท์ที่สร้างขึ้นนี้ สามารถที่จะทำการควบคุมเครื่องใช้ไฟฟ้าได้ทั้งหมด 8 อุปกรณ์ด้วยกัน (หมายเลข 1-8) สำหรับรายละเอียดเกี่ยวกับการทำงานของเครื่องได้อธิบายไว้ในบทที่ 5 แล้ว



รูปที่ 4.25 แสดงบล็อกไดอะแกรมของส่วนสั่งงานทางโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.26 แสดงวงจรส่วนส่งงานทางโทรศัพท์ 1 DEVICE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การใช้งานระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์

ก่อนที่จะอธิบายให้ทราบถึงหลักการทำงานและวิธีการใช้งานเครื่องรักษาความปลอดภัยและสั่งงานทางโทรศัพท์นั้น เพื่อให้ทำให้ผู้ใช้มีความเข้าใจและสามารถที่จะใช้เครื่องนี้ได้ง่ายและเร็วขึ้น ก่อนอื่นจะขออธิบายให้ทราบถึงหน้าที่ของไอซีอัดเสียงพูดเบอร์ ISD1420P แต่ละตัวให้ทราบเสียก่อน ดังนี้

-ไอซีอัดเสียงพูดตัวที่ 1 (VOICE 1) จะทำหน้าที่อยู่ในส่วนของระบบรักษาความปลอดภัย ซึ่งใช้เป็นตัวแจ้งเหตุเมื่อเกิดสถานะเหตุฉุกเฉินขึ้นหรือเมื่ออุปกรณ์ Sensor ตัวใดตัวหนึ่งในส่วนรักษาความปลอดภัยทำงานนั่นเอง โดยสัญญาณเสียงที่อัดไว้ในไอซีตัวนี้จะใช้ข้อความว่า “ช่วยด้วยค่ะ ช่วยด้วย! นี่คือนระบบรักษาความปลอดภัยอัตโนมัติ ขณะนี้กำลังเกิดเหตุร้ายขึ้นที่คณะวิศวกรรมศาสตร์ พระจอมเกล้าลาดกระบัง ย้ำกำลังเกิดเหตุร้ายขึ้นที่คณะวิศวกรรมศาสตร์ พระจอมเกล้าลาดกระบัง กรุณาส่งกำลังเจ้าหน้าที่มาช่วยด้วยค่ะ ช่วยด้วยค่ะ” ซึ่งข้อความเหล่านี้สามารถที่จะเปลี่ยนแปลงได้ตามความต้องการของผู้ใช้ แต่จะต้องให้สอดคล้องกับอุปกรณ์ Sensor ด้วย

-ไอซีอัดเสียงพูดตัวที่ 2 (VOICE 2) จะทำหน้าที่เป็นเมนูหลัก ซึ่งจะเป็นตัวบอกให้ทราบถึงประโยชน์และหน้าที่ต่าง ๆ ของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์ โดยจะมีข้อความบอกว่า “กรุณาเลือกการทำงานในโหมดต่าง ๆ ดังนี้

- กต 1 : เพื่อเปลี่ยนเลขหมายเรียกออก
 - กต 2 : เพื่อเปิดอุปกรณ์ที่ต้องการ
 - กต 3 : เพื่อปิดอุปกรณ์ที่ต้องการ
 - กต 4 : เพื่อปิดอุปกรณ์ทั้งหมด
 - กต 5 : เพื่อตรวจสอบสถานะการทำงาน
 - กต 6 : เพื่อฝากข้อความ
 - กต 7 : เพื่อติดต่อภายใน
- ขอบคุณค่ะ”

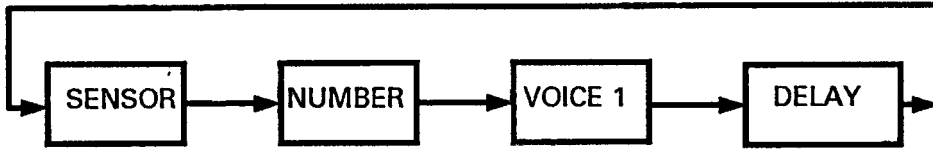
โดย VOICE 2 นี้จะตั้งขึ้นเป็นขั้นตอนแรกเมื่อระบบทำการยกหูโทรศัพท์ขึ้นโดยอัตโนมัติ ภายหลังจากที่มีสัญญาณเสียงโทรศัพท์เรียก 8 ครั้งแล้วไม่มีใครรับสาย (ถ้ามีคนรับสายก่อนถึง 8 ครั้ง VOICE 2 ก็จะไม่ทำงาน)

-ไอซีอัดเสียงพูดตัวที่ 3 (VOICE 3) สำหรับไอซีอัดเสียงพูดตัวนี้จะทำงานต่อจาก VOICE 2 ภายหลังจากที่มีการกดเลือกโหมดที่ 1 เพื่อเปลี่ยนเลขหมายเรียกออก โดย VOICE 3 นี้จะมีข้อความอยู่ว่า “กรุณาจดเลขหมายที่ต้องการให้เรียกออก กรณีเกิดเหตุฉุกเฉิน”

-ไอซีอัดเสียงพูดตัวที่ 4 (VOICE 4) สำหรับไอซีตัวนี้ก็เช่นกัน จะทำงานต่อจาก VOICE 2 ภายหลังจากที่มีการกดเลือกโหมดการทำงานที่ 2,3 และ 5 เพื่อทำการเปิด-ปิด หรือตรวจสอบสถานะการทำงานของอุปกรณ์แต่ละตัว โดยมีข้อความว่า “กรุณาจดหมายเลขเลือกอุปกรณ์ที่ 1-8 หรือกด 9 เพื่อกลับสู่เมนูหลัก (VOICE 2)

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.2 กรณีการเรียกเลขหมายแรกไม่สำเร็จ



อุปกรณ์

เลขหมายเรียกออก

หน่วงเวลา 10 นาที

ตรวจจับต่าง ๆ ตัวต่อไปที่โปรแกรมไว้

หมายเหตุ ภายหลังจากที่อุปกรณ์ตรวจจับทำงานแล้ว การเรียกออกและการส่งสัญญาณเสียงจะทำงานต่อไปเรื่อย ๆ ทุก ๆ 10 นาที จนกว่าอุปกรณ์ตรวจจับจะหยุดทำงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

การทดลองและผลการทดลอง

การทดลอง

สำหรับการทำโครงงานนี้นั้นในส่วนของ การควบคุมระบบต่าง ๆ จะใช้ MCS-51 เป็นส่วนหลักในการทำงานของระบบทั้งหมด โดยใช้ CPU เบอร์ 80C154 (ทำงานเหมือนกับ 80C52 ทุกประการ) และใช้ภาษาเบสิก ในการเขียนโปรแกรมควบคุมการทำงานของระบบ ซึ่งมี ROM ขนาด 32K และมี RAM ขนาด 8K เป็น working area ในการเก็บค่าตัวแปรต่าง ๆ ตัวโปรแกรมที่เก็บอยู่ใน ROM ขนาด 32K จะมีตำแหน่งของ address อยู่ที่ 8000 ของ controller และบนบอร์ดของ controller มีพอร์ตให้เลือกใช้ได้ทั้งหมด 9 พอร์ตด้วยกัน (บอร์ด CPAT-32 ของ ETT) และมีพอร์ตที่ใช้สำหรับต่อกับ LCD อีก 1 พอร์ต

การกำหนดหน้าที่ของพอร์ตต่าง ๆ มีดังนี้

- Port 0 ทำหน้าที่เป็นตัวควบคุมการทำงานของไอซีเบอร์ MT8880 (DTMF)
- Port 1 ทำหน้าที่เป็นตัวกำหนด data in และ data out
- Port 3 ทำหน้าที่เป็น input ตรวจจับสัญญาณ Ringing Tone และสัญญาณทางโทรศัพท์ต่าง ๆ ยกเว้น

สัญญาณ DTMF

- Port 4 ทำหน้าที่ควบคุมการทำงานของระบบ
- Port 5 ทำหน้าที่ควบคุมการทำงานของระบบ VOICE ต่าง ๆ
- Port 6 ทำหน้าที่ในส่วนตรวจจับการยกหูของเครื่องฟองภายใน
- Port 7 ทำหน้าที่ในส่วนของการเปิด-ปิดอุปกรณ์ไฟฟ้าทั้งหมด
- Port 8 ทำหน้าที่ในส่วนของการตรวจสอบสถานะการทำงานของอุปกรณ์ไฟฟ้า
- Port 9 ทำหน้าที่ในส่วนของการตรวจจับ alarm ต่าง ๆ

สำหรับในส่วนของโปรแกรมที่ใช้ในการสั่งงานให้ CPU ทำการควบคุมการทำงานของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์นั้น จะใช้โปรแกรมภาษาเบสิกของ intel (BASIC 32)

จากการเขียนโปรแกรมควบคุมการทำงานของระบบ ภายหลังจากที่ได้ทำการคอมไพล์แล้วจะมีขนาดประมาณ 21 Kbyte

ผลการทดลอง

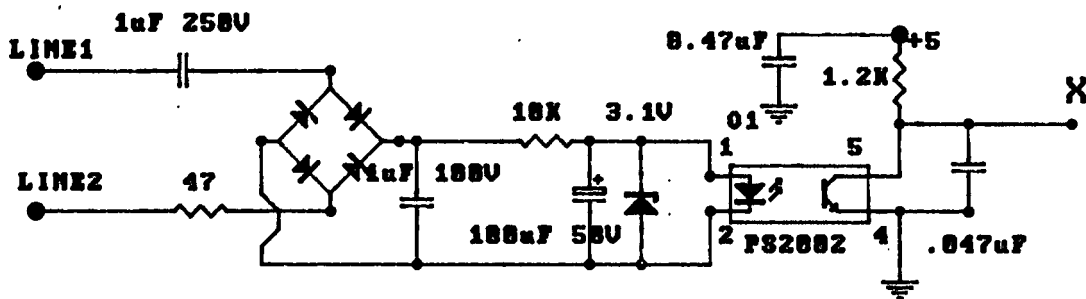
สำหรับในส่วนวงจรของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์นั้น ในการทดลองวงจรเรา แยกทำการทดลองวงจรออกเป็น ส่วน ๆ เพื่อที่จะได้สะดวกในการทดลอง

1. วงจรในส่วนของการตรวจจับสัญญาณ Ringing Tone ที่ได้ออกแบบเอาไว้ โดยใช้วงจรของสัญญาณไฟกระแสสลับขนาดประมาณ 100 V 25 Hz ซึ่งเป็นสัญญาณขณะที่มีการเรียกเข้ามา แล้วทำการ Rectifier ให้เป็นสัญญาณไฟกระแสตรง และ drop ขนาดแรงดันไฟตรงที่ได้จนเหมาะสมกับ opto couple แล้วทำการวัดรูปสัญญาณทางเอาท์พุท (จุด X) ของวงจรส่วนตรวจจับสัญญาณ Ringing Tone ดังรูปที่ 6.1 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

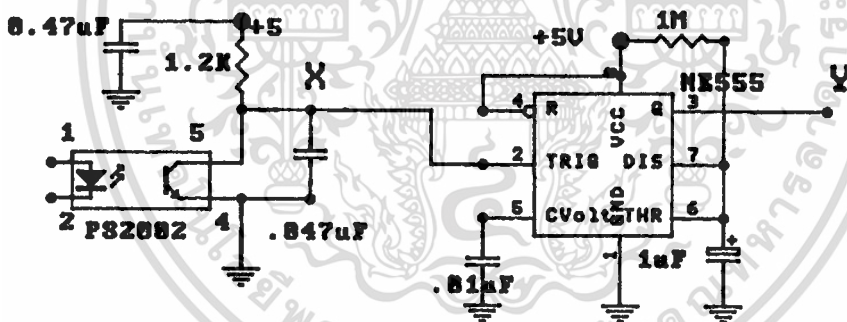
สัญญาณออกมามีดังรูปที่ 6.5

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.1 แสดงจุดที่ทำการวัดสัญญาณทางเอาต์พุตของวงจรตรวจจับ Ringing Tone

2. เนื่องจากว่าสัญญาณ Ringing Tone ที่ได้ออกมาทางเอาต์พุต (จุด X) ของวงจรตรวจจับ Ringing Tone ในรูปที่ 6.1 ยังคงมีสัญญาณรบกวนอยู่ จึงไม่เหมาะที่จะนำมาใช้งาน ดังนั้นจึงนำสัญญาณดังกล่าวมาผ่านวงจร Astable ดังรูปที่ 6.2 ทำให้ได้รูปสัญญาณที่ออกมาทางเอาต์พุต (จุด Y) ดีขึ้นเหมาะที่จะนำไปใช้งานได้ รูปสัญญาณดังกล่าวแสดงให้เห็นดังรูปที่ 6.6

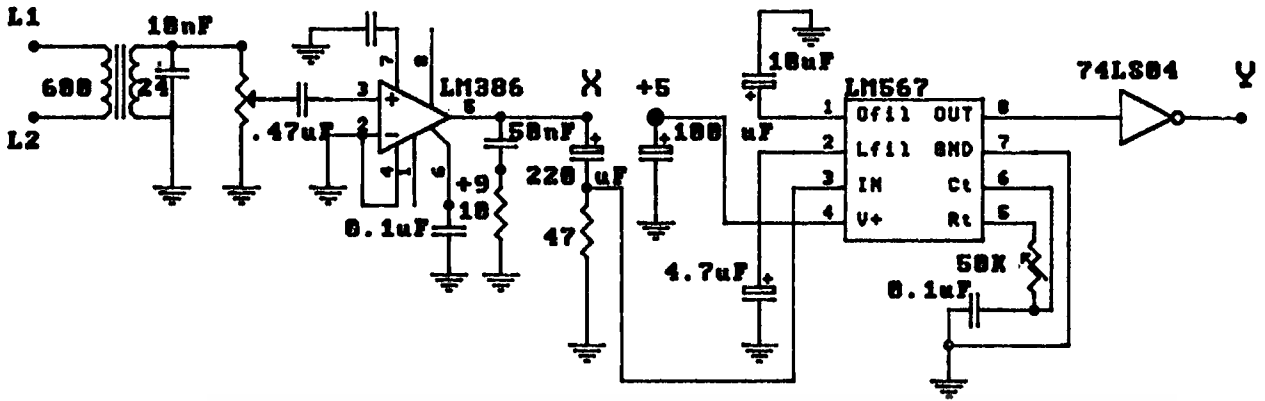


รูปที่ 6.2 แสดงจุดที่ทำการวัดเปรียบเทียบสัญญาณทางอินพุตและเอาต์พุตของวงจร Astable

3. ในส่วนของวงจรตรวจจับสัญญาณ Busy Tone, Ringback Tone และ Dial Tone โดยสัญญาณที่เข้ามาทางคู่สายโทรศัพท์จะถูก coupling ผ่าน Transformer coupling มาทำการขยายสัญญาณแล้วป้อนให้กับไอซี LM567 ซึ่งจะทำการเปรียบเทียบความถี่ที่เข้ามากับความถี่ที่ได้จูนเอาไว้ประมาณ 400 Hz เมื่อความถี่ที่เข้ามาตรงกัน เอาต์พุตของไอซีก็จะเป็น Low จากนั้นจะนำเอาเอาต์พุตที่ได้ป้อนเข้าวงจร inverter เพื่อกลับสัญญาณที่ได้ให้เป็น high เพื่อจะป้อนให้กับวงจร detect ต่อไป

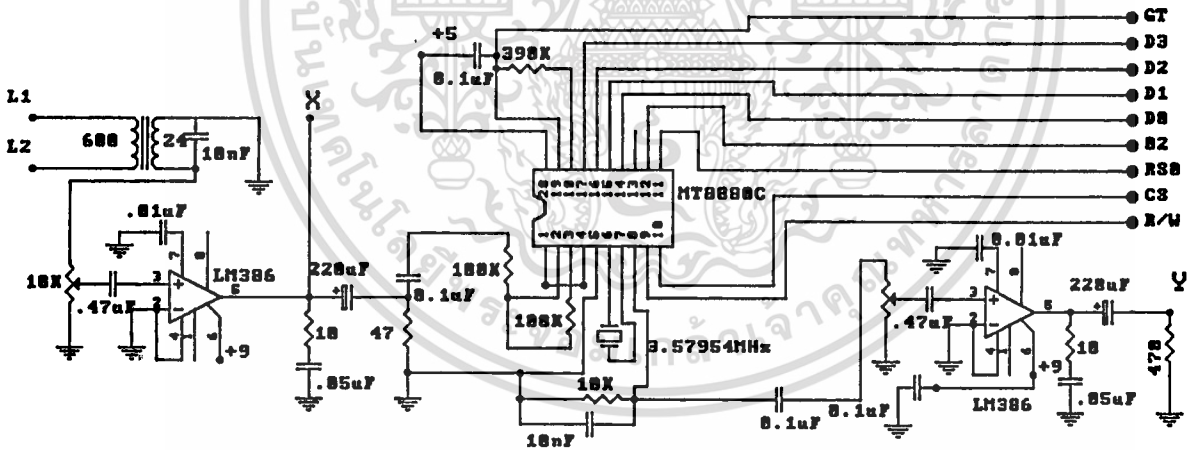
สำหรับการวัดสัญญาณต่าง ๆ ทำได้โดยการวัดที่จุด X และ Y ของวงจรรูปที่ 6.3 ซึ่งเป็นการเปรียบเทียบสัญญาณที่รับเข้ามากับสัญญาณเอาต์พุตซึ่งผ่านการ detect แล้ว ได้สัญญาณออกมามีรูปที่ 6.7, 6.8, 6.9, 6.10 และ 6.11

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



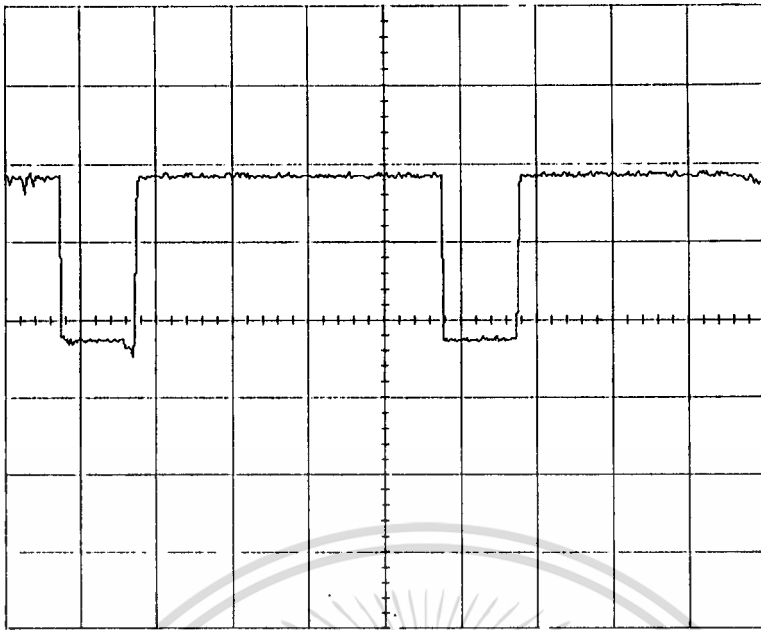
รูปที่ 6.3 แสดงจุดที่ทำการวัดเปรียบเทียบสัญญาณ Busy Tone, Ringback Tone และ Dial Tone ระหว่างอินพุท และเอาต์พุทของวงจร

4. การทดลองวัดสัญญาณ DTMF เปรียบเทียบกันระหว่างสัญญาณ DTMF ทั่ว ๆ ไปกับสัญญาณ DTMF ที่ผ่านออกมาทางเอาต์พุทของไอซีเบอร์ MT8880 โดยการวัดจะวัดที่จุด X (input) และจุด Y (output) ดังวงจรรูปที่ 6.4



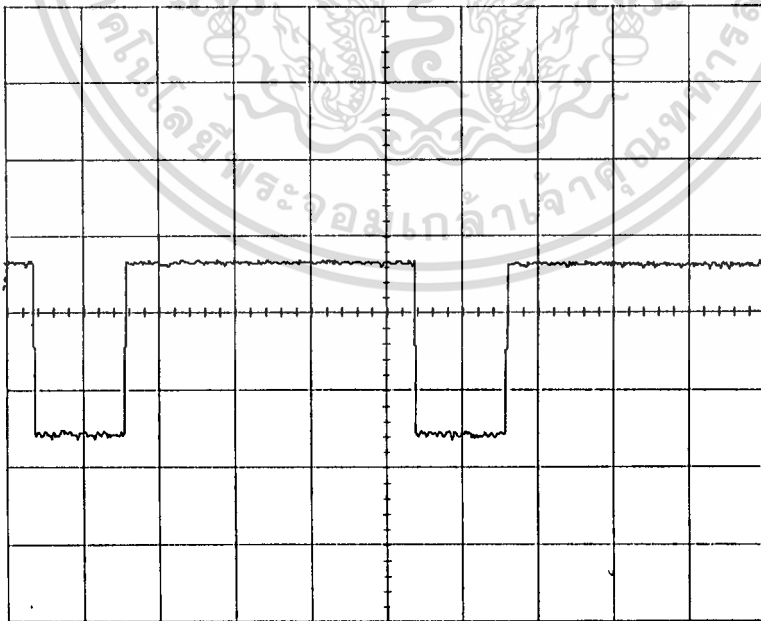
รูปที่ 6.4 แสดงจุดที่ทำการวัดเปรียบเทียบสัญญาณ DTMF ทางอินพุทและเอาต์พุทของไอซี MT8880

5. จากการทดลอง ผลที่ได้ออกมาเป็นที่น่าพอใจมาก ระบบรักษาความปลอดภัยและพลังงานทางโทรศัพท์สามารถที่จะทำงานได้ตามที่ต้องการ และเป็นไปตามที่ได้วางแผนเอาไว้ในขั้นต้น



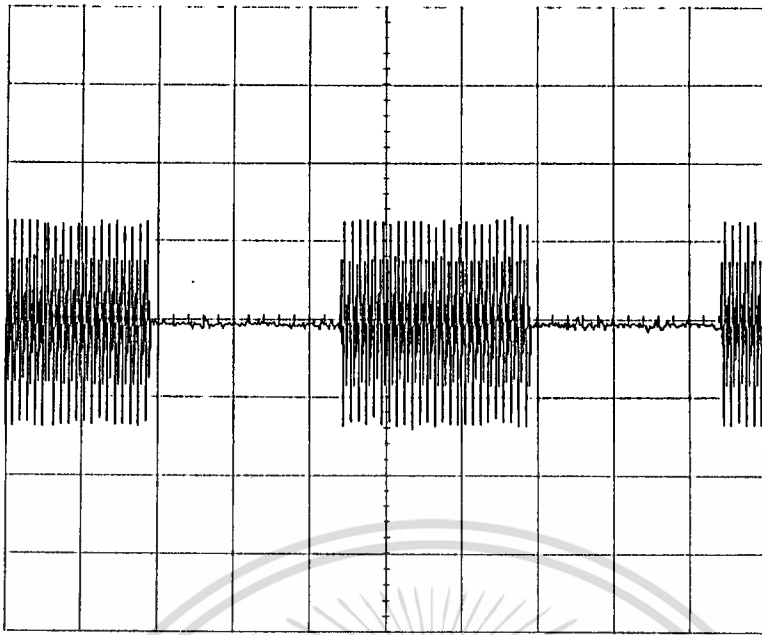
TIME/DIV = 1 S : VOLT/DIV = 2 V

รูปที่ 6.5 แสดงรูปสัญญาณ Ringing Tone ที่วัดได้จากจุด X ของวงจรรูปที่ 6.1



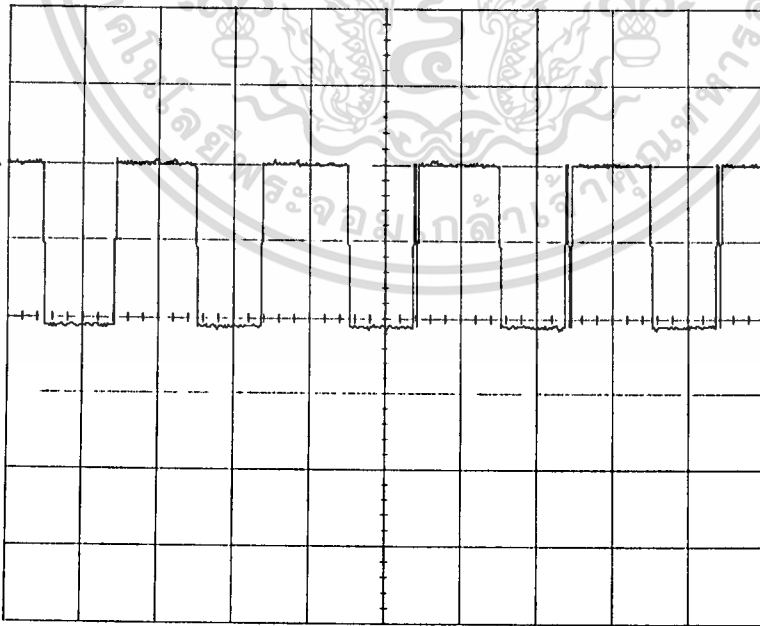
TIME/DIV = 1 S : VOLT/DIV = 2 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอาจารย์และบุคลากรในหน่วยงานเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
รูปที่ 6.6 แสดงรูปสัญญาณ Ringing Tone ที่วัดได้จากจุด Y ของวงจรรูปที่ 6.2
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



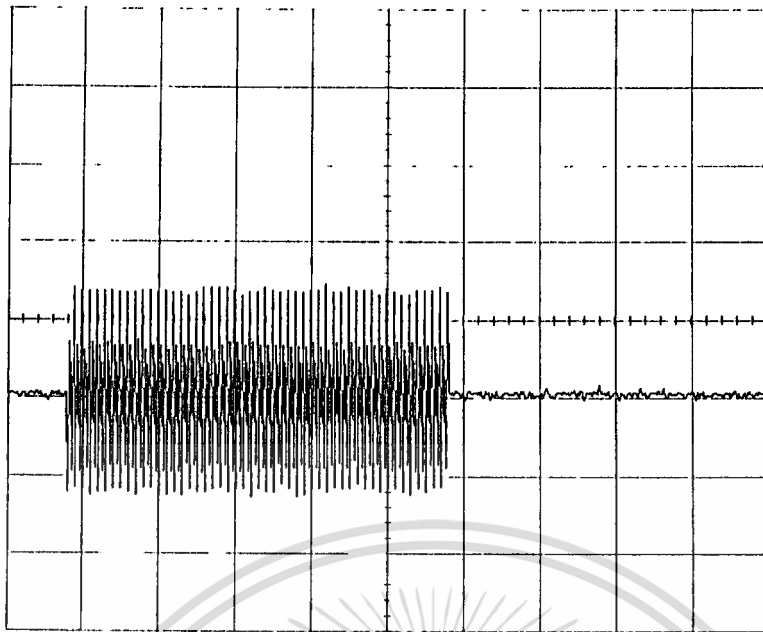
TIME/DIV = 0.2 S : VOLT/DIV = 0.2 V

รูปที่ 6.7 แสดงรูปสัญญาณ Busy Tone ที่วัดได้จากจุด X ของวงจรรูปที่ 6.3



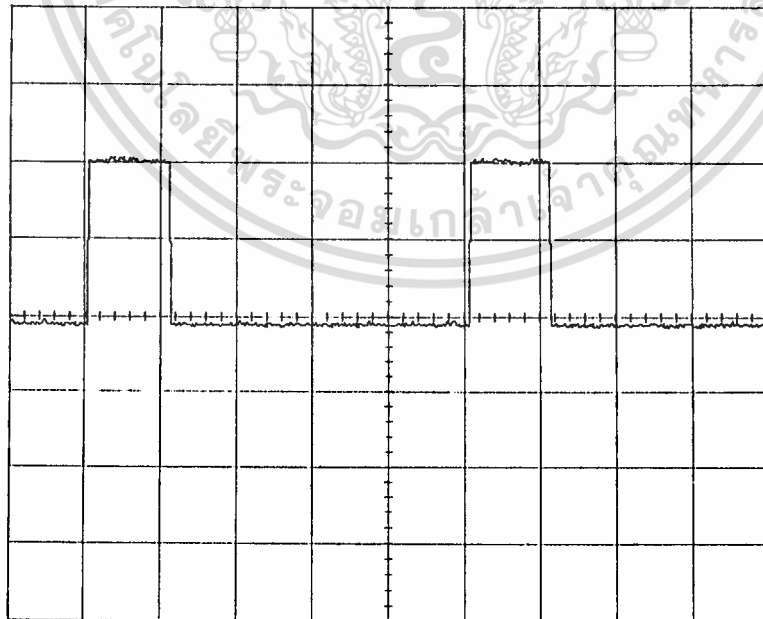
TIME/DIV = 0.5 S : VOLT/DIV = 2 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 6.8 แสดงรูปสัญญาณ Busy Tone ที่วัดได้จากจุด Y ของวงจรรูปที่ 6.3
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



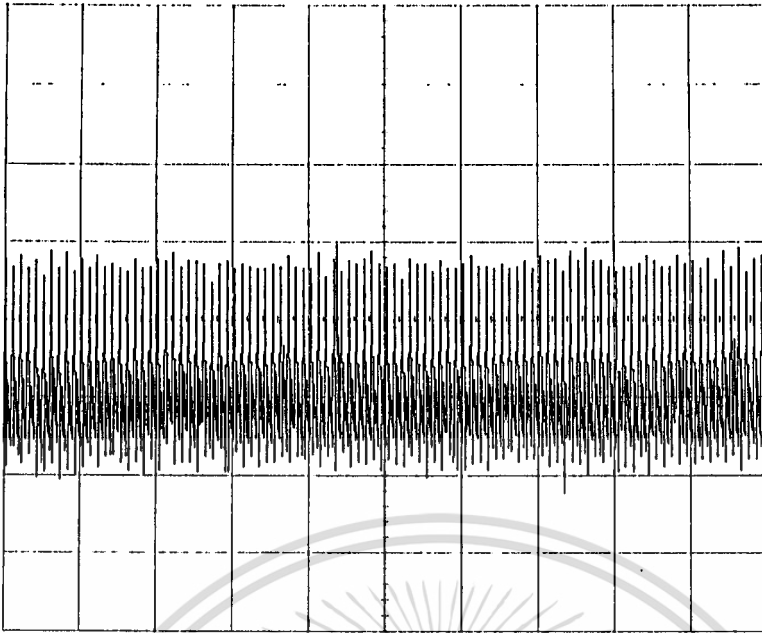
TIME/DIV = 0.2 S : VOLT/DIV = 0.2 V

รูปที่ 6.9 แสดงรูปสัญญาณ Ringback Tone ที่วัดได้จากจุด X ของวงจรรูปที่ 6.3



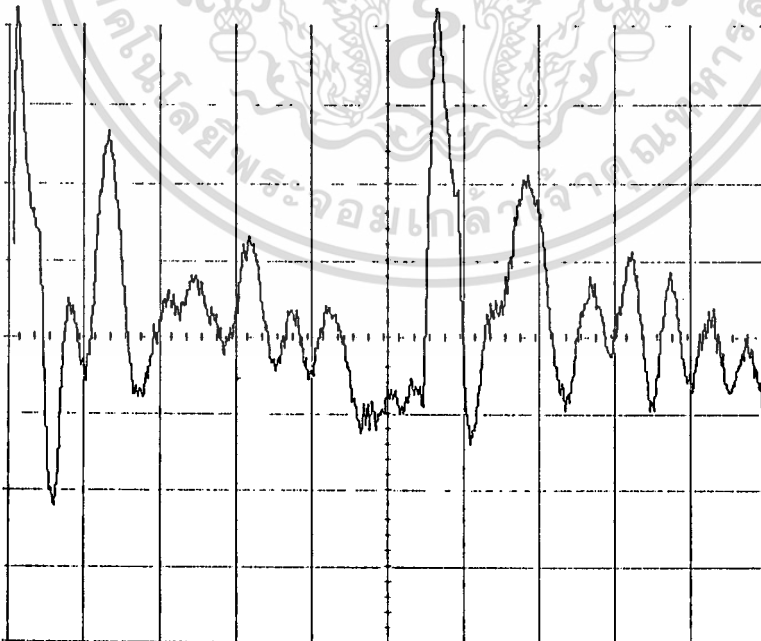
TIME/DIV = 1 S : VOLT/DIV = 2 V

รูปที่ 6.10 แสดงรูปสัญญาณ Ringback Tone ที่วัดได้จากจุด Y ของวงจรรูปที่ 6.3
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



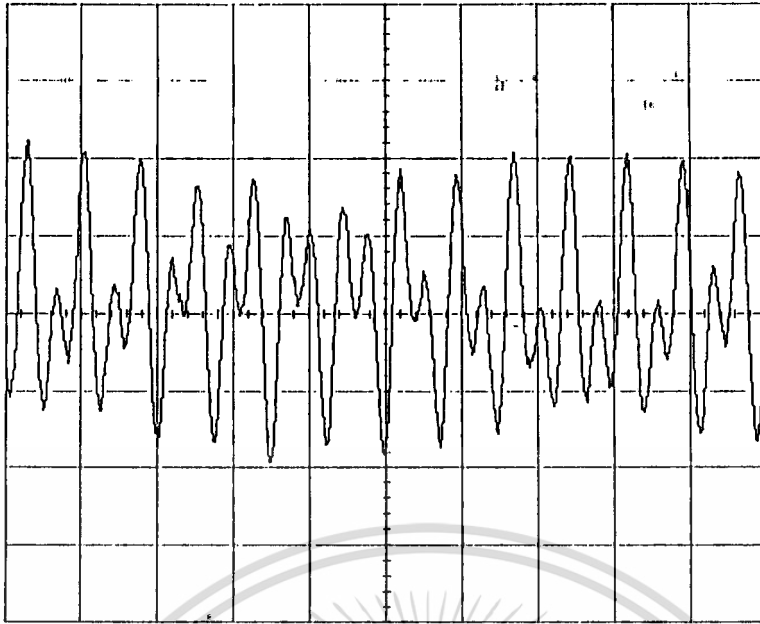
TIME/DIV = 0.1 S : VOLT/DIV = 0.2 V

รูปที่ 6.11 แสดงรูปสัญญาณ Dial Tone ที่วัดได้จากจุด Y ของวงจรรูปที่ 6.3



TIME/DIV = 2 mS : VOLT/DIV = 20 mV

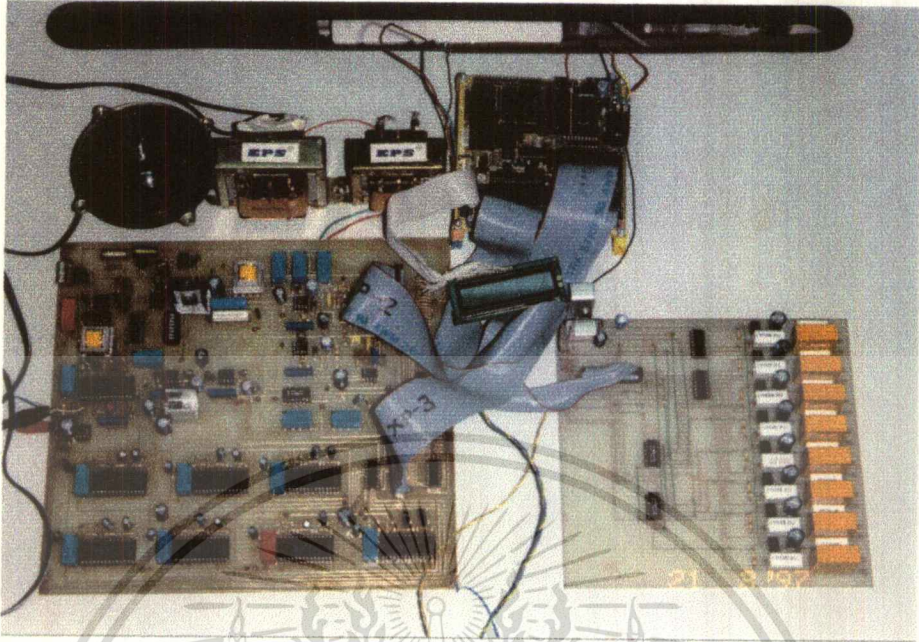
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 6.12 แสดงรูปสัญญาณ DTMF ที่วัดได้จากจุด X ของวงจรรูปที่ 6.4
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



TIME/DIV = 2 ms : VOLT/DIV = 50 mV

รูปที่ 6.13 แสดงรูปสัญญาณ DTMF ที่วัดได้จากจุด Y ของวงจรรูปที่ 6.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

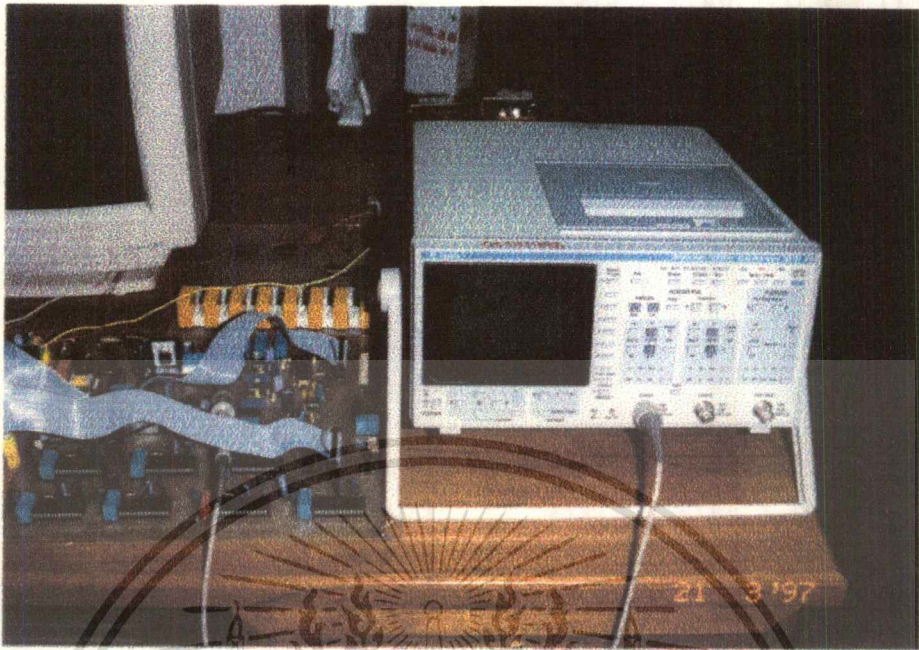


รูปที่ 6.14 แสดงวงจรส่วนต่าง ๆ ของระบบรักษาความปลอดภัยและพลังงานทางโทรศัพท์

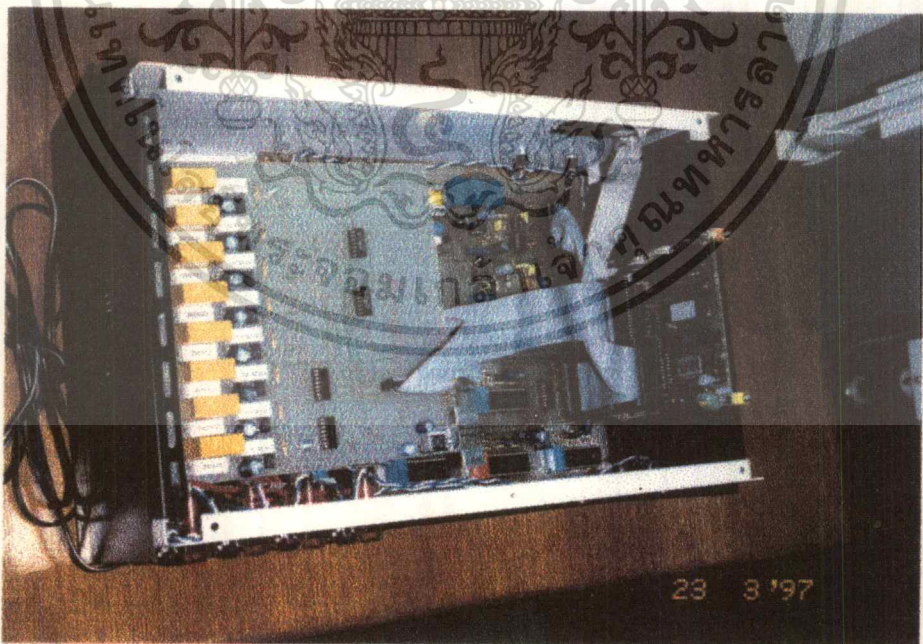


รูปที่ 6.15 แสดงขั้นตอนการพัฒนาโปรแกรมควบคุมระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

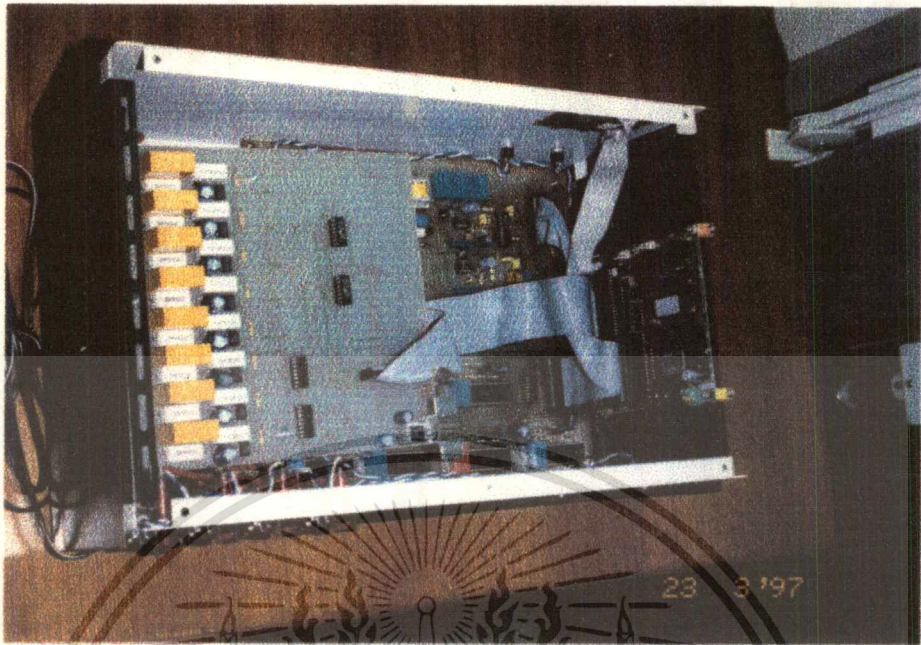


รูปที่ 6.16 แสดงขั้นตอนการวัดรูปสัญญาณในส่วนต่าง ๆ

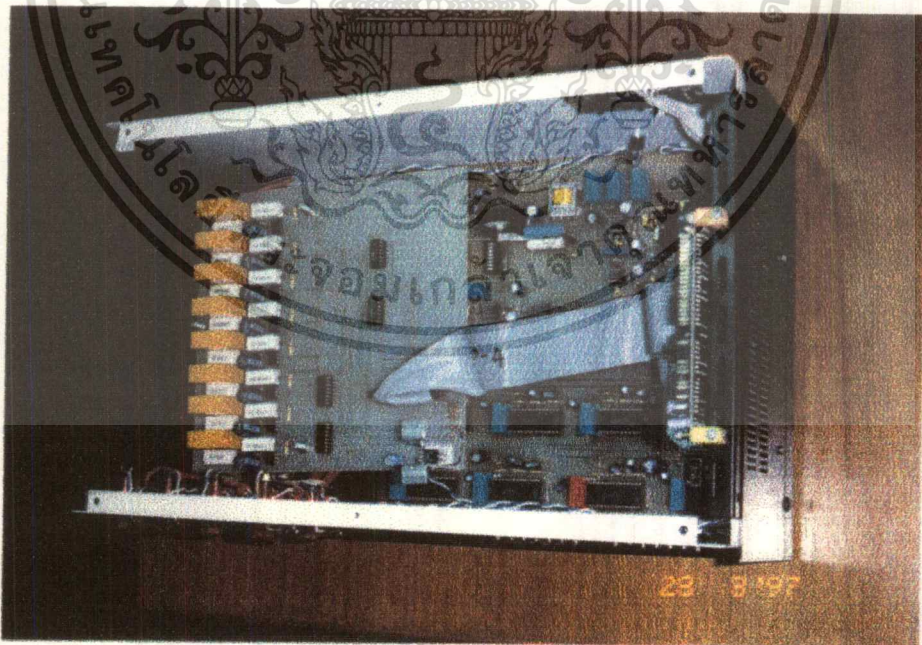


รูปที่ 6.17 แสดงขั้นตอนการลงกล่องอุปกรณ์มุมมองที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

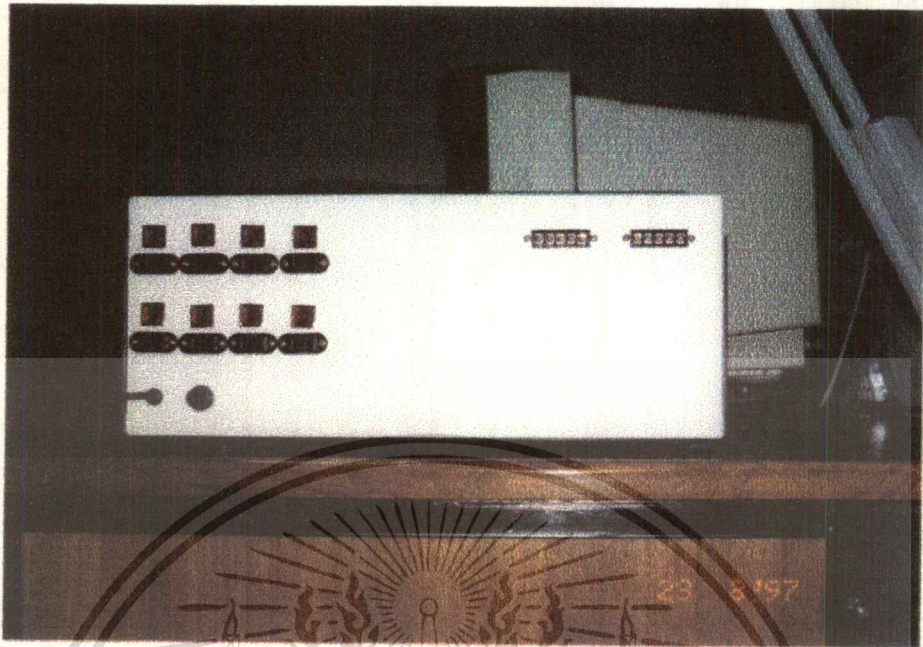


รูปที่ 6.18 แสดงขั้นตอนการลงกล่องอุปกรณ์มุมมองที่ 2



รูปที่ 6.19 แสดงขั้นตอนการลงกล่องอุปกรณ์มุมมองที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

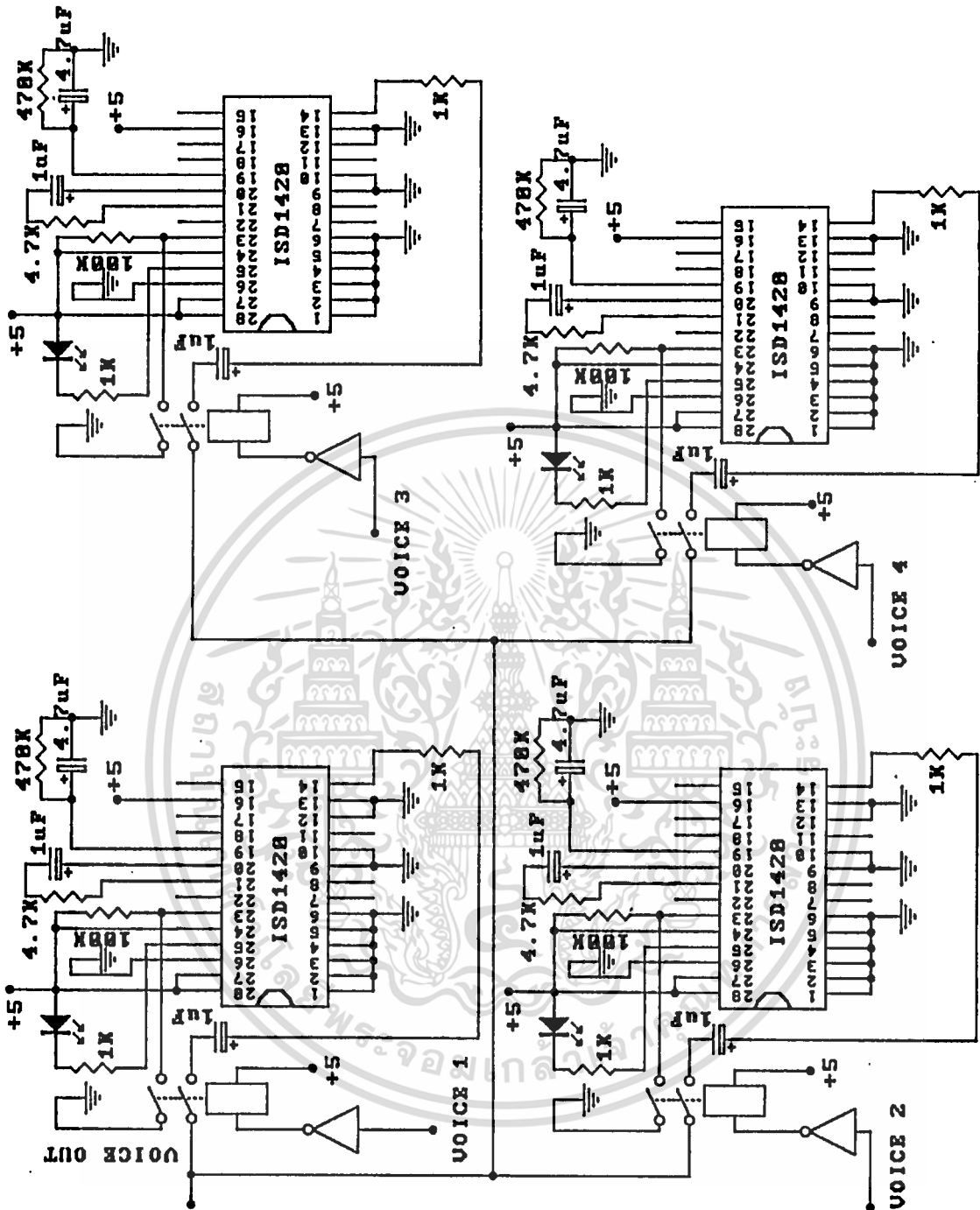


รูปที่ 6.20 แสดงภาพส่วนประกอบด้านหลังของโครงการ

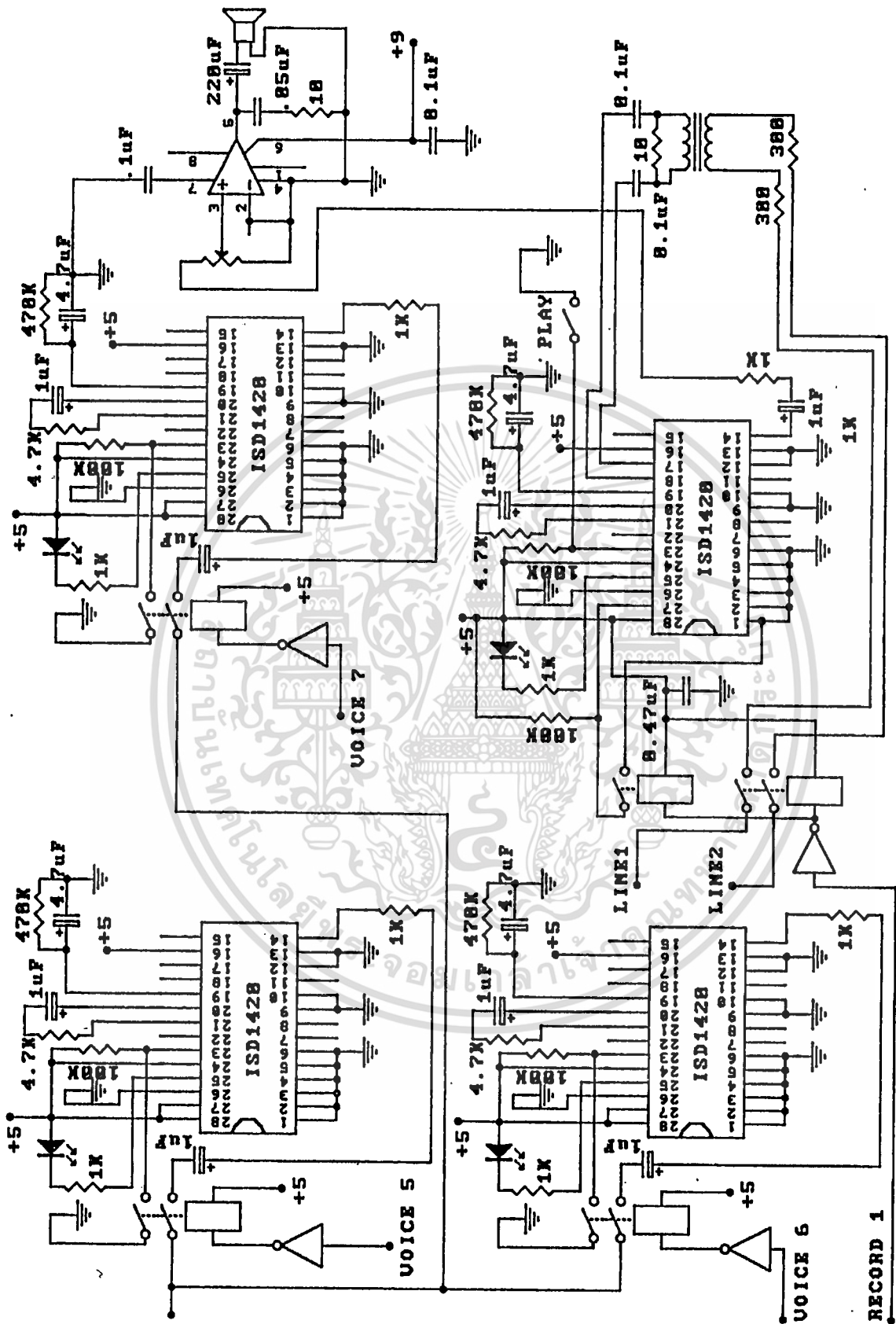


รูปที่ 6.21 แสดงภาพส่วนประกอบด้านหน้าของโครงการ

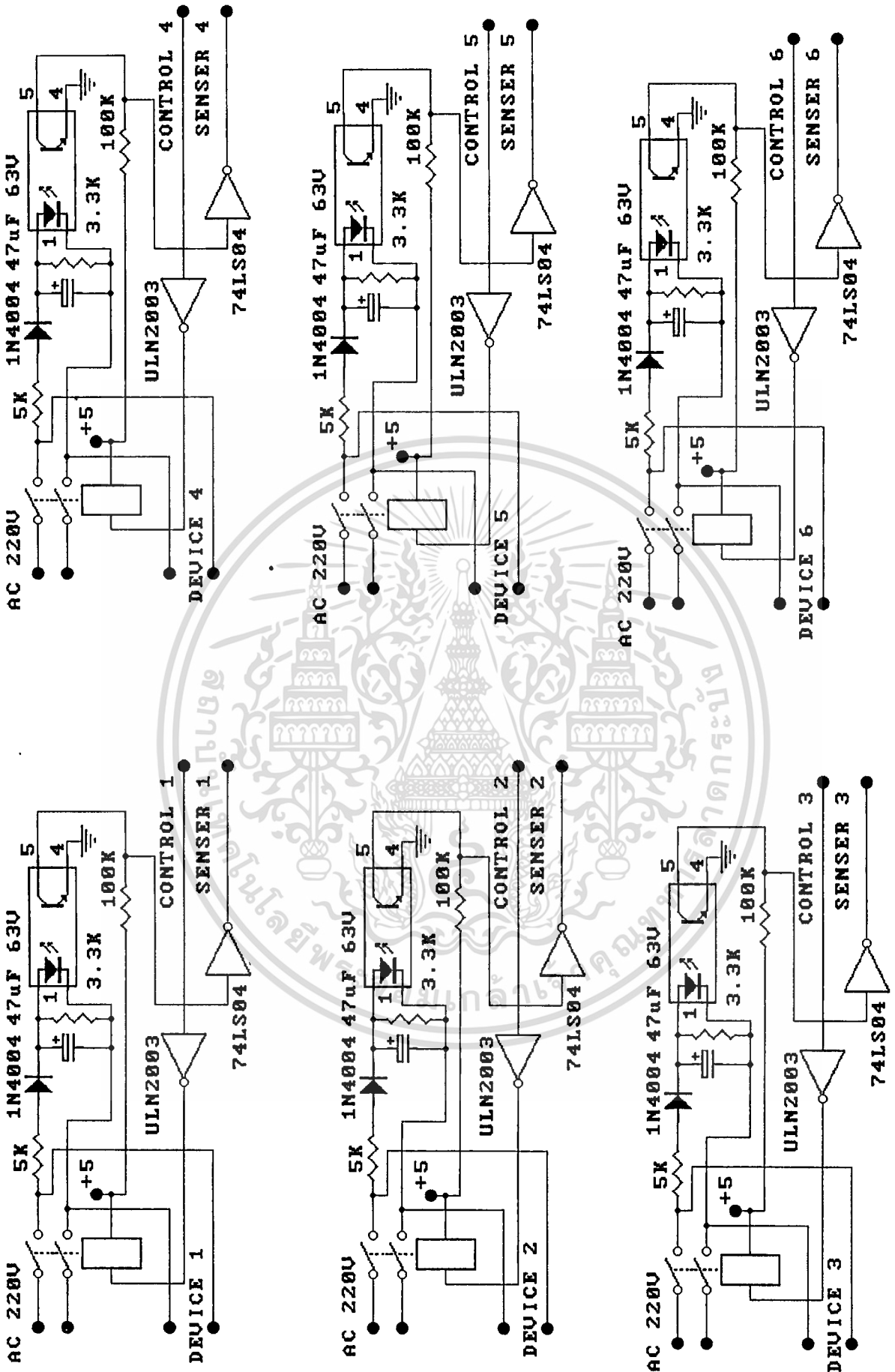
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



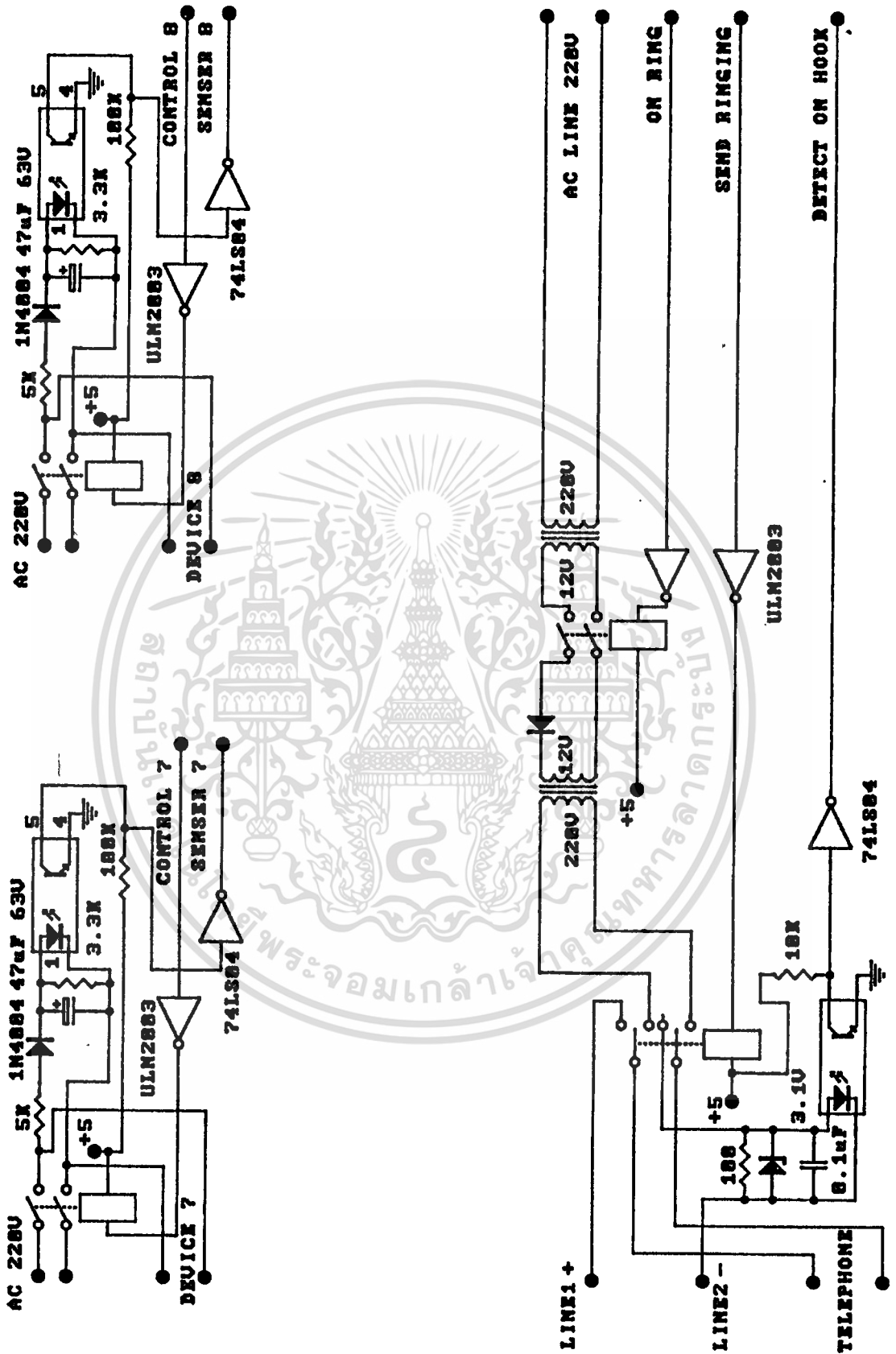
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับวารใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 6.24 แสดงวงจรใช้งานจริงในส่วนของระบบเสียงต่าง ๆ (VOICE 1-4)
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



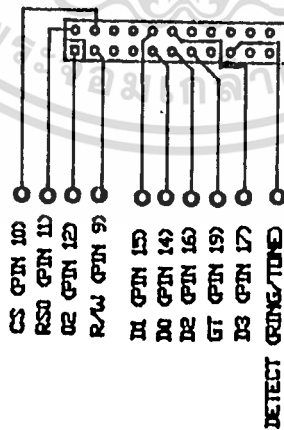
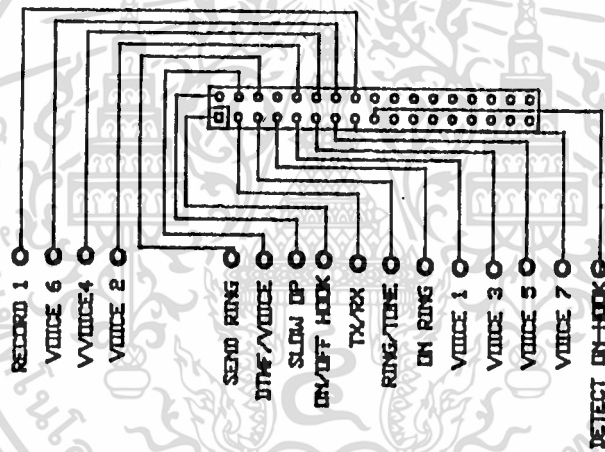
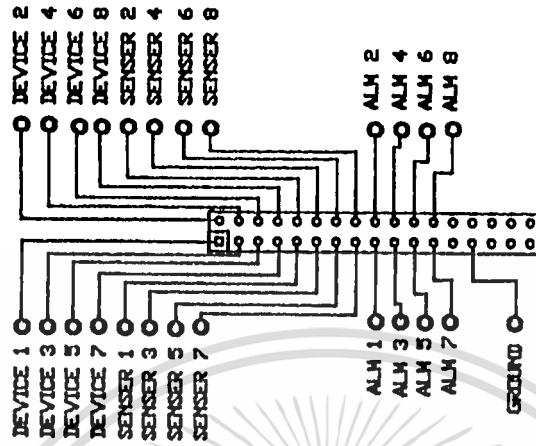
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 6.25 แสดงวงจรใช้งานจริงในส่วนของระบบเสียงต่าง ๆ (VOICE 5-7) และส่วนฝากข้อความ
 ไม่สามารถแก้ไข ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 6.26 แสดงวงจรใช้งานจริงในส่วนควบคุมอุปกรณ์ไฟฟ้าต่าง ๆ (DEVICE 1-6)
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.27 แสดงวงจรใช้งานจริงในส่วนควบคุมอุปกรณ์ไฟฟ้า (DEVICE 7-8) และเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ส่วน detect การยกหู/วางหูของเครื่องฟวง ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 6.28 แสดงการกำหนด port ของไมโครคอนโทรลเลอร์ที่ใช้ในโครงการนี้
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

สรุปผลการทดลองและแนวทางในการพัฒนาต่อ

สรุปผลการทดลอง

ในตอนแรกนั้น การจัดทำโครงการนี้ได้ประสบกับปัญหาระหว่างการทดลองและการพัฒนาโครงการ 2 ประการใหญ่ ๆ ด้วยกัน คือ

1. ส่วนของฮาร์ดแวร์ ปัญหาที่พบอยู่ในตอนแรกก็คือ ปัญหาที่เกิดจากการอินดีคส์ของสายวงจรมุมควบคุมระบบ ซึ่งเกิดขึ้นเนื่องมาจากการที่ออกแบบสายวงจรมุมเป็นเส้นยาวเกินไป และมีลักษณะซับซ้อนจนทำให้ดูเหมือนว่าเกิดค่าอินดีคส์ขึ้น ซึ่งมีผลต่อการทดลองและการพัฒนาโครงการเป็นอย่างมาก เนื่องจากว่าโครงการนี้มีความเกี่ยวข้องกับสัญญาณโดยตรง จึงทำให้ผลที่ได้ออกมาจากการทดลองไม่แน่นอน บางครั้งก็สามารถที่จะทำการทดลองได้ แต่บางครั้งก็ไม่สามารถที่จะทำการทดลองได้หรือทำให้ผลการทดลองเกิดการคลาดเคลื่อนไปจากความเป็นจริง

จากปัญหาดังกล่าวในส่วนของฮาร์ดแวร์ ได้ทำการทดลองแก้ไขสายวงจรมุมโดยการแก้ตามสาเหตุที่พบคือ โดยการลดระยะทางของสายวงจรมุมหรือลดเส้นทางการเดินของสัญญาณให้สั้นลง ซึ่งสามารถที่จะทำได้โดยการใส่สาย jump เพื่อต้องการให้สัญญาณใช้เวลาในการเดินทางให้น้อยที่สุดและทำให้สามารถที่จะลดค่าอินดีคส์ให้น้อยลงได้ ซึ่งภายหลังจากที่ทำการทดลองแก้ไขโดยใช้วิธีนี้แล้วทำให้ผลการทดลองที่ได้ออกมาในแต่ละครั้งเป็นที่น่าพอใจและระบบสามารถทำงานได้ตามที่ต้องการ

2. ส่วนของซอฟต์แวร์ สำหรับส่วนของโปรแกรมที่ใช้ในการควบคุมการทำงานของระบบนั้น ในโครงการนี้ใช้ภาษาเบสิกในการเขียนโปรแกรมควบคุม (BASIC 32) สำหรับส่วนนี้จะมีผลต่อการพัฒนาโปรแกรมเป็นอย่างมาก เนื่องมาจากว่าในการเขียนโปรแกรมนั้นจะใช้เครื่องคอมพิวเตอร์ ภายหลังจากที่ได้ทำการเขียนโปรแกรมพัฒนาการทำงานในแต่ละครั้งและเก็บข้อมูลเอาไว้ในหน่วยความจำของเครื่องแล้ว เมื่อต้องการที่จะโหลดโปรแกรมออกมาเพื่อที่จะทำการพัฒนาต่อ พบว่ามีโปรแกรมได้หายไปจำนวนหลายบรรทัดด้วยกัน จึงเป็นผลทำให้การพัฒนาโปรแกรมเป็นไปอย่างล่าช้า เนื่องจากว่าก่อนที่จะทำการพัฒนาโปรแกรมในแต่ละครั้งนั้น ก่อนที่จะทำการเขียนโปรแกรมหรือเพิ่มเติมอะไรลงไปโปรแกรมจะต้องการเขียนโปรแกรมในส่วนที่หายไปเพิ่มให้หมดทุกบรรทัดก่อน

จากปัญหาดังกล่าวที่พบในส่วนซอฟต์แวร์ สามารถที่จะทำการแก้ไขส่วนนี้ได้โดยการใช้ไอซี EPROM เบอร์ 27256 มาทำการอัดโปรแกรมเอาไว้เพื่อที่จะทำการทดลองและการพัฒนาต่อ ทำให้โปรแกรมที่เขียนเอาไว้ในครั้งก่อนยังคงอยู่อย่างครบถ้วน และทำให้สะดวกในการเขียนโปรแกรมและการพัฒนาต่อเป็นอย่างมาก

ภายหลังจากที่ได้แก้ปัญหาดังกล่าวทั้งสองส่วนเรียบร้อยแล้ว ทำให้โครงการที่สร้างขึ้นสามารถที่จะทำงานได้ตามที่ต้องการทุกส่วน ผลที่ได้ออกมาเป็นที่น่าพอใจ

แนวทางในการพัฒนาต่อ

เนื่องจากว่าในการทำโครงการนี้นั้น มีระยะเวลาในการทำเพียงหนึ่งปีการศึกษาเท่านั้น ดังนั้นจึงไม่สามารถที่จะสร้างโครงการนี้ให้อำนวยความสะดวกได้ทุกอย่างตามที่ต้องการ แต่ก็สามารถที่จะอำนวยความสะดวกได้ในระดับหนึ่ง และผลที่ได้ออกมาก็เป็นที่น่าพอใจ แต่เพื่อที่จะให้โครงการนี้สามารถที่จะอำนวยความสะดวกได้สูงสุดจึงใคร่ที่จะเสนอแนวทางในการพัฒนาต่อไว้ ดังต่อไปนี้คือ

1. ในส่วนของฮาร์ดแวร์ ไม่ได้ออกแบบในส่วนของการ sensitive ให้สามารถที่จะทำการรับ digit ในการควบคุมการทำงานแบบทันทีทันใดในระหว่างที่มีเสียงพูด เนื่องจากว่าในโครงการนี้จะต้องรอกจนกว่าเสียงพูดจบลงเสียก่อนจึงจะสามารถที่จะส่งงานต่าง ๆ ได้

2. ในส่วนของฮาร์ดแวร์ ได้ทำการออกแบบเพื่อรองรับประเภทของ alarm ได้ถึง 8 ชนิดด้วยกัน แต่ในส่วนของซอฟต์แวร์ได้ออกแบบส่วนของโปรแกรมการทำงานเพียงหนึ่ง alarm ซึ่งสามารถที่จะทำการพัฒนาซอฟต์แวร์ให้ทำการตรวจจับ alarm ให้มากขึ้นได้

3. ในส่วนของการรองรับเลขหมายเรียกออกในสถานะที่เกิด alarm นั้นได้ออกแบบซอฟต์แวร์ไว้เพียง 2 หมายเลขเท่านั้นที่สามารถจะโปรแกรมจากภายนอกได้ กับอีกหนึ่งหมายเลขที่ถูกกำหนดไว้ในโปรแกรม โดยการพัฒนาต่อสามารถที่จะออกแบบส่วนซอฟต์แวร์ให้สามารถรับเลขหมายที่ต้องการให้เรียกออกได้หลายหมายเลขด้วยกัน



บรรณานุกรม

(REFERENCE)

1. สุนทร วิฑูรพจน์ "การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051"
บริษัท ซีเอ็ดดูเคชั่น จำกัด ,พ.ศ.2537
2. สุเจตน์ จันทร์รังษ์ "ไมโครคอนโทรลเลอร์ซีพียูเดียว 8051"
คณะวิศวกรรมศาสตร์ วิทยาลัย มหานคร ,พ.ศ.2535
3. ธวัชชัย เลื่อนฉวี "เทคโนโลยีโทรศัพท์"
ห้างหุ้นส่วนจำกัดการพิมพ์
4. MOTOROLA SEMICONDUCTOR Data sheet,
MOTOROLA TELECOMMUNICATION DEVICE DATA.
5. MOTOROLA MEMORY DATA, MOTOROLA INC., 1989



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

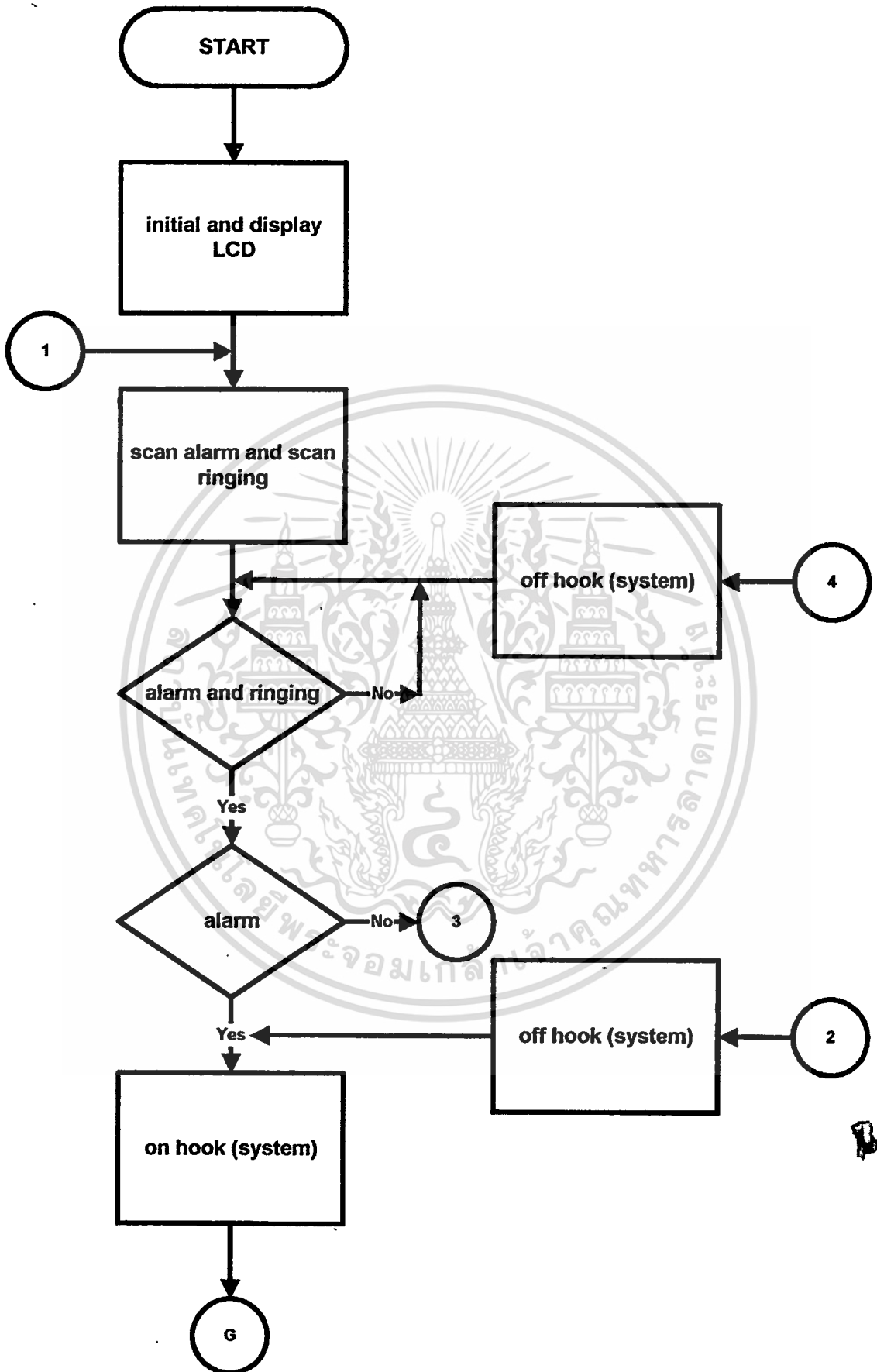


ภาคผนวก

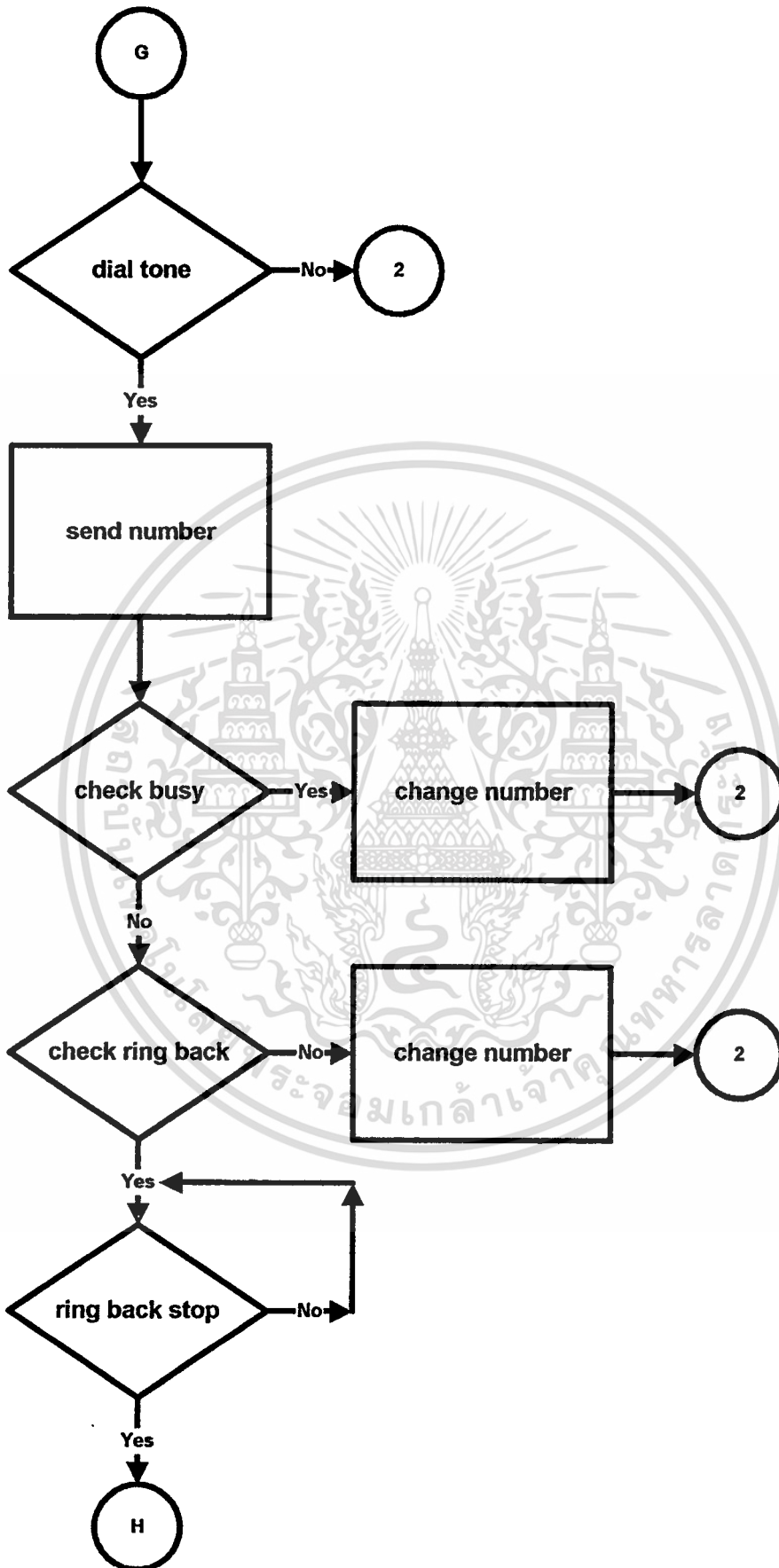
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



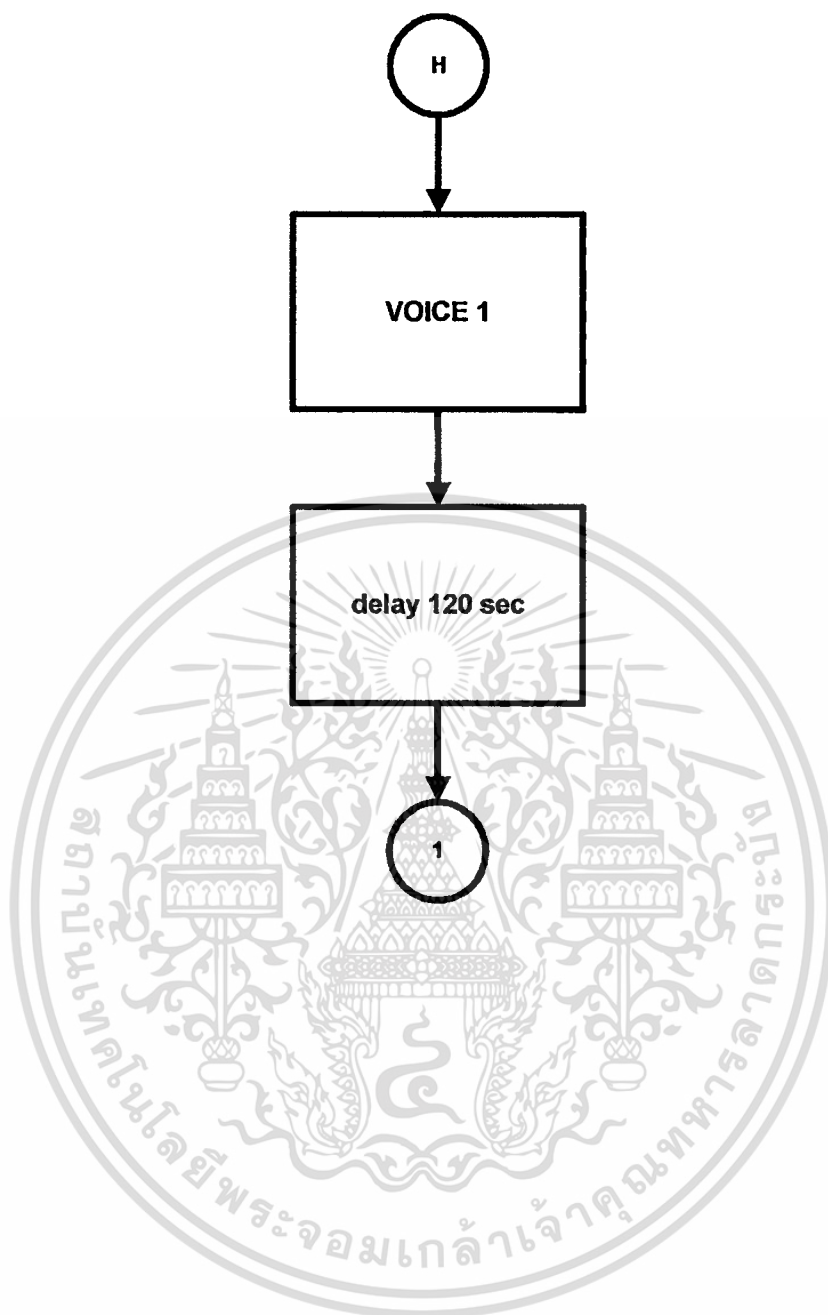
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



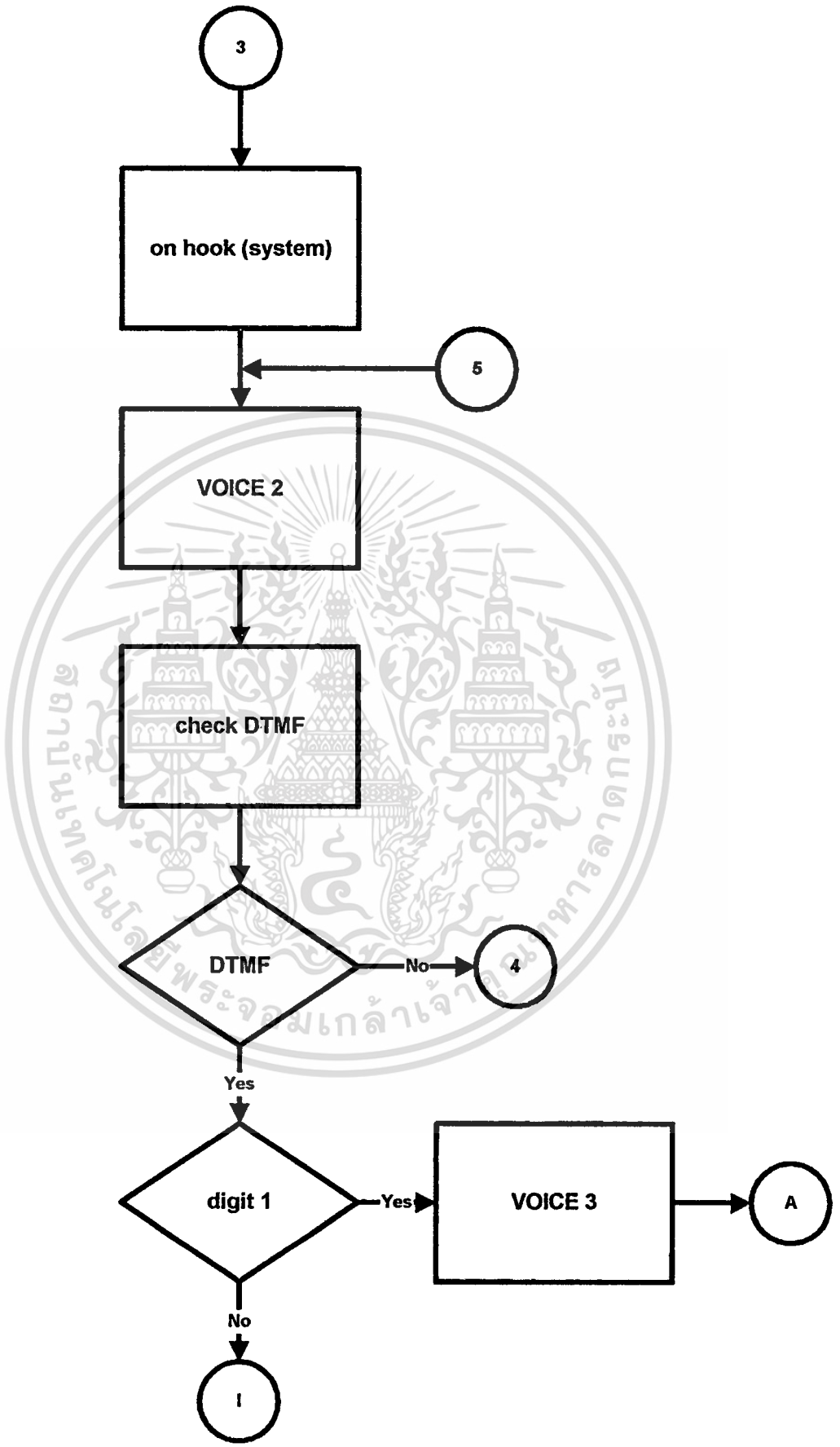
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
Flowchart อธิบายการทำงานของโปรแกรมส่วนควบคุมระบบ
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



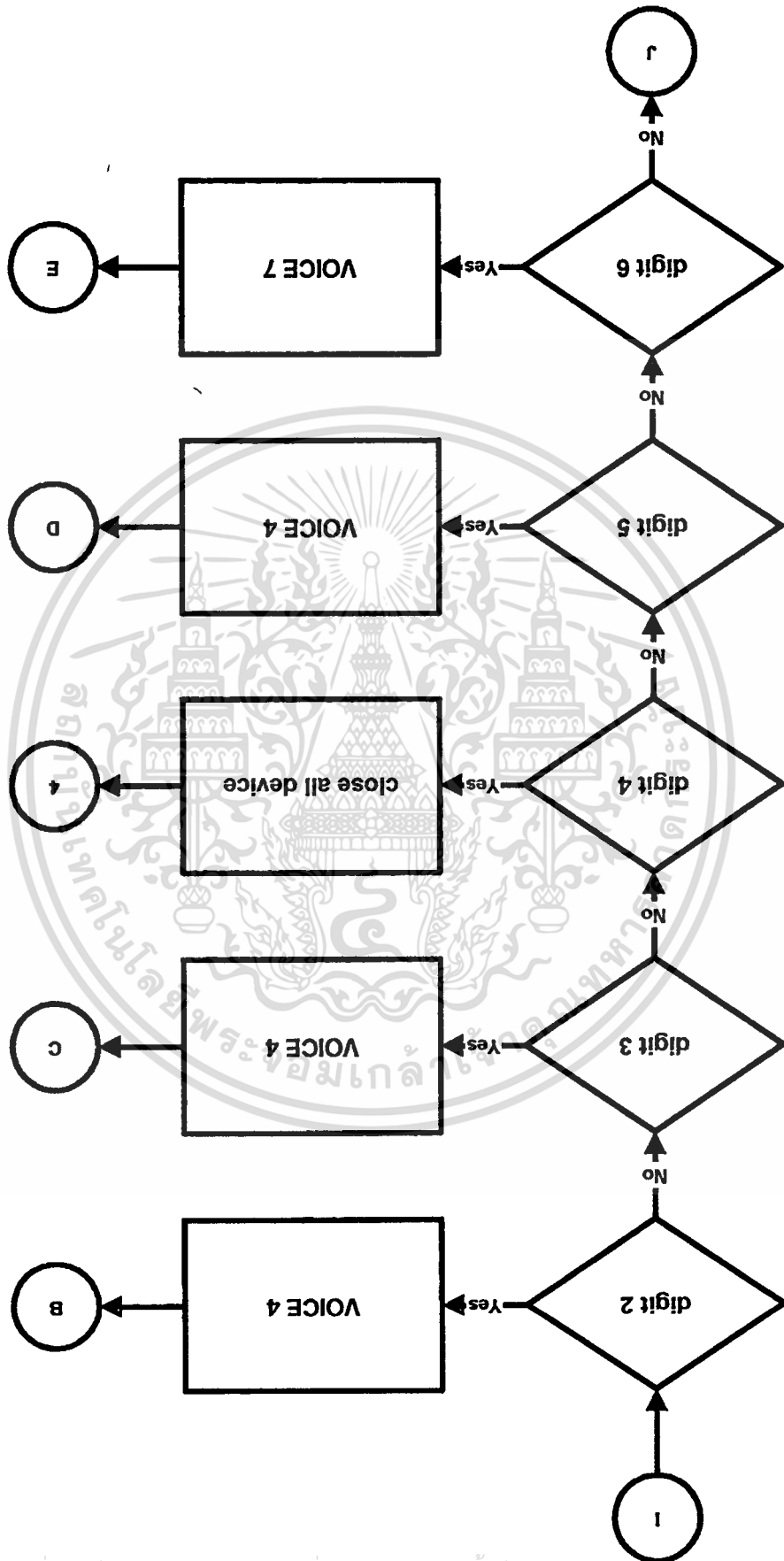
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



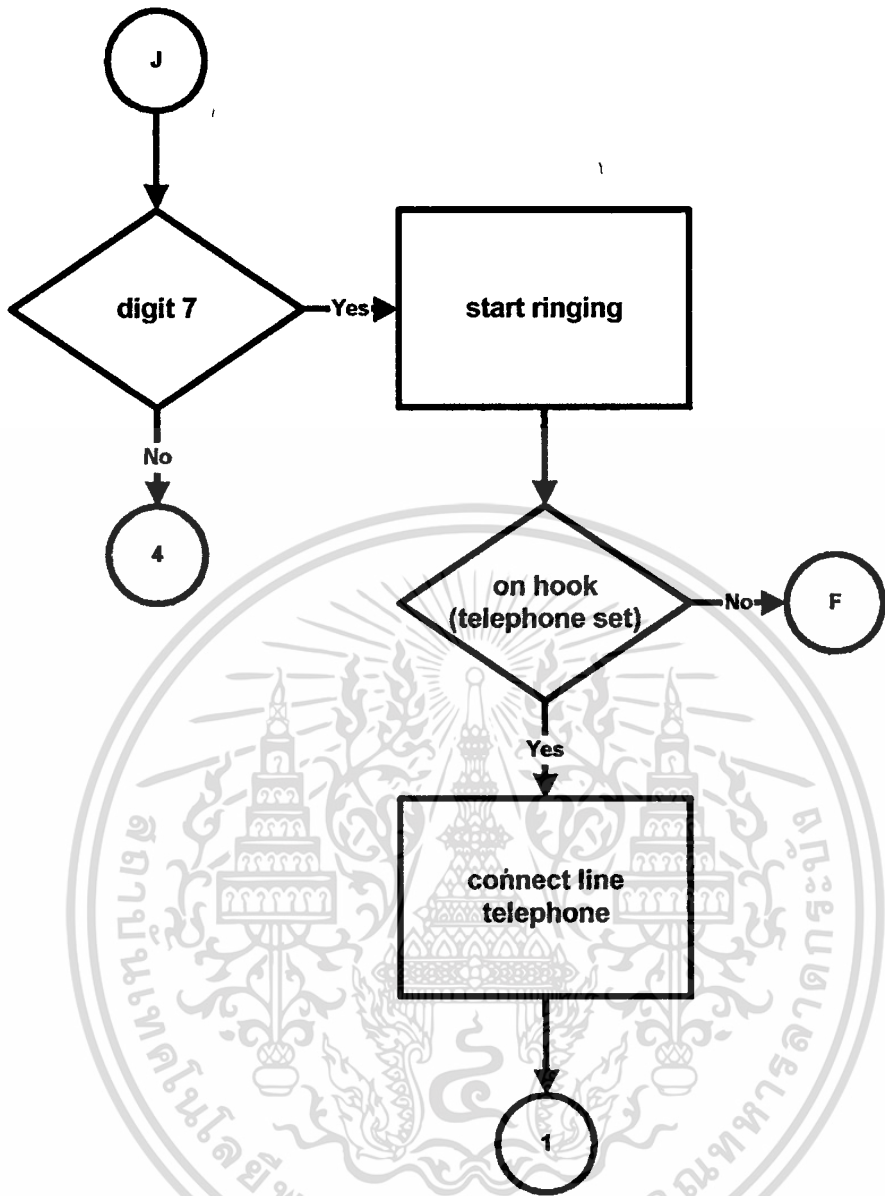
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



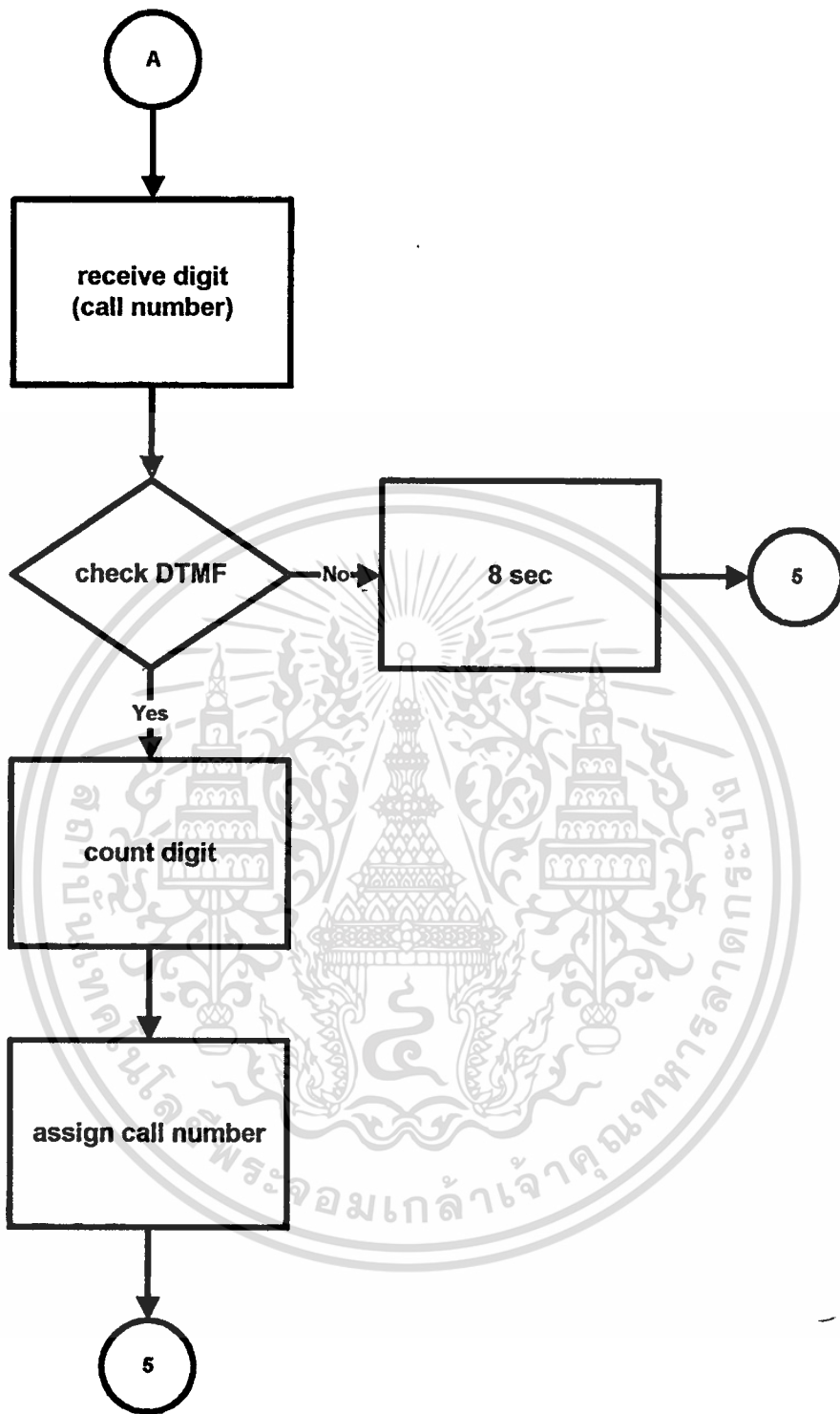
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

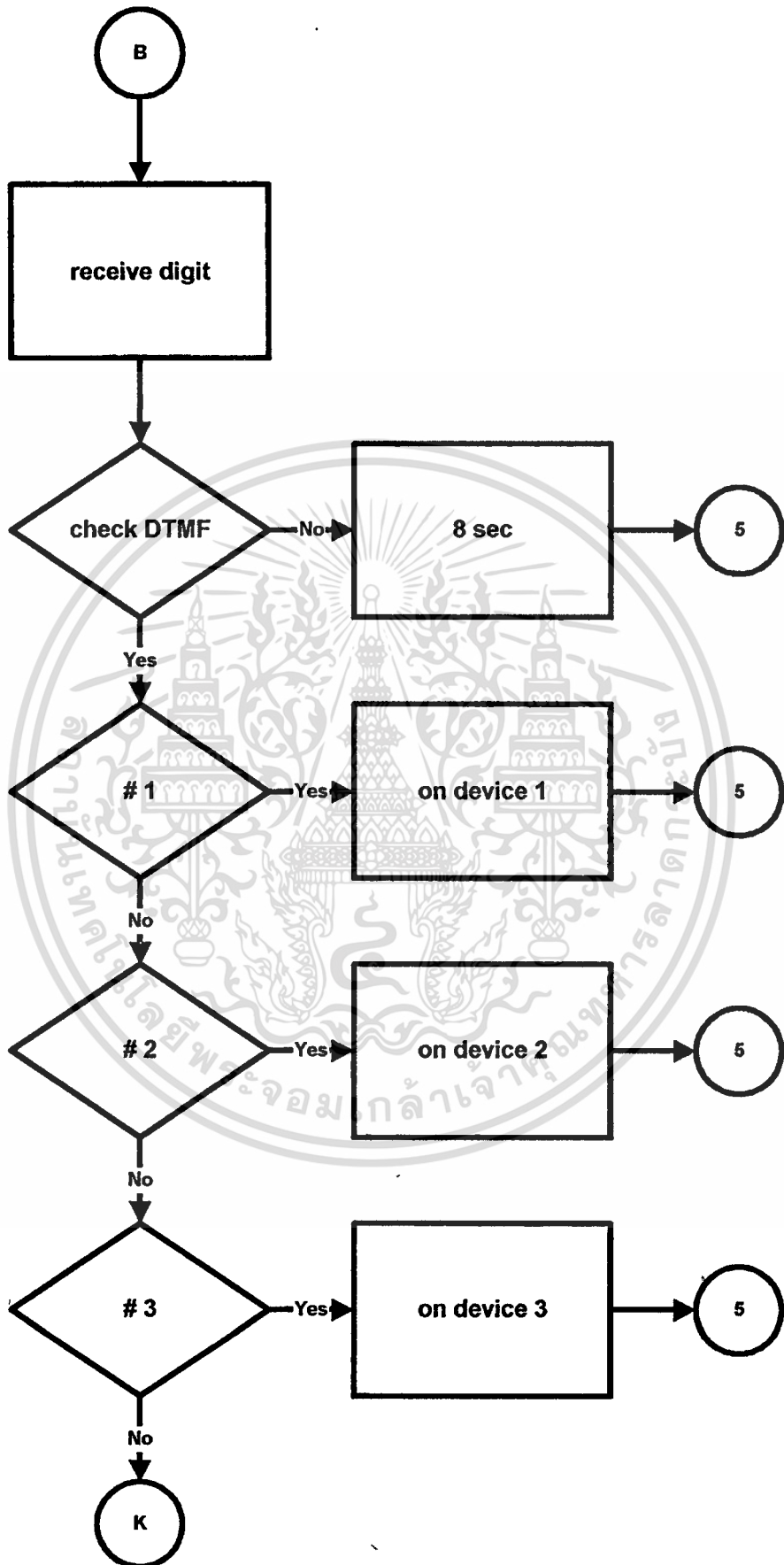


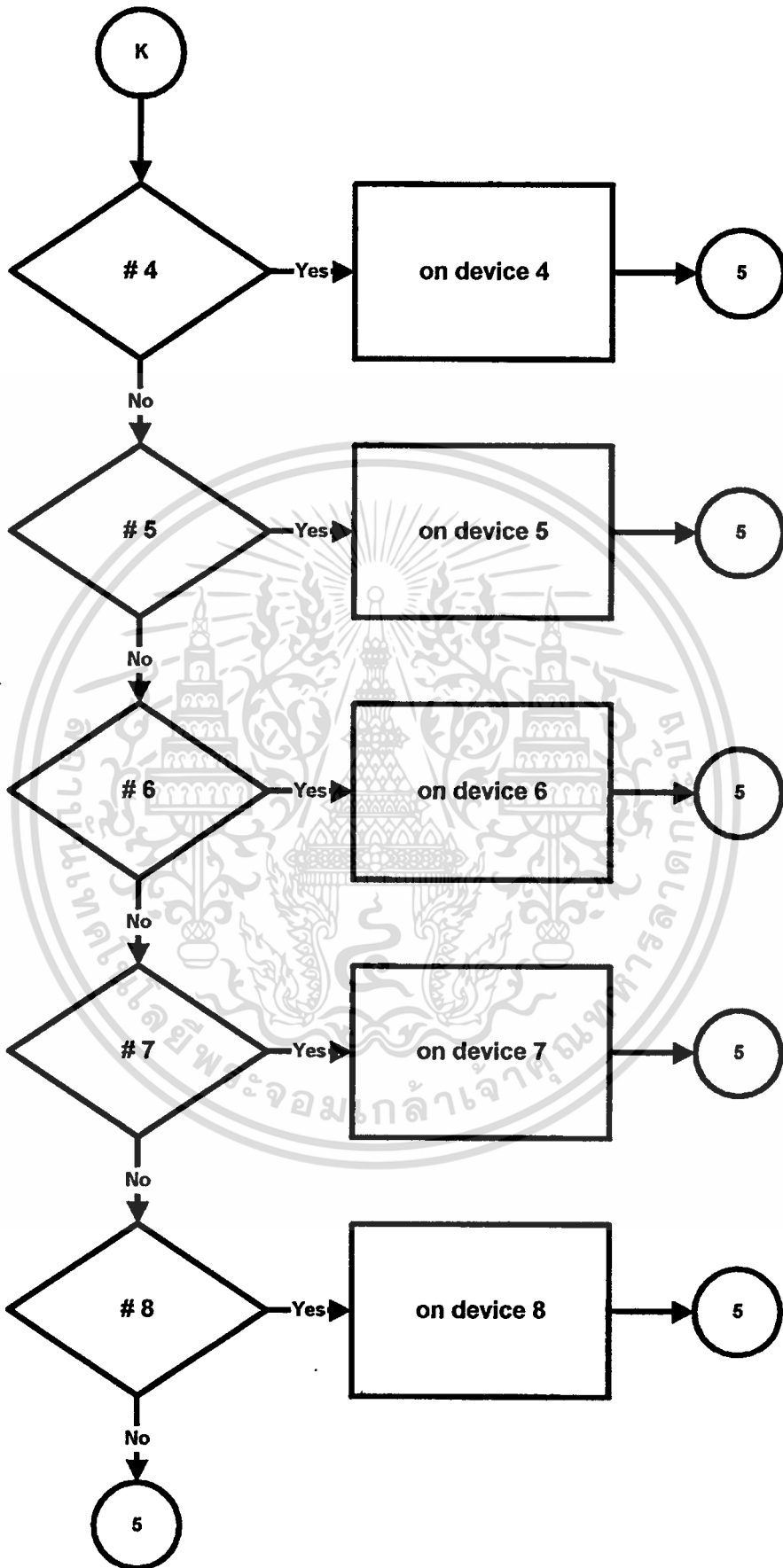
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



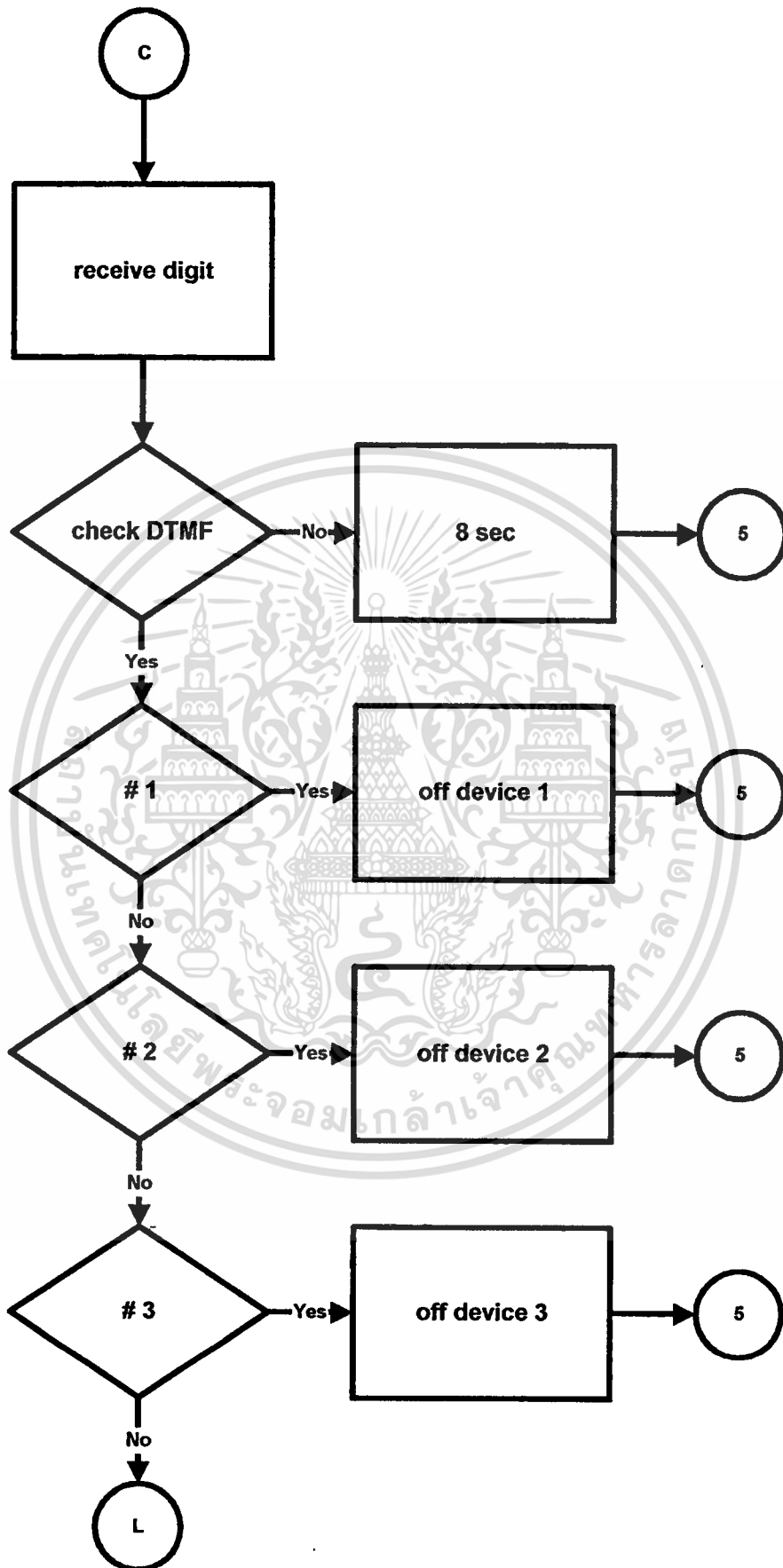
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



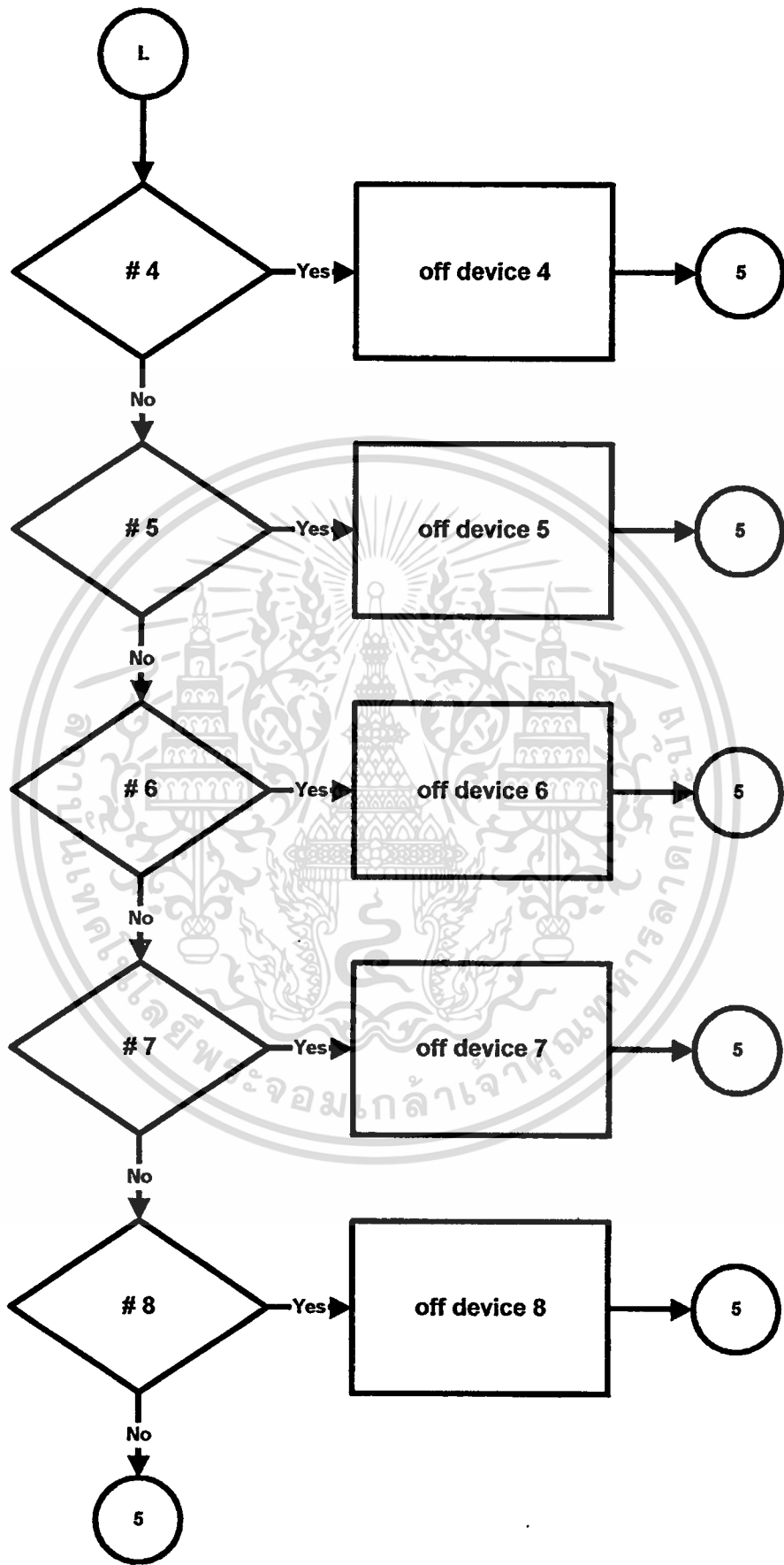




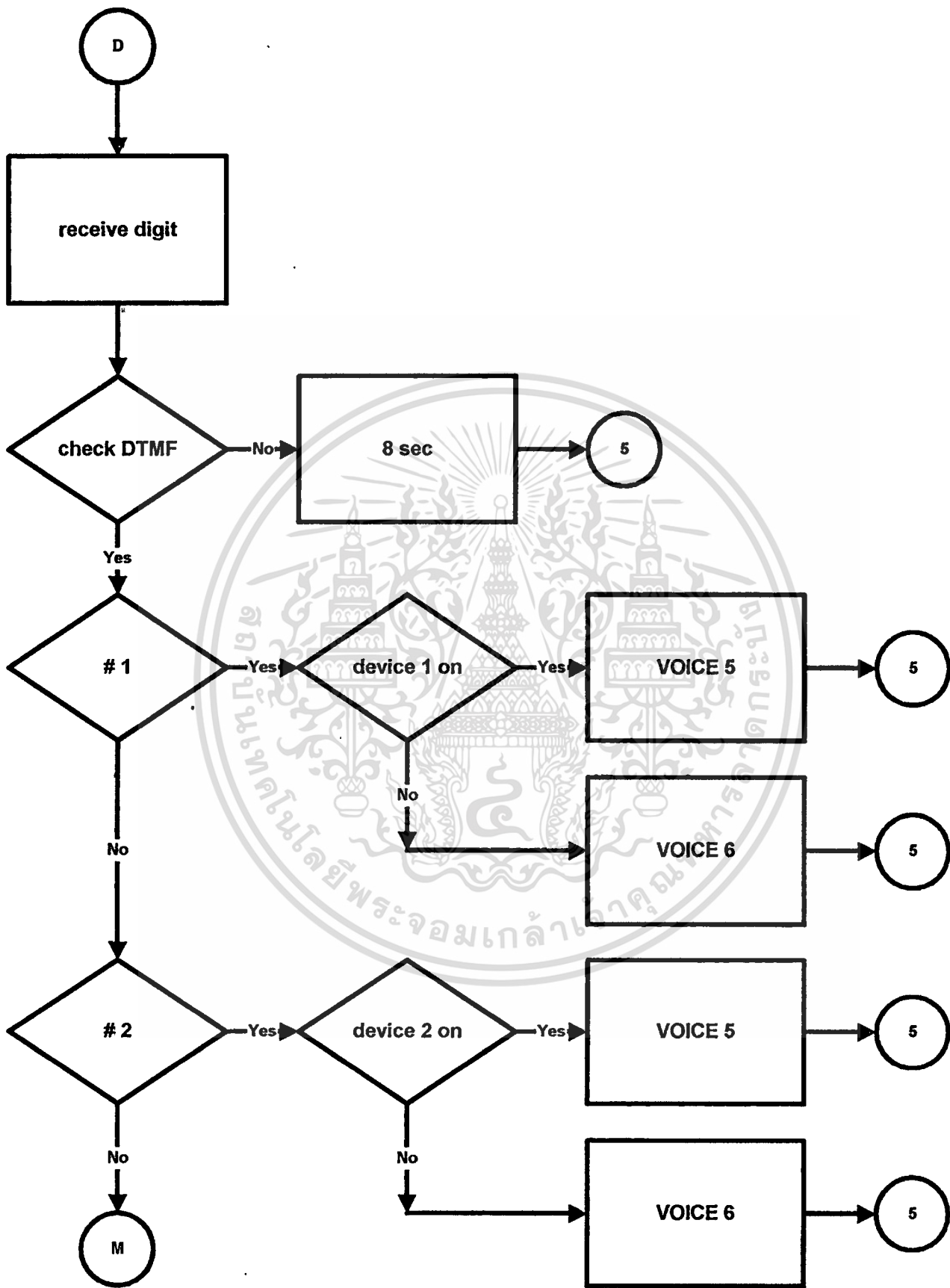
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

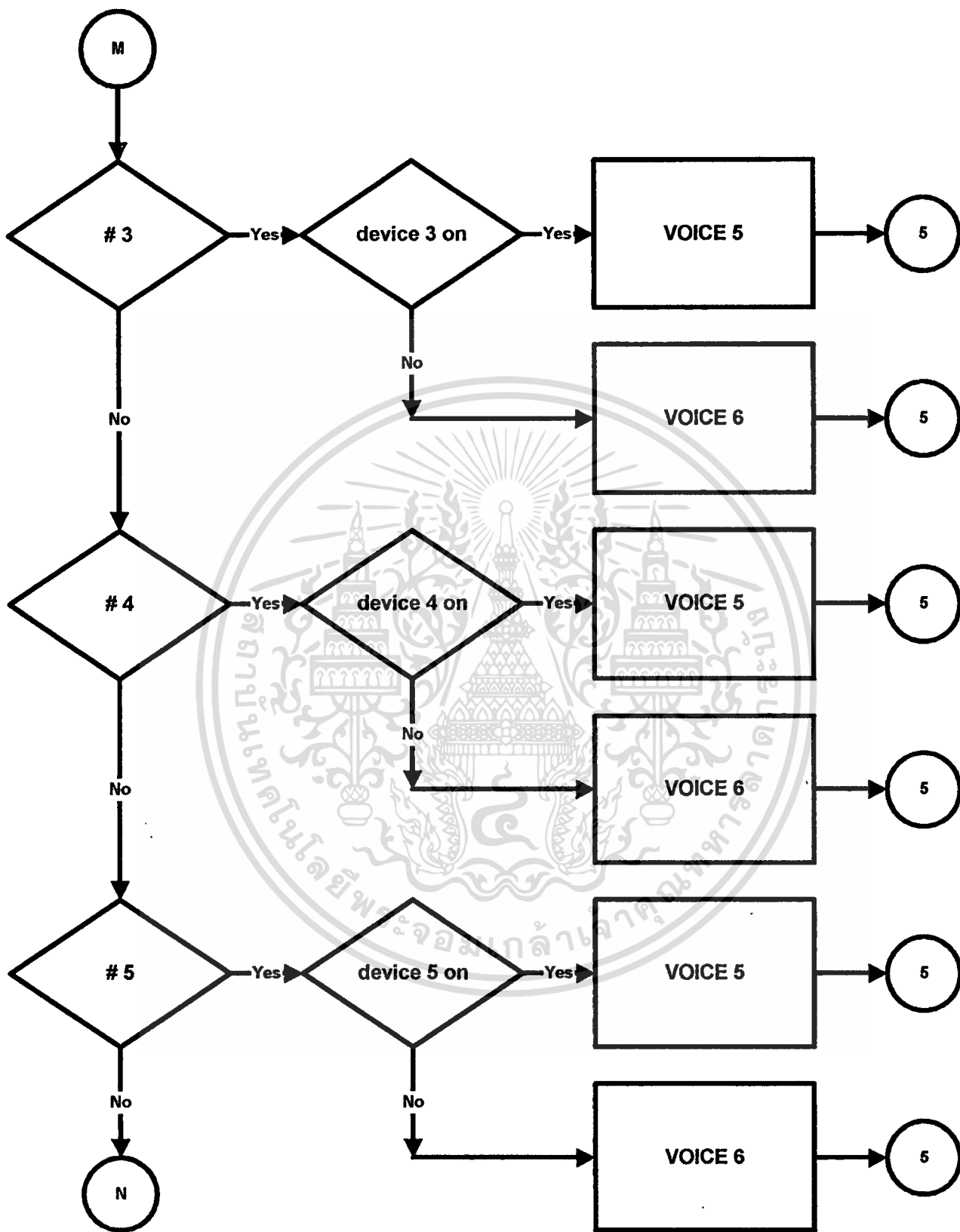


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้เฉพาะในการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
Flowchart ย่ออธิบายการทำงานของโปรแกรมส่วนควบคุมการปิดอุปกรณ์ไฟฟ้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

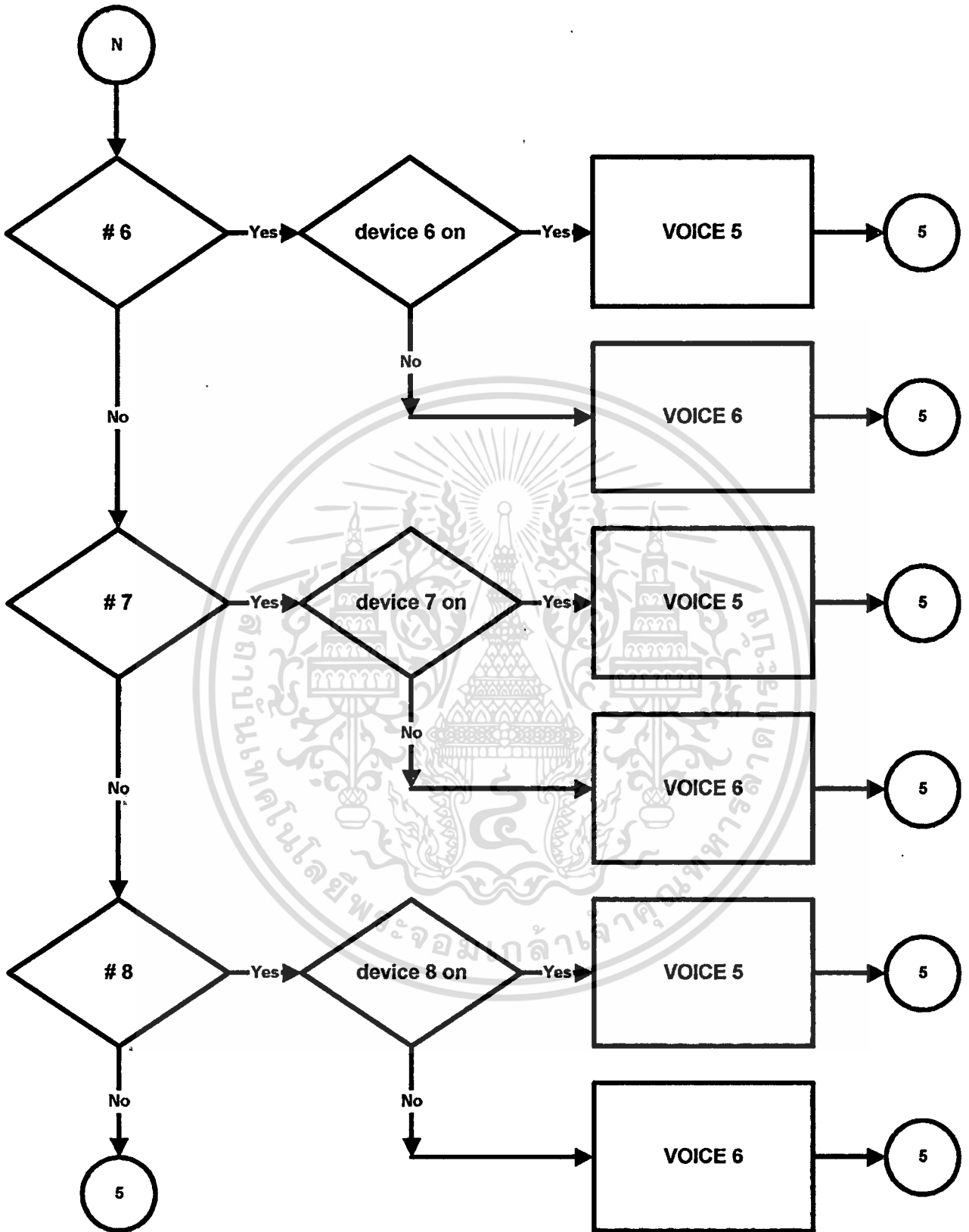


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

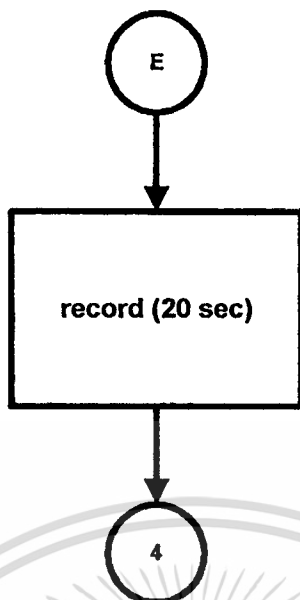




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

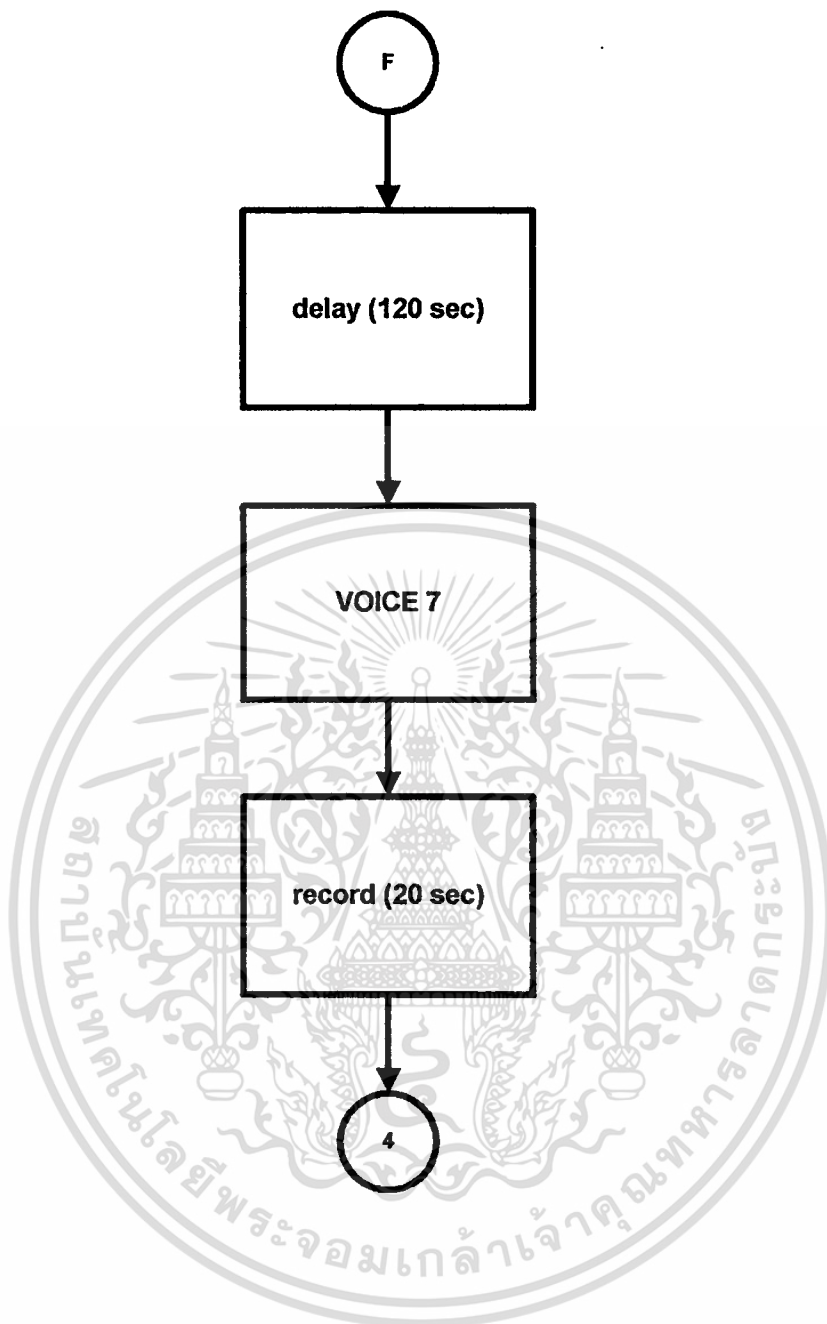


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Flowchart ย่อย่ออธิบายการทำงานของโปรแกรมส่วนฝากข้อความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Flowchart ย่อยอธิบายการทำงานของโปรแกรมส่วนฝากข้อความในกรณีที่ไม่มีคนรับสายภายใน
เวลา 120 วินาที**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข.
แสดงโปรแกรมการทำงานของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

5   DIM A(3),B(3),C(3),D(3)
10  A(1)=(0E080H) : A(2)=(0E0A0H) : A(3)=(0E0C0H)
15  B(1)=(0E081H) : B(2)=(0E0A1H) : B(3)=(0E0C1H)
20  C(1)=(0E082H) : C(2)=(0E0A2H) : C(3)=(0E0C2H)
25  D(1)=(0E083H) : D(2)=(0E0A3H) : D(3)=(0E0C3H)
30  DIM X(20),Y(2),W(7),H(20),F(20)
35  DIM P(20)
40  Y(1)=01 : Y(2)=00
50  U=7 : U1=3
60  X(1)=0 : X(2)=0 : X(3)=0 : X(4)=0 : X(5)=0
70  X(6)=0 : X(7)=0
80  H(1)=0 : H(2)=0 : H(3)=0
100 XBY(D(2))=089H
110 XBY(D(3))=08BH
120 XBY(D(1))=089H
130 XBY(A(2))=00
140 XBY(B(2))=00
150 XBY(A(3))=00
160 U2=0 : T=0
180 C2=(0E060H)
190 W2=(0E062H)
200 FOR I=1 TO 2 : NEXT I
210 XBY(C2)=030H
220 FOR I=1 TO 100 : NEXT I
230 XBY(C2)=030H
240 XBY(C2)=030H
250 XBY(C2)=038H
260 XBY(C2)=0CH
270 XBY(C2)=06H
280 XBY(C2)=080H
290 FOR I=1 TO 100 : NEXT I
300 XBY(C2)=01
310 GOSUB 600

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 350 DO
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

360 A1=XBY(C(1))
370 B1=XBY(C(3))
380 UNTIL A1>=1.OR.B1>=1
390 IF B1>=1 THEN 10000
400 IF A1>=1 THEN 20000
410 END
600 FOR J=1 TO 9
610 GOSUB 700
620 GOSUB 800
630 FOR I=1 TO 1500 : NEXT I
640 XBY(C2)=01
650 NEXT J
660 RETURN
670 END
700 XBY(C2)=080H
710 FOR I=1 TO 8
720 READ X2
730 XBY(W2)=X2
740 NEXT I
750 RETURN
800 XBY(C2)=0C0H
810 FOR I=1 TO 8
820 READ X2
830 XBY(W2)=X2
840 NEXT I
850 RETURN
1990 END
2005 XBY(D(1))=089H
2010 XBY(B(1))=0DH
2015 XBY(A(1))=03
2020 XBY(A(1))=02
2025 XBY(B(1))=00
2030 XBY(A(1))=03

```

๒๐๓5 XBY(A(1))=02

สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

2040 XBY(B(1))=05
2045 XBY(A(1))=01
2050 XBY(A(1))=00
2055 FOR I=1 TO 20 : NEXT I
2057 G=(Q.OR.8)
2060 XBY(A(2))=G
2065 FOR I=1 TO 20 : NEXT I
2070 FOR K=1 TO U
2075 XBY(B(1))=X(K)
2080 FOR J=1 TO 2
2085 XBY(A(1))=Y(J)
2090 FOR I=1 TO 5 : NEXT I
2095 NEXT J
2100 FOR I=1 TO 150 : NEXT I
2105 NEXT K
2107 Q=(G.AND.247)
2110 XBY(A(2))=Q
2115 RETURN
2990 END
3005 XBY(D(1))=089H
3010 XBY(B(1))=00
3015 XBY(A(1))=03
3020 XBY(A(1))=02
3025 XBY(D(1))=08BH
3030 XBY(A(1))=09H
3035 FOR I=1 TO U
3040 F(I)=X(I)
3045 NEXT I
3050 V=U : U=0
3055 TIME=0 : DBY(47H)=0 : CLOCK 1
3060 DO
3065 U=U+1
3070 DO

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

3080 UNTIL E>15.OR.TIME>8
3085 IF TIME>8 THEN U=U-1
3090 DO
3095 E=XBY(B(1))
3100 UNTIL E<15.OR.TIME>8
3110 X(U)=E
3120 WHILE TIME<8
3130 CLOCK 0
3140 IF U>0 THEN GOSUB 3300
3150 IF U=0 THEN U=V
3170 RETURN
3180 END
3300 U1=V
3310 FOR I=1 TO V
3320 H(I)=F(I)
3330 NEXT I
3340 RETURN
3350 END
4005 XBY(D(1))=089H
4010 XBY(B(1))=00
4015 XBY(A(1))=03
4020 XBY(A(1))=02
4025 XBY(D(1))=08BH
4030 XBY(A(1))=09H
4040 N=0
4045 TIME=0 : DBY(47H)=0 : CLOCK 1
4050 N=N+1
4055 DO
4060 M=XBY(B(1))
4065 UNTIL M>15.OR.TIME>5
4070 IF TIME>5 THEN N=N-1
4075 DO
4080 M=XBY(B(1))

```

```

4090 O=M
4100 CLOCK 0
4105 IF N=0 THEN O=0
4115 RETURN
4120 END
5005 XBY(D(1))=089H
5010 TIME=0 : CLOCK 1
5015 DO
5020 A=XBY(C(1))
5025 UNTIL A>=1.OR.TIME>10
5030 DO
5035 A=XBY(C(1))
5040 UNTIL A=0.OR.TIME>10
5045 DO
5050 A=XBY(C(1))
5055 UNTIL A>=1.OR.TIME>10
5057 CLOCK 0
5060 TIME=0 : DBY(47H)=0 : CLOCK 1
5065 DO
5070 A=XBY(C(1))
5075 UNTIL TIME>0.3
5080 DO
5085 B=XBY(C(1))
5090 UNTIL TIME>0.8
5095 DO
5100 C=XBY(C(1))
5105 UNTIL TIME>1.4
5110 DO
5115 D=XBY(C(1))
5120 UNTIL TIME>3.9
5125 CLOCK 0
5130 RETURN
5135 END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 6005 A=0
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

6010 XBY(D(1))=089H
6015 TIME=0 : DBY(47H)=0 : CLOCK 1
6020 DO
6025 A=XBY(C(1))
6030 UNTIL A>=1.OR.TIME>1
6040 RETURN
6045 END
7005 A=0 : B=0 : C=0
7007 D=0
7010 XBY(D(1))=089H
7020 TIME=0 : DBY(47H)=0 : CLOCK 1
7030 DO
7040 A=XBY(C(1))
7050 UNTIL TIME>0.3
7060 DO
7070 B=XBY(C(1))
7080 UNTIL TIME>0.8
7090 DO
7100 C=XBY(C(1))
7110 UNTIL TIME>1.4
7120 DO
7130 D=XBY(C(1))
7140 UNTIL TIME>2
7150 CLOCK 0
7160 IF A=0.AND.B=0.AND.C=0.AND.D=0 THEN 10260
7170 GOTO 7020
7180 END
8005 XBY(D(1))=089H
8010 XBY(B(1))=0DH
8020 XBY(A(1))=03
8030 XBY(A(1))=02
8040 XBY(B(1))=00
8050 XBY(A(1))=03
8060 XBY(A(1))=02

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 8060 XBY(A(1))=02
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

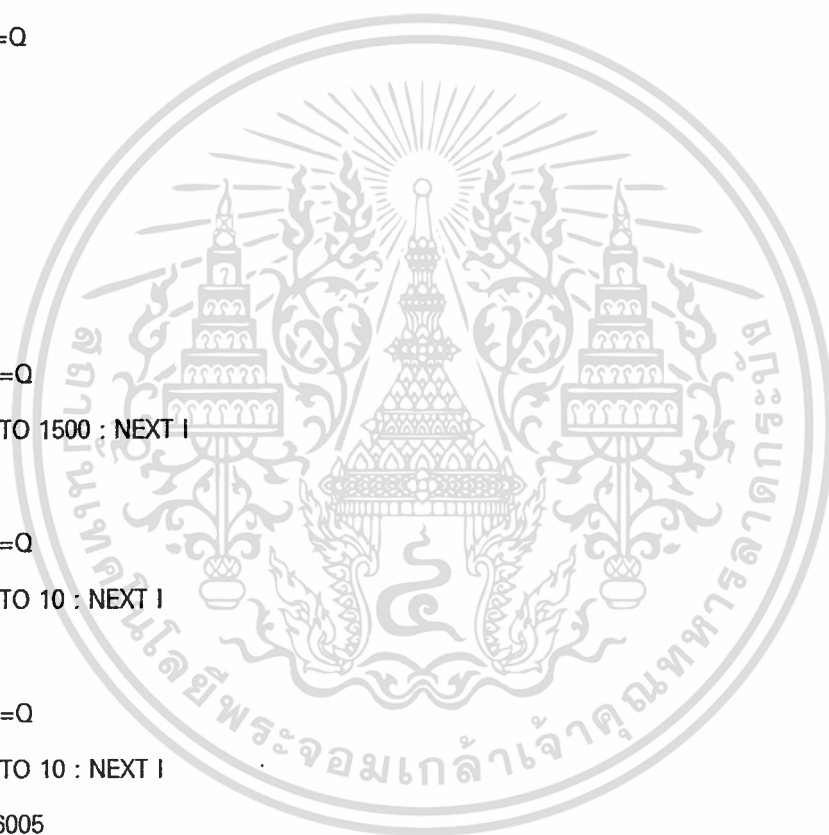
8070 XBY(B(1))=05
8080 XBY(A(1))=01
8090 XBY(A(1))=00
8100 FOR I=1 TO 20 : NEXT I
8110 G=(Q.OR.08)
8120 XBY(A(2))=G
8130 FOR I=1 TO 20 : NEXT I
8140 FOR K=1 TO U1
8150 XBY(B(1))=H(K)
8160 FOR J=1 TO 2
8170 XBY(A(1))=Y(J)
8180 FOR I=1 TO 5 : NEXT I
8190 NEXT J
8200 FOR I=1 TO 150 : NEXT I
8210 NEXT K
8220 Q=(G.AND.247)
8230 XBY(A(2))=Q
8240 RETURN
8250 END
9005 V=U
9010 U=3
9015 W(1)=1 : W(2)=9 : W(3)=1
9020 XBY(D(1))=089H
9025 XBY(B(1))=0DH
9030 XBY(A(1))=03
9035 XBY(A(1))=02
9040 XBY(B(1))=00
9045 XBY(A(1))=03
9050 XBY(A(1))=02
9055 XBY(B(1))=05
9060 XBY(A(1))=01
9065 XBY(A(1))=00
9070 FOR I=1 TO 20 : NEXT I

```

```

9080 XBY(A(2))=G
9085 FOR I=1 TO 20 : NEXT I
9090 FOR K=1 TO U
9095 XBY(B(1))=W(K)
9100 FOR J=1 TO 2
9110 XBY(A(1))=Y(J)
9115 FOR I=1 TO 5 : NEXT I
9120 NEXT J
9125 FOR I=1 TO 150 : NEXT I
9130 NEXT K
9135 Q=(G.AND.247)
9140 XBY(A(2))=Q
9145 U=V
9150 U2=0
9160 RETURN
9170 END
10000 Q=00
10010 XBY(A(2))=Q
10020 FOR I=1 TO 1500 : NEXT I
10030 Q=01
10040 XBY(A(2))=Q
10050 FOR I=1 TO 10 : NEXT I
10070 Q=19
10080 XBY(A(2))=Q
10090 FOR I=1 TO 10 : NEXT I
10100 GOSUB 6005
10110 IF A=0 THEN GOTO 10000
10120 IF A=1 THEN Q=23
10130 XBY(A(2))=Q
10140 IF U2=0 THEN GOSUB 2005
10150 IF U2=1 THEN GOSUB 8005
10160 IF U2=2 THEN GOSUB 9005
10165 IF U2>2 THEN GOSUB 9005
10170 Q=19

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

20090 TIME=0 : CLOCK 1
20100 DO
20110 UNTIL TIME>20
20130 XBY(B(2))=00
20140 Q=19
20150 XBY(A(2))=Q
20160 GOSUB 4005
20170 IF O=0.OR.O>7 THEN 43180
20180 IF O=1 THEN 31000
20190 IF O=2 THEN 32000
20200 IF O=3 THEN 33000
20210 IF O=4 THEN 34000
20220 IF O=5 THEN 35000
20230 IF O=6 THEN 36000
20240 IF O=7 THEN 30000
20250 END
30000 Q=83
30010 XBY(A(2))=Q
30020 FOR I=1 TO 10 : NEXT I
30030 TIME=0 : CLOCK 1
30040 DO
30050 Q=115
30060 XBY(A(2))=Q
30070 FOR I=1 TO 1000 : NEXT I
30080 Q=83
30090 XBY(A(2))=Q
30100 FOR I=1 TO 800
30120 S=XBY(C(2))
30130 IF S>=1 THEN 30150
30140 NEXT I
30150 UNTIL S=1.OR.TIME>120
30160 CLOCK 0
30170 IF S>=1 THEN 30360

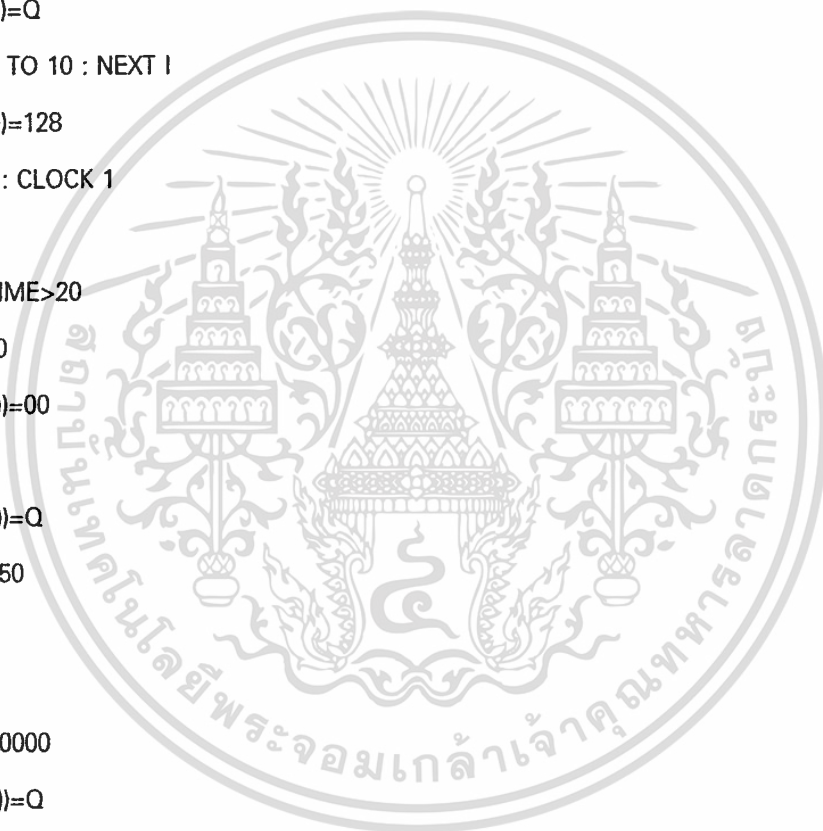
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 30180 Q=23
 ไม่วากรณ์ใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

30190 XBY(A(2))=Q
30200 FOR I=1 TO 10 : NEXT I
30210 XBY(B(2))=64
30220 TIME=0 : CLOCK 1
30230 DO
30240 UNTIL TIME>8
30250 CLOCK 0
30260 XBY(B(2))=00
30270 Q=19
30280 XBY(A(2))=Q
30290 FOR I=1 TO 10 : NEXT I
30300 XBY(B(2))=128
30310 TIME=0 : CLOCK 1
30320 DO
30330 UNTIL TIME>20
30340 CLOCK 0
30350 XBY(B(2))=00
30360 Q=00
30370 XBY(A(2))=Q
30380 GOTO 350
30390 END
31000 Q=23
31005 GOTO 50000
31010 XBY(A(2))=Q
31020 FOR I=1 TO 10 : NEXT I
31030 XBY(B(2))=04
31040 TIME=0 : CLOCK 1
31050 DO
31060 UNTIL TIME>6
31070 CLOCK 0
31080 XBY(B(2))=00
31090 Q=19
31100 XBY(A(2))=Q

```



```

31120 GOSUB 3005
31130 GOTO 43000
31140 END
32000 GOSUB 40000
32010 GOSUB 4005
32020 IF O=0.OR.O>9 THEN 43180
32030 IF O=1 THEN T=(T.OR.01)
32040 IF O=2 THEN T=(T.OR.02)
32050 IF O=3 THEN T=(T.OR.04)
32060 IF O=4 THEN T=(T.OR.08)
32070 IF O=5 THEN T=(T.OR.16)
32080 IF O=6 THEN T=(T.OR.32)
32090 IF O=7 THEN T=(T.OR.64)
32100 IF O=8 THEN T=(T.OR.128)
32110 IF O=9 THEN 43000
32120 XBY(A(3))=T
32130 GOTO 43000
32140 END
33000 GOSUB 40000
33010 GOSUB 4005
33020 IF O=0.OR.O>9 THEN 43180
33030 IF O=1 THEN T=(T.AND.254)
33040 IF O=2 THEN T=(T.AND.253)
33050 IF O=3 THEN T=(T.AND.251)
33060 IF O=4 THEN T=(T.AND.247)
33070 IF O=5 THEN T=(T.AND.239)
33080 IF O=6 THEN T=(T.AND.223)
33090 IF O=7 THEN T=(T.AND.191)
33100 IF O=8 THEN T=(T.AND.127)
33110 IF O=9 THEN 43000
33120 XBY(A(3))=T
33130 GOTO 43000
33140 END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 34000 T=00
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

34010 XBY(A(3))=T
34020 GOTO 43000
34030 END
35000 L=XBY(B(3))
35002 XBY(C2)=01 : XBY(C2)=080H
35006 XBY(W2)=68 : XBY(W2)=69 : XBY(W2)=86 : XBY(W2)=73
35008 XBY(W2)=67 : XBY(W2)=69 : XBY(W2)=35 : XBY(W2)=160
35010 GOSUB 40000
35020 GOSUB 4005
35025 XBY(C2)=0C0H
35030 IF O=0.OR.O>9 THEN 43180
35040 IF O=1 THEN 35200
35050 IF O=2 THEN 35300
35060 IF O=3 THEN 35400
35070 IF O=4 THEN 35500
35080 IF O=5 THEN 35600
35090 IF O=6 THEN 35700
35100 IF O=7 THEN 35800
35110 IF O=8 THEN 35900
35120 IF O=9 THEN 43000
35130 END
35200 L=(L.AND.01)
35203 XBY(W2)=49
35205 IF L=1 THEN GOSUB 41000
35210 IF L=0 THEN GOSUB 42000
35220 GOTO 43000
35300 L=(L.AND.02)
35303 XBY(W2)=50
35305 IF L=2 THEN GOSUB 41000
35310 IF L=0 THEN GOSUB 42000
35320 GOTO 43000
35400 L=(L.AND.04)
35403 XBY(W2)=51

```

```

35410 IF L=0 THEN GOSUB 42000
35420 GOTO 43000
35500 L=(LAND.08)
35503 XBY(W2)=52
35505 IF L=8 THEN GOSUB 41000
35510 IF L=0 THEN GOSUB 42000
35520 GOTO 43000
35600 L=(LAND.16)
35603 XBY(W2)=53
35605 IF L=16 THEN GOSUB 41000
35610 IF L=00 THEN GOSUB 42000
35620 GOTO 43000
35700 L=(LAND.32)
35703 XBY(W2)=54
35705 IF L=32 THEN GOSUB 41000
35710 IF L=00 THEN GOSUB 42000
35720 GOTO 43000
35800 L=(LAND.64)
35803 XBY(W2)=55
35805 IF L=64 THEN GOSUB 41000
35810 IF L=00 THEN GOSUB 42000
35820 GOTO 43000
35900 L=(LAND.128)
35903 XBY(W2)=56
35905 IF L=128 THEN GOSUB 41000
35910 IF L=00 THEN GOSUB 42000
35920 GOTO 43000
35930 END
36000 Q=23
36010 XBY(A(2))=Q
36020 FOR I=1 TO 10 : NEXT I
36030 XBY(B(2))=64
36040 TIME=0 : CLOCK 1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
36050 DO
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

36060 UNTIL TIME>8
36070 CLOCK 0
36080 XBY(B(2))=00
36090 Q=19
36100 XBY(A(2))=Q
36110 FOR I=1 TO 10 : NEXT I
36120 XBY(B(2))=128
36130 TIME=0 : CLOCK 1
36140 DO
36150 UNTIL TIME>20
36160 CLOCK 0
36170 XBY(B(2))=00
36180 GOTO 43180
36190 END
40000 Q=23
40010 XBY(A(2))=Q
40020 FOR I=1 TO 10 : NEXT I
40030 XBY(B(2))=08
40040 TIME=0 : CLOCK 1
40050 DO
40060 UNTIL TIME>7
40070 CLOCK 0
40080 XBY(B(2))=00
40090 Q=19
40100 XBY(A(2))=Q
40110 RETURN
40120 END
41000 Q=23
41005 XBY(W2)=160 : XBY(W2)=79 : XBY(W2)=78
41010 XBY(A(2))=Q
41020 FOR I=1 TO 10 : NEXT I
41030 XBY(B(2))=16
41040 TIME=0 : CLOCK 1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 41050 DO
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

41060 UNTIL TIME>5
41070 CLOCK 0
41080 XBY(B(2))=00
41090 Q=19
41100 XBY(A(2))=Q
41110 RETURN
41120 END
42000 Q=23
42005 XBY(W2)=160 : XBY(W2)=79 : XBY(W2)=70 : XBY(W2)=70
42010 XBY(A(2))=Q
42020 FOR I=1 TO 10 : NEXT I
42030 XBY(B(2))=32
42040 TIME=0 : CLOCK 1
42050 DO
42060 UNTIL TIME>5
42070 CLOCK 0
42080 XBY(B(2))=00
42090 Q=19
42100 XBY(A(2))=Q
42110 RETURN
42120 END
43000 Q=23
43005 XBY(C2)=01
43010 XBY(A(2))=Q
43020 FOR I=1 TO 10 : NEXT I
43030 XBY(B(2))=02
43040 TIME=0 : CLOCK 1
43050 DO
43060 UNTIL TIME>20
43070 CLOCK 0
43080 XBY(B(2))=00
43090 Q=19
43100 XBY(A(2))=Q

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 43110 GOSUB 4005
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

43120 IF O=0.OR.O>7 THEN 43180
43130 IF O=1 THEN 31000
43140 IF O=2 THEN 32000
43150 IF O=3 THEN 33000
43160 IF O=4 THEN 34000
43170 IF O=5 THEN 35000
43174 IF O=6 THEN 36000
43177 IF O=7 THEN 30000
43179 END
43180 Q=00
43190 XBY(A(2))=Q
43200 GOTO 350
43210 END
50000 XBY(C2)=01
50005 XBY(C2)=080H
50010 XBY(W2)=78
50015 XBY(W2)=49
50020 XBY(W2)=61
50025 XBY(W2)=160
50030 FOR I=1 TO 4
50035 P(I)=X(I)
50040 IF P(I)=10 THEN P(I)=0
50045 P(I)=P(I)+48
50050 XBY(W2)=P(I)
50055 NEXT I
50060 XBY(C2)=0C0H
50065 FOR I=5 TO U
50070 P(I)=X(I)
50075 IF P(I)=10 THEN P(I)=0
50080 P(I)=P(I)+48
50085 XBY(W2)=P(I)
50090 NEXT I
50095 FOR I=1 TO 500 : NEXT I

```

```

50105 XBY(C2)=080H
50110 XBY(W2)=78
50115 XBY(W2)=50
50120 XBY(W2)=61
50125 XBY(W2)=160
50130 FOR I=1 TO 4
50135 P(I)=H(I)
50140 IF P(I)=10 THEN P(I)=0
50145 P(I)=P(I)+48
50150 XBY(W2)=P(I)
50155 NEXT I
50160 XBY(C2)=0C0H
50165 FOR I=5 TO U1
50170 P(I)=H(I)
50175 IF P(I)=10 THEN P(I)=0
50180 P(I)=P(I)+48
50185 XBY(W2)=P(I)
50190 NEXT I
50200 GOTO 31010
60000 DATA 80,82,79,74,69,67,84,176
60010 DATA 51,47,50,84,160,160,160,63
60020 DATA 83,69,67,85,82,73,84,89
60030 DATA 38,67,79,78,84,82,79,76
60040 DATA 67,82,69,65,84,69,68,160
60050 DATA 66,89,161,161,161,160,160,160
60060 DATA 80,161,160,84,72,65,78,69
60070 DATA 84,160,160,160,160,160,160,160
60080 DATA 67,79,68,69,160,61,160,51
60090 DATA 55,48,49,51,48,54,53,160
60100 DATA 78,161,160,84,72,65,87,65
60110 DATA 84,67,72,65,73,160,160,160
60120 DATA 67,79,68,69,160,61,160,51
60130 DATA 55,48,49,51,48,54,55,160

```

60150 DATA 79,78,160,160,160,160,160

60160 DATA 67,79,68,69,160,61,160,51

60170 DATA 55,48,49,51,48,55,57,160

65000 END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค.

แสดงส่วนของอุปกรณ์ที่ใช้ในการทำโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET

83C154

CMOS SINGLE - CHIP 8 BIT MICROCONTROLLER

- 83C154 – CMOS SINGLE-CHIP 8-BIT MICROCONTROLLER with factory mask-programmable ROM
- 83C154F – The internal ROM code cannot be read or dumped after activation of a special protection
- 80C154 – ROMLESS version
- 83C154-1 – 16 MHz version
- 80C154-1 – 16 MHz ROMless version

FEATURES

- 16K x 8 BIT INTERNAL ROM
- 256 x 8 BIT RAM
- 32 PROGRAMMABLE I/O LINES (PROGRAMMABLE IMPEDANCE)
- THREE 16-BIT TIMER/COUNTERS (INCLUDING WATCH DOG AND 32 BIT TIMER)
- 64K PROGRAM MEMORY SPACE
- FULLY STATIC DESIGN
- POWER CONTROL MODES
- INTERRUPT PRIORITY CONTROL
- 0 TO 16 MHz
- BOOLEAN PROCESSOR
- 8 INTERRUPT SOURCES
- PROGRAMMABLE SERIAL PORT
- 64K DATA MEMORY SPACE
- TEMPERATURE RANGE:
 - COMMERCIAL
 - INDUSTRIAL

DESCRIPTION

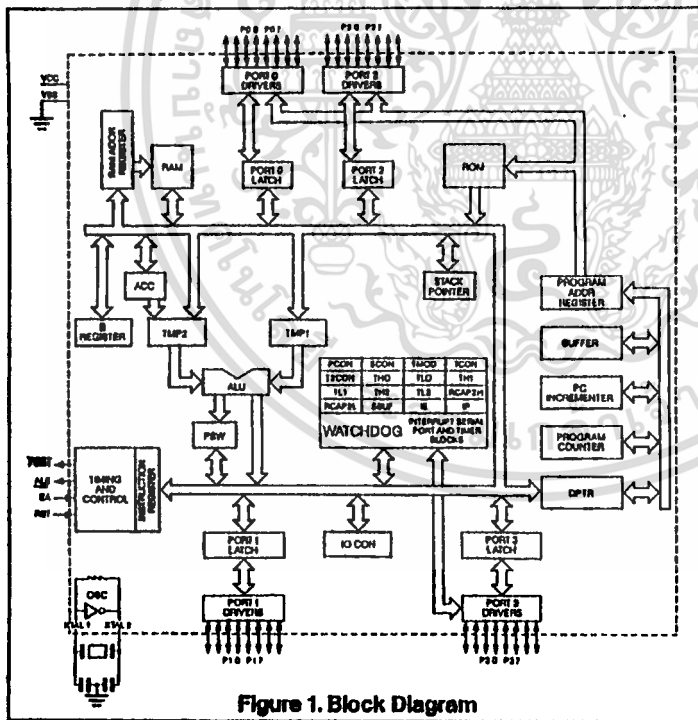


Figure 1. Block Diagram

The 83C154 retains all the features of the MHS 80C52 with extended ROM capacity (16K bytes), 256 bytes of RAM, 32 I/O lines, a 6-source 2-level interrupts, a full duplex serial port, an on-chip oscillator and clock circuits, three 16 bit timers with extra features: 32 bit timer and watch dog functions. Timer 0 and 1 can be configured by program to implement a 32 bit timer. The watch dog function can be activated either with timer 0, or timer 1 or both together (32 bit timer).

In addition, the 83C154 has two software selectable modes of reduced activity for further reduction of power consumption. In the Idle Mode, the CPU is frozen while the RAM is saved, and the timers, the serial port, and the interrupt system continue to function. In the Power Down Mode, the RAM is saved and the timers, serial port and interrupts continue to function when driven by external clocks. In addition as for the MHS 80C51/C52, the stop clock mode is also available.

83C154

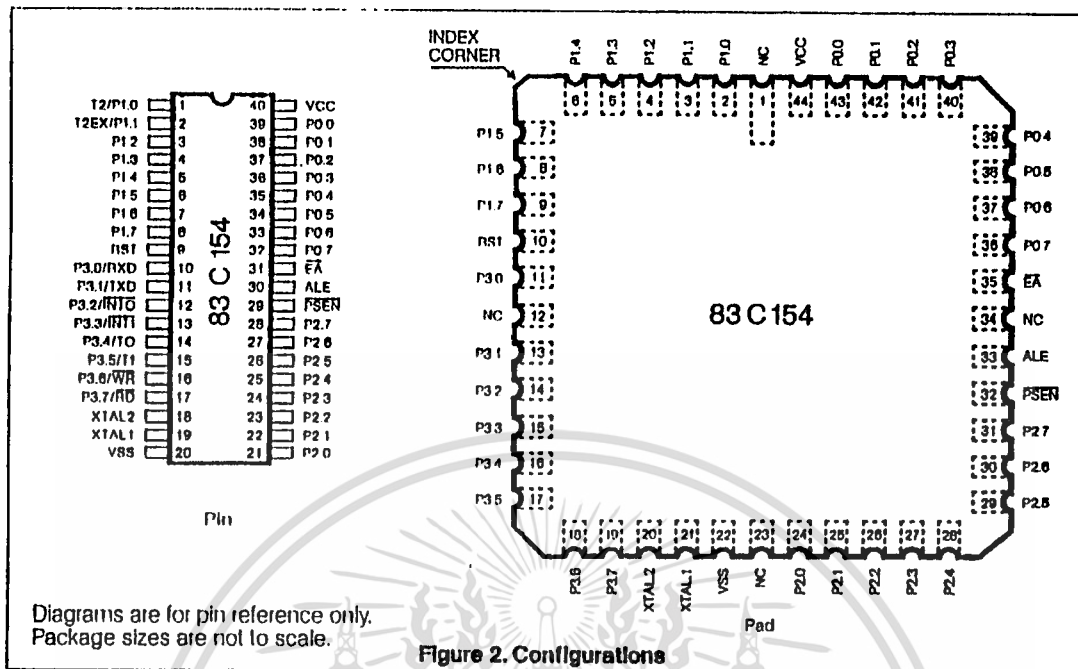


Figure 2. Configurations

IDLE AND POWER DOWN OPERATION.

Figure 3 shows the internal Idle and Power Down clock configuration. As illustrated, Power Down operation stops the oscillator. The interrupt, serial port, and timer blocks continue to function only with external clock (INT0, INT1, T0, T1).

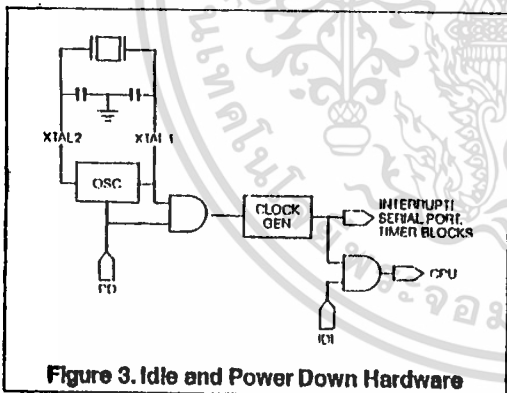


Figure 3. Idle and Power Down Hardware

Idle Mode operation allows the interrupt, serial port, and timer blocks to continue to function with internal or external clocks, while the clock to CPU is gated off. The special modes are activated by software via the Special Function Register, PCON. Its hardware address is 87H. PCON is not bit addressable.

PCON: Power Control Register

(MSB)				(LSB)			
SMOD	HPD	RPD	-	GF1	GF0	PD	IDL

Symbol	Position	Name and Function
SMOD	PCON.7	Double Baud rate bit. When set to a 1, the baud rate is doubled when the serial port is being used in either modes 1, 2 or 3.
HPD	PCON.6	Hard Power Down bit. Setting this bit allows CPU to enter in Power Down state on an external event (1 to 0 transition) on bit T1 (p. 3-5) the CPU quit the Hard Power Down mode when bit T1 (p. 3-5) go high or when reset is activated.
RPD	PCON.5	Recover from Idle or Power Down bit. When 0 RPD has no effect. When 1, RPD permits to exit from Idle or Power Down with any non enabled interrupt source (except timex 2). In this case the program start at the next address. When Interrupt is enabled, the appropriate interrupt routine is serviced.
-	PCON.4	(Reserved)
GF1	PCON.3	General-purpose flag bit.
GF0	PCON.2	General-purpose flag bit.
PD	PCON.1	Power Down bit. Setting this bit activates power down operation.
IDL	PCON.0	Idle mode bit. Setting this bit activates idle mode operation.

83C154

If 1's are written to PD and IDL at the same time, PD takes precedence. The reset value of PCON is (000X0000).

IDLE MODE

The instruction that sets PCON.0 is the last instruction executed before the Idle mode is activated. Once in the Idle mode the CPU status is preserved in its entirety: the Stack Pointer, Program Counter, Program Status Word, Accumulator, RAM, and all other registers maintain their data during Idle. In the Idle mode, the internal clock signal is gated off to the CPU, but interrupt, timer and serial port functions are maintained. Table 1 describes the status of the external pins during Idle mode.

There are three ways to terminate the Idle mode. Activation of any enabled interrupt will cause PCON.0 to be cleared by hardware, terminating Idle mode. The interrupt is serviced, and following RETI, the next instruction to be executed will be the one following the instruction that wrote 1 to PCON.0.

The flag bits GF0 and GF1 may be used to determine whether the interrupt was received during normal execution or during the Idle mode. For example, the instruction that writes to PCON.0 can also set or clear one or both flag bits. When Idle mode is terminated by an enabled interrupt, the service routine can examine the status of the flag bits.

The second way of terminating the Idle mode is with a hardware reset. Since the oscillator is still running, the hardware reset needs to be active for only 2 machine cycles (24 oscillator periods) to complete the reset operation.

The third way to terminate the Idle mode is the activation of any disabled interrupt when recover is programmed (RPD=1). This will cause PCON.0 to be cleared. No interrupt is serviced. The next instruction is executed. If interrupt are disabled and RPD=0, only a reset can cancel the Idle mode.

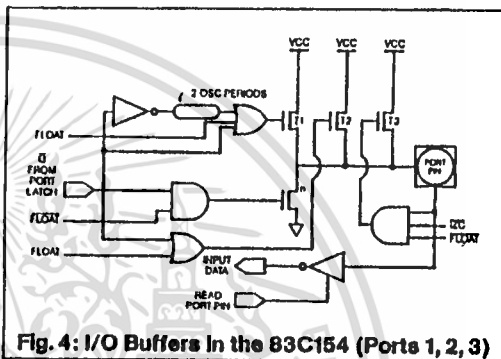
POWER DOWN MODE

The instruction that sets PCON.1 is the last executed prior to entering power down. Once in power down, the oscillator is stopped. The contents of the onchip RAM and the Special Function Register is saved during power down mode. The three ways to terminate the Power Down mode are the same than the Idle mode. But since the onchip oscillator is stopped, the external interrupts, timers and serial port must be sourced by external clocks only, via INT0, INT1, T0, T1. In the Power Down mode, VCC may be lowered to

minimize circuit power consumption. Care must be taken to ensure the voltage is not reduced until the power down mode is entered, and that the voltage is restored before the hardware reset is applied which frees the oscillator. Reset should not be released until the oscillator has restarted and stabilized.

When using voltage reduction: Interrupt, timers and serial port functions are guaranteed in the VCC specification limits.

Table 1 describes the status of the external pins while in the power down mode. It should be noted that if the power down mode is activated while in external program memory, the port data that is held in the Special Function Register P2 is restored to Port 2. If the port switches from 0 to 1, the port pin is held high during the power down mode by the strong pullup, T1, shown in Figure 4.



STOP CLOCK MODE

Due to static design, the MHS 83C154 clock speed can be reduced until 0 MHz without any data loss in memory or registers. This mode allows step by step utilization, and permits to reduce system power consumption by bringing the clock frequency down to any value. At 0 MHz, the power consumption is the same as in the Power Down Mode.

83C154 I/O PORTS

The I/O drives for P1, P2, P3 of the 83C154 are impedance programmable. The I/O buffers for Ports 1, 2 and 3 are implemented as shown in figure 4. When the port latch contains 0, all pFETS in figure 4 are off while the nFET is turned on. When the port latch makes a 0-to-1 transition, the nFET turns off. The strong pullup pFET, T1, turns on for two oscillator periods, pulling the output high very rapidly. As the output line is

Table 1. Status of the external pins during Idle and Power Down modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Port Data	Port Data	Port Data	Port Data
Idle	External	1	1	Floating	Port Data	Address	Port Data
Power Down	Internal	0	0	Port Data	Port Data	Port Data	Port Data
Power Down	External	0	0	Floating	Port Data	Port Data	Port Data

83C154

drawn high, pFET T3 turns on through the inverter to supply the IOH source current. This inverter and T3 form a latch which holds the 1 and is supported by T2. When Port 2 is used as an address port, for access to external program or data memory, any address bit that contains a 1 will have its strong pullup turned on for the entire duration of the external memory access.

When an I/O pin on Ports 1, 2 or 3 is used as an Input, the user should be aware that the external circuit must sink current during the logical 1-to-0 transition. The maximum sink current is specified as I_{TL} under the D.C. Specifications. When the input goes below approximately 2V, T3 turns off to save ICC current. Note, when returning to a logical 1, T2 is the only internal pullup that is on. This will result in a slow rise time if the user's circuit does not force the input line high.

The input impedance of Port 1, 2, 3 are programmable through the register IOCON. The ALF bit (IOCON0) set all of the Port 1, 2, 3 floating when a Power Down mode occurs. The P1HZ, P2HZ, P3HZ bits (IOCON1, IOCON2, IOCON3) set respectively the Ports P1, P2, P3 in floating state. The IZC (IOCON4) allows to choose input impedance of all ports (P1, P2, P3). When IZC = 0, T2 and T3 pullup of I/O ports are active; the internal input impedance is approximately 10K. When IZC = 1 only T2 pull-up is active. The T3 pull-up is turned off by IZC. The internal impedance is approximately 100K.

PIN DESCRIPTIONS

VSS

Circuit ground potential.

VCC

Supply voltage during normal, Idle, and Power Down operation.

PORT 0

Port 0 is an 8-bit open drain bi-directional I/O port. Port 0 pins that have 1's written to them float, and in that state can be used as high-impedance inputs.

Port 0 is also the multiplexed low-order address and data bus during accesses to external Program and Data Memory. In this application it uses strong internal pullups when emitting 1's. Port 0 also outputs the code bytes during program verification in the 83C154. External pullups are required during program verification. Port 0 can sink eight LS TTL inputs.

PORT 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. Port 1 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}, on the data sheet) because of the internal pullups.

Port 1 also receives the low-order address byte during program verification. In the 83C154, Port 1 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

PORT 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. Port 2 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}, on

the data sheet) because of the internal pullups. Port 2 emits the high-order address byte during fetches from external Program Memory and during accesses to external Data Memory that use 16-bit addresses (MOVX @ DPTR). In this application, it uses strong internal pullups when emitting 1's. During accesses to external Data Memory that use 8-bit addresses (MOVX @ R1), Port 2 emits the contents of the P2 Special Function Register.

It also receives the high-order address bits and control signals during program verification in the 83C154. Port 2 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

PORT 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. Port 3 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}, on the data sheet) because of the pullups. It also serves the functions of various special features of the MCS-51 Family, as listed below.

Port Pin	Alternate Function
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	IO (Timer 0 external input)
P3.5	T1 (Timer 1 external input)
P3.6	WR (external Data Memory write strobe)
P3.7	RD (external Data Memory read strobe)

Port 3 can sink/source three LS TTL inputs. It can drive CMOS inputs without external pullups.

RST

A high level on this for two machine cycles while the oscillator is running resets the device. An internal pull-down resistor permits Power-On reset using only a capacitor connected to VCC.

ALE

Address Latch Enable output for latching the low byte of the address during accesses to external memory. ALE is activated as though for this purpose at a constant rate of 1/6 the oscillator frequency except during an external data memory access at which time one ALE pulse is skipped. ALE can sink/source 8 LS TTL inputs. It can drive CMOS inputs without an external pullup.

PSEN

Program Store Enable output is the read strobe to external Program Memory. PSEN is activated twice each machine cycle during fetches from external Program Memory. (However, when executing out of external Program Memory, two activations of PSEN are skipped during each access to external Data Memory). PSEN is not activated during fetches from internal Program Memory. PSEN can sink/source 8 LS TTL inputs. It can drive CMOS inputs without an external pullup.

EA

When EA is held high, the CPU executes out of internal Program Memory (unless the Program Counter

exceeds 3FFFH). When EA is held low, the CPU executes only out of external Program Memory. EA must not be floated.

XTAL1

Input to the inverting amplifier that forms the oscillator. Receives the external oscillator signal when an external oscillator is used.

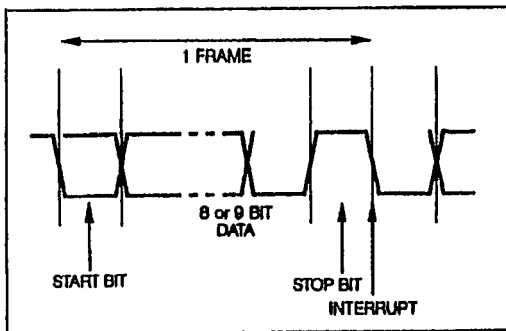
XTAL2

Output of the inverting amplifier that forms the oscillator. This pin should be floated when an external oscillator is used.

OSCILLATOR CHARACTERISTICS

XTAL1 and XTAL2 are the input and output respectively, of an inverting amplifier which is configured for use as an on-chip oscillator, as shown in figure 5. Either a quartz crystal or ceramic resonator may be used.

To drive the device from an external clock source, XTAL1 should be driven while XTAL2 is left unconnected as shown in figure 6. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum high and low times specified on the Data Sheet must be observed.



TIMER FUNCTIONS

In fact, timer 0 & 1 can be connected by a software instruction to implement a 32-bit timer function. Timer 0 (mode 3) or timer 1 (mode 0, 1, 2) or a 32-bit timer consisting of timer 0 + timer 1 can be employed in the watchdog mode, in which case a CPU reset is generated upon a TF1 flag.

The internal pull-up resistances at ports 1 ~ 3 can be set to a ten times increased value simply by software.

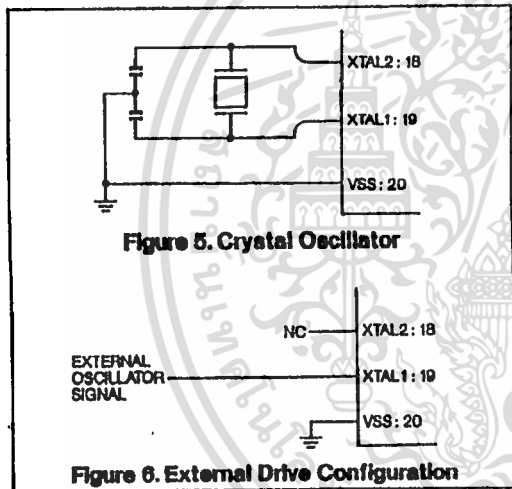
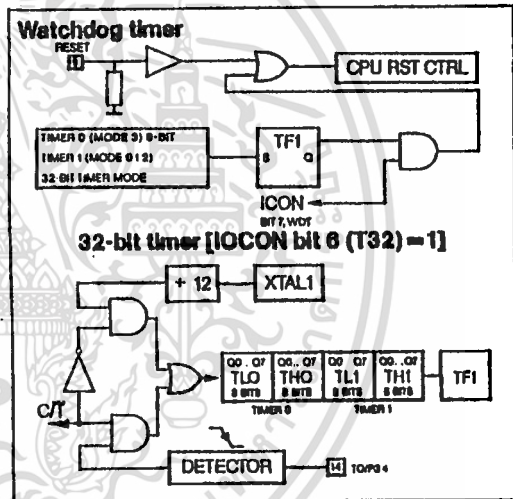


Figure 5. Crystal Oscillator

Figure 6. External Drive Configuration



PORT 1 SECONDARY FUNCTIONS

This is a quasi-bidirectional I/O port, internally pulled up when used as input ports. Two of the ports have been allocated a second function which are :

- P1.0 [T2]: External clock input for timer/counter 2.
- P1.1 [T2EX]: A trigger input for timer/counter 2, to be reloaded or captured causing the timer/counter 2 interrupt.

INTERRUPT MODES

The MHS 80C154/83C154 is capable of handling two external interrupts, three interrupts from the timers, and one interrupt from the serial port, through its incorporated six source, two-level interrupt structure.

SERIAL PORT TIMING

The interrupt is executed after the Stop Bit.

TIMER/EVENT COUNTER 2

Timer 2 is a 16-bit timer/counter like Timers 0 and 1, it can operate either as a timer or as an event counter. This is selected by bit C/T2 in the Special Function Register T2CON (Figure 7). It has three operating modes: "capture", "autoload" and "baud rate generator", which are selected by bits in T2CON as shown in Table 2.

Table 2. Timer 2 Operating Modes

RCLK + TCLK	CP/RL2	TR2	MODE
0	0	1	16 bit auto-reload
0	1	1	16-bit capture
1	X	1	baud rate generator
X	X	0	(off)

In the capture mode there are two options which are selected by bit EXEN2 in T2CON. If EXEN2 = 0, then Timer 2 is a 16-bit timer or counter which upon overflowing sets bit TF2, the Timer 2 overflow bit, which can be used to generate an interrupt. If EXEN2 = 1, then Timer 2 still does the above, but with the added feature that a 1-to-0 transition at external input T2EX causes the current value in the Timer 2 registers, TL2 and TH2, to be captured into registers RCAP2L and RCAP2H, respectively. (RCAP2L and RCAP2H are new Special Function Registers in the 80C52). In addition, the transition at T2EX causes bit EXF2 in T2CON to be set, and EXF2, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 8.

In the auto-reload mode there are again two options, which are selected by bit EXEN2 in T2CON. If EXEN2 = 0, then when Timer 2 rolls over it not only sets TF2 but also causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2L and RCAP2H, which are preset by software. If EXEN2 = 1, then Timer 2 still does the above, but with the added feature that a 1-to-0 transition at external input T2EX will also trigger the 16-bit reload and set EXF2. The auto-reload mode is illustrated in Figure 9. The baud rate generator mode is selected by: RCLK = 1 and/or TCLK = 1.

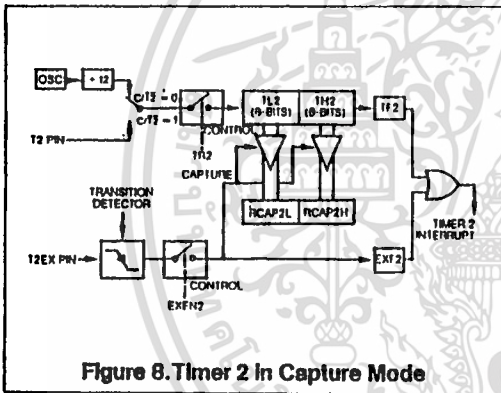


Figure 8. Timer 2 in Capture Mode

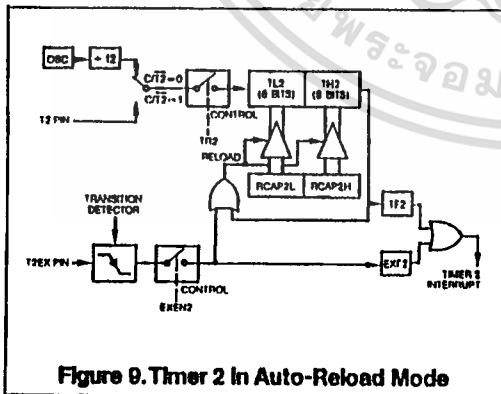
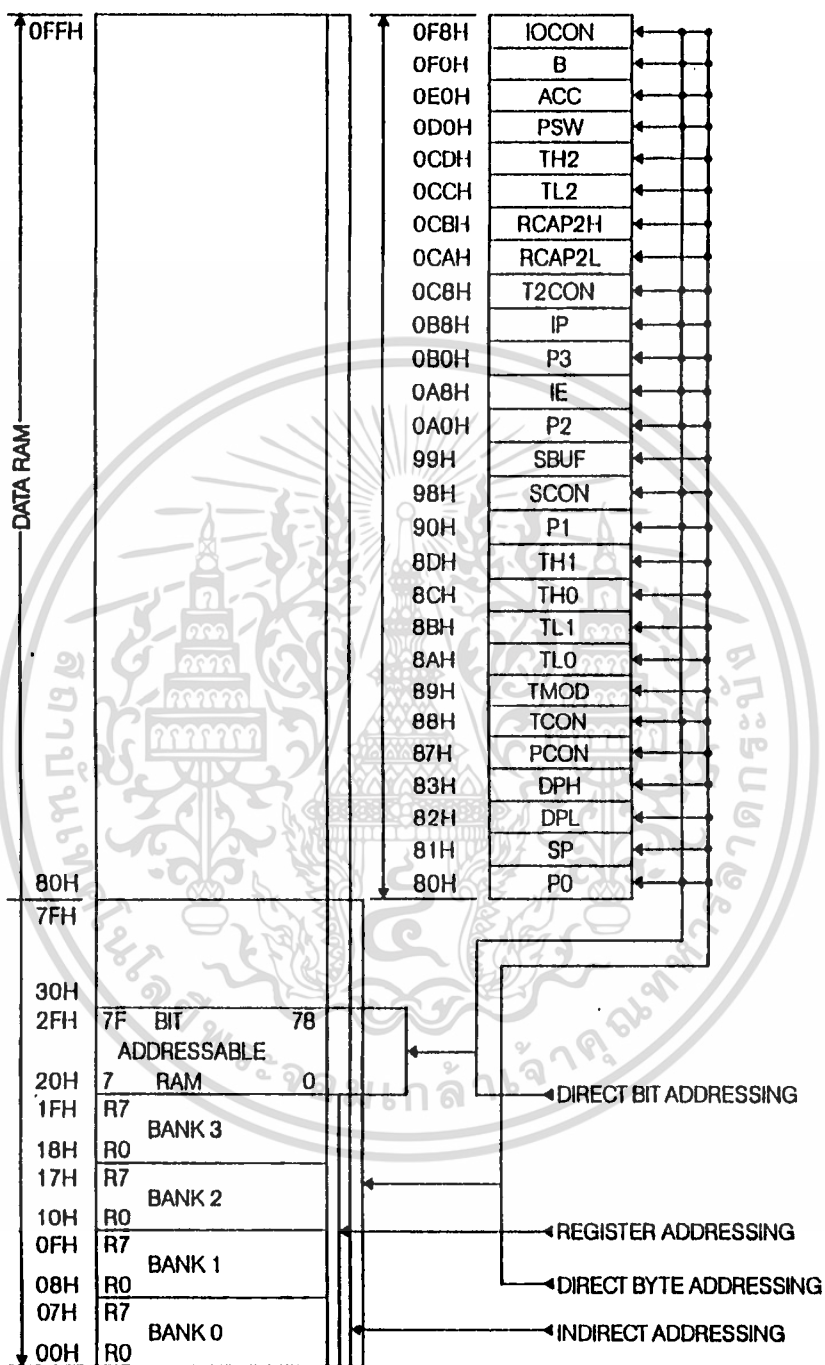


Figure 9. Timer 2 in Auto-Reload Mode

(MSB)		(LSB)					
TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
Symbol	Position	Name and Significance					
TF2	T2CON.7	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.					
EXF2	T2CON.6	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software.					
RCLK	T2CON.5	Receive clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.					
TCLK	T2CON.4	Transmit clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.					
EXEN2	T2CON.3	Timer 2 external enable flag. When set, allows capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events as T2EX.					
TR2	T2CON.2	Start/stop control for Timer 2. A logic 1 starts the timer.					
C/T2	T2CON.1	Timer or counter select. (Timer 2) 0 = Internal timer (OSC/12) 1 = External event counter (falling edge triggered).					
CP/RL2	T2CON.0	Capture/Reload flag. When set, captures will occur on negative transitions at T2EX if EXEN2 = 1. When cleared, auto reloads will occur either with Timer 2 overflows or negative transitions at T2EX when EXEN2 = 1. When either RCLK = 1 or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.					

Figure 7. T2CON: Timer/Counter 2 Control Register

DATA MEMORY AND SPECIAL FUNCTION REGISTER LAYOUT DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED DIAGRAM OF DATA MEMORY (RAM)

0FFH									255		
7FH									127		
2FH	7F	7E	7D	7C	7B	7A	79	78	47	DIRECT BIT ADDRESSING	
2EH	77	76	75	74	73	72	71	70	46		
2DH	6F	6E	6D	6C	6B	6A	69	68	45		
2CH	67	66	65	64	63	62	61	60	44		
2BH	5F	5E	5D	5C	5B	5A	59	58	43		
2AH	57	56	55	54	53	52	51	50	42		
29H	4F	4E	4D	4C	4B	4A	49	48	41		
28H	47	46	45	44	43	42	41	40	40		
27H	3F	3E	3D	3C	3B	3A	39	38	39		
26H	37	36	35	34	33	32	31	30	38		
25H	2F	2E	2D	2C	2B	2A	29	28	37		
24H	27	26	25	24	23	22	21	20	36		
23H	1F	1E	1D	1C	1B	1A	19	18	35		
22H	17	16	15	14	13	12	11	10	34		
21H	0F	0E	0D	0C	0B	0A	09	08	33		
20H	07	06	05	04	03	02	01	00	32		
1FH	Bank 3								31	DIRECT BYTE ADDRESSING	
18H	Bank 2								24		
17H									23		
10H	Bank 1								16		
0FH									15		
08H	Bank 0								8		
07H									7		
00H									0		REGISTER ADDRESSING

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED DIAGRAM OF SPECIAL FUNCTION REGISTERS

Direct Byte Address	Bit Address								Special Function Register Symbol
	(MSB)							(LSB)	
	WDT	T32	SERR	IZC	P3HZ	P2HZ	P1HZ	ALF	
0F8H	FF	FE	FD	FC	FB	FA	F9	F8	IOCON
0F0H	F7	F6	F5	F4	F3	F2	F1	F0	B
0E0H	E7	E6	E5	E4	E3	E2	E1	E0	ACC
	CY	AC	F0	RS1	RS0	OV	F1	P	
0D0H	D7	D6	D5	D4	D3	D2	D1	D0	PSW
0CDH	Not Bit Addressable								TH2
0CCH	Not Bit Addressable								TL2
0CBH	Not Bit Addressable								RCAP2H
0CAH	Not Bit Addressable								RCAP2L
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2	
0C8H	CF	CE	CD	CC	CB	CA	C9	C8	T2CON
	PCT		PT2	PS	PT1	PX1	PT0	PX0	
0B8H	BF	-	BD	BC	BB	BA	B9	B8	IP
0B0H	B7	B6	B5	B4	B3	B2	B1	B0	P3
	EA		ET2	ES	ET1	EX1	ET0	EX0	
0A8H	AF	-	AD	AC	AB	AA	A9	A8	IE
0A0H	A7	A6	A5	A4	A3	A2	A1	A0	P2
99H	Not Bit Addressable								SBUF
	SM0	SM1	SM2	REN	TB8	RB8	TI	RI	
98H	9F	9E	9D	9C	9B	9A	99	98	SCON
90H	97	96	95	94	93	92	91	90	P1
8DH	Not Bit Addressable								TH1
8CH	Not Bit Addressable								TH0
8BH	Not Bit Addressable								TL1
8AH	Not Bit Addressable								TLO
89H	Not Bit Addressable								TMOD
	TF1	TR1	TF0	TRO	IE1	IT1	IE0	IT0	
88H	8F	8E	8D	8C	8B	8A	89	88	TCON
87H	Not Bit Addressable								PCON
83H	Not Bit Addressable								DPH
82H	Not Bit Addressable								DPL
81H	Not Bit Addressable								SP
80H	87	86	85	84	83	82	81	80	P0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

83C154

SPECIAL FUNCTION REGISTERS

TIME MODE REGISTER (TMOD)

NAME	ADDRESS	MSB								LSB
		7	6	5	4	3	2	1	0	
TMOD	89H	GATE	C/T	M1	M0	GATE	C/T	M1	M0	
BIT LOCATION	FLAG	FUNCTION								
TMOD.0	M0	M1	M0	Timer/counter 0 mode setting.						
		0	0	8-bit timer/counter with 5-bit prescaler.						
		0	1	16-bit timer/counter.						
		1	0	8-bit timer/counter with 8-bit auto reloading.						
TMOD.1	M1	1	1	Timer/counter 0 separated into TLO (8-bit) timer/counter and TH0 (8-bit) timer/counter. TFO is set by TLO carry, and TF1 is set by TH0 carry.						
TMOD.2	C/T	Timer/counter 0 count clock designation control bit. XTAL·2 divided by 12 clocks is the input applied to timer/counter 0 when C/T="0". The external clock applied to the T0 pin is the input applied to timer/counter 0 when C/T="1".								
TMOD.3	GATE	When this bit is "0", the TR0 bit of TCON (timer control register) is used to control the start and stop of timer/counter 0 counting. If this bit is "1", timer/counter 0 starts counting when both the TR0 bit of TCON and INT0 pin input signal are "1", and stops counting when either is changed to "0".								
TMOD.4	M0	M1	M0	Timer/counter 1 mode setting.						
		0	0	8-bit timer/counter with 5-bit prescaler.						
		0	1	16-bit timer/counter.						
		1	0	8-bit timer/counter with 8-bit auto reloading.						
TMOD.5	M1	1	1	Timer/counter 1 operation stopped.						
TMOD.6	C/T	Timer/counter 1 count clock designation control bit. XTAL·2 divided by 12 clocks is the input applied to timer/counter 1 when C/T="0". The external clock applied to the T1 pin is the input applied to timer/counter 1 when C/T="1".								
TMOD.7	GATE	When this bit is "0", the TR1 bit of TCON is used to control the start and stop of timer/counter 1 counting. If this bit is "1", timer/counter 1 starts counting when both the TR1 bit of TCON and INT1 pin input signal are "1", and stops counting when either is changed to "0".								

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

83C154

TIMER CONTROL REGISTER (TCON)

NAME	ADDRESS	MSB								LSB
		7	6	5	4	3	2	1	0	
TCON	88H	TF1	TR1	TFO	TRO	IE1	IT1	IE0	IT0	
BIT LOCATION	FLAG	FUNCTION								
TCON.0	IT0	External interrupt 0 signal used in level detect mode when this bit is "0", and in trigger detect mode when "1".								
TCON.1	IE0	Interrupt request flag for external interrupt 0. Bit is reset automatically when interrupt is serviced. Bit can be set and reset by software when IT0="1".								
TCON.2	IT1	External interrupt 1 signal used in level detect mode when this bit is "0", and in trigger detect mode when "1".								
TCON.3	IE1	Interrupt request flag for external interrupt 1. Bit is reset automatically when interrupt is serviced. Bit can be set and reset by software when IT1="1".								
TCON.4	TRO	Counting start and stop control bit for timer/counter 0. Timer/counter 0 starts counting when this bit is "1", and stops counting when "0".								
TCON.5	TFO	Interrupt request flag for timer interrupt 0. Bit is reset automatically when interrupt is serviced. Bit is set to "1" when carry signal is generated from timer/counter 0.								
TCON.6	TR1	Counting start and stop control bit for timer/counter 1. Timer/counter 1 starts counting when this bit is "1", and stops counting when "0".								
TCON.7	TF1	Interrupt request flag for timer interrupt 1. Bit is reset automatically when interrupt is serviced. Bit is set to "1" when carry signal is generated from timer/counter 1.								

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

83C154

POWER CONTROL REGISTER (PCON)

NAME	ADDRESS	MSB				LSB						
		7	6	5	4	3	2	1	0			
PCON	87H	SMOD	HPD	RPD	-	GF1	GF0	PD	IDL			
BIT LOCATION	FLAG	FUNCTION										
PCON.0	IDL	IDLE mode set when this bit is set to "1". CPU operations are stopped when IDLE mode is set, but XTAL1-2, timer/counters 0, 1, and 2, the interrupt circuits, and serial port remain active. IDLE mode is cancelled when the CPU is reset or when an interrupt is generated.										
PCON.1	PD	PD mode set when this bit is set to "1". CPU operations and XTAL1-2 are stopped when PD mode is set. PD mode is cancelled when the CPU is reset or when an interrupt is generated.										
PCON.2	GF0	General purpose bit. Testing this flag when IDLE mode is cancelled by an interrupt shows whether the interrupt is a normal interrupt or an IDLE mode release interrupt.										
PCON.3	GF1	General purpose bit. Testing this flag when PD mode is cancelled by an interrupt shows whether the interrupt is a normal interrupt or a PD mode release interrupt.										
PCON.4	-	Reserved bit. The output data is "1" if the bit is read.										
PCON.5	RPD	Bit used to specify cancellation of CPU power down mode (IDLE or PD) by interrupt signal. Power down mode cannot be cancelled by interrupt signal if interrupt is not enabled by IE (interrupt enable register) when this bit is "0". If the interrupt flag is set to "1" by an interrupt request signal when this bit is "1" (even if interrupt is disabled), the program is executed from the next address of the power down mode setting instruction. The flag is reset to "0" by software.										
										ENABLE	RECOVER	
										0	0	PWD not cancelled
										1	0	Execute interrupt routine
										0	1	Execute next address
1	1	Execute interrupt routine										
PCON.6	HPD	The hard power down setting mode is enabled when this bit is set to "1". If the level of the power failure detect signal applied to the HPD1 pin (pin 3.5) is changed from "1" to "0" when this bit is "1", XTAL1-2 oscillation is stopped and the system is put into hard power down mode. HPD mode is cancelled when the CPU is reset, or HPD1 pin go high.										
PCON.7	SMOD	When the time/counter 1 carry signal is used as a clock in mode 1, 2 or 3 of the serial port, this bit has the following functions. The serial port operation clock is reduced by 1/2 when the bit is "0" for delayed processing. And when the bit is "1", the serial port operation clock is normal for faster processing.										

83C154

SERIAL PORT CONTROL REGISTER (SCON)

NAME	ADDRESS	MSB							LSB
		7	6	5	4	3	2	1	
SCON	98H	SM0	SM1	SM2	REN	TB8	RB8	TI	RI
BIT LOCATION	FLAG	FUNCTION							
SCON.0	RI	"End of serial port reception" interrupt request flag. This flag must be reset by software during interrupt service routine. This flag is set after the eighth bit of data has been received when in mode 0, or by the STOP bit when in any other mode. In mode 2 or 3, however RI is not set if the RB8 data is "0" with SM2="1". RI is set in mode 1 if STOP is received when SM2="1".							
SCON.1	TI	"End of serial port transmission" interrupt request flag. This flag must be reset by software during interrupt service routine. This flag is set after the eighth bit of data has been sent when in mode 0, or after the last bit of data has been sent when in any other mode.							
SCON.2	RB8	The ninth bit of data received in mode 2 or 3 is passed to RB8. The STOP bit is applied to RB8 if SM2="0" when in mode 1. RB8 can not be used in mode 0.							
SCON.3	TB8	The TB8 data is sent as the ninth data bit when in mode 2 or 3. Any desired data can be set in TB8 by software.							
SCON.4	REN	Reception enable control bit. No reception when REN="0". Reception enabled when REN="1".							
SCON.5	SM2	If the ninth bit of received data is "0" with SM2="1" in mode 2 or 3, the "end of reception" signal is not set in the RI flag. Nor is the "end of reception" signal set in the RI flag if the STOP bit is not "1" when SM2="1" in mode 1.							
SCON.6	SM1	SM0	SM1	MODE					
		0	0	0	8-bit shift register I/O.				
SCON.7	SM0	0	1	1	8-bit UART variable baud rate.				
		1	0	2	9-bit UART 1/32 XTAL1, 1/64 XTAL1 baud rate.				
		1	1	3	9-bit UART variable baud rate.				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

83C154

INTERRUPT ENABLE REGISTER (IE)

NAME	ADDRESS	MSB								LSB
		7	6	5	4	3	2	1	0	
IE	0A8H	EA	-	ET2	ES	ET1	EX1	ET0	EX0	
BIT LOCATION	FLAG	FUNCTION								
IE.0	EX0	Interrupt control bit for external interrupt 0. Interrupt disabled when bit is "0". Interrupt enabled when bit is "1".								
IE.1	ET0	Interrupt control bit for timer interrupt 0. Interrupt disabled when bit is "0". Interrupt enabled when bit is "1".								
IE.2	EX1	Interrupt control bit for external interrupt 1. Interrupt disabled when bit is "0". Interrupt enabled when bit is "1".								
IE.3	ET1	Interrupt control bit for timer interrupt 1. Interrupt disabled when bit is "0". Interrupt enabled when bit is "1".								
IE.4	ES	Interrupt control for serial port. Interrupt disabled when bit is "0". Interrupt enabled when bit is "1".								
IE.5	ET2	Interrupt control bit for timer interrupt 2. Interrupt disabled when bit is "0". Interrupt enabled when bit is "1".								
IE.6	-	Reserved bit. The output data is "1" if the bit is read.								
IE.7	EA	Overall interrupt control bit. All interrupts are disabled when bit is "0". All interrupts are controlled by IE.0 thru IE.5 when bit is "1".								

INTERRUPT PRIORITY REGISTER (IP)

NAME	ADDRESS	MSB								LSB
		7	6	5	4	3	2	1	0	
IP	0B8H	PCT	-	PT2	PS	PT1	PX1	PT0	PX0	
BIT LOCATION	FLAG	FUNCTION								
IP.0	PX0	Interrupt priority bit for external interrupt 0. Priority is assigned when bit is "1".								
IP.1	PT0	Interrupt priority bit for timer interrupt 0. Priority is assigned when bit is "1".								
IP.2	PX1	Interrupt priority bit for external interrupt 1. Priority is assigned when bit is "1".								
IP.3	PT1	Interrupt priority bit for timer interrupt 1. Priority is assigned when bit is "1".								
IP.4	PS	Interrupt priority bit for serial port. Priority is assigned when bit is "1".								
IP.5	PT2	Interrupt priority bit for timer interrupt 2. Priority is assigned when bit is "1".								
IP.6	-	Reserved bit. The output data is "1" if the bit is read.								
IP.7	PCT	Priority interrupt circuit control bit. The priority register contents are valid and priority assigned interrupts can be processed when this bit is "0". When the bit is "1", the priority interrupt circuit is stopped, and interrupts can only be controlled by the interrupt enable register (IE).								

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

83C154

PROGRAM STATUS WORD REGISTER (PSW)

NAME	ADDRESS	MSB							LSB
		7	6	5	4	3	2	1	
PSW	0D0H	CY	AC	F0	RS1	RS0	OV	F1	P
BIT LOCATION	FLAG	FUNCTION							
PSW.0	P	Accumulator (ACC) parity indicator. "1" when the "1" bit number in the accumulator is an odd number, and "0" when an even number.							
PSW.1	F1	User flag which may be set to "0" or "1" as desired by the user.							
PSW.2	OV	Overflow flag which is set if the carry C6 from bit 6 of the ALU or CY is "1" as a result of an arithmetic operation. The flag is also set to "1" if the resultant product of executing a multiplication instruction (MUL AB) is greater than 0FFH, but is reset to "0" if the product is less than or equal to 0FFH.							
PSW.3	RS0	RAM register bank switch.							
		RS1	RS0	BANK	RAM ADDRESS				
PSW.4	RS1	0	0	0	00H - 07H				
		0	1	1	08H - 0FH				
		1	0	2	10H - 17H				
		1	1	3	18H - 1FH				
PSW.5	F0	User flag which may be set to "0" or "1" as desired by the user.							
PSW.6	AC	Auxiliary carry flag. This flag is set to "1" if a carry C ₃ is generated from bit 3 of the ALU as a result of executing an arithmetic operation instruction. In all other cases, the flag is reset to "0".							
PSW.7	CY	Main carry flag. This flag is set to "1" if a carry C ₇ is generated from bit 7 of the ALU as result of executing an arithmetic operation instruction. If a carry C ₇ is not generated, the flag is reset to "0".							

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

83C154

I/O CONTROL REGISTER (IOCON)

NAME	ADDRESS	MSB							LSB
		7	6	5	4	3	2	1	
IOCON	0F8H	WDT	T32	SERR	IZC	P3HZ	P2HZ	P1HZ	ALF
BIT LOCATION	FLAG	FUNCTION							
IOCON.0	ALF	If CPU power down mode (PD, HPD) is activated with this bit set to "1", the outputs from ports 0, 1, 2 and 3 are switched to floating status. When this bit is "0", ports 0, 1, 2 and 3 are in output mode.							
IOCON.1	P1HZ	Port 1 becomes a floating state input port when this bit is "1".							
IOCON.2	P2HZ	Port 2 becomes a floating state input port when this bit is "1".							
IOCON.3	P3HZ	Port 3 becomes a floating state input port when this bit is "1".							
IOCON.4	IZC	The 10 kohm pull-up resistance for ports 1, 2 and 3 is switched off when this bit is "1", leaving only the 100 kohm pull-up resistance.							
IOCON.5	SERR	Serial port reception error flag. This flag is set to "1" if an overrun or framing error is generated when data is received at a serial port. The flag is reset by software.							
IOCON.6	T32	Timer/counters 0 and 1 are connected serially to form a 32-bit timer/counter when this bit is set to "1". TF1 of TCON is set if a carry is generated in the 32-bit timer/counter.							
IOCON.7	WDT	Watchdog timer mode is set when this bit is set to "1". And IITF1 is set to "1" after watchdog timer mode has been set, the CPU is reset and the program is executed from address 0.							

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

83C154

TIMER 2 CONTROL REGISTER (T2CON)

NAME	ADDRESS	MSB								LSB
		7	6	5	4	3	2	1	0	
T2CON	0C8H	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T $\bar{2}$	CP/RL $\bar{2}$	
BIT LOCATION	FLAG	FUNCTION								
T2CON.0	CP/RL $\bar{2}$	Capture mode is set when TCLK + RCLK = "0" and CP/RL $\bar{2}$ = "1". 16-bit auto reload mode is set when TCLK + RCLK = "0" and CP/RL $\bar{2}$ = "0". CP/RL $\bar{2}$ is ignored when TCLK + RCLK = "1".								
T2CON.1	C/T $\bar{2}$	Timer/counter 2 count clock designation control bit. The internal clocks (XTAL1-2 + 12, XTAL1-2 + 2) are used when this bit is "0", and the external clock applied to the T2 is passed to timer/counter 2 when the bit is "1".								
T2CON.2	TR2	Timer/counter 2 counting start and stop control bit. Timer/counter 2 commences counting when this bit is "1" and stops counting when "0".								
T2CON.3	EXEN2	T2EX timer/counter 2 external control signal control bit. Input of the T2EX signal is disabled when this bit is "0", and enabled when "1".								
T2CON.4	TCLK	Serial port transmit circuit drive clock control bit. Timer/counter 2 is switched to baud rate generator mode when this bit is "1", and the timer/counter 2 carry signal becomes the serial port transmit clock. Note, however, that the serial ports can only use the timer/counter 2 carry signal in serial port modes 1 and 3.								
T2CON.5	RCLK	Serial port receive circuit drive clock control bit. Timer/counter 2 is switched to baud rate generator mode when this bit is "1", and the timer/counter 2 carry signal becomes the serial port receive clock. Note, however, that the serial ports can only use the timer/counter 2 carry signal in serial port modes 1 and 3.								
T2CON.6	EXF2	Timer/counter 2 external flag. This bit is set to "1" when the T2EX timer/counter 2 external control signal level is changed from "1" to "0" while EXEN2 = "1". This flag serves as the timer interrupt 2 request signal. If an interrupt is generated, EXF2 must be reset to "0" by software.								
T2CON.7	TF2	Timer/counter 2 carry flag. This bit is set to "1" by a carry signal when timer/counter 2 is in 16-bit auto reload mode or in capture mode. This flag serves as the timer interrupt 2 request signal. If an interrupt is generated, TF2 must be reset to "0" by software.								

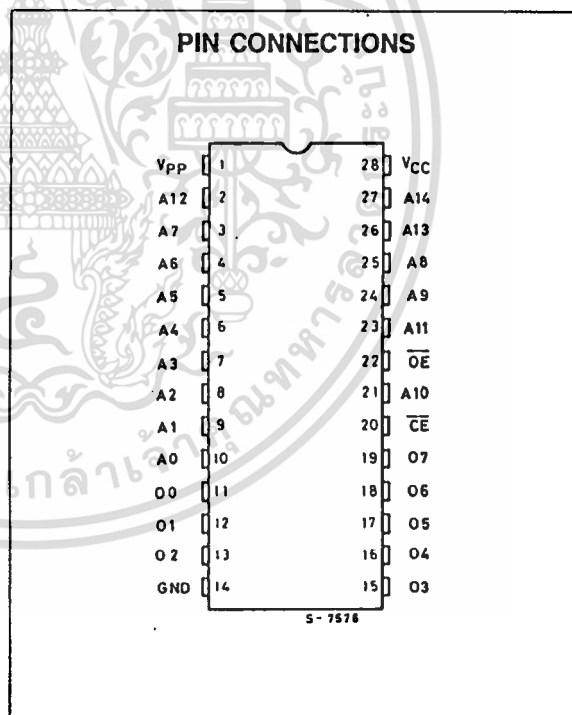
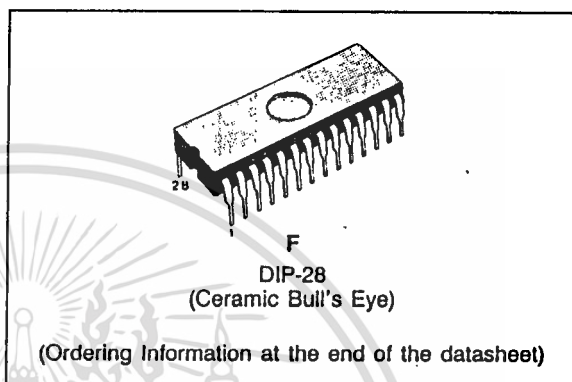
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

256K (32K × 8) NMOS UV ERASABLE PROM

- FAST ACCESS TIME:
 - 170ns MAX M27256-1F1
 - 200ns MAX M27256-2F1/M27256-20F1
 - 250ns MAX M27256F1/M27256F6/M27256-25F1
 - ▲ 300ns MAX M27256-3F1/M27256-30F1
 - 450ns MAX M27256-4F1/M27256-4F6/M27256-45F1
- 0 to +70°C STANDARD TEMP. RANGE
- -40 to +85°C EXTENDED TEMP. RANGE
- SINGLE +5V POWER SUPPLY
- ±10% V_{CC} TOLERANCE AVAILABLE
- LOW STANDBY CURRENT (40mA MAX)
- TTL COMPATIBLE DURING READ AND PROGRAM
- FAST PROGRAMMING ALGORITHM
- ELECTRONIC SIGNATURE

DESCRIPTION

The M27256 is a 262,144-bit ultraviolet erasable and electrically programmable read only memory (EPROM). It is organized as 32,768 words by 8 bits and manufactured using SGS-THOMSON' NMOS-E3 process. The M27256 with its single +5V power supply and with an access time of 200ns, is ideal for use with high performance +5V microprocessor such as Z8, Z80 and Z8000. The M27256 has an important feature which is to separate the output control, Output Enable (\overline{OE}) from the Chip Enable control (\overline{CE}). The \overline{OE} control eliminates bus contention in multiple bus microprocessor systems. The M27256 also features a standby mode which reduces the power dissipation without increasing access time. The active current is 100mA while the maximum standby current is only 40 mA, a 60% saving. The standby mode is achieved by applying a TTL-high signal to the \overline{CE} input. The M27256 enables implementation of new, advanced systems with firmware intensive architectures. The combination of the M27256's high density, and new advanced microprocessors having megabit addressing capability provides designers with opportunities to engineer user-friendly, high reliability, high-performance systems. The M27256 large storage capability enables it to function as a high density software carrier. Entire operating systems, diagnostics, high-level language programs and specialized application software can reside in a M27256 directly on a system's memory bus. This permits immediate microprocessor access and execution of software and eliminates the need for time consuming disk accesses and downloads. The M27256 has an "Electronic Signature" that allows programmers to automatically identify device type and pinout.

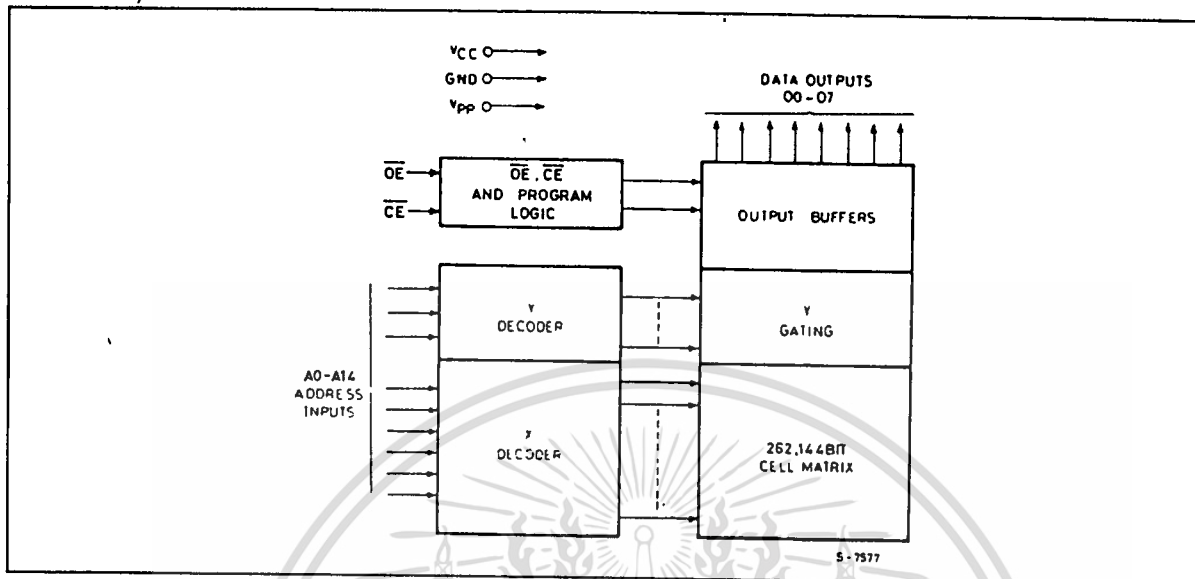


PIN NAMES

A0-A14	ADDRESS INPUT
\overline{CE}	CHIP ENABLE INPUT
\overline{OE}	OUTPUT ENABLE INPUT
O0-O7	DATA INPUT/OUTPUT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BLOCK DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_I	All Input or Output voltages with respect to ground	+6.25 to -0.6	V
V_{PP}	Supply voltage with respect to ground	+14 to -0.6	V
T_{amb}	Ambient temperature under bias /F1	-10 to +80	°C
	/F6	-50 to +95	°C
T_{stg}	Storage temperature range	-65 to +125	°C
	Voltage on pin 24 with respect to ground	+13.5 to -0.6	V

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

OPERATING MODES

MODE	PINS				V_{PP} (1)	V_{CC} (28)	OUTPUTS (11-13, 15-19)
	\overline{CE} (20)	\overline{OE} (22)	A9 (24)	A0 (10)			
READ	V_{IL}	V_{IL}	X	X	V_{CC}	V_{CC}	D _{OUT}
OUTPUT DISABLE	V_{IL}	V_{IH}	X	X	V_{CC}	V_{CC}	HIGH Z
STANDBY	V_{IH}	X	X	X	V_{CC}	V_{CC}	HIGH Z
PROGRAM	V_{IL}	V_{IH}	X	X	V_{PP}	V_{CC}	D _{IN}
VERIFY	V_{IH}	V_{IL}	X	X	V_{PP}	V_{CC}	D _{OUT}
OPTIONAL VERIFY	V_{IL}	V_{IL}	X	X	V_{PP}	V_{CC}	D _{OUT}
PROGRAM INHIBIT	V_{IH}	V_{IH}	X	X	V_{PP}	V_{CC}	HIGH Z
ELECTRONIC SIGNATURE	V_{IL} V_{IL}	V_{IL} V_{IL}	V_H V_H	V_{IL} V_{IH}	V_{CC} V_{CC}	V_{CC} V_{CC}	MAN.CODE DEV.CODE

NOTE: X can be V_{IH} or V_{IL} $V_H = 12V \pm 0.5V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ OPERATION

DC AND AC CONDITIONS

Selection Code	F1/–1F1/–2F1/ –3F1/–4F1	–20F1/–25F1/–30F1/–45F1	F6/–4F6
Operating Temperature Range	0 to 70°C	0 to 70°C	–40 to 85°C
V _{CC} Power Supply (1,2)	5V ±5%	5V ±10%	5V ±5%
V _{PP} Voltage (2)	V _{PP} = V _{CC}	V _{PP} = V _{CC}	V _{PP} = V _{CC}

DC AND OPERATING CHARACTERISTICS

Symbol	Parameter	Test Conditions	Values			Unit
			Min.	Typ. (3)	Max.	
I _{LI}	Input Load Current	V _{IN} = 5.5V			10	μA
I _{LO}	Output Leakage Current	V _{OUT} = 5.5V			10	μA
I _{PP1(2)}	V _{PP} Current Read Standby	V _{PP} = 5.5V			5	mA
I _{CC1(2)}	V _{CC} Current Standby	$\overline{CE} = V_{IH}$		20	40	mA
I _{CC2(2)}	V _{CC} Current Active	$\overline{CE} = \overline{OE} = V_{IL}$ V _{PP} = V _{CC}		45	100	mA
V _{IL}	Input Low Voltage		–0.1		+0.8	V
V _{IH}	Input High Voltage		2.0		V _{CC} + 1	V
V _{OL}	Output Low Voltage	I _{OL} = 2.1 mA			0.45	V
V _{OH}	Output High Voltage	I _{OH} = –400 μA	2.4			V
V _{PP(2)}	V _{PP} Read Voltage	V _{CC} = 5V ±0.25V	3.8		V _{CC}	V

AC CHARACTERISTICS

Symbol	Parameter	V _{CC} ± 5%	27256-1		27256-2		27256		27256-3		27256-4		Unit
		V _{CC} ± 10%	27256-20		27256-25		27256-30		27256-45				
		Test Conditions	Min	Max	Min	Max	Min	Max	Min	Max	Min	Max	
t _{ACC}	Address to Output Delay	$\overline{CE} = \overline{OE} = V_{IL}$		170		200		250		300		450	ns
t _{CE}	\overline{CE} to Output Delay	$\overline{OE} = V_{IL}$		170		200		250		300		450	ns
t _{OE}	\overline{OE} to Output Delay	$\overline{CE} = V_{IL}$		70		75		100		120		150	ns
t _{DF(4)}	\overline{OE} High to Output Float	$\overline{CE} = V_{IL}$		35	0	55	0	60	0	105	0	130	ns
t _{OH}	Output Hold from Address \overline{CE} or \overline{OE} Whichever Occurred First	$\overline{CE} = \overline{OE} = V_{IL}$	0		0		0		0		0		ns

CAPACITANCE⁽⁵⁾ (T_{amb} = 25°C, f = 1 MHz)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
C _{IN}	Input Capacitance	V _{IN} = 0V		4	6	pF
C _{OUT}	Output Capacitance	V _{OUT} = 0V		8	12	pF

- Notes:
- V_{CC} must be applied simultaneously or before V_{PP} and removed simultaneously or after V_{PP}.
 - V_{PP} may be connected directly to V_{CC} except during programming. The supply current would then be the sum of I_{CC} and I_{PP1}.
 - Typical values are for T_{amb} = 25°C and nominal supply voltages.
 - This parameter is only sampled and not 100% tested. Output Float is defined as the point where data is no longer driven-see timing diagram.
 - This parameter is only sampled and not 100% tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M27256

READ OPERATION (Continued)

AC TEST CONDITIONS

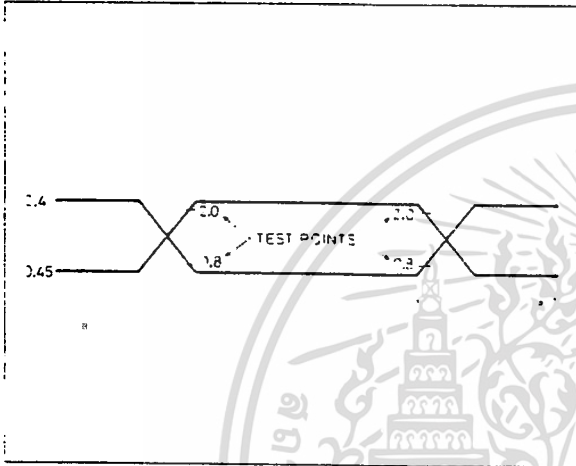
Output Load: 100pF + 1TTL Gate

Input Rise and Fall Times: $\leq 20\text{ns}$

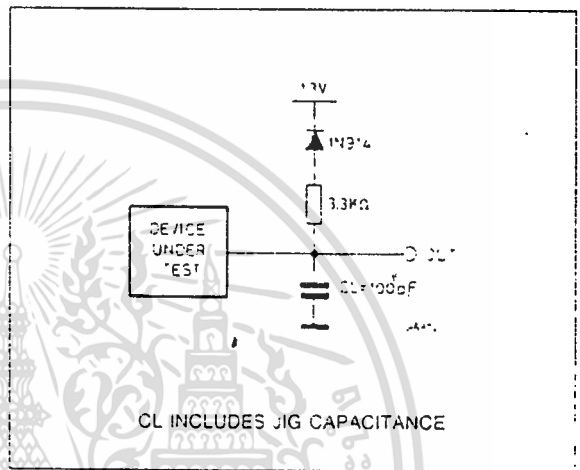
Input Pulse Levels: 0.45 to 2.4V

Timing Measurement Reference Levels: Inputs 0.8 and 2V
Outputs 0.8 and 2V

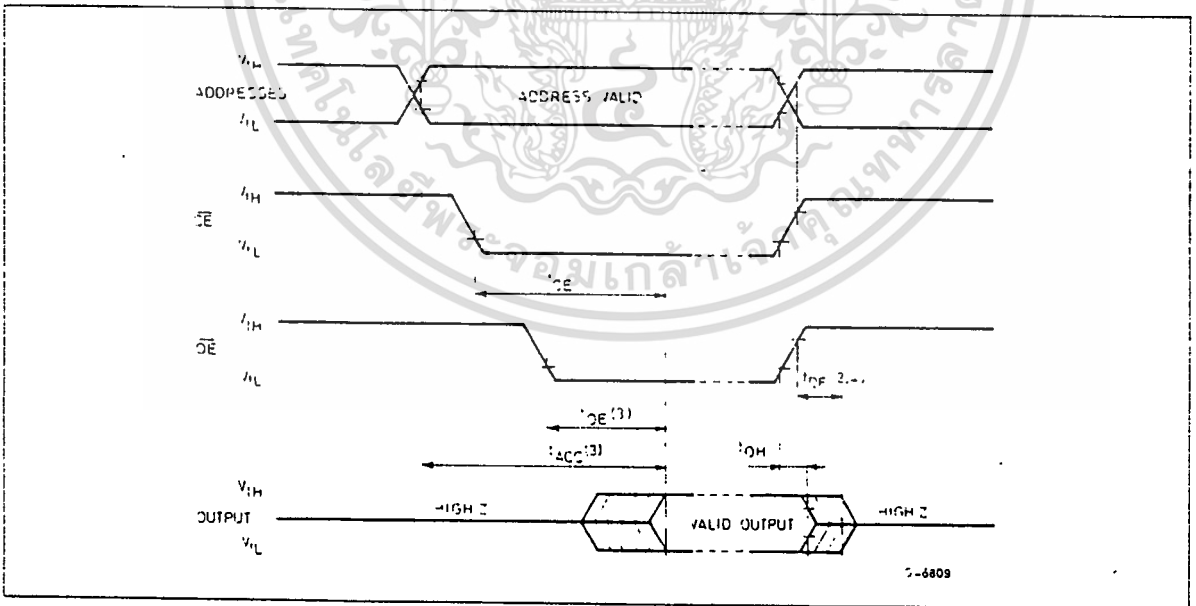
AC TESTING INPUT/OUTPUT WAVEFORM



AC TESTING LOAD CIRCUIT



AC WAVEFORMS



Notes:

1. Typical values are for $T_{amb} = 25^\circ\text{C}$ and nominal supply voltage.
2. This parameter is only sampled and not 100% tested.
3. \overline{OE} may be delayed up to $t_{ACC} - t_{OE}$ after the falling edge \overline{CE} without impact on t_{ACC} .
4. t_{DF} is specified from \overline{OE} or \overline{CE} whichever occurs first.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEVICE OPERATION

The eight modes of operations of the M27256 are listed in the Operating Modes. A single 5V power supply is required in the read mode. All inputs are TTL levels except for V_{PP} and 12V on A9 for Electronic Signature.

READ MODE

The M27256 has two control functions, both of which must be logically satisfied in order to obtain data at the outputs. Chip Enable (\overline{CE}) is the power control and should be used for device selection. Output Enable (\overline{OE}) is the output control and should be used to gate data to the output pins, independent of device selection. Assuming that addresses are stable, address access time (t_{ACC}) is equal to delay from \overline{CE} to output (t_{CE}). Data is available at the outputs after the falling edge of \overline{OE} , assuming that \overline{CE} has been low and addresses have been stable for at least $t_{ACC} - t_{OE}$.

STANDBY MODE

The M27256 has a standby mode which reduces the maximum active power current from 100 mA to 40 mA. The M27256 is placed in the standby mode by applying a TTL high signal to the \overline{CE} input. When in the standby mode, the outputs are in a high impedance state, independent of the \overline{OE} input.

TWO LINE OUTPUT CONTROL

Because EPROMs are usually used in larger memory arrays, the product features a 2 line control function which accommodates the use of multiple memory connection. The two line control function allows:

- the lowest possible memory power dissipation
- complete assurance that output bus contention will not occur.

For the most efficient use of these two control lines, \overline{CE} should be decoded and used as the primary device selecting function, while \overline{OE} should be made a common connection to all devices in the array and connected to the \overline{READ} line from the system control bus. This assures that all deselected memory devices are in their low power standby mode and that the output pins are only active when data is desired from a particular memory device.

SYSTEM CONSIDERATIONS

The power switching characteristics of NMOS-E3 EPROMs require careful decoupling of the devices. The supply current, I_{CC} , has three segments that are of interest to the system designer: the standby current level, the active current level, and transient current peaks that are produced by the falling and rising edges of \overline{CE} . The magnitude of this transient

current peaks is dependent on the output capacitive and inductive loading of the device. The associated transient voltage peaks can be suppressed by complying with the two line output control and by properly selected decoupling capacitors. It is recommended that a 1 μ F ceramic capacitor be used on every device between V_{CC} and GND. This should be a high frequency capacitor of low inherent inductance and should be placed as close to the device as possible. In addition, a 4.7 μ F bulk electrolytic capacitors should be used between V_{CC} and GND for every eight devices. The bulk capacitor should be located near where the power supply is connected to the array. The purpose of the bulk capacitor is to overcome the voltage drop caused by the inductive effects of PCB traces.

PROGRAMMING

Caution: exceeding 13V on pin 1 (V_{PP}) will damage the M27256.

When delivered, and after each erasure, all bits of the M27256 are in the "1" state. Data is introduced by selectively programming "0s" into the desired bit locations. Although only "0s" will be programmed, both "1s" and "0s" can be present in the data word. The only way to change a "0" to a "1" is by ultraviolet light erasure. The M27256 is in the programming mode when V_{PP} input is at 12.5V and \overline{CE} and is at TTL low. The data to be programmed is applied 8 bits in parallel to the data output pins. The levels required for the address and data inputs are TTL.

FAST PROGRAMMING ALGORITHM

Fast Programming Algorithm rapidly programs M27256 EPROMs using an efficient and reliable method suited to the production programming environment. Programming reliability is also ensured as the incremental program margin of each bytes is continually monitored to determine when it has been successfully programmed. A flowchart of the M27256 Fast Programming Algorithm is shown on the last page. The Fast Programming Algorithm utilizes two different pulse types: initial and overprogram. The duration of the initial \overline{CE} pulse (s) is one millisecond, which will then be followed by a longer overprogram pulse of length $3X$ msec. (X is an iteration counter and is equal to the number of the initial one millisecond pulses applied to a particular M27256 location), before a correct verify occurs. Up to 25 one-millisecond pulses per byte are provided for before the over program pulse is applied. The entire sequence of program pulses and byte verifications is performed at $V_{CC}=6V$ and $V_{PP}=12.5V$. When the Fast Programming cycle has been completed, all bytes should be compared to the original data with $V_{CC}=V_{PP}=5V$.

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่สู่สาธารณะด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROGRAMMING OPERATION ($T_{amb} = 25^{\circ}C \pm 5^{\circ}C$, $V_{CC}^{(1)} = 6V \pm 0.25V$, $V_{PP}^{(1)} = 12.5V \pm 0.3V$)

DC AND OPERATING CHARACTERISTIC:

Symbol	Parameter	Test Conditions (See note 1)	Values			Unit
			Min.	Typ.	Max.	
I_{LI}	Input Current (All Inputs)	$V_{IN} = V_{IL}$ or V_{IH}			10	μA
V_{IL}	Input Low Level (All Inputs)		-0.1		0.8	V
V_{IH}	Input High Level		2.0		$V_{CC} + 1$	V
V_{OL}	Output Low Voltage During Verify	$I_{OL} = 2.1$ mA			0.45	V
V_{OH}	Output High Voltage During Verify	$I_{OH} = -400$ μA	2.4			V
I_{CC2}	V_{CC} Supply Current (Program & Verify)				100	mA
I_{PP2}	V_{PP} Supply Current (Program)	$\overline{CE} = V_{IL}$			50	mA
V_{ID}	A9 Electronic Signature Voltage		11.5		12.5	V

AC CHARACTERISTICS

Symbol	Parameter	Test Conditions (See note 1)	Values			Unit
			Min.	Typ.	Max.	
t_{AS}	Address Setup Time		2			μS
t_{OES}	\overline{OE} Setup Time		2			μS
t_{DS}	Data Setup Time		2			μS
t_{AH}	Address Hold Time		0			μS
t_{DH}	Data Hold Time		2			μS
$t_{DFP(4)}$	Output Enable Output Float Delay		0		130	ns
t_{VPS}	V_{PP} Setup Time		2			μS
t_{VCS}	V_{CC} Setup Time		2			μS
t_{PW}	\overline{CE} Initial Program Pulse Width	(see Note 3)	0.95	1.0	1.05	ms
t_{OPW}	\overline{CE} Overprogram Pulse Width	(see Note 2)	2.85		78.75	ms
t_{OE}	Data Valid from \overline{OE}				150	ns

Notes:

- V_{CC} must be applied simultaneously or before V_{PP} and removed simultaneously or after V_{PP} .
- The length of the overprogram pulse may vary from 2.85msec to 78.75msec as a function of the iteration counter value X.
- Initial Program Pulse width tolerance is 1msec $\pm 5\%$.
- This parameter is only sampled and not 100% tested.
Output Float is defined as the point where data is no longer driven (see timing diagram).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M27256

DEVICE OPERATION (Continued)

PROGRAM INHIBIT

Programming of multiple M27256s in parallel with different data is also easily accomplished. Except for \overline{CE} , all like inputs (including \overline{OE}) of the parallel M27256 may be common. A TTL low pulse applied to a M27256's \overline{CE} input, with V_{PP} at 12.5V, will program that M27256. A high level \overline{CE} input inhibits the other M27256s from being programmed.

PROGRAM VERIFY

A verify should be performed on the programmed bits to determine that they were correctly programmed. The verify is accomplished with \overline{OE} at V_{IL} , \overline{CE} at V_{IH} and V_{PP} at 12.5V.

OPTIONAL VERIFY

The optional verify may be performed instead of the verify mode. It is performed with \overline{OE} at V_{IL} , \overline{CE} at V_{IL} (as opposed to the standard verify which has \overline{CE} at V_{IH}), and V_{PP} at 12.5V. The outputs will three-state according to the signal presented to \overline{OE} . Therefore, all devices with $V_{PP} = 12.5V$ and $\overline{OE} = V_{IL}$ will present data on the bus independent of the \overline{CE} state. When parallel programming several devices which share the common bus, V_{PP} should be lowered to V_{CC} (=6V) and the normal read mode used to execute a program verify.

ELECTRONIC SIGNATURE

The Electronic Signature mode allows the reading out of a binary code from an EPROM that will identify its manufacturer and type. This mode is intended for use by programming equipment for the purpose of automatically matching the device to be programmed with its corresponding programming algorithm. This mode is functional in the $25^{\circ}C \pm 5^{\circ}C$ ambient temperature range that is required when programming the M27256. To activate this mode, the programming equipment must force 11.5V to

12.5V on address line A9 (pin 24) of the M27256. Two identifier bytes may then be sequenced from the device outputs by toggling address line A0 (pin 10) from V_{IL} to V_{IH} . All other address lines must be held at V_{IL} during Electronic Signature mode. Byte 0 ($A0 = V_{IL}$) represents the manufacturer code and byte 1 ($A0 = V_{IH}$) the device identifier code. For the SGS-THOMSON M27256, these two identifier bytes are given below. All identifiers for manufacturer and device codes will possess odd parity, with the MSB (07) defined as the parity bit.

ERASURE OPERATION

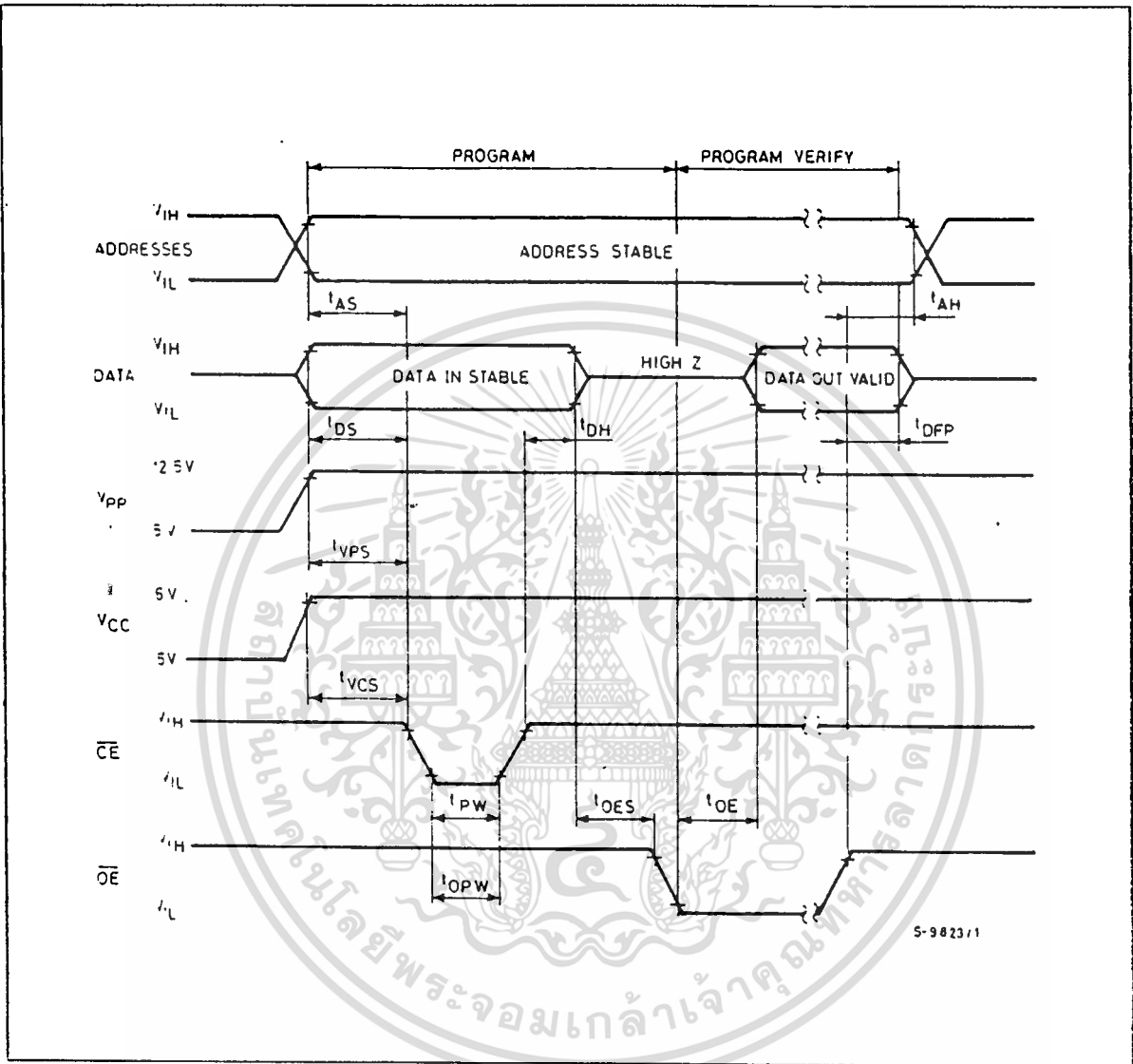
The erasure characteristic of the M27256 is such that erasure begins when the cells are exposed to light with wavelengths shorter than approximately 4000 Angstrom \AA . It should be noted that sunlight and some type of fluorescent lamps have wavelengths in the 3000-4000 \AA range. Data shows that constant exposure to room level fluorescent lighting could erase a typical M27256 in about 3 years, while it would take approximately 1 week to cause erasure when exposed to direct sunlight. If the M27256 is to be exposed to these types of lighting conditions for extended periods of time, it is suggested that opaque labels be put over the M27256 window to prevent unintentional erasure. The recommended erasure procedure for the M27256 is exposure to short wave ultraviolet light which has wavelength 2537 \AA . The integrated dose (i.e. UV intensity x exposure time) for erasure should be a minimum of 15 W-sec/cm². The erasure time with this dosage is approximately 15 to 20 minutes using an ultraviolet lamp with 12000 $\mu\text{W}/\text{cm}^2$ power rating. The M27256 should be placed within 2.5 cm (1 inch) of the lamp tubes during the erasure. Some lamps have a filter on their tubes which should be removed before erasure.

ELECTRONIC SIGNATURE MODE

IDENTIFIER	PINS									
	A0 (10)	O7 (19)	O6 (18)	O5 (17)	O4 (16)	O3 (15)	O2 (13)	O1 (12)	O0 (11)	Hex Data
MANUFACTURER CODE	V_{IL}	0	0	1	0	0	0	0	0	20
DEVICE CODE	V_{IH}	0	0	0	0	0	1	0	0	04

M27256

PROGRAMMING WAVEFORMS

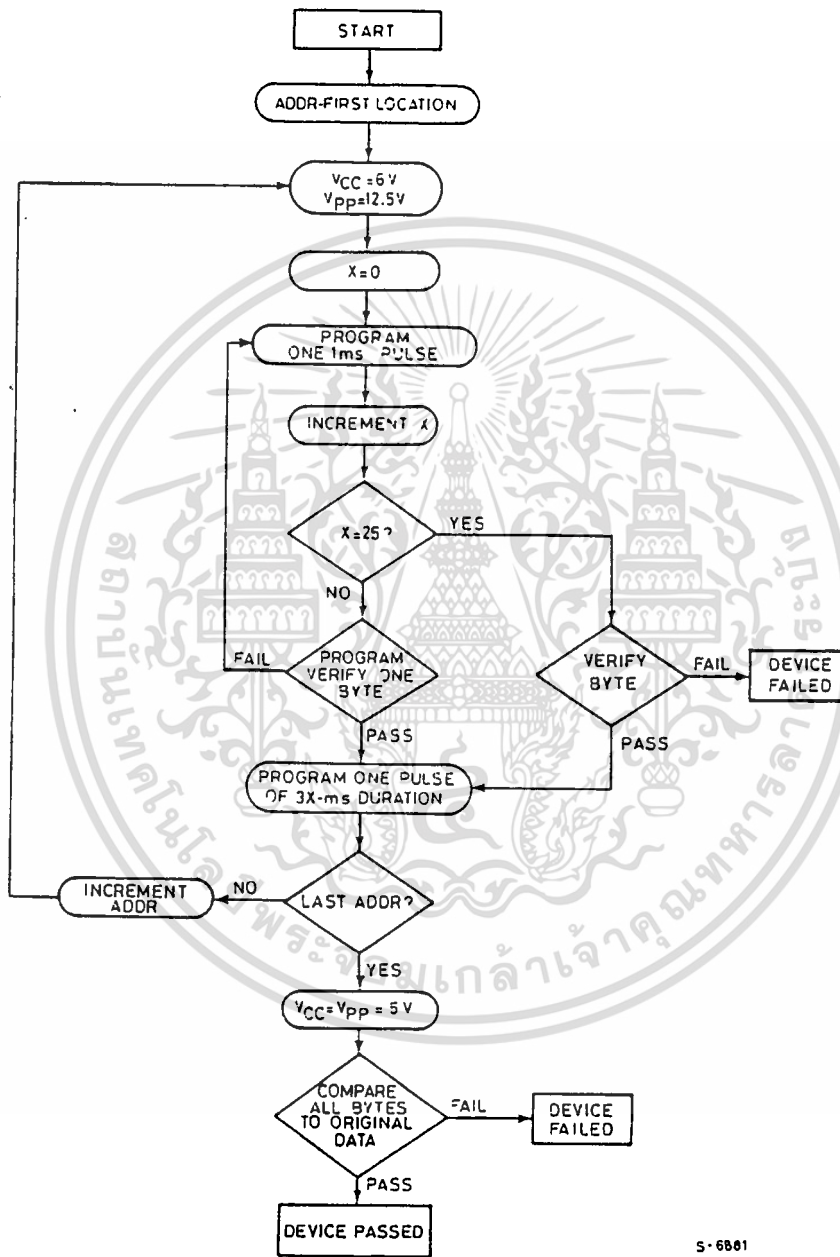


Notes:

1. The input timing reference level is 0.8V for a V_{IL} and 2V for a V_{IH} .
2. t_{OE} and t_{DFP} are characteristics of the device but must be accommodated by the programmer.
3. When programming the M27256 a $0.1\mu F$ capacitor is required across V_{PP} and GROUND to suppress spurious voltage transients which can damage the device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAST PROGRAMMING FLOWCHART



S-6861

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

M27256

ORDERING INFORMATION

Part Number	Access Time	Supply Voltage	Temp. Range	Package
M27256-1F1	170 ns	5V ± 5%	0 to +70°C	DIP-28
M27256-2F1	200 ns	5V ± 5%	0 to +70°C	DIP-28
M27256F1	250 ns	5V ± 5%	0 to +70°C	DIP-28
M27256-3F1	300 ns	5V ± 5%	0 to +70°C	DIP-28
M27256-4F1	450 ns	5V ± 5%	0 to +70°C	DIP-28
M27256-20F1	200 ns	5V ± 10%	0 to +70°C	DIP-28
M27256-25F1	250 ns	5V ± 10%	0 to +70°C	DIP-28
M27256-30F1	300 ns	5V ± 10%	0 to +70°C	DIP-28
M27256-45F1	450 ns	5V ± 10%	0 to +70°C	DIP-28
M27256F6	250 ns	5V ± 5%	-40 to +85°C	DIP-28
M27256-4F6	450 ns	5V ± 5%	-40 to +85°C	DIP-28

PACKAGE MECHANICAL DATA

28-PIN CERAMIC DIP BULL'S EYE

Dim.	mm			inches		
	Min	Typ	Max	Min	Typ	Max
A			38.10			1.500
B	13.05		13.36	0.514		0.526
C	3.30		5.08	0.154		0.200
D	3.00			0.118		
E	0.50		1.78	0.020		0.070
e		33.02			1.300	
F	2.29		2.79	0.090		0.110
G	0.40		0.55	0.016		0.022
I	1.17		1.42	0.046		0.056
L	0.22		0.31	0.009		0.012
M	1.52		2.49	0.060		0.098
N	16.51		18.00	0.650		0.709
P	15.40		15.80	0.606		0.622
Q			5.71			0.225
U	6.86		7.36	0.170		0.290

POS8-E/4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISD1200/1400 Series

Single-Chip Voice Record/Playback Devices

10-, 12-, 16-, and 20-Second Durations

GENERAL DESCRIPTION

Information Storage Devices' ISD1200/1400 ChipCorder™ Series provides high-quality, single-chip record/playback solutions to short duration messaging applications. The CMOS devices include an on-chip oscillator, microphone pre-amplifier, automatic gain control, antialiasing filter, smoothing filter, and speaker amplifier. A minimum record/playback subsystem can be configured with a microphone, a speaker, several passives, two push-buttons, and a power source.

Recordings are stored in nonvolatile memory cells, providing zero-power message storage. This unique solution is made possible through ISD's patented Direct Analog Storage Technology (DAST®), whereby voice and audio signals are stored directly, in their natural analog form, into EEPROM memory. Direct analog storage allows natural voice reproduction in a single-chip solid-state solution.

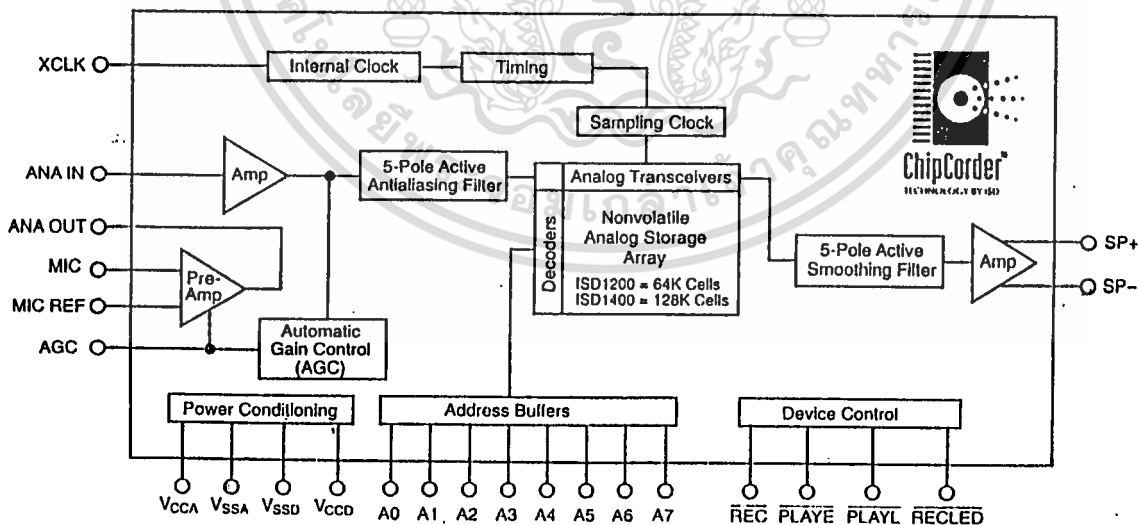
ISD1200/1400 SERIES SUMMARY

Part Number	Minimum Duration (Seconds)	Maximum Input Sample Rate (KHz)	Upper Pass Band (KHz)
ISD1210	10	6.4	2.7
ISD1212	12	5.3	2.3
ISD1416	16	8.0	3.4
ISD1420	20	6.4	2.7

FEATURES

- Easy-to-use single-chip voice record/playback solution
 - No external ICs required
 - Minimizes external components
- High-quality, natural voice/audio reproduction
- Push-button interface
 - Playback can be edge- or level-activated
- Zero-power message storage
 - Eliminates battery backup circuits
- 100-year message retention (typical)
- 100 K record cycles (typical)
- On-chip clock source
- No programmer or development system needed
- Fully addressable to handle multiple messages
- Automatic power-down mode
 - Enters standby mode immediately following a record or playback cycle
 - Standby current 0.5 uA (typical)
- Single power supply
- Available in DIP, SOIC, and die form for Chip-on-Board (COB) Module assembly

ISD1200/1400 SERIES BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED DESCRIPTION

Basic Operation

The ISD1200/1400 ChipCorder Series devices are controlled by a single signal, \overline{REC} , and either of two push-button control playback signals, \overline{PLAYE} (edge-activated playback), and \overline{PLAYL} (level-activated playback). The ISD1200/1400 parts are configured for simplicity of design in a single-message application. Using the address lines will allow multiple message applications. Device operation is explained on page 4.

Speech Quality

ISD's patented DAST technology provides natural record and playback. The input voice signals are stored directly in nonvolatile EEPROM cells, and reproduced without the synthetic effect often heard with digital solid-state speech solutions. A complete sample is stored in a single cell, minimizing the memory necessary to store a recording of a given duration.

Automatic Power-Down Mode

At the end of a playback or record cycle, the ISD1200/1400 Series devices automatically return to a low-power standby mode, consuming typically 0.5 μ A. During a playback cycle, the device powers down automatically at the end of the message. During a record cycle, the device powers down immediately after \overline{REC} is released HIGH.

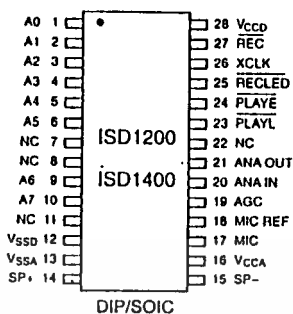
Addressing (optional)

In addition to providing simple message playback, the ISD1200/1400 Series provides a full addressing capability.

The ISD1200 Series storage array has 80 distinct addressable segments, while the ISD1400 Series storage array has 160 distinct addressable segments, providing the following resolutions.

Part Number	Resolution
ISD1210	125 ms
ISD1212	150 ms
ISD1416	100 ms
ISD1420	125 ms

ISD1200/1400 SERIES PINOUTS



Note: NC means Must Not Connect

PIN DESCRIPTIONS

Note: The \overline{REC} , \overline{PLAYL} , and \overline{PLAYE} signals are all debounced for 50 ms, on the rising edge to prevent a false retriggering from a push-button switch.

Record (\overline{REC})

The \overline{REC} input is an active-LOW record signal. The device records whenever \overline{REC} is LOW. This signal must remain LOW for the duration of the recording. \overline{REC} takes precedence over either playback (\overline{PLAYE} or \overline{PLAYL}) signal. If \overline{REC} is pulled LOW during a playback cycle, the playback immediately ceases and recording begins.

A record cycle is completed when \overline{REC} is pulled HIGH. An end-of-message marker is internally recorded, enabling a subsequent playback cycle to terminate appropriately. The device automatically powers down to standby mode when \overline{REC} goes HIGH.

Playback, Edge-Activated (\overline{PLAYE})

When a LOW-going transition is detected on this input signal, a playback cycle begins. Playback continues until an end-of-message marker is encountered or the end of the memory space is reached. Upon completion of the playback cycle, the device automatically powers down into standby mode. Taking \overline{PLAYE} HIGH during a playback cycle will not terminate the current cycle.

Playback, Level-Activated (\overline{PLAYL})

When this input signal transitions from HIGH to LOW, a playback cycle is initiated. Playback continues until \overline{PLAYL} is pulled HIGH, an end-of-message marker is detected, or the end of the device space is reached. The device automatically powers down to standby mode upon completion of the playback cycle.

Note: In playback, if either \overline{PLAYE} or \overline{PLAYL} is held LOW during EOM or OVERFLOW, the device will still enter

standby and the internal oscillator and timing generator will stop. However, the rising edge of $\overline{\text{PLAYE}}$ and $\overline{\text{PLAYL}}$ will no longer be debounced and any subsequent falling edge present on the input pins will initiate another playback.

Record LED Output ($\overline{\text{RELED}}$)

The output $\overline{\text{RELED}}$ is LOW during a record cycle. It can be used to drive an LED to provide feedback that a record cycle is in progress. In addition, $\overline{\text{RELED}}$ pulses LOW momentarily when an end-of-message marker is encountered in a playback cycle.

Microphone Input (MIC)

The microphone is usually AC-coupled to this pin via a series capacitor. The user-selectable value of the input series capacitor (together with the 10K ohm resistance internal to the chip) determines the low-frequency cutoff for the ISD1200/1400 Series passband.

Microphone Reference (MIC REF)

When MICREF is AC-coupled to the microphone ground, the recorded noise level is significantly reduced. Ground noise is referenced to the preamplifier. If this pin is not used, it must **NOT** be connected to any signal or voltage. It must float.

Analog Output (ANA OUT)

The microphone signal is amplified and is output to the ANA OUT pin. The voltage gain of the preamp is determined by the voltage level at the Automatic Gain Control (AGC) pin. The preamplifier has a maximum gain of about 24 dB for small input signal levels.

Analog Input (ANA IN)

The external capacitor connects ANA IN to the ANA OUT pin. The value of the external capacitor, together with the 3 K Ω input impedance at ANA IN, can be chosen to give additional cutoff at the low-frequency end of the voice passband. The ANA IN pin may also be used to input alternative sources of analog signals (instead of the microphone signal) through a coupling capacitor.

Automatic Gain Control (AGC)

The purpose of the AGC is to dynamically adjust the preamplifier gain, and therefore extend the range of input signals which can be applied to the microphone input without causing distortion. The AGC can considerably extend the range of recordable sound from whispers to loud voices. To use the AGC feature, an external resistor and capacitor should be connected in

parallel between the AGC pin and Ground. Recommended values are 470 K Ω and 4.7 μF . The "attack" time of the gain control is determined by the source resistance (5 K Ω) and the external capacitor. The "release" time is determined by the external resistor and capacitor. For AGC voltages of 1.5 Volts and below, the preamplifier is at its maximum gain of 24 dB. Reduction in preamplifier gain occurs for voltages of approximately 1.8 Volts. If the AGC function is not desired, the AGC pin can be tied to Ground and the preamplifier gain will be held at its highest level of approximately 24 dB.

If operating at voltages above 5.5 V, insert a 5.1 K Ω resistor in series with the capacitor from pin 20 to pin 21 to minimize distortion.

Speaker Outputs (SP+, SP-)

The SP+ and SP- pins provide direct drive for loudspeakers with impedances as low as 16 ohms. A single output may be used, but, for direct-drive loudspeakers, the two opposite-polarity outputs provide an improvement in output power of up to four times over a single-ended connection. Furthermore, when SP+ and SP- are used, a speaker-coupling capacitor is not required. A single-ended connection will require an AC-coupling capacitor between the SP pin and the speaker. The speaker outputs are in a high-impedance state during a record cycle, and held at V_{SSA} during Power Down.

Optional External Clock (XCLK)

This signal is normally tied to ground in applications circuits. If, however, greater timing precision is desired, (internal clock has $\pm 2.5\%$ tolerance over temperature and voltage range), the chip can be externally clocked through this pin. If the XCLK is not used, this input should be connected to ground.

V_{CCA} and V_{CCD}

Analog and digital circuits internal to the ISD1200/1400 Series use separate power buses to minimize noise on the chip. These power buses are brought out to separate pins on the package and should be tied together as close to the supply as possible. It is important that the power supply be decoupled as close as possible to the package.

V_{SSA} and V_{SSD} (Ground)

Similar to V_{CCA} and V_{CCD} , the analog and digital circuits internal to the ISD1200/1400 Series use separate ground buses to minimize noise. These pins should be tied together as close as possible to the device.

PRELIMINARY DATA SHEET

TABLE 1. OPERATIONAL MODES

Address Ctrl. (HIGH)	Function	Typical Use	Jointly* Compatible
A0	Message cueing	Fast-forward through messages	A4
A1	Delete $\overline{\text{EOM}}$ markers	Position $\overline{\text{EOM}}$ marker at the end of the last message	A3, A4
A2	Unused		
A3	Looping	Continuous playback from Address 0	A1-
A4	Consecutive addressing	Record/Play multiple consecutive messages	A0, A1
A5	Unused		

* Indicates additional operational modes which can be used simultaneously with the given mode.

Address Inputs (A0-A7)

The Address Inputs have two functions, depending upon the level of the two Most Significant Bits (MSB) of the address.

If either of the two MSBs is LOW, the inputs are ALL interpreted as address bits and are used as the start address for the current Record or Playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$ or $\overline{\text{REC}}$.

OPERATIONAL MODES

The ISD1200/1400 Series is designed with several built-in operational modes provided to allow maximum functionality with a minimum of additional components, described in detail below. The operational modes use the address pins on the ISD1200/1400 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH, the remaining address signals are interpreted as mode bits and NOT as address bits. Therefore, operational modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. First, all operations begin initially at address 0, which is the beginning of the ISD1200/1400 address space. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from Record to Playback, Playback to Record, or when a Power-Down cycle is executed.

Second, an Operational Mode is executed when any of the control inputs, $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$, or $\overline{\text{REC}}$, go LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going control input signal, at which point the current address/mode levels are sampled and executed.

(Note: The two MSBs are on pins 9 and 10 for each ISD1200/1400 Series member.)

OPERATIONAL MODE DESCRIPTIONS

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

A0 — Message Cueing ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each control input LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for Playback only, and is typically used with the A4 Operational Mode.

A1 — Delete $\overline{\text{EOM}}$ Markers ($\overline{\text{REC}}$ only)

The A1 Operational Mode allows sequentially recorded messages to be concatenated into a single message with only one $\overline{\text{EOM}}$ marker set at the end of the combined message. When this operational mode is configured, messages recorded sequentially are played back as one continuous message.

A2 — Unused**A3 — Message Looping ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)**

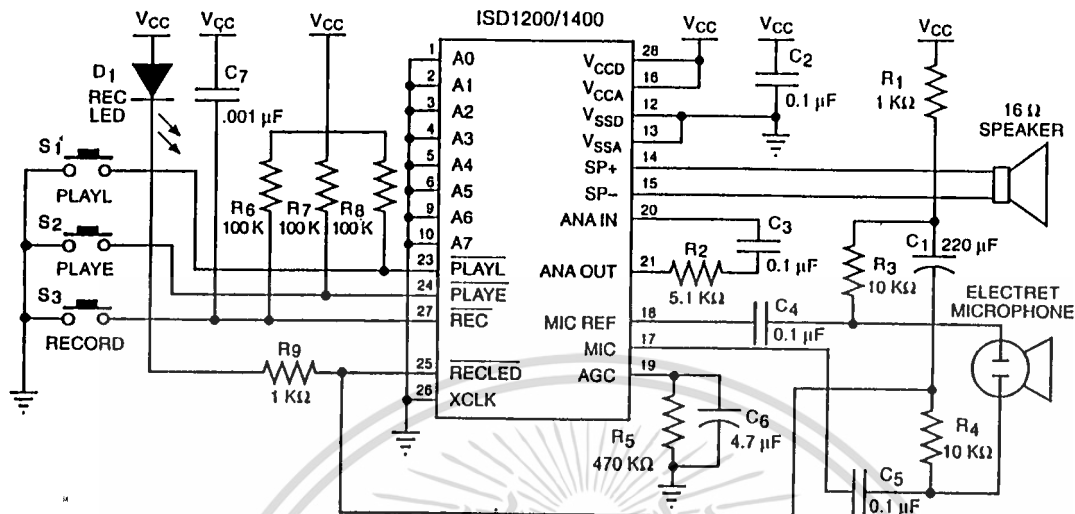
The A3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space. A message CAN completely fill the ISD1200/1400 device and will loop from beginning to end.

A4 — Consecutive Addressing

During normal operations, the address pointer will reset when a message is played through to an $\overline{\text{EOM}}$ marker. The A4 Operational Mode inhibits the address pointer reset, allowing messages to be played back consecutively.

A5 — Unused

APPLICATION SCHEMATIC



Note: ISD Application Notes and Design Manual available

FUNCTIONAL DESCRIPTION EXAMPLE

The following example operating sequence demonstrates the functionality of the ISD1200/1400 Series devices.

1. Record a message filling the address space.

Pulling the $\overline{\text{REC}}$ signal LOW initiates a record cycle from the beginning of the message space. If $\overline{\text{REC}}$ is held LOW, the recording continues until the message space has been filled. Once the message space is filled, recording ceases. The device will automatically power down after $\overline{\text{REC}}$ is pulled HIGH.

2. Edge-activated playback.

Pulling the $\overline{\text{PLAYE}}$ signal LOW initiates a playback cycle from the beginning of the message space. The rising edge of $\overline{\text{PLAYE}}$ has no effect on operation. If a recording has filled the message space, the entire message is played. When the device reaches the end of the message space, it automatically powers down. A subsequent falling edge on $\overline{\text{PLAYE}}$ initiates a new play cycle from the start address.

3. Level-activated playback.

Pulling the $\overline{\text{PLAYL}}$ signal LOW initiates a playback cycle from the beginning of the message space. If $\overline{\text{PLAYL}}$ remains LOW, the device plays through to the end of the message and subsequently enters the power-down mode.

4. Level-activated playback (truncated).

If $\overline{\text{PLAYL}}$ is pulled HIGH any time during the playback cycle, the device stops playing and enters the power-down mode. A subsequent falling edge on $\overline{\text{PLAYL}}$ initiates a new play cycle from the start address.

5. Record (interrupting playback).

The $\overline{\text{REC}}$ signal takes precedence over other operations. Any LOW-going transition on $\overline{\text{REC}}$ initiates a new record operation from the beginning of the start address, regardless of any current operation in progress.

6. Record a message, partially filling the address space.

A record operation need not fill the entire message space. Releasing the $\overline{\text{REC}}$ signal HIGH before filling the message space causes the recording to stop and an end-of-message marker to be placed. The device powers down automatically.

7. Play back a message, partially filling the address space.

Pulling the $\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ signal LOW initiates a playback cycle which is then completed when the end-of-message marker is encountered. Playback ceases and the device powers down.

8. RECLEd operation.

The $\overline{\text{RECLEd}}$ output pin provides an active-LOW signal which can be used to drive an LED as a "record in progress" indicator. It returns to a HIGH state when the $\overline{\text{REC}}$ pin is released HIGH or when the recording is completed due to the message space being filled.

PRELIMINARY DATA SHEET

IC PARAMETERS (ISD1200/1400 SERIES - PACKAGED)Operating Conditions: $T_A = 0^\circ$ to 70° C, $V_{CC} = 4.5$ V to 6.5 V ⁽¹⁾, $V_{SS} = 0$ V ⁽²⁾; unless otherwise noted

Symbol	Characteristic	Min	Typ ⁽³⁾	Max	Units	Conditions
THD	Total Harmonic Distortion		1		%	@ 1 KHz
T _{LED1}	RECLE \bar{D} ON Delay		5		μ sec	
T _{LED2}	RECLE \bar{D} OFF Delay		48.6		msec	
T _S	A3 Loop Setup Time	300			nsec	
T _H	A3 Loop Hold Time	0			nsec	
T _{RPUD}	Record Power-Up Delay		32		msec	
T _{RPDD}	Record Power-Down Delay		32		msec	
T _{PPUD}	Play Power-Up Delay		32		msec	
T _{PPDD}	Play Power-Down Delay		8.1		msec	
P _{OUT}	Speaker Output Power		12.2		mW	R _{EXT} = 16 Ω
V _{OUT}	Voltage Across Speaker Pins		1.25	2.5	V p-p	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁽⁴⁾
V _{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak

AC PARAMETERS

Symbol	Characteristic	ISD-1210	ISD-1212	ISD-1416	ISD-1420	Units	Conditions
F _S	Sampling Frequency (max)	6.4	5.3	8	6.4	KHz	Internal Oscillator
BW	Bandwidth (max)	2.7	2.3	3.4	2.7	KHz	3 dB Roll-Off Point ⁽⁵⁾
T _{RPW}	Record Pulse Width (max)	10	12	16	20	sec.	
T _{PLAY}	Playback Duration (min)	10	12	16	20	sec.	
T _{LED2}	RECLE \bar{D} OFF Delay	48.6	58.3	38.9	48.6	msec	⁽⁶⁾
T _{RPUD}	Rec. Power-Up Delay	32	39	26	32	msec	⁽⁶⁾
T _{RPDD}	Rec. Power-Down Delay	32	39	26	32	msec	⁽⁶⁾
T _{PPUD}	Play Power-Up Delay	32	39	26	32	msec	⁽⁶⁾
T _{PPDD}	Play Power-Down Delay	8.1	9.7	6.5	8.1	msec	⁽⁶⁾

Notes: 1. $V_{CC} = V_{CCA} = V_{CCD}$.2. $V_{SS} = V_{SSA} = V_{SSD}$.3. Typical values @ $T_A = 25^\circ$ C, 5.0 V, and 6.2 KHz sample rate.4. With 12 K Ω series resistor at ANA IN.

5. Low-frequency cutoff depends upon value of external capacitors (see Pin Descriptions).

6. Typical values @ $T_A = 25^\circ$ C and 5.0 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRELIMINARY DATA SHEET

APPLICATIONS NOTE

Some users may experience an unexpected recording taking place when their circuit is powered up, or the batteries are changed and V_{CC} rises faster than REC. This undesired recording prevents playback of the previously recorded message. A spurious End Of Message (\overline{EOM}) marker appears at the very beginning of the memory, preventing access to the original message, and nothing is played.

To prevent this occurrence, place a capacitor (approx. $.001 \mu\text{F}$) between the control pin (\overline{REC}) and V_{CC} . This pulls

the control pin voltage up with V_{CC} as it rises. Once the voltage is HIGH, the pull-up device will keep the pin HIGH until intentionally pulled LOW, preventing the false \overline{EOM} marker.

Since this anomaly is dependent upon factors such as the capacitance of the user's printed circuit board, not all circuit designs will exhibit the spurious marker. It is recommended, however, that the capacitor is included for design reliability. A more detailed explanation and resolution of this occurrence is described in the ISD Application Notes and Design Manual.

ABSOLUTE MAXIMUM RATINGS (ISD1200/1400 SERIES - PACKAGED)

Condition	Value
Temperature under bias	-65° C to +125° C
Storage temperature range	-65° C to +150° C
Voltage applied to any pin	($V_{SS} - 0.3 \text{ V}$) to ($V_{CC} + 0.3 \text{ V}$)
Voltage applied to any pin (Input current limited to $\pm 20 \text{ mA}$)	($V_{SS} - 1.0 \text{ V}$) to ($V_{CC} + 1.0 \text{ V}$)
Lead temperature (soldering - 10 seconds)	300° C
$V_{CC} - V_{SS}$	-0.3 V to +7.0 V

Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability.

DC PARAMETERS (ISD1200/1400 SERIES - PACKAGED)

Operating Conditions: $T_A = 0^\circ$ to 70° C , $V_{CC} = 4.5 \text{ V}$ to 6.5 V ⁽¹⁾, $V_{SS} = 0 \text{ V}$ ⁽²⁾; unless otherwise noted.

Symbol	Parameters	Min	Typ ⁽³⁾	Max	Units	Conditions
V_{IL}	Input Low Voltage			0.8	V	
V_{IH}	Input High Voltage	2.4			V	
V_{OL}	Output Low Voltage			0.4	V	$I_{OL} = 4.0 \text{ mA}$
V_{OH}	Output High Voltage	2.4			V	$I_{OH} = -1.6 \text{ mA}$
I_{CC}	V_{CC} Current @ 5.5 V (Operating)		15	30	mA	$V_{CC} = 5.5 \text{ V}$, $R_{EXT} = \infty$ ⁽⁴⁾
I_{CC}	V_{CC} Current @ 6.5 V (Operating)		15	35	mA	$V_{CC} = 6.5 \text{ V}$, $R_{EXT} = \infty$ ⁽⁴⁾
I_{SB}	V_{CC} Current (Standby)		0.5	10	μA	⁽⁴⁾ ⁽⁵⁾
I_{IL}	Input Leakage Current			± 1	μA	⁽⁴⁾ ⁽⁵⁾
I_{ILPD}	Input Current HIGH w/Pull Down			130	μA	Force V_{CC} ⁽⁶⁾ ⁽⁷⁾
R_{EXT}	Output Load Impedance	16			Ω	Speaker Load
R_{MIC}	Preamp In Input Resistance		10		$\text{K}\Omega$	Pins 17, 18
$R_{ANA \text{ In}}$	Ana In Input Resistance		3		$\text{K}\Omega$	
A_{PRE1}	Preamp Gain 1		24		dB	AGC = 0.0 V
A_{PRE2}	Preamp Gain 2		-45	-15	dB	AGC = 2.5 V
A_{ARI}	Ana In to SP+/-		22		dB	
R_{AGC}	AGC Output Resistance		5		$\text{K}\Omega$	
I_{PREH}	Preamp Out Source		-2		mA	@ $V_{OUT} = 1.0 \text{ V}$
I_{PREL}	Preamp In Sink		0.5		mA	@ $V_{OUT} = 2.0 \text{ V}$

Notes: 1. $V_{CC} = V_{CCA} = V_{CCD}$.

2. $V_{SS} = V_{SSA} = V_{SSP}$.

3. Typical values @ $T_A = 25^\circ \text{ C}$ and 5.0 V.

4. V_{CCA} and V_{CCD} connected together.

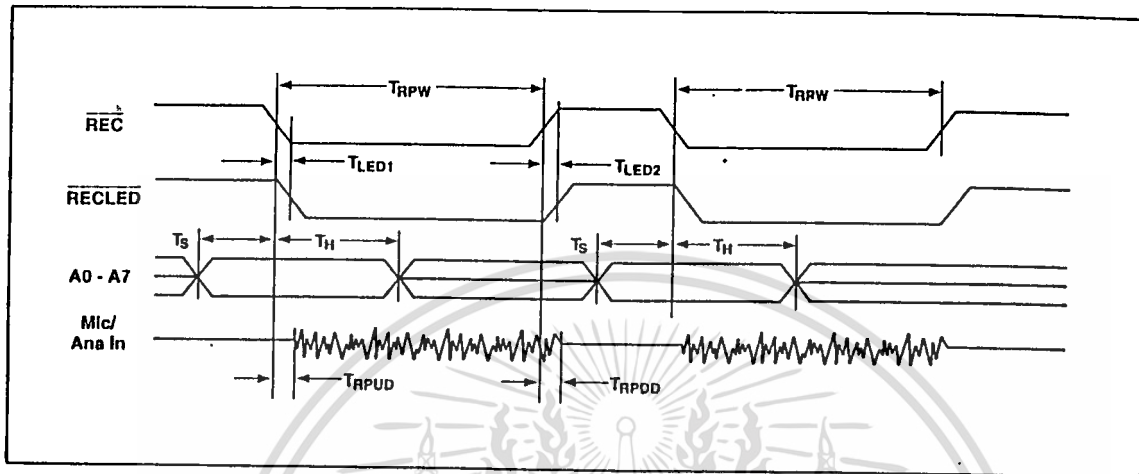
5. \overline{REC} , \overline{PLAYL} , and \overline{PLAYE} must be V_{CCD} .

6. Pin 26.

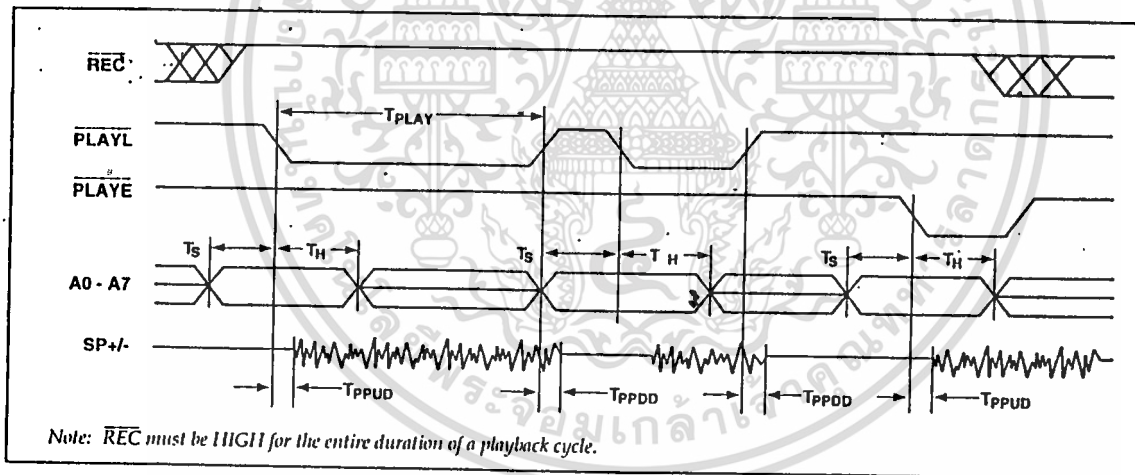
7. Applies only to ISD1200 and ISD1400 future version (see page 13).

TIMING DIAGRAMS (ISD1200/1400 SERIES - PACKAGED)

RECORD



PLAYBACK



PRELIMINARY DATA SHEET

AC PARAMETERS (ISD1200X/1400X SERIES - UNPACKAGED DIE)

Operating Conditions: $T_A = 0^\circ$ to 50° C (ambient), $V_{CC} = 4.5$ V to 6.5 V ⁽¹⁾, $V_{SS} = 0$ V ⁽²⁾; unless otherwise noted

Symbol	Characteristic	Min	Typ ⁽³⁾	Max	Units	Conditions
THD	Total Harmonic Distortion		1		%	@ 1 KHz
T_{LED1}	RECLEID ON Delay		5		μ sec	
T_{LED2}	RECLEID OFF Delay		48.6		msec	
T_S	A3 Loop Setup Time	3007			nsec	
T_{H1}	A3 Loop Hold Time	0			nsec	
T_{RPUD}	Record Power-Up Delay		32		msec	
T_{RPDD}	Record Power-Down Delay		32		msec	
T_{PPUD}	Play Power-Up Delay		32		msec	
T_{PPDD}	Play Power-Down Delay		8.1		msec	
P_{OUT}	Speaker Output Power		12.2		mW	$R_{EXT} = 16 \Omega$
V_{OUT}	Voltage Across Speaker Pins		1.25	2.5	V p-p	$R_{EXT} = 600 \Omega$
V_{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁽⁴⁾
V_{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak

AC PARAMETERS

Symbol	Characteristic	ISD-1210	ISD-1212	ISD-1416	ISD-1420	Units	Conditions
F_S	Sampling Frequency (max)	6.4	5.3	8	6.4	KHz	Internal Oscillator
BW	Bandwidth (max)	2.7	2.3	3.4	2.7	KHz	3 dB Roll-Off Point ⁽⁵⁾
T_{RPW}	Record Pulse Width (max)	10	12	16	20	sec.	
T_{PLAY}	Playback Duration (min)	10	12	16	20	sec.	
T_{LED2}	RECLEID OFF Delay	48.6	58.3	38.9	48.6	msec	⁽⁶⁾
T_{RPUD}	Rec. Power-Up Delay	32	39	26	32	msec	⁽⁶⁾
T_{RPDD}	Rec. Power-Down Delay	32	39	26	32	msec	⁽⁶⁾
T_{PPUD}	Play Power-Up Delay	32	39	26	32	msec	⁽⁶⁾
T_{PPDD}	Play Power-Down Delay	8.1	9.7	6.5	8.1	msec	⁽⁶⁾

Notes: 1. $V_{CC} = V_{CCA} = V_{CCD}$.

2. $V_{SS} = V_{SSA} = V_{SSD}$.

3. Typical values @ $T_A = 25^\circ$ C, 5.0 V, and 6.2 KHz sample rate.

4. With 12 K Ω series resistor at ANA IN.

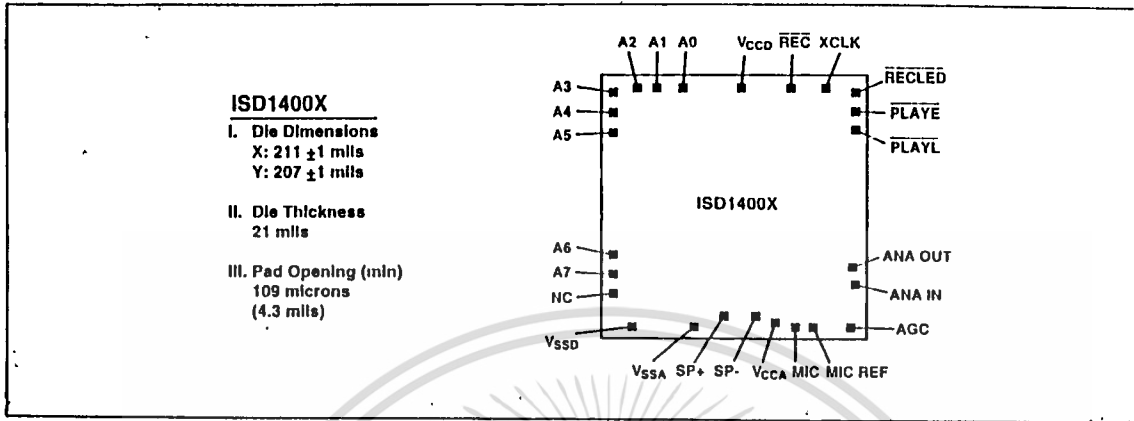
5. Low-frequency cutoff depends upon value of external capacitors (see Pin Descriptions).

6. Typical values @ $T_A = 25^\circ$ C and 5.0 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRELIMINARY DATA SHEET

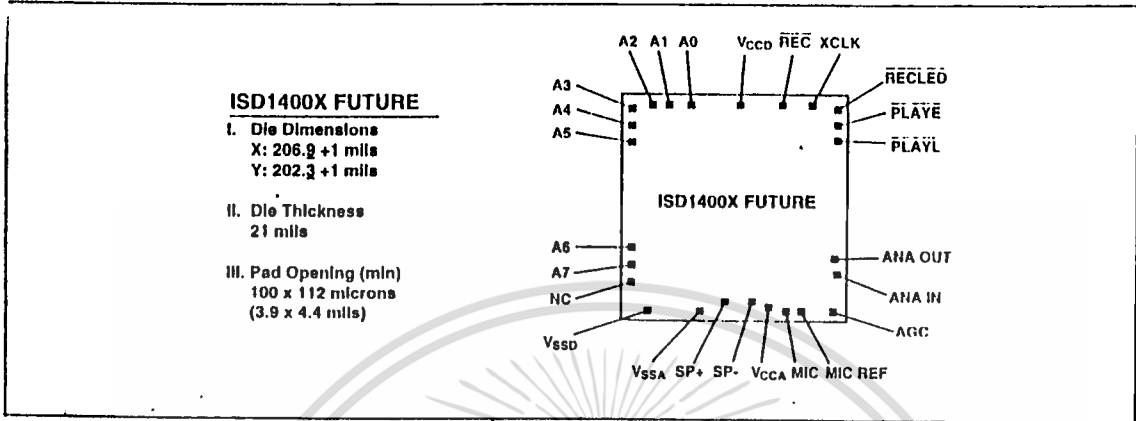
ISD1400X CURRENT DIE BONDING PHYSICAL LAYOUT

ISD1400X PIN/PAD DESIGNATIONS, WITH RESPECT TO DIE CENTER (μm)

Pin	Pin Name	X Axis	Y Axis	Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-1712.5	2445.5	VCCA	V _{CC} Analog Power Supply	952.2	-2412
A1	Address 1	-2068	2445.5	MIC	Microphone Input	1217.5	-2459
A2	Address 2	-2278	2445.5	MIC REF	Microphone Reference	1439	-2459
A3	Address 3	-2509.5	2368	AGC	Automatic Gain Control	2450.5	-2410
A4	Address 4	-2509.5	2145.5	ANA IN	Analog Input	2484.5	-1980.5
A5	Address 5	-2509.5	1885.5	ANA OUT	Analog Output	2466.5	-1715.5
A6	Address 6	-2509.5	-1525.5	PLAYL	Level-Activated Playback	2495.5	1989
A7	Address 7	-2509.5	-1764	PLAYE	Edge-Activated Playback	2495.5	2201
NC	No Connect	-2509.5	-2178.5	RECLEd	Record LED Output	2493	2443
VSSD	V _{SS} Digital Power Supply	-2359.5	-2456.5	XCLK	No Connect (optional)	1970	2445.5
VSSA	V _{SS} Analog Power Supply	-469.5	-2456.5	REC	Record	900	2445.5
SP+	Speaker Output +	-29	-2362.5	VCCD	V _{CC} Digital Power Supply	-52.5	2390
SP-	Speaker Output -	508	-2362.5				

Note: Die dimensions and pin/pad positions may be subject to change. Please contact ISD Sales Offices or Representatives to verify current or future specifications.

ISD1400X FUTURE DIE BONDING PHYSICAL LAYOUT



ISD1400X FUTURE PIN/PAD DESIGNATIONS, WITH RESPECT TO DIE CENTER (µm)

Pin	Pin Name	X Axis	Y Axis	Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-1332.5	1973.8	VCCA	VCC Analog Power Supply	779.5	-1936.2
A1	Address 1	-1628.9	1973.8	MIC	Microphone Input	991.5	-1973.8
A2	Address 2	-1808.9	1973.8	MIC REF	Microphone Reference	1168.7	-1973.8
A3	Address 3	-2014.1	1910.2	AGC	Automatic Gain Control	1977.9	-1910.6
A4	Address 4	-2014.1	1722.6	ANA IN	Analog Input	2005.1	-1580.2
A5	Address 5	-2014.1	1519.8	ANA OUT	Analog Output	1990.7	-1379
A6	Address 6	-2014.1	-1214.6	PLAYL	Level-Activated Playback	2013.9	1608.6
A7	Address 7	-2014.1	-1399.8	PLAYE	Edge-Activated Playback	2013.9	1777
NC	No Connect	-2014.1	-1745.4	RECLEO	Record LED Output	2011.9	1971.8
VSSD	VSS Digital Power Supply	-1894.1	-1971.8	XCLK	No Connect (optional)	1580.7	1973.8
VSSA	VSS Analog Power Supply	-358.1	-1971.8	REC	Record	752.3	1973.8
SP+	Speaker Output +	-17.7	-1896.6	VCCD	VCC Digital Power Supply	-48.5	1929.4
SP-	Speaker Output -	411.9	-1896.6				

Note: Die dimensions and pin/pad positions may be subject to change. Please contact ISD Sales Offices or Representatives to verify current or future specifications.



PRELIMINARY

LMC567 Low Power Tone Decoder

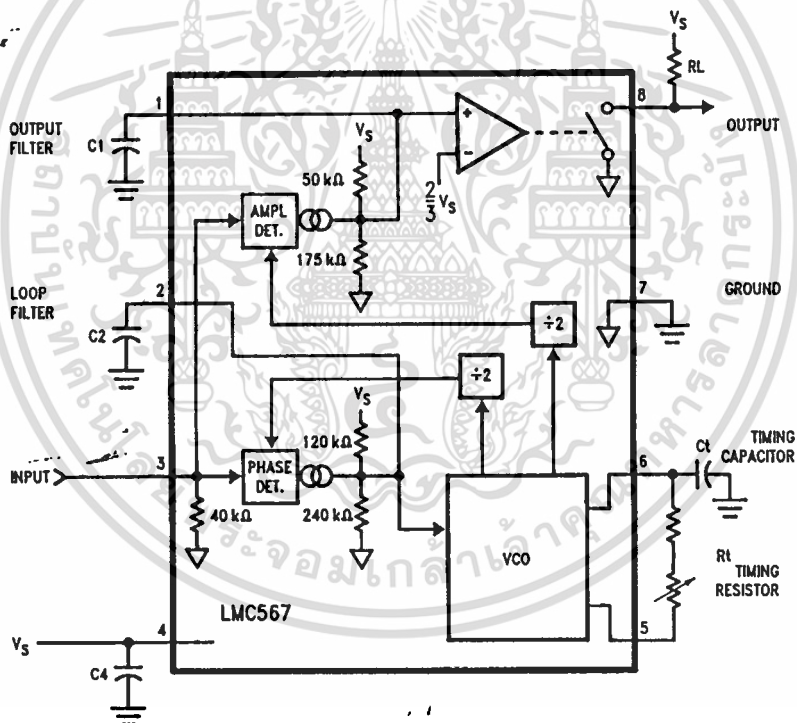
General Description

The LMC567 is a low power general purpose LCMOSTM tone decoder which is functionally similar to the industry standard LM567. It consists of a twice frequency voltage-controlled oscillator (VCO) and quadrature dividers which establish the reference signals for phase and amplitude detectors. The phase detector and VCO form a phase-locked loop (PLL) which locks to an input signal frequency which is within the control range of the VCO. When the PLL is locked and the input signal amplitude exceeds an internally pre-set threshold, a switch to ground is activated on the output pin. External components set up the oscillator to run at twice the input frequency and determine the phase and amplitude filter time constants.

Features

- Functionally similar to LM567
- 2V to 9V supply voltage range
- Low supply current drain
- No increase in current with output activated
- Operates to 500 kHz input frequency
- High oscillator stability
- Ground-referenced input
- Hysteresis added to amplitude comparator
- Out-of-band signals and noise rejected
- 20 mA output current capability

Block Diagram (with External Components)



Order Number LMC567CM or LMC567CN
See NS Package Number M08A or N08E

TL/H/8870-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage, Pin 3	$2 V_{p-p}$
Supply Voltage, Pin 4	10V
Output Voltage, Pin 8	13V
Voltage at All Other Pins	V_s to Gnd
Output Current, Pin 8	30 mA
Package Dissipation	500 mW
Operating Temperature Range (T_A)	-25°C to +125°C

Storage Temperature Range	-55°C to +150°C
Soldering Information	
Dual-in-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

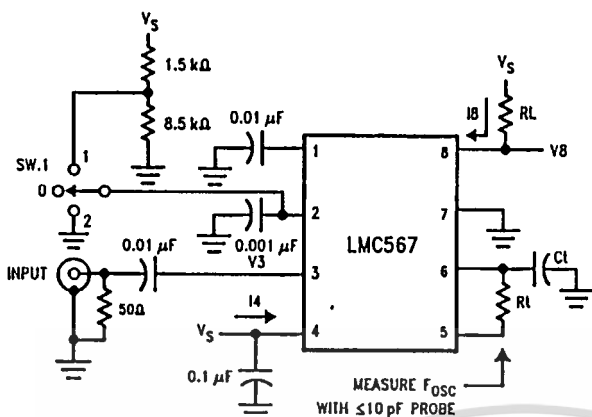
Electrical Characteristics

Test Circuit, $T_A = 25^\circ\text{C}$, $V_s = 5\text{V}$, R1C1 #2, Sw. 1 Pos. 0, and no input, unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units	
I4	Power Supply Current	R1C1 #1, Quiescent or Activated	$V_s = 2\text{V}$	0.3		mAdc	
			$V_s = 5\text{V}$	0.5	0.8		
			$V_s = 9\text{V}$	0.8	1.3		
V3	Input D.C. Bias		0			mVdc	
R3	Input Resistance		40			k Ω	
I8	Output Leakage		1	100		nAdc	
f ₀	Center Frequency, $F_{osc} \pm 2$	R1C1 #2, Measure Oscillator Frequency and Divide by 2	$V_s = 2\text{V}$	98		kHz	
			$V_s = 5\text{V}$	92	103		113
			$V_s = 9\text{V}$		105		
Δf_0	Center Frequency Shift with Supply	$\frac{f_{09V} - f_{02V}}{7 f_{05V}} \times 100$		1.0	2.0	%/V	
V _{in}	Input Threshold	Set Input Frequency Equal to f_0 Measured Above, Increase Input Level Until Pin 8 Goes Low.	$V_s = 2\text{V}$	11	20	27	mVrms
			$V_s = 5\text{V}$	17	30	45	
			$V_s = 9\text{V}$		45		
ΔV_{in}	Input Hysteresis	Starting at Input Threshold, Decrease Input Level Until Pin 8 goes High.		1.5		mVrms	
V8	Output 'Sat' Voltage	Input Level > Threshold Choose RL for Specified I8	I8 = 2 mA	0.06	0.15	Vdc	
			I8 = 20 mA	0.7			
L.D.B.W.	Largest Detection Bandwidth	Measure F_{osc} with Sw. 1 in Pos. 0, 1, and 2; $L.D.B.W. = \frac{F_{oscP2} - F_{oscP1}}{F_{oscP0}} \times 100$	$V_s = 2\text{V}$	7	11	15	%
			$V_s = 5\text{V}$	11	14	17	
			$V_s = 9\text{V}$		15		
ΔBW	Bandwidth Skew	$Skew = \left(\frac{F_{oscP2} + F_{oscP1}}{2 F_{oscP0}} - 1 \right) \times 100$		0	± 1.0	%	
f _{max}	Highest Center Freq.	R1C1 #3, Measure Oscillator Frequency and Divide by 2		700		kHz	
V _{in}	Input Threshold at f_{max}	Set Input Frequency Equal to f_{max} measured Above, Increase Input Level Until Pin 8 goes Low.		35		mVrms	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuit

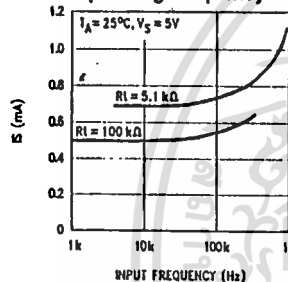


R1Ct	Rt	Ct
#1	100k	300 pF
#2	10k	300 pF
#3	5.1k	62 pF

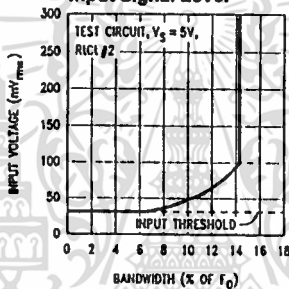
TL/H/8670-2

Typical Performance Characteristics

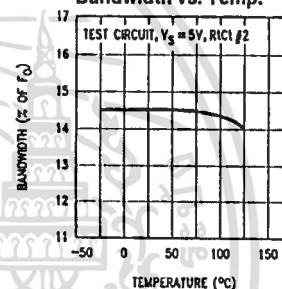
Supply Current vs. Operating Frequency



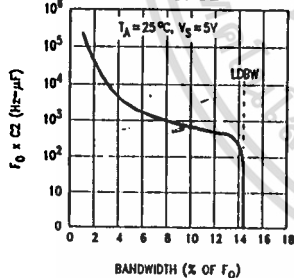
Bandwidth vs. Input Signal Level



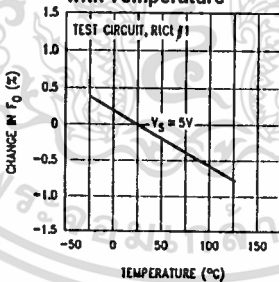
Largest Detection Bandwidth vs. Temp.



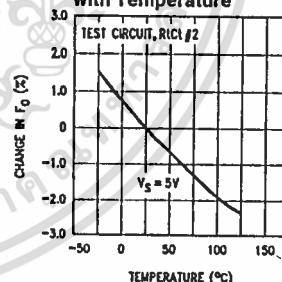
Bandwidth as a Function of C2



Frequency Drift with Temperature



Frequency Drift with Temperature



TL/H/8670-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (refer to Block Diagram)

GENERAL

The LMC567 low power tone decoder can be operated at supply voltages of 2V to 9V and at input frequencies ranging from 1 Hz up to 500 kHz.

The LMC567 can be directly substituted in most LM567 applications with the following provisions:

1. Oscillator timing capacitor C_t must be halved to double the oscillator frequency relative to the input frequency (See OSCILLATOR TIMING COMPONENTS).
2. Filter capacitors C_1 and C_2 must be reduced by a factor of 8 to maintain the same filter time constants.
3. The output current demanded of pin 8 must be limited to the specified capability of the LMC567.

OSCILLATOR TIMING COMPONENTS

The voltage-controlled oscillator (VCO) on the LMC567 must be set up to run at twice the frequency of the input signal tone to be decoded. The center frequency of the VCO is set by timing resistor R_t and timing capacitor C_t connected to pins 5 and 6 of the IC. The center frequency as a function of R_t and C_t is given by:

$$F_{osc} \approx \frac{1}{1.4 R_t C_t} \text{ Hz}$$

Since this will cause an input tone of half F_{osc} to be decoded,

$$F_{input} \approx \frac{1}{2.8 R_t C_t} \text{ Hz}$$

This equation is accurate at low frequencies; however, above 50 kHz ($F_{osc} = 100$ kHz), internal delays cause the actual frequency to be lower than predicted.

The choice of R_t and C_t will be a tradeoff between supply current and practical capacitor values. An additional supply current component is introduced due to R_t being switched to V_s every half cycle to charge C_t :

$$I_s \text{ due to } R_t = V_s / (4R_t)$$

Thus the supply current can be minimized by keeping R_t as large as possible (see supply current vs. operating frequency curves). However, the desired frequency will dictate an $R_t C_t$ product such that increasing R_t will require a smaller C_t . Below $C_t = 100$ pF, circuit board stray capacitances begin to play a role in determining the oscillation frequency which ultimately limits the minimum C_t .

To allow for I.C. and component value tolerances, the oscillator timing components will require a trim. This is generally accomplished by using a variable resistor as part of R_t , although C_t could also be padded. The amount of initial frequency variation due to the LMC567 itself is given in the electrical specifications; the total trim range must also accommodate the tolerances of R_t and C_t .

SUPPLY DECOUPLING

The decoupling of supply pin 4 becomes more critical at high supply voltages with high operating frequencies, requiring C_4 to be placed as close as possible to pin 4.

INPUT PIN

The input pin 3 is internally ground-referenced with a nominal 40 k Ω resistor. Signals which are already centered on 0V may be directly coupled to pin 3; however, any d.c. potential must be isolated via a coupling capacitor. Inputs of multiple LMC567 devices can be paralleled without individual d.c. isolation.

LOOP FILTER

Pin 2 is the combined output of the phase detector and control input of the VCO for the phase-locked loop (PLL). Capacitor C_2 in conjunction with the nominal 80 k Ω pin 2 internal resistance forms the loop filter.

For small values of C_2 , the PLL will have a fast acquisition time and the pull-in range will be set by the built in VCO frequency stops, which also determine the largest detection bandwidth (LDBW). Increasing C_2 results in improved noise immunity at the expense of acquisition time, and the pull-in range will begin to become narrower than the LDBW (see Bandwidth as a Function of C_2 curve). However, the maximum hold-in range will always equal the LDBW.

OUTPUT FILTER

Pin 1 is the output of a negative-going amplitude detector which has a nominal 0 signal output of $7/9 V_s$. When the PLL is locked to the input, an increase in signal level causes the detector output to move negative. When pin 1 reaches $2/3 V_s$ the output is activated (see OUTPUT PIN).

Capacitor C_1 in conjunction with the nominal 40 k Ω pin 1 internal resistance forms the output filter. The size of C_1 is a tradeoff between slew rate and carrier ripple at the output comparator. Low values of C_1 produce the least delay between the input and output for tone burst applications, while larger values of C_1 improve noise immunity.

Pin 1 also provides a means for shifting the input threshold higher or lower by connecting an external resistor to supply or ground. However, reducing the threshold using this technique increases sensitivity to pin 1 carrier ripple and also results in more part to part threshold variation.

OUTPUT PIN

The output at pin 8 is an N-channel FET switch to ground which is activated when the PLL is locked and the input tone is of sufficient amplitude to cause pin 1 to fall below $2/3 V_s$. Apart from the obvious current component due to the external pin 8 load resistor, no additional supply current is required to activate the switch. The on resistance of the switch is inversely proportional to supply; thus the 'sat' voltage for a given output current will increase at lower supplies.