

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องเตือนการหลุดออกจากระยะทาง

DISTANCE ALARM



โดย
นายบุญญฤทธิ์ มารศรี 38014261
นายรุ่ง ทองสัมฤทธิ์ 38014420

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์

ป.พ. สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
บ AAAA ปีการศึกษา 2541
2541

เลขหมู่.....
เลขทะเบียน...34067
วัน, เดือน, ปี...1...๓...2542

ขอสงวนลิขสิทธิ์ในการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องเตือนการหลุดออกจากระยะทาง

DISTANCE ALARM



โดย
นายบุญฤทธิ์ มาร์ศรี 38014261
นายรุจ ทองสัมฤทธิ์ 38014420

อาจารย์ที่ปรึกษา
ศส.ประกาศ สุวรรณะ

ปริญญานิพนธ์สำหรับปริญญาวិชากรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2541

ปริญญานิพนธ์ ปีการศึกษา 2541

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องเตือนการหลุดออกจากระยะทาง

ผู้จัดทำ นาย บุญญาฤทธิ์ มารศรี รหัสประจำตัว 38014261

นาย รุจ ทองสัมฤทธิ์ รหัสประจำตัว 38014420

.....อาจารย์ที่ปรึกษา

(ผศ. ประภากร สุวรรณะ)



เครื่องเตือนการหลุดออกจากระยะทาง

นาย บุญญาฤทธิ์ มารศรี

นาย รุจ ทองสัมฤทธิ์

ผศ. ประภากร สุวรรณะ(อาจารย์ที่ปรึกษา)

ภาคเรียนที่ 2 ปีการศึกษา 2541

บทคัดย่อ

รายงานชุดนี้แสดงเกี่ยวกับการออกแบบและสร้าง “เครื่องเตือนเมื่อหลุดออกจากระยะทาง” ซึ่งประกอบไปด้วย ตัวประธานและตัวสมาชิก ตัวสมาชิกจะประกอบไปด้วย ส่วนของวงจรเครื่องส่งวิทยุแบบเอฟเอ็มที่ทำหน้าที่ส่งสัญญาณที่ถูกเข้ารหัสเพื่อแบ่งแยกสมาชิกแต่ละคนออกจากกัน ตัวประธานจะมีวงจรเครื่องรับวิทยุและวงจรถอดรหัส เมื่อใดก็ตามที่ตัวสมาชิกใดออกไปจากระยะทางที่กำหนดจากตัวประธาน เครื่องจะส่งสัญญาณเตือนให้ทราบ อีกทั้งเราสามารถทราบได้ว่าเป็นสมาชิกตัวใดจากตัวประธานได้อีกด้วย



DISTANCE ALARM

Mr. Bunyarit Marasri

Mr.Ruj Tongsamrit

Asst.Professor Prapakorn Suwanna(Advisor)

2nd Semester, Educational Year 1998

Abstract

The report is a design and construction of a distance alarm. The system consist of a master unit and 8 remote units. A remote unit is composed of a VHF transmitter use for sending ID code. The master unit is a VHF receiver and decoder. As one of the participant carries a remote unit is out of distance from a master unit, an alarm will occur, the ID of the out of distance remote unit also show at the master unit.

สารบัญ

หัวข้อ	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญ	III
สารบัญรูป	V
สารบัญตาราง	VIII
บทที่ 1	1
1.1 บทนำ	1
จุดประสงค์	2
1.2 บล็อกไดอะแกรมของระบบ	2
บทที่ 2 ทฤษฎีเครื่องส่ง FM	5
2.1 การมอดูเลตทางความถี่	6
2.2 ชนิดของวงจรมอดูเลต	7
2.3 ไซด์แบนด์วิทช์ FM (FM Side Band)	10
2.4 แบนด์วิดท์ของสัญญาณเอฟเอ็ม	13
2.5 เฟสล็อกลูป	14
บทที่ 3 การเข้ารหัสและถอดรหัส	20
3.1 วงจรส่วนเข้ารหัส	20
3.2 ส่วนของวงจรถอดรหัส	22
บทที่ 4 การออกแบบตัวรับสัญญาณ	26
4.1 บล็อกไดอะแกรมของตัวเมนหลักหรือมาสเตอร์	26
4.2 ทฤษฎีพื้นฐานกับเครื่องรับวิทยุเอฟเอ็ม	26
4.3 เครื่องรับชนิดแปลงความถี่สองครั้ง	44
4.4 คุณสมบัติของไอซีที่ใช้ในวงจรรับเอฟเอ็ม	45
และวงจรที่เกี่ยวข้อง	
4.5 วงจรทั้งหมดของมาสเตอร์	48
บทที่ 5 การออกแบบตัวส่งสัญญาณ	50
5.1 การจัดการเวลาที่ใช้ในระบบ	50

	หน้า
5.3 วงจรของตัวสมาชิก	53
บทที่ 6 ผลการทดลอง	55
6.1 การทดลองเกี่ยวกับตัวรับสัญญาณวิทยุเอฟเอ็ม	55
6.2 วัดค่าแสดงความสามารถของสัญญาณที่รับได้(ที่ขา RSSI)	56
6.3 ขนาดและความถี่ของสัญญาณออกโอทีได้	57
6.4 การทดลองส่วนของตัวส่งสัญญาณวิทยุเอฟเอ็ม	58
6.5 การทดลองในส่วนของวงจรเข้ารหัสและถอดรหัส	59
6.6 การทดลองวงจรหาความถี่	60
6.7 การทดลองระบบทั้งหมด	61
6.8 ข้อสันนิษฐานเกี่ยวกับผลที่เกิดขึ้น	61
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

สารบัญรูป

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมของตัวสมาชิก	3
รูปที่ 1.2 บล็อกไดอะแกรมของตัวประธาน	3
รูปที่ 2.1 แผนผังแสดงภาคเครื่องส่งและเครื่องรับ	5
รูปที่ 2.2 การมอดูเลตทางความถี่	6
รูปที่ 2.3 วงจรรีแอกแตนมอดูเลเตอร์	7
รูปที่ 2.4 วงจรมอดูเลเตอร์ใช้วาเรคเตอร์	8
รูปที่ 2.5 เฟสมอดูเลเตอร์ใช้ FET	9
รูปที่ 2.6 การมอดูเลตทางเฟสซึ่งเขียนแสดงด้วยวาเรคเตอร์	9
รูปที่ 2.7 การผสมคลื่นเสียงเข้ากับคลื่นพาหะในระบบเอฟเอ็ม	10
รูปที่ 2.8 การผสมคลื่นเสียงเข้ากับคลื่นพาหะในระบบเอฟเอ็ม ที่มีสัญญาณเสียงมีความถี่ต่างกัน	11
รูปที่ 2.9 สเปกตรัมความถี่ของวิทยุ FM ประกอบด้วยความถี่พาหะ และไซด์แบนด์	11
รูปที่ 2.10 กราฟแสดงแอมพลิจูดของพาหะและไซด์แบนด์ในระบบเอฟเอ็ม	12
รูปที่ 2.11 รูปคลื่นเอฟเอ็ม ในเชิงความถี่ ที่ค่าดัชนีการมอดูเลต เท่ากับ 0, 0.5, 1, 1.5, 2.0, 3.0 ตามลำดับ	13
รูปที่ 2.12 แผนผังของเฟสล็อกกลูป	14
รูปที่ 2.13 วงจรเฟสล็อกกลูป	14
รูปที่ 2.14 แผนผังของหน่วยสังเคราะห์ความถี่	16
รูปที่ 2.15 เฟสล็อกกลูปแบบโดยตรง	17
รูปที่ 2.16 เฟสล็อกกลูปแบบคูณความถี่	17
รูปที่ 2.17 เฟสล็อกกลูปแบบพริสเกลเลอว์	18
รูปที่ 2.18 เฟสล็อกกลูปแบบพริสเกลเลอว์สอง โมดูลัส	18
รูปที่ 2.19 เฟสล็อกกลูปแบบมิกซิงนอกกลูป	19
รูปที่ 2.20 เฟสล็อกกลูปแบบมิกซิงในกลูป	19
รูปที่ 3.1 วงจรของส่วนเข้ารหัส	20
รูปที่ 3.2 ออสซิลเลเตอร์ภายในไอซีเข้ารหัส	21
รูปที่ 3.3 ลักษณะของสัญญาณตำแหน่งเทียบคล็อก	21
รูปที่ 3.4 คาบเวลาของสัญญาณที่ขาต่าง ๆ	22

รูปที่ 3.5 แผนภาพแสดงวงจรการถอดรหัส	23
รูปที่ 3.6 แผนภาพแสดงการทำงาน	24
รูปที่ 4.1 บล็อกไดอะแกรมของตัวเมนหลักหรือมาสเตอร์	26
รูปที่ 4.2 เครื่องรับเอฟเอ็มแบบซิงเกิลคอนเวอร์ชัน	26
รูปที่ 4.3 เครื่องรับเอฟเอ็มแบบดับเบิลคอนเวอร์ชัน	27
รูปที่ 4.4 บล็อกไดอะแกรมภาคฟรอนเอนด์ของเครื่องรับวิทยุ	29
รูปที่ 4.5 ตัวอย่างวงจรขยายสัญญาณวิทยุชนิดลิมิตเตอร์(ขอสร่วม)	31
รูปที่ 4.6 วงจรขยายสัญญาณวิทยุ แบบเบส(เกด)ร่วม	31
รูปที่ 4.7 วงจรขยายสัญญาณวิทยุแบบคาสโคด	32
รูปที่ 4.8 ตัวอย่างมิกเซอร์ของภาคเครื่องรับ(ก) และมิกเซอร์ของภาคเครื่องส่ง(ข)	33
รูปที่ 4.9 วงจรบาลานซ์มิกเซอร์ชนิดพาสซีฟ	34
รูปที่ 4.10 วงจรบาลานซ์มิกเซอร์ ชนิด แอทิฟ แบบใช้ ไอซี	34
รูปที่ 4.11 วงจรบาลานซ์มิกเซอร์ ชนิดแอทิฟ แบบใช้ไอซี	35
รูปที่ 4.12 วงจรมิกเซอร์แบบไม่สมดุล	35
รูปที่ 4.13 วงจรภาคฟรอนเอนด์ แบบ ใช้ทรานซิสเตอร์	36
รูปที่ 4.14 วงจรภาคฟรอนเอนด์ แบบใช้เจฟเฟผสมทรานซิสเตอร์	37
รูปที่ 4.15 วงจรภาคฟรอนเอนด์ FMแบบใช้ไอซี เบอร์ RV1TA7358P	37
รูปที่ 4.16 บล็อกไดอะแกรมภาคขยายความถี่ปานกลาง	38
รูปที่ 4.17 วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูด ของสัญญาณเอฟเอ็ม	39
รูปที่ 4.18 บล็อกไดอะแกรมภาคดีเทคเตอร์วิทยุเอฟเอ็ม	39
รูปที่ 4.19 วงจรฟอสเตอร์ ซีเลย์ ดิสคริมิเนเตอร์	40
รูปที่ 4.20 วงจรบาลานซ์ เรโซคิเทคเตอร์	40
รูปที่ 4.21 วงจรอานบาลานซ์ เรโซคิเทคเตอร์	41
รูปที่ 4.22 บล็อกไดอะแกรมของเฟสล็อกลูบตีเทคเตอร์ที่ใช้ในวิทยุ	41
รูปที่ 4.23 วงจรควอดราเจอร์คิเทคเตอร์	42
รูปที่ 4.23.1แผนผังของเครื่องรับชนิดดับเบิลคอนเวอร์ชัน	44
รูปที่ 4.24 วงจรเครื่องรับสัญญาณเอฟเอ็ม	46
รูปที่ 4.25 ช่องการโปรแกรมความถี่ของไอซีเฟสล็อกลูบ	47
รูปที่ 4.26 วงจรตัวรับสัญญาณวิทยุเอฟเอ็ม	48
รูปที่ 4.27วงจรขยายสัญญาณออกโอ	49

รูปที่ 5.1 ภาพแสดงการจัดการทางเวลาโดยใช้วงจรหาร	51
รูปที่ 5.2 บล็อกไดอะแกรมของตัวสมาชิก	52
รูปที่ 5.3 วงจรตัวส่งสัญญาณวิทยุ	52
รูปที่ 5.4 วงจรส่วนเข้ารหัส	53
รูปที่ 5.5 วงจรหารแบบโปรแกรมได้	54
รูปที่ 5.6 วงจรขยายวิทยุและสวิตช์	54
รูปที่ 6.1 วงจรทดลองวงจรสังเคราะห์ความถี่	56
รูปที่ 6.2 วงจรทดลองการทำงานของการทำงานของการเข้ารหัสและถอดรหัส	60
รูปที่ 6.3 วงจรมอดคูเลเตอร์ที่ต่อในครั้งแรก	62
รูปที่ 6.4 วงจรมอดคูเลเตอร์ที่ต่อในครั้งที่สอง	64



สารบัญตาราง

		หน้า
ตารางที่ 1.1	แสดงย่านความถี่ ความถี่ และ ความยาวคลื่น	1
ตารางที่ 1.2	ตัวอย่าง การใช้งาน ความถี่ในกิจการสื่อสารต่างๆ	2
ตารางที่ 2.1	แสดงการกระจายคลื่นพาหะและไซด์แบนด์ที่ดัชนี การมอดูเลตต่าง ๆ	13
ตารางที่ 6.1	ขนาดของสัญญาณที่รับได้จากเครื่องรับวิทยุ	55
ตารางที่ 6.2	เอาต์พุตที่ได้จากสัญญาณที่ส่งโดยวงจรตัวส่ง	57
ตารางที่ 6.3	ขนาดของสัญญาณที่รับได้ที่ความถี่ต่าง ๆ	58
ตารางที่ 6.4	เอาต์พุตที่ได้จากสัญญาณที่ส่งโดยวงจรตัวส่ง	59
ตารางที่ 6.5	วงจรหารความถี่ (โปรแกรมให้หาร 1280)	60

บทที่ 1

1.1 บทนำ

ในปัจจุบันนี้ ได้มีการพัฒนาเทคโนโลยีออกไปในทุกๆด้านไม่ว่าจะเป็นด้านคอมพิวเตอร์ก็ได้มีการคิดค้นโปรแกรมใหม่ๆขึ้นมาใช้เป็นตัวสำหรับด้านอิเล็กทรอนิกส์เช่นกัน ได้มีการพัฒนาและสร้างเทคโนโลยีใหม่ๆขึ้นมามากมาย เพื่อตอบสนองความต้องการและความสะดวกสบายของมนุษย์ โดยเฉพาะด้านการสื่อสารจะเห็นได้ชัดว่ามีการพัฒนาไปมากเพราะแต่ก่อนการสื่อสารของมนุษย์จะสื่อความหมายโดยใช้เสียงพูดและการเขียน ซึ่งจะสื่อสารในระยะใกล้ ต่อมาได้พัฒนาให้สื่อสารได้ไกลขึ้น โดยการเขียนพัฒนากลายเป็นหนังสือพิมพ์ แล้วก็มาเป็นระบบไปรษณีย์และเป็นระบบโทรเลข จนถึงปัจจุบันนี้ได้พัฒนาให้เป็นการสื่อสารทางอิเล็กทรอนิกส์ เช่น E-mail สำหรับการสื่อสารโดยการพูดคุยระหว่างกันธรรมดาที่ได้พัฒนาไปเป็นโทรศัพท์และวิทยุ ซึ่งจะเห็นได้ว่าวิวัฒนาการต่างๆมักจะมุ่งเน้นให้ติดต่อสื่อสารกันไกลขึ้นและรวดเร็วขึ้น

ในที่นี้เราจะสนใจเฉพาะการสื่อสารด้านวิทยุเพราะมีประโยชน์และประหยัด ซึ่งการสื่อสารด้านวิทยุได้ถูกนำไปใช้ในงานด้านต่างๆเช่น ด้านการประมง ด้านการทหาร ด้านวิทยุกระจายเสียง และอื่นๆอีกมากมาย เพราะความถี่วิทยุมีความถี่อยู่ประมาณ 3 KHz ขึ้นไปจนถึง 300 GHz เพื่อจัดสรรย่านความถี่ต่างๆให้มีรูปแบบเป็นมาตรฐานสากลจึงมีการตกลงกันในระดับนานาชาติ โดยองค์การสหภาพ โทรคมนาคมระหว่างประเทศ(International Telecommunication Union : ITU) เป็นผู้ดำเนินการในเรื่องนี้ โดยจัดให้มีการประชุมใหญ่ที่เรียกว่า World Administration Ratio Conference (WARC) ได้ถูกจัดขึ้นเพื่อแก้ไขเปลี่ยนแปลงและทำความตกลงร่วมกัน ในการจัดสรรรูปแบบการให้บริการชนิดต่างๆ ซึ่งการจัดย่านวิทยุต่างๆได้แสดงไว้ในตารางที่ 1.1 ส่วนตารางที่ 1.2 จะเป็นตัวอย่าง ของแต่ละย่านความถี่ที่ถูกนำไปใช้งาน

ย่านความถี่	ความถี่	ความยาวคลื่น
Very low frequency (VLF)	ต่ำกว่า 30 KHz	ยาวกว่า 10 Km
Low frequency (LF)	30 – 300 KHz	10 – 1 Km
Medium frequency (MF)	300 – 3000 KHz	1000 - 100 m
High frequency (HF)	3 – 30 MHz	100 – 10 m
Very high frequency (VHF)	30 – 300 MHz	10 – 1 m
Ultra high frequency (UHF)	300 – 3000 MHz	100 10 cm
Super high frequency (SHF)	3 – 30 GHz	10 – 1 cm
Extremely high frequency (EHF)	30 – 300 Ghz	10 – 1 mm

ตารางที่ 1.1 แสดงย่านความถี่ ความถี่ และ ความยาวคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ย่านความถี่	ตัวอย่างการใช้งานในกิจการสื่อสาร
VLF	โทรเลข โซนาร์
LF	วิทยุนำร่อง โทรพิมพ์ โทรเลข
MF	วิทยุกระจายเสียง การสื่อสารระยะปานกลาง เรือรบ
HF	การสื่อสารระยะไกล วิทยุกระจายเสียง อุปกรณ์ทางการแพทย์
VHF	วิทยุกระจายเสียง การแพร่ภาพโทรทัศน์ การสื่อสารระยะใกล้
UHF	การสื่อสารการบิน การสื่อสารระยะใกล้
SHF	เรดาร์ การสื่อสารไมโครเวฟ ดาวเทียม
EHF	การสื่อสารทางแสง

ตารางที่ 1.2 ตัวอย่าง การใช้งาน ความถี่ในกิจการสื่อสารต่างๆ

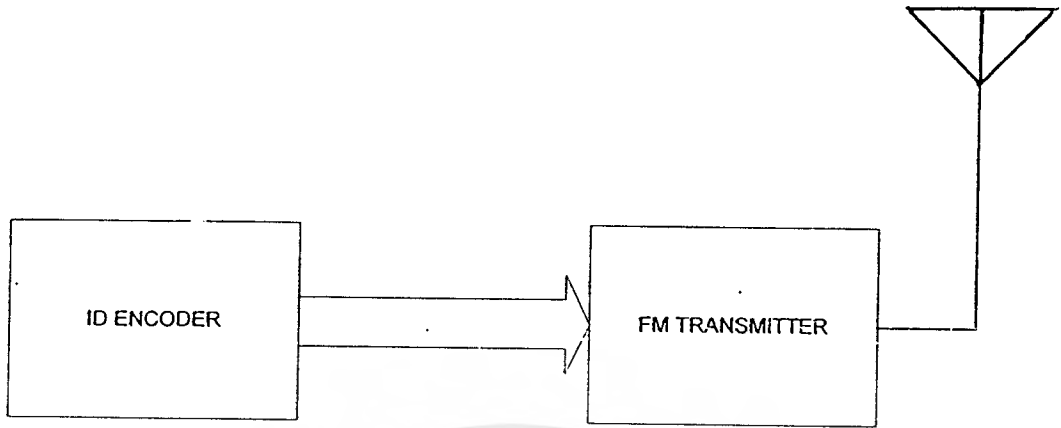
จากที่กล่าวมาแล้ว จะเห็นว่า ความถี่แต่ละย่าน ของคลื่นวิทยุ นั้นมีประโยชน์ หลายอย่าง สำหรับในโครงการนี้ จะนำความถี่วิทยุ ย่าน VHF มาใช้ โดยจะประกอบด้วยเครื่องรับ-ส่งวิทยุ ความถี่ 49-50 MHz, วงจรใส่รหัสและถอดรหัส, วงจรขยายสัญญาณเครื่องส่งและวงจรขยายสัญญาณเครื่องรับ ซึ่งโครงการนี้ จะนำไปใช้ประโยชน์ในการป้องกันการหลุดออกจากระยะที่กำหนดโดยการเตือนผู้ใช้ที่เป็นตัวเมนหลักทางแอลอีดี

จุดประสงค์

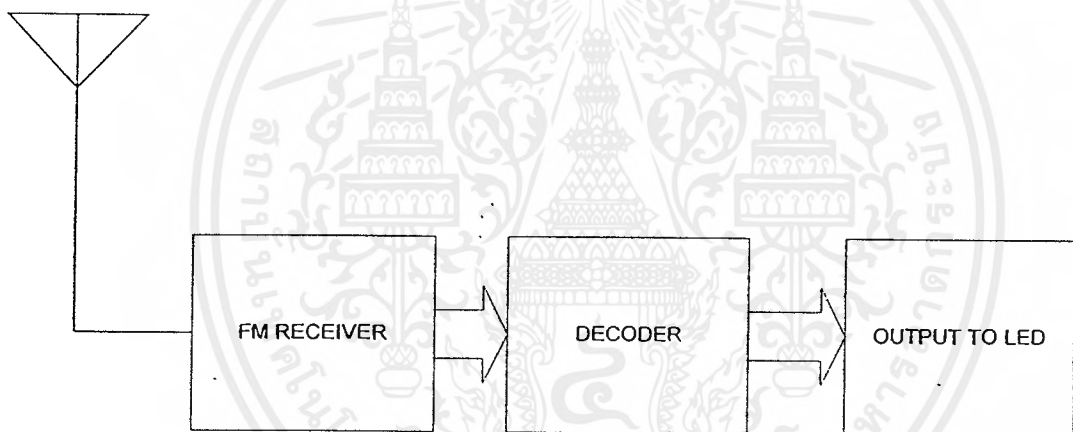
1. เพื่อศึกษาการรับ-ส่งสัญญาณวิทยุและประยุกต์ไปใช้ในการทำงานจริง
2. เพื่อศึกษาการเข้ารหัสและถอดรหัสเพื่อใช้ในการแยกแยะการติดต่อ
3. เพื่อศึกษาและใช้งานอุปกรณ์, เครื่องมือวัดและการต่อวงจรความถี่สูง
4. เพื่อทดลองและทำการออกแบบตามโครงร่างระบบที่คิดขึ้นเองว่าต้องออกแบบอย่างไร รวมไปถึงการพัฒนาและแก้ไขวงจรที่ออกแบบไว้แล้วควบคู่ไปกับการทดลองด้วย

1.2 บล็อกไดอะแกรมของระบบ

1.2.1 บล็อกไดอะแกรมของระบบ



รูปที่ 1.1 บล็อกไดอะแกรมของตัวสมาชิก



รูปที่ 1.2 บล็อกไดอะแกรมของตัวประธาน

หลักการทำงานจะเริ่มจาก ตัวสมาชิกทำการเข้ารหัส เพื่อใช้ในการแยกแยะสมาชิกแต่ละคนออกจากกัน จะถูกกำหนดโดยผู้เ้า จากนั้นสัญญาณที่ทำการเข้ารหัสดังกล่าวจะนำไปเป็นสัญญาณที่มอดูเลตเข้ากับเครื่องส่งวิทยุ และก็จะไปเข้าวงจรขยาย เพื่อให้สามารถส่งไปได้ระยะไกล ๆ

ที่ด้านของตัวประธานจะทำการรับสัญญาณจากสมาชิกใด ๆ สัญญาณที่รับมาได้ ซึ่งก็คือสัญญาณที่เข้ารหัสมา ก็จะไปเข้าไอซีถอดรหัส ซึ่งจะทำการเปรียบเทียบสัญญาณที่เข้ามากับแอดเดรสของคนที่ตั้งโดยผู้เ้าแต่ละคนตั้งแต่แรก หากพบว่าตรงกัน ก็จะแสดงผลให้แอลอีดีสว่าง

การเช็คการหลุดออกจากระยะทาง สามารถสังเกตได้ที่แอลอีดี ถ้าไม่มีไฟติด แสดงว่าสัญญาณนั้นส่งมาไม่ถึงตัวประธานคือหลุดออกจากกลุ่มไปนั่นเอง และจะทราบทันทีเมื่ออยู่ในช่วงรัศมีการทำงานแล้วเมื่อใด โดยสังเกตที่แอลอีดีว่าติดหรือดับอย่างไร

1.2.2 พารามิเตอร์สำคัญที่ใช้ในระบบ

เอกสารนี้เป็นเอกสารที่สามารถใช้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 RF Frequency (ความถี่ที่ใช้ในการส่ง-รับวิทยุ) = 49.65 เมกะเฮิร์ตซ์
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IF Frequency (ความถี่ปานกลางในเครื่องรับวิทยุ)

IF1(หลังจากผ่านมิกเซอร์ตัวแรก)	= 10.7	เมกะเฮิร์ตซ์
IF2(หลังจากผ่านมิกเซอร์ตัวที่สอง)	= 455	กิโลเฮิร์ตซ์

1.2.3 วิธีการเข้ารหัส-ถอดรหัส

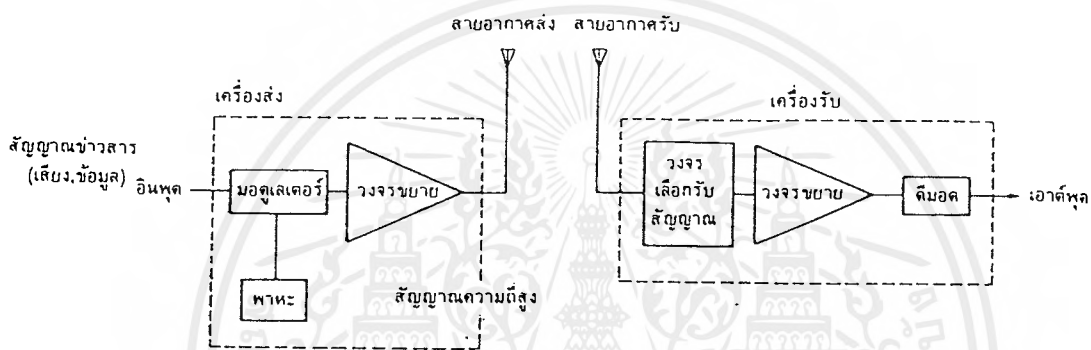
สำหรับการเข้ารหัสซึ่งจะเป็นตัวระบุแยกแยะสมาชิกแต่ละคนออกจากกันนั้น กำหนดโดยใช้ไอซีเบอร์ 145026 ซึ่งผู้ใช้สามารถที่จะกำหนดตำแหน่งได้เป็น 3 ลักษณะ คือ 1,0 และ Float หรือลอยอยู่ กำหนดได้ตั้งแต่ A0-A9 ทำให้จำนวนผู้ใช้มีได้ถึง 512 หรือ 19,683 ตำแหน่ง อย่างไรก็ตามการใช้คงไม่มีกลุ่มใด ๆ มีสมาชิกถึงจำนวนดังกล่าว ดังนั้นในโครงการนี้จะกำหนดแค่ 8 ตำแหน่งเท่านั้น สำหรับการส่งสัญญาณจะส่งออกไปเป็นอนุกรม ไถวนไปตั้งแต่ A0-A9 ไปเรื่อย ๆ

สำหรับการถอดรหัส จะเริ่มจากการรับอินพุตที่เข้ามาเป็นอนุกรม จากนั้นก็จะทำการเปรียบเทียบกับตำแหน่งของคนที่ถูกตั้งไว้ หากว่าตรงกัน ก็จะทำให้การตรวจเช็คอีกครั้งหนึ่ง ถ้ายังคงตรงอยู่ เช่นเดิม และตรงกันกับครั้งแรก ก็ถือว่ารหัสที่รับมาเป็นของคนจริง ๆ ในทางกลับกัน หากว่าขั้นตอนใดขั้นตอนหนึ่งที่กล่าวมาดังกล่าวแล้วนั้น ไม่สมบูรณ์ ก็จะถือว่าไม่ใช่รหัสของตนเอง แอลอีดีที่ขา VT จะไม่ติด

บทที่ 2

ทฤษฎีเครื่องส่งวิทยุ FM

ระบบวิทยุโดยทั่วไปมักจะมีรูปแบบคล้ายคลึงกับรูปที่ 2.1 ในที่นี้ในที่นี้แสดงไว้เฉพาะการติดต่อทางเดียวจากเครื่องส่งไปยังเครื่องรับเท่านั้น จะเห็นว่าประกอบด้วยส่วนสำคัญคือ เครื่องส่ง เครื่องรับ สายอากาศ และสัญญาณข่าวสาร ถูกป้อนเข้าที่อินพุตทำให้เกิดเอาต์พุตเป็นคลื่นวิทยุที่ถูกมอดคูเลต แล้วแพร่ออกจากสายอากาศส่งไปยังเครื่องรับ คลื่นที่ได้รับจากสายอากาศเครื่องรับจะถูกแปลงโดยเครื่องรับ เพื่อให้สัญญาณกลับคืนออกมา



รูปที่ 2.1 แผนผังแสดงภาคเครื่องส่งและเครื่องรับ

ที่เครื่องส่ง สัญญาณข่าวสารและสัญญาณพาหะความถี่สูงจะถูกส่งผ่านไปยังวงจรมอดคูเลเตอร์ ซึ่งทำหน้าที่มอดคูเลตสัญญาณข่าวสารลงบนสัญญาณพาหะความถี่สูง สัญญาณพาหะที่ถูกมอดคูเลตแล้วจะต้องไปผ่านการขยายให้มีกำลังมากขึ้น แล้วจึงป้อนให้แก่สายอากาศ เพื่อให้สามารถส่งได้ไกลโดยที่เครื่องรับได้รับชัดเจน

ที่เครื่องรับ คลื่นที่ส่งมาจะรับได้โดยสายอากาศ เครื่องรับจะเลือกรับสัญญาณเฉพาะคลื่นที่ต้องการเท่านั้น แล้วขยายคลื่นนั้นให้มี กำลังแรงขึ้นเพื่อป้อนให้กับวงจรดีมอดคูเลเตอร์ทำหน้าที่แปลงสัญญาณที่ถูกมอดคูเลตกลับมาเพื่อให้ได้สัญญาณข่าวสารที่ต้องการตามเดิม

ข้อสังเกตในระบบวิทยุก็คือ ถ้ามีเครื่องส่งหลายเครื่องอยู่ในพื้นที่ใกล้เคียงกันเราจะต้องใช้ความถี่คนละความถี่ มิฉะนั้นสัญญาณที่เครื่องรับจะสับสน เราสามารถใช้ความถี่เครื่องส่งที่ซ้ำกันได้ก็ต่อเมื่อเครื่องส่งแต่ละเครื่องอยู่ห่างไกลกันและไม่รบกวนกัน

เครื่องส่งเอฟเอ็ม (FM TRANSMITTER) แบ่งออกเป็น 2 แบบ คือ

1. เครื่องส่งแบบเอฟเอ็มโดยตรง ซึ่งแบ่งออกตามลักษณะของวงจรมอดคูเลเตอร์ได้ 2 แบบ

คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

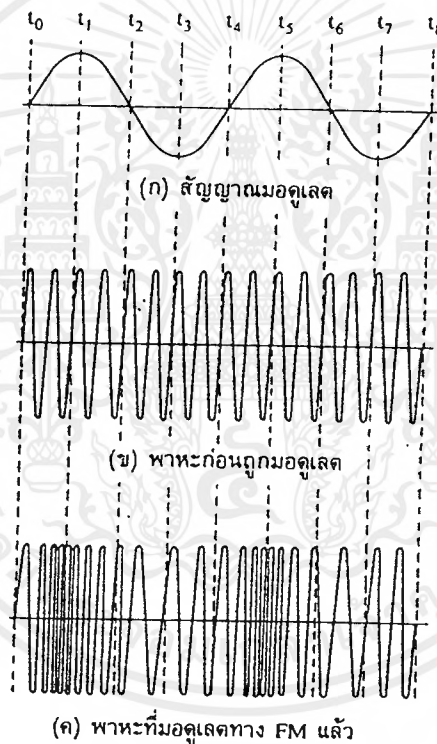
1.1 รีแอกแตนซ์มอดคูเลเตอร์

1.2 มอดคูเลเตอร์ใช้วาระเตอร์

2. เครื่องส่งแบบเอฟเอ็ม โดยอ้อม ใช้เฟสมอดคูเลเตอร์

2.1 การมอดคูเลตทางความถี่

รูปเครื่องของสัญญาณเอฟเอ็ม เกิดจากการมอดคูเลต ดังรูปที่ 2.2 (ก) เช่น สัญญาณเสียงซึ่งเป็นข่าวสารเข้าไปมอดคูเลตลงบนสัญญาณพาหะดังรูปที่ 2.2(ข) สัญญาณพาหะหลังจากถูกมอดคูเลตแล้วในรูปที่ 2.2 (ค) เป็นสัญญาณเอฟเอ็ม จะเห็นว่าที่เวลา t_0 สัญญาณเอฟเอ็ม อยู่ที่ความถี่กึ่งกลาง เมื่อสัญญาณที่เข้ามามอดคูเลตมีค่าทางบวกสูงสุด ความถี่ของพาหะจะเพิ่มขึ้นสูงสุด นั่นคือสัญญาณมอดคูเลตถึงจุดยอดสุดที่ t_1



รูปที่ 2.2 การมอดคูเลตทางความถี่

ที่ เวลา t_2 สัญญาณมอดคูเลตลดลงเป็นศูนย์ ความถี่ของพาหะก็จะลดลงมาที่ความถี่ความถี่กึ่งกลางดั้งเดิม หลังจากเวลาสัญญาณมอดคูเลตมีค่าลดลงต่ำกว่าศูนย์เป็นลบ พาหะจะมีความถี่ลดลงต่ำกว่าความถี่กึ่งกลางและเมื่อสัญญาณมอดคูเลตกลับมาเป็นศูนย์อีกครั้งหนึ่ง ความถี่พาหะก็จะกลับมาเป็นความถี่กึ่งกลางดั้งเดิมเช่นกัน ในช่วงเวลา t_4 - t_8 ก็จะซ้ำแบบเดิมเรื่อยๆ ไป สรุปแล้วความถี่ของพาหะจะเปลี่ยนไปตามแอมพลิจูดของสัญญาณมอดคูเลต และพาหะยังคงอยู่ที่ความถี่กึ่งกลาง เมื่อสัญญาณมอดคูเลตเป็นศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงความถี่ที่พาหะเบี่ยงเบนไปจากความถี่กลางเรียกว่า ความถี่เบี่ยงเบน (frequency deviation) ตัวอย่างเช่น พาหะมีความถี่ 100 เมกะเฮิร์ตซ์ ลดลงต่ำสุดเป็น 99.9 เมกะเฮิร์ตซ์ และเพิ่มขึ้นสูงสุดเป็น 100.1 เมกะเฮิร์ตซ์ สลับไปมาเช่นนี้ หมายความว่า ช่วงความถี่เบี่ยงเบนเท่ากับ 0.1 เมกะเฮิร์ตซ์

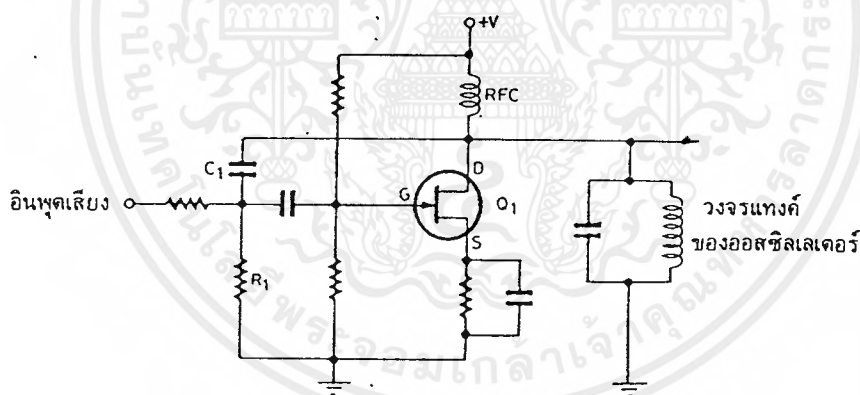
อัตราการเบี่ยงเบนความถี่ของสัญญาณเอฟเอ็ม ขึ้นอยู่กับความถี่ที่เข้ามามอดูเลต กล่าวโดยสรุป สัญญาณเอฟเอ็ม มีคุณสมบัติที่สำคัญดังนี้

1. มีแอมพลิจูดคงที่ตลอด แต่ความถี่เปลี่ยนตามสัญญาณที่เข้ามามอดูเลต
2. อัตราการเบี่ยงเบนความถี่ของสัญญาณพาหะมีค่าเท่ากับสัญญาณที่เข้ามามอดูเลต
3. ช่วงความถี่เบี่ยงเบนเป็นสัดส่วนกับแอมพลิจูดของสัญญาณที่เข้ามามอดูเลต

2.2 ชนิดของวงจรมอดูเลเตอร์

2.2.1 รีแอกแตนซ์มอดูเลเตอร์

หลักการของวงจรรีแอกแตนซ์มอดูเลเตอร์ ก็คือ ไบแอสเฟด หรือ ทรานซิสเตอร์ เป็นตัวที่ทำหน้าที่เป็นรีแอกแตนซ์ ในวงจรเทงก์ ของออสซิลเลเตอร์ ฉะนั้นเมื่อป้อนสัญญาณเสียงมอดูเลต ค่ารีแอกแตนซ์จะแปรเปลี่ยนไป ทำให้ความถี่ออสซิลเลตเปลี่ยนแปลงด้วย



รูปที่ 2.3 วงจรรีแอกแตนซ์มอดูเลเตอร์

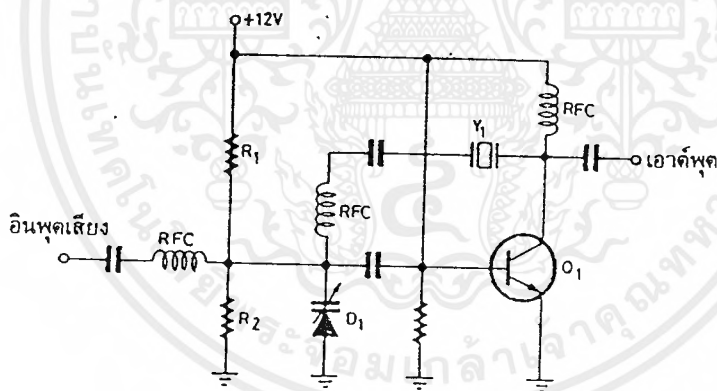
วงจรรีแอกแตนซ์มอดูเลเตอร์ ในรูปที่ 2.3 ใช้ C_1 และ R_1 ต่อคร่อมวงจรเทงก์ของออสซิลเลเตอร์ ค่ารีแอกแตนซ์ของ C_1 มีค่ามากกว่าค่าของ R_1 มาก ฉะนั้นเมื่อมองการต่อ R_1 กับ C_1 จึงเสมือนเป็นความจุล้วนๆ ฉะนั้น สัญญาณที่ป้อนแก่เกตของ Q_1 จะมีเฟสหน้าหนา แรงดันออสซิลเลเตอร์อยู่ 90 องศาเนื่องจากวงจร $C_1 R_1$ กระแสตรงใน Q_1 ก็จะมีเฟสหน้าหนา 90 องศา เทียบกับแรงดันออสซิลเลเตอร์ด้วยเช่นกัน ดังนั้นวงจรโดยรวมจึงปรากฏเป็นความจุต่อขานวงจรเทงก์ของออสซิลเลเตอร์

เนื่องจากวงจรเฟท ทำหน้าที่เสมือนตัวเก็บประจุ จึงสามารถควบคุมความถี่ออสซิลเลเตอร์ได้ ถ้าสัญญาณเสียงเป็นศูนย์ ค่าความจุจะอยู่กึ่งกลางความถี่ ถ้าสัญญาณเสียงเป็นบวก กระแสเดรนจะเพิ่มขึ้นและค่าความจุจะเพิ่มขึ้นด้วย ทำให้ความถี่ออสซิลเลเตอร์ต่ำลง ในทำนองเดียวกันเมื่อสัญญาณเสียงเป็นลบ กระแสเฟทจะลดลงและค่าความจุจะลดลงตามด้วย ความถี่ของออสซิลเลเตอร์จึงเพิ่มขึ้น

เราสามารถใช้ทรานซิสเตอร์หรือหลอดสูญญากาศแทนเฟทเป็นวงจรรีแอกแตนซ์ได้ นอกจากนี้เราสามารถไบอัสให้วงจรโดยรวมเสมือนเป็นความเหนี่ยวนำได้โดยการสลับตำแหน่ง R_1 C_1

2.2.2 มอดคูเลเตอร์ใช้วาระคเตอร์

วงจรในรูปที่ 2.4 เป็นวงจรมอดคูเลตอีกชนิดหนึ่ง ประกอบด้วยวาระคเตอร์ไดโอด D_1 ในวงจรเพียซออสซิลเลเตอร์ แร้งกับความถี่ (Y_1) สำหรับ R_1 กับ R_2 เป็นวงจรไบอัสให้แก่วาระคเตอร์เพื่อให้มีค่าความจุ ให้ออสซิลเลตอยู่ตรงความถี่กลาง ๆ เมื่อป้อนสัญญาณเสียงให้แก่วาระคเตอร์ แรงดันเสียงจะเป็นบวกและลบกับไฟไบอัสทำให้ความจุเปลี่ยนแปลง และความถี่ของออสซิลเลเตอร์ก็จะเปลี่ยนแปลงด้วย



รูปที่ 2.4 วงจรมอดคูเลเตอร์ใช้วาระคเตอร์

เมื่อสัญญาณเสียงกว้าง หรือเปลี่ยนค่าไปทางบวก แรงดันไบอัสแบบกลับทางที่คร่อมวาระคเตอร์จะเพิ่มขึ้น ค่าความจุจะลดลง ทำให้ความถี่ออสซิลเลเตอร์สูงขึ้น เมื่อสัญญาณเสียงกว้างไปทางลบไฟไบอัสกลับทางคร่อมวาระคเตอร์ก็จะลดลง ค่าความจุของวาระคเตอร์จะมากขึ้นทำให้ความถี่ออสซิลเลเตอร์ลดลง

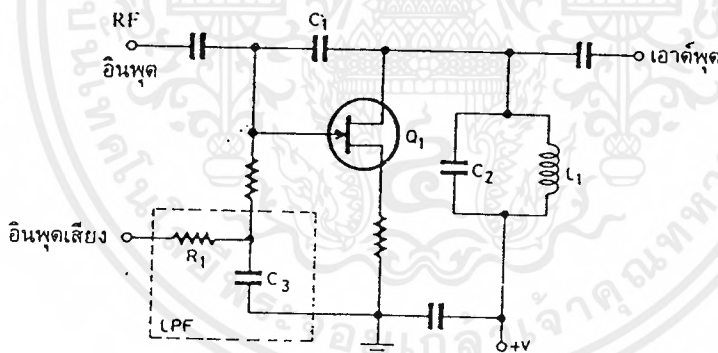
มอดคูเลเตอร์ชนิดที่ใช้วาระคเตอร์นี้ ได้รับความนิยมแพร่หลายมากเพราะสะดวกและมีเสถียรภาพดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

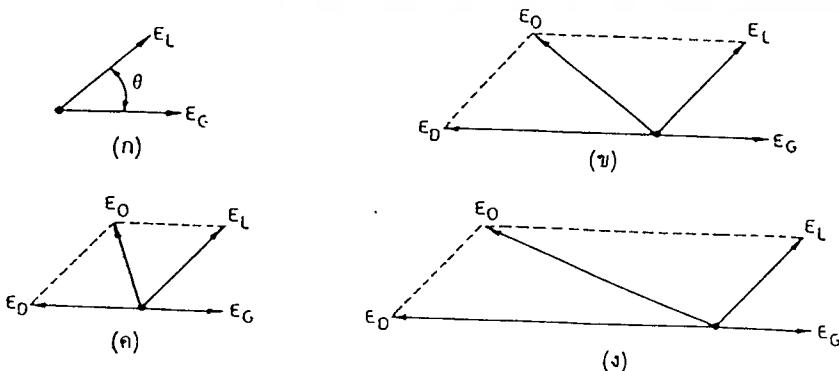
2.2.3 เฟสมอดคูเลเตอร์

เฟสมอดคูเลเตอร์ใช้วิธีการมอดคูเลแบบเปลี่ยนแปลงเฟสของสัญญาณพาหะ ในรูปที่ 2.5 สัญญาณพาหะความถี่วิทยุ(RF) ที่ป้อนมาให้งจรออสซิลเลเตอร์นี้เข้าที่เกตของ Q_1 และผ่าน C_1 ไปสู่วงจรแทงค์ L_1C_2 ด้วย รูปที่ 2.6(ก) แรงดันแทงค์ E_L นำหน้าแรงดันเกต E_G อยู่ทีมุมเท่ากับ θ เนื่องจาก มีการเลื่อนเฟสหลังจากมีการผ่านตัวเก็บประจุ C_1 สัญญาณวิทยุอีกส่วนหนึ่งจะถูกขยายด้วยเฟต เนื่องจากสัญญาณ E_G ป้อนที่เกต ออกมาที่วงจรถเรนเป็น E_D จะมีเฟสตรงข้ามกับ E_G E_D เป็นแรงดันที่ปรากฏที่ขาเดรนของ Q_1 และนำหน้า E_G อยู่ 180 องศา ดูที่รูป 2.6(ข) ดังนั้นแรงดันเอาต์พุต E_O จึงเท่ากับผลรวมของเวกเตอร์ E_D กับ E_L

เมื่อป้อนสัญญาณเสียงเข้าที่ Q_1 แรงดันไบอัสจะเปลี่ยนทำให้อัตราขยายของวงจรเปลี่ยน ด้วย ฉะนั้น E_D ก็จะเปลี่ยนแปลงก็จะทำให้เอาต์พุต E_O เปลี่ยนแปลงด้วย สังเกตว่า E_O นั้นเปลี่ยนแปลงทั้งเฟสและแอมพลิจูด รูปที่ 2.6(ค) และ (ง) ดังนั้นวงจรเฟสมอดคูเลเตอร์จึงทำหน้าที่เป็นมอดคูเลเตอร์ทั้งเฟสและแอมพลิจูดการที่จะบังคับให้แอมพลิจูดคงที่ไม่เปลี่ยนแปลงทำได้โดยใช้วงจรคลาส C ทำให้ส่วนที่เป็นแอมพลิจูดถูกกำจัดไป เนื่องจากการขลิบยอด แต่ส่วนที่มอดคูเลตทางเฟส ยังคงไม่เปลี่ยนแปลงแม้สัญญาณจะถูกขลิบก็ตาม



รูปที่ 2.5 เฟสมอดคูเลเตอร์ใช้เฟต



รูปที่ 2.6 การมอดคูเลตทางเฟสซึ่งเขียนแสดงด้วยเวกเตอร์

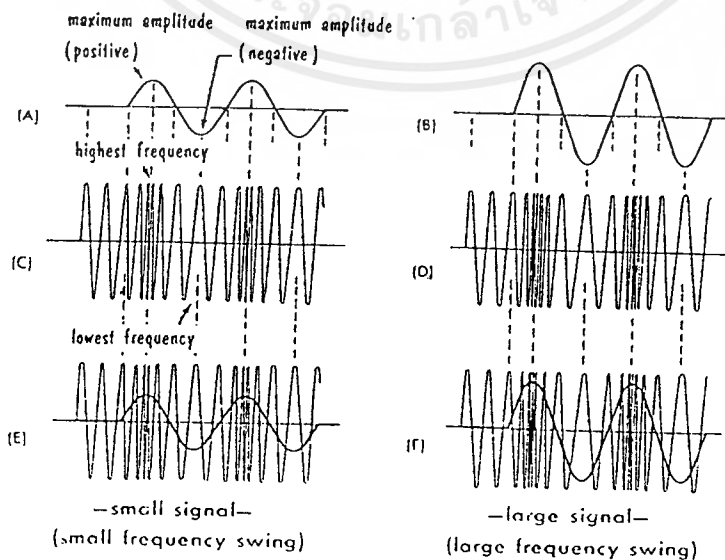
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากสัญญาณที่มอดูเลตจากวงจรเฟสมอดูเลเตอร์ ไม่มีผลกระทบวงจรเทงค์มากนัก ดังนั้นเสถียรภาพ ความถี่ของเฟสมอดูเลเตอร์จึงค่อนข้างดีกว่าวิธีการเอฟเอ็มโดยตรง แต่มีข้อเสียตรงที่ไม่สามารถมอดูเลตให้มีความถี่เบี่ยงเบนกว้างๆ ได้ ฉะนั้นวงจรเฟสมอดูเลเตอร์ชนิดนี้จึงมักนิยมใช้ในพวกเครื่องรับ-ส่ง แถบความถี่แคบมากกว่าที่จะนำไปใช้ในวิทยุแถบความถี่กว้าง

2.3 ไซด์แบนด์วิทย์ FM (FM Side Band)

ความแตกต่างของไซด์แบนด์ระหว่างระบบเอเอ็ม (AM) กับ เอฟเอ็ม แตกต่างเห็นได้ชัดเจนดังนี้ในระบบเอเอ็ม ถ้าผสมคลื่นระหว่างสัญญาณเสียงกับคลื่นพาหะจะเกิดไซด์แบนด์จำนวน 2 ความถี่คือ ไซด์แบนด์ด้านสูง(USB) และไซด์แบนด์ด้านต่ำ(LSB) เท่านั้นที่มีผลในการส่งออกอากาศ แต่ในระบบเอฟเอ็ม ถ้าผสมคลื่นระหว่างสัญญาณเสียงกับคลื่นพาหะ จะเกิดไซด์แบนด์จำนวนมากมาย เนื่องจากการเปลี่ยนแปลงของความถี่คลื่นพาหะ ทำให้เกิดความถี่ขึ้นมากมาย เพราะการผสมคลื่นแบบเอฟเอ็ม นั้นความแรงของสัญญาณคลื่นพาหะจะคงที่ นั่นคือกำลังของคลื่นพาหะจะถูกกระจายไปอยู่ที่ไซด์แบนด์ ความสัมพันธ์ของคลื่นพาหะกับไซด์แบนด์ ในระบบของเอฟเอ็ม ขึ้นอยู่กับดัชนีการผสมคลื่น ดัชนีการผสมคลื่นจะเป็นตัวกำหนดจำนวนไซด์แบนด์ที่สำคัญขึ้นอยู่กับปัจจัย 2 ประการคือ

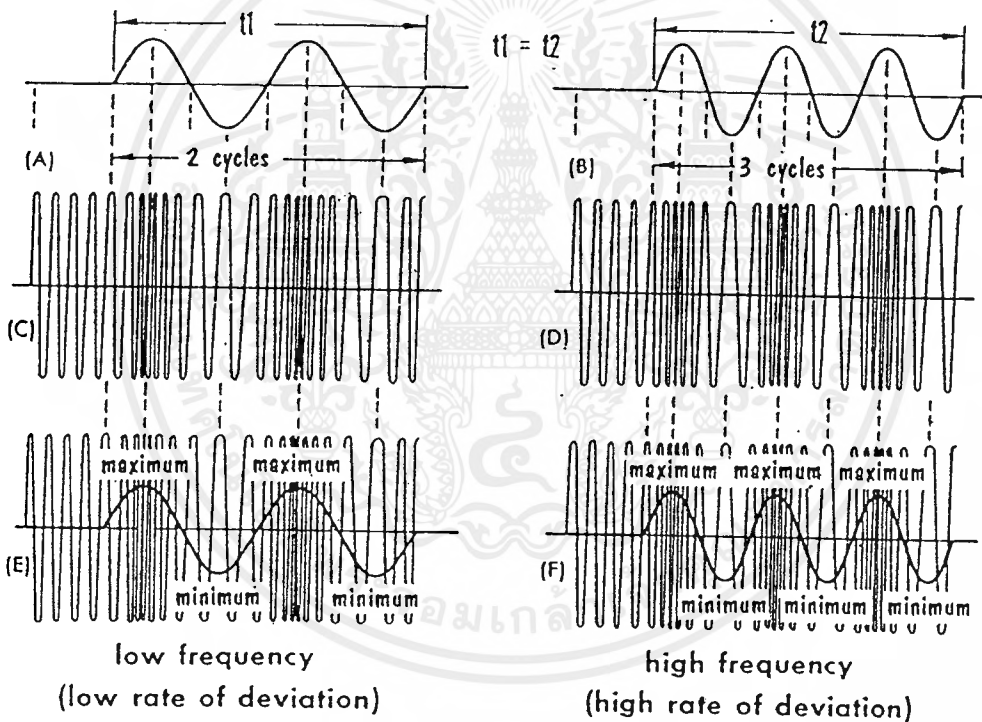
1.ขนาดความแรงของสัญญาณเสียงที่ผสมกับคลื่นพาหะ ถ้าขนาดความแรงของสัญญาณเสียงที่ส่งเข้ามาผสมกับคลื่นพาหะเปลี่ยนแปลงความถี่สูงขึ้นหรือต่ำลง ก็จะไปทำให้คลื่นพาหะมีระดับความถี่เปลี่ยนแปลงสูงขึ้น หรือต่ำไปจากศูนย์กลางความถี่ ระยะของความถี่ที่กระจายออกไปจากคลื่นพาหะก็จะเปลี่ยนแปลงกว้างหรือแคบตามไปด้วยถ้าสัญญาณเสียงมีความแรงมาก แบนด์วิดของคลื่นเอฟเอ็มก็จะกว้าง และถ้าสัญญาณเสียงมีความร่น้อย แบนด์วิดของคลื่นเอฟเอ็มก็จะแคบ ตามรูปที่ 2.7 รูป E มีแบนด์วิดแคบกว่ารูป F



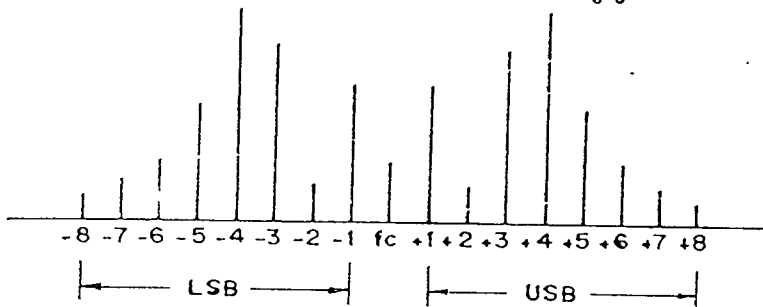
เอกสารนี้เป็นเอกสาร รูปที่ 2.7 การผสมคลื่นเสียงเข้ากับคลื่นพาหะในระบบเอฟเอ็ม นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ความถี่ของสัญญาณเสียงที่ผสมกับคลื่นพาหะ ถ้าความถี่ของสัญญาณเสียงเปลี่ยนแปลงมากแบนด์วิดท์ของคลื่นเอฟเอ็มก็จะกว้างแคบเปลี่ยนแปลงมากเช่นกัน กล่าวคือ ถ้าสัญญาณเสียงมีความถี่ต่ำแบนด์วิดท์ของคลื่นเอฟเอ็มจะกว้าง และถ้าสัญญาณเสียงมีความถี่สูง แบนด์วิดท์ของคลื่นเอฟเอ็มจะแคบ เพราะที่สัญญาณเสียงความถี่สูง ระดับความแรงของความถี่ฮาร์โมนิกจะต่ำลงสามารถตัดความถี่ฮาร์โมนิกสูงๆออกได้ ตามรูปที่ 2.8 รูป E มีแบนด์วิดท์กว้างกว่ารูป F

จากรูที่ 2.9 แสดงย่านความถี่ของการส่งกระจายเสียงของคลื่นเอฟเอ็ม จะเห็นได้ว่า ไซด์แบนด์ของคลื่นจะมีจำนวนมาก ขนาดของไซด์แบนด์ในแต่ละฮาร์โมนิกก็มีความแรงต่างกัน ไซด์แบนด์บางฮาร์โมนิกมีระดับความแรงมากกว่าความถี่คลื่นพาหะ แต่ไซด์แบนด์ที่ห่างจากจุดศูนย์กลางความถี่มากๆความแรงของไซด์แบนด์ก็จะลดลงและจะเป็นศูนย์ในที่สุดจะเห็นได้ว่าไซด์แบนด์จะมีไม่จำกัด แต่ในทางปฏิบัติไซด์แบนด์บางความถี่ก็ไม่สำคัญเพราะความแรงต่ำ สามารถตัดทิ้งได้



รูปที่ 2.8 การผสมคลื่นเสียงเข้ากับคลื่นพาหะในระบบเอฟเอ็มที่มีสัญญาณเสียงมีความถี่ต่างกัน



รูปที่ 2.9 สเปกตรัมความถี่ของวิทยุเอฟเอ็ม ประกอบด้วยความถี่พาหะและไซด์แบนด์

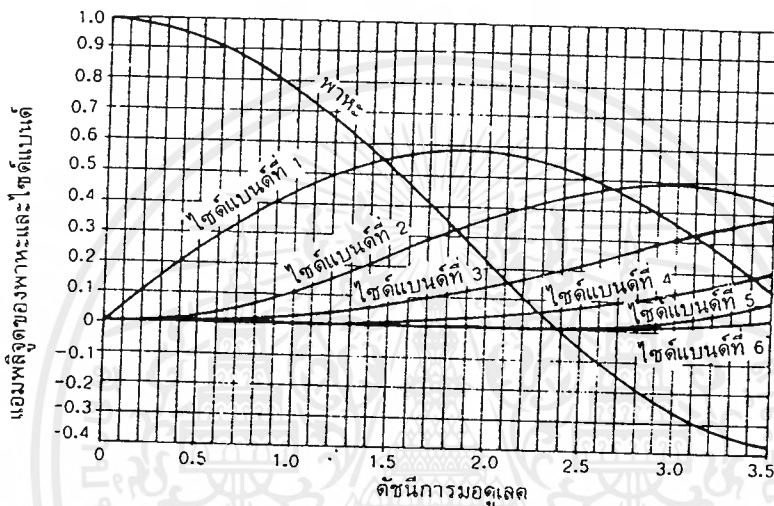
ดัชนีการผสมคลื่น (Modulation Index) จะเป็นตัวกำหนดแบนด์วิดธ์ของความถี่วิทยุเอฟเอ็ม ว่ามีความกว้างของไซด์แบนด์เท่าไร สามารถหาดัชนีการผสมคลื่นได้จากสูตร

$$m = \frac{\Delta F}{f}$$

m = ดัชนีการผสมคลื่น

ΔF = อัตราการเปลี่ยนแปลงสูงสุดของคลื่นพาหะที่ถูกมอดูเลต : Hz

f = ความถี่สูงสุดของสัญญาณที่จะเข้ามามอดูเลต หน่วย : Hz



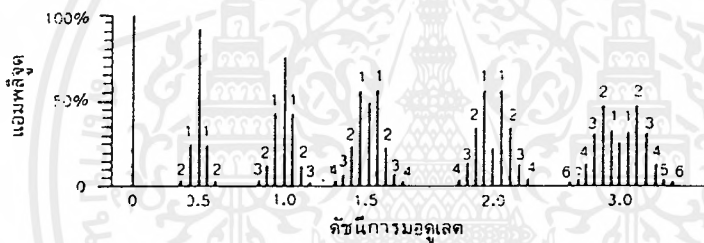
รูปที่ 2.10 กราฟแสดงแอมพลิจูดของพาหะและไซด์แบนด์ในระบบเอฟเอ็ม

ในรูปที่ 2.10 แสดงกราฟของแอมพลิจูดของคลื่นพาหะกับไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่าง ๆ จะเห็นได้ว่าเมื่อดัชนีการมอดูเลตมีค่าเป็นศูนย์จะมีแค่คลื่นพาหะอย่างเดียว (เท่ากับ 1 หน่วย) คลื่นไซด์แบนด์เป็นศูนย์ เมื่อดัชนีการมอดูเลตเพิ่มขึ้นจำนวนไซด์แบนด์จะเพิ่มขึ้น แอมพลิจูดของไซด์แบนด์ก็จะใหญ่ขึ้น แต่ดัชนีของพาหะกลับเล็กลงจนกระทั่งดัชนีการมอดูเลตเท่ากับ 2.4 คลื่นพาหะจะเป็นศูนย์ ตอนนี้กำลังของคลื่นเอฟเอ็ม จะไปอยู่ในไซด์แบนด์ทั้งสิ้น เมื่อดัชนีการมอดูเลตเพิ่มขึ้นอีก คลื่นพาหะก็จะมีค่าเพิ่มขึ้นอีก(เป็นค่าลบ แสดงว่าเฟสตรงข้ามกับตอนแรก เช่น ดัชนีการมอดูเลตเท่ากับ 3.1 แอมพลิจูดของพาหะจะเท่ากับ -0.3 หน่วย) สังเกตว่าจุดที่คลื่นพาหะเป็นศูนย์นั้นมีหลายจุด

กราฟในรูปที่ 2.10 เขียนเป็นตารางแสดงได้ดังตารางที่ 2.1 เพื่อให้ดูง่ายขึ้น ในที่นี้เราตัดไซด์แบนด์ที่มีแอมพลิจูดน้อยกว่า 1 เปอร์เซ็นต์ของพาหะเดิม (ก่อนมอดูเลต) ออกไปโดยไม่คำนึงถึง เช่น เมื่อดัชนีการมอดูเลตเท่ากับ 0.5 แอมพลิจูดของพาหะจะเท่ากับ 0.94 หน่วย ไซด์แบนด์คู่แรกมีแอมพลิจูดเท่ากับ 0.03 หน่วย ไซด์แบนด์อื่นนอกจากนี้มีแอมพลิจูดน้อยจนสามารถตัดทิ้งไป ได้การกระจายของคลื่นไซด์แบนด์จะเป็นไปดังรูปที่ 2.11

ดัชนีการ มอดูเลต	พหุ	ไซด์แบนด์ที่															
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0.00	1.00	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
0.25	0.98	0.12	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
0.5	0.94	0.24	0.03	—	—	—	—	—	—	—	—	—	—	—	—	—	—
1.0	0.77	0.44	0.11	0.02	—	—	—	—	—	—	—	—	—	—	—	—	—
1.5	0.51	0.56	0.23	0.06	0.01	—	—	—	—	—	—	—	—	—	—	—	—
2.0	0.22	0.58	0.35	0.13	0.03	—	—	—	—	—	—	—	—	—	—	—	—
2.5	-0.05	0.50	0.45	0.22	0.07	0.02	—	—	—	—	—	—	—	—	—	—	—
3.0	-0.26	0.34	0.49	0.31	0.13	0.04	0.01	—	—	—	—	—	—	—	—	—	—
4.0	-0.40	-0.07	0.36	0.43	0.28	0.13	0.05	0.02	—	—	—	—	—	—	—	—	—
5.0	-0.18	-0.33	0.05	0.36	0.39	0.26	0.13	0.05	0.02	—	—	—	—	—	—	—	—
6.0	0.15	0.28	-0.24	0.11	0.36	0.36	0.25	0.13	0.06	0.02	—	—	—	—	—	—	—
7.0	0.30	0.00	-0.30	-0.17	0.16	0.35	0.34	0.23	0.13	0.06	0.02	—	—	—	—	—	—
8.0	0.17	0.23	-0.11	-0.29	-0.10	0.19	0.34	0.32	0.22	0.13	0.06	0.03	—	—	—	—	—
9.0	-0.09	0.24	0.14	-0.18	-0.27	-0.06	0.20	0.33	0.36	0.21	0.12	0.06	0.03	0.01	—	—	—
10.0	-0.25	0.04	0.25	0.06	-0.22	-0.23	-0.01	0.22	0.31	0.29	0.20	0.12	0.06	0.03	0.01	—	—
12.0	-0.05	-0.22	-0.08	0.20	0.18	-0.07	-0.24	-0.17	0.05	0.25	0.30	0.27	0.20	0.12	0.07	0.03	0.01
15.0	-0.01	0.21	0.04	0.19	-0.12	0.13	0.21	0.03	-0.17	-0.22	-0.09	0.10	0.24	0.28	0.25	0.18	0.12

ตารางที่ 2.1 แสดงการกระจายคลื่นพหุและไซด์แบนด์ที่ดัชนีการมอดูเลตต่าง ๆ



รูปที่ 2.11 รูปคลื่นเอฟเอ็ม ในเชิงความถี่ ที่ค่าดัชนีการมอดูเลตเท่ากับ 0, 0.5, 1, 1.5, 2.0, 3.0 ตามลำดับ

2.4 แบนด์วิดท์ของสัญญาณเอฟเอ็ม

ในระบบเอฟเอ็ม จำนวนไซด์แบนด์และแอมพลิจูดของไซด์แบนด์ขึ้นกับค่าดัชนีการมอดูเลต โดยที่ความถี่ของไซด์แบนด์มีค่าสัมพันธ์กับความถี่ของสัญญาณที่เข้ามามอดูเลต กล่าวคือไซด์แบนด์คู่แรกมีความถี่เท่ากับ $f_c + f_m$ หรือ $f_c - f_m$ ไซด์แบนด์คู่ที่สองมีความถี่เท่ากับ $f_c + 2f_m$ หรือ $f_c - 2f_m$, ... ฯลฯ ฉะนั้นแบนด์วิดท์ของคลื่นเอฟเอ็มต้องครอบคลุมจำนวนไซด์แบนด์ที่สำคัญทุกตัว นั่นคือ แบนด์วิดท์ขึ้นอยู่กับดัชนีการมอดูเลตและความถี่ของสัญญาณที่เข้ามามอดูเลต แต่ดัชนีการมอดูเลตเท่ากับ f_d / f_m ดังนั้นถ้าเราทราบความถี่เบี่ยงเบนและความถี่ของสัญญาณมอดูเลต เราก็สามารถคำนวณหาแบนด์วิดท์ได้

ตัวอย่างเช่น ความถี่ของสัญญาณเสียงที่เข้ามามอดูเลตเท่ากับ 3 กิโลเฮิรตซ์ ความถี่เบี่ยงเบนเท่ากับ 18 กิโลเฮิรตซ์ เราคำนวณค่าดัชนีการมอดูเลตได้ดังนี้
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$m = \frac{f_d}{f_m} = \frac{18}{3} = 6$$

นำค่า $m = 6$ ไปหาไซด์แบนด์ที่สำคัญพิจารณาได้จากตารางที่ 2.1 จะเห็นว่าเมื่อดัชนีการมอดูเลตเท่ากับ 6 จำนวนไซด์แบนด์จะมีอยู่ 9 คู่ เราจึงคำนวณหาแบนด์วิดท์ได้ดังนี้

$$\begin{aligned} BW &= f_m \times \text{จำนวนไซด์แบนด์} \times 2 \\ &= 3 \text{ KHz} \times 9 \times 2 \\ &= 54 \text{ KHz} \end{aligned}$$

ความจริงแล้วในทางปฏิบัตินิยมใช้การคำนวณแบนด์วิดท์แบบประมาณจากค่า f_{dmax} และ f_{mmax} เลข ไม่ต้องเสียเวลานับจำนวนไซด์แบนด์ดังนี้

$$\begin{aligned} BW &= 2(m+1) f_{mmax} \quad \text{หรือ} \\ BW &= 2(f_{dmax} + f_{mmax}) \quad \text{เมื่อ } m = f_{dmax} / f_{mmax} \end{aligned}$$

$$\begin{aligned} \text{จากตัวอย่างเราคำนวณได้ว่า } BW &= 2 \times (6+1) \times 3 \\ &= 42 \text{ กิโลเฮิร์ตซ์} \end{aligned}$$

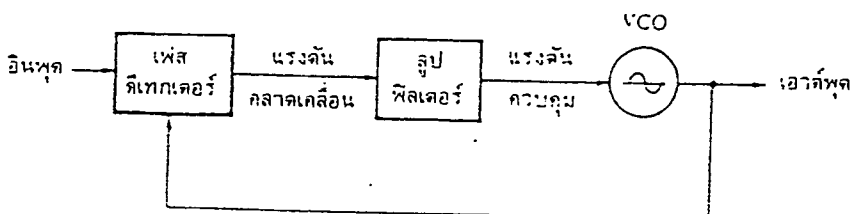
$$\begin{aligned} \text{หรือ } BW &= 2 \times (18+3) \\ &= 42 \text{ กิโลเฮิร์ตซ์} \end{aligned}$$

เหมือนกับที่เราพิจารณาจำนวนไซด์แบนด์เพียง 7 คู่ เมื่อเทียบกับการคำนวณในตอนต้น

2.5 เฟสล็อกกลูป

2.5.1 องค์ประกอบของเฟสล็อกกลูป

เฟสล็อกกลูปเป็นระบบป้อนกลับที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่หรือเฟสของสัญญาณอ้างอิงภายนอก เฟสล็อกกลูปประกอบด้วยภาคสำคัญ 3 ภาค คือ ภาคเทียบเฟสหรือเฟสดีเทกเตอร์ (Phase Detector) ภาคลูปฟิลเตอร์ (Loop Filter) และส่วนภาควงจรแรงดันควบคุมการกำเนิดสัญญาณ จากรูปที่ 2.12 ในที่นี้เราสมมุติว่าเราต่อเอาต์พุตจากวงจรแรงดันควบคุมการกำเนิดสัญญาณ



รูปที่ 2.12 แผนผังของเฟสล็อกกลูป

สมมติว่ามีสัญญาณความถี่อ้างอิงภายนอกเป็นสัญญาณรายคาบ(Period)เข้ามาที่อินพุต ภาค เทียบเฟสจะทำหน้าที่เปรียบเทียบเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณจากวงจรแรงดันควบคุม การกำเนิดสัญญาณ เอาต์พุตที่ได้จากภาคเฟสดีเทกเตอร์จะเป็นแรงดันที่ขนาดเป็นสัดส่วนกับผลต่างในเฟสของสัญญาณทั้งสองที่ทำการเปรียบเทียบ แรงดันผลต่างนี้ป้อนไปให้วงจรลูปฟิลเตอร์ (Loop Filter) ซึ่งเป็นฟิลเตอร์ชนิดโลพาส(Low Pass Filter)ซึ่งผ่านความถี่ต่ำเฉพาะที่ต้องการ เพื่อส่งไปควบคุมการออสซิเลตของวงจรแรงดันควบคุมการกำเนิดสัญญาณต่อไป

เมื่อลูปอยู่ในสถานะล็อก (Lock) ความถี่ของวงจรแรงดันควบคุมการกำเนิดสัญญาณที่ได้จะ เท่ากับความถี่ของสัญญาณอินพุตพอดี อาจจะมีเฟสแตกต่างกันไปแต่ค่าเฟสที่แตกต่างกันนั้นจะมีค่าคงที่ (Constant Phase Difference) ในกรณีที่มิมีเฟสไม่ตรงกันภาคเฟสดีเทกเตอร์จะจ่ายแรงดันคลาด เคลื่อน (Error Voltage) ไปควบคุมการทำงานของวงจรแรงดันควบคุมการกำเนิดสัญญาณ เพื่อให้มี เฟสคลาดเคลื่อนจนกว่าจะเข้าสู่สถานะล็อก เอาต์พุตของวงจรแรงดันควบคุมการกำเนิดสัญญาณจะ คงที่เสมอ แต่ความถี่จะเปลี่ยนแปลงไปตามความถี่ของสัญญาณอินพุต

เราสามารถนำเฟสล็อกลูปไปใช้สังเคราะห์(หรือผลิต)ความถี่ที่มีความเที่ยงตรงและเสถียร ภาพเทียบเท่ากับสัญญาณอ้างอิงได้ วงจรนี้เรียกว่าวงจรสังเคราะห์ความถี่ ระบบสังเคราะห์ความถี่ จะช่วยให้เราสามารถสังเคราะห์สัญญาณเอาต์พุตจากวงจรแรงดันควบคุมการกำเนิดสัญญาณให้ มีความถี่ตามต้องการได้หลายความถี่ โดยมีความเที่ยงตรงและเสถียรภาพสูงเท่าคริสตัลออสซิลเลเตอร์(Crystal Oscillator)

ความจริงเฟสล็อกลูปยังมีประโยชน์อย่างอื่นอีก เช่น ในการดีมอดคูเลต(Demodulate) สัญญาณเอฟเอ็ม หรือพีเอ็ม(PM) เนื่องจากเอาต์พุตของเฟสดีเทกเตอร์มีความสัมพันธ์กับการเปลี่ยน เฟสของคลื่นพาหะ

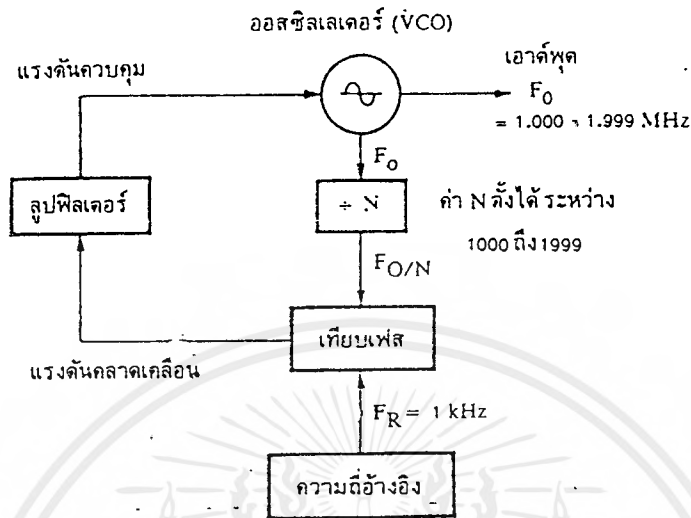
2.5.2 การใช้เฟสล็อกลูปในการสังเคราะห์ความถี่

ไม่ว่าระบบสังเคราะห์ความถี่จะมีความซับซ้อนเพียงใด เมื่อพิจารณาลึกไปแล้วจะพบว่า มี เฟสล็อกลูปเป็นหัวใจในการสังเคราะห์เสมอ รูปที่ 2.13 เป็นตัวอย่างของระบบสังเคราะห์ความถี่ อย่างง่าย ประกอบด้วย 5 ภาคคือ

- 1.ภาควงจรแรงดันควบคุมการกำเนิดสัญญาณ เป็นออสซิลเลเตอร์กำเนิดสัญญาณเอาต์ พูตของระบบสังเคราะห์ความถี่
- 2.ภาคหาร N ทำหน้าที่หารความถี่แบบตั้งโปรแกรมให้หารด้วยค่าตัวเลขตามต้องการ ได้ (Programmable Divider)
- 3.ภาคกำเนิดความถี่อ้างอิง อาจมาจากคริสตัลออสซิลเลเตอร์หรือสัญญาณอื่น ๆ ก็ได้ (Reference Generator)
- 4.ภาคเทียบเฟส(Phase Detector)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.ภาคลูปฟิลเตอร์ ทำหน้าที่กรองเอาเฉพาะความถี่ต่ำไปใช้



รูปที่ 2.14 แผนผังของหน่วยสังเคราะห์ความถี่

แผนผังในรูปที่ 2.14 จะเห็นว่า สัญญาณของอินพุตเทียบเฟสมาจากสองแหล่งคือ จากวงจรแรงดันควบคุมการกำเนิดสัญญาณที่มีความถี่เท่ากับ F_0/N และจากสัญญาณอ้างอิงที่มีความถี่เท่ากับ F_R เอาต์พุตจากการเปรียบเทียบคือผลต่างสัญญาณระหว่าง F_0/N กับ F_R ซึ่งจะกรองเอาเฉพาะความถี่ต่ำเท่านั้น เพื่อบังคับการออสซิเลตของวงจรแรงดันควบคุมการกำเนิดสัญญาณ ให้ทำการปรับแก้ความถี่(หรือเฟส)ให้ตรง จนกว่าความถี่ของสัญญาณทั้งสองจะเท่ากัน

ในภาวะล็อก ความถี่ของวงจรแรงดันควบคุมการกำเนิดสัญญาณเมื่อผ่านวงจรหาร N จะเท่ากับความถี่อ้างอิงนั่นคือ

$$F_0 = N(F_R)$$

$$(\text{คำนวณ } F_0/N = F_R \text{ ที่วงจรเทียบเฟส})$$

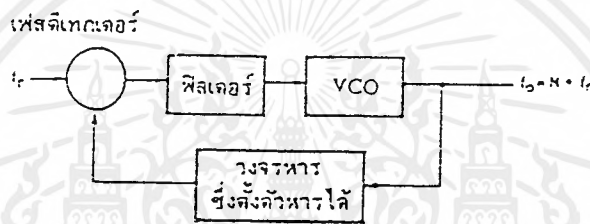
กล่าวอีกนัยหนึ่งว่า เอาต์พุตจะมีความถี่เป็น N เท่าของความถี่อ้างอิง สมมติว่า $F_R = 1$ กิโลเฮิร์ตซ์ $N = 1000$ จะได้ $= 1$ เมกะเฮิร์ตซ์ ถ้า N เพิ่มขึ้นที่ละ 1 เป็น 1001, 1002, 1003..... ค่า F_0 จะเพิ่มขึ้นที่ละ 1 กิโลเฮิร์ตซ์ไปเรื่อย ๆ เป็น 1.001, 1.002, 1.003.....เมกะเฮิร์ตซ์ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขอให้สังเกตว่า เฟสล็อกกลุ่ดังกล่าว สามารถผลิตความถี่ได้เฉพาะในช่วงความถี่ที่วงจรแรงดันควบคุมการกำเนิดสัญญาณและวงจรหาร N ทำงานได้เท่านั้น และตัวเลขในการหาร(คือ N) ย่อมเป็นเลขจำนวนเต็มเสมอ

- เฟสล็อกกลุ่ แบบโดยตรง

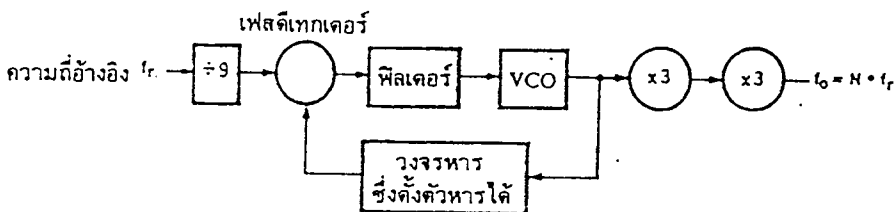
วิธีการสังเคราะห์ความถี่วิธีนี้ ใช้ เฟสล็อกกลุ่แบบโดยตรง นับว่าเป็นวิธีที่ง่าย ความถี่เอาต์พุตมีค่าเป็น N เท่าของความถี่อ้างอิง (รูปที่ 2.15) ในที่นี้วงจรแรงดันควบคุมการกำเนิดสัญญาณต้องสามารถทำงานได้ตลอดย่านความถี่เอาต์พุต ความถี่อาจจะขึ้นไปได้ถึง 200 เมกะเฮิรตซ์ อย่างไรก็ตาม วงจรนับที่โปรแกรมตัวหาร N นั้นมีราคาแพง เราจึงต้องปรับปรุงวิธีการสังเคราะห์ความถี่เป็นแบบอื่น



รูปที่ 2.15 เฟสล็อกกลุ่แบบโดยตรง

- เฟสล็อกกลุ่ แบบคูณความถี่

สังเกตว่าในรูปที่ 2.16 เราหารความถี่ f_r ลง 9 เท่า ก่อนที่จะป้อนให้กับวงจรเฟสดีเทกเตอร์ และเอาต์พุตจากวงจรแรงดันควบคุมการกำเนิดสัญญาณก็คูณความถี่ขึ้นไป 9 เท่า วิธีนี้ช่วยลดความถี่การทำงานของวงจร N ลง แต่ก็ทำให้ผลตอบสนองต่อการเปลี่ยนแปลงความถี่ของเฟสล็อกกลุ่ช้าลง เนื่องจากความถี่ที่ใช้ในการเทียบเฟสต่ำลง

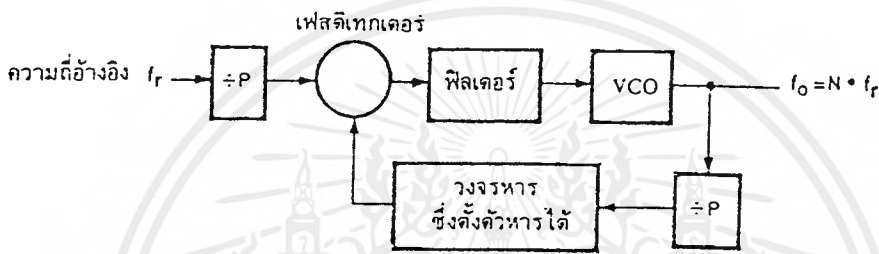


รูปที่ 2.16 เฟสล็อกกลุ่แบบคูณความถี่

-เฟสล็อกกลุ่ แบบพริสเกลเลอร์

เฟสล็อกกลุ่ในรูปที่ 2.17 ใช้วิธีหารความถี่ f_r ลง P เท่า ก่อนที่จะป้อนให้แก่วงจรเฟสดีเทกเตอร์ และใช้วิธีคูณความถี่ขึ้นไป P เท่าภายในลูป แทนที่จะคูณความถี่ภายนอกลูปแบบเช่น เฟสล็อกกลุ่แบบคูณความถี่ วงจรแรงดันควบคุมการกำเนิดสัญญาณในกรณีนี้ต้องทำงานขึ้นไปจนถึงความถี่ใช้งาน โดยไม่ต้องมีวงจรมัลติพลาย

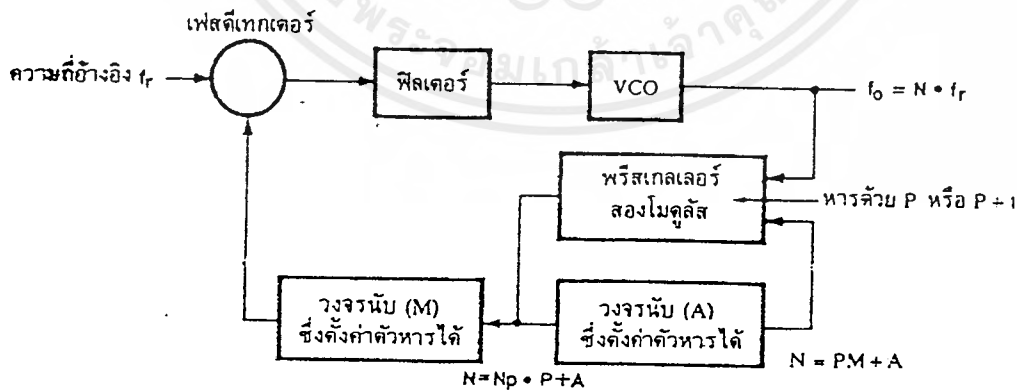
วงจรนับหาร P เป็นชุดวงจรฟลิปฟล็อปธรรมดา ซึ่งตัวหารกำหนดไว้ตายตัวและสามารถทำงานได้ที่ความถี่สูงได้ เราเรียกว่า วงจรพริสเกลเลอร์ ส่วนวงจรนับหาร N ซึ่งโปรแกรมตัวหารได้นั้น ทำงานที่ความถี่ต่ำลงเช่นเดียวกับ เฟสล็อกกลุ่ ในรูปที่ 2.16



รูปที่ 2.17 เฟสล็อกกลุ่แบบพริสเกลเลอร์

-เฟสล็อกกลุ่ แบบพริสเกลเลอร์สองโมดูลัส

เฟสล็อกกลุ่ในรูปที่ 2.18 ใช้พริสเกลเลอร์เช่นเดียวกับในรูปที่ 2.17 เว้นแต่วงจรพริสเกลเลอร์นี้มีช่วงวงจรนับซึ่งหารค่าตายตัว P แต่เป็นวงจรนับซึ่งตัวหารเปลี่ยนค่าได้ ระหว่าง P กับ $P+1$ เราเรียกพริสเกลเลอร์แบบนี้ว่าพริสเกลเลอร์แบบสองโมดูลัส (เลือกตัวหาร P ก็ได้ หรือ $P+1$ ก็ได้) วงจรนับหาร N ซึ่งโปรแกรมตัวหารได้นั้น ทำงานที่ความถี่ต่ำลง

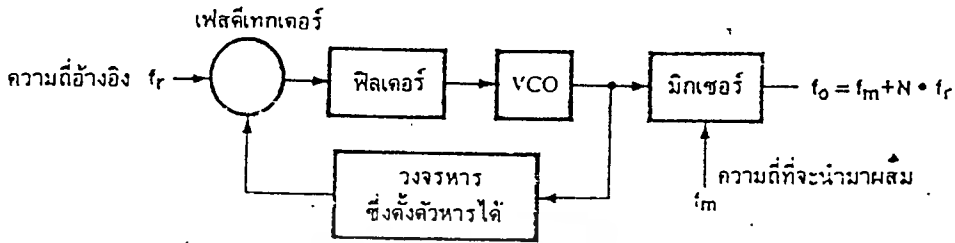


รูปที่ 2.18 เฟสล็อกกลุ่แบบพริสเกลเลอร์สองโมดูลัส

-เฟสล็อกกลุ่แบบมิกซิงนอกลูป

เฟสล็อกกลุ่ในรูปที่ 2.19 อาศัยความถี่อีกความถี่หนึ่งเพื่อผสม (มิกซ์) กับความถี่ของส่วนวงจรแรงดันควบคุมการกำเนิดสัญญาณให้เอาต์พุตของเฟสล็อกกลุ่มีความถี่สูงขึ้น ในขั้นนี้เราเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

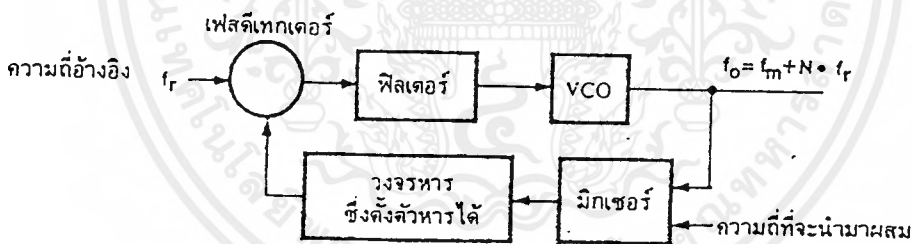
ปรับความถี่ได้ขึ้นละ f_r เท่ากับความถี่อ้างอิง และความถี่เอาต์พุตเท่ากับผลรวมของความถี่ที่นำมา
มิกซ์กับความถี่จากวงจรแรงดันควบคุมการกำเนิดสัญญาณ



รูปที่ 2.19 เฟสล็อกแบบมิกซ์นอกลูป

- เฟสล็อกแบบมิกซ์ในลูป

เฟสล็อกแบบในรูปที่ 2.20 เป็นการมิกซ์อีกแบบหนึ่ง ซึ่งนำการมิกซ์มาไว้ในลูป
สัญญาณจากวงจรแรงดันควบคุมการกำเนิดสัญญาณและความถี่มิกซ์ f_m จะบิตกันที่ความถี่ต่ำลง
แล้วจึงป้อนเข้าสู่วงจรนับหาร N ความถี่เอาต์พุตเท่ากับผลรวมของความถี่ที่นำมามิกซ์ f_m กับ
ความถี่จากวงจรแรงดันควบคุมการกำเนิดสัญญาณดังรูป



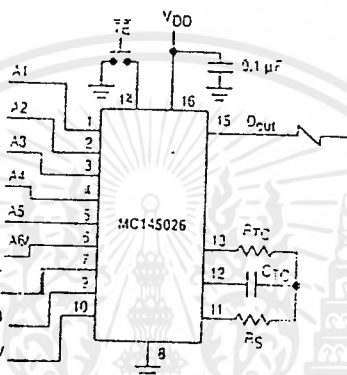
รูปที่ 2.20 เฟสล็อกแบบมิกซ์ในลูป

บทที่ 3

การเข้ารหัสและถอดรหัส

3.1 วงจรส่วนเข้ารหัส

ในส่วนแรกนี้เป็นส่วนให้กำเนิดสัญญาณที่ทำการเข้ารหัสเพื่อที่จะทำการส่งออกไป ในที่นี่จะใช้ไอซีของ โมโตโรลา(Motorola) เบอร์ MC145026 Encoder แบบ CMOS ต่อเป็นวงจรดังรูปที่ 3.1



รูปที่ 3.1 วงจรของส่วนเข้ารหัส

จากรูปวงจรที่ขา 1 – 7 , 9, 10 เป็นขากำหนดตำแหน่ง(Address)ของส่วนตัวถอดรหัสที่จะให้ทำการถอดรหัสสัญญาณอีกทีหนึ่ง หรือกล่าวอีกแบบหนึ่งได้ว่า ตัวเข้ารหัสจะต้องทำการระบุตำแหน่งที่ตรงกันกับตัวถอดรหัส การส่งและรับดังกล่าวจึงจะถือว่าถูกต้องนั่นเอง โดยส่วนที่จะมาระบุตำแหน่งที่ต้องการนี้จะมาจากไมโครคอนโทรลเลอร์ ขาสัญญาณ TE จะเป็นตัวให้ เริ่มการเข้ารหัสและส่งสัญญาณออกไปที่ขา Dout (ขา 15) โดยจะส่งออกไปเป็นแบบอนุกรม การส่งตำแหน่งจาก A1-A9 ซึ่งเป็นแบบขนาน ออกไปเป็นแบบอนุกรมนี้ จะถูกกำหนดคาบเวลาโดยออสซิลเลเตอร์ภายในไอซี โดยถูกกำหนดโดย Rs , Ctc , และ Rtc ที่ขา 11 , 12 , 13 ตามลำดับ โดยความถี่ที่ได้จากออสซิลเลเตอร์ภายในนี้จะมีค่าเป็นไปดังสมการ

$$f = 1 / (2.3 \times R_{tc} \times C_{tc}) \quad (\text{Hz})$$

ค่าที่กำหนดในการใช้งานคือ

$$1 \text{ KHz} \leq f \leq 400 \text{ KHz}$$

$$R_s \approx 2R_{tc}$$

$$R_s \geq 20 \text{ K}\Omega$$

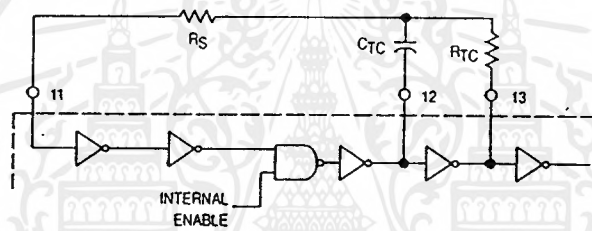
$$R_{tc} \geq 10 \text{ K}\Omega$$

$$400 \text{ pF} \leq C_{tc} \leq 15 \text{ }\mu\text{F}$$

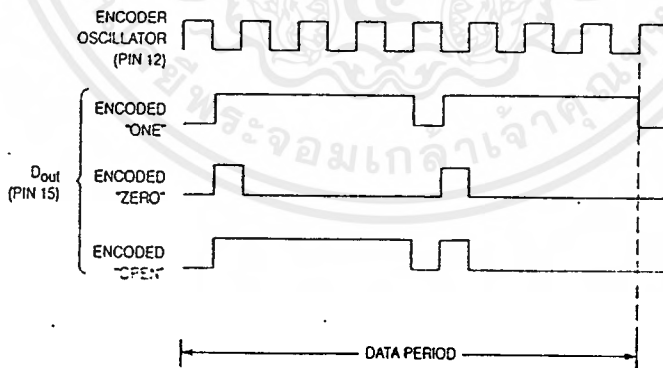
จากค่าที่ใช้ในวงจรขณะนี้คือ $R_{tc} = 50 \text{ K}\Omega$, $C_{tc} = 5100 \text{ pF}$, $R_s = 100 \text{ K}\Omega$ จะ
ได้ความถี่ของออสซิลเลเตอร์ภายในเท่ากับ 1.71 KHz รูปที่ 3.2 แสดงวงจรออสซิลเลเตอร์ดังกล่าว

ตำแหน่ง 1 ตำแหน่งจะใช้คัลลอคนี่ 184 ลูก ตามรูปที่ 3.4 ดังนั้นเวลาที่ใช้ในการส่ง
ตำแหน่ง 1 ตำแหน่งจะเท่ากับ $184 \times (1/(1.71 \times 1000)) = 0.107$ วินาที

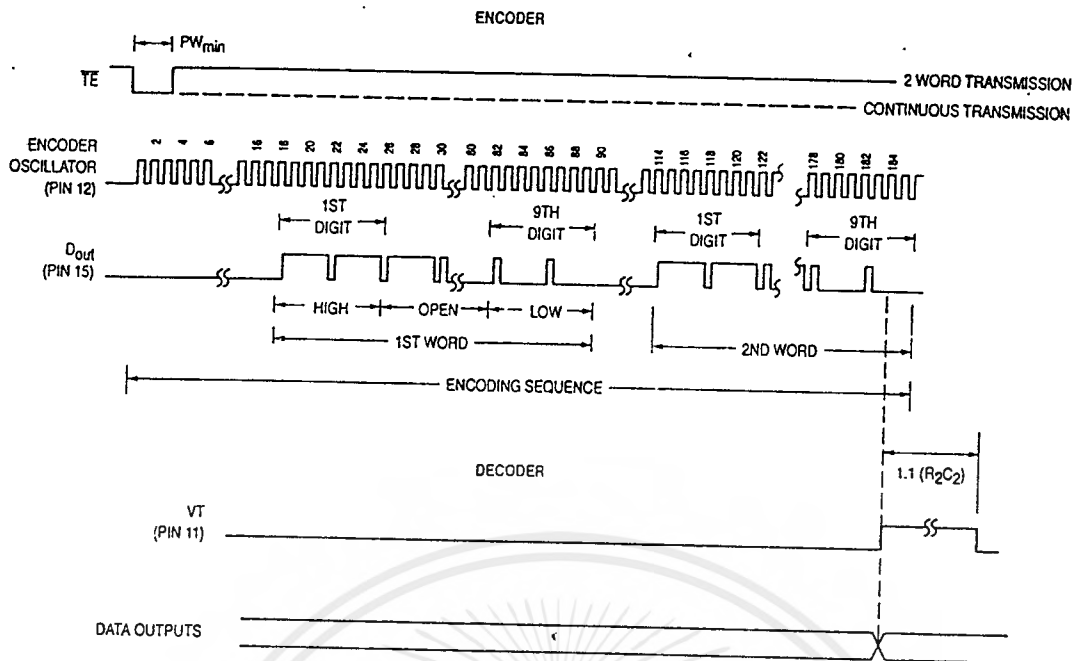
ทั้งนี้การส่งตำแหน่ง 1 รอบการส่งจะทำการส่งตำแหน่งนี้ซ้ำกัน 2 ครั้งเพื่อเพิ่มความ
ปลอดภัยในการรับและส่งข้อมูลให้มากขึ้น โดยสามารถแสดงแผนภาพทางเวลา(Timing
Diagram) ได้ดังรูปที่ 3.4



รูปที่ 3.2 ออสซิลเลเตอร์ภายในไอซีเข้ารหัส



รูปที่ 3.3 ลักษณะของสัญญาณตำแหน่งเทียบคัลลอคนี่



รูปที่ 3.4 คาบเวลาของสัญญาณที่ขาต่าง ๆ

ในการกำหนดค่าระดับลอจิกของตำแหน่ง A1 – A9 นั้นสามารถกำหนดได้ 2 แบบ

คือ

1.ระดับลอจิกแบบ 3 ค่า คือ 0 , 1 และ สถานะลอย(Float) ทำให้สามารถกำหนดตำแหน่งได้เท่ากับ $3^9 = 19,683$ ตำแหน่ง

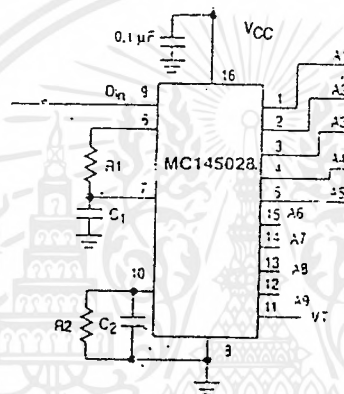
2.ระดับลอจิกแบบ 2 ค่าคือ 0 , 1 ทำให้สามารถกำหนดตำแหน่งได้เท่ากับ $2^9 = 512$ ตำแหน่ง

3.2 ส่วนของวงจรถอดรหัส

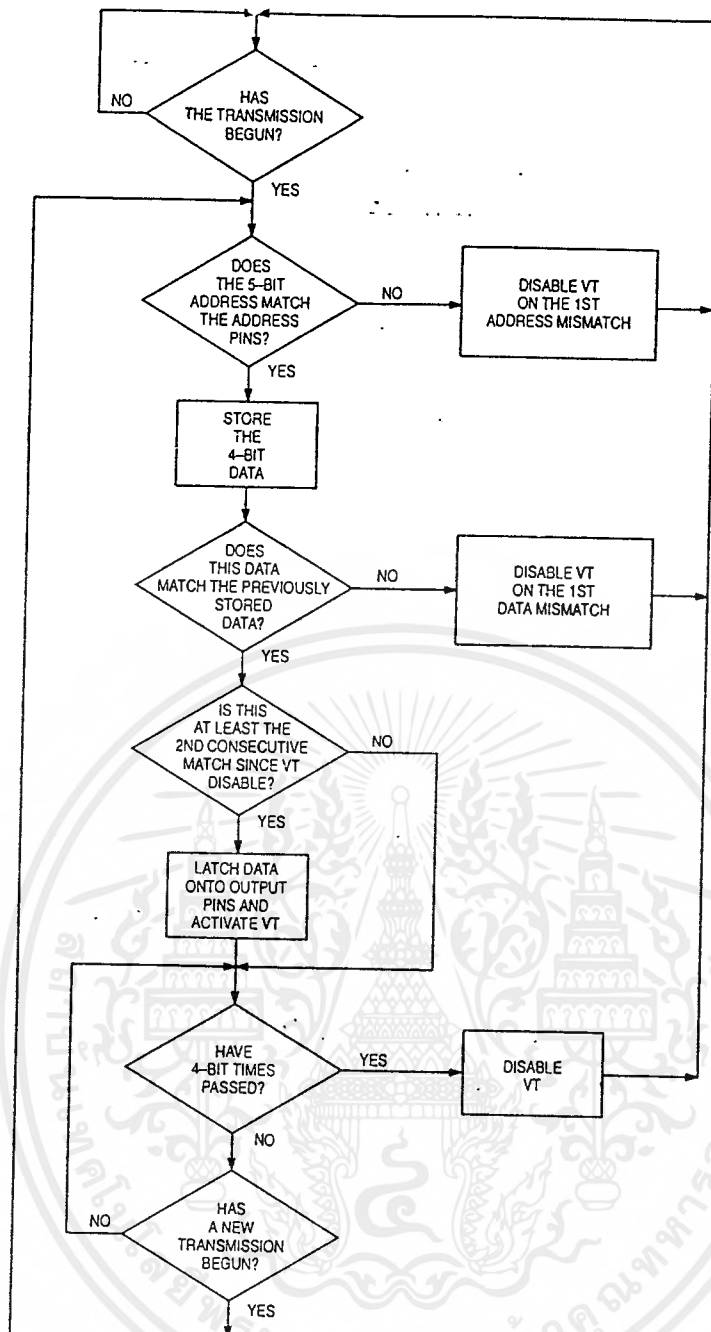
ในส่วนของวงจรถอดรหัสนั้น มีการต่อวงจรดังรูปที่ 3.5 โดยใช้ไอซีของโมโตโรลา เบอร์ MC145028 Decoder Pairs ที่ออกแบบมาให้เข้ากันได้กับไอซีเข้ารหัสที่ได้กล่าวมาในตอนแรกพอดี ลักษณะการทำงานนั้นจะมีความเกี่ยวข้องกันค่อนข้างมากอธิบายได้ดังนี้

ส่วนของขาตำแหน่ง A1- A5(ขา 1 ถึง 5) A6 – A9 (ขา 12 – 15) ขาเหล่านี้จะใช้เป็นขาที่กำหนดค่าตำแหน่งที่เราต้องการให้ส่วนถอดรหัสตัวใด ๆ นี้ มีตำแหน่งตามที่กำหนด โดยเมื่อสัญญาณตำแหน่งที่ส่งมาเป็นแบบอนุกรมที่ขา Din(ขา 9) เข้ามาวงจรภายในตัวไอซีจะทำการเช็คเปรียบเทียบกับบิตต่อบิตกับสัญญาณที่เราทำการกำหนดไว้ที่ขาตำแหน่ง A1 – A9 ซึ่งการส่งนั้นจะส่งตำแหน่งมา 2 ครั้ง ด้านถอดรหัสที่รับข้อมูลที่เข้ารหัสมานั้นก็จะได้รับ 2 ครั้งด้วยเช่นกัน ดังนั้นวนการรับครั้งแรก ไอซีจะยังไม่ถือว่าการถอดรหัสสมบูรณ์ จนเมื่อสัญญาณ Din เข้ามาอีกครั้งค่านี้มีค่าตรงกันกับครั้งแรกที่ทำการถอดรหัสและมีค่าตรงกันกับตำแหน่งที่เราระบุไว้ ไอซีจึงถือว่าการส่งครั้งนี้สมบูรณ์ ถอดรหัสได้ตรงตามที่กำหนดตำแหน่งไว้

เอาต์พุตของไอซีที่จะทำการบ่งบอกว่าสัญญาณที่ถอดรหัสนั้นเป็นสัญญาณตำแหน่งที่เรากำหนดไว้หรือไม่นั้น จะแสดงที่ขา VT ถ้าการรับถูกต้องและสัญญาณที่ทำการถอดรหัสเป็นตำแหน่งที่เรากำหนดไว้ ขา VT นี้จะมีค่าเป็น 1 (High) ค่าที่เป็น 1 นี้จะยังคงค้างไว้นานกว่าจะไม่มี Din ที่เป็นการส่งครั้งใหม่เข้ามาในช่วง 4 คาบเวลา หรือการเช็คที่กล่าวมาข้างต้นไม่ตรงกัน ซึ่งในทางกลับกันค่าที่ได้ก็จะเป็น 0 (Low) ทั้งนี้แผนภาพแสดงเวลาขอให้พิจารณาที่รูปที่ 3.4 ส่วนโฟลว์ชาร์ต(Flow Chart) แสดงการทำงานของแสดงดังรูปที่ 3.6



รูปที่ 3.5 แผนภาพแสดงวงจรการถอดรหัส



รูปที่ 3.6 แผนภาพแสดงการทำงาน

การทำการถอดรหัสจากที่รับเข้ามาเป็นแบบอนุกรมแล้วนำไปเทียบตำแหน่งดังกล่าว จะต้องอาศัย R , C ภายนอกมาต่อร่วมด้วย โดยเมื่อพิจารณา R1 , C1 ที่ขา 6 และ 7 ตามลำดับ จะใช้ในการตรวจสอบสัญญาณจากขา Din ที่เข้ามาว่าเป็นสัญญาณพัลส์(Pulse)แคบหรือกว้าง (ที่ตัวถอดรหัสรับมา) ซึ่งเราจะนำไปใช้งานในการถอดรหัสว่าเป็น 1 , 0 หรือ ลอยอยู่ ตามรูป 3.3

ค่าของ R1 , C1 นี้จะถูกกำหนดโดยค่าของ $R1 \times C1 = 1.72$ คาบของสัญญาณการเข้ารหัสหรือ

$$R1 \times C1 = 3.95 \times R_{tc} \times C_{tc}$$

ในส่วนของ $R2$, $C2$ จะใช้ในการตรวจการสิ้นสุดของการส่ง 1 ครั้ง(ทั้งตำแหน่งทั้ง 9 ในครั้งแรกและเมื่อสิ้นสุดการส่ง-หรือส่งจบในครั้งที่ 2) ค่าที่กำหนดคือ $R2 \times C2 = 33.5$ ของ สัญญาณการเข้ารหัส (หรือ 4 คาบเวลาของตำแหน่ง) ค่าที่ได้จะเป็นเท่ากับ

$$R2 \times C2 = 77 \times R_{tc} \times C_{tc}$$

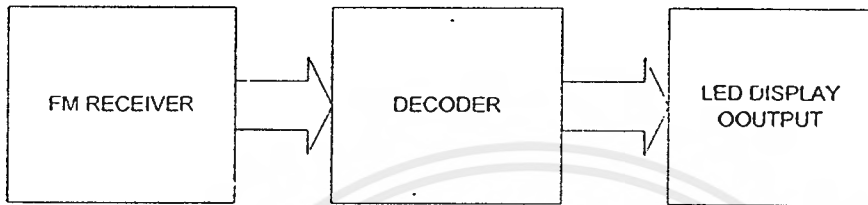
จากค่า R_{tc} , C_{tc} ที่ใช้ในตัวเข้ารหัสเราจะได้ค่า $R1 = 50 \text{ K}\Omega$, $C1 = 0.02 \text{ }\mu\text{F}$, $R2 = 200 \text{ K}\Omega$, $C2 = 0.1 \text{ }\mu\text{F}$ ตามลำดับ



บทที่ 4

การออกแบบตัวรับสัญญาณ

4.1 บล็อกไดอะแกรมของตัวประธานหรือมาสเตอร์

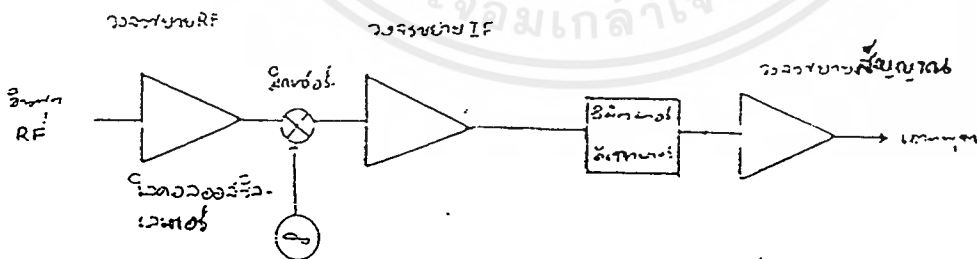


รูปที่ 4.1 บล็อกไดอะแกรมของตัวประธานหรือมาสเตอร์

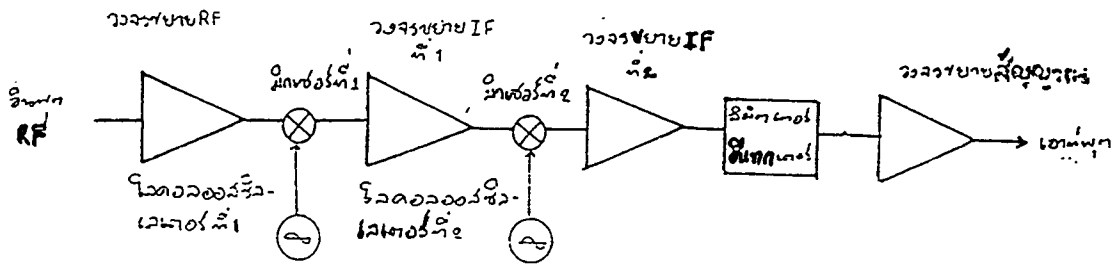
จะเห็นได้ว่า องค์ประกอบที่สำคัญคือ วงจรตัวรับวิทยุเอฟเอ็ม ดังนั้นในบทนี้จะขอกล่าวถึงดังนี้

4.2 ทฤษฎีพื้นฐานกับเครื่องรับวิทยุเอฟเอ็ม

เครื่องรับเอฟเอ็ม ในย่านความถี่ VHF ส่วนใหญ่เป็นแบบดับเบิลคอนเวอร์ชัน แต่บางครั้งอาจใช้แบบทริเปิ้ลคอนเวอร์ชัน (Triple Conversion) ดังรูปที่ 4.2 ส่วนในรูปที่ 4.3 จะแสดงแผนผังของเครื่องรับชนิดดับเบิลคอนเวอร์ชัน



รูปที่ 4.2 เครื่องรับเอฟเอ็มแบบซิงเกิลคอนเวอร์ชัน



รูปที่ 4.5 เครื่องรับเอฟเอ็มแบบคัมเบิ้ลคอนเวอร์ชัน

แต่สำหรับเครื่องรับเอฟเอ็ม โดยทั่วไปนั้นจะประกอบไปด้วยภาคหลัก ๆ มีหน้าที่ต่าง ๆ กันดังนี้ คือ

1. สายอากาศ (Antenna) จะทำหน้าที่รับสัญญาณคลื่นวิทยุที่ส่งจากสถานีต่าง ๆ เข้ามาทั้งหมด โดยไม่จำกัดว่าเป็นสถานีใด สายอากาศของเครื่องรับวิทยุเอฟเอ็ม จะแตกต่างจากเครื่องรับวิทยุเอเอ็ม ส่วนใหญ่สายอากาศของเครื่องรับวิทยุเอฟเอ็ม จะเป็นแบบไดโพล (DI-Pole) ซึ่งเป็นสายอากาศแบบสองขั้ว จะช่วยทำให้การรับสัญญาณดียิ่งขึ้น เมื่อรับสัญญาณเข้ามาแล้วจะส่งต่อสัญญาณวิทยุ ไปเข้าภาคขยายสัญญาณวิทยุ

2. ภาคขยายสัญญาณวิทยุ (RF Amplifier) จะทำงานเหมือนกับเครื่องรับวิทยุเอเอ็ม คือจะทำหน้าที่รับสัญญาณวิทยุในย่านเอฟเอ็มเพียงความถี่เดียว อาจจะเป็นสัญญาณที่เบาจึงจำเป็นต้องใช้วงจรขยายสัญญาณวิทยุ หลังจากนั้นก็ส่งต่อไปยังภาคมิกเซอร์ (Mixer) ความแตกต่างของภาคขยายสัญญาณวิทยุของเครื่องรับวิทยุเอเอ็มและเอฟเอ็ม ตรงที่วิทยุเอฟเอ็มนั้นจะใช้ความถี่สูงกว่าเอเอ็ม ดังนั้นในการเลือกอุปกรณ์มาใช้ในวงจรขยาย จะต้องหาอุปกรณ์ทำให้การตอบสนองความถี่ในย่านเอฟเอ็ม ได้และต้องขยายช่วงความถี่ที่กว้างขวางของเอฟเอ็มได้ (เอเอ็มมีความถี่แบนด์วิดท์ 10 กิโลเฮิร์ตซ์, เอฟเอ็มมีแบนด์วิดท์ 200 กิโลเฮิร์ตซ์)

3. ภาคมิกเซอร์ (Mixer) จะทำงานเหมือนกับเครื่องรับวิทยุเอเอ็ม คือจะรับสัญญาณเข้ามาสองสัญญาณ ได้แก่ สัญญาณวิทยุจากภาคขยาย และสัญญาณ OSC จากภาคโวลต์จอสรี-เวเลเตอร์ เพื่อผสมสัญญาณ ให้ได้สัญญาณออกเอาต์พุตตามความต้องการ สัญญาณที่ออกจากภาคมิกเซอร์มีทั้งหมด 4 ความถี่ คือ

3.1 ความถี่สัญญาณวิทยุ ที่รับเข้ามาจากวงจรสัญญาณวิทยุ

3.2 ความถี่ OSE ที่ส่งมาจากภาคโวลต์จอสรี-เวเลเตอร์ (OSC)

3.3 ความถี่ผลต่างระหว่าง OSC กับ RF (OSC-RF) = (ความถี่ปานกลาง) IF = 10.7 เมกะเฮิร์ตซ์

3.4 ความถี่ผลบวกระหว่าง OSC กับ RF (OSC+RF)

ความถี่ที่วงจรจูนค่า IF ให้ผ่านมีความถี่เดียว คือ ความถี่ปานกลาง (OSC-RF) เท่ากับ 10.7 เมกะเฮิร์ตซ์ ไม่ว่าภาคขยายสัญญาณวิทยุจะรับความถี่เข้ามาเท่าไรก็ตาม และภาค OSC จะผลิตความถี่เพื่อทำให้ความถี่ทางออกของมิกเซอร์มีค่าเท่ากับความถี่ปานกลาง (10.7 เมกะเฮิร์ตซ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ภาคโคลลออสซิเลเตอร์ (Local Oscillator) ทำงานเหมือนกับเครื่องรับวิทยุเอเอ็ม คือ ผลิตความถี่ที่มีความแรงคงที่ขึ้นมา ความถี่ที่ผลิตขึ้นมาจะสูงกว่าความถี่ที่วงจรจูนสัญญาณวิทยุ รับเข้ามาเท่ากับความถี่ปานกลางคือ 10.7 เมกะเฮิร์ตซ์ เช่น วงจรจูนสัญญาณวิทยุรับความถี่เข้ามา 49 เมกะเฮิร์ตซ์ ความถี่ OSC. จะผลิตขึ้นมา $49 + 10.7 = 59.7$ เมกะเฮิร์ตซ์

5. ภาคขยายความถี่ปานกลาง (IF Amplifier) จะกำหนดหน้าที่เหมือนกับเครื่องรับวิทยุเอเอ็ม และยังสามารถขยายความถี่ปานกลางทั้งของเอเอ็มและเอฟเอ็มได้ ในเครื่องรับวิทยุบางรุ่น ที่มีทั้งเอเอ็มและเอฟเอ็มในเครื่องเดียวกัน ใช้ภาคขยายความถี่ปานกลางร่วมกัน ทั้งวิทยุเอเอ็มและเอฟเอ็ม คือขยายความถี่ปานกลางให้มีระบบความแรงมากขึ้นแบบไม่ผิดเพี้ยน

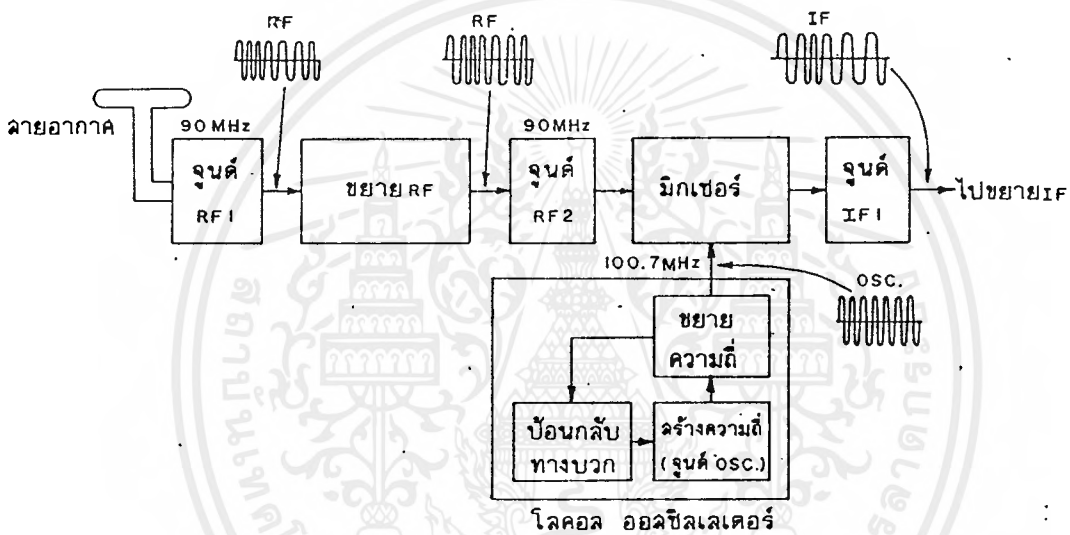
ส่วนที่แตกต่างกันระหว่างความถี่ปานกลางของเอเอ็มและเอฟเอ็มคือในส่วนวงจรจูน ค่าความถี่ปานกลาง เพราะใช้ความถี่ไม่เท่ากัน ค่าความถี่เรโซเนตต่างกัน การกำหนด L,C มาใช้งาน ต่างกัน

6. ภาคดีเทคเตอร์ (Detector) ทำหน้าที่ แยกสัญญาณเสียงแยกจากความถี่ปานกลาง แต่จะแตกต่างกันในระบบแยกเสียงระหว่างระบบเอฟเอ็ม กับ เอเอ็ม เพราะในระบบเอเอ็ม สัญญาณเสียงถูกผสมมาทางความสูงของคลื่นพาหะ สามารถแยกได้โดยใช้ไอโอดหรือทรานซิสเตอร์ร่วมกับ R,C ฟิลเตอร์ก็สามารถตัดความถี่ปานกลาง แยกเหลือเฉพาะสัญญาณเสียงได้ ส่วนในระบบวิทยุเอฟเอ็ม สัญญาณเสียงจะผสมกับพาหะ โดยสัญญาณเสียงทำให้คลื่นพาหะเปลี่ยนความถี่สูงขึ้นหรือต่ำลง ส่วนความแรงคงที่ไม่สามารถใช้วิธีการดีเทคเตอร์แบบเอเอ็มได้ วิธีพิเศษ เช่น ดิสคริมิเนเตอร์ (Discriminator) เรโซดิเทคเตอร์ (Ratio Detector) เฟส ล็อก ลูป ดีเทคเตอร์ (Phase lock Loop Detector)

จากที่กล่าวมาทั้งหมดในข้างต้น เป็นภาคหลักๆ ของภาครับเอฟเอ็ม แต่โดยทั่วไปในเครื่องเอฟเอ็ม จะแบ่งออกเป็นภาคต่าง ๆ ดังนี้

1. ภาคฟรอนเอนด์ (Front End)
2. ภาคขยายความถี่ปานกลาง (IF Amplifier)
3. ภาคดีเทคเตอร์ เอฟเอ็ม (FM Detector)
4. ภาคขยายเสียง

4.2.1 ภาคฟรอนเอนด์ (Front End)



รูปที่ 4.4 บล็อกไดอะแกรมภาคฟรอนเอนด์ของเครื่องรับวิทยุ

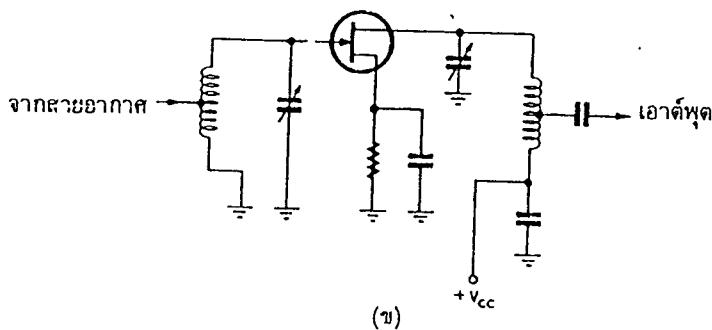
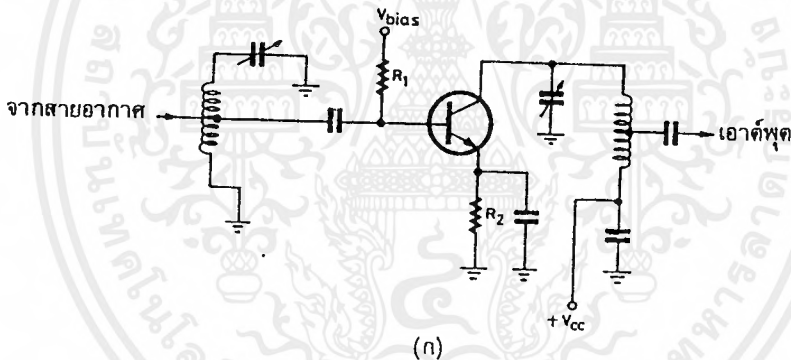
จากรูป 4.4 เป็นบล็อกไดอะแกรม ของภาคฟรอนเอนด์เครื่องรับวิทยุเอฟเอ็ม จะคล้ายกับภาครับหรือภาคคอนเวอร์เตอร์ ของเอเอ็ม ก็จะประกอบด้วยภาคขยายสัญญาณวิทยุ ภาคมิกเซอร์ และภาคโลคอลออสซิลเลเตอร์ แต่ของเอฟเอ็ม จะต้องมียางจรจูนสัญญาณวิทยุ 2 ชุด และภาคโลคอลออสซิลเลเตอร์จะมีภาคขยายสัญญาณด้วย ซึ่งจะใช้ร่วมเหมือนกับของวิทยุเอเอ็มไม่ได้ เพราะจะทำให้คุณภาพของการรับสัญญาณลดลง

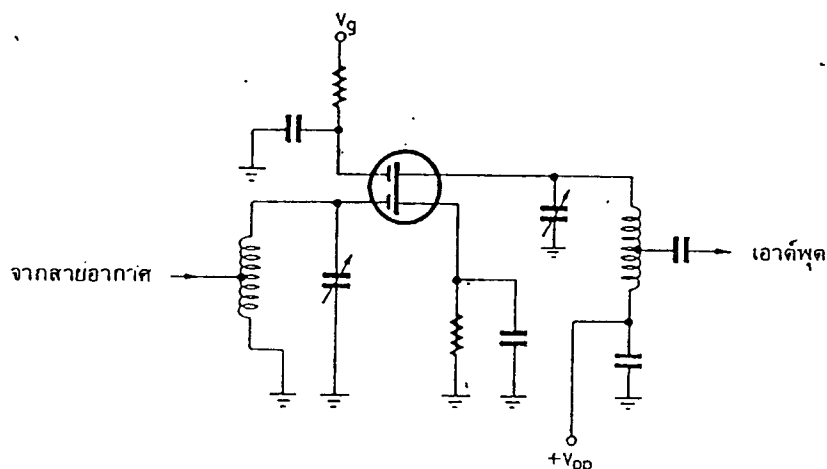
จากที่ทราบแล้วว่าภาคฟรอนเอนด์ ประกอบไปด้วย ภาคย่อยๆ 3 ภาค ต่อไปจะมาดูลักษณะของแต่ละภาคย่อยเหล่านั้น

1. วงจรขยายสัญญาณวิทยุ ที่นิยมใช้มีอยู่ 3 แบบคือ วงจรขยายอิมิตเตอร์ร่วม วงจรขยายเบสร่วมและวงจรขยายคาสโคด (cascode) แต่ในกรณีของวงจรที่ใช้ เฟท(FET) แทนทรานซิสเตอร์ วงจรอิมิตเตอร์ร่วมก็จะเปลี่ยนเป็นซอร์สร่วม (common source) และเบสร่วมก็จะเปลี่ยนเป็นเกตร่วม (common gate) ในรูปที่ 4.5 แสดงวงจรขยายอิมิตเตอร์ร่วมหรือซอร์สร่วม รูปที่ 4.5 (ก) เป็นวงจรที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ทรานซิสเตอร์ซึ่งไบแอสให้ทำงานอยู่ในคลาส A โดยตัวต้านทาน R_1 และ R_2 มีวงจรจนทั้งด้านอินพุตและเอาต์พุตเพื่อขยายสัญญาณที่มีความถี่ในย่านความถี่เรโซแนนซ์ของวงจร (วงจรแทงค์) วงจรขยายสัญญาณวิทยุ ประเภทนี้ต้องมี การสะเทิน (neutralize) เพื่อมิให้วงจรขยายเกิดการออสซิลเลต (แทนที่จะทำงานเป็นวงจรขยายกับทำงานเป็นวงจรออสซิลเลเตอร์) การออสซิลเลตในที่นี้เกิดขึ้น เพราะว่ามี การป้อนกลับแบบวาระหว่างขั้วอุปกรณ์ (หรืออื่นๆ ที่เราไม่ต้องการ) ทำให้วงจรขยายเกิดการออสซิลเลตที่ความถี่สูงได้ วิธีการสะเทินวงจรทำได้โดยการป้องกันแบบแบ (เพื่อไปหักล้างกับการป้อนกลับแบบบวก)

ในกรณีของวงจรขยายสัญญาณวิทยุ ที่ใช้ เจเฟต (JEET) ดังรูปที่ 4.5 ก็คล้ายคลึงกัน แต่เฟทนั้นมีอินพุตอิมพีแดนซ์สูงกว่ามาก ส่วนวงจรขยายที่ใช้ (มอสเฟต) MOSFET เกตดู (dual gate) ดังรูปที่ 4.5(ก) นั้นให้คุณสมบัติเหมือนเจเฟต ในรูป 4.5(ข) แต่ขาเกตอีกขาหนึ่งสามารถใช้ในการควบคุมอัตราขยายของวงจรได้

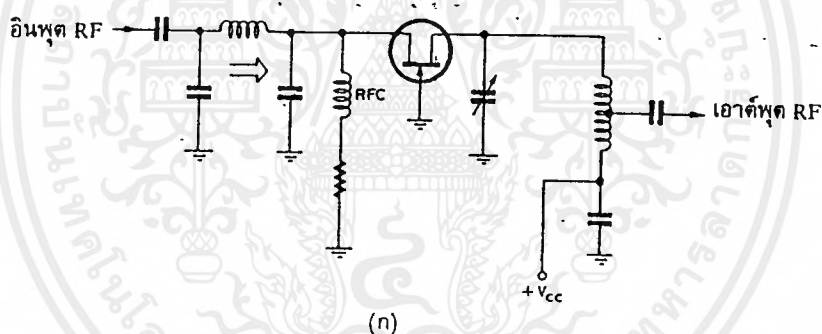




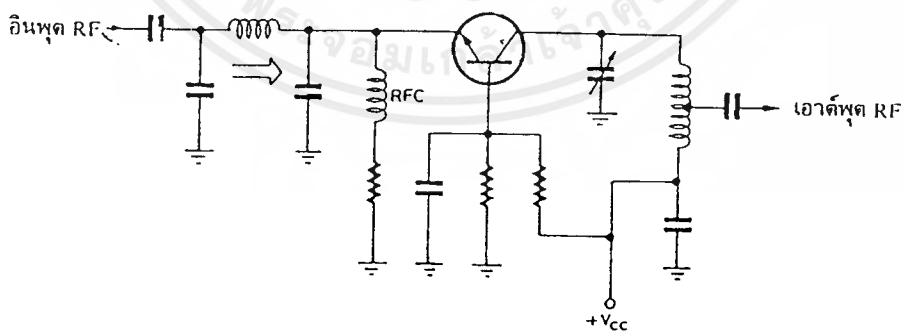
(ค)

รูปที่ 4.5 ตัวอย่างวงจรขยายสัญญาณวิทยุชนิดลิมิตเตอร์(ขอสร่วม)

วงจรขยายสัญญาณวิทยุ แบบเบสร่วม (เกต) ร่วม แสดงในรูปที่ 4.6 ซึ่งให้อัตราขยายต่ำกว่าแบบอิมิตเตอร์ (ซอส) ร่วมแต่มีข้อดีตรงที่ไม่จำเป็นต้องเสเทินวงจร ค่าอินพุตอิมพีแดนซ์ต่ำกว่า (อยู่ในช่วง 50 ถึง 75 โอห์ม) ข้อเสียของวงจรแบบนี้ก็คือควบคุมอัตราขยายได้ยาก



(ก)



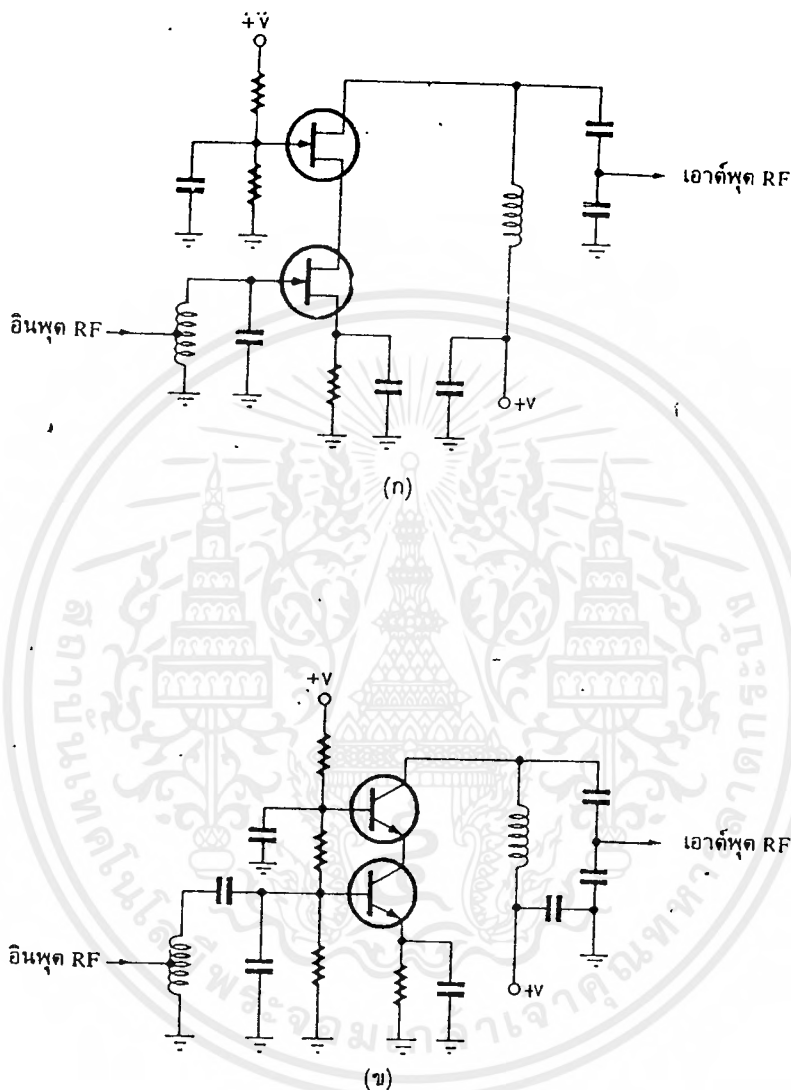
(ข)

รูปที่ 4.6 วงจรขยายสัญญาณวิทยุ แบบเบส(เกต)ร่วม

วงจรขยายสัญญาณวิทยุ แบบคาสโคดนั้นที่แท้จริงก็คือ วงจรขยายแบบอิมิตเตอร์ (ซอส) ร่วม

ต่อไปจับวงจรขยายแบบเบส (เกต) ร่วมอีกทอดหนึ่ง วงจรนี้ให้อัตราขยายสูงโดยไม่ต้องเอกลำโพงเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สะพานวงจร การควบคุมอัตราขยายทำได้ในส่วนของวงจรอิมิตเตอร์ร่วม (โดยปรับไบแอส) วงจรคาสโคดนี้ จำเป็นต้องใช้แหล่งจ่ายไฟสูงเพราะต้องการแรงกดดันตกคร่อมทรานซิสเตอร์ (เฟต) ทั้งคู่ ฉะนั้นจึงเป็นปัญหาเมื่อจะนำมาใช้กับเครื่องรับวิทยุสมัครเล่นหรือใช้แบตเตอรี่แรงดันต่ำ 12 โวลต์



รูปที่ 4.7 วงจรขยายสัญญาณวิทยุแบบคาสโคด

2. วงจรมิกเซอร์ แบ่งออกได้เป็น 2 ประเภท คือ ประเภทแอคทีฟ (active) ใช้ทรานซิสเตอร์หรือไอซีรวมทั้งอุปกรณ์อื่น ๆ ที่ทำให้อัตราการขยาย (ในการผสมคลื่น) ประเภทพาสซีฟ (passive) ใช้ไดโอด ซึ่งไม่มีการขยายสัญญาณ

นอกจากนี้ เราอาจแบ่งวงจรมิกเซอร์ได้เป็น 2 ประเภท คือ แบบสมมูลหรือบาลานซ์ กับแบบไม่สมมูลหรืออิมบาลานซ์ วงจรมิกเซอร์แบบสมมูลนี้ เราต้องวงจรให้ขั้วอินพุตหรือเอาต์พุตของวงจรมิกเซอร์ไม่เกิดปฏิกิริยาซึ่งกันและกัน (สัญญาณไม่เล็ดลอดระหว่างขั้ว) ใ้คุณสมบัตินี้เราเรียกกันว่า การค้ำไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

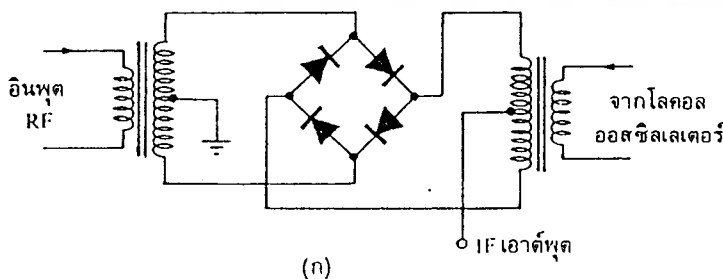
ว่า การแยกระหว่างขั้วหรือไอโซเลชัน (isolation) คงจำได้ว่าอินพุตของวงจรมิกเซอร์มี 2 ขั้วคือ สัญญาณสัญญาณวิทยุ (หรือความถี่ปานกลาง) กับสัญญาณออสซิลเลเตอร์ และมีขั้วเอาต์พุต 1 ขั้วคือ สัญญาณความถี่ปานกลาง (หรือสัญญาณวิทยุ) จากรูปที่ 4.8 ลองพิจารณาในกรณีของภาคเครื่องรับจะ เห็นว่าการแยกขั้วระหว่างสัญญาณวิทยุ และขั้วออสซิลเลเตอร์จะช่วยมิให้สัญญาณออสซิลเลเตอร์ ข้อนกลับออกสู่สายอากาศแผ่กระจายคลื่นออกไป การแยกระหว่างขั้วสัญญาณวิทยุ กับขั้วความถี่ ปานกลาง จะช่วยมิให้สัญญาณที่มีความถี่พอดิตรงกับความถี่ปานกลาง เล็ดลอดเข้าไปสู่วงจรขยาย ความถี่ปานกลาง ในกรณีของภาคส่งก็จะพิจารณาทำนองเดียวกัน



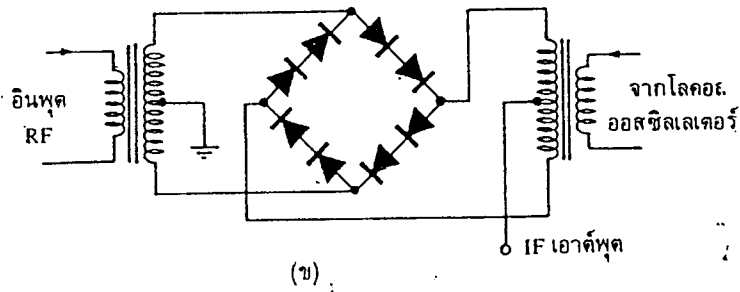
รูปที่ 4.8 ตัวอย่างมิกเซอร์ของภาคเครื่องรับ(ก) และมิกเซอร์ของภาคเครื่องส่ง(ข)

สำหรับวงจรมิกเซอร์แบบไม่สมดุลนั้น มีคุณสมบัติการแยกระหว่างขั้วไม่ดีเหมือนกับแบบ สมดุล ถ้าต้องการให้มีการแยกสัญญาณดีต้องใช้ฟิลเตอร์ช่วยในการกรองสัญญาณต่างหากอีก

ดูตัวอย่างวงจรบาลานซ์มิกเซอร์ รูปที่ 4.9 ซึ่งใช้ในภาคเครื่องรับ ไดโอดที่ใช้ต้องมีคุณสมบัติเหมือนกัน และหม้อแปลงก็ต้องมีสมมาตรกับจุดกลาง วงจรในรูปที่ 4.9 (ข) จะแตกต่างจาก รูปที่ 4.9 (ก) ตรงที่ใช้จำนวนไดโอดเพิ่มอีก 4 ตัว เพื่อให้เหมาะสมกับการสัญญาณที่มีความแรงมาก กว่า (เช่นมิกเซอร์ในภาคเครื่องส่ง)

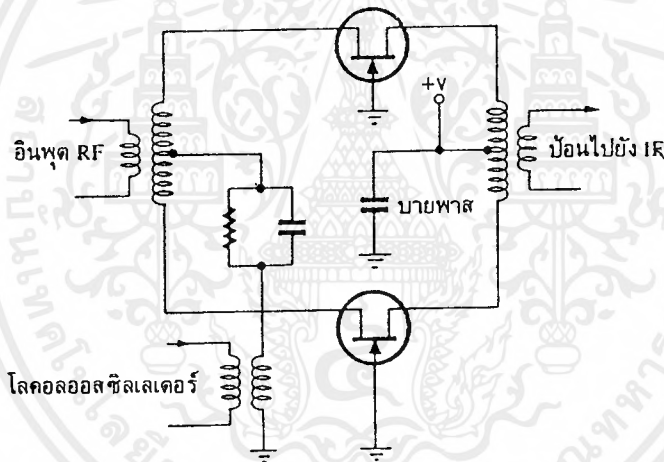


(ก)



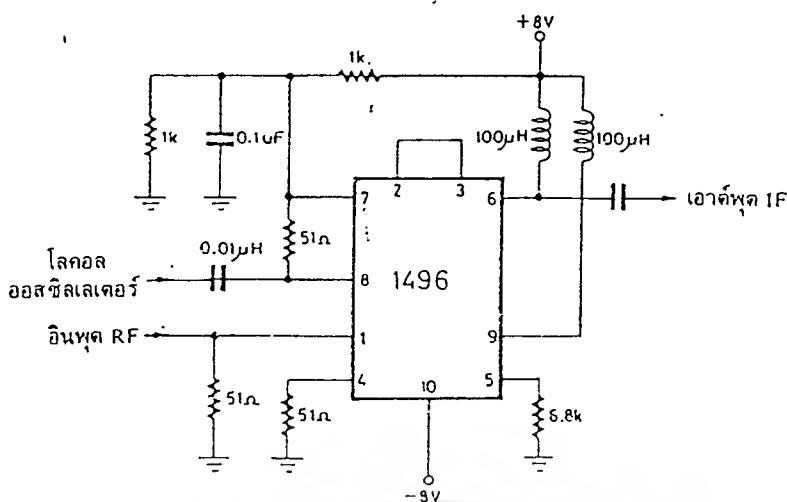
รูปที่ 4.9 วงจรบาลานซ์มิกเซอร์ชนิดพาสซีฟ

ในรูปที่ 4.10 แสดงวงจรบาลานซ์มิกเซอร์แบบแอคทีฟ ซึ่งให้อัตราการขยายในการผสมคลื่น (แทนที่จะให้อัตราสูญเสียในการผสมคลื่นเหมือนกับแบบพาสซีฟ) และรูปที่ 4.11 เป็นวงจรบาลานซ์มิกเซอร์อีกแบบหนึ่งที่ใช้ไอซี



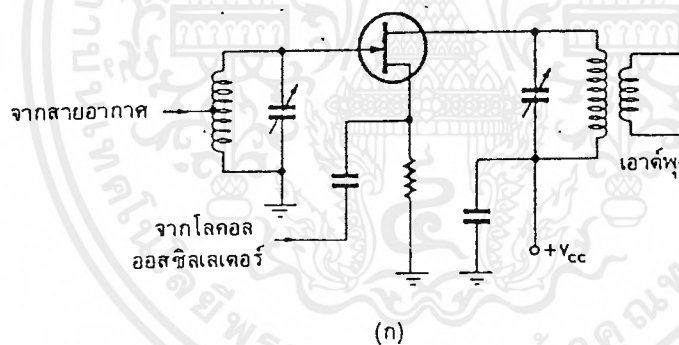
รูปที่ 4.10 วงจรบาลานซ์มิกเซอร์ ชนิด แอคทีฟ

วงจรมิกเซอร์แบบไม่สมดุลแสดงไว้ในรูปที่ 4.11(ข) ซึ่งใช้ มอสเฟต คุณสมบัติของวงจร คือ มีการแยกแยะระหว่างขั้วออสซิลเลเตอร์กับสายอากาศค่อนข้างดี แต่ระหว่างขั้วสัญญาณวิทยุ และขั้วความถี่ปานกลางไม่ค่อยดี

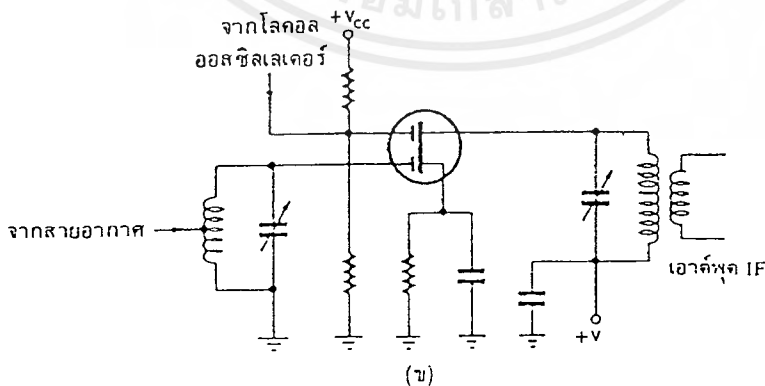


รูปที่ 4.11 วงจรบาลานซ์มิกเซอร์ ชนิดแอกทีฟ แบบใช้ไอซี

เราจำเป็นต้องใช้ฟิลเตอร์ช่วยกรองความถี่เพื่อกำจัดสัญญาณสัญญาณวิทยุ มิให้เล็ดลอดเข้าสู่ขั้วความถี่ปานกลาง ได้ ในรูปที่ 4.12(ก) เราใช้เจฟเฟต โดยป้อนสัญญาณออสซิลเลเตอร์เข้าทางซอส และสัญญาณสัญญาณวิทยุเข้าทางเกดซึ่งคุณสมบัติการแยกขั้วระหว่างขั้วสัญญาณวิทยุ กับขั้วออสซิลเลเตอร์จะไม่ค่อยดี



(ก)



(ข)

รูปที่ 4.12 วงจรมิกเซอร์แบบไม่สมดุล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. วงจรผลิตความถี่ (Oscillator)

วงจรออสซิลเลเตอร์คลื่นรูปไซน์ (Sine - wave Oscillator) จะให้กำเนิดสัญญาณคลื่นรูปไซน์ออกมา โดยมีขนาดและความถี่คงที่ ชนิดของการออสซิลเลเตอร์แบ่งได้จากอุปกรณ์ที่ใช้ ฉะนั้นวงจรออสซิลเลเตอร์คลื่นรูปไซน์จะแบ่งได้เป็น

1. วงจรออสซิลเลเตอร์ที่ใช้ตัวเหนี่ยวนำและตัวเก็บประจุ(LC)
2. วงจรออสซิลเลเตอร์ที่ใช้ความต้านทานและตัวเก็บประจุ(RC)
3. วงจรออสซิลเลเตอร์ที่ใช้ก้อนผลึก (Crystal)

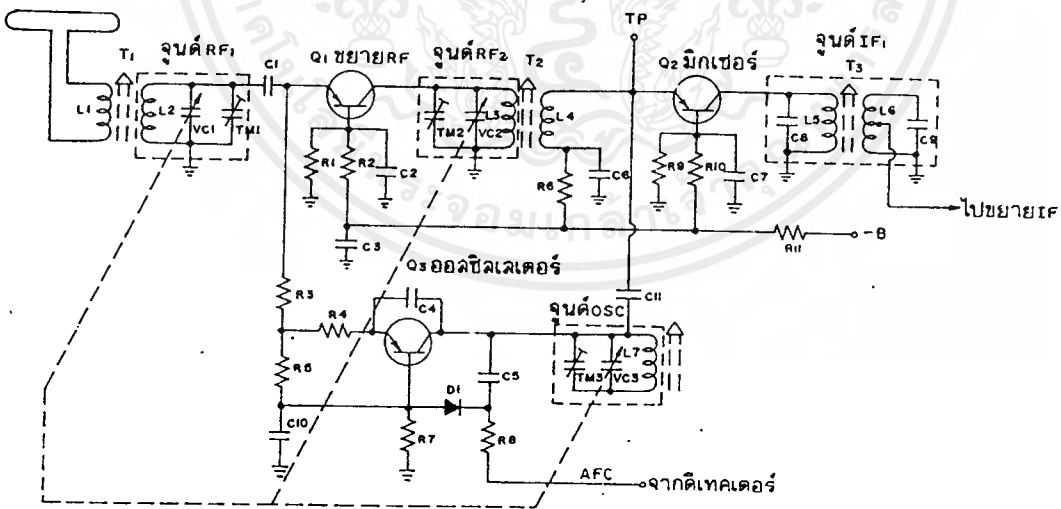
วงจรออสซิลเลเตอร์แบบใช้ก้อนผลึก

วงจรออสซิลเลเตอร์แบบใช้ก้อนผลึก อาศัยการสั่นของก้อนผลึกแทนการใช้อุปกรณ์ที่นำมาเกิดความถี่ และเป็นวงจรที่มีเสถียรภาพทางด้านความถี่สูงมาก

เนื่องจากความถี่ของวงจรออสซิลเลเตอร์ LC จะเปลี่ยนแปลงไปเมื่อค่าศักดาอุณหภูมิไหลดและอื่น ๆ เปลี่ยนแปลงไป การทำให้วงจร LC มีเสถียรภาพดีทำได้ยาก โดยเหตุนี้ภาคต่าง ๆ ในเครื่องรับวิทยุที่ต้องการความแม่นยำและเสถียรภาพของความถี่มาก ๆ หรือด้านเครื่องส่งก็ตาม มักจะเลือกใช้วงจรออสซิลเลเตอร์แบบใช้ก้อนผลึกเป็นแหล่งกำเนิดสัญญาณความถี่ทั้งสิ้น

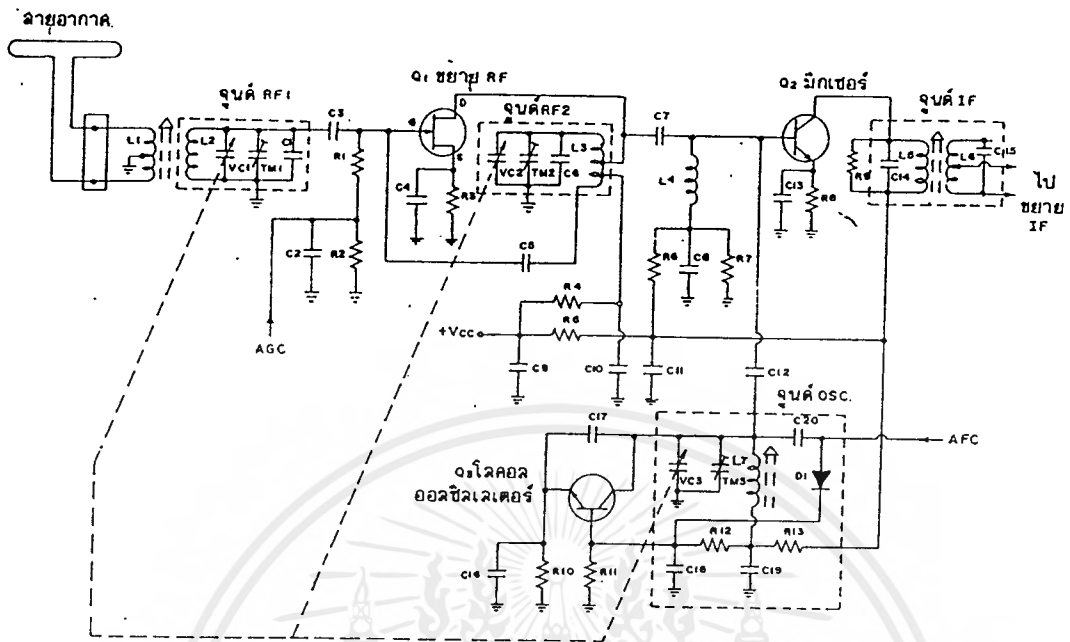
ตัวอย่างวงจรภาคฟรอนเอนด์

แบบที่ 1 ใช้ทรานซิสเตอร์



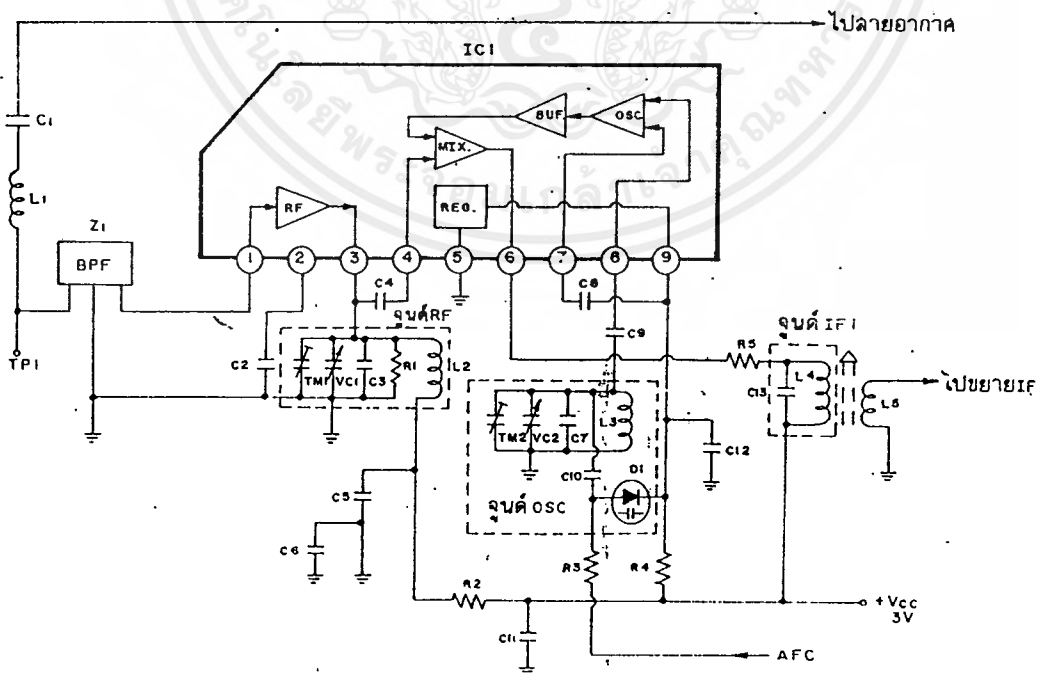
รูปที่ 4.13 วงจรภาคฟรอนเอนด์ แบบ ใช้ทรานซิสเตอร์

แบบที่ 2 ใช้เฟต



รูปที่ 4.14 วงจรภาคพรีออนเอนด์ แบบใช้เฟตผสมทรานซิสเตอร์

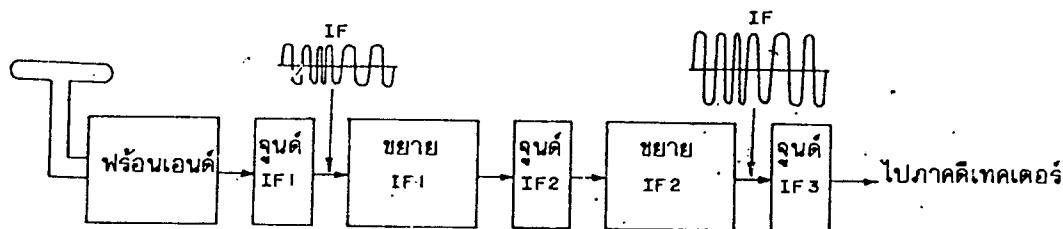
แบบที่ 3 แบบใช้ไอซี



รูปที่ 4.15 วงจรภาคพรีออนเอนด์ FM แบบใช้ไอซี เบอร์ RV1TA7358P

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 ภาควิทยุขยาย IF (IF Amplifier)



รูปที่ 4.16 บล็อกไดอะแกรมภาควิทยุขยายความถี่ปานกลาง

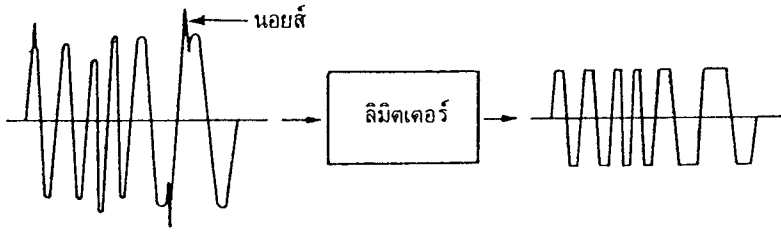
จากรูปที่ 4.16 เป็นบล็อกไดอะแกรมวงจรความถี่ปานกลาง และวงจรขยายความถี่ปานกลาง ของเครื่องรับวิทยุเอฟเอ็ม ซึ่งจะประกอบด้วยวงจรความถี่ปานกลาง และวงจรขยายความถี่ปานกลางหลายภาค บางวงจรอาจจะมี 2,3 หรือ 4 ภาค ซึ่งขึ้นอยู่กับกรออกแบบวงจร การทำงานของบล็อกไดอะแกรมจะอธิบายได้ดังนี้

สัญญาณความถี่วิทยุเอฟเอ็ม เมื่อผ่านภาคพรีแอมป์ออกมาแล้ว จะมี 4 ความถี่คือ RF, OSC, OSC-RF และ OSC+RF ส่งผ่านเข้า วงจร IF₁ วงจร IF₁ ถูกกำหนดให้ตอบสนองความถี่ที่ความถี่ปานกลาง 10.7 MHz. คือความถี่ OSC-RF ส่งต่อความถี่ปานกลางไปเข้าวงจรขยาย IF₁ ขยายสัญญาณให้แรงขึ้นแบบไม่ผิดเพี้ยน ส่งต่อไปวงจร IF 2 กรองความถี่ปานกลางผ่านเช่นกัน ส่งต่อไปวงจรขยาย IF₂ การทำงานจะเป็นเช่นนี้ไปเรื่อย ๆ ความถี่ปานกลางจะถูกขยายเพิ่มขึ้นเรื่อย ๆ แบบไม่ผิดเพี้ยน จนถึงวงจรความถี่ปานกลางชุดสุดท้าย ก่อนส่งผ่านเข้าภาคดีเทคเตอร์ จะได้สัญญาณแรงพอที่จะนำไปใช้งาน

- ลิ้มิตเตอร์

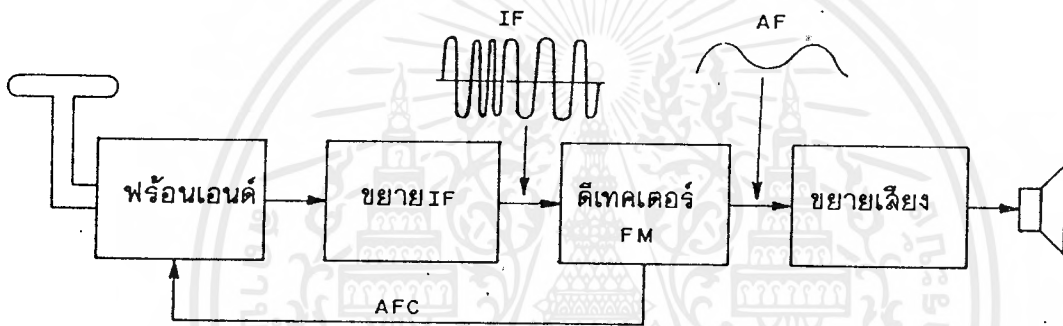
สัญญาณเอฟเอ็ม (มีความถี่เท่ากับความถี่ปานกลาง) อาจจะมีนอยส์ปะปนมาด้วย วงจรลิ้มิตเตอร์จะทำหน้าที่ขลิบสัญญาณทั้งด้านบวกและลบ รวมทั้งนอยส์ก็จะถูกกำจัดทิ้งไปด้วย (ดูรูปที่ 4.16) สังเกตว่าความถี่ของสัญญาณเอฟเอ็ม ก่อนและหลังลิ้มิตเตอร์ไม่เปลี่ยนแปลง หลักการของวงจรลิ้มิตเตอร์นี้ก็คือ ป้อนสัญญาณที่มีแอมพลิจูดเกินช่วงทำงานวงจร (overdrive) จนกระทั่งวงจรขยายอิ่มตัวหรือคัตออฟ ถ้าสัญญาณ IF ที่มาป้อนแอมพลิจูดน้อย เอาท์พุทจากลิ้มิตเตอร์จะมีนอยส์ปนออกมาทางออกไอโอเอาท์พุท ถ้าป้อนแอมพลิจูดมาแรง ๆ นอยส์จะเจือปนไป ปรากฏการณ์นี้นับว่ามีความสัมพันธ์กับคำว่า “quieting” ของภาคออกไอโอเอาท์พุท (ความดังเสียงและค่าความไวของเครื่องรับเอฟเอ็มด้วย เช่น สเปกตรัมว่าสัญญาณที่ไม่ได้มอดูเลต มีแต่พาหะอย่างเดียว) ป้อนอินพุทของเครื่องรับ ทำให้ นอยส์จากวงจรขยายเสียงลดลงไป 20 เดซิเบล การที่จะลดนอยส์ให้ได้ก็คือสัญญาณอินพุท (ความถี่ปานกลาง) ให้มาก ๆ พอที่จะขับให้วงจรลิ้มิตเตอร์ขลิบสัญญาณเพื่อกำจัดนอยส์ที่เข้ามาบนสัญญาณเอฟเอ็มตามหลักการของวงจรลิ้มิตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณเอฟเอ็ม

4.2.3 วงจรดีเทคเตอร์เอฟเอ็ม



รูปที่ 4.18 บล็อกไดอะแกรมภาคดีเทคเตอร์วิทยุเอฟเอ็ม

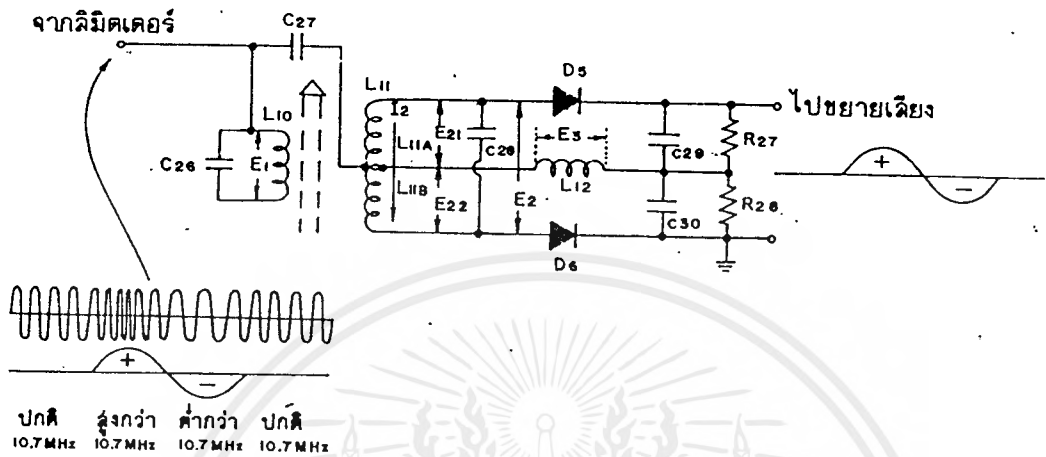
จากรูปที่ 4.18 เป็นบล็อกไดอะแกรมเครื่องรับวิทยุเอฟเอ็ม เน้นเฉพาะส่วนภาคดีเทคเตอร์เอฟเอ็ม แต่ต้องเกี่ยวข้องกับภาคพรีแอมป์โดยจ่ายแรงไฟ AFC มาควบคุมวงจรกำเนิดความถี่ของ OSC ให้กำเนิดความถี่ขึ้นมากถูกต้อง ต้องเกี่ยวข้องกับภาคขยายความถี่ปานกลาง โดยรับเอาสัญญาณความถี่ปานกลางเข้ามา เพื่อกำจัดความถี่ความถี่ปานกลาง ออกให้เหลือเฉพาะสัญญาณเสียง (AF) ต้องเกี่ยวข้องกับภาคขยายเสียง โดยส่งต่อสัญญาณเสียงที่ได้ไปขยายให้แรงขึ้น

ภาคดีเทคเตอร์ของเอฟเอ็ม แบ่งได้ 3 แบบคือ

1. แบบดิสคริมิเนเตอร์ (DISCRIMINATOR) ในปัจจุบันไม่นิยมใช้งาน
2. แบบเรโซดีเทคเตอร์ (RATIO DETECTOR) เป็นแบบที่นิยมใช้ในปัจจุบันยังแบ่งย่อยเป็น (ก). บาลานซ์ (ข). อันบาลานซ์
3. แบบเฟส ล็อก ลูป ดีเทคเตอร์ (PHASE LOCKED LOOP DETECTOR) ใช้ตัวย่อว่า PLL เป็นดีเทคเตอร์ที่ใช้ IC เป็นแบบที่นิยมใช้ในปัจจุบันเช่นกัน

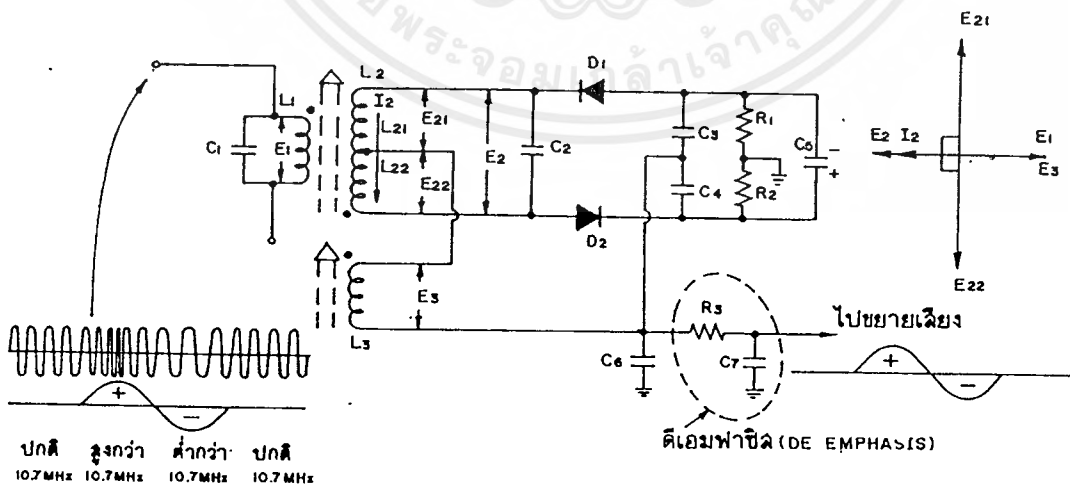
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง วงจรฟอสเตอร์ ซีเลย์ ดิสคริมิเนเตอร์ (FOSTER - SEELEY)



รูปที่ 4.19 วงจรฟอสเตอร์ ซีเลย์ ดิสคริมิเนเตอร์

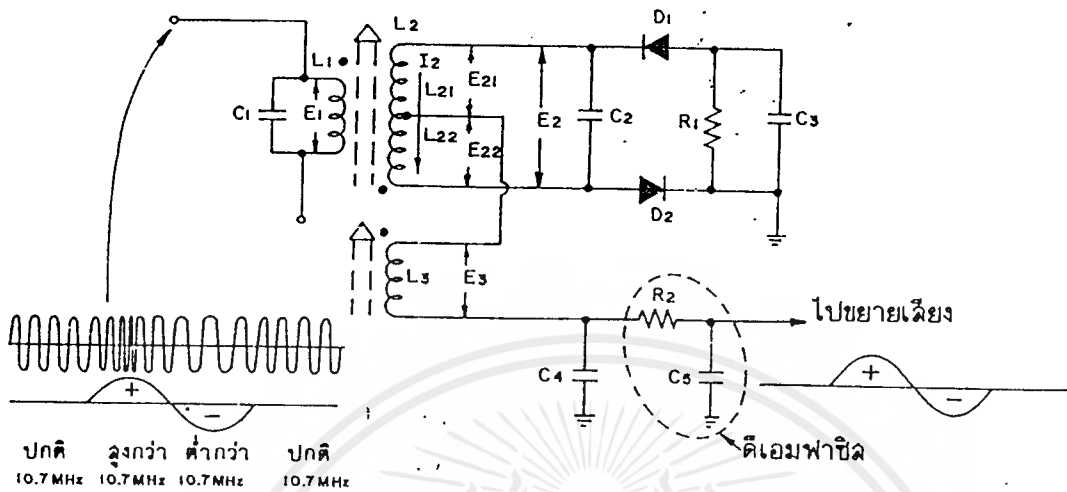
ตัวอย่าง วงจรบาลานซ์ เรโซตีเทคเตอร์ (Balance Ratio Detector)



รูปที่ 4.20 วงจรบาลานซ์ เรโซตีเทคเตอร์

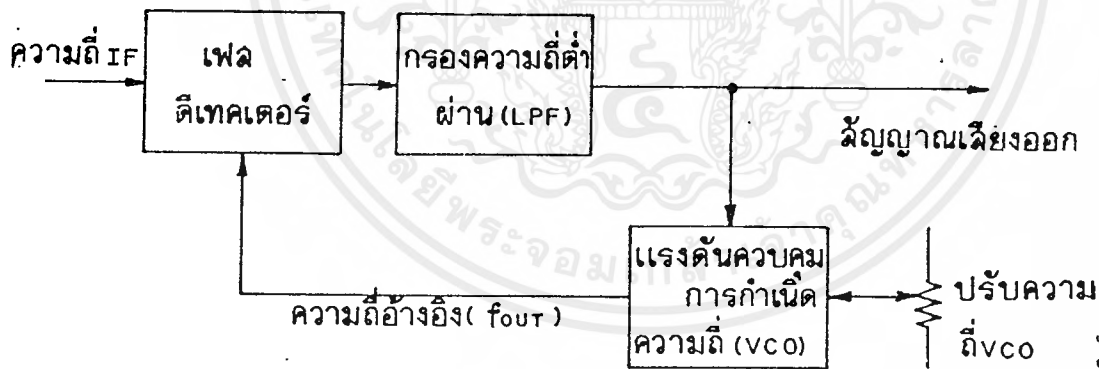
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง วงจรอานาลาเนซ์ เรโวลิตีเทคเตอร์ (Unbalance Ratio Detector)



รูปที่ 4.21 วงจรอานาลาเนซ์ เรโวลิตีเทคเตอร์

ตัวอย่าง วงจรเฟส ล็อค ลูป ดีเทคเตอร์ (Phase lock Loop Detector)



รูปที่ 4.22 บล็อกไดอะแกรมของเฟสล็อคลูปดีเทคเตอร์ที่ใช้ในวิทยุ

- ควอดรอนจอร์ดีเทคเตอร์

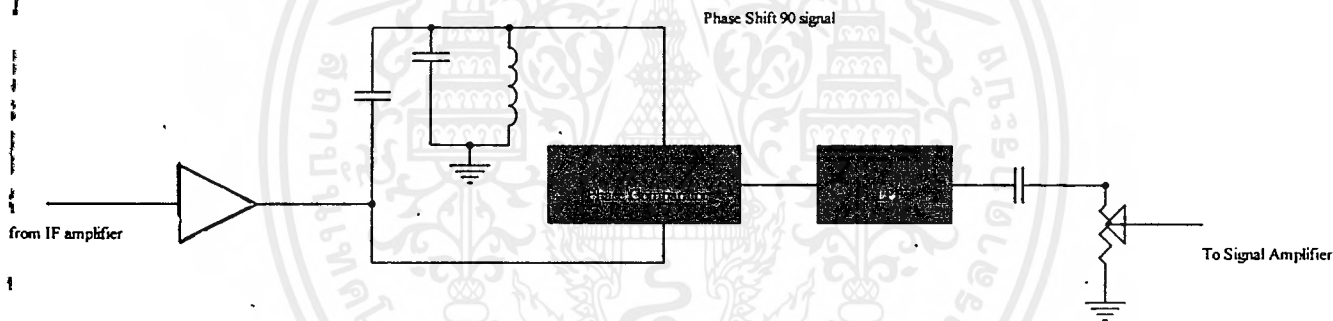
วงจรดีเทคเตอร์ชนิดนี้อาศัยหลักการคูณสัญญาณเอฟเอ็ม กับ สัญญาณเอฟเอ็มตัวเดิมแต่เลื่อนเฟสไป 90 องศา ผลลัพธ์ที่ได้จะเป็นสัญญาณมอดูเลต (สัญญาณเสียง) รูปที่ 4.23(ก) กระแสที่ไหลในคอยล์จะมีเฟสต่างจากแรงดันคร่อมคอยล์อยู่ 90 องศา กระแสนี้จะป้อนให้วงจรเรโซแนนซ์ขนาน Z ซึ่งจนความถี่ไว้ที่ความถี่ไว้ที่ความถี่ของสัญญาณเอฟเอ็ม แรงดันคร่อมวงจรเรโซแนนซ์จะมีเฟสเลื่อนไปไปตามความถี่พาหะเบี่ยงเบนไปที่ความถี่กลางของสัญญาณเอฟเอ็ม ที่ผ่านไปยังวงจรเอ็กสตรานีเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรโซแนนซ์จะกลายเป็นสัญญาณเฟสมอดูเลเตอร์ หลังจากทีสัญญาณเอฟเอ็มและสัญญาณเอฟเอ็ม
คูณกัน(ทำงานในช่วงนอนไลเนียร์) จากรูปที่ 4.23(ข) ผลลัพธ์จากการคูณจะเป็นสัญญาณความถี่สูงกับ
สัญญาณความถี่ต่ำ (สัญญาณมอดูเลต) สัญญาณแรกจะถูกกรองผ่านไปโดยฟิลเตอร์ชนิดโลพาส
เอาต์พุตจึงเป็นสัญญาณเสียงตามต้องการ

ความจริงแล้ววงจรควอดราเจอร์คี่เทกเตอร์ทำหน้าที่เสมือนวงจรเทียบเฟสของสัญญาณเอฟ
เอ็มสองสัญญาณที่มีเฟสต่างกัน 90 องศา จากรูปที่ 4.23(ข) ในที่นี้เราเขียนเป็นพัลส์เพื่อความสะดวก
สัญญาณความถี่สูงจะถูกกรองทิ้งไป คงเหลือแต่สัญญาณความถี่ต่ำ (เปรียบเทียบค่าเฉลี่ยในรูปคลื่น
1,2 และ 3) ซึ่งเป็นสัญญาณเสียง สังเกตว่าค่าเฉลี่ยจะเป็นสัดส่วนโดยตรงกับความถี่เบี่ยงเบนของ
พาหะ(เพราะว่าเมื่อสัญญาณเอฟเอ็มมีความถี่ต่ำลง ค่าเฉลี่ยจะน้อยลง) นั่นคือค่าเฉลี่ยจะเปลี่ยนไป
ตามสัญญาณเสียง

โดยทั่วไปวงจรควอดราเจอร์คี่เทกเตอร์มักจะทำเป็นไอซี ซึ่งจะรวมวงจรขยายความถี่ปาน
กลาง วงจรขยายลิ้มิตเตอร์และอื่น ๆ ไว้ด้วยในไอซีตัวเดียว โดยต่อคอกซ์ซึ่งเลื่อนเฟสไว้ภายนอก



รูปที่ 4.23 วงจรควอดราเจอร์คี่เทกเตอร์

รูปที่ 4.23(ต่อ) รูปสัญญาณและตัวอย่างวงจรควอดราเจอร์คี่เทกเตอร์

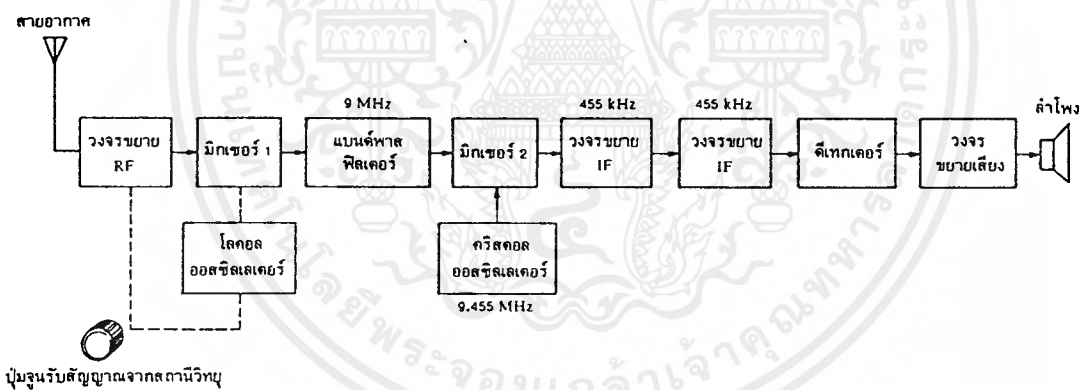
4.2.4 ภาคขยายเสียง

วงจรขยายเสียงที่ใช้ทรานซิสเตอร์ หรือ ไอซี แบ่งออกได้เป็น 2 ภาค ใหญ่ๆ คือ ภาคขยายเสียงสัญญาณขนาดเล็ก (small signal Amplifier) และภาคขยายเสียงสัญญาณขนาดใหญ่ (Large Signal Amplifier) หรือภาคขยายกำลัง ใช้สำหรับขยายสัญญาณให้ใหญ่ขึ้นตามต้องการ เพื่อนำไปใช้งานต่อไป

4.3 เครื่องรับชนิดแปลงความถี่สองครั้ง(Double Conversion)

การเลือกความถี่ปานกลางนั้น จะต้องเลือกค่าที่เหมาะสมคือ ไม่สูงเกินไปและไม่ต่ำเกินไป เพราะความถี่ปานกลางต่ำ ๆ ซึ่งช่วยออกแบบให้ง่ายจะมีเสถียรภาพดี อัตราขยายดี และแบนด์วิดท์แคบ แต่ความถี่ปานกลางสูง ๆ ช่วยทำให้เครื่องรับกำจัดเงา ดังนั้นเราจึงนิยมเอาข้อดีทั้งสองมารวมกัน กล่าวคือใช้ความถี่ปานกลางสองค่า ค่าหนึ่งสูง ค่าหนึ่งต่ำ โดยแปลงเป็นความถี่ปานกลางสองครั้ง เครื่องรับชนิดนี้เรียกว่า ชนิดดับเบิลคอนเวอร์ชัน (double conversion)

ในรูปที่ 4.23 แสดงแผนผังของเครื่องรับ จะเห็นว่าใช้มิกเซอร์ 2 ชุด โลกอลอสซิลเลเตอร์ 2 ชุด ความถี่ปานกลาง 2 ความถี่ ความถี่ปานกลางที่ 1 เลือกให้มีความถี่สูงเพื่อให้ความถี่เงาหนีออกห่างไปจากความถี่ใช้งานให้อยู่ไกลที่สุดจนตกอยู่นอกแบนด์วิดท์ของวงจรขยายสัญญาณวิทยุ



รูปที่ 4.23.1 แผนผังของเครื่องรับชนิดดับเบิลคอนเวอร์ชัน

สมมติว่าเราต้องการรับสัญญาณเอเอ็ม ความถี่ 5 เมกะเฮิร์ตซ์ เราต้องปรับจูนลูกบิดให้ความถี่หมุนไปตรงหน้าปิด 5 เมกะเฮิร์ตซ์ ในขณะที่วงจรขยายสัญญาณความถี่วิทยุกำลังจูนไว้ที่ความถี่ 5 เมกะเฮิร์ตซ์ ส่วนโลกอลอสซิลเลเตอร์กำลังจูนไว้ที่ 14 เมกะเฮิร์ตซ์ (ในที่นี้ความถี่เงาอยู่ที่ 23 เมกะเฮิร์ตซ์ ตกไปนอกย่านความถี่ผ่านของวงจรขยายสัญญาณความถี่วิทยุ) เมื่อป้อนสัญญาณเข้ามาตรงกันในช่วงมิกเซอร์จะทำให้เกิดความถี่ผสมซึ่งบางทีเรียกว่า บีต (beat) เกิดเป็นความถี่ผลต่างเท่ากับ 9 เมกะเฮิร์ตซ์ สัญญาณเอเอ็มความถี่ 9 เมกะเฮิร์ตซ์นี้สามารถผ่านฟิลเตอร์ชนิดแบนด์พาสเข้าไปสู่วงจรมิกเซอร์ตัวที่สอง วงจรฟิลเตอร์ในที่นี้เป็นวงจร LC หรือคริสตัลฟิลเตอร์เพื่อให้มีซีเลก

ดีวีดีดี เครื่องรับประเภทนี้มักจะไม่ใช่วงจรขยายสัญญาณความถี่ปานกลาง ในย่านความถี่ปานกลาง ที่ 1 เพราะต้องการเน้นอัตราขยายให้มากที่วงจรขยายของวงจรขยายสัญญาณความถี่กลางที่สอง

สัญญาณเอเอ็ม 9 เมกะเฮิร์ตซ์นี้ป้อนไปที่วงจรมิกเซอร์ พบกับสัญญาณจากโลกออสซิลเลเตอร์ที่ 2 ซึ่งมีความถี่ตายตัว 9.455 เมกะเฮิร์ตซ์ (วงจรออสซิลเลเตอร์ชุดที่ 2 นี้มักใช้ร่วมกับความถี่) เมื่อทำการผสมหรือปิดแล้ว สัญญาณความถี่ผลต่างจะเท่ากับ 455 กิโลเฮิร์ตซ์ป้อนเข้าสู่วงจรขยายความถี่ปานกลางที่สอง

เราอาจใช้วงจรขยายสัญญาณความถี่ปานกลางหลาย ๆ สเตจ ทำการขยายสัญญาณให้มีแอมพลิจูดสูงขึ้นก่อน แล้วจึงป้อนให้วงจรดีเทกเตอร์เพื่อคิมอดเอาสัญญาณเสียงที่เข้ามาอคคูเลตคืนกลับมา สัญญาณเสียงนี้เรานำไปขยายกำลังโดยภาคขยายชุดท้ายแล้วป้อนไปยังลำโพง

4.4 คุณสมบัติของไอซีที่ใช้ในวงจรรับเอฟเอ็มและวงจรที่เกี่ยวข้อง

เนื่องจากโครงงานนี้จะต้องทำการตรวจเช็คการหลุดออกจากระยะทางโดยการใช้การรับส่งสัญญาณวิทยุเอฟเอ็มเป็นการส่งตำแหน่ง ดังนั้นจึงต้องมีวงจรเครื่องรับส่งสัญญาณวิทยุประกอบด้วย ในที่นี้ขอกล่าวถึงวงจรรับสัญญาณวิทยุเอฟเอ็มก่อน

ในส่วนนี้จะใช้วงจรคงรูปที่ 4.24 ซึ่งเลือกใช้ไอซีของโมโตโรลาเบอร์ MC13135 โดย FM Communication Receiver .ซึ่งจะทำการอธิบายออกได้เป็น 5 ส่วน คือ

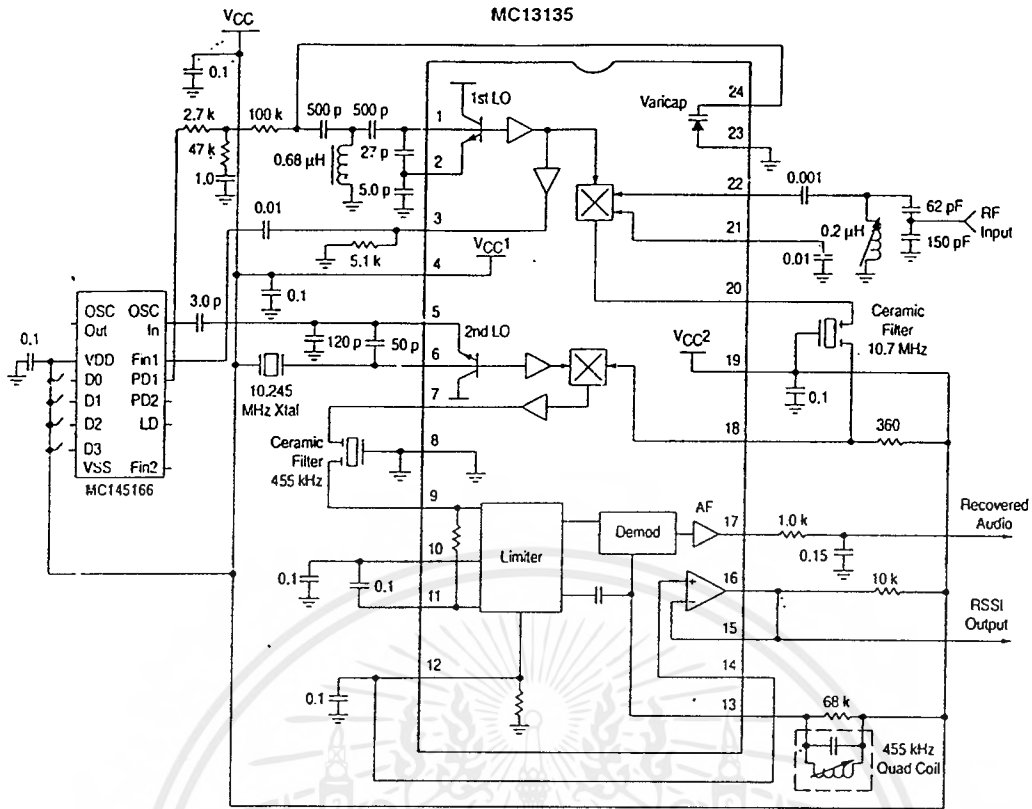
4.4.1 ส่วนสังเคราะห์ความถี่หลักตัวแรก (First Local Oscillator)

4.4.2 ส่วนผสมสัญญาณตัวแรก (First Mixer)

4.4.3 ส่วนความถี่หลักตัวที่สอง (Second Local Oscillator)

4.4.4 ส่วนผสมสัญญาณตัวที่สอง (Second Mixer)

4.4.5 ส่วนลิมิตเตอร์(Limiter)และส่วนคิมอดคูเลตสัญญาณ(demodulator)



รูปที่ 4.24 วงจรเครื่องรับสัญญาณเอฟเอ็ม

4.4.1 วงจรสังเคราะห์ความถี่หลักตัวแรก

ในส่วนของวงจรนี้จะทำหน้าที่สร้างความถี่ออกมาค่าหนึ่งเพื่อไปเข้าผสมกับสัญญาณที่รับมาจากตัวส่ง เพื่อให้ได้เป็นความถี่ภายในที่ต้องการคือ 10.7 เมกะเฮิร์ตซ์ วงจรจะเป็นส่วนของไอซีที่ขา 1, 2, 23, 24, 3, 5, 6 และใช้ไอซีภายนอกคือ ไอซีของโมโดโรลา เบอร์ MC145166 ไอซีเฟสล็อกูปสองช่อง(รับ-ส่ง) (Dual Phase Lock Loop) ในส่วนของวงจรสังเคราะห์ความถี่หลักตัวแรกนี้ องค์ประกอบก็ประกอบด้วยส่วนหลัก ๆ ดังที่กล่าวมาแล้วก่อนหน้านี้ (ในภาคทฤษฎี) นั่นคือสัญญาณความถี่อ้างอิงจะเข้ามายังไอซีเฟสล็อกูปที่ขา Fin1 (ของ MC145166) โดยที่ขา 1, 2 ของไอซีเครื่องรับจะกำเนิดสัญญาณโดยใช้วงจรคอลพิทออสซิลเลเตอร์ (Colpit Oscillator) ค่าหนึ่ง ประมาณ 37 – 39 เมกะเฮิร์ตซ์ สัญญาณนี้จะเข้ามาเป็นสัญญาณความถี่ที่ต้องการไปใช้ผสมกับอินพุตที่รับมา ไอซีเฟสล็อกูปจะทำการล็อคค่าความถี่นี้ให้ได้คงที่ โดยการนำสัญญาณความถี่นี้มาเป็นสัญญาณ Fin1 สัญญาณที่เข้ามานี้จะถูกโปรแกรมให้หารค่า N ใด ๆ โดยการโปรแกรมที่ขา D0 – D3 จะทำการหารให้ได้ความถี่เท่ากับ 5 กิโลเฮิร์ตซ์ (ภายในตัวไอซีเฟสล็อกูป) ส่วนสัญญาณความถี่อ้างอิงที่เข้ามาที่ขา Osc(in) (ซึ่งเท่ากับ 12.245 เมกะเฮิร์ตซ์) จะถูกหารด้วย 2048 (ภายในตัวไอซี) ได้ค่าเท่ากับ 5 กิโลเฮิร์ตซ์ เช่นกัน จากนั้นก็จะไปทำการเปรียบเทียบเฟสที่เฟสดีเทกเตอร์ (ในไอซี) ให้ผลต่างออกมาเป็นพัลส์ที่มีคิซีช้อยู่ ออกไปทาง PD1 ซึ่งจะถูส่งออกไผ่ผ่าน R, C ที่ต่อเป็นลูปฟิลเตอร์ ทำให้ได้ค่าคิซีออกมาค่าหนึ่ง ไปไบอัสวาริแคป(ที่อยู่ภายนอกไอซีตัวรับ) และจะได้คิซีค่าที่ไปไบอัสวงจรคอลพิทออสซิลเลเตอร์ ให้สร้างสัญญาณออกมาไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้กดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าที่ได้ก็จะใกล้เคียงความถี่ที่ต้องการมากขึ้นเรื่อย ๆ (เนื่องจากว่าจะต้องป้อนกลับ(Feedback) มาเป็น Fin1 อีกทีหนึ่ง) จนล๊อคความถี่ได้ตามที่โปรแกรมในที่สุด ช่องการโปรแกรมที่กำหนดความถี่ต่าง ๆ นั้นเป็นไปตามรูปที่ 4.25

Table 1. MC145166/67 Divide Ratios and VCO Frequencies

Channels					Handset (Mode = 0)				Base (Mode = 1)			
					Transmit		Receive		Transmit		Receive	
D3	D2	D1	D0	CH#	f _{in2} (MHz)	÷ N	f _{in1} (MHz)	÷ N	f _{in2} (MHz)	÷ N	f _{in1} (MHz)	÷ N
0	0	0	1	1	49.670	9934	35.915	7183	46.610	9322	38.975	7795
0	0	1	0	2	49.845	9969	35.935	7187	46.630	9326	39.150	7830
0	0	1	1	3	49.860	9972	35.975	7195	46.670	9334	39.165	7833
0	1	0	0	4	49.770	9954	36.015	7203	46.710	9342	39.075	7815
0	1	0	1	5	49.875	9975	36.035	7207	46.730	9346	39.180	7836
0	1	1	0	6	49.830	9966	36.075	7215	46.770	9354	39.135	7827
0	1	1	1	7	49.890	9978	36.135	7227	46.830	9366	39.195	7839
1	0	0	0	8	49.930	9986	36.175	7235	46.870	9374	39.235	7847
1	0	0	1	9	49.990	9998	36.235	7247	46.930	9386	39.295	7859
1	0	1	0	10	49.970	9994	36.275	7255	46.970	9394	39.275	7855

NOTES:

1. Other input combinations will be defaulted to channel 10.
2. 0 = logic low, 1 = logic high.

รูปที่ 4.25 ช่องการโปรแกรมความถี่ของไอซีเฟสล็อกกุล

4.4.2 วงจรผสมสัญญาณตัวที่หนึ่ง

วงจรนี้จะทำการผสมสัญญาณจากอินพุตความถี่สัญญาณวิทยุ(Rf Input) ที่เข้ามาทางขา 21 , 22 โดยผ่านการแมตซ์อิมพีแดนซ์(Matching Impedance) จะก่อให้เกิดความถี่ 2 ด้านคือ

- ผลบวก มีค่าประมาณ 115 เมกะเฮิร์ตซ์
- ผลต่าง มีค่าประมาณ 10.7 เมกะเฮิร์ตซ์ (ถ้าช่องความถี่ในการส่งและรับเป็นไปอย่างถูกต้อง)

เอาต์พุตที่ได้จะไปผ่านเซรามิกฟิลเตอร์(Ceramic Filter) 10.7 เมกะเฮิร์ตซ์ ทำให้กรองเอาแต่ความถี่ 10.7 เมกะเฮิร์ตซ์ออกมา ($R = 360 \Omega$ ที่ต่อไว้มีไว้เพื่อแมตซ์อิมพีแดนซ์)

4.4.3 วงจรกำเนิดสัญญาณหลักตัวที่สอง

วงจรนี้จะประกอบไปด้วย $C = 120$, 50 pF และคริสตัลลออสซิลเลเตอร์(Crystal Oscillator) 10.245 เมกะเฮิร์ตซ์ C นี้นำมาต่อเพื่อทำให้สัญญาณบริสุทธิ์ขึ้น ความถี่นี้จะนำไปเป็นความถี่หลักตัวที่ 2 ต่อไป

4.4.4 วงจรผสมสัญญาณตัวที่สอง

เช่นเดียวกับวงจรผสมสัญญาณตัวแรก แต่ต่างกันตรงผลที่ได้รับคือ

- ที่มีความถี่ $10.245 + 10$ ผลบวก จะได้สัญญาณ 20.945 เมกะเฮิร์ตซ์
- ผลลบ จะได้สัญญาณที่มีความถี่ $10.7 - 10.245 = 455$ กิโลเฮิร์ตซ์

เช่นกัน โดยที่เอาต์พุตนี้จะไปผ่านเซรามิกฟิลเตอร์ 455 กิโลเฮิร์ตซ์ กรองเอาแต่ความถี่นี้

เอกสารนี้ 4.4.5 วงจรลิมิตเตอร์และคิมอดคูลเลอร์ เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ FM ที่ตอนนี้มีความถี่เท่ากับ 455 กิโลเฮิร์ตซ์ อาจมีนอยส์ปะปนมาด้วย วงจรลิมิตเตอร์จะขลิบสัญญาณที่ทั้งด้านบวกและลบ รวมทั้งนอยส์จะถูกกำจัดทิ้งไปด้วย (โดยที่ความถี่ไม่เปลี่ยนแปลง) จากนั้นเมื่อทำการลดนอยส์ดังกล่าวแล้ว สัญญาณก็จะถูกนำไปคิมอดคูเลต โดยวงจรควอดราเจอร์คิเทกเตอร์(Quadrature Detector)ภายในไอซี ออกมาเป็นสัญญาณออกไอโอ (Audio) ที่ขา 17 ผ่าน R, C ที่ต่อเป็นวงจรกรองความถี่ต่ำผ่าน โดยมีค่าความถี่คัตออฟ(Cut off) มีค่าตามสมการคือ

$$\text{ความถี่คัตออฟ} = 1 / (2 * \pi * R * C)$$

ตามค่าที่ต่อในวงจรจะมีค่าเท่ากับ 1.2 กิโลเฮิร์ตซ์

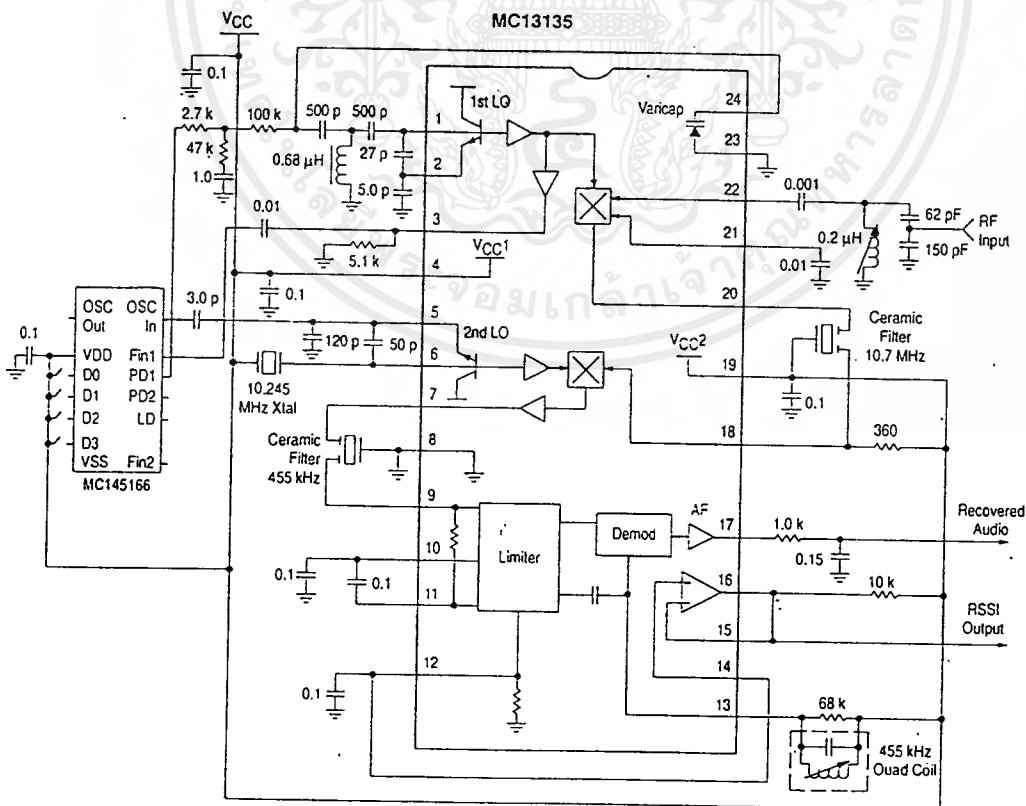
ส่วน 455 กิโลเฮิร์ตซ์ควอดคอยล์ (455 kHz Quad Coil) ที่ขา 13 ต่อไว้เพื่อทำให้การคิมอดคูเลตสัญญาณความถี่ออกไอโอทำได้ดีขึ้น นั่นคือจะทำให้สัญญาณสมบูรณ์ตามต้องการนั่นเอง

ที่ขา 12 จะเห็นว่าภายในตัวไอซีมีความต้านทาน 1 ตัว ความต้านทานนี้จะเป็นตัวเปลี่ยนกระแสจากลิมิตเตอร์ให้เป็นศักดา จากนั้นก็จะนำไปเป็นอินพุตของออปแอมป์ที่ต่อแบบบัฟเฟอร์ภายในตัวไอซี ซึ่งค่าศักดานี้จะแสดงให้เห็นความเบา/แรงของสัญญาณที่รับได้ที่ขา RSSI

4.5 วงจรทั้งหมดของมาสเตอร์

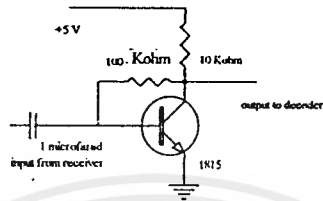
สำหรับตัวมาสเตอร์นั้น ประกอบไปด้วยวงจรดังนี้

วงจรตัวรับสัญญาณวิทยุเอฟเอ็ม



รูปที่ 4.26 วงจรตัวรับสัญญาณวิทยุเอฟเอ็ม

- วงจรขยายสัญญาณออกซิโ



รูปที่ 4.27 วงจรขยายสัญญาณออกซิโ

-วงจรถอครหัส

ได้กล่าวมาแล้วในบทที่ 3

บทที่ 5

การออกแบบตัวส่งสัญญาณ

5.1 การจัดการทางเวลาที่ใช้ในระบบ

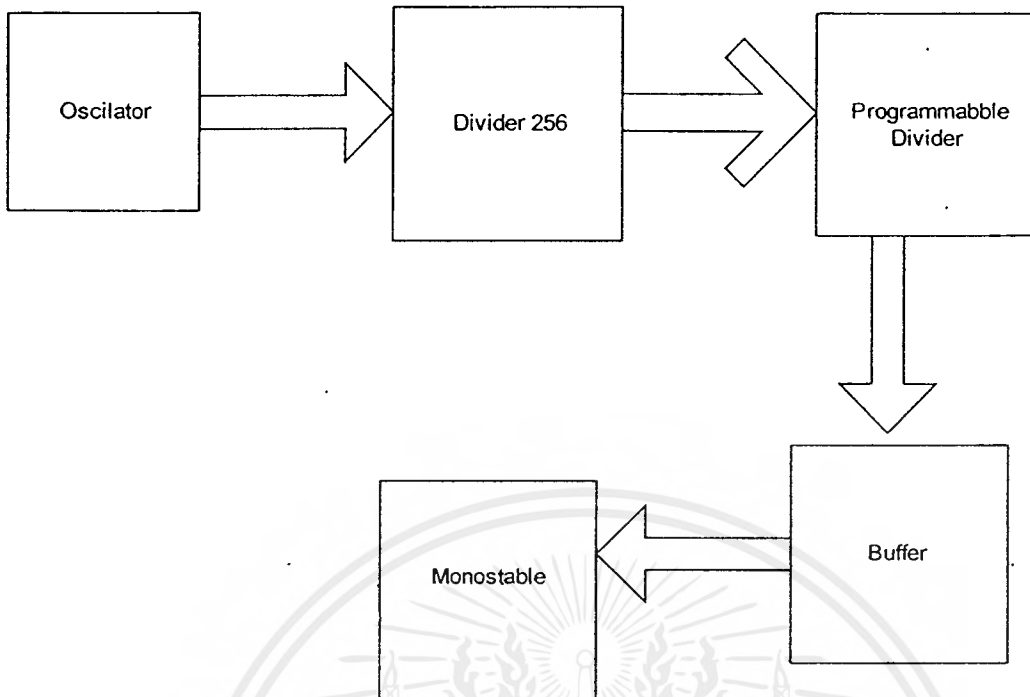
ในส่วนของการจัดการทางเวลาที่จะอธิบายในบทนี้ มีที่มาจากหลักการทำงานของอุปกรณ์คือ การรับการส่งจากตัวสมาชิกหรือตัวลูกมาตลอดเวลาของตัวหลัก หากรหัสที่ตั้งไว้ที่ตัวเข้ารหัสส่งมานั้นตรงกันกับที่ตัวถอดรหัสรับได้(จากการรับสัญญาณวิทยุที่ส่งมา)ก็จะแสดงว่า ตัวสมาชิคนั้น ๆ ไม่ได้หลุดจากกลุ่ม ในทางกลับกันหากตัวสมาชิกใดไม่สามารถส่งรหัสของตนมาได้ก็แสดงว่าตัวนั้นหลุดออกจากกลุ่ม

จะเห็นได้ว่า การส่งสัญญาณจากตัวสมาชิคนั้นจะส่งเข้ามาตลอดเวลา ซึ่งเวลาที่ใช้ในการส่งสัญญาณที่เข้ามาแต่ละตัวนั้น จะมีค่าประมาณเท่ากับ

$$\begin{aligned} \text{Time}(T) &= \text{จำนวนบล็อกของการเข้ารหัสทั้งหมดที่ใช้ในการส่ง 1} \\ &\quad \text{ตำแหน่ง} \times \text{คาบเวลาของออสซิลเลเตอร์ภายในที่ต่อ R,C ภายนอก} \\ &\quad (1/\text{ความถี่ที่สร้างขึ้น}) \\ &= 184 \times (1/(1.71\text{K})) \\ &= 0.107 \quad \text{วินาที} \end{aligned}$$

ซึ่งนับว่าเป็นเวลาที่น้อยมาก ๆ ในการใช้งานจริง เวลาเพียงแค่ 0.107 วินาที นั้น ผู้ใช้ไม่สามารถเดินทางไปไหนได้เลย นั่นก็จะต้องอยู่ในกลุ่มแน่นอน จึงเป็นการสิ้นเปลืองพลังงานในการที่จะต้องคอยมาตรวจเช็คทุก ๆ เวลาดังกล่าว ดังนั้นผู้จัดทำจึงได้จัดการเพิ่มเวลาที่จะใช้ในการตรวจเช็คแต่ละครั้งออกไป ซึ่งสามารถทำได้โดยการใช้วงจรหาร

บล็อคดีอะแกรมของการหารเพื่อให้ได้เวลาตามต้องการสามารถแสดงให้เห็นได้ดังนี้



รูปที่ 5.1 ภาพแสดงการจัดการทางเวลาโดยใช้วงจรหาร

จากภาพจะเห็นว่าเราสามารถที่จะกำหนดการตั้งเวลาที่ต้องการให้วนส่งได้ โดยการกำหนดการโปรแกรมการหารที่ตัวที่สามารถโปรแกรมได้

เราสามารถใช้การกำหนดดังกล่าวนี้เอง เป็นตัวกำหนดการสลับเวลาการส่งกันของสมาชิกแต่ละตัวที่จะส่งมาให้มาสเตอร์ ทำให้มาสเตอร์สามารถแยกแยะการส่งของสมาชิกแต่ละตัวได้ เพราะแต่ละตัวส่งไม่พร้อมกันนั่นเอง อย่างไรก็ตาม หากเกิดเหตุการณ์ที่สมาชิกส่งสัญญาณพร้อมกัน การรับสัญญาณที่มาสเตอร์ย่อมผิดพลาด

แต่เนื่องจากที่เวลาที่ใช้ในการกำหนดการส่งนี้ แต่ละตัวก็ไม่เท่ากัน ดังนั้นการส่งครั้งต่อไปเหตุที่จะเกิดการส่งชนกันดังกล่าวอีกย่อมไม่เกิดขึ้น อีกทั้งเวลาในการส่งก็น้อยเพียง 1-2 วินาที ผู้ใช้คงยังไม่ได้ไปออกจากกระยะได้ไกลเท่าใดนัก ก่อนการส่งครั้งใหม่นี้

ยกตัวอย่างเช่น ถ้าเรากำหนดให้ ตัวหารที่โปรแกรมได้ทำการ โปรแกรมหาร N เราจะได้ค่ารอบเวลาในการส่งแต่ละรอบเท่ากับ

$$T = N \times \text{คาบเวลาของออสซิลเลเตอร์ของตัวเข้ารหัส}$$

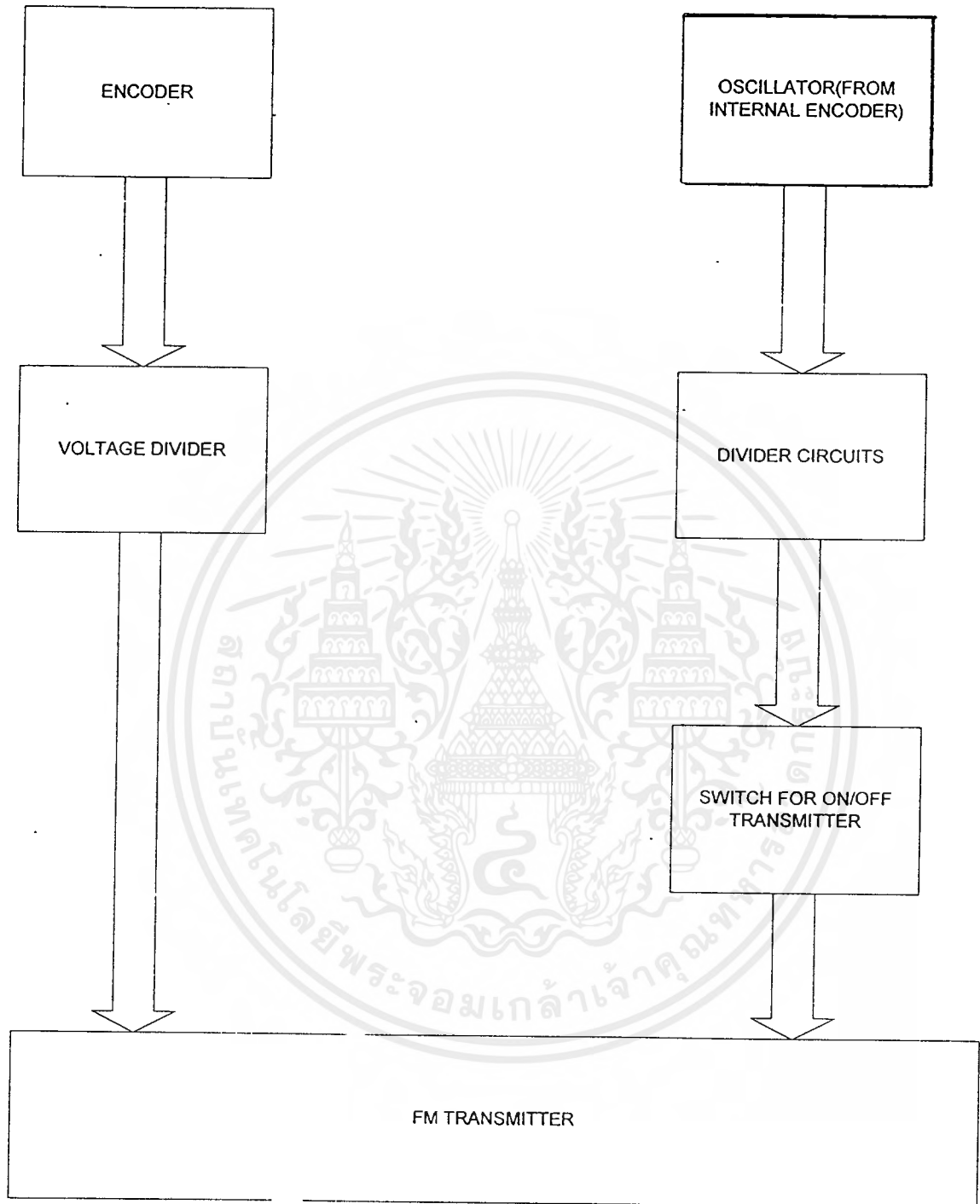
ยกตัวอย่างเช่น เรากำหนดให้โปรแกรมหาร 16 (อย่าลืมว่า กำหนดให้หารอย่างน้อยที่สุดคือ 256 โดยไอซี 4040)

$$\begin{aligned} T &= 16 \times 256 \times (1/(1.71K)) \\ &= 2.395 \text{ วินาที} \end{aligned}$$

แต่ถ้าเรากำหนดให้โปรแกรมหาร 12 (อย่าลืมว่า กำหนดให้หารอย่างน้อยที่สุดคือ 256 โดยไอซี 4040)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 12 $\times 256 \times (1/(1.71K))$
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

= 1.796 วินาที



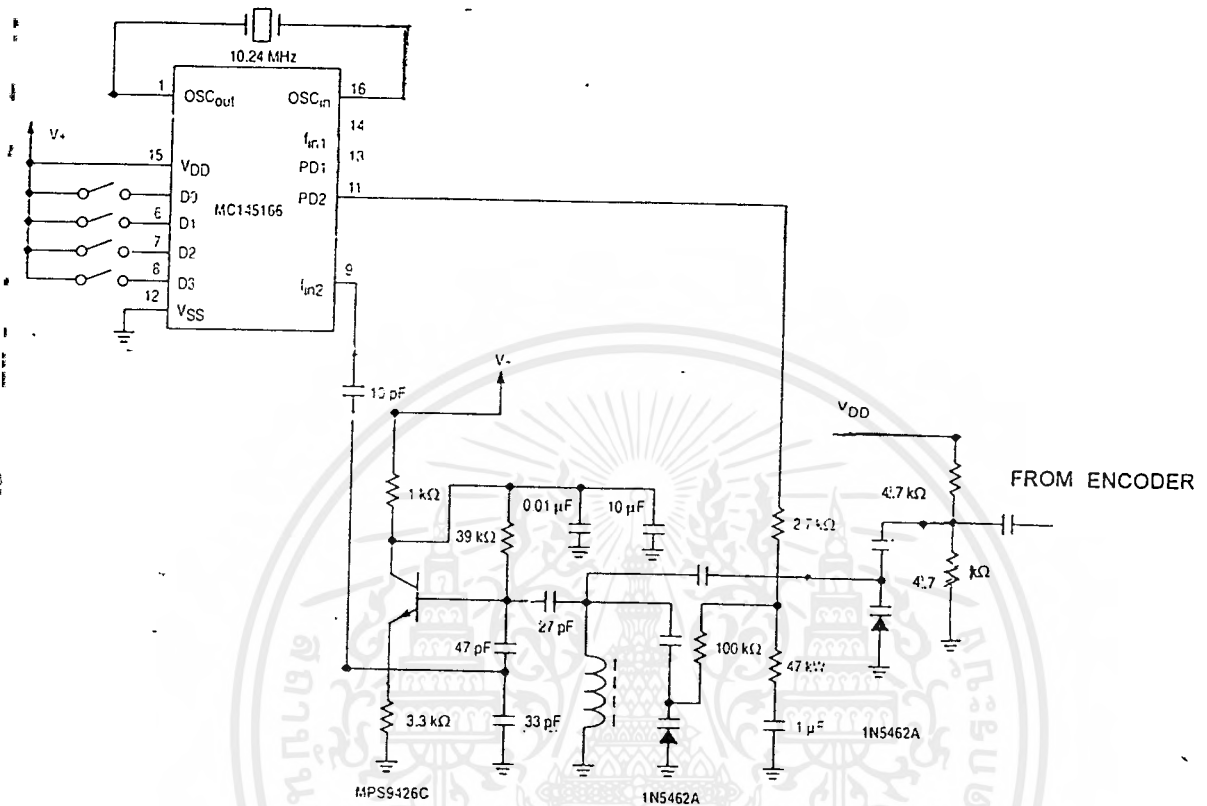
รูปที่ 5.2 บล็อกไดอะแกรมของตัวสมาชิก

จะเห็นได้ว่า เวลาที่ใช้ในการวนส่งแต่ละครั้งไม่เท่ากัน นั่นคือส่งไม่พร้อมกันดังที่กล่าวมาแล้วนั้น
 เอง นอกจากนี้ยังเป็นการประหยัดพลังงานที่ต้องสูญเสียไปในการใช้งานอีกด้วย เพราะไม่
 จำเป็นต้องเฝ้าที่ระยะเวลาน้อย ๆ เช่นนั้นดังที่กล่าวมาแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

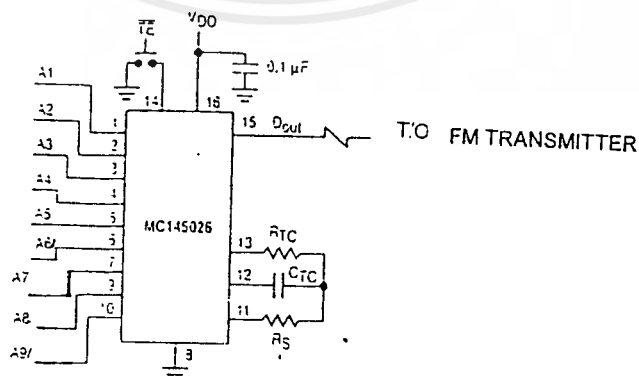
5.3 วงจรของตัวสมาชิค

- วงจรส่งสัญญาณวิทยุ



รูปที่ 5.3 วงจรตัวส่งสัญญาณวิทยุ

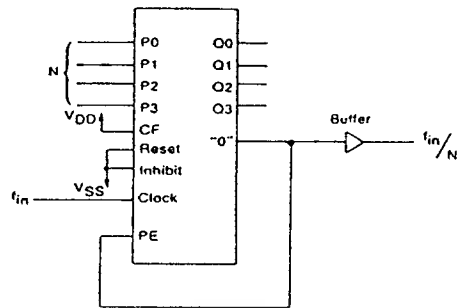
- วงจรเข้ารหัส



รูปที่ 5.4 วงจรส่วนเข้ารหัส

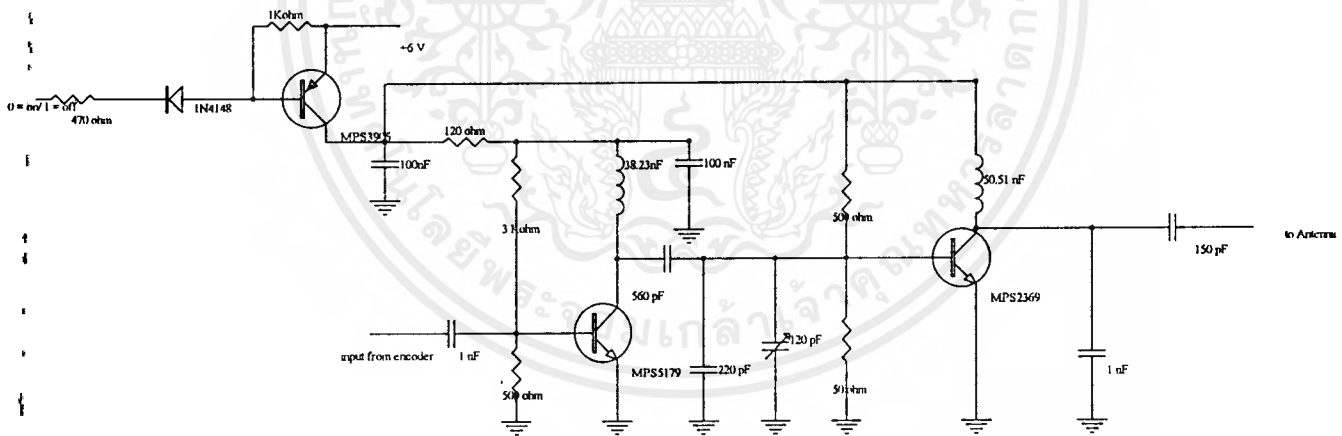
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจรหารและโมโนสเตเบิลแบบรีทริกเกเบิล



รูปที่ 5.5 วงจรหารแบบโปรแกรมได้

- วงจรขยายสัญญาณวิทยุและสวิตช์



รูปที่ 5.6 วงจรขยายวิทยุและสวิตช์

บทที่ 6

ผลการทดลอง

6.1 การทดลองเกี่ยวกับตัวรับสัญญาณวิทยุเอฟเอ็ม

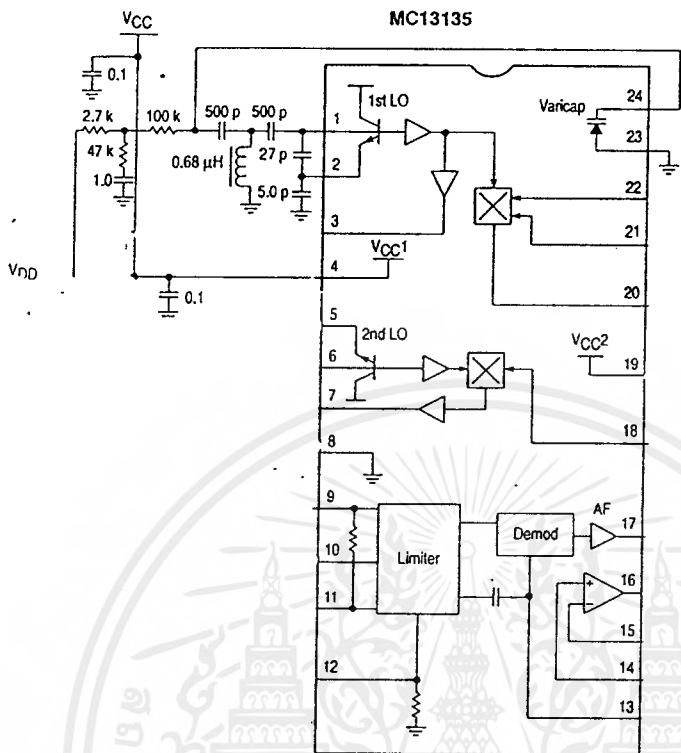
ในส่วนนี้จะแยกย่อยออกไปเป็น 3 การทดลองด้วยกัน

6.1.1 การทดลองในส่วนของวงจรสังเคราะห์ความถี่

การทดลองในส่วนนี้จะต่อวงจรตามรูปที่ 6.1 เพียงเท่านั้น เนื่องจากต้องการที่จะทำการทดลองว่าวงจรที่ผู้จัดทำต่อขึ้นโดยใช้ค่าตัวเหนี่ยวนำ (L) ที่ทำขึ้นเองนั้นค่าตัวเหนี่ยวนำนั้นได้ค่าตามในวงจรหรือไม่(เนื่องจากค่าตัวเหนี่ยวนำนี้มีค่าน้อยมาก การวัดหาค่าโดยตรงทำได้ยาก จึงต้องทำการคำนวณตามสมการคร่าว ๆ ก่อน ลองพันดู แล้วนำมาทดลอง) ในที่สุดก็ได้ค่าที่ทำให้ได้ความถี่ที่ต้องการคือ 37 – 39 เมกะเฮิร์ตซ์ จากนั้นนำค่าศักดาดีซีมาทดลองจ่ายค่าศักดาที่มีค่าต่าง ๆ กัน ดังนี้

ตารางที่ 6.1 คุณสมบัติของ VCO

ศักดาที่จ่ายให้	ค่าความถี่ที่วัดได้ที่ขา 3 (เมกะเฮิร์ตซ์)
1	37.50
2	38.75
3	39.00
4	39.35



รูปที่ 6.1 วงจรทดลองวงจรสังเคราะห์ความถี่

จะพบว่าที่ศักดาที่จ่ายให้มากขึ้น จะทำให้ค่าความถี่ที่ได้สูงขึ้นซึ่งเป็นคุณสมบัติของวงจรสังเคราะห์ความถี่แบบเฟสล็อกอยู่แล้ว เนื่องจากค่าศักดาที่เราจ่ายให้นี้แท้จริงมาจากวงจรเปรียบเทียบเฟส เมื่อผลต่างเฟสมากขึ้น ศักดานี้ก็จะมากขึ้น ผลต่างเฟสมากขึ้นก็เพราะความถี่ที่ต้องการให้ล็อกมีค่ามากนั่นเอง ดังนั้นเมื่อเราจ่ายศักดามากขึ้น ความถี่ที่ได้จึงมากขึ้นไปด้วย

6.2 วัดค่าแสดงความแรงของสัญญาณที่รับได้(ที่ขา RSSI)

ที่ขา RSSI-Received Signal Strength Indicator) เป็นขาที่แสดงถึงความแรงของสัญญาณที่รับได้ ในที่นี้จึงได้ทำการทดลองวัดที่การส่งที่สัญญาณระดับความแรงต่าง ๆ กัน ที่การต่อความต้านทาน(โหลด) ต่าง ๆ กัน ดังนี้

ตารางที่ 6.2 คักค่าที่ขา RSSI กับความแรงของสัญญาณที่รับได้

ความต้านทาน (โหลด) (โอห์ม)	การส่งที่ระดับความแรงต่าง ๆ (dbm)		
	แรงดันที่ขา RSSI (mVdc)		
	-60	-50	-40
300	237	238	237
500	240	240	241
800	431	434	434
1 K	434	434	434
1.5 K	434	611	650
3 K	433	612	804
5 K	434	619	816
10 K	435	618	817
50 K	435	618	817
100 K	435	618	819
200 K	433	619	817
250 K	433	616	815

จากตารางที่ได้จะเห็นว่าที่ความต้านทานมากกว่า 1 กิโลโอห์ม ที่สัญญาณที่รับมากขึ้นจากสัญญาณ RSSI จะมีค่ามากขึ้นจริง และจะอยู่แทบจะคงที่ไปตลอด ทั้งนี้เนื่องจากการที่เราใช้อุปกรณ์ภายในคือเป็นบัฟเฟอร์นั่นเอง ทำให้โหลดที่ขับได้มีมากขึ้น

6.3 ขนาดและความถี่ของสัญญาณออกโอทีได้

เนื่องจากความไวหรือเซนซิวิตี (Sensitivity) ซึ่งแสดงถึงระดับความสามารถที่เครื่องรับสามารถรับสัญญาณที่ทำการส่งมาได้ ที่ระดับสัญญาณอ่อนที่สุด ซึ่งที่ระดับสัญญาณที่ส่งมาต่ำ ๆ นี้ จะถูกรบกวนแทรกเข้ามาโดยสัญญาณรบกวนจากภายนอกได้ง่ายกว่าระดับสัญญาณที่ส่งมาแรง วงจรลิมิตเตอร์ภายในจะทำการลดนอยส์โดยการขลิบระดับสัญญาณที่สูงสุดและต่ำสุดทิ้ง ดังนั้น หากเราทำการทดลองวัดความสามารถของเครื่องรับที่สัญญาณที่ส่งมาระดับต่าง ๆ กัน เราก็จะสามารถวัดความไว และความสามารถในการขจัดสัญญาณรบกวนของเครื่องรับโดยลิมิตเตอร์ได้

ซึ่งแสดงค่าได้ตามตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.3 ขนาดของสัญญาณที่รับได้ที่ความถี่ต่าง ๆ

ความถี่สัญญาณที่ส่งไป และรับได้ โดยส่งอินพุตขนาด 1 Vpp	ขนาดสัญญาณที่ขา17 ของ MC13135 (Vpp)			
	ความแรงของสัญญาณที่ส่งไป (dbm)			
	-60	-50	-40	-30
300	0.9	1	0.9	0.85
600	0.8	0.8	0.8	0.8
900	0.75	0.8	0.8	0.8
1.2 K	0.75	0.8	0.8	0.8
1.5 K	0.7	0.75	0.75	0.75
1.8 K	0.7	0.7	0.7	0.7
2.1 K	0.65	0.7	0.7	0.7
2.4 K	0.65	0.68	0.68	0.68
2.7 K	0.6	0.6	0.6	0.6
3 K	0.58	0.58	0.58	0.58
4.5 K	0.48	0.48	0.48	0.48
6 K	0.43	0.43	0.43	0.43

***ค่าวงจรกรองความถี่ต่ำที่ใช้ที่ออกไดโอดเปลี่ยนไปเป็น $C = 20 \text{ nF}$ ทำให้คัตออฟเท่ากับ 8 กิโลเฮิร์ตซ์

จากค่าของตารางข้างต้นจะเห็นได้ว่าวงจรรับมีความไวที่พอใช้งานได้ เพราะสามารถรับสัญญาณเอาต์พุตได้แม้ว่าจะส่งมาเพียง -60 dbm ก็ตาม และที่ความถี่ที่ส่งมามีค่าสูงขึ้นขนาดของสัญญาณที่รับได้ก็จะลดลง(ที่การส่งที่ความแรงเท่ากัน) เนื่องจากวงจรกรองความถี่ต่ำเริ่มส่งผลทำให้สัญญาณที่ยอมให้ผ่านเริ่มถูกล้วนแล้วนั่นเอง

6.4 การทดลองส่วนของตัวส่งสัญญาณวิทยุเอฟเอ็ม

ในส่วนของตัวส่งสัญญาณวิทยุ นั้น การทำการทดลองเริ่มจากป้อนสัญญาณแคเรียร์เข้าไปก่อน จากนั้นค่อย ๆ ปรับที่ตัวเหนี่ยวนำให้สัญญาณที่ได้ส่งออกอากาศไป เข้ากับกับมิกเซอร์ตัวแรกของตัวรับพอดิ พบว่าสัญญาณจะปรากฏที่มิกเซอร์ตัวแรกเมื่อตัวส่งส่งออกไปที่ความถี่ 49.44 เมกะเฮิร์ตซ์ (วัดจากสเปกตรัมอนาไลเซอร์) เนื่องจากยังไม่ได้ใส่สัญญาณมอดูเลต ดังนั้นจึงยังไม่มีเอาต์พุตไดโอดในตอนนี้

จากนั้นจึงเริ่มป้อนสัญญาณเข้าไปที่ขนาด 2 โวลต์พีคทูพีค จากฟังก์ชันเจเนอเรเตอร์ ที่ความถี่ต่าง ๆ พบว่าสัญญาณออกมาได้ตามตารางที่ 2

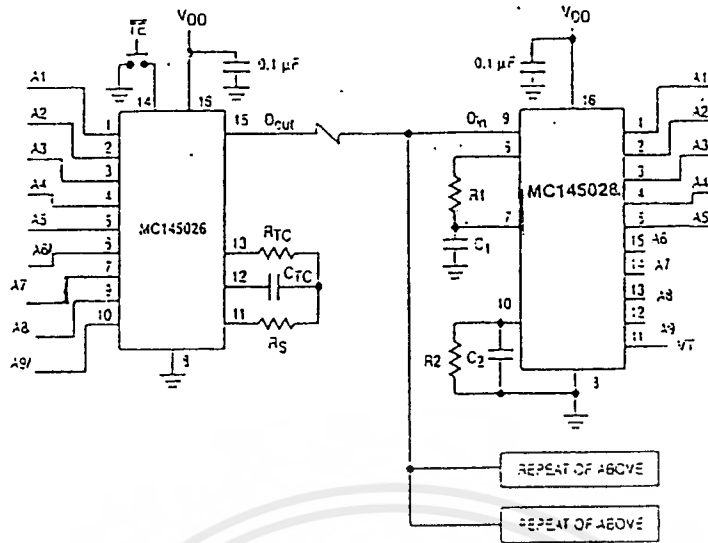
ตารางที่ 6.4 เอาต์พุตที่ได้จากสัญญาณที่ส่งโดยวงจรตัวส่ง

ความถี่ของสัญญาณที่ส่งมอดูเลต(เฮิรตซ์)	ขนาดของเอาต์พุตที่วัดได้(มิลิโวลต์พีคทูพีค)
500	210
800	210
1000	200
1200	200
1500	190
2000	180
2500	170
3000	160
3500	150

จะพบว่าเมื่อแอมป์เป็นไปตามตารางที่ 6.2 แต่ขนาดของสัญญาณจะเล็กกว่า เพราะตารางที่ 6.2 เป็นค่าที่วัดการรับสัญญาณที่รับได้จากเครื่องส่งสัญญาณ แต่ตารางที่ 6.4 เป็นการรับจากสัญญาณของวงจรตัวส่งที่สร้างขึ้นเอง ทั้งนี้ค่าดังกล่าวแสดงว่าเครื่องรับสัญญาณวิทยุมีการตอบสนองสัญญาณจากตัววงจรได้น้อยกว่าจากตัวเครื่องดังกล่าว อาจเป็นไปได้ที่ความถี่เบี่ยงเบนที่รับได้ต่างกันก็เป็นได้

6.5 การทดลองในส่วนของวงจรเข้ารหัสและถอดรหัส

เนื่องจากระบบทั้งหมดยังไม่ได้สร้างขึ้นมาจนครบถ้วน ทำให้ในขั้นตอนการทดลองนี้เราต้องทำกาต่อวงจรขึ้นมาใหม่ เพื่อตรวจเช็คความถูกต้องในการเข้ารหัสและถอดรหัสก่อนที่จะทำการนำไปใช้งานจริงต่อไป การทดลองจะต่อวงจรดังรูปที่ 6.2



รูปที่ 6.2 วงจรทดลองการทำงานของการทำงานการเข้ารหัสและถอดรหัส

จากวงจรดังกล่าวเมื่อเราทดลองส่วนเข้ารหัส โดยการกดสวิตช์ TE ลง แล้วนำโพรบไปวัดที่ D(out) ก็จะพบว่าการส่งข้อมูลออกมาเป็นช่องสี่เหลี่ยมแคบข้าง กว้างข้าง ส่งออกไปเรื่อย ๆ เมื่อกดสวิตช์อีกทีให้ Open ก็ไม่มีสัญญาณดังกล่าว แสดงว่าการส่งเกิดขึ้นแน่นอน

ต่อมาก็นำ D(out) ต่อตรงเข้า Din ของตัวถอดรหัส นำโพรบจับสายสัญญาณที่ VT จะพบพัลส์ 1 ลูกขึ้นมา ในขณะที่ยังมีการส่งอยู่ เมื่อเปิดสวิตช์ TE ก็ไม่พบพัลส์ VT อีกเลย และเมื่อเปลี่ยนแปลงตำแหน่ง A1 – A9 ให้ไม่ตรงกัน ก็ไม่พบเช่นกัน แสดงว่าพัลส์ VT ที่เกิดขึ้นนี้แสดงว่าการถอดรหัสเกิดขึ้นจริง

6.6 การทดลองวงจรหาความถี่

วงจรหาความถี่ตามที่ได้อ้างมาข้างต้นนั้น สามารถทำการทดลองได้โดยการป้อนสัญญาณจากฟังก์ชันเจเนอเรเตอร์ ที่ความถี่ที่ค่อนข้างสูง เนื่องจากต้องการสังเกตรูปสัญญาณเทียบกับที่อินพุตและเอาต์พุตที่ทำการหารออกมา ว่าทำการหารความถี่จริงหรือไม่ พบว่าค่าที่ได้ ออกมาดังตารางที่ 6.5

ตารางที่ 6.5 วงจรหาความถี่ (โปรแกรมให้หาร 1280)

ความถี่ที่ป้อนเป็นอินพุต(เฮิร์ตซ์)	ความถี่ที่ทำการหารออกมาได้(เฮิร์ตซ์)
300 K	225.67
400 K	306.66
500 K	384.87
600 K	460.12

6.7 การทดลองระบบทั้งหมด

ในการทดลองตอนท้ายสุดนี้ได้ทำการทดลองกับระบบทั้งหมด พบว่าสัญญาณที่ส่งโดยผ่านวงจรตัวส่งที่มอดูเลตกับสัญญาณที่เข้ารหัสออกมาขนาด 2 โวลต์พีคพีคนั้น สามารถที่จะรับได้โดยวงจรตัวรับแต่ขนาดที่ได้นั้นมีขนาดเพียง 120 มิลลิโวลต์พีคพีคเท่านั้น รูปสัญญาณที่ได้รับค่อนข้างใกล้เคียงกันกับสัญญาณที่เข้ารหัสมา

อย่างไรก็ดี สัญญาณที่มีขนาดเล็กดังกล่าวได้ถูกขยายโดยวงจรขยายที่ด้านเอาต์พุต สามารถขยายได้ถึง 4 โวลต์พีคพีค จากนั้นจึงค่อยนำไปให้วงจรถอดรหัส

สำหรับวงจรถอดรหัสนั้น พบว่าปรากฏค่าระดับสัญญาณ 5 โวลต์ที่ขา VT ออกมาเพียงบางครั้งเท่านั้น ๆ ทั้ง ๆ ที่กำหนดการเข้ารหัสและถอดรหัสตรงกัน อย่างไรก็ดี หากกำหนดการไม่ส่งสัญญาณออกมอดูเลตที่สร้างโดยตัวเข้ารหัสออกมานั้น สัญญาณที่รับจากตัวรับและเข้ามาที่อินพุตของตัวถอดรหัสก็จะไม่ปรากฏออกมาเช่นกัน แสดงว่าสัญญาณที่ได้เป็นสัญญาณของการเข้ารหัสจริง ๆ

เมื่อวัดสัญญาณเปรียบเทียบที่ขาที่ทำการเข้ารหัส(จากตัวสมาชิก) กับสัญญาณที่รับและขยายออกมาแล้วนั้น พบว่าไม่ทับกันหรือตรงกันเสียทีเดียว จะมีเฟสที่แตกต่างกัน และรูปกราฟก็ต่างออกไปด้วย

ทดลองแก้ไขโดยการกลับมาที่การเข้ารหัสและถอดรหัสอีกครั้ง พบว่าเป็นไปตามการทดลองครั้งแรก คือสามารถทำการถอดรหัสได้ ไฟท์แอลอีดีติด

เช่นเดิม เมื่อนำไปเข้าทำการรับส่งสัญญาณกันก็ไม่สามารถที่จะทำการถอดรหัสได้ ไฟท์แอลอีดีไม่ติด สัญญาณที่ทำการถอดรหัสกับสัญญาณที่มอดูเลตมาไม่ตรงกัน ถึงแม้ว่าจะคล้ายกันก็ตาม สรุปได้ว่าระบบไม่สามารถทำงานได้ เนื่องจากการถอดรหัสนั้นทำไม่ได้ตามที่ควรจะเป็น ถึงแม้ว่าจะทำการรับส่งกันได้ก็ตามที่

6.8 ข้อเสนอแนะเกี่ยวกับผลที่เกิดขึ้น

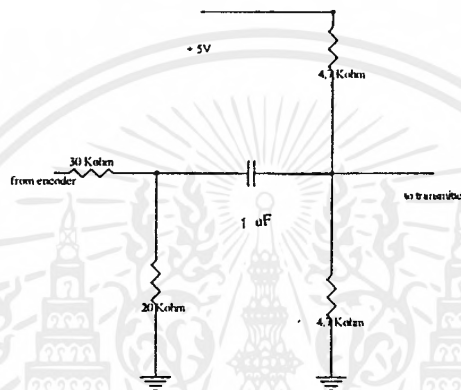
จากผลการทดลองดังที่กล่าวมาข้างต้น สันนิษฐานว่าสาเหตุที่ระบบไม่สามารถทำงานได้นั้น คาดว่าน่าจะเกิดจากสาเหตุดังนี้

6.8.1 วงจรมอดูเลเตอร์

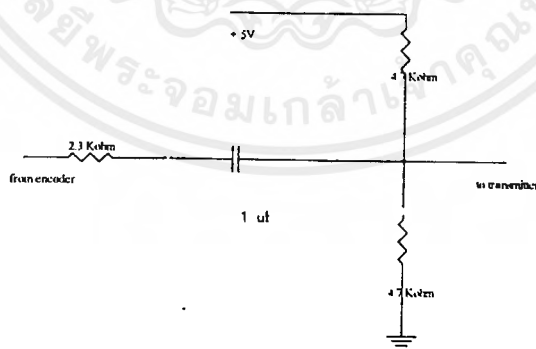
จากที่ระบบ กำหนดให้สมาชิกแต่ละตัว ทำการส่งสัญญาณที่เข้ารหัสแล้วจากวงจรเข้ารหัสออกไปให้ตัวหัวหน้าทำการรับสัญญาณเพื่อนำไปถอดรหัสต่อไป หากการมอดูเลตมีผลในการเปลี่ยนแปลงสัญญาณที่เข้ารหัสแล้ว ทำให้สัญญาณดังกล่าวเปลี่ยนแปลงไป การรับสัญญาณที่ตัวหัวหน้าย่อมได้รับสัญญาณที่ไม่ถูกต้อง ซึ่งส่งผลให้การถอดรหัสนั้นไม่สามารถตรวจพบรหัสที่เราทำการส่งออกไปได้อย่างถูกต้อง ผลที่ได้นั่นคือ การตรวจเช็คทุกครั้งจะพบแต่สัญญาณที่ไม่ใช่รหัสที่ถูกต้องเท่านั้น แน่แน่นอนว่าเอาต์พุตที่แอลอีดีย่อมไม่เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการทดสอบเพื่อพิสูจน์สาเหตุดังกล่าว พบว่าเมื่อทำการเปลี่ยนแปลงค่าความต้านทานของวงจรแบ่งแรงดันก่อนเข้าวงจรส่งสัญญาณวิทยุ จะเกิดผลกับการส่ง-รับวิทยุ เพราะว่าเมื่อพิจารณาที่วงจรส่งสัญญาณวิทยุที่มีอินพุตอิมพีแดนซ์ คือ $4.7K/4.7K = 2.35 K\Omega$ นั้น ค่าความต้านทานของวงจรแบ่งแรงดันดังกล่าวหากมีค่ามากเกินไป โอกาสที่จะเกิดการโหลดสัญญาณย่อมเกิดขึ้นได้ และการที่จะเกิดสัญญาณรบกวนขึ้นก็มีมากเช่นกัน ผู้จัดทำจึงทดลองเปลี่ยนเป็นการลดค่าลง จากค่า $20 K\Omega$ ที่อนุกรมกับ $30 K\Omega$ ดังรูปที่ 6.3 เป็น $2.3 K\Omega$ ต่ออนุกรมกับวงจรส่ง (เนื่องจากการให้แมทซ์) ดังรูปที่ 6.4



รูปที่ 6.3 วงจรมอดคูเลเตอร์ที่ต่อในครั้งแรก



รูปที่ 6.4 วงจรมอดคูเลเตอร์ที่ต่อในครั้งที่สอง

สำหรับค่าในรูปที่ 6.3 นั้น สามารถทำให้เกิดการทำงานที่ถูกต้องได้ในบางครั้งเท่านั้น เนื่องจากเหตุผลที่จะคิด ๆ ดับ ๆ เป็นเวลาไม่แน่นอน ทั้ง ๆ ที่การส่งยังมีอยู่ตลอดเวลา เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้เมื่อทำการตั้งรหัสให้ไม่ตรงกัน โดยทางด้านสมาชิกทำการเข้ารหัสหนึ่ง ทางด้านหัวหน้าโปรแกรมให้ถอดรหัสอีกรหัสหนึ่ง ผลที่ได้ไม่ควรที่จะสามารถเกิดผลที่แอลอีดีเลย แต่กลับปรากฏว่าไฟที่แอลอีดีกลับติด ๆ ดับ ๆ แสดงว่ามีความผิดพลาดเกิดขึ้นแน่นอน

ค่าความต้านทานดังกล่าวหากเปลี่ยนแปลงเป็นดังรูปที่ 6.4 กลับปรากฏว่าไม่สามารถทำการส่งรับกันได้เลย เนื่องจากไฟที่แอลอีดีนั้น ไม่ติดเลย แสดงว่าค่าดังกล่าวไม่เหมาะสมกับวงจร

ค่าความต้านทานดังกล่าวหากเปลี่ยนแปลงให้มีค่ามากขึ้น โอกาสที่จะเกิดการไหลของสัญญาณย่อมเกิดขึ้นได้ และการที่จะเกิดสัญญาณรบกวนขึ้นก็มีมากเช่นกัน ผู้จัดทำจึงทดลองเปลี่ยนเป็นการลดค่าลงเป็น $1\text{ K}\Omega$ ไฟที่แอลอีดีนั้น ไม่ติดเลย แสดงว่าค่าดังกล่าวไม่เหมาะสมกับวงจรอีกเช่นกัน พาย์ที่สุดจึงต้องหันไปเปลี่ยนเป็นค่าเดิมในรูปที่ 6.3 ดังนั้นคาดว่าหากการเมทซ์ที่จุดนี้สามารถทำได้อย่างเหมาะสมจริง ๆ การที่ระบบจะสามารถทำงานได้ตามต้องการอาจจะเกิดขึ้นได้เช่นกัน

6.8.2 ค่าความถี่ที่ผ่านมิกเซอร์เปลี่ยนแปลงไป

เมื่อพิจารณารูปสัญญาณของการเข้ารหัส จะพบว่าเป็นพัลส์ที่มีคิวตี้ไซเคิล(Duty cycle) เปลี่ยนแปลงไป เมื่อเทียบกับสัญญาณจากฟังก์ชันเจนเนอเรเตอร์ที่มีคิวตี้ไซเคิล 50 % ความแตกต่างนี้ทำให้ความถี่ที่เกิดขึ้นแตกต่างออกไป สัญญาณที่เกิดขึ้นเมื่อนำไปเข้าวงจรตัวรับวิทยุ โอกาสที่จะผ่านฟิลเตอร์ 455 กิโลเฮิร์ตซ์ ย่อมน้อยลง เพราะฟิลเตอร์ดังกล่าวจะมีช่วงการรับสัญญาณผ่านฟิลเตอร์เพียง +5 หรือ -5 กิโลเฮิร์ตซ์เท่านั้น นั่นคือจะรับสัญญาณช่วง 450-460 กิโลเฮิร์ตซ์เท่านั้น การที่มีช่วงความถี่แตกต่างไป ทำให้เมื่อผ่านมิกเซอร์ตัวที่สองแล้ว ค่าที่ได้หลุดออกไปจากช่วงดังกล่าว การรับสัญญาณจึงไม่สามารถรับสัญญาณที่เข้ารหัสมาได้อย่างถูกต้อง

การแก้ไขคาดว่าต้องทำการเปลี่ยนแปลงออสซิลเลเตอร์ 10.24 เมกะเฮิร์ตซ์ที่ตัวรับวิทยุ ให้เปลี่ยนแปลงช่วงความถี่ออกไป เพื่อให้เมื่อทำการผสมสัญญาณกันแล้ว เอาต์พุตที่ได้จะจะสามารถผ่านฟิลเตอร์ 455 กิโลเฮิร์ตซ์ออกมาได้ ซึ่งสามารถทำได้โดยการเปลี่ยนค่าความจุที่ขา 5 ของไอซีตัวรับวิทยุ MC13135 ที่ตัวหัวหน้าให้เหมาะสม

นอกจากนี้ ยังอาจเป็นที่ค่า 455 กิโลเฮิร์ตซ์ที่สร้างโดยควอดคอยล์ไปเข้าควอดราเจอร์คิเทกเตอร์ ของไอซีตัวรับสัญญาณให้ค่าไม่เหมาะสมกับสัญญาณที่ผ่านฟิลเตอร์ออกมาได้ ทำให้การดีมอดคูเลชั่นออกมาไม่ได้ก็ได้ ซึ่งต้องทดสอบโดยวัดค่าออกมาพิจารณาเปรียบเทียบกับที่ผ่านส่วนของมิกเซอร์ออกมาว่าแตกต่างกันเช่นไร แล้วค่อยมาแก้ไขอีกครั้งหนึ่ง



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Advance Information
Dual PLLs for 46/49 MHz
Cordless Telephones
CMOS

These devices are dual phase-locked loop (PLL) frequency synthesizers intended for use primarily in 46/49 MHz cordless phones with up to 10 channels. These parts contain two mask-programmable counter ROMs for receive and transmit loops with two independent phase detect circuits. A common reference oscillator and reference divider are shared by the receive and transmit circuits. Frequency selection is accomplished via a 4-bit parallel input for the MC145166. The MC145167 utilizes a serial interface.

Other features include a lock detect circuit for the transmit loop, illegal code default, and a 5 kHz tone output.

- Synthesizes Up to Ten Channel Pairs
- Maximum Operating Frequency: 60 MHz @ $V_{in} = 200\text{ mV p-p}$
- Operating Temperature Range: -40 to $+75^{\circ}\text{C}$
- Operating Voltage Range: 2.5 to 5.5 V
- On-Chip Oscillator Circuit Supports External Crystal
- Lock Detect Signal
- Operating Power Consumption: 3.0 mA @ 3.0 V
- Standby Mode for Power Savings: 1.5 mA @ 3.0 V

MC145166
MC145167



P SUFFIX
PLASTIC DIP
CASE 648



DW SUFFIX
SOG PACKAGE
CASE 751G

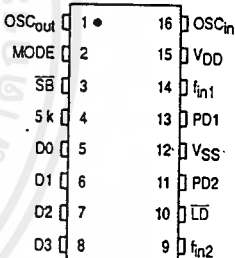
ORDERING INFORMATION

MC145166P Plastic DIP
MC145166DW SOG Package

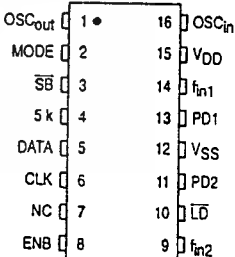
MC145167P Plastic DIP
MC145167DW SOG Package

PIN ASSIGNMENTS

MC145166P
MC145166DW



MC145167P
MC145167DW



NC = NO CONNECTION

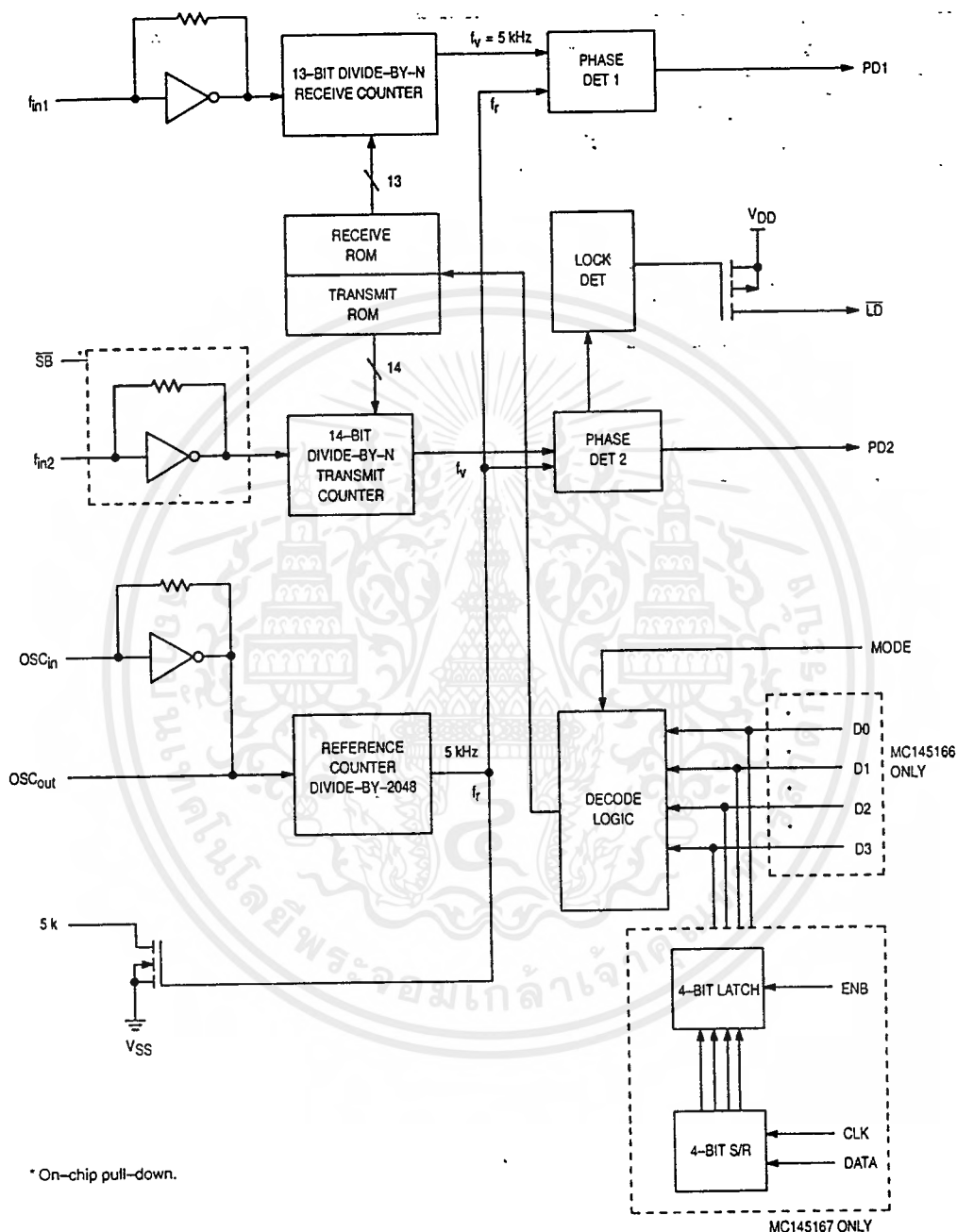
This document contains information on a new product. Specifications and information herein are subject to change without notice.

REV 1
8/95
Replaces MC145160/D

MC145166•MC145167
2-712

MOTOROLA

BLOCK DIAGRAM



MOTOROLA

MC145166•MC145167
2-713

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Rating	Value	Unit
V_{DD}	DC Supply Voltage	- 0.5 to + 6.0	V
V_{in}	Input Voltage, All Inputs	- 0.5 to $V_{DD} + 0.5$	V
I_{in}, I_{out}	DC Current Drain Per Pin	10	mA
I_{DD}, I_{SS}	DC Current Drain V_{DD} or V_{SS} Pins	30	mA
T_{stg}	Storage Temperature Range	- 65 to + 150	°C

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS} , $T_A = 25^\circ\text{C}$)

Symbol	Characteristic	V_{DD}	Guaranteed Limit		Unit
			Min	Max	
V_{DD}	Power Supply Voltage Range	—	2.5	5.5	V
V_{OL}	Output Voltage ($I_{out} = 0$)	0 Level 5.5	— —	0.05 0.05	V
V_{OH}	($V_{in} = V_{DD}$ or 0)	1 Level 5.5	2.45 5.45	— —	
V_{IL}	Input Voltage ($V_{out} = 0.5 \text{ V or } V_{DD} - 0.5 \text{ V}$)	0 Level 5.5	— —	0.75 1.65	V
V_{IH}		1 Level 5.5	1.75 3.85	— —	
I_{OH}	Output Current ($V_{out} = 2.2 \text{ V}$) ($V_{out} = 5.0 \text{ V}$)	Source 5.5	- 0.18 - 0.55	— —	mA
I_{OL}		Sink 5.5	0.18 0.55	— —	
I_{IL}	Input Current ($V_{in} = 0$)	OSC _{in} , f_{in1} , f_{in2} 5.5	— —	- 30 - 66	μA
		DATA, $\overline{SB}$, Mode 5.5	— —	- 0.05 - 0.11	
I_{IH}	($V_{in} = V_{DD} - 0.5$)	OSC _{in} , f_{in1} , f_{in2} 5.5	— —	30 66	μA
		DATA, $\overline{SB}$, Mode 5.5	— —	50 121	
C_{in}	Input Capacitance	—	—	14.0	pF
C_{out}	Output Capacitance	—	—	8.0	pF
I_{DD}	Standby Current, $\overline{SB} = V_{SS}$ or Open	2.5 5.5	— —	1.4 3.6	mA
I_{dd}	Operating Current (200 mV p-p Input at f_{in1} and f_{in2} , $\overline{SB} = V_{DD}$)	2.5 5.5	— —	2.8 6.2	mA
I_{OZ}	Three-State Leakage Current ($V_{out} = 0$ or 5.5 V)	5.5	—	± 1.0	μA

SWITCHING CHARACTERISTICS (T_A = 25°C, C_L = 50 pF)

Symbol	Characteristic	Figure No.	V _{DD}	Guaranteed Limit		Unit
				Min	Max	
t _{TLH}	Output Rise Time	1, 5	3.0 5.0	— —	200 100	ps
t _{THL}	Output Fall Time	1, 5	3.0 5.0	— —	200 100	ns
t _{r, f}	Input Rise and Fall Time, OSC _{in}	2	3.0 5.0	— —	5.0 4.0	μs
f _{max}	Input Frequency Input = Sine Wave 200 mV p-p OSC _{in} f _{in1} f _{in2}		3.0 – 5.0 3.0 – 5.0 3.0 – 5.0	— — —	12 60 60	MHz
t _{su}	Setup Time (MC145167) DATA to CLK	3	3.0 5.0	100 50	— —	ns
	ENB to CLK		3.0 5.0	200 100	— —	
t _h	Hold Time (MC145167), CLK to DATA	3	3.0 5.0	80 40	— —	ns
t _{rec}	Recovery Time (MC145167), ENB to CLK	3	3.0 5.0	80 40	— —	ns
t _w	Input Pulse Width (MC145167), CLK and ENB	4	3.0 5.0	80 60	— —	ns

SWITCHING WAVEFORMS

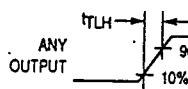


Figure 1.

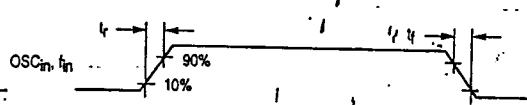


Figure 2.

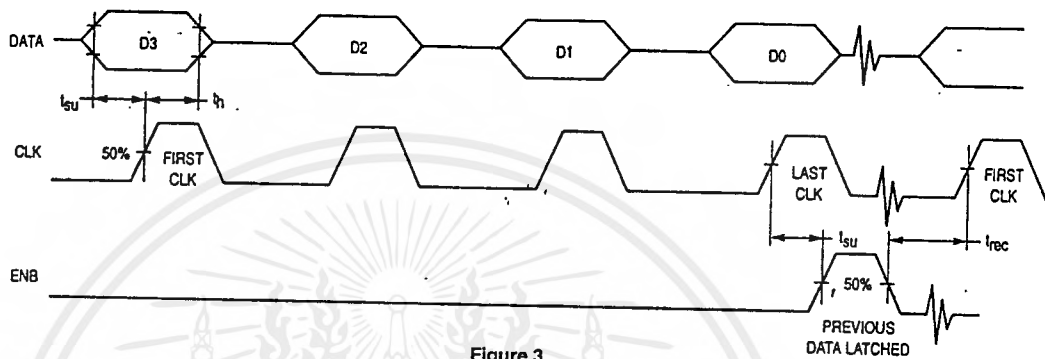


Figure 3.

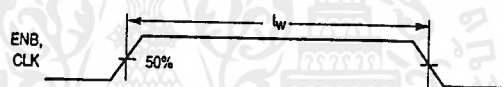


Figure 4.

PIN DESCRIPTIONS

INPUT PINS

OSC_{in}/OSC_{out}

Reference Oscillator Input/Output (Pins 1,16)

These pins form a reference oscillator when connected to an external parallel-resonant crystal. For a 46/49 MHz cordless phone application, a 10.24 MHz crystal is needed. OSC_{in} may also serve as input for an externally generated reference signal. This signal is typically ac coupled to OSC_{in}, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required for OSC_{out}.

MODE

Mode Select (Pin 2)

Mode is for determining whether the part is to be used in the base or handset of a cordless phone. Internally, this pin is used in the decoding logic for selecting the ROM address. When high, the device is set in the base mode, and when low, it is set in the handset mode. This input has an internal pull-down device.

SB

Standby Input (Pin 3)

The standby pin is used to save power when not transmitting. When high, both the transmit and receive loops are in operation. When low, the transmit loop is disabled, thereby reducing power consumption. This input has an internal pull-down device.

D0 – D3

Data Inputs (MC145166 — Pins 5 – 8)

These inputs provide the BCD code for selecting the one of ten channels to be locked in both the transmit and receive loop. When address data other than 1 – 10 are input, the decoding logic defaults to channel 10. The frequency assignments with reference to Mode and D0 – D3 are shown in Table 1. These inputs have internal pull-down devices.

f_{in1}, f_{in2}

Frequency Inputs (Pins 14, 9)

f_{in1} and f_{in2} are inputs to the divide-by-N receive and transmit counters, respectively. These signals are typically derived from the loop VCO and are ac coupled. For larger amplitude signals (standard CMOS logic levels), dc coupling may be used. The minimum input level is 200 mV p-p.

CLK, DATA

Clock, Data (MC145167 — Pins 5, 6)

These pins provide the BCD input by using serial channel programming instead of parallel. Logical high represents a 1. Each low-to-high transition of the clock shifts one bit of data into the on-chip shift register.

ENB

Enable (MC145167 — Pin 8)

The enable pin controls the data transfer from the shift register to the 4-bit latch. A positive pulse latches the data.

OUTPUT PINS

5 k

5 kHz Tone Signals (Pin 4)

The 5 kHz tone signals are N-channel, open-drain outputs derived from the reference oscillator.

LD

Lock Detect Signal (Pin 10)

The lock detect signal is associated with the transmit loop. The lock output goes high to indicate an out-of-lock condition. This is a P-channel open-drain output.

PD1, PD2

Phase Detector Outputs (Pins 13, 11)

These are three-state outputs of the transmit and receive phase detectors for use as loop error signals. Phase detector gain is $V_{DD}/4 \pi$ volts per radian.

Frequency $f_V > f_r$ or f_V leading: Output = Negative pulses

Frequency $f_V < f_r$ or f_V lagging: Output = Positive pulses

Frequency $f_V = f_r$ and phase coincidence: Output = High-impedance state

POWER SUPPLY

VSS

Negative Power Supply (Pin 12)

This pin is the negative supply potential and is usually ground.

VDD

Positive Power Supply (Pin 15)

This pin is the positive supply potential and may range from +2.5 to +5.5 V with respect to VSS.

Table 1. MC145166/67 Divide Ratios and VCO Frequencies

Channels					Handset (Mode = 0)				Base (Mode = 1)			
					Transmit		Receive		Transmit		Receive	
D3	D2	D1	D0	CH#	f _{in2} (MHz)	÷ N	f _{in1} (MHz)	÷ N	f _{in2} (MHz)	÷ N	f _{in1} (MHz)	÷ N
0	0	0	1	1	49.670	9934	35.915	7183	46.610	9322	38.975	7795
0	0	1	0	2	49.845	9969	35.935	7187	46.630	9326	39.150	7830
0	0	1	1	3	49.860	9972	35.975	7195	46.670	9334	39.165	7833
0	1	0	0	4	49.770	9954	36.015	7203	46.710	9342	39.075	7815
0	1	0	1	5	49.875	9975	36.035	7207	46.730	9346	39.180	7836
0	1	1	0	6	49.830	9966	36.075	7215	46.770	9354	39.135	7827
0	1	1	1	7	49.890	9978	36.135	7227	46.830	9366	39.195	7839
1	0	0	0	8	49.930	9986	36.175	7235	46.870	9374	39.235	7847
1	0	0	1	9	49.990	9998	36.235	7247	46.930	9386	39.295	7859
1	0	1	0	10	49.970	9994	36.275	7255	46.970	9394	39.275	7855

NOTES:

1. Other input combinations will be defaulted to channel 10.
2. 0 = logic low, 1 = logic high.

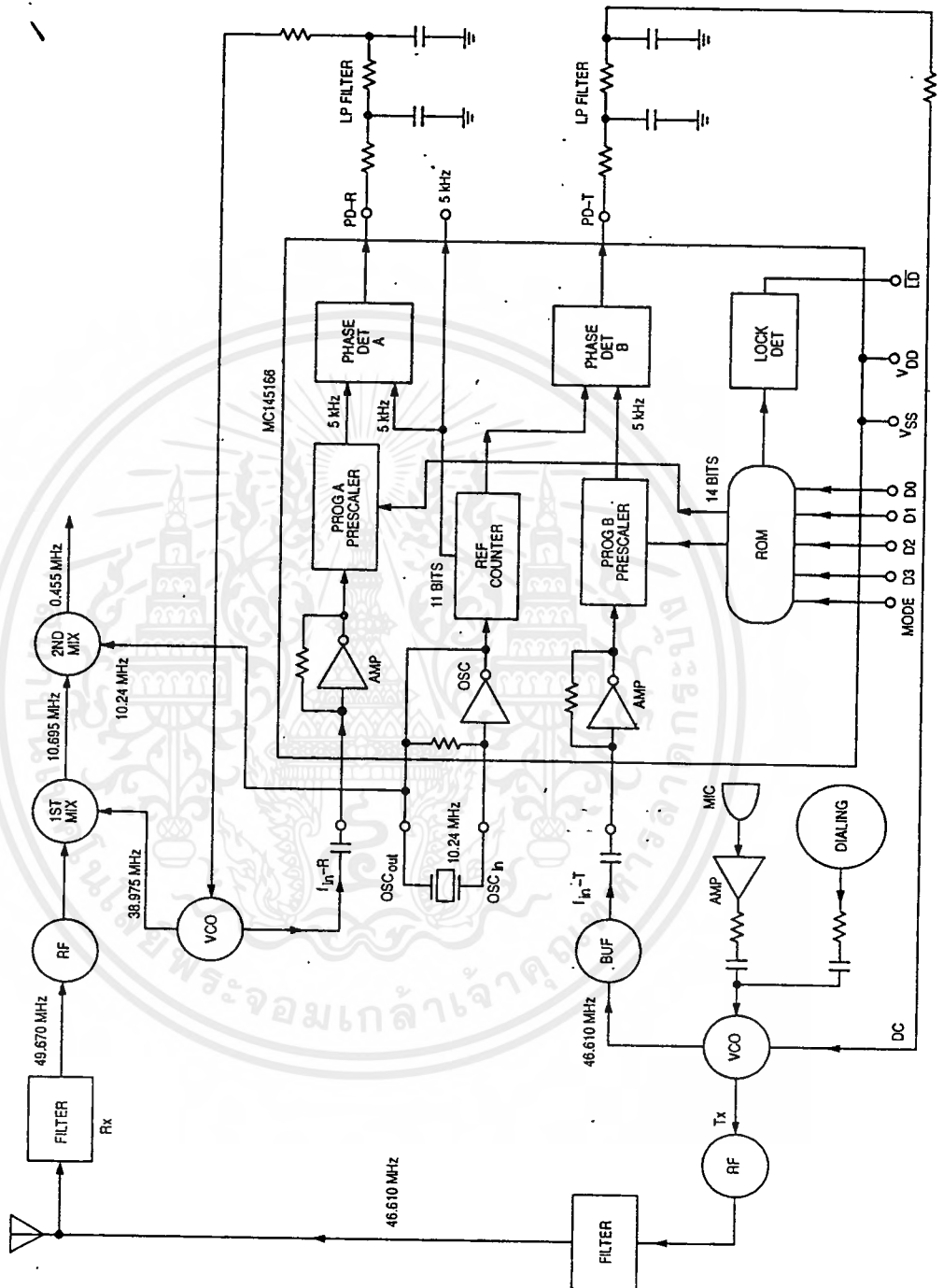


Figure 6. DPLL Application in 46/49 MHz Cordless Phone

MAXIMUM RATINGS

Rating	Pin	Symbol	Value	Unit
Power Supply Voltage	4, 19	V _{CC} (max)	6.5	Vdc
RF Input Voltage	22	RFin	1.0	Vrms
Junction Temperature	-	T _J	+150	°C
Storage Temperature Range	-	T _{stg}	- 65 to +150	°C

RECOMMENDED OPERATING CONDITIONS

Rating	Pin	Symbol	Value	Unit
Power Supply Voltage	4, 19	V _{CC}	2.0 to 6.0	Vdc
Maximum 1st IF	-	f _{IF1}	21	MHz
Maximum 2nd IF	-	f _{IF2}	3.0	MHz
Ambient Temperature Range	-	T _A	- 40 to + 85	°C

ELECTRICAL CHARACTERISTICS (T_A = 25°C, V_{CC} = 4.0 Vdc, f₀ = 49.7 MHz, f_{MOD} = 1.0 kHz, Deviation = ±3.0 kHz, f_{1st LO} = 39 MHz, f_{2nd LO} = 10.245 MHz, IF1 = 10.7 MHz, IF2 = 455 kHz, unless otherwise noted. All measurements performed in the test circuit of Figure 1.)

Characteristic	Condition	Symbol	Min	Typ	Max	Unit
Total Drain Current	No Input Signal	I _{CC}	-	4.0	6.0	mAdc
Sensitivity (Input for 12 dB SINAD)	Matched Input	V _{SIN}	-	1.0	-	μVrms
Recovered Audio MC13135 MC13136	V _{RF} = 1.0 mV	A _{FO}	170 215	220 265	300 365	mVrms
Limiter Output Level (Pin 14, MC13136)		V _{LIM}	-	130	-	mVrms
1st Mixer Conversion Gain	V _{RF} = -40 dBm	MX _{gain1}	-	12	-	dB
2nd Mixer Conversion Gain	V _{RF} = -40 dBm	MX _{gain2}	-	13	-	dB
First LO Buffered Output	-	V _{LO}	-	100	-	mVrms
Total Harmonic Distortion	V _{RF} = -30 dBm	THD	-	1.2	3.0	%
Demodulator Bandwidth	-	BW	-	50	-	kHz
RSSI Dynamic Range	-	RSSI	-	70	-	dB
First Mixer 3rd Order Intercept (Input)	Matched Unmatched	TOI _{Mix1}	- -	-17 -11	-	dBm
Second Mixer 3rd Order Intercept (RF Input)	Matched Input	TOI _{Mix2}	-	-27	-	dBm
First LO Buffer Output Resistance	-	R _{LO}	-	-	-	Ω
First Mixer Parallel Input Resistance	-	R	-	722	-	Ω
First Mixer Parallel Input Capacitance	-	C	-	3.3	-	pF
First Mixer Output Impedance	-	Z _O	-	330	-	Ω
Second Mixer Input Impedance	-	Z _I	-	40	-	kΩ
Second Mixer Output Impedance	-	Z _O	-	1.8	-	kΩ
Detector Output Impedance	-	Z _O	-	25	-	Ω

2

Since adding a matching circuit to the RF input increases the signal level to the mixer, the third order intercept (TOI) point is better with an unmatched input (50 Ω from Pin 21 to Pin 22). Typical values for both have been included in the Electrical Characterization Table. TOI measurements were taken at the pins with a high impedance probe/spectrum analyzer system. The first mixer input impedance was measured at the pin with a network analyzer.

[illegible]

MOTOROLA

Figure 2. Supply Current versus Supply Voltage

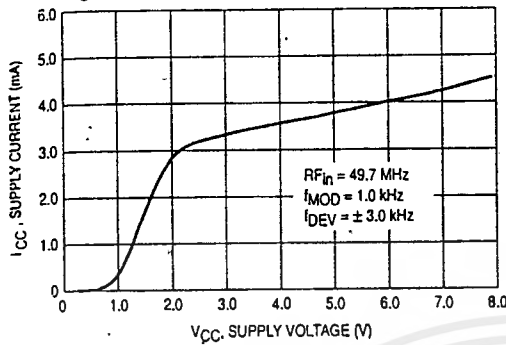


Figure 3. RSSI Output versus RF Input

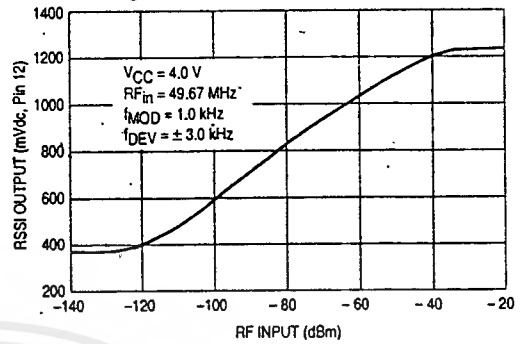


Figure 4. Varactor Capacitance, Resistance versus Bias Voltage

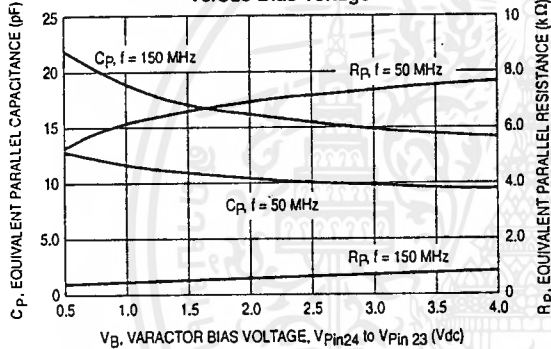


Figure 5. Oscillator Frequency versus Varactor Bias

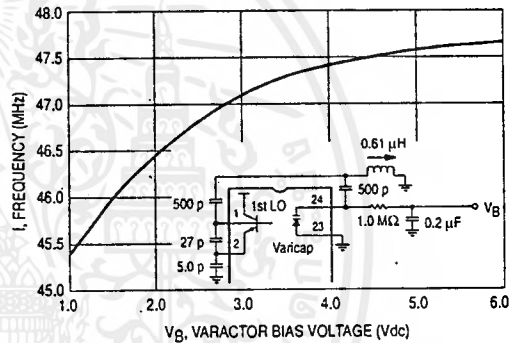


Figure 6. Signal Levels versus RF Input

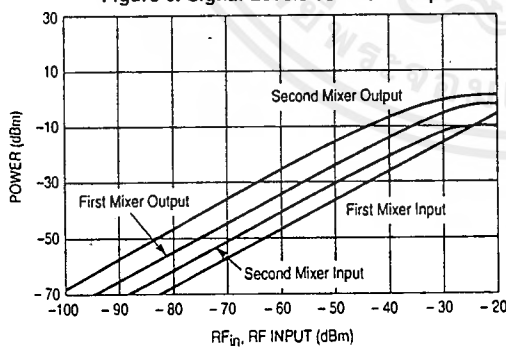


Figure 7. Signal + Noise, Noise, and AM Rejection versus Input Power

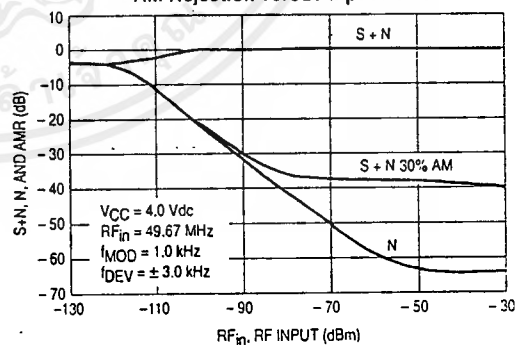


Figure 8. Op Amp Gain and Phase versus Frequency

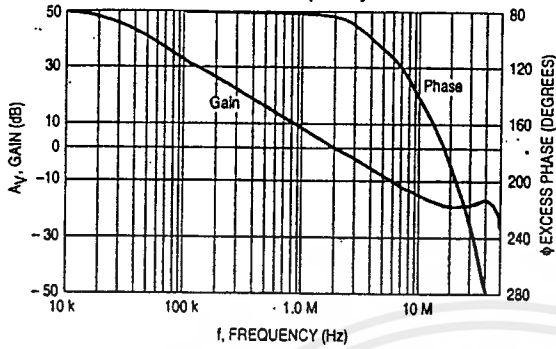


Figure 9. First Mixer Third Order Intermodulation (Unmatched Input)

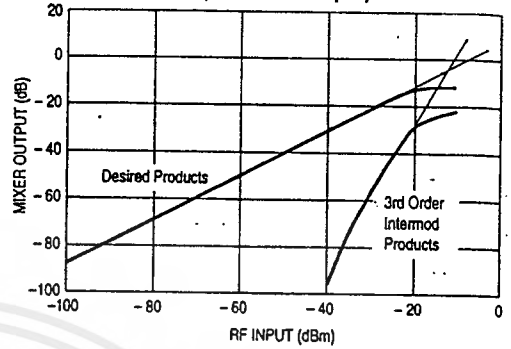


Figure 10. Recovered Audio versus Deviation for MC13135

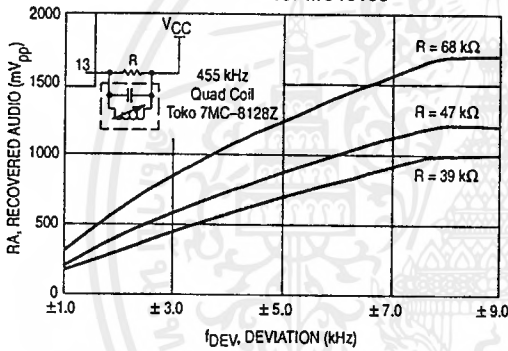


Figure 11. Distortion versus Deviation for MC13135

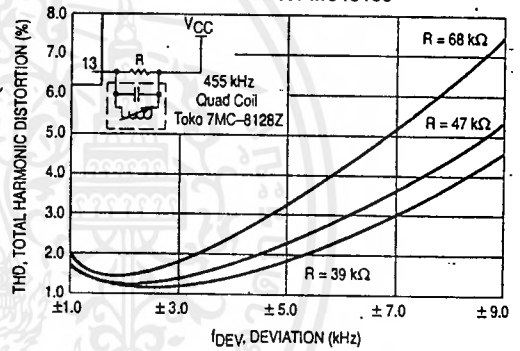


Figure 12. Recovered Audio versus Deviation for MC13136

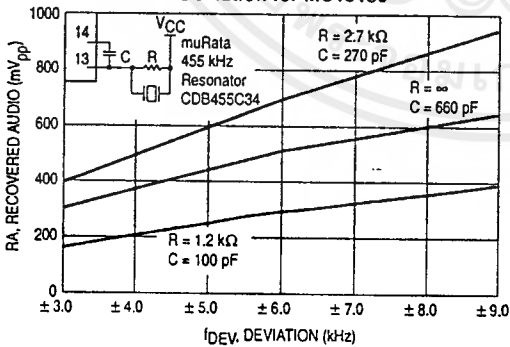
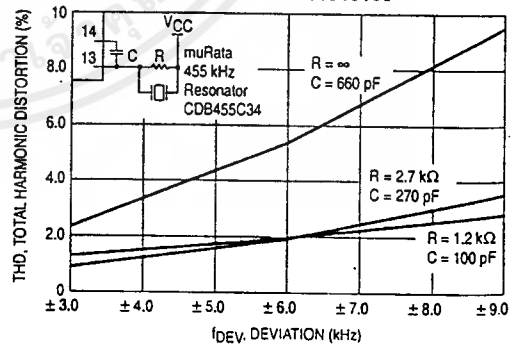


Figure 13. Distortion versus Deviation for MC13136



CIRCUIT DESCRIPTION

The MC13135/13136 are complete dual conversion receivers. They include two local oscillators, two mixers, a limiting IF amplifier and detector, and an op amp. Both provide a voltage buffered RSSI with 70 dB of usable range, isolated tuning diode and buffered LO output for PLL operation, and a separate VCC pin for the first mixer and LO. Improvements have been made in the temperature performance of both the recovered audio and the RSSI.

VCC

Two separate VCC lines enable the first LO and mixer to continue running while the rest of the circuit is powered down. They also isolate the RF from the rest of the internal circuit.

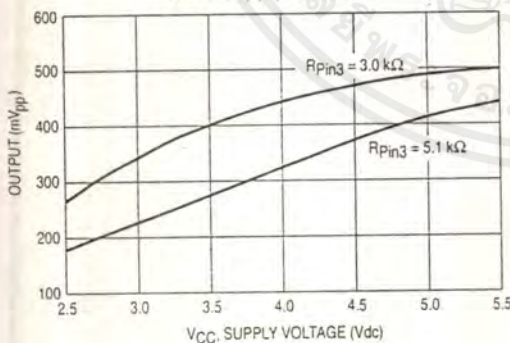
Local Oscillators

The local oscillators are grounded collector Colpitts, which can be easily crystal-controlled or VCO controlled with the on-board varactor and external PLL. The first LO transistor is internally biased, but the emitter is pinned-out and I_Q can be increased for high frequency or VCO operation. The collector is not pinned out, so for crystal operation, the LO is generally limited to 3rd overtone crystal frequencies; typically around 60 MHz. For higher frequency operation, the LO can be provided externally as shown in Figure 16.

Buffer

An amplifier on the 1st LO output converts the single-ended LO output to a differential signal to drive the mixer. Capacitive coupling between the LO and the amplifier minimizes the effects of the change in oscillator current on the mixer. Buffered LO output is pinned-out at Pin 3 for use with a PLL, with a typical output voltage of 320 mV_{pp} at VCC = 4.0 V and with a 5.1 k resistor from Pin 3 to ground. As seen in Figure 14, the buffered LO output varies with the supply voltage and a smaller external resistor may be needed for low voltage operation. The LO buffer operates up to 60 MHz, typically. Above 60 MHz, the output at Pin 3 rolls off at approximately 6.0 dB per octave. Since most PLLs require about 200 mV_{pp} drive, an external amplifier may be required.

Figure 14. Buffered LO Output Voltage versus Supply Voltage



Mixers

The first and second mixer are of similar design. Both are double balanced to suppress the LO and input frequencies to give only the sum and difference frequencies out. This configuration typically provides 40 to 60 dB of LO suppression. New design techniques provide improved mixer linearity and third order intercept without increased noise. The gain on the output of the 1st mixer starts to roll off at about 20 MHz, so this receiver could be used with a 21 MHz first IF. It is designed for use with a ceramic filter, with an output impedance of 330 Ω. A series resistor can be used to raise the impedance for use with a crystal filter, which typically has an input impedance of 4.0 kΩ. The second mixer input impedance is approximately 4.0 kΩ; it requires an external 360 Ω parallel resistor for use with a standard ceramic filter.

Limiting IF Amplifier and Detector

The limiter has approximately 110 dB of gain, which starts rolling off at 2.0 MHz. Although not designed for wideband operation, the bandwidth of the audio frequency amplifier has been widened to 50 kHz, which gives less phase shift and enables the receiver to run at higher data rates. However, care should be taken not to exceed the bandwidth allowed by local regulations.

The MC13135 is designed for use with an LC quadrature detector, and does not have sufficient drive to be used with a ceramic discriminator. The MC13136 was designed to use a ceramic discriminator, but can also be run with an LC quad coil, as mentioned in the Test Circuit Information section. The data shown in Figures 12 and 13 was taken using a muRata CDB455C34 ceramic discriminator which has been specially matched to the MC13136. Both the choice of discriminators and the external matching circuit will affect the distortion and recovered audio.

RSSI/Op Amp

The Received Signal Strength Indicator (RSSI) on the MC13135/13136 has about 70 dB of range. The resistor needed to translate the RSSI current to a voltage output has been included on the internal circuit, which gives it a tighter tolerance. A temperature compensated reference current also improves the RSSI accuracy over temperature. On the MC13136, the op amp on board is connected to the output to provide a voltage buffered RSSI. On the MC13135, the op amp is not connected internally and can be used for the RSSI or as a data slicer (see Figure 17c).

Figure 17a. Single Channel Narrowband FM Receiver at 49.7 MHz

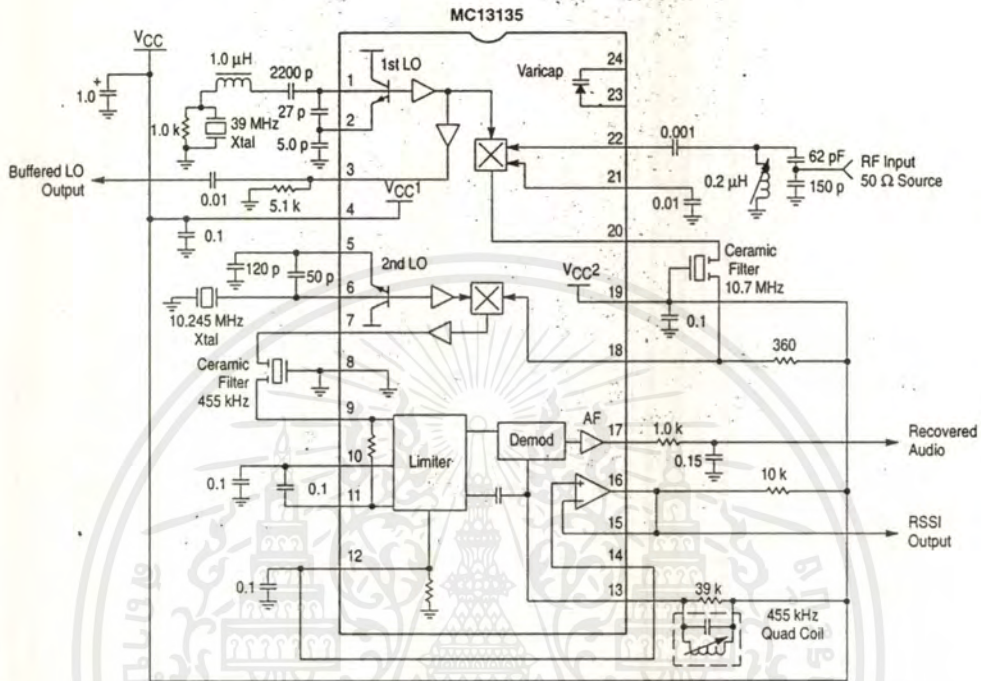
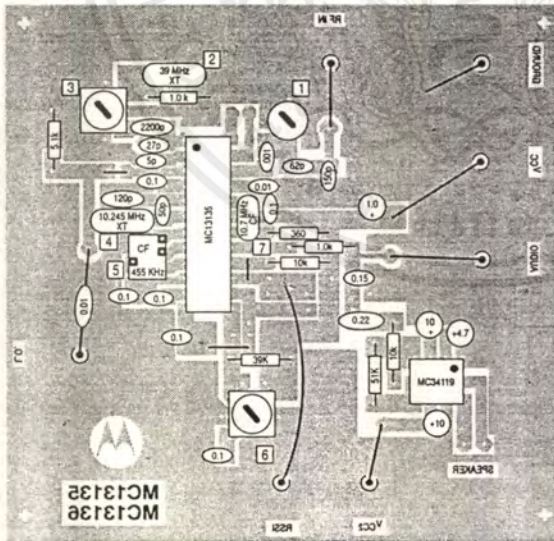


Figure 17b. PC Board Component View



- NOTES:** 1. 0.2 μ H tunable (unshielded) inductor
2. 39 MHz Series mode resonant
3rd Overtone Crystal
3. 1.5 μ H tunable (shielded) inductor
4. 10.245 MHz Fundamental mode crystal,
32 pF load
5. 455 kHz ceramic filter, muRata CFU 455B
or equivalent
6. Quadrature coil, Toko 7MC-8128Z (7mm)
or Toko RMC-2A6597HM (10mm)
7. 10.7 MHz ceramic filter, muRata SFE10.7MJ-A
or equivalent

**Figure 17c. Optional Data Slicer Circuit
(Using Internal Op Amp)**

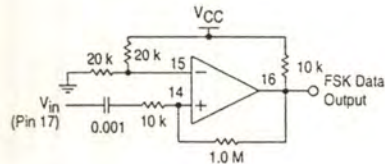


Figure 18. PC Board Solder Side View

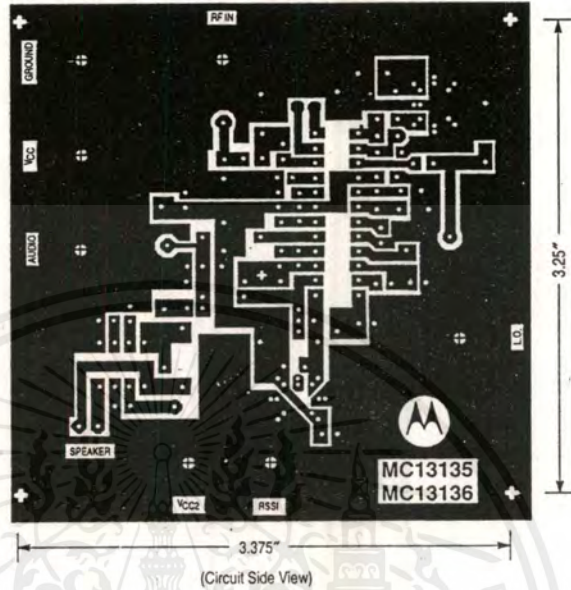
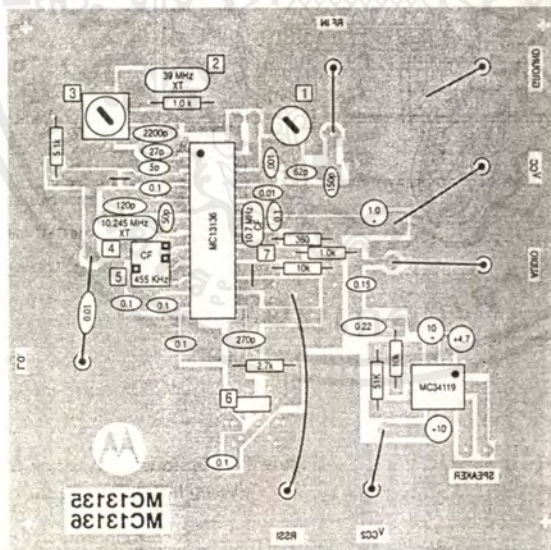


Figure 19. PC Board Component View



- NOTES: 1. 0.2 μ H tunable (unshielded) inductor
 2. 39 MHz Series mode resonant 3rd Overtone Crystal
 3. 1.5 μ H tunable (shielded) inductor
 4. 10.245 MHz Fundamental mode crystal, 32 pF load
 5. 455 kHz ceramic filter, muRata CFU 455B or equivalent
 6. Ceramic discriminator, muRata CDB455C34 or equivalent
 7. 10.7 MHz ceramic filter, muRata SFE10.7MJ-A or equivalent

Figure 20a. Single Channel Narrowband FM Receiver at 49.7 MHz

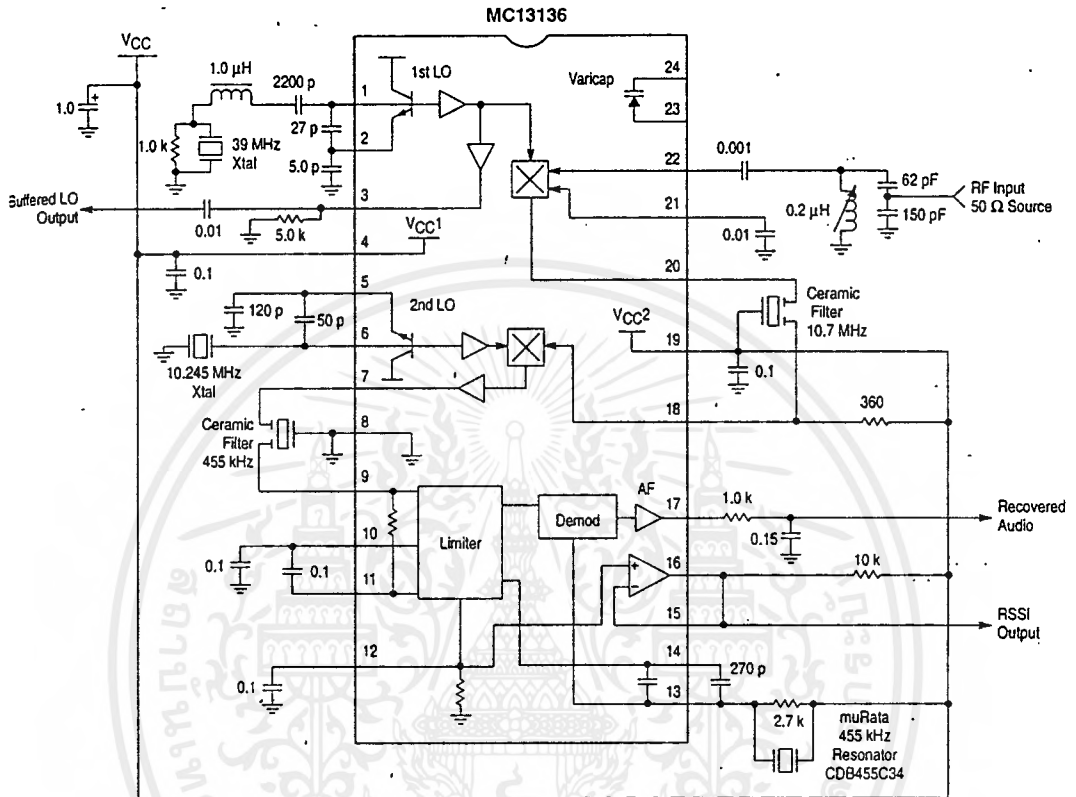
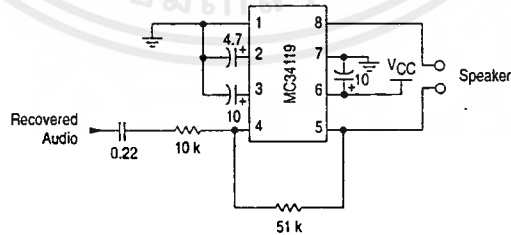
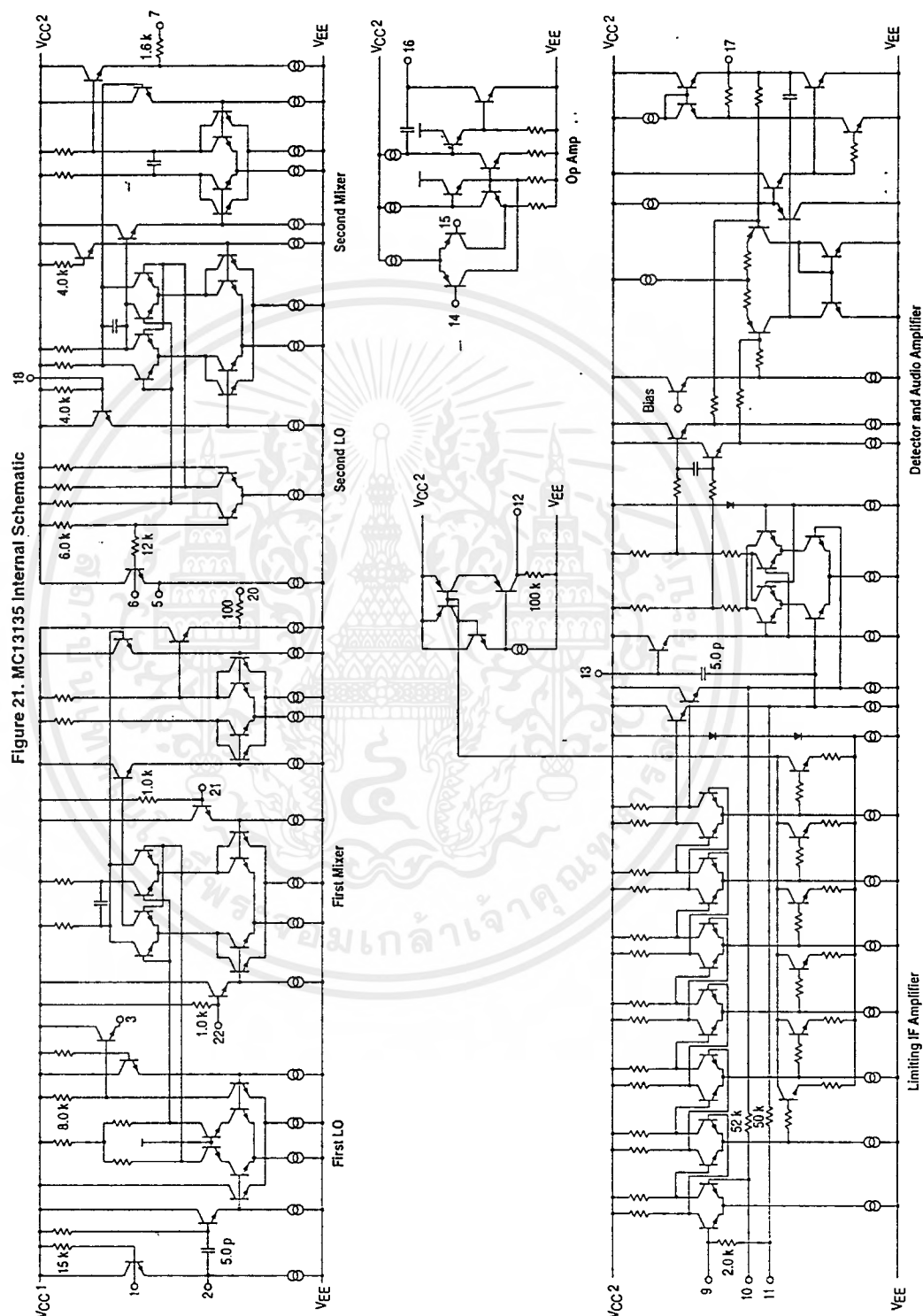


Figure 20b. Optional Audio Amplifier Circuit



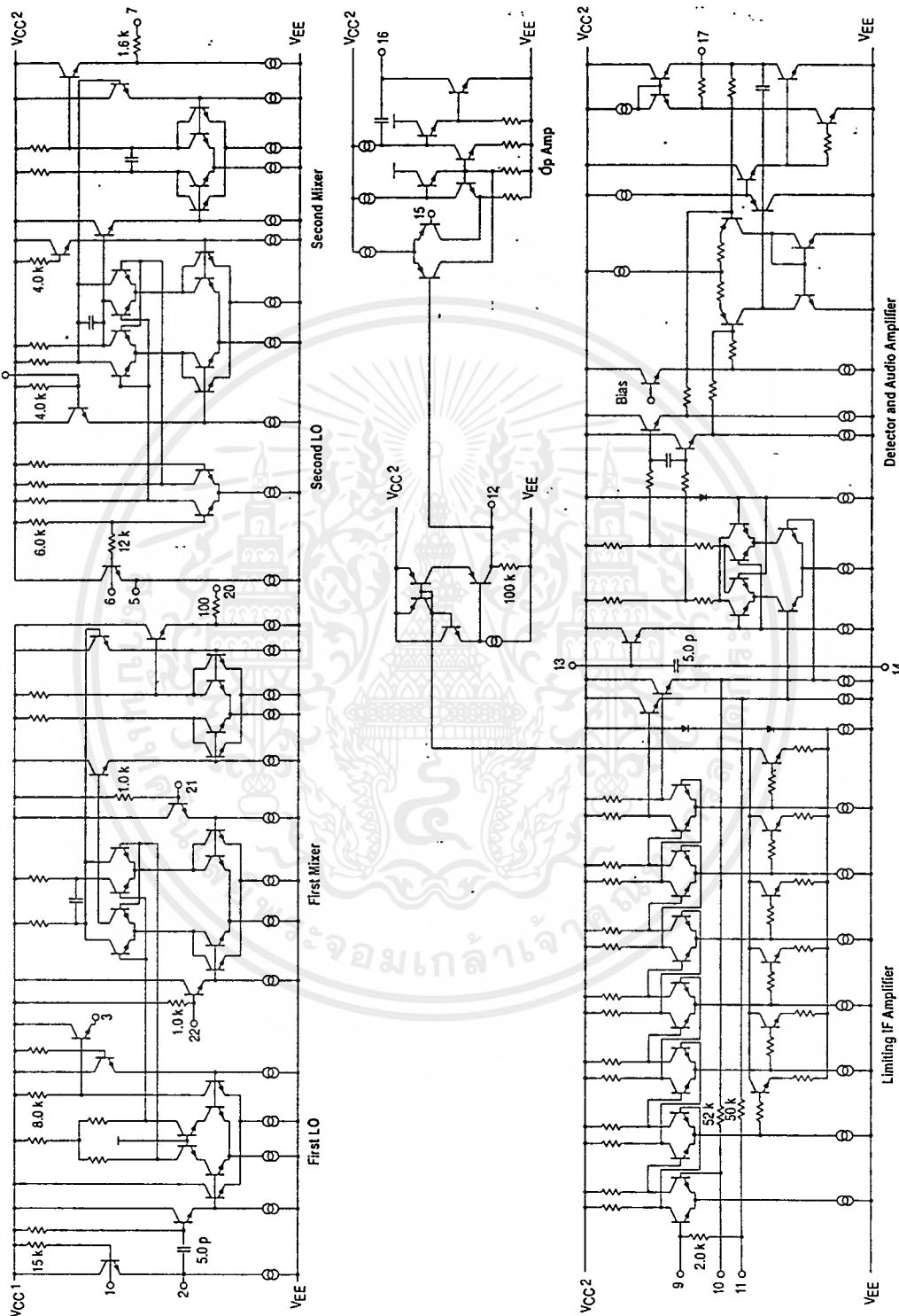


MC13135
2-176

MOTOROLA

This device contains 142 active transistors.

Figure 22. MC13136 Internal Schematic



This device contains 142 active transistors.

Encoder and Decoder Pairs
CMOS

These devices are designed to be used as encoder/decoder pairs in remote control applications:

The MC145026 encodes nine lines of information and serially sends this information upon receipt of a transmit enable (TE) signal. The nine lines may be encoded with trinary data (low, high, or open) or binary data (low or high). The words are transmitted twice per encoding sequence to increase security.

The MC145027 decoder receives the serial stream and interprets five of the trinary digits as an address code. Thus, 243 addresses are possible. If binary data is used at the encoder, 32 addresses are possible. The remaining serial information is interpreted as four bits of binary data. The valid transmission (VT) output goes high on the MC145027 when two conditions are met. First, two addresses must be consecutively received (in one encoding sequence) which both match the local address. Second, the 4 bits of data must match the last valid data received. The active VT indicates that the information at the Data output pins has been updated.

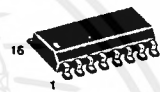
The MC145028 decoder treats all nine trinary digits as an address which allows 19,683 codes. If binary data is encoded, 512 codes are possible. The VT output goes high on the MC145028 when two addresses are consecutively received (in one encoding sequence) which both match the local address.

- Operating Temperature Range: - 40 to + 85°C
- Very-Low Standby Current for the Encoder: 300 nA Maximum @ 25°C
- Interfaces with RF, Ultrasonic, or Infrared Modulators and Demodulators
- RC Oscillator, No Crystal Required
- High External Component Tolerance; Can Use ± 5% Components
- Internal Power-On Reset Forces All Decoder Outputs Low
- For Infrared Applications, See Applications Notes AN1016 and AN1126
- Operating Voltage Range: MC145026 = 2.5 to 18 V*
MC145027, MC145028 = 4.5 to 18 V
- Low-Voltage Versions Available:
SC41343 = 2.8 to 10 V Version of the MC145027
SC41344 = 2.8 to 10 V Version of the MC145028

MC145026
MC145027
MC145028
SC41343
SC41344



P SUFFIX
PLASTIC DIP
CASE 648



D SUFFIX
SOG PACKAGE
CASE 751B

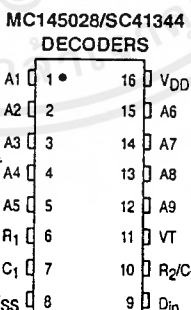
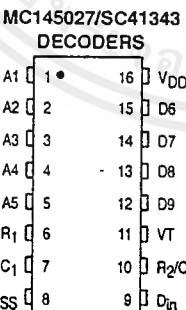
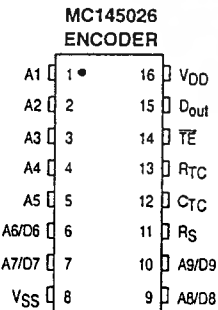


DW SUFFIX
SOG PACKAGE
CASE 751G

ORDERING INFORMATION

MC145026P	Plastic DIP
MC145026D	SOG Package
MC145027P, SC41343P	Plastic DIP
MC145027DW, SC41343DW	SOG Package
MC145028P, SC41344P	Plastic DIP
MC145028DW, SC41344DW	SOG Package

PIN ASSIGNMENTS



* All MC145026 devices manufactured after date code 9314 or 314 are guaranteed over this wider voltage range. All previous designs using the low-voltage SC41342 should convert to the MC145026, which is a drop-in replacement. The SC41342 part number will be discontinued.

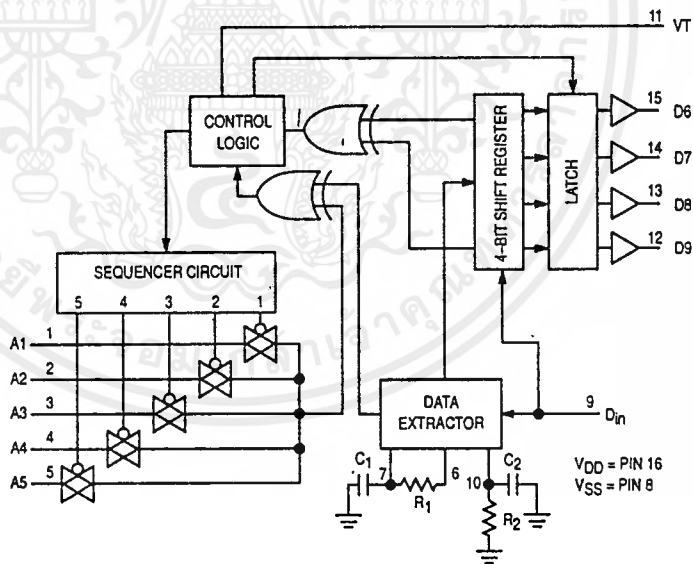


Figure 2. MC145027 Decoder Block Diagram

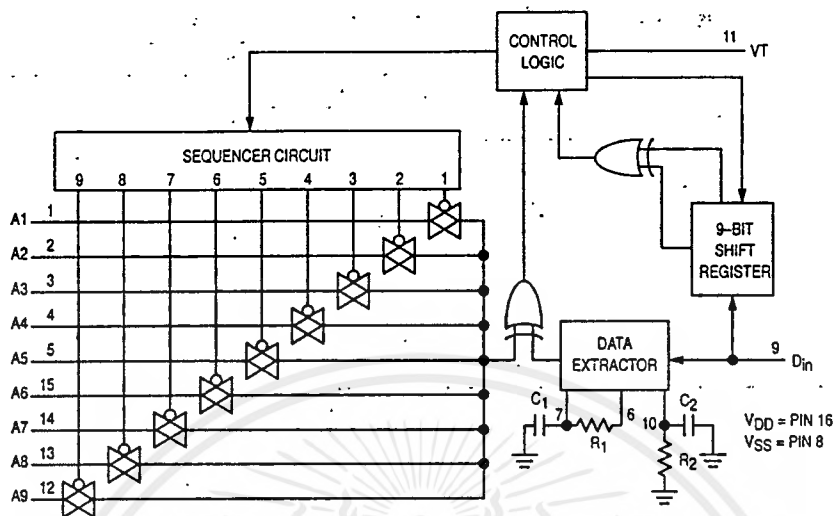


Figure 3. MC145028 Decoder Block Diagram

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Rating	Symbol	Value	Unit
V_{DD}	DC Supply Voltage (except SC41343, SC41344)	- 0.5 to + 18	V
V_{DD}	DC Supply Voltage (SC41343, SC41344 only)	- 0.5 to + 10	V
V_{in}	DC Input Voltage	- 0.5 to $V_{DD} + 0.5$	V
V_{out}	DC Output Voltage	- 0.5 to $V_{DD} + 0.5$	V
I_{in}	DC Input Current, per Pin	± 10	mA
I_{out}	DC Output Current, per Pin	± 10	mA
P_D	Power Dissipation, per Package	500	mW
T_{stg}	Storage Temperature	- 65 to + 150	$^{\circ}\text{C}$
T_L	Lead Temperature, 1 mm from Case for 10 Seconds	260	$^{\circ}\text{C}$

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$.

ELECTRICAL CHARACTERISTICS — MC145026*, MC145027, and MC145028 (Voltage Referenced to V_{SS})

Symbol	Characteristic	VDD V	Guaranteed Limit						Unit
			- 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
VOL	Low-Level Output Voltage (VIN = VDD or 0)	5.0	—	0.05	—	0.05	—	0.05	V
		10	—	0.05	—	0.05	—	0.05	
		15	—	0.05	—	0.05	—	0.05	
VOH	High-Level Output Voltage (VIN = 0 or VDD)	5.0	4.95	—	4.95	—	4.95	—	V
		10	9.95	—	9.95	—	9.95	—	
		15	14.95	—	14.95	—	14.95	—	
VIL	Low-Level Input Voltage (Vout = 4.5 or 0.5 V) (Vout = 9.0 or 1.0 V) (Vout = 13.5 or 1.5 V)	5.0	—	1.5	—	1.5	—	1.5	V
		10	—	3.0	—	3.0	—	3.0	
		15	—	4.0	—	4.0	—	4.0	
VIH	High-Level Input Voltage (Vout = 0.5 or 4.5 V) (Vout = 1.0 or 9.0 V) (Vout = 1.5 or 13.5 V)	5.0	3.5	—	3.5	—	3.5	—	V
		10	7.0	—	7.0	—	7.0	—	
		15	11	—	11	—	11	—	
IOH	High-Level Output Current (Vout = 2.5 V) (Vout = 4.6 V) (Vout = 9.5 V) (Vout = 13.5 V)	5.0	-2.5	—	-2.1	—	-1.7	—	mA
		5.0	-0.52	—	-0.44	—	-0.36	—	
		10	-1.3	—	-1.1	—	-0.9	—	
		15	-3.6	—	-3.0	—	-2.4	—	
IOL	Low-Level Output Current (Vout = 0.4 V) (Vout = 0.5 V) (Vout = 1.5 V)	5.0	0.52	—	0.44	—	0.36	—	mA
		10	1.3	—	1.1	—	0.9	—	
		15	3.6	—	3.0	—	2.4	—	
Iin	Input Current — TE (MC145026, Pull-Up Device)	5.0	—	—	3.0	11	—	—	μA
		10	—	—	16	60	—	—	
		15	—	—	35	120	—	—	
Iin	Input Current RS (MC145026), DIN (MC145027, MC145028)	15	—	± 0.3	—	± 0.3	—	± 1.0	μA
Iin	Input Current A1 – A5, A6/D6 – A9/D9 (MC145026), A1 – A5 (MC145027), A1 – A9 (MC145028)	5.0	—	—	—	± 110	—	—	μA
		10	—	—	—	± 500	—	—	
		15	—	—	—	± 1000	—	—	
Cin	Input Capacitance (VIN = 0)	—	—	—	—	7.5	—	—	pF
IDD	Quiescent Current — MC145026	5.0	—	—	—	0.1	—	—	μA
		10	—	—	—	0.2	—	—	
		15	—	—	—	0.3	—	—	
IDD	Quiescent Current — MC145027, MC145028	5.0	—	—	—	50	—	—	μA
		10	—	—	—	100	—	—	
		15	—	—	—	150	—	—	
Idd	Dynamic Supply Current — MC145026 (fC = 20 kHz)	5.0	—	—	—	200	—	—	μA
		10	—	—	—	400	—	—	
		15	—	—	—	600	—	—	
Idd	Dynamic Supply Current — MC145027, MC145028 (fC = 20 kHz)	5.0	—	—	—	400	—	—	μA
		10	—	—	—	800	—	—	
		15	—	—	—	1200	—	—	

* Also see next Electrical Characteristics table for 2.5 V specifications.

ELECTRICAL CHARACTERISTICS — MC145026 (Voltage Referenced to V_{SS})

Symbol	Characteristic	V _{DD} V	Guaranteed Limit						Unit
			- 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V _{OL}	Low-Level Output Voltage (V _{IN} = 0 V or V _{DD})	2.5	—	0.05	—	0.05	—	0.05	V
V _{OH}	High-Level Output Voltage (V _{IN} = 0 V or V _{DD})	2.5	2.45	—	2.45	—	2.45	—	V
V _{IL}	Low-Level Input Voltage (V _{OUT} = 0.5 V or 2.0 V)	2.5	—	0.3	—	0.3	—	0.3	V
V _{IH}	High-Level Input Voltage (V _{OUT} = 0.5 V or 2.0 V)	2.5	2.2	—	2.2	—	2.2	—	V
I _{OH}	High-Level Output Current (V _{OUT} = 1.25 V)	2.5	0.28	—	0.25	—	0.2	—	mA
I _{OL}	Low-Level Output Current (V _{OUT} = 0.4 V)	2.5	0.22	—	0.2	—	0.16	—	mA
I _{in}	Input Current (T _E — Pull-Up Device)	2.5	—	—	0.09	1.8	—	—	μA
I _{in}	Input Current (A1–A5, A6/D6–A9/D9)	2.5	—	—	—	± 25	—	—	μA
I _{DD}	Quiescent Current	2.5	—	—	—	0.05	—	—	μA
I _{dd}	Dynamic Supply Current (f _c = 20 kHz)	2.5	—	—	—	40	—	—	μA

ELECTRICAL CHARACTERISTICS — SC41343 and SC41344 (Voltage Referenced to V_{SS})

Symbol	Characteristic	V _{DD} V	Guaranteed Limit						Unit
			- 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V _{OL}	Low-Level Output Voltage (V _{in} = 0 V or V _{DD})	2.8	—	0.05	—	0.05	—	0.05	V
		5.0	—	0.05	—	0.05	—	0.05	
		10	—	0.05	—	0.05	—	0.05	
V _{OH}	High-Level Output Voltage (V _{in} = 0 V or V _{DD})	2.8	2.75	—	2.75	—	2.75	—	V
		5.0	4.95	—	4.95	—	4.95	—	
		10	9.95	—	9.95	—	9.95	—	
V _{IL}	Low-Level Input Voltage (V _{out} = 2.3 V or 0.5 V) (V _{out} = 4.5 V or 0.5 V) (V _{out} = 9.0 V or 1.0 V)	2.8	—	0.84	—	0.84	—	0.84	V
		5.0	—	1.5	—	1.5	—	1.5	
		10	—	3.0	—	3.0	—	3.0	
V _{IH}	High-Level Input Voltage (V _{out} = 0.5 V or 2.3 V) (V _{out} = 0.5 V or 4.5 V) (V _{out} = 1.0 V or 9.0 V)	2.8	1.96	—	1.96	—	1.96	—	V
		5.0	3.5	—	3.5	—	3.5	—	
		10	7.0	—	7.0	—	7.0	—	
I _{OH}	High-Level Output Current (V _{out} = 1.4 V) (V _{out} = 4.5 V) (V _{out} = 9.0 V)	2.8	- 0.73	—	- 0.7	—	- 0.55	—	mA
		5.0	- 0.59	—	- 0.5	—	- 0.41	—	
		10	- 1.3	—	- 1.1	—	- 0.9	—	
I _{OL}	Low-Level Output Current (V _{out} = 0.4 V) (V _{out} = 0.5 V) (V _{out} = 1.0 V)	2.8	0.35	—	0.3	—	0.24	—	mA
		5.0	0.8	—	0.6	—	0.4	—	
		10	3.5	—	2.9	—	2.3	—	
I _{in}	Input Current — D _{in}	10	—	± 0.3	—	± 0.3	—	± 1.0	μA
I _{in}	Input Current A1 – A5 (SC41343) A1 – A9 (SC41344)	2.8	—	—	—	± 30	—	—	μA
		5.0	—	—	—	± 140	—	—	
		10	—	—	—	± 600	—	—	
C _{in}	Input Capacitance (V _{in} = 0)	—	—	—	—	7.5	—	—	pF
I _{DD}	Quiescent Current	2.8	—	—	—	60	—	—	μA
		5.0	—	—	—	75	—	—	
		10	—	—	—	150	—	—	
I _{dd}	Dynamic Supply Current (f _c = 20 kHz)	2.8	—	—	—	300	—	—	μA
		5.0	—	—	—	500	—	—	
		10	—	—	—	1000	—	—	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING CHARACTERISTICS — MC145026*, MC145027, and MC145028 ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{LH}, t_{HL}	Output Transition Time	4, 8	5.0 10 15	— — —	200 100 80	ns
t_r	D_{in} Rise Time — Decoders	5	5.0 10 15	— — —	15 15 15	μs
t_f	D_{in} Fall Time — Decoders	5	5.0 10 15	— — —	15 5.0 4.0	μs
f_{osc}	Encoder Clock Frequency	6	5.0 10 15	0.001 0.001 0.001	2.0 5.0 10	MHz
f	Decoder Frequency — Referenced to Encoder Clock	12	5.0 10 15	1.0 1.0 1.0	240 410 450	kHz
t_w	$\overline{TE}$ Pulse Width — Encoders	7	5.0 10 15	65 30 20	— — —	ns

* Also see next Switching Characteristics table for 2.5 V specifications.

SWITCHING CHARACTERISTICS — MC145026 ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{LH}, t_{HL}	Output Transition Time	4, 8	2.5	—	450	ns
f_{osc}	Encoder Clock Frequency	6	2.5	1.0	250	kHz
t_w	$\overline{TE}$ Pulse Width	7	2.5	1.5	—	μs

SWITCHING CHARACTERISTICS — SC41343 and SC41344 ($C_L = 50 \text{ pF}$, $T_A = 25^\circ\text{C}$)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{LH}, t_{HL}	Output Transition Time	4, 8	2.8 5.0 10	— — —	320 200 100	ns
t_r	D_{in} Rise Time	5	2.8 5.0 10	— — —	15 15 15	μs
t_f	D_{in} Fall Time	5	2.8 5.0 10	— — —	15 15 5.0	μs
f	Decoder Frequency — Referenced to Encoder Clock	12	2.8 5.0 10	1.0 1.0 1.0	100 240 410	kHz

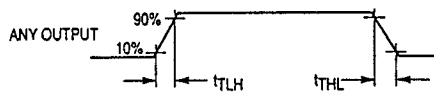


Figure 4.

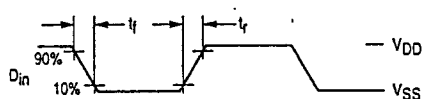


Figure 5.

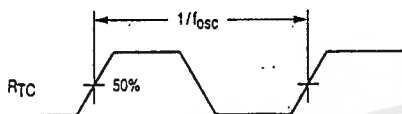


Figure 6.

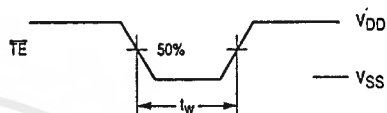
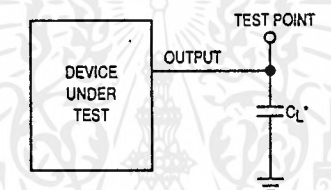


Figure 7.



* Includes all probe and fixture capacitance.

Figure 8. Test Circuit

OPERATING CHARACTERISTICS

MC145026

The encoder serially transmits trinary data as defined by the state of the A1 – A5 and A6/D6 – A9/D9 input pins. These pins may be in either of three states (low, high, or open) allowing 19,683 possible codes. The transmit sequence is initiated by a low level on the $\overline{TE}$ input pin. Upon power-up, the MC145026 can continuously transmit as long as $\overline{TE}$ remains low (also, the device can transmit two-word sequences by pulsing $\overline{TE}$ low). However, no MC145026 application should be designed to rely upon the first data word transmitted immediately after power-up because this word may be invalid. Between the two data words, no signal is sent for three data periods (see Figure 10).

Each transmitted trinary digit is encoded into pulses (see Figure 11). A logic 0 (low) is encoded as two consecutive short pulses, a logic 1 (high) as two consecutive long pulses, and an open (high impedance) as a long pulse followed by a short pulse. The input state is determined by using a weak "output" device to try to force each input high then low. If only a high state results from the two tests, the input is assumed to be hardwired to V_{DD} . If only a low state is obtained, the input is assumed to be hardwired to V_{SS} . If both a high and a low can be forced at an input, an open is assumed and is encoded as such. The "high" and "low" levels are 70% and 30% of the supply voltage as shown in the Electrical Characteristics table. The weak "output" device sinks/sources up to 110 μA at a 5 V supply level, 500 μA at 10 V, and 1 mA at 15 V.

The $\overline{TE}$ input has an internal pull-up device so that a simple switch may be used to force the input low. While $\overline{TE}$ is high, the encoder is completely disabled, the oscillator is inhibited, and the current drain is reduced to quiescent current. When $\overline{TE}$ is brought low, the oscillator is started and the transmit sequence begins. The inputs are then sequentially selected, and determinations are made as to the input logic states. This information is serially transmitted via the D_{out} pin.

MC145027

This decoder receives the serial data from the encoder and outputs the data, if it is valid. The transmitted data, consisting of two identical words, is examined bit by bit during reception. The first five trinary digits are assumed to be the address. If the received address matches the local address, the next four (data) bits are internally stored, but are not transferred to the output data latch. As the second encoded word is received, the address must again match. If a match occurs, the new data bits are checked against the previously stored data bits. If the two nibbles of data (four bits each) match, the data is transferred to the output data latch by $\overline{VT}$ and remains until new data replaces it. At the same time, the $\overline{VT}$ output pin is brought high and remains high until an error is received or until no input signal is received for four data periods (see Figure 10).

Although the address information may be encoded in trinary, the data information must be either a 1 or 0. A trinary (open) data line is decoded as a logic 1.

MC145028

This decoder operates in the same manner as the MC145027 except that nine address lines are used and no data output is available. The $\overline{VT}$ output is used to indicate that a valid address has been received. For transmission security, two identical transmitted words must be consecutively received before a $\overline{VT}$ output signal is issued.

The MC145028 allows 19,683 addresses when trinary levels are used. 512 addresses are possible when binary levels are used.

PIN DESCRIPTIONS

MC145026 ENCODER

A1 – A5, A6/D6 – A9/D9

Address, Address/Data Inputs (Pins 1 – 7, 9, and 10)

These address/data inputs are encoded and the data is sent serially from the encoder via the D_{out} pin.

R_S , C_{TC} , R_{TC} (Pins 11, 12, and 13)

These pins are part of the oscillator section of the encoder (see Figure 9).

If an external signal source is used instead of the internal oscillator, it should be connected to the R_S input and the R_{TC} and C_{TC} pins should be left open.

$\overline{TE}$ Transmit Enable (Pin 14)

This active-low transmit enable input initiates transmission when forced low. An internal pull-up device keeps this input normally high. The pull-up current is specified in the Electrical Characteristics table.

D_{out} Data Out (Pin 15)

This is the output of the encoder that serially presents the encoded data word.

V_{SS} Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

V_{DD} Positive Power Supply (Pin 16)

The most-positive power supply pin.

MC145027 AND MC145028 DECODERS

A1 – A5, A1 – A9

Address Inputs (Pins 1 – 5) — MC145027,

Address Inputs (Pins 1 – 5, 15, 14, 13, 12) — MC145028

These are the local address inputs. The states of these pins must match the appropriate encoder inputs for the $\overline{VT}$ pin to go high. The local address may be encoded with trinary or binary data.

D6 – D9

Data Outputs (Pins 15, 14, 13, 12) — MC145027 Only

These outputs present the binary information that is on encoder inputs A6/D6 through A9/D9. Only binary data is

acknowledged; a trinary open at the MC145026 encoder is decoded as a high level (logic 1).

D_{in}
Data In (Pin 9)

This pin is the serial data input to the decoder. The input voltage must be at CMOS logic levels. The signal source driving this pin must be dc coupled.

R₁, C₁
Resistor 1, Capacitor 1 (Pins 6, 7)

As shown in Figures 2 and 3, these pins accept a resistor and capacitor that are used to determine whether a narrow pulse or wide pulse has been received. The time constant $R_1 \times C_1$ should be set to 1.72 encoder clock periods:

$$R_1 C_1 = 3.95 R_{TC} C_{TC}$$

R₂/C₂
Resistor 2/Capacitor 2 (Pin 10)

As shown in Figures 2 and 3, this pin accepts a resistor and capacitor that are used to detect both the end of a received word and the end of a transmission. The time constant $R_2 \times C_2$ should be 33.5 encoder clock periods (four data periods per Figure 11): $R_2 C_2 = 77 R_{TC} C_{TC}$. This time

constant is used to determine whether the D_{in} pin has remained low for four data periods (end of transmission). A separate on-chip comparator looks at the voltage—equivalent two data periods ($0.4 R_2 C_2$) to detect the dead time between received words within a transmission.

VT
Valid Transmission Output (Pin 11)

This valid transmission output goes high after the second word of an encoding sequence when the following conditions are satisfied:

1. the received addresses of both words match the local decoder address, and
2. the received data bits of both words match.

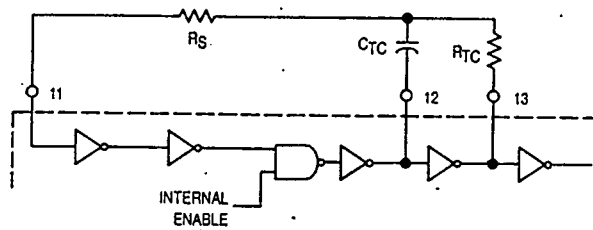
VT remains high until either a mismatch is received or no input signal is received for four data periods.

VSS
Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

VDD
Positive Power Supply (Pin 16)

The most-positive power supply pin.



This oscillator operates at a frequency determined by the external RC network; i.e.,

$$f = \frac{1}{2.3 R_{TC} C_{TC}'} \text{ (Hz)}$$

for $1 \text{ kHz} \leq f \leq 400 \text{ kHz}$

where: $C_{TC}' = C_{TC} + C_{\text{layout}} + 12 \text{ pF}$

$R_S = 2 R_{TC}$

$R_S \geq 20 \text{ k}$

$R_{TC} \geq 10 \text{ k}$

$400 \text{ pF} < C_{TC} < 15 \text{ }\mu\text{F}$

The value for R_S should be chosen to be ≥ 2 times R_{TC} . This range ensures that current through R_S is insignificant compared to current through R_{TC} . The upper limit for R_S must ensure that $R_S \times 5 \text{ pF}$ (input capacitance) is small compared to $R_{TC} \times C_{TC}$.

For frequencies outside the indicated range, the formula is less accurate. The minimum recommended oscillation frequency of this circuit is 1 kHz . Susceptibility to externally induced noise signals may occur for frequencies below 1 kHz and/or when resistors utilized are greater than $1 \text{ M}\Omega$.

Figure 9. Encoder Oscillator Information

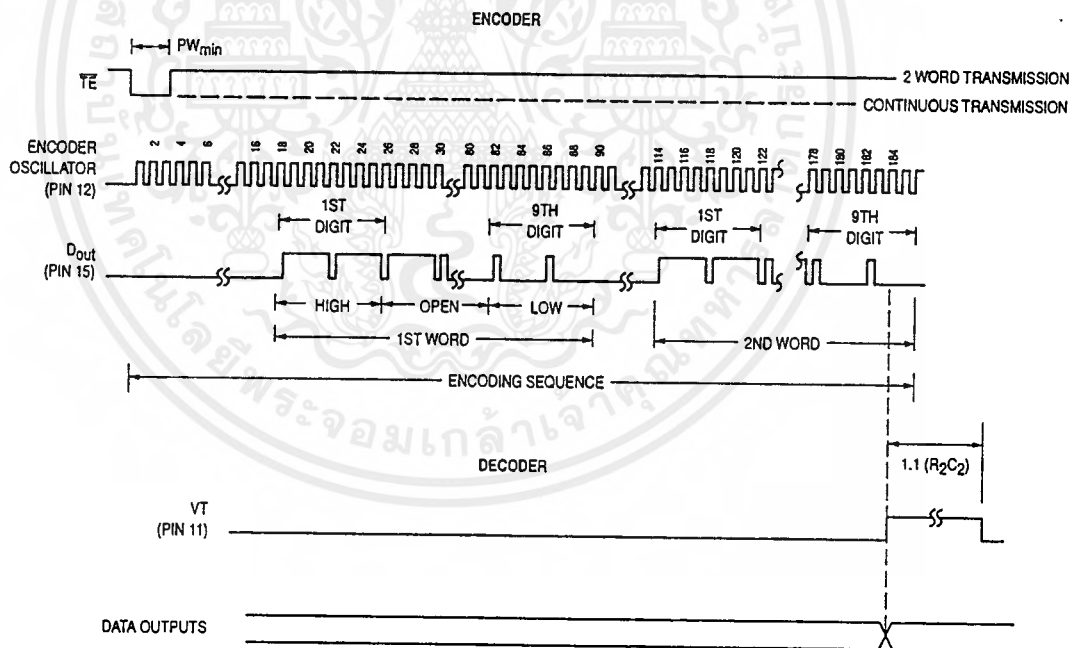


Figure 10. Timing Diagram

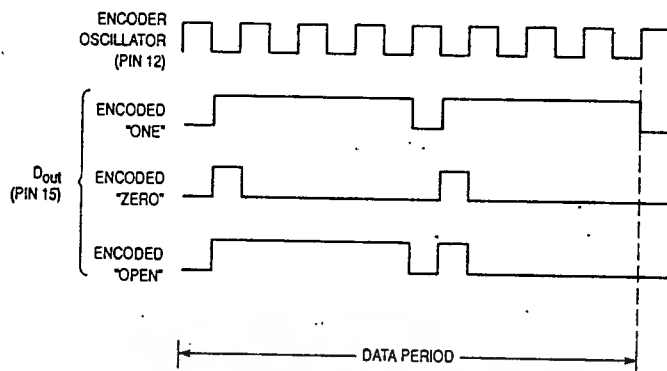


Figure 11. Encoder Data Waveforms

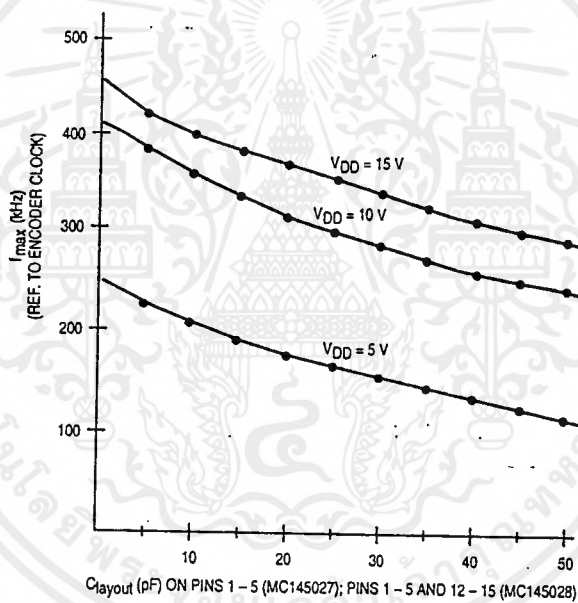


Figure 12. f_{max} vs C_{layout} — Decoders Only

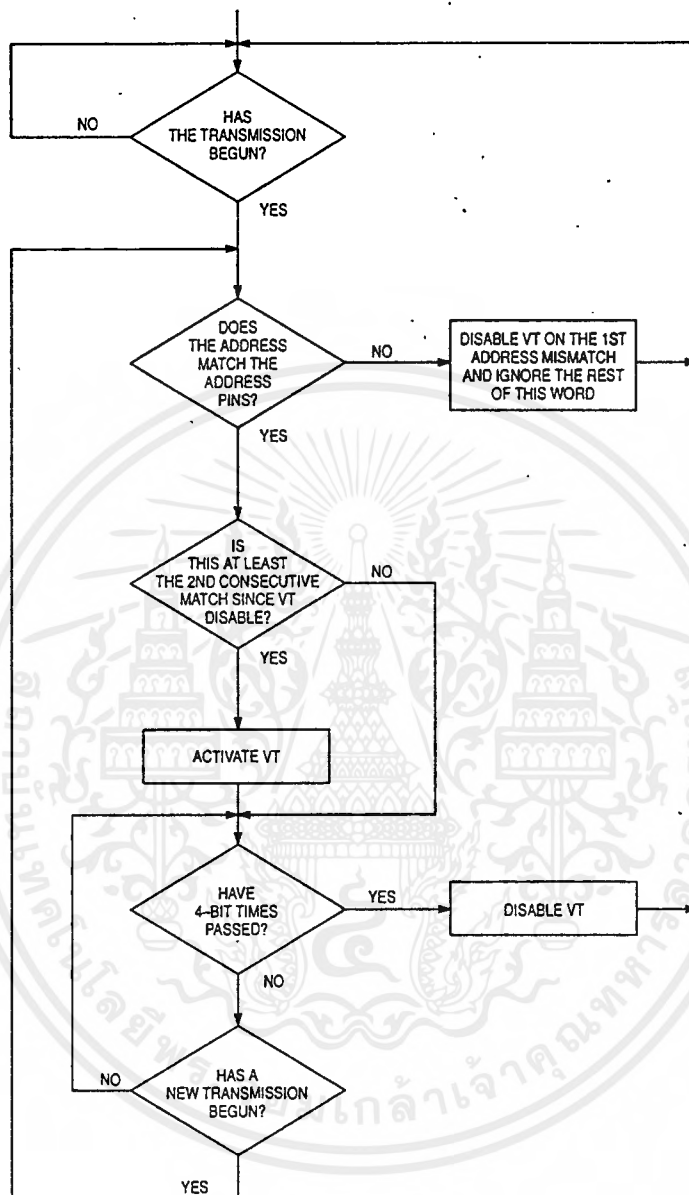


Figure 14. MC145028 Flowchart

MC145027 AND MC145028 TIMING

To verify the MC145027 or MC145028 timing, check the waveforms on C1 (Pin 7) and R2/C2 (Pin 10) as compared to the incoming data waveform on D_{in} (Pin 9).

The R-C decay seen on C1 discharges down to $1/3 V_{DD}$ before being reset to V_{DD} . This point of reset (labelled "DOS" in Figure 15) is the point in time where the decision is made whether the data seen on D_{in} is a 1 or 0. DOS should not be too close to the D_{in} data edges or intermittent operation may occur.

The other timing to be checked on the MC145027 and MC145028 is on R2/C2 (see Figure 16). The R-C decay is continually reset to V_{DD} as data is being transmitted. Only between words and after the end-of-transmission (EOT) does R2/C2 decay significantly from V_{DD} . R2/C2 can be used to identify the internal end-of-word (EOW) timing edge which is generated when R2/C2 decays to $2/3 V_{DD}$. The internal EOT timing edge occurs when R2/C2 decays to $1/3 V_{DD}$. When the waveform is being observed, the R-C decay should go down between the $2/3$ and $1/3 V_{DD}$ levels, but not too close to either level before data transmission on D_{in} resumes.

Verification of the timing described above should ensure a good match between the MC145026 transmitter and the MC145027 and MC145028 receivers.

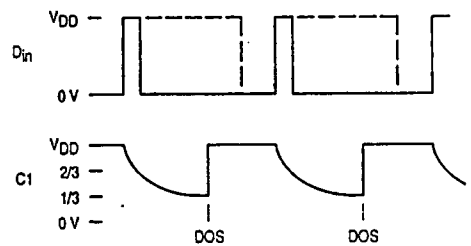


Figure 15. R-C Decay on Pin 7 (C1)

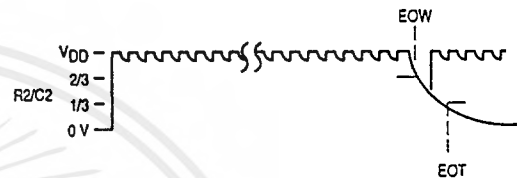
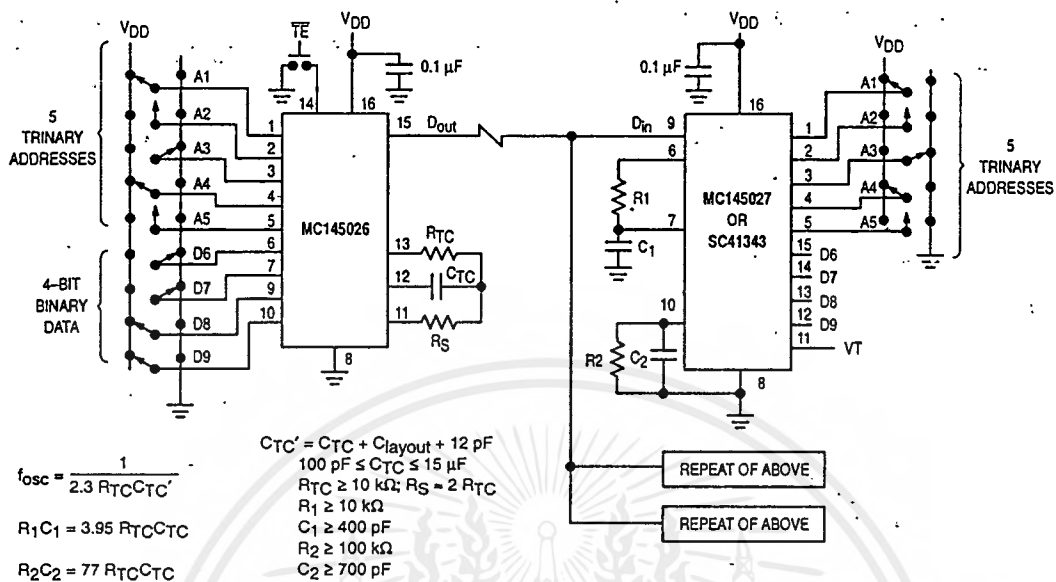


Figure 16. R-C Decay on Pin 10 (R2/C2)



Example R/C Values (All Resistors and Capacitors are $\pm 5\%$)
 $(C_{TC'} = C_{TC} + 20 \text{ pF})$

f_{osc} (kHz)	R_{TC}	$C_{TC'}$	R_S	R_1	C_1	R_2	C_2
362	10 k	120 pF	20 k	10 k	470 pF	100 k	910 pF
181	10 k	240 pF	20 k	10 k	910 pF	100 k	1800 pF
88.7	10 k	490 pF	20 k	10 k	2000 pF	100 k	3900 pF
42.6	10 k	1020 pF	20 k	10 k	3900 pF	100 k	7500 pF
21.5	10 k	2020 pF	20 k	10 k	8200 pF	100 k	0.015 μF
8.53	10 k	5100 pF	20 k	10 k	0.02 μF	200 k	0.02 μF
1.71	50 k	5100 pF	100 k	50 k	0.02 μF	200 k	0.1 μF

Figure 17. Typical Application

APPLICATIONS INFORMATION

INFRARED TRANSMITTER

In Figure 18, the MC145026 encoder is set to run at an oscillator frequency of about 4 to 9 kHz. Thus, the time required for a complete two-word encoding sequence is about 20 to 40 ms. The data output from the encoder gates an RC oscillator running at 50 kHz; the oscillator shown starts rapidly enough to be used in this application. When the "send" button is not depressed, both the MC145026 and oscillator are in a low-power standby state. The RC oscillator has to be trimmed for 50 kHz and has some drawbacks for frequency stability. A superior system uses a ceramic resonator oscillator running at 400 kHz. This oscillator feeds a divider as shown in Figure 19. The unused inputs of the MC14011UB must be grounded.

The MLED81 IRED is driven with the 50 kHz square wave at about 200 to 300 mA to generate the carrier. If desired, two IREDs wired in series can be used (see Application Note AN1016 for more information). The bipolar IRED switch, shown in Figure 18, offers two advantages over a FET. First, a logic FET has too much gate capacitance for the MC14011UB to drive without waveform distortion. Second, the bipolar drive permits lower supply voltages, which are an advantage in portable battery-powered applications.

The configuration shown in Figure 18 operates over a supply range of 4.5 to 18 V. A low-voltage system which operates down to 2.5 V could be realized if the oscillator section of a MC74HC4060 is used in place of the MC14011UB. The data output of the MC145026 is inverted and fed to the RESET pin of the MC74HC4060. Alternately, the MC74HCU04 could be used for the oscillator.

Information on the MC14011UB is in book number DL131/D. The MC74HCU04 and MC74HC4060 are found in book number DL129/D.

INFRARED RECEIVER

The receiver in Figure 20 couples an IR-sensitive diode to input preamp A1, followed by band-pass amplifier A2 with a gain of about 10. Limiting stage A3 follows, with an output of about 800 mV p-p. The limited 50 kHz burst is detected by comparator A4 that passes only positive pulses, and peak-detected and filtered by a diode/RC network to extract the data envelope from the burst. Comparator A5 boosts the sig-

nal to logic levels compatible with the MC145027/28 data input. The D_{in} pin of these decoders is a standard CMOS high-impedance input which must *not* be allowed to float. Therefore, direct coupling from A5 to the decoder input is utilized.

Shielding should be used on at least A1 and A2, with good ground and high-sensitivity circuit layout techniques applied.

For operation with supplies higher than +5 V, limiter A4's positive output swing needs to be limited to 3 to 5 V. This is accomplished via adding a zener diode in the negative feedback path, thus avoiding excessive system noise. The biasing resistor stack should be adjusted such that V3 is 1.25 to 1.5 V.

This system works up to a range of about 10 meters. The gains of the system may be adjusted to suit the individual design needs. The 100 Ω resistor in the emitter of the first 2N5088 and the 1 k Ω resistor feeding A2 may be altered if different gain is required. In general, more gain does not necessarily result in increased range. This is due to noise floor limitations. The designer should increase transmitter power and/or increase receiver aperture with Fresnel lensing to greatly improve range. See Application Note AN1016 for additional information.

Information on the MC34074 is in data book DL128/D.

TRINARY SWITCH MANUFACTURERS

Midland Ross—Electronic Connector Div.
617/491-5400
Greyhill
312/354-1040
Augat/Alcoswitch
617/685-4371
Aries Electronics
201/996-6841

The above companies may not have the switches in a DIP. For more information, call them or consult *eem Electronic Engineers Master Catalog* or the *Gold Book*. Ask for SPDT with center OFF.

Alternative: An SPST can be placed in series between a SPDT and the Encoder or Decoder to achieve trinary action.

Motorola cannot recommend one supplier over another and in no way suggests that this is a complete listing of trinary switch manufacturers.

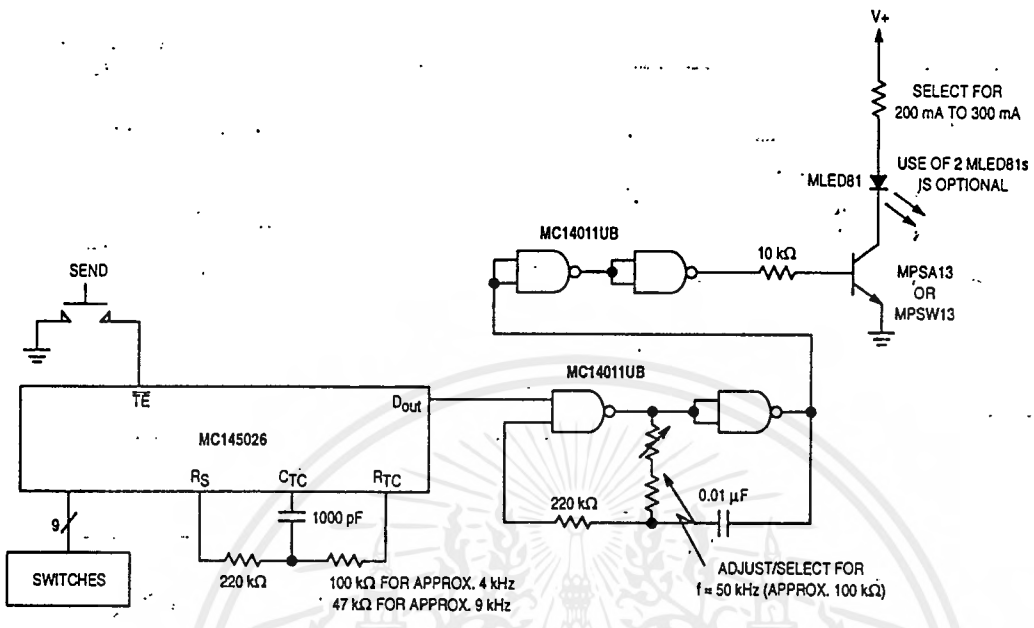


Figure 18. IRED Transmitter Using RC Oscillator to Generate Carrier Frequency

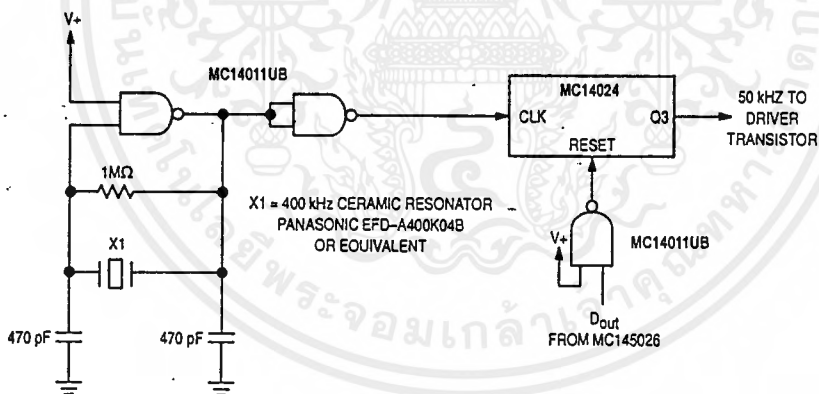


Figure 19. Using a Ceramic Resonator to Generate Carrier Frequency

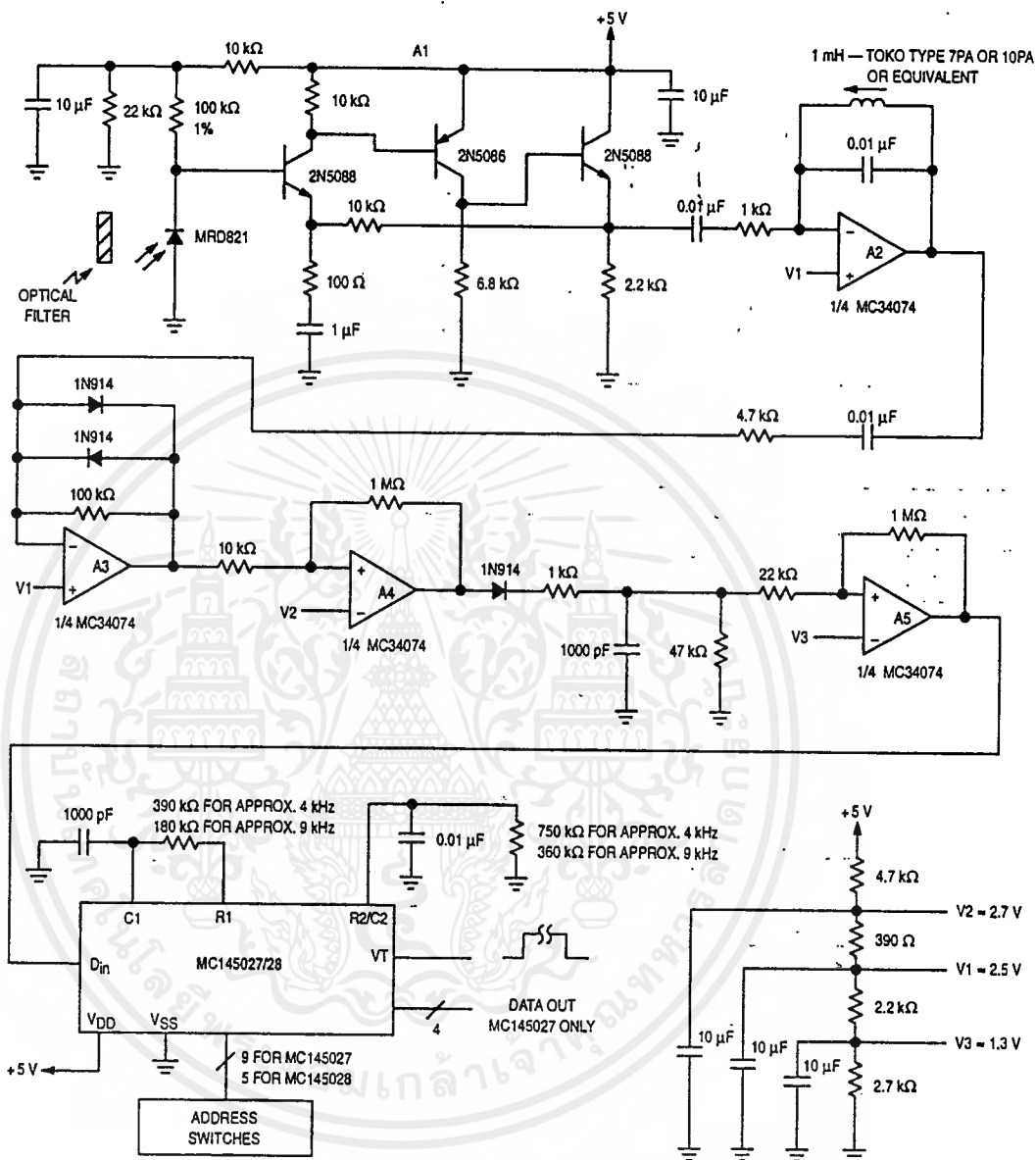


Figure 20. Infrared Receiver

กิตติกรรมประกาศ

โครงการงานชิ้นนี้ได้ถูกล่วงตามเป้าหมายที่วางไว้ ก็เนื่องมาจากได้รับคำปรึกษาจาก ผศ.
ประภากร สุวรรณะ นอกจากนี้ยังได้รับการช่วยเหลือจากพี่ บอม และรุ่นพี่ต่อเนื่อง ซึ่งได้ให้คำ
แนะนำเกี่ยวกับการใช้เครื่อง วัดสเปกตรัม(spectrum analyser),เครื่อง กำเนิดสัญญาณความถี่สูง(
frequency synthesizer generator modulation) ,เทคนิคการต่อและการวัดวงจรความถี่สูงตั้งนั้น ใน
นามผู้จัดทำจึงขอขอบคุณมา ณ ที่นี้ด้วย

.....
.....

(นายบุญญาฤทธิ์ มารศรี)

.....
.....

(นายรุจ ทองสัมฤทธิ์)

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- 1.อ.พันศักดิ์ พุฒิมานิตพงศ์ , เครื่องรับวิทยุFM, ทฤษฎีเครื่องรับวิทยุ , พิมพ์ครั้งที่ 1 , พ.ศ.2531, หน้า 105-131
2. ร.ต.อ.สุชาติ กังวารจิตต์ , ระบบส่งเคราะห์ความถี่, เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร , พ.ศ.2538, หน้า 179-191, 197-199
- 3.นายจำเริญ โชชัยชาญ , ปริณูณานิพนธ์ เครื่องรับส่งความถี่ 49 MHz , ภาคเทคนิค อดสาหกรรม, พ.ศ.2534, หน้า 2-15
- 4.ร.ต.อ.สุชาติ กังวารจิตต์, วงจรพื้นฐานของเครื่องรับส่งวิทยุ, เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร , พ.ศ.2538, หน้า 105-131

