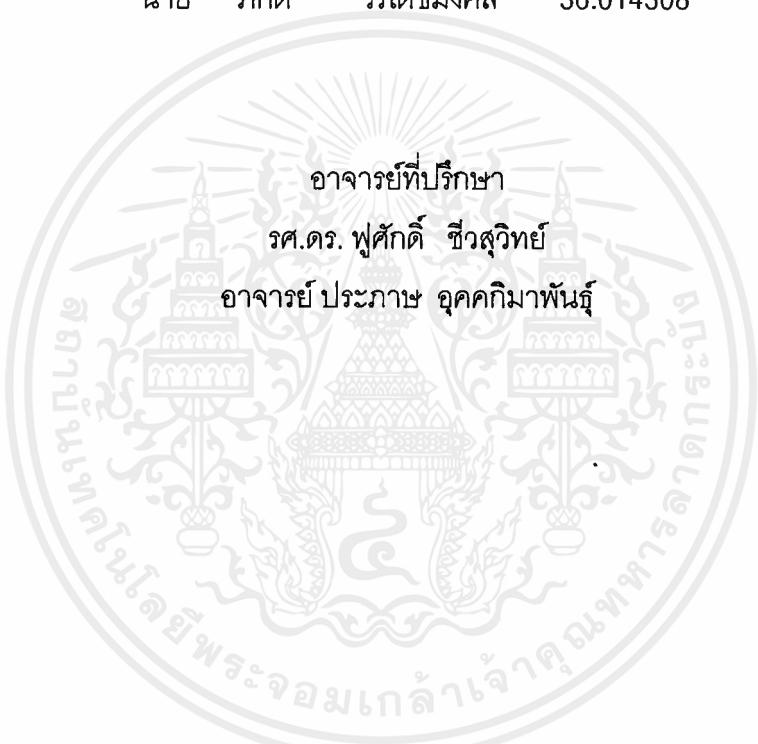




การควบคุมความเร็วของมอเตอร์เซอร์โวโดยใช้การประมวลผลสัญญาณดิจิทัล
SPEED OF SERVO MOTOR CONTROLLED BY DIGITAL SIGNAL PROCESSING

โดย

นางสาว เพ็ญฤดี ตั้งสมวรพงษ์ 36.014303
นาย ภัคดี วรเดชมงคล 36.014308



อาจารย์ที่ปรึกษา
รศ.ดร. พุศิกดิ์ ชีวสุวิทย์
อาจารย์ ปรึกษา อุดคคิมาพันธ์

29 ก.ย. 2541
วัน เดือน ปี.....
เลขทะเบียน..... 038022
เลขเรียกหนังสือ..... T39042 พ 882ก

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038022

ปริญญาานิพนธ์ปีการศึกษา 2539

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การควบคุมความเร็วของเซอร์โวมอเตอร์โดยใช้การประมวลผลสัญญาณดิจิทัล

ผู้จัดทำ

1. นางสาว เพ็ญฤดี ตั้งสมรพงษ์
2. นาย ภัคดี วรรณมงคล

.....อาจารย์ที่ปรึกษา
(รศ.ดร. พุศศักดิ์ ชีวสุวิทย์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมความเร็วของเซอร์โวมอเตอร์โดยใช้การประมวลผล
สัญญาณดิจิทัล

Speed of servo motor controlled by Digital Signal Processing

โดย นางสาว เพ็ญฤดี ตั้งสมรพงษ์ 36.014303
นาย ภัคดี วรเดชมงคล 36.014308

อาจารย์ที่ปรึกษา รศ.ดร. พุศศักดิ์ ชิวสุวิทย์
อาจารย์ ปรึกษา อุดคภิมาพันธุ์

บทคัดย่อ

ในระบบการควบคุมปัจจุบัน เพื่อควบคุมระบบให้มีพฤติกรรมดังต้องการ และมีเสถียรภาพที่ดีขึ้น โดยใช้การควบคุมแบบต่าง ๆ ในโครงการนี้ได้นำระบบการควบคุมมอเตอร์มาศึกษาโดยต้องการให้ระบบดังกล่าวมีพฤติกรรมแบบเซอร์โว โดยประยุกต์ใช้การควบคุมระบบแบบสัดส่วนร่วมกับอินทิกรัล ควบคุมระบบมอเตอร์ซึ่งมีการควบคุมในตัวเป็นแบบสัดส่วนร่วมกับเดอริเวทีฟ และ ประมวลผลในเชิงดิจิทัล โดยใช้ TMS320c50 ทำหน้าที่เป็น ตัวประมวลผลเชิงเลข เพื่อควบคุมระบบให้มีพฤติกรรมตามต้องการได้

Abstract

In modern control systems , in order to manipulate the systems to have the desired behavior and better stability , various methods are applied to the systems. In this project, motor control systems are studied. It is desired that the systems have servo mechanism behaviors. This is done by applying the Proportional-Integral methods to the motors that use the Proportional-Derivative methods for internal controls, and the digital processing is done by using TMS320c50 as the digital signal processor to control the systems in order to obtain the desired behaviors.

สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีการควบคุม (CONTROL THEORY)	3
	2.1 ระบบการควบคุมแบบลูปปิด และระบบเซอร์โว	3
	2.2 การควบคุมแบบ P , PI	4
	2.3 ระบบการควบคุมแบบไม่ต่อเนื่องของ P และ PI	5
บทที่ 3	การประมวลผลสัญญาณเชิงเลข (DIGITAL SIGNAL PROCESSING)	8
	3.1 ทฤษฎีการประมวลผลเชิงเลข	8
	3.2 TMS320c5X	14
บทที่ 4	HARDWARE	24
บทที่ 5	การทดลอง สรุปผลและวิจารณ์	32

ภาคผนวก

กิตติกรรมประกาศ

เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

		หน้า
รูปที่ 1.1	BLOCK DIAGRAM แสดงส่วนประกอบต่าง ๆ ของระบบควบคุม	2
รูปที่ 2.1	ระบบควบคุมแบบเปิด	3
รูปที่ 2.2	ระบบควบคุมแบบปิด	3
รูปที่ 3.1	ระบบการประมวลผลสัญญาณเชิงอุปมาณโดยใช้ ระบบประมวลผลสัญญาณเชิงเลข	12
รูปที่ 3.2	แสดง internal hardware ของ TMS320c50	17
รูปที่ 3.3	แสดง BASIC BLOCK DIAGRAM ของ TMS320c50	18
รูปที่ 3.4	แสดง MEMORY MAP ของ DSK C50	19
รูปที่ 3.5	แสดงการเชื่อมโดยกับ PC	20
รูปที่ 3.6	แสดง DSK	21
รูปที่ 3.7	แสดงขั้นตอนการพัฒนา SOFTWARE	22
รูปที่ 4.1	แสดง HARDWARE ตรวจจับทิศทางการหมุน	25
รูปที่ 4.2	แสดงวงจรนับ 16 bit	25
รูปที่ 4.3	แสดงภาพของ 16 bit counter	26
รูปที่ 4.4	แสดงส่วนประกอบภายในของ 16 bit counter	27
รูปที่ 4.5	แสดงภาพของ Interface module	29
รูปที่ 4.6	แสดงส่วนประกอบภายในของ Interface module	30
รูปที่ 5.1	แสดงสัญญาณ SETPOINT และผลตอบสนองเมื่อ SETPOINT เป็นสัญญาณ sine wave	32
รูปที่ 5.2	แสดงสัญญาณ SETPOINT และผลตอบสนองเมื่อ SETPOINT เป็นสัญญาณ triangle wave	33
รูปที่ 5.3	แสดงสัญญาณ SETPOINT และผลตอบสนองเมื่อ SETPOINT เป็นสัญญาณ rectangular wave	33
รูปที่ 5.4	Flowchart แสดงการควบคุมแบบสัดส่วน	35
รูปที่ 5.5	BLOCK DIAGRAM แสดง P-controller	36

บทที่ 1

บทนำ

เนื่องจากอุตสาหกรรมของประเทศ ในขณะนี้มีการแข่งขันสูง และมีความเป็นไปได้ที่จะสรรหาเทคโนโลยีที่ทันสมัยมาใช้ในอุตสาหกรรม เพื่อความรวดเร็ว เป็นมาตรฐาน ง่ายต่อการใช้ และการติดตั้ง ซึ่งในปัจจุบันมีความเป็นไปได้ที่แนวโน้มงานเกี่ยวกับด้าน Control จะถูกนำมาใช้ ซึ่งในสมัยก่อนนั้น ศาสตร์ทาง Mechanic มีผลมากต่องานทางด้านนี้ แต่เมื่อมีการพัฒนาด้าน Electronic และ Microprocessor ขึ้นมา การทำงานทางอุตสาหกรรมซึ่งแต่ก่อนต้องอาศัยเครื่องจักร เครื่องกล และความเชี่ยวชาญของช่างมาทำงาน ซึ่งช้าและให้ผลที่ไม่แน่นอน ก็ถูกแทนที่ด้วยวงจร Electronic แผงเล็กๆ ซึ่งสามารถที่จะ Simulate กระบวนการแทบทุกอย่างไว้ข้างในโดยเพียงการป้อน Input และรอรับ Output เท่านั้น

จากความเจริญของเทคโนโลยีทั้งสองดังกล่าวมาแล้วทำให้ระบบการควบคุมในปัจจุบัน มีแนวโน้มในการใช้สัญญาณดิจิทัลมาทดแทนการควบคุมโดยใช้สัญญาณอนาลอก ซึ่งเป็นระบบการควบคุมแบบดั้งเดิม เนื่องจากผลดีที่เห็นได้ชัดคือ ความเที่ยงตรง รวดเร็ว และความน่าเชื่อถือของระบบที่เพิ่มมากขึ้น

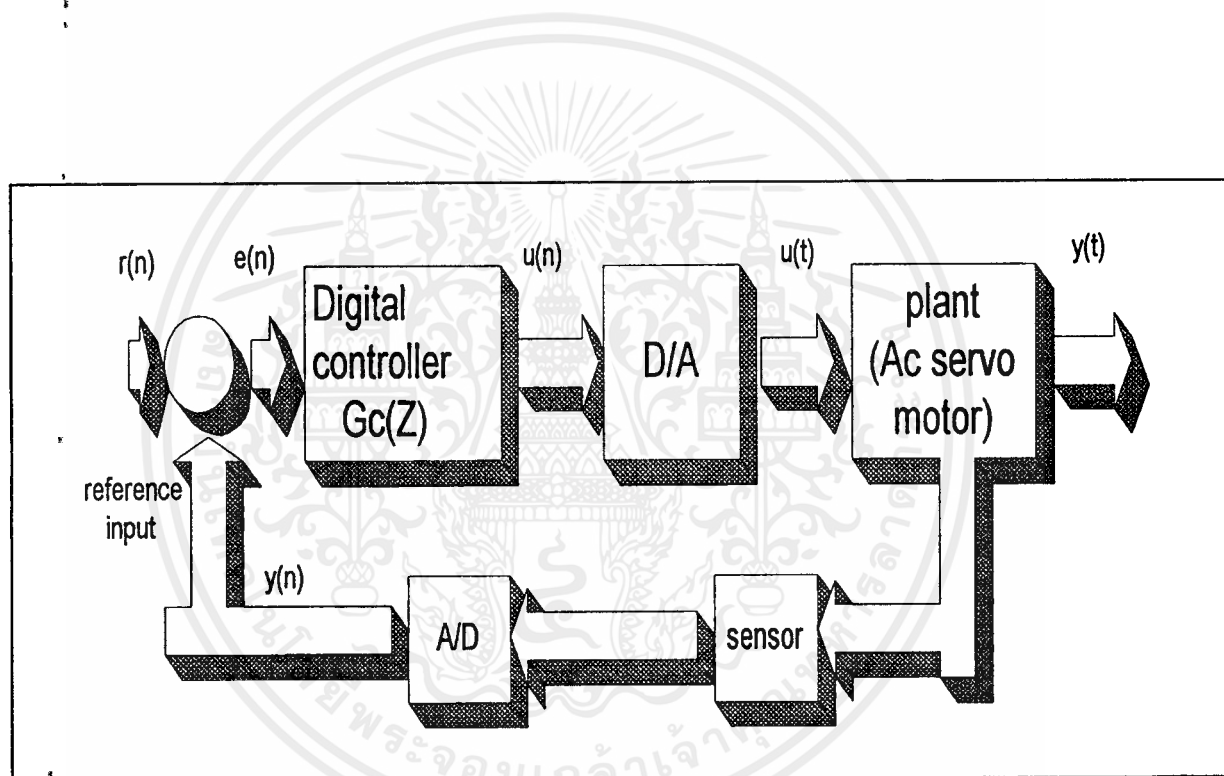
โครงการนี้มุ่งนี้มุ่งตอบสนองของความต้องการ การควบคุมโดยใช้สัญญาณดิจิทัล ซึ่งต้องอาศัยศาสตร์ความรู้ในด้านต่าง ๆ ดังเช่น

- ความรู้ในเรื่องการควบคุมระบบ ในลักษณะต่าง ๆ ซึ่งสำหรับโครงการนี้ ได้ใช้การควบคุม แบบ PI (การควบคุมแบบสัดส่วน บวก อินทิกรัล)
- ความรู้ในเรื่องการแปลง การควบคุมแบบอนาลอกสู่การควบคุมแบบดิจิทัล ซึ่งต้องอาศัยการจับเวลาที่มีคาบที่แน่นอน เพื่อนำสัญญาณนั้นมาใช้ ซึ่งต้องอาศัยความรู้ในเรื่องของการแปลง ลาปลาซและ Z - Tranfrom
- ความรู้ในระบบ และพฤติกรรมที่นำมาศึกษา ในที่นี้ ก็คือการทำงานของมอเตอร์ และระบบ เซอร์โว มอเตอร์ นั้นเอง

ในโครงการนี้ได้พยายามรวบรวมความรู้ที่ต้องใช้ในการควบคุมความเร็วของ เซอร์โว มอเตอร์ โดยนำตัวประมวลผลสัญญาณดิจิทัล มาใช้เพื่อให้บรรลุวัตถุประสงค์ของโครงการ

วัตถุประสงค์

1. ศึกษาการนำสัญญาณดิจิทัลเพื่อนำไปใช้ในระบบควบคุม รวมทั้งกรรมวิธีขั้นตอนเพื่อเข้าสู่การควบคุมระบบดิจิทัล โดยประยุกต์การควบคุม โดยใช้หลักของ PID Controller
2. ศึกษาการทำงานของ DSK (Digital signal processing Starter Kit) เช่น การติดต่อ ข้อดี ข้อเสีย การเขียนโปรแกรม เป็นต้น
3. ศึกษาการทำงาน ,ส่วนประกอบ ของระบบ Servo motor รวมทั้งศึกษารายละเอียดต่าง เพื่อประกอบการเขียน Program เช่น ศึกษา motor , driver , encoder , sensor เพื่อนำความสัมพัทธ์เหล่านี้มาสร้างระบบควบคุม เพื่อพัฒนาการทำงาน



รูปที่ 1.1 Block diagram แสดงส่วนประกอบต่างๆของระบบควบคุม

บทที่ 2

ทฤษฎีการควบคุม (CONTROL THEORY)

2.1 ระบบการควบคุมแบบลูปปิด และระบบเซอร์โว

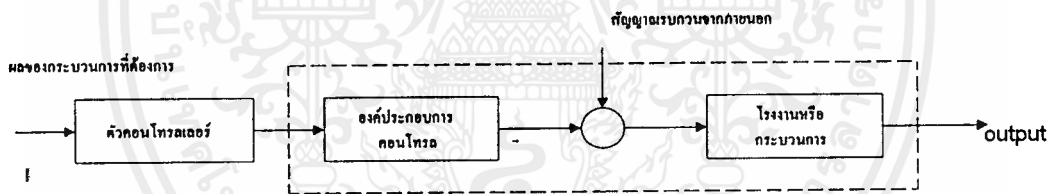
ระบบคอนโทรล

ระบบคอนโทรล คือ ระบบที่อาศัยพื้นฐานการป้อนกลับเพื่อควบคุมให้ได้ผลตอบสนองของระบบเป็นไปตามที่เราต้องการ

พื้นฐานในการวิเคราะห์ระบบคอนโทรลกระทำได้โดยอาศัยหลักทฤษฎีระบบลิเนียร์ โดยกำหนดถึงความสัมพันธ์ของอินพุท-เอาพุทของส่วนประกอบของระบบ ดังนั้นส่วนประกอบของระบบหรือกระบวนการที่เราจะทำการคอนโทรลสามารถแสดงได้ด้วยบล็อกไดอะแกรม ดังแสดงในรูป

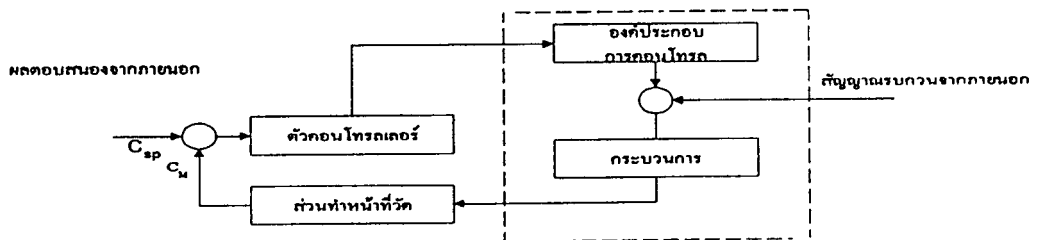
ระบบคอนโทรลแบ่งออกได้เป็น 2 แบบ คือ

1. ระบบคอนโทรลแบบลูปเปิด (open loop) คือ ระบบที่มีตัวคอนโทรลเลอร์เป็นตัวควบคุมเพื่อให้ได้ผลตอบสนองตามที่เราต้องการ ระบบแบบนี้ไม่มีการป้อนกลับแสดงดังในรูป



รูปที่ 2.1 ระบบควบคุมแบบเปิด

2. ระบบคอนโทรลแบบลูปปิด (close loop) หรือ แบบมีการป้อนกลับ คือระบบที่มีการป้อนกลับเอาเอาท์พุทของระบบกลับไปเปรียบเทียบกับอินพุทของระบบจะได้เป็นความแตกต่างหรือเออร์เรอร์ (error) ป้อนไปให้ตัวคอนโทรลเลอร์เพื่อไปคอนโทรลระบบหรือกระบวนการให้ได้ผลตอบสนองตามเราต้องการ



รูปที่ 2.2 ระบบควบคุมแบบปิด

2.2 การควบคุมแบบ P, PI

2.2.1 การควบคุมแบบสัดส่วน Proportional Controller (P)

เครื่องควบคุมแบบสัดส่วน คือ เป็นชนิดที่ง่ายที่สุดของเครื่องควบคุม โดยยกเว้นเครื่องควบคุมแบบ เปิด-ปิด ซึ่งจะไม่ขอกล่าวถึงในที่นี้ สมการที่อธิบายการทำงานของเครื่องควบคุมแบบสัดส่วนเป็นดังนี้

$$m(t) = \bar{m} + K_c[r(t) - c(t)]$$

หรือ

$$m(t) = \bar{m} + K_c e(t)$$

เมื่อ $m(t)$ คือ ทางออกของเครื่องควบคุม, psig หรือ mA

$r(t)$ คือ ค่าเป้าหมาย, psig หรือ mA

$c(t)$ คือ ตัวแปรที่ถูกควบคุม, psig หรือ mA เป็นสัญญาณที่ได้จากอุปกรณ์ส่งสัญญาณ

$e(t)$ คือ สัญญาณผิดพลาด, psig หรือ mA เป็นความแตกต่างระหว่างค่าเป้าหมายกับตัวแปรที่ถูกควบคุม

K_c คือ อัตราการขยายของเครื่องควบคุม, psig/psig, mA/mA

\bar{m} คือ ค่าไบอัส, psig หรือ mA เป็นค่าทางออกของเครื่องควบคุม เมื่อสัญญาณผิดพลาดเป็นศูนย์ ค่านี้ปกติจะถูกตั้งไว้ในระหว่างการปรับเทียบ เครื่องควบคุมอยู่ที่ กึ่งกลางสเกล คือ 9 psig หรือ 12 psig

2.2.2 การควบคุมแบบสัดส่วนร่วมกับอินทิกรัล Proportional-Integral Controller(PI)

กระบวนการส่วนใหญ่ไม่สามารถที่จะถูกควบคุม ให้เกิดค่าออฟเซตได้โดยค่าตัวแปรที่ถูกควบคุมจะต้องอยู่ที่เป้าหมายเลย จำเป็นจะต้องมีเทอมบางเทอมที่ชาญฉลาดกระทำร่วมกับการทำงานแบบสัดส่วนอย่างเดียวของเครื่องควบคุมเพื่อที่จะขจัดค่าออฟเซตออกไป และเทอมที่ชาญฉลาดอันนี้เอง คือ กริยาอินทิกรัล หรือ รีเซ็ท เพราะฉะนั้นเครื่องควบคุม ก็จะกลายเป็นแบบสัดส่วนร่วมกับอินทิกรัล โดยได้ถูกจำกัดความไว้ในสมการดังนี้

$$m(t) = \bar{m} + K_c[r(t) - c(t)] + \frac{K_c}{\tau_i} \int [r(t) - c(t)] dt$$

หรือ

$$m(t) = \bar{m} + K_c e(t) + \frac{K_c}{\tau_i} \int e(t) dt$$

เมื่อ τ_i = เวลาในการอินทิเกรต หรือ เวลารีเซ็ต , นาที/ จำนวนครั้ง

เพราะฉะนั้นเครื่องควบคุมแบบ PI จะมีสองพารามิเตอร์คืออัตราขยายและเวลาในการอินทิเกรต ซึ่งจะต้องถูกปรับแต่งเพื่อให้การควบคุมนั้นเหมาะสมที่สุด เพื่อที่จะให้เข้าใจคุณลักษณะของเวลารีเซ็ต

2.2.3 การควบคุมแบบสัดส่วนร่วมกับอินทิเกรตและอนุพันธ์ Proportional-Integral-Derivative Controller (PID)

โหมดการควบคุมอันใหม่ได้ถูกเพิ่มเข้าไปกับเครื่องควบคุมแบบ PI ก็คือ เดอริเวทีฟ หรืออาจเรียกว่า กรียาของอัตราการเปลี่ยนแปลง rate หรือ preact จุดประสงค์ก็เพื่อที่จะเป็นการคาดการณ์ล่วงหน้าเมื่อกระบวนการมีการ ทำงานโดยมองที่ อัตราการเปลี่ยนแปลงต่อเวลาของความผิดพลาด ซึ่งมันเป็นค่าของอนุพันธ์ สมการที่ใช้ อธิบายเป็นดังต่อไปนี้

$$m(t) = \bar{m} + K_c e(t) + \frac{K_c}{\tau_i} \int e(t) dt + K_c \tau_d \frac{de(t)}{dt}$$

เมื่อ τ_d = เดอริเวทีฟ หรือ อัตรา หน่วยเป็น วินาที , นาที

เพราะฉะนั้น เครื่องควบคุมแบบ PID จะมีสามพารามิเตอร์ที่จะต้องปรับแต่งเพื่อให้การควบคุมนั้นเหมาะสม

2.3 ระบบการควบคุมแบบไม่ต่อเนื่องของ P และ PI

โดยทั่วไประบบ computer control จะรับค่าจาก output ของ process เป็นรูปแบบของ จุดไม่ต่อเนื่อง (เช่นอ่านจาก ADC) โดยทั่วไป การควบคุมโดยใช้ computer จะมีการทำงานเป็น ลำดับคือ

1. รับค่าจาก process output $c(k)$
2. คำนวณค่า error , $e(k)$, จาก $e(k) = r(k) - c(k)$
3. computer ทำการคำนวณสำหรับหาค่า input ของ process $m(k)$
4. ส่ง output จาก computer $m(k)$ ให้แก่ process
5. ทำลำดับของการควบคุมต่อไป (หรือกลับไปลำดับที่ 1)

2.3.1 Proportional Control (P controller)

จากลักษณะของ

$$m(t) = K_p e(t)$$

โดยที่ค่า K_p เป็นค่า proportionality constant หรือค่า gain และรูปแบบของ discrete ($t = kT$) จึงได้

$$m(kT) = K_p e[kT]$$

หรือ $m[k] = K_p e[k]$

$$(\Delta m[k])_p = m[k] - m[k-1] = K_p (e[k] - e[k-1])$$

2.3.2 Intergral Control

ลักษณะของ integral control จะเป็นรูปแบบของ

$$m(t) = K_i \int_0^t e(\tau) d\tau$$

เมื่อ K_i เป็น integral gain การ integral จะหมายถึงพื้นที่ที่อยู่ระหว่าง $e(t)$ กับ t ในกรณีของ สมการ discrete จะแทนการ integral โดยวิธีของ numerical ซึ่งในการทดลองนี้ใช้วิธีแบบ "backward rectangular"

$$K_i \int_0^t e(\tau) d\tau \approx K_i \sum_{j=1}^k e[jT] \Delta t$$

โดยที่ $\Delta t = (k+1)T - kT = T$

$$m[kT] = K_i \sum_{j=1}^k Te[jT]$$

หรือเขียนอีกรูปแบบหนึ่งเป็น

$$m[kT] = K_i Te[kT] + K_i \sum_{j=1}^{k-1} Te[jT]$$

โดยที่

$$K_i \sum_{j=1}^{k-1} Te[jT] = m[kT - T]$$

$$m[kT] = K_i Te[kT] + m[kT - T]$$

หรือ

$$m[k] = K_i Te[k] = m[k - 1]$$

และการเปลี่ยนแปลงของ

$$(\Delta m[k])_i = m[k] - m[k-1] = K_i T e[k]$$

2.3.3 PI controller

เป็นรูปแบบของ controller ที่รวมผลของ proportional และ integral control เข้าด้วยกัน เขียนแทนในรูปแบบสมการคณิตศาสตร์เป็น

$$m(t) = K_p e(t) + K_i \int e(t) dt$$

รูปแบบของสมการ discrete จะสามารถเขียนได้โดย

1. "first-backward difference equation"

จากรูปแบบ 'backward rectangular rule' ที่แทนการ integral ด้วย

$$K_i \int e(t) dt \approx K_i \sum_{j=1}^k e[jT] \Delta T$$

$$m[kT] = K_p e[kT] + K_i \sum_{j=1}^k e[jT] \Delta T$$

$$m[kT] = K_p e[kT] + K_i \left[T e[kT] - \sum_{j=1}^{k-1} e[jT] \Delta t \right]$$

$$m[kT - T] = K_p e[kT - T] + K_i \sum_{j=1}^{k-1} e[jT] \Delta t$$

โดยที่

$$K_i \sum_{j=1}^{k-1} e[jT] \Delta T = K_p e[kT - T] - m[kT - T]$$

$$m[kT - T] = K_p e[kT] + K_i \left[T e[kT] - \left[\frac{K_p e[kT - T] - m[kT - T]}{K_i} \right] \right]$$

$$m[kT] = K_p e[kT] + K_i T e[kT] - K_p e[kT - T] + m[kT - T]$$

$$m[k] = (K_p + K_i T) e[k] - K_p e[k-1] + m[k-1]$$

2. การเปลี่ยนแปลงของ output ของ controller

$$\begin{aligned} (\Delta m[k])_{PI} &= m[k] - m[k-1] = (\Delta m[k])_p + (\Delta m[k])_i \\ &= K_p (e[k] - e[k-1]) + K_i T e[k] \\ &= (K_p + K_i T) e[k] - K_p e[k-1] \end{aligned}$$

'จัดรูปสมการใหม่จะเป็น

$$m[k] = (K_p + K_i T) e[k] - K_p e[k-1] + m[k-1]$$

บทที่ 3

การประมวลผลสัญญาณเชิงเลข (DIGITAL SIGNAL PROCESSING : DSP)

ปัจจุบันอุปกรณ์อิเล็กทรอนิกส์สมัยใหม่มักจะมีอุปกรณ์ DSP (DIGITAL SIGNAL PROCESSING) เป็นส่วนประกอบที่สำคัญ เช่น FAX/MODEM , VGA CARD , HARDDISK เป็นต้น ซึ่งในโครงการที่กำลังศึกษาอยู่ในขณะนี้ จะเป็นการนำเอา DSP มาประยุกต์ใช้ในการควบคุม SERVO MOTOR ข้อได้เปรียบส่วนหนึ่งของ DSP ซึ่งดีกว่า ไมโครคอนโทรลเลอร์ทั่ว ๆ ไป คือ ความเร็วในการทำงาน การประมวลผล และการปฏิบัติการทางคณิตศาสตร์ดีกว่าไมโครคอนโทรลเลอร์อย่างเห็นได้ชัด ทำให้สามารถควบคุมมอเตอร์ซึ่งต้องการผลตอบสนองที่เร็ว สามารถทำได้ง่ายยิ่งขึ้น โดยชิพ DSP ที่เลือกใช้ จะเป็นชิพเบอร์ TMS320c50 ซึ่งทางบริษัท TEXAS INSTRUMENT เป็นบริษัทผู้พัฒนาชิพตระกูลนี้ขึ้นมา และได้จัดทำชุดพัฒนา บอร์ด DSP STARTER KIT (DSK) ที่ประกอบด้วย ตัวชิพ DSP , คู่มือ , SOFTWARE ASSEMBLER , และ DEBUGGER ขึ้นมาด้วย จะทำให้สามารถนำมาศึกษาและพัฒนาได้สะดวกยิ่งขึ้น

3.1 ทฤษฎีการประมวลผลเชิงเลข

3.1.1 นิยามของการประมวลผลเชิงเลข

การประมวลผลเชิงเลข คือ การประมวลผลสัญญาณที่มีแอมพลิจูดของสัญญาณมีค่าเฉพาะเขตของค่าที่แน่นอนเขตหนึ่งเท่านั้น เช่น การประมวลผลสัญญาณที่ออกมาจากวงจร A/D ซึ่งจะมีสัญญาณเพียงสองค่าเท่านั้นคือ 0 V กับ 5 V เท่านั้น ซึ่งการประมวลผลสัญญาณชนิดนี้นั้นจะใช้อุปกรณ์เฉพาะอย่างในการประมวล อย่างเป็น ไมโครโปรเซสเซอร์ เป็นต้น

3.1.2 ข้อดี ข้อเสีย ของการประมวลผลเชิงเลข

อาจกล่าวได้ว่า ข้อเด่นเป็นอย่างมากของการประมวลผลสัญญาณเชิงเลขก็คือ ความเที่ยงตรง ความแม่นยำ ในการประมวลผล อย่างไรก็ตามการนำเอาระบบประมวลผลสัญญาณเชิงเลขมาใช้ร่วมกับระบบการประมวลผลสัญญาณเชิงอุปมานที่ยังมีการใช้กันมากในปัจจุบัน ก็ต้องมีข้อเสียเปรียบอยู่มากเช่นกัน ดังนั้นการกล่าวถึงข้อได้เปรียบ และข้อด้อย บางประการของการประมวลผลสัญญาณเชิงเลขจึงอาจเป็นประโยชน์บ้าง และ นอกจากนี้ยังเป็นการให้ภาพอย่างกว้าง ๆ แก่ผู้ที่จะนำเอาระบบการประมวลผลสัญญาณเชิงเลขไปประยุกต์ใช้ได้อย่างเหมาะสมยิ่งขึ้น

3.1.2.1 ข้อดีของการประมวลผลสัญญาณเชิงเลข

สามารถกล่าวได้เป็นข้อ ๆ ดังนี้

1. เหมาะสำหรับอุปกรณ์ที่ข้อมูลอยู่ในรูปแบบสัญญาณเชิงเลขอยู่แล้ว เช่น ผลลัพธ์จากคอมพิวเตอร์ ไมโครโพรเซสเซอร์ หรือ ข้อมูลจากระบบควบคุมเชิงเลข เป็นต้น ทั้งนี้เนื่องจากสัญญาณหรือข้อมูลจากอุปกรณ์เหล่านี้ ถ้าหากต้องนำไปประมวลผลในระบบประมวลผลสัญญาณเชิงอุปมาน ก็จำเป็นต้องมี วงจรแปลงรูปแบบสัญญาณเชิงเลขเป็นเชิงอุปมาน (Digital to Analog converter) เพื่อแปลงสัญญาณเชิงเลขให้เป็นสัญญาณเชิงอุปมานก่อน หลังจากประมวลผลด้วยระบบประมวลผลเชิงอุปมานแล้ว ก็ต้องแปลงผลลัพธ์ที่เป็นสัญญาณเชิงอุปมานไปเป็นสัญญาณเชิงเลขด้วย ก็คือต้องใช้ วงจรแปลงรูปแบบสัญญาณเชิงอุปมานเป็นเชิงเลข (Analog to Digital converter) เพื่อส่งกลับไปยังอุปกรณ์เชิงเลขต่อไป ซึ่งจะเห็นว่าระบบประมวลผลมีความสลับซับซ้อนมากขึ้น นอกจากนี้ถ้าหากเป็นระบบที่ต้องการทำการประมวลผลสัญญาณพร้อมกันหลายสัญญาณ ก็จะทำให้ระบบยุ่งยากมากขึ้น อีกทั้งในปัจจุบัน A/D หรือ D/A ที่มีประสิทธิภาพสูงและมีความเร็วในการแปลงสูง ยังมีราคาแพงอยู่
2. อุปกรณ์ทางด้านเชิงเลข หรือ Digital มีราคาถูก ขนาดเล็ก มีประสิทธิภาพสูง ความแม่นยำและความแน่นอนสูง นอกจากนี้การพัฒนาให้มีประสิทธิภาพสูงก็เป็นไปอย่างรวดเร็ว ข้อนี้เป็นข้อได้เปรียบที่สำคัญ เพราะว่าการประมวลผลสัญญาณเชิงเลขสามารถคำนวณได้อย่างแม่นยำ และต้องการให้มีความละเอียดเท่าใดก็ได้ แต่สำหรับการประมวลผลเชิงอุปมาน การคำนวณที่ให้ความละเอียดเกินกว่าหนึ่งในพันส่วน หรือ 0.001 นั้นทำให้ยากมาก นอกจากนี้ ชิ้นอุปกรณ์ ที่ใช้ในระบบของการประมวลผลสัญญาณเชิงอุปมาน เช่น ตัวต้านทาน ตัวขยายสัญญาณ ยังมีคุณสมบัติ แปรค่าไปตามสภาวะแวดล้อม เช่น อุณหภูมิ ความชื้น อายุการใช้งาน ด้วย ทำให้ความแม่นยำ และความเชื่อถือได้ของระบบการประมวลผลเชิงอุปมานต่ำ ถ้าหากมีการพัฒนาให้อุปกรณ์ประมวลผลเชิงเลขมีราคาถูก ก็จะเป็นผลดีอย่างยิ่ง

3. การรับ ส่ง ข้อมูล หรือ สัญญาณเชิงเลข ทำได้แม่นยำกว่า ทั้งนี้เนื่องจากสัญญาณเชิงเลขมีแค่ 2 ระดับ คือ 0 กับ 1 เท่านั้น ถ้าหากรูปคลื่นสัญญาณผิดเพี้ยนไปก็สามารถแก้ไข และสร้างขึ้นใหม่เหมือนเดิมโดยง่าย
4. การประมวลผลสัญญาณเชิงเลข ทำได้ง่าย ทั้งนี้เนื่องจาก ขั้นตอนวิธีการประมวลผลสัญญาณมักประกอบด้วย การบวก การลบ การคูณ การหาร และการเลื่อนตัวเลขเท่านั้น
5. ระบบประมวลผลสัญญาณเชิงเลข สามารถทำเป็นแบบ ระบบแบ่งกันใช้เวลาได้ ดังนั้นจึงสามารถทำการประมวลผลพร้อม ๆ กันหลายช่องสัญญาณได้ และนอกจากนี้ในระบบเดียวกันยังสามารถโปรแกรมให้ทำงานได้หลายรูปแบบด้วย
6. ระบบประมวลผลสัญญาณเชิงเลข มีความคล่องตัวสูง ทั้งนี้เนื่องจากสามารถทำการ มัลติเพล็กซ์ กับข้อมูล หรือ สัญญาณเสียง หรือ สัญญาณภาพได้ การมัลติเพล็กซ์ ยังสามารถทำเป็นแบบ การมัลติเพล็กซ์แบบแบ่งเวลา หรือ การมัลติเพล็กซ์แบบแบ่งรหัสได้ นอกจากนี้การส่งสัญญาณยังส่งได้ในอัตราบิตต่าง ๆ กันได้

3.1.2.2 ข้อดีของการประมวลผลสัญญาณเชิงเลข

นอกจากข้อดีที่กล่าวมาแล้ว การประมวลผลสัญญาณเชิงเลขทำให้เกิดข้อดีหลายประการคือ

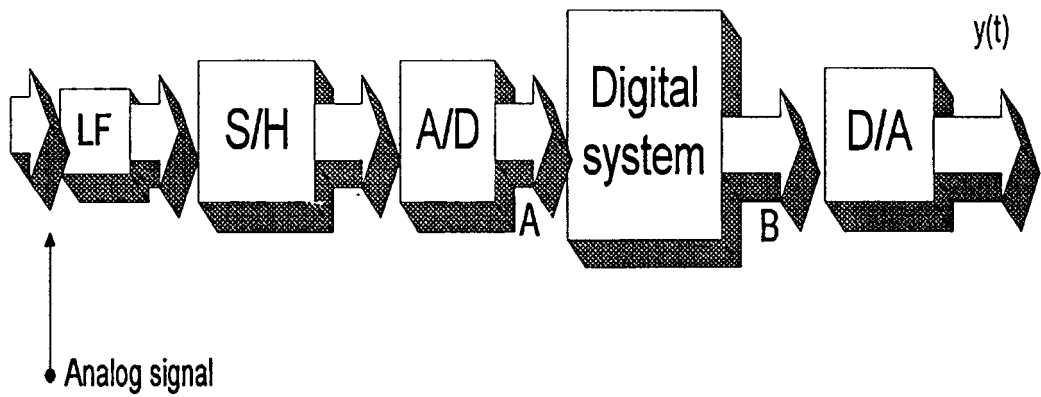
1. ระบบการประมวลผลสัญญาณเชิงเลขต้องมีสัญญาณสำหรับการซิงโครไนซ์ การจัดเวลา และการกำหนดรอบ ของข้อมูลไว้ด้วย ถ้าหากสัญญาณเหล่านี้สูญหาย หรือ ผิดพลาดไป การทำงานของระบบก็จะผิดพลาดไปด้วย

สนอง เฟสไม่เป็นเชิงเส้น จึงอาจทำให้สัญญาณเกิดความผิดเพี้ยนได้ เช่นเมื่อเราส่งสัญญาณรูปเหลี่ยมไปบนสายส่ง สัญญาณที่รับได้ไม่เป็นรูปเหลี่ยมเหมือนเดิม

4. เนื่องจากเราต้องการออกแบบ ระบบประมวลผลสัญญาณเชิงเลข ให้มีความคล่องตัวสูง สามารถใช้งานได้หลายรูปแบบ ดังนั้นอาจทำให้การออกแบบระบบประมวลผลสัญญาณเชิงเลขมีความซับซ้อนมาก ซึ่งรวมทั้งด้านการซอมแซม บำรุงรักษา และจัดทำคู่มือใช้งานด้วย
5. แถบความถี่ปฏิบัติงานของระบบประมวลผลสัญญาณเชิงเลข ต่ำกว่าแถบความถี่ปฏิบัติงานของระบบประมวลผลเชิงอุปมานมาก ข้อจำกัดนี้เนื่องมาจากอุปกรณ์ที่ใช้หรือประกอบขึ้นเป็นระบบประมวลผลสัญญาณเชิงเลข เช่น วงจรเกต วงจรฟลิปฟล็อป จีสเตอร์ วงจรสุ่ม และคงค่าสัญญาณ เป็นต้น วงจรเหล่านี้ต่างมีความเร็วสูงสุดในการทำงานจำกัดอยู่ค่าหนึ่ง ซึ่งในปัจจุบันยังมีค่าต่ำมาก จึงเป็นผลทำให้ระบบการประมวลผลสัญญาณเชิงเลขมีความเร็วต่ำ ตัวอย่างเช่น ถ้าใช้ไมโครโปรเซสเซอร์ ที่มีสัญญาณนาฬิกาขนาด 1 Mhz เมื่อนำไปสร้างเป็นระบบประมวลผลสัญญาณเชิงเลข จะใช้ได้กับสัญญาณที่มีความถี่สูงสุดประมาณ 10 ถึง 20 Khz เท่านั้น

3.1.3 ทฤษฎีการสุ่มตัวอย่าง

อาจกล่าวได้ว่า สัญญาณในธรรมชาติส่วนมาก เช่นสัญญาณเสียง สัญญาณสั้น สะเทือนของพื้นโลก คลื่นหัวใจ หรือการแปรค่าไปของอุณหภูมิ เหล่านี้เป็นไปในลักษณะแบบต่อเนื่องกับพิสัยเวลา หรือ กล่าวได้ว่าเป็นสัญญาณเชิงอุปมาน การนำสัญญาณเหล่านี้ไปประมวลผลในลักษณะการประมวลผลสัญญาณเชิงเลข หรือ การประมวลผลสัญญาณเชิงเต็มหน่วย (discrete signal processing) ได้ ต้องใช้ระบบการประมวลผลตามรูปที่ 3.1



รูปที่ 3.1 ระบบการประมวลผลสัญญาณเชิงอุปมานโดยใช้ระบบประมวลผลสัญญาณเชิงเลข

วงจร S/H เป็น วงจรสุ่มและคงค่าสัญญาณไว้ เพื่อให้วงจร A/D ทำการแปลงเป็นตัวเลข อีกทีหนึ่ง สังเกตว่า ระบบประมวลผลสัญญาณเชิงเลข เป็นส่วนของระบบที่อยู่ระหว่าง A และ B โดยที่สัญญาณที่จุดนี้เป็นสัญญาณที่ถูกแปลงเป็นตัวเลขแล้ว

อย่างไรก็ตามการเปลี่ยนสัญญาณเชิงอุปมานมาเป็นสัญญาณเชิงเลขนั้น ในเบื้องต้น ต้องมีการสุ่มตัวอย่างก่อน ซึ่งความถี่ในการสุ่มตัวอย่างโดยไม่ทำให้สัญญาณสูญเสียข้อมูลไปนั้น ทฤษฎีการสุ่มตัวอย่าง (sampling theory) ของ แชนนอน (Shannon) กล่าวไว้ว่า

“ ถ้าหากเรามีสัญญาณเชิงอุปมาน $x(t)$ ที่ค่า การแปลงฟูริเยร์ หรือ สเปกตรัมกำลัง (power spectrum) ของมันมี แถบความถี่ปฏิบัติ เท่ากับ f_0 หรือ

$$f_s \geq 2f_0$$

โดยทั่วไปเราอาจสุ่มตัวอย่างด้วยค่าความถี่ $f_{SN} = 2f_0$ พอดี ค่าความถี่นี้มีชื่อเรียกว่า ความถี่ไนควิสต์ (Nyquist frequency) และ คาบเวลา $T_n = 1/(2f_0)$ นี้เรียกว่า ช่วงเวลาสุ่มตัวอย่างไนควิสต์ (Nyquist interval) “

ในทางปฏิบัติเพื่อหลีกเลี่ยงผลของ ปราคฏการณ์ไม่เป็นเชิงเส้นที่อาจเกิดจากการสุ่มตัวอย่าง เรามักใช้ความถี่ในการสุ่มตัวอย่าง f_s มากกว่าค่า ความถี่ไนควิสต์ หรือ f_{SN} ขึ้นไป ส่วนจะมีค่ามากกว่าเท่าใดนั้นขึ้นกับลักษณะงาน ไม่ได้มีการกำหนดค่าที่แน่นอน อาจใช้เป็น $2.5f_0$ หรือ $5f_0$ หรือ $10f_0$ ก็ได้ ส่วนรายละเอียดของความไม่เป็นเชิงเส้นนั้นไม่ขอกล่าวไว้ในที่นี้

ตามทฤษฎีการสุ่มตัวอย่างของ แชนนอน นั้นเห็นได้ว่าการสุ่มตัวอย่างสัญญาณได้ถูกต้อง ก็ต่อเมื่อรู้ค่า แถบความถี่ปฏิบัติงานของสัญญาณ หรือ พุดอีกนัยหนึ่ง สัญญาณต้องมีแถบความถี่ปฏิบัติงานจึงจะทำการสุ่มตัวอย่างได้ ดังนั้นในบางครั้งเพื่อให้มั่นใจได้ว่าสัญญาณที่ทำการประมวลผล ถูกประมวลผลอย่างถูกต้อง ในภาคแรกของระบบประมวลผลเชิงเลขเติมหน่วย และ เชิงเลข จึงอาจมี วงจรกรองผ่านความถี่ต่ำ (low pass filter) ไว้เป็นตัวกำหนดแถบความถี่ปฏิบัติงานของสัญญาณด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.4 บทนิยามของการแปลง Z

ถ้าหากเรามีลำดับสัญญาณเข้าใน โดเมนเวลา (time domain) หรือ $x(0)$, $x(1)$, , $x(n)$ ซึ่งเราสามารถเขียนแทนลำดับนี้ด้วยสมการ

$$X(n) = \sum x(m) \delta(n-m)$$

และ ถ้าหากเราทำ การแปลงลาปลาซ ซึ่งจะเขียนด้วยตัวดำเนินการ $L\{\}$ ของสมการจะได้

$$L\{X(nT)\} = L\{\sum X(mT)\delta((n-m)T)\} \text{ เปลี่ยนใหม่จะได้}$$

$$L\{X(nT)\} = \sum X(mT) L\{\delta((n-m)T)\} \dots\dots\dots(1)$$

โดยที่ $L\{\delta(n-m)T\} = \exp\{-mST\}$ ดังนั้น นิยามของการแปลง Z คือ

$$X(Z) = L\{X(nT)\} = \sum X(nT) \exp(-mST)$$

$$X(Z) = \sum X(mT) Z^m \dots\dots\dots(2)$$

เมื่อ Z เป็นจำนวนเชิงซ้อน หรือ $Z = \exp(-ST)$ และโดยทั่วไปจะให้ $T = 1$ เนื่องจาก ธรรมชาติ m ของการแปลง Z ในสมการข้างบน แปรค่าจาก $-\infty$ ถึง ∞ ดังนั้น การแปลง Z นี้จึงมีชื่อเรียกอีกอย่างว่า ผลการแปลง Z สองข้าง (two-side Z-transform) แต่ในทางปฏิบัติเรามักจะมีลำดับ $X(m)$ โดยที่ m มีค่ามากกว่าศูนย์ เพราะฉะนั้น จึงเรียกว่า ผลการแปลง Z ข้างเดียว (one-side Z-transform) ซึ่งนิยามได้โดย

$$X(Z) = \sum X(m) Z^m \dots\dots\dots(3)$$

เราจะเห็นได้ชัดจากสมการ (1) และ (2) ว่าแท้จริงแล้ว การแปลง Z ก็คือ การประยุกต์ใช้ การแปลงลาปลาซ กับ สัญญาณที่เป็นลำดับ นั่นเอง

3.2 TMS320c5X

3.2.1 รายละเอียดโดยทั่วไปของ TMS 320

ตระกูล TMS 320 เป็น VLSI Chip ที่ทำหน้าที่ผลิต DSP (Digital Singnal Processing) ประกอบไปด้วย 16 bit ที่คงที่และ 32 bit ลอยตัวมีคุณภาพและความเหมาะสมในด้านต่อไปนี้

1. มีชุดคำสั่งที่มีความยืดหยุ่นสูง
2. การทำงานมีความยืดหยุ่น
3. ปฏิบัติการได้รวดเร็ว
4. มีโครงสร้างการทำงานแบบขนาน
5. ราคาไม่แพงเกินไป ...

ตระกูล TMS 320 เริ่มต้นที่ TMS 32010 โดยบริษัท Texas Instrument

ปัจจุบันประกอบด้วย 5 รุ่น คือ

C1x , C2x , C3x , C4x , C5x

3.2.2 โครงสร้างโดยสังเขป

รุ่น C5x ประกอบด้วย C50., C51 , C53 ซึ่งใช้เทคโนโลยีของการทำวงจร cmos integrated โดยโครงสร้างเดิมมีต้นแบบมาจาก C25 (คือ มีการแบ่งแยก bus สำหรับ Program memory และ Data memory นอกจาก memory chip แล้วยังมีชุดคำสั่งพิเศษที่ยืดหยุ่น รวดเร็ว ทำให้ C5x สามารถทำงานได้เร็วกว่า 28 MIPS)

3.2.3 ความก้าวหน้าของรุ่น C5x

- 3.2.3.1 โครงสร้างมีความคล่องตัวและประยุกต์ใช้ได้หลากหลายขึ้น
- 3.2.3.2 เป็นรูปแบบของสถาปัตยกรรมที่ออกแบบมาเพื่อให้เร็วต่อการพัฒนา
- 3.2.3.3 ความก้าวหน้าของเทคโนโลยีของ IC ทำให้ประสิทธิภาพดีขึ้น
- 3.2.3.4 สามารถใช้งานได้ง่ายและรวดเร็วขึ้น
- 3.2.3.5 ชุดภาษามี Algorithm ที่ รวดเร็วและสามารถประยุกต์ใช้กับภาษาชั้นสูงได้
- 3.2.3.6 ประหยัดกำลังไฟฟ้ามากขึ้น และมีการแผ่รังสีความร้อนน้อย

3.2.4 โครงสร้างทั่วไปของรุ่น C5x

โครงสร้างของ TMS 320 DSP ประกอบด้วยส่วนหลัก ๆ ดังต่อไปนี้

1. หน่วยประมวลผลกลาง
2. หน่วยความจำ
3. ส่วนวงจรติดต่อรอบนอก

ดังที่กล่าวมาแล้วว่า C5x มีโครงสร้างที่คล้ายคลึงกับ C25 คือ มีโครงสร้างทาง Hardware ที่ก้าวหน้ามี bus แยกสำหรับหน่วยความจำ และส่วน Program ทำให้การปฏิบัติงานดีขึ้น

- C5x ใช้หลักการ 2' complement
- ALU ของ C5x เป็นหน่วยการคำนวณโดยทั่ว ๆ ไป มีขนาด 32 bit
- ALU จะรับ word ขนาด 16 bit จาก data memory หรือ ได้มาจากคำสั่ง และรับ 32 bit จาก multiplier นอกจากนี้ ALU จะสามารถปฏิบัติการทาง ตรรกได้ด้วย
- accumulator จะเก็บผลลัพธ์จาก ALU และทำหน้าที่เป็น input ครั้งที่สอง ให้แก่ ALU , accumulator มีขนาดความยาว 32 bit แบ่งเป็น high order word (bit ที่ 31-16) และ low order word (bit ที่ 15-0) ใน 1 คำสั่งจะถูก แบ่ง เป็น high order word และ low order word เก็บไว้ใน accumulator buffer ใน memory ถ้าเป็นการกระทำที่รวดเร็วจะมี buffer ขนาด 32 bit โดย ตรง
- ในการบวกโดยใช้ ALU มี PLU (Parallel logic unit) ทำหน้าที่โดยตรงโดย ไม่มีผลกระทบบกับ accumulator PLU จะทำหน้าที่เป็นตัวจัดการระดับ bit สำหรับการ control ที่ความเร็วสูงให้ง่ายต่อการ set , test ,clear bit โดย register สถานะ
- Multiplier คูณด้วยขนาด 16*16 bit ใช้หลักการของ 2' complement ให้ ผลลัพธ์ = 32 bit ใน 1 รอบการทำงาน ประกอบด้วยส่วนประกอบ 3 ส่วน ดังต่อไปนี้

1. multiplier carry
2. product register
3. TREG0 (Temporary register)

TREG0 จะทำหน้าที่เก็บตัวตั้ง

PROG จะทำหน้าที่ในการเก็บผลลัพธ์ ของการคูณ ตัวคูณจะรับ มาจาก data memory , และรับจาก program memory เมื่อใช้คำสั่ง MAC/MACD , MADS/MADD หรือ รับจาก MPY ในกรณีที่คำสั่งนั้นต้องทำอย่างรวดเร็ว

- Shifter มีขนาด 16 bit เชื่อมต่อกันกับ ALU Shifter จะ Shift left bit ที่ 0 - 16 ตามคำสั่งที่ program หรือ ที่ระบุไว้ใน TREG1
- LSBS ของผลลัพธ์จะถูกทำให้เป็น 0 ในขณะที่ MSBS อาจเป็นได้ทั้ง 0 หรือ เป็น sign extented ของ ST1 (status register)

3.2.5 DSK BOARD TMS320c50

3.2.5.1 ส่วนประกอบหลัก

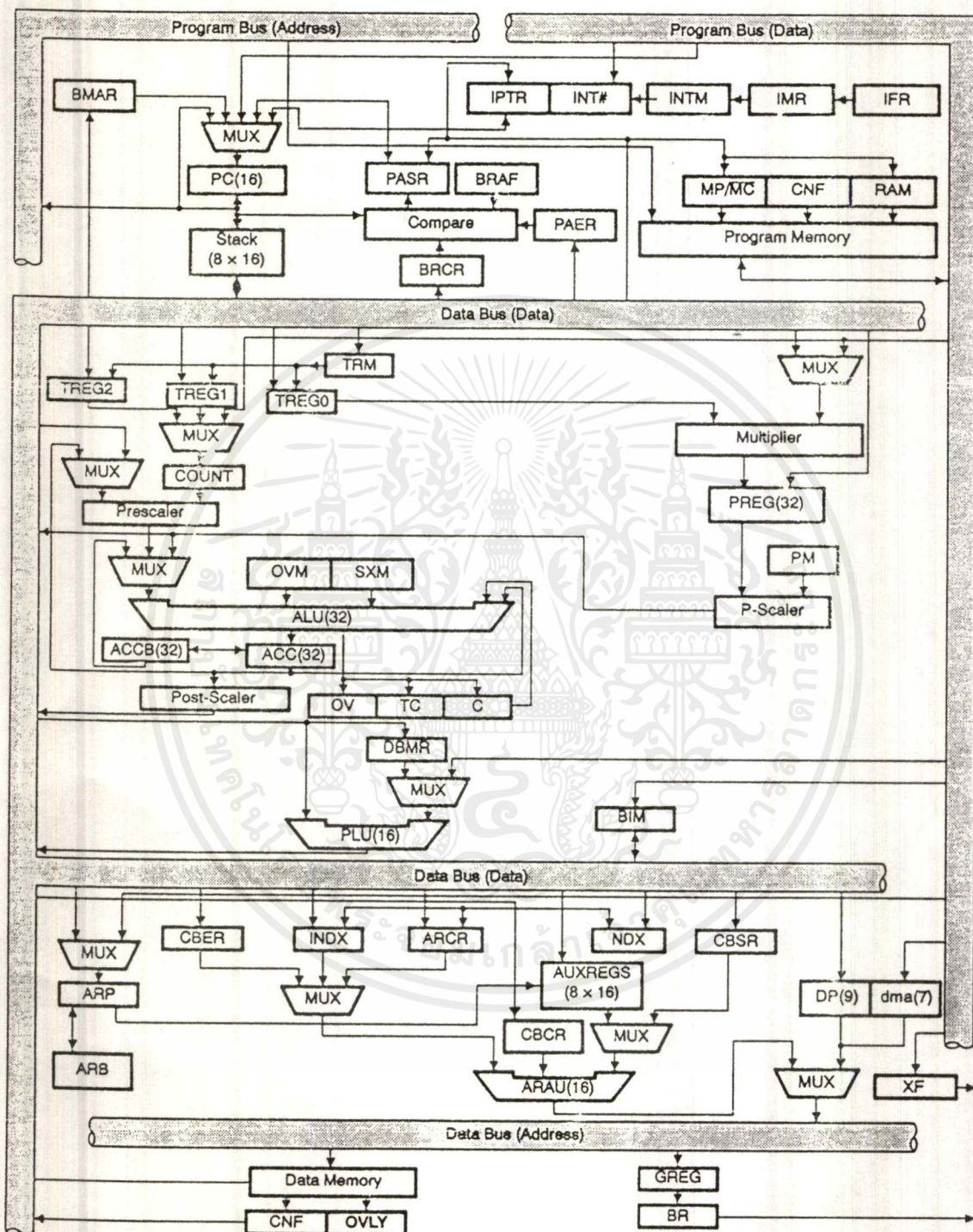
1. ชิพ DSP TMS320c50 fixed-point DSP
2. 50 ns instruction cycle time
3. 32k-byte PROM (Programmable Read Only Memory)
4. TLC320c40 (Analog Interface Circuit)
5. Standard RCA connector สำหรับ analog input-output
6. XDS510 emulator connector
7. I/O expansion bus สำหรับการออกแบบภายนอก

3.2.5.2 สถาปัตยกรรมภายใน

สถาปัตยกรรมภายในของ TMS320c50 ประกอบด้วยส่วนสำคัญ 3

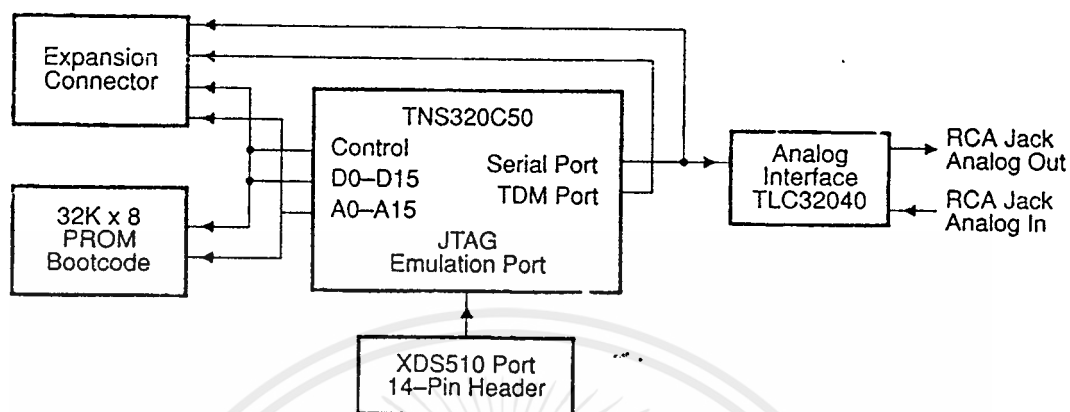
ส่วน :

- หน่วยประมวลผลกลาง (CPU - CENTRAL PROCESSING UNIT)
- หน่วยความจำ (MEMORY)
- วงจรเชื่อมต่อภายนอก (PERIPHERAL-INTERFACING CIRCUIT)



รูปที่ 3.2 แสดง internal hardware ของ TMS320c50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



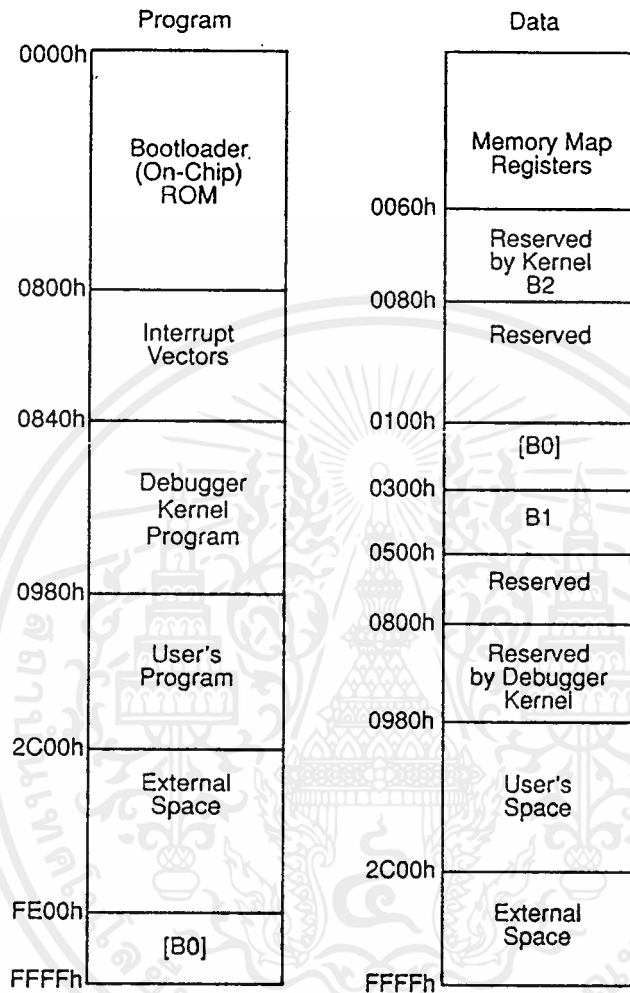
รูปที่ 3.3 แสดง BASIC BLOCK DIAGRAM ของ TMS320C50

จากรูปที่ 3.3 เป็น Basic Block Diagram ซึ่งแสดงการเชื่อมโยงระหว่าง Host-interface, Analog interface, Emulation interface ส่วนการติดต่อกับคอมพิวเตอร์ใช้ Port อนุกรม RS232 และ PROM 32k bytes จะบรรจุ kernel program สำหรับใช้ในการ boot ทุกๆ pin ของ c50 จะต่อเข้ากับ external I/O interface ซึ่ง external I/O interface จะประกอบด้วย 24 pin header จำนวน 4 ตัว , 4 pin header และ 14 pin XDS510 header อย่างละ 1 ตัว

TLC320c40 Analog Interface Circuit (AIC) ต่อเข้ากับ TMS320c50 โดย port อนุกรม และ RCA connector 2 ตัว สำหรับ input-output ที่เป็น Analog

TMS320c50 สามารถทำคำสั่ง High-speed arithmetic ได้อย่างรวดเร็วโดยใช้วิธีการประมวลผลแบบขนาน (Parallel Architecture Design)

DSK C50 เป็น DSP Application Board ที่ไม่มี External memory มีเพียง 10k RAM บน ชิพ ซึ่งเพียงพอสำหรับ โปรแกรมสนับสนุนของ DSP ส่วน kernel program จะถูกบรรจุอยู่ใน 32k 8-bit PROM โดย PROM นี้จะใช้สำหรับ load เท่านั้น หลังจากทำการ boot แล้วไม่สามารถเรียกใช้ได้



รูปที่ 3.4 แสดง MEMORY MAP ของ DSK C50

จากรูปที่ 3.4 แสดง DUAL-ACCESS: RAMDOM-ACCESS-MEMORY (DRAM) B2

ถูกใช้เป็น buffer สำหรับ STATUS REGISTER , SINGLE-ACCESS:MEMORY (SARAM)

ใช้สำหรับ program และ data memory Kernel program จะถูกเก็บบนเนื้อที่ 0x840h-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์อย่างอื่น
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038022

0x980h ถ้า Kernel program ถูก Overwrite จะมีสัญญาณ Reset เพื่อให้ DSK ทำการ Reload Kernel program ใหม่ ดังนั้น Kernel program จึงถูกเก็บไว้ใน SARAM Interrupt vector ซึ่งมีตำแหน่งระหว่าง 0x800h - 0x840h ค่า IPTR ใน PMST ไม่สามารถทำการแก้ไขได้

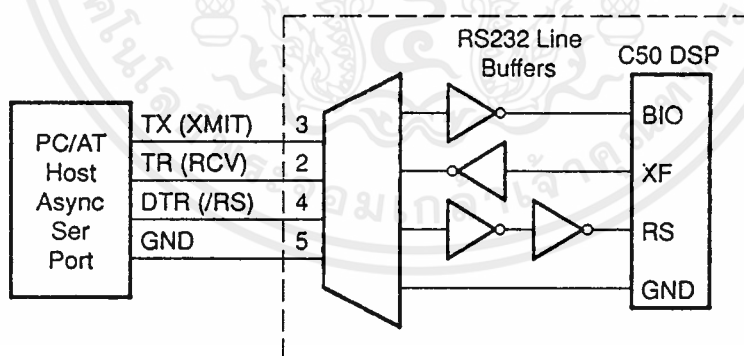
TLC 320c40 AIC มี single channel, input/output, voice-quality analog interface ซึ่งมีคุณลักษณะดังนี้

- single chip D/A และ A/D conversion 14 bit ในช่วง dynamic range
- variable D/A และ A/D sampling rate และ filtering

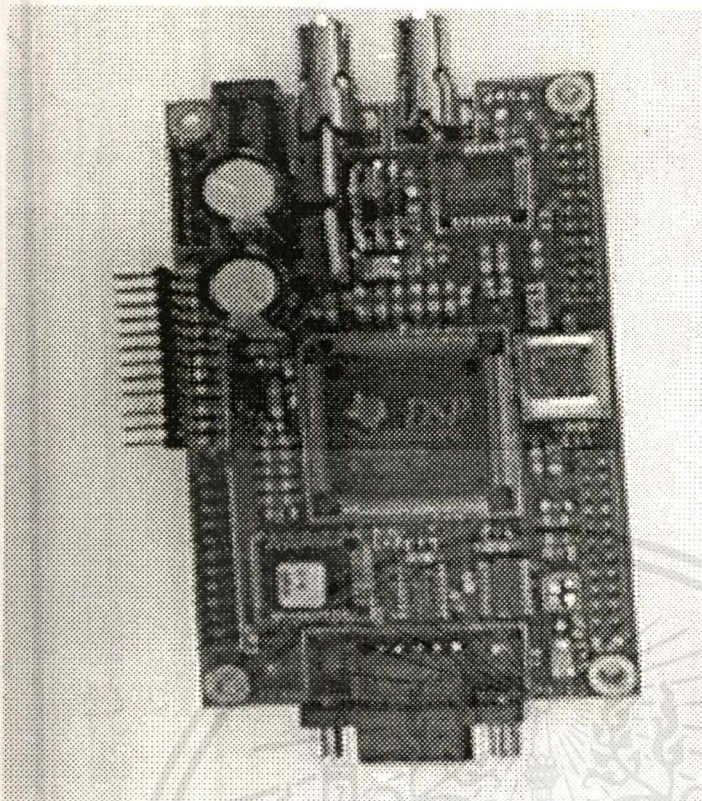
AIC ต่อเข้าโดยตรงกับ TMS320c50 ทางพอร์ตอนุกรม โดยได้รับสัญญาณนาฬิกา 10 Mhz จาก TMS320c50

DSK ประกอบด้วย 6 header ซึ่งรวมถึง XDS510 header เพื่อช่วยในการออกแบบวงจรภายนอก (external hardware) โดยสัญญาณต่าง ๆ ของ C50 และ IC จะเชื่อมต่อกับ header เหล่านี้ และ XDS510 ทำให้ DSK เป็น portable XDS510 target system

DSK มี windows-oriented debugger ของตัวเอง ซึ่งทำให้ พัฒนา และแก้ไข Software ได้ง่ายขึ้น DSK ติดต่อกับคอมพิวเตอร์โดยอาศัย XF และ BIO\ pin ผ่านทาง RS232 พอร์ตอนุกรม



รูปที่ 3.5 แสดงการเชื่อมโยงกับ PC



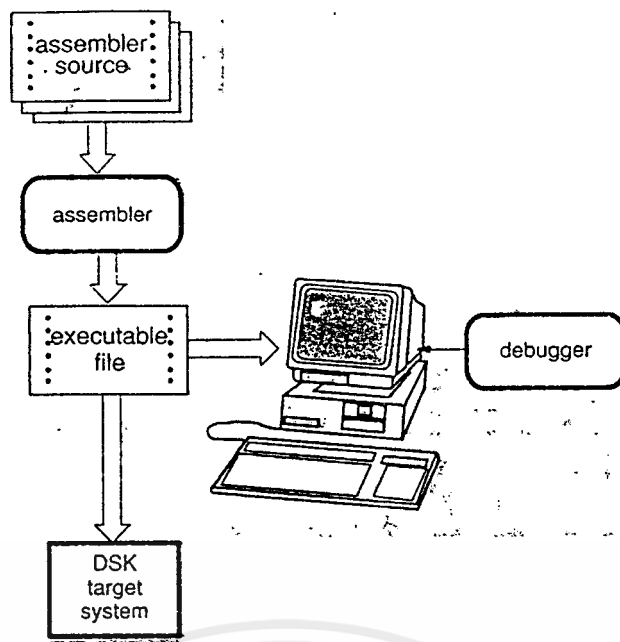
รูปที่ 3.6 แสดง DSK

3.2.6 ASSEMBLER

แอสเซมเบลอร์มีหน้าที่ในการแปลไฟล์ข้อมูลภาษาแอสเซมบลีให้เป็นไฟล์ภาษาเครื่อง หรือ มีชื่อเรียกอีกอย่างว่า OBJECT CODE ซึ่งทำให้ชิพสามารถนำข้อมูลไปปฏิบัติงานได้โดยตรง ตัวแอสเซมเบลอร์ของ DSK เป็นแบบที่สามารถกำหนด directive ก่อนที่จะทำการแอสเซมบลีได้ ทำให้สามารถกำหนดตำแหน่งแอดเดรสของโปรแกรมเป็นแบบสัมพันธ์ คือ เป็น แอดเดรสค่าลอยๆ ที่สามารถกำหนดตำแหน่งที่แน่นอนได้ในภายหลัง ทำให้ไม่จำเป็นต้องมีขั้นตอนของการ linker

3.2.7 DEBUGGER

ดีบั๊กเกอร์มีหน้าที่ใช้ช่วยในการหาตำแหน่งและแก้ไขข้อผิดพลาด error หรือ bug ต่าง ๆ ที่อาจจะเกิดขึ้นในตัวโปรแกรม การทำงานของโปรแกรมจะแบ่งการทำงานในส่วนต่าง ๆ แยกเป็น หน้าต่างต่าง (windows) ที่ง่ายต่อการใช้ ตัวดีบั๊กเกอร์จะมีหน้าที่พื้นฐานที่สำคัญ ได้แก่ SINGLESTEP-EXECUTION , BREAKPOINT SETTING และ RUNTIME EXECUTION HALT เป็นต้น



รูปที่ 3.7 แสดงขั้นตอนการพัฒนา SOFTWARE

3.2.8 ความสามารถในการประยุกต์ใช้ในงานต่าง ๆ

Automobile	Consumer
Adaptive Ride Control	Digital Radio/TV
Antiskid Brake	Education Toys
Cellular Telephone	Music synthesizer
Digital Radio	Power Tools
Engine Control	Radar Detector
Global Positioning	Solid-state Answering Machines
Navigation	
Vibration Analysis	
Voice Commands	
General-Purpose	Graphics/Imaging
Adaptive Filtering	3-D Rotation
Convolution	Animation/Digital Map
Correlation	Homomorphic Processing
Digital Filtering	Pattern Recognition
Fast Fourier Transforms	Image Enhancement
Hilbert Transforms	Image Compress/Transmission
Waveform Generation	Robot Vision
Windowing	Workstations

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Control	Industrial
Disk Drive Control Engine Control Laser Printer Control Motor Control Robotics Control Servo Control	Numeric Control Power-Line Monitoring Robotics Security Access
Instrumentation	Medical
Digital Filtering Function Generation Pattern Matching Phase-Locked Loops Seismic Processing Spectrum Analysis Transient Analysis	Diagnostic Equipment Fetal Monitoring Hearing Aids Patient Monitoring Prosthetics Ultrasound Equipment
Military	Voice/Speech
Image Processing Missile Guidance Navigation Radar Processing Radio Frequency Modems Secure Communications Sonar Processing	Speech Enhancement Speech Recognition Speech Synthesis Speaker Verification Speech Vocoding Voice mail Text-to-Speech
Telecommunication	
1200-to-19200-bps Modems Adaptive Equalizer ADPCM Transcoder Cellular Telephone Channel Multiplexing Data Encryption Digital PBXs Digital Speech Interpolation	DTMF Encoding/Decoding Echo Cancellation FAX Line Repeater Speaker Phone Spread Spectrum Communication Video Conferencing x.25 Packet Switching

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARDWARE

การในทดลองการควบคุมความเร็วของ SERVO MOTOR นั้นเรามีหลักการสำคัญ ๆ อยู่
ว่าเราจะทำการป้อนสัญญาณเข้าไปขับให้มอเตอร์หมุนแล้ววัดตำแหน่งของการหมุนด้วย
ENCODER นำค่าที่วัดได้ไปเปรียบเทียบกับ Set point เดิม แล้วทำ Feedback control ส่ง
สัญญาณไปเพิ่มหรือลดความเร็วที่เกินหรือขาดของมอเตอร์เพื่อทำให้มอเตอร์มีความเร็วเท่าที่เรา
ต้องการ

ซึ่งการรับค่าจาก ENCODER นั้น ENCODER จะส่งสัญญาณการหมุนของมอเตอร์ออก
มาในรูปของ พัลส์ความถี่ ในหน่วยของ พัลส์ต่อรอบ เราจะเอาสัญญาณส่วนนี้ไปเข้าวงจร
Counter (16 bit Counter) ที่ทำการออกแบบไว้ เพื่อแปลงค่าพัลส์ให้เป็นข้อมูลดิจิทัลขนาด 16
บิตแล้วจึงนำค่าขนาด 16 บิตนี้ส่งเข้าไปประมวลผลต่อใน DSK ต่อไป

ซึ่งโดยทั่วไปแล้ว การที่เราจะส่งข้อมูลเข้าไปประมวลผลนั้นเราจะต้องมีการอ้างอิง
ADDRESS ให้กับ DSK ด้วย เพื่อที่ CPU จะได้อ้างอิงตำแหน่งของข้อมูลได้ถูกต้อง แม่นยำ ซึ่ง
ตามกระบวนการของการทดลองแล้วเราจะรับค่าเพียงอย่างเดียวเพื่อนำไปประมวลผล แล้วส่งออกมา
เป็นสัญญาณอนาล็อกอีกที ซึ่งในส่วนนี้เราจะต้องสร้างเงื่อนไขในการรับค่า 16 bit ให้ถูกต้อง
เพราะการอ้างอิงจะต้องให้ข้อมูลเข้าที่ Address เท่านั้นเพื่อง่ายต่อการอ้างอิง ซึ่งสำหรับราย
ละเอียดในส่วนต่าง ๆ จะกล่าวต่อไป

16 Bit Counter

การจะรับข้อมูลการหมุนจาก encoder ได้นั้น จะต้องมีวงจรสองส่วนร่วมกันทำงานคือ

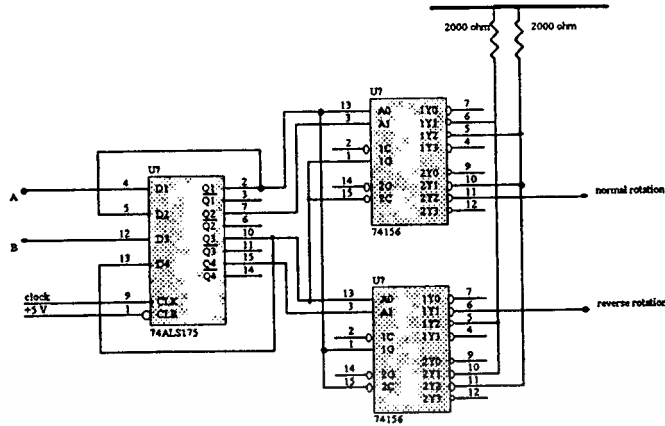
- วงจรตรวจจับทิศทางการหมุน
- วงจรนับ

- วงจรตรวจจับทิศทางการหมุน

ทำหน้าที่ตรวจจับทิศทางการหมุนของ motor ว่ามีทิศทางการหมุนตามเข็มนาฬิกา หรือ ทวนเข็มนาฬิกา (normal rotation or reverse rotation) โดยรับ input จาก
encoder ในรูปของสัญญาณ A,B และรับสัญญาณการทำงาน(clock) จาก Function
Generation

ออกแบบวงจรโดยใช้ IC TTL 74LS175 จำนวน 1 ตัว และ IC TTL 74LS156
จำนวน 2 ตัว สำหรับรายละเอียดของ IC 2 ตัวนี้ อยู่ในภาคผนวกด้านหลัง ส่วนการทำงานและ
การต่อวงจรเป็นดังรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

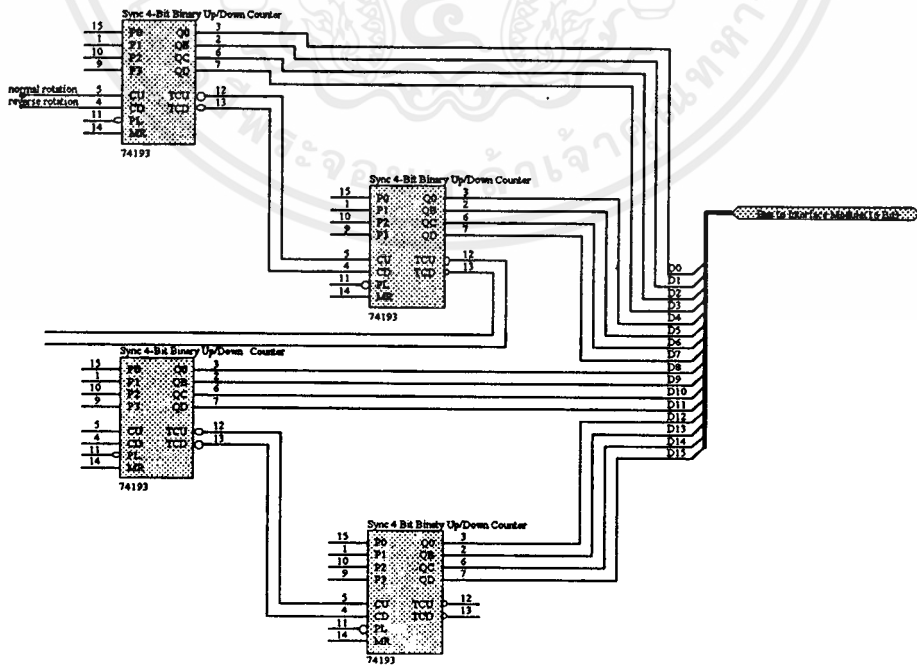


รูปที่ 4.1 แสดง HARDWARE ตรวจสอบทิศทางหมุน

-วงจรมับ

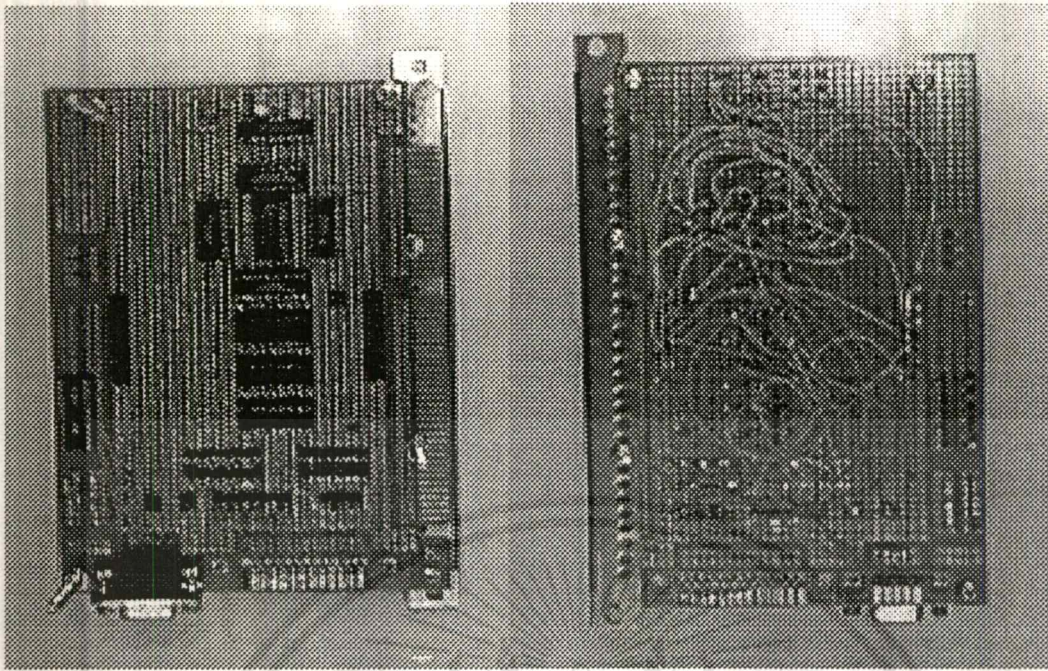
ทำหน้าที่นับ pulse เพื่อแสดงตำแหน่งที่ motor ได้เคลื่อนที่ไป รับ input จาก วงจรตรวจนับสัญญาณในรูปของ normal rotation และ reverse rotation

ออกแบบวงจรโดยใช้ IC TTL 74LS193 ซึ่งสามารถนับได้ 4 ตำแหน่ง ขึ้นลง ออกแบบให้วงจรมับได้ 16 ตำแหน่ง เพื่อใช้ ข้อมูล 16 bit นี้ส่งให้กับ TMS 320c50 ต่อไป ซึ่งเราจะใช้ IC TTL 74LS193 ต่อ cascade จำนวน 4 ตัว สำหรับในส่วนวงจรมับวงจรเป็นดังรูป



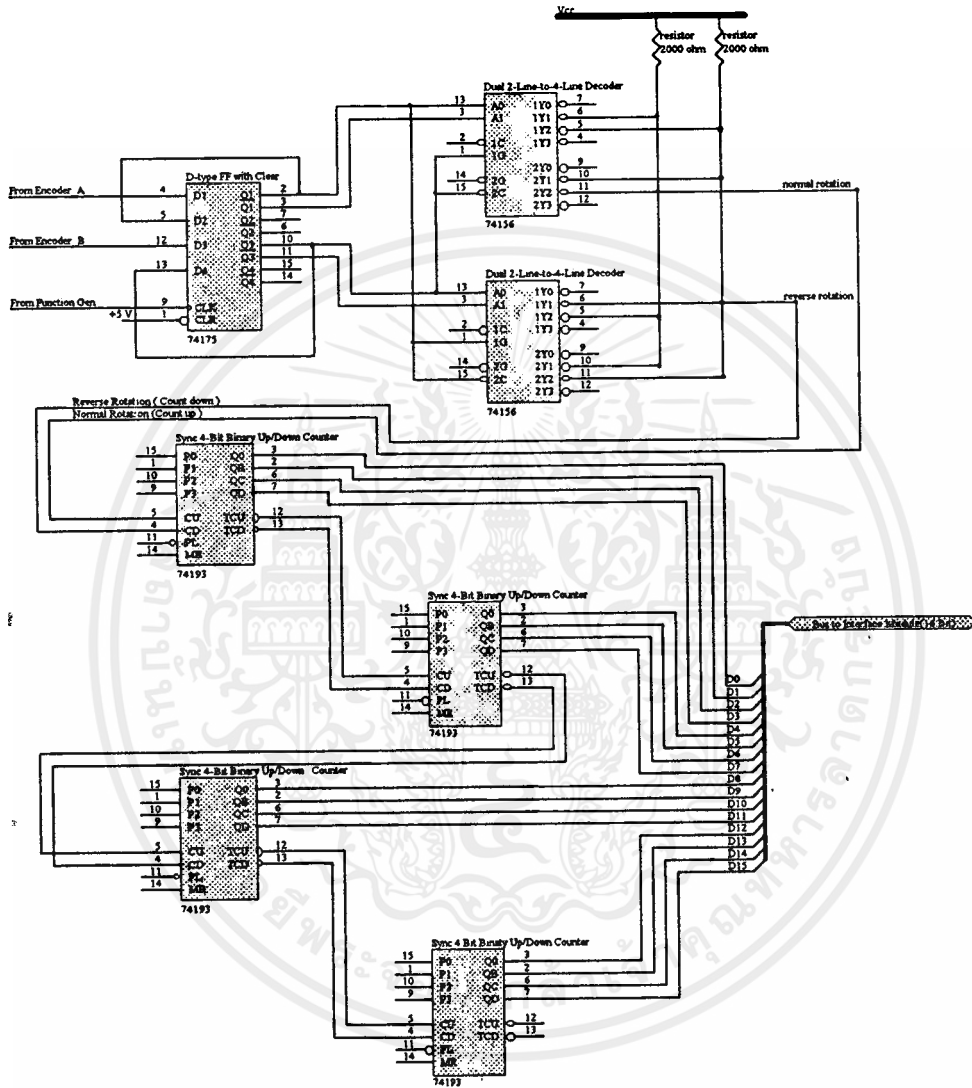
รูปที่ 4.2 แสดงวงจรมับ 16 bit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 แสดงภาพของ 16 bit counter





รูปที่ 4.4 แสดงส่วนประกอบภายในของ 16 bit counter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Interface module (Transfer data to TMS320c50)

หลักการ เราจะทำการสร้างเงื่อนไขในการส่งค่า 16 bit จาก ส่วน 16 bit Counter ไปยัง TMS320c50 โดยการให้สัญญาณที่เกี่ยวข้องกับการอ่านค่าของ TMS320c50 ซึ่งมีขาสัญญาณที่เกี่ยวข้องและค่า Logic ที่ใช้ในการอ่านตามตารางข้างล่าง

ขาสัญญาณที่เกี่ยวข้อง	Logic
RD\	low
WE\	high
R/W	high
STRB\	low

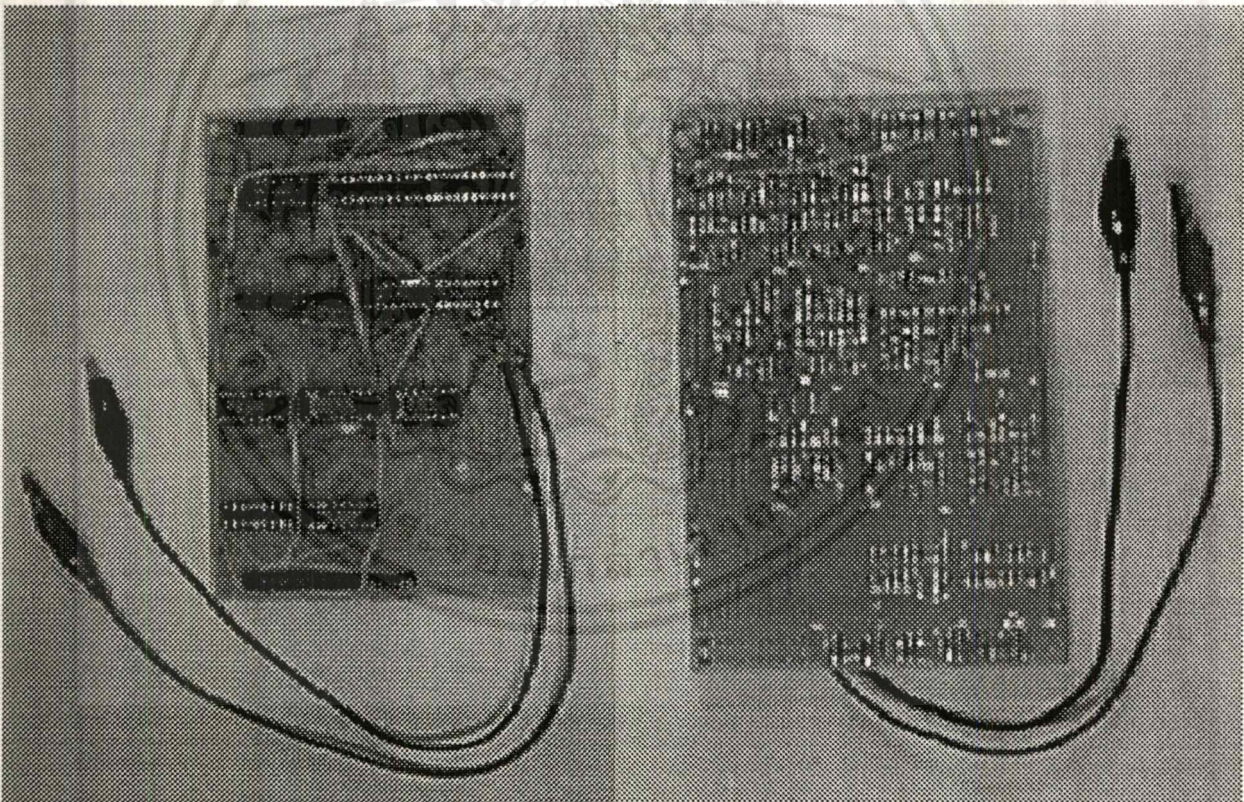
โดยต่อขาทั้งหมดกับ Logic gate เพื่อสร้างเงื่อนไขเพียงอย่างเดียวในการอ่านค่า โดยที่เมื่อ ขาสัญญาณทั้งสี่แสดงค่าดังตารางข้างบน ก็ให้ส่งสัญญาณอย่างเดียวโดยอาจจะเป็น Logic high หรือ Logic low ก็ได้ ซึ่งตามวงจรที่ได้ออกแบบ จะนำขา RD\ และ STRB\ มาผ่าน NOR gate เพื่อให้ได้ Logic high ส่วนขา WE\ และ R/W นั้น จะให้ผ่าน Inverter แล้วนำมา NOR กัน เพื่อให้ได้ Logic high เช่นเดียวกัน

แต่การอ้างอิง Logic ข้างต้นนั้น ด้วยสัญญาณเพียง 4 เส้นยังไม่พอ เพราะเราจะต้องมีการอ้างอิง Address ด้วย ซึ่งการจะรับค่า 16 bit จากภายนอกนั้น DSK ได้กำหนด port รับข้อมูลจากภายนอกไว้แล้ว โดยกำหนดให้สามารถรับได้ ทั้งหมด 16 port โดยได้กำหนดชื่อว่า PA0 - PA15 (port0 - port15) ซึ่งกำหนดให้มี Address อยู่ที่ตำแหน่ง 80 - 95 ในเลขฐานสิบ หรือตำแหน่ง 50 - 5F ในเลขฐานสิบหก สำหรับรายละเอียดต่าง ๆ ของตำแหน่ง Address สามารถหาดูได้ที่ภาคผนวกด้านล่างในตาราง Address map โดยเราจะกำหนดให้ port ที่รับข้อมูลมีเพียง port เดียว โดยได้กำหนด port 0 เป็น port รับข้อมูล ซึ่งการที่จะส่งเข้า port 0 นั้นจะต้องมีการอ้างอิง Address ให้ตรงกับ port ดังกล่าวด้วย ซึ่ง Address ต้องอ้างอิงคือ ตำแหน่ง 0000 0000 0101 0000 ในเลขฐานสองซึ่งก็คือ port 0 หรือ Address 50H นั้นเอง ดังตาราง

MSB	14	13	12	11	10	9	8	7	6	5	4	3	2	1	LSB
0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0

โดยเราจะนำ bit ที่มี logic low ยกเว้น LSB , ตำแหน่งที่ 1 , ตำแหน่งที่ 2 และตำแหน่งที่ 3 มาผ่าน NOR gate เป็นคู่ๆ เพื่อสร้าง Logic high ส่วนตำแหน่งที่เป็น logic high นั้นก็จะนำมาผ่าน inverter และค่อนำมาเข้า NOR gate เพื่อสร้าง Logic high เช่นกัน

หลังจากนั้นเราจะนำ Logic high ที่เราสร้างเงื่อนไขขึ้นมาทั้งหมด มาเข้า 8-pin AND gate เพื่อสร้าง Logic high เพื่อเอาสัญญาณตรงนี้ไป Enable 3-Line-to-8-Line Decoder โดยเราจะเอา 3 ขาแรกที่ยังไม่ใช้มาถอดรหัสจาก 000 เป็น 10000000 (จาก 3 bit เป็น 8 bit) เพื่อนำสัญญาณใหม่นี้ไป Enable Octal Bus Transceivers 2 ตัว โดยเราจะต้องกำหนดทิศทางของไหลของข้อมูลขนาด 16 bit ด้วย โดยการสร้างเงื่อนไขอีกอันหนึ่งเพื่อไปกำหนดขา DIR ของ Octal Bus Transceivers โดยเราจะใช้ Logic ที่เราสร้างไว้แล้วมาใช้ประโยชน์ คือ Logic high ที่ได้จากการสร้างเงื่อนไข ของขาสัญญาณ RD₀ , WE₀ ,STRB₀ และ R/W มาใส่ Inverter แล้วนำมาเข้าขา DIR อีกที โดยวงจรทั้งหมดเป็นดังรูปที่ 4.6



รูปที่ 4.5 แสดงภาพของ Interface module

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับ IC ที่เลือกใช้นั้น

- Inverter ใช้ เบอร์ 7404
- NOR gate ใช้เบอร์ 7402
- 3-Line-to-8-Line Decoder ใช้เบอร์ 74138
- Octal Bus Transceivers ใช้เบอร์ 74245

ซึ่งรายละเอียดเกี่ยวกับชิพแต่ละตัวอยู่ที่ภาคผนวกด้านหลัง



การทดลอง สรุปผลและวิจารณ์

การทดลองประกอบไปด้วย 2 ส่วนการทดลอง ดังนี้

- การทดลองที่ 1 ศึกษาระบบเซอร์โว
- การทดลองที่ 2 การควบคุมเชิงสัดส่วน

5.1 การศึกษาระบบเซอร์โว

วัตถุประสงค์

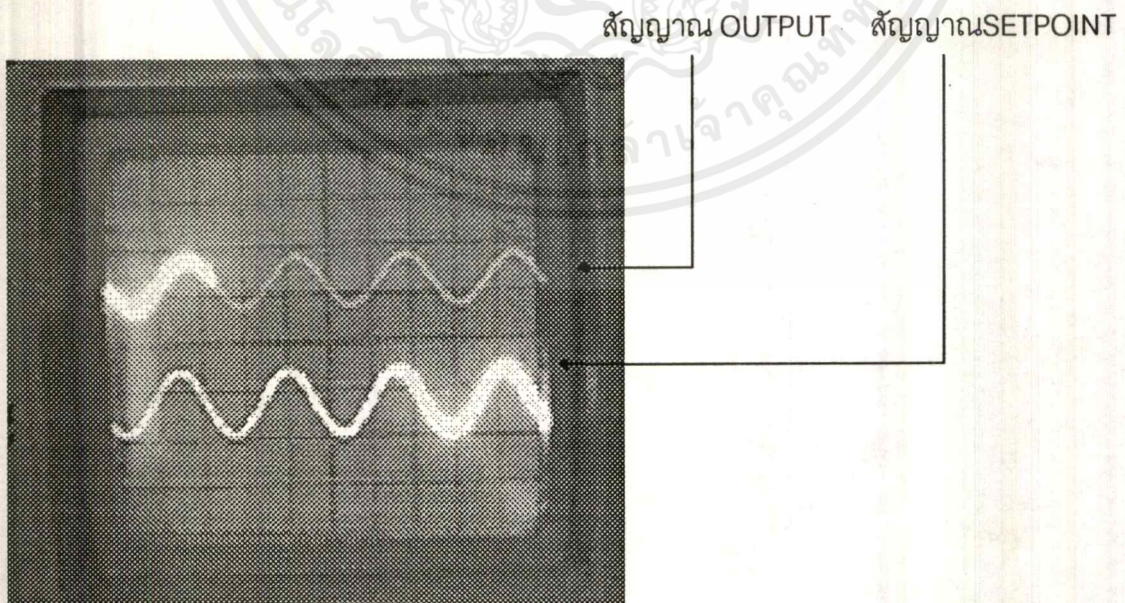
เพื่อศึกษาระบบเซอร์โวโดยนำการทำงานของมอเตอร์ในการศึกษา

การทดลอง

1. ทำการเขียนโปรแกรม รับค่า SETPOINT ผ่านเข้าทาง A/D และรับค่า PV(ค่าตำแหน่งของการเคลื่อนที่) จากวงจรนับ 16 bit เข้าสู่ DSK ทางพอร์ทขนาน เพื่อทำการเปรียบเทียบค่า
2. ส่งค่าที่เกิดจากการเปรียบเทียบ SETPOINT และ PV ทาง D/A ทำการตรวจ

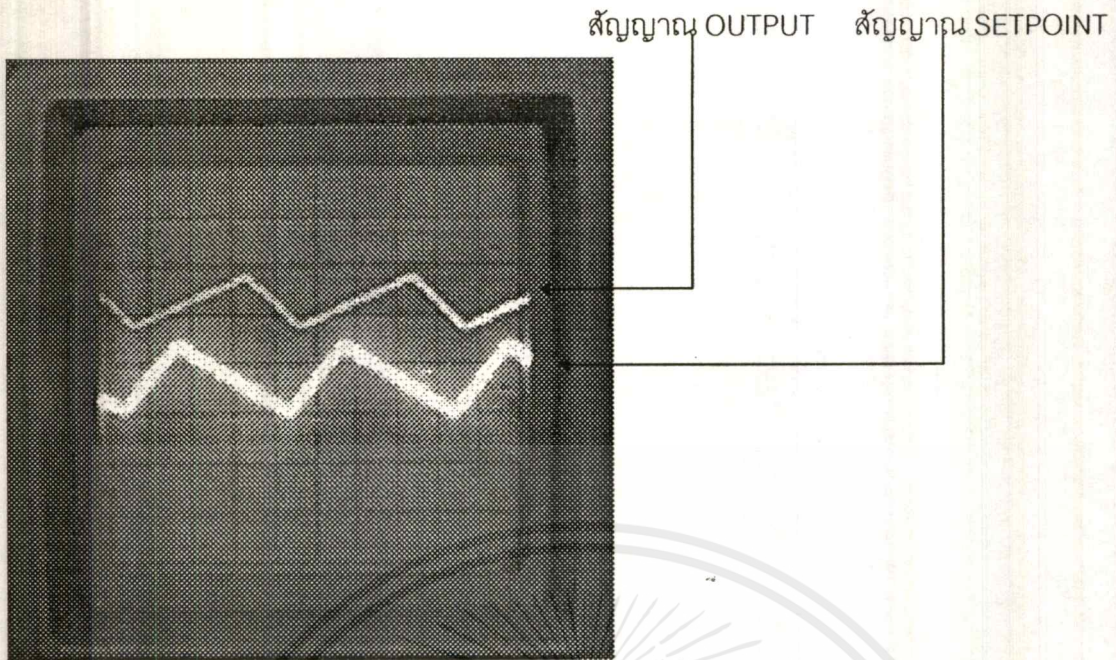
วัด

ผลการทดลอง

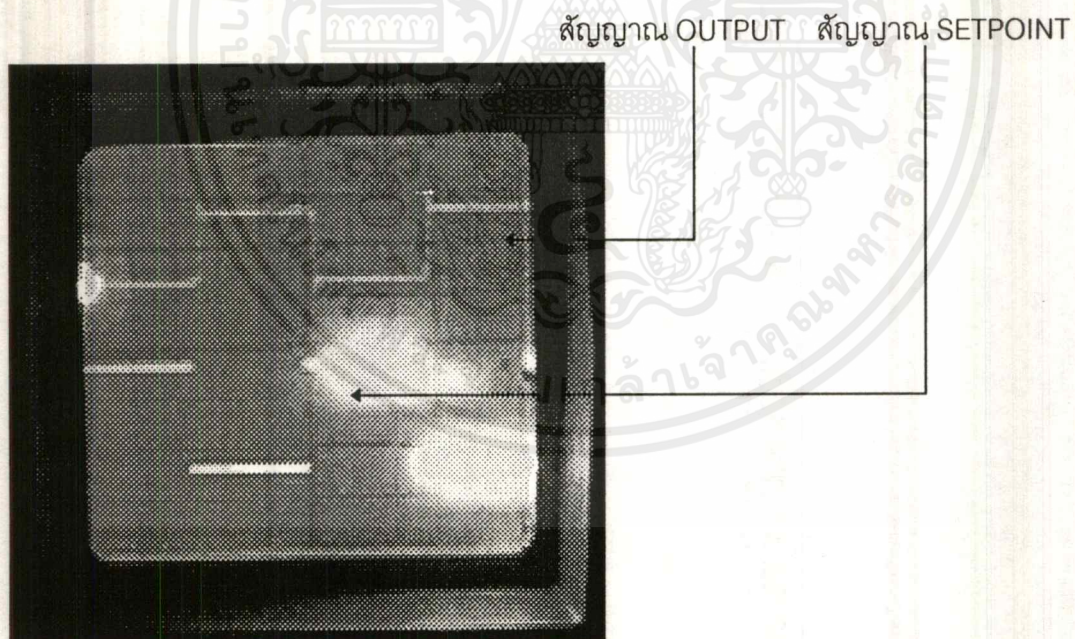


รูปที่ 5.1 แสดงสัญญาณ SETPOINT และ ผลตอบสนอง เมื่อ SETPOINT เป็นสัญญาณ sine wave

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 แสดงสัญญาณ SETPOINT และผลตอบสนองเมื่อ SETPOINT เป็นสัญญาณ triangle wave

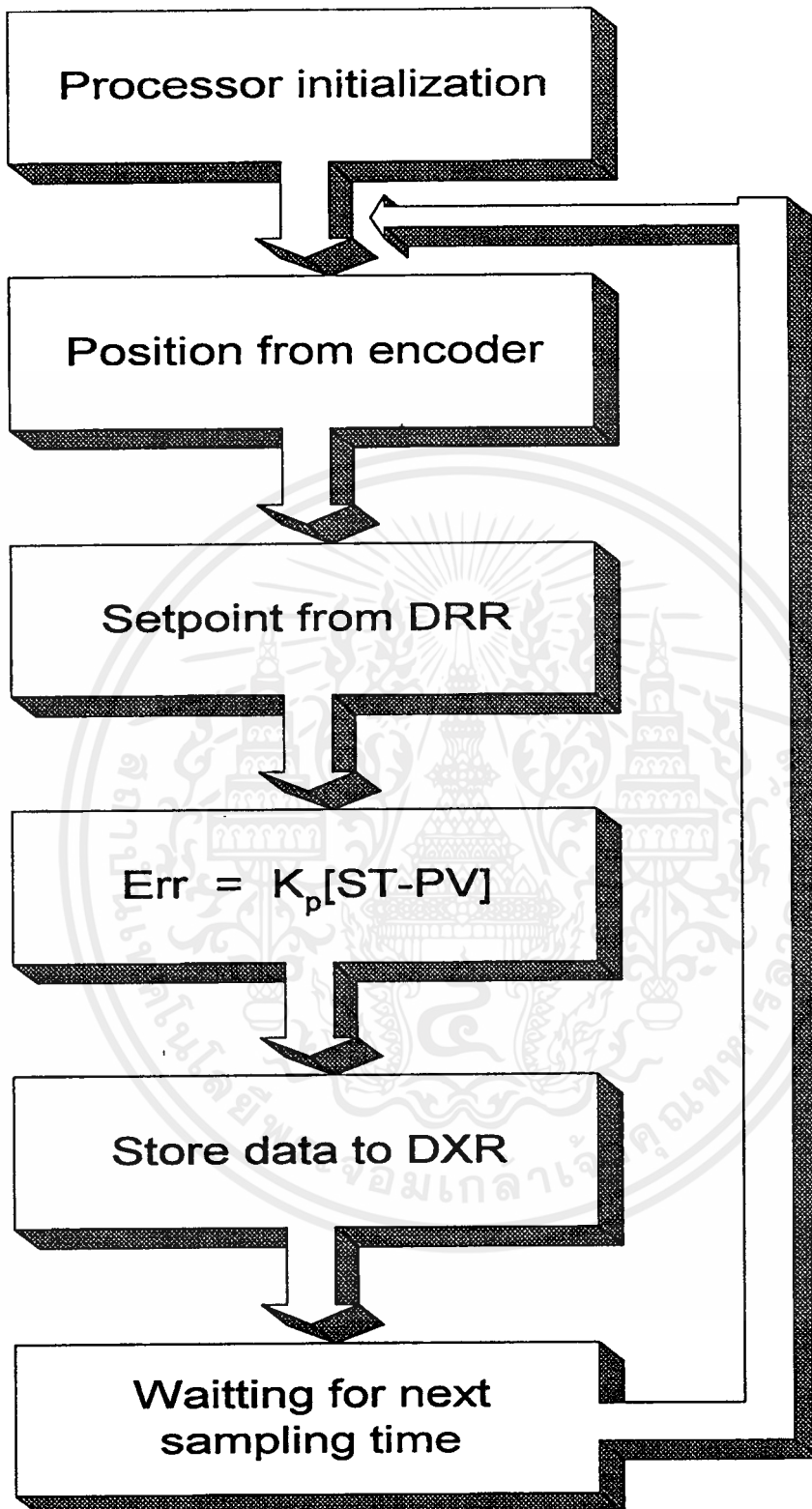


รูปที่ 5.3 แสดงสัญญาณ SETPOINT และผลตอบสนองเมื่อ SETPOINT เป็นสัญญาณ rectangular wave

เมื่อตรวจวัดค่า OUTPUT ที่เกิดจากการเปรียบเทียบ ค่า SETPOINT และ ค่า PV
 และตรวจค่า SETPOINT แล้ว พบว่าค่าสัญญาณ OUTPUT จะติดตามการ
 เปลี่ยนแปลงของ SETPOINT อย่างต่อเนื่อง ในลักษณะของ NEGATIVE
 ซึ่งพฤติกรรมของ OUTPUT ที่มีการเปลี่ยนแปลงตามการเปลี่ยนแปลงของ
 INPUT อย่างต่อเนื่องนั้น คือ ความหมายของพฤติกรรมในลักษณะของ เซอร์โว นั้นเอง

```
.mmregs
.ps 0080ah
B RINT
.ps 00a00h
.entry
LDP DXR
LMM IMR
OR #30h
SMM IMR
LACC #0E3h
SACL DXR
IDLE
LACC #0E3h
SACL DXR
IDLE
LOOP: IN 30h,PA0
LACL DRR
IDLE
SUB 30h,3
SACL DXR
IDLE
B LOOP
RINT: RETE
```

โปรแกรมแสดงการควบคุมแบบสัดส่วน

P controller

รูปที่ 5.4 Flowchart แสดงการควบคุมแบบสัดส่วน

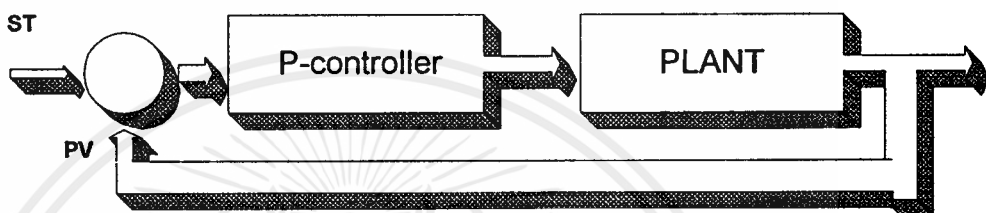
5.2 การควบคุมเชิงสัดส่วน

วัตถุประสงค์

เพื่อศึกษาถึงพฤติกรรมของระบบเมื่อทำการควบคุมแบบสัดส่วน

การทดลอง

1. เขียนโปรแกรมดั่งการทดลองที่ 1 ให้ ค่า $K_p = 1$
2. ส่งค่าที่ได้จากการเปรียบเทียบค่า SETPOINT และ PV (error) ให้กับ PLANT ทำให้ระบบมีการควบคุมในลักษณะปิด และ เชิงสัดส่วน ดังรูป



รูปที่ 5.5 BLOCK DIAGRAM แสดง P-controller

ผลการทดลอง

เมื่อให้ค่า SETPOINT เป็นค่าแรงดันคงที่ และค่าตำแหน่งในการเคลื่อนที่ เริ่มต้นที่ 0 เมื่อป้อนผลตอบสนองให้แก่ PLANT แล้ว พบว่า motor มีการเปลี่ยนแปลงตำแหน่งเข้าสู่ SETPOINT แต่พบว่าที่สภาวะคงตัวการควบคุมเชิงสัดส่วน ทำให้เกิดค่าผิดพลาดคงที่ค่าหนึ่ง

การควบคุมเชิงสัดส่วนร่วมกับอินทิกรัล

จากสมการของการควบคุมแบบสัดส่วนร่วมกับอินทิกรัลแบบไม่ต่อเนื่อง

$$m[K] = [(K_p + K_i T)e[K]] - K_p e[K-1] + m[K-1]$$

$m[K]$ = ผลตอบสนองที่เวลา K

$e[K]$ = ค่าความผิดพลาดที่เวลา K

$e[K-1]$ = ค่าความผิดพลาดที่เวลา $K-1$

$m[K-1]$ = ผลตอบสนองที่เวลา $K-1$

T = Sampling period

คำจำกัดความ

cons - ค่าคงที่ (# 0000h)

K_p - ค่าคงที่เชิงสัดส่วน

K_i - ค่าคงที่เชิงอินทิกรัล

SET_P - ค่าเป้าหมาย [ค่าตำแหน่งในการเคลื่อนที่]

CHECK_ERR - ทำการกำหนดช่วงค่าความผิดพลาดในการค้นพบ

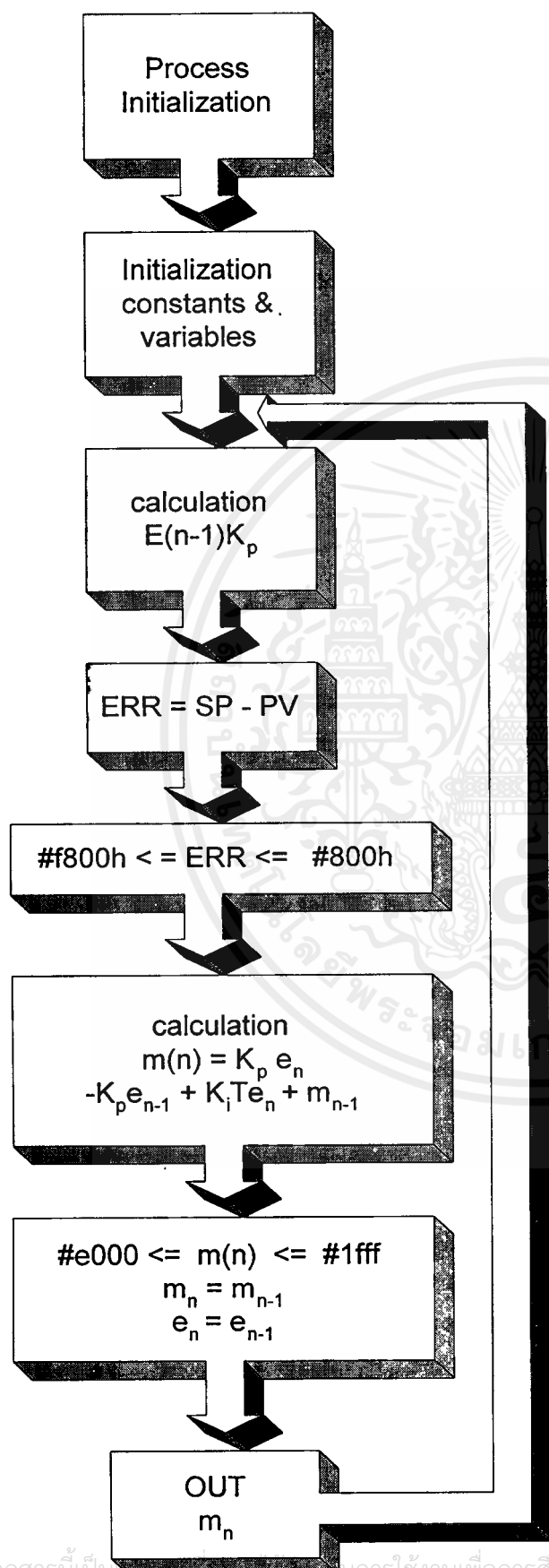
$$\# f800h \leq ERR \leq \#800h$$

CHECK_RU - ทำการกำหนดค่าเพื่อส่งออก DXR เมื่อผ่านการคำนวณผลตอบสนอง

แล้ว

$$\#e000h \leq m[K] \leq \#01fffh$$

FLOWCHART



ผลการทดลองการควบคุมแบบสัดส่วนร่วมกับอินทิกรัล

เมื่อสามารถหาค่า K_p , K_i ที่เหมาะสมพบว่าเพลาของมอเตอร์มีการเคลื่อนที่เข้าสู่ค่าเป้าหมายอย่างรวดเร็ว และมีค่าผิดพลาดน้อยมาก เมื่อเปรียบเทียบกับ การควบคุมแบบสัดส่วน

การคำนวณ

$$\text{motor resolution} = 512 \text{ pulse / round}$$

ค่าของ pulse ที่เข้าสู่การคำนวณเมื่อผ่านวงจรตรวจสอบทิศทาง (รายละเอียดอยู่ในเรื่อง

HARDWARE)

$$= 512 * 4$$

$$= 2048 \text{ pulse / round}$$

$$= 360 \text{ องศา}$$

ฉะนั้น ค่าของ pulse ของการเคลื่อนที่

$$= 2048/360$$

$$= 5.68 \text{ pulse}$$

ฉะนั้น สามารถทำการอ้างอิงตำแหน่งในการเคลื่อนที่โดยคิดค่าของ pulse ได้ เช่น

$$800h = 2048(\text{dec})$$

$$= 360 \text{ องศา}$$

และจากความสามารถในการประมวลผลของ D/A (14 BIT) มีทิศทาง

$$\text{ค่า Maximum ทางบวก} = 7ffc \text{ h}$$

$$\text{ค่า Maximum ทางลบ} = 8000 \text{ h}$$

$$= 32,768 \text{ pulse}$$

$$= 32,768/2048$$

$$= 16 \text{ รอบ}$$

ฉะนั้น จากฐานการคำนวณ 1.6 bit พบว่าการอ้างอิงตำแหน่งสามารถอ้างได้ค่าตามเข็มนาฬิกา 16 รอบ และทิศทางทวนเข็มนาฬิกา 16 รอบ เช่นกัน

วิจารณ์การทดลอง

จากการทดลองต่าง ๆ ซึ่งเป็นการควบคุมพฤติกรรมของมอเตอร์ ในลักษณะของ POSITION CONTROL โดยควบคุมเชิงสัดส่วนนั้น พบว่ามีความเหมาะสมในด้านต่าง ๆ ในการประมวลผลในลักษณะเชิงดิจิทัล ซึ่งสามารถตรวจจับค่าตำแหน่งที่มีการเปลี่ยนแปลงไป ได้อย่างต่อเนื่อง ซึ่งลักษณะดังกล่าว เป็นลักษณะของ SERVO และการควบคุมแบบ สัดส่วนร่วมกับอินทิกรัล ทำให้ระบบมีเสถียรภาพยิ่งขึ้น

ข้อเสนอแนะ

1. พิจารณา D/A และ A/D ของ TMS320c50 ซึ่งมีขนาด 14 Bit พบว่า A/D และ D/A นั้นยังขาดคุณสมบัติที่ดีเท่าที่ต้องการ เมื่อ TMS320c50 ไปประยุกต์ใช้งานให้พิจารณาดังนี้
 - 1.1 Offset error ของ A/D และ D/A
 - 1.2 ค่า span และ range ที่แท้จริงของ A/D และ D/A
 - 1.3 พิจารณา error condition [chapter 5 , Peripherals ,TMS320c5x User's guide]
2. TMS320c50 มีความเหมาะสมในการประยุกต์ใช้งานในลักษณะของ Pipe line พิจารณาได้จาก มีชุดคำสั่งที่เอื้ออำนวยในการประยุกต์ใช้งานดังกล่าว เช่น MACD เป็นต้น
3. TMS320c50 มี Register และคำสั่งที่หลากหลาย ฉะนั้นการนำ TMS320c50 ไปประยุกต์ใช้ควรศึกษาการใช้อย่างแจ่มแจ้ง เพื่อให้สามารถใช้ทรัพยากรของ TMS320c5x ได้อย่างเต็มที่
4. ในลักษณะงานที่มีทศนิยม TMS320c50 มีคำสั่งที่เอื้ออำนวยต่อการเปลี่ยน fix point เป็น floating point แต่เมื่อต้องการเปลี่ยน floating point กลับสู่ fix point นั้น ต้องศึกษารูปแบบการแปลงของ TMS320c50 ให้ละเอียด
5. เนื่องจาก TMS320c50 นั้นมีความเร็วในการปฏิบัติงานที่สูง ฉะนั้นงานที่นำไปประยุกต์ใช้จึงเป็นงานที่ต้องใช้ความถี่สูง และงานทางด้านการคำนวณที่ไม่ต้องคำนวณซับซ้อนมากเกินไป

; block address

```
.mmregs
.ps      0080ah
B        RINT
.ps      00a00h
.entry
ldp      #0h
ldp      DXR
lamm     IMR
or       #30h
samm     IMR
lacl     #0e3h
sacl     DXR
idle
lacl     #0e3h
sacl     DXR
idle
cons .set 14h
splk     #0000h,cons
ldp      #06h
kp       .set 4h
ki       .set 5h
k3       .set 6h
set_p .set 7h
lar      ar0,#300h
lar      ar1,#301h
lar      ar2,#302h
mar      *,ar0
splk     #0000h,*,ar1
splk     #0000h,*,ar0
spin     0
setc     ovm
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

setc sxm

LOOP:

ldp #06h

mjar *,ar0

clrc c

lt kp

zap

mpy *,ar0

spl k3

lacc k3,16

bsar 1

sacb

ldp #00h

inr 30h,PA0

lacc 30h,16

sub cons,16

sach 13h

ldp #06h

lacc set_p,16

ldp #0h

sub cons,16

sub 13h,16

sach *,0,ar0

ldp #6h

call check_err

check:

lt kp

zap

mpy *,ar0

spl k3

lacc k3,16

bsar 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

sbb
lt    ki
mpy   *,ar0
apac
sacb
mar   *,ar1
lacc  *,16,ar1
bsar  1
adcb
bsar  15
sac1  *,0,ar1
call  check_ru
out_ru:
lacc  *,2,ar1
ldp   DXR
samm  DXR
IDLE
B:    LOOP
RINT: '
RETE
check_err:
bit   *,0,ar0
bnd   check31,ntc
lacc  #0f800h
sub   *,0,ar2
sac1  *,0,ar2
bit   *,0,ar0
cc    check32,ntc
b     check
check32:
splk  #0f800h,*,ar0
b     check

```

เอกสารนี้เป็นเอกสารที่สวทช. อนุญาตให้นำไปใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

check31:

lacc #0800h
sub *,0,ar2
sacl *,0,ar2
bit^t *,0,ar0
bcnd check33,tc
b check

check33:

splk #0800h,*,ar0
b check

check_ru:

bit *,0,ar1
bcnd check41,ntc
lacc #0e000h
sub *,0,ar2
sacl *,0,ar2
bit *,0,ar1
cc check42,ntc
b out_ru

check42:

splk #0e000h,*,ar1
b out_ru

check41:

lacc #01fffh
sub *,0,ar2
sacl *,0,ar2
bit *,0,ar1
bcnd check43,tc
b out_ru

check43:

splk #01fffh,*,ar1
b out_ru

ภาคผนวก

ภาคผนวก ก การ Install Assembler และ Debugger สำหรับ DSK

hardware ที่โปรแกรมต้องการ

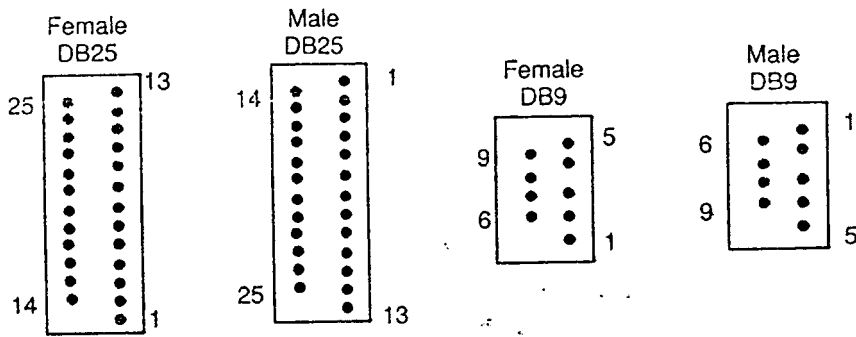
- IBM PC/AT หรือ 100% compatible PC พร้อมด้วย harddisk และ 1.2 M-byte Drive
- หน่วยความจำขนาด 640 K byte
- จอโมโนโครม หรือ สี ก็ได้ (แนะนำให้ใช้สี)
- หม้อแปลง 9 V_{ac} ขนาด 250 mA หรือมากกว่า พร้อมด้วย 2.1 mm power jack connector
- DSK circuit board
- สาย RS-232 ที่มี DB9 interface สำหรับต่อกับ พอร์ตอนุกรมของคอมพิวเตอร์
- asynchronous RS-232 serial communications link
- VGA หรือ EGA การ์ด สำหรับใช้แสดงผลก็ได้
- แผ่น Disk

Software ที่ต้องการ

- ระบบปฏิบัติการ MS-DOS หรือ PC-DOS(version 4.01 หรือ ใหม่กว่า)
- dsk5d.exe เป็นโปรแกรม Assembler dsk5a.exe เป็นโปรแกรม Debugger
- โปรแกรมสนับสนุนต่าง ๆ ที่ให้มาพร้อมกับ DSK board

ส่วนการติดต่อกับคอมพิวเตอร์นั้น เราจะใช้พอร์ตอนุกรมเป็นทางเชื่อม โดยใช้

สาย RS-232 เป็นตัวเชื่อม ซึ่งเราจะต้องตรวจสอบดูว่า พอร์ตอนุกรมของคอมพิวเตอร์ที่ใช้เป็น host นั้น ในตัวเชื่อมแบบไหน (DB9 หรือ DB25) ซึ่งในส่วนที่ติดต่อกับ DSK Board นั้นจะใช้ DB9 ตัวผู้เป็นตัวเชื่อม ส่วนทางคอมพิวเตอร์ที่เป็น host นั้นเป็นอะไรต้องดู port ที่เครื่องคอมพิวเตอร์ใช้ก่อน แล้วเชื่อมต่อกันตามรูป ผ.1



Pin Assignments

Signal Name	DB25	DB9
Protective ground	1	
Transmit data	2	3†
Receive data	3	2†
Request to send	4	7
Clear to send	5	8
Data set ready	6	6
Signal ground	7	5†
Carrier detect	8	1
Data terminal ready	20	4†
Ring indicator	22	9

† These signals are used by the DSK

รูป ผ.1 แสดงการเชื่อมต่ออนุกรม ระหว่าง DSK กับ host

ขั้นตอนการติดต่อระหว่าง เครื่องคอมพิวเตอร์ กับ DSK

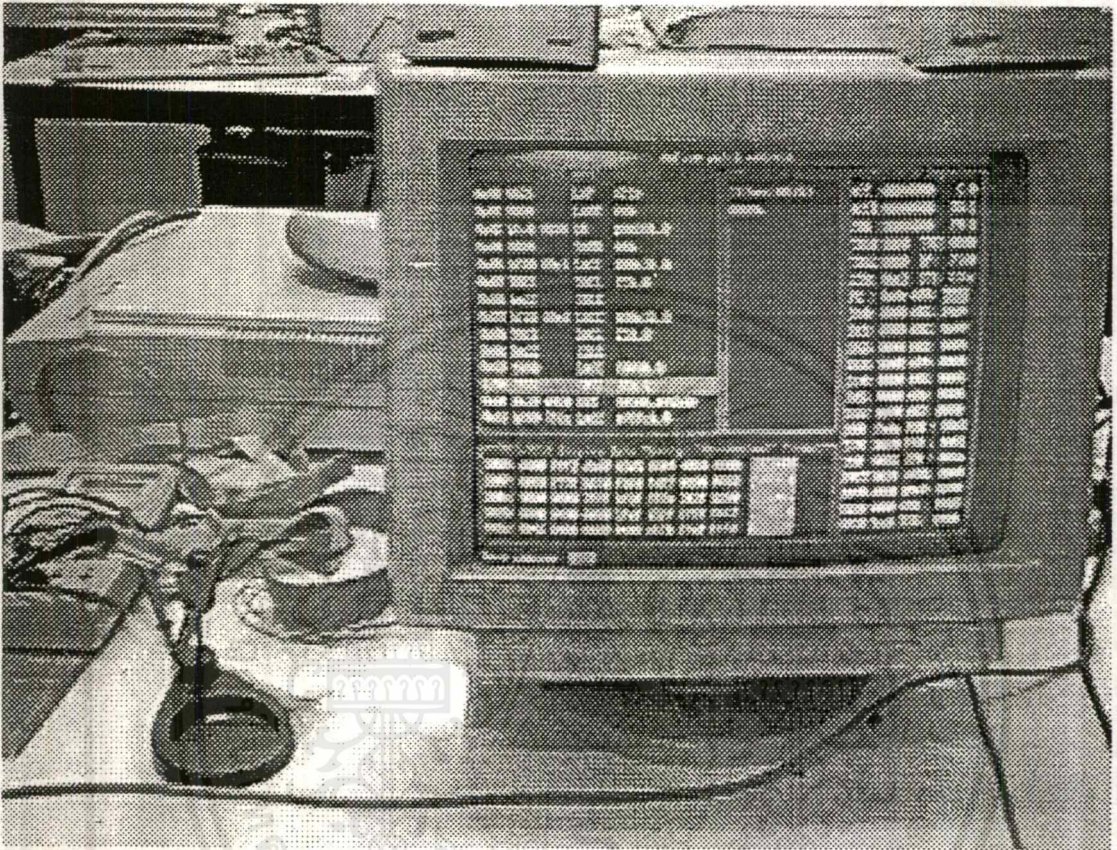
ให้ทำตามขั้นตอนดังต่อไปนี้

1. ปิดเครื่องคอมพิวเตอร์
2. เสียบสาย RS-232 ที่ได้เตรียมไว้ระหว่าง เครื่องคอมพิวเตอร์ กับ DSK (ขั้นตอนการต่อสาย RS-232 นั้นดูได้ตามตารางข้างบน)
3. เสียบ สายPOWER ขนาด 9 V_{ac} เข้าที่ช่อง POWER ของ DSK
4. เสียบสายอีกข้างของหม้อแปลงกับไฟ 220 V เปิดเครื่องคอมพิวเตอร์
 - DB9 ตัวผู้ ต่อกับ DB25 ตัวเมีย
 - DB9 ตัวผู้ ต่อกับ DB9 ตัวเมีย

การติดตั้ง DSK software

ให้ทำตามขั้นตอนดังนี้

1. แนใจก่อนว่าได้ทำการคัดลอก software ที่มาพร้อมกับ DSK board เรียบร้อย ป้องกันการผิดพลาดในการติดตั้งทำให้ software เสียหาย
2. สร้าง Directory ชื่อว่า dsktools โดยใช้คำสั่ง
MD c:\dsktools [Enter]
3. ใส่แผ่น Disk ที่มีโปรแกรมของ DSK ที่ Drive a: แล้วใช้คำสั่ง
copy a:*.* c:\dsktools/v [Enter]
4. สำหรับการใช้โปรแกรม Debugger เราสามารถ เปิด file ได้เพียง 20 file เท่านั้นในเวลาเดียวกัน ซึ่งจะต้องบอกกับคอมพิวเตอร์ด้วย โดยเข้าไปแก้ config.sys เพื่อจะไม่อนุญาตให้เปิด file ดังที่กล่าวมาในข้างต้นได้ โดยการเพิ่มข้อความเข้าไปคือ
FILES = 20 ซึ่งการแก้ config.sys นั้น อาจจะใช้ editor ที่ติดมากับ DOS ก็ได้ โดยเมื่อเปลี่ยนแล้ว ก็ให้ทำการ boot เครื่องใหม่ด้วย
5. เพื่อที่จะง่ายต่อการเรียกใช้โปรแกรมใน c:\dsktools เราจึงจำเป็นต้องเพิ่มข้อความอีกอย่างคือ autoexec.bat เพื่อชี้เส้นทางให้ computer เห็นอยู่ตลอดเวลา คือ
PATH=c:\dsktools; ส่วนการเพิ่มข้อความก็ทำเช่นเดียวกับข้อ 4
6. สำหรับการใช้ dsk5d.exe นั้น เพิ่มความแน่ใจว่าโปรแกรมจะสามารถเห็น พอร์ตอนุกรมได้แน่นอน หรืออาจจะมี device อื่นจองพอร์ตไว้ก่อนแล้ว จึงอาจจะต้องมีการเพิ่ม parameter เข้าไปหลังคำสั่งเพิ่มบอกว่า เราจะจองพอร์ตไหนเช่น ถ้าเราจะจอง พอร์ต 1 (com1) เราจะใช้คำสั่ง dsk5d c1 หรือถ้าเราจะจองพอร์ต 2 (com2) เราจะใช้คำสั่ง dsk5d c2 แต่ถ้าเราไม่ใช้ parameter ตัวนี้ ทางโปรแกรมจะจัดการจอง พอร์ต 1 (com1) ให้โดยอัตโนมัติ หลังจากที่เรียก dsk5d.exe แล้วถ้าเราเห็นจอดังรูป ผ.2 หมายความว่าติดตั้งเรียบร้อยแล้ว



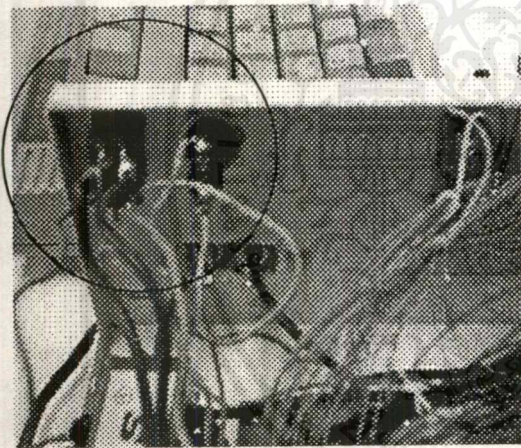
รูป ผ.2 แสดงหน้าจอเมื่อสามารถติดต่อกับคอมพิวเตอร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

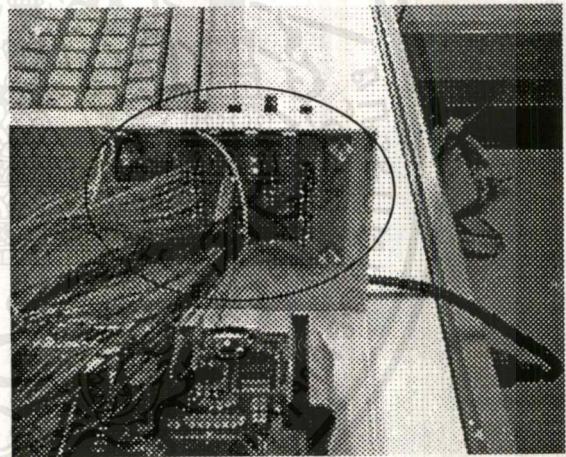
ภาคผนวก ข Expanded slots DSK box

สืบเนื่องมาจากการที่ ทาง TEXAS INSTRUMENT ผลิต DSK board มาโดยได้ให้มาเพียงการ์ดที่สามารถติดต่อภายนอกได้เพียง Analog serial input-output เท่านั้น ทำให้การทำงานบางอย่างที่ต้องการจะติดต่อกับ DSP ทาง Parallel ต้องยุ่งยากมาก แต่ทาง TI ก็ได้ทำช่องติดต่อทาง parallel ไว้แล้วเพียงแต่ยังไม่ต่อ connector เอาไว้ และการที่ต้องป้อนไฟ $9V_{ac}$ ให้กับ board นั้นก็ยุ่งยากพอสมควร ทำให้ต้องเปลืองเนื้อที่ทำงานมากขึ้น(เพราะต้องมีหม้อแปลงไฟต่อกับไฟบ้านด้วย) ทางผู้ทำโครงการจึงคิดว่าน่าจะทำกล่องที่สามารถติดต่อกับ DSK ได้อย่างเต็มประสิทธิภาพของมัน คือ สามารถติดต่อทั้งทาง Serial และ Parallel และสามารถที่ป้อนไฟบ้าน ($220 V_{ac}$) ได้ด้วยเพื่อสะดวกในการพกพาไปทำงานที่อื่นได้

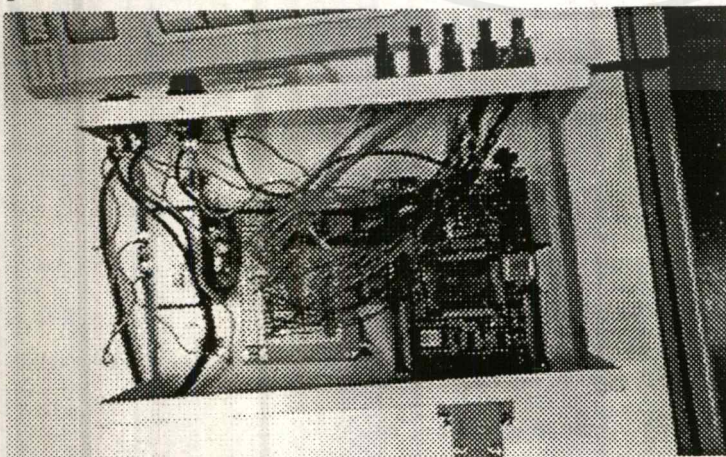
จึงได้มีการพยายามออกแบบ Expanded slots DSK board ขึ้น โดยได้รวมเอาหม้อแปลงไฟและDSK ไว้ด้วยกัน และได้ทำ connector สำหรับติดต่อกับ port ขนาน ไว้ด้วยซึ่งแสดงไว้ดังรูป



รูป ผ.3 แสดงช่องการติดต่อแบบอนุกรม

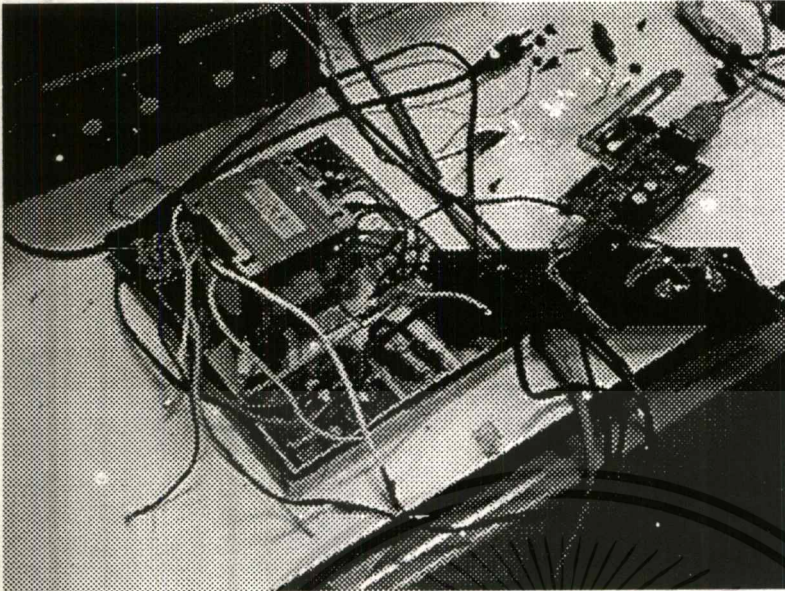


รูป ผ.4 แสดงช่องการติดต่อแบบขนาน

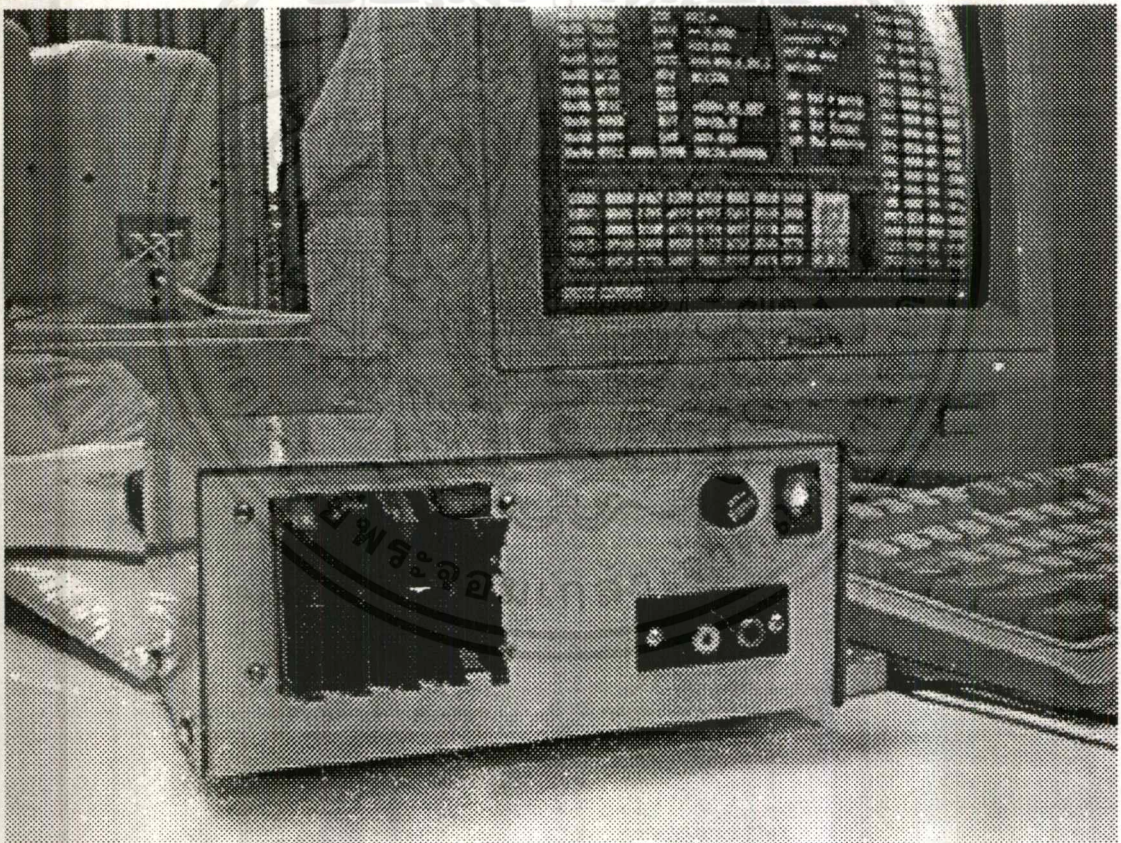


รูป ผ.5 แสดงอุปกรณ์ภายในทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป ผ.6 แสดงการทำงานโดยยังไม่มี Expanded slots DSK board



รูป ผ.7 แสดงการทำงานเมื่อบรรจุ DSK ลงกล่องเรียบร้อยแล้ว

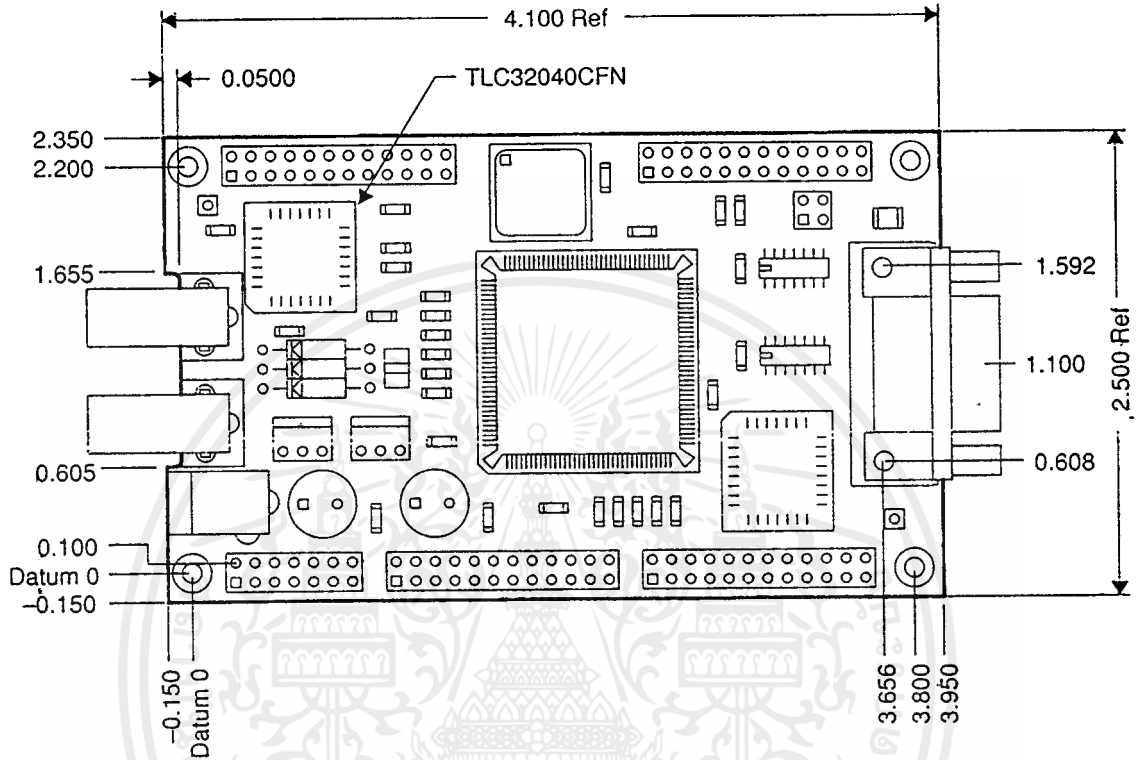
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 21.1 การแปลงแสดของฟังก์ชันทางคณิตศาสตร์

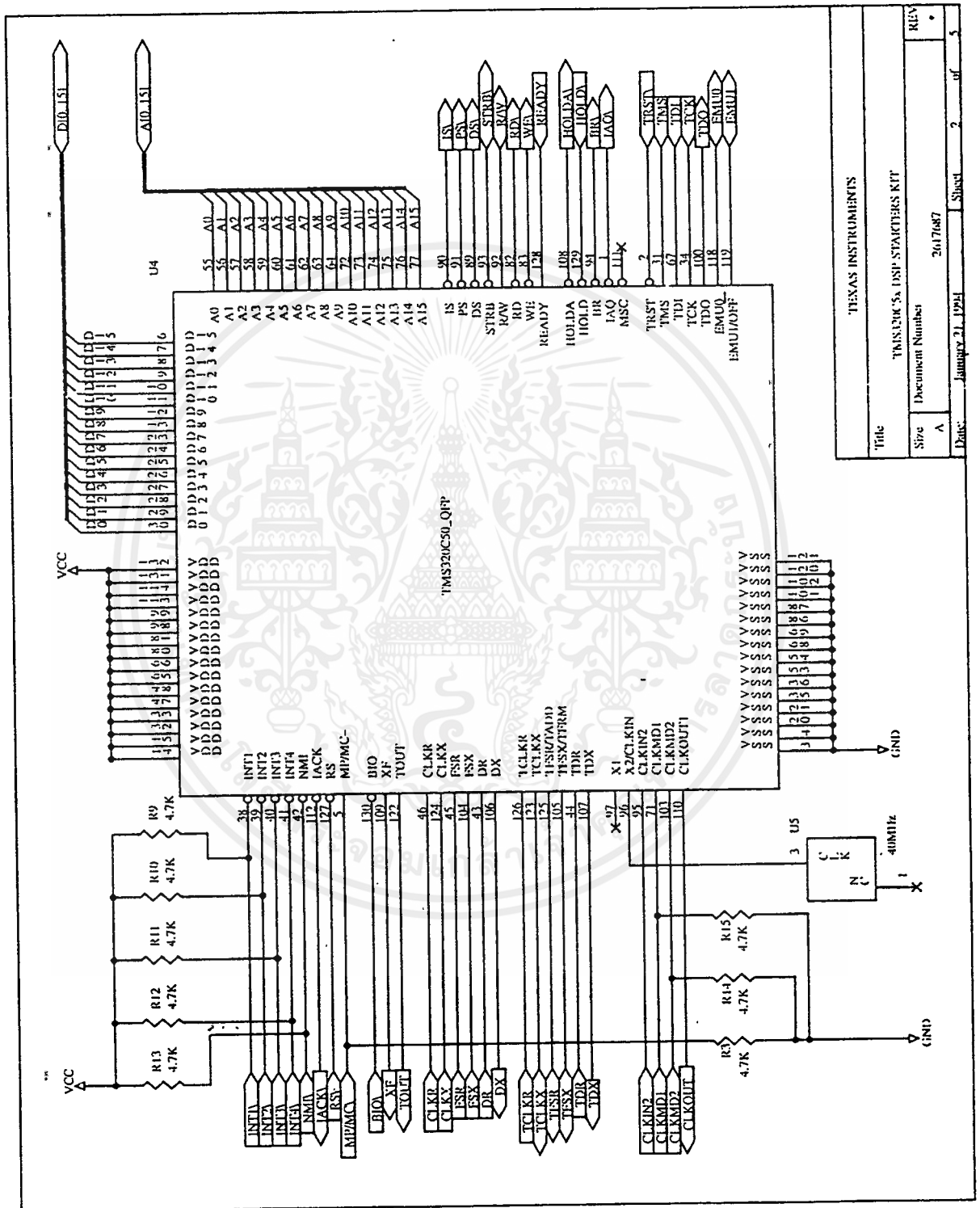
	$y(s)$	$y(t)$	$y(nT)$	$y(z)$
1.	1	$\delta(t)$	$\delta(nT)$	1
2.	$\frac{1}{s}$	$u(t)$	1	$\frac{1}{1-z^{-1}}$
3.	$\frac{1}{s^2}$	t	nT	$\frac{Tz^{-1}}{(1-z^{-1})^2}$
4.	$\frac{2}{s^3}$	t^2	$(nT)^2$	$\frac{T^2z^{-1}(1+z^{-1})}{(1-z^{-1})^3}$
5.	$\frac{k!}{s^{k+1}}$	t^k	$(nT)^k$	$\lim_{a \rightarrow 0} (-1)^k \frac{\partial^k}{\partial a^k} \frac{1}{1-e^{-aT}z^{-1}}$
6.	$\frac{1}{s+a}$	e^{-at}	e^{-anT}	$\frac{1}{1-e^{-aT}z^{-1}}$
7.	$\frac{1}{(s+a)^2}$	te^{-at}	nTe^{-anT}	$\frac{Te^{-aT}z^{-1}}{(1-e^{-aT}z^{-1})^2}$
8.	$\frac{(k-1)!}{(s+a)^k}$	$t^k e^{-at}$	$(nT)^k e^{-anT}$	$(-1)^k \frac{\partial^k}{\partial a^k} \frac{1}{1-e^{-aT}z^{-1}}$
9.	$\frac{a}{s(s+a)}$	$1-e^{-at}$	$1-e^{-anT}$	$\frac{(1-e^{-aT})z^{-1}}{(1-z^{-1})(1-e^{-aT}z^{-1})}$
10.	$\frac{b-a}{(s+a)(s+b)}$	$e^{-at}-e^{-bt}$	$e^{-anT}-e^{-bnT}$	$\frac{(e^{-aT}-e^{-bT})z^{-1}}{(1-e^{-aT}z^{-1})(1-e^{-bT}z^{-1})}$
11.	$\frac{\omega}{s^2+\omega^2}$	$\sin \omega t$	$\sin \omega nT$	$\frac{z^{-1} \sin \omega T}{1-2z^{-1} \cos \omega T+z^{-2}}$
12.	$\frac{s}{s^2+\omega^2}$	$\cos \omega t$	$\cos \omega nT$	$\frac{1-z^{-1} \cos \omega T}{1-2z^{-1} \cos \omega T+z^{-2}}$
13.	$\frac{\omega}{(s+a)^2+\omega^2}$	$e^{-at} \sin \omega t$	$e^{-anT} \sin \omega nT$	$\frac{e^{-aT}z^{-1} \sin \omega T}{1-2e^{-aT}z^{-1} \cos \omega T+e^{-2aT}z^{-2}}$
14.	$\frac{s+a}{(s+a)^2+\omega^2}$	$e^{-at} \cos \omega t$	$e^{-anT} \cos \omega nT$	$\frac{1-e^{-aT}z^{-1} \cos \omega T}{1-2e^{-aT}z^{-1} \cos \omega T+e^{-2aT}z^{-2}}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure A-1. TMS320C5x DSP Starter Kit (DSK) Circuit Board Dimensions



Note: Dimensions are in inches.

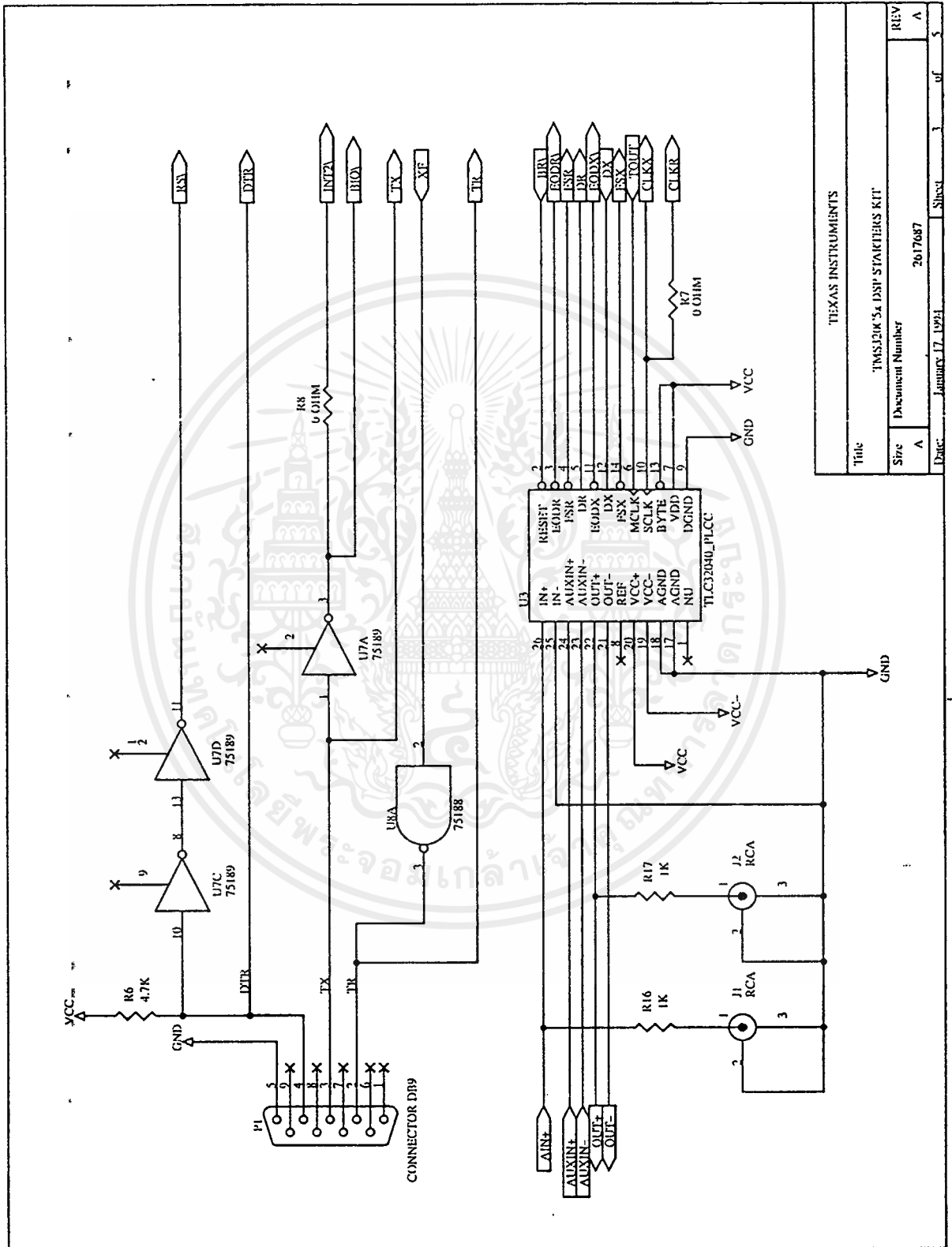


TEXAS INSTRUMENTS	
Title	TMS320C50 DSP STARTERS KIT
Size	A
Document Number	2617687
Date	January 21, 1991
Sheet	2 of 3
REV	•

DSK Circuit Board Dimensions and Schematic Diagrams

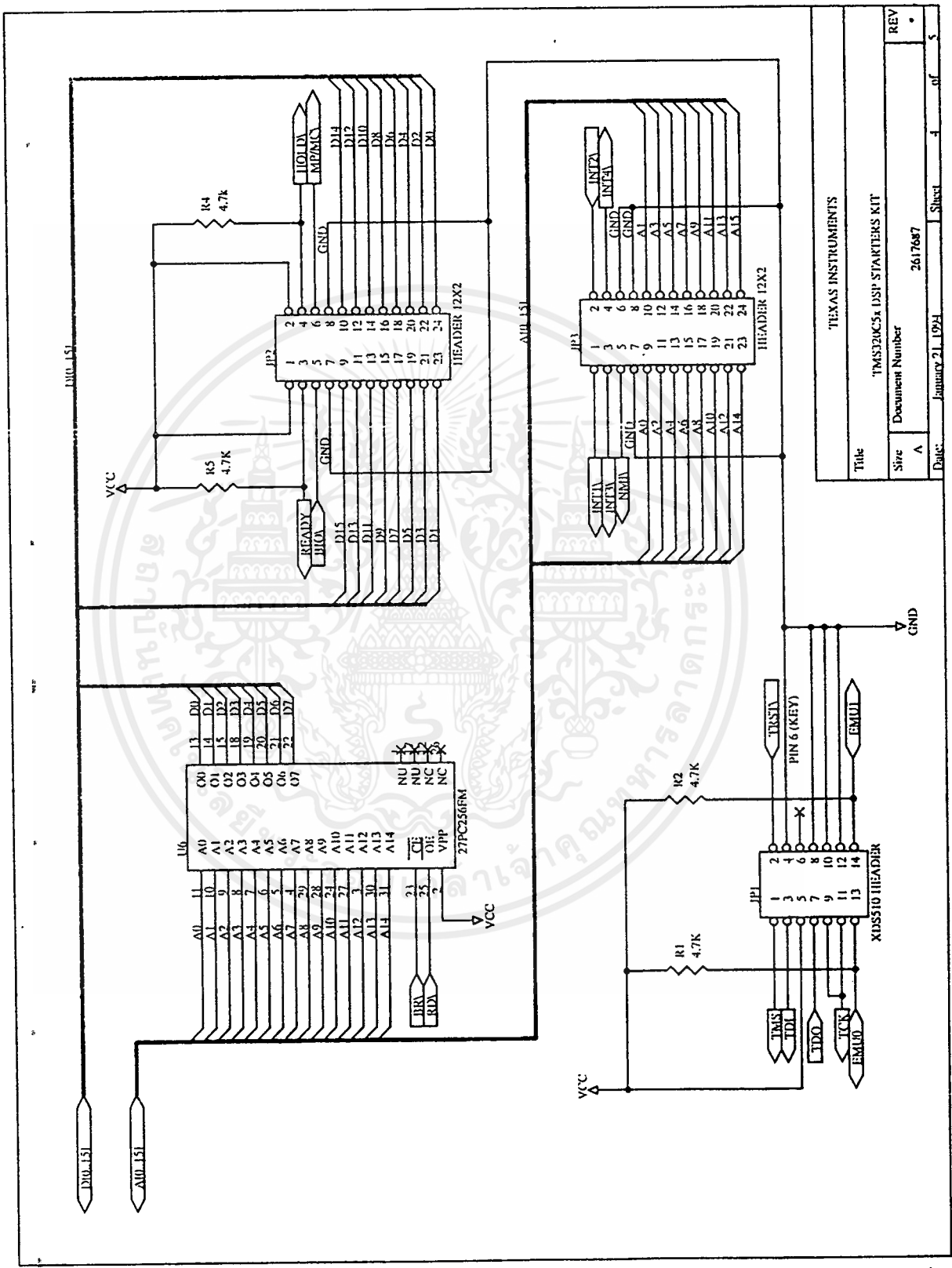
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagrams



TEXAS INSTRUMENTS	
Title	TMS320C54 DSP STARTERS KIT
Size	A
Document Number	2617687
Date	January 17, 1994
Sheet	3 of 5
REV	A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

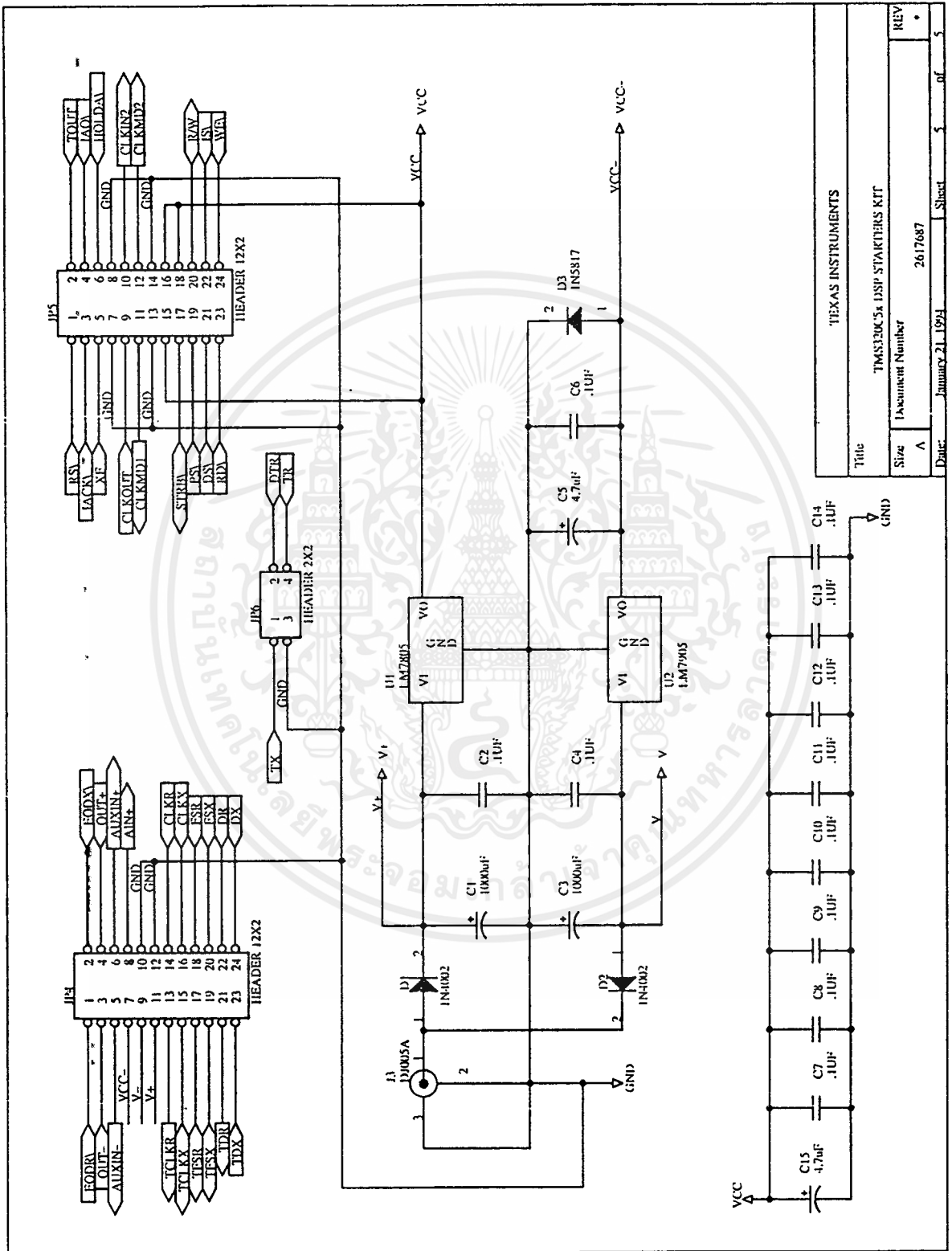


Title		TEXAS INSTRUMENTS	
Size		TMS320C5k DSP STARTERS KIT	
Doc#		Document Number	
REV		2617687	
Sheet		January 21, 1994	
of		1	
of		5	

DSK Circuit Board Dimensions and Schematic Diagrams

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagrams



Title		TEXAS INSTRUMENTS
Size		TMS320C54 DSP STARTERS KIT
Revision		2617687
Date	January 21, 1994	Sheet 5 of 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ใดๆ การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54ALS02, SN54AS02, SN74ALS02, SN74AS02 QUADRUPLE 2-INPUT POSITIVE-NOR GATES

D2661, APRIL 1982—REVISED DECEMBER 1983

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

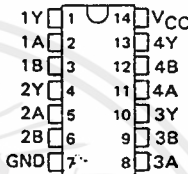
Description

These devices contain four independent 2-input NOR gates. They perform the Boolean functions $Y = \overline{A+B}$ or $Y = \overline{A} \cdot \overline{B}$ in positive logic.

The SN54ALS02 and SN54AS02 are characterized for operation over the full military temperature range of -55°C to 125°C . The SN74ALS02 and SN74AS02 are characterized for operation from 0°C to 70°C .

SN54ALS02, SN54AS02 . . . J PACKAGE SN74ALS02, SN74AS02 . . . N PACKAGE

(TOP VIEW)

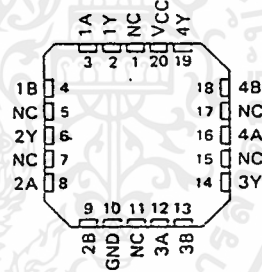


FUNCTION TABLE (each gate)

INPUTS		OUTPUT
A	B	Y
H	X	L
X	H	L
L	L	H

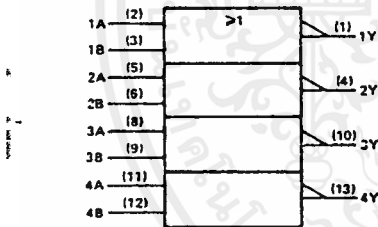
SN54ALS02, SN54AS02 . . . FH PACKAGE SN74ALS02, SN74AS02 . . . FN PACKAGE

(TOP VIEW)



NC—No internal connection

Logic symbol



Pin numbers shown are for J and N packages.

TYPES SN54ALS02, SN74ALS02 QUADRUPLE 2-INPUT POSITIVE-NOR GATES

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage	7 V
Operating free-air temperature range: SN54ALS02	-55°C to 125°C
SN74ALS02	0°C to 70°C
Storage temperature range	-65°C to 150°C

recommended operating conditions

		SN54ALS02			SN74ALS02			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.8			0.8	V
I_{OH}	High-level output current			-0.4			-0.4	mA
I_{OL}	Low-level output current			4			8	mA
T_A	Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54ALS02			SN74ALS02			UNIT
		MIN	TYP†	MAX	MIN	TYP†	MAX	
V_{IK}	$V_{CC} = 4.5 V, I_I = -18 mA$			-1.5			-1.5	V
V_{OH}	$V_{CC} = 4.5 V$ to $5.5 V, I_{OH} = -0.4 mA$	$V_{CC}-2$			$V_{CC}-2$			V
V_{OL}	$V_{CC} = 4.5 V, I_{OL} = 4 mA$		0.25	0.4		0.25	0.4	V
	$V_{CC} = 4.5 V, I_{OL} = 8 mA$					0.35	0.5	V
I_I	$V_{CC} = 5.5 V, V_I = 7 V$			0.1			0.1	mA
I_{IH}	$V_{CC} = 5.5 V, V_I = 2.7 V$			20			20	μA
I_{IL}	$V_{CC} = 5.5 V, V_I = 0.4 V$			-0.1			-0.1	mA
$I_{OS}^‡$	$V_{CC} = 5.5 V, V_O = 2.25 V$	-30		-112	-30		-112	mA
I_{CCH}	$V_{CC} = 5.5 V, V_I = 0 V$		0.86	2.2		0.86	2.2	mA
I_{CCL}	$V_{CC} = 5.5 V, V_I = 4.5 V$		2.16	4		2.16	4	mA

† All typical values are at $V_{CC} = 5 V, T_A = 25°C$.

‡ The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

switching characteristics (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 V$ to $5.5 V,$ $C_L = 50 pF,$ $R_L = 500 \Omega,$ $T_A = MIN$ to MAX				UNIT
			SN54ALS02		SN74ALS02		
			MIN	MAX	MIN	MAX	
t_{PLH}	A or B	Y	3	14	3	12	ns
t_{PHL}	A or B	Y	3	11	3	10	ns

NOTE 1: For load circuit and voltage waveforms, see page 1-12.

TYPES SN54AS02, SN74AS02 QUADRUPLE 2-INPUT POSITIVE-NOR GATES

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage	7 V
Operating free-air temperature range: SN54AS02	-55 °C to 125 °C
SN74AS02	0 °C to 70 °C
Storage temperature range	-65 °C to 150 °C

recommended operating conditions

		SN54AS02			SN74AS02			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.8			0.8	V
I_{OH}	High-level output current			-2			-2	mA
I_{OL}	Low-level output current			20			20	mA
T_A	Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54AS02			SN74AS02			UNIT
		MIN	TYP†	MAX	MIN	TYP†	MAX	
V_{IK}	$V_{CC} = 4.5$ V, $I_I = -18$ mA			-1.2			-1.2	V
V_{OH}	$V_{CC} = 4.5$ V to 5.5 V, $I_{OH} = -2$ mA	$V_{CC}-2$			$V_{CC}-2$			V
V_{OL}	$V_{CC} = 4.5$ V, $I_{OL} = 20$ mA		0.35	0.5		0.35	0.5	V
I_I	$V_{CC} = 5.5$ V, $V_I = 7$ V			0.1			0.1	mA
I_{IH}	$V_{CC} = 5.5$ V, $V_I = 2.7$ V			20			20	µA
I_{IL}	$V_{CC} = 5.5$ V, $V_I = 0.4$ V			-0.5			-0.5	mA
I_{OZ}	$V_{CC} = 5.5$ V, $V_O = 2.25$ V	-30		-112	-30		-112	mA
I_{CCH}	$V_{CC} = 5.5$ V, $V_I = 0$ V		3.7	5.9		3.7	5.9	mA
I_{CCL}	$V_{CC} = 5.5$ V, $V_I = 4.5$ V		12.5	20.1		12.5	20.1	mA

† All typical values are at $V_{CC} = 5$ V, $T_A = 25$ °C.

‡ The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

switching characteristics (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5$ V to 5.5 V, $C_L = 50$ pF, $R_L = 500$ Ω, $T_A = \text{MIN to MAX}$				UNIT
			SN54AS02		SN74AS02		
			MIN	MAX	MIN	MAX	
t_{PLH}	A or B	Y	1	5	1	4.5	ns
t_{PHL}	A or B	Y	1	5	1	4.5	ns

NOTE 1: For load circuit and voltage waveforms, see page 1-12.

TYPES SN54ALS04A, SN54AS04, SN74ALS04A, SN74AS04 HEX INVERTERS

D2661, APRIL 1982—REVISED DECEMBER 1983

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

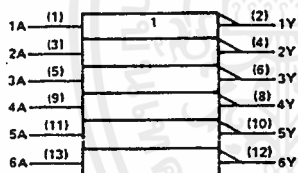
These devices contain six independent inverters. They perform the Boolean function $Y = \bar{A}$.

The SN54ALS04A and SN54AS04 are characterized for operation over the full military temperature range of -55°C to 125°C . The SN74ALS04A and SN74AS04 are characterized for operation from 0°C to 70°C .

FUNCTION TABLE
(each inverter)

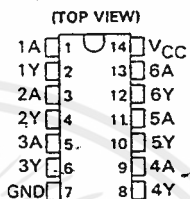
INPUT A	OUTPUT Y
H	L
L	H

logic symbol

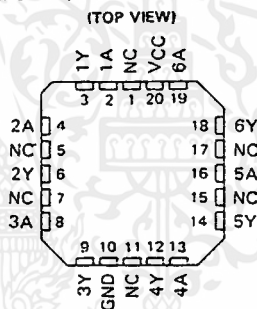


Pin numbers shown are for J and N packages.

SN54ALS04A, SN54AS04 . . . J PACKAGE
SN74ALS04A, SN74AS04 . . . N PACKAGE



SN54ALS04A, SN54AS04 . . . FH PACKAGE
SN74ALS04A, SN74AS04 . . . FN PACKAGE



NC—No internal connection

**TYPES SN54ALS04A, SN74ALS04A
1EX INVERTERS**

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage	7 V
Operating free-air temperature range: SN54ALS04A	-55°C to 125°C
SN74ALS04A	0°C to 70°C
Storage temperature range	-65°C to 150°C

recommended operating conditions

		SN54ALS04A			SN74ALS04A			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.8			0.8	V
I_{OH}	High-level output current			-0.4			-0.4	mA
I_{OL}	Low-level output current			4			8	mA
T_A	Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54ALS04A		SN74ALS04A		UNIT		
		MIN	TYP†	MAX	MIN		TYP†	MAX
V_{IK}	$V_{CC} = 4.5 V, I_I = -18 mA$			-1.5		-1.5	V	
V_{OH}	$V_{CC} = 4.5 V$ to 5.5 V, $I_{OH} = -0.4 mA$	$V_{CC}-2$			$V_{CC}-2$		V	
V_{OL}	$V_{CC} = 4.5 V, I_{OL} = 4 mA$		0.25	0.4		0.25	0.4	V
	$V_{CC} = 4.5 V, I_{OL} = 8 mA$					0.35	0.5	V
I_I	$V_{CC} = 5.5 V, V_I = 7 V$			0.1		0.1	mA	
I_{IH}	$V_{CC} = 5.5 V, V_I = 2.7 V$			20		20	µA	
I_{IL}	$V_{CC} = 5.5 V, V_I = 0.4 V$			-0.1		-0.1	mA	
$I_{O†}$	$V_{CC} = 5.5 V, V_O = 2.25 V$	-15			-15	-70	mA	
I_{CCH}	$V_{CC} = 5.5 V, V_I = 0 V$		0.65	1.1		0.65	1.1	mA
I_{CCL}	$V_{CC} = 5.5 V, V_I = 4.5 V$		2.9	4.2		2.9	4.2	mA

† All typical values are at $V_{CC} = 5 V, T_A = 25°C$.

‡ The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

switching characteristics (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 V$ to 5.5 V, $C_L = 50 pF,$ $R_L = 500 \Omega,$ $T_A = MIN$ to MAX				UNIT
			SN54ALS04A		SN74ALS04A		
			MIN	MAX	MIN	MAX	
t_{PLH}	A	Y	3	14	3	11	ns
t_{PHL}	A	Y	2	12	2	8	ns

NOTE 1: For load circuit and voltage waveforms, see page 1-12.

TYPES SN54AS04, SN74AS04
HEX INVERTERS

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage	7 V
Operating free-air temperature range: SN54AS04	-55 °C to 125 °C
SN74AS04	0 °C to 70 °C
Storage temperature range	-65 °C to 150 °C

recommended operating conditions

		SN54AS04			SN74AS04			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.8			0.8	V
I_{OH}	High-level output current			-2			-2	mA
I_{OL}	Low-level output current						20	mA
T_A	Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54AS04			SN74AS04			UNIT
		MIN	TYP†	MAX	MIN	TYP†	MAX	
V_{IK}	$V_{CC} = 4.5 V, I_I = -18 mA$			-1.2			-1.2	V
V_{OH}	$V_{CC} = 4.5 V \text{ to } 5.5 V, I_{OH} = -2 mA$	$V_{CC}-2$			$V_{CC}-2$			V
V_{OL}	$V_{CC} = 4.5 V, I_{OL} = 20 mA$		0.35	0.5		0.35	0.5	V
I_I	$V_{CC} = 5.5 V, V_I = 7 V$			0.1			0.1	mA
I_{IH}	$V_{CC} = 5.5 V, V_I = 2.7 V$			20			20	μA
I_{IL}	$V_{CC} = 5.5 V, V_I = 0.4 V$			-0.5			-0.5	mA
I_{O*}	$V_{CC} = 5.5 V, V_O = 2.25 V$	-30		-112	-30		-112	mA
I_{CCH}	$V_{CC} = 5.5 V, V_I = 0 V$		3	4.8		3	4.8	mA
I_{CCL}	$V_{CC} = 5.5 V, V_I = 4.5 V$		14	26.3		14	26.3	mA

† All typical values are at $V_{CC} = 5 V, T_A = 25 °C$.

* The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

switching characteristics (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 V \text{ to } 5.5 V,$ $C_L = 50 pF,$ $R_L = 500 \Omega,$ $T_A = \text{MIN to MAX}$				UNIT
			SN54AS04		SN74AS04		
			MIN	MAX	MIN	MAX	
t_{PLH}	A	Y	1	6	1	5	ns
t_{PHL}	A	Y	1	4.5	1	4	ns

NOTE 1: For load circuit and voltage waveforms, see page 1-12.

54156 / 74156 Dual 2-Line to 4-Line Decoder / Demultiplexer with Open-Collector Output

	Schottky TTL			HighSpeed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL		
	Device Type	Package C P M G		Device Type	Package C P M G		Device Type	Package C P M G		Device Type	Package C P M G		Device Type	Package C P M G	
T. I.							SN54LS156	J M	W G	SN 54156	J M	W G			
FAIRCHILD							SN 74LS156	J M	N D	SN 74156	J M	N D			
MOTOROLA							PM54156/PM74156	J M	P D	FC74156	J M	P D			
N. S. C.							MC74LS156	J M	P I	MC74156	J M	P I			
PHI LIPS							DM54LS156	J M	W L	DM 54156	J M	W L			
SIGNETICS							DM74LS156	J M	W L	DM 74156	J M	W L			
SIEMENS							N74LS156	J M		N74156	J M				
FUJITSU										SS4156	F L B M	W G			
HITACHI										N74156	B O				
MITSUBISHI										FLY161	M				
NEC															
TOSHIBA															

Electrical Characteristics SN54LS156/SN74LS156

absolute maximum ratings over operating free-air temperature range

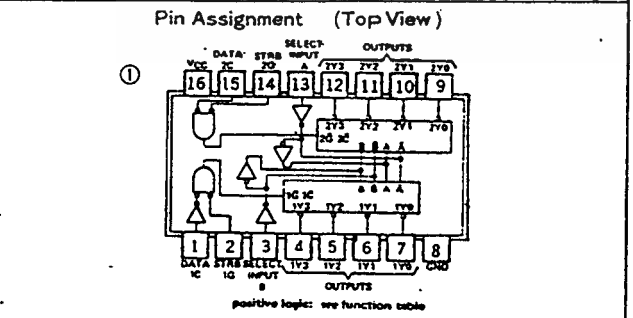
Supply voltage, VCC	TV	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	TV	Storage temperature range	SN74LS	0°C to 70°C
				-65°C to 150°C

recommended operating conditions

	SN54LS156		SN74LS156	
	MIN	NOM MAX	MIN	NOM MAX UNIT
Supply voltage, VCC	4.5	5	5.5	4.75 5 5.25 V
High-level output voltage, VOH			5.5	5.5 V
Low-level output current, IOL			4	8 mA
Operating free-air temperature, TA	-55	125	0	70 °C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX UNIT
V _{IH} High-level input voltage			2	V
V _{IL} Low-level input voltage				0.8 V
V _I Input clamp voltage	VCC = MIN, I _I = -18mA			-1.5 V
I _{OH} High-level output current	VCC = MIN, V _I = 2V, V _{OH} = 5.5V			100 μA
V _{OL} Low-level output voltage	VCC = MIN, V _I = 2V, I _{OL} = 8mA	0.35		0.5 V
I _I Input current at maximum input voltage	VCC = MAX, V _I = 7V			0.1 mA
I _{IH} High-level input current	VCC = MAX, V _I = 2.7V			20 μA
I _{IL} Low-level input current	VCC = MAX, V _I = 0.4V			-0.4 mA
I _{CC} Supply current	VCC = MAX, See Note 2			6.1 10 mA
				6.1 10 mA
t _{PLH} from A, B, 2C, 1G, or 2G to output Y	LEVELS OF LOGIC			25 40 ns
t _{PHL} from A or B to output Y				34 51 ns
t _{PLH} from A or B to output Y				31 46 ns
t _{PHL} from A or B to output Y				34 51 ns
t _{PLH} from 1C to output Y				32 48 ns
t _{PHL} from 1C to output Y				32 48 ns



Function Tables

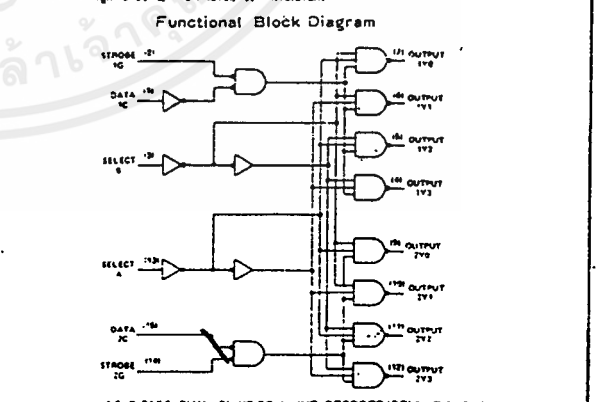
156. LS156 2-LINE-TO-4-LINE DECODER OR 1-LINE-TO-4-LINE DEMULTIPLEXER

INPUTS				OUTPUTS			
SELECT	STROBE	DATA		1Y0	1Y1	1Y2	1Y3
A	B	1G	1C				
L	L	X	X	H	H	H	H
L	L	L	L	H	H	H	H
L	L	L	H	L	L	L	L
L	L	L	X	L	L	L	L
L	L	H	L	H	L	L	L
L	L	H	H	L	L	L	L
L	L	X	X	L	L	L	L
L	L	X	L	L	L	L	L

156. LS156 3-LINE-TO-8-LINE DECODER OR 1-LINE-TO-8-LINE DEMULTIPLEXER

INPUTS				OUTPUTS							
SELECT	STROBE	OR DATA		1Y0	1Y1	1Y2	1Y3	1Y4	1Y5	1Y6	1Y7
A	B	1G	1C								
X	X	X	X	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	H	H	H
L	L	L	H	L	L	L	L	L	L	L	L
L	L	L	X	L	L	L	L	L	L	L	L
L	L	H	L	H	L	L	L	L	L	L	L
L	L	H	H	L	L	L	L	L	L	L	L
L	L	X	X	L	L	L	L	L	L	L	L
L	L	X	L	L	L	L	L	L	L	L	L

1C = inputs 1C and 2C connected together
 1G = inputs 1G and 2G connected together
 H = high level, L = low level, X = irrelevant



NOTE 2: I_{CC} is measured with outputs open, A, B, and 1C inputs at 4.5V, and 2C, 1G, and 2G inputs grounded.

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡All typical values are at VCC = 5V, TA = 25°C.
 •t_{PLH} is propagation delay time, low-to-high-level output
 †t_{PHL} is propagation delay time, high-to-low-level output

**TYPES SN54ALS174, SN54ALS175, SN54AS174, SN54AS175
SN74ALS174, SN74ALS175, SN74AS174, SN74AS175
HEX/QUADRUPLE D-TYPE FLIP-FLOPS WITH CLEAR**

Q2661, APRIL 1982—REVISION DECEMBER 1982

- 'ALS174 and 'AS174 Contain Six Flip-Flops with Single-Rail Outputs
- 'ALS175 and 'AS175 Contain Four Flip-Flops with Double-Rail Outputs
- Buffered Clock and Direct Clear Inputs
- Applications Include:
 - Buffer/Storage Registers
 - Shift Registers
 - Pattern Generators
- Fully Buffered Outputs for Maximum Isolation from External Disturbance ('AS only)
- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

These monolithic, positive-edge-triggered flip-flops utilize TTL circuitry to implement D-type flip-flop logic. All have a direct clear input and the 'ALS175 and 'AS175 feature complementary outputs from each flip-flop.

Information at the D inputs meeting the setup time requirements is transferred to the outputs on the positive-going edge of the clock pulse. Clock triggering occurs at a particular voltage level and is not directly related to the transition time of the positive-going pulse. When the clock input is at either the high or low level, the D input signal has no effect at the output.

These circuits are fully compatible for use with most TTL circuits.

The SN54ALS174, SN54ALS175, SN54AS174, and SN54AS175 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN74ALS174, SN74ALS175, SN74AS174, and SN74AS175 are characterized for operation from 0°C to 70°C.

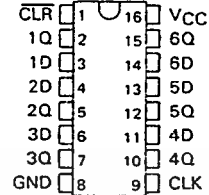
**FUNCTION TABLE
(EACH FLIP-FLOP)**

INPUTS			OUTPUTS	
CLR	CLK	D	Q	\bar{Q}
L	X	X	L	H
H	↑	H	H	L
H	↑	L	L	H
H	L	X	Q_0	\bar{Q}_0

↑ 'ALS175 and 'AS175 only

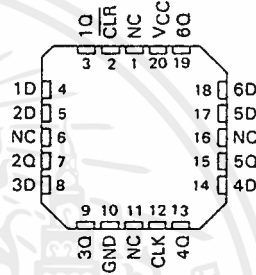
SN54ALS174, SN54AS174 . . . J PACKAGE
SN74ALS174, SN74AS174 . . . N PACKAGE

(TOP VIEW)



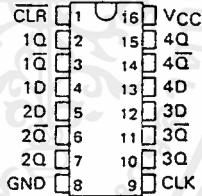
SN54ALS174, SN54AS174 . . . FH PACKAGE
SN74ALS174, SN74AS174 . . . FN PACKAGE

(TOP VIEW)



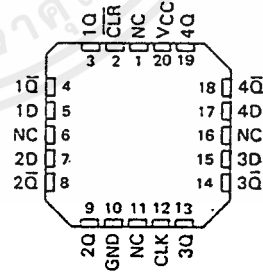
SN54ALS175, SN54AS175 . . . J PACKAGE
SN74ALS175, SN74AS175 . . . N PACKAGE

(TOP VIEW)



SN54ALS175, SN54AS175 . . . FH PACKAGE
SN74ALS175, SN74AS175 . . . FN PACKAGE

(TOP VIEW)



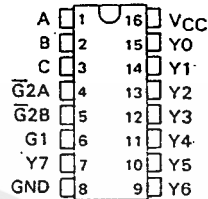
NC - No internal connection.

TYPES SN54ALS138, SN54AS138, SN74ALS138, SN74AS138 3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

D2661, APRIL 1982—REVISED DECEMBER 1983

- Designed Specifically for High-Speed Memory Decoders and Data Transmission Systems
- Incorporates 3 Enable Inputs to Simplify Cascading and/or Data Reception
- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

SN54ALS138, SN54AS138 . . . J PACKAGE
SN74ALS138, SN74AS138 . . . N PACKAGE
(TOP VIEW)



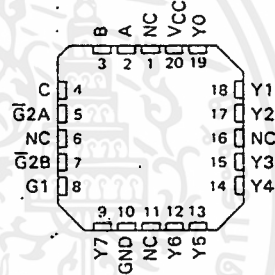
Description

The 'ALS138 and 'AS138 circuits are designed to be used in high-performance memory-decoding or data-routing applications requiring very short propagation delay times. In high-performance memory systems these decoders can be used to minimize the effects of system decoding. When employed with high-speed memories utilizing a fast enable circuit, the delay times of these decoders and the enable time of the memory are usually less than the typical access time of the memory. This means that the effective system delay introduced by the Schottky-clamped system decoder is negligible.

The conditions at the binary select inputs and the three enable inputs select one of eight input lines. Two active-low and one active-high enable inputs reduce the need for external gates or inverters when expanding. A 24-line decoder can be implemented without external inverters and a 32-line decoder requires only one inverter. An enable input can be used as a data input for demultiplexing applications.

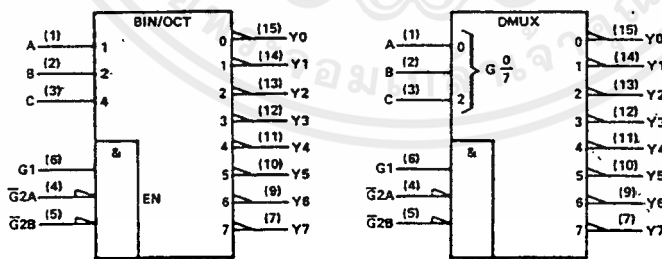
The SN54ALS138 and SN54AS138 are characterized for operation over the full military temperature range of -55°C to 125°C . The SN74ALS138 and SN74AS138 are characterized for operation from 0°C to 70°C .

SN54ALS138, SN54AS138 . . . FH PACKAGE
SN74ALS138, SN74AS138 . . . FN PACKAGE
(TOP VIEW)



NC—No internal connection

logic symbols (alternatives)



Pin numbers shown are for J and N packages.

TYPES SN54AS138, SN74AS138
3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

recommended operating conditions

		SN54AS138			SN74AS138			UNIT	
		MIN	NOM	MAX	MIN	NOM	MAX		
V _{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V	
V _{IH}	High-level input voltage	2			2			V	
V _{IL}	Low-level input voltage	0.8			0.8			V	
I _{OH}	High-level output current	-2			+2			mA	
I _{OL}	Low-level output current	20			20			mA	
T _A	Operating free-air temperature	-55			0			70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted):

PARAMETER	TEST CONDITIONS	SN54AS138			SN74AS138			UNIT
		MIN	TYP [†]	MAX	MIN	TYP [†]	MAX	
V _{IK}	V _{CC} = 4.5 V, I _I = -18 mA							V
V _{OH}	V _{CC} = 4.5 V to 5.5 V, I _{OH} = -2 mA	V _{CC} -2			V _{CC} -2			V
V _{OL}	V _{CC} = 4.5 V, I _{OL} = 20 mA	0.35 0.5			0.35 0.5			V
I _I	V _{CC} = 5.5 V, V _I = 7 V							mA
I _{IH}	V _{CC} = 5.5 V, V _I = 2.7 V							μA
I _{IL}	V _{CC} = 5.5 V, V _I = 0.4 V							mA
I _O [‡]	V _{CC} = 5.5 V, V _O = 2.25 V	-30 -112			-30 -112			mA
I _{CC}	V _{CC} = 5.5 V	13			13			mA

[†]All typical values are at V_{CC} = 5 V, T_A = 25°C.

[‡]The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS}.

switching characteristics (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V _{CC} = 4.5 V to 5.5 V, C _L = 50 pF, R _L = 500 Ω, T _A = MIN to MAX						UNIT
			SN54AS138			SN74AS138			
			MIN	TYP [†]	MAX	MIN	TYP [†]	MAX	
t _{PLH}	A, B, C	Any Y	5.6			5.6			ns
t _{PHL}			6.1			6.1			
t _{PLH}	Enable	Any Y	5.8			5.8			ns
t _{PHL}			5.5			5.5			

[†]All typical values are at V_{CC} = 5 V, T_A = 25°C.

NOTE 1: For load circuit and voltage waveforms, see page 1-12.

TYPES SN54ALS138, SN74ALS138
3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

recommended operating conditions

		SN54ALS138			SN74ALS138			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V _{IH}	High-level input voltage	2			2			V
V _{IL}	Low-level input voltage				0.8			V
I _{OH}	High-level output current				-0.4			mA
I _{OL}	Low-level output current				4			mA
T _A	Operating free-air temperature	-55			125			°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54ALS138		SN74ALS138		UNIT
		MIN	TYP [†]	MAX	MIN	
V _{IK}	V _{CC} = 4.5 V, I _I = -18 mA			-1.5		V
V _{OH}	V _{CC} = 4.5 V to 5.5 V, I _{OH} = -0.4 mA	V _{CC} -2		V _{CC} -2		V
V _{OL}	V _{CC} = 4.5 V, I _{OL} = 4 mA	0.25	0.4	0.25	0.4	V
	V _{CC} = 4.5 V, I _{OL} = 8 mA			0.35	0.5	
I _I	V _{CC} = 5.5 V, V _I = 7 V			0.1		mA
I _{IH}	V _{CC} = 5.5 V, V _I = 2.7 V			20		μA
I _{IL}	V _{CC} = 5.5 V, V _I = 0.4 V			-0.1		mA
I _{O[±]}	V _{CC} = 5.5 V, V _O = 2.25 V	-30	-112	-30	-112	mA
I _{CC}	V _{CC} = 5.5 V	5 10		5 10		mA

[†]All typical values are at V_{CC} = 5 V, T_A = 25°C.

[‡]The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS}.

switching characteristics (see Note 1)

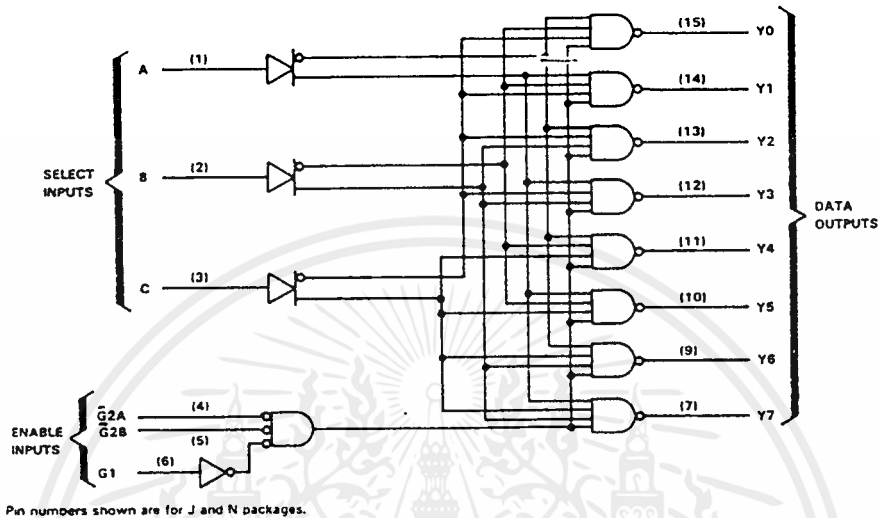
PARAMETER	FROM (INPUT)	TO (OUTPUT)	V _{CC} = 4.5 V to 5.5 V, C _L = 50 pF, R _L = 500 Ω, T _A = MIN to MAX				UNIT
			SN54ALS138		SN74ALS138		
			MIN	MAX	MIN	MAX	
t _{PLH}	A, B, C	Any Y	5	27	6	22	ns
t _{PHL}			5	22	6	18	
t _{PLH}	Enable	Any Y	4	20	4	17	ns
t _{PHL}			5	20	5	17	

NOTE 1: For load circuit and voltage waveforms, see page 1-12.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

YPES SN54ALS138, SN54AS138, SN74ALS138, SN74AS138
3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

logic diagram (positive logic)



Pin numbers shown are for J and N packages.

FUNCTION TABLE

ENABLE INPUTS		SELECT INPUTS			OUTPUTS							
G1	$\overline{G2^*}$	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	L	H	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	L	H	L	H	H	H	H	L	H	H	H
H	L	H	H	L	H	H	H	H	H	L	H	H
H	L	H	H	H	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

* $\overline{G2} = \overline{G2A} - \overline{G2B}$

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage	7 V
Operating free-air temperature range: SN54ALS138, SN54AS138	-55°C to 125°C
SN74ALS138, SN74AS138	0°C to 70°C
Storage temperature range	-65°C to 150°C

TYPES SN54ALS174, SN54ALS175, SN74ALS174, SN74ALS175 HEX/QUADRUPLE D-TYPE FLIP-FLOPS WITH CLEAR

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage.....	7 V
Operating free-air temperature range: SN54ALS174, SN54ALS175.....	-55°C to 125°C
SN74ALS174, SN74ALS175.....	0°C to 70°C
Storage temperature range.....	-65°C to 150°C

recommended operating conditions

		SN54ALS174 SN54ALS175			SN74ALS174 SN74ALS175			UNIT		
		MIN	NOM	MAX	MIN	NOM	MAX			
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V		
V_{IH}	High-level input voltage	2			2			V		
V_{IL}	Low-level input voltage			0.8			0.8	V		
I_{OH}	High-level output current			-0.4			-0.4	mA		
I_{OL}	Low-level output current			4			8	mA		
f_{clock}	Clock frequency	0		40	0		50	MHz		
t_w	Pulse duration	CLR low		15			10	ns		
		CLK high		12.5			10			
		CLK low		12.5			10			
t_{su}	Setup time before CLK↑	Data		15			10	ns		
		CLR inactive		8			6			
t_h	Hold time, data after CLK↑			0			0	ns		
T_A	Operating free-air temperature			-55		125		0	70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54ALS174 SN54ALS175			SN74ALS174 SN74ALS175			UNIT	
		MIN	TYP [†]	MAX	MIN	TYP [†]	MAX		
V_{IK}	$V_{CC} = 4.5$ V, $I_I = -18$ mA			-1.5			-1.5	V	
V_{OH}	$V_{CC} = 4.5$ V to 5.5 V, $I_{OH} = -0.4$ mA	$V_{CC}-2$			$V_{CC}-2$			V	
V_{OL}	$V_{CC} = 4.5$ V, $I_{OL} = 4$ mA		0.25	0.4		0.25	0.4	V	
	$V_{CC} = 4.5$ V, $I_{OL} = 8$ mA					0.35	0.5		
I_I	$V_{CC} = 5.5$ V, $V_I = 7$ V			0.1			0.1	mA	
I_{IH}	$V_{CC} = 5.5$ V, $V_I = 2.7$ V			20			20	μA	
I_{IL}	$V_{CC} = 5.5$ V, $V_I = 0.4$ V			-0.1			-0.1	mA	
I_{O1}	$V_{CC} = 5.5$ V, $V_O = 2.25$ V		-30	-112		-30	-112	mA	
I_{CC}	'ALS174	$V_{CC} = 5.5$ V, See Note 1		11	19		11	19	mA
	'ALS175			8	14		9	14	

[†]All typical values are at $V_{CC} = 5$ V, $T_A = 25$ °C.

[‡]The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

NOTE 1: I_{CC} is measured with D inputs and CLR grounded, and CLK at 4.5 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54AS174, SN54AS175, SN74AS174, SN74AS175 HEX/QUADRUPLE D-TYPE FLIP-FLOPS WITH CLEAR

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage	7 V
Operating free-air temperature range: SN54AS174, SN54AS175	-55°C to 125°C
SN74AS174, SN74AS175	0°C to 70°C
Storage temperature range	-65°C to 150°C

recommended operating conditions

		SN54AS174 SN54AS175			SN74AS174 SN74AS175			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.8			0.8	V
I_{OH}	High-level output current			-2			-2	mA
I_{OL}	Low-level output current			20			20	mA
f_{clock}	Clock frequency	0		100	0		100	MHz
t_w	Pulse duration	CLR low		5.5			5	ns
		CLK high		4			4	
		CLK low		6			6	
t_{su}	Setup time before CLK↑	Data		4			4	ns
		CLR inactive		6			6	
t_h	Hold time, data after CLK↑		1			1		ns
T_{A_s}	Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54AS174 SN54AS175			SN74AS174 SN74AS175			UNIT
		MIN	TYP†	MAX	MIN	TYP†	MAX	
V_{IH}	$V_{CC} = 4.5 V, I_I = -18 mA$			-1.2			-1.2	V
V_{OH}	$V_{CC} = 4.5 V \text{ to } 5.5 V, I_{OH} = -2 mA$	$V_{CC}-2$			$V_{CC}-2$			V
V_{OL}	$V_{CC} = 4.5 V, I_{OL} = 20 mA$		0.25	0.5		0.25	0.5	V
I_I	$V_{CC} = 5.5 V, V_I = 7 V$			0.1			0.1	mA
I_{IH}	$V_{CC} = 5.5 V, V_I = 2.7 V$			20			20	μA
I_{IL}	$V_{CC} = 5.5 V, V_I = 0.4 V$			-0.5			-0.5	mA
I_{OZ}	$V_{CC} = 5.5 V, V_O = 2.25 V$	-30		-112	-30		-112	mA
I_{CC}	'AS174		30	45		30	45	mA
	'AS175		33			33		

† All typical values are at $V_{CC} = 5 V, T_A = 25°C$.

‡ The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

NOTE 1: I_{CC} is measured with D, CLK, and PRE grounded, then with D, CLK, and CLR grounded.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54ALS174, SN54ALS175, SN74ALS174, SN74ALS175 HEX/QUADRUPLE D-TYPE FLIP-FLOPS WITH CLEAR

switching characteristics (see Note 2)

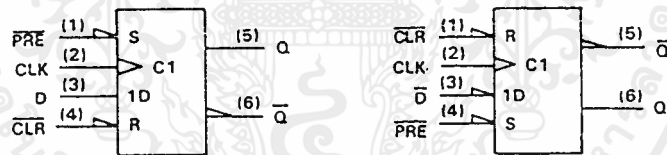
PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 \text{ V to } 5.5 \text{ V}$ $C_L = 50 \text{ pF}$ $R_L = 500 \Omega$ $T_A = \text{MIN to MAX}$				UNIT
			SN54ALS174 SN54ALS175		SN74ALS174 SN74ALS175		
			MIN	MAX	MIN	MAX	
f_{max}			40		50	MHz	
t_{PLH}	$\overline{\text{CLR}}$	Any $\overline{\text{Q}}$ ('ALS175)	5	20	5	18	ns
t_{PHL}		Any Q	8	26	8	23	
t_{PLH}	CLK	Any Q	3	17	3	15	ns
t_{PHL}		(or $\overline{\text{Q}}$, 'ALS175)	5	20	5	17	

NOTE 2: For load circuit and voltage waveforms, see page 1-12.

D flip-flop signal conventions

It is TI practice to name the outputs and other inputs of a D-type flip-flop and to draw its logic symbol based on the assumption of true data (D) inputs. Then outputs that produce data in phase with the data inputs are called Q and those producing complementary data are called $\overline{\text{Q}}$. An input that causes a Q output to go high or a $\overline{\text{Q}}$ output to go low is called Preset; an input that causes a $\overline{\text{Q}}$ output to go high or a Q output to go low is called Clear. Bars are used over these pin names ($\overline{\text{PRE}}$ and $\overline{\text{CLR}}$) if they are active low.

In some applications it may be advantageous to redesignate the data input $\overline{\text{D}}$. In that case all the other inputs and outputs should be renamed as shown below. Also shown are corresponding changes in the graphical symbol. Arbitrary pin numbers are shown in parentheses.



Notice that Q and $\overline{\text{Q}}$ exchange names, which causes Preset and Clear to do likewise. Also notice that the polarity indicators (\triangle) on $\overline{\text{PRE}}$ and $\overline{\text{CLR}}$ remain since these inputs are still active-low, but that the presence or absence of the polarity indicator changes at $\overline{\text{D}}$, Q, and $\overline{\text{Q}}$. Of course pin 5 ($\overline{\text{Q}}$) is still in-phase with the data input $\overline{\text{D}}$, but now both are considered active-low.

**TYPES SN54AS174, SN54AS175, SN74AS174, SN74AS175
HEX/QUADRUPLE D-TYPE FLIP-FLOPS WITH CLEAR**

***AS174 switching characteristics (see Note 2)**

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 \text{ V to } 5.5 \text{ V}$ $C_L = 50 \text{ pF}$ $R_L = 500 \Omega$ $T_A = \text{MIN to MAX}$				UNIT
			SN54AS174		SN74AS174		
			MIN	MAX	MIN	MAX	
f_{max}			100	100	100	100	MHz
t_{PHL}	\overline{CLR}	Any Q	5	15	5	14	ns
t_{PLH}			3.5	9.5	3.5	8	
t_{PHL}	CLK	Any Q	4.5	11.5	4.5	10	ns

***AS175 switching characteristics (see Note 2)**

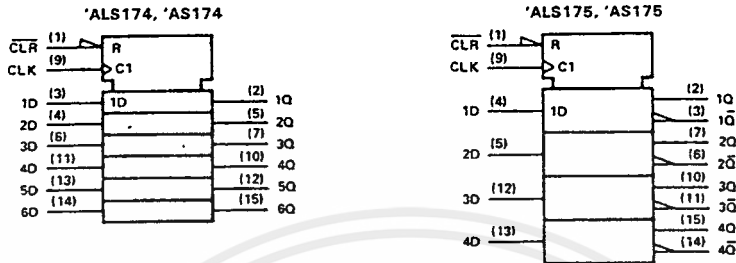
PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 \text{ V to } 5.5 \text{ V}$ $C_L = 50 \text{ pF}$ $R_L = 500 \Omega$ $T_A = \text{MIN to MAX}$						UNIT
			SN54AS175			SN74AS175			
			MIN	TYP [†]	MAX	MIN	TYP [†]	MAX	
f_{max}			160			160			MHz
t_{PLH}			5			5			ns
t_{PHL}	\overline{CLR}	Any Q or \overline{Q}	5.5			5.5			ns
t_{PLH}			4			4			
t_{PHL}	CLK	Any Q or \overline{Q}	4			4			ns

[†]All typical values are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

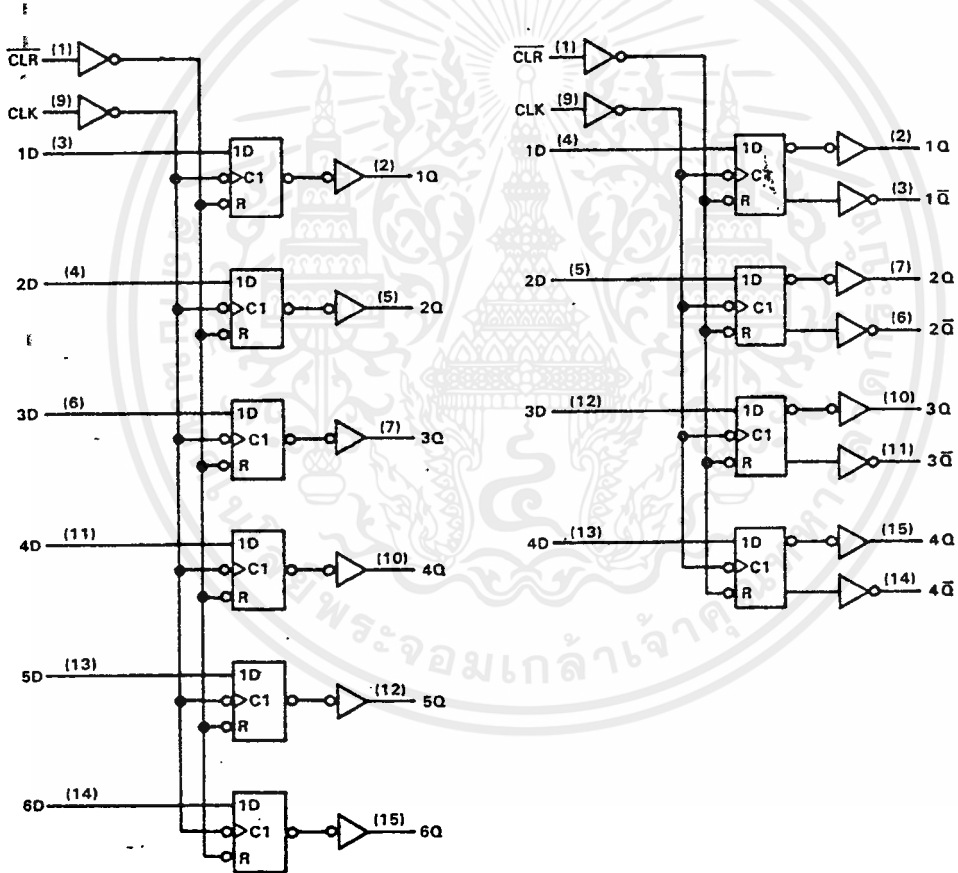
NOTE 2: For load circuit and voltage waveforms, see page 1-12.

**TYPES SN54ALS174, SN54ALS175, SN54AS174, SN54AS175
SN74ALS174, SN74ALS175, SN74AS174, SN74AS175
HEX/QUADRUPLE D-TYPE FLIP-FLOPS WITH CLEAR**

logic symbols



logic diagrams (positive logic)



*Pin numbers shown are for J and N packages.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54ALS192, SN54ALS193, SN74ALS192, SN74ALS193
SYNCHRONOUS 4-BIT UP/DOWN COUNTERS (DUAL CLOCK WITH CLEAR)

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7 V
Input voltage	7 V
Operating free-air temperature range: SN54ALS192, SN54ALS193	-55 °C to 125 °C
SN74ALS192, SN74ALS193	0 °C to 70 °C
Storage temperature range	-65 °C to 150 °C

recommended operating conditions

		SN54ALS192 SN54ALS193			SN74ALS192 SN74ALS193			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage				0.8			V
I_{OH}	High-level output current				-0.4			mA
I_{OL}	Low-level output current				4			mA
f_{clock}	Clock frequency	'ALS192	0		20	0		MHz
		'ALS193	0		25	0		
t_w	Pulse duration	CLR high	10		10			ns
		LOAD low	25		20			
		UP or DOWN high or low	'ALS192	25		20		
t_{su}	Setup time	Data before LOADi	25		20			ns
		CLR inactive before UPI or DOWNi	20		20			
t_h	Hold time	LOAD inactive before UPI or DOWNi	20		20			ns
		Data after LOADi	5		5			
t_{ph}	Hold time	UP high after DOWNi	0		0			ns
		DOWN high after UPI	0		0			
T_A	Operating free-air temperature	-55		125		0		70 °C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54ALS192 SN54ALS193			SN74ALS192 SN74ALS193			UNIT
		MIN	TYP ¹	MAX	MIN	TYP ¹	MAX	
V_{IK}	$V_{CC} = 4.5 V, I_I = -18 mA$				-1.5			V
V_{OH}	$V_{CC} = 4.5 V \text{ to } 5.5 V, I_{OH} = -0.4 mA$	$V_{CC}-2$			$V_{CC}-2$			V
V_{OL}	$V_{CC} = 4.5 V, I_{OL} = 4 mA$	0.25			0.4			V
	$V_{CC} = 4.5 V, I_{OL} = 8 mA$				0.35			
I_I	$V_{CC} = 5.5 V, V_I = 7 V$				0.1			mA
I_{IH}	$V_{CC} = 5.5 V, V_I = 2.7 V$				20			μA
I_{IL}	UP, DOWN				-0.2			mA
	All others				-0.1			
I_{O^2}	$V_{CC} = 5.5 V, V_O = 2.25 V$	-30			-112			mA
I_{CC}	$V_{CC} = 5.5 V, \text{ See Note 1}$	12			22			mA

¹All typical values are at $V_{CC} = 5 V, T_A = 25 °C$.

²The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

NOTE 1: I_{CC} is measured with the clear and load inputs grounded, and all other inputs at 4.5 V.

**TYPES SN54ALS192, SN54ALS193, SN74ALS192, SN74ALS193
SYNCHRONOUS 4-BIT UP/DOWN COUNTERS (DUAL CLOCK WITH CLEAR)**

switching characteristics (see Note 2)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	VCC = 4.5 V to 5.5 V, CL = 50 pF, RL = 500 Ω, TA = MIN to MAX				UNIT
			SN54ALS192 SN54ALS193		SN74ALS192 SN74ALS193		
			MIN	MAX	MIN	MAX	
f _{max}	ALS192		20		25		MHz
	ALS193		25		30		
t _{PLH}	Up	CO	4	19	4	16	ns
t _{PHL}			5	21	5	18	
t _{PLH}	Down	BO	4	19	4	16	ns
t _{PHL}			5	21	5	18	
t _{PLH}	Up or Down	Any Q	4	23	4	19	ns
t _{PHL}			4	20	4	17	
t _{PLH}	LOAD	Any Q	8	35	8	30	ns
t _{PHL}			8	31	8	28	
t _{PHL}	CLR	Any Q	5	20	5	17	ns

NOTE 2: For load circuit and voltage waveforms, see page 1-12. ...



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

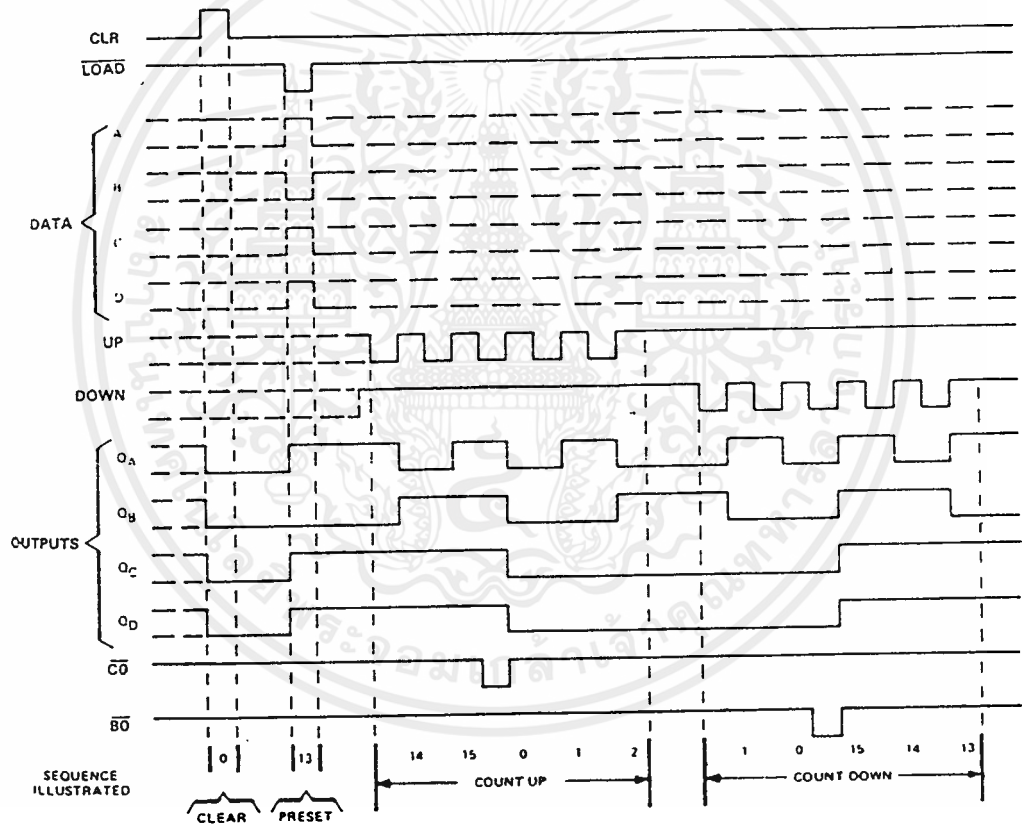
TYPES SN54ALS193, SN74ALS193
SYNCHRONOUS 4-BIT UP/DOWN BINARY COUNTERS (DUAL CLOCK WITH CLEAR)

typical clear, load, and count sequences

'ALS193

Illustrated below is the following sequence:

1. Clear outputs to zero.
2. Load (preset) to binary thirteen.
3. Count up to fourteen, fifteen, carry, zero, one, and two.
4. Count down to one, zero, borrow, fifteen, fourteen, and thirteen.



- NOTES: A. Clear overrides load, data, and count inputs.
 B. When counting up, count-down input must be high; when counting down, count-up input must be high.

TYPES SN54ALS245A, SN54AS245, SN74ALS245A, SN74AS245 OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

02661. DECEMBER 1982 — REVISED DECEMBER 1983

- 3-State Outputs Drive Bus Lines Directly
- P-N-P Inputs Reduce Dc Loading
- 'AS Version in Development. Data Will Be Provided As It Becomes Available. Contact the Factory for Latest Information
- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

These octal bus transceivers are designed for synchronous two-way communication between data buses. The control function implementation minimizes external timing requirements.

The devices allow data transmission from the A bus to the B bus or from the B bus to the A bus depending upon the logic level at the direction control (DIR) input. The enable input (\bar{G}) can be used to disable the device so that the buses are effectively isolated.

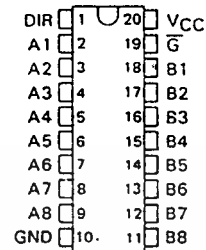
The -1 version of the SN74ALS245A is identical to the standard version except that the recommended maximum I_{OL} is increased to 48 milliamperes. There is no -1 version of the SN54ALS245A.

The SN54ALS245A and SN54AS245 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN74ALS245A and SN74AS245 are characterized for operation from 0°C to 70°C.

SN54ALS245A, SN54AS245 . . . J PACKAGE

SN74ALS245A, SN74AS245 . . . N PACKAGE

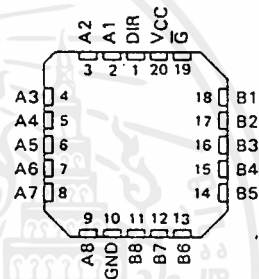
(TOP VIEW)



SN54ALS245A, SN54AS245 . . . FH PACKAGE

SN74ALS245A, SN74AS245 . . . FN PACKAGE

(TOP VIEW)



FUNCTION TABLE

ENABLE \bar{G}	DIRECTION CONTROL DIR	OPERATION
L	L	B data to A bus
L	H	A data to B bus
H	X	Isolation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54AS245, SN74AS245
OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC}	7
Input voltage: All inputs	7
I/O ports	5.5
Operating free-air temperature range: SN54AS245	-55°C to 125°C
SN74AS245	0°C to 70°C
Storage temperature range	-65°C to 150°C

recommended operating conditions

		SN54AS245			SN74AS245			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			-0.8			0.8	V
I_{OH}	High-level output current			-12			-15	mA
I_{OL}	Low-level output current			32			48	mA
T_A	Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54AS245			SN74AS245			UNIT
		MIN	TYP [†]	MAX	MIN	TYP [†]	MAX	
V_{IK}	$V_{CC} = 4.5$ V, $I_I = -18$ mA			-1.2			-1.2	V
V_{OH}	$V_{CC} = 4.5$ V to 5.5 V, $I_{OH} = -2$ mA			$V_{CC}-2$			$V_{CC}-2$	V
	$V_{CC} = 4.5$ V, $I_{OH} = -3$ mA	2.4	3.2		2.4	3.2		
	$V_{CC} = 4.5$ V, $I_{OH} = -12$ mA	2.4						
	$V_{CC} = 4.5$ V, $I_{OH} = -15$ mA				2.4			
V_{OL}	$V_{CC} = 4.5$ V, $I_{OL} = 32$ mA		0.25	0.5				V
	$V_{CC} = 4.5$ V, $I_{OL} = 48$ mA				0.35	0.5		
I_I	Control inputs	$V_{CC} = 5.5$ V,	$V_I = 7$ V		0.1		0.1	mA
	A or B ports	$V_{CC} = 5.5$ V,	$V_I = 5.5$ V		0.1		0.1	
I_{IH}	Control inputs	$V_{CC} = 5.5$ V,	$V_I = 2.7$ V		20		20	µA
	A or B ports [‡]				50		50	
I_{IL}	Control inputs	$V_{CC} = 5.5$ V,	$V_I = 0.4$ V		-0.1		-0.1	mA
	A or B ports [‡]				-0.75		-0.75	
$I_{O\ddagger}$	$V_{CC} = 5.5$ V, $V_O = 2.25$ V	-30		-112	-30		-112	mA
I_{CC}	$V_{CC} = 5.5$ V	Outputs high		62		62		mA
		Outputs low		95		95		
		Outputs disabled		79		79		

[†]All typical values are at $V_{CC} = 5$ V, $T_A = 25$ °C.

[‡]For I/O ports, the parameters I_{IH} and I_{IL} include the off-state output current.

[‡]The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, $I_{O\ddagger}$.

TYPES SN54ALS245A, SN74ALS245A
OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

Electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54ALS245A		SN74ALS245A		UNIT	
		MIN	TYP†	MAX	MIN		TYP†
V_{IK}	$V_{CC} = 4.5 \text{ V}$, $I_I = -18 \text{ mA}$			-1.5		-1.5	V
V_{OH}	$V_{CC} = 4.5 \text{ V to } 5.5 \text{ V}$, $I_{OH} = -0.4 \text{ mA}$	$V_{CC}-2$		$V_{CC}-2$		V	
	$V_{CC} = 4.5 \text{ V}$, $I_{OH} = -3 \text{ mA}$	2.4	3.2	2.4	3.2		
	$V_{CC} = 4.5 \text{ V}$, $I_{OH} = -12 \text{ mA}$	2					
	$V_{CC} = 4.5 \text{ V}$, $I_{OH} = -15 \text{ mA}$			2			
V_{OL}	$V_{CC} = 4.5 \text{ V}$, $I_{OL} = 12 \text{ mA}$	0.25	0.4	0.25	0.4	V	
	$V_{CC} = 4.5 \text{ V}$, $I_{OL} = 24 \text{ mA}$			0.35	0.5		
	$V_{CC} = 4.5 \text{ V}$, $I_{OL} = 48 \text{ mA}$ (for -1 versions)						
I_I	Control inputs	$V_{CC} = 5.5 \text{ V}$, $V_I = 7 \text{ V}$		0.1	0.1	mA	
	A or B ports	$V_{CC} = 5.5 \text{ V}$, $V_I = 5.5 \text{ V}$		0.1	0.1		
I_{IH}	Control inputs	$V_{CC} = 5.5 \text{ V}$, $V_I = 2.7 \text{ V}$		20	20	μA	
	A or B ports [‡]			20	20		
I_{IL}	Control inputs	$V_{CC} = 5.5 \text{ V}$, $V_I = 0.4 \text{ V}$		-0.1	-0.1	mA	
	A or B ports [‡]			-0.1	-0.1		
I_O^{\ddagger}	$V_{CC} = 5.5 \text{ V}$, $V_O = 2.25 \text{ V}$	-30	112	-30	112	mA	
I_{CC}	$V_{CC} = 5.5 \text{ V}$	Outputs high	30	48	30	45	mA
		Outputs low	36	60	36	55	
		Outputs disabled	38	63	38	58	

†All typical values are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

‡For V_O ports, the parameters I_{IH} and I_{IL} include the off-state output current.

‡The output conditions have been chosen to produce a current that closely approximates one half of the true short-circuit output current, I_{OS} .

switching characteristics (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 \text{ V to } 5.5 \text{ V}$, $C_L = 50 \text{ pF}$, $R_1 = 500 \Omega$, $R_2 = 500 \Omega$, $T_A = \text{MIN to MAX}$				UNIT
			SN54ALS245A		SN74ALS245A		
			MIN	MAX	MIN	MAX	
t_{PLH}	A or B	B or A	3	15	3	10	ns
t_{PHL}			3	13	3	10	
t_{PZH}	$\bar{0}$	A or B	5	25	5	20	ns
t_{PZL}			5	25	5	20	
t_{PHZ}	$\bar{0}$	A or B	2	12	2	10	ns
t_{PLZ}			4	18	4	15	

NOTE 1: For load circuit and voltage waveforms, see page 1-12.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54AS245, SN74AS245
OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

switching characteristics (see Note 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC} = 4.5 \text{ V to } 5.5 \text{ V,}$ $C_L = 50 \text{ pF,}$ $R_1 = 500 \Omega,$ $R_2 = 500 \Omega,$ $T_A = \text{MIN to MAX}$						UNIT
			SN54AS245			SN74AS245			
			MIN	TYP†	MAX	MIN	TYP†	MAX	
t_{PLH}	A or B	B or A	6			6			ns
t_{PHL}			5			5			
t_{PZH}	\bar{G}	A or B	8			8			ns
t_{PZL}			8			8			
t_{PHZ}	\bar{G}	A or B	4.5			4.5			ns
t_{PLZ}			5			5			

†All typical values are at $V_{CC} = 5 \text{ V, } T_A = 25^\circ\text{C.}$

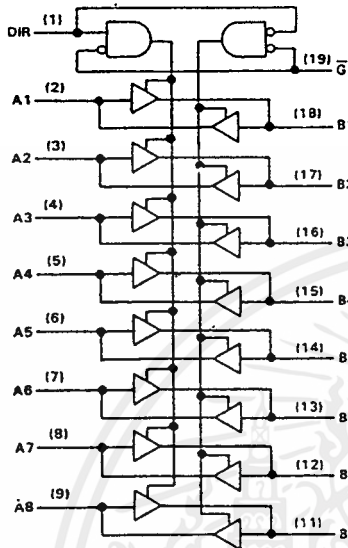
NOTE 1: For load circuit and voltage waveforms, see page 1-12.



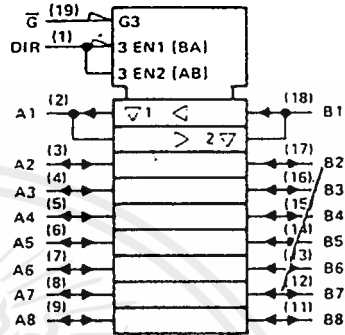
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES SN54ALS245A, SN74ALS245A
OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

logic diagram (positive logic)



logic symbol



Pin numbers shown are for J and N packages.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, VCC	7 V
Input voltage: All inputs	7 V
I/O ports	5.5 V
Operating free-air temperature range: SN54ALS245A	-55°C to 125°C
SN74ALS245A	0°C to 70°C
Storage temperature range	-65°C to 150°C

recommended operating conditions

	SN54ALS245A			SN74ALS245A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
VCC Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V _{IH} High-level input voltage	2			2			V
V _{IL} Low-level input voltage			0.8			0.8	V
I _{OH} High-level output current			-12			-15	mA
I _{OL} Low-level output current			12			24	mA
						48†	
T _A Operating free-air temperature	-55	125		0	70		°C

† The extended limits apply only if VCC is maintained between 4.75 V and 5.25 V.
 The 48-mA limit applies for the SN74ALS245A-1 only.

กิตติกรรมประกาศ

ขอกราบขอบพระคุณ รศ.ดร. พุศศักดิ์ ชิวสุวิทย์ และ อาจารย์ ประภาส อุดคคกิมพินธุ์ ที่ได้ให้ความรู้ คำแนะนำ ความเมตตา และอุปกรรมที่จำเป็นต่าง ๆ ในการทำโครงการ ต่อคณะผู้จัดทำเป็นอย่างยิ่ง ขอขอบคุณพี่ ๆ นักศึกษาปริญญาโทที่ห้อง PROJECT ที่ได้ให้ความช่วยเหลือตามอัธยาศัยตลอดมา โดยเฉพาะ พี่เอ พี่เสือ (ภาคคอมพิวเตอร์) พี่ชัย (ภาคอิเล็กทรอนิกส์) พี่เต่า ที่เอื้อเฟื้อเวลาที่มีค่ามาให้คำปรึกษา และที่สำคัญเพื่อนๆ 4J และ ภาคต่อเนือง ทุกคนที่ให้กำลังใจ และร่วมฝ่าฟันอุปสรรคร่วมกันมา

สุดท้ายขอกราบขอบพระคุณ บิดา มารดา ที่เลี้ยงดู ฝึกลงดูแล เป็นกำลังใจ และให้กำลังใจ ทรัพย์แก่คณะผู้จัดทำ ตลอดมาจนถึงทุกวันนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



1. " TMS320C5x USER 'S GUIDE " , TEXAS INSTRUMENT INC , 1993
2. " TMS320C5x DSP STARTER KIT USER'S GUIDE " , TEXAS INSTRUMENT INC , 1994
3. " Servo Motor and Motion Control Using Digital Signal Processing " , Yasuhiko Dote ,Ph.D., Prentice Hall , 1990
4. " The TTL Data Book Volume 3 " , TEXAS INSTRUMENT INC , 1984
5. " การประมวลผลสัญญาณเชิงเลข" , ศ.ดร. วัลลภ สุระกำพลธร , บริษัทไดนาพรีนธ์ จำกัด , ตุลาคมพ.ศ. 2533
6. " สัญญาณและระบบ " , รศ.ดร. เอก ไชยสวัสดิ์ , สถาบันเทคโนโลยี พระจอมเกล้าธนบุรี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้