



เครื่องควบคุมเครื่องปรับอากาศด้วยเครื่องควบคุมระยะไกล
AIR CONDITION CONTROLLER BY REMOTE CONTROL

โดย

จ.อ. คมสัน ศักดิ์ศรีวัฒนา	รหัสประจำตัว 37013052
นาย เฉลิมเกียรติ ร่วมจำปา	รหัสประจำตัว 37013057
นาย นรายุทธ หมั่นเดช	รหัสประจำตัว 37013070
นาย อรรณพ นิตยะ	รหัสประจำตัว 37013096

อาจารย์ที่ปรึกษา

ผศ. สมยศ จุณณะปิยะ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2539

วัน เดือน ปี..... 18 มี.ค. 2540
เลขทะเบียน..... 037312
เลขเรียกหนังสือ..... T 39023 ค 152 ค

ปริญญาานิพนธ์ปีการศึกษา 2539

ภาควิชาวิศวกรรมโทรคมนาคม

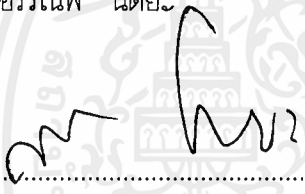
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องควบคุมเครื่องปรับอากาศด้วยเครื่องควบคุมระยะไกล

AIR CONDITION CONTROLLER BY REMOTE CONTROL

ผู้จัดทำ

1. จ.อ. คมสัน ศักดิ์ศรีวัฒนา รหัสประจำตัว 37013052
2. นาย เฉลิมเกียรติ ร่มจำปา รหัสประจำตัว 37013057
3. นาย นรายุทธ หมั่นเดช รหัสประจำตัว 37013070
4. นาย อรรณพ นิตยะ รหัสประจำตัว 37013096


..... อาจารย์ที่ปรึกษา
(ผศ. สมยศ จุณณะปิยะ)

เครื่องควบคุมอุณหภูมิเครื่องปรับอากาศโดยเครื่องควบคุมระยะไกล
AIR CONDITION CONTROLLER BY REMOTE CONTROL

โดย จ.อ. คมสัน คักดีศรีวัฒนา
นาย เฉลิมเกียรติ ร่มจำปา
นาย นรายุทธ หมั่นเดช
นาย อรรณพ นิตยะ

อาจารย์ที่ปรึกษา ผศ. สมยศ จุณณะปิยะ

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ เป็นการส่งข้อมูลโดยใช้ความถี่ย่านอินฟราเรด นำไปควบคุมการทำงานของเครื่องปรับอากาศ ประกอบด้วยการตั้งอุณหภูมิภายในอาคาร การตั้งเวลาเปิดปิดเครื่องปรับอากาศ มีจอแสดงผลเป็น SEVEN SEGMENT แสดงอุณหภูมิที่เป็นอยู่ขณะใช้งาน การติดตั้งเพียงนำไปเชื่อมต่อกับเครื่องปรับอากาศรุ่นที่ไม่มี REMOTE CONTROL ก็จะสามารถใช้งานได้เช่นเดียวกับเครื่องปรับอากาศรุ่นใหม่ที่มี REMOTE CONTROL ได้

ABSTRACT

This thesis is aimed to create a remote control for air-conditioner using infrared ray. It would be useful for the air-conditioner which is not equipped with built-in remote control. Its features include pre-adjusted temperature control ,self-timer ,power on-off and the seven segment display showing current temperature follow users to read and change temperature. This remote control can be easily connected , through cable wire, with the air-conditioner to get and make that air-conditioner here the same capability as the air-conditioner with built-in remote control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

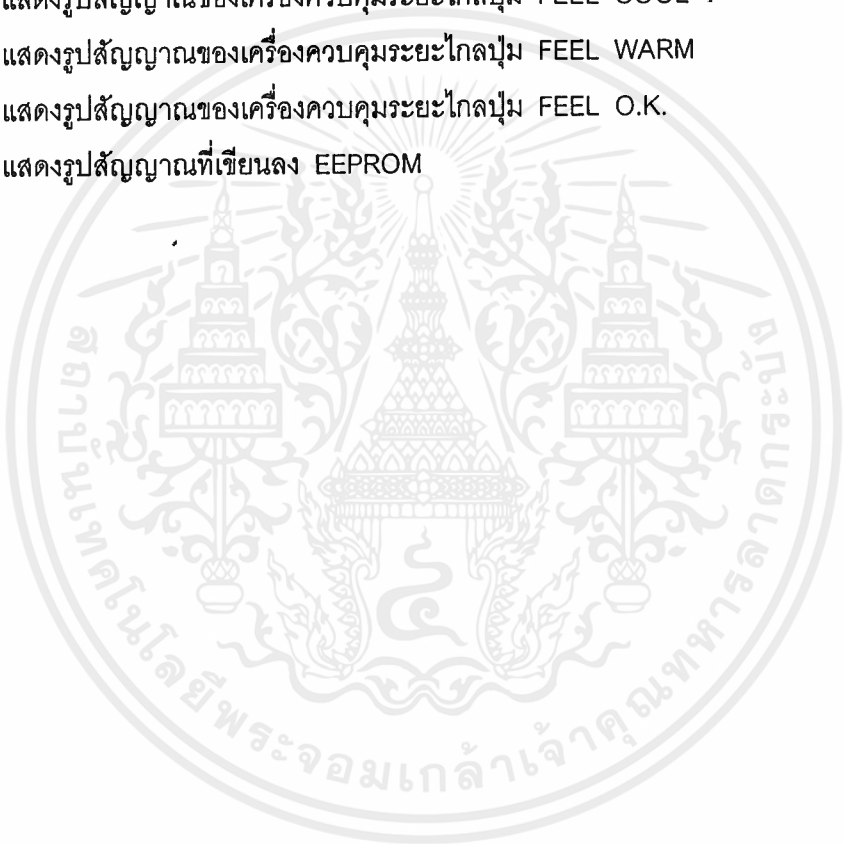
	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการทำงานของส่วนต่างๆ	3
2.1 พื้นฐานการทำงานของระบบ Air Condition	3
2.2 พื้นฐานการทำงานของไมโครคอนโทรลเลอร์ Z86E30	5
2.3 พื้นฐานการทำงานของ Remote Control และ Monostable	29
บทที่ 3 การคำนวณและการสร้างโครงการ	34
3.1 การทำงานของตัวตรวจจับอุณหภูมิ	34
3.2 การทำงานของวงจรควบคุมและวงจรขับ	35
บทที่ 4 การทดลองและผลการทดลอง	40
4.1 การทดลองวัดค่าอุณหภูมิ	40
4.2 การทดลองรับข้อมูลจากเครื่องควบคุมระยะไกล	71
4.3 การทดลองการเขียน EEPROM เบอร์ 93C46	84
บทที่ 5 บทวิเคราะห์และปัญหาของโครงการ	86
บรรณานุกรม	
ภาคผนวก ก. รูปชิ้นงาน	
ภาคผนวก ข. วงจรส่วนต่างๆของโครงการ	
ภาคผนวก ค. FLOW CHART	
ภาคผนวก ง. โปรแกรมควบคุมของโครงการ	
ภาคผนวก จ. DATA SHEET	

สารบัญภาพ

	หน้า
รูปที่ 2.1 แสดงหน้าที่และการทำงานภายในไมโครคอนโทรลเลอร์	6
รูปที่ 2.2 การทำงานของการโปรแกรม EPROM	7
รูปที่ 2.3 แสดงขาต่างๆของ Z86E30 ในโหมดมาตรฐาน	7
รูปที่ 2.4 แสดงขาต่างๆของ Z86E30 ในโหมดการโปรแกรม EPROM	8
รูปที่ 2.5 แสดงรูปแบบของพอร์ท	10
รูปที่ 2.6 แสดงรูปแบบของพอร์ท 2	11
รูปที่ 2.7 แสดงรูปแบบของพอร์ท 3	12
รูปที่ 2.8 แสดงพื้นที่ของหน่วยความจำซึ่งบรรจุโปรแกรมใช้งานเอาไว้	14
รูปที่ 2.9 แสดงสถาปัตยกรรมของ Expanded Register File	15
รูปที่ 2.10 แสดงรีจิสเตอร์ RP	16
รูปที่ 2.11 แสดงรีจิสเตอร์ RP	16
รูปที่ 2.12 แสดงการทำงานของวงจรรและวงจรถั่งเวลา	18
รูปที่ 2.13 การทำงานของการอินเทอร์รัพต์	19
รูปที่ 2.14 แสดงรูปแบบของวงจรถั่งเวลา	21
รูปที่ 2.15 แสดงรีจิสเตอร์ PCON (เขียนได้อย่างเดียว)	21
รูปที่ 2.16 รีจิสเตอร์ SMR	23
รูปที่ 2.17 แสดงแหล่งที่มาของ Stop-Mode Recovery	24
รูปที่ 2.18 แสดงรีจิสเตอร์ Watch-Dog Timer Mode	25
รูปที่ 2.19 แสดงการรีเซ็ต และ Watch-Dog Timer	26
รูปที่ 2.20 แสดง VRST และอุณหภูมิ	27
รูปที่ 2.21 แสดงตำแหน่งคีย์	29
รูปที่ 2.22 แสดงโครงสร้างภายในตัวไอซี	30
รูปที่ 2.23 การต่อ Code bit	30
รูปที่ 2.24 แสดงองค์ประกอบของสัญญาณ	31
รูปที่ 2.25 ลักษณะของสัญญาณบิต "0"และบิต "1"	31
รูปที่ 2.26 แสดงสัญญาณที่เกิดจากการกดคีย์	32
รูปที่ 3.1 แสดงวงจรร Monostable โดยใช้ IC LM555	34
รูปที่ 4.1 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 16.0 องศาเซลเซียส	41

รูปที่ 4.2 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	16.5 องศาเซลเซียส	42
รูปที่ 4.3 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	17.0 องศาเซลเซียส	43
รูปที่ 4.4 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	17.5 องศาเซลเซียส	44
รูปที่ 4.5 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	18.0 องศาเซลเซียส	45
รูปที่ 4.6 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	18.5 องศาเซลเซียส	46
รูปที่ 4.7 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	19.0 องศาเซลเซียส	47
รูปที่ 4.8 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	19.5 องศาเซลเซียส	48
รูปที่ 4.9 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	20.0 องศาเซลเซียส	49
รูปที่ 4.10 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	20.5 องศาเซลเซียส	50
รูปที่ 4.11 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	21.0 องศาเซลเซียส	51
รูปที่ 4.12 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	21.5 องศาเซลเซียส	52
รูปที่ 4.13 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	22.0 องศาเซลเซียส	53
รูปที่ 4.14 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	22.5 องศาเซลเซียส	54
รูปที่ 4.15 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	23.0 องศาเซลเซียส	55
รูปที่ 4.16 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	23.5 องศาเซลเซียส	56
รูปที่ 4.17 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	24.0 องศาเซลเซียส	57
รูปที่ 4.18 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	24.5 องศาเซลเซียส	58
รูปที่ 4.19 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	25.0 องศาเซลเซียส	59
รูปที่ 4.20 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	25.5 องศาเซลเซียส	60
รูปที่ 4.21 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	26.0 องศาเซลเซียส	61
รูปที่ 4.22 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	26.5 องศาเซลเซียส	62
รูปที่ 4.23 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	27.0 องศาเซลเซียส	63
รูปที่ 4.24 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	27.5 องศาเซลเซียส	64
รูปที่ 4.25 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	28.0 องศาเซลเซียส	65
รูปที่ 4.26 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	28.5 องศาเซลเซียส	66
รูปที่ 4.27 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	29.0 องศาเซลเซียส	67
รูปที่ 4.28 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	29.5 องศาเซลเซียส	68
รูปที่ 4.29 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ	30.0 องศาเซลเซียส	69
รูปที่ 4.30 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม	MODE	72
รูปที่ 4.31 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม	FAN	73

รูปที่ 4.32 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม POWER	74
รูปที่ 4.33 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม SLEEP	75
รูปที่ 4.34 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม TEMP +	76
รูปที่ 4.35 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม TEMP -	77
รูปที่ 4.36 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม TIMER	78
รูปที่ 4.37 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม +	79
รูปที่ 4.38 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม -	80
รูปที่ 4.39 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม FEEL COOL	81
รูปที่ 4.40 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม FEEL WARM	82
รูปที่ 4.41 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม FEEL O.K.	83
รูปที่ 4.41 แสดงรูปสัญญาณที่เขียนลง EEPROM	85



สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดง Z86E30 ในโหมดมาตรฐาน	7
ตารางที่ 2.2 แสดงโหมดการโปรแกรม EPROM	8
ตารางที่ 2.3 แสดงการจัดวางขาต่างๆของพอร์ท 3	12
ตารางที่ 2.4 Interrupt Types, Sources and Vector	19
ตารางที่ 2.5 รูปแบบรีจิสเตอร์ IRQ	20
ตารางที่ 2.6 แสดงที่มาของ Stop-Mode Recovery	24
ตารางที่ 2.7 ช่วงเวลา Time Out	25
ตารางที่ 2.8 แสดงการโปรแกรม EPROM	28
ตารางที่ 2.9 แสดงเวลาในการโปรแกรม EPROM	28
ตารางที่ 2.10 แสดง DATA CODE ที่ได้จากกรกดคีย์	33
ตารางที่ 3.1 ผลการทดลองการวัดค่าอุณหภูมิ	37
ตารางที่ 4.1 ผลการทดลองการวัดค่าอุณหภูมิ	70

บทที่ 1

บทนำ

จากความเจริญของเศรษฐกิจและความก้าวหน้าของสังคมยุคไร้พรมแดน มีสิ่งซึ่งอยู่เบื้องหลังที่สำคัญก็คือ ความเจริญก้าวหน้าและการพัฒนาของเทคโนโลยี เมื่อมนุษย์เราเห็นความสำคัญของเทคโนโลยี จึงมีการพัฒนาเทคโนโลยีต่าง ๆ อย่างไม่หยุดยั้ง เพื่อให้ชีวิตมีความเป็นอยู่ที่ดีสุขสบายที่สุด ในปัจจุบันเราจะเห็นได้ว่าเครื่องมือเครื่องใช้ที่จำเป็นในชีวิตประจำวันจะถูกออกแบบให้ควบคุมหรือใช้งานได้ง่ายขึ้น ซึ่งหลักการควบคุมการทำงานก็มีอยู่หลายแบบด้วยกัน แต่วิธีที่นิยมใช้กันอย่างแพร่หลายในปัจจุบันก็คือการควบคุมโดยใช้ไมโครโปรเซสเซอร์ในการควบคุมการทำงานของอุปกรณ์ หรือเราเรียกว่า ไมโครคอนโทรลเลอร์ ซึ่งไมโครคอนโทรลเลอร์นี้บริษัทผู้ผลิตได้ทำการผลิตออกมาหลายเบอร์ แล้วแต่ความต้องการของผู้ออกแบบและผู้ใช้งาน

ในส่วนของโครงการนี้เป็นการประยุกต์ใช้งาน ไมโครคอนโทรลเลอร์ ให้สามารถควบคุมการเปิด ปิด และควบคุมอุณหภูมิของเครื่องปรับอากาศ รวมทั้งการตั้งเวลาในการ เปิด-ปิด เครื่องปรับอากาศโดยใช้การทำงานร่วมกับ เครื่องควบคุมระยะไกล ส่วนไมโครคอนโทรลเลอร์ที่เราเลือกใช้ในโครงการนี้คือไมโครคอนโทรลเลอร์ตระกูล Z8 เบอร์ Z86E30 ของบริษัท Zilog ซึ่งมีรายละเอียดของคุณสมบัติดังนี้

คุณสมบัติของ CPU ZILOG Z86E30

1. ใช้เทคโนโลยีการผลิตเป็นแบบ CMOS เป็น MPU ขนาด 8 bit
2. รูปแบบของตัวถังเป็นแบบ DIP 28 ขา
3. ราคาถูก
4. ใช้ไฟฟ้าในการเลี้ยงวงจรเป็นไฟ D.C. ขนาด 4.5 Volt - 5.5 Volt
5. มีพอร์ทที่สามารถโปรแกรมให้ขาเป็นแบบให้ขาเป็น Pull-Up หรือ Open-Drain ได้ คือ Port 0 และ Port 2
6. สามารถป้องกันการ Copy โปรแกรมจาก EEPROM ได้
7. สามารถป้องกันการ Copy โปรแกรมจาก RAM ได้
8. สามารถโปรแกรมให้ใช้สัญญาณ RC Oscillator ภายในตัวเองได้
9. ใช้พลังงานต่ำเพียง 60 milliwatt
10. มี MODE ประหยัดพลังงาน 2 MODE คือ STOP MODE และ HALT MODE
11. มี 24 ขาสำหรับอินพุท/เอาต์พุท พอร์ท และแบ่งเป็น 3 อินพุทที่เป็นแบบ Comparator
12. การทำงานในแต่ละคำสั่งใช้เวลาเพียง 0.6 ไมโครวินาที
13. อินพุทเป็นแบบระดับและใช้ขอบของสัญญาณ
14. มี Timer และ Counter ขนาด 8 bit 2 ตัว และมี Prescaler ขนาด 6 bit 1 ตัว
15. มีระบบ Reset อัตโนมัติ
16. มีหน่วยความจำ RAM ขนาด 237 byte
17. มีหน่วยความจำโปรแกรมบน Chip 4 Kbyte

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

18. มีวงจร Watch Dog ภายใน
19. มี Vector Interrupt 6 ที่ และมีการจัดระดับความสำคัญ 6 ระดับ
20. สามารถเลือกสัญญาณนาฬิกาได้หลายรูปแบบคือ LC , RC , Crystal , Ceramic Resonator หรือสัญญาณนาฬิกาจากภายนอก
21. รับสัญญาณนาฬิกาได้ 16 MHz.

จากคุณสมบัติเบื้องต้นที่กล่าวมานั้นมีมากมาย ที่เราสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง โดยจะกล่าวรายละเอียดในบทต่อไป การนำไปประยุกต์ใช้กับเครื่องปรับอากาศในโครงการนี้ใช้ได้กับทุกแบบ ไม่ว่าจะเป็นแบบติดหน้าต่าง แบบตั้งพื้น และแบบติดข้างฝา เพราะระบบการทำงานคล้ายคลึงกันจะต่างกันที่ รูปแบบและลักษณะการติดตั้งที่เราจะนำไปใช้ควบคุมในงานอะไร พื้นฐานที่สำคัญอย่างยิ่งต้องทำการศึกษาดังระบบการทำงานของงานนั้นๆ เสียก่อน จากนั้นจึงหาข้อดีและข้อเสียนำจุดอ่อนมาแก้ไข โดยใช้ตัวควบคุมเป็นตัวแก้รายละเอียด

ในบทนี้จะขอกล่าวรายละเอียดอย่างคร่าวๆ ของแต่ละบท

เนื้อหาบทที่ 2 ทฤษฎีหรือหลักการ จะกล่าวถึงการทำงานของเครื่องปรับอากาศ โครงสร้างและการทำงานของไมโครคอนโทรลเลอร์ เบอร์ Z86E30 และการทำงานของ IC เครื่องควบคุมระยะไกล เบอร์ TC 9148P

เนื้อหาบทที่ 3 การคำนวณและการสร้างโครงงาน จะกล่าวถึง พื้นฐานการทำงานของระบบตรวจจับอุณหภูมิ ซึ่งประกอบด้วย อุปกรณ์ตรวจจับอุณหภูมิ (Thermistor) และ Monostable การทำงานของวงจรถวลและวงจรถับ การทำงานของ ไมโครคอนโทรลเลอร์ เบอร์ Z86E30 และวงจรถับไตรแอด (triac) ให้ทำงาน

เนื้อหาบทที่ 4 การทดลองและผลการทดลอง จะกล่าวถึง การทดลองและผลการทดลองของส่วนต่างที่ประกอบในวงจร

เนื้อหาบทที่ 5 บทวิเคราะห์และปัญหาของโครงงาน จะกล่าวถึงสรุปผลการทดลองและปัญหาที่เกิดขึ้นระหว่างการทดลอง

บทที่ 2

ทฤษฎีและหลักการทำงานของส่วนต่างๆ

2.1 พื้นฐานการทำงานของระบบ Air Condition

ในบทนี้จะกล่าวถึงพื้นฐานการทำงานของระบบเครื่องปรับอากาศในลักษณะกว้างๆ เพื่อให้ผู้ที่ จะศึกษามองและเข้าใจกับระบบที่จะถูกควบคุม ด้วยชุดควบคุมของโครงการนี้

ชนิดของระบบเครื่องปรับอากาศ (air Condition System)

เครื่องปรับอากาศที่นิยมใช้แบ่งออกตามชนิดต่างๆ ดังนี้

แบบกล่อง (Package Type) เป็นเครื่องปรับอากาศที่อุปกรณ์ต่างๆ รวมอยู่ในกล่อง หรือ Package เดียวกัน ทั้งคอนเดนซิ่งยูนิต และคูลิ่งยูนิต แยกได้เป็น 2 ชนิดคือ

- **แบบติดหน้าต่าง (Windows Type)** เป็นเครื่องปรับอากาศขนาดเล็กตั้งแต่ประมาณ 6,000 BTU./hr ถึง 30,000 BTU./hr (1 ตัน = 12,000 BTU./hr) ชนิดนี้ง่ายต่อการติดตั้ง แต่มีข้อเสียคือ จะมีเสียงดังก่อความรำคาญต่อผู้ใช้

- **แบบวางตั้งบนพื้น (Big Package Type)** เป็นเครื่องปรับอากาศขนาดใหญ่ ตั้งแต่ 2-15 ตัน เป็นลักษณะที่ต้องวางนอกอาคาร

แบบแยกระบบ (Split System) เป็นระบบที่แยกเอาส่วนคอนเดนซิ่งยูนิตไว้ภายนอกตัวอาคาร และเอาระบบความเย็น (Evaporating Unit) และพัดลมไว้ภายในตัวอาคาร ระบบนี้จึงแยกส่วนเป็นสองส่วน คือ

- **Condensing Unit** จะประกอบด้วย Compressor , Condenser และ Condensing Fan ส่วนนี้จะติดตั้งอยู่ภายนอกอาคาร

- **Evaporator Unit** จะประกอบด้วย Evaporator และ พัดลม หรือเราเรียกว่า Cooling Unit จะติดตั้งในห้องที่ต้องการทำความเย็น

แบบเป่าตรง (Direct Expansion System) เป็นเครื่องปรับอากาศขนาดใหญ่ตั้งแต่ 30 ตันขึ้นไป ส่วนมากใช้ Condensor แบบระบบระบายความร้อนด้วยน้ำ (Water Cooling Condensor)

แบบชิลเลอร์ (Chilled Water System) เป็นระบบที่ใช้น้ำผ่านเข้าไปใน Evaporator เพื่อให้ น้ำมีอุณหภูมิต่ำประมาณ 42-50 F แล้วเอาน้ำเย็นนี้ส่งผ่านท่อออกไปยังห้องที่ต้องการทำความเย็น แล้วเอาน้ำเย็นนี้ผ่านท่อขดเย็น แล้วเอาพัดลมเป่าให้อากาศภายในห้องผ่านท่อขดเย็นเล็กนี้อีกครั้งหนึ่ง

จากชนิดต่างๆ ซึ่งจะถูกแบ่งตามลักษณะของระบบและขนาด (BTU./hr) ซึ่งส่วนใหญ่ขนาดหรือแบบที่นิยมใช้กันมากคือแบบ Split Type ซึ่งแบบนี้เรียกได้อื่นๆ อีกตามลักษณะระบบการติดตั้ง เช่น แบบติดข้างฝา , แบบตั้งพื้น และแบบขนาน ซึ่งชุดควบคุมของโครงการนี้จะเหมาะกับชนิดที่กล่าวมาข้างต้น

ส่วนประกอบของ Air Condition System

คอนเดนซิ่ง ยูนิต (Condensing Unit) หรือ ฝ้าดอร์ ยูนิต (Out Door Unit) ประกอบด้วย

- **คอมเพรสเซอร์ มอเตอร์** เป็นหัวใจสำคัญของระบบเครื่องปรับอากาศ มีหน้าที่ดูดน้ำยา ที่เป็นแก๊สแรงดันต่ำ และอัดให้มีแรงดันสูง

- แฟน มอเตอร์ (Fan Motor) มีหน้าที่ระบายความร้อนของแผงคอยล์เพื่อลดปริมาณความร้อนของ High Presser
- คาปาซิเตอร์ (Capacitor) จะอยู่กับทั้งวงจร แฟน มอเตอร์ และคอมเพรสเซอร์ มอเตอร์จะต่ออนุกรมกับขดสตาร์ทของมอเตอร์
- อินเทอร์นอล โอเวอร์โวลต์ โปรเทคเตอร์ จะมีอยู่ภายในของแฟน มอเตอร์ และคอมเพรสเซอร์ มอเตอร์ เพื่อป้องกันเกิดการลัดวงจรของขดลวดภายในมอเตอร์
- คอนเดนเซอร์ ส่วนที่ต้องการระบบความร้อน เพื่อลดปริมาณความร้อนและทำการเปลี่ยน สถานะน้ำยา ซึ่งเป็นแก๊ส ของเหลวที่ถูก คอมเพรสเซอร์ มอเตอร์อัดส่งทำให้น้ำยาที่ออก จากคอนเดนเซอร์ เป็นของเหลว

คู่อิง ยูนิต (Cooling Unit) หรือเรียกว่า อินดอร์ ยูนิต เป็นส่วนที่อยู่ในห้องหรือในอาคาร ที่เราควบคุมอุณหภูมิ ประกอบด้วย

- อีวาเพอเรเตอร์ (Evaporator) ทำหน้าที่ให้ความเย็น ซึ่งน้ำยาภายในท่อส่วนนี้ถูกเปลี่ยนสถานะจากของเหลวเป็นแก๊ส
- เอกซ์แพนชัน วาล์ว เป็นตัวควบคุมน้ำยา และขณะเดียวกันน้ำยาภายในท่อถูกเปลี่ยนสถานะตรงจุดนี้ด้วย จากของเหลวเป็นแก๊ส
- แฟน มอเตอร์จะเป็นตัวเป่าระบายความเย็นที่ อีวาเพอเรเตอร์ เพื่อให้ความเย็นระบายออกมา
- เทอร์โมสตาร์ท เป็นตัวตัดต่อให้วงจร คอมเพรสเซอร์ มอเตอร์ ทำงานหรือหยุด เมื่ออุณหภูมิภายในห้องเย็นถึงค่าที่ตั้งไว้

การทำงานของเครื่องปรับอากาศ

การทำงานของเบื้องต้นของเครื่องปรับอากาศ เริ่มต้นเมื่อจ่ายไฟ 220 โวลต์ ให้กับคอมเพรสเซอร์ ทำงานดูดน้ำยาที่เป็นแก๊ส และอัดส่งทางออก(ภายในท่อ) ซึ่งมีอุณหภูมิและแรงดันสูงผ่านคอนเดนเซอร์ซึ่งจะมีลมพัดระบายคอนเดนเซอร์ ทำให้น้ำยาที่สถานะเป็นแก๊สกลายเป็นน้ำยาที่เปลี่ยนสถานะเป็นของเหลว (ซึ่งใช้หลักการของการควบแน่น) ส่งผ่านไปเข้าอีกเป้นชั้นวาล์ว น้ำยาจะลดแรงดันลงเข้าไปในอีแวปพอเรเตอร์ (ใช้หลักการของความร้อนแฝง) เมื่ออีแวปพอเรเตอร์เย็นจะมีพัดลมพัดกระทบผ่านอีแวปพอเรเตอร์ให้ความเย็นกระจายออก

จากข้างต้นที่อธิบายมานั้นจะเห็นว่าเราจะควบคุมระบบการทำงานได้ โดยการควบคุมการทำงาน on/off คอมเพรสเซอร์และปรับความเร็วของมอเตอร์ที่ระบายความเย็นที่กล่าวมาเป็นหลักใหญ่ๆของจุดที่จะควบคุม

2.2 พื้นฐานการทำงานของไมโครคอนโทรลเลอร์ Z86E30

Z86E30

CMOS 28 [®] OTP

CCP [™] MICROCONTROLLER

คุณสมบัติ (Features)

- 8 บิต CMOS Microcontroller
- 28 ขา ตัวถังแบบ DIP
- ราคาประหยัด
- ใช้ไฟเลี้ยง 4.5 V ถึง 5.5 V
- ซอฟต์แวร์ โปรแกรมด้วย Low EMI Mode
- มีขา Pull-Up Active / Open-Drain โปรแกรมได้ที่ Ports 0 และ 2
- มีการป้องกันการอ่าน EPROM
- มีการป้องกันการโปรแกรม RAM
- RC ออสซิลเลเตอร์สามารถโปรแกรมได้
- ใช้กำลังต่ำ
- มี 2 Standby Modes (Stop และ Halt)
- มี 24 อินพุต และเอาต์พุต (3 คอมแพเรเตอร์ อินพุต)
- 17 ดิจิตอลอินพุต เป็นแบบ CMOS, Schmitt-Triggered)
- 3 ดิจิตอลอินพุตเป็นแบบ CMOS เพียงอย่างเดียว
- มี PROM ขนาด 2 กิโลไบต์
- มี RAM ขนาด 237 ไบต์
- มีวงจรรับและวงจรตั้งเวลาแบบโปรแกรมได้ขนาด 8 บิต จำนวน 2 ตัว และมี Prescale ขนาด 6 บิต อีก 1 ตัว
- สามารถ Reset ได้โดยฮาร์ดโนมิตี
- มี 2 คอมแพเรเตอร์ ที่สามารถโปรแกรมการจับลำดับการอินเตอร์รัพต์ได้
- สามารถรับสัญญาณพิกจากคริสตรอล,เซรามิค เรโซเนเตอร์, LC, RC หรือ วงจรขับ สัญญาณพิกจากภายนอก

ลักษณะโดยทั่วไป (General Description)

Z86E30 CCP™ C (Consumer Controller Processor) เป็นหนึ่งในตระกูล Z8 ไมโครคอนโทรลเลอร์

ชิปเดี่ยว ประกอบด้วย EPROM ขนาด 4 กิโลไบต์ และ Ram ขนาด 237 ไบต์ มี 28 ขา ตัวถังแบบ Dip ใช้เทคโนโลยีการผลิตแบบ CMOS Z86E30 มีความสะดวกในการพัฒนา และการแก้ไขโปรแกรม

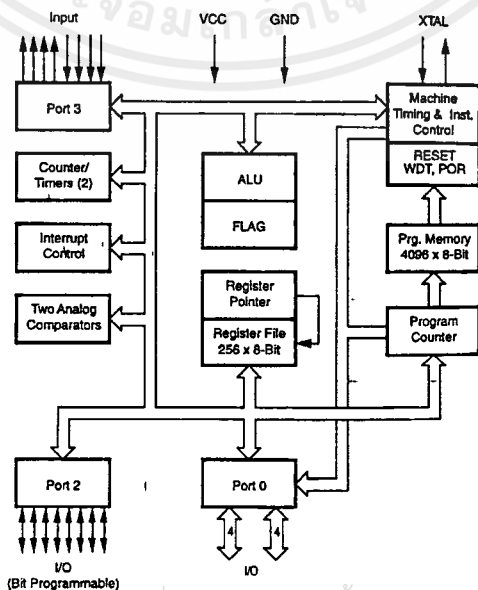
Z86E30 เป็นของบริษัท Zilog มีสถาปัตยกรรมเป็นไมโครคอนโทรลเลอร์ขนาด ขนาด 8 Bit มีการขยายขนาดของรีจิสเตอร์ การติดต่อกับอุปกรณ์รอบข้างและอุปกรณ์อินพุท / เอาท์พุททำได้ง่ายขึ้น

CCP ช่วยให้ระบบอินพุท / เอาท์พุทมีความยืดหยุ่น ใช้รีจิสเตอร์ได้อย่างมีประสิทธิภาพ และแอดเดรสมีโครงสร้างที่ว่างมาก จากข้อดีต่างๆ ที่กล่าวมานี้ จึงถูกใช้งานอย่างกว้างขวางในด้านเครื่องจักรกล อุปกรณ์ที่เชื่อมโยงกับเครื่องคอมพิวเตอร์ และการประยุกต์ใช้ในงานอุตสาหกรรม

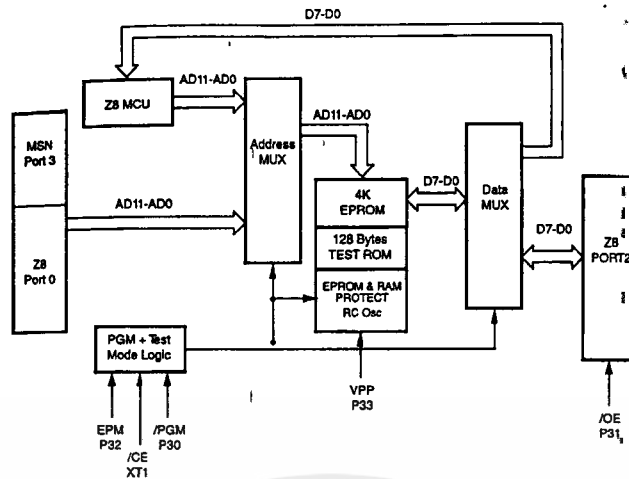
สำหรับการประยุกต์ใช้งาน มี 24 ขา สำหรับเป็นอินพุทและเอาท์พุท ซึ่งแบ่งเป็น 3 พอร์ท 8 บิต ต่อ 1 พอร์ท ควบคุมโดยซอฟต์แวร์ซึ่งสามารถกำหนดเวลา สภาวะของสัญญาณการส่งอินพุทและเอาท์พุทแบบขนาน โดยการ Handshake หรือไม่ Handshake ก็ได้

ในส่วนของแอดเดรสประกอบด้วย 3 ส่วน คือ Program Memory, Register File และ Expanded Register File (ERF) Register File ประกอบด้วย 237 ไบต์ ใช้สำหรับเป็นรีจิสเตอร์ ใช้งานทั่วไป ประกอบด้วย 3 อินพุท / เอาท์พุทพอร์ท 14 รีจิสเตอร์ ควบคุมและรีจิสเตอร์แสดงสถานะ ส่วน ERF ประกอบด้วย 3 รีจิสเตอร์ควบคุม

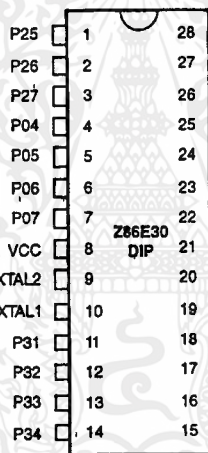
สำหรับโปรแกรมที่เกี่ยวข้องกับ Real - Time เช่น วงจรนับและวงจรตั้งเวลา การสื่อสารข้อมูลทั้งอินพุทและเอาท์พุท Z86E30 มีวงจรนับและวงจรตั้งเวลาจำนวน 2 ชุด ซึ่งความยาวของการนับและการตั้งเวลาสามารถเลือก Mode ได้ตามความต้องการ และยังมีวงจรคอมแพเรเตอร์ สำหรับประมวลผลสัญญาณอนาล็อกกับ แรงดันเปรียบเทียบ



รูปที่ 2.1 แสดงหน้าที่และการทำงานภายในไมโครคอนโทรลเลอร์



รูปที่ 2.2 การทำงานของการโปรแกรม EPROM

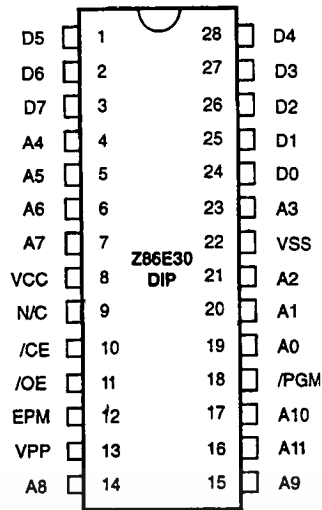


รูปที่ 2.3 แสดงขาต่างๆ ของ Z86E30 ในโหมดมาตรฐาน

Pin #	Symbol	Function	Direction
1-3	P25-P27	Port 2, Pins 5,6,	In/Output
4-7	P04-P07	Port 0, Pins 4,5,6,7	In/Output
8	V _{CC}	Power Supply	
9	XTAL2	Crystal Oscillator	Output
10	XTAL1	Crystal Oscillator	Input
11-13	P31-P33	Port 3, Pins 1,2,3	Input
14-15	P34-P35	Port 3, Pins 4,5	Output
16	P37	Port 3, Pin 7	Output
17	P36	Port 3, Pin 6	Output
18	P30	Port 3, Pin 0	Input
19-21	P00-P02	Port 0, Pins 0,1,2	In/Output
22	V _{SS}	Ground	
23	P03	Port 0, Pin 3	In/Output
24-28	P20-P24	Port 2, Pins 0,1,2,3,4	In/Output

ตารางที่ 1 แสดง Z86E30 ในโหมดมาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 แสดงขาต่างๆของ Z86E30 ในโหมดการโปรแกรม EPROM

Pin #	Symbol	Function	Direction
1-3	D5-D7	Data 5,6,7	In/Output
4-7	A4-A7	Address 4,5,6,7	Input
8	V _{CC}	Power Supply	
9	N/C	No connection	
10	/CE	Chip Select	Input
11	/OE	Output Enable	Input
12	EPM	EPROM Prog. Mode	Input
13	V _{PP}	Prog. Voltage	Input
14-15	A8-A9	Address 8,9	Input
16	A11	Address 11	Input
17	A10	Address 10	Input
18	/PGM	Prog. Mode	Input
19-21	A0-A2	Address 0,1,2	Input
22	V _{SS}	Ground	
23	A3	Address 3	Input
24-28	D0-D4	Data 0,1,2,3,4	In/Output

ตารางที่ 2 แสดงโหมดการโปรแกรม EPROM

หน้าที่ของขาต่าง ๆ

โหมดการโปรแกรม EPROM

D₀-D₇ (บัสดัข้อมูล)

ใช้สำหรับเขียนหรืออ่านข้อมูลจาก EPROM

A₁₁-A₀ (บัสดัตำแหน่ง)

ในระหว่างการโปรแกรม การขั้วตำแหน่งใน EPROM จะถูกเขียนลงในบัสดัตำแหน่ง

Vcc

ขานี้จะถูกต่อกับไฟเลี้ยง +5V ในระหว่างอยู่ในโหมดการอ่าน EPROM และ จะเป็น 6V ระหว่างใช้งานในโหมดการตรวจเช็คโปรแกรม

CE (active low)

ขานี้จะแอกทีฟในระหว่างโหมดการอ่าน EPROM โหมดการ โปรแกรมและ โหมดการตรวจเช็คโปรแกรม

OE (active low)

ขานี้จะบอกทิศทางของบัสข้อมูล เมื่อขานี้มีค่าเป็น low บัสข้อมูลจะเป็น เอาท์พุท ถ้าเป็น High บัสข้อมูลจะเป็นอินพุท

EPM (โหมดการโปรแกรม EPROM)

ขานี้ควบคุมความแตกต่างระหว่าง Mode การโปรแกรม EPROM โดย ใช้ความแตกต่างของแรงดัน

Vpp

ขานี้ใช้จ่ายไฟในการโปรแกรม

Pom (active low)

เมื่อขานี้เป็น low ข้อมูลในบัสข้อมูลจะถูกโปรแกรมลงใน EPROM

Z86E 30 โหมดมาตรฐาน**XTAL 1 (เอาท์พุทฐานเวลา)**

ขานี้ถูกต่อขนานกับวงจรรีโซแนนซ์แบบ คริสตัล , เซรามิค เรโซเนเตอร์ วงจร RC และ LC หรือ สัญญาณนาฬิกาภายนอกอื่น ๆ ซึ่งเป็นอินพุท

XTAL 2 (เอาท์พุทฐานเวลา)

ขานี้ถูกต่อขนานกับวงจรรีโซแนนซ์แบบ คริสตัล , เซรามิค เรโซเนเตอร์ วงจร RC และ LC เป็นขาเอาท์พุท

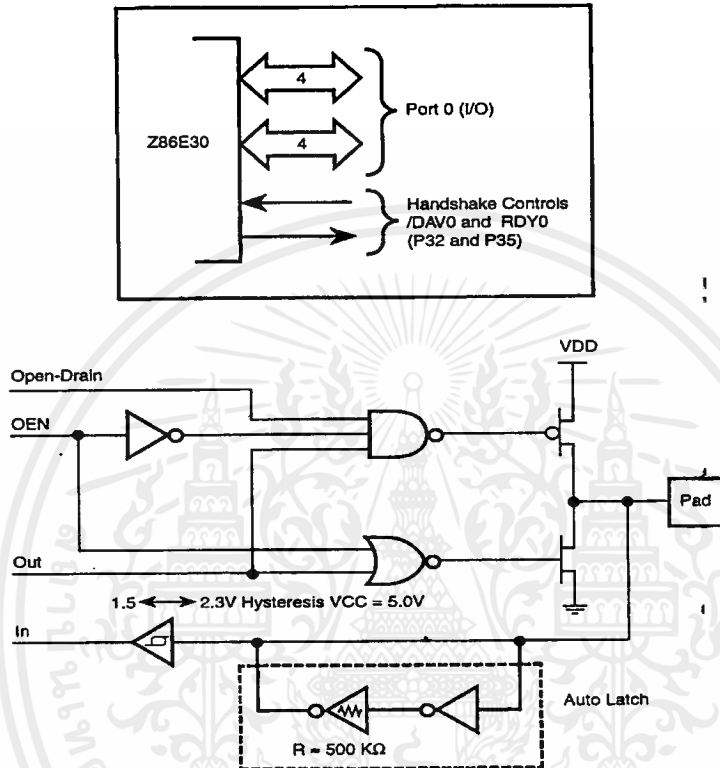
PORT 0 (P07-P00)

พอร์ท 0 เป็นพอร์ทขนาด 8 บิตและเป็นพอร์ทแบบ 2 ทิศทาง โดยมีมาตรฐานแบบ CMOS อินพุท / เอาท์พุท พอร์ท จากอินพุท/ เอาท์พุท ทั้ง 8 บิตถูกแบ่งเป็น P03-P00 อินพุท / เอาท์พุท และ P07-P04 อินพุท / เอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แยกจากกัน บัฟเฟอร์ ทางด้านอินพุตเป็นแบบ ชมิททริกเกอร์ และ เอาท์พุทสามารถโปรแกรมได้ทั้งแบบ Push-Pull และ แบบ open-drain ส่วน low EM1 บัฟเฟอร์ สามารถโปรแกรมได้โดย ซอฟต์แวร์ พอร์ต 0 นี้ยังสามารถทำงานแบบเป็น อินพุต / เอาท์พุท ที่มีลักษณะHANDCHECK

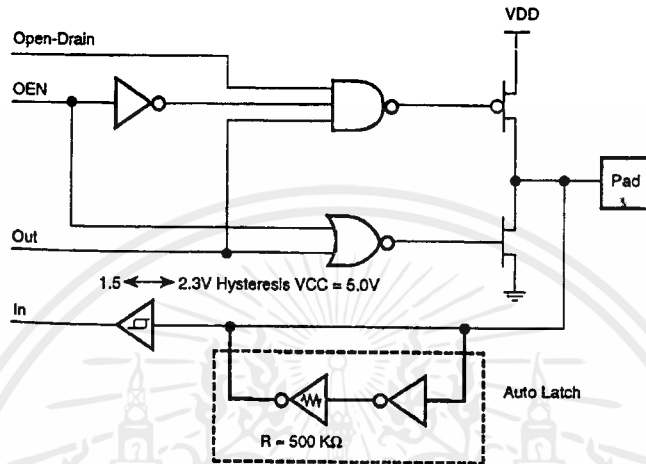
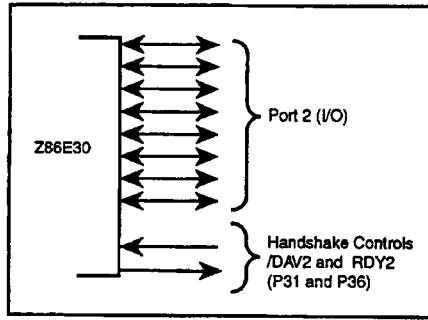
ในโหมด HANDCHECK พอร์ต 3 P32 และ P35 ถูกใช้เป็นการควบคุมการ HANDCHECK ทิศทางของการ HANDCHECK ถูกชี้โดยลักษณะของสัญญาณ (อินพุต / เอาท์พุท)



รูปที่ 2.5 แสดงรูปแบบของพอร์ต

PORT 2 (P27-P20)

พอร์ต 2 มีขนาด 8 บิต 2 ทิศทาง มีมาตรฐานอินพุต / เอาท์พุท แบบ CMOS ซึ่งทั้ง 8 บิต สามารถควบคุมโดยซอฟต์แวร์ว่าจะให้เป็นอินพุต หรือ เอาท์พุทพอร์ตโดยอิสระ อินพุตบัฟเฟอร์ทั้งหมดเป็นแบบชมิททริกเกอร์ เอาท์พุทโปรแกรม Push-Pull และแบบ open-drain low EM7 เอาท์พุทบัฟเฟอร์ สามารถโปรแกรมโดยซอฟต์แวร์เมื่อใช้เป็นอินพุต / เอาท์พุทพอร์ต พอร์ต2 สามารถควบคุมการ HANDCHECK โหมด พอร์ต 3 คือ P31 และ P36 ใช้รับควบคุมการ HANDCHECK และทิศทางของการ HANDCHECK ถูกชี้โดยลักษณะสัญญาณ อินพุตหรือเอาท์พุท) แสดงโดยบิตที่ 7 ของ พอร์ต 2

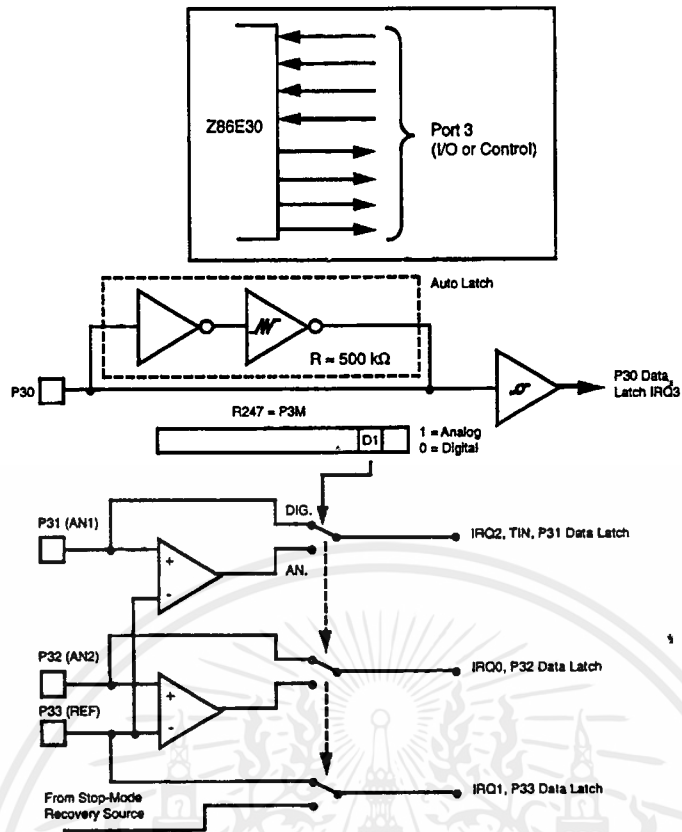


รูปที่ 2.6 แสดงรูปแบบของพอร์ท 2

PORT 3 (P37-P30)

พอร์ท 3 มีขนาด 8 บิต มีมาตรฐานแบบ CMOS โดยเป็นอินพุท และ เอาท์พุทที่มีลักษณะแน่นอน พอร์ท 3 ประกอบด้วยอินพุท ขนาด 4 บิต (P33-P30) และ มีอีก 4 บิต เอาท์พุท (P37-P34) โดยสามารถกำหนดรูปแบบภายใต้ซอฟต์แวร์โดยการอินเตอร์รัพท์ และ หน้าที่การควบคุมการ HANDCHECK PORT 3 P0 เป็นซิมิทริกเกอร์ ขา P31 P32 และ P33 เป็นขาอินพุทตามมาตรฐานของ CMOS (ไม่มีการแลชท์) และ ขา P34 P35 P36 และ P37 เป็นเอาท์พุทแบบ PUSH-PULL โดย EM1 เอาท์พุทบัฟเฟอร์สามารถโปรแกรมได้โดยซอฟต์แวร์ มีชุดคอมพิวเตอร์ที่สามารถประมวลผลสัญญาณอนาล็อกที่ขา P31 และ P32 ซึ่งแรงดันจะเปรียบเทียบกับขา 33

หน้าที่เกี่ยวกับสัญญาณอนาล็อกสามารถตั้งค่าได้โดย D₁ ของ Port 3 โหมดรีจิสเตอร์ (P3M) สำหรับหน้าที่ในการอินเตอร์รัพท์ P30 และ P33 กระตุ้นด้วยขอบขาลง ซึ่งเป็นอินพุทของอินเตอร์รัพท์ P31 และ 32 สามารถโปรแกรมให้เป็นขอบขาลง หรือขอบขาขึ้น หรือทั้งสองขอบเพื่อเป็นตัวกระตุ้นอินพุทอินเตอร์รัพท์ (รูปที่ 2.7) การใช้งานวงจรรนับ/วงจรถัดเวลาที่ 1 (Counter / Timer 1) กระทำโดย P31 (Tin) และ P36 (Tout)



รูปที่ 2.7 แสดงรูปแบบของพอร์ต 3

PIn	I/O	CTC1	AN IN	Int.	P0 HS	P2 HS
P30	IN			IRQ3		
P31	IN	T _{IN}	AN1	IRQ2		D/R
P32	IN		AN2	IRQ0	D/R	D/R
P33	IN		REF	IRQ1		
P34	OUT					
P35	OUT				R/D	
P36	OUT	T _{OUT}				R/D
P37	OUT					

ตารางที่ 2.3 แสดงการจัดวางขาต่างๆของพอร์ต 3

Comparator Inputs

Port 3 ขา P31 และ P32 มีวงจรคอมแพเรเตอร์อยู่ ค่าแรงดันอ้างอิงของวงจรคอมแพเรเตอร์ (ขา P33) จะใช้ร่วมกันทั้ง 2 วงจรคอมแพเรเตอร์ ในอนาล็อกโหมด P31 และ P32 เป็นอินพุตเป็น Positive ของคอมแพเรเตอร์ และ P33 เป็นค่าแรงดันอ้างอิงของวงจรคอมแพเรเตอร์

Auto Latch

Auto Latch สามารถรับอินพุตแบบ CMOS ได้ทุกระดับของ CMOS (ขา P33-P31) โดยไม่ต้องมีวงจรขับจากภายนอก

Low EMI Emission

ไมโครคอนโทรลเลอร์ เบอร์ Z86E30 สามารถโปรแกรมให้ติดต่อในโหมด Low EMI Emission โดยรีจิสเตอร์ PCON วงจรออสซิลเลเตอร์ และอินพุต / เอาท์พุทพอร์ท สามารถโปรแกรมให้เป็นโหมด Low EMI Emission ได้อย่างอิสระ โดยมีผลเป็นดังนี้

- กินกระแสน้อยกว่า 1.5 mA ระหว่าง โหมด Halt
- วงจรขับมี Slew - Rate ต่ำกว่า 10 nS
- เอาท์พุทของ Low EMI มีค่าความต้านทาน 200 โอห์ม
- Low EMI ออสซิลเลเตอร์
- ภายใน SCLK / TCLK จะทำงานจำกัดในช่วงไม่เกิน 4 MHz ถึง 250 nS

ฟังก์ชันต่างๆ ของ Z86 E30

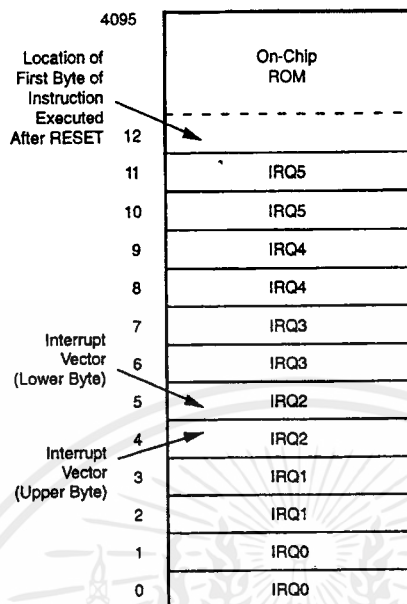
Reset

ไมโครคอนโทรลเลอร์ Z86 E30 จะ Reset ถ้ามีสถานะดังนี้

- Power - On Reset
- Watch - Dog Timer
- Stop - Mode Recovery Source

Program Memory

ไมโครคอนโทรลเลอร์ เบอร์ Z86 E30 หน่วยความจำสำหรับบรรจุโปรแกรมขนาด 4 กิโลไบต์ ภายใน (รูปที่ 2.8) 12 ไบต์แรกของหน่วยความจำ สำหรับโปรแกรมจะถูกจองไว้สำหรับเป็นอินเตอร์รัพต์เวคเตอร์ ในส่วนนี้เก็บเวคเตอร์อินเตอร์รัพต์ขนาด 16 บิต จำนวน 6 ตัว ตำแหน่ง 12 (000CH) ถึงตำแหน่ง 4095 (07FFH) ถูกจองไว้สำหรับผู้ใช้ทำการโปรแกรม ภายหลังมีการรีเซ็ต โปรแกรมเคาน์เตอร์จะชี้ที่ตำแหน่ง 12 (000CH) ซึ่งเป็นตำแหน่งเริ่มต้นของโปรแกรมใช้งาน



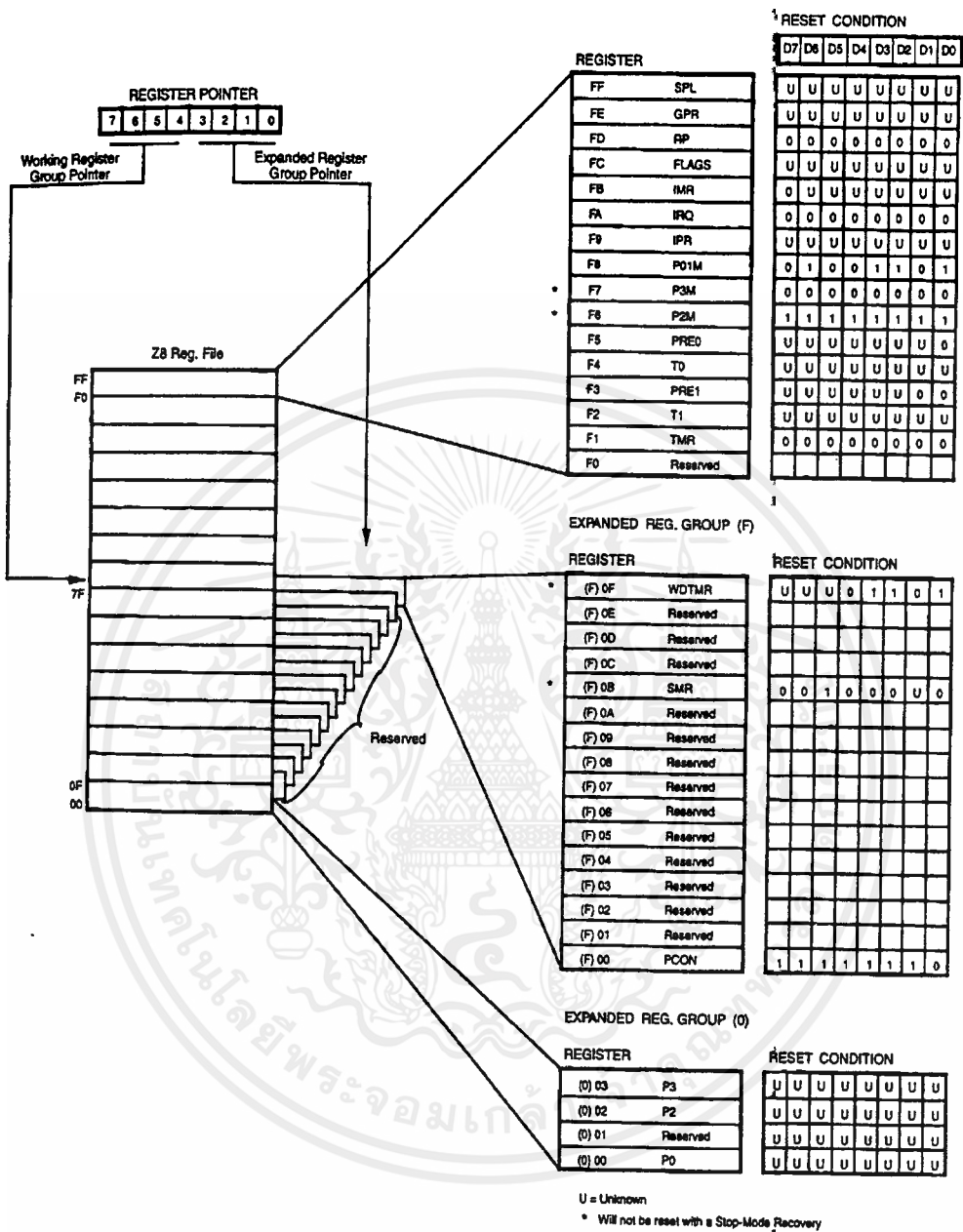
รูปที่ 2.8 แสดงพื้นที่ของหน่วยความจำซึ่งบรรจุโปรแกรมใช้งานเอาไว้

Expanded Register File

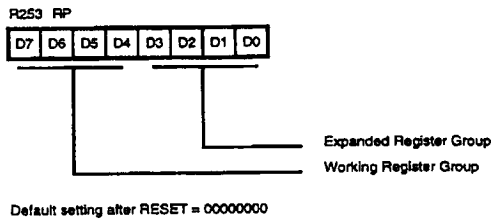
รีจิสเตอร์ไฟล์ถูกขยายเพิ่มเพื่อบรรจุ System Control รีจิสเตอร์ และชี้ตำแหน่งของอินพุท / เอาท์พุทพอร์ท อุปกรณ์ต่อรอบข้าง ว่าอยู่ที่รีจิสเตอร์ตำแหน่งใด ไม่ใครคอนโทรลเลอร์ตระกูล Z8 มีรีจิสเตอร์ตำแหน่ง คือ $R_0 - R_{15}$ ซึ่งถูกจัดเป็น 16 กลุ่ม โดยมี 16 รีจิสเตอร์ต่อกลุ่ม (รูปที่ 2.9) เราเรียกกลุ่มรีจิสเตอร์โดย ERF (Expanding Register File) ส่วนล่าง ($D_0 - D_3$) ของรีจิสเตอร์ชี้ตำแหน่ง (RP) ใช้เลือกที่จะใช้งาน ERF ไດ ส่วนบน ($D_4 - D_7$) ของรีจิสเตอร์ตำแหน่ง (RP) เลือกจะใช้รีจิสเตอร์กลุ่มใดทำงาน (รูปที่ 2.10)

Register File

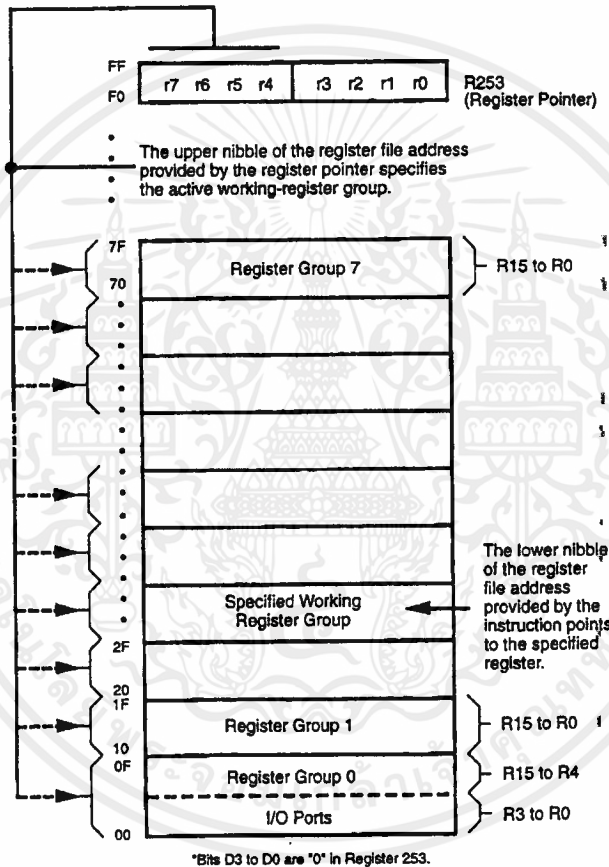
รีจิสเตอร์ไฟล์จะเกี่ยวข้องกับ รีจิสเตอร์อินพุท / เอาท์พุท จำนวน 3 ตัว รีจิสเตอร์ใช้งานทั่วไป 125 ตัว รีจิสเตอร์ควบคุมและรีจิสเตอร์แสดงสถานะจำนวน 14 ตัว จากโครงสร้างสามารถเข้าถึงรีจิสเตอร์ทั้งทางตรงและทางอ้อม ทั้ง 8 บิต โดยให้ 4 บิต ของรีจิสเตอร์ ชี้ตำแหน่ง (RP) ชี้ตำแหน่งของรีจิสเตอร์ (Figure 10, 11) ในโหมดของ 4 บิต รีจิสเตอร์ไฟล์ถูกแบ่งเป็น 16 กลุ่ม รีจิสเตอร์ใช้งาน เนื่องจากมีอยู่ 16 กลุ่ม รีจิสเตอร์ชี้ตำแหน่ง จะชี้ตำแหน่งของรีจิสเตอร์ที่ใช้งานอยู่



รูปที่ 2.9 แสดงสถาปัตยกรรมของ Expanded Register File



รูปที่ 2.10 แสดงรีจิสเตอร์ RP



รูปที่ 2.11 แสดงรีจิสเตอร์ RP

RAM Protect

ส่วนบนของหน่วยความจำชนิด RAM ตำแหน่ง 7F ถึง EF (ไม่รวมรีจิสเตอร์คอนโทรล) สามารถป้องกันการอ่านและเขียนได้ โดย RAM จะมีบิตที่ถูกเลือกโดยผู้ใช้ ถ้าเลือกบิตได้ถูกต้องก็สามารถเข้าไปจัดการกับ RAM ได้ การจะให้ RAM Protect ทำงานหรือไม่ทำงานสามารถทำได้โดยตั้งค่าในรีจิสเตอร์ (MR บิตที่ 6 ให้เป็นสถานะ "1" หรือ "0" ถ้าบิตที่ 6 ของ IMR เป็น "1" RAM Protect จะทำงาน

Stack

สแตค-พอยเตอร์รีจิสเตอร์ (R255) มีขนาด 8 บิต สามารถเก็บได้เท่ากับรีจิสเตอร์ใช้งานทั่วไปจำนวน 237 ตัว

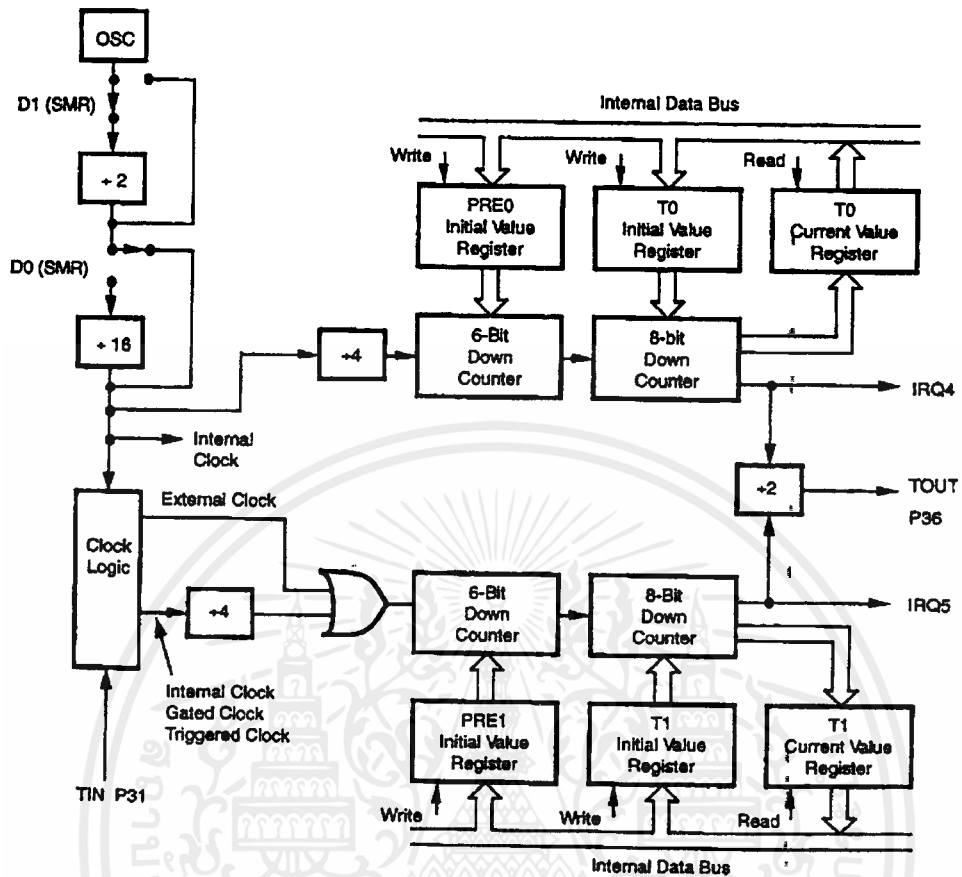
Counter / Timer

ไมโครคอนโทรลเลอร์ Z86 E30 มีวงจรรนับและวงจรถัด เวลาที่สามารถโปรแกรมได้ขนาด 8 บิต จำนวน 2 ตัว ($T_0 - T_1$) ซึ่งจะถูกขับโดย ปริ - สเกลขนาด 6 บิต ภายในที่สามารถโปรแกรมได้ ปริ - สเกลของ T_1 สามารถขับโดยสัญญาณนาฬิกาภายใน และภายนอกส่วน T_0 ปริ - สเกล จะถูกขับโดยสัญญาณนาฬิกาภายในเท่านั้น

6 บิต ปริ-สเกล จะทำการหารความถี่ของสัญญาณนาฬิกาที่เข้ามาด้วยค่าจำนวนเต็มระหว่าง 1 ถึง 64 (2^6) ซึ่งปริ-สเกลนี้จะไปขับวงจรรนับซึ่งจะลดค่าลง (จาก 1 ถึง 256) ขึ้นอยู่กับว่าบรรจุค่าใดลงในวงจรรนับ เมื่อวงจรรนับ ทำการนับเสร็จ Timer Interrupt Register IRQ 4 สำหรับ T_0 และ IRQ5 สำหรับ T_1 จะถูกสร้างขึ้น

วงจรรนับสามารถโปรแกรมให้ เริ่ม - หยุด - เริ่มนับใหม่ หรือ เริ่มนับใหม่จากค่าที่ตั้งต้น สามารถหยุดนับเมื่อถึงค่าศูนย์ (Pass Mode) หรือทำการป้อนค่าเริ่มต้นใหม่โดยอัตโนมัติและทำการนับอย่างต่อเนื่อง (Modulo-n Continuous Mode)

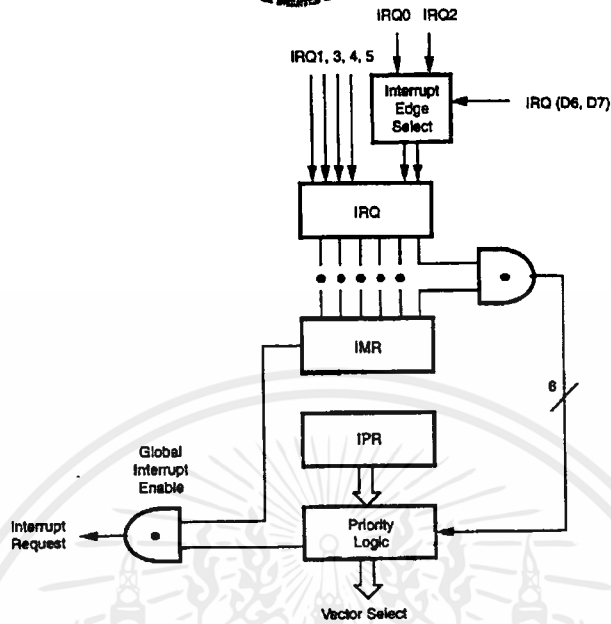
ในวงจรรนับสัญญาณนาฬิกาที่จ่ายให้กับ T_1 เป็นสัญญาณนาฬิกาภายในไมโครคอนโทรลเลอร์หารด้วย 4 หรือ สัญญาณอินพุต โดยตรวจจาก Port 3 ในโหมดของวงจรถัดเวลาสัญญาณนาฬิกาภายนอกได้มาจาก P30 อินพุตที่ใช้ในการกระตุ้นใช้ได้ทั้งแบบรับการกระตุ้นไว้และไม่รับการรับการกระตุ้นซ้ำ หรือใช้อินพุตในการกระตุ้นจากสัญญาณนาฬิกาภายนอก Port 3 (P36) เป็น Timer เอาท์พุท วงจรรนับและวงจรถัดเวลาถูกต่อเป็นแบบ Cascade โดยเอาท์พุทของ T_0 เป็นอินพุทของ T_1



รูป 2.12 แสดงการทำงานของวงจรและวงจรตั้งเวลา

Interrupts Z86E30

สามารถรับอินเตอร์รัพต์ได้แตกต่างกันถึง 6 แห่ง 6 แห่งดังกล่าวแบ่งดังนี้ 4 แห่งมาจาก Port 3 ขา P33-P30 และอีก 2 แห่ง มาจากวงจรจับ และวงจรตั้งเวลา ตารางที่ 4 แสดงสถานะของการอินเตอร์รัพต์ จาก 6 แห่ง



รูปที่ 2.13 การทำงานของการอินเตอร์รัพต์

Name	Source	Vector Location	Comments
IRQ0	/DAV0, IRQ0	0, 1	External (P32), Rising/Falling Edge Triggered
IRQ1	IRQ1	2, 3	External (P33), Falling Edge Triggered
IRQ2	/DAV2, IRQ2, T _{IN}	4, 5	External (P31), Rising/Falling Edge Triggered
IRQ3	IRQ3	6, 7	External (P30), Falling Edge Triggered
IRQ4	T0	8, 9	Internal
IRQ5	T1	10, 11	Internal

ตารางที่ 4 Interrupt Types, Sources and Vectors

เมื่อมีการอินเตอร์รัพต์มากกว่า 1 แหล่ง ไมโครคอนโทรลเลอร์จะทำการจัดลำดับความสำคัญของการอินเตอร์รัพต์ โดย Interrupt Priority Register เมชชีนไชเคิลของการอินเตอร์รัพต์จะทำงาน เมื่อไมโครคอนโทรลเลอร์ปล่อย Interrupt Request ออกมา จากนั้นจะไม่รับการอินเตอร์รัพต์ที่เกิดขึ้นมาภายหลังอีก ทำการเก็บ Program Counter และแฟล็กซ์แสดงสถานะต่างๆ และกระโดดไปทำงานตามเวคเตอร์ที่ให้บริการอินเตอร์รัพต์ อินเตอร์รัพต์ทุกแบบของไมโครคอนโทรลเลอร์ Z86E30 จะถูกเวคเตอร์ไปยังหน่วยความจำสำหรับโปรแกรม (Program Memory) หน่วยความจำตามตำแหน่งและไบต์ถัดไป จะเก็บตำแหน่งของโปรแกรมบริการอินเตอร์รัพต์ 16 บิต ซึ่งจะบริการเฉพาะอินเตอร์รัพต์ที่ได้รับการร้องขอของโปรแกรมบริการอินเตอร์รัพต์มา

เพื่อให้เหมาะกับระบบการไหลของการอินเทอร์รัพต์ อินเทอร์รัพต์อินพุทจะถูกปิดกั้น และ Interrupt request รีจิสเตอร์จะถูกไหลเพื่อชี้ว่าต้องการบริการอินเทอร์รัพต์

ผลของการอินเทอร์รัพต์จาก AN1 จะมาจาก IRQ2 และอินเทอร์รัพต์จาก AN2 จะมาจาก IRQ0 สัญญาณอินเทอร์รัพต์จาก IRQ2 และ IRQ0 อาจจะเป็นขอบขาขึ้น ของขาลง โดยผู้ใช้สามารถเลือกการกระตุ้นได้ทั้ง 2 แบบ

การโปรแกรมบิตสำหรับการเลือกขอบของการบริการอินเทอร์รัพต์ เลือกโดยบิต D₇ และ D₆ ของ IRQ รีจิสเตอร์ (R250) รูปแบบแสดงใน ตาราง 5

IRQ		Interrupt Edge	
D7	D6	P31	P32
0	0	F	F
0	1	F	R
1	0	R	F
1	1	R/F	R/F

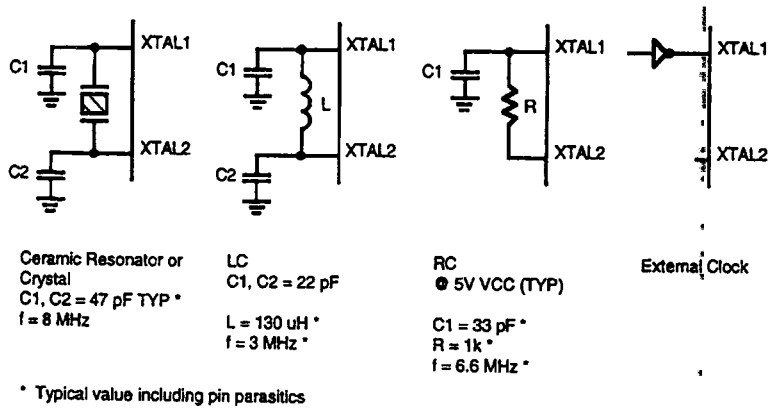
Notes:
F = Falling Edge
R = Rising Edge

ตารางที่ 5 รูปแบบรีจิสเตอร์ IRQ

Clock

ไมโครคอนโทรลเลอร์ Z86E30 มีวงจรถูกกำเนิดสัญญาณนาฬิกาภายในซึ่งมีเกนสูง โดยสามารถต่อขนานกับคริสตอล, RC, เซรามิกเรโซเนเตอร์ หรือสัญญาณนาฬิกาภายนอกอื่นๆ (Xtal 1= อินพุท, Xtal2= เอาท์พุท) คริสตอลควรมีความถี่ระหว่าง 10 KHz ถึง 12 MHz (สูงสุด) สำหรับค่าความต้านทานที่นำมาอนุกรมควรมีค่าน้อยกว่าหรือเท่ากับ 100Ω

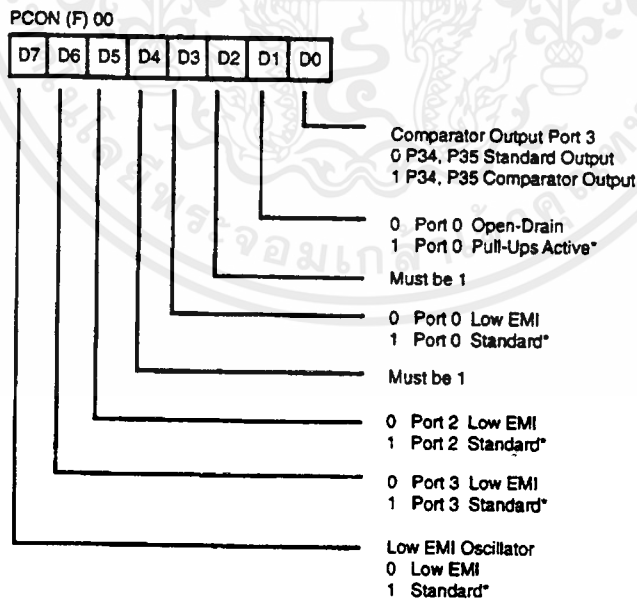
คริสตอลจะต่อระหว่างขา XTAL1 และ XTAL2 โดยมีตัวเก็บประจุ(ค่า 10¹ pF ถึง 220 pF) ต่อลงกราวด์ เพื่อลดสัญญาณรบกวนจากกราวด์ของระบบ สัญญาณนาฬิกาแบบวงจรถูก RC นำตัวต้านทานมาต่อระหว่าง XTAL1 และ XTAL2 ค่าความถี่ทำการตั้งจากค่าตัวเก็บประจุที่ต่อจากขา XTAL1 ลงกราวด์



รูปที่ 2.14 แสดงรูปแบบของวงจรกำเนิดสัญญาณนาฬิกา

Port Configuration Register (PCON)

รีจิสเตอร์ PCON แยกส่วนของพอร์ตต่างๆเป็น คอมพาราเตอร์เอาต์พุตที่พอร์ต 3 เป็นแบบ Open-Drain ที่พอร์ต 0 เป็นแบบ Low EMI Noise ที่พอร์ต 0,2 และ 3 และเป็นสัญญาณนาฬิกาแบบ Low EMI Noise รีจิสเตอร์ PCON จะอยู่ที่ Expanded Register File ที่แอดเดรส F ที่ตำแหน่ง 00 (Figure 15)



* Default setting after RESET

รูปที่ 2.15 แสดงรีจิสเตอร์ PCON (เขียนได้อย่างเดียว)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Comparator Output Port 3 (D₀)

บิต 0 ควบคุมวงจรรวมพาเรเตอร์ที่ใช้ในพอร์ท 3 ถ้าบิต 0 แสดงสถานะเป็น "1" จะทำให้ P34 และ P35 เป็นคอมพาเรเตอร์เอาต์พุท และถ้าบิต 0 มีสถานะเป็น "0" พอร์ทจะเป็นอินพุท และเอาต์พุทแบบมาตรฐาน

Port 0 Open-Drain (D1)

พอร์ท 0 จะเป็น Open Drain เอาต์พุทเมื่อ บิต D₁ มีค่าเป็น "0" และจะเป็นแบบ Pull-Up ถ้าให้บิต D₁ มีค่าเป็น "1"

Low EMI Port 2 (D3)

พอร์ท 2 จะเป็น Low EMI พอร์ทโดยให้บิต D₃ มีสถานะเป็น "0" ถ้าจะให้เป็นแบบมาตรฐานให้บิต D₃ มีสถานะเป็น "1"

Low EMI Port 2 (D5)

พอร์ท 2 จะเป็น Low EMI พอร์ทโดยให้บิต D₅ มีสถานะเป็น "0" ถ้าจะให้เป็นแบบมาตรฐานให้บิต D₅ มีสถานะเป็น "1"

Low EMI Port 3 (D6)

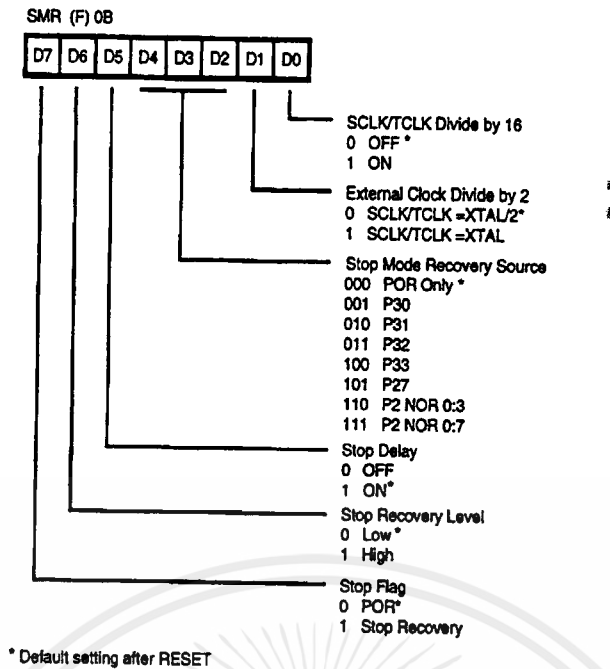
พอร์ท 3 จะเป็น Low EMI พอร์ทโดยให้บิต D₆ มีสถานะเป็น "0" ถ้าจะให้เป็นแบบมาตรฐานให้บิต D₆ มีสถานะเป็น "1"

Low EMI OSC (D7)

บิต D₇ ของรีจิสเตอร์ PCON จะควบคุมวงจรรสร้างสัญญาณนาฬิกาแบบ Low EMI Noise ถ้าบิต D₇ มีค่าเป็น "1" หมายความว่าวงจรรสร้างสัญญาณนาฬิกาถูกขับแบบมาตรฐานทั่วไป ถ้าบิต D₇ มีค่าเป็น "0" หมายความว่าวงจรรสร้างสัญญาณนาฬิกาถูกขับแบบ Low EMI โดยไม่มีผลกับ SCLK และ Xtal

Stop-Mode Recovery Register (SMR)

รีจิสเตอร์ SMR ทำการเลือกค่าตัวหารสัญญาณนาฬิกา และซีโหมดของ Stop Mode Recovery (Figure 16) ทุกบิตของรีจิสเตอร์ SMR จะเป็นแบบเขียนอย่างเดียว ยกเว้นบิต 7 ซึ่งสามารถอ่านได้เพียงอย่างเดียว บิต 7 เป็นแฟล็กชั้บิตซึ่งจะทำให้เป็น "1" ถ้าอยู่ในสภาวะ Stop Recovery และจะเป็น "0" ถ้าอยู่ในสภาวะ Power-On บิต 6 ควบคุมระดับว่าจะให้เป็น Low หรือ High ตามความต้องการของการเอากลับคืน บิต 5 ควบคุมเวลาหน่วงของการรีเซ็ตภายหลังการเอากลับคืน บิต 2,3 และ 4 ของรีจิสเตอร์ SMR เป็นรูปแบบของ Stop-Mode Recovery Source (Table7) รีจิสเตอร์ SMR จะอยู่ที่แเบงค์ F ของ Expanded Register Group ที่ตำแหน่ง OBH



รูปที่ 2.16 รีจิสเตอร์ SMR

SCLK / TCLK divided -by-16 Select (D₀)

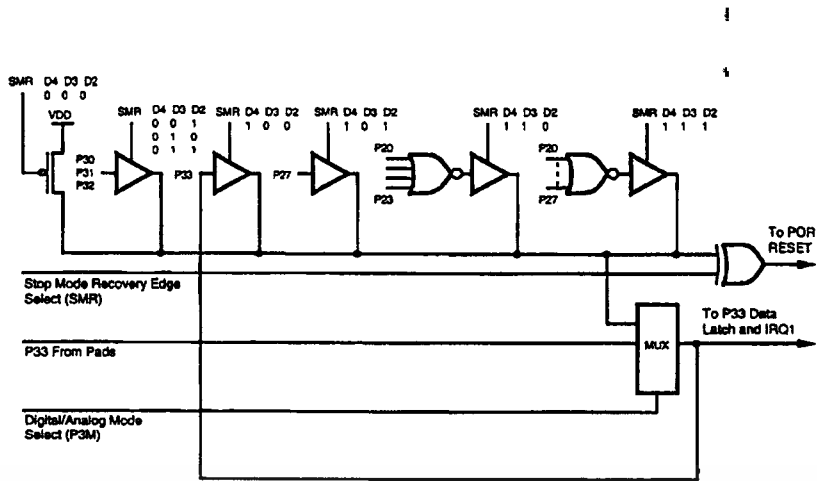
บิต D₀ จะควบคุมการหาร 16 ปรี่สเกลของ SCLK และ TCLK ซึ่งเป็นการเลือกลดกำลังงานที่ไม่โคจรคอนโทรลเลอร์ใช้ระหว่างการใช้งานปกติ (ควบคุม SCLK) และการโหมด HALT (เมื่อ TCLK จ่ายให้วงจรจับและวงจรตั้งเวลา หรือสภาวะการอินเตอร์รัพ)

External Clock Divide-by Two (D₁)

บิต (D₁) ควบคุมการหาร 2 สัญญาณนาฬิกา ถ้าบิต (D₁) มีสถานะเป็น "0" SCLK (สัญญาณนาฬิกาของระบบ) และ TCLK (สัญญาณนาฬิกาของวงจรตั้งเวลา) จะเท่ากับความเร็วของสัญญาณนาฬิกาภายนอกหารด้วย 2 SCLK และ TCLK มีค่าเท่ากับสัญญาณนาฬิกาภายนอกเมื่อ บิต (D₁) มีค่าเป็น "1" ใช้บิต (D₁) นี้คู่กับบิต (D₇) ของ PCON

Stop-Mode Recovery Source ((D₂, D₃, D₄))

ในรีจิสเตอร์ SMR มีอยู่ 3 บิต ที่ใช้บอกลักษณะคุณสมบัติหลังจากจบ Stop-Mode Recovery (Figure 17) Table 6 แสดงลักษณะคุณสมบัติของรีจิสเตอร์ SMR เพื่อทำการตั้งค่า D₂ ถึง D₄ ส่วน P33-P31 ไม่สามารถกลับคืนมาจากโหมด Stop ได้ ถ้าถูกโปรแกรมให้ทำงานในส่วนของอนาล็อกอินพุต



รูปที่ 2.17 แสดงแหล่งที่มาของ Stop-Mode Recovery

D4	D3	D2	SMR Source selection
0	0	0	POR recovery only
0	0	1	P30 transition
0	1	0	P31 transition (Not in analog mode)
0	1	1	P32 transition (Not in analog mode)
1	0	0	P33 transition (Not in analog mode)
1	0	1	P27 transition
1	1	0	Logical NOR of Port 2 bits 0:3
1	1	1	Logical NOR of Port 2 bits 0:7

ตารางที่ 6 แสดงที่มาของ Stop-Mode Recovery

Stop - Mode Recovry Delay Select - D₅

เป็นการหน่วงเวลา 5ms ภายหลัง Stop-Mode Recovery ถ้าโปรแกรมให้บิต D₅ เป็น "0" จะไม่มีการหน่วงในการรีเซ็ต ถ้าบิต D₅ เป็น "1" ภายหลัง Stop-Mode Recovery จะทำการหน่วงเวลาการรีเซ็ตเป็น 5 mS ถ้าโหมด (D6) ถ้าบิต D6 มีค่าเป็น "1" แสดงว่าทุกๆ Recovery Source จะแสดงระดับสูงในการคืนกลับจากโหมด STOP และ ถ้าบิต D6 มีค่าเป็น "0" จะเป็นระดับต่ำ

Cold or Warm Start (D7)

บิตนี้ถูกตั้งค่าโดยไมโครคอนโทรลเลอร์เมื่อเข้าไปอยู่ในโหมด STOP ถ้าบิต D7 แสดงสถานะเป็น "0" แสดงว่าไมโครคอนโทรลเลอร์ถูกรีเซ็ตโดย PQR (cold) ถ้าบิต D7 แสดงสถานะเป็น "1" แสดงว่าไมโครคอนโทรลเลอร์ถูกทำให้กลับสถานะเดิมจาก SMR source (warm) บิต D7 นี้อ่านได้เพียงอย่างเดียว

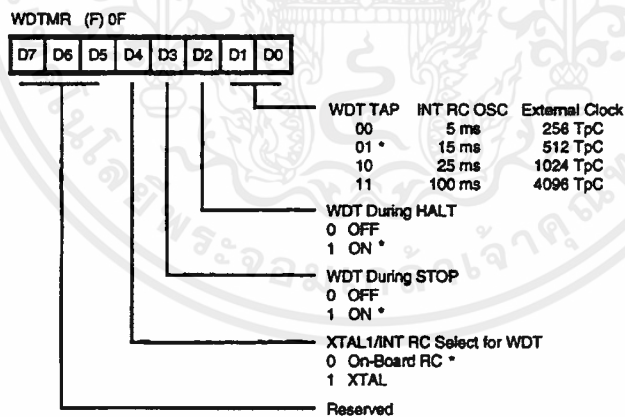
Watch - Dog Timer Mode Register (WDTMR) WDT

เป็นวงจรตั้งเวลาแบบรับการกระตุ้นซ้ำซึ่งจะทำการรีเซ็ตไมโครคอนโทรลเลอร์เมื่อถึงเวลาที่ตั้งไว้ WDT จะหยุดการทำงานเมื่อปิดเครื่องและจะทำการตั้งค่าได้ตามรูปแบบของ WDT ที่ต้องการ ถ้า WDT ถูกเริ่มใช้งานแล้วไม่สามารถจะหยุดการทำงานได้ สัญญาณนาฬิกา RC ที่ต่อกับไมโครคอนโทรลเลอร์ หรือมาจากวงจรสร้างสัญญาณนาฬิกาภายนอกเข้ามาทาง XTAL 1 การเลือกเปิดของสัญญาณนาฬิกาจะเลือกจากบิต D4 ของ WDT รีจิสเตอร์

WDT Time - out Period (Do และ D1) บิต 0 และ บิต 1 ควบคุม time - out period ด้วย

D1	D0	Time-out of Internal RC OSC	Time-out of the Crystal Clock
0	0	5 ms	256TpC
0	1	15 ms	512TpC
1	0	25 ms	1024TpC
1	1	100 ms	4096TpC

ตารางที่ 7 ช่วงเวลา Time-Out

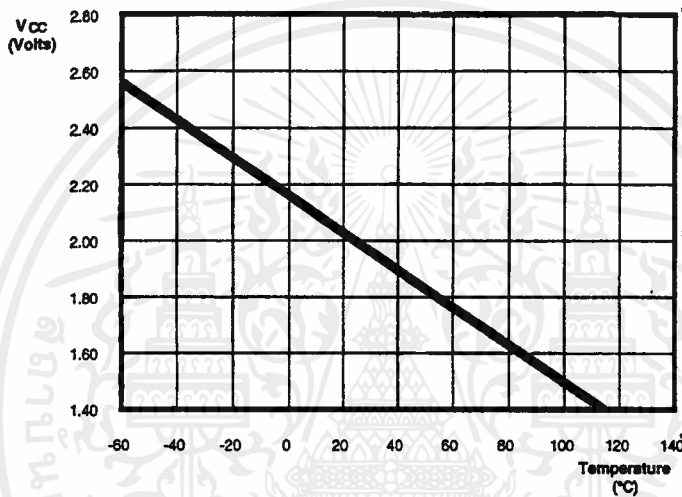


* Default setting after RESET

รูปที่ 2.18 แสดงรีจิสเตอร์ Watch-Dog Timer Mode

Auto Reset Voltage

ในไมโครคอนโทรลเลอร์ Z86E 30 จะมีวงจรรีเซ็ตอัตโนมัติเพื่อตรวจสอบว่า V_{CC} ได้รับแรงดันที่ต้องการอย่างถูกต้องหรือไม่ ไมโครคอนโทรลเลอร์ จะทำการรีเซ็ตถ้าแรงดันมีค่าต่ำกว่า V_{RST} (Auto Reset Voltage) รูปที่ 2.20



รูปที่ 2.20 แสดง VRST และอุณหภูมิ

EPROM Programming Mode

ตาราง 8 แสดงค่าแรงดันที่ใช้ในการโปรแกรมในโหมดของการโปรแกรมอีพ롬 ตาราง 9 และ รูปที่ 2.21, 2.22, 2.23 แสดงไทม์มิงไดอะแกรมของโหมดการโปรแกรมอีพ롬 รูปที่ 2.24 แสดงแผนผังการทำงานของ การโปรแกรมอีพ롬ซึ่งเหมือนกัน 2764 A อีพ롬 (Z86E30 มี 4K อีพ롬 ส่วน 2764 A มี 8 K อีพ롬) รูปที่ 2.25 แสดงการต่อใช้งานระหว่างไมโครคอนโทรลเลอร์ Z86E 30 กับอีพ롬 2A64A เนื่องจากขนาดที่แตกต่างกันของอีพ롬 2764 A กับอีพ롬ใน Z8630 พื้นที่ในการโปรแกรมจึงอยู่ระหว่าง 0000H ถึง 0FFFH

WDT ในระหว่างโหมด HALT (D2)

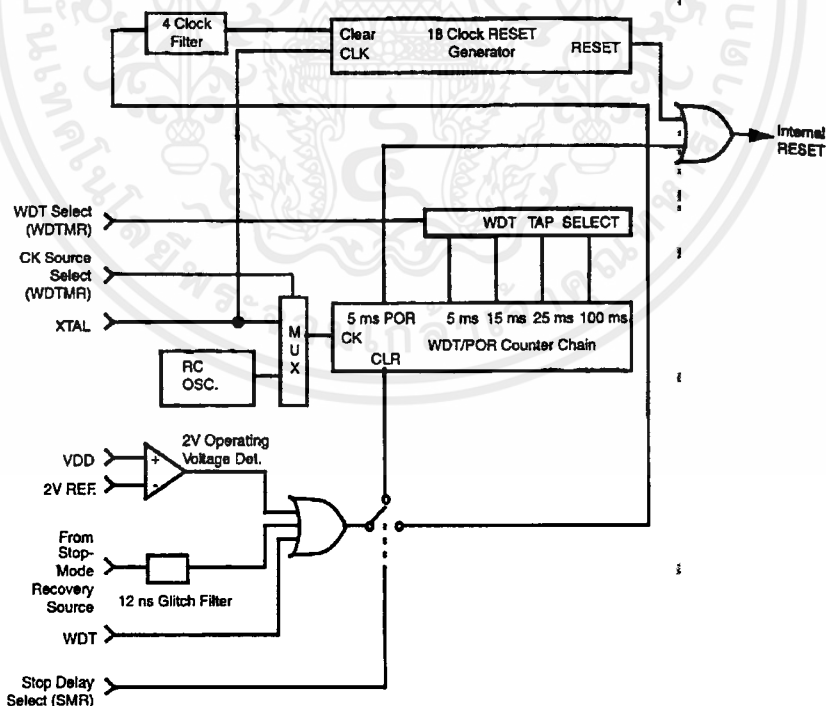
บิต D2 แสดงให้เห็นว่า WDT ทำงานอยู่หรือไม่ในระหว่างโหมด HALT ถ้าบิต D2 แสดงสถานะเป็น "0" แสดงว่า WDT ไม่ได้ทำงานในขณะที่อยู่ในโหมด HALT

WDT ในระหว่างโหมด STOP (D3)

บิต D3 เป็น "1" แสดงว่า WDT ทำงานอยู่ในขณะที่เป็นโหมด STOP ถ้าเป็น "0" แสดงว่า WDT ไม่ได้ทำงานในขณะที่เป็นโหมด STOP แต่เนื่องจากวงจรวงจรสร้างสัญญาณนาฬิกาของ RC ภายใน POR และ WDT ด้วย จึงต้องเลือกสัญญาณนาฬิกาจาก XTAL 1 แทน

สัญญาณนาฬิกาของ WDT (D4)

บิต D4 ถูกชี้ถึงออสซิลเลเตอร์ ที่ถูกใช้เป็นสัญญาณนาฬิกาที่จ่ายให้กับภายใน POR และ WDT ถ้าบิต D4 มีสถานะเป็น "1" วงจรสร้างสัญญาณนาฬิกา RC ภายในจะถูกดัดใช้และสัญญาณนาฬิกาที่ใช้แทน จะเป็นสัญญาณนาฬิกา ที่ใช้ก็จะมาจากวงจรสร้างสัญญาณนาฬิกา RC



รูปที่ 2.19 แสดงการรีเซ็ต และ Watch Dog Timer

Programming Modes	V _{pp}	EPM	/CE	/OE	/PGM	ADDR	DATA	V _{cc} *
EPROM READ1	X	V _H	V _{IL}	V _{IL}	V _H	ADDR	Out	4.5V
EPROM READ2	X	V _H	V _{IL}	V _{IL}	V _H	ADDR	Out	5.5V
PROGRAM	V _H	X	V _{IL}	V _H	V _{IL}	ADDR	In	6.0V
PROGRAM VERIFY	V _H	X	V _{IL}	V _{IL}	V _H	ADDR	Out	6.0V
EPROM PROTECT	V _H	V _H	V _H	V _H	V _{IL}	NU	NU	6.0V
RC OSCILLATOR SELECT	V _H	V _L	V _H	V _H	V _L	NU	NU	6.0V
RAM PROTECT	V _H	V _H	V _H	V _{IL}	V _{IL}	NU	NU	6.0V

Notes:V_H = .12.5V .12.5VV_H = As per specific Z8 DC specification.V_L = As per specific Z8 DC specification.X = Not used, but must be set to V_H, V_H, or V_L level.NU = Not used, but must be set to either V_H or V_L level.I_{pp} during programming = 40 mA maximum.I_{cc} during programming, verify, or read = 40 mA maximum.* V_{cc} has a tolerance of ±0.25V.

ตารางที่ 2.8 แสดงการโปรแกรม EPROM

Parameters	Name	Min	Max	Units
1	Address Setup Time	2		µs
2	Data Setup Time	2		µs
3	V _{pp} Setup	2		µs
4	V _{cc} Setup Time	2		µs
5	Chip Enable Setup Time	2		µs
6	Program Pulse Width	0.95		ms
7	Data Hold Time	2		µs
8	/OE Setup Time	2		µs
9	Data Access Time		200	ns
10	Data Output Float Time		100	ns
11	Overprogram Pulse Width	2.85		ms
12	EPM Setup Time	2		µs
13	/PGM Setup Time	2		µs
14	Address to /OE Setup Time	2		µs
15	Option Program Pulse Width	78		ms

ตารางที่ 2.9 แสดงเวลาในการโปรแกรม EPROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 พื้นฐานการทำงานของ Remote Control และ Monostable

พื้นฐานการทำงานของ Remote Control

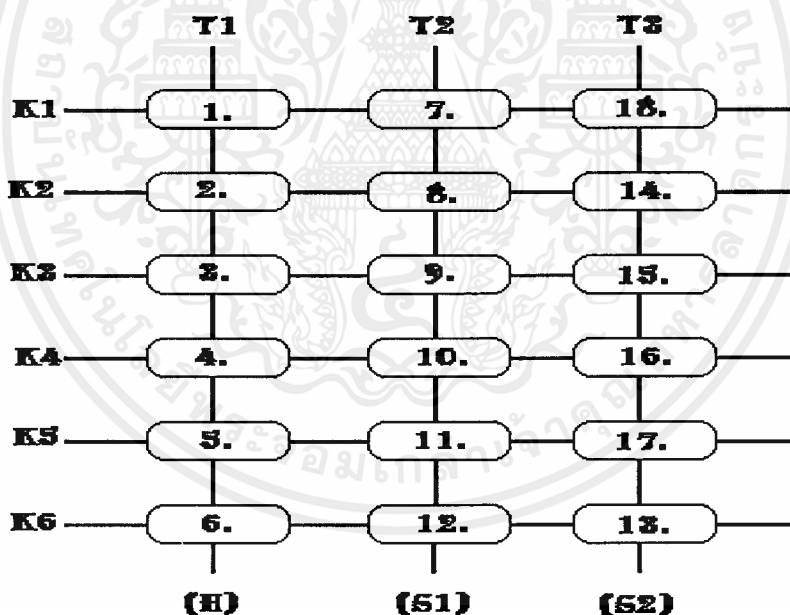
ในโครงงานนี้ใช้การควบคุมระยะไกลโดยใช้ Remote Control เป็นตัวสั่งการเพื่อควบคุมการทำงานของเครื่องปรับอากาศ ซึ่ง IC ที่นำมาใช้เป็นตัวส่งสัญญาณอินฟราเรด คือ เบอร์ TC 9148P ซึ่งสามารถบรรจุคำสั่งทั้งหมดได้ 75 คำสั่ง

โดยที่ 12 คำสั่งได้จากการกดคีย์เพียงคีย์เดียว และสามารถกดคีย์พร้อม ๆ กัน เพื่อให้ได้คำสั่งเพิ่มขึ้นอีก 63 คำสั่ง

IC ทำงานโดยใช้แรงดันไฟฟ้าระหว่าง 2.2 - 5 Volt

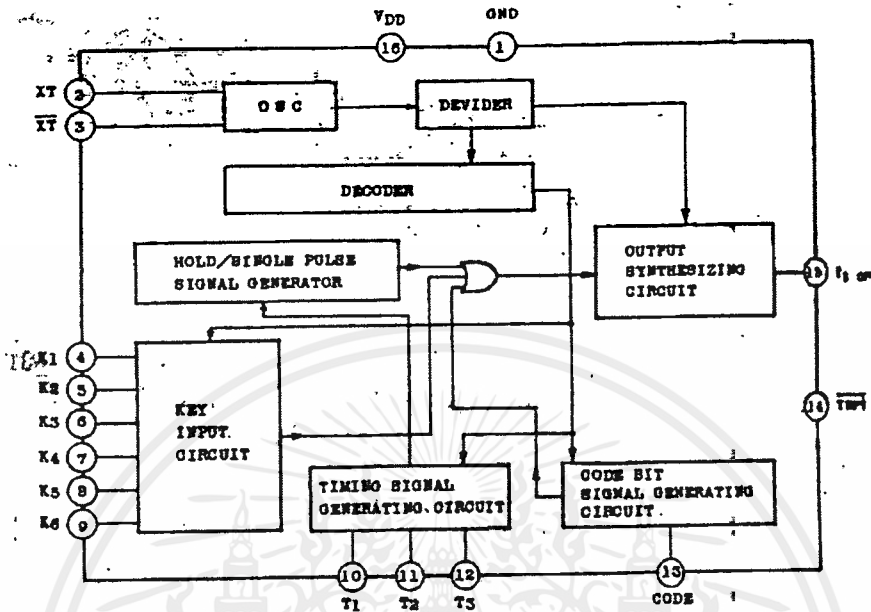
การทำงานของ IC เบอร์ TC 9148P

วงจรสร้างความถี่ใน IC เบอร์ TC 9148P สามารถกำหนดได้โดยใช้ Crystal ที่นำมาต่อระหว่างขา 2 และ 3 ของ IC โดยทั่วไปใช้ความถี่ของ Crystal เท่ากับ 455 Khz. เพราะสามารถหาซื้อได้ง่ายและมีราคาถูก โดยจะได้เอาท์พุทที่ความถี่ 38 Khz. และเพื่อเป็นการลดการสูญเสียพลังงานจากแหล่งจ่ายของ Remote Control ซึ่งใช้ Battery ขนาด AA จำนวน 2 ก้อน วงจรกำเนิดความถี่จะกำเนิดความถี่ก็ต่อเมื่อมีการกดสวิตช์เท่านั้น



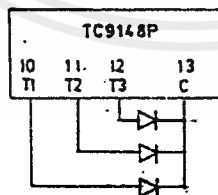
รูปที่ 2.21 แสดงตำแหน่งคีย์

สัญญาณที่ได้จากการกดคีย์ 1-6 จะเป็นสัญญาณแบบต่อเนื่อง มีเวลานานเท่าที่เรายังกดคีย์อยู่ ส่วน
 เอาท์พุทที่ได้จากการกดคีย์ 7-18 จะให้เอาท์พุทออกมาเพียงช่วงเดียว แม้ว่าเราจะกดคีย์ค้างไว้หรือไม่ก็ตาม
 โดยโครงสร้างภายในตัว IC เบอร์ TC 9148P แสดงดังรูปที่ 2.22



รูปที่ 2.22 แสดงโครงสร้างภายในตัวไอซี

สัญญาณเอาท์พุทที่ส่งออกมาจะเป็นแบบ 12 bit ต่อ 1 word โดยมีรายละเอียดของแต่ละบิตดังนี้คือ
 C₁-C₃ เป็น 3 บิตแรก เป็นโค็ดบิตสำหรับการกำหนดโค็ดของตัวรับและตัวส่งนั้นตรงกัน โค็ดบิตจะ
 เป็น "1" เมื่อต่อไดโอดจากขา Code (13) ไปยังขา T₁ (10) , T₂ (11) , T₃ (12) ดังแสดงในรูปที่ 2.23 ทั้งนี้
 ข้อมูลในแต่ละบิตดังกล่าวจะเป็น "1" เมื่อต่อไดโอดไปยังขา Timing และเป็น "0" เมื่อไม่ได้ต่อไดโอดดังกล่าว



รูปที่ 2.23 การต่อ Code bit

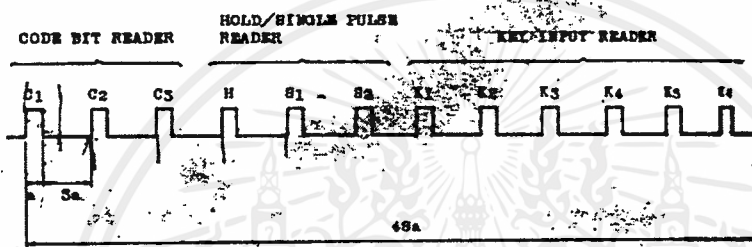
สำหรับบิตที่ 4-6 จะเป็นโค๊ดบิตสำหรับกำหนดว่าเป็นสัญญาณแบบต่อเนื่องหรือแบบสัญญาณช่วงเดียว

สำหรับบิตที่ 7-12 จะเป็นคีย์อินพุต Data Code 6 bit

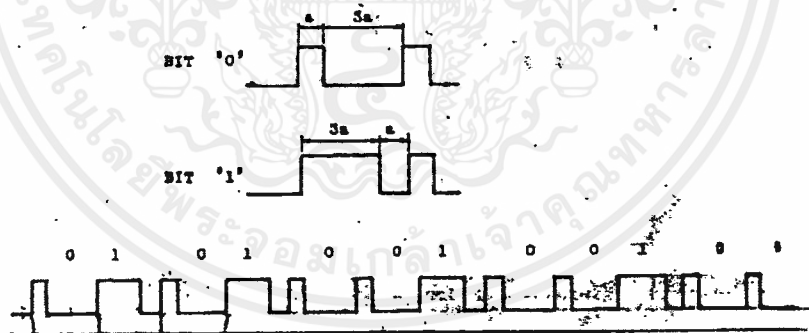
สัญญาณทั้ง 12 bit ดังกล่าวมีโครงสร้างรูปแบบดังรูปที่ 2.24 จะสังเกตเห็นได้ว่า การส่งสัญญาณทั้ง 12 bit จะมีค่าเท่ากับ $48a$ โดยที่ช่วง a จะกำหนดโดยข้อมูลที่ได้จากบริษัทคือ

$$a = 192 / F_{osc} \quad \text{หน่วยเป็น วินาที}$$

รูปสัญญาณของบิตที่แสดงว่าข้อมูลเป็น "1" หรือ "0" จะมีลักษณะแตกต่างกันดังแสดงในรูปที่ 2.25

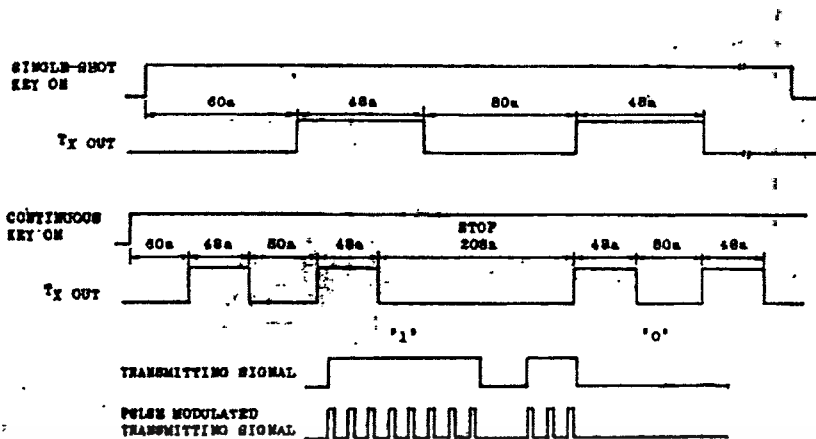


รูปที่ 2.24 แสดงองค์ประกอบของสัญญาณ



รูปที่ 2.25 ลักษณะของสัญญาณบิต "0" และ บิต "1"

เมื่อกดสวิตช์สัญญาณช่องเดียว (7-18) จะมีสัญญาณเอาต์พุตออกไป 2 ครั้ง โดยมีช่วงเว้น ช่วงแรก $60a$ และช่วงหลังคือ $80a$ แล้วหยุด ดังแสดงในรูปที่ 2.26



รูปที่ 2.26 แสดงสัญญาณที่เกิดจากการกดคีย์

เมื่อกดสวิตช์ คีย์ต่อเนื่อง (1-6) สัญญาณจะปล่อยออกมา 2 ช่วง จากนั้นจะหยุดเป็นเวลา 208 a สลับกันไปเรื่อยๆ ตราบเท่าที่เรายังคงกดคีย์ค้างไว้อยู่ สัญญาณดังกล่าวจะถูกส่งออกไปโดยการมอดูเลตกับความถี่พาหะ จากข้อมูลของ IC เบอร์ TC 9148P จะได้ว่า

$$\text{ความถี่คลื่นพาหะ (} F_{\text{carrier}} \text{)} = F_{\text{osc}} / 12$$

ตารางที่ 2.10 แสดง DATA CODE ที่ได้จากกรกดคีย์ต่างๆ

KEY NO.	DATA									OUTPUT FORM
	H	S1	S2	D1	D2	D3	D4	D5	D6	
1.	1	0	0	1	0	0	0	0	0	Cotinuous
2.	1	0	0	0	1	0	0	0	0	Cotinuous
3.	1	0	0	0	0	1	0	0	0	Cotinuous
4.	1	0	0	0	0	0	1	0	0	Cotinuous
5.	1	0	0	0	0	0	0	1	0	Cotinuous
6.	1	0	0	0	0	0	0	0	1	Cotinuous
7.	0	1	0	1	0	0	0	0	0	Single-Shot
8.	0	1	0	0	1	0	0	0	0	Single-Shot
9.	0	1	0	0	0	1	0	0	0	Single-Shot
10.	0	1	0	0	0	0	1	0	0	Single-Shot
11.	0	1	0	0	0	0	0	1	0	Single-Shot
12.	0	1	0	0	0	0	0	0	1	Single-Shot
13.	0	0	1	1	0	0	0	0	0	Single-Shot
14.	0	0	1	0	1	0	0	0	0	Single-Shot
15.	0	0	1	0	0	1	0	0	0	Single-Shot
16.	0	0	1	0	0	0	1	0	0	Single-Shot
17.	0	0	1	0	0	0	0	1	0	Single-Shot
18.	0	0	1	0	0	0	0	0	1	Single-Shot

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้างโครงงาน

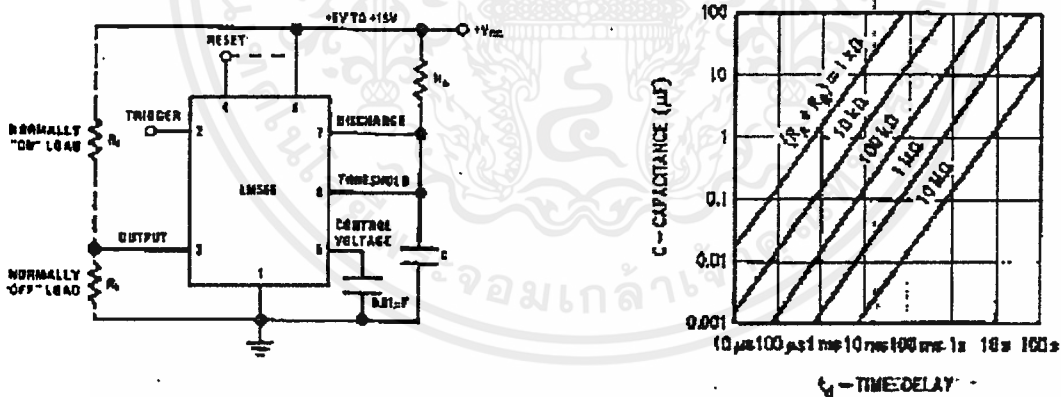
3.1 การทำงานของตัวตรวจจับอุณหภูมิ

พื้นฐานการทำงานของระบบตรวจจับอุณหภูมิของโมโนสเตเบิล (Monostable)

ในโครงงานนี้ การตรวจจับอุณหภูมิภายในห้องที่เราทำการติดตั้งเครื่องปรับอากาศ ใช้เทอร์มิสเตอร์และวงจรโมโนสเตเบิล เป็นตัวตรวจจับอุณหภูมิและส่งผลของอุณหภูมิให้แก่ ไมโครคอนโทรลเลอร์ เพื่อทำการประมวลผล โดยรายละเอียดของเทอร์มิสเตอร์และวงจรโมโนสเตเบิลที่ใช้มีดังนี้

เทอร์มิสเตอร์ (Thermistor) เป็นตัวตรวจจับอุณหภูมิโดยตัวที่เลือกใช้มีค่า $6.8 \text{ k}\Omega$ ที่ 25 องศาเซลเซียส ค่าของความต้านทานของเทอร์มิสเตอร์จะมีค่าต่ำลงเมื่ออุณหภูมิสูงขึ้น (Negative Temperature Coefficient) เรานำเทอร์มิสเตอร์ไปต่ออนุกรมกับ VR1 ค่า $10 \text{ k}\Omega$ และคาปาซิเตอร์ C4 ค่า 100 nF เพื่อเป็นฐานเวลาให้กับโมโนสเตเบิล โดยถ้าอุณหภูมิสูงขึ้นค่าความต้านทานก็จะลดลงทำให้ค่าเวลาของโมโนสเตเบิลจะเพิ่มขึ้น

วงจร โมโนสเตเบิล วงจรโมโนสเตเบิลเลือกใช้ IC เบอร์ LM 555 ซึ่งเป็นที่รู้จักใช้งานกันอย่างแพร่หลาย วงจรการทำงานเป็นดังรูป 3.1



รูปที่ 3.1 แสดงวงจร Monostable โดยใช้ IC LM 555

จากวงจร เมื่อสัญญาณที่ขา ทริกเกอร์ (Trigger ขา 2) เปลี่ยนระดับจาก ไฮ (High) เป็น โล (Low) จะทำให้ขา อ้าพุท (Output ขา 3) เป็น ไฮ เป็นเวลาเท่ากับเวลาหน่วงแล้ว จะตกลงเป็น โล ตามปกติ โดยเวลาหน่วงหาได้จากสูตร

$$t_d = 1.1 R_1 C_1$$

จากตัวอย่างใน Data Sheet ของ LM555 ถ้ากำหนดให้

$$R_A = 9.1 \text{ k}\Omega$$

$$C_t = 0.01 \text{ }\mu\text{F}$$

$$\text{ถ้า } t_d = 0.1 \text{ m/s}$$

จากคุณสมบัติของเทอร์มิสเตอร์และโมโนสเตเบิลเราจึงนำมาประกบเข้าด้วยกันเป็นวงจรตรวจจับอุณหภูมิ โดยการแทนค่า R_A ด้วย เทอร์มิสเตอร์และความต้านทานปรับค่าได้ให้ค่า C_t มีค่า = 100 nf เมื่ออุณหภูมิในห้องที่มีเครื่องปรับอากาศ มีค่าต่างกัน ความกว้างของค่า t_d (time delay) ของโมโนสเตเบิล ก็จะมีค่าเวลาที่ต่างกันไปด้วย

เมื่อได้ค่าความกว้างของ t_d ซึ่งแสดงถึงอุณหภูมิในห้องที่มีเครื่องปรับอากาศอยู่เราก็จะส่งไปให้ ไมโครคอนโทรลเลอร์ทำการประมวลผล ต่างๆ ต่อไป

3.2 การทำงานของวงจรควบคุมและวงจรขับ

การทำงานของไมโครคอนโทรลเลอร์

มีการทำงานดังต่อไปนี้

- 3.2.1 ทำการรับค่าอุณหภูมิจากตัวตรวจจับอุณหภูมิมาประมวลผล
- 3.2.2 ทำการรับสัญญาณคำสั่งต่างๆ จากเครื่องควบคุมระยะไกลมาประมวลผล
- 3.2.3 ทำการส่งสัญญาณควบคุมที่ได้จากการประมวลผล ไปทำการควบคุมการเปิด-ปิดเครื่องปรับอากาศ รวมทั้งควบคุมการปรับอุณหภูมิของเครื่องปรับอากาศด้วย
- 3.2.4 ทำการส่งสัญญาณแสดงผลอุณหภูมิไปยังส่วนวงจรแสดงผลอุณหภูมิ (Display)

ส่วนของการรับค่าอุณหภูมิจากวงจรตรวจจับอุณหภูมิมาประมวลผล

ในส่วนนี้มีหน้าที่รับสัญญาณ ซึ่งเป็นพัลส์(Pulse) ที่มีความกว้างตามขนาดของอุณหภูมิ ซึ่งพัลส์นี้ได้มาจากวงจร Monostable โดยรับเข้ามาที่ ขา 18 ของไมโครคอนโทรลเลอร์ โดยให้ชื่อสัญญาณที่บอกอุณหภูมินี้ชื่อว่า TEMP

หลักการของการประมวลผลค่าอุณหภูมิของไมโครคอนโทรลเลอร์ จะเริ่มทำการประมวลผลอุณหภูมิก็ต่อเมื่อ ไมโครคอนโทรลเลอร์สั่งให้ทำการวัดค่าอุณหภูมิ โดยการส่งสัญญาณกระตุ้น (Trig) ออกจากขาที่ 23 ของไมโครคอนโทรลเลอร์ ซึ่งต่ออยู่กับขาที่ 3 (ขาสัญญาณ Trig) ของวงจร Monostable เมื่อมีสัญญาณขอบขาลงปรากฏขึ้นที่ขาที่ 3 นี้ จะมีผลทำให้ขา OUT (ขา 3) ของ Monostable เปลี่ยนจากระดับต่ำ(Low) เป็นระดับสูง (High) โดยมีเวลาเท่ากับค่า T_d ซึ่งได้กล่าวมาแล้ว ซึ่งค่า T_d นี้จะแตกต่างกันตามอุณหภูมิ

ในขณะที่ไมโครคอนโทรลเลอร์ส่งสัญญาณกระตุ้น เพื่อรับค่าอุณหภูมิแล้ว ขณะเดียวกันก็ยังทำการกระตุ้นให้วงจรมับ (Counter) ภายในตัวของไมโครคอนโทรลเลอร์เอง ให้ทำการเริ่มต้นนับไปด้วยพร้อมๆ กัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อได้รับสัญญาณซึ่งเป็นพัลส์ที่มีขนาดความกว้างต่างๆ มาจากวงจร Monostable เข้ามายังไมโครคอนโทรลเลอร์แล้ว ไมโครคอนโทรลเลอร์ก็จะทำการนับจำนวน Clock ที่เกิดขึ้นจากเวลาของการเปลี่ยนระดับจากระดับต่ำเป็นระดับสูง ซึ่งอากาศภายในห้องที่ทำการติดตั้งเครื่องปรับอากาศนั้นมีค่าของอุณหภูมิที่แตกต่างกัน พัลส์ที่ส่งมายังไมโครคอนโทรลเลอร์จึงมีขนาดความกว้างที่แตกต่างกันไปด้วย มีผลทำให้ไมโครคอนโทรลเลอร์ ทำการนับสัญญาณ Clock จากวงจรมับภายในตัวไมโครคอนโทรลเลอร์มีจำนวนที่แตกต่างกันด้วย ซึ่งวงจรมับจะหยุดนับก็ต่อเมื่อ สัญญาณเอาต์พุทของ Monostable เปลี่ยนค่าจากระดับสูงเป็นระดับต่ำ

ซึ่งการวัดค่าอุณหภูมิโดยใช้เทอร์โมมิเตอร์ และทำการนับค่าจำนวน Clock ที่ได้จากวงจรมับภายในไมโครคอนโทรลเลอร์ได้ค่าต่างๆ ดังตารางที่ 3.1



ตาราง 3.1 ผลการทดลองการวัดค่าอุณหภูมิ

อุณหภูมิ (°C)	WT (กรัม)	จำนวน Clock (HEX)	2 Complement	หมายเหตุ
16.0	1.88	15	EB	
16.5	1.86	18	E8	
17.0	1.84	1C	E4	
17.5	1.82	1F	E1	
18.0	1.80	22	DE	
18.5	1.76	24	DC	
19.0	1.74	27	D9	
19.5	1.70	2A	D6	
20.0	1.66	2E	D2	
20.5	1.64	32	CE	
21.0	1.62	35	CB	
21.5	1.60	38	C8	
22.0	1.58	3A	C6	
22.5	1.56	3D	C3	
23.0	1.54	3F	C1	
23.5	1.52	41	BF	
24.0	1.50	43	BD	
24.5	1.48	45	BB	
25.0	1.46	47	B9	
25.5	1.45	49	B7	
26.0	1.44	4B	B5	
26.5	1.42	4D	B3	
27.0	1.40	50	B0	
27.5	1.38	52	AE	
28.0	1.36	54	AC	
28.5	1.34	56	AA	
29.0	1.32	58	A8	
29.5	1.30	5A	A6	
30.0	1.28	5C	A4	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรับคำสั่งจากเครื่องควบคุมระยะไกลและการประมวลผล

เป็นการรับคำสั่งจากเครื่องควบคุมระยะไกล ซึ่งจะให้รูปแบบของข้อมูลออกมาดังแสดงในตารางในบทที่ 6 ไมโครคอนโทรลเลอร์จะทำการประมวลผลว่าคำสั่งที่ส่งมาจากเครื่องควบคุมระยะไกลนั้น สั่งให้ไมโครคอนโทรลเลอร์ทำอะไร จากนั้นไมโครคอนโทรลเลอร์ก็จะทำการส่งสัญญาณควบคุมไปยังอุปกรณ์ในส่วนต่างๆ ตามคำสั่งนั้นๆ

การส่งสัญญาณควบคุมที่ได้จากการประมวลผล

การควบคุมการเปิด-ปิดเครื่องปรับอากาศ ไมโครคอนโทรลเลอร์จะทำการประมวลผลข้อมูล แล้วส่งสัญญาณควบคุมให้ทำงานตรงกันข้ามกับสภาวะที่เป็นอยู่ ตัวอย่างเช่น ในขณะที่เครื่องปรับอากาศกำลังทำงานอยู่ ถ้าเราใช้งานใน Timer Mode ไมโครคอนโทรลเลอร์จะทราบทันทีว่าจะต้องตั้งเวลาปิด จากนั้นก็นำค่าเวลาในการปิดมาประมวลผล เมื่อถึงเวลาที่ตั้งไว้ ไมโครคอนโทรลเลอร์ก็จะหยุดส่งสัญญาณควบคุมการทำงานของเครื่องปรับอากาศ เครื่องปรับอากาศก็จะหยุดทำงาน ในทางกลับกันถ้าเครื่องปรับอากาศกำลังหยุดการทำงานอยู่ ถ้าเราใช้งานใน Timer Mode ไมโครคอนโทรลเลอร์ก็จะทราบทันทีว่าเราตั้งเวลาเปิดเครื่องปรับอากาศ จากนั้นก็จะนำค่าเวลาที่ได้จากเครื่องควบคุมระยะไกลมาประมวลผล เมื่อถึงเวลาที่ตั้งไว้ไมโครคอนโทรลเลอร์ก็จะส่งสัญญาณควบคุมสั่งให้เครื่องปรับอากาศเริ่มทำงาน ซึ่งการสั่งการเพื่อควบคุมการเปิด-ปิดเครื่องปรับอากาศนั้น จะเป็นการสั่งทาง Software ทั้งสิ้น

การปรับและควบคุมอุณหภูมิของเครื่องปรับอากาศ เมื่อเราต้องการตั้งค่าอุณหภูมิของเครื่องปรับอากาศ โดยการใช้เครื่องควบคุมระยะไกล ข้อมูลที่เราส่งไปให้กับไมโครคอนโทรลเลอร์จะเป็นค่าของอุณหภูมิที่เราต้องการ ไมโครคอนโทรลเลอร์จะทำการประมวลผลค่าของอุณหภูมิที่เราตั้งแล้วทำการควบคุมอุณหภูมิภายในห้องที่ติดตั้งเครื่องปรับอากาศนี้เป็นไปตามที่เราต้องการ ยกตัวอย่างเช่น

- ถ้าเราต้องการเปลี่ยนอุณหภูมิจาก 25 องศาเซลเซียส ให้ลดลงเหลือ 24 องศาเซลเซียส ไมโครคอนโทรลเลอร์จะสั่งให้พัดลมทำงานที่ระดับ Medium เมื่ออุณหภูมิลดลงตามที่เราตั้งไว้แล้ว ไมโครคอนโทรลเลอร์ก็จะควบคุมอุณหภูมิให้คงที่โดยการปรับพัดลมให้ทำงานที่ระดับ Low

- ถ้าต้องการให้อุณหภูมิลดลงจาก 25 องศาเซลเซียส ให้เหลือ 20 องศาเซลเซียส ไมโครคอนโทรลเลอร์จะควบคุมโดยการสั่งให้พัดลมทำงานเปลี่ยนจากระดับ Low เป็น High จนกระทั่งอุณหภูมิลดลงเหลือ 20 องศาเซลเซียสตามที่เราตั้งไว้แล้ว ไมโครคอนโทรลเลอร์ก็จะสั่งให้พัดลมทำงานที่ระดับ Low

- ถ้าต้องการให้อุณหภูมิสูงขึ้น โดยเปลี่ยนจาก 25 องศาเซลเซียสเป็น 27 องศาเซลเซียส ไมโครคอนโทรลเลอร์จะสั่งให้ คอมเพรสเซอร์หยุดทำงาน จนกระทั่งอุณหภูมิเพิ่มขึ้นเป็น 27 องศาเซลเซียสตามที่เราตั้งไว้ ไมโครคอนโทรลเลอร์ก็จะทำการสั่งให้คอมเพรสเซอร์ทำงาน

- การควบคุมอุณหภูมิภายในห้องที่ติดตั้งเครื่องปรับอากาศให้คงที่ ทำได้โดยควบคุมให้อุณหภูมิเบี่ยงเบนอยู่ระหว่างบวกและลบครึ่งองศาเซลเซียส เช่นถ้าเราต้องการตั้งอุณหภูมิในห้องให้มีค่า 25 องศาเซลเซียส เมื่ออุณหภูมิลดลงเหลือ 24.5 องศาเซลเซียส ไมโครคอนโทรลเลอร์จะสั่งให้คอมเพรสเซอร์หยุดทำงาน จนเมื่ออุณหภูมิภายในห้องเพิ่มเป็น 25.5 องศาเซลเซียส ไมโครคอนโทรลเลอร์ก็จะทำการสั่งให้คอมเพรสเซอร์ทำงาน เป็นอย่างนี้ไปเรื่อยๆ ซึ่งจะเห็นว่าอุณหภูมิห้องจะอยู่ในช่วงบวกลบครึ่งองศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งสัญญาณแสดงอุณหภูมิไปยังส่วนวงจรแสดงผล (Display)

การแสดงผลของอุณหภูมิภายในห้องไมโครคอนโทรลเลอร์จะทำการรับค่าอุณหภูมิจากวงจรตรวจจับอุณหภูมิแล้วทำการประมวลผลว่าอุณหภูมิมีค่าเป็นเท่าไร จากนั้น จะส่งสัญญาณ Binary 4bit ไปยัง PAL เบอร์ 16L8 ทำการแปลงข้อมูลจากไมโครคอนโทรลเลอร์ส่งไปขับ Seven Segment ให้ติดดับตามข้อมูลโดยที่ไมโครคอนโทรลเลอร์ ก็จะส่งสัญญาณมาควบคุม IC 74145 ให้แอกทีฟเป็นระดับต่ำ (Low) ถ้าต้องการให้ Seven Segment ติดที่หลักใด

การทำงานของวงจรขับ

การทำงานของวงจรขับประกอบด้วย ไตรแอกจำนวน 5 ตัว ใช้เบอร์ 2N6073 ใช้ในการควบคุมส่วนต่างๆคือ

- ควบคุมความแรงของพัลลัม 3 ระดับ คือ Low , Medium และ High
- ควบคุมการเปิดปิดคอมเพรสเซอร์
- ควบคุมการเลื่อนบานพับปรับทิศทางลมของเครื่องปรับอากาศ

ไมโครคอนโทรลเลอร์ทำการควบคุมวงจรขับโดยส่งสัญญาณระดับต่ำให้ที่ขา เกท (Gate) ของไตรแอก โดย MT, จะต่ออยู่กับ A.C. Line 220 Volt และไฟบวก 5 Volt ส่วน MT2 ถูกต่อกับส่วนของอุปกรณ์ที่ต้องการจะควบคุมการทำงาน เมื่อขาเกตได้รับสัญญาณระดับต่ำจากไมโครคอนโทรลเลอร์ มีผลทำให้ไตรแอกเกิดนำกระแส ทำให้อุปกรณ์ที่เราต้องการจะควบคุมทำงานได้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองวัดค่าอุณหภูมิ

อุปกรณ์ที่ใช้ในการทดลอง

1. Control บอร์ด
2. เทอร์โมมิเตอร์
3. Oscilloscope
4. Z8 CCP Emulator
5. น้ำร้อน
6. น้ำเย็น
7. แก้วน้ำ

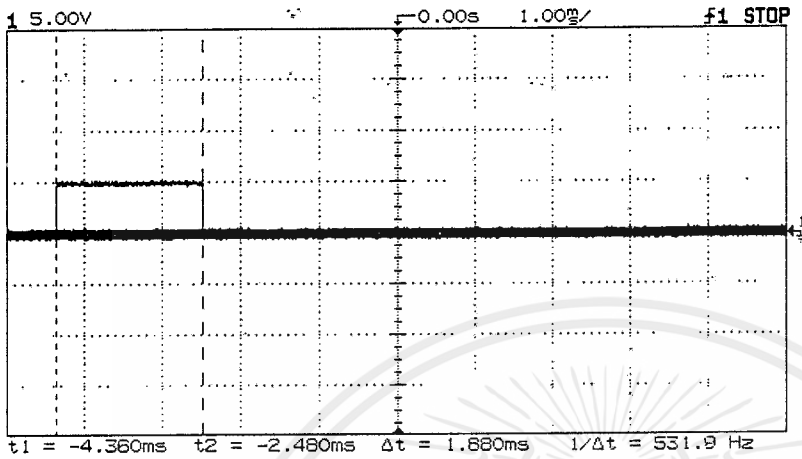
ขั้นตอนการทดลอง

1. ใส่น้ำเปล่าลงในแก้ว ใช้เทอร์โมมิเตอร์วัดค่าอุณหภูมิน้ำในแก้ว ซึ่งเป็นอุณหภูมิห้อง 26° เซลเซียส ทำการอ่านค่าจากตัวนับใน Z8 CCP Emulator ใช้ออสซิลโลสโคปวัดสัญญาณที่ขา 18 (TEMP P30) ของ IC Z86E30 แล้วพิมพ์รูปสัญญาณที่อ่านได้ จากนั้นก็ทำการลดอุณหภูมิให้เหลือ 25.5° เซลเซียส โดยการเติมน้ำเย็นลงไปที่อุณหภูมิ 25.5° เซลเซียส ทำการอ่านค่าจากตัวนับใน Z8 CCP Emulator ใช้ออสซิลโลสโคปวัดสัญญาณที่ขา 18 (TEMP P30) ของ IC Z86E30 แล้วพิมพ์รูปสัญญาณที่อ่านได้ จากนั้นทำการลดอุณหภูมิลงไปที่ละ 0.5° เซลเซียส จนกระทั่งถึงค่า 16° เซลเซียส
2. ทำการทดลองใหม่อีกครั้ง โดยใส่น้ำเปล่าลงในแก้ว ทำการวัดอุณหภูมิห้อง ทำการเพิ่มอุณหภูมิน้ำในแก้วโดยการเติมน้ำร้อนลงไป จนอ่านค่าในเทอร์โมมิเตอร์ได้ 26.5° เซลเซียส ทำการอ่านค่าจากตัวนับใน Z8 CCP Emulator ใช้ออสซิลโลสโคปวัดสัญญาณที่ขา 18 (TEMP P30) ของ IC Z86E30 แล้วพิมพ์รูปสัญญาณที่อ่านได้ ทำการเพิ่มค่าอุณหภูมิให้สูงขึ้นเป็น 27° เซลเซียสทำการอ่านค่าจากตัวนับใน ใช้ออสซิลโลสโคปวัดสัญญาณที่ขา 18 (TEMP P30) ของ IC Z86E30 แล้วพิมพ์รูปสัญญาณที่อ่านได้ จากนั้นทำการทดลองเพิ่มอุณหภูมิตั้ง 0.5° เซลเซียส ไปจนกระทั่งถึงค่าอุณหภูมิ 30° เซลเซียส

ผลการทดลอง

ผลการทดลองจากการวัดรูปสัญญาณที่ขา 18 (TEMP P30) ของ IC Z86E30 ดังแสดงในรูปที่

4.1 - รูปที่ 4.29 และค่าตัวนับที่อ่านได้ Z8 CCP Emulator แสดงในตารางที่ 4.1



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----

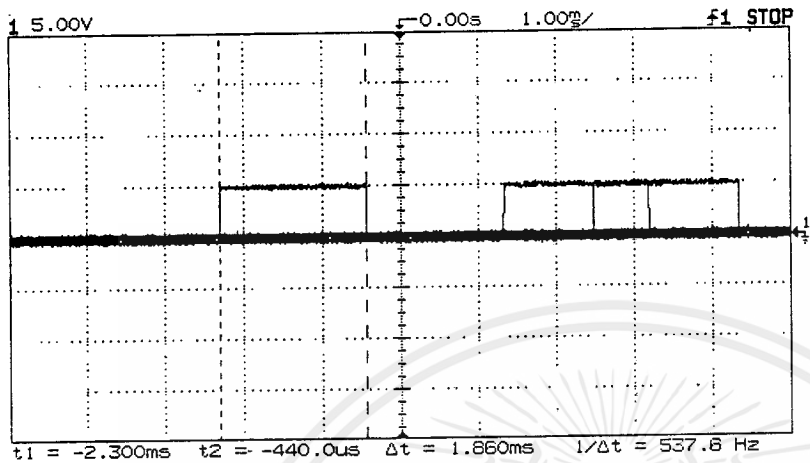
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-4.360ms t2=-2.480ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.1 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 16.0 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----

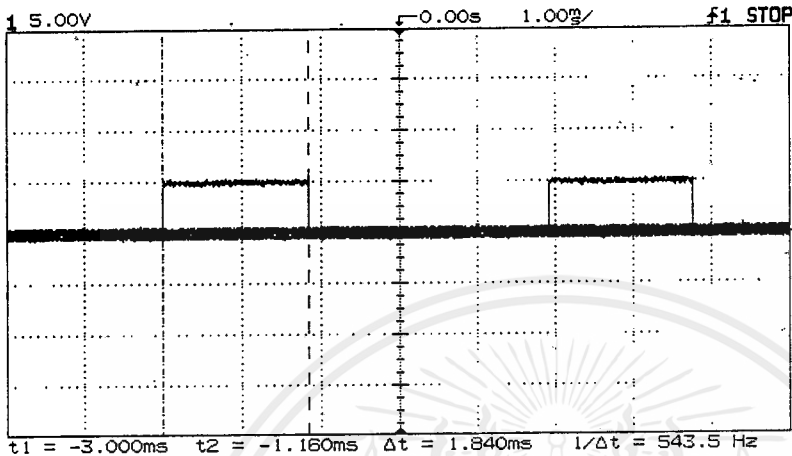
Trigger Mode	Source	Level	Holdoff	Slope	Couplg.	Reject	NoiseRej
AutoLvl	Ch.1	156.3mV	200.0ns	Pos.	DC	Off	Off

Display Mode: Normal

Cursors: t1=-2.300ms t2=-440.0µs V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.2 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 16.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



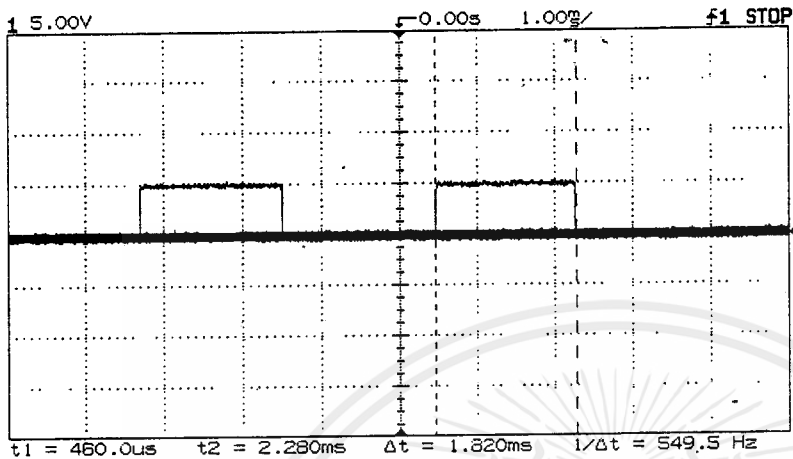
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main	Main	Time	Delayed	Delayed
	Normal	Time/Div	Delay	Ref	Time/Div	Delay
		1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-3.000ms t2=-1.160ms V1(1)=0.000 V V2(1)=5.312 V



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----	-----

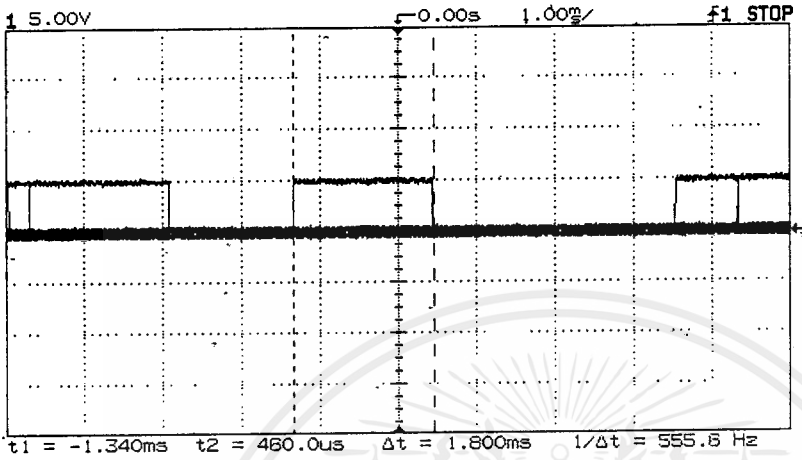
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=460.0us t2=2.280ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.4 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 17.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



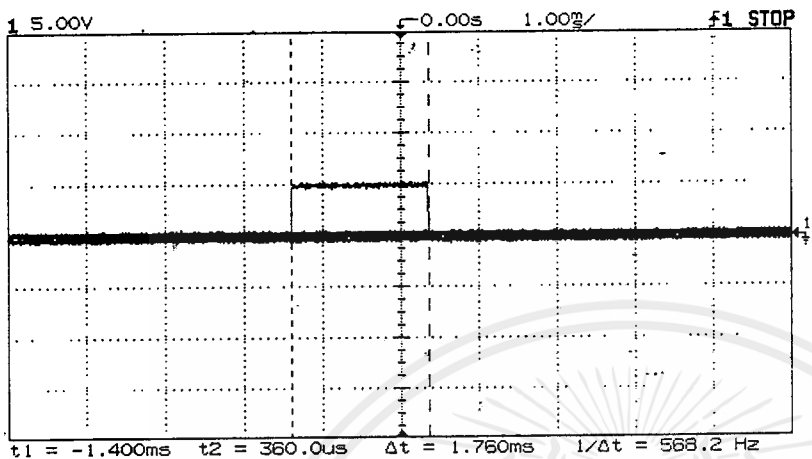
	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-1.340ms t2=460.0µs V1(1)=0.000 V V2(1)=5.312 V



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

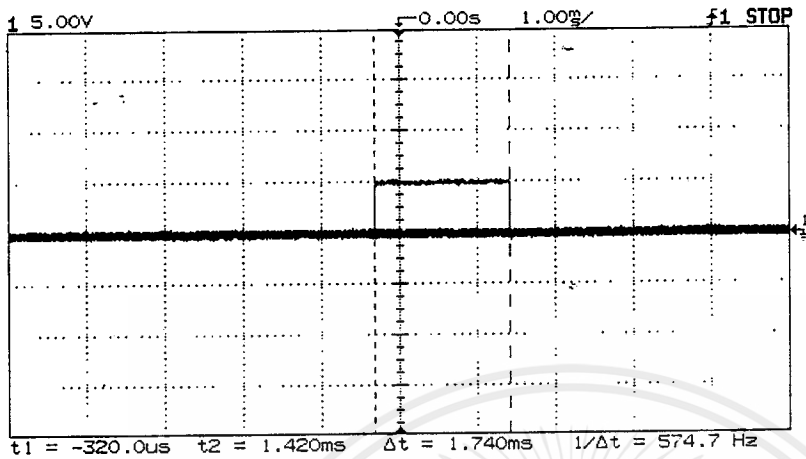
Display Mode: Normal

Cursors: t1=-1.400ms t2=360.0us V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.6 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 18.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์หรือการสงวนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----	-----

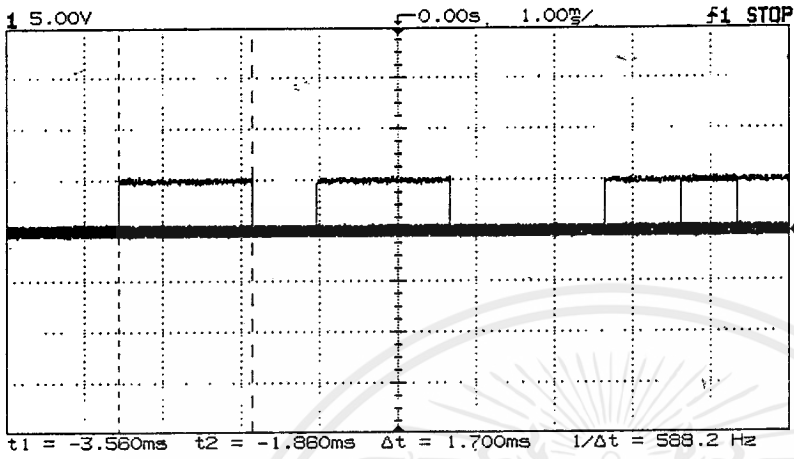
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-320.0us t2=1.420ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.7 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 19.0 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main	Main	Time	Delayed	Delayed
Horizontal	Normal	Time/Div	Delay	Ref	Time/Div	Delay
		1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

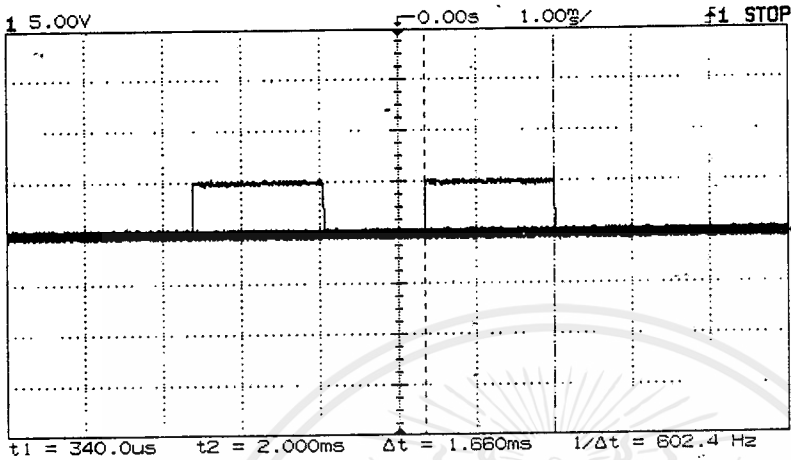
Display Mode: Normal

Cursors: t1=-3.560ms t2=-1.860ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.8 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 19.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



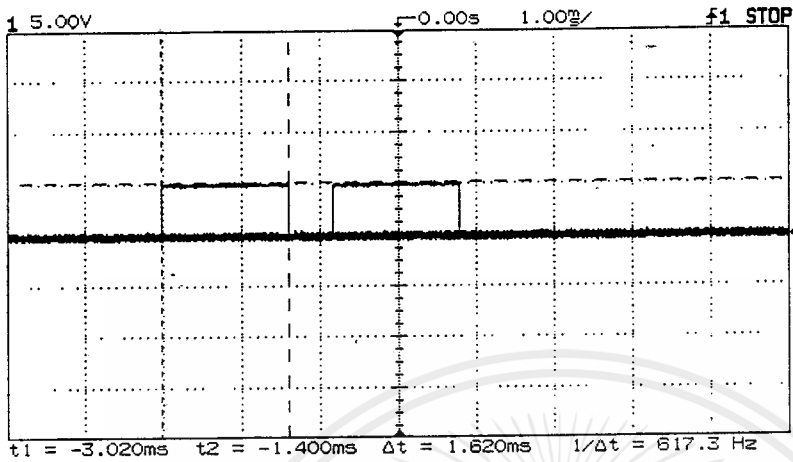
Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref Cntr	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s		-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=340.0µs t2=2.000ms V1(1)=0.000 V V2(1)=5.312 V



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----

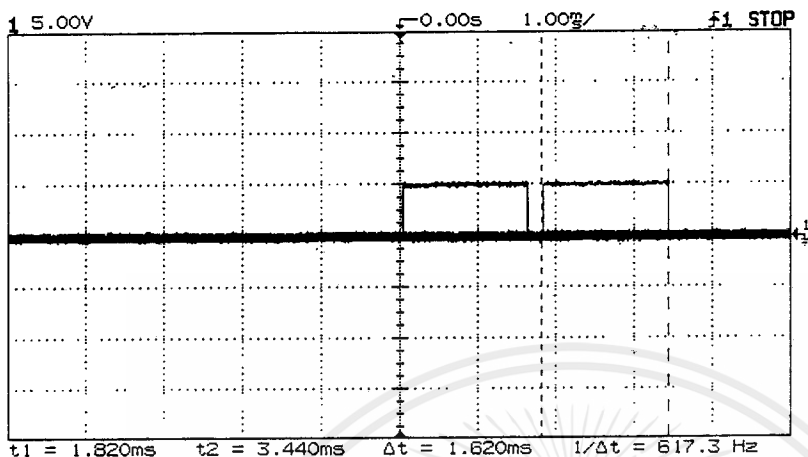
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-3.020ms t2=-1.400ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.10 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 20.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----

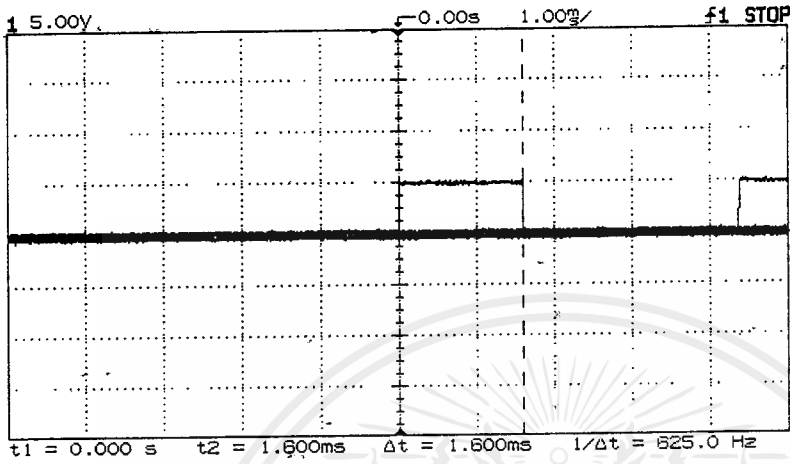
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=1.820ms t2=3.440ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.11 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 21.0 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในของมหาวิทยาลัยเท่านั้น เมื่อผู้ใดเห็น ใบใช้ประโยชน์ที่เป็นการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



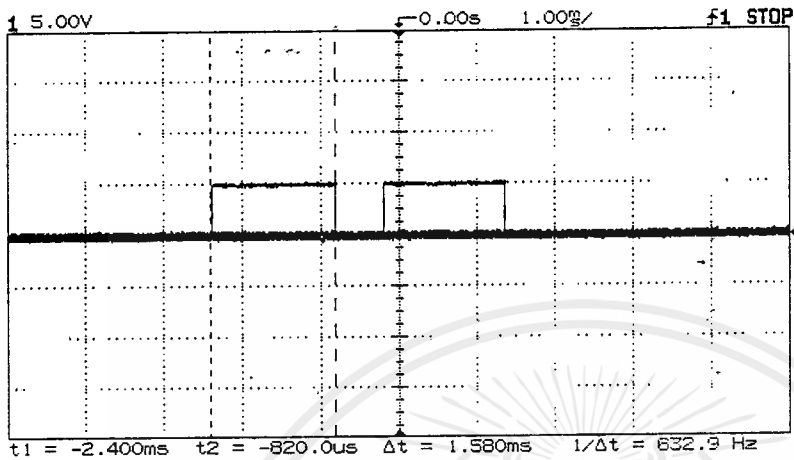
	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=0.000 s t2=1.600ms V1(1)=0.000 V V2(1)=5.312 V



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref Cntr	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s			

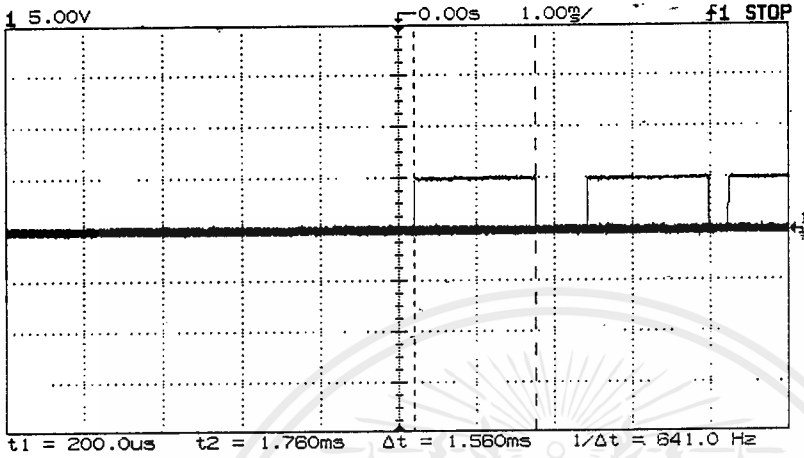
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	312.5mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-2.400ms t2=-820.0us V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.13 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 22.0 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการรักษาเท่านั้น เมื่อผู้ดูแลเห็นแนวโน้มไปเสียประเภชขนด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



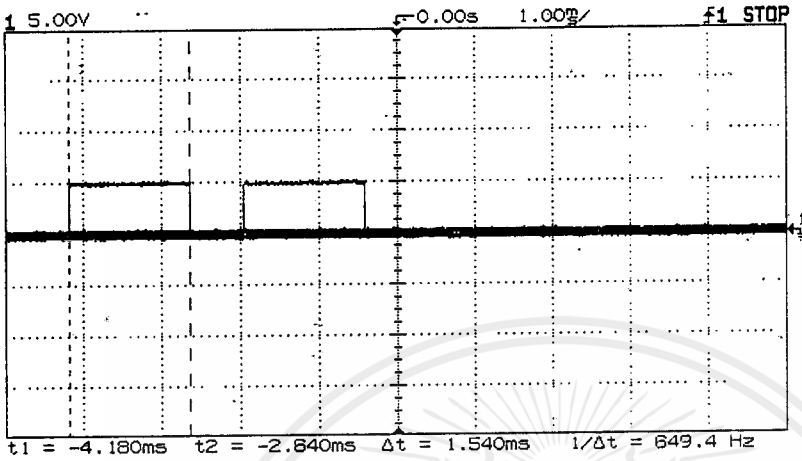
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main	Main	Time	Delayed	Delayed
	Normal	Time/Div	Delay	Ref	Time/Div	Delay
		1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	312.5mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=200.0us t2=1.760ms V1(1)=0.000 V V2(1)=5.312 V



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

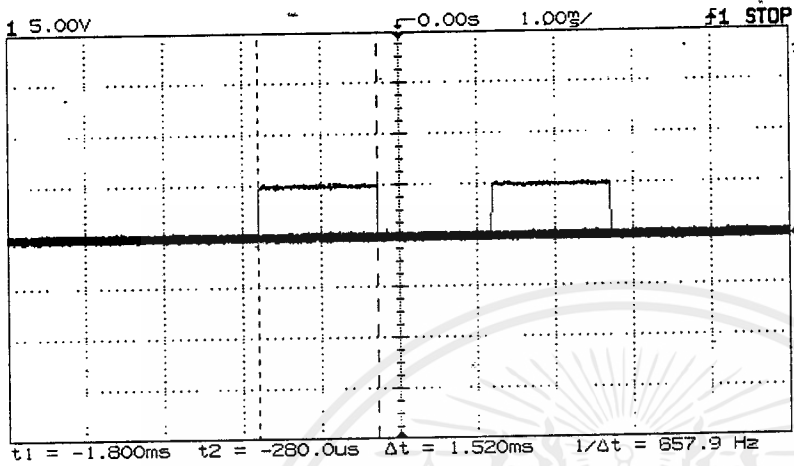
	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	312.5mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-4.180ms t2=-2.640ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.15 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 23.0 องศาเซลเซียส



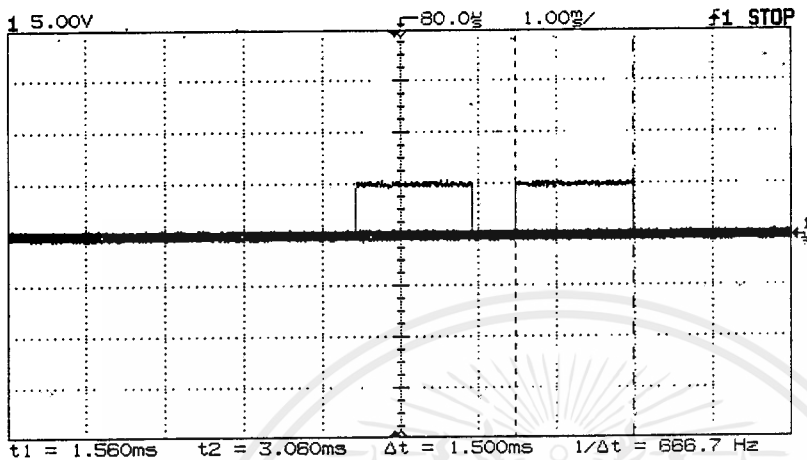
Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-1.800ms t2=-280.0µs V1(1)=0.000 V V2(1)=5.312 V



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

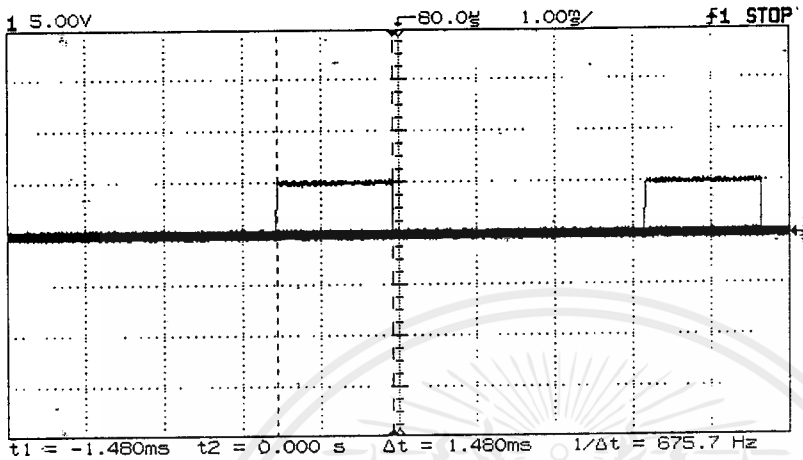
	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	80.00us	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	off	Off

Display Mode: Normal

Cursors: t1=1.560ms t2=3.060ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.17 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 24.0 องศาเซลเซียส



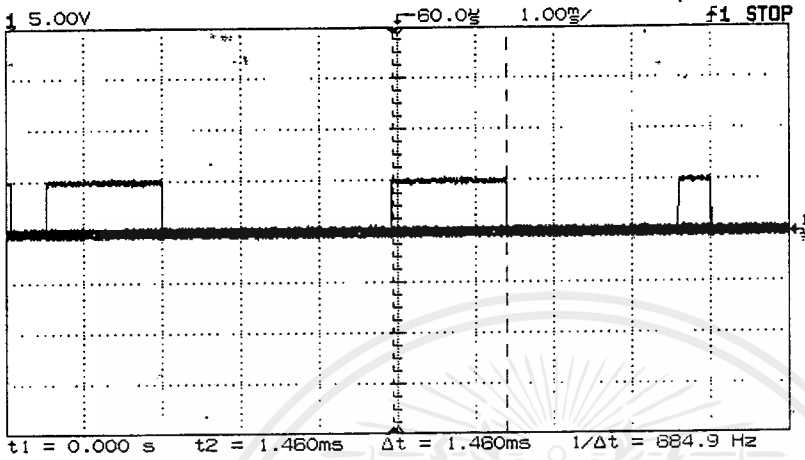
Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	80.00us	Cntr.	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-1.480ms t2=0.000 s V1(1)=0.000 V V2(1)=5.312 V



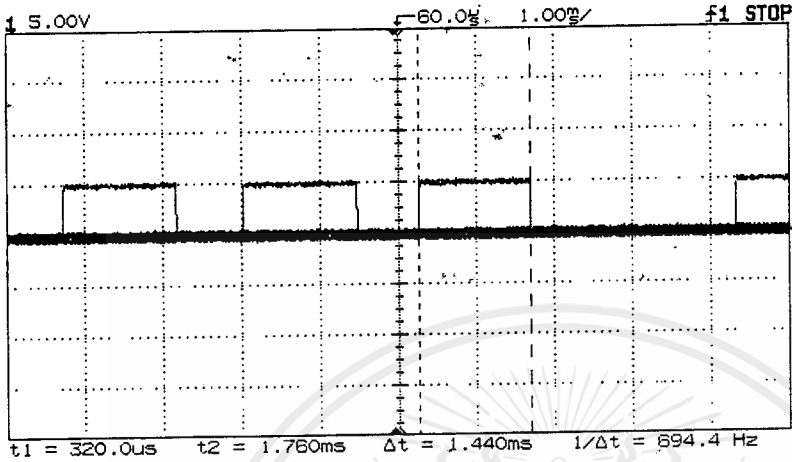
	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=0.000 s. t2=1.460ms V1(1)=0.000 V V2(1)=5.312 V



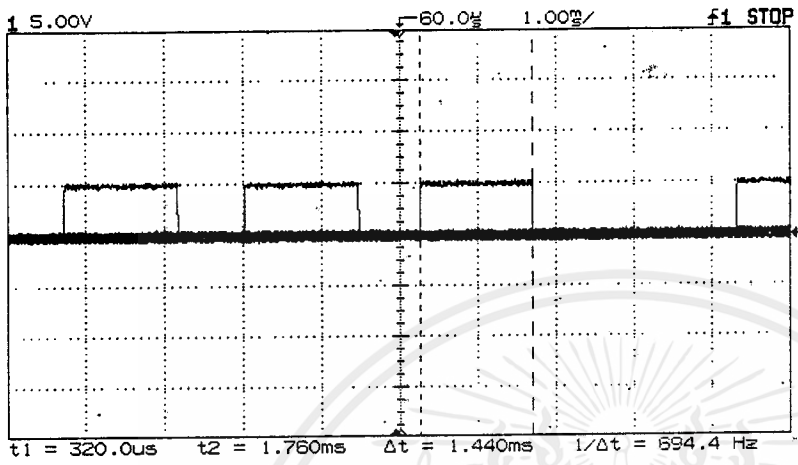
Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRef
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=320.0us t2=1.760ms V1(1)=0.000 V V2(1)=5.312 V



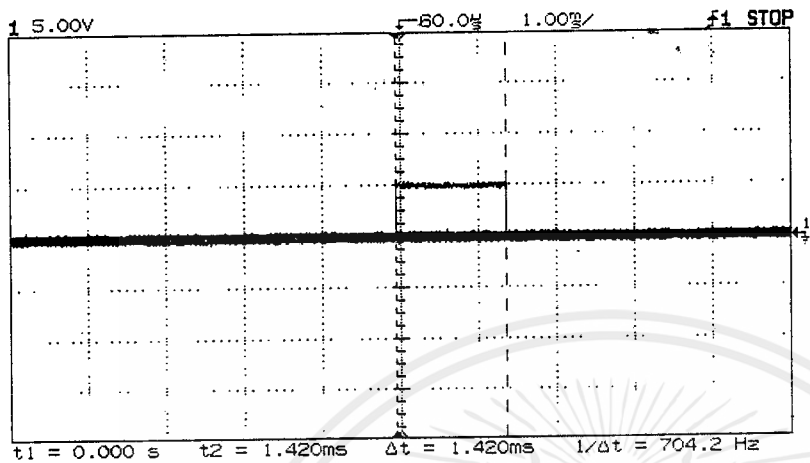
Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=320.0us t2=1.760ms V1(1)=0.000 V V2(1)=5.312 V



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

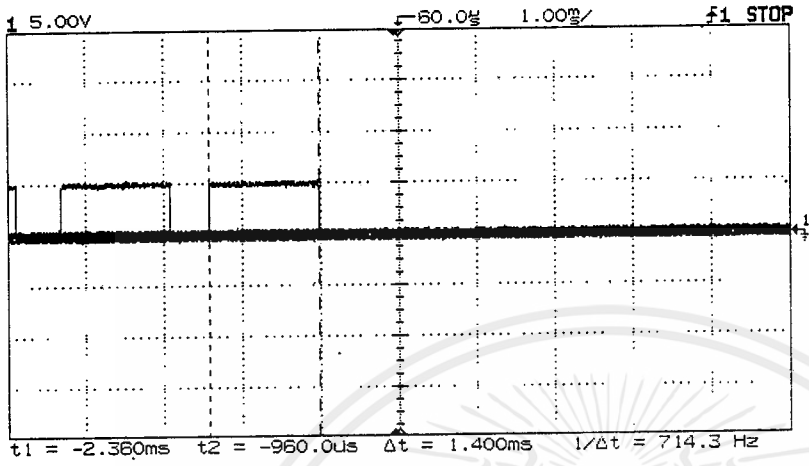
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=0.000 s t2=1.420ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.22 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 26.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

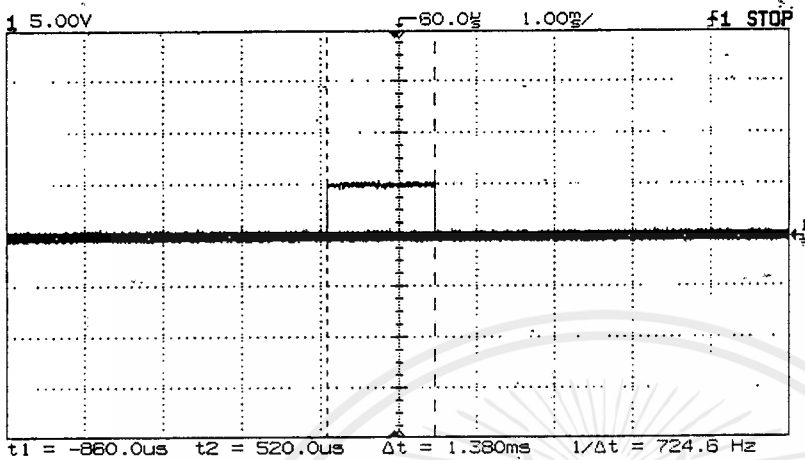
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-2.360ms t2=-960.0us V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.23 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 27.0 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00µs	Cntr	-----	-----

Trigger Mode	Source	Level	Holdbfff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

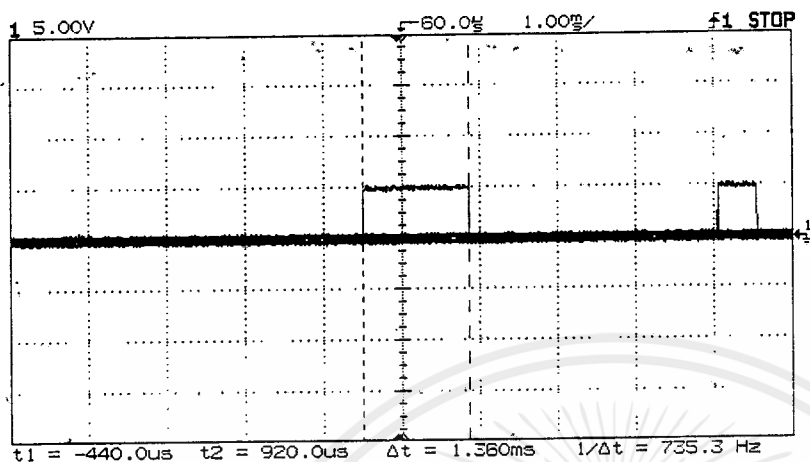
Display Mode: Normal

Cursors: t1=-860.0µs t2=520.0µs V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.24 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 27.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

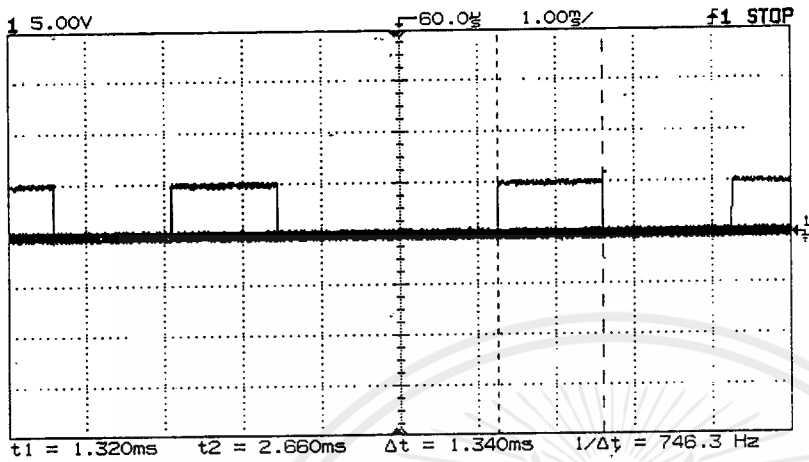
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal.

Cursors: t1=-440.0us t2=920.0us V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.25 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 28.0 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----

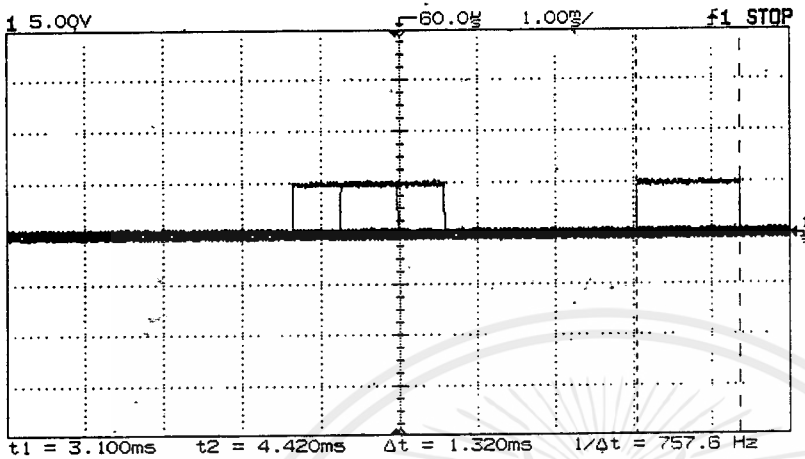
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=1.320ms t2=2.660ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.26 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 28.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00µs	Cntr	-----	-----

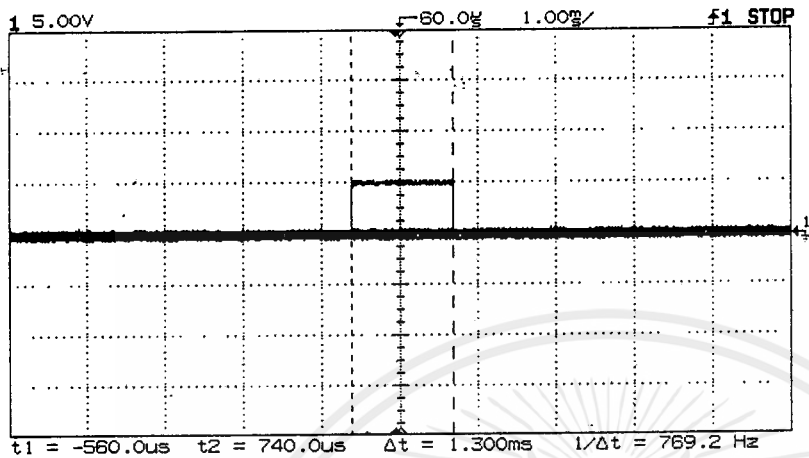
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

-Cursors: t1=3.100ms t2=4.420ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.27 แสดงรูปสัญญาณของโมโนสเตเบิลที่ความถี่ 29.0 กิโลเฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

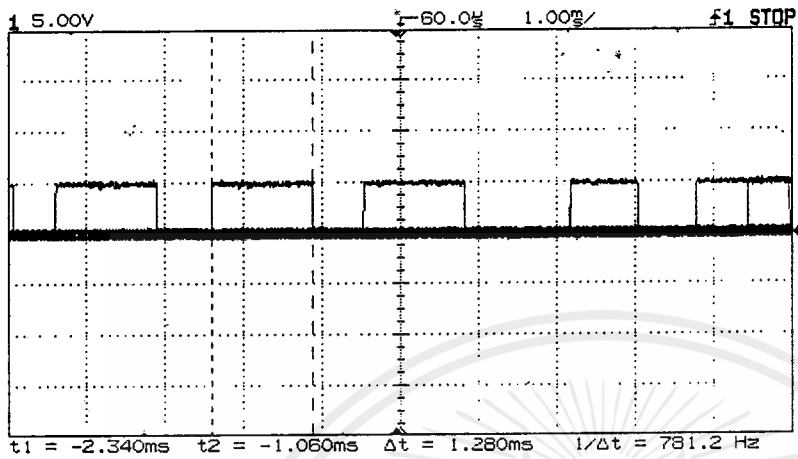
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-560.0us t2=740.0us V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.28 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 29.5 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	-156.3mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	1.000ms/	60.00us	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-2.340ms t2=-1.060ms V1(1)=0.000 V V2(1)=5.312 V

รูปที่ 4.29 แสดงรูปสัญญาณของโมโนสเตเบิลที่อุณหภูมิ 30.0 องศาเซลเซียส

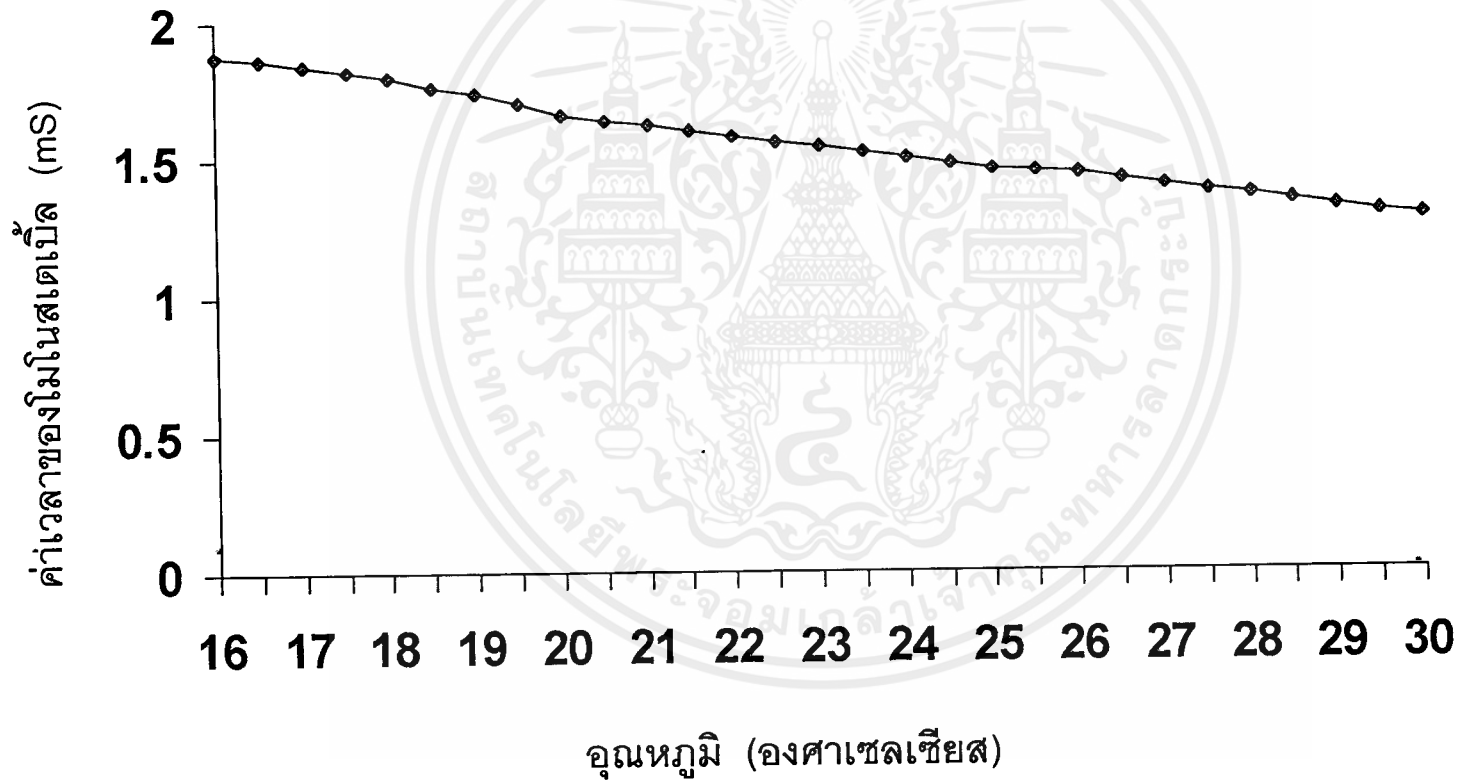
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 4.1 ผลการทดลองการวัดค่าอุณหภูมิ

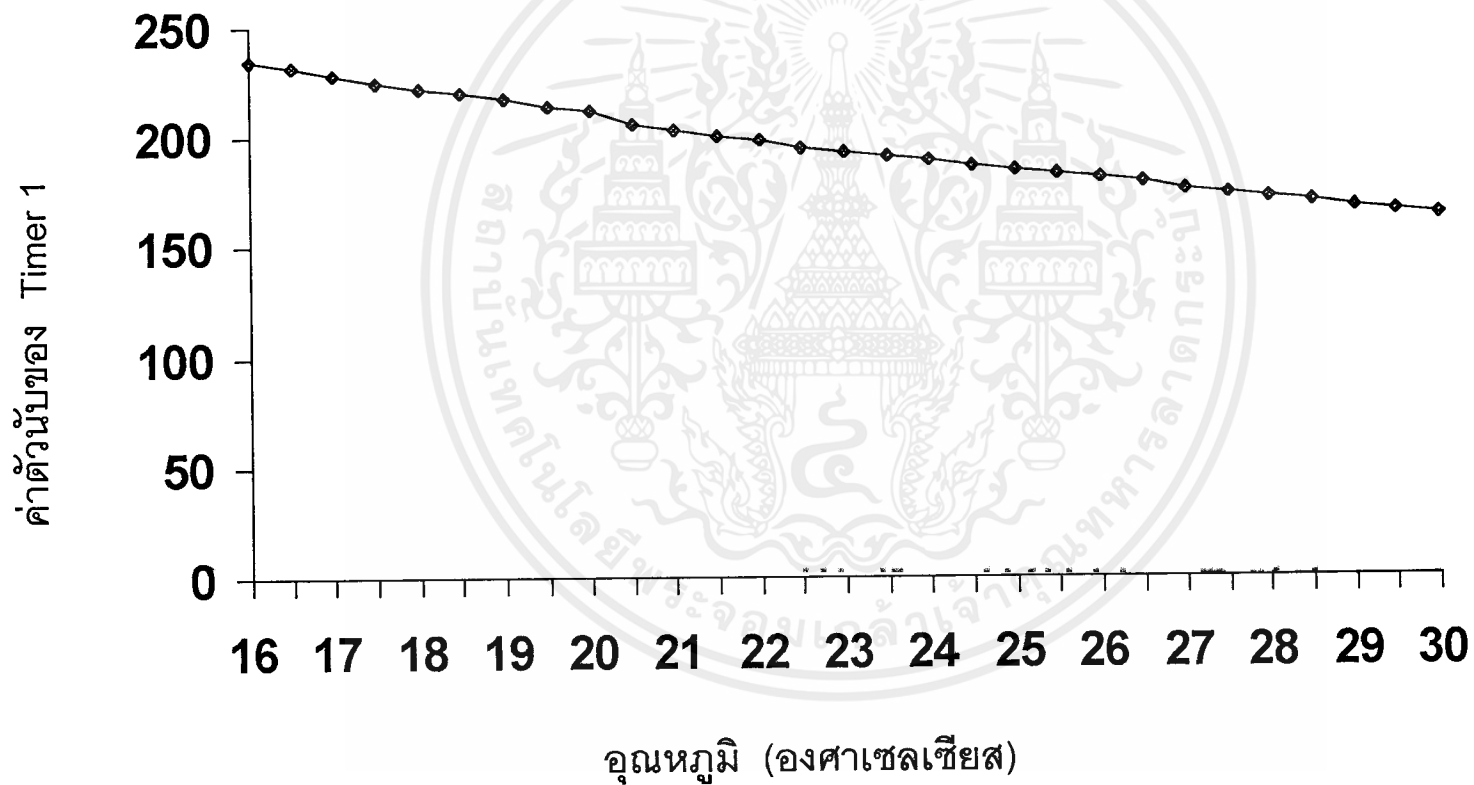
อุณหภูมิ (°C)	ความยาว (mm)	จำนวน Count (HEX)	2 Complement	หมายเหตุ
16.0	1.88	15	EB	
16.5	1.86	18	E8	
17.0	1.84	1C	E4	
17.5	1.82	1F	E1	
18.0	1.80	22	DE	
18.5	1.76	24	DC	
19.0	1.74	27	D9	
19.5	1.70	2A	D6	
20.0	1.66	2E	D2	
20.5	1.64	32	CE	
21.0	1.62	35	CB	
21.5	1.60	38	C8	
22.0	1.58	3A	C6	
22.5	1.56	3D	C3	
23.0	1.54	3F	C1	
23.5	1.52	41	BF	
24.0	1.50	43	BD	
24.5	1.48	45	BB	
25.0	1.46	47	B9	
25.5	1.45	49	B7	
26.0	1.44	4B	B5	
26.5	1.42	4D	B3	
27.0	1.40	50	B0	
27.5	1.38	52	AE	
28.0	1.36	54	AC	
28.5	1.34	56	AA	
29.0	1.32	58	A8	
29.5	1.30	5A	A6	
30.0	1.28	5C	A4	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กราฟแสดงเวลาของโมโนสเตรเบิลที่อุณหภูมิต่างๆ



กราฟแสดงค่าตัวนับของ Timer 1 ที่อุณหภูมิต่าง ๆ



4.2 การทดลองรับข้อมูลจากเครื่องควบคุมระยะไกล

อุปกรณ์ที่ใช้ในการทดลอง

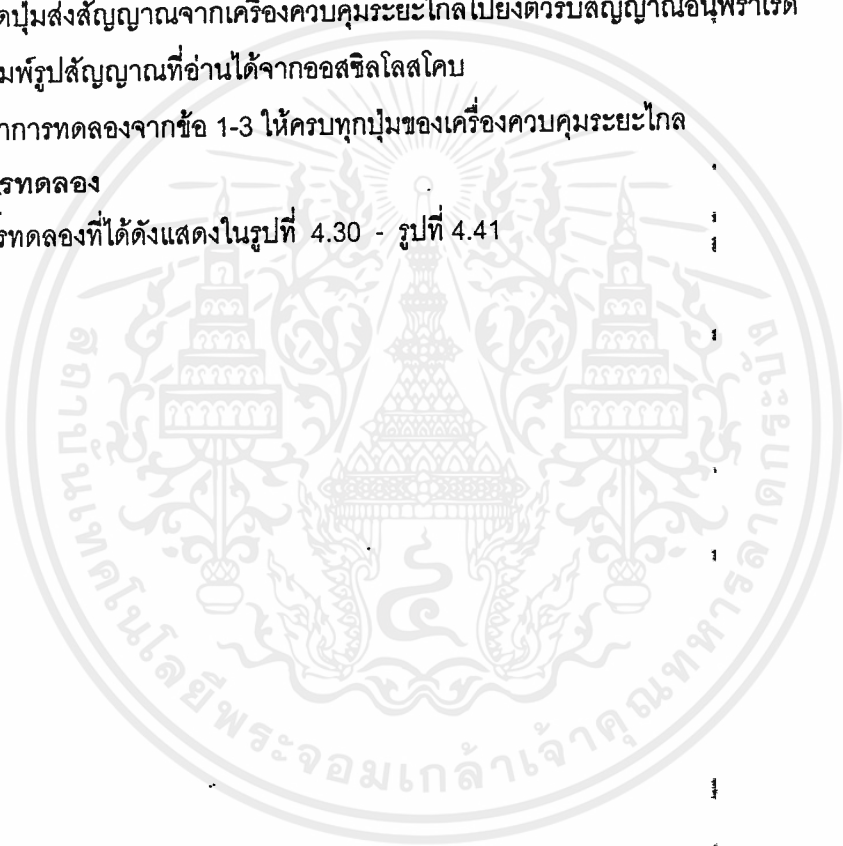
1. Control บอร์ด
2. Oscilloscope
3. เครื่องควบคุมระยะไกล

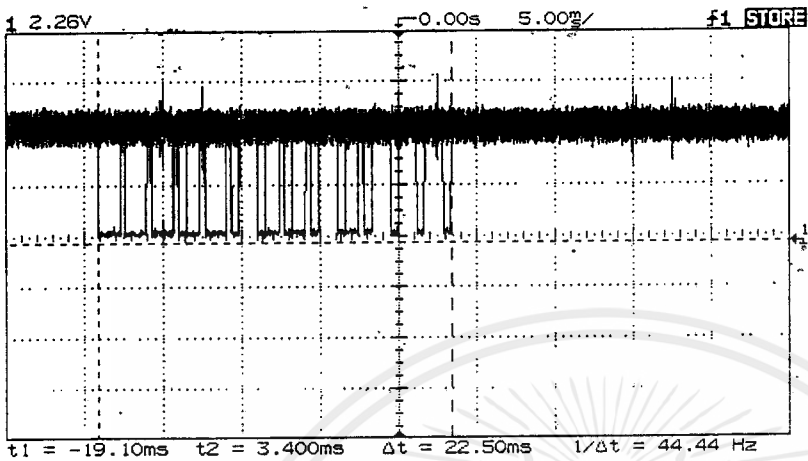
ขั้นตอนการทดลอง

1. ใช้ออสซิลโลสโคปวัดรูปสัญญาณใน Control บอร์ด ที่ขา 11(INFAR P31) ซึ่งเป็นขาที่รับสัญญาณจากตัวรับอินฟราเรด
2. กดปุ่มส่งสัญญาณจากเครื่องควบคุมระยะไกลไปยังตัวรับสัญญาณอินฟราเรด
3. พิมพ์รูปสัญญาณที่อ่านได้จากออสซิลโลสโคป
4. ทำการทดลองจากข้อ 1-3 ให้ครบทุกปุ่มของเครื่องควบคุมระยะไกล

ผลการทดลอง

ผลการทดลองที่ได้ดังแสดงในรูปที่ 4.30 - รูปที่ 4.41





	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

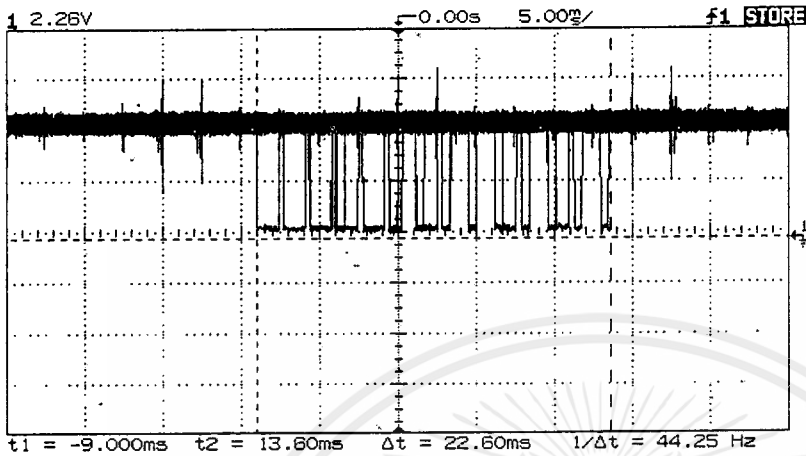
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-19.10ms t2=3.400ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.30 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม MODE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

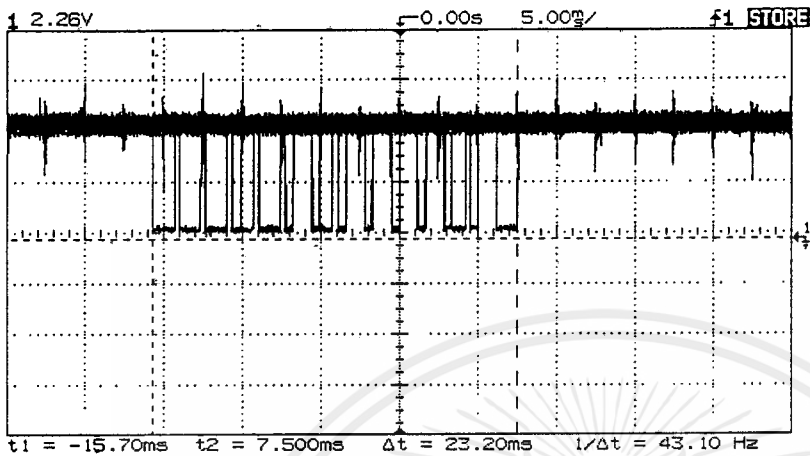
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-9.000ms t2=13.60ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.31 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม FAN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----

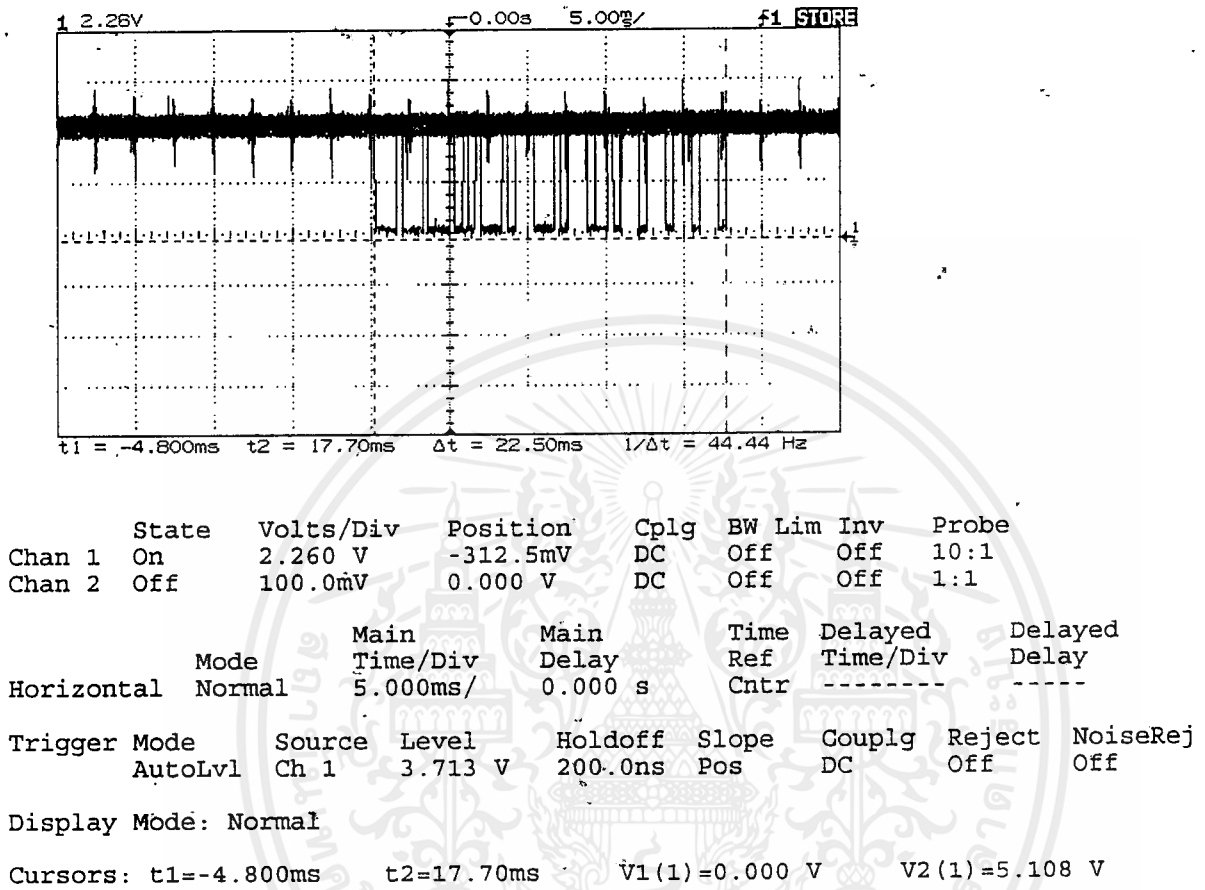
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-15.70ms t2=7.500ms V1(1)=0.000 V V2(1)=5.108 V

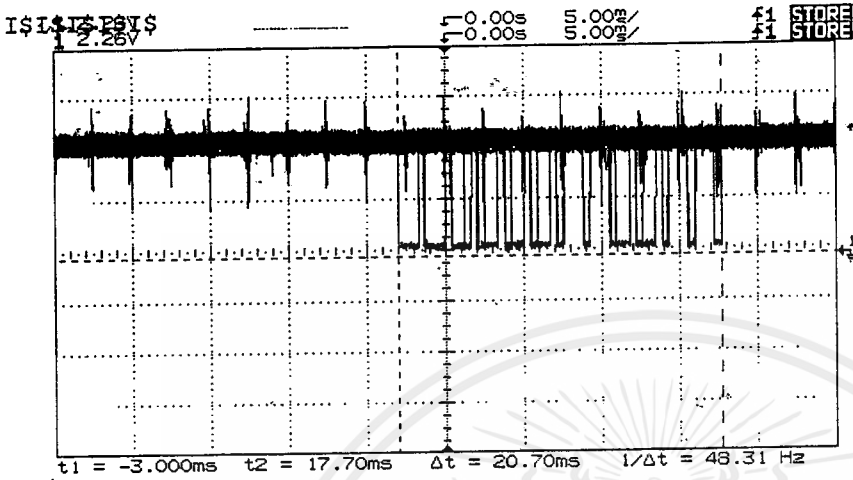
รูปที่ 4.32 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุม POWER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.33 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม SLEEP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

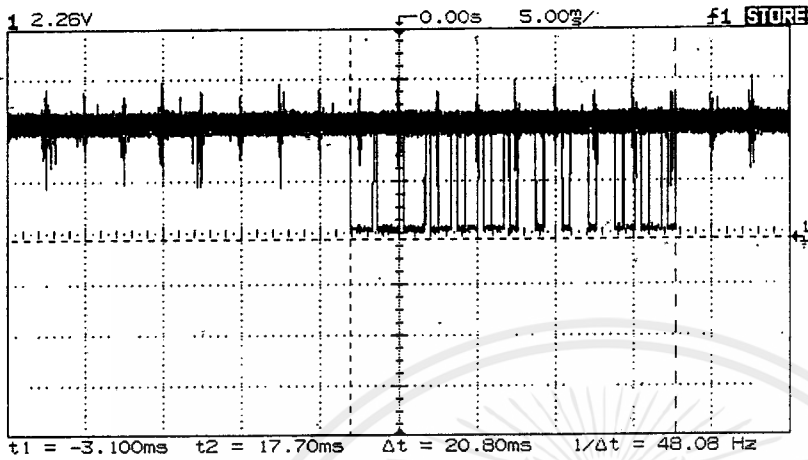
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-3.000ms t2=17.70ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.34 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม TEMP +

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Diy	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

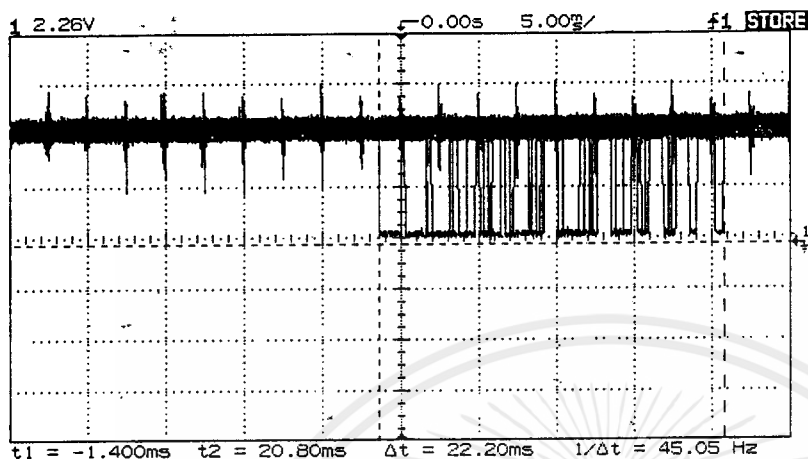
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-3.100ms t2=17.70ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.35 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลปุ่ม TEMP-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

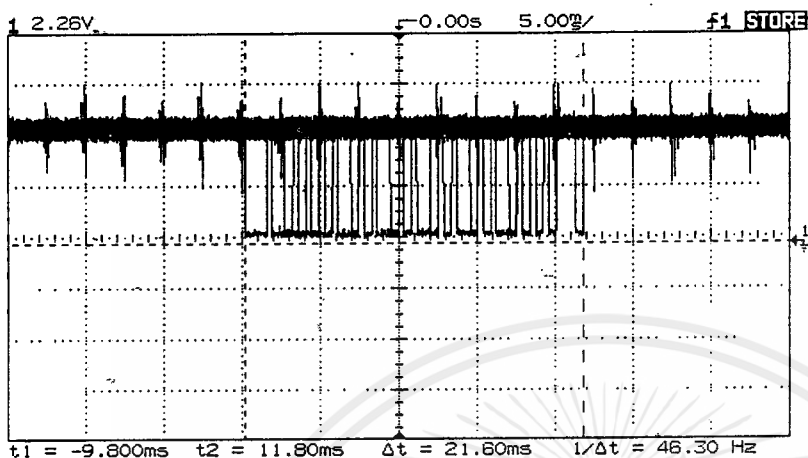
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-1.400ms t2=20.80ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.36 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลแบบ TIMER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

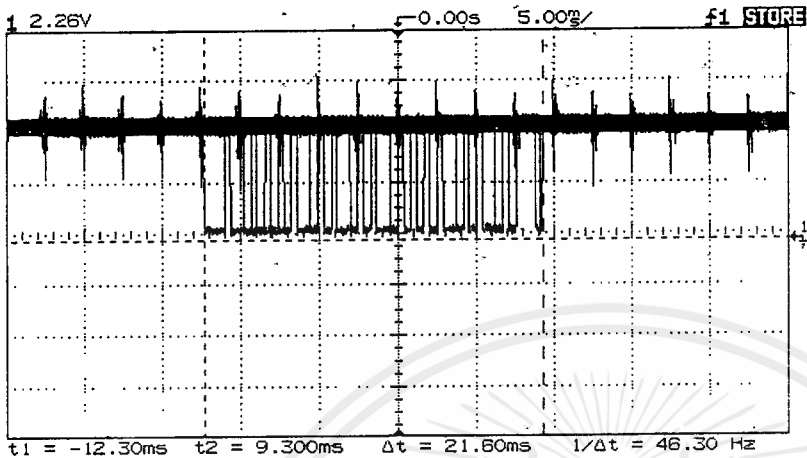
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mdbde: Normal

Cursors: t1=-9.800ms t2=11.80ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.37 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกล +

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

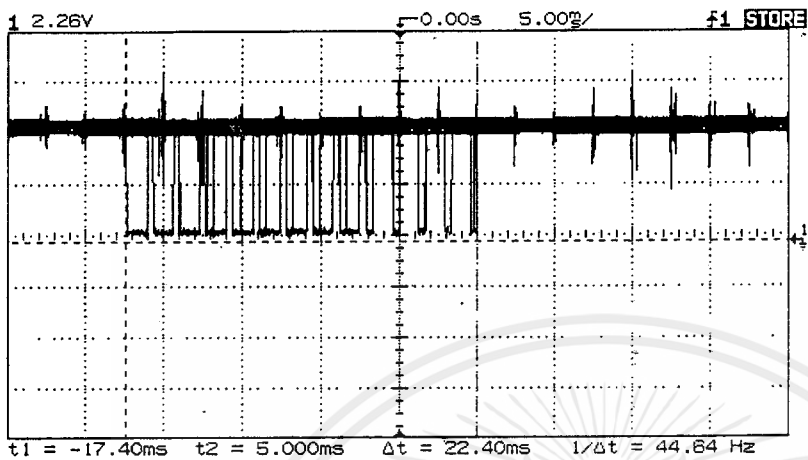
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-12.30ms t2=9.300ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.38 แสดงรูปสัญญาณของเครื่องควบคุมระยะใกล้ปุ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

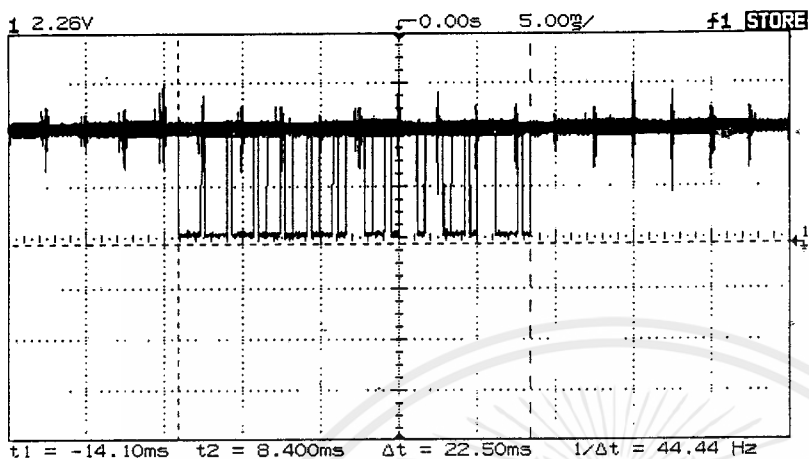
Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-17.40ms t2=5.000ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.39 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลรุ่น FEEL COOL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	2.260 V	-312.5mV	DC	Off	Off	10:1
Chan 2	Off	100.0mV	0.000 V	DC	Off	Off	1:1

	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	3.713 V	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

Cursors: t1=-14.10ms t2=8.400ms V1(1)=0.000 V V2(1)=5.108 V

รูปที่ 4.40 แสดงรูปสัญญาณของเครื่องควบคุมระยะไกลรุ่น FEEL WARM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองการเขียน EEPROM เบอร์ 93C46

อุปกรณ์ที่ใช้ในการทดลอง

1. Control บอร์ด
2. Oscilloscope
3. น้ำ
4. เทอร์โมมิเตอร์
5. เครื่องควบคุมระยะไกล
6. ชุดแสดงผลอุณหภูมิและตัวรับอินฟราเรด

ขั้นตอนการทดลอง

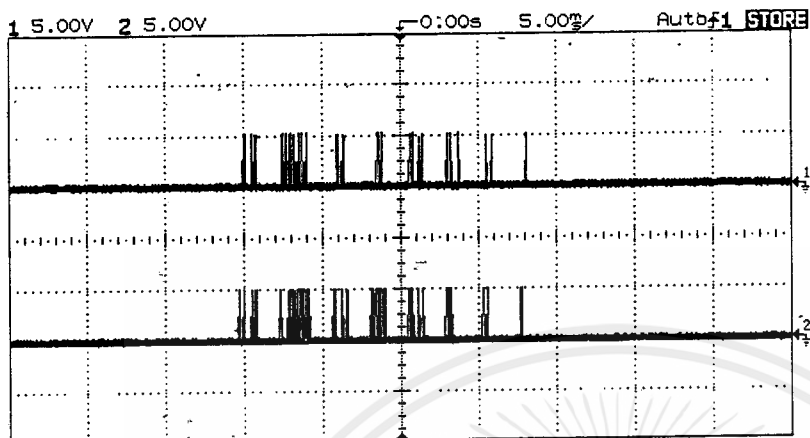
1. ใช้ฮอสซิลโลสโคปวัดที่ขา 28 (DI/DO P24) และขา 6 (SK P06) ของ IC Z86E30 ใน

Control บอร์ด

2. กดปุ่มตั้งอุณหภูมิจากเครื่องควบคุมระยะไกลให้ได้ 21 องศาเซลเซียส
3. พิมพ์รูปสัญญาณที่ได้จากฮอสซิลโลสโคป

ผลการทดลอง

ผลการทดลองที่วัดสัญญาณได้จากฮอสซิลโลสโคปดังแสดงในรูปที่ 4.42



Chan	State	Volts/Div	Position	Cplg	BW Lim	Inv	Probe
Chan 1	On	5.000 V	5.000 V	DC	Off	Off	10:1
Chan 2	On	5.000 V	-10.00 V	DC	Off	Off	1:1

Horizontal	Mode	Main Time/Div	Main Delay	Time Ref	Delayed Time/Div	Delayed Delay
Horizontal	Normal	5.000ms/	0.000 s	Cntr	-----	-----

Trigger Mode	Source	Level	Holdoff	Slope	Couplg	Reject	NoiseRej
AutoLvl	Ch 1	156.3mV	200.0ns	Pos	DC	Off	Off

Display Mode: Normal

รูปที่ 4.42 แสดงรูปสัญญาณที่เขียนลง EEPROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิเคราะห์และปัญหาของโครงการ

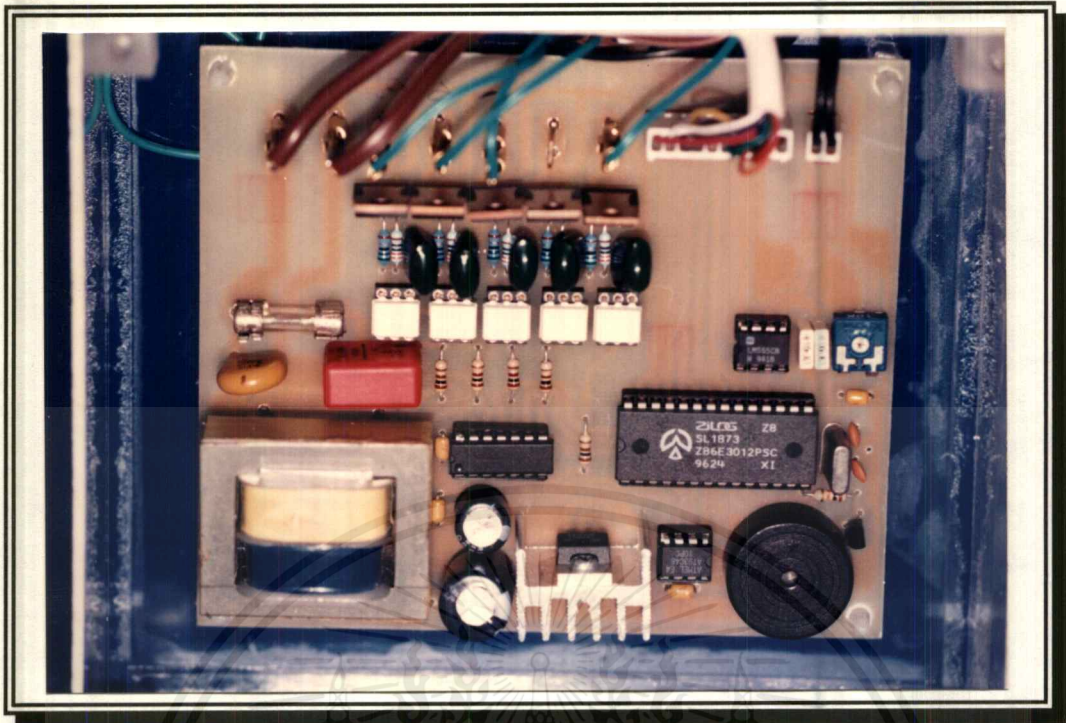
จากการทดลองที่ 4.2 เรื่องการรับข้อมูลจากเครื่องควบคุมระยะไกลนั้น การออกแบบวงจรโดยใช้ IC เบอร์ TC9148P ข้อมูลที่ปรากฏยังภาครับ ซึ่งทำการอ่านค่าที่ได้โดยไมโครคอนโทรลเลอร์ยังมีความผิดพลาดจากข้อมูลที่อ่านได้อยู่ เนื่องจากเวลาที่ใช้ในการสุ่มสัญญาณอินพุตมีค่าน้อยไป ทำให้การเปรียบเทียบระหว่างสถานะ 0 และสถานะ 1 มีค่าใกล้เคียงกัน เราจึงได้ทำการเพิ่มเวลาในการสุ่มให้จำนวนครั้ง ในการสุ่มต่อสัญญาณ 1 บิต ทั้งหมด 17 ครั้ง เพื่อให้ได้สัญญาณสถานะ 0 กับสถานะ 1 ต่างกันมากๆ ในสถานะ 0 จะได้สัญญาณในข้อมูลที่เป็น 0 จะได้สถานะ 0 มากกว่า สถานะ 1 อยู่สามส่วน ในข้อมูลที่เป็น 1 จะได้รับสัญญาณสถานะ 1 อยู่ สามส่วน จากจำนวนครั้งในการสุ่มปรากฏว่า ไม่พบข้อผิดพลาดในการรับสัญญาณ แต่ยังพบข้อผิดพลาดอีกอย่างหนึ่งคือ เวลาครั้งในการรับสัญญาณไมโครคอนโทรลเลอร์ไม่สามารถรับสัญญาณได้ทันในครั้งแรก เนื่องจากไมโครคอนโทรลเลอร์ใช้เวลาไปตรวจสอบการทำงานอย่างอื่นนานเกินไป จึงทำการปรับโปรแกรมให้มาตรวจสอบสัญญาณได้เร็วขึ้น จึงสามารถแก้ปัญหาการรับสัญญาณในพัลส์ แรกได้ และจากการที่เราใช้ฮอสซิลโลสโคปวัดรูปสัญญาณที่รับจากเครื่องควบคุมระยะไกลนั้นเราวัดได้เพียงค่าเวลาหรือความกว้างของพัลส์เท่านั้นแต่เราจะไม่ทราบค่าของข้อมูลที่ส่งจริงๆ ถ้าจะวัดรูปสัญญาณของข้อมูลด้วยนั้นเราต้องใช้ Logoc Analyzer ตรวจจับจึงจะทราบข้อมูล แต่ในทางปฏิบัตินั้นเราใช้ CPU Z86E30 อ่านค่าข้อมูลตามทฤษฎีจริงของเครื่องควบคุมระยะไกลที่ใช้

จากการทดลองที่ 4.3 เรื่องการเขียนข้อ EEPROM เราพบปัญหาเริ่มแรกของการใช้งาน คือ ไม่สามารถเขียนคำสั่งให้กับ EEPROM ได้ สาเหตุเกิดจาก เราใช้สัญญาณนาฬิกาไม่ตรงกับสัญญาณข้อมูล จึงทำให้ EEPROM รับคำสั่งไปไม่ตรงตามคำสั่งที่ต้องการ และจำนวนสัญญาณนาฬิกาที่ส่งไปมากกว่าคำสั่งของ EEPROM จึงทำให้ไปซ้อนทับกับสัญญาณนาฬิกา ที่เป็นส่วนของข้อมูล เมื่อได้ตรวจเช็คโปรแกรมอย่างละเอียด ทำให้พบว่าต้องมีการลดสัญญาณให้ตรงกับข้อมูล จึงจะทำให้สามารถเขียนและอ่าน EEPROM ได้

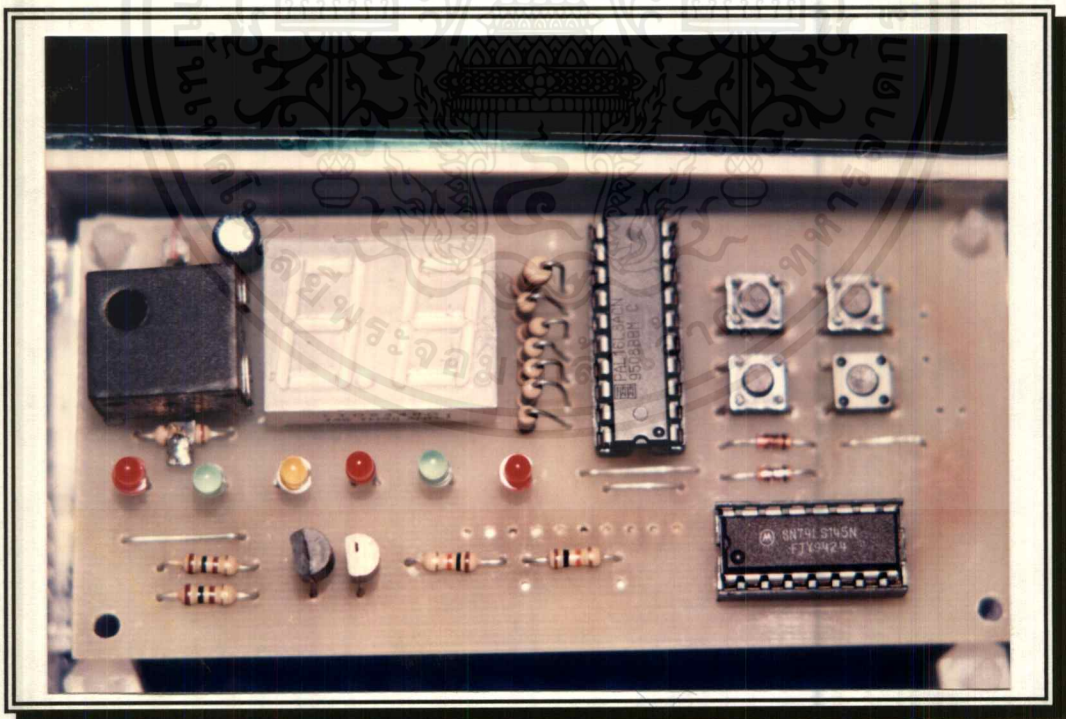
ผนวก ก.
รูปชิ้นงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

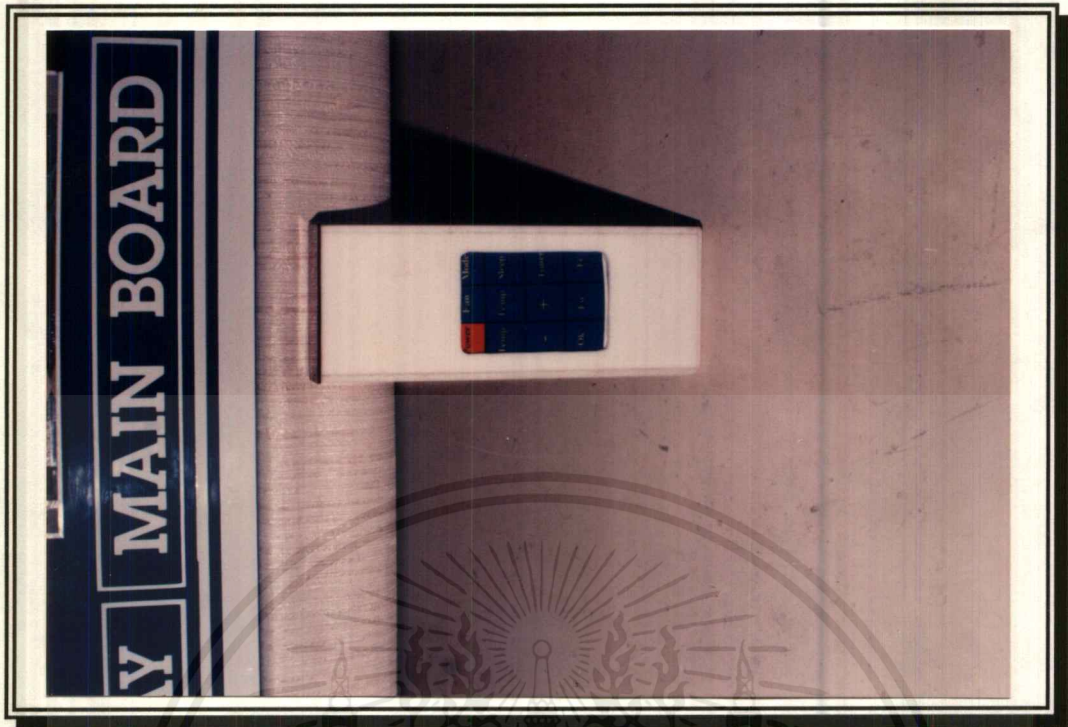


รูปแสดงชิ้นงานในส่วนของ MAIN BOARD



รูปแสดงชิ้นงานในส่วนของ DISPLAY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงชิ้นงานในส่วนของ REMOTE CONTROL



รูปแสดงชิ้นงานทุกส่วน

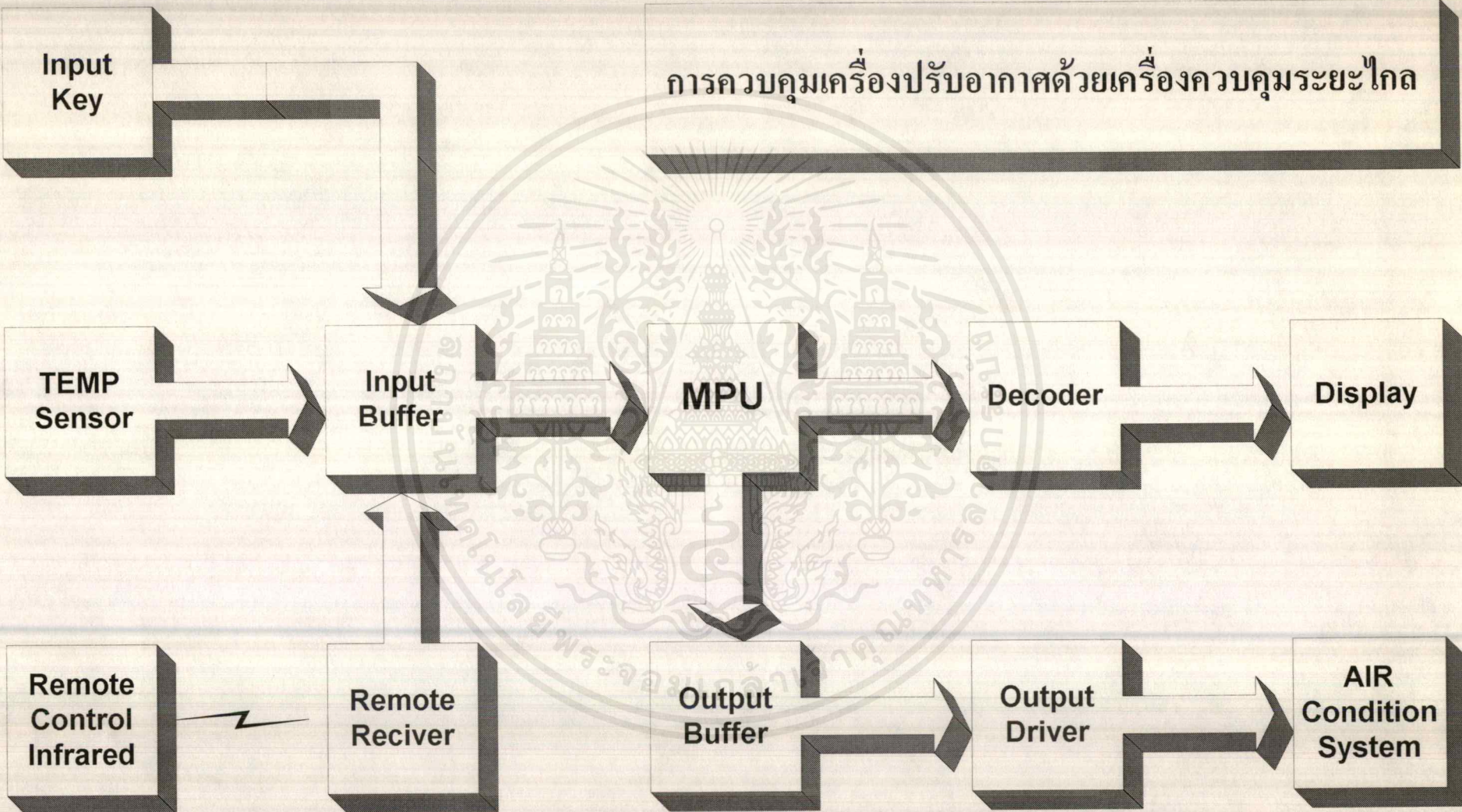
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

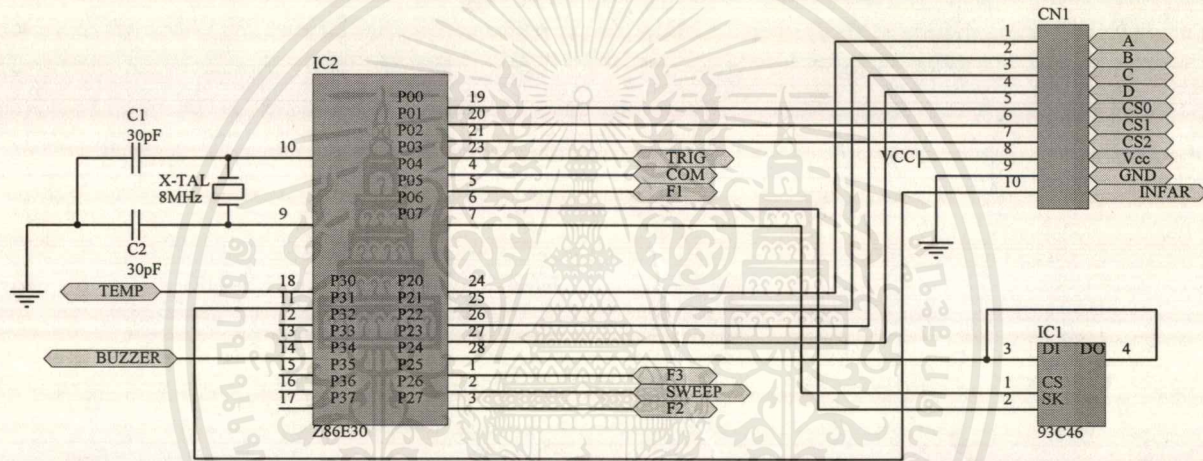
ผนวก ข.
วงจรส่วนต่างๆของโครงการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

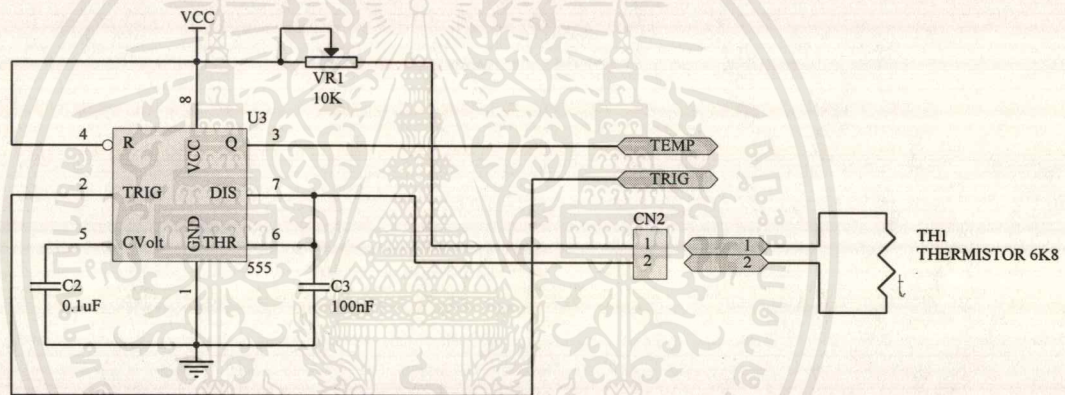
การควบคุมเครื่องปรับอากาศด้วยเครื่องควบคุมระยะไกล





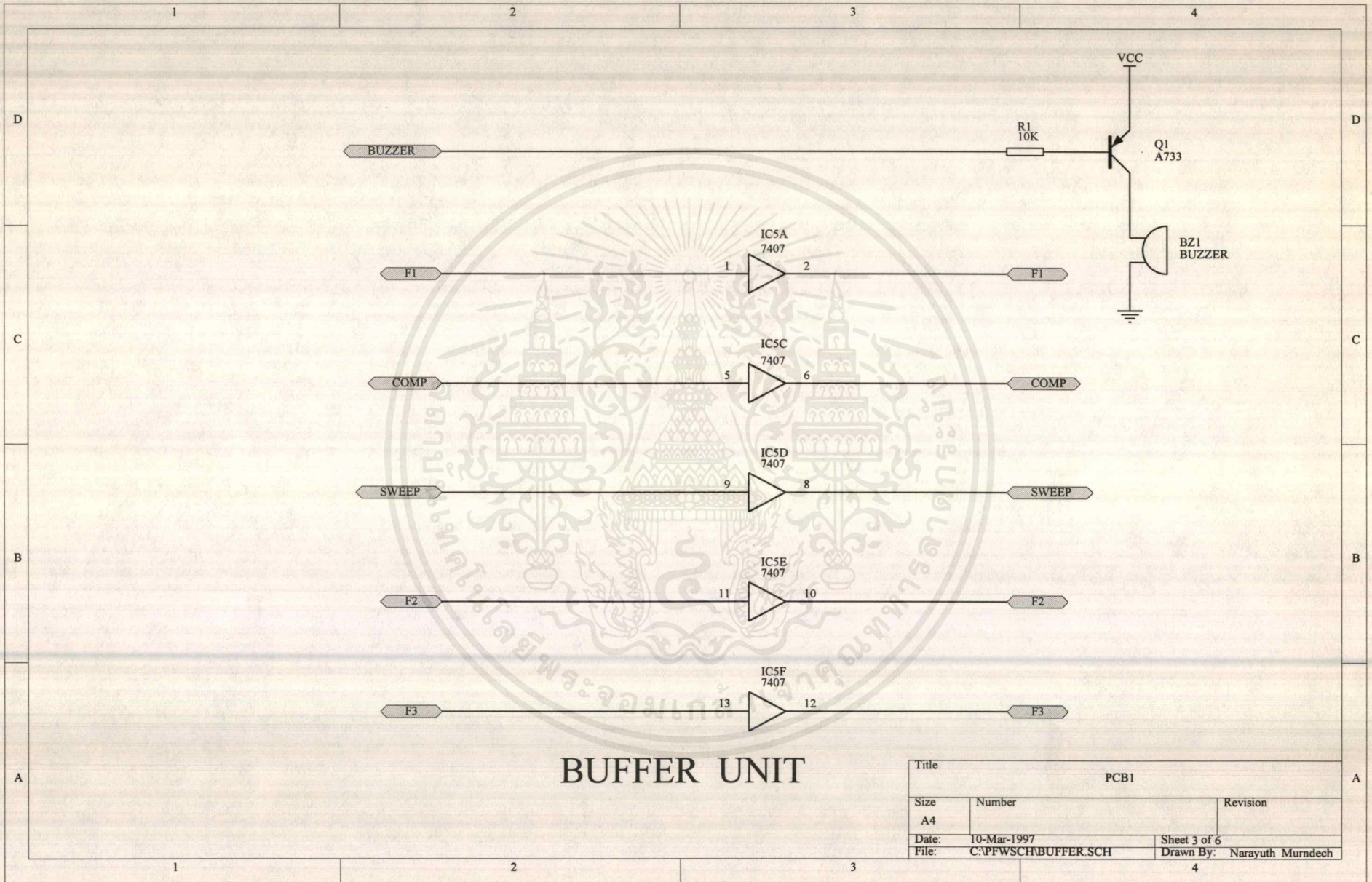
MICROCONTROLLER UNIT

Title			PCB1		
Size	Number	Revision			
A4					
Date:	10-Mar-1997	Sheet 1 of 6			
File:	C:\PFWSCH\MPU.SCH	Drawn By:		Narayuth Murmdech	



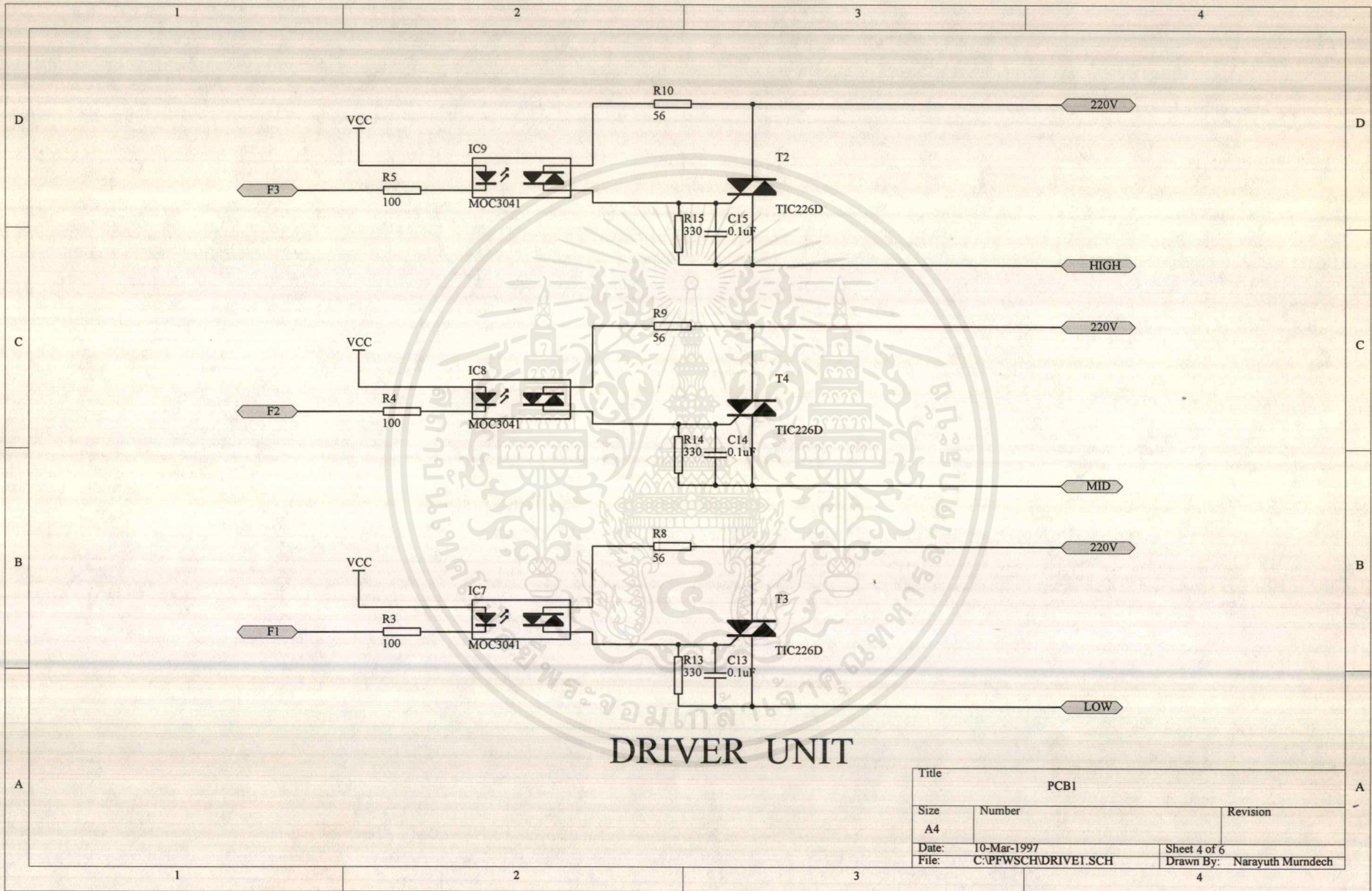
TEMPERATURE SENSOR UNIT

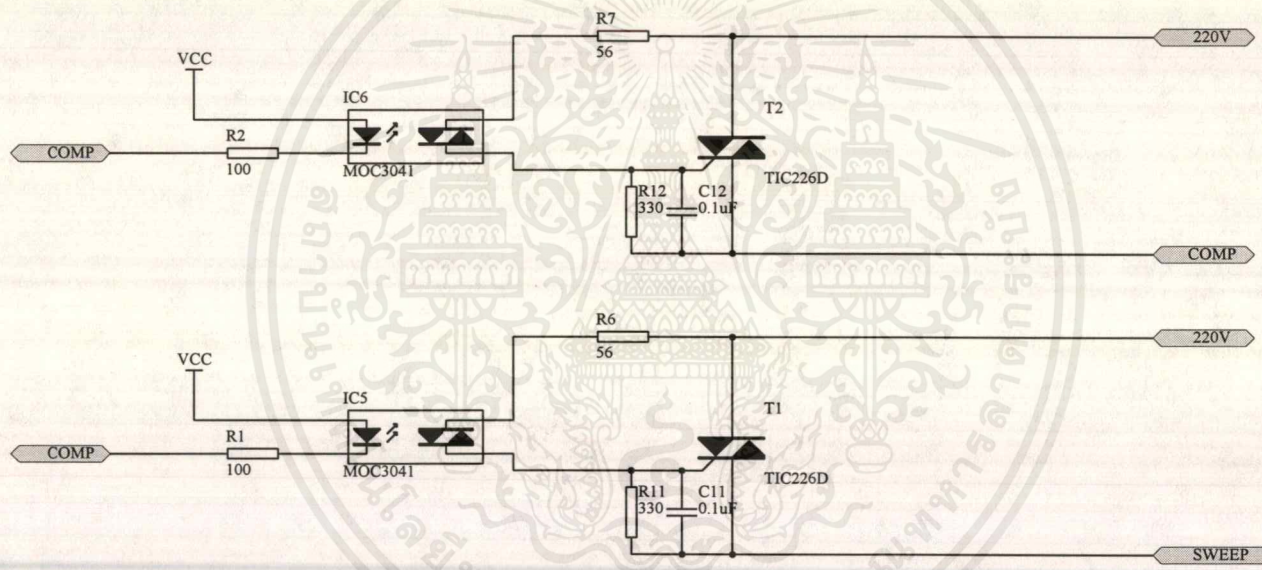
Title		PCB1	
Size	Number	Revision	
A4			
Date:	10-Mar-1997	Sheet 2 of 6	
File:	C:\PFWSCH\TEMPSENS.SCH	Drawn By:	Narayuth Murdech



BUFFER UNIT

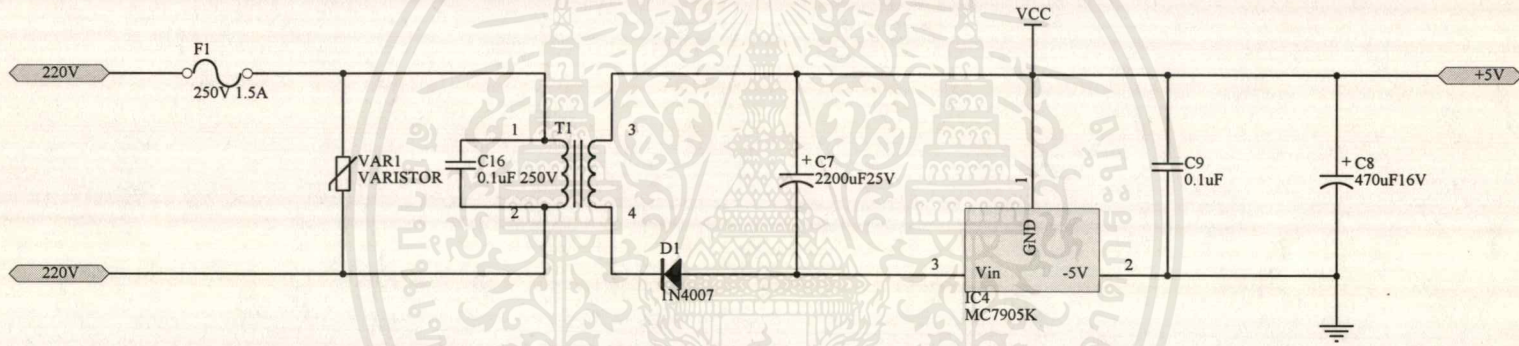
Title			PCB1		
Size	Number		Revision		
A4					
Date:	10-Mar-1997		Sheet 3 of 6		
File:	C:\PFWSCH\BUFFER.SCH		Drawn By: Narayuth Murdech		





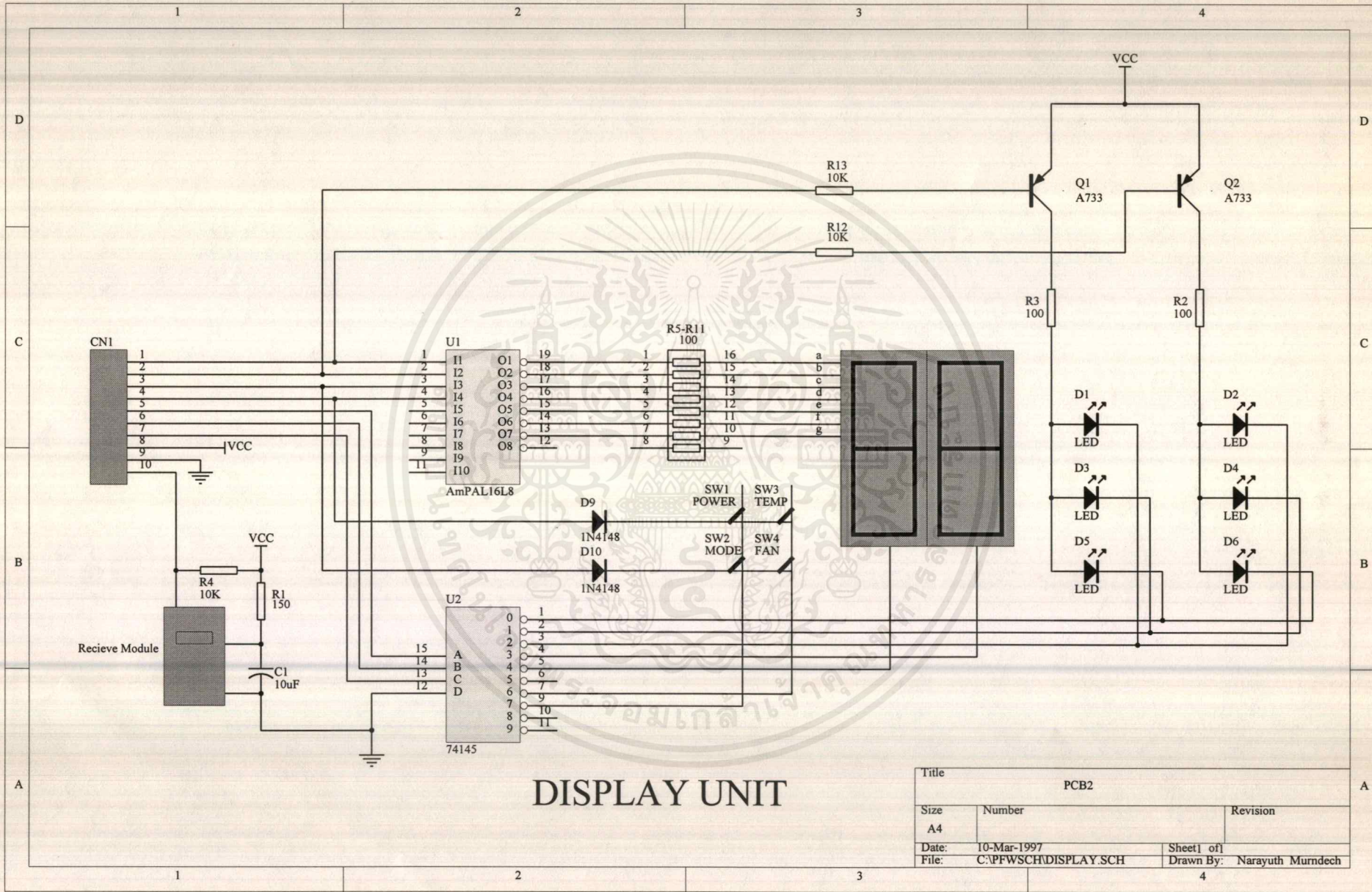
DRIVER UNIT

Title		PCB1	
Size	Number	Revision	
A4			
Date:	10-Mar-1997	Sheet 5 of 6	
File:	C:\PFWSCH\DRIVE2.SCH	Drawn By: Narayuth Murdech	



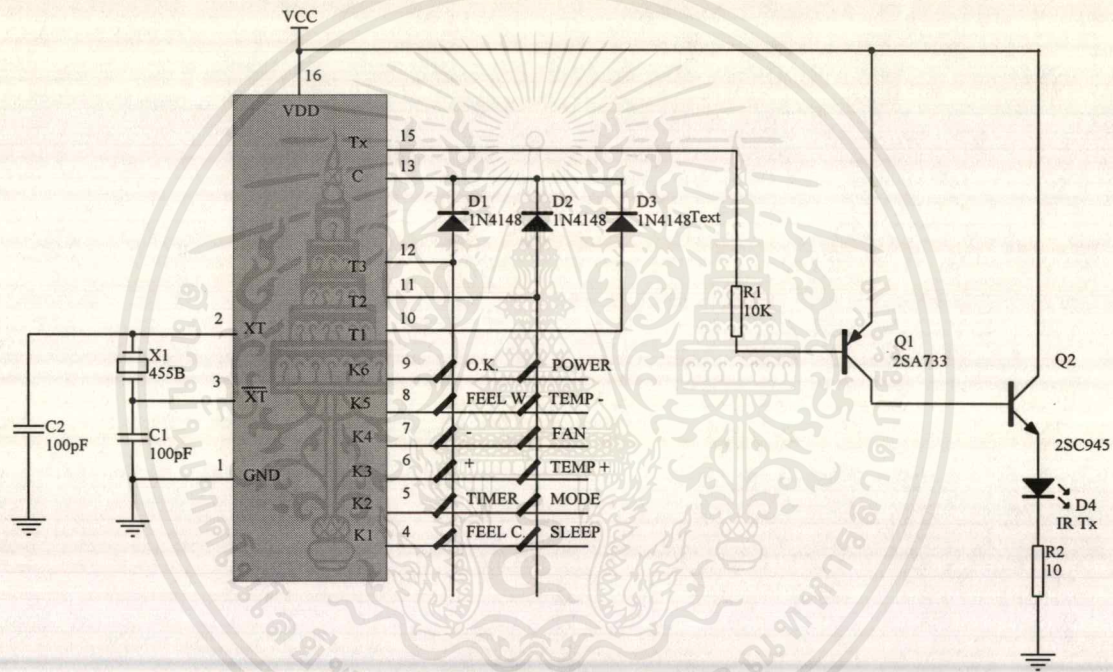
POWER SUPPLY UNIT

Title		PCB1	
Size	Number	Revision	
A4			
Date:	10-Mar-1997	Sheet 6 of 6	
File:	C:\PFWSCH\PSW.SCH	Drawn By: Narayuth Murmdech	



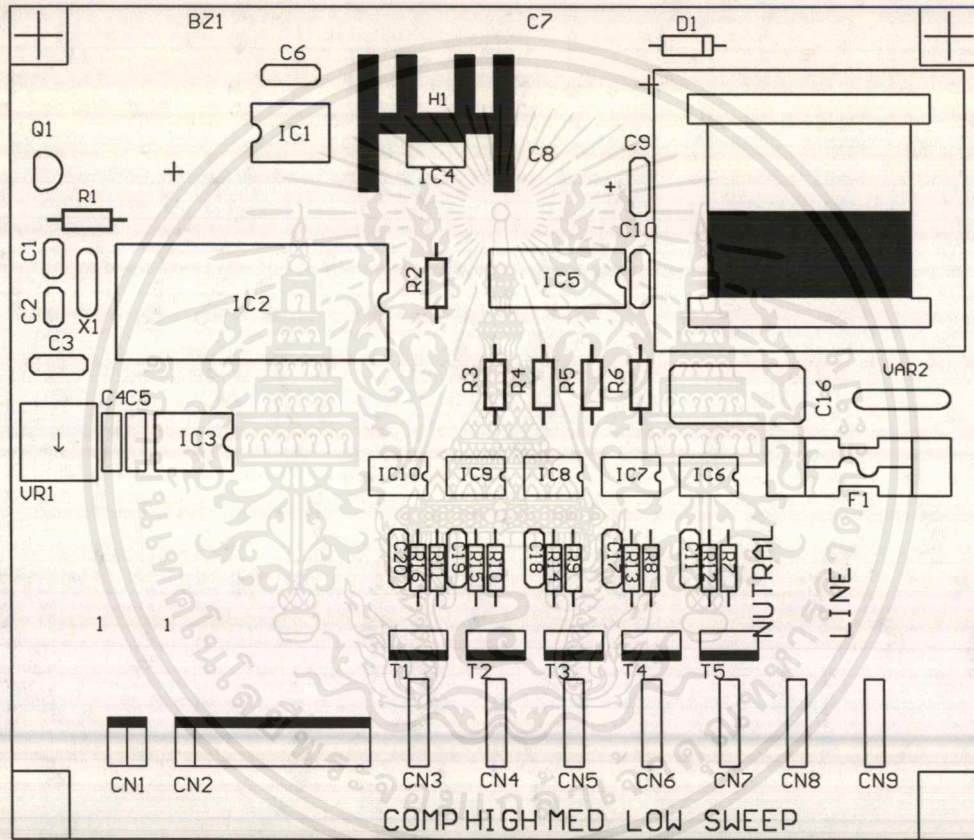
DISPLAY UNIT

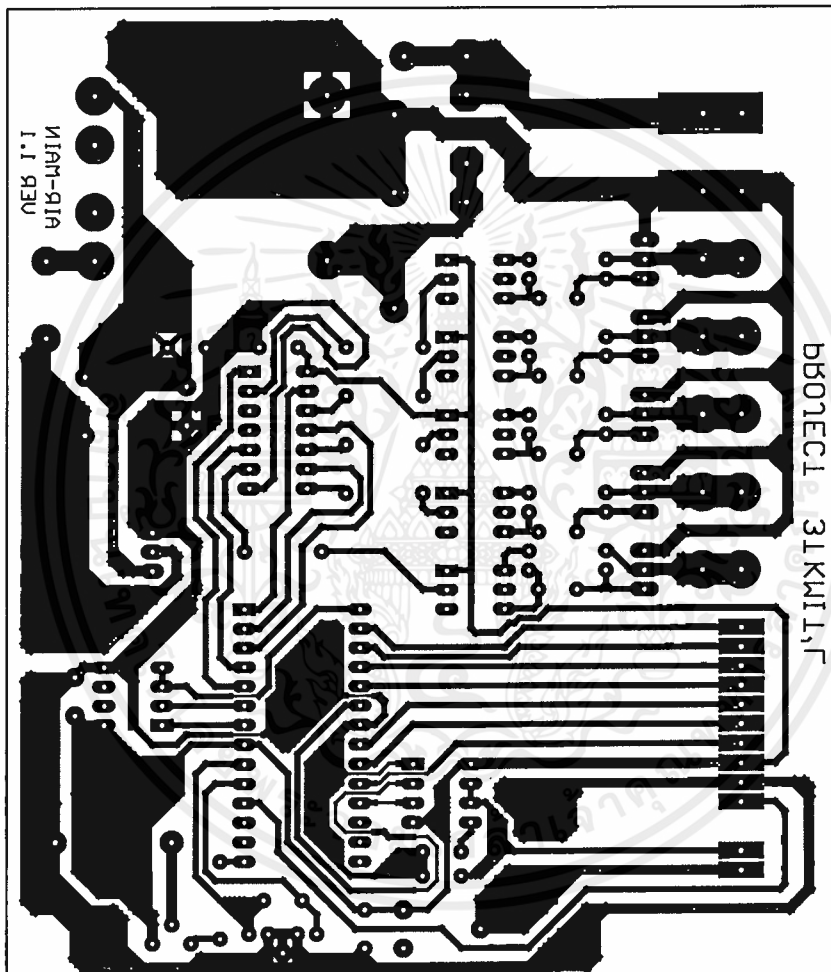
Title		PCB2	
Size	Number	Revision	
A4			
Date:	10-Mar-1997	Sheet 1 of	
File:	C:\PFWSCH\DISPLAY.SCH	Drawn By:	Narayuth Murmdech



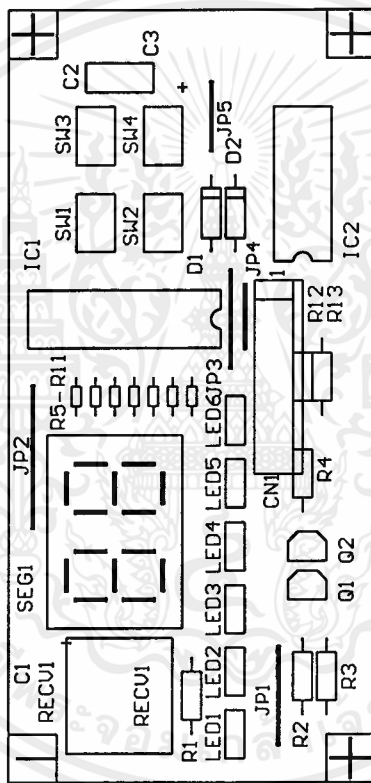
REMOTE CONTROL UNIT

Title		
PCB3		
Size	Number	Revision
A4		
Date:	10-Mar-1997	Sheet 1 of 1
File:	C:\PFWSCH\REMOTE.SCH	Drawn By: Narayuth Murmdech

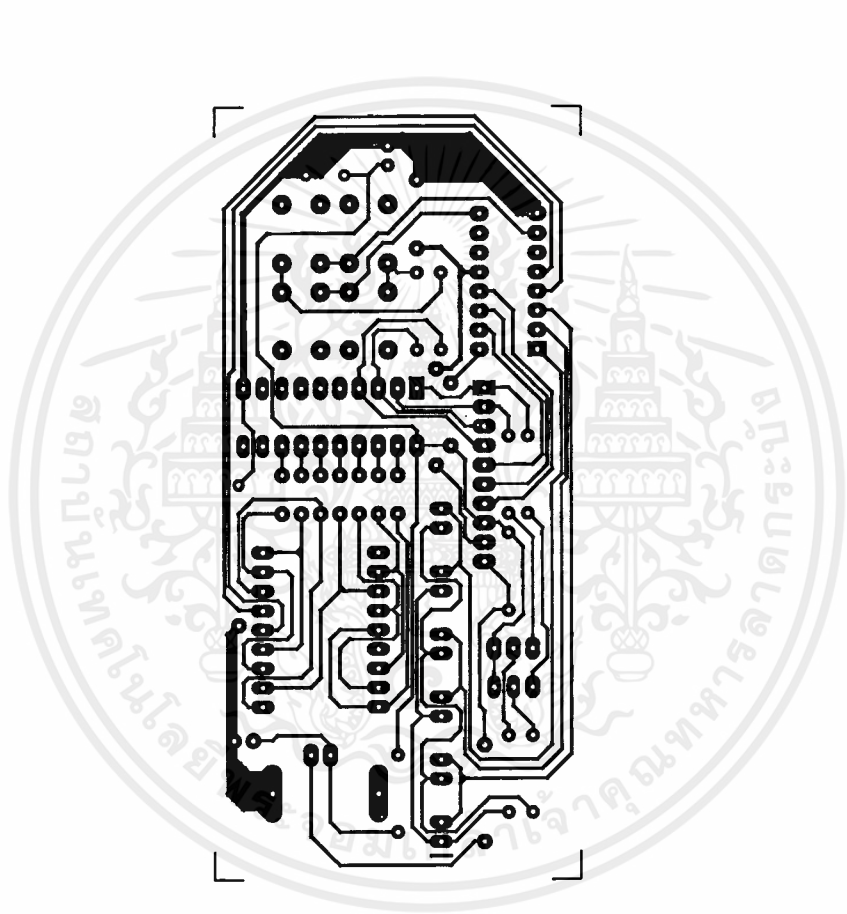




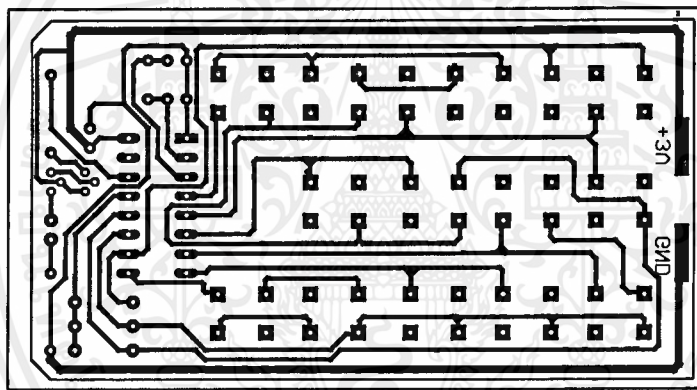
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

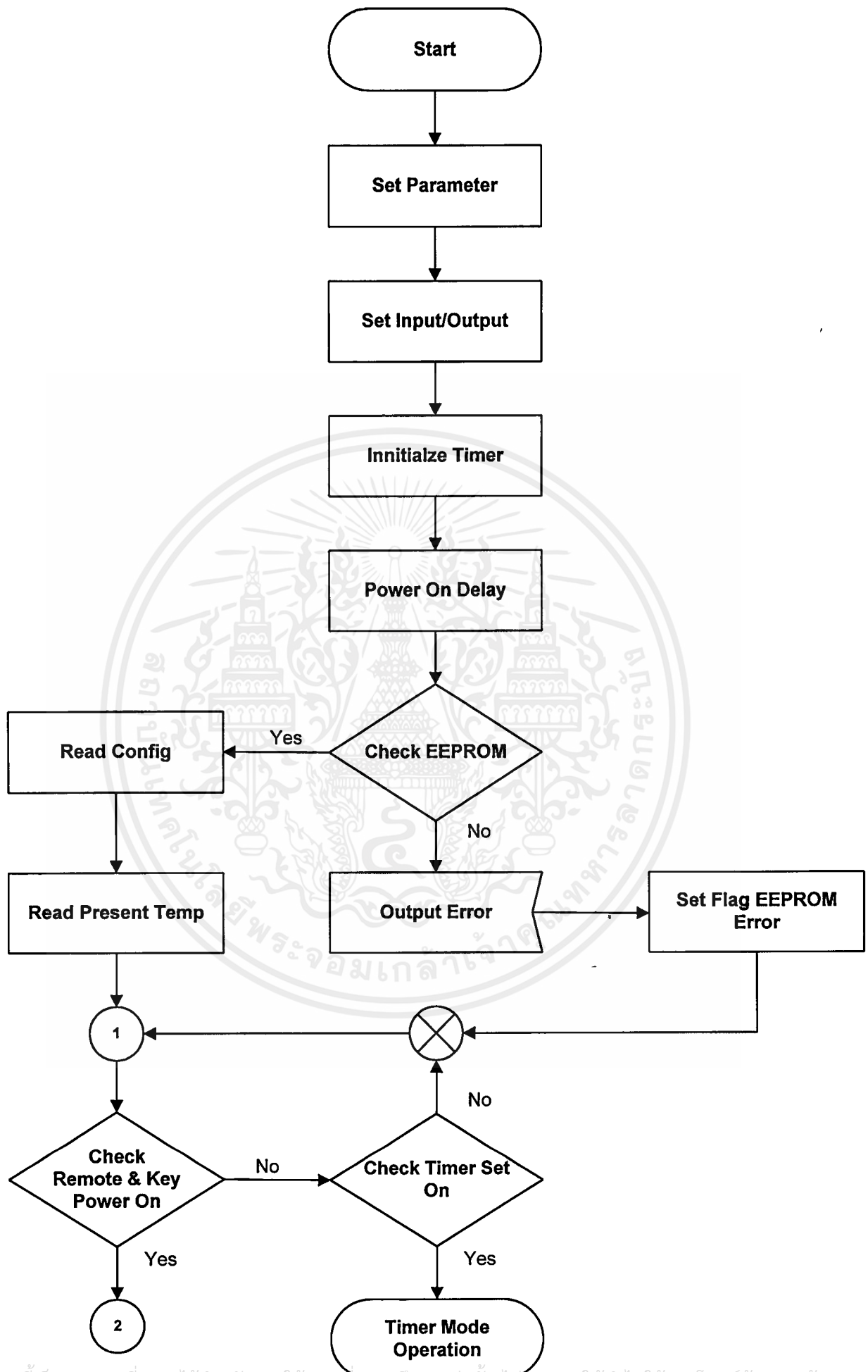


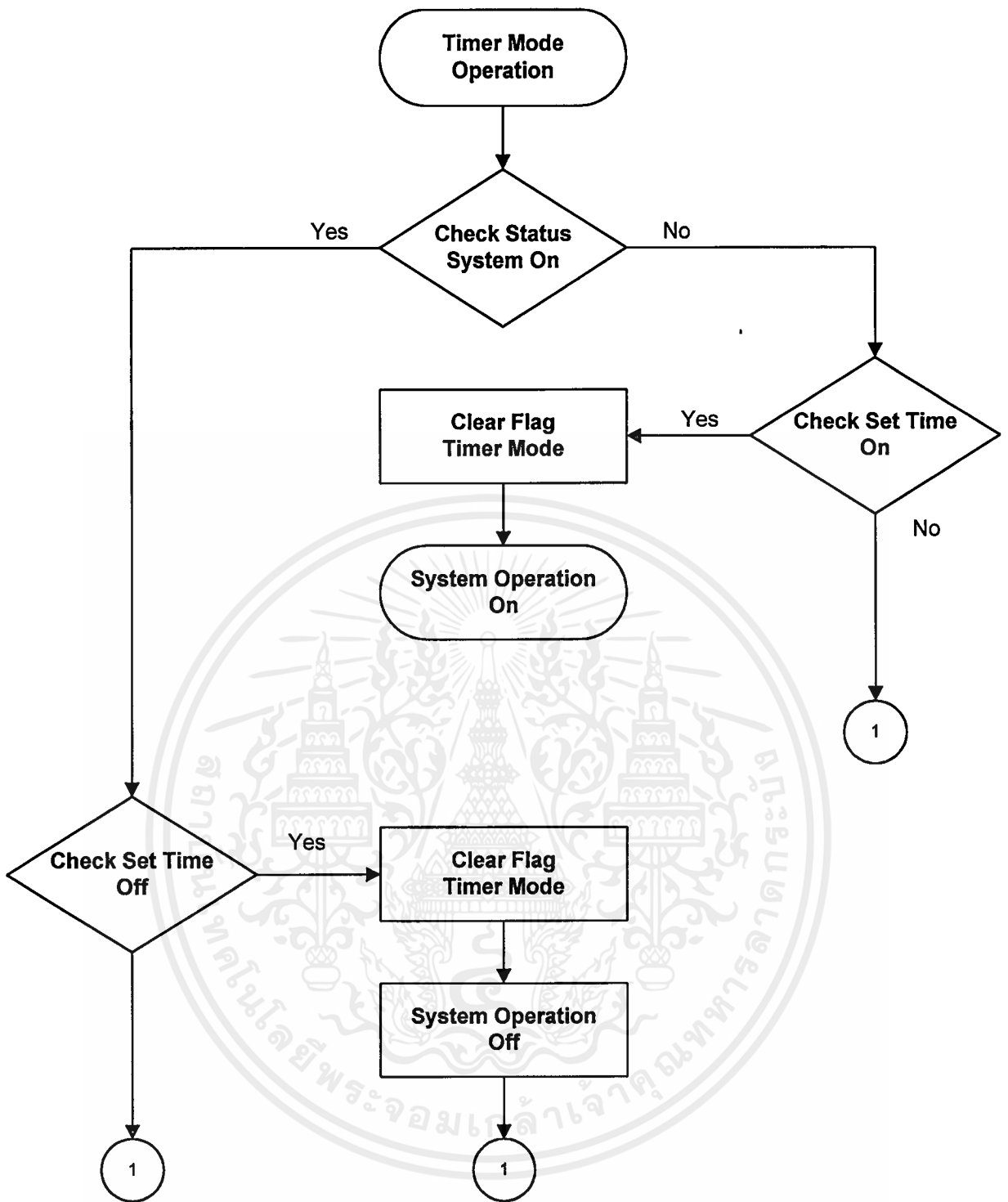
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผนวก ค.
FLOW CHART

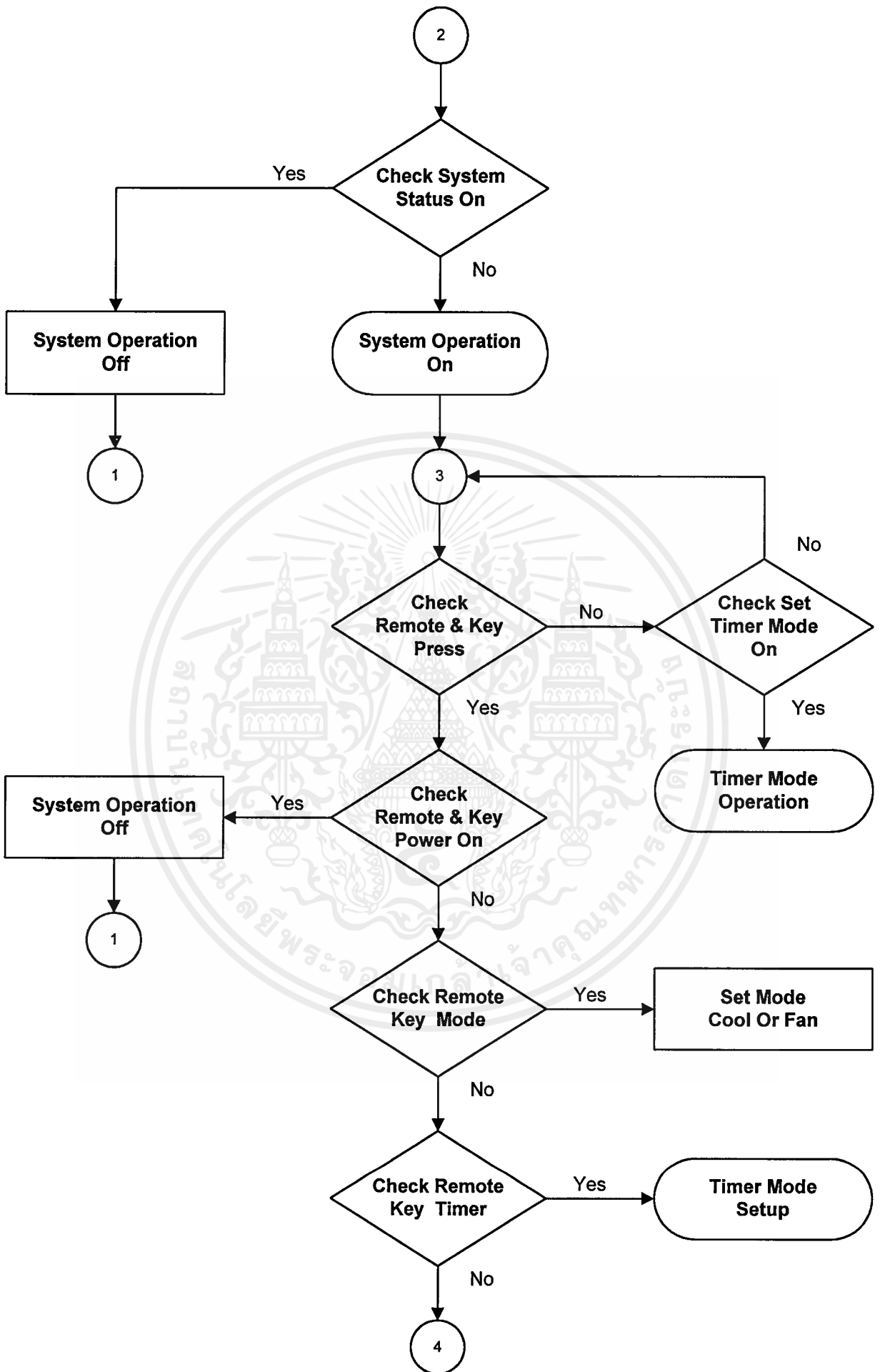


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

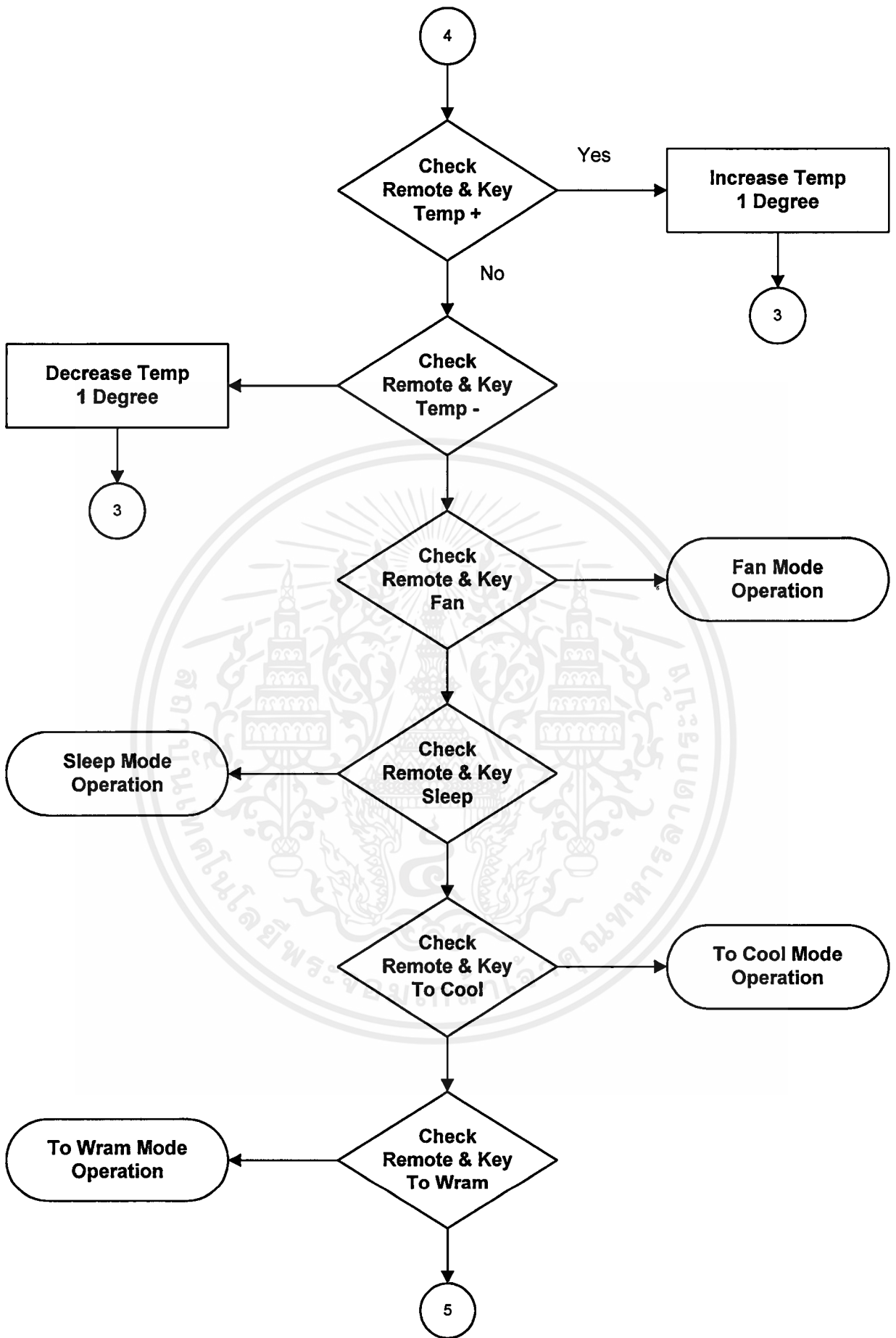




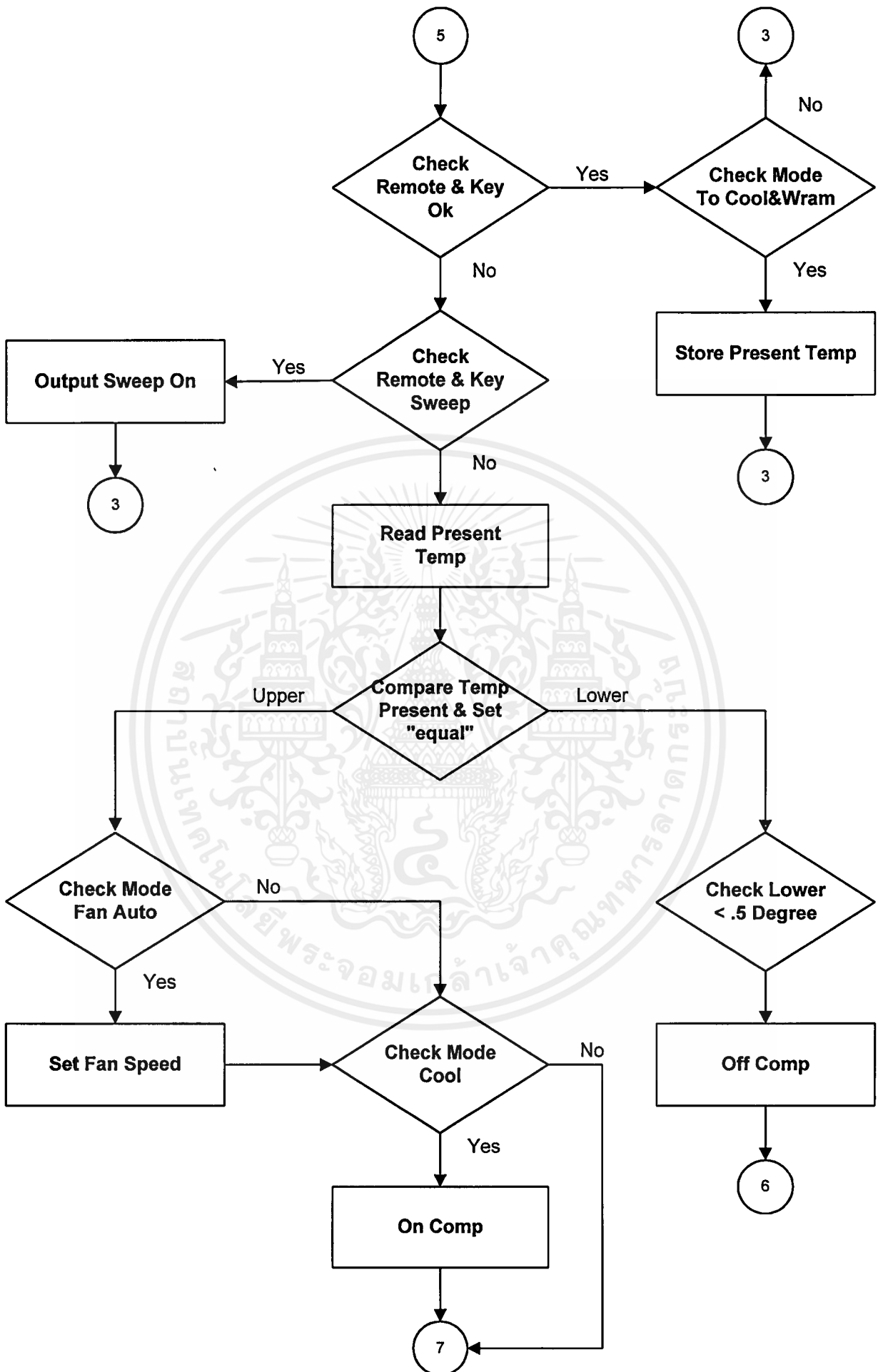
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



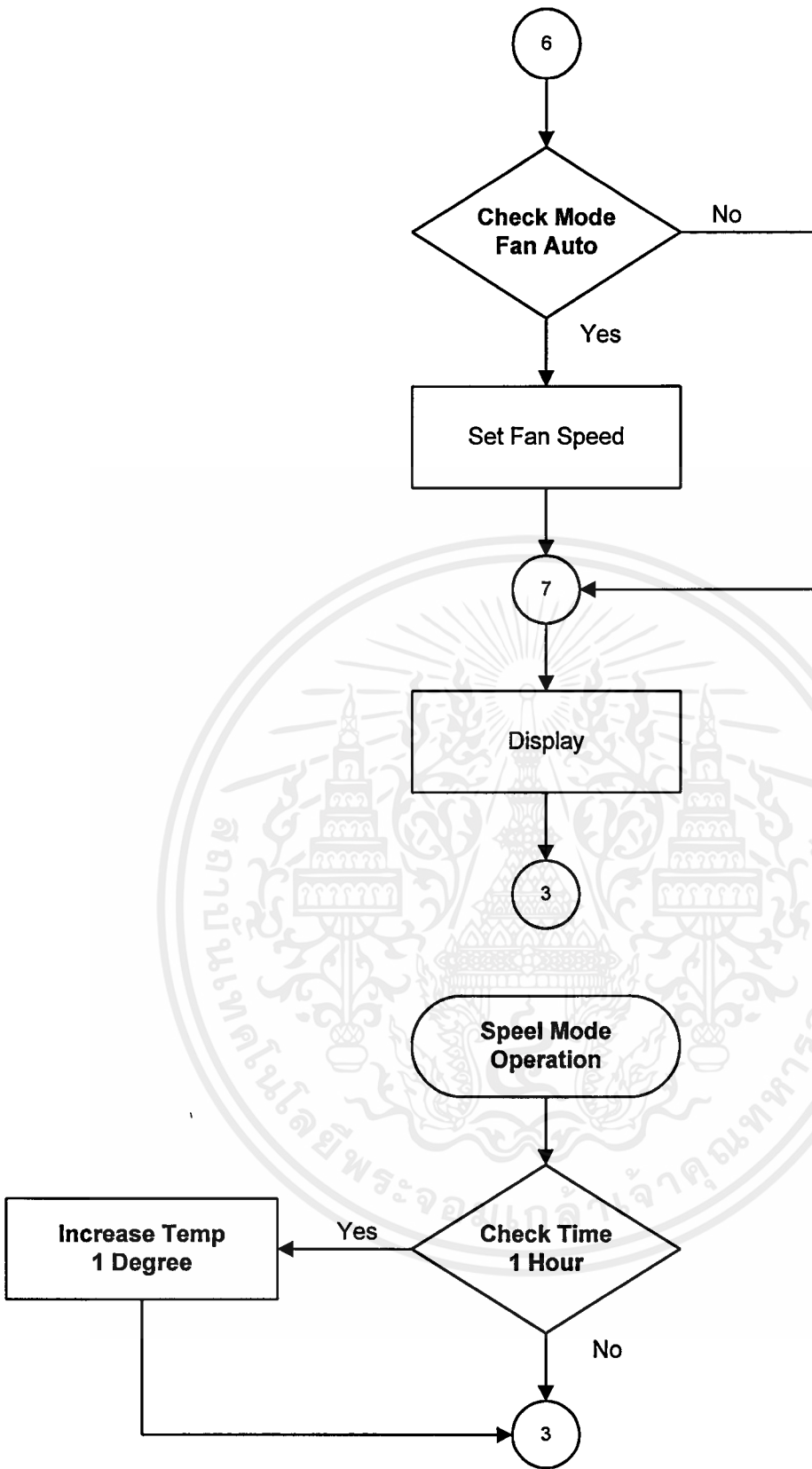
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



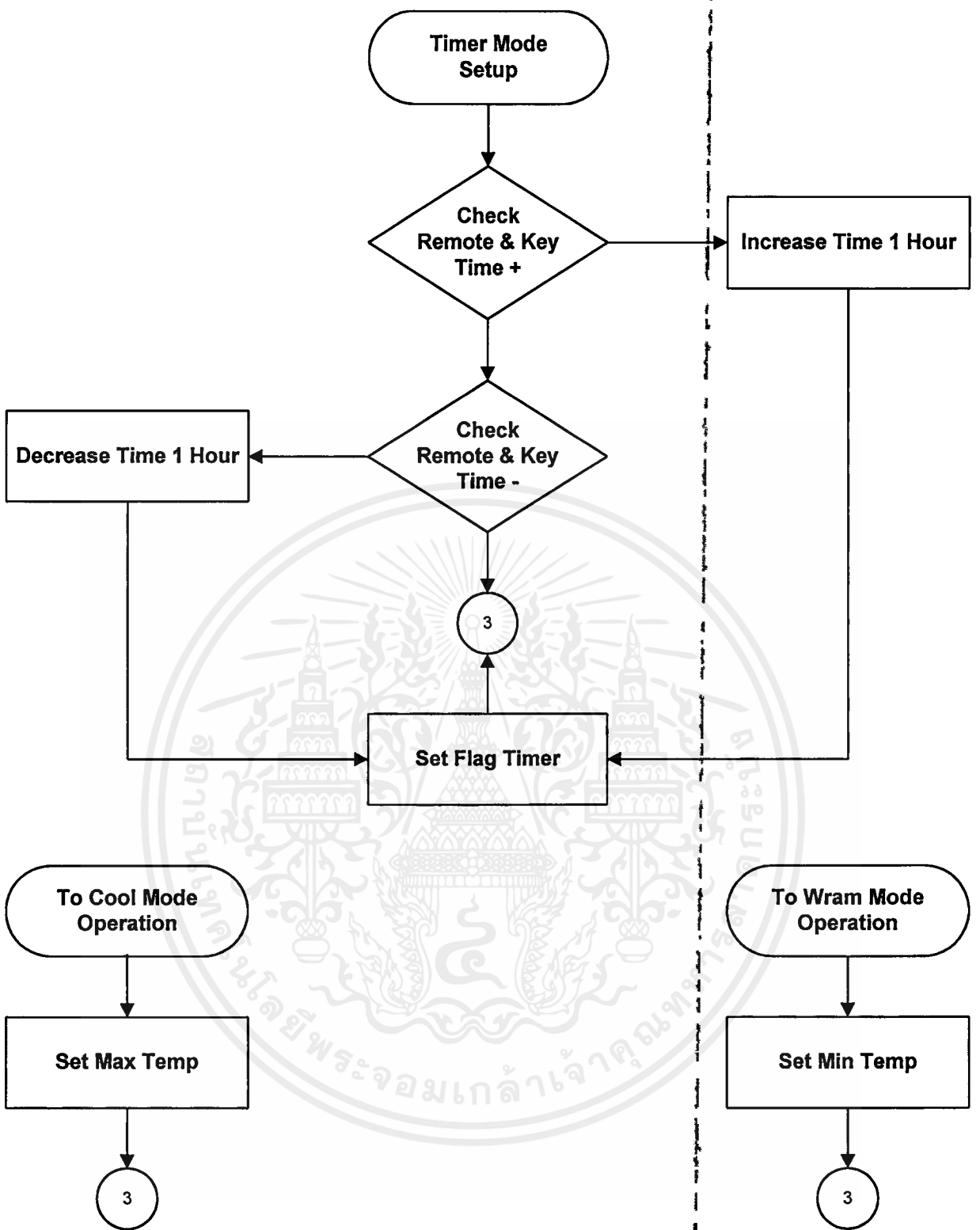
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



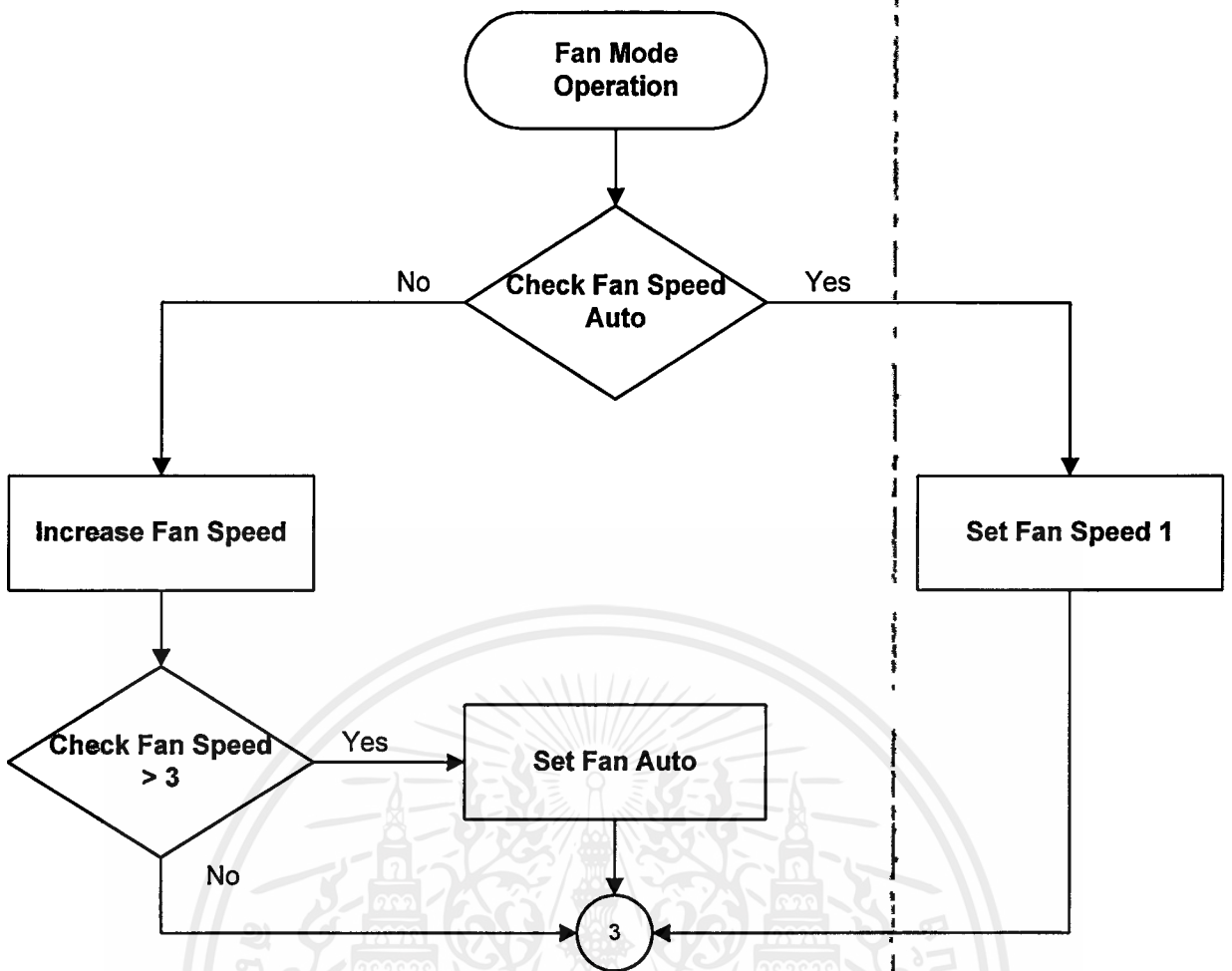
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ผนวก ง.
โปรแกรมควบคุมของโครงการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;***** PROGRAM FOR AIR CONTROLLER BY REMOTE *****
; CPU Z86E30
; BY KMITL
;*****
;
; HOF "INT8" ;INTEL OUTPUT FORMAT
; CPU "Z8.TBL" ;CPU TABLE
;
;*****
;THE FOLLOWING IS A LIST OF Z8 REGISTER NAMES
;WITH THEIR CORRESPONDING ADDRESSES.

SPL: EQU 255 ;STACK POINTER LOW
SPH: EQU 254 ;STACK POINTER HIGH
RP: EQU 253 ;REGISTER POINTER
FLAGS: EQU 252 ;PROGRAM CONTROL FLAGS
IMR: EQU 251 ;INTERRUPT MASK REGISTER
IRQ: EQU 250 ;INTERRUPT REQUEST REGISTER
IPR: EQU 249 ;INTERRUPT PRIORITY REGISTER
P01M: EQU 248 ;PORTS 0-1 MODE
P3M: EQU 247 ;PORT 3 MODE
P2M: EQU 246 ;PORT 2 MODE
PRE0: EQU 245 ;T0 PRESCALER LOAD
T0: EQU 244 ;TIMER/COUNTER 0 LOAD
PRE1: EQU 243 ;T1 PRESCALER LOAD
T1: EQU 242 ;TIMER/COUNTER 1 LOAD
TMR: EQU 241 ;TIMER MODE REGISTER
SIO: EQU 240 ;SERIAL I/O

R15: EQU 239 ;REGISTER
R14: EQU 238 ;REGISTER
R13: EQU 237 ;REGISTER
R12: EQU 236 ;REGISTER
R11: EQU 235 ;REGISTER
R10: EQU 234 ;REGISTER
R9: EQU 233 ;REGISTER
R8: EQU 232 ;REGISTER
R7: EQU 231 ;REGISTER
R6: EQU 230 ;REGISTER
R5: EQU 229 ;REGISTER
R4: EQU 228 ;REGISTER
R3: EQU 227 ;REGISTER
R2: EQU 226 ;REGISTER
R1: EQU 225 ;REGISTER
R0: EQU 224 ;REGISTER

P3: EQU 003 ;PORT 3
P2: EQU 002 ;PORT 2
P1: EQU 001 ;PORT 1
P0: EQU 000 ;PORT 0

;***** STOP CONSTANT VALUE *****

HALT: EQU 7FH
STOP: EQU 6FH
WDT: EQU 5FH
WDH: EQU 4FH

;***** EEPROM ADDRESS *****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TEMP_ADD:    EQU    02H
TCOM_ADD:    EQU    03H
FAN_ADD:     EQU    04H
STA_ADD:     EQU    05H
DISP_ADD:    EQU    06H
SWEP_ADD:    EQU    07H

```

```

;***** PINS DESCRIPTOIN *****

```

```

;P2.0 - INF          P0.0 - A (16L8)      P3.0 - TEMP (555)
;P2.1 - NC           P0.1 - B              P3.1 - AN1 DOWN
;P2.2 - NC           P0.2 - C              P3.2 - AN2 UP
;P2.3 - BUZZER      P0.3 - D              P3.3 - AN REF
;P2.4 - TRIG (555)  P0.4 - COM1 (145)    P3.4 - COMPRESSOR
;P2.5 - DI/DO (93C46) P0.5 - COM2          P3.5 - FAN HIGH
;P2.6 - CS           P0.6 - COM3          P3.6 - FAN LOW
;P2.7 - SK           P0.7 - SWEEP         P3.7 - FAN MED

```

```

;***** PINS DESCRIPTOIN *****

```

```

;P2.0 - A            P0.0 - CS0          P3.0 - TEMP (555)
;P2.1 - B            P0.1 - CS1          P3.1 - INF
;P2.2 - C            P0.2 - CS2          P3.2 -
;P2.3 - D            P0.3 - TRIG (555)   P3.3 -
;P2.4 - DI/DO (93C46) P0.4 - COMP          P3.4 - BUZZER
;P2.5 - F3           P0.5 - F1          P3.5 -
;P2.6 - SWEEP        P0.6 - SK (93C46)   P3.6 -
;P2.7 - F2           P0.7 - CS (93C46)   P3.7 -

```

```

;***** RAM AREA USE BY MAIN PROGRAM

```

```

ORG 30H

```

```

STATUS:    DFS    1    ;BIT 7 0=POWER OFF 1=POWER ON
                ;BIT 6 0=TIMER OFF 1=TIMER ON
                ;BIT 5 0=NORMAL 1=SLEEP
                ;BIT 4 0=FAN MAN. 1=FAN AUTO
                ;BIT 3 0=FEEL OFF 1=FEEL ON
                ;BIT 2 0=FAN 1=COOL
                ;BIT 1 0=compressor off 1=on
                ;BIT 0 0=checking 1=temp ready

```

```

DISP_STA:    DFS    1    ;BIT 0 FAN DISPLAY
                ;BIT 1 TEMP COM DISPLAY
                ;BIT 2 FEEL WARM DISPLAY
                ;BIT 3 FEEL COOL DISPLAY
                ;BIT 4 TIMER DISPLAY
                ;BIT 5 SLEEP MODE SECTION 1
                ;BIT 6 SLEEP MODE SECTION 2
                ;BIT 7 blink display

```

```

TEMP_SET:    DFS    1    ;
TEMP_COM:    DFS    1    ;compressor temp
FAN_SPEED:   DFS    1    ;
BUFDISP:     DFS    4    ;
COUNTRIG:    DFS    1    ;
DLYBLINK:    DFS    1    ;
SLEEP_MODE:  DFS    1    ;
SWEEP:       DFS    1    ;

```

```

BUFINF:      DFS      4      ;
BUFKEY:      DFS      1      ;
BUFKEY1:     DFS      1      ;

FAN_GEAR:    DFS      1      ;fan gear
TEMP:        DFS      1      ;room temperature
TEMP_DISP1:  DFS      1      ;
TEMP_DISP2:  DFS      1      ;

CLOCK:       DFS      1      ;
CLOCK1:      DFS      1      ;SEC/32
CLOCK2:      DFS      1      ;
SEC:         DFS      1      ;second
MIN:         DFS      1      ;minite
KEY_TIME:    DFS      1      ;blink time
TIME_MODE:   DFS      1      ;timer mode
TIME_COM:    DFS      1      ;compressor off time
CLOCK_COM:   DFS      1
BNK_TIME:    DFS      1
SLEEP_TIME:  DFS      1
INF_TIME:    DFS      1
OFF_DISP:    DFS      1
TEMP_DIS:    DFS      1
CONT_ON:     DFS      1
CONT_OFF:    DFS      1
CONT_FAN:    DFS      1
WDT_BUFF:    DFS      1
WDT_BUFF1:   DFS      1
BUZ_ON:      DFS      1
BUZ_FEQ:     DFS      1

;***** INTERRUPT VECTOR *****

      ORG      0000H

      DFB      00,0CH          ;IRQ 0 PORT 3 PIN P32
      DFB      00,0CH          ;IRQ 1 PORT 3 PIN P33
      DFB      00,0CH          ;IRQ 2 PORT 3 PIN P31
      DFB      HIGH CHK_TEMP,LOW CHK_TEMP ;IRQ 3 PORT 3 PIN P30
      DFB      HIGH TIMER,LOW TIMER      ;IRQ 4 TIMER/COUNTER0
      DFB      00,0CH          ;IRQ 5 TIMER/COUNTER1

;***** RESET condition *****

      ORG      000CH

;***** INITIALIZE PORT/TIMER AND START PROGRAM *****

INIT:      CLR      FLAGS          ;clear flags
           LD       SPL,#80H       ;set stack at add. 0080h
           SRP      #10H          ;select REG. bank1
           LD       IRQ,#00000000B ;IRQ0 rising time
           LD       P01M,#00000100B ;D2=1 internal stack
                                   ;D1,D0=00,P0=output,
           LD       P2M,#00000000B ;P2= 0-output,1-input
           LD       P3M,#00000001B ;P3=digital input
                                   ;P2=pull up (D0)

           LD       P2,#11101011B ;clear port 2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD      P3,#11011111B ;clear port 3
LD      P0,#00111111B ;clear port 1
LD      IMR,#00011000B ;INT=T0,T1
CLR     BUZ_ON ;buzzer off

LD      R13,#3 ;delay power on
INIT_DEL1: LD      R14,#0 ;
INIT_DEL2: LD      R15,#0 ;
DJNZ   R15,$ ;
DJNZ   R14,INIT_DEL2 ;
DJNZ   R13,INIT_DEL1 ;

PUSH   STATUS ;save status
CALL   WRITE_EN ;enable EEPROM
CALL   READ_CODE ;read EEPROM
JR     C,INITL1 ;
LD     STATUS,#10010100B;INITL EEPROM
LD     TEMP_SET,#0AH ;
LD     TEMP_COM,TEMP_SET;
LD     FAN_SPEED,#00H ;
LD     SWEEP,#00H ;
CLR    TIME_MODE ;
CALL   WRITE_CODE ;
JR     C,INITL1 ;

LD     R0,#05H ;EEPROM error
EEP_ERR: CALL   BUZZER ;
CALL   DELAY ;
CALL   DELAY ;
CALL   DELAY ;
CALL   DELAY ;
DJNZ   R0,EEP_ERR ;

INITL1: TM     STATUS,#00001000B;check feel
JR     NZ,INITL1_01 ;feel mode

INITL1_0: LD     TEMP_COM,TEMP_SET;normal mode
INITL1_01: CP     WDT_BUFF,#3AH ;
JR     Z,WDT_IN ;WDT INT.
POP    CLOCK ;cancle old status
CLR    DISP_STA ;clear buffer
CLR    CLOCK ;
CLR    CLOCK1 ;
CLR    CLOCK2 ;
CLR    CLOCK_COM ;
CLR    TIME_MODE ;
AND    STATUS,#10010100B;new status
JR     INITL1_1 ;

WDT_IN: POP    STATUS ;use old status

INITL1_1: AND    STATUS,#1111100B;set status
CLR    COUNTRIG ;
CLR    BUFKEY ;
CLR    BUFKEY1 ;
CLR    KEY_TIME ;
CLR    SLEEP_TIME ;
AND    DISP_STA,#10010011B
CLR    OFF_DISP ;
CLR    TEMP_DIS ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR      CONT_ON      ;
CLR      CONT_OFF     ;
LD       TIME_COM,#01H ;

EI
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CALL     READTEMP
CALL     DELAY
CP       WDT_BUFF,#3AH
JR       Z,INITL1_2
LD       WDT_BUFF,#3AH
CALL     BUZZER

INITL1_2: LD     BUFDISP,#0BH
          LD     BUFDISP+1,#0BH
          CLR    BUFDISP+2

          EI
          TM     STATUS,#10000000B
          JR     Z,INITL4

INITL2:  TM     STATUS,#00001000B
          JR     Z,INITL3
          CALL   DISP_FEEL
          JR     INITL3_1

INITL3:  LD     R11,TEMP
          CALL   FIND_DISP
          CALL   DISP_TEMP

INITL3_1: CALL   SET_STATUS

INITL4:  LD     PRE0,#11001001B ;T0=modulo,pre0=64°
          LD     T0,#2          ;T0 counter = 80 °
          LD     TMR,#00000011B ;enable count and load T0
          LD     CONT_FAN,#2    ;
          CALL   DELAY1
          CALL   CHK_SWEEP     ;

;***** MAIN PROGRAM *****
;

MAIN:    DFB     WDT
          TM     P3,#00000010B ;check INF
          JR     NZ,MAIN1      ;non INF active
          LD     COUNTRIG,#02H ;
          CALL   INF_IN1       ;read INF key
          CP     BUFKEY,#00H   ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JR      NZ,KEY_ON      ;
JR      TIMER_CHK

MAIN1:  CALL  SCAN_KEY      ;read switch key
        CP   BUFKEY,#00H   ;
        JR   NZ,KEY_ON     ;

;***** CHECK TIMER *****

TIMER_CHK:  TM   STATUS,#0100000B ;
           JR   Z,MAIN      ;TIMER OFF

           CP   TIME_MODE,#00H  ;check timer
           JR   NZ,MAIN      ;
           AND  STATUS,#10111111B ;
           JP   POWER_CHG     ;

;***** KEY INF ACTIVE *****

KEY_ON:    JR   TIMER_KEY      ;CHECK INPUT KEY

;***** TIMER MODE KEY *****

TIMER_KEY:  CP   BUFKEY,#07H   ;timer ON-OFF key
           JR   NZ,TIMER_UP   ;
TIMER_KEY1: CALL  TIMER_SET    ;
           TM   STATUS,#0100000B ;
           JR   NZ,END_TIMER  ;
           JP   END_KEY2     ;

TIMER_ERR:  JP   KEY_ERR      ;

;***** TIMER UP KEY *****

TIMER_UP:  CP   BUFKEY,#08H   ;timer up key
           JR   NZ,TIMER_DW   ;
           TM   STATUS,#0100000B ;timer set mode
           JR   Z,TIMER_ERR   ;
           CP   TIME_MODE,#0FH ;max. 15 hour
           JR   Z,END_TIMER   ;
           INC  TIME_MODE     ;
           JR   END_TIMER     ;

;***** TIMER DOWN KEY *****

TIMER_DW:  CP   BUFKEY,#09H   ;timer down key
           JR   NZ,POWER_KEY  ;check power status
           TM   STATUS,#0100000B ;timer set mode
           JR   Z,TIMER_ERR   ;
           CP   TIME_MODE,#01H ;min. 1 hour
           JR   Z,END_TIMER   ;
           DEC  TIME_MODE     ;

END_TIMER: LD   R6,TIME_MODE  ;set display
           CALL HEX_BCD      ;
           AND  DISP_STA,#01101100B ;
           OR   DISP_STA,#00010000B ;
           LD   BUFDISP,R7   ;
           LD   BUFDISP+1,R6 ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JP      END_KEY1      ;

;***** POWER ON-OFF KEY *****

POWER_KEY:  CP      BUFKEY,#03H      ;power key
            JR      NZ,POWER_CHK      ;power key active
            CALL    CLR_BLINK        ;
POWER_CHG:  XOR      STATUS,#1000000B  ;
            TM      STATUS,#1000000B  ;
            JR      NZ,POWER_ON      ;
            LD      BUFDISP,#0BH      ;power off key
            LD      BUFDISP+1,#0BH    ;clear display
            CLR     BUFDISP+2        ;
            CALL    COM_OFF          ;compressor off
            OR      P2,#1110000B     ;fan off F2,F3,sweep
            OR      P0,#0010000B     ;fan off F1
            AND     STATUS,#1001111B  ;clear timer and sleep
            CALL    WRITE_CODE       ;
            JP      END_KEY2        ;

POWER_ON:   CALL    CHK_SWEEP        ;
            CLR     TEMP_DIS         ;
            OR      STATUS,#10000100B ;
            AND     STATUS,#10011100B ;power on
            TM      STATUS,#00001000B ;
            JR      NZ,POWER_ON2     ;
            CLR     DISP_STA         ;
POWER_ON1:  CALL    SET_STATUS        ;
            CALL    WRITE_CODE       ;
            JP      END_KEY2        ;

POWER_ON2:  LD      BUFDISP,#0FH      ;
            LD      BUFDISP+1,#00H    ;
            JR      POWER_ON1        ;

;***** CHECK POWER STATUS FOR CHECK NEXT KEY *****

POWER_CHK:  TM      STATUS,#1000000B  ;
            JR      Z,POWER_CHK1     ;power off
            JR      F_C_KEY          ;
POWER_CHK1: CLR     BUFKEY           ;
            JP      MAIN             ;

;***** COOL-FAN KEY *****

F_C_KEY:   CP      BUFKEY,#01H      ;
            JR      NZ,FAN_KEY       ;
            AND     STATUS,#1101111B ;
            CLR     SLEEP_TIME      ;
            LD      SLEEP_MODE,#0    ;
            AND     DISP_STA,#1001111B ;
            LD      TEMP_COM,TEMP_SET ;
            TM      STATUS,#00001000B ;
            JR      NZ,FC_KEY1       ;
            TM      DISP_STA,#00001100B ;
            JR      NZ,FC_KEY1       ;
            JR      FC_KEY2          ;

FC_KEY1:   AND     STATUS,#11110111B  ;clear feel mode
            AND     DISP_STA,#01100000B ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL CLR_BLINK ;
LD TEMP_COM,TEMP_SET ;set normal temp com
LD R11,TEMP ;
CALL FIND_DISP ;
CALL DISP_TEMP ;
CALL SET_STATUS ;
CALL WR_STA ;
CALL WR_FEEL ;
JP END_KEY2 ;

FC_KEY2: CALL MODE_KEY ;change fan or cool
JR FC_KEY1 ;

;***** SET FAN SPEED *****

FAN_KEY: CP BUFKEY,#02H
JR NZ,SLEEP_KEY
TM DISP_STA,#0000001B
JR NZ,FAN_KEY1
CALL DISP_FAN
AND DISP_STA,#01101100B
OR DISP_STA,#0000001B
JP END_KEY1

FAN_KEY1: CALL SET_FAN
CALL SET_STATUS
CALL WR_STA
CALL WR_FAN
JP END_KEY1

;***** SLEEP MODE KEY *****

SLEEP_KEY: CP BUFKEY,#04H
JR NZ,FEEL_W
TM STATUS,#00000100B
JP Z,END_KEY2
XOR STATUS,#00100000B
JR Z,SLEEP_OFF
LD SLEEP_MODE,#0
CLR SLEEP_TIME
CALL SET_STATUS
JP END_KEY2

SLEEP_OFF: CLR SLEEP_TIME
AND DISP_STA,#10011111B
LD TEMP_COM,TEMP_SET
CALL SET_STATUS
JP END_KEY2

;***** FEEL WARM KEY *****

FEEL_W: CP BUFKEY,#0BH ;
JR NZ,FEEL_C ;
CALL CLR_BLINK ;
AND STATUS,#11110111B ;
OR STATUS,#00000100B ;
CALL SET_STATUS ;
LD TEMP_COM,#02H ;set low temp
AND DISP_STA,#11100000B
OR DISP_STA,#00000100B ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD      BUFDISP,#0FH      ;
LD      BUFDISP+1,#0DH    ;
JP      END_KEY2          ;

;***** FEEL COOL KEY *****

FEEL_C:  CP      BUFKEY,#0AH      ;
        JR      NZ,OK_KEY        ;
        CALL    CLR_BLINK        ;
        AND     STATUS,#11110111B ;
        LD      TEMP_COM,#0FH     ;set high temp
        AND     DISP_STA,#11100000B ;
        OR      DISP_STA,#00001000B ;
        LD      BUFDISP,#0FH     ;
        LD      BUFDISP+1,#0EH    ;
        CALL    COM_OFF          ;off compressor
        JP      END_KEY2        ;

;***** FEEL OK KEY *****

OK_KEY:  CP      BUFKEY,#0CH      ;
        JR      NZ,CHK_FEEL      ;
        TM      DISP_STA,#00001100B ;
        JR      Z,OK_ERR         ;
        LD      BUFDISP,#0FH     ;
        LD      BUFDISP+1,#00H    ;
        OR      STATUS,#00001000B ;
        LD      TEMP_COM,TEMP     ;
        CALL    WR_STA           ;
        CALL    WR_FEEL          ;
        JP      END_KEY2        ;

OK_ERR:  JP      KEY_ERR         ;

;***** CHECK FEEL MODE FOR DISABLE KEY *****

CHK_FEEL: TM      DISP_STA,#00001100B ;feel mode
        JP      NZ,KEY_ERR       ;

;***** UP TEMP COM KEY *****

SET_COM_UP: CP      BUFKEY,#05H      ;
        JR      NZ,SET_COM_DWN    ;
        TM      DISP_STA,#00000010B ;
        JR      NZ,SET_COM1      ;
        LD      R11,TEMP_SET     ;
        LD      TEMP_COM,TEMP_SET ;
        CALL    DISP_TEMP        ;
        AND     DISP_STA,#11100000B ;
        OR      DISP_STA,#00000010B ;
        JP      END_KEY1        ;

SET_COM1: CALL    COM_UP          ;
        CALL    WR_TEMP          ;
        CLR     SLEEP_TIME       ;
        AND     DISP_STA,#10011111B ;
        JP      END_KEY1        ;

;***** DOWN TEMP COM KEY *****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SET_COM_DWN:    CP      BUFKEY,#06H
                JR      NZ,SWEEP_KEY
                TM      DISP_STA,#00000010B
                JR      NZ,SET_COM2
                LD      R11,TEMP_SET
                LD      TEMP_COM,TEMP_SET
                CALL    DISP_TEMP
                AND     DISP_STA,#11100000B
                OR      DISP_STA,#00000010B
                JR      END_KEY1

```

```

SET_COM2:      CALL    COM_DWN
                CALL    WR_TEMP
                CLR     SLEEP_TIME
                AND     DISP_STA,#10011111B
                JR      END_KEY1

```

,***** SWEEP FAN ON OFF *****

```

SWEEP_KEY:     CP      BUFKEY,#0DH
                JR      NZ,KEY_ERR
                XOR     P2,#01000000B
                TM      P2,#01000000B
                JR      Z,SWEEP_K1
                LD      SWEEP,#00H
                CALL    WR_SWEEP
                JR      END_KEY2

```

```

SWEEP_K1:      LD      SWEEP,#0FFH
                CALL    WR_SWEEP
                JR      END_KEY2

```

```

CHK_SWEEP:     CP      SWEEP,#00H
                JR      NZ,CHK_SW1
                OR      P2,#01000000B
                RET

```

```

CHK_SW1:      LD      SWEEP,#0FFH
                AND     P2,#10111111B
                RET

```

,***** END OF SET KEY 1 *****

```

;SET BLINK DISPLAY
;SEND SOUND

```

```

END_KEY1:     CALL    SET_BLINK      ;
END_KEY2:     CALL    BUZZER        ;
KEY_ERR:      CLR     BUFKEY        ;
                JP      MAIN        ;

```

,***** KEY INPUT CONTORL SUB. *****

```

;KEY
;

```

,***** KEY FAN COOL *****

```

MODE_KEY:     XOR     STATUS,#00000100B
                TM      STATUS,#00000100B
                JR      NZ,END_MODE1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TM STATUS,#00000010B
JR Z,END_MODE
CALL COM_OFF
END_MODE: RET
END_MODE1: RET

;***** KEY FAN SPEED *****

SET_FAN: DEC FAN_SPEED
AND FAN_SPEED,#00000011B
CP FAN_SPEED,#00H
JR NZ,SET_FAN1
OR STATUS,#00010000B
JR SET_FAN2

SET_FAN1: AND STATUS,#11101111B
LD FAN_GEAR,FAN_SPEED
LD CONT_FAN,#3

SET_FAN2: CALL DISP_FAN
CALL CHK_FAN
RET

;***** CHANGE TEMP COMPRESSOR *****

COM_UP: INC TEMP_SET
AND TEMP_SET,#0FH
CP TEMP_SET,#00H
JR NZ,COM_KEY1
LD TEMP_SET,#01H

COM_KEY1: LD R11,TEMP_SET
CALL DISP_TEMP
LD TEMP_COM,TEMP_SET
RET

;*****

COM_DWN: DEC TEMP_SET
AND TEMP_SET,#0FH
CP TEMP_SET,#00H
JR NZ,COM_KEY2
LD TEMP_SET,#0FH

COM_KEY2: LD R11,TEMP_SET
CALL DISP_TEMP
LD TEMP_COM,TEMP_SET
RET

;***** DISPLAY FAN MODE *****

DISP_FAN: LD BUFDISP,#0FH
CP FAN_SPEED,#00H
JR NZ,DISP_FAN1
LD BUFDISP+1,#0AH
RET

DISP_FAN1: LD BUFDISP+1,FAN_SPEED
RET

;***** SET TIMER ON-OFF *****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TIMER_SET:      DFB      WDT
                XOR      STATUS,#01000000B      ;toggle key
                TM       STATUS,#01000000B      ;
                JR       Z,SET_OFF              ;
                CLR      SEC                    ;set timer on
                CLR      MIN                    ;start sec. min.
                LD       TIME_MODE,#06H        ;setart time at 6 hour
                TM       STATUS,#10000000B      ;check on-off status
                JR       NZ,SET_ON              ;power on
                OR       BUFDISP+2,#00000100B    ;set display time status
                RET

SET_ON:         CALL     SET_STATUS              ;display status
                RET

SET_OFF:        CLR      TIME_MODE              ;disable timer
                AND      DISP_STA,#11101111B    ;
                CALL     CLR_BLINK              ;
                TM       STATUS,#10000000B      ;power off
                JR       NZ,SET_OFF2           ;
                LD       BUFDISP,#0BH          ;
                LD       BUFDISP+1,#0BH        ;
                CLR      BUFDISP+2            ;
SET_OFF1:       RET

SET_OFF2:       TM       DISP_STA,#00001000B    ;
                JR       Z,SET_OFF4           ;
SET_OFF3:       CALL     DISP_FEEL             ;
                CALL     SET_STATUS            ;
                RET

SET_OFF4:       TM       DISP_STA,#00000100B    ;
                JR       NZ,SET_OFF3           ;
                LD       R11,TEMP              ;
                CALL     FIND_DISP             ;
                CALL     DISP_TEMP            ;
                CALL     SET_STATUS            ;
                RET

;***** SET STATUS FOR DISPLAY *****

SET_STATUS:     LD       R15,#00H              ;
                TM       STATUS,#00000100B      ;fan or cool
                JR       Z,SET_STA1            ;
                OR       R15,#00010000B        ;cool mode
                JR       SET_STA2              ;

SET_STA1:       OR       R15,#00000001B        ;fan mode
SET_STA2:       TM       STATUS,#00010000B      ;fan auto
                JR       Z,SET_STA3            ;
                OR       R15,#00000010B        ;set auto

SET_STA3:       TM       STATUS,#00100000B      ;sleep
                JR       Z,SET_STA4            ;
                OR       R15,#00001000B        ;set sleep

SET_STA4:       TM       STATUS,#01000000B      ;timer
                JR       Z,END_SET             ;
                OR       R15,#00000100B        ;set timer

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

END_SET:      TM      P0,#00010000B
              JR      NZ,END_SET1
              OR      STATUS,#00000010B
              OR      R15,#00100000B
END_SET1:    AND      BUFDISP+2,#11000000B ;
              OR      BUFDISP+2,R15 ;
              RET      ;

;***** SET BLINK DISPLAY *****

SET_BLINK:   OR      DISP_STA,#10000000B
              LD      BNK_TIME,#6
              RET

CLR_BLINK:   AND      DISP_STA,#01111111B
              CLR     BNK_TIME
              RET

;***** TRIG & READING TEMPURATURE *****

READTEMP:    DI
              AND     P0,#11110111B ;
              NOP     ;trig 555
              OR      P0,#00001000B ;
              AND     TMR,#11110011B
              LD      PRE1,#00100010B ;T1=single pass,pre1=50
              LD      T1,#00 ;T1 counter = 256
              OR      TMR,#00001100B ;enable count and load T1
              AND     STATUS,#11111110B ;count temp
              EI
              RET     ;back

;***** SET DISPLAY FEEL SYMBOL *****

DISP_FEEL:   DFB      WDT
              TM      STATUS,#00001000B
              JR      Z,DISP_F1
              LD      BUFDISP,#0FH
              LD      BUFDISP+1,#00H
              RET

DISP_F1:     TM      DISP_STA,#00000100B
              JR      Z,DISP_F2
              LD      BUFDISP,#0FH
              LD      BUFDISP+1,#0DH
              RET

DISP_F2:     LD      BUFDISP,#0FH
              LD      BUFDISP+1,#0EH
              RET

;***** FIND DISPLAY TEMPURATURE *****
;USE R8,R9,R10,R4,R5,R6,R11

DISP_TEMP:   DFB      WDT
              TM      STATUS,#00001000B
              JR      NZ,DISP_FEEL
              TM      DISP_STA,#00001100B
              JR      NZ,DISP_FEEL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD      TEMP_DISP1,#01H
LD      TEMP_DISP2,#06H
AND     R11,#0FH

DISP_T1:  DJNZ   R11,DISP_T2
LD      BUFDISP,TEMP_DISP1
LD      BUFDISP+1,TEMP_DISP2
END_DP:   RET

DISP_T2:  INC     TEMP_DISP2
CP      TEMP_DISP2,#0AH
JR      NZ,DISP_T1
INC     TEMP_DISP1
CLR     TEMP_DISP2
JR      DISP_T1

;***** FIND TEMP DISPLAY *****
;INPUT  = R11
;OUT    = R11

FIND_DISP: DFB     WDT
TM        STATUS,#00001000B
JR        NZ,DISP_FEEL
TM        DISP_STA,#00001100B
JR        NZ,DISP_FEEL
TM        R11,#00010000B
JR        Z,FIND_TEND2
AND       R11,#0FH
OR        BUFDISP+2,#01000000B
CP        TEMP_DIS,#00H
JR        Z,FIND_TEND2
CP        TEMP_DIS,R11
JR        Z,FIND_TEND1
INC       TEMP_DIS
CP        TEMP_DIS,R11
JR        NZ,FIND_TEND1
DEC       R11
FIND_TEND1: LD     TEMP_DIS,R11
RET

FIND_TEND2: LD     TEMP_DIS,R11
AND       BUFDISP+2,#10111111B
RET

;***** SCAN DISPLAY *****

SCAN:     PUSH   R15
SCAN1:    CP     COUNTRIG,#03H      ;scan seg1 seg2
JR        ULT,SCAN_LED            ;comm 5,6 is segment

;***** SCAN SEGMENT *****

SCAN_SEG1: TM     DISP_STA,#10000000B  ;check blink
JR        Z,OUT_SEG               ;
DEC       DLYBLINK                 ;
CP        COUNTRIG,#05H           ;
JP        Z,SCAN_SEG3             ;
TM        DLYBLINK,#00100000B     ;
JR        NZ,OUT_SEG              ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

AND    P2,#11110000B    ;
OR     P2,#0BH         ;
AND    P0,#11111000B    ;
OR     P0,COUNTRIG     ;
JR     END_SCAN        ;

OUT_SEG:  CP    COUNTRIG,#03H    ;out segment 1st
JR     NZ,SCAN_SEG2      ;
AND    P2,#11110000B    ;
OR     P2,BUFDISP+1     ;
AND    P0,#11111000B    ;
OR     P0,COUNTRIG     ;
JR     END_SCAN        ;

SCAN_SEG2: CP    COUNTRIG,#04H    ;out segment 2nd
JR     NZ,SCAN_SEG3      ;
AND    P2,#11110000B    ;
OR     P2,BUFDISP       ;
AND    P0,#11111000B    ;
OR     P0,COUNTRIG     ;
JR     END_SCAN        ;

SCAN_SEG3: LD    COUNTRIG,#00H    ;
AND    P2,#11110000B    ;
OR     P2,#0BH         ;
POP    R15              ;
RET                    ;

;***** SCAN LED *****
SCAN_LED: OR    P2,#00001100B    ;off led power
OR     P0,#00000111B    ;off comm
AND    P0,#11111101B    ;

CP    COUNTRIG,#00H    ;LED 1,LED 4
JR     NZ,SCAN_LED1      ;
LD    R15,#01000000B    ;LED 1
CALL  SET_LED1         ;set on or off
LD    R15,#00001000B    ;LED 4
CALL  SET_LED2         ;set on or off
JR     LED_COM          ;

SCAN_LED1: CP    COUNTRIG,#01H    ;LED 2,LED 5
JR     NZ,SCAN_LED2      ;
LD    R15,#00000100B    ;LED 2
CALL  SET_LED1         ;set on or off
LD    R15,#00000010B    ;LED 5
CALL  SET_LED2         ;set on or off
JR     LED_COM          ;

SCAN_LED2: CP    COUNTRIG,#02H    ;LED 3,LED 6
JR     NZ,SCAN_LED3      ;
LD    R15,#00010000B    ;LED 3
CALL  SET_LED1         ;set on or off
LD    R15,#10000000B    ;LED 6
CALL  SET_LED2         ;set on or off
JR     LED_COM          ;

SCAN_LED3: LD    COUNTRIG,#00H    ;start led com1
JR     END_SCAN        ;exit

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LED_COM:      AND    P0,#11111000B      ;
              OR     P0,COUNTRIG        ;
END_SCAN:    INC    COUNTRIG           ;
END_SCAN1:   POP    R15                 ;
              RET     ;

;*****

SET_LED1:    TM     BUFDISP+2,R15        ;blink power led
              JR     Z,LED_OFF          ;set off
              AND    P2,#11111011B     ;set on
LED_OFF:     RET     ;

SET_LED2:    TM     BUFDISP+2,R15        ;
              JR     Z,LED_OFF          ;
              AND    P2,#11110111B     ;
              RET     ;

;***** SCAN KEYBORD *****

SCAN_KEY:    DFB    WDT
              CP     COUNTRIG,#05H
              JR     NZ,KEY_SC1
              PUSH   P0
              PUSH   P2
              OR     P0,#00000111B
              NOP
              OR     P2,#00000111B
              LD     P2M,#00000011B     ;KEY INPUT
              LD     R15,#06H           ;power key
              TM     P2,#00000010B     ;
              JP     Z,KEY_SC           ;power key on
              LD     R15,#01H           ;mode key
              TM     P2,#00000001B     ;
              JP     Z,KEY_SC           ;mode key on

              DEC    P0                 ;COMM 1
              LD     R15,#02H           ;temp up key
              TM     P2,#00000010B     ;
              JR     Z,KEY_SC           ;temp up key on
              LD     R15,#03H           ;temp down
              TM     P2,#00000001B     ;
              JR     Z,KEY_SC           ;temp down key on

              LD     P2M,#00000000B     ;
              POP    P2
              POP    P0
              CLR    BUFKEY1
              LD     COUNTRIG,#00H
              RET

KEY_SC:      DFB    WDT
              LD     P2M,#00000000B
              POP    P2
              POP    P0
              CP     BUFKEY1,#00H
              JP     NZ,KEY_SC1
              LD     BUFKEY1,R15
              LD     BUFKEY,R15

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD      COUNTRIG,#00H
KEY_SC1:  RET

;*****

HEX_BCD:  CLR      R7
HEX_BCD1: CP      R6,#09H
          JR      LE,HEX_BCD2
          SUB     R6,#0AH
          INC     R7
HEX_BCD2:  RET

;***** CHECK COMPRESSOR ON-OFF *****

CHK_COM:  DFB      WDT
          TM      STATUS,#1000000B      ;POWER
          JP      Z,COM_EXIT
          TM      STATUS,#00000100B     ;FAN OR COOL
          JP      Z,CHK_OFF
          TM      STATUS,#00100000B     ;SLEEP
          JP      NZ,SLEEP_COM
NORMAL_COM: LD      R7,TEMP
          AND     R7,#0FH
          CP      R7,TEMP_COM
          JP      UGT,CHK_ON
          JR      ULT,CHK_OFF
          LD      R8,TEMP_COM
          OR      R8,#00010000B
          CP      R8,TEMP
          JR      Z,CHK_OFF
          JR      COM_EXIT0
CHK_OFF:  CP      TIME_COM,#00H
          JR      NZ,COM_EXIT
          TM      STATUS,#00000010B
          JR      Z,COM_EXIT0
          INC     CONT_OFF
          CP      CONT_OFF,#5
          JR      NZ,COM_EXIT
COM_OFF:  DFB      WDT
          AND     BUFDISP+2,#11011111B
          AND     STATUS,#11111101B
          CP      TIME_COM,#00H
          JR      NZ,COM_OFF1
          OR      P0,#00010000B
          CLR     CLOCK_COM
          LD      TIME_COM,#1
          CLR     CONT_ON
          CLR     CONT_OFF
COM_OFF1:  RET
CHK_ON:  DFB      WDT
          CP      TIME_COM,#00H
          JR      NZ,COM_EXIT
          TM      STATUS,#00000010B
          JR      NZ,COM_EXIT
          INC     CONT_ON
          CP      CONT_ON,#10
          JR      NZ,COM_EXIT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

COM_ON:      DFB      WDT
             CP       TIME_COM,#00H
             JR       NZ,COM_EXIT
             AND      P0,#11101111B
             OR       STATUS,#00000010B
             OR       BUFDISP+2,#00100000B
             CLR      CLOCK_COM
             LD       TIME_COM,#1
COM_EXIT0:   CLR      CONT_ON
             CLR      CONT_OFF
COM_EXIT:    RET

```

,***** SLEEP COMPRESSOR *****

```

SLEEP_COM:  DFB      WDT
             CP       SLEEP_MODE,#00H
             JR       NZ,SLEEP_M1
             LD       R7,TEMP
             AND      R7,#0FH
             CP       R7,TEMP_COM
             JP       UGT,CHK_ON ;TEMP > TEMP COMP
             JR       ULT,SLEEP_C1
             TM       TEMP,#00010000B
SLEEP_C1:   CLR      SLEEP_TIME
             INC      SLEEP_MODE
             CALL     BUZZER
             JP       CHK_OFF

```

```

SLEEP_M1:   DFB      WDT
             CP       SLEEP_MODE,#01H
             JR       NZ,SLEEP_M2
             CP       SLEEP_TIME,#30
             JP       ULT,NORMAL_COM
             CLR      SLEEP_TIME
             INC      SLEEP_MODE
             CALL     BUZZER
             CALL     DELAY
             CALL     BUZZER
             JP       COM_EXIT0

```

```

SLEEP_M2:   DFB      WDT
             CP       SLEEP_MODE,#02H
             JR       NZ,SLEEP_M3
             CP       SLEEP_TIME,#30
             JR       UGE,SLEEP_M21
             LD       R7,TEMP
             AND      R7,#0FH
             CP       R7,TEMP_COM
             JP       ULE,CHK_OFF
             LD       R8,TEMP_COM
             INC      R8
             CP       R7,R8
             JP       UGT,CHK_ON
             TM       TEMP,#00010000B
             JP       Z,CHK_ON
             JR       COM_EXIT0

```

```

SLEEP_M21:  DFB      WDT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR      SLEEP_TIME
INC      SLEEP_MODE
CALL    BUZZER
CALL    DELAY
CALL    BUZZER
CALL    DELAY
CALL    BUZZER
JP      COM_EXITO

SLEEP_M3:  DFB      WDT
            CP      SLEEP_MODE,#03H
            JR      Z,SLEEP_M31
            CLR     SLEEP_MODE
            CLR     SLEEP_TIME
            AND     STATUS,#11011111B
            RET

SLEEP_M31: DFB      WDT
            LD      R7,TEMP
            AND     R7,#0FH
            LD      R8,TEMP_COM
            INC     R8
            CP      R7,R8
            JP      ULT,CHK_OFF
            JP      UGT,CHK_ON
            TM      TEMP,#00010000B
            JP      NZ,CHK_OFF
            JP      COM_EXITO

;***** CHECK FAN SPEED *****

CHK_FAN:   TM      STATUS,#10000000B
            JR      NZ,CHK_FAN0
            RET

CHK_FAN0:  TM      STATUS,#00010000B      ;FAN AUTO
            JR      Z,CHK_FAN1
            TM      STATUS,#00100000B
            JR      NZ,SLEEP_FAN

NORMAL_FAN: DFB     WDT
            LD      R7,TEMP
            AND     R7,#0FH
            CP      R7,TEMP_COM
            JP      ULT,FAN_SP1      ;TEMP < TEMP COMP
            JR      UGT,CHK_F01      ;TEMP > TEMP COMP
            TM      TEMP,#00010000B ;0.5
            JP      NZ,FAN_SP1      ;TEMP = TEMP COMP - 0.5

CHK_F00:   CP      FAN_GEAR,#02H      ;FROM SP2
            JP      Z,FAN_SP2
            JP      FAN_SP1

CHK_F01:   LD      R8,TEMP_COM
            INC     R8
            CP      R8,R7
            JR      NZ,CHK_F02
            TM      TEMP,#00010000B
            JP      Z,FAN_SP2
            JR      CHK_F00

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CHK_F02:      DFB      WDT
              INC      R8
              CP       R8,R7
              JP       Z,FAN_SP2
              INC      R8
              CP       R8,R7
              JP       UGT,FAN_SP3
              TM       TEMP,#00010000B
              JP       Z,FAN_SP3
              CP       FAN_GEAR,#02H
              JP       Z,FAN_SP2
              JP       FAN_SP3

```

```

CHK_FAN1:    DFB      WDT
              CP       FAN_SPEED,#01H
              JP       Z,FAN_SP1
              CP       FAN_SPEED,#02H
              JP       Z,FAN_SP2
              CP       FAN_SPEED,#03H
              JP       Z,FAN_SP3
              OR       STATUS,#00010000B
              LD       FAN_SPEED,#00H
              JP       FAN_SP1

```

,***** SLEEP FAN *****

```

SLEEP_FAN:   DFB      WDT
              CP       SLEEP_MODE,#01H
              JR       ULE,NORMAL_FAN
              CP       SLEEP_MODE,#02H
              JR       NZ,SLEEP_FAN1
              LD       R7,TEMP
              AND      R7,#0FH
              CP       R7,TEMP_COM
              JP       ULE,FAN_SP1
              LD       R8,TEMP_COM
              INC      R8
              CP       R8,R7
              JR       ULT,SLEEP_F1
              CP       FAN_GEAR,#02H
              JP       Z,FAN_SP2
              JP       FAN_SP1

```

```

SLEEP_F1:    DFB      WDT
              INC      R8
              CP       R8,R7
              JP       Z,FAN_SP2
              INC      R8
              CP       R8,R7
              JP       ULT,FAN_SP3
              TM       TEMP,#00010000B
              JP       Z,FAN_SP3
              CP       FAN_GEAR,#02H
              JP       Z,FAN_SP2
              JP       FAN_SP3

```

```

SLEEP_FAN1:  DFB      WDT
              LD       R7,TEMP
              AND      R7,#0FH
              LD       R8,TEMP_COM

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC      R8
CP       R7,R8
JP       ULT,FAN_SP1      ;TEMP < TEMP COMP
JR       UGT,CHK_A01     ;TEMP > TEMP COMP
TM       TEMP,#00010000B ;0.5
JP       NZ,FAN_SP1      ;TEMP = TEMP COMP - 0.5
CHK_A00: CP       FAN_GEAR,#02H ;FROM SP2
JP       Z,FAN_SP2      ;
JP       FAN_SP1        ;

CHK_A01: INC      R8
CP       R8,R7
JR       NZ,CHK_A02
TM       TEMP,#00010000B
JP       Z,FAN_SP2
JR       CHK_A00

CHK_A02: DFB      WDT
INC      R8
CP       R8,R7
JP       Z,FAN_SP2
INC      R8
CP       R8,R7
JP       UGT,FAN_SP3
TM       TEMP,#00010000B
JP       Z,FAN_SP3
CP       FAN_GEAR,#02H
JP       Z,FAN_SP2
JP       FAN_SP3

;***** OUT FAN SPEED *****

FAN_SP1: CP       FAN_GEAR,#1
JR       NZ,FAN_SP11
CP       CONT_FAN,#3
JR       Z,FAN_SP12
INC      CONT_FAN
RET

FAN_SP11: LD       FAN_GEAR,#1
CLR      CONT_FAN
RET

FAN_SP12: OR       P2,#10100000B
OR       P0,#00100000B
AND      P2,#01111111B
LD       FAN_GEAR,#1
LD       CONT_FAN,#3
RET

FAN_SP2: CP       FAN_GEAR,#2
JR       NZ,FAN_SP21
CP       CONT_FAN,#3
JR       Z,FAN_SP22
INC      CONT_FAN
RET

FAN_SP21: LD       FAN_GEAR,#2
CLR      CONT_FAN
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FAN_SP22:    OR      P2,#10100000B
             OR      P0,#00100000B
             AND     P2,#11011111B
             LD      FAN_GEAR,#2
             LD      CONT_FAN,#3
             RET

FAN_SP3:     CP      FAN_GEAR,#3
             JR      NZ,FAN_SP31
             CP      CONT_FAN,#3
             JR      Z,FAN_SP32
             INC     CONT_FAN
             RET

FAN_SP31:    LD      FAN_GEAR,#3
             CLR     CONT_FAN
             RET

FAN_SP32:    OR      P2,#10100000B
             OR      P0,#00100000B
             AND     P0,#11011111B
             LD      FAN_GEAR,#3
             LD      CONT_FAN,#3
             RET

;***** INTERRUPT FOR MARK START READ INF *****
INF_IN1:     PUSH    RP                ;save reg. pointer
             SRP    #20H              ;inf use reg. bank 2
             CP     BUFKEY,#00H       ;key not clear
             JR     NZ,INPUT_ERR1     ;
             LD     R9,#0              ;
INFIN1_1:    TM      P3,#00000010B    ;
             JR     Z,INFIN1_2        ;
             DFB   WDT
             DJNZ  R9,INFIN1_1        ;
             JR     INPUT_ERR1        ;

INFIN1_2:    CALL   READ_INF           ;
             JR     C,INPUT_ERR1      ;
             LD     BUFINF+2,BUFINF   ;
;           AND    BUFINF+2,#01111111B ;
             LD     BUFINF+3,BUFINF+1 ;
             LD     R9,#20H           ;
INF_INA:     LD     R10,#0H           ;
INF_INB:     TM      P3,#00000010B    ;
             JR     Z,INF_INC         ;
             DFB   WDT
             DJNZ  R10,INF_INB        ;
             DJNZ  R9,INF_INA         ;
             JR     INPUT_ERR1        ;

INF_INC:     CALL   READ_INF           ;
             JR     C,INPUT_ERR1      ;
;           AND    BUFINF,#01111111B ;
             CP     BUFINF+2,BUFINF   ;
             JR     NZ,INPUT_ERR1     ;
             CP     BUFINF+3,BUFINF+1 ;
             JR     NZ,INPUT_ERR1     ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CP      BUFINF,#0EH      ;
JR      NZ,INF_END11    ;
CALL    CON_INF1        ;
\INF_END1:  POP      RP      ;
          RET           ;

INPUT_ERR1:  POP      RP      ;
          RET           ;

INF_END11:  CP      BUFINF,#0FH      ;
          JR      NZ,INPUT_ERR1      ;
          CALL    CON_INF1        ;
          POP      RP      ;
          RET

```

```

;***** READ INFARADE *****
;USE R9,R10,R11

```

```

READ_INF:   CLR      R11
READ_INF1:  LD      INF_TIME,#0FFH
READ_INF2:  TM      P3,#00000010B
          JR      NZ,READ_INF3
          DFB     WDT
          CP      INF_TIME,#00H
          JR      NZ,READ_INF2
INF_ERR:    SCF
          RET      ;ERROR

```

```

READ_21:    LD      R12,#3
READ_22:    TM      P3,#00000010B
          JR      Z,READ_INF2
          DFB     WDT
          DJNZ   R12,READ_22

```

```

READ_INF3:  LD      R9,INF_TIME
          LD      INF_TIME,#0FFH
READ_INF4:  TM      P3,#00000010B
          JR      Z,READ_INF5
          DFB     WDT
          CP      INF_TIME,#00H
          JR      NZ,READ_INF4
          CP      R11,#0BH
          JR      NZ,INF_ERR
          CP      R9,#0F8H
          JR      C,SETBIT
          JR      CLRBIT

```

```

READ_INF5:  LD      R10,INF_TIME
          CP      R9,R10
          JR      UGT,CLRBIT
SETBIT:     SCF
          RLC     BUFINF+1
          RLC     BUFINF
          JR      READ_INF6

```

```

CLRBIT:     RCF
          RLC     BUFINF+1
          RLC     BUFINF
READ_INF6:  INC      R11

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CP      R11,#0CH
JR      NZ,READ_INF1
AND     BUFINF,#0FH
RCF
RET

DELAY_OFF:  TM      P3,#00000010B
          JR      Z,DELAY_O2
DELAY_O2:   RET

;***** INTERUPT TIMER FOR SCAN DISPLAY *****

TIMER:     DEC     INF_TIME
          INC     BUZ_FEQ
          CP      BUZ_FEQ,#2
          JR      ULT,TIMER00
          CLR     BUZ_FEQ
          CP      BUZ_ON,#00H
          JR      Z,TIMER00
          XOR     P3,#00010000B      ;BUZZER
TIMER00:   INC     CLOCK
TIMER01:   CP      CLOCK,#20
          JR      Z,ON_SCAN1
          IRET

ON_SCAN1:  CLR     CLOCK
          PUSH    RP
          SRP     #00H
ON_SCAN:   CALL    SCAN
          INC     CLOCK1
          CP      CLOCK1,#250
          JR      Z,TIMER1
CLOCK_EXIT: POP    RP
          IRET

TIMER1:   CALL    READTEMP
          CLR     CLOCK1
          INC     CLOCK2
          CP      CLOCK2,#02
          JR      NZ,CLOCK_EXIT
          CLR     CLOCK2
          XOR     BUFDISP+2,#10000000B
          TM      STATUS,#10000000B ;POWER ON
          JR      Z,TIMER1_2
          TM      DISP_STA,#00011111B
          JR      NZ,TIMER1_1
          LD      R11,TEMP
          CALL    FIND_DISP
          CALL    DISP_TEMP
TIMER1_1:  CALL    CHK_COM
          CALL    CHK_FAN
TIMER1_2:  CP      BNK_TIME,#00H
          JR      Z,TIMER2
          DEC     BNK_TIME
          CP      BNK_TIME,#00H
          JR      NZ,TIMER2
          AND     DISP_STA,#01101100B
          TM      STATUS,#10000000B
          JR      NZ,TIMER1_3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD      BUFDISP,#0BH
LD      BUFDISP+1,#0BH
JR      TIMER2

TIMER1_3:  TM      DISP_STA,#00001100B
          JR      Z,TIMER1_4
          CALL    DISP_FEEL
          JR      TIMER2

TIMER1_4:  TM      STATUS,#00001000B
          JR      Z,TIMER2
          CALL    DISP_FEEL

TIMER2:    INC      CLOCK_COM
          CP      CLOCK_COM,#60
          JR      NZ,TIMER2_1
          CLR     CLOCK_COM
          INC     SLEEP_TIME

TIMER2_0:  CP      TIME_COM,#00H ;chk compressor time
          JR      Z,TIMER2_1 ;it set
          DEC     TIME_COM ;dec timer
          CP      TIME_COM,#00H
          JR      NZ,TIMER2_1
          TM      P0,#00010000B ;compressor
          JR      NZ,TIMER2_1
          TM      STATUS,#00000010B
          JR      NZ,TIMER2_1
          CALL    COM_OFF

TIMER2_1:  INC     SEC ;sec. +1
          CP     SEC,#60 ;1 min.
          JR     NZ,T_EXIT ;sec < 1 min.
          CLR    SEC ;sec = 1 min.

TIMER3:    INC     MIN ;min.+ 1
          CP     MIN,#60 ;1 hour
          JR     NZ,T_EXIT ;min < 1 hour
          CLR    MIN ;min = 1 hour
          CP     TIME_MODE,#00H ;chk timer mode
          JR     Z,T_EXIT ;not set
          DEC    TIME_MODE ;dec timer
          CP     TIME_MODE,#00H
          JR     Z,CHK_POWER ;
T_EXIT:    POP     RP
          IRET    ;back

CHK_POWER: JR     T_EXIT

;*****
;This subroutine delay time for serial
;input : -
;output : -
;reg : -

DELAY:    PUSH    R14
          PUSH    R15
          LD     R14,#20
DEL1:     LD     R15,#0
          DFB    WDT
          DJNZ   R15,$
          DJNZ   R14,DEL1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        POP    R15
        POP    R14
        RET

DELAY1:    PUSH    R14
           PUSH    R15
           LD     R14,#0
DEL2:     LD     R15,#0
           DFB    WDT
           DJNZ   R15,$
           DJNZ   R14,DEL2
           POP    R15
           POP    R14
           RET

DELAY2:    PUSH    R15
           CLR    R15
DEL3:     DFB    WDT
           DJNZ   R15,DEL3
           POP    R15
           RET

;***** BUZZER SOUND *****
BUZZER:   LD     BUZ_ON,#01
           LD     R14,#30
BUZZ1:   LD     R15,#0
BUZZ2:   DFB    WDT
           DJNZ   R15,BUZZ2
           DJNZ   R14,BUZZ1
           LD     BUZ_ON,#0
           RET

;*****
;
;          EEPROM SERVICE
;***** READ CODE FROM EEPROM *****
READ_CODE: CLR    R0
           CALL   READ        ;CODE
           CP     R1,#12H
           JR     NZ,DATA_ERR
           INC    R0
           CALL   READ
           CP     R1,#34H
           JR     NZ,DATA_ERR
           INC    R0
           CALL   READ        ;TEMP_SET
           CP     R1,R2
           JR     NZ,DATA_ERR
           LD     TEMP_SET,R1
           INC    R0
           CALL   READ        ;STATUS
           CP     R1,R2
           JR     NZ,DATA_ERR
           LD     TEMP_COM,R1
           INC    R0
           CALL   READ        ;FAN GEAR
           CP     R1,R2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JR      NZ, DATA_ERR
LD      FAN_SPEED, R1
INC     R0
CALL    READ
CP      R1, R2
JR      NZ, DATA_ERR
LD      STATUS, R1
INC     R0
CALL    READ
CP      R1, R2
JR      NZ, DATA_ERR
LD      DISP_STA, R1
INC     R0
CALL    READ
CP      R1, R2
JR      NZ, DATA_ERR
LD      SWEEP, R1
SCF
RET

DATA_ERR:   RCF
            RET

;***** WRITE CODE WHEN FIRST TIME *****

WRITE_CODE: CLR     R0
            LD      R1, #12H
            CALL    WRITE
            JR      NC, CODE_ERR
            CALL    READ
            CP      R1, #12H
            JR      NZ, CODE_ERR
            INC     R0
            LD      R1, #34H
            CALL    WRITE
            JR      NC, CODE_ERR
            INC     R0
            LD      R1, TEMP_SET
            CALL    WRITE
            JR      NC, CODE_ERR
            INC     R0
            LD      R1, TEMP_COM
            CALL    WRITE
            JR      NC, CODE_ERR
            INC     R0
            LD      R1, FAN_SPEED
            CALL    WRITE
            JR      NC, CODE_ERR
            INC     R0
            LD      R1, STATUS
            AND     R1, #10011100B
            CALL    WRITE
            JR      NC, CODE_ERR
            INC     R0
            LD      R1, DISP_STA
            AND     R1, #00001100B
            CALL    WRITE
            JR      NC, CODE_ERR
            INC     R0
            LD      R1, SWEEP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL    WRITE
JR      NC, CODE_ERR
SCF
RET

CODE_ERR:    RCF
            RET

;***** WRITE DATA INTO EEPROM *****
;INPUT R0 = ADDRESS
;INPUT R1 = DATA BYTE HIGH
;INPUT R2 = DATA BYTE LOW
;CARRY = 0 ERROR

WRITE:      PUSH    R0
            OR      R0,#01000000B ;01xx xxxx = write 'data
            CALL   CTRL    ;write ctrl byte
            LD      R0,R1
            CALL   CTRL0   ;out data high byte
            LD      R0,R1
            CALL   CTRL0   ;out data low byte
            AND    P0,#01111111B ;disble chip select
            OR     P2,#00010000B ;clear data line
            LD     P2M,#00010000B ;set bit P2.5=input
            LD     R0,#0

WRITE1:     DFB    WDT
;           DI
            OR     P0,#10000000B ;enable chip select
            TM     P2,#00010000B ;check ready
            JR     NZ,WRITE2
            DJNZ  R0,WRITE1

            POP    R0
            AND    P0,#01111111B
            LD     P2M,#00000000B
            RCF
;           EI
            RET    ;WRITE ERROR

WRITE2:     AND    P0,#01111111B ;disable chip select
            LD     P2M,#00000000B ;set port 2 = output
            POP    R0
            SCF
            EI
            RET

;***** WRITE ENABLE AND DISABLE *****

WRITE_EN:   PUSH    R0
            LD     R0,#30H      ;0011 xxxx = enable write
WRITE_EN1:  CALL   CTRL    ;enable write
            AND    P0,#01111111B ;disable chip select
            POP    R0
            RET

WRITE_DS:   PUSH    R0
            LD     R0,#00H
            JR     WRITE_EN1

```

```

;***** READ DATA FROM EE-PROM *****

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;INPUT R0 = ADDRESS
;OUTPUT R1 = DATA BYTE HIGH
;OUTPUT R2 = DATA BYTE LOW

READ:      PUSH    R0
           OR      R0,#10000000B ;ctrl byte read
           CALL   CTRL    ;write ctrl byte
           LD     P2M,#00010000B ;set P2.5=input
           CALL   READ1   ;
           LD     R1,R0   ;
           CALL   READ1   ;
           LD     R2,R0   ;
           AND   P0,#01111111B ;
           LD     P2M,#00000000B ;
           POP    R0
           RET          ;

```

;***** READ CYCLE *****

```

READ1:    LD     R3,#8
           CLR   R0
READ2:    CALL   CLK
           TM    P2,#00010000B
           JR    Z,READ3
           SCF
           JR    READ4
READ3:    RCF
READ4:    RLC   R0
           DJNZ  R3,READ2
           RET

```

;***** SHIFT DATA IN R0 INTO EEPROM *****

```

CTRL:     OR     P0,#10000000B ;enable chip select
           OR     P2,#00010000B ;out start bit
           CALL   CLK          ;out clock to SK

CTRL0:    LD     R3,#8          ;set shift 8 bit
CTRL1:    RLC   R0              ;shift data
           JR    C,CTRL2       ;goto set bit
           AND   P2,#11101111B ;clear bit
           JR    CTRL3         ;goto out clock

CTRL2:    OR     P2,#00010000B ;set bit
CTRL3:    CALL   CLK          ;out clock
           DJNZ  R3,CTRL1     ;shift 8 bit
           AND   R0,#00111111B ;clear ctrl bit
           RET                ;go back

```

;***** GENERATE CLOCK *****

```

CLK:      OR     P0,#01000000B
           NOP
           DFB   WDT
           AND   P0,#10111111B
           NOP
           RET

```

;*****

;This subroutine convert inf to code key

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;input  : BUFINF,BUFINF+1
;output : BUFKEY
;reg    : R13,R14,R15,R12

```

```

CON_INF1:      LD      R12,#01H
               LD      R14,#10010000B ;01 SP2  MODE '
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#10000100B ;02 SP4  FANDF '
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#10000001B ;03 SP6  POWER '
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#10100000B ;04 SP1  SLEEP '
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#10001000B ;05 SP3  TEMP + '
               CP      BUFINF+1,R14
               JR      Z,CON_INF1

DFB           WDT
               INC     R12
               LD      R14,#10000010B ;06 SP5  TEMP - '
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#01010000B ;07 SP8  TIMER
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#00001000B ;07 HP3  TIMER +
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#00000010B ;09 HP5  TIMER -
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#01100000B ;0A SP7  F COOL
               CP      BUFINF+1,R14
               JR      Z,CON_INF1

DFB           WDT
               INC     R12
               LD      R14,#01000010B ;0B CP1  F WARM
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#01000001B ;0C CP2  F OK
               CP      BUFINF+1,R14
               JR      Z,CON_INF1
               INC     R12
               LD      R14,#01000100B ;0D SP10 SWEEP
               CP      BUFINF+1,R14
               JR      Z,CON_INF1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RCF
RET

CON_INFA:    LD      BUFKEY,R12
             SCF
             RET

;           LD      00010000B      ;   HP2
;           LD      00000100B      ;   HP4
;           LD      00000001B      ;   HP6
;           LD      00100000B      ;   HP1
;           LD      00001000B      ;   HP3
;           LD      00000010B      ;   HP5

;           LD      R14,#01001000B ;08 SP9  TIMER +
;           LD      R14,#01000100B ;09 SP10 TIMER -

```

;***** TEMPERATURE INTERRUPT *****

```

CHK_TEMP:    DI
             PUSH   RP
             SRP    #20H
CHK_T0:      LD      R1,T1
CHK_T1:      LD      R4,#00H
             LD      R0,#0FH
             LD      R5,#5CH      ;30
             CP      R1,R5
             JP      UGE,CHK_T2
             LD      R4,#10H
             LD      R5,#5AH      ;29.5
             CP      R1,R5
             JP      UGE,CHK_T2
DFB          WDT
             LD      R4,#00H
             LD      R0,#0EH
             LD      R5,#58H      ;29
             CP      R1,R5
             JP      UGE,CHK_T2
             LD      R4,#10H
             LD      R5,#56H      ;28.5
             CP      R1,R5
             JP      UGE,CHK_T2

             LD      R4,#00H
             LD      R0,#0DH
             LD      R5,#54H      ;28
             CP      R1,R5
             JP      UGE,CHK_T2
             LD      R4,#10H
             LD      R5,#52H      ;27.5
             CP      R1,R5
             JP      UGE,CHK_T2

             LD      R4,#00H
             LD      R0,#0CH
             LD      R5,#50H      ;27
             CP      R1,R5
             JP      UGE,CHK_T2
             LD      R4,#10H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	LD	R5, #4DH	;26.5
	CP	R1, R5	
	JP	UGE, CHK_T2	
DFB	WDT		
	LD	R4, #00H	
	LD	R0, #0BH	
	LD	R5, #4BH	;26
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #10H	
	LD	R5, #49H	;25.5
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #00H	
	LD	R0, #0AH	
	LD	R5, #47H	;25
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #10H	
	LD	R5, #45H	;24.5
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #00H	
	LD	R0, #09H	
	LD	R5, #43H	;24
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #10H	
	LD	R5, #41H	;23.5
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #00H	
	LD	R0, #08H	
	LD	R5, #3FH	;23
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #10H	
	LD	R5, #3DH	;22.5
	CP	R1, R5	
	JP	UGE, CHK_T2	
DFB	WDT		
	LD	R4, #00H	
	LD	R0, #07H	
	LD	R5, #3AH	;22
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #10H	
	LD	R5, #38H	;21.5
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #00H	
	LD	R0, #06H	
	LD	R5, #35H	;21
	CP	R1, R5	
	JP	UGE, CHK_T2	
	LD	R4, #10H	
	LD	R5, #32H	;20.5
	CP	R1, R5	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JP      UGE,CHK_T2
LD      R4,#00H
LD      R0,#05H
LD      R5,#2EH          ;20
CP      R1,R5
JP      UGE,CHK_T2
LD      R4,#10H
LD      R5,#2AH          ;19.5
CP      R1,R5
JP      UGE,CHK_T2
DFB    WDT
LD      R4,#00H
LD      R0,#04H
LD      R5,#27H          ;19
CP      R1,R5
JP      UGE,CHK_T2
LD      R4,#10H
LD      R5,#24H          ;18.5
CP      R1,R5
JP      UGE,CHK_T2
LD      R4,#00H
LD      R0,#03H
LD      R5,#22H          ;18
CP      R1,R5
JP      UGE,CHK_T2
LD      R4,#10H
LD      R5,#1FH          ;17.5
CP      R1,R5
JP      UGE,CHK_T2
LD      R4,#00H
LD      R0,#02H
LD      R5,#1CH          ;17
CP      R1,R5
JP      UGE,CHK_T2
LD      R4,#10H
LD      R5,#18H          ;16.5
CP      R1,R5
JP      UGE,CHK_T2
DFB    WDT
LD      R4,#00H
LD      R0,#01H
LD      R5,#15H          ;16
CP      R1,R5
JP      UGE,CHK_T2
LD      R4,#00H

```

```

CHK_T2:  OR      R0,R4
DFB      WDT
CP      R0,R7
JR      NZ,CHK_ERR
INC     R6
CP      R6,#6
JR      ULT,CHK_T3
LD      R7,R0
LD      TEMP,R0
OR      STATUS,#0000001B
POP     RP
EI
IRET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CHK_ERR:      CLR      R6
              PUSH    R0
              PUSH    TEMP
DFB          WDT
              AND     R0,#0FH
              AND     TEMP,#0FH
              CP     R0,TEMP
              JR     LT,CHK_ERR2
              SUB    R0,TEMP
              CP     R0,#02H
              JR     LT,CHK_ERR1
              POP    TEMP
              POP    R0
              INC    TEMP
              AND    TEMP,#0FH
              JR     CHK_T3

CHK_ERR1:     POP    TEMP
              POP    R0
              JR     CHK_T3

CHK_ERR2:     SUB    TEMP,R0
              CP     TEMP,#02H
              JR     LT,CHK_ERR1
              POP    TEMP
              POP    R0
              DEC    TEMP
              AND    TEMP,#0FH

CHK_T3:      LD     R7,R0
DFB          POP    RP
              WDT
              EI
              IRET

WR_TEMP:     LD     R0,#TEMP_ADD
              LD     R1,TEMP_SET
              CALL  WRITE
              INC    R0
              LD     R1,TEMP_COM
              CALL  WRITE
              RET

WR_FAN:      LD     R0,#FAN_ADD
              LD     R1,FAN_SPEED
              CALL  WRITE
              RET

WR_STA:      LD     R0,#STA_ADD
              LD     R1,STATUS
              AND    R1,#10011100B
              CALL  WRITE
              RET

WR_FEEL:     LD     R0,#DISP_ADD
              LD     R1,DISP_STA
              AND    R1,#00001100B
              CALL  WRITE
              RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WR_SWEEP:      LD      R0, #SWEEP_ADD
                LD      R1, SWEEP
                CALL   WRITE
                RET

                END
```



PAL16L8

IC10

DECODER BINARY TO SEVEN SEGMENT FOR AIR CONTROLLER BY KMITL PROJECT
MMI

A B C D E F G H I GND

SS SP SA SB SF SG SD SE SC VCC

$/SA = /A*/B*/C*D+/A*B*/C*/D+A*/B*C*/D+A*B*/C*/D+A*B*/C*D+A*B*C*/D$
 $/SB = /A*B*/C*D+/A*B*C*/D+A*/B*C*D+A*B*/C*/D+A*B*/C*D+A*B*C*/D+A*B*C*D$
 $/SC = /A*/B*C*/D+A*/B*C*D+A*B*/C*/D$
 $/SD =$
 $/A*/B*/C*D+/A*B*/C*/D+/A*B*C*D+A*/B*C*D+A*B*/C*/D+A*B*C*/D+A*B*C*D$
 $/SE =$
 $/A*/B*/C*D+/A*/B*C*D+/A*B*/C*/D+/A*B*/C*D+/A*B*C*D+A*/B*C*D+A*B*/C*/D$
 $/SF = /A*B*/C*D+/A*B*C*/D+A*/B*/C*/D+A*/B*/C*D+A*/B*C*/D+A*B*C*D$
 $/SG = /A*/B*/C*/D+/A*/B*/C*D+/A*B*C*D+A*/B*C*D+A*B*/C*/D+A*B*/C*D$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DECODER BINARY TO SEVEN SEGMENT FOR AIR CONTROLLER BY KMTIL PROJECT

```

*****
*
* * *
****
A * 1* P A L *20* VCC
****
* 1 6 L8 *
****
B * 2* *19* SC
****
*
****
C * 3* *18* SE
****
*
****
D * 4* *17* SD
****
*
****
E * 5* *16* SG
****
*
****
F * 6* *15* SF
****
*
****
G * 7* *14* SB
****
*
****
H * 8* *13* SA
****
*
****
I * 9* *12* SP
****
*
****
GND *10* *11* SS
****
*
*****

```

PAL20 V1.7K - PAL16L8 - DECODER BINARY TO SEVEN SEGMENT FOR AIR CONTROLLER BY KMTIL PROJECT

```

11 1111 1111 2222 2222 2233
0123 4567 8901 2345 6789 0123 4567 8901

```

```

0 ---- ---- ---- ---- ---- ---- ----
1 -X-X X--- -X-- ---- ---- ---- ---- /A*/B*C*/D
2 -XX- X--- X--- ---- ---- ---- ---- A*/B*C*D
3 X-X- -X-- -X-- ---- ---- ---- ---- A*B*/C*/D
4 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX

```

5 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
 6 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
 7 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX

 8 ---- ---- ---- ---- ---- ---- ---- ----
 9 -X-X -X-- X--- ---- ---- ---- ---- /A*/B*/C*D
 10 -X-X X--- X--- ---- ---- ---- ---- /A*/B*C*D
 11 X--X -X-- -X-- ---- ---- ---- ---- /A*B*/C*/D
 12 X--X -X-- X--- ---- ---- ---- ---- /A*B*/C*D
 13 X--X X--- X--- ---- ---- ---- ---- /A*B*C*D
 14 -XX- X--- X--- ---- ---- ---- ---- A*/B*C*D
 15 X-X- -X-- -X-- ---- ---- ---- ---- A*B*/C*/D

 16 ---- ---- ---- ---- ---- ---- ---- ----
 17 -X-X -X-- X--- ---- ---- ---- ---- /A*/B*/C*D
 18 X--X -X-- -X-- ---- ---- ---- ---- /A*B*/C*/D
 19 X--X X--- X--- ---- ---- ---- ---- /A*B*C*D
 20 -XX- X--- X--- ---- ---- ---- ---- A*/B*C*D
 21 X-X- -X-- -X-- ---- ---- ---- ---- A*B*/C*/D
 22 X-X- X--- -X-- ---- ---- ---- ---- A*B*C*/D
 23 X-X- X--- X--- ---- ---- ---- ---- A*B*C*D

 24 ---- ---- ---- ---- ---- ---- ---- ----
 25 -X-X -X-- -X-- ---- ---- ---- ---- /A*/B*/C*/D
 26 -X-X -X-- X--- ---- ---- ---- ---- /A*/B*/C*D
 27 X--X X--- X--- ---- ---- ---- ---- /A*B*C*D
 28 -XX- X--- X--- ---- ---- ---- ---- A*/B*C*D
 29 X-X- -X-- -X-- ---- ---- ---- ---- A*B*/C*/D
 30 X-X- -X-- X--- ---- ---- ---- ---- A*B*/C*D
 31 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX

 32 ---- ---- ---- ---- ---- ---- ---- ----
 33 X--X -X-- X--- ---- ---- ---- ---- /A*B*/C*D
 34 X--X X--- -X-- ---- ---- ---- ---- /A*B*C*/D
 35 -XX- -X-- -X-- ---- ---- ---- ---- A*/B*/C*/D
 36 -XX- -X-- X--- ---- ---- ---- ---- A*/B*/C*D
 37 -XX- X--- -X-- ---- ---- ---- ---- A*/B*C*/D
 38 X-X- X--- X--- ---- ---- ---- ---- A*B*C*D
 39 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX

 40 ---- ---- ---- ---- ---- ---- ---- ----
 41 X--X -X-- X--- ---- ---- ---- ---- /A*B*/C*D
 42 X--X X--- -X-- ---- ---- ---- ---- /A*B*C*/D
 43 -XX- X--- X--- ---- ---- ---- ---- A*/B*C*D
 44 X-X- -X-- -X-- ---- ---- ---- ---- A*B*/C*/D
 45 X-X- -X-- X--- ---- ---- ---- ---- A*B*/C*D
 46 X-X- X--- -X-- ---- ---- ---- ---- A*B*C*/D
 47 X-X- X--- X--- ---- ---- ---- ---- A*B*C*D

 48 ---- ---- ---- ---- ---- ---- ---- ----
 49 -X-X -X-- X--- ---- ---- ---- ---- /A*/B*/C*D
 50 X--X -X-- -X-- ---- ---- ---- ---- /A*B*/C*/D
 51 -XX- X--- -X-- ---- ---- ---- ---- A*/B*C*/D
 52 X-X- -X-- -X-- ---- ---- ---- ---- A*B*/C*/D
 53 X-X- -X-- X--- ---- ---- ---- ---- A*B*/C*D
 54 X-X- X--- -X-- ---- ---- ---- ---- A*B*C*/D
 55 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

56 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
57 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
58 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
59 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
60 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
61 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
62 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX
63 XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX

```

LEGEND: X : FUSE NOT BLOWN (L,N,0) - : FUSE BLOWN (H,P,1)

NUMBER OF FUSES BLOWN = 1400

SECURITY FUSE XX

PAL20 V1.7K - PAL16L8 - DECODER BINARY TO SEVEN SEGMENT FOR AIR CONTROLLER
BY KMTIL PROJECT

	11	1111	1111	2222	2222	2233	
0123	4567	8901	2345	6789	0123	4567	8901
0	----	----	----	----	----	----	----
1	-X-X	X---	-X--	----	----	----	/A*/B*C*/D
2	-XX-	X---	X---	----	----	----	A*/B*C*D
3	X-X-	-X--	-X--	----	----	----	A*B*/C*/D
8	----	----	----	----	----	----	----
9	-X-X	-X--	X---	----	----	----	/A*/B*/C*D
10	-X-X	X---	X---	----	----	----	/A*/B*C*D
11	X--X	-X--	-X--	----	----	----	/A*B*/C*/D
12	X--X	-X--	X---	----	----	----	/A*B*/C*D
13	X--X	X---	X---	----	----	----	/A*B*C*D
14	-XX-	X---	X---	----	----	----	A*/B*C*D
15	X-X-	-X--	-X--	----	----	----	A*B*/C*/D
16	----	----	----	----	----	----	----
17	-X-X	-X--	X---	----	----	----	/A*/B*/C*D
18	X--X	-X--	-X--	----	----	----	/A*B*/C*/D
19	X--X	X---	X---	----	----	----	/A*B*C*D
20	-XX-	X---	X---	----	----	----	A*/B*C*D
21	X-X-	-X--	-X--	----	----	----	A*B*/C*/D
22	X-X-	X---	-X--	----	----	----	A*B*C*/D
23	X-X-	X---	X---	----	----	----	A*B*C*D
24	----	----	----	----	----	----	----
25	-X-X	-X--	-X--	----	----	----	/A*/B*/C*/D
26	-X-X	-X--	X---	----	----	----	/A*/B*/C*D
27	X--X	X---	X---	----	----	----	/A*B*C*D
28	-XX-	X---	X---	----	----	----	A*/B*C*D
29	X-X-	-X--	-X--	----	----	----	A*B*/C*/D,
30	X-X-	-X--	X---	----	----	----	A*B*/C*D
32	----	----	----	----	----	----	----
33	X--X	-X--	X---	----	----	----	/A*B*/C*D
34	X--X	X---	-X--	----	----	----	/A*B*C*/D
35	-XX-	-X--	-X--	----	----	----	A*/B*/C*/D
36	-XX-	-X--	X---	----	----	----	A*/B*/C*D

ผนวก จ.
DATA SHEET



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM555/LM555C Timer

General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200 mA or drive TTL circuits.

- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output

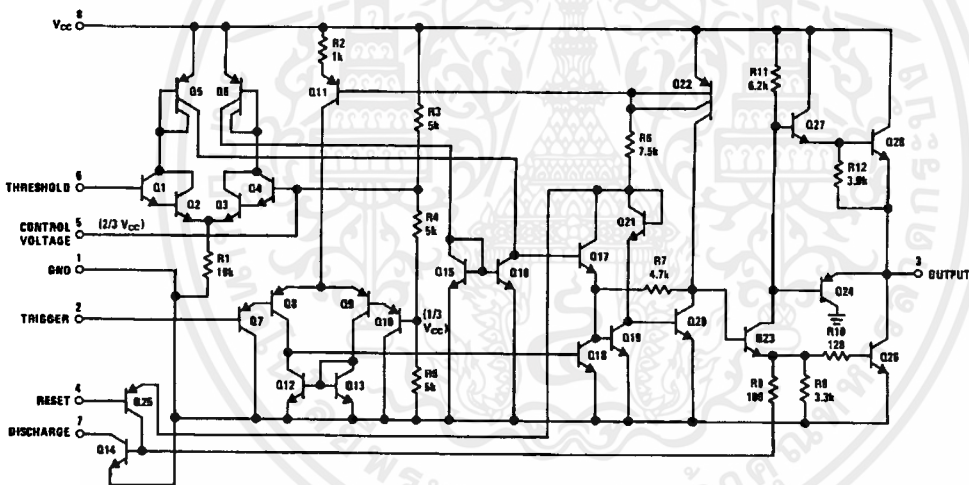
Features

- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both astable and monostable modes

Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

Schematic Diagram



TL/H/7851-1

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	+18V
Power Dissipation (Note 1)	
LM555H, LM555CH	760 mW
LM555, LM555CN	1180 mW
Operating Temperature Ranges	
LM555C	0°C to +70°C
LM555	-55°C to +125°C

Storage Temperature Range -65°C to +150°C

Soldering Information

Dual-In-Line Package	
Soldering (10 Seconds)	260°C
Small Outline Package	
Vapor Phase (60 Seconds)	215°C
Infrared (15 Seconds)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (T_A = 25°C, V_{CC} = +5V to +15V, unless otherwise specified)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Supply Voltage		4.5		18	4.5		16	V
Supply Current	V _{CC} = 5V, R _L = ∞ V _{CC} = 15V, R _L = ∞ (Low State) (Note 2)		3 10	5 12		3 10	6 15	mA mA
Timing Error, Monostable								
Initial Accuracy			0.5			1		%
Drift with Temperature	R _A = 1k to 100 kΩ, C = 0.1 μF, (Note 3)		30			50		ppm/°C
Accuracy over Temperature			1.5			1.5		%
Drift with Supply			0.05			0.1		%/V
Timing Error, Astable								
Initial Accuracy			1.5			2.25		%
Drift with Temperature	R _A , R _B = 1k to 100 kΩ, C = 0.1 μF, (Note 3)		90			150		ppm/°C
Accuracy over Temperature			2.5			3.0		%
Drift with Supply			0.15			0.30		%/V
Threshold Voltage			0.667			0.667		x V _{CC}
Trigger Voltage	V _{CC} = 15V V _{CC} = 5V	4.8 1.45	5 1.67	5.2 1.9		5 1.67		V V
Trigger Current			0.01	0.5		0.5	0.9	μA
Reset Voltage		0.4	0.5	1	0.4	0.5	1	V
Reset Current			0.1	0.4		0.1	0.4	mA
Threshold Current	(Note 4)		0.1	0.25		0.1	0.25	μA
Control Voltage Level	V _{CC} = 15V V _{CC} = 5V	9.6 2.9	10 3.33	10.4 3.8	9 2.6	10 3.33	11 4	V V
Pin 7 Leakage Output High			1	100		1	100	nA
Pin 7 Sat (Note 5)								
Output Low	V _{CC} = 15V, I ₇ = 15 mA		150			180		mV
Output Low	V _{CC} = 4.5V, I ₇ = 4.5 mA		70	100		80	200	mV

Electrical Characteristics $T_A = 25^\circ\text{C}$, $V_{CC} = +5\text{V}$ to $+15\text{V}$, (unless otherwise specified) (Continued)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Output Voltage Drop (Low)	$V_{CC} = 15\text{V}$							
	$I_{SINK} = 10\text{ mA}$		0.1	0.15		0.1	0.25	V
	$I_{SINK} = 50\text{ mA}$		0.4	0.5		0.4	0.75	V
	$I_{SINK} = 100\text{ mA}$		2	2.2		2	2.5	V
	$I_{SINK} = 200\text{ mA}$		2.5			2.5		V
	$V_{CC} = 5\text{V}$							
Output Voltage Drop (High)	$I_{SOURCE} = 200\text{ mA}$, $V_{CC} = 15\text{V}$		12.5			12.5		V
	$I_{SOURCE} = 100\text{ mA}$, $V_{CC} = 15\text{V}$	13	13.3		12.75	13.3		V
	$V_{CC} = 5\text{V}$	3	3.3		2.75	3.3		V
Rise Time of Output			100			100		ns
Fall Time of Output			100			100		ns

Note 1: For operating at elevated temperatures the device must be derated above 25°C based on a $+150^\circ\text{C}$ maximum junction temperature and a thermal resistance of $164^\circ\text{C}/\text{w}$ (TO-5), $106^\circ\text{C}/\text{w}$ (DIP) and $170^\circ\text{C}/\text{w}$ (SO-8) junction to ambient.

Note 2: Supply current when output high typically 1 mA less at $V_{CC} = 5\text{V}$.

Note 3: Tested at $V_{CC} = 5\text{V}$ and $V_{CC} = 15\text{V}$.

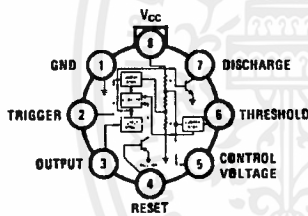
Note 4: This will determine the maximum value of $R_A + R_B$ for 15V operation. The maximum total ($R_A + R_B$) is 20 M Ω .

Note 5: No protection against excessive pin 7 current is necessary providing the package dissipation rating will not be exceeded.

Note 6: Refer to RETS555X drawing of military LM555H and LM555J versions for specifications.

Connection Diagrams

Metal Can Package

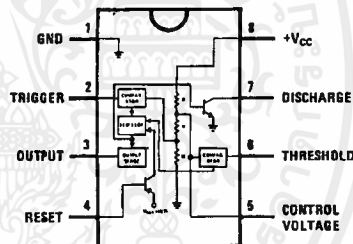


Top View

TL/H/7851-2

Order Number LM555H or LM555CH
See NS Package Number H08C

Dual-In-Line and Small Outline Packages



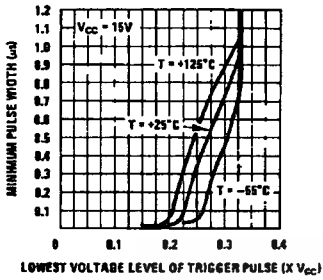
Top View

TL/H/7851-3

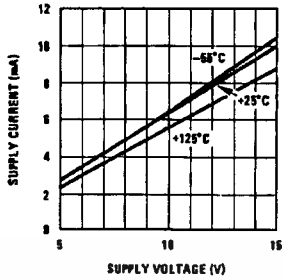
Order Number LM555J, LM555CJ,
LM555CM or LM555CN
See NS Package Number J08A, M08A or N08E

Typical Performance Characteristics

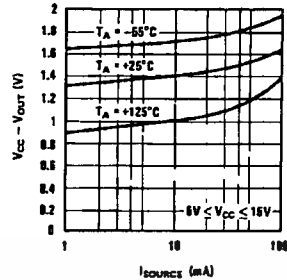
Minimum Pulse Width Required for Triggering



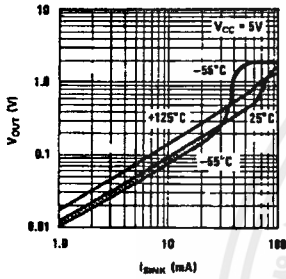
Supply Current vs Supply Voltage



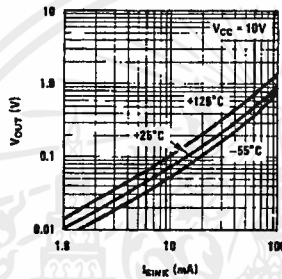
High Output Voltage vs Output Source Current



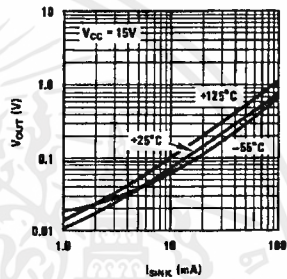
Low Output Voltage vs Output Sink Current



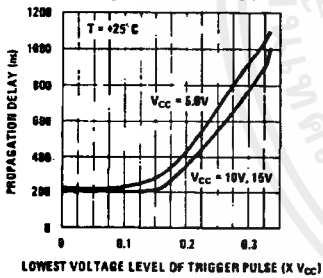
Low Output Voltage vs Output Sink Current



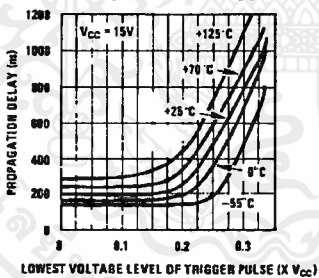
Low Output Voltage vs Output Sink Current



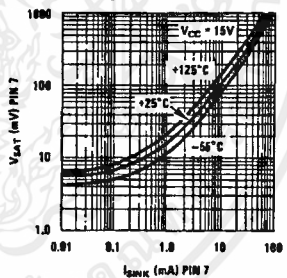
Output Propagation Delay vs Voltage Level of Trigger Pulse



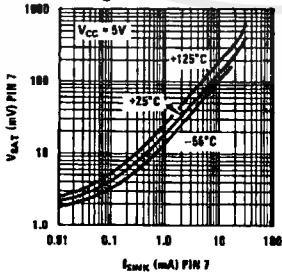
Output Propagation Delay vs Voltage Level of Trigger Pulse



Discharge Transistor (Pin 7) Voltage vs Sink Current



Discharge Transistor (Pin 7) Voltage vs Sink Current

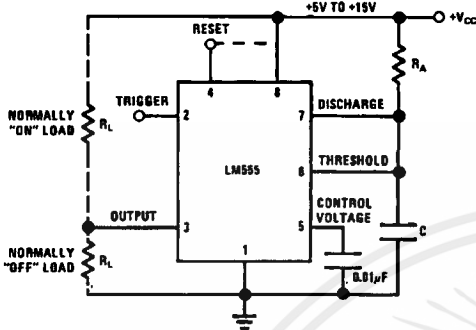


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information

MONOSTABLE OPERATION

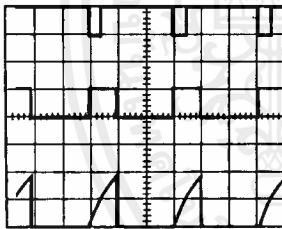
In this mode of operation, the timer functions as a one-shot (Figure 1). The external capacitor is initially held discharged by a transistor inside the timer. Upon application of a negative trigger pulse of less than $1/3 V_{CC}$ to pin 2, the flip-flop is set which both releases the short circuit across the capacitor and drives the output high.



TL/H/7851-5

FIGURE 1. Monostable

The voltage across the capacitor then increases exponentially for a period of $t = 1.1 R_A C$, at the end of which time the voltage equals $2/3 V_{CC}$. The comparator then resets the flip-flop which in turn discharges the capacitor and drives the output to its low state. Figure 2 shows the waveforms generated in this mode of operation. Since the charge and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply.



TL/H/7851-6

$V_{CC} = 5V$
 TIME = 0.1 ms/DIV.
 $R_A = 9.1 k\Omega$
 $C = 0.01 \mu F$

Top Trace: Input 5V/Div.
 Middle Trace: Output 5V/Div.
 Bottom Trace: Capacitor Voltage 2V/Div.

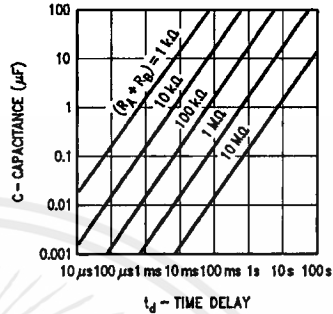
FIGURE 2. Monostable Waveforms

During the timing cycle when the output is high, the further application of a trigger pulse will not effect the circuit so long as the trigger input is returned high at least $10 \mu s$ before the end of the timing interval. However the circuit can be reset during this time by the application of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, it is recommended that it be connected to V_{CC} to avoid any possibility of false triggering.

Figure 3 is a nomograph for easy determination of R, C values for various time delays.

NOTE: In monostable operation, the trigger should be driven high before the end of timing cycle.

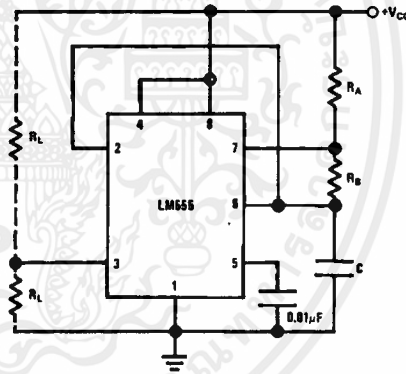


TL/H/7851-7

FIGURE 3. Time Delay

ASTABLE OPERATION

If the circuit is connected as shown in Figure 4 (pins 2 and 6 connected) it will trigger itself and free run as a multivibrator. The external capacitor charges through $R_A + R_B$ and discharges through R_B . Thus the duty cycle may be precisely set by the ratio of these two resistors.



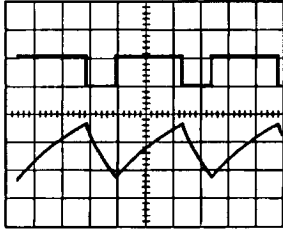
TL/H/7851-8

FIGURE 4. Astable

In this mode of operation, the capacitor charges and discharges between $1/3 V_{CC}$ and $2/3 V_{CC}$. As in the triggered mode, the charge and discharge times, and therefore the frequency are independent of the supply voltage.

Applications Information (Continued)

Figure 5 shows the waveforms generated in this mode of operation.



TL/H/7851-9

$V_{CC} = 5V$
 TIME = 20 μs /DIV. Top Trace: Output 5V/Div.
 $R_A = 3.9 k\Omega$ Bottom Trace: Capacitor Voltage 1V/Div.
 $R_B = 3 k\Omega$
 $C = 0.01 \mu F$

FIGURE 5. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C$$

Thus the total period is:

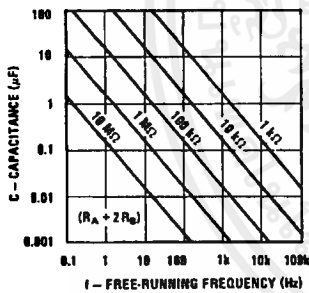
$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C$$

The frequency of oscillation is:

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B) C}$$

Figure 6 may be used for quick determination of these RC values.

The duty cycle is: $D = \frac{R_B}{R_A + 2R_B}$

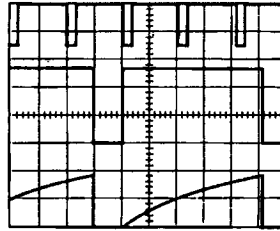


TL/H/7851-10

FIGURE 6. Free Running Frequency

FREQUENCY DIVIDER

The monostable circuit of Figure 1 can be used as a frequency divider by adjusting the length of the timing cycle. Figure 7 shows the waveforms generated in a divide by three circuit.



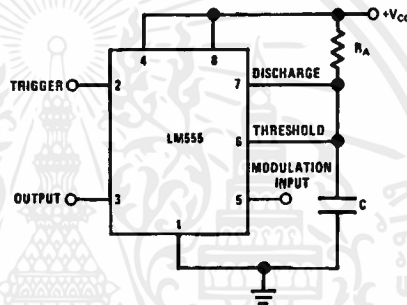
TL/H/7851-11

$V_{CC} = 5V$
 TIME = 20 μs /DIV. Top Trace: Input 4V/Div.
 $R_A = 9.1 k\Omega$ Middle Trace: Output 2V/Div.
 $C = 0.01 \mu F$ Bottom Trace: Capacitor 2V/Div.

FIGURE 7. Frequency Divider

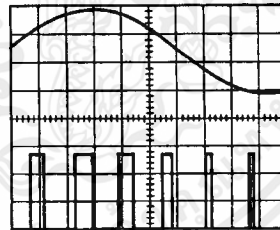
PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. Figure 8 shows the circuit, and in Figure 9 are some waveform examples.



TL/H/7851-12

FIGURE 8. Pulse Width Modulator



TL/H/7851-13

$V_{CC} = 5V$
 TIME = 0.2 ms/DIV. Top Trace: Modulation 1V/Div.
 $R_A = 9.1 k\Omega$ Bottom Trace: Output Voltage 2V/Div.
 $C = 0.01 \mu F$

FIGURE 9. Pulse Width Modulator

PULSE POSITION MODULATOR

This application uses the timer connected for astable operation, as in Figure 10, with a modulating signal again applied to the control voltage terminal. The pulse position varies with the modulating signal, since the threshold voltage and hence the time delay is varied. Figure 11 shows the waveforms generated for a triangle wave modulation signal.

Applications Information (Continued)

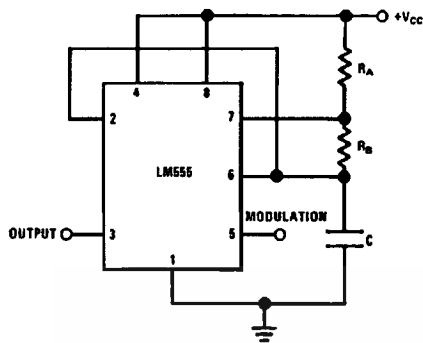


FIGURE 10. Pulse Position Modulator

TL/H/7851-14

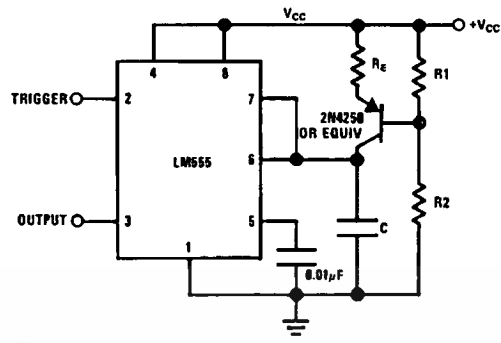


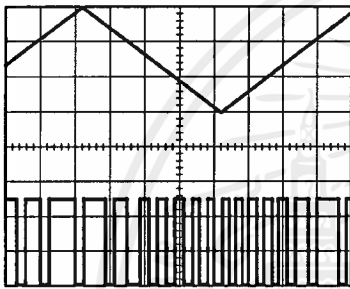
FIGURE 12

TL/H/7851-16

Figure 13 shows waveforms generated by the linear ramp. The time interval is given by:

$$T = \frac{2/3 V_{CC} R_E (R_1 + R_2) C}{R_1 V_{CC} - V_{BE} (R_1 + R_2)}$$

$V_{BE} \approx 0.6V$



TL/H/7851-15

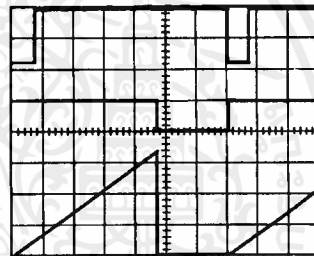
$V_{CC} = 5V$
 TIME = 0.1 ms/DIV.
 $R_A = 3.9 k\Omega$
 $R_B = 3 k\Omega$
 $C = 0.01 \mu F$

Top Trace: Modulation Input 1V/Div.
 Bottom Trace: Output 2V/Div.

FIGURE 11. Pulse Position Modulator

LINEAR RAMP

When the pullup resistor, R_A , in the monostable circuit is replaced by a constant current source, a linear ramp is generated. Figure 12 shows a circuit configuration that will perform this function.



TL/H/7851-17

$V_{CC} = 5V$
 TIME = 20 μs /DIV.
 $R_1 = 47 k\Omega$
 $R_2 = 100 k\Omega$
 $R_E = 2.7 k\Omega$
 $C = 0.01 \mu F$

Top Trace: Input 3V/Div.
 Middle Trace: Output 5V/Div.
 Bottom Trace: Capacitor Voltage 1V/Div.

FIGURE 13. Linear Ramp

50% DUTY CYCLE OSCILLATOR

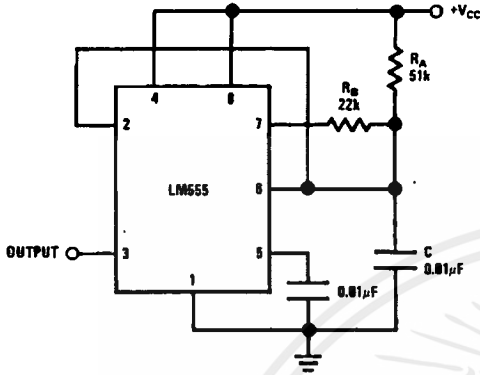
For a 50% duty cycle, the resistors R_A and R_B may be connected as in Figure 14. The time period for the out-

Applications Information (Continued)

put high is the same as previous, $t_1 = 0.693 R_A C$. For the output low it is $t_2 =$

$$\left[\frac{R_A R_B}{(R_A + R_B)} \right] C \ln \left[\frac{R_B - 2R_A}{2R_B - R_A} \right]$$

Thus the frequency of oscillation is $f = \frac{1}{t_1 + t_2}$



TL/H/7851-18
FIGURE 14. 50% Duty Cycle Oscillator

Note that this circuit will not oscillate if R_B is greater than $1/2 R_A$ because the junction of R_A and R_B cannot bring pin 2 down to $1/3 V_{CC}$ and trigger the lower comparator.

ADDITIONAL INFORMATION

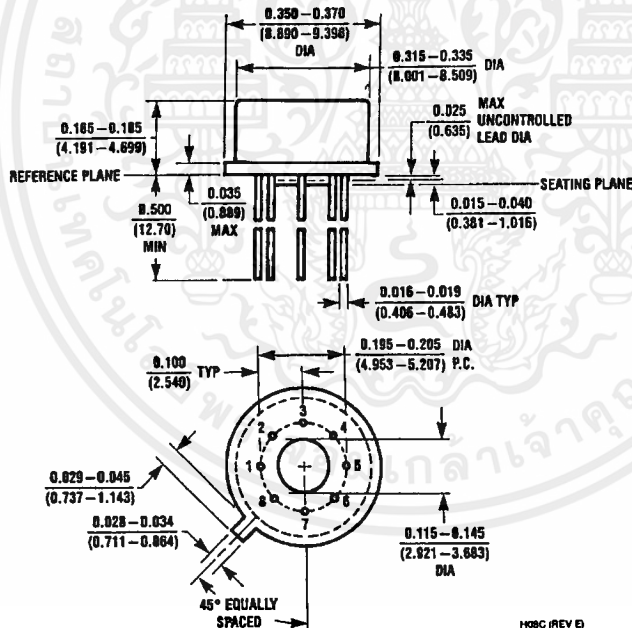
Adequate power supply bypassing is necessary to protect associated circuitry. Minimum recommended is $0.1 \mu F$ in parallel with $1 \mu F$ electrolytic.

Lower comparator storage time can be as long as $10 \mu s$ when pin 2 is driven fully to ground for triggering. This limits the monostable pulse width to $10 \mu s$ minimum.

Delay time reset to output is $0.47 \mu s$ typical. Minimum reset pulse width must be $0.3 \mu s$, typical.

Pin 7 current switches within $30 ns$ of the output (pin 3) voltage.

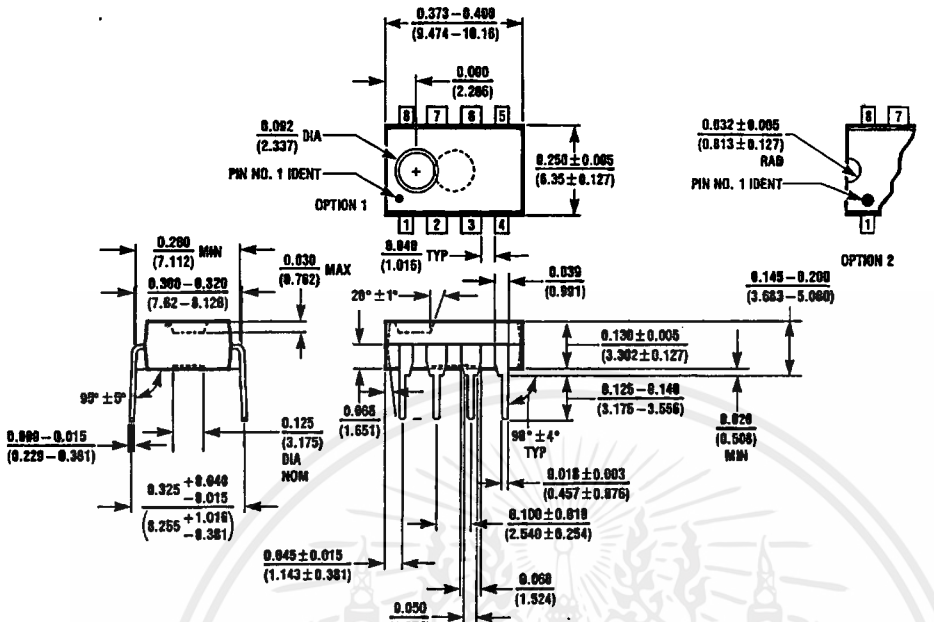
Physical Dimensions inches (millimeters)



Metal Can Package (H)
Order Number LM555H or LM555CH
NS Package Number H08C

H08C (REV B)

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
Order Number LM555CN
NS Package Number N08E

N08E (REV. F)

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

<p>National Semiconductor Corporation 1111 West Bardin Road Arlington, TX 76017 Tel: 1(800) 272-9959 Fax: 1(800) 737-7018</p>	<p>National Semiconductor Europe Fax: (+49) 0-180-530 85 88 Email: cnjwgo@levm2.nsc.com Deutsch Tel: (+49) 0-180-530 85 85 English Tel: (+49) 0-180-532 78 32 Français Tel: (+49) 0-180-532 93 58 Italiano Tel: (+49) 0-180-534 16 80</p>	<p>National Semiconductor Hong Kong Ltd. 13th Floor, Straight Block, Ocean Centre, 5 Canton Rd. Tsimshatsui, Kowloon Hong Kong Tel: (852) 2737-1600 Fax: (852) 2736-9960</p>	<p>National Semiconductor Japan Ltd. Tel: 81-043-299-2309 Fax: 81-043-299-2408</p>
--	--	---	---

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- **Low Voltage and Standard Voltage Operation**
 - 5.0 (V_{CC} = 4.5V to 5.5V)
 - 2.7 (V_{CC} = 2.7V to 5.5V)
 - 2.5 (V_{CC} = 2.5V to 5.5V)
- **3-Wire Serial Interface**
- **2 MHz Clock Rate (5V) Compatibility**
- **Self-Timed Write Cycle (10 ms max)**
- **High Reliability**
 - Endurance: 1 Million Cycles
 - Data Retention: 100 Years
- **Automotive Grade and Extended Temperature Devices Available**
- **8-Pin PDIP and JEDEC SOIC Packages**

Description

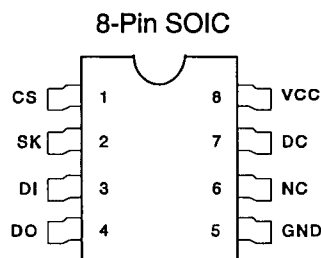
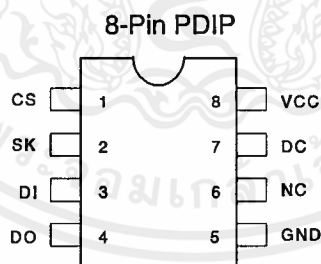
The AT93C46A provides 1024 bits of serial electrically erasable programmable read only memory (EEPROM) organized as 64 words of 16 bits each. The device is optimized for use in many industrial and commercial applications where low power and low voltage operation are essential. The AT93C46A is available in space saving 8-pin PDIP and 8-pin JEDEC packages.

The AT93C46A is enabled through the Chip Select pin (CS), and accessed via a 3-wire serial interface consisting of Data Input (DI), Data Output (DO), and Shift Clock (SK). Upon receiving a READ instruction at DI, the address is decoded and the data is clocked out serially on the data output pin DO. The WRITE cycle is completely self-timed and no separate ERASE cycle is required before WRITE. The WRITE cycle is only enabled when the part is in the ERASE/WRITE ENABLE state. When CS is brought "high" following the initiation of a WRITE cycle, the DO pin outputs the READY/BUSY status of the part.

The AT93C46A is available in 4.5V to 5.5V, 2.7V to 5.5V, and 2.5V to 5.5V versions.

Pin Configurations

Pin Name	Function
CS	Chip Select
SK	Serial Data Clock
DI	Serial Data Input
DO	Serial Data Output
GND	Ground
Vcc	Power Supply
NC	No Connect
DC	Don't Connect



3-Wire Serial CMOS E²PROMs

1K (64 x 16)

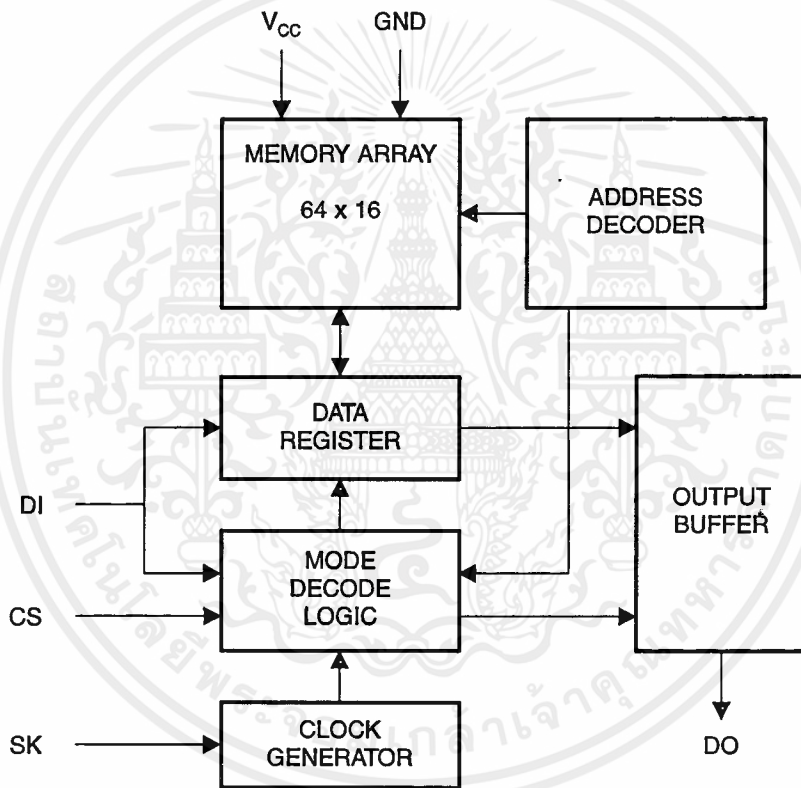


Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.25V
DC Output Current.....	5.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Block Diagram



Pin Capacitance ⁽¹⁾

Applicable over recommended operating range from $T_A = 25^\circ\text{C}$, $f = 1.0\text{ MHz}$, $V_{CC} = +5.0\text{V}$ (unless otherwise noted).

Test Conditions		Max	Units	Conditions
C _{OUT}	Output Capacitance (DO)	5	pF	V _{OUT} = 0V
C _{IN}	Input Capacitance (CS, SK, DI)	5	pF	V _{IN} = 0V

Note: 1. This parameter is characterized and is not 100% tested.

DC Characteristics

Applicable over recommended operating range from: $T_{AI} = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{CC} = +2.5\text{V}$ to $+5.5\text{V}$, $T_{AC} = 0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{CC} = +2.5\text{V}$ to $+5.5\text{V}$ (unless otherwise noted).

Symbol	Parameter	Test Condition	Min	Typ	Max	Units	
V _{CC1}	Supply Voltage		1.8		5.5	V	
V _{CC2}	Supply Voltage		2.5		5.5	V	
V _{CC3}	Supply Voltage		2.7		5.5	V	
V _{CC4}	Supply Voltage		4.5		5.5	V	
I _{CC}	Supply Current	V _{CC} = 5.0V		READ at 1.0 MHz WRITE at 1.0 MHz	0.5 0.5	2.0 2.0	mA mA
I _{SB1}	Standby Current	V _{CC} = 2.5V		CS = 0V	14.0	20.0	μA
I _{SB2}	Standby Current	V _{CC} = 2.7V		CS = 0V	14.0	20.0	μA
I _{SB3}	Standby Current	V _{CC} = 5.0V		CS = 0V	35.0	50.0	μA
I _{IL}	Input Leakage	V _{IN} = 0V to V _{CC}			0.1	1.0	μA
I _{OL}	Output Leakage	V _{IN} = 0V to V _{CC}			0.1	1.0	μA
V _{IL1} ⁽¹⁾ V _{IH1} ⁽¹⁾	Input Low Voltage Input High Voltage	4.5V ≤ V _{CC} ≤ 5.5V	-0.1 2.0		0.8 V _{CC} + 1	V	
V _{IL2} ⁽¹⁾ V _{IH2} ⁽¹⁾	Input Low Voltage Input High Voltage	1.8V ≤ V _{CC} ≤ 2.7V	0.0 V _{CC} × 0.7		V _{CC} × 0.3 V _{CC} + 1	V	
V _{OL1} V _{OH1}	Output Low Voltage Output High Voltage	4.5V ≤ V _{CC} ≤ 5.5V		I _{OL} = 2.1 mA I _{OH} = -0.4 mA	0.4 2.4	V V	
V _{OL2} V _{OH2}	Output Low Voltage Output High Voltage	1.8V ≤ V _{CC} ≤ 2.7V		I _{OL} = 0.15 mA I _{OH} = -100 μA	0.2 V _{CC} - 0.2	V V	

Note: 1. V_{IL} min and V_{IH} max are reference only and are not tested.



AC Characteristics

Applicable over recommended operating range from $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{CC} = +2.5\text{V}$ to $+5.5\text{V}$, $CL = 1$ TTL Gate and 100 pF (unless otherwise noted).

Symbol	Parameter	Test Condition	Min	Typ	Max	Units
f _{SK}	SK Clock Frequency	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		2	MHz
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		1	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		0.5	
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	0		0.25	
t _{SKH}	SK High Time	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			ns
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	500			
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	1000			
t _{SKL}	SK Low Time	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			ns
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	500			
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	1000			
t _{CS}	Minimum CS Low Time	$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			ns
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	250			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	500			
		$1.8\text{V} \leq V_{CC} \leq 5.5\text{V}$	1000			
t _{CSS}	CS Setup Time	Relative to SK				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	50			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	50			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
t _{DIS}	DI Setup Time	Relative to SK				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	200			
t _{CSH}	CS Hold Time	Relative to SK	0			ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	200			
t _{DIH}	DI Hold Time	Relative to SK				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	100			
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$	200			
t _{PD1}	Output Delay to '1'	AC Test				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			500	
t _{PD0}	Output Delay to '0'	AC Test				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			500	
t _{SV}	CS to Status Valid	AC Test				ns
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			250	
		$2.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			500	
t _{DF}	CS to DO in High Impedance	AC Test				ns
		CS = V _{IL}				
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$			100	
		$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$			100	
t _{WP}	Write Cycle Time		0.1		10	ms
		$4.5\text{V} \leq V_{CC} \leq 5.5\text{V}$		1		

Instruction Set for the AT93C46A

Instruction	SB	Op Code	Address x 16	Comments
READ	1	10	A ₅ - A ₀	Reads data stored in memory, at specified address.
EWEN	1	00	11XXXX	Write enable must precede all programming modes.
ERASE	1	11	A ₅ - A ₀	Erase memory location A _n - A ₀ .
WRITE	1	01	A ₅ - A ₀	Writes memory location A _n - A ₀ .
ERAL	1	00	10XXXX	Erases all memory locations. Valid only at V _{CC} = 4.5V to 5.5V.
WRAL	1	00	01XXXX	Writes all memory locations. Valid only at V _{CC} = 4.5V to 5.5V.
EWDS	1	00	00XXXX	Disables all programming instructions.



Functional Description

The AT93C46A is accessed via a simple and versatile three-wire serial communication interface. Device operation is controlled by seven instructions issued by the host processor. A valid instruction starts with a rising edge of CS and consists of a Start Bit (logic '1') followed by the appropriate Op Code and the desired memory Address location.

READ (READ): The Read (READ) instruction contains the Address code for the memory location to be read. After the instruction and address are decoded, data from the selected memory location is available at the serial output pin DO. Output data changes are synchronized with the rising edges of serial clock SK. It should be noted that a dummy bit (logic '0') precedes the 16 bit data output string.

ERASE/WRITE (EWEN): To assure data integrity, the part automatically goes into the Erase/Write Disable (EWDS) state when power is first applied. An Erase/Write Enable (EWEN) instruction must be executed first before any programming instructions can be carried out. Please note that once in the Erase/Write Enable state, programming remains enabled until an Erase/Write Disable (EWDS) instruction is executed or V_{CC} power is removed from the part.

ERASE (ERASE): The Erase (ERASE) instruction programs all bits in the specified memory location to the logical '1' state. The self-timed erase cycle starts once the ERASE instruction and address are decoded. The DO pin outputs the READY / BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (t_{CS}). A logic '1' at pin DO indicates that the selected memory location has been erased, and the part is ready for another instruction.

WRITE (WRITE): The Write (WRITE) instruction contains the 16 bits of data to be written into the specified memory location. The self-timed programming cycle starts after the last bit of data is received at serial data input pin DI. The DO pin outputs the READY/BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (t_{CS}). A logic '0' at DO indicates that programming is still in progress. A logic '1' indicates that the memory location at the specified address has been written with the data pattern contained in the instruction and the part is ready for further instructions.

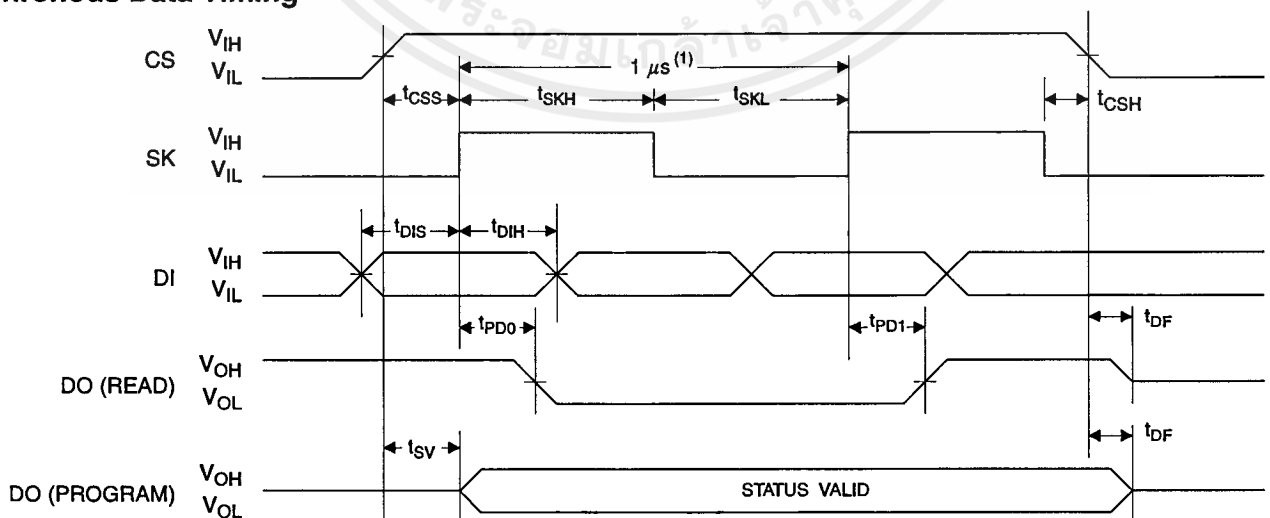
ERASE ALL (ERAL): The Erase All (ERAL) instruction programs every bit in the memory array to the logic '1' state and is primarily used for testing purposes. The DO pin outputs the READY/BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (t_{CS}). The ERAL instruction is valid only at V_{CC} = 5.0V ± 10%.

WRITE ALL (WRAL): The Write All (WRAL) instruction programs all memory locations with the data patterns specified in the instruction. The DO pin outputs the READY/BUSY status of the part if CS is brought high after being kept low for a minimum of 250 ns (t_{CS}). The WRAL instruction is valid only at V_{CC} = 5.0V ± 10%.

ERASE/WRITE DISABLE (EWDS): To protect against accidental data disturb, the Erase/Write Disable (EWDS) instruction disables all programming modes and should be executed after all programming operations. The operation of the READ instruction is independent of both the EWEN and EWDS instructions and can be executed at any time.

Timing Diagrams

Synchronous Data Timing



Note: 1. This is the minimum SK period.

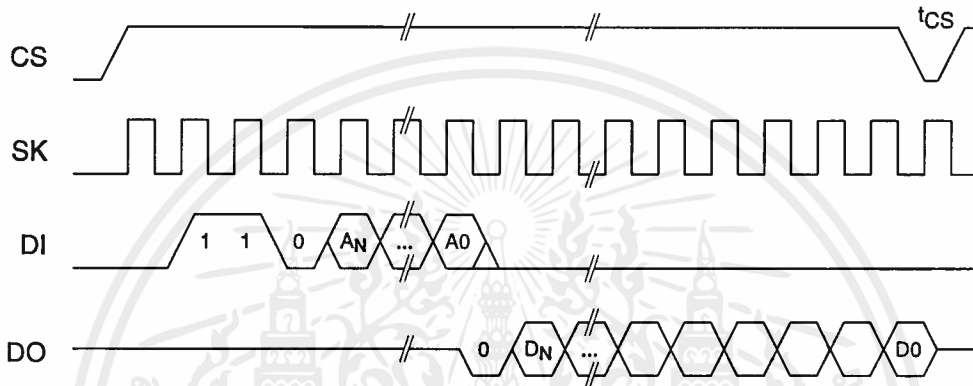
(continued)

Organization Key for Timing Diagrams

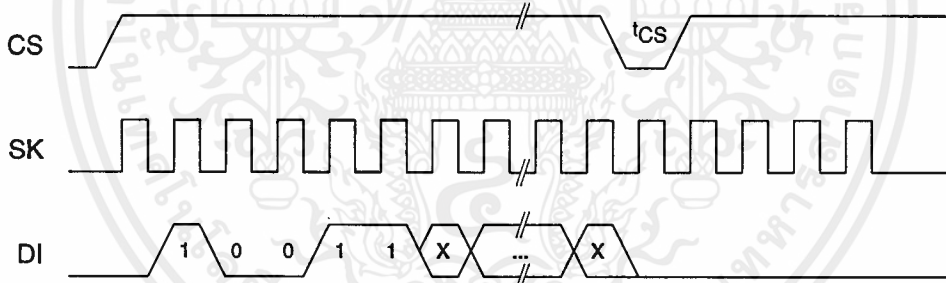
	AT93C46A
I/O	x 16
AN	A5
DN	D15

Timing Diagrams (Continued)

READ Timing

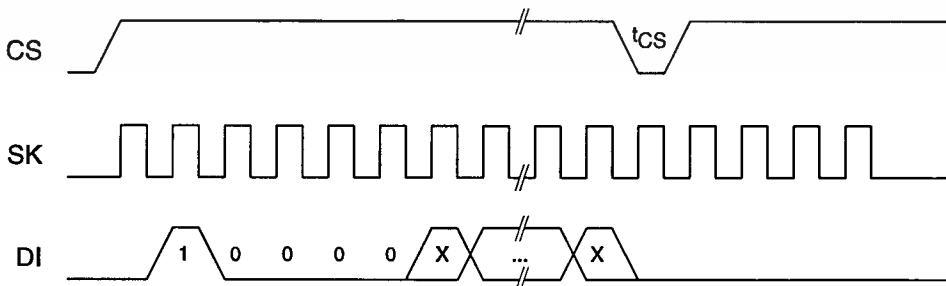


EWEN Timing ⁽¹⁾



Note: 1. Requires a minimum of nine clock cycles.

EWDS Timing ⁽¹⁾



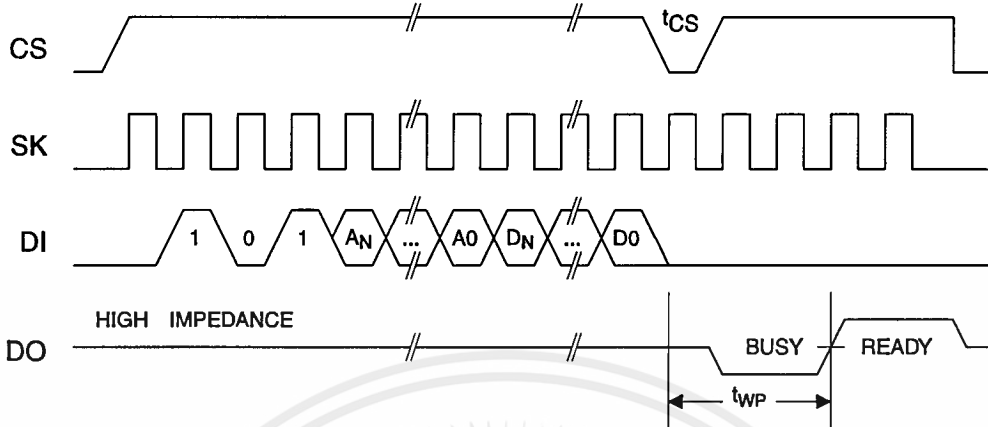
Note: 1. Requires a minimum of nine clock cycles.

(continued)

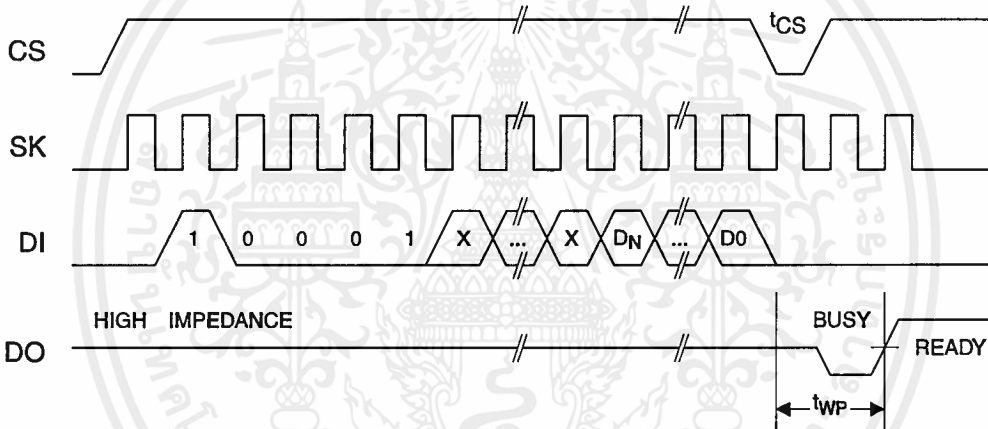


Timing Diagrams (Continued)

WRITE Timing

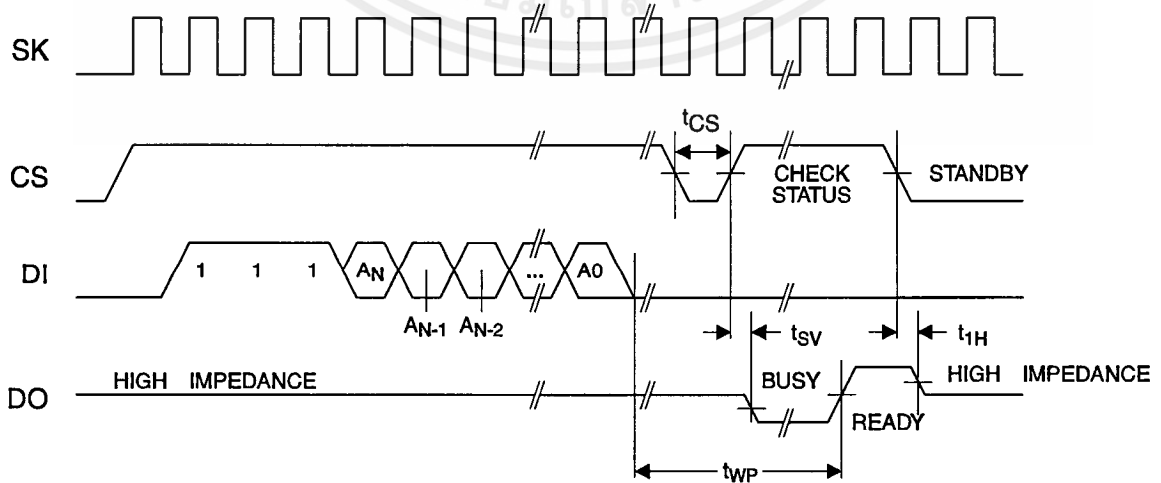


WRAL Timing (1, 2)



- Notes:**
- Valid only at $V_{CC} = 4.5V$ to $5.5V$.
 - Requires a minimum of nine clock cycles.

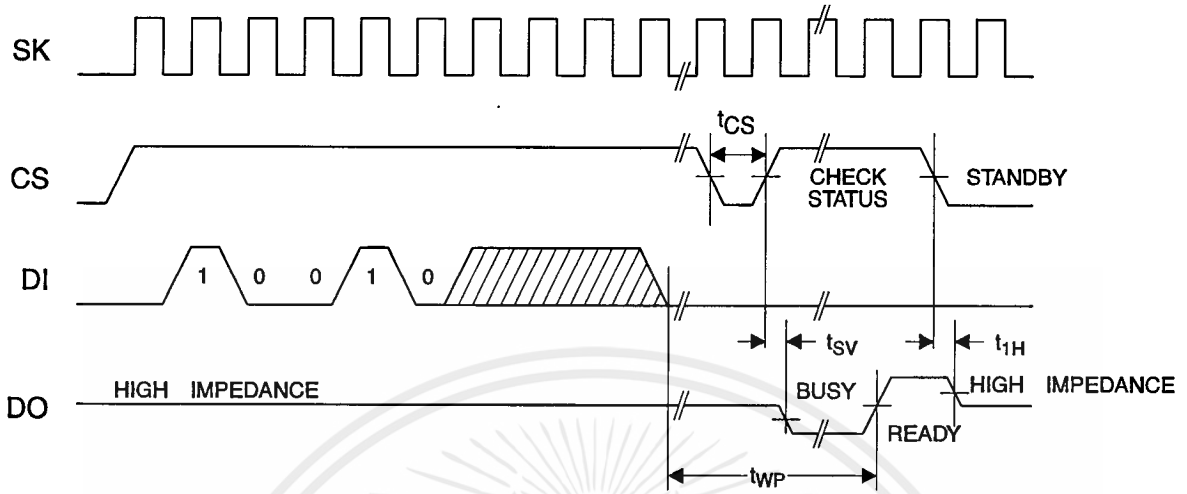
ERASE Timing



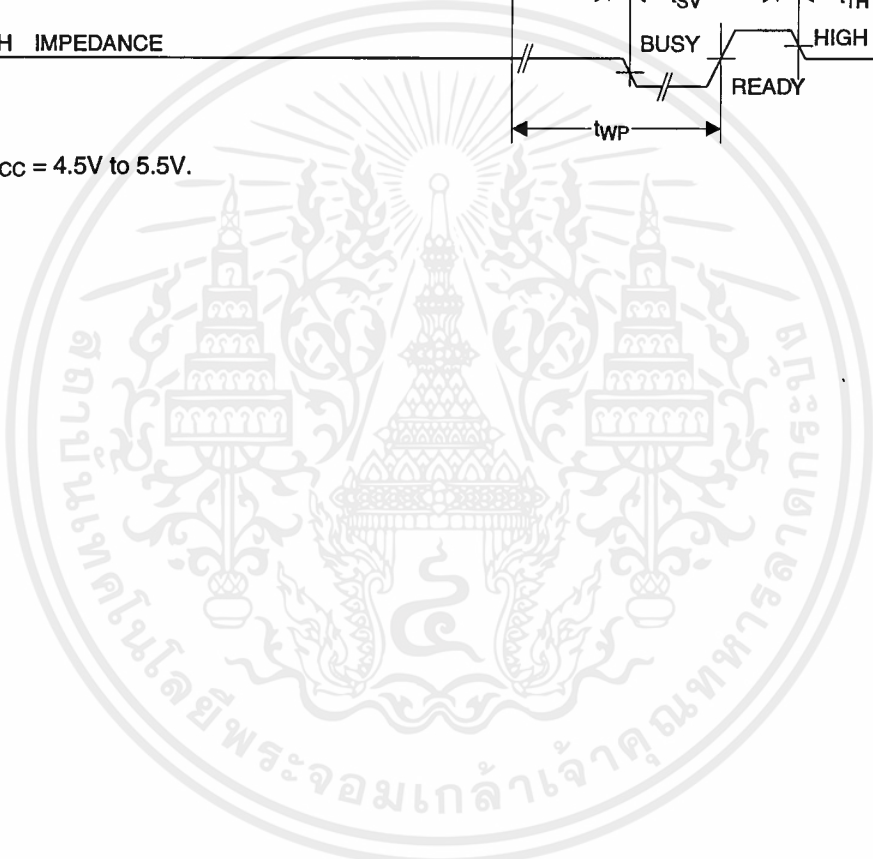
(continued)

Timing Diagrams (Continued)

TERAL Timing ⁽¹⁾



Note: 1. Valid only at $V_{CC} = 4.5V$ to $5.5V$.





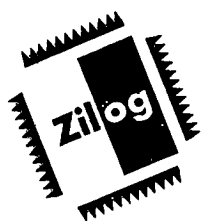
Ordering Information

twp (max) (ms)	icc (max) (μ A)	Isb (max) (μ A)	fMAX (kHz)	Ordering Code	Package	Operation Range
10	2000	50.0	2000	AT93C46A-10PC AT93C46A-10SC	8P3 8S1	Commercial (0°C to 70°C)
10	800	20.0	1000	AT93C46A-10PC-2.7 AT93C46A-10SC-2.7	8P3 8S1	Commercial (0°C to 70°C)
10	600	20.0	500	AT93C46A-10PC-2.5 AT93C46A-10SC-2.5	8P3 8S1	Commercial (0°C to 70°C)
10	2000	50.0	2000	AT93C46A-10PI AT93C46A-10SI	8P3 8S1	Industrial (-40°C to 85°C)
10	800	20.0	1000	AT93C46A-10PI-2.7 AT93C46A-10SI-2.7	8P3 8S1	Industrial (-40°C to 85°C)
10	600	20.0	500	AT93C46A-10PI-2.5 AT93C46A-10SI-2.5	8P3 8S1	Industrial (-40°C to 85°C)



Package Type

8P3	8 Lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
8S1	8 Lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
Options	
Blank	Standard Device (4.5V to 5.5V)
-2.7	Low Voltage (2.7V to 5.5V)
-2.5	Low Voltage (2.5V to 5.5V)
-1.8	Low Voltage (1.8V to 5.5V)



Z86E30/E31/E40

Z8 4K OTP MICROCONTROLLER

FEATURES

Device	ROM (KB)	RAM* (Bytes)	I/O Lines	Speed (MHz)
Z86E30	4	237	24	16
Z86E31	2	125	24	16
Z86E40	4	236	32	16

Note: *General-Purpose

- Standard Temperature ($V_{CC} = 3.5V$ to $5.5V$)
- Extended Temperature ($V_{CC} = 4.5V$ to $5.5V$)
- Available Packages:
 - 28-Pin DIP/SOIC/PLCC OTP (Z86E30/31 only)
 - 28-Pin DIP Window (Z86E30/31 only)
 - 40-Pin DIP OTP/Window (Z86E40 only)
 - 44-Pin PLCC/QFP OTP (Z86E40 only)
 - 44-Pin PLCC Window (Z86E40 only)
- Software Enabled Watch-Dog Timer (WDT)
- Push-Pull/Open-Drain Programmable on Port 0, Port 1, and Port 2
- 24/32 Input/Output Lines
- Auto Latches
- Auto Power-On Reset (POR)
- Programmable OTP Options:
 - RC Oscillator
 - EPROM Protect
 - Auto Latch Disable
 - Permanently Enabled WDT
 - Crystal Oscillator Feedback Resistor Disable
 - RAM Protect
- Low-Power Consumption: 60 mW
- Fast Instruction Pointer: 0.75 μs
- Two Standby Modes: STOP and HALT
- Digital Inputs CMOS Levels, Schmitt-Triggered
- Software Programmable Low EMI Mode
- Two Programmable 8-Bit Counter/Timers Each with a 6-Bit Programmable Prescaler
- Six Vectored, Priority Interrupts from Six Different Sources
- Two Comparators
- On-Chip Oscillator that Accepts a Crystal, Ceramic Resonator, LC, RC, or External Clock Drive

GENERAL DESCRIPTION

The Z86E30/E31/E40 8-Bit One-Time Programmable (OTP) Microcontrollers are members of Zilog's single-chip Z8[®] MCU family featuring enhanced wake-up circuitry, programmable Watch-Dog Timers, Low Noise EMI options, and easy hardware/software system expansion capability.

Four basic address spaces support a wide range of memory configurations. The designer has access to three addi-

tional control registers that allow easy access to register mapped peripheral and I/O circuits.

For applications demanding powerful I/O capabilities, the Z86E30/E31 have 24 pins, and the Z86E40 has 32 pins of dedicated input and output. These lines are grouped into four ports, eight lines per port, and are configurable under software control to provide timing, status signals, and par-

allel I/O with or without handshake, and address/data bus for interfacing external memory.

Power connections follow conventional descriptions below:

Notes: All Signals with a preceding front slash, "/", are active Low, for example, B/W (WORD is active Low); /B/W (BYTE is active Low, only).

Connection	Circuit	Device
Power	V _{CC}	V _{DD}
Ground	GND	V _{SS}

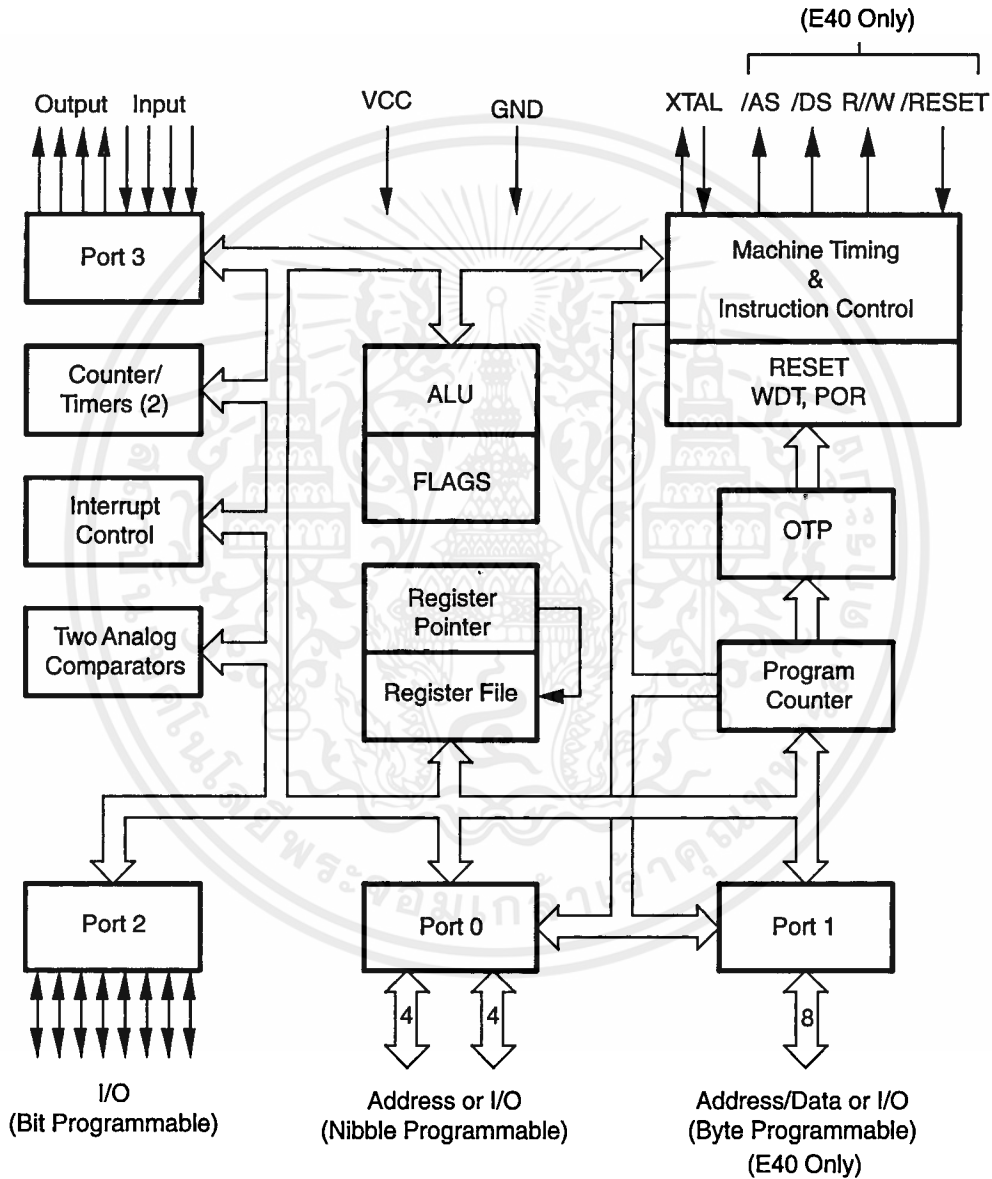


Figure 1. Z86E30/E31/E40 Functional Block Diagram

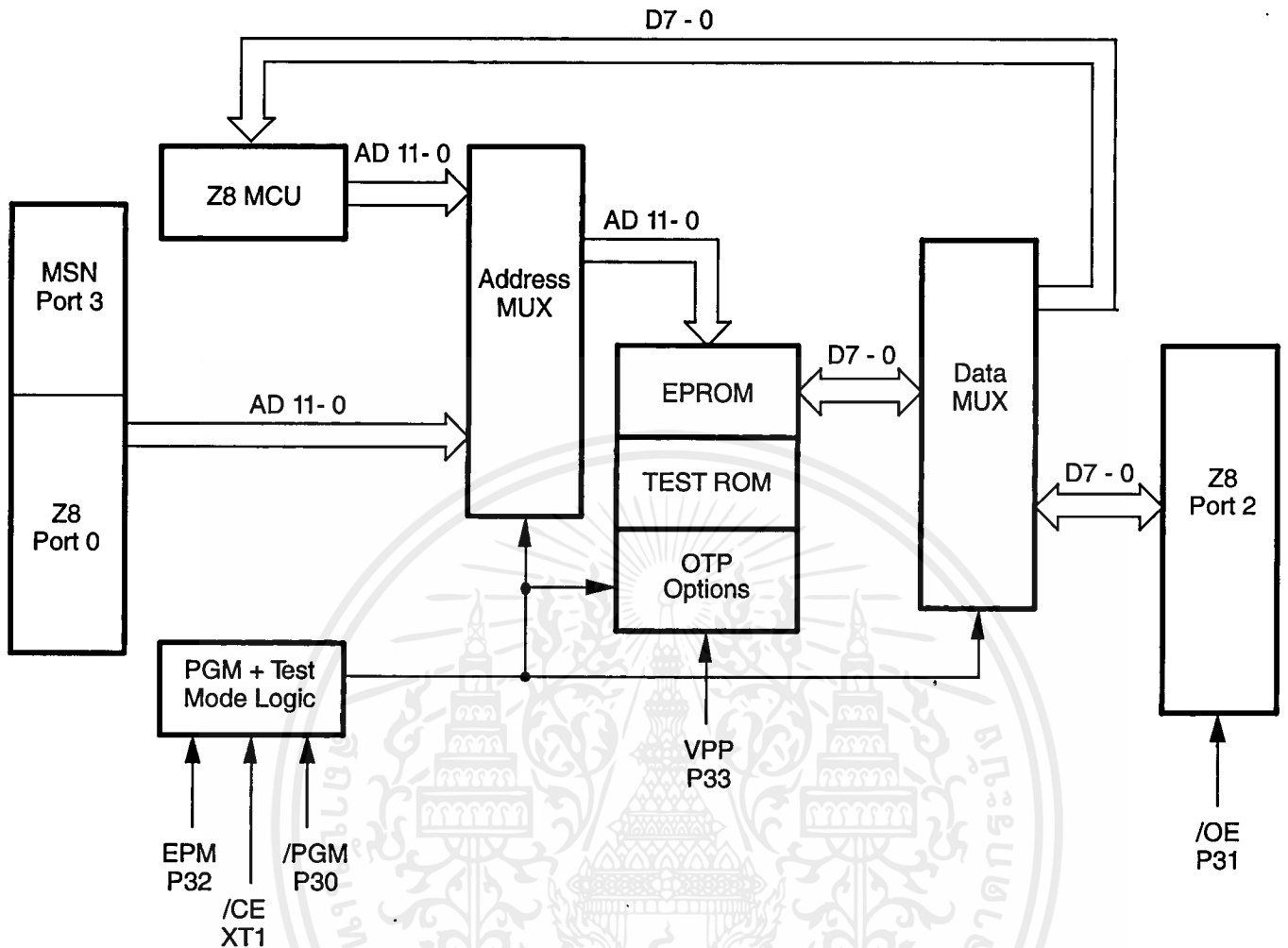
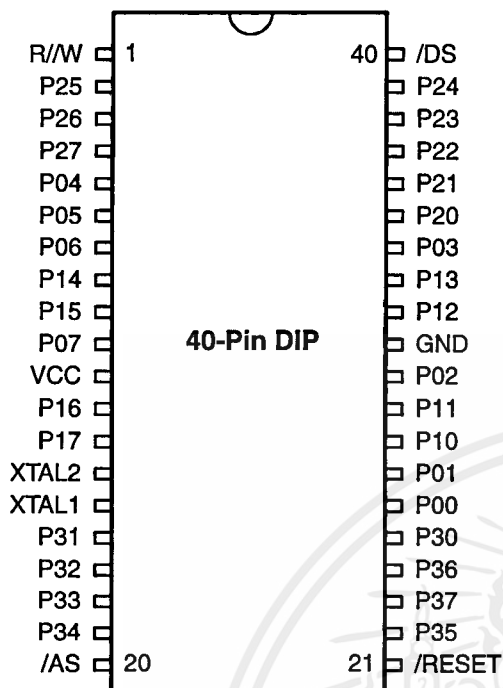


Figure 2. EPROM Programming Block Diagram

PIN IDENTIFICATION

**Table 1. 40-Pin DIP Pin Identification
Standard Mode**



Pin #	Symbol	Function	Direction
1	R/W	Read/Write	Output
2-4	P25-P27	Port 2, Pins 5,6,7	In/Output
5-7	P04-P06	Port 0, Pins 4,5,6	In/Output
8-9	P14-P15	Port 1, Pins 4,5	In/Output
10	P07	Port 0, Pin 7	In/Output
11	V _{CC}	Power Supply	
12-13	P16-P17	Port 1, Pins 6,7	In/Output
14	XTAL2	Crystal Oscillator	Output
15	XTAL1	Crystal Oscillator	Input
16-18	P31-P33	Port 3, Pins 1,2,3	Input
19	P34	Port 3, Pin 4	Output
20	/AS	Address Strobe	Output
21	/RESET	Reset	Input
22	P35	Port 3, Pin 5	Output
23	P37	Port 3, Pin 7	Output
24	P36	Port 3, Pin 6	Output
25	P30	Port 3, Pin 0	Input
26-27	P00-P01	Port 0, Pins 0,1	In/Output
28-29	P10-P11	Port 1, Pins 0,1	In/Output
30	P02	Port 0, Pin 2	In/Output
31	GND	Ground	
32-33	P12-P13	Port 1, Pins 2,3	In/Output
34	P03	Port 0, Pin 3	In/Output
35-39	P20-P24	Port 2, Pins 0,1,2,3,4	In/Output
40	/DS	Data Strobe	Output

**Figure 3. 40-Pin DIP Pin Configuration*
Standard Mode**

Notes:

*Pin Configuration and Identification identical on DIP and Cerdip Window Lid style packages.

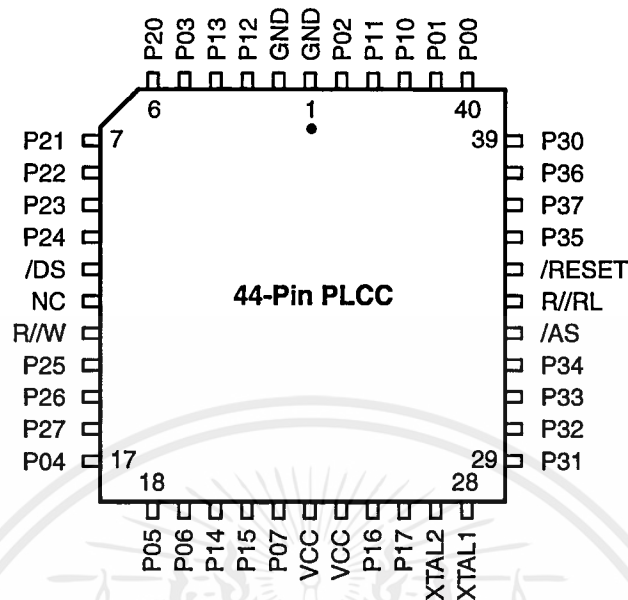


Figure 4. 44-Pin PLCC Pin Configuration
Standard Mode

Table 2. 44-Pin PLCC Pin Identification

Pin #	Symbol	Function	Direction
1-2	GND	Ground	
3-4	P12-P13	Port 1, Pins 2,3	In/Output
5	P03	Port 0, Pin 3	In/Output
6-10	P20-P24	Port 2, Pins 0,1,2,3,4	In/Output
11	/DS	Data Strobe	Output
12	NC	No Connection	
13	R/W	Read/Write	Output
14-16	P25-P27	Port 2, Pins 5,6,7	In/Output
17-19	P04-P06	Port 0, Pins 4,5,6	In/Output
20-21	P14-P15	Port 1, Pins 4,5	In/Output
22	P07	Port 0, Pin 7	In/Output
23-24	VCC	Power Supply	
25-26	P16-P17	Port 1, Pins 6,7	In/Output
27	XTAL2	Crystal Oscillator Output	
28	XTAL1	Crystal Oscillator Input	
29-31	P31-P33	Port 3, Pins 1,2,3	Input
32	P34	Port 3, Pin 4	Output

Table 2. 44-Pin PLCC Pin Identification

Pin #	Symbol	Function	Direction
33	/AS	Address Strobe	Output
34	R//RL	ROM/ROMless select	Input
35	/RESET	Reset	Input
36	P35	Port 3, Pin 5	Output
37	P37	Port 3, Pin 7	Output
38	P36	Port 3, Pin 6	Output
39	P30	Port 3, Pin 0	Input
40-41	P00-P01	Port 0, Pins 0,1	In/Output
42-43	P10-P11	Port 1, Pins 0,1	In/Output
44	P02	Port 0, Pin 2	In/Output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

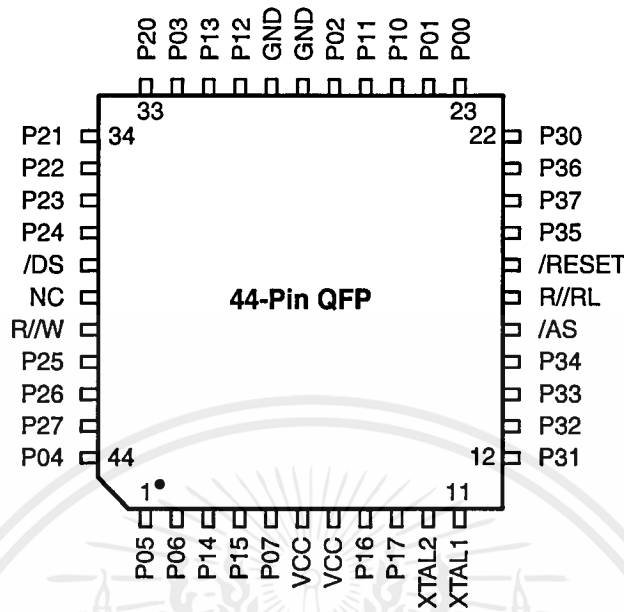


Figure 5. 44-Pin QFP Pin Configuration Standard Mode

Table 3. 44-Pin QFP Pin Identification

Pin #	Symbol	Function	Direction
1-2	P05-P06	Port 0, Pins 5,6	In/Output
3-4	P14-P15	Port 1, Pins 4,5	In/Output
5	P07	Port 0, Pin 7	In/Output
6-7	VCC	Power Supply	
8-9	P16-P17	Port 1, Pins 6,7	In/Output
10	XTAL2	Crystal Oscillator	Output
11	XTAL1	Crystal Oscillator	Input
12-14	P31-P33	Port 3, Pins 1,2,3	Input
15	P34	Port 3, Pin 4	Output
16	/AS	Address Strobe	Output
17	R//RL	ROM/ROMless select	Input
18	/RESET	Reset	Input
19	P35	Port 3, Pin 5	Output
20	P37	Port 3, Pin 7	Output
21	P36	Port 3, Pin 6	Output
22	P30	Port 3, Pin 0	Input
23-24	P00-P01	Port 0, Pin 0,1	In/Output
25-26	P10-P11	Port 1, Pins 0,1	In/Output

Table 3. 44-Pin QFP Pin Identification

Pin #	Symbol	Function	Direction
27	P02	Port 0, Pin 2	In/Output
28-29	GND	Ground	
30-31	P12-P13	Port 1, Pins 2,3	In/Output
32	P03	Port 0, Pin 3	In/Output
33-37	P20-4	Port 2, Pins 0,1,2,3,4	In/Output
38	/DS	Data Strobe	Output
39	NC	No Connection	
40	R//W	Read/Write	Output
41-43	P25-P27	Port 2, Pins 5,6,7	In/Output
44	P04	Port 0, Pin 4	In/Output

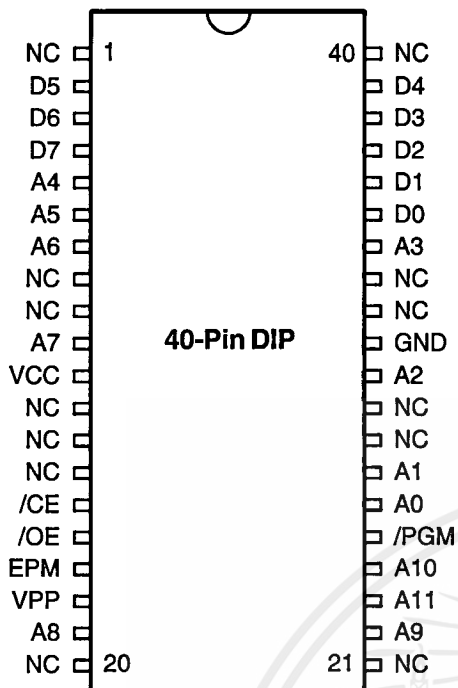


Figure 6. 40-Pin DIP Pin Configuration*
EPROM Mode

Table 4. 40-Pin DIP Package Pin Identification
EPROM Mode

Pin #	Symbol	Function	Direction
1	NC	No Connection	
2-4	D5-D7	Data 5,6,7	In/Output
5-7	A4-A6	Address 4,5,6	Input
8-9	NC	No Connection	
10	A7	Address 7	Input
11	V _{CC}	Power Supply	
12-14	NC	No Connection	
15	/CE	Chip Select	Input
16	/OE	Output Enable	Input
17	EPM	EPROM Prog. Mode	Input
18	VPP	Prog. Voltage	Input
19	A8	Address 8	Input
20-21	NC	No Connection	
22	A9	Address 9	Input
23	A11	Address 11	Input
24	A10	Address 10	Input
25	/PGM	Prog. Mode	Input
26-27	A0-A1	Address 0,1	Input
28-29	NC	No Connection	
30	A2	Address 2	Input
31	GND	Ground	
32-33	NC	No Connection	
34	A3	Address 3	Input
35-39	D0-D4	Data 0,1,2,3,4	In/Output
40	NC	No Connection	

Note:

*Pin Configuration and Description identical on DIP and Cerdip Window Lid style packages.

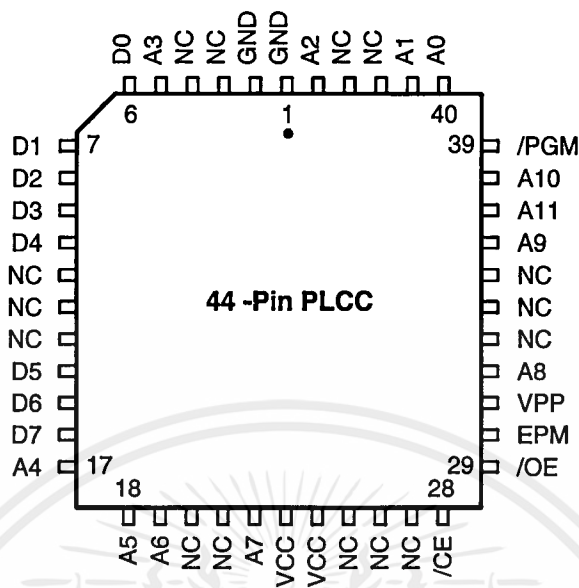


Figure 7. 44-Pin PLCC Pin Configuration
EPROM Programming Mode

Table 5. 44-Pin PLCC Pin Configuration
EPROM Programming Mode

Pin #	Symbol	Function	Direction
1-2	GND	Ground	
3-4	NC	No Connection	
5	A3	Address 3	Input
6-10	D0-D4	Data 0,1,2,3,4	In/Output
11-13	NC	No Connection	
14-16	D5-D7	Data 5,6,7	In/Output
17-19	A4-A6	Address 4,5,6	Input
20-21	NC	No Connection	
22	A7	Address 7	Input
23-24	VCC	Power Supply	
25-27	NC	No Connection	
28	/CE	Chip Select	Input
29	/OE	Output Enable	Input
30	EPM	EPROM Prog. Mode	Input

Table 5. 44-Pin PLCC Pin Configuration
EPROM Programming Mode

Pin #	Symbol	Function	Direction
31	V _{PP}	Prog. Voltage	Input
32	A8	Address 8	Input
33-35	NC	No Connection	
36	A9	Address 9	Input
37	A11	Address 11	Input
38	A10	Address 10	Input
39	/PGM	Prog. Mode	Input
40-41	A0,A1	Address 0,1	Input
42-43	NC	No Connection	
44	A2	Address 2	Input

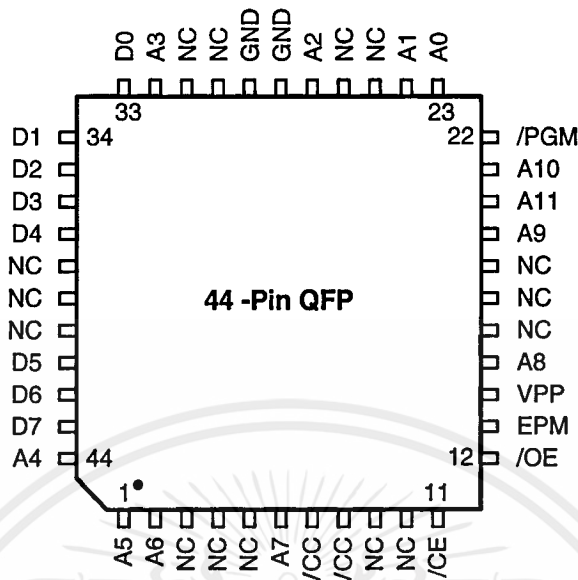


Figure 8. 44-Pin QFP Pin Configuration
EPROM Programming Mode

Table 6. 44-Pin QFP Pin Identification
EPROM Programming Mode

Pin #	Symbol	Function	Direction
1-2	A5-A6	Address 5,6	Input
3-4	NC	No Connection	
5	A7	Address 7	Input
6-7	V _{CC}	Power Supply	
8-10	NC	No Connection	
11	/CE	Chip Select	Input
12	/OE	Output Enable	Input
13	EPM	EPROM Prog. Mode	Input
14	V _{PP}	Prog. Voltage	Input
15	A8	Address 8	Input
16-18	NC	No Connection	
19	A9	Address 9	Input
20	A11	Address 11	Input
21	A10	Address 10	Input
22	/PGM	Prog. Mode	Input

Table 6. 44-Pin QFP Pin Identification
EPROM Programming Mode

Pin #	Symbol	Function	Direction
23-24	A0,A1	Address 0,1	Input
25-26	NC	No Connection	
27	A2	Address 2	Input
28-29	GND	Ground	
30-31	NC	No Connection	
32	A3	Address 3	Input
33-37	D0-D4	Data 0,1,2,3,4	In/Output
38-40	NC	No Connection	
41-43	D5-D7	Data 5,6,7	In/Output
44	A4	Address 4	Input

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

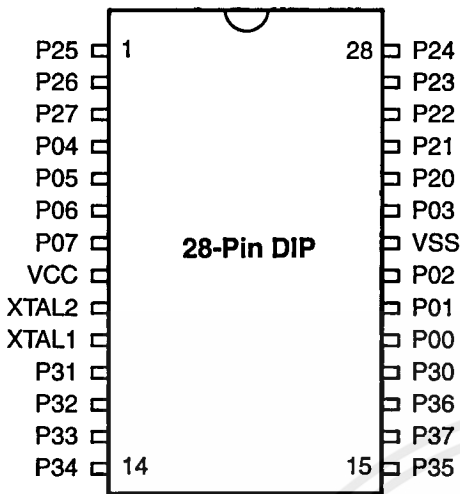


Figure 9. Standard Mode 28-Pin DIP/SOIC Pin Configuration*

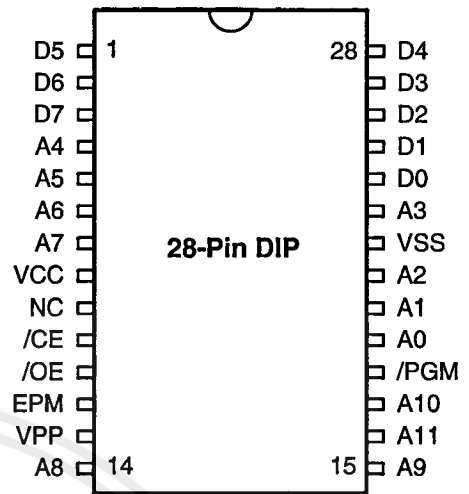


Figure 10. EPROM Programming Mode 28-Pin DIP/SOIC Pin Configuration*

Table 7. 28-Pin DIP/SOIC/PLCC Pin Identification*

Pin #	Symbol	Function	Direction
1-3	P25-P27	Port 2, Pins 5,6,	In/Output
4-7	P04-P07	Port 0, Pins 4,5,6,7	In/Output
8	V _{CC}	Power Supply	
9	XTAL2	Crystal Oscillator	Output
10	XTAL1	Crystal Oscillator	Input
11-13	P31-P33	Port 3, Pins 1,2,3	Input
14-15	P34-P35	Port 3, Pins 4,5	Output
16	P37	Port 3, Pin 7	Output
17	P36	Port 3, Pin 6	Output
18	P30	Port 3, Pin 0	Input
19-21	P00-P02	Port 0, Pins 0,1,2	In/Output
22	V _{SS}	Ground	
23	P03	Port 0, Pin 3	In/Output
24-28	P20-P24	Port 2, Pins 0,1,2,3,4	In/Output

Notes:

*Pin Identification and Configuration identical on DIP and Cerdip Window Lid style packages.

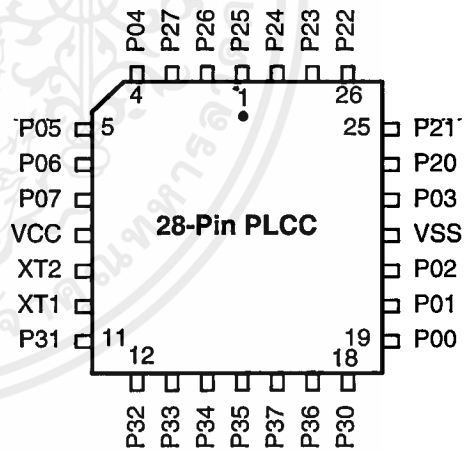


Figure 11. Standard Mode 28-Pin PLCC Pin Configuration

Table 8. 28-Pin EPROM
Pin Identification*

Pin #	Symbol	Function	Direction
1-3	D5-D7	Data 5,6,7	In/Output
4-7	A4-A7	Address 4,5,6,7	Input
8	V _{CC}	Power Supply	
9	NC	No connection	
10	/CE	Chip Select	Input
11	/OE	Output Enable	Input
12	EPM	EPROM Prog. Mode	Input
13	V _{PP}	Prog. Voltage	Input
14-15	A8-A9	Address 8,9	Input
16	A11	Address 11	Input
17	A10	Address 10	Input
18	/PGM	Prog. Mode	Input
19-21	A0-A2	Address 0,1,2	Input
22	V _{SS}	Ground	
23	A3	Address 3	Input
24-28	D0-D4	Data 0,1,2,3,4	In/Output

Notes:

*Pin Identification and Configuration identical on DIP and Cerdip Window Lid style packages.

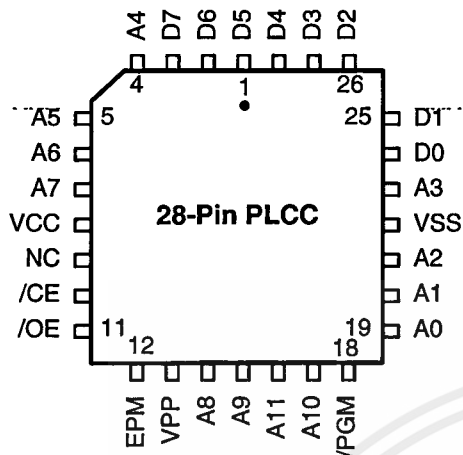


Figure 12. EPROM Programming Mode
28-Pin PLCC Pin Configuration

ABSOLUTE MAXIMUM RATINGS

Parameter	Min	Max	Units
Ambient Temperature under Bias	-40	+105	C
Storage Temperature	-65	+150	C
Voltage on any Pin with Respect to V_{SS} [Note 1]	-0.6	+7	V
Voltage on V_{DD} Pin with Respect to V_{SS}	-0.3	+7	V
Voltage on XTAL1 and /RESET Pins with Respect to V_{SS} [Note 2]	-0.6	$V_{DD}+1$	V
Total Power Dissipation		1.21	W
Maximum Allowable Current out of V_{SS}		220	mA
Maximum Allowable Current into V_{DD}		180	mA
Maximum Allowable Current into an Input Pin [Note 3]	-600	+600	μ A
Maximum Allowable Current into an Open-Drain Pin [Note 4]	-600	+600	μ A
Maximum Allowable Output Current Sunked by Any I/O Pin		25	mA
Maximum Allowable Output Current Sourced by Any I/O Pin		25	mA
Maximum Allowable Output Current Sunked by /RESET Pin		3 mA	

Notes:

1. This applies to all pins except XTAL pins and where otherwise noted.
2. There is no input protection diode from pin to V_{DD} .
3. This excludes XTAL pins.
4. Device pin is not at an output Low state.

Stresses greater than those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at any condition above those indicated in the operational sections of these specifications is not implied. Exposure to absolute maximum rating conditions for an extended period may affect device reliability.

Total power dissipation should not exceed 1.2 W for the package. Power dissipation is calculated as follows:

$$\begin{aligned} \text{Total Power Dissipation} = & V_{DD} \times [I_{DD} - (\text{sum of } I_{OH})] \\ & + \text{sum of } [(V_{DD} - V_{OH}) \times I_{OH}] \\ & + \text{sum of } (V_{OL} \times I_{OL}) \end{aligned}$$

STANDARD TEST CONDITIONS

The characteristics listed below apply for standard test conditions as noted. All voltages are referenced to Ground. Positive current flows into the referenced pin (Test Load).

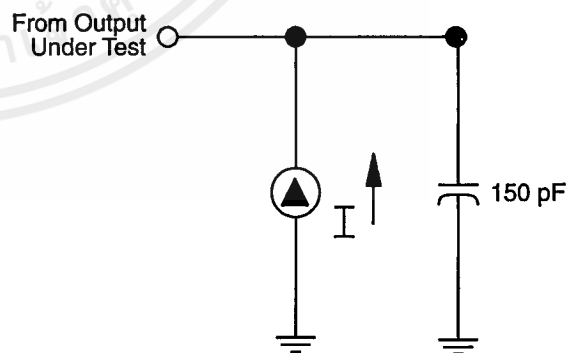


Figure 13. Test Load Diagram

CAPACITANCE

T_A = 25°C, V_{CC} = GND = 0V, f = 1.0 MHz; unmeasured pins returned to GND.

Parameter	Min	Max
Input capacitance	0	12 pF
Output capacitance	0	12 pF
I/O capacitance	0	12 pF

DC ELECTRICAL CHARACTERISTICS

T _A = 0 °C to +70 °C								
Sym	Parameter	V _{CC} Note [3]	Min	Max	Typical @ 25°C	Units	Conditions	Notes
V _{CH}	Clock Input High Voltage	3.5V	0.7 V _{CC}	V _{CC} +0.3	1.8	V	Driven by External Clock Generator	
		5.5V	0.7 V _{CC}	V _{CC} +0.3	2.5	V		
V _{CL}	Clock Input Low Voltage	3.5V	GND-0.3	0.2 V _{CC}	0.9	V	Driven by External Clock Generator	
		4.5V	GND-0.3	0.2 V _{CC}	1.5	V		
V _{IH}	Input High Voltage	3.5V	0.7 V _{CC}	V _{CC} +0.3	2.5	V		
		5.5V	0.7 V _{CC}	V _{CC} +0.3	2.5	V		
V _{IL}	Input Low Voltage	3.5V	GND-0.3	0.2 V _{CC}	1.5	V		
		5.5V	GND-0.3	0.2 V _{CC}	1.5	V		
V _{OH}	Output High Voltage Low EMI Mode	3.5V	V _{CC} -0.4		3.3	V	I _{OH} = -0.5 mA	
		5.5V	V _{CC} -0.4		4.8	V		
V _{OH1}	Output High Voltage	3.5V	V _{CC} -0.4		3.3	V	I _{OH} = -2.0 mA	
		5.5V	V _{CC} -0.4		4.8	V		
V _{OL}	Output Low Voltage Low EMI Mode	3.5V		0.4	0.2	V	I _{OL} = 1.0 mA	
		4.5V		0.4	0.2	V		
V _{OL1}	Output Low Voltage	3.5V		0.4	0.1	V	I _{OL} = +4.0 mA	8
		4.5V		0.4	0.1	V		
V _{OL2}	Output Low Voltage	3.5V		1.2	0.5	V	I _{OL} = +12 mA	8
		4.5V		1.2	0.5	V		
V _{RH}	Reset Input High Voltage	3.5V	.8 V _{CC}	V _{CC}	1.7	V		
		5.5V	.8 V _{CC}	V _{CC}	2.1	V		
V _{RL}	Reset Input Low Voltage	3.5V	GND -0.3	0.2 V _{CC}	1.3	V		13
		5.5V	GND -0.3	0.2 V _{CC}	1.7	V		
V _{OLR}	Reset Output Low Voltage	3.5V		0.6	0.3	V	I _{OL} = 1.0 mA	
		5.5V		0.6	0.2	V		
V _{OFFSET}	Comparator Input Offset Voltage	3.5V		25	10	mV		
		4.5V		25	10	mV		
V _{ICR}	Input Common Mode Voltage Range	3.5V	0	V _{CC} -1.0V		V		10
		5.5V	0	V _{CC} -1.0V		V		
I _{IL}	Input Leakage	3.5V	-1	2	0.032	µA	V _{IN} = 0V, V _{CC}	
		4.5V	-1	2	0.032	µA		
I _{OL}	Output Leakage	3.5V	-1	2	0.032	µA	V _{IN} = 0V, V _{CC}	
		4.5V	-1	2	0.032	µA		
I _{IR}	Reset Input Current	3.5V	-20	-130	-65	µA		
		4.5V	-20	-180	-112	µA		

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของบริษัทซึ่งจะเปิดเผยแก่ท่านเมื่อคุณได้เห็นไปใช้ประโยชน์ด้านการค้า

$T_A = 0\text{ }^{\circ}\text{C to }+70\text{ }^{\circ}\text{C}$

Sym	Parameter	V _{CC} Note [3]	Min	Max	Typical @ 25°C	Units	Conditions	Notes
I _{CC}	Supply Current	3.5V		20	7	mA	@ 16 MHz	4,5
		5.5V		25	20	mA	@ 16 MHz	4,5
I _{CC1}	Standby Current	3.5V		8	3.7	mA	V _{IN} = 0V, V _{CC}	4,5
		5.5V		8	3.7	mA	@ 16 MHz	4,5
	Halt Mode	3.5V		7.0	2.9	mA	Clock Divide by	4,5
		5.5V		7.0	2.9	mA	16 @ 16 MHz	4,5
I _{CC2}	Standby Current	3.5V		10	2	μA	V _{IN} = 0V, V _{CC}	6,11
		5.5V		10	3	μA	V _{IN} = 0V, V _{CC}	6,11
	Stop Mode	3.5V		800	600	μA	V _{IN} = 0V, V _{CC}	6,11,14
		5.5V		800	600	μA	V _{IN} = 0V, V _{CC}	6,11,14
I _{ALL}	Auto Latch Low Current	3.5V	0.7	8	2.4	μA	0V < V _{IN} < V _{CC}	9
		5.5V	1.4	15	4.7	μA	0V < V _{IN} < V _{CC}	9
I _{ALH}	Auto Latch High Current	3.5V	-0.6	-5	-1.8	μA	0V < V _{IN} < V _{CC}	9
		5.5V	-1	-8	-3.8	μA	0V < V _{IN} < V _{CC}	9
T _{POR}	Power On Reset	3.5V	3.0	24	7	ms		
		5.5V	2.0	13	4	ms		
V _{LV}	Auto Reset Voltage		2.3	3.1	2.9	V		1,7

Notes:

1. Device does not function down to the Auto Reset voltage
2. GND=0V
3. The V_{CC} voltage specification of 5.5V guarantees 5.0V ± 0.5V and the V_{CC} voltage specification of 3.5V guarantees 3.5V only.
4. All outputs unloaded, I/O pins floating, inputs at rail.
5. CL1= CL2 = 22 pF
6. Same as note [4] except inputs at V_{CC}
7. Max. temperature is 70°C
8. STD Mode (not Low EMI Mode)
9. Auto Latch (mask option) selected
10. For analog comparator inputs when analog comparators are enabled
11. Clock must be forced Low, when XTAL1 is clock driven and XTAL2 is floating
12. Typicals are at V_{CC} = 5.0V and V_{CC} = 3.5V
13. Z86C40 only
14. WDT running

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอก **PRELIMINARY** ถึงเจ้าของเอกสารทุกครั้งที่มีการนำ DS97Z8X0500

$T_A = -40\text{ }^{\circ}\text{C to } +105\text{ }^{\circ}\text{C}$

Sym	Parameter	V _{CC} Note [3]	Min	Max	Typical @ 25°C	Units	Conditions	Notes
V _{CH}	Clock Input High Voltage	4.5V	0.7 V _{CC}	V _{CC} +0.3	2.5	V	Driven by External Clock Generator	
		5.5V	0.7 V _{CC}	V _{CC} +0.3	2.5	V		
V _{CL}	Clock Input Low Voltage	4.5V	GND-0.3	0.2 V _{CC}	1.5	V	Driven by External Clock Generator	
		5.5V	GND-0.3	0.2 V _{CC}	1.5	V		
V _{IH}	Input High Voltage	4.5V	0.7 V _{CC}	V _{CC} +0.3	2.5	V		
		5.5V	0.7 V _{CC}	V _{CC} +0.3	2.5	V		
V _{IL}	Input Low Voltage	4.5V	GND-0.3	0.2 V _{CC}	1.5	V		
		5.5V	GND-0.3	0.2 V _{CC}	1.5	V		
V _{OH}	Output High Voltage Low EMI Mode	4.5V	V _{CC} -0.4		4.8	V	I _{OH} = -0.5 mA	8
		5.5V	V _{CC} -0.4		4.8	V	I _{OH} = -0.5 mA	8
V _{OH1}	Output High Voltage	4.5V	V _{CC} -0.4		4.8	V	I _{OH} = -2.0 mA	8
		4.5V	V _{CC} -0.4		4.8	V	I _{OH} = -2.0 mA	8
V _{OL}	Output Low Voltage Low EMI Mode	4.5V		0.4	0.2	V	I _{OL} = 1.0 mA	
		5.5V		0.4	0.2	V	I _{OL} = 1.0 mA	
V _{OL1}	Output Low Voltage	4.5V		0.4	0.1	V	I _{OL} = +4.0 mA	8
		5.5V		0.4	0.1	V	I _{OL} = +4.0 mA	8
V _{OL2}	Output Low Voltage	4.5V		1.2	0.5	V	I _{OL} = +12 mA	8
		5.5V		1.2	0.5	V	I _{OL} = +12 mA	8
V _{RH}	Reset Input High Voltage	3.5V	.8 V _{CC}	V _{CC}	1.7	V		13
		5.5V	.8 V _{CC}	V _{CC}	2.1	V		13
V _{OLR}	Reset Output Low Voltage	3.5V		0.6	0.3	V	I _{OL} = 1.0 mA	13
		5.5V		0.6	0.2	V	I _{OL} = 1.0 mA	13
V _{OFFSET}	Comparator Input Offset Voltage	4.5V		25	10	mV		
		5.5V		25	10	mV		
V _{ICR}	Input Common Mode Voltage Range	4.5V	0	V _{CC} -1.5V		V		10
		5.5V	0	V _{CC} -1.5V		V		10
I _{IL}	Input Leakage	4.5V	-1	2	<1	μA	V _{IN} = 0V, V _{CC}	
		5.5V	-1	2	<1	μA	V _{IN} = 0V, V _{CC}	
I _{OL}	Output Leakage	4.5V	-1	2	<1	μA	V _{IN} = 0V, V _{CC}	
		5.5V	-1	2	<1	μA	V _{IN} = 0V, V _{CC}	
I _{IR}	Reset Input Current	4.5V	-18	-180	-112	μA		
		5.5V	-18	-180	-112	μA		
I _{CC}	Supply Current	4.5V		25	20	mA	@ 16 MHz	4,5
		5.5V		25	20	mA	@ 16 MHz	4,5
I _{CC1}	Standby Current Halt Mode	4.5V		8	3.7	mA	V _{IN} = 0V, V _{CC} @ 16 MHz	4,5
		5.5V		8	3.7	mA	V _{IN} = 0V, V _{CC} @ 16 MHz	4,5
I _{CC2}	Standby Current (Stop Mode)	4.5V		10	2	μA	V _{IN} = 0V, V _{CC}	6,11,14
		5.5V		10	3	μA	V _{IN} = 0V, V _{CC}	6,11,14
I _{ALL}	Auto Latch Low Current	4.5V	1.4	20	4.7	μA	0V < V _{IN} < V _{CC}	9
		5.5V	1.4	20	4.7	μA	0V < V _{IN} < V _{CC}	9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เอกสารนี้ยังเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

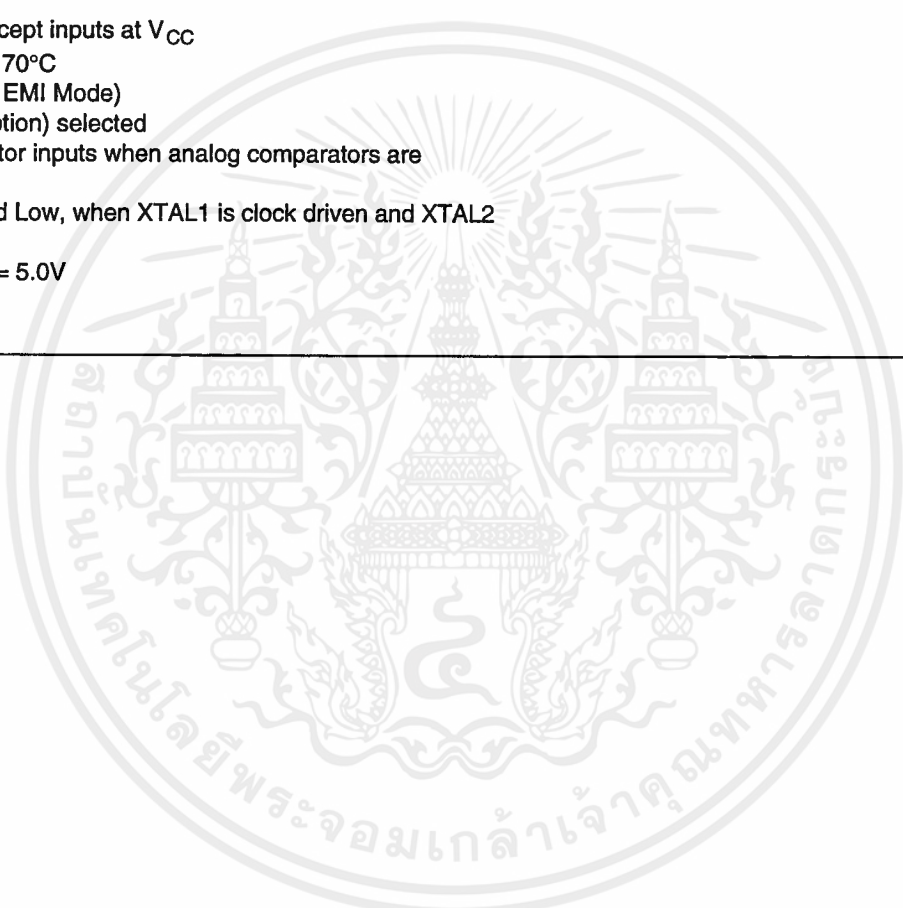
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$T_A = -40\text{ }^\circ\text{C to }+105\text{ }^\circ\text{C}$

Sym	Parameter	V _{CC} Note [3]	Min	Max	Typical @ 25°C	Units	Conditions	Notes
I _{ALH}	Auto Latch High Current	4.5V	-1.0	-10	-3.8	μA	0V < V _{IN} < V _{CC}	9
		5.5V	-1.0	-10	-3.8	μA	0V < V _{IN} < V _{CC}	9
T _{POR}	Power On Reset	4.5V	2.0	14	4	mS		
		5.5V	2.0	14	4	mS		
V _{LV}	Auto Reset Voltage		2.0	3.3	2.9	V		1

1. Device does not function down to the Auto Reset voltage
2. GND=0V
3. The V_{CC} voltage spec. of 5.5V guarantees 5.0V +/- ± 0.5V
4. All outputs unloaded, I/O pins floating, inputs at rail
5. CL1= CL2 = 22 pF
6. Same as note [4] except inputs at V_{CC}
7. Max. temperature is 70°C
8. STD Mode (not Low EMI Mode)
9. Auto Latch (mask option) selected
10. For analog comparator inputs when analog comparators are enabled
11. Clock must be forced Low, when XTAL1 is clock driven and XTAL2 is floating
12. Typicals are at V_{CC} = 5.0V
13. Z86C40 only
14. WDT is not running



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลง **PRELIMINARY** ถึงเจ้าของเอกสารทุกครั้งที่มีการนำ DS97Z8X0500

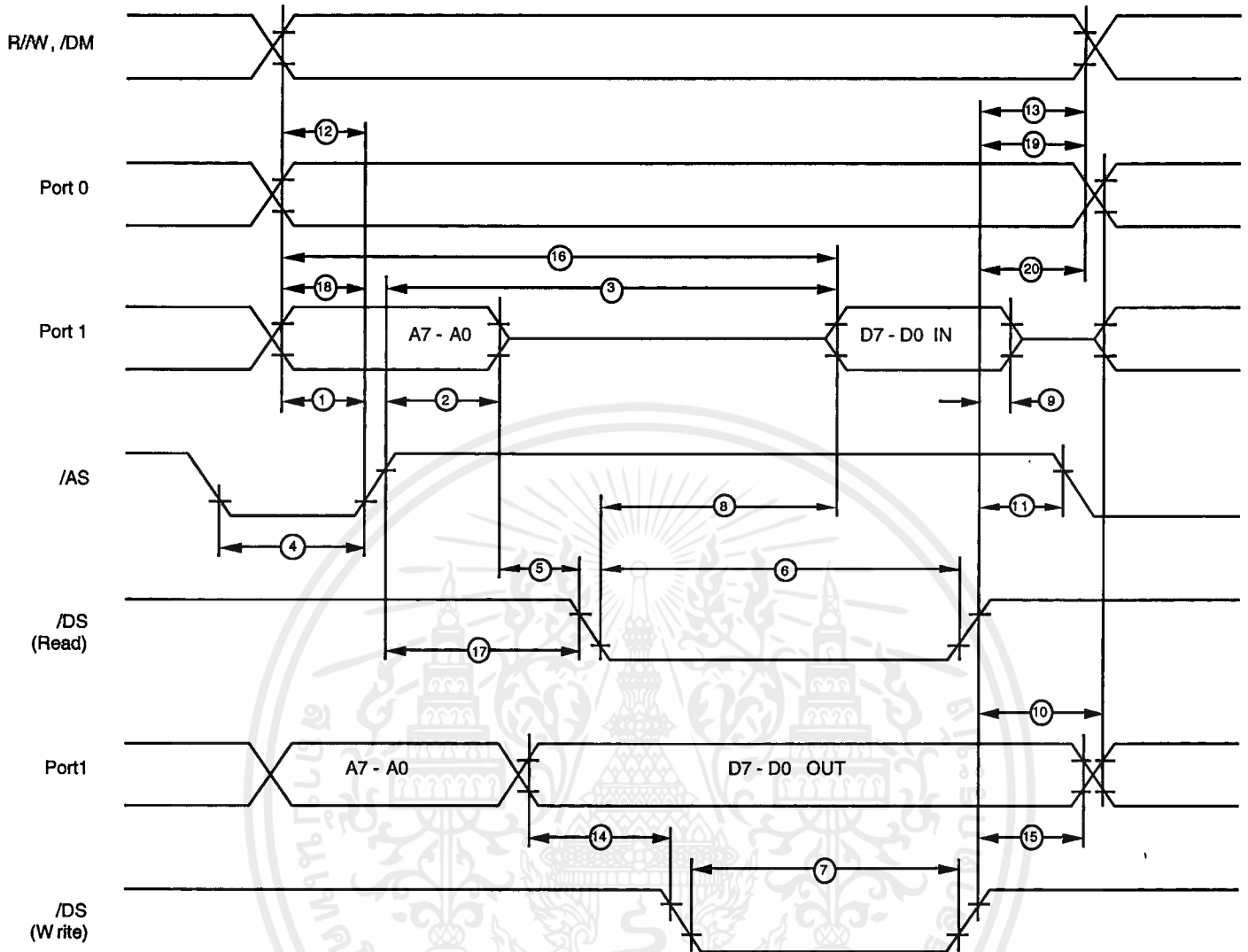


Figure 14. External I/O or Memory Read/Write Timing
Z86C40 Only

$T_A = 0^\circ\text{C to } 70^\circ\text{C}$
16 MHz

No	Symbol	Parameter	Note [3] V_{CC}	Min	Max	Units	Notes
1	TdA(AS)	Address Valid to /AS Rise Delay	3.5V 5.5V	25 25		ns ns	2
2	TdAS(A)	/AS Rise to Address Float Delay	3.5V 5.5V	35 35		ns ns	2
3	TdAS(DR)	/AS Rise to Read Data Req'd Valid	3.5V 5.5V		180 180	ns ns	1,2
4	TwAS	/AS Low Width	3.5V 5.5V	40 40		ns ns	2
5	TdAS(DS)	Address Float to /DS Fall	3.5V 5.5V	0 0		ns ns	
6	TwDSR	/DS (Read) Low Width	3.5V 5.5V	135 135		ns ns	1,2
7	TwDSW	/DS (Write) Low Width	3.5V 5.5V	80 80		ns ns	1,2
8	TdDSR(DR)	/DS Fall to Read Data Req'd Valid	3.5V 5.5V		75 75	ns ns	1,2
9	ThDR(DS)	Read Data to /DS Rise Hold Time	3.5V 5.5V	0 0		ns ns	2
10	TdDS(A)	/DS Rise to Address Active Delay	3.5V 5.5V	50 50		ns ns	2
11	TdDS(AS)	/DS Rise to /AS Fall Delay	3.5V 5.5V	35 35		ns ns	2
12	TdR/W(AS)	R/W Valid to /AS Rise Delay	3.5V 5.5V	25 25		ns ns	2
13	TdDS(R/W)	/DS Rise to R/W Not Valid	3.5V 5.5V	35 35		ns ns	2
14	TdDW(DSW)	Write Data Valid to /DS Fall (Write) Delay	3.5V 5.5V	55 55	25 25	ns ns	2
15	TdDS(DW)	/DS Rise to Write Data Not Valid Delay	3.5V 5.5V	35 35		ns ns	2
16	TdA(DR)	Address Valid to Read Data Req'd Valid	3.5V 5.5V		230 230	ns ns	1,2
17	TdAS(DS)	/AS Rise to /DS Fall Delay	3.5V 5.5V	45 45		ns ns	2
18	TdDM(AS)	/DM Valid to /AS Fall Delay	3.5V 5.5V	30 30		ns ns	2
20	ThDS(AS)	/DS Valid to Address Valid Hold Time	3.5V 5.5V	35 35		ns ns	

Notes:

1. When using extended memory timing add 2 TpC
2. Timing numbers given are for minimum TpC
3. The V_{CC} voltage specification of 5.5V guarantees 5.0V +/- $\pm 0.5V$ and the V_{CC} voltage specification of 3.5V guarantees 3.5V only

Standard Test Load

All timing references use 0.7 V_{CC} for a logic 1 and 0.2 V_{CC} for a logic 0
For Standard Mode (not Low-EMI Mode for outputs) with SMR D1 = 0, D0 = 0

$T_A = -40^{\circ}\text{C to } 105^{\circ}\text{C}$
16 MHz

No	Symbol	Parameter	Note [3] V_{CC}	Min	Max	Units	Notes
1	TdA(AS)	Address Valid to /AS Rise Delay	4.5V	25		ns	2
			5.5V	25		ns	
2	TdAS(A)	/AS Rise to Address Float Delay	4.5V	35		ns	2
			5.5V	35		ns	
3	TdAS(DR)	/AS Rise to Read Data Req'd Valid	4.5V		180	ns	1,2
			5.5V		180	ns	
4	TwAS	/AS Low Width	4.5V	40		ns	2
			5.5V	40		ns	
5	TdAS(DS)	Address Float to /DS Fall	4.5V	0		ns	
			5.5V	0		ns	
6	TwDSR	/DS (Read) Low Width	4.5V	135		ns	1,2
			5.5V	135		ns	
7	TwDSW	/DS (Write) Low Width	4.5V	80		ns	1,2
			5.5V	80		ns	
8	TdDSR(DR)	/DS Fall to Read Data Req'd Valid	4.5V		75	ns	1,2
			5.5V		75	ns	
9	ThDR(DS)	Read Data to /DS Rise Hold Time	4.5V	0		ns	2
			5.5V	0		ns	
10	TdDS(A)	/DS Rise to Address Active Delay	4.5V	50		ns	2
			5.5V	50		ns	
11	TdDS(AS)	/DS Rise to /AS Fall Delay	4.5V	35		ns	2
			5.5V	35		ns	
12	TdR/W(AS)	R/W Valid to /AS Rise Delay	4.5V	25		ns	2
			5.5V	25		ns	
13	TdDS(R/W)	/DS Rise to R/W Not Valid	4.5V	35		ns	2
			5.5V	35		ns	
14	TdDW(DSW)	Write Data Valid to /DS Fall (Write) Delay	4.5V	55	25	ns	2
			5.5V	55	25	ns	
15	TdDS(DW)	/DS Rise to Write Data Not Valid Delay	4.5V	35		ns	2
			5.5V	35		ns	
16	TdA(DR)	Address Valid to Read Data Req'd Valid	4.5V		230	ns	1,2
			5.5V		230	ns	
17	TdAS(DS)	/AS Rise to /DS Fall Delay	4.5V	45		ns	2
			5.5V	45		ns	
18	TdDM(AS)	/DM Valid to /AS Fall Delay	4.5V	30		ns	2
			5.5V	30		ns	
20	ThDS(AS)	/DS Valid to Address Valid Hold Time	4.5V	35		ns	
			5.5V	35		ns	

Notes:

1. When using extended memory timing add 2 TpC
2. Timing numbers given are for minimum TpC
3. The V_{CC} voltage specification of 5.5V guarantees 5.0V +/- 0.5V and the V_{CC} voltage specification of 3.5V guarantees 3.5V only

Standard Test Load

All timing references use 0.7 V_{CC} for a logic 1 and 0.2 V_{CC} for a logic 0

For Standard Mode (not Low-EMI Mode for outputs) with SMR D1 = 0, D0 = 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

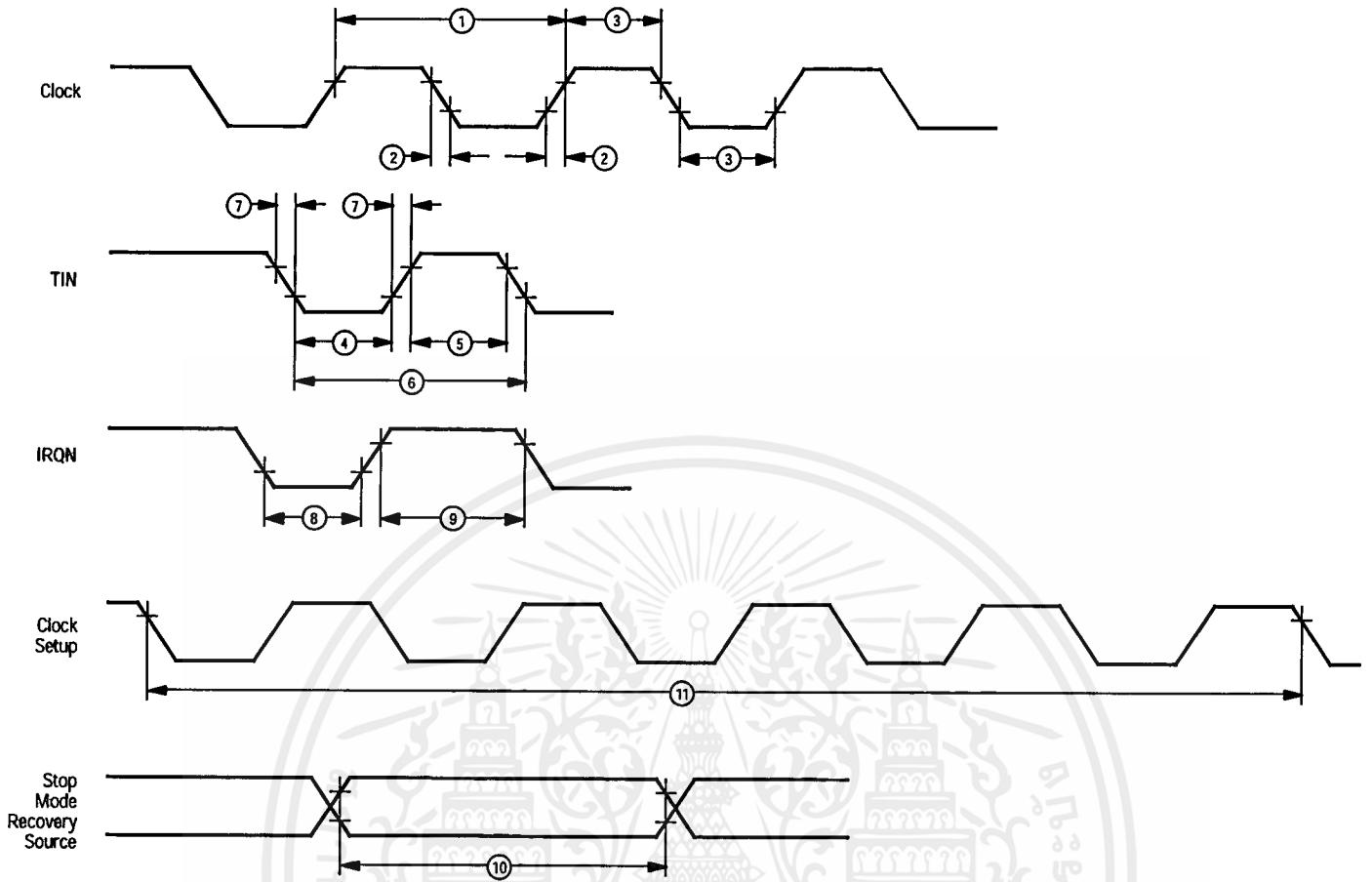


Figure 15. Additional Timing Diagram

Additional Timing Table (Divide-By-One Mode)

No	Symbol	Parameter	V _{CC} Note [6]	T _A = 0 °C to +70 °C		T _A = -40 °C to +105 °C		Units	Notes
				4 MHz		4 MHz			
				Min	Max	Min	Max		
1	TpC	Input Clock Period	3.5V 5.5V	250 250	DC DC	250 250	DC DC	ns ns	1,7,8 1,7,8
2	TrC,TfC	Clock Input Rise & Fall Times	3.5V 5.5V		25 25		25 25	ns ns	1,7,8 1,7,8
3	TwC	Input Clock Width	3.5V 5.5V	100 100		100 100		ns ns	1,7,8 1,7,8
4	TwTinL	Timer Input Low Width	3.5V 5.5V	100 70		100 70		ns ns	1,7,8 1,7,8
5	TwTinH	Timer Input High Width	3.5V 5.5V	5TpC 5TpC		5TpC 5TpC			1,7,8 1,7,8
6	TpTin	Timer Input Period	3.5V 5.5V	8TpC 8TpC		8TpC 8TpC			1,7,8 1,7,8
7	TrTin, Tffin	Timer Input Rise & Fall Timer	3.5V 5.5V		100 100		100 100	ns ns	1,7,8 1,7,8
8A	TwIL	Int. Request Low Time	3.5V 5.5V	100 70		100 70		ns ns	1,2,7,8 1,2,7,8
8B	TwIL	Int. Request Low Time	3.5V 5.5V	5TpC 5TpC		5TpC 5TpC			1,3,7,8 1,3,7,8
9	TwlH	Int. Request Input High Time	3.5V 5.5V	5TpC 5TpC		5TpC 5TpC			1,2,7,8 1,2,7,8
10	Twsm	STOP Mode Recovery Width Spec	3.5V 5.5V	12 12		12 12		ns ns	4,8 4,8
11	Tost	Oscillator Startup Time	3.5V 5.5V		5TpC 5TpC		5TpC		4,8,9

Notes:

1. Timing Reference uses 0.7 V_{CC} for a logic 1 and 0.2 V_{CC} for a logic 0.
2. Interrupt request via Port 3 (P31-P33).
3. Interrupt request via Port 3 (P30).
4. SMR-D5 = 1, POR STOP Mode Delay is on.
5. Reg. WDTMR.
6. The V_{CC} voltage specification of 5.5V guarantees 5.0V ±/- 0.5V and the V_{CC} voltage specification of 3.5V guarantees 3.5V only.
7. SMR D1 = 0.
8. Maximum frequency for internal system clock is 4 MHz when using XTAL divide-by-one mode.
9. For RC and LC oscillator, and for oscillator driven by clock driver.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Handshake Timing Diagrams

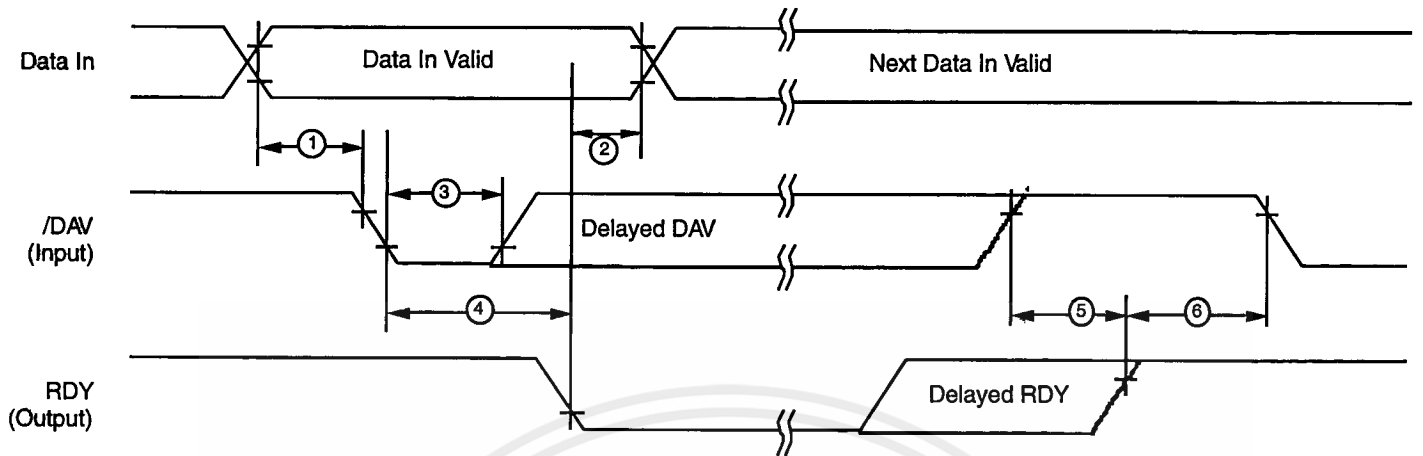


Figure 16. Input Handshake Timing

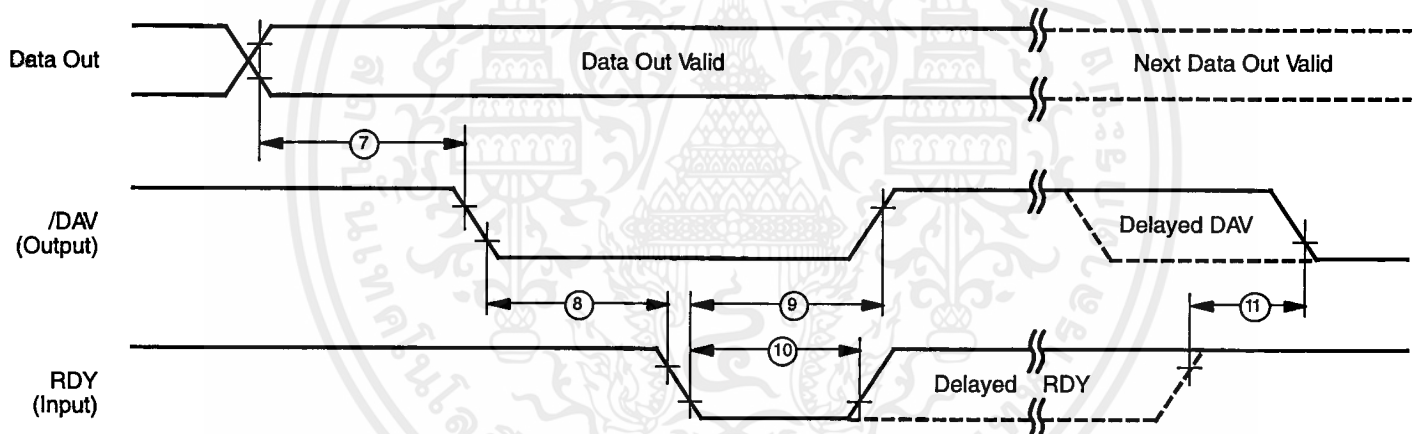


Figure 17. Output Handshake Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอก PRELIMINARY ถึงเจ้าของเอกสารทุกครั้งที่มีการนำ DS97Z8X0500

Additional Timing Table

T _A = -40 °C to +105 °C								
16 MHz								
No	Symbol	Parameter	V _{CC} Note [6]	Min	Max	Units	Conditions	Notes
1	TpC	Input Clock Period	3.5V	62.5	DC	ns		1,7,8
			5.5V	62.5	DC	ns	1,7,8	
2	TrC, TfC	Clock Input Rise & Fall Times	3.5V		15	ns		1,7,8
			5.5V		15	ns	1,7,8	
3	TwC	Input Clock Width	3.5V	31		ns		1,7,8
			5.5V	31		ns	1,7,8	
4	TwTinL	Timer Input Low Width	3.5V	70		ns		1,7,8
			5.5V	70		ns	1,7,8	
5	TwTinH	Timer Input High Width	3.5V	5TpC				1,7,8
			5.5V	5TpC			1,7,8	
6	TpTin	Timer Input Period	3.5V	8TpC				[1,7,8
			5.5V	8TpC			1,7,8	
7	TrTin, Tftin	Timer Input Rise & Fall Timer	3.5V		100	ns		1,7,8
			5.5V		100	ns	1,7,8	
8A	TwIL	Int. Request Low Time	3.5V	70		ns		1,2,7,8
			5.5V	70		ns	1,2,7,8	
8B	TwIL	Int. Request Low Time	3.5V	5TpC				1,3,7,8
			5.5V	5TpC			1,3,7,8	
9	TwIH	Int. Request Input High Time	3.5V	5TpC				1,2,7,8
10	TwsM	STOP Mode Recovery Width Spec	3.5V	12		ns		4,8
			5.5V	12		ns	4,8	
11	Tost	Oscillator Startup Time	3.5V		5TpC			4,8
			5.5V		5TpC		4,8	
12	Twdt	Watch-Dog Timer Delay Time Before Timeout	3.5V	10		ms	D0 = 0	5,11
			5.5V	5		ms	D1 = 0	5,11
			3.5V	20		ms	D0 = 1	5,11
			5.5V	10		ms	D1 = 0	5,11
			3.5V	40		ms	D0 = 0	5,11
			5.5V	20		ms	D1 = 1	5,11
			3.5V	160		ms	D0 = 1	5,11
			5.5V	80		ms	D1 = 1	5,11

Notes:

1. Timing Reference uses 0.7 VCC for a logic 1 and 0.2 VCC for a logic 0
2. Interrupt request via Port 3 (P31-P33)
3. Interrupt request via Port 3 (P30)
4. SMR-D5 = 1, POR STOP Mode Delay is on
5. Reg. WDTMR
6. The VCC voltage spec. of 5.5V guarantees 5.0V +/- 0.5V
7. SMR D1 = 0
8. Maximum frequency for internal system clock is 4 MHz when using XTAL divide-by-one mode.
9. For RC and LC oscillator, and for oscillator driven by clock driver.
10. Standard Mode (not Low EMI output ports)
11. Using internal RC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

PIN FUNCTIONS

EPROM Programming Mode

D7-D0 Data Bus. The data can be read from or written to external memory through the data bus.

A11-A0 Address Bus. During programming, the EPROM address is written to the address bus.

VCC Power Supply. This pin must supply 5V during the EPROM read mode and 6V during other modes.

/CE Chip Enable (active Low). This pin is active during EPROM Read Mode, Program Mode, and Program Verify Mode.

/OE Output Enable (active Low). This pin drives the direction of the Data Bus. When this pin is Low, the Data Bus is output, when High, the Data Bus is input.

EPM EPROM Program Mode. This pin controls the different EPROM Program Mode by applying different voltages.

V_{PP} Program Voltage. This pin supplies the program voltage.

/PGM Program Mode (active Low). When this pin is Low, the data is programmed to the EPROM through the Data Bus.

Application Precaution

The production test-mode environment may be enabled accidentally during normal operation if excessive noise surges above V_{CC} occur on pins XTAL1 and /RESET.

In addition, processor operation of Z8 OTP devices may be affected by excessive noise surges on the V_{PP} , /CE, /EPM, /OE pins while the microcontroller is in Standard Mode.

Recommendations for dampening voltage surges in both test and OTP mode include the following:

- Using a clamping diode to V_{CC}
- Adding a capacitor to the affected pin

Standard Mode

XTAL Crystal 1 (time-based input). This pin connects a parallel-resonant crystal, ceramic resonator, LC, RC network, or external single-phase clock to the on-chip oscillator input.

XTAL2 Crystal 2 (time-based output). This pin connects a parallel-resonant crystal, ceramic resonator, LC, or RC network to the on-chip oscillator output.

R/W Read/Write (output, write Low). The R/W signal is Low when the CCP is writing to the external program or data memory (Z86E40 only).

/RESET Reset (input, active Low). Reset will initialize the MCU. Reset is accomplished either through Power-On, Watch-Dog Timer reset, STOP-Mode Recovery, or external reset. During Power-On Reset and Watch-Dog Timer Reset, the internally generated reset drives the reset pin low for the POR time. Any devices driving the reset line must be open-drain in order to avoid damage from a possible conflict during reset conditions. Pull-up is provided internally. After the POR time, /RESET is a Schmitt-triggered input.

To avoid asynchronous and noisy reset problems, the Z86E40 is equipped with a reset filter of four external clocks ($4T_{pC}$). If the external reset signal is less than $4T_{pC}$ in duration, no reset occurs. On the fifth clock after the reset is detected, an internal RST signal is latched and held for an internal register count of 18 external clocks, or for the duration of the external reset, whichever is longer. During the reset cycle, /DS is held active Low while /AS cycles at a rate of $T_{pC}/2$. Program execution begins at location 000CH, 5-10 T_{pC} cycles after /RESET is released. For Power-On Reset, the reset output time is 5 ms. The Z86E40 does not reset WDTMR, SMR, P2M, and P3M registers on a STOP-Mode Recovery operation.

/ROMless (input, active Low). This pin, when connected to GND, disables the internal ROM and forces the device to function as a Z86C90/C89 ROMless Z8. (Note that, when left unconnected or pulled High to V_{CC} , the device functions normally as a Z8 ROM version).

Note: When using in ROM Mode in High EMI (noisy) environment, the ROMless pins should be connected directly to V_{CC} .

Port 0 (P07-P00). Port 0 is an 8-bit, bidirectional, CMOS-compatible I/O port. These eight I/O lines can be configured under software control as a nibble I/O port, or as an address port for interfacing external memory. The input buffers are Schmitt-triggered and nibble programmed. Either nibble output that can be globally programmed as push-pull or open-drain. Low EMI output buffers can be globally programmed by the software. Port 0 can be placed under handshake control. In Handshake Mode, Port 3 lines P32 and P35 are used as handshake control lines. The handshake direction is determined by the configuration (input or output) assigned to Port 0's upper nibble. The lower nibble must have the same direction as the upper nibble.

For external memory references, Port 0 provides address bits A11-A8 (lower nibble) or A15-A8 (lower and upper nibble) depending on the required address space. If the address range requires 12 bits or less, the upper nibble of Port 0 can be programmed independently as I/O while the lower nibble is used for addressing. If one or both nibbles are needed for I/O operation, they must be configured by writing to the Port 0 mode register. In ROMless mode, after a hardware reset, Port 0 is configured as address lines A15-A8, and extended timing is set to accommodate slow memory access. The initialization routine can include re-configuration to eliminate this extended timing mode. In ROM mode, Port 0 is defined as input after reset.

Port 0 can be set in the High-Impedance Mode if selected as an address output state, along with Port 1 and the control signals /AS, /DS, and R/W (Figure 18).

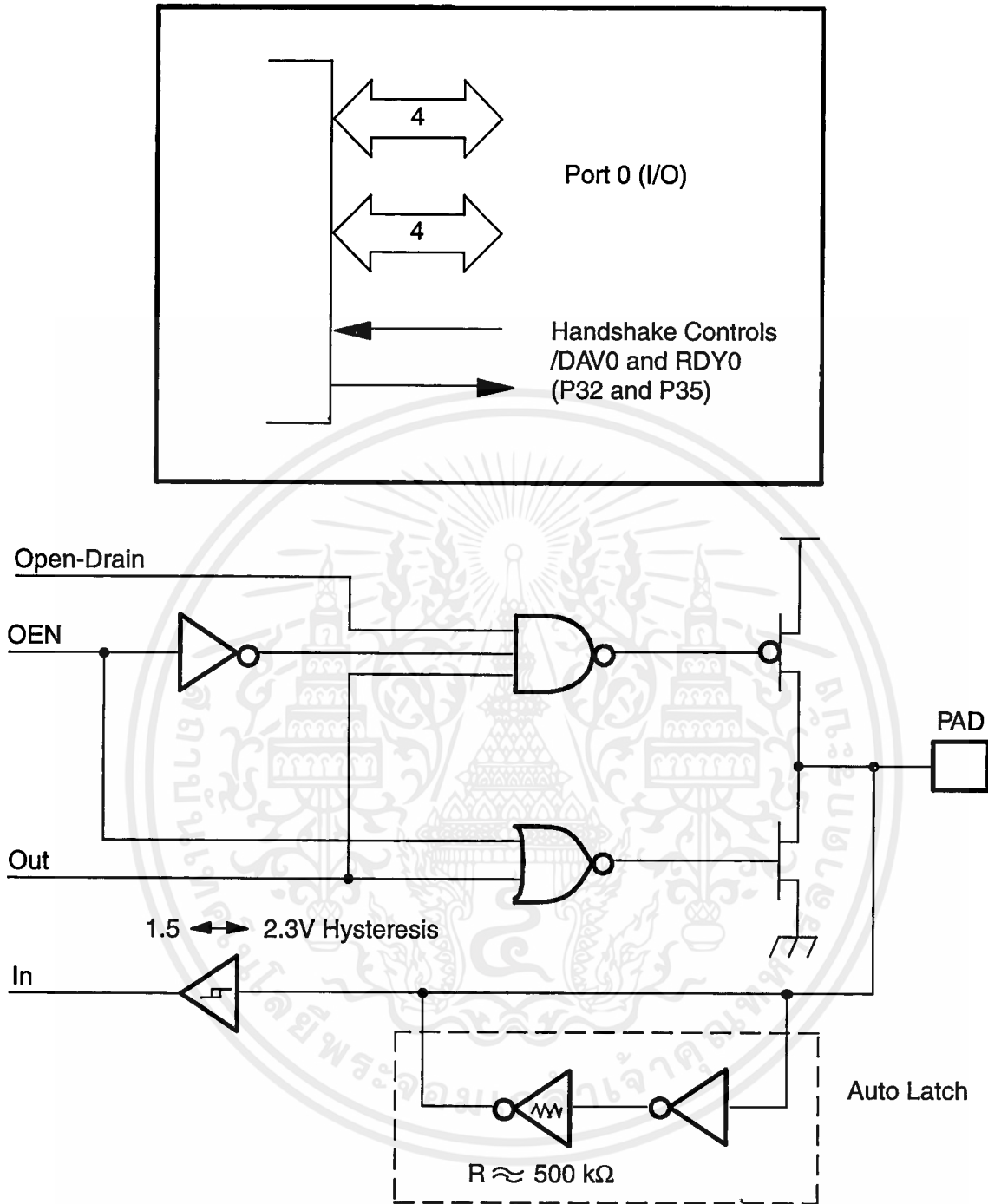


Figure 18. Port 0 Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอก **PRELIMINARY** ถึงเจ้าของเอกสารทุกครั้งที่มีการนำ DS97Z8X0500

Port 1 (P17-P10). Port 1 is an 8-bit, bidirectional, CMOS-compatible port with multiplexed Address (A7-A0) and Data (D7-D0) ports. These eight I/O lines can be programmed as inputs or outputs or can be configured under software control as an Address/Data port for interfacing external memory. The input buffers are Schmitt-triggered and the output buffers can be globally programmed as either push-pull or open-drain. Low EMI output buffers can be globally programmed by the software. Port 1 can be placed under handshake control. In this configuration, Port 3, lines P33 and P34 are used as the handshake controls

RDY1 and /DAV1 (Ready and Data Available). To interface external memory, Port 1 must be programmed for the multiplexed Address/Data mode. If more than 256 external locations are required, Port 0 outputs the additional lines (Figure 19).

Port 1 can be placed in the high-impedance state along with Port 0, /AS, /DS, and R/W, allowing the Z86E40 to share common resources in multiprocessor and DMA applications.

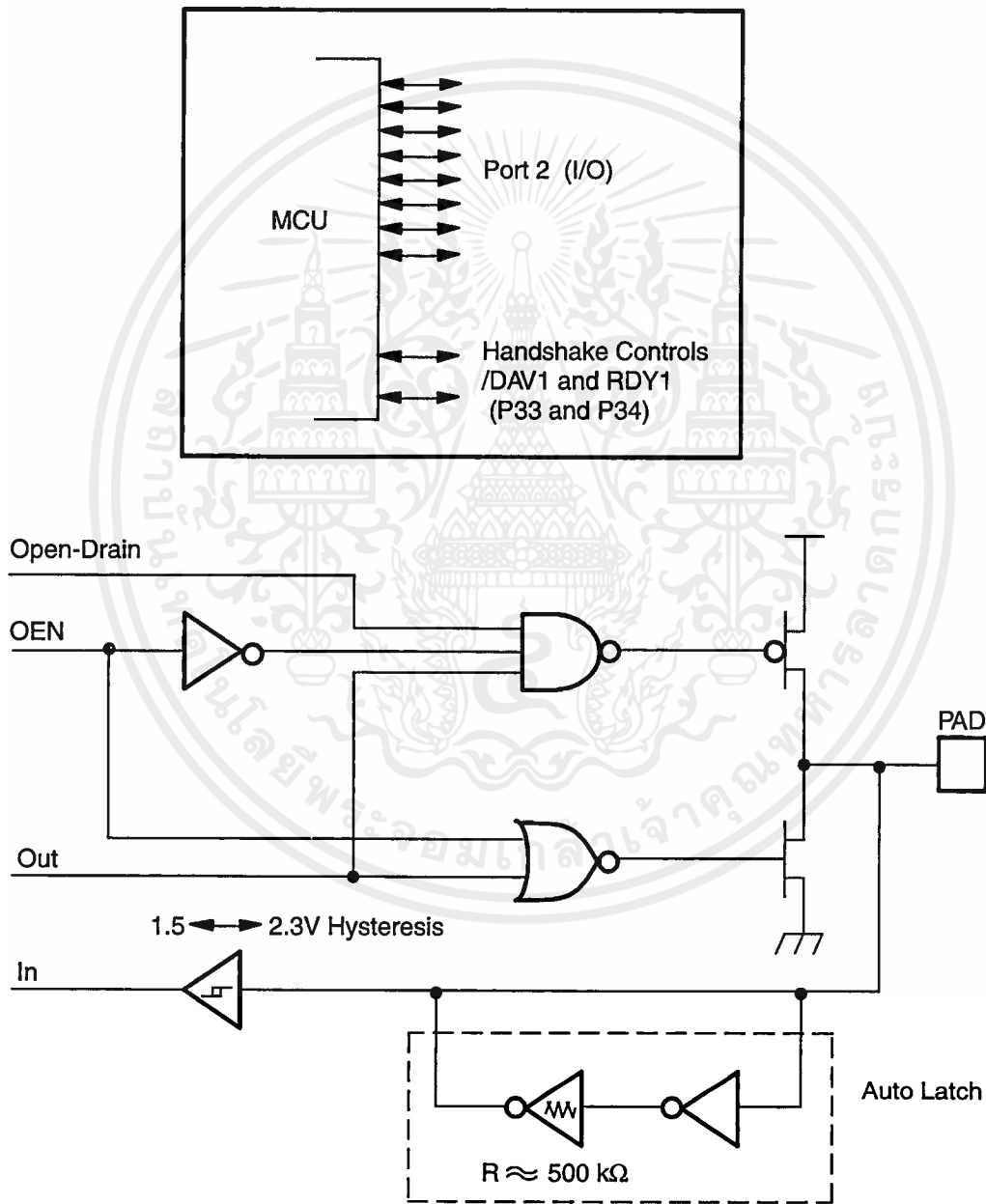


Figure 19. Port 1 Configuration (Z86E40 Only)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Port 2 (P27-P20). Port 2 is an 8-bit, bidirectional, CMOS-compatible I/O port. These eight I/O lines can be configured under software control as an input or output, independently. All input buffers are Schmitt-triggered. Bits programmed as outputs can be globally programmed as either push-pull or open-drain. Low EMI output buffers can

be globally programmed by the software. When used as an I/O port, Port 2 can be placed under handshake control.

In Handshake Mode, Port 3 lines P31 and P36 are used as handshake control lines. The handshake direction is determined by the configuration (input or output) assigned to bit 7 of Port 2 (Figure 20).

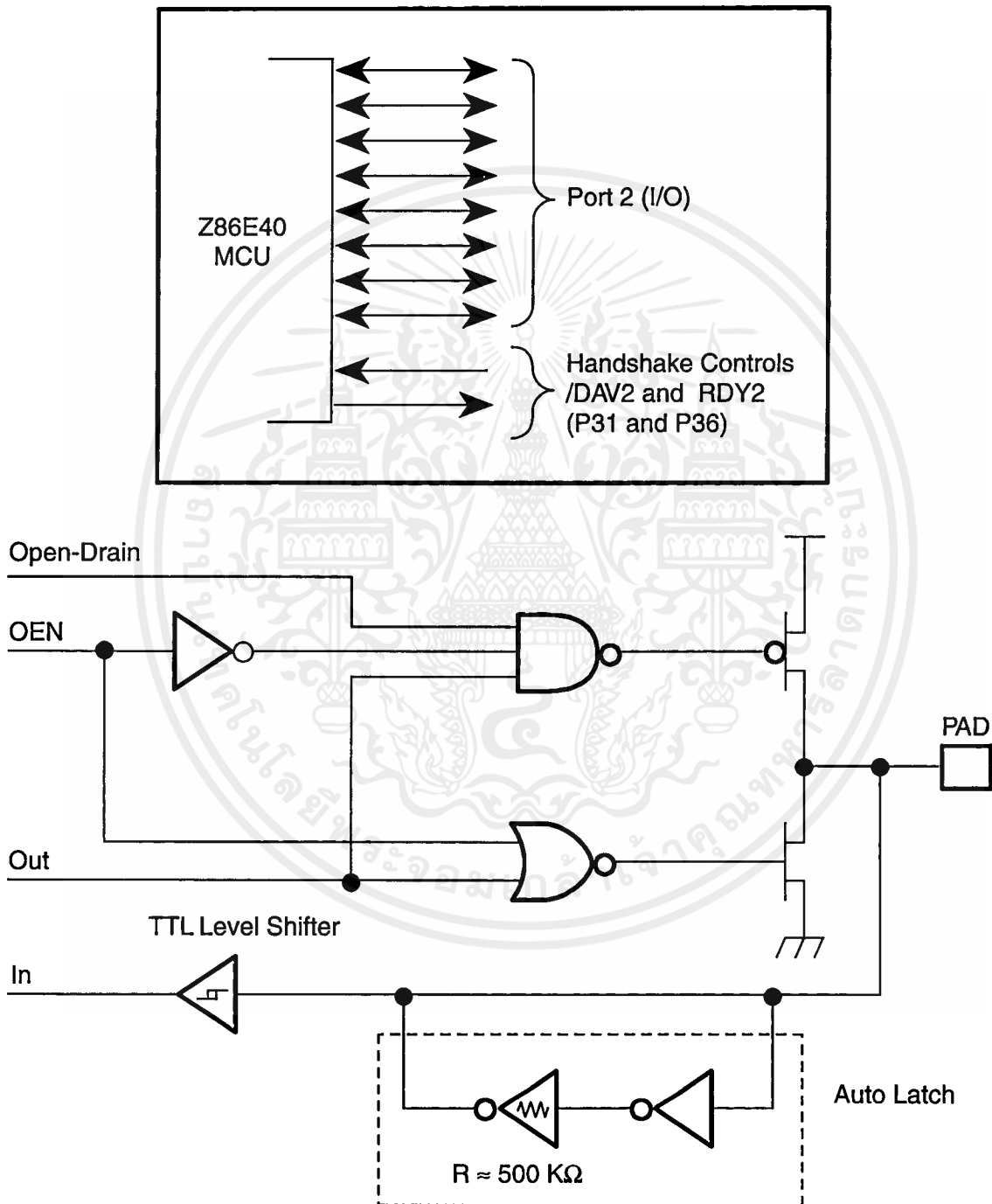
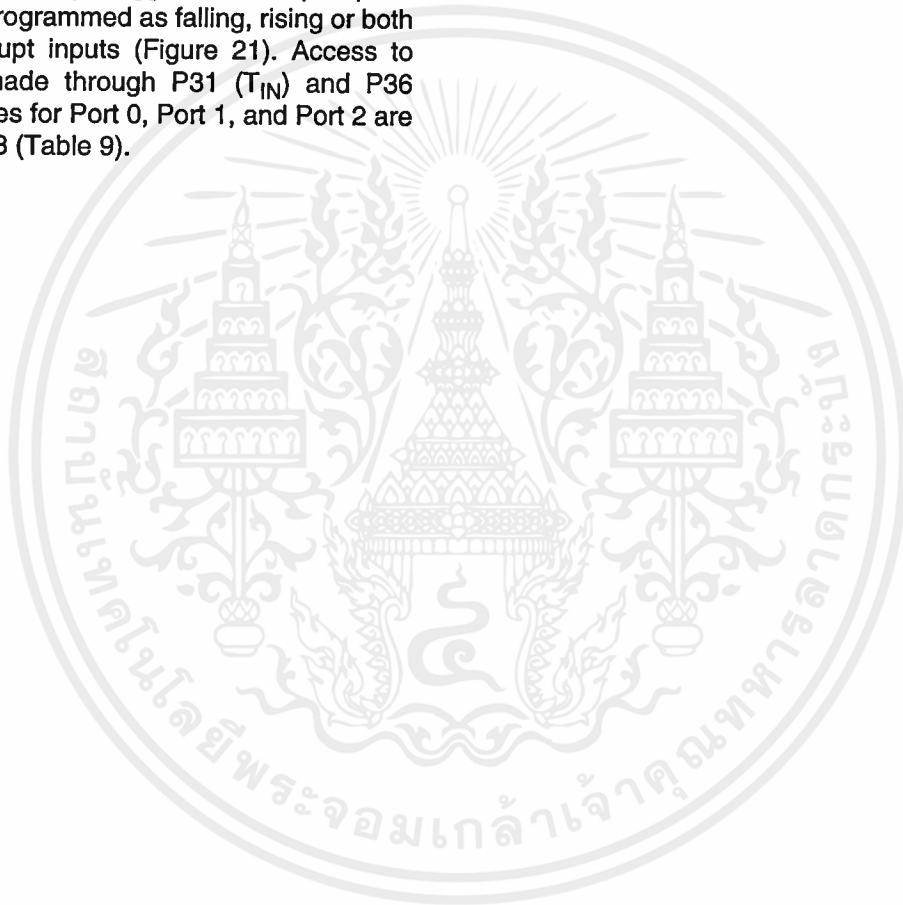


Figure 20. Port 2 Configuration

Port 3 (P37-P30). Port 3 is an 8-bit, CMOS-compatible port with four fixed inputs (P33-P30) and four fixed outputs (P37-P34). These eight lines can be configured by software for interrupt and handshake control functions. Port 3, Pin 0 is Schmitt-triggered. P31, P32 and P33 are standard CMOS inputs with single trip point (no Auto Latches) and P34, P35, P36 and P37 are push-pull output lines. Low EMI output buffers can be globally programmed by the software. Two on-board comparators can process analog signals on P31 and P32 with reference to the voltage on P33. The analog function is enabled by setting the D1 of Port 3 Mode Register (P3M). The comparator output can be outputted from P34 and P37, respectively, by setting PCON register Bit D0 to 1 state. For the interrupt function, P30 and P33 are falling edge triggered interrupt inputs. P31 and P32 can be programmed as falling, rising or both edges triggered interrupt inputs (Figure 21). Access to Counter/Timer 1 is made through P31 (T_{IN}) and P36 (T_{OUT}). Handshake lines for Port 0, Port 1, and Port 2 are also available on Port 3 (Table 9).

Note: P33-P30 differs from the Z86C30/C31/C40 in that there is no clamping diode to V_{CC} due to the EPROM high-voltage circuits. Exceeding the V_{IH} maximum specification during standard operating mode may cause the device to enter EPROM mode.



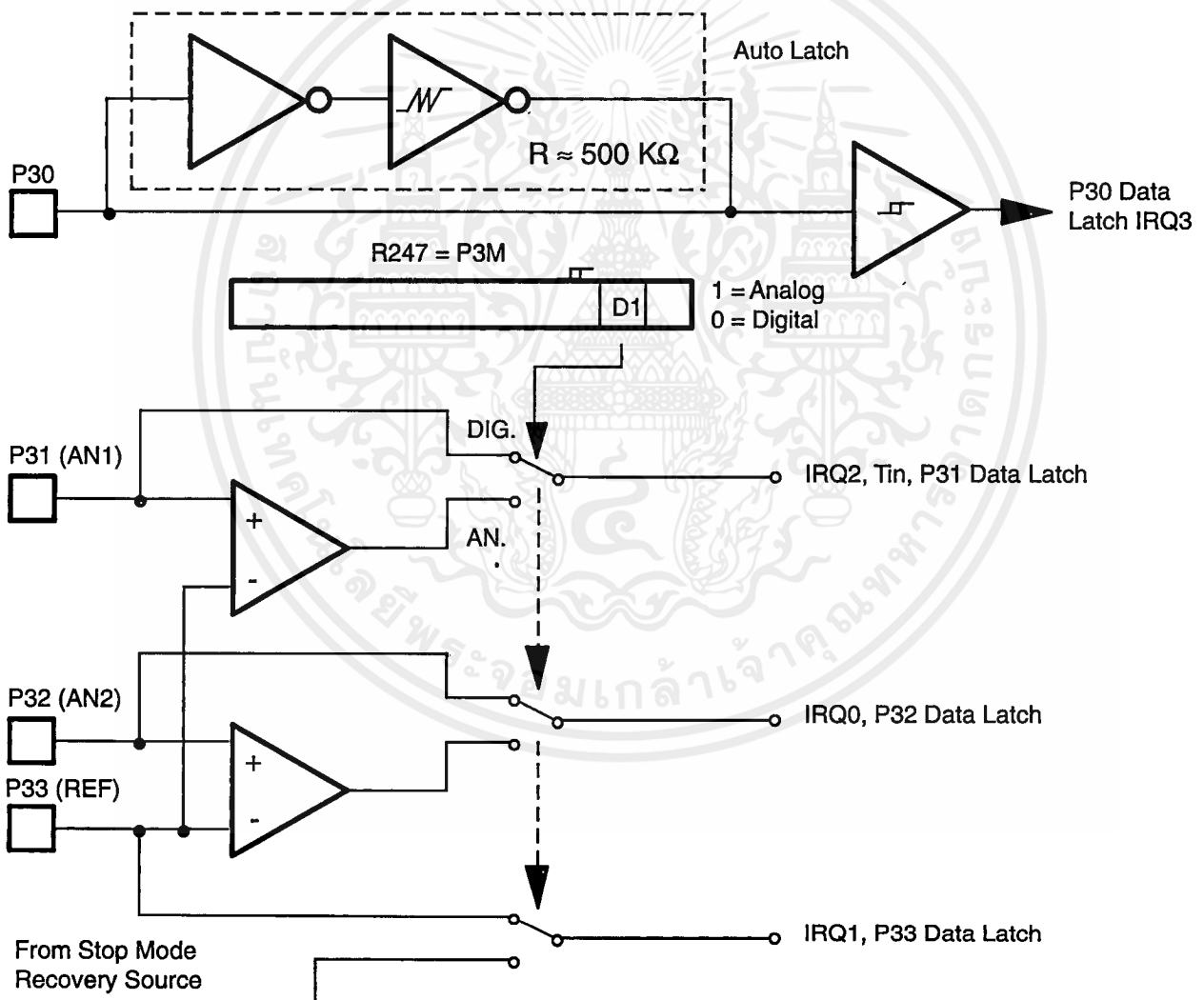
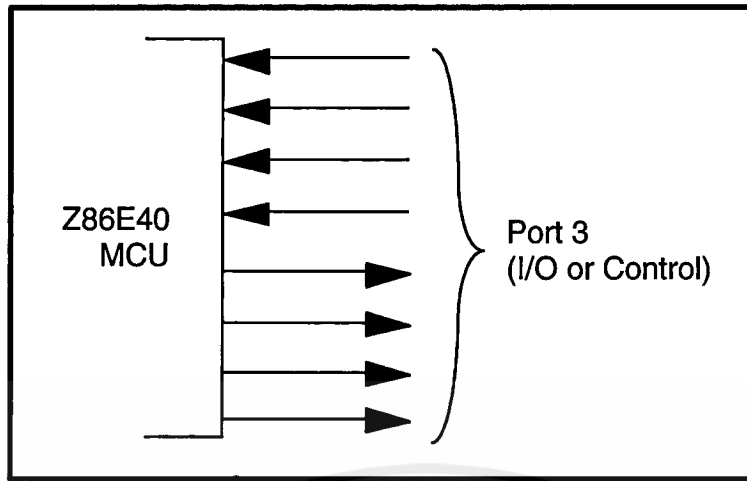


Figure 21. Port 3 Configuration

Table 9. Port 3 Pin Assignments

Pin	I/O	CTC1	Analog	Interrupt	P0 HS	P1 HS	P2 HS	Ext
P30	IN			IRQ3				
P31	IN	T _{IN}	AN1	IRQ2		D/R		
P32	IN		AN2	IRQ0	D/R			
P33	IN		REF	IRQ1		D/R		
P34	OUT		AN1-Out			R/D		/DM
P35	OUT				R/D			
P36	OUT	T _{OUT}				R/D		
P37	OUT		An2-Out					

Comparator Inputs. Port 3, P31, and P32, each have a comparator front end. The comparator reference voltage P33 is common to both comparators. In analog mode, P31 and P32 are the positive input of the comparators and P33 is the reference voltage of the comparators.

Auto Latch. The Auto Latch puts valid CMOS levels on all CMOS inputs (except P33-P31) that are not externally driven. Whether this level is 0 or 1, cannot be determined. A valid CMOS level, rather than a floating node, reduces excessive supply current flow in the input buffer. Auto Latches are available on Port 0, Port 2, and P30. There are no Auto Latches on P31, P32, and P33.

Low EMI Emission. The Z86E40 can be programmed to operate in a low EMI Emission Mode in the PCON register. The oscillator and all I/O ports can be programmed as low EMI emission mode independently. Use of this feature results in:

- The pre-drivers slew rate reduced to 10 ns typical.
- Low EMI output drivers have resistance of 200 Ohms (typical).
- Low EMI Oscillator.
- Internal SCLK/TCLK= XTAL operation limited to a maximum of 4 MHz - 250 ns cycle time, when Low EMI Oscillator is selected and system clock (SCLK = XTAL, SMR Reg. Bit D1 =1).
- Note for emulation only:
Do not set the emulator to emulate Port 1 in low EMI mode. Port 1 must always be configured in Standard Mode.

FUNCTIONAL DESCRIPTION

The MCU incorporates the following special functions to enhance the standard Z8 architecture to provide the user with increased design flexibility.

RESET. The device is reset in one of three ways:

1. Power-On Reset
2. Watch-Dog Timer
3. STOP-Mode Recovery Source

Note: Having the Auto Power-on Reset circuitry built-in, the MCU does not need to be connected to an external power-on reset circuit. The reset time is 5 ms (typical). The MCU does not re-initialize WDTMR, SMR, P2M, and P3M registers to their reset values on a STOP-Mode Recovery operation.

Note: The device V_{CC} must rise up to the operating V_{CC} specification before the TPOR expires.

Program Memory. The MCU can address up to 4 KB of Internal Program Memory (Figure 22). The first 12 bytes of program memory are reserved for the interrupt vectors. These locations contain six 16-bit vectors that correspond to the six available interrupts. For EPROM mode, byte 12 (000CH) to address 4095 (0FFFH) consists of programmable EPROM. After reset, the program counter points at the address 000CH, which is the starting address of the user program.

In ROMless mode, the Z86E40 can address up to 64 KB of External Program Memory. The ROM/ROMless option is only available on the 44-pin devices.

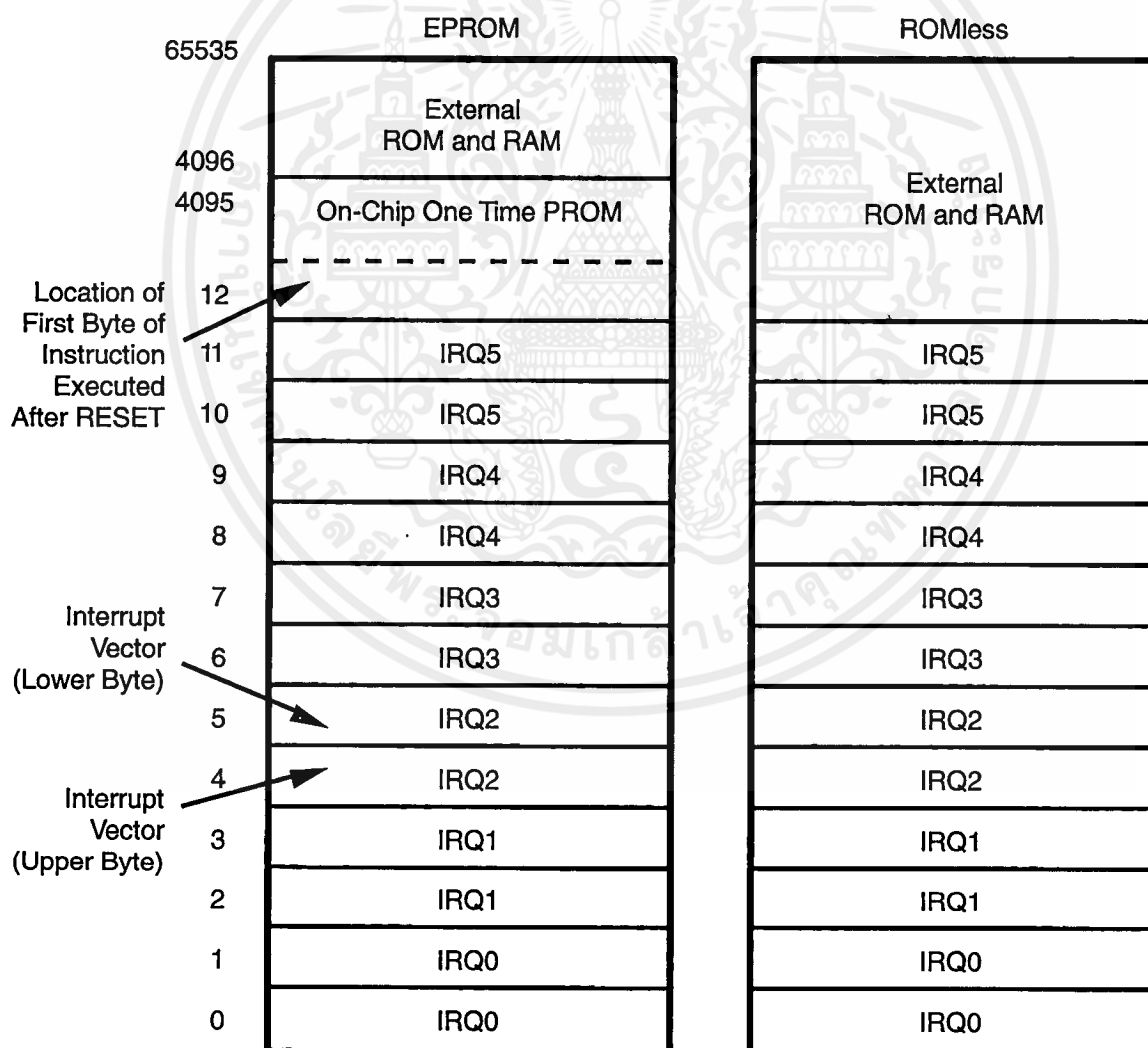


Figure 22. Program Memory Map (ROMless Z86E40 Only)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

EPROM Protect. When in ROM Protect Mode, and executing out of External Program Memory, instructions LDC, LDCI, LDE, and LDEI cannot read Internal Program Memory.

When in ROM Protect Mode and executing out of Internal Program Memory, instructions LDC, LDCI, LDE, and LDEI can read Internal Program Memory.

Data Memory (/DM). In EPROM Mode, the Z86E40 can address up to 60 KB of external data memory beginning at

location 4096. In ROMless mode, the Z86E40 can address up to 64 KB of data memory. External data memory may be included with, or separated from, the external program memory space. /DM, an optional I/O function that can be programmed to appear on pin P34, is used to distinguish between data and program memory space (Figure 23). The state of the /DM signal is controlled by the type of instruction being executed. An LDC opcode references PROGRAM (/DM inactive) memory, and an LDE instruction references data (/DM active Low) memory.

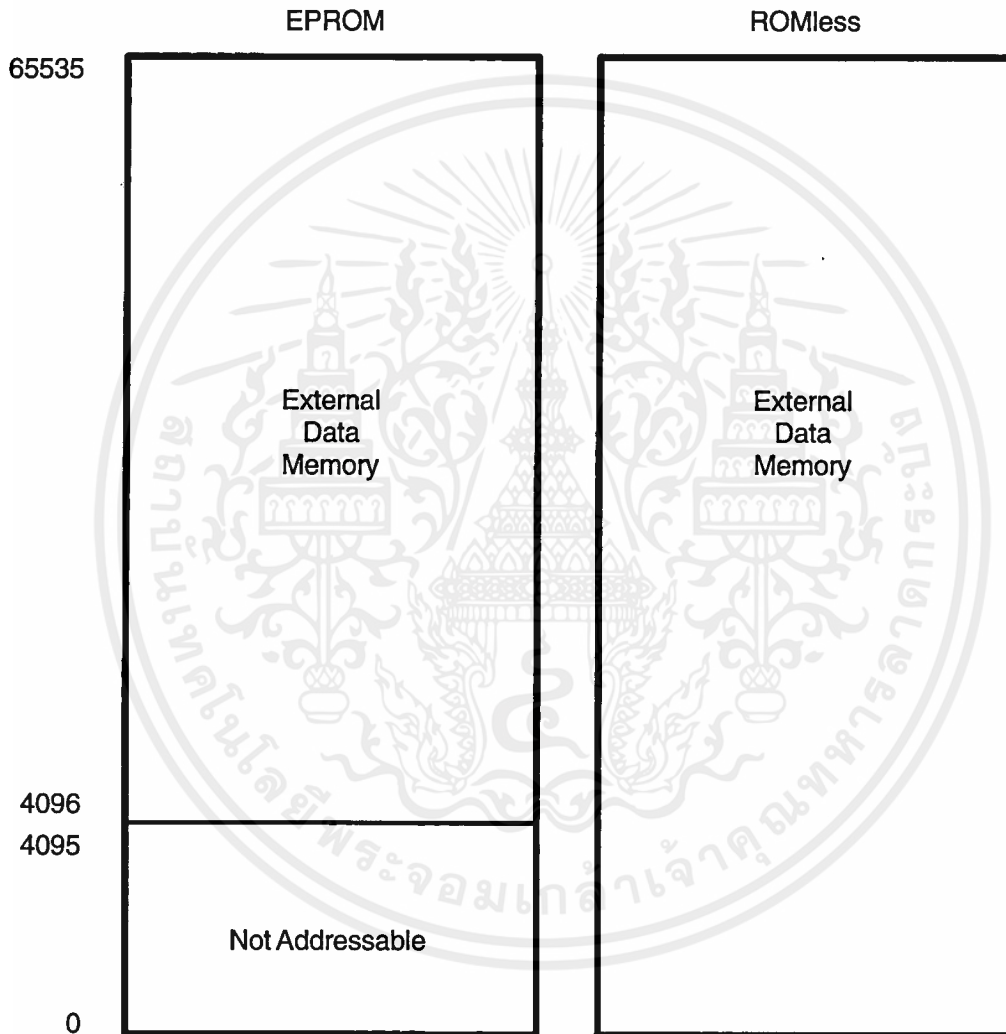


Figure 23. Data Memory Map

Expanded Register File (ERF). The register file has been expanded to allow for additional system control registers, mapping of additional peripheral devices and input/output ports into the register address area. The Z8 register address space R0 through R15 is implemented as 16 groups of 16 registers per group (Figure 26). These register groups are known as the Expanded Register File (ERF).

The low nibble (D3-D0) of the Register Pointer (RP) select the active ERF group, and the high nibble (D7-D4) of register RP select the working register group. Three system configuration registers reside in the Expanded Register File at bank FH: PCON, SMR, and WDTMR. The rest of the Expanded Register is not physically implemented and is reserved for future expansion.

Register File. The register file consists of three I/O port registers, 236/125 general-purpose registers, 15 control and status registers, and three system configuration registers in the expanded register group. The instructions can access registers directly or indirectly through an 8-bit address field. This allows a short 4-bit register address using the Register Pointer (Figure 24). In the 4-bit mode, the register file is divided into 16 working register groups, each occupying 16 continuous locations. The Register Pointer addresses the starting location of the active working-register group.

Note: Register Bank E0-EF can only be accessed through working register and indirect addressing modes. (This bank is available in Z86E30/E40 only.)

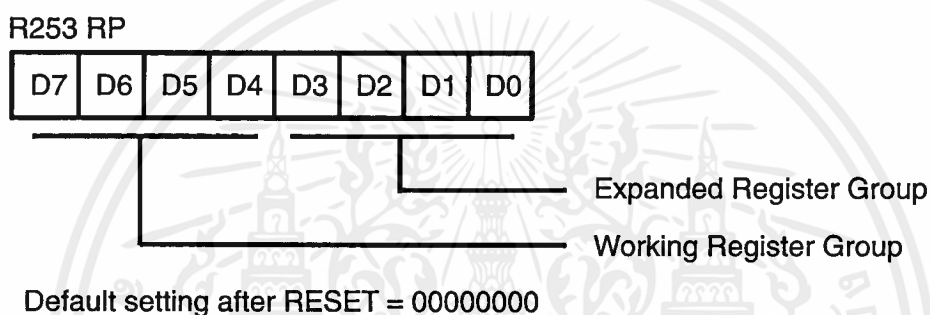


Figure 24. Register Pointer Register

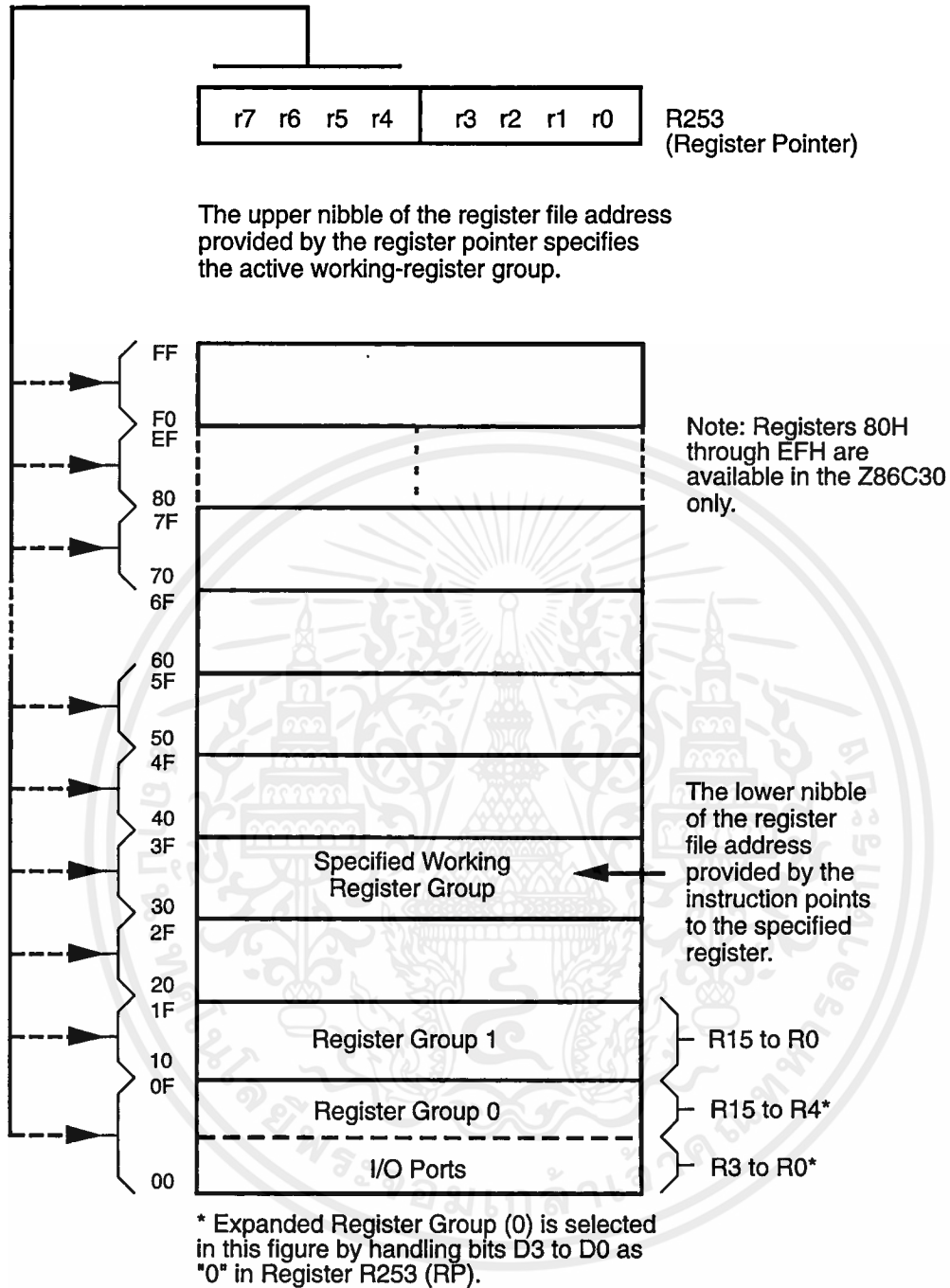


Figure 25. Register Pointer

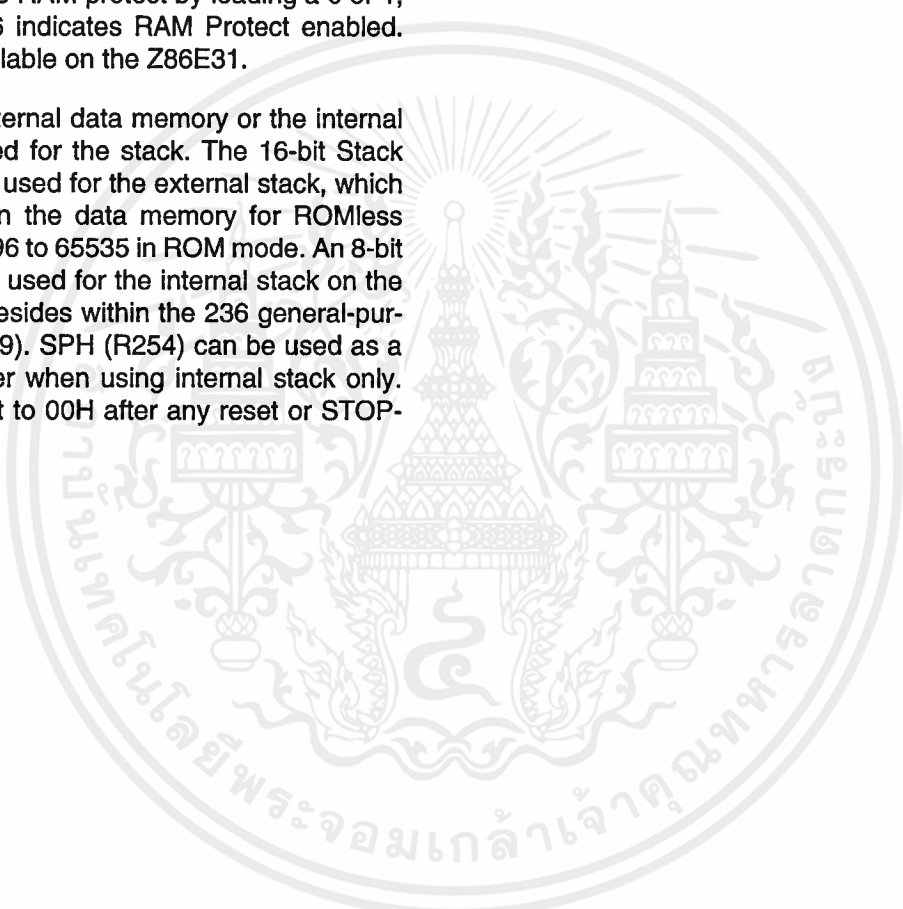
General-Purpose Registers (GPR). These registers are undefined after the device is powered up. The registers keep their last value after any reset, as long as the reset occurs in the V_{CC} voltage-specified operating range. The register R254 is general-purpose on Z86E30/E31. R254 and R255 are set to 00H after any reset or STOP-Mode recovery.

RAM Protect. The upper portion of the RAM's address spaces 80H to EFH (excluding the control registers) can be protected from reading and writing. This option can be selected during the EPROM Programming Mode. After this option is selected, the user can activate this feature from the internal EPROM. D6 of the IMR control register (R251) is used to turn off/on the RAM protect by loading a 0 or 1, respectively. A 1 in D6 indicates RAM Protect enabled. RAM Protect is not available on the Z86E31.

Stack. The Z86E40 external data memory or the internal register file can be used for the stack. The 16-bit Stack Pointer (R254-R255) is used for the external stack, which can reside anywhere in the data memory for ROMless mode, but only from 4096 to 65535 in ROM mode. An 8-bit Stack Pointer (R255) is used for the internal stack on the Z86E30/E31/E40 that resides within the 236 general-purpose registers (R4-R239). SPH (R254) can be used as a general-purpose register when using internal stack only. R254 and R255 are set to 00H after any reset or STOP-Mode Recovery.

Counter/Timers. There are two 8-bit programmable counter/timers (T0 and T1), each driven by its own 6-bit programmable prescaler. The T1 prescaler is driven by internal or external clock sources; however, the T0 prescaler is driven by the internal clock only (Figure 27).

The 6-bit prescalers can divide the input frequency of the clock source by any integer number from 1 to 64. Each prescaler drives its counter, which decrements the value (1 to 256) that has been loaded into the counter. When the counter reaches the end of count, a timer interrupt request, IRQ4 (T0) or IRQ5 (T1), is generated.





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

The counters can be programmed to start, stop, restart to continue, or restart from the initial value. The counters can also be programmed to stop upon reaching zero (single pass mode) or to automatically reload the initial value and continue counting (modulo-n continuous mode).

The counters, but not the prescalers, can be read at any time without disturbing their value or count mode. The clock source for T1 is user-definable and can be either the

internal microprocessor clock divided by four, or an external signal input through Port 3. The Timer Mode register configures the external timer input (P31) as an external clock, a trigger input that can be retriggerable or non-retriggerable, or as a gate input for the internal clock. Port 3 line P36 serves as a timer output (T_{OUT}) through which T₀, T₁ or the internal clock can be output. The counter/timers can be cascaded by connecting the T₀ output to the input of T₁.

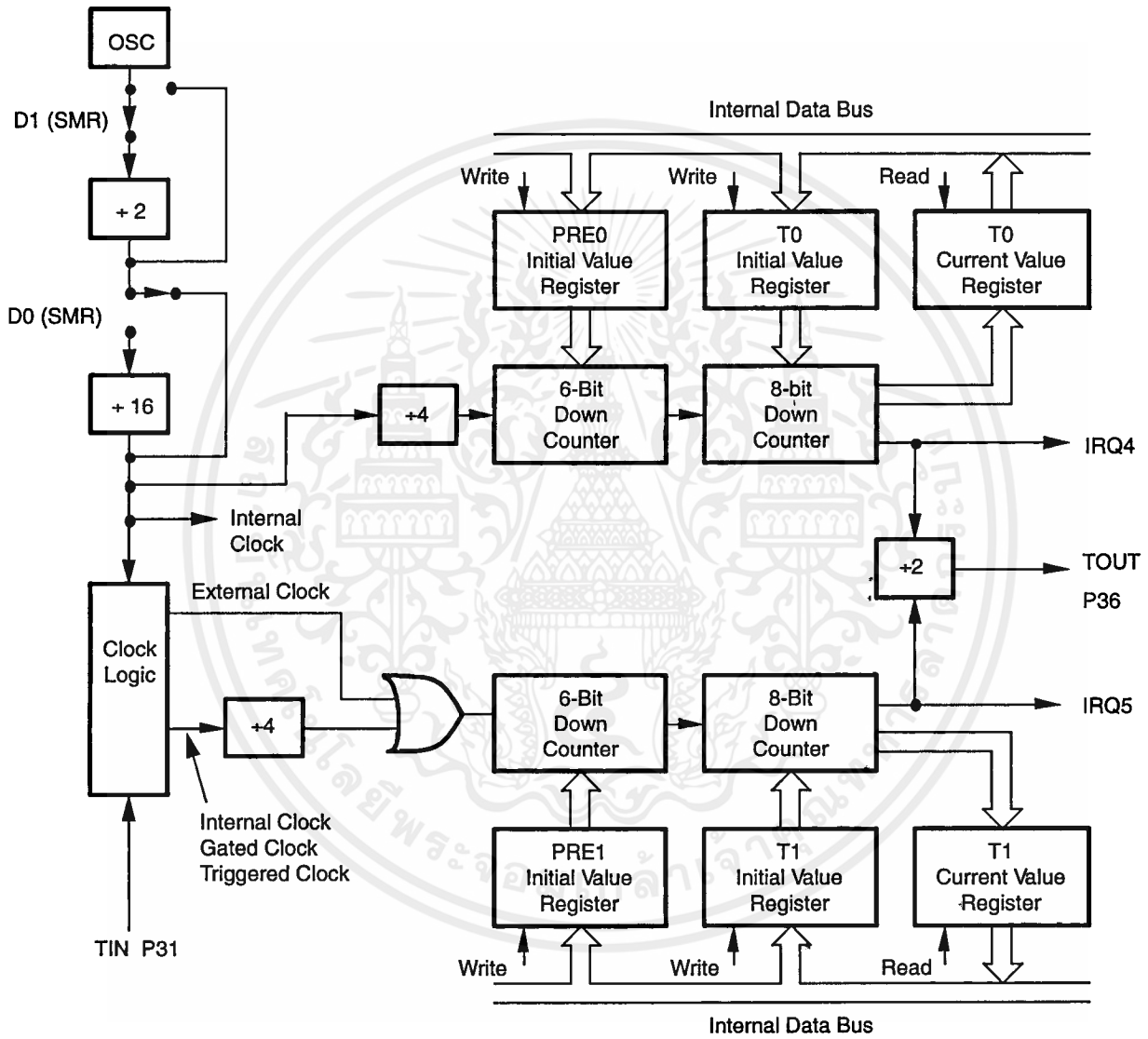


Figure 27. Counter/Timer Block Diagram

Interrupts. The MCU has six different interrupts from six different sources. The interrupts are maskable and prioritized (Figure 28). The six sources are divided as follows: four sources are claimed by Port 3 lines P33-P30) and two

in counter/timers. The Interrupt Mask Register globally or individually enables or disables the six interrupt requests (Table 10).

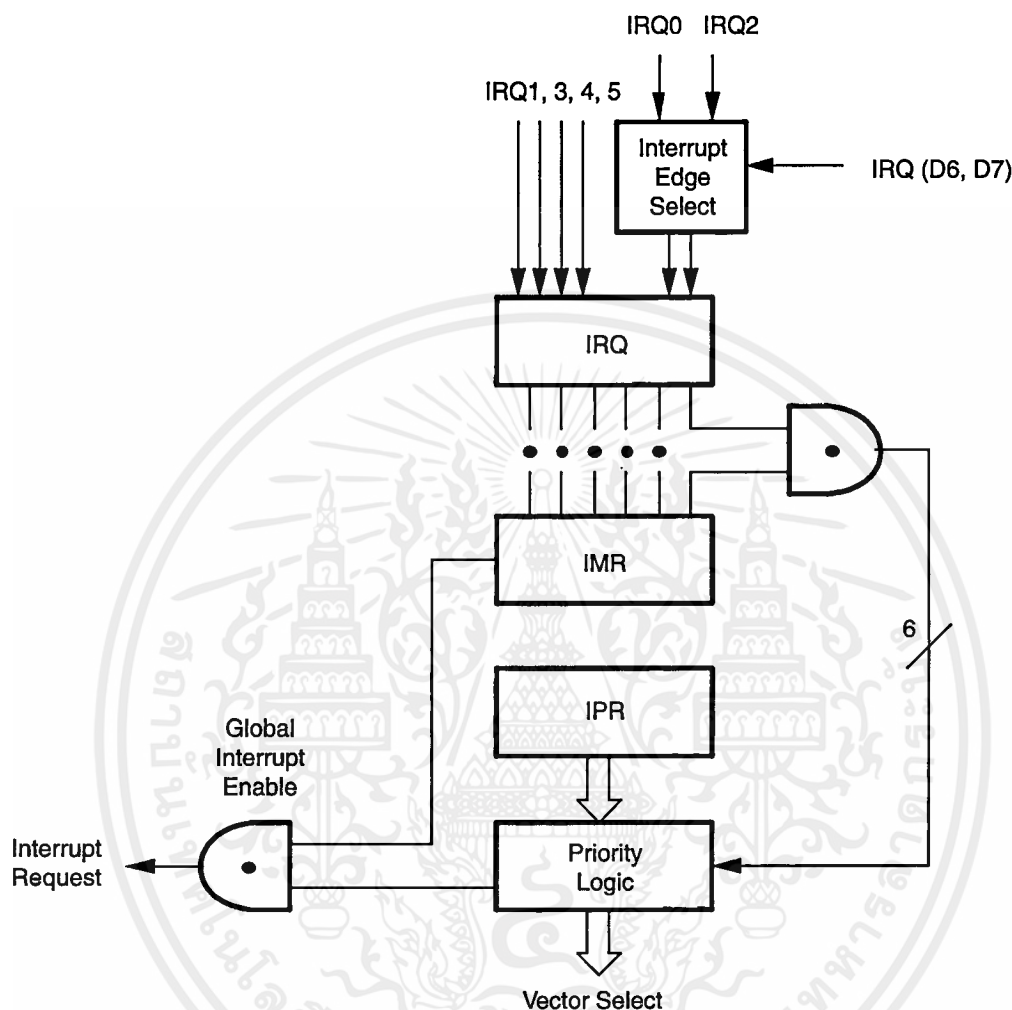


Figure 28. Interrupt Block Diagram

Table 10. Interrupt Types, Sources, and Vectors

Name	Source	Vector Location	Comments
IRQ0	/DAV0, IRQ0	0, 1	External (P32), Rising/Falling Edge Triggered
IRQ1	IRQ1	2, 3	External (P33), Falling Edge Triggered
IRQ2	/DAV2, IRQ2, T _{IN}	4, 5	External (P31), Rising/Falling Edge Triggered
IRQ3	IRQ3	6, 7	External (P30), Falling Edge Triggered
IRQ4	T0	8, 9	Internal
IRQ5	TI	10, 11	Internal

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอก PRELIMINARY ถึงเจ้าของเอกสารทุกครั้งที่มีการนำ DS97Z8X0500

When more than one interrupt is pending, priorities are resolved by a programmable priority encoder that is controlled by the Interrupt Priority Register (IPR). An interrupt machine cycle is activated when an interrupt request is granted. Thus, disabling all subsequent interrupts, saves the Program Counter and Status Flags, and then branches to the program memory vector location reserved for that interrupt. All interrupts are vectored through locations in the program memory. This memory location and the next byte contain the 16-bit starting address of the interrupt service routine for that particular interrupt request.

To accommodate polled interrupt systems, interrupt inputs are masked and the interrupt request register is polled to determine which of the interrupt requests need service.

An interrupt resulting from AN1 is mapped into IRQ2, and an interrupt from AN2 is mapped into IRQ0. Interrupts IRQ2 and IRQ0 may be rising, falling or both edge triggered, and are programmable by the user. The software may poll to identify the state of the pin.

Programming bits for the Interrupt Edge Select are located in bits D7 and D6 of the IRQ Register (R250). The configuration is shown in Table 11.

Table 11. IRQ Register Configuration

IRQ		Interrupt Edge	
D7	D6	P31	P32
0	0	F	F
0	1	F	R
1	0	R	F
1	1	R/F	R/F

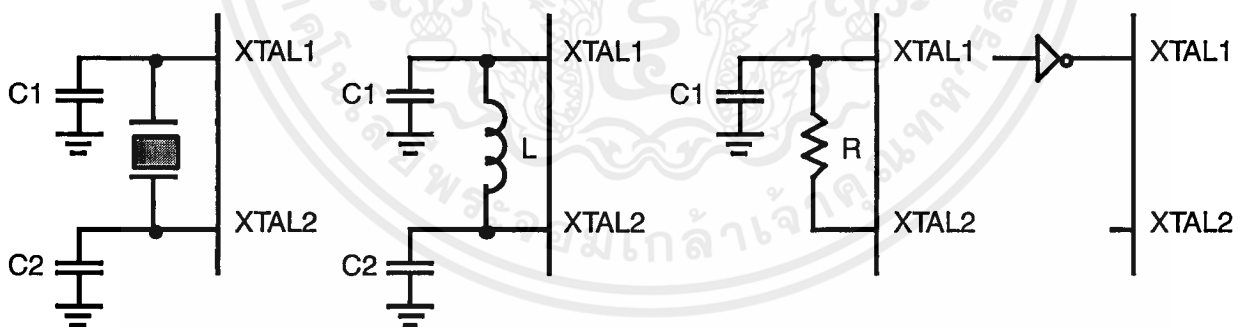
Notes:

F = Falling Edge

R = Rising Edge

Clock. The on-chip oscillator has a high-gain, parallel-resonant amplifier for connection to a crystal, RC, ceramic resonator, or any suitable external clock source (XTAL1 = Input, XTAL2 = Output). The crystal should be AT cut, 10 KHz to 16 MHz max, with a series resistance (RS) less than or equal to 100 Ohms.

The crystal should be connected across XTAL1 and XTAL2 using the vendor's recommended capacitor values from each pin directly to device pin Ground. The RC oscillator option can be selected in the programming mode. The RC oscillator configuration must be an external resistor connected from XTAL1 to XTAL2, with a frequency-setting capacitor from XTAL1 to Ground (Figure 29).



Ceramic Resonator or
Crystal
C1, C2 = 47 pF TYP *
F = 8 MHz

LC
C1, C2 = 22 pF
L = 130 μ H *
F = 3 MHz *

RC
@ 5V Vcc (TYP)
C1 = 100 pF
R = 2K
F = 6 MHz

External Clock

* Typical value including pin parasitics

Figure 29. Oscillator Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Power-On Reset (POR). A timer circuit clocked by a dedicated on-board RC oscillator is used for the Power-On Reset (POR) timer function. The POR timer allows V_{CC} and the oscillator circuit to stabilize before instruction execution begins.

The POR timer circuit is a one-shot timer triggered by one of three conditions:

1. Power fail to Power OK status
2. STOP-Mode Recovery (if D5 of SMR=0)
3. WDT time-out

The POR time is a nominal 5 ms. Bit 5 of the STOP mode Register (SMR) determines whether the POR timer is bypassed after STOP-Mode Recovery (typical for an external clock and RC/LC oscillators with fast start up times).

HALT. Turns off the internal CPU clock, but not the XTAL oscillation. The counter/timers and external interrupt IRQ0, IRQ1, and IRQ2 remain active. The device is recovered by interrupts, either externally or internally generated. An interrupt request must be executed (enabled) to exit HALT mode. After the interrupt service routine, the program continues from the instruction after the HALT.

In order to enter STOP or HALT mode, it is necessary to first flush the instruction pipeline to avoid suspending execution in mid-instruction. To do this, the user must execute a NOP (opcode=FFH) immediately before the appropriate sleep instruction, that is:

FF	NOP	; clear the pipeline
6F	STOP	; enter STOP ;mode
	or	
FF	NOP	; clear the pipeline
7F	HALT	; enter HALT mode

STOP. This instruction turns off the internal clock and external crystal oscillation and reduces the standby current to 10 microamperes or less. STOP mode is terminated by one of the following resets: either by WDT time-out, POR, a STOP-Mode Recovery Source, which is defined by the SMR register or external reset. This causes the processor to restart the application program at address 000CH.

Port Configuration Register (PCON). The PCON register configures the ports individually; comparator output on Port 3, open-drain on Port 0 and Port 1, low EMI on Ports 0, 1, 2 and 3, and low EMI oscillator. The PCON register is located in the expanded register file at Bank F, location 00 (Figure 30).

PCON (FH) 00H

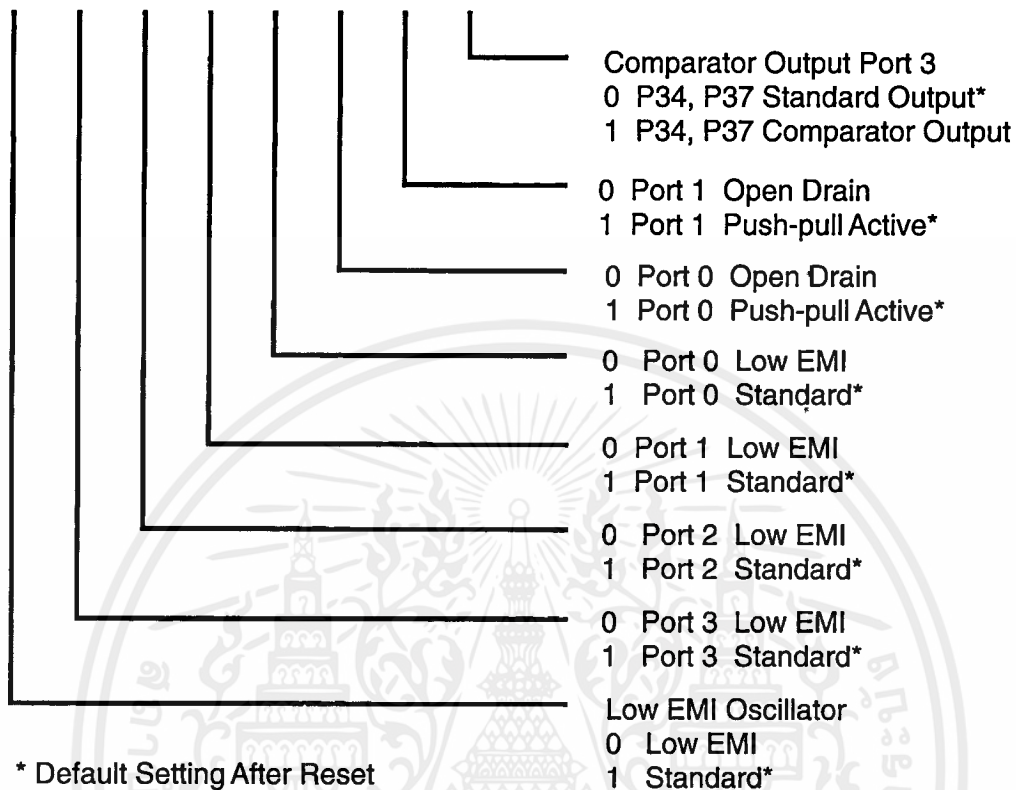


Figure 30. Port Configuration Register (PCON)
(Write Only)

Comparator Output Port 3 (D0). Bit 0 controls the comparator output in Port 3. A "1" in this location brings the comparator outputs to P34 and P37, and a "0" releases the Port to its standard I/O configuration. The default value is 0.

Port 1 Open-Drain (D1). Port 1 can be configured as an open-drain by resetting this bit (D1=0) or configured as push-pull active by setting this bit (D1=1). The default value is 1.

Port 0 Open-Drain (D2). Port 0 can be configured as an open-drain by resetting this bit (D2=0) or configured as push-pull active by setting this bit (D2=1). The default value is 1.

Low EMI Port 0 (D3). Port 0 can be configured as a Low EMI Port by resetting this bit (D3=0) or configured as a Standard Port by setting this bit (D3=1). The default value is 1.

Low EMI Port 1 (D4). Port 1 can be configured as a Low EMI Port by resetting this bit (D4=0) or configured as a Standard Port by setting this bit (D4=1). The default value is 1. **Note:** The emulator does not support Port 1 low EMI mode and must be set D4 = 1.

Low EMI Port 2 (D5). Port 2 can be configured as a Low EMI Port by resetting this bit (D5=0) or configured as a Standard Port by setting this bit (D5=1). The default value is 1.

Low EMI Port 3 (D6). Port 3 can be configured as a Low EMI Port by resetting this bit (D6=0) or configured as a Standard Port by setting this bit (D6=1). The default value is 1.

Low EMI OSC (D7). This bit of the PCON Register controls the low EMI noise oscillator. A "1" in this location configures the oscillator with standard drive. While a "0" configures the oscillator with low noise drive, however, it does not affect the relationship of SCLK and XTAL. The low EMI

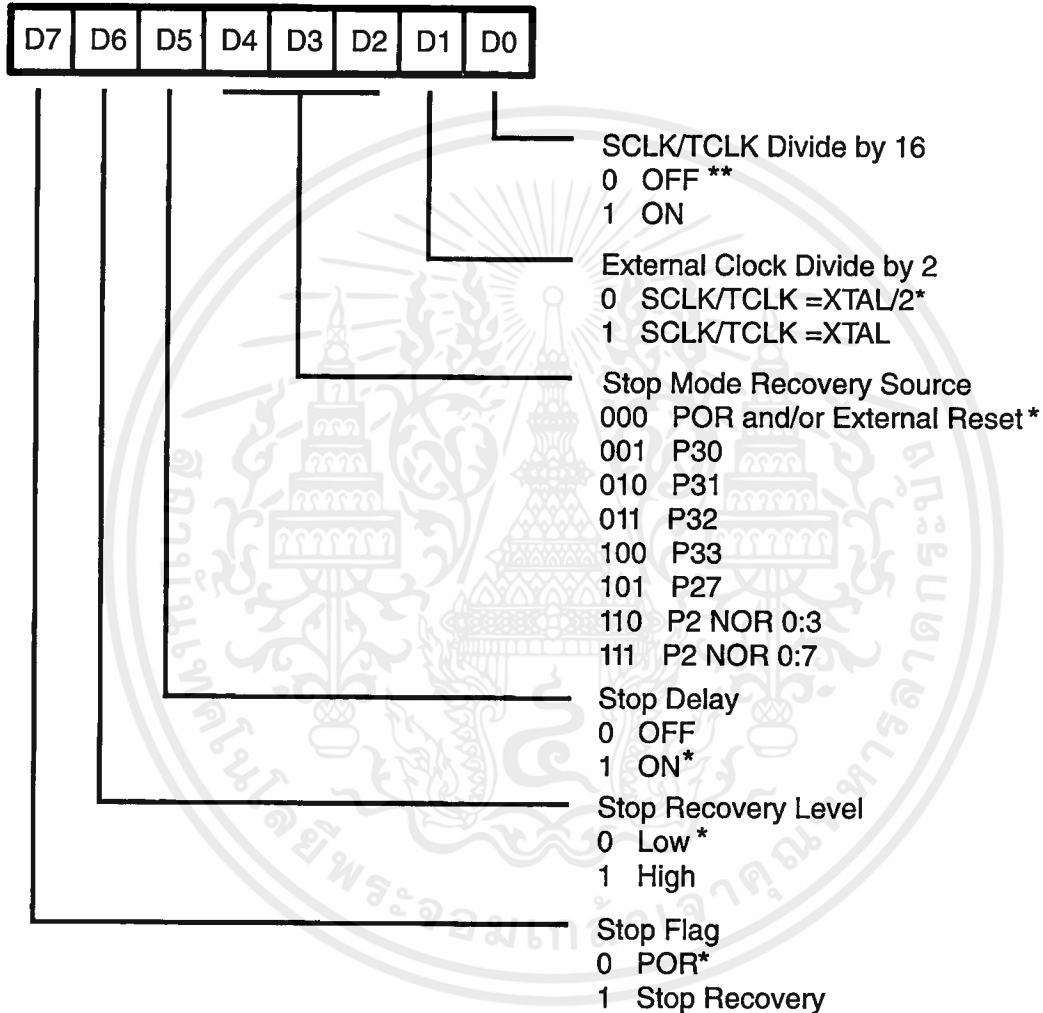
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

mode will reduce the drive of the oscillator (OSC). The default value is 1. **Note:** 4 MHz is the maximum external clock frequency when running in the low EMI oscillator mode.

STOP-Mode Recovery Register (SMR). This register selects the clock divide value and determines the mode of STOP-Mode Recovery (Figure 31). All bits are Write Only

except bit 7 which is a Read Only. Bit 7 is a flag bit that is hardware set on the condition of STOP Recovery and reset by a power-on cycle. Bit 6 controls whether a low or high level is required from the recovery source. Bit 5 controls the reset delay after recovery. Bits 2, 3, and 4 of the SMR register specify the STOP-Mode Recovery Source. The SMR is located in Bank F of the Expanded Register Group at address 0BH.

SMR (F) 0B



* Default setting after RESET.

** Default setting after RESET and STOP-Mode Recovery.

**Figure 31. STOP-Mode Recovery Register
(Write-Only Except Bit D7, Which is Read-Only)**

SCLK/TCLK Divide-by-16 Select (D0). This bit of the SMR controls a divide-by-16 prescaler of SCLK/TCLK. The purpose of this control is to selectively reduce device power consumption during normal processor execution (SCLK control) and/or HALT mode (where TCLK sources counter/timers and interrupt logic).

External Clock Divide-by-Two (D1). This bit can eliminate the oscillator divide-by-two circuitry. When this bit is 0, the System Clock (SCLK) and Timer Clock (TCLK) are equal to the external clock frequency divided by two. The SCLK/TCLK is equal to the external clock frequency when this bit is set (D1=1). Using this bit together with D7 of

PCON further helps lower EMI (i.e., D7 (PCON) = 0, D1 (SMR) = 1). The default setting is zero.

STOP-Mode Recovery Source (D2, D3, and D4). These three bits of the SMR register specify the wake up source of the STOP-Mode Recovery (Figure 32). Table 12 shows the SMR source selected with the setting of D2 to D4. P33-P31 cannot be used to wake up from STOP mode when programmed as analog inputs. When the STOP-Mode Recovery sources are selected in this register then SMR2 register bits D0, D1 must be set to zero.

Note: If the Port2 pin is configured as an output, this output level will be read by the SMR circuitry..

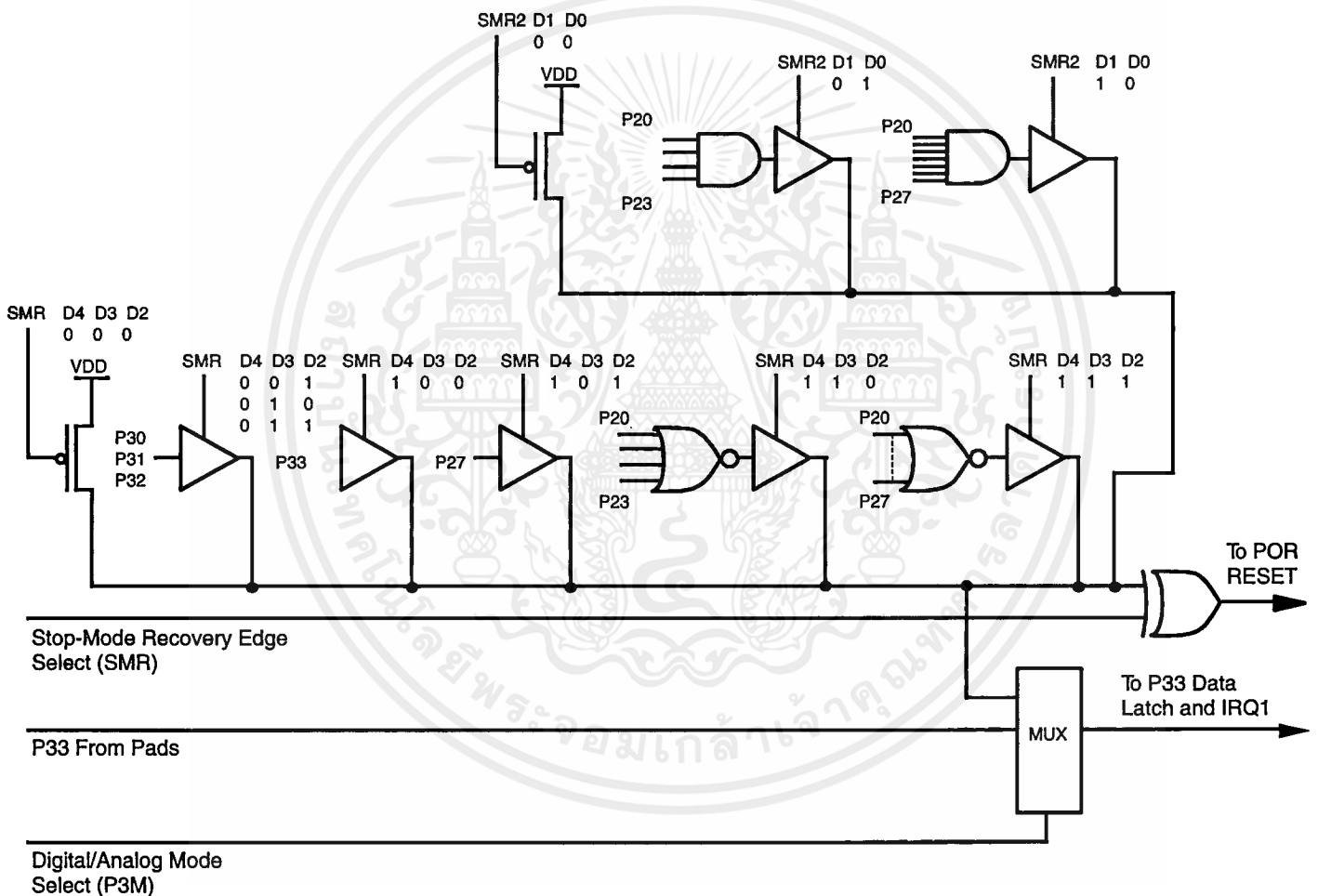


Figure 32. STOP-Mode Recovery Source

Table 12. STOP-Mode Recovery Source

D4	D3	D2	SMR Source selection
0	0	0	POR recovery only
0	0	1	P30 transition
0	1	0	P31 transition (Not in analog mode)
0	1	1	P32 transition (Not in analog mode)
1	0	0	P33 transition (Not in analog mode)
1	0	1	P27 transition
1	1	0	Logical NOR of Port 2 bits 0-3
1	1	1	Logical NOR of Port 2 bits 0-7

STOP-Mode Recovery Delay Select (D5). The 5 ms RESET delay after STOP-Mode Recovery is disabled by programming this bit to a zero. A 1 in this bit will cause a 5 ms RESET delay after STOP-Mode Recovery. The default condition of this bit is 1. If the fast wake up mode is selected, the STOP-Mode Recovery source needs to be kept active for at least 5T_{PC}.

STOP-Mode Recovery Level Select (D6). A 1 in this bit defines that a high level on any one of the recovery sources wakes the MCU from STOP mode. A 0 defines low level recovery. The default value is 0.

Cold or Warm Start (D7). This bit is set by the device upon entering STOP mode. A "0" in this bit indicates that the device has been reset by POR (cold). A "1" in this bit indicates the device was awakened by a SMR source (warm).

STOP-Mode Recovery Register 2 (SMR2). This register contains additional Stop-Mode Recovery sources. When the Stop-Mode Recovery sources are selected in this register then SMR Register. Bits D2, D3, and D4 must be 0.

SMR:10		Operation
D1	D0	Description of Action
0	0	POR and/or external reset recovery
0	1	Logical AND of P20 through P23
1	0	Logical AND of P20 through P27

Watch-Dog Timer Mode Register (WDTMR). The WDT is a retriggerable one-shot timer that resets the Z8 if it reaches its terminal count. The WDT is disabled after Power-On Reset and initially enabled by executing the WDT instruction and refreshed on subsequent executions of the WDT instruction. The WDT is driven either by an on-board RC oscillator or an external oscillator from XTAL1 pin. The

POR clock source is selected with bit 4 of the WDT register.

Note: Execution of the WDT instruction affects the Z (Zero), S (Sign), and V (Overflow) flags.

WDT Time-Out Period (D0 and D1). Bits 0 and 1 control a tap circuit that determines the time-out periods that can be obtained (Table 13). The default value of D0 and D1 are 1 and 0, respectively.

Table 13. Time-out Period of WDT

D1	D0	Time-out of the Internal RC OSC	Time-out of the System Clock
0	0	5 ms	128 SCLK
0	1	10 ms*	256 SCLK*
1	0	20 ms	512 SCLK
1	1	80 ms	2048 SCLK

Notes:

*The default setting is 10 ms.

WDT During HALT Mode (D2). This bit determines whether or not the WDT is active during HALT mode. A "1" indicates that the WDT is active during HALT. A "0" disables the WDT in HALT mode. The default value is 1.

WDT During STOP Mode (D3). This bit determines whether or not the WDT is active during STOP mode. A 1 indicates active during STOP. A "0" disables the WDT during STOP mode. This is applicable only when the WDT clock source is the internal RC oscillator.

Clock Source For WDT (D4). This bit determines which oscillator source is used to clock the internal POR and WDT counter chain. If the bit is a 1, the internal RC oscillator is bypassed and the POR and WDT clock source is driven from the external pin, XTAL1, and the WDT is stopped in STOP mode. The default configuration of this bit is 0, which selects the RC oscillator.

Permanent WDT. When this feature is enabled, the WDT is enabled after reset and will operate in Run and Halt mode. The control bits in the WDTMR do not affect the WDT operation. If the clock source of the WDT is the internal RC oscillator, then the WDT will run in STOP mode. If the clock source of the WDT is the XTAL1 pin, then the WDT will not run in STOP mode.

Note: WDT time-out in Stop-Mode will not reset SMR, SMR2, PCON, WDTMR, P2M, P3M, Ports 2 & 3 Data Registers.

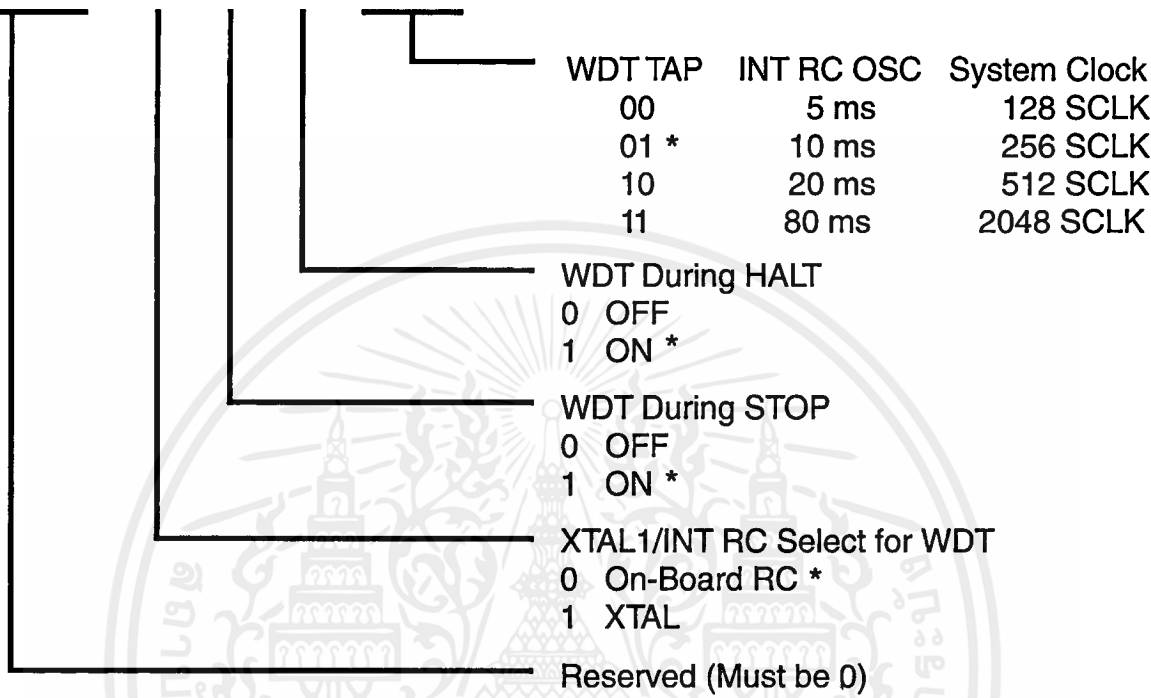
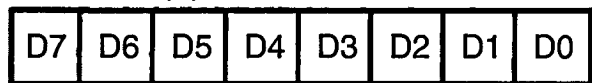
WDTMR Register Accessibility. The WDTMR register is accessible only during the first 60 internal system clock cycles from the execution of the first instruction after Power-On Reset, Watch-Dog reset or a STOP-Mode Recovery

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

(Figures 33 and 34). After this point, the register cannot be modified by any means, intentional or otherwise. The

WDTMR cannot be read and is located in Bank F of the Expanded Register Group at address location 0FH.

WDTMR (F) 0F



* Default setting after RESET

Figure 33. Watch-Dog Timer Mode Register
Write Only

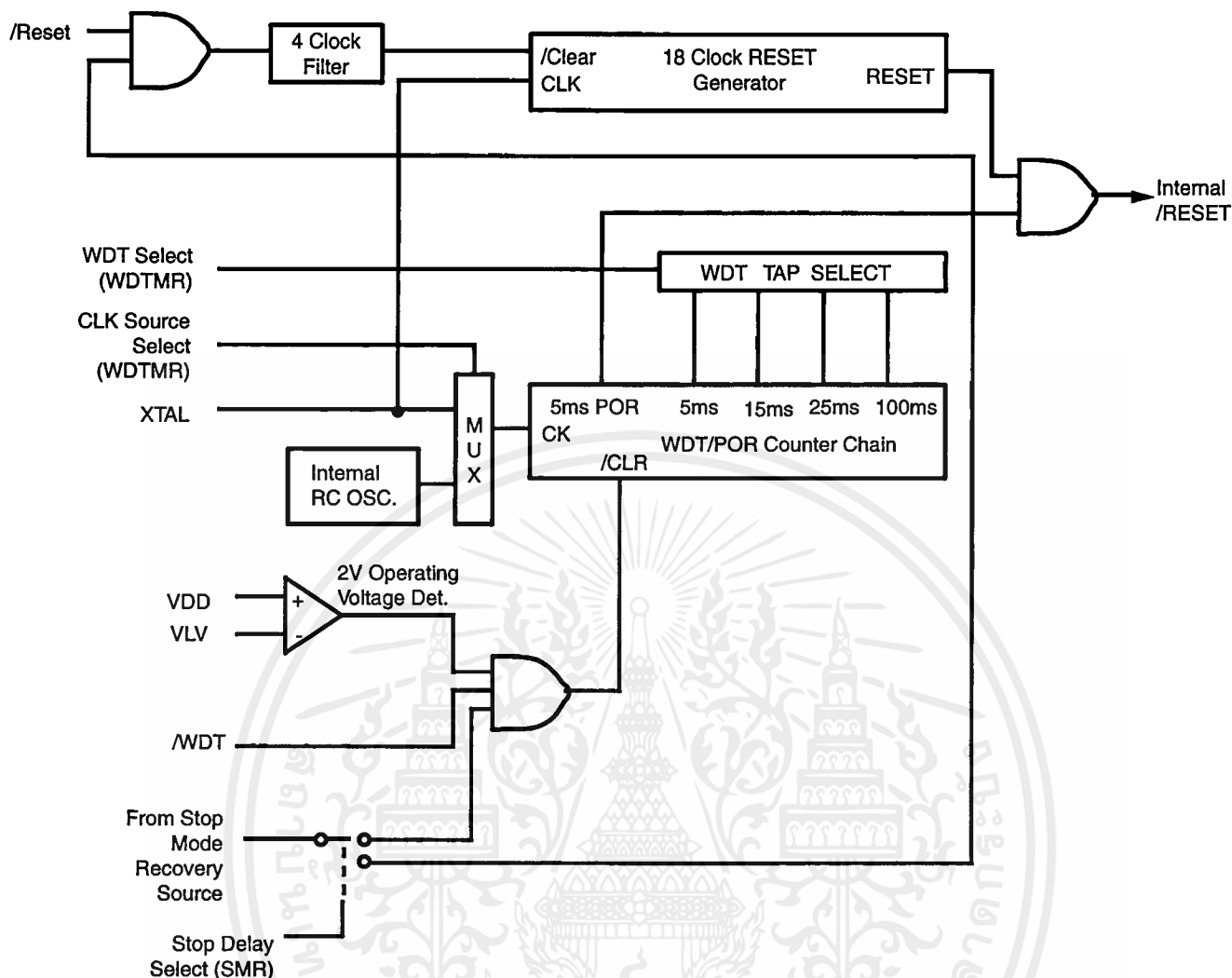


Figure 34. Resets and WDT

Auto Reset Voltage. An on-board Voltage Comparator checks that V_{CC} is at the required level to ensure correct operation of the device. Reset is globally driven if V_{CC} is below V_{LV} (Figure 35).

Note: V_{CC} must be in the allowed operating range prior to the minimum Power-On Reset time-out (T_{POR}).

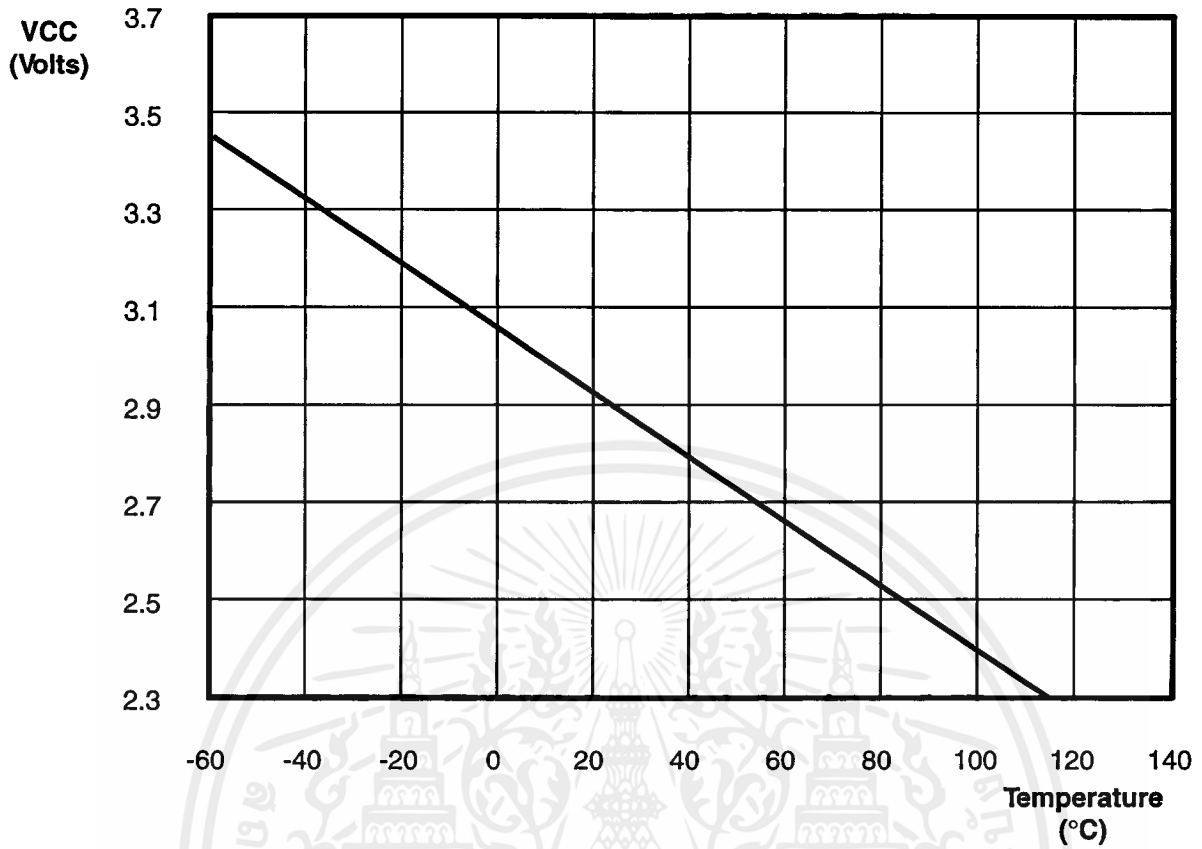


Figure 35. Typical Z86E40 V_{LV} Voltage vs Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

EPROM MODE.

Table 14 shows the programming voltages of each programming mode. Table 15, Figures 38, 39, and 40 show the programming timing of each programming mode. Figure 41 shows the circuit diagram of a Z86E40 programming adaptor, which adapts from 2764A to Z86E40. Figure 43 shows the flow-chart of an Intelligent Programming Algorithm, which is compatible with 2764A EPROM (Z86E40 is 4K EPROM, 2764A is 8K EPROM). Since the EPROM size of Z86E30/E31/E40 differs from 2764A, the programming address range has to be set from 0000H to 0FFFH for the Z86E30/E40 and 0000H to 07FFH for Z86E31. Otherwise, the upper portion of EPROM data will overwrite the lower portion of EPROM data. Figure 39 shows the adaptation from the 2764A to Z86E30/E31.

Note: EPROM Protect feature allows the LDC, LDCI, LDE, and LDEI instructions from internal program memory. A ROM look-up table can be used with this feature.

During programming, the V_{PP} input pin supplies the programming voltage and current to the EPROM. This pin is also used to latch which EPROM mode is to be used (R/W EPROM or R/W Option bits). The mode is set by placing the correct mode number on the least significant bits of the address and raising the EPM pin above V_H . After a setup time, the V_{PP} pin can then be raised or lowered. The

latched EPROM mode will remain until the EPM pin is reduced below V_H .

Mode Name	Mode #	LSB Addr
EPROM R/W	0	0000
Option Bit R/W	3	0011

EPROM R/W mode allows the programming of the user mode program ROM.

Option Bit R/W allows the programming of the Z8 option bits. When the device is latched into Option Bit R/W mode, the address must then be changed to 63 decimals (000000111111 Binary). The Options are mapped into this address as follows:

Bit	Option
7	Unused
6	Unused
5	32 KHz XTAL Option
4	Permanent WDT
3	Auto Latch Disable
2	RC Oscillator Option
1	RAM Protect
0	ROM Protect

Table 14 gives the proper conditions for EPROM R/W operations, once the mode is latched.

Table 14. EPROM Programming Table

Programming Modes	V_{PP}	EPM	/CE	/OE	/PGM	ADDR	DATA	V_{CC}^*
EPROM READ1	X	V_H	V_{IL}	V_{IL}	V_{IH}	ADDR	Out	4.5V†
EPROM READ2	X	V_H	V_{IL}	V_{IL}	V_{IH}	ADDR	Out	5.5V†
PROGRAM	V_{PP}	V_H	V_{IL}	V_{IH}	V_{IL}	ADDR	In	6.4V
PROGRAM VERIFY	V_{PP}	V_H	V_{IL}	V_{IL}	V_{IH}	ADDR	Out	6.0V
OPTION BIT PGM	V_{PP}	V_H	V_{IL}	V_{IH}	V_{IL}	63	IN	6.4V
OPTION BIT READ	X	V_H	V_{IL}	V_{IL}	V_{IH}	63	OUT	6.0V

Notes:

$V_H = 13.0 V \pm 0.1 V$

$V_{IH} =$ As per specific Z8 DC specification.

$V_{IL} =$ As per specific Z8 DC specification.

X=Not used, but must be set to V_H , V_{IH} , or V_{IL} level.

NU = Not used, but must be set to either V_{IH} or V_{IL} level.

I_{PP} during programming = 40 mA maximum.

I_{CC} during programming, verify, or read = 40 mA maximum.

* V_{CC} has a tolerance of $\pm 0.25V$.

† Zilog recommends an EPROM read at $V_{CC} = 4.5 V$ and $5.5 V$ to ensure proper device operations during the V_{CC} after programming, but $V_{CC} = 5.0 V$ is acceptable.

Table 15. EPROM Programming Timing

Parameters	Name	Min	Max	Units
1	Address Setup Time	2		μs
2	Data Setup Time	2		μs
3	V _{PP} Setup	2		μs
4	V _{CC} Setup Time	2		μs
5	Chip Enable Setup Time	2		μs
6	Program Pulse Width	0.95	1.05	ms
7	Data Hold Time	2		μs
8	/OE Setup Time	2		μs
9	Data Access Time	200		ns
10	Data Output Float Time		100	ns
11	Overprogram Pulse Width/Option Program Pulse Width	2.85		ms
12	EPM Setup Time	2		μs
13	/PGM Setup Time	2		μs
14	Address to /OE Setup Time	2		μs
15	/OE Width	250		ns
16	Address to /OE Low	125		ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

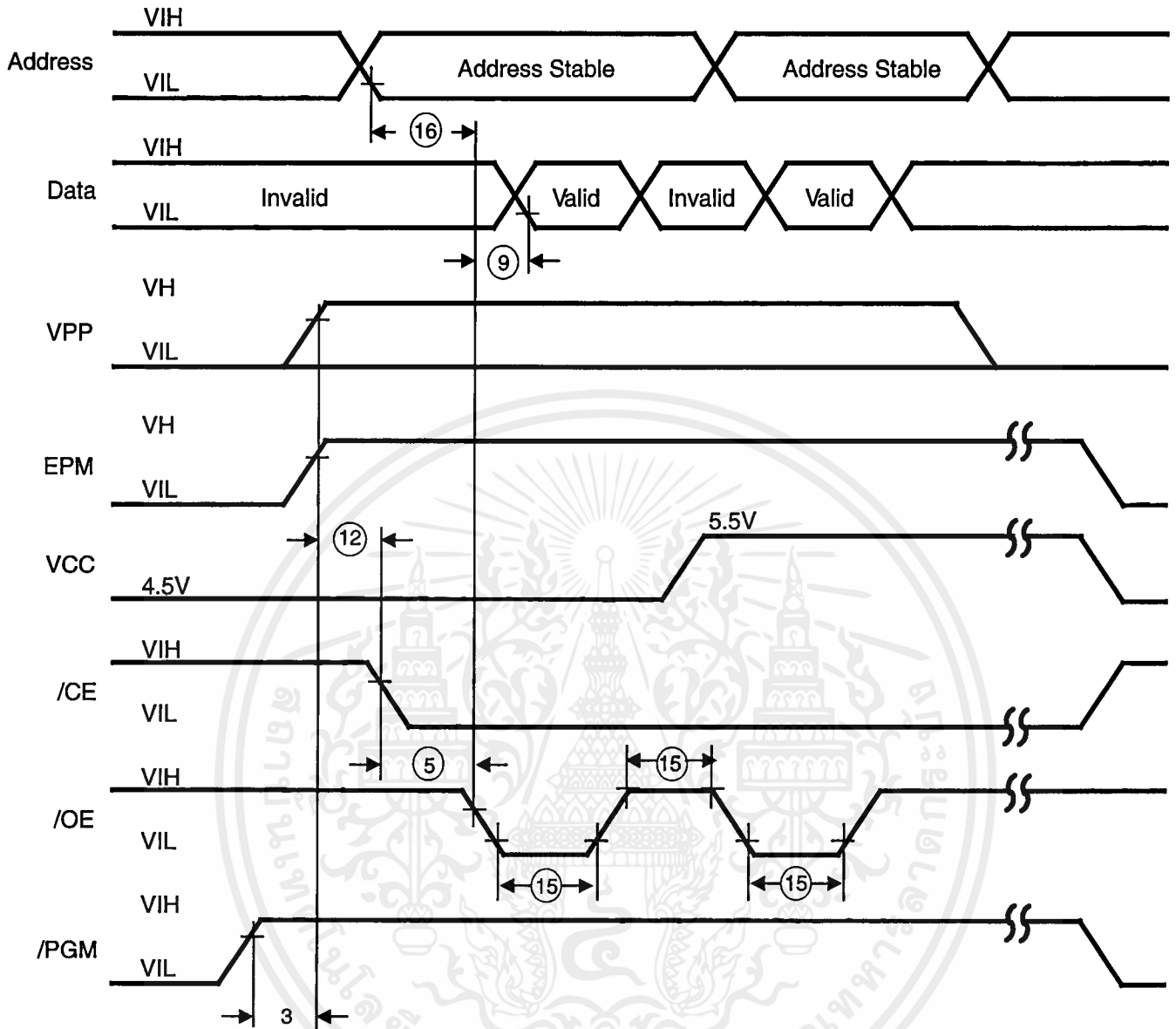


Figure 36. EPROM Read Mode Timing Diagram

Z86E40 TIMING DIAGRAMS

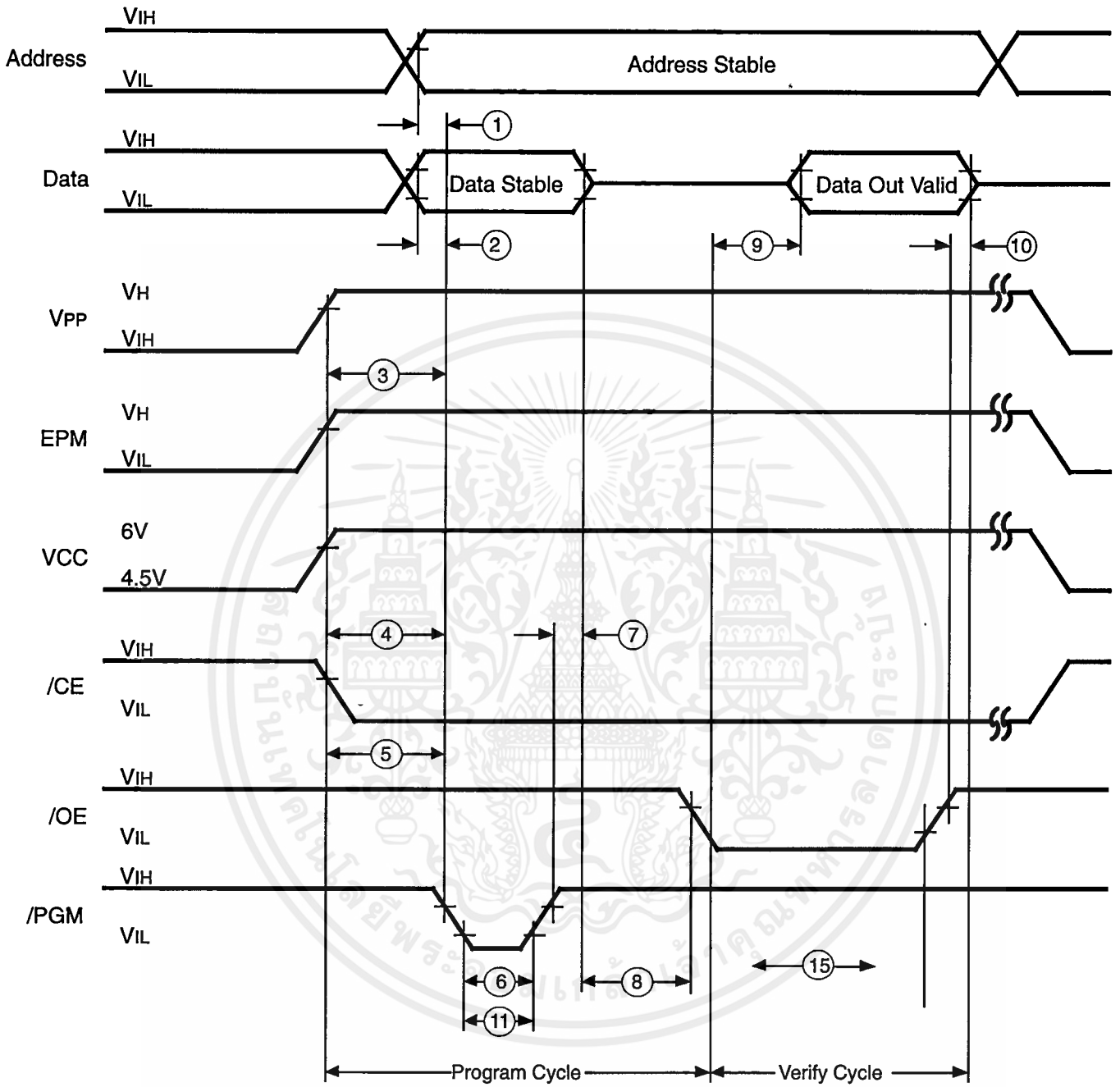


Figure 37. Timing Diagram of EPROM Program and Verify Modes

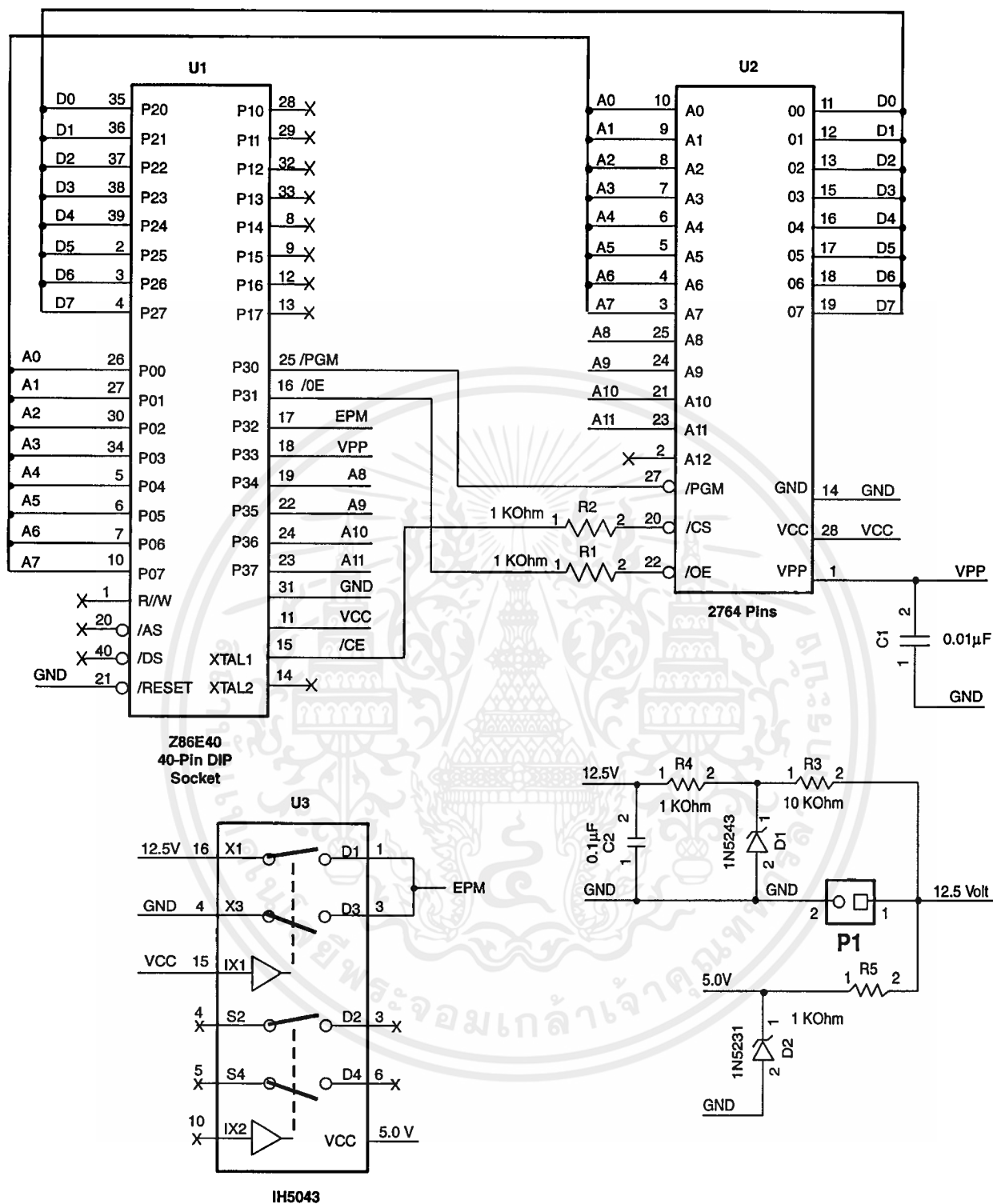


Figure 38. Z86E40 Z8 OTP Programming Adapter
For use with Standard EPROM Programmers

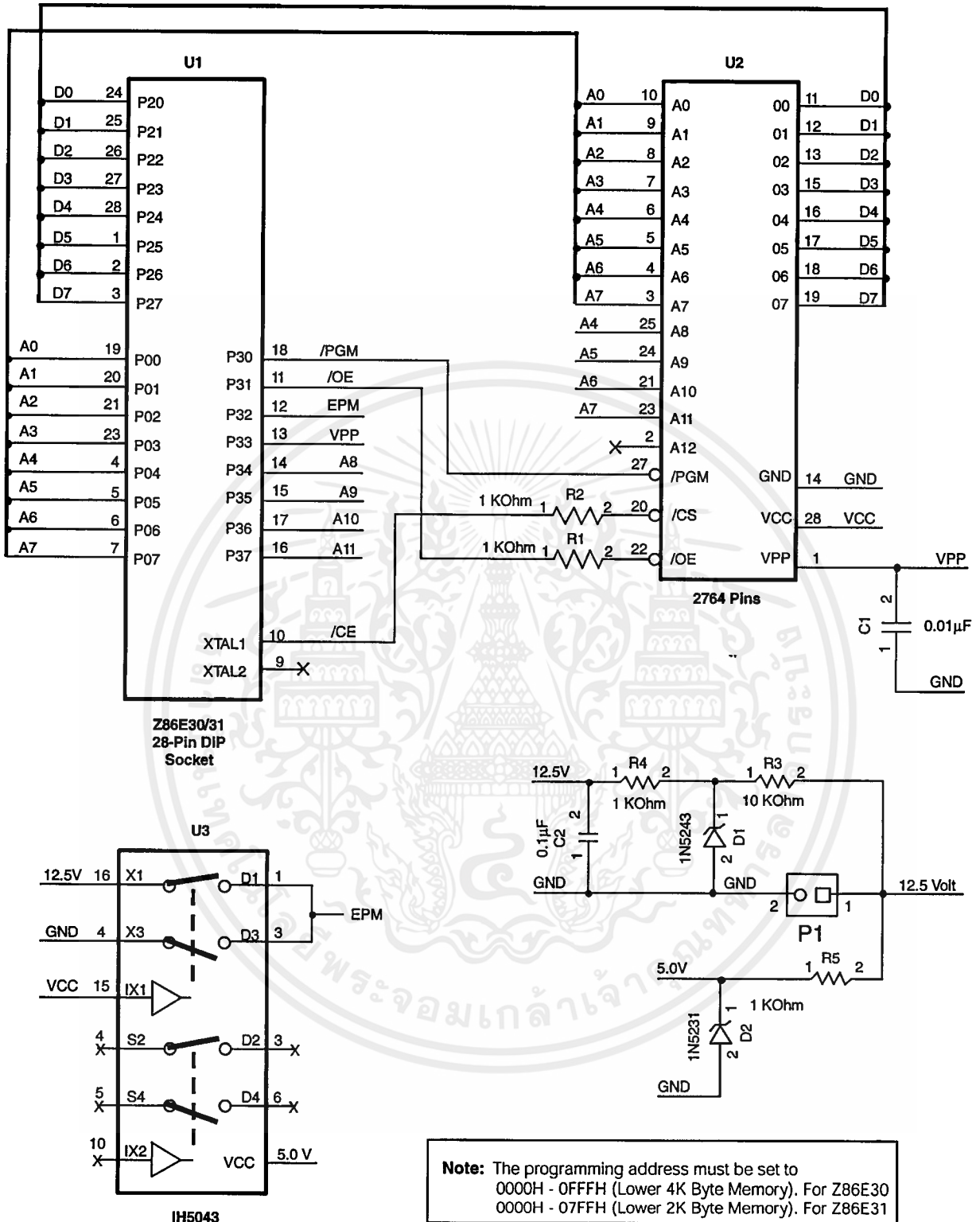


Figure 39. Z86E30/E31 Programming Adaptor Circuitry

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

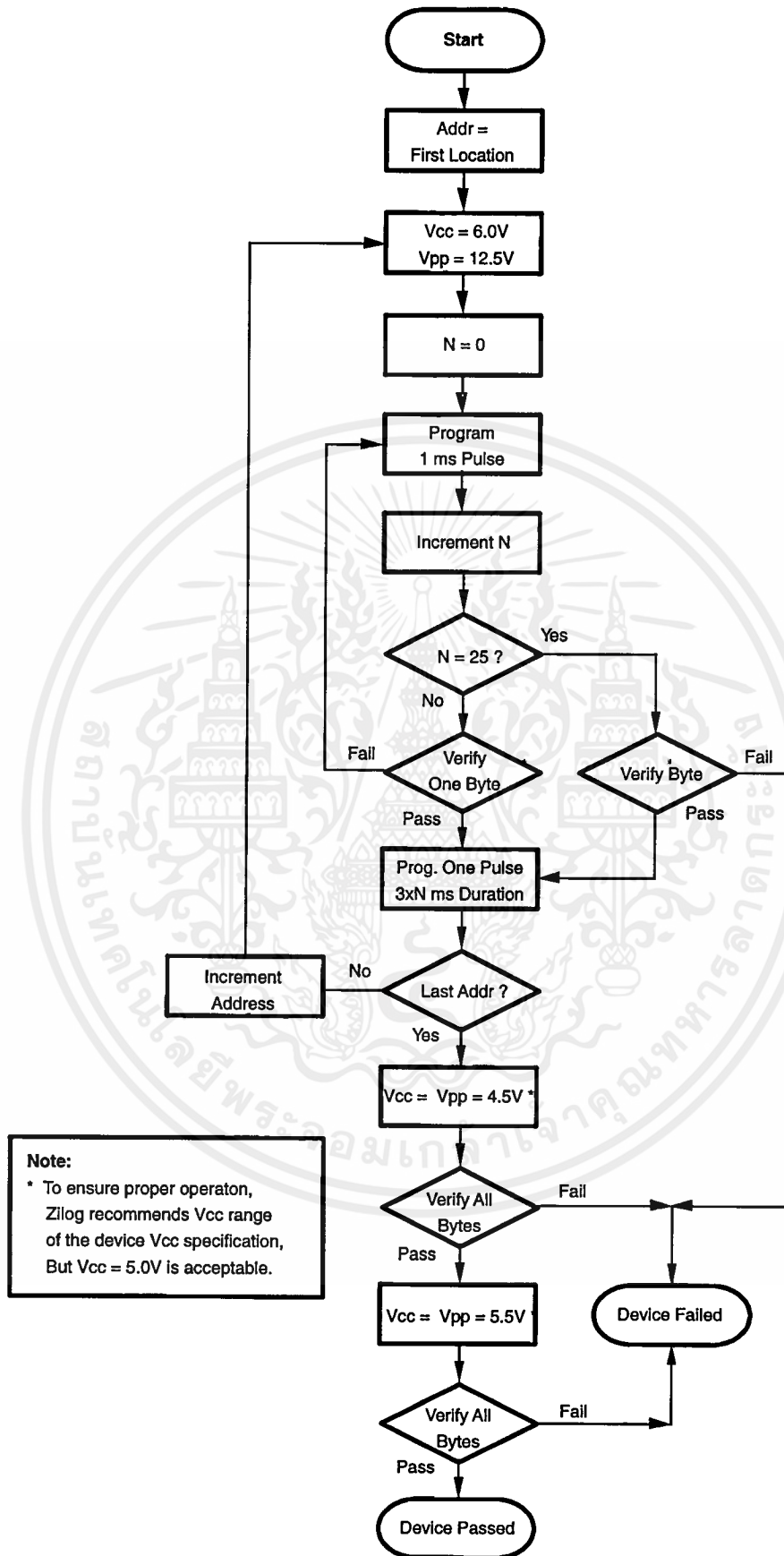


Figure 40. Z86E40 Programming Algorithm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

EXPANDED REGISTER FILE CONTROL REGISTERS

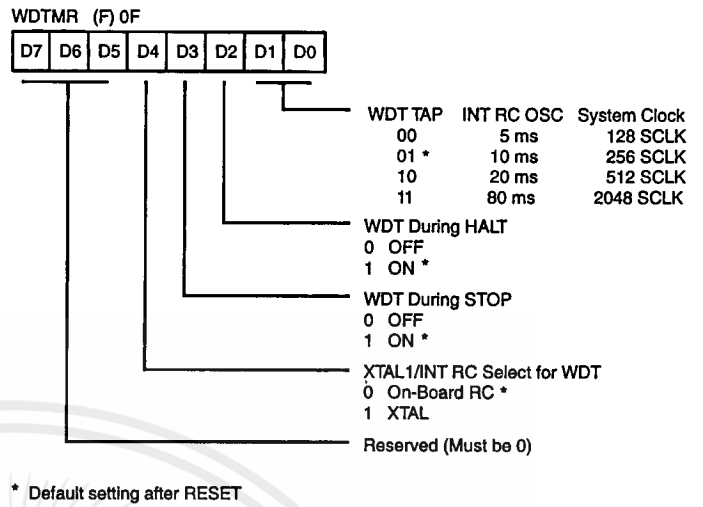
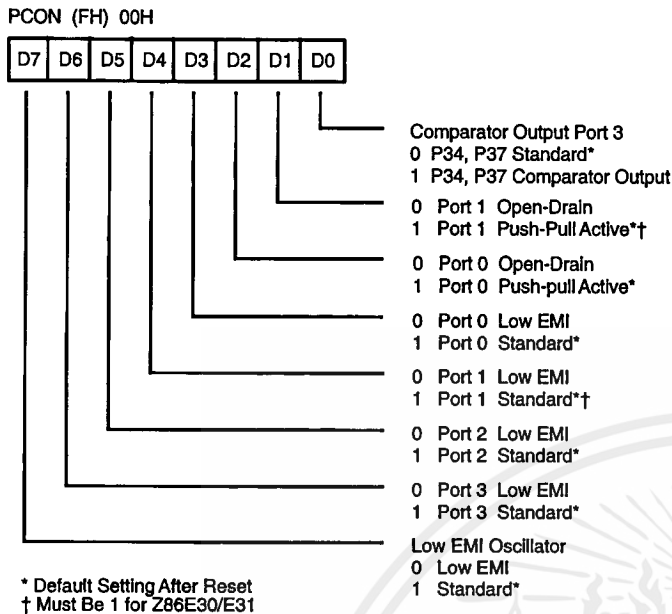


Figure 43. Watch-Dog Timer Mode Register
Write Only

Figure 41. Port Configuration Register
Write Only

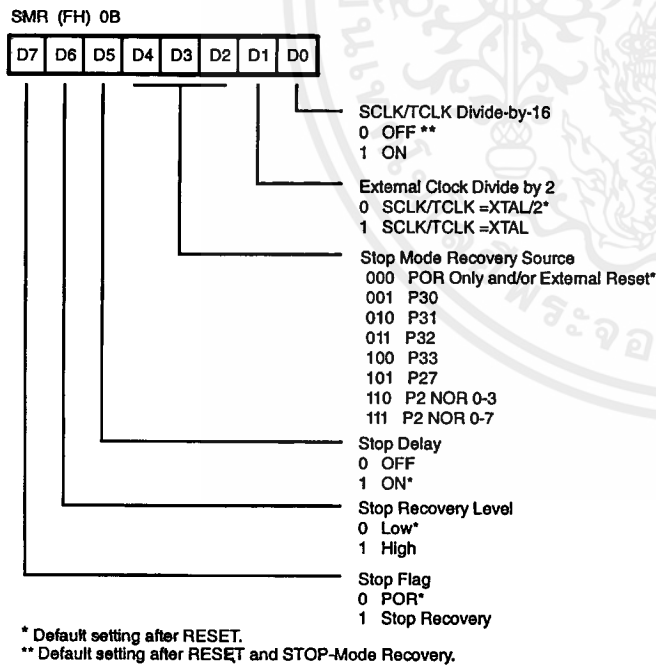


Figure 42. STOP-Mode Recovery Register
Write Only Except Bit D7, Which is Read Only

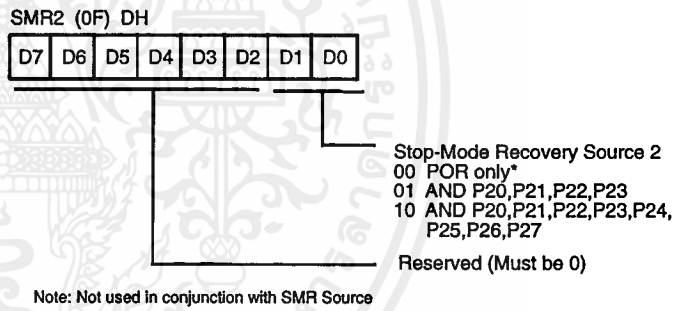


Figure 44. STOP-Mode Recovery Register 2
Write Only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Z8 CONTROL REGISTER DIAGRAMS

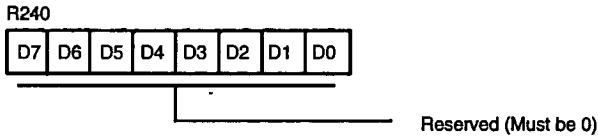


Figure 45. Reserved

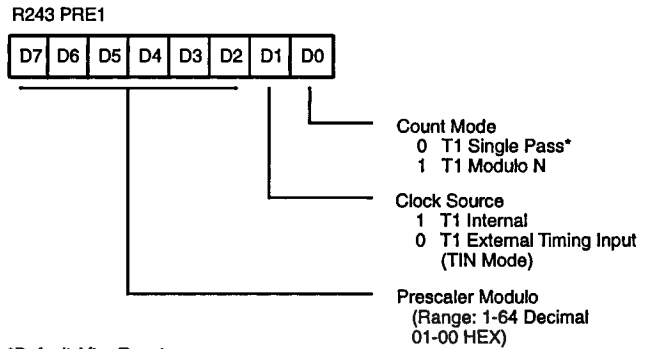
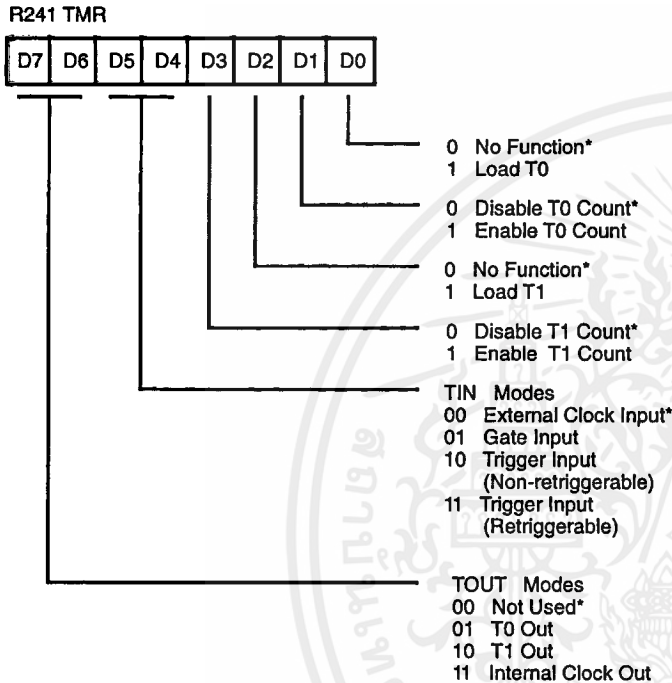


Figure 48. Prescaler 1 Register
F3H: Write Only



Default After Reset = 00H

Figure 46. Timer Mode Register
F1H: Read/Write

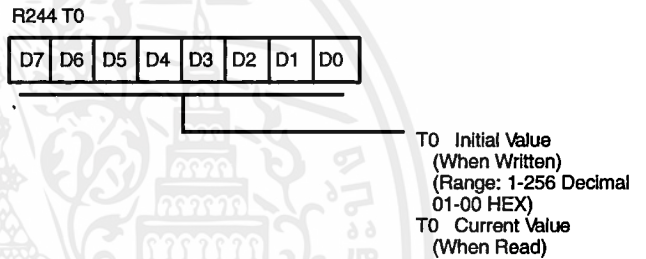


Figure 49. Counter/Timer 0 Register
F4H; Read/Write

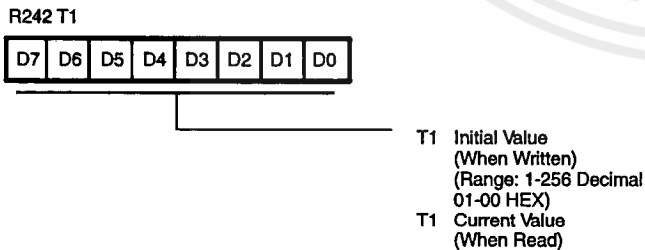


Figure 47. Counter/Timer 1 Register
F2H: Read/Write

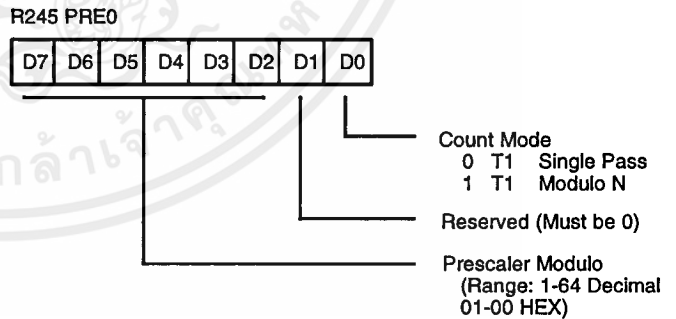


Figure 50. Prescaler 0 Register
F5H: Write Only

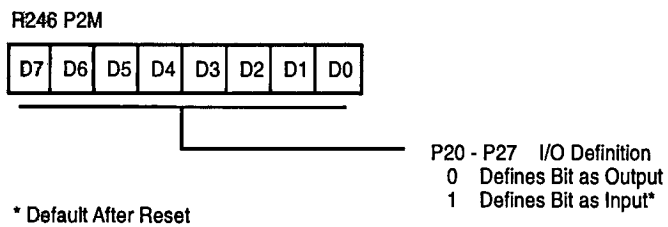


Figure 51. Port 2 Mode Register
F6H: Write Only

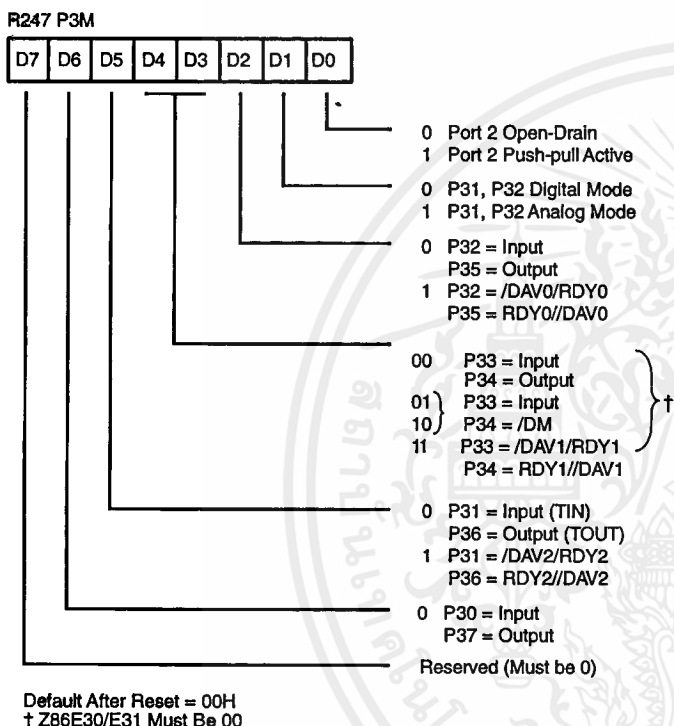


Figure 52. Port 3 Mode Register
F7H: Write Only

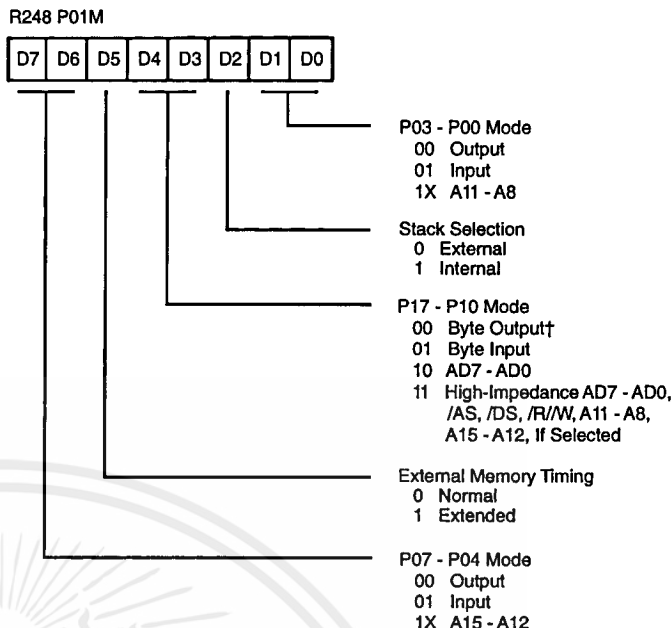


Figure 53. Port 0 and 1 Mode Register
F8H: Write Only
Z86E30/E31 Only

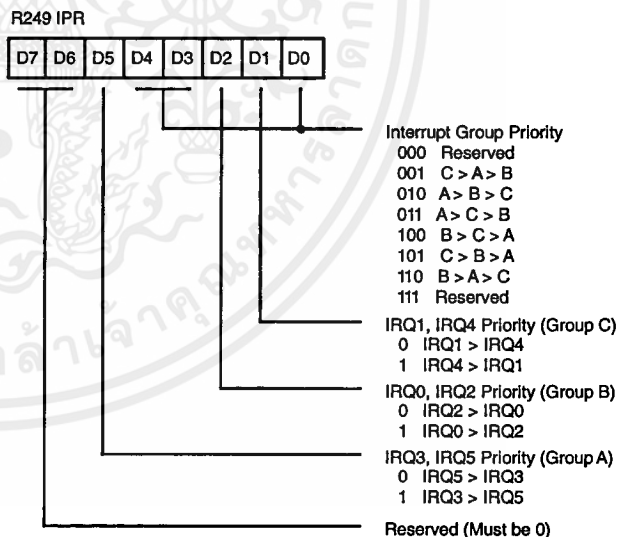


Figure 54. Interrupt Priority Register
F9H: Write Only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

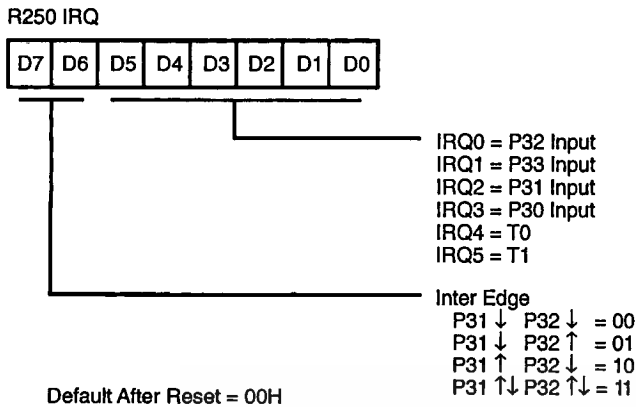


Figure 55. Interrupt Request Register
FAH: Read/Write

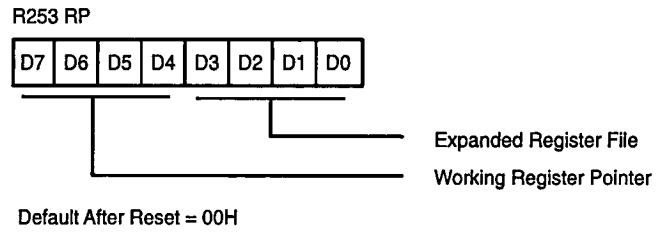


Figure 58. Register Pointer
FDH: Read/Write

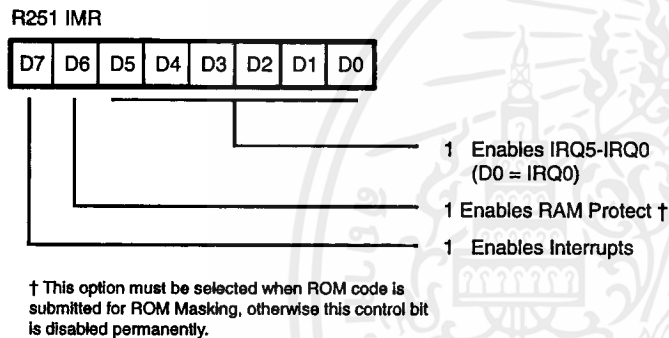


Figure 56. Interrupt Mask Register
FBH: Read/Write

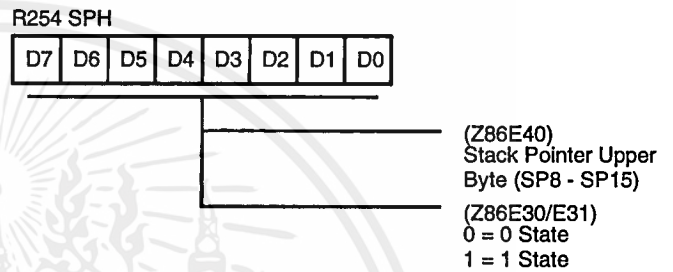


Figure 59. Stack Pointer High
FEH: Read/Write

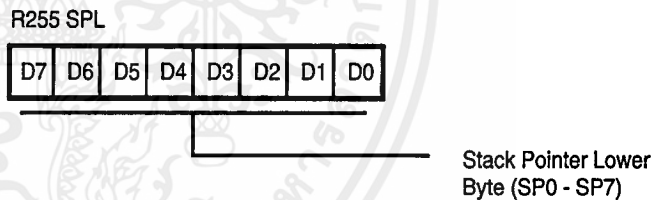


Figure 60. Stack Pointer Low
FFH: Read/Write

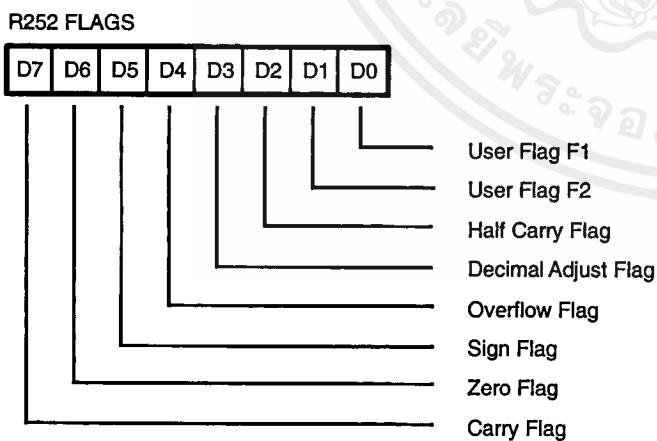


Figure 57. Flag Register
FCH: Read/Write

PACKAGE INFORMATION

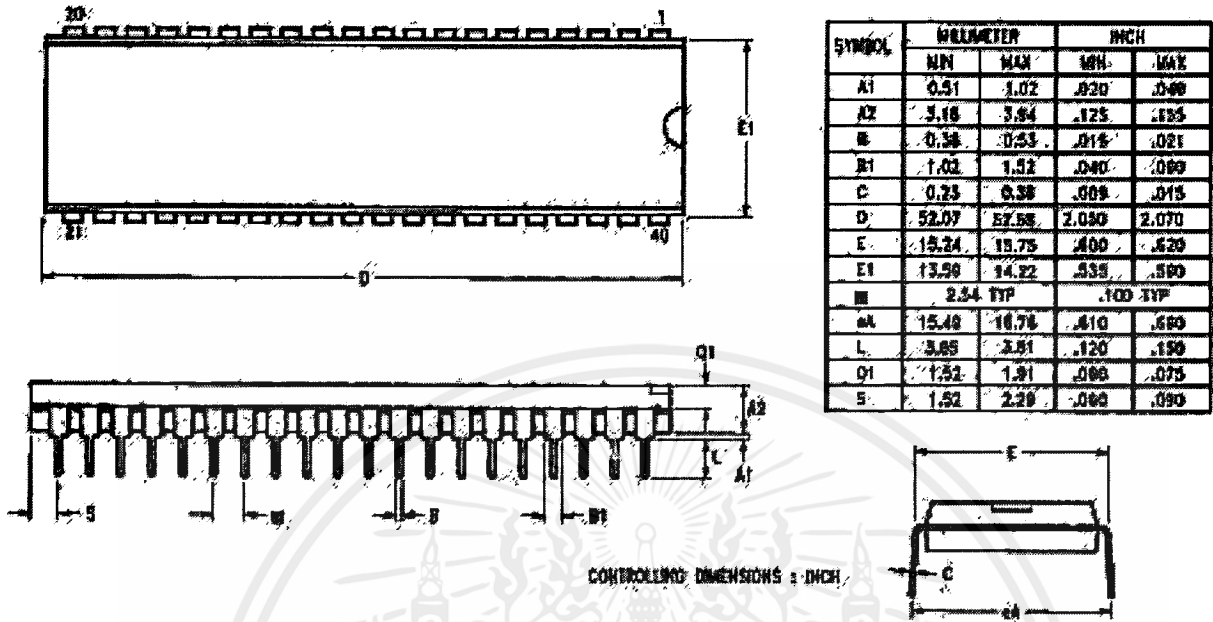


Figure 61. 40-Pin DIP Package Diagram

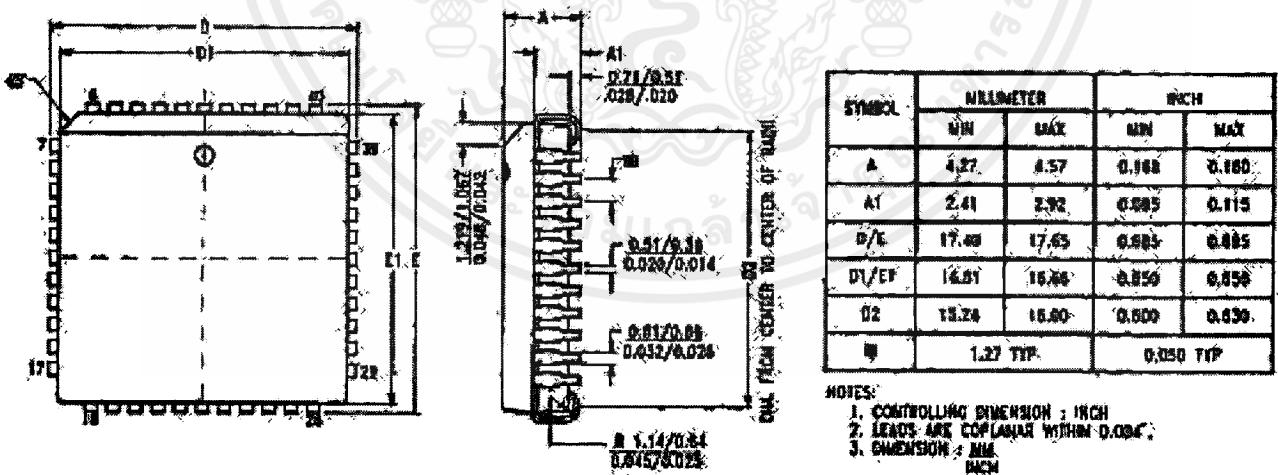


Figure 62. 44-Pin PLCC Package Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

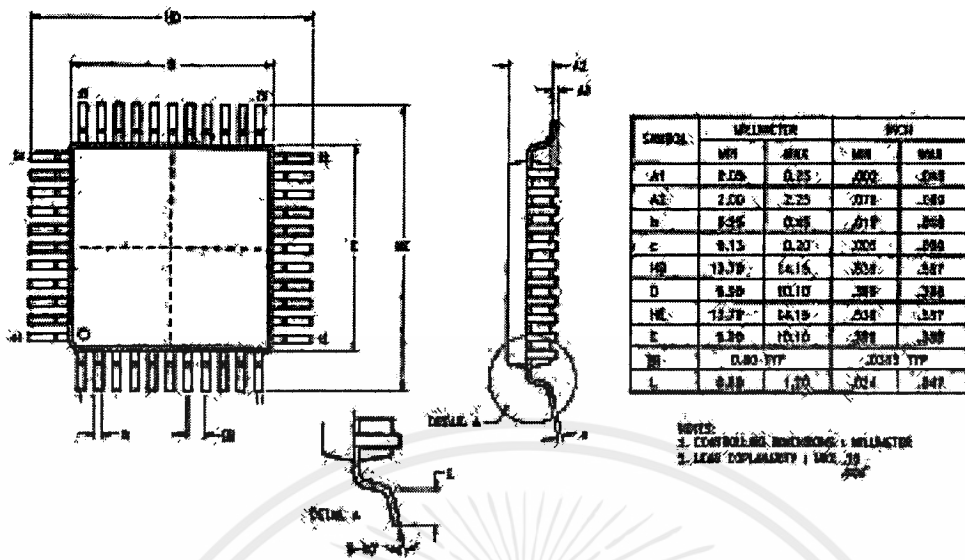


Figure 63. 44-Pin QFP Package Diagram

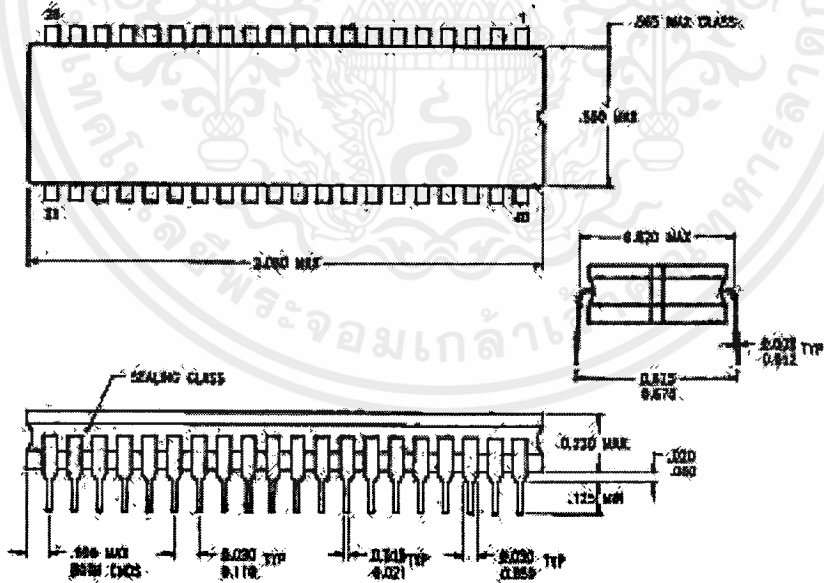


Figure 64. 40-Pin Cerdip Window Lid Package Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

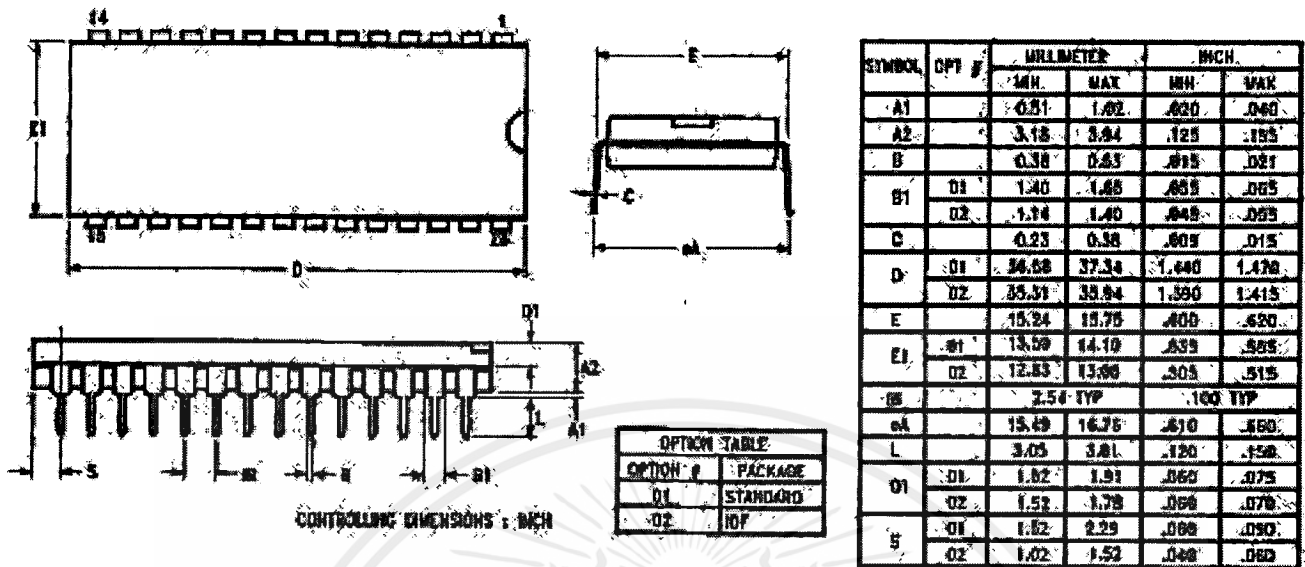


Figure 65. 28-Pin DIP Package Diagram

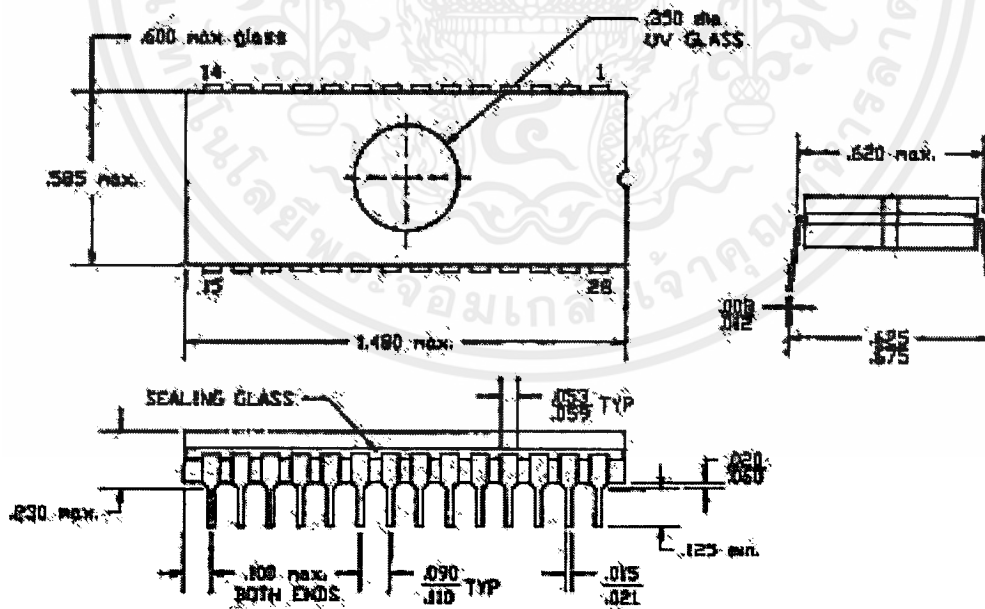


Figure 66. 28-Pin Window Cerdip Package Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

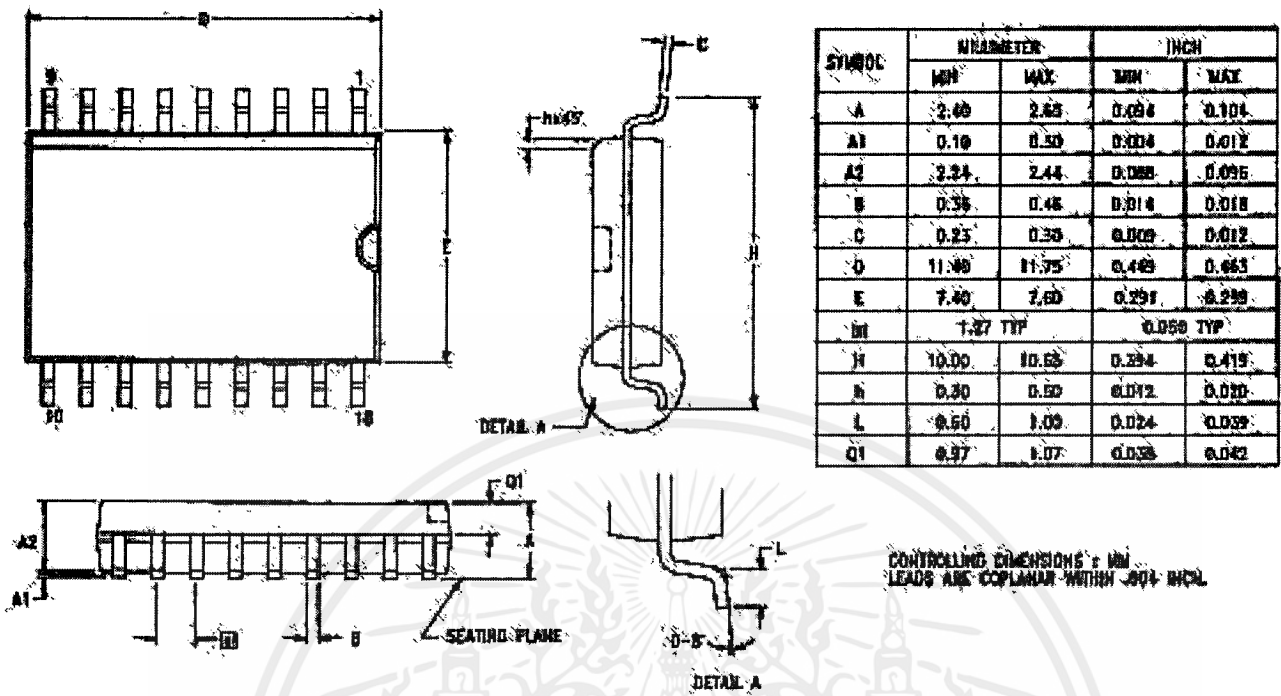


Figure 67. 18-Pin SOIC Package Diagram

ORDERING INFORMATION

Z86E40 (16 MHz)

40-Pin DIP	44-Pin PLCC	44-Pin QFP	40-Pin Cerdip Window Lid
Z86E4016PSC	Z86E4016VSC	Z86E4016FSC	Z86E4016ESE
Z86E4016PEC	Z86E4016VEC	Z86E4016FEC	Z86E4016ESE

Z86E30 (16 MHz)

28-Pin DIP	28-Pin Cerdip Window Lid
Z86E3016PSC	Z86E3016ESE
Z96E3016PEC	Z86E3016SSC
	Z86E3016SEC

Z86E31 (16 MHz)

28-Pin DIP	28-Pin Cerdip Window Lid
Z86E3116PSC	Z86E3116SSC

For fast results, contact your local Zilog sales office for assistance in ordering the part desired.

Package

P = Plastic DIP

V = Plastic Chip Carrier

F = Plastic Quad Flat Pack

K = Cerdip Window Lid

Temperature

S = 0 °C to +70 °C

E = -40 °C to +105 °C

Speed

16 = 16 MHz

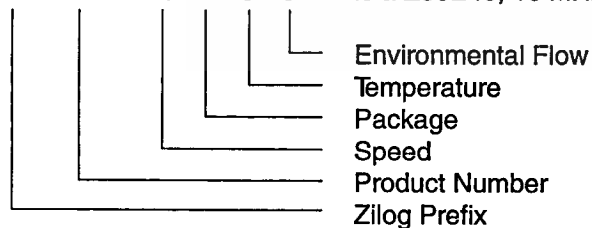
Environmental

C = Plastic Standard

E = Hermetic Standard

Example:

Z 86E40 16 P S C is a Z86E40, 16 MHz, DIP, 0°C to +70°C, Plastic Standard Flow



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



© 1997 by Zilog, Inc. All rights reserved. No part of this document may be copied or reproduced in any form or by any means without the prior written consent of Zilog, Inc. The information in this document is subject to change without notice. Devices sold by Zilog, Inc. are covered by warranty and patent indemnification provisions appearing in Zilog, Inc. Terms and Conditions of Sale only. Zilog, Inc. makes no warranty, express, statutory, implied or by description, regarding the information set forth herein or regarding the freedom of the described devices from intellectual property infringement. Zilog, Inc. makes no warranty of merchantability or fitness for any purpose. Zilog, Inc. shall not be responsible for any errors that may appear in this document. Zilog, Inc. makes no commitment to update or keep current the information contained in this document.

Zilog's products are not authorized for use as critical components in life support devices or systems unless a specific written agreement pertaining to such intended use is executed between the customer and Zilog prior to use. Life support devices or systems are those which are intended for surgical implantation into the body, or which sustains life whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.

Zilog, Inc. 210 East Hacienda Ave.
Campbell, CA 95008-6600
Telephone (408) 370-8000
FAX 408 370-8056
Internet: <http://www.zilog.com>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเอกสารนี้โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำ DS97Z8X0500

6-Pin DIP Optoisolators Triac Driver Output

These devices consist of gallium arsenide infrared emitting diodes optically coupled to a monolithic silicon detector performing the function of a Zero Voltage Crossing bilateral triac driver.

They are designed for use with a triac in the interface of logic systems to equipment powered from 240 Vac lines, such as solid-state relays, industrial controls, motors, solenoids and consumer appliances, etc.

- Simplifies Logic Control of 240 Vac Power
- Zero Voltage Crossing
- High Breakdown Voltage: $V_{DRM} = 400$ V Min
- High Isolation Voltage: $V_{ISO} = 7500$ V Guaranteed
- Small, Economical, 6-Pin DIP Package
- dv/dt of 2000 V/ μ s Typ, 1000 V/ μ s Guaranteed
- UL Recognized, File No. E54915
- VDE approved per standard 0883/6.80 (Certificate number 41853), with additional approval to DIN IEC380/VDE0806, IEC435/VDE0805, IEC65/VDE0860, VDE0110b, covering all other standards with equal or less stringent requirements, including IEC204/VDE0113, VDE0160, VDE0832, VDE0833, etc.
- Special lead form available (add suffix "T" to part number) which satisfies VDE0883/6.80 requirement for 8 mm minimum creepage distance between input and output solder pads.
- Various lead form options available. Consult "Optoisolator Lead Form Options" data sheet for details.

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
--------	--------	-------	------

INFRARED EMITTING DIODE

Reverse Voltage	V_R	6	Volts
Forward Current — Continuous	I_F	60	mA
Total Power Dissipation ($\mu T_A = 25^\circ\text{C}$ Negligible Power in Output Driver Derate above 25°C)	P_D	120	mW
		1.41	mW/ $^\circ\text{C}$

OUTPUT DRIVER

Off-State Output Terminal Voltage	V_{DRM}	400	Volts
Peak Repetitive Surge Current ($PW = 100 \mu\text{s}$, 120 pps)	I_{TSM}	1	A
Total Power Dissipation ($\mu T_A = 25^\circ\text{C}$ Derate above 25°C)	P_D	150	mW
		1.76	mW/ $^\circ\text{C}$

TOTAL DEVICE

Isolation Surge Voltage (1) (Peak ac Voltage, 60 Hz, 1 Second Duration)	V_{ISO}	7500	Vac
Total Power Dissipation ($\mu T_A = 25^\circ\text{C}$ Derate above 25°C)	P_D	250	mW
		2.94	mW/ $^\circ\text{C}$
Junction Temperature Range	T_J	-40 to +100	$^\circ\text{C}$
Ambient Operating Temperature Range	T_A	-40 to +85	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-40 to +150	$^\circ\text{C}$
Soldering Temperature (10 s)	—	260	$^\circ\text{C}$

(1) Isolation surge voltage, V_{ISO} , is an internal device dielectric breakdown rating. For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.

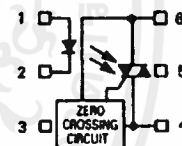
MOC3041
MOC3042
MOC3043

6-PIN DIP
OPTOISOLATORS
TRIAC DRIVER OUTPUT
400 VOLTS



CASE 730A-02
PLASTIC

COUPLER SCHEMATIC



1. ANODE
2. CATHODE
3. NC
4. MAIN TERMINAL
5. SUBSTRATE
DO NOT CONNECT
6. MAIN TERMINAL

MOC3041, MOC3042, MOC3043

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
INPUT LED					
Reverse Leakage Current ($V_R = 6\text{ V}$)	I_R	—	0.05	100	μA
Forward Voltage ($I_F = 30\text{ mA}$)	V_F	—	1.3	1.5	Volts
OUTPUT DETECTOR ($I_F = 0$ unless otherwise noted)					
Leakage with LED Off, Either Direction (Rated V_{DRM} , Note 1)	I_{DRM1}	—	2	100	nA
Peak On-State Voltage, Either Direction ($I_{TM} = 100\text{ mA Peak}$)	V_{TM}	—	1.8	3	Volts
Critical Rate of Rise of Off-State Voltage (Note 3)	dv/dt	1000	2000	—	$\text{V}/\mu\text{s}$
COUPLED					
LED Trigger Current, Current Required to Latch Output (Main Terminal Voltage = 3 V, Note 2)	I_{FT}	—	—	15 10 5	mA
	MOC3041	—	—	15	mA
	MOC3042	—	—	10	mA
	MOC3043	—	—	5	mA
Holding Current, Either Direction	I_H	—	100	—	μA
Isolation Voltage ($f = 60\text{ Hz}$, $t = 1\text{ sec}$)	V_{ISO}	7500	—	—	Vac(pk)
ZERO CROSSING					
Inhibit Voltage ($I_F = \text{Rated } I_{FT}$, MT1-MT2 Voltage above which device will not trigger.)	V_{IH}	—	5	20	Volts
Leakage in Inhibited State ($I_F = \text{Rated } I_{FT}$, Rated V_{DRM} , Off State)	I_{DRM2}	—	—	500	μA

- Notes: 1. Test voltage must be applied within dv/dt rating.
 2. All devices are guaranteed to trigger at an I_F value less than or equal to max I_{FT} . Therefore, recommended operating I_F lies between max I_{FT} (15 mA for MOC3041, 10 mA for MOC3042, 5 mA for MOC3043) and absolute max I_F (60 mA).
 3. This is static dv/dt . See Figure 7 for test circuit. Commutating dv/dt is a function of the load-driving thyristors only.

TYPICAL ELECTRICAL CHARACTERISTICS

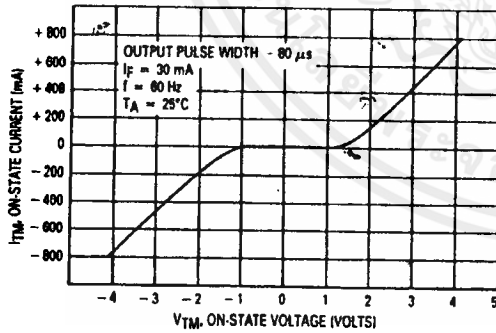


Figure 1. On-State Characteristics

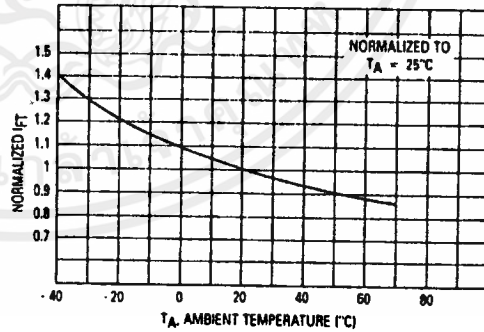


Figure 2. Trigger Current versus Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3041, MOC3042, MOC3043

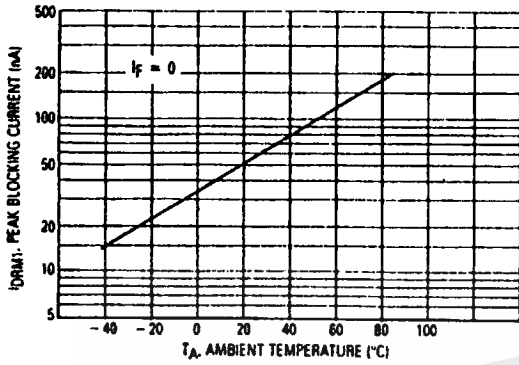


Figure 3. IDRM1, Peak Blocking Current versus Temperature

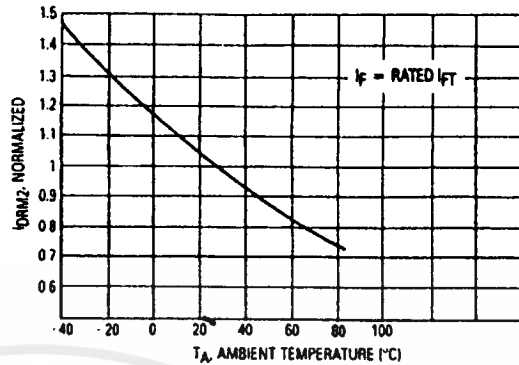


Figure 4. IDRM2, Leakage in Inhibit State versus Temperature

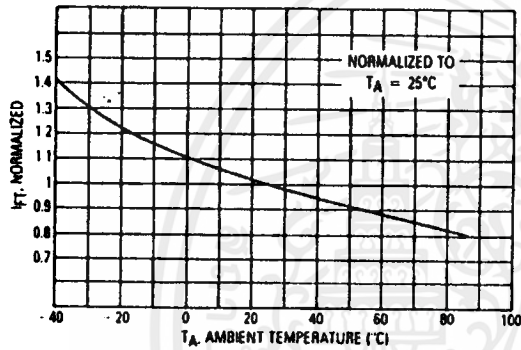


Figure 5. Trigger Current versus Temperature

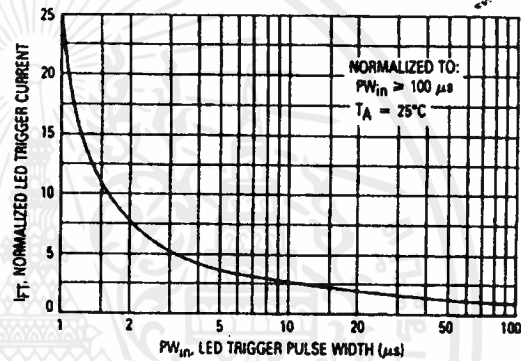
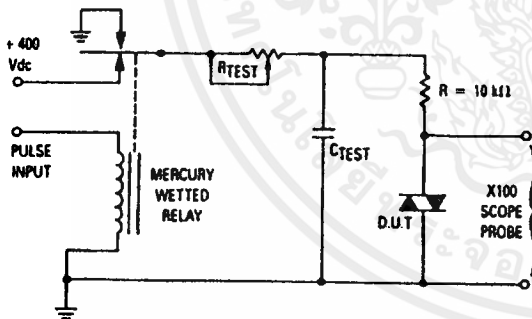
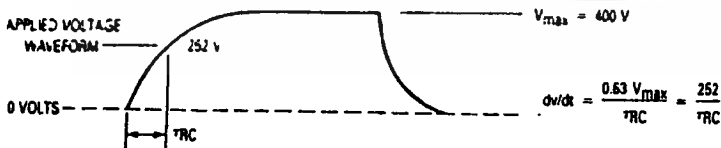


Figure 6. LED Current Required to Trigger versus LED Pulse Width

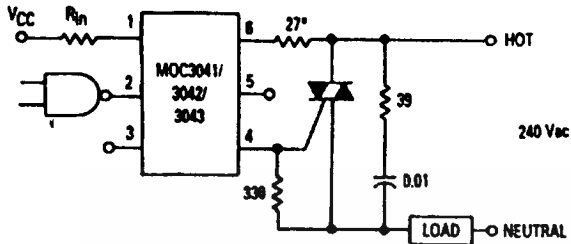


1. The mercury wetted relay provides a high speed repeated pulse to the D.U.T.
2. 100x scope probes are used, to allow high speeds and voltages.
3. The worst-case condition for static dv/dt is established by triggering the D.U.T. with a normal LED input current, then removing the current. The variable R_{TEST} allows the dv/dt to be gradually increased until the D.U.T. continues to trigger in response to the applied voltage pulse, even after the LED current has been removed. The dv/dt is then decreased until the D.U.T. stops triggering. τ_{RC} is measured at this point and recorded.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOC3041, MOC3042, MOC3043

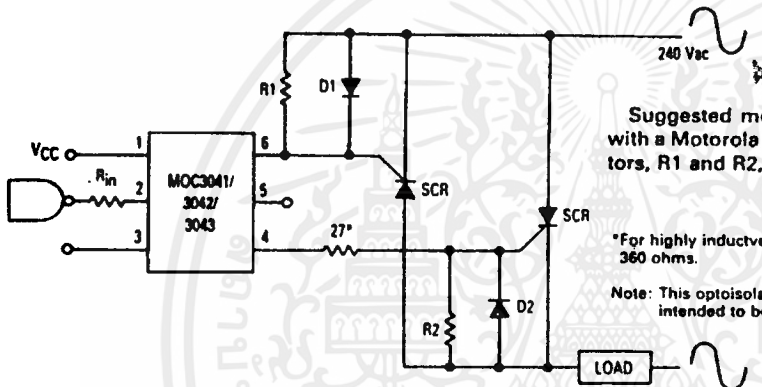


Typical circuit for use when hot line switching is required. In this circuit the "hot" side of the line is switched and the load connected to the cold or neutral side. The load may be connected to either the neutral or hot line.

R_{in} is calculated so that I_f is equal to the rated I_{FT} of the part, 5 mA for the MOC3043, 10 mA for the MOC3042, or 15 mA for the MOC3041. The 39 ohm resistor and 0.01 μ F capacitor are for snubbing of the triac and may or may not be necessary depending upon the particular triac and load used.

*For highly inductive loads (power factor < 0.5), change this value to 360 ohms.

Figure 8. Hot-Line Switching Application Circuit



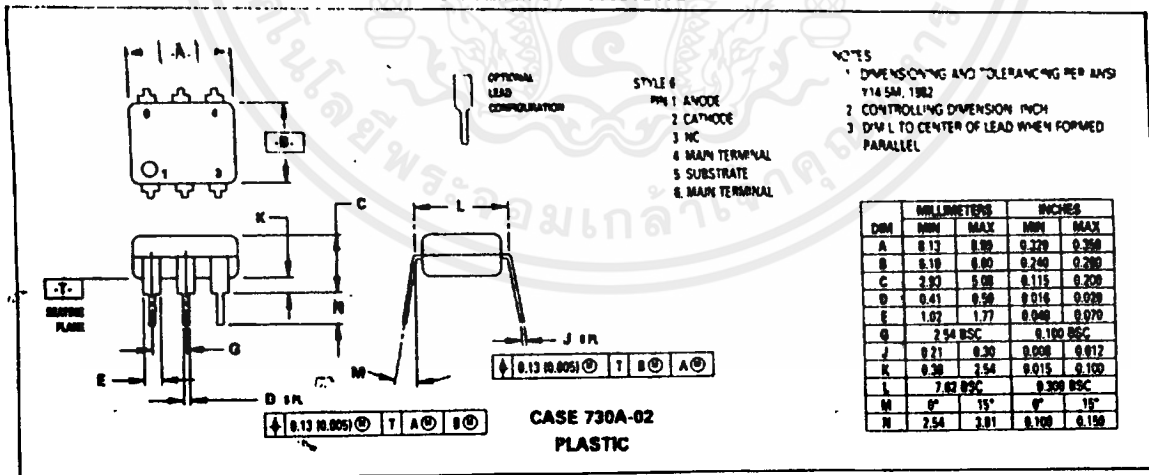
Suggested method of firing two, back-to-back SCR's, with a Motorola triac driver. Diodes can be 1N4001; resistors, R1 and R2, are optional 330 ohms.

*For highly inductive loads (power factor < 0.5), change this value to 360 ohms.

Note: This optoisolator should not be used to drive a load directly. It is intended to be a trigger device only.

Figure 9. Inverse-Parallel SCR Driver Circuit

OUTLINE DIMENSIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PAL[®] C20 Series

Reprogrammable CMOS PALC 16L8, 16R8, 16R6, 16R4

— 100% programming and functional testing

Features

- CMOS EPROM technology for reprogrammability
- High performance at quarter power
 - $t_{PD} = 25 \text{ ns}$
 - $t_S = 20 \text{ ns}$
 - $t_{CO} = 15 \text{ ns}$
 - $I_{CC} = 45 \text{ mA}$
- High performance at military temperature
 - $t_{PD} = 20 \text{ ns}$
 - $t_S = 20 \text{ ns}$
 - $t_{CO} = 15 \text{ ns}$
 - $I_{CC} = 70 \text{ mA}$
- Commercial and military temperature range
- High reliability
 - Proven EPROM technology
 - >1500V input protection from electrostatic discharge
 - 100% AC and DC tested
 - 10% power supply tolerances
 - High noise immunity
 - Security feature prevents pattern duplication

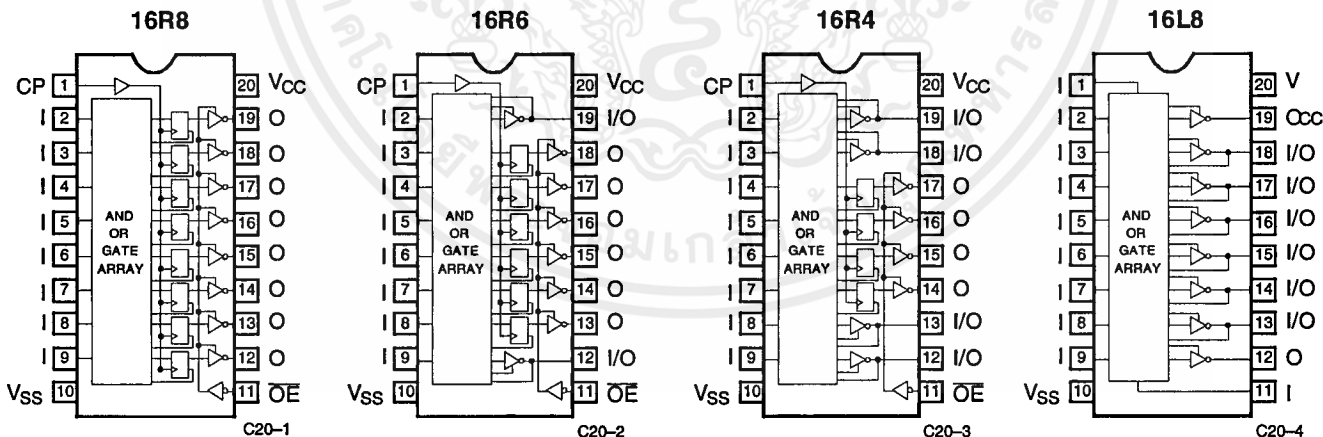
Functional Description

Cypress PALC20 Series devices are high-speed electrically programmable and UV-erasable logic devices produced in a proprietary N-well CMOS EPROM process. These devices utilize a sum-of-products (AND-OR) structure providing users with the ability to program custom logic functions serving unique requirements.

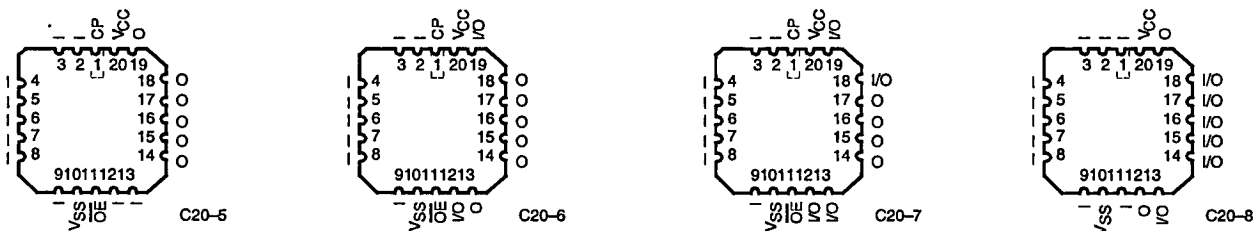
PALs are offered in 20-pin plastic and ceramic DIP, plastic SOJ, and ceramic LCC packages. The ceramic package can be equipped with an erasure window; when exposed to UV light, the PAL is erased and can then be reprogrammed.

Before programming, AND gates or product terms are connected via EPROM cells to both true and complement inputs. Programming an EPROM cell disconnects an input term from a product term. Selective programming of these cells allows a specific logic function to be implemented in a PALC device. PALC devices are supplied in four functional configurations designated 16R8, 16R6, 16R4, and 16L8. These 8 devices have potentially 16 inputs and 8 outputs configurable by the user. Output configurations of 8 registers, 8 combinatorial, 6 registers and 2 combinatorial as well as 4 registers and 4 combinatorial are provided by the 4 functional variations of the product family.

Logic Symbols and DIP and SOJ Pinouts



LCC Pinouts



PAL is a registered trademark of Advanced Micro Devices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

PLD Menu

Advanced
Micro
Devices

HIGHLIGHTS

- PCI-Compliant Devices
- New 44-Pin TQFP Package Offering
- Bus-Friendly Inputs and I/Os
- New MACH Performance Plus Architecture
- 5 Volt, In-circuit Programming with JTAG PLDs
- New 24-Pin SSOP Package Offerings

MACH (Macro Array CMOS High-Density) Family [1]

(See MACH Performance Architecture devices on back page)

Family	Part Number	Package	Technology	I/Ps	I/Os	Buried Cells	PTs per O/P	Features	Com'l		Ind		I _{CC} mA					
									t _{PD} ns	f _{MAX} MHz	t _{PD} ns	f _{MAX} MHz						
MACH 1	MACH111-5	44J	EE CMOS	6	32	-	0-12	-	5	142.8	-	-	40					
	MACH111-7	44J, V							7.5	100	-	-	90					
	MACH111-10								10	80	-	-	90					
	MACH111-12								12	66.7	-	-	95					
	MACH111-15	84J							15	50	-	-	95					
	MACH111-20								20	40	-	-	95					
MACH131-7	84J	6	64	-	-	7.5	100	-	-	90								
MACH131-10		10	80			-	-	90										
MACH131-12		12	66.7			-	-	90										
MACH131-15	84J	15	50	-	-	90												
MACH131-20		20	40	-	-	90												
MACH 2	MACH211-7	44J, V	EE CMOS	32	32	-	0-16	-	7.5	95	-	-	40					
	MACH211-10								10	77	-	-	40					
	MACH211-12								12	66.7	-	-	40					
	MACH211-15	44J							15	50	-	-	40					
	MACH211-20								20	40	-	-	40					
	MACH221-7	44J							8	48	48	-	-	7.5	100	-	-	70
	MACH221-10								10	80	-			-	70			
	MACH221-12								12	67	-			-	70			
	MACH221-15								15	50	-			-	70			
	MACH221-20								20	40	-			-	70			
MACH231-7	84J	64	64	-	-	7.5	95	-	-	135								
MACH231-10		10	77			-	-	135										
MACH231-12		12	66.7			-	-	135										
MACH231-15	84J	15	50	-	-	135												
MACH231-20		20	40	-	-	135												
MACH 3	MACH355-15	144Y	EE CMOS	6	96	-	0-20	-	15	50	-	-	225					
	MACH355-20								20	40	-	-	225					
MACH 4	MACH435-12	84J	EE CMOS	6	64	64 Buried and 64 Input Cells	0-20	-	12	66.7	-	-	255					
	MACH435-15								15	50	-	-	255					
	MACH435-20								20	40	-	-	255					
	MACH435Q-20								20	40	-	-	115					
	MACH435Q-25								25	31.3	-	-	115					
	MACH445-12	100Y							12	66.7	-	-	255					
	MACH445-15								15	50	-	-	255					
	MACH445-20								20	40	-	-	255					
	MACH465-12	208Y							14	128	128 Buried and 128 Input Cells	-	-	12	66.7	-	-	285
	MACH465-15								15	50	-			-	285			
MACH465-20	20		40	-	-	285												

1. Part numbers in BOLD print are new products planned for upcoming release. Contact AMD for the latest information.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

July 1995

Universal PAL Devices

Family	Part Number	Package	Technology	I/Ps	I/Os	PTs per O/P	Features	Com'l		Ind		I _{CC} mA		
								t _{PD} ns	f _{MAX} MHz	t _{PD} ns	f _{MAX} MHz			
16V8	PALCE16V8H-5	20J	EE CMOS	8	8	8	GAL Device Equivalent	5	142.8	—	—	125		
	PALCE16V8H-7	20P, J						7.5	100	—	—	115		
	PALCE16V8H-10 PALCE16V8H-15 PALCE16V8H-25 PALCE16V8Q-10	20P, S, J						10	66.7	10	66.7	115		
								15	45.5	15	45.5	90		
								25	37	25	37	90		
								10	66.7	—	—	55		
	PALCE16V8Q-15 PALCE16V8Q-20 PALCE16V8Q-25	20P, J						15	45.5	15	45.5	55		
								—	—	20	41.6	65		
								25	37	25	37	55		
	PALCE16V8Z-12 PALCE16V8Z-15 PALCE16V8Z-25							Zero-Power		—	—	12	62.5	0.030
15			50	15	50	0.015								
25			33.3	25	33.3	0.015								
PALLV16V8-10		3.3 V		10	71.4	—	—	55						
PALLV16V8Z-20		3.3 V Zero-Power		—	—	20	40	0.030						
20V8	PALCE20V8H-5	24S, 28J	EE CMOS	12	8	8	GAL Device Equivalent	5	142.8	—	—	125		
	PALCE20V8H-7 PALCE20V8H-10 PALCE20V8H-15 PALCE20V8H-25	24P, 28J						7.5	100	—	—	115		
								10	66.7	—	—	115		
								15	45.5	15	45.5	90		
								15	45.5	15	45.5	90		
	PALCE20V8Q-10	24P, S, 28J						10	66.7	—	—	55		
	PALCE20V8Q-15 PALCE20V8Q-20 PALCE20V8Q-25	24P, 28J						15	45.5	—	—	65		
								20	41.6	—	—	65		
								25	37	25	37	65		
	22V10	PAL22V10-7 PAL22V10-10 PAL22V10-15 AmPAL22V10A						24P, 28J	TTL	12	10	8-16	Varied Term Distribution	7.5
10			71	—	—	180								
15			50	—	—	180								
25			28.5	—	—	180								
PALCE22V10H-5		28J	EE CMOS	12	10	8-16	Varied Term Distribution	5	142.8	—	—	125		
								7.5	100	—	—	115		
PALCE22V10H-7		24P, 28J	EE CMOS	12	10	8-16	Varied Term Distribution	10	83.3	10	83.3	120		
PALCE22V10H-10		24P, S, Z, 28J						15	50	15	50	90		
PALCE22V10H-15		24P, Z, 28J	EE CMOS	12	10	8-16	Varied Term Distribution	Bus-Friendly Inputs and I/Os		25	33.3	25	33.3	90
PALCE22V10H-20		24P, 28J						—	—	20	41.6	130		
PALCE22V10H-25		24P, S, 28P	EE CMOS	12	10	8-16	Varied Term Distribution	Bus-Friendly Inputs and I/Os		25	33.3	25	33.3	90
PALCE22V10Q-10 PALCE22V10Q-15		24P, 28J						10	83.3	—	—	55		
PALCE22V10Q-25				EE CMOS	12	10	8-16	Varied Term Distribution	Bus-Friendly Inputs and I/Os		15	50	15	50
		15							50	—	—	55		
PALCE22V10Z-15		24P, 28J	EE CMOS	12	10	8-16	Varied Term Distribution	Zero Power		—	—	15	50	0.030
PALCE22V10Z-25		24P, S, 28J						25	33.3	25	33.3	0.030		
PALLV22V10-7 PALLV22V10-10 PALLV22V10-15	24P, 28J	EE CMOS	12	10	8-16	Varied Term Distribution	3.3 V		7.5	100	—	—	75	
							10	88.3	—	—	55			
							15	50	—	—	55			
PALLV22V10Z-25	24P, S, 28J	EE CMOS	12	10	8-16	Varied Term Distribution	3.3 V, Zero Power		—	—	25	33.3	0.030	
							15	45.5	—	—	115			
24V10	PALCE24V10H-25	28P, J	EE CMOS	14	10	8	28-Pin, GAL-Type	25	37	—	—	115		
								15	45.5	—	—	115		
26V12	PALCE26V12H-7 PALCE26V12H-10 PALCE26V12H-15	28P, J	EE CMOS	14	12	8-16	Advanced 22V10 Macrocell, Bus-Friendly Inputs and I/Os	7.5	105.3	7.5	105.3	115		
								10	71.4	10	71.4	115		
								15	50	15	50	105		
	PALCE26V12H-20							20	40	20	40	105		
29M16	PALCE29M16H-25	24P, 28J	EE CMOS	5	16	8-16	Advanced Macrocell	25	28.5	—	—	100		

Asynchronous PAL Devices

Family	Part Number	Package	Technology	I/Ps	I/Os	PTs per O/P	Features	Com'l		Ind		I _{CC} mA
								t _{PD} ns	f _{MAX} MHz	t _{PD} ns	f _{MAX} MHz	
610	PALCE610H-15 PALCE610H-25	24P, 28J	EE CMOS	4	16	8	J-K F/Fs, Programmable CLK	15	45.5	—	—	90
								25	37	—	—	90
20RA10	PALCE20RA10H-7	28J	EE CMOS	10	10	4	Programmable CLK	7.5	100	7.5	100	100
								10	76.9	10	76.9	100
	15	52.6						15	52.6	100		
	20	37						20	37	90		
29MA16	PALCE29MA16H-25	24P, 28J	EE CMOS	5	16	4-12	Prog. CLK, Adv. Macrocell	25	28.5	—	—	100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Standard PAL Devices

Family	Part Number	Package	Technology	I/Ps	I/Os	O/Ps	PTs per O/P	Com'l		
								t _{PD} ns	f _{MAX} MHz	I _{CC} mA
16R8	PAL16L8-4 PAL16R8-4 PAL16R6-4 PAL16R4-4	28J	TTL	10 8 8 8	6 Comb - 2 Comb 4 Comb	2 Comb 8 Reg 6 Reg 4 Reg	7 8 7, 8 7, 8	4.5	125	210
	PAL16L8-5 PAL16R8-5 PAL16R6-5 PAL16R4-5	28P, J		5	117	210				
	PAL16L8-7 PAL16R8-7 PAL16R6-7 PAL16R4-7	20P, J		7.5	74	180				
	PAL16L8D/2 PAL16R8D/2 PAL16R6D/2 PAL16R4D/2	20P, J		10	58.8	180				
	PAL16L8B PAL16R8B PAL16R6B PAL16R4B	20N, J, NL		15	37	180				
	PAL16L8B-2 PAL16R8B-2 PAL16R6B-2 PAL16R4B-2	20N, J, NL		25	25	90				
	PAL16L8A PAL16R8A PAL16R6A PAL16R4A	20N, J, NL		25	25	180				
	PAL16L8B-4 PAL16R8B-4 PAL16R6B-4 PAL16R4B-4	20N, J, NL		35	16	55				
	20R8	PAL20L8-5 PAL20R8-5 PAL20R6-5 PAL20R4-5		20P, 28J	TTL	14 12 12 12	6 Comb - 2 Comb 4 Comb	2 Comb 8 Reg 6 Reg 4 Reg	7 8 7, 8 7, 8	5
PAL20L8-7 PAL20R8-7 PAL20R6-7 PAL20R4-7		24P, 28J	7.5	74		210				
PAL20L8-10/2 PAL20R8-10/2 PAL20R6-10/2 PAL20R4-10/2		24P, 28J	10	55.5		210				
PAL20L8B PAL20R8B PAL20R6B PAL20R4B		24NS, 28NL	15	37		210				
PAL20L8B-2 PAL20R8B-2 PAL20R6B-2 PAL20R4B-2		24NS, 28NL	25	25		105				
PAL20L8A PAL20R8A PAL20R6A PAL20R4A		24NS, 28NL	25	25		210				
18P8		AmPAL18P8B AmPAL18P8AL AmPAL18P8A AmPAL18P8L	20P, J	TTL		10	8	8	8	15 25 25 35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MACH (Macro Array CMOS High-Density) Family

Family	Part Number	Package	Technology	I/Ps	I/Os	Buried Cells	PTs per O/P	Features	Com'l		Ind		I _{CC} mA						
									t _{PD} ns	f _{MAX} MHz	t _{PD} ns	f _{MAX} MHz							
MACH 1	MACH110-12	44J	EE CMOS	6	32	-	0-12	PCI Compliant	12	67	14	53.5	95						
	MACH110-15								15	50	18	40	95						
	MACH110-20	20		40	24				32	95									
	MACH120-12	68J		8	48				12	66.7	-	-	85						
	MACH120-15			15	50				18	40	85								
MACH120-20	20	40	24	32	85														
MACH130-15	84J	6	64	15	50	18	40	190											
MACH130-20				20	40	24	32	190											
MACH 2 <i>Performance Architecture</i>	MACH210A-7	44J, V	EE CMOS	6	32	32	0-16	PCI Compliant	7.5	100	-	-	130						
	MACH210A-10								10	80	12	64	135						
	MACH210A-12								12	67	14	53	120						
	MACH210-15	44J							15	50	18	40	120						
	MACH210-20								20	40	24	32	120						
	MACH210AQ-12								12	56	-	-	45						
	MACH210AQ-15								15	50	18	40	45						
	MACH210AQ-20								20	40	24	32	45						
	MACHLV210-12	68J							8	48	48	-	-	PCI Compliant	12	59	-	-	45
	MACHLV210-15														15	50	18	40	60
	MACHLV210-20														20	38.5	24	30.5	60
	MACH220-10	84J							6	64	64	10	77	-	-	205			
MACH220-12	12		67	14	53	205													
MACH220-15	15		50	18	40	205													
MACH220-20	20		40	24	32	205													
MACH230-10	84J	6	64	64	10	77	-	-	235										
MACH230-15					15	50	18	40	235										
MACH230-20					20	40	24	32	235										
MACH 2 Sync/Async	MACH215-12	44J	EE CMOS	6	32	32 Input Cells	0-12		12	52.6	14	42	95						
	MACH215-15								15	41.7	18	33	95						
	MACH215-20								20	33.3	24	26.5	95						

Package Designators/Markings [1]

AMD	MMI	Package	AMD	MMI	Package
P	N	Plastic DIP	-	NL	PLCC 28-Pin non-JEDEC
P	NS	Plastic SKINNYDIP®	J	FN	PLCC 28-Pin JEDEC
Z	-	Shrink Small Outline Package	J	-	PLCC
S	-	Small-Outline (SOIC)	V	-	44-Pin Thin Quad Flatpack
J	NL	PLCC-20-Pin	Y	-	Plastic Quad Flatpack

1. "MMI marked" devices are those that have an MMI logo marking and were produced by Monolithic Memories, Inc. before the companies merged.

Advanced Micro Devices, Inc. One AMD Place, P.O. Box 3453, Sunnyvale, CA 94088-3453, USA
 Tel: (408) 732-2400 • TWX: 910-339-9280 • TELEX: 34-6306 • TOLL FREE: (800) 538-8450

APPLICATIONS HOTLINE & LITERATURE ORDERING USA: (408) 749-5703 • JAPAN: (03) 3346-7600 • UK & EUROPE: 44-(0) 256-811101
 TOLL FREE USA: (800) 222-9323 • FRANCE: 0590-8621 • GERMANY: 0130-813875 • ITALY: 1678-77224 • http://www.amd.com

Advanced Micro Devices reserves the right to make changes in its product without notice in order to improve design or performance characteristics. The performance characteristics listed in this document are guaranteed by specific tests, guard banding, design and other practices common to the industry. For specific testing details, contact your local AMD sales representative. The company assumes no responsibility for the use of any circuits described herein.

AMD, the AMD logo, MACH, PAL, and SKINNYDIP are registered trademarks and of Advanced Micro Devices. Product names used in this publication are for identification purposes only and may be trademarks of their respective companies.

© 1995 Advanced Micro Devices, Inc. เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่น

102530 ไม่วารณมีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
 TL-24M - 7/95



RECYCLED & RECYCLABLE