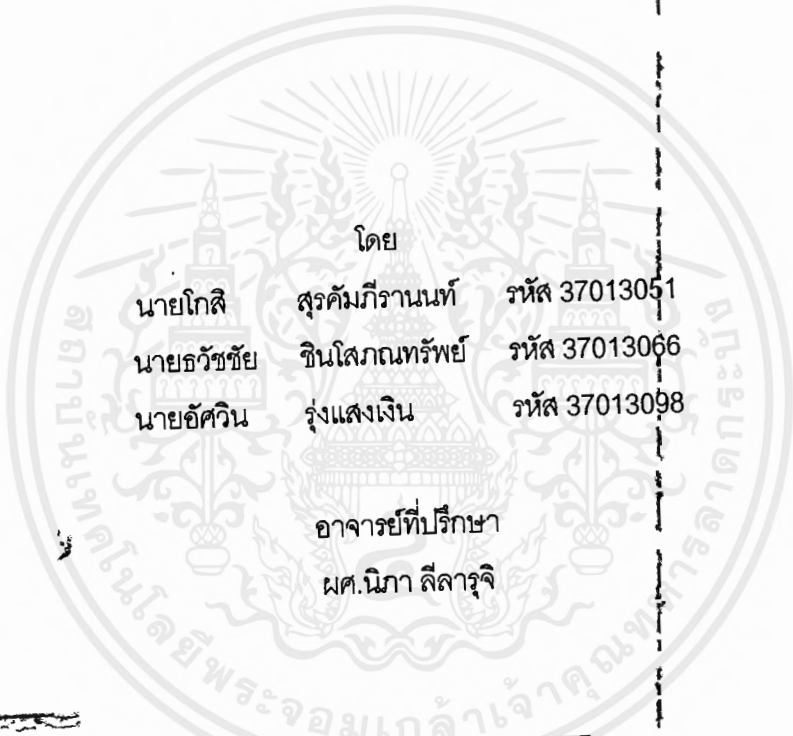




การวัดกำเนิดความถี่และนับความถี่  
FUNCTION GENERATOR AND FREQUENCY COUNTER CARD



โดย  
 นายโกศล สุวคัมภีรานนท์ รหัส 37013051  
 นายธวัชชัย ชินโสภณทรัพย์ รหัส 37013066  
 นายอัศวิน รุ่งแสงเงิน รหัส 37013098  
 อาจารย์ที่ปรึกษา  
 ผศ.นิภา สีสารุจ

วัน เดือน ปี 18 ส.ค. 25๖๐  
 เลขทะเบียน ๐37307  
 เลขเรียกหนังสือ T 39๐18 ก 9๖๖ ก

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต  
 สาขาวิศวกรรมโทรคมนาคม  
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
 ปีการศึกษา 2539

ปริญญาบัตรปีการศึกษา 2539

ภาควิชาวิศวกรรมโทรคมนาคม

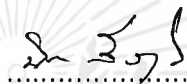
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การดําเนินความถี่และนับความถี่

Function Generator and Frequency Counter Card

ผู้จัดทำ

นายโกสิ สุวคัมภีรานนท์	รหัส	37013051
นายธวัชชัย ชินโสภณทรัพย์	รหัส	37013066
นายอัศวิน รุ่งแสงเงิน	รหัส	37013098



อาจารย์ที่ปรึกษา

( ผศ.นิภา สีสารุจิ )



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญูให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวัดกำเนิดความถี่และเครื่องนับความถี่  
FUNCTION GENERATOR AND FREQUENCY COUNTER CARD

โดย	นายโกสิ	สุรคัมภีรานนท์	37013051
	นายธวัชชัย	ชินโสภณทรัพย์	37013066
	นายอัศวิน	รุ่งแสงเงิน	37013098
	อาจารย์ที่ปรึกษา	ผศ.นิภา ลีลาจุ	

บทคัดย่อ

โครงการนี้เป็นการประยุกต์เอาวงจรเครื่องนับความถี่กับวงจรกำเนิดความถี่มารวมอยู่ในการ์ดเดียวกันโดยเสียบในสล็อตแบบ ISA แล้วควบคุมการทำงานโดยใช้คอมพิวเตอร์แบบส่วนบุคคล (Personal Computer) ส่วนโปรแกรมการทำงานหรือซอฟต์แวร์ถูกเขียนขึ้นด้วยภาษา C++ และทำงานบนแพลตฟอร์มวินโดวส์ ซึ่งเป็นระบบปฏิบัติการที่นิยมใช้งานในขณะนี้เนื่องจากการติดต่อกับผู้ใช้ด้วยภาพสัญลักษณ์ (Graphic User Interface) โดยการกดสามารถสั่งงานด้วยคีย์บอร์ดและเมาส์ทางหน้าจอคอมพิวเตอร์ทำให้สะดวกในการใช้งานโปรแกรมมากขึ้น

การวัดกำเนิดความถี่ที่ได้ทำขึ้นมานั้นจะแบ่งออกเป็นส่วนใหญ่ๆ สองส่วน โดยในส่วนของเครื่องกำเนิดความถี่นั้นสามารถกำเนิดความถี่ได้ 3 รูปสัญญาณ คือ สัญญาณสี่เหลี่ยม สัญญาณสามเหลี่ยม และสัญญาณรูปซายน์ โดยการเลือกปุ่มบนหน้าจอคอมพิวเตอร์ และส่วนของเครื่องนับความถี่นั้นจะสามารถนับความถี่ได้ตั้งแต่ 1 Hz ถึง 256 MHz โดยแสดงผลของความถี่ที่วัดได้บนหน้าจอคอมพิวเตอร์เช่นเดียวกัน

ABSTRACT

This project report is an application of a frequency counter and a function generator in one card and push on ISA slot. It is controlled by personal computer(PC).The operating program is written by C++ and display on window platform which are popular operation system because it can communicate between user and PC by graphic user interface (GUI) .This card can order with keyboard or mouse in order to the convenient to using .

According to the card, it is divided two parts.The first is a function generator that is able to generate the frequency for all of signals are square, triangle and sine waves.They can be selected on monitor. Another part is frequency counter that can count frequency since 1 Hz to 256 MHz and displays on monitor either.

สารบัญ

		หน้าที่
	สารบัญรูปภาพ	
	สารบัญตาราง	
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีและหลักการ	3
	— D/A CONVERTER	3
	— Binary - Weghted Resistor D/A	4
	— Ladder Network D/A	6
	— หลักการเบื้องต้นของ DAC 1200	7
	— หลักการเบื้องต้นของ ICL 8038	10
	— วงจร Attenuator ปรับแรงดันเอาท์พุท	17
	— หลักการและเทคนิคที่สำคัญทางดิจิตอลในการวัดความถี่	22
	— เครื่องวัดความถี่	23
	— ปริสเกลเลอร์	23
	— สัญญาณต่างบนสล๊อตเครื่อง IBM/PC	26
บทที่ 3	การคำนวณและการสร้าง	29
	— การออกแบบฟังก์ชันเจนเนอเรเตอร์	29
	— การออกแบบวงจรขั้วรีเลย์	32
	— การออกแบบวงจรมัลติเพลกเซอร์	33
	— การออกแบบโปรแกรมควบคุมระบบ	35
บทที่ 4	การทดลองและผลการทดลอง	38
	— ขั้นตอนการทดลอง	38
บทที่ 5	การใช้งานและติดตั้ง	55
	— การติดตั้งการ์ดกำเนิดความถี่และนับความถี่	55
	— การติดตั้งโปรแกรมใช้งาน	55
	— การใช้งานการ์ดกำเนิดความถี่และนับความถี่	55
บทที่ 6	สรุปและวิจารณ์	57
	— สรุปการทดลองเครื่องกำเนิดความถี่	57
	— สรุปการทดลองเครื่องนับความถี่	57

## สารบัญรูปภาพ

	หน้าที่
รูปที่ 2.1 แสดงความละเอียดทางด้านเอ๊าท์พุท	3
รูปที่ 2.2 แสดงวงจรไบนารีเวท DAC	5
รูปที่ 2.3 แสดงวงจรของไบนารีแลดเดอร์ DAC	6
รูปที่ 2.4 แสดงโมโนโทนิค DAC	7
รูปที่ 2.5 แสดงตำแหน่งขาใช้งานของไอซี DAC 1200	9
รูปที่ 2.6 แสดงการปรับแต่ง Offset และ Full - Scale	10
รูปที่ 2.7 แสดงตำแหน่งขาต่างๆ ของ ICL 8038	11
รูปที่ 2.8 แสดงบล็อกไดอะแกรม ของ ICL 8038	12
รูปที่ 2.9 แสดงรูปสัญญาณพื้นฐานที่ได้จากวงจรกำเนิดสัญญาณ	13
รูปที่ 2.10 แสดงการต่อความต้านทานภายนอกเพื่อเลือกค่าของเวลา	15
รูปที่ 2.11 แสดงการต่อวงจรกำเนิดสัญญาณชายน์เวฟที่มีการผิดเพี้ยนต่ำ	16
รูปที่ 2.12 แสดงวงจรพื้นฐานของ Attenuator	17
รูปที่ 2.13 แสดงวงจรควบคุมการแบ่งแรงดัน	17
รูปที่ 2.14 แสดงวงจรการปรับค่าของ Rt	18
รูปที่ 2.15 แสดงวงจร Attenuator	19
รูปที่ 2.16 แสดงกราฟค่าความต้านทานที่สลับเปลี่ยนต่างๆ	19
รูปที่ 2.17 แสดงค่าระดับแรงดัน	20
รูปที่ 2.18 แสดงค่าสลับเปลี่ยนดิจิตอล	20
รูปที่ 2.19 แสดงค่าระดับแรงดันที่จุดต่างๆ	21
รูปที่ 2.20 แสดงกราฟของการลดทอนสัญญาณ	22
รูปที่ 2.21 แสดงบล็อกไดอะแกรมแสดงการทำงานของเครื่องวัดความถี่พื้นฐาน	22
รูปที่ 2.22 แสดงรูปร่างและขาไอซีปริสเกลเลอร์เบอร์ SP 4632	24
รูปที่ 2.23 แสดงวงจรภายในของไอซี SP 4632	24
รูปที่ 2.24 แสดงวงจรหาร 64 ของไอซี SP 4632	25
รูปที่ 2.25 แสดงการนำเอาไอซี SP 4632 มาใช้เป็นวงจรปริสเกลเลอร์	25
รูปที่ 2.26 แสดงสัญญาณต่างๆ บนสล๊อตของคอมพิวเตอร์พีซี	28
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของระบบ	29
รูปที่ 3.2 แสดงวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อก	29
รูปที่ 3.3 แสดงการเชื่อมต่อ DAC 1200 ให้ทำงานในโหมดไบโไฟลาร์	30
รูปที่ 3.4 แสดงวงจรค่าบิทอินพุทที่เป็น Zero ของ DAC 1200	30

	หน้าที่
รูปที่ 3.5 แสดงวงจรกำเนิดความถี่ของ ICL 8038	31
รูปที่ 3.6 แสดงวงจรขั้วปรีเลย์ที่ใช้ทรานซิสเตอร์เบอร์ 2SC1815	32
รูปที่ 3.7 แสดงบล็อกไดอะแกรมของวงจรฐานเวลา	33
รูปที่ 3.8 แสดงโหม่งไดอะแกรมของวงจรมับความถี่	34
รูปที่ 3.9 แสดงวงจรมับ	35
รูปที่ 3.10 แสดงผังการทำงานในส่วนของซอร์ฟแวร์	36
รูปที่ 3.11 แสดงวงจรรวม	37
รูปที่ 4.1 แสดงวงจรกำเนิดความถี่ที่ใช้ทำการทดลอง	38
รูปที่ 4.2 แสดงการวัดกำเนิดความถี่และนับความถี่	39
รูปที่ 4.3 แสดงรูปสัญญาณสี่เหลี่ยมและสัญญาณชายน้ความถี่ 102 Hz	40
รูปที่ 4.4 แสดงผลทางหน้าจอของสัญญาณชายน้ความถี่ 102 Hz	40
รูปที่ 4.5 แสดงรูปสัญญาณสามเหลี่ยมและสัญญาณชายน้ความถี่ 1.05 kHz	41
รูปที่ 4.6 แสดงรูปสัญญาณสี่เหลี่ยมและสัญญาณชายน้ความถี่ 1.044 kHz	41
รูปที่ 4.7 แสดงผลทางหน้าจอของสัญญาณชายน้ความถี่ 1.056 kHz	42
รูปที่ 4.8 แสดงรูปสัญญาณสามเหลี่ยมและสัญญาณชายน้ความถี่ 9.615 kHz	42
รูปที่ 4.9 แสดงรูปสัญญาณสี่เหลี่ยมและสัญญาณชายน้ความถี่ 9.506 kHz	43
รูปที่ 4.10 แสดงผลทางหน้าจอของสัญญาณชายน้ความถี่ 9.524 kHz	43
รูปที่ 4.11 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 10 Hz	44
รูปที่ 4.12 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 102 Hz	45
รูปที่ 4.13 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 503 Hz	46
รูปที่ 4.14 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 1033 Hz	47
รูปที่ 4.15 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 10070 Hz	48
รูปที่ 4.16 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 75770 Hz	49
รูปที่ 4.17 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 10 kHz	50
รูปที่ 4.18 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 100 kHz	50
รูปที่ 4.19 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 105.185 kHz	51
รูปที่ 4.20 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 209.562 kHz	52
รูปที่ 4.21 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 1 MHz	53
รูปที่ 4.22 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 15 MHz	53
รูปที่ 4.23 แสดงการเปรียบเทียบสัญญาณเมื่อไม่มีการลดทอนสัญญาณ	54
รูปที่ 4.24 แสดงการเปรียบเทียบสัญญาณเมื่อไม่มีการลดทอนสัญญาณมากสุด	54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

		หน้าที่
ตารางที่ 2.1	แสดงระดับแรงดันอ้างอิงเมื่อมีหินพุทเปลี่ยนไป	10
ตารางที่ 2.2	แสดงสัญญาณต่างๆ บนสล็อตของซิสเต็มบอร์ด	26
ตารางที่ 4.1	แสดงการต่อหลอดวงจรกำเนิดความถี่	39
ตารางที่ 4.2	แสดงการผลิตความถี่สูงสุดต่ำสุด	39



## บทที่ 1

### บทนำ

ในปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์และคอมพิวเตอร์ได้มีการพัฒนาไปอย่างรวดเร็วทั้งทางด้าน ฮาร์ดแวร์(Hardware) และ ซอฟต์แวร์(Software) ซึ่งจะสามารถเห็นได้จากเครื่องมือหรืออุปกรณ์ ต่างๆ ล้วนแต่มีการใช้เทคนิคการควบคุมด้วยระบบดิจิทัลเกือบทั้งสิ้น

วิวัฒนาการของไมโครโปรเซสเซอร์ (Microprocessor) เป็นไปอย่างรวดเร็ว จากชิปที่ในยุค 80386 ที่มีความเร็วในการทำงานต่ำมีการอ้างอิงหน่วยความจำน้อย มาเป็นยุค 80486 ที่มีสถาปัตยกรรมที่ดีขึ้น โดยมีการใช้หน่วยความจำแบบแคช(Cache) และมีการใช้ตัวประมวลผลคณิตศาสตร์ ( Mach Co-Processor ) รวมอยู่บนชิปเพื่อเพิ่มประสิทธิภาพในการประมวลผลทศนิยม ในปัจจุบันเข้าสู่ยุคของ 586 (Pentium) ซึ่งมีจำนวนของทรานซิสเตอร์หลายล้านตัวลงบนชิปเดียว อีกทั้งที่โรงงานที่ผลิตและวิจัยออกแบบก็ได้เพิ่มพลังความสามารถในการประมวลผลของซีพียู (Central Processing Unit) ให้ใช้ชุดคำสั่งน้อยลงและสามารถทำงานได้หลายคำสั่ง (Pipe Line Instruction) ภายในหนึ่งรอบการทำงาน (Machine Cycle) แทนที่จะทำงานหนึ่งคำสั่งด้วยหลายรอบการทำงาน ซึ่งจะเป็นการเพิ่มความเร็วในการประมวลผล ตามคำสั่งโปรแกรมและยังสามารถที่จะกำหนดตำแหน่งของหน่วยความจำได้ขนาดใหญ่ขึ้น คอมพิวเตอร์เหล่านี้จะสามารถพบได้ในเครื่องระดับเดสทอป (Desktop PC) ซึ่งเป็นเครื่องมือสำคัญในการวิจัยและพัฒนาของวิศวกร นักวิทยาศาสตร์ สถาปนิก และในสำนักงานอื่น ๆ อีกหลายอาชีพ

ลักษณะโครงสร้างของเครื่องคอมพิวเตอร์เหล่านี้ จะประกอบด้วยไมโครโปรเซสเซอร์เป็นตัวประมวลผลกลาง หรือที่พักข้อมูลชั่วคราวของข้อมูลต่าง ๆ เรียกว่ารีจิสเตอร์ (register) ก่อนจะนำเอาข้อมูลเหล่านี้ไปประมวลผล นอกจากนี้ยังจะต้องมีอุปกรณ์ต่อพ่วงหรือชิปทำงานร่วมตัวอื่น ๆ อีก เช่น หน่วยความจำ หน่วยควบคุม I/O หน่วยกำเนิดฐานเวลา หน่วยนับเวลา เป็นต้น

ส่วนทางด้านของซอฟต์แวร์นั้นก็มีการพัฒนาไปมาก ในอดีตต้องใช้การพิมพ์คำสั่งเพื่อทำการประมวลผล (ระบบปฏิบัติการ DOS) แต่ในปัจจุบันได้ก้าวข้ามไปสู่ใช้รูปภาพสัญลักษณ์แทนการกระทำคำสั่ง อีกทั้งมีระบบการติดต่อกับผู้ใช้ที่ง่ายขึ้นในรูปของ GUI (Graphic User Interface) ซึ่งจะหาได้จากระบบปฏิบัติการ Window , System 7 ของ Macintosh , X-Window ใน Unix เป็นต้น

ในโรงงานเครื่องกำเนิดความถี่และนับความถี่ระบบคอมพิวเตอร์นี้ เป็นการนำเอาเครื่องคอมพิวเตอร์มาประยุกต์ใช้ควบคุมการผลิตคลื่นสัญญาณ การนับความถี่ และการแสดงผลออกทางหน้าจอคอมพิวเตอร์ อีกทั้งยังใช้เป็นอุปกรณ์รับข้อมูลควบคุมผ่านทางคีย์บอร์ดและ ม้าส์ด้วย

ในการติดต่อกับผู้ใช้งานนั้น เครื่องงานนี้ได้ออกแบบให้ง่ายต่อการใช้งาน โดยออกแบบให้การควบคุมการทำงานทุกอย่าง สามารถทำได้จากการใช้เมาส์และคีย์บอร์ดควบคุมจากจอภาพโดยตรง การรับความถี่ อินพุท และการผลิตรูปคลื่นสัญญาณ ออกภายนอก สามารถต่อออกทางด้านหลังเครื่องคอมพิวเตอร์ได้ทันที เนื่องจากได้ออกแบบแผ่นวงจรเป็นการ์ดเสียบลงในสล๊อตคอมพิวเตอร์ และมีการส่งงานการ์ดที่เสียบลงไป

ด้วยซอฟต์แวร์ที่เขียนขึ้นมาเพื่อรันบนระบบปฏิบัติการ (Operating System) ที่ใช้อยู่ให้สามารถควบคุมการทำงานได้ทางจอมอนิเตอร์ของคอมพิวเตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2 ทฤษฎีและหลักการ

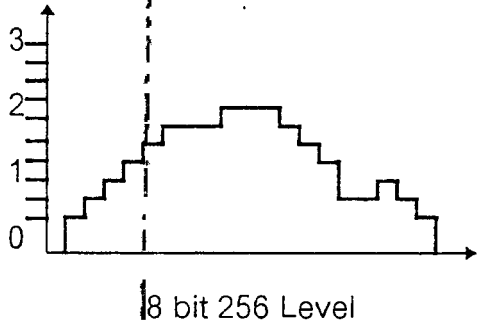
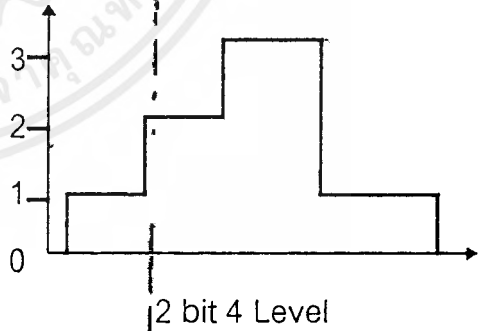
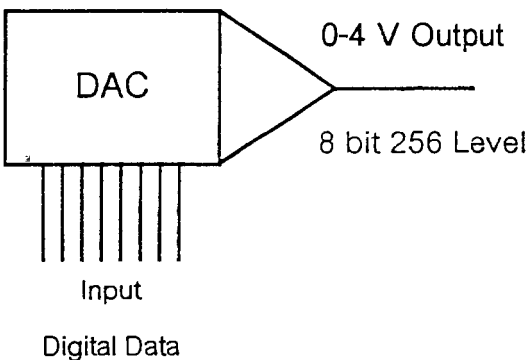
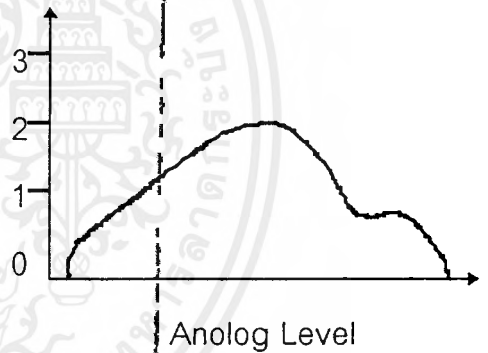
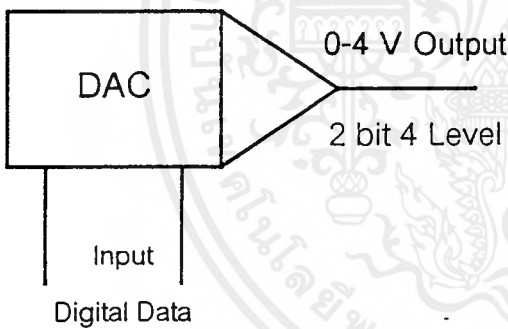
### 2.1 การแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (Digital to Analog Converter)

Digital to Analog Converter หรือ DAC เป็นตัวแปลงรหัสเลขฐานสองจากคอมพิวเตอร์ให้เป็นแรงดันอนาล็อกที่มีความสัมพันธ์กัน โดยตัว DAC สามารถนำไปใช้ขับอุปกรณ์ที่เป็นอนาล็อกได้ เช่น มิเตอร์, มอเตอร์, อุปกรณ์ควบคุม หรือวงจรที่เกี่ยวข้องกับสัญญาณเสียง เช่น เครื่องเล่นคอมแพคดิสก์นั้น ตัว DAC จะเปลี่ยนข้อมูลทีมนที่กเป็นสัญญาณดิจิทัลเป็นสัญญาณเสียงที่มีคุณภาพออกมา

ต่อไปเราจะพิจารณาแนวความคิดที่สำคัญของ DAC เริ่มจากความละเอียดของ DAC เราจะนิยามไว้เป็นระดับแรงดันในแต่ละขั้นที่เอาท์พุทสามารถผลิตออกมาได้ ซึ่งมีความสัมพันธ์โดยตรงต่อจำนวนบิตทางด้านอินพุตดังนี้

$$\text{จำนวนระดับแรงดันที่แตกต่างกัน} = 2^{\text{จำนวนบิต}}$$

เช่น DAC ขนาด 2 บิตจะมีค่าความต่างของระดับแรงดัน 4 ระดับดังรูป



ถ้ามีจำนวนบิตมากขึ้นเป็น 8บิต ก็จะสามารถสร้างระดับความต่างของแรงดันได้ละเอียดขึ้นเป็น 256 ระดับ ดังรูปซึ่งจะสามารถควบคุมแรงดันได้ละเอียดละ 4 / 256 = 0.0156 V.

ในโครงการนี้จะใช้ DAC ขนาด 12 บิต ซึ่งจะมีความสามารถให้ความละเอียดของสแต็ปแรงดันได้เท่ากับ  $2^{12}$  หรือ 4096 ระดับ ซึ่งจะทำให้กำหนดความถี่ที่จะสร้างขึ้นมาได้ละเอียดมากเพียงพอ

เรื่องที่จะต้องพิจารณาประการต่อมาคือ เวลาเข้าสู่สภาวะคงตัว (Setting Time) เวลาเข้าสู่สภาวะคงตัว เป็นค่าของเวลาที่ระดับแรงดันเอาต์พุตเข้าสู่สภาวะคงที่เมื่อรหัสทางอินพุตเปลี่ยนแปลงไป โดยปกติจะคิดที่สัญญาณทางเอาต์พุตคงที่ในช่วง  $\pm 0.5$  ของ LSB (Least Significant Bit) ของค่าที่คาดว่าจะจะเป็นหลังจากการรหัสไบนารีทางด้านอินพุตเปลี่ยนไปนั้น หมายความว่าในเงื่อนไขของการปฏิบัติงานจริงมีความสัมพันธ์กับค่าซึ่งเป็นอยู่ในขณะนั้นต่อ LSB ของมันเอง ถ้า DAC ขนาด 8 บิต จะมีช่วงแรงดันทางเอาต์พุตในช่วง 0 - 10 โวลต์ ดังนั้น LSB มีค่าเท่ากับ  $10/2^8$  เป็น 0.039 โวลต์ ครึ่งหนึ่งของค่า  $10/2^8$  เป็น 0.0195 โวลต์ ดังนั้นค่าเวลาที่ระดับแรงดันเอาต์พุตเข้าสู่สภาวะคงที่ควรจะเป็นค่าเวลาที่เอาต์พุตเพิ่มขึ้นถึง 0.0195 โวลต์ ของค่าระดับที่คาดหมายไว้ตามปกติค่าเวลาเข้าสู่สภาวะคงตัวมีค่าน้อยกว่า 10  $\mu$ S

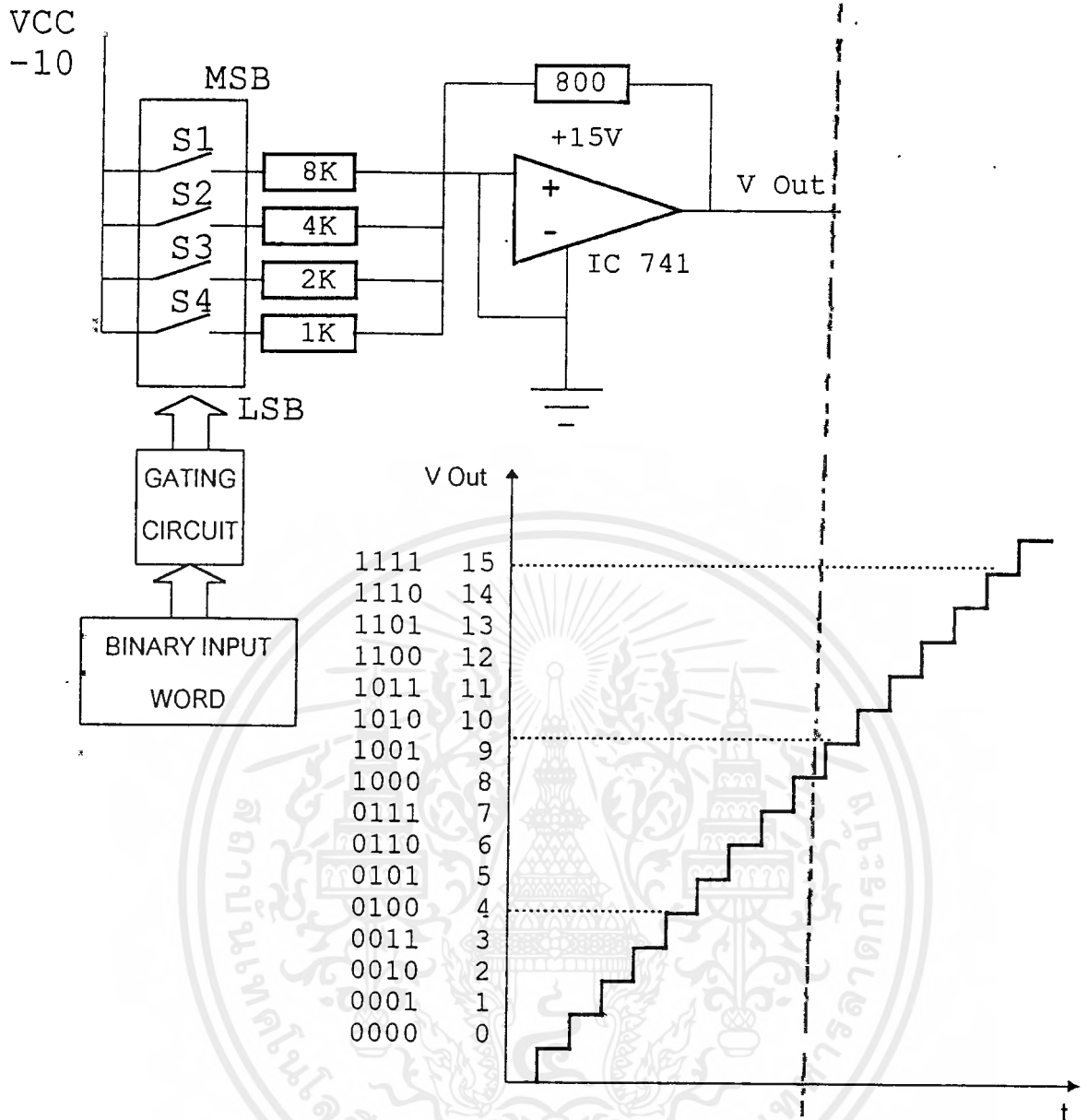
ค่าความแม่นยำเป็นแฟคเตอร์ที่สำคัญอีกตัวหนึ่งของ DAC ในเงื่อนไขปกติ ค่าความแม่นยำของ DAC คือ  $\pm$  ทุกๆตำแหน่งจาก 1/2 ถึง 2 ค่าของ LSB สำหรับ DAC ซึ่งมีค่าความแม่นยำ  $\pm 1$  ค่า LSB แรงดันเอาต์พุตสามารถเปลี่ยนแปลงไปในทาง + หรือ - ค่าของ 1 บิต ถ้า DAC มีแรงดันเอาต์พุตอยู่ในช่วง 0 ถึง 5 โวลต์ มีความละเอียดเท่ากับ 12 บิต LSB ควรจะเป็น  $5/2^{12}$  หรือ 0.00122 โวลต์ สำหรับทุก ค่าของรหัสไบนารีทางด้านเอาต์พุตอาจสูงหรือต่ำกว่าค่าที่คาดหมายไว้ 0.00122 โวลต์ ถ้า DAC ตัวเดียวกันมีค่าความแม่นยำเท่ากับ 1/2 ค่าความถูกต้อง LSB ค่าเอาต์พุตจะสามารถผิดพลาดไปได้  $\pm 0.00122/2$  หรือ  $\pm 0.00061$  โวลต์ ยิ่งค่าความแม่นยำน้อยเท่าไร ค่าความละเอียดก็จะมากขึ้นตาม และจะมีค่าใกล้เคียงกับค่าเอาต์พุตที่คาดไว้

หลายปีที่ผ่านมา ได้มีการค้นคิดพัฒนาวิธีการของการเปลี่ยน สัญญาณดิจิตอลไปเป็นสัญญาณอนาลอก ต่อไปเราจะกล่าวถึงหลักการสำคัญ ๆ ของวิธีเปลี่ยนสัญญาณดิจิตอลไปเป็นสัญญาณอนาลอก 2 วิธีคือ Binary Weighted และ Binary Ladder D/A

## 2.2 Binary - Weighted Resistor D/A

เทคนิคการจัดน้ำหนักของรหัสไบนารีเป็นวิธีที่ง่ายที่สุด และเก่าที่สุดของการแปลงดิจิตอล บิตเป็นสัญญาณอนาลอก วงจรของ Binary-Weighted Resistor D/A แสดงไว้ในรูปที่ 2.2

รหัสไบนารีจะถูกป้อนให้กับขาเกตของอนาลอกสวิตช์ เมื่อรหัสไบนารีเป็น 0000 ถูกป้อนให้ที่ขาเกตอนาลอกสวิตช์ทั้งหมดจะเปิดวงจร ดังนั้นจึงไม่มีแรงดันเอาต์พุตจ่ายให้กับออปแอมป์ เอาต์พุตจากออปแอมป์ จึงเป็นศูนย์ เมื่อรหัสไบนารีเป็น 0001 สวิตช์ S1 จะปิดลง และแรงดัน 10 โวลต์จะจ่ายให้กับ R1 เพราะว่าอินพุตของออปแอมป์จะมองได้ว่าเป็นกราวด์เสมือน (Virtual Ground) เป็นผลทำให้แรงดัน 10 โวลต์ ตกคร่อมตัวต้านทาน 8 กิโลโห์ม (R1) ซึ่งเป็นเหตุให้เกิดกระแส 1.25 mA (  $10 \text{ V} / 8000$ ) ไหลผ่าน



รูปที่ 2.2 แสดงวงจร Binary Weighted DAC และกราฟแสดงเอาต์พุตต่อสัญญาณดิจิตอลความถี่ต่ำตามป้อนกลับ ( $R_f$ ) ค่า 800 โอห์ม แรงดันตกคร่อม  $R_f$  ควรจะมีค่า  $800 \times 1.25 \text{ mA}$  หรือเท่ากับ 1 โวลต์

เมื่อรหัสไบนารีเปลี่ยนไปเป็น 0010  $S_2$  จะปิดวงจร ทำให้กระแส 2.5 A. ( $10V / 4000$ ) ไหลผ่าน  $R_2$  แรงดันตกคร่อม  $R_f$  มีค่าเท่ากับ  $800 \times 2.5 \text{ mA}$ . หรือ 2 โวลต์ รหัสไบนารี 0100 จะให้แรงดันเอาต์พุตเท่ากับ 4 โวลต์ และ ถ้ารหัสไบนารีเป็น 1000 แรงดันเอาต์พุตจะมีค่าเป็น 8 โวลต์ จะสังเกตได้ว่า รหัสทางอินพุตและค่าของ  $R_f$  มีผลต่อระดับแรงดันทางเอาต์พุต

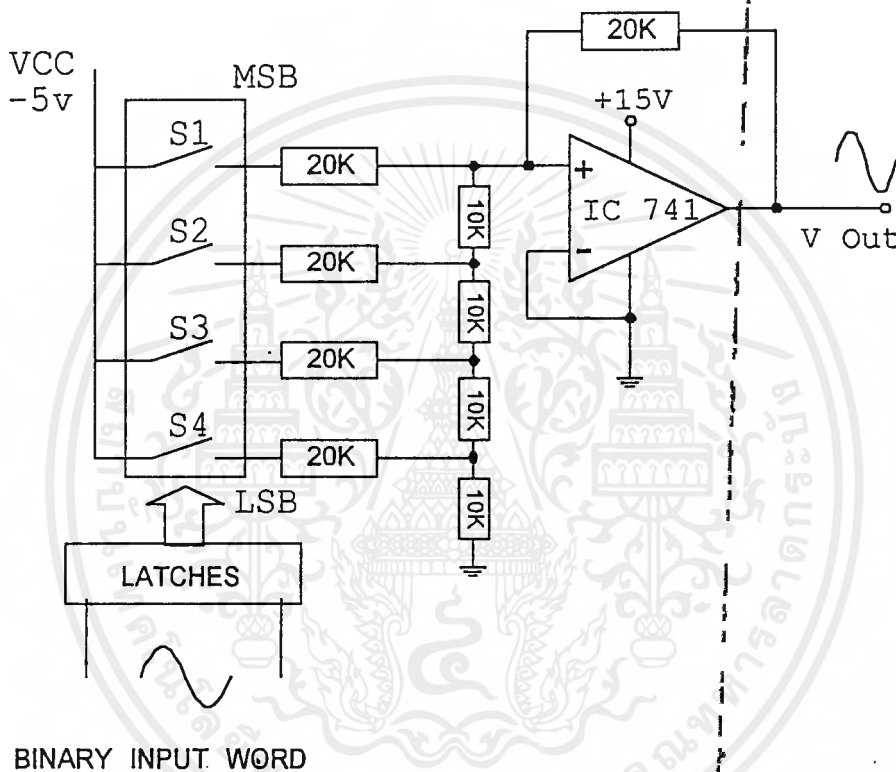
สวิตช์แต่ละตัวสามารถปิดวงจรพร้อมกันได้เมื่อทำการรวมกัน เพื่อสร้างสัญญาณอนาลอก ทางเอาต์พุตที่มีค่าจาก 0 ถึง 15 โวลต์ (0000 = 0 โวลต์ , 0111 = 7 โวลต์ , 1111 = 15 โวลต์) ในการเพิ่มขึ้น 1 โวลต์ ต่อ 1 ชั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถึงแม้ว่า Binary-Weighted Resistor DAC มีลักษณะวงจรที่ง่าย ๆ ตรงไปตรงมา แต่ไม่สะดวกในการนำไปใช้งานถ้าต้องการความละเอียดของ DAC มากกว่า 4 บิต เพราะว่าค่าของตัวต้านทานที่ใช้มีมากมายหลายค่าเกินไป ซึ่งต่างจากวิธี Ladder Network ที่ต้องการใช้ตัวต้านทานเพียง 2 ค่าเท่านั้น

### 2.3 Ladder Network D/A

เทคนิคแลตเตอร์เน็ตเวอร์ สามารถสร้างแรงดันตามค่าน้ำหนักของรหัสไบนารีโดยอาศัยความต้านทานเพียง 2 ค่าเท่านั้นที่จัดในลักษณะวงจรแบ่งแรงดัน หรือที่เรียกว่าไบนารี แลตเตอร์ (Binary Ladder) ดังแสดงในรูปที่ 2.3



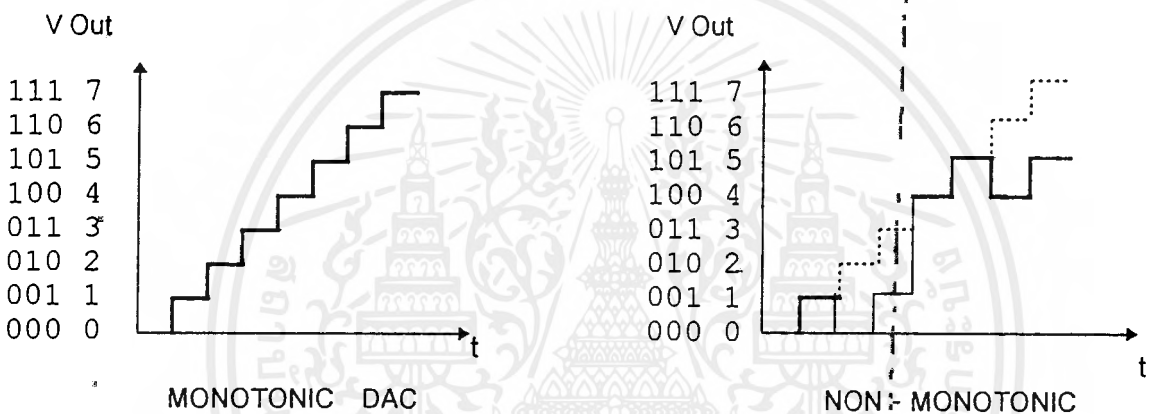
รูปที่ 2.3 แสดงวงจรของ Binary Ladder DAC

ถึงแม้ว่าวงจร DAC แบบแลตเตอร์เน็ตเวอร์นั้นดูแล้วค่อนข้างยาก แต่การทำงานของวงจรมีความคล้ายกันกับการทำงานของ Binary Weighted DAC (รูปที่ 2.2) เท่าที่ต่ออยู่ในลักษณะอนุกรมถูกใช้สำหรับขับอนาล็อกสวิตช์ เมื่อรหัสไบนารี 0000 ถูกส่งมายังเกท อนาล็อกสวิตช์ทั้งหมดจะเปิดออก ดังนั้นแรงดันเอาต์พุตที่ได้จากออปแอมป์จึงมีค่าเป็นศูนย์ สวิตช์ S<sub>1</sub> จะปิดลงเมื่อเกทที่ได้รับรหัสไบนารีเป็น 1000 เป็นผลให้เกิดแรงดันเอาต์พุต 5 โวลต์ ออกมาจากออปแอมป์ถ้ารหัสไบนารีเป็น 0010 สวิตช์ S<sub>3</sub> ก็จะปิดและจะทำให้เกิดแรงดัน 1.25 โวลต์ออกมาที่เอาต์พุต และสุดท้ายถ้าอินพุตเป็น 0001 สวิตช์ S<sub>4</sub> จะปิดลง ออปแอมป์จะให้แรงดันเอาต์พุตออกมา 0.0625 โวลต์ จะสังเกตได้ว่า แต่ละแรงดันเอาต์พุตอยู่ในรูปอันดับของไบนารีคือ เอาต์พุตสามารถเปลี่ยนจาก 0 ถึง 10 โวลต์ เพิ่มขึ้นขั้นละ 0.625 โวลต์ ( 24 หรือ 16 โวลต์ )

ข้อดีของแลตเตอร์เน็ตเวอร์ DAC คือ สามารถออกแบบได้ง่าย เนื่องจากใช้ความต้านทานเพียง 2 ค่าเท่านั้น และในทุกวันนี้บริษัทผู้ผลิต DAC เกือบทั้งหมดจะใช้เทคนิคแบบแลตเตอร์เน็ตเวอร์ในการผลิต DAC

วงจรไบนารีแลตเตอร์ มักจะมีความถูกต้องแม่นยำมากกว่าวงจร Binary Weighted เพราะว่าเราจะหาค่าความถูกต้องสองค่า ( เช่น 10 k หรือ 20 k ) ได้ง่ายกว่าค่าความต้านทานหลายๆ ค่าที่ใช้ในวงจร Binary Weighted DAC ไอซี DAC สำเร็จรูปที่นิยมใช้คือ เบอร์ DAC -08

ที่นี่เราจะอธิบายหลักการการทำงานของ DAC เราสามารถพิจารณารายละเอียดที่สำคัญที่สุดท้ายของ Monotonicity ตามที่ได้รู้มาแรงดันเอาต์พุตที่เป็นสัญญาณอนาลอกของ DAC จะเพิ่มขึ้นเป็นลำดับคล้ายกับการเพิ่มของรหัสไบนารีทางด้านอินพุตดังแสดงในรูปที่ 2.4



รูปที่ 2.4 Monotonic DAC จะมากขึ้นทุก ๆ ค่าของสัญญาณอนาลอกที่ถูกต้องต่อค่าของรหัสไบนารีทางอินพุต

ในทางอุดมคติแล้ว การเพิ่มขึ้นของสัญญาณอินพุตที่เป็นรหัสไบนารี จะเป็นเหตุให้เราสามารถหายและรู้แรงดันเอาต์พุตได้ในอุปกรณ์บางตัว ส่วนของการสวิทซ์ซิงและส่วนขยายสัญญาณไม่สามารถจ่ายกระแสไฟฟ้าภายใต้เงื่อนไขเหล่านั้นได้อย่างเพียงพอ จึงเป็นสาเหตุให้ DAC เกิดการ "Skip" หรือการกระโดดข้ามขั้นนั่นเอง การเกิด Skip นี้จะมีปัญหาน้อยในบิตนัยต่ำๆ แต่จะมีมากขึ้นเมื่อน้ำหนักของบิตเพิ่มขึ้น

#### 2.4 หลักการเบื้องต้นของไอซี DAC1200

ในโครงการนี้ใช้ไอซี DAC1200 สำหรับใช้แปลงสัญญาณจากดิจิตอลที่ได้แก่บิตข้อมูล 12 บิต มาแปลงเป็นสัญญาณอนาลอกเพื่อส่งให้เป็นแรงดันอินพุตของไอซีภาคกึ่งเวเนตความถี่ สำหรับใช้สวิตช์ความถี่ต่อไป ภายในไอซี DAC1200 นี้จะทำการคอนเวอร์ตดิจิตอล ไปเป็นอนาลอกที่มีความแม่นยำสูง และยังมีฟังก์ชันการทำงานที่สมบูรณ์สำหรับใช้ในการขยายกำลัง ในที่นี้ออกแบบวงจรสำหรับแบ่ง

กระแสในแต่ละเวกท์ที่เป็นวงจรความต้านทานต่อขนานกัน 12 ตัวเพื่อแบ่งแรงดันนั้น จะออกแบบให้มีการทำงานแบบแอมพลิฟายที่รวดเร็ว

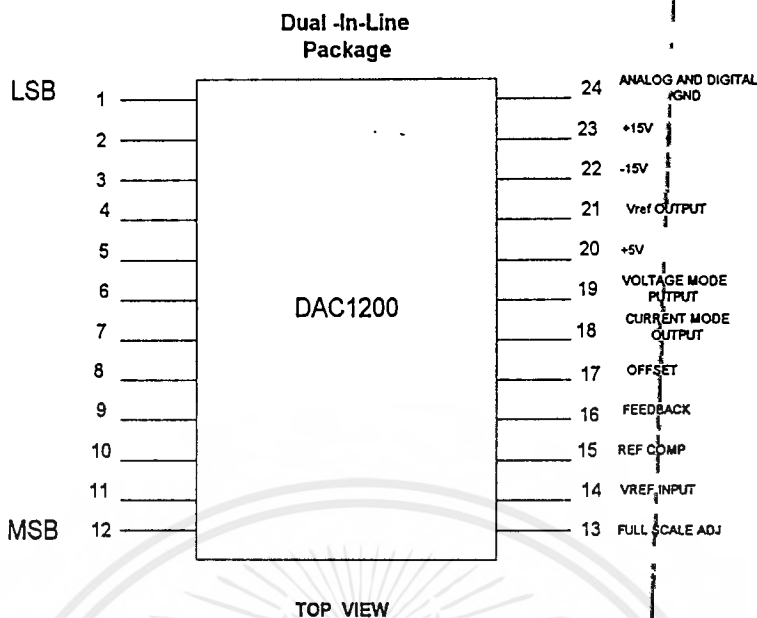
ค่าลอจิกอินพุตนั้นมีลักษณะเป็นไบนารีที่เป็นไปได้ทั้งลอจิก HIGH และ ลอจิก LOW โดยลอจิก LOW จะต้องมีค่าน้อยกว่าหรือเท่ากับ 0.8 V ซึ่งจะมีค่าเพียงพอที่จะทำให้บิตเกิดการ ON และลอจิก HIGH นั้นจะต้องมีค่ามากกว่าหรือเท่ากับ 2.0 V ซึ่งจะมีค่าเพียงพอที่จะทำให้บิตเกิดการ OFF โดยรูปแบบของเอาต์พุตนั้นอาจจะโปรแกรมให้เป็นไบโพลาร์ซึ่งมีค่าแรงดันอยู่ระหว่าง บวก ลบ 10 V หรือยูนิโพลาร์ ที่มีค่าแรงดันอยู่ระหว่าง 0 ถึง 10 V โดยมีการทำงานภายในโดยใช้การจ่ายกระแสให้แก่ความต้านทานที่ต่อขนานกันอยู่ สำหรับค่ากระแสนั้นจะทำงานที่ 0 ถึง 2 mA

#### 2.4.1 คุณสมบัติเด่นภายในตัวDAC1200

- มีวงจรการทำงานภายในที่สมบูรณ์
- มีเอาต์พุตเป็นกระแสและแรงดัน
- มาตรฐานของแรงดันไฟฟ้าที่จ่ายให้อยู่ระหว่าง บวก ลบ 15 V และ 5 V
- มีบัฟเฟอร์ที่ใช้อ้างอิงภายใน 10.24 V
- เอาต์พุต 0 ถึง 2 mA หรือ 0 ถึง 10 V สามารถเลือกได้โดยใช้ความต้านทานภายในและสเกลอื่น ๆ เมื่อใช้ความต้านทานภายนอก
- ความคงที่ของบิต LSB อยู่ที่บวก ลบ 1/2
- มีเวลาเซตติงใหม่ที่รวดเร็วมากโดยเท่ากับ 1.5  $\mu$ S ในโหมดกระแส และ 2.5  $\mu$ S ในโหมดแรงดันไฟฟ้า
- มีค่าสลัวเรทที่ 15 V/ $\mu$ S
- มีการทำงานที่เข้ากันได้กับ TTL และ CMOS
- มีบิตอินพุตสูงถึง 12 บิต

#### 2.4.2 อัตราสูงสุดที่ทนได้

แรงดันที่จ่ายบวกและ ลบ	18 V
โวลต์เตจของลอจิก	+10 V
โวลต์เตจของลอจิกอินพุต	-0.7V ถึง +18V
โวลต์เตจอินพุตอ้างอิง	-0V, +18V
กำลังที่กระจายออกมา	0.5 - 2 Watt



รูปที่ 2.5 แสดงตำแหน่งขาใช้งานของไอซี DAC1200

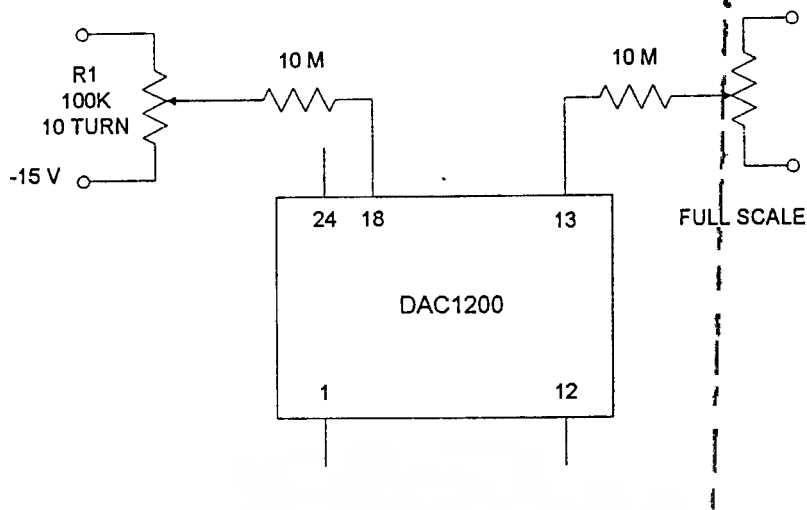
#### 2.4.3 ข้อมูลการนำไปใช้งาน

1. DAC1200 ได้รับการออกแบบมาเพื่อคอนเวอร์ทสัญญาณจากดิจิทัล 12 บิต ไปเป็นสัญญาณอนาลอก โดยสามารถทำการปรับแต่งได้จากอุปกรณ์ภายนอกและตัวผู้ใช้เอง เช่น ในแพ็คเกจที่เป็นบัพเฟอร์สำหรับอ้างอิง , ตัวขยายเอาต์พุตแบบ Offset nulled และกระแสในความต้านทานแต่ละบิต

2. แรงดันไฟฟ้าที่ DAC1200 จ่ายออกมามีความแม่นยำถึง 0.01 % และแรงดันไฟฟ้าบวก,ลบ 15 V จะต้องมีความคงที่เป็นบวก,ลบ 0.1 % แต่ก็ยังทำให้เกิดนอัสยที่น้อยกว่า 0.5 mVrms และฮัม ถ้าหากทำให้เกิดการสปีดที่ความเร็วสูงสุดจะต้องมีการใช้คาปาซิเตอร์ค่า 1 uF ชนิดแทนทาลัมต่อบายพาสที่เพาเวอร์ซัพพลายและค่า 0.01 uF ชนิดเซรามิคมาต่อแบบขนาน

3. การทำงานแบบขั้วเดียวและหลายขั้ว DAC1200 มีการทำงานแบบจ่ายแรงดันไฟฟ้าเป็นแบบขั้วเดียว (Unipolar) และหลายขั้ว (Bipolar) โดยการใช้ความต้านทานในการเลือก สำหรับในโครงการนี้เราเลือกใช้การทำงานแบบหลายขั้ว

4. Offset และ Full-scale เราสามารถทำการใช้งานได้ทั้งสองกรณีโดยมีความแม่นยำทั้งกรณี โดย Zero และ Full scale สามารถปรับแต่งได้จากภายนอกซึ่งทำงานได้ดีเช่นเดียวกัน



รูปที่ 2.6 แสดงการปรับแต่ง Offset และ Full-Scale ของ DAC1200

จากรูปค่า R1 จะยินยอมให้เกิดได้ที่ บวก, ลบ 7 mV Offset สำหรับกรณีของขั้วเดียวและบวก, ลบ 15 mV สำหรับกรณีหลายขั้ว ส่วน R2 จะยินยอมให้มีค่าบวก,ลบ 50 mV สำหรับ Full-Scale ค่าแรงดันอ้างอิงของแต่ละสแต็บที่บิตทางด้านอินพุตเปลี่ยนไปสามารถแสดงได้ดังนี้

ชนิดของ CODE	อินพุต CODE		สถานะเอาต์พุต	แรงดันเอาต์พุต Vref=10.240 V	กระแสเอาต์พุต
	MSB	LSB			
ไบนารีแบบขั้วเดียว	0000	0000 0000	Full-scale	+10.2375 V	2.475 mA
	1111	1111 1110	1 LSB ON	+2.500 mV	0.500 uA
	1111	1111 1111	Zero Scale	Zero	Zero
ไบนารีแบบหลายขั้ว	0000	0000 0000	Full-scale	+10.235 V	+1.0235 mA
	0111	1111 1111	Half Full-scale	-0.000 V	0.000 mA
	1111	1111 1110	1 LSB ON	-10.235 V	-1.0235 mA
	1111	1111 1111	Zero Scale	-10.240 V	-1.0240 mA

ตารางที่ 2.1 แสดงระดับแรงดันอ้างอิงเมื่อบิตอินพุตเปลี่ยนไป

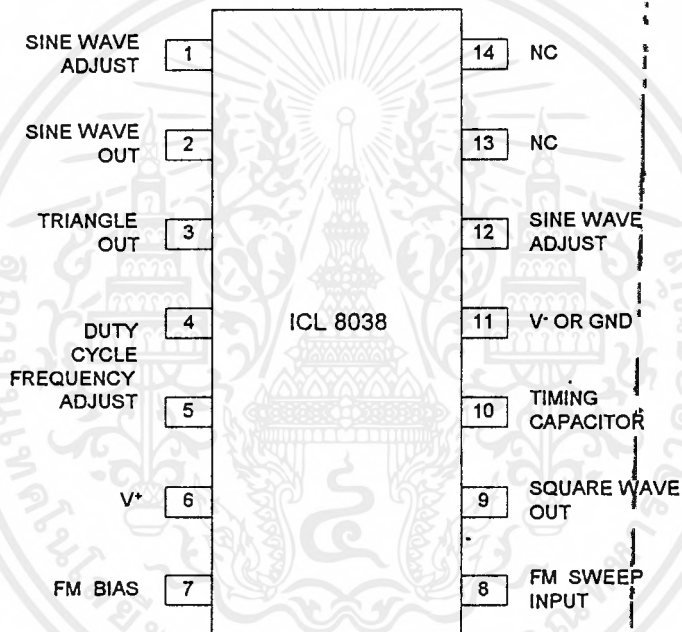
## 2.5 หลักการเบื้องต้นของไอซีเบอร์ ICL 8038

ชิพนี้เป็นชิพกำเนิดความถี่แบบโมโนลิทริก (monolithic) ซึ่งสามารถผลิตความถี่ ไซน์, สี่เหลี่ยม และ สามเหลี่ยมได้อย่างถูกต้อง โดยมีความถี่ตั้งแต่ 0.001Hz จนถึงประมาณ 300 kHz โดยใช้การเปลี่ยนค่าของ ความต้านทานและค่าประจุของคาปาซิเตอร์ นอกจากนี้ยังสามารถมอดูเลตสัญญาณและทำการสวิตช์ได้ด้วยแรงดันที่ป้อนจากภายนอก

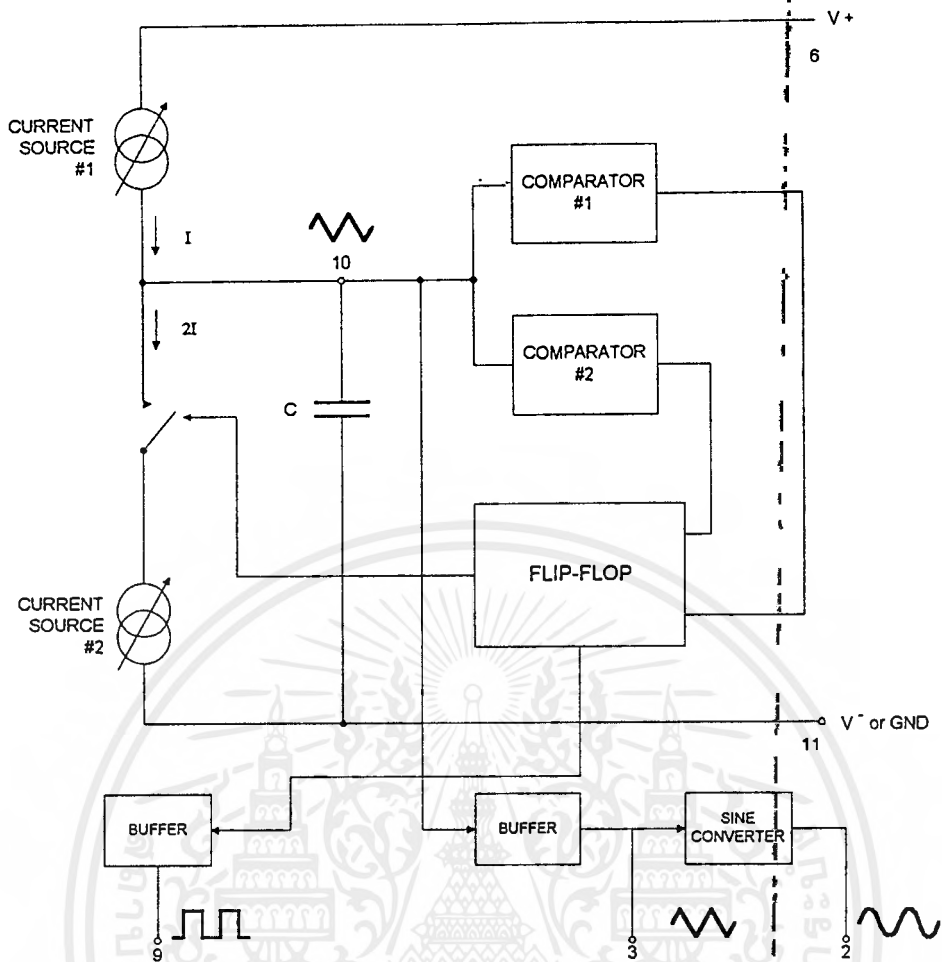
ภายในไอซีนี้เป็นเทคโนโลยีแบบโมโนลิทริก (monolithic) โดยใช้ ซอสกัม-เบรียร์ ไดโอด (Schottky-barrier) กับ ตัวต้านทานแบบ ทินฟิล์ม (Thin film resistors) ซึ่งให้ค่าสัญญาณที่มีเสถียรภาพที่ดีแม้มีการเปลี่ยนแปลงของอุณหภูมิรอบข้างมาก

### 2.5.1 คุณสมบัติที่สำคัญ

- มีการเปลี่ยนแปลงไปของความถี่ต่ออุณหภูมิ น้อย (ประมาณ 250 ppm / °C)
- สร้างรูปสัญญาณได้สามแบบคือ ซายน์, สี่เหลี่ยม และ สามเหลี่ยม
- มีความเพี้ยนของสัญญาณต่ำมีค่า (ความเพี้ยนประมาณ 1 % ของรูปซายน์)
- มีความเป็นเชิงเส้นสูง (ความเพี้ยนประมาณ 0.1% ของรูปสามเหลี่ยม)
- ให้ระดับแรงดันเอาต์พุตตั้งแต่ ระดับของ TTL จนถึง 28 โวลท์



รูปที่ 2.7 แสดงตำแหน่งขาต่าง ๆ ของ ICL8038



รูปที่ 2.8 แสดงไดอะแกรมของ ICL8038

**2.5.2 อัตราสูงสุดที่ทนได้**

แรงดันที่จ่ายให้ (v to v <sup>+</sup> )	36 V	ช่วงอุณหภูมิที่ทำงานได้	-65 °C to +150 °C
กำลังไฟฟ้าแผ่กระจาย	750 mW	ช่วงอุณหภูมิที่ทำงานได้ดี	0 °C to +70 °C
แรงดันอินพุตที่จ่าย ณ ขาใด ๆ	v <sup>-</sup> to v <sup>+</sup>	อุณหภูมิที่ใช้ติดตั้ง	300 °C
กระแสอินพุตที่ขา 4 และ 5	25 mA		
กระแสที่เอาท์พุตที่ขา 3 และ 9	25 mA		

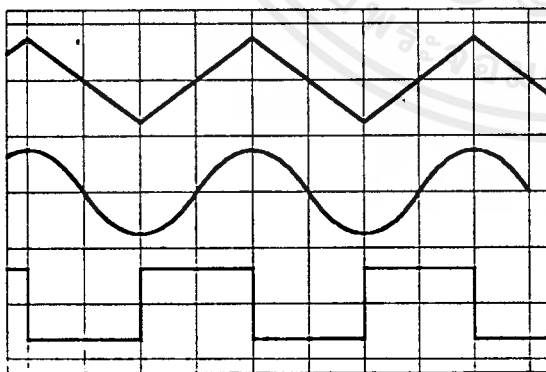
**2.5.3 ความหมายของเทอมต่างๆ**

- Supply Voltage (V supply) — แหล่งจ่ายแรงดันรวมจาก V<sup>+</sup> ถึง V<sup>-</sup>
- Supply Current — แหล่งจ่ายกระแสที่ต้องการจากแหล่งกระแสภายนอก และกระแสที่ไหลผ่าน R<sub>A</sub> และ R<sub>B</sub>
- Frequency Range — ย่านความถี่ที่ใช้เป็นสัญญาณสี่เหลี่ยม
- Sweep FM Range — อัตราของค่าความถี่สูงสุดถึงค่าความถี่ต่ำสุด ซึ่งสามารถนำค่าของแรงดันสามเหลี่ยมที่ ขา 8 มาใช้ และค่าของแรงดันนั้นควรมีอยู่ในช่วง  $(\frac{2}{3} V_{supply} + 2V) <$

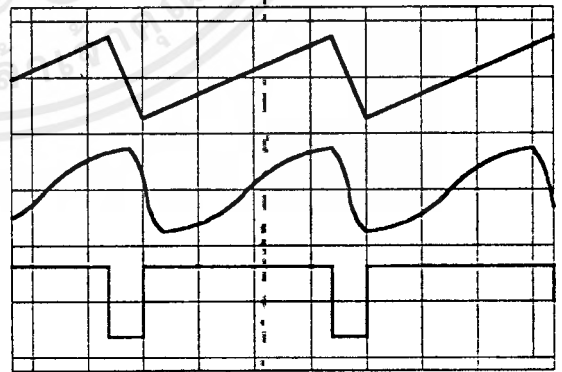
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานใน  $V_{sweep} < V_{supply}$  ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FM Linearity	– ค่าเปอร์เซ็นต์ของการแบ่งจากส่วนที่สัญญาณเส้นตรงคง ที่ที่สุดบนแกนแรงดัน ควบคุมความถี่
Output Amplitude	– ค่าของระดับสัญญาณสูงสุดและต่ำสุด ที่แสดงออกทาง เอาต์พุต
Saturation Voltage	– แรงดันเอาต์พุตที่ขาคอลเลคเตอร์ของ Q23 เมื่อมันทำงานและ ถูกวัดที่กระแสซิงค์ 2 mA
Rise and Fall Times	– ค่าเวลาที่ต้องการสำหรับสัญญาณเอาต์พุตสี่เหลี่ยมที่ เปลี่ยนจาก 10% ถึง 90% หรือ 90% ถึง 10%
Triangle Waveform Linearity	– ค่าเปอร์เซ็นต์ที่แบ่งจากส่วนที่สัญญาณเส้นตรงคงที่ที่สุด บนขอบขาขึ้นและขอบขาลงของสัญญาณ
Total Harmonic Distortion (THD)	– ค่าของTHD ที่เอาต์พุตชานัน

จากวงจรภายในของ ICL 8038CC ดังแสดงข้างต้นนั้น Capacitor ที่ต่อไว้ภายนอกจะถูกประจุผ่าน โดยแหล่งจ่ายกระแสคงที่ทั้งสองตัว โดยที่แหล่งจ่าย #2 ถูกสวิตช์เปิดและปิดโดยวงจรฟลิปฟลอปในขณะที่ แหล่งจ่ายกระแส #1 ต่อยู่อย่างต่อเนื่อง ดังนั้นสมมติว่าฟลิปฟลอปอยู่ในสถานะที่ไม่ได้ต่อกับ #2 และ C ถูกประจุด้วยกระแส I ทำให้แรงดันตกคร่อมที่ตัวมันจะสูงขึ้นอย่างลิเนียร์ เมื่อแรงดันนี้ปล่อยออกมาที่วงจร เปรียบเทียบ (Comparator #1) เพื่อเซตค่าของแรงดันไว้ที่  $2/3$  ของแหล่งจ่ายไฟ จากนั้นฟลิปฟลอปถูกทริก และทำให้สถานะของฟลิปฟลอปเปลี่ยนไปด้วย จึงทำให้สวิตช์ไปต่อกับแหล่งจ่ายกระแส #2 ซึ่งกระแสที่ได้ จากสภาวะดังกล่าวนี้ทำให้ได้กระแสเป็น  $2I$  และ C ถูกคายประจุด้วยกระแส  $I$  และแรงดันตกคร่อมตัวมัน อย่างลิเนียร์ เมื่อมันปล่อยแรงดันนี้ไปที่วงจรเปรียบเทียบ (Comparator #2) ที่เซตแรงดันไว้ที่  $1/3$  ของ แหล่งจ่ายไฟ และเมื่อฟลิปฟลอปถูกทริกอีกครั้งหนึ่งก็ถือเป็นการเริ่มไซเคิลของสัญญาณใหม่ด้วย



Square - Wave Duty Cycle 50%



Square - Wave Duty Cycle 80%

รูปที่ 2.9 แสดงสัญญาณพื้นฐานที่ได้จากวงจรถูกกำเนิดสัญญาณ

แหล่งจ่ายกระแสคงที่ซึ่งเซตค่าเอาต์พุตที่  $I$  และ  $2I$  ช่วงเวลาในการประจุและคายประจุที่เท่ากัน ดังนั้นสัญญาณรูปสามเหลี่ยมถูกสร้างขึ้นจากแรงดันที่ตกคร่อมที่ตัวคาปาซิเตอร์นั่นเอง และฟลิปฟลอปเป็นตัว เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลิตสัญญาณรูปสี่เหลี่ยม ซึ่งสัญญาณทั้งสองนี้จะต้องผ่านวงจรมัลติเพล็กซ์ด้วยและส่งออกเอาต์พุตที่ขา 3 และ ขา 9 ระดับของแหล่งจ่ายกระแสคงที่นั้นสามารถเลือกค่าของย่านความถี่ได้จากค่าของความต้านทานภายนอก 2 ตัว ดังนั้นค่าของกระแสทั้งสองจึงถูกเซตให้เป็น I และ 2I เช่นว่ารูปสัญญาณฟันเลื่อยที่ออกมาทางเทอร์มินอลที่ 3 และ สัญญาณพัลส์ที่ออกมาจะมีค่าของ duty cycle ได้ตั้งแต่ 1% ถึง 99% และออกมาทางเทอร์มินอลที่ 9 ส่วนสัญญาณรูปซายน์นั้นถูกสร้างขึ้นโดยการผ่านสัญญาณรูปสามเหลี่ยมเข้าไป ในวงจรมอนิเตอร์ (sine-converter) ก็จะได้รูปสัญญาณซายน์ตามต้องการ

จากสมการของกระแสไฟฟ้า

$$i = \frac{dq}{dt}$$

เมื่อ

$$q = C \times v_c$$

และ

$$C = \text{ค่าของความจุ}$$

$$v_c = \text{แรงดันตกคร่อมตัวเก็บประจุ}$$

ดังนั้น

$$i_c = C \times \frac{dv_c}{dt}$$

$$dv_c = \frac{1}{C} \cdot i_c \cdot dt$$

ทำการอินทิเกรตทั้งสองข้างจะได้

$$v_c = \frac{1}{C} \int i_c \cdot dt$$

เมื่อ

$$i_c = m \cdot t + c_1; \text{ สมการเส้นตรง}$$

โดย

$$m = \text{ความชันของเส้นตรง}$$

$$c_1 = \text{ค่าคงที่}$$

ถ้าจ่ายกระแสด้วยแหล่งจ่ายกระแสคงที่ ดังนั้น  $m = 0$  จะได้ว่า

$$i_c = 0 \cdot t + c_1 = c_1$$

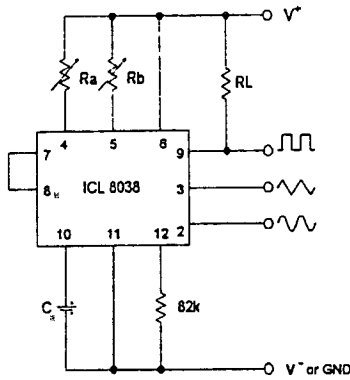
$$\therefore v_c = \frac{1}{C} \int c_1 \cdot dt$$

$$v_c = \frac{c_1 t}{C} + c_2$$

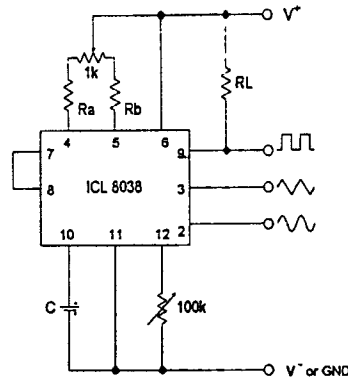
ช่วงเวลาที่ Capacitor ใช้ในการประจุ ค่าของ  $v_c$  จะมีค่าเป็นบวกและช่วงเวลาที่ C คายประจุ ค่าของ  $v_c$  จะลดลงจากค่าสูงสุดกลับเป็น 0 โวลต์ ดังเดิมด้วยสมการเส้นตรงเช่นกัน จะได้

## 2.5.4 การคำนวณช่วงเวลาของรูปสัญญาณ

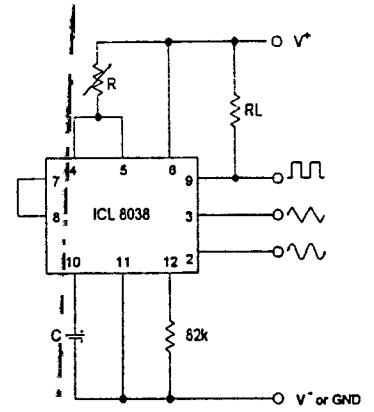
การสมมาตรกันของรูปสัญญาณสามารถปรับค่าเวลาจากค่าของความต้านทานภายนอก โดยการต่อวงจรดังรูป



รูปที่ 2.10 a



รูปที่ 2.10 b



รูปที่ 2.10 c

รูปที่ 2.10 แสดงการต่อความต้านทานภายนอกเพื่อเลือกค่าช่วงเวลา

วิธีการที่ดีที่สุดคือรูป 2.10a โดยการต่อความต้านทาน  $R_a$  และ  $R_b$  แยกกัน เมื่อให้ค่าของ  $R_a$  ควบคุมขอบขาขึ้นของทั้งสัญญาณสามเหลี่ยม, ซายน์ และครึ่งไซเคิลแรกของสัญญาณสี่เหลี่ยมด้วย

ระดับของรูปสัญญาณสามเหลี่ยมที่เซตไว้ที่  $1/3 V_{supply}$ ; ดังนั้นที่ขอบขาขึ้นของสามเหลี่ยมคือ

$$t_1 = (C \cdot v) / I = (C \cdot 1/3 \cdot V_{supply} \cdot R_a) / (1/5 \cdot V_{supply}) = 5/3 \cdot (R_a \cdot C)$$

ขอบขาลงของสัญญาณสามเหลี่ยมและซายน์และครึ่งไซเคิลแรกของสัญญาณสี่เหลี่ยมคือ

$$t_2 = (C \cdot v) / I = (C \cdot 1/3 \cdot V_{supply}) / [2/5 \cdot [(V_{supply} / R_b) - 1/5] \cdot (V_{supply} / R_a)] \\ = 5/3 \cdot (R_a \cdot R_b \cdot C) / (2R_a - R_b)$$

ถ้าต้องการให้ค่า duty cycle 50% ให้  $R_a = R_b$  และควรใช้วงจรดังรูปที่ 2.10b หรือ 2.10c โดยใช้สูตรคำนวณความถี่ดังนี้

$$f = 1 / (t_1 + t_2) = 1 / \{5/3 \cdot R_a \cdot C [1 + R_b / (2R_a - R_b)]\}$$

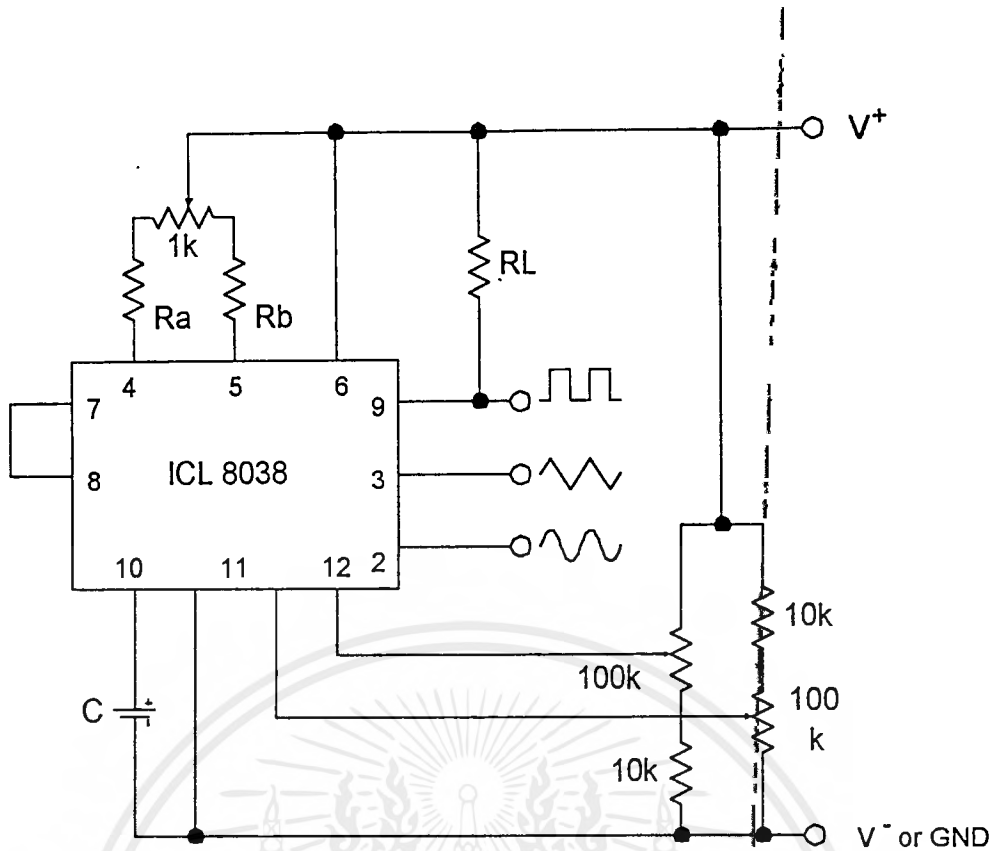
หรือถ้า  $R_a = R_b = R$

$$f = 0.3 / (R \cdot C) \quad (\text{สำหรับรูปที่ 2.10a})$$

ถ้าใช้ค่าความต้านทานเพียงตัวเดียว ให้ใช้รูปที่ 2.10c เท่านั้นค่าความถี่มีค่าเท่ากับ

$$f = 0.15 / (R \cdot C)$$

ไม่ว่าจะเป็นค่าของเวลาหรือความถี่ ที่ขึ้นอยู่กับแหล่งจ่ายแรงดัน ล้วนแต่ต้องใช้ในการสร้างสัญญาณในวงจรอินทิเกรเตอร์ เพราะค่าของกระแสและเทรลไฮล ต้องตรงเพื่อให้ค่าของฟังก์ชันลิเนียร์ ถ้าต้องการให้ความผิดพลาดของสัญญาณซายน์มีน้อยที่สุดโดยการต่อความต้านทาน 82 กิโลโห์มต่อระหว่างขา 11 และ 12 จึงจะทำให้เหลือค่าความเพี้ยนไม่เกิน 1% หรือใช้ความต้านทานปรับค่าได้ ดังรูป เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 แสดงการต่อวงจรกำเนิดสัญญาณชาน์เนลที่มีการผัดเฟสต่ำ

**2.5.5 การเลือกค่า Ra, Rb และ C**

สำหรับทุกความถี่เอาท์พุทนั้นมีค่า RC ที่ต้องเลือกใช้ด้วย และควรคำนึงถึงค่าของกระแสซึ่งน้อยเกินกว่า 1 ไมโครแอมป์ เพราะว่าอาจเกิดการรั่วของกระแสเนื่องจากอุณหภูมิที่สูงขึ้น และที่ค่ากระแสที่สูงกว่า 5 มิลลิแอมป์, ค่าแรงดันอิ่มตัวของทรานซิสเตอร์ก็ทำให้เกิดค่าผิดพลาดด้วยเช่นกัน ดังนั้นค่าของกระแสที่ใช้ควรอยู่ในช่วง 10 ไมโครแอมป์ ถึง 1 มิลลิแอมป์ ถ้าขา 7 และขา 8 ถูกชอร์ตกัน ปริมาณของการประจุกระแสผ่าน Ra นั้นสามารถคำนวณได้จาก

$$I = \{R_1 * (V^+ - V^-) / (R_1 + R_2)\} * (1 / R_a) = (V^+ - V^-) / 5R_a$$

**2.5.6 การควบคุมระดับของสัญญาณและแหล่งจ่าย**

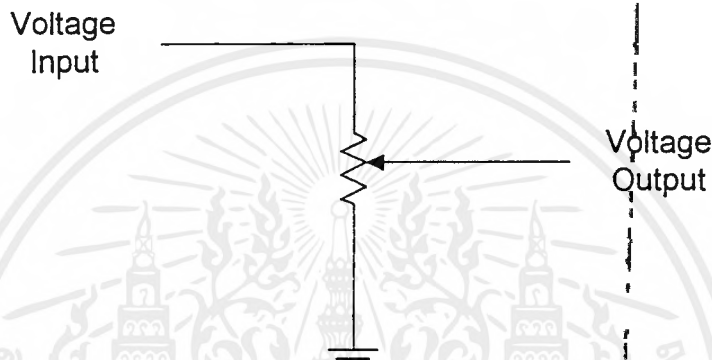
เครื่องกำเนิดรูปสัญญาณสามารถทำงานได้โดยใช้แหล่งจ่าย 10 ถึง 30 โวลท์หรือใช้ ±5 ถึง ±15 โวลท์สำหรับแหล่งจ่ายที่มีตัวเดียวนั้น ควรให้ระดับโดยเฉลี่ยของสัญญาณสามเหลี่ยมและชาน์เนลเป็นหนึ่งเท่าครึ่งของแรงดันแหล่งจ่าย ในขณะที่รูปสัญญาณสี่เหลี่ยมนั้นให้ระดับอยู่ระหว่าง V+ และกราวด์ สำหรับแหล่งจ่าย ที่แยกกันจะเป็นผลดีในการสร้างที่มีทั้งซีกบวกและลบ ส่วนตัวต้านทานที่นำมาต่อเป็นโหลดสามารถต่อกับแหล่งจ่ายอื่นเพื่อทำให้ค่าเอาท์พุทมีระดับสูงสุดได้ถึง 30 โวลท์ แต่ถ้าใช้กับวงจร IC ชนิด TTL นั้นยังคงต้องต่อเข้ากับแหล่งจ่ายขนาด 5 โวลท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่าย ที่แยกกันจะเป็นผลดีในการสร้างที่มีทั้งซิกบวกลบ ส่วนตัวต้านทานที่นำมาต่อเป็น โหลดสามารถต่อกับแหล่งจ่ายอื่นเพื่อให้ค่าเอาต์พุตมีระดับสูงสุดได้ถึง 30 โวลท์ แต่ถ้าใช้กับวงจร IC ชนิด TTL นั้นยังคงต้องต่อเข้ากับแหล่งจ่ายขนาด 5 โวลท์

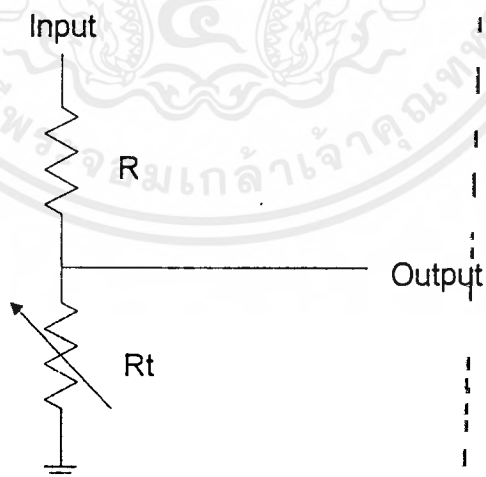
## 2.6 วงจร Attenuator สำหรับปรับระดับแรงดันเอาต์พุต

จะใช้ลักษณะการต่อวงจรแบบแบ่งแรงดัน ( Voltage divider) การแบ่งแรงดันจากอินพุตที่เข้ามา ออกทางเอาต์พุตที่เราต้องการซึ่งมีการต่อวงจรตามรูป



รูปที่ 2.12 แสดงวงจรพื้นฐานของวงจร Attenuator

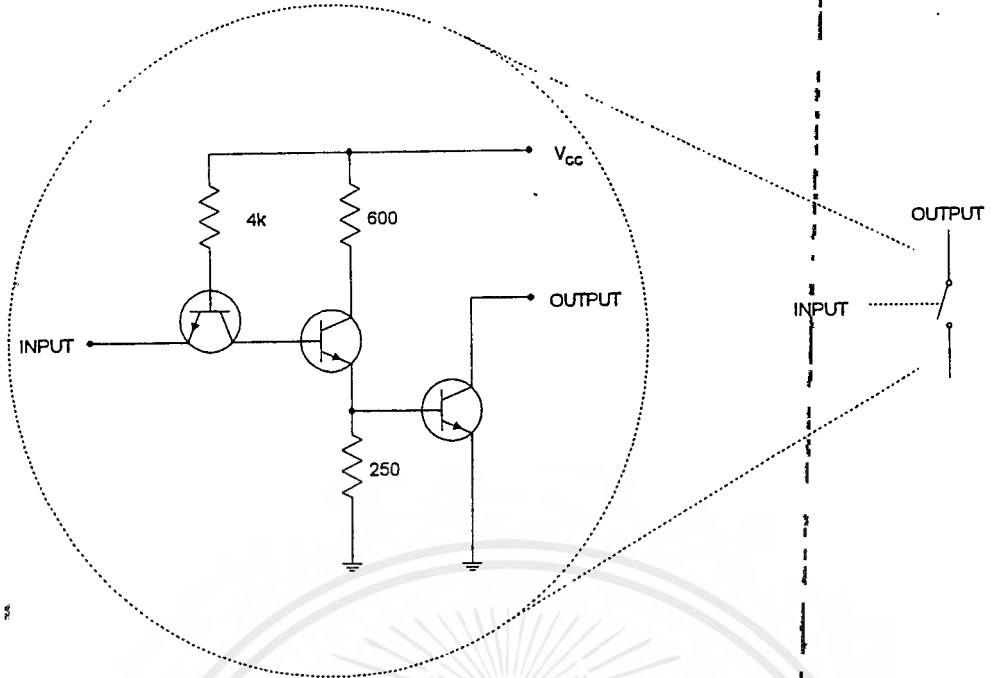
จากรูปวงจรมานี้เราจะเปลี่ยนการควบคุมการแบ่งแรงดันโดยวิธีเปลี่ยนค่าของ  $R_t$



รูปที่ 2.13 แสดงวงจรควบคุมการแบ่งแรงดัน

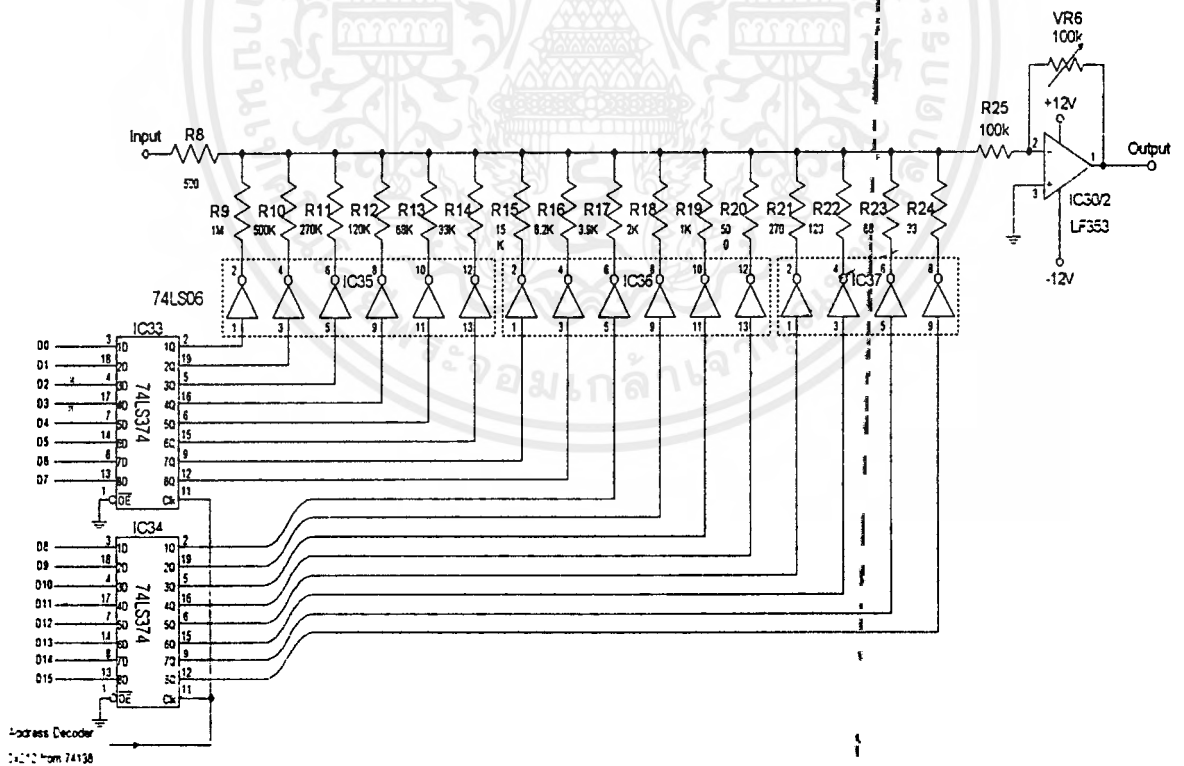
เราจะปรับค่าของ  $R_t$  โดยการสร้างกลุ่มของความต้านทานซึ่งต่อขนานกันอยู่แล้วทำการเลือกค่า  $R$  เหล่านั้นเพื่อมาต่อขนานกันตามค่า  $R_t$  ที่เราต้องการ โดยการเลือกค่า  $R$  นั้นเราจะใช้การสวิตช์ ต่อค่า  $R$  ต่างๆ ลงกราวด์โดยใช้ TTL แบบ Open Collector

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 แสดงวงจรการปรับค่าของ  $R_t$

ดังนั้นเราจึงออกแบบวงจรได้



รูปที่ 2.15 แสดงวงจร Attenuator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



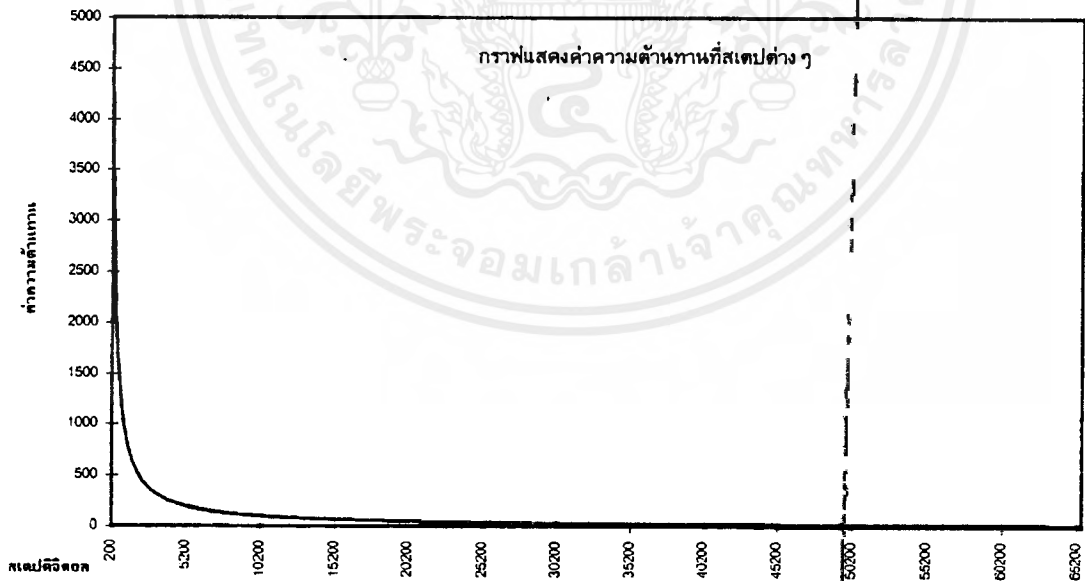
ค่า R ต่างๆสามารถกำหนดได้ดังนี้

- |              |              |
|--------------|--------------|
| R9 = 1 MΩ    | R10 = 500 kΩ |
| R11 = 270 kΩ | R12 = 120kΩ  |
| R13 = 68 kΩ  | R14 = 33 kΩ  |
| R15 = 15 kΩ  | R16 = 8.2 kΩ |
| R17 = 3.9kΩ  | R18 = 2 kΩ   |
| R19 = 1 kΩ   | R20 = 500 Ω  |
| R21 = 270 Ω  | R22 = 120Ω   |
| R23 = 68 Ω   | R24 = 33 Ω   |
- R8 = 500 Ω

เราสามารถคำนวณค่าความต้านทาน RT ได้จากสูตร

$$\frac{1}{Rt} = \frac{1}{R1} + \frac{1}{R2} + \dots + \frac{1}{R15}$$

ทำการคำนวณค่าความต้านทาน Rt ออกมาแล้วแสดงเป็นกราฟได้ดังนี้

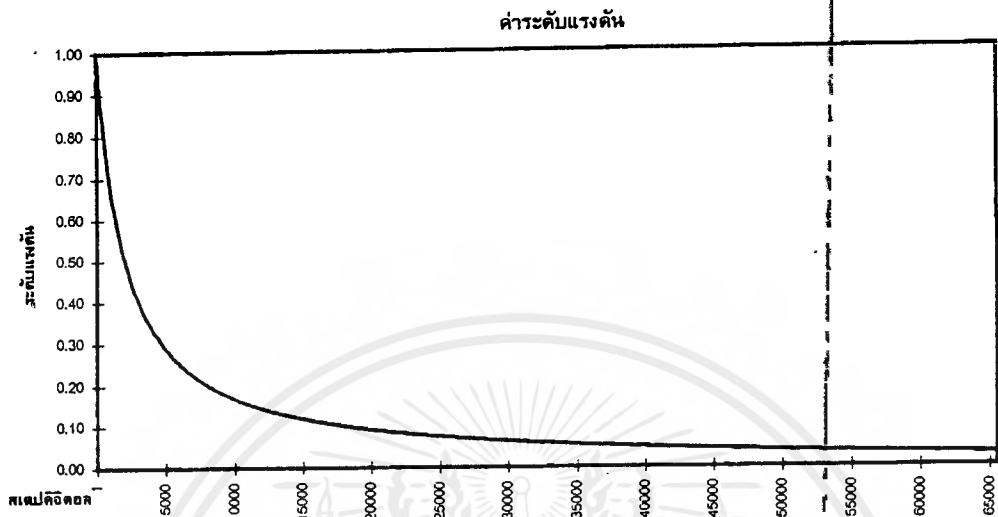


รูปที่ 2.16 แสดงกราฟค่าความต้านทานที่สลับต่างๆ

เราจะคำนวณค่าระดับแรงดันที่ตกคร่อม Rt ด้วยสมการ Voltage Divider

$$V(\text{output}) = \frac{V(\text{input}) \times R_t}{R + R_t}$$

และได้ค่าของระดับแรงดันที่สเตรปต่างๆดังนี้

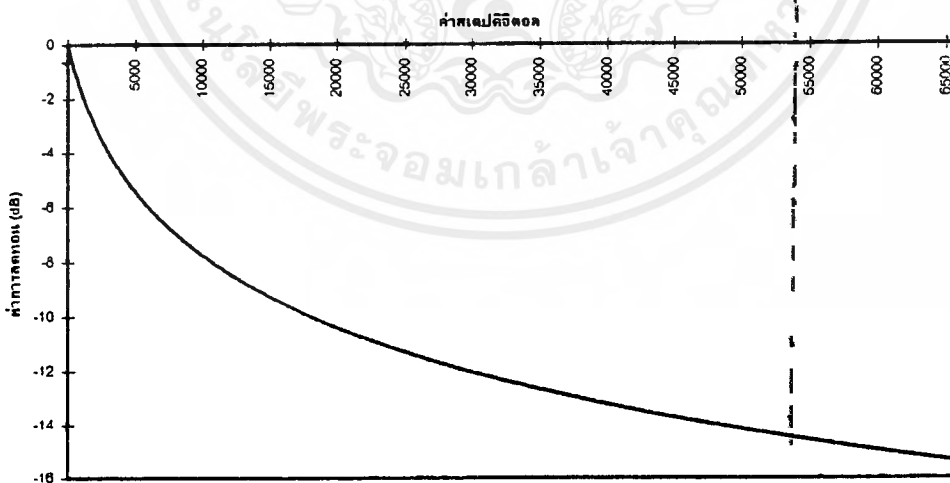


รูปที่ 2.17 แสดงค่าระดับแรงดัน

เมื่อทำการคำนวณค่าการลดทอนระดับสัญญาณด้วยสมการ

$$\text{Attenuate}(dB) = 10 \log \frac{R + R_t}{R_t}$$

ที่ บิท 0000H จนถึง FFFFH แล้วนำมาพล็อตเป็นกราฟจะได้ดังรูป



รูปที่ 2.18 แสดงค่าสเตรปดิจิตอล

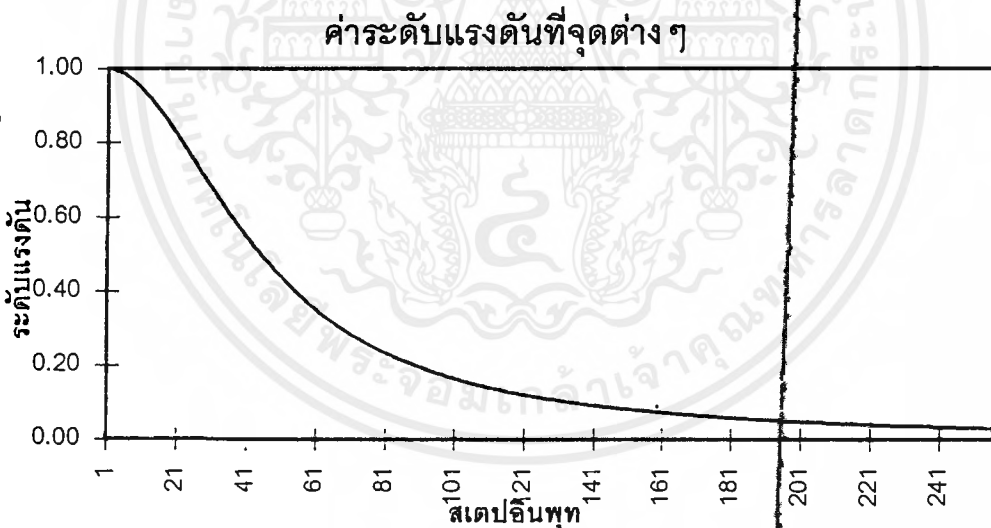
จากกราฟที่ได้จะเห็นว่าในช่วงสเตรปแรกๆ ระดับแรงดันจะลดลงอย่างรวดเร็ว และจะลดลงช้าลงเรื่อยๆ ในสเตรปที่สูงขึ้น ซึ่งเป็นการปรับลดลงอย่างไม่เป็นเชิงเส้น เราจึงแก้ไขโดยการปรับระดับด้วยรหัสดิจิตอลเราจะทำการใส่ค่าที่เป็นยกกำลังสองไปเรื่อยๆ เช่น ในสเตรป 1 ใส่ค่าดิจิตอลเป็น 1, สเตรป 2 ใส่ค่าเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดิจิตอลเป็น 4 , สเตป3 ใส่ค่าดิจิตอลเป็น 9 เป็นต้น ตามตารางซึ่งจะได้สเตปทั้งหมด 256 สเตป ในการปรับระดับทางดิจิตอลที่มีค่า 16 บิท (65535 ระดับ)

StepAdjust	ค่าทางดิจิตอล	ค่าความต้านทาน(W)	ค่าการลดทอน	ค่าแรงดัน
1	1	1000000.00	-0.002	1.000
2	4	250000.00	-0.009	0.998
3	9	111111.11	-0.019	0.996
.	.	.	.	.
.	.	.	.	.
255	65025	15.38	-15.252	0.030
256	65536	15.26	-15.285	0.030

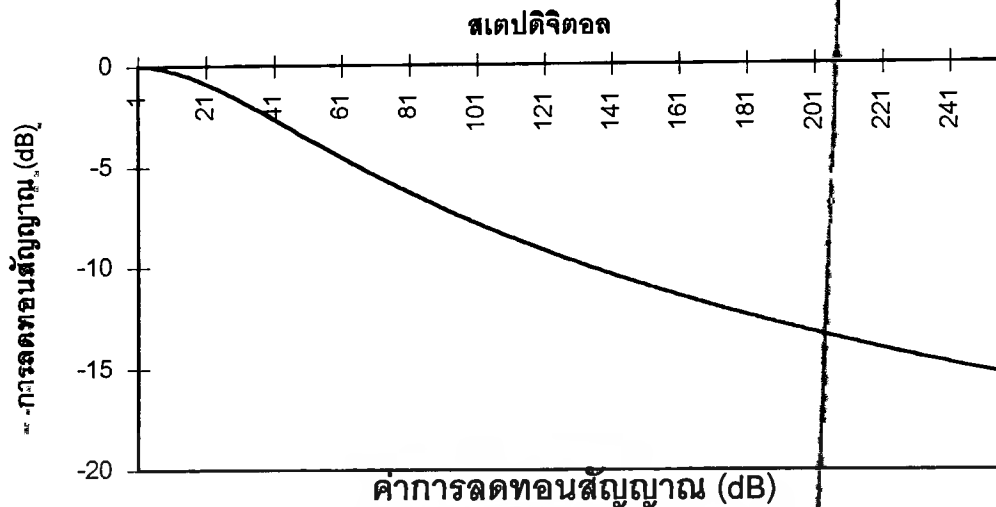
ตารางที่ 2.1 แสดงการปรับระดับทางดิจิตอล

การปรับระดับแรงดันที่สเตปต่างๆจะเป็นดังนี้



รูปที่ 2.19 แสดงค่าระดับแรงดันที่จุดต่างๆ

และได้ค่าการลดทอนสัญญาณที่สเตปต่าง ๆ ดังรูป 2.20

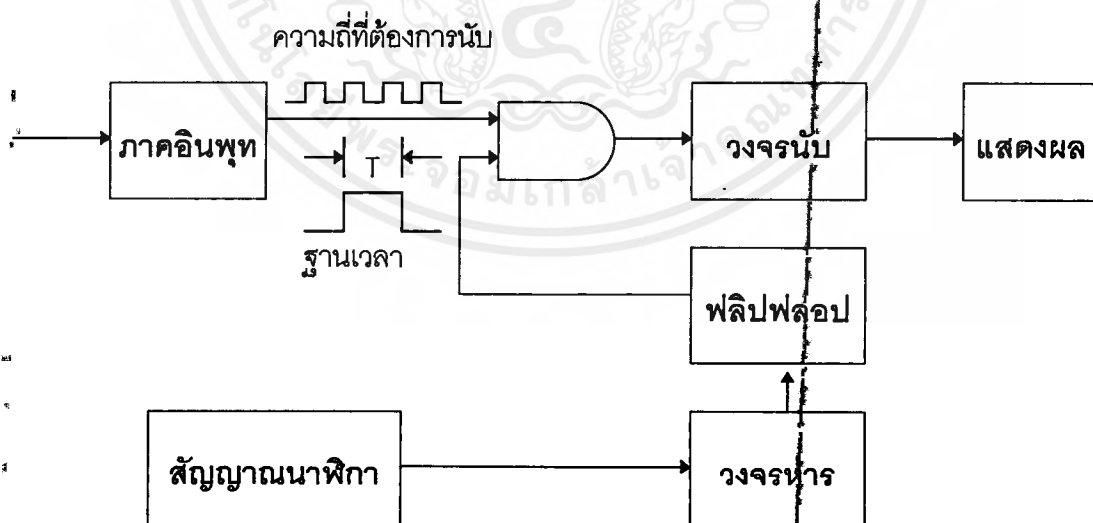


รูปที่ 2.20 แสดงกราฟการลดทอนสัญญาณ

จากรูปกราฟจะเห็นได้ว่าเราเส้นของกราฟการลดทอนสัญญาณมีความชันที่ค่อนข้างจะคงที่พอที่จะนำมาใช้ในการปรับระดับสัญญาณได้โดยมีค่าการลดทอนมากที่สุด 15 dB หรือ ประมาณ 33 เท่า

**2.7 หลักการและเทคนิคที่สำคัญทางดิจิทัลที่ใช้ในการวัดความถี่**

เครื่องวัดความถี่หรือที่เรียกว่า ฟรีควเ็นซีเคาน์เตอร์ (Frequency Counter) เป็นเครื่องมือชิ้นหนึ่งที่มักพบเห็นตามห้องทดลอง ซึ่งจำเป็นมากทีเดียวสำหรับงานที่ต้องการทราบค่าของความถี่ เช่น งานทางด้านดิจิทัล งานทางด้านอุปกรณ์หรือเครื่องมือสื่อสารต่างๆ โดยเฉพาะอย่างยิ่งในงานที่มีความถี่สูงแล้วความถูกต้องของความถี่เป็นส่วนสำคัญมาก ดังนั้นเครื่องวัดความถี่จึงเข้ามามีบทบาทในการช่วยงานต่างๆ ได้มาก



รูปที่ 2.21 แสดงบล็อกไดอะแกรมแสดงการทำงานของเครื่องวัดความถี่แบบพื้นฐาน

## 2.8 เครื่องวัดความถี่

ในรูปที่ 2.21 ก่อนที่สัญญาณจะถูกนำมาผ่านกระบวนการ เพื่อให้ได้มาซึ่งสัญญาณที่สามารถนำมาทำการนับได้ กระบวนการนี้เรียกว่า ดิจิตอลโปรเซสซิ่ง (Digital Processing) สัญญาณที่ได้จะผ่านเข้าสู่วงจรมับโดยมีฐานเวลา (Timebase) เป็นตัวกำหนดฐานเวลา ซึ่งเป็นส่วนที่สำคัญมากจะทำให้การวัด ได้ค่าที่ถูกต้อง โดยมากแล้วการสร้างฐานเวลามักใช้วงจรกำเนิดความถี่ด้วยคริสตอล ซึ่งมีความเที่ยงตรงสูงและนำความถี่จากคริสตอลมาหาร ซึ่งก็มีวงจรหลายแบบ สามารถเลือกได้เช่น หาร 10, หาร 100, หาร 1,000 หรืออื่นๆ และนำความถี่จากการหารมาเป็นฐานเวลาในการเปิดเกต

เมื่อสัญญาณฐานเวลาทำการเปิดเกตแล้วความถี่ที่ต้องการจะนับจะผ่านเข้าไปยังวงจรมับ และแสดงผลออกมา ตัวอย่างเช่น ถ้ามีพัลส์เข้ามาทำการนับจำนวน 45,500 ลูก ฐานเวลาการเปิด เกตเท่ากับ 1 วินาที จะอ่านค่าความถี่ได้เท่ากับ 45,500 ลูกต่อ 0.1 วินาที หรือ 455 กิโลเฮิร์ต นั่นคือเมื่อฐานเวลาการเปิดเกตลดลงสิบเท่า ก็สามารถวัดความถี่ได้สูงขึ้นอีกสิบเท่านั่นเอง

## 2.9 ปริสเกลเลอร์ (Prescaler)

ปรกติแล้วเครื่องวัดความถี่จะมีขีดจำกัดในการวัดที่ค่าๆหนึ่ง ที่ยังสามารถวัดได้อย่างถูกต้อง แต่ในบางกรณีที่มีความจำเป็นจะต้องวัดความถี่ที่สูงกว่าขีดจำกัด เราจำเป็นที่จะต้องมีการสร้างวงจรหารความถี่ขึ้นมา เพื่อทำการหารความถี่ที่ต้องการวัดลงมาให้อยู่ในขีดจำกัด ที่เครื่องวัดสามารถวัดได้อย่างถูกต้อง วงจรส่วนนี้เราเรียกว่า ปริสเกลเลอร์ (Prescaler)

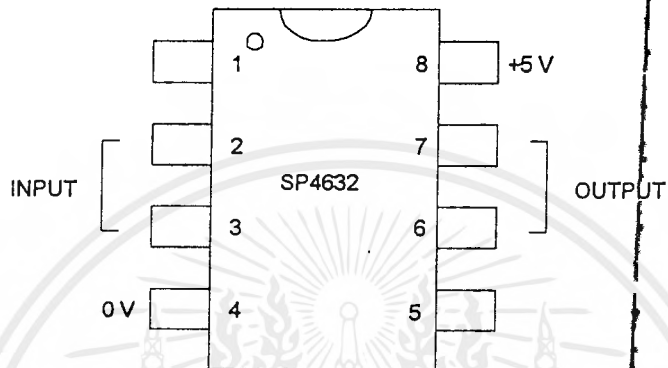
ปริสเกลเลอร์จะหารสัญญาณอินพุทที่เข้ามาด้วยอัตราส่วน  $N$  ที่ต้องการแล้วส่งต่อไปยัง เกทเพื่อรอเข้าสู่วงจรมับ ในส่วนของสัญญาณนาฬิกาที่จะนำมาสร้างฐานเวลาก็ต้องหารด้วย  $N$  เช่นกัน ความเที่ยงตรงของปริสเกลเลอร์จะลดลงเมื่อจำนวนตัวหาร  $N$  เพิ่มมากขึ้น เนื่องมาจากการทำงานที่ความถี่สูงนั้นมีโอกาสผิดพลาดได้ง่ายและ ตัวปริสเกลเลอร์ ก็มีขีดจำกัดของตัวเองอยู่ด้วย สำหรับวงจรปริสเกลเลอร์ที่ออกแบบขึ้นมา นั้นใช้ไอซีเบอร์ SP4632 มาทำเป็นตัวหารความถี่โดยหารความถี่อินพุทที่เข้ามาด้วยค่า 64 แล้วส่งให้วงจรเพื่อทำการนับต่อไปโดยมีคุณสมบัติที่โดดเด่นดังนี้

### 2.9.1 คุณสมบัติที่สำคัญ

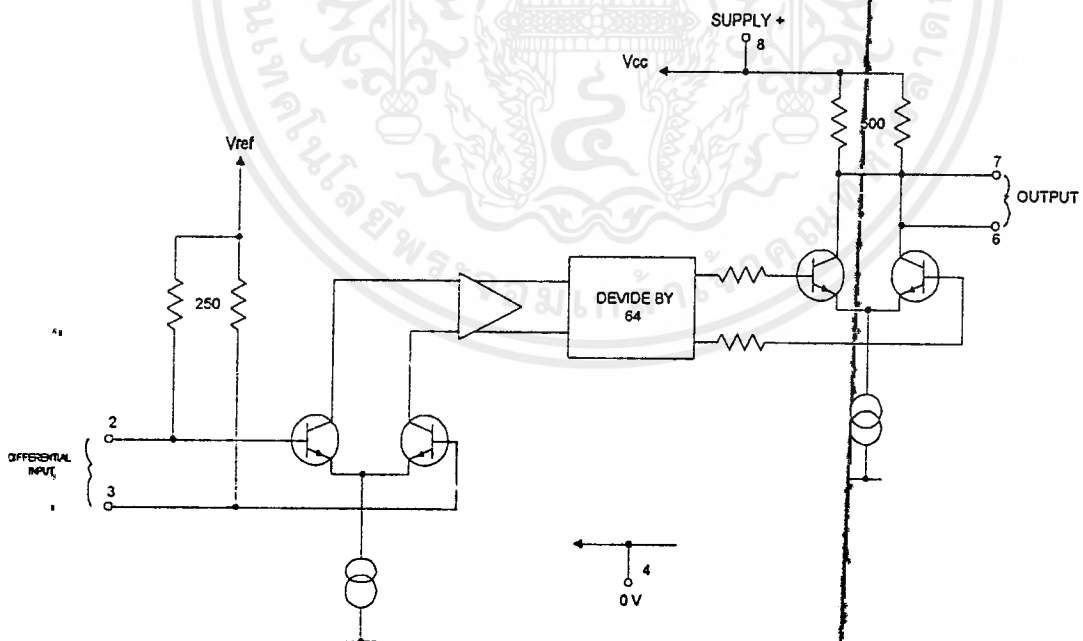
- ต้องการกระแสต่ำ
- การแพร่กระจายของความถี่น้อย
- มีการขยายอินพุทที่เข้ามาย่านกว้าง
- ความไวของอินพุทมีค่าสูง
- อินพุทอิมพีแดนซ์สูง
- เอาท์พุทเป็นแบบบาลานซ์
- ทำงานได้ตั้งแต่ช่วงความถี่ 80 MHz ถึง 1 GHz

## 2.9.2 อัตราสูงสุดที่ทำงานได้

- แหล่งจ่ายแรงดัน  $V_{cc} + 7V$
- โวลต์เตจอินพุท  $2.5 V_{p-p}$
- อุณหภูมิ  $-55\text{ C ถึง } +125\text{ C}$
- ช่วงอุณหภูมิที่ทำงาน  $0\text{ C ถึง } +80\text{ C}$



รูปที่ 2.22 แสดงรูปร่างและขาของไอซีปริสเทลเลอร์ SP4632

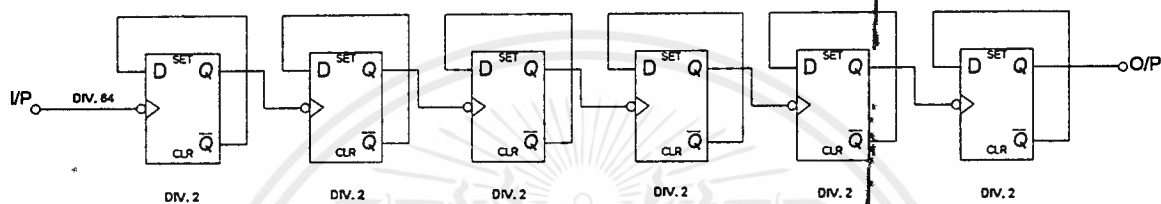


รูปที่ 2.23 แสดงวงจรภายในของไอซี SP4632

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

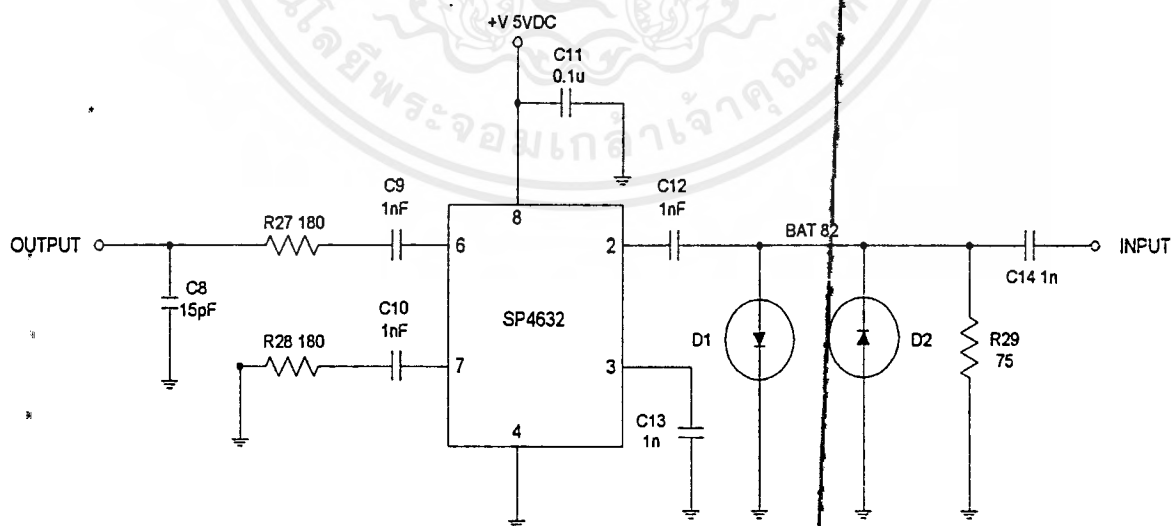
สำหรับวงจรภายใน SP4632 ประกอบด้วยวงจรดิฟเฟอเรนเชียลแอมป์ (Differential Amp.) ทั้งทางด้านอินพุตและเอาต์พุต , วงจรขยาย (Amplifier) , แหล่งจ่ายกระแสคงที่ (Constant Current Source) , วงจรหาร 64

วงจรดิฟเฟอเรนเชียลแอมป์ มีหน้าที่เปรียบเทียบแรงดันที่เข้ามาที่ขา 2 และ ขา 3 เพื่อให้กับวงจรขยาย โดยมีแหล่งจ่ายที่กระแสคงที่ เป็นตัวควบคุมกระแสให้คงที่ทั้งทางอินพุตและเอาต์พุต เมื่ออินพุตถูกขยายด้วยวงจรขยาย แล้วจึงเข้าไปทำการหารความถี่ด้วย 64 โดยที่วงจรหาร 64 นั้นใช้วงจรฟลิปฟลอปหาร 2 ต่อกันแบบบริฟเฟิล 6 ชุดด้วยกันดังรูป 2.24



รูปที่ 2.24 แสดงวงจรหาร 64 ของ SP 4632

จากรูปวงจรรการใช้งานของวงจรปริสเกลเลอร์ D1 และ D2 มีหน้าที่คัปปลิ่งสัญญาณทางอินพุตที่เข้ามาให้มีระดับที่คงที่ค่าหนึ่งคือ 0.7 V ซึ่งเป็นแรงดันไบอัสของไดโอดนั้นเอง ทั้งซีกบวกและลบ R29 และ C14 ใช้สำหรับตอบสนองความถี่สูงที่เข้ามาทางอินพุต โดย C12 มีหน้าที่คัปปลิ่งสัญญาณทางอินพุต C9 และ C10 มีหน้าที่คัปปลิ่งทางเอาต์พุต โดยที่ C8,C11 และ C13 มีหน้าที่บายพาสสัญญาณความถี่สูงถึงกราวด์ และสัญญาณเอาต์พุตและอินพุตเราจะให้เทียบกับกราวด์



รูปที่ 2.25 แสดงการนำเอาไอซี SP 4632 มาใช้เป็นวงจรปริสเกลเลอร์

## 2.10 สัญญาณต่าง ๆ บนสล๊อตของ IBM/PC

ภายใน IBM/PC ได้มีการออกแบบให้สามารถที่จะเพิ่มเติมวงจรอินเทอร์เฟส เข้าไปในภายหลังได้ โดยผ่านทางสล๊อตที่อยู่บนเมนบอร์ด (Main Board)

แต่ละขาของสล๊อตเหล่านี้จะเชื่อมต่อกับเส้นสัญญาณต่างๆ บนเมนบอร์ดทำให้การสร้างวงจรอินเทอร์เฟสกับ IBM/PC สามารถทำได้สะดวก ซึ่งเส้นสัญญาณ ที่เชื่อมต่อกับขาของสล๊อตเหล่านี้จะประกอบด้วยเส้นสัญญาณแอดเดรส (Address Bus) , บัสข้อมูล (Data Bus) , บัสควบคุมสำหรับการขออินเทอร์รัพท์ของวงจรอินเทอร์เฟส, เส้นสัญญาณสำหรับการขอ DMA , เส้นสัญญาณฐานเวลา (Timing Signal) ต่างๆ ที่ใช้ในระบบ; เส้นสัญญาณแสดงการรีเฟรชหน่วยความจำ และสัญญาณสำหรับการตรวจสอบความผิดพลาด (I/O CHECK)

นอกจากเส้นสัญญาณเหล่านี้แล้ว สล๊อตบนเมนบอร์ดยังเชื่อมต่อกับแหล่งจ่ายไฟต่างๆ ที่ใช้ในระบบอีกด้วย คือ +5 Vdc, -5 Vdc, +12 Vdc, -12 Vdc

### ตารางที่ 2.2 แสดงสัญญาณต่าง ๆ บนสล๊อตของซิสเต็มบอร์ด

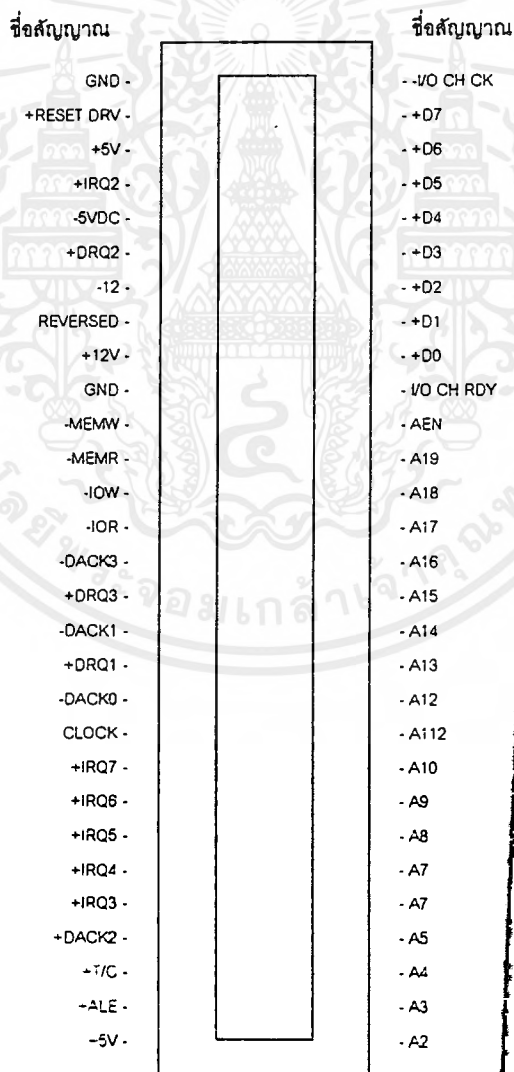
ชื่อสัญญาณ	อินพุท/เอาต์พุท	หน้าที่
CLK	เอาต์พุท	สัญญาณนาฬิกานี้จะชิงใครในซีกกับซีพียู ขึ้นอยู่กับว่าซีพียูจะใช้สัญญาณนาฬิกาที่มีความถี่ใด ถ้าใช้ 6 MHz ไชเคิลของสัญญาณนาฬิกาจะเท่ากับ 166.6 nS แต่ถ้าใช้สัญญาณนาฬิกา 8 MHz ไชเคิลของสัญญาณนาฬิกาจะเท่ากับ 12.5 nS
OSC	เอาต์พุท	เป็นความถี่ของคริสตอล 14.381818 MHz และจะไม่ชิงใครในซีกกับสัญญาณนาฬิกาของระบบ
RESET - DRV	เอาต์พุท	สัญญาณนาฬิกาของระบบ สัญญาณนี้จะใช้ในการเริ่มต้นใหม่หรือรีเซตระบบ
SA 0 - SA 19	อินพุท/เอาต์พุท	แอดเดรสบิต 0-19 จะใช้เป็นแอดเดรสของหน่วยความจำและอุปกรณ์อินพุท/เอาต์พุทภายในระบบ ทั้ง 20 เส้นจะรวมกับสัญญาณ LA17-LA 23 เพื่อให้สามารถอ้างถึงหน่วยความจำได้ถึง 16 เมกะไบท์ DA0 - SA 19 จะถูกแลทช์ ด้วยสัญญาณ BALE ที่ขอบขาของสล๊อต
LA17 - LA 23	อินพุท/เอาต์พุท	สัญญาณนี้จะใช้เป็นแอดเดรสของหน่วยความจำและอุปกรณ์อินพุท/เอาต์พุทในระบบ สัญญาณนี้จะถูกต้องเมื่อ BALE เป็น "1" และจะถูกแลทช์ระหว่างบัสไชเคิลของซีพียูเหมือน SA0 - SA 19 ซึ่งจะทำงานและใช้งานแบบ 16 บิต
BALE	เอาต์พุท	เป็นสัญญาณเอาต์พุทจาก 82288 จะใช้ในการแลทช์ แอดเดรสของซีพียู

ชื่อสัญญาณ	อินพุท/เอาต์พุท	หน้าที่
SD0 - SD15	อินพุท/เอาต์พุท	สัญญาณนี้กำหนดค่าบัสบิต 0-15 สำหรับซีพียู หน่วยความจำ และอุปกรณ์อินพุท/เอาต์พุท
I/O CH CK	อินพุท	เป็นสัญญาณอินพุทใช้ตรวจสอบความผิดพลาดของการตรวจสอบพาริตี
I/O CH RDY	อินพุท	เป็นสัญญาณอินพุทหากสัญญาณนี้เป็น "0" หน่วยความจำจะยึดเวลาของบัสไซเคิลออกไปอีก
IRQ3 - IRQ7 IRQ9 - IRQ 12 IRQ14 - IRQ15	อินพุท	สัญญาณการขออินเทอร์รัพท์จากอุปกรณ์อินพุท/เอาต์พุทต่างๆ สัญญาณ IRQ9 - IRQ15 มีความสำคัญกว่า IRQ3 - IRQ7
IOR	อินพุท/เอาต์พุท	เป็นสัญญาณการอ่านข้อมูลจากอุปกรณ์ อินพุท/เอาต์พุท โดยซีพียู หรือดีเอ็มเอคอนโทรลเลอร์จะเอาต์พุท "0"
IOW	อินพุท/เอาต์พุท	เป็นสัญญาณการเขียนข้อมูลจากอุปกรณ์อินพุท/เอาต์พุท โดยซีพียู หรือดีเอ็มเอคอนโทรลเลอร์จะเอาต์พุท "0"
SMEMR MEMR	เอาต์พุท อินพุท/เอาต์พุท	สัญญาณการขอกระบวนการดีเอ็มเอ 0-3 และ 5-7 จะชิงโครโมโซมกับช่องการขอของอุปกรณ์ อินพุท/เอาต์พุท สัญญาณ DRQ นั้นจะแอกทีฟค้างจนสัญญาณตอบสนองการขอดีเอ็มเอแอกทีฟ DRQ 0-3 จะทำการรับส่งข้อมูลเพียง 8 บิต ส่วน DRQ 5-7 จะรับส่งข้อมูล 16 บิต และสัญญาณ DRQ 4 ใช้เป็นคาสเคดบนซิสเต็มบอร์ด
DACK 0-3 DACK 5-7	เอาต์พุท	เป็นสัญญาณการตอบรับดีเอ็มเอใช้การตอบสนองการขอทำดีเอ็มเอของแต่ละแชนเนล สัญญาณเหล่านี้แอกทีฟ "0"
AEN	เอาต์พุท	เป็นสัญญาณบอกให้อุปกรณ์อินพุท/เอาต์พุทและหน่วยความจำทราบว่าบัสไซเคิลที่เกิดขึ้นนี้เป็นกระบวนการดีเอ็มเอไม่ใช่ของซีพียู เมื่อดีเอ็มเอคอนโทรลเลอร์เริ่มทำงาน จะควบคุมแอดเดรส ดาต้าบัส และผลิตสัญญาณที่จำเป็นในการทำกระบวนการดีเอ็มเอขึ้นเอง
REFRESH	อินพุท/เอาต์พุท	เป็นสัญญาณใช้บ่งชี้ในการรีเฟรชหน่วยความจำ
T/C	เอาต์พุท	สัญญาณนี้บอกให้ทราบว่า การรับส่งข้อมูลของกระบวนการดีเอ็มเอได้หมดลงแล้ว
SBHE	อินพุท/เอาต์พุท	เป็นสัญญาณกำหนดให้ทำการส่งข้อมูลเฉพาะไบทบน SD 8-15
MASTER	อินพุท	สัญญาณนี้ใช้ร่วมกับสัญญาณ DRQ ของดีเอ็มเอคอนโทรลเลอร์ โหมดคาสเคด
C/W S	อินพุท	บอกให้ทราบว่าบัสไซเคิลนี้ปราศจาก wait state

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อสัญญาณ	อินพุท/เอาต์พุท	หน้าที่
MEM CS 16	อินพุท	สัญญาณในการส่งข้อมูล 1 wait state 16 บิต ไชเคิลของหน่วยความจำ
I/O CS 16	อินพุท	สัญญาณในการส่งข้อมูล 1 wait state 16 บิต ไชเคิลของอินพุท

ระบบฮาร์ดแวร์ของ AT 80486 นั้นปัจจุบันได้เปลี่ยนแปลงจากรูปแบบเดิมมาก แต่ยังคงรักษาพื้นฐานเดิมเอาไว้ เช่น การจัดการหน่วยความจำ การทำกระบวนการ DMA จากรูปแบบเดิมที่จะใช้ชิพ 8237A-5 ถึงสองตัวในการควบคุมกระบวนการ DMA แต่ปัจจุบันจะใช้ชิพเซต ของบริษัทต่าง ๆ เช่น UMC, Triton Technology (InTel), SIS, SMC ซึ่งจะรวมการควบคุมเช่น DMA RTC การรีเฟรชหน่วยความจำ มารวมอยู่ในชิพเดียว ทำให้เมนบอร์ดในปัจจุบันมีขนาดเล็กลงและมีประสิทธิภาพสูง แต่ยังคงรูปแบบการจัดการเชื่อมต่อบนบัสแบบเดิมไว้ สำหรับอินเตอร์เฟสอื่นๆที่ต้องการความเร็วในการเชื่อมต่อสูงเช่นฮาร์ดดิสก์ คอนโทรลเลอร์ จะหันไปใช้สถาปัตยกรรมแบบใหม่อันได้แก่ EISA Bus, VL-Bus (Vesa Local Bus), PCI Bus



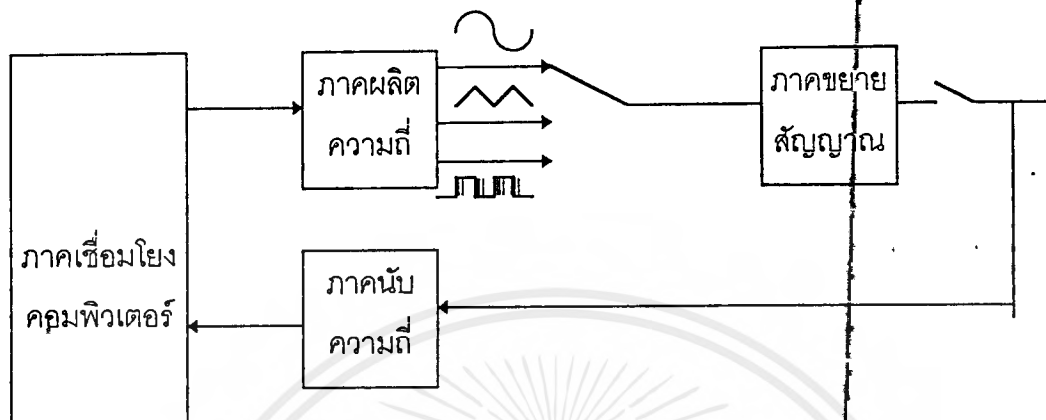
รูปที่ 2.26 แสดงสัญญาณต่างๆบนสล๊อตของคอมพิวเตอร์พีซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

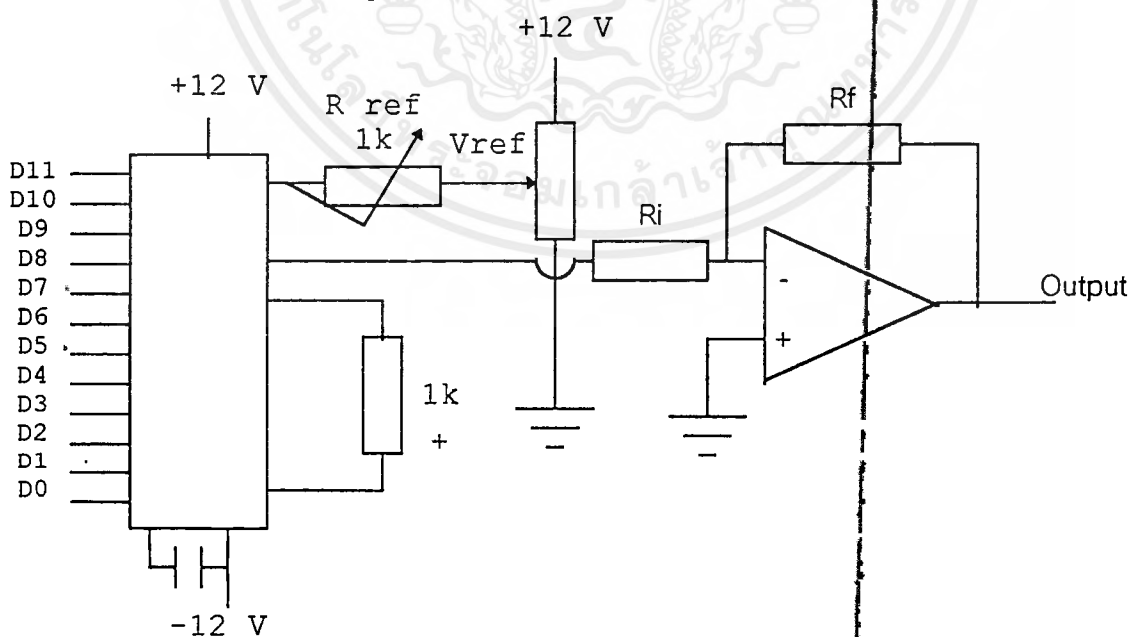
โครงการนี้แบ่งออกเป็นสามส่วนใหญ่ๆคือ ส่วนของภาคผลิตความถี่ ส่วนของภาคการนับความถี่ ส่วนของโปรแกรมที่จะมาควบคุมการทำงาน บล็อกไดอะแกรมแสดงได้ตามรูปที่ 3.



รูปที่ 3.1 แสดงบล็อกไดอะแกรมของระบบ

3.1การออกแบบฟังก์ชันเจเนอเรเตอร์

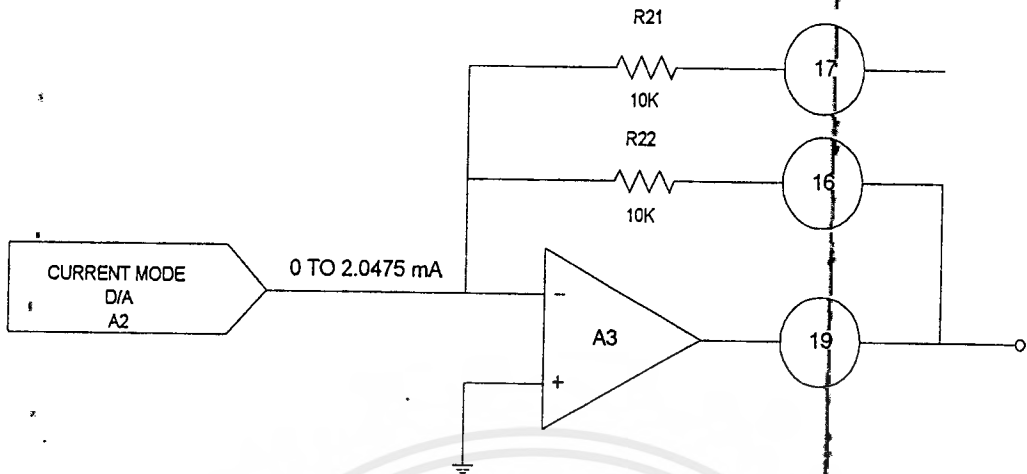
วงจรเปลี่ยนดิจิตอลเป็นอนาลอกจะใช้ ไอซีของบริษัทโมโตโรล่า เบอร์ DAC 1200 เป็นตัวแปลงสัญญาณดิจิตอลเป็นอนาลอกโดยมีอินพุตเป็นดิจิตอลขนาด 8 บิต และเอาต์พุตของไอซี DAC 1200 จะออกมาทางขา 19 ดังนั้นเราจึงใช้ออปแอมป์ มาทำการเปลี่ยนกระแสเป็นระดับแรงดันที่ต้องการโดยมี  $V_{out}$  ประมาณเท่ากับ  $\{ V_{ref}/R_{ref} \} \cdot R_f \cdot \{ D_{11}/2 + D_{10}/2 + D_9/2 + D_8/2 + D_7/2 + D_6/2 + D_5/2 + D_3/2 + D_2/2 + D_1/2 + D_0/2 \}$  เมื่อต่อวงจรตามรูป



รูปที่ 3.2 แสดงวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับเอาต์พุตที่ออกจาก DAC1200 เมื่อทำการต่อวงจรเพื่อใช้งานแบบหลายขั้ว (Bipolar) โดย DAC1200 สามารถให้ทำงานได้สองโหมดโดยทำการเซตที่ความต้านทานภายนอก



รูปที่ 3.3 แสดงการเซตให้ DAC1200 ทำงานในโหมด Bipolar โดยแรงดัน Vout จะได้ออกมาที่ขา 19 และสามารถทำการคำนวณได้ดังนี้

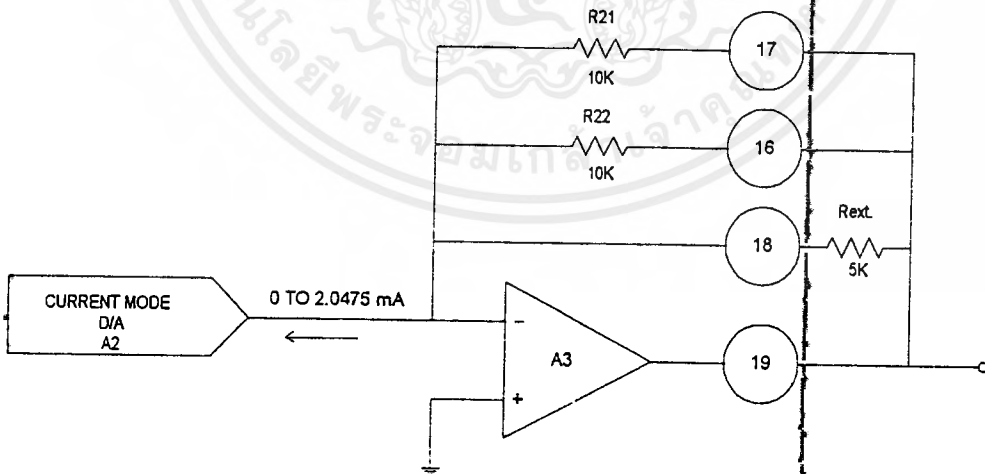
$$V_{out} = (0 \text{ to } 2.0475 \text{ mA}) R_{22} - (V_{ref}/R_{22}) R_{21}$$

$$= (0 \text{ to } 2.0475 \text{ mA}) R_{22} - V_{ref} \quad ; R_{21} \equiv R_{22}$$

$$= -10.240 \text{ to } + 10.235 \text{ V}$$

\*ค่าที่แสดงมีค่า Vref = 10.240 V , 1 LSB = 5 mV

ความต้านทานภายนอกอาจจะใช้สำหรับเลือกแรงดันของ Zero และ Full-Scale ซึ่งมันมีประโยชน์สำหรับการใช้ R21 และ R22 แต่ในการใช้งานนี้จะเป็นการแมทช์แบบ Closely ใน TCR และอุณหภูมิในช่องภายใน



รูปที่ 3.4 แสดงวงจรค่าบิตอินพุตที่เป็น Zero ของ DAC1200

จากรูปแสดงวงจรที่สนับสนุนการต่อบิต Zero โดยมีการทำงานที่ 5 V และ Rext. จะเป็นความต้านทานแบบเมทอลฟิล์มหรือ Wire wound โดย TCR จะมีค่าน้อยกว่า 10 ppm/centus และสามารถคำนวณ Rtotal ได้ดังนี้

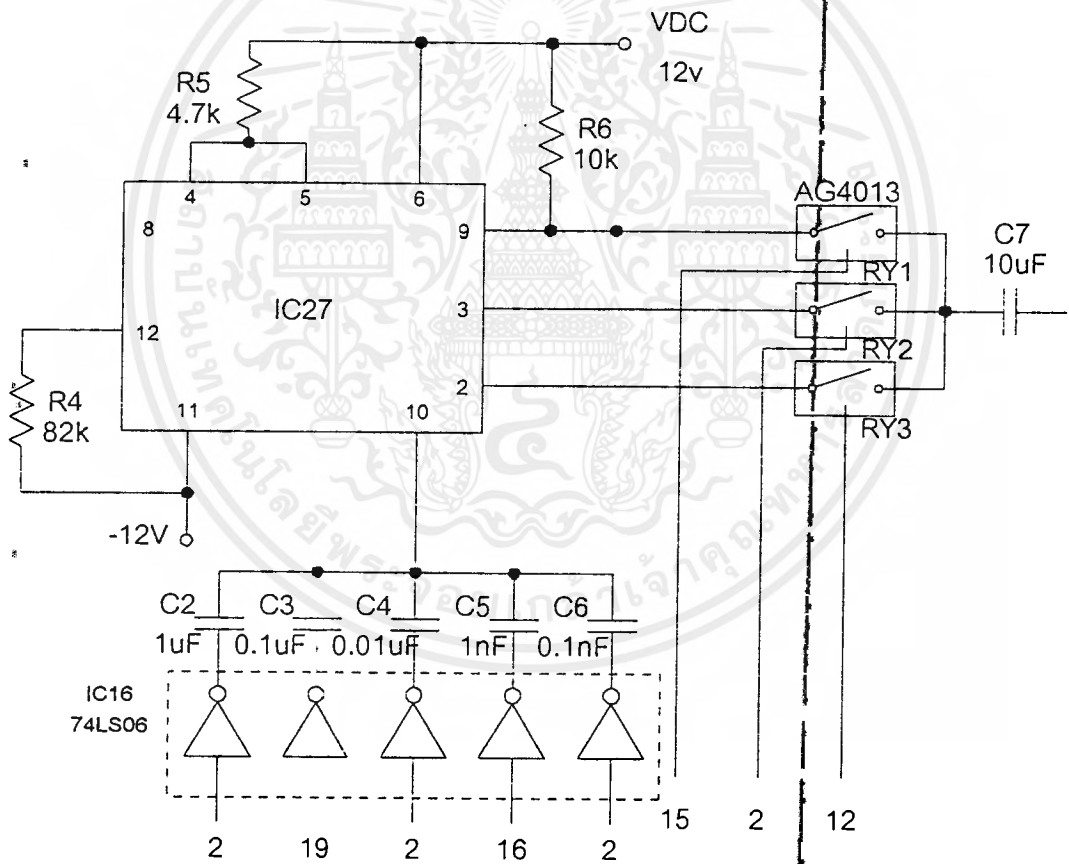
$$R_{total} = (R_{21}) \parallel (R_{22}) \parallel (R_{ext.}) = (V_{fullscale}) / 2.0475 \text{ mA} = 2.5 \text{ K}$$

สำหรับค่ากระแสที่บิตสูงสุดมีค่าเท่ากับ

$$I_{fullscale} = 2 \text{ mA}$$

ส่วนค่าแรงดันอ้างอิงภายนอกนั้นเท่ากับ 10.240 หรือ 10.000 V ในเรนจ์ ±5.0 V ถึง 11 V ถึงจะเกิดการทํางาน โดยแรงดันที่บิตมีค่าสูงสุดนั้นจะมีค่าเท่ากับ Vref - 1 LSB เมื่อ 1 LSB = Vref / 4096 ซึ่งกระแสที่บิตสูงสุดก็จะมีค่า

$$I_{fullscale} = (V_{REF}) (0.19995117) \text{ mA}$$



รูปที่ 3.5 แสดงวงจรกำเนิดความถี่ของ ICL8038

ส่วนภาคการผลิตความถี่จะใช้ไอซีเบอร์ ICL 8038 เป็นตัวผลิตสัญญาณสามเหลี่ยม สัญญาณชานันและสัญญาณรูปสี่เหลี่ยมออกมา ค่า C OUT จากวงจรในรูปที่ 3.3 กำหนดตามนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C2 = 1 \mu\text{F}$$

$$C3 = 0.1 \mu\text{F}$$

$$C4 = 0.01 \mu\text{F}$$

$$C5 = 1 \text{ nF}$$

$$C6 = 0.1 \text{ nF}$$

ในโครงงานนี้ใช้  $+V = 5$  โวลต์ และ  $-V = 12$  โวลต์

$$R4 = 82 \text{ กิโลโห์ม}$$

$$R5 = 4.7 \text{ กิโลโห์ม}$$

และ

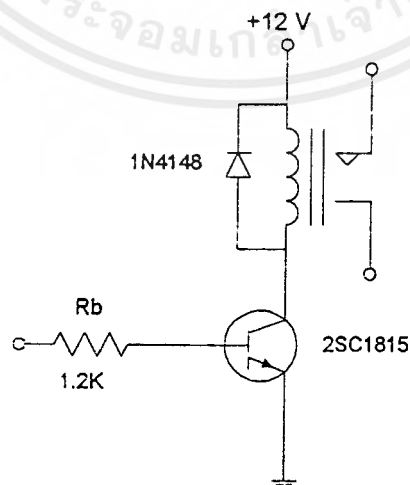
$$R6 = 10 \text{ กิโลโห์ม}$$

แรงดันควบคุม  $V_c$  ของไอซี ICL 8038 จะต้องมีค่าอยู่ที่ระหว่างประมาณ  $3/4$  ของไฟเลี้ยงขึ้นไป ฉะนั้นจะได้

$$V_c = 3/4 * 12 = 9 \text{ โวลต์}$$

### 3.2 การออกแบบวงจรขับรีเลย์

วงจรที่ทำหน้าที่ขับรีเลย์ ใช้ทรานซิสเตอร์เบอร์ 2SC1815 ซึ่งเป็นทรานซิสเตอร์ชนิด NPN แบบซิติคิกอน โดยเป็นสวิทช์ให้ขดลวดรีเลย์ทำงานได้ เมื่อเราให้อินพุตที่เข้ามาที่ขาเบสเป็นแรงดันไฟกระแสตรง  $+5 \text{ V}$  และเป็นแรงดันลอจิก "1" ของบัสข้อมูล และจากคู่มือของทรานซิสเตอร์เบอร์ 2SC1815 มีค่าของอัตราขยายกระแสหรือเบต้า ( $\beta$ ) เท่ากับ 120 เท่า และมีกระแสเอาต์พุตคอลเลคเตอร์สูงสุด ( $I_c \text{ max.}$ ) เท่ากับ  $400 \text{ mA}$



รูปที่ 3.6 แสดงวงจรขับรีเลย์ที่ใช้ทรานซิสเตอร์เบอร์ 2SC1815

เราสามารถคำนวณหาค่า  $R_b$  ได้ดังนี้

$$\text{จาก } \beta = I_{cmax.} / I_{bmax.}$$

$$\text{จะได้ } 120 = (4 \cdot 10^{-3}) / I_b$$

$$I_{bmax} = 3.33 \text{ mA}$$

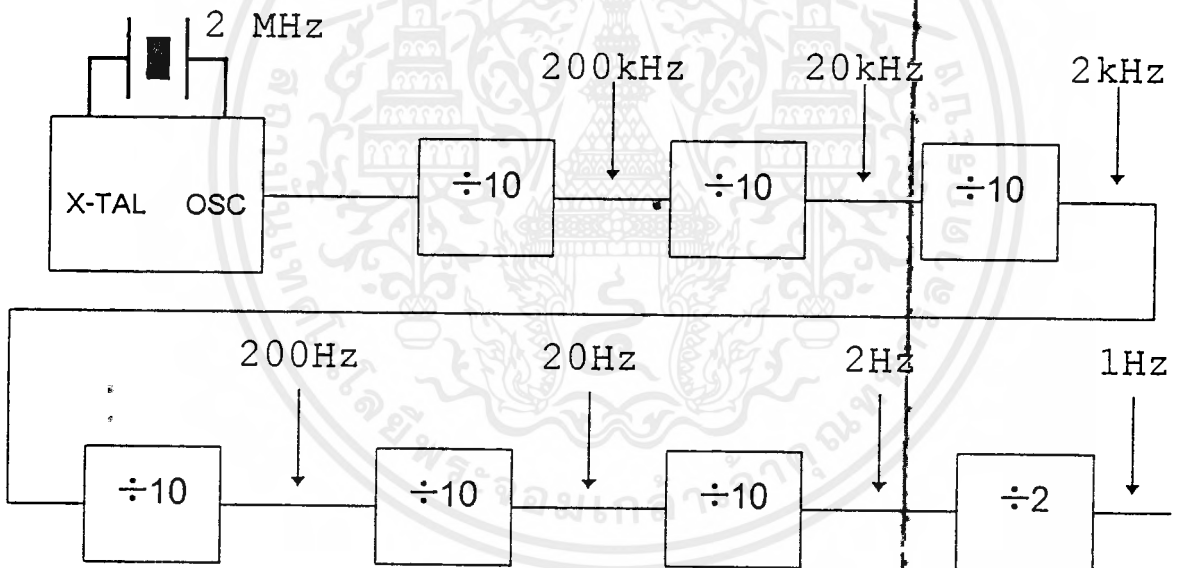
$$\text{ดังนั้น } R_B = V_{in} / I_{bmax.} = 5 / 3.33 \text{ mA} = 1.5 \text{ K}$$

เราจึงเลือกใช้ค่า  $R_B = 1.2 \text{ K}$

### 3.3 การออกแบบวงจรนับ

#### 3.3.1 ออกแบบวงจรฐานเวลา 1 kHz และสัญญาณควบคุมการนับ

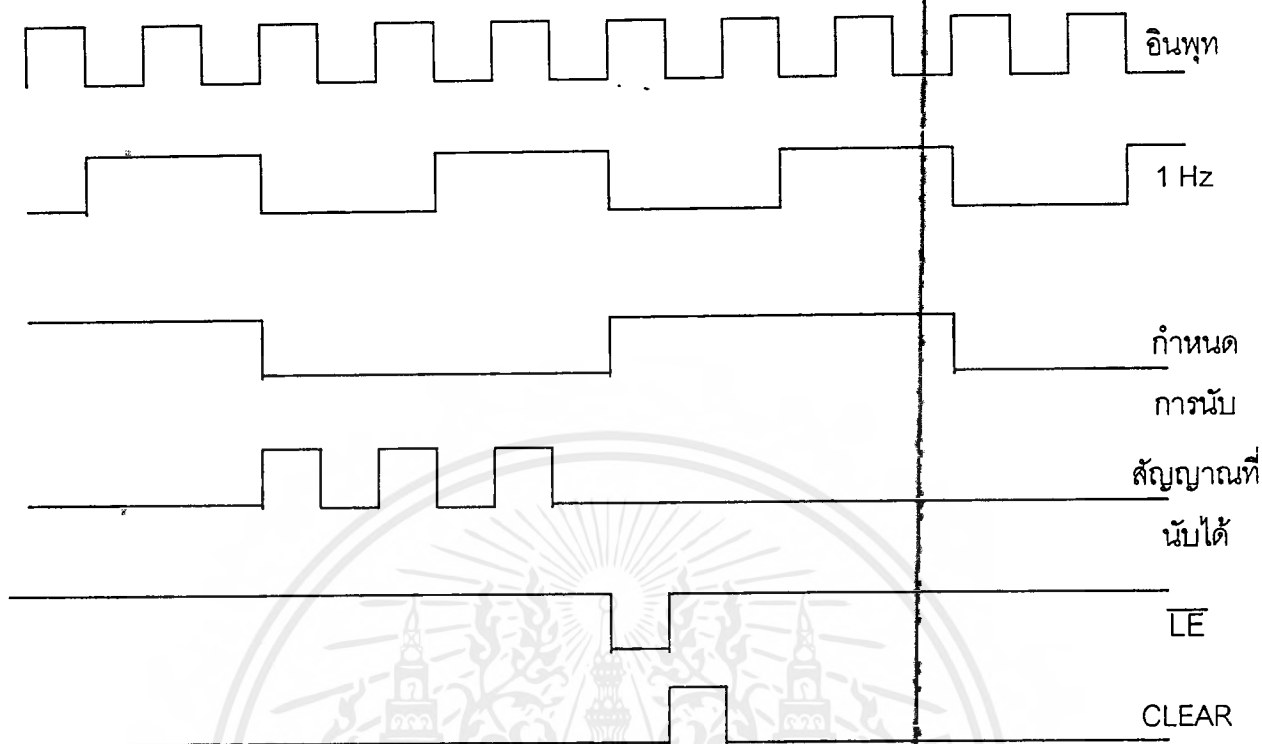
วงจรรฐานเวลา 1 Hz วงจรรฐานเวลา 1 Hz สามารถสร้างได้โดยใช้ คริสตัลค่า 2 MHz ต้องหาความถี่ที่เหลือเพียง 1 Hz เพื่อใช้เป็นฐานเวลาสำหรับ ปิด - เปิดเทปให้กับวงจรนับ เห็นได้ว่าต้องใช้วงจรหารจำนวนมากระดับล็อกไดอะแกรม จึงจำเป็นต้องหาไอซีที่มีฟังก์ชันการหารค่ามากๆ อยู่ในตัวเดียวกัน เมื่อได้ความถี่อ้างอิงแล้วส่วนสัญญาณที่เหลือต้องสร้างขึ้นมาจาก ซึ่งสามารถทำได้ดังต่อไปนี้



รูปที่ 3.7 แสดงบล็อกไดอะแกรมของวงจรรฐานเวลา

ส่วนกำหนดการนับ (Dis) เป็นสัญญาณ ที่กำหนดช่วงเวลากการนับโดยให้มีช่วงการนับ 1 วินาทีและหยุดนับ 1 วินาที สัญญาณนี้สามารถสร้างได้โดยนำฐานเวลา 1 Hz ไปหาร 2 ซึ่งวงจรรนี้สร้างได้จากฟลิปฟลอป 1 ตัว โดยใช้ D ฟลิปฟลอปเบอร์ 7474 มาทำเป็นวงจร T ฟลิปฟลอป

สัญญาณเก็บค่าที่นับได้ (LE) สัญญาณนี้จะเกิดขึ้นหลังจากการนับเสร็จสิ้นลงแล้ว และจะทำงานที่ขอบขาขึ้นของสัญญาณ ในวงจรแลทซ์เก็บค่าจากตัวนับเพื่อไว้สำหรับนำไปแสดงผลต่อไป สัญญาณนี้สร้างได้จากวงจรโมโนสเตเบิลโดยนำสัญญาณดิสเอเบิลที่ขอบขาขึ้นเป็นสัญญาณทริก โดยความกว้างของพัลส์เอาท์พุทจะต้องเป็นพัลส์เล็กๆ ในที่นี้กำหนดให้มีขนาด 1 มิลลิวินาที เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับภารกิจงานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

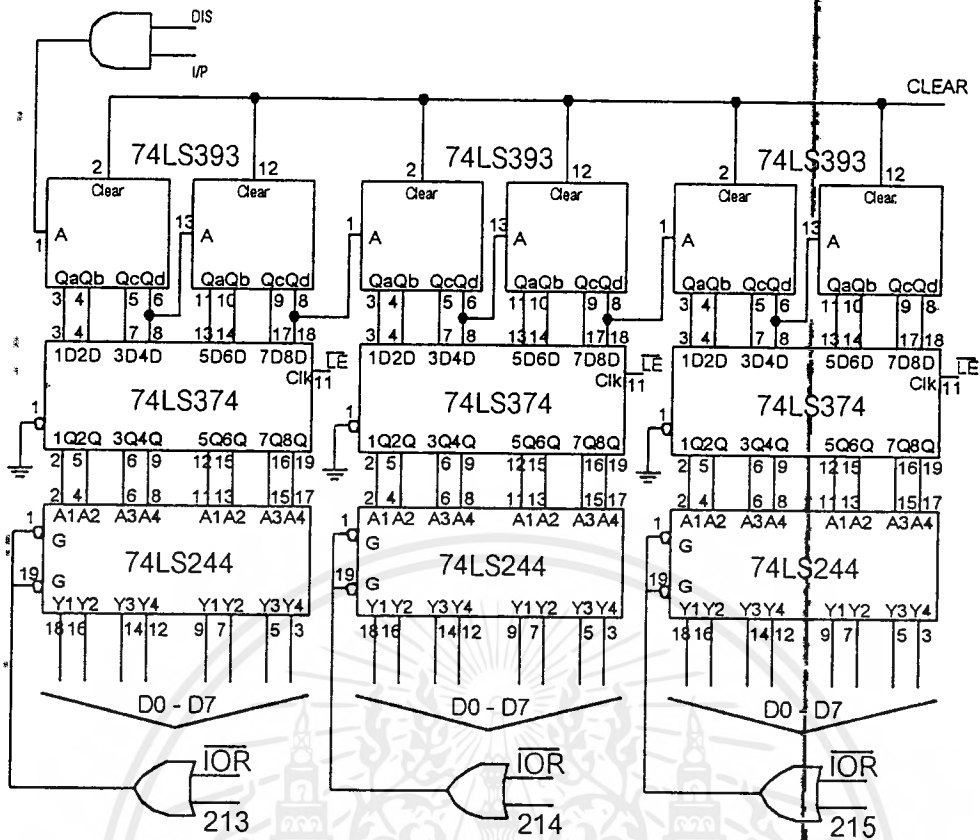


รูปที่ 3.8 แสดงไทม์มิงไดอะแกรมของวงจรนับความถี่

สัญญาณเคลียร์วงจรนับ (MR) จะเกิดขึ้นหลังจากการนับเสร็จสิ้นลงและหลังจากการเก็บค่าที่นับแล้วสัญญาณนี้ทำงานที่ ลอจิก "1" .เพื่อทำการเคลียร์ตัวนับให้เป็นศูนย์ทุกตัวและพร้อมที่จะเริ่มทำการนับในครั้งต่อไป สัญญาณนี้สร้างได้จาก วงจรโมโนสเตเบิล โดยนำสัญญาณจากขาแลทช์อินนาเบิลในช่วงขอบขาขึ้นมาเป็นตัวทริก ความกว้างของพัลส์เอาต์พุตจะมีขนาดเล็ก เช่นเดียวกับสัญญาณจากขาแลทช์ อินนาเบิล ดังนั้นจึงกำหนดให้มีขนาด 1 มิลลิวินาที เช่นกัน ไอซีเบอร์ 73123 มีวงจรโมโนสเตเบิลอยู่ 2 ชุด ภายในตัวเดียวกันพอดี จึงสามารถสร้างวงจรกำเนิดสัญญาณอินนาเบิลและสัญญาณรีเซตวงจรควบคุมการนับเป็นดังรูปที่ 3.5

### 3.3.2 วงจร COUNTER

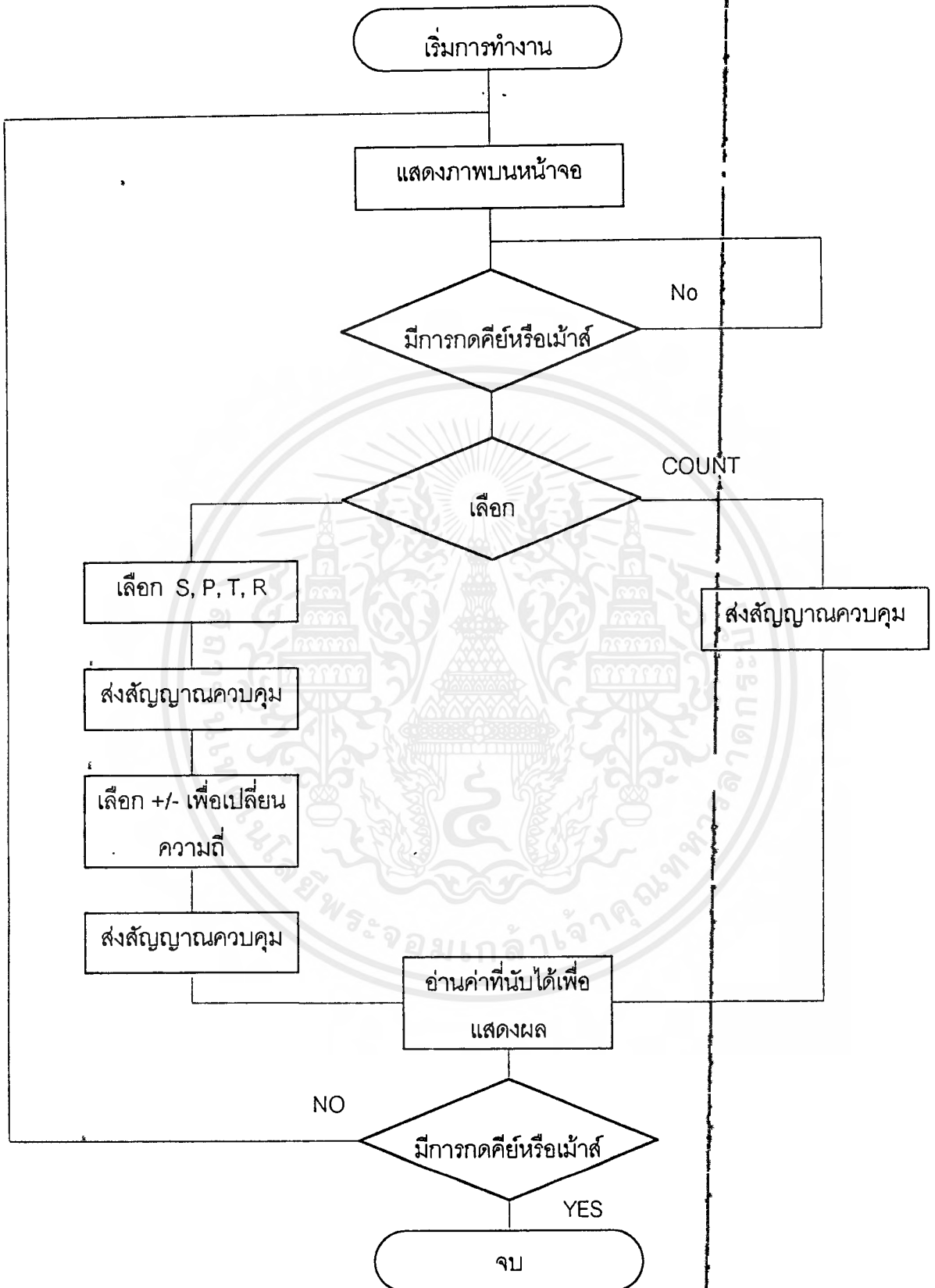
ออกแบบโดยใช้ IC TTL เบอร์ 74LS 393 ซึ่งเป็นวงจรนับแบบไบนารีขนาด 4 บิต 2 วงจรภายในชิปเดียว มาต่ออนุกรมกัน 3 ชิป แล้วนำค่าที่ได้ไปแลทช์ไว้สำหรับการรอกการนำไปแสดงผล โดยใช้ IC TTL 74LS374 เป็นตัว Latch และใช้ IC TTL 74LS244 เป็น Buffer ซึ่งในการทำงานจริงจะมีการนำข้อมูลที่แลทช์ไว้ไปแสดงผลก่อน แล้วจึงมีการเคลียร์ เลขในแคานท์เตอร์ให้เป็นศูนย์ ( โดยใช้สัญญาณ Clear ) โดยจะทำการเป็นวงจรเช่นนี้ทุกๆรอบใน 1 วินาที วงจรที่ออกแบบเป็นดังรูปที่ 3.9



รูปที่ 3.9 แสดงวงจรนับ

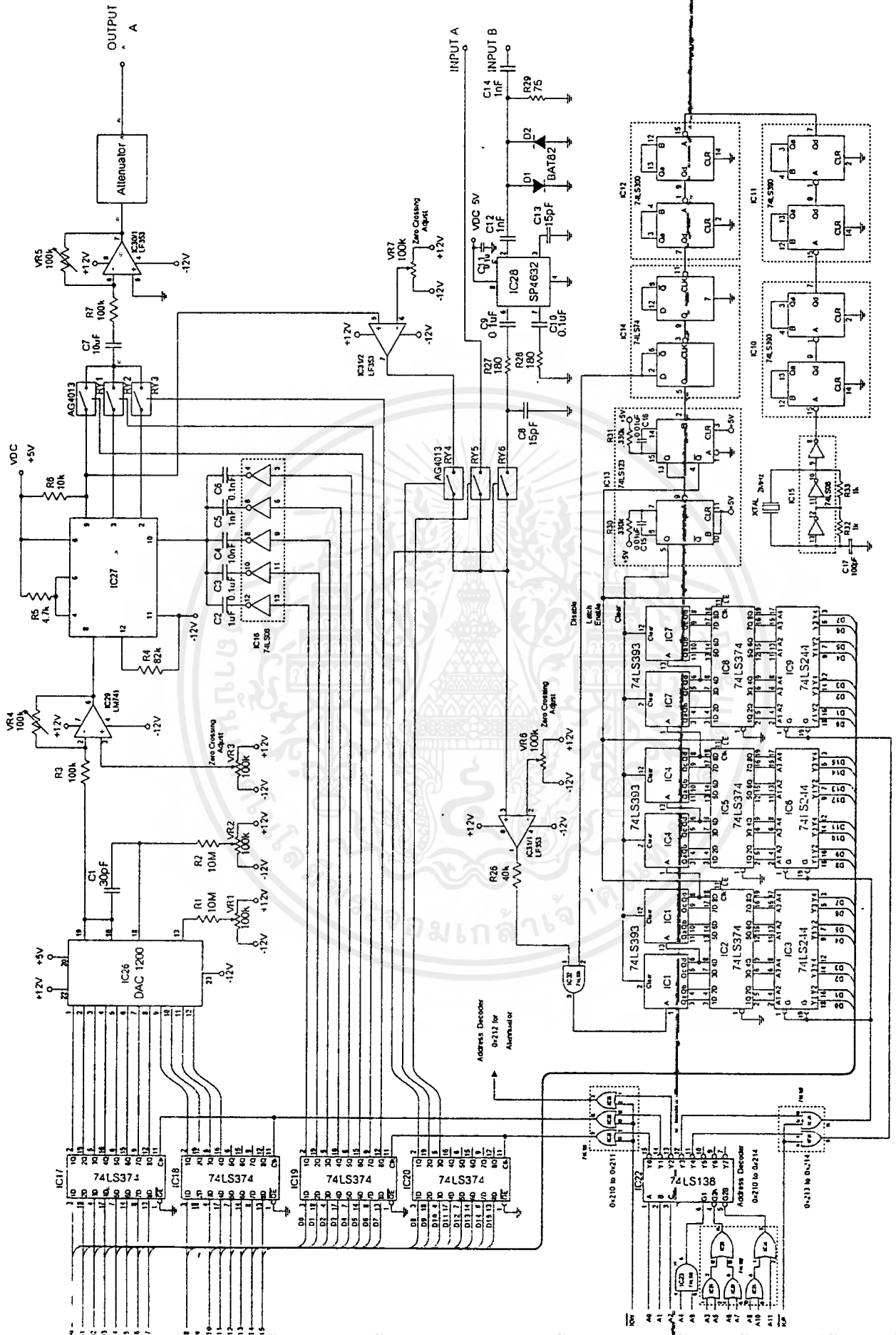
### 3.4 ออกแบบโปรแกรมควบคุมระบบ

โปรแกรมควบคุมระบบนี้เขียนด้วยภาษา C++ ซึ่งการทำงานนั้น เริ่มต้นด้วยการแสดงภาพของปุ่มควบคุมต่างๆของเครื่องนับความถี่และ ผลิตความถี่ออกทางหน้าจอคอมพิวเตอร์ ซึ่งในการใช้งานนั้น จะสามารถทำได้ทั้งทางคีย์บอร์ดและเมาส์ โดยโปรแกรมจะทำการตรวจสอบการเลือกใช้งานว่าเป็นเครื่องนับหรือเป็นเครื่องผลิตความถี่ ซึ่งถ้าเป็นเครื่องนับความถี่โปรแกรมก็จะตรวจสอบอีกว่าต้องการเป็นสัญญาณชาน์น, สัญญาณสามเหลี่ยมหรือ สัญญาณสี่เหลี่ยม โดยสามารถเปลี่ยนความถี่ได้ด้วยการกดปุ่ม + หรือ - ความถี่ที่ได้จะแสดงผลที่หน้าจอด้วย แต่ถ้าเลือกใช้งานเป็นเครื่องนับความถี่โปรแกรมจะส่งสัญญาณควบคุมให้วงจรนับความถี่ที่เข้ามาจากภายนอกแล้วนำค่าที่ได้ไปแสดงผลออกทางหน้าจอเช่นเดียวกัน ดังผังการทำงานงานในรูปที่ 3.10



รูปที่ 3.10 แสดงผังการทำงานในส่วนของซอฟต์แวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 แสดงวงจรรวม

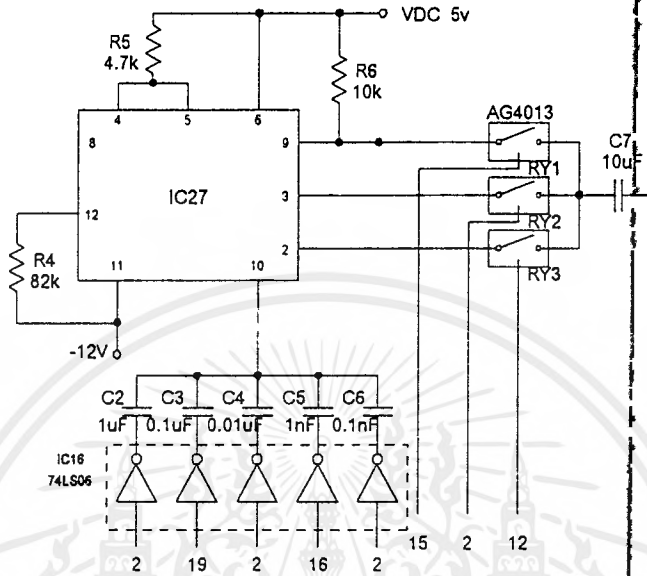
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

## การทดลองและผลการทดลอง

## 4.1 ขั้นตอนการทดลอง

## 1. วงจรในส่วนของภาคกำเนิดความถี่



รูปที่ 4.1 แสดงวงจรกำเนิดความถี่ที่ใช้ทำการทดลอง

2. นำแรงดัน +Vc ต่อเข้ากับขา 8 และใช้ VR ต่อเข้ากับขา 8 ด้วยเพื่อปรับเปลี่ยนความถี่ในช่วงของค่า C ที่เลือกใช้
3. เลือกย่านการวัดโดยการปรับเปลี่ยนค่าของ C และปรับ VR ให้ได้ตามค่าแรงดันที่ต้องการเพื่อทำการพิจารณาว่าในค่า C ที่ทำการเลือกใช้นั้นสามารถผลิตความถี่สูงสุดและต่ำสุดเท่าไร
4. บันทึกผลการทดลอง ลงในตารางที่ 4.1
5. เปลี่ยนค่า C ไปเรื่อยๆ แล้วทำการบันทึกผลการทดลองอีกครั้งหนึ่ง

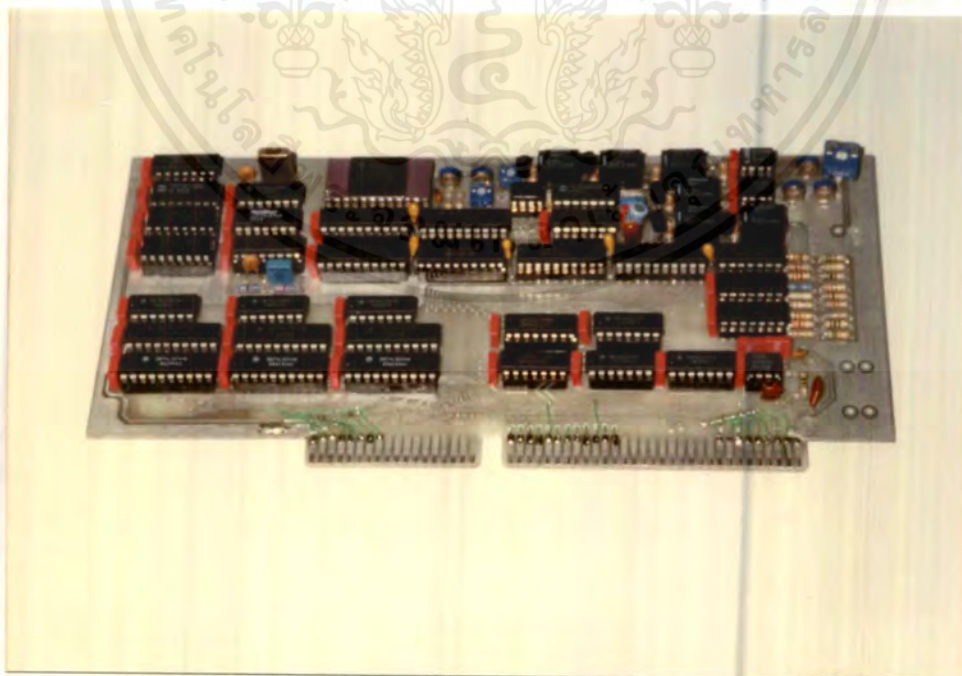
Capacitor / Voltage	5 V	4 V	3 V	2 V	0.5 V
1 uF	5.25 Hz	31 Hz	52.6 Hz	75.3 Hz	102 Hz
0.1 uF	76.7 Hz	290 Hz	552 Hz	771 Hz	1.07 Hz
10 nF	1.12 Hz	3 kHz	5.2 kHz	6.93 kHz	9.71 kHz
1 nF	7.35 kHz	21.7 kHz	39.7 kHz	52.3 kHz	70.1 kHz
0.1 nF	21.7 kHz	68.8 kHz	121 kHz	176 kHz	214 KHz

ตารางที่ 4.1 แสดงการต่อหลอดวงจรถ้าเน็ดความถี่

#### 6. พิจารณาความถี่สูงสุดและต่ำสุดที่ใช้ได้ในแต่ละย่านความถี่

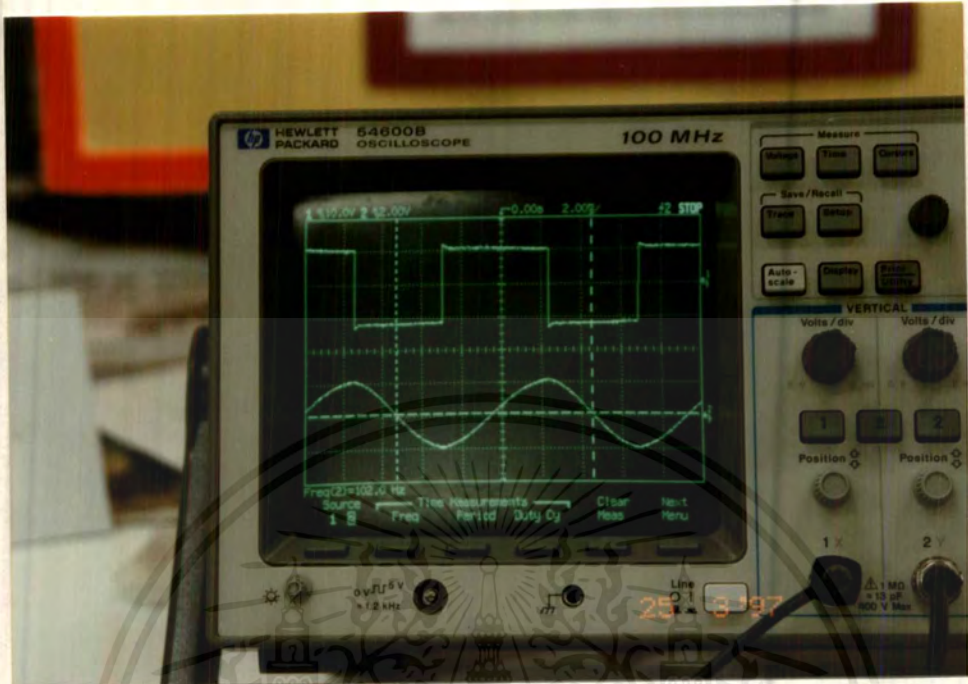
	ความถี่ต่ำสุดที่ผลิตได้	ความถี่สูงสุดที่ผลิตได้
C2 1 uF	5.25 Hz	102 Hz
C3 0.1 uF	76.7 Hz	1.07 Hz
C4 10 nF	1.12 Hz	9.71 kHz
C5 1 nF	7.35 kHz	70.1 kHz
C6 0.1 nF	21.7 kHz	214 KHz

ตารางที่ 4.2 แสดงค่าความถี่สูงสุด - ต่ำสุดในแต่ละย่าน

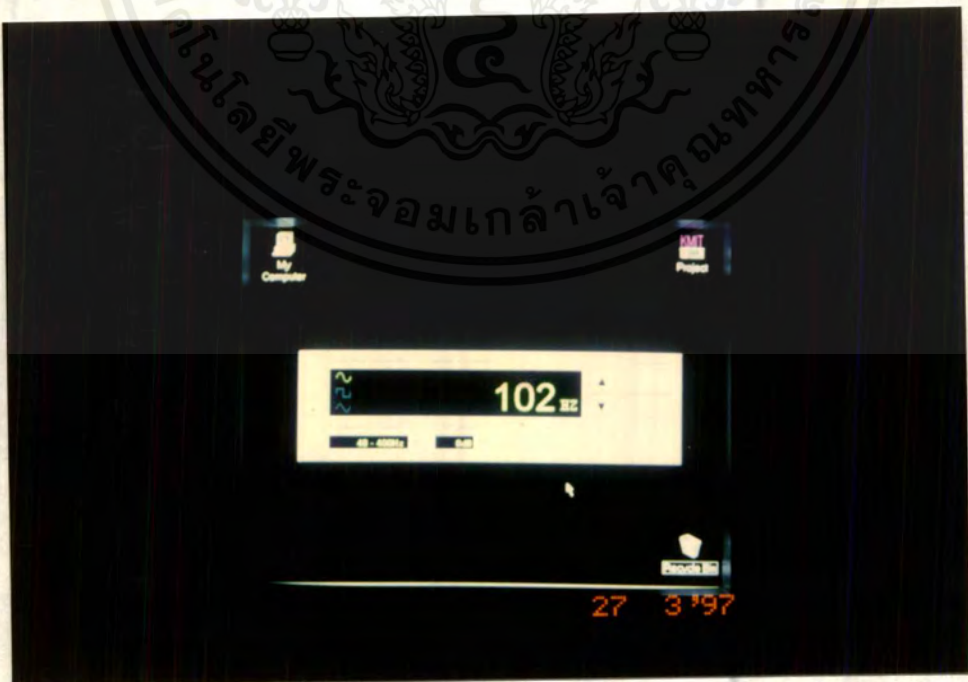


รูปที่ 4.2 แสดงการ์ดกำเนิดความถี่และนับความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

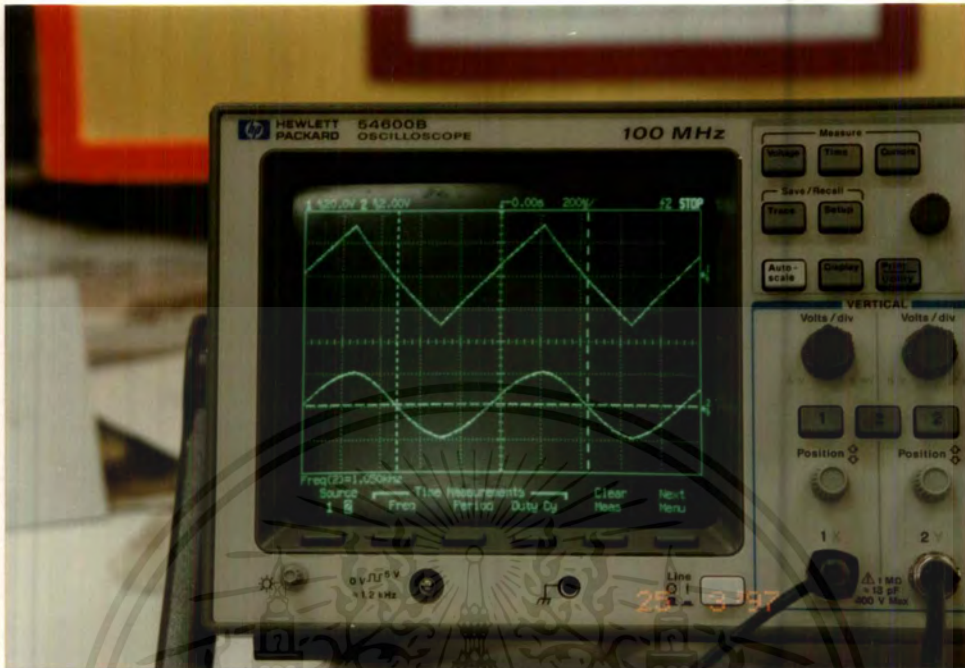


รูปที่ 4.3 แสดงรูปสัญญาณสี่เหลี่ยมและสัญญาณไซน์ความถี่ 102.0 Hz

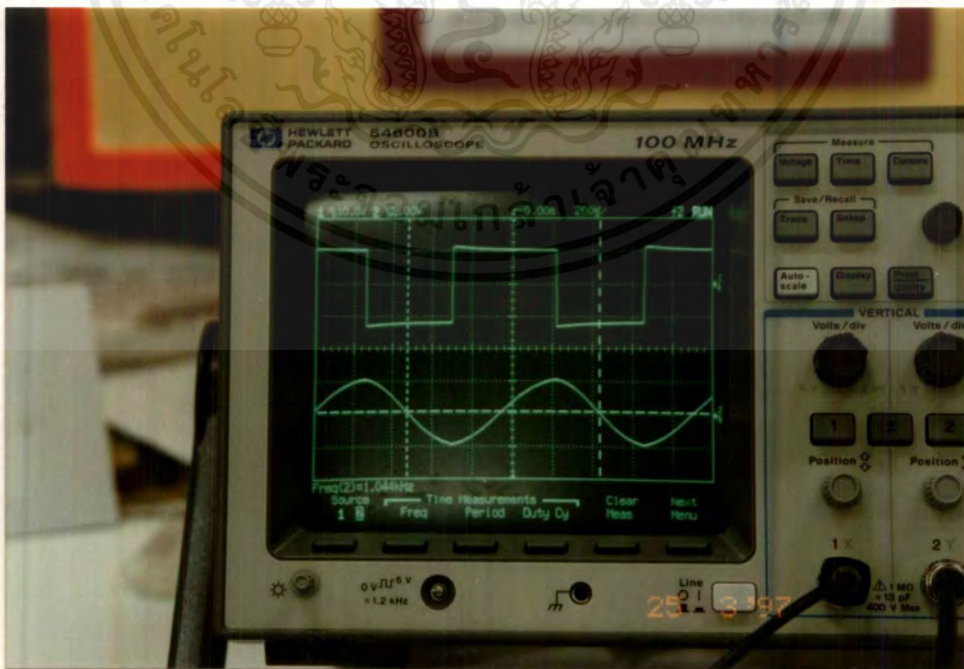


รูปที่ 4.4 แสดงผลทางหน้าจอของสัญญาณไซน์ความถี่ 102.0 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงรูปสัญญาณสามเหลี่ยมและสัญญาณไซน์ความถี่ 1.05 kHz



รูปที่ 4.6 แสดงรูปสัญญาณสี่เหลี่ยมและสัญญาณไซน์ความถี่ 1.044 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

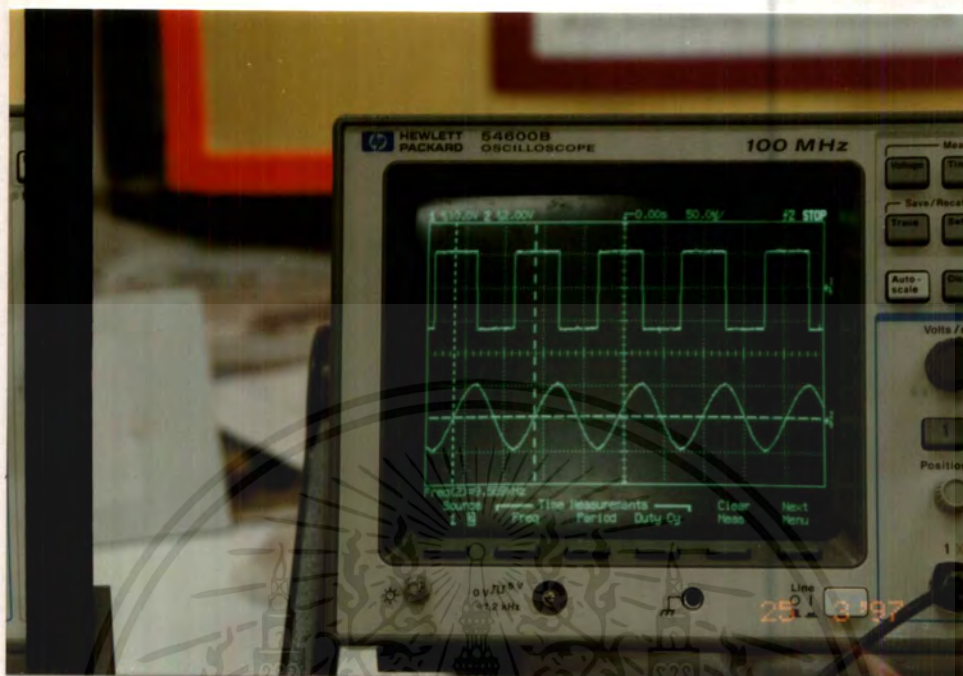


รูปที่ 4.7 แสดงผลหน้าจอของสัญญาณไซน์ความถี่ 1.056 kHz

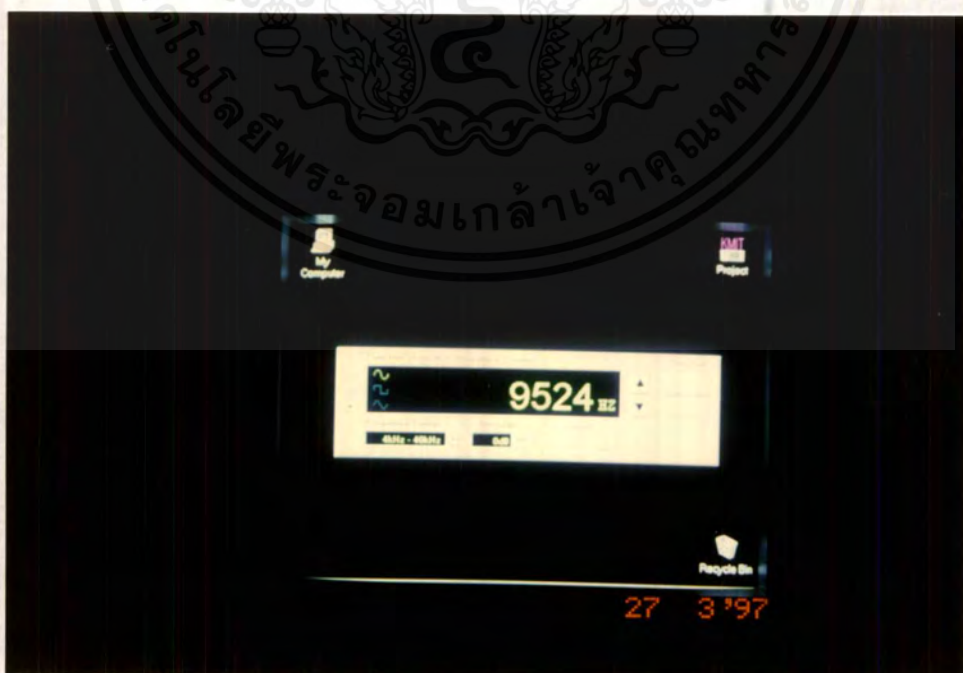


รูปที่ 4.8 แสดงรูปสัญญาณตามเหลี่ยมและสัญญาณกันขายน้ความถี่ 9.615 kHz

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนด้วยกฎหมายของศูนย์วิจัยและโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

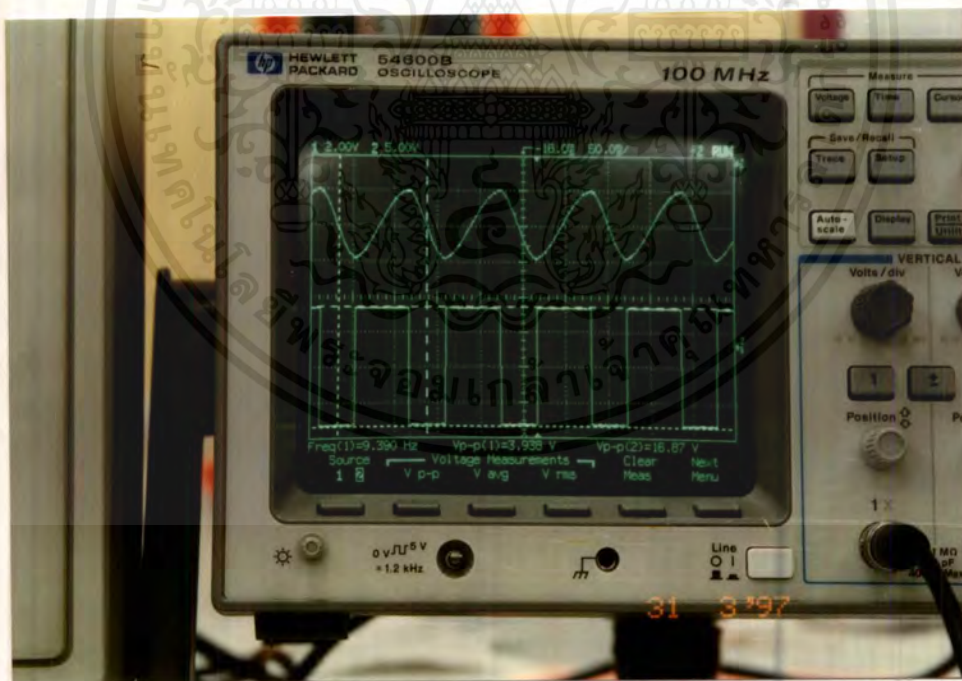
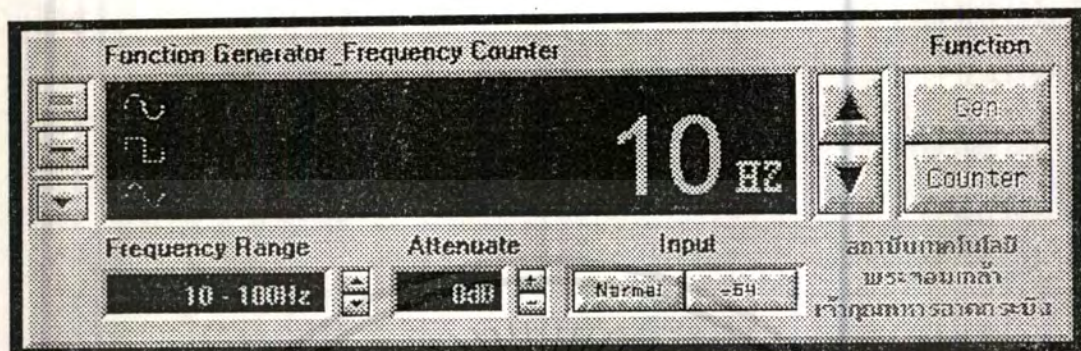


รูปที่ 4.9 แสดงรูปสัญญาณสี่เหลี่ยมและสัญญาณไซน์ความถี่ 9.569 kHz



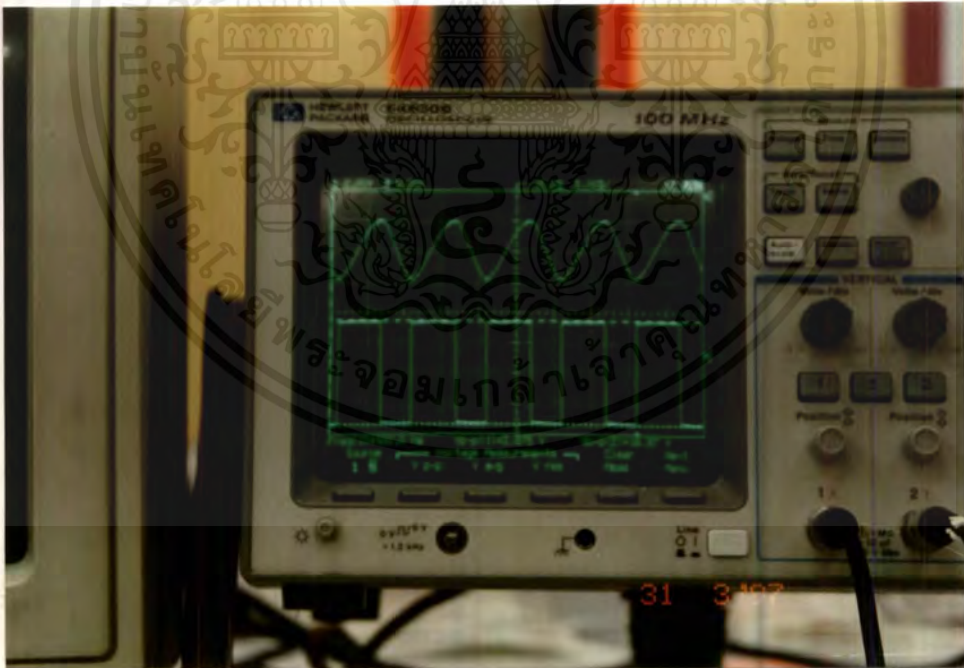
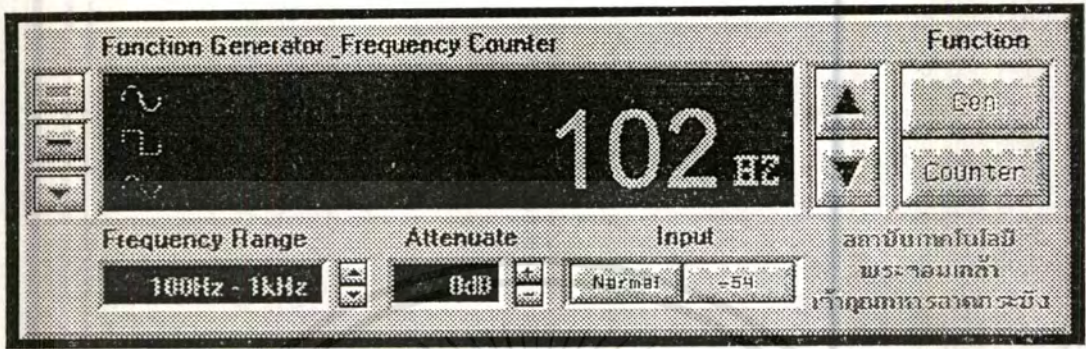
รูปที่ 4.10 แสดงหน้าจอของสัญญาณไซน์ความถี่ 9.524 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 10 Hz  
 มีค่าจริง = 9.390 Hz      มีค่าผิดพลาด 6.1%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

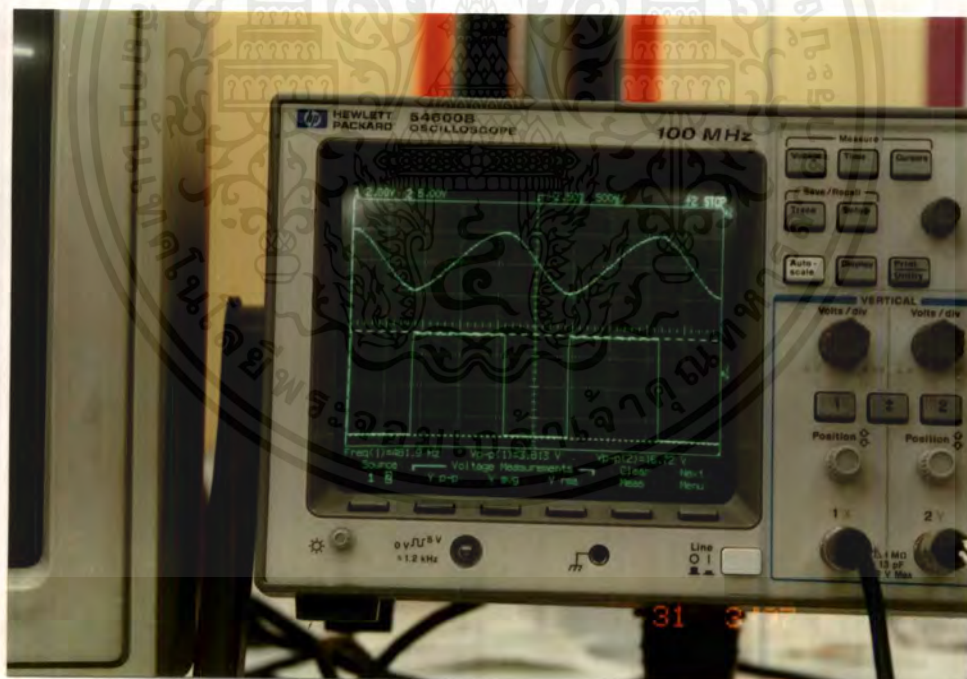
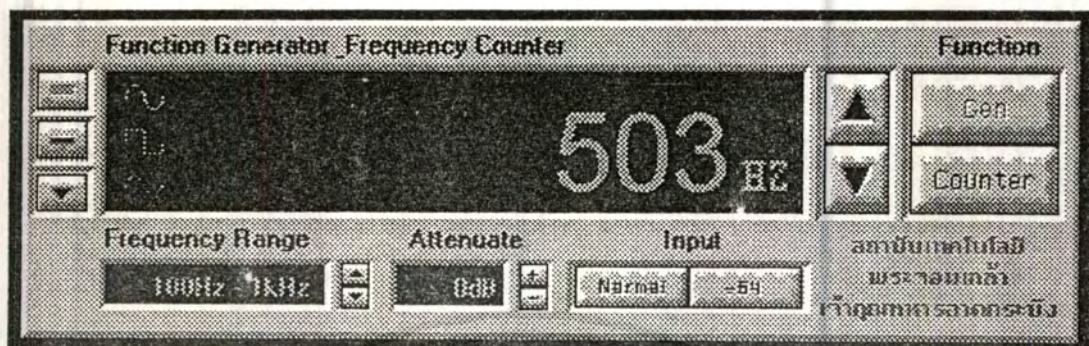


รูปที่ 4.12 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 102 Hz

มีค่าจริง = 100 Hz

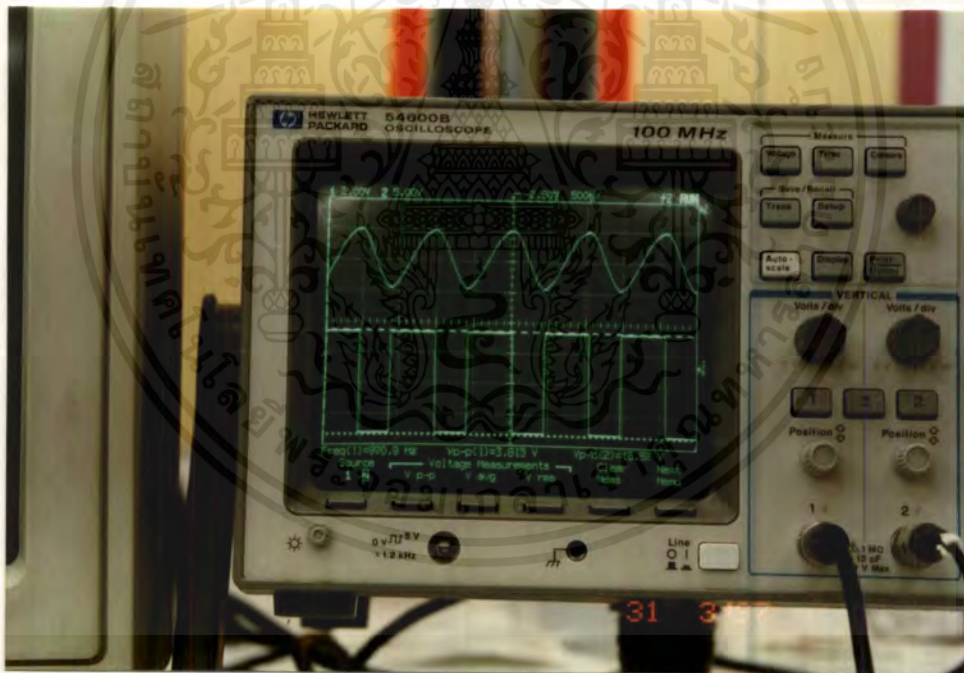
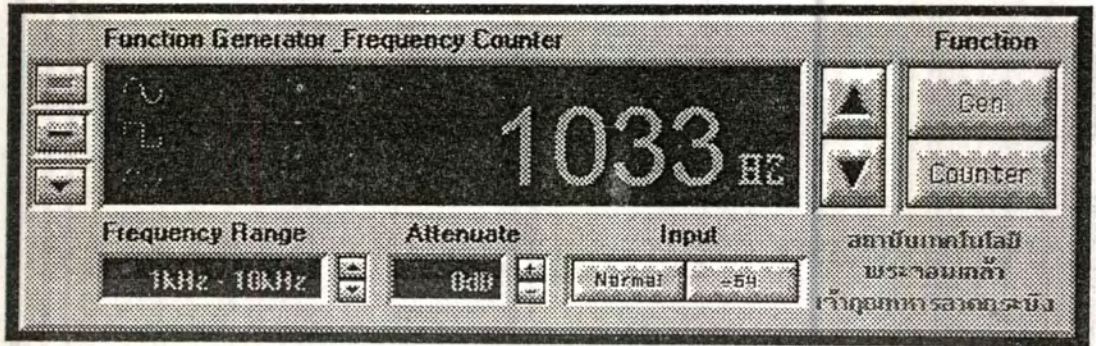
มีค่าผิดพลาด 2%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



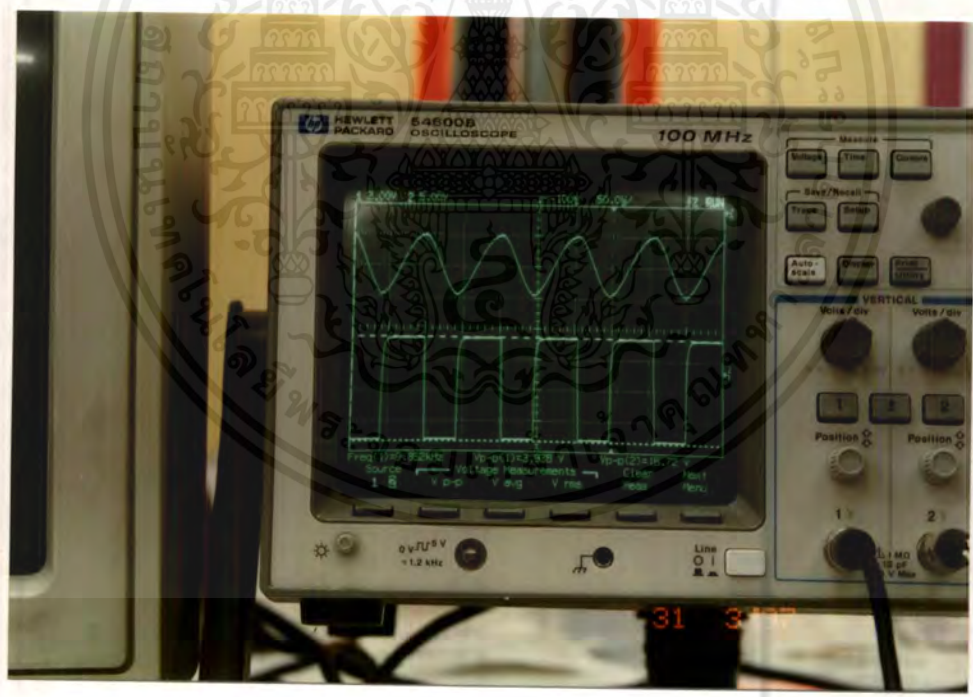
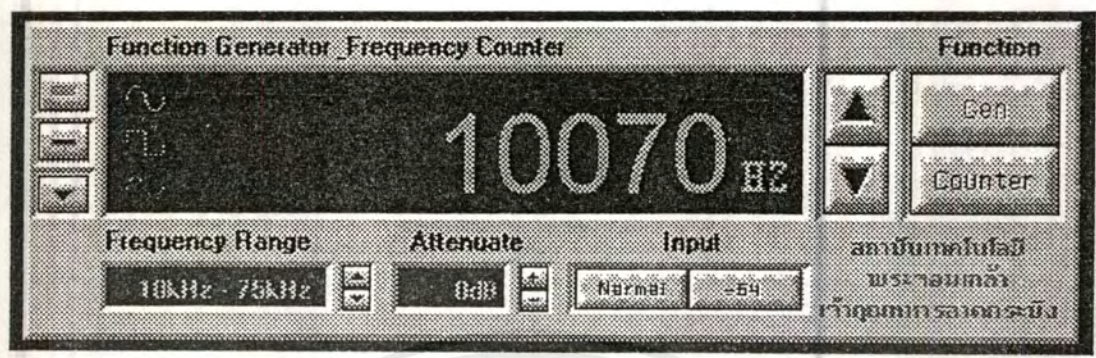
รูปที่ 4.13 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 503 Hz  
 มีค่าจริง = 481.9 Hz      มีค่าผิดพลาด 4.195%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



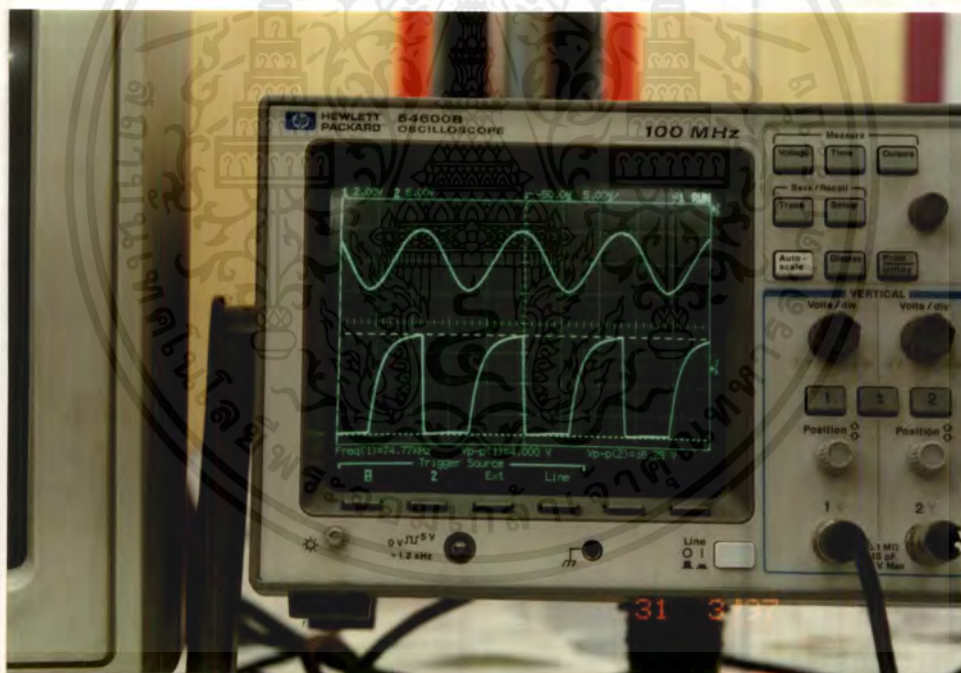
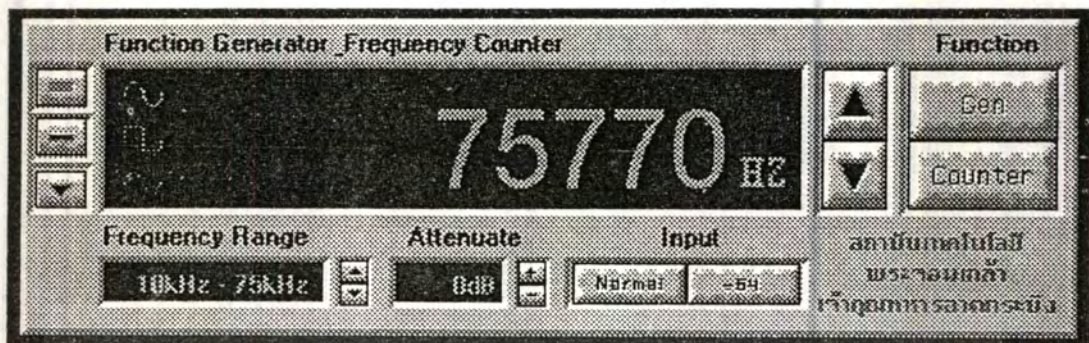
รูปที่ 4.14 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 1033 Hz  
มีค่าจริง = 970.9 Hz      มีค่าผิดพลาด 6.01%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 10070 Hz  
 มีค่าจริง = 9.852 kHz      มีค่าผิดพลาด 2.16%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 75770 Hz  
 มีค่าจริง = 74.77 kHz      มีค่าผิดพลาด 1.31%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

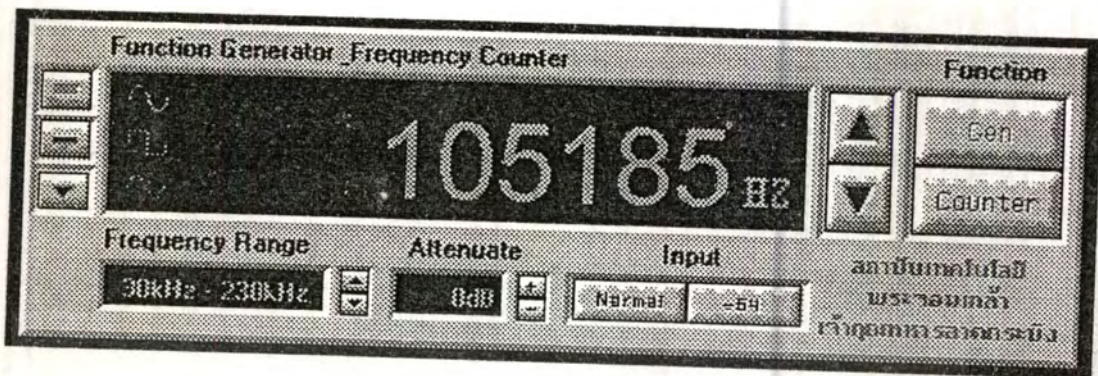


รูปที่ 4.17 แสดงการวัดค่าสัญญาณจากฟังก์ชันเจนเนอเรเตอร์ความถี่ 10 kHz  
วัดค่าได้ 10.002 kHz      ผิดพลาด 0.02%



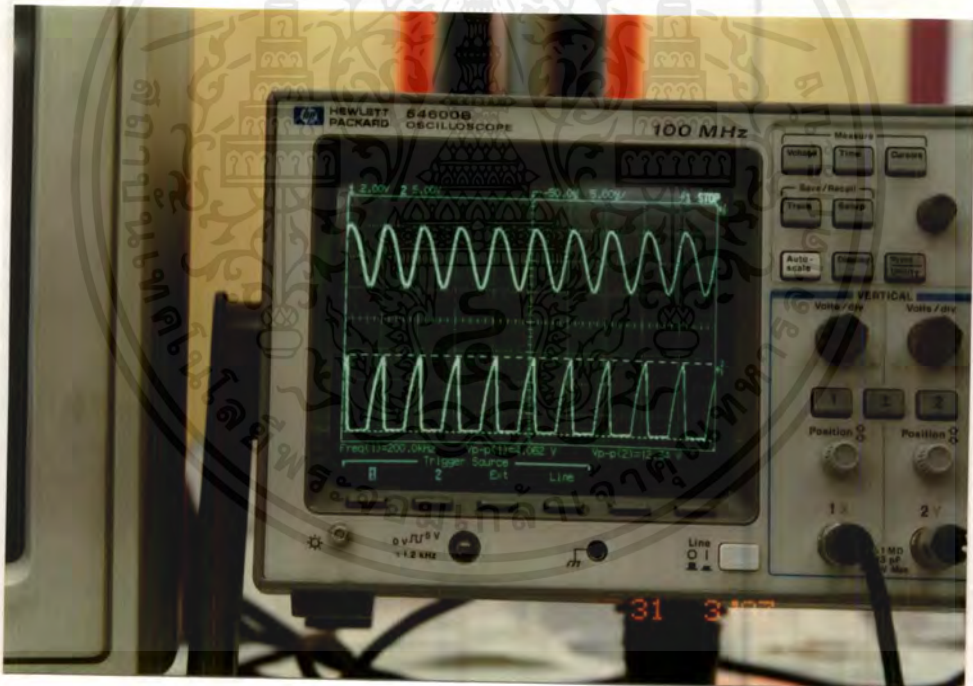
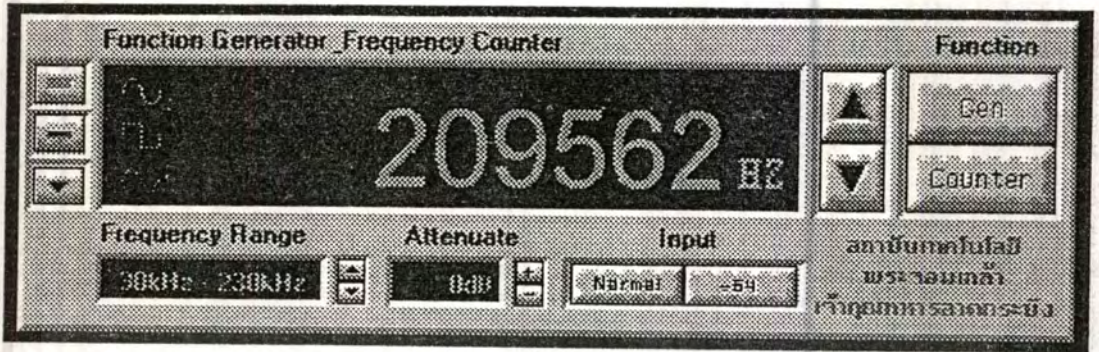
รูปที่ 4.18 แสดงการวัดค่าสัญญาณจากฟังก์ชันเจนเนอเรเตอร์ความถี่ 100 kHz  
วัดค่าได้ 100.013 kHz      ผิดพลาด 0.013%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 105.185 KHz  
มีค่าจริง = 105.3 KHz      มีค่าผิดพลาด 0.109 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 แสดงรูปสัญญาณที่ได้เมื่อสร้างสัญญาณขนาดความถี่ 209.562 kHz  
มีค่าจริง = 200.0 kHz      มีค่าผิดพลาด 4.562%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

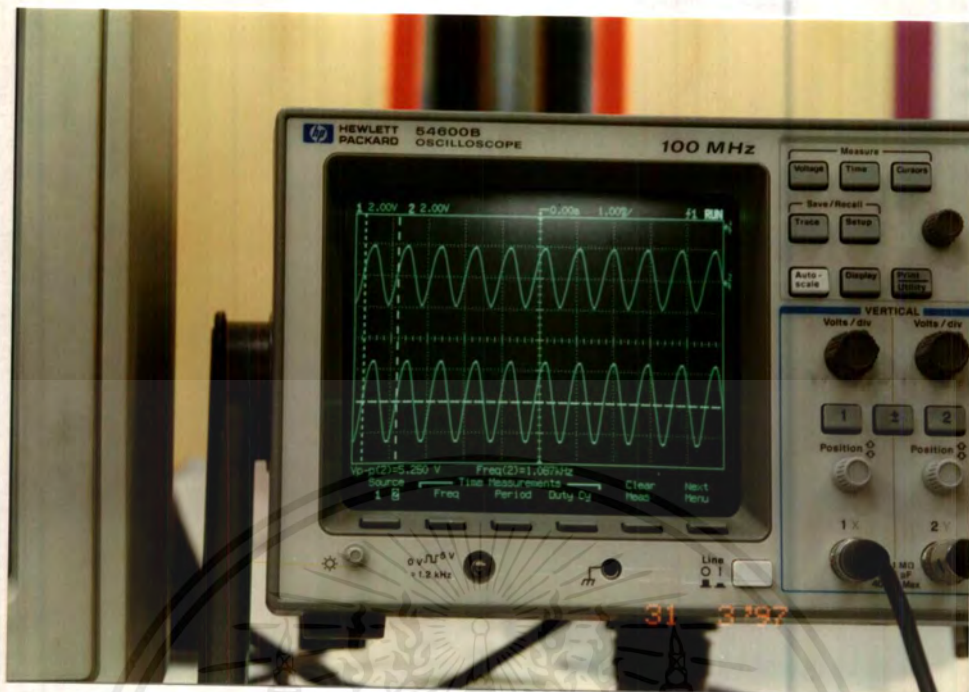


รูปที่ 4.21 แสดงการวัดค่าสัญญาณจากฟังก์ชันเจนเนอเรเตอร์ความถี่ 1 MHz  
วัดค่าได้ 1.000133 MHz ผิดพลาด 0.000133%

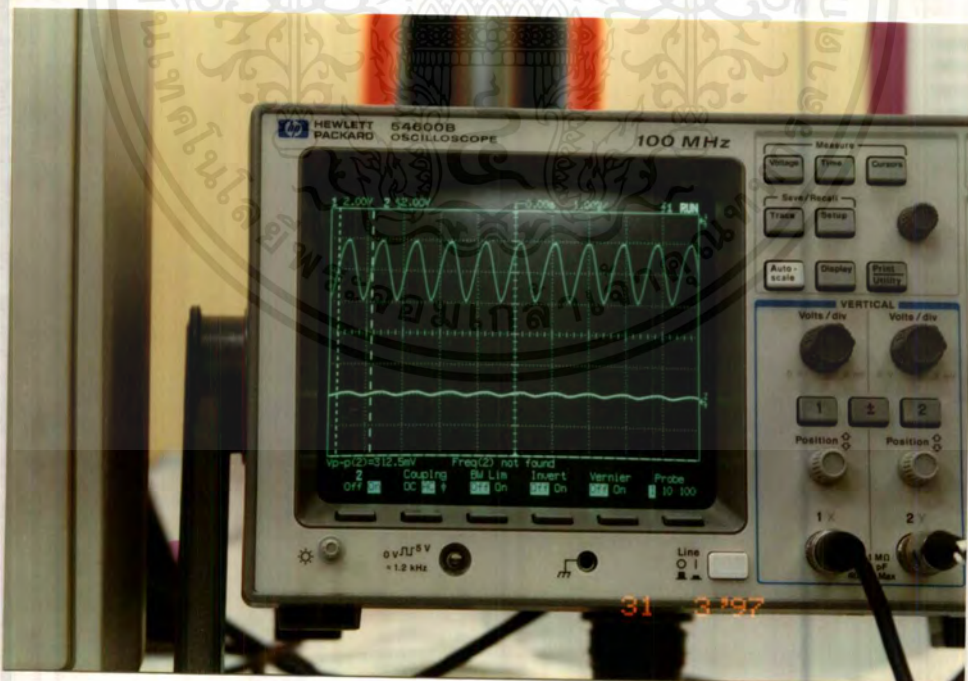


รูปที่ 4.22 แสดงการวัดค่าสัญญาณจากฟังก์ชันเจนเนอเรเตอร์ความถี่ 15 MHz  
วัดค่าได้ 15.003953 MHz ผิดพลาด 0.02635%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.23 แสดงการเปรียบเทียบสัญญาณเมื่อไม่มีการลดทอนสัญญาณ  
(Attenuator = 0 dB)



รูปที่ 4.24 แสดงการเปรียบเทียบสัญญาณเมื่อไม่มีการลดทอนสัญญาณมากที่สุด  
(Attenuator = -15 dB)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5 การใช้งานและติดตั้ง

### 5.1 การติดตั้งการ์ดกำเนิดความถี่และนับความถี่ (Installing)

ในคอมพิวเตอร์ PC ทุกเครื่องจะมีเมนบอร์ด (Main Board) เป็นส่วนประกอบที่สำคัญและถ้าหากจะต้องการให้คอมพิวเตอร์ทำงานนอกเหนือหน้าที่ จะต้องมีการเพิ่มเติมวงจรการทำงาน (Add On) หรือติดตั้งการ์ดเพิ่มเติม (Installing Expansion Card) ลงในสล롯ของเมนบอร์ดเพื่อให้สามารถทำงานตามที่ต้องการได้ ซึ่งสำหรับการ์ดนี้จะถูกติดตั้งลงในเมนบอร์ดแบบ ISA บัสโดยมีมีขั้นตอนการติดตั้งดังนี้

1. ปิดสวิทช์คอมพิวเตอร์ให้อยู่ที่ตำแหน่ง OFF
2. ถอดฝาเครื่องคอมพิวเตอร์ออก
3. นำการ์ดกำเนิดความถี่และนับความถี่ที่สร้างขึ้นเสียบลงในสลอต ISA AT-bus 16 bit
4. ไขน็อตล็อกการ์ดให้เรียบร้อยแล้วปิดฝา

### 5.2 การติดตั้งโปรแกรมใช้งาน (Software)

โปรแกรมที่ใช้สำหรับควบคุมการทำงานของการ์ดได้ถูกเขียนขึ้นด้วยภาษา C++ แล้วทำการคอมไพล์ SOURCE CODE เป็นไฟล์ PROJECT.EXE โดยสามารถใช้ในเครื่องที่เป็นรุ่น 286 ขึ้นไปและมีระบบปฏิบัติการวินโดวส์ตั้งแต่ 3.1 ซึ่งมีขั้นตอนการติดตั้งโปรแกรมดังนี้

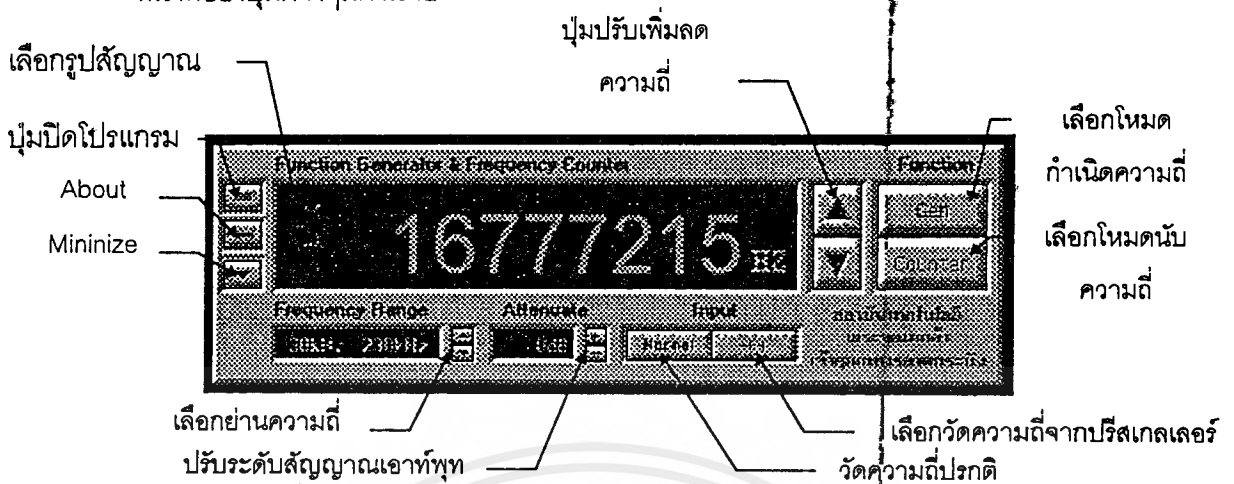
1. นำแผ่นดิสเกตที่มีไฟล์ PROJECT.EXE ใส่เข้าไปในช่องอ่านดิสไดรฟ์
2. เปิดเครื่องคอมพิวเตอร์และเข้าสู่ระบบปฏิบัติการ WINDOWS
3. เข้าโปรแกรม WINDOWS FILEMANAGER
4. รันไฟล์ PROJECT.EXE โดยทำการดับเบิลคลิกที่ไดรฟ์ A แล้วคลิกที่ไฟล์ PROJECT.EXE
5. หน้าจอแสดงรูปร่างหน้าตาของโปรแกรมควบคุมการทำงานที่เขียนขึ้น

### 5.3 การใช้งานการ์ดกำเนิดความถี่และนับความถี่

เนื่องจากรัดได้ถูกทำการออกแบบให้ทำงานได้ 2 โหมดคือกำเนิดความถี่และนับความถี่ ซึ่งสามารถเลือกโหมดการทำงานได้จากโปรแกรมการทำงาน โดยต่อ BNC CONNECTOR JACK ขั้วของการ์ดเข้ากับ BNC CONNECTOR PLUG ที่ต้องการใช้งาน

### 5.3.1 ส่วนต่างๆของโปรแกรม

หน้าที่ของปุ่มต่างๆมีดังนี้คือ



### 5.3.2 เมื่อต้องการให้กำเนิดความถี่

1. เลื่อน MOUSE POINTER ไปที่ปุ่ม GEN แล้วคลิก
2. เลื่อน MOUSE POINTER ไปที่ FREQUENCY RANGE แล้วกดปุ่มลูกศรขึ้นลงเพื่อเลือกเรนจ์ความถี่ที่ต้องการ
3. เลื่อน MOUSE POINTER ไปที่ สัญลักษณ์รูป WAVEFORM สัญญาณซายน์ สีเหลี่ยม และสามเหลี่ยม แล้วคลิก
4. เลือกความถี่ให้ละเอียดยิ่งขึ้นโดยกดปุ่มลูกศรขึ้น ลง ใกล้เคียงกับค่าตัวเลข
5. ปรับระดับความแรงของแอมพลิจูดสัญญาณที่จะนำไปใช้งานโดยการกดปุ่ม บวก ลบ ที่ Attenuator
6. นำสัญญาณออกไปใช้งาน

### 5.3.3 เมื่อต้องการให้นับความถี่

1. นำความถี่ที่ต้องการนับต่อเข้าที่ BNC CONNECTOR JACK ของการ์ด
2. เลื่อน MOUSE POINTER ไปที่ปุ่ม COUNTER แล้วคลิก
3. เนื่องจากรัดนี้สามารถนับความถี่ได้สูงสุดถึง 256 MHz ดังนั้นที่ความถี่สูงมาก ๆ ควรเลือก INPUT ให้หาร 64 โดยการกดปุ่ม /64 หรือถ้าไม่ต้องการหารให้กดปุ่ม NORMAL
4. อ่านค่าตัวเลขที่แสดงผล

## บทที่ 6 สรุปและวิจารณ์

### 6.1สรุปการทดลองเครื่องกำเนิดความถี่

หลังจากทำการวัดค่าความถี่ในย่านการกำหนดความถี่ต่างๆ แล้วจากผลการทดลองที่ได้ จะเห็นได้ว่าค่าของความถี่ ในค่าต่ำสุดของแต่ละค่านั้นมีค่าน้อยกว่าค่าที่กำหนดไว้จริงเล็กน้อย เช่นกัน นอกจากนี้ที่ย่านความถี่ A นั้นค่าสูงสุดที่เกิดขึ้นจากการทดลองจะมีค่าต่ำกว่าที่กำหนดไว้ 8/10 เท่าเนื่องจากอุปกรณ์ และที่ค่าความถี่สูงสุดมีความคลาดเคลื่อนเนื่องจากการต่อวงจรทดสอบใช้ VR ในการปรับแรงดันอินพุทซึ่งแตกต่างจากงานจริงที่ใช้ A/D ในการปรับแรงดันซึ่งจะให้ค่าที่ตรงไม่แกว่งไปในส่วนของรูปสัญญาณสี่เหลี่ยมที่ความถี่สูงจะเกิดความเพี้ยน เป็นรูปสี่เหลี่ยมคางหมู

### 6.2สรุปผลการทดลองเครื่องนับความถี่

จากผลการทดลองที่ได้จะเห็นว่า ความสามารถของวงจรมับความถี่มีค่าเป็นที่ใช้ได้แต่อย่างไรก็ตามที่ย่านการวัดความถี่ต่ำ ๆ จะมีข้อเสียอันเกิดจากเพาเวอร์ซัพพลายของเมนบอร์ดคอมพิวเตอร์เอง อันเนื่องมาจากเมนบอร์ดของบริษัทผู้ผลิตไม่ได้มาตรฐานที่ดีพอ แต่ในการใช้งานจริงได้ออกแบบการ์ดให้มีลายวงจรที่พอจะป้องกันสัญญาณรบกวนส่วนนี้ได้ สำหรับการวัดย่านความถี่สูงจะเพิ่มวงจรมัลติเพล็กซ์ด้วยเพื่อขยายย่านวัดความถี่ให้สูงขึ้น ในช่วงตั้งแต่ 10 MHz เป็นต้นไป

ภาคผนวก ก.  
โปรแกรมควบคุมภาษาซี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

project.h

produced by Borland Resource Workshop

```
#define IDC_FRAME1 100
#define IDC_FRAME2 101
#define IDC_FRAME3 102
#define IDC_FRAME4 103
#define IDC_FRAME5 104
#define IDC_FRAME6 105
#define IDC_FRAME7 106
#define IDC_FRAME8 107
#define IDC_FRAME9 108
#define IDC_FRAME10 109
#define IDC_FRAME11 110

#define IDC_SINE 111
#define IDC_SQUARE 112
#define IDC_TRI 113

#define IDC_UP 114
#define IDC_DOWN 115
#define IDC_RANGEUP 116
#define IDC_RANGEDOWN 117
#define IDC_AMPUP 118
#define IDC_AMPDOWN 119

#define IDC_GEN 120
#define IDC_COUNT 121
#define IDC_NORMAL 122
#define IDC_64 123

#define IDC_EXIT 124
#define IDC_CONTROL 125
#define IDC_MINIMIZE 126

#define IDC_DB 127
#define IDC_RANGE 128
#define IDC_DIGIT 129
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#define IDC_HZ 130
#define IDC_SHOW1 131
#define IDC_SHOW2 132
#define IDC_SHOW3 133
#define IDM_ABOUT 134
```

```
#define IDD_FRAME 135
#define IDD_TITLE 136
#define IDD_TITLE1 137
#define IDD_TITLE2 138
#define IDD_TITLE3 139
```

```
#define CURSOR1 140
#define CURSOR2 141
#define CURSOR3 142
#define CURSOR4 143
#define CURSOR5 144
#define CURSOR6 145
#define CURSOR7 146
#define CURSOR8 147
```

```
LRESULT CALLBACK WindowProc(HWND , UINT , WPARAM , LPARAM);
BOOL FAR PASCAL About(HWND , UINT , WPARAM , LPARAM );
long FAR PASCAL NewButtonWndProc(HWND , UINT, WPARAM , LPARAM );
```

```
BOOL InitApplication(HINSTANCE );
BOOL InitInstance(HINSTANCE ,int );
void InitControls (HWND , HINSTANCE );
void InitFrameRect (HWND , int , RECT *);
void DrawFrameMain (HDC, RECT *, HBRUSH);
void DrawFrame (HDC, RECT *, HBRUSH);
void Display_HZ(void);
void Display_Digit(PSTR);
int LoadProgramData(void);
int SaveProgramData (HWND);
```

PROJECT.rc

produced by Borland Resource Workshop

```
#include <windows.h>
```

```
#include "project.h"
```

```
Project DIALOG 0, 0, 295, 92
```

```
STYLE WS_POPUP | WS_CAPTION | WS_SYSMENU
```

```
CLASS "Project"
```

```
CAPTION "Frequency Counter & Function Generator"
```

```
FONT 8, "MS Sans Serif"
```

```
{
```

```
LTEXT "", IDC_FRAME1, 3, 14, 16, 13
```

```
LTEXT "", IDC_FRAME2, 3, 29, 16, 12
```

```
LTEXT "", IDC_FRAME3, 3, 43, 16, 13
```

```
LTEXT "", IDC_FRAME4, 223, 14, 20, 42
```

```
LTEXT "", IDC_FRAME5, 247, 14, 43, 42
```

```
LTEXT "", IDC_FRAME6, 153, 70, 66, 13
```

```
CONTROL "", IDC_FRAME7, "STATIC", SS_WHITEFRAME | WS_CHILD | WS_VISIBLE, 89, 70, 8, 13
```

```
CONTROL "", IDC_FRAME8, "STATIC", SS_WHITEFRAME | WS_CHILD | WS_VISIBLE, 139, 70, 8, 13
```

```
CONTROL "", IDC_FRAME9, "STATIC", SS_WHITEFRAME | WS_CHILD | WS_VISIBLE, 23, 14, 196, 42
```

```
LTEXT "", IDC_FRAME10, 23, 70, 62, 13
```

```
LTEXT "", IDC_FRAME11, 104, 70, 31, 13
```

```
CONTROL "", IDC_EXIT, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |  
WS_TABSTOP, 4, 15, 14, 11
```

```
CONTROL "", IDC_CONTROL, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |  
WS_TABSTOP, 4, 29, 14, 11
```

```
CONTROL "", IDC_MINIMIZE, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |  
WS_TABSTOP, 4, 44, 14, 11
```

```
CONTROL "", IDC_UP, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |  
WS_TABSTOP, 224, 15, 18, 20
```

```
CONTROL "", IDC_DOWN, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |  
WS_TABSTOP, 224, 35, 18, 20
```

```
CONTROL "", IDC_RANGEUP, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |  
WS_TABSTOP, 89, 70, 8, 7
```

```
CONTROL "", IDC_RANGEDOWN, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |  
WS_TABSTOP, 89, 77, 8, 7
```

```

CONTROL "", IDC_AMPUP, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 139, 70, 8, 7
CONTROL "", IDC_AMPDOWN, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 139, 77, 8, 7
CONTROL "", IDC_SINE, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 27, 17, 14, 10
CONTROL "", IDC_SQUARE, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 27, 30, 14, 10
CONTROL "", IDC_TRI, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 27, 43, 14, 10
CONTROL "", IDC_GEN, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 248, 15, 41, 20
CONTROL "", IDC_COUNT, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 248, 35, 41, 20
CONTROL "", IDC_NORMAL, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 154, 71, 32, 12
CONTROL "", IDC_64, "BUTTON", BS_OWNERDRAW | WS_CHILD | WS_VISIBLE | WS_GROUP |
WS_TABSTOP, 186, 71, 32, 12
LTEXT "Function Generator & Frequency Counter", -1, 23, 3, 131, 9
CTEXT "Function", -1, 254, 3, 30, 9
CTEXT "Input", -1, 172, 59, 30, 9
RTEXT "", IDC_RANGE, 25, 73, 57, 8
LTEXT "Frequency Range", -1, 23, 59, 59, 9
LTEXT "Attenuate", -1, 108, 59, 34, 9
RTEXT "", IDC_DB, 106, 73, 26, 8
RTEXT "", IDC_DIGIT, 47, 25, 151, 26
RTEXT "", IDC_HZ, 200, 37, 16, 14
CTEXT "สถาบันเทคโนโลยี", IDC_SHOW1, 223, 60, 66, 10
CTEXT "พระจอมเกล้า", IDC_SHOW2, 223, 69, 66, 10
CTEXT "เจ้าคุณทหารลาดกระบัง", IDC_SHOW3, 223, 78, 66, 10
}

```

AboutDlg DIALOG 0, 0, 188, 136

STYLE WS\_POPUP

FONT 8, "MS Sans Serif"

```

{
LTEXT "", IDD_FRAME, 12, 11, 164, 90
CTEXT "Function Generator & Frequency Counter", IDD_TITLE1, 14, 18, 160, 11
CTEXT "Copyright (c) 1997 by Gos", IDD_TITLE, 21, 35, 145, 13

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



PROJECT.DEF

NAME FUNCTION\_GENERATOR  
DESCRIPTION "Function Generator 1996 by GOS Project"  
EXETYPE WINDOWS  
STUB "WINSTUB.EXE"  
CODE PRELOAD MOVEABLE DISCARDABLE  
DATA PRELOAD MOVEABLE  
HEAPSIZE 16384  
STACKSIZE 8192



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include "windows.h"                PROJECT.CPP
#include <mem.h>
#include <io.h>
#include <dos.h>
#include "project.h"

HBITMAP hBitmapSine, hBitmapUnSine, hBitmapSineSelect;
HBITMAP hBitmapSineFocus, hBitmapUnSineFocus;
HBITMAP hBitmapSquare ,hBitmapSquareSelect, hBitmapUnSquare;
HBITMAP hBitmapSquareFocus, hBitmapUnSquareFocus;
HBITMAP hBitmapTri ,hBitmapTriSelect, hBitmapUnTri;
HBITMAP hBitmapTriFocus, hBitmapUnTriFocus;
HBITMAP hBitmapPower, hBitmapPowerSelect;
HBITMAP hBitmapControl, hBitmapControlSelect;
HBITMAP hBitmapMinimize, hBitmapMinimizeSelect;
HBITMAP hBitmapRangeUp, hBitmapRangeUpSelect;
HBITMAP hBitmapRangeDown, hBitmapRangeDownSelect;
HBITMAP hBitmapAmpUp, hBitmapAmpUpSelect;
HBITMAP hBitmapAmpDown, hBitmapAmpDownSelect;
HBITMAP hBitmapUp, hBitmapUpSelect, hBitmapDown ,hBitmapDownSelect;
HBITMAP hBitmapCounter, hBitmapCounterSelect, hBitmapCounterOn;
HBITMAP hBitmapGen, hBitmapGenSelect, hBitmapGenOn;
HBITMAP hBitmapNormal, hBitmapNormalSelect, hBitmapNormalOn;
HBITMAP hBitmap64, hBitmap64Select, hBitmap64On;

HWND hWnd;
HINSTANCE hInstance;
static char szAppName[] = "Project";
char szIniFile[128]; // INI file name
int nWaveType;
int nFunctionType;
int nInputType;

int nResetWaveType = 0x71F;
int nSetSine = 0x20;
int nSetSquare = 0x40;
int nSetTri = 0x80;

```

```

int nResetRange = 0x7E0;
int nSetRange[] = {0x01, 0x02, 0x04, 0x08, 0x10};

int nResetInputType = 0xFF;
int nSetInput[] = {0x400, 0x100, 0x200};

int nOutputFrequency;
int nOutputControl;
int nOutputAmp;

int nOportFrequencyID = 0x210;
int nOportControllID = 0x211;
int nOportAmpID = 0x212;

int nIportHigh = 0x0213;
int nIportLow = 0x0214;

int nTemp;
int nRange;
unsigned uAmp;
int cxWindowPos, cyWindowPos;
FARPROC lpfnOldButtonWndProc[16];
FARPROC lpfnNewButtonWndProc;
RECT rectFrame[11];
char *szRange[] = { "8 - 40Hz ", "40 - 400Hz ", "400 - 4kHz ", "4kHz - 40kHz ",
                    "10kHz - 100kHz "};

char *szError[] = { "Error",
                    "There is not enough memory available",
                    "There are no timers available",
                    "This field does not contain a phone number",
                    "Unable to save program data to disk. You might be able to\
                    to correct the error by closing another program or\
                    freeing up some disk space before terminating WinDial. \
                    Do you still wish to quit?",
                    "Unable to open COMx",
                    "Unable to initialize COMx",

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        "Either your modem is off or there is no modem "\
        "connected to COMx",
        "Unable to transmit commands to the modem" );

```

```

int PASCAL WinMain (HINSTANCE hInst, HINSTANCE hPrevInstance,
                    LPSTR lpszCmdLine , int nCmdShow)
{
    hInstance = hInst;
    MSG msg;
    if(!hPrevInstance)
    if(!InitApplication(hInstance))
        return (FALSE);
    if(!InitInstance(hInstance, nCmdShow))
        return (FALSE);

    while (GetMessage(&msg, NULL, 0, 0))
    {
        if(hWnd == 0 || !IsDialogMessage(hWnd, &msg) || (msg.message == WM_SETFONT))
            DispatchMessage(&msg);
    }
    return msg.wParam;
}

BOOL InitApplication(HINSTANCE hInstance)
{
    WNDCLASS wc;

    wc.style=0;
    wc.lpfnWndProc=WindowProc;
    wc.cbClsExtra= 0;
    wc.cbWndExtra= DLGWINDOWEXTRA;
    wc.hInstance=hInstance;
    wc.hIcon= LoadIcon(hInstance,"ProjectIcon");
    wc.hCursor= LoadCursor(NULL, IDC_ARROW);
    wc.hbrBackground = NULL;
    wc.lpszMenuName = NULL;
//    wc.lpszClassName = szAppName;
    wc.lpszClassName = "ProjectNoTitle";

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        return (RegisterClass(&wc));
    }

BOOL InitInstance(HINSTANCE hInstance,int nCmdShow)
{
//  hWnd = CreateDialog(hInstance, szAppName, 0, NULL);
hWnd = CreateDialog(hInstance, "ProjectNoTitle", 0, NULL);
if(!hWnd)
    return (FALSE);
InitControls(hWnd, hInstance);
ShowWindow(hWnd, nCmdShow == SW_SHOWMAXIMIZED? SW_SHOW : nCmdShow);
UpdateWindow (hWnd);
return (TRUE);
}

void InitControls (HWND hWnd, HINSTANCE hInstance)
{
    int i;
    HWND hWndButton;

    for (i=0; i<11; i++)
        InitFrameRect (hWnd, IDC_FRAME1 + i, &rectFrame[i]);

    lpfnNewButtonWndProc = MakeProcInstance ((FARPROC)NewButtonWndProc
                                                , hInstance);

    for (i=0; i<16; i++){
        hWndButton = GetDlgItem(hWnd, IDC_SINE + i);
        lpfnOldButtonWndProc[i] = (FARPROC)GetWindowLong(hWndButton
                                                            ,GWL_WNDPROC);
        SetWindowLong (hWndButton, GWL_WNDPROC
                        ,(LONG)lpfnNewButtonWndProc);
    }
}

long FAR PASCAL NewButtonWndProc(HWND hwnd, UINT msg

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษ (WPARAM wParam, LPARAM lParam) ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if((msg == WM_KEYDOWN) && (GetKeyState (VK_SHIFT) >= 0) &&
(GetKeyState (VK_CONTROL) >= 0) && ((lParam & 0x20000000L)== 0)){
switch(wParam){
case VK_ESCAPE:
SendMessage(hWnd, WM_COMMAND, IDC_EXIT, 0L);
return 0;
case VK_PRIOR:
SendMessage(hWnd, WM_COMMAND, IDC_UP, 0L);
return 0;
case VK_NEXT:
SendMessage(hWnd, WM_COMMAND, IDC_DOWN, 0L);
return 0;
case 0X53:
SendMessage(hWnd, WM_COMMAND, IDC_SINE, 0L);
return 0;
case 0x73:
SendMessage(hWnd, WM_COMMAND, IDC_SINE, 0L);
return 0;
case 0x51:
SendMessage(hWnd, WM_COMMAND, IDC_SQUARE, 0L);
return 0;
case 0x71:
SendMessage(hWnd, WM_COMMAND, IDC_SQUARE, 0L);
return 0;
case 0x54:
SendMessage(hWnd, WM_COMMAND, IDC_TRI, 0L);
return 0;
case 0x74:
SendMessage(hWnd, WM_COMMAND, IDC_TRI, 0L);
return 0;
default:
return CallWindowProc(lpfnOldButtonWndProc[GetDlgCtrlID(hWnd) -
IDC_SINE],hWnd, msg, wParam, lParam);
}
}
}

```

```
return CallWindowProc(lpfnOldButtonWndProc[GetDlgCtrlID(hWnd) -
```

```
IDC_SINE],hwnd, msg, wParam, lParam);
```

```
}
```

```
void InitFrameRect(HWND hWnd, int nID, RECT *rect)
```

```
{
```

```
    GetWindowRect(GetDlgItem(hWnd, nID), rect);
```

```
    ScreenToClient(hWnd, (POINT FAR *)&rect->left);
```

```
    ScreenToClient(hWnd, (POINT FAR *)&rect->right);
```

```
    DestroyWindow(GetDlgItem(hWnd, nID));
```

```
}
```

```
/*
 * DrawFrame draws a recessed frame at the specified location. The frame's
 * background is painted with the specified brush.
```

```
*
```

```
* Input parameters:
```

```
*
```

```
* hdc = Device context handle
```

```
* rect = Pointer to RECT structure containing the frame's coordinates
```

```
* hBrush = Handle of brush used to paint the frame's background
```

```
*
```

```
* Returns:
```

```
*
```

```
* Nothing
```

```
*/
```

```
void DrawFrameMain (HDC hdc, RECT *rect, HBRUSH hBrush)
```

```
{
```

```
    HPEN hPen;
```

```
    FillRect (hdc, rect, hBrush);
```

```
    hPen = CreatePen (PS_SOLID, 1, RGB (128, 128, 128));
```

```
    SelectObject (hdc, GetStockObject (WHITE_PEN));
```

```
    MoveTo (hdc, rect->left, rect->bottom - 1);
```

```
    LineTo (hdc, rect->left, rect->top);
```

```
    LineTo (hdc, rect->right, rect->top);
```

```
    MoveTo (hdc, rect->left + 1, rect->bottom - 2);
```

```

LineTo (hdc, rect->left + 1, rect->top + 1);
LineTo (hdc, rect->right - 1, rect->top + 1);
MoveTo (hdc, rect->left + 2, rect->bottom - 3);
LineTo (hdc, rect->left + 2, rect->top + 2);
LineTo (hdc, rect->right - 2, rect->top + 2);
DeleteObject (SelectObject (hdc, hPen));
MoveTo (hdc, rect->right - 1, rect->top + 1);
LineTo (hdc, rect->right - 1, rect->bottom - 1);
LineTo (hdc, rect->left, rect->bottom - 1);
MoveTo (hdc, rect->right - 2, rect->top + 2);
LineTo (hdc, rect->right - 2, rect->bottom - 2);
LineTo (hdc, rect->left + 1, rect->bottom - 2);
MoveTo (hdc, rect->right - 3, rect->top + 3);
LineTo (hdc, rect->right - 3, rect->bottom - 3);
LineTo (hdc, rect->left + 2, rect->bottom - 3);
}

void DrawFrame (HDC hdc, RECT *rect, HBRUSH hBrush)
{
    HPEN hPen;

    FillRect (hdc, rect, hBrush);
    hPen = CreatePen (PS_SOLID, 1, RGB (128, 128, 128));
    SelectObject (hdc, hPen);
    MoveTo (hdc, rect->left, rect->bottom - 1);
    LineTo (hdc, rect->left, rect->top);
    LineTo (hdc, rect->right, rect->top);
    MoveTo (hdc, rect->left - 1, rect->bottom);
    LineTo (hdc, rect->left - 1, rect->top - 1);
    LineTo (hdc, rect->right + 1, rect->top - 1);
    MoveTo (hdc, rect->left - 2, rect->bottom + 1);
    LineTo (hdc, rect->left - 2, rect->top - 2);
    LineTo (hdc, rect->right + 2, rect->top - 2);
    DeleteObject (SelectObject (hdc, GetStockObject (WHITE_PEN)));
    MoveTo (hdc, rect->right - 1, rect->top + 1);
    LineTo (hdc, rect->right - 1, rect->bottom - 1);
    LineTo (hdc, rect->left, rect->bottom - 1);
}

```

```

MoveTo (hdc, rect->right , rect->top);
LineTo (hdc, rect->right , rect->bottom);
LineTo (hdc, rect->left - 1, rect->bottom);
MoveTo (hdc, rect->right + 1, rect->top - 1);
LineTo (hdc, rect->right + 1, rect->bottom + 1);
LineTo (hdc, rect->left - 2, rect->bottom + 1);
}

```

```
void Display_HZ(void)
```

```

{
RECT rect;
HFONT hFontOld,hWndFont;
HDC hdc;

hWndFont = CreateFont(24 , 0, 0, 0, 0, // specify pt size
                      0, 0, 0, 0, 0, 0, 0, "MS Serif"); // and face name only
GetWindowRect(GetDlgItem(hWnd, IDC_HZ),&rect);
ScreenToClient(hWnd, (POINT FAR *)&rect.left);
ScreenToClient(hWnd, (POINT FAR *)&rect.right);
hDC = GetDC(hWnd);
hFontOld = SelectObject(hDC, hWndFont);
SetTextColor (hDC, RGB (0, 255, 0));
SetBkColor (hDC, RGB (0, 0, 0));
DrawText(hDC, "HZ" ,2, &rect, DT_BOTTOM | DT_SINGLELINE | DT_LEFT);
SelectObject(hDC, hFontOld);
DeleteObject (hWndFont);
ReleaseDC(hWnd, hdc);
}

```

```
void Display_Digit(PSTR pszDIGIT)
```

```

{
RECT rect;
HFONT hFontOld,hWndFont;
HDC hdc;

```

```
hWndFont = CreateFont(60 , 0, 0, 0, 0, // specify pt size
```

เอกสารนี้เป็นเอกสารที่ 0, 0, 0, 0, 0, 0, 0, 0, "MS San Serif"); // and face name only ให้กลับไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

GetWindowRect(GetDlgItem(hWnd, IDC_DIGIT), &rect);
ScreenToClient(hWnd, (POINT FAR *)&rect.left);
ScreenToClient(hWnd, (POINT FAR *)&rect.right);
hDC = GetDC(hWnd);
hFontOld = SelectObject(hDC, hWndFont);
SetTextColor (hDC, RGB (0, 255, 0));
SetBkColor (hDC, RGB (0, 0, 0));
DrawText(hDC, pszDIGIT, lstrlen(pszDIGIT), &rect, DT_VCENTER | DT_SINGLELINE | DT_RIGHT);
SelectObject(hDC, hFontOld);
DeleteObject (hWndFont);
ReleaseDC(hWnd, hDC);
}

int LoadProgramData(void)
{
    HFILE hFile;
    char NEAR *npBuffer;
    UINT n;

    //Open PROJECT.INI and allocate a buffer in the local heap whose
    //size equals PROJECT.INI 's file size. Then read PROJECT.INI into
    //the buffer.

    if((hFile = _lopen (szIniFile, READ)) == HFILE_ERROR)
        return 2;
    n=(UINT) filelength ((int) hFile);

    if((npBuffer = (char NEAR *) LocalAlloc(LPTR, n)) == NULL){
        _lclose (hFile);
        return 1;
    }
    if(!_lread (hFile, npBuffer, n) == HFILE_ERROR){
        LocalFree((HLOCAL) npBuffer);
        _lclose (hFile);
        return 3;
    }
    _lclose (hFile);
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
//Transfer the program data from the buffer to local variables.
```

```
memcpy (&cxWindowPos, npBuffer, sizeof(int));
```

```
n = sizeof(int);
```

```
memcpy (&cyWindowPos, &npBuffer[n], sizeof(int));
```

```
n += sizeof(int);
```

```
memcpy (&nWaveType, &npBuffer[n], sizeof (int));
```

```
n += sizeof (int);
```

```
memcpy (&nFunctionType, &npBuffer[n], sizeof (int));
```

```
n += sizeof (int);
```

```
memcpy (&nInputType, &npBuffer[n], sizeof (int));
```

```
n += sizeof (int);
```

```
memcpy (&nRange, &npBuffer[n], sizeof (int));
```

```
n += sizeof (int);
```

```
memcpy (&nOutputFrequency, &npBuffer[n], sizeof (int));
```

```
n += sizeof (int);
```

```
memcpy (&uAmp, &npBuffer[n], sizeof (unsigned));
```

```
n += sizeof (unsigned);
```

```
LocalFree((HLOCAL) npBuffer);
```

```
return 0;
```

```
}
```

```
int SaveProgramData (HWND hwnd)
```

```
{
```

```
RECT rect;
```

```
HFILE hFile;
```

```
WINDOWPLACEMENT wp;
```

```
UINT nBufferSize; n;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

char NEAR *npBuffer;

//
// Initialize cxWindowPos and cyWindowPos with the window coordinates.
//
if (!IsIconic (hwnd)) {
    GetWindowRect (hwnd, &rect);
    cxWindowPos = rect.left;
    cyWindowPos = rect.top;
}
else {
    wp.length = sizeof (wp);
    GetWindowPlacement (hwnd, &wp);
    cxWindowPos = (wp.rcNormalPosition).left;
    cyWindowPos = (wp.rcNormalPosition).top;
}

//
// Allocate a buffer in the local heap and copy the program data to
// the buffer in the format in which it will be written to disk.
//

nBufferSize = (4 * sizeof (int))+sizeof(unsigned);

if ((npBuffer = (char NEAR *) LocalAlloc (LPTR, nBufferSize)) == NULL)
    return 1;

memcpy (npBuffer, &cxWindowPos, sizeof (int));
n = sizeof (int);

memcpy (&npBuffer[n], &cyWindowPos, sizeof (int));
n += sizeof (int);

memcpy (&npBuffer[n], &WaveType, sizeof (int));
n += sizeof (int);

memcpy (&npBuffer[n], &FunctionType, sizeof (int));

```

```

n += sizeof (int);

memcpy (&npBuffer[n], &nInputType, sizeof (int));
n += sizeof (int);

memcpy (&npBuffer[n], &nRange, sizeof (int));
n += sizeof (int);

memcpy (&npBuffer[n], &nOutputFrequency, sizeof (int));
n += sizeof (int);

memcpy (&npBuffer[n], &uAmp, sizeof (unsigned));
n += sizeof (unsigned);

//
// Create the INI file and copy the contents of the buffer to the file.
//
if ((hFile = _lcreat (szIniFile, 0)) == HFILE_ERROR) {
    LocalFree ((HLOCAL) npBuffer);
    return 2;
}

if (_lwrite (hFile, npBuffer, n) == HFILE_ERROR) {
    LocalFree ((HLOCAL) npBuffer);
    _lclose (hFile);
    return 3;
}

//
// Free the buffer allocated in the local heap and close the file.
//
LocalFree ((HLOCAL) npBuffer);
_lclose (hFile);
return 0;
}

LRESULT CALLBACK WindowProc(HWND hWnd, UINT msg, WPARAM wParam, LPARAM lParam)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

int i;
LPDRAWITEMSTRUCT lpdis;
PAINTSTRUCT ps;
FARPROC lpProcAbout;
HBITMAP hOldBitmap;
HDC hdc,hMemoryDC;
HWND hWndButton;

static HBRUSH hGrayBrush;
static UINT nTimerID;
RECT rect,rectFocus;
char szBuffer[8];
PSTR pszDigit = "0";
unsigned long lulnInputValue;
UINT uTemp1;

switch(msg){
case WM_CREATE:
i = GetModuleFileName (hInstance, szIniFile, sizeof (szIniFile));
while (szIniFile[i] != 0x5C)
i--;
lstrcpy (&szIniFile[i+1], "PROJECT.INI");

if((nTimerID = SetTimer (hWnd, 1, 500, NULL))==NULL){
MessageBox(hWnd, szError[2], szError[0], MB_OK);
return -1;
}

if(LoadProgramData()){
cxWindowPos = (GetSystemMetrics (SM_CXSCREEN) -
((LPCREATESTRUCT) lParam)->cx)>> 1;
cyWindowPos = (GetSystemMetrics (SM_CYSCREEN) -
((LPCREATESTRUCT) lParam)->cy)>> 1;

nOutputControl &= nResetWaveType;
if(nWaveType == 2)
nOutputControl |= nSetSquare;
else if(nWaveType == 3)

```

```

        nOutputControl |= nSetTri;
    else
        nOutputControl |= nSetSine;
    output(nOportControlID, nOutputControl);

    nOutputControl &= nResetInputType;
    if(nFunctionType == 1)
        nOutputControl |= nSetInput[nInputType];
    else
        nOutputControl |= nSetInput[2];
    output(nOportControlID, nOutputControl);

    SetDlgItemText (hWnd, IDC_RANGE, szRange[nRange]);
    nOutputControl &= nResetRange;
    nOutputControl |= nSetRange[nRange];
    output(nOportControlID, nOutputControl);

    output(nOportFrequencyID, nOutputFrequency);

    wsprintf(szBuffer, "%d%s", uAmp, "dB");
    SetDlgItemText (hWnd, IDC_DB, szBuffer);
    nOutputAmp = uAmp * uAmp;
    output(nOportAmpID, nOutputAmp);
}

SetWindowPos(hWnd, 0, cxWindowPos, cyWindowPos, 0, 0,
              SWP_NOSIZE | SWP_NOZORDER);

hGrayBrush = CreateSolidBrush (RGB(192, 192, 192));
hBitmapSine = LoadBitmap (hInstance, "Sine");
hBitmapSineSelect = LoadBitmap (hInstance, "SineSelect");
hBitmapUnSine = LoadBitmap (hInstance, "Unsine");
hBitmapSineFocus = LoadBitmap (hInstance, "SineSelectFocus");
hBitmapUnSineFocus = LoadBitmap (hInstance, "UnSineFocus");
hBitmapSquare = LoadBitmap (hInstance, "Square");
hBitmapSquareSelect = LoadBitmap (hInstance, "SquareSelect");
hBitmapUnSquare = LoadBitmap (hInstance, "Unsquare");
hBitmapSquareFocus = LoadBitmap (hInstance, "SquareSelectFocus");
hBitmapUnSquareFocus = LoadBitmap (hInstance, "UnSquareFocus");

```

```

hBitmapTri = LoadBitmap (hInstance, "Tri");
hBitmapTriSelect = LoadBitmap (hInstance, "TriSelect");
hBitmapUnTri = LoadBitmap (hInstance, "UnTri");
hBitmapTriFocus = LoadBitmap (hInstance, "TriSelectFocus");
hBitmapUnTriFocus = LoadBitmap (hInstance, "UnTriFocus");
hBitmapPower = LoadBitmap (hInstance, "Power");
hBitmapPowerSelect = LoadBitmap (hInstance, "PowerSelect");
hBitmapControl = LoadBitmap (hInstance, "Control");
hBitmapControlSelect = LoadBitmap (hInstance, "ControlSelect");
hBitmapMinimize = LoadBitmap (hInstance, "Minimize");
hBitmapMinimizeSelect = LoadBitmap (hInstance, "MinimizeSelect");
hBitmapRangeUp = LoadBitmap (hInstance, "RangeUp");
hBitmapRangeUpSelect = LoadBitmap (hInstance, "RangeUpSelect");
hBitmapRangeDown = LoadBitmap (hInstance, "RangeDown");
hBitmapRangeDownSelect = LoadBitmap (hInstance, "RangeDownSelect");
hBitmapAmpUp = LoadBitmap (hInstance, "AmpUp");
hBitmapAmpUpSelect = LoadBitmap (hInstance, "AmpUpSelect");
hBitmapAmpDown = LoadBitmap (hInstance, "AmpDown");
hBitmapAmpDownSelect = LoadBitmap (hInstance, "AmpDownSelect");
hBitmapUp = LoadBitmap (hInstance, "Up");
hBitmapUpSelect = LoadBitmap (hInstance, "UpSelect");
hBitmapDown = LoadBitmap (hInstance, "Down");
hBitmapDownSelect = LoadBitmap (hInstance, "DownSelect");
hBitmapCounter = LoadBitmap (hInstance, "Counter");
hBitmapCounterSelect = LoadBitmap (hInstance, "CounterSelect");
hBitmapCounterOn = LoadBitmap (hInstance, "CounterOn");
hBitmapGen = LoadBitmap (hInstance, "Gen");
hBitmapGenSelect = LoadBitmap (hInstance, "GenSelect");
hBitmapGenOn = LoadBitmap (hInstance, "GenOn");
hBitmapNormal = LoadBitmap (hInstance, "InputNormal");
hBitmapNormalSelect = LoadBitmap (hInstance, "InputNormalSelect");
hBitmapNormalOn = LoadBitmap (hInstance, "InputNormalOn");
hBitmap64 = LoadBitmap (hInstance, "Input64");
hBitmap64Select = LoadBitmap (hInstance, "Input64Select");
hBitmap64On = LoadBitmap (hInstance, "Input64On");

```

```
return 0;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

case WM_PAINT:
    //
    //Draw the frames surrounding the static text control
    //
    hdc = BeginPaint (hWnd, &ps);
    GetClientRect (hWnd, &rect);
    DrawFrameMain(hdc,&rect, hGrayBrush);
    for(i=0; i<8; i++)
        DrawFrame(hdc,&rectFrame[i], hGrayBrush);
    for(i=8; i<11; i++)
        DrawFrame(hdc,&rectFrame[i], GetStockObject(BLACK_BRUSH));
    EndPaint(hWnd, &ps);
    Display_HZ();
    Display_Digit(pszDigit);
    return 0;

case WM_CTLCOLOR:
    if(HIWORD(IParam)==CTLCOLOR_STATIC) {
        if(GetDlgCtrlID (LOWORD (IParam)) == IDC_RANGE ||
           GetDlgCtrlID (LOWORD (IParam)) == IDC_HZ ||
           GetDlgCtrlID (LOWORD (IParam)) == IDC_DIGIT ||
           GetDlgCtrlID (LOWORD (IParam)) == IDC_DB){
            SetBkColor ((HDC) wParam, RGB (0, 0, 0));
            SetTextColor ((HDC) wParam, RGB (0, 255, 0));
            return GetStockObject(BLACK_BRUSH);
        }
        if(GetDlgCtrlID (LOWORD (IParam)) == IDC_SHOW1 ||
           GetDlgCtrlID (LOWORD (IParam)) == IDC_SHOW2 ||
           GetDlgCtrlID (LOWORD (IParam)) == IDC_SHOW3){
            SetBkColor ((HDC) wParam, RGB (192, 192, 192));
            SetTextColor ((HDC) wParam, RGB (255, 128, 0));
            Display_HZ();
            return hGrayBrush;
        }
        SetBkColor ((HDC) wParam, RGB (192, 192, 192));
        Display_HZ();
    }

```

— เอกสารนี้เป็นเอกสารสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        return hGrayBrush;
    }
    return NULL;
}

case WM_DRAWITEM:
    //
    // Paint an owner-draw button.
    //
    lpdis = (DRAWITEMSTRUCT FAR*) lParam;
    CopyRect (&rect, &(lpdis->rcItem));
    hdc = lpdis->hDC;
    switch(lpdis->itemAction){

    case ODA_DRAWENTIRE:
        //
        // Paint the button in its entirety.
        //
        if(wParam == IDC_SINE){
            hMemoryDC = CreateCompatibleDC (hdc);
            if(nWaveType == 1)
                hOldBitmap = SelectObject(hMemoryDC,hBitmapSine);
            else
                hOldBitmap = SelectObject(hMemoryDC,hBitmapUnSine);
            BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);

            SelectObject(hMemoryDC, hOldBitmap);
            DeleteDC(hMemoryDC);
        }
        if(wParam == IDC_SQUARE){
            hMemoryDC = CreateCompatibleDC (hdc);
            if(nWaveType == 2)
                hOldBitmap = SelectObject(hMemoryDC,hBitmapSquare);
            else
                hOldBitmap = SelectObject(hMemoryDC,hBitmapUnSquare);
            BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top

```

```

        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_TRI){
    hMemoryDC = CreateCompatibleDC (hdc);
    if(nWaveType == 3)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapTri);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapUnTri);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_EXIT){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapPowerSelect);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapPower);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_CONTROL){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapControlSelect);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapControl);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ hMemoryDC, 0, 0, SRCCOPY); หน้าไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_MINIMIZE){
        hMemoryDC = CreateCompatibleDC (hdc);
//      if (lpdis->itemState & ODS_SELECTED)
//          hOldBitmap = SelectObject(hMemoryDC,hBitmapMinimizeSelect);
//      else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapMinimize);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_RANGEUP){
        hMemoryDC = CreateCompatibleDC (hdc);
        hOldBitmap = SelectObject(hMemoryDC,hBitmapRangeUp);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_RANGEDOWN){
        hMemoryDC = CreateCompatibleDC (hdc);
        hOldBitmap = SelectObject(hMemoryDC,hBitmapRangeDown);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_AMPUP){
        hMemoryDC = CreateCompatibleDC (hdc);
        hOldBitmap = SelectObject(hMemoryDC,hBitmapAmpUp);
        BitBlt(hdc, rect.left, rect.top

```

```

        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_AMPDOWN){
    hMemoryDC = CreateCompatibleDC (hdc);
    hOldBitmap = SelectObject(hMemoryDC,hBitmapAmpDown);
    BitBlt(hdc, rect.left, rect.top
            ,rect.right - rect.left, rect.bottom - rect.top
            ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_UP){
    hMemoryDC = CreateCompatibleDC (hdc);
    hOldBitmap = SelectObject(hMemoryDC,hBitmapUp);
    BitBlt(hdc, rect.left, rect.top
            ,rect.right - rect.left, rect.bottom - rect.top
            ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_DOWN){
    hMemoryDC = CreateCompatibleDC (hdc);
    hOldBitmap = SelectObject(hMemoryDC,hBitmapDown);
    BitBlt(hdc, rect.left, rect.top
            ,rect.right - rect.left, rect.bottom - rect.top
            ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_GEN){
    hMemoryDC = CreateCompatibleDC (hdc);
    if(nFunctionType == 0)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapGenOn);
    else

```

```

        hOldBitmap = SelectObject(hMemoryDC,hBitmapGen);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_COUNT){
        hMemoryDC = CreateCompatibleDC (hdc);
        if(nFunctionType == 1)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapCounterOn);
        else
            hOldBitmap = SelectObject(hMemoryDC,hBitmapCounter);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_NORMAL){
        hMemoryDC = CreateCompatibleDC (hdc);
        if(!InputType && nFunctionType)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapNormalOn);
        else
            hOldBitmap = SelectObject(hMemoryDC,hBitmapNormal);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_64){
        hMemoryDC = CreateCompatibleDC (hdc);
        if(InputType && nFunctionType)
            hOldBitmap = SelectObject(hMemoryDC,hBitmap64On);
        else
            hOldBitmap = SelectObject(hMemoryDC,hBitmap64);
    }

```

```

        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if (lpdis->itemState & ODS_FOCUS) {
        FrameRect (hdc, &rect, GetStockObject (BLACK_BRUSH));
        CopyRect (&rectFocus, &(lpdis->rclItem));
        if(wParam > IDC_64)
            InflateRect (&rectFocus, -4,-6);
        if(wParam == IDC_NORMAL || wParam == IDC_64)
            InflateRect (&rectFocus, -8,-5);
        if(wParam == IDC_GEN || wParam == IDC_COUNT)
            InflateRect (&rectFocus, -10,-9);
        if(wParam >= IDC_RANGEUP && wParam <= IDC_AMPDOWN)
            InflateRect (&rectFocus, -2,-2);
        if(wParam == IDC_UP || wParam == IDC_DOWN)
            InflateRect (&rectFocus, -6,-6);
        if (lpdis->itemState & ODS_SELECTED)
            OffsetRect (&rectFocus, 1, 1);
        DrawFocusRect (hdc, &rectFocus);
    }
    return TRUE;

case ODA_SELECT:
    //
    // Redraw the button in a depressed or undepressed state.
    //
    if(wParam == IDC_SINE){
        hMemoryDC = CreateCompatibleDC (hdc);
        if (lpdis->itemState & ODS_SELECTED)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapSineSelect);
        else if(nWaveType == 1)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapSine);
        else
            hOldBitmap = SelectObject(hMemoryDC,hBitmapUnSine);
    }

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

BitBlt(hdc, rect.left, rect.top, rect.right - rect.left
,rect.bottom - rect.top
,hMemoryDC, 0, 0, SRCCOPY);

SelectObject(hMemoryDC,hOldBitmap);
DeleteDC(hMemoryDC);
}

if(wParam == IDC_SQUARE){
hMemoryDC = CreateCompatibleDC (hdc);
if (lpdis->itemState & ODS_SELECTED)
hOldBitmap = SelectObject(hMemoryDC,hBitmapSquareSelect);
else if(nWaveType == 2)
hOldBitmap = SelectObject(hMemoryDC,hBitmapSquare);
else
hOldBitmap = SelectObject(hMemoryDC,hBitmapUnSquare);
BitBlt(hdc, rect.left, rect.top, rect.right - rect.left
,rect.bottom - rect.top
,hMemoryDC, 0, 0, SRCCOPY);
SelectObject(hMemoryDC,hOldBitmap);
DeleteDC(hMemoryDC);
}

if(wParam == IDC_TRI){
hMemoryDC = CreateCompatibleDC (hdc);
if (lpdis->itemState & ODS_SELECTED)
hOldBitmap = SelectObject(hMemoryDC,hBitmapTriSelect);
else if(nWaveType == 3)
hOldBitmap = SelectObject(hMemoryDC,hBitmapTri);
else
hOldBitmap = SelectObject(hMemoryDC,hBitmapUnTri);
BitBlt(hdc, rect.left, rect.top, rect.right - rect.left
,rect.bottom - rect.top
,hMemoryDC, 0, 0, SRCCOPY);
SelectObject(hMemoryDC,hOldBitmap);
DeleteDC(hMemoryDC);
}

if(wParam == IDC_EXIT){
hMemoryDC = CreateCompatibleDC (hdc);
if (lpdis->itemState & ODS_SELECTED)

```

```

        hOldBitmap = SelectObject(hMemoryDC,hBitmapPowerSelect);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapPower);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_CONTROL){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapControlSelect);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapControl);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_MINIMIZE){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapMinimizeSelect);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapMinimize);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_RANGEUP){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapRangeUpSelect);

```

- เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

else
    hOldBitmap = SelectObject(hMemoryDC,hBitmapRangeUp);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_RANGEDOWN){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapRangeDownSelect);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapRangeDown);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_AMPUP){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapAmpUpSelect);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapAmpUp);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_AMPDOWN){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapAmpDownSelect);
    else

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        hOldBitmap = SelectObject(hMemoryDC,hBitmapAmpDown);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_UP){
        hMemoryDC = CreateCompatibleDC (hdc);
        if (lpdis->itemState & ODS_SELECTED)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapUpSelect);
        else
            hOldBitmap = SelectObject(hMemoryDC,hBitmapUp);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_DOWN){
        hMemoryDC = CreateCompatibleDC (hdc);
        if (lpdis->itemState & ODS_SELECTED)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapDownSelect);
        else
            hOldBitmap = SelectObject(hMemoryDC,hBitmapDown);
        BitBlt(hdc, rect.left, rect.top
                ,rect.right - rect.left, rect.bottom - rect.top
                ,hMemoryDC, 0, 0, SRCCOPY);
        SelectObject(hMemoryDC, hOldBitmap);
        DeleteDC(hMemoryDC);
    }
    if(wParam == IDC_GEN){
        hMemoryDC = CreateCompatibleDC (hdc);
        if (lpdis->itemState & ODS_SELECTED)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapGenSelect);
        else if(!lnFunctionType)
            hOldBitmap = SelectObject(hMemoryDC,hBitmapGenOn);
    }

```

```

else
    hOldBitmap = SelectObject(hMemoryDC,hBitmapGen);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_COUNT){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapCounterSelect);
    else if(nFunctionType)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapCounterOn);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapCounter);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_NORMAL){
    hMemoryDC = CreateCompatibleDC (hdc);
    if (lpdis->itemState & ODS_SELECTED)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapNormalSelect);
    else if(!lnInputType && nFunctionType)
        hOldBitmap = SelectObject(hMemoryDC,hBitmapNormalOn);
    else
        hOldBitmap = SelectObject(hMemoryDC,hBitmapNormal);
    BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
    SelectObject(hMemoryDC, hOldBitmap);
    DeleteDC(hMemoryDC);
}
if(wParam == IDC_64){

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

hMemoryDC = CreateCompatibleDC (hdc);
if (lpdis->itemState & ODS_SELECTED)
    hOldBitmap = SelectObject(hMemoryDC,hBitmap64Select);
else if(nInputType && nFunctionType)
    hOldBitmap = SelectObject(hMemoryDC,hBitmap64On);
else
    hOldBitmap = SelectObject(hMemoryDC,hBitmap64);
BitBlt(hdc, rect.left, rect.top
        ,rect.right - rect.left, rect.bottom - rect.top
        ,hMemoryDC, 0, 0, SRCCOPY);
SelectObject(hMemoryDC, hOldBitmap);
DeleteDC(hMemoryDC);
}
return TRUE;

case ODA_FOCUS:
//
// Redraw the button with or without the input focus.
//
CopyRect (&rectFocus, &(lpdis->rcItem));
if(wParam > IDC_64)
    InflateRect (&rectFocus, -4,-6);
if(wParam == IDC_NORMAL || wParam == IDC_64)
    InflateRect (&rectFocus, -8,-5);
if(wParam == IDC_GEN || wParam == IDC_COUNT)
    InflateRect (&rectFocus, -10,-9);
if(wParam >= IDC_RANGEUP && wParam <= IDC_AMPDOWN)
    InflateRect (&rectFocus, -2,-2);
if(wParam == IDC_UP || wParam == IDC_DOWN)
    InflateRect (&rectFocus, -6,-6);
DrawFocusRect (hdc, &rectFocus);
return TRUE;
}
break;

case WM_KEYDOWN:
    if((GetKeyState(VK_SHIFT) >= 0 ) && (GetKeyState (VK_CONTROL) >= 0)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไป—ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

&& ((lParam & 0x20000000L) == 0)){
    if(wParam == VK_ESCAPE){
        SendMessage(hWnd, WM_COMMAND, IDC_EXIT, 0L);
        return 0;
    }
    if(wParam == VK_PRIOR){
        SendMessage(hWnd, WM_COMMAND, IDC_UP, 0L);
        return 0;
    }
    if(wParam == VK_NEXT){
        SendMessage(hWnd, WM_COMMAND, IDC_DOWN, 0L);
        return 0;
    }
    if(wParam == 0x53 || wParam == 0x73){
        SendMessage(hWnd, WM_COMMAND, IDC_SINE, 0L);
        return 0;
    }
    if(wParam == 0x51 || wParam == 0x71){
        SendMessage(hWnd, WM_COMMAND, IDC_SQUARE, 0L);
        return 0;
    }
    if(wParam == 0x54 || wParam == 0x74){
        SendMessage(hWnd, WM_COMMAND, IDC_TRI, 0L);
        return 0;
    }
}
break;

case WM_COMMAND:
/*    if(wParam == IDM_ABOUT){
        lpProcAbout = MakeProcInstance ((FARPROC) About, hInstance);
        DialogBox(hInstance, "AboutDlg", hWnd, lpProcAbout);
        FreeProcInstance (lpProcAbout);
        return 0;
    }
*/
    if(wParam == IDC_EXIT){
        SendMessage (hWnd, WM_CLOSE, 0 , 0L);

```

```

        return 0;
    }

    if(wParam == IDC_MINIMIZE){
        CloseWindow(hWnd);
    }

    if(wParam == IDC_CONTROL){
        lpProcAbout =MakeProcInstance ((FARPROC) About, hInstance);
        DialogBox(hInstance,"AboutDlg",hWnd,lpProcAbout);
        FreeProcInstance (lpProcAbout);
        return 0;
    }

    if(wParam == IDC_SINE){
        nWaveType=1;
        for (i=0; i<3; i++)
            RedrawWindow(GetDlgItem (hWnd, IDC_SINE + i), NULL, NULL,
RDW_INVALIDATE);

        nOutputControl &= nResetWaveType;
        nOutputControl |= nSetSine;
        output(nOportControlID, nOutputControl);
    }

    if(wParam == IDC_SQUARE){
        nWaveType=2;
        for (i=0; i<3; i++)
            RedrawWindow(GetDlgItem (hWnd, IDC_SINE + i), NULL, NULL,
RDW_INVALIDATE);

        nOutputControl &= nResetWaveType;
        nOutputControl |= nSetSquare;
        output(nOportControlID, nOutputControl);
    }

    if(wParam == IDC_TRI){
        nWaveType=3;
        for (i=0; i<3; i++)
            RedrawWindow(GetDlgItem (hWnd, IDC_SINE + i), NULL, NULL,
RDW_INVALIDATE);

        nOutputControl &= nResetWaveType;
        nOutputControl |= nSetTri;
        output(nOportControlID, nOutputControl);
    }

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
if(wParam == IDC_UP){
    nOutputFrequency > 4095 ? nOutputFrequency = 0 : nOutputFrequency+= 100;
    outport(nOportFrequencyID, nOutputFrequency);
}
if(wParam == IDC_DOWN){
    nOutputFrequency < 0 ? nOutputFrequency-= 100 : nOutputFrequency = 4095;
    outport(nOportFrequencyID, nOutputFrequency);
}
if(wParam == IDC_RANGEUP){
    nRange == 4 ? nRange = 0 : nRange++;
    SetDlgItemText (hWnd, IDC_RANGE, szRange[nRange]);
    nOutputControl &= nResetRange;
    nOutputControl |= nSetRange[nRange];
    outport(nOportControlID, nOutputControl);
}
if(wParam == IDC_RANGEDOWN){
    nRange ? nRange-- : nRange = 4;
    SetDlgItemText (hWnd, IDC_RANGE, szRange[nRange]);
    nOutputControl &= nResetRange;
    nOutputControl |= nSetRange[nRange];
    outport(nOportControlID, nOutputControl);
}
if(wParam == IDC_AMPUP){
    uAmp == 255 ? uAmp = 0 : uAmp++;
    sprintf(szBuffer,"%d%s",uAmp,"dB");
    SetDlgItemText (hWnd, IDC_DB, szBuffer);
    nOutputAmp = uAmp * uAmp;
    outport(nOportAmpID, nOutputAmp);
}
if(wParam == IDC_AMPDOWN){
    uAmp ? uAmp-- : uAmp = 255;
    sprintf(szBuffer,"%d%s",uAmp,"dB");
    SetDlgItemText (hWnd, IDC_DB, szBuffer);
    nOutputAmp = uAmp * uAmp;
    outport(nOportAmpID, nOutputAmp);
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if(wParam == IDC_GEN){
    nFunctionType = 0;
    for (i=0; i<4; i++)
        RedrawWindow(GetDlgItem (hWnd, IDC_GEN + i), NULL, NULL, RDW_INVALIDATE);
    nOutputControl &= nResetInputType;
    nOutputControl |= nSetInput[2];
    outport(nOportControlID, nOutputControl);
}

if(wParam == IDC_COUNT){
    nFunctionType = 1;
    for (i=0; i<4; i++)
        RedrawWindow(GetDlgItem (hWnd, IDC_GEN + i), NULL, NULL, RDW_INVALIDATE);
    nOutputControl &= nResetInputType;
    nOutputControl |= nSetInput[nInputType];
    outport(nOportControlID, nOutputControl);
}

if(wParam == IDC_NORMAL){
    nInputType = 0;
    RedrawWindow(GetDlgItem (hWnd, IDC_NORMAL), NULL, NULL, RDW_INVALIDATE);
    RedrawWindow(GetDlgItem (hWnd, IDC_64), NULL, NULL, RDW_INVALIDATE);
    nOutputControl &= nResetInputType;
    nOutputControl |= nSetInput[nInputType];
    outport(nOportControlID, nOutputControl);
}

if(wParam == IDC_64){
    nInputType = 1;
    RedrawWindow(GetDlgItem (hWnd, IDC_NORMAL), NULL, NULL, RDW_INVALIDATE);
    RedrawWindow(GetDlgItem (hWnd, IDC_64), NULL, NULL, RDW_INVALIDATE);
    nOutputControl &= nResetInputType;
    nOutputControl |= nSetInput[nInputType];
    outport(nOportControlID, nOutputControl);
}

return 0;

case WM_TIMER:
    lInputValue = inport(nIporthigh);
    lInputValue <<= 8;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

uTemp1 = inport(nIportlow);
lulInputValue |= uTemp1;
wsprintf(szBuffer,"%lu",lulInputValue);
Display_Digit((PSTR) szBuffer);

/*
wsprintf(szBuffer,"Port Address %x ,Value = %X ",nOportControlID
, nOutputControl);
MessageBox (hWnd, szBuffer, "Look Ahead"
,MB_YESNO | MB_ICONSTOP ); */

return 0;

case WM_CLOSE:
/*
if(SaveProgramData()){
if(MessageBox (hWnd, szError[4], szError[0]
,MB_YESNO | MB_ICONSTOP ) == IDNO)
return 0;
} */
DestroyWindow(hWnd);
return 0;

case WM_DESTROY:
// Unsubclass the push buttons, delete GDI objects, and free memory
// and timer resources. Then post a WM_QUIT message to the message
// queue to terminate the program.
//
for (i=0; i<16; i++) {
hWndButton = GetDlgItem (hWnd, IDC_SINE + i);
SetWindowLong (hWndButton, GWL_WNDPROC,
(LONG) lpfnOldButtonWndProc[i]);
}
FreeProcInstance (lpfnNewButtonWndProc);
KillTimer (hWnd, nTimerID);
DeleteObject (hGrayBrush);
DeleteObject (hBitmapSine);
DeleteObject (hBitmapSineSelect);
DeleteObject (hBitmapUnSine);

```

```

DeleteObject (hBitmapSineFocus);
DeleteObject (hBitmapUnSineFocus);
DeleteObject (hBitmapSquare);
DeleteObject (hBitmapSquareSelect);
DeleteObject (hBitmapUnSquare);
DeleteObject (hBitmapSquareFocus);
DeleteObject (hBitmapUnSquareFocus);
DeleteObject (hBitmapTri);
DeleteObject (hBitmapTriSelect);
DeleteObject (hBitmapUnTri);
DeleteObject (hBitmapTriFocus);
DeleteObject (hBitmapUnTriFocus);
DeleteObject (hBitmapPower);
DeleteObject (hBitmapPowerSelect);
DeleteObject (hBitmapControl);
DeleteObject (hBitmapControlSelect);
DeleteObject (hBitmapMinimize);
DeleteObject (hBitmapMinimizeSelect);
DeleteObject (hBitmapRangeUp);
DeleteObject (hBitmapRangeUpSelect);
DeleteObject (hBitmapRangeDown);
DeleteObject (hBitmapRangeDownSelect);
DeleteObject (hBitmapAmpUp);
DeleteObject (hBitmapAmpUpSelect);
DeleteObject (hBitmapAmpDown);
DeleteObject (hBitmapAmpDownSelect);
DeleteObject (hBitmapUp);
DeleteObject (hBitmapUpSelect);
DeleteObject (hBitmapDown);
DeleteObject (hBitmapDownSelect);
DeleteObject (hBitmapCounter);
DeleteObject (hBitmapCounterSelect);
DeleteObject (hBitmapCounterOn);
DeleteObject (hBitmapGen);
DeleteObject (hBitmapGenSelect);
DeleteObject (hBitmapGenOn);
DeleteObject (hBitmapNormal);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DeleteObject (hBitmapNormalSelect);
DeleteObject (hBitmapNormalOn);
DeleteObject (hBitmap64);
DeleteObject (hBitmap64Select);
DeleteObject (hBitmap64On);

//
// Save program data to WINDIAL.INI and give the user the option of
// preventing Windows from terminating if an error occurred.
//
if (SaveProgramData (hWnd)) {
    if (MessageBox (hWnd, szError[4], szError[0],
        MB_YESNO | MB_ICONSTOP) == IDNO)
        return 1;
}
PostQuitMessage(0);
return 0;

default:
    return (DefWindowProc (hWnd, msg, wParam, lParam));
}
return (DefWindowProc (hWnd, msg, wParam, lParam));
}

BOOL FAR PASCAL About(HWND hDlg, UINT msg, WPARAM wParam, LPARAM lParam)
{
    static HPEN    hPen;
    static HBRUSH  hBrush,hBrushBlue;
    static RECT    rectFrame;
    static HFONT   hDlgFont;
    PAINTSTRUCT    ps;
    LOGFONT        lf;
    RECT            rect;
    HDC             hDC;
//    char          szBuffer[8];

    switch (msg){

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

case WM_INITDIALOG:
    GetWindowRect (hDlg, &rect);
    SetWindowPos (hDlg, 0,
        (GetSystemMetrics (SM_CXSCREEN) - (rect.right - rect.left)) / 2,
        (GetSystemMetrics (SM_CYSCREEN) - (rect.bottom - rect.top)) / 2,
        0, 0, SWP_NOSIZE | SWP_NOZORDER);

    InitFrameRect (hDlg, IDD_FRAME, &rectFrame);

    GetObject ((HFONT) SendMessage (hDlg, WM_GETFONT, 0, 0L),
        sizeof (LOGFONT), &lf);

    lf.lfHeight = (lf.lfHeight * 3) / 2;
    lf.lfWidth = (lf.lfWidth * 3) / 2;
    lf.lfItalic = 1;
//    wsprintf (szBuffer, "%i, %i", lf.lfHeight, lf.lfWidth);
//    MessageBox (hWnd, szBuffer, "lf", MB_OK);
    if ((hDlgFont = CreateFontIndirect ((LPLOGFONT) &lf)) != NULL)
        SendDlgItemMessage (hDlg, IDD_TITLE, WM_SETFONT, hDlgFont, 0L);

    GetObject ((HFONT) SendMessage (hDlg, WM_GETFONT, 0, 0L),
        sizeof (LOGFONT), &lf);

    lf.lfHeight = (lf.lfHeight * 6) / 4;
    lf.lfWidth = (lf.lfWidth * 6) / 4;
//    wsprintf (szBuffer, "%i, %i", lf.lfHeight, lf.lfWidth);
//    MessageBox (hWnd, szBuffer, "lf", MB_OK);
    if ((hDlgFont = CreateFontIndirect ((LPLOGFONT) &lf)) != NULL) {
        SendDlgItemMessage (hDlg, IDD_TITLE1, WM_SETFONT, hDlgFont, 0L);
        SendDlgItemMessage (hDlg, IDD_TITLE2, WM_SETFONT, hDlgFont, 0L);
        SendDlgItemMessage (hDlg, IDD_TITLE3, WM_SETFONT, hDlgFont, 0L);
    }

    hPen = CreatePen (PS_SOLID, 1, RGB (128, 128, 128));
    hBrush = CreateSolidBrush (RGB (192, 192, 192));
    hBrushBlue = CreateSolidBrush (RGB (0, 0, 255));

    return TRUE;

case WM_CTLCOLOR:
    SetBkColor ((HDC) wParam, RGB (0, 0, 192));

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if((GetDlgCtrlID (LOWORD (lParam))) == IDD_TITLE)
    SetTextColor ((HDC) wParam, RGB (255, 0, 0));
else
    SetTextColor ((HDC) wParam, RGB (0, 255, 0));
return hBrushBlue;

case WM_PAINT:
    hDC = BeginPaint (hDlg, &ps);
    GetClientRect (hDlg, &rect);
    DrawFrameMain(hDC,&rect, hBrush);
    DrawFrame(hDC,&rectFrame, hBrushBlue);
/*
    SelectObject (hDC, hPen);
    SelectObject (hDC, GetStockObject (NULL_BRUSH));
    Rectangle (hDC, rectFrame.left, rectFrame.top,
                                                       rectFrame.right, rectFrame.bottom);
    SelectObject (hDC, GetStockObject (WHITE_PEN));
    Rectangle (hDC, rectFrame.left + 1, rectFrame.top + 1,
                                                       rectFrame.right + 1, rectFrame.bottom + 1); */
    EndPaint(hDlg, &ps);
    return TRUE;

case WM_COMMAND:
    switch (wParam) {
        case IDOK:
        case IDCANCEL:
            EndDialog (hDlg, 0);
            return TRUE;
    }
    break;

case WM_DESTROY:
    if(hDlgFont != NULL)
        DeleteObject (hDlgFont);
    DeleteObject (hPen);
    DeleteObject (hBrush);
    DeleteObject (hBrushBlue);
    return TRUE;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

return FALSE;

}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

ข้อมูลอุปกรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ICL8038

## Precision Waveform Generator/Voltage Controlled Oscillator



### GENERAL DESCRIPTION

The ICL8038 Waveform Generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from .001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky-barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

### FEATURES

- Low Frequency Drift With Temperature — 250ppm/°C
- Simultaneous Sine, Square, and Triangle Wave Outputs
- Low Distortion — 1% (Sine Wave Output)
- High Linearity — 0.1% (Triangle Wave Output)
- Wide Operating Frequency Range — 0.001Hz to 300kHz
- Variable Duty Cycle — 2% to 98%
- High Level Outputs — TTL to 28V
- Easy to Use — Just A Handful of External Components Required

### ORDERING INFORMATION

PART NUMBER	STABILITY	TEMP. RANGE	PACKAGE
ICL8038CCJD	250ppm/°C typ	0°C to +70°C	CERDIP
ICL8038ECJD	180ppm/°C typ	0°C to +70°C	CERDIP
ICL8038ACJD	110ppm/°C typ	0°C to +70°C	CERDIP
ICL8038BMJD*	350ppm/°C max	-55°C to +125°C	CERDIP
ICL8038AMJD*	250ppm/°C max	-55°C to +125°C	CERDIP
ICL8038.D	—	—	DICE**

\*Add /883B to part number if 883 processing is required.

\*\*Parameter Min/Max Limits guaranteed at 25°C only for DICE orders.

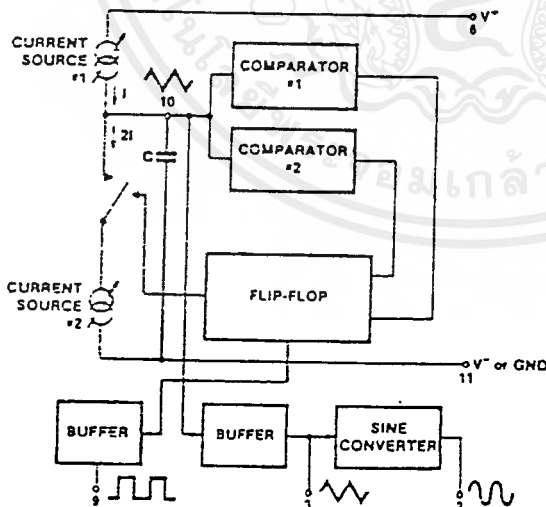


Figure 1: Functional Diagram

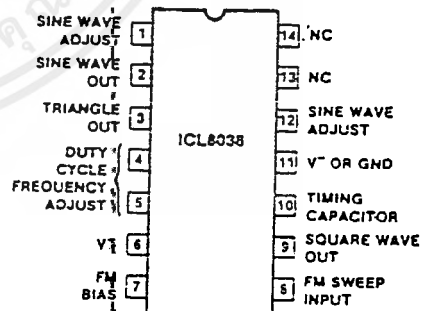


Figure 2: Pin Configuration (Outline dwg JD)

# ICL8038



## ABSOLUTE MAXIMUM RATINGS

Supply Voltage ( $V^-$ to $V^+$ )	36V
Power Dissipation <sup>(1)</sup>	750mW
Output Voltage (any pin)	$V^-$ to $V^+$
Output Current (Pins 4 and 5)	25mA
Output Sink Current (Pins 3 and 9)	25mA

Storage Temperature Range	-65°C to +150°C
Operating Temperature Range:	
8038AM, 8038BM	-55°C to +125°C
8038AC, 8038BC, 8038CC	0°C to +70°C
Lead Temperature (Soldering, 10sec)	300°C

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

NOTE 1: Derate ceramic package at 12.5mW/°C for ambient temperatures above 100°C.

## ELECTRICAL CHARACTERISTICS ( $V_{SUPPLY} = \pm 10V$ or $+20V$ , $T_A = 25^\circ C$ , $R_L = 10k\Omega$ , Test Circuit Unless Otherwise Specified)

SYMBOL	GENERAL CHARACTERISTICS	8038CC			8038BC(BM)			8038AC(AM)			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
$V_{SUPPLY}$	Supply Voltage Operating Range										
$V^+$	Single Supply	+10		-30	+10		30	+10		30	V
$V^-$ , $V^-$	Dual Supplies	$\pm 5$		$\pm 15$	$\pm 5$		$\pm 15$	$\pm 5$		$\pm 15$	V
$I_{SUPPLY}$	Supply Current ( $V_{SUPPLY} = \pm 10V$ ) <sup>(2)</sup>										
	8038AM, 8038BM					12	15		12	15	mA
	8038AC, 8038BC, 8038CC		12	20		12	20		12	20	mA
FREQUENCY CHARACTERISTICS (all waveforms)											
$f_{MAX}$	Maximum Frequency of Oscillation	100			100			100			kHz
$f_{SWEEP}$	Sweep Frequency of FM Input		10			10			10		kHz
	Sweep FM Range <sup>(3)</sup>		35:1			35:1			35:1		
	FM Linearity 10:1 Ratio		0.5			0.2			0.2		%
$\Delta f/\Delta T$	Frequency Drift With Temperature <sup>(5)</sup>		250			180			110		ppm/°C
	8038 AC, BC, CC 0°C to 70°C										
	8038 AM, BM, -55°C to 125°C					350			250		
$\Delta f/\Delta V$	Frequency Drift With Supply Voltage (Over Supply Voltage Range)		0.05			0.05			0.05		%/V
OUTPUT CHARACTERISTICS											
$I_{C, LK}$	Square-Wave Leakage Current ( $V_G = 30V$ )			1			1			1	$\mu A$
$V_{SAT}$	Saturation Voltage ( $I_{SINK} = 2mA$ )		0.2	0.5		0.2	0.4		0.2	0.4	V
$t_r$	Rise Time ( $R_L = 4.7k\Omega$ )		180			180			180		ns
$t_f$	Fall Time ( $R_L = 4.7k\Omega$ )		40			40			40		ns
DC	Typical Duty Cycle Adjust (Note 6)	2		98	2		98	2		98	%
$V_{TRIANGLE}$	Triangle/Sawtooth/Ramp Amplitude ( $R_{TRI} = 100k\Omega$ )	0.30	0.33		0.30	0.33		0.30	0.33		$\times V_{SUPPLY}$
	Linearity		0.1			0.05			0.05		%
$Z_{CUT}$	Output Impedance ( $I_{OUT} = 5mA$ )		200			200			200		$\Omega$
$V_{SINE}$	Sine-Wave Amplitude ( $R_{SINE} = 100k\Omega$ )	0.2	0.22		0.2	0.22		0.2	0.22		$\times V_{SUPPLY}$
THD	THD ( $R_S = 1M\Omega$ ) <sup>(4)</sup>		2.0	5		1.5	3		1.0	1.5	%
THD	THD Adjusted (Use Figure 6)		1.5			1.0			0.8		%

NOTES: 2.  $R_A$  and  $R_B$  currents not included.

3.  $V_{SUPPLY} = 20V$ ;  $R_A$  and  $R_B = 10k\Omega$ ;  $f \cong 10kHz$  nominal; can be extended 1000 to 1. See Figures 7a and 7b.

4.  $82k\Omega$  connected between pins 11 and 12. Triangle Duty Cycle set at 50% (Use  $R_A$  and  $R_B$ ).

5. Figure 3, pins 7 and 8 connected.  $V_{SUPPLY} = \pm 10V$ . See Typical Curves for T.C. vs  $V_{SUPPLY}$ .

# ICL8038



## TEST CONDITIONS

PARAMETER		R <sub>A</sub>	R <sub>B</sub>	R <sub>L</sub>	C <sub>1</sub>	SW <sub>1</sub>	MEASURE
Supply Current		10kΩ	10kΩ	10kΩ	3.3nF	↑ Closed	Current into Pin 6
Sweep FM Range <sup>(1)</sup>		10kΩ	10kΩ	10kΩ	3.3nF	↑ Open	Frequency at Pin 9
Frequency Drift with Temperature		10kΩ	10kΩ	10kΩ	3.3nF	↑ Closed	Frequency at Pin 3
Frequency Drift with Supply Voltage <sup>(2)</sup>		10kΩ	10kΩ	10kΩ	3.3nF	↑ Closed	Frequency at Pin 9
Output Amplitude: (Note 4)	Sine	10kΩ	10kΩ	10kΩ	3.3nF	↑ Closed	Pk-Pk output at Pin 2
	Triangle	10kΩ	10kΩ	10kΩ	3.3nF	↑ Closed	Pk-Pk output at Pin 3
Leakage Current (off) <sup>(3)</sup>		10kΩ	10kΩ		3.3nF	↑ Closed	Current into Pin 9
Saturation Voltage (on) <sup>(3)</sup>		10kΩ	10kΩ		3.3nF	↑ Closed	Output (low) at Pin 9
Rise and Fall Times (Note 5)		10kΩ	10kΩ	4.7kΩ	3.3nF	↑ Closed	Waveform at Pin 9
Duty Cycle Adjust: (Note 5)	MAX	50kΩ	~1.6kΩ	10kΩ	3.3nF	↑ Closed	Waveform at Pin 9
	MIN	~25kΩ	50kΩ	10kΩ	3.3nF	↑ Closed	Waveform at Pin 9
Triangle Waveform Linearity		10kΩ	10kΩ	10kΩ	3.3nF	↑ Closed	Waveform at Pin 3
Total Harmonic Distortion		10kΩ	10kΩ	10kΩ	3.3nF	↑ Closed	Waveform at Pin 2

- NOTES: 1. The hi and lo frequencies can be obtained by connecting pin 8 to pin 7 (f<sub>hi</sub>) and then connecting pin 8 to pin 6 (f<sub>lo</sub>). Otherwise apply Sweep Voltage at pin 8  $(2/3 V_{SUPPLY} + 2V) \leq V_{SWEEP} \leq V_{SUPPLY}$  where  $V_{SUPPLY}$  is the total supply voltage. In Figure 7b, pin 8 should vary between 5.3V and 10V with respect to ground.
2.  $10V \leq V^+ \leq 30V$ , or  $\pm 5V \leq V_{SUPPLY} \leq \pm 15V$ .
3. Oscillation can be halted by forcing pin 10 to +5 volts or -5 volts.
4. Output Amplitude is tested under static conditions by forcing pin 10 to 5.0V then to -5.0V.
5. Not tested; for design purposes only.

## DEFINITION OF TERMS:

**Supply Voltage (V<sub>SUPPLY</sub>).** The total supply voltage from V<sup>+</sup> to V<sup>-</sup>.

**Supply Current.** The supply current required from the power supply to operate the device, excluding load currents and the currents through R<sub>A</sub> and R<sub>B</sub>.

**Frequency Range.** The frequency range at the square wave output through which circuit operation is guaranteed.

**Sweep FM Range.** The ratio of maximum frequency to minimum frequency which can be obtained by applying a sweep voltage to pin 8. For correct operation, the sweep voltage should be within the range

$$(2/3 V_{SUPPLY} + 2V) < V_{SWEEP} < V_{SUPPLY}$$

**FM Linearity.** The percentage deviation from the best-fit straight line on the control voltage versus output frequency curve.

**Output Amplitude.** The peak-to-peak signal amplitude appearing at the outputs.

**Saturation Voltage.** The output voltage at the collector of Q<sub>23</sub> when this transistor is turned on. It is measured for a sink current of 2mA.

**Rise and Fall Times.** The time required for the square wave output to change from 10% to 90%, or 90% to 10%, of its final value.

**Triangle Waveform Linearity.** The percentage deviation from the best-fit straight line on the rising and falling triangle waveform.

**Total Harmonic Distortion.** The total harmonic distortion at the sine-wave output.

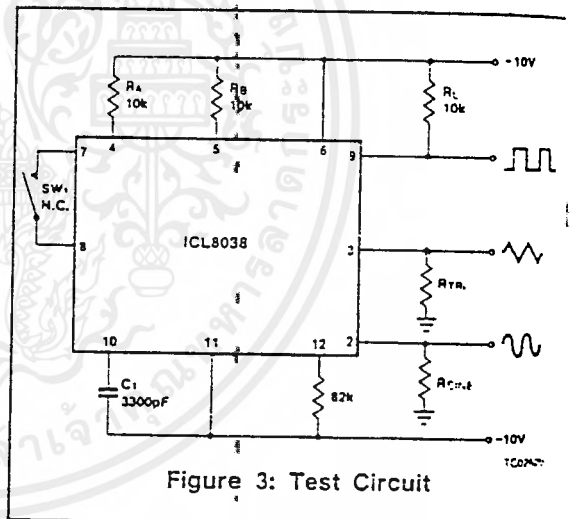
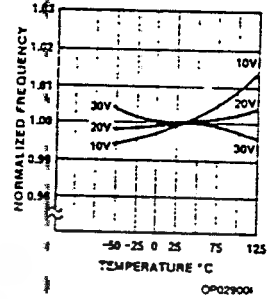
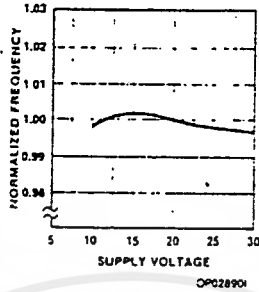
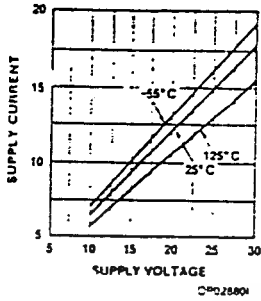


Figure 3: Test Circuit

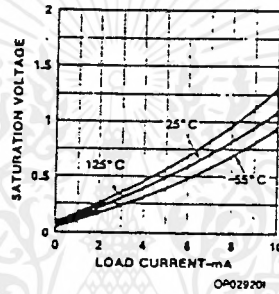
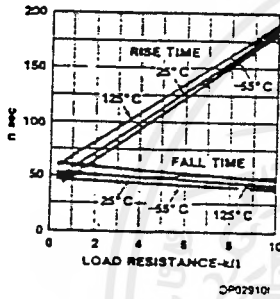
# ICL8038



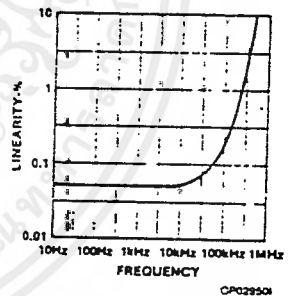
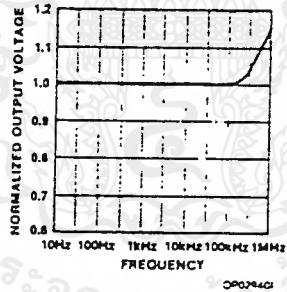
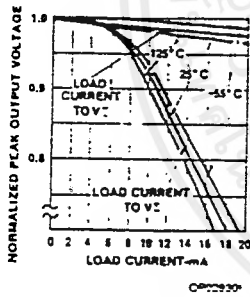
## TYPICAL PERFORMANCE CHARACTERISTICS



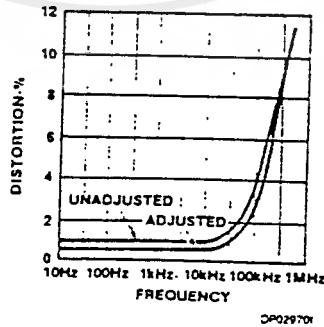
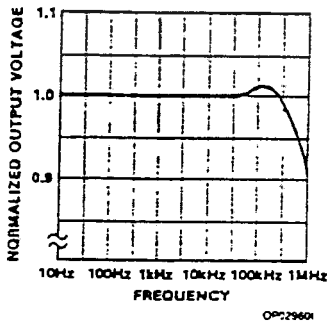
### Performance of the Square-Wave Output



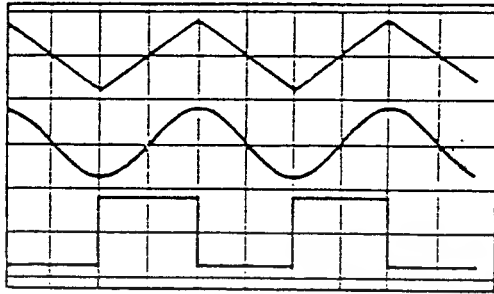
### Performance of Triangle-Wave Output



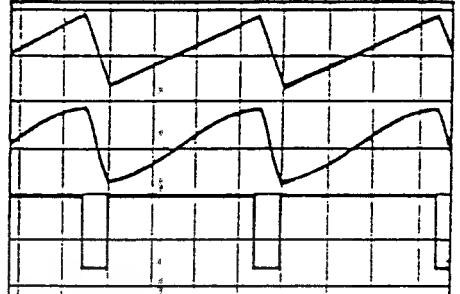
### Performance of Sine-Wave Output



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Square-Wave Duty Cycle—50%



Square-Wave Duty Cycle—80%

Figure 4: Phase Relationship of Waveforms

**DETAILED DESCRIPTION**  
(See Figure 1)

An external capacitor C is charged and discharged by two current sources. Current source #2 is switched on and off by a flip-flop, while current source #1 is on continuously. Assuming that the flip-flop is in a state such that current source #2 is off, and the capacitor is charged with a current I, the voltage across the capacitor rises linearly with time. When this voltage reaches the level of comparator #1 (set at 2/3 of the supply voltage), the flip-flop is triggered, changes states, and releases current source #2. This current source normally carries a current 2I, thus the capacitor is discharged with a net-current I and the voltage across it drops linearly with time. When it has reached the level of comparator #2 (set at 1/3 of the supply voltage), the flip-flop is triggered into its original state and the cycle starts again.

Four waveforms are readily obtainable from this basic generator circuit. With the current sources set at I and 2I respectively, the charge and discharge times are equal. Thus a triangle waveform is created across the capacitor and the flip-flop produces a square-wave. Both waveforms are fed to buffer stages and are available at pins 3 and 9.

The levels of the current sources can, however, be selected over a wide range with two external resistors. Therefore, with the two currents set at values different from I and 2I, an asymmetrical sawtooth appears at terminal 3 and pulses with a duty cycle from less than 1% to greater than 99% are available at terminal 9.

The sine-wave is created by feeding the triangle-wave into a non-linear network (sine-converter). This network provides a decreasing shunt-impedance as the potential of the triangle moves toward the two extremes.

**WAVEFORM TIMING**

The *symmetry* of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 5. Best results are obtained by keeping the timing resistors R<sub>A</sub> and R<sub>B</sub> separate (a). R<sub>A</sub>

controls the rising portion of the triangle and sine-wave and the 1 state of the square-wave.

The magnitude of the triangle-waveform is set at 1/3 V<sub>SUPPLY</sub>; therefore the rising portion of the triangle is

$$t_1 = \frac{C \times V}{I} = \frac{C \times \frac{1}{3} \times V_{SUPPLY} \times R_A}{\frac{1}{5} \times V_{SUPPLY}} = \frac{5}{3} R_A \times C$$

The falling portion of the triangle and sine-wave and the state of the square-wave is:

$$t_2 = \frac{C \times V}{I} = \frac{C \times \frac{1}{3} \times V_{SUPPLY}}{\frac{2}{5} \times \frac{V_{SUPPLY}}{R_B} - \frac{1}{5} \times \frac{V_{SUPPLY}}{R_A}} = \frac{5}{3} \times \frac{R_A R_B C}{2R_A - R_B}$$

Thus a 50% duty cycle is achieved when R<sub>A</sub> = R<sub>B</sub>.

If the duty-cycle is to be varied over a small range above 50% only, the connection shown in Figure 5b is slightly more convenient. If no adjustment of the duty cycle is desired, terminals 4 and 5 can be shorted together, as shown in Figure 5c. This connection, however, causes an inherently larger variation of the duty-cycle, frequency, etc.

With two separate timing resistors, the frequency is given by

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{5}{3} R_A C \left( 1 + \frac{R_B}{2R_A - R_B} \right)}$$

or, if R<sub>A</sub> = R<sub>B</sub> = R

$$f = \frac{0.3}{RC} \text{ (for Figure 5a)}$$

If a single timing resistor is used (Figure 5c only), frequency is

$$f = \frac{0.15}{RC}$$

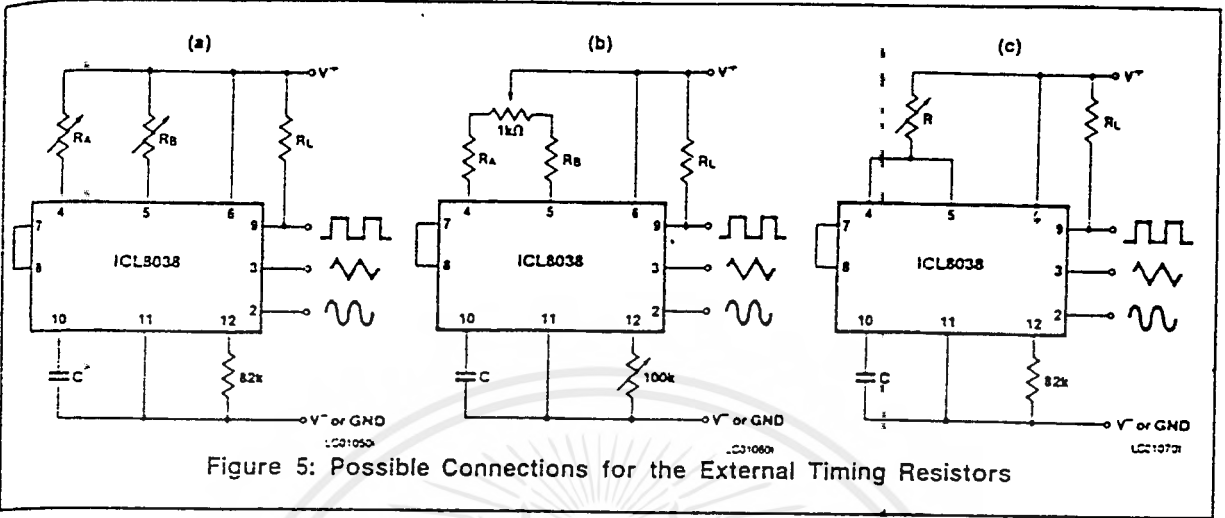


Figure 5: Possible Connections for the External Timing Resistors

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.

To minimize sine-wave distortion the 82kΩ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 6; this configuration allows a typical reduction of sine-wave distortion close to 0.5%.

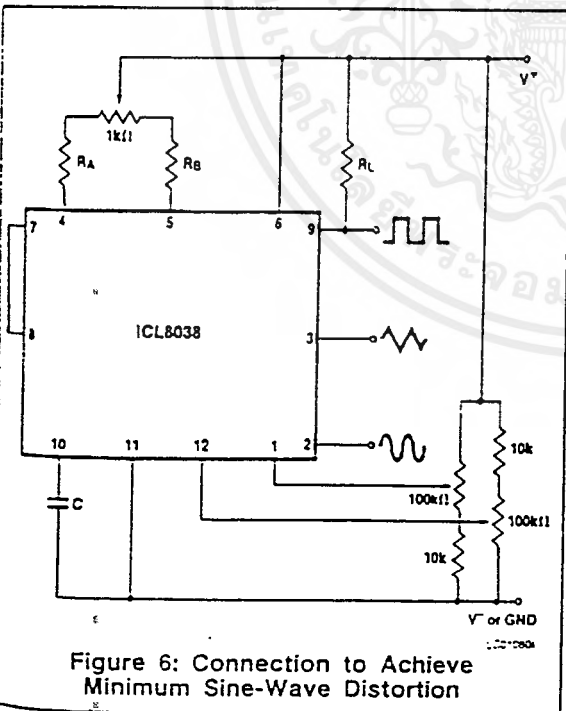


Figure 6: Connection to Achieve Minimum Sine-Wave Distortion

SELECTING RA, RB and C

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than 1μA are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents (I > 5mA), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of 10μA to 1mA. If pins 7 and 8 are shorted together, the magnitude of the charging current due to RA can be calculated from:

$$I = \frac{R_1 \times (V^+ - V^-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{(V^+ - V^-)}{5R_A}$$

A similar calculation holds for RB.

The capacitor value should be chosen at the upper end of its possible range.

WAVEFORM OUT LEVEL CONTROL AND POWER SUPPLIES

The waveform generator can be operated either from a single power-supply (10 to 30 Volts) or a dual power-supply (±5 to ±15 Volts). With a single power-supply the average levels of the triangle and sine-wave are at exactly one-half of the supply voltage, while the square-wave alternates between V+ and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

The square-wave output is not committed. A load resistor can be connected to a different power-supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square-wave output can be made TTL compatible (load resistor connected to +5 Volts) while the waveform generator itself is powered from a much higher voltage.



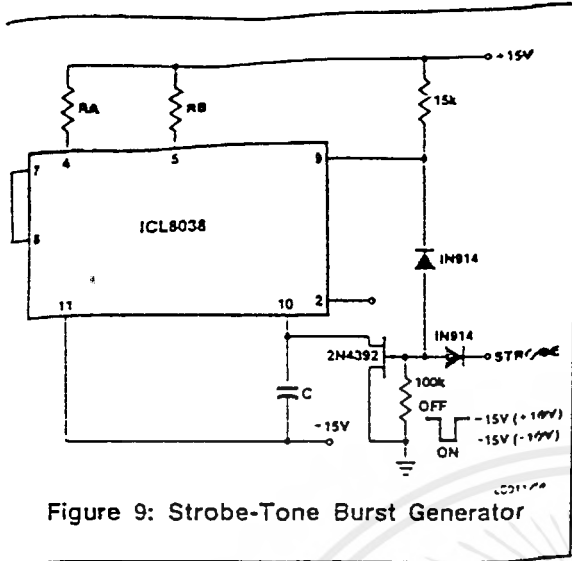


Figure 9: Strobe-Tone Burst Generator

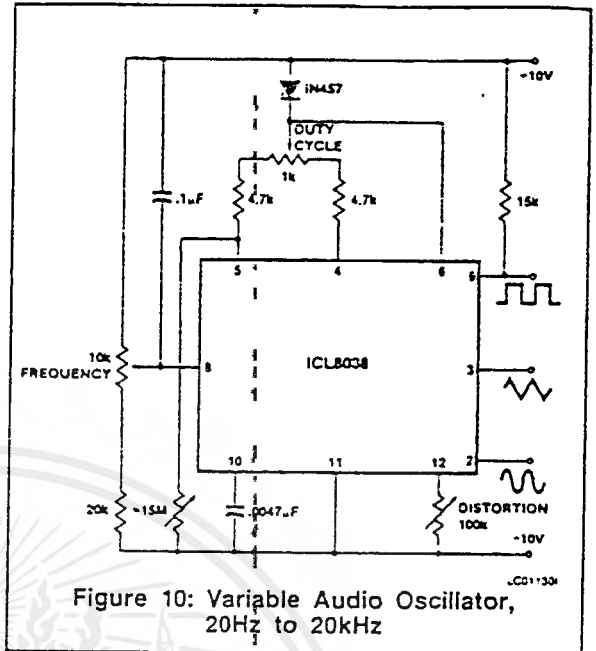


Figure 10: Variable Audio Oscillator, 20Hz to 20kHz

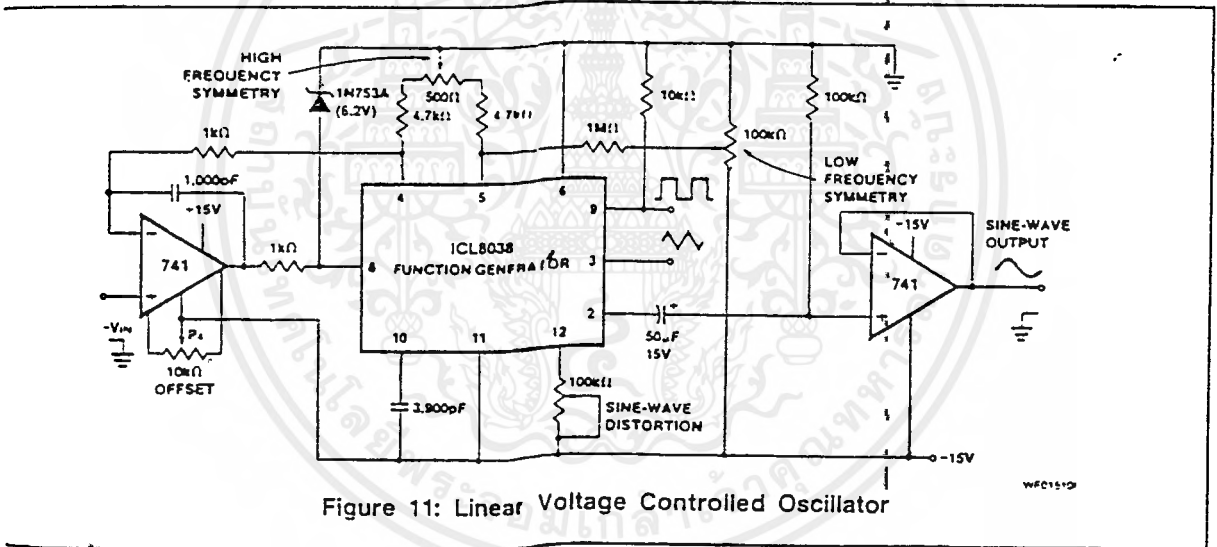


Figure 11: Linear Voltage Controlled Oscillator

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 11.

### USE IN PHASE-LOCKED LOOPS

Its high frequency stability makes the ICL8038 an ideal building block for a phase-locked loop as shown in Figure 12. In this application the remaining functional blocks, the phase-detector and the amplifier, can be formed by a number of available IC's (e.g. MC4344, NE552, HA2440, etc.).

In order to match these building blocks to each other, two precautions must be taken. First, two different supply voltages are used and the square wave output is returned to the supply of the phase detector. This assures that the VCO output

voltage will not exceed the capabilities of the phase detector. If a smaller VCO signal is required, a simple resistive voltage divider is connected between pin 9 of the waveform generator and the VCO input of the phase-detector.

Second, the DC output level of the amplifier must be made compatible to the DC level required at the FM input of the waveform generator (pin 8, 0.8V<sup>+</sup>). The simplest solution here is to provide a voltage divider to V<sup>+</sup> (R<sub>1</sub>, R<sub>2</sub> as shown) if the amplifier has a lower output level, or to ground if its level is higher. The divider can be made part of the low-pass filter.

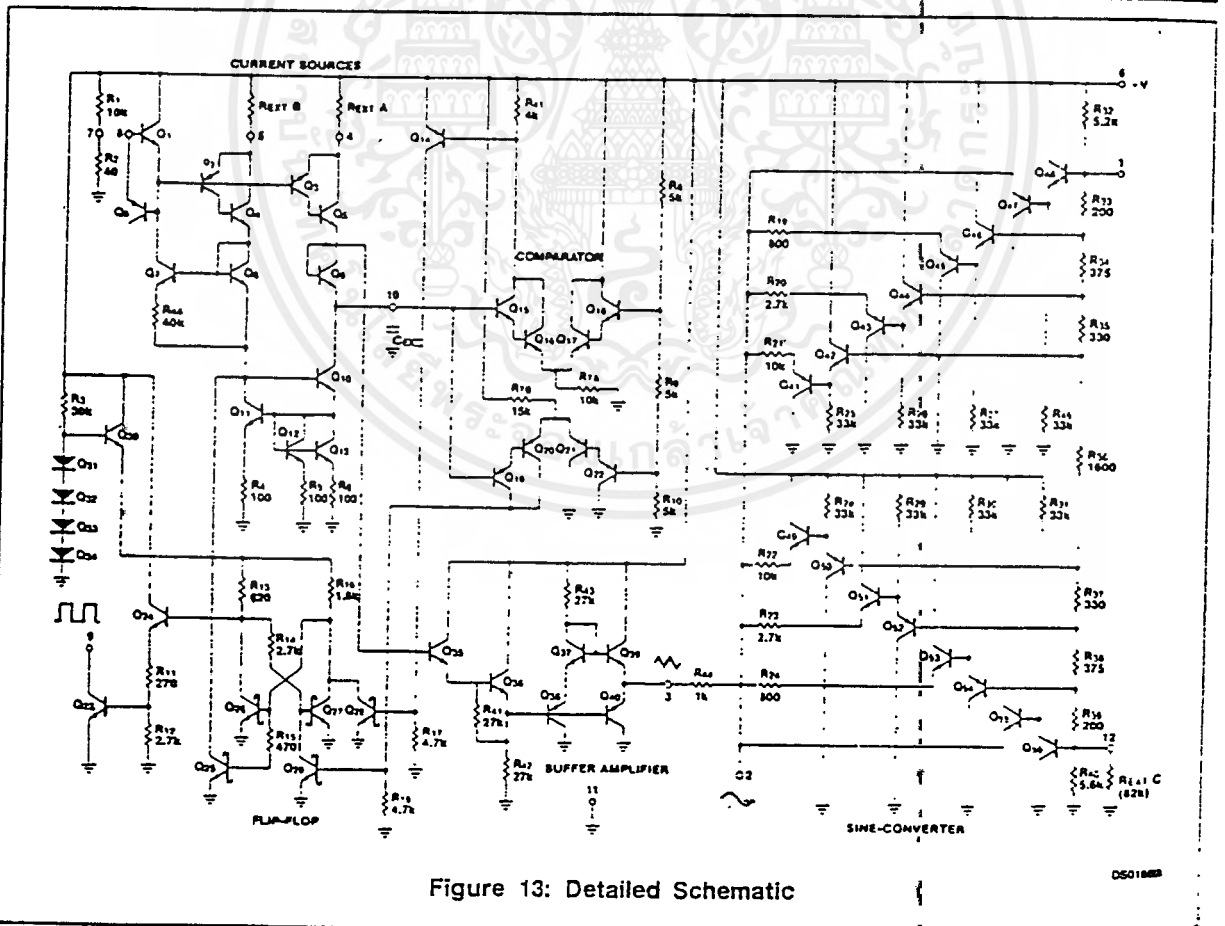
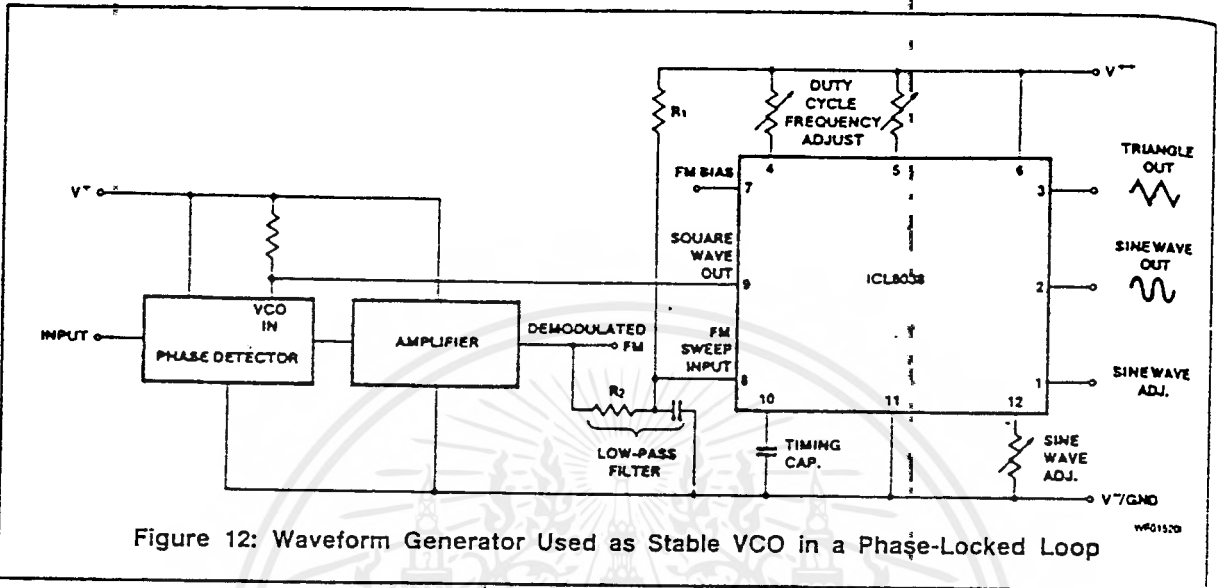
This application not only provides for a free-running frequency with very low temperature drift, but it also has the

# ICL8038



unique feature of producing a large reconstituted sine wave signal with a frequency identical to that at the input.

For further information, see Intersil Application Note A013, "Everything You Always Wanted to Know About The ICL8038."



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# uA741C, uA741I, uA741M GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

092C NOVEMBER 1970 — REVISED JANUARY 1992

- Short-Circuit Protection
- Offset-Voltage Null Capability
- Large Common-Mode and Differential Voltage Ranges
- No Frequency Compensation Required
- Low Power Consumption
- No Latch-Up
- Designed to Be Interchangeable With Fairchild  $\mu$ A741

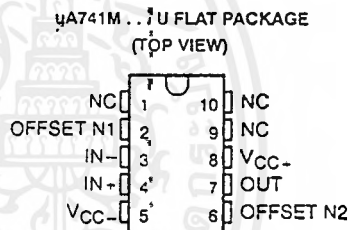
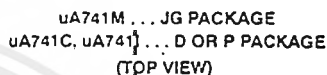
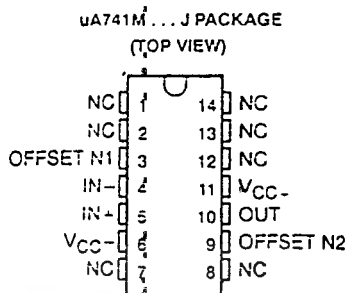
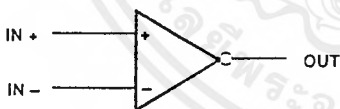
## description

The uA741 is a general-purpose operational amplifier featuring offset-voltage null capability.

The high common-mode input voltage range and the absence of latch-up make the amplifier ideal for voltage-follower applications. The device is short-circuit protected and the internal frequency compensation ensures stability without external components. A low potentiometer may be connected between the offset null inputs to null out the offset voltage as shown in Figure 2.

The uA741C is characterized for operation from 0°C to 70°C. The uA741I is characterized for operation from -40°C to 85°C. The uA741M is characterized for operation over the full military temperature range of -55°C to 125°C.

## symbol



NC—No internal connection

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1992, Texas Instruments Incorporated

TEXAS  
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

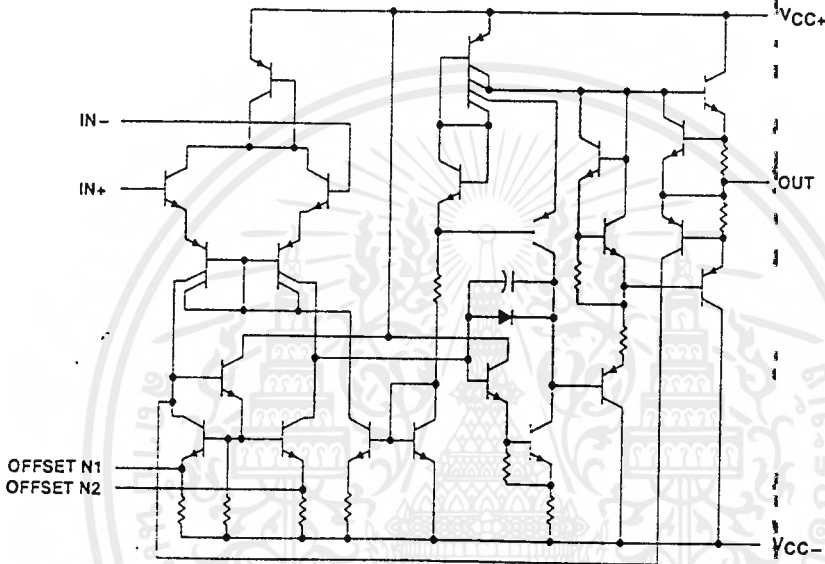
# μA741C, μA741I, μA741M GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

## AVAILABLE OPTIONS

T <sub>A</sub>	PACKAGE					
	SMALL OUTLINE (D)	CHIP CARRIER (FK)	CERAMIC DIP (J)	CERAMIC DIP (JG)	PLASTIC DIP (P)	FLAT PACK (U)
0°C to 70°C	μA741CD				μA741CP	
-40°C to 85°C	μA741ID				μA741IP	
-55°C to 125°C		μA741MFK	μA741MJ	μA741MJG		μA741MU

The D package is available taped and reeled. Add the suffix R (e.g., μA741CDR).

## schematic



Component Count	
Transistors	- 22
Resistors	- 11
Diode	- 1
Capacitor	- 1

## absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

	μA741C	μA741I	μA741M	UNIT
Supply voltage V <sub>CC-</sub> (see Note 1)	16	22	22	V
Supply voltage V <sub>CC+</sub> (see Note 1)	-18	-22	-22	V
Differential input voltage (see Note 2)	±15	±30	±30	V
Input voltage any input (see Notes 1 and 3)	±15	±15	±15	V
Voltage between either offset null terminal (N1/N2) and V <sub>CC-</sub>	±15	±0.5	±0.5	V
Duration of output short circuit (see Note 4)	unlimited	unlimited	unlimited	
Continuous total power dissipation	See Dissipation Rating Table			
Operating free-air temperature range	0 to 70	-40 to 85	-55 to 125	°C
Storage temperature range	-65 to 150	-65 to 150	-65 to 150	°C
Case temperature for 60 seconds		FK package		
Lead temperature 1.6 mm (1/16 inch) from case for 60 seconds		J, JG, or U package	260	°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds		D or P package	300	°C
	260	260		°C

- NOTES: 1. All voltage values, unless otherwise noted, are with respect to the midpoint between V<sub>CC+</sub> and V<sub>CC-</sub>.
2. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage of 15 V, whichever is less.
4. The output may be shorted to ground or either power supply. For the μA741M only, the unlimited duration of the short circuit applies at (or below) 125°C case temperature or 75°C free-air temperature.

TEXAS  
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**uA741C, uA741I, uA741M**  
**GENERAL-PURPOSE OPERATIONAL AMPLIFIERS**

DISSIPATION RATING TABLE

PACKAGE	T <sub>A</sub> = 25°C POWER RATING	DERATING FACTOR	DERATE ABOVE T <sub>A</sub>	T <sub>A</sub> = 70°C POWER RATING	T <sub>A</sub> = 85°C POWER RATING	T <sub>A</sub> = 125°C POWER RATING
D	500 mW	5.8 mW/°C	64°C	464 mW	377 mW	N/A
FK	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
J	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
JG	500 mW	8.4 mW/°C	90°C	500 mW	500 mW	210 mW
P	500 mW	N/A	N/A	500 mW	500 mW	N/A
U	500 mW	5.4 mW/°C	57°C	432 mW	351 mW	135 mW

electrical characteristics at specified free-air temperature, V<sub>CC</sub> ± = ±15 V

PARAMETER	TEST CONDITIONS	T <sub>A</sub> †	UA741C			UA741I, UA741M			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
V <sub>IO</sub> Input offset voltage	V <sub>O</sub> = 0	25°C	1	6		1	5	mV	
		Full range			7.5		6		
ΔV <sub>IO(adj)</sub> Offset voltage adjust range	V <sub>O</sub> = 0	25°C	±15			±15			mV
I <sub>IO</sub> Input offset current	V <sub>O</sub> = 0	25°C	20	200		20	200	nA	
		Full range			300		500		
I <sub>IB</sub> Input bias current	V <sub>O</sub> = 0	25°C	80	500		80	500	nA	
		Full range			800		1500		
V <sub>ICR</sub> Common-mode input voltage range		25°C	±12	±13		±12	±13	V	
		Full range	±12			±12			
V <sub>OM</sub> Maximum peak output voltage swing	R <sub>L</sub> = 10 kΩ	25°C	±12	±14		±12	±14	V	
	R <sub>L</sub> ≥ 10 kΩ	Full range	±12			±12			
	R <sub>L</sub> = 2 kΩ	25°C	±10	±13		±10	±13		
	R <sub>L</sub> ≥ 2 kΩ	Full range	±10			±10			
A <sub>VD</sub> Large-signal differential voltage amplification	R <sub>L</sub> ≥ 2 kΩ	25°C	20	200		50	200	V/mV	
	V <sub>O</sub> = ±10 V	Full range	15			25			
r <sub>i</sub> Input resistance		25°C	0.3	2		0.3	2	MΩ	
r <sub>o</sub> Output resistance	V <sub>O</sub> = 0, See Note 5	25°C		75			75	Ω	
C <sub>i</sub> Input capacitance		25°C		1.4			1.4	pF	
CMRR Common-mode rejection ratio	V <sub>IC</sub> = V <sub>ICR</sub> min	25°C	70	90		70	90	dB	
		Full range	70			70			
k <sub>SVS</sub> Supply voltage sensitivity (ΔV <sub>IO</sub> /ΔV <sub>CC</sub> )	V <sub>CC</sub> = ±9 V to ±15 V	25°C	30	150		30	150	μV/V	
		Full range		150			150		
I <sub>OS</sub> Short-circuit output current		25°C	±25	±40		±25	±40	mA	
I <sub>CC</sub> Supply current	No load, V <sub>O</sub> = 0	25°C	1.7	2.8		1.7	2.8	mA	
		Full range		3.3			3.3		
P <sub>D</sub> Total power dissipation	No load, V <sub>O</sub> = 0	25°C	50	85		50	85	mW	
		Full range		100			100		

† All characteristics are measured under open-loop conditions with zero common-mode input voltage unless otherwise specified. Full range for the uA741C is 0°C to 70°C, the uA741I is -40°C to 85°C, and the uA741M is -55°C to 125°C.

NOTE 5: This typical value applies only at frequencies above a few hundred hertz because of the effects of drift and thermal feedback.

**TEXAS**  
**INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

uA741C, uA741I, uA741M  
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

operating characteristics,  $V_{CC} = \pm 15\text{ V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	uA741C			uA741I, uA741M			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
$t_r$ Rise time	$V_i = 20\text{ mV}$ , $R_L = 2\text{ k}\Omega$		0.3		0.3		$\mu\text{s}$	
Overshoot factor	$C_L = 100\text{ pF}$ , See Figure 1		5%		5%			
SR Slew rate at unity gain	$V_i = 10\text{ V}$ , $R_L = 2\text{ k}\Omega$ , $C_L = 100\text{ pF}$ , See Figure 1		0.5		0.5		$\text{V}/\mu\text{s}$	

PARAMETER MEASUREMENT INFORMATION

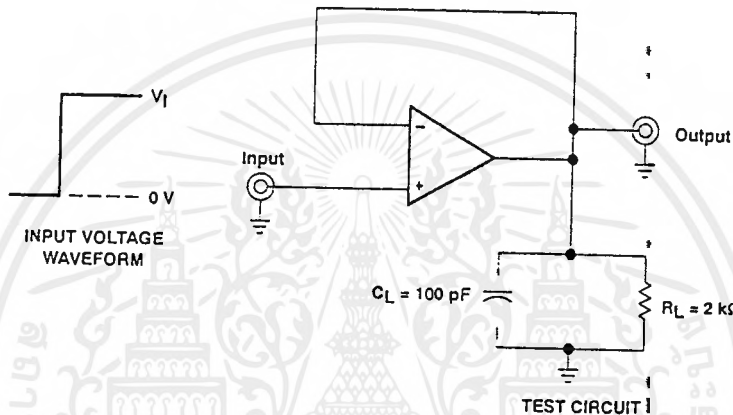


Figure 1. Rise Time, Overshoot, and Slew Rate

APPLICATION INFORMATION

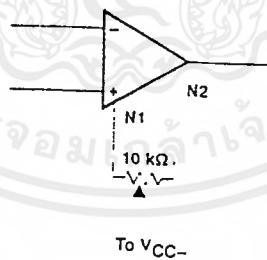


Figure 2. Input Offset Voltage Null Circuit

TEXAS  
INSTRUMENTS

POST OFFICE BOX 955303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

uA741C, uA741I, uA741M  
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

TYPICAL CHARACTERISTICS†

INPUT OFFSET CURRENT  
vs  
FREE-AIR TEMPERATURE

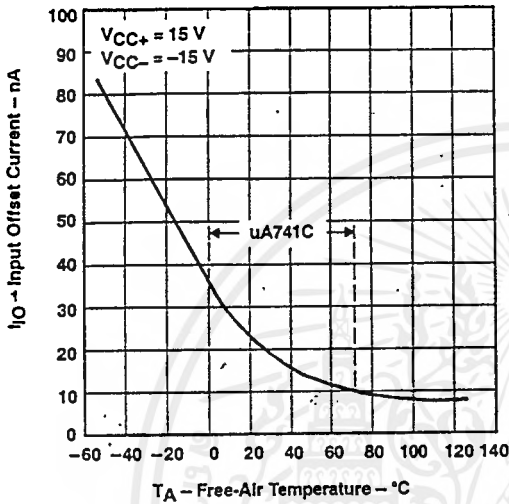


Figure 3

INPUT BIAS CURRENT  
vs  
FREE-AIR TEMPERATURE

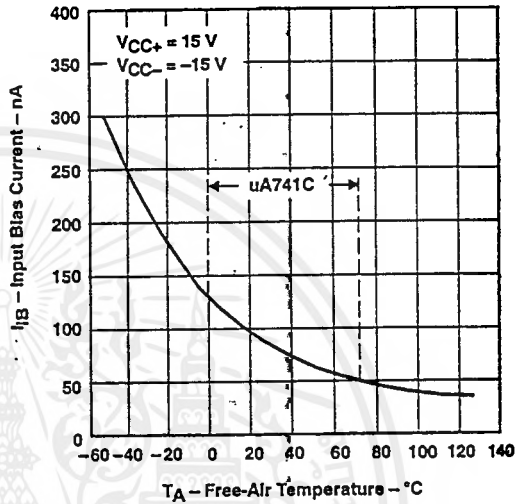


Figure 4

MAXIMUM PEAK OUTPUT VOLTAGE  
vs  
LOAD RESISTANCE

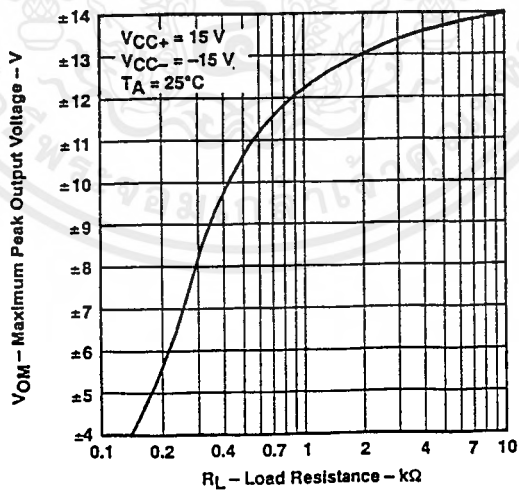


Figure 5

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

uA741C, uA741I, uA741M  
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

TYPICAL CHARACTERISTICS

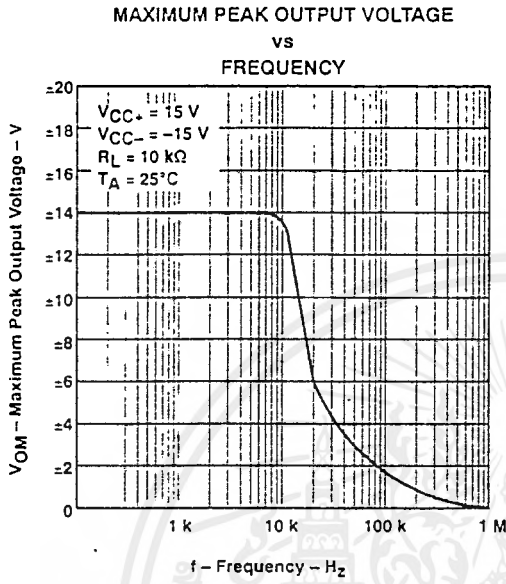


Figure 6

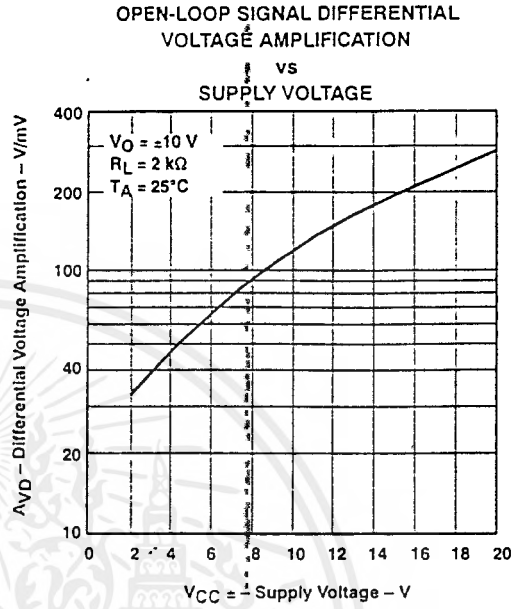


Figure 7

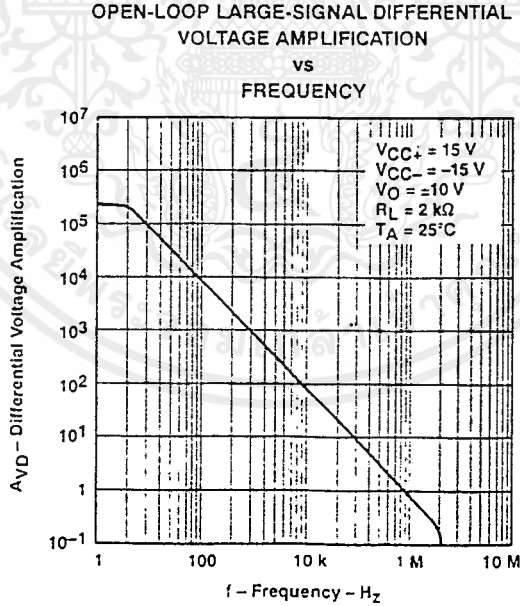


Figure 8

TEXAS  
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

uA741C, uA741I, uA741M  
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

TYPICAL CHARACTERISTICS

COMMON-MODE REJECTION RATIO  
vs  
FREQUENCY

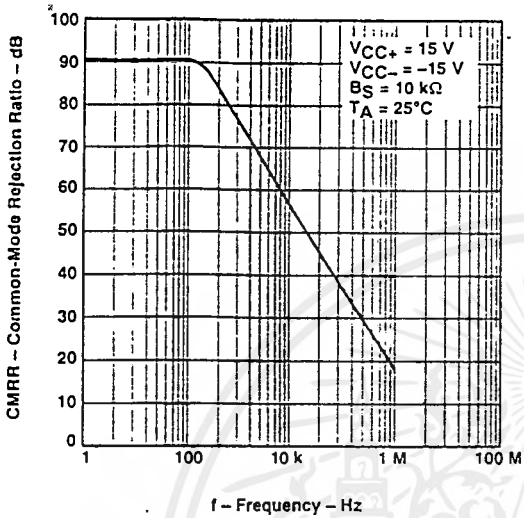


Figure 9

OUTPUT VOLTAGE  
vs  
ELAPSED TIME

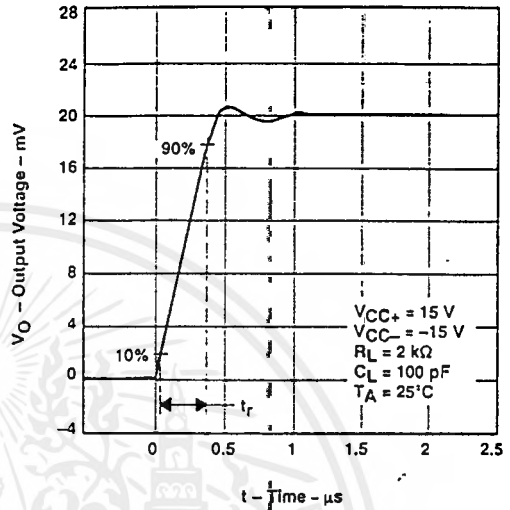


Figure 10

VOLTAGE-FOLLOWER  
LARGE-SIGNAL PULSE RESPONSE

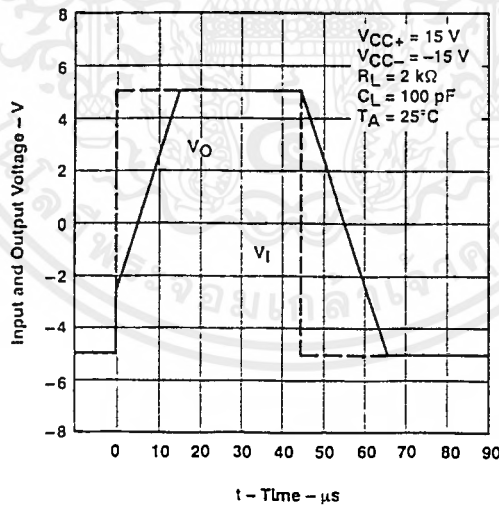


Figure 11

TEXAS  
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

## SP4632

### 1GHz ÷ 64 PRESCALER WITH LOW CURRENT AND LOW RADIATION

The SP4632 ÷ 64 prescaler is one of Plessey Semiconductors' latest range of high speed dividers for consumer frequency synthesis and measurement systems. It has a lower supply current giving reduced dissipation and operating temperatures in an 8-pin plastic DIL package. Spurious radiation has been reduced from all stages.

The SP4632 incorporates an on-chip preamplifier with differential inputs, and has balanced ECL outputs.

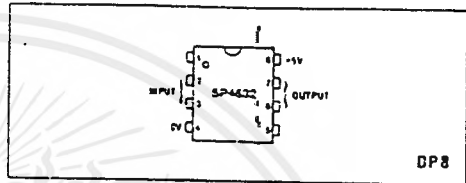


Fig 1 Pin connections - top view

#### FEATURES

- Low Supply Current
- Low Radiation
- Input Wideband Amplifier
- High Input Sensitivity
- High Input Impedance
- Balanced ECL Outputs

#### ABSOLUTE MAXIMUM RATINGS

Supply voltage	Vcc +7V
Input voltage	2.5V p-p
Storage temperature	-55°C to +125°C
Operating temperature range	0°C to +80°C

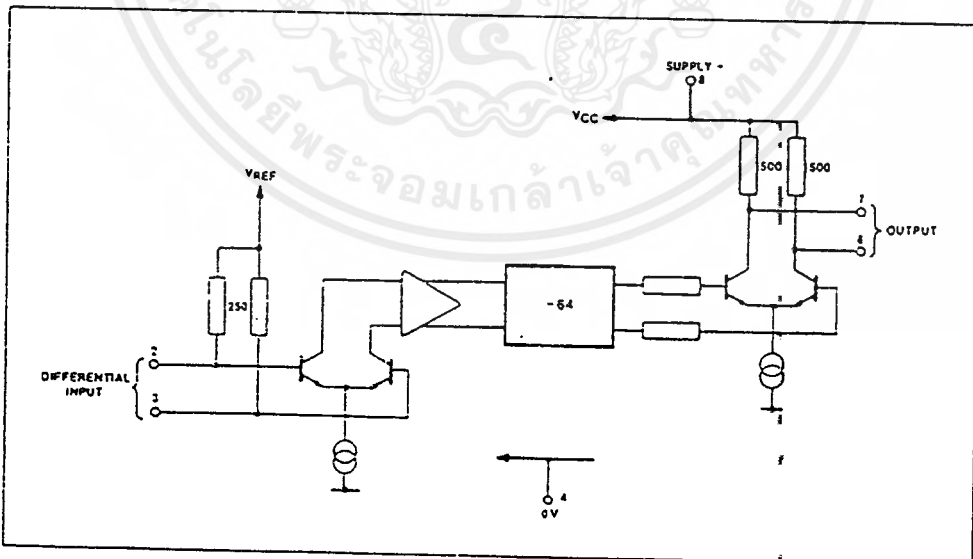


Fig.2 SP4632 block diagram

**ELECTRICAL CHARACTERISTICS**

Test conditions (unless otherwise stated):  
 $T_{amb} = 0^{\circ}\text{C}$  to  $-70^{\circ}\text{C}$ ,  $V_{cc} = 4.5\text{V}$  to  $5.5\text{V}$  (Test circuit see Fig.3)

Characteristic	Pin	Value			Units	Conditions
		Min.	Typ.	Max.		
Supply current	8		25	35	mA	$V_{cc} = 5\text{V}$ RMS sine wave (50 ohms system)
Input sensitivity	2,3					
80MHz			8	17.5	mV	
150MHz			4	10	mV	
300MHz			3	10	mV	
500MHz			3	10	mV	
700MHz			3	10	mV	
900MHz			4	10	mV	
1GHz			6	17.5	mV	
Input overload	2,3	200			mV	
Input impedance	2,3		50		ohms	See Fig.5
Output voltage no load	6	0.8			V p-p	$f_{in} = 1\text{GHz}$ $V_{cc} = 5\text{V}$
Output voltage with load as Fig.3	6	0.55			V	
Output impedance	6		0.5		kohms	
Output imbalance	6,7		0.5		kohms	
			0.1		V	

**NOTE**

The difference between the maximum input sensitivity and minimum overload voltages is the guaranteed dynamic range. Input signal levels should be maintained within these limits at all frequencies.

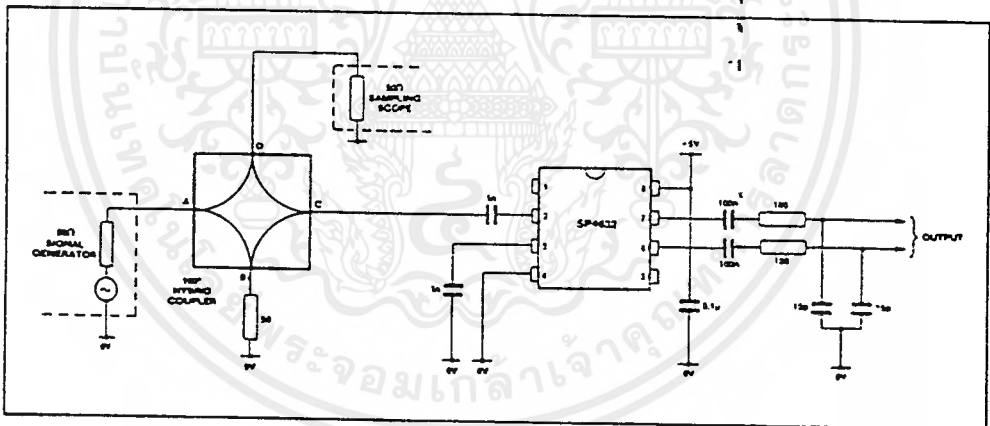


Fig.3 Test circuit

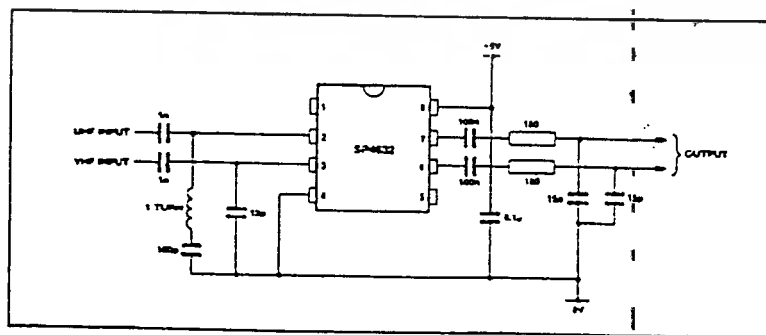


Fig.4 Application circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SP4632

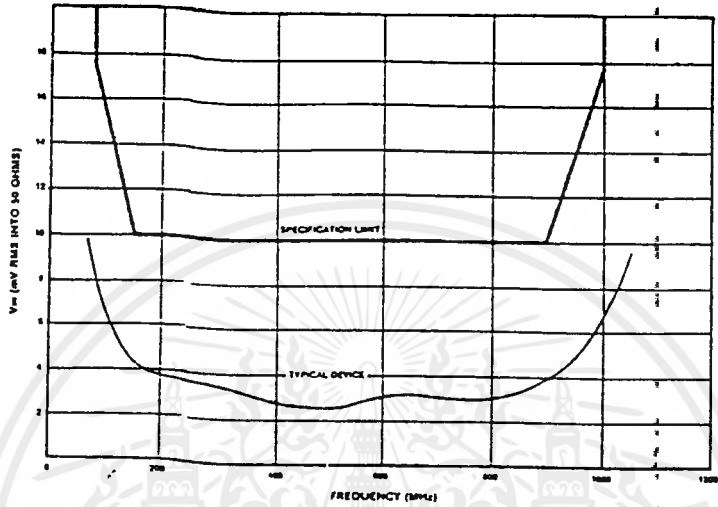


Fig.5 Typical input sensitivity

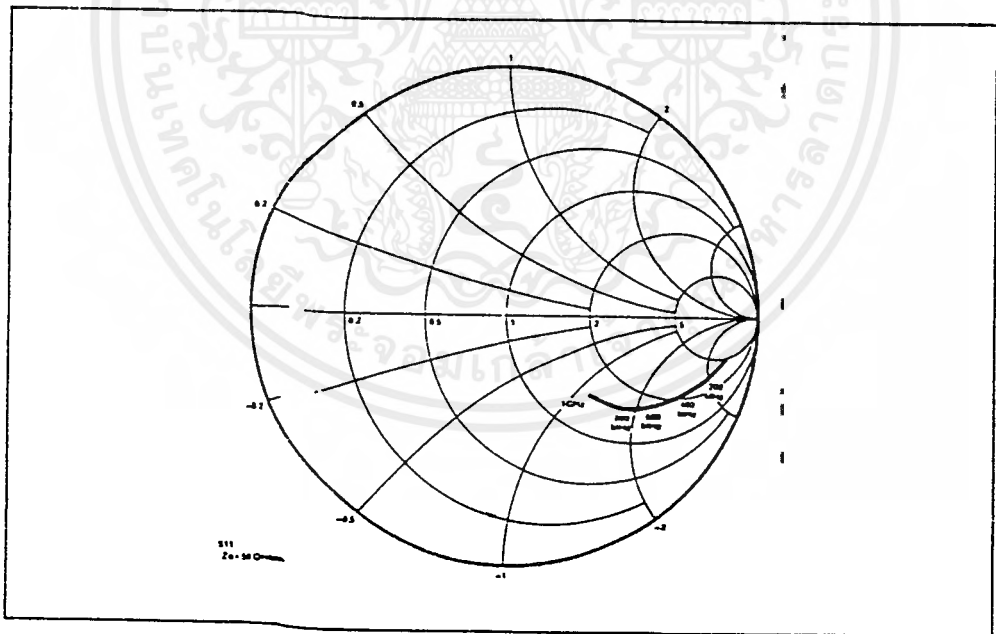
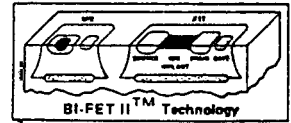


Fig.6 Typical input impedance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

## General Description

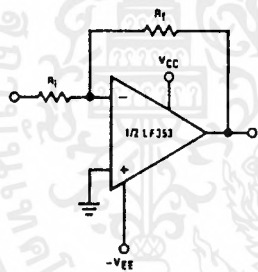
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

## Features

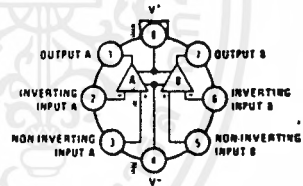
- Internally trimmed offset voltage 10 mV
- Low input bias current 50pA
- Low input noise voltage 16 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 3.8 mA
- High input impedance 10<sup>12</sup>Ω
- Low total harmonic distortion  $A_v = 10$ ,  $R_L = 10k$ ,  $V_O = 20Vp-p$ ,  $BW = 20 Hz-20 kHz$  <0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

## Typical Connection



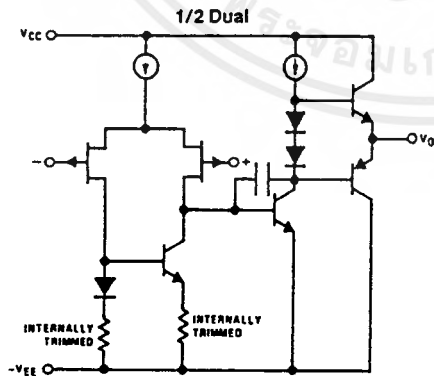
## Connection Diagrams

Metal Can Package (Top View)

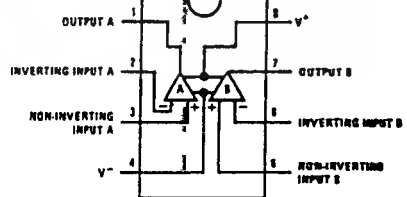


Order Number LF353H  
See NS Package Number H08C

## Simplified Schematic



Dual-In-Line Package (Top View)



Order Number LF353J, LF353M or LF353N  
See NS Package Number J08A, M08A or N08E

TL/H/5649-1

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	± 18V
Power Dissipation	(Note 1)
Operating Temperature Range	0°C to + 70°C
T <sub>J</sub> (MAX)	150°C
Differential Input Voltage	± 30V
Input Voltage Range (Note 2)	± 15V
Output Short Circuit Duration	Continuous

Storage Temperature Range	- 65°C to + 150°C
Lead Temp. (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD rating to be determined.

## DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
V <sub>OS</sub>	Input Offset Voltage	R <sub>S</sub> = 10kΩ, T <sub>A</sub> = 25°C Over Temperature		5	10 13	mV mV
ΔV <sub>OS</sub> /ΔT	Average TC of Input Offset Voltage	R <sub>S</sub> = 10 kΩ		10		μV/°C
I <sub>OS</sub>	Input Offset Current	T <sub>J</sub> = 25°C, (Notes 4, 5) T <sub>J</sub> ≤ 70°C		25	100 4	pA nA
I <sub>B</sub>	Input Bias Current	T <sub>J</sub> = 25°C, (Notes 4, 5) T <sub>J</sub> ≤ 70°C		50	200 8	pA nA
R <sub>IN</sub>	Input Resistance	T <sub>J</sub> = 25°C		10 <sup>12</sup>		Ω
A <sub>VOL</sub>	Large Signal Voltage Gain	V <sub>S</sub> = ± 15V, T <sub>A</sub> = 25°C V <sub>O</sub> = ± 10V, R <sub>L</sub> = 2 kΩ Over Temperature	25	100		V/mV
V <sub>O</sub>	Output Voltage Swing	V <sub>S</sub> = ± 15V, R <sub>L</sub> = 10kΩ	± 12	± 13.5		V
V <sub>CM</sub>	Input Common-Mode Voltage Range	V <sub>S</sub> = ± 15V	± 11	+ 15 - 12		V V
CMRR	Common-Mode Rejection Ratio	R <sub>S</sub> ≤ 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
I <sub>S</sub>	Supply Current			3.6	6.5	mA

## AC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	T <sub>A</sub> = 25°C, f = 1 Hz - 20 kHz (Input Referred)		120		dB
SR	Slew Rate	V <sub>S</sub> = ± 15V, T <sub>A</sub> = 25°C	8.0	13		V/μs
GBW	Gain Bandwidth Product	V <sub>S</sub> = ± 15V, T <sub>A</sub> = 25°C	2.7	4		MHz
e <sub>n</sub>	Equivalent Input Noise Voltage	T <sub>A</sub> = 25°C, R <sub>S</sub> = 100Ω, f = 1000 Hz		25		nV/√Hz
i <sub>n</sub>	Equivalent Input Noise Current	T <sub>J</sub> = 25°C, f = 1000 Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperatures, the device must be derated based on a thermal resistance of 115°C/W typ junction to ambient for the N package, and 185°C/W typ junction to ambient for the H package.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

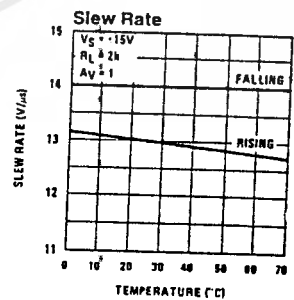
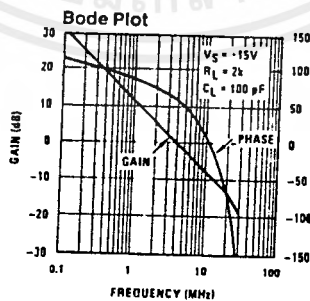
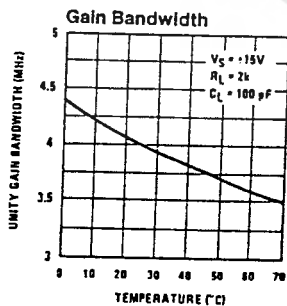
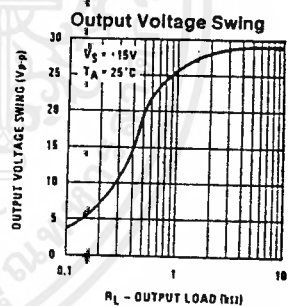
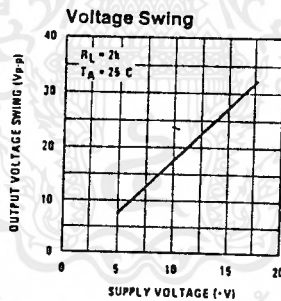
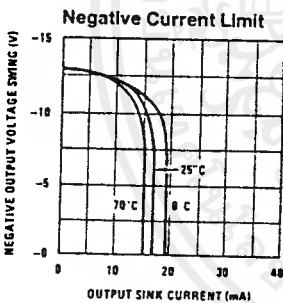
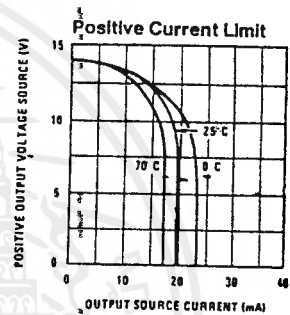
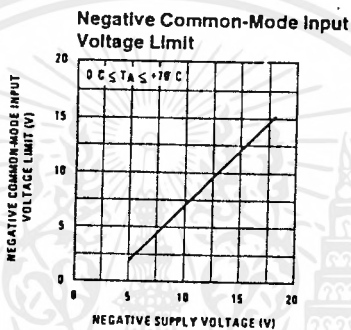
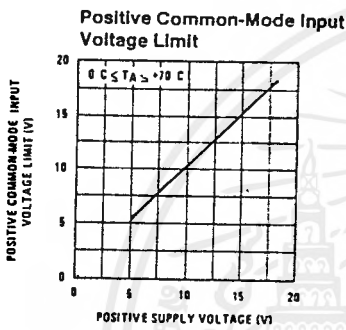
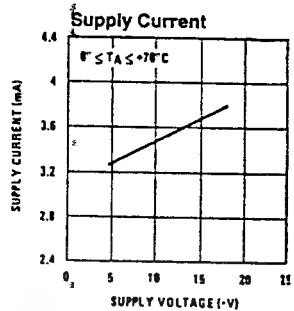
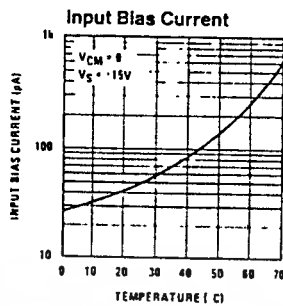
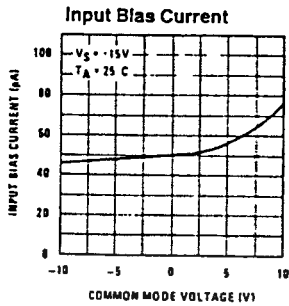
Note 3: The power dissipation limit, however, cannot be exceeded.

Note 4: These specifications apply for V<sub>S</sub> = ± 15V and 0°C ≤ T<sub>A</sub> ≤ + 70°C. V<sub>OS</sub>, I<sub>B</sub> and I<sub>OS</sub> are measured at V<sub>CM</sub> = 0.

Note 5: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T<sub>J</sub>. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P<sub>D</sub>. T<sub>J</sub> = T<sub>A</sub> + θ<sub>JA</sub> P<sub>D</sub> where θ<sub>JA</sub> is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

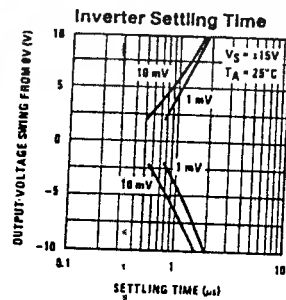
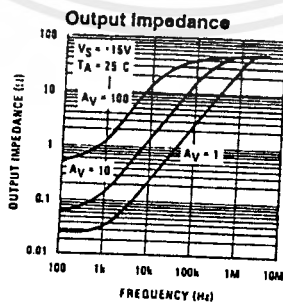
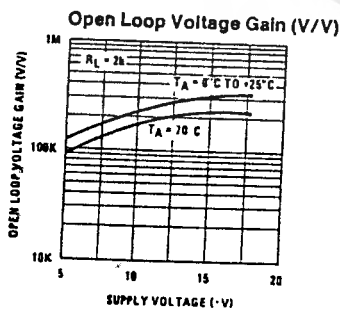
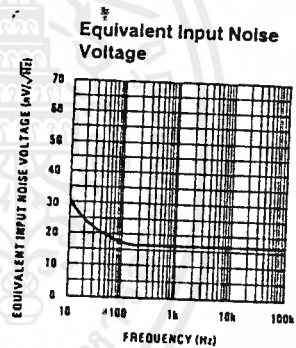
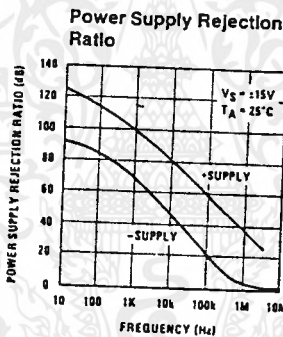
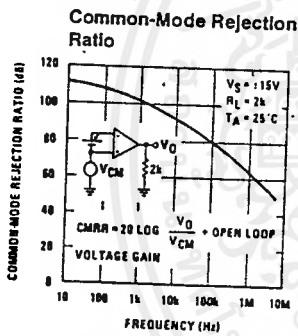
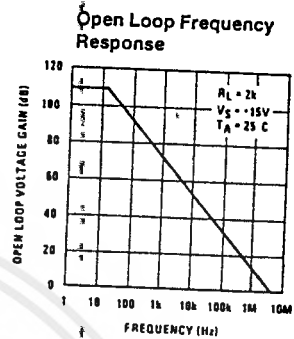
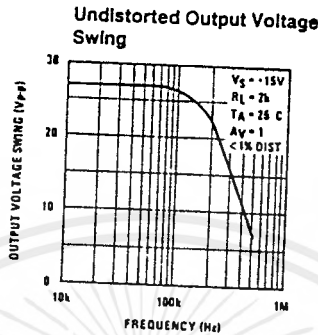
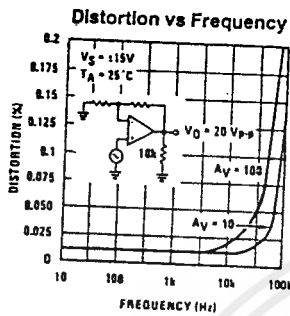
Note 6: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. V<sub>S</sub> = ± 6V to ± 15V.

# Typical Performance Characteristics



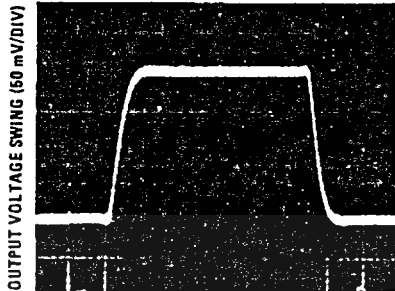
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics (Continued)



## Pulse Response

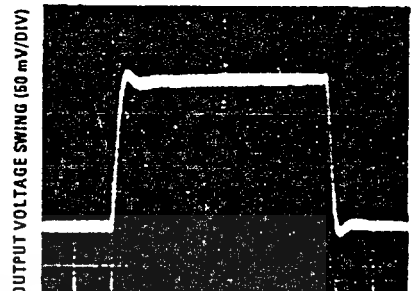
Small Signaling Inverting



TIME (0.2  $\mu$ s/DIV)

TL/H/5649-4

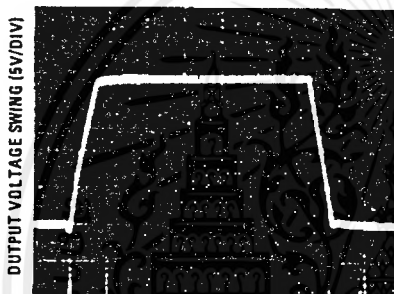
Small Signal Non-Inverting



TIME (0.2  $\mu$ s/DIV)

TL/H/5649-

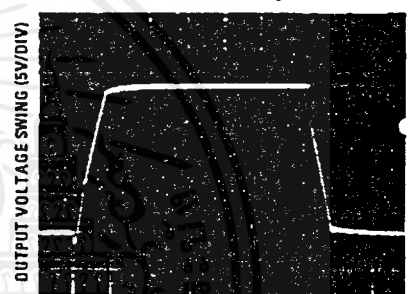
Large Signal Inverting



TIME (2  $\mu$ s/DIV)

TL/H/5649-6

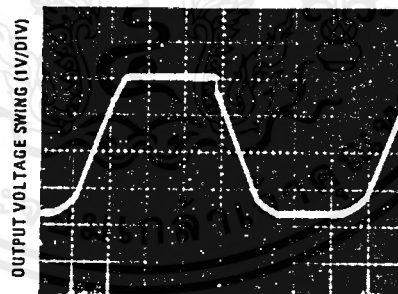
Large Signal Non-Inverting



TIME (2  $\mu$ s/DIV)

TL/H/5649-

Current Limit ( $R_L = 100\Omega$ )



TIME (5  $\mu$ s/DIV)

TL/H/5649-8

## Application Hints

These devices are op amps with an internally trimmed input offset voltage and JFET input devices (BI-FET II). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a damaged unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output. Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

## Application Hints (Continued)

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifiers will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

Each amplifier is individually biased by a zener reference which allows normal circuit operation on  $\pm 6V$  power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The amplifiers will drive a  $2\text{ k}\Omega$  load resistance to  $\pm 10V$  over the full temperature range of  $0^\circ\text{C}$  to  $+70^\circ\text{C}$ . If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the result-

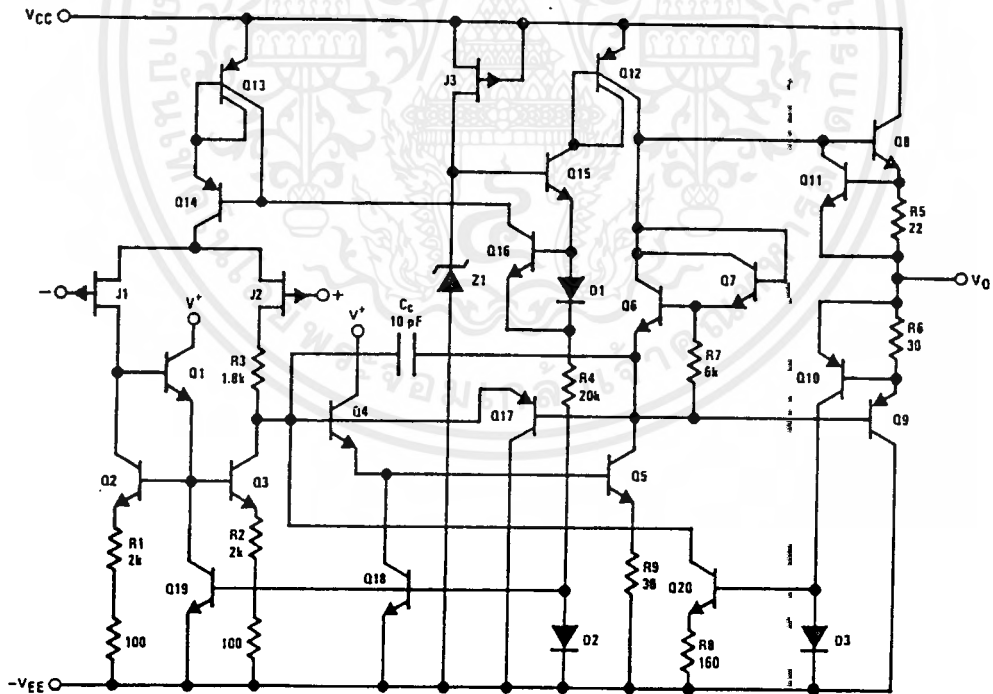
ing forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

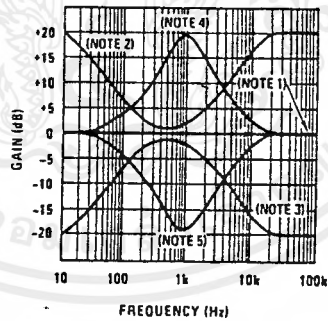
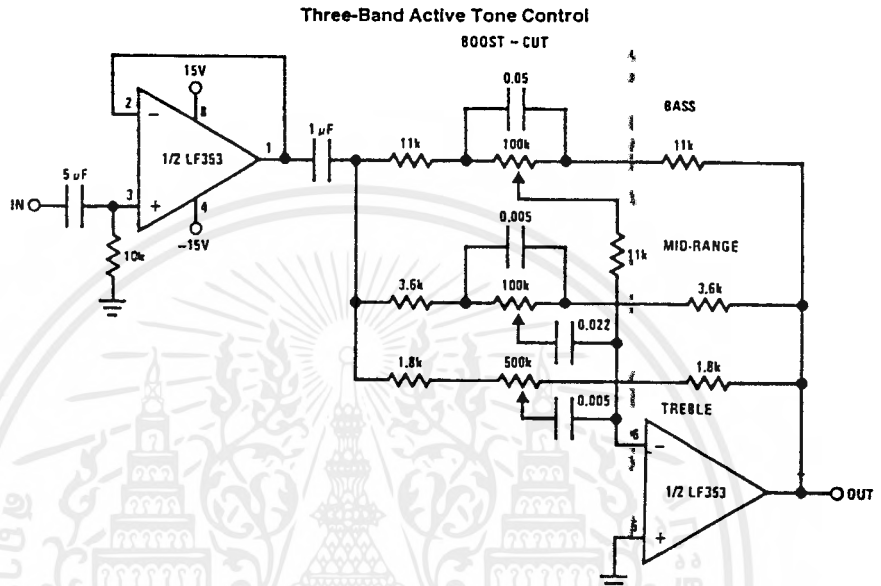
A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

## Detailed Schematic



TL/H/5649-9

## Typical Applications



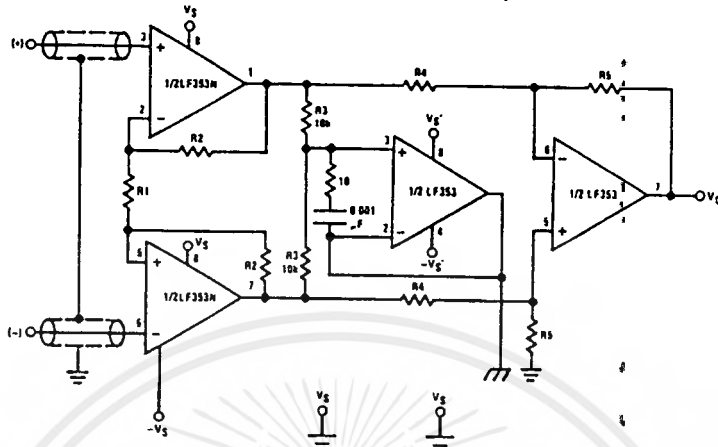
- Note 1:** All controls flat.  
**Note 2:** Bass and treble boost, mid flat.  
**Note 3:** Bass and treble cut, mid flat.  
**Note 4:** Mid boost, bass and treble flat.  
**Note 5:** Mid cut, bass and treble flat.

- All potentiometers are linear taper
- Use the LF347 Quad for stereo applications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

### Improved CMRR Instrumentation Amplifier



$$A_V = \left( \frac{2R_2}{R_1} + 1 \right) \frac{R_5}{R_4}$$

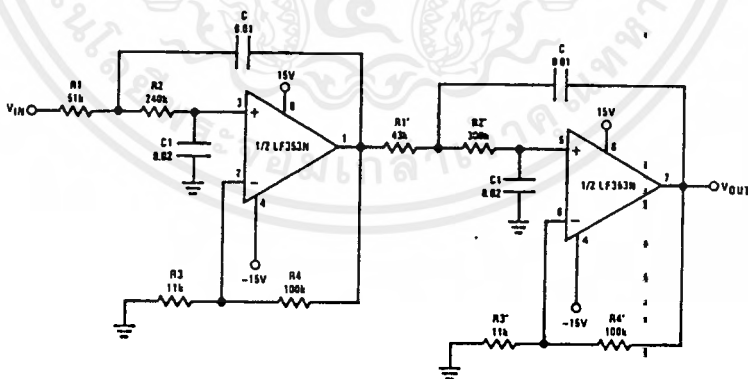
$\text{---}$  and  $\text{---}$  are separate isolated grounds

Matching of  $R_2$ 's,  $R_4$ 's and  $R_5$ 's control CMRR

With  $A_{VT} = 1400$ , resistor matching = 0.01%: CMRR = 136 dB

- Very high input impedance
- Super high CMRR

### Fourth Order Low Pass Butterworth Filter



$$\bullet \text{ Corner frequency } (f_c) = \sqrt{\frac{1}{R_1 R_2 C C_1}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C C_1}} \cdot \frac{1}{2\pi}$$

$$\bullet \text{ Passband gain } (H_0) = (1 + R_4/R_3) (1 + R_4'/R_3')$$

• First stage  $Q = 1.31$

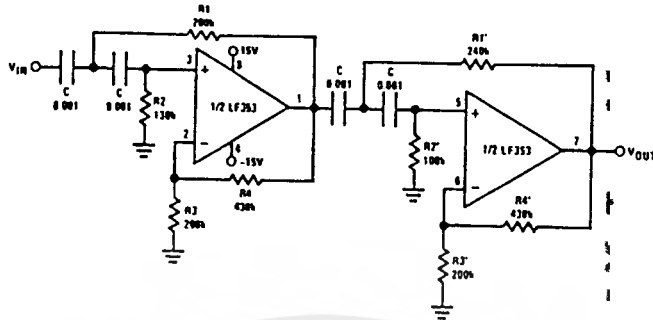
• Second stage  $Q = 0.541$

• Circuit shown uses nearest 5% tolerance resistor values for a filter with a corner frequency of 100 Hz and a passband gain of 100

• Offset nulling necessary for accurate DC performance

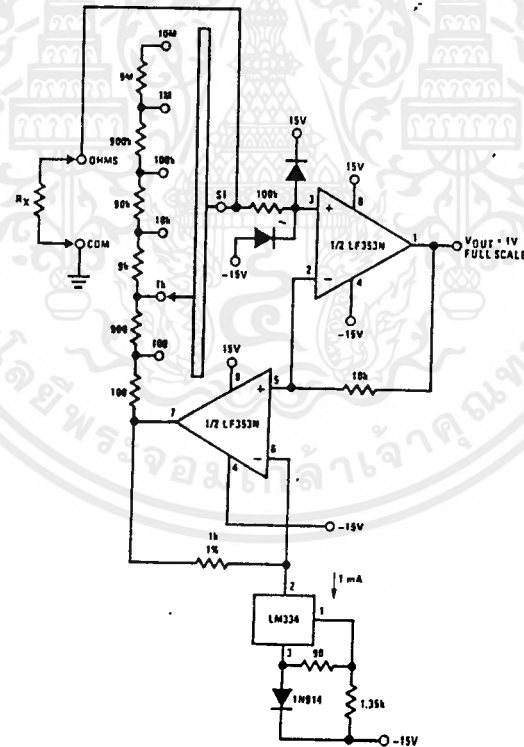
## Typical Applications (Continued)

### Fourth Order High Pass Butterworth Filter



- Corner frequency ( $f_c$ ) =  $\sqrt{\frac{1}{R_1 R_2 C^2}} = \frac{1}{2\pi} \sqrt{\frac{1}{R_1' R_2' C'^2}} = \frac{1}{2\pi}$
- Passband gain ( $H_0 = (1 + R_4/R_3) (1 + R_4'/R_3')$ )
- First stage  $Q = 1.31$
- Second stage  $Q = 0.541$
- Circuit shown uses closest 5% tolerance resistor values for a filter with a corner frequency of 1 kHz and a passband gain of 10.

### Ohms to Volts Converter



$$V_O = \frac{1V}{R_{LADOER}} \times R_x$$

Where  $R_{LADOER}$  is the resistance from switch S1 pole to pin 7 of the LF353.

TL/H/5649-13

## DAC1200, DAC1201 12-Bit Digital-to-Analog Converters

### General Description

The DAC1200 series of D/A converters is a family of precision low-cost converter building blocks intended to fulfill a wide range of industrial and military D/A applications. These devices are complete functional blocks requiring only application of power for operation. The design combines a precision 12-bit weighted current source (12 current switches and 12-bit thin-film resistor network), a rapid-settling operational amplifier, and 10.24V buffered reference.

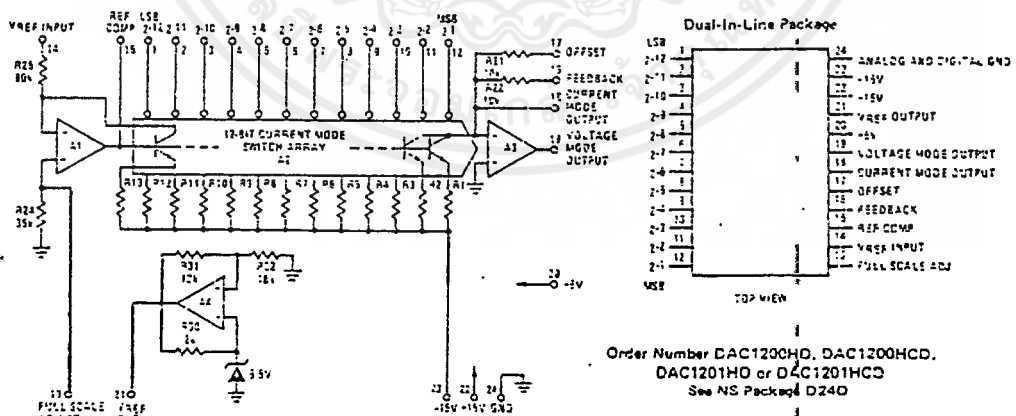
Input coding is complementary binary. In all instances, a logic "low" ( $\leq 0.6V$ ) turns a given bit ON, and a logic "high" ( $\geq 2.0V$ ) turns the bit OFF. Output format may be programmed for bipolar ( $\pm 10V$ ) or unipolar (0 to 10V) operation using internally supplied thin-film resistor pin strap options. Current mode operation is also available from 0 to 2 mA.

The entire series is available in hermetically sealed 24-lead DIP.

### Features

- Circuit completely self-contained
- Both current and voltage-mode outputs
- Standard power supplies:  $\pm 15V$  and  $+5V$
- Internal buffered reference: 10.24V
- 0 to 2 mA,  $\pm 10V$  or 0 to 10V output by strapping internal resistors; other scales by external resistors
- $\pm 1/2$  LSB linearity
- Fast settling time: 1.5  $\mu s$  in current mode  
2.5  $\mu s$  in voltage mode
- High slew rate: 15 V/ $\mu s$
- TTL and CMOS compatible complementary binary input logic
- 12 bit linearity
- Standard 0.6" 24-pin DIP package

### Block and Connection Diagrams



DAC1200, DAC1201

### Absolute Maximum Ratings

Supply Voltage ( $V^+$ & $V^-$ )	=18V	Short Circuit Duration (pins 18, 19 & 211)	Cor
Logic Supply Voltage ( $V_{CC}$ )	+10V	Operating Temperature Range	
Logic Input Voltage	-0.7V to -18V	DAC1200HD, DAC1201HD	-55°C to
Reference Input Voltage	-0V, -18V	DAC1200HCD, DAC1201HCD	-25°C to
Power Dissipation	(see graphs)	Storage Temperature Range	-65°C to

### DC Electrical Characteristics DAC1200,1201 Binary D/A (Notes 1, 2)

PARAMETER	CONDITIONS	DAC1200/1200C			DAC1201/1201C		
		MIN	TYP	MAX	MIN	TYP	MAX
Resolution		12			12		
Linearity Error (Note 3)	$T_A = 25^\circ\text{C}$						
Offset Voltage	$T_A = 25^\circ\text{C}$			$\pm 0.0122$ $\pm 0.0244$			$\pm 0.0428$ $\pm 0.0856$
Voltage Mode Full-Scale Error (Note 3)	$V_{REF} = 10.240\text{V}$		1	5		1	10
Voltage Mode Full-Scale Error	Pin 21 connected to Pin 14, $T_A = 25^\circ\text{C}$		0.01	0.1		0.02	0.2
Monotonicity (Notes 3, 4)			0.1	0.5		0.1	0.7
Voltage Mode Power Supply Sensitivity	$\Delta V^+ = +2\text{V}$ $\Delta V^- = -2\text{V}$ $\Delta V_{CC} = +1\text{V}$ $T_A = 25^\circ\text{C}$ $V_{REF} = 10.240\text{V}$		0.002	0.02		0.002	0.02
Output Voltage Range	$R_L = 5\text{k}$	$\pm 10.5$		0.02		0.002	0.02
Voltage Mode Output Short-Circuit Current Limit	$T_A = 25^\circ\text{C}$	$\pm 10.5$	$\pm 12$		$\pm 10.5$	$\pm 12$	
Current Mode Voltage Compliance	(Note 5)		20	50		20	50
Current Mode Output Impedance			$\pm 2.5$			$\pm 2.5$	
Reference Voltage	$0\text{mA} \leq I_{REF} \leq 2\text{mA}$ , $T_A = 25^\circ\text{C}$		15			15	
Logic "1" Input Voltage (Bit OFF)		10.190	10.240	10.290	10.190	10.240	10.290
Logic "0" Input Voltage (Bit ON)		2.0			2.0		
Logic "1" Input Current (Bit OFF)	$V_{IN} = 2.5\text{V}$			0.3			0.2
Logic "0" Input Current (Bit ON)	$V_{IN} = 0\text{V}$			1			10
Power Supply Current	$I^+$ $V^+ = 15.0\text{V}$ $I^-$ $V^- = -15.0\text{V}$ $I_{CC}$ $V_{CC} = 5.0\text{V}$ $T_A = 25^\circ\text{C}$		10	15		10	15
			25	30		25	30
			20	25		20	25

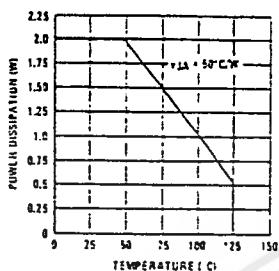
### AC Electrical Characteristics DAC1200,1201

PARAMETER	CONDITIONS ( $T_A = 25^\circ\text{C}$ )	MIN	TYP	MAX	UNITS
Voltage Mode					
$\pm 1$ LSB Settling Time (Note 5)	DAC1200, $V_E \leq 1.25\text{mV}$ DAC1201, $V_E \leq 5.0\text{mV}$		1.5	3.0	$\mu\text{s}$
Voltage Mode Full-Scale Change Settling Time (Note 5)	DAC1200, $V_E \leq 1.25\text{mV}$ DAC1201, $V_E \leq 5.0\text{mV}$		1	3.0	$\mu\text{s}$
Current Mode			2.5	5.0	$\mu\text{s}$
Full-Scale Settling Time	$R_L = 1\text{k}\Omega$ , $C_L \leq 20\text{pF}$ $0 \leq \Delta I_{OUT} \leq 2\text{mA}$		2.0	5.0	$\mu\text{s}$
Voltage Mode Slew Rate	$-10\text{V} \leq \Delta V_{OUT} \leq -10\text{V}$		1.5		$\mu\text{s}$
			15		$\text{V}/\mu\text{s}$

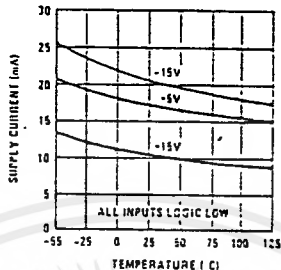
- Note 1: Unless otherwise noted, these specifications apply for  $V^+ = 15.0\text{V}$ ,  $V^- = -15.0\text{V}$ , and  $V_{CC} = 5.0\text{V}$  over the temperature range -55°C to +125°C for the DAC1200HD/1201HD and -25°C to +65°C for the DAC1200HCD/1201HCD.
- Note 2: All typical values are for  $T_A = 25^\circ\text{C}$ .
- Note 3: Unless otherwise noted, this specification applies for  $V_{REF} = 10.24\text{V}$ , and over the temperature range -25°C to +65°C. Test conditions include adjustment of offset to 0V and full-scale to 10.2375V.
- Note 4: The DAC1200 is tested for monotonicity by stimulating all bits; the DAC1201 is tested for monotonicity by stimulating only the 11 MSBs and holding the 2 LSBs at 2.0V (i.e., 2 LSBs are OFF).
- Note 5: Not tested - guaranteed by design.

## Typical Performance Characteristics

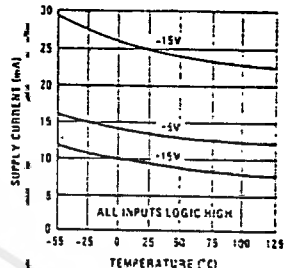
Maximum Power Dissipation



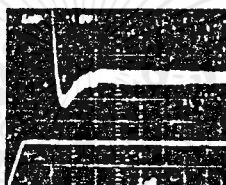
Supply Current vs Temperature



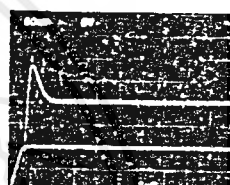
Supply Current vs Temperature



1 LSB Transition  
1011...1 - 1100...0  
V<sub>O</sub> = 0, 10V  
C<sub>F</sub> = 30pF  
T<sub>A</sub> = 25°C



10V Full Scale Settling Time



10V Full Scale Pulse Response

## Applications Information

### 1. Introduction

The DAC1200 series D/A converters are designed to minimize adjustments and user-supplied external components. For example, included in the package are a buffered reference, offset nulled output amplifier, and application resistors as well as the basic 12-bit current mode D/A.

However, the DAC1200 series is a sophisticated building block. Its principles of operation and the following applications information should be read before applying power to the device.

The user is referred to National Semiconductor Application Notes AN-156 and AN-157 for additional information.

### 2. Power Supply Selection & Decoupling

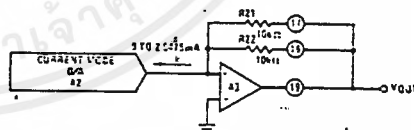
Selection of power supplies is important in applications requiring 0.01% accuracy. The ±15V supplies should be well regulated (±15V = 0.1%) with less than 0.5mVrms of output noise and hum.

To realize the full speed capability of the device, all three power supply leads should be bypassed with 1μF tantalum electrolytic capacitors in shunt with 0.01μF ceramic disc capacitors no farther than 1/8 inch from the device package.

### 3. Unipolar and Bipolar Operation

The DAC1200 series D/A's may be configured for either unipolar or bipolar operation using resistors provided with the device. Figure 1A illustrates the proper connection for unipolar operation.

Bipolar operation is accomplished by offsetting the output amplifier A3 as shown in Figure 2A.



$$V_{OUT} = (I_{ZERO} \text{ or } I_{FULLSCALE}) \left( \frac{R_{21} \cdot R_{22}}{R_{21} + R_{22}} \right)$$

$$= (0\text{mA to } 2.0475\text{mA})(5\text{k}\Omega)$$

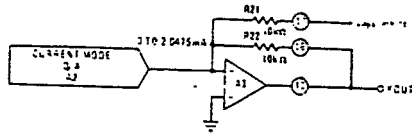
$$= 0\text{V to } -10.2375\text{V}$$

\*Values shown are for V<sub>REF</sub> = 10.240V.

$$1 \text{ LSB Voltage Step} = \frac{10.240\text{V}}{4096} = 2.5\text{mV}$$

$$1 \text{ LSB Current Step} = \frac{2.5\text{mV}}{5.0\text{k}\Omega} = 0.5\mu\text{A}$$

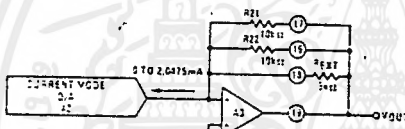
FIGURE 1A. DAC1200/DAC1201 Unipolar Operation



$$\begin{aligned}
 V_{OUT} &= (0 \text{ to } 2.0475 \text{ mA})R22 - \frac{V_{REF}}{R22} R21 \\
 &= (0 \text{ to } 2.0475 \text{ mA})R22 - V_{REF} \quad R21 \cong R22 \\
 &= -10.240 \text{ to } +10.235 \text{ V} \\
 &\text{*Values shown are for } V_{REF} = 10.240 \text{ V} \\
 &1 \text{ LSB} = 5 \text{ mV.}
 \end{aligned}$$

FIGURE 2A. DAC1200/DAC1201 Bipolar Operation

External resistors may be used to achieve alternate-zero and full-scale voltages. It is advantageous to utilize R21 and R22 even in these applications since they are closely matched in TCR and temperature to the internal array. Figure 3 illustrates the recommended circuit for zero to 5V operation. R<sub>EXT</sub> should be of metal film or wire-wound construction with a TCR of less than 10 ppm/°C.



$$R_{TOTAL} = (R21) \parallel (R22) \parallel (R_{EXT}) = \frac{V_{FULLSCALE}}{2.0475 \text{ mA}} = 2.5 \text{ k}\Omega$$

FIGURE 3. DAC1200 0 to 5.120V Operation

#### 4. Offset and Full-Scale Adjust

If higher precision is required in the zero and full-scale, external adjustments may be made. The circuit of figure 4 illustrates the recommended circuit to adjust offset and full-scale of the DAC1200 series. The circuit will work equally well for unipolar or bipolar operation.

In bipolar operation, the offset is adjusted at minus full-scale; in the unipolar case at zero scale.

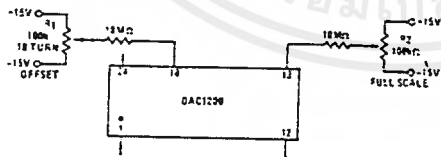


FIGURE 4. Offset & Full-Scale Adjust

For the values shown in figure 4, R<sub>1</sub> will allow a ±7 mV offset adjustment for the unipolar case and ±15 mV for the bipolar case. R<sub>2</sub> will allow a ±50 mV adjustment of full scale.

#### 5. Current Mode Operation

Access to the summing junction of A3 affords current mode operation either with a resistive load or to drive a fast-settling external operational amplifier. The loop around A3 should not be closed in current mode operation. There is a ±2.5V maximum compliance voltage at A2's output (pin 18) which restricts the maximum size of the load resistor; i.e.,  $R_L \times I_{FULLSCALE} \leq 2.5 \text{ V}$

Note:  $I_{FULLSCALE} \approx 2 \text{ mA}$ .

#### 6. Settling Time & Glitch Minimization

The settling time of the DAC1200 series and the glitch which occurs between major input code changes may be improved by placing a 10 to 30 pF capacitor between pins 18 (current-mode output) and 19 (voltage mode output). The capacitor is used to cancel output capacitance of the current mode D/A and stray capacitance at pin 18.

#### 7. Current Output Boosting

The DAC1200 series may be operated as a "power D/A" by including a current buffer such as the LH0002 or LH0063 in the loop with A3 as shown in figure 5.



FIGURE 5. Current Boosted Output

#### 8. Logic Input Coding

The sense of the logic inputs to the DAC1200 series is complementary; i.e., a given bit is turned ON by an active "low" input. Table 1 summarizes input status for the unipolar and bipolar complementary binary and SCD codes.

Other input codes may also be used. For example, the two's complement code, which is used extensively in computer and microprocessor applications, may be converted to the DAC1200 complementary bipolar format by inverting all bits except the MSB. The inversion may be accomplished in the microprocessor by software control, or by hardware using standard hex-inverters.

#### 9. Reference Voltage

External reference voltages may be used with the DAC1200 series. Voltages other than 10.240 or 10.000V in the range of +5.0V to 11V will work satisfactorily for voltage mode operation. Full-scale voltage is always  $V_{REF} - 1 \text{ LSB}$  where  $1 \text{ LSB} = V_{REF}/4096$ . Full-scale current may be predicted by:

$$I_{FULLSCALE} = (V_{REF})/(0.19995117) \text{ mA}$$

CODE TYPE	(Note 8) INPUT CODE		OUTPUT STATE	OUTPUT VOLTAGE $V_{REF} = 10.240V$	OUTPUT CURRENT
	MSB	LSB			
Unipolar Complementary Binary	0000	0000 0000	Full-Scale	+10.2375V	2.0475mA
	1111	1111 1110	1 LSB ON	+2.500mV	0.500 $\mu$ A
	1111	1111 1111	Zero Scale	Zero	Zero
Bipolar Complementary Binary	0000	0000 0000	Full-Scale	+10.235V	+1.0235mA
	0111	1111 1111	Half Full-Scale	-0.000V	0.000mA
	1111	1111 1110	1 LSB ON	-10.235V	-1.0235mA
	1111	1111 1111	Zero Scale	-10.240V	-1.0240mA

Note 8: Logic input sense is such that an active low ( $V_{IN} \leq 0.8V$ ) turns a given bit ON and is represented as a logic "0" in the table.

## Definition of Terms

### Resolution

Resolution is defined as the reciprocal of the number of discrete steps in the D/A output (as designed). It is directly related to the number of switches or bits within the D/A. For example, the DAC1200 has  $2^{12}$  or 4096 steps. Resolution may therefore be expressed variously as 12 bits, as 1 part in  $2^{12}$ , as 1 part in 4096, or as a percentage ( $1/4096 \times 100 = 0.0244\%$ ).

### Linearity Error

Linearity error is the maximum deviation from a straight line passing through the endpoints of the D/A transfer characteristic. It is measured after calibrating for zero and full-scale. The linearity error of the DAC1200 series is guaranteed to be less than  $\pm 1/4$  LSB or 0.0122% of F.S. for the DAC1200/1200C and  $\pm 0.0488\%$  of F.S. for the DAC1201/DAC1201C. Linearity error is a design parameter intrinsic to the device and cannot be externally adjusted.

### Offset Voltage

Offset voltage is an output voltage other than zero volts for unipolar operation (and other than minus full-scale for bipolar operation) with all bits turned OFF. In the DAC1200 series this error resides primarily in the output amplifier, A3. Offset voltage is adjustable to zero as discussed in the applications section.

### Power Supply Sensitivity

Power supply sensitivity is a measure of the effect of power supply changes on the D/A full-scale output.

### Settling Time

Two settling time parameters are specified for the DAC1200 series. Full-scale settling time requires a zero to full-scale or full-scale to zero output change. One LSB settling time requires one LSB output change. In both instances, settling time is the time required from a code transition until the D/A output reaches within  $\pm 1/2$  LSB of final output value.

### Monotonicity

Monotonicity is a characteristic of the D/A which requires a non-negative output step for an increasing input digital code. Monotonicity, therefore, demands no back steps or changes in sign of the slope of the D/A transfer characteristic.

### Full-Scale Error

Full-scale error is a measure of the output error between an ideal D/A and the actual device output. Ideally, for the DAC1200 full-scale is  $V_{REF} - 1$  LSB. For  $V_{REF} = 10.240V$  and unipolar operation,  $V_{FULLSCALE} = 10.240V - 2.5mV = 10.2375V$ . Departures from this value include internal gain, scaling, and reference errors. Full-scale error is adjustable to zero as discussed in the Applications section.





MUR120  
MUR140  
MUR160

MUR120, MUR140 and MUR160 are  
Motorola Preferred Devices

## Switchmode Power Rectifiers

... designed for use in switching power supplies, inverters and as free wheeling diodes,  
these state-of-the-art devices have the following features:

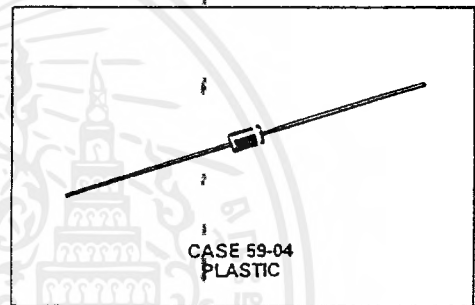
- Ultrafast 25, 50 and 75 Nanosecond Recovery Times
- 175°C Operating Junction Temperature
- Low Forward Voltage
- Low Leakage Current
- High Temperature Glass Passivated Junction
- Reverse Voltage to 600 Volts

### Mechanical Characteristics:

- Case: Epoxy, Molded
- Weight: 0.4 gram (approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead and Mounting Surface Temperature for Soldering Purposes: 220°C Max. for 10 Seconds, 1/16" from case
- Shipped in plastic bags, 1000 per bag.
- Available Tape and Reeled, 5000 per reel, by adding a "RL" suffix to the part number
- Polarity: Cathode Indicated by Polarity Band
- Marking: U120, U140, U160

ULTRAFAST  
RECTIFIERS

1.0 AMPERE  
200-400-600 VOLTS



### MAXIMUM RATINGS

Rating	Symbol	MUR			Unit
		120	140	160	
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	$V_{RRM}$ $V_{RWM}$ $V_R$	200	400	600	Volts
Average Rectified Forward Current (Square Wave Mounting Method #3 Per Note 1)	$I_{F(AV)}$	1.0 @ $T_A = 130^\circ\text{C}$	1.0 @ $T_A = 120^\circ\text{C}$		Amps
Nonrepetitive Peak Surge Current (Surge applied at rated load conditions, halfwave, single phase, 60 Hz)	$I_{FSM}$	35			Amps
Operating Junction Temperature and Storage Temperature	$T_J, T_{stg}$	-65 to +175			°C

### HERMAL CHARACTERISTICS

Maximum Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	See Note 1	°C/W
-------------------------------------------------	-----------------	------------	------

### ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	120	140	160	Unit
Maximum Instantaneous Forward Voltage (1) ( $I_F = 1.0$ Amp, $T_J = 150^\circ\text{C}$ ) ( $I_F = 1.0$ Amp, $T_J = 25^\circ\text{C}$ )	$V_F$	0.710 0.875		1.05 1.25	Volts
Maximum Instantaneous Reverse Current (1) (Rated dc Voltage, $T_J = 150^\circ\text{C}$ ) (Rated dc Voltage, $T_J = 25^\circ\text{C}$ )	$i_R$	50 2.0		150 5.0	$\mu\text{A}$
Maximum Reverse Recovery Time ( $I_F = 1.0$ Amp, $di/dt = 50$ Amp/ $\mu\text{s}$ ) ( $I_F = 0.5$ Amp, $i_R = 1.0$ Amp, $I_{REC} = 0.25$ A)	$t_{rr}$	35 25		75 50	ns
Maximum Forward Recovery Time ( $I_F = 1.0$ A, $di/dt = 100$ A/ $\mu\text{s}$ , $I_{REC}$ to 1.0 V)	$t_{fr}$	25		50	ns

(1) Pulse Test: Pulse Width = 300  $\mu\text{s}$ , Duty Cycle  $\leq 2.0\%$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MUR120, MUR140, MUR160

MUR120

FIGURE 1 — TYPICAL FORWARD VOLTAGE

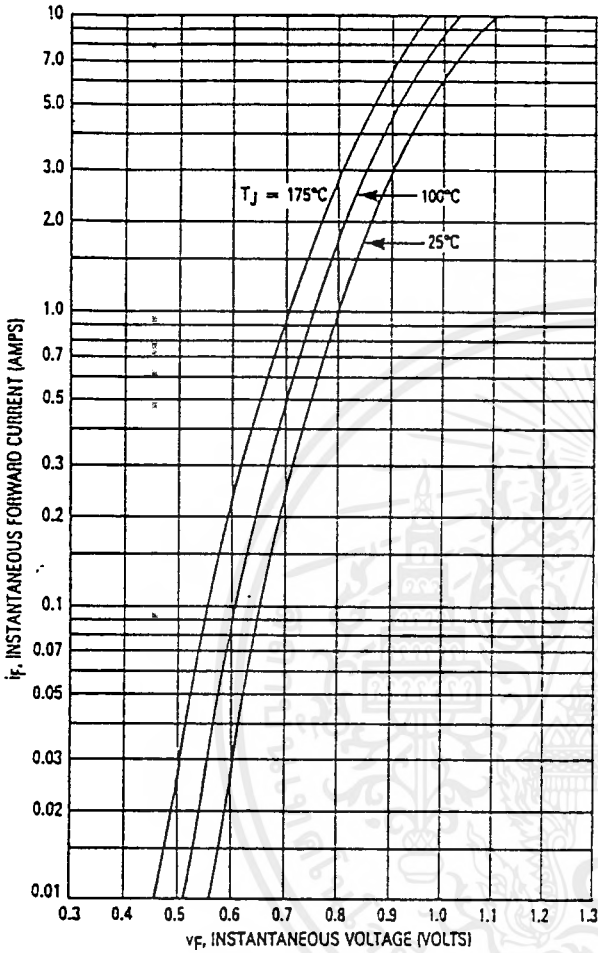


FIGURE 2 — TYPICAL REVERSE CURRENT\*

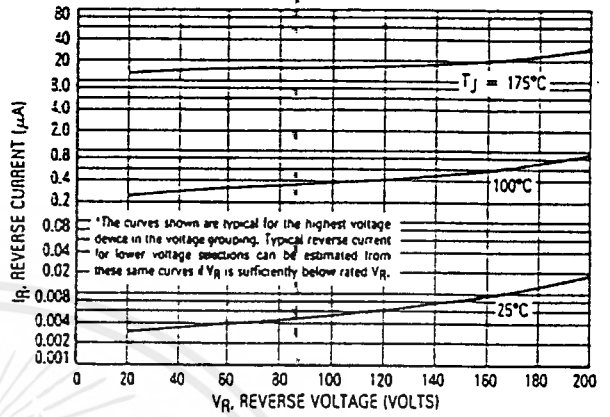


FIGURE 3 — CURRENT DERATING (MOUNTING METHOD #3 PER NOTE 1)

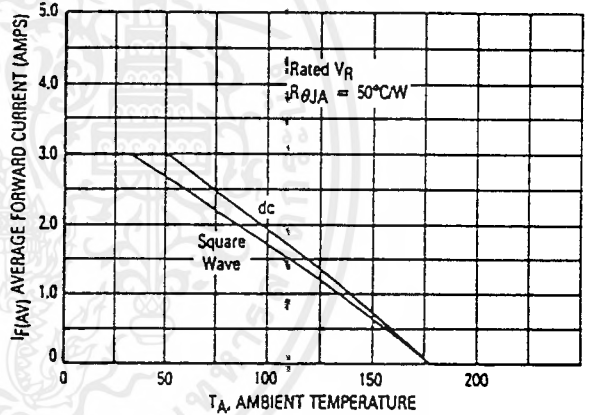


FIGURE 4 — POWER DISSIPATION

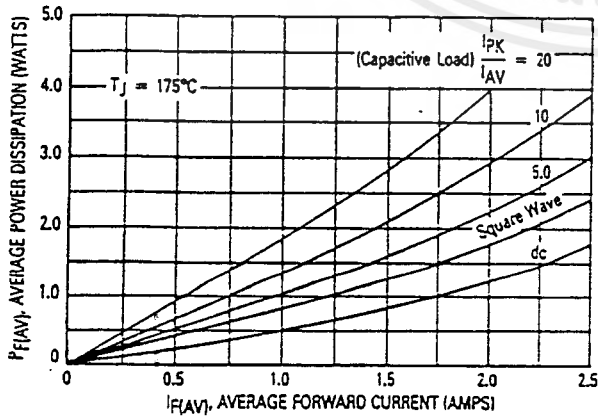
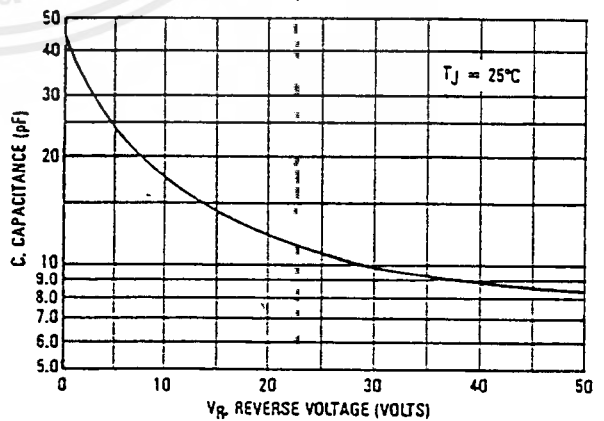


FIGURE 5 — TYPICAL CAPACITANCE



# MUR120, MUR140, MUR160

MUR140, MUR160

FIGURE 6 — TYPICAL FORWARD VOLTAGE

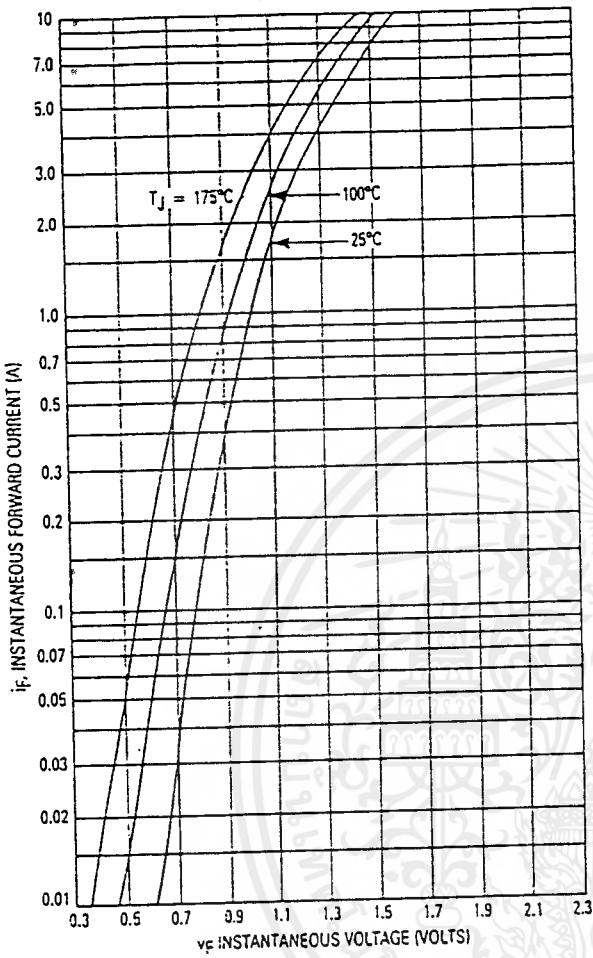


FIGURE 7 — TYPICAL REVERSE CURRENT\*

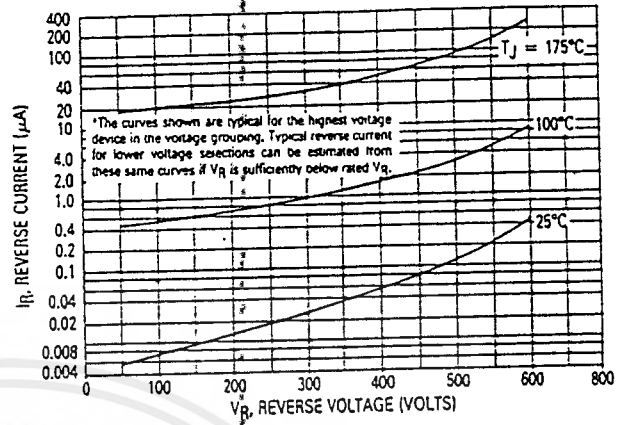


FIGURE 8 — CURRENT DERATING (MOUNTING METHOD #3 PER NOTE 1)

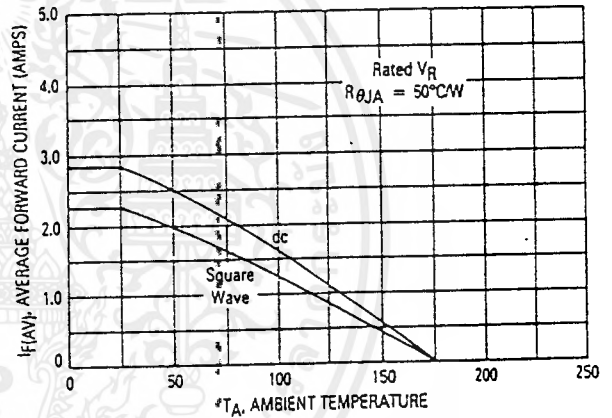


FIGURE 9 — POWER DISSIPATION

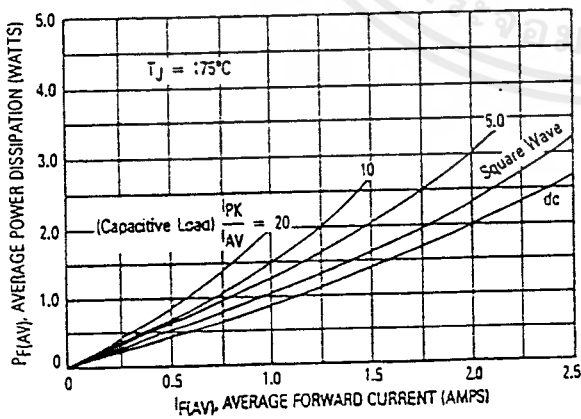
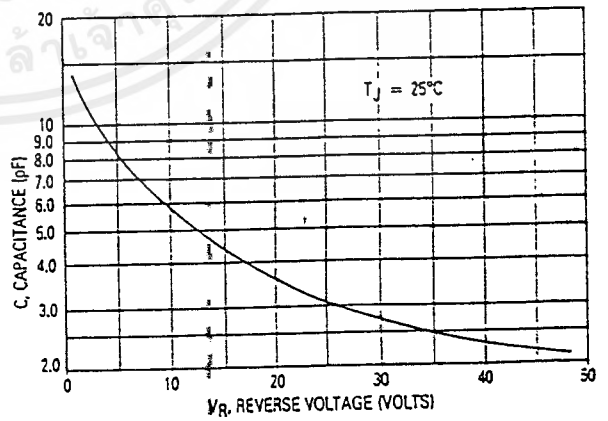


FIGURE 10 — TYPICAL CAPACITANCE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# MUR120, MUR140, MUR160

## NOTE 1 — AMBIENT MOUNTING DATA

Data shown for thermal resistance junction-to-ambient ( $R_{\theta JA}$ ) for the mountings shown is to be used as typical guideline values for preliminary engineering or in case the tie point temperature cannot be measured.

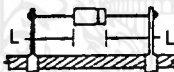
### TYPICAL VALUES FOR $R_{\theta JA}$ IN STILL AIR

MOUNTING METHOD	$R_{\theta JA}$	LEAD LENGTH, L			UNITS
		1/8	1/4	1/2	
1		52	65	72	$^{\circ}\text{C/W}$
2		67	80	87	$^{\circ}\text{C/W}$
3		50			$^{\circ}\text{C/W}$

#### MOUNTING METHOD 1

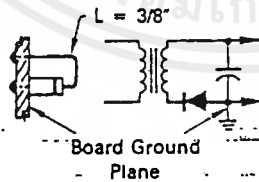


#### MOUNTING METHOD 2



Vector Pin Mounting

#### MOUNTING METHOD 3



P.C. Board with  
1-1/2" x 1-1/2" Copper Surface



### 5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	ICF	C	P	M	ICF	C	P	M	ICF	C	P	M	ICF	C	P	M	ICF
T.I.	SN54S32	J	D	WD					SN54LS32	J	D	WD	SN5432	J	D	WD				
	SN74S32	J	D	WD					SN74LS32	J	D	WD	SN7432	J	D	WD				
FAIRCHILD	FMS432/FM7432	D	D	FD					FMS4LS32/FM74LS32	D	D	FD	FMS432/FM7432	D	D	FD				
	FC7432/FC32	D	D	FD					FC74LS32/FC3LS32	D	D	FD	FC7432/FC32	D	D	FD				
MOTOROLA																				
N.S.C.									DM74LS32	D	D	FD	DM5432	J	D	WD	DM54LS32	J	D	WD
									DM54LS32	D	D	FD	DM7432	J	D	WD	DM74LS32	J	D	WD
PHILIPS									N74LS32	J	D	WD								
	N74S32	J	D	WD					N74LS32	J	D	WD	N7432	J	D	WD				
SIGNETICS													5432	F	D	WD				
									N74LS32	J	D	WD	432	F	D	WD				
SIEMENS																				
													FLH63	J	D	WD				
FUJITSU																				
									74LS32	J	D	WD								
HITACHI																				
									HD74LS32	J	D	WD	HO7432	J	D	WD				
MITSUBISHI																				
									M53LS32	J	D	WD								
NEC																				
									74LS32	J	D	WD								
TOSHIBA																				

#### Electrical Characteristics SN54LS32/SN74LS32

absolute maximum ratings over operating free-air temperature range

Supply voltage, V <sub>CC</sub>	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		-55°C to 150°C

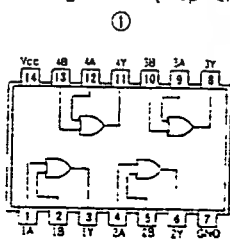
recommended operating conditions 100% 100%

	SN54LS32		SN74LS32		UNIT
	MIN	MAX	MIN	MAX	
Supply voltage, V <sub>CC</sub>	4.5	5	4.75	5.25	V
High-level output current, I <sub>OH</sub>		-400		-400	μA
Low-level output current, I <sub>OL</sub>		1		1	mA
Operating free-air temperature, T <sub>A</sub>	-55	125	0	70	°C

electrical characteristics over recommended operating free-air temperature range

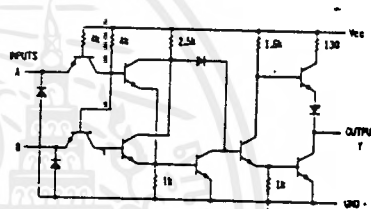
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V <sub>IH</sub>	High-level input voltage		2		V
V <sub>IL</sub>	Low-level input voltage		0.8		V
V <sub>I</sub>	Input clamp voltage	V <sub>CC</sub> = MIN, I <sub>I</sub> = -1 mA		-1.5	V
V <sub>OH</sub>	High-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2V, I <sub>OH</sub> = MAX	2.7	3.4	V
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> = MIN, V <sub>IL</sub> = V <sub>IL</sub> max, I <sub>OL</sub> = 4mA	0.25	0.4	V
I <sub>I</sub>	Input current at maximum input voltage	V <sub>CC</sub> = MAX, V <sub>I</sub> = 7V		0.1	mA
I <sub>IH</sub>	High-level input current	V <sub>CC</sub> = MAX, V <sub>IH</sub> = 2.7V		20	μA
I <sub>IL</sub>	Low-level input current	V <sub>CC</sub> = MAX, V <sub>IL</sub> = 0.4V		-0.4	mA
I <sub>OS</sub>	Short-circuit output current †	V <sub>CC</sub> = MAX	SN54LS F <sub>smv</sub> = -20 74LS F <sub>smv</sub> = -30	-100	mA
I <sub>QCH</sub>	Supply current	V <sub>CC</sub> = MAX	Total, outputs high	3.1	mA
I <sub>QCL</sub>	Supply current	V <sub>CC</sub> = MAX	Total, outputs low	4.5	mA
I <sub>CC</sub>	Supply current	V <sub>CC</sub> = 5V	Average per gate (50% duty cycle)	1.0	mA
t <sub>PLH</sub>	Propagation delay time, low-to-high-level output	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, C <sub>L</sub> = 150pF, R <sub>L</sub> = 2kΩ	14	22	ns
t <sub>PHL</sub>	Propagation delay time, high-to-low-level output	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, C <sub>L</sub> = 150pF, R <sub>L</sub> = 2kΩ	14	22	ns

#### Pin Assignment (Top View)

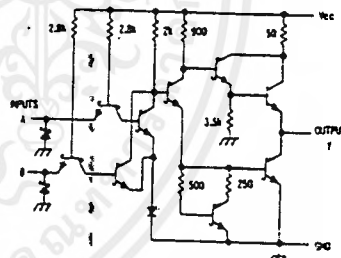


positive logic:  
Y = A + B

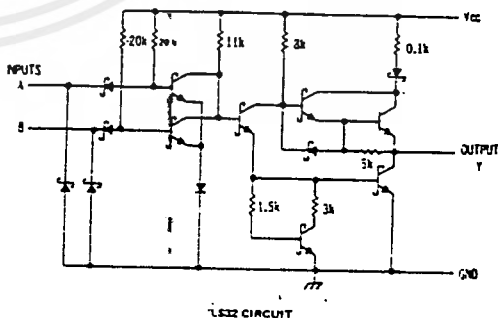
#### Schematics (each gate)



5432 CIRCUIT



7432 CIRCUIT



LS32 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions. I<sub>OH</sub> typical values are at V<sub>CC</sub> = 5V, T<sub>A</sub> = 25°C.

‡ Not more than one output should be shorted at a time.

## 5474/7474 Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL											
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package									
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF								
T.I.	SN54S74	J	D	WD	SN54H74	J	D	WD	SN54LS74	J	D	WD	SN5474	J	D	WD	SN54L74	J	D	WD	SN74S74	J	D	WD	SN74LS74	J	D	WD
FAIRCHILD	FMS4S74/FMS74HD	J	D	WD	FMS4H74/FMS74HD	J	D	WD	FMS4LS74/FMS74HD	J	D	WD	FMS474/FMS74HD	J	D	WD	FMS4L74/FMS74HD	J	D	WD	FMS74S74/FMS74HD	J	D	WD	FMS74LS74/FMS74HD	J	D	WD
MOTOROLA	FC74S74/FC3S74	J	D	WD	FC74H74/FC3H74	J	D	WD	FC74LS74/FC3LS74	J	D	WD	FC7474/FC374	J	D	WD	FC74L74/FC3L74	J	D	WD								
N.S.C.	DM74S74	J	D	WD	DM54H74	J	D	WD	DM54LS74	J	D	WD	DM5474	J	D	WD	DM54L74	J	D	WD	DM74L74	J	D	WD				
PHILIPS	N74S74	J	D	WD	GJJ131/74H74	J	D	WD	N74LS74	J	D	WD	FJJ131/7474	J	D	WD												
SIGNETICS	SS4S74	J	D	WD	SS4H74	J	D	WD	N74LS74	J	D	WD	SS474	J	D	WD	FC1A74	J	D	WD								
SIEMENS	N74S74	J	D	WD	N74H74	J	D	WD	N74LS74	J	D	WD	N7474	J	D	WD	FC1A74	J	D	WD								
FUJITSU									74LS74	J	D	WD	MB423	J	D	WD												
HITACHI	HD74S74	J	D	WD					HD74LS74	J	D	WD	HD7474/HO2S10	J	D	WD												
mitsubishi	M74S74	J	D	WD					M74LS74	J	D	WD	MS327/MS374	J	D	WD												
NEC	74S74	J	D	WD					74LS74	J	D	WD	uPB214	J	D	WD												
TOSHIBA													TC3474A	J	D	WD												

Electrical Characteristics SN54LS74/SN74LS74			
absolute maximum ratings over operating free-air temperature range			
Supply voltage, V <sub>CC</sub>	7V	Operating power dissipation range	SN54LS -5W to 15W SN74LS 7W to 15W
Input voltage	5.5V	Storage temperature range	-55°C to 150°C
recommended operating conditions			
	SN54LS74	SN74LS74	UNIT
Supply voltage, V <sub>CC</sub>	MIN 5.0	NOM 5.0	MAX 5.25
Input current, I <sub>CC</sub>	MAX -100	MIN -100	μA
Output current, I <sub>OL</sub>	MAX 4	MIN 4	mA
Setup time, t <sub>S</sub>	MIN 25	MAX 25	ns
Hold time, t <sub>H</sub>	MIN 25	MAX 25	ns
Propagation delay, t <sub>PLH</sub>	MAX 25	MIN 25	ns
Propagation delay, t <sub>PHL</sub>	MAX 20	MIN 20	ns
Operating free-air temperature, T <sub>A</sub>	MIN -55	MAX 125	°C

electrical characteristics over recommended operating free-air temperature range					
PARAMETER*	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V <sub>IH</sub>	High-level input voltage		2		V
V <sub>IL</sub>	Low-level input voltage			0.8	V
V <sub>I</sub>	Input clamp voltage	V <sub>CC</sub> = MIN, I <sub>I</sub> = -18mA		-1.5	V
V <sub>OH</sub>	High-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2V, V <sub>IL</sub> = 0.8V, I <sub>OH</sub> = MAX	2.7	3.4	V
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2V, V <sub>IL</sub> = 0.8V, I <sub>OL</sub> = 4mA	0.25	0.4	V
I <sub>I</sub>	Input current at maximum input voltage	D, L, K, Clear, Preset, Clock		0.1, 0.2, 3.2, 3.1	mA
I <sub>IH</sub>	High-level input current	D, L, K, Clear, Preset, Clock		20, 40, 40, 20	μA
I <sub>IL</sub>	Low-level input current	D, L, K, Clear, Preset, Clock		-0.4, -0.3, -0.8, -0.4	mA
I <sub>OS</sub>	Short-circuit output current †	Series 54LS, Series 74LS		-20, -100, -20, -100	mA
I <sub>CC</sub>	Supply current (Average per flip-flop)	V <sub>CC</sub> = MAX, See Note f		4	mA
f	Clock frequency	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, C <sub>L</sub> = 150pF, R <sub>L</sub> = 2kΩ	25	33	MHz
t <sub>PLH</sub>	Propagation delay time, low-to-high-level output		13	Δ	ns
t <sub>PHL</sub>	Propagation delay time, high-to-low-level output		25	Δ	ns

### Pin Assignments (Top View)

### Functional Table

74, 7474, 74LS74, 7474 (See Note 2)

INPUTS		OUTPUTS	
PRESET	CLEAR	CLOCK	D   Q   Q̄
L	H	X	X   H   L
H	L	X	X   L   H
L	L	X	X   H*   H*
H	H	?	H   H   L
H	H	?	L   L   L
H	H	L	X   Q <sub>0</sub>   Q̄ <sub>0</sub>

### Functional Block Diagram

74, 7474, 7474, 74LS74, 7474-DUAL D-FLIP-FLOP WITH CLEAR AND PRESET

NOTES: 1. With all outputs open, I<sub>CC</sub> is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is grounded.  
 2. H=high level (steady state), L=low level (steady state), X=irrelevant, ?=transition from low to high level, Q<sub>0</sub>=the level of Q before the indicated input conditions were established.  
 \*This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

\* For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
 † All typical values are at V<sub>CC</sub>=5V, T<sub>A</sub>=25°C.  
 ‡ Not more than one output should be shorted at a time.  
 Δ t<sub>PLH</sub> propagation delay time, low-to-high-level output;  
 Δ t<sub>PHL</sub> propagation delay time, high-to-low-level output;  
 § The arrows indicate the edge of the clock pulse used for †: Δ for the rising edge.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่วางกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 54123/74123 Dual Retriggerable Monostable Multivibrator with Clear

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL		
	Device Type	Package C P M I C F	Device Type	Package C P M I C F	Device Type	Package C P M I C F	Device Type	Package C P M I C F	Device Type	Package C P M I C F	Device Type	Package C P M I C F	Device Type	Package C P M I C F	
T.L.					SN54LS123	J D I	W D	SN54123	J D I	W D	SN54123	J D I			
FAIRCHILD					SN74LS123	J D I N C F		SN74123	J D I N C F		SN74123	J D I N C F			
MOTOROLA								MC74123	J D I		DM54123A	J D I			
N.S.C.					DM54LS123	J D I		DM74123	J D I		DM54123A	J D I			
PHILIPS								N74123	J D I						
SIGNETICS								S54123	J D I B I	W D					
SIEMENS								N74123	J D I B I						
FUJITSU					74LS123	M C I		MB440	J D I W D						
HITACHI															
MITSUBISHI								HD74123/HD2516	J D I B I						
MITSUBISHI															
NEC								μP82123	J D I						
TOSHIBA															

#### Electrical Characteristics SN54LS123/SN74LS123

absolute maximum ratings operating free-air temperature range

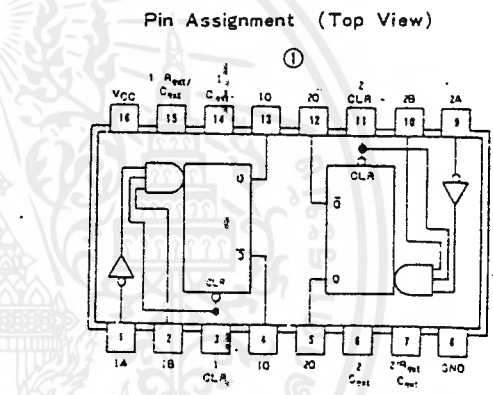
Supply voltage, V <sub>CC</sub>	7V	Operating free-air temperature range	SN54LS	-55°C to +75°C
Input voltage	TV	Storage temperature range	SN74LS	0°C to +75°C
		Storage temperature range		-55°C to +125°C

recommended operating conditions

	SN54LS123			SN74LS123			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V <sub>CC</sub>	4.5	5	5.5	4.75	5	5.25	V
High-level input current, I <sub>OH</sub>			-400			-400	μA
Low-level input current, I <sub>OL</sub>			4			4	μA
Note: when I <sub>Q</sub>	10			10			μA
Maximum timing resistance, R <sub>ext</sub>	5		50	5		250	kΩ
Maximum timing capacitance, C <sub>ext</sub>			∞			∞	nF
Timing capacitance at first Clear terminal			10			30	nF
Maximum operating temperature, T <sub>a</sub>	-55		75	-55		75	°C

#### electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V <sub>OH</sub>	High-level output voltage		2		V
V <sub>OL</sub>	Low-level output voltage		0.1		V
V <sub>I</sub>	Input clamp voltage	V <sub>CC</sub> = MIN, I <sub>I</sub> = -10mA		-1.5	V
V <sub>OH</sub>	High-level output voltage	V <sub>CC</sub> = MIN, I <sub>OH</sub> = MAX, See Note 1	2.7	3.5	V
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> = MIN, I <sub>OL</sub> = 3mA, See Note 1	0.35	0.5	V
I <sub>I</sub>	Input current at maximum input voltage	V <sub>CC</sub> = MAX, V <sub>I</sub> = 7V	0	7	μA
I <sub>IH</sub>	High-level input current	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7V		20	μA
I <sub>IL</sub>	Low-level input current	V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.4V		0.4	mA
I <sub>OS</sub>	Short-circuit output current	V <sub>CC</sub> = MAX, See Note 1	20	100	mA
I <sub>CC</sub>	Supply current (quiescent or triggered)	V <sub>CC</sub> = MAX, See Notes 2 and 3	12	20	μA
t <sub>PLH</sub>	from A to output Q	V <sub>CC</sub> = 5V, C <sub>ext</sub> = 0, R <sub>ext</sub> = 5kΩ	22	33	ns
t <sub>PHL</sub>	from B to output Q		23	34	ns
t <sub>PHL</sub>	from A to output Q		32	45	ns
t <sub>PHL</sub>	from B to output Q		34	46	ns
t <sub>CLT</sub>	from Clear to output Q	T <sub>a</sub> = 25°C, C <sub>L</sub> = 150pF, R <sub>L</sub> = 2kΩ	20	27	ns
t <sub>CLT</sub>	from Clear to output Q		28	35	ns
t <sub>Q</sub>	propagation delay from A or B to output Q	C <sub>ext</sub> = 1000pF, R <sub>ext</sub> = 10kΩ	116	200	ns



54138/74138 3-Line-to-8-Line Decoder

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL		
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package	
T.I.	SN54S138	J-D	1W				SN54LS138	J-D	1W						
FAIRCHILD	SN74S138	J-TIN	1W				SN74LS138	J-TIN	1W						
	PC44138/PC44138	D					PC44138/PC44138	D							
MOTOROLA															
N.S.C.	DM74S138	D					DM74LS138	D							
							DM54LS138	D							
PHILIPS															
SIGNETICS	N74S138	F-118-D	1W				N74LS138	F-118-D	1W						
	N74LS138	F-118-D													
SIEMENS															
FUJITSU															
HTACH															
MITSUBISHI															
NEC															
TOSHIBA															

Electrical Characteristics SN54LS138/SN74LS138

absolute maximum ratings over operating free-air temperature range

Supply voltage, $V_{CC}$	TV	Operating free-air temperature range	SN54LS138	-55°C to 125°C
Input voltage	TV	Storage temperature range	SN74LS138	0°C to 70°C
				-55°C to 150°C

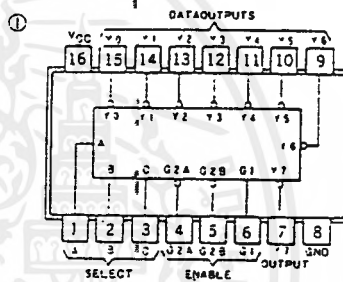
recommended operating conditions

	SN54LS138			SN74LS138			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, $V_{CC}$	4.5	5	5.5	4.75	5.25	5.5	V
High-level output current, $I_{OH}$			100			100	mA
Low-level output current, $I_{OL}$			1			1	mA
Operating free-air temperature, $T_A$	-55	125	0	0	70	150	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
$V_{IH}$	High-level input voltage		2		V	
$V_{IL}$	Low-level input voltage			0.8	V	
$V_I$	Input clamp voltage	$V_{CC} = \text{MIN.}, I_I = -18 \text{ mA}$		1.5	V	
$V_{OH}$	High-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V.}, I_{OH} = 0.3 \text{ V.}, I_{OH} = 400 \mu\text{A}$	SN54LS138: 2.5 SN74LS138: 2.7	3.4	V	
$V_{OL}$	Low-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V.}, I_{OL} = 0.3 \text{ V.}, I_{OL} = 8 \text{ mA}$		0.35	V	
$I_I$	Input current at maximum input voltage	$V_{CC} = \text{MAX.}, V_I = 7 \text{ V}$		2.1	mA	
$I_{IH}$	High-level input current	$V_{CC} = \text{MAX.}, V_I = 2.7 \text{ V}$		20	μA	
$I_{IL}$	Low-level input current	$V_{CC} = \text{MAX.}, V_I = 0.4 \text{ V}$		3.4	mA	
$I_{OS}$	Short-circuit output current*	$V_{CC} = \text{MAX.}$	-10	100	mA	
$I_{CC}$	Supply current	$V_{CC} = \text{MAX.}$ , Outputs enabled and open	3.3	10	mA	
$t_{PLH}$	from Binary select	$V_{CC} = 5 \text{ V}$ $T_A = 25^\circ\text{C}$ $C_L = 150 \text{ pF}$ $R_L = 75 \Omega$	2	13	20	ns
$t_{PLM}$	to Any output		3	8	27	ns
$t_{PLH}$	from Enable		2	2	3	ns
$t_{PLM}$	to Any output	Delay	3	17	25	ns
$t_{PLH}$	to Any output		3	25	38	ns

Pin Assignment (Top View)



positive logic:  
see function table

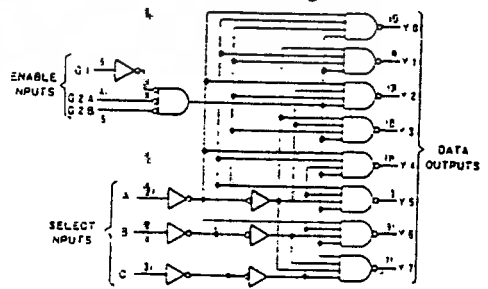
Function Table

\*S138\*LS138\*

G1	G2†	C	B	A	OUTPUTS									
					Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7		
X	H	X	X	X	H	H	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H	H	H
H	L	L	L	L	L	L	H	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H	H	H
H	L	L	H	H	H	L	L	H	H	H	H	H	H	H
H	L	H	L	L	H	H	H	L	H	H	H	H	H	H
H	L	H	L	H	H	H	H	L	H	H	H	H	H	H
H	L	H	H	L	H	H	H	H	L	H	H	H	H	H
H	L	H	H	H	H	H	H	H	L	H	H	H	H	H
H	L	H	H	H	H	H	H	H	H	L	H	H	H	H
H	L	H	H	H	H	H	H	H	H	H	L	H	H	H

\* G2 = G2A + G2B  
† = 1 on level, L = low level, X = irrelevant

Functional Block Diagram



\*S138\*LS138 DECODER/DEMULTIPLEXER

\* For conditions shown as MIN or MAX, use the appropriate value indicated under recommended operating conditions for the applicable device type.  
 † All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .  
 ‡ Not more than one output should be asserted at a time and duration of the short-circuit test should not exceed one second.  
 §  $t_{PLH}$  = propagation delay time, high-to-low-level output.  
 ¶  $t_{PLM}$  = propagation delay time, low-to-low-level output.



54374/74374 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL		High-Speed TTL		Low-Power Schottky TTL		Standard TTL		Low-Power TTL	
	Device Type	Package C:P:M:ICF	Device Type	Package C:P:M:ICF	Device Type	Package C:P:M:ICF	Device Type	Package C:P:M:ICF	Device Type	Package C:P:M:ICF
T.I.	SN54LS374	J			SN54LS374	J				
	SN74LS374	N			SN74LS374	N				
FAIRCHILD										
MOTOROLA										
N. S. C.										
PHILIPS										
SIGNETICS										
SIEMENS										
FUJITSU										
HITACHI										
MITSUBISHI										
NEC										
TOSHIBA										

Electrical Characteristics SN54LS374/SN74LS374

absolute maximum ratings over operating free-air temperature range

Supply voltage, $V_{CC}$	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
		Storage temperature range		-55°C to 150°C

recommended operating conditions

PARAMETER	SN54LS374		SN74LS374		UNIT
	MIN	NOM	MAX	MIN	
Supply voltage, $V_{CC}$	4.5	5	5.5	5.25	V
High-level output voltage, $V_{OH}$			400	400	V
High-level output current, $I_{OH}$			16	16	mA
Width of clock enabling pulse, $t_{CE}$	High: 5		5		ns
	Low: 5		5		ns
Data hold time, $t_{HD}$		2		2	ns
Setup time, $t_{SU}$		20		20	ns
Operating free-air temperature, $T_A$	-55	125	0	70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

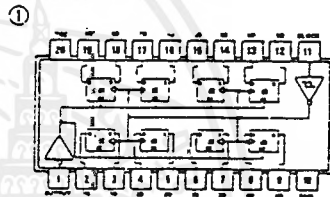
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	
$V_{IH}$	High-level input voltage		2		V	
$V_{IL}$	Low-level input voltage		0.8		V	
$V_{IK}$	Input clamp voltage	$V_{CC} = \text{MIN.}, I_I = -18\text{mA}$		-1.5	V	
$V_{OH}$	High-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2\text{V}, V_{IL} = V_{IL}(\text{MAX.}), I_{OH} = \text{MAX.}$	2.4	3.1	V	
$V_{OL}$	Low-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2\text{V}, V_{IL} = V_{IL}(\text{MAX.}), I_{OL} = 24\text{mA}$	0.35	0.5	V	
$I_{OZH}$	Off-state output current, high-level voltage loaded	$V_{CC} = \text{MAX.}, V_{IH} = 2\text{V}, V_O = 2.7\text{V}$		20	µA	
$I_{OZL}$	Off-state output current, low-level voltage loaded	$V_{CC} = \text{MAX.}, V_{IH} = 2\text{V}, V_O = 0.4\text{V}$		-20	µA	
$I_I$	Input current at maximum input voltage	$V_{CC} = \text{MAX.}, V_I = 7\text{V}$		0.1	mA	
$I_{IH}$	High-level input current	$V_{CC} = \text{MAX.}, V_I = 2.7\text{V}$		20	µA	
$I_{IL}$	Low-level input current	$V_{CC} = \text{MAX.}, V_I = 0.4\text{V}$		-0.4	mA	
$I_{OS}$	Short-circuit output current	$V_{CC} = \text{MAX.}$	-30	130	mA	
$I_{CC}$	Supply current	Output control at 1.5V	LS374	27	40	mA

switching characteristics,  $V_{CC} = 5\text{V}, T_A = 25^\circ\text{C}$

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{max}$				15	50		MHz
$t_{DLH}$	Data	Any Q	$C_L = 45\text{pF}, R_L = 467\Omega$		5	28	ns
$t_{DML}$	Enable	Any Q	See Notes 2 and 3		3	23	ns
$t_{DZH}$	Output	Any Q			23	23	ns
$t_{DZL}$	Control	Any Q			21	23	ns
$t_{DmZ}$	Output	Any Q	$C_L = 50\text{pF}, R_L = 467\Omega$		12	29	ns
$t_{DmZ}$	Control	Any Q	See Note 3		14	25	ns

For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
 All typical values are at  $V_{CC} = 5\text{V}, T_A = 25^\circ\text{C}$ .  
 Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

Pin Assignment (Top View)



SN54LS374 (J) SN74LS374 (J, N)  
 SN54S374 (J) SN74S374 (J, N)

LS374, S374  
 FUNCTION TABLE

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	X	X	$Q_0$
H	X	X	Z

NOTES: 2. Maximum clock frequency is tested with all outputs loaded.  
 3. See load circuits and waveforms on page J-11.  
 $f_{max}$  = maximum clock frequency  
 $t_{DLH}$  = propagation delay time, 0-to-high-level output  
 $t_{DML}$  = propagation delay time, high-to-low-level output  
 $t_{DZH}$  = output enable time to high level  
 $t_{DZL}$  = output enable time to low level  
 $t_{DmZ}$  = output disable time from high level  
 $t_{DmZ}$  = output disable time from low level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54390/74390 Dual 4-Bit Decade Counter

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL		
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package	
T. I.															
FAIRCHILD							SN74LS390	JCD		SN54390	JCD	WG			
MOTOROLA															
N. S. C.															
PHILIPS															
SIGNETICS															
SIEMENS															
FUJITSU															
HTACH															
MITUBISHI															
NEC							M74LS390	IPD							
TOSHIBA															

Electrical Characteristics SN54LS390/SN74LS390

absolute maximum ratings over operating free-air temperature range

Supply voltage, V <sub>CC</sub>	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		-55°C to 125°C

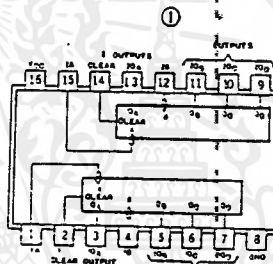
recommended operating conditions

	SN54LS390			SN74LS390			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V <sub>CC</sub>	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I <sub>OH</sub>			-400			-400	μA
Low-level output current, I <sub>OL</sub>			4			3	mA
Count frequency, f <sub>count</sub>	A input	0	25	0	25		MHz
	B input	0	20	0	20		
Pulse width, t <sub>p</sub>	A input high or low	20		20			ns
	B input high or low	25		25			
	Clear high	20		20			
Clear nonretrievable setup time, t <sub>setup</sub>		25		25			ns
Operating free-air temperature, T <sub>A</sub>	-55	125	0	70			°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V <sub>IH</sub> High-level input voltage			2		V
V <sub>IL</sub> Low-level input voltage				0.8	V
V <sub>I</sub> Input clamp voltage	V <sub>CC</sub> = MIN, I <sub>I</sub> = -18 mA			-1.5	V
V <sub>OH</sub> High-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2V, V <sub>IL</sub> = 0.4V, I <sub>OH</sub> = -400 μA	2.7	3.4		V
V <sub>OL</sub> Low-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2V, V <sub>IL</sub> = 0.4V, I <sub>OL</sub> = 8 mA		0.35	3.5	mA
I <sub>I</sub> Input current at maximum input voltage	V <sub>CC</sub> = MAX, V <sub>I</sub> = 7V			3.1	μA
	V <sub>CC</sub> = MAX, V <sub>I</sub> = 5.5V			3.2	μA
I <sub>IH</sub> High-level input current	Clear			20	mA
	A	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.4V		100	mA
	B			100	mA
I <sub>IL</sub> Low-level input current	Clear			-0.4	mA
	A	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7V		-1.6	mA
	B			-2.4	mA
I <sub>OS</sub> Short-circuit output current	V <sub>CC</sub> = MAX	SN54*	-20	-100	mA
		SN74†	-20	-100	mA
I <sub>CC</sub> Supply current	V <sub>CC</sub> = MAX, See Note 1		15	25	mA
	f <sub>max</sub> from A to output O <sub>A</sub>		25	35	MHz
	from B to output O <sub>B</sub>		25	30	
t <sub>PLH</sub> Propagation delay time, low-to-high-level output	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, C <sub>L</sub> = 15 pF, R <sub>L</sub> = 2kΩ		12	20	ns
t <sub>PHL</sub> Propagation delay time, high-to-low-level output			13	20	
t <sub>PLH</sub> Propagation delay time, low-to-high-level output			37	60	ns
t <sub>PHL</sub> Propagation delay time, high-to-low-level output			39	50	
t <sub>BLH</sub> Propagation delay time, low-to-high-level output			13	21	ns
t <sub>BHL</sub> Propagation delay time, high-to-low-level output			14	21	
t <sub>CLH</sub> Propagation delay time, low-to-high-level output			24	39	ns
t <sub>CHL</sub> Propagation delay time, high-to-low-level output			25	39	
t <sub>PLH</sub> Propagation delay time, low-to-high-level output			13	21	ns
t <sub>PHL</sub> Propagation delay time, high-to-low-level output			14	21	
t <sub>PHL</sub> Propagation delay time, high-to-low-level output			24	39	ns

Pin Assignment (Top View)

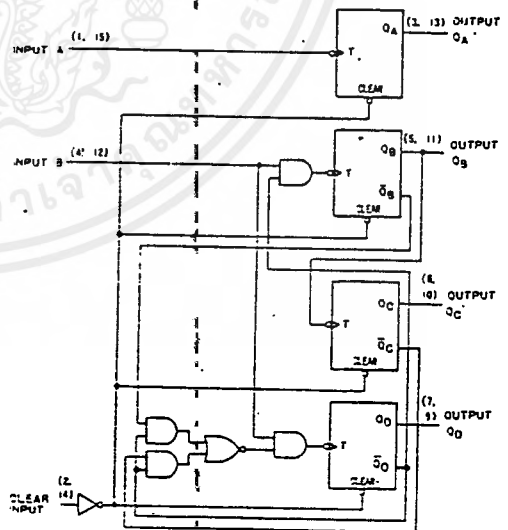


Function Table

BCD COUNT SEQUENCE (See Note A)					3-OUTPULSES-2 (See Note B)				
COUNT	OUTPUT Q <sub>9</sub>	Q <sub>8</sub>	Q <sub>7</sub>	Q <sub>6</sub>	COUNT	OUTPUT Q <sub>8</sub>	Q <sub>7</sub>	Q <sub>6</sub>	Q <sub>5</sub>
1	L	L	L	L	1	L	L	L	L
2	L	L	L	H	2	L	L	L	H
3	L	L	H	L	3	L	L	H	L
4	L	L	H	H	4	L	L	H	H
5	L	H	L	L	5	L	H	L	L
6	L	H	L	H	6	L	H	L	H
7	L	H	H	L	7	L	H	H	L
8	L	H	H	H	8	L	H	H	H
9	H	L	L	L	9	H	L	L	L

positive logic: High input to clear results in all four outputs low

Functional Block Diagram



NOTES: 1. I<sub>CC</sub> is measured with all outputs open, both clear inputs grounded following momentary connection to 4.5V, and all other inputs grounded.  
 A. Output O<sub>A</sub> is connected to input B for BCD count.  
 B. Output Q<sub>0</sub> is connected to input A for 3-decade count.

\* The arrow indicates the falling edge of the clock pulse is used for reference.  
 † f<sub>max</sub> is maximum count frequency. t<sub>PLH</sub> is propagation delay time, low-to-high-level output. t<sub>PHL</sub> is propagation delay time, high-to-low-level output.  
 ‡ The O<sub>A</sub> outputs of the 790 are tested at I<sub>OL</sub> = 16 mA and the limit value for I<sub>L</sub> for the B input. This permits driving the B input while not drawing full 790 output capacity.  
 § For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
 ¶ All typical values are at V<sub>CC</sub> = 5V, T<sub>A</sub> = 25°C.  
 Ⓢ Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่วางกรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54393/74393 Dual 4-Bit Binary Counter

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL		
	Device Type	Package CIPMICF		Device Type	Package CIPMICF		Device Type	Package CIPMICF		Device Type	Package CIPMICF		Device Type	Package CIPMICF	
T. I.							SN54LS393	J(D)   W(D)		SN54393	J(D)   W(D)				
FAIRCHILD							SN74LS393	J(DIN)   W(D)		SN74393	J(DIN)   W(D)				
MOTOROLA															
N. S. C.															
PHILIPS															
SIGNETICS															
SIEMENS															
FUJITSU															
HITACHI															
MITSUBISHI															
NEC							M74LS393	P(D)							
TOSHIBA															

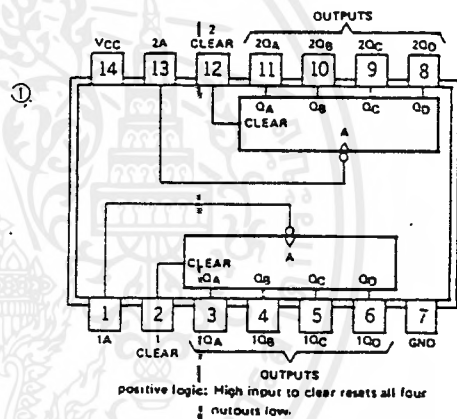
Electrical Characteristics SN54LS393/SN74LS393

absolute maximum ratings over operating free-air temperature range					
Supply voltage, V <sub>CC</sub>	7V	Operating free-air temperature range	SN54LS -55°C to 125°C		
Input voltage	7V	temperature range	SN74LS 0°C to 70°C		
		Storage temperature range	-65°C to 125°C		
recommended operating conditions					
		SN54LS390	SN74LS390		
		MIN NOM MAX	MIN NOM MAX		
Supply voltage, V <sub>CC</sub>		4.5 5 5.5	4.75 5 5.25		
High-level output current, I <sub>OH</sub>		400	-400		
Low-level output current, I <sub>OL</sub>		2	1		
Count frequency, f <sub>count</sub>		0 25	0 25		
	A input	0 20	0 20		
	B input	0 20	0 20		
	A input high or low	20	20		
	B input high or low	25	25		
	Clear high	20	20		
	Clear low	20	20		
Clear inactive-state setup time, t <sub>setup</sub>		25	25		
Operating free-air temperature, T <sub>A</sub>		-55	125		
		0	70		
electrical characteristics over recommended operating free-air temperature range					
PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V <sub>IH</sub>	High-level input voltage		2		V
V <sub>IL</sub>	Low-level input voltage		0.8		V
V <sub>I</sub>	Input clamp voltage	V <sub>CC</sub> = MIN, I <sub>I</sub> = -10mA		-1.5	V
V <sub>OH</sub>	High-level output voltage	V <sub>CC</sub> = MIN, V <sub>I</sub> = 2V, I <sub>OH</sub> = 0.4V, I <sub>OH</sub> = -400µA	2.7	3.4	V
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> = MIN, V <sub>I</sub> = 2V, I <sub>OL</sub> = 0.4V, I <sub>OL</sub> = 3mA	0.35	0.5	V
I <sub>O1</sub>	Output current at maximum input voltage	V <sub>CC</sub> = MAX, V <sub>I</sub> = 5.5V	0.11	0.21	mA
I <sub>O2</sub>	Output current at minimum input voltage	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.4V	0.1	0.2	mA
I <sub>OL</sub>	Low-level output current	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7V	-1.5	-2.4	mA
I <sub>OS</sub>	Short-circuit output current	V <sub>CC</sub> = MAX	-20	100	mA
I <sub>CC</sub>	Supply current	V <sub>CC</sub> = MAX, See Note 1	15	26	µA
t <sub>max</sub>	from A to output Q <sub>A</sub>	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C	25	35	ns
t <sub>PLH</sub>	from A to output Q <sub>A</sub>	C <sub>L</sub> = 50pF, R <sub>L</sub> = 2k	12	20	ns
t <sub>PLH</sub>	from A to output Q <sub>B</sub>		13	20	ns
t <sub>PLH</sub>	from A to output Q <sub>C</sub>		40	50	ns
t <sub>PLH</sub>	from Clear to Any output		40	50	ns
t <sub>PHL</sub>	from Clear to Any output		24	39	ns

NOTE: \*OC is measured with all outputs open, both clear inputs grounded following momentary connection to 4.5V, and all other inputs grounded.

- 1. The arrow indicates that the falling edge of the clock pulse is used for reference.
- 2. t<sub>max</sub> is maximum count frequency. t<sub>PHL</sub> is propagation delay time, high-to-low-level output. t<sub>PLH</sub> is propagation delay time, low-to-high-level output.
- 3. The Q<sub>A</sub> outputs of the 390 are tested at I<sub>OL</sub> = 1.6 mA plus the next value for I<sub>OL</sub> for the B input. This permits driving the B input while maintaining full fan-out capability.
- 4. For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
- 5. All typical values are at V<sub>CC</sub> = 5V, T<sub>A</sub> = 25°C.
- 6. Not more than one output should be shorted at a time.

Pin Assignment (Top View)

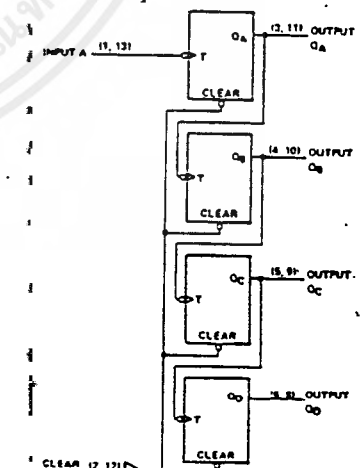


Function Table

COUNT SEQUENCE (EACH COUNTER)

COUNT	OUTPUT			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

Functional Block Diagram



393 DUAL 4-BIT BINARY COUNTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญิตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้