



เครื่องรับสัญญาณ โทรทัศน์ ดาวเทียมย่านซีแบนด์
C-BAND SATELLITE TELEVISION RECEIVER



โดย
นายศักดิ์สิทธิ์ อัดชู 37013083
นายสัมพันธ์ อรัญเวทย์ 37013085

อาจารย์ที่ปรึกษา
รศ.ณรงค์ เหมกรณ์

วันที่ เดือน ปี..... ๑๙ สิงหาคม ๒๕๕๐
เลขทะเบียน..... ๑๖๖๖๐๖
เลขเรียกหนังสือ..... โ ๒๙๐๑๗ ๑๕๓๒ ๑

ปริญญาบัตรสำหรับปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา ๒๕๓๙

ปริญญาโทปีการศึกษา 2539

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องรับสัญญาณ โทรทัศน์ผ่านความเทียมย่านซีแบนด์

C-BAND SATELLITE TELEVISION RECEIVER

ผู้จัดทำ

1. นายศักดิ์สิทธิ์ อัดชู 37013083

2. นายสัมพันธ์ อรรถเวทย์ 37013085



(Handwritten signature)

อาจารย์ที่ปรึกษา

(รศ.ณรงค์ เหมกรณ์)

เครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียมย่านซีแบนด์

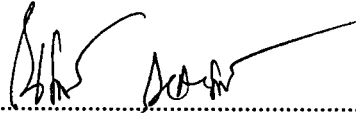
C-BAND SATELLETE TELEVISION RECIVER

โดย

นายศักดิ์สิทธิ์ อัดชู

นายสัมพันธ์ อรัญเวทย์

อาจารย์ที่ปรึกษา.....



(รศ.ณรงค์ เหมกรณ์)

บทคัดย่อ

เครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียมย่านซีแบนด์(TVRO) โดยทั่วไปจุดประสงค์หลักในการใช้งานเพื่อการคัดเลือกสัญญาณภาพและสัญญาณเสียงออกมา เพื่อนำเสนอข่าวสาร และเพื่อความบันเทิง ในปัจจุบันได้มีการปรับปรุงเปลี่ยนแปลงเครื่องรับให้มีหน้าที่การทำงานที่แตกต่างกันไป แต่หน้าที่หลักของเครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียม ก็ยังคงเหมือนเดิม ในส่วนของโครงการนี้ ก็เพียงจะนำเสนอหลักการสร้างเครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียมย่านซีแบนด์แบบง่ายๆ ซึ่งเป็นย่าน ที่นิยมและรับสัญญาณได้ดีพอสมควร ส่วนในการจูนเลือกช่องสัญญาณเพื่อความสะดวกในการใช้งาน จะใช้อุปกรณ์รีโมทเข้าช่วย

ABSTRACT

C-band satellite television receiver (TVRO) the purpose of a satellite television receiver is the selector of an individual channel and for detecting video and audio out . For presenting a news and entertainment ,but the function is same. This project presented satellite television receiver concept only which popular .Form tuning used remote control

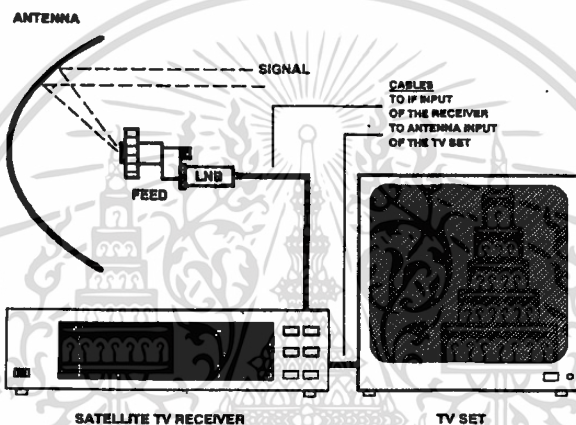
สารบัญ

	หน้า
บทคัดย่อ	A
บทที่ 1 บทนำ	1
1.1 งานรับสัญญาณดาวเทียม	1
1.2 ฟีคซอร์น	4
1.3 อุปกรณ์ขยายและแปลงสัญญาณ	5
1.4 เครื่องรับสัญญาณดาวเทียม	6
บทที่ 2 ทฤษฎี	8
2.1 การคิมอดูเลตสัญญาณ FM	8
2.2 พีเอ็มฟาซิส และ ดีเอ็มฟาซิส	9
2.3 การสังเคราะห์ความถี่	11
2.4 วงจรมิกเซอร์	13
2.5 การควบคุมความถี่อัตโนมัติ (AFC)	16
2.6 วงจรฟิลเตอร์	17
บทที่ 3 เครื่องรับสัญญาณดาวเทียม	21
3.1 การทำงานของเครื่องรับสัญญาณ โทรทัศน์ผ่านดาวเทียม	21
3.2 การทำงานของจูนเนอร์	22
3.3 ภาคประมวลผลสัญญาณภาพ	24
3.4 ภาคประมวลผลสัญญาณเสียง	28
บทที่ 4 ส่วนควบคุมอัตโนมัติ	31
4.1 ภาคส่งสัญญาณ	32
4.2 ภาครับสัญญาณ	34
4.3 ภาคเอาต์พุต	38
บทที่ 5 การทดสอบและวัดสัญญาณ	40
บทที่ 6 บทวิจารณ์และบทสรุป	50
ภาคผนวก ก	
ภาคผนวก ข	
ภาคผนวก ค	
เอกสารอ้างอิง	

บทที่ 1

บทนำ

เครื่องรับสัญญาณ โทรทัศน์ผ่านดาวเทียม(Satellite Television Receiver) เป็นอุปกรณ์ที่ทำหน้าที่เป็นภาครับสัญญาณที่รับเข้ามาแล้วแปลงให้เป็นสัญญาณภาพและเสียงเพื่อส่งต่อไปยังเครื่องรับโทรทัศน์ต่อไป ซึ่งเครื่องรับสัญญาณดาวเทียมนี้เป็นเพียงส่วนประกอบส่วนหนึ่งของชุดรับสัญญาณจากดาวเทียม ซึ่งการที่จะรับชมสัญญาณจากดาวเทียมเพื่อรับชมรายการต่างๆได้นั้น จำเป็นจะต้องมีอุปกรณ์อื่นๆประกอบอีกรวมเรียกระบบการรับสัญญาณดาวเทียมนี้ว่า ระบบ TVRO

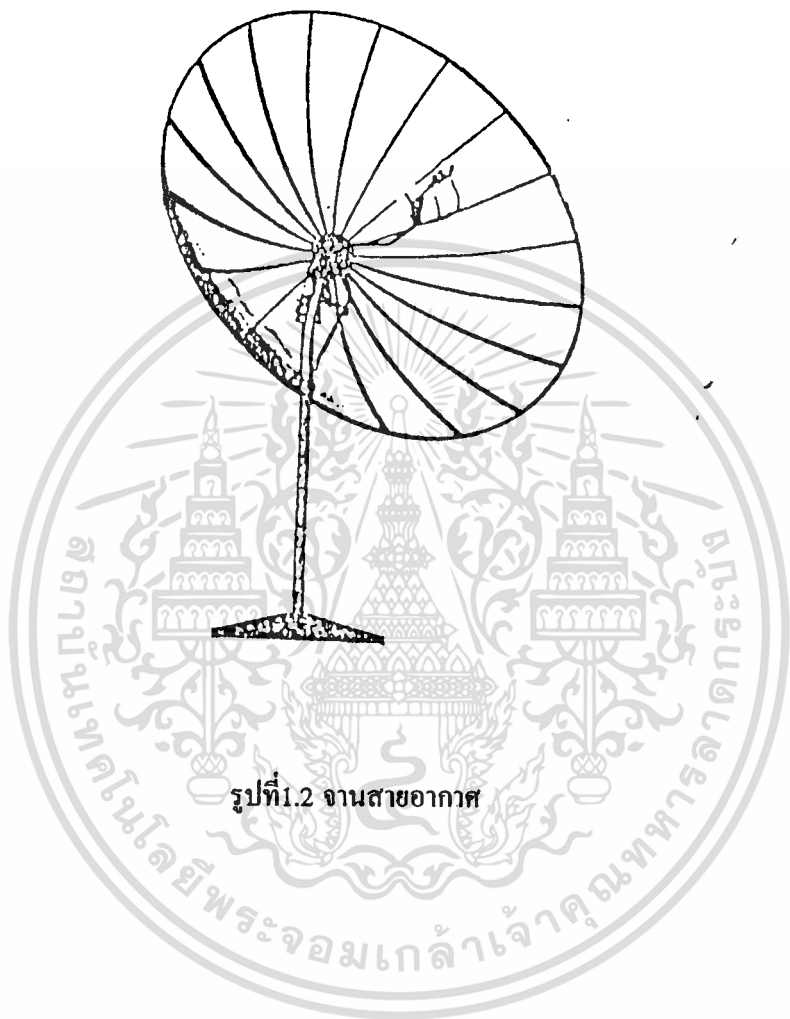


รูปที่ 1.1 การต่อเครื่องรับเข้ากับระบบ TVRO

ดังนั้นก่อนที่จะกล่าวถึงโครงการเครื่องรับสัญญาณดาวเทียมย่าน C-Band ทางผู้จัดทำใคร่จะขออธิบายรายละเอียดพื้นฐานเกี่ยวกับอุปกรณ์ที่ใช้ในการรับสัญญาณดาวเทียมหรือระบบTVRO (Television Receiver Only) ซึ่งก็คือสถานีภาคพื้นดินชนิดหนึ่งที่มีคุณสมบัติในการรับสัญญาณได้เพียงอย่างเดียว ซึ่งประกอบไปด้วยส่วนที่สำคัญดังนี้

1.1 งานรับสัญญาณดาวเทียม

ทำหน้าที่รับสัญญาณที่ส่งมาจากดาวเทียม โดยทั่วไปดาวเทียมที่ใช้ในการส่งสัญญาณโทรทัศน์จะทำงานที่ความถี่ 3.7-4.2 GHz (ย่าน C-Band) และส่งมาด้วยกำลังส่งประมาณ 8-16 W เท่านั้นสาเหตุดาวเทียมประเภทนี้ใช้กำลังส่งค่อนข้างต่ำเพราะว่าบนพื้นโลกนั้นมีการใช้ความถี่ใกล้เคียงกับที่ดาวเทียมใช้ ในการติดต่อสื่อสารบนภาคพื้นดินกันเป็นจำนวนมาก หากดาวเทียมใช้กำลังในการส่งสูงจะทำให้เกิดการรบกวนสัญญาณสถานีโทรคมนาคมภาคพื้นดินที่มีอยู่



รูปที่ 1.2 จานสายอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C-Band (3.7-4.2 MHz)				KU-Band (11.7-12.2MHz)	
SIZE	SIZE	Efficiency	(%)	Efficiency	(%)
inft	in.m	55%	70%	55%	70%
1	0.30	19.4	20.5	29.0	30.1
2	0.61	25.4	26.5	35.1	36.1
3	0.91	29.0	30.0	38.6	39.6
4	1.22	31.5	32.5	40.7	42.1
5	1.52	33.4	34.4	43.0	44.1
7	2.13	35.0	36.0	46.6	45.6
8	2.43	37.5	38.5	47.1	48.1
9	2.74	38.5	39.5	48.1	49.2
10	3.05	39.4	40.5	49.0	50.1
11	3.35	40.2	41.3	49.9	50.9
12	3.65	41.0	42.0	50.6	51.7
13	3.96	41.7	42.7	51.3	52.4
16	4.87	43.5	44.5	53.1	54.1
20	6.09	45.4	46.5	55.1	56.1
25	7.62	47.4	48.4	57.0	58.0
33	10.05	49.8	50.8	59.4	60.4

ตาราง 1.1 แสดงการเปรียบเทียบอัตราการขยายของจานรับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราขยายของสายอากาศ คือ การวัดความสามารถของสายอากาศที่รับหรือส่งพลังงานออกไปในทิศทางใดทิศทางหนึ่ง สิ่งที่จะกล่าวต่อไปนี้มีผลกระทบต่ออัตราขยายของจานรับสัญญาณ ซึ่งได้แก่

- 1)พื้นที่หน้าตัดของจานรับสัญญาณ
- 2)ช่องเปิดของ LNB หรือขนาดของรีเฟล็กเตอร์ย่อย (Sub-Reflector)
- 3)ผิวของจานรับสัญญาณ
- 4)รีเฟล็กเตอร์ย่อยไม่อยู่ในตำแหน่งโฟกัสที่ดีที่สุด
- 5)ความโค้งของผิวจานที่ไม่เป็นตามลักษณะของพาราโบลิก

หากเกิดสิ่งผิดปกติหรือข้อผิดพลาดจากปัจจัยทั้งห้านี้จะเป็นสาเหตุทำให้อัตราการขยายลดลงในการออกแบบจานรับสัญญาณ แบบพาราโบลิกนั้นผู้ออกแบบสามารถคำนวณอัตราขยายกำลังของจานรับสัญญาณแบบนี้ได้โดยใช้สูตร

$$G=10 \log [\eta(\pi D/\lambda)^2] \text{ dB}$$

D = เส้นผ่านศูนย์กลางของจานรับสัญญาณ (เมตร)

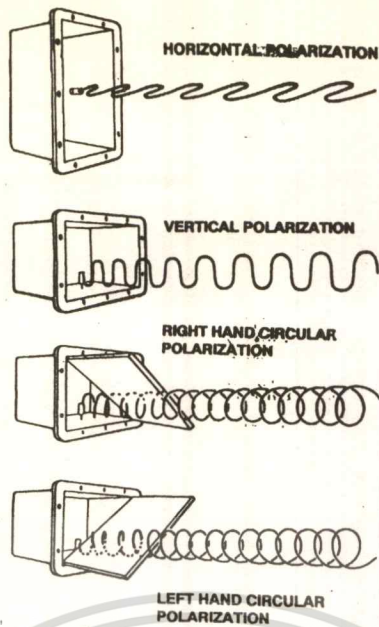
λ = ความยาวคลื่น

η = ค่าสัมประสิทธิ์ ของประสิทธิภาพ (ประมาณ 60-70 % สำหรับจานสายอากาศแบบพาราโบลิก)

1.2 ฟีดฮอร์น (FEED HORN)

ทำหน้าที่รวมสัญญาณที่สะท้อนจากจานสายอากาศ เพื่อส่งต่อให้ LNB ทางท่อนำสัญญาณ (WAVE GUIDE) ซึ่งฟีดฮอร์นชนิดนี้จะมีอยู่หลายแบบด้วยกันขึ้นอยู่กับรูปแบบของสัญญาณที่รับเข้ามา

การแพร่กระจายของสัญญาณในลักษณะแนวนอน(HORIZONTAL POLARIZATION) และในแนวตั้ง (VERTICAL POLARIZATION) ทั้งสองแบบนี้เรียกโดยรวมว่า ลิเนียร์โพลาไรเซชัน (LINEAR POLARIZATION) ส่วนแบบคลื่นที่เป็นวงกลม หรือเรียกว่า CIRCULAR POLARIZATION ซึ่งแบ่งออกได้สองแบบคือแบบที่คลื่นหมุนทางขวา (RIGHT HAND CIRCULAR POLARIZATION) และแบบที่คลื่นหมุนทางซ้าย (LEFT HAND CIRCULAR POLARIZATION) ดังนั้นหากต้องการรับสัญญาณจากดาวเทียมให้ได้ประสิทธิภาพสูงสุด จะต้องเลือกใช้ฟีดฮอร์นที่มีโครงสร้างของโพรบตามแบบของขั้วคลื่นที่ส่งลงมาจากดาวเทียม

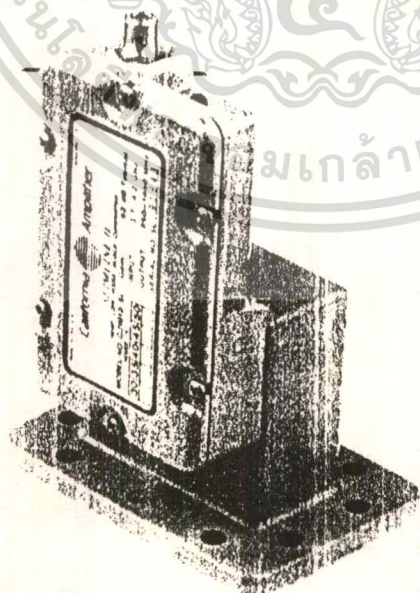


รูปที่ 1.3 การแพร่กระจายคลื่นแบบ LINEAR POLARIZATION และแบบ CIRCULAR POLARIZATION

1.3 อุปกรณ์ขยายและแปลงสัญญาณ

อุปกรณ์ LNB ย่อมาจาก LOW NOISE BLOCK DOWNCONVERTER มีลักษณะเป็นกล่องโลหะ ด้านหน้าเป็นช่องเปิดรูปสี่เหลี่ยมภายในของช่องเปิดมีโพรบ (แท่งรับสัญญาณ) เล็กๆทำหน้าที่เป็นสายอากาศ สามารถขยายสัญญาณที่รับมาจากการสะท้อนของจาน แล้วส่งไปให้วงจรอิเล็กทรอนิกส์ที่อยู่ภายใน LNB ภายใน LNB จะประกอบไปด้วย 2 ส่วน

1. วงจรขยายสัญญาณไมโครเวฟให้มีความแรงของสัญญาณที่รับมาเพิ่มขึ้นจากเดิมหลายล้านเท่า
2. Downconverter เพื่อเปลี่ยนสัญญาณที่เข้ามาให้อยู่ในช่วงความถี่ที่ต่ำกว่า



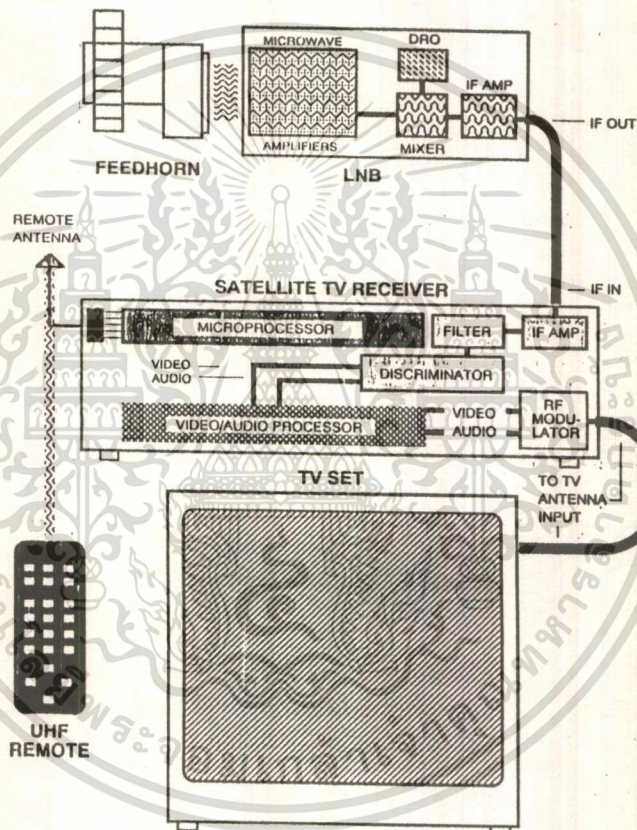
รูปที่ 1.4 อุปกรณ์ LNB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าสัญญาณรบกวนของ LNB ที่ใช้งานในความถี่ย่าน C-Band เรียกว่า Noise Temperature มีค่าต่ำเท่าไรสัญญาณรบกวนที่เกิดขึ้นภายใน LNB ก็จะน้อยลงไปด้วย

ภายในชุด Downconverter นี้จะมีวงจร Dielectric Resonant Oscillator (DRO) ของ LNB ทำหน้าที่ผสมสัญญาณที่รับเข้ามกับสัญญาณที่สร้างขึ้นมาเองวงจร DRO จะมีตัว Dielectric ที่มีลักษณะเหมือนกับเทพลอนหรือเซรามิก และมีคุณสมบัติทางฟิสิกส์ที่ทำให้เกิดผลิตความถี่ออกมา

วงจร DRO หรือที่เรียกว่า Oscillator ทำหน้าที่เหมือนกับ Oscillator ในวงจรเครื่องรับวิทยุระบบ Heterodyne โดยจะเข้าไปปัดกับสัญญาณ RF ความถี่สูงที่รับเข้ามาให้กลายเป็นสัญญาณ IF ซึ่งเป็นความถี่ต่ำอยู่ในย่าน 950-1450 MHz จากนั้นจึงทำการกรองสัญญาณให้เหลือเฉพาะสัญญาณความถี่ IF ผ่านออกไป



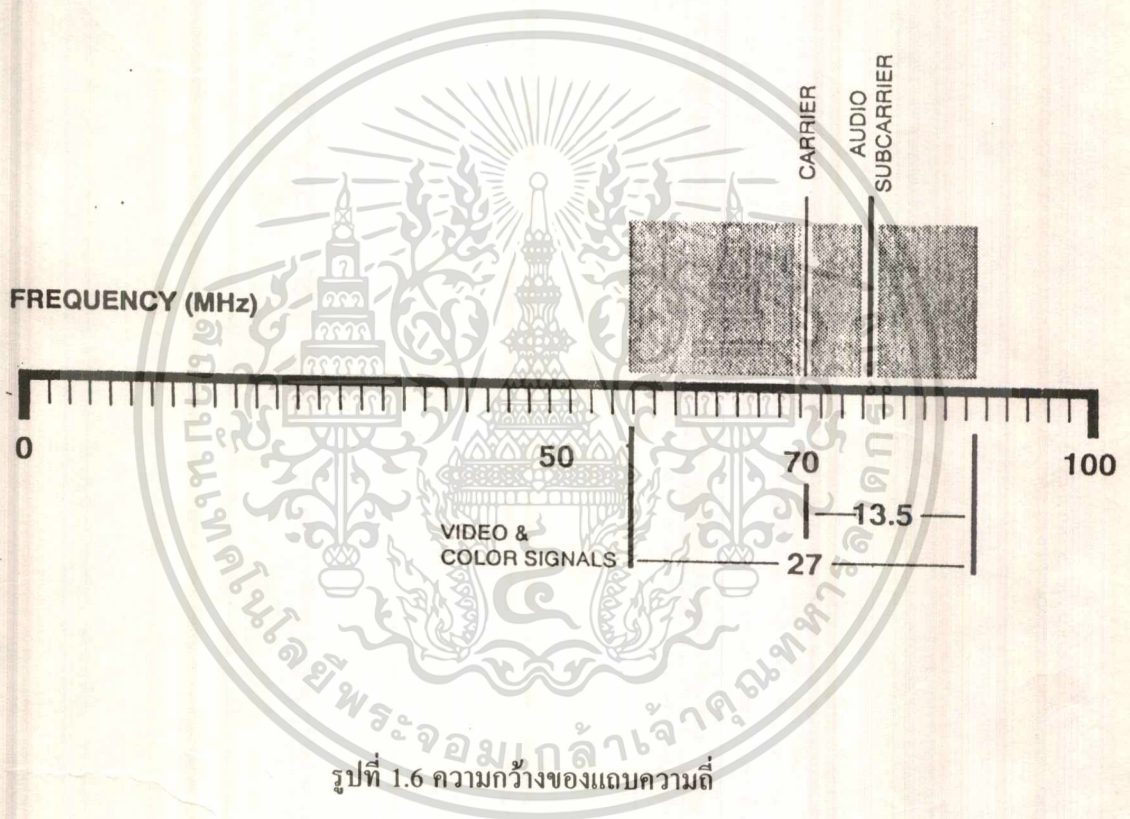
รูปที่ 1.5 การเดินทางของสัญญาณผ่านส่วนต่างๆภายในระบบรับสัญญาณดาวเทียม

1.4 เครื่องรับสัญญาณดาวเทียม

ในเครื่องรับสัญญาณดาวเทียม จะมีวงจรผสมสัญญาณอีกชุดหนึ่ง ซึ่งควบคุมโดย Channel Selector เพื่อให้กำเนิดสัญญาณ IF ที่สองหมายถึง ความถี่ที่อยู่ตรงกลาง(Centered Frequency)ของย่านความถี่ที่ใช้งานแล้วแต่บางโรงงานจะใช้ความถี่ 70 MHz เป็นความถี่ IF ที่สอง ขณะที่โรงงานอื่นอาจจะใช้ที่ความถี่ 130,140 หรืออาจสูงถึง 510 MHzก็ได้และมีวงจรฟิลเตอร์อีกชั้นหนึ่งเพื่อกรองเอาสัญญาณที่แทรกสอดเข้ามาจากภาคพื้นดินทิ้งไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IF ที่สองต้องการความกว้างของแถบความถี่ (Band Width) ประมาณ 27 MHz ซึ่งกว้างพอที่สัญญาณภาพสีและเสียงของโทรทัศน์จำนวนหนึ่งช่องจะผ่านไปได้จากนั้นสัญญาณ IF ที่สองจะถูกขยายให้แรงขึ้นอีกเล็กน้อยและกรองให้มีขนาดความกว้างของสัญญาณที่ 27 MHz ซึ่งสัญญาณรบกวนที่มีความถี่สูงกว่าหรือต่ำกว่าแถบความถี่ที่กำหนดไว้จะถูกกำจัดทิ้งออกไป หลังจากนั้นผ่านวงจรกรองสัญญาณแล้วสัญญาณ IF จะถูกส่งต่อไปยังวงจร Discriminator เพื่อทำการแยกเอาสัญญาณภาพและเสียงที่มีอยู่ใน IF ที่สองออกมาซึ่งสัญญาณซึ่งสัญญาณที่ได้จะเหมือนกับที่ส่งฝากมากับความถี่เดิมในย่าน C-Band และ Ku-Band



รูปที่ 1.6 ความกว้างของแถบความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎี

2.1 การตีมอดูเลตสัญญาณ FM

การตีมอดูเลตสัญญาณ FM นั้นสามารถทำได้หลายแบบด้วยกันในที่นี้จะกล่าวถึงเฉพาะแบบที่เกี่ยวข้องกับโครงงานฉบับนี้คือแบบที่ใช้เฟสล็อกคูล (Phase locked loop)

ระบบเฟสล็อกคูลประกอบด้วยส่วนสำคัญ 3 ภาคคือ

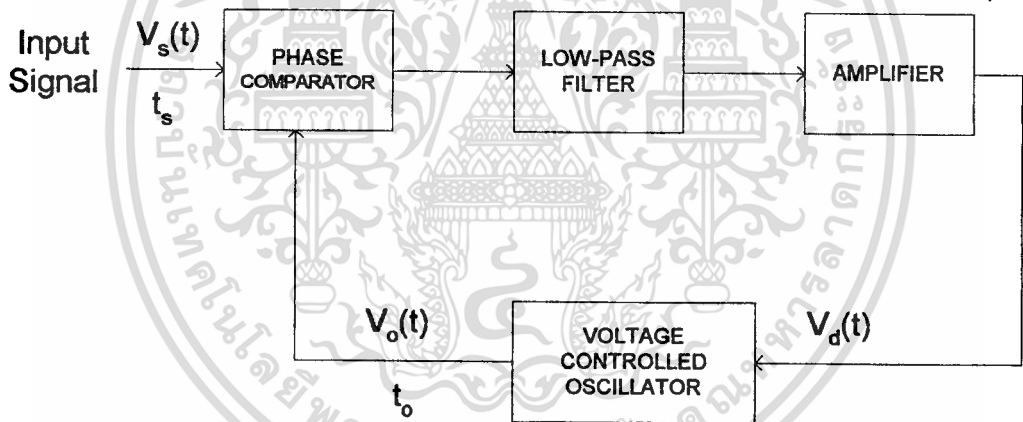
1. ภาคเทียบเฟสหรือเฟสดีเท็คเตอร์ (Phase detector)

2. ภาคลูปฟิลเตอร์ (loop filter)

3. ภาค VCO

หลักการทํางานเบื้องต้น

เฟสล็อกคูลคือ ระบบที่มีการป้อนความถี่กลับประกอบด้วยเฟสดีเท็คเตอร์ Lowpass filter และ Error Amplifier ซึ่งอยู่ที่ทางที่สัญญาณเดินไปหน้า และโวลท์เดจคอนโทรลลอสซิลเลเตอร์ (VCO) อยู่ในทางป้อนกลับ ดังแสดงในรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมของเฟสล็อกคูล

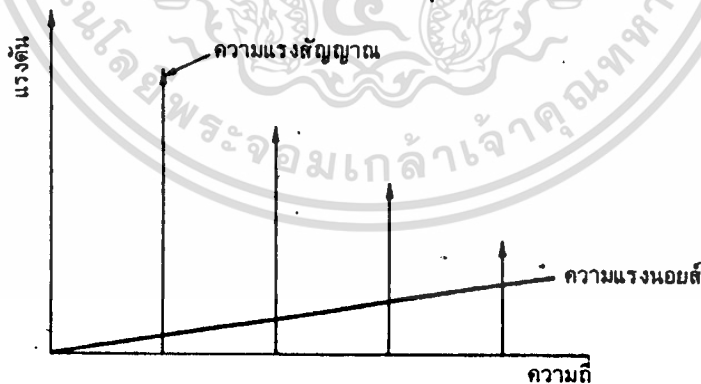
ขณะที่ยังไม่มีสัญญาณเข้าไปในระบบ แรงดันควบคุม $V_d(t)$ จะเท่ากับศูนย์ VCO จะทำงานโดยตั้งความถี่ไว้ที่ f_o ซึ่งเรียกว่า Free running frequency ถ้าสัญญาณเข้าไปในระบบ Phase comparator จะทำการเปรียบเทียบเฟส และความถี่ของสัญญาณอินพุตกับ VCO และผลิตแรงดันคลาดเคลื่อน $V_e(t)$ ซึ่งสัมพันธ์กับความแตกต่างของเฟสและความถี่ของสัญญาณทั้งสองแรงดันคลาดเคลื่อนนี้จะถูกกรองและขยายส่งไปควบคุม VCO ในกรณีนี้แรงดันควบคุม $V_d(t)$ จะไปบังคับความถี่ VCO ให้เปลี่ยนไปในทิศทางที่จะลดความถี่แตกต่างกันระหว่าง f_o และสัญญาณที่เข้าถ้าความถี่ของสัญญาณที่เข้าใกล้เคียงกับ f_o จากการป้อนกลับของ PLL ทำให้ PLL Synchronize- หรือล็อกกับสัญญาณที่เข้ามาขณะที่ทำการล็อกนั้นความถี่ VCO จะเท่ากับสัญญาณอินพุต แต่เฟสยังต่างกันอยู่ความแตกต่างของเฟส มีความจำเป็นต่อการผลิตแรงดันคลาดเคลื่อนที่จะไปคอยปรับความถี่ VCO จากค่า free running ให้เท่ากับความถี่ที่เข้ามา f_s ดังนั้น PLL จะยังคงรักษาสภาพการล็อก การที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบสามารถที่จะปรับตัวได้เองทำให้ PLL สามารถติดตามความถี่ที่เปลี่ยนไปของสัญญาณที่เข้าไปให้อยู่ในสภาพล็อกเช่นเดิม ช่วงของความถี่ซึ่ง PLL สามารถติดตามการล็อกกับสัญญาณที่เข้ามาเรียกว่า "Lock Range" ของระบบค่าของมันจะขึ้นอยู่กับแรงดันคลาดเคลื่อนโดยไม่ขึ้นอยู่กับ Band Edge ของฟิลเตอร์ช่วงความถี่นี้จะมากกว่าช่วงความถี่ ที่ PLL สามารถทำการล็อกอย่างแท้จริงกับสัญญาณอินพุท ช่วงความถี่หลังนี้เรียกว่า Capture Range ของระบบช่วง Capture Range นี้จะขึ้นอยู่กับ Band Edge ของฟิลเตอร์และ Clear Loop Gain (Kv) ของระบบทั้งหมด โดยมีผลเกี่ยวข้องกับ Selectivity ของวงจร PLL และยังช่วยเพิ่มความปลอดภัยเกี่ยวกับสัญญาณรบกวนทางด้าน Outband Signal ที่จะมาจนได้เป็นอย่างดีเวลาที่ PLL ใช้ในการล็อกเรียกว่า "PLL in time" ซึ่งจะขึ้นอยู่กับความถี่เริ่มแรกและความแตกต่างของเฟสระหว่างสองสัญญาณ รวมทั้งอัตราขยายทั้งหมด (Overall Loop gain) และช่วงกว้างของ Low pass filter ช่วง Pull in time ออกจะสั้นกว่าคาบเวลาของ Beat note และลูปสามารถล็อกโดยปราศจาก error transient

2.2 프리เอมฟาติสและดีเอมฟาติส

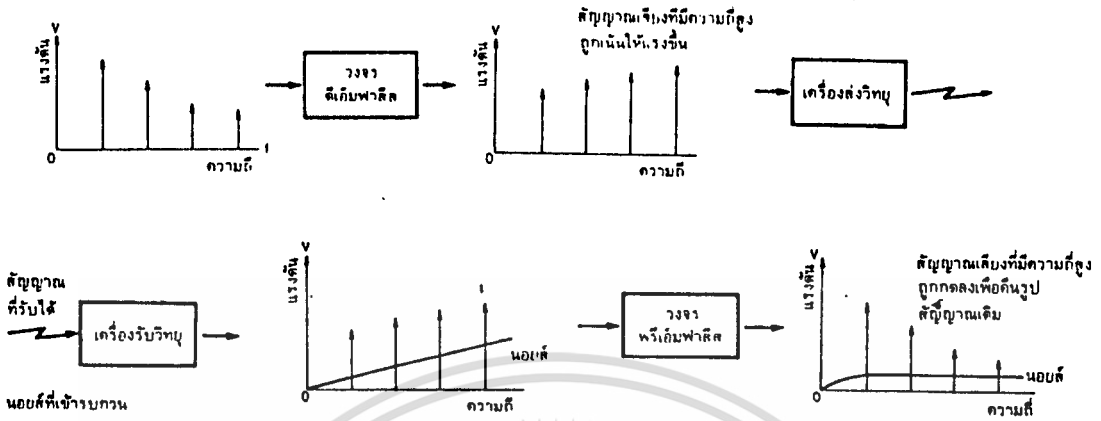
รูปคลื่นส่วนใหญ่จะประกอบด้วยองค์ประกอบฮาร์โมนิกมากมาย และทางด้านความถี่สูงมักจะมีแอมพลิจูดต่ำๆตัวอย่างเช่น เสียงพูดซึ่งอยู่ในย่านความถี่ประมาณ 20-20,000 เฮิรตซ์ แต่เสียงพูดทั่วไปมักจะอยู่ในช่วง 500 เฮิรตซ์ผู้ชายและ 800 เฮิรตซ์ สำหรับผู้หญิง แต่ในกรณีในระบบ FM จะเป็นตรงข้าม คือในกรณี FM จะมีแอมพลิจูดสูงขึ้นเป็นสัดส่วนกับความถี่ ถ้าเขียนรูปเทียบกันดังรูปที่ 2.2 จะเห็นว่าที่ความถี่ด้านสูงจะมีนอยส์รบกวนมากกว่าด้านต่ำ วิธีการแก้ไขให้คุณภาพสัญญาณทางด้านความถี่สูงดีขึ้นโดยการใช้วิธียกระดับหรือเน้น (Emphasis) สัญญาณให้มีแอมพลิจูดสูงขึ้นในย่านความถี่ด้านสูงกรรมวิธีเรียกว่า 프리เอมฟาติส (Pre-emphasis)



รูปที่ 2.2 เปรียบเทียบแอมพลิจูด ของสัญญาณที่เข้ามามอดูเลตกับนอยส์

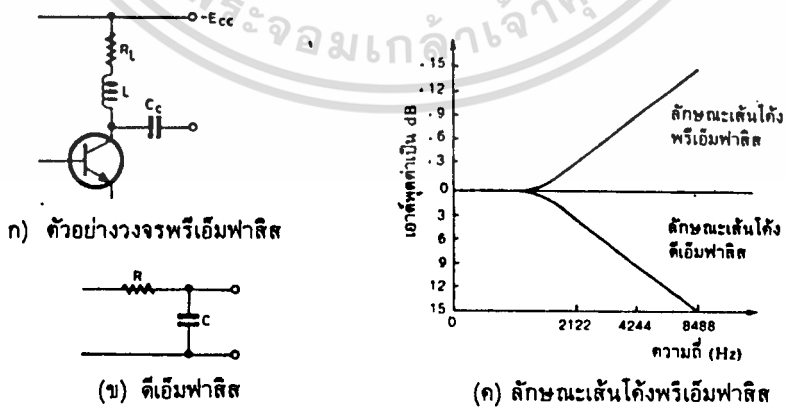
ในรูปที่ 2.3 สัญญาณมอดูเลตจะผ่านขบวนการฟรีเอมฟาติสที่เครื่องส่งเพื่อให้สัญญาณความถี่สูงเน้นแรงขึ้น แล้วจึงมอดูเลตที่เครื่องส่งออกอากาศต่อไป ทำให้สัญญาณความถี่สูงมีความแรงขึ้นจนนอยส์รบกวนได้ยากเมื่อคลื่นมาถึงเครื่องรับและหลังจากการทำดีมอดแล้ว เราจะต้องคืนสัญญาณที่เน้นความถี่สูงให้เหมือนเดิมกรรมวิธีนี้เรียกว่า ดีเอมฟาติส(de-emphasis)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 ขบวนการพรีเอมฟาสิตที่เครื่องส่งและดีเอมฟาสิตที่เครื่องรับ

วงจรที่ใช้ในกรรมวิธีพรีเอมฟาสิตและดีเอมฟาสิตก็คือวงจรฟิลเตอร์คุณสมบัติของฟิลเตอร์ในคอนพรีเอมฟาสิตกับดีเอมฟาสิตจะต้องเป็นตรงกันข้ามในระบบกระจายเสียง FM โดยมากจะกำหนดคุณสมบัติของวงจรฟิลเตอร์ (ทั้งพรีเอมฟาสิตและดีเอมฟาสิต) เป็นค่าคงตัวเวลา (time constant) เท่ากับ 75 ไมโครวินาที ซึ่งแอมพลิจูดจะค่อยๆ เพิ่มขึ้น (พรีเอมฟาสิต) หรือลดลง (ดีเอมฟาสิต) ตั้งแต่ความถี่ 2122 เฮิรตซ์ เป็นต้นไป ดังรูปที่ 2.4



รูปที่ 2.4 วงจรพรีเอมฟาสิตและดีเอมฟาสิต

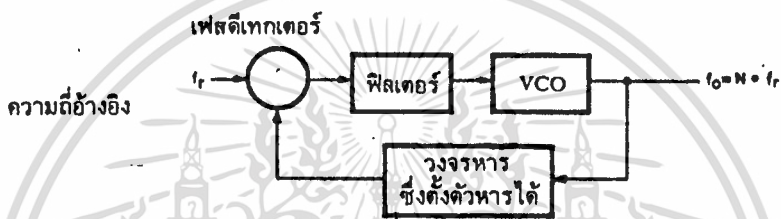
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 การสังเคราะห์ความถี่

การสังเคราะห์ความถี่มีอยู่หลายแบบ ตัวอย่างที่จะกล่าวต่อไปนี้เป็นหน่วยสังเคราะห์ความถี่ ซึ่งมีขั้นตอนการตั้งความถี่ขึ้นละ f_r เท่ากับความถี่อ้างอิง

PLL แบบโดยตรง

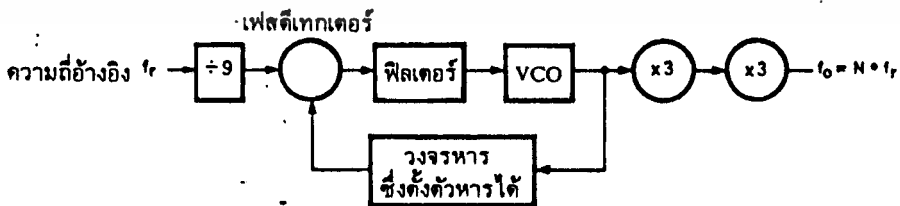
วิธีการสังเคราะห์ความถี่นี้ใช้ PLL แบบโดยตรงนับว่าเป็นวิธีที่ง่ายความถี่เอาต์พุตมีค่าเป็น N เท่าของความถี่อ้างอิงรูปที่ 2.5 ในที่นี้ VCO ต้องสามารถทำงานได้ตลอดย่านความถี่เอาต์พุต



รูปที่ 2.5 PLL แบบโดยตรง

PLL แบบคูณความถี่

สังเกตว่าในรูปที่ 2.6 เราหารความถี่อ้างอิง f_r ลง 9 เท่าก่อนที่จะป้อนให้แก่วงจรรีเฟสดีเทกเตอร์ และเอาต์พุตจาก VCO ก็คูณความถี่ขึ้นไป 9 เท่าวิธีนี้ช่วยลดความถี่การทำงานของวงจรรีเฟสดีเทกเตอร์ N ลง แต่ก็ทำให้ผลตอบสนองต่อการเปลี่ยนความถี่ของ PLL ช้าลง เนื่องจากความถี่ที่ใช้ในการเทียบเฟสต่ำลง



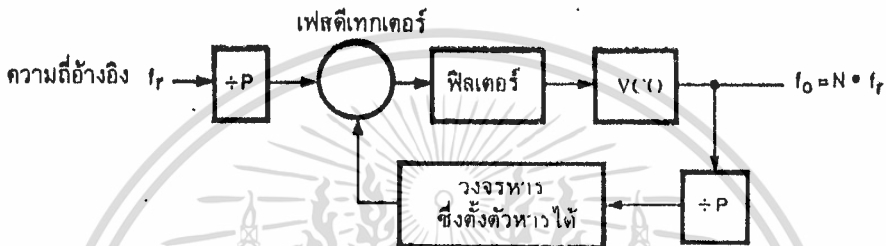
รูปที่ 2.6 PLL แบบคูณความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้า ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PLL แบบพรีสเกลเลอร์

PLL ในรูปที่ 2.7 ใช้วิธีการความถี่อ้างอิง f_r ลง P เท่า ก่อนที่จะป้อนให้แก่วงจรเฟสดีเทกเตอร์ และใช้วิธีคูณความถี่ขึ้นไป P เท่าภายในรูปแทนที่จะคูณความถี่ภายนอกดังเช่น PLL แบบคูณความถี่ วงจร VCO ในกรณีนี้ต้องทำงานขึ้นไปถึงความถี่ใช้งาน โดยไม่ต้องมีวงจรมัลติพลาย

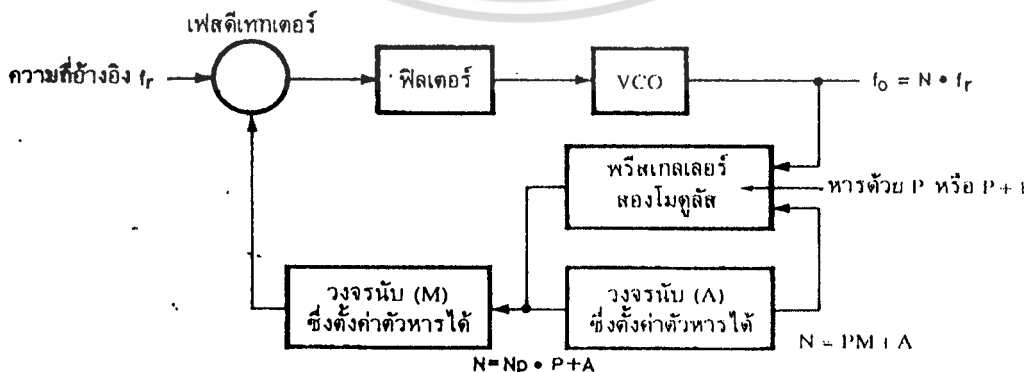
วงจรรีบหาร P เป็นชุดวงจรฟลิปฟลอปธรรมดา ซึ่งตัวหารกำหนดไว้ตายตัวสามารถทำงานที่ความถี่สูงได้ เราเรียกว่า วงจรพรีสเกลเลอร์ ส่วนวงจรรีบหาร N ซึ่งโปรแกรมตัวหารได้นั้น ทำงานที่ความถี่ต่ำลงเช่นเดียวกับ PLL ในรูปที่ 2.6



รูปที่ 2.7 แบบพรีสเกลเลอร์

PLL แบบพรีสเกลเลอร์ สองโมดูลัส

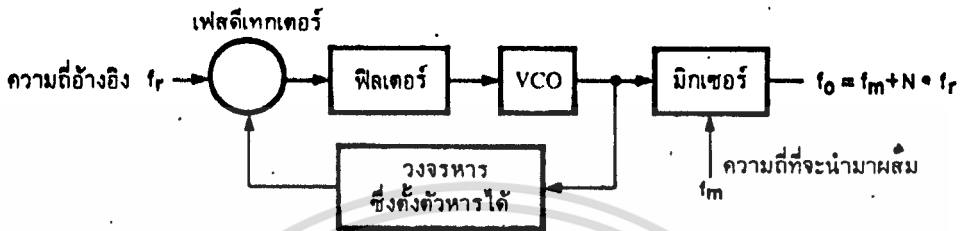
PLL ในรูปที่ 2.8 ใช้พรีสเกลเลอร์ เช่นเดียวกับ PLL ในรูปที่ 2.8 เว้นแต่วงจรพรีสเกลเลอร์นี้มีใช่เป็นวงจรรีบ ซึ่งหารค่าตายตัว P แต่เป็นวงจรรีบซึ่งตัวหารเปลี่ยนค่าได้ ระหว่าง P กับ P+1 เราเรียกพรีสเกลเลอร์แบบนี้ว่า พรีสเกลเลอร์ สองโมดูลัส (เลือกตัวหาร P ก็ได้ หรือจะเลือก P+1 ก็ได้) วงจรรีบหาร N ซึ่งโปรแกรมตัวหารได้นั้น ทำงานที่ความถี่ต่ำลง



รูปที่ 2.8 แบบพรีสเกลเลอร์ สองโมดูลัส

PLL แบบมิกซิงนอกloop

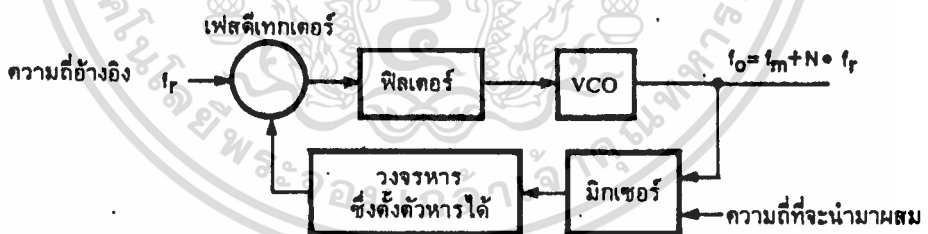
PLL ในรูปที่ 2.9 อาศัยความถี่อีกความถี่หนึ่งเพื่อผสม (Mix) กับความถี่ VCO ให้เอาต์พุตของ PLL มีความถี่สูงขึ้นในที่นี้เราปรับชั้นความถี่ได้ขึ้นละ f_r เท่ากับความถี่อ้างอิง และความถี่เอาต์พุต เท่ากับผลรวมความถี่ที่นำมามิกซ์กับความถี่จาก VCO



รูปที่ 2.9 PLL แบบมิกซิงนอกloop

PLL แบบมิกซิงในloop

PLL ในรูปที่ 2.10 เป็นการมิกซ์อีกแบบหนึ่ง ซึ่งนำการมิกซ์มาไว้ในloop สัญญาณจาก VCO และความถี่มิกซ์ f_m จะบิตกันได้ความถี่ต่ำลงแล้วจึงป้อนสู่วงจรรับหาร N ความถี่เอาต์พุตเท่ากับผลรวมของความถี่ที่นำมามิกซ์ f_m กับความถี่ VCO เช่นเดียวกับรูปที่ 2.10

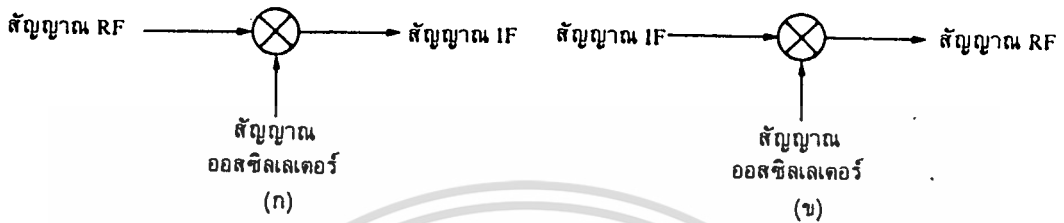


รูปที่ 2.10 PLL แบบมิกซิงในloop

2.4 วงจรมิกเซอร์

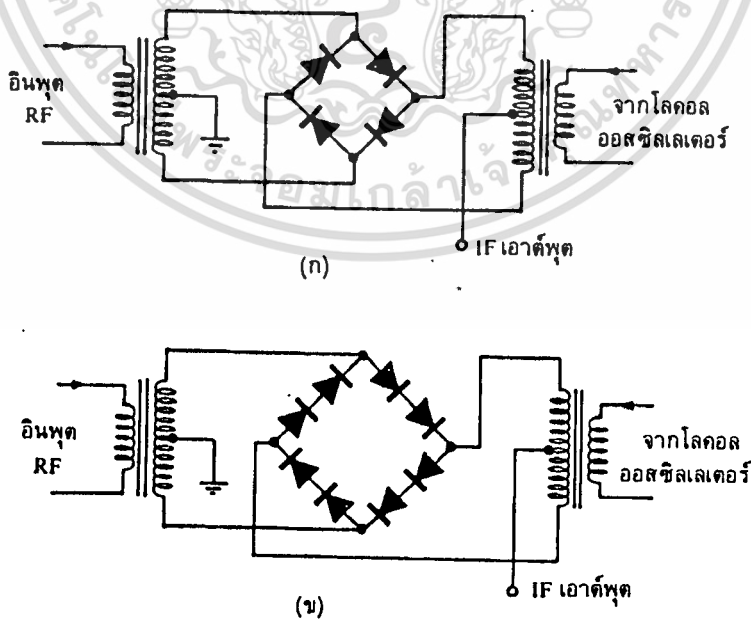
แบ่งออกได้เป็น 2 ประเภทคือ ประเภทแอคทีฟ (Active) ใช้ทรานซิสเตอร์หรือไอซีรวมทั้งอุปกรณ์อื่นๆ ที่ให้อัตราการขยาย (ในการผสมคลื่น) และประเภทพาสซีฟ (Passive) ใช้ไดโอด ซึ่งไม่มีการขยายสัญญาณนอกจากนี้ อาจแบ่งวงจรมิกเซอร์ได้เป็น 2 ประเภทคือแบบสมมูลหรือบาลานซ์ กับแบบไม่สมมูลหรืออับบาลานซ์ วงจรมิกเซอร์แบบสมมูลนี้ ต้องวงจรให้ขั้วอินพุตหรือเอาต์พุตของวงจรมิกเซอร์ ไม่เกิดปฏิกิริยาซึ่งกันและกัน(สัญญาณไม่เล็ดลอดระหว่างขั้ว) คุณสมบัตินี้เรียกว่า การแยกระหว่างขั้วหรือไอโซเลชัน (Isolation) ขั้วอินพุตของวงจรมิกเซอร์มี 2 ขั้วคือสัญญาณ RF (หรือ IF) กับสัญญาณออสซิลเลเตอร์ และมีขั้วเอาต์พุต 1 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อนี้คือสัญญาณ IF (หรือ RF) รูปที่ 2.11 พิจารณาในกรณีของภาคเครื่องรับจะเห็นว่าการแยกระหว่างข้อ RF และข้อออกออสซิลเลเตอร์ จะช่วยมิให้สัญญาณออสซิลเลเตอร์ย้อนกลับสู่สายอากาศแผ่กระจายคลื่นออกไปได้ และการแยกระหว่างข้อ RF กับข้อ IF จะช่วยมิให้สัญญาณที่มีความถี่พอดีตรงกับความถี่ IF เล็ดลอดเข้าไปสู่วงจรขยาย IF



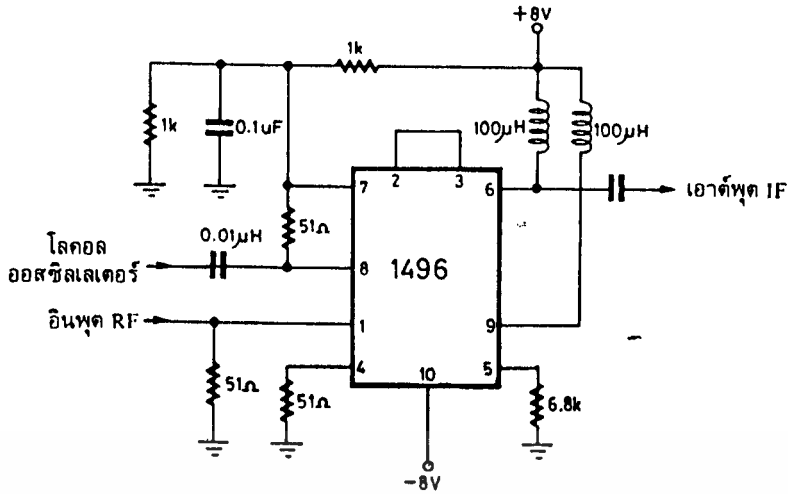
รูปที่ 2.11 ตัวอย่างมิกเซอร์ของภาคเครื่องรับ (ก) และมิกเซอร์ของภาคเครื่องส่ง(ข)

สำหรับวงจรมิกเซอร์แบบไม่สมดุลนั้น มีคุณสมบัติการแยกระหว่างข้อไม่ดีเหมือนกับแบบสมดุล ถ้าต้องการให้มีการแยกสัญญาณดีต้องใช้ฟิลเตอร์ช่วยในการกรองสัญญาณต่างหาก ตัวอย่างวงจรมิกเซอร์

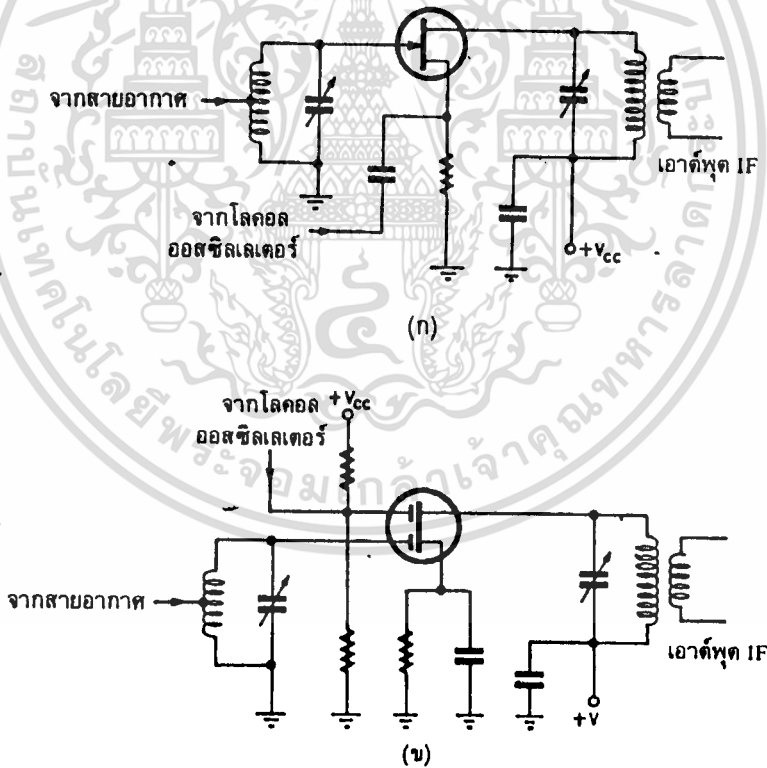


รูปที่ 2.12 วงจรมิกเซอร์ชนิดพาสซีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 วงจรบาลานซ์มิกเซอร์ ชนิดแอกทีฟ แบบใช้ IC
ตัวอย่างวงจรอินบาลานซ์มิกเซอร์



รูปที่ 2.14 วงจรมิกเซอร์แบบไม่สมดุล

โดยใช้ Mosfet คุณสมบัติของวงจรคือมีการแยกระหว่างขั้ว ออสซิลเลเตอร์กับสายอากาศค่อนข้างดี แต่ระหว่างขั้ว RF และขั้ว IF ไม่ค่อยดีจำเป็นต้องใช้ฟิลเตอร์ช่วยกรองความถี่เพื่อกำจัดสัญญาณ RF มิให้เล็ดลอดให้เข้าสู่ขั้วของ IF ได้

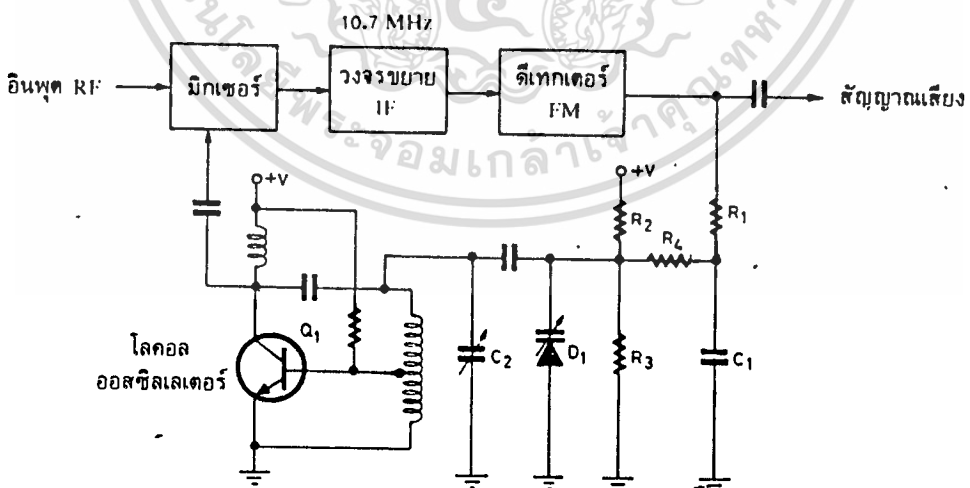
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 การควบคุมความถี่อัตโนมัติ (AFC)

หลักการของ AFC คือใช้วาแรกเตอร์เป็นส่วนหนึ่งของวงจรเทงค์ของโลคอลออสซิลเลเตอร์ ค่าความจุของวาแรกเตอร์จะควบคุมโดยการไบแอสจากแรงดันคลาดเคลื่อน เนื่องจากการที่ออสซิลเลเตอร์มีความถี่เลื่อนไป แรงดันคลาดเคลื่อนนี้ต่อเอามาจากเอาท์พุท ของวงจรดิสคริมิเนเตอร์(วงจรเรโซทิเทกเตอร์) เมื่อออสซิลเลเตอร์มีความถี่ที่ถูกต้อง เอาท์พุทจากดิสคริมิเนเตอร์จะเป็นศูนย์ เมื่อความถี่ของออสซิลเลเตอร์เลื่อนสูงขึ้นหรือต่ำลง แรงดันคลาดเคลื่อนจะมีค่าเป็นบวกหรือลบ การเป็นบวกลบนี้จะแสดงความคลาดเคลื่อนทางความถี่ของออสซิลเลเตอร์ว่ามากหรือน้อย

เอาท์พุทจากวงจรดิสคริมิเนเตอร์จะมีสัญญาณเสียงปนอยู่ด้วยดังนั้นก่อนที่จะป้อนมาให้ออสซิลเลเตอร์จะต้องเอาส่วนสัญญาณเสียงออกไปเสียก่อนโดยใช้ฟิลเตอร์ชนิดโลพาส เพื่อให้เฉพาะแรงดัน DC และความถี่ต่ำๆใกล้เคียงกับ DC มาป้อนให้วาแรกเตอร์

ตัวอย่างวงจร AFC ในรูปที่ 2.16 Q_1 เป็นโลคอลออสซิลเลเตอร์ C_2 เป็นวงจรจูนซึ่งมี D_1 เป็นวาแรกเตอร์ต่อขานเป็นส่วนหนึ่งของวงจรจูนด้วย เอาท์พุทจากวงจรดีมอด FM ป้อนสัญญาณไปให้วงจรของเสียงและป้อนให้วงจร AFC ด้วยสัญญาณเสียงจะถูกกรองด้วยฟิลเตอร์ R_1C_1 เหลือแต่เฉพาะแรงดันคลาดเคลื่อนที่มีความถี่ต่ำมากๆมาเสริมหรือลดกับแรงดันไบแอสให้แก่วาแรกเตอร์ วงจรที่ไบแอสให้แก่วาแรกเตอร์ประกอบด้วย R_2C_3 สำหรับ R_4 ทำหน้าที่กั้นระหว่างวงจรฟิลเตอร์กับออสซิลเลเตอร์ เมื่อวาแรกเตอร์มีความจุเปลี่ยนความถี่ของออสซิลเลเตอร์จะเปลี่ยนด้วย



รูปที่ 2.15 วงจร AFC อย่างง่าย

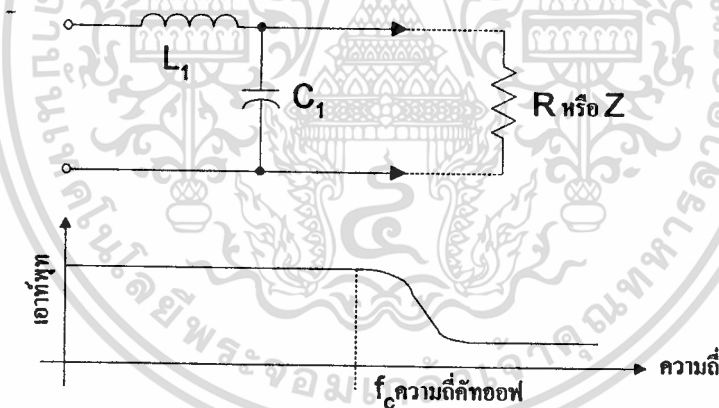
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 วงจรฟิลเตอร์

วงจรฟิลเตอร์ หรือวงจรกรอง(filter circuit) มีหน้าที่หลักคือทำการแยกเอาบางส่วนของความถี่ที่ต้องการออก และในขณะที่เดียวกันก็ส่งผ่านความถี่ส่วนที่ต้องการไปของสเปกตรัมความถี่ วงจรกรองประกอบด้วยขดลวด(ความเหนี่ยวนำ)และตัวเก็บประจุ บางทีก็อาจมีตัวต้านทานรวมอยู่ด้วย การต่ออินพุตและเอาต์พุตของวงจรกรองส่วนใหญ่มักเทอร์มิเนต(terminate)กับความต้านทาน โหลดและแหล่งกำเนิดหรืออิมพีแดนซ์ที่เท่ากับค่าอิมพีแดนซ์ของมันในโครงการนี้จะกล่าวถึงแบบกรองความถี่สูง(HPF)และกรองความถี่ต่ำ(LPF) เท่านั้น

วงจรกรองความถี่ต่ำ(LPF)

วงจรกรองความถี่ต่ำเป็นวงจรกลางอันหนึ่งซึ่งจะส่งผ่านความถี่ต่ำกว่าค่าที่ได้เลือกไว้ทั้งหมดในขณะที่จะลดทอนความถี่ที่สูงกว่าลง ในรูปที่ 2.17 แสดงตัวอย่างวงจรง่าย ๆ ซึ่งเป็นแบบ L (แอล) โดยวงจรกรองทั้งหมดอาศัยข้อดีจากความจริงที่ว่า ตัวเก็บประจุกับขดลวดทำงานกลับกันในกรณีของกระแสสลับ นั่นคือค่าอินดักทีฟ รีแอกแตนซ์ (inductive reactance) เพิ่มขึ้นตามความถี่ ส่วนค่าคาปาซิทีฟ รีแอกแตนซ์ (Capacitive reactance) ลดลงตามความถี่ วงจรฟิลเตอร์ส่วนใหญ่ ผลคูณของอิมพีแดนซ์ที่ได้จากค่าความจุและความเหนี่ยวนำจะ คงที่ตลอดตามการเปลี่ยนแปลงของความถี่ เนื่องจากการเปลี่ยนแปลงกลับกันของค่ารีแอกแตนซ์



$$L = \frac{R}{3.1416 f_c}$$

$$C = \frac{1}{3.1416 f_c R}$$

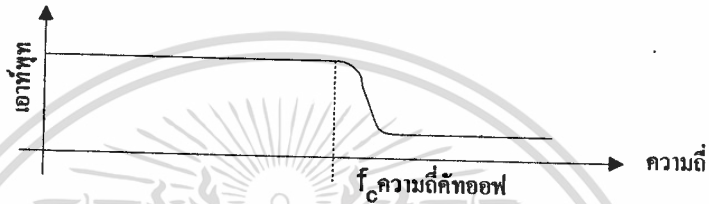
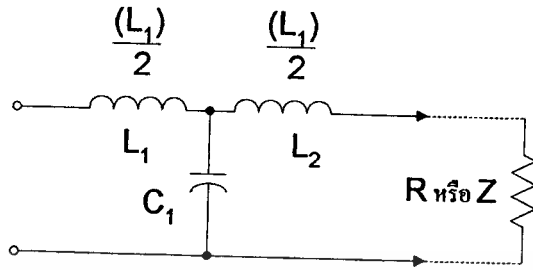
$$f_c = \frac{1}{3.1416 \sqrt{LC}}$$

$$R \text{ หรือ } Z = \sqrt{\frac{L}{C}}$$

รูปที่ 2.16 วงจร L, low-pass, constant-K filter

ปัญหาอย่างหนึ่งที่มีมักพบกับวงจรฟิลเตอร์แบบ L ก็คือมันไม่อาจให้ความถี่คัทออฟ (f_c) ที่ sharp ด้วย เหตุนี้หากต้องการให้ความถี่คัทออฟ Sharp มากๆแล้ว ก็ต้องเพิ่มขดลวดอีกชุดหนึ่งเข้าไปดังแสดงในรูปที่ 2.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

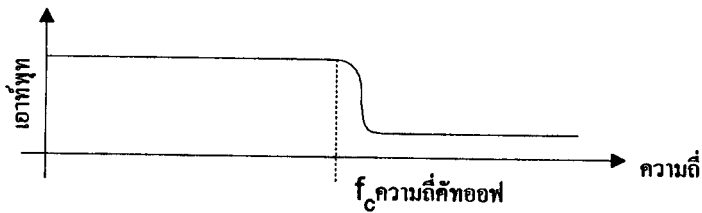
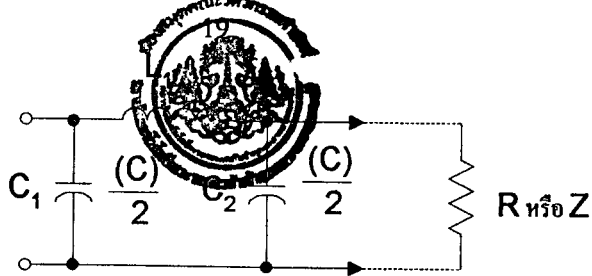


$$L = \frac{R}{3.1416 f_c} \quad C = \frac{1}{3.1416 f_c R}$$

$$f_c = \frac{1}{3.1416 \sqrt{LC}} \quad R \text{ หรือ } Z = \sqrt{\frac{L}{C}}$$

รูปที่ 2.17 วงจรแบบ T ,low-pass,constant filter

วงจรฟิลเตอร์แบบนี้เรียกว่าแบบ T โดยในวงจรฟิลเตอร์แบบ T นี้ค่าของตัวเก็บประจุ C ไม่เปลี่ยนแปลงไปตามกรณีของแบบ L และสมการคงเหมือนกัน ค่าความต้านทานเหนี่ยวนำทั้งหมดของ L_1 และ L_2 ต้องให้มามีค่าเท่ากับของคอยล์ชุดเดียวในแบบ L โดยปกติ ค่าความเหนี่ยวนำทั้งหมดจะได้รับการแบ่งค่ากันระหว่าง 2 คอยล์นอกจากนี้ความชัน (Sharpness) ของความถี่สามารถเพิ่มขึ้นได้ด้วย การเพิ่มตัวเก็บประจุเข้าไป อีกตัวหนึ่งดังรูปที่ 2.18 วงจรฟิลเตอร์แบบนี้มีชื่อเรียกว่าแบบ π ในวงจรฟิลเตอร์แบบ π นี้ค่าของ L ไม่เปลี่ยนแปลงแต่ค่าของตัวเก็บประจุทั้งหมด (C_1, C_2) จะต้องมีค่าเท่ากับค่าของตัวเก็บประจุตัวเดียวในวงจรฟิลเตอร์แบบ L ดังนั้นโดยปกติแล้วตัวเก็บประจุแต่ละตัวในวงจรกรองความถี่ต่ำแบบ π จะเป็นครึ่งหนึ่งของค่าความจุที่ต้องการ



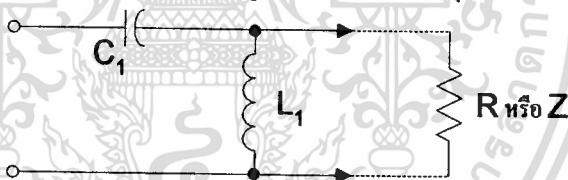
$$L = \frac{R}{3.1416 f_c} \quad C = \frac{1}{3.1416 f_c R}$$

$$f_c = \frac{1}{3.1416 \sqrt{LC}} \quad R \text{ หรือ } Z = \sqrt{\frac{L}{C}}$$

รูปที่ 2.18 วงจรแบบ π , low-pass, constant-K filter

วงจรกรองความถี่สูง (HPF)

วงจรกรองความถี่สูงเป็นวงจรฟิลเตอร์อีกหนึ่งชนิดที่ยอมให้ความถี่ที่สูงกว่าค่าที่เลือกไว้ทั้งหมดผ่านไป และลดทอนความถี่ที่ต่ำกว่า ในรูปที่ 2.19 เป็นวงจรกรองความถี่สูงทั่วไปแบบง่ายที่สุด คือแบบ L พื้นฐานนอกจากนี้



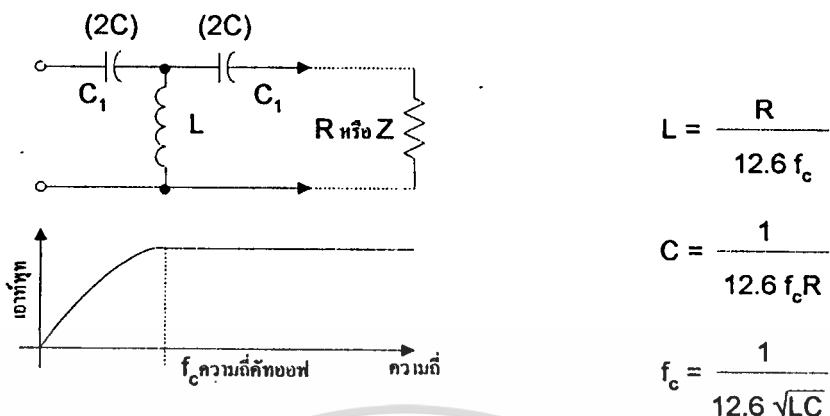
$$L = \frac{R}{12.6 f_c} \quad C = \frac{1}{12.6 f_c R}$$

$$f_c = \frac{1}{12.6 \sqrt{LC}} \quad R \text{ หรือ } Z = \sqrt{\frac{L}{C}}$$

รูปที่ 2.19 วงจร L, high-pass, constant-K filter

วงจรกรองความถี่สูงยังอาศัยข้อดีจากความจริงที่ว่า ตัวเก็บประจุและคอยล์ทำงานกลับกันในกรณีที่มีไฟสลับเข้ามาเกี่ยวข้อง

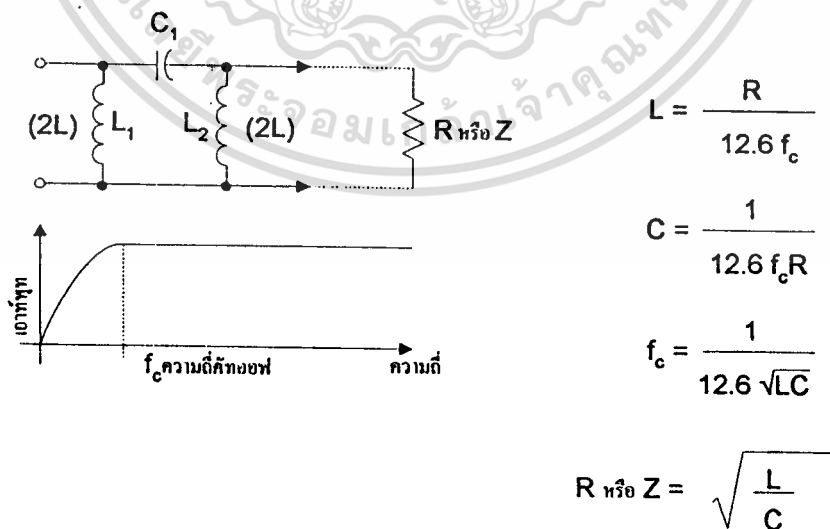
ในการจะให้ความถี่คัทออฟ (f_c) sharp มากยิ่งขึ้น ก็สามารถทำได้ด้วยการเพิ่มตัวเก็บประจุเข้าไปอีกตัวหนึ่งดังรูปที่ 2.20 ซึ่งเรียกวาวจรฟิลเตอร์แบบ T ในวงจรนี้ค่าของคอยล์ L ไม่แตกต่างไปจากของรูปที่ 2.17 และสมการพื้นฐานก็เหมือนกัน สำหรับค่าความจุทั้งหมดของตัวเก็บประจุ C_1 และ C_2 ที่ใช้ก็ต้องมีค่าเท่าเทียม



รูปที่ 2.20 วงจรกรองความถี่สูง Constant-K แบบ T

กับค่าของตัวเก็บประจุตัวเดียวในวงจรฟิลเตอร์แบบ L ซึ่งโดยปกติแล้วค่าความเหนี่ยวนำทั้งหมดที่ต้องการจะแบ่งกันระหว่างตัวเก็บประจุสองตัว ดังนั้นตัวเก็บประจุแต่ละตัวในวงจรกรองความถี่สูงแบบ T จะมีค่าเป็น 2 เท่าของค่าความจุที่ต้องการทั้งหมด

ความถี่คัทออฟสามารถทำให้ sharp มากขึ้นได้ด้วยการเพิ่มคอยล์อีกตัวเข้าไป ดังรูปที่ 2.21 ซึ่งเรียกวาวจรฟิลเตอร์แบบ π ค่าของตัวเก็บประจุ C ที่ใช้ไม่เปลี่ยนแปลง แต่ค่าความเหนี่ยวนำทั้งหมดของคอยล์ L_1 และ L_2 ต้องให้มีค่าเท่ากับค่าของคอยล์ตัวเดียวในแบบ L โดยปกติค่าความเหนี่ยวนำที่ต้องการทั้งหมดจะถูกแบ่งไประหว่างคอยล์ 2 คอยล์ ดังนั้นแต่ละคอยล์ในวงจรแบบ π จะมีค่าเป็น 2 เท่าของความเหนี่ยวนำที่ต้องการทั้งหมด



รูปที่ 2.21 วงจรกรองความถี่สูง Constant-K แบบ π

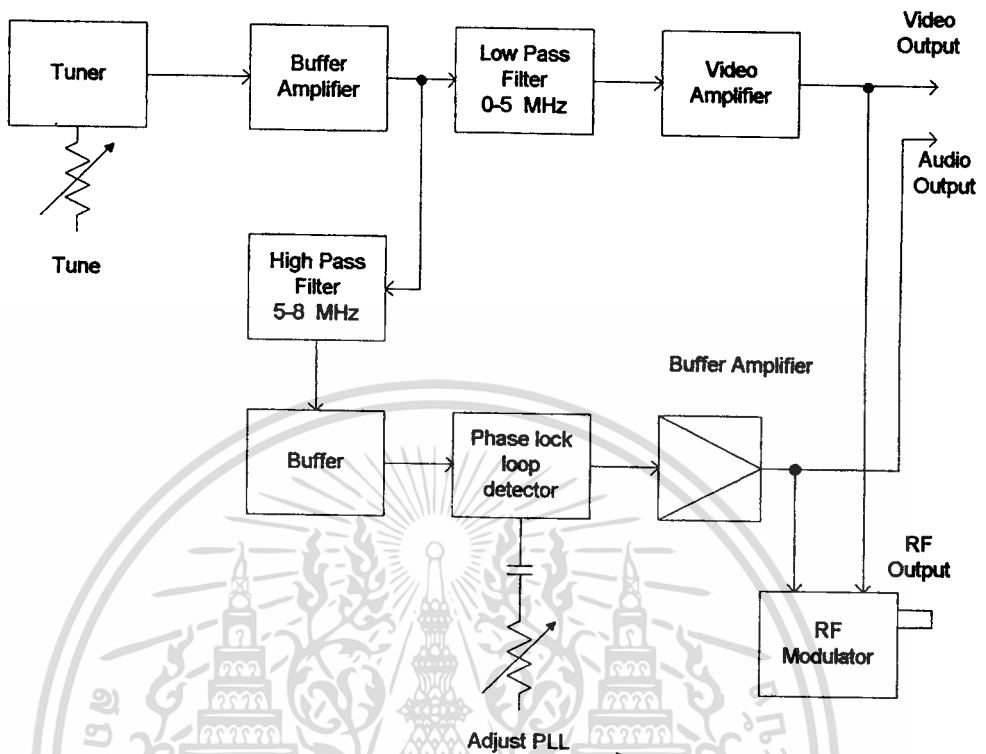
บทที่ 3

เครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียม

3.1 การทำงานของเครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียม

ในระบบการสื่อสารโทรทัศน์ผ่านดาวเทียมเพื่อการรับชมโดยตรง จะใช้ย่านความถี่ไมโครเวฟ 2 ย่าน คือ ย่านความถี่ C-Band และย่านความถี่ KU-Band ความถี่ของย่าน C-Band จะมีค่าประมาณ 4 MHz และย่าน KU-Band จะมีค่าความถี่ขาลงประมาณ 12 MHz สัญญาณที่ได้รับที่โพรบนั้นจะมีอยู่ 2 ประเภทคือการโพลาริซของสัญญาณคือสัญญาณที่มีโพลาริซ แนวตั้งและสัญญาณ ที่มีโพลาริซแนวนอน สัญญาณที่มาจาก LNB จะถูกส่งเข้าสู่จูนเนอร์ จูนเนอร์จะทำการจูนสถานีและจะแปลงความถี่เป็น 950-1450 MHz (จูนเนอร์ใน Project นี้) เพื่อส่งสัญญาณออกจากจูนเนอร์เป็นสัญญาณเบสแบนด์ สัญญาณเบสแบนด์นี้จะถูกส่งผ่านวงจรบัฟเฟอร์แอมพลิฟายเออร์ซึ่งเป็นวงจรขยายและวงจรบัฟเฟอร์ในชุดเดียวกันถึงตอนนี้จะแยกสัญญาณออกเป็นสองส่วนคือ สัญญาณภาพส่วนหนึ่งและสัญญาณเสียงส่วนหนึ่งโดยภาพและเสียงนั้นต้องมีความแตกต่างกันไม่น้อยกว่า 5.5 MHz สัญญาณภาพจะถูกส่งเข้าสู่จูนเลือกระบบภาพซึ่งเป็นความถี่อยู่ในช่วง 0-5 เมกะเฮิรตซ์ ส่งสัญญาณภาพเข้าสู่จูนขยายวีดีโอแอมพลิฟายเออร์หลังจากนั้นก็จะได้สัญญาณภาพออกไปใช้งานสามารถที่จะเอาสัญญาณภาพออกไปใช้งานทางด้านจุดวีดีโอเอาต์พุตหรือถ้าหากว่าเครื่องรับโทรทัศน์ของเราไม่มีระบบเลือก AV ก็จะมีเอาสัญญาณภาพเข้าสู่จูน RF Modulator เพื่อจะให้เครื่องรับโทรทัศน์ซึ่งจะทำหน้าที่เป็นมอนิเตอร์ เอาสัญญาณออกจากจุด RF OUTPUT ไปเข้าระบบสายอากาศของเครื่องรับโทรทัศน์ต่อไป

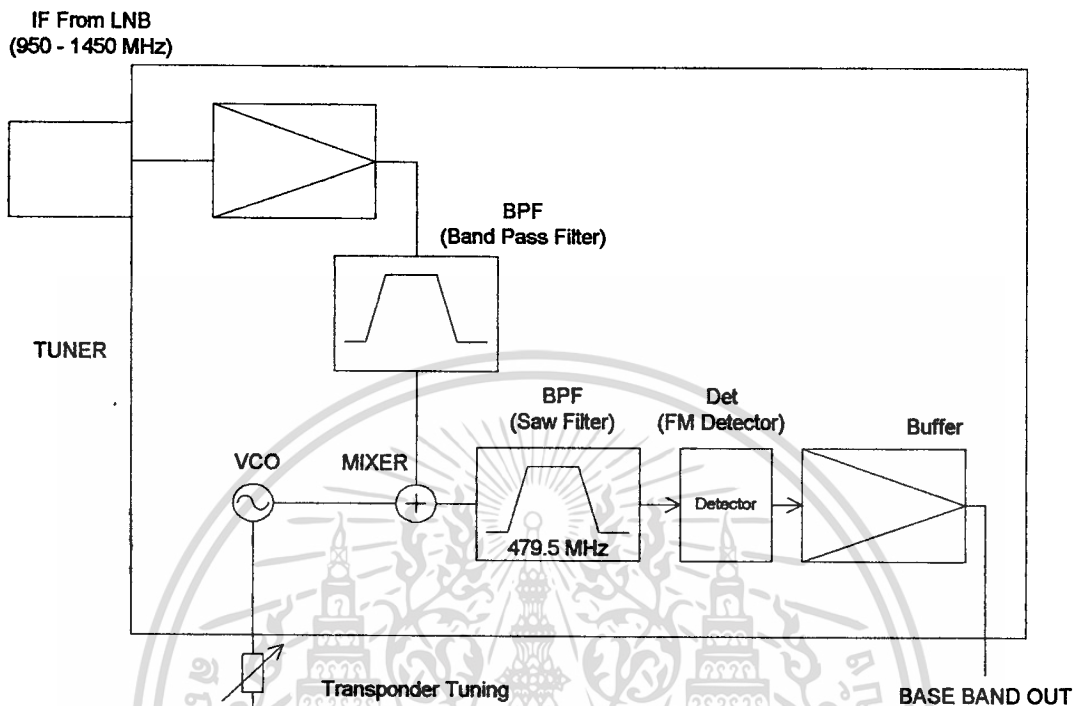
สัญญาณอีกทางหนึ่งจะส่งผ่านวงจรบัฟเฟอร์แอมพลิฟายเออร์แล้วจะถูกแยกเพื่อใช้ระบบเสียงความถี่เสียงที่เข้ามาจะต้องสูงกว่าภาพไม่น้อยกว่า 5.5 MHz ดังนั้นจึงต้องมีวงจรไฮพาสฟิลเตอร์ 5-8 MHz ทำหน้าที่เป็นตัวส่งผ่านความถี่สัญญาณเสียงเพื่อแยกภาพกับเสียงออกจากกัน เอาสัญญาณเสียงส่งผ่านจูนบัฟเฟอร์เพื่อไปยังวงจรดีเทคเตอร์ในระบบเอฟเอ็มซึ่งระบบเอฟเอ็มดีเทคเตอร์จะใช้ระบบเฟสล็อกคูลปีดีเทคเตอร์ทำหน้าที่เป็นวงจรดีเทคเตอร์ โดยจะทำการดีเทคเตอร์สัญญาณออกมาเป็นระบบโมโน เมื่อดีเทคเตอร์สัญญาณเสียงออกมาแล้วจะส่งสัญญาณเสียงเข้าสู่จูนขยายเอาสัญญาณเสียงออกไปใช้งานทางจุด Audio Output ถ้าหากเครื่องรับโทรทัศน์ไม่มีระบบ AV เราสามารถที่จะให้เครื่องรับโทรทัศน์นั้นสามารถรับสัญญาณจากเครื่องรับสัญญาณดาวเทียมได้ทางจุด RF Output เพราะจะส่งสัญญาณเสียงเข้าสู่จูนรวมอคูเลเตอร์



รูปที่ 3.1 บล็อกไดอะแกรมเครื่องรับสัญญาณ โทรทัศน์ผ่านดาวเทียม

3.2 การทำงานของจูนเนอร์

สัญญาณความถี่ที่มาจาก LNB ซึ่งมีความถี่อยู่ในช่วง 950-1450 เมกะเฮิร์ตซ์ จะถูกส่งเข้ามาที่จุดอินพุทของจูนเนอร์ สัญญาณดังกล่าวนี้จะเป็นวงจรรขยายที่ให้สัญญาณรบกวนต่ำหรือเรียกว่าวงจร LNA วงจรรขยาย LNA (Low Noise Amplifier) จะทำหน้าที่เป็นวงจรรขยายให้สัญญาณที่รับมาจากระบบ LNB และส่งผ่านสายนำสัญญาณเข้ามาถ้าหากสัญญาณส่งผ่านสายนำสัญญาณเกิดการสูญเสียหรือเกิดสัญญาณรบกวนขึ้นในระบบ วงจรรขยาย LNA จะทำหน้าที่ในการขยายให้มีความแรงเพียงพอและกำจัดสัญญาณรบกวนที่เกิดขึ้นนั้นด้วยเมื่อขยายสัญญาณแล้วจึงส่งผ่านวงจรแบนด์พาสฟิลเตอร์เพื่อจะให้ความถี่ในแบนด์ของระบบดาวเทียมส่งผ่านไป



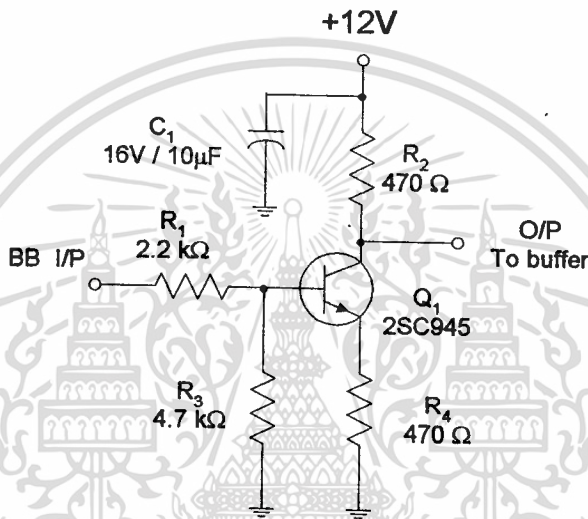
รูปที่ 3.2 บล็อกไดอะแกรมการทำงานของจูนเนอร์

ความถี่ในแบนด์ต่างๆจะถูกส่งเข้าสู่วงจรปิดความถี่เพื่อการรับสถานีโดยวงจรผลิตความถี่ระบบ VCO หรือโวลเตจคอนโทรลลอซซิลเลเตอร์ (Voltage Control Oscillator) จะทำการผลิตความถี่เข้าไปปิดกับความถี่ช่องต่างๆ ในระหว่าง 950-2050 เมกะเฮิร์ตซ์ โดยวงจรรวม VCO คือวงจรผลิตความถี่ที่ควบคุมด้วยแรงดันไฟ จะพบว่าเมื่อมีการปรับแรงดันไฟผ่านโพเทนชิโอมิเตอร์เข้าไปยังหน่วย VCO วงจร VCO จะผลิตความถี่สูงต่ำได้ตามค่าแรงดันไฟ ส่งความถี่ที่ผลิตได้นี้ไปปิดเข้ากับความถี่ที่มาจาก LNB เพื่อจะให้กำเนิดเป็นความถี่ IF 479.5 เมกะเฮิร์ตซ์ ซึ่งเป็นความถี่เบสแบนด์ดังนั้นไม่ว่าความถี่สถานีไหน หรือทรานส์สปอนเดอร์ใดส่งเข้ามาวงจรออสซิลเลเตอร์จะผลิตความถี่ขึ้นมาสูงกว่าทรานส์สปอนเดอร์หรือช่องสถานีที่รับเข้ามาอยู่ 479.5 เมกะเฮิร์ตซ์ เพื่อส่งเข้าไปผสมสัญญาณในรูปแบบของการบิตสัญญาณ (Beat) เพื่อให้ความถี่ดังกล่าวเป็นความถี่ IF 479.5 ก่อนส่งผ่านวงจร (Saw Filter) ซอว์ฟิลเตอร์ ที่ต้องใช้ระบบ(Saw Filter) ซอว์ฟิลเตอร์ หรือวงจรคอมบ์ฟิลเตอร์ (Comb Filter) ก็เพื่อจะให้สัญญาณภาพและเสียงสามารถที่จะส่งออกไปได้สดใสบริสุทธิ์ เพื่อให้ภาพที่ออกไปเป็นภาพที่เร้าใจ และเพื่อให้เสียงที่ส่งออกไปเป็นเสียงที่แจ่มใสชัดเจน จากสัญญาณที่ส่งมาจากดาวเทียมผสมความถี่มาในระบบเอฟเอ็มดังนั้นต้องทำการดีเทคเตอร์สัญญาณด้วยวงจรเอฟเอ็มดีเทคเตอร์ ก่อนที่จะได้สัญญาณรวมส่งออกไปผ่านบัฟเฟอร์ออกไปเป็นความถี่เบสแบนด์ เพื่อจะส่งให้กับวงจรระบบภาพและระบบเสียงต่อไป

3.3 ภาคประมวลผลสัญญาณภาพ

วงจรมอนิเตอร์สัญญาณเบสแบนด์ (Baseband Amplifier)

วงจรมอนิเตอร์นี้จะใช้ทรานซิสเตอร์ ชนิด NPN เบอร์ BC945 หรือ 2SC945 ก็ได้ต่อแบบคอมมอนอิมิตเตอร์ ดังรูป

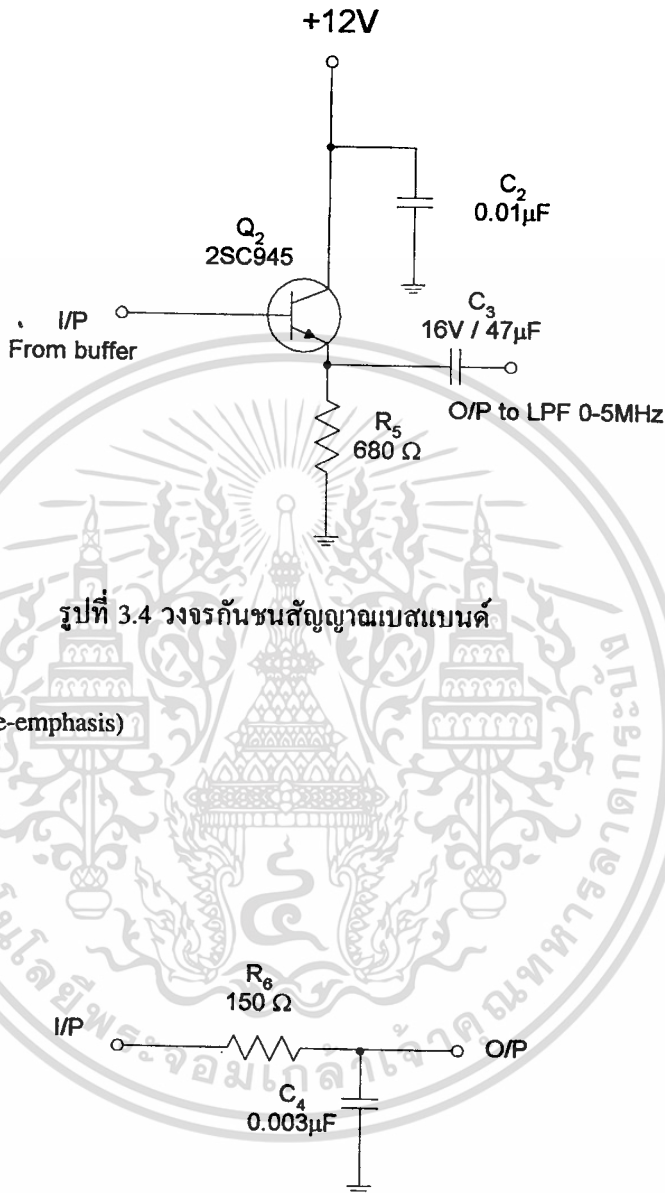


รูปที่ 3.3 วงจรมอนิเตอร์สัญญาณเบสแบนด์

สัญญาณเบสแบนด์ ประกอบไปด้วยสัญญาณวีดิโอคอมโพสิต และสัญญาณพาหะย่อยของเสียงซึ่งได้มาจากจูนเนอร์ จะถูกขยายด้วยทรานซิสเตอร์ เพื่อให้สัญญาณมีความแรงมากยิ่งขึ้น จากนั้นจะถูกส่งไปยังภาคบัฟเฟอร์ต่อไป

วงจรมอนิเตอร์สัญญาณเบสแบนด์ (Baseband Buffer)

วงจรมอนิเตอร์นี้จะใช้ทรานซิสเตอร์ ชนิด NPN เบอร์ BC945 หรือ 2SC945 ก็ได้ต่อเป็นวงจรถอดเลคเตอร์ร่วมดังรูป บัฟเฟอร์ทำหน้าที่รักษารูปร่างของสัญญาณเบสแบนด์ ให้คงที่ก่อนส่งผ่านไปยังวงจรดีเอ็มฟาซิสต่อไป



รูปที่ 3.4 วงจรกันชนสัญญาณเบสแบนด์

วงจรถีเอ็มฟาซิส (De-emphasis)

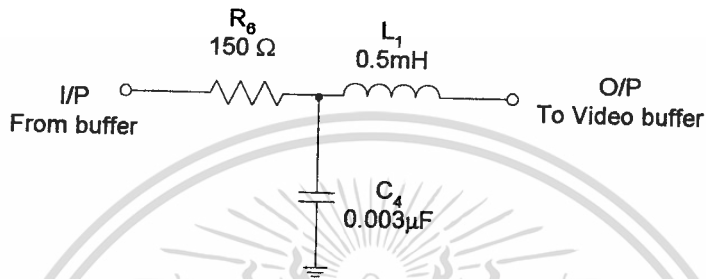
รูปที่ 3.5 วงจรถีเอ็มฟาซิส

เพราะว่าในระบบการส่งสัญญาณภาพนั้น จะผ่านวงจรถีเอ็มฟาซิส เพื่อรักษาระดับของอัตราส่วนของสัญญาณต่อสัญญาณภาพรบกวนเพื่อให้มีคุณภาพที่ดี ซึ่งทำได้โดยการลดระดับสัญญาณความถี่ที่ต่ำกว่าสัญญาณที่ต้องการและยกระดับสัญญาณที่ต้องการให้มีระดับที่สูงขึ้น ดังนั้นในส่วนที่เป็นภาครับจึงต้องมีการดึงระดับสัญญาณให้กลับมาอยู่ในระดับปกติ โดยการใช้วงจรถีเอ็มฟาซิส สัญญาณที่คัปปลิ่งผ่าน C_3 จะเข้าสู่วงจรถีเอ็มฟาซิส และส่งต่อไปยังวงจรถีเอ็มฟาซิสต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกรองสัญญาณความถี่ต่ำผ่าน (Low Pass Filter)

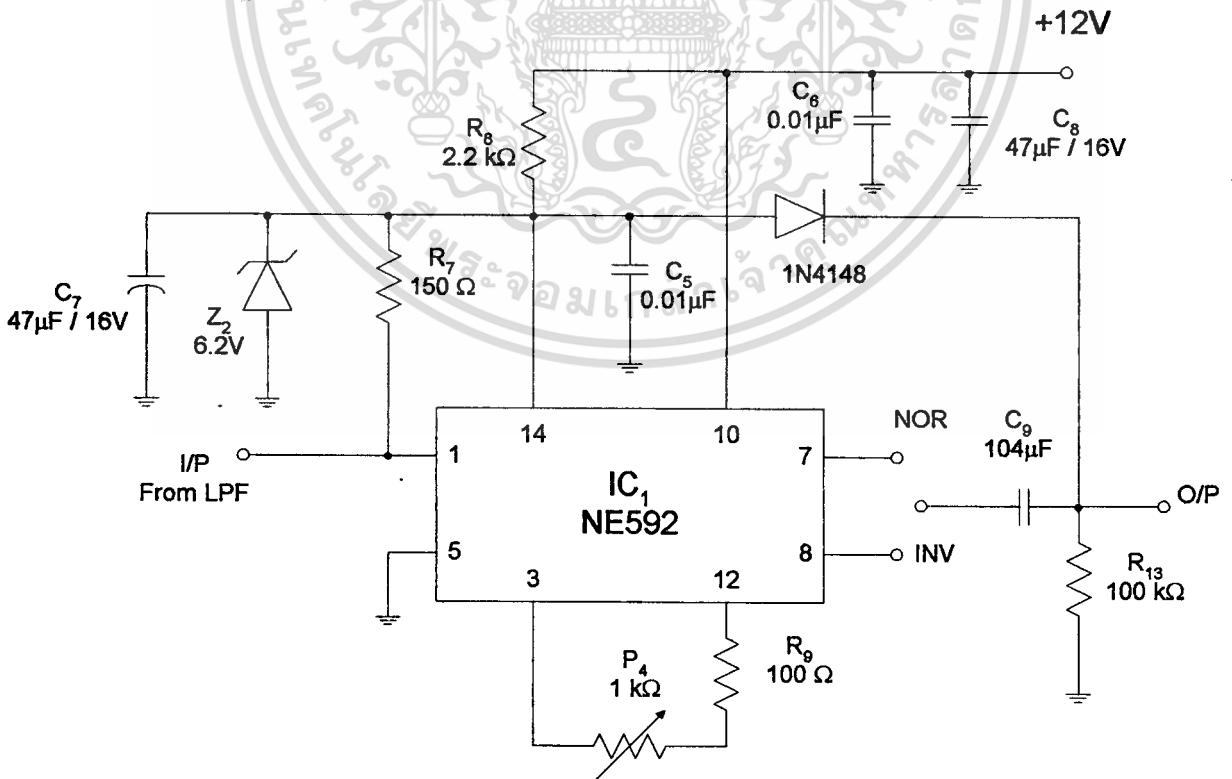
จากวงจรเป็นฟิลเตอร์ชนิด พาสซีฟ (Passive Filter) ซึ่งประกอบด้วยตัวเหนี่ยวนำและตัวเก็บประจุวงจรโลว์พาสฟิลเตอร์นี้จะกรองเอาเฉพาะความถี่ช่วง 0-5 MHz ซึ่งเป็นช่วงของสัญญาณพาหะภาพ ซึ่งมีความถี่ย่อยของสัญญาณภาพ ที่ความถี่ 4.43 MHz ส่วนสัญญาณพาหะของเสียงซึ่งสูงกว่า 5 MHz จะไม่สามารถผ่านไปได้



รูปที่ 3.6 วงจรโลพาสฟิลเตอร์

วงจรวิดีโอแอมพลิฟายเออร์ (Video Amplifier)

วงจรวิดีโอแอมพลิฟายเออร์ ในที่นี้ใช้ไอซี NE592 ในการขยายสัญญาณดังรูป



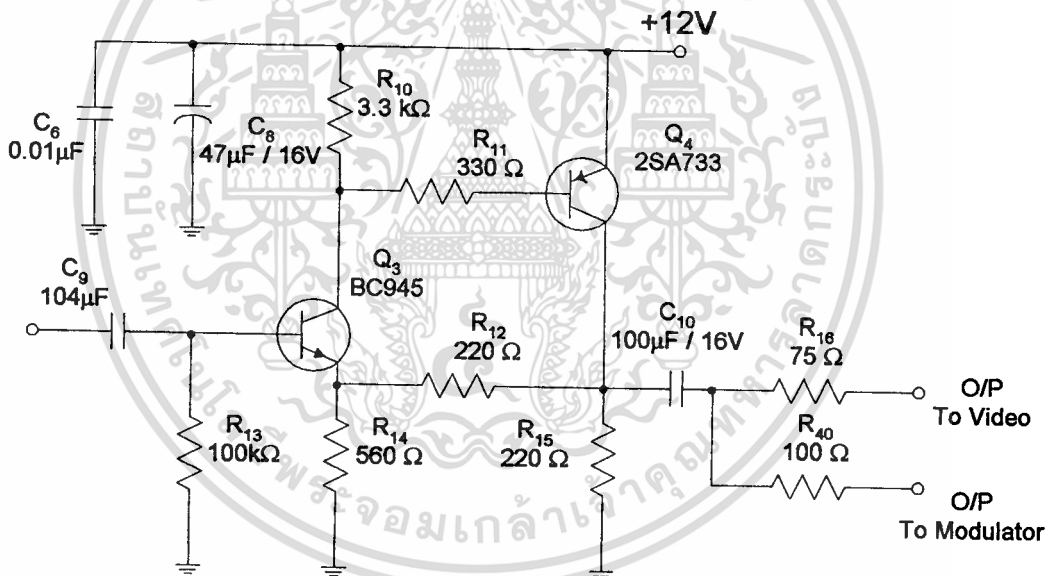
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 3.7 วงจรวิดีโอแอมพลิฟายเออร์ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซี NE592 ทำหน้าที่เป็นวงจรรขยายความแตกต่างของสัญญาณภาพ สัญญาณที่ได้ในสภาวะนี้เป็นสัญญาณรวมของภาพ

อัตราขยายของสัญญาณภาพนั้นสามารถที่จะเปลี่ยนแปลงได้ด้วยการปรับค่าความต้านทาน VR1 ที่เป็นตัวควบคุมอัตราขยายของสัญญาณภาพ ซึ่งส่วนของเอาต์พุตจะมีอยู่ 2 ขาคือ ขา 7 และ ขา 8 จะเป็นเอาต์พุตที่มีลักษณะตรงข้ามกันในที่นี้จะสนใจเฉพาะในย่านความถี่ C-band เท่านั้น โดยจะใช้สัญญาณที่เกิดจากเอาต์พุตวีดีโอนี้จะถูกส่งไปยังวงจรรขยายสัญญาณด้วยทรานซิสเตอร์ต่อไป

วงจรรขยายสัญญาณด้วยทรานซิสเตอร์ (Transister Video Amplifier)

โดยใช้ทรานซิสเตอร์ชนิด NPN เบอร์ BC945 เป็นตัวขยายสัญญาณภาพ และใช้ทรานซิสเตอร์ ชนิด NPN เบอร์ 2SA 733 เป็นวงจรรขยายสัญญาณอีกครั้ง

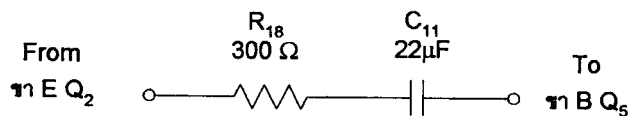


รูปที่ 3.8 วงจรรขยายสัญญาณด้วยทรานซิสเตอร์

สัญญาณที่ออกมาจากขาคอลเลกเตอร์ของทรานซิสเตอร์ เบอร์ 2SA 733 จะถูกคัปปลิ่งผ่านคาปาซิเตอร์ ค่า 100 μF ส่วนหนึ่งจะส่งผ่านตัวต้านทาน 180 โอห์มไปยังอุปกรณ์ RF modulator อีกส่วนหนึ่งส่งผ่านตัวต้านทาน 75 โอห์ม ไปยังแจ็ก Video O/P

3.4 ภาคประมวลผลสัญญาณเสียง

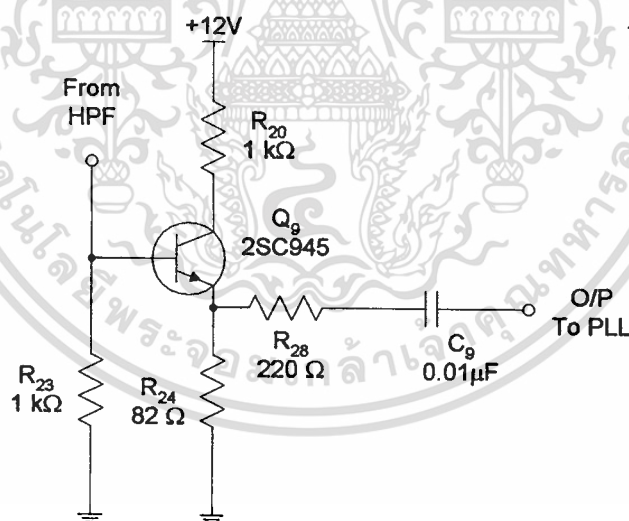
วงจรไฮพาสฟิลเตอร์ (High Pass Filter)



รูปที่ 3.9 วงจรไฮพาสฟิลเตอร์

ส่วนของสัญญาณเสียงจะถูกส่งผ่าน R_{18}, C_{11} ซึ่งเป็นวงจรไฮพาสฟิลเตอร์วงจรดังกล่าวนี้สามารถตอบสนองความถี่ได้ตั้งแต่ 5 เมกะเฮิร์ตซ์ขึ้นไป

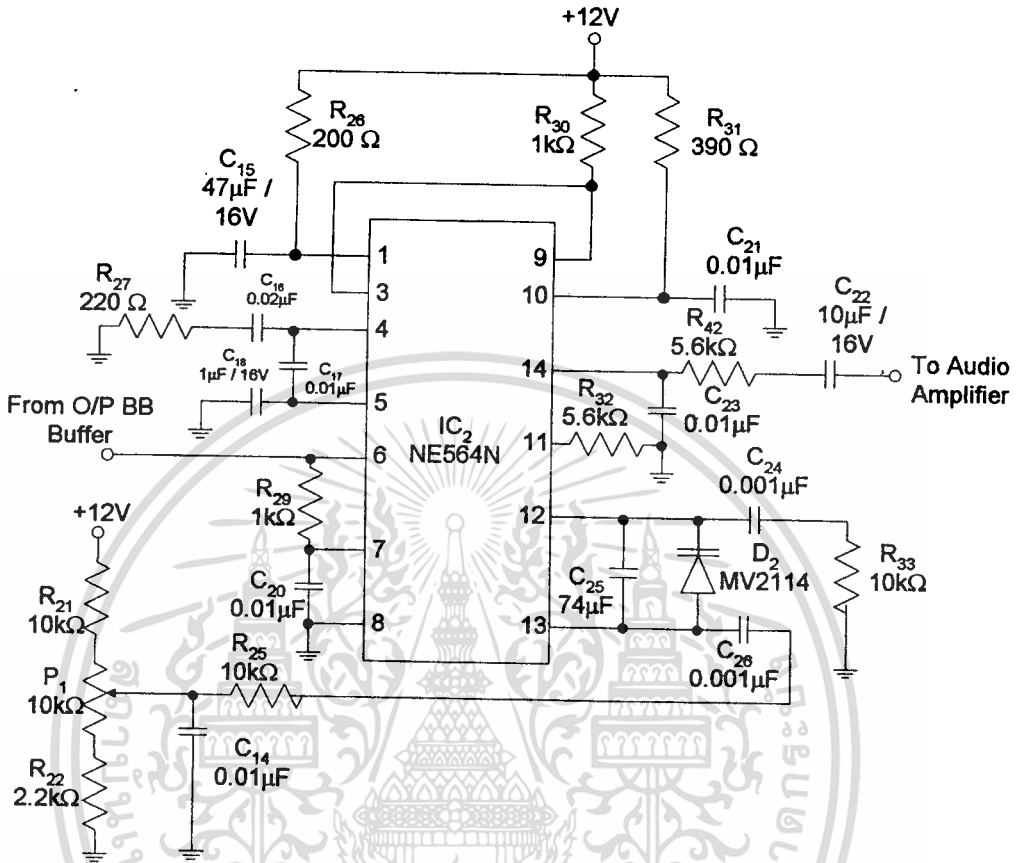
วงจรถักชนสัญญาณเบสแบนด์ (Baseband Buffer Circuit)



รูปที่ 3.10 วงจรถักชนสัญญาณเบสแบนด์

สัญญาณเสียงที่ส่งผ่านเข้ามาทางขา B ของ Q_5 ซึ่งทำหน้าที่เป็นบัฟเฟอร์แล้วส่งสัญญาณเสียงที่เป็นระบบเอฟเอ็มตรงเข้าไปยังขา 6 ของไอซี NE564N โดยผ่าน R_{28} และ C_{19}

วงจรถ่ายเสียงดีเทคเตอร์แบบเฟสล็อกคูล (FM Detector Phase Lock Loop)

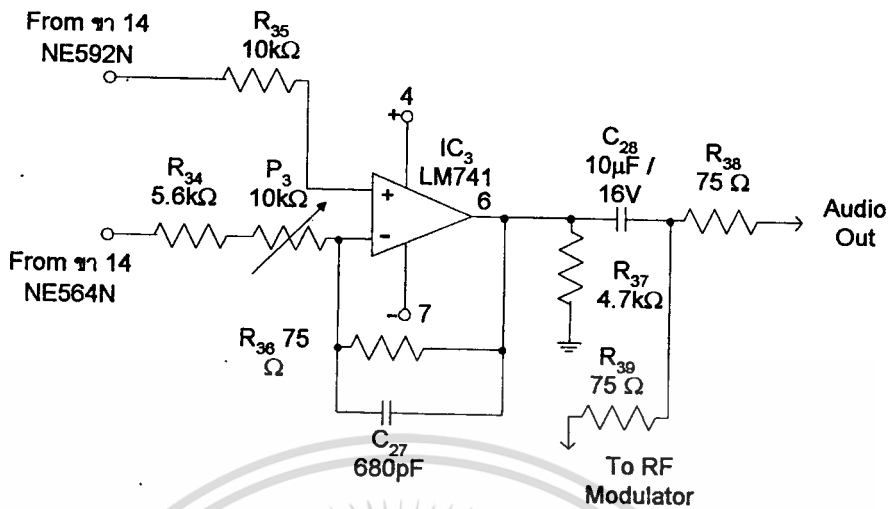


รูปที่ 3.11 วงจรถ่ายเสียงดีเทคเตอร์แบบเฟสล็อกคูล

สัญญาณเสียงระบบเฟสล็อกคูลเข้าที่ขา 6 ของไอซี NE564N โดยไอซีตัวนี้จะทำหน้าที่เป็นวงจรถ่ายเสียงดีเทคเตอร์ โดยมีขา 13 เป็นค่าควบคุมความถี่ออสซิลเลเตอร์ของระบบเฟสล็อกคูลภายใน เพื่อที่จะทำการดีเทคเตอร์สัญญาณเสียงของระบบเครื่องรับออกมาให้เป็นเสียงปกติ ดังนั้นที่ขา 13 จึงเป็นขาที่ใช้ในการปรับแต่งความถี่ของระบบเฟสล็อกคูล เนื่องจากความถี่ที่เข้ามาจะถูกนำเข้าวงจรถ่ายเสียงดีเทคเตอร์เพื่อเปรียบเทียบเฟส และเปรียบเทียบความถี่ระหว่างความถี่ที่รับเข้ากับความถี่ที่วงจรผลิตขึ้นมา ดังนั้นเวลาที่ทำการจูนเสียงจึงทำได้โดยการจูนความถี่ระบบเฟสล็อกคูล ซึ่งมีอุปกรณ์ที่สำคัญก็คือ P_1 , D_2 และ C_{25} เป็นอุปกรณ์ที่ใช้ในการเปลี่ยนแปลงค่าความถี่ของระบบเฟสล็อกคูล

วงจรถ่ายเสียงสัญญาณเสียง (Audio Amplifier)

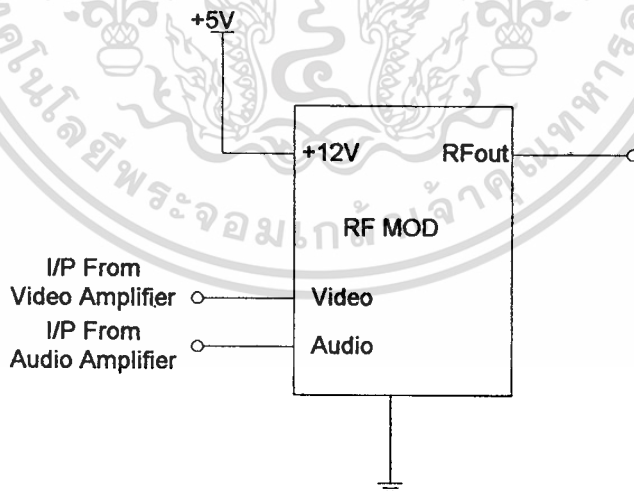
โดยการใช้ IC 741 เป็นวงจรถ่ายเสียงสัญญาณเสียง ที่รับมาจากขา 14 ของ IC NE564N ป้อนเข้าทางขั้ว Noninverting โดยมี P_3 ปรับความแรงของสัญญาณเล็กน้อยเพื่อส่งต่อไปยัง RF Modulator หรือ Audio Out



รูปที่ 3.12 วงจรขยายสัญญาณเสียง

วงจรรีเอฟมอดูเลเตอร์ (RF Modulator)

อาร์เอฟมอดูเลเตอร์ ทำหน้าที่มอดูเลตสัญญาณพาหะย่อยของสัญญาณภาพความถี่ 4.43 MHz และคลื่นพาหะสัญญาณเสียง ซึ่งมีความถี่พาหะย่อยของสัญญาณภาพเสียงอยู่ที่ 5.5 MHz สำหรับระบบเสียงโมนอด้าเป็นระบบเสียงแบบสเตอริโอ นั้น สัญญาณพาหะย่อยของเสียงจะมีความถี่อยู่ที่หลายช่องความถี่ด้วยกัน



รูปที่ 3.13 วงจรรีเอฟมอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

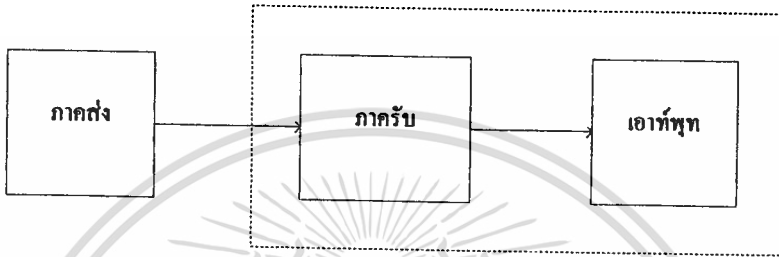
บทที่ 4

ส่วนควบคุมอัตโนมัติ

ส่วนประกอบของรีโมทคอนโทรล

รีโมทคอนโทรล แบ่งออกเป็น 3 ส่วนใหญ่ๆคือ

- 1.ภาคส่งสัญญาณ
- 2.ภาครับสัญญาณ
- 3.ภาคเอาต์พุต



รูปที่ 4.1 ส่วนประกอบของรีโมทคอนโทรล

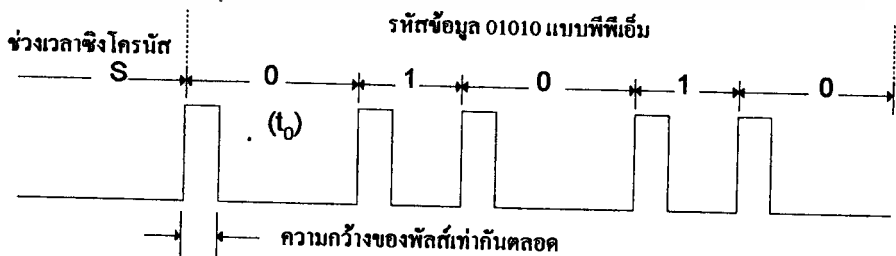
สำหรับรีโมทคอนโทรล ที่จะนำมาใช้กับเครื่องรับเป็น รีโมทคอนโทรล แบบส่งด้วยอินฟราเรด สามารถควบคุมการเปลี่ยนช่องสัญญาณได้สูงสุด 15 ช่อง ซึ่งจะใช้แสงอินฟราเรดในการส่งสัญญาณจากเครื่องส่งไปยังเครื่องรับ สัญญาณที่ส่งออกไปนั้นจะเป็นสัญญาณแบบ พัลส์โพสิชันมอดูเลชัน (Pulse Position Modulation :PPM)

PPM (Pulse Position Modulation) เป็นลักษณะของการใช้คาบเวลาหรือพีริโอด (Period) ของพัลส์แต่ละลูกเป็นตัวกำหนดข้อมูล

ข้อมูลที่เป็น 1 แทนด้วยพัลส์ที่มีคาบเวลาที่กำหนดหนึ่ง

ข้อมูลที่เป็น 0 แทนด้วยพัลส์ที่มีคาบเวลาที่อีกค่าหนึ่ง

ผังรูป



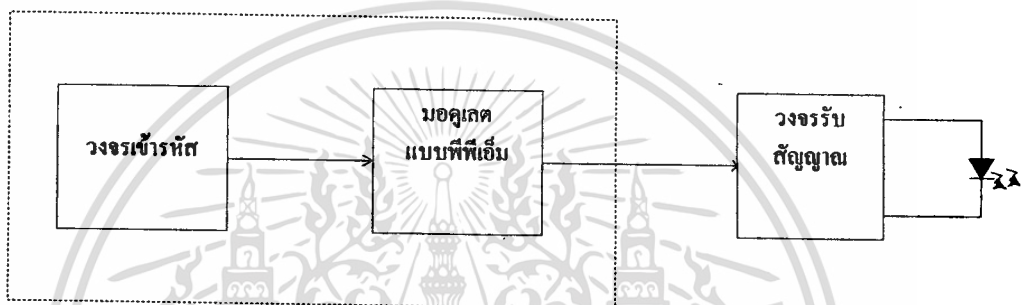
รูปที่ 4.2 รูปแบบของสัญญาณPPM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการของ PPM

โดยหลักการการมอดูเลตสัญญาณแบบ PPM จะใช้การแบ่งช่วงสัญญาณด้วยคาบเวลาที่เท่ากัน แต่จุดเวลาที่แสดงสัญญาณพัลส์ต่างกัน เช่น หากสัญญาณเป็นศูนย์สัญญาณพัลส์จะปรากฏ ณ ตำแหน่งกึ่งกลางของคาบเวลาที่กำหนด ถ้าหากสัญญาณมีแอมพลิจูดเป็นบวกสัญญาณพัลส์จะปรากฏในตำแหน่งที่ล้าไปทางขวาของจุดกึ่งกลางคาบเวลาโดยมีระยะห่างขึ้นกับค่าของแอมพลิจูดในลักษณะสัดส่วนกัน หากสัญญาณมีแอมพลิจูดเป็นลบ สัญญาณพัลส์จะปรากฏอยู่ในครึ่งช่วงแรกของคาบเวลาการมอดูเลตแบบ PPM สามารถใช้ได้ทั้งสัญญาณอนาล็อกและดิจิทัล แต่ในสัญญาณดิจิทัลจะทำให้เห็นระยะของพัลส์ได้แน่นอนกว่า

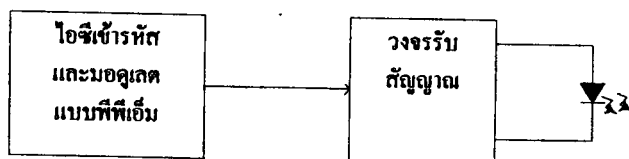
4.1 ภาคส่งสัญญาณ



รูปที่ 4.3 บล็อกไดอะแกรมของวงจรในภาคส่งสัญญาณควบคุมที่ใช้แสงประกอบด้วย

1. วงจรเข้ารหัส ทำหน้าที่จัดรูปแบบของรหัสควบคุมตามที่กำหนด
2. วงจรมอดูเลตแบบพีพีเอ็ม ทำหน้าที่มอดูเลตสัญญาณพีพีเอ็ม
3. วงจรรับสัญญาณทำหน้าที่ แปลงสัญญาณพีพีเอ็มให้เป็นสัญญาณแสง

ในทางปฏิบัติเราสามารถใช้อิซีสสำเร็จรูป ซึ่งทำหน้าที่เข้ารหัสและมอดูเลตแบบพีพีเอ็มซึ่งรวมอยู่ในตัวเดียวกันได้ เช่น โดยการใช้ไอซีเบอร์ SL490B ซึ่งไอซีเบอร์ SL490B นั้นนิยมใช้กันมากและง่ายต่อการออกแบบซึ่งแนวทางการออกแบบจะนำเสนอไว้ในคู่มือของไอซีซึ่งจะอยู่ในภาคผนวก



รูปที่ 4.4 บล็อกไดอะแกรมภาคส่งเมื่อรวมวงจรเข้ารหัสและส่วนมอดูเลตโดยใช้อิซีสสำเร็จรูป

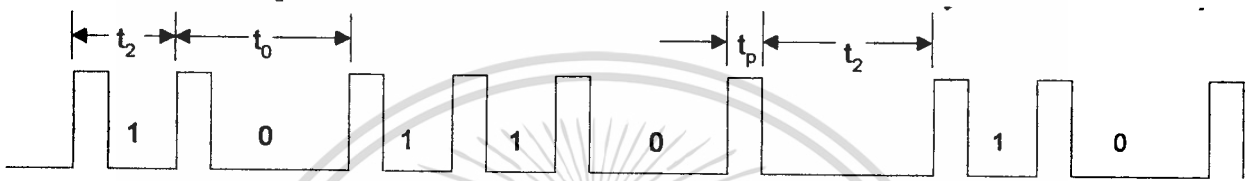
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1 วงจรเข้ารหัสและมอดูเลตแบบพีพีเอ็ม

ไอซีเบอร์ SL490B เป็นไอซีที่ถูกออกแบบมาสำหรับระบบรีโมทคอนโทรลโดยเฉพาะ กินกระแสไฟฟ้าเพียง 6 ไมโครแอมป์ ในขณะที่ไม่มีการส่งสัญญาณ ลักษณะของสัญญาณพีพีเอ็มที่ได้สามารถส่งออกไปได้เลยหรืออาจรวมกับคลื่นพาห์ในแบบของสัญญาณ โทนเบิร์ตก็ได้

ข้อดีของไอซีเบอร์ SL490B คือขณะทำการกดสวิทช์ส่งสัญญาณชุดข้อมูลจะถูกสร้างขึ้นตามรหัสไบนารี EDCBA แล้วส่งออกไปหากส่งไปหมดแล้วแต่สวิทช์ยังคงถูกกดค้างอยู่ข้อมูลชุดเดิมจะถูกสร้างขึ้นมาใหม่แล้วส่งออกไปเรื่อยๆ โดยมีช่วงเวลาซึ่งไครน์สเป็นตัวแยกชุดข้อมูลไว้ และหากมีการปล่อยสวิทช์ ข้อมูลในบิตที่เหลือก็ยังคงถูกส่งออกไปจนหมดแล้วจึงหยุดสัญญาณเอาท์พุทที่เป็นสัญญาณพีพีเอ็มจะถูกส่งออกมาที่ ขา

2

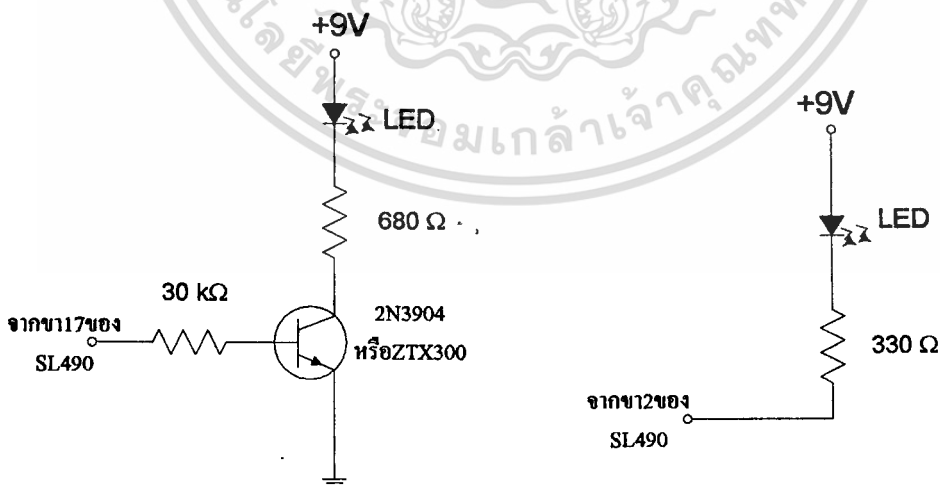


รูปที่ 4.5 แสดงสัญญาณ PPM ที่ส่งออกมาเลข 22 ของฐานสิบ

สัญญาณเอาท์พุทที่ ขา 2,3 ได้มาจากการผสมสัญญาณระหว่างความถี่ของคลื่นพาห์กับสัญญาณมัลติเพล็กซ์ได้สัญญาณพีพีเอ็มออกมามีรูปโดย t_1 แสดงสภาวะ 1, t_2 แสดงสภาวะ 0 ส่วน t_p จะแบ่งแยกสัญญาณพีพีเอ็ม แต่ละชุดออกจากกัน

4.1.2 วงจรขับสัญญาณ

สัญญาณเอาท์พุทที่ขา 2 และขา 3 ของไอซีเบอร์ SL490B จะจ่ายกระแสออกมาไม่เกิน 5 มิลลิแอมป์ ซึ่งไม่เพียงพอต่อการขับ LED อินฟราเรดจึงจำเป็นต้องมีวงจรขับสัญญาณที่ใช้ทรานซิสเตอร์เพิ่มเข้ามา



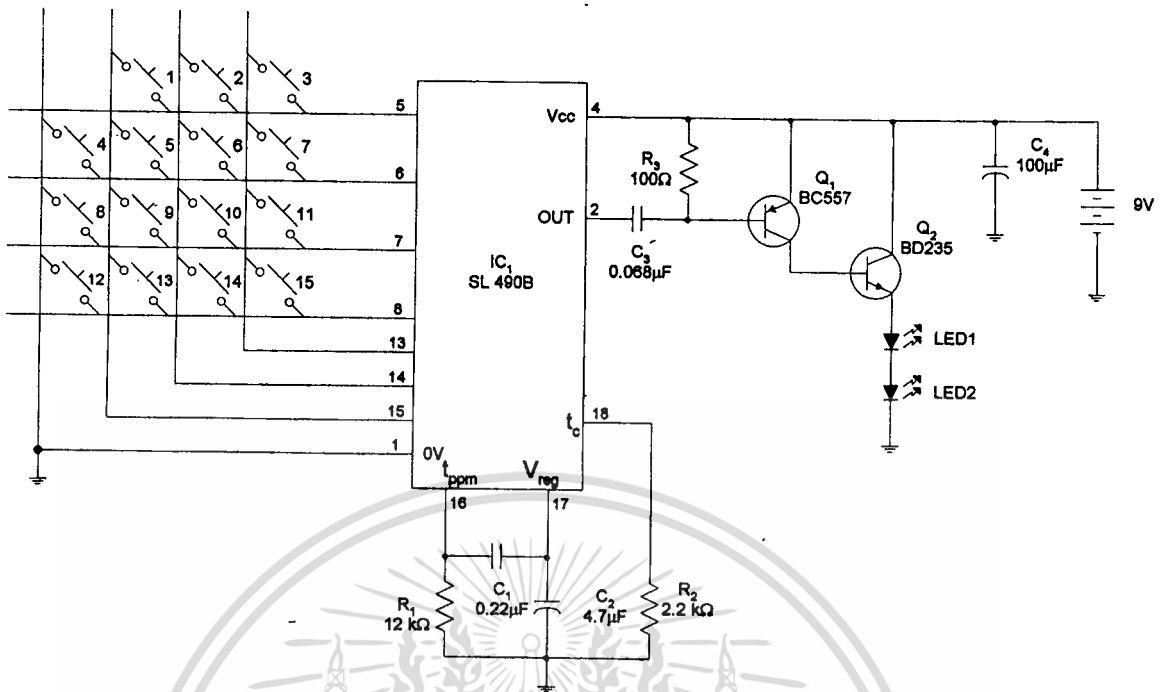
รูปที่ 4.6 การต่อ LED เพื่อแสดงสภาวะการส่งสัญญาณควบคุม

(ก) ผ่านการขับจากทรานซิสเตอร์

(ข) ใช้ SL490B ขับโดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรใช้งานภาคส่งสัญญาณ



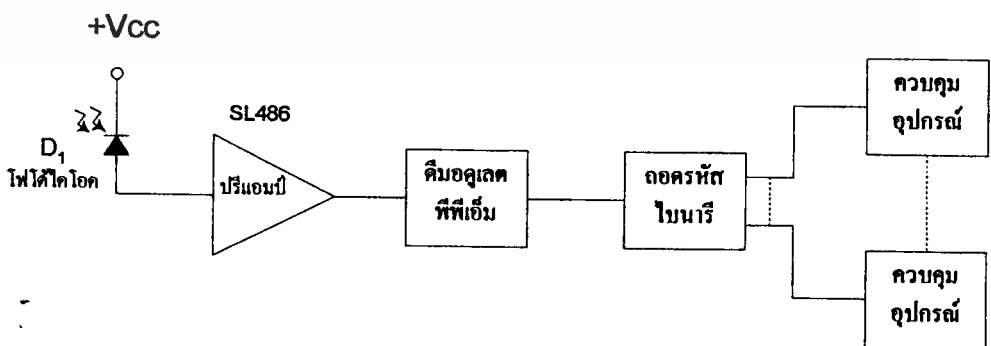
รูปที่ 4.7 วงจรภาคส่ง

วงจรภาคส่งใช้ไฟ 9 โวลท์ป้อนเข้าขา 4 ของไอซีเบอร์ SL490B และเป็นไฟเลี้ยงให้กับ Q1 และ Q2 เมื่อขา 2 ให้สัญญาณเอาต์พุตเป็นไบแอสสำหรับ Q1 เพื่อ ขับ Q2 ให้ทำงานขับ LED₁, LED₂ จะส่งพัลส์อินฟราเรดออกมาเพื่อส่งไปยังภาครับต่อไป โดยมี R₁, R₂, C₁, C₂ เป็นตัวกำหนดความถี่คลื่นพาห์

4.2 ภาครับสัญญาณ

ภาครับสัญญาณนี้แบ่งเป็น 3 ส่วนคือ

1. ส่วนรับสัญญาณจากโฟโต้ไดโอดและขยายสัญญาณ
2. ส่วนที่ทำหน้าที่มอดูเลต
3. ส่วนทำการถอดรหัส



รูปที่ 4.8 บล็อกไดอะแกรมภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

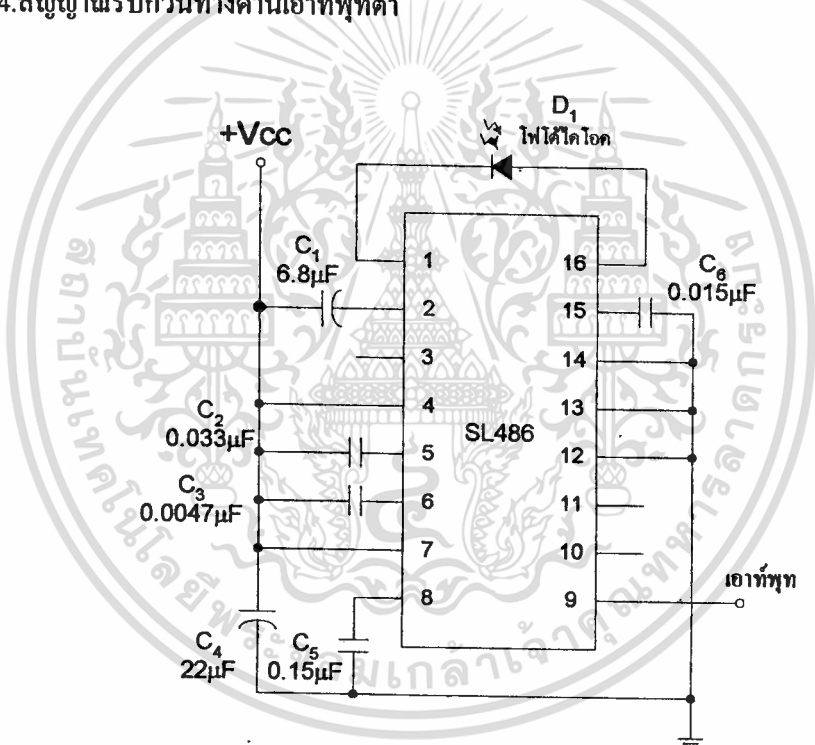
4.2.1 ส่วนรับสัญญาณจากโฟโต้ไดโอดและขยายสัญญาณ

เริ่มจากโฟโต้ไดโอด D_1 ทำหน้าที่เปลี่ยนสัญญาณแสงเป็นสัญญาณไฟฟ้าแล้วทำการขยายสัญญาณด้วยวงจรปรีแอมป์ ก่อนถูกคีมอดูเลตออกเป็นรหัสทางไบนารี จากนั้นทำการถอดรหัส

ส่วนของวงจรปรีแอมป์สามารถใช้ไอซีสำเร็จรูปเบอร์ SL486 ซึ่งถูกออกแบบมาใช้กับสัญญาณอินฟราเรดที่เป็นการส่งข้อมูลแบบดิจิทัล โดยเฉพาะสัญญาณไฟฟ้าจากโฟโต้ไดโอดจะถูกขยายและส่งออกทางขา 9 ของไอซีเบอร์ SL486 ด้วยค่ากระแสที่อาจมากถึง 5 มิลลิแอมป์ ข้อดีของการใช้ไอซีตัวนี้คือสามารถตัดปัญหาสัญญาณรบกวนจากภายนอกที่ไม่เกี่ยวข้องได้เป็นอย่างดี

คุณสมบัติของไอซีเบอร์ SL486

1. มีอัตราการรับสัญญาณอัตโนมัติ ที่รวดเร็วแม้ในสภาวะแวดล้อมที่มีสัญญาณรบกวน
2. แยกความแตกต่างระหว่างอินพุทและลดสัญญาณรบกวนเพื่อให้มีความเที่ยงตรงสูง
3. รักษาระดับการทำงานของวงจรต่อสภาพแวดล้อมที่มีการเปลี่ยนแปลงของแสง
4. สัญญาณรบกวนทางด้านเอาต์พุตต่ำ

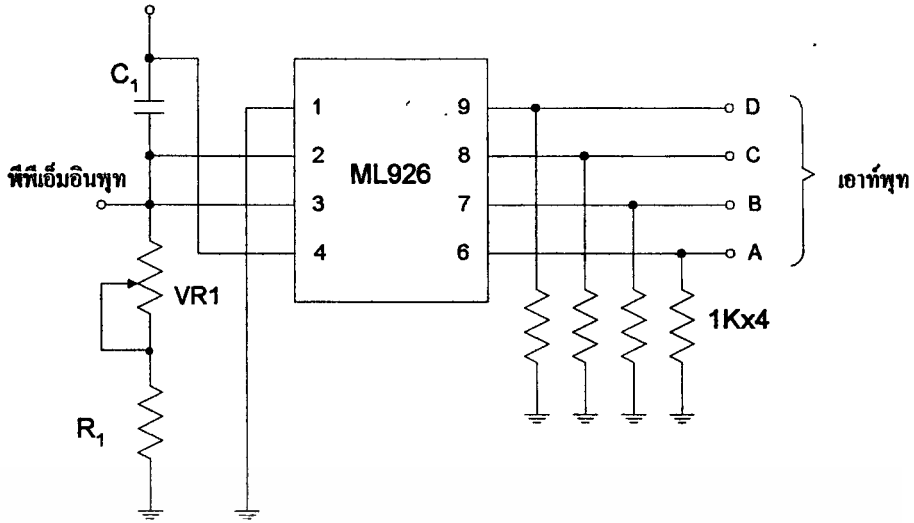


รูปที่ 4.9 ส่วนรับสัญญาณแสง

4.2.2 ส่วนวงจรคีมอดูเลต

การคีมอดูเลตสัญญาณพีพีเอ็ม ที่ได้จากขาเอาต์พุตของไอซีเบอร์ SL486 สามารถทำได้ด้วยไอซีสำเร็จรูปในตระกูล ML 920 เช่น ML 920, ML 922, ML 926 เป็นต้นในกรณีที่ต้องใช้ฟังก์ชันควบคุมครบ 32 ช่องสัญญาณ จากวงจรส่งสามารถใช้ไอซีเบอร์ ML 922 ได้เพียงตัวเดียวหรือจะใช้ไอซี ML 926 ร่วมกับ ML 927 ซึ่งไอซีแต่ละตัวจะคีมอดูเลตสัญญาณออกมาได้ 16 ช่องสัญญาณเท่านั้น โดย ML 926 จะทำงานเมื่อบิต E เป็น 0 และ ML 927 จะทำงานเมื่อบิต E เป็น 1 รายละเอียดสามารถดูได้จากภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 ส่วนคิโมดูเลต

การทำงานของไอซีเบอร์ ML 926 จากวงจรในรูปถูกกำหนดด้วยสัญญาณที่คงที่ภายในที่มีค่าความถี่ที่ได้จากสมการต่อไปนี้

$$f = 1/0.15C_1(VR_1+R_1)$$

เมื่อค่าความต้านทานและตัวเก็บประจุมีหน่วยเป็นโอห์มและฟารัดตามลำดับและค่าของความต้านทาน VR_1 รวมกับ R_1 ควรมีค่าอยู่ระหว่าง 2-200 กิโลโอห์ม

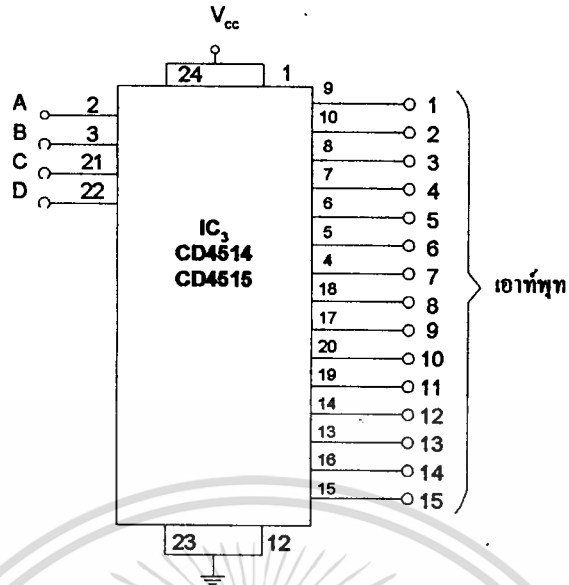
ค่าความถี่ f ของวงจรนี้ต้องมีความสัมพันธ์กับความถี่ในวงจรส่งโดยกำหนดได้จาก

$$f = 40/t_0$$

เมื่อ t_0 เป็นควเวลาของข้อมูลบิตที่เป็น "0" ในสัญญาณพีซีเอ็มจากภาคส่ง จากวงจรตัวอย่างที่ออกแบบสำหรับรหัสควบคุม 4 บิตสัญญาณไบนารีที่ถูกคิโมดูเลตแล้วจะถูกส่งออกมาที่ขา 8,7,6,5 เป็นบิต DCBA ตามลำดับข้อสังเกตในการออกแบบวงจรภาคส่งเพื่อใช้กับ ML 926 ที่ภาครับก็จะต้องกำหนดให้บิต "E" เป็น "0" เท่านั้น

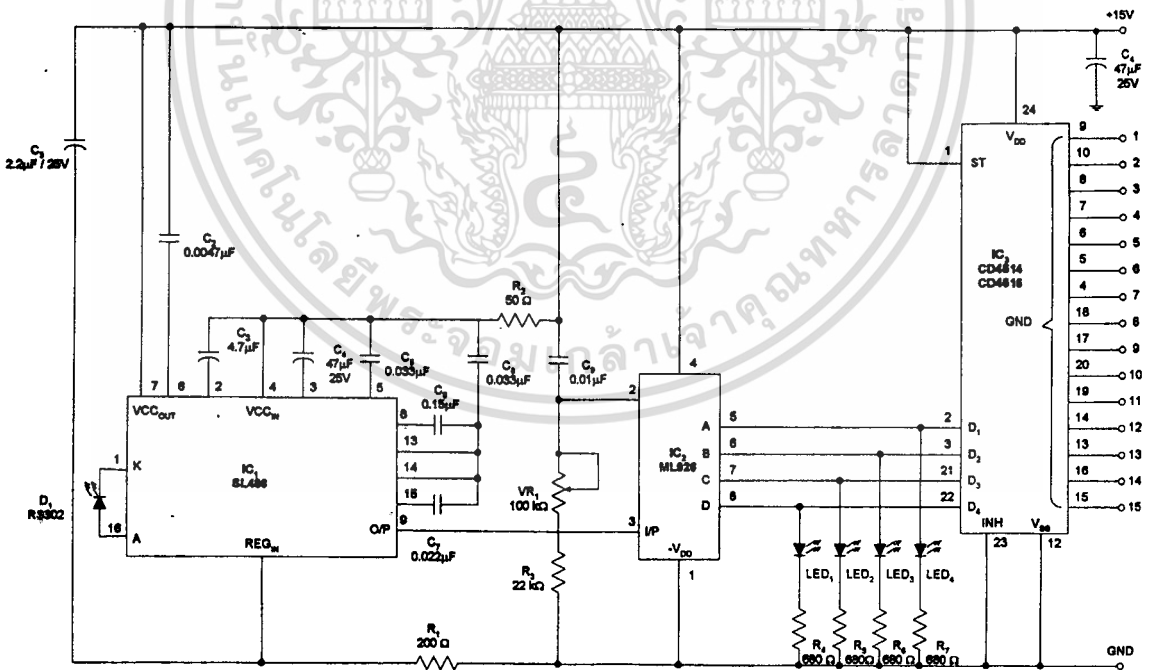
4.2.3 ส่วนวงจรถอดรหัส

รหัสสัญญาณไบนารี DCBA จากขาเอาต์พุตของไอซีเบอร์ ML 926 จะถูกนำไปถอดรหัสด้วยไอซีชิมอสเบอร์ CD 4514 หรือ CD 4515 ดังรูป เพื่อให้ได้สัญญาณเอาต์พุตออกมาโดยไอซีเบอร์ CD 4514 จะให้สัญญาณเอาต์พุตเป็น "1" ในช่องสัญญาณที่ถูกเลือก ในขณะที่ช่องสัญญาณอื่นเป็น "0" และไอซีเบอร์ CD 4515 จะทำงานกลับกันคือช่องที่ถูกเลือกจะให้สัญญาณเอาต์พุตเป็น "0" ในขณะที่ช่องสัญญาณที่เหลือเป็น "1" สัญญาณควบคุมที่ได้จะถูกป้อนไปยังวงจรที่ใช้ควบคุมอุปกรณ์



รูปที่ 4.11 ส่วนลอจิกทสี่ไบนารี

วงจรใช้งานภาครับสัญญาณ



รูปที่ 4.12 วงจรภาครับ

วงจรภาครับใช้แหล่งจ่ายไฟ 15 โวลต์เลี้ยงไอซีเบอร์ SL 486 , ML 926 และ CD 4515 โดยมีไดโอด RS 302 เป็นตัวรับแสงอินฟราเรดซึ่งต่อเข้ากับขา 1 กับขา 16 ของ SL 486 ซึ่งจะทำการดีโอดและขยายสัญญาณพีพีเอ็ม แล้วทำการส่งเข้าอินพุทขา 3 ของ ML 926

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วน VR₁ 100K ปรับค่าได้สำหรับปรับความถี่ออสซิลเลเตอร์ของ IC₂ ให้ตรงกับอินพุตที่รับเข้ามาส่วนขา 5,6,7,8 ของ IC₂ (LED) เป็นเอาต์พุตแสดงการทำงานโดยเป็นเลขฐานสอง ส่วน IC₃ CD4514 หรือ CD4515 นั้นรับสัญญาณเข้ามาถอดรหัสให้ได้เอาต์พุตออกมา 15 ช่องในการใช้งานนี้เราจะเลือกใช้ไอซี CD4514 เมื่อยังไม่มีการทำงานเอาต์พุตทั้งหมดจะเป็น “0” เวลาคอนสวิตซ์ช่องใดช่องหนึ่งช่องนั้นจะมีเอาต์พุตเป็น “1” ส่วนไอซี CD4515 นั้นจะให้ผลลัพธ์ทางเอาต์พุตที่ตรงกันข้าม

ตรงอินพุตของ IC₃ จะมีสถานะเป็น “0” ทั้งหมดทั้ง 4 อินพุตเมื่อยังไม่กดสวิตซ์เลือกช่องเมื่อเราเลือกใช้ IC₃ (CD4514) เราจึงไม่สามารถใช้งานช่อง 0 ซึ่งเอาต์พุตที่ออกจาก ML 926 ที่ได้จะเป็นสถานะ “0000” นั่นเอง

4.3 ภาคเอาต์พุต

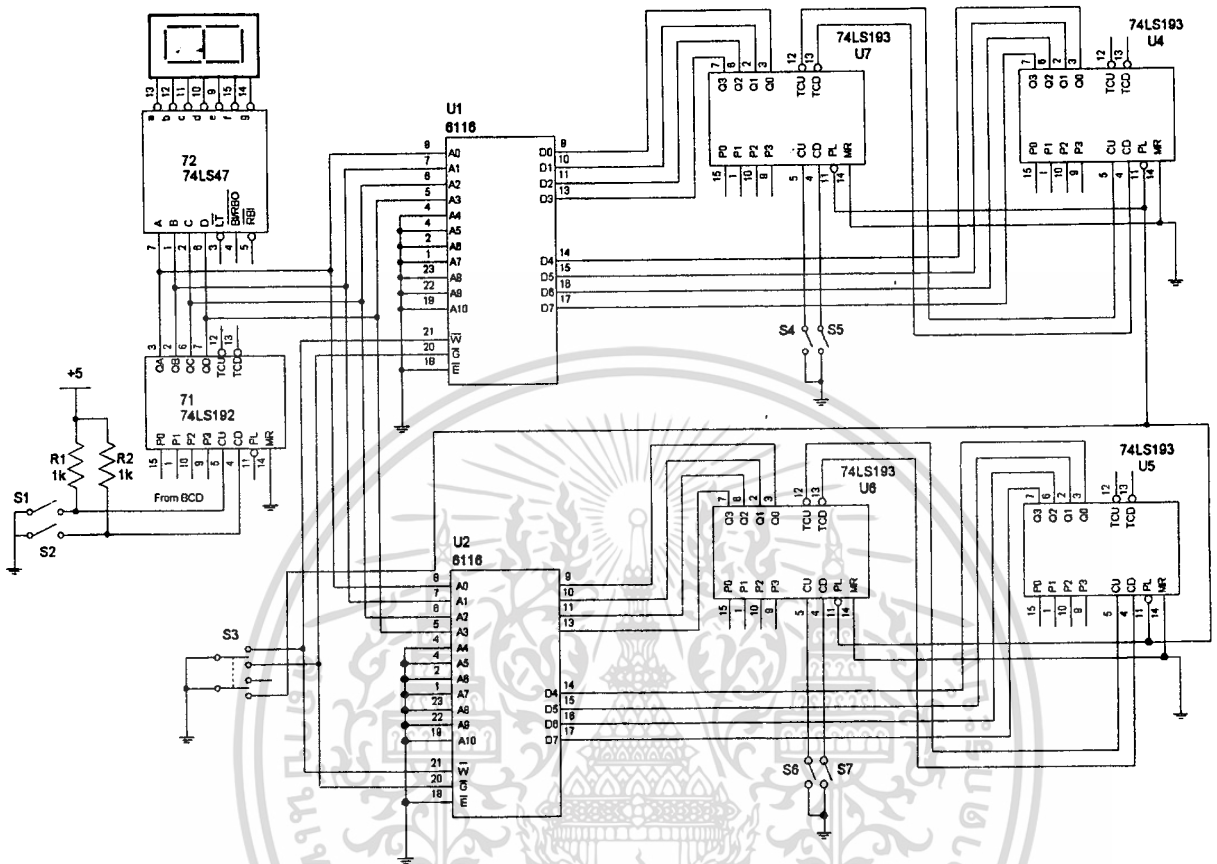
สัญญาณ เอาต์พุต ที่ส่งมาจาก IC ML926 จะเป็นเลขไบนารี แล้วส่งเป็นอินพุตให้กับ IC 74LS192 เพื่อนำไปใช้กับวงจร D/A ต่อไป จะรับสัญญาณที่มาจากภาครับของรีโมทคอนโทรล เพื่อเลือกช่องสัญญาณ เราสามารถเลือกช่องรับสัญญาณได้ 9 ช่อง (1-9) สัญญาณที่เข้ามาที่ IC 74LS192 นั้นจะเป็นรหัสแบบ BCD

สัญญาณเอาต์พุตจาก IC 74LS192 แยกออกเป็น 3 ส่วน

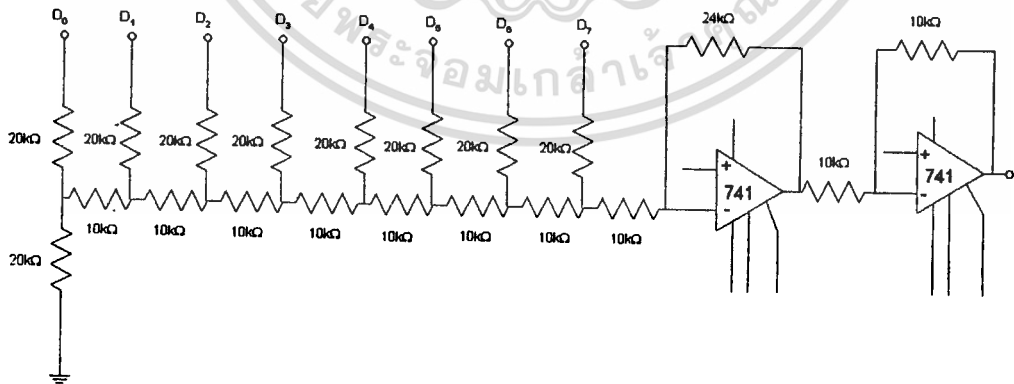
1. ส่งสัญญาณ BCD ที่รับได้ไปยัง IC 74LS47 เพื่อทำการถอดรหัส ออกเป็นฐานสิบ เพื่อแสดงออกทาง 7-Segment ให้รู้ว่าตอนนี้เลือกอยู่ช่องไหน

2. ส่งสัญญาณไปยัง RAM (U₁) ที่ขา A₀-A₃ เพื่อบอกว่าอยู่ที่ Address ที่เท่าไร จาก RAM (6116) จะมี data ส่งไปยัง IC 74LS193 2 ตัว (เพราะ 1 ตัว จะทำงานได้ 4 บิต) โดย ตัวแรก (D₀-D₃) IC ตัวที่สอง (D₄-D₇)จาก นั้นทำการ Tune up หรือ down เพื่อให้เอาต์พุตของ RAM เปลี่ยนแปลง และจากสัญญาณเอาต์พุตที่ออกจาก RAM (6116) จะแยกส่งวงจร D/A 8 บิตเพื่อทำการค้นหาสัญญาณภาพ เมื่อสัญญาณภาพรับได้ชัดแล้ว RAM (6116) ก็จะทำการเก็บ data ไว้

3. ส่งสัญญาณไปยัง RAM (U₂) ที่ขา A₀-A₃ เพื่อบอกว่าอยู่ที่ Address ที่เท่าไร (ส่วนนี้เป็นส่วนของสัญญาณเสียงหลักการทำงานก็ยังคงเหมือนกับสัญญาณภาพทุกประการ)



รูปที่ 4.13 ภาคเอาต์พุตนำไปคุณภาพและเสียง



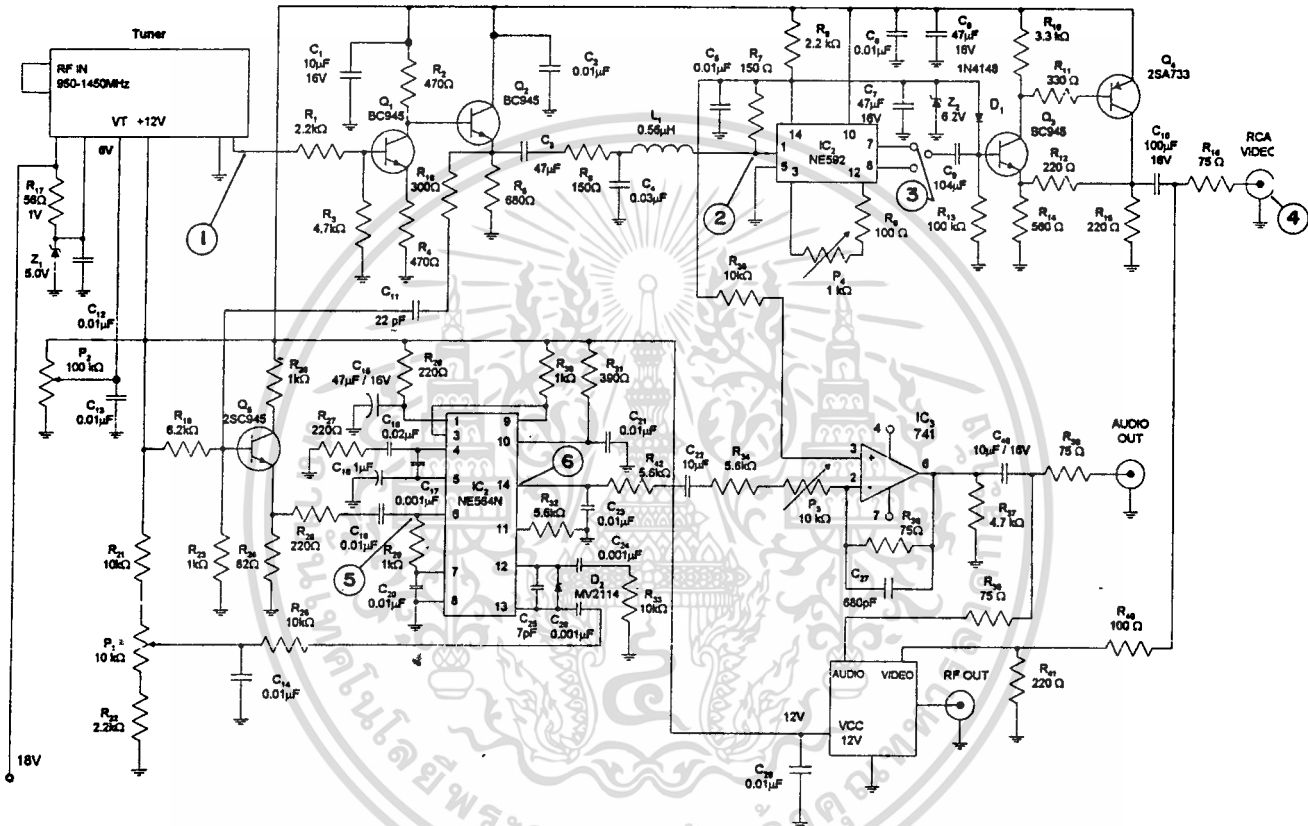
รูปที่ 4.14 วงจร D/A นำไปควบคุมสัญญาณภาพและเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การทดสอบและวัดสัญญาณ

เครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียมย่านซีแบนด์ ซึ่งเป็นโครงการที่สร้างขึ้นมานั้น จะทำการทดสอบวัดสัญญาณตามจุดต่างๆ ของวงจร ดังแสดงรูปที่ 5.1 จะใช้เครื่องมือวัดคือ Spectrum Analyzer วัดผลที่ได้จะอยู่ในลักษณะรูปคลื่นเชิงความถี่ โดยจะทำการวัดสัญญาณหลังภาค Down Converter ของ LNB ลงมา ซึ่งเป็นช่วงความถี่ที่ต้องการ



รูปที่ 5.1 แสดงจุดวัดสัญญาณ

การทดสอบเครื่องรับโทรทัศน์ผ่านดาวเทียมตามโครงการนี้ ทดสอบการรับสัญญาณของเครื่องรับโดยการรับสัญญาณดาวเทียม Asiasat 2 ที่ตำแหน่ง 100.5° E ที่ อ.ส.ม.ท. ตามจุดต่างๆ ที่วัดนั้นได้ผ่านกระบวนการ Down Converter ของ LNB มาแล้วและส่งผ่านส่วนของวงจรในชุดกล่องจูนเนอร์ (Tuner) ซึ่งเอาท์พุทที่ได้จาก Tuner จะเป็นสัญญาณที่ผ่านการ Detect มาแล้ว เป็นสัญญาณรวมของภาพและเสียง ซึ่งเรียกว่าสัญญาณเบสแบนด์

ทดสอบในส่วนเครื่องรับที่สร้างขึ้นโดยการต่อกับสายอากาศย่านซีแบนด์แบบ Fixed รับสัญญาณดาวเทียม Asiasat 2 ที่ตำแหน่ง 100.5° E ที่ อ.ส.ม.ท.จะสามารถรับสัญญาณโทรทัศน์ ได้ตำแหน่งที่ชัดเจน 2 ช่อง อีก 1 ช่องเป็นสัญญาณภาพที่ถูกเข้ารหัสมาไม่สามารถรับได้



รูปที่ 5.2 รายการ ZEE TV. ที่สามารถรับได้

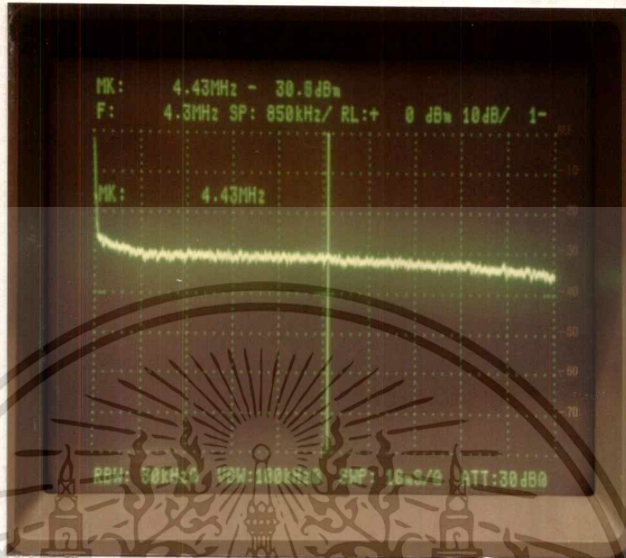


รูปที่ 5.3 รายการ CETV4 ที่สามารถรับได้

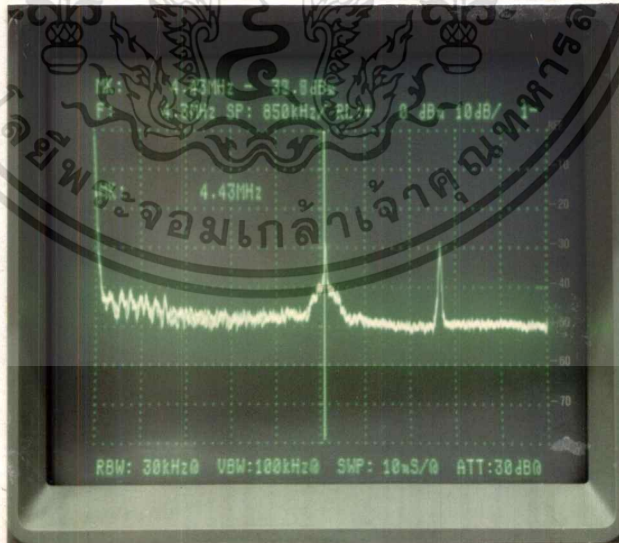
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดทดสอบสัญญาณที่ 1

วัดสัญญาณ Base Band ก่อนผ่าน R_1 จุดนี้เป็นจุดอินพุทของสัญญาณ Base Band ที่ส่งมาจากชุด Tuner ซึ่งจะมีทั้งสัญญาณภาพ และสัญญาณเสียง เพื่อที่จะส่งไปยังจุดต่างๆของวงจรในส่วนของภาค Video และ Audio ผลที่ได้ดังรูปที่ 5.4



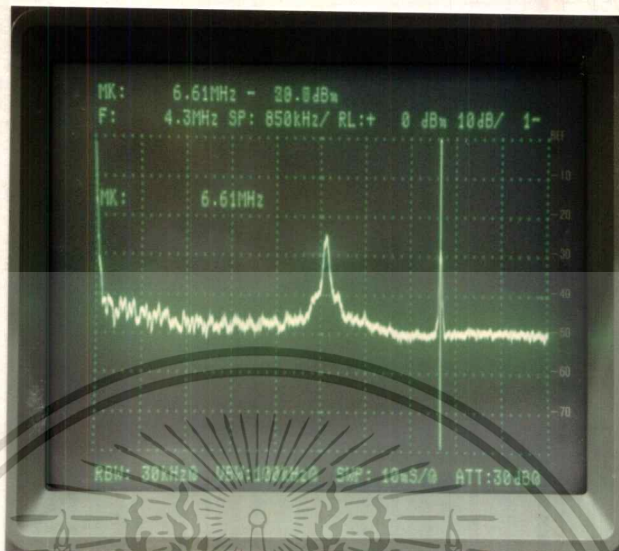
รูปที่ 5.4 สัญญาณทดสอบที่จุด Base Band เมื่อเครื่องรับ(TVRO) ไม่มีช่องสัญญาณผ่านเข้ามา



รูปที่ 5.5 สัญญาณทดสอบที่จุด Base Band เมื่อเครื่องรับ (TVRO) รับช่องสัญญาณรายการ CETV 4 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

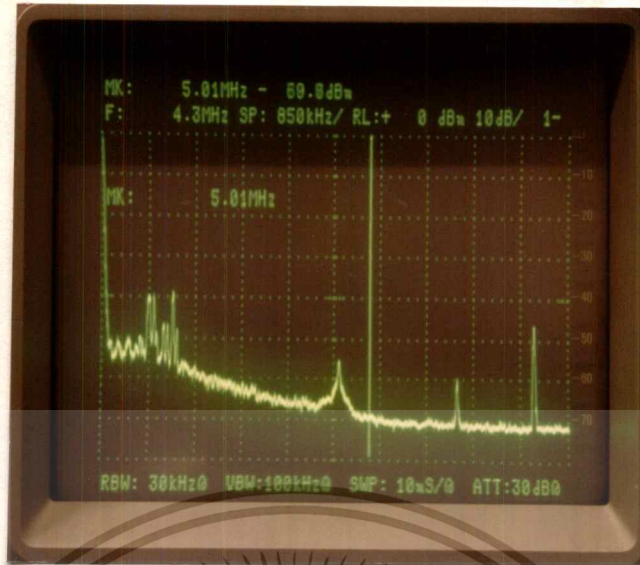
จากรูปที่ 5.5 แสดงให้เห็น Spectrum ของสัญญาณภาพซึ่งอยู่ระหว่าง 0-5 MHz และสัญญาณ Spectrum ซึ่งเป็นสัญญาณ Burst carrier ที่ 4.43 MHz ซึ่งมีระดับความแรงของสัญญาณ = -33 dBm



รูปที่ 5.6 สัญญาณทดสอบที่จุด Base Band เมื่อเครื่องรับ (TVRO) รับสัญญาณรายการ CETV 4 ได้
จากรูปที่ 5.6 แสดงให้เห็น Spectrum ของสัญญาณเสียงของสถานีส่ง CETV 4 จากประเทศจีน ซึ่งมีความถี่เสียง = 6.61 MHz และมีระดับความแรงของสัญญาณ = -30 dBm

จุดทดสอบสัญญาณที่ 2

วัดสัญญาณที่ขา 1 ของ IC NE592 (ผ่าน LPF แล้ว) จะได้ Spectrum ของสัญญาณแสดงดังรูปที่ 5.7 ซึ่งเป็นช่องสัญญาณที่รับจาก ZEE CINEMA รับมาจากประเทศอินเดีย จากรูปด้านซ้ายของเส้น MK แสดง Spectrum ของภาพส่วนด้านขวามือแสดง Spectrum ของเสียง



รูปที่ 5.7 สัญญาณที่ขา 1 ของ IC NE592

จุดทดสอบสัญญาณที่ 3

วัดสัญญาณที่ขา 7 ของ IC NE592 ด้วยออสซิลโลสโคป จะปรากฏสัญญาณภาพดังรูปที่ 5.8

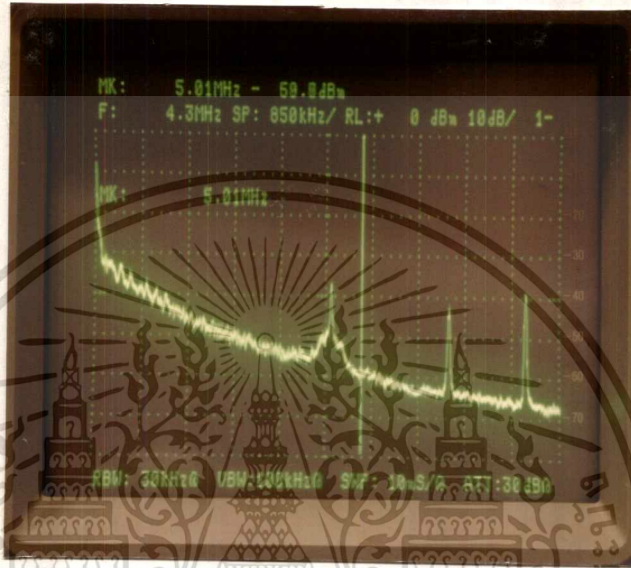


รูปที่ 5.8 สัญญาณที่วัดขา 7 ของ IC NE592 (สัญญาณภาพ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดทดสอบสัญญาณที่ 4

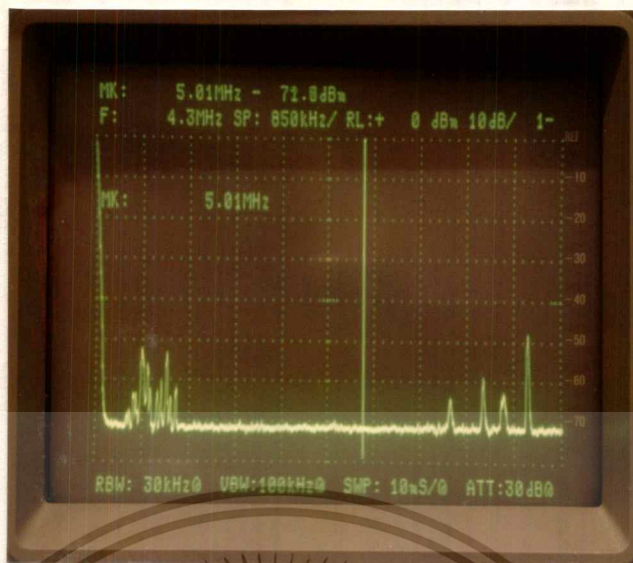
วัดสัญญาณที่จุด Video Out ซึ่งถือว่าเป็นจุดที่จะนำสัญญาณภาพไปต่อกับเครื่องรับโทรทัศน์ได้(ระบบ AV) จากรูปทางด้านซ้ายของ MK จะเป็น Spectrum ของสัญญาณภาพของช่องสัญญาณ ZEE TV



รูปที่ 5.9 สัญญาณที่วัดได้จาก Video Out

จุดทดสอบสัญญาณที่ 5

วัดสัญญาณที่ขา 6 ของ IC NE564 ซึ่งผ่านวงจร HPF มาแล้วจากรูปจะเห็น ทางด้านขวาของเส้น MK จะมีช่องสัญญาณเสียงส่งเข้ามาถึง 4 เสียงด้วยกัน



รูปที่ 5.10 สัญญาณที่วัดที่ขา 6 ของ IC NE564

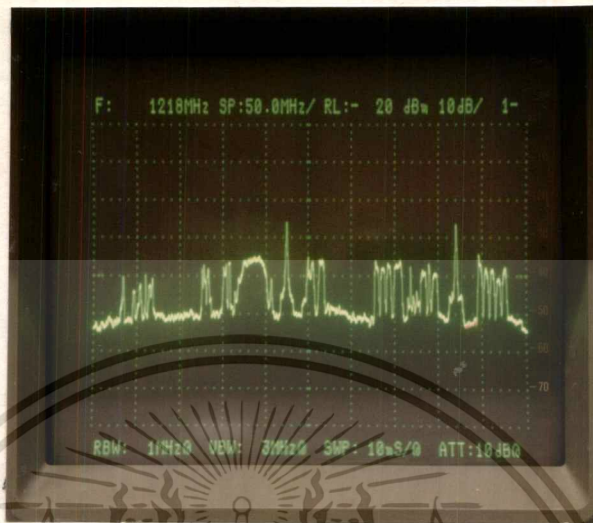
จุดทดสอบสัญญาณที่ 6

วัดสัญญาณที่ขา 14 ของ IC NE564 ซึ่งเป็นเอาต์พุตของ Sound Detector จากรูปทางด้านขวาของเส้น MK คือ Spectrum ของเสียงที่เครื่องรับได้จากช่องสัญญาณ ZEE TV

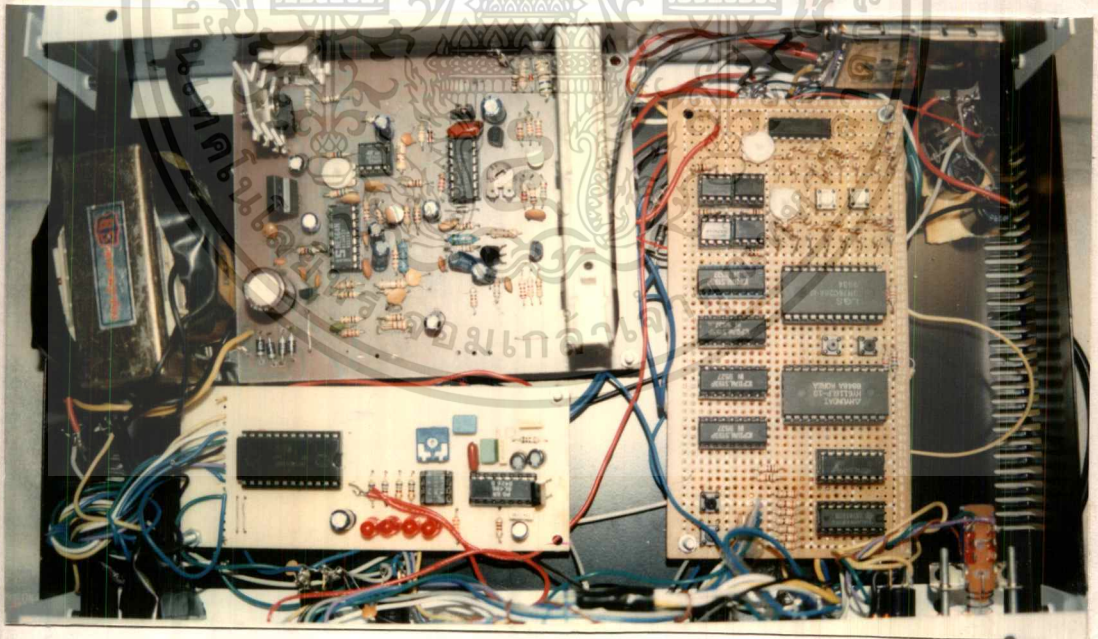


รูปที่ 5.11 สัญญาณที่วัดขา 14 ของ IC NE564

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

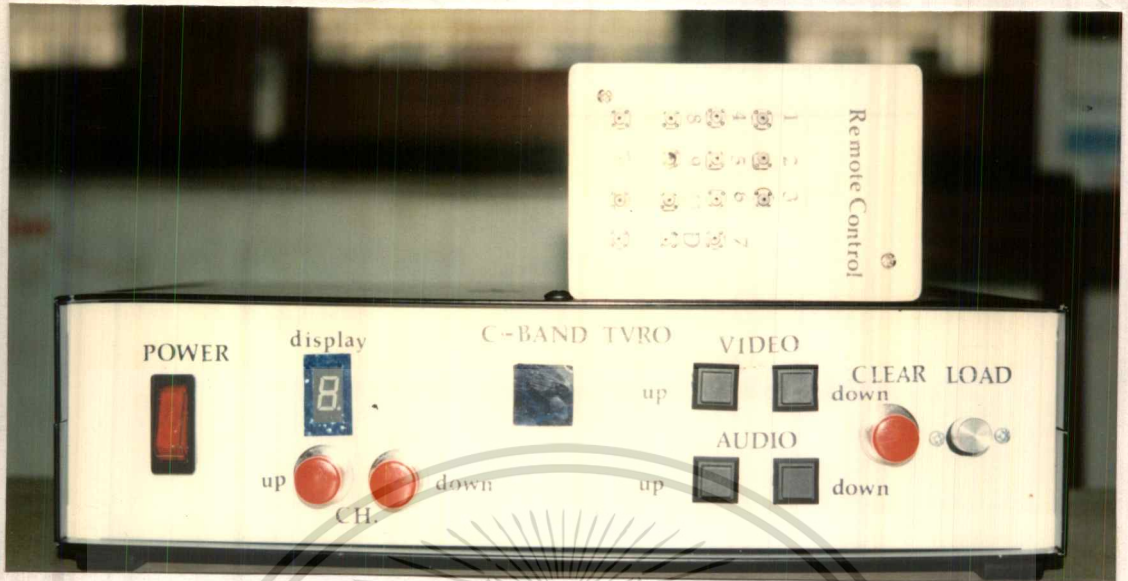


รูปที่ 5.12 แสดงสัญญาณผ่าน LNB ก่อนเข้าสู่ภาคจูนเนอร์ของเครื่องรับ
ซึ่งในภาพจะประกอบไปด้วยสัญญาณ Digital TV, Analog TV
Digital SCPC และ DTMA

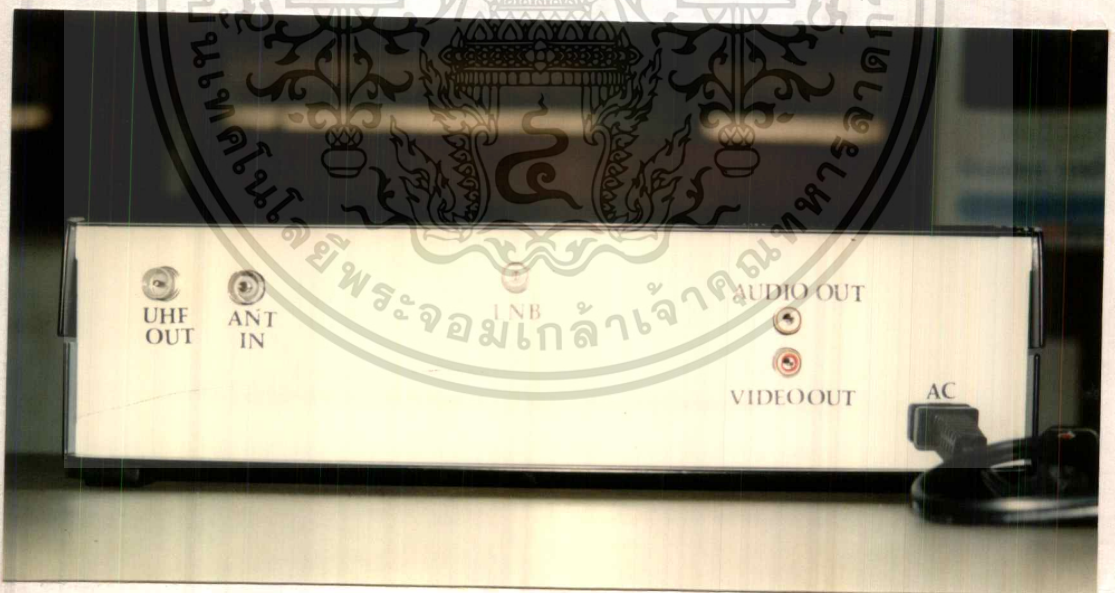


รูปที่ 5.13 แสดงการจัดวางอุปกรณ์ภายในส่วนเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.14 แสดงด้านหน้าของเครื่องรับพร้อมรีโมทคอนโทรล



รูปที่ 5.15 แสดงด้านหลังส่วนเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการทดสอบเครื่องรับ

1. ต่อสายอากาศจากงานรับสัญญาณที่จุดต่อ LNB
2. จูนช่องสัญญาณที่สวิตช์ Video (up-down) เพื่อเลือกรับช่องสัญญาณที่ชัดเจนที่สุด
3. ทำการเก็บข้อมูลสัญญาณภาพที่รับได้ชัดเจน โดยกดสวิตช์ Load
4. จูนช่องสัญญาณเสียงให้ตรงกับช่องสัญญาณภาพให้ได้เสียงที่ชัดเจนที่สุด
5. ทำการเก็บข้อมูลสัญญาณเสียงที่รับได้ชัดเจน โดยการกดสวิตช์ Load
6. ตั้งช่องสัญญาณ up-down (1-9) เพื่อให้แสดงว่าช่องสัญญาณภาพและเสียงที่บันทึกไว้อยู่ที่ช่อง

ไหนของ Display

7. ใช้รีโมทคอนโทรลประกอบในการเลือกรับช่องสัญญาณ โดยจะแสดงที่ตัวรีโมทว่าตำแหน่งใดปุ่มใดเป็นของช่องสัญญาณใด
8. ถ้าจะยกเลิกการเก็บข้อมูลของช่องสัญญาณให้กดปุ่ม Clear



บทที่ 6

บทวิจารณ์และบทสรุป

6.1 บทสรุป

โครงการ (Project) นี้เป็นการศึกษาระบบ TVRO ในส่วนของเครื่องรับ (Receiver) จุดมุ่งหมายก็เพื่อจะศึกษาในหลักการ และการทำงานของเครื่องรับ ซึ่งจะสามารถรับสัญญาณจากดาวเทียมได้ ในช่วง 950-2050 MHz ซึ่งความสามารถของเครื่องรับ จะรับได้ 2 ย่าน (C และ KU) หรือจะไม่จะขึ้นอยู่กับส่วนที่เรียกว่า จูนเนอร์ สัญญาณที่ออกจากจูนเนอร์จะผ่านวงจรขยายสัญญาณภาพ ซึ่งส่วนใหญ่ในการออกแบบจะนิยมใช้ไอซีสำเร็จรูป หรือจะใช้วงจรถยายทรานซิสเตอร์ก็ได้ อีกส่วนหนึ่งจะนำสัญญาณเสียงไปผ่านวงจรเฟสล็อกคูลูปเพื่อทำการคิเทคเสียงออกมา ส่วนภาคควบคุมอัตโนมัติจะใช้รีโมทคอนโทรลทำงานร่วมกับวงจร D/A แบบ Ladder เพื่อนำไปใช้ควบคุมช่องสัญญาณที่ต้องการ

6.2 ปัญหา

จากการสร้างชุดเครื่องรับสัญญาณ โทรทัศน์ผ่านดาวเทียมย่านซีแบนด์ มีปัญหาและอุปสรรคต่างๆ ที่เกิดขึ้นในการทดลอง พอจะสรุปได้ดังนี้

1. อุปกรณ์ที่ใช้ในการสร้างวงจร เช่น พววจูนเนอร์ IC รีโมทคอนโทรลเบอร์ SL 490B หาซื้อยากมาก บางตัวซื้อมาก็ไม่สามารถใช้ทดลองได้ทั้งหมด ประสิทธิภาพการทำงานของอุปกรณ์ไม่ร้อยเปอร์เซ็นต์
2. งานสายอากาศที่ใช้ทดลองและเครื่องมือวัด Spectrum นั้นหาได้ยากมาก การใช้งานก็ยุ่งยากพอสมควร ต้องใช้เวลาในการศึกษา และก็ไม่ทราบว่า Spectrum ที่วัดสัญญาณออกมาจะได้รูป Spectrum ที่ตรงตามความเป็นจริงหรือไม่

6.3 แนวทางพัฒนาต่อไป

ในโครงการนี้ สามารถจะขยายขีดความสามารถเพื่อพัฒนาต่อไปได้อีกหลายด้าน เช่น

1. ออกแบบวงจรให้สามารถแสดงผลการทำงานหน้าจอโทรทัศน์ได้
2. เขียนโปรแกรมควบคุมให้สามารถบันทึกข้อมูลในการปรับภาพและความถี่ของเสียงรวมทั้งข้อมูลต่างๆ โดยเก็บไว้ในหน่วยความจำ
3. พัฒนางจรเครื่องรับโดยการใช้ ระบบ Tracking เข้าร่วมเพื่อการหาตำแหน่งของช่องสัญญาณที่แน่นอนและรวดเร็ว

ในข้อ 1-2-3 ที่นำเสนอมาจำเป็นต้องใช้ส่วนไมโครโปรเซสเซอร์เข้าควบคุมและเครื่องรับต้องสามารถรับช่องสัญญาณโทรทัศน์ให้ได้มากๆ มิฉะนั้นผลที่ได้ออกมาจะไม่คุ้มค่า

ภาคผนวก ก

วงจรรวมเฟสล็อกคูลูป

เฟสล็อกคูลูป (PLL) เดิมทีเคยมีพื้นฐานมาจากวงจรอิเล็กทรอนิกส์เซอร์โวรูป ประกอบด้วยตัวเปรียบเทียบเฟส Low Pass Filter และโวลท์เดจคอนโทรลลอสซซิลเลเตอร์ (VCO) เฟสล็อกคูลูปจะควบคุมให้ VCO สร้างความถี่ขึ้นสอดคล้อง (Synchronize) กับสัญญาณเข้าแนวความคิดนี้มีมานานก่อนปี 1930 และได้นำมาใช้อย่างกว้างขวางทั้งในเครื่องมือและอุปกรณ์การสื่อสารทางอากาศ อย่างไรก็ตาม เนื่องจากมันมีราคาแพง และการออกแบบระบบโดยใช้ชิ้นส่วนแยกประกอบนำไปใช้งาน จึงถูกจำกัดเฉพาะเมื่อเราต้องการความแม่นยำในการทำงานสูง ปราศจากสัญญาณรบกวน และมีแบนด์วิทแคบมากๆ เท่านั้น โดยการพัฒนาทางด้านวงจรรวม (ไอซี) และเทคโนโลยีทางการผลิต สถานะการณ์เหล่านี้จึงได้เปลี่ยนแปลงไปอย่างรวดเร็ว ปัจจุบันนี้เฟสล็อกคูลูปจะปรากฏออกมาในรูปของวงจรรวม (ไอซี) ที่มีลักษณะเดียวกับวงจรรวมออปแอมป์ (Op Amp) ซึ่งสามารถนำไปประยุกต์ใช้งานต่างๆ ได้มากมาย ในที่นี้มีจุดมุ่งหมายเพื่ออธิบายถึงหลักการพื้นฐานการทำงาน และการออกแบบค่าพารามิเตอร์ของวงจรรวมเฟสล็อกคูลูป และการนำ (PLL) ไปประยุกต์ใช้งานได้อย่างกว้างขวาง ทั้งในอนาล็อก และ ดิจิตอล Signal Processing

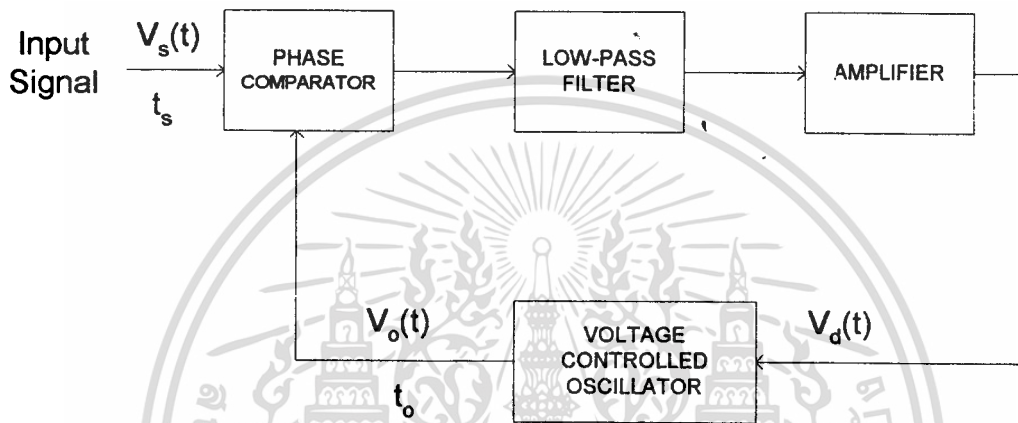
ในการออกแบบวงจรเลือกความถี่ด้วยวงจรรวม สิ่งที่เป็นปัญหาสำคัญคือการทำตัวชดเชยเหนี่ยวนำ การแก้ปัญหานี้โดยการใช้ Active RC Filter ซึ่งเราใช้ตัวต้านทานและตัวเก็บประจุต่อที่ส่วนป้อนกลับของภาคขยาย เพื่อทำให้เกิดการตอบสนองต่อการเลือกค่าความถี่เทคนิคในการออกแบบจำนวนมากใช้พัฒนา Active RC Filter ฟิเตอร์ในวงจรรวมที่ Active RC Filter มีข้อจำกัดอยู่ 3 ข้อคือ

1. ช่วงความถี่ (Frequency range) โดยมากฟิเตอร์แบบนี้จะใช้กับความถี่ต่ำกว่า 100 KHz จึงจะทำให้มีเสถียรภาพ
2. ความไว (Sensitivity) ความถี่ผ่านกลางมีผลอย่างมากต่อความไวของ Active gain และค่าของส่วนประกอบทางป้อนกลับ
3. ราคา (Cost) ในของราคาและความยุ่งยากแล้ว การใช้ RC Active Filter ไม่เหมาะสมเพราะต้องใช้ R, C ถึง 4 ตัว ในการสร้าง Complex pole 2 คู่ อีกทั้ง R, C ดังกล่าวไม่สามารถสร้างในคิ้วไอซีได้ ต้องนำมาประกอบเพิ่มภายนอกทำให้ราคาและความซับซ้อนมากขึ้น

เมื่อเวลาสามารถแก้ไขปัญหาทั้งสามข้อนี้ได้แล้ว การสร้างวงจรรวมเฟสล็อกคูลูปก็จะมีราคาถูก และทำเป็นวงจรโมโนลิทิก Package ให้มีความสมบูรณ์อยู่ในตัวเอง เหมือนกับวงจรรวมออปแอมป์ แต่ทว่าการทำงานพื้นฐานเบื้องต้นของเฟสล็อกคูลูปไม่ได้เปลี่ยนแปลงไปเลยซึ่งคุณสมบัติและการทำงานของ PLL จะได้อธิบายต่อไปในปัจจุบันนี้ PLL หาได้ง่ายในลักษณะของวงจรรวม (ไอซี) ที่มีราคาถูก จึงเป็นการประหยัดที่จะนำมาประยุกต์ใช้งานต่างๆ

หลักการทํางานของเฟสล็อกล๊อคคูล

เฟสล็อกคูล คือ ระบบที่มีการป้อนความถี่กลับ ประกอบด้วย เฟสดีเทกเตอร์ Low pass Filter และ Error Amplifier ซึ่งอยู่ทางที่สัญญาณเดินไปหน้า และโวลท์เดจคอนโทรลอสซิลเลเตอร์ (VCO) อยู่ทางป้อนกลับ แผนภาพของระบบเฟสล็อกคูลอย่างง่ายฯ แสดงไว้ดังรูปที่ ก.1 การวิเคราะห์ระบบโดยทางคณิตศาสตร์ จะไม่ขอกว่าในที่นี้ อย่างไรก็ตาม หลักการทํางานเบื้องต้นของเฟสล็อกคูล สามารถอธิบายได้ดังต่อไปนี้



รูป ก.1 บล็อกไดอะแกรมของระบบเฟสล็อกคูล

ขณะที่ยังไม่มีสัญญาณเข้าไปในระบบ แรงดันควบคุม $V_d(t)$ จะเท่ากับศูนย์ VCO จะทํางานโดยการตั้งความถี่ไว้ที่ f_0 ซึ่งเรียกว่า “Free running frequency” ถ้าสัญญาณเข้าไปในระบบ Phase Comparator จะทำการเปรียบเทียบเฟส และความถี่ของสัญญาณอินพุตกับ VCO และผลิตแรงดันคลาดเคลื่อน $V_e(t)$ ซึ่งสัมพันธ์กับความแตกต่างของเฟสและความถี่ของสัญญาณทั้งสอง แรงดันคลาดเคลื่อนนี้จะถูกกรอง และขยายส่งไปควบคุม VCO ในกรณีนี้แรงดันควบคุม $V_d(t)$ จะไปบังคับความถี่ VCO ให้เปลี่ยนไปในทิศทางที่จะลดความถี่ที่แตกต่างกันระหว่าง f_0 และสัญญาณที่เข้า ถ้าความถี่ของสัญญาณที่เข้าใกล้กับ f_0 จากการป้อนกลับของ PLL ทำให้ PLL Synchronize หรือล๊อคกับสัญญาณที่เข้ามา ขณะที่ทำการล๊อคนั้น ความถี่ VCO จะเท่ากับสัญญาณอินพุตแต่เฟสยังต่างกันอยู่ ความแตกต่างของเฟส ϕ_0 มีความจำเป็นต่อการผลิตแรงดันคลาดเคลื่อน ที่จะไปคอยปรับความถี่ VCO จากค่า Free running ให้เท่ากับความถี่ที่เข้ามา f_s ดังนั้น PLL จะยังคงรักษาสภาพการล๊อค การที่ระบบสามารถที่จะปรับตัวได้เองทำให้ PLL สามารถติดตามความถี่ที่เปลี่ยนไปของสัญญาณที่เข้าไปให้อยู่ในสภาวะล๊อคเช่นเดิม ช่วงของความถี่ซึ่ง PLL สามารถติดตามการล๊อคกับสัญญาณที่เข้ามาเรียกว่า “Lock Range” ของระบบค่าของมัน จะขึ้นอยู่กับแรงดันคลาดเคลื่อนโดยจะไม่ขึ้นอยู่กับ Band Edge ของฟิลเตอร์ ช่วงความถี่นี้จะมากกว่าช่วงความถี่ที่ PLL สามารถทำการล๊อคอย่างแท้จริงกับสัญญาณอินพุต ช่วงความถี่หลังนี้เรียกว่า Capture Range ของระบบ ช่วง Capture Range นี้จะขึ้นอยู่กับ Band Edge ของฟิลเตอร์ และ Close Loop Gain (K_V) ของระบบทั้งหมดโดยมีผลเกี่ยวข้องกับ Selectivity ของวงจร PLL และยังช่วยเพิ่ม

ไม่ว่าการณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความปลอดภัยเกี่ยวกับสัญญาณรบกวนทางด้าน Outband Signal ที่จะมากวนได้เป็นอย่างดี

เวลาที่ PLL ใช้ในการล็อกเรียกว่า “Pull in time” ซึ่งจะขึ้นอยู่กับความถี่เริ่มแรกและความความแตกต่างของเฟสระหว่างสองสัญญาณ รวมทั้งอัตราขยายทั้งหมด (Overall loop gain) และช่วงกว้างของ Low pass Filter ช่วง pull in time ออกจะสั้นกว่าคาบเวลาของ beat note และลูปก็สามารถล็อกโดยปราศจาก error transient

การทำงานของลูป low pass filter มีหน้าที่ 2 อย่างคือ

1. การลดค่าคลาดเคลื่อนที่เป็นความถี่สูงที่ออกจาก phase comparator โดยการใช้คุณสมบัติ interference rejection

2. มันทำหน้าที่เหมือนกับ short-term memory สำหรับ PLL และจะ Capture กับสัญญาณใหม่อีกทันทีเมื่อระบบหลุดจากการล็อก เนื่องจากสัญญาณรบกวนในช่วง transient

เนื่องจาก low pass filter ลดค่าแรงดันคลาดเคลื่อนของความถี่สูงระหว่าง loop มันเป็นตัวควบคุมการ Capture โดยตรงและคุณสมบัติ transient-respond ของ PLL

การลดช่วงกว้างของฟิลเตอร์จะส่งผลไปยังการทำงานของระบบคือ

1. ขบวนการ capture จะช้าลง และ pull in time จะเพิ่มขึ้น
2. ช่วง capture จะลดลง
3. คุณสมบัติทาง interference-rejection ของ PLL จะดีขึ้นเพราะว่าแรงดันคลาดเคลื่อน เนื่องจากความถี่ capture จะอยู่ในลักษณะภายใต้การแดมป์ (under damped)

สำหรับผลอันสุดท้ายถูกนำมาใช้ในทางปฏิบัติด้วยการจำกัดความกว้างของ low pass loop filter และคุณสมบัติเกี่ยวกับ roll off เนื่องจากเสถียรภาพซึ่งจะได้อธิบายต่อไป

พารามิเตอร์ของระบบ

เมื่อ PLL อยู่ในช่วง Linear capture transients จะปรากฏไม่นานดังนั้นภายใต้เงื่อนไขที่ล็อกเราถือว่า PLL เป็นระบบควบคุมเชิงเส้น ดังแสดงในรูปที่ ก.2 และสามารถวิเคราะห์โดยใช้เทคนิค laplace transform ในกรณีนี้ เพื่อความสะดวกจะใช้เฟสที่คลาดเคลื่อนในรูป $(\phi_s - \phi_0)$ เป็นตัวแปรของระบบ ดังนั้นอัตราขยายแต่ละเทอมที่สอดคล้องกับบล็อกสามารถกำหนดได้ดังนี้คือ

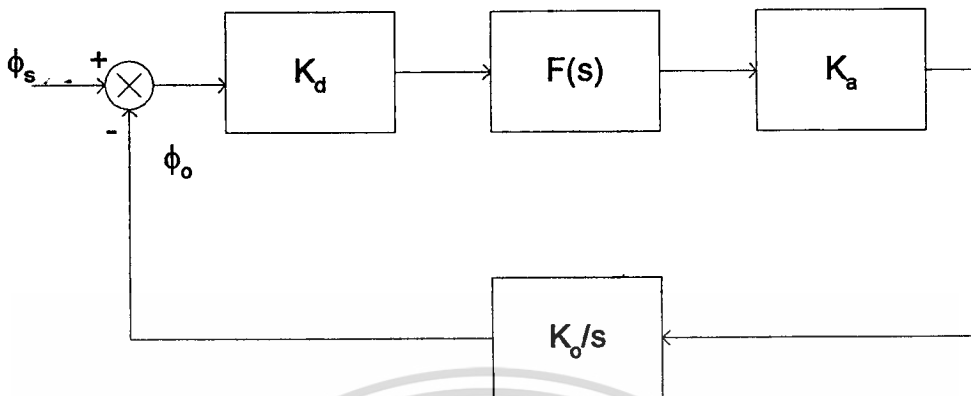
K_d = อัตราขยายเฟสดีเทกเตอร์

$F(s)$ = transfer characteristic ของ PLL

K_A = อัตราขยายแรงดันของภาคขยาย

K_0 = อัตราขยาย VCO (rad/v.s)

ข้อสังเกต เนื่องจาก VCO เปลี่ยนแรงดันให้เนความถี่และเฟสเป็นการ Integral ของความถี่ VCO จะเป็นตัว integrator ในส่วนของการป้อนกลับ



รูปที่ ก.2 โมเดลเชิงเส้นของ PLL ในลักษณะของระบบป้อนกลับ

Transfer function แบบ open loop สำหรับ PLL สามารถเขียนได้เป็น

$$T(s) = K_T F(s)/S$$

เมื่อ K_T เป็นอัตราขยายทั้งหมดของลูป นั่นคือ

$$K_T = K_d K_a K_o$$

การวิเคราะห์โดยใช้เทคนิคของการป้อนกลับแบบเชิงเส้น ลักษณะของ Transfer แบบลูปเปิด $H(s)$ สามารถที่จะเขียนสัมพันธ์กับลูปเปิดได้คือ

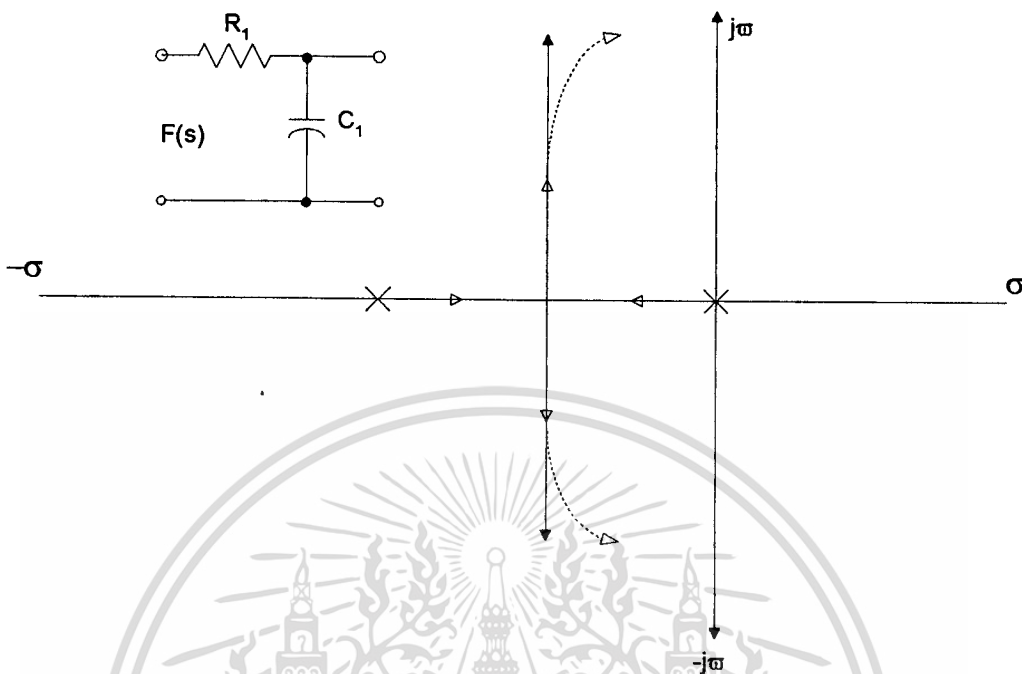
$$H(s) = T(s)/(1+T(s))$$

และรากของ Characteristic system polynomial สามารถหาได้โดยใช้เทคนิคของ root locus รูปที่ ก.3

แสดง root locus ของ PLL เป็น function ของอัตราขยายทั้งหมด K_T สำหรับ Single pole lowe pass filter $F(s)$ ซึ่งมีลักษณะเป็น

$$F(s) = 1/(1 + \tau_1 S)$$

เมื่อ $\tau_1 = R_1 C_1$ จวงรูป pole ของลูปเปิด อยู่ที่จุด Origin เนื่องจาก integrated ของ VCO



รูปที่ ก.3 รูทโลคัสของ PLL สำหรับฟิลเตอร์ lag ($T_1 = R_1 C_1$)

จากคุณสมบัติของ root locus ทำให้เราสามารถตั้งข้อสังเกตได้ดังนี้

1. เมื่ออัตราขยาย K_T เพิ่มขึ้นด้วยการเลือก T imaginary part ของ pole แบบลูบเปิดเพิ่มขึ้น ดังนั้นความถี่ธรรมชาติ (natural frequency) ของลูบเพิ่มขึ้นและ loop จะยังให้ผลตอบสนองเป็น underdamped มากขึ้น
2. ถ้าค่า constant T_1 ของฟิลเตอร์เพิ่มขึ้น real part ของ closed loop จะยิ่งน้อยลง loop damping จะลดลง

ในทางปฏิบัติเกี่ยวกับระบบป้อนกลับใดๆ การเลื่อน pole ระหว่าง PLL สามารถทำให้ root locus เวนไปท่งขวาของ half plane ดังแสดงเป็นเส้นประในรูปที่ ก.3 การเกิดเช่นนี้เหมือนกับว่า loop gain หรือ filter time constant ซึ่งแสดงดังรูปที่ ก.4 ฟิลเตอร์ชนิดนี้มี transfer function ดังรูป

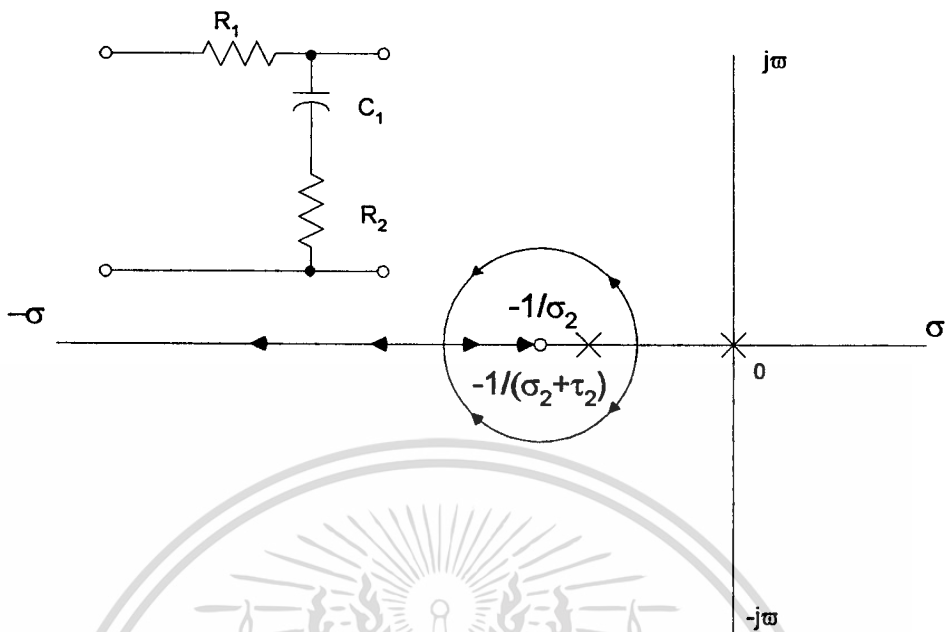
$$F(s) = (1 + sT_2) / [1 + s(T_1 + T_2)]$$

โดยที่

$$T_1 = R_1 C_1$$

$$T_2 = R_2 C_2$$

โดยการเลือก R_2 ให้ root locus ของฟิลเตอร์ชนิดนี้ อยู่ทางครึ่งซ้ายของระนาบเพื่อความแน่ใจในเรื่องเสถียรภาพ อย่างไรก็ตาม มันยังสามารถทำให้ระบบมีแถบความถี่ของสัญญาณรบกวนกว้างขึ้น และยังทำให้คุณสมบัติ interference rejection ลดลงเนื่องจากการลดทอนขนาดของความถี่สูงในลูบจะลดน้อยลง



รูปที่ ก.4 รูทโลกัสของ PLL สำหรับฟิลเตอร์แบบ lag lead

$$(\tau_1 = R_1 C_1, \tau_2 = R_2 C_2)$$

การประยุกต์ใช้งานของเฟสล็อกคัล

เฟสล็อกคัลไปใช้อย่างกว้างขวางใน frequency selective demodulation ตัวอย่างการใช้งานมีดังนี้คือ

1. FM demodulation
 - ก. Broadcast FM detection
 - ข. AM/FM telemetry decoding
 - ค. FSK demodulation
2. Frequency Synchronization
3. Signal conditioning
4. Frequency multiplication/division
5. Frequency translation
6. AM detection

การทำงานแต่ละอย่างของระบบ PLL อธิบายได้ดังนี้

1. FM demodulation

ถ้า PLL ล็อกกับสัญญาณ FM VCO จะติดตามความถี่ที่เข้าทันทีแรงดันคลาดเคลื่อนจากฟิลเตอร์ $V_d(t)$ เป็นตัวทำให้ VCO รักษาการล็อกกับสัญญาณเข้าให้สอดคล้องกับ demodulate output ในกรณีนี้ ลักษณะการแปลงแรงดันให้เป็นความถี่ของ VCO จะให้ demodulate ออกมามีลักษณะเป็นเชิงเส้น PLL สามารถใช้เป็นตัวดีเทคสัญญาณ FM ที่มีช่วงความถี่กว้างหรือแคบได้ในลักษณะเป็นเชิงเส้นมากกว่าใช้อย่างอื่นเป็นตัวดีเทคนั้นคือสำหรับในกรณี FM PLL จะมีลักษณะเป็นระบบเครื่องรับ แบบ Self-contained เพราะมันประกอบด้วย function ของการเลือกความถี่ และการ demodulation

เนื่องจาก PLL อยู่ในสถานะล็อก ตอนช่วงขบวนการ FM demodulation การตอบสนองของความถี่อย่างเช่น rise time ของสัญญาณจากการ demodulate สามารถกำหนดได้จากการ plot root locus ดังรูปที่ ก.3 หรือ ก.4

ในกรณีของการส่งข้อมูลโดยใช้ Frequency shift Keyed (FSK) ข่าวสารที่อยู่ในรูปดิจิตอลจะถูกส่งโดยการ Switching ความถี่สัญญาณที่เข้าระหว่างอันไดอันหนึ่งในช่วงที่ไม่ต่อเนื่อง 2 ช่วง ของความถี่สัญญาณเข้าระหว่างอันไดอันหนึ่งในช่วงที่ไม่ต่อเนื่อง 2 ช่วง ของความถี่สัญญาณเข้าซึ่งสอดคล้องกับค่าของทางลอจิก “หนึ่ง” และ “ศูนย์” เมื่อ PLL ล็อกกับสัญญาณเข้าที่เป็น FSK แรงดันคลาดเคลื่อน $V_d(t)$ ซึ่งอยู่ในลักษณะ discrete voltage step จะสอดคล้องกับสัญญาณออกที่เป็น demodulated binary

2. Frequency Synchronization

การใช้ระบบเฟสล็อก ความถี่ของออสซิลเลเตอร์อย่าง VCO สามารถที่จะ phase locked กับสัญญาณระดับต่ำแต่เสถียรภาพสูงได้ ยิ่งกว่านั้นความถี่ที่ออกจาก VCO จะเหมือนกับความถี่ของสัญญาณที่เข้า แต่จะมีระดับกำลังที่สูงกว่า การใช้งานในบางกรณีสัญญาณ Synchronizing จะออกมาอย่างรวดเร็วในระยะสั้น (low duty cycle burst) ความถี่ที่กำหนด PLL ยังสามารถที่จะใช้ในการผลิต CW ที่ต่อเนื่องกันโดยใช้ Synchronizing pulse ช่วงสั้นๆ ที่ล็อกไว้เป็นความถี่อ้างอิง ตัวอย่างที่ใช้ดังใน Phase locked chroma reference generator ของเครื่องรับโทรทัศน์

ในระบบดิจิตอล PLL สามารถใช้สำหรับ Synchronization ฟังก์ชันได้เป็นอันมาก ตัวอย่างในระบบสัญญาณนาฬิกา 2 ระบบ สามารถที่จะล็อกเฟสซึ่งกันและกันดังนั้นแต่ละอันจะเป็นฟังก์ชันของอีกอันหนึ่งหรือใช้ใน Synchronizing disk หรือ tape ที่ขับโดยทางกล ในส่วนเก็บข่าวสารและระบบการเอากลับเครื่องรับในการสื่อสารที่ใช้ pulse code modulation (PCM) หรือระบบทวนสัญญาณ PLL ใช้สำหรับเป็น bit synchronization

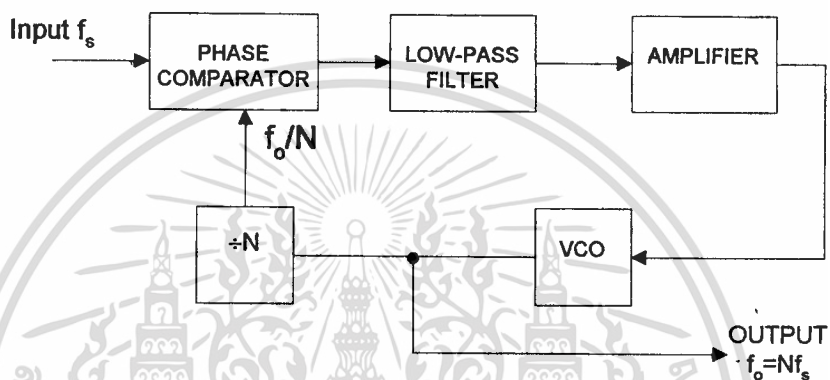
3. Signal Conditioning

โดยการเลือกความถี่ Free running ของ VCO เฟสล็อก ความถี่ สามารถใช้ในการล็อกสัญญาณที่เข้า ดังนั้น VCO จะให้สัญญาณที่มีความถี่ที่ต้องการออกมาในขณะที่มันจะได้ทำการกำจัดความถี่ของ Side band ที่ไม่ต้องการที่เข้ามา ถ้าพิสัยของลูบมีลักษณะแคบอัตราส่วนของสัญญาณต่อสัญญาณรบกวนที่ทางด้านออกของ VCO จะดีกว่าทางด้านเข้า ดังนั้น PLL สามารถใช้เป็นตัวกรองสัญญาณรบกวน สำหรับผลิตสัญญาณที่อ่อนโดยปราศจากสัญญาณรบกวน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Frequency multiplication and Division

โดยการแทรกตัวหารความถี่เข้าไปทางป้อนกลับระหว่างทางด้านออกจาก VCO และทางด้านเข้าของ phase comparator ระบบ PLL สามารถใช้เป็น frequency selective, frequency multiplier โครงสร้างนี้ แสดงได้ด้วยแผนภาพในรูปที่ ก.5 เมื่อ N frequency divider modulus เมื่อระบบอยู่ในสภาวะลอค สัญญาณทั้งสองที่เข้าไปยัง phase comparator มีความถี่เท่ากัน และ $f_0 = n f_s$



รูปที่ ก.5 การทวีความถี่โดยใช้การหารความถี่ใน PLL

ภายใต้เงื่อนไขที่แน่นอนการทำงานของ PLL ใน “harmonic-locking mode” สามารถใช้ในการคูณความถี่โดยไม่ใช้วงจรหารความถี่ ถ้าสัญญาณที่เข้าเป็นพวก harmonic-rich (เช่น สัญญาณ pulse ที่เป็นขบวน) VCO สามารถใช้ในการลอค harmonic ของสัญญาณเข้าที่ขา VCO จะมีความถี่เป็น n เท่าของสัญญาณที่เข้า หรือ $f_0 = n f_s$ ในทำนองเดียวกัน ถ้า VCO ให้รูปคลื่นเป็น harmonic-rich ออกมา harmonic ที่ขาออกจาก VCO จะสามารถ Synchronized กับสัญญาณที่เข้ามา นั่นคือ $f_0 = f_s/M$ เมื่อ PLL ทำงานใน harmonic-locking mode ช่องว่างระหว่าง harmonic ใน frequency spectrum จะลดลงอย่างรวดเร็วในขณะที่ harmonic ลำดับที่ n หรือ m เพิ่มขึ้น ในทางกลับกัน เสถียรภาพของความถี่ที่เพิ่มขึ้นสำหรับความถี่ freeruning ของ VCO เป็นสิ่งที่ต้องการ เพื่อให้ระบบแยกความแตกต่างระหว่าง harmonic ได้ ในระบบ PLL ที่ใช้วงจรรวม ซึ่งใช้ oscillator แบบ multivibrator thermal drifts ของความถี่ VCO โดยทั่วไป จะจำกัดการทำงานโดย harmonic-locking ของระบบด้วยค่า n หรือ m < 10 ข้อเสียของ harmonic-locking ที่ค่าของ n หรือ m ที่ค่ามากหรือ phase detector gain (kd) จะลดลงในทิศทางตรงข้ามกับลำดับของ harmonic ดังนั้นที่ harmonic สูงขึ้นจะทำให้ช่วง lock และช่วง capture ของระบบลดลง

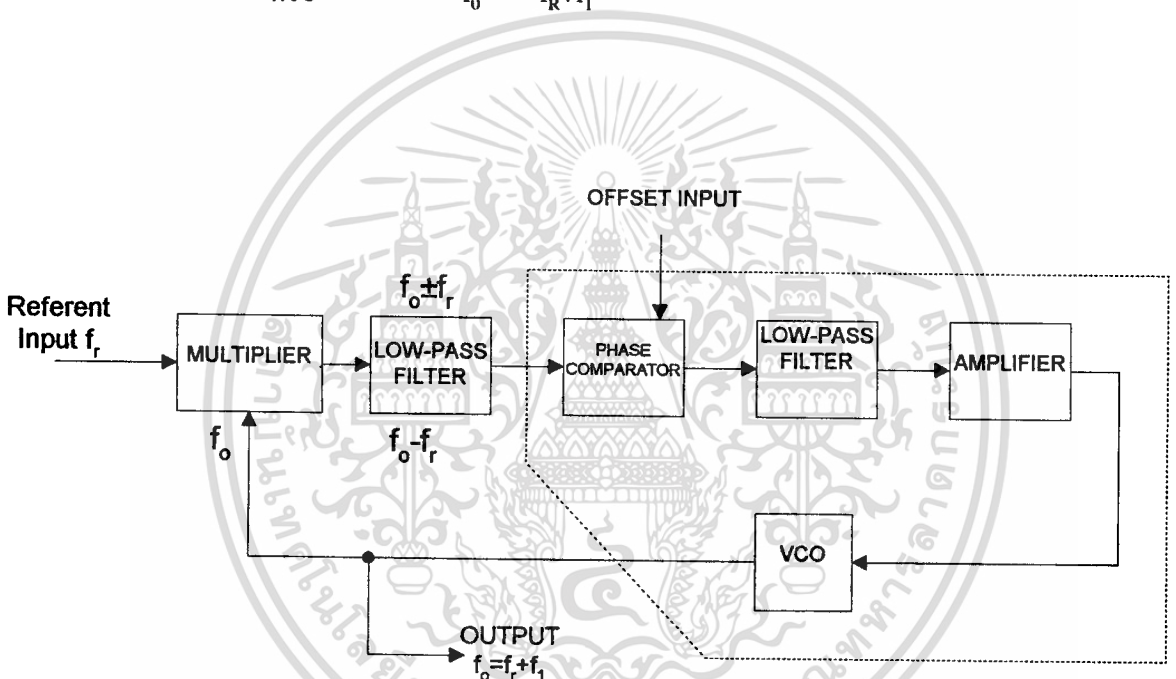
5. Frequency Translation

ระบบ PLL สามารถใช้การแปลงความถี่ให้มีเสถียรภาพสูงและคงที่เมื่อเทียบกับออสซิลเลเตอร์ โดยการเพิ่ม mixer และ lowpass filter เข้าไปใน PLL ดังแสดงในรูปที่ ก.6 ในกรณีนี้ผลต่างของสัญญาณเข้า f_R และสัญญาณออกจาก VCO f_0 จะถูกป้อนเข้าไปยังภาค mixer ผลบวกและผลต่างของ f_R และ f_0 จะออกจาก mixer ผลบวกจะถูก lowpass filter กรองไว้ translation หรือความถี่ off set f_1 จะถูกป้อนไปยัง phase comparator พร้อมกับ $f_R - f_0$ ที่ออกจาก mixer เมื่อระบบอยู่ในสภาวะล๊อค ความถี่ทั้งสองที่เข้า comparator จะมีความถี่เท่ากันนั่นคือ

$$f_0 - f_R = f_1$$

หรือ

$$f_0 = f_R + f_1$$



รูปที่ ก.6 frequency translation หรือ “offset loop”

ตัวเปรียบเทียบเฟส (Phase Comparator)

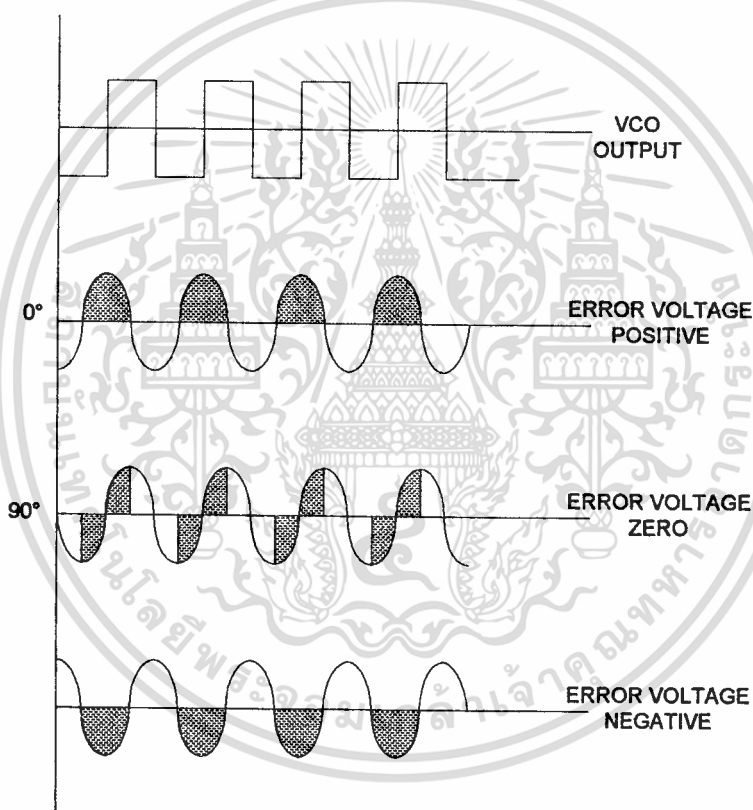
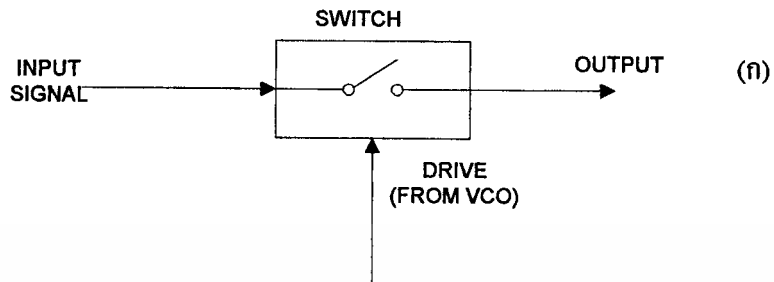
วงจร Phase comparator ที่ง่ายที่สุดเป็นแบบ Switch type phase detector ดังปรากฏในรูปที่ ก.7 (ก) detector แบบนี้ทำงานเหมือนกับ synchronous switch ซึ่งจะเปิด และปิดโดย สัญญาณอ้างอิงที่เข้ามา การเปลี่ยนแปลงของสัญญาณที่เข้าเป็นผลให้สัญญาณที่ขับเปลี่ยนแปลงตามไปด้วยในอัตราเดียวกัน โดยปกติสัญญาณที่ใช้ขับจะมาจาก VCO รูปที่ ก.7 (ข) แสดงรูปคลื่นที่ออกมาของ Switch type phase comparator สำหรับสัญญาณเข้าที่เป็น sinusoidal และสัญญาณขับที่เป็นรูปคลื่นสี่เหลี่ยม แรงดันคลาดเคลื่อนที่ออกมาจากฟิลเตอร์ Vd จะสอดคล้องกับค่าเฉลี่ยของรูปคลื่นที่ออกมา ดังแสดงเป็นพื้นที่ระบายในรูปคลื่น แรงดันคลาดเคลื่อนเป็นศูนย์เมื่อ Phase shift สุทธิ ϕ ระหว่างสัญญาณเข้าทั้งสองเป็น 90 องศา phase shift 90 องศา นี้ เป็นคุณสมบัติของ วงจรเฟสดีเทคเตอร์แบบสวิทช์ และอัตรายายของ detector เขียนได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$K_d = K_a \cos \phi$$

เมื่อ K_a เป็นค่าคงที่ของการแปรผันตรง ณ ระดับสัญญาณเข้าไปในระบบ PLL การใช้เฟสดีเทคเตอร์แบบนี้ เมื่อ PLL อยู่ในสภาวะล๊อคอย่างสมบูรณ์ (นั่นคือ $V_d(t) = 0$) สัญญาณที่ออกจาก VCO จะมีเฟสต่างกัน 90 องศา กับสัญญาณเข้า



รูปที่ ก.7 การทำงานของเฟสดีเทคเตอร์แบบสวิตช์ (ก) บล็อก ไดอะแกรมพื้นฐาน (ข) ลูกคลื่นเอาร์ทพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ออสซิลเลเตอร์ที่ควบคุมด้วยแรงดัน (VCO)

ในการออกแบบ PLL ออสซิลเลเตอร์ที่ควบคุมด้วยแรงดัน มักจะเป็นส่วนที่ต้องวิเคราะห์มากที่สุด เพราะว่ามีลักษณะพิเศษของระบบอย่างเช่น เสถียรภาพของความถี่และ FM demodulation ตามปกติแล้วจะขึ้นอยู่กับ VCO เพื่อให้ความคล่องตัวมากที่สุด VCO จะต้องมีคุณสมบัติดังต่อไปนี้

1. ลักษณะการแปลงแรงดันเป็นความถี่เป็นเชิงเส้น
2. เสถียรภาพของความถี่ดี (ความคลาดเคลื่อนเนื่องจากความร้อนน้อย)
3. สามารถใช้กับความถี่สูงได้
4. อัตราขยายสูง
5. พิสัยการติดตามกว้าง
6. การตั้งความถี่ทำได้สะดวก (ความถี่ของการออสซิลเลทใช้วงจรที่มีส่วนประกอบน้อยที่

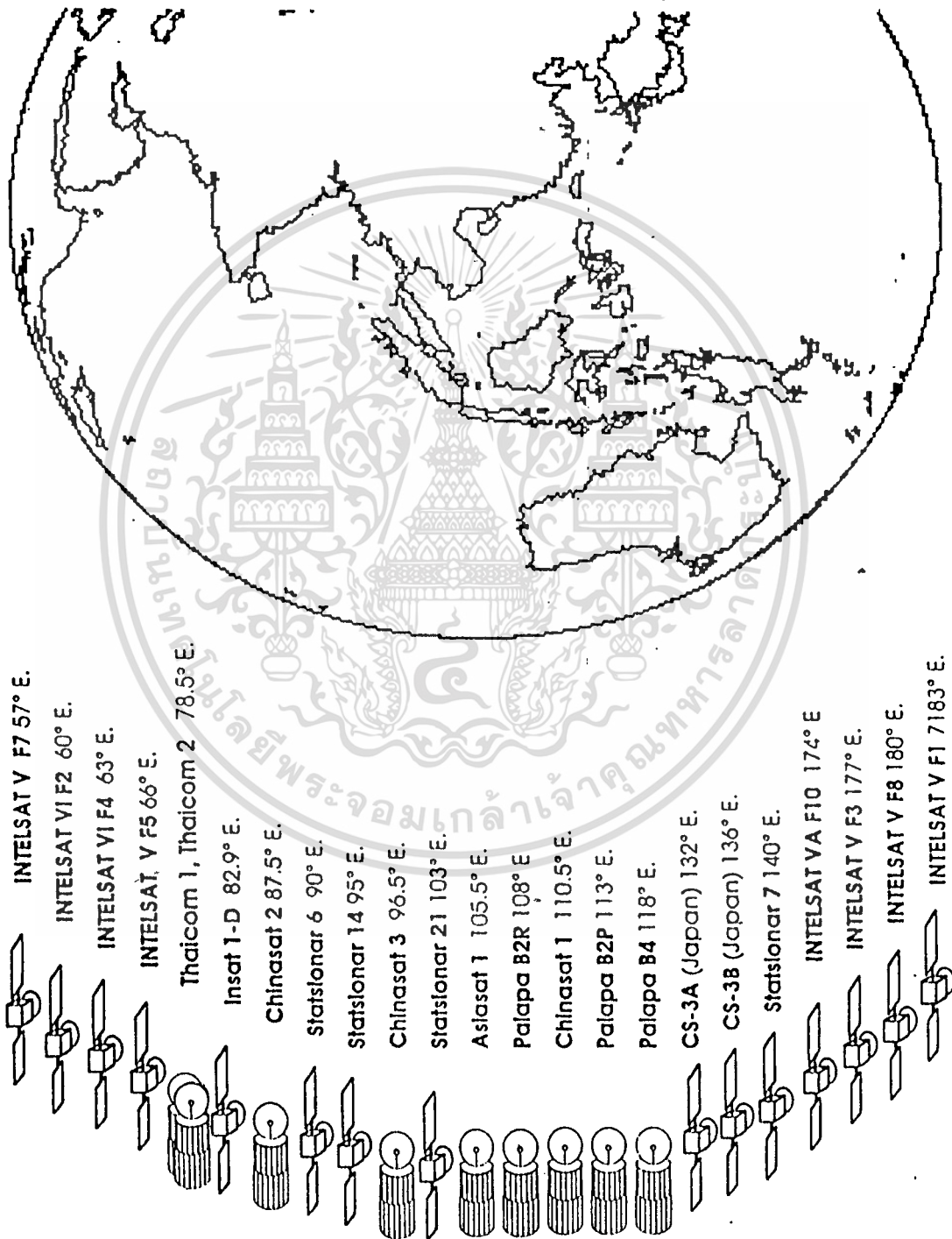
สุด)

ในกรณีที่ทำเป็นชิ้นส่วนเดียวกันในรูปของวงจรรวม โดยที่ต้องการให้มีคุณสมบัติดังกล่าวมานี้ด้วย วงจร VCO จะต้องไม่มีตัวเหนี่ยวนำ



ภาคผนวก ข

ดาวเทียมที่มีความถี่ใช้งานย่าน C-band ที่ลอยอยู่เหนือทวีปเอเชีย และริมฝั่งมหาสมุทรแปซิฟิก

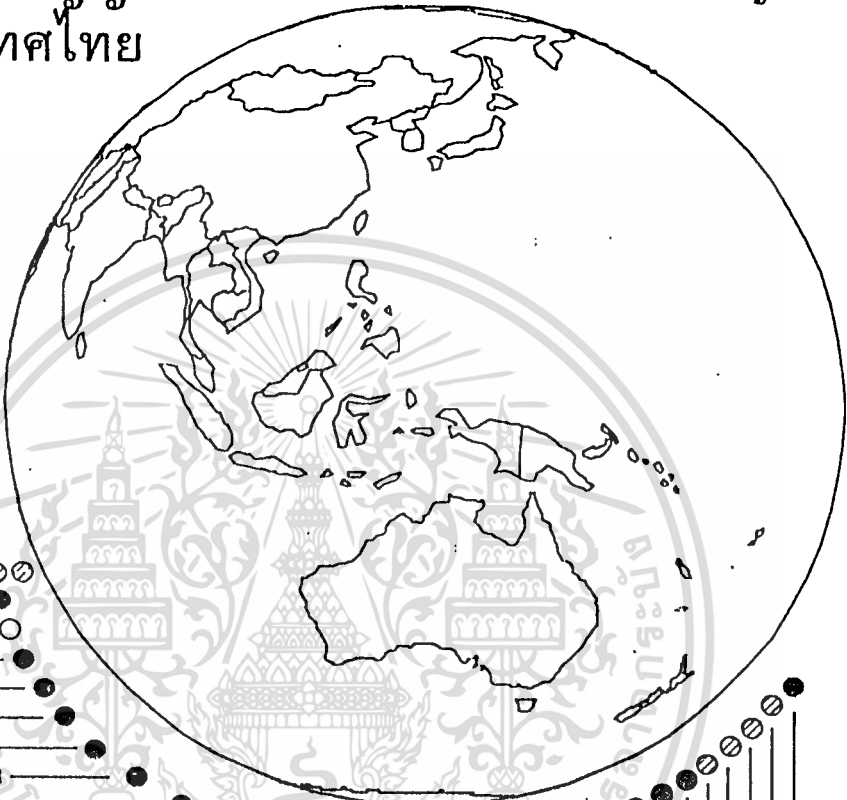


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดาวเทียมที่รับสัญญาณ ได้ในประเทศไทย



- = Ku-/Ka-band
- = C-band only
- ⊗ = C-/Ku-band
- ⊕ = UHF only
- ⊙ = Ku-band only
- = C-/S or C-/Ka



- Statslonar 9 45° E — ●
- Satslonar 5 53° E — ●
- Intelsat 507 57° E — ⊗
- Intelsat 602 60° East — ⊗
- Intelsat 604 63° East — ⊗
- Intelsat 505 66° East — ⊗
- Insat 2A (India) 74° E — ○
- Thaicom 1, 2 (Thai) 78.5° E — ⊗
- Statslonar 13 80° E — ●
- Insat 2B (India) 82.9° E — ○
- DFH2-A1 (PRC) 87.5° E — ●
- Statslonar 6 (CIS) 90° E — ●
- Statslonar 14 (CIS) 96° E — ●
- DFH2-A3 (China) 98° East — ●
- Statslonar-21 (CIS) 103° East — ●
- Asiasat (China) 105.5° East — ●
- Palapa B2R (Indonesia) 108° East — ●
- DS-3A & BS-3B (Japan) 110° East — ●
- DFH2-A2 (PRC) 110.5° East — ●
- Palapa B2P (Indnsa.) 113° East — ○
- Palapa B4 (Indnsa.) 118° East — ○
- CS-3A (Japan) 132° East — ○
- CS-3B (Japan) 136° East — ○
- Statslonar 7 (CIS) 140° East — ○
- JCSat 1 (Japan) 150° East — ○
- JCSat 2 (Japan) 154° East — ○
- Optus A2 (Australia) 156° East — ○
- Superbird A (Japan) 158° East — ○
- Optus B1 (Australia) 160° East — ○
- Superbird B (Japan) 162° East — ○
- Optus A3 (Australia) 164° East — ○
- Intelsat 510 174° East — ○
- Intelsat 511 177° East — ○
- Intelsat 508 180° East — ○
- Intelsat 503 183° East — ○
- TDRS-West (NASA) 185.7° East — ○

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประมวลคำย่อ

Satellites

A=Aussat

I=INTELSAT

P-B1=Palapa B1 [Indonesia]

SCC=Superbird

Abs.=Arabsat

Ins.=Insat

P-B2P=Palapa B2P [Indonesia]

Stat.=Stasionar [USSR]

Satellite Beam Coverage

NE=North East Australia

SE=South East Australia

NA= National A Beam Australia

SWP=South West Pacific Beam

NI=Northern Hemispheric

NB=Northern Beam (Asiasat)

SB=Southern Beam (Asiasat)

WH/EH=West /East Hemi

Z=Zone Beam (Arabsat)

S=Spot Beam

WA=Western Australia

NB=National B Beam Australia

CA=Central Australia Beam

WB=Wide Beam

Z/NE=Zone/North East

Z/NW=Zone/North West

Z/SE=Zone/South East

Z/SW=Zone/South West

G=Global Beam

Satellite Polarization

H=Horizontal

V=Vertical

L=Linear

LH=Left Hand Circular

RH=Right Hand Circular

Miscellaneous

BW=Bandwidth

E/W=East/West Longitude

Freq.=Center Frequency in GHz

Occ.Video=Occasional Video feeds

SCPC=Single Channel Per Carrier

U or L=Upper or Lower Half Transponder

HACBSS=Homestead and Community Broadcast Satellite Service (Australia)

Tr.=Transponder (For C-band satellites: 1st no. set = designation; 2nd set = nearest equivalent 24 channel U.S. satellite receivers. All high power DBS Tr. numbers are WARC '77 designations.)

EIRP= Effective Isotropic Radiated Power

dBW= deciBels referenced to 1 watt of power.

RCTS=Rural Community TV Service

FM=Frequency Modulation

IF= LNB Intermediate Frequency

PCM=Pulse Code Modulation

CIS=Commonwealth of Independent

States [formerly U.S.S.R.]

[Note: Beam-center EIRP ratings for international satellites based on observations by reporting stations.]

Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP
------	-------	------	------	----------	----	-------------------------	---------------------	------------------------

ดาวเทียมที่ให้บริการทั้งการพาณิชย์และสาธารณะทั้งระดับท้องถิ่นและระหว่างประเทศที่รับสัญญาณได้ในประเทศไทย

INTELSAT V & VA SATELLITES AT 180°, 177°, & 174° EAST

I-508	180 E	11[1]	WH	RII-3.725	27	ESPN Int. - U.S. [Encrypted - B-MAC]	B-MAC	29 dBW
I-508	180 E	11[3]	WH	RII-3.765	36	LA to Network 10 Aust. & TV3 New Zealand Including CNBC & NHK's "Japan Today"	6.6 MHz	28 dBW
I-508	180 E	42[7]	LII	RII-3.840	36	Occasional Video K2 SKYLINK [KDD/Keystone]	6.65 MHz	29 dBW
I-508	180 E	12[7]	WH	RII-3.845	36	CNN International CNN Headline News	6.65 MHz 6.3 MHz	29 dBW
I-508	180 E	13[09]	WH	RII-3.876	20	NBC/CNBC to Net. 7 Aust. Vidiplex Frame A: NBC Vidiplex Frame B: CNBS	5.58 MHz 7.73 MHz	26 dBW
I-508	180 E	13[10]	WH	RII-3.897	20	Occasional Video CNBC, CNN, BBC, etc. to ABC Australia	5.76/6.6 MHz	26 dBW
I-508	180 E	13[12]	WH	RII-3.930	20	LA to Network 9 Aust. Vidiplex Frame A: ABC Vidiplex Frame B: CBS Radio Service: Auxiliary 1: Auxiliary 2:	6.65 MHz 6.12 MHz 6.30 MHz 5.6025 MHz 5.7375 MHz 5.4175 MHz	26 dBW
I-508	180 E	14[14]	WH	RII-3.975	27	Worldnet/CSPAN/ Deutsche Welle TV Voice of America VOA French & Spanish VOA Vietnam & Tibet VOA Laos, Korea VOA Chinese VOA English	6.65 MHz 6.65 MHz 7.02 MHz 7.20 MHz 7.35 MHz 7.45 MHz 7.53 MHz 7.60 MHz	29 dBW
I-508	180 E	44[13]	G	RII-4.015	22	NHK/TV Tokyo/ABC	6.6 MHz	25 dBW
I-508	180 E	35[18]	G	RII-4.045	22	RFO France TV		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP
						(from Tahiti in SECAM)	6.65 MHz	29 dBW
I-508	180 E	37[22]	G	RH-4.135	20	Nine Network Aust. [PAL]	6.65 MHz	25 dBW
I-508	180 E	38[23]	G	RH-4.167	20	Occasional Video- TVNZ-1 News feeds	6.65 MHz	22 dBW
I-508	180 E	38[24]	G	RH-4.188	20	Occasional Video- TVNZ-2 News and Sports Feeds including BBC/Sky/ WTN News to the Pacific	6.65 MHz	22 dBW
I-511	177 E	37[22]	G	RH-4.135	27	AFRTS-Pacific [Encrypted – B-MAC] Auxiliary services: AFRTS Radio	B-MAC 7.4 MHz	25 dBW
I-511	177 E	38[23]	G	RH-4.166	20	Occasional Video Fuji TV, etc.	6.6 MHz	25 dBW
I-511	177 E	38[24]	G	RH-4.187	20	Occasional Video TTV Taiwan, etc.	6.65 MHz	25 dBW
I-510	174 E	38[23] 38[24]	G	RH-4.166 RH-4.187	20 20	Occasional Video- CCTV to NHK, SCOLA, etc.	6.65 MHz	23 dBW

STATSIONAR 7 (C.I.S.) - 140° EAST

Stat. 7 [Russia]	140.0 E	6[1]	S	RH-3.675	36	Orbita 1 Radio Mayak	7.0 MHz 7.5 MHz	44 dBW
Stat. 7 [Russia]	140.0 E	10[9]	G	RH-3.875	36	Dub'1 1 Radio Moscow	7.5MHz 7.0 MHz	29 dBW
Stat. 7	140.0 E	—	S	RH-11.526	36	Sakha TV (Service from Yakutsk)	7.0 MHz	

CHINASAT-5 (CHINA) - 115.5° EAST (Formerly Named Spacenet 1)

C5	115.5 E		S	11-3.803	36	CCTV-2 Xinjiang TV	6.6 MHz 6.6 MHz	36 dBW
C5	115.5 E		S	11-3.843	36	Xizang TV/ Sizhuang TV Chinese Radio Service Tibetan Radio Service	6.6 MHz 6.6 MHz 7.1 MHz 7.6 MHz	36 dBW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP
C5	115.5 E		S	H-3.883	36	CCTV-1	6.6 MHz	36 MHz
C5	115.5 E		S	(Start 8/93)	36	CCTV-3	—	36 MHz
C5	115.5 E		S	(Start 7/94)	36	Chinese Sports Channel	—	36 MHz
C5	115.5 E		S	(Start 7/94)	36	Chinese Movie Channel	—	

PALAPA B4, & B2P (INDONESIA) - 118° & 113° EAST

P-B4	118 E	6[3V]	S	V-3.810	20	TV Thailand-Ch. 7	6.6 MHz	30 dBW
P-B4	118 E	14[8V]	S	V-3.890	30	EM-TV (PNG)	5.9 MHz	36 dBW
P-B4	118 E	14[8V]	S	V-3.980	30	TV Thailand-Ch. 5	6.6 MHz	36 dBW
P-B2P	113 E	5[3H]	S	H-3.800	30	RCTI Indonesia	6.6 MHz	34 dBW
P-B2P	113 E	6[3V]	S	V-3.820	30	TV3 (System Televisyan Malaysia)	6.6 MHz	34 dBW
P-B2P	113 E	9[5H]	S	H-3.880	36	ATVI Australia Stereo (Pandal) Radio Australia	6.8 MHz 6.3/6.48 MHz 7.20 MHz	36 dBW
P-B2P	113 E	10[5V]	S	V-3.900	30	TV1 Malaysia	6.80 MHz	36 dBW
P-B2P	113 E	11[6H]	S	H-3.920	30	Occ. Video - IBC Thai [Encrypted]	6.80 MHz	36 dBW
P-B2P	113 E	12[6V]	S	V-3.930	30	TV Thailand-Ch. 11	6.80 MHz	36 dBW
P-B2P	113 E	13[7H]	S	H-3.960	30	ABS/CBN [Philippines]	6.80 MHz	36 dBW
P-B2P	113 E	14[7V]	S	V-3.980	27	CNN International	6.8 MHz	36 dBW
P-B2P	113 E	15[8H]	S	H-4.000	27	HBO Asia [Encrypted - B-MAC]	B-MAC	36 dBW
P-B2P	113 E	16[8V]	S	V-4.020	36	AN-TEVE-Indonesia	6.8 MHz	36 dBW
P-B2P	113 E	17[9H]	S	H-4.030	18	GMA - Philippines	6.8 MHz	30 dBW
P-B2P	113 E	17[9H]	S	H-4.050	18	KBP People's Network - Philippines	6.8 MHz	30 dBW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP
P-B2P	113 E	18[9V]	S	V-4.060	36	SCPC-- Radio Thailand-- 7 carriers		
				V-4.0566475		Channel 326	315 kHz BW	
				V-4.0566925		Channel 327	315 kHz BW	
				V-4.0567375		Channel 328	315 kHz BW	
				V-4.0567825		Channel 329	315 kHz BW	
				V-4.0568275		Channel 330	315 kHz BW	
				V-4.0568725		Channel 331	315 kHz BW	
V-4.0569175	Channel 332	315 kHz BW						
P-B2P	113 E	19[10H]	S	H-4.080	36	TPI-Indonesia	6.8 MHz	36 dBW
P-B2P	113 E	20[10V]	S	V-4.100	27	ESPN International [Encrypted - B-MAC]	B-MAC	36 dBW
P-B2P	113 E	21[11H]	S	H-4.120	36	SCTV-Indonesia	6.6 MHz	36 dBW
P-B2P	113 E	22[11V]	S	V-4.140	36	Nine Network Australia	6.2/6.8 MHz	36 dBW
DFH-2 A1 (CHINA) - 110.5° EAST								
DFH-1	110.5 E	7[8]	S	H-3.848	30	CETV 1-China	6.6 MHz	31 dBW
DFH-1	110.5 E	24	S	H-4.178	30	CETV 2-China	6.6 MHz	31 dBW
PALAPA B2R (INDONESIA) - 108° EAST								
P-B2R	108 E	15[8H]	S	H-4.000	30	TVRI-Indonesia	6.8 MHz	36 dBW
P-B2R	108 E	21[11V]	S	H-4.120	30	Occ. Video-Indonesia	6.8 MHz	36 dBW
ASIASAT 1 (HONG KONG) - 105.5° EAST								
A1	105.5 E	2H[3]	NB	H-3.760	36	Mongolia Television Mongolia [SECAM]	6.6 MHz	37 dBW
A1	105.5 E	3H[5]	NB	H-3.800	36	Prime Sports [STAR TV - NTSC] Mandarin audio	5.58/5.76 MHz PANDA I stereo 5.94 MHz PANDA I mono	37 dBW
A1	105.5 E	4H[7]	NB	H-3.840	36	MTV Asia [NTSC-M] [STAR TV - NTSC] BBC World Service Radio (1)	5.58/5.76 MHz PANDA I stereo 5.94 MHz PANDA I mono	37 dBW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP.
A1	105.5 E	5H[9]	NB	H-3.880	36	BBC Asia [STAR TV - NTSC] Mandarin, audio	5.58/5.76 MHz PANDA I stereo 5.94 MHz PANDA I mono	37 dBW
A1	105.5 E	6H[11]	NB	H-3.920	36	Chinese Channel [STAR TV - NTSC] Mandarin audio BBC World Service Radio (3)	5.58/5.76 MHz PANDA I stereo 6.20 MHz 5.94 MHz PANDA I mono	37 dBW
A1	105.5 E	7H[13]	NB	H-3.960	36	STAR Plus [STAR TV - NTSC] BBC World Service Radio (2)	5.58/5.76 MHz PANDA I stereo 5.94 MHz PANDA I mono	37 dBW
A1	105.5 E	9H[17]	NB	H-4.040	36	Chinese Prov. TV [Guizhou/Yunnan TV] Provincial Radio	6.6 MHz PAL-D 7.5 MHz	37 dBW
A1	105.5 E	11H[21]	NB	H-4.120	36	CCTV 4 [MRF TV - China]	6.2 MHz NTSC	37 dBW
A1	105.5 E	4V[8]	SB	V-3.860	36	Prime Sports [STAR TV - PAL] Mandarin audio	6.3/6.48 MHz PANDA I stereo 7.2 MHz PANDA I mono	38 dBW
A1	105.5 E	5V[10]	SB	V-3.900	36	MTV Asia [STAR TV - PAL] BBC World Service Radio (1)	6.3/6.48 MHz PANDA I stereo 7.20 MHz PANDA I mono	38 dBW
A1	105.5 E	6V[12]	SB	V-3.940	36	BBC Asia [STAR TV - PAL] Mandarin audio (mono)	6.3/6.48 MHz PANDA I stereo 7.20 MHz PANDA I mono	38 dBW
A1	105.5 E	7V[14]	SB	V-3.980	36	Zee TV [STAR TV - PAL] Mandarin audio (mono) BBC World Service Radio (3)	6.3/6.48 MHz PANDA I stereo 6.80 MHz 7.20 MHz PANDA I mono	38 dBW
A1	105.5 E	8V[16]	SB	V-4.020	36	STAR Plus [STAR TV - PAL] BBC World Service Radio (2)	6.3/6.48 MHz PANDA I stereo 7.20 MHz PANDA I mono	38 dBW
A1	105.5 E	9V[18]	SB	V-4.060	36	STAR TV-Chinese Ch.	6.3/6.48 MHz	38 dBW
A1	105.5 E	10V[20]	SB	V-4.100	36	Pakistan TV	6.6 MHz	38 dBW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP
A1	105.5 E	11V[22]	SB	V-4.140	36	Myanmar TV [Burma] [Burma]	6.6 MHz NTSC	38 dBW

STATSIONAR 21, 14, 6, & STATSIONAR T (C.I.S.) - 103°, 96°, 90°, & 99° EAST

Stat. 21	103.0 E	6[-1]	G	RH-3.675	36	Dub'-I-IV Moscow Radio	7.0 MHz 7.5 MHz	36 dBW
Stat. 21	103.0 E	9[6]	G	RH-3.825	36	TV Azerbaidjan	7.3 MHz	29 dBW
Stat. 21	103.0 E	10[9]	G	RH-3.875	36	Asia TV Network Gold	7.5 MHz	29 dBW
Stat. T [Russia]	99.0 E	UHF	NH	RH-0.714	36	I Programma [Orbita 3]	7.5 MHz	55 dBW
Stat. 14 [Russia]	96.5 E	6[-1]	S	RH-3.675	36	Orbita-II Radio Mayak	7.0 MHz 7.5 MHz	31 dBW
Stat. 14 [Russia]	96.5 E	9[6]	NH	RH-3.825	36	CCTV-4 (China) [PAL - for Chinese abroad]	6.6 MHz	31 dBW
Stat. 14 [Russia]	96.5 E	10[9]	NH	RH-3.875	36	Asia TV Network 2 - Sun TV [Tamil service in PAL]	7.5 MHz	31 dBW
Stat. 6 [Russia]	90 E	6[-1]	S	RH-3.675	36	Dub'-I-II Moscow Radio	7.0 MHz 7.5 MHz	31 dBW
Stat. 6 [Russia]	90 E	10[9]	NH	RH-3.875	36	Orbita-II Moscow Mayak	7.5 MHz 7.0 MHz	31 dBW
Stat. 6 [Russia]	90 E	11[11]	NH	RH-3.915	30	Dub'-I-I Feed to Far East	7.5 MHz	26 dBW
Stat. 6 [Russia]	90 E	11[11]	NH	RH-3.915	30	Orbita-I Feed to Far East	7.0 MHz	26 dBW

DFH-A2 (CHINA) - 87.5° EAST

DFH-2	87.5 E	7/8	S	H-3.848	30	CCTV 1- China	6.6 MHz	32 dBW
DFH-2	87.5 E	11/12	S	H-3.925 H-3.925	30 30	CCTV 2- China Xinjiang TV (XTV)	6.6 MHz 6.6 MHz	32 dBW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

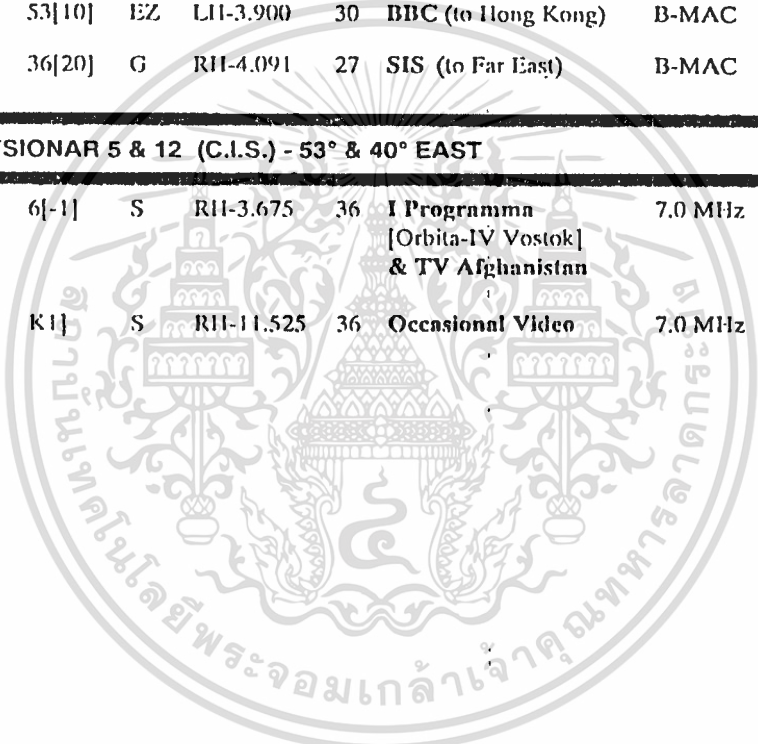
Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP
STATSIONAR 3 (C.I.S.) - 85° EAST								
Stat-3	85 E	10[9]	NH	RII-3.876	36	Ahmadiyya Muslim TV [Friday & Saturday only] Audio in Arabic Audio in English	7.0 MHz 7.4 MHz 7.5 MHz	31 dBW
INSAT 2-B (INDIA) - 82.9° EAST								
Ins-1D	82.9 E	S1	S	V-2.575 V-2.615	36	Doordarshan India All Community TV	5.5 MHz	42 dBW
Ins-1D	82.9 E	[15]	S	II-4.000	36	Occ. Video-India	5.5/6.6 MHz	36 dBW
Ins-1D	82.9 E	[24]	S	II-4.170 II-4.190	18 18	Doordarshan TV Doordarshan TV	5.5 MHz 5.5 MHz	30 dBW 30 dBW
STATSIONAR 13 (C.I.S.) - 80° EAST								
Stat. 13	80 E	6[-1]	S	RII-3.675	36	Dub'I-III	7.0 MHz	44 dBW
Stat. 13	80 E	10[9]	NH	RH-3.875	36	Intersputnik feeds Afghanistan TV, Eurovision, THVN, Cambodia, etc.	5.8 MHz	31 dBW
INSAT 2-A (INDIA) - 74° EAST								
Ins-2A	74 E		S	II-4.115	36	Doordarshan TV	5.5 MHz	36 dBW
Ins-2A	74 E		S	II-4.150	18	Doordarshan TV	5.5 MHz	30 dBW
Ins-2A	74 E		S	II-4.190	18	Doordarshan TV	5.5 MHz	30 dBW
INTELSAT 505, 604, 602, & 507 - 66°, 63°, 60°, & 57° EAST								
I-505	66 E	15[06]	RH	RII-3.980	20	Canal France Int.	5.8 MHz	30 dBW
I-505	66 E	38[24]	G	RII-4.175	30	Worldnet [U.S. in PAL] Deutsche Welle [Germany in PAL]	6.60 MHz	29 dBW
I-604	63 E	13[09]	Z	LII-3.880	20	NIHK-Feeds to Japan	6.6 MHz	30 dBW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sat.	Orbit	Tr.#	Beam	Pol/Freq	BW	Service/ Description	Audio Subcarrier	Beam Center EIRP
I-604	63 E	38[23]	G	RH-4.168	20	Occasional Video- News and sports feeds	6.6 or 6.65 MHz	Varies
		38[24]	G	RH-4.188	20			
I-602	60 E	38[23]	G	RH-4.168 RH-4.188	20	Occasional Video- News and sports feeds	6.6 or 6.65 MHz	Varies
I-604	57 E	51[2]	EZ	LH-3.735	30	Ch 3 Bangkok, Thail.	6.8 MHz	29 dBW
I-604	57 E	51[4]	EZ	LH-3.770	30	Ch 9 Bangkok, Thail.	6.8 MHz	29 dBW
I-604	57 E	53[10]	EZ	LH-3.900	30	BBC (to Hong Kong)	B-MAC	29 dBW
I-507	57 E	36[20]	G	RH-4.091	27	SIS (to Far East)	B-MAC	25 dBW

STATIONAR 5 & 12 (C.I.S.) - 53° & 40° EAST

Stat. 5 [Russia]	53 E	6[-1]	S	RH-3.675	36	I Programm [Orbita-IV Vostok] & TV Afghanistan	7.0 MHz	44 dBW
Stat. 5 [Russia]	53 E	K1]	S	RH-11.525	36	Occasional Video	7.0 MHz	31 dBW



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับ ที่	ชื่อและตำแหน่ง ดาวเทียม	สถานีส่ง	ประเทศ ที่ตั้ง	ภาษา	ความถี่ภาพ จากดาวเทียม	ความถี่ภาพ จากLNB.	ความถี่ เสียง	ระบบสี ของภาพ	หมายเหตุ
1	RIMSAT 2 142.5 E	ATN	INDIA	HINDI	3670 LHCP.	1480	6.60	PAL	
		RAJ TV	INDIA	HINDI	3725 LHCP.	1425	6.60	PAL	
		GBC	INDIA	HINDI	3825 LHCP.	1320	6.60	PAL	
		EMTV	PAPUA	ENG.	3880 LHCP.	1267	6.20	PAL	
2	APSTAR 1 134 E	CNN	U.S.V.	ENG.	3980 V	1170	6.80	PAL	
		CETV.SD	CHINA	MANDDRIN	3800 H	1350	6.60	PAL	
		CETV.2	CHINA	MANDDRIN	3840 H	1270	6.60	PAL	
		CETV.1	CHINA	MANDDRIN	3880 H	1305	6.60	PAL	
		CETV.3	CHINA	MANDDRIN	4080 H	1072	6.60	PAL	
		CETV.	CHINA	MANDDRIN	4160 H	990	6.60	PAL	
3	APSTAR 1A 132.5 E	CCTV1	CHINA	MANDDRIN	3862 V	1288	6.80	PAL	
		CCTV2	CHINA	MANDDRIN	4020 V	1125	6.60	PAL	
		CCTV3	CHINA	MANDDRIN	4103 V	1050	6.60	PAL	
		CCTV4	CHINA	MANDDRIN	4180 V	970	6.60	PAL	
		CCTV5	CHINA	MANDDRIN	4041 H	1070	6.60	PAL	
		CCTV6	CHINA	MANDDRIN	4080 H	1032	6.60	PAL	
		CCTV7	CHINA	MANDDRIN	4125 H	1029	6.60	PAL	
4	PALAPA 1 C 113 E	CNBC	U.S.A.	ENG	3625 H	1525	6.80	PAL	
		RCTI	INDO	INDO.ENG	3740 V	1350	6.60	PAL	ดูไม่ได้บางเวลา
		TVRI	INDO	INDO.ENG	3840 H	1308	6.80	PAL	ดูไม่ได้บางเวลา
		ATVI(ABC)	AUST	AUSTARLEY	3880 H	1270	6.80	PAL	
		GMA	PHIL	TAKALOG	3910 H	1240	6.80	NTSC	ดูไม่ได้บางเวลา
		SCTV	INDO	INDO.ENG	3960 H	1190	7.20	PAL	ดูไม่ได้บางเวลา
		ABN	SING.	ENG	4040 H	1120	6.80	PAL	
		TPI	INDO	INDO.ENG	4080 H	1070	6.80	PAL	
		MTV	U.S.A.	ENG	4120 H	1030	6.80	PAL	
		CFI-RFO	FRANCE	FRANCE	4160 H	993	6.60	PAL	
		RTM 1	MALAY	MALAY	3820 V	1330	6.60	PAL	ดูไม่ได้บางเวลา
		TV.3	MALAY	MALAY	3900 V	1250	6.80	PAL	ดูไม่ได้บางเวลา
		CNN	U.S.A.	ENG	3980 V	1170	6.80	PAL	
		ANTEVE	INDO	INDO.ENG	4020 V	1130	6.80	PAL	ดูไม่ได้บางเวลา
		IVM/TV41	INDO	INDO.ENG	4060 V	1090	6.80	PAL	ดูไม่ได้บางเวลา
5	ASIASAT 1 105.5 E	SPORTS	U.S.A.	ENG	3860 V	1290	6.30-6.48	PAL	
		CH. V	U.S.A.	ENG	3900 V	1250	6.30-6.48	PAL	
		EL TV	INDIA	INDIA	3940 V	1210	6.30-6.48	PAL	
		ZEE TV	INDIA	INDIA	3980 V	1170	6.30-6.48	PAL	
		STAR PLUS	U.S.A.	ENG	4020 V	1130	6.30-6.48	PAL	

เอกสารนี้เป็น
ไม่ว่ากรณี

เอกสารที่สงวน
ลิขสิทธิ์ การ
อื่น ๆ ที่
สงวนลิขสิทธิ์
สงวนลิขสิทธิ์
สงวนลิขสิทธิ์

ลำดับ ที่	ชื่อและตำแหน่ง ดาวเทียม	สถานีส่ง	ประเทศ ที่ส่ง	ภาษา	ความถี่ภาพ จากดาวเทียม	ความถี่ภาพ จากLNB.	ความถี่ เสียง	ระบบสี ของภาพ	หมายเหตุ
5	ASIASAT 1 105.5 E	ZEE CINEMA-	INDIA	INDIA	4060 V	1090	6.30-6.48	PAL	
		PTV 2	PAKI	PAKI	4100 V	1050	6.60	PAL	
		MYANMAR	MYANMAR	MYANMAR	4140 V	1010	6.60	NTSC	เปิดช่วงเย็น
		STAR MOVIES	INDIA	INDIA	4180 V	970	6.60	PAL	ดูไม่ได้
6	ASIASAT 2 100.5 E	CETV4	CHINISH	CHINA	3960 H	1190	6.60	PAL	
		TVSN	AUST	ENG	3660 V	1510	6.80	PAL	
		RTP	ENG	HONGKONG	3980 V	1170	6.60	PAL	
		EGYPT	EGYPT	EGYPT	3640 H		6.60	PAL	
7	GORIZONT 20 96.5 E	MOSCOW 1	RUSSIA	RUSSIA	4170 RHCP		5.50	SECAM	
8	THAICOM 1.2 78.5 E	TV.3	THAI	THAI	3950 H	1200	6.80	PAL	
		TV.5	THAI	THAI	3760 V	1200	6.60	PAL	
		TV.7	THAI	THAI	3750 H	1180	6.60	PAL	
		TV.9	THAI	THAI	3975 H	1175	6.80	PAL	
		TV.11	THAI	THAI	3365 V	1235	6.80	PAL	
9	PANAM SAT4 72 E	DISCOVERY	U.S.A.	ENG	3790 V	1360	6.60	PAL	
		ABN	SING.	ENG	3790 H	1360	6.80	PAL	
		SONY	INDIA	INDIA	3900 H	1240	7.20	PAL	
		CNN	U.S.A.	ENG	4090 H	1063	6.80	PAL	
		GARTOON	U.S.A.	ENG	4115 H	1037	6.80	PAL	
		MTV	U.S.A.	ENG	4180 H	970	7.50	PAL	
		BBC NEW	ENG	ENG	3860 V	1290	6.60	PAL	
		MOVIE CLUB	INDIA	INDIA	4035 V	1120	7.55	PAL	

PHASE LOCKED LOOP

SE/NE564

DESCRIPTION

The NE564 is a versatile, high guaranteed frequency Phase Locked Loop designed for operation up to 50MHz. As shown in the block diagram, the NE564 consists of a VCO, limiter, phase comparator, and post detection processor.

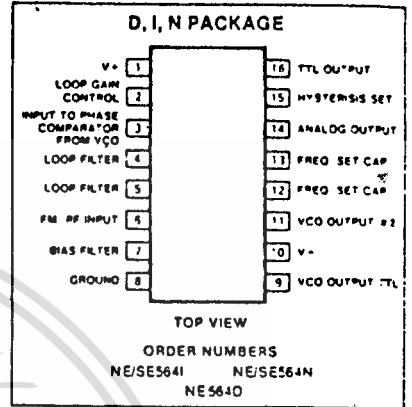
FEATURES

- Operation with single 5V supply
- TTL compatible inputs and outputs
- Guaranteed operation to 50MHz
- External loop gain control
- Reduced carrier feedthrough
- No elaborate filtering needed in FSK applications
- Can be used as a modulator
- Variable loop gain (Externally Controlled)

APPLICATIONS

- High speed modems
- FSK receivers and transmitters
- Frequency synthesizers
- Signal generators
- Various satcom/TV systems

PIN CONFIGURATION

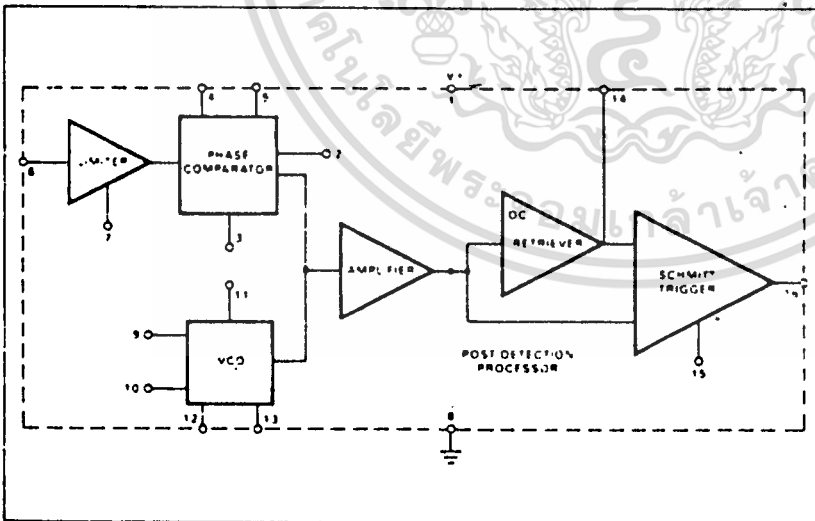


ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
V+	Supply voltage	V
	Pin 1	14
	Pin 10	6
P _D	Power dissipation	600
T _A	Operating temperature	0 to 70
	NE	
	SE	-55 to +125
T _{stg}	Storage temperature	-65 to 150
		°C

NOTE
Operation above 5 volts will require heatsinking of the case.

BLOCK DIAGRAM



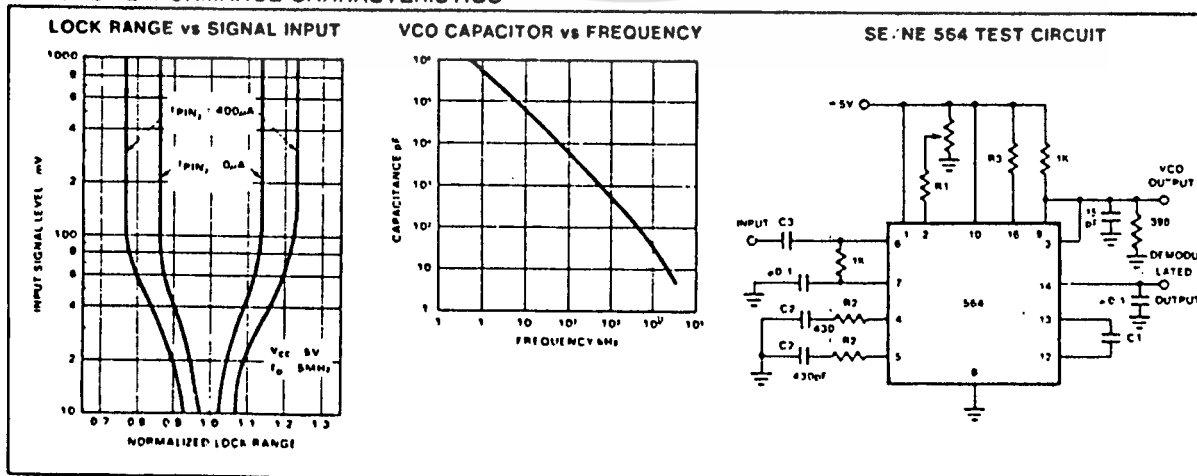
PHASE LOCKED LOOP

SE/NE564

ELECTRICAL CHARACTERISTICS $V_{CC} = 5V, T_A = 25^\circ C, f_o = 5MHz, I_B = 400\mu A$ unless otherwise specified

PARAMETER	TEST CONDITIONS	SE564			NE564			UNIT
		Min	Typ	Max	Min	Typ	Max	
Maximum VCO frequency	$C_1 = 0$ (stray)	50	65		45	60		MHz
Lock range	Input $\geq 200mV_{rms}$ $T_A = 25^\circ C$ = $125^\circ C$ = $-55^\circ C$ = $0^\circ C$ = $70^\circ C$	40 20 50	70 30 80		40	70 70 40		% of f_o
Capture range	Input $\geq 200mV_{rms}, R_2 = 27\Omega$	20	30		20	30		% of f_o
VCO frequency drift with temperature	$f_o = 5MHz, T_A = -55^\circ C$ to $125^\circ C$ = $0^\circ C$ to $70^\circ C$ $f_o = 500KHz, T_A = -55^\circ C$ to $125^\circ C$ = $0^\circ C$ to $70^\circ C$		400 250	1000 500		400 400	1250 850	PPM/ $^\circ C$
VCO free running frequency	$C_1 = 91pF$ $R_C = 100\Omega$ "Internal"	4	5	6	3.5	5	6.5	MHz
VCO frequency change with supply voltage	$V_{CC} = 4.5V$ to $5.5V$		3	8		3	8	% of f_o
Demodulated output voltage	Modulation frequency: 1KHz $f_o = 5MHz$, input deviation: 2% T = $25^\circ C$ 1% T = $25^\circ C$ = $0^\circ C$ = $-55^\circ C$ = $70^\circ C$ = $125^\circ C$	16 8 6 12	28 14 10 16		16 8	28 14 13 15		mVrms mVrms mVrms mVrms mVrms
Distortion	Deviation: 1% to 8%		1			1		%
Signal to noise ratio	Std. condition, 1% to 10% dev.		40			40		dB
AM rejection	Std. condition, 30% AM		35			35		dB
Demodulated Output at operating voltage	Modulation frequency: 1KHz $f_o = 5MHz$, input deviation: 1% $V_{CC} = 4.5V$ $V_{CC} = 5.5V$	7 8	12 14		7 8	12 14		mVrms mVrms
Supply current	$V_{CC} = 5V, I_1, I_{10}$		45	60		45	60	mA
Output								
"1" output leakage current	$V_{OUT} = 5V, Pin 16, 9$		1	20		1	20	μA
"0" output voltage	$I_{OUT} = 2mA, Pin 16, 9$ $I_{OUT} = 6mA, Pin 16, 9$		0.3 0.4	0.6 0.8		0.3 0.4	0.6 0.8	V V

TYPICAL PERFORMANCE CHARACTERISTICS

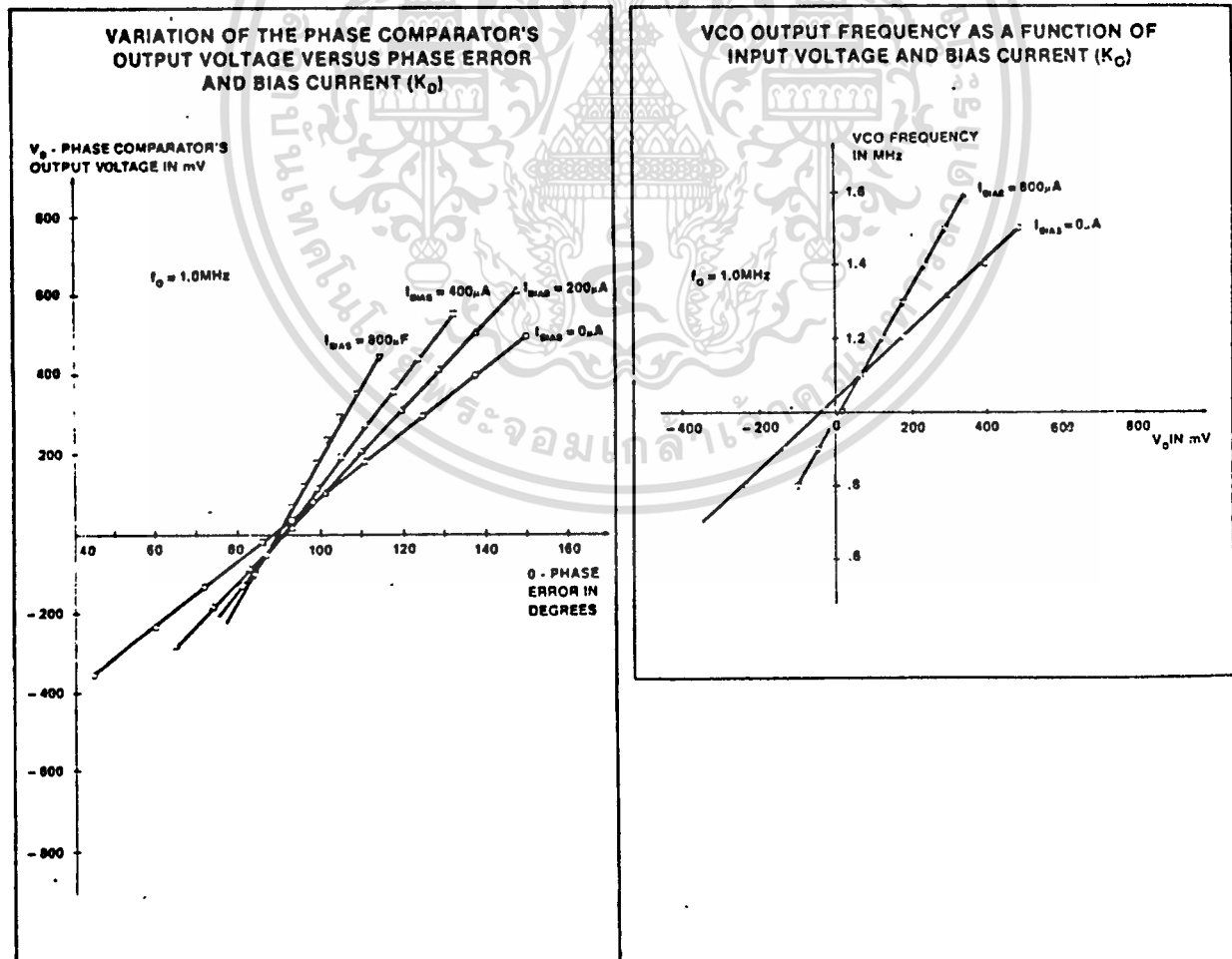
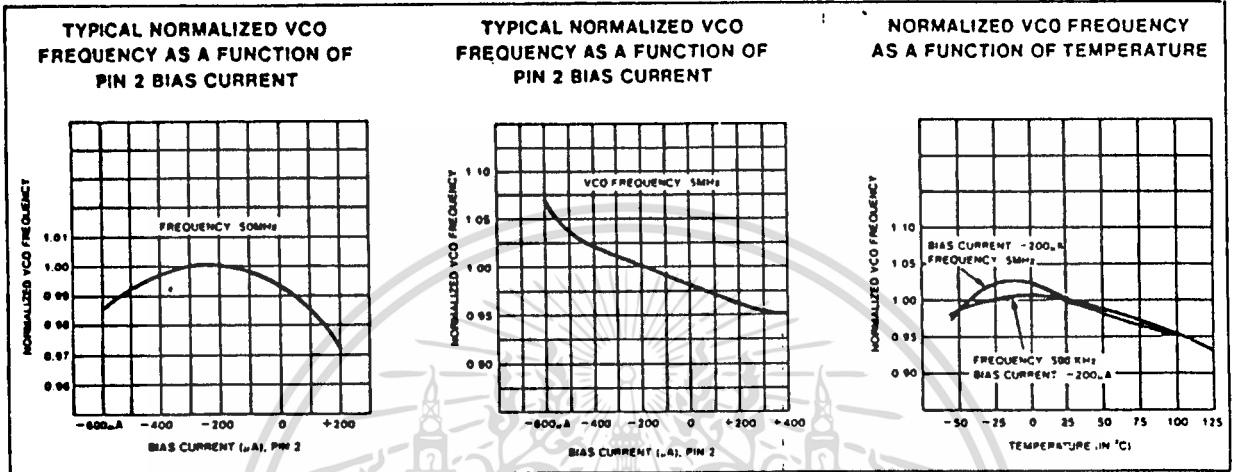


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลง Signetics อย่างเป็นทางการทุกครั้งที่มีการนำไปใช้

PHASE LOCKED LOOP

SE/NE564



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

μA741

FREQUENCY-COMPENSATED OPERATIONAL AMPLIFIER

FAIRCHILD LINEAR INTEGRATED CIRCUIT

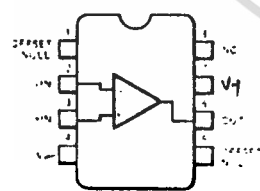
GENERAL DESCRIPTION — The μA741 is a high performance monolithic Operational Amplifier constructed using the Fairchild Planar* epitaxial process. It is intended for a wide range of analog applications. High common mode voltage range and absence of latch-up tendencies make the μA741 ideal for use as a voltage follower. The high gain and wide range of operating voltage provides superior performance in integrator, summing amplifier, and general feedback applications. Electrical characteristics of the μA741A and E are identical to M11.-M-38510/10101.

- NO FREQUENCY COMPENSATION REQUIRED
- SHORT CIRCUIT PROTECTION
- OFFSET VOLTAGE NULL CAPABILITY
- LARGE COMMON MODE AND DIFFERENTIAL VOLTAGE RANGES
- LOW POWER CONSUMPTION
- NO LATCH-UP

ABSOLUTE MAXIMUM RATINGS

Supply Voltage	
μA741A, μA741, μA741E	±22 V
μA741C	±18 V
Internal Power Dissipation (Note 1)	
Metal Can	500 mW
Molded and Hermetic DIP	670 mW
Mini DIP	310 mW
Flatpak	570 mW
Differential Input Voltage	±30 V
Input Voltage (Note 2)	±15 V
Storage Temperature Range	
Metal Can, Hermetic DIP, and Flatpak	-65°C to +150°C
Mini DIP, Molded DIP	-55°C to +125°C
Operating Temperature Range	
Military (μA741A, μA741)	-55°C to +125°C
Commercial (μA741E, μA741C)	0°C to -70°C
Lead Temperature (Soldering)	
Metal Can, Hermetic DIPs, and Flatpak (60 s)	300°C
Molded DIPs (10 s)	260°C
Output Short Circuit Duration (Note 3)	Indefinite

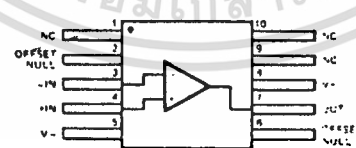
8-LEAD MINIDIP
(TOP VIEW)
PACKAGE OUTLINES 6T 9T
PACKAGE CODES T P



ORDER INFORMATION

TYPE	PART NO.
μA741C	μA741TC
μA741C	μA741RC

10-LEAD FLATPAK
(TOP VIEW)
PACKAGE OUTLINE 3F



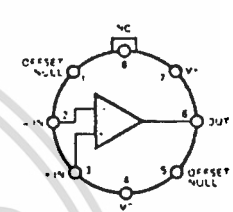
ORDER INFORMATION

TYPE	PART NO.
μA741A	μA741AFM
μA741	μA741FM

Notes on following pages.

CONNECTION DIAGRAMS

8-LEAD METAL CAN
(TOP VIEW)
PACKAGE OUTLINE 5B

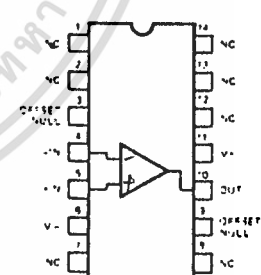


Note: Pin 4 connected to case

ORDER INFORMATION

TYPE	PART NO.
μA741A	μA741AHM
μA741	μA741HM
μA741E	μA741EHC
μA741C	μA741HC

14-LEAD DIP
(TOP VIEW)
PACKAGE OUTLINE 5A, 3A



ORDER INFORMATION

TYPE	PART NO.
μA741A	μA741ADM
μA741	μA741DM
μA741E	μA741EDC
μA741C	μA741DC
μA741C	μA741PC

*Planar is a patented Fairchild process.

FAIRCHILD LINEAR INTEGRATED CIRCUITS • μ A741

μ A741A					
ELECTRICAL CHARACTERISTICS ($V_S = \pm 15V$, $T_A = 25^\circ C$ unless otherwise specified)					
PARAMETERS (see definitions)	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage	$R_S \leq 50\Omega$		0.8	3.0	mV
Average Input Offset Voltage Drift				15	$\mu V/^\circ C$
Input Offset Current			3.0	30	nA
Average Input Offset Current Drift				0.5	nA/°C
Input Bias Current			30	80	nA
Power Supply Rejection Ratio	$V_S = +10, -20; V_S = +20, -10V, R_S = 50\Omega$		15	50	$\mu V/V$
Output Short Circuit Current		10	25	35	mA
Power Dissipation	$V_S = \pm 20V$		80	150	mW
Input Impedance	$V_S = \pm 20V$	1.0	6.0		M Ω
Large Signal Voltage Gain	$V_S = \pm 20V, R_L = 2k\Omega, V_{OUT} = \pm 15V$	50			V/mV
Transient Response (Unity Gain)	Rise Time		0.25	0.8	μs
	Overshoot		6.0	20	%
Bandwidth (Note 4)		437	1.5		MHz
Slew Rate (Unity Gain)	$V_{IN} = \pm 10V$	0.3	0.7		V/ μs
The following specifications apply for $-55^\circ C < T_A < +125^\circ C$					
Input Offset Voltage				4.0	mV
Input Offset Current				70	nA
Input Bias Current				210	nA
Common Mode Rejection Ratio	$V_S = \pm 20V, V_{IN} = \pm 15V, R_S = 50\Omega$	80	95		dB
Adjustment For Input Offset Voltage	$V_S = \pm 20V$	10			mV
Output Short Circuit Current		10		40	mA
Power Dissipation	$V_S = \pm 20V$	$-55^\circ C$		165	mW
		$+125^\circ C$		135	mW
Input Impedance	$V_S = \pm 20V$	0.5			M Ω
Output Voltage Swing	$V_S = \pm 20V, R_L = 10k\Omega$	$R_L = 2k\Omega$		16	V
				15	V
Large Signal Voltage Gain	$V_S = \pm 20V, R_L = 2k\Omega, V_{OUT} = \pm 15V$		32		V/mV
		$V_S = \pm 5V, R_L = 2k\Omega, V_{OUT} = \pm 2V$	10		V/mV

NOTES

1. Rating applies to ambient temperatures up to 70°C. Above 70°C ambient derate linearly at 6.3mW/°C for the metal can, 8.3mW/°C for the DIP and 7.1mW/°C for the Flatpak.
2. For supply voltages less than $\pm 15V$, the absolute maximum input voltage is equal to the supply voltage.
3. Short circuit may be to ground or either supply. Rating applies to $+125^\circ C$ case temperature or $75^\circ C$ ambient temperature.
4. Calculated value from: $BW(MHz) = \frac{0.35}{\text{Rise Time } (\mu s)}$

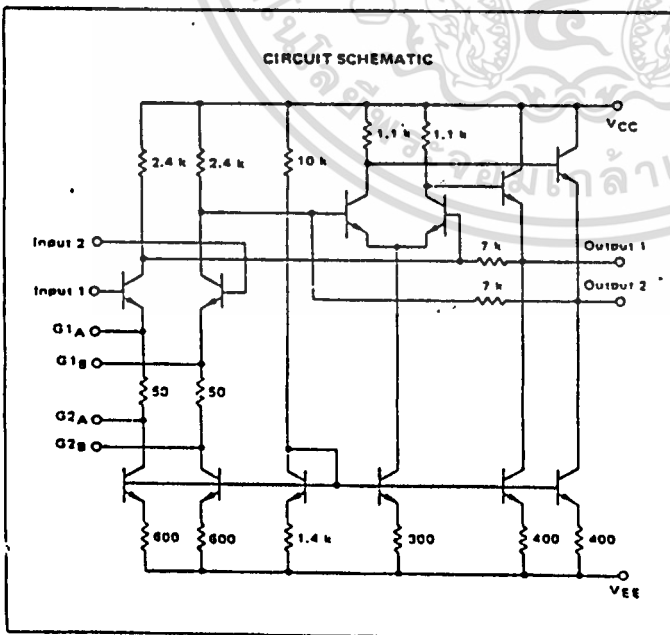
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA**

DIFFERENTIAL TWO STAGE VIDEO AMPLIFIER

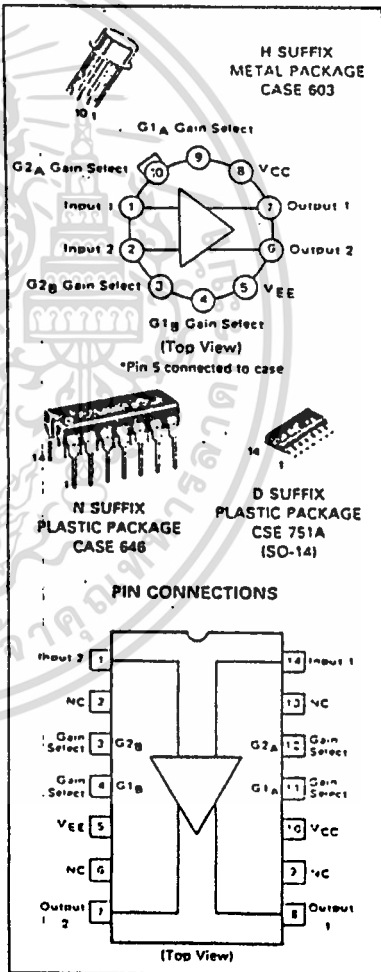
The SE/NE592 is a monolithic, two stage, differential output, wideband video amplifier. It offers fixed gains of 100 and 400 without external components and adjustable gains from 400 to 0 with one external resistor. The input stage has been designed so that with the addition of a few external reactive elements between the gain select terminals, the circuit can function as a high pass, low pass, or band pass filter. This feature makes the circuit ideal for use as a video or pulse amplifier in communications, magnetic memories, display and video recorder systems. The 592 is a pin-for-pin replacement for the MC1733.

- 90 MHz Bandwidth
- Adjustable Gains From 0 to 400
- Adjustable Pass Band
- No Frequency Compensation Required



**NE592
SE592**

**VIDEO AMPLIFIER
SILICON MONOLITHIC
INTEGRATED CIRCUIT**



ORDERING INFORMATION

Device	Temperature Range	Package
NE592D	0 to 70°C	SO-14
NE592N		Plastic DIP
NE592H		*Metal Can
SE592H	-55 to +125°C	*Metal Can

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE592, SE592

MAXIMUM RATINGS ($T_A = +25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}	+8.0	Volts
	V_{EE}	-8.0	Volts
Differential Input Voltages	V_{ID}	± 5.0	Volts
Common-Mode Input Voltage	V_{IC}	± 6.0	Volts
Output Current	I_o	10	mA
Operating Ambient Temperature Range	T_A	SE592	-55 to +125
		NE592	0 to +70
Operating Junction Temperature Range Metal and Ceramic Packages Plastic Package	T_J	175	$^\circ\text{C}$
		150	
Storage Temperature Range Metal and Ceramic Package Plastic Package	T_{stg}	-65 to +150	$^\circ\text{C}$
		-55 to +125	

ELECTRICAL CHARACTERISTICS $T_A = 25^\circ\text{C}$ unless otherwise noted. ($V_{CC} = +6.0\text{V}$, $V_{EE} = -6.0\text{V}$, $V_{CM} = 0$)

Characteristic	Symbol	SE592			NE592			Units
		Min	Typ	Max	Min	Typ	Max	
Differential Voltage Gain - Figure 3 ($R_L = 2\text{ k}\Omega$, $e_{out} = 3\text{ Vp-p}$) (Gain 1, Note 1) (Gain 2, Note 2)	A_{vd}	300 90	400 100	500 110	250 80	400 100	600 120	V/V
Bandwidth - Figure 3 (Gain 1, Note 1) (Gain 1, Note 2)	BW	- -	40 90	- -	- -	40 90	- -	MHz
Rise Time - Figure 3 (Gain 1, $e_{out} = 1\text{ Vp-p}$, Note 1) (Gain 2, $e_{out} = 1\text{ Vp-p}$, Note 2)	t_{rLH} t_{rHL}	- -	10.5 4.5	- 10	- -	10.5 4.5	- 12	ns
Propagation Delay - Figure 3 (Gain 1, $e_{out} = 1\text{ Vp-p}$, Note 1) (Gain 2, $e_{out} = 1\text{ Vp-p}$, Note 2)	t_{pLH} t_{pHL}	- -	7.5 6.0	- 10	- -	7.5 6.0	- 10	ns
Input Resistance (Gain 1, Note 1) (Gain 2, Note 2)	R_{in}	- 20	4.0 30	- -	- 10	4.0 30	- -	k Ω
Input Capacitance (Gain 2, Note 2)	C_{in}	-	2.0	-	-	2.0	-	pF
Input Offset Current (Gain 3, Note 3) - Fig. 2	I_{IO}	-	0.4	3.0	-	0.4	5.0	μA
Input Bias Current (Gain 3, Note 3) - Fig. 2	I_{IB}	-	9.0	20	-	9.0	30	μA
Input Noise Voltage (Gain 1 and Gain 2) (BW = 1 kHz to 10 MHz) - Figure 1	V_n	-	12	-	-	12	-	$\mu\text{V}(\text{rms})$
Input Voltage Range (Gain 2, Note 2) - Fig. 3	V_{in}	± 1.0	-	-	± 1.0	-	-	V
Common-Mode Rejection Ratio - Figure 3 (Gain 2, $V_{CM} = \pm 1\text{ V}$, $f \leq 100\text{ kHz}$) (Gain 2, $V_{CM} = \pm 1\text{ V}$, $f = 5\text{ MHz}$)	CMRR	60 -	86 60	- -	60 -	86 60	- -	dB
Supply Voltage Rejection Ratio - Figure 2 (Gain 2, $\Delta V_s = \pm 3.5\text{ V}$)	PSRR	50	70	-	50	70	-	dB
Output Offset Voltage - Figure 2 (Gain 3, $R_L = \infty$, Note 3)	V_{OO}	-	0.35	0.75	-	0.35	0.75	V
Output Common-Mode Voltage - Figure 2 ($R_L = \infty$, Gain 3, Note 3)	V_{CMO}	2.4	2.9	3.4	2.4	2.9	3.4	V
Output Voltage Swing - Figure 3 ($R_L = 2\text{ k}\Omega$, Gain 2, Note 2)	V_O	3.0	4.0	-	3.0	4.0	-	V _{o-p}
Output Resistance	r_o	-	20	-	-	20	-	Ω
Power Supply Current - Figure 2 ($R_L = \infty$, Gain 2, Note 2)	I_D	-	18	24	-	18	24	mA

Note 1. Gain select pins $G1_A$ and $G1_B$ connected together.Note 2. Gain select pins $G2_A$ and $G2_B$ connected together.

Note 3. All gain select pins open.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE592, SE592

FIGURE 4 - GAIN 1 versus FREQUENCY

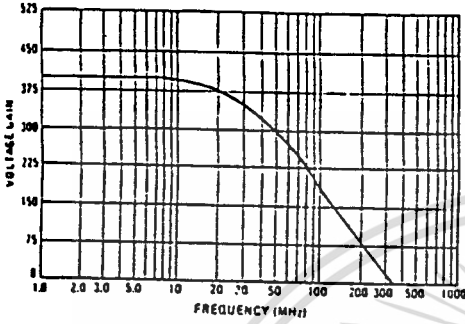


FIGURE 5 - GAIN 2 versus FREQUENCY

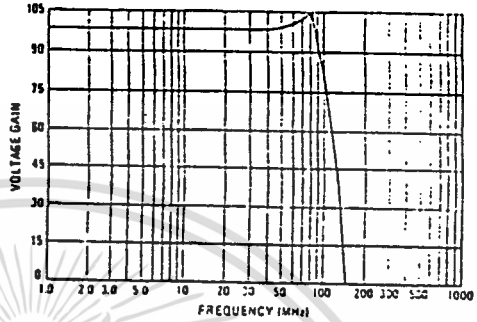


FIGURE 6 - OUTPUT VOLTAGE SWING AS A FUNCTION OF FREQUENCY

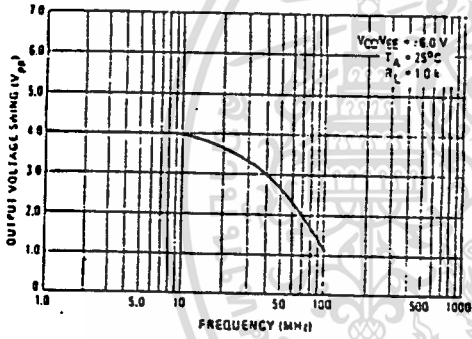


FIGURE 7 - OUTPUT VOLTAGE SWING AS A FUNCTION OF LOAD RESISTANCE

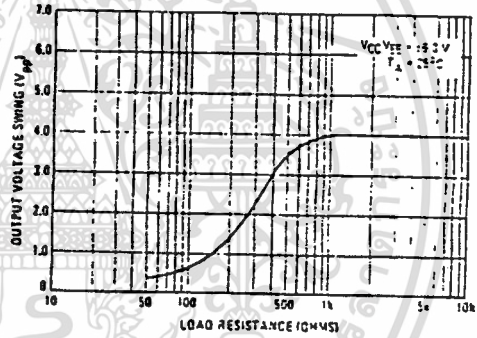
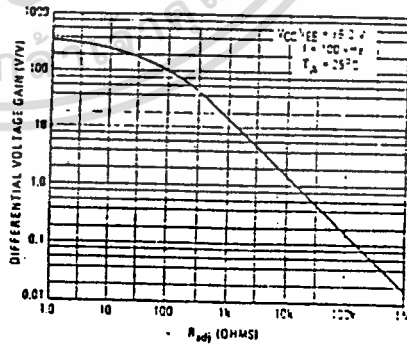
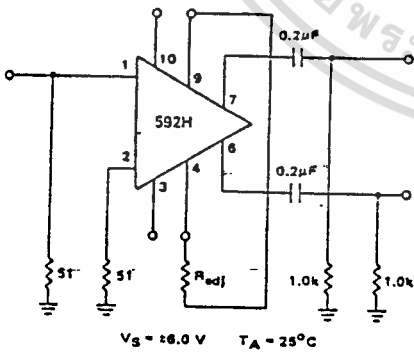


FIGURE 8 - VOLTAGE GAIN AS A FUNCTION OF R_{adj} RESISTANCE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NE592, SE592

FIGURE 9 - DISK/TAPE PHASE MODULATED READBACK SYSTEMS

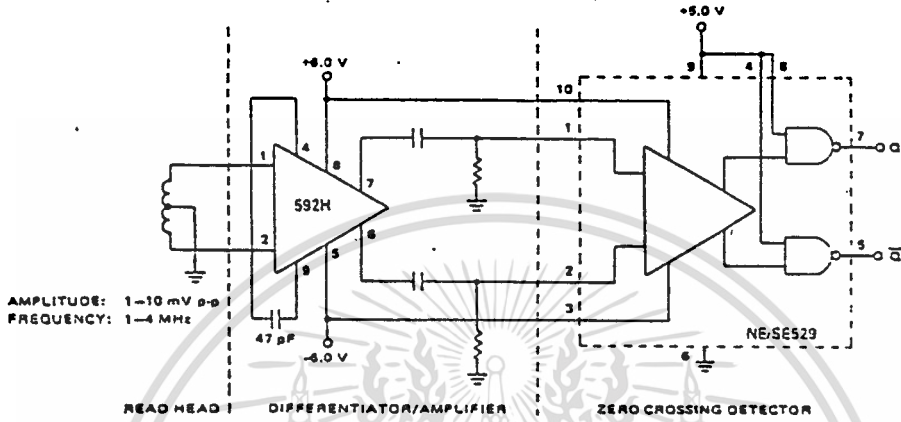


FIGURE 10 - DIFFERENTIATION WITH HIGH COMMON MODE NOISE REJECTION

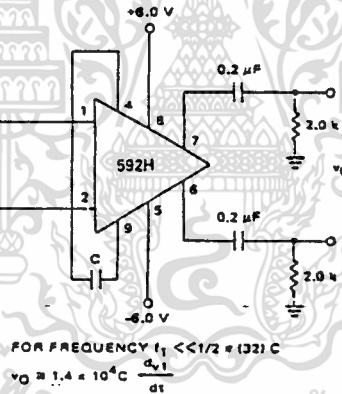
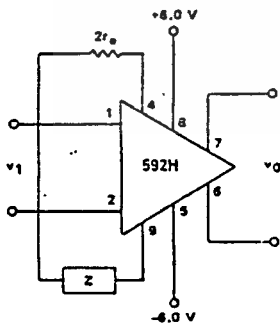


FIGURE 11 - FILTER NETWORKS



$$\frac{v_o(s)}{v_1(s)} \approx \frac{1.4 \times 10^4}{Z(s) + 32}$$

$$\approx \frac{1.4 \times 10^4}{Z(s) + 32}$$

BASIC CONFIGURATION

Z NETWORK	FILTER TYPE	TRANSFER FUNCTION
	Low Pass	$\frac{1.4 \times 10^4}{L} \left[\frac{1}{1 + sRC} \right]$
	High Pass	$\frac{1.4 \times 10^4}{L} \left[\frac{sRC}{1 + sRC} \right]$
	Band Pass	$\frac{1.4 \times 10^4}{L} \left[\frac{sRC}{1 + sRC + s^2LC} \right]$
	Band Reject	$\frac{1.4 \times 10^4}{L} \left[\frac{1}{1 + sRC + s^2LC} \right]$

NOTE: In the networks above, the R value used is assumed to include Z_{in} of approximately 20 Ohms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ML926/7

REMOTE CONTROL RECEIVERS (WITH MOMENTARY OUTPUTS)

The ML926 and ML927 are MOS LSI monolithic circuits for use as receivers of remote control signals for television control and many other applications. They are general purpose devices each receiving sixteen of the thirty-two codes transmitted by the SL490 circuit as pulse position modulation (PPM).

FEATURES

- Minimum Package Size - 8-Lead Minidip
- Four Outputs Indicate in Binary the Code Currently Being Received, and Are Switched Off (Low) When No Valid Code is Detected
- On-Chip Oscillator
- High Power, Free Drain, Output Buffers

OPERATING NOTES

The receiver operates on a timescale fixed by an internal oscillator and its external timing components. The oscillator may be adjusted to any value between 15kHz and 150kHz (allowing different receivers to respond to different transmission rates within the same area)

Checks are made to ensure 6 pulses, or 5 bits, are received for a word to be valid, and only after two consecutive and identical words is the receiver allowed to respond to the incoming code

The ML926 responds only to codes 00001 to 01111 from the SL490 transmitter whereas the ML927 responds to codes 10001 to 11111

ABSOLUTE MAXIMUM RATINGS

V _{DD} supply and inputs w.r.t: V _{SS}	+0.3V to -25V
Storage temperature	-55°C to +125°C
Operating temperature ambient	-10°C to +65°C

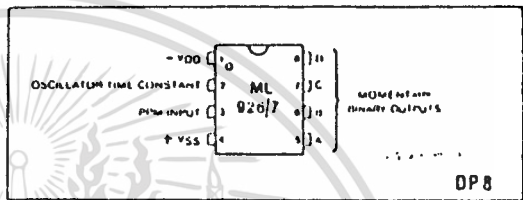


Fig. 1 Pin connections (top view)

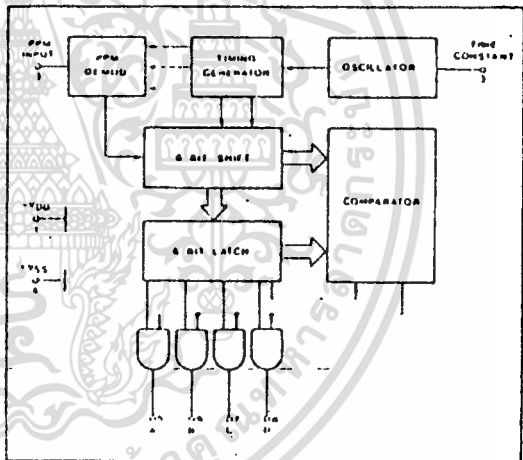


Fig. 2 Block diagram

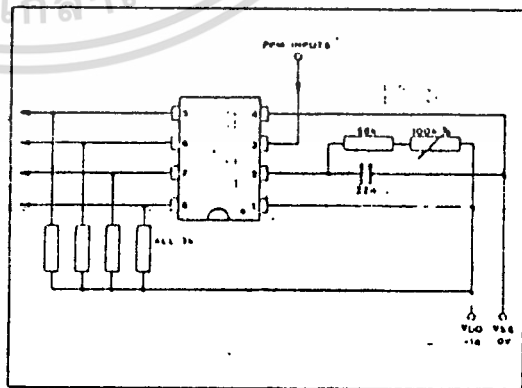


Fig. 3 Test circuit

ELECTRICAL CHARACTERISTICS

Test Conditions (unless otherwise stated):

V_{DD} = -16V, V_{SS} = 0V

T_{amb} = 25°C

Characteristic	Pin	Value			Units	Conditions
		Min.	Typ.	Max.		
Operating supply voltage range	1	12	14	18	V	
Current consumption	1	2	3	4	mA	
PPM Input						
Input level high	3	-1		0	V	
Input level low	3	V _{DD}		-6	V	
Input pulse width	3	1		22T _{osc}	μsec	T = 1/T _{osc}
Oscillator time constant See Note 1						
Oscillator frequency	2	15	3k	150k	Hz	Typical TC: 22nF to V _{SS} 100k to V _{DD}
Variation wrt V _{DD}			1		%/V	
Output voltage high	5-8	-1.5		0	V	R _L = 30k to V _{DD}
Output device leakage (Output OFF)	5-8			1	μA	

Note 1. R_{osc} (Pin 2) is 50k-150k. f_{osc} ≈ 1/0.15CR ±20%

PIN FUNCTIONS

POSITIVE LOGIC '1' = V_{SS}, '0' = V_{DD}

- V_{DD}**
-14V to -18V power supply
- Oscillator time constant**
An RC time constant of a capacitor and resistor at this pin defines the internal clock frequency. The clock frequency may be varied from 15Hz to 150kHz.
- PPM input**
The output of the 'front end' amplifier is connected to this pin; the signal must consist of a normal 'low' level with pulses to high level corresponding to the PPM pulses from the transmitter.
- V_{SS}**
0V (ground)
- 5-8. A, B, C, D**
Four open drain high power transistors give a binary coded output of the valid code being received.

Transmitter Code	Momentary binary outputs								
	ML926				ML927				
	E	D	C	B	A	D	C	B	A
0 0 0 0 0	0	0	0	0	0	0	0	0	0
0 0 0 0 1	0	0	0	0	1	0	0	0	1
0 0 0 1 0	0	0	0	1	0	0	0	1	0
0 0 0 1 1	0	0	0	1	1	0	0	1	1
0 0 1 0 0	0	0	1	0	0	0	1	0	0
0 0 1 0 1	0	0	1	0	1	0	1	0	1
0 0 1 1 0	0	0	1	1	0	0	1	1	0
0 0 1 1 1	0	0	1	1	1	0	1	1	1
0 1 0 0 0	0	1	0	0	0	0	1	0	0
0 1 0 0 1	0	1	0	0	1	0	1	0	1
0 1 0 1 0	0	1	0	1	0	0	1	1	0
0 1 0 1 1	0	1	0	1	1	0	1	1	1
0 1 1 0 0	0	1	1	0	0	0	1	1	0
0 1 1 0 1	0	1	1	0	1	0	1	1	1
0 1 1 1 0	0	1	1	1	0	0	1	1	0
0 1 1 1 1	0	1	1	1	1	0	1	1	1
1 0 0 0 0	1	0	0	0	0	0	0	0	0
1 0 0 0 1	1	0	0	0	1	0	0	0	1
1 0 0 1 0	1	0	0	1	0	0	0	1	0
1 0 0 1 1	1	0	0	1	1	0	0	1	1
1 0 1 0 0	1	0	1	0	0	0	0	1	0
1 0 1 0 1	1	0	1	0	1	0	0	1	1
1 0 1 1 0	1	0	1	1	0	0	0	1	0
1 0 1 1 1	1	0	1	1	1	0	0	1	1
1 1 0 0 0	1	1	0	0	0	0	0	0	0
1 1 0 0 1	1	1	0	0	1	0	0	0	1
1 1 0 1 0	1	1	0	1	0	0	0	1	0
1 1 0 1 1	1	1	0	1	1	0	0	1	1
1 1 1 0 0	1	1	1	0	0	0	0	0	0
1 1 1 0 1	1	1	1	0	1	0	0	0	1
1 1 1 1 0	1	1	1	1	0	0	0	1	0
1 1 1 1 1	1	1	1	1	1	0	0	1	1

Table 1 Response to SL490 codes



SL486

INFRA RED REMOTE CONTROL PREAMPLIFIER

The SL486 is a high gain preamplifier designed to form an interface between an infra-red receiving diode and the digital input of remote control receiving circuits. The device contains two other circuit elements, one to provide a stretched output pulse facility and a voltage regulator to allow operation from a wide range of supplies.

FEATURES

- Fast Acting AGC Improves Operation in Noisy Environments
- Differential Inputs Reduce Noise Pick-up and Improve Stability
- Gyrator Circuit Allows Operation in Environments with High Brightness Background Light Levels
- Output Pulse Stretcher for use with Microprocessor Decoders
- On-Chip Stabiliser Allows Operation with a Wide Range of Supply Voltages
- Direct Interface to Plessey MV601 and ML920 Series Remote Control Receivers
- Low Noise Output

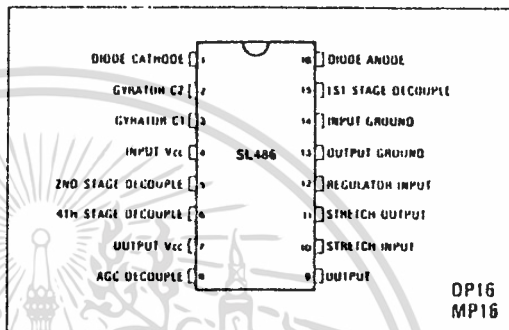


Fig 1 Pin connections (top view)

ABSOLUTE MAXIMUM RATINGS

Supply voltage (V Pins 4 & 7)	+10V wrt V Pins 13 & 14
Regulator input voltage (V Pin 12)	-20V wrt V Pin 7
Output current	5mA
Stretch output current	5mA
Operating temperature range	0°C to +70°C
Storage temperature	-55°C to +125°C

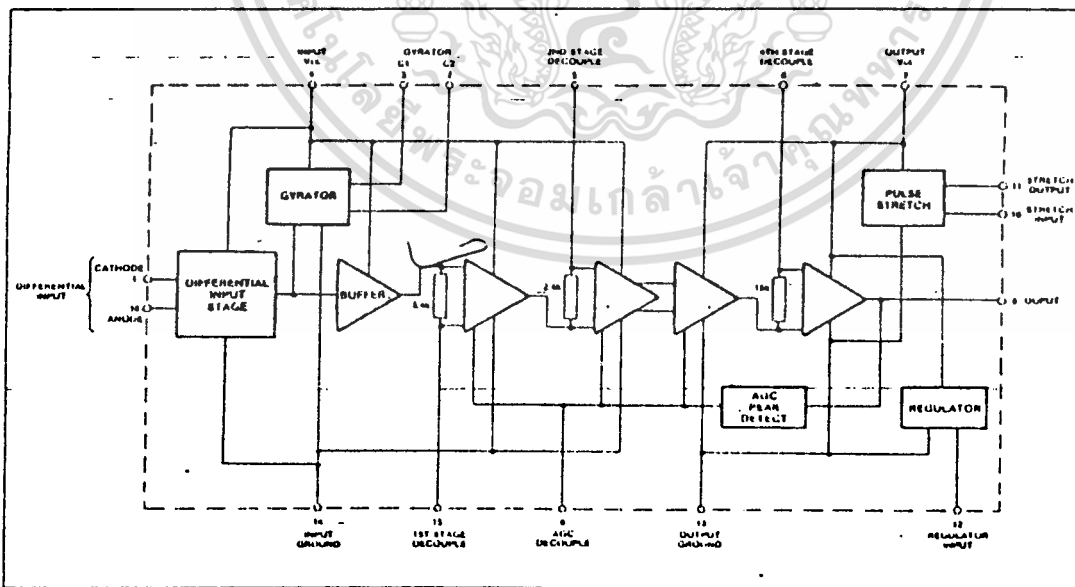


Fig 2 SL486 block diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

Test conditions (unless otherwise stated):
 T_{amb} = 25°C, V_{CC} = 4.5V to 7.0V.

Characteristic	Pin	Value			Unit	Conditions
		Min.	Typ.	Max.		
Supply current (See Note 1)	4,7		6.5	9.0	mA	V _{CC} = 5.0V, I _{OUT} = 1.0µA } Pins 13 & 14 V _{CC} = 4.5V, I _{OUT} ≤ 1.5mA } ground V _{CC} = 18V, I _{OUT} = 1.0µA Pin 12 ground
	4	3.5 × I _{IO}	4.2 × I _{IO}	5.3 × I _{IO}	mA	
	4,7		8.5	10	mA	
Low voltage supply (external)	4,7(+ve), 13,14(-ve)	4.5		9.5	V	Input and output V _{CC} commoned, input and output ground commoned
High voltage supply (external)	4,7(+ve), 12(-ve)	8.4		18.0	V	Input and output V _{CC} commoned, input and output ground at internal regulated voltage
Internal regulated voltage	13(wrt 7)	5.9	6.2	6.5	-V	V Pin 7(+ve) to V Pin 12(-) = +16V
Voltage between input and output V _{CC}	4,7			1.5	V	At room temperature
				1.1	V	At 70°C
Minimum sensitivity of differential input	1,16	9.0	74.0	2.3	nA	I _{OUT} = 1.0µA
				18.5	nA	I _{OUT} = 10µA
				42.0	nA	I _{OUT} = 0.5mA
Common mode rejection	1,16		35.0		dB	
Maximum signal input	1,16	3.0	4.0		mA(peak)	
AGC range			68.0		dB	
Output and stretch output pull-up resistance (internal)	9,11		55.0		kΩ	At 25°C
Stretch output pulse width (T _p)	11		2.4		ms	Capacitance Pin 9 to Pin 10 = 10nF; $T_p \approx R_x C \ln \left\{ \frac{1.5}{V_{CC}} \right\}$
Temperature coefficient on R _x			0.7		%/°C	Where R _x = 200kΩ ± 25% (internal resistance)
Output low	9			Output ground	V	0.2mA Sink, max.
Output high	9	Output V _{CC}			V	5µA Source
Stretch output low	11			Output ground	V	1.6mA Sink, max.
Stretch output high	11	Output V _{CC}			V	Output open circuit 5µA Source
Supply rejection, input V _{CC}	4		1.5		V(peak)	Ripple amplitude at 100Hz, Pin 12 ground
			0.8		V(peak)	Ripple amplitude at 100Hz, Pins 13 & 14 ground

NOTE

1. I_{IO} = I_{IO,MAX} = I_F diode forward current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SL486

APPLICATION NOTES - REFER TO FIGURE 4

Diode Anode and Cathode (Pins 1 and 16) The infra-red receiving diode is connected between pins 1 and 16. The input circuit is configured so as to reject signals common to both pins. This improves the stability of the device, and greatly reduces the sensitivity to radiated electrical noise. The diode is reverse biased by a nominal 0.65V.

Gyrator C2 and C1 (Pins 2 and 3) The decoupling, provided by gyrator C2 and C1, rolls off the gain of the feedback loop which balances the DC component of the infra-red diode current. The values of C2 and C1 are chosen to produce a low frequency cut-off characteristic below a nominal 2kHz. Hence, the gyrator produces approximately 20dB rejection at 100Hz.

The gyrator consists of two feedback loops operating in tandem. Only one feedback path is functional when the DC component of the diode current is less than 200µA. This loop is decoupled by gyrator C2. For diode currents between 200µA and 1.5mA the second control loop is operative, and this is decoupled by gyrator C1.

The decoupling capacitors, gyrator C2 and C1, must be connected between pins 2 and 3, to pin 4. The series impedance of C2 and C1 should be kept to a minimum.

First Stage Decouple (Pin 15) The capacitor on pin 15 decouples the signal from the non-inverting input of the first difference amplifier (see also Figure 2). The capacitance of 15nF is chosen to produce a 2kHz low frequency roll-off.

The capacitor must be connected between pins 15 and 14 (the input ground).

Second Stage Decouple (Pin 5) The capacitor on pin 5 decouples the signal from the non-inverting input of the second difference amplifier. The capacitance of 33nF is chosen to produce a 2kHz low frequency roll-off. The capacitor must be connected between pins 5 and 4 (the input Vcc).

Fourth Stage Decouple (Pin 6) The capacitor on pin 6 decouples the signal from the non-inverting input of the fourth difference amplifier. The capacitance of 47nF is chosen to produce a 2kHz low frequency roll-off. The capacitor must be connected between pins 6 and 7 (the output Vcc).

AGC Decouple/Delay Adjust (Pin 8) The output of the fourth difference amplifier is followed by a peak detector, which is used to provide an AGC control level. This produces a current source which is limited to 10mA at pin 8. The AGC decouple capacitor (C5 normally 150nF) filters the pulsed input, and the resultant level controls the gain of the first three difference amplifiers.

The AGC control level exhibits a fast attack/slow decay characteristic. Immediately infra-red pulses are detected, the gain will be reduced, so that any weaker noise pulses that are also received will not be seen at the output. Thus, provided the infra-red pulses are the most intense, it is possible to receive data in noisy environments. The slow decay keeps the AGC level intact during data reception, and produces a delay before any received noise may become present at the output, when transmission ceases.

Output (Pin 9) The output will be low, pulsing high with a source impedance of a nominal 50kΩ, for a received infra-red pulse. It is a linear amplification of the input and swings between output ground and output Vcc.

Stretch Input and Stretch Output (Pins 10 and 11) A typical infra-red PPM system transmits very narrow pulses. The duration of these pulses is typically 10µs, so in order to utilise a microprocessor-based decoder system it is necessary to lengthen the received pulse. This stretched output can be obtained from pin 11 when a capacitor is connected between pins 9 and 10.

The width of the pulse is determined by the value of this coupling capacitor (C8 in Figure 3) and is given by:

$$\tau_p = R_x C_8 \ln \left\{ \frac{V_i + 1.5 V_{cc}}{V_i} \right\}$$

where τ_p = pulse width in ms

R_x = 200kΩ (see electrical characteristics)

C_8 = coupling capacitance

and $(V_i + 1.5 V_{cc})$ = potential between input Vcc and ground (pins 13 and 14)

The stretch output is normally high pulsing low for a received infra-red pulse, and swings between output Vcc and output ground.

Regulator Input (Pin 12) The device can be operated with supplies of between 4.5V and 9.0V connected between input/output ground (pins 14 and 13) and input and output Vcc (pins 4 and 7) as shown in Figure 3.

The device can be operated with supplies in excess of 9.0V by utilising the on chip regulator. In this case connections are made between output Vcc (pin 7) and the regulator input (pin 12) as shown in Figure 4. A supply voltage of between 9.0V and 18V will then cause the output ground to be regulated at a level nominally 6.4V below the output Vcc (pin 7).

The regulator will, however, lose control with a potential difference of less than 9.0V. Below this level the voltage on pin 13 will track nominally 1.5V above the level of pin 12.

When the regulator is not used (low voltage operation), pin 12 must be shorted to output ground (pin 13).

OPERATING NOTES -
REFER TO FIGURES 3 AND 4

Gyrator C1 (Pin 3) If the environment in which the device is operating, limits the background light such that the DC component of the diode current has a maximum of 200µA, it may be desirable to omit (see Figure 3) the more bulky and costly 47µF capacitor, gyrator C1 shown in Figure 4. In this case pin 3 can be left open circuit. The resultant application will then have a characteristic of greatly reduced gain when the ambient light causes the DC current to rise above this threshold.

The 47µF capacitor can alternatively be replaced by a resistor. The outcome of this is to further reduce the gain in ambient light levels above the 200µA threshold. Below this threshold the overall gain is slightly enhanced as the light level approaches the threshold value. If chosen this resistance should lie between 10kΩ and 200kΩ.

Noise Immunity The stretch output can also be used as a means of improving performance relating to a receiver system, over and above its main purpose of providing a stretched output facility. Including C8 (Figure 4) causes the output pulses (from pin 9) to be subjected to the stretch input threshold. Thus any noise pulses from pin 9 that are below this threshold will not be seen at the stretch output (pin 11).

A further improvement can be made, utilising this stretch input threshold by including some additional filtering of the output (C10 in Figure 4). This can be adjusted in value (typically 100pF) to reduce some of the noise pulses that otherwise cross the threshold, to a level below the threshold.

It must be noted that the stretch output logic sense is inverted (for microprocessor applications) from that of the output (pin 9), and the cost of re-inversion may be deemed uneconomical for the improvements gained.

Screening Use of screening for the device, and associated components, improves the performance and immunity to externally radiated noise. The screening method used must protect the sensitive front end of the device, provided that

the diode, pin 1, pin 16, C2 (pin 2) and the first stage decouple (pin 15) are screened, it may be found that for the application considered, the remaining circuitry need not be so protected.

In applications where externally radiated noise is minimal, it may be possible to reduce any screening to pins 1 and 16, and the diode connections, only. In some instances, no screening may be necessary, but this largely depends on the level of radiated noise, the decoupling/filtering employed and the receivers decoding technique.

Decoupling Typical decoupling arrangements for use with or without the regulator, are given in Figures 4 and 3

respectively. When using the regulator, further improvements in high frequency supply rejection are possible by the inclusion of R2. The value can be chosen so as to keep the pin 12 end of R2 within the -9.0 to -18V (w.r.t. pin 7) specified voltage range. For example if using the 920 series remote control receivers, on a supply of 16V, a typical value for R2 would be 200K.

Note that the regulator is a low impedance point between pins 12 and 13. C7 thus maintains a low impedance path between pins 4 and 12 at high frequencies.

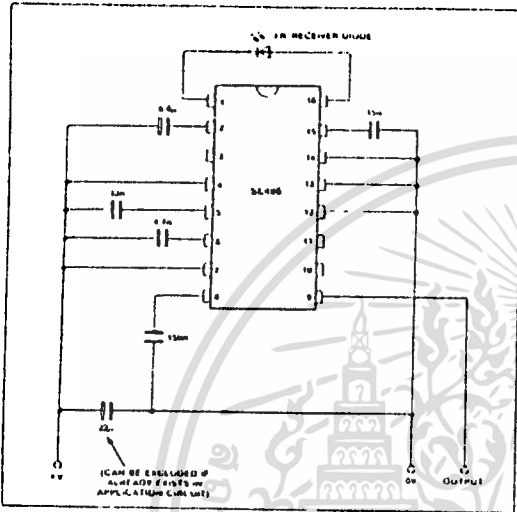


Fig.3 Circuit diagram of minimum component application (showing low voltage operation)

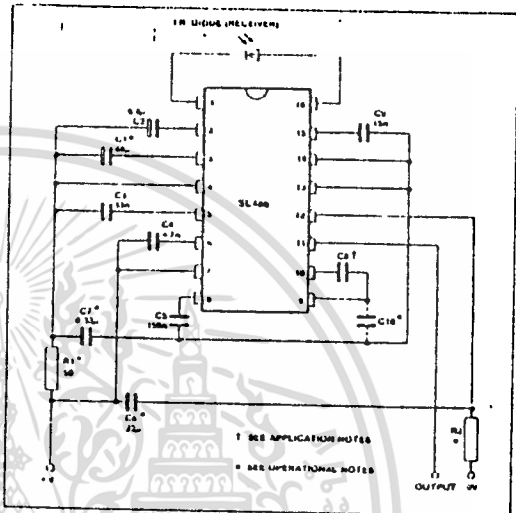
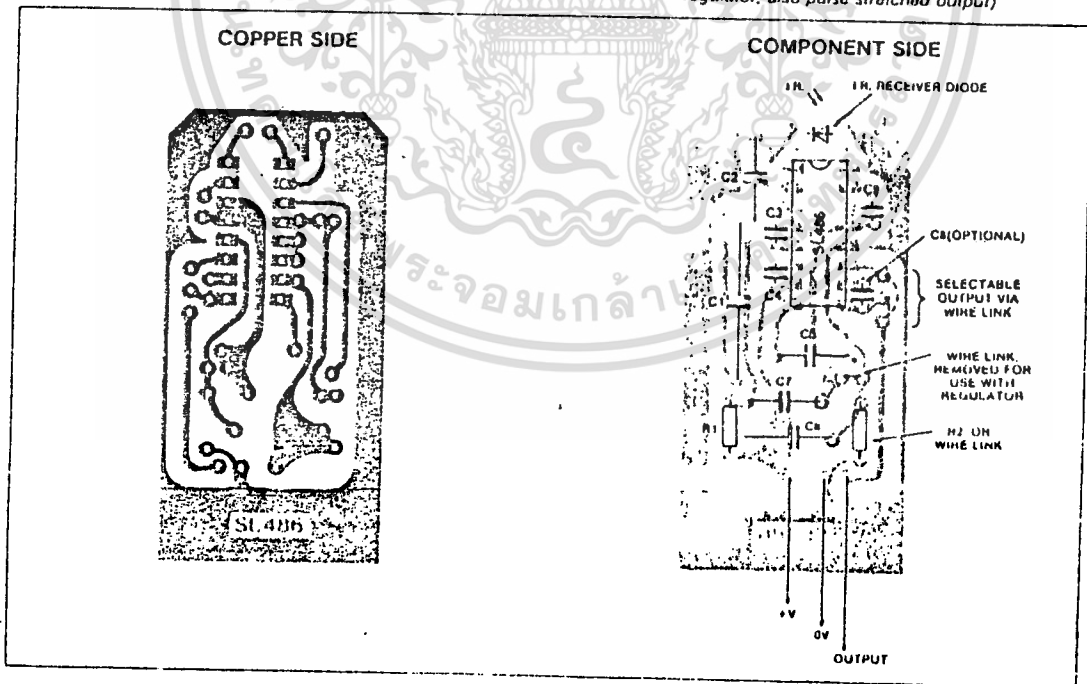


Fig.4 SL486 application diagram showing all optional circuitry (Note: Supply decoupling and connections for use of voltage regulator; also pulse stretched output)



SL486

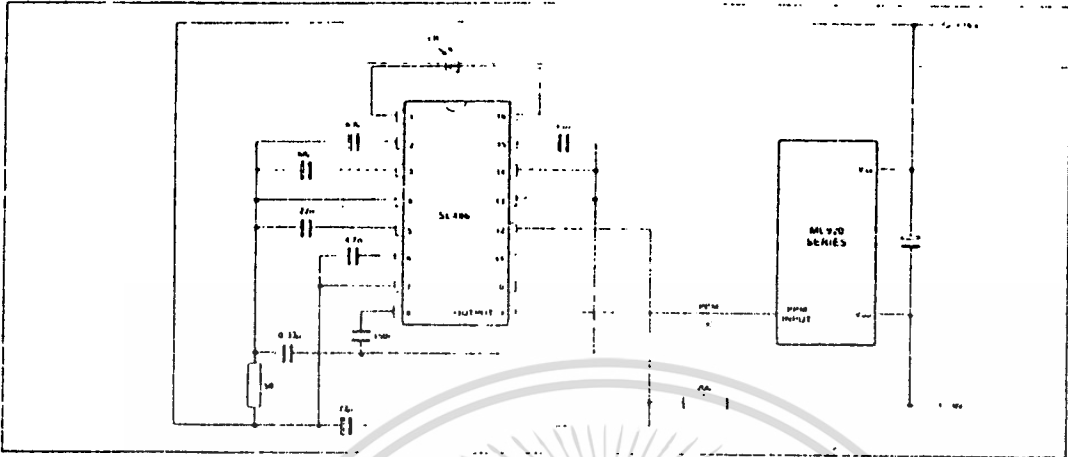


Fig.6 Application diagram for use with ML920 Series remote control receivers, utilizing on-chip supply stabiliser

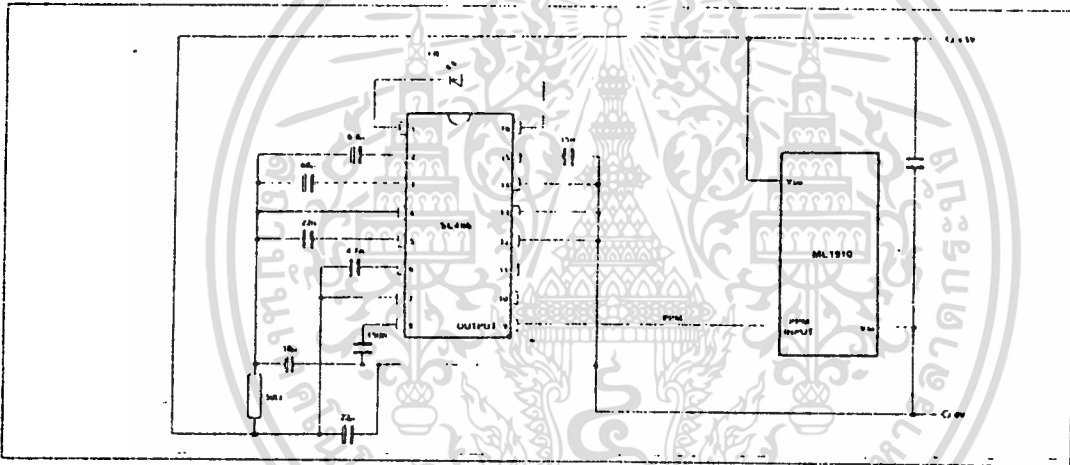


Fig.7 Circuit diagram of interface with ML1910 remote control receiver

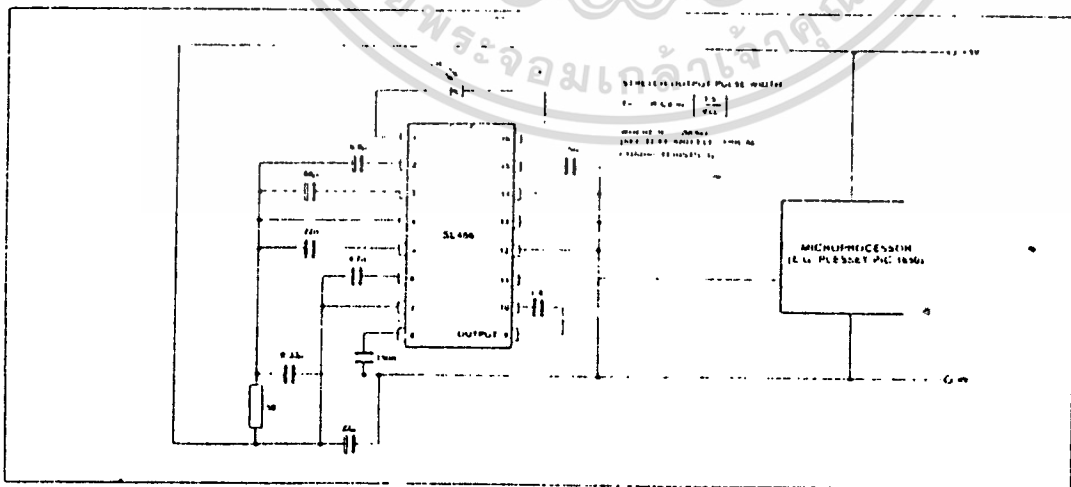


Fig.8 Circuit diagram of microprocessor interface, using on-chip pulse stretching facility

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SL490B

REMOTE CONTROL TRANSMITTER

Plessey Semiconductors have developed and produced a range of monolithic integrated circuits which give a wide variety of remote control facilities. As well as ultrasonic or infra red transmission, cable, radio or telephone links may also be utilised. Pulse position modulation (PPM) is used with or without carrier and automatic error detection is also incorporated. Although initially designed with TV remote control in mind the devices may equally easily be applied for use in radios, tuners, tape and record decks, lamps and lighting, toys and models, industrial control and monitoring.

The SL490B is an easily extendable, 32 command, pulse position modulation transmitter drawing negligible standby current. It may be used with the ML920 series of remote control receivers.

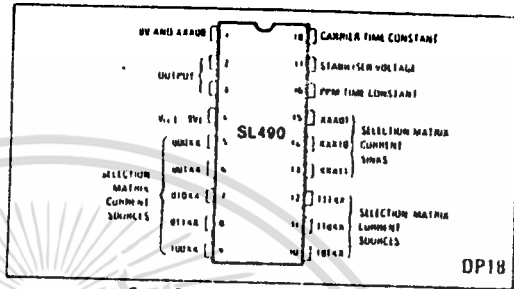


Fig.1 Pin connections - top view

FEATURES

- Ultrasonic or Infra-red Transmission
- Direct Drive for Ultrasonic Transducer
- Direct Drive of Visible LED when using Infra-red
- Very Low Power Requirements
- Pulse Position Modulation gives Excellent Immunity from Noise and Multipath Reflections
- Single Pole Key Matrix
- Switch Resistance up to 1kohms Tolerated
- Few External Components
- Anti-bounce Circuitry On Chip

QUICK REFERENCE DATA

- Power Supply 9V, Standby 6microamps, Operating 8mA
- Modulation Pulse Position with or without Carrier
- Coding, 5 Bit Word giving a Primary Command Set of 32 Commands
- Key Entry 8 x 4 Single Pole Key Matrix
- Data Rate Selectable: 1 Bit/Sec to 10k Bit/Sec.
- Carrier Frequency, Selectable 0Hz (No Carrier) to 200kHz

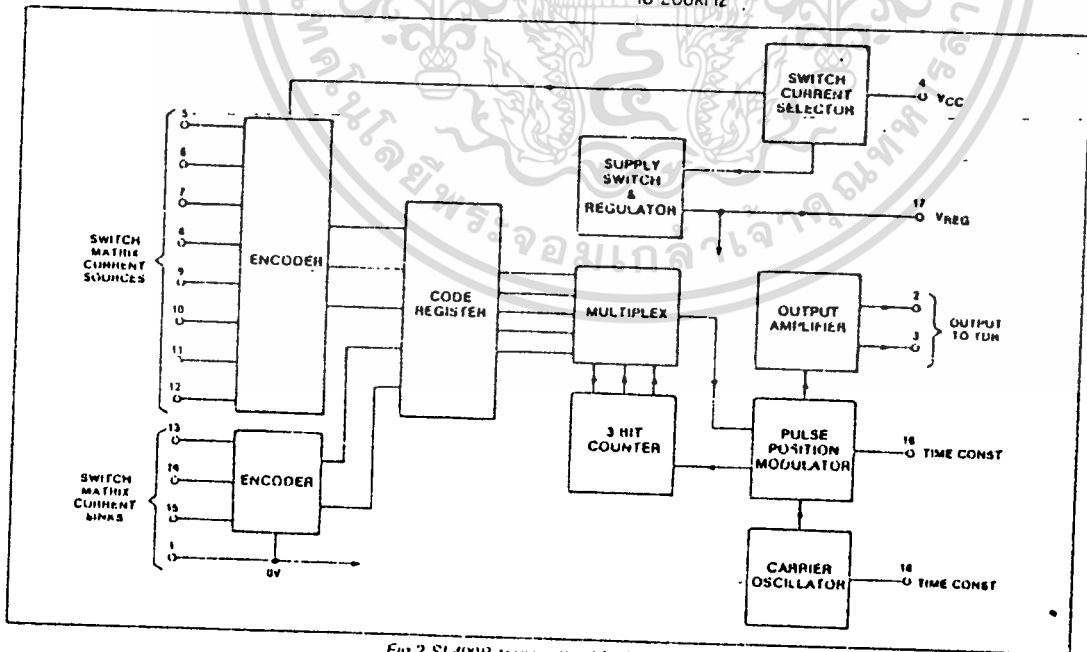


Fig 2 SL490B transmitter block diagram

SL490

ELECTRICAL CHARACTERISTICS

Test conditions (unless otherwise stated)
 $T_{amb} = 25^{\circ}C$ $V_{CC} = 1.7V$ to $10.5V$

Characteristic	Pin	Value			Units	Conditions
		Min.	Typ.	Max.		
Operating supply current	4		9.5	16	mA	$V_{CC} = 9.5V$
Standby supply current	4			10	μA	
Stabilised voltage	17	4.1		4.9	V	
Output current available from stabilised supply	17			1	mA	
Output voltage swing	2,3	$V_{CC} - 1$			V	Unloaded
Output voltage	2			1	V	} Peak value $< 1ms$
Output voltage	3			1	V	
External switch resistance	5-15			5	k Ω	
External carrier resistor R2	18	20	40	80	k Ω	C2 = 680pF $f_c = 40kHz$ R1 = 15k $t_1 = 0.95 C1 R1$ H1 = 60k } See Fig.4
t_1 deviation from calculated value using fixed timing components	2,3			1.10	%	
PPM resistor	16	15	30	60	k Ω	
Variation of t_1 and t_0 with V_{CC}						
t_1 with $V_{CC} = 7V/t_1$ with $V_{CC} = 10.5V$	2,3			1.4	%	
t_0 with $V_{CC} = 7V/t_0$ with $V_{CC} = 10.5V$	2,3			1.4	%	
Ratio t_0/t_1	2,3	1.4		1.6		
Pulse width t_p	2,3	$0.11 t_1$		$0.22 t_1$		
Interword gap	2,3		3			The interword gap is 3 times t_1 derived by counting

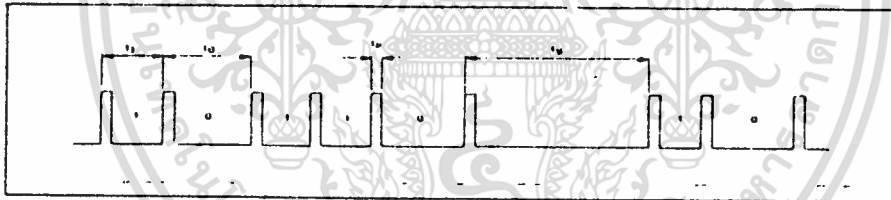


Fig.3 PPM word notation

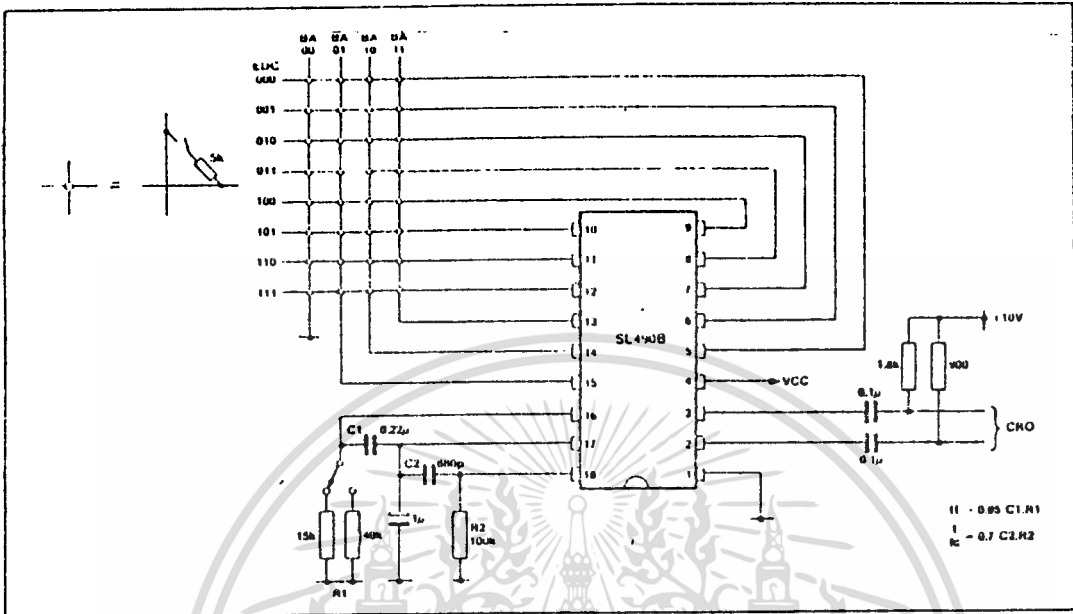


Fig 4 Test circuit

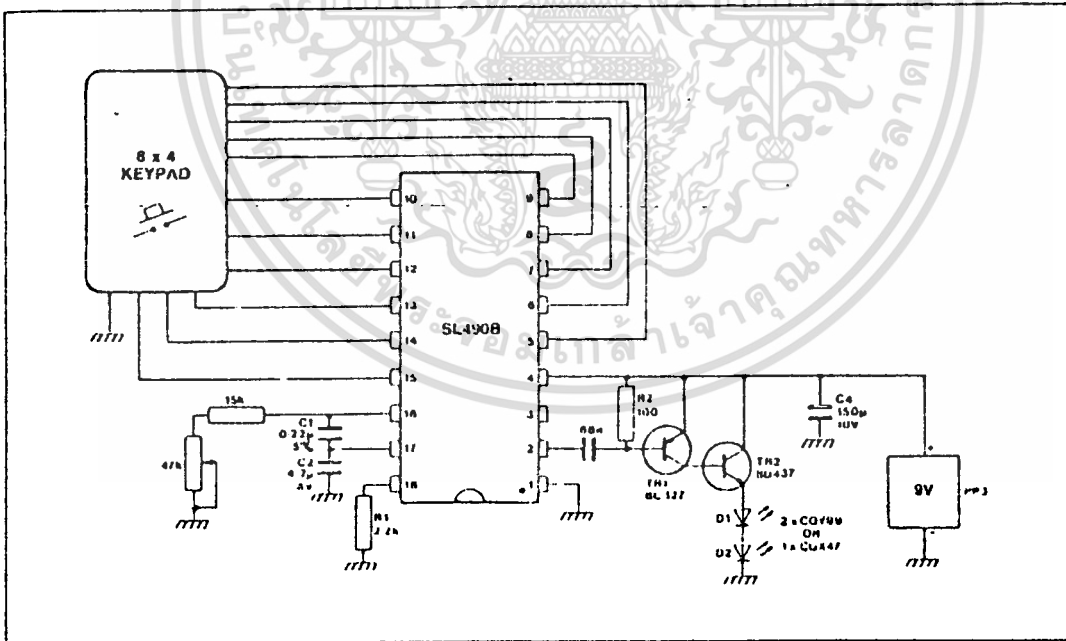


Fig.5 Infra-red application circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SL490

OPERATING NOTES

Fig 5 shows the circuit for a simple infra-red transmitter where the PPM output from pin 2 of the SL490B is fed to the base of the PNP transmitter TR1, producing an amplified current pulse about 1.5µsec wide. This pulse is further amplified by TR2 and applied to the infra red diodes D1 and D2.

The current in the diodes and the infra-red output is controlled by the quantity, type, and connection method of the diodes and also by the gain at high currents of the transistors.

The most common solution where cost is important is to use 2 single chip diodes, such as the CQY99 connected in series.

Improved output can be obtained by using four CQY99 diodes in a series parallel arrangement, but it is usually simpler to use 2 multichip diodes such as the CQX47 connected in parallel or a single CQX19 which gives similar results.

A significant increase in range can be obtained by using diodes such as the CQY99 in conjunction with a plated plastic parabolic reflector.

When building the transmitter, care should be taken with the choice of the capacitor C and with the circuit layout, particularly when multi-chip diodes are being used, as the current pulses can be as high as 6 to 8Amps.

Transistor choice is also important and any substitutes should have high current gain characteristics and switching speeds similar to those specified in Fig 3.

An increase in output can be obtained by connecting TR2 in common emitter configuration, but care should be taken not to exceed the rating of the diodes.

Choice of PPM Frequencies

Although the ML920 series of remote control receivers is designed to work over a wide range of PPM frequencies, the actual usable range may be restricted by the application. The analogue outputs on the ML920, ML922 and ML923 serve as a good example, since the outputs will step up or down, one step for each pair of PPM words received. This in turn fixes the rate of increment or decrement of the volume or colour controls of a TV set.

When the transmitter is being used with an infra-red link, with high current pulses fed to the diodes as in Fig. 5, power consumption will increase with frequency. It is thus advisable that with a battery power supply, the slowest PPM rate consistent with adequate response time should be chosen.

Setting Up Procedure

When designing a remote control system using the SL490 in conjunction with the ML920 range of receiving circuits it is important from a manufacturing point of view for all transmitters to be interchangeable. The timing capacitor C1 should be chosen to give the required T1 time calculated from the formula $T1 = 1.4CR$ with $R = 3.3k$. The R value should be made up of a series potentiometer resistor combination with sufficient adjustment to compensate for the IC, and component tolerances.

The timing components on the receiver can be selected using the formula

$$f_{RX} = \frac{1}{0.15CR} \pm 20\% \text{ where } f_{RX} = \frac{40}{T_0}$$

T_0 being the PPM logic 0 time from the transmitter.

If the recommended value of potentiometer and fixed resistor, as shown in Fig 6, are used, then the value of R in the above formula should be 8.1kΩ. This gives the maximum frequency adjustment range, which is needed to cope with component and IC tolerances.

Final adjustment is made by setting the period on the receiver oscillator time constant pin to 1/40th of the transmitter PPM logic 0 time using the potentiometer. Connection to the receiver time constant pin should be made using a x10 oscilloscope probe to reduce circuit loading.

When adjusting the ML920, the monitor output can be used for setting up, but in this case, a figure of 1/20th of the transmitter PPM logic 0 time should be used as the monitor output is at half the oscillator frequency.

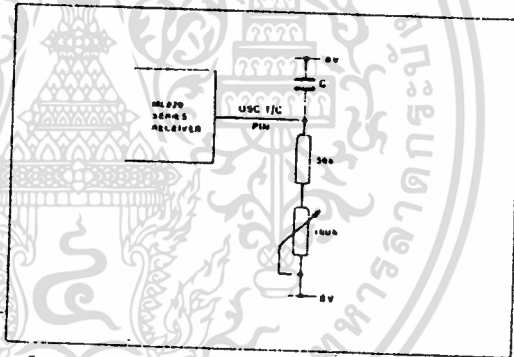


Fig 6 Recommended receiver time constant components

ABSOLUTE MAXIMUM RATINGS

Supply voltage	7V to 9.5V
Total power dissipation	600mW
Operating temperature range	-10°C to +65°C
Storage temperature range	-55°C to +125°C

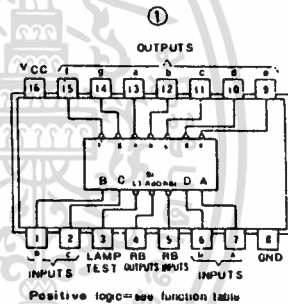
5447A/7447A BCD-to-Seven Segment Decoder/Driver (15V Output)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
T.I.	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
FAIRCHILD																				
MOTOROLA																				
N.S.C.									DM54LS47								DM74LS47			
PHILIPS													N7447							
SIGNETICS													N7447							
SIEMENS													FL1121V							
FUJITSU									74LS47											
HITACHI									HD74LS47				HD7447A/HD2532							
mitsubishi									M74LS47				M53247							
NEC													μPB2047							
TOSHIBA													TD3447A							

Electrical Characteristics SN54LS47A/SN74LS47A

absolute maximum ratings over operating free-air temperature range								
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS -55°C to 125°C SN74LS 0°C to 70°C					
Input voltage	7V	Storage temperature range	-65°C to 150°C					
Current forced into any output in the off state	1 mA							
recommended operating conditions								
	SN54LS47A		SN74LS47A		UNIT			
	MIN	NOM	MAX	MIN		NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V	
Off-state output voltage, V _O (off)	a thru g		15			15	V	
On-state output current, I _O (on)	a thru g		12			24	mA	
High-level output current, I _{OH}	BI/RBO		-50			-50	μA	
Low-level output current, I _{OL}	BI/RBO		1.6			3.2	mA	
Operating free-air temperature, T _A			-55	125		0	70	°C
electrical characteristics over recommended operating free-air temperature range								
PARAMETER		TEST CONDITIONS†	MIN	TY‡	MAX	UNIT		
V _{IH}	High-level input voltage			2		V		
V _{IL}	Low-level input voltage				0.8	V		
V _I	Input clamp voltage, any input except BI/RBO	V _{CC} = MIN, I _I = -18 mA			-1.5	V		
V _{OH}	High-level output voltage	BI/RBO V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OH} = -50 μA	2.4	4.2		V		
V _{OL}	Low-level output voltage	BI/RBO V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OL} = 1.6 mA	0.25	0.4		V		
I _O (off)	Off-state output current	a thru g V _{CC} = MAX, V _{IH} = 2 V, V _{IL} = 0.8 V, V _O (off) = MAX			250	μA		
V _O (on)	On-state output voltage	a thru g V _{CC} = MAX, V _{IH} = 2 V, V _{IL} = 0.8 V, I _O (on) = 12 mA	0.25	0.4		V		
I _I	Input current at maximum input voltage	Any input except BI/RBO V _{CC} = MAX, V _I = 7 V			0.1	mA		
I _{IH}	High-level input current	Any input except BI/RBO V _{CC} = MAX, V _I = 2.7 V			20	μA		
I _{IL}	Low-level input current	Any input except BI/RBO V _{CC} = MAX, V _I = 0.4 V			-0.4	mA		
I _{OS}	Short-circuit supply current	BI/RBO V _{CC} = MAX	-0.3		-2	mA		
I _{CC}	Supply current	V _{CC} = MAX			7	13	mA	
t _{off}	Turn-off time from A input	V _{CC} = 5 V, T _A = 25°C, C _L = 15 pF, R _L = 665 Ω				100	ns	
t _{on}	Turn-on time from A input						100	ns
t _{off}	Turn-off time from BI input						100	ns
t _{on}	Turn-on time from BI input						100	ns

Pin Assignment (Top View)



Positive logic—see function table

- NOTES: 1. The blanking input (BI) must be open or held at a high logic level when output functions 0 through 15 are desired. The ripple-blanking input (RBI) must be open or high if blanking of a decimal zero is not desired.
2. When a low logic level is applied directly to the blanking input (BI), all segment outputs are off regardless of the level of any other input.
3. When ripple-blanking input (RBI) and inputs A, B, C, and D are at a low level with the lamp test input high, all segment outputs go off and the ripple-blanking output (RBO) goes to a low level (response condition).
4. When the blanking input/ripple blanking output (BI/RBO) is open or held high and a low is applied to the lamp-test input, all segment outputs are on.
- ‡ BI/RBO is wire-AND logic serving as blanking input (BI) and/or ripple-blanking output (RBO).

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C

§ I_{CC} is measured with all outputs open and all inputs at 4.5V.

¶ t_{off} corresponds to t_{PLH} and t_{on} corresponds to t_{PHL}.

CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

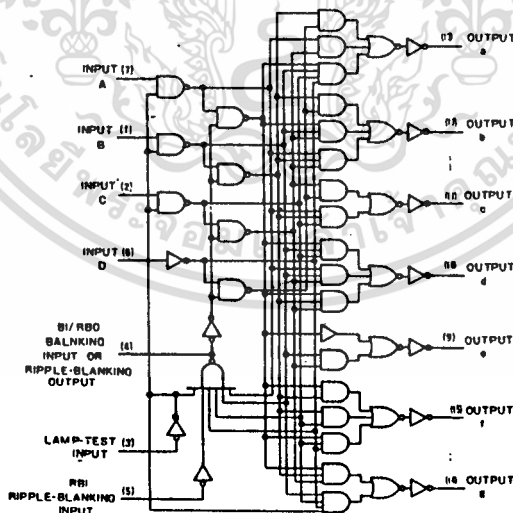
5447A/7447A(CONTINUED)

Function Table

DECIMAL OR FUNCTION	INPUTS					BI/RBO #	OUTPUTS							NOTE		
	LT	RBI	D	C	B		A	a	b	c	d	e	f		g	
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	OFF	1
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	1
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON	ON	
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	ON	ON	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF	OFF	
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	ON	
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	OFF	ON	
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	ON	ON	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	2
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	3
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	ON	4

H=high level, L=low level, X=irrelevant

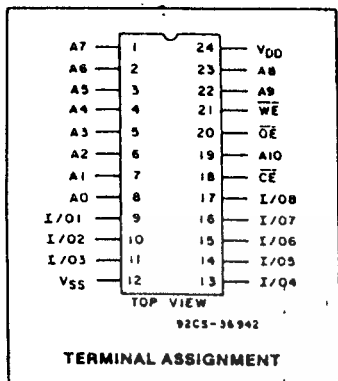
Schematic



'47A 'LSA47 'L17 BCD-TO-SEVEN-SEGMENT DECOER/DRIVER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CDM6116A



CMOS 2048-Word by 8-Bit Static RAM

Features:

- Fully static operation
- Single power supply: 4.5 V to 5.5 V
- All inputs and outputs directly TTL compatible
- 3-state outputs
- Industry standard 24-pin configuration
- Chip-enable gates address buffers for minimum standby current
- Data retention voltage: 2 V min.

	CDM6116A-2	CDM6116A-3	CDM6116A-9
Access Time (max.)	200 ns	150 ns	250 ns
Output Enable Time (max.)	120 ns	60 ns	150 ns
Operating Temperature	0° to +70° C		-40° to +85° C
Operating Current (max.)	35 mA	35 mA	40 mA
Standby Current I _{00s1} (max.)	30 µA	50 µA	100 µA

The RCA-CDM6116A is a CMOS 2048-word by 8-bit static random-access memory. It is designed for use in memory systems where high-speed, low power and simplicity in use are desirable. This device has common data inputs and data outputs and utilizes a single power supply of 4.5 V to 5.5 V. A chip-enable input and an output-enable input are provided for memory expansion and output buffer control.

The chip enable (\overline{CE}) gates the address and output buffers and powers down the chip to the low power standby mode.

The output enable (\overline{OE}) controls the output buffers to eliminate bus contention.

The CDM6116A-2 and CDM6116A-3 have an operating temperature range of 0° to +70° C. The CDM6116A-9 has an operating temperature range of -40° to +85° C.

The CDM6116A-2 and CDM6116A-3 are supplied in a 24-lead dual-in-line plastic package (E suffix). The CDM6116A-9 is supplied in a 24-lead dual-in-line plastic package (E suffix) and a 24-lead dual-in-line side-braced ceramic package (D suffix).

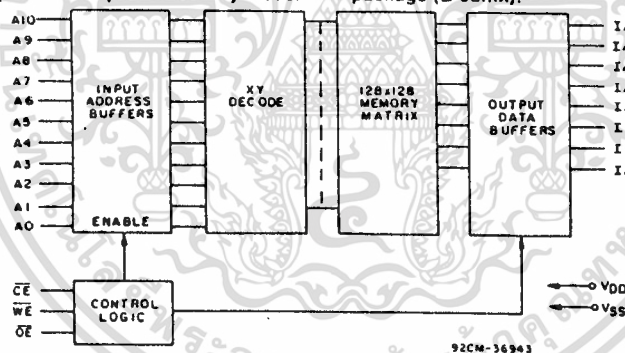


Fig. 1 - Functional block diagram.

TRUTH TABLE

\overline{CE}	\overline{OE}	\overline{WE}	A0 TO A10	MODE	I/O1 TO I/O8	DEVICE CURRENT
H	X	X	X	NOT SELECTED	HIGH Z	STANDBY
L	L	H	STABLE	READ	DATA OUT	ACTIVE
L	H	L	STABLE	WRITE	DATA IN	ACTIVE
L	L	L	STABLE	WRITE	DATA IN	ACTIVE

L = LOW H = HIGH X = H or L

Random-Access Memories (RAMs)

CDM6116A

MAXIMUM RATINGS, Absolute-Maximum Ratings

DC SUPPLY-VOLTAGE RANGE, (V_{DD}):
 (Voltage referenced to V_{SS} terminal) -0.3 to +7 V
 INPUT VOLTAGE RANGE, ALL INPUTS -0.3 to +7 V
 DC INPUT CURRENT, ANY ONE INPUT ±10 mA
 POWER DISSIPATION PER PACKAGE (P_D):
 For T_A = -40° to +60° C (PACKAGE TYPE E) 500 mW
 For T_A = +60° to +85° C (PACKAGE TYPE E) Derate Linearly at 8 mW/°C to 300 mW
 For T_A = -40° to +85° C (PACKAGE TYPE D) 500 mW
 DEVICE DISSIPATION PER OUTPUT TRANSISTOR
 For T_A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types) 100 mW
 OPERATING-TEMPERATURE RANGE (T_A)
 CDM6116A-2, CDM6116A-3 (PACKAGE TYPE E) 0 to +70° C
 CDM6116A-9 (PACKAGE TYPES D, E) -40 to +85° C
 STORAGE TEMPERATURE RANGE (T_{STG}) -55 to +125° C
 LEAD TEMPERATURE (DURING SOLDERING):
 At distance 1/16 ± 1/32 in. (1.59 ± 0.79 mm) from case for 10 s max. +265° C
 OPERATING CONDITIONS at T_A = 0 to +70° C, (CDM6116A-2, CDM6116A-3); T_A = -40° to +85° C (CDM6116A-9)
 For maximum reliability, operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS ALL TYPES		UNITS
	MIN.	MAX.	
DC Operating Voltage Range	4.5	5.5	V
Input Voltage Range	V _{IH}	V _{DD} + 0.3	
	V _{IL}	-0.3	
Input Signal Rise or Fall Time Δ	t _r , t _f	5	μs

Δ Input signal rise and fall times longer than the maximum value can cause loss of stored data in the selected mode.

STATIC ELECTRICAL CHARACTERISTICS at T_A = 0 to +70° C (CDM6116A-2, CDM6116A-3);

T_A = -40° to +85° C (CDM6116A-9), V_{DD} = 5 V ± 10%, Except as noted

CHARACTERISTIC	CONDITIONS	LIMITS									UNITS
		CDM6116A-2			CDM6116A-3			CDM6116A-9			
		MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.	MIN.	TYP.*	MAX.	
Standby Device Current I _{DDS}	C _E = V _{IH}	—	0.6	2	—	0.6	2	—	0.3	2	mA
	C _E = V _{DD} -0.2 V	—	1	30	—	1	50	—	1	100	μA
Output Voltage Low Level V _{OL} Max.	I _{OL} = 2.1 mA	—	—	0.4	—	—	0.4	—	—	0.4	V
	I _{OL} = 1 μA	—	0.1	—	—	0.1	—	—	0.1	—	
Output Voltage High Level V _{OH} Min.	I _{OH} = -1 mA	2.4	—	—	2.4	—	—	2.4	—	—	V
	I _{OH} = -1 μA	—	V _{DD} -0.1	—	—	V _{DD} -0.1	—	—	V _{DD} -0.1	—	
Input Leakage Current I _{IN} Max.	V _{DD} = 5.5 V	—	±0.1	±2	—	±0.1	±2	—	±0.1	±2	μA
	V _{IN} = 0 V to V _{DD}	—	±0.5	±2	—	±0.5	±2	—	±0.5	±2	
3-State Output Leakage Current I _{OUT}	C _E or $\overline{O}E = V_{IH}$ V _{I0} = 0 V to V _{DD}	—	±0.5	±2	—	±0.5	±2	—	±0.5	±2	μA
Operating Device Current I _{OPER} [#]	V _{IN} = V _{IL} , V _{IH}	—	20	35	—	20	35	—	28	40	mA
Input Capacitance C _{IN}	V _{IN} = 0 V, f = 1 MHz, T _A = 25° C	—	4	6	—	4	6	—	4	6	pF
Output Capacitance C _{I0}	V _{I0} = 0 V, f = 1 MHz, T _A = 25° C	—	6	8	—	6	8	—	6	8	

* Typical values are for T_A = 25° C and nominal V_{DD}.

[#] Outputs open circuited; cycle time = Min. t_{cycle}, duty = 100%.

CMOS Microprocessors, Memories and Peripherals

CDM6116A

SIGNAL DESCRIPTIONS

A0-A10 (Address Inputs): These inputs must be stable prior to a write operation, but may change asynchronously during read operations.

I/O1-I/O8: 8-bit tristate data bus.

\overline{CE} (Chip Enable): Powers down chip, disables Read and Write functions, and gates off address inputs.

\overline{OE} (Output Enable): Enables tristate outputs if \overline{CE} is low and \overline{WE} is high.

\overline{WE} (Write Enable): Enables Write function, if \overline{CE} is low. \overline{WE} will dominate if both \overline{WE} and \overline{OE} are low (i.e., the bus will be tristated and a Write will occur).

V_{DD}, V_{SS} : Power supply connections.

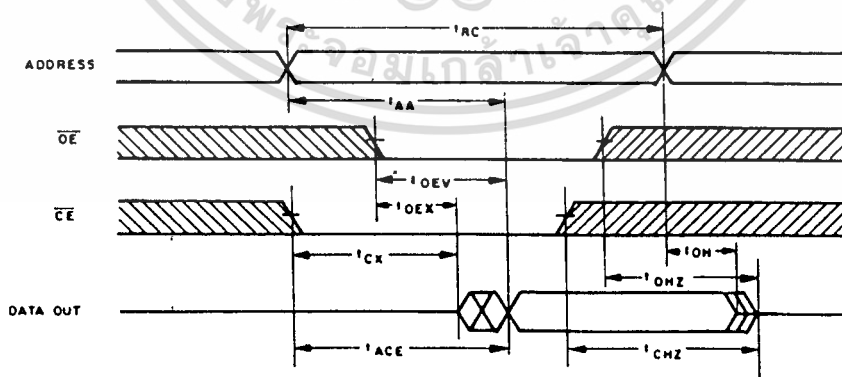
DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 0$ to $+70^\circ\text{C}$ (CDM6116A-2, CDM6116A-3);

$T_A = -40^\circ$ to $+85^\circ\text{C}$ (CDM6116A-9), $V_{DD} = 5\text{V} \pm 10\%$,

Input $t_r, t_f = 10\text{ns}$; $C_L = 100\text{pF}$ and 1 TTL Load, Input Pulse Levels: 0.8 V to 2.4 V

CHARACTERISTIC		LIMITS						UNITS
		CDM6116A-2		CDM6116A-3		CDM6116A-9		
		MIN. [†]	MAX.	MIN. [†]	MAX.	MIN. [†]	MAX.	
Read Cycle Times See Fig. 2								
Read Cycle Time	t_{RC}	200	—	150	—	250	—	ns
Address Access Time	t_{AA}	—	200	—	150	—	250	
Chip Enable Access Time	t_{ACE}	—	200	—	150	—	250	
Chip Enable to Output Active	t_{CX}	15	—	15	—	15	—	
Output Enable to Output Valid	t_{OEV}	—	120	—	60	—	150	
Output Enable to Output Active	t_{OEX}	15	—	15	—	15	—	
Chip Disable to Output "High Z"	t_{CHZ}	0	60	0	50	0	80	
Output Disable to Output "High Z"	t_{OHZ}	0	60	0	50	0	80	
Output Hold from Address Change	t_{OH}	15	—	15	—	15	—	

[†]Time required by a limit device to allow for the indicated function.



\overline{WE} IS HIGH DURING READ CYCLE
TIMING MEASUREMENT REFERENCE
LEVEL IS 1.5V

92CM-36944

Random-Access Memories (RAMs)

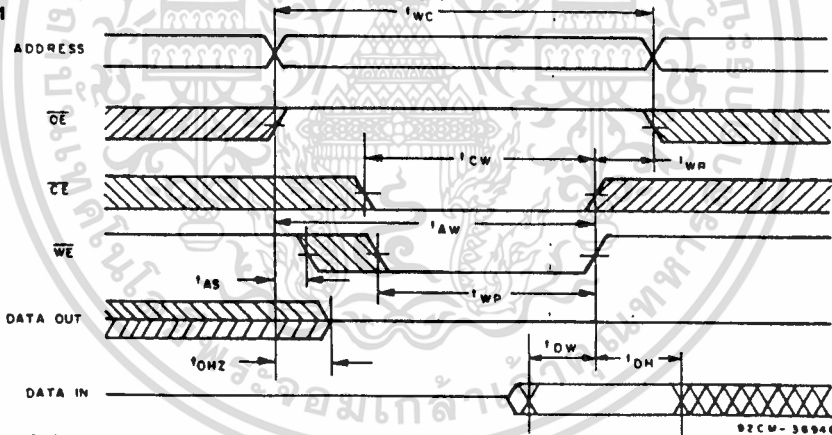
CDM6116A

DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 0$ to $+70^\circ\text{C}$ (CDM6116A-2, CDM6116A-3);
 $T_A = -40^\circ$ to $+85^\circ\text{C}$ (CDM6116A-9), $V_{DD} = 5\text{V} \pm 10\%$,
 Input $t_r, t_f = 10\text{ ns}$; $C_L = 100\text{ pF}$ and 1 TTL Load, Input Pulse Levels: 0.8 V to 2.4 V

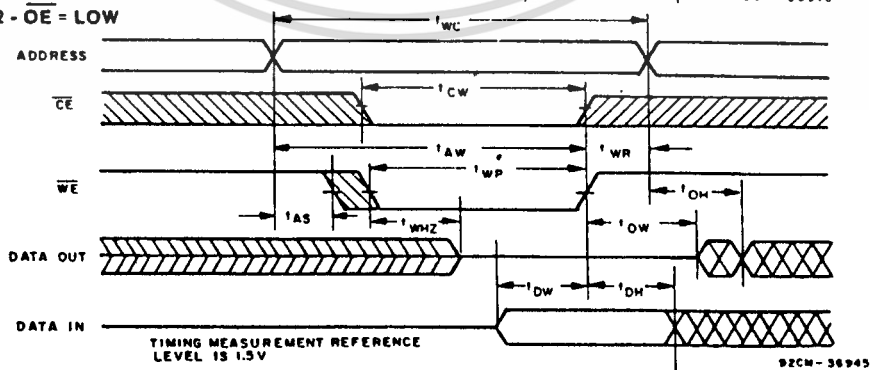
CHARACTERISTIC		LIMITS						UNITS
		CDM6116A-2		CDM6116A-3		CDM6116A-9		
		MIN. [†]	MAX.	MIN. [†]	MAX.	MIN. [†]	MAX.	
Write Cycle Times See Fig. 3								
Write Cycle Time	t_{WC}	200	—	150	—	250	—	ns
Chip Enable to End of WRITE	t_{CE}	160	—	90	—	200	—	
Address Valid to End of WRITE	t_{AV}	160	—	90	—	200	—	
Address Setup Time	t_{AS}	0	—	0	—	0	—	
Write Pulse Width	t_{WP}	160	—	90	—	200	—	
Write Recovery Time	t_{WR}	10	—	0	—	10	—	
Output Disable to Output "High Z"	t_{OHZ}	0	60	0	50	0	80	
Write to Output "High Z"	t_{WHZ}	0	60	0	40	0	80	
Input Data Setup Time	t_{DW}	80	—	50	—	100	—	
Input Data Hold Time	t_{DH}	10	—	5	—	10	—	
Output Active from End of Write	t_{OW}	10	—	10	—	10	—	

Time required by a limit device to allow for the indicated function.

WRITE CYCLE 1



WRITE CYCLE 2 - OE = LOW



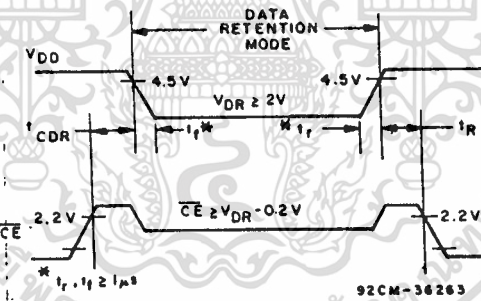
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CDM6116A

DATA RETENTION CHARACTERISTICS at $T_A = 0$ to 70°C (CDM6116A-2, CDM6116A-3);
 $T_A = -40$ to $+85^\circ\text{C}$ (CDM6116A-9), Unless otherwise noted, See Fig. 4.

CHARACTERISTIC	TEST CONDITIONS	LIMITS		UNITS
		ALL TYPES		
		MIN.	MAX.	
Minimum Data Retention Voltage V_{DR} CDM6116A-2, CDM6116A-3, CDM6116A-9	$T_A = 0$ to 70°C $\overline{CE} \geq V_{DD} - 0.2\text{ V}$ $T_A = -40$ to 0°C $\overline{CE} \geq V_{DD} - 0.2\text{ V}$	2	—	V
CDM6116A-9	4.5	—		
Data Retention Quiescent Current I_{DDDR}^*	CDM6116A-2 $V_{DD} = 3\text{ V}, \overline{CE} \geq 2.8\text{ V}$ CDM6116A-3 $V_{DD} = 3\text{ V}, \overline{CE} \geq 2.8\text{ V}$ CDM6116A-9 $V_{DD} = 3\text{ V}, \overline{CE} \geq 2.8\text{ V}$	—	15 25 50	μA
Chip Disable to Data Retention Time t_{CDR}	See Fig. 4	0	—	ns
Recovery to Normal Operation Time t_R	See Fig. 4	t_{RC}	—	

* $I_{DDDR} = 7.5\ \mu\text{A}$ max. at $T_A = 0^\circ$ to $+40^\circ\text{C}$ for CDM6116A-2 and CDM6116A-3.
 t_{RC} = Read Cycle Time.



54193/74193 Synchronous 4-Bit Binary Up/Down Counter (Dual clock with clear)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T. I.									SN54LS193	J	Q	W	SN54193	J	Q	W	SN54LS193	J	Q	W
FAIRCHILD									SN74LS193	J	Q	N	SN74193	J	Q	N				
MOTOROLA									MS54LS193/74MS193	Q	Q	Q	FMS4193/FM9366	D	D					
N. S. C.									DM54LS193				DM74193				DM54LS193	J	Q	N
PHILIPS									N74LS193				N74193							
SIGNETICS													S54193	F	Q	B	W			
SIEMENS													N74193	F	Q	B	W			
FUJITSU									74LS193											
HITACHI									HD74LS193				HD2542	Q	P	L				
MITSUBISHI									M74LS193				M53393							
NEC									74LS193				μP62193							
TOSHIBA													TD74193							
AMD									Am54LS193											
									Am74LS193											

Electrical Characteristics SN54LS193/SN74LS193

Pin Assignment (Top View)

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	5.5V	Storage temperature range	SN74LS	0°C to 70°C
				-65°C to 150°C

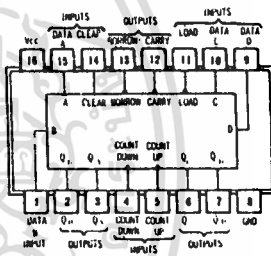
recommended operating conditions

	SN54LS193			SN74LS193			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Count frequency, f _{count}	0		25	0		25	MHz
Width of any input pulse, t _w	20		20				ns
Data setup time, t _{setup}	20		20				ns
Data hold time, t _{hold}	0		0				ns
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage		0.8		V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = -400 μA	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 8 mA	0.35	0.5	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.4V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V		0.4	mA	
I _{OS}	Short-circuit output current*	V _{CC} = MAX	SN54LS -20 SN74LS -20	100	mA	
I _{CC}	Supply current	V _{CC} = MAX, See Note 1	SN54LS 19 SN74LS 19	34	mA	
f _{max}	maximum clock frequency		25	32	MHz	
t _{PLH}	from Count-up to output Carry	V _{CC} = 5V, T _A = 25°C		17	26	ns
t _{PHL}	from Count-down to output Borrow			18	24	ns
t _{PLH}	from Count-up to output Load			16	24	ns
t _{PHL}	from Count-down to output Data 0			15	24	ns
t _{PLH}	from Either Count to output 0	C _L = 15pF		21	38	ns
t _{PHL}	from Load to output 0			30	47	ns
t _{PLH}	from Clear to output 0	R _L = 2kΩ		24	40	ns
t _{PHL}	from Clear to output 0			25	40	ns
t _{PLH}	from Clear to output 0			23	35	ns

NOTES: 1. I_{CC} is measured with all outputs open, clear and load inputs grounded, and all other inputs at 4.5V.
 A. Clear overrides load, data, and count inputs
 B. When counting up, count-down input must be high, when counting down, count-up input must be high.

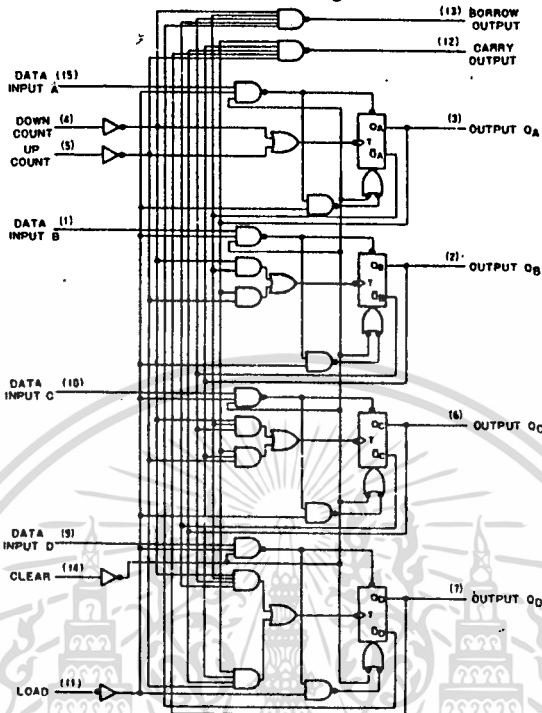


†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
 ‡All typical values are at V_{CC} = 5V, T_A = 25°C
 *Not more than one output should be shorted at a time.
 †t_{PLH} = propagation delay time, low-to-high-level output
 †t_{PHL} = propagation delay time, high-to-low-level output

CONTINUED ON NEXT PAGE

54193/74193(CONTINUED)

Functional Block Diagram



Dynamic input activated by a transition from a high level to a low level.

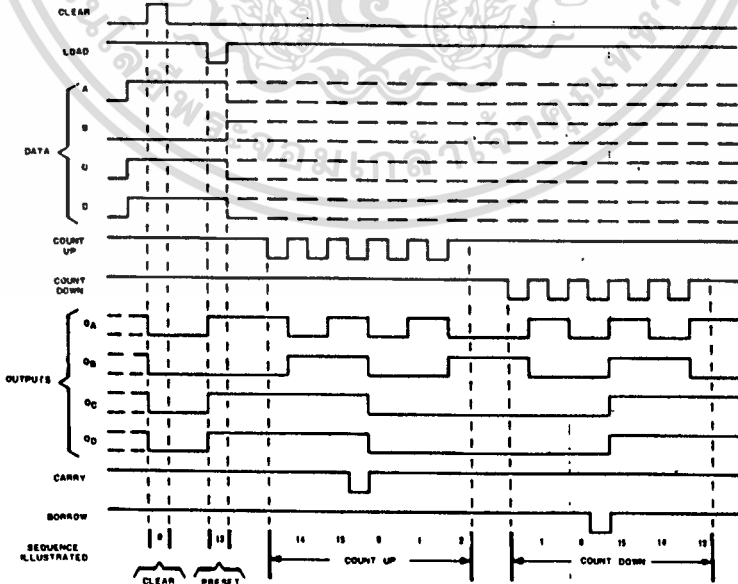
192, L192, LS193 SYNCHRONOUS 4-BIT UP/DOWN COUNTER

typical clear, load, and count sequences

Illustrated below is the following sequence:

(See Notes A and B)

1. Clear outputs to zero.
2. Load (preset) to binary thirteen.
3. Count up to fourteen, fifteen, carry, zero, one, and two.
4. Count down to one, zero, borrow, fifteen, fourteen, and thirteen.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54192/74192 Synchronous Decade Up/Down Counter (Dual clock with Clear)

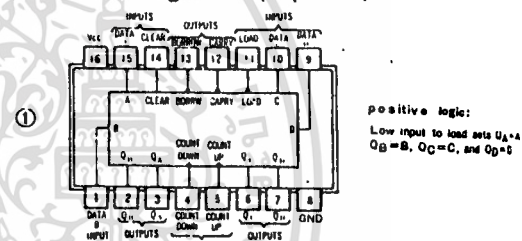
	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL							
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package					
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF				
T. I.									SN54LS192	J	Q	W	Q	SN54192	J	Q	W	Q	SN54L192	J	Q	W	Q	
FAIRCHILD									SN74LS192	J	Q	W	Q	SN74192	J	Q	W	Q	SN74L192	J	Q	W	Q	
MOTOROLA									FM54LS192/FM74LS192	MD	MD	MD	MD	FM54192/FM9360	DD	DD	DD	DD	FC74192/FC9360	DD	P	Q		
N. S. C.									SN74LS192	P	Q			MC74192	P	Q			DM54L192	J	Q	W	Q	
PHILIPS									DM74LS192	Q				DM74192	N	Q			DM74L192	J	Q	W	Q	
SIGNETICS									N74LS192	Q				N74192	Q				N74L192	J	Q	W	Q	
SIEMENS									N74LS192	A	Q			S54192	F	Q	B	W	N74192	F	Q	B	W	Q
FUJITSU									74LS192	M	Q			FLJ241	Q									
HITACHI									HD74LS192	P	Q			HD2541	Q	P	Q							
MITSUBISHI									M74LS192	P	Q			M53392	P	Q								
NEC									74LS192	C	Q			μPB2192	D	Q								
TOSHIBA														TD34192A	P	Q								

Electrical Characteristics SN54LS192/SN74LS192

absolute maximum ratings over operating free-air temperature range							
Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS -55°C to 125°C				
Input voltage	7V	SN74LS 0°C to 70°C					
		Storage temperature range	-65°C to 150°C				
recommended operating conditions							
	SN54LS192			SN74LS192			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			-400			-400	μ A
Low-level output current, I_{OL}			4			8	mA
Count frequency, f_{count}	0		25	0		25	MHZ
Width of any input pulse, t_w	20		25	20		25	ns
Data setup time, t_{setup}	20		20				ns
Data hold time, t_{hold}	0		0				ns
Operating free-air temperature, T_A	-55		125	0		70	°C
electrical characteristics over recommended operating free-air temperature range							
PARAMETER*	TEST CONDITIONS†			MIN	TYP‡	MAX	UNIT
V_{IH} High-level input voltage				2			V
V_{IL} Low-level input voltage						0.8	V
V_I Input clamp voltage	$V_{CC} = \text{MIN.}, I_I = -18 \text{ mA}$					-1.5	V
V_{OH} High-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = -400 \mu A$			2.7	3.4		V
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2V, V_{IL} = 0.8V, I_{OL} = 8 \text{ mA}$			0.35	0.5		V
I_I Input current at maximum input voltage	$V_{CC} = \text{MAX.}, V_I = 7V$					0.1	mA
I_{IH} High-level input current	$V_{CC} = \text{MAX.}, V_I = 2.7V$					20	μ A
I_{IL} Low-level input current	$V_{CC} = \text{MAX.}, V_I = 0.4V$					0.4	mA
I_{OS} Short-circuit output current*	$V_{CC} = \text{MAX.}$			SN54LS -20		100	mA
I_{CC} Supply current	$V_{CC} = \text{MAX.}$ See Note 1			SN74LS -20		100	mA
				SN54LS 19	34		mA
f_{max} maximum clock frequency				25	32		MHZ
t_{PLH} from Count-up to output Carry	$V_{CC} = 5V.$			17	26		ns
t_{PLH} from Count-down to output Borrow	$T_A = 25^\circ C.$			18	24		ns
t_{PLH} from Either Count-up or output Q	$C_L = 15 \text{ pF.}$			15	24		ns
t_{PLH} from Load to output Q	$F_L = 2x$			27	38		ns
t_{PHL} from Clear to output Q				30	47		ns
				24	40		ns
				25	40		ns
				23	35		ns

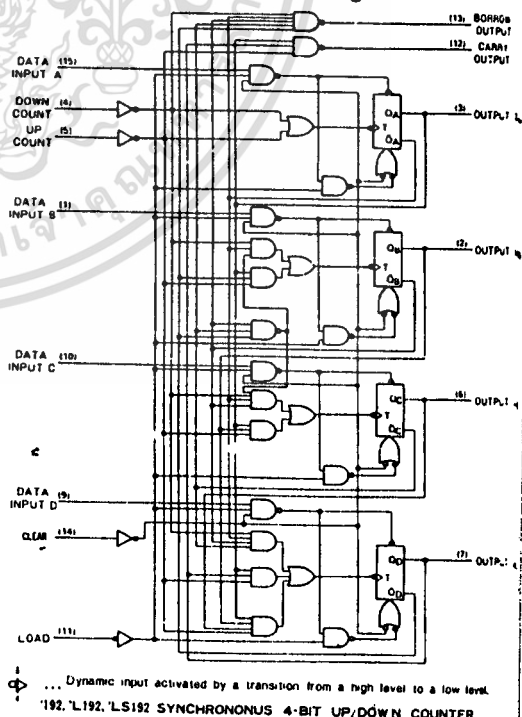
NOTES: 1 I_{CC} is measured with all outputs open, clear and load inputs grounded, and all other inputs at 4.5V.
 2 Clear overrides load, data, and count inputs
 3 When counting up, count-down input must be high when counting down, count-up input must be high

Pin Assignment (Top View)



positive logic:
 Low input to load sets $Q_4=1$
 $Q_B=B, Q_C=C, \text{ and } Q_D=0$

Functional Block Diagram



... Dynamic input activated by a transition from a high level to a low level
 *192, L192, LS192 SYNCHRONOUS 4-BIT UP/DOWN COUNTER

CONTINUED ON NEXT PAGE

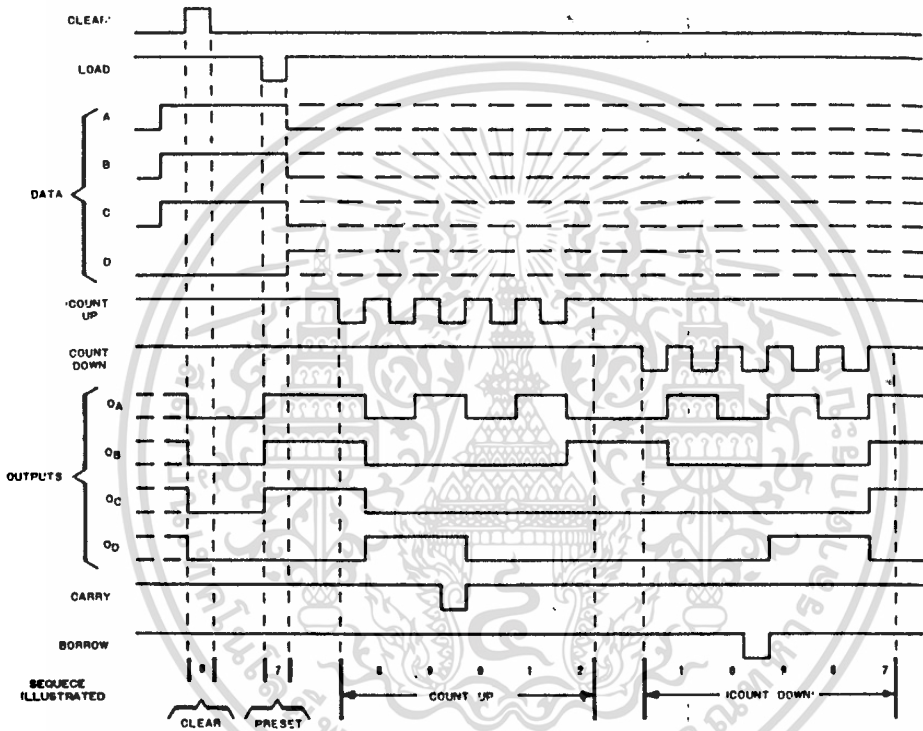
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54192/74192 (CONTINUED)

typical clear, load, and count sequences

Illustrated below is the following sequence:

1. Clear outputs to zero.
2. Load (preset) to BCD seven.
3. Count up to eight, nine, carry, zero, one, and two.
4. Count down to one, zero, borrow, nine, eight, and seven.



- NOTES:
- A. Clear overrides load, data, and count inputs.
 - B. When counting up, count-down input must be high when counting down, count-up input must be high.

หนังสืออ้างอิง

- 1.ร.ต.อ.สุชาติ กังวาลจัดต์ “หลักการงานเครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร” กรุงเทพมหานคร: สำนักพิมพ์ ซีเอ็ดยูเคชั่น จำกัด
- 2.มาร์ก,ลองและเจฟฟรีย์,ตีทติง “โลกของการรับสัญญาณโทรทัศน์ผ่านดาวเทียม” แปลโดย รังสรรค์ วงศ์สรณ์,กรุงเทพมหานคร: สำนักพิมพ์นิตสารซีคิว,2536
- 3.ธงชัย อมรศรีจิรทร “รีโมท 15 ช่อง” สำนักพิมพ์บริษัทซีเอ็ดยูเคชั่นจำกัด
- 4.อิเล็กทรอนิกส์แฮนด์บุ๊ก(Electronic Handbook) “สร้างเครื่องรับโทรทัศน์ผ่านดาวเทียมย่านซีแบนด์ อย่างง่าย” สำนักพิมพ์สถาบันอิเล็กทรอนิกส์กรุงเทพรังสิต,ฉบับที่ 11 (พฤศจิกายน-ธันวาคม 2538)
- 5.Harry Helma, “Linear IC Decive” 1987 Source Book
- 6.ณรงค์ “การสื่อสารดาวเทียม” ,สำนักพิมพ์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

