เครื่องประชุมทางโทรศัพท์ชนิด 5 คู่สาย

5 Telephone Line Teleswitch

โดย

1. นายเดชณรงค์ โพธิเสน 37013061
2. นายธีระพงษ์ อาภาสพิพัฒน์ 37013069
3. นายสายัณห์ เดียวตระกูล 37013086

อาจารย์ที่ปรึกษา

ผศ. นิภา ลีลารุจิ

ปริญญานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2539

วัน เดือน ปี 19 ธ.ค. 2540
เลขทะเบียน 037490
เลขเรียกหนังสือ T 390001 ด 834ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ปริญญานิพนธ์ปีการศึกษา 2539

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง. เครื่องประชุมทางโทรศัพท์ชนิด 5 คู่สาย

5 Telephone Line Teleswitch

ผู้จัดทำ

1. นายเดชณรงค์ โพธิเสน 37013061
2. นายธีระพงษ์ อาภาสพิพัฒน์ 37013069
3. นายสายัณห์ เดี่ยวตระกูล 37013086

อาจารย์ที่ปรึกษา

(ผศ. นิภา ลีลารุจิ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องประชุมทางโทรศัพท์ชนิด 5 คู่สาย

5 Telephone Line Teleswitch

โดย 1. นายเดชณรงค์ โพธิเสน 37013061
2. นายธีระพงษ์ อาภาสพิพัฒน์ 37013069
3. นายสายัณห์ เดียวตระกูล 37013086

อาจารย์ที่ปรึกษา ผศ.นิภา ลีลารุจิ

บทคัดย่อ

เครื่องประชุมทางโทรศัพท์ เป็นอุปกรณ์ที่ใช้ประชุมโดยผ่านคู่สายโทรศัพท์ เครื่องประชุมทางโทรศัพท์สามารถใช้ประชุมได้ทั้งหมด 5 คู่สาย วัตถุประสงค์หลักเพื่อเป็นการประหยัดเวลาในการเดินทางที่จะเข้ามาร่วมประชุมหรือสนทนาร่วมกัน เพียงแต่ยกหูโทรศัพท์แล้วเรียกเข้ามาที่จุดศูนย์กลางแล้วจุดศูนย์กลางจะติดต่อกับบุคคลที่ต้องการร่วมสนทนาด้วย เครื่องประชุมทางโทรศัพท์ สามารถควบคุมให้แต่ละคู่สายหยุดการสนทนาพักสาย หรือเลือกคู่สายที่จะร่วมประชุมได้ นอกจากนั้นยังสามารถนำไปประยุกต์ใช้ในงานด้านวิทยุกระจายเสียงในห้องส่งหรือห้องบันทึกเสียงได้อีกด้วย และยังนำไปใช้ในสำนักงานเพื่อทำการประชุมร่วมกันได้อีกทางหนึ่งด้วย

ABSTRACT

Teleswitch is the equipment that can be used for conference through telephone line . From this machine 5 people can make a conference by using the telephone line . The main purpose of this machine is to save the time . We don't have to go to join the conference ourselves , but we can make a conference or conversation by only telephoning to the center and the center will contact every person who has to join the conference and then 5 people on the telephone line can communicate or discress with each other .Teleswitch can choose which line to talk and control each single line to stop talking or holding on . In addition , we can apply this machine to use with other application in the studio or the recording room by using the telephone for interviewing . We can also use this machine for making a conference in the office through telephone line .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
บทที่ 3 วงจรและหลักการทำงาน	35
บทที่ 4 การทดลองและผลการทดลอง	66
บทที่ 5 วิธีการใช้งาน	76
บทที่ 6 บทวิจารณ์และบทสรุป	82
ภาคผนวก	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ปัจจุบันความสำคัญก้าวหน้าทางวิทยาศาสตร์และเทคโนโลยีเป็นไปอย่างรวดเร็วความเจริญก้าวหน้าเหล่านี้ได้แผ่ขยายไปทั่วโลกได้ ต้องอาศัยการสื่อสารและการคมนาคมจึงสามารถกล่าวได้ว่าการคมนาคมและการสื่อสารเป็นสื่อกลางของความเจริญก้าวหน้าทั้งมวลในโลก

การสื่อสารมีอยู่หลายรูปแบบที่จะกล่าวถึงในที่นี้ คือ การสื่อสารทางโทรศัพท์ โทรศัพท์เป็นการสื่อสารที่สะดวกรวดเร็ว และง่ายต่อการใช้งานตลอดจนค่าใช้จ่ายน้อยกว่าถ้าคิดเปรียบเทียบกับการสื่อสารระบบอื่น ๆ เช่น โทรพิมพ์ หรือ โทรเลข เป็นต้น

ระบบโทรศัพท์จึงเป็นระบบที่น่าสนใจที่จะค้นคว้าและพัฒนาให้เจริญก้าวหน้าต่อไป การที่จะโทรศัพท์จากที่หนึ่งไปยังที่ต่าง ๆ ได้ มีความจำเป็นต้องผ่านชุมสายโทรศัพท์ซึ่งการใช้แต่ละครั้งทางองค์การโทรศัพท์จะเรียกเก็บค่าบริการทุกครั้ง เมื่อมีการใช้โทรศัพท์ติดต่อกัน ซึ่งสามารถสนทนาด้วยกันเพียงบุคคล 2 ฝ่ายเท่านั้น โดยทั่ว ๆ ไปจะสามารถติดต่อกันได้เพียง 2 สายเท่านั้น และในบางครั้งการสนทนากัน มีความจำเป็นที่ต้องการสนทนากันมากกว่า 2 สาย ซึ่งทำให้ประหยัดเวลาในการเดินทางมาสนทนากันเพียงแต่ยกหูโทรศัพท์ก็สามารถสนทนากันได้ โดยใช้เครื่องประชุมทางโทรศัพท์(TELESWITCH) เป็นตัวเชื่อมโยงคู่สายทั้งหมดเข้าด้วยกันและคู่สายทั้งหมดที่เข้ามาก็จะสามารถสนทนากันได้เหมือนกับมีการประชุมเกิดขึ้นเราจึงสามารถเรียกอีกอย่างหนึ่งว่า TELEPHONE CONFERENCEก็ได้ และเรายังสามารถนำไปประยุกต์ใช้งานได้ในงานกระจายเสียงวิทยุโทรทัศน์ โดยจะให้เล่นเกมส์ ตอบคำถาม แสดงความคิดเห็นผ่านเครื่องประชุมทางโทรศัพท์ เพื่อเป็นการประหยัดเวลาและค่าใช้จ่ายอีกทางหนึ่งด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 หลักการเบื้องต้นของเครื่องโทรศัพท์

อุปกรณ์ที่สำคัญเกือบจะทั้งหมดที่ผู้ใช้มีในระบบโทรศัพท์ ก็คือ เครื่องโทรศัพท์ (SUBSCRIBERSET) อุปกรณ์โทรศัพท์มีหน้าที่สร้างสัญญาณส่งไปยังชุมสาย (DIALING) เพื่อให้ชุมสายทราบถึงหมายเลขที่กำลังติดต่อ ส่วนสัญญาณ (RINGING), ส่วนส่ง (TRANSMITTING), ส่วนรับ (RECEIVING) ซึ่งส่วนทั้งหมดนี้จะอยู่ที่ผู้ใช้อุปกรณ์โทรศัพท์

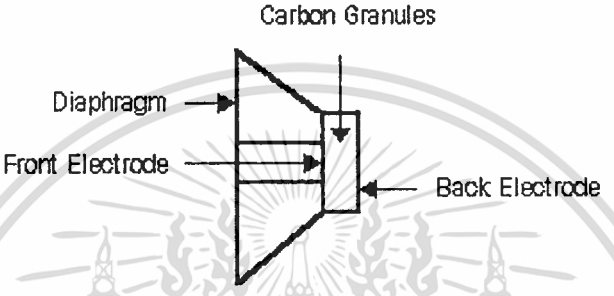
โดยเราจะใช้ TRANSMITTER เป็นตัวเปลี่ยนพลังงานเสียงให้เป็นพลังงานไฟฟ้าและ RECEIVER เป็นตัวเปลี่ยนพลังงานไฟฟ้าให้เป็นพลังงานเสียง สัญลักษณ์ที่ใช้สำหรับ TRANSMITTER และ RECEIVER ดังแสดงตามรูปที่ 2.1

สัญลักษณ์ของ TRANSMITTER สัญลักษณ์ของ RECEIVER

รูปที่ 2.1 สัญลักษณ์ของ TRANSMITTER และ RECEIVER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องโทรศัพท์นั้นจำเป็นที่จะต้องมี TRANSMITTER ที่มีประสิทธิภาพและความไวสูง เราจึงใช้ TRANSMITTER แบบ CARBON TRANSMITTER ซึ่งประกอบด้วยชิ้นส่วนเล็ก ๆ ของ CARBON (เรียกว่า CARBON GRANUAL) แผ่น CARBON ELECTRODE 2 แผ่น และ DIAPHRAGM ดังแสดงตามรูปที่ 2.2

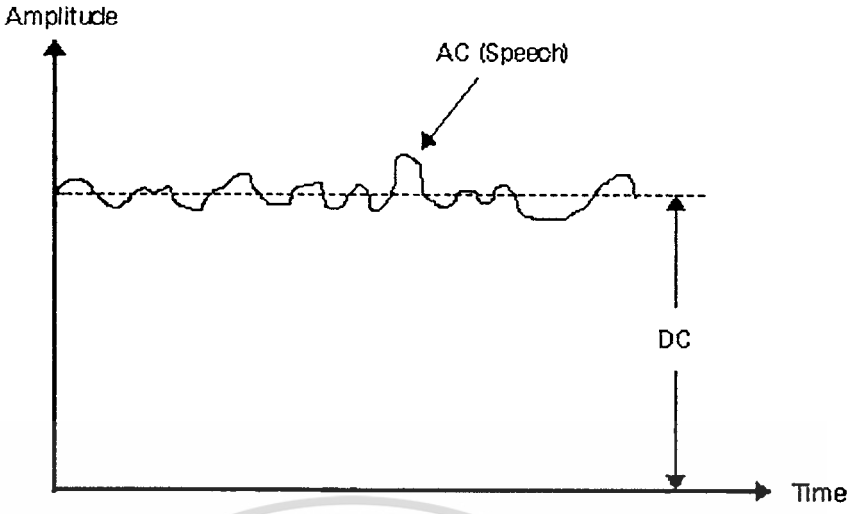


รูปที่ 2.2 CARBON TRANSMITTER

หลักการทำงานของ CARBON TRANSMITTER อธิบายได้คือ เมื่อคลื่นเสียงกระทบกับแผ่น DIAPHRAGM จะทำให้แผ่น DIAPHRAGM สั่นไปมาพลังงานเสียงก็จะเปลี่ยนเป็นพลังงานกล ในตำแหน่งที่แผ่น DIAPHRAGM ถูกกดจะทำให้ ELECTRODE แผ่นหน้าเคลื่อนที่เข้า เป็นผลทำให้ผงถ่าน(CARBON GRANULE) ถูกอัดติดกันมากยิ่งขึ้น การอัดตัวของผงถ่านนี้จะทำให้ความต้านทานระหว่างแผ่น ELECTRODE ทั้งสองมีค่าลดลงในทางตรงกันข้ามเมื่อแผ่น DIAPHRAGM เคลื่อนที่ออก ก็จะเป็นผลทำให้ ELECTRODEแผ่นหน้าเคลื่อนที่ออกด้วยจึงทำให้ความต้านทางของ TRANSMITTER เพิ่มขึ้น

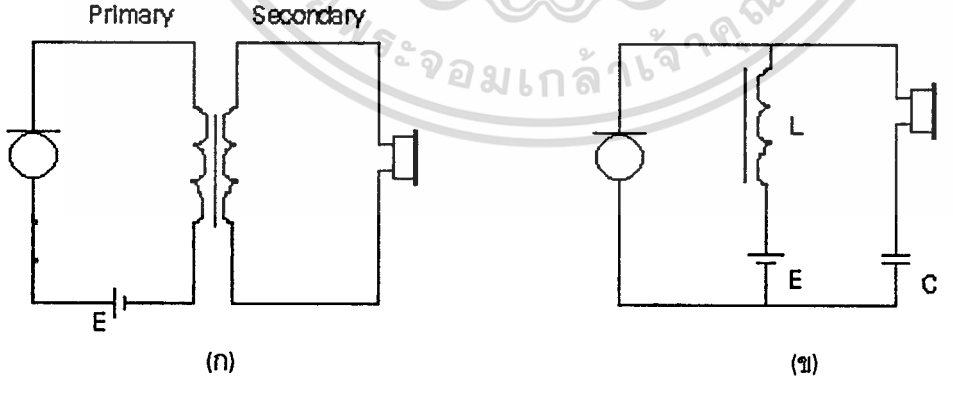
เมื่อเอาแบตเตอรี่ต่อเข้าระหว่างแผ่น ELECTRODE ทั้งสอง กระแสไฟตรงจะไหลผ่านผงถ่านและเนื่องจากความต้านทานของ TRANSMITTER มีการเปลี่ยนแปลงเมื่อได้รับสัญญาณเสียง ดังนั้นกระแสที่ไหลผ่าน TRANSMITTER จะเปลี่ยนแปลงไปด้วย นั่นคือพลังงานเสียงสามารถเปลี่ยนเป็นพลังงานไฟฟ้าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 ส่วนประกอบของกระแสไฟสลับและกระแสไฟตรง

จากรูปที่ 2.3 จะเห็นว่ากระแสไฟฟ้าสลับที่เกิดจากสัญญาณเสียง จะเกิดการซ้อนทับกับกระแสไฟตรง ส่วนประกอบของกระแสไฟฟ้าสลับนี้จะถูกแยกออกจากกระแสไฟตรง โดยใช้TRANSFORMER หรือ CAPACITOR เป็นตัวแยก และถูกส่งไปยัง RECEIVER ดังแสดงตามรูปที่ 2.4



รูปที่ 2.4 การแยกส่วนประกอบของกระแสไฟสลับกับกระแสไฟตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.4 (ก) กระแสไฟสลับในขด PRIMARY ของ TRANSFORMER จะทำให้เกิดเส้นแรงแม่เหล็กเปลี่ยนแปลงไปด้วย ซึ่งจะเหนี่ยวนำให้เกิดมีกระแสไหลในขด SECONDARY จึงทำให้มีกระแสไฟสลับไหลผ่าน RECEIVER ส่วนกระแสไฟตรงจะไหลอยู่เฉพาะในขด PRIMARY เท่านั้น

รูปที่ 2.4 (ข) กระแสไฟตรงจะไหลผ่าน INDUCTOR (L) ซึ่งมีค่าความต้านทานต่ำและไหลผ่าน TRANSMITTER ได้แต่จะไม่ไหลผ่าน RECEIVER เนื่องจากมี CAPACITOR (C) กั้นไว้ส่วนกระแสไฟสลับจะไหลผ่าน RECEIVER โดยผ่าน TRANSMITTER และ CAPACITOR ได้ แต่จะไม่ไหลผ่าน INDUCTOR เนื่องจากมันมีความต้านทานสูง ในขณะที่สัญญาณเสียงที่ได้รับจากสายโทรศัพท์มีค่าน้อยมาก ดังนั้น RECEIVERที่ใช้จึงควรออกแบบให้ มีประสิทธิภาพที่จะเปลี่ยนพลังงานไฟฟ้าให้เป็นพลังงานเสียงให้มากที่สุด

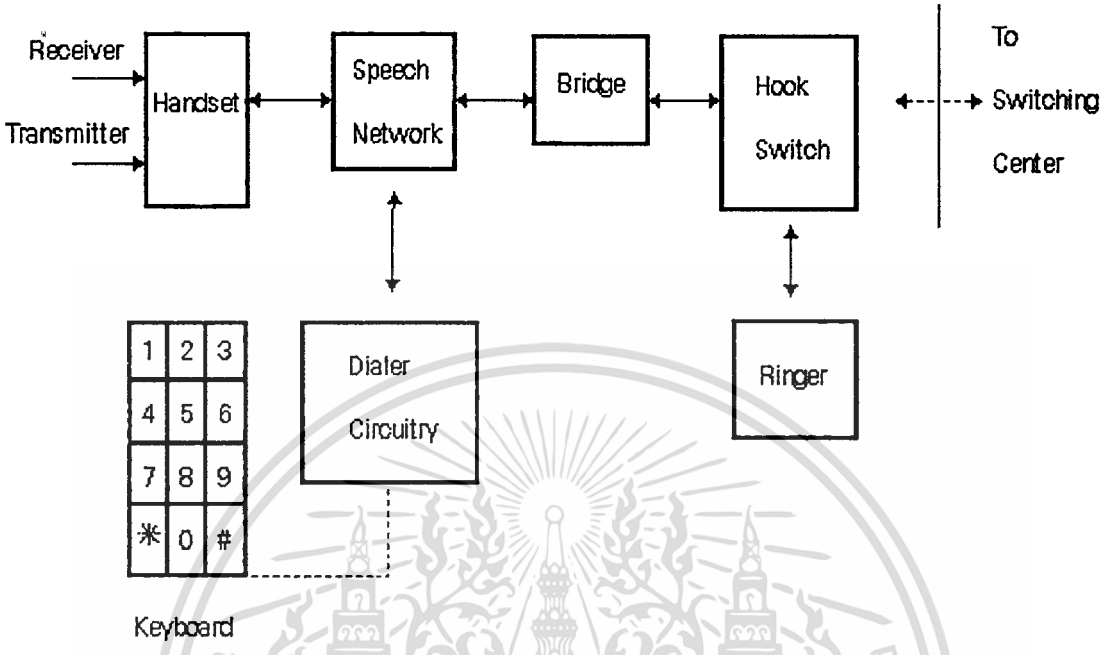
เครื่องโทรศัพท์จะประกอบด้วยองค์ประกอบหลักใหญ่ ๆ 7 องค์ประกอบด้วยกันคือ

1. ส่วนรับ (RECEIVER)
2. ส่วนส่ง (TRANSMITTER)
3. สปีชเนทเวิร์ค (SPEECH NETWORK)
4. ฮุคสวิทช์ (HOOK SWITCH)
5. กระดิ่ง (RINGER)
6. ไดอัลเลอร์ (DIALER)
7. วงจรแปลงสัญญาณไฟตรง (BRIDGE RECTIFIER)

BLOCK DIAGRAM ในรูปที่ 2.5 แสดงให้เห็นถึงการต่อร่วมกันขององค์ประกอบหลักทั้ง 7 ภายในเครื่องโทรศัพท์ ตำแหน่งของส่วนส่งส่วนรับปกติจะติดอยู่ที่ตัวพูดหูฟัง (HANDSET) ของเครื่องโทรศัพท์ซึ่งในส่วนส่ง จะมีหน้าที่เปลี่ยนสัญญาณทางเสียง (VOICE SIGNAL) ให้เป็นสัญญาณทางไฟฟ้า (ELECTRICAL SIGNAL) ซึ่งสัญญาณนี้จะถูกส่งไปที่สวิทชิ่งเซ็นเตอร์ (SWITCHING CENTER) แต่สำหรับส่วนรับมีหน้าที่เปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณเสียง สัญญาณที่ส่วนรับนั้นจะประกอบด้วยสัญญาณแถบความถี่เสียง (VOICEBAND SIGNAL) จากสวิทชิ่งเซ็นเตอร์และจะคอยลดทอนการป้อนกลับจากส่วนส่ง

สำหรับ SPEECH NETWORK จะมีหน้าที่แยกสัญญาณส่ง และรับภายในเครื่องโทรศัพท์ ดังนั้นสัญญาณทั้งหมดระหว่างสวิทชิ่งเซ็นเตอร์และเครื่องรับโทรศัพท์ อาจจะส่งไปในคู่สายเดียวกันได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดง Block Diagram ของเครื่องโทรศัพท์

ชุดสวิทช์มีอยู่ 2 สภาวะคือ ออนฮุค กับ ออฟฮุค ทั้ง 2 ภาวะนี้ขึ้นอยู่กับว่า สัญญาณว่าง(DIAL) หรือใช้งาน (BUSY) ตามลำดับ ในสภาวะออฟฮุคปกติจะทำงานก็ต่อเมื่อเรายกหู เมื่อยกหูกระแสที่ส่งจะบอกให้ อุปกรณ์สวิทชิ่งเซ็นเตอร์รับรู้ว่าอยู่ใน ออฟฮุค สวิทชิ่งเซ็นเตอร์จะปิดกันสัญญาณกระดิ่ง (RINGING SIGNAL) และเตรียมรับสัญญาแมวกรน (DIAL SIGNAL) ฮุคสวิทช์สภาวะออฟฮุค

ในสภาวะออฟฮุค วงจรโทรศัพท์จะรับ DC BIAS จากแหล่งจ่ายไฟที่สวิทชิ่งเซ็นเตอร์ส่วนสภาวะออนฮุค จะปรากฏสัญญาณขึ้นที่สวิทชิ่งเซ็นเตอร์และถูกส่งมาทำให้กระดิ่งในเครื่องโทรศัพท์ทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบโทรศัพท์ที่ใช้อยู่ในปัจจุบันนี้ มีอยู่ 2 ระบบคือ

1. โทรศัพท์แบบพัลซ์เป็นระบบโทรศัพท์ที่ส่งสัญญาณหมายเลขเป็นพัลซ์ โดยที่จำนวนพัลซ์จะเท่ากับจำนวนหมายเลขที่หมุนหรือกด เช่น ถ้าหมุนหมายเลข 5 ก็จะมีพัลซ์ออกมา 5 ลูก เป็นต้นซึ่งโทรศัพท์แบบนี้กำลังจะเลิกใช้แล้ว

2. โทรศัพท์แบบความถี่เป็นโทรศัพท์ที่นิยมใช้กันในปัจจุบัน โทรศัพท์แบบนี้จะส่งความถี่ 2 ความถี่ไปพร้อมกัน เพื่อแทนหมายเลขหนึ่งหมายเลขซึ่งมีตารางความถี่ ดังตารางที่ 2.1

ความถี่สูง	Column 1	Column 2	column 3	column 4
ความถี่ต่ำ	1209 Hz	1339 Hz	1477 Hz	1633 Hz
ROW 1 679 Hz	1	2	3	A
ROW 2 770 Hz	4	5	6	B
ROW 3 352 Hz	7	8	9	C
ROW 4 941 Hz	*	0	#	D

ตารางที่ 2.1 แสดงการแบ่งกลุ่มความถี่เรียงตามคีย์ของโทรศัพท์

ในการส่งเลขหมายโทรศัพท์นั้นโดยทั่วไปหน้าปัดจะมี 12 ปุ่ม แบ่งเป็น 4 row 3 column และในเครื่องโทรศัพท์บางแบบอาจจะมีปุ่มถึง 16 ปุ่ม โดยเพิ่ม column ที่ 4 ขึ้นมา

ความถี่ที่ใช้ในแต่ละ row และ column จะมีความถี่ต่างกัน ความถี่ทั้ง 4 row เรียกว่าเป็นกลุ่มความถี่ต่ำ และความถี่ทั้ง 4 column เรียกว่าเป็นกลุ่มความถี่สูง การกดปุ่มที่เลขหมายใด ๆ จะทำให้วงจรอิเลคทรอนิคส์ภายในเครื่องโทรศัพท์ผลิตความถี่ออกมา 2 ความถี่ เช่นเมื่อกดหมายเลข 5 ความถี่ที่ผลิตออกมาคือ 770 Hz และ 1339 Hz เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 สัญญาณพื้นฐานขององค์การโทรศัพท์แห่งประเทศไทย

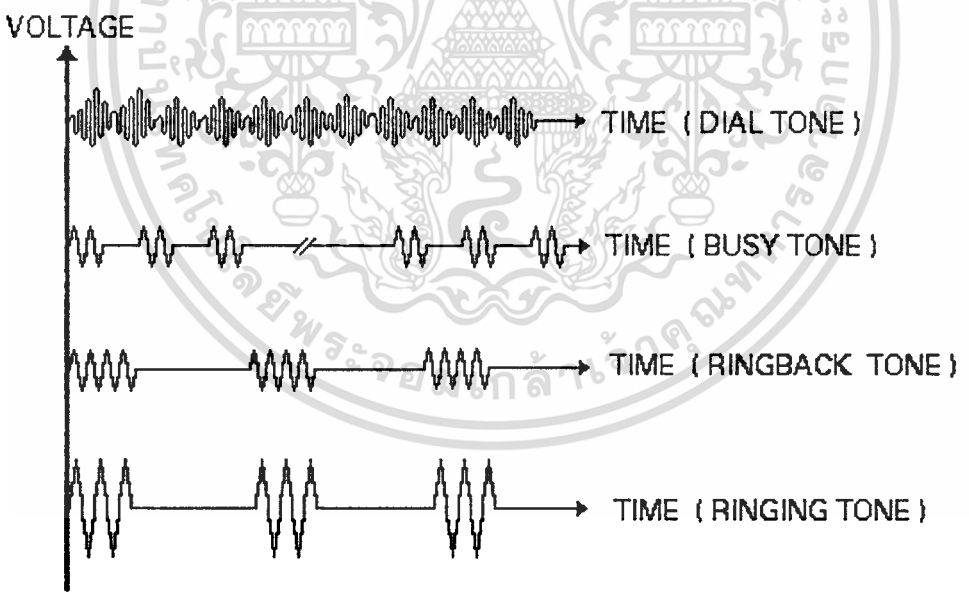
สัญญาณสมาชิก (SUBSCRIBER SIGNAL) สัญญาณที่เครื่องชุมสายโทรศัพท์จะแจ้งต่อสภาวะต่าง ๆ ว่าควรจะทำอย่างไร เมื่อได้ยินสัญญาณนั้นประกอบด้วย

1. สัญญาณให้หมุน (DT : DIAL TONE) ใช้เพื่อแสดงให้สมาชิกรู้ว่าให้กดปุ่มเลขหมายผู้รับได้เป็นสัญญาต่อเนื่อง 400Hz MODULATED ด้วยความถี่ประมาณ 50Hz แบบ AM

2. สัญญาณไม่ว่าง (BT : BUSY TONE) ใช้เพื่อเตือนผู้เรียกว่าผู้รับไม่ว่างควรวางหูก่อนสักระยะหนึ่งแล้วจึงเริ่มเรียกใหม่เป็นสัญญาณ 400Hz ช่วงเวลาของการส่งประมาณ 0.5วินาทีเงียบ 0.5วินาที

3. สัญญาณเรียกกลับ (RBT : RING BACK TONE) ใช้เมื่อการต่อทุกขั้นตอนตามความประสงค์ของผู้เรียกมายังผู้รับ เครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จแจ้งให้ผู้เรียกรู้ว่าเรียกสำเร็จเป็นสัญญาณ 400Hz ช่วงเวลาการส่งประมาณ 1วินาที เงียบประมาณ 4 วินาที

4. สัญญาณกริ่งเรียก (RGT : RINGING TONE) ใช้เมื่อมีการต่อทุกขั้นตอนตามความประสงค์ของผู้เรียกมายังผู้รับ เครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จด้วยกริ่งเรียกผู้รับมาตอบการเรียกเป็นสัญญาณ 25Hz ขนาดประมาณ 90V ช่วงเวลาการส่งและเงียบเช่นเดียวกับสัญญาณเรียกกลับ



รูปที่ 2.6 แสดงสัญญาณพื้นฐานในเครื่องชุมสายโทรศัพท์

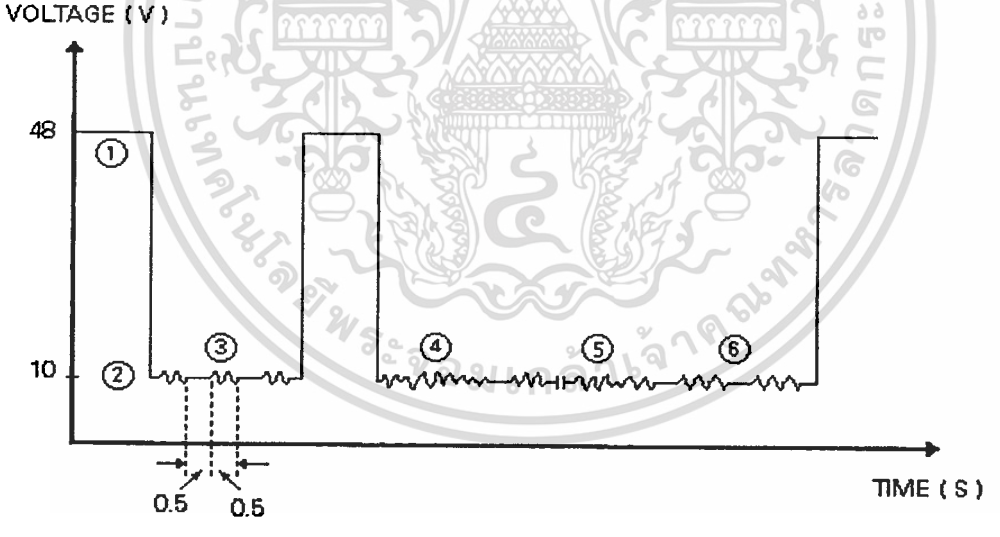
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 ระบบต่อด้านผู้เรียก

เมื่อผู้เรียกยกหูขึ้น เพื่อจะทำการเรียก จะทำให้ DC VOLTAGE ที่คู่สายโทรศัพท์เปลี่ยนจาก48 โวลท์ เป็น 10 โวลท์ เครื่องชุมสายโทรศัพท์จะรู้ว่าเป็นการเริ่มต้นการเรียก ก็จะส่งสัญญาณให้หมุนไปยังผู้เรียก (ถ้าไม่ว่างก็จะส่งสัญญาณไม่ว่างไปยังผู้เรียก ทำให้ผู้เรียกวางหูและเริ่มทำการเรียกใหม่) เมื่อผู้เรียกได้ยินสัญญาณให้หมุน ก็จะทำการกดหมายเลขของผู้รับปลายทางเป็นสัญญาณ DTMF วงจรคู่สายของเครื่องชุมสายโทรศัพท์จะทำการแปรรหัสและปฏิบัติการพร้อมกันนั้นเครื่องชุมสายโทรศัพท์จะตัดสัญญาณให้หมุนทันทีที่สัญญาณ DTMF ที่กดหมายเลขตัวแรก

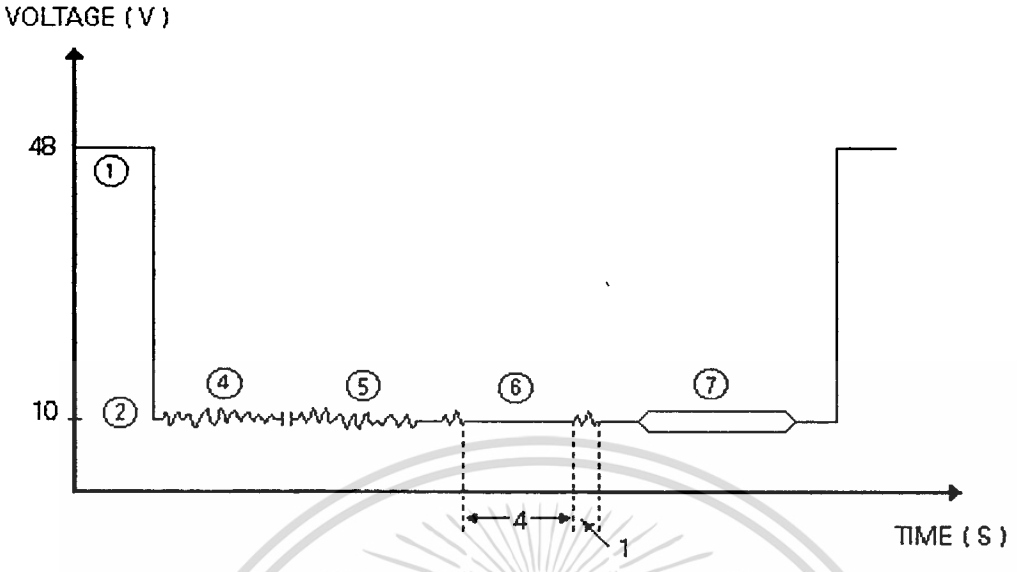
เมื่อเครื่องชุมสายโทรศัพท์รับหมายเลขของผู้รับ ก็จะทำการแปรตัวเลขระบุจากปลายทางจากรหัสชุมสายที่กดหมายเลขมา เมื่อรู้ตำแหน่งของผู้รับแล้วเครื่องชุมสายโทรศัพท์ จะจองผ่านระหว่างผู้เรียก และผู้รับแล้วส่งสัญญาณกริ่งกลับไปยังผู้เรียก และในขณะเดียวกันวงจรคู่สายก็ส่งสัญญาณกริ่งเรียกไปยังผู้รับด้วย

เมื่อผู้รับมาตอบรับการเรียก สัญญาณการตอบรับจะถูกส่งไปยังเครื่องชุมสายโทรศัพท์เครื่องชุมสายโทรศัพท์จะทำการตัดสัญญาณกริ่งเรียกด้านผู้รับ และยกเลิกสัญญาณเรียกกลับด้านผู้เรียกและทำให้ทางผ่านระหว่าง RBT และผู้เรียกว่าง ขณะเดียวกันก็จะสร้างทางผ่านด้านผู้รับการสนทนาจึงสามารถเริ่มต้นได้



รูปที่ 2.7 แสดงผู้เรียกทำการเรียกผู้รับไม่สำเร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

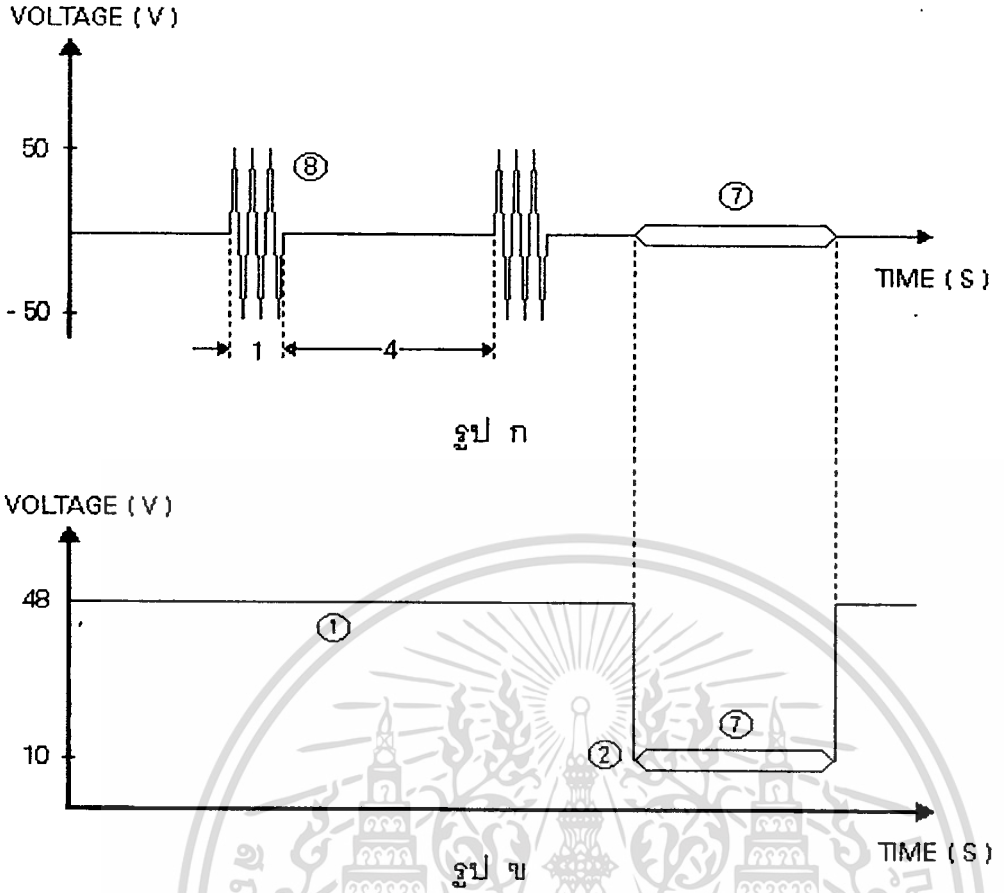


รูปที่ 2.8 แสดงผู้เรียกทำการเรียกสำเร็จ

2. ระบบการเรียกด้านผู้รับ

เมื่อผู้รับถูกเรียกจากผู้เรียก เครื่องชุมสายโทรศัพท์จะส่งสัญญาณกริ่งเรียกขนาด 100 VDCไปยังผู้รับเพื่อทำการเรียกผู้รับ ดังรูปที่ 2.7 เมื่อผู้รับตอบการเรียกจะทำให้ DC VOLTAGE เปลี่ยนจาก48V เป็น10V ทำให้วงจรคู่สายตัดสัญญาณกริ่งเรียกระหว่างผู้เรียกกับผู้รับ การสนทนาจึงจะสามารถเริ่มต้นได้ดังรูปที่ 2.8 สถานะวางหูของผู้เรียกจะเลือกทางเสียงผู้พูดผ่านและทำให้ผู้รับวางหูตาม วงจรคู่สายจะตรวจรู้ว่าเป็นการเลิกสนทนาติดต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดงลักษณะของสัญญาณทางผู้รับเมื่อถูกเรียก

ก . ทำการวัดสัญญาณทางด้าน AC

ข . ทำการวัดสัญญาณทางด้าน DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ไมโครคอนโทรลเลอร์ PIC16C5X Series

ไมโครคอนโทรลเลอร์ PIC ได้รับการยอมรับจากนักอิเลคทรอนิกส์ทั่วโลกด้วยความสามารถและมีประสิทธิภาพสูงซึ่งในปัจจุบันมีการใช้งานมากขึ้นทุกขณะด้วยคุณสมบัติของไมโครคอนโทรลเลอร์ตัวนี้ ซึ่งเหมาะอย่างยิ่งกับการควบคุมขนาดเล็กและการควบคุมขนาดกลาง ไมโครคอนโทรลเลอร์ PIC เป็นคำย่อมาจาก Peripheral Interface Controller ซึ่งได้รับการพัฒนาจากบริษัท Microchip Technology ประเทศสหรัฐอเมริกา โดยไมโครคอนโทรลเลอร์ตัวนี้มีจุดเด่นที่น่าสนใจอยู่หลายประการด้วยกันคือ

-กินกำลังงานต่ำเพียง 2 มิลลิแอมป์ที่ความถี่สัญญาณนาฬิกา 4 เมกะเฮิรตซ์ และเพียง 15ไมโครแอมป์ ที่ความถี่สัญญาณนาฬิกา 32 กิโลเฮิรตซ์ แถมยังมีระบบประหยัดพลังงานภายในตัวอีกด้วย

-ออกแบบด้วยสถาปัตยกรรมแบบ RISC (Reduced Instruction Set Computer)ซึ่งสามารถทำงานได้อย่างรวดเร็วโดยใช้เวลาในการทำงานเพียง 1 วงรอบต่อ 1 คำสั่งเท่านั้น

-เป็นไมโครคอนโทรลเลอร์ที่มีจำนวนคำสั่งเพียง 33 คำสั่งจึงทำให้เป็นไมโครคอนโทรลเลอร์ที่เขียนโปรแกรมได้ง่ายมากตัวหนึ่ง

-ทุกคำสั่งทำงานเพียง 1 ไซเคิลประมาณ 200 nS ยกเว้นคำสั่งที่ซับซ้อนจะใช้ 2 ไซเคิล

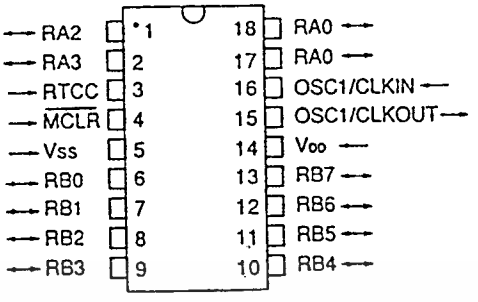
-มีวงจรไทเมอร์วงจรนับแบบรีลไทม์ (Real Time) และมีปรีสเกลเลอร์ขนาด 8 บิต

-มีวงจรรีเซตอัตโนมัติ และวอตช์ด็อกไทเมอร์ (Watchdog Timer)

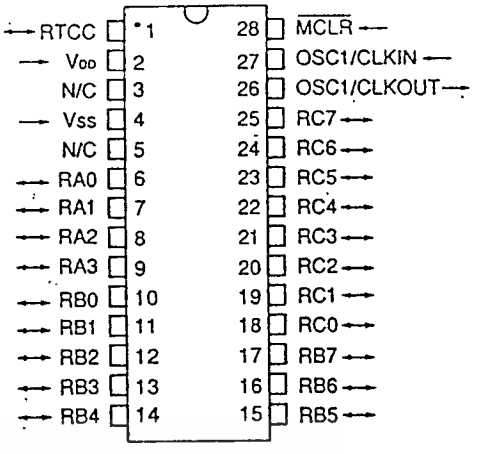
-ใช้อุปกรณ์ต่อร่วมน้อยมากเพียงตัวต้านทานและตัวเก็บประจุอย่างละตัว เพื่อทำหน้าที่เป็นวงจรออสซิลเลเตอร์เท่านั้น

ไมโครคอนโทรลเลอร์ตระกูล PIC 16C5X ของบริษัท ไมโครชิพเทคโนโลยี (MicrochipTechnology)ซึ่งมีราคาถูกและมีประสิทธิภาพการทำงานสูงและมี EPROM อยู่ในตัวคอนโทรลเลอร์ การทำงานมีเพียง33 คำสั่งซึ่งจะง่ายต่อการเขียนโปรแกรม โดยคำสั่งแต่ละคำสั่งจะใช้เวลาทำงานประมาณ 200 nS ต่อ 1 คำสั่ง ยกเว้นคำสั่งที่ซับซ้อนจะใช้ 2 ไ.ซเคิลในการทำงาน โดยคำสั่งจะใช้ 12 บิต รวมกันเป็น 1 คำสั่งไมโครคอนโทลเลอร์ PIC 16C5X เป็นไมโครคอนโทรลเลอร์ชนิดที่เรียกว่าพิเศษว่าแบบอื่นที่จะใช้ในการลดต้นทุนของระบบ เพราะจะมีวงจรรีเซตและออสซิลเลเตอร์ ที่ต่อจากวงจรภายนอกที่ง่ายในการใช้งานซึ่งจะมีออสซิลเลเตอร์ทั้งหมด 4 แบบให้เลือกตัว แบบที่ง่ายที่สุดคือใช้ RC ออสซิลเลเตอร์ มีการประหยัดพลังงานโดยจะมีโหมดการทำงานที่เรียกว่า SLEEP MODE มี Watchdog Timer และวงจรป้องกันการคัดลอกโปรแกรม PIC 16C5X ซึ่งจะเห็นได้ว่าเป็นไมโครคอนโทรลเลอร์ที่มีประสิทธิภาพการทำงานสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ตำแหน่งขาของ PIC16C54 และ PIC16C56



ตำแหน่งแสดงขาของ PIC16C55 และ PIC16C57

รูปที่ 2.10 การจัดขาของไมโครคอนโทรลเลอร์ในตระกูล PIC16C5X

ไมโครคอนโทรลเลอร์ในตระกูล PIC16C5X ประกอบด้วยกัน 5 เบอร์ ด้วยกันคือ PIC16C54 PIC16C55 PIC16C56 PIC16C57 ซึ่งแต่ละตัวมีลักษณะการทำงานเหมือนกันแต่ความสามารถและคุณสมบัติทางด้านกายภาพจะแตกต่างกันไป ไมโครคอนโทรลเลอร์ตระกูล PIC16C5X มีลักษณะเด่นอีกอย่างหนึ่งคือสามารถโปรแกรมได้เพียงครั้งเดียวที่เรียกว่าแบบ One Time Programmable (OTP) ซึ่งจะทำให้การโปรแกรมแต่ละครั้งต้องแน่ใจว่าการทำงานของโปรแกรมต้องไม่ผิดพลาด เพราะไม่สามารถล้างข้อมูลหรือเขียนโปรแกรมลงในไมโครคอนโทรเลอร์ได้อีก แต่ละครั้งจะต้องใช้ความระมัดระวังเป็นพิเศษเพราะฉะนั้นการเขียนโปรแกรมลงในไมโครคอนโทรลเลอร์ จะต้องใช้ความระมัดระวังเป็นพิเศษ และจะต้องทดสอบการทำงานของโปรแกรมจนแน่ใจแล้วจึงค่อยเขียนลงบนตัวไมโครคอนโทรลเลอร์จริง ๆ

เบอร์	ขนาดของหน่วยความจำ EPROM	RAM	จำนวนขา พอร์ทอินพุท / เอาท์พุท	จำนวนขาทั้งหมด
PIC16C54	512 * 12	32 * 8	12	18
PIC16C55	512 * 12	32 * 8	20	28
PIC16C56	1K * 12	32 * 8	12	18
PIC16C57	2K * 12	80 * 8	20	28

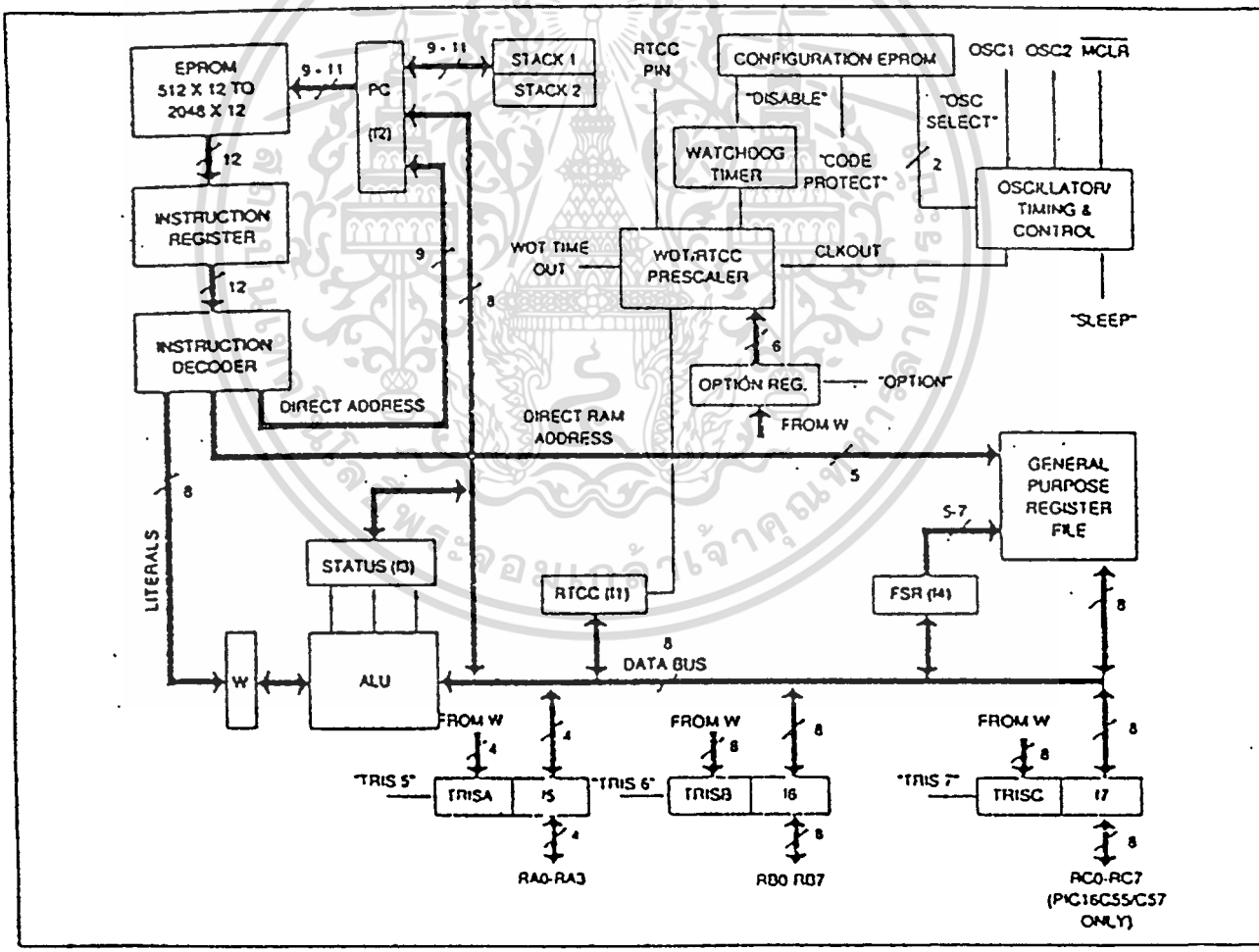
ตารางที่ 2.2 แสดงรายละเอียดและความแตกต่างของไมโครคอนโทรลเลอร์แต่ละเบอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 สถาปัตยกรรมภายใน ตระกูล PIC16C5X

1. Harvard Architecture

PIC 16C5X เป็นไมโครคอนโทรลเลอร์แบบชิพเดียว ที่ใช้กำลังงานต่ำมีความเร็วสูง ใช้เทคโนโลยีCMOS ซึ่งประกอบด้วย EPROM RAM I/O และหน่วยประมวลผลกลาง (Central Processing Unit) ในชิพทั้งหมด โครงสร้างพื้นฐานจะมีรีจิสเตอร์เก็บข้อมูล โดยแยกกันระหว่างทางเดินของข้อมูลกับหน่วยความจำจะมีลักษณะแยกกันโดยทางเดินของข้อมูล (Data Bus) และหน่วยความจำแบบชั่วคราว (RAM)จะมีขนาด 5 บิต ในขณะที่คำสั่งและหน่วยความจำแบบถาวร (EPROM) จะมีขนาด 12 บิตโดยจะมีการทำงานด้วยความเร็วสูงพร้อมกัน หมายความว่า ขณะที่มีคำสั่งหนึ่งกำลังทำงานจะสามารถอ่านคำสั่งอีกคำสั่งเข้ามาทันที ซึ่งจะมีรูปลักษณะโครงสร้างภายในทั่วไปดังรูปที่ 2.11



รูปที่ 2.11 แสดงบล็อกไดอะแกรมการทำงานภายในไมโครคอนโทรลเลอร์ PIC

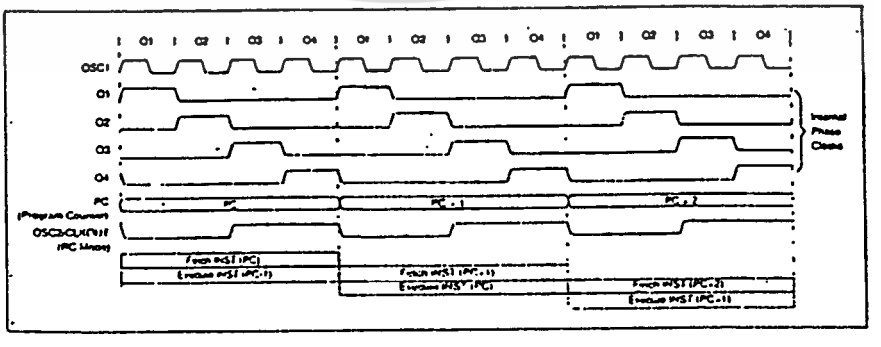
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่งขา	หน้าที่การทำงาน
RA0 - RA3	พอร์ทสื่อสารอินพุท / เอาท์พุท A
RB0 - RB7	พอร์ทสื่อสารอินพุท / เอาท์พุท B
RC0 - RC7	พอร์ทสื่อสารอินพุท / เอาท์พุท C (มีเฉพาะเบอร์ PIC16C55 และ PIC16C56)
RTCC	เป็นขา Real Time Clock / Counter
MCLR	เป็นขา Master Clear
OSC1 / CLKIN	เป็นขาอินพุทสำหรับวงจรออสซิลเลเตอร์
OSC2 / CLKOUT	เป็นขาเอาท์พุทสำหรับวงจรออสซิลเลเตอร์
VDD	ขาไฟเลี้ยง
VSS	ขากราวด์
N/C	เป็นขาที่ไม่ต่อใช้งาน

ตารางที่ 2.3 แสดงหน้าที่การทำงานของขาต่าง ๆ ในไมโครคอนโทรลเลอร์

2. Clocking Scheme / Instruction Cycle

สัญญาณนาฬิกาอินพุทจากขา OSC1 จะอยู่ด้านในของตัว PIC จะถูกหารด้วยวงจรหาร 4 ซึ่งจะประกอบด้วย Q1 Q2 Q3 Q4 โดยโปรแกรมเค้าเตอร์จะเพิ่มขึ้นทุก ๆ Q1 ที่มีการอ่านคำสั่งที่มาจากหน่วยความจำและนำไปไว้ในรีจิสเตอร์เมื่อถึง Q4 โดยลักษณะของสัญญาณนาฬิกาและการทำงานจะแสดงได้ดังรูปที่ 2.12



รูปที่ 2.12 แสดง CLOCK / INSTRUCTION CYCLE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. Data Register File

ข้อมูลจะเดินทางได้ 2 ทางด้วยกัน โดยจะสามารถต่อที่ อินพุทพอร์ทได้ทั้ง 8 บิต และโครงสร้างของคำสั่งจะมีขนาด 8 บิต จะมี RAM ขนาด 32 ไบต์จะกำหนดตำแหน่งข้อมูลโดยตรง ขณะที่จะเกิดช่องว่างของข้อมูล เมื่อใช้ข้อมูล 16 ไบต์ ซึ่งจะทำให้เปลืองเนื้อที่การเก็บข้อมูล การอ้างข้อมูลจะสามารถกำหนดได้โดยทางตรงและทางอ้อมโดยผ่านรีจิสเตอร์ f4 เป็นตัวเลือก โดยตำแหน่งของข้อมูลจะถูกโหลดจากหน่วยความจำแล้วถ่ายข้อมูลลงสู่รีจิสเตอร์ W โดยรีจิสเตอร์ข้อมูลจะแบ่งการทำงานออกเป็น 2 ลักษณะคือ รีจิสเตอร์ใช้งาน (Operational Register) และรีจิสเตอร์ทั่วไป (General Purpose Register) โดยรีจิสเตอร์ใช้งานจะประกอบด้วย Real Time Clock (RTCC) รีจิสเตอร์โปรแกรมเค้าเตอร์ (PC) รีจิสเตอร์สถานะ I/O รีจิสเตอร์ (Ports) และรีจิสเตอร์เลือกข้อมูล (File Select Register) โดยมีรีจิสเตอร์ใช้งานตามวัตถุประสงค์ทั่วไป จะใช้ควบคุมและกำหนดลักษณะข้อมูลภายใต้คำสั่งในคำสั่งที่กำหนดมา

4. Arithmetic / Logic Unit (ALU)

ALU มีขนาด 8 บิต ซึ่งจะมีการทำงานร่วมกับรีจิสเตอร์ W โดยจะทำงานในด้านบูลีนคณิตศาสตร์การคำนวณระหว่างข้อมูลที่เข้ามาจากรีจิสเตอร์ W กับรีจิสเตอร์ข้อมูล โดยจะทำงานในลักษณะการทำงานเฉพาะของรีจิสเตอร์ W กับรีจิสเตอร์ข้อมูลเท่านั้น

2.3.2 I/O Registers (Port)

อินพุทและเอาท์พุทรีจิสเตอร์ สามารถเขียนและอ่านได้โดยใช้โปรแกรมเป็นตัวควบคุมซึ่งจะเหมือนกับรีจิสเตอร์ทั่ว ๆ ไปอย่างไรก็ตามการที่จะอ่านคำสั่งเช่น MOVF 6,W ปกติจะอ่านจากขาอินพุทเอาท์พุทพอร์ท โดยจะมีการกำหนดสภาวะของพอร์ทว่าจะให้เป็นอินพุทพอร์ทคือเอาท์พุทพอร์ท เมื่อมีการรีเซต อินพุทพอร์ท และเอาท์พุทพอร์ททั้งหมดจะมีสภาวะเป็นอินพุทคือจะอยู่ในโหมดอิมพิแดนซ์สูง (High Impedance) โดยจะควบคุมอินพุทและเอาท์พุทพอร์ท โดยรีจิสเตอร์ (TRISA TRISB TRESC) อีกคำสั่งหนึ่ง

ในการทำงานของคำสั่ง TRIS จะต้องทำให้รีจิสเตอร์เป็น 0 เมื่อต้องการกำหนดให้เป็นขาอินพุท หรือทำให้รีจิสเตอร์เป็น 1 เมื่อต้องการกำหนอเป็นขาเอาท์พุท

1. f5 (Port A) เป็นอินพุทหรือเอาท์พุทรีจิสเตอร์ขนาด 4 บิต เท่านั้นโดยจะมี RA0 - RA3 เป็นตัวแสดงทางเข้าและทางออกของข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

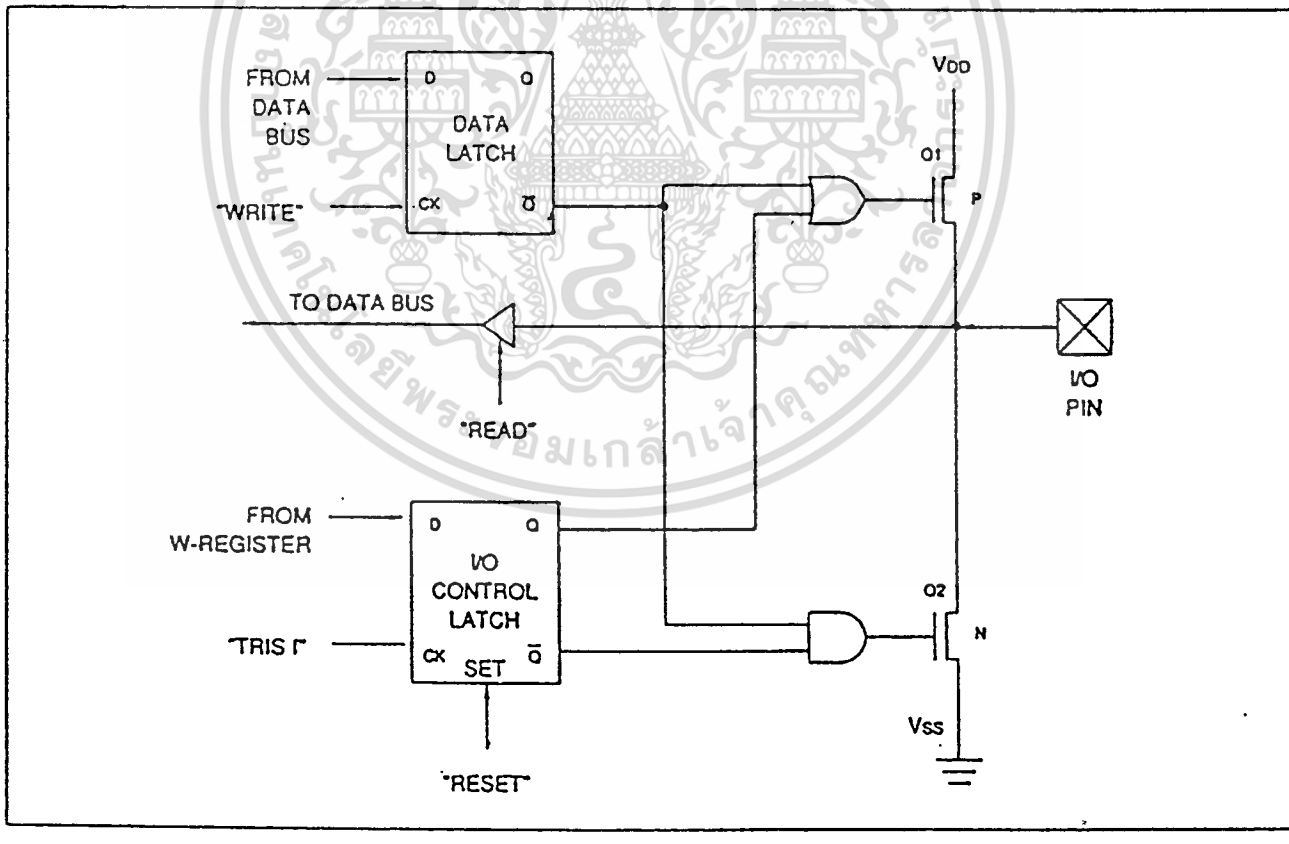
2. f6 (Port B) เป็นอินพุทหรือเอาต์พุทรีจิสเตอร์ขนาด 8 บิต

3. f7 (Port C) PIC 16C55/C57 จะเป็นอินพุทเอาท์พุทรีจิสเตอร์ขนาด 8 บิต

PIC 16C54/C56 จะเป็นรีจิสเตอร์ใช้งานทั่วไป

4. I/O Interfacing

วงจรรับข้อมูลของวงจรอินพุทพอร์ทและเอาท์พุทพอร์ทจะแสดงดังรูปที่ 2.13โดยทั้งหมดจะสามารถกำหนดให้เป็นอินพุทหรือเอาท์พุทก็ได้ สำหรับการทำงานถ้าเป็นอินพุทพอร์ทจะไม่มีการแลทช์ (Non - Latching) ของข้อมูล โดยอินพุททุกตัวจะต้องแสดงสภาวะจนถึงมีการอ่านคำสั่งนั้นไปแล้ว เช่น MOVF 6,W ส่วนเอาท์พุทจะมีการแลทของข้อมูลและจะไม่มีการเปลี่ยนข้อมูลที่เอาท์พุทจนกว่าจะมีข้อมูลใหม่ที่เป็นเอาท์พุทออกมา โดยจะต้องใช้เอาท์พุทให้สอดคล้องกับทิศทางการควบคุมในคำสั่ง TRISA TRISB TRISC ซึ่งจะต้องกำหนดให้เป็น 0 เมื่อต้องการกำหนดให้เป็นอินพุทจะต้องกำหนดให้เป็น 1 และทุก ๆ ขาของอินพุทและเอาท์พุทจะสามารถโปรแกรมแยกอินพุทและเอาท์พุทออกต่างหากจากกันได้



รูปที่ 2.13 แสดง EQUIVALENT CIRCUIT FOR A SINGLE I/O PIN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 SPECIAL PURPOSE REGISTERS

1. W (Working Register)

มีการทำงาน 2 ลักษณะคือ ทำงานร่วมกับคำสั่งทั่วไปและเป็นที่เก็บข้อมูลชั่วคราวภายในตัวไมโครคอนโทรลเลอร์

2. TRISA I/O Control Register For Port A (f5)

จะเป็นอินพุทและเอาท์พุทรีจิสเตอร์ขนาด 4 บิต คือ A0 - A3

3. TRISB I/O Control Register For Port B (f6)

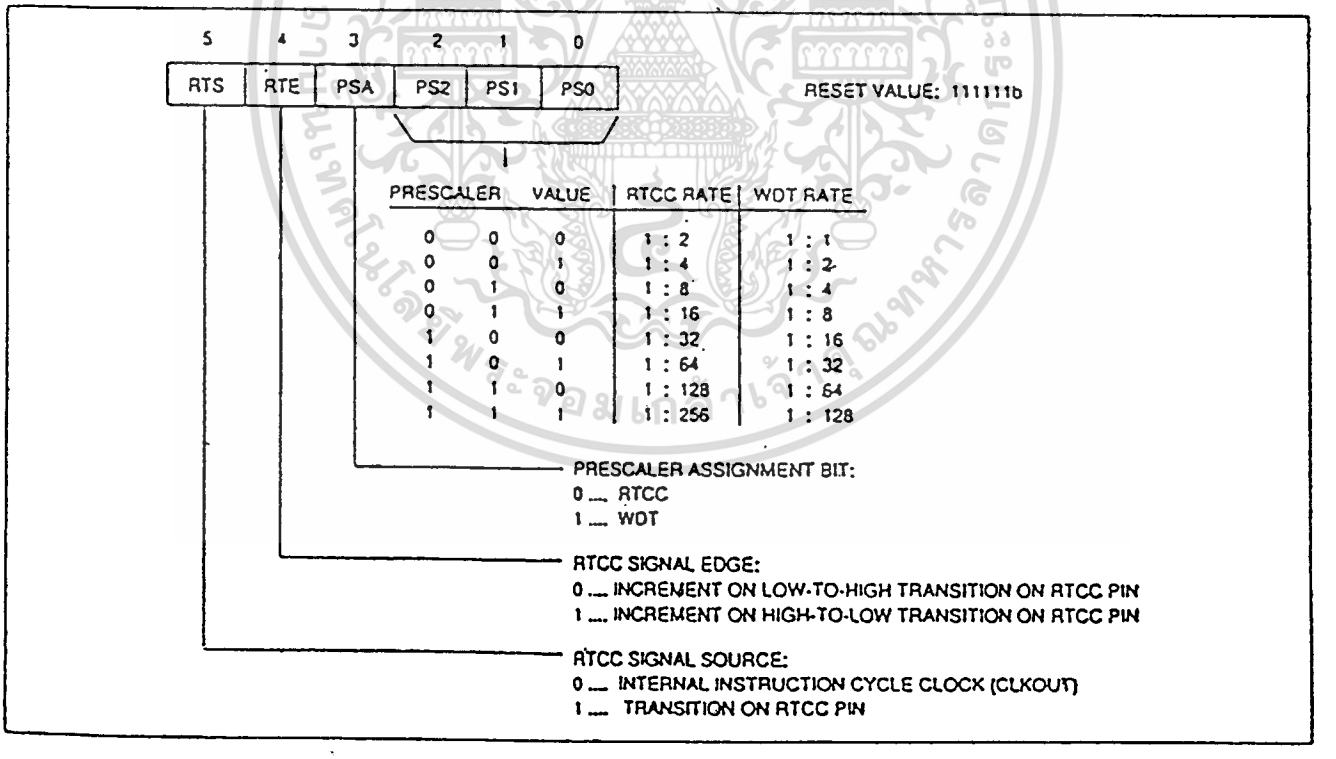
จะเป็นอินพุทและเอาท์พุทรีจิสเตอร์ขนาด 8 บิต คือ B0 - B7

4. TRISC I/O Control Register For Port C (f7)

จะเป็นอินพุทและเอาท์พุทรีจิสเตอร์ขนาด 8 บิต คือ C0 - C7

5. Option Prescaler / Rtcc Option Register

โดยทั่วไปจะเป็นการกำหนดของ RTCC หรือ WDT โดยจะเขียนลงไปในออปชั่นรีจิสเตอร์(OPTION) เท่านั้นและจะมีขนาด 6 บิต โดยใช้คำสั่ง Option โดยเขียนผ่านรีจิสเตอร์ W ซึ่งรีจิสเตอร์ W จะส่งผ่านไปยังรีจิสเตอร์ Option อีกครั้ง เมื่อมีสภาวะการรีเซตรีจิสเตอร์ Option จะเซตค่าทุกค่าเป็น 1 หมด



รูปที่ 2.14 **แสดงโครงสร้างของ** OPTION REGISTER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2..3.4 RESET CONDITION

การรีเซตสามารถทำได้โดยการทำให้อินพุทที่ขา $\overline{\text{MCLR}}$ เป็น LOW หรือทำได้โดยกำหนดให้ Watchdog ไม่กำเนิดคาบเวลาออกมา ระยะเวลาของรีเซตจะมีเวลานานเท่ากับเวลาให้กำเนิดออสซิลเลเตอร์ใหม่ (Oscillator Set up Timer) หรือกระตุ้นให้ $\overline{\text{MCLR}}$ ที่อินพุทเป็น LOW นานเท่าไหร่นั่นเอง Oscillator Start - Up Timer จะทำงานเหมือนกัน เมื่อกระตุ้นอินพุท $\overline{\text{MCLR}}$ ให้เป็น High ในกรณี $\overline{\text{MCLR}}$ รีเซตและ Oscillator Start - Up Timer เริ่มทำงานจะทำได้โดยให้ $\overline{\text{MCLR}}$ เป็น High โดยปกติ Oscillator Start - Up Timer มีคาบเวลาเอาท์พุท 18 mS ขณะที่มีการรีเซต PIC 16C5X จะมีลักษณะดังนี้

1. ออสซิลเลเตอร์ยังทำงานปกติหรือจะทำงานลดลงไปในสภาวะ SLEEP MODE

2. ทุกขาของอินพุทพอร์ทและเอาท์พุทพอร์ท(RA0 - RA3 , RB0 - RB7 , RC0 - RC7)จะอยู่ในลักษณะอิมพิแดนซ์สูงโดยจะเซต TRIS ให้เป็น 1 อีกครั้งในกรณีอยู่ในโหมดอินพุท

3. โปรแกรมเค้าเตอร์ (Program Counter) จะถูกเซตให้เป็น 1 ทั้งหมด (1FFH ใน PIC16C55/54)

4. Option รีจิสเตอร์จะถูกเซตให้เป็น 1 หมด

5. วงจร Watchdog Time และ Prescaler จะถูกลบทิ้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
037290

2.4 คำสั่งของไมโครคอนโทรลเลอร์ PIC16C5X

ADDWF	ADD W to f
โค้ด	0001 11df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(W + f) → d
บิตสถานะ	C , DC , Z
ความหมาย	บวกค่าข้อมูลในรีจิสเตอร์ W กับรีจิสเตอร์ f ถ้า d เป็น 0 ผลลัพธ์จะเก็บในรีจิสเตอร์ W ถ้า d เป็น 1 จะเก็บในรีจิสเตอร์ f

ANDLW	AND ค่าคงที่กับ W
โค้ด	1110 kkkk kkkk
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(W AND k) → W
บิตสถานะ	Z
ความหมาย	ข้อมูลในรีจิสเตอร์ W จะถูก AND กับค่าคงที่ k ขนาด 8 บิต ข้อมูลที่ได้จะเก็บอยู่ในรีจิสเตอร์ W

ANDWF	AND W กับ f
โค้ด	0001 01df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิก า	1 ลูก
รูปแบบ	(W AND f) → d
บิตสถานะ	Z
ความหมาย	ข้อมูลในรีจิสเตอร์ W จะ AND กับรีจิสเตอร์ f ถ้า d เป็น 0 ผลลัพธ์จะเก็บในรีจิสเตอร์ f

BCF	เคลียร์บิตที่ชี้โดยรีจิสเตอร์ f
โค้ด	0111 bbbf ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบ 0 → f (b)

บิตสถานะ ไม่มี

ความหมาย บิต b ในรีจิสเตอร์ f จะถูกเปลี่ยนให้เป็น 0

BSF **เซ็ตบิตที่ชี้โดยรีจิสเตอร์ f**

โค้ด 0101 bbbf ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ 1 → f (b)

บิตสถานะ ไม่มี

ความหมาย บิต b ในรีจิสเตอร์ f จะถูกเปลี่ยนให้เป็น 1

BTFSC **ทดสอบบิต ข้าม 1 คำสั่งถ้าเคลียร์**

โค้ด 0110 bbbf ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 หรือ 2 ลูก

รูปแบบ กระโดดข้ามถ้า f (b) = 0

บิตสถานะ ไม่มี

ความหมาย ถ้าบิตในรีจิสเตอร์ f เป็น 0 คำสั่งถัดไปจะถูกข้าม

BTFSS **ทดสอบบิต ข้าม 1 คำสั่งถ้าเซ็ต**

โค้ด 0111 bbbf ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 หรือ 2 ลูก

รูปแบบ กระโดดข้ามถ้า f (b) = 1

บิตสถานะ ไม่มี

ความหมาย ถ้าบิตในรีจิสเตอร์ f เป็น 1 คำสั่งถัดไปจะถูกกระโดดข้าม

CALL **เรียกใช้งานโปรแกรมย่อย**

โค้ด 1001 kkkk kkkk

ขนาด 1 ไบต์

สัญญาณนาฬิกา 2 ลูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบ PC+1 → TOS;k → PC<7:0>,0 → PC<8>,PA2,PA1,PC0 → PC<11:9>;

บิตสถานะ ไม่มี

ความหมาย เรียกใช้โปรแกรมย่อยโดยการเก็บตำแหน่งแอดเดรสถัดไปไว้ในสแต็ค จากนั้นค่าคงที่จะถูกโหลดไว้ที่รีจิสเตอร์ PC ขนาด 7 บิต โดยบิตที่ 8 จะเป็น 0

CLRF **เคลียร์รีจิสเตอร์ f**

โค้ด 0000 011f ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ 00H → f

บิตสถานะ ไม่มี

ความหมาย ค่าในรีจิสเตอร์ f จะถูกเปลี่ยนให้เป็น 0

CLRW **เคลียร์รีจิสเตอร์ W**

โค้ด 0000 0100 0000

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ 00H → W

บิตสถานะ Z

ความหมาย ค่าในรีจิสเตอร์ W จะถูกเปลี่ยนให้เป็น 0 และบิต Zero จะเซตเป็น 1

CLRWDT **เคลียร์วอตช์ดอกไทเมอร์**

โค้ต 0000 0000 0100

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ 00H → WDT 0 → WDT prescaler

บิตสถานะ 1 → TO , 1 → PD

ความหมาย ค่าของวอตช์ดอกไทเมอร์และค่าปรีสเกลเลอร์ จะถูกรีเซต

COMF **Complement ค่าในรีจิสเตอร์ f**

โค้ด 0010 01df ffff

ขนาด 1 ไบต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณนาฬิกา	1 ลูก
รูปแบบ	f → d
บิตสถานะ	Z
ความหมาย	ค่าในรีจิสเตอร์ f จะถูกคอมพลีเมนต์ ถ้า d เป็น 0 ผลลัพธ์จะถูกเก็บในรีจิสเตอร์ W ถ้า d เป็น 1 ผลลัพธ์จะเก็บในรีจิสเตอร์ f

DECF	**ลดค่าในรีจิสเตอร์ f ลง 1**
โค้ด	0000 11df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(f - 1) → d
บิตสถานะ	Z
ความหมาย	เป็นการลดค่าในรีจิสเตอร์ f ลง 1 ถ้า d มีค่าเป็น 0 ผลลัพธ์จะเก็บไว้ในรีจิสเตอร์ W แต่ถ้า d เป็น 1 จะเก็บไว้ในรีจิสเตอร์ f

DECFSZ	**ลดค่าในรีจิสเตอร์ f เป็น 1 และข้าม 1 คำสั่งถ้าเป็น 0**
โค้ด	0010 11df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(f - 1) → d กระโดดข้ามถ้าผลลัพธ์เป็น 0
บิตสถานะ	ไม่มี
ความหมาย	เป็นการลดค่าที่เก็บในรีจิสเตอร์ f ลง 1 d เป็น 0 ผลลัพธ์จะถูกเก็บในรีจิสเตอร์ W ถ้า d เป็น 1 ผลลัพธ์จะเก็บในรีจิสเตอร์ f ถ้าผลลัพธ์เท่ากับ 0 คำสั่งถัดไปจะถูกข้าม

GOTO	**กระโดดไปยัง**
โค้ด	101k kkkk kkkk
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	k → PC<8:0>,PA2,PA1,PA0 → PC<11:9>;
บิตสถานะ	ไม่มี
ความหมาย	กระโดดไปยังแอดเดรสที่ชี้โดค่าคงที่ขนาด 9 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INCF	**เพิ่มค่าในรีจิสเตอร์ f ขึ้น 1**
โค้ด	0010 10df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(f + 1) → d
บิตสถานะ	Z
ความหมาย	เป็นการเพิ่มค่าที่เก็บในรีจิสเตอร์ f ขึ้น 1 ถ้า d เป็น 0 ผลลัพธ์จะถูกเก็บในรีจิสเตอร์ W ถ้า d เป็น 1 ผลลัพธ์จะเก็บในรีจิสเตอร์ f

INCFSZ	**เพิ่มค่าในรีจิสเตอร์ f ขึ้น 1 กระโดดข้ามถ้าเป็น 0**
โค้ด	0011 11df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 หรือ 2 ลูก
รูปแบบ	(f - 1) → d กระโดดข้ามถ้าผลลัพธ์เป็น 0
บิตสถานะ	ไม่มี
ความหมาย	เพิ่มค่าในรีจิสเตอร์ f ขึ้น 1 ถ้า d มีค่าเป็น 0 ผลลัพธ์จะเก็บไว้ในรีจิสเตอร์ W แต่ถ้า d เป็น 1 จะเก็บไว้ในรีจิสเตอร์ f ถ้าผลลัพธ์เท่ากับ 0คำสั่งถัดไปจะถูกกระโดดข้าม

IORLW	OR ค่าคงที่กับ W
โค้ด	1101 kkkk kkkk
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(W OR k) →
บิตสถานะ	Z
ความหมาย	ข้อมูลในรีจิสเตอร์ W จะ OR กับค่าคงที่ k ขนาด 8 บิตผลลัพธ์จะเก็นไว้ในรีจิสเตอร์ W

IORWF	OR W กับ f
โค้ด	0001 01df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(W OR f) → d

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิตสถานะ Z

ความหมาย ข้อมูลในรีจิสเตอร์ W จะ OR กับรีจิสเตอร์ f ถ้า d เป็น 0 ผลลัพธ์จะถูกเก็บในรีจิสเตอร์ W แต่ถ้า d เป็น 1 ผลลัพธ์จะเก็บในรีจิสเตอร์ f

MOVF **ย้ายข้อมูลรีจิสเตอร์ f**

โค้ด 0010 00df ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ (f) → d

บิตสถานะ Z

ความหมาย ค่าข้อมูลที่อยู่ในรีจิสเตอร์ f จะถูกย้ายถ้า d มีค่าเป็น 0 ผลลัพธ์จะเก็บไว้ในรีจิสเตอร์ W แต่ถ้า d เป็น 1 จะเก็บไว้ในรีจิสเตอร์ f

MOVLW **ย้ายค่าคงที่ไปยังรีจิสเตอร์ W**

โค้ด 1100 kkkk kkkk

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ k → W

บิตสถานะ ไม่มี

ความหมาย ค่าคงที่ k จะเคลื่อนย้ายไปรีจิสเตอร์ W

MOVWF **ย้ายข้อมูลในรีจิสเตอร์ W ไปยังรีจิสเตอร์ f**

โค้ด 0000 001f ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ W → f

บิตสถานะ ไม่มี

ความหมาย ข้อมูลในรีจิสเตอร์ W จะเคลื่อนย้ายไปยังรีจิสเตอร์ f

NOP **ไม่มีการทำงาน**

โค้ด 0000 0000 0000

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบ ไม่มีการทำงาน

บิตสถานะ ไม่มี

ความหมาย ไม่มีการทำงาน

OPTION **โหลดค่ารีจิสเตอร์ OPTION**

โค้ด 0000 0000 0010

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ W → OPTION

บิตสถานะ ไม่มี

ความหมาย ข้อมูลในรีจิสเตอร์ W จะโหลดไปยังรีจิสเตอร์ OPTION

RETLW **ย้อนกลับและนำค่า k เก็บไว้ที่รีจิสเตอร์ W**

โค้ด 1000 kkkk kkkk

ขนาด 1 ไบต์

สัญญาณนาฬิกา 2 ลูก

รูปแบบ k → W ; TOS → PC

บิตสถานะ ไม่มี

ความหมาย ข้อมูลในรีจิสเตอร์ W จะโหลดด้วยค่าคงที่ขนาด 8 บิตและโปรแกรมเคาน์เตอร์จะนำค่าที่เก็บไว้ในสเต็กคืน

RLF **Rotate Left รีจิสเตอร์ f คิดค่า Carry ด้วย**

โค้ด 0011 01df ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ f<n> → d<n+1>,f<7> → ,c → d<0>

บิตสถานะ C

ความหมาย **ข้อมูลในรีจิสเตอร์ f จะถูกเลื่อนไปด้านซ้าย 1 บิตคิดแฟลกตัวทด**
ถ้า d เป็น 0 ผลลัพธ์จะเก็บไว้ในรีจิสเตอร์ W แต่ถ้า d เป็น 1 ผลลัพธ์จะเก็นไว้ในรีจิสเตอร์ f

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RRF Rotate Right รีจิสเตอร์ f คิดค่า Carry ด้วย

โค้ด 0011 00df ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ f<n> → d<n-1>,f<0> → c,c → d<7>

บิตสถานะ C

ความหมาย ข้อมูลในรีจิสเตอร์ f จะถูกเลื่อนด้านขวา 1 บิต คิดแฟร์กตัวทด ถ้า d เป็น 0 ผลลัพธ์จะเก็บในรีจิสเตอร์ W แต่ถ้า d เป็น 1 ผลลัพธ์จะเก็บในรีจิสเตอร์ f

SLEEP ประหยัดพลังงาน

โค้ด 0000 0000 0011

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ 0 → PD ; 1 → TO ; 00h → WDT,0 → WDT Prescaller

บิตสถานะ TO,PD

ความหมาย ระบบประหยัดพลังงาน บิต PD วอตช์ดอกไทเมอร์และวอตช์ดอกปรีสเกลเลอร์ จะเคลียร์ บิต TO จะเซตไมโครโปรเซสเซอร์จะเข้าสู่โหมด SLEEP

SUBWF ลบค่า W จาก f

โค้ด 0000 10df ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

รูปแบบ (f - W) → d

บิตสถานะ C , DC , Z

ความหมาย ทำ 2 Complement รีจิสเตอร์ W จากรีจิสเตอร์ f ถ้า d มีค่าเป็น 0 ผลลัพธ์จะถูกเก็บไว้ ในรีจิสเตอร์ W แต่ถ้า d เป็น 1 ผลลัพธ์จะเก็บในรีจิสเตอร์ f

SWAP Swap f

โค้ด 0011 10df ffff

ขนาด 1 ไบต์

สัญญาณนาฬิกา 1 ลูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปแบบ	f<0:3> → d<4:7>,f<4:7> → d<0:3>
บิตสถานะ	ไม่มี
ความหมาย	สลับค่าระหว่าง 4 บิตบนกับ 4 บิตล่างในรีจิสเตอร์ f ถ้า d มีค่าเป็น 0 ผลลัพธ์จะถูกเก็บไว้ในรีจิสเตอร์ W ถ้า d เป็น 1 จะเก็บในรีจิสเตอร์ f

TRIS	**โหลดรีจิสเตอร์ TRIS**
โค้ด	0000 0000 0fff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	W → TRIS register f
บิตสถานะ	ไม่มี
ความหมาย	TRIS รีจิสเตอร์ f (f = 5,6,7) จะโหลดค่าในรีจิสเตอร์ W

XORLW	Exclusive OR ค่าคงที่ กับ W
โค้ด	1111 kkkk kkkk
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(W XOR k) → W
บิตสถานะ	Z
ความหมาย	ค่าข้อมูลที่อยู่ในรีจิสเตอร์ W จะถูก XOR กับค่าคงที่ k ขนาด 8 บิต ข้อมูลที่ได้จะเก็บอยู่ในรีจิสเตอร์ W

XORWF	Exclusive OR W กับ f
โค้ด	0001 10df ffff
ขนาด	1 ไบต์
สัญญาณนาฬิกา	1 ลูก
รูปแบบ	(W XOR f) → d
บิตสถานะ	Z
ความหมาย	ค่าข้อมูลในรีจิสเตอร์ W จะถูก XOR กับรีจิสเตอร์ f ถ้า d มีค่าเป็น 0 ผลลัพธ์จะเก็บไว้ในรีจิสเตอร์ W ถ้า d เป็น 1 จะเก็บในรีจิสเตอร์ f

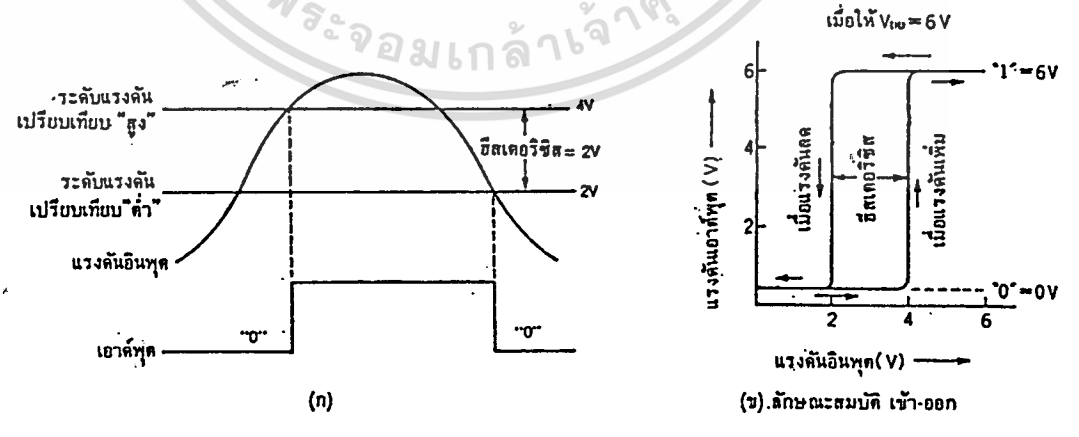
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ชมิตต์ทริกเกอร์ (SCHMITT TRIGGER)

สัญญาณในวงจรดิจิตอลนั้นส่วนใหญ่จะเป็นสัญญาณระดับแรงดันสูงต่ำหรือเป็นสัญญาณพัลซ์ แต่สัญญาณที่มีใช้งานกันค่อนข้างมาก มักจะเป็นสัญญาณอนาลอกซึ่งมีรูปคลื่นแตกต่างจากสัญญาณดิจิตอลอย่างมาก เช่น สัญญาณชายน์ สัญญาณเสียง เป็นต้นถ้าต้องการให้วงจรดิจิตอลอ่านสัญญาณเหล่านี้หรือป้อนสัญญาณอะนาลอกเหล่านี้เป็นอินพุต จะก่อให้เกิดปัญหากับวงจรดิจิตอลเพราะรับสัญญาณไม่ได้มาตรฐานและการขึ้นลงของรูปคลื่นค่อนข้างช้า วงจรชมิตต์ทริกเกอร์(Schmitt trigger) ก็เป็นวงจรชนิดหนึ่งที่จะช่วย ในการแปลงสัญญาณอะนาลอกให้เป็นสัญญาณดิจิตอล 2 ระดับ เพื่อให้วงจรดิจิตอลรับอินพุทที่เป็นสัญญาณอะนาลอกได้ มีสัญญาณอะนาลอกหลายชนิดที่วงจรดิจิตอลต้องการจะตรวจเช็คระดับ เช่น สัญญาณแรงดัน กระแส อุณหภูมิ ความดัน น้ำหนักการเคลื่อนที่ เป็นต้น สัญญาณเหล่านี้จะมาจากตัวตรวจวัดที่อยู่รอบนอกวงจร วงจรดิจิตอลต้องการรับสัญญาณเหล่านี้มาประมวลผลภายใน และใช้ในการควบคุมอีกทีหนึ่ง

2.5.1 การทำงานของวงจรชมิตต์ทริกเกอร์

วงจรชมิตต์ทริกเกอร์เป็นวงจรที่จะรับสัญญาณอะนาลอกทางอินพุท และจะให้สัญญาณดิจิตอลทางด้านเอาท์พุท เมื่อแรงดันของสัญญาณค่อย ๆ เพิ่มจาก 0 โวลต์จนถึงระดับแรงดันหนึ่งที่กำหนดไว้ ชมิตต์ทริกเกอร์จะให้เอาท์พุทเป็น "1" ทันที ต่อมาเมื่อแรงดันค่อย ๆ ลดลงจนต่ำถึงแรงดันอีกระดับหนึ่ง ชมิตต์ทริกเกอร์ก็จะให้เอาท์พุทเป็น "0" ระดับแรงดันสูงกับต่ำที่ใช้เปรียบเทียบนี้จะมีค่าไม่เท่ากัน ช่วงห่างของระดับแรงดันทั้งสองนี้เรียกว่า ฮีสเตอริซิส (hyterisis)



รูปที่ 2.15 แสดงสัญลักษณ์และคุณสมบัติของวงจรชมิตต์ทริกเกอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ของรูปคลื่นด้านอินพุทและเอาท์พุทของชมิตต์ทริกเกอร์ แสดงอยู่ในรูปที่ 2.15 ถ้าให้แหล่งจ่ายไฟ 6 โวลต์ให้แก่ไอซี CMOS ที่เป็นชมิตต์ทริกเกอร์แล้ว ระดับแรงดันเปรียบเทียบสมมุติให้เป็น 4 โวลต์และ 2 โวลต์ ตามรูป 2.15 เมื่อแรงดันอินพุทเพิ่มขึ้นมาถึง 4 โวลต์ จะทำให้เอาท์พุทเปลี่ยนจาก "0" เป็น "1" ในขณะที่เมื่อแรงดันลดลงถึงจุด 2 โวลต์ จะทำให้เอาท์พุทเปลี่ยนกลับเป็น "0" อีกครั้ง รูปที่ (ข) เป็นกราฟลักษณะสมบัติแสดงความสัมพันธ์ของแรงดันอินพุทกับเอาท์พุท จากกราฟนี้จะเห็นช่วงกว้างของแรงดันฮีสเตอริซิสอย่างชัดเจน ในกรณีนี้เป็น 2 โวลต์

การที่ชมิตต์ทริกเกอร์มีฮีสเตอริซิสนี้นับเป็นข้อดีมาก ในการรับสัญญาณอะนาลอกซึ่งเปลี่ยนค่อนข้างช้ามาเป็นอินพุท ถ้าใช้เกตธรรมดาหรือวงจรเปรียบเทียบ (comparator) มารับสัญญาณเหล่านี้จะมีปัญหาอะไรขึ้นบ้าง ปัญหาที่จะเกิดขึ้นก็ตรงบริเวณที่แรงดันอินพุทมีค่าเข้าใกล้แรงดันเปรียบเทียบถ้าแรงดันเปลี่ยนแปลงเพียงเล็กน้อยก็จะเกิดการเปลี่ยนสภาวะของเอาท์พุททันที ถ้าแรงดันเปลี่ยนแปลงช้าหรือขึ้น ๆ ลง ๆซึ่งอาจจะเป็นผลของสัญญาณรบกวน จะทำให้เอาท์พุทเปลี่ยนจาก "1" เป็น "0" กลับไปกลับมา มีลักษณะเป็นพัลซ์เล็ก ๆ หลาย ๆ ลูก พัลซ์เหล่านี้จะเป็นสาเหตุให้วงจรดิจิตอลทำงานผิดพลาด โดยเฉพาะวงจรที่มีฟลิปฟลอปหรือวงจรนับ ถ้าใช้ชมิตต์ทริกเกอร์รับสัญญาณเหล่านี้จะไม่เกิดขึ้น เมื่อแรงดันถึงระดับที่กำหนดเอาท์พุทจะเปลี่ยนสภาวะทันที และจะค้างอยู่ในสภาวะนั้นแม้แรงดันจะยังขึ้น ๆ ลง ๆ อยู่บริเวณนั้นบ้าง เอาท์พุทจะเปลี่ยนสภาวะอีกครั้งก็ตอนที่แรงดันลดลงมาถึง อีกระดับหนึ่งเท่านั้นซึ่งก็ห่างกันเท่ากับฮีสเตอริซิส

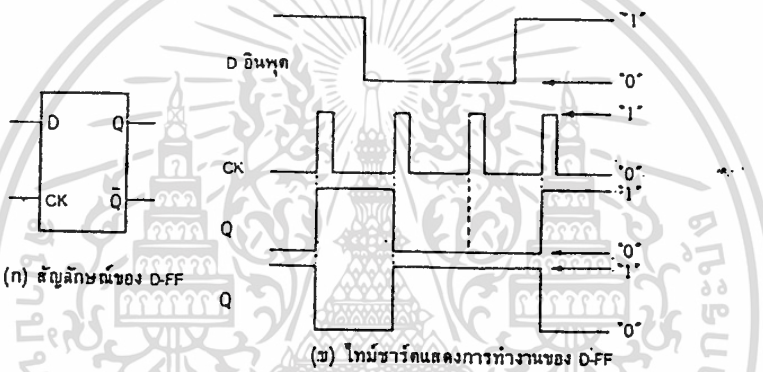
2.6 D - Flip Flop

รูปที่ 2.16 แสดงสัญลักษณ์ของ D - FF D - FF เป็นวงจรหน่วยความจำชนิดหนึ่งซึ่งมีขั้วเข้า 2ขั้ว และเอาท์พุท 2 ขั้ว ขั้วเข้ามี D ซึ่งย่อมาจาก Data (ข้อมูล)และ CK ซึ่งย่อมาจาก Clock Pulse (สัญญาณนาฬิกา) เราจะป้อนข้อมูล "1" หรือ "0' เข้าที่ขั้ว D เมื่อขั้ว CK มีพัลซ์เข้ามาหนึ่งลูกจะรับข้อมูลที่ขั้ว D ไปแสดงที่เอาท์พุท ข้อมูลนี้ก็ยังค้างที่เอาท์พุทตลอดเวลา ถ้ายังไม่มีพัลซ์ลูกใหม่เข้ามาที่ขั้ว CK

การทำงานนี้เปรียบเสมือนสัญญาณพัลซ์ที่ CK เป็นจังหวะการตีกลอง เมื่อตีกลองจะเปิดประตูอ่านข้อมูลจากขั้ว D เข้ามาเก็บไว้และรักษาข้อมูลไว้ตลอด เอาท์พุทมี Q และ $\overline{Q}$ $\overline{Q}$ จะตรงข้ามกับ Q เหมือนฟลิบฟลอปทั่วไป รูปที่ 2.16 แสดงการทำงานของฟลิบฟลอปโดยเขียนเป็นรูปการเปลี่ยนแปลงตามเวลาของสัญญาณที่ขั้วต่าง ๆ เรียกรูปแบบนี้ว่า ไทม์ชาร์ต (Time Chart)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D - FF จะเหมือนกับ RS - FF ตรงที่จะเก็บข้อมูลได้เพียง "1" หรือ "0" ในฟลิปฟลอปหนึ่งตัวในวงจรดิจิตอลทั่วไปจะต้องเก็บข้อมูลมากจึงจำเป็นต้องใช้ D - FF หลาย ๆ ตัวในวงจร เมื่อใช้ฟลิปฟลอปหลายตัว ปัญหาที่เกิดขึ้นคือฟลิปฟลอปแต่ละตัวต่างทำงานโดยไม่พร้อมเพียงกัน เพื่อแก้ปัญหานี้ ขั้ว CK ของ D - FF ทุกตัวจะต่อเข้าหากันและรับสัญญาณพัลซ์ จากแหล่งที่จะเป็นตัวกำหนดจังหวะการทำงาน สัญญาณนี้มักเรียกว่า สัญญาณนาฬิกา (Clock Pulse) ของระบบด้วยวิธีการเช่นนี้จึงทำให้ฟลิปฟลอปแต่ละตัวทำงานเข้าจังหวะกันได้หมดไม่เกิดความสับสนของข้อมูล โดยเฉพาะวงจรดิจิตอลระบบใหม่ทุกระบบจะใช้วิธีการเช่นนี้ทั้งสิ้น ไอซีที่เป็น D - FF มีอยู่ด้วยกันหลายเบอร์D - FF บางชนิดเรียกว่าแลทช์ (Latch) มีใช้กันมากในวงจร



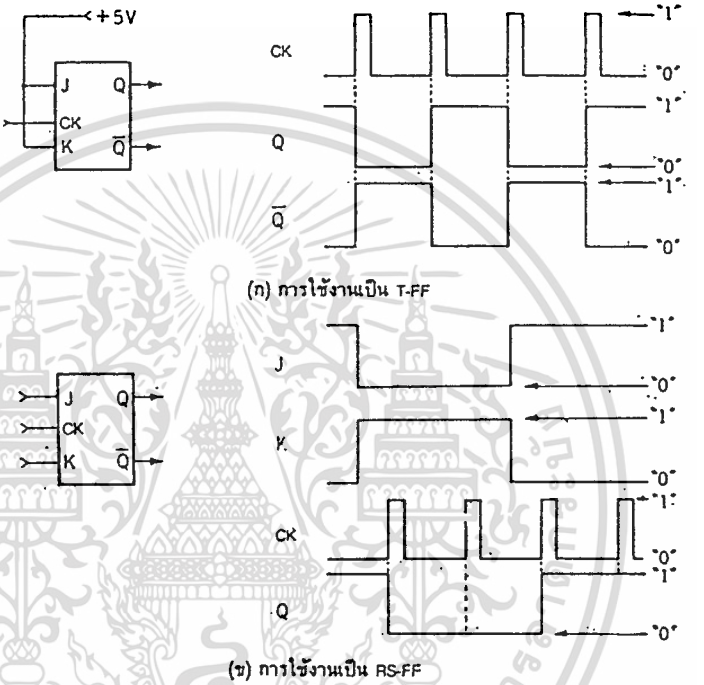
รูปที่ 2.16 สัญลักษณ์และการทำงานของ D - FF

2.7 J -K FLIP FLOP

JK - FF เป็นฟลิปฟลอปที่ใช้กันแพร่หลายในวงจรมากที่สุดในบรรดาฟลิปฟลอปทั้งหลายเพราะเราสามารถใช้เป็น T - FF ก็ได้ RS - FF ก็ได้แม้แต่ D - FF ก็ทำได้เช่นกัน จากสัญลักษณ์ของ JK - FFในรูปที่ 2.17 จะเห็นได้ว่าฟลิปฟลอปชนิดนี้มีขั้วเข้าถึง 3 ขั้วคือ ขั้ว J ขั้ว K และขั้ว CK J และ K เป็นขั้วที่ใช้ป้อนเงื่อนไขในขณะที่ CK เป็นขั้วรับสัญญาณพัลซ์เพื่อกำหนดจังหวะการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าให้ J = K = "1" เหมือนในรูปที่ 2.17(ก) JK - FF จะทำงานเหมือนกับ T - FF ทุกประการคือ เมื่อมีพัลซ์ป้อนเข้ามาที่ขั้ว CK จะทำให้ฟลิปฟลอปเปลี่ยนสถานะเอาท์พุท Q จะเป็น "1" กับ "0" สลับกันไป การเปลี่ยนแปลงเอาท์พุทจะเข้าจังหวะกับสัญญาณพัลซ์ที่ CK ในรูปที 2.17 การเปลี่ยนแปลงจะเกิดขึ้นที่ขอบขาขึ้นของพัลซ์ ซึ่งแตกต่างจากกรณีของรูปที่ 2.16 อย่างไรก็ตาม JK - FF ก็มีทั้งแบบทริกที่ขอบขาขึ้นและขอบขาลงของพัลซ์



รูปที่ 2.17 สัญลักษณ์และการทำงานของ JK FF

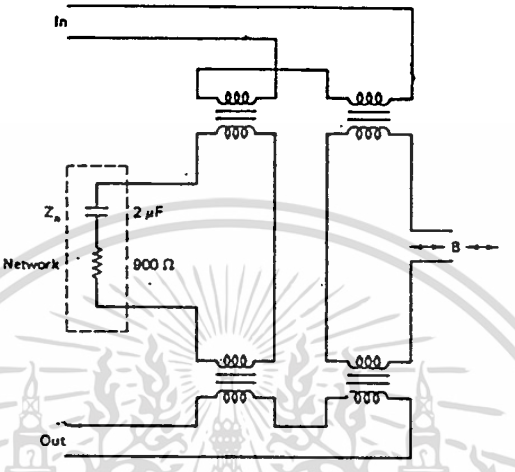
ในรูปที่ 2.17(ข)เมื่อ J = "0" และ K = "1" สัญญาณพัลซ์ที่ CK จะทำให้ Q = "0" และ$\overline{Q}$ = "1" ซึ่งเป็นการรีเซตฟลิปฟลอปนั่นเอง ถ้า . J = "1" และ K = "0" สัญญาณพัลซ์ที่ CK จะเซตฟลิปฟลอปทำให้ $\overline{Q}$ = "1" และ Q = "0" การทำงานแบบนี้คล้ายคลึงกับ RS - FF เพียงแต่ JK - FF จะต้องใช้พัลซ์ที่ขั้ว CK กำหนดจังหวะการเปลี่ยนแปลงที่เอาท์พุทเท่านั้น

จะเห็นว่า JK - FF มีฟังก์ชันหลายอย่าง ทำให้มีการผลิตขายเป็นไอซีซึ่งมีด้วยกันหลายเบอร์ถ้าใช้ไอซีเหล่านี้ในวงจรก็จะสามารถใช้งานเป็น RS - FF ก็ได้ T - FF หรือ D - FF ก็ได้ นอกจากจะใช้JK - FF ประกอบวงจรดิจิตอลทั่วไปแล้วยังใช้ทำหน่วยความจำและวงจรนับได้อีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

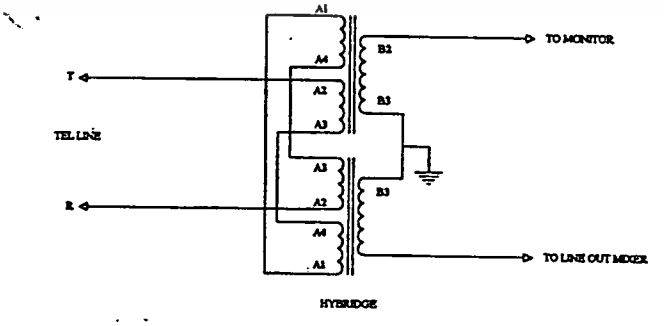
2.8 ไฮบริดจ์ (HYBRID)

Hybrid เป็นอุปกรณ์ที่ใช้สำหรับเปลี่ยนจาก Two wire เป็น Four wire ดังรูปที่ 2.18 ซึ่งจะมีหลักการดังนี้



รูปที่ 2.18 แสดงการทำงานของ Hybrid

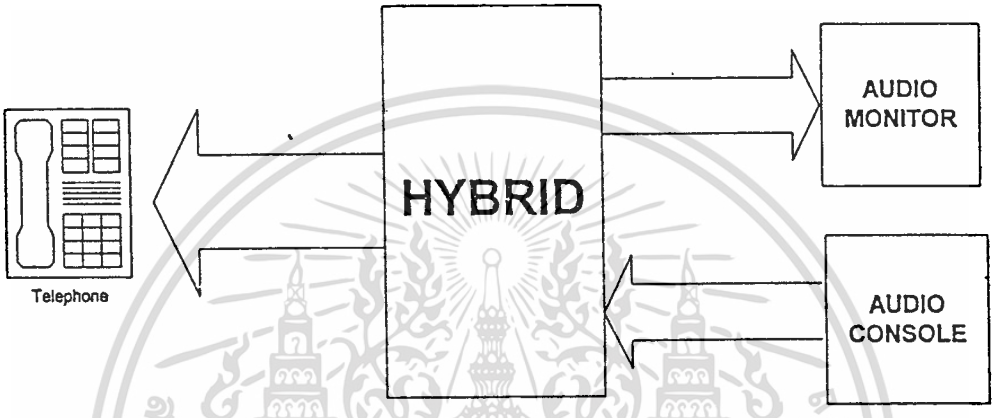
จากรูปที่ 2.18 เมื่อมีสัญญาณโทรศัพท์เข้ามาจะมีกระแสไหลดังรูป ซึ่งจะทำให้มีสัญญาณออกทางเอาท์พุทแต่จะไม่ย้อนออกทางอินพุทและเมื่อป้อนสัญญาณเข้าทางอินพุท จะทำให้มีสัญญาณออกทางTip และ Ring และเอาท์พุท อุปกรณ์ Hybrid นี้มักจะทำมาใช้ร่วมกับงานในวิทยุกระจายเสียง หรือการติดต่อระหว่างบุคคลมากกว่า 2 ฝ่ายขึ้นไป ฉะนั้นใน Teleswitch จึงจำเป็นต้องใช้ Hybrid Transformerซึ่งจะประกอบด้วย Transformer 2 ตัว มาประกอบกันเป็น Hybrid ดังรูป



รูปที่ 2.19 แสดง Hybrid Transformer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การนำ Hybrid มาใช้งานนั้นด้าน Two wire จะต่อเข้ากับคู่สายโทรศัพท์ส่วนอินพุทคือสัญญาณที่นำเข้าไปยังคู่สายโทรศัพท์ เช่น คู่สายโทรศัพท์อีกเครื่องหนึ่ง Line out จาก Console เป็นต้น ส่วนเอาท์พุทนั้นนำไปต่อเข้ากับ Line in ของ Console หรือ เข้าวงจรขยายแล้วออกทางมอนิเตอร์ได้เลย วิธีการต่อ Hybrid ร่วมกับคู่สายโทรศัพท์และอุปกรณ์ในห้องสตูดิโอจะเป็นดังรูปที่ 2.2.



รูปที่ 2.20 แสดงการต่อ Hybrid ร่วมกับ CONSOLE ในห้องสตูดิโอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วงจรและหลักการทำงาน

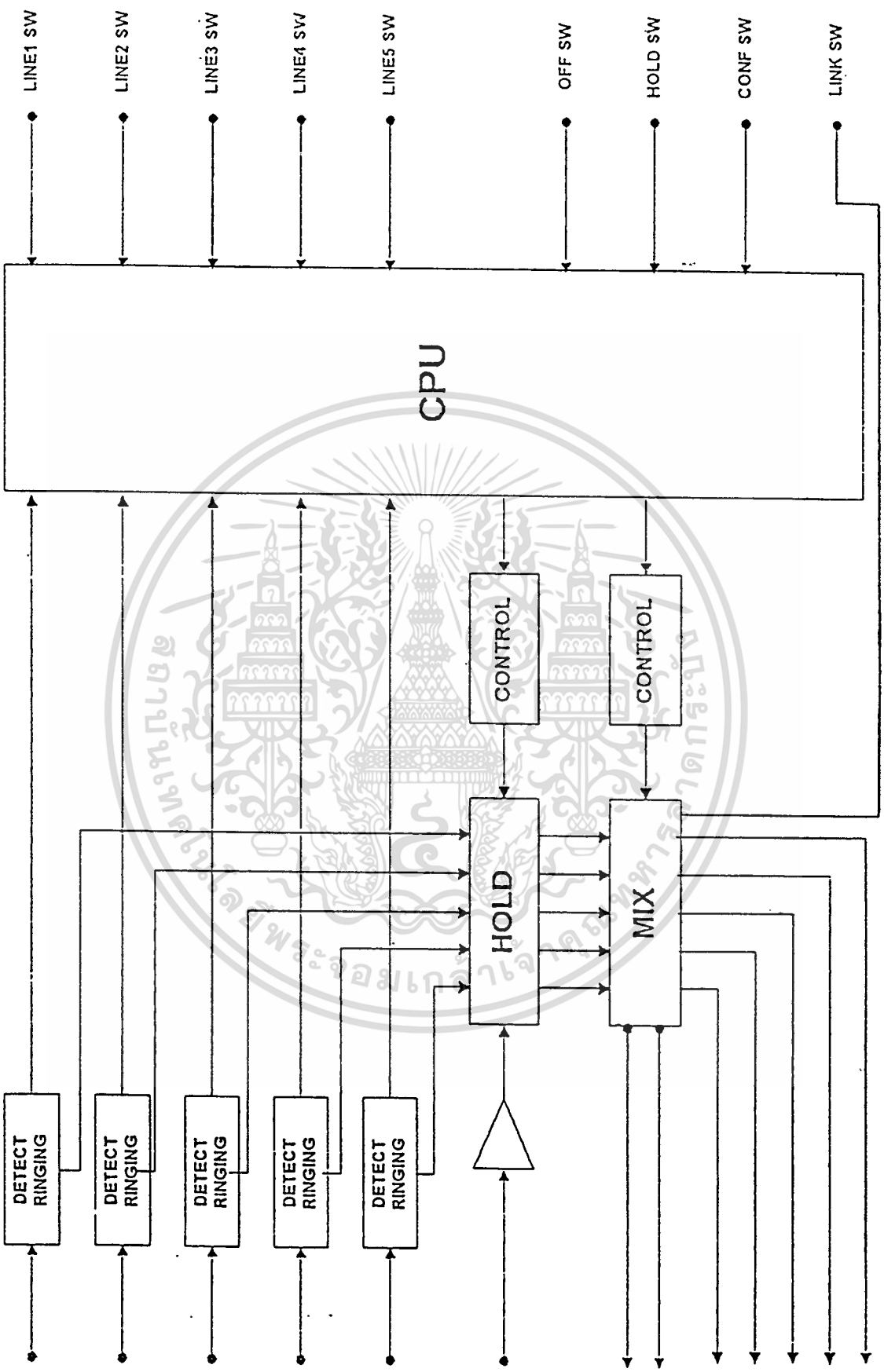
3.1 การทำงานของบล็อกไดอะแกรม

ตามรูปที่ 3.1 แสดงบล็อกไดอะแกรมของเครื่องประชุมทางโทรศัพท์ สัญญานโทรศัพท์แต่ละคู่สายจะถูกตรวจสอบสัญญาณกระดิ่ง (DETECT RINGING) แต่ละคู่สายแล้วส่งให้หน่วยประมวลผลกลาง (CENTRAL PROCESSING UNIT หรือ CPU) เพื่อจะให้หน่วยประมวลผลกลางรับรู้ว่า มีการเรียกโทรศัพท์เข้ามาเมื่อใด สัญญาณจะผ่านวงจรตรวจสอบสัญญาณกระดิ่ง แล้วจะผ่านวงจรควบคุมการพักสาย (HOLD) แต่ละสายจะถูกควบคุมด้วยหน่วยประมวลผลกลาง ซึ่งในวงจรควบคุมการพักสาย จะมีวงจรขยายสัญญาณการสายพักให้มีเสียงดังพอที่จะรู้ว่า มีการพักสาย เมื่อผ่านวงจรควบคุมการพักสายแล้วจะมีการรวมสัญญาณ (MIX) แต่ละสายให้มีการประชุมกันตามจุดประสงค์ ซึ่งสามารถควบคุมด้วยหน่วยประมวลผลกลาง เมื่อมีการรวมสัญญาณแล้ว จะมีเอาท์พุทออกที่ไฮบริดจ์ (HYBRID) เพื่อจะเป็นเอาท์พุทรวมทั้งหมดของทุกคู่สาย ส่วนลิ้งค์ (LINK) จะมีไว้เมื่อมีการขยายจำนวนคู่สายเพิ่มขึ้น

หน่วยประมวลผลกลางจะมีสัญญาณอินพุทอีก 5 จุดคือ LINE 1 SW ถึง LINE 5 SW ซึ่งจะเป็นสวิทช์การควบคุมของแต่ละคู่สาย ที่จะป้อนให้หน่วยประมวลผลกลางรับรู้ว่า เราจะเลือกคู่สายไหนใช้งานประชุมหรือพักสายไว้ก่อนจะเห็นได้ว่าเราจะสามารถควบคุมการทำงานของแต่ละคู่สายเป็นอิสระต่อกันซึ่งหมายความว่าจะแยกการควบคุมได้

ส่วนสัญญานอินพุทอีกส่วนหนึ่งของหน่วยประมวลผลกลาง จะมีสวิทช์ควบคุมการปิด(OFF SW) ของทุกคู่สาย สวิทช์ควบคุมการพักสาย (HOLD SW) สวิทช์ควบคุมการประชุม (CONF SW) และสวิทช์ควบคุมการต่อเพิ่ม (LINK SW) จะเห็นได้ว่าสวิทช์ควบคุมทุกตัวสามารถควบคุมคู่สายได้ทุกคู่สายหรือแยกการควบคุมได้แล้วแต่จุดประสงค์ในการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



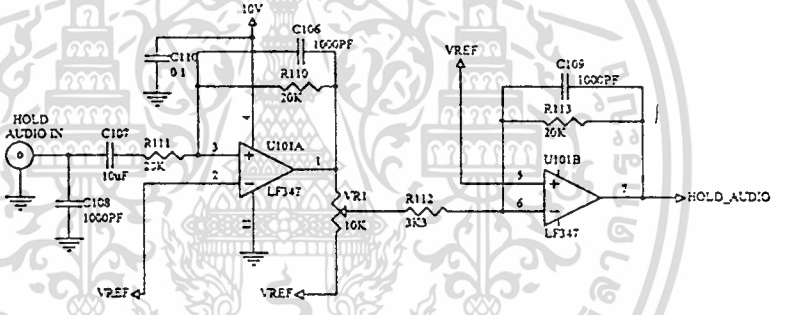
รูปที่ 3.1 แสดง blockdiagram teleswitch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การทำงานของวงจร

3.2.1.ภาค HOLD AUDIO

วงจรภาค HOLD AUDIO จะจัดวงจรขยายแบบ Inverting Amplifier โดยใช้ออปแอมป์เบอร์ LF 374 เป็นตัวขยายสัญญาณซึ่งลักษณะการจัดวงจรแบ่งเป็น 3 ช่วง โดยช่วงแรกจะขยายสัญญาณAUDIO ที่เข้ามาทาง HOLD AUDIO IN ที่อาจมีระดับเบามากก็จะเพิ่มอัตราขยายให้แรงขึ้น ซึ่งเกนการขยายของช่วงแรกนี้จะมีค่าเท่ากับ R110 / R111 คือ 20k / 20k หรือ 1 เท่า จะเห็นได้ว่าเกนการขยายของชุดแรกจะไม่มีอะไรกับสัญญาณ เพียงแต่ว่าจะเป็นการเพิ่มอินพุทอิมพิแดนซ์ให้กับวงจรขยายในชุดต่อไป ซึ่งตามคุณสมบัติโดยทั่วไปของออปแอมป์ จะมีข้อดีหลายประการเช่น อินพุทอิมพิแดนซ์สูงเอาท์พุทอิมพิแดนซ์ต่ำ เกนการขยายสูง แบนวิดซ์สูง เป็นต้น

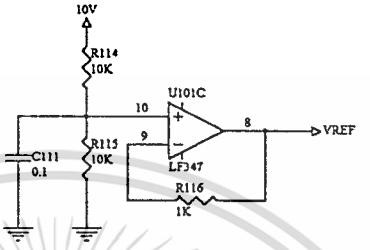


รูปที่ 3.2 แสดงวงจรการขยายชุดแรกกับชุดที่สอง

จากรูปจะเห็นได้ว่าวงจรขยายชุดแรกและชุดที่สองจะต่อกันอยู่ โดยวงจรขยายจุดที่สองก็จะต่อวงจรขยายแบบ Inverting Amplifier เหมือนกันแต่เกนการขยายจะขึ้นอยู่กับ R113 / (R112+VR1)หรือ 20k / 3.3k กรณีปรับ VR1 มีค่าความต้านทานต่ำสุด และ 20k / (3.3k+10 k) กรณีการปรับให้มีค่าความต้านทานมากที่สุด เพราะฉะนั้นเกนของวงจรจะอยู่ในช่วง 1.5 ถึง 6 เท่า เพราะฉะนั้น HOLD AUDIO IN จะสามารถรับสัญญาณอินพุทได้เป็นช่วงโดยการปรับค่าเกนที่ VR1 โดยในวงจรจะมี C106 เป็นตัวชดเชยวงจรในด้านความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนวงจรขยายชุดที่ 3 จะเป็นวงจรการขยายแบบ Inverting เหมือนกับทั้ง 2 ชุดที่ผ่านมาโดยวงจรขยายในชุดที่ 3 จะทำหน้าที่เป็นลักษณะบัฟเฟอร์เหมือนกับวงจรชุดที่ 1 ซึ่งจะมีเกนการขยายขึ้นอยู่กับค่าRf และ Rin คือ 10k / 10k มีค่าเกนการขยาย 1 เท่า โดยวงจรขยายในชุดที่ 3 จะแบ่งกันเป็น 5 ชุด เพื่อที่จะป้อน HOLD AUDIO ให้กับโทรศัพท์แต่ละสายที่มาต่อ เพื่อจะได้ให้ทั้ง 5 สาย เมื่อมีการพักสายจะได้ยินเสียงเพลงหรือสัญญาณอื่นที่ป้อนเข้ามาที่จุด HOLD AUDIO IN



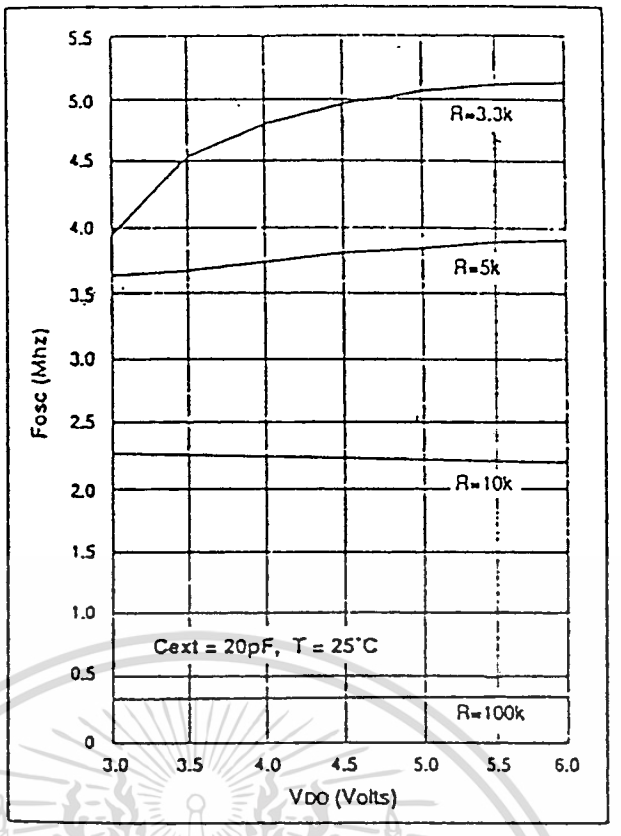
รูปที่ 3.3 แสดงวงจรแรงดันอ้างอิง

จากรูปวงจรดังกล่าวจะมีลักษณะที่เรียกว่า Voltage Follower โดยจะทำให้แรงดันอินพุทที่ป้อนเข้ามาทางขา Non-Inverting จะมีแรงดันเท่ากับทางด้านเอาท์พุทของออปแอมป์ โดยมี R114 กับ R115เป็นวงจรแบ่งแรงดัน จะทำให้แรงดันมีค่าเท่ากับ 5 V ที่จะป้อนเป็น Vref แก่วงจรขยายทั้ง 3 ชุดโดยมี C111ค่า 0.1uF จะป้องกันไม่ให้การรบกวนที่เกิดจากความถี่สูง

3.2.2.ภาค Center Control

ภาค Center Control จะมีหัวใจการทำงานอยู่ที่ไมโครคอนโทรลเลอร์เบอร์ PIC 16C55 ซึ่งของบริษัทไมโครชิพอิเล็กทรอนิกส์ โดยจะเป็นไมโครคอนโทรลเลอร์ขนาด 8 บิต แต่คำสั่งจะอ้างข้อมูลได้12 บิต ซึ่งเป็นไมโครคอนโทรลเลอร์ตัวหนึ่งที่ใช้มากในตระกูล PIC ซึ่งลักษณะวงจรจะใช้พอร์ทในการควบคุมการทำงานของโทรศัพท์แต่ละคู่สาย จะมีการตรวจเช็คสัญญาณกระดิ่ง ตรวจสอบสัญญาณการกดสวิทช์การทำงานต่าง ๆ ของเครื่อง PIC 16C55 จะใช้พอร์ททั้ง 3 พอร์ทในการควบคุมการทำงานของเครื่องประชุมทางโทรศัพท์ ซึ่งจะแสดงการต่อไว้ ดังรูปที่ 3.10 โดยจะใช้การต่อออส์ซิลเลเตอร์แบบใช้ RCซึ่งจะเห็นได้ว่าเป็นการง่ายมากในการต่อออสซิลเลเตอร์ไปใช้งาน จะผลิตความถี่ประมาณ 3 MHz ซึ่งเพียงต่อการทำให้ PIC 16C55 ทำงานได้ ซึ่งความถี่ที่ใช้ในการทำงานนี้เราสามารถจะต่อได้หลายวิธีซึ่งจะแสดงไว้ดังภาคผนวกด้านหลัง แต่สำหรับใช้ RC นี้คุณสมบัติต่าง ๆ จะแสดงดังรูปที่ 3.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



* Measured on DIP packages.

รูปที่ 3.4 แสดงกราฟคุณสมบัติของการต่อ RC ที่ขา OSC1 ของ PIC16C55

จากวงจรภาค Center Control จะต่อสวิทช์ OFF กับ J8 สวิทช์ HOLD กับ J9 สวิทช์ CONF กับ J10 และต่อสวิทช์ LINK กับ J11 จะเห็นได้ว่าเมื่อมีเอาท์พุทออกจากพอร์ท จะต่อโดยตรงกับ ULN2003 ซึ่งจะเป็นตัวไดร์เวอร์ที่สามารถจ่ายกระแสได้ถึง 600 mA ซึ่งเพียงพอต่อการป้อนแรงดันให้รีเลย์หรือหลอดไฟแสดงผลทำงานได้ U103 จะใช้ไอซีเบอร์ 74HC109 ซึ่งเป็น CMOS ทำงานใน Mode Toggle ซึ่งการทำงานจะเป็นดังตารางความจริง

FUNCTION TABLE

Inputs					Outputs	
Set	Reset	Clock	J	$\overline{K}$	Q	$\overline{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	L	H
H	H	↓	H	L	Toggle	
H	H	↓	L	H	No Change	
H	H	↓	H	H	H	L
H	H	L	X	X	No Change	

*Both outputs will remain high as long as Set and Reset are low, but the output states are unpredictable if Set and Reset go high simultaneously.

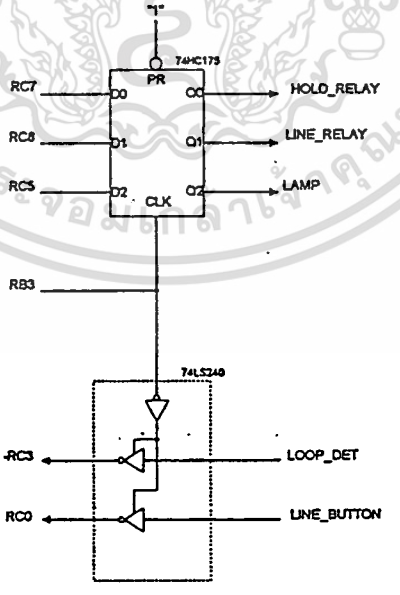
ตารางที่ 3.1 แสดงสภาวะการทำงานของ 74HC109

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าจากวงจรภาค Center Control เราจะต่อขา J ไว้ที่สภาวะ High และต่อขา 4 ไว้ที่สภาวะ Low จากตารางความจริง จะอยู่ใน Mode Toggle โดยเอาท์พุทจะแลทช์ข้อมูลที่ออกมาล่าสุดได้ดังนั้นเราจึงนำเอาท์พุทนี้ไปใช้ประโยชน์อีกอย่างคือ เป็นไฟแสดงผลว่ามีการกดสวิทช์หรือไม่ โดยสวิทช์ที่ใช้การทำงานแบบนี้คือ CONF และ LINK ส่วน J-K Flip-Flop U103B จะทำงานในส่วน LINK โดยปกติที่ขา 5 ของ U117C จะเป็น High เมื่อมีการกดสวิทช์ LINK จะทำให้สภาวะขา 5 ของ U117C เปลี่ยนจากHigh เป็น Low ส่งผลให้มีสัญญานขอบขาขึ้นคือเปลี่ยนจาก Low เป็น High ทำให้ J - k Flip Flop U 103B ทำงานใน Toggle Mode ทำให้เอาท์พุท Q เป็นจาก Low เป็น High และทำให้เอาท์พุท Q เปลี่ยนจาก High เป็น Low ทำให้เอาท์พุทของ U117 D เปลี่ยนจาก Low เป็นHigh ป้อนให้ U118 E ซึ่งเป็นไอซีเบอร์ ULN 2003 จะสามารถไปขับให้รีเลย์ K11 ทำงานได้ในทำนองเดียวกันถ้าเรากดสวิทช์ Link อีกครั้งสภาวะก็จะเป็นไปในทางตรงข้ามที่ผ่านมาเพราะ U103 Bทำงานใน Toggle Mode

3.2.3.ภาค LINK CONTROL

ภาค Link Control จะทำหน้าที่เป็นทางผ่านของสัญญาณ Loop Detect ซึ่งเป็นสัญญาณที่สร้างวงจร Detect Ringing ซึ่งจะผ่านมาโดยใช้บัฟเฟอร์เบอร์ 74LS240 เป็นตัวผ่านสัญญาณไปให้ไมโครคอนโทรลเลอร์รับรู้ว่า มีสัญญาณกระดิ่งเรียกเข้ามาเมื่อไหร่ หรือสายคู่ไหนที่เรียกเข้ามาเพื่อจะได้แสดงผลให้รู้ว่าสภาวะตอนนี้เป็นอย่างไร ส่วนหน้าที่บัฟเฟอร์อีกอย่างหนึ่งคือจะเป็นตัวผ่านสัญญาณการกดสวิทช์แต่ละคู่สายว่าตอนนี้ผู้ใช้กดรับคู่สายไหนก็จะทำงานคู่สายนั้น ซึ่งลักษณะวงจรจะแสดงดังรูปที่ 3.5



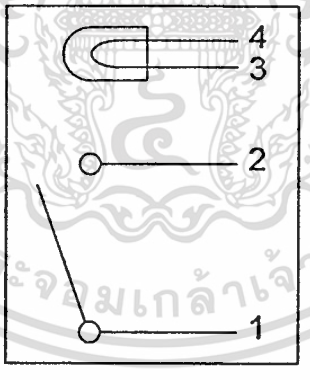
รูปที่ 3.5 **แสดงการส่งและการรับสัญญาณของ** PIC16C55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นว่าเราจะใช้พอร์ท C เป็นทั้งอินพุทพอร์ทและเอาท์พุทพอร์ท โดยให้ RC7 , RC6 RC5 เป็นเอาท์พุทพอร์ท โดยต่อกับ Hold - Relay ทาง RC7 Linel - Relay ทาง RC6 และ Lamp ทางRC5 เพื่อนำสัญญาณไปควบคุมแต่ละคู่สาย ขณะเดียวกันก็มี RC0 และ RC3 เป็นอินพุทพอร์ทโดยนำสัญญาณ Loop - Det ต่อทาง RC3 และสัญญาณ LINE-BUTTON ต่อทาง RC0 เข้ามาให้ไมโครคอนโทลเลอร์ตรวจสอบดูว่ามีสัญญาณอะไรเข้ามาบ้าง เพื่อที่จะให้ไมโครคอนโทรลเลอร์ ทำงานต่อไปจากรูปที่ 3.4จะเห็นได้ว่าขา CLK กับสวิทช์ของบัฟเฟอร์ จะต่อร่วมกันอยู่แล้วนำไปต่อกับพอร์ทของไมโครคอนโทรลเลอร์เพื่อจะทำงานในลักษณะร่วมกัน โดยไมโครคอนโทรลเลอร์จะส่งสัญญาณเอาท์พุทมาทางพอร์ท RB3 กรณีเป็นคู่สายที่ 1 เพื่อจะคอยตรวจสอบว่ามีสัญญาณอะไรเข้ามาทางคู่สาย 1 หรือไม่ ถ้ามีก็จะส่งผลออกทางRC5 , RC6 , RC7 โดยใช้ขา CLK เป็นสวิทช์เปิดให้สัญญาณออกจากไมโครคอนโทรลเลอร์ ในกรณีเป็นคู่สายที่ 2 จะใช้พอร์ทเอาท์พุท RB4 คู่สายที่ 3 RB5 คู่สายที่ 4 RB6 และคู่สายที่ 5 RB7

3.2.4.ภาค LINE BUTTON SWITCH

ภาค Line Button Switch จะเป็นชุดสวิทช์ของแต่ละคู่สาย โดยจะกดรับโทรศัพท์แต่ละคู่สายและสั่งสัญญาณการกดสวิทช์ไปให้ไมโครคอนโทรลเลอร์จะส่งสัญญาณ Lamp มาแสดงผล



SW

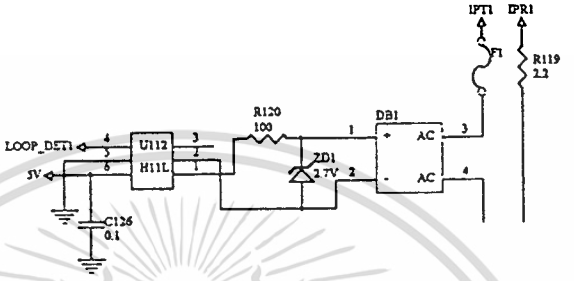
รูปที่ 3.6 แสดงลักษณะการต่อสวิทช์ที่จุดต่อทุกจุด

5.ภาค LINE CONTROL

ภาค LINE CONTROL จะทำงานในลักษณะควบคุมแต่ละคู่สายที่เข้ามาให้มีการพักสาย หรือประชุม โดยนำสัญญาณควบคุมมาจากภาค Center Control และนำสัญญาณการพักสายมาจากภาคCenter Control เช่นกัน แต่จะนำเสียงที่ได้ยินขณะพักสายมาจากภาค Hold Audio เมื่อขยายสัญญาณการพักสายให้ได้ระดับเสียงที่เหมาะสมแล้ว จะถูกป้อนให้ทรานฟอร์มเมอร์แมทชิ่ง (TRANSFORMER MATCHING) เพื่อให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

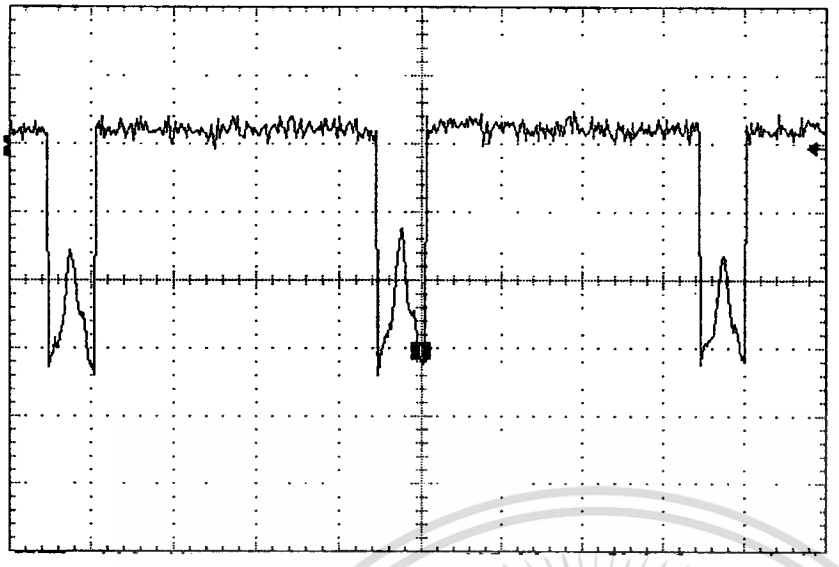
สัญญาณการพักสาย ป้อนให้คู่สายต่อไปโดยมี R14 และ C10 จะปรับอิมพิแดนซ์ให้เป็น 600 โอห์ม เพื่อที่จะต่อให้พอดีกับอิมพิแดนซ์ของทรานฟอร์มเมอร์แมทชิ่งและจะตัดระดับสัญญาณเสียงที่เกาะมากับระดับสัญญาณไฟฟ้ากระแสตรงออกให้เหลือเพียงระดับสัญญาณเสียงที่เป็นกระแสสลับเท่านั้น



รูปที่ 3.7 แสดงวงจรการตรวจจับสัญญาณกระดิ่ง

จากรูปที่ 3.7 จะแสดงลักษณะการตรวจจับสัญญาณกระดิ่ง โดยที่สัญญาณกระดิ่งจากคู่สายจะผ่าน Tip กับ Ring เข้ามาผ่านไดโอดเรียงกระแสจากไฟฟ้ากระแสสลับให้เป็นไฟฟ้ากระแสตรงแล้วป้อนให้วงจรตรวจจับสัญญาณกระดิ่งโดยมี U112 จะเป็น OPTO COUPLER แบบ SCHMITT TRIGGER OUTPUT ซึ่งจะให้เอาท์พุทในลักษณะเป็นพัลซ์ (PULSE) ความกว้างตามสัญญาณกระดิ่งที่ดัง ซึ่งจะมีR12 ทำหน้าที่ลดกระแสให้ลดลงในระดับที่ไม่ให้เสียหาย และ ZD1 จะป้องกันแรงดันสูงมากเกินที่จะทำให้ U3 เสียหายได้ ซึ่งเอาท์พุทของวงจรตรวจจับสัญญาณกระดิ่งจะมีลักษณะดังรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

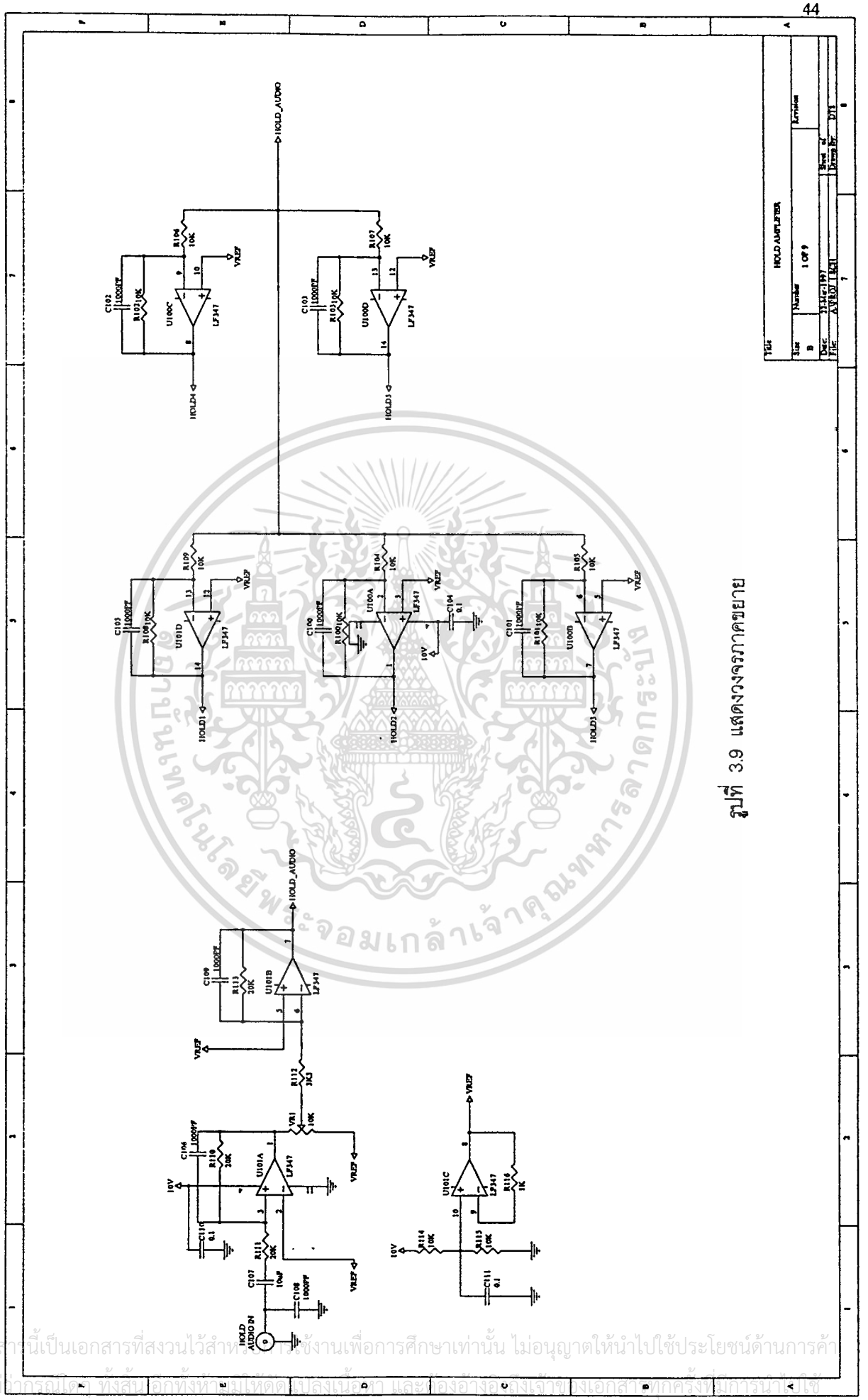


รูปที่ 3.8 แสดงเอาท์พุทเมื่อมีสัญญาณกระดิ่ง

สำหรับรีเลย์ K1 กับ K2 จะถูกควบคุมการทำงานจากหน่วยประมวลผลกลางเพื่อให้ทำงานโดย K1 จะควบคุมการพักสายและจะเลือกว่ามีการพักสายหรือจะให้มีการใช้งานตามปกติถ้ามีการทำงานในลักษณะการพักสายสัญญาณจากหน่วยประมวลผลกลางจะมาควบคุมให้ K1 ทำงานแต่ถ้ามีการใช้งานตามปกติสัญญาณจะผ่านหน้าสัมผัสของ K1 ผ่านมาที่ K2 ซึ่งจะควบคุมการประชุมว่าจะประชุมกันกี่คู่สายโดยสัญญาณการควบคุม K2 ก็มาจากหน่วยประมวลผลกลางเช่นกัน ซึ่งถ้ามีการประชุมกันหน่วยประมวลผลกลางจะสั่งงานให้ K2 ทำงานถ้าไม่มีการประชุม สัญญาณจะผ่านหน้าสัมผัส K2 ไปต่อให้โทรศัพท์ที่ต่อกับคู่สายนี้ใช้งานได้ตามปกติ

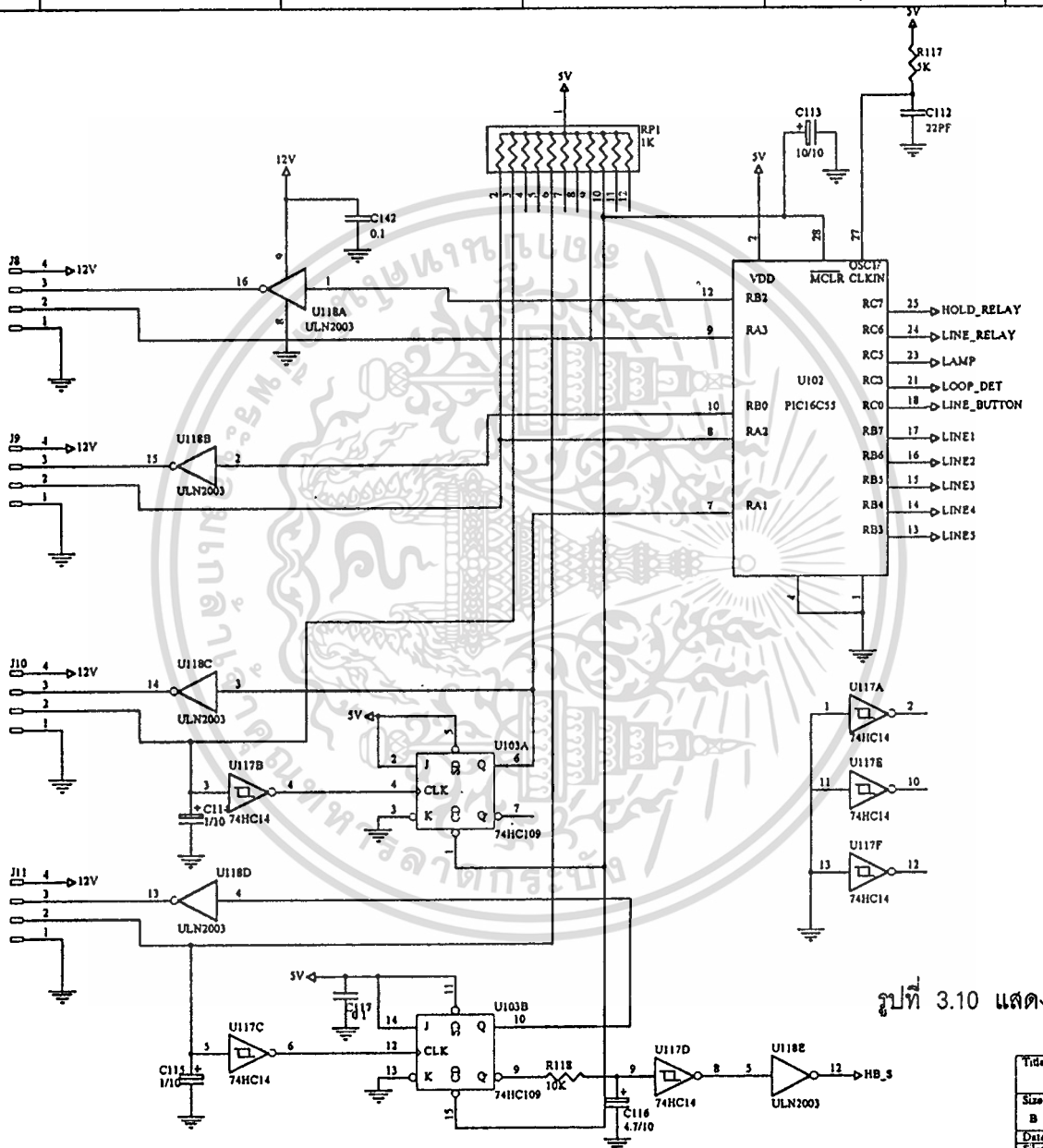
วงจรตามรูปที่ 3.12 ถึงรูปที่ 3.16 จะมีลักษณะวงจรที่เหมือนกันแต่จะเป็นของอีกคู่สายหนึ่งซึ่งการทำงานจะมีลักษณะเหมือนกัน แหล่งจ่ายไฟทั้งหมด 3 ชุดคือ +5 โวลท์ , +10 โวลท์ และ +12 โวลท์ โดยวงจรทั้งหมดใช้ไอซีเบอร์ 7812 จะแปลงแรงดันจากอินพุทให้ลดลงมาเป็น 12โวลท์ เพื่อไว้ป้อนให้แก่วงจรรีเลย์ ส่วนแรงดัน +10 โวลท์ มีไว้สำหรับป้อนให้วงจรออปแอมป์ทำงาน และแรงดันอีกส่วนหนึ่งคือ +5 โวลท์จะไว้ป้อนให้วงจรตรวจจับสัญญาณกระดิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



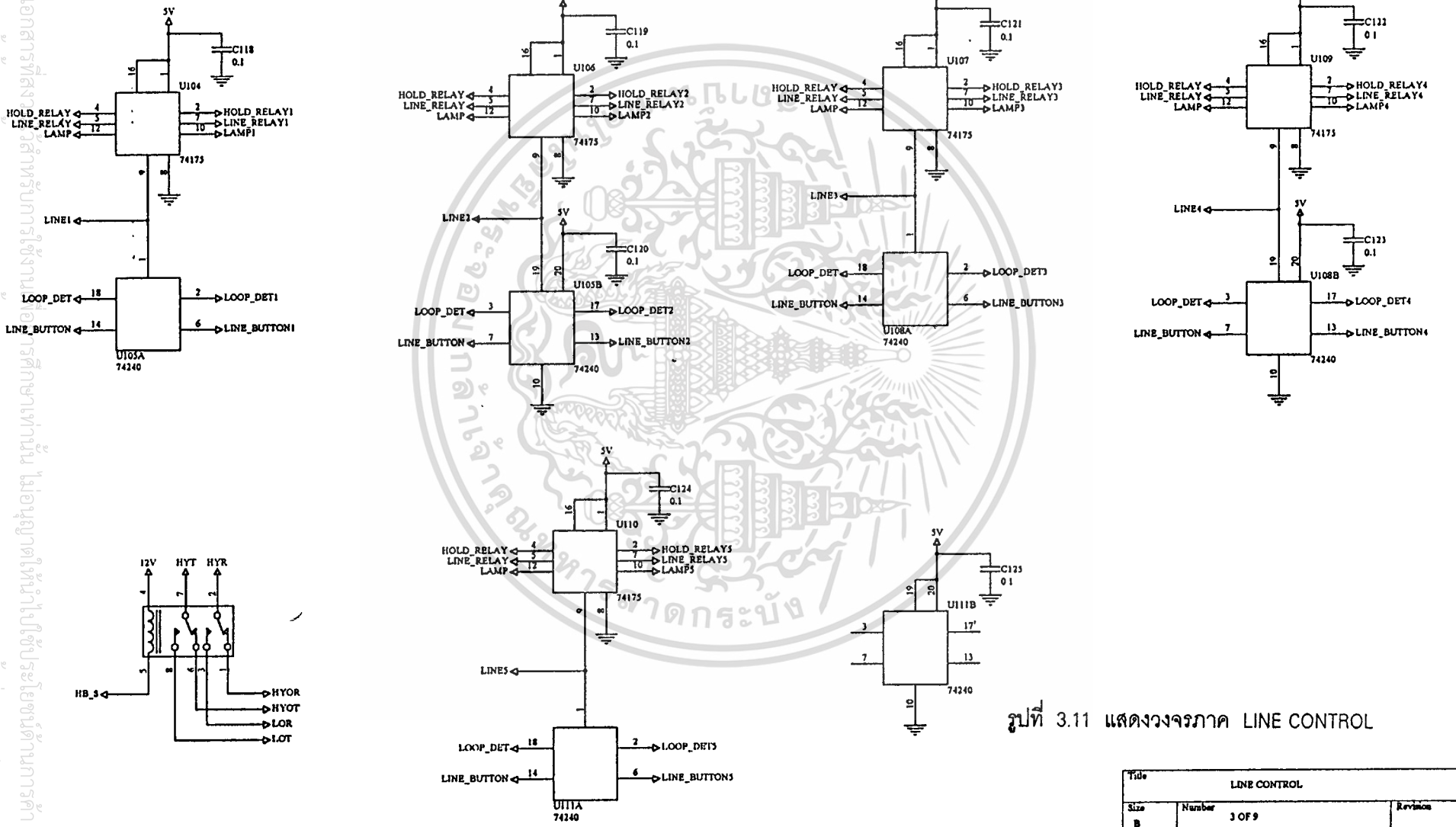
รูปที่ 3.9 แสดงวงจรภาคขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



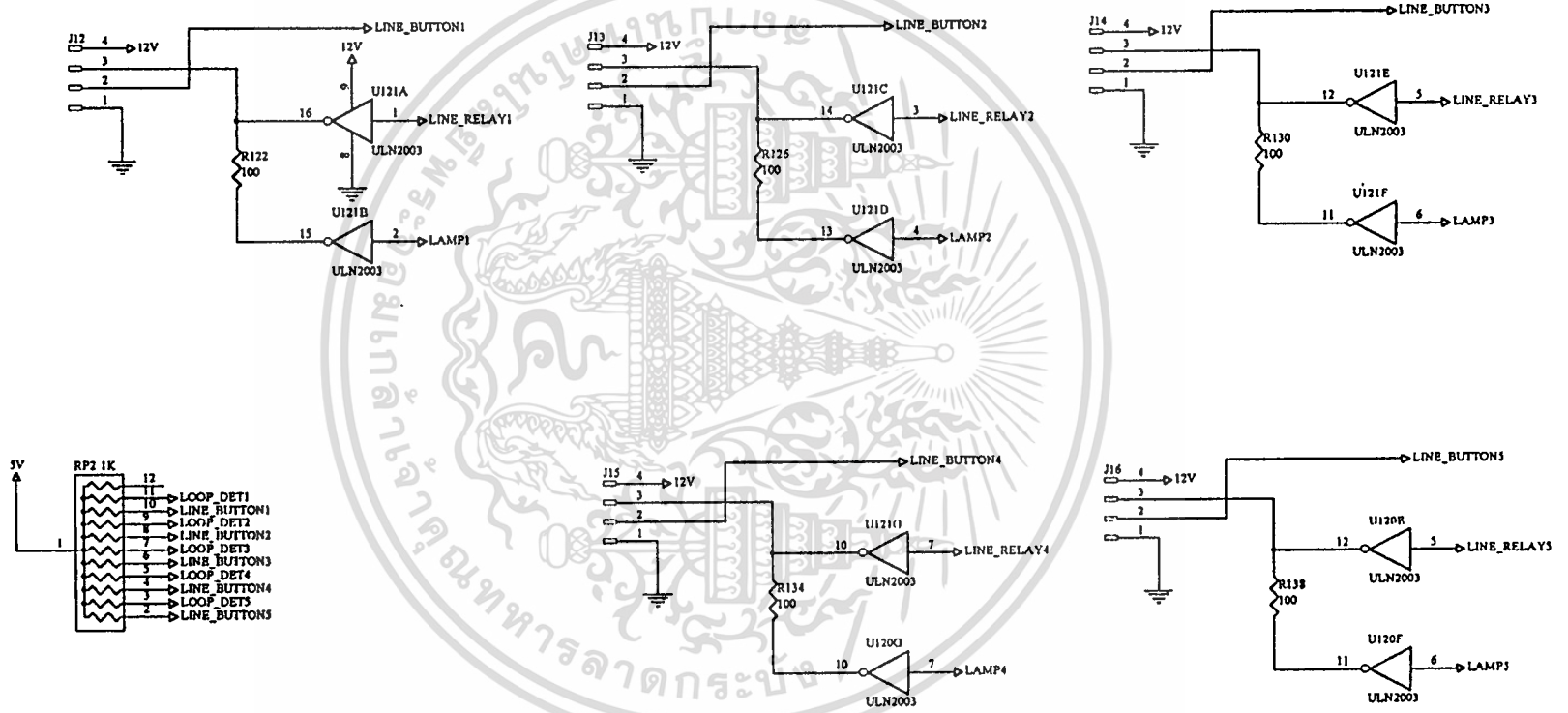
รูปที่ 3.10 แสดงวงจรภาคควบคุมส่วนกลาง

Title: CENTER CONTROL		
Size: B	Number: 2 OF 9	Revision:
Date: 2-Mar-1997	Sheet of:	
File: A:\PROJ 4.SCH	Drawn By: DTS	



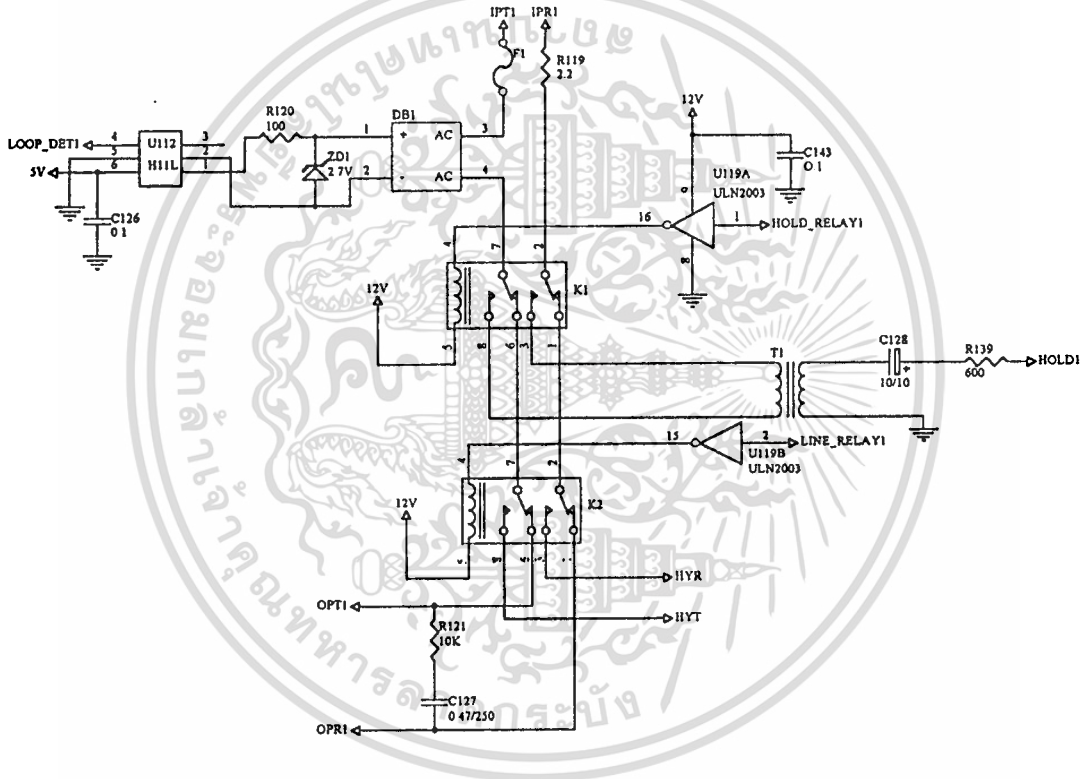
รูปที่ 3.11 แสดงวงจรภาค LINE CONTROL

Title: LINE CONTROL		46
Size: B	Number: 3 OF 9	Revision:
Date: 13-Mar-1997		Sheet of:
File: A:\PROJ_6.SCH		Drawn By: DTS



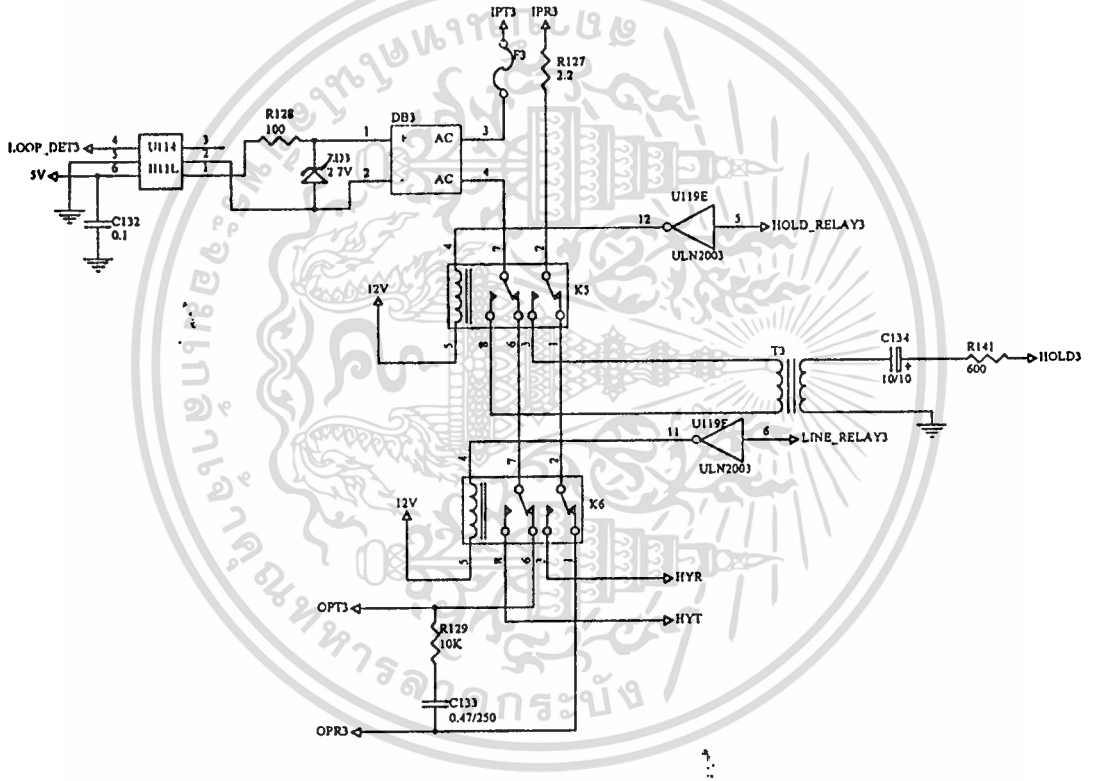
รูปที่ 3.12 แสดงวงจรภาค LINE BUTTON SWITCH

Title	LINE BUTTON SWITCH	
Size B	Number 4 OF 9	Revision 47
Date 13-Mar-1997		Sheet of
File A:\PROJ 3.SCH		Drawn By DTS



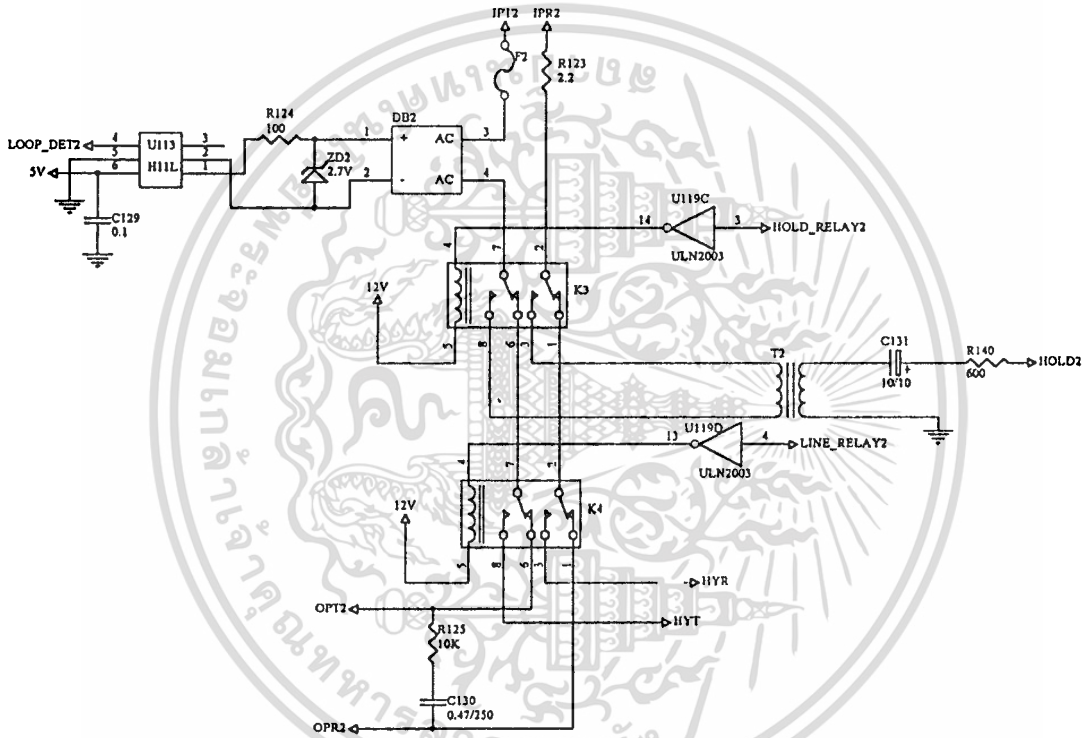
รูปที่ 3.13 แสดงวงจร LINE 1

Title: LINE 1			49
Size: B	Number: 5 OF 9		Revision:
Date: 13-Mar-1997		Sheet of:	
File: A:\SCH_1.SCH		Drawn By: DTS	



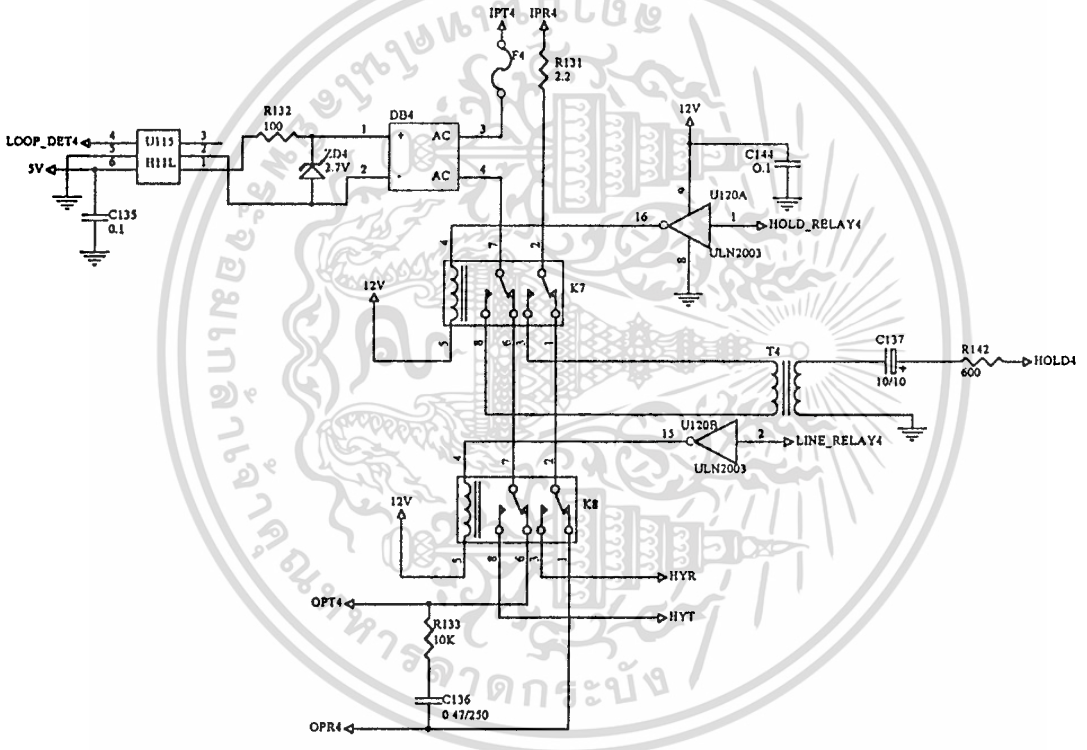
รูปที่ 3.14 แสดงวงจร LINE 2

Title: LINE 2		
Size: B	Number: 6 OF 9	Revision:
Date: 15-Mar-1997		Sheet of
File: A:\SCH_2.SCH		Drawn By: DTS



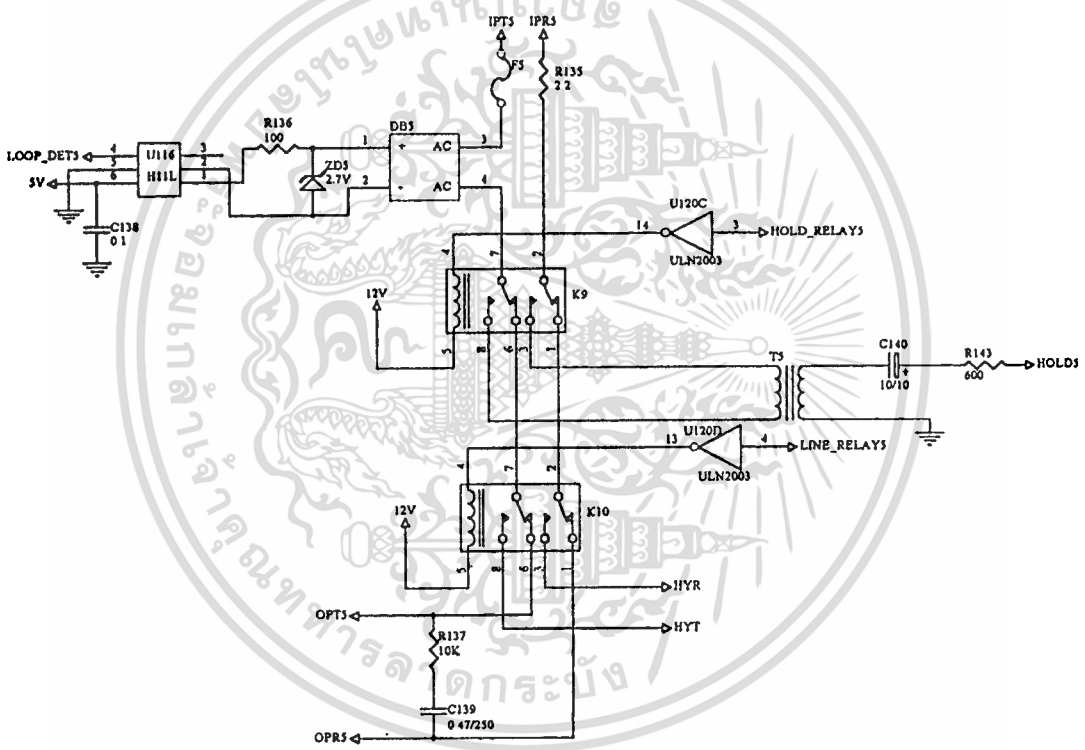
รูปที่ 3.15 แสดงวงจร LINE 3

Title: LINE 3		
Size: B	Number: 7 OF 9	Revision: 50
Date: 15-Mar-1997		Sheet of
File: A:\SCH_3.SCH		Drawn By:



รูปที่ 3.16 แสดงวงจร LINE 4

Title: LINE 4		
Size: B	Number: 8 OF 9	Revision:
Date: 15-Mar-1997		Sheet of
File: A:\SCH_4.SCH		Drawn By: DTS



รูปที่ 3.17 แสดงวงจร LINE 5

Title	LINE 5		52
Size B	Number 9 OF 9		Revision
Date:	15-Mar-1997	Sheet of	
File:	A:\SCH_5.SCH	Drawn By:	DTS

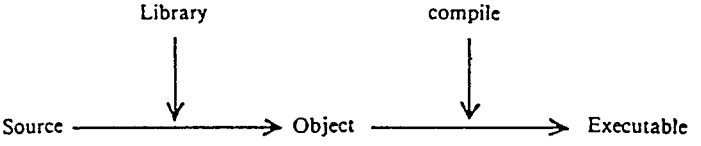
3.3 การโปรแกรม PIC16C55

คอมพิวเตอร์แบบดิจิตอล (Digital Computer) ซึ่งคุ้นเคยกันดีในชีวิตประจำวันนั้น จะทำงานตามลำดับของชุดคำสั่งที่ผู้เขียนได้เขียนขึ้นที่เรียกว่าโปรแกรม (Program) ชุดของคำสั่งที่คอมพิวเตอร์จะเข้าใจและทำงานได้ตามต้องการนั้นจะต้องอยู่ในรูปของเลขฐานสองเช่น 11011001 ชุดคำสั่งลักษณะนี้คอมพิวเตอร์เข้าใจได้ทันทีที่ว่าต้องทำงานอะไร ชุดคำสั่งที่ประกอบด้วยเลขฐานสองซึ่งคอมพิวเตอร์เข้าใจได้ตรงนี้เรียกว่าภาษาเครื่อง แต่การที่มนุษย์จะเขียนชุดคำสั่งต่าง ๆ ด้วยเลขฐานสองที่เดียวนั้นจะทำได้ยากและเกิดข้อผิดพลาดได้ง่าย มนุษย์จึงเขียนโปรแกรมด้วยภาษาที่มนุษย์เข้าใจได้ง่ายแล้วมีตัวแปลภาษาจากภาษาที่มนุษย์เข้าใจไปเป็นภาษาที่เครื่องคอมพิวเตอร์เข้าใจ ภาษาที่มนุษย์เข้าใจภาษาที่มนุษย์เข้าใจได้ง่ายและนำมาใช้เขียนโปรแกรมนี้เรียกว่าเป็นภาษาชั้นสูง ได้แก่ภาษาฟอร์แทน(FORTRAN , FORmula TRANslation) , ภาษาเบสิก (Beginner's All-purpose Symbolic Instruction Code)หรือภาษาปาสคาล (PASCAL) เป็นต้น คำสั่งที่จะควบคุมการทำงานของคอมพิวเตอร์ในภาษาเหล่านี้มนุษย์จะเข้าใจได้ง่ายเพราะเป็นภาษาที่คล้ายกับภาษาอังกฤษที่ที่ใช้กันในชีวิตประจำวัน

ลักษณะของคำสั่งในภาษาชั้นสูงแต่ละแบบก็แตกต่างกัน ดังนั้นถ้าผู้ใช้ต้องการเขียนโปรแกรมด้วยภาษาใด ก็จะต้องศึกษาโครงสร้าง (Structure) ของโปรแกรม แต่ละชุดคำสั่งในภาษานั้น ๆ เสียก่อน เมื่อเขียนโปรแกรมในภาษาชั้นสูงได้แล้วต้องป้อนเข้าไปในเครื่องคอมพิวเตอร์โดยใช้โปรแกรมประมวลคำ (Word processor) หรืออาจใช้โปรแกรม Editor สำหรับภาษาชั้นสูงนั้น ๆ โปรแกรมเหล่านี้จะทำการเก็บชุดคำสั่งที่ป้อนเข้าไปเก็บไว้เป็นแฟ้มข้อมูลที่เรียกว่าโปรแกรมต้นกำเนิด (Source program) โปรแกรมนี้จะถูกเปลี่ยนเป็นภาษาเครื่องโดยใช้ตัวแปลโปรแกรม (Compiler) ซึ่งภาษาชั้นสูงแต่ละภาษาก็จะมีตัวแปลโปรแกรมเฉพาะตัวของภาษานั้น ๆ

ภาษาชั้นสูงทั้งหมดในโปรแกรมต้นกำเนิดจะถูกแปลเป็นรหัส (Code) สำหรับเรียกโปรแกรมย่อย (Subroutine) ที่เก็บไว้ในไลบรารีไฟล์ (Library file) ในช่วงการแปลนี้จะเรียกว่าการคอมไพล์ (Compile) ซึ่งจะทำให้ได้แฟ้มข้อมูลที่เก็บรหัสอันเกิดจากการแปลภาษาชั้นสูงเรียกว่า โปรแกรมประสงค์ (Object program) จากนั้นจะต้องมีโปรแกรมที่อ่านโปรแกรมประสงค์และแฟ้มข้อมูลไลบรารีเข้ามายังคอมพิวเตอร์เพื่อทำการถอดรหัสจากโปรแกรมประสงค์ โดยการใช้รหัสจากโปรแกรมประสงค์เป็นตัวชี้ไปยังโปรแกรมย่อยภาษาเครื่องที่เก็บไว้ในแฟ้มข้อมูลไลบรารี จากนั้นนำเอาโปรแกรมย่อยจากแฟ้มข้อมูลไลบรารีมาสร้างเป็นโปรแกรมภาษาเครื่องที่คอมพิวเตอร์ สามารถเข้าใจได้ที่เรียกว่าโปรแกรมปฏิบัติการ (Executable Program) วิธีนี้นิยมใช้กันมากในภาษาชั้นสูงขั้นตอนการทำงานของวิธีนี้สามารถเขียนเป็นไดอะแกรมได้ดังรูปที่ 3.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 แสดงลำดับการโปรแกรมจากภาษาชั้นสูงเป็นโปรแกรมปฏิบัติการ

ภาษาชั้นสูงถึงแม้จะมีข้อดีที่มนุษย์เข้าใจได้ง่าย แต่มีปัญหาในเรื่องความเร็วในการทำงานของคอมพิวเตอร์ เพราะโปรแกรมย่อยที่เก็บไว้ในแฟ้มข้อมูลไลบรารีไม่สามารถทำให้สั้นกะทัดรัดได้เนื่องจากเขียนสำหรับงานหลายงาน ดังนั้นจึงต้องมีภาษาหนึ่งที่มนุษย์และคอมพิวเตอร์เข้าใจได้ง่ายคือภาษาแอสเซมบลี (Assembly) เป็นภาษาที่สูงกว่าภาษาเครื่องแต่ต่ำกว่าภาษาชั้นสูง วิธีการเขียนโปรแกรมภาษานี้ผู้ใช้จำเป็นต้องเข้าใจโครงสร้างภายในของตัวประมวลผลกลาง (Central processing unit) และรหัสคำสั่งช่วยจำ (Mnemonic) ของคอมพิวเตอร์นั้น แต่อย่างไรก็ตามภาษาที่ใช้ในการเขียนโปรแกรมภาษาแอสเซมบลีนี้ก็ยังมีลักษณะคล้ายกับภาษาอังกฤษอย่างง่าย ทำให้เขียนโปรแกรมได้สะดวก เมื่อแอสเซมเบลอร์ทำการแปลรหัสแอสเซมบลีเป็นภาษาเครื่องแล้วจะสามารถนำเอาไปทดสอบหรือใช้งานได้หลายวิธีเช่น

1. นำเอารหัสภาษาเครื่องที่อยู่ในรูปของเลขฐาน 2 หรือ 16 ไปป้อนยังคอมพิวเตอร์แบบแผ่นพิมพ์เดียวของไมโครโปรเซสเซอร์เบอร์นั้นผ่านทางแป้นพิมพ์ จากนั้นสั่งให้คอมพิวเตอร์ทำงานตามโปรแกรมที่เขียนขึ้น

2. นำเอารหัสภาษาเครื่องไปป้อนเข้าใน EPROM โดยใช้เครื่องโปรแกรม EPROM แล้วเอา EPROMไปต่อกับไมโครโปรเซสเซอร์ที่ต้องการ จะทำให้ไมโครโปรเซสเซอร์ทำงานตามลำดับขั้นที่โปรแกรมไว้ใน EPROM

3. ใช้โปรแกรมอีมูเลเตอร์ (Software Emulator) อ่านชุดคำสั่งภาษาเครื่องเข้าไปทดสอบการทำงานของโปรแกรม โปรแกรมอีมูเลเตอร์เป็นโปรแกรมที่ทำงานอยู่บนคอมพิวเตอร์เช่น IBM PC ที่มีภาษาเครื่องต่างจากชุดคำสั่งที่เขียนขึ้น โปรแกรมอีมูเลเตอร์จะสามารถจำลองการทำงานของแต่ละชุดคำสั่ง แล้วแสดงผลการเปลี่ยนแปลงในในรีจิสเตอร์หรือหน่วยความจำออกทางจอภาพได้

4. ใช้ฮาร์ดแวร์อีมูเลเตอร์ (Hardware Emulator) เป็นวงจรที่ต่อเข้ากับคอมพิวเตอร์ชนิดหนึ่งที่มีภาษาเครื่องต่างจากชุดคำสั่งของไมโครโปรเซสเซอร์ที่ต้องทดสอบ แต่ส่วนฮาร์ดแวร์อีมูเลเตอร์จะทำงานสร้างสัญญาณต่าง ๆ เหมือนกับสัญญาณจากไมโครโปรเซสเซอร์ที่ต้องการ

การจะใช้วิธีใดในการตรวจสอบการทำงานของโปรแกรมขึ้นอยู่กับผู้ใช้ที่จะเลือกได้ตามความต้องการของผู้ใช้เอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการเขียนโปรแกรม PIC16C55 ในโครงงานนี้จะใช้วิธีเขียนโปรแกรมบนอีมูเลเตอร์และทดสอบโปรแกรม ก่อนที่จะบันทึกลงบนไมโครคอนโทรลเลอร์จริง ๆ ซึ่งลำดับการเขียนโปรแกรม จะเป็นดังFlow chart ดังต่อไปนี้

Initial f (0A) , f (0B) , f (0C) , f (0D) , f (0E) = 1

f (11) , f (12) , f (13) , f (14) , f (15) = 0

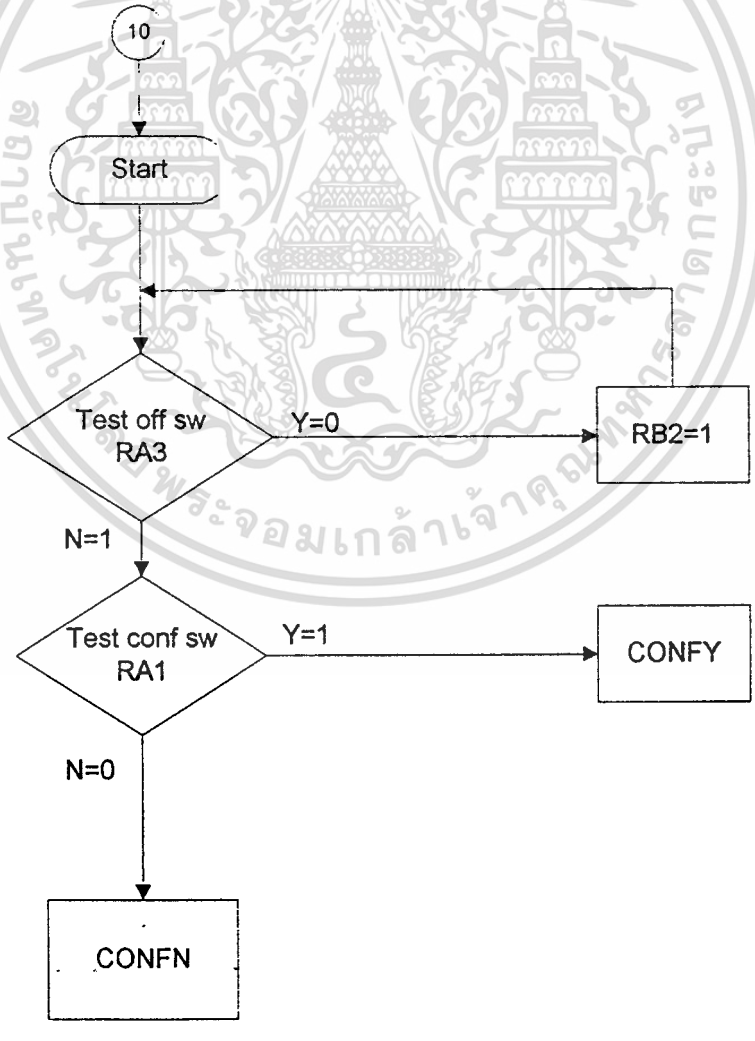
RB2 = 1

RA1;RA2,RA3 = Input port

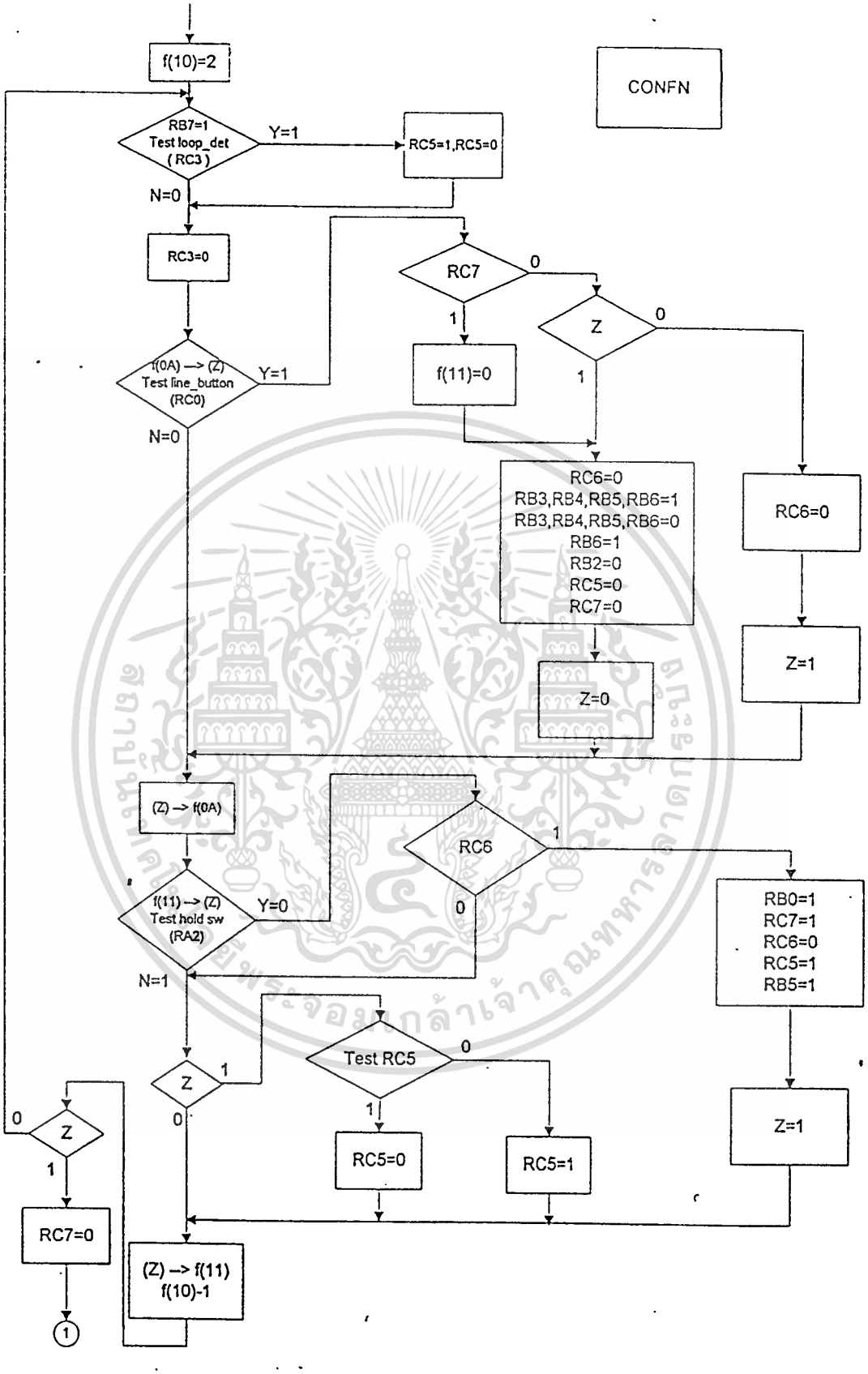
RB0,RB2,RB3,RB4,RB5,RB6,RB7 = Output port

RC0,RC3 = Input port

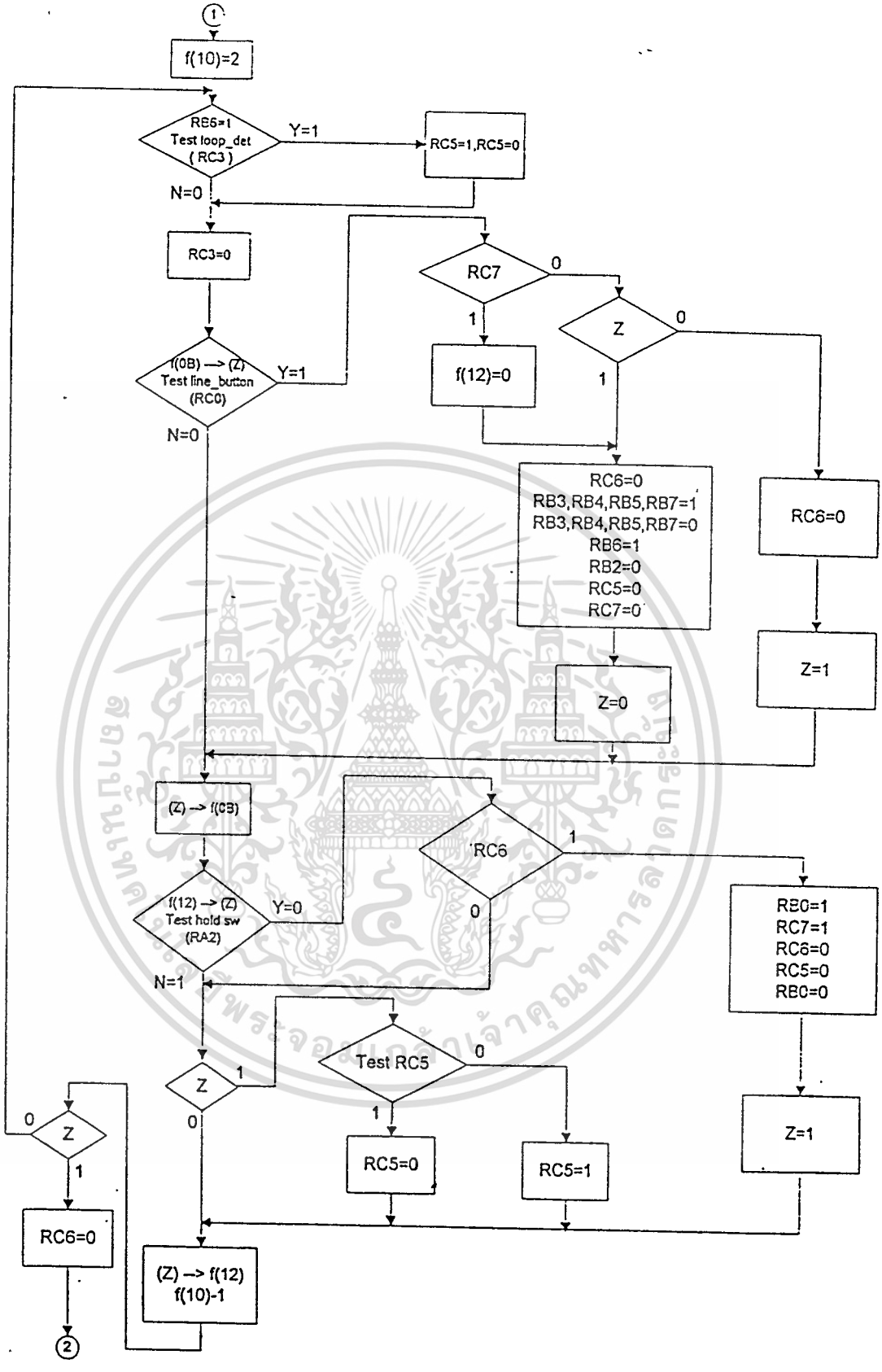
RC5,RC6,RC7 = Output port



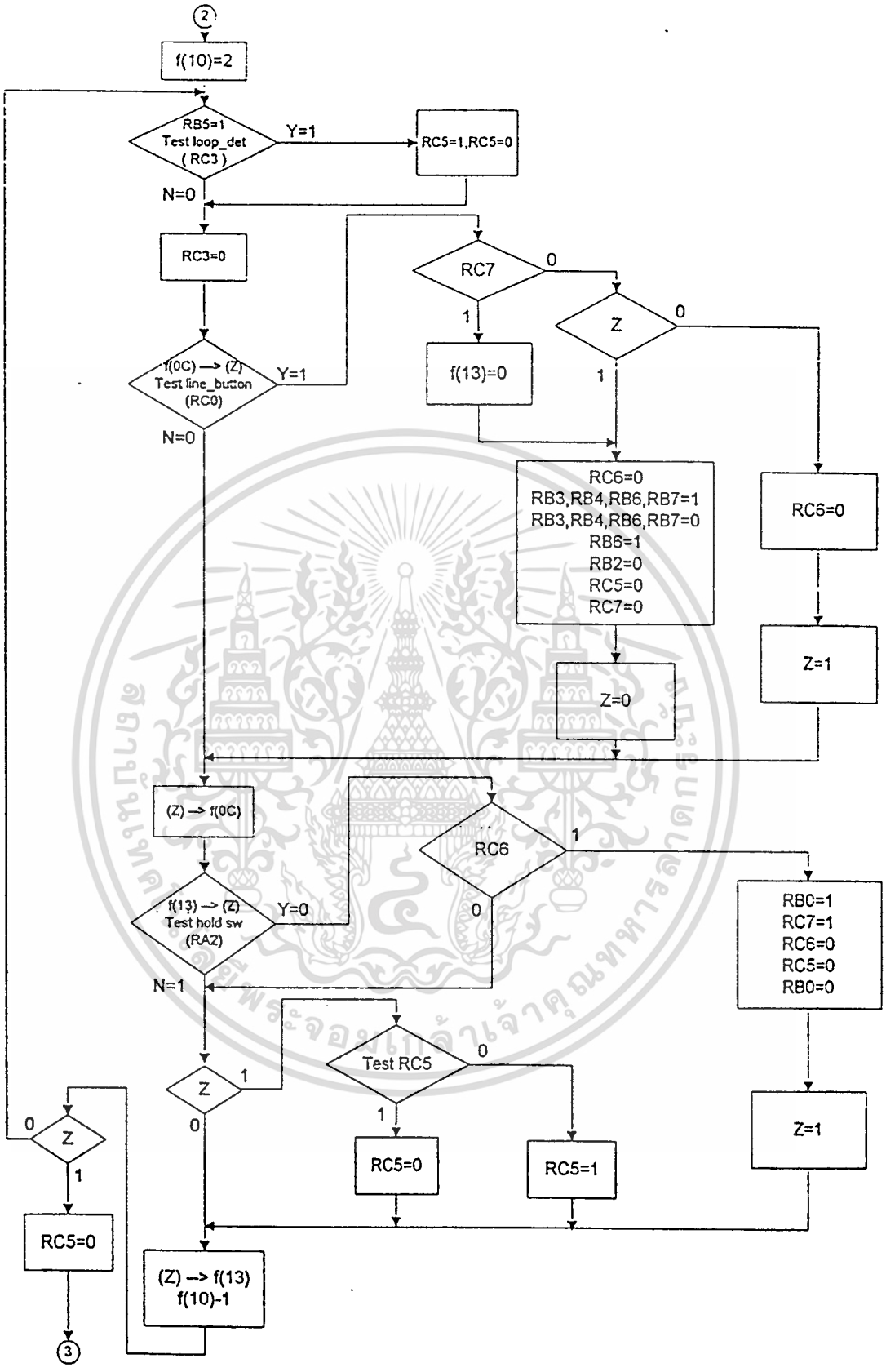
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



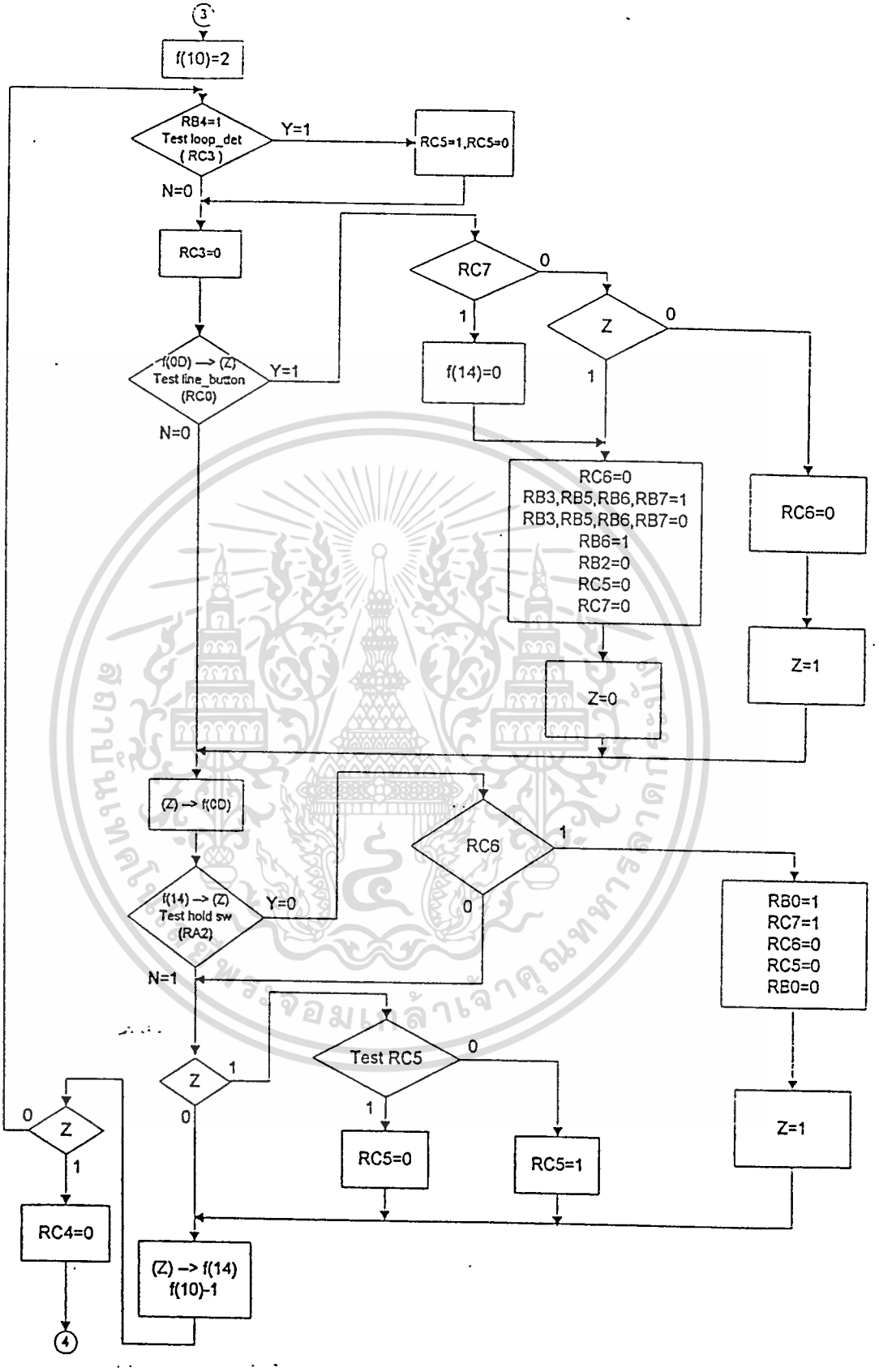
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



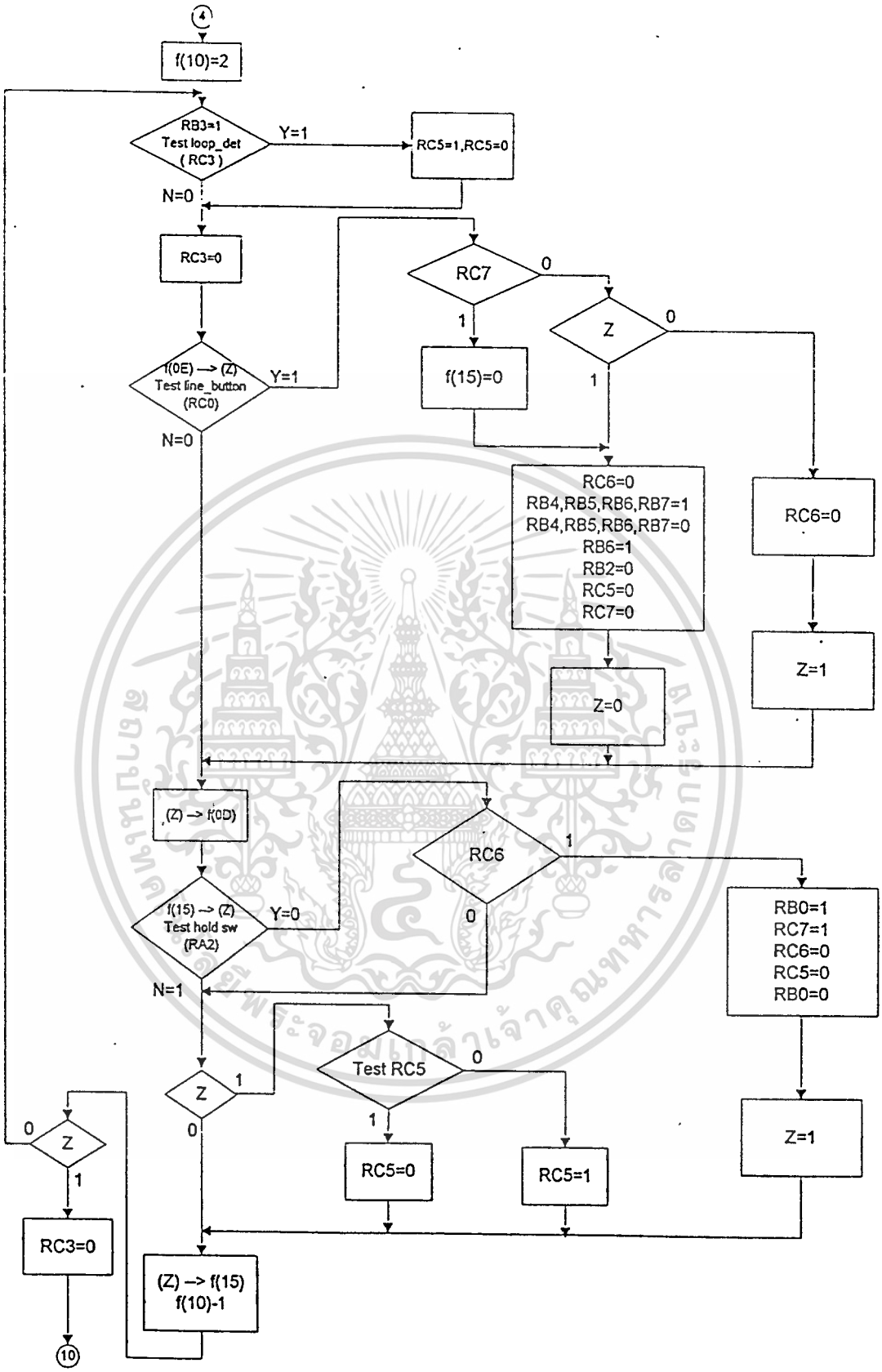
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



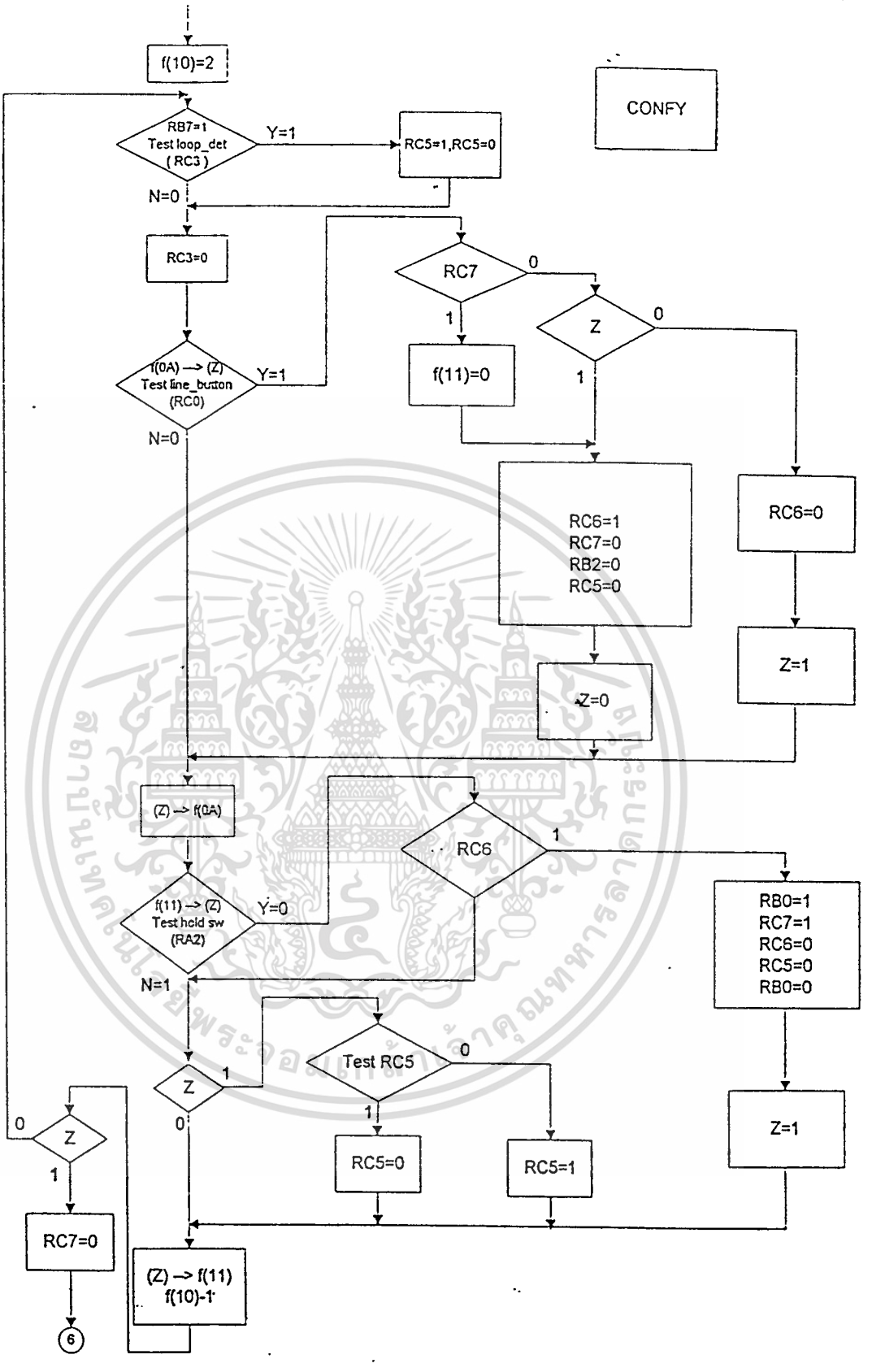
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



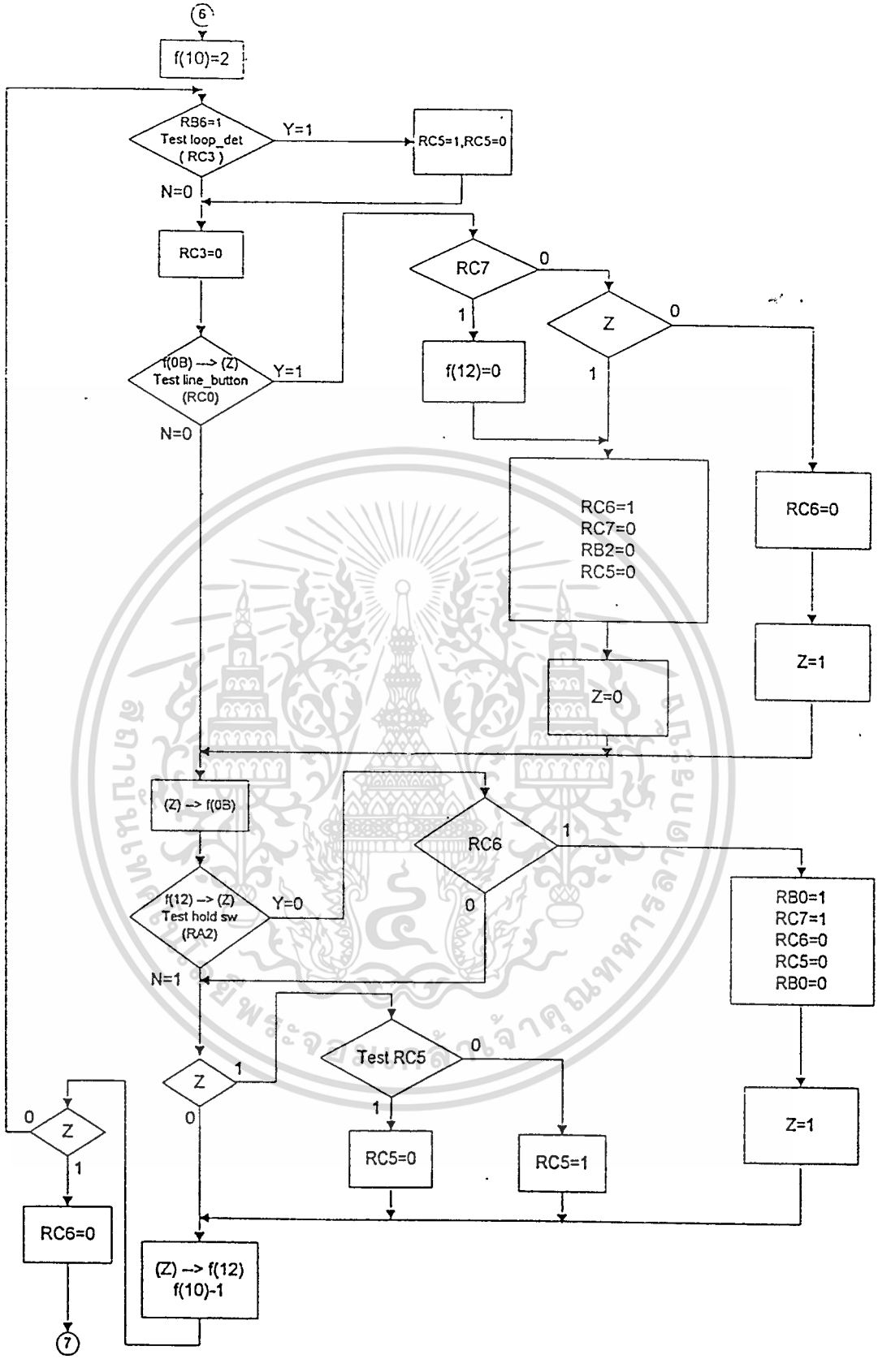
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



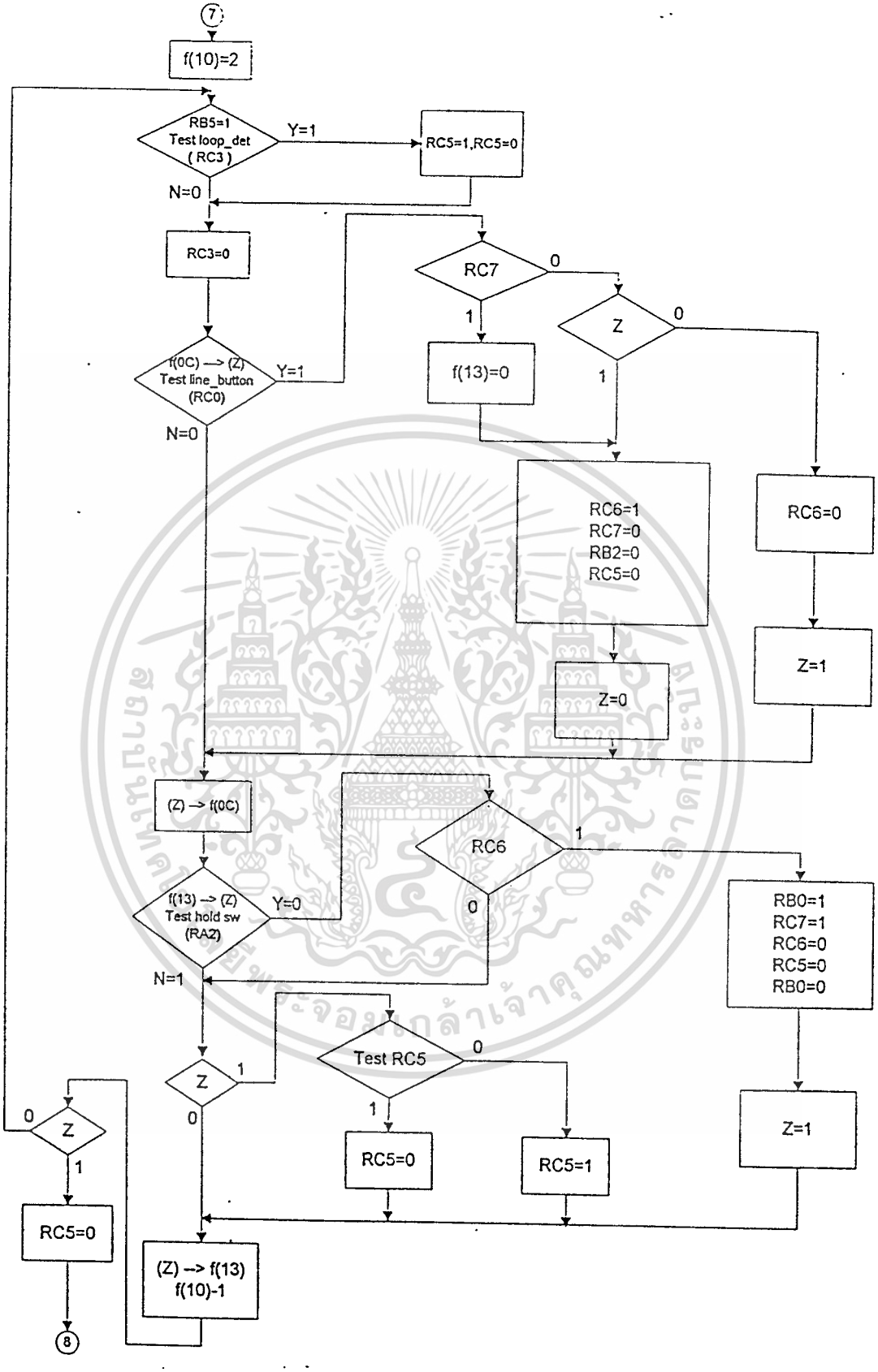
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



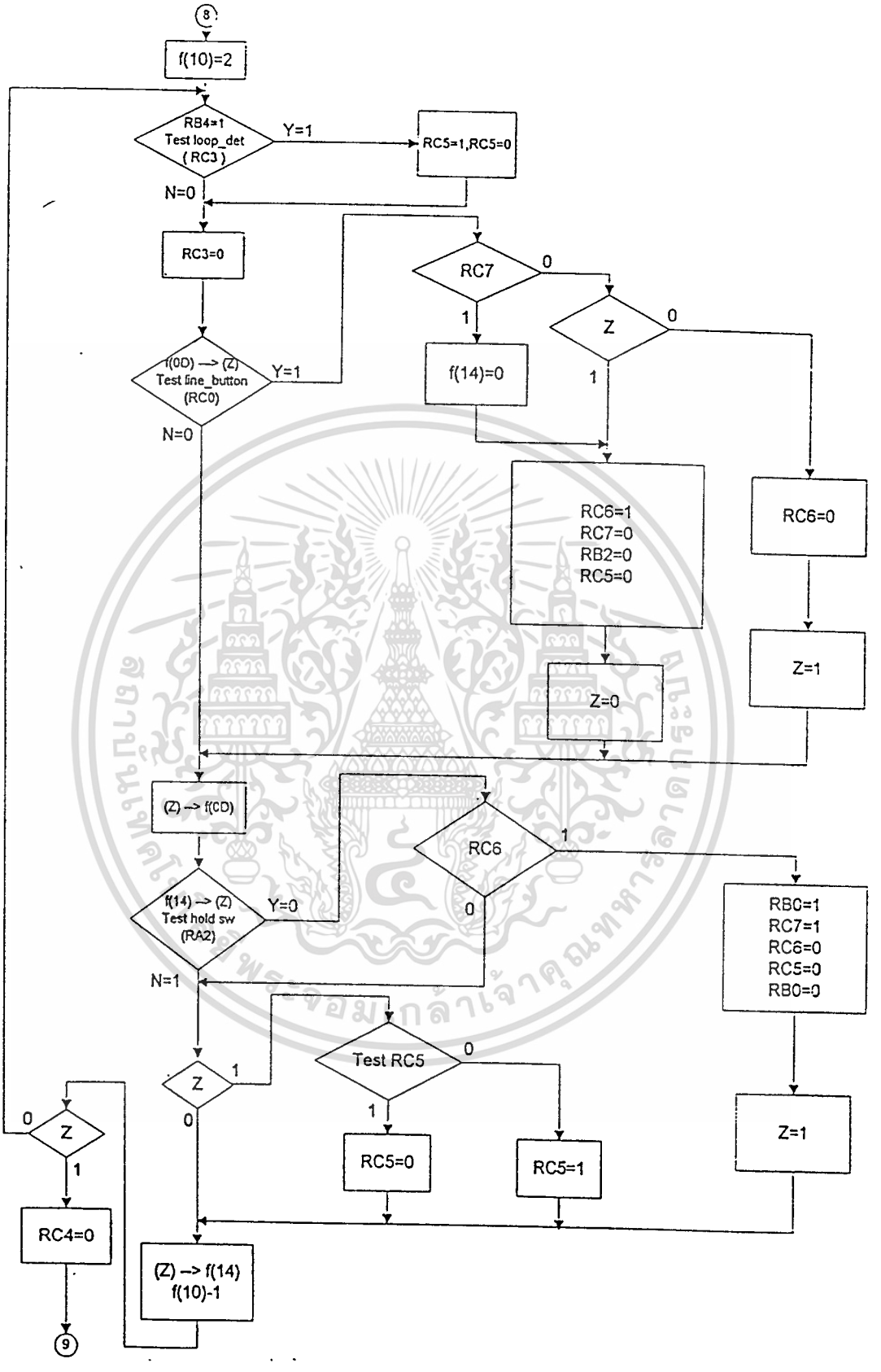
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



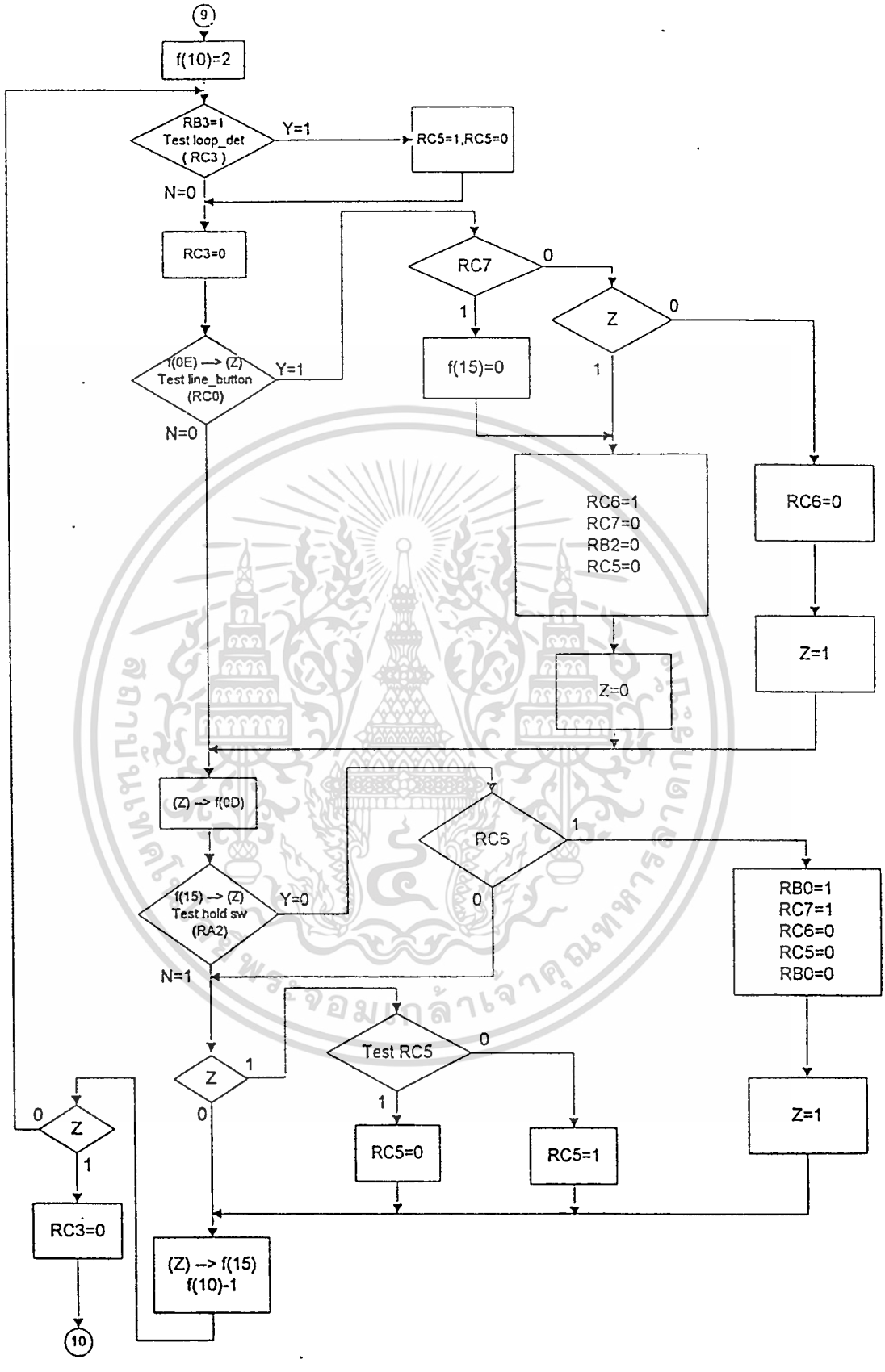
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 แสดง FLOW CHART การเขียนโปรแกรม

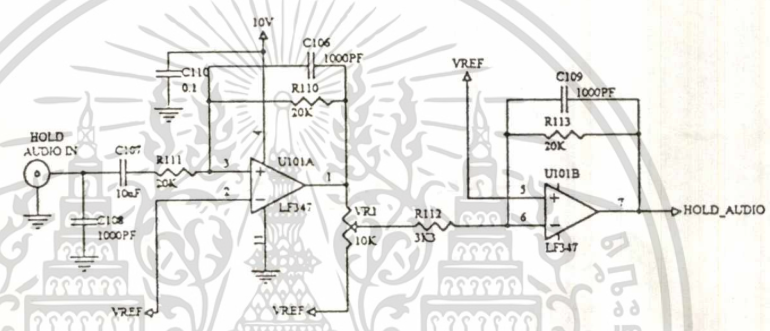
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่4

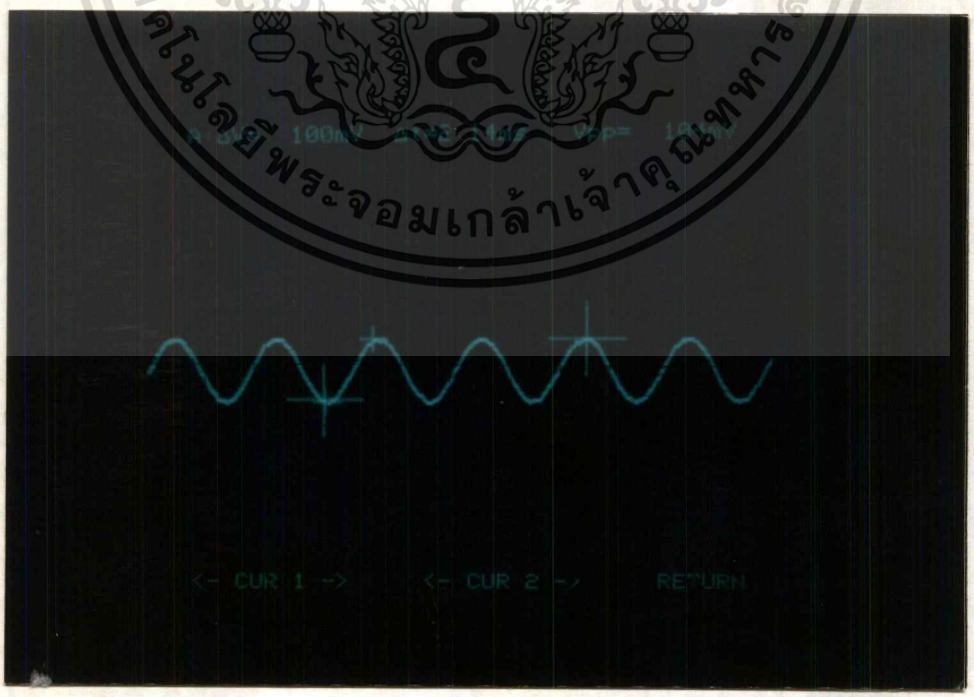
การทดลองและผลการทดลอง

4.1 การทดลองวงจรภาคขยายเสียงและพักสาย

จากวงจรรูปที่ 4.1 ทำการวัดที่จุด HOLD AUDIO OUT หรือขา 7 ของ U101B โดยที่ป้อนสัญญาณอินพุทเป็นไซน์เวฟ ความถี่ 1kHz 100mV และทดลองปรับ VR1 ค่า 10k สังเกตผลที่ได้

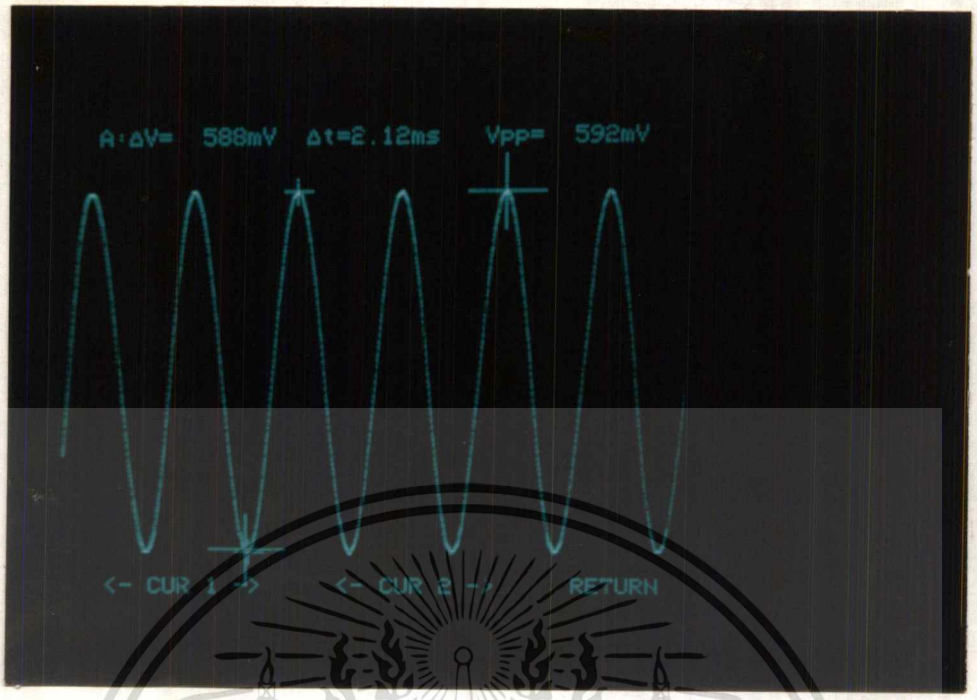


รูป 4.1 แสดงวงจรภาคขยายชุดแรกและชุดที่สอง



รูปที่ 4.2 แสดงผลการวัดเมื่อวัดที่จุด HOLD AUDIO IN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

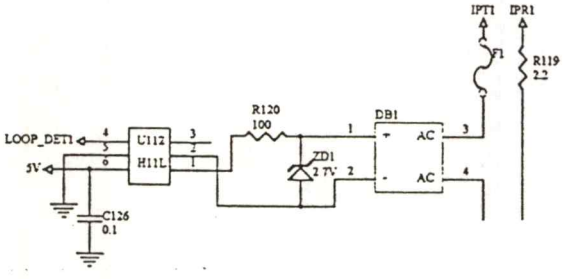


รูปที่ 4.3 แสดงผลการวัดเมื่อวัดที่จุด HOLD AUDIO OUT

จากรูปที่ 4.3 แสดงผลการทดลองจะเห็นได้ว่าวงจรรูปที่ 4.1 เป็นวงจรขยายสัญญาณเสียงโดยที่สามารถปรับเกนได้ โดยการทำการปรับที่ VR1 ซึ่งเอาท์พุทที่ได้นั้นจะเป็นไปตามทฤษฎีคือVo = -(Rf/Ri)*Vi เนื่องจาก Vcc ของ U101 เป็นไฟบวกกับกราวด์ ดังนั้นจึงต้องป้อน Vref ให้กับขา Noninverting ของ U101 ซึ่งจะเป็นวงจร CLAMPER คือจะยกระดับ DC ขึ้นเท่ากับค่า Vref

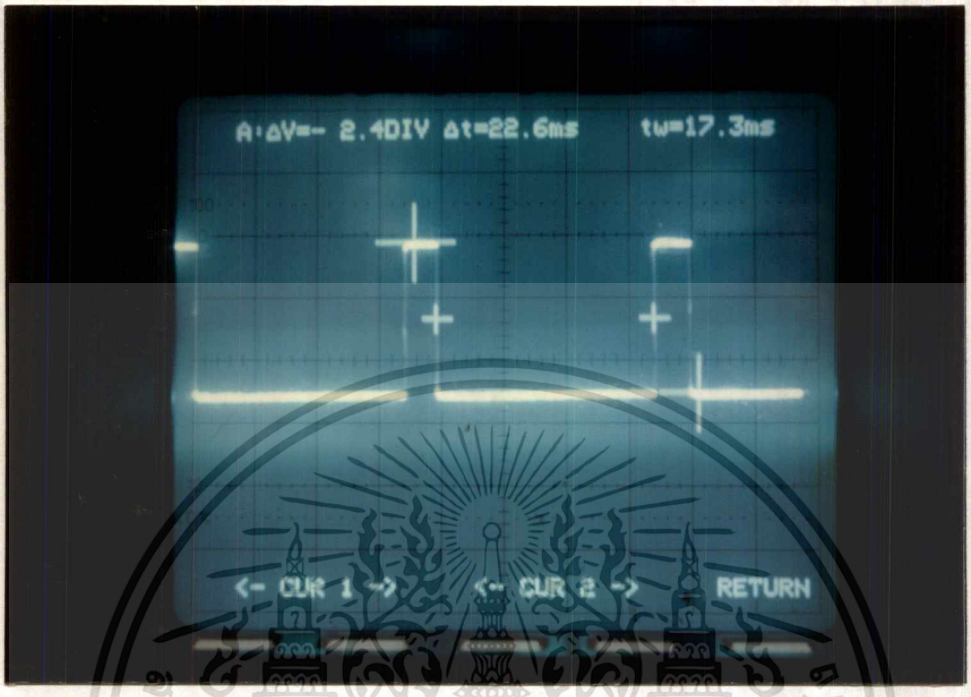
4.2 การทดลองภาคตรวจจับสัญญาณกระดิ่ง

จากวงจรรูปที่ 4.4 ให้ทำการวัดที่ขา 4 ของ H11L1 เมื่อมีสัญญาณกระดิ่งที่ T1 , R1



รูปที่ 4.4 แสดงวงจรตรวจจับสัญญาณกระดิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงผลการทดลองเมื่อวัดที่ขา 4 ของ H11L1

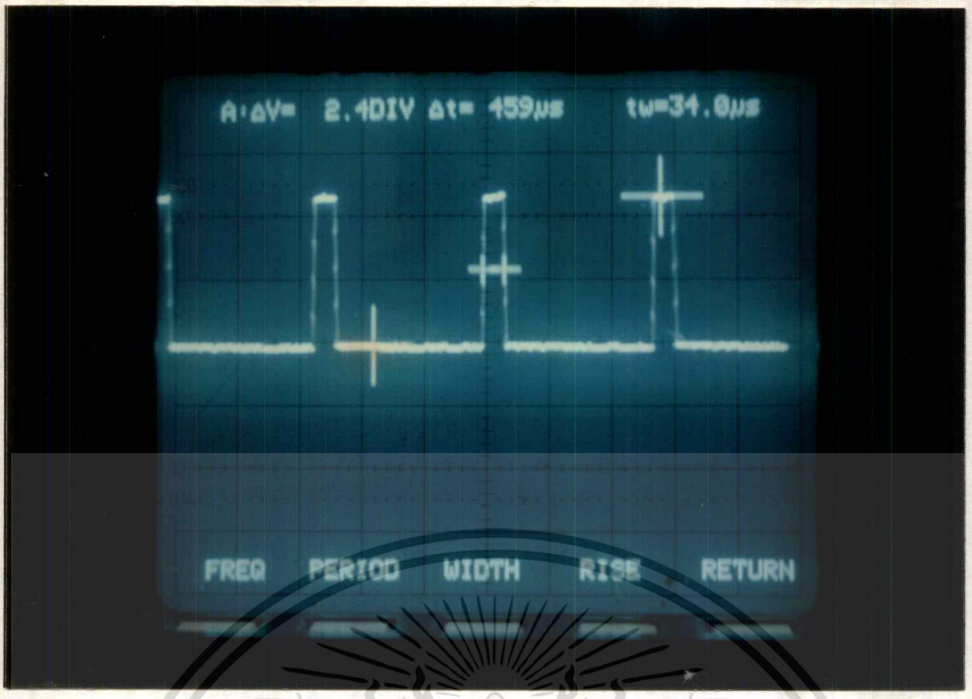
จากรูป 4.5 เป็นผลของการวัดที่ขา 4 ของ H11L1 ซึ่งเป็น OPTO COUPLER แบบ SCHMITT TRIGGER ซึ่งกล่าวรายละเอียดในบทที่ 2 แล้ว

4.3 การทดลองภาคควบคุมส่วนกลาง (CENTER CONTROL)

4.3.1 การทดลองเมื่อทำการกดปุ่ม HOLD

จากวงจรรูปที่ 3.10 ทำการวัดที่ขา 23 ของ U102 ซึ่งจะได้ผลดังนี้ และสังเกตที่หลอดไฟ

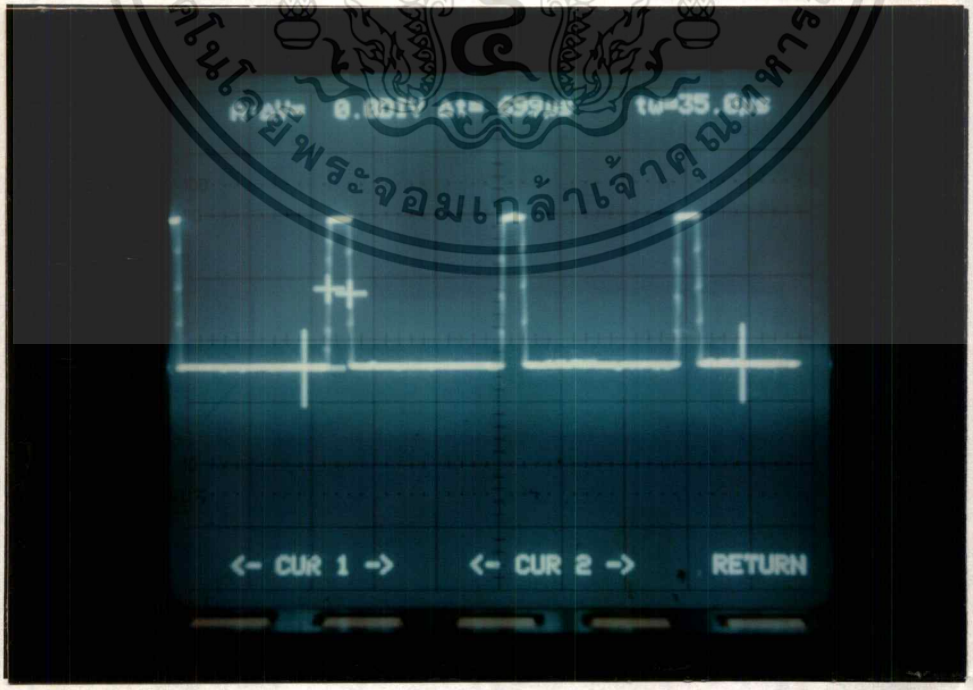
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แสดงผลการวัดที่ขา 23 ของ U102

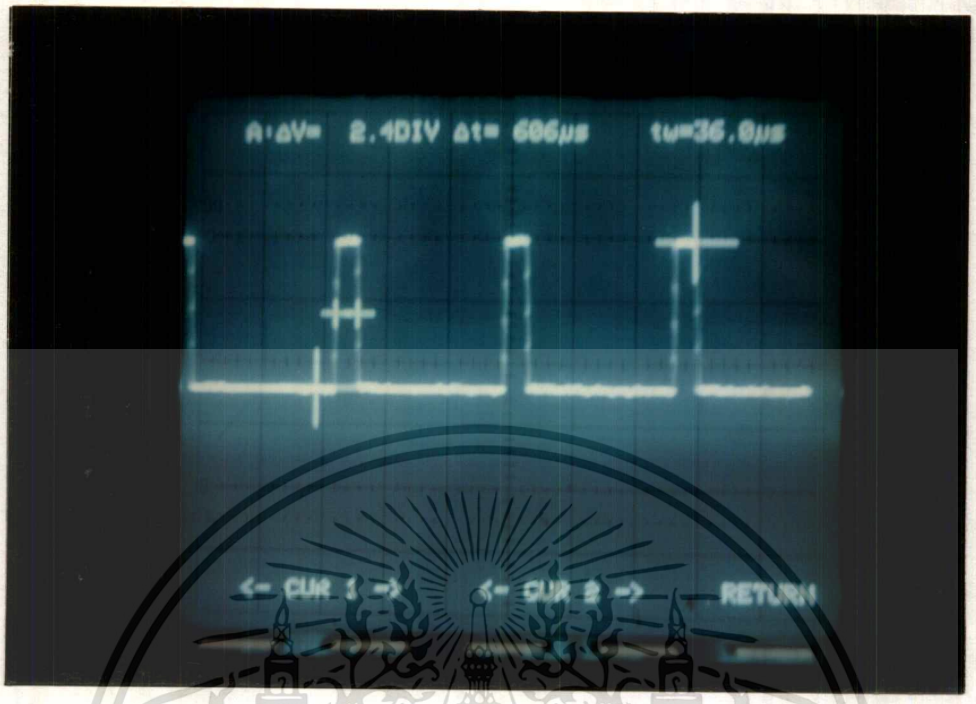
4.3.2 การทดลองเมื่อทำการกดปุ่ม CONF แล้วกดปุ่ม LINE 1

จากวงจรรูปที่ 3.10 ทำการวัดที่ขา 17 ของ U102 ซึ่งจะได้ผลดังนี้และสังเกตหลอดไฟ

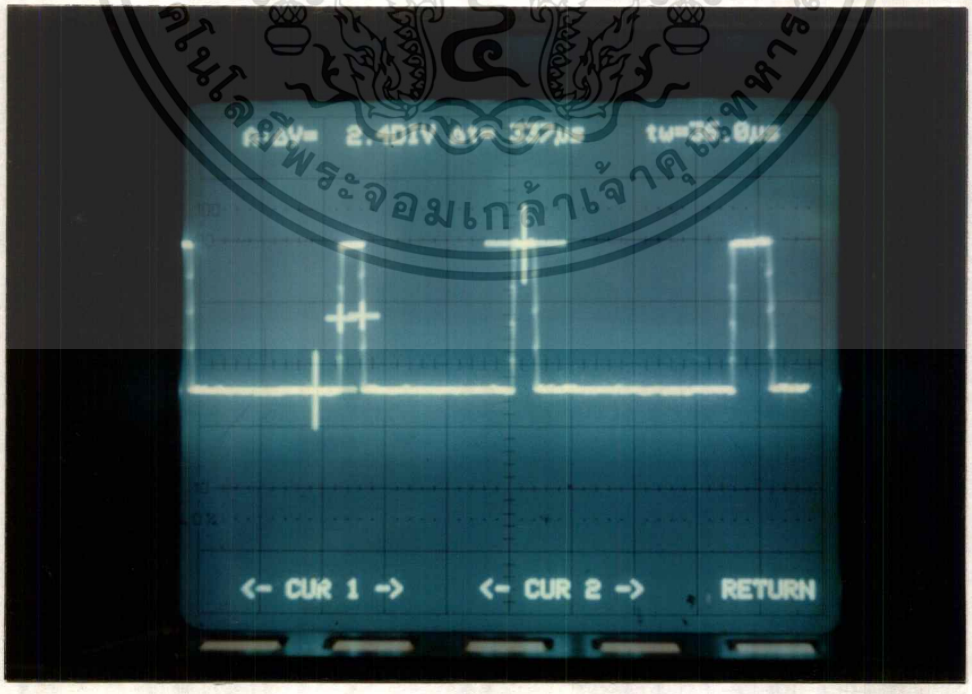


รูป 4.7 แสดงผลการวัดที่ขา 17 ของ U102 เมื่อทำการกดปุ่ม CONF แล้วปุ่ม LINE 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

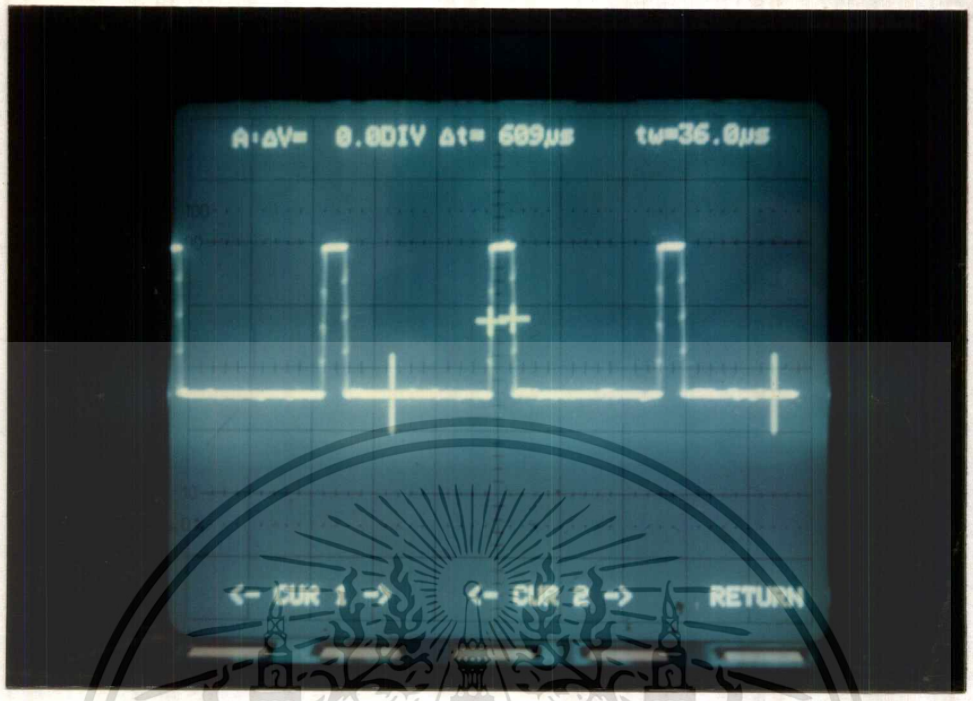


รูป 4.8 แสดงผลการวัดที่ขา 16 ของ U102 เมื่อทำการกดปุ่ม CONF+LINE 1+LINE 2

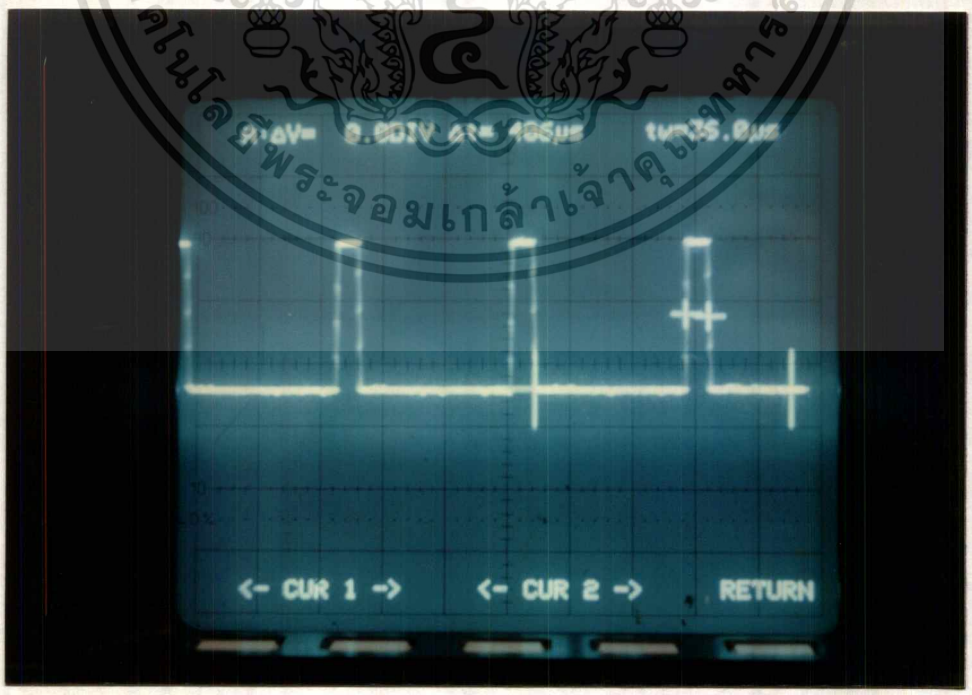


รูป 4.9 แสดงผลการวัดที่ขา 15 ของ U102 เมื่อทำการกดปุ่ม CONF+LINE1+LINE2+LINE3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



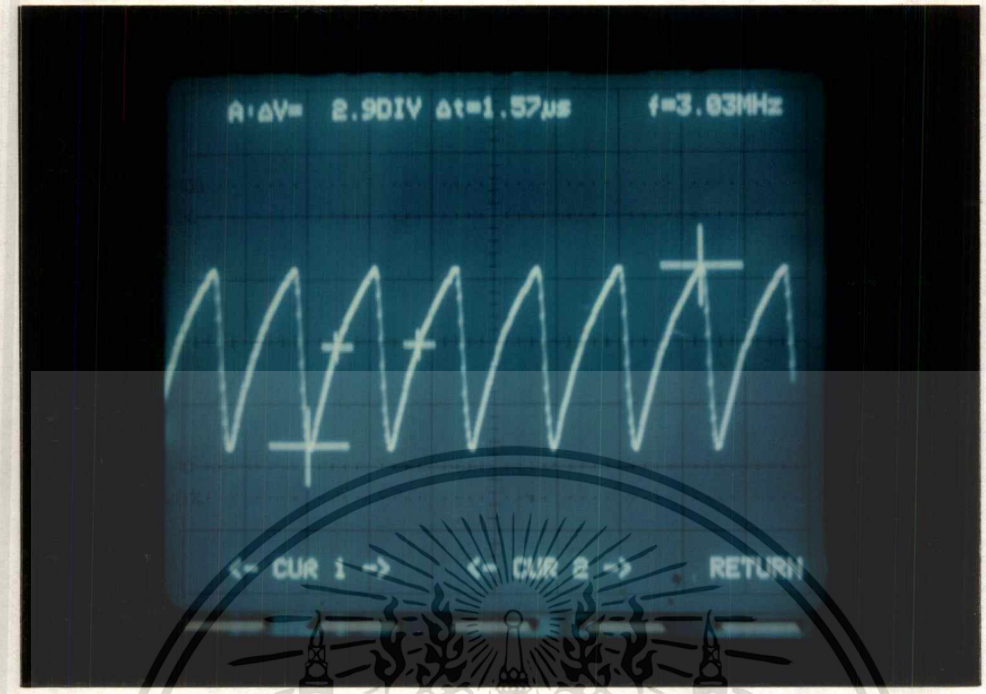
รูป 4.10 แสดงผลการวัดที่ขา 14 ของ U102 เมื่อทำการกดปุ่ม CONF+LINE1+LINE2+LINE3+LINE4



รูปที่ 4.11 แสดงผลการวัดที่ขา13 ของ U102 เมื่อทำการกดปุ่ม CONF+LINE1+LINE2+LINE3+LINE4+LINE5

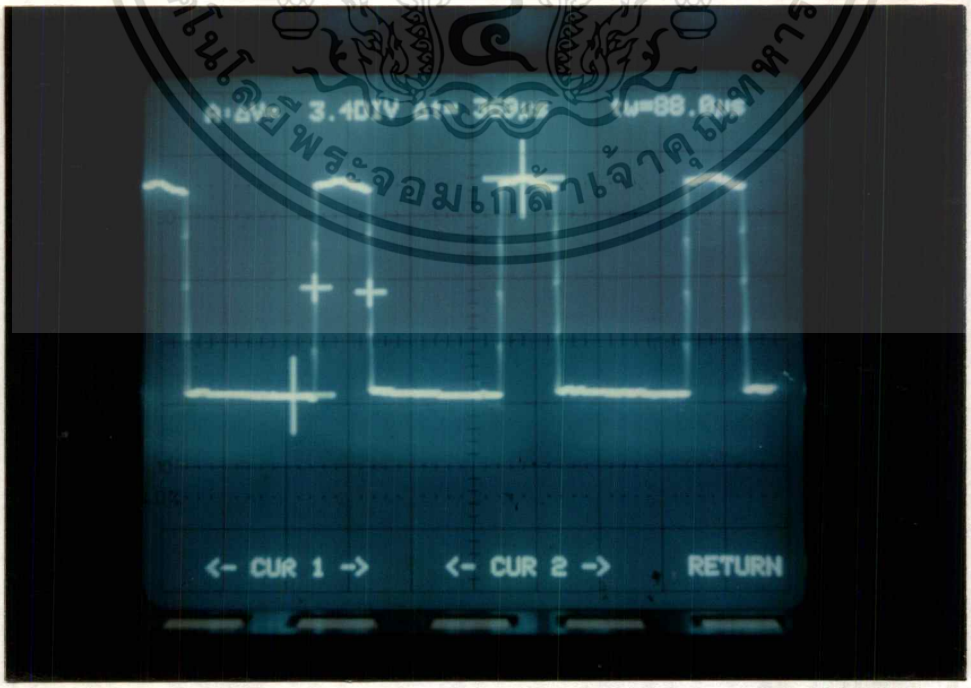
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.3 ทำการวัดที่ขา 27 ของ U102 ซึ่งเป็น OSCILLATOR จะได้ผลตามรูปที่ 4.12



รูปที่ 4.12 แสดงผลการวัดที่ขา 27 ของ U102

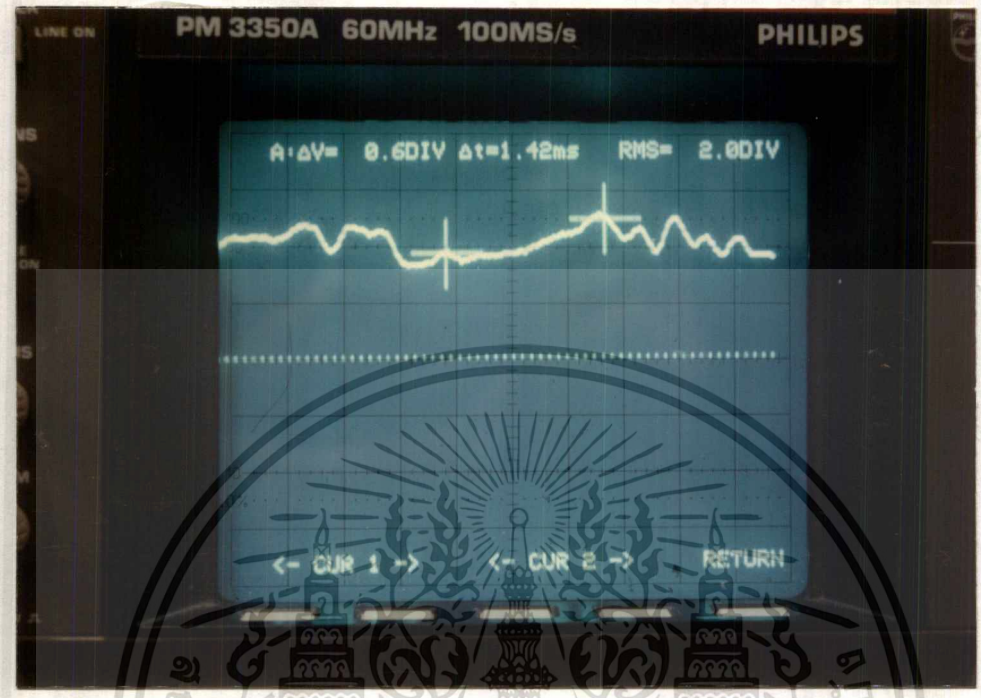
4.3.4 ทำการวัดที่ขา 21 ของ U102 ในขณะที่สัญญาณ Ringing ซึ่งที่ขา 21 เป็นขา LOOP_DET ซึ่งจะได้ผลตามรูปที่ 4.13



รูปที่ 4.13 แสดงผลการวัดที่ขา 21 ของ U102 ในขณะมีสัญญาณ Ringing

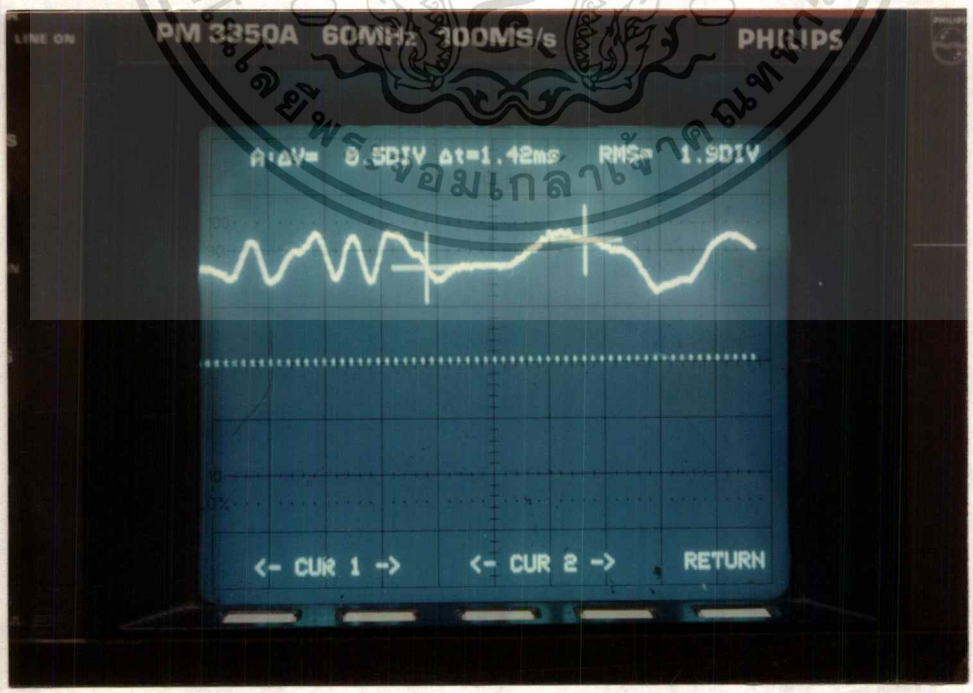
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.5 จากวงจรรูปที่ 3.12 ทำการวัดที่จุด OPT,OPR ซึ่งจะเป็นเอาท์พุทที่จะต่อไปยังโทรศัพท์ ให้ทำการวัดในขณะที่ทำการกดปุ่ม CONF+LINE1+LINE2



รูปที่ 4.14 แสดงผลการวัดที่ OPT,OPR เมื่อทำการกดปุ่ม CONF+LINE1+LINE2

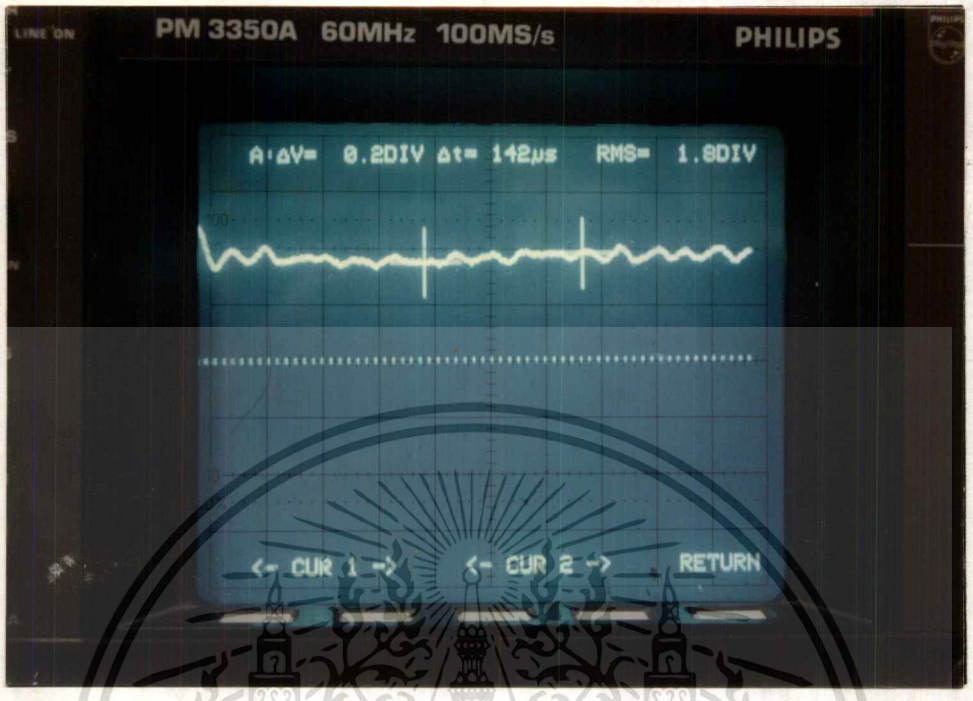
4.3.6 จากข้อ 4.3.5 ให้ทำการวัดเมื่อทำการกดปุ่ม CONF+LINE1+LINE2+LINE3



รูปที่ 4.15 แสดงผลการวัดที่ OPT,OPR เมื่อทำการกดปุ่ม CONF+LINE1+LINE2+LINE3

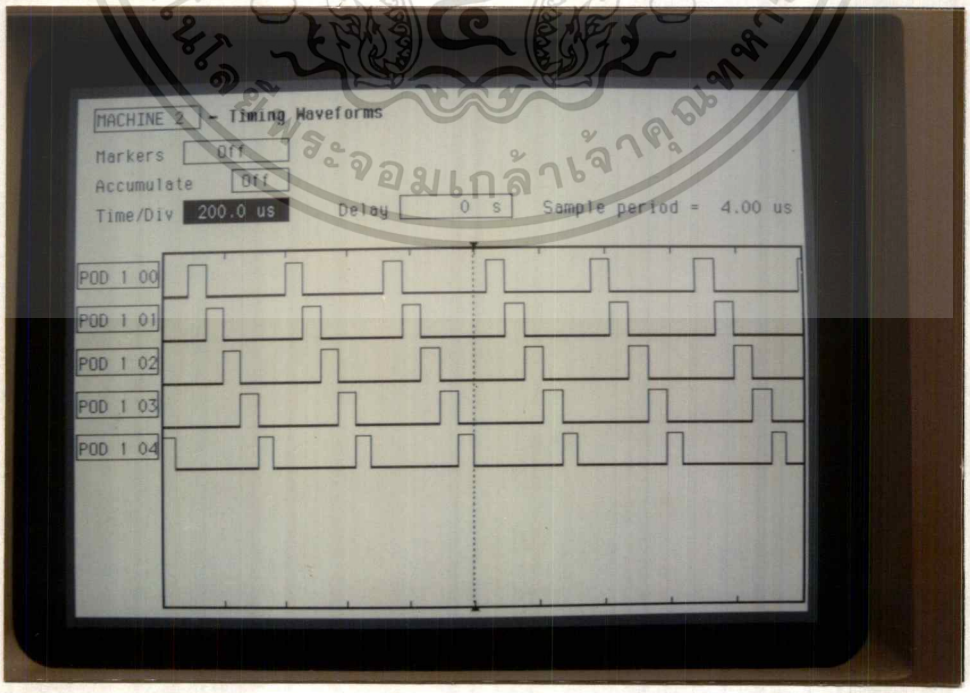
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.7 จากข้อ 4.3.5 ให้ทำการวัดเมื่อทำการกดปุ่ม CONF+LINE1+LINE2+LINE3+LINE4



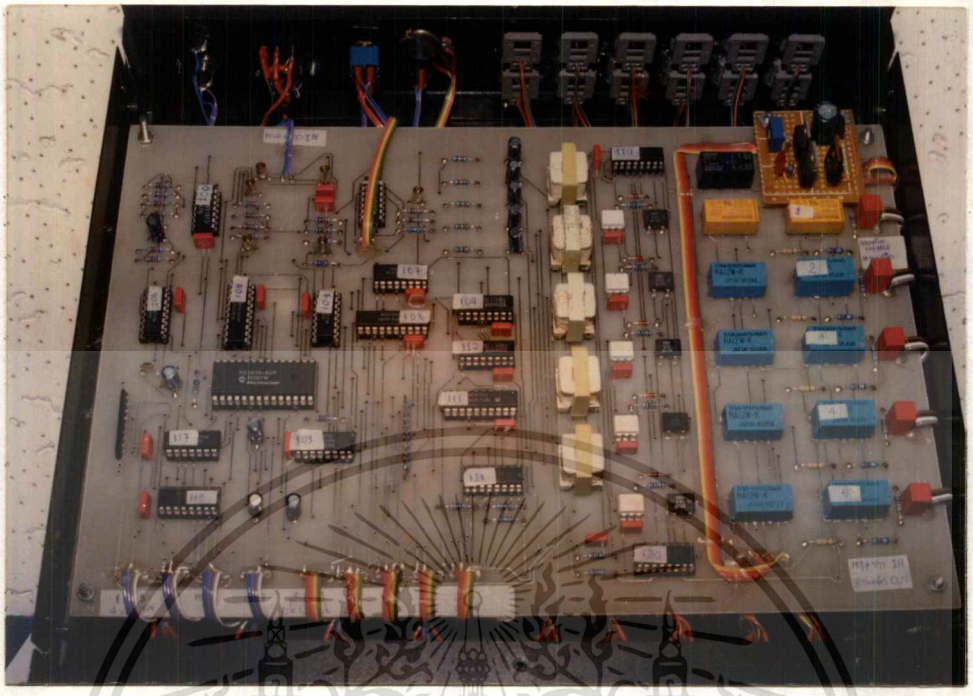
รูปที่ 4.16 แสดงผลการวัดที่ OPT,OPR เมื่อทำการกดปุ่ม CONF+LINE1+LINE2+LINE3+LINE4

4.3.8 จากวงจรรูปที่ 3.10 ให้ทำการวัดที่ขา 13,14,15,16,17 ของ U102 พร้อมกันโดยใช้ LOGIC ANALIZER ซึ่งจะได้ผลตามรูปที่ 4.17

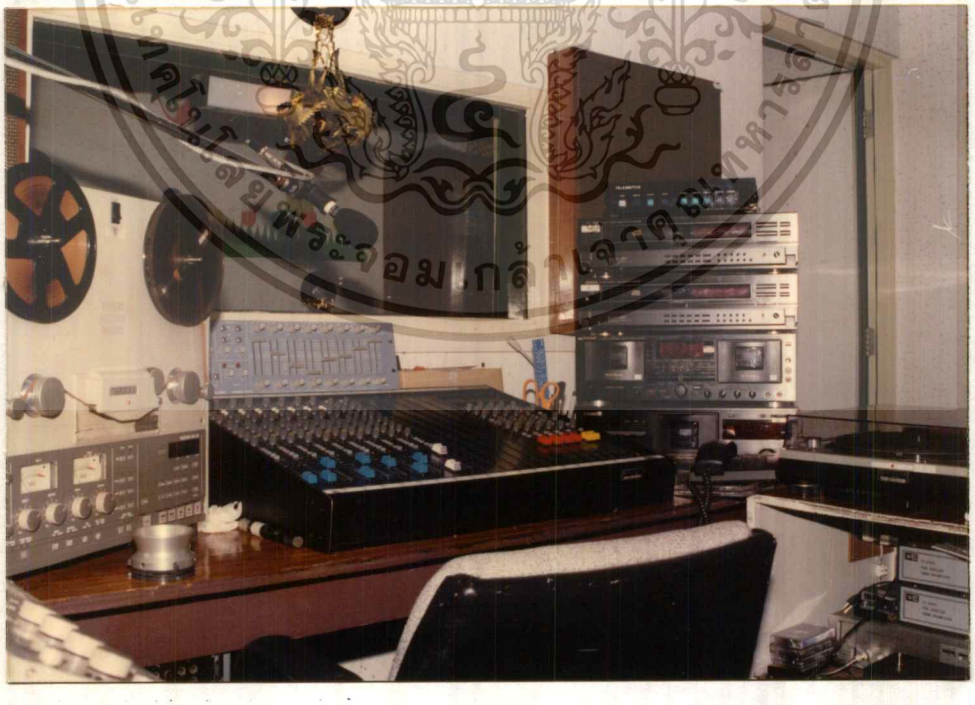


รูปที่ 4.17 แสดงผลการวัดที่ขา 13,14,15,16,17 ของ U102 พร้อมกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 แสดงส่วนประกอบภายในเครื่อง TELESWITCH



รูปที่ 4.19 แสดงการนำ TELESWITCH ไปใช้งานในห้องสตูดิโอ

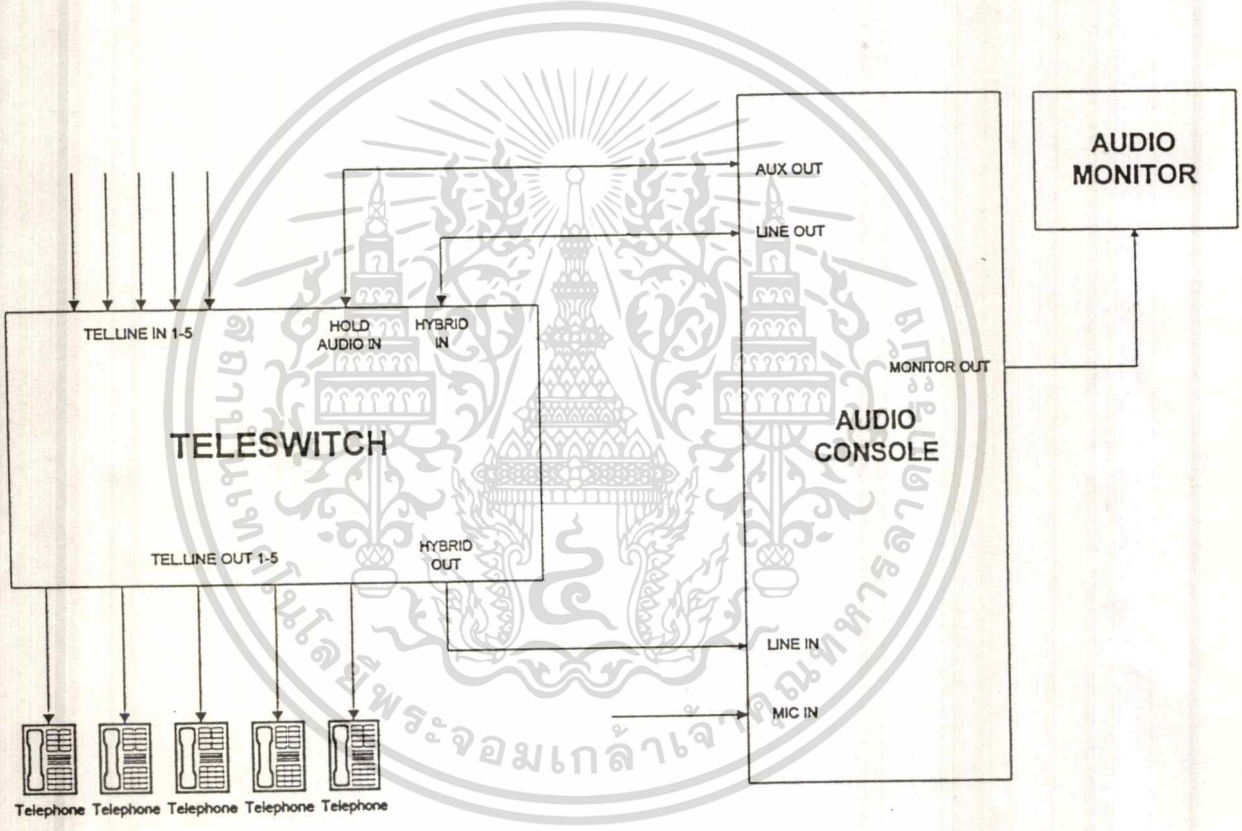
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

วิธีการใช้งาน TELESWITCH

5.1 การนำ TELESWITCH มาใช้งานใน STUDIO หรือสถานีวิทยุ

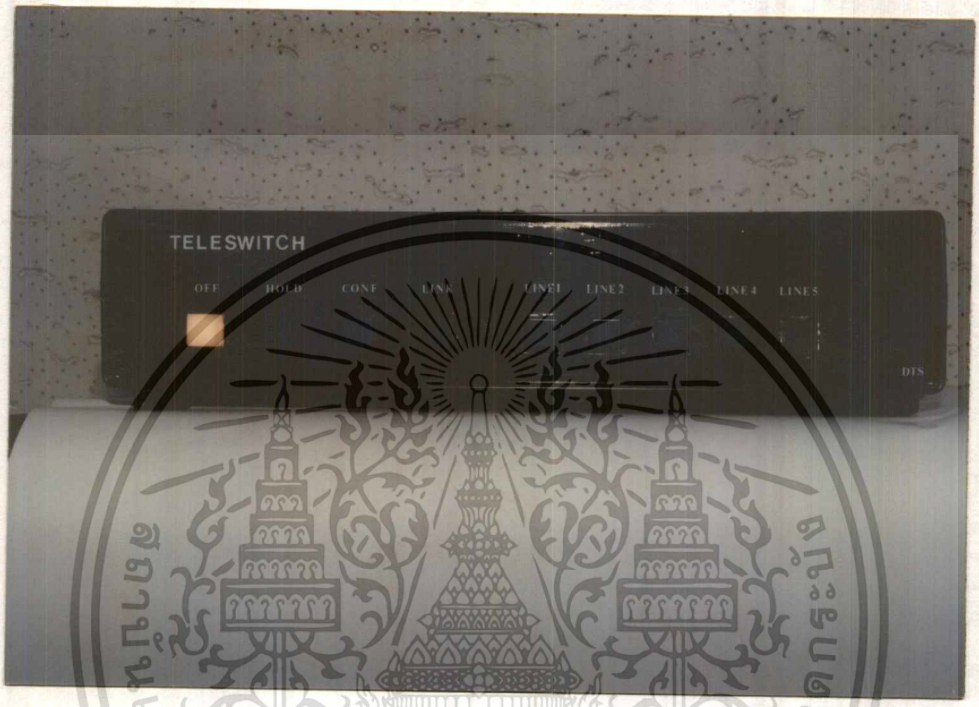
5.1.1 ประกอบอุปกรณ์ต่างๆตามรูป 5.1



รูปที่ 5.1 แสดงการต่ออุปกรณ์ในการใช้งานในสถานีวิทยุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

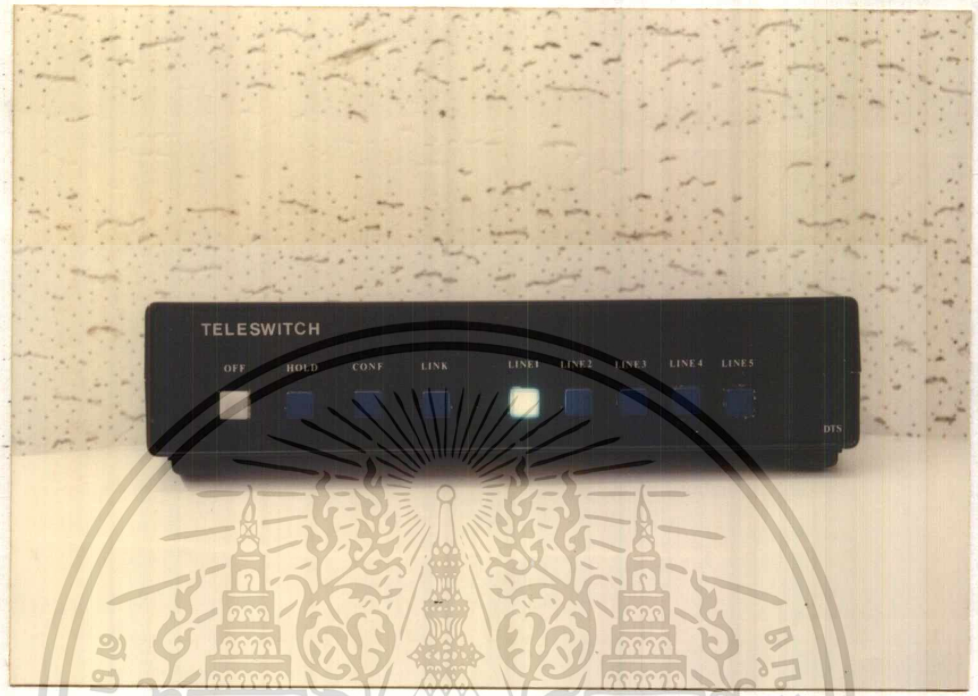
5.1.2 เมื่อมีผู้โทรเข้ามาเพียงสายเดียวและไม่ต้องการนำเสียงที่พูดออกอากาศไป สามารถทำได้โดยยกหูโทรศัพท์พูดธรรมดา แต่ถ้าต้องการนำเสียงที่พูดออกอากาศด้วยสามารถทำได้โดยกดปุ่ม LINE ที่มีไฟกระพริบ ซึ่งจะทำให้เสียงที่พูดนั้นออกทางมอนิเตอร์ด้วย โดยที่เราสามารถพูดทาง MICROPHONE โดยที่ไม่ต้องยกหูโทรศัพท์พูด



รูป 5.2 แสดงด้านหน้าของ TELESWITCH ในขณะเริ่มเปิดเครื่อง

5.1.3 เมื่อมีผู้โทรเข้ามามากกว่า 1 สาย เราสามารถเลือกที่จะพูดกับสายไหนก็ได้โดยการเลือกกดปุ่ม LINE 1 , LINE 2 , LINE 3 , LINE 4 , LINE 5 โดยที่ดูว่ามีปุ่มไหนที่ไฟกระพริบบ้าง ซึ่งจะแสดงให้รู้ว่ามีผู้โทรเข้า เช่นมี LINE 1 กับ LINE 2 โทรเข้ามา ไฟที่ปุ่ม LINE 1 และ LINE 2 จะกระพริบ ถ้าต้องการจะพูดกับ LINE 1 ก่อนให้กดปุ่ม LINE 1 ซึ่งจะทำให้มีเสียงออกทางมอนิเตอร์ แต่ถ้าต้องการพูดกับ LINE 2 ให้ทำการพักสาย LINE 1 โดยการกดปุ่ม HOLD ซึ่งจะทำให้ไฟของLINE1กระพริบซึ่งจะแสดงให้รู้ว่ากำลังพักสาย LINE 1 ไว้ จากนั้นให้กดปุ่ม LINE 2 จะทำให้พูดกับ LINE 2 ได้ โดยที่LINE 1 ยังไม่หลุด และจะได้ยินเสียงที่พูดกันถ้าต่อ LINE OUT ของ MIXER เข้า HOLD AUDIO IN ของTELESWITCH แต่ถ้าไม่ต้องการให้ LINE 1 ได้ยินเสียงพูดกัน ก็ให้ส่งเสียงอื่นที่ไม่ใช่เสียงพูดออกทางLINE OUT ของ COLSOLE เช่นส่งเสียงเพลงแทนซึ่งจะทำให้ LINE 1 ได้ยินเสียงเพลง และเราสามารถปรับความดังของ HOLD AUDIO ได้ที่ VOLUME หลังเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

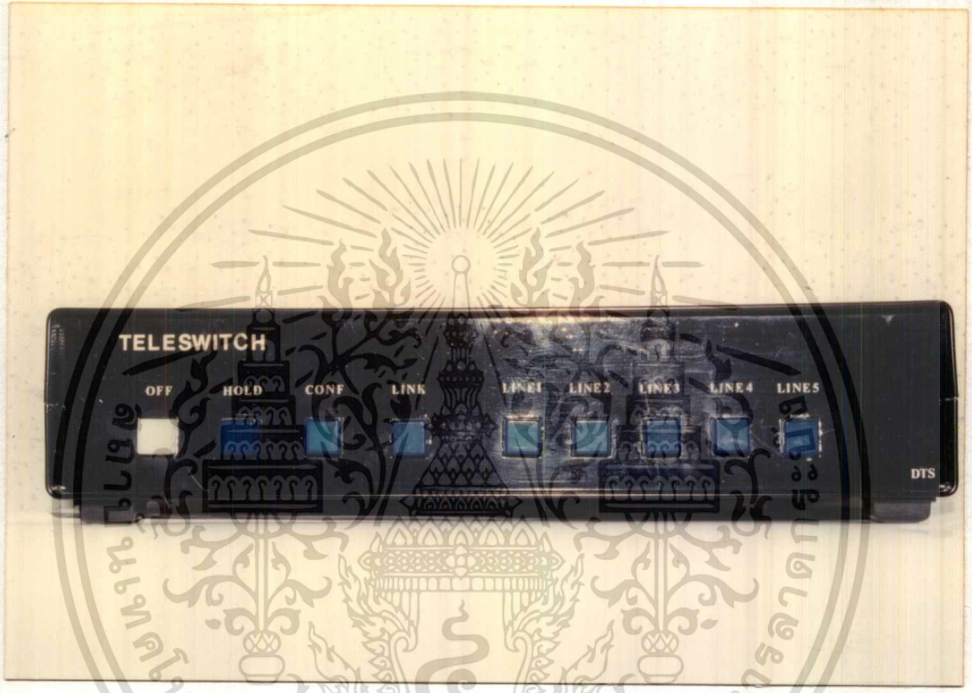


รูป 5.3 แสดงด้านหน้าของเครื่องเมื่อทำการรับสายของ LINE1

รูป 5.4 แสดงด้านหน้าของเครื่องเมื่อทำการพักสายของ LINE1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.4 เมื่อมีผู้โทรเข้ามามากกว่า 1 สาย และต้องการที่จะพูดร่วมกันหรือประชุมกัน สามารถทำได้โดยการกดปุ่ม CONF และปุ่ม LINE ที่ต้องการที่จะประชุมร่วมกัน เช่นมี LINE 1 และ LINE 2 โทรเข้ามา และต้องการที่จะพูดร่วมกัน ให้กดปุ่ม CONF แล้วกด LINE 1 กด LINE 2 ก็จะสามารถทำให้ประชุมร่วมกันได้

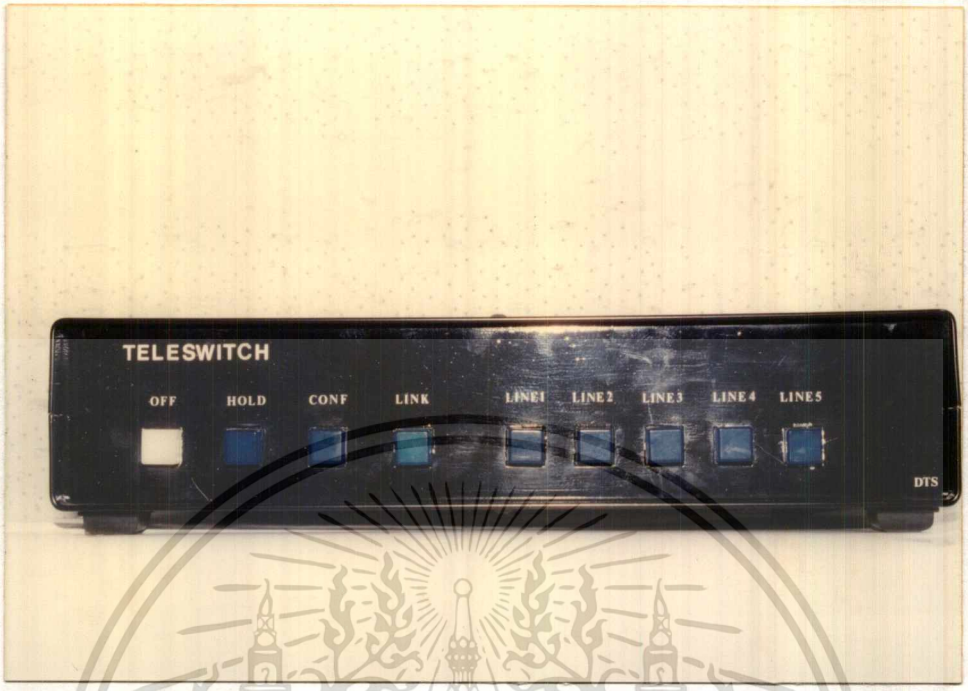


รูป 5.5 แสดงด้านหน้าของเครื่องเมื่อทำการประชุม

5.1.5 เมื่อต้องการเลิกการประชุมหรือเลิกจากการพูดสายทั้งหมดแล้วให้ทำการกดปุ่ม OFF ซึ่งจะทำการ CLEAR สายทั้งหมด เพื่อที่จะทำให้พร้อมที่จะทำงานต่อไป

5.1.6 เมื่อต้องการที่จะใช้สายมากกว่า 5สายก็สามารถทำได้โดยนำเครื่อง TELESWITCH นี้ไปใช้ร่วมกับอีกเครื่องหนึ่ง โดยการให้อีกเครื่องหนึ่งไปต่อที่ LINK ของเครื่องนี้ ซึ่งเมื่อเวลาที่กด LINK ซึ่งจะหมายถึงเลือกใช้เครื่องที่ 2 โดยที่จะเลือก LINE ที่เครื่องที่ 2 ซึ่งจะทำให้ได้ LINE ทั้งหมด 10 LINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 5.6 แสดงด้านหน้าของเครื่องเมื่อต้องการ LINK ระหว่าง 2 เครื่อง

5.2 ฟังก์ชั่นของปุ่มต่าง ๆที่ด้านหน้าของเครื่อง

5.2.1 OFF แสดงการเลิกการทำงานทั้งหมด ถ้าปุ่ม OFF สว่างซึ่งจะแสดงว่าเครื่องนี้พร้อมที่จะทำงาน

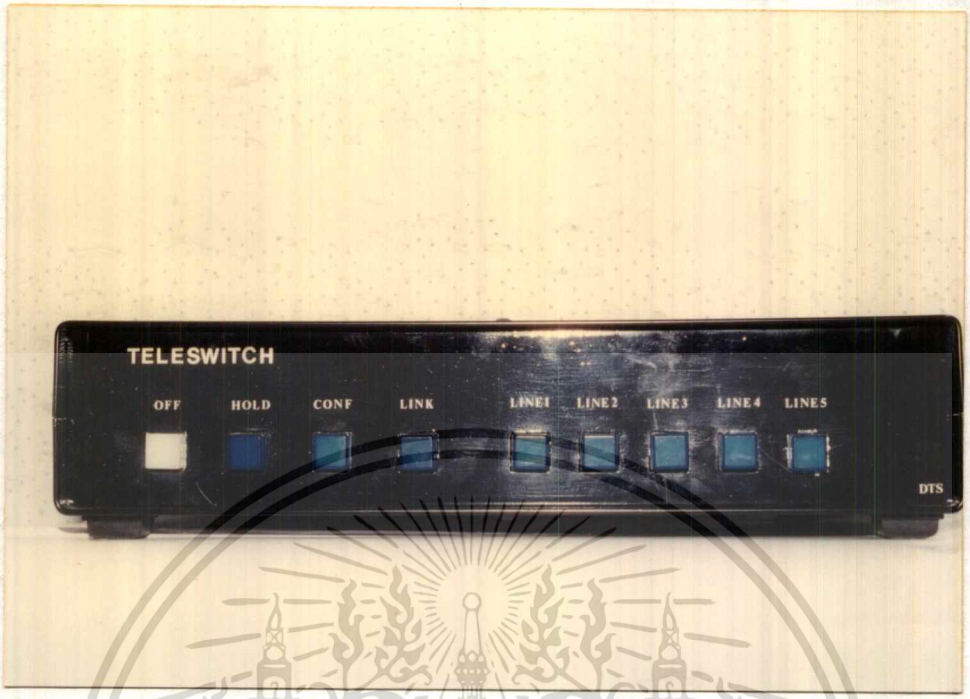
5.2.2 HOLD แสดงการพักสายเมื่อต้องการพักสายให้ทำการกดปุ่ม HOLD ซึ่งจะทำให้ปุ่ม LINE1 ถึง LINE5 กระพริบถ้ามีสายเข้ามา

5.2.3 CONF แสดงการประชุมร่วม เมื่อต้องการที่จะประชุมร่วมกันให้ทำการกดปุ่ม CONF แล้วกดปุ่ม LINE 1 - LINE 5 แล้วแต่จะต้องการเลือก LINE ไหนในการประชุม

5.2.4 LINK แสดงการเลือกไปยังอีกเครื่องที่ LINK กัน เมื่อต้องการใช้ LINE มากกว่า 5 LINE ก็ต้องต่อ LINK ไปยังอีกเครื่องหนึ่งซึ่งจะทำให้ได้ 10 เครื่อง

5.2.5 LINE1 - LINE5 แสดงว่ามีสายไหนเรียกเข้ามา เมื่อต้องการพูดกับ LINE ไหนก็ให้กด LINE นั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 5.7 แสดงด้านหน้าของเครื่อง TELESWITCH

รูปที่ 5.8 แสดงด้านหลังของเครื่อง TELESWITCH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทวิจารณ์และสรุป

จากผลการทดลองภาคขยาย จะเห็นได้ว่าสัญญาณที่เข้ามาที่ HOLD AUDIO IN นั้นจะถูกขยายเพิ่มขึ้น โดยมีอัตราการขยายที่ขึ้นอยู่กับค่า Rf และ Rin ซึ่งในทฤษฎีจะสามารถหาอัตราการขยาย และเอาท์พุทโวลท์เตจได้โดยสมการดังนี้

อัตราการขยาย (A) = Rf / Rin

เอาท์พุทโวลท์เตจ (Vo) = (Rf / Rin)*Vin

จากรูปที่ 4.3 จะเห็นได้ว่า สัญญาณจะถูกยกระดับ (clamper) เนื่องจากว่ามี vref ป้อนเข้าที่ขา noninverting ซึ่งจะยกระดับ DC ขึ้นตามขนาดของ Vref ที่ต้องป้อน Vref นั้นเพราะว่า Vcc ที่ป้อนให้กับ LF 347 นั้นจะมีเฉพาะไฟบวกกับกราวด์เท่านั้น ซึ่งถ้าไม่ป้อน Vref ให้กับ LF 347 จะทำให้ไม่สามารถขยายสัญญาณในช่วงที่เป็นลบได้ ซึ่งจากรูปวงจรรูปที่ 3.9 เมื่อป้อนสัญญาณเข้าที่ HOLD AUDIO IN ที่มีขนาด 104 mVpp จะได้ ขนาดของ HOLD AUDIO OUT ดังนี้

Vo = (Rf / Rin) * Vin

Vo = (20k / 3.5k) * 104mV

Vo = 594.2 mV

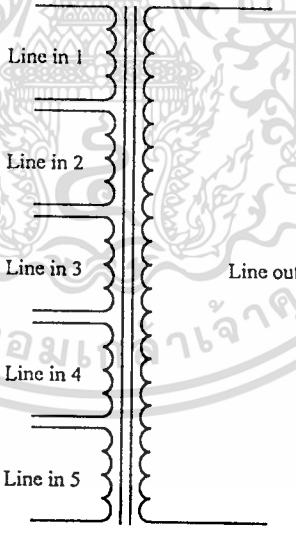
จากผลการทดลองภาคตรวจสอบสัญญาณกระดิ่ง จะเห็นได้ว่าเมื่อมีสัญญาณกระดิ่งเข้ามาจะได้เอาท์พุทเป็นสัญญาณชมิตต์ทริกเกอร์ซึ่งเป็นไปตามทฤษฎี

จากผลการทดลองภาค CENTER CONTROL การเลือกสัญญาณแต่ละสายจะใช้ RB3 RB4 RB5 RB6 RB7 ซึ่งจะเลือกการควบคุมแต่ละคู่สายจากการทดลองบทที่ 4 จะใช้ความกว้างของสัญญาณประมาณ 36 uS โดยจะส่งสัญญาณออกไปควบคุมแต่ละคู่สายโดยใช้ชุดตรวจจับสัญญาณ Loop_Det เพียงชุดเดียวก็จะสามารถทราบได้ว่าคู่สายไหนทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองและทดสอบเครื่องประชุมทางโทรศัพท์ สามารถทำการประชุมทางโทรศัพท์ได้ซึ่งลักษณะและคุณภาพของเสียงจะดีหรือไม่ดีขึ้นอยู่กับทรานฟอร์มเมอร์แมทชิ่ง จากการทดลองเมื่อประชุมกัน 2 สาย คุณภาพของเสียงจะดีมากแต่เมื่อประชุมกัน 3 สายก็จะสามารถประชุมได้ แต่เสียงจะเบาลง แต่ในทางปฏิบัติก็สามารถเพิ่มเกนที่ console ได้ เพราะถ้าเรานำไปใช้ในงานวิทยุกระจายเสียงจะไม่ค่อยมีปัญหานักเพราะเราสามารถเพิ่มเกนได้ แต่เมื่อนำไปใช้ในสำนักงาน เสียงอาจจะเบาลง ถ้ามีการประชุม 4 สาย และ 5 สาย แต่สำหรับการประชุมไม่เกิน 3 สายจะไม่มีปัญหา จากการทดลองประสิทธิภาพของเครื่องประชุมทางโทรศัพท์ จะอยู่ที่เราใช้ไฮบริจด์ที่มีค่าอิมพิแดนซ์ที่เหมาะสมหรือไม่ โดยปกติถ้าเราใช้ไฮบริจด์ที่ต่อขึ้นอย่างง่ายๆ ก็สามารถทำงานได้ในระดับหนึ่งซึ่งถ้าเราสามารถปรับเกนการขยายและตัดส่วนของสัญญาณรบกวนได้ไฮบริจด์ตัวนี้ก็มีความสมบูรณ์ในการใช้งานมาก

จากการทดลองและทดสอบที่ผ่านมาทั้งหมดเครื่องประชุมทางโทรศัพท์จะสามารถทำงานได้จริงตามวัตถุประสงค์ที่ตั้งไว้แต่ภาคการศึกษาที่ 1 และภาคการศึกษาที่ 2 ซึ่งจะสามารถนำไปประยุกต์ใช้งานได้ในหลายด้านดังที่กล่าวมาแล้วนั้นจะเห็นได้ว่าโครงการจะสามารถใช้งานในระดับหนึ่ง แต่ทางผู้จัดทำคิดว่าถ้าจะให้เครื่องทำงานได้อย่างมีประสิทธิภาพดีต้องอยู่ที่การต่อวงจรรวมสัญญาณใหม่ ซึ่งอาจจะแก้ไขได้ดังรูปที่ 6.1



รูปที่ 6.1 แสดงการต่อวงจรรวมสัญญาณ

จากรูปจะเห็นได้ว่าทุกคู่สายจะมีอิมพิแดนซ์ที่คงที่ถ้ามีการประชุม 5 สาย ซึ่งเมื่อมีการแก้ไขดังกล่าวทางผู้จัดทำได้ทำวงจรในลักษณะที่ใช้งานได้ในระดับหนึ่งเท่านั้น เพราะหาอุปกรณ์ได้ไม่ทันเวลาและปัญหาต่าง ๆ มากมายซึ่งไม่สามารถจัดทำวงจรในลักษณะดังกล่าวได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

MOTOROLA

H11L1
H11L2

DIGITAL LOGIC COUPLERS

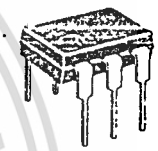
... gallium arsenide IRED optically coupled to high-speed integrated detectors with Schmitt trigger outputs. Designed for applications requiring electrical isolation, fast response time, noise immunity and digital logic compatibility such as interfacing computer terminals to peripheral equipment, digital control of power supplies, motors and other servo machine applications.

- High Isolation Voltage — V_{ISO} = 7500 Vac (Min)
- Guaranteed Switching Times

  t_{on}, t_{off} < 4.0 μs
- Built-In ON/OFF Threshold Hysteresis
- Economical, Standard Dual-In-Line Plastic Package
- UL Recognized, File No. E54915

OPTO COUPLER/ISOLATOR

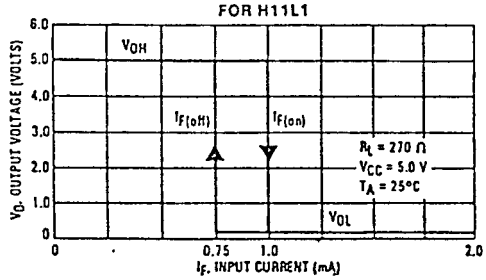
SCHMITT TRIGGER OUTPUT

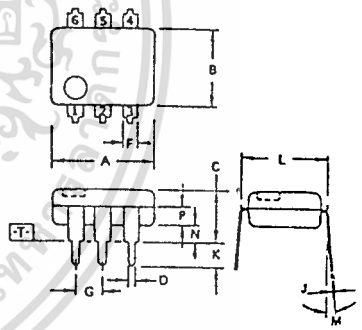


MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
INFRARED EMITTING DIODE MAXIMUM RATINGS			
Reverse Voltage	V_R	6.0	Volts
Forward Current — Continuous Peak Pulse Width = 300 μs, 2.0% Duty Cycle	I_F	60 0.5	mA Amp
Device Dissipation Negligible Power in C Derate above 25°C	P_D	.100 1.33	mW mW/°C
DETECTOR MAXIMUM RATINGS			
Output Voltage Range	V_o	0-16	Volts
Supply Voltage Range	V_{CC}	0-16	Volts
Output Current	I_O	50	mA
Device Dissipation Negligible Power in Diode Derate above 25°C	P_D	150 2.0	mW mW/°C
TOTAL DEVICE RATINGS			
Total Device Dissipation	P_D	250	mW
Maximum Operating Temperature	T_A	-55 to +100	°C
Storage Temperature Range	T_{stg}	-55 to +150	°C
Soldering Temperature (10 s)		260	°C
Isolation Surge Voltage (Vac pk)	V_{ISO}	7500	Volts

FIGURE 1 — TRANSFER CHARACTERISTICS FOR H11L1





STYLE 5.
PIN 1. ANODE
2. CATHODE
3. NC
4. OUTPUT
5. GROUND
6. V_{CC}

NOTES:
1. DIMENSIONS A AND B ARE DATUMS.
2. T IS SEATING PLANE.
3. POSITIONAL TOLERANCES FOR LEADS: ⌖ Ø 0.13 (0.005) M T A M B M
4. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
5. DIMENSIONING AND TOLERANCING PER ANSI Y14.5, 1973.

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	6.13	6.89	0.320	0.350
B	6.10	6.60	0.240	0.260
C	2.92	5.08	0.115	0.200
D	0.41	0.51	0.016	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
J	0.20	0.30	0.008	0.012
K	2.54	3.81	0.100	0.150
L	7.62 BSC		0.300 BSC	
M	0°	15°	0°	15°
N	0.38	2.54	0.015	0.100
P	1.27	2.03	0.050	0.080

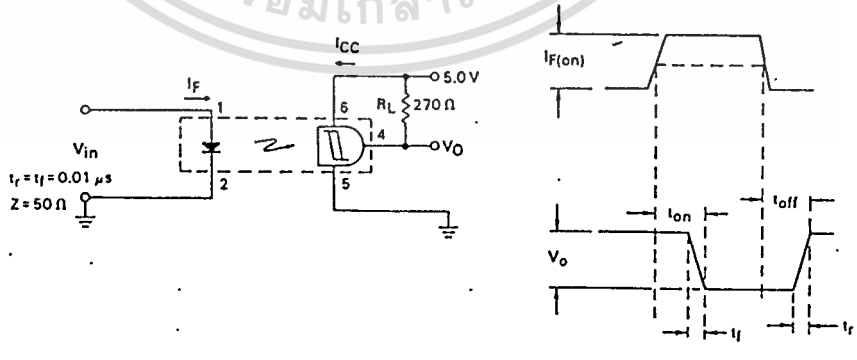
CASE 730A-01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Characteristic		Symbol	Min	Typ	Max	Unit
IRED CHARACTERISTICS (T_A = 0–70°C)						
Reverse Leakage Current (V_R = 3.0 V, R_L = 1.0 MΩ)		I_R	—	0.05	10	μA
Forward Voltage (I_F = 10 mA) (I_F = 0.3 mA)		V_F	— 0.75	1.2 0.95	1.5 —	Volts
Capacitance (V_R = 0 V, f = 1.0 MHz)		C	—	50	—	pF
ISOLATION CHARACTERISTICS (T_A = 25°C)						
Isolation Voltage (1) 60 Hz, ac Peak, 5 s		V_{ISO}	7500	—	—	Volts
DETECTOR CHARACTERISTICS (T_A = 0–70°C)						
Operating Voltage		V_{CC}	3.0	—	15	Volts
Supply Current (I_F = 0, V_{CC} = 5.0 V)		$I_{CC(off)}$	—	1.0	5.0	mA
Output Current, High (I_F = 0, V_{CC} = V_o = 15 V)		I_{OH}	—	—	100	μA
COUPLED CHARACTERISTICS (T_A = 0–70°C)						
Supply Current (I_F = $I_{F(on)}$, V_{CC} = 5.0 V)		$I_{CC(on)}$	—	1.6	5.0	mA
Output Voltage, Low (R_L = 270 Ω, V_{CC} = 5.0 V, I_F = $I_{F(on)}$)		V_{OL}	—	0.2	0.4	Volts
Threshold Current, ON (R_L = 270 Ω, V_{CC} = 5.0 V)	H11L1 H11L2	$I_{F(on)}$	— —	1.0 —	1.6 10	mA
Threshold Current, OFF (R_L = 270 Ω, V_{CC} = 5.0 V)	H11L1 H11L2	$I_{F(off)}$	0.3 0.3	0.75 —	— —	mA
Hysteresis Ratio (R_L = 270 Ω, V_{CC} = 5.0 V)		$I_{F(off)}$ / $I_{F(on)}$	0.5	0.75	0.90	
SWITCHING CHARACTERISTICS (T_A = 25°C)						
Turn-On-Time	R_L = 270 Ω, V_{CC} = 5.0 V, I_F = $I_{F(on)}$	t_{on}	—	1.2	—	μs
Fall Time		t_f	—	0.1	—	
Turn-Off-Time		t_{off}	—	1.2	—	
Rise Time		t_r	—	0.1	—	

(1) For this test IRED Pins 1 and 2 are common and Output Gate Pins 4, 5, 6 are common.

FIGURE 2 — SWITCHING TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

FIGURE 3 — THRESHOLD CURRENT versus SUPPLY VOLTAGE

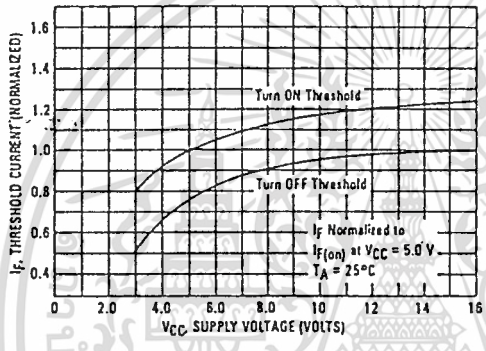


FIGURE 4 — THRESHOLD CURRENT versus TEMPERATURE

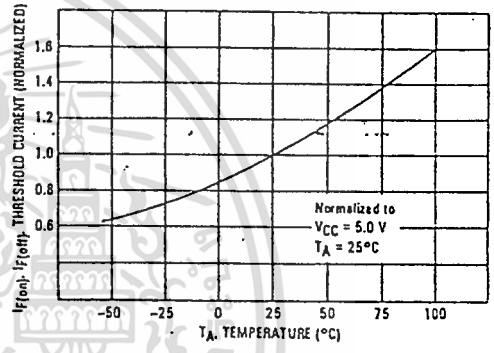


FIGURE 5 — OUTPUT VOLTAGE, LOW versus LOAD CURRENT

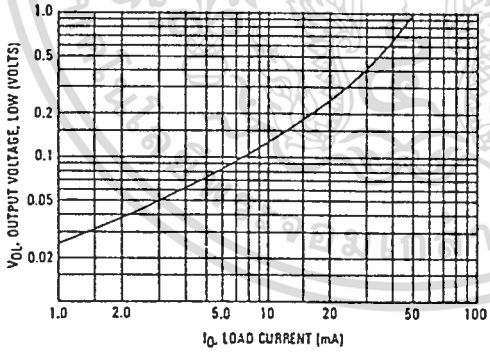
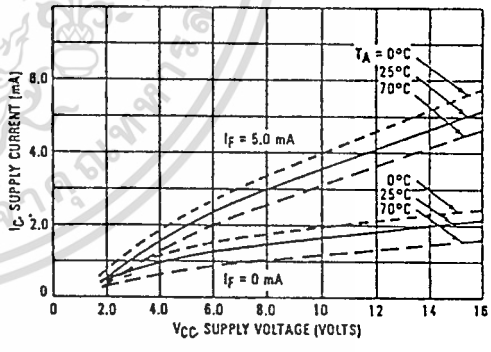


FIGURE 6 — SUPPLY CURRENT versus SUPPLY VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

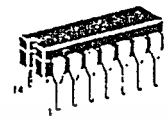
MC54/74HC14A

Hex Schmitt-Trigger Inverter
High-Performance Silicon-Gate CMOS

The MC54/74HC14A, is identical in pinout to the LS14, LS04, and HC04. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

The HC14A is useful to "square up" slow input rise and fall times. Due to the hysteresis voltage of the Schmitt trigger, the HC14A finds applications in noisy environments.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2.0 to 6.0 V
- Low Input Current: 1.0 μA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 60 FETs or 15 Equivalent Gates



J SUFFIX
CERAMIC
CASE 632-08

N SUFFIX
PLASTIC
CASE 646-06

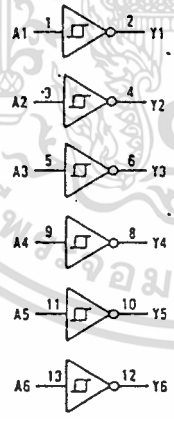
D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

MC74HCXXAN	Plastic
MC54HCXXAJ	Ceramic
MC74HCXXAD	SOIC

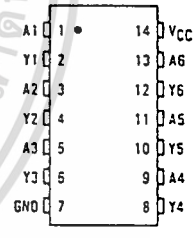
T_A = −55° to 125°C for all packages.
Dimensions in Chapter 6.

LOGIC DIAGRAM



PIN 14 = V_{CC}
PIN 7 = GND

PIN ASSIGNMENT



FUNCTION TABLE

Input	Output
A	Y
L	H
H	L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	−0.5 to +7	V
V_{in}	DC Input Voltage (Referenced to GND)	−1.5 to V_{CC} + 1.5	V
V_{out}	DC Output Voltage (Referenced to GND)	−0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 25	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 50	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
	SOIC Package†	500	
T_{stg}	Storage Temperature	−65 to +150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds		°C
	(Plastic DIP or SOIC Package)	260	
	(Ceramic DIP)	300	

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.
†Derating — Plastic DIP: −10 mW/°C from 65° to 125°C
Ceramic DIP: −10 mW/°C from 100° to 125°C
SOIC Package: −7 mW/°C from 65° to 125°C
For high frequency or heavy load considerations, see Chapter 4.

, This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.
Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	2	6	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V_{CC}	V
T_A	Operating Temperature, All Package Types	−55	+125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	—	No Limit*	ns

*When V_{in} = 50% V_{CC}, I_{CC} > 1 mA.

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				25°C to −55°C	≤ 85°C	≤ 125°C	
V_{T-}max	Maximum Positive-Going Input Threshold Voltage (Figure 3)	V_{out} = 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6	4.2	4.2	4.2	
V_{T-}min	Minimum Positive-Going Input Threshold Voltage (Figure 3)	V_{out} = 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2	1	0.95	0.95	V
			4.5	2.3	2.25	2.25	
			6	3	2.95	2.95	
V_{T+}max	Maximum Negative-Going Input Threshold Voltage (Figure 3)	V_{out} = V_{CC} − 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2	0.9	0.95	0.95	V
			4.5	2	2.05	2.05	
			6	2.6	2.65	2.65	
V_{T+}min	Minimum Negative-Going Input Threshold Voltage (Figure 3)	V_{out} = V_{CC} − 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6	1.2	1.2	1.2	
$V_H$max Note 2	Maximum Hysteresis Voltage (Figure 3)	V_{out} = 0.1 V or V_{CC} − 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2	1.2	1.2	1.2	V
			4.5	2.25	2.25	2.25	
			6	3	3	3	
$V_H$min Note 2	Minimum Hysteresis Voltage (Figure 3)	V_{out} = 0.1 V or V_{CC} − 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2	0.2	0.2	0.2	V
			4.5	0.4	0.4	0.4	
			6	0.5	0.5	0.5	

NOTES:
1. Information on typical parametric values along with frequency or heavy load considerations can be found in Chapter 4.
2. $V_H$min = (V_{T+}min) − (V_{T-}max); $V_H$max = (V_{T+}max) − (V_{T-}min).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS (Continued)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				25°C to −55°C	≤85°C	≤125°C	
V_{OH}	Minimum High-Level Output Voltage	$V_{in} \le V_{T-}$ min $\|I_{out}\| \le 20\ \mu A$	2 4.5 6	1.9 4.4 5.9	1.9 4.4 5.9	1.9 4.4 5.9	V
		$V_{in} \le V_{T-}$ min $\|I_{out}\| \le 4$ mA $\|I_{out}\| \le 5.2$ mA	4.5 6	3.98 5.48	3.84 5.34	3.7 5.2	
V_{OL}	Maximum Low-Level Output Voltage	$V_{in} \ge V_{T+}$ max $\|I_{out}\| \le 20\ \mu A$	2 4.5 6	0.1 0.1 0.1	0.1 0.1 0.1	0.1 0.1 0.1	V
		$V_{in} \ge V_{T+}$ max $\|I_{out}\| \le 4$ mA $\|I_{out}\| \le 5.2$ mA	4.5 6	0.26 0.26	0.33 0.33	0.4 0.4	
I_{in}	Maximum Input Leakage Current	$V_{in} = V_{CC}$ or GND	6	±0.1	±1	±1	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	$V_{in} = V_{CC}$ or GND $I_{out} = 0\ \mu A$	6	1	10	40	μA

NOTE: 1. $V_{Hmin} > (V_{T+}\text{min}) - (V_{T-}\text{max})$; $V_{Hmax} = (V_{T+}\text{max}) - (V_{T-}\text{min})$.

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			25°C to −55°C	≤85°C	≤125°C	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Input A to Output Y (Figures 1 and 2)	2 4.5 6	95 19 16	120 24 20	145 29 25	ns
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 2)	2 4.5 6	75 15 13	95 19 16	110 22 19	ns
C_{in}	Maximum Input Capacitance	—	10	10	10	pF

C_{PD}	Power Dissipation Capacitance (Per Inverter) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$	Typical @ 25°C, V_{CC} = 5 V 22	pF

NOTE: 1. For propagation delays with loads other than 50 pF and information on typical parametric values and load considerations, see Chapter 4.

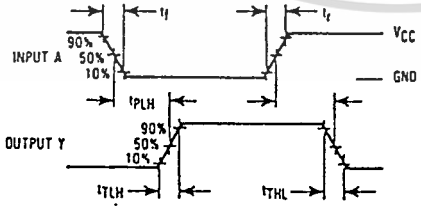
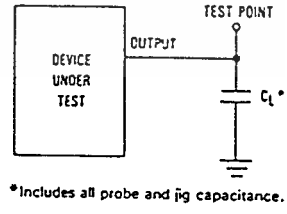


Figure 1. Switching Waveforms



*Includes all probe and jig capacitance.

Figure 2. Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

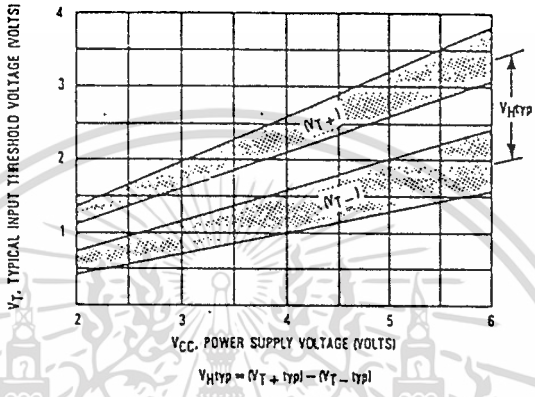


Figure 3. Typical Input Threshold, V_{T+}, V_{T-} Versus Power Supply Voltage

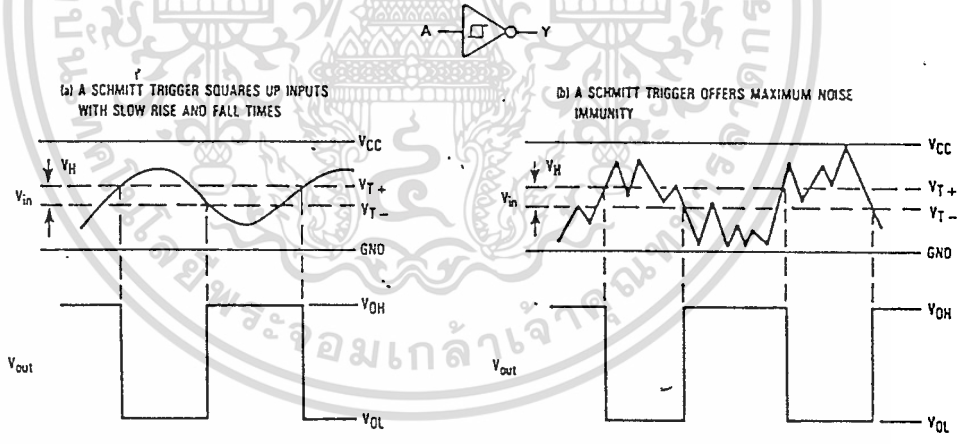


Figure 4. Typical Schmitt-Trigger Applications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54/74HC109

Dual J-$\overline{K}$ Flip-Flop with Set and Reset

High-Performance Silicon-Gate CMOS

The MC54/74HC109 is identical in pinout to the LS109. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This device consists of two J-$\overline{K}$ flip-flops with individual set, reset, and clock inputs. Changes at the inputs are reflected at the outputs with the next low-to-high transition of the clock. Both Q and $\overline{Q}$ outputs are available from each flip-flop.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 148 FETs or 37 Equivalent Gates

J SUFFIX
CERAMIC
CASE 620-09

N SUFFIX
PLASTIC
CASE 648-06

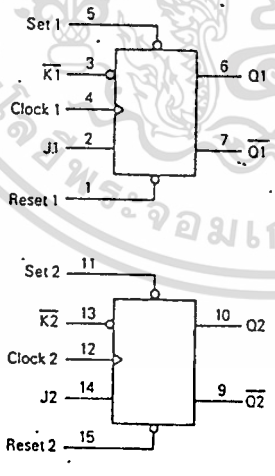
D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

MC74HCXXXN	Plastic
MC54HCXXXJ	Ceramic
MC74HCXXXD	SOIC

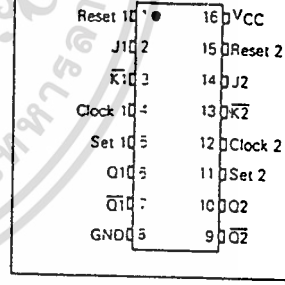
T_A = −55° to 125°C for all packages.
Dimensions in Chapter 6.

LOGIC DIAGRAM



Pin 16 = V_{CC}
Pin 8 = GND

PIN ASSIGNMENT



FUNCTION TABLE

Inputs					Outputs	
Set	Reset	Clock	J	K̄	Q	Q̄
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	L	H
H	H	↓	H	L	Toggle	
H	H	↓	L	H	No Change	
H	H	↓	H	H	H	L
H	H	L	X	X	No Change	

*Both outputs will remain high as long as Set and Reset are low, but the output states are unpredictable if Set and Reset go high simultaneously.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	−0.5 to +7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	−1.5 to V_{CC} +1.5	V
V_{out}	DC Output Voltage (Referenced to GND)	−0.5 to V_{CC} +0.5	V
I_{in}	DC Input Current, per Pin	±20	mA
I_{out}	DC Output Current, per Pin	±25	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	±50	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
	SOIC Package†	500	
T_{stg}	Storage Temperature	−65 to +150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds		°C
	(Plastic DIP or SOIC Package)	260	
	(Ceramic DIP)	300	

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $GND \le (V_{in}$ or $V_{out}) \le V_{CC}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: −10 mW/°C from 65° to 125°C
Ceramic DIP: −10 mW/°C from 100° to 125°C
SOIC Package: −7 mW/°C from 65° to 125°C
For high frequency or heavy load considerations, see Chapter 4.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature, All Package Types		−55	+125	°C
t_r, t_f	Input Rise and Fall Time	V_{CC} = 2.0 V	0	1000	ns
	(Figure 1)	V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				25°C to −55°C	≤85°C	≤125°C	
V_{IH}	Minimum High-Level Input Voltage	V_{out} = 0.1 V or V_{CC} − 0.1 V $\|I_{out}\| \le 20$ μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V_{IL}	Maximum Low-Level Input Voltage	V_{out} = 0.1 V or V_{CC} − 0.1 V $\|I_{out}\| \le 20$ μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V_{OH}	Minimum High-Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\| \le 20$ μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\| \le 4.0$ mA	4.5	3.98	3.84	3.70	
		$\|I_{out}\| \le 5.2$ mA	6.0	5.48	5.34	5.20	
V_{OL}	Maximum Low-Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\| \le 20$ μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\| \le 4.0$ mA	4.5	0.26	0.33	0.40	
		$\|I_{out}\| \le 5.2$ mA	6.0	0.26	0.33	0.40	
I_{in}	Maximum Input Leakage Current	V_{in} = V_{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	V_{in} = V_{CC} or GND I_{out} = 0 μA	6.0	4	40	80	μA

NOTE: Information on typical parametric values can be found in Chapter 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			25°C to −55°C	≤85°C	≤125°C	
f_{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 4)	2.0	6.0	4.8	4.0	MHz
		4.5	30	24	20	
		6.0	35	28	24	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Clock to Q or $\overline{Q}$ (Figures 1 and 4)	2.0	175	220	265	ns
		4.5	35	44	53	
		6.0	30	37	45	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Set or Reset to Q or $\overline{Q}$ (Figures 2 and 4)	2.0	230	290	345	ns
		4.5	46	58	69	
		6.0	39	49	59	
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 4)	2.0	75	95	110	ns
		4.5	15	19	22	
		6.0	13	16	19	
C_{in}	Maximum Input Capacitance	—	10	10	10	pF

NOTES:
1. For propagation delays with loads other than 50 pF, see Chapter 4.
2. Information on typical parametric values can be found in Chapter 4.

C_{PD}	Power Dissipation Capacitance (Per Flip-Flop) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4.	Typical @ 25°C, V_{CC} = 5.0 V	
		40	pF

TIMING REQUIREMENTS (Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			25°C to −55°C	≤85°C	≤125°C	
t_{su}	Minimum Setup Time, J or $\overline{K}$ to Clock (Figure 3)	2.0	100	125	150	ns
		4.5	20	25	30	
		6.0	17	21	26	
t_h	Minimum Hold Time, Clock to J or $\overline{K}$ (Figure 3)	2.0	5	5	5	ns
		4.5	5	5	5	
		6.0	5	5	5	
t_{rec}	Minimum Recovery Time, Set or Reset Inactive to Clock (Figure 2)	2.0	5	5	5	ns
		4.5	5	5	5	
		6.0	5	5	5	
t_w	Minimum Pulse Width, Set or Reset (Figure 2)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t_w	Minimum Pulse Width, Clock (Figure 1)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t_r, t_f	Maximum Input Rise and Fall Times (Figure 1)	2.0	1000	1000	1000	ns
		4.5	500	500	500	
		6.0	400	400	400	

NOTE: Information on typical parametric values can be found in Chapter 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING WAVEFORMS

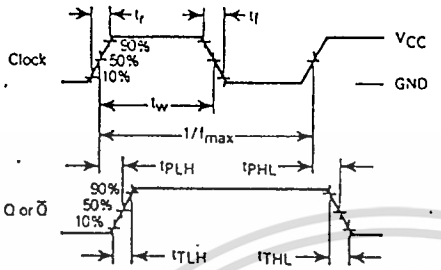


Figure 1.

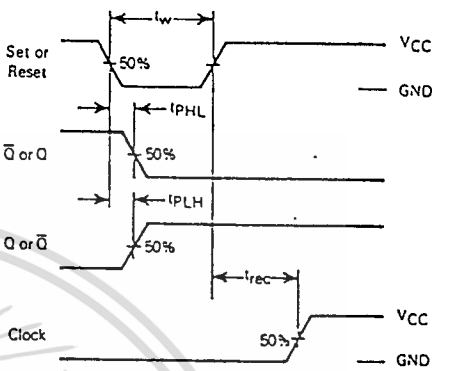


Figure 2.

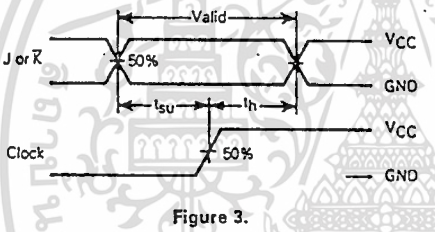
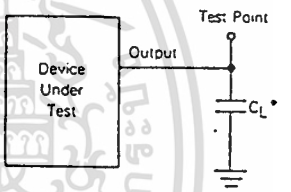


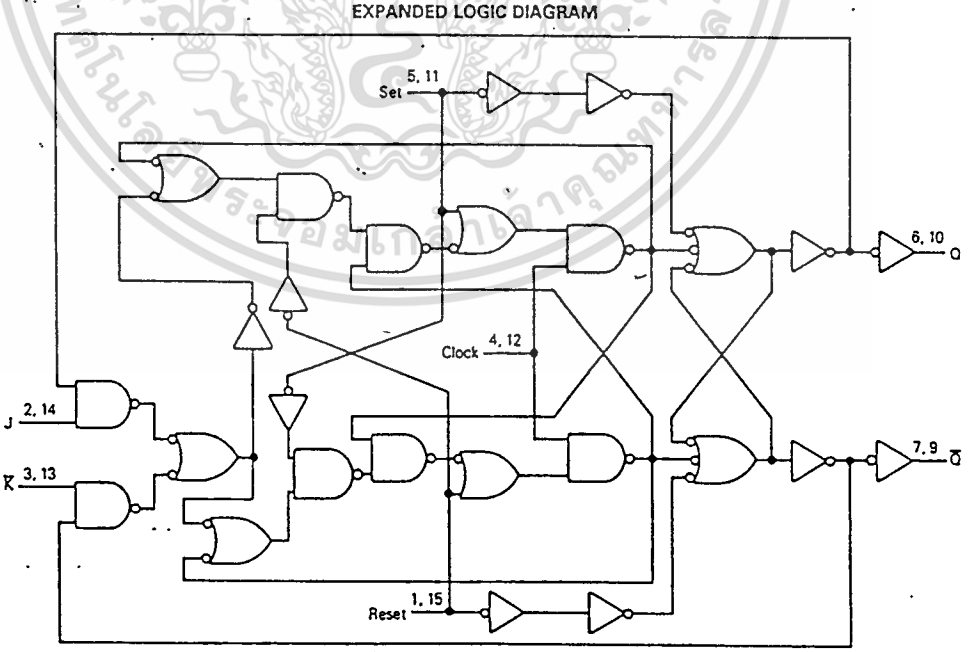
Figure 3.



*Includes all probe and jig capacitance.

Figure 4. Test Circuit

EXPANDED LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC54/74HC175

Quad D Flip-Flop with Common Clock and Reset

High-Performance Silicon-Gate CMOS

The MC54/74HC175 is identical in pinout to the LS175. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This device consists of four D flip-flops with common Reset and Clock inputs, and separate D inputs. Reset (active-low) is asynchronous and occurs when a low level is applied to the Reset input. Information at a D input is transferred to the corresponding Q output on the next positive-going edge of the Clock input.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 166 FETs or 41.5 Equivalent Gates

J SUFFIX
CERAMIC
CASE 620-09

N SUFFIX
PLASTIC
CASE 648-06

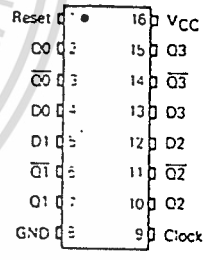
D SUFFIX
SOIC
CASE 751B-04

ORDERING INFORMATION

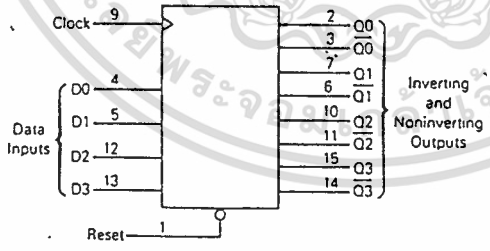
MC74HCXXXN	Plastic
MC54HCXXXJ	Ceramic
MC74HCXXXD	SOIC

T_A = −55° to 125°C for all packages.
Dimensions in Chapter 6.

PIN ASSIGNMENT



LOGIC DIAGRAM



Pin 16 = V_{CC}
Pin 8 = GND

FUNCTION TABLE

Inputs			Outputs	
Reset	Clock	D	Q	$\overline{Q}$
L	X	X	L	H
H	↑	H	H	L
H	↑	L	L	H
H	L	X	no change	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	−0.5 to +7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	−1.5 to V_{CC} + 1.5	V
V_{out}	DC Output Voltage (Referenced to GND)	−0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	±20	mA
I_{out}	DC Output Current, per Pin	±25	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	±50	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
	SOIC Package†	500	
T_{stg}	Storage Temperature	−65 to +150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds		°C
	(Plastic DIP or SOIC Package)	260	
	(Ceramic DIP)	300	

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: −10 mW/°C from 65° to 125°C
Ceramic DIP: −10 mW/°C from 100° to 125°C
SOIC Package: −7 mW/°C from 65° to 125°C
For high frequency or heavy load considerations, see Chapter 4.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature, All Package Types		−55	+125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				25°C to −55°C	≤85°C	≤125°C	
V_{IH}	Minimum High-Level Input Voltage	V_{out} = 0.1 V or V_{CC} − 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V_{IL}	Maximum Low-Level Input Voltage	V_{out} = 0.1 V or V_{CC} − 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V_{OH}	Minimum High-Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA	4.5	3.98	3.84	3.70	
		$\|I_{out}\|$ ≤ 5.2 mA	6.0	5.48	5.34	5.20	
V_{OL}	Maximum Low-Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA	4.5	0.26	0.33	0.40	
		$\|I_{out}\|$ ≤ 5.2 mA	6.0	0.26	0.33	0.40	
I_{in}	Maximum Input Leakage Current	V_{in} = V_{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	V_{in} = V_{CC} or GND I_{out} = 0 μA	6.0	8	80	160	μA

NOTE: Information on typical parametric values can be found in Chapter 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			25°C to −55°C	≤ 85°C	≤ 125°C	
f_{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 4)	2.0 4.5 6.0	6.0 30 35	4.8 24 28	4.0 20 24	MHz
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Clock to Q or $\overline{Q}$ (Figures 1 and 4)	2.0 4.5 6.0	150 30 26	190 38 33	225 45 38	ns
t_{PHL}	Maximum Propagation Delay, Reset to Q or $\overline{Q}$ (Figures 2 and 4)	2.0 4.5 6.0	125 25 21	155 31 26	190 38 32	ns
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 4)	2.0 4.5 6.0	75 15 13	95 19 16	110 22 19	ns
C_{in}	Maximum Input Capacitance	—	10	10	10	pF

NOTES:
1. For propagation delays with loads other than 50 pF, see Chapter 4.
2. Information on typical parametric values can be found in Chapter 4.

C_{PD}	Power Dissipation Capacitance (Per Flip-Flop) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4.	Typical @ 25°C, V_{CC} = 5.0 V 35	pF

TIMING REQUIREMENTS (Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			25°C to −55°C	≤ 85°C	≤ 125°C	
t_{su}	Minimum Setup Time, Data to Clock (Figure 3)	2.0 4.5 6.0	100 20 17	125 25 21	150 30 26	ns
t_h	Minimum Hold Time, Clock to Data (Figure 3)	2.0 4.5 6.0	3 3 3	3 3 3	3 3 3	ns
t_{rec}	Minimum Recovery Time, Reset Inactive to Clock (Figure 2)	2.0 4.5 6.0	100 20 17	125 25 21	150 30 26	ns
t_w	Minimum Pulse Width, Clock (Figure 1)	2.0 4.5 6.0	80 16 14	100 20 17	120 24 20	ns
t_w	Minimum Pulse Width, Reset (Figure 2)	2.0 4.5 6.0	80 16 14	100 20 17	120 24 20	ns
t_r, t_f	Maximum Input Rise and Fall Times (Figure 1)	2.0 4.5 6.0	1000 500 400	1000 500 400	1000 500 400	ns

NOTE: Information on typical parametric values can be found in Chapter 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING WAVEFORMS

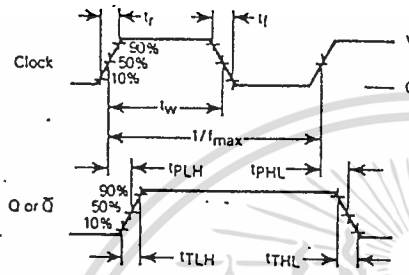


Figure 1.

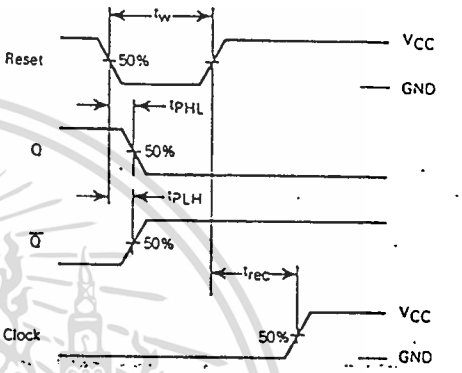


Figure 2.

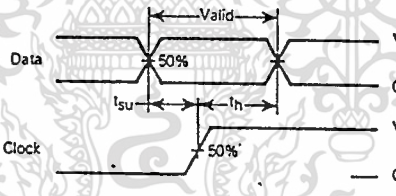
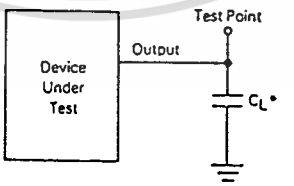


Figure 3.

TEST CIRCUIT

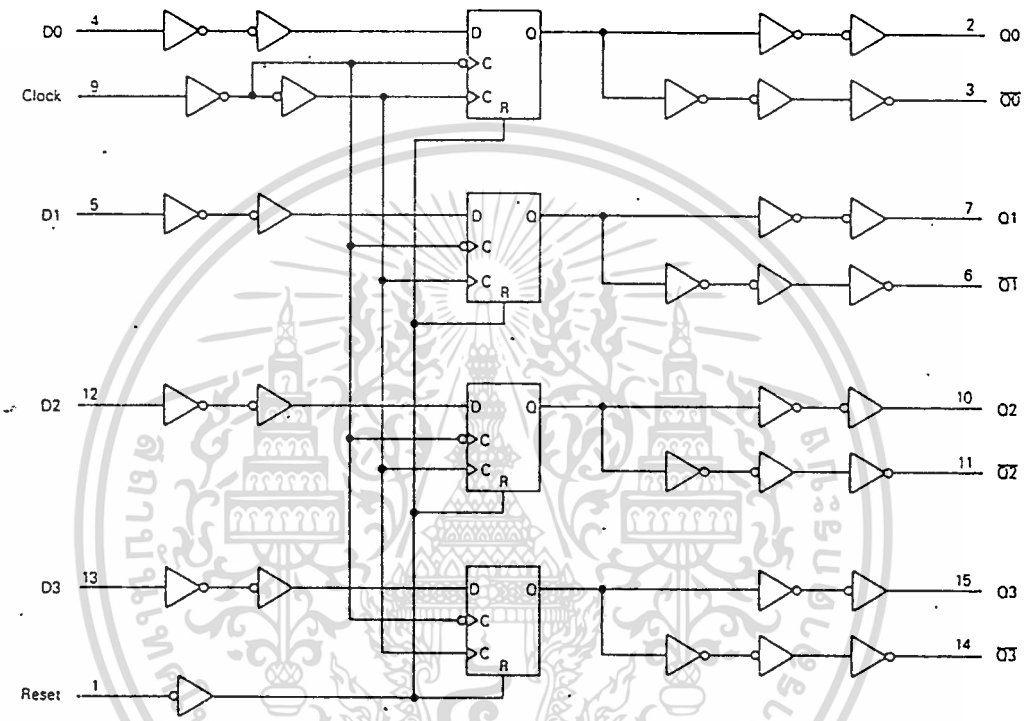


*Includes all probe and jig capacitance.

Figure 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXPANDED LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54240/74240 Buffers and Line Drvers with 3-state Outputs

	Schttky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package		
		C	P	MCF		C	P	MCF		C	P	MCF		C	P	MCF		C	P	MCF
T. I.									SN54LS240	J										
									SN74LS240	J	N									
FAIRCHILD																				
MOTOROLA																				
N. S. C.																				
PHILIPS																				
SIGNETICS																				
SIEMENS																				
FUJITSU																				
HITACHI																				
MITSUBISHI																				
NEC																				
TOSHIBA																				

Electrical Characteristics SN54LS240/SN74LS240

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	5.5V		SN74LS	0°C to 70°C
Interemitter voltage	5.5V	Storage temperature range		−65°C to 150°C

recommended operating conditions

	SN54LS240			SN74LS240			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			−12			−15	mA
Low-level output current, I_{OL}			12			24	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

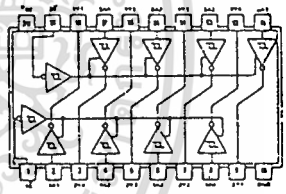
electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS †		SN74LS MIN	SN74LS TYP‡	SN74LS MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
	Hysteresis ($V_{T+} - V_{T-}$)	V_{CC} = MIN			0.2	0.4	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max, I_{OH} = −3mA		2.4	3.4		V
		V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.5V, I_{OH} = MAX		2			
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 12mA			0.4	V
			I_{OL} = 24mA			0.5	
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_{IL} = V_{IL} max	V_O = 2.7V			20	μA
I_{OZL}	Off-state output current, low-level voltage applied		V_O = 0.4V			−20	
I_I	Input current at maximum input voltage	V_{CC} = MAX,	V_I = 7V			0.1	mA
I_{IH}	High-level input current, any input	V_{CC} = MAX,	V_I = 2.7V			20	μA
I_{IL}	Low-level input current	V_{CC} = MAX,	V_{IL} = 0.4V			−0.2	mA
I_{OS}	Short-circuit output current ◆	V_{CC} = MAX		−45		−225	mA
I_{CC}	Supply current, Outputs high	V_{CC} = MAX, Outputs open	All		13	23	mA
	Outputs low		'LS240		26	44	
	All outputs disabled		'LS240		29	50	

switching characteristics, V_{CC} 5V, T_A 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	C_L = 45pF, R_L = 667Ω, See Note 2		9	14	ns
t_{PHL}	Propagation delay time, high-to-low-level output			12	18	ns
t_{PZL}	Output enable time to low level			20	30	ns
t_{PZH}	Output enable time to high level			15	23	ns
t_{PLZ}	Output disable time from low level	C_L = 5pF, R_L = 667Ω, See Note 2		15	25	ns
t_{PHZ}	Output disable time from high level			10	18	ns

Pin Assignment (Top View)



SN54LS240 (J) SN74LS240 (J, N)
SN54S240 (J) SN74S240 (J, N)

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIC16C5X

EPROM-Based 8-Bit CMOS Microcontroller Series

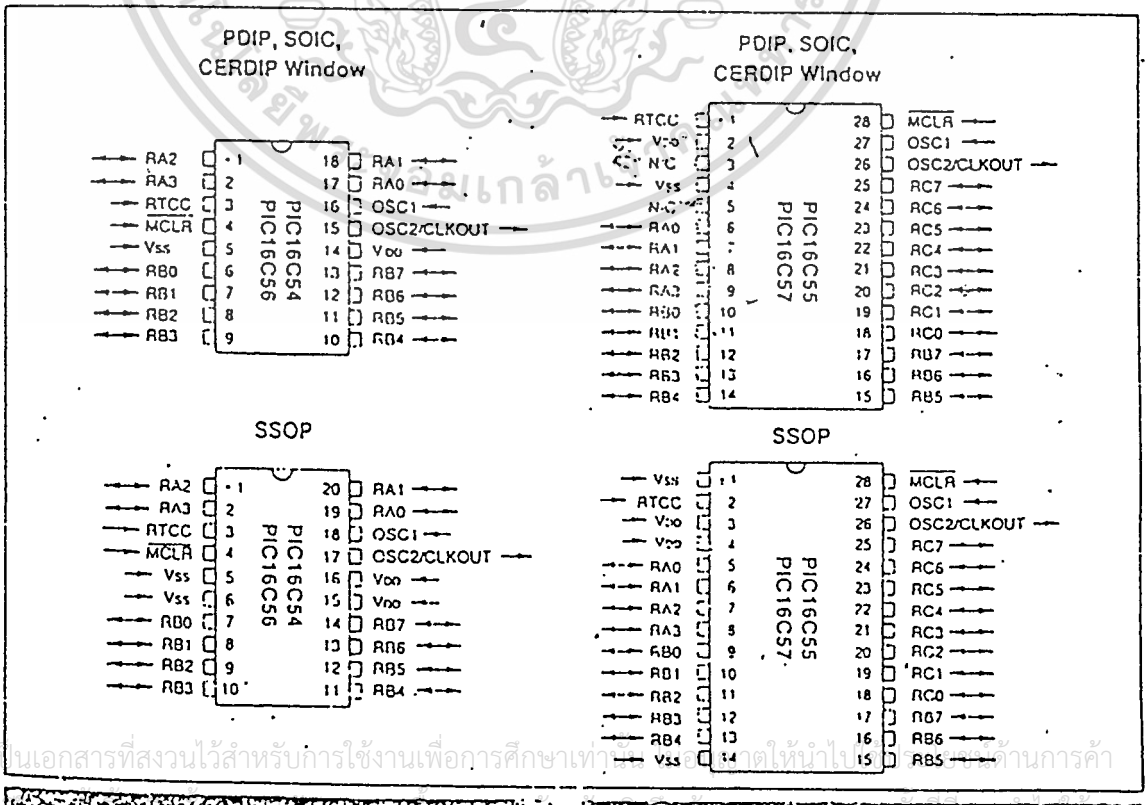
FEATURES

High Performance RISC-like CPU
- Only 33 single word instructions to learn
- All single cycle instructions (200 ns) except for program branches which are two-cycle
- Operating speed: DC - 20 MHz clock input
  DC - 200 ns instruction cycle
- 12-bit wide instructions
- 8-bit wide data path
- 512 - 2K x 12 on-chip EPROM program memory
- 25 - 72 x 8 general purpose registers (SRAM)
- 7 special function hardware registers
- 2 level deep hardware stack
- Direct, indirect and relative addressing modes for data and instructions

Peripheral Features
- 12 - 20 I/O pins with individual direction control
- 8 bit real time clock/counter (RTCC) with 8-bit programmable prescaler
- Power on reset
- Oscillator start-up timer
- Watchdog timer (WDT) with its own on-chip RC oscillator for reliable operation
- Security EPROM fuse for code-protection
- Power saving SLEEP mode
- EPROM fuse selectable oscillator options:
  - Low cost RC oscillator: RC
  - Standard crystal/resonator: XT
  - High speed crystal/resonator: HS
  - Power saving low frequency crystal: LP

CMOS Technology
- Low power, high speed CMOS EPROM technology
- Fully static design
- Wide operating voltage range:
  - Commercial: 2.5V to 6.25V
  - Industrial: 2.5V to 6.25V
  - Automotive: 2.5V to 6.0V
- Low power consumption
  - < 2 mA typical @ 5V, 4 MHz
  - 15 µA typical @ 3V, 32 KHz
  - < 3 µA typical standby current @ 3V, 0°C to 70°C

FIGURE A - PIN CONFIGURATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ

PIC16C5X Series

Table of Contents

1.0 General Description ... 3
1.1 Applications ... 3
2.0 Architectural Description ... 3
2.1 Harvard Architecture ... 3
2.2 Clocking Scheme/Instruction Cycle ... 3
2.3 Data Register File ... 4
2.4 Arithmetic/Logic Unit (ALU) ... 4
2.5 Program Memory ... 4
3.0 PIC16C5X Series Overview ... 5
3.1 UV Erasable Devices ... 5
3.2 One-Time-Programmable (OTP) Devices ... 5
3.3 Quick-Turnaround-Production (QTP) Devices ... 5
4.0 Operational Register Files ... 6
4.1 0 Indirect Data Addressing ... 6
4.2 1 Real Time Clock/Counter Register (RTCC) ... 6
4.2.1 Using RTCC with External Clock ... 6
4.3 2 Program Counter ... 8
4.4 Stack ... 9
4.5 3 Status Word Register ... 11
4.5.1 Carry/Borrow and Digit Carry/Borrow Bits ... 12
4.5.2 Time Out and Power Down Status Bits (TO, PD) ... 12
4.5.3 Program Page Preselect (PIC16C56, PIC16C57 Only) ... 12
4.6 4 File Select Register (FSR) ... 12
5.0 I/O Registers (Ports) ... 13
5.1 5 (Port A) ... 13
5.2 6 (Port B) ... 13
5.3 7 (Port C) ... 13
5.4 I/O Interfacing ... 13
5.5 I/O Programming Considerations ... 14
5.5.1 Bidirectional I/O Ports ... 14
5.5.2 Successive Operations on I/O Ports ... 14
6.0 General Purpose Registers ... 15
7.0 Special Purpose Registers ... 15
7.1 W Working Register ... 15
7.2 TRISA I/O Control Register for Port A (5) ... 15
7.3 TRISB I/O Control Register for Port B (6) ... 15
7.4 TRISC I/O Control Register for Port C (7) ... 15
7.5 OPTION Prescaler/RTCC Option Register ... 15
8.0 Reset Condition ... 16
9.0 Prescaler ... 16
9.1 Switching Prescaler Assignment ... 16
10.0 Basic Instruction Set Summary ... 17
10.1 Instruction Description ... 19
11.0 Watchdog Timer (WDT) ... 23
11.1 WDT Period ... 23
11.2 WDT Programming Considerations ... 23
12.0 Oscillator Circuits ... 23
12.1 Oscillator Types ... 23
12.2 Crystal Oscillator ... 23
12.3 RC Oscillator ... 23
13.0 Oscillator Start-up Timer (OST) ... 25
13.1 Power On Reset (POR) ... 25
14.0 Power Down Mode (SLEEP) ... 27
14.1 Wake-Up ... 27
15.0 Configuration Fuses ... 27
15.1 Customer ID Code ... 27
15.2 Code Protection ... 28
15.2.1 Verifying a Code-Protected Part ... 28
16.0 Electrical Characteristics ... 29
16.1 Absolute Maximum Ratings ... 29
16.3 DC Characteristics: PIC16C5X-RC, XT, HS, LP (Com) ... 30
16.4 DC Characteristics: PIC16C5XI-RC, XT, HS, LP (Ind) ... 31
16.5 DC Characteristics: PIC16C5XE-RC, XT, HS, LP (Auto) ... 32
16.6 DC Characteristics: PIC16C5X-RC, XT, HS, LP (Com) and PIC16C5XI-RC, XT, HS, LP (Ind) ... 33
16.7 DC Characteristics: PIC16C5X-RC, XT, HS, LP (Auto) ... 34
16.8 AC Characteristics: PIC16C5X-RC, XT, HS, LP (Com) and PIC16C5XI-RC, XT, HS, LP (Ind) and (Auto) ... 35
16.9 Electrical Structure of Pins ... 36
17.0 Timing Diagrams ... 36
18.0 DC & AC Characteristics Graphs/Tables ... 37
19.0 Packaging Diagrams and Dimensions ... 45
19.1 18-Lead Plastic Dual In-Line (.300 mil) ... 45
19.2 28-Lead Plastic Dual In-Line (.600 mil) ... 46
19.3 28-Lead Dual In-Line Plastic (300 mil) ... 47
19.4 18-Lead Plastic Surface Mount ... 48
19.5 28-Lead Plastic Surface Mount ... 49
19.6 20-Lead Plastic Surface Mount ... 50
19.7 28-Lead Plastic Surface Mount (.209 mil) ... 51
19.8 Package Marking Information ... 52
20.0 Development Support ... 54
20.1 Development Tools ... 54
20.2 PICMASTER: High Performance Universal In-Circuit Emulator ... 54
20.3 PRO MASTER™: Universal Programmer ... 54
20.4 PICSTART™ Programmer ... 55
20.5 Assembler ... 55
20.6 Software Simulator ... 55
20.7 Development Systems ... 55
21.0 EPROM Programming ... 56
21.1 Prototype Programmers ... 56
21.2 Production Quality Programmers ... 56
21.3 Gang Programmers ... 56
21.4 Factory Programming ... 56
Connecting to Microchip BBS ... 57
Index ... 59
Sales and Support ... 60

Table of Figures

2.1.1 PIC16C5X Series Block Diagram ... 4
2.2.1 Clock/Instruction Cycle ... 5
4.1.1 RTCC Block Diagram (Simplified) ... 6
4.2.1 PIC16C5X Data Memory Map ... 7
4.2.2A RTCC Timing, INT Clock/No Prescale ... 8
4.2.2B RTCC Timing: INT Clock/Prescale 1:2 ... 8
4.2.3 RTCC Timing with External Clock ... 9
4.3.1 Program Memory Organization ... 10
4.5.1 Status Word Register 3 ... 11
5.4.1 Equivalent Circuit for a Single I/O Pin ... 13
5.5.2.1 I/O Port Read/Write Timing ... 14
7.5.1 OPTION Register ... 15
9.0.1 Block Diagram RTCC/WDT Prescaler ... 17
12.2.1 Crystal Operation (or Ceramic Resonator) ... 24
12.2.2 External Clock Input Operation ... 24
12.3.1 RC Oscillator (RC type only) ... 24
13.1.1 External Power on Reset Circuit ... 24
13.1.2 Brown Out Protection Circuit ... 25
13.1.3 Brown Out Protection Circuit ... 25
13.1.4 Simplified Power on Reset Block Diagram ... 26
13.1.5 Using External Reset Input ... 26
13.1.6 Using On-Chip POR (Fast VDD Rise Time) ... 26
13.1.7 Using On-Chip POR (Slow VDD Rise Time) ... 27
16.9.1 Electrical Structure of I/O Pins (RA, RB, RC) ... 36
16.9.2 Electrical Structure of MCLR and RTCC Pins ... 36
17.0.1 RTCC Timing ... 36
17.0.2 Oscillator Start-up Timing (PIC16CXRC) ... 36
17.0.3 Input/Output Timing for I/O Ports (PIC16C5XRC) ... 36
18.0.1 Typical RC Oscillator Frequency vs. Temperature ... 37
18.0.2 Typical RC Oscillator Frequency vs VDD ... 37
18.0.3 Typical RC Oscillator Frequency vs VDD ... 37
18.0.4 Typical RC Oscillator Frequency vs VDD ... 38
18.0.5 Typical IPD vs VDD (Watchdog Disabled 25°C) ... 38
18.0.6 Typical IPD vs VDD (Watchdog Enabled 25°C) ... 38
18.0.7 Maximum IPD vs VDD (Watchdog Disabled) ... 39
18.0.8 Maximum IPD vs VDD (Watchdog Enabled) ... 39
18.0.9 VTH (Input Threshold Voltage) of I/O Pins vs VDD ... 39
18.0.10 VIH, VIL for MCLR, RTCC and OSC1 (in RC Mode) vs VDD ... 40
18.0.11 VTH (Input Threshold Voltage) of OSC1 Input (in XT, HS, and LP Modes) vs VDD ... 40
18.0.12 Typical IDD vs Freq (Ext Clock, 25°C) ... 41
18.0.13 Maximum IDD vs Freq (Ext Clock, -40° to +85°C) ... 41
18.0.14 Maximum IDD vs Freq (Ext Clock, -55° to +125°C) ... 42
18.0.15 WDT Timer Time-out Period vs VDD ... 42
18.0.16 Transconductance (gm) of HS Oscillator vs VDD ... 42
18.0.17 Transconductance (gm) of LP Oscillator vs VDD ... 43
18.0.18 Transconductance (gm) of XT Oscillator vs VDD ... 43
18.0.19 IOH vs VOH, VDD = 3V ... 43
18.0.20 IOH vs VOH, VDD = 5V ... 43
18.0.21 IOL vs VOL, VDD = 3V ... 44
18.0.22 IOL vs VOL, VDD = 5V ... 44
20.2 PICMASTER System Configuration ... 54

Table of Tables

1.0.1 Overview of PIC16C5X Devices ... 3
2.1.1 Pin Functions ... 4
4.0.1 Program Counter Stack Width ... 8
4.5.2.1 Events Affecting PD/TO Status Bits ... 12
4.5.2.2 PD/TO Status After Reset ... 12
10.0.1 Instruction Set Summary ... 18
12.2.1 Capacitor Selection for Ceramic Resonators ... 24
12.2.2 Capacitor Selection for Crystal Oscillator ... 24
16.9 Pin Descriptions ... 29
18.0.1 RC Oscillator Frequencies ... 38
18.0.2 Input Capacitance for PIC16C54/56 ... 44
18.0.3 Input Capacitance for PIC16C55/57 ... 44
21.2.1 List of Third Party Programmers ... 56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น

1.0 GENERAL DESCRIPTION

The PIC16C5X from Microchip Technology is a family low cost, high performance, 8-bit, fully static, EPROM based CMOS microcontrollers. It employs a RISC-like architecture with only 33 single word/single cycle instructions to learn. All instructions are single cycle (200ns) except for program branches which take two cycles. The PIC16C5X delivers performance an order of magnitude higher than its competitors in similar price category. The 12-bit wide instructions are highly symmetrical resulting in 2:1 code compression over other 8-bit microcontrollers in its class. The easy to use and easy to remember instruction set reduces development time significantly.

The PIC16C5X products are equipped with special microcontroller like features that reduce system cost and power requirements. The power on reset and oscillator start up timer eliminate the need for external reset circuitry. There are four oscillator configurations to choose from, including power saving LP (Low Power) oscillator and cost saving RC oscillator. Power saving SLEEP mode, watchdog timer and code protection features improves system cost, power and reliability.

The UV-erasable cerdip-packaged versions are ideal for code development while the cost-effective One Time Programmable (OTP) versions are suitable for production in any volume. The customer can take full advantage of Microchip's price leadership in OTP microcontroller while benefiting from the OTP flexibility.

The PIC16C5X products are supported by an assembler, a software simulator, an in-circuit emulator and a production quality programmer. All the tools are supported by IBM PC and compatible machines.

1.1 Applications

The PIC16C5X series fits perfectly in applications ranging from high speed automotive and appliance motor control to low-power remote transmitters/receivers, pointing devices, and telecom processors. The EPROM technology makes customization of application programs (transmitter codes, motor speeds, receiver frequencies, etc.) extremely fast and convenient. The small footprint packages for through hole or surface mounting make this microcontroller series perfect for all applications with space limitations. Low cost, low power, high performance, ease of use, and I/O flexibility make the PIC16C5X series very versatile even in areas where no microcontroller use has been considered before (e.g. timer functions, replacement of "glue" logic in larger systems, co-processor applications).

TABLE 1.0.1 - OVERVIEW OF PIC16C5X DEVICES

Part #	EPROM	RAM*	I/O	Package Options
PIC16C54	512 x 12	32 x 8	12	18L windowed CERDIP, 18L PDIP, 18L SOIC (300 mil), 20L SSOP
PIC16C55	512 x 12	32 x 8	20	28L windowed CERDIP, 28L PDIP (600 mil), 28L PDIP (300 mil), 28L SOIC (300 mil), 28L SSOP
PIC16C56	1K x 12	32 x 8	12	18L windowed CERDIP, 18L PDIP, 18L SOIC (300 mil), 20L SSOP
PIC16C57	2K x 12	80 x 8	20	28L windowed CERDIP, 28L PDIP (600 mil), 28L PDIP (300 mil), 28L SOIC (300 mil), 28L SSOP

* Including special function registers.

2.0 ARCHITECTURAL DESCRIPTION

2.1 Harvard Architecture

The PIC16C5X single-chip microcomputers are low-power, high-speed, full static CMOS devices containing EPROM, RAM, I/O, and a central processing unit on a single chip.

The architecture is based on a register file concept with separate bus and memories for data and instructions (Harvard architecture). The data bus and memory (RAM) are 8-bits wide while the program bus and program memory (EPROM) have a width of 12-bits. This concept allows a simple yet powerful instruction set designed to emphasize bit, byte and register operations under high speed with overlapping instruction fetch and execution cycles. That means that, while one instruction is executed, the following instruction is already being read from the program memory. A block diagram of the PIC16C5X series is given in Figure 2.1.1.

2.2 Clocking Scheme/Instruction Cycle

The clock input (from pin OSC1) is internally divided by four to generate four non overlapping quadrature clocks namely Q1, Q2, Q3 and Q4. Internally, PC is incremented every Q1, instruction is fetched from program memory and latched into instruction register in Q4. It is decoded and executed during the following Q1 through Q4. The clocks and instruction execution flow is shown in Figure 2.2.1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงลิขสิทธิ์ของมหาวิทยาลัยเกษตรศาสตร์ทุกครั้งที่มีการนำไปใช้

FIGURE 2.1.1 - PIC16C5X SERIES BLOCK DIAGRAM

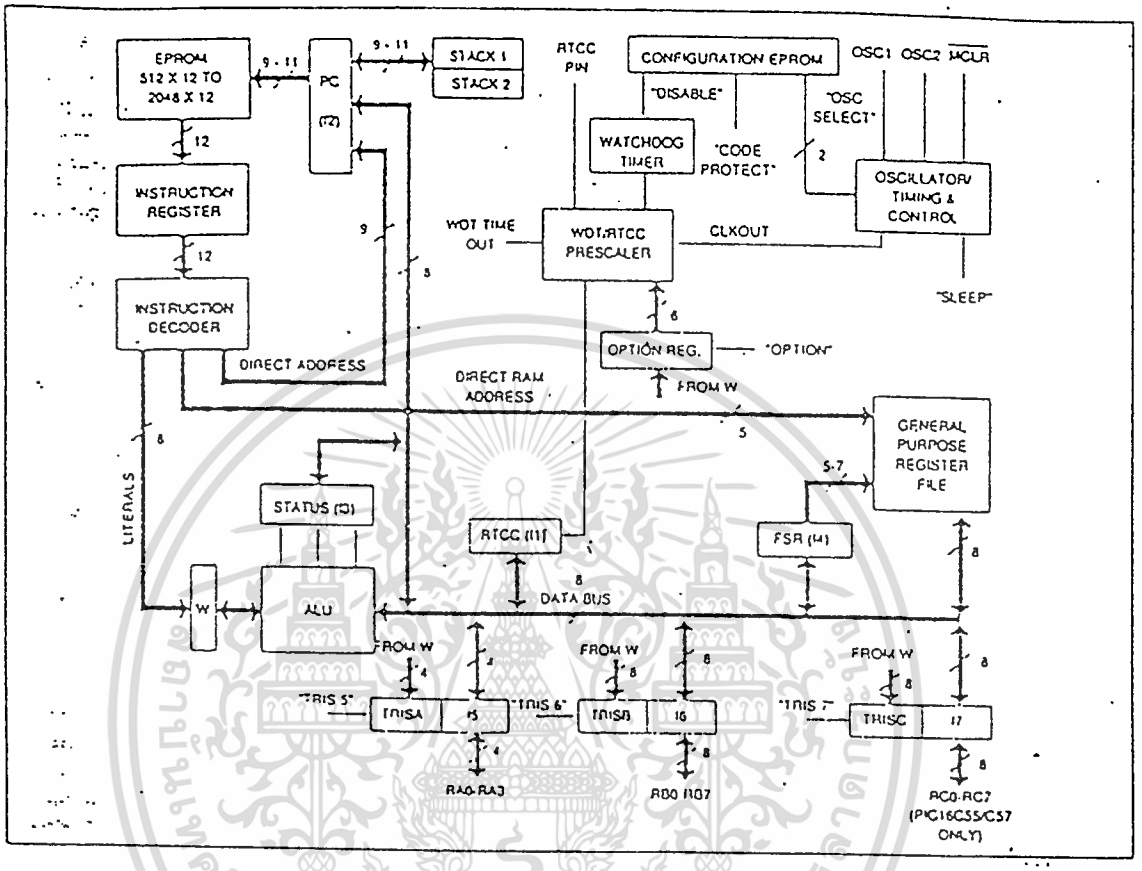


TABLE 2.1.1 - PIN FUNCTIONS

Name	Function
RA0 - RA3	I/O PORT A
RB0 - RB7	I/O PORT B
RC0 - RC7	I/O PORT C (C55/57 only)
RTCC	Real Time Clock/Counter
MCLR	Master Clear
OSC1	Oscillator (input)
OSC2/CLKOUT	Oscillator (output)
VDD	Power supply
VSS	Ground
N/C	No (internal) Connection

2.3 Data Register File

The 8-bit data bus connects two basic functional elements together: the Register File composed of up to 80 addressable 8-bit registers including the I/O Ports, and an 8-bit wide Arithmetic Logic Unit. The 32 bytes of RAM are directly addressable while a "banking" scheme, with banks of 16 bytes each, is employed to address larger data memories (Figure 4.2.1). Data can be addressed direct, or indirect using the file select register (f4). Immediate data addressing is supported by special "literal" instructions which load data from program memory into the W register.

The register file is divided into two functional groups: operational registers and general purpose registers. The operational registers include the Real Time Clock Counter (RTCC) register, the Program Counter (PC), the Status Register, the I/O registers (PORTs), and the File Select Register. The general purpose registers are used for data and control information under command of the instructions.

In addition, special purpose registers are used to control the I/O port configuration, and the prescaler options.

2.4 Arithmetic/Logic Unit (ALU)

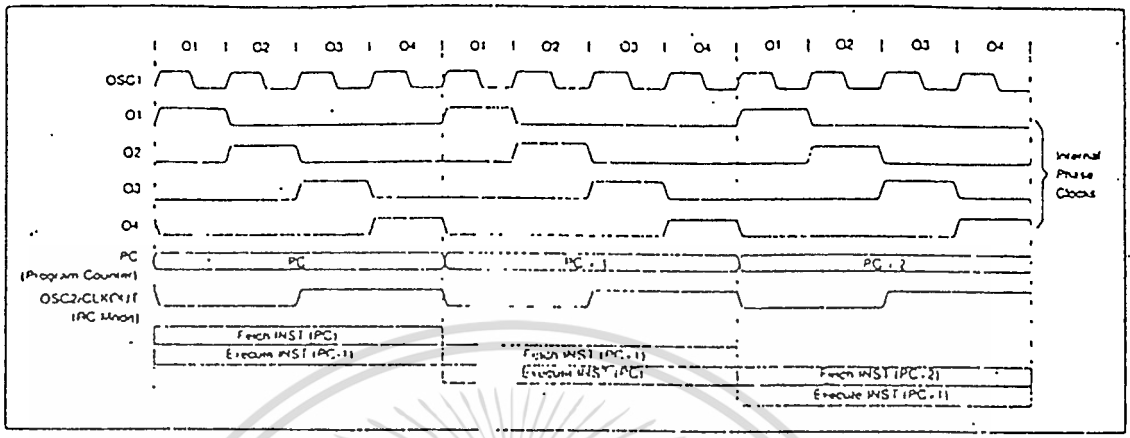
The 8-bit wide ALU contains one temporary working register (W Register). It performs arithmetic and Boolean functions between data held in the W Register and any file register. It also does single operand operations on either the W register or any file register.

2.5 Program Memory

Up to 512 words of 12-bit wide on-chip program memory (EPROM) can be directly addressed. Larger program memories can be addressed by selecting one of up to four available pages with 512 words each (Figure 4.3.1). Sequencing of microinstructions is controlled via the Program Counter (PC) which automatically increments

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 2.2.1 - CLOCKS/INSTRUCTION CYCLE



to execute in-line programs. Program control operations, supporting direct, indirect, relative addressing modes, can be performed by Bit Test and Skip instructions, Call instructions, Jump instructions or by loading computed addresses into the PC. In addition, an on-chip two-level stack is employed to provide easy to use, subroutine nesting.

3.0 PIC16C5X SERIES OVERVIEW

A wide variety of EPROM and RAM sizes, number of I/O pins, oscillator types, frequency ranges, and packaging options is available. Depending on application and production requirements the proper device option can be selected using the information and tables in this section. When placing orders, please use the "PIC16C5X Product Identification System" on the back page of this data sheet to specify the correct part number.

3.1 UV Erasable Devices

Four different device versions, as listed in Table 1.1, are available to accommodate the different EPROM, RAM, and I/O configurations. These devices are ideal for prototype development and pilot series. The desired oscillator configuration is EPROM programmable as "RC", "XT", "HS" or "LP". An erased device is configured as "RC" type by default. Depending on the selected oscillator type and frequency, the operating supply voltage must be within the same range as a OTP/OTP part would be specified for.

3.2 One-Time-Programmable (OTP) Devices

The availability of OTP devices is especially useful for customers expecting frequent code changes and updates. OTP devices have the oscillator type pre-configured by the factory, and they are tested only for this special configuration (including voltage and frequency ranges, current consumption).

The program EPROM is erased, allowing the user to write the application code into it. In addition, the watchdog timer can be disabled, and/or the code protection logic can be activated by programming special EPROM fuses. The sixteen special EPROM bits for ID code storage are also user programmable.

3.3 Quick-Turnaround-Production (QTP) Devices

Microchip offers a QTP Programming Service for factory production orders. This service is made available for users who chose not to program a medium to high quantity of units and whose code patterns have stabilized. The devices are identical to the OTP devices but with all EPROM locations and fuse options already programmed by the factory. Certain code and prototype verification procedures do apply before production shipments are available. Please contact your Microchip Technology sales office for more details.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.0 OPERATIONAL REGISTER FILES

4.1 f0 Indirect Data Addressing

This is not a physically implemented register. Addressing f0 calls for the contents of the File Select Register to be used to select a file register. f0 is useful as an indirect address pointer. For example, in the instruction ADDWF f0, W will add the contents of the register pointed to by the FSR (f4) to the content of the W Register and place the result in W.

If f0 itself is read through indirect addressing (i.e. FSR = 0h), then 00h is read. If f0 is written to via indirect addressing, the result will be a NOP.

4.2 f1 Real Time Clock/Counter Register (RTCC)

This register can be loaded and read by the program as any other register. In addition, its contents can be incremented by an external signal edge applied to the RTCC pin, or by the internal instruction cycle clock (CLKOUT=fosc/4). Figure 4.1.1 is a simplified block diagram of RTCC.

An 8-bit prescaler can be assigned to the RTCC by writing the proper values to the PSA bit and the PS bits in the OPTION register. OPTION register is a special register (not mapped in data memory) addressable using the 'OPTION' instruction. See section 7.5 for details. If the prescaler is assigned to the RTCC, instructions writing to f1 (e.g. CLRF 1, or BSF1,5, ...etc.) clear the prescaler.

The bit "RTS" (RTCC signal Source) in the OPTION register determines, if f1 is incremented internally or externally.

RTS=1: The clock source for the RTCC or the prescaler, if assigned to it, is the signal on the RTCC pin. Bit 4 of the OPTION register (RTE) determines, if an increment occurs on the falling (RTE=1) or rising (RTE=0) edge of the signal presented to the RTCC pin.

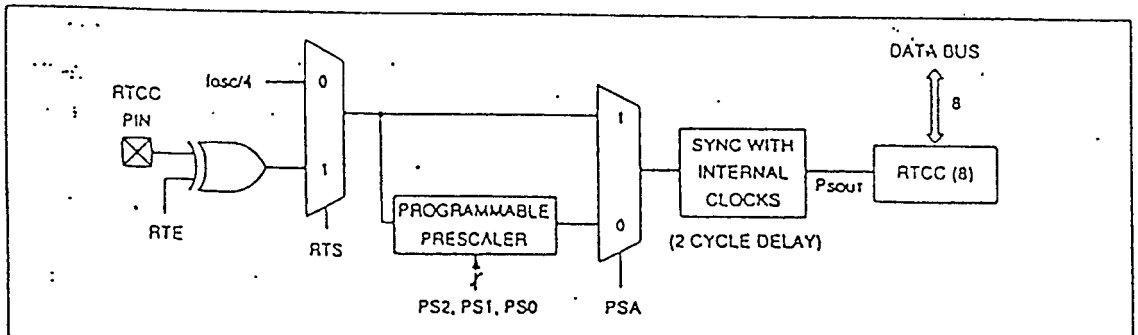
RTS=0: The RTCC register or its prescaler, respectively, will be incremented with the internal instruction clock (= Fosc/4). The "RTE" bit in the OPTION register and the RTCC pin are "don't care" in this case. However, the RTCC pin must be tied to VDD or VSS, whatever is convenient, to prevent unintended entering of test modes and to reduce the current consumption in low power applications.

As long as clocks are applied to the RTCC (from internal or external source, with or without prescaler), f1 keeps incrementing and just rolls over when the value "FFh" is reached. All increment pulses for f1 are delayed by two instruction cycles. After writing to f1, for example, no increment takes place for the following two instruction cycles. This is independent if internal or external clock source is selected. If a prescaler is assigned to the RTCC, the output of the prescaler will be delayed by two cycles before f1 is incremented. This is true for instructions that either write to or read-modify-write RTCC (e.g. MOVF f1, CLRF f1). For applications where RTCC needs to be tested for zero without affecting its count, use of MOVF f1, W instruction is recommended. Timing diagrams in Figure 4.2.2 show RTCC read, write and increment timing.

4.2.1 USING RTCC WITH EXTERNAL CLOCK

When external clock input is used for RTCC, it is synchronized with the internal phase clocks. Therefore, the external clock input must meet certain requirements. Also there is some delay from the occurance of the external clock edge to the actual incrementing of RTCC. Referring to Figure 4.1.1, the synchronization is done after the prescaler. The output of the prescaler is sampled twice in every instruction cycle to detect rising

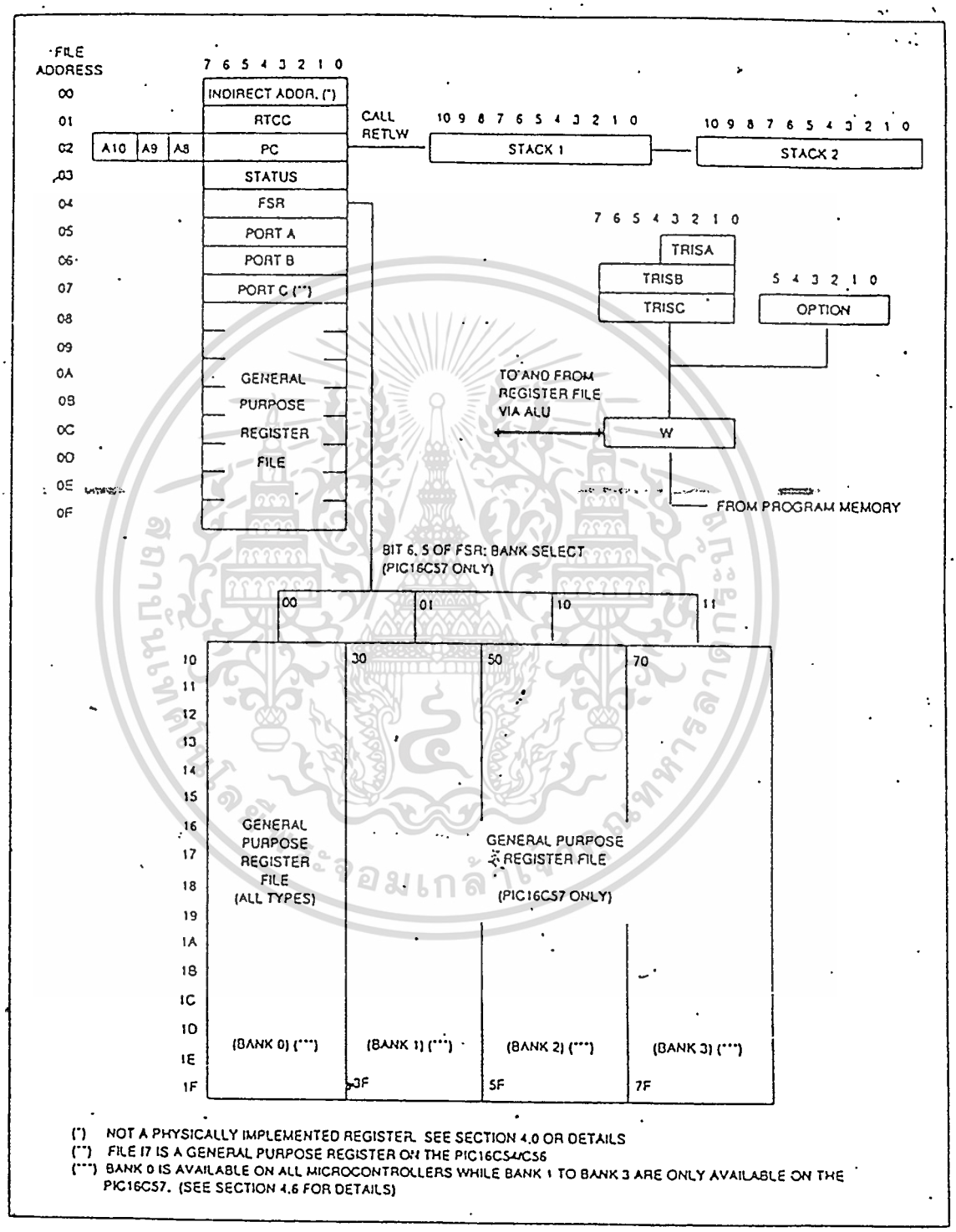
FIGURE 4.1.1 - RTCC BLOCK DIAGRAM (SIMPLIFIED)



Notes: 1. Bits, RTE, RTS, PS2, PS1, PS0 are located in option register.
2. The prescaler is shared with Watchdog Timer (see Figure 9.0.1).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 4.2.1 - PIC16C5X DATA MEMORY MAP



(*) NOT A PHYSICALLY IMPLEMENTED REGISTER. SEE SECTION 4.0 OR DETAILS
(**) FILE I7 IS A GENERAL PURPOSE REGISTER ON THE PIC16CS4/CS6
(***) BANK 0 IS AVAILABLE ON ALL MICROCONTROLLERS WHILE BANK 1 TO BANK 3 ARE ONLY AVAILABLE ON THE PIC16C57. (SEE SECTION 4.6 FOR DETAILS)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

or falling edges. Therefore, it is necessary for PSOUT to be high for at least 2 tosc and low for at least 2 tosc where tosc = oscillator time period.

When no prescaler is used, PSOUT (Prescaler output, see Figure 4.1.1) is the same as RTCC clock input and therefore the requirements are:

TRTH = RTCC high time ≥ 2tosc + 20 ns

TRTL = RTCC low time ≥ 2tosc + 20 ns

When prescaler is used, the RTCC input is divided by the asynchronous ripple counter-type prescaler and so the prescaler output is symmetrical.

Then: PSOUT high time = PSOUT low time = N • TRT/2 where TRT = RTCC input period and N = prescale value (2, 4, ... 256). The requirement is, therefore N • TRT/2 ≥ 2 tosc + 20 ns, or $T_{RT} \geq \frac{4\ tosc + 40\ ns}{N}$

The user will notice that no requirement on RTCC high time or low time is specified. However, if the high time or low time on RTCC is too small then the pulse may not be detected, hence a minimum high or low time of 10 ns is required. In summary, the RTCC input requirements are:

TRT = RTCC period ≥ (4 tosc + 40 ns)/N

TRTH = RTCC high time ≥ 10 ns

TRTL = RTCC low time ≥ 10 ns

Delay from external clock edge: Since the prescaler output is synchronized with the internal clocks, there is a small delay from the time the external clock edge occurs to the time the RTCC is actually incremented. Referring to Figure 4.2.3, the reader can see that this delay is between 3 tosc and 7 tosc. Thus, for example, measuring the interval between two edges (e.g. period) will be accurate within ±4 tosc (±200 ns @ 20 MHz).

4.3 f2 Program Counter

The program counter generates the addresses for up to 2048 x 12 on-chip EPROM cells containing the program instruction words (Figure 4.3.1).

Depending on the device type, the program counter and its associated two-level hardware stack is 9 - 11-bits wide.

TABLE 4.3.1 - PROGRAM COUNTER,STACK WIDTH

Part #	PC width	Stack width
PIC16C54/PIC16C55	9 bit	9 bit
PIC16C56	10 bit	10 bit
PIC16C57	11 bit	11 bit

The program counter is set to all "1"s upon a RESET condition. During program execution it is auto incremented with each instruction unless the result of that instruction changes the PC itself:

a) "GOTO" instructions allow the direct loading of the lower 9 program counter bits (PC <8:0>). In case of PIC16C56/PIC16C57, the upper two bits of PC (PC<10:9>) are loaded with page select bits PA1,

FIGURE 4.2.2A - RTCC TIMING: INT CLOCK/NO PRESCALE

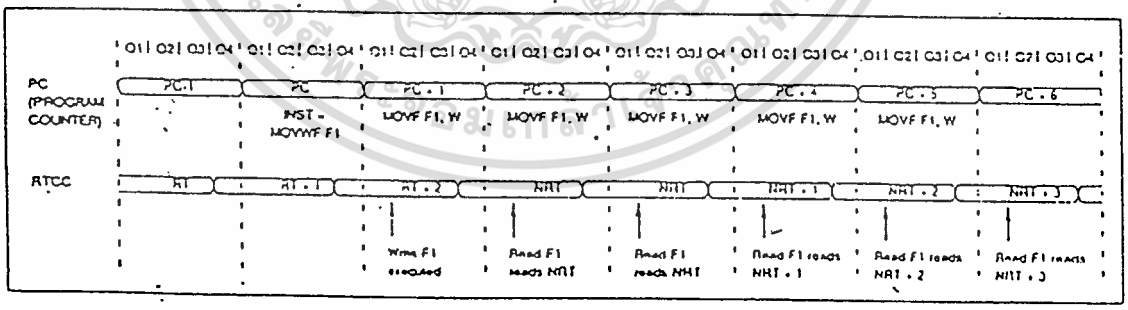
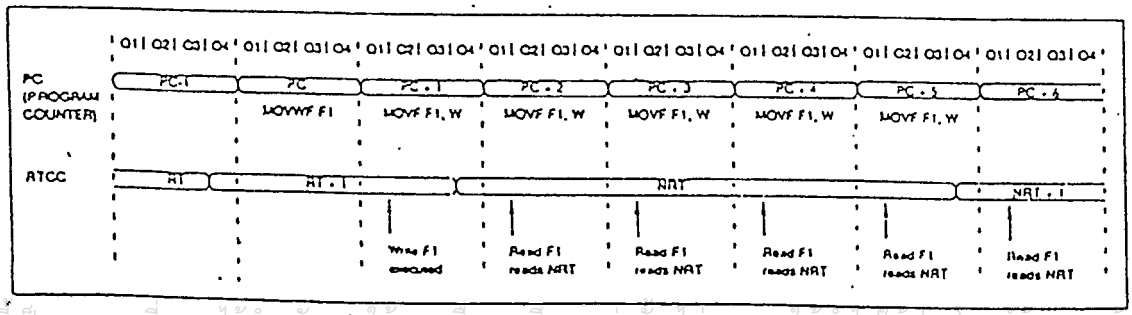


FIGURE 4.2.2B - RTCC TIMING: INT CLOCK/PRESCALE 1:2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

PA0 (bits 6,5 status register). Thus GOTO allows jump to any location on any page.

b) "CALL" instructions load the lower 8-bit of the PC directly while the ninth bit is cleared to "0". The PC value, incremented by one, will be pushed into the stack. In case of PIC16C56, PIC16C57, the upper two bits of PC (PC<10:9>) are loaded with Page Select bits PA1, PA0 (bits 6,5 status register).

c) "RETLW" instructions load the program counter with the top of stack contents.

d) If PC is the destination in any instruction (e.g. MOVWF 2, ADDWF 2, or BSF 2,5) then the computed 8-bit result will be loaded into the low 8-bits of program counter. The ninth bit of PC will be cleared. In case of PIC16C56/PIC16C57, PC<10:9> will be loaded with Page Select bits PA1, PA0 (bits 6,5 in status register).

It should be noted that because bit 8 (ninth bit) of PC is cleared in CALL instruction or any instruction which writes to the PC (e.g. MOVWF 2), all subroutine calls or computed jumps are limited to the first 255 locations of any program memory page (512 words long).

MORE ON PROGRAM MEMORY PAGE SELECT (PIC16C56/PIC16C57 ONLY):

Incrementing the program counter when it is pointing to the last address of a selected memory page is also possible and will cause the program to continue in the next higher page. However, the page pre-select bits in f3 will not be changed, and the next "GOTO", "CALL", "ADDWF 2", "MOVWF 2" instruction will return to the previous page, unless the page pre-select bits have been updated under program control. For example, a "NOP" at location "1FF" (page 0) increments the PC to "200" (page 1). A "GOTO xxx" at "200" will return the program to address "xxx" on page "0" (assuming that the page preselect bits in file register f3 are "0").

Upon a RESET condition, page 0 is pre-selected while the program counter addresses the last location in the last page. Thus, a "GOTO" instruction at this location will automatically cause the program to continue in page 0.

4.4 Stack

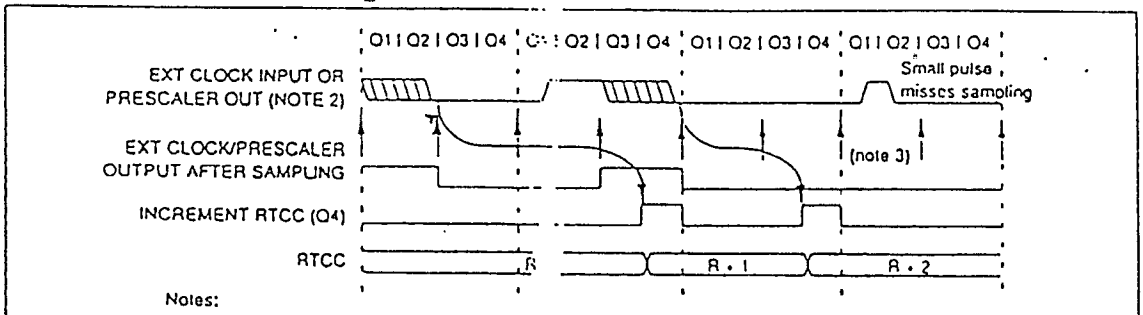
The PIC16C5X series employs a two level hardware push/pop stack (Figure 4.3.1).

CALL instructions push the current program counter value, incremented by "1", into stack level 1. Stack level 1 is automatically pushed to level 2. If more than 2 subsequent "CALL"s are executed, only the most recent two return addresses are stored.

For the PIC16C56 and PIC16C57, the page preselect bits of f3 will be loaded into the most significant bits of the program counter. The ninth bit is always cleared to "0" upon a CALL instruction. This means that subroutine entry addresses have to be located always within the lower half of a memory page (addresses 000-0FF, 200-2FF, 400-4FF, 600-6FF). However, as the stack has always the same width as the PC, subroutines can be called from anywhere in the program.

RETLW instructions load the contents of stack level 1 into the program counter while stack level 2 gets copied into level 1. If more than 2 subsequent "RETLW"s are executed, the stack will be filled with the address previously stored in level 2. For the PIC16C56 and PIC16C57, the return will be always to the page from where the subroutine was called, regardless of the current setting of the page pre-select bits in file register f3. Note that the W register will be loaded with the literal value specified in the RETLW instruction. This is particularly useful for the implementation of "data" tables within the program memory.

FIGURE 4.2.3 - RTCC TIMING WITH EXTERNAL CLOCK

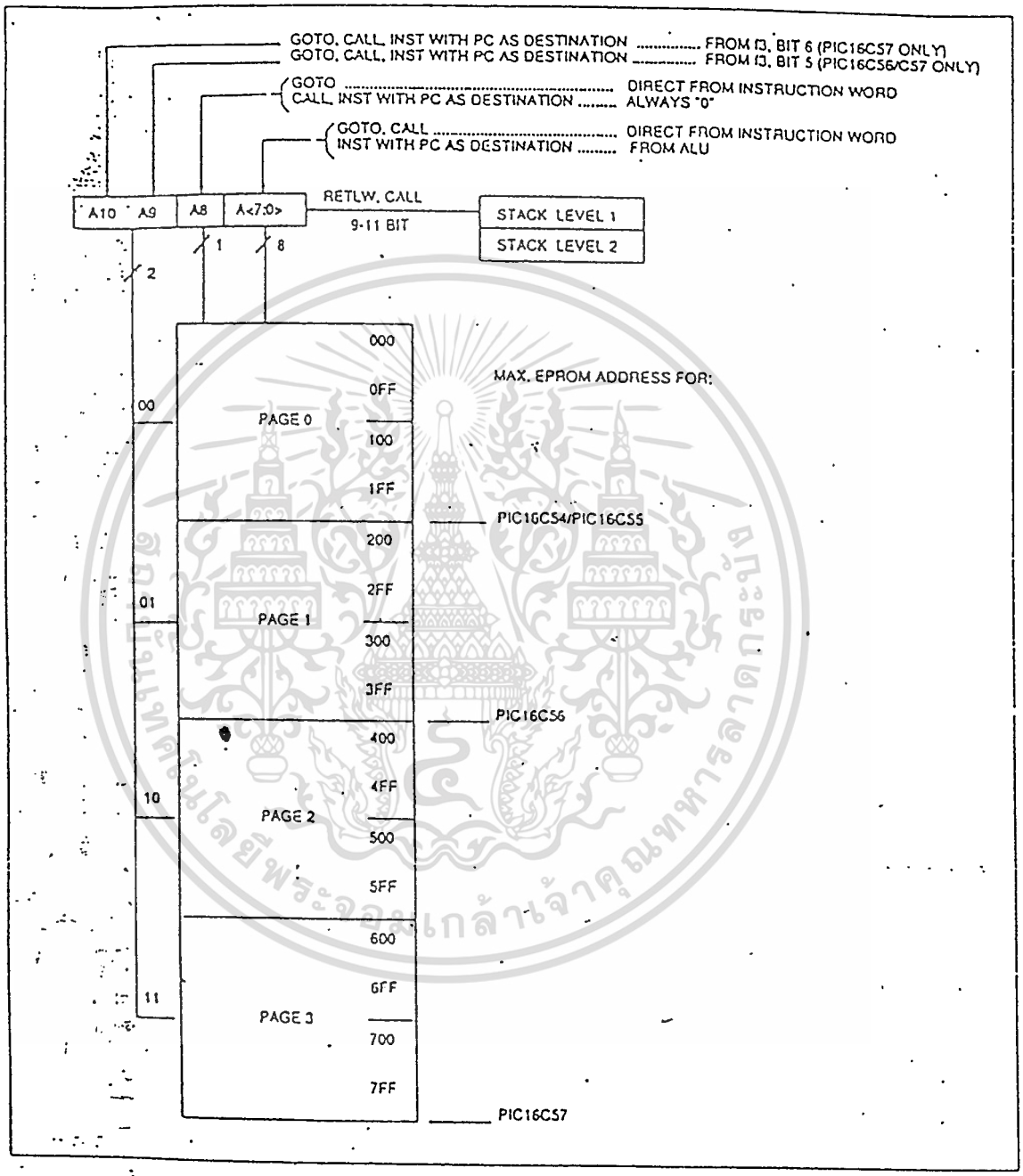


Notes:

1. Delay from clock input change to RTCC increment is 3 tosc to 7 tosc. (Duration of Q = tosc). Therefore, the error in measuring the interval between two edges on RTCC input = ±4 tosc max.
2. External clock if no prescaler selected. Prescaler output otherwise.
3. The arrows indicate the points in time where sampling occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 4.3.1 - PROGRAM MEMORY ORGANIZATION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 f3 Status Word Register

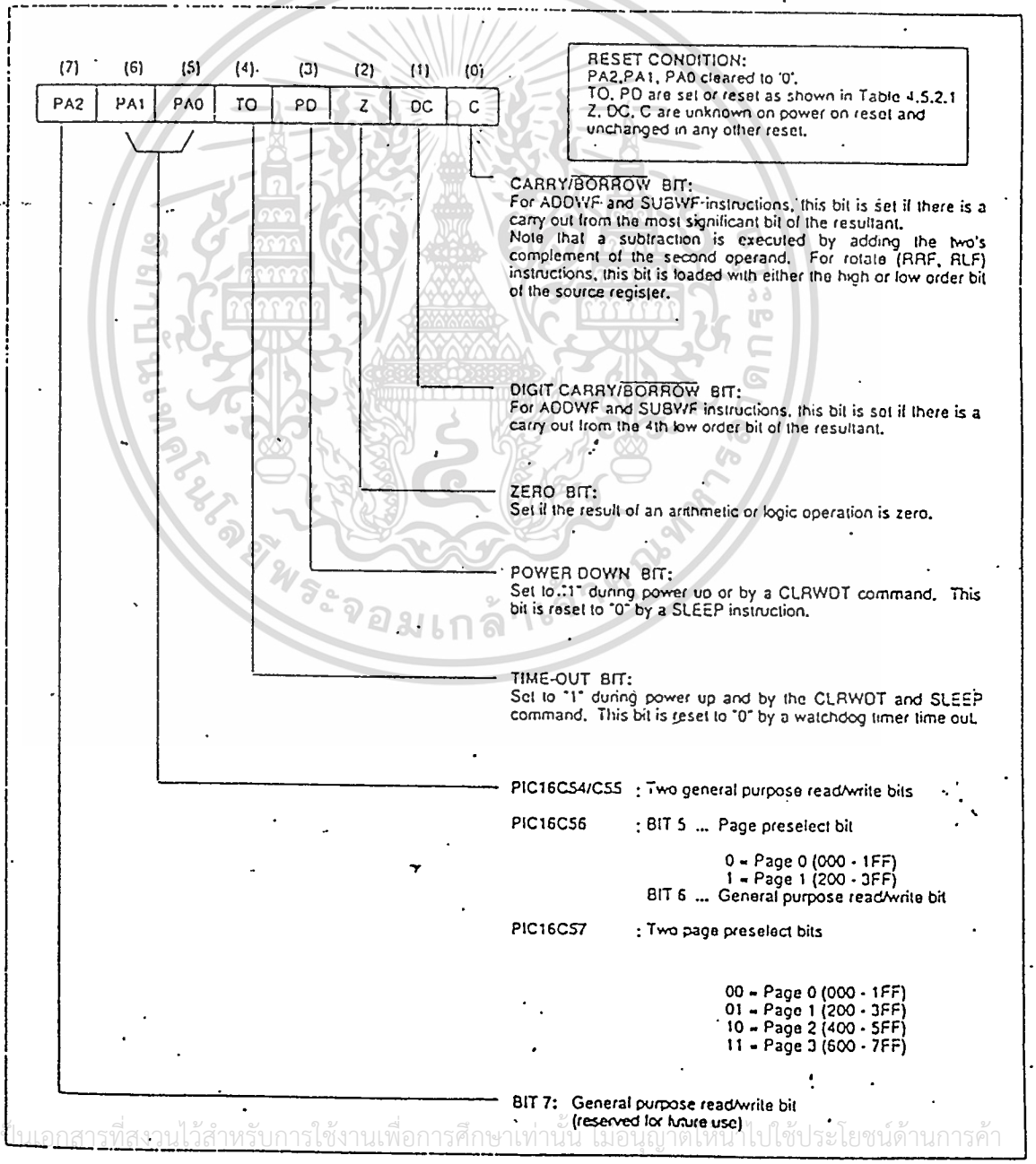
This register contains the arithmetic status of the ALU, the RESET status, and the page preselect bits for larger program memories than 512 words (PIC16C56, PIC16C57).

The status register (f3) can be destination for any instruction like any other register. However, the status bits are set after the following write. Furthermore, TO and PD bits are not writable. Therefore, the result of an instruction with status register as destination may be different than intended. For example, CLRF f3 will clear all bits except for TO and PD and then set the Z bit and leave status register as 000UU100 (where U = unchanged).

It is recommended, therefore, that only BCF, BSF and MOVWF instructions are used to alter the status registers because these instructions do not affect any status bit.

For other instructions, affecting any status bits, see section "Instruction Set Summary" (Table 10.0.1).

FIGURE 4.5.1 - STATUS WORD REGISTER f3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.1 CARRY/BORROW AND DIGIT CARRY/ BORROW BITS:

The Carry bit (C) is a carry out in addition operation (ADDWF) and a borrow out in subtract operation (SUBWF).

It is also affected by RRF and RLF instructions. The following examples explain carry/borrow bit operation:

```
;SUBWF Example #1
clrf  0x20     ;f(20h)=0
movlw 1        ;wreg=1
subwf 0x20     ;f(20h)=f(20h)-wreg=0-1=FFh
               ;Carry=0: Result is negative

;SUBWF Example #2
movlw 0xFF     ;
movwf 0x20     ;f(20h)=FFh
clrw           ;wreg=0
subwf 0x20     ;f(20h)=f(20h)-wreg=FFh-0=FFh
               ;Carry=1:Result is positive
```

The digit carry operates in the same way as the carry bit, i.e. it is a borrow in subtract operation.

4.5.2 TIME OUT AND POWER DOWN STATUS BITS (TO, PD)

The "TO" and "PD" bits in the status register (3 can be tested to determine if a RESET condition has been caused by a watchdog timer time-out, a power-up condition, or a wake-up from SLEEP by the watchdog timer or MCLR pin.

These status bits are only affected by events listed in Table 4.5.2.1.

TABLE 4.5.2.1 - EVENTS AFFECTING PD/ TO STATUS BITS

Event	TO	PD	Remarks
Power-up	1	1	
WDT Timeout	0	X	No effect on PD
SLEEP Instruction	1	0	
CLRWDT instruction	1	1	

Note: A WDT timeout will occur regardless of the status of the TO bit. A SLEEP instruction will be executed, regardless of the status of the PD bit. Table 4.5.2.2 reflects the status of PD and TO after the corresponding event.

TABLE 4.5.2.2 - PD/TO STATUS AFTER RESET

TO	PD	RESET was caused by
0	0	WDT wake-up from SLEEP
0	1	WDT time-out (not during SLEEP)
1	0	MCLR wake-up from SLEEP
1	1	Power-up
X	X	= Low pulse on MCLR input

Note: The PD and TO bit maintain their status (X) until an event of Table 4.5.2.1 occurs. A low-pulse on the MCLR input does not change the PD and TO status bits.

4.5.3 PROGRAM PAGE PRESELECT (PIC16C56, PIC16C57 ONLY)

Bits 5-6 of the STATUS register are defined as PAGE address bits PA0<1:0>, and are used to preselect a program memory page. When executing a GOTO, CALL, or an instruction with PC (f2) as destination (e.g. MOVWF 2), PA<1:0> are loaded into bit A<10:9> of the program counter, selecting one of the available program memory pages. The direct address specified in the instruction is only valid within this particular memory page.

RETLW instructions do not change the page preselect bits.

Upon a RESET condition, PA<2:0> are cleared to "0"s.

4.6 f4 File Select Register (FSR)

PIC16C54/C55/C56

Bits 0-4 select one of the 32 available file registers in the indirect addressing mode (that is, calling for file f0 in any of the file oriented instructions).

Bits 5-7 of the FSR are read-only and are always read as "one"s.

If no indirect addressing is used, the FSR can be used as a 5-bit wide general purpose register.

PIC16C57 ONLY

Bit 5 and 6 of the FSR select the current data memory bank (Figure 4.2.1).

The lower 16 bytes of each bank are physically identical and are always selected when bit 4 of the FSR (in case of indirect addressing) is "0", or bit 4 of the direct file register address of the currently executing instruction is "0" (e.g. MOVWF 08).

Only if bit 4 in the above mentioned cases is "1", bits 5 and 6 of the FSR select one of the four available register banks with 16 bytes each.

Bit 7 is read-only and is always read as "one."

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.0 I/O REGISTERS (PORTS)

The I/O registers can be written and read under program control like any other register of the register file. However, "read" instructions (e.g. MOVF 6,W) always read the I/O pins, regardless if a pin is defined as "input" or "output." Upon a RESET condition, all I/O ports are defined as "input" (= high impedance mode) as the I/O control registers (TRISA, TRISB, TRISC) are all set to "ones."

The execution of a "TRIS f" instruction with corresponding "zeros" in the W-register is necessary to define any of the I/O pins as output.

5.1 f5 (Port A)

4-bit I/O register. Low order 4 bits only are used (RA0 - RA3). Bit 4 - 7 are unimplemented and read as "zeros."

5.2 f6 (Port B)

8-bit I/O register.

5.3 f7 (Port C)

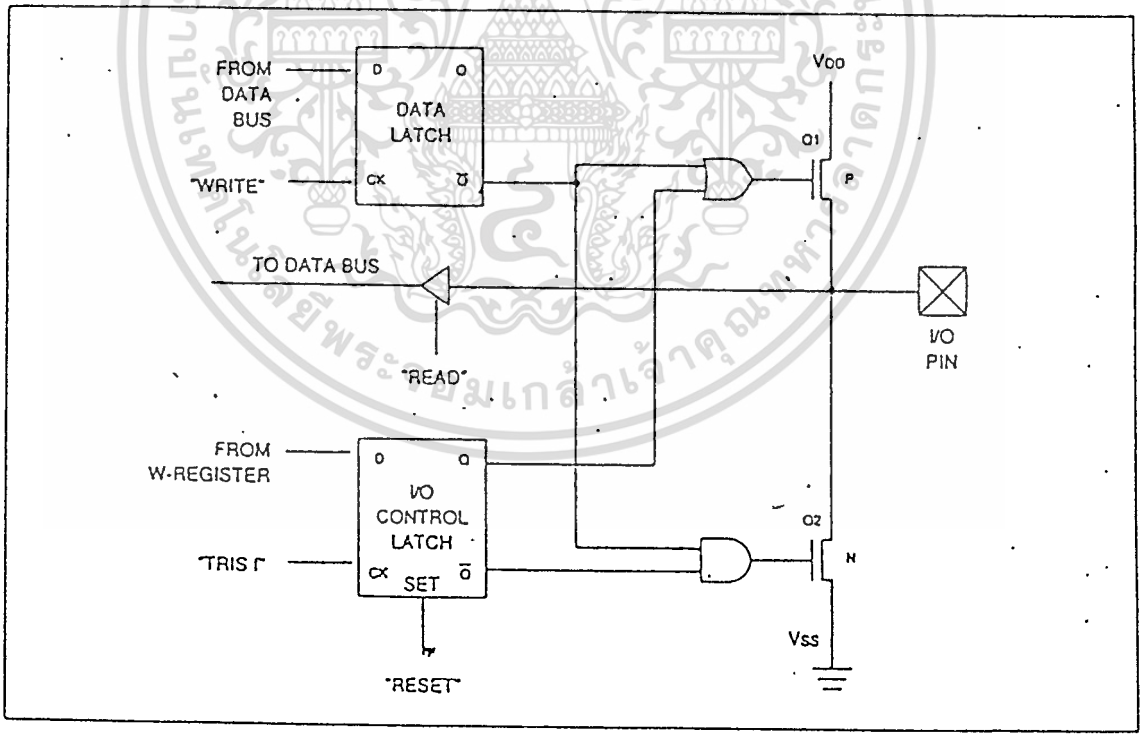
PIC16C55/C57: 8-bit I/O register.

PIC16C54/C56: General purpose register.

5.4 I/O Interfacing

The equivalent circuit for an I/O port bit is shown in Figure 5.4.1. All ports may be used for both input and output operations. For input operations these ports are non-latching. Any input must be present until read by an input instruction (e.g. MOVF 6, W). The outputs are latched and remain unchanged until the output latch is rewritten. To use a port pin as output, the corresponding direction control bit (in TRISA, TRISB, TRISC) must be set to zero. For use as an input, the corresponding TRIS bit must be "one". Any I/O pin can be programmed individually as input or output.

FIGURE 5.4.1 - EQUIVALENT CIRCUIT FOR A SINGLE I/O PIN



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 I/O Programming Considerations

5.5.1 BIDIRECTIONAL I/O PORTS

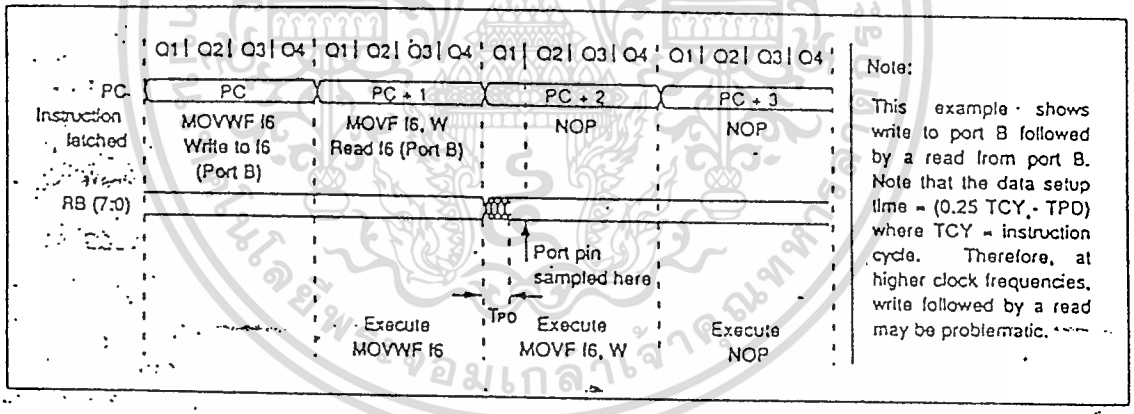
Some instructions operate internally as read followed by write operations. The BCF and BSF instructions, for example, read the entire port into the CPU, execute the bit operation, and re-output the result. Caution must be used when these instructions are applied to a port where one or more pins are used as input/outputs. For example, a BSF operation on bit 5 of f6 (Port B) will cause all eight bits of f6 to be read into the CPU. Then the BSF operation takes place on bit 5 and f6 is re-output to the output latches. If another bit of f6 is used as a bidirectional I/O pin (say bit 0) and it is defined as an input at this time, the input signal present on the pin itself would be read into the CPU and re-written to the data latch of this particular pin, overwriting the previous content. As long as the pin stays in the Input mode, no problem occurs. However, if bit 0 is switched into output mode later on, the content of the data latch may now be unknown.

A pin actively outputting a "0" or "1" should not be driven from external devices at the same time in order to change the level on this pin. ("wired-or", "wired-and"). The resulting high output currents may damage the chip.

5.5.2 SUCCESSIVE OPERATIONS ON I/O PORTS

The actual write to an I/O port happens at the end of an instruction cycle, whereas for reading, the data must be valid at the beginning of the instruction cycle (see figure 5.5.2.1). Therefore, care must be exercised if a write followed by a read operation is carried out on the same I/O port. The sequence of instructions should be such to allow the pin voltage to stabilize (load dependent) before the next instruction which causes that file to be read into the CPU is executed. Otherwise, the previous state of that pin may be read into the CPU rather than the new state. When in doubt, it is better to separate these instructions with a NOP or an other instruction not accessing this I/O port.

FIGURE 5.5.2.1 - I/O PORT READ/WRITE TIMING



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.0 GENERAL PURPOSE REGISTERS

PIC16C54/C55/C56:

08h - 1Fh: are general purpose register files.

PIC16C57 only:

08h - 0Fh: are general purpose register files which are always selected, independent of bank select.
10h - 1Fh: general purpose register files in memory bank 0.
20h - 2Fh: physically identical to 00 - 0F.
30h - 3Fh: general purpose register files in memory bank 1.
40h - 4Fh: physically identical to 00 - 0F.
50h - 5Fh: general purpose register files in memory bank 2.
60h - 6Fh: physically identical to 00 - 0.
70h - 7Fh: general purpose register files in memory bank 3.

7.0 SPECIAL PURPOSE REGISTERS

7.1 W Working Register

Holds second operand in two operand instructions and/or supports the internal data transfer.

7.2 TRISA I/O Control Register For Port A (5)

Only bits 0 - 3 are available. The corresponding I/O port. (5) is only 4-bit wide.

7.3 TRISB I/O Control Register For Port B (6)

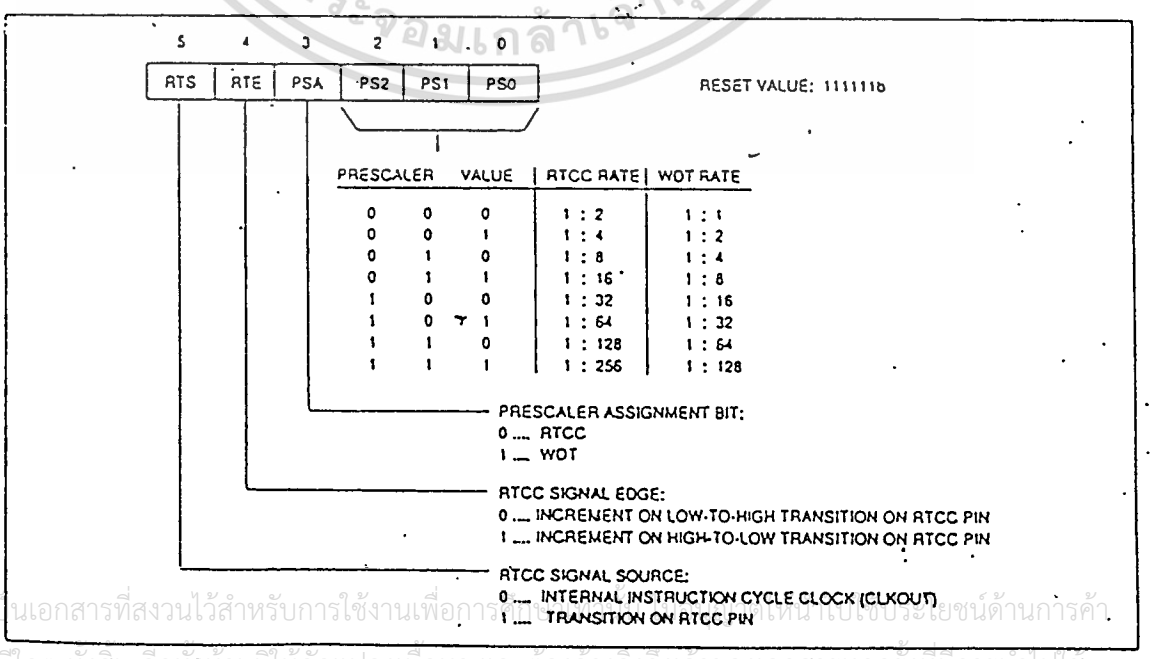
7.4 TRISC I/O Control Register For Port C (7)

The I/O control registers will be loaded with the content of the W register by executing of the TRIS f instruction. A "1" in the I/O control register puts the corresponding I/O pin into a high impedance mode. A "0" puts the contents of file register 5, 6, or 7, respectively, out on the selected I/O pins.
These registers are "write-only" and are set to all "ones" upon a RESET condition.

7.5 OPTION Prescaler/RTCC Option Register

Defines prescaler assignment (RTCC or WDT), prescaler value, signal source and signal edge for the RTCC. The OPTION register is "write-only" and is 6 bit wide. By executing the "OPTION" instruction, the contents of the "W" register will be transferred to the option register. Upon a RESET condition, the option register is set to all "ones."

FIGURE 7.5.1 - OPTION REGISTER



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.0 RESET CONDITION

A RESET condition can be caused by applying power to the chip (power-up), pulling the $\overline{MCLR}$ input "low", or by a Watchdog timer timeout. The device will stay in RESET as long as the oscillator start-up timer (OST) is active or the $\overline{MCLR}$ input is "low."

The oscillator start-up timer is activated as soon as $\overline{MCLR}$ input is sensed to be high. This implies that in case of power on reset with $\overline{MCLR}$ tied to VDD the OST starts from power-up. In case of WDT time-out, it will start at the end of the time-out (since $\overline{MCLR}$ is high). In case of $\overline{MCLR}$ reset, the OST will start when $\overline{MCLR}$ goes high. The nominal OST time-out period is 18 ms. See section 13.0 for detailed information on OST and power on reset.

During a RESET condition the state of the PIC16C5X is defined as :

- The oscillator is running, or will be started (power-up or wake-up from SLEEP).
- All I/O port pins (RA0 - RA3, RB0 - RB7, RC0 - RC7) are put into the high-impedance state by setting the "TRIS" registers to all "ones" (= input mode).
- The Program Counter is set to all "ones" (1FFh in PIC16C54/55, 3FFh in PIC16C56 and 7FFh in PIC16C57).
- The OPTION register is set to all "ones".
- The Watchdog Timer and its prescaler are cleared.
- The upper three bits (page select bits) in the Status Register (f3) are cleared to "zero."
- "RC" devices only: The "CLKOUT" signal on the OSC2 pin is held at a "low" level.

9.0 PRESCALER

An 8-bit counter is available as a prescaler for the RTCC, or as a post-scaler for the watchdog timer, respectively (Figure 9.0.1). For simplicity, this counter is being referred to as "prescaler" throughout this data sheet. Note that there is only one prescaler available which is mutually exclusively shared between the RTCC and the watchdog timer. Thus, a prescaler assignment for the RTCC means that there is no prescaler for the watchdog timer, and vice versa.

The PSA and PS0-PS2 bits in the OPTION register determine the prescaler assignment and pre-scale ratio.

When assigned to the RTCC, all instructions writing to the RTCC (e.g. CLRF 1, MOVWF 1, BSF 1,x ....etc.) will clear the prescaler. When assigned to WDT, a CLRWDT instruction will clear the prescaler along with the watchdog timer.

9.1 Switching Prescaler Assignment

CHANGING PRESCALER FROM RTCC TO WDT

The prescaler assignment is fully under software control, i.e., it can be changed "on the fly" during program execution. To avoid an unintended device RESET, the following instruction sequence must be executed when changing the prescaler assignment from RTCC to WDT:

```
1. MOVLW  B'xx0x0xxx'   ; Select internal clock and select new
2. OPTION               ; prescaler value. If new prescale value
                        ; is = '000' or '001', then select any other
                        ; prescale value temporarily.
3. CLRF   1             ; Clear RTCC and prescaler.
4. MOVLW  B'xxxx1xxx'   ; Select WDT, do not change prescale
                        ; value.
5. OPTION               ;
6. CLRWDT               ; Clears WDT and prescaler.
7. MOVLW  B'xxxx1xxx'   ; Select new prescale value.
8. OPTION               ;
```

Step 1 and 2 are only required if an external RTCC source is used. Steps 7 and 8 are necessary only if the desired prescale value is '000' or '001'.

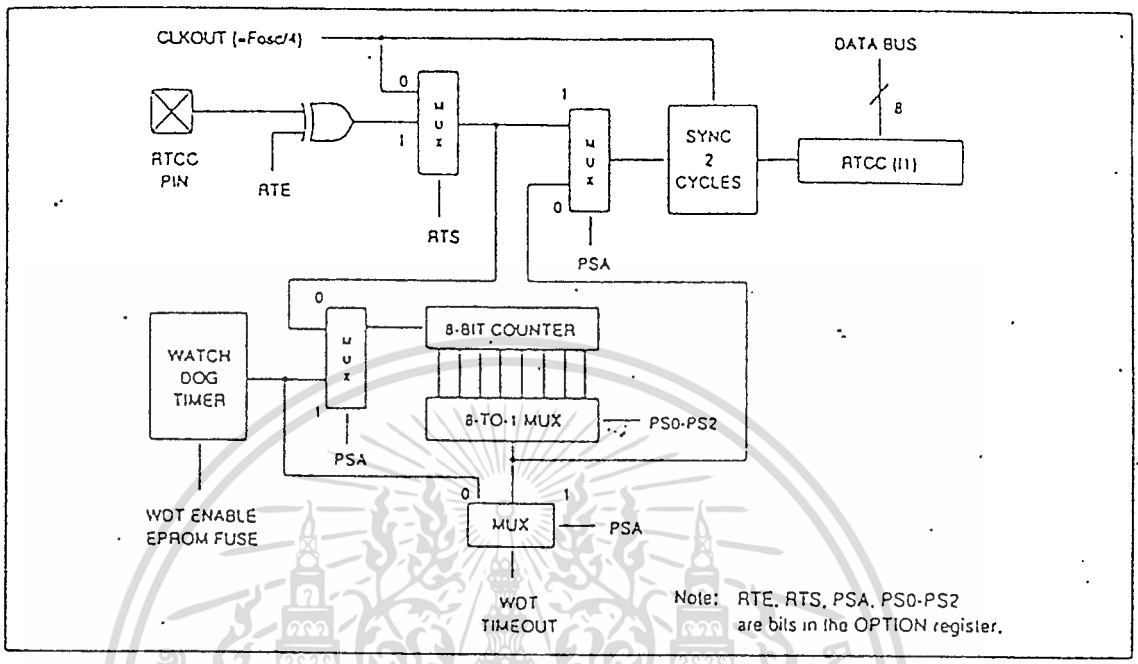
CHANGING PRESCALER FROM WDT TO RTCC

To change prescaler from WDT to RTCC use the following sequence:

```
1. CLRWDT               ; Clear WDT and prescaler
2. MOVLWB'xxxx0xxx'     ; Select RTCC, new prescale value
                        ; and clock source
3. OPTION               ;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

FIGURE 9.0.1 - BLOCK DIAGRAM RTCC/WDT PRESCALER



10.0 BASIC INSTRUCTION SET SUMMARY

Each PIC16C5X instruction is a 12-bit word divided into an OPCODE which specifies the instruction type and one or more operands which further specify the operation of the instruction. The PIC16C5X instruction set summary in Table 10.0.1 lists byte-oriented, bit-oriented, and literal and control operations.

For byte-oriented instructions, "f" represents a file register designator and "d" represents a destination designator. The file register designator specifies which one of the 32 PIC16C5X file registers is to be utilized by the instruction. For the PIC16C57, bit 5 and 6 in the FSR determine the selected register bank.

The destination designator specifies where the result of the operation is to be placed. If "d" is zero, the result is placed in the W register. If "d" is one, the result is placed in the file register specified in the instruction.

For bit-oriented instructions, "b" represents a bit field designator which selects the number of the bit affected by the operation, while "f" represents the number of the file in which the bit is located.

For literal and control operations, "k" represents an eight or nine bit constant or literal value.

All instructions are executed within one single instruction cycle, unless a conditional test is true or the program counter is changed as a result of an instruction. In this case, the execution takes two instruction cycles. One instruction cycle consists of four oscillator periods. Thus, for an oscillator frequency of 4 MHz, the normal instruction execution time is 1 µsec. If a conditional test is true or the program counter is changed as a result of an instruction, the instruction execution time is 2 µsec.

Notes to Table 10.0.1

Note 1: The 9th bit of the program counter will be forced to a "zero" by any instruction that writes to the PC (f2) except for GOTO (e.g. CALL, MOVWF 2 etc.). See section 4.3 on page 8 for details.

Note 2: When an I/O register is modified as a function of itself (e.g. MOVF 6,1), the value used will be that value present on the pins themselves. For example, if the data latch is "1" for a pin configured as output and is driven low by an external device, the data will be written back with a '0'.

Note 3: The instruction "TRIS f" , where f = 5,6, or 7 causes the contents of the W register to be written to the tristate latches of the specified file (port). A "one" forces the pin to a high impedance state and disables the output buffers.

Note 4: If this instruction is executed on file register f1 (and, where applicable, d=1), the prescaler will be cleared if assigned to the RTCC.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น การดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE 10.0.1 - INSTRUCTION SET SUMMARY

BYTE-ORIENTED FILE REGISTER OPERATIONS

(11-6)	(5)	(4 - 0)
OPCODE	d	f(FILE #)

d = 0 for destination W
d = 1 for destination f

Instruction-Binary	(Hex)	Name	Mnemonic, Operands		Operation	Status Affected	Notes
0001 11df ffff	1cf	Add W and f	ADDWF	f, d	W + f → d	C,DC,Z	1,2,4
0001 01df ffff	14f	AND W and f	ANDWF	f, d	W & f → d	Z	2,4
0000 011f ffff	06f	Clear f	CLRF	f	0 → f	Z	4
0000 0100 0000	040	Clear W	CLRW	-	0 → W	Z	
0010 01df ffff	24f	Complement f	COMF	f, d	$\bar{f}$ → d	Z	2,4
0000 11df ffff	0cf	Decrement f	DECF	f, d	f -1 → d	Z	2,4
0010 11df ffff	2cf	Decrement f,Skip if Zero	DECFSZ	f, d	f - 1 → d, skip if zero	None	2,4
0010 10df ffff	28f	Increment f	INCF	f, d	f + 1 → d	Z	2,4
0011 11df ffff	3cf	Increment f,Skip if zero	INCFSZ	f, d	f + 1 → d, skip if zero	None	2,4
0001 00df ffff	10f	Inclusive OR W and f	IORWF	f, d	W v f → d	Z	2,4
0010 00df ffff	20f	Move f	MOVF	f, d	f → d	Z	2,4
0000 001f ffff	02f	Move W to f	MOVWF	f	W → f	None	1,4
0000 0000 0000	000	No Operation	NOP	-	-	None	
0011 01df ffff	34f	Rotate left f	RLF	f, d	f(n) → d(n+1), C → d(0), f(7) → C	C	2,4
0011 00df ffff	30f	Rotate right f	RRF	f, d	f(n) → d(n-1), C → d(7), f(0) → C	C	2,4
0000 10df ffff	08f	Subtract W from f	SUBWF	f, d	f - W → d [f + $\bar{W}$ + 1 → d]	C,DC,Z	1,2,4
0011 10df ffff	38f	Swap halves f	SWAPF	f, d	f(0-3) ↔ f(4-7) → d	None	2,4
0001 10df ffff	18f	Exclusive OR W and f	XORWF	f, d	W ⊕ f → d	Z	2,4

BIT-ORIENTED FILE REGISTER OPERATIONS

(11-8)	(7-5)	(4 - 0)
OPCODE	b(BIT #)	f(FILE #)

Instruction-Binary	(Hex)	Name	Mnemonic, Operands		Operation	Status Affected	Notes
0100 bbbf ffff	4bf	Bit Clear f	BCF	f, b	0 → f(b)	None	2,4
0101 bbbf ffff	5bf	Bit Set f	BSF	f, b	1 → f(b)	None	2,4
0110 bbbf ffff	6bf	Bit Test f,Skip if Clear	BTFSC	f, b	Test bit (b) in file (f): Skip if clear	None	
0111 bbbf ffff	7bf	Bit Test f, Skip if Set	BTFSS	f, b	Test bit (b) in file (f): Skip if set	None	

LITERAL AND CONTROL OPERATIONS

(11-8)	(7 - 0)
OPCODE	k (LITERAL)

Instruction-Binary	(Hex)	Name	Mnemonic, Operands		Operation	Status Affected	Notes
1110 kkkk kkkk	Ekk	AND Literal and W	ANDLW	k	k & W→ W	Z	
1001 kkkk kkkk	9kk	Call subroutine	CALL	k	PC + 1 → Stack, k → PC	None	1
0000 0000 0100	004	Clear Watchdog timer	CLRWDT	-	0 → WDT (and prescaler, if assigned)	TO, PD	
101k kkkk kkkk	Akk	Go To address (k is 9 bit)	GOTO	k	k → PC (9 bits)	None	
1101 kkkk kkkk	Dkk	Incl. OR Literal and W	IORLW	k	k v W → W	Z	
1100 kkkk kkkk	Ckk	Move Literal to W	MOVLW	k	k → W	None	
0000 0000 0010	002	Load OPTION register	OPTION	-	W → OPTION register	None	
1000 kkkk kkkk	8kk	Return,place Literal in W	RETLW	k	k → W, Stack → PC	None	
0000 0000 0011	003	Go into standby mode	SLEEP	-	0 → WDT, stop oscillator	TO, PD	
0000 0000 0fff	00f	Tristate port f	TRIS	f	W→ I/O control register f	None	3
1111 kkkk kkkk	Fkk	Excl. OR Literal and W	XORLW	k	k ⊕ W → W	Z	

Notes: See previous page

เอกสารนี้ใช้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

10.1 Instruction Description

ADDWF ADD W to f

Syntax: ADDWF f,d

Encoding:

0001	11df	ffff

Words: 1

Cycles: 1

Operation: (W + f) → d

Status bits: C, DC, Z

Description: Add the contents of the W register to register "f". If "d" is 0 the result is stored in the W register. If "d" is 1 the result is stored back in register "f".

ANDLW AND Literal and W

Syntax: ANDLW k

Encoding:

1110	kkkk	kkkk

Words: 1

Cycles: 1

Operation: (W .AND. k) → W

Status bits: Z

Description: The contents of W register are AND'ed with the eight bit literal "k". The result is placed in the W register.

ANDWF AND W with f

Syntax: ANDWF f,d

Encoding:

0001	01df	ffff

Words: 1

Cycles: 1

Operation: (W .AND. f) → d

Status bits: Z

Description: AND the W register with register "f". If "d" is 0 the result is stored in the W register. If "d" is 1 the result is stored back in register "f".

BCF Bit Clear f

Syntax: BCF f,b

Encoding:

0100	bbbf	ffff

Words: 1

Cycles: 1

Operation: 0 → f(b)

Status bits: None

Description: Bit "b" in register "f" is reset to 0.

BSF Bit Set f

Syntax: BSF f,b

Encoding:

0101	bbbf	ffff

Words: 1

Cycles: 1

Operation: 1 → f(b)

Status bits: None

Description: Bit "b" in register "f" is set to 1.

BTFSC Bit Test, skip if Clear

Syntax: BTFSC f,b

Encoding:

0110	bbbf	ffff

Words: 1

Cycles: 1(2)

Operation: skip if f(b) = 0

Status bits: None

Description: If bit "b" in register "f" is "0" then the next instruction is skipped.

If bit "b" is "0", the next instruction, fetched during the current instruction execution, is discarded and a NOP is executed instead making this a 2 cycle instruction.

BTFSS Bit Test, skip if Set

Syntax: BTFSS f,b

Encoding:

0111	bbbf	ffff

Words: 1

Cycles: 1 (2)

Operation: skip if f(b) = 1

Status bits: None

Description: If bit "b" in register "f" is "1" then the next instruction is skipped.

If bit "b" is "1", the next instruction, fetched during the current instruction execution, is discarded and a NOP is executed instead making this a 2 cycle instruction.

CALL Subroutine Call

Syntax: CALL k

Encoding:

1001	kkkk	kkkk

Words: 1

Cycles: 2

Operation: PC + 1 → TOS; k → PC<7:0>, '0' → PC<8>, PA2, PA1, PA0 → PC<11:9>;

Status bits: None

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Description: Subroutine call. First, return address (PC + 1) is pushed into the stack. The eight bit value is loaded into PC bits <7:0>. PC bit 8 is cleared. PA<2:0> bits are loaded into PC <11:9>. CALL is a two cycle instruction.

CLRF Clear f and Clear d

Syntax: CLRF f,d

Encoding:

0000	011f	ffff

Words: 1

Cycles: 1

Operation: 00h → f, 00h → d

Status bits: None

Description: The contents of register "f" are set to 0. If "d" is 0 the contents of both data memory location "f" and W register are set to 0. If "d" is 1 the only contents of register "f" are set to 0.

CLRW Clear W Register

Syntax: CLRW

Encoding:

0000	0100	0000

Words: 1

Cycles: 1

Operation: 00h → W

Status bits: Z

Description: W register is cleared. Zero bit (Z) is set.

CLRWDT Clear Watchdog Timer

Syntax: CLRWDT

Encoding:

0000	0000	0100

Words: 1

Cycles: 1

Operation: 00h → WDT, 0 → WDT prescaler,

Status bits: 1 → TO, 1 → PD

Description: CLRWDT instruction resets the watchdog timer. It also resets the prescaler of the WDT. Status bits TO and PD are set.

COMF Complement f

Syntax: COMF f,d

Encoding:

0010	01df	ffff

Words: 1

Cycles: 1

Operation: $\bar{f}$ → d

Status bits: Z

Description: The contents of register "f" are complemented. If "d" is 0 the result is stored in W. If "d" is 1 the result is stored back in register "f".

DECF Decrement f

Syntax: DECF f,d

Encoding:

0000	11df	ffff

Words: 1

Cycles: 1

Operation: (f-1) → d

Status bits: Z

Description: Decrement register "f". If "d" is 0 the result is stored in the W register. If "d" is 1 the result is stored back in register "f".

DECFSZ Decrement f, skip if 0

Syntax: DECFSZ f,d

Encoding:

0010	11df	ffff

Words: 1

Cycles: 1 (2)

Operation: (f - 1) → d; skip if result = 0

Status bits: None

Description: The contents of register "f" are decremented. If "d" is 0 the result is placed in the W register. If "d" is 1 the result is placed back in register "f". If the result is 0 the next instruction is skipped.

If the result is 0, the next instruction, which is already fetched, is discarded. A NOP is executed instead making it a two cycle instruction.

GOTO Unconditional Branch

Syntax: GOTO k

Encoding:

101k	kkkk	kkkk

Words: 1

Cycles: 2

Operation: k → PC<8:0>, PA2, PA1, PA0 → PC<11:9>;

Status bits: None

Description: The low order nine bits come from the immediate value. The upper three bits are loaded from the PA <2:0> bits in the STATUS register.

INCF Increment f

Syntax: INCF f,d

Encoding:

0010	10df	ffff

Words: 1

Cycles: 1

Operation: (f + 1) → d

Status bits: Z

เอกสารนี้เป็นเอกสารสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

Description: The contents of register 'f' are incremented. If 'd' is 0 the result is placed in the W register. If 'd' is 1 the result is placed back in register 'f'.

INCFSZ Increment f, skip if 0

Syntax: INCFSZ f,d

Encoding:

0011	11df	ffff

Words: 1

Cycles: 1 (2)

Operation: (f + 1) → d, skip if result = 0

Status bits: None

Description: The contents of register 'f' are incremented. If 'd' is 0 the result is placed in the W register. If 'd' is 1 the result is placed back in register 'f'. If the result is 0 the next instruction is skipped.

If the result is 0, the next instruction, which is already fetched, is discarded. A NOP is executed instead making it a two cycle instruction.

IORLW Inclusive OR Literal with W

Syntax: IORLW k

Encoding:

1101	kkkk	kkkk

Words: 1

Cycles: 1

Operation: (W .OR. k) → W

Status bits: Z

Description: The contents of the W register are OR'ed with the eight bit literal 'k'. The result is placed in the W register.

IORWF Inclusive OR W with f

Syntax: IORWF f,d

Encoding:

0001	00df	ffff

Words: 1

Cycles: 1

Operation: (W .OR. f) → d

Status bits: Z

Description: Inclusive OR the W register with register 'f'. If 'd' is 0 the result is stored in the W register. If 'd' is 1 the result is stored back in register 'f'.

MOVF Move f

Syntax: MOVF f,d

Encoding:

0010	00df	ffff

Words: 1

Cycles: 1

Operation: (f) → d

Status bits: Z

Description: The contents of register 'f' are moved. If 'd' is 0 the result is placed in the W register. If 'd' is 1 the result is placed back in register 'f'.

MOVLW Move Literal to W

Syntax: MOVLW k

Encoding:

1100	kkkk	kkkk

Words: 1

Cycles: 1

Operation: k → W

Status bits: None

Description: The eight bit literal 'k' is loaded into W register.

MOVWF Move W to f

Syntax: MOVWF f

Encoding:

0000	001f	ffff

Words: 1

Cycles: 1

Operation: W → f

Status bits: None

Description: Move data from W register to register 'f'.

NOP No Operation

Syntax: NOP

Encoding:

0000	0000	0000

Words: 1

Cycles: 1

Operation: No operation

Status bits: None

Description: No operation

OPTION Load Option Register

Syntax: OPTION

Encoding:

0000	0000	0010

Words: 1

Cycles: 1

Operation: W → OPTION;

Status bits: None

Description: The contents of the W register is loaded in the OPTION register.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RETLW Return Literal to W

Syntax: RETLW k

Encoding:

1000	kkkk	kkkk

Words: 1

Cycles: 2

Operation: k → W; TOS → PC;

Status bits: None

Description: The W register is loaded with the eight bit literal "k". The program counter is loaded from the top of the stack (the return address). This is a two cycle instruction.

RLF Rotate Left f through Carry

Syntax: RLF f,d

Encoding:

0011	01df	ffff

Words: 1

Cycles: 1

Operation: f<n> → d<n+1>, f<7> → C, C → d<0>;

Status bits: C

Description: The contents of register "f" are rotated one bit to the left through the Carry Flag. If "d" is 0 the result is placed in the W register. If "d" is 1 the result is stored back in register "f".

RRF Rotate Right f through Carry

Syntax: RRF f,d

Encoding:

0011	00df	ffff

Words: 1

Cycles: 1

Operation: f<n> → d<n-1>, f<0> → C, C → d<7>;

Status bits: C

Description: The contents of register "f" are rotated one bit to the right through the Carry Flag. If "d" is 0 the result is placed in the W register. If "d" is 1 the result is placed back in register "f".

SLEEP

Syntax: SLEEP

Encoding:

0000	0000	0011

Words: 1

Cycles: 1

Operation: 0 → PD, 1 → TO;
00h → WDT, 0 → WDT prescaler;

Status bits: TO, PD

Description: The power down status bit (PD) is cleared. Time-out status bit (TO) is set. Watchdog Timer and its prescaler are cleared.

The processor is put into SLEEP mode with the oscillator stopped. See section on SLEEP mode for more details.

SUBWF Subtract W from f

Syntax: SUBWF f,d

Encoding:

0000	10df	ffff

Words: 1

Cycles: 1

Operation: (f-W) → d

Status bits: C, DC, Z

```
;SUBWF Example #1
;
clrf    0x20    ;f(20h)=0
movlw   1       ;wreg=1
subwf   0x20    ;f(20h)=f(20h)-wreg=0-1=FFh
                ;Carry=0; Result is negative
;
;SUBWF Example #2
;
movlw   0xFF    ;
movwf   0x20    ;f(20h)=FFh
clrw            ;wreg=0
subwf   0x20    ;f(20h)=f(20h)-wreg=FFh-0=FFh
                ;Carry=1;Result is positive
;
```

Description: Subtract (2's complement method) the W register from register "f". If "d" is 0 the result is stored in the W register. If "d" is 1 the result is stored back in register "f".

SWAPF Swap f

Syntax: SWAPF f,d

Encoding:

0011	10df	ffff

Words: 1

Cycles: 1

Operation: f<0:3> → d<4:7>, f<4:7> → d<0:3>;

Status bits: None

Description: The upper and lower nibbles of register "f" are exchanged. If "d" is 0 the result is placed in W register. If "d" is 1 the result is placed in register "f".

TRIS Load TRIS Register

Syntax: TRIS f

Encoding:

0000	0000	0fff

Words: 1

Cycles: 1

Operation: W → TRIS register f;

Status bits: None

Description: TRIS register f (f = 5, 6 or 7) is loaded with the contents of the W register.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

XORLW Exclusive OR literal with W

Syntax: XORLW k

Encoding:

1111	kkkk	kkkk

Words: 1

Cycles: 1

Operation: (W .XOR. k) → W

Status bits: Z

Description: The contents of the W register are XOR'ed with the eight bit literal "k". The result is placed in the W register.

XORWF Exclusive OR W with f

Syntax: XORWF f,d

Encoding:

0001	10df	ffff

Words: 1

Cycles: 1

Operation: (W .XOR. f) → d

Status bits: Z

Description: Exclusive OR the contents of the W register with register "f". If "d" is 0 the result is stored in the W register. If "d" is 1 the result is stored back in register "f".

11.0 WATCHDOG TIMER (WDT)

The watchdog timer is realized as a free running on-chip RC oscillator which does not require any external components. That means that the WDT will run, even if the clock on the OSC1/OSC2 pins of the device has been stopped, for example, by execution of a SLEEP instruction. A WDT timeout generates a device RESET condition. The WDT can be permanently disabled by programming a "zero" into a special EPROM fuse which is not part of the normal program memory EPROM.

11.1 WDT Period

The WDT has a nominal time-out period of 18 ms, (with no prescaler). The time-out periods vary with temperature, VDD and process variations from part to part (see DC specs). If longer time-out periods are desired, a prescaler with a division ratio of up to 1:128 can be assigned to the WDT under software control by writing to the OPTION register. Thus, time-out periods up to 2.5 seconds can be realized.

The "CLRWDT" and "SLEEP" instructions clear the WDT and the prescaler count, if assigned to the WDT, and prevent it from timing out and generating a device RESET condition.

The status bit "TO" in file register f3 will be cleared upon a watchdog timer timeout.

The WDT period is a function of the supply voltage, operating temperature, and will also vary from unit to unit due to variations in the manufacturing process. Please refer to the graphs in section 18.0 and DC specs for more details.

11.2 WDT Programming Considerations

It should also be taken in account that under worst case conditions (VDD = Min., Temperature = Max., max. WDT prescaler) it may take several seconds before a WDT timeout occurs.

12.0 OSCILLATOR CIRCUITS

12.1 Oscillator Types

The PIC16C5X series is available with 4 different oscillator options. On windowed devices, a particular oscillator circuit can be selected by programming the configuration EPROM accordingly. On OTP and QTP devices, the oscillator configuration is programmed by the factory and the parts are tested only to the according specifications.

12.2 Crystal Oscillator

The PIC16C5X-XT, -HS, or LP needs a crystal or ceramic resonator connected to the OSC1 and OSC2 pins to establish oscillation (Figure 12.2.1). XT = Standard crystal oscillator, HS = High speed crystal oscillator. The series resistor RS may be required for the "HS" oscillator, especially at lower than 20 MHz oscillation frequency. It may also be required in XT mode with AT strip-cut type crystals to avoid overdriving.

12.3 RC Oscillator

For timing insensitive applications the "RC" device option offers additional cost savings. The RC oscillator frequency is a function of the supply voltage, the resistor (Rext) and capacitor (Cext) values, and the operation temperature. In addition to this, the oscillator frequency will vary from unit to unit due to normal process parameter variation. Furthermore, the difference in lead frame capacitance between package types will also affect the oscillation frequency, especially for low Cext values. The user also needs to take into account variation to due tolerance of external R and C components used. Figure 12.3.1 shows how the R/C combination is connected to the PIC16C5X. For Rext values below 2.2 kOhm, the oscillator operation may become unstable, or stop completely. For very high Rext values (e.g. 1 MOhm), the oscillator becomes sensitive to noise, humidity and leakage. Thus, we recommend to keep Rext between 5 kOhm and 100 kOhm.

Although the oscillator will operate with no external capacitor (Cext = 0 pF), we recommend using values above 20 pF for noise and stability reasons. With no or small external capacitance, the oscillation frequency can vary dramatically due to changes in external capacitances, such as PCB trace capacitance or package lead frame capacitance.

เอกสารนี้ใช้สำหรับการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

© 1993 Microchip Technology Inc.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

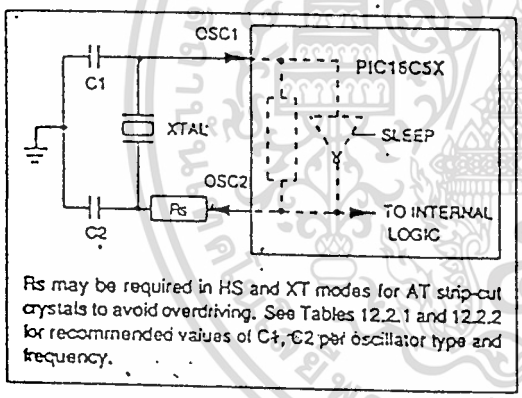
See table in section 18.0 for RC frequency variation from part to part due to normal process variation. The variation is larger for larger R (since leakage current variation will affect RC frequency more for large R) and for smaller C (since variation of input capacitance will affect RC frequency more).

See characteristics in section 18.0 for variation of oscillator frequency due to VDD for given Rext/Cext values as well as frequency variation due to operating temperature for given R, C, and VDD values.

The oscillator frequency, divided by 4, is available on the OSC2/CLKOUT pin, and can be used for test purposes or to synchronize other logic (see Figure 2.2.1 for timing).

Higher capacitance increases the stability of oscillator but also increases the start-up time. These values are for design guidance only. Since each resonator has its own characteristics, the user should consult the resonator manufacturer for appropriate values of external components.

FIGURE 12.2.1 - CRYSTAL OPERATION (OR CERAMIC RESONATOR) (HS, XT OR LP TYPES ONLY)



Rs may be required in HS and XT modes for AT strip-cut crystals to avoid overdriving. See Tables 12.2.1 and 12.2.2 for recommended values of C1, C2 per oscillator type and frequency.

TABLE 12.2.1 - CAPACITOR SELECTION FOR CERAMIC RESONATORS

Oscillator Type	Resonator Frequency	Capacitor Range C1 = C2
XT	455 KHz	150 - 330 pF
	2.0 MHz	20 - 330 pF
	4.0 MHz	20 - 330 pF
HS	8.0 MHz	20 - 200 pF

FIGURE 12.2.2 - EXTERNAL CLOCK INPUT OPERATION (HS, XT, or LP TYPES ONLY)

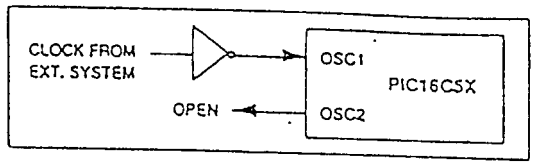
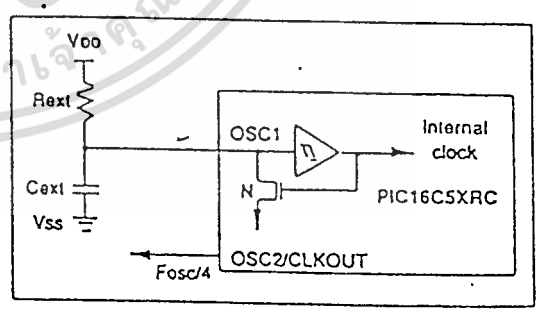


TABLE 12.2.2 - CAPACITOR SELECTION FOR CRYSTAL OSCILLATOR

Osc Type	Freq	C1	C2
LP	32 KHz	15 pF	15 pF
XT	100 KHz	15 - 30 pF	200 - 300 pF
	200 KHz	15 - 30 pF	100 - 200 pF
	455 KHz	15 - 30 pF	15 - 100 pF
	1 MHz	15 - 30 pF	15 - 30 pF
	2 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15 pF	15 pF
	20 MHz	15 pF	15 pF

Higher capacitance increases the stability of oscillator but also increases the start-up time. These values are for design guidance only. Rs may be required in HS mode as well as XT mode to avoid overdriving crystals with low drive level specification. Since each crystal has its own characteristics, the user should consult the crystal manufacturer for appropriate values of external components.

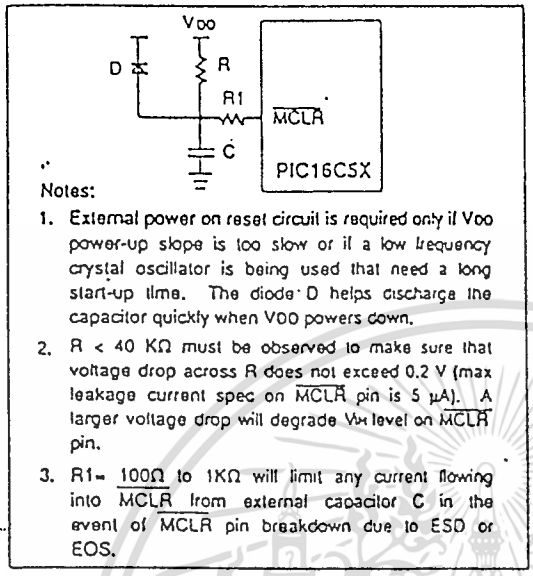
FIGURE 12.3.1 - RC OSCILLATOR (RC TYPE ONLY)



© 1993 Microchip Technology Inc.

เอกสารนี้ห้ามคัดลอก ทำซ้ำ หรือนำไปใช้ในเชิงพาณิชย์ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

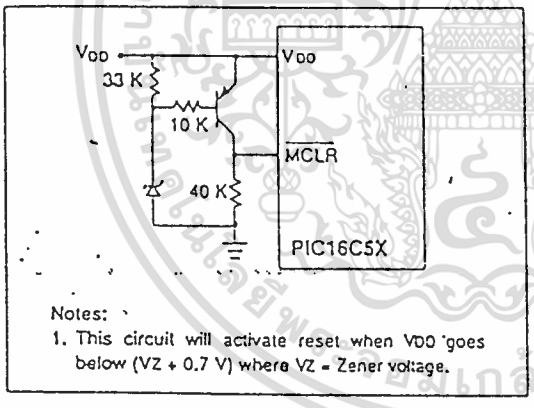
FIGURE 13.1.1 - EXTERNAL POWER ON RESET CIRCUIT



Notes:

1. External power on reset circuit is required only if VDD power-up slope is too slow or if a low frequency crystal oscillator is being used that need a long start-up time. The diode D helps discharge the capacitor quickly when VDD powers down.
2. R < 40 KΩ must be observed to make sure that voltage drop across R does not exceed 0.2 V (max leakage current spec on $\overline{MCLR}$ pin is 5 μA). A larger voltage drop will degrade VIH level on $\overline{MCLR}$ pin.
3. R1= 100Ω to 1KΩ will limit any current flowing into $\overline{MCLR}$ from external capacitor C in the event of $\overline{MCLR}$ pin breakdown due to ESD or EOS.

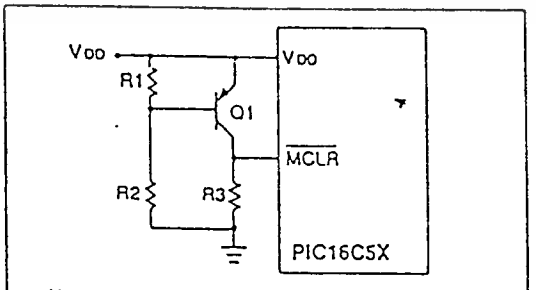
FIGURE 13.1.2 - BROWN OUT PROTECTION CIRCUIT



Notes:

1. This circuit will activate reset when VDD goes below (VZ + 0.7 V) where VZ = Zener voltage.

FIGURE 13.1.3 - BROWN OUT PROTECTION CIRCUIT



Notes:

1. This brown circuit is less expensive, albeit less accurate. Transistor Q1 turns off when VDD is below a certain level such that:

$$V_{DD} \cdot \frac{R1}{R1 + R2} = 0.7\ V.$$

13.0 OSCILLATOR START-UP TIMER (OST)

Oscillator circuits based on crystals or ceramic resonators require a certain time after power-up to establish a stable oscillation. An on-chip oscillator start-up timer is provided which keeps the device in a RESET condition for approximately 18 ms after the voltage on the $\overline{MCLR}$ pin has reached a logic high (VIHMC) level. Thus, external RC networks connected to the $\overline{MCLR}$ input are not required in most cases, allowing for savings in cost-sensitive and/or space restricted applications.

The OST will also be triggered upon a watchdog timer timeout. This is particularly important for applications using the WDT to awake the PIC16C5X from SLEEP mode automatically.

The OST is not adequate for low frequency crystals which require much longer than 18 ms to start up and stabilize.

13.1 Power On Reset (POR)

The PIC16C5X incorporates an on chip Power On Reset (POR) circuitry which provides internal chip reset for most power-up situations. To use this feature the user merely needs to tie $\overline{MCLR}$ pin to VDD. A simplified block diagram of the on-chip power on reset circuit is shown in Figure 13.1.4. The power on reset circuit and the oscillator start-up timer circuit are closely related. On power-up the reset latch is set and the start-up timer (see Figure 13.1.4) is reset. The start-up timer begins counting once it detects $\overline{MCLR}$ to be high. After the time-out period, which is typically 18 ms, it will reset the reset-latch and thus end the on-chip reset signal.

Figures 13.1.5 and 13.1.6 are two power-up situations with relatively fast rise time on VDD. In Figure 13.1.5, VDD is allowed to rise and stabilize before bringing $\overline{MCLR}$ high. The chip will actually come out of reset TOST ms after $\overline{MCLR}$ goes high. In Figure 13.1.6, the on chip power-on reset feature is being utilized ($\overline{MCLR}$ and VDD are tied together). The VDD is stable before the startup timer times out and there is no problem in getting a proper reset. Figure 13.1.7 depicts a potentially problematic situation where VDD rises too slowly. In this situation, when the start-up timer times out, VDD has not reached the VDD (min) value and the chip is therefore not guaranteed to function correctly.

To summarize, the on chip power-on reset is guaranteed to work if the rate of rise of VDD is no slower than 0.05 V/ms. It is also necessary that the VDD starts from 0V. The on chip power on reset is also not adequate for low frequency crystals which require much longer than 18 ms to start up and stabilize. For such situations, we recommend that external RC circuits are used for longer power on reset.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 13.1.4 - SIMPLIFIED POWER ON RESET BLOCK DIAGRAM

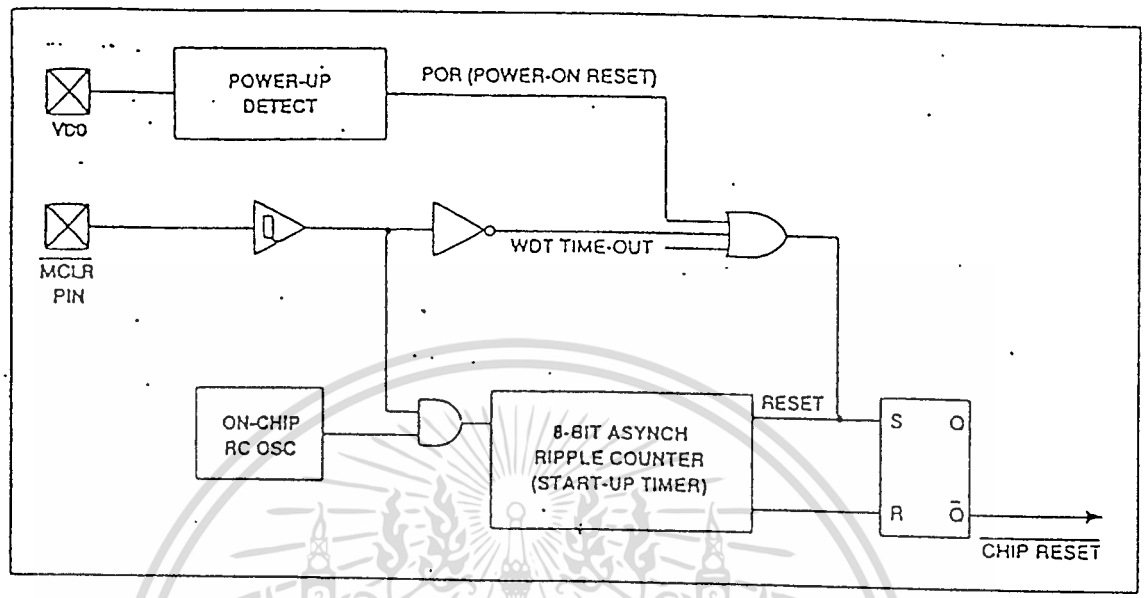


FIGURE 13.1.5 - USING EXTERNAL RESET INPUT

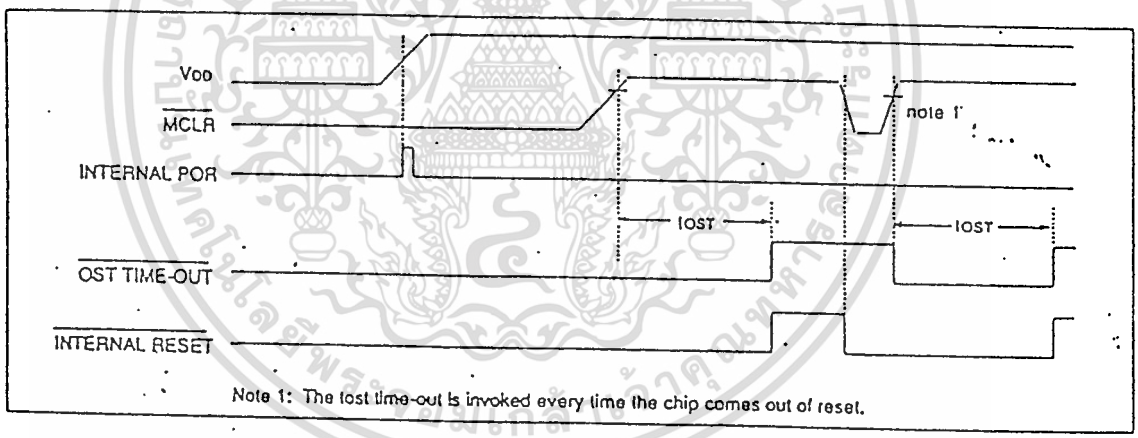
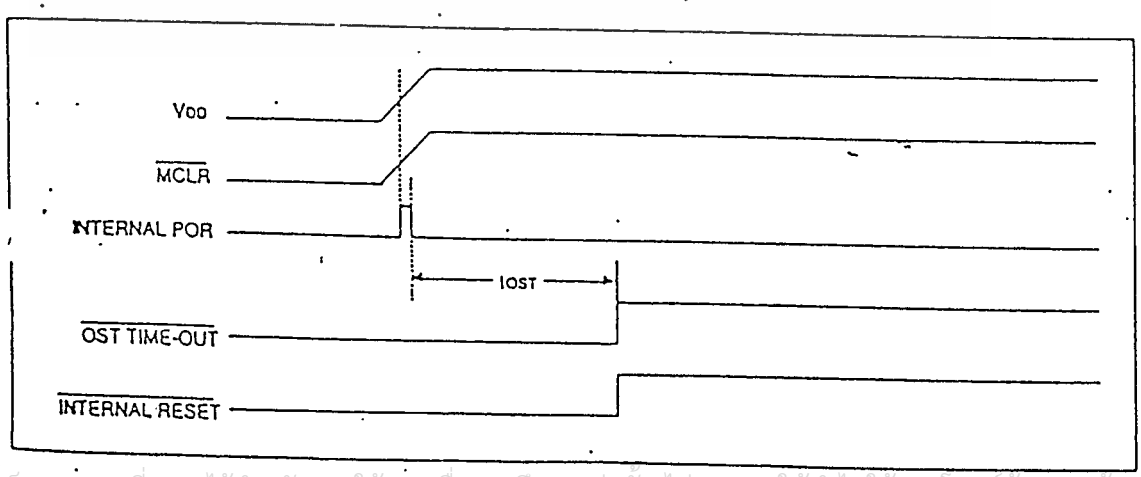


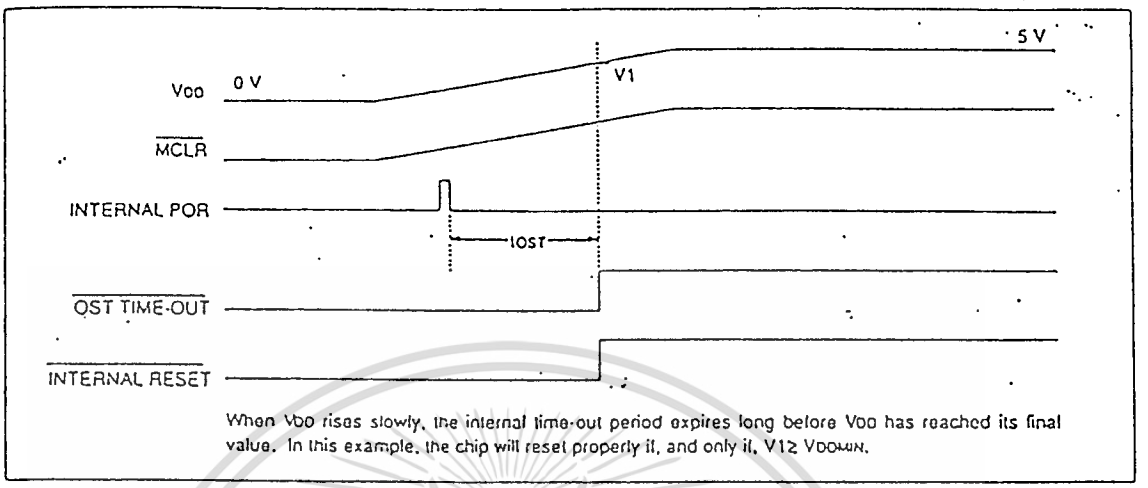
FIGURE 13.1.6 - USING ON-CHIP POR (FAST VDD RISE TIME)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

FIGURE 13.1.7 - USING ON-CHIP POR (SLOW VDD RISE TIME)



When VDD rises slowly, the internal time-out period expires long before VDD has reached its final value. In this example, the chip will reset properly if, and only if, V1≥ VDDMIN.

14.0 POWER DOWN MODE (SLEEP)

The power down mode is entered by executing a SLEEP instruction.

If enabled, the watchdog timer will be cleared but keeps running, the bit "PD" in the status register (f3) is cleared, the "TO" bit is set, and the oscillator driver is turned off. The I/O ports maintain the status they had, before the SLEEP command was executed (driving high, low, or hi-impedance).

For lowest current consumption in this mode, all I/O pins should be either at VDD, or VSS, with no external circuitry drawing current from the I/O pin. I/O pins that are in the High-Z mode should be pulled high or low externally to avoid switching currents caused by floating inputs. The RTCC input should also be at VDD or VSS for lowest current consumption.

The $\overline{MCLR}$ pin must be at VIHMC.

14.1 Wake-Up

The device can be awakened by a watchdog timer timeout (if it is enabled) or an externally applied "low" pulse at the $\overline{MCLR}$ pin. In both cases the PIC16C5X will stay in RESET mode for one oscillator start-up timer period (triggered from rising edge on $\overline{MCLR}$ or WDT timeout) before normal program execution resumes.

The "PD" bit in the STATUS register, which is set to one during power on, but cleared by the "SLEEP" command, can be used to determine if the processor was powered up or awakened from the power down mode (Table 4.5.1.2). The TO bit in the Status register can be used to determine, if the "wake up" was caused by an external $\overline{MCLR}$ signal or a watchdog timer time out.

NOTE: Some applications may require external R/C networks on the $\overline{MCLR}$ pin in order to allow for oscillator startup times longer than one OST period. In this case, a WDT wake up from power down mode is not recommended, because a RESET generated by a WDT time out does not discharge the external capacitor, and the PIC16C5X will be in RESET only for the oscillator start-up timer period.

15.0 CONFIGURATION FUSES

The configuration EPROM consists of four EPROM fuses which are not part of the normal EPROM for program storage.

Two are for the selection of the oscillator type, one is the watchdog timer enable fuse, and one is the code protection fuse.

OTP or QTP devices have the oscillator configuration programmed by the factory and the parts are tested accordingly. The packages are marked with the suffixes "XT", "RC", "HS" or "LP" following the part number to identify the oscillator type and operating range.

15.1 Customer ID Code

The PIC16C5X series has 16 special EPROM bits which are not part of the normal program memory. These bits are available to the user to store an Identifier (ID) code, checksum, or other informative data. They cannot be accessed during normal program execution.

© 1993 Microchip Technology Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

15.2 Code Protection

The program code written into the EPROM can be protected by programming the code protection fuse with "0".

When code protected, the contents of the program EPROM cannot be read out in a way that the program code can be reconstructed. In addition, all memory locations starting at 040h and above are protected against programming.

It is still possible to program locations 000h - 03Fh, the ID locations and the configuration fuses.

Note that the configuration fuses and the ID bits can still be read, even if the code protection logic is active.

15.2.1 Verifying a Code-protected Part

When code protected verifying any program memory location will read a scrambled output which looks like "00000000XXXX" (binary) where X is 1 or 0. To verify a device after code protection, follow this procedure:

a. First, program and verify a good device without code protecting it.
b. Next, blow its code protection fuse and then load its contents in a file.
c. Verify any code-protected Part against this file.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

16.0 ELECTRICAL CHARACTERISTICS

16.1 Absolute Maximum Ratings*

Ambient temperature under bias ..... -55°C to +125°C
Storage Temperature ..... - 65°C to +150°C
Voltage on any pin with respect to Vss
(except VDD and MCLR) ..... -0.6V to VDD +0.6 V
Voltage on VDD with respect to Vss ..... 0 to +7.5 V
Voltage on MCLR with respect to Vss
(Note 2) ..... 0 to +14 V
Total power Dissipation (Note 1) ..... 800 mW
Max. Current out of Vss pin ..... 150 mA
Max. Current into VDD pin ..... 50 mA
Max. Current into an input pin ..... ±500 µA
Max. Output Current sinked by any I/O pin ..... 25 mA
Max. Output Current sourced by any I/O pin ..... 20 mA
Max. Output Current sourced by a single
I/O port (Port A, B, or C) ..... 40 mA
Max. Output Current sinked by a single
I/O port (Port A, B, or C) 50mA

*Notice: Stresses above those listed under "Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operation listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

Notes: 1. Total power dissipation should not exceed 800 mW for the package. Power dissipation is calculated as follows:
$Pdis = VDD \times \{IDD - \sum Ioh\} + \sum\{(VDD-Voh) \times Ioh\} + \sum(Vol \times Iol)$

2. Voltage spikes below Vss at the MCLR pin, inducing currents greater than 80mA, may cause latch-up. Thus, a series resistor of 50-100Ω should be used when applying a "low" level to the MCLR pin rather than pulling this pin directly to Vss.

TABLE 16.2 - PIN DESCRIPTIONS

Name	Function	Description
RA0 - RA3	I/O PORT A	4 input/output lines.
RB0 - RB7	I/O PORT B	8 input/output lines.
RC0 - RC7	I/O PORT C	8 input/output lines, (PIC16C55/C57 only).
RTCC	Real Time Clock/Counter	Schmitt Trigger Input. Clock input to RTCC register. Must be tied to Vss or VDD if not in use to avoid unintended entering of test modes and to reduce current consumption.
MCLR	Master Clear	Schmitt Trigger Input. A "Low" voltage on this input generates a RESET condition for the PIC16C5X microcontroller. A rising voltage triggers the on-chip oscillator start-up timer which keeps the chip in RESET mode for about 18ms. This input must be tied directly, or via a pull-up resistor, to VDD.
OSC1	Oscillator (input)	"XT", "HS" and "LP" devices: Input terminal for crystal, ceramic resonator, or external clock generator. "RC" devices : Driver terminal for external RC combination to establish oscillation.
OSC2/CLKOUT	Oscillator (output)	For "XT", "HS" and "LP" devices: Output terminal for crystal and ceramic resonator. Do not connect any other load to this output. Leave open if external clock generator is used. For "RC" devices : A "CLKOUT" signal with a frequency of 1/4 Fosc1 is put out on this pin.
VDD	Power supply	
Vss	Ground	
N/C	No (internal) Connection	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น การดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16.3 DC CHARACTERISTICS: PIC16C5X-RC, XT, HS, LP (Commercial)

DC CHARACTERISTICS, POWER SUPPLY PINS	Standard Operating Conditions Operating temperature 0 ≤ TA ≤ +70°C, unless otherwise stated Operating voltage VDD = 3.0V to 5.5V unless otherwise stated					
Characteristic	Sym	Min	Typ (Note 1)	Max	Units	Conditions
Supply Voltage						
PIC16C5X-XT	VDD	3.0		6.25	V	FOSC = DC to 4 MHz
PIC16C5X-RC		3.0		6.25	V	FOSC = DC to 4 MHz
PIC16C5X-HS		4.5		5.5	V	FOSC = DC to 20 MHz
PIC16C5X-LP		2.5		6.25	V	FOSC = DC to 40 KHz
RAM Data Retention Voltage (Note 3)	VDR		1.5		V	Device in SLEEP mode
VDD start voltage to guarantee power on reset	VPOR		VSS		V	See section 13.1 for details on power on reset
VDD rise rate to guarantee power on reset	SVDD	0.05			V/ms	See section 13.1 for details on power on
Supply Current (Note 2)						
PIC16C5X-XT	IDD		1.8	3.3	mA	FOSC = 4 MHz, VDD = 5.5V
PIC16C5X-RC (Note 5)			1.8	3.3	mA	FOSC = 4 MHz , VDD = 5.5V
PIC16C5X-HS			4.8	10	mA	FOSC =10 MHz, VDD = 5.5V
			9.0	20	mA	FOSC = 20 MHz, VDD = 5.5V
PIC16C5X-LP			15	32	µA	FOSC = 32 KHz, VDD=3.0V, WDT disabled
Power Down Current (Note 4)						
PIC16C5X	IPD		4	12	µA	VDD = 3.0V, WDT enabled
			0.6	9	µA	VDD = 3.0V, WDT disabled

* These parameters are based on characterization and are not tested.

Note 1: Data in the column labeled "Typical" is based on characterization results at 25°C. This data is for design guidance only and is not tested for, or guaranteed by Microchip Technology.

Note 2: The supply current is mainly a function of the operating voltage and frequency. Other factors such as bus loading, oscillator type, bus rate, internal code execution pattern, and temperature also have an impact on the current consumption.

a) The test conditions for all IDD measurements in active operation mode are:
OSC1=external square wave, from rail to rail; all I/O pins tristated, pulled to VDD, RT = VDD, $\overline{MCLR}$ = VDD; WDT enabled/disabled as specified.

b) For stand-by current measurements, the conditions are the same, except that the device is in SLEEP mode.

Note 3: This is the limit to which VDD can be lowered in SLEEP mode without losing RAM data.

Note 4: The power down current in SLEEP mode does not depend on the oscillator type. Power down current is measured with the part in SLEEP mode, with all I/O pins in hi-impedence state and tied to VDD and VSS.

Note 5: Does not include current through Rext. The current through the resistor can be estimated by the formula Ir = VDD/2Rext (mA) with Rext in kOhm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

16.4 DC CHARACTERISTICS: PIC16C5XI-RC, XT, HS, LP (Industrial)

DC CHARACTERISTICS, POWER SUPPLY PINS	Standard Operating Conditions Operating temperature -40 ≤ TA ≤ +85°C, unless otherwise stated Operating voltage VDD = 3.5V to 5.5V unless otherwise stated					
Characteristic	Sym	Min	Typ (Note 1)	Max	Units	Conditions
Supply Voltage						
PIC16C5X-XT	VDD	3.0		6.25	V	FOSC = DC to 4 MHz
PIC16C5X-RC		3.0		6.25	V	FOSC = DC to 4 MHz
PIC16C5X-HS		4.5		5.5	V	FOSC = DC to 20 MHz
PIC16C5X-LP		2.5		6.25	V	FOSC = DC to 40 KHz
RAM Data Retention Voltage (Note 3)	VDR		1.5		V	Device in SLEEP mode
VDD start voltage to guarantee power on reset	VPOR		VSS		V	See section 13.1 for details on power on reset
VDD rise rate to guarantee power on reset	SVDD	0.05*			V/ms	See section 13.1 for details on power on reset
Supply Current (Note 2)						
PIC16C5X-XT	IDD		1.8	3.3	mA	FOSC = 4 MHz, VDD = 5.5V
PIC16C5X-RC (Note 5)			1.8	3.3	mA	FOSC = 4 MHz, VDD = 5.5V
PIC16C5X-HS			4.8	10.0	mA	FOSC = 10 MHz, VDD = 5.5V
			9.0	20.0	mA	FOSC = 20 MHz, VDD = 5.5V
PIC16C5X-LP			19	40	µA	FOSC = 32 KHz, VDD = 3.0V, WDT disabled
Power Down Current (Note 4)						
PIC16C5X	IPD		5	14	µA	VDD = 3.0V, WDT enabled
			0.8	12	µA	VDD = 3.0V, WDT disabled

* These parameters are based on characterization and are not tested.

Note 1: Data in the column labeled "Typical" is based on characterization results at 25°C. This data is for design guidance only and is not tested for, or guaranteed by Microchip Technology.

Note 2: The supply current is mainly a function of the operating voltage and frequency. Other factors such as bus loading, oscillator type, bus rate, internal code execution pattern, and temperature also have an impact on the current consumption.

a) The test conditions for all IDD measurements in active operation mode are:
OSC1 = external square wave, from rail to rail; all I/O pins tristated, pulled to VDD, RT = VDD, $\overline{MCLR}$ = VDD; WDT enabled/disabled as specified.

b) For stand-by current measurements, the conditions are the same, except that the device is in SLEEP mode.

Note 3: This is the limit to which VDD can be lowered in SLEEP mode without losing RAM data.

Note 4: The power down current in SLEEP mode does not depend on the oscillator type. Power down current is measured with the part in SLEEP mode, with all I/O pins in hi-impedence state and tied to VDD and VSS.

Note 5: Does not include current through Rext. The current through the resistor can be estimated by the formula Ir = VDD/2Rext (mA) with Rext in kOhm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16.5 DC CHARACTERISTICS: PIC16C5XE-RC, XT, HS, LP (Automotive)

DC CHARACTERISTICS, POWER SUPPLY PINS	Standard Operating Conditions Operating temperature -40 ≤ TA ≤ +125°C, unless otherwise stated Operating voltage VDD = 3.5V to 5.5V unless otherwise stated					
Characteristic	Sym	Min	Typ (Note 1)	Max	Units	Conditions
Supply Voltage						
PIC16C5X-XT	VDD	3.25		6.0	V	FOSC = DC to 4 MHz
PIC16C5X-RC		3.25		6.0	V	FOSC = DC to 4 MHz
PIC16C5X-HS		4.5		5.5	V	FOSC = DC to 20 MHz
PIC16C5X-LP		2.5		6.0	V	FOSC = DC to 40 KHz
RAM Data Retention Voltage (Note 3)	VDR		1.5		V	Device in SLEEP mode
VDD start voltage to guarantee power on reset	VPOR		VSS		V	See section 13.1 for details on power on reset
VDD rise rate to guarantee power on reset	SVDD	0.05*			V/ms	See section 13.1 for details on power on reset
Supply Current (Note 2)						
PIC16C5X-XT	IDD		1.8	3.3	mA	FOSC = 4 MHz, VDD = 5.5V
PIC16C5X-RC (Note 5)			1.8	3.3	mA	FOSC = 4 MHz, VDD = 5.5V
PIC16C5X-HS			4.8	10.0	mA	FOSC = 10 MHz, VDD = 5.5V
			9.0	20.0	mA	FOSC = 16 MHz, VDD = 5.5V
PIC16C5X-LP			25	55	µA	FOSC = 32 KHz, VDD = 3.25V, WDT disabled
Power Down Current (Note 4)						
PIC16C5X	IPD		5	22	µA	VDD = 3.25V, WDT enabled
			0.8	18	µA	VDD = 3.25V, WDT disabled

* These parameters are based on characterization and are not tested.

Note 1: Data in the column labeled "Typical" is based on characterization results at 25°C. This data is for design guidance only and is not tested for, or guaranteed by Microchip Technology.

Note 2: The supply current is mainly a function of the operating voltage and frequency. Other factors such as bus loading, oscillator type, bus rate, internal code execution pattern, and temperature also have an impact on the current consumption.

a) The test conditions for all IDD measurements in active operation mode are:
OSC1 = external square wave, from rail to rail; all I/O pins tristated, pulled to VDD, RT = VDD, $\overline{MCLR}$ = VDD; WDT enabled/disabled as specified.

b) For stand-by current measurements, the conditions are the same, except that the device is in SLEEP mode.

Note 3: This is the limit to which VDD can be lowered in SLEEP mode without losing RAM data.

Note 4: The power down current in SLEEP mode does not depend on the oscillator type. Power down current is measured with the part in SLEEP mode, with all I/O pins in hi-impedence state and tied to VDD and VSS.

Note 5: Does not include current through Rext. The current through the resistor can be estimated by the formula Ir = VDD/2Rext (mA) with Rext in kOhm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

16.6 DC CHARACTERISTICS: PIC16C5X-RC, XT, HS, LP (Commercial) PIC16C5XI-RC, XT, HS, LP (Industrial)

DC CHARACTERISTICS, ALL PINS EXCEPT POWER SUPPLY		Standard Operating Conditions (unless otherwise stated) Operating temperature -40 < TA < +85°C for industrial and 0°C ≤ TA ≤ +70°C for commercial Operating voltage VDD range as described in DC spec tables 16.3 and 16.4				
Characteristic	Sym	Min	Typ (Note 1)	Max	Units	Conditions
Input Low Voltage						
I/O ports	VIL	Vss		0.2 VDD	V	Pin at hi-impedance
$\overline{MCLR}$ (Schmitt trigger)		Vss		0.15 VDD	V	
RTCC (Schmitt trigger)		Vss		0.15 VDD	V	
OSC1 (Schmitt trigger)		Vss		0.15 VDD	V	PIC16C5XRC only (Note 5)
OSC1		Vss		0.3 VDD	V	PIC16C5X-XT, HS, LP
Input High Voltage						
I/O ports	VIH	0.45 VDD		VDD	V	For all VDD (Note 6)
		2.0		VDD	V	4.0 V < VDD ≤ 5.5 V (Note 6)
		0.36 VDD		VDD	V	VDD > 5.5 V
$\overline{MCLR}$ (Schmitt trigger)		0.85 VDD		VDD	V	
RTCC (Schmitt trigger)		0.85 VDD		VDD	V	
OSC1 (Schmitt trigger)		0.85 VDD		VDD	V	PIC16C5X-RC only (Note 5)
OSC1		0.7 VDD		VDD	V	PIC16C5X-XT; HS, LP
Input Leakage Current (Notes 3, 4)						For VDD ≤ 5.5V
I/O ports	IIL	-1	0.5	+1	µA	VSS ≤ VPIN ≤ VDD, Pin at hi-impedance
$\overline{MCLR}$		-5			µA	VPIN = VSS + 0.25V
$\overline{MCLR}$			0.5	+5	µA	VPIN = VDD
RTCC		-3	0.5	+3	µA	VSS ≤ VPIN ≤ VDD
OSC1		-3	0.5	+3	µA	VSS ≤ VPIN ≤ VDD, PIC16C5X-XT, HS, LP
Output Low Voltage						
I/O Ports	VOL			0.6	V	IOL = 8.7 mA, VDD = 4.5V
OSC2/CLKOUT (PIC16C5X-RC)				0.6	V	IOL = 1.6 mA, VDD = 4.5V
Output High Voltage						
I/O Ports (Note 4)	VOH	VDD-0.7			V	IOH = -5.4 mA, VDD = 4.5V
OSC2/CLKOUT (PIC16C5X-RC)		VDD-0.7			V	IOH = -1.0 mA, VDD = 4.5V

Note 1: Data in the column labeled "Typical" is based on characterization results at 25°C. This data is for design guidance only and is not tested for, or guaranteed by Microchip Technology.

Note 2 : Total power dissipation as stated under absolute maximum ratings must not be exceeded.

Note 3 : The leakage current on the $\overline{MCLR}$ pin is strongly dependent on the applied voltage level. The specified levels represent normal operating conditions. Higher leakage current may be measured at different input voltages.

Note 4 : Negative current is defined as coming out of the pin.

Note 5 : For PIC16C5XRC devices, the OSC1 pin is a Schmitt trigger input. It is not recommended that the PIC16C5X be driven with external clock in RC mode.

Note 6: The user may use better of the two specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

:HARACTERISTICS: PIC16C5X-RC, XT, HS, LP (Automotive)

RACTERISTICS, :S EXCEPT POWER SUPPLY	Standard Operating Conditions (unless otherwise stated) Operating temperature -40 < TA < +125°C Operating voltage VDD range as described in DC spec tables 16.3 and 16.4				
:aracteristic	Sym	Min	Typ (Note 1)	Max	Units	Conditions
w Voltage						
	VIL	VSS		0.15 VDD	V	Pin at hi-impedance
-chmitt trigger)		VSS		0.15 VDD	V	
chmitt trigger)		VSS		0.15 VDD	V	
chmitt trigger)		VSS		0.15 VDD	V	PIC16C5XRC only (Note 5)
		VSS		0.3 VDD	V	PIC16C5X-XT, HS, LP
gh Voltage						
	VIH	0.45 VDD		VDD	V	For all VDD (Note 6)
		2.0		VDD	V	4.0 V < VDD ≤ 5.5 V (Note 6)
		0.36 VDD		VDD	V	VDD > 5.5 V
Schmitt trigger)		0.85 VDD		VDD	V	
Schmitt trigger)		0.85 VDD		VDD	V	
Schmitt trigger)		0.85 VDD		VDD	V	PIC16C5X-RC only (Note 5)
		0.7 VDD		VDD	V	PIC16C5X-XT, HS, LP
eakage Current 3, 4)						For VDD ≤ 5.5V
:s	IIL	-1	0.5	+1	µA	VSS ≤ VPIN ≤ VDD, Pin at hi-impedance
		-5			µA	VPIN = VSS + 0.25V
			0.5	+5	µA	VPIN = VDD
		-3	0.5	+3	µA	VSS ≤ VPIN ≤ VDD
		-3	0.5	+3	µA	VSS ≤ VPIN ≤ VDD, PIC16C5X-XT, HS, LP
ut Low Voltage						
orts	VOL			0.6	V	IOL = 8.7 mA, VDD = 4.5V
/CLKOUT				0.6	V	IOL = 1.6 mA, VDD = 4.5V
5C5X-RC)						
ut High Voltage						
orts (Note 4)	VOH	VDD-0.7			V	IOH = -5.4 mA, VDD = 4.5V
2/CLKOUT		VDD-0.7			V	IOH = -1.0 mA, VDD = 4.5V
16C5X-RC)						

1 : Data in the column labeled "Typical" is based on characterization results at 25 °C. This data is for design guidance only and is not tested for, or guaranteed by Microchip Technology.

2 : Total power dissipation as stated under absolute maximum ratings must not be exceeded.

3 : The leakage current on the $\overline{MCLR}$ pin is strongly dependent on the applied voltage level. The specified levels represent normal operating conditions. Higher leakage current may be measured at different input voltages.

4 : Negative current is defined as coming out of the pin.

5 : For PIC16C5XRC devices, the OSC1 pin is a Schmitt trigger input. It is not recommended that the PIC16C5X be driven with external clock in RC mode.

6: The user may use better of the two specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

NOTES TO TABLE 16.8:

1. Data in the column labeled "Typical" is based on characterization results at 25°C. This data is for design guidance only and is not tested for, or guaranteed by Microchip Technology.
2. Instruction cycle period (Tcy) equals four times the input oscillator time base period.
   All specified values are based on characterization data for that particular oscillator type under standard operating conditions with the device executing code. Exceeding these specified limits may result in an unstable oscillator operation and/or higher than expected current consumption. All devices are tested to operate at "min." values with an external clock applied to the OSC1 pin.
   When an external clock input is used, the "Max." cycle time limit is "DC" (no clock) for all devices.
3. For a detailed explanation of RTCC input clock requirements see section 4.2.1.
4. Clock-in high-time is the duration for which clock input is at VIHOSC or higher.
   Clock-in low-time is the duration for which clock input is at VILOSC or lower.

16.9 Electrical Structure of Pins

FIGURE 16.9.1 - ELECTRICAL STRUCTURE OF I/O PINS (RA, RB, RC)

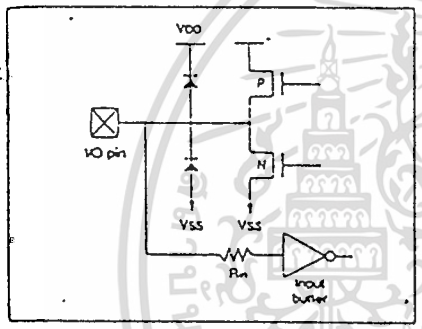
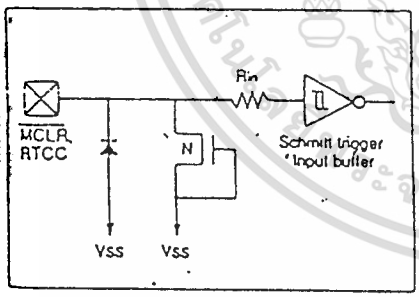


FIGURE 16.9.2 - ELECTRICAL STRUCTURE OF MCLR AND RTCC PINS



Notes to figures 16.9.1 and 16.9.2: The diodes and the grounded gate (or output driver) NMOS device are carefully designed to protect against ESD (Electrostatic discharge) and EOS (Electrical overstress). Rin is a small resistance to further protect the input buffer from ESD.

17.0 TIMING DIAGRAMS

FIGURE 17.0.1 - RTCC TIMING

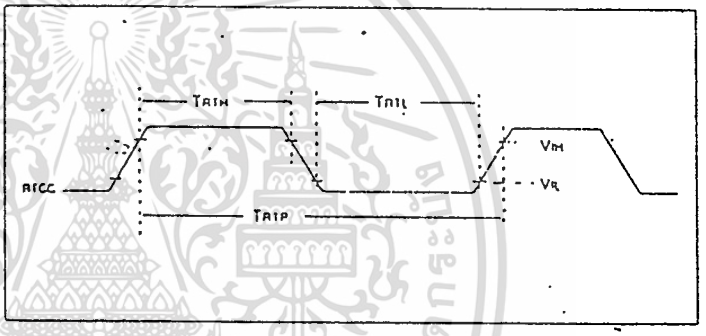


FIGURE 17.0.2 - OSCILLATOR START-UP TIMING (PIC16C5XRC)

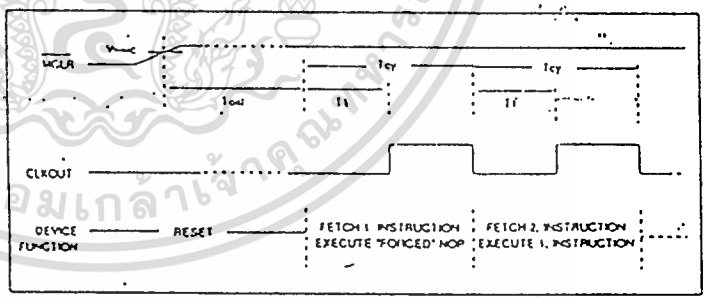
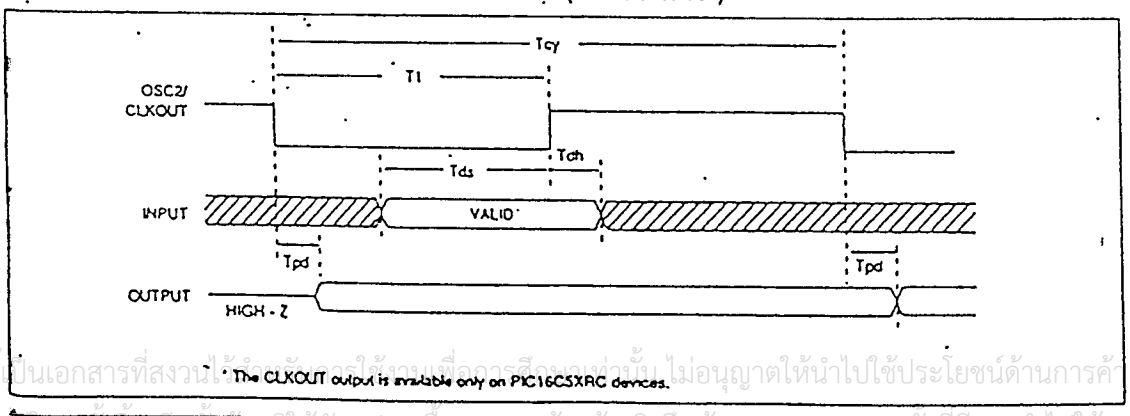


FIGURE 17.0.3 - INPUT/OUTPUT TIMING FOR I/O PORTS (PIC16C5XRC*)



* The CLKOUT output is available only on PIC16C5XRC devices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น และห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

18.0 DC & AC CHARACTERISTICS GRAPHS/TABLES:

The graphs and tables provided in this section are for design guidance and are not tested or guaranteed. In some graphs or tables the data presented are outside specified operating range (e.g. outside specified VDD range). This is for information only and devices are guaranteed to operate properly only within the specified range.

The data presented in this section is a statistical summary of data collected on units from different lots over a period of time. 'Typical' represents the mean of the distribution while 'max' or 'min' represents (mean + 3σ) and (mean - 3σ) respectively where σ is standard deviation.

FIGURE 18.0.1 - TYPICAL RC OSCILLATOR FREQUENCY vs. TEMPERATURE

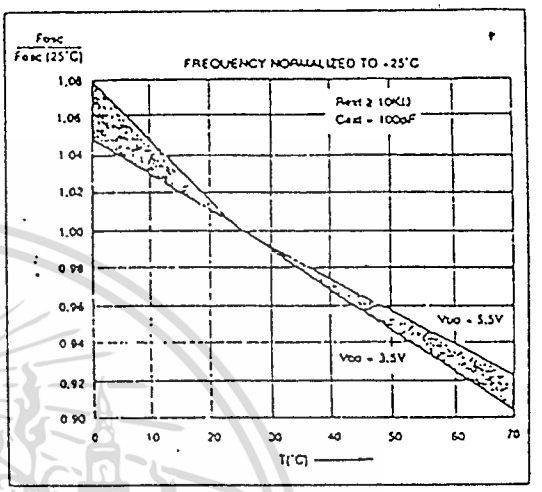
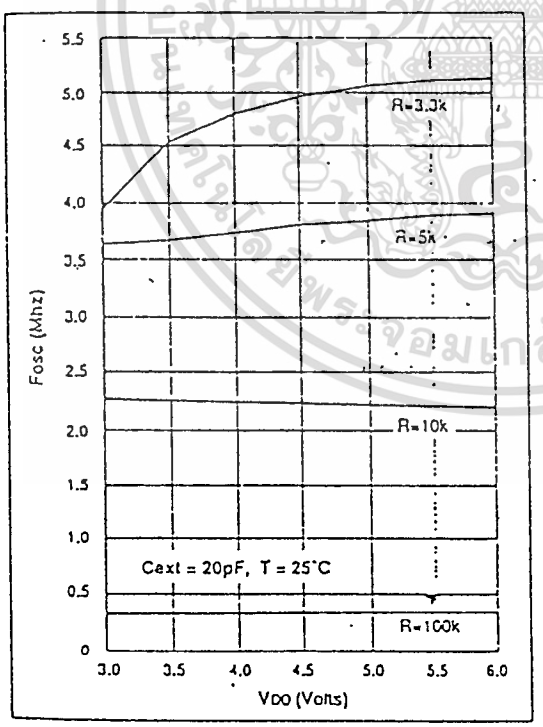
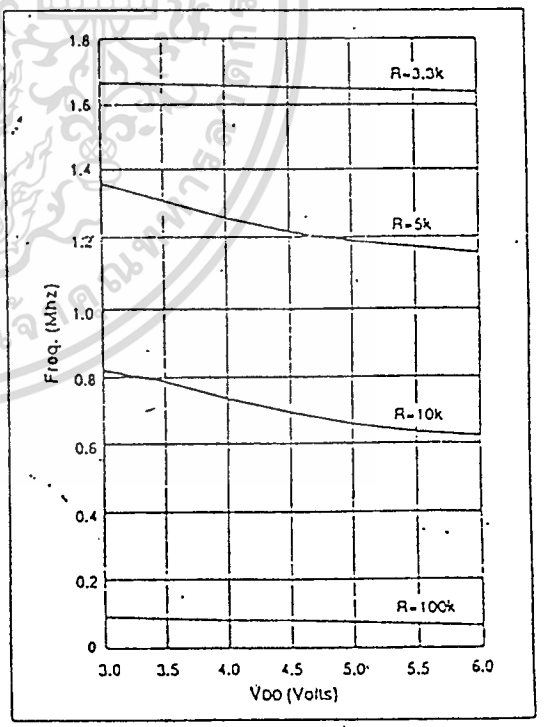


FIGURE 18.0.2 - TYPICAL RC OSCILLATOR FREQUENCY vs VDD*



* Measured on DIP packages.

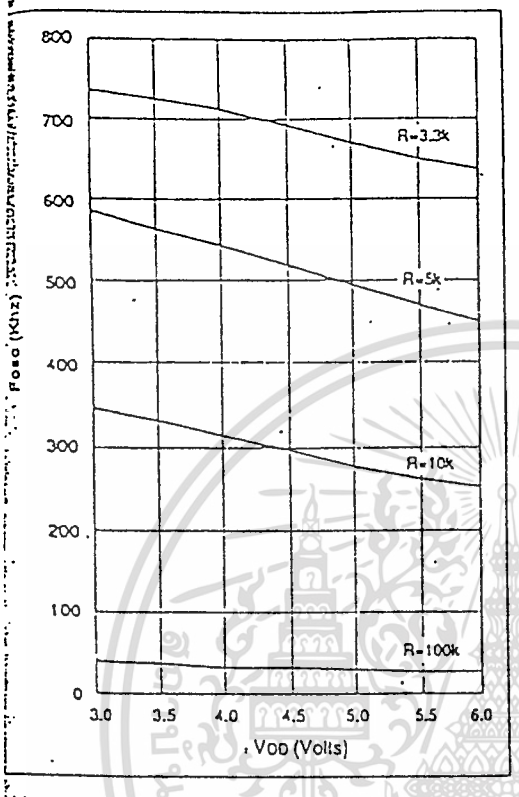
FIGURE 18.0.3 - TYPICAL RC OSCILLATOR FREQUENCY vs VDD*



* Measured on DIP packages.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GURE 18.0.4 - TYPICAL RC OSCILLATOR FREQUENCY vs VDD*



*Measured on DIP packages.

TABLE 18.0.1 - RC OSCILLATOR FREQUENCIES*

Cext	Rext	Average Fosc @ 5V, 25°C	
20pF	3.3k	4.973 Mhz	± 27%
	5k	3.82 Mhz	± 21%
	10k	2.22 Mhz	± 21%
	100k	262.15 Khz	± 31%
100pF	3.3k	1.63 Mhz	± 13%
	5k	1.19 Mhz	± 13%
	10k	648.64 Khz	± 18%
	100k	71.56 Khz	± 25%
300pF	3.3k	660.0 Khz	± 10%
	5k	484.1 Khz	± 14%
	10k	267.63 Khz	± 15%
	100k	29.44 Khz	± 19%

* Measured on DIP packages.

The percentage variation indicated here is part to part variation due to normal process distribution. The variation indicated is ±3 standard deviation from average value for VDD = 5V.

FIGURE 18.0.5 - TYPICAL Ipd vs VDD WATCHDOG DISABLED 25°C

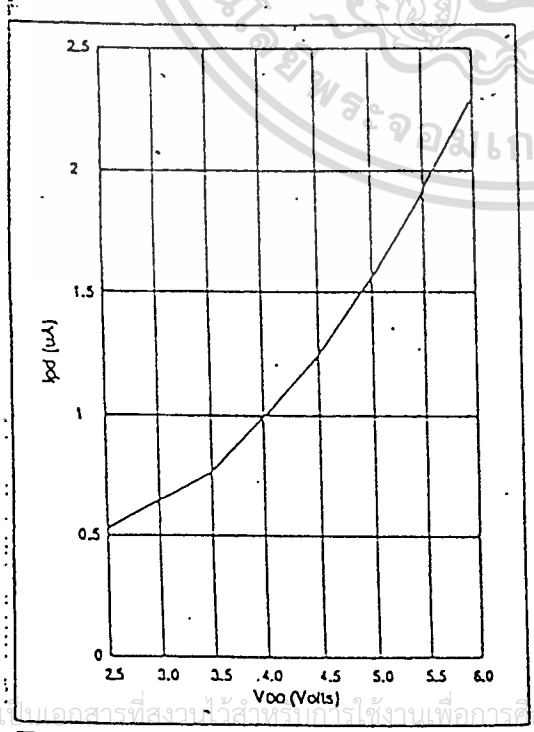
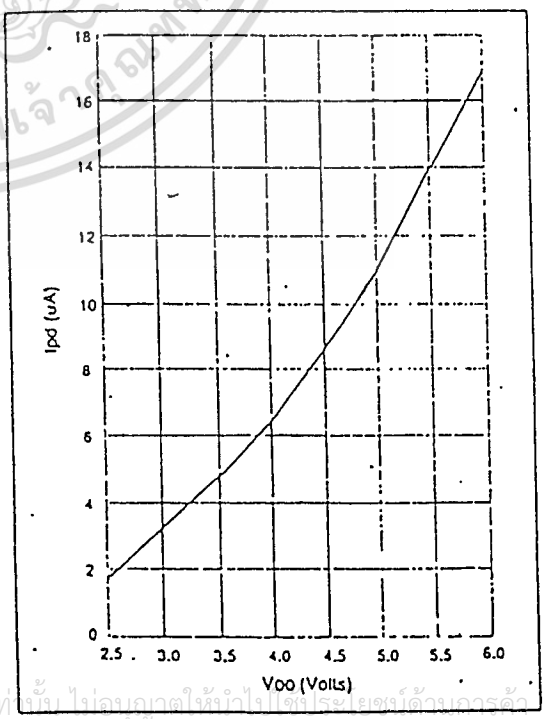


FIGURE 18.0.6 - TYPICAL Ipd vs VDD WATCHDOG ENABLED 25°C



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

FIGURE 18.0.7 - MAXIMUM Ipd vs VDD WATCHDOG DISABLED

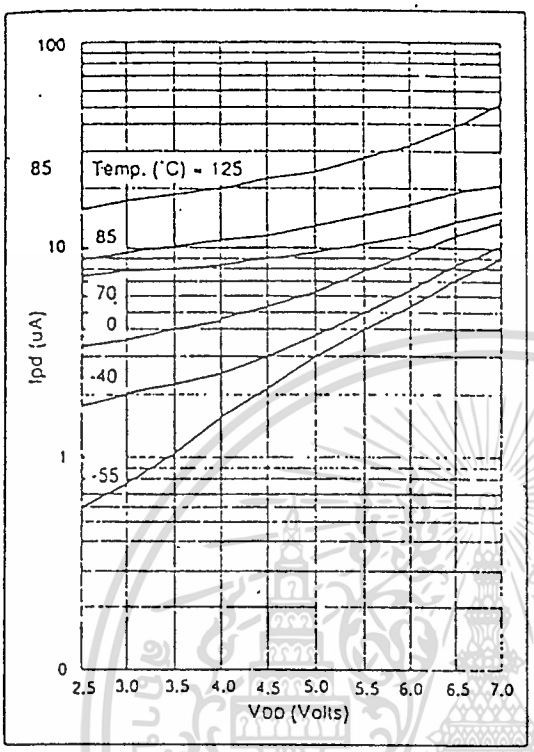
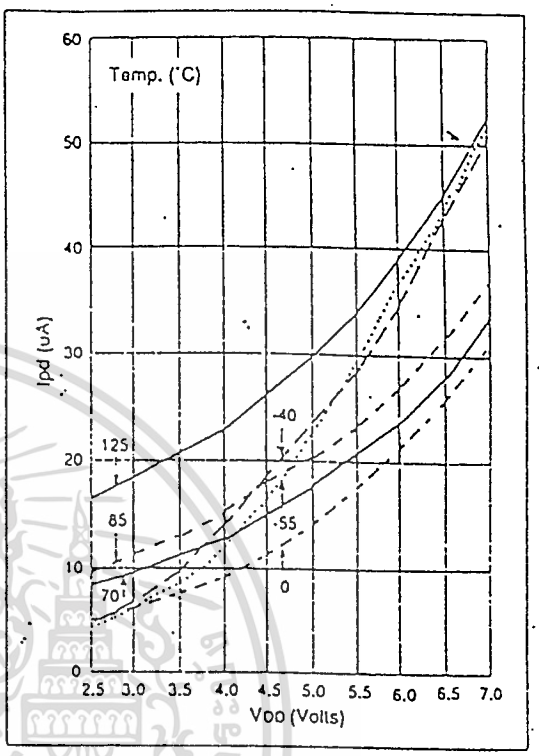
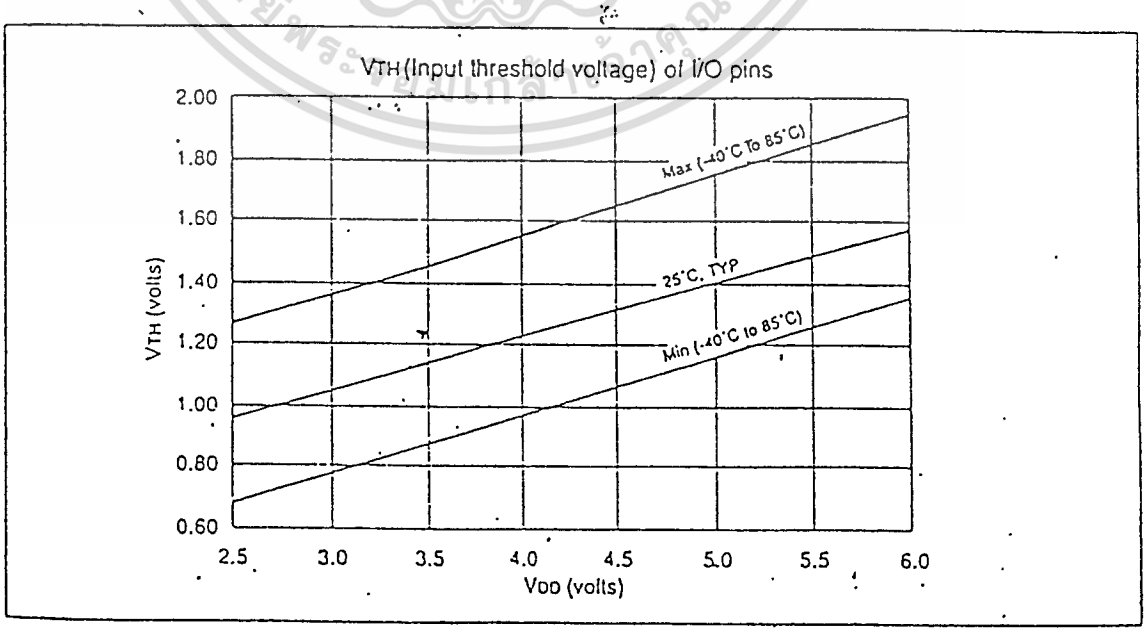


FIGURE 18.0.8 - MAXIMUM Ipd vs VDD WATCHDOG ENABLED*



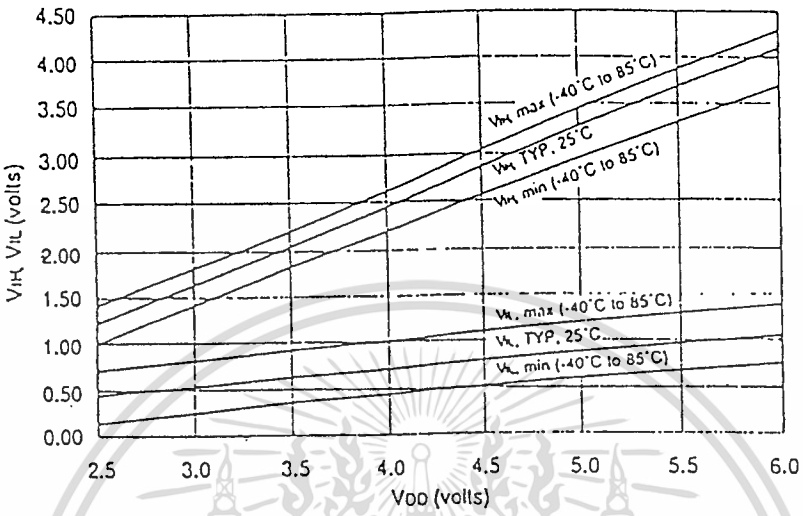
* IPD, with watchdog timer enabled, has two components: The leakage current which increases with higher temperature and the operating current of the watchdog timer logic which increases with lower temperature. At -40°C, the latter dominates explaining the apparently anomalous behavior.

FIGURE 18.0.9 - VTH (INPUT THRESHOLD VOLTAGE) OF I/O PINS vs VDD



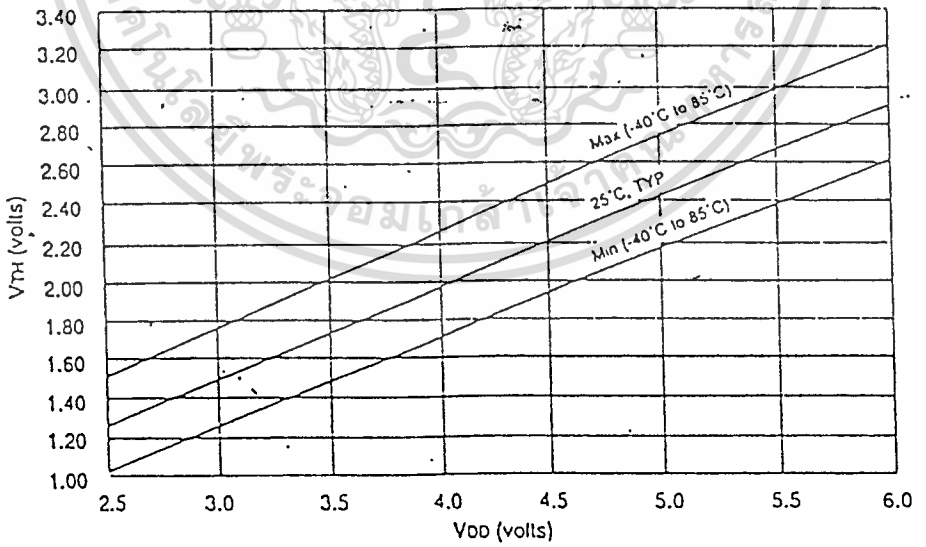
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GURE 18.0.10 - VIH, VIL OF $\overline{MCLR}$, RTCC AND OSC1 (IN RC MODE) vs VDD



Note: These input pins have Schmitt trigger input buffer.

IGURE 18.0.11 - VTH (INPUT THRESHOLD VOLTAGE) OF OSC1 INPUT (IN XT, HS, AND LP MODES) vs VDD



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

FIGURE 18.0.12 - TYPICAL IDD vs FREQ (EXT CLOCK, 25°C)

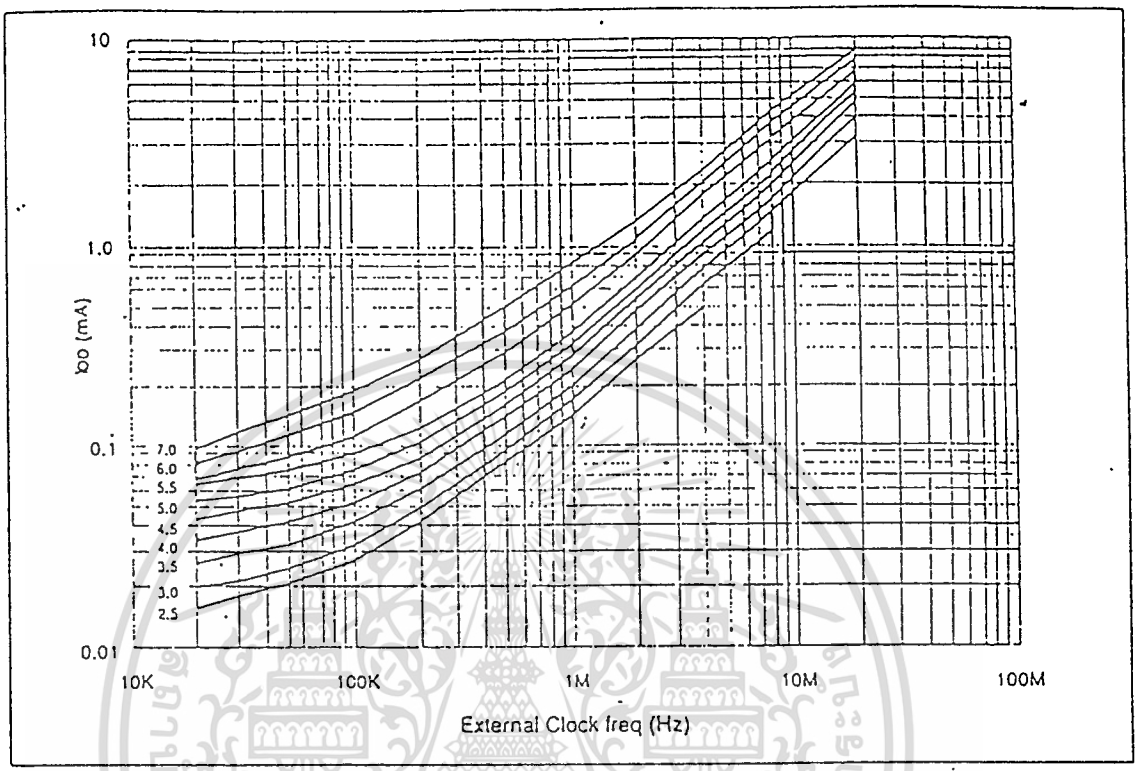
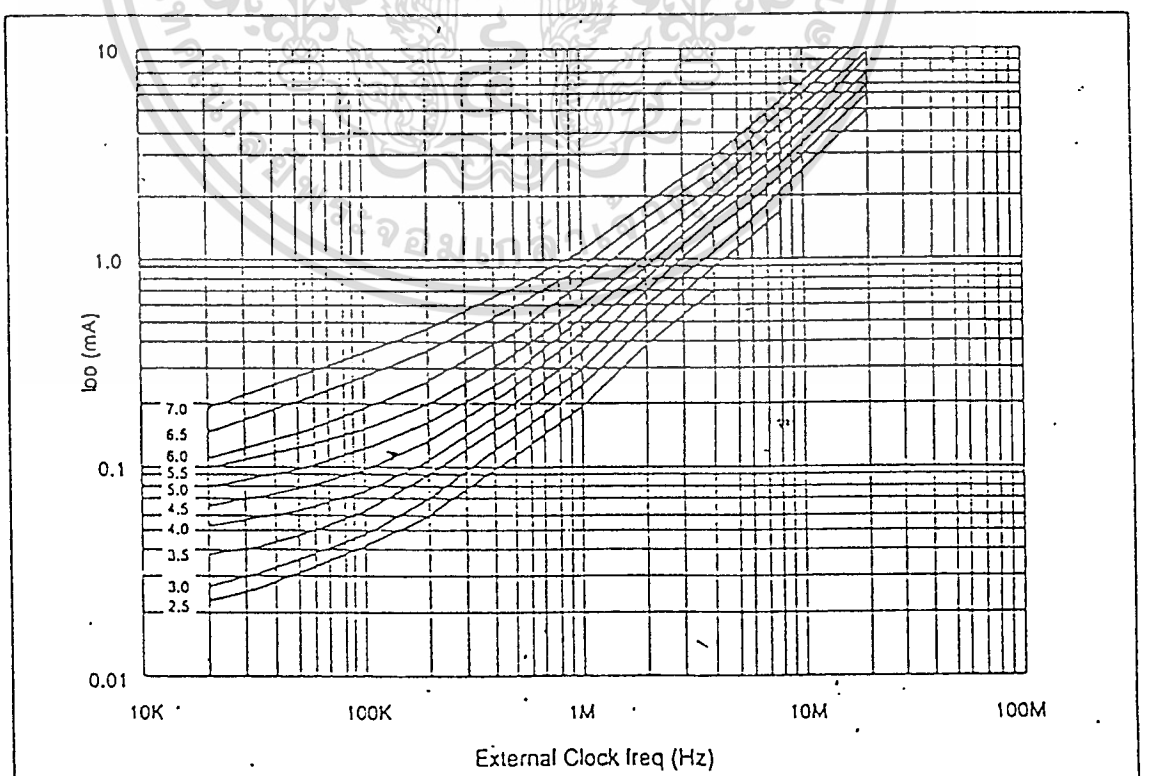


FIGURE 18.0.13 - MAXIMUM IDD vs FREQ (EXT CLOCK, -40° to +85°C)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 18.0.14 - MAXIMUM Idd vs FREQ (EXT CLOCK, -55° to +125°C)

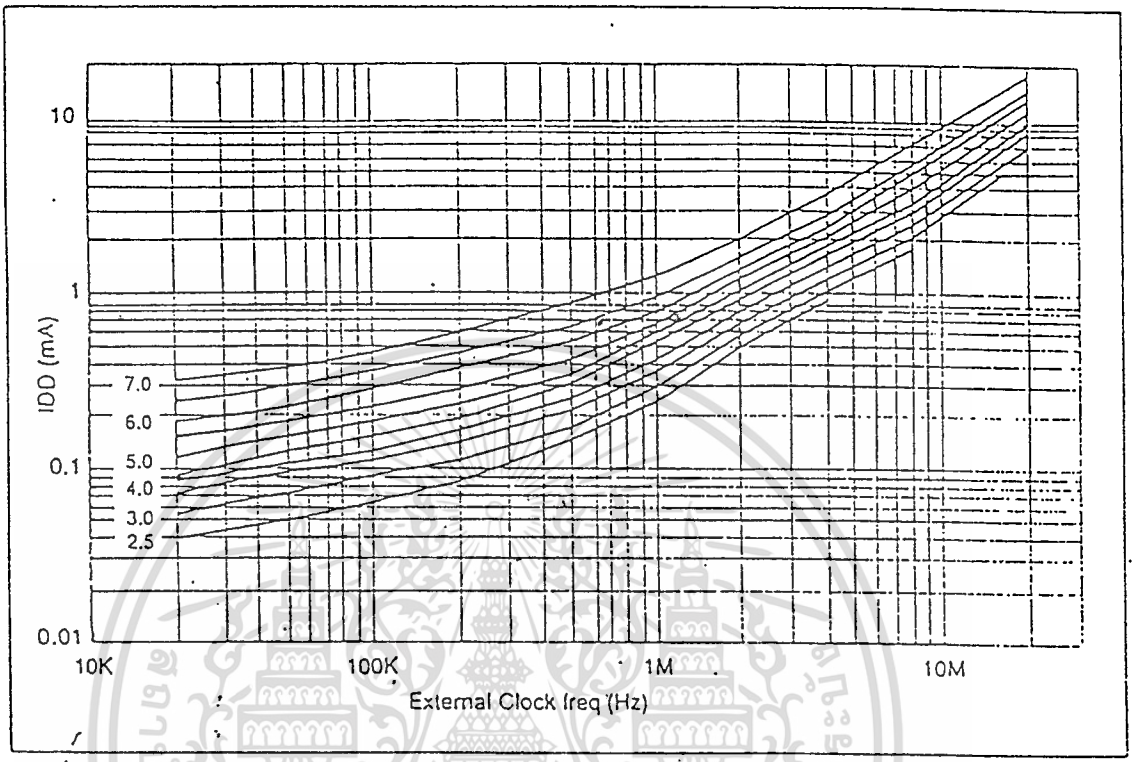


FIGURE 18.0.15 - WDT Timer Time-out Period vs VDD

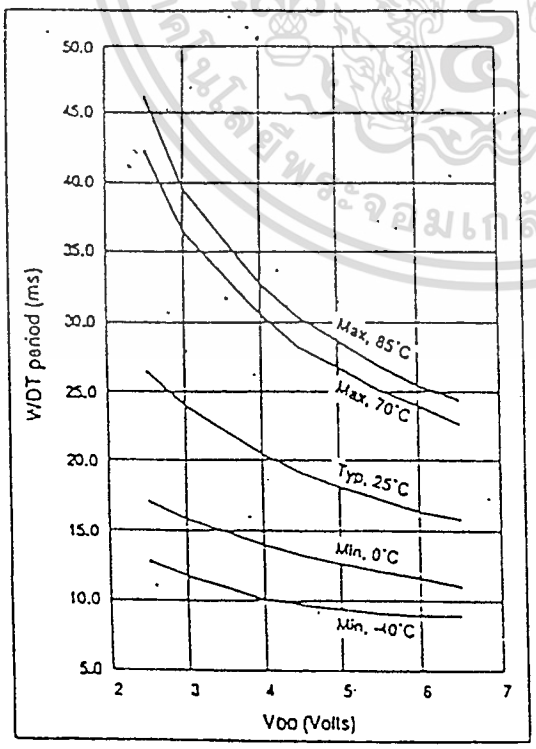
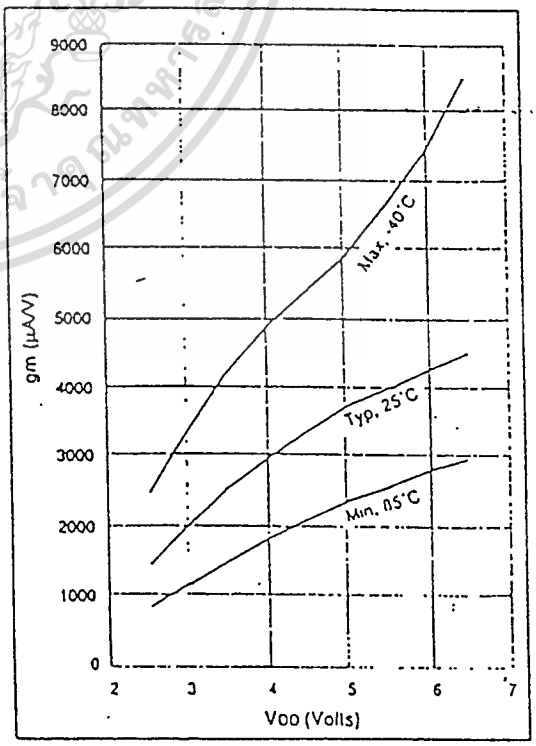


FIGURE 18.0.16 - Transconductance (gm) of HS Oscillator vs VDD



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1993 Microchip Technology Inc.

FIGURE 18.0.17 - Transconductance (gm) of LP Oscillator vs VDD

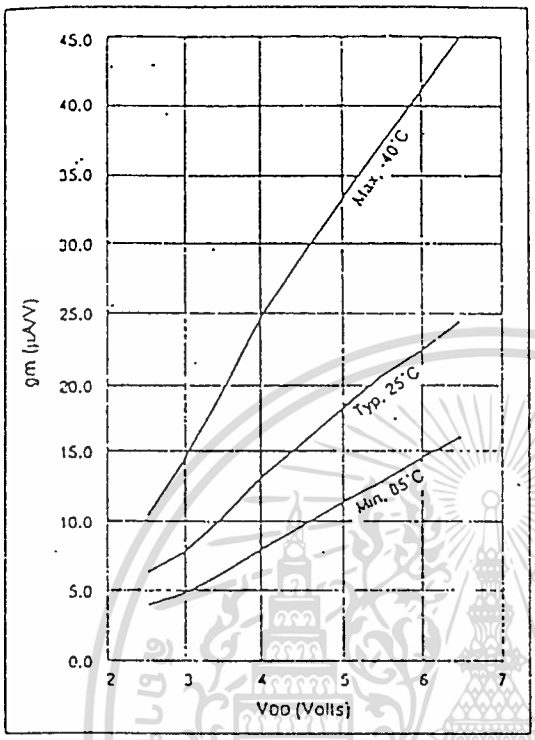


FIGURE 18.0.18 - Transconductance (gm) of XT Oscillator vs VDD

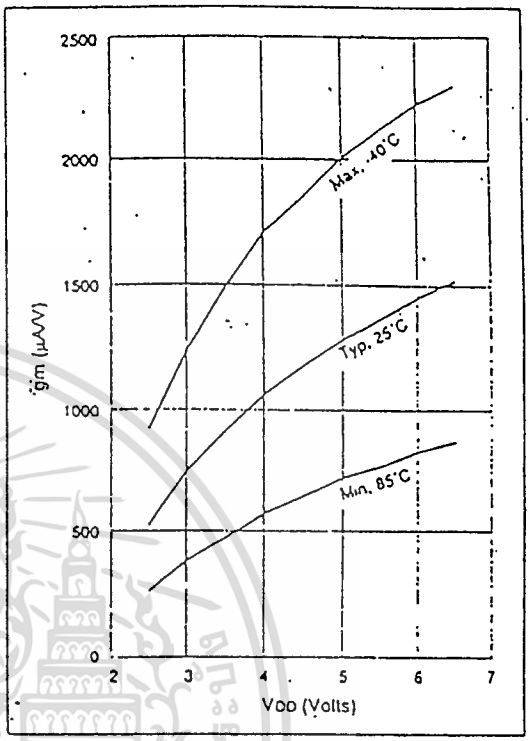


FIGURE 18.0.19 - IOH vs VOH, VDD = 3V

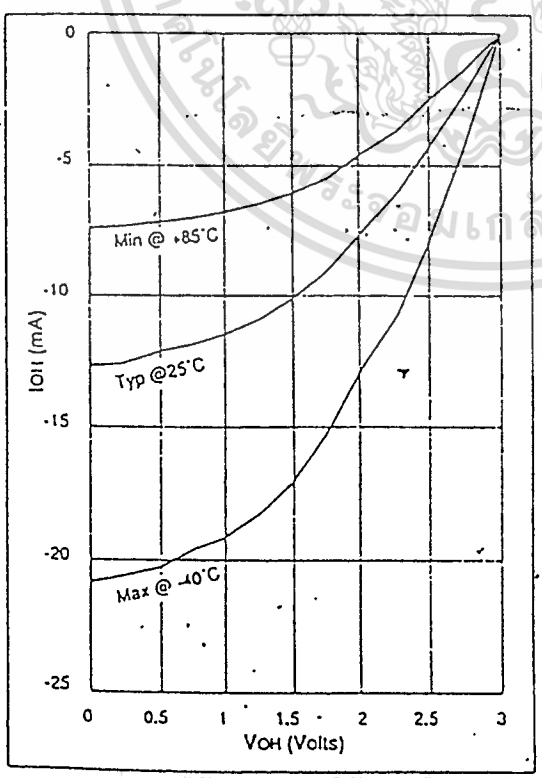
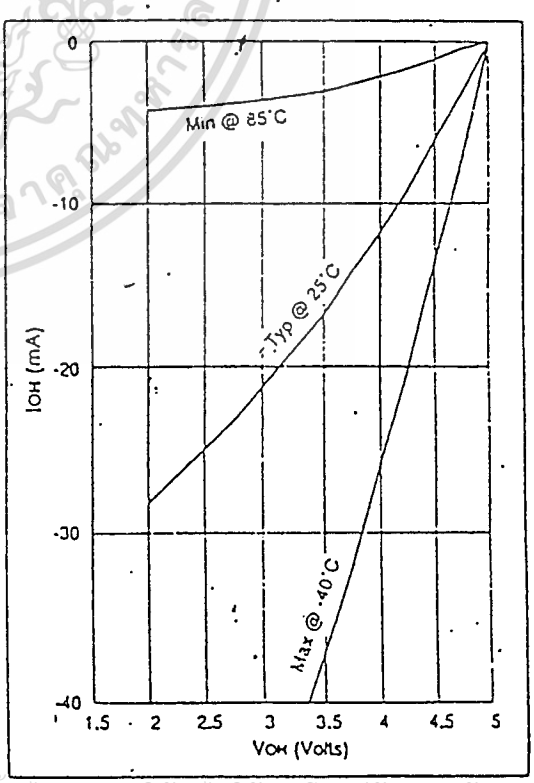


FIGURE 18.0.20 - IOH vs VOH, VDD = 5V



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        PROCESSOR  16C55

        RADIX HEX

        TITLE   "PICTEL.ASM"

        LIST

        ORG     0X00

        MOVLW   B "00001111"    ;LOAD W WITH 0F (00001111)
        TRIS    0X05            ;COPY W INTO TRIS A
        MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
        TRIS    0X06            ;COPY W INTO TRIS B
        MOVLW   B "00001111"    ;LOAD W WITH 0F (00001111)
        TRIS    0X07            ;COPY W INTO TRIS C

        MOVLW   B "00000100"    ;LOAD W WITH 04 (00000100)
        MOVWF   0X06            ;COPY W INTO TRIS B TO SET PORT
        MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
        MOVWF   0X07            ;COPY W INTI TRIS C TO SET PORT

        MOVLW   B "00000100"    ;LOAD W WITH 04 (00000100)
        MOVWF   0X0A            ;COPY W INTO 0X0A
        MOVWF   0X0B            ;COPY W INTO 0X0B
        MOVWF   0X0C            ;COPY W INTO 0X0C
        MOVWF   0X0D            ;COPY W INTO 0X0D
        MOVWF   0X0E            ;COPY W INTO 0X0E

        MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
        MOVWF   0X11            ;COPY W INTO 0X11
        MOVWF   0X12            ;COPY W INTO 0X12
        MOVWF   0X13            ;COPY W INTO 0X13
        MOVWF   0X14            ;COPY W INTO 0X14
        MOVWF   0X15            ;COPY W INTO 0X15

START:  BTFSS   0X05,3          ;BIT TEST SKIP IF RA3 = 1
        GOTO    OFF             ;GOTO OFF POINT
        BTFSC   0X05,1          ;BIT TEST SKIP IF RA1 = 0
        GOTO    CONFY           ;GOTO CONFY POINT
        GOTO    CONFN           ;GOTO CONFN POINT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CONFN:  MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP1:  BSF     0X06,7          ;SET BIT RB7
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0A,0          ;COPY (0X0A) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT1            ;CALL SUBROUTINE BUT1
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0A            ;COPY W INTO (0X0A)
        MOVF    0X11,0          ;COPY (0X11) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X11            ;COPY W INTO 0X11
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP1           ;GOTO LOOP1 POINT
        BCF     0X06,7          ;CLEAR BIT RB7

        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP2:  BSF     0X06,6          ;SET BIT RB6
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0B,0          ;COPY (0X0B) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT2            ;CALL SUBROUTINE BUT2
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0B            ;COPY W INTO (0X0B)
        MOVF    0X12,0          ;COPY (0X12) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X12            ;COPY W INTO 0X12
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP2           ;GOTO LOOP2 POINT
        BCF     0X06,6          ;CLEAR BIT RB7
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP3:  BSF     0X06,5          ;SET BIT RB5
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0C,0          ;COPY (0X0C) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT3            ;CALL SUBROUTINE BUT3
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0C            ;COPY W INTO (0X0C)
        MOVF    0X13,0          ;COPY (0X13) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X13            ;COPY W INTO 0X13
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP3           ;GOTO LOOP3 POINT
        BCF     0X06,5          ;CLEAR BIT RB7

        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP4:  BSF     0X06,4          ;SET BIT RB4
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0D,0          ;COPY (0X0D) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT4            ;CALL SUBROUTINE BUT4
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0D            ;COPY W INTO (0X0D)
        MOVF    0X14,0          ;COPY (0X14) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X14            ;COPY W INTO 0X14
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP4           ;GOTO LOOP4 POINT
        BCF     0X06,4          ;CLEAR BIT RB7
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP5:  BSF     0X06,3          ;SET BIT RB3
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0E,0          ;COPY (0X0E) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT5            ;CALL SUBROUTINE BUT5
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0E            ;COPY W INTO (0X0E)
        MOVF    0X15,0          ;COPY (0X15) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X15            ;COPY W INTO 0X15
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP5           ;GOTO LOOP5 POINT
        BCF     0X06,3          ;CLEAR BIT RB7

CONFY:  MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP11: BSF     0X06,7          ;SET BIT RB7
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0A,0          ;COPY (0X0A) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT11           ;CALL SUBROUTINE BUT11
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0A            ;COPY W INTO (0X0A)
        MOVF    0X11,0          ;COPY (0X11) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X11            ;COPY W INTO 0X11
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP11          ;GOTO LOOP11 POINT
        BCF     0X06,7          ;CLEAR BIT RB7
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP22: BSF     0X06,6          ;SET BIT RB6
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0B,0          ;COPY (0X0B) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT22           ;CALL SUBROUTINE BUT22
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0B            ;COPY W INTO (0X0B)
        MOVF    0X12,0          ;COPY (0X12) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X12            ;COPY W INTO 0X12
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP22          ;GOTO LOOP22 POINT
        BCF     0X06,6          ;CLEAR BIT RB7

        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP33: BSF     0X06,5          ;SET BIT RB5
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0C,0          ;COPY (0X0C) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT33           ;CALL SUBROUTINE BUT33
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0C            ;COPY W INTO (0X0C)
        MOVF    0X13,0          ;COPY (0X13) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X13            ;COPY W INTO 0X13
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP33          ;GOTO LOOP33 POINT
        BCF     0X06,5          ;CLEAR BIT RB7
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP44: BSF     0X06,4          ;SET BIT RB4
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0D,0          ;COPY (0X0D) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT44           ;CALL SUBROUTINE BUT44
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0D            ;COPY W INTO (0X0D)
        MOVF    0X14,0          ;COPY (0X14) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X14            ;COPY W INTO 0X14
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP44          ;GOTO LOOP44 POINT
        BCF     0X06,4          ;CLEAR BIT RB7

        MOVLW   B "00000010"    ;LOAD W WITH 02 (00000010)
        MOVWF   0X10            ;COPY W INTO (0X10)
LOOP55: BSF     0X06,3          ;SET BIT RB3
        BTFSC   0X07,3          ;BIT TEST SKIP IF RC3 = 0
        CALL    DETR            ;CALL SUBROUTINE DETR
        BCF     0X07,3          ;CLEAR BIT RC3
        MOVF    0X0E,0          ;COPY (0X0E) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSC   0X07,0          ;BIT TEST SKIP IF RC0 = 0
        CALL    BUT55           ;CALL SUBROUTINE BUT55
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X0E            ;COPY W INTO (0X0E)
        MOVF    0X15,0          ;COPY (0X15) INTO W
        MOVWF   0X03            ;COPY W INTO STATUS REGISTER
        BTFSS   0X05,2          ;BIT TEST SKIP IF RA2 = 1
        CALL    HOLD            ;CALL SUBROUTINE HOLD
        BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        CALL    CPM             ;CALL SUBROUTINE CPM
        MOVF    0X03,0          ;COPY STATUS REGISTER INTO W
        MOVWF   0X15            ;COPY W INTO 0X15
        DECF    0X10,1          ;(0X10) - 1 INTO (0X10)
        BTFSS   0X03,2          ;BIT TEST SKIP IF Z = 1
        GOTO    LOOP55          ;GOTO LOOP55 POINT
        BCF     0X06,3          ;CLEAR BIT RB7
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
OFF:    MOVLW   B "00000100"    ;LOAD W WITH 04 (00000100)
        MOVWF   0X05            ;COPY W INTO TRIS A
        GOTO    START           ;GOTO START POINT

DETR:   MOVLW   B "00100000"    ;LOAD W WITH 20 (00100000)
        IORWF   0X07,1          ;W OR TRIS C INTO TRIS C
        NOP                     ;NO OPERATION
        NOP                     ;NO OPERATION
        MOVLW   B "11011111"    ;LOAD W WITH DF (11011111)
        ANDWF   0X07,1          ;W & TRIS C INTO TRIS C
        RETLW   00              ;RETURN MAIN PROGRAM

HOLD:   BTFSS   0X07,6          ;BIT TEST SKIP IF RC6 = 1
        RETLW   00              ;RETURN MAIN PROGRAM
        BSF     0X06,0          ;SET BIT RB0
        BSF     0X07,7          ;SET BIT RC7
        BCF     0X07,6          ;CLEAR BIT RC6
        BSF     0X07,5          ;SET BIT RC5
        BCF     0X06,0          ;CLEAR BIT RB0
        BSF     0X03,2          ;SET BIT Z
        RETLW   00              ;RETURN MAIN PROGRAM

CPM:    BTFSS   0X07,5          ;BIT TEST SKIP IF RC5 = 1
        GOTO    SET             ;GOTO SET POINT
        BCF     0X07,5          ;CLEAR BIT RC5
        RETLW   00              ;RETURN MAIN PROGRAM
SET:    BSF     0X07,5          ;SET BIT RC5
        RETLW   00              ;RETURN MAIN PROGRAM


BUT1:   BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
        GOTO    REF11N          ;GOTO REF11N POINT
ALLNO1: BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        GOTO    ONNO1           ;GOTO ONNO1 POINT
        BCF     0X07,6          ;CLEAR BIT RC6
        BSF     0X03,2          ;SET BIT Z
        RETLW   00              ;RETURN MAIN PROGRAM
ONNO1:  BCF     0X07,6          ;CLEAR BIT RC6
        MOVLW   B "01111000"    ;LOAD W WITH 78 (01111000)
        IORWF   0X06,1          ;W OR TRIS B INTO TRIS B
        MOVLW   B "10000111"    ;LOAD W WITH 87 (10000111)
        GOTO    SUB             ;GOTO SUB POINT
REF11N: MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
        MOVWF   0X11            ;COPY W INTO (0X11)
        GOTO    ONNO1           ;GOTO ONNO1 POINT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
BUT2:    BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
         GOTO    REF22N          ;GOTO REF22N POINT
ALLNO2:  BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
         GOTO    ONNO2           ;GOTO ONNO2 POINT
         BCF     0X07,6          ;CLEAR BIT RC6
         BSF     0X03,2          ;SET BIT Z
         RETLW   00              ;RETURN MAIN PROGRAM
ONNO2:   BCF     0X07,6          ;CLEAR BIT RC6
         MOVLW   B "10111000"    ;LOAD W WITH B8 (10111000)
         IORWF   0X06,1          ;W OR TRIS B INTO TRIS B
         MOVLW   B "01000111"    ;LOAD W WITH 47 (01000111)
         GOTO    SUB             ;GOTO SUB POINT
REF22N:  MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
         MOVWF   0X22            ;COPY W INTO (0X22)
         GOTO    ONNO2           ;GOTO ONNO2 POINT

BUT3:    BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
         GOTO    REF33N          ;GOTO REF33N POINT
ALLNO3:  BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
         GOTO    ONNO3           ;GOTO ONNO3 POINT
         BCF     0X07,6          ;CLEAR BIT RC6
         BSF     0X03,2          ;SET BIT Z
         RETLW   00              ;RETURN MAIN PROGRAM
ONNO3:   BCF     0X07,6          ;CLEAR BIT RC6
         MOVLW   B "11011000"    ;LOAD W WITH D8 (11011000)
         IORWF   0X06,1          ;W OR TRIS B INTO TRIS B
         MOVLW   B "00100111"    ;LOAD W WITH 27 (00100111)
         GOTO    SUB             ;GOTO SUB POINT
REF33N:  MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
         MOVWF   0X33            ;COPY W INTO (0X33)
         GOTO    ONNO3           ;GOTO ONNO3 POINT

BUT4:    BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
         GOTO    REF44N          ;GOTO REF44N POINT
ALLNO4:  BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
         GOTO    ONNO4           ;GOTO ONNO4 POINT
         BCF     0X07,6          ;CLEAR BIT RC6
         BSF     0X03,2          ;SET BIT Z
         RETLW   00              ;RETURN MAIN PROGRAM
ONNO4:   BCF     0X07,6          ;CLEAR BIT RC6
         MOVLW   B "11101000"    ;LOAD W WITH E8 (11101000)
         IORWF   0X06,1          ;W OR TRIS B INTO TRIS B
         MOVLW   B "00010111"    ;LOAD W WITH 17 (00010111)
         GOTO    SUB             ;GOTO SUB POINT
REF44N:  MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
         MOVWF   0X44            ;COPY W INTO (0X44)
         GOTO    ONNO4           ;GOTO ONNO4 POINT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
BUT5:    BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
         GOTO    REF55N          ;GOTO REF55N POINT
ALLNO5:  BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
         GOTO    ONNO5           ;GOTO ONNO5 POINT
         BCF     0X07,6          ;CLEAR BIT RC6
         BSF     0X03,2          ;SET BIT Z
         RETLW   00              ;RETURN MAIN PROGRAM
ONNO5:   BCF     0X07,6          ;CLEAR BIT RC6
         MOVLW   B "11110000"    ;LOAD W WITH FO (11110000)
         IORWF   0X06,1          ;W OR TRIS B INTO TRIS B
         MOVLW   B "00001111"    ;LOAD W WITH 1F (00001111)
         GOTO    SUB             ;GOTO SUB POINT
REF55N:  MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
         MOVWF   0X55            ;COPY W INTO (0X55)
         GOTO    ONNO5           ;GOTO ONNO5 POINT

SUB:     ANDWF   0X06,1          ;W & TRIS B INTO TRIS B
         BSF     0X07,6          ;SET BIT RC6
         BCF     0X06,2          ;CLEAR BIT RB2
         BCF     0X07,5          ;CLEAR BIT RC5
         BCF     0X07,7          ;CLEAR BIT RC7
         BCF     0X03,2          ;CLEAR BIT Z
         RETLW   00              ;RETURN MAIN PROGRAM


BUT11:   BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
         GOTO    REF11Y          ;GOTO REF11Y POINT
         GOTO    ALLY            ;GOTO ALLY POINT
REF11Y:  MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
         MOVWF   0X11            ;COPY W INTO (0X11)
         GOTO    ONY             ;GOTO ONY POINT

BUT22:   BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
         GOTO    REF22Y          ;GOTO REF22Y POINT
         GOTO    ALLY            ;GOTO ALLY POINT
REF22Y:  MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
         MOVWF   0X22            ;COPY W INTO (0X22)
         GOTO    ONY             ;GOTO ONY POINT

BUT33:   BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
         GOTO    REF33Y          ;GOTO REF33Y POINT
         GOTO    ALLY            ;GOTO ALLY POINT
REF33Y:  MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
         MOVWF   0X33            ;COPY W INTO (0X33)
         GOTO    ONY             ;GOTO ONY POINT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
BUT44:  BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
        GOTO    REF44Y          ;GOTO REF44Y POINT
        GOTO    ALLY            ;GOTO ALLY POINT
REF44Y: MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
        MOVWF   0X44            ;COPY W INTO (0X441
        GOTO    ONY             ;GOTO ONY POINT

BUT55:  BTFSC   0X07,7          ;BIT TEST SKIP IF RC7 = 0
        GOTO    REF55Y          ;GOTO REF55Y POINT
        GOTO    ALLY            ;GOTO ALLY POINT
REF55Y: MOVLW   B "00000000"    ;LOAD W WITH 00 (00000000)
        MOVWF   0X55            ;COPY W INTO (0X55)
        GOTO    ONY             ;GOTO ONY POINT


ALLY:   BTFSC   0X03,2          ;BIT TEST SKIP IF Z = 0
        GOTO    ONY             ;GOTO ONY POINT
        BCF     0X07,6          ;CLEAR BIT RC6
        BSF     0X03,2          ;SET BIT Z
        RETLW   00              ;RETURN MAIN PROGRAM
ONY:    BSF     0X07,6          ;SET BIT RC6
        BCF     0X07,7          ;CLEAR BIT RC7
        BCF     0X07,5          ;CLEAR BIT RC5
        BCF     0X06,2          ;CLEAR BIT RB2
        BCF     0X03,2          ;CLEAR BIT Z
        RETLW   00              ;RETURN MAIN PROGRAM

        ORG     1FF             ;RESET ADDRESS

        GOTO    1FF             ;GOTO START POINT

        END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

[1] RAMAKANT A. GAYAKWAD , " OP - AMPS AND LINEAR INTEGRATED CIRCUITS ," USA : PRENTICE - HALL INC , 1993

[2] ROBERT BOYLESTAD ,LOUIS NASHELSKY," ELECTRONIC DEVICES AND CIRCUIT THEORY , " USA : PRENTICE - HALL , 1992

[3] ROGER L .TOKHEIM ," DIGITAL PRINCIPLE ,"SINGAPORE . MCGRAW - HILL , 1988

[4] KAMILO FEHER , " DIGITAL COMMUNICATIONS ," USA . PRENTICE - HALL , 1981

[5] นรินทร์ เนาวประทีป " ออปแอมป์ " กรุงเทพ ฯ : สำนักพิมพ์ฟิสิกส์เซ็นเตอร์ 2535

[6] กฤษดา วิศวธีรานนท์ " เรียน เล่น ใช้ ไอซีดิจิตอล " กรุงเทพ ฯ . เอซ.เอ็น.การพิมพ์ 2537

[7] บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน) " เซมิคอนดัคเตอร์ อิเล็กทรอนิคส์ ฉบับที่ 157 มีนาคม 2539 " ส.เอเซียเพรส 2539

[8] บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน) " เซมิคอนดัคเตอร์ อิเล็กทรอนิคส์ ฉบับที่ 158 เมษายน 2539 " ส.เอเซียเพรส 2539

[9] ยืน ภู่วรรณ " ทฤษฎีและการใช้งานอิเลคทรอนิคส์ เล่ม 3 " เอซ.เอ็น.การพิมพ์ 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณอาจารย์ เพื่อน ๆ และผู้ที่มีส่วนช่วยให้ปริญญานิพนธ์นี้สำเร็จลุล่วงเป็นไปตามวัตถุประสงค์ โดยเฉพาะองค์การสื่อสารมวลชนแห่งประเทศไทย และคุณสามารถ บดีการ ขอแสดงความขอบคุณมา ณ.ที่นี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้