ยู เอช เอฟ รีโมทคอนโทรล

UHF REMOTE CONTROL

โดย

นายกุลวรรธน์ เพชรสุวรรณ 38.013353

นายพงษ์ศักดิ์ สุวรรณกาญจน์ 38.013370

วัน เดือน ปี 14 ธค 2541

เลขทะเบียน 038896

เลขเรียกหนังสือ โ ม๐๑๖ ก๗๕ย

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร

ปริญญาอุตสาหกรรมศาสตร์บัณฑิต

ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038896

UHF REMOTE CONTROL

MR.KUNRAWAT PHETSUWAN 38.013353

MR.PONGSAK SUVANNAKRAN 38.013370

PROJECT REPORT SUBMITTED IN PARTIAL FULFILLMENT OF THE REQUIRMENTS

FOR THE BACHELOR'S DEGREE

DEPARTMENT OF INDUSTRIAL TECHNOLOGY

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

1997

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ **UHF REMOTE CONTROL**

โดย นายกุลวรรธน์ เพชรสุวรรณ 38013353

นายพงษ์ศักดิ์ สุวรรณกาญจน์ 38013370

อาจารย์ที่ปรึกษา อาจารย์สมภพ แก้วมีชัย

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2540

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับปริญญานิพนธ์ ฉบับนี้ เป็นส่วนหนึ่งของ การศึกษาตามหลักสูตร ปริญญาอุตสาหกรรมศาสตร์บัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ
(.....)

.....กรรมการ
(.....)

.....กรรมการ
(.....)

..... กรรมการ
(.....)

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ **UHF REMOTE CONTROL**

โดย นายกุลวรรธน์ เพชรสุวรรณ 38.013353
นายพงษ์ศักดิ์ สุวรรณกาญจน์ 38.013370

อาจารย์ที่ปรึกษา อาจารย์สมภพ แก้วมีชัย

ปีการศึกษา 2540

บทคัดย่อ

โครงงานนี้เป็นการนำเสนอ รีโมทคอนโทรลย่านยู เอช เอฟ โดยใช้คลื่นวิทยุ ย่านยู เอช เอฟ เป็นภาคส่ง ในการส่งข้อมูลในการเลือกกำหนดช่อง โดยทางด้านภาคส่ง การกำหนดการเลือกช่องแต่ละช่องตั้งแต่ 0 ถึง 15 จะมีรหัสเฉพาะของแต่ละช่องและสามารถทำการแก้ไขรหัสเฉพาะของแต่ละช่องได้ ในกรณีที่ต้องการแก้ไข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THESIS UHF REMOTE CONTROL

BY Mr.KUNRAWAT PHETSUWAN
Mr.PONGSAK SUVANNAKARN

ADVISOR Mr.SOMPOP KHEWMECHAI

YEAR 1997

ABSTRACT

THIS PROJECT IS PRESENT UHF REMOTE CONTROL USED RADIO WAVE UHF BAND IS TRANSMITTER DATA OF REMOTE CONTROL PART OF TRANMITTER USED CHANNEL FROM 0-16 AND HAVE PASSWORD ONLY CHANNEL AND CORRECT PASSWORD CHANNEL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	บทนำ	
	-รีโมทคอนโทรลแบบใช้ความถี่วิทยุ	1
บทที่ 2	เครื่องส่งวิทยุ	
	- ขอบเขตของเครื่องส่ง	2
	- การทำงานของ BLOCK DIAGRAME	5
	- การทำงานของ วงจรภาคเครื่องส่ง	5
บทที่ 3	เครื่องรับวิทยุ	
	- ขอบเขตของเครื่องรับวิทยุ	7
	- การทำงานของ BLOCK DIAGRAME	10
	- การทำงานของวงจร ภาคเครื่องรับ	11
บทที่ 4	Z-80 CONTROLLER	
	- ข้อมูลของ Z-80 CONTROLLE R	14
	- Z-80 กับหน่วยความจำ	22
	- Z-80 กับอินพุท/เอาท์พุท	32
	- Z-80 กับ PIA 8255	36
	- คำสั่ง Z-80	43
	- การทำงานของชุด Z-80 CONTROLLER	52
บทที่ 5	บทสรุปและวิจารณ์	53
เอกสารอ้างอิง		
ภาคผนวก		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

การดำรงชีวิตของมนุษย์ ในโลกปัจจุบัน ล้วนยึดติดกับสิ่งอำนวยความสะดวกต่าง ๆมากมาย ในรูปแบบของการใช้อุปกรณ์เครื่องใช้ไฟฟ้า หรืออุปกรณ์อำนวยความสะดวกภายในบ้าน เช่น พัดลม เครื่องปรับอากาศ โทรทัศน์ หรือแม้แต่ภายในโรงงานอุตสาหกรรมก็ตาม

รีโมทคอนโทรล ก็เป็นอีกระบบหนึ่งของการควบคุมอุปกรณ์เครื่องใช้ไฟฟ้าอื่น ๆ ที่ต้องอาศัยการควบคุมจากระยะทางที่ไกล โดยไม่ต้องไปทำการเปิดสวิทช์ ให้อุปกรณ์นั้น ๆ ทำงาน เพียงแต่กำหนดกดช่องที่ต้องการจะให้อุปกรณ์นั้น ๆ ทำงาน หน้าสัมผัสที่ตัวรับของภาครับของรีโมท ที่ต่ออยู่กับอุปกรณ์ ก็จะต่อให้แหล่งจ่ายไฟ จ่ายไฟให้กับอุปกรณ์นั้น ๆ ทำงานได้

ในบางครั้ง เพราะความสะดวกสบายของการใช้รีโมทคอนโทรล เพียงแค่กดปุ่มให้อุปกรณ์ทำงาน อุปกรณ์บางอย่างต้องการจะใช้งานเฉพาะบางเวลา หรือเฉพาะความต้องการของบุคคล ดังนั้นเพื่อป้องกันการใช้งานจากบุคคลไม่พึงปรารถนา จึงจำเป็นต้องมีรหัสเฉพาะของแต่ละช่องเพื่อป้องกันเอาไว้

รีโมทคอนโทรลแบบใช้ความถี่วิทยุ

รีโมทคอนโทรลชนิดนี้จะใช้ความถี่วิทยุ ซึ่งจะใช้ความถี่ในย่านที่คนไม่ใช้กันเพื่อป้องกันความถี่รบกวนกัน โดยการใช้สัญญานข้อมูลไปมอดดูเลตกับความถี่วิทยุแล้วส่งออกไปควบคุมข้อดีของรีโมทคอนโทรลชนิดนี้คือ ราคาถูก ไม่ต้องหันเครื่องส่งให้ตรงกับเครื่องรับก็สามารถควบคุมได้ทุกๆตำแหน่ง ผู้ใช้สามารถควบคุมได้ในระยะไกลขึ้นกับกำลังของเครื่องส่ง

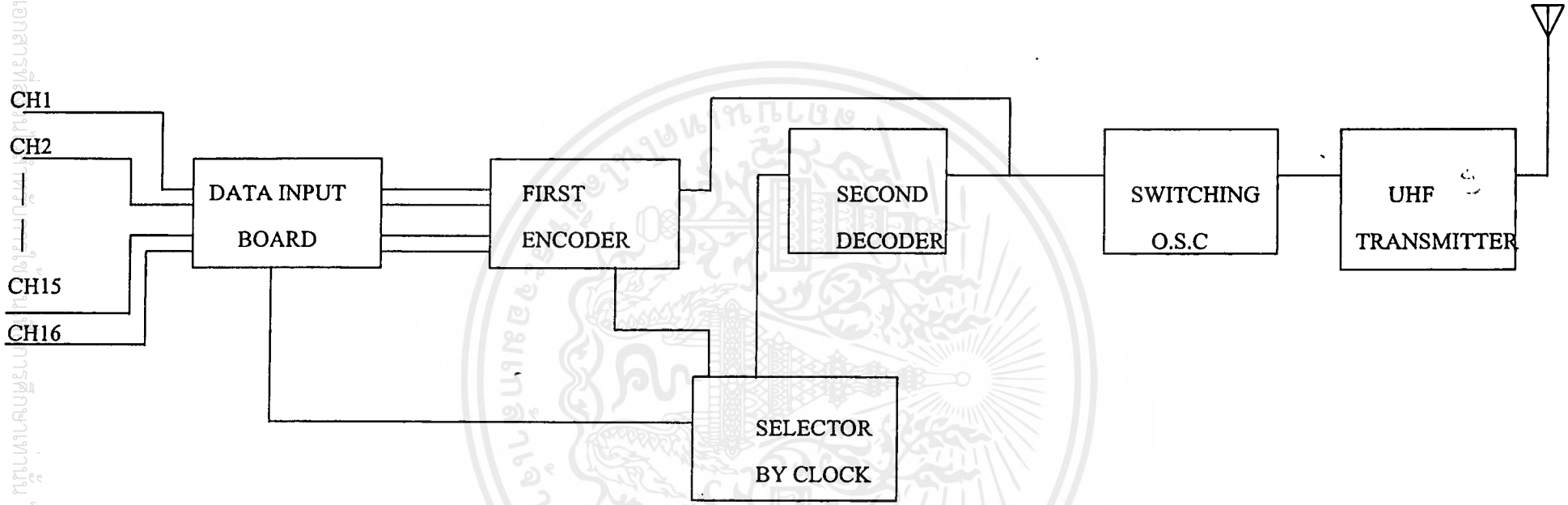
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 เครื่องส่งวิทยุ

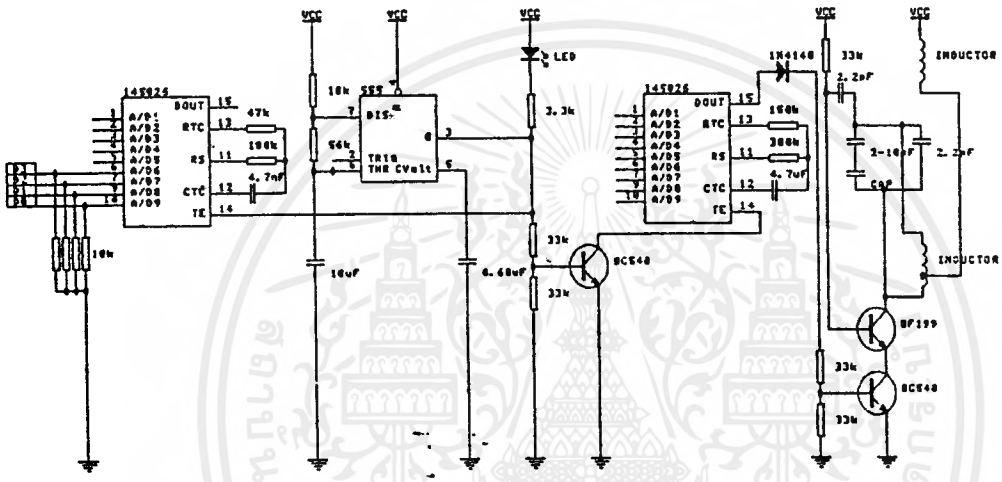
ขอบเขตของเครื่องส่ง (SPECIFICATION OF TRANSMITTER)

- ใช้ความถี่ย่าน UHF 300 - 330 MHZ
- ใช้กำลังส่ง 9 MILLIWATT
- สามารถ CONTROL ได้ในระยะทางประมาณ 100 เมตร
- สามารถ CONTROL RECIEVER สูงถึง 19,683 เครื่อง (ขยายจำนวน RECIEVER)
- สามารถ สร้าง CODE เฉพาะเพื่อการใช้งานได้ถึง 4,782,969 CODE
- RECIEVER สามารถ CONTROL ได้ 16 CHANNEL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BLOCK DAIGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของ BLOCK DIAGRAME

DATA INPUT เป็นภาคที่ทำหน้าที่สร้าง DATA CHANNEL เพื่อจะป้อนเป็น BINARY CODE ให้กับภาค FIRST ENCODER และในขณะเดียวกัน ก็จะ DISPLAY CHANNEL ที่ป้อนเข้าไปซึ่งจะอธิบายอย่างละเอียดภายหลัง

FIRST ENCODER จะทำการ ENCODE DATA INPUT ซึ่งเป็น BINARY CODE ที่ได้รับจาก DATA INPUT และสร้างสัญญาณ OUTPUT เป็น PULSE CODE แบบ SEQUENCIAL เพื่อป้อนไปยังภาค SWITCHING OSCILLATOR

SELECTER จะทำหน้าที่ในการ CONTROL ภาค FIRST ENCDOER และ ภาค SECOUND ENCODER เพื่อที่จะเลือก PULSE CODE ทางด้าน OUTPUT ของ ภาค ENCODER ที่ใช้เป็นตัวส่ง PULSE CODE โดยการสลับการส่งคนละครั้ง ป้อนไปให้ภาค SWITCHING OSCILLATOR

SECOUND ENCODER จะทำหน้าที่ ENCODER ADDRESS ของ RECIEVER เพื่อที่จะนำไป CONTROL RECIEVER ADDRESS นั้น ๆ หากใช้ RECIEVER จำนวนหลายชุดจะต้องกำหนด ADDRESS แต่ละชุด โดยกำหนด ADDRESS ที่ขา ADDRESS ของ IC

SWITCHING OSCILLATOR จะทำหน้าที่ ON\OFF ภาค OSCILLATOR ตาม PULSE SEQUENCIAL ที่รับเข้ามา

OSCILLATOR & TRANSMITTER จะทำหน้าที่ OSCILLATE ความถี่ตาม PULSE และทำการ TRANSMIT PULSE CARRIER ออกไป

การทำงานของวงจรภาคเครื่องส่ง (TRANSMITTER CIRCUIT)

IC1 และ IC3 ทำหน้าที่เป็น ENCODER โดย

IC1 ทำหน้าที่เป็น FIRST ENCODER ซึ่งจะทำการ ENCODE DATA CHANNEL ซึ่งเป็น BINARY CODE ซึ่งจะส่งไปเพื่อกำหนด CHANNEL ของ RECIEVER

IC3 ทำหน้าที่เป็น SECOUND ENCODER ซึ่งจะทำการ ENCODE DATA ADDRESS ของ RECIEVER

IC2 ทำหน้าที่เป็นตัว CONTROL ในการเลือก PULSE CODE ทางด้าน OUTPUT ของ IC1 และ IC3 สลับกัน

การทำงาน สมมติให้มี DATA ถูกป้อน ก็จะทำให้ DATA BUS มีสถานะ D4 D3 D2 D1 เป็น 0 0 0 1 และขณะเดียวกัน POWER ก็จะถูกจ่ายให้กับวงจร ก็จะทำให้ วงจร ASATABLE MULTIVIBRAATION ซึ่งค่า PULSE TIME ถูกกำหนดโดย R8 C4 และ ทำให้ OUTPUT ของ IC2 เป็น PULSE ออกมาที่ 1.7 HZON 300 mSEC OFF 300 mSC ซึ่งถูกแสดงสถานะโดย D10 และ PULSE ส่วนนี้จะเป็นส่วน INPUT ของ ภาค SWITCHING OSC ซึ่งจะมี PULSE TIME จะถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดโดย R12 R13 และ C6 ซึ่ง PULSE TIME ส่วนนี้ จะต้อง MATCH กับทางด้านเครื่องรับ จึงจะทำให้เครื่องรับ DECODE PULSE CODE ได้

และสัญญาณ PULSE อีกส่วนหนึ่งซึ่งเป็น INPUT ปรากฏที่ขา TE ของ IC1 ซึ่งจะทำให้มีสถานะเป็น LOW ก็จะทำให้ IC1 ทำการส่ง CHANNEL PULSE CODE แบบ SEQUENCIAL ออกทางด้าน OUTPUT ที่ขา 15 ซึ่งจะถูกกำหนด PULSE TIME โดย R5 R6 และ C6 และสัญญาณ CHANNEL PULSE CODE แบบ SEQUENCIAL นี้จะถูกส่งผ่าน D9 เพื่อป้อนไปยังภาค SWITCHING OSC

ภาค SWITCHING OSC ซึ่งจะใช้ R15 R16 และ Q3 เกิดการ TURN ON และ TURN OFF แบบ SYNCRONISM ตามสัญญาณ CODE PULSE ที่เข้ามา และจะเป็นผลให้ Q2 มีการต่อวงจรร่วมกับ Q3 แบบ HARTLEY OSCILAATOR เกิดการ OSC ตามสัญญาณที่เข้ามาและทำการ MOD กับ CODE PULSE ที่เข้ามาซึ่งจะทำการ MOD แบบ ASK (AMMPLITUDE SHIFT KEYING) ให้สัญญาณที่จะทำการส่งออกไปทางด้าน OUTPUT ของเครื่องส่งโดยผ่านทาง L1 ซึ่งทำหน้าที่เป็น RFC (RADIO FREQUENCY COIL) จะถูกกำหนด CARRIER โดย CV1 C10 และ L ที่ทำขึ้นจากแผ่น PCB ซึ่งจะถูก ADJUST ค่าไว้ที่ 300-330 MHZ

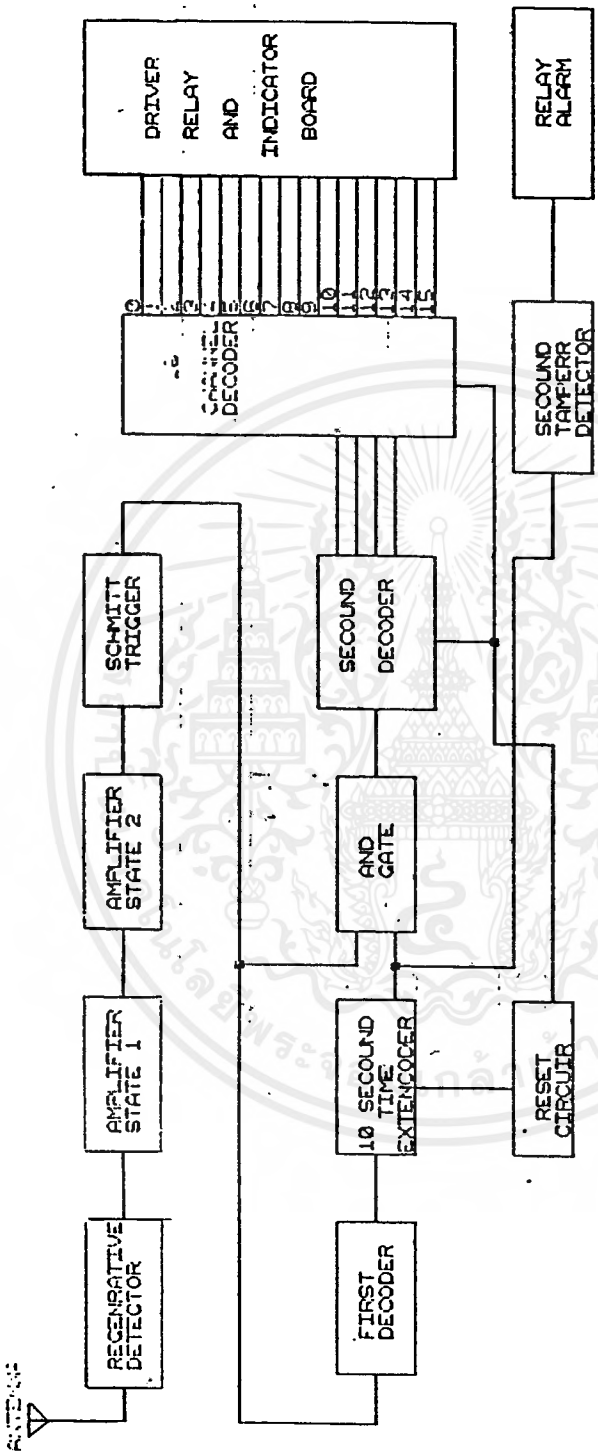
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 เครื่องรับวิทยุ

ขอบเขตของเครื่องรับวิทยุ (SPECIFICATION OF RECIEVER)

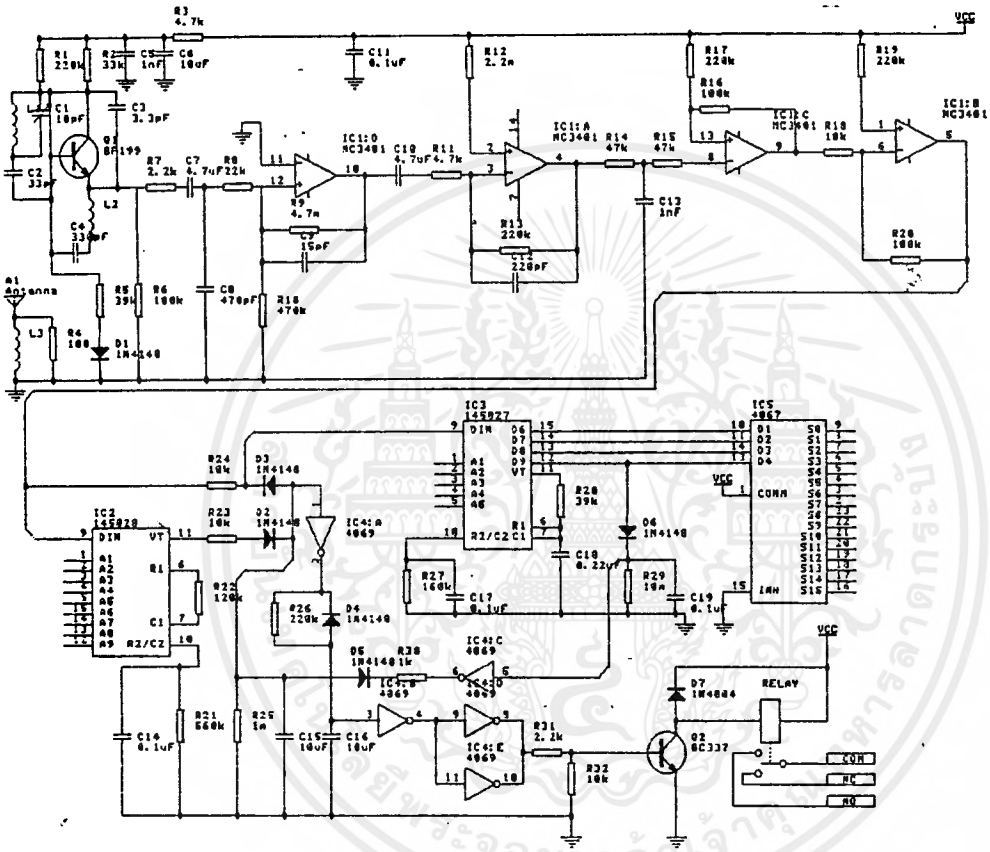
- ย่านความถี่ 300 - 330 MHZ
- สามารถมี RECEIVER ได้ 19,683 เครื่อง ต่อ 1 TRANSMITTER
- RECIEVER 1 เครื่อง CONTROL ได้ 16 CHANNEL
- มี ALARM SHOW เมื่อรับ CODE ผิดพลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



BLOCK DIAGRAM RECIEVER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของ BLOCK DIAGRAM

การทำงานของเครื่องรับ จะประกอบไปด้วย ภาค FRONTEND ซึ่งจะทำหน้าที่ RECIEVER CARRIER ของสัญญาณ PULSE ที่ส่งมาจากเครื่องส่งและจะถูกทำการ DECODE PULSE เพื่อนำสัญญาณส่วนนี้ไปทำการใช้งานทางด้าน OUTPUT ต่อไป ซึ่งประกอบด้วยภาคต่าง ๆ ดังต่อไปนี้

REGENERATIVE DETECTOR จะทำหน้าที่เป็น RECIEVER CODE PUPLSE CARRIER จากเครื่องส่ง และทำการ DETECT สัญญาณ CARRIER ออกไป ซึ่งจะทำให้มีแต่สัญญาณ PUSE CODE ที่ส่งมาเท่านั้น เพื่อนำไปป้อนให้กับ INPUT แก่ภาค AMPLIFIER

AMPLIER STATE 1 & AMPLIER STATE 2 ทำหน้าที่ AMPLIFIER CODE PULSE จากภาค REGENERATIVE DETECTOR เพื่อนำสัญญาณไปเป็น INPUT แก่ภาค SCHMITT TRIGGER

SCHMITT TRIGGER ทำหน้าที่กำจัด NOISE และ รูปแบบ CODE PULSE ให้มีสถานะทางด้าน LOGIC ที่ชัดเจนขึ้น เพื่อนำ PULSE ส่วนนี้ไปทำการ DECODE ซึ่งป้อนออกไปเป็น INPUT ของ FIRST DECODER และ AND GATE

FIRST DECOER ทำหน้าที่ DECODE ADDRESS RECIEVER CODE ที่ส่งมาจากเครื่องส่ง ถ้า ADDRESS CODE ถูกต้องก็จะทำให้ VT1 มีสถานะ LOGIC เป็น HIGH เป็นเวลา 10 SEC ถ้าไม่มีสัญญาณมาทำการ RESET VT1 นี้ ภายใน 2 SEC ก็จะทำให้เกิด ALARM ขึ้นที่ภาค 2 SECOUND TAMPER DETECTOR เป็นโดย RY1 จะทำงาน การแสดงสถานะการผิดพลาดของ CODE ที่รับเข้ามา ได้ไม่สมบูรณ์และ CODE PULSE ที่ส่งตามมาซึ่งจะเป็น CHANNEL CODE และจะถูกส่งผ่าน AND GATE และ ถูก DECODE โดย SECOUND DECODER

SECOUND DECOER ทำหน้าที่ DECODE CHANNEL CODE ถ้า CHANNEL CODE ที่ส่งมาถูกต้องก็จะทำให้ VT2 มีสถานะ LOGIC เป็น HIGH ซึ่งจะทำให้ VT1 เกิดการ RESET ก่อนเวลา 2 SEC ซึ่งเป็นเวลาที่จะเกิด ALARM ขึ้น และก็จะทำการ DECODE CHANNEL CODE ออกมาเป็น BINARY CODE เพื่อป้อนไปยังภาค 16 CHANNEL DECODER ทำการ DECODE BINARY CODE ให้เป็น LEVEL PULSE ทางด้าน OUTPUT โดยมีสถานะเป็น HIGH เพื่อป้อนให้กับ OUTPUT LATCH และ DRIVER RELAY ต่อไป

DRIVER RELAY AND INDICATOR BOARD (LATCH)ประกอบด้วย IC6-IC14 ทำหน้าที่ LATCH สัญญาณจาก 16 CHANNEL DECODER เพื่อนำไป CONTROL OUTPUT โดยใช้ RELAY เป็นตัว OUTPUT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของภาคเครื่องรับ (RECIEVER CIRCUIT)

RECEIVER จะทำการ RECEIVE PULSE CODE CARRIER โดยใช้ ATTNENA ส่งมายัง L1 ในการ RECEIVE สัญญาณจะถูก A INDUCE ไปยัง L2 ซึ่งถูก TUNE 320 MHZ โดย CV1 และจะทำการ DETECT CARRIER ออกไป เหลือแต่ CODE PULSE ซึ่งจะผ่านวงจร FILTER R6 C7 และทำการส่งออกไปเข้า INPUT ของ IC1a

IC1a ก็จะทำหน้าที่ในการ AMPLIFIER CODE PULSE แบบ HIGH GAIN INVERTING AMP ซึ่ง PULSE ที่ปรากฏทาง OUTPUT ของ IC1a มีรูปแบบเป็น INVERT กับ INPUT ที่เข้ามาและถูกป้อนไปให้ INPUT ของ IC1b

IC1b จะทำหน้าที่ AMPLIFIER PULSE ที่เข้ามาที่ขา INVERTING ทำให้รูปแบบของ PULSE เหมือนกับทางด้าน TRANSTTER และ OUTPUT จะถูกป้อนไปเข้า INPUT ของ IC1c

IC1c จะทำหน้าที่ จัดรูปคลื่นของ PULSE INPUT ที่ป้อนให้กับขา INVERTING ให้เป็น CODE PULSE แบบ LOGIC และลด NOISE ที่เกิดขึ้นและป้อนไปเข้า INPUT ของ IC1d

IC1d ทำหน้าที่ในการ INVERT CODE PULSE ให้เหมือนกับทางด้าน INPUT และส่ง CODE PULSE แบบ SEQUENCIAL ไปสู่ขา 9 ของ IC2 เพื่อทำหน้าที่ในการ DECODE และอีกส่วนหนึ่งป้อนผ่าน R26 เพื่อไปเข้า INPUT ของ IC4

IC2 จะทำหน้าที่ DECODE ADDRESS CODE PULSE ที่ส่งมาจาก IC1d ถ้าหาก ADDRESS CODE PULSE ที่ส่งมาถูกต้องและ PULSE TIME MATCH กันซึ่งเครื่องรับจะใช้ R21 C13 R23 C14

ในการกำหนด PULSE TIME เมื่อ IC2 ทำหน้าที่ DECODE ADDRESS CODE PULSE ได้ถูกต้องก็จะทำให้ VT1 มีสถานะทางด้าน LOGIC เป็น HIGH ซึ่งจะเป็นผลให้วงจร 10 SEC TIME EXTENDER เกิดการทำงานขึ้น โดยการทำงานของ C16 ซึ่งจะทำการ CHARGE กระแสผ่าน R22 และ D2 และถ้าหากไม่มีสัญญาณมาทำการ RESET ก็จะทำให้ C16 เกิดการ DISCHARGE ผ่าน R25 ใน 1 รอบการทำงานจะใช้เวลาประมาร 10 SEC หากเกิดการรับ CODE ไม่สมบูรณ์และสัญญาณ จะทำให้ LOGIC ทางด้าน OUTPUT ของ IC3a มีสถานะ LOGIC เป็น LOW ซึ่งจะทำให้ OUTPUT ของ IC3b มีสถานะ LOGIC เป็น 1 ซึ่งจะเป็นผลให้วงจร 2 SEC TEMPER DETECTOR เกิดการทำงานขึ้น ถ้าหากว่าไม่มีสัญญาณทำการ RESET เกิดขึ้นก็จะเป็นผลให้ C17 เกิดการ CHARGE กระแสไฟผ่าน R27 D5 ซึ่งจะใช้เวลาในการ CHARGE ประมาณ 2 SEC ก็จะเป็นผลให้สถานะ LOGIC ทางด้าน OUTPUT ของ IC3c เป็น LOW และ IC3d IC3e มีสถานะ LOGIC OUTPUT เป็น HIGH ก็จะเป็นผลให้ Q2 เกิดการ TURN ON เป็นผลให้เกิดการ SHOW ALARM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดขึ้น เพื่อแสดงให้ทราบว่า เครื่องรับไม่สามารถ DECODE PULSE ได้ ซึ่งอาจจะมาจากเครื่องส่งส่ง CODE มาผิดพลาด

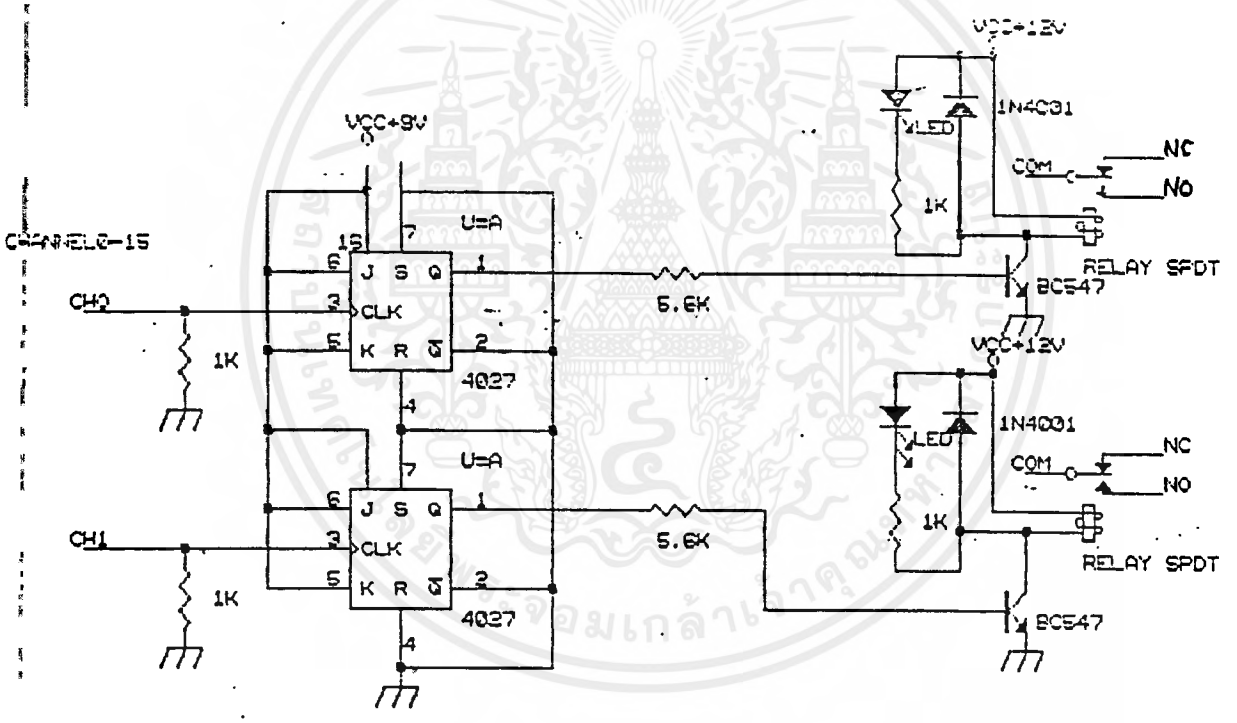
ในขณะที่สัญญาณที่ออกจาก OUTPUT ของ IC1d ส่วนหนึ่งก็จะส่งออกไปเป็น INPUT ของ IC2 และ IC4 ก็จะทำการ DECODE เฉพาะ ADDRESS PULSE CODE เท่านั้น ส่วน CHANNEL PULSE CODE ก็จะผ่าน R26 เพื่อป้อนไปยัง INPUT ของ IC4 ซึ่ง IC4 จะทำการ DECODE เฉพาะ CHANNEL PULSE CODE เท่านั้น ซึ่งถ้าหากว่า CXHANNEL PULSE CODE ที่ส่งมาถูกต้องและ PULSE TIME ถูกต้องตรงกับเครื่องซึ่งถูกกำหนดโดย R28 C18 R29 C19 ก็จะทำให้ VT2 มีสถานะทางด้าน LOGIC เป็น HIGH และ IC4 ทำการ DECODE CHANNEL EPULSE CODE ที่ส่งมาเป็น SEQUENCIAL PULSE CODE ที่ขา 9 ของ IC4 ให้เป็น BINARY CODE ทางด้าน OUTPUT ซึ่งจะปรากฏที่ขา 15 14 13 12

ในขณะที่ VT1 มีสถานะ LOGIC เป็น HIGH ก็จะเป็นผลให้วงจร RESET CIRCUIT เกิดการทำงานโดย C20 ทำการ CHARGE กระแสไฟผ่าน D8 โดยมีค่า TIME CONSTANT มีค่าเท่ากับ T34 C20 ก็จะทำให้ LOGIC ทาง OUT ของ IC3f มีค่าเป็น HIGH ก็จะเป็นผลให้ C16 C17 จะทำการ DISCHARGE เร็วกว่า TIME CONSTANT ที่ตั้งขึ้น ซึ่งจะเป็นผลให้ VT1 เกิดการ RESET และ ALARM ก็จะไม่ปรากฏขึ้น

เมื่อ VT2 มีสถานะ LOGIC เป็น HIGH ซึ่งเป็นผลให้ ขา 1 ของ IC5 มีสถานะเป็น HIGH และจะทำให้ IC5 พร้อมที่จะรับสัญญาณ BINARY CODE ทางด้าน OUTPUT ของ IC4

และเมื่อ IC5 ได้รับ BINARY CODE ทางด้าน INPUT ที่ ขา 10 11 14 13 IC5 จะทำการ DEMULTIPLEX BINARY CODE 4 BIT ให้เป็น LEVEL PULSE CODE ทางด้าน OUTPUT ที่ขา 9 7 6 5 4 3 2 23 22 21 20 19 18 17 และ 16 ซึ่ง LEVEL OUTPUT ตั้งแต่ CHANNEL 0 - 15 ตามลำดับ ซึ่งจะมีสถานะเป็น HIGH ที่ CHANNEL นั้น สมมติว่า สถานะทางด้าน INPUT ที่รับเข้ามาเป็น D=0 C=0 B=0 A=1 ทำให้ CHANNEL 1 มีสถานะเป็น HIGH เป็นต้น ซึ่งสถานะ HIGH นี้จะถูกป้อนไปยัง IC LATCH จะทำหน้าที่ LATCH สถานะทาง OUTPUT ของแต่ละ CHANNEL ประกอบด้วย IC6-IC14 และจะทำการ DRIVE RELAY แต่ละ CHANNEL ด้วย Q3-Q19 และจะถูกนำไปใช้งานต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 Z-80 CONTROLLER

ข้อมูลของ Z-80 CONTROLLER

CPU ใช้ CPU ยอดนิยม CPU Z-80 เป็น CPU ประจำบอร์ด โดยใช้ Z84C00-6 (Z80 B แบบ CMOS) ซึ่งเป็น CPU Z80 แบบ CMOS กินกำลังงานต่ำสามารถใช้ต่อกับความถี่ได้สูงสุด GMHz แต่ในบอร์ดนี้ เราจะใช้ความถี่ 4 MHz เพื่อไม่จำเป็นต้องใช้ ROM หรือ RAM ที่มี ACSSE TIME ต่ำมากนักก็ได้ แต่ถ้าผู้ใช้จะเปลี่ยนเป็น RUN GMHz ก็ได้โดยการเปลี่ยนเป็น X'TAL ใหม่ จาก 4MHz เป็น 6MHz ก็ได้

ROM หรือ EPROM บอร์ด CP-Z80V1 จะต่อใช้ EPROM เป็น MONITOR PROGRAM ได้ 2 เบอร์ คือ เบอร์ 2764 และ 27256 โดยการเลือก JUMPER J2 หน่วยความจำนี้จะ DECODE อยู่ระหว่าง 0000H ถึง 7FFFH

RAM บอร์ด CP-Z80V1 จะใช้ RAM ขนาด 8K BYTE ขนาดเล็กพิเศษโดยตำแหน่งขาจะเป็นแบบ RAM 6264 ธรรมดาทุกประการ หน่วยความจำนี้จะ DECODE อยู่ระหว่าง 8000H ถึง BFFFH (โดยตำแหน่ง 8000H-9FFFH และ A000H-BFFFH จะเป็นตำแหน่งเดียวกัน) ใน RAM นี้ยังสามารถต่อ BATTERY ขนาดเล็ก 3V เพื่อใช้ BACK UP ข้อมูลได้ด้วย โดยใช้ J1 ในการ ON/OFF BATTERY

PORT จะใช้ IC PORT เบอร์ 82C55 ขนาดเล็กพิเศษแบบ PLCC TYPE 44 PIN คุณภาพสูงเป็น PORT I/O ประจำบอร์ด ทำให้กินกำลังงานต่ำ โดยจะต่อออก PORT ทางขั้ว 34 PIN มาตรฐาน ETT ทำให้เลือกใช้อุปกรณ์บอร์ดต่างๆ ของ ETT ได้ เช่น ET-SSRAC,ET-SMCC ฯลฯ

-- PORT 82C55 ตัวนี้จะ DECODE PORT อยู่ในตำแหน่ง 40H-7FH

PORT A	= 40H
PORT B	= 41H
PORT C	= 42H
CONTROL PORT	= 43H

LCD PORT บอร์ด CP-Z80V1 นี้มีขั้ว CONNECTOR ขนาด 20 PIN มาตรฐาน ETT สามารถต่อ DOT MATRIX LED หรือ GRAPHIC LCD ได้โดยตรง เพียงต่อสายต่อจาก LCD มายังขั้ว LCD PORT เท่านั้น ไม่เสีย PORT 82C55 ใช้ JUMPER J3 ในการเลือกว่าเป็น LCD แบบใด ปรับค่าความคมชัดได้ด้วย VR 10K บนบอร์ด PORT LCD นี้จะ DECODE อยู่ในตำแหน่ง 80H - BFH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LCD ADDRESS PORT

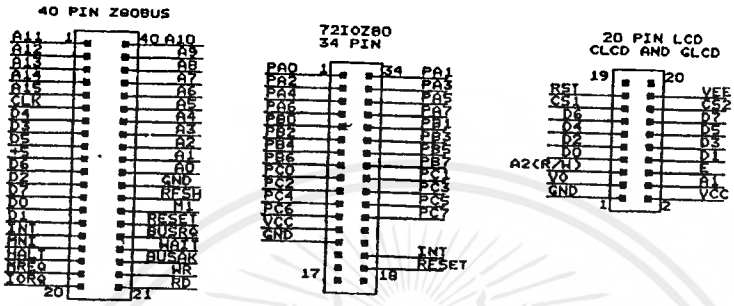
CHANNEL PORT	ADRESS PORT
WRITE DATA INSTRUCTION	80 H
WRITE DATE TO OG OR DD RAM	82 H
READ BUSY FLAG AND ADDRESS	84 H

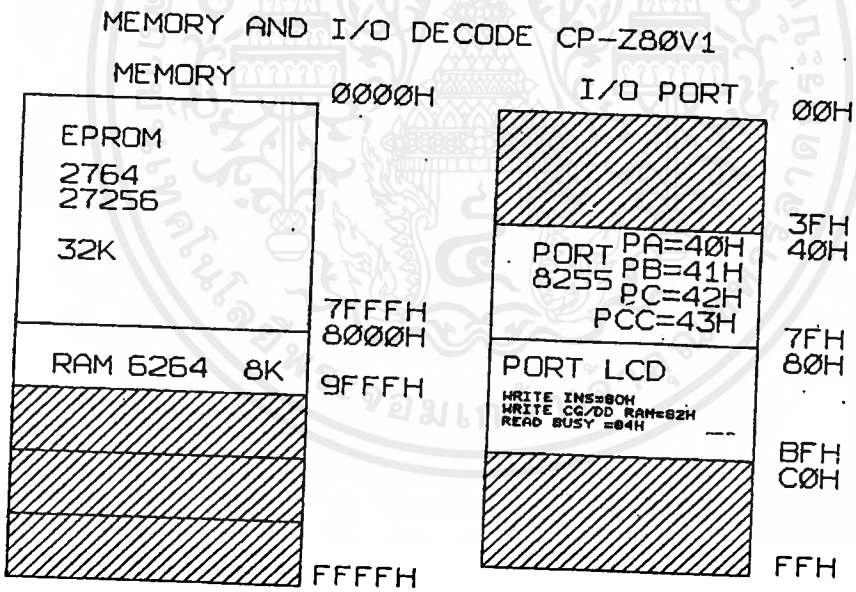
40 PIN A-80 BUS สามารถต่อขยายบอร์ดได้ทาง 40 PIN Z-80 BUS โดย 40 PIN A- 80 BUS นี้จะมีขาต่อออกมาเช่นเดียวกับขา IC CPUZ-80

POWER SUPPLY ตัวบอร์ด CP-Z80V1 นี้จะต่อใช้ POWER SUPPLY + 5V โดยใช้ไฟ + 5V DC โดยต่อให้ถูกต้องด้วย และถ้าต่อกลับขั้ว ตัวบอร์ดจะมี DEODE 1N4001 ต่อไว้กันการต่อกลับขั้วไว้ พร้อมทั้งยังมี ZENER DIODE 5.6V 1W ต่อกันในกรณี POWER SUPPLY เกิน 5V อีกด้วย

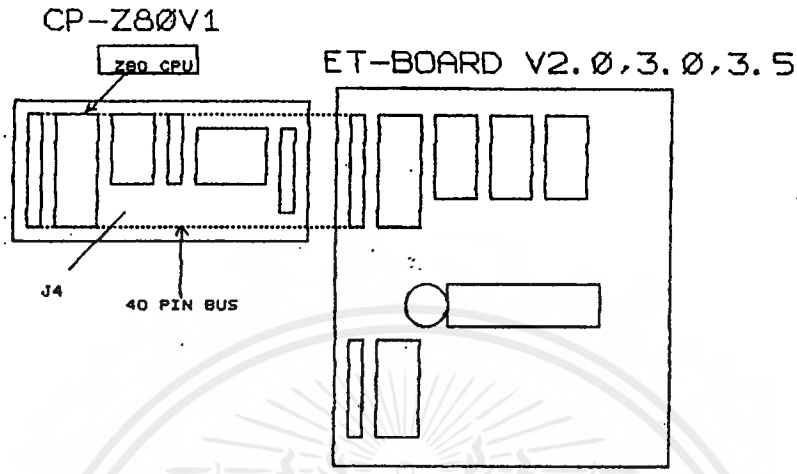
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดขา CONNECTOR





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SPECIFICATION

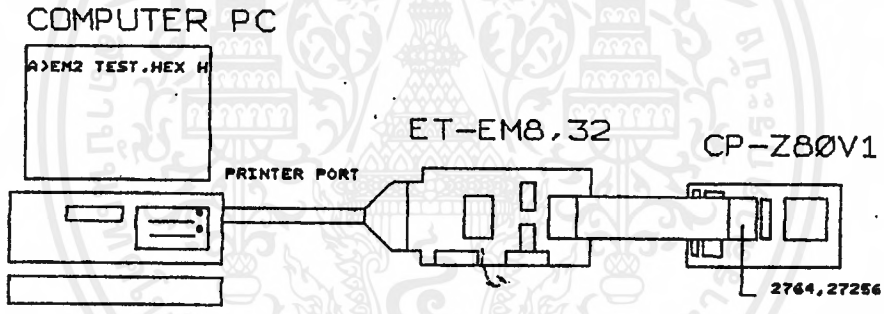
CPU	: ZILOG Z84C00-6 (Z80B CPU CMOS)
MEMORY	: ROM 2764,27256 (32K)
	: RAM 6264 (8K)
PORT	: 82C55 (PLCC TYPE 44 PIN)OR
	: 82C55 (SO-40 TYPE 40 PIN)OR
	: 8255 (DIP TYPE 40 PIN)
LCD PORT	: 1 LCD MODVLE (DOT OR GRAPHE)
CLOCK RATE	: 4 MHZ (MAX 6MHZ)
POWER SUPPLY	: COMSUMPTION 5V DC & TERMINAL 5V DC
CONNECTOR	: 1 40 PIN EXPANSION HEADER-STRIP (Z80 BUS)
	: 1 34 PIN EXPANSION HEADER-STRIP (72IOZ80 ETT)
	: 1 20 PIN EXPANSION HEADER-STRIP (LCD PORT ETT)
	: 1 2 PIN JUMPER (ON/OFF BAT)
	: 1 2 PIN JUMPER (RESET SW)
	: 1 3 PIN JUMPER (DOT/GRAPHIC)
	: 1 3 PIN JUMPER (EPROM 64/256)
	: 1 2 PIN JUMPER (CLOCK CPU ON/OFF)
LED	: 1 POWER RED LED
	: 1 HALT GREEN LED
PCB SIZE CPZ80R1	: 9 CM X 6 CM
CPZ80R2	: 9 CM X 6 CM
CPZ80R3	: 10 CM X 6.5 CM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การต่อพัฒนาเขียนโปรแกรม

ตัวบอร์ด CP-Z80V1 นี้จะให้ผู้ใช้เขียนโปรแกรมสั่งงานขึ้นมาใช้เอง โดยอาจจะใช้การเขียนข้อมูลเข้า EPROM และนำ EPROM นั้น ๆ มาใส่ยัง SOCKET ROM บนบอร์ดแล้วเปิดไฟเข้าตัวบอร์ดเพื่อ TEST โปรแกรม ซึ่งเป็นวิธีหนึ่ง แต่เรามีวิธีที่ดีกว่านั้นมาก ถ้านำมาต่อร่วมกับอุปกรณ์ชอบทาง ETT ในการพัฒนาระบบ

1. ต่อใช้กับ EPROM EMULATOR (ET-EM) เราสามารถเลือกต่อใช้กับชุด ET-EM8 หรือ ET-EM32 ในการพัฒนาเขียนโปรแกรมได้ ดังรูป

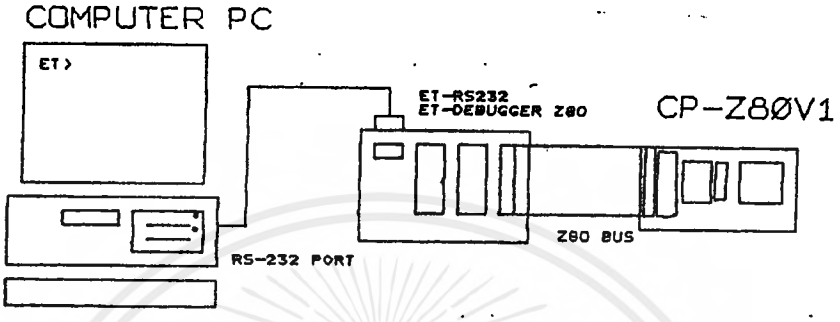


โดยเราสามารถเขียนโปรแกรมเป็นภาษา ASSEMBLER Z-80 บนเครื่องคอมพิวเตอร์ PC แล้วให้เครื่องทำการแปลงเป็นภาษาเครื่อง จากนั้นใช้ ET-EM รับข้อมูลภาษาจากเครื่อง จากคอมพิวเตอร์ PC ส่งต่อมายังบอร์ด CP-Z80V1 เป็น EP-ROM MONITOR PROGRAM ใช้ทดสอบการทำงาน จากนั้น เมื่อทดสอบจนเป็นที่พอใจแล้วก็มาทำการ COPY เป็น EP-ROM ใช้งานจริง

2. ต่อใช้กับ ET-RS232 และ ET-DEBUGGER Z80 ต่อใช้ CP-Z80V1 กับ ET-RS232 และ ET-DEBUGGER Z80 โดยใช้เครื่องคอมพิวเตอร์ PC ในการเขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และพัฒนาระบบ โดยเราจะส่งผ่านทาง PC คีย์ข้อมูลเข้าไปยัง CP-Z80V1 ผ่านทาง RS232 PORT ได้โดยตรงหรือจะทำการสั่ง FUN ได้จากเครื่อง PC ก็ได้ สามารถทำให้เราเหมือนกับมีชุดชิงเกิ้ลบอร์ด CP-Z80V1 โดยใช้คีย์และจอของเครื่อง PC แทน



3. ต่อใช้กับ ET-BOARD เราสามารถต่อ CP-BOARD เข้าด้วยกันได้โดยต่อทาง Z80 BUS 40 PIN โดยให้ชุด ET-BOARD นั้นเข้าครอบครองระบบ BUS ของ CP-Z80V1 ด้วยวิธีการถอดตัว CPU Z-80 บนบอร์ด CP-Z80V1 ออกและถอน JUMPER J4 (CLK) ออก และถอด IC หน่วยความจำที่อยู่ระหว่างบอร์ดทั้ง 2 ที่มีตำแหน่ง ADDRESS ตรงกันออกเสียก่อนด้วย จากนั้น ET-BOARD ก็สามารถครองระบบ BUS ของ CP-Z80V1 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038896

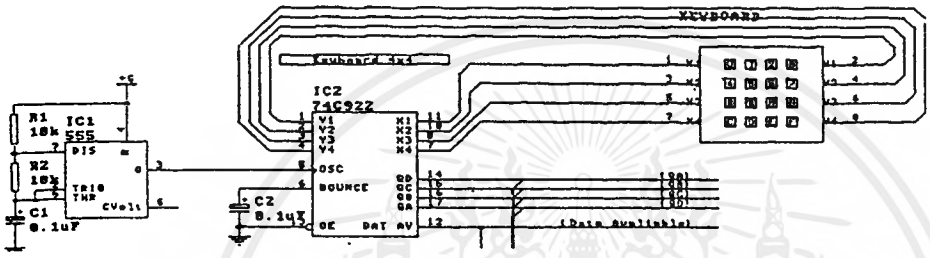
SPECIFICATION

CPU	:	ZILOG A84C00-6 (Z80B CPU CMOS)
MEMORY	:	ROM 2764,38256 (32k)
	:	RAM 6264 (8k)
PORT	:	82C55 (PLCC 44 PIN)
LCD PORT	:	1 LCD MODVLE(DOT OR GRAPHE)
CLOCK RATE	:	4 MHz (MAX GMHz)
POWER SUPPLY	:	CONSUMPTION 5V CD& TERMINAL 5V DC
CONNECTOR	:	1 40 PIN EXPANSIOIN HEADER -SRTIP (Z80 BUS)
	:	1 34 PIN EXPANSION HEADER - STRIP (72I0Z80 ETT)
	:	1 20 PIN EXPANSION HEADER - STRIP (LCD PORT ETT)
	:	1 2 PIN JUMPER (ON./OFF BAT)
	:	1 3 PIN JUMPER (RESET SW)
	:	1 3 PIN JUMPER (CLOCK CPU ON./OFF)
LED	:	1 POWER RED LED
	:	1 HALT GREEN LED
PCB SIZE	:	1 HALT GREEN LED
PCB SIZE	:	9 CM X 6 CM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุด I/O

ประกอบด้วย ชุด KEYBOARD DECODER มี IC เบอร์ 74922 ทำหน้าที่ SCAN KEYBOARD และแปลงสัญญาณจาก KEYBOARD ออกมาเป็นรหัส BINARY เช่น เมื่อกด 0 OUTPUT จะออกเป็น 0000B หลักการทำงานของ IC ตัวนี้ให้พิจารณาจากรูป



IC เบอร์ 74922 จะมีการ SCAN ที่ความถี่ 14.5 HZ เมื่อเรากด KDY ใด ๆ ก็ตาม จะมีสัญญาณส่งไปยัง ROM ที่เก็บข้อมูลตามที่อ้างอิง ADDRESS เอาไว้ จากนั้น ROM จะให้ค่า DATA ออกมาค่าหนึ่งผ่านชุด LATCH เพื่อที่จะส่งสัญญาณ DATA ออกมาควบคุมาอไป อีกประการหนึ่ง เมื่อมีการกด KDY ใดๆ ก็ตาม ORGATE ภายในจะประมวลผลและส่ง OUTPUT ออกมาเป็นค่า DATA AVAILABEL เพื่อใช้ในการตรวจสอบว่ามีการกด KEY เราใช้ประโยชน์จากสัญญาณนี้ เพื่อ CPU จะได้รับรู้ว่ามีการกด KEY แล้ว

เมื่อ CPU ตรวจสอบแล้วว่า PASSWORD ถูกต้องพร้อมที่จะส่งสัญญาณ PIO 8255 จะนำสัญญาณที่ CPU ส่งออกมาผ่านชุด I/O BOARD ใช้ในการควบคุมภาคส่งต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z-80 กับหน่วยความจำ

การใช้งาน Z-80 กับหน่วยความจำ สามารถแยกแยะการใช้งานได้ 2 ลักษณะ ดังนี้ คือ Z-80 กับ ROM และ Z-80 กับ RAM

Z-80 กับ ROM

ระบบไมโครโปรเซสเซอร์ จะมีหน่วยความจำที่ใช้เก็บโปรแกรมในการที่จะใช้ระบบทำงานตามที่เราต้องการ หน่วยความจำชนิดนี้ใช้ในการอ่านข้อมูลอย่างเดียว ไม่มีการเขียนเกิดขึ้น เราจึงเรียกหน่วยความจำชนิดนี้ ว่า ROM

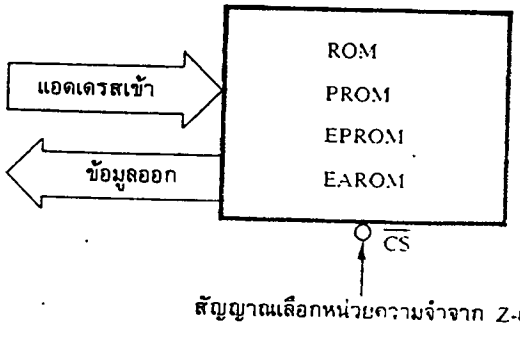
แบบของหน่วยความจำ ROM ที่ใช้

ROM (READ ONLY MEMORY) ข้อมูลที่อยู่ในหน่วยความจำนี้ถูกโปรแกรมมาจากโรงงาน ซึ่งไม่สามารถเปลี่ยนแปลงได้

PROM (PROGRAMMABLE READ ONLY MEMORY) ข้อมูลในหน่วยความจำชนิดนี้ สามารถโปรแกรมได้โดยผู้ใช้ และสามารถลบได้โดยการนำไปฉายแสงอัลตราไวโอเลตบนตัว EPROM

EAROM (ELETRICALLY ALTERABLE READ ONLY MEMORY) ข้อมูลในหน่วยความจำสามารถโปรแกรมได้โดยผู้ใช้เช่นเดียวกับ EPROM และสามารถลบได้เช่นกัน แต่ต้องลบโดยใช้แรงดันไฟฟ้าซึ่งเป็นส่วนที่แตกต่างจาก EPROM

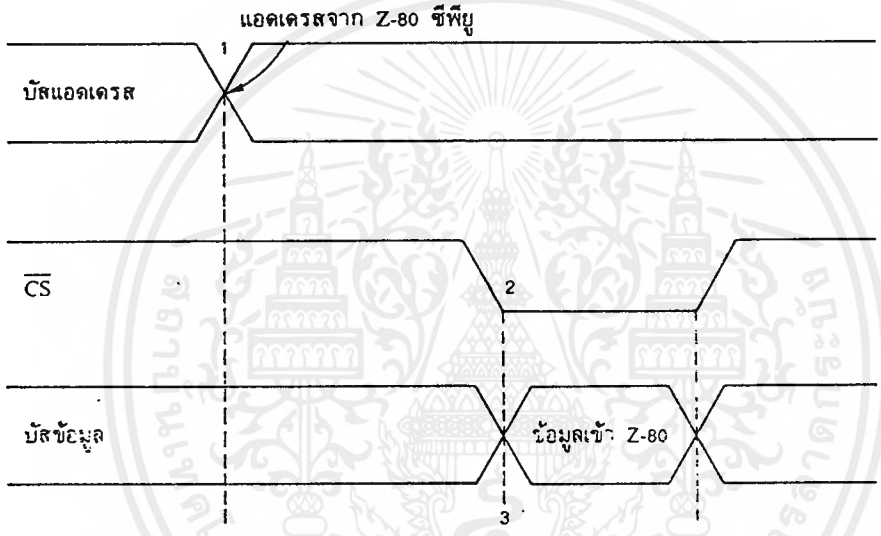
ลักษณะเฉพาะของหน่วยความจำดังที่กล่าวมาแล้ว โรงงานผู้ผลิต IC ได้ทำการผลิตออกมาเป็นเบอร์ต่าง ๆ ซึ่งมีความจุของหน่วยความจำแต่ละเบอร์แตกต่างกันออกไป เช่น 1 กิโลไบท์ (1024 X 8 ไบท์), 2 กิโลไบท์(2048X8 ไบท์), 4 กิโลไบท์ (4069X8),...ฯลฯ รูปแบบในการเชื่อมต่อ Z-80 กับหน่วยความจำ ROM เหล่านี้นั้นมีรูปแบบเหมือนกัน สามารถเขียนไดอะแกรมได้ดังรูปที่ 4.1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.1 แสดงไดอะแกรมเชื่อมต่อกับหน่วยความจำ ROM, PROM, PROM และ EAROM

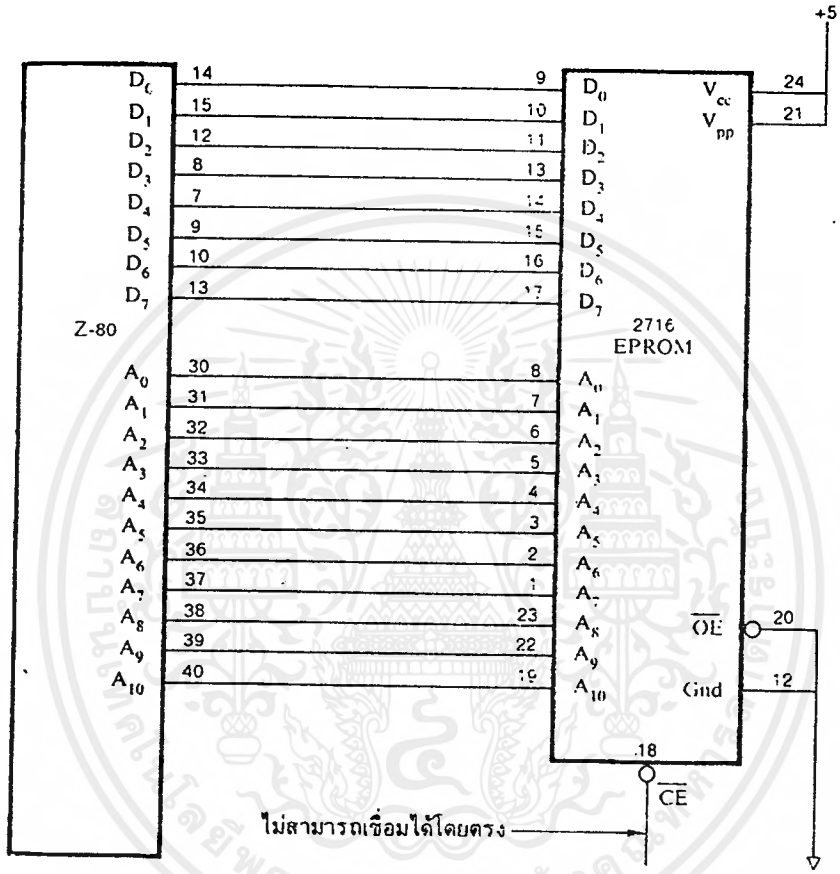
จากรูป การที่ Z-80 จะอ่านข้อมูลจากหน่วยความจำได้นั้น จะต้องมีสัญญาณ $\overline{CS}$ (CHIP SELECT) ส่งไปที่หน่วยความจำจึงจะสามารถอ่านข้อมูลตามแอดเดรสต่าง ๆ ได้ แสดงไดอะแกรมเวลา (TIMIG) ได้ดังรูปที่ 4.2



รูปที่ 4.2 แสดงไดอะแกรมเวลาของสัญญาณ $\overline{CS}$

สายแอดเดรสของ ซีพียู Z-80 จะมีจำนวน 16 สาย คือ A_0 - A_{15} สามารถอ้างตำแหน่งในหน่วยความจำได้ 2^{16} เท่ากับ 65,536 ตำแหน่ง ส่วนสายข้อมูลมีจำนวน 8 สาย คือ D_0 -D_7 การเชื่อมต่อสายแอดเดรสและสายข้อมูลกับ Z-80 สามารถทำได้ดังตัวอย่างเช่น ถ้าในกรณี EPROM เบอร์ 2716 ซึ่งมีหน่วยความจำ 2 กิโลไบท์ (2048X8) ดังรูปที่ 4. 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

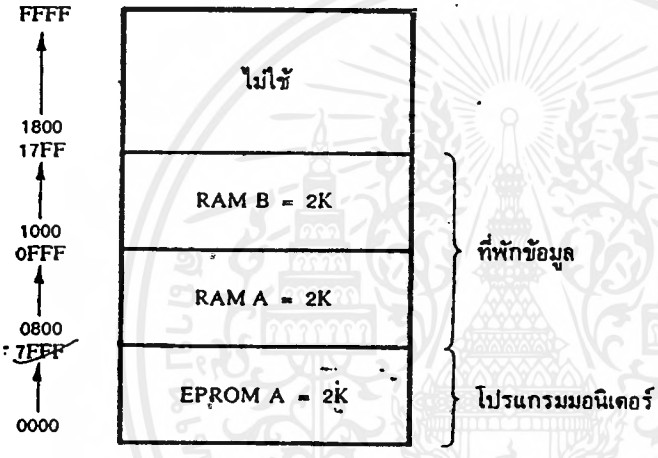


รูปที่ 4.3 แสดงรายละเอียดการเชื่อมต่อ EPROM 2716 เข้ากับ ซีพียู Z-80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณารูป จะพบว่าไม่สามารถเชื่อมต่อกับขา CE ของ EPROM 2716 ได้ โดยตรง จำเป็นต้องอาศัยวิธีการจัดสรรพื้นที่สำหรับหน่วยความจำที่เรียกว่า MEMORY MAPING เข้ามาช่วย

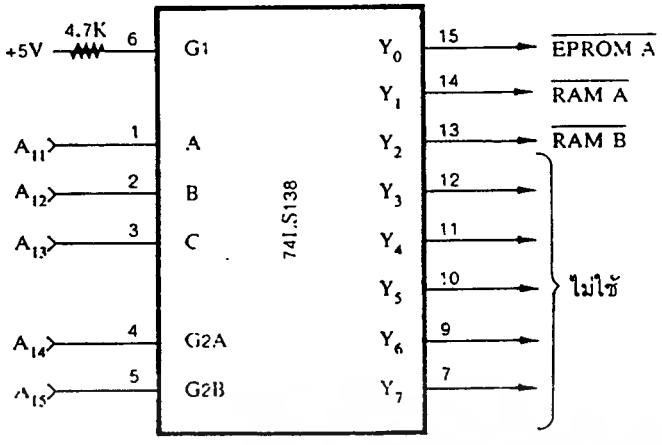
สมมติว่างานเขียนโปรแกรมที่เราใช้ในการทำโปรแกรมมอนิเตอร์ (PROGRAM MONOTOR) ใช้หน่วยความจำเพียง 2 กิโลไบท์ สำหรับการให้ไมโครโปรเซสเซอร์ทำงานใด ๆ ที่เราต้องการ และใช้หน่วยความจำที่เป็น RAM เพียง 4 กิโลไบท์ ก็เพียงพอสำหรับงานเก็บข้อมูลใด ๆ ที่จำเป็นต้องมีการเขียนข้อมูลลงบนหน่วยความจำ ในกรณี Z-80 สามารถอ้างหน่วยความจำได้สูงสุดถึง 64 กิโลไบท์ ฉะนั้นการจัดสรรพื้นที่หน่วยความจำ ดังรูปที่ 4.4



รูปที่ 4.4 แสดงการจัดพื้นที่หน่วยความจำ

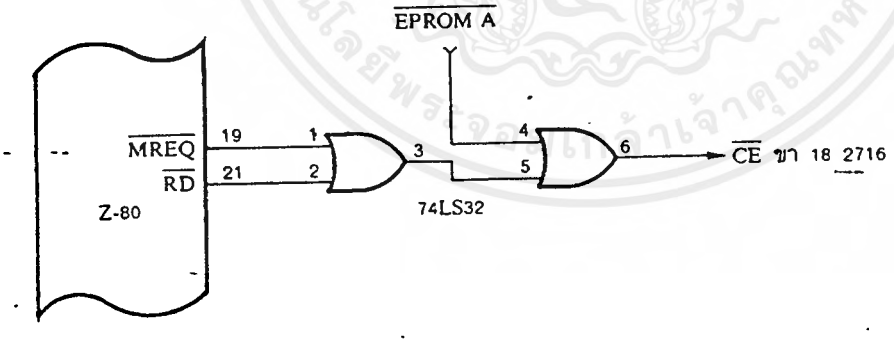
การออกแบบวงจรเพื่อใช้ในการต่อขา $\overline{CE}$ ของหน่วยความจำ EPROM A จาก แอดเดรส 0000 ถึง 07FF โดยซีพียู สามารถกระทำได้โดยใช้ IC เบอร์ 74LS138 ดังรูป ในการถอดรหัสแอดเดรสที่ได้จัดสรรพื้นที่หน่วยความจำไว้ดังกล่าวมาแล้วข้างต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



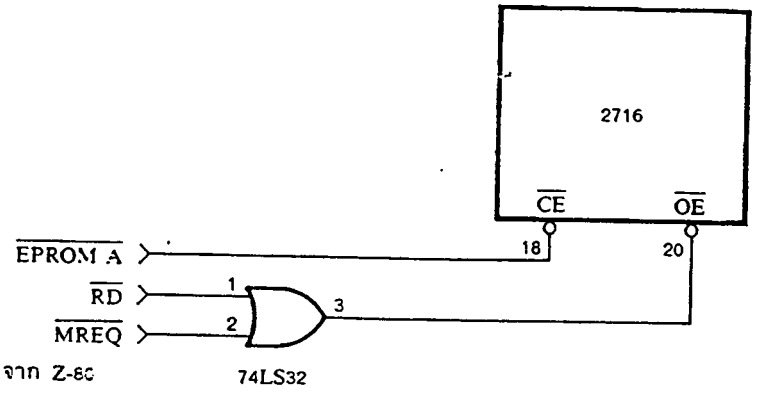
รูปที่ 4.5 แสดงรายละเอียดของวงจรถอดรหัสแอดเดรส

แต่การอ่านข้อมูลโดยซีพียู Z-80 จำเป็นต้องมีสายสัญญาณ $\overline{\text{MREQ}}$ และ $\overline{\text{RD}}$ เข้ามาเกี่ยวข้องด้วยจึงจะเกิดการทำงานขึ้น ฉะนั้นจำเป็นต้องมีวงจรอีกส่วนหนึ่งเข้ามาเกี่ยวข้องแสดงรายละเอียดของวงจรดังรูปที่ 4.6 หรือสามารถกระทำได้อีกวิธีหนึ่ง ดังรูปที่ 4.7



รูปที่ 4.6 แสดงรายละเอียดวงจรอีนาเบิล EPROM

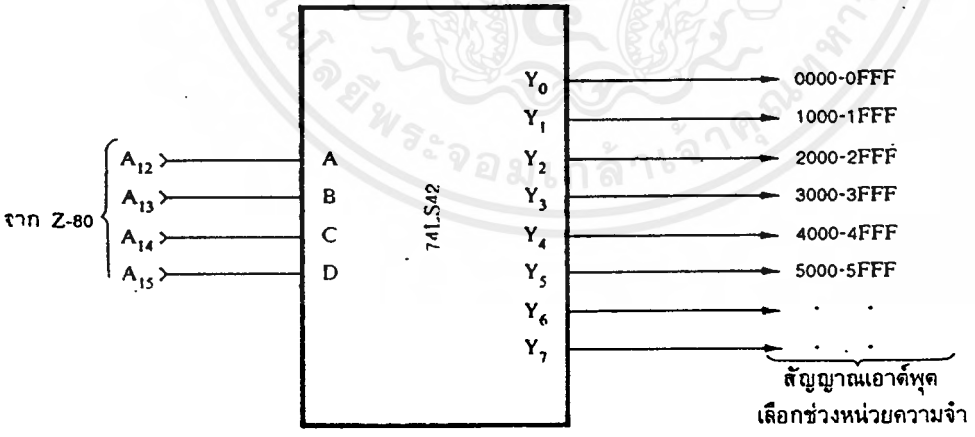
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงรายละเอียดวงจรอีนาเบิล EPROM อีกแบบหนึ่ง

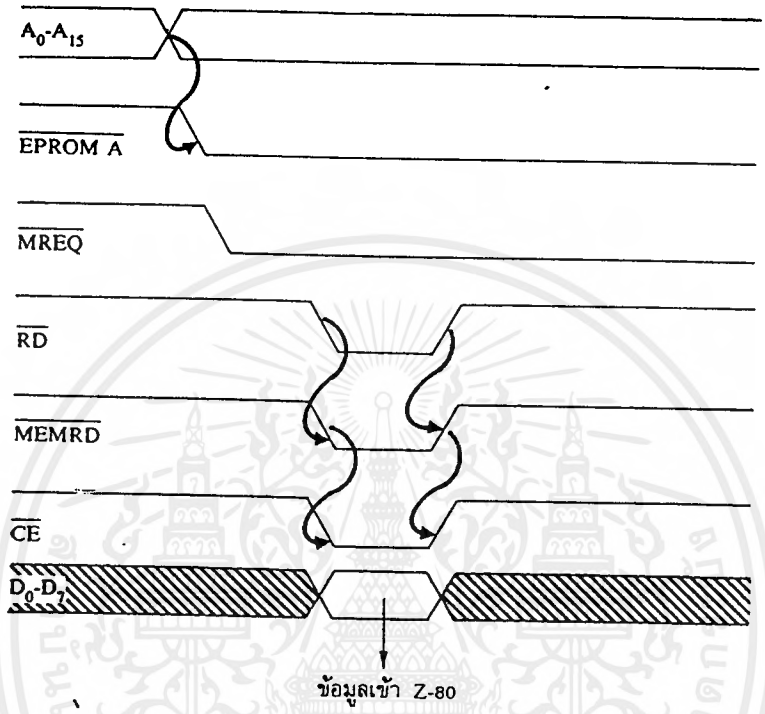
ทั้งสองรูป สามารถที่จะทำให้เกิดการทำงานในการอ่านข้อมูลจาก EPROM 2716 ได้เช่นเดียวกัน ซึ่งสามารถแสดงไดอะแกรมของเวลาในการทำงานได้ดังรูปที่ 4.8

ในทำนองเดียวกัน ถ้าหากเราใช้ EPROM ที่มีหน่วยความจำมากขึ้น เช่น EPROM เบอร์ 2732 ซึ่งมีหน่วยความจำใหม่ โดยใช้ IC เบอร์ 74LS42 เพื่อการจัดสรรพื้นที่หน่วยความจำพื้นที่ละ 4 กิโลไบท์ ดังรูปที่ 4.9



รูปที่ 4.8 แสดงการจัดสรรพื้นที่หน่วยความจำพื้นที่ละ 4 กิโลไบท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



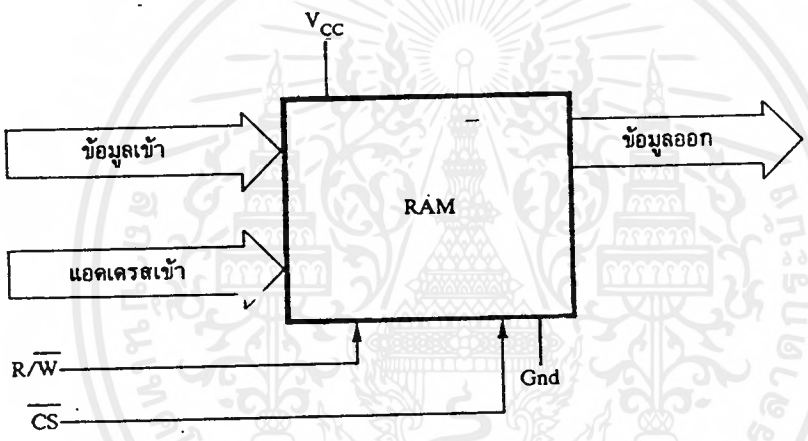
รูปที่ 4.9 แสดงไดอะแกรมเวลาของสัญญาณต่าง ๆ ขณะมีการอ่านข้อมูลเข้า Z-80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z-80 กับ RAM

หน่วยความจำที่ใช้ทั้งอ่านและเขียนข้อมูลได้คือ หน่วยความจำที่เรียกว่า RAM หน่วยความจำ RAM นี้ ในการทำโปรแกรมมักใช้เป็นที่พักของข้อมูล และสามารถใช้ในการเก็บข้อมูลได้เป็นระยะเวลานานถ้ามีแบตเตอรี่ สำรองจ่ายกระแสให้หน่วยความจำ

เนื่องจาก RAM เป็นหน่วยความจำที่สามารถอ่านและเขียนข้อมูลได้ การเชื่อมต่อกับ Z-80 จึงไม่เหมือนกับหน่วยความจำแบบ ROM ซึ่งสามารถอ่านได้อย่างเดียว การเชื่อมต่อเบื้องตนสามารถแสดงบล็อกไดอะแกรมอย่างง่ายดังรูปที่ 4.10



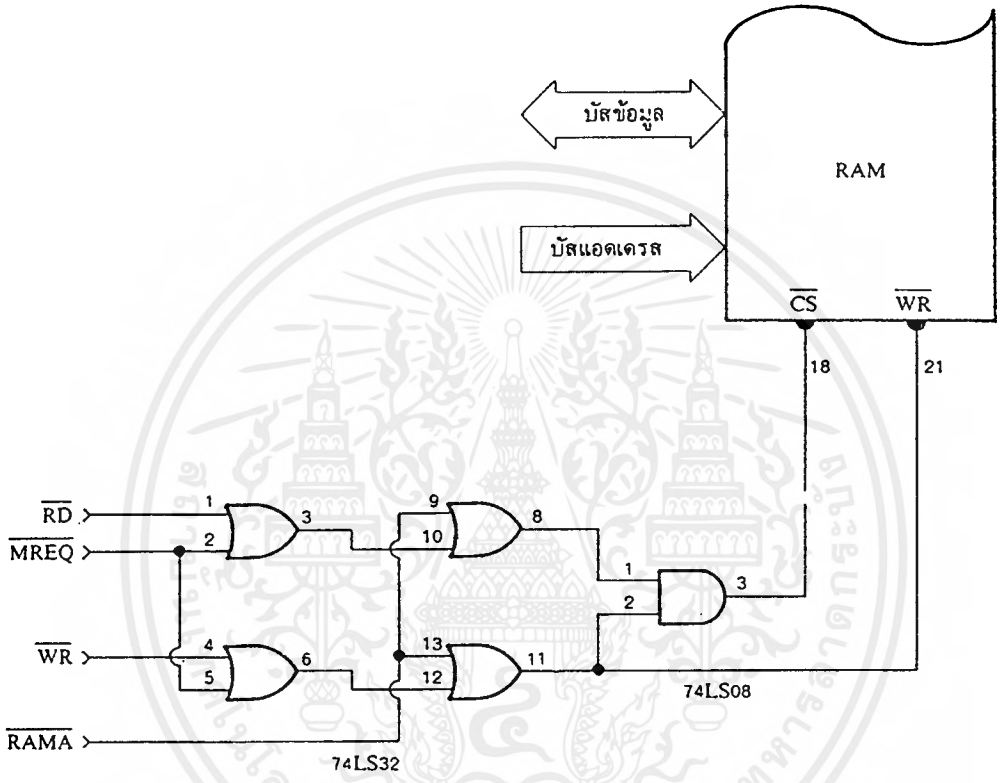
รูปที่ 4.10 แสดงไดอะแกรมการเชื่อมต่อ Z-80 กับ RAM

โรงงานผู้ผลิต RAM เป็น IC เบอร์ต่าง ๆ มีขนาดของหน่วยความจำที่แตกร่างกันออกไป เช่น เบอร์ 2114X8 มีขนาดหน่วยความจำ 1 กิโลไบท์ ,เบอร์ 6116X8 มีขนาดหน่วยความจำ 2 กิโลไบท์ ฯลฯ ฉะนั้น ในการจัดสรรพื้นที่ของหน่วยความจำจำเป็นต้องคำนึงถึงการใช้งานและ ขนาดของหน่วยความจำของ RAM แต่ละเบอร์ด้วย

ในกรณีถ้าใช้งานเขียนและอ่านข้อมูล 2 กิโลไบท์ เราสามารถใช้ IC เบอร์ 6116 เชื่อมต่อซีพียูกับ Z-80 ได้โดยวิธีการจัดสรรพื้นที่หน่วยความจำดังในรูปที่ 4.4 และวงจรที่ใช้ในการถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอดเดรสดังรูปที่ 4.5 โดยแอดเดรสอยู่ระหว่าง 0800-0FFF จะพบว่าในการอ่านข้อมูลจาก RAM เข้าซีพียู Z-80 จำเป็นต้องมีสายสัญญาณ $\overline{MREQ} + \overline{RD}$ เข้ามาเกี่ยวข้องด้วย และในการเขียนข้อมูลก็เช่นเดียวกัน ต้องมีสายสัญญาณ $\overline{MREQ+WR}$ เข้ามาเกี่ยวข้อง สามารถแสดงวงจรเชื่อมต่อ RAM เบอร์ 6116 กับ ซีพียู Z-80 เพื่อให้เกิดการทำงานในการอ่านและเขียนข้อมูลได้ ดังรูปที่ 4.11

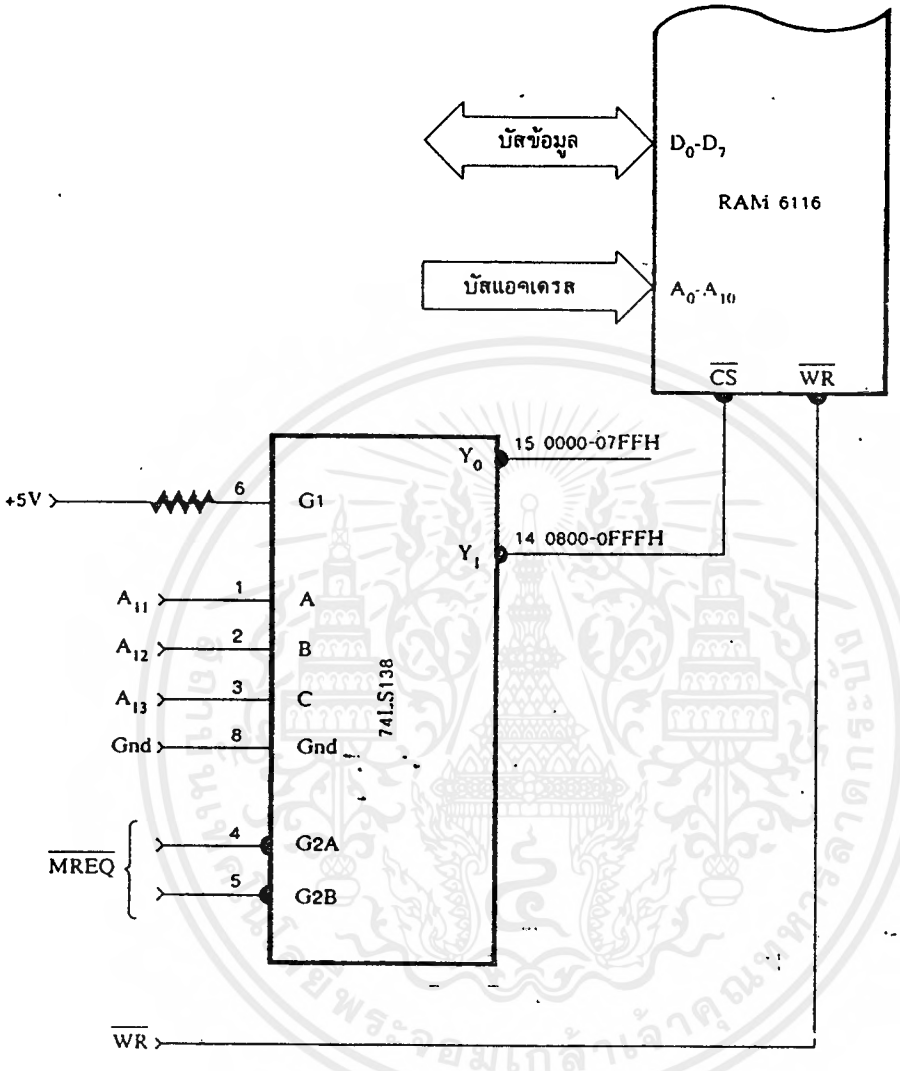


รูปที่ 4.11 แสดงรายละเอียดวงจรเชื่อมต่อกับ RAM

ในอีกระบบหนึ่ง เมื่อลดจำนวนเกตลงสามารถทำการเชื่อมต่อได้ แสดงรายละเอียดวงจรดังรูปที่ 4. 12

ในทำนองเดียวกัน ถ้าต้องการใช้หน่วยความจำ RAM IC เบอร์ที่มีค่าความจุมากกว่านี้ก็สามารถกระทำได้โดยการจัดสรรพื้นที่ของหน่วยความจำให้เหมาะสมและใช้ IC ถอดรหัสแอดเดรสให้ตรงกับลักษณะงานก็สามารเชื่อมต่อ RAM เบอร์ต่าง ๆ เข้ากับ ซีพียู Z-80 ได้ตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



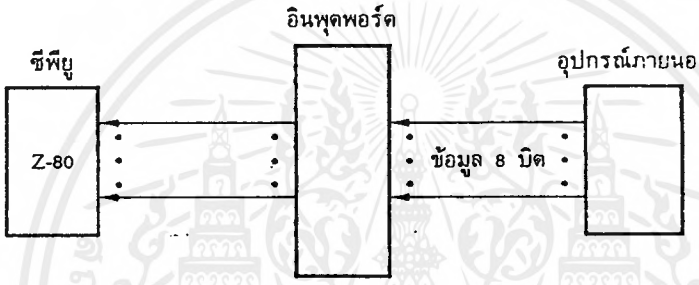
รูปที่ 4.12 แสดงรายละเอียดวงจรเชื่อมต่อเข้ากับ RAM อีกแบบหนึ่งที่ลดจำนวนกดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

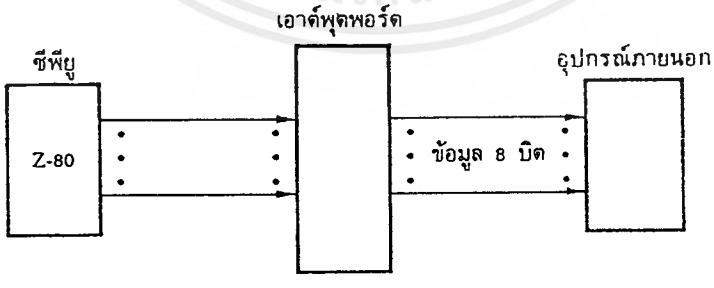
Z-80 กับอินพุท/เอาท์พุท

การติดต่อและการสื่อสารระหว่าง Z-80 กับอุปกรณ์ภายนอก ต้องมี I/O พอร์ต ซึ่งจำเป็นมาก ในงานเชื่อมต่ออุปกรณ์ภายนอกเข้ากับคอมพิวเตอร์

Z-80 สามารถนำข้อมูลเข้า (INPUT DATA) ขนาด 8 บิท จากอุปกรณ์ภายนอก ผ่านทางอินพุทพอร์ต เข้าสู่กระบวนการทำงานในซีพียูได้ และสามารถส่งข้อมูลออก 9OUTPUT DATA) ขนาด 8 บิท จากการประมวลผลของซีพียูสู่อุปกรณ์ภายนอก ผ่านทางเอาท์พุทพอร์ตได้ ดังรูปที่ 4.13 และ 4.1



รูปที่ 4.13 แสดงบล็อกไดอะแกรมการนำเข้าข้อมูล 8 บิทเข้า ซีพียูผ่านอินพุทพอร์ต



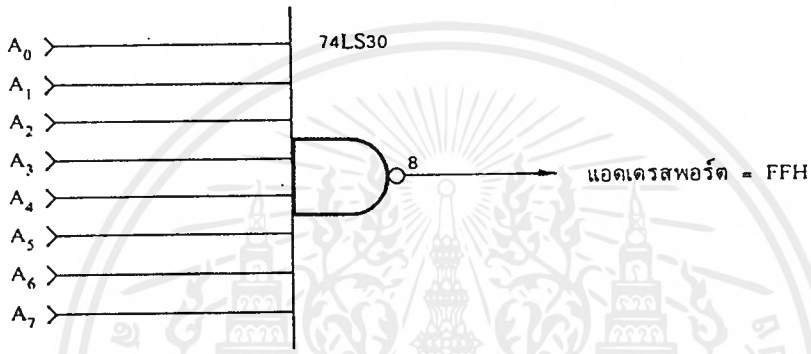
รูปที่ 4.14 แสดงบล็อกไดอะแกรมการส่งข้อมูล 8 บิท ออกจากซีพียู ผ่านเอาท์พุทพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แอดเดรสพอร์ต

ในระบบไมโครโปรเซสเซอร์ Z-80 จะมีสายแอดเดรส 8 สาย จากจำนวนทั้งหมด 16 สายที่ใช้สำหรับการถอดรหัสแอดเดรสของ I/P พอร์ต ได้จำนวนทั้งหมด 256 พอร์ต

การถอดรหัสแอดเดรส I/O พอร์ต สามารถกระทำได้หลายวิธีเพื่อให้ได้แอดเดรสพอร์ตที่แตกต่างกัน เช่น สมมติให้แอดเดรสพอร์ตมีค่าเป็น FFH สามารถทำได้โดยต่อวงจรรายละเอียดดังรูปที่ 4.15



รูปที่ 4.15 แสดงรายละเอียดของวงจรถอดรหัสแอดเดรสพอร์ต หมายเลข FFH

อย่างไรก็ตาม อาจใช้ IC เบอร์ 74LS138 เป็นตัวถอดรหัสแอดเดรสได้อีกวิธีหนึ่ง ซึ่งสามารถเลือกทำได้ ดังจะกล่าวต่อไป

การสร้างสัญญาณ $\overline{IOR}$ และ $\overline{IOW}$

การอ่านข้อมูลและส่งข้อมูลขนาด 8 บิท แก่อุปกรณ์ภายนอกซีพียู Z-80 จำเป็นต้องมีสายสัญญาณในการควบคุมการทำงานดังกล่าว คือ

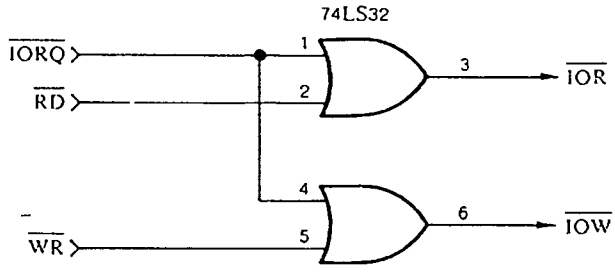
ถ้าเป็นการอ่านข้อมูลจากพอร์ต โดยใช้คำสั่ง IN A,(PORT) จะมีผลทำให้สายสัญญาณ $\overline{IORQ}$ และ $\overline{RD}$ ทำงาน

ถ้าเป็นการส่งข้อมูลไปที่พอร์ต โดยใช้คำวั่ง OUT(PORT),A จะมีผลให้สายสัญญาณ $\overline{IORQ}$ และ $\overline{WR}$ ทำงาน

ฉะนั้นในการอ่านข้อมูลให้กับอุปกรณ์ภายนอก จำเป็นต้องมีวงจรทางอิเล็คทรอนิคส์เชื่อมต่อกับอุปกรณ์ภายนอก เพื่อให้เกิดการทำงานที่สอดคล้องกัน เมื่อมีการเขียนโปรแกรมการทำงานลงไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างสัญญาณควบคุมการอ่านและเขียนข้อมูล (IOR และ IOW) สามารถสร้างได้ ดังรูปที่ 4.16



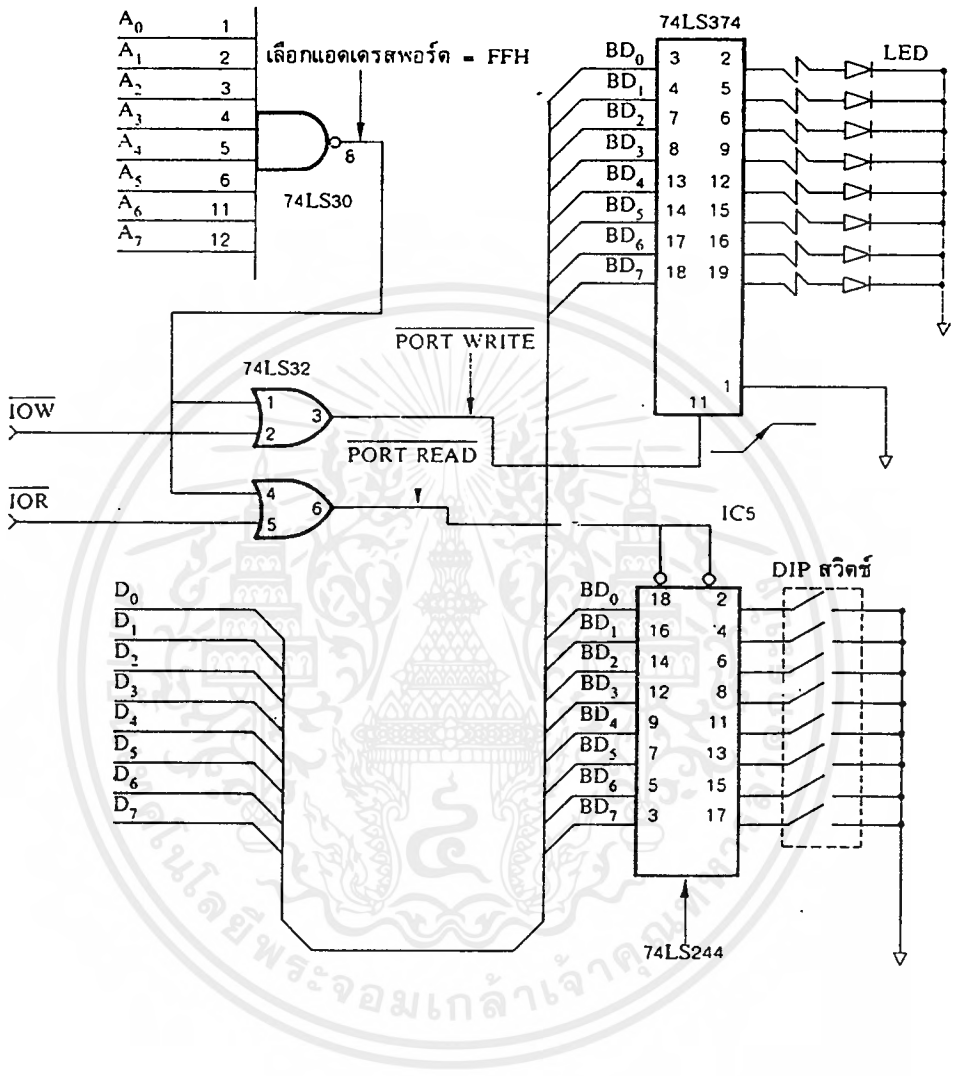
รูปที่ 4.16 แสดงรายละเอียดของวงจรสร้างสัญญาณ $\overline{\text{IOR}}$ และ $\overline{\text{IOW}}$

การอีนาเบิลอินพุต/เอาท์พุทข้อมูล

IC ที่เราใช้ในการเป็น I/O PORT จำเป็นต้องมีการอีนาเบิลเพื่ออ่านข้อมูลเข้า /และส่งข้อมูลออก IC ขนาด 8 บิท ดังกล่าวได้แก่ เบอร์ 74LS244 และ 74LS374 ตามลำดับ

การเชื่อมต่อ Z-80 กับ I/O พอร์ต ต้องมีการสร้างสัญญาณเพื่อใช้ในการอีนาเบิลขึ้น ซึ่งกระทำได้โดยนำสัญญาณที่เราได้ถอดรหัสแอดเดรสพอร์ตไว้ในหัวข้อแอดเดรสพอร์ตมาใช้ร่วมกันกับสัญญาณ $\overline{\text{IOR}}$ ในการอ่านข้อมูลเข้า และ $\overline{\text{IOW}}$ เมื่อต้องการส่งข้อมูลออก รายละเอียดดังรูปที่ 4.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

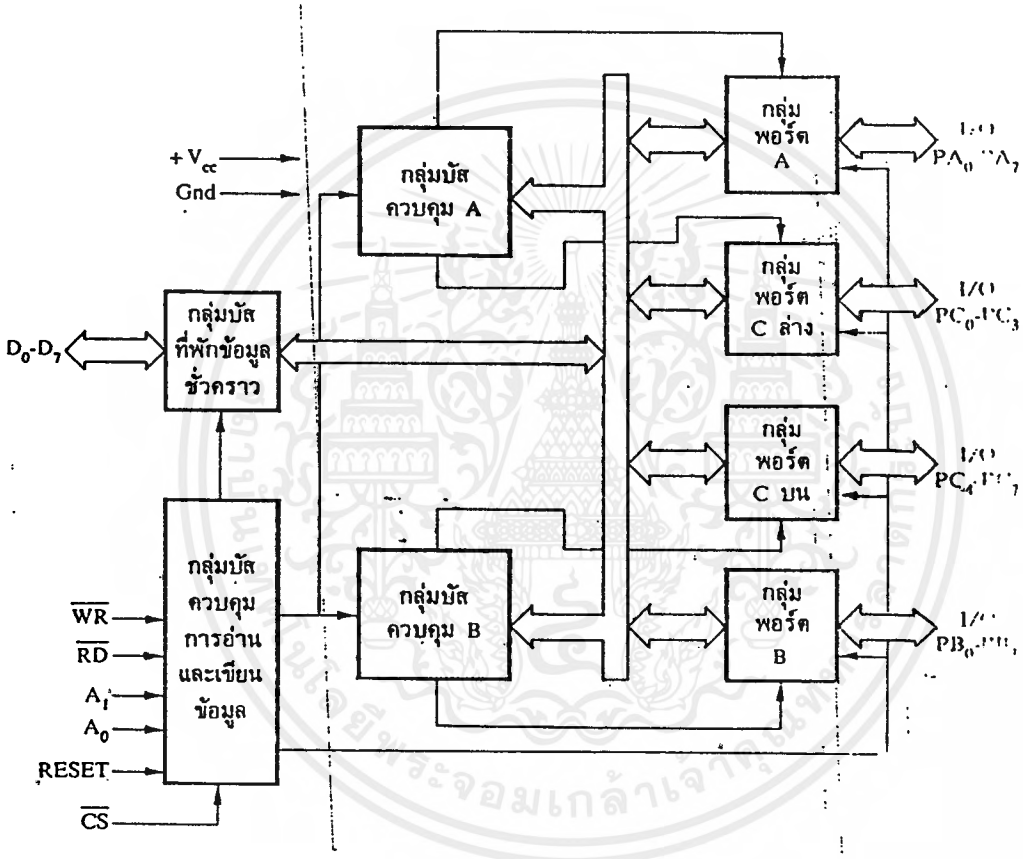


รูปที่ 4.17 แสดงรายละเอียดของวงจรเชื่อมต่อ Z-80 กับ I/O พอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Z-80 กับ PIA 8255

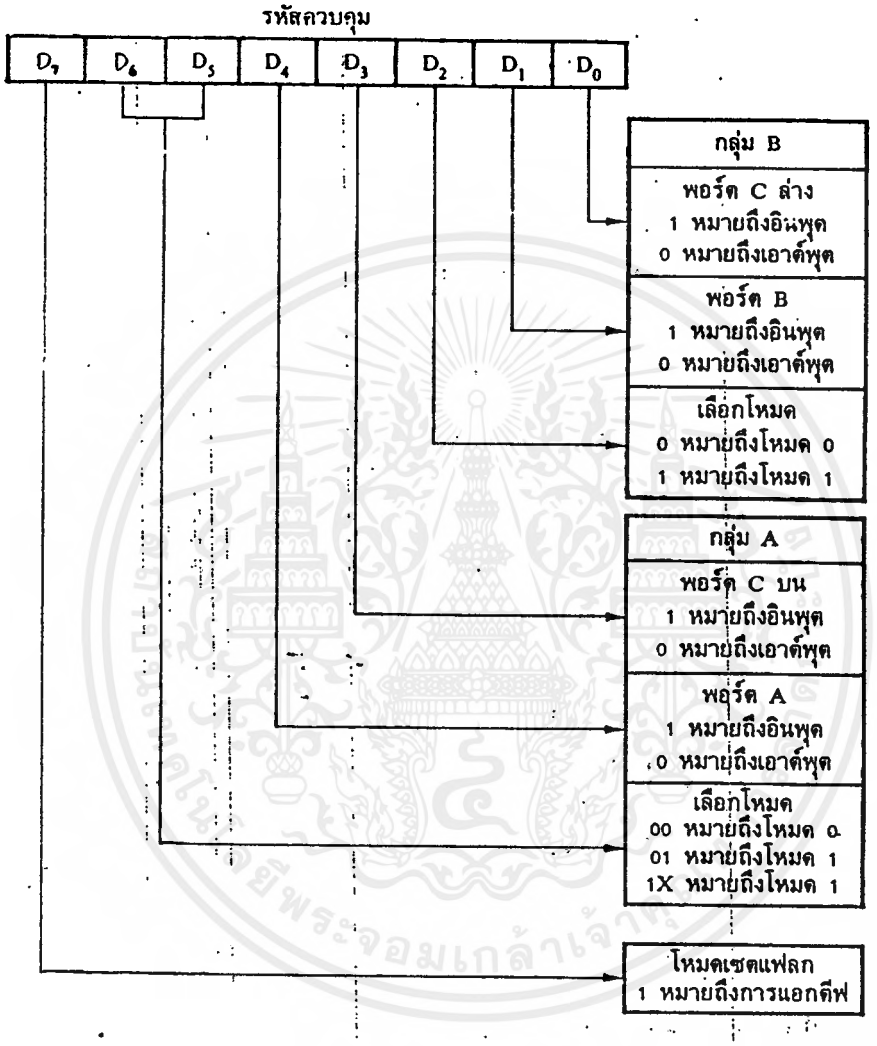
8255 เป็น IC 40 ขา ของบริษัทอินเทล ได้รับการออกแบบเพื่อให้ใช้งานกับซีพียู 8080 แต่อย่างไรก็ตาม เราสามารถประยุกต์ใช้ในการเชื่อมต่อเข้ากับซีพียู Z-80 ได้



รูปที่ 4.18 แสดงบล็อกไดอะแกรมของ IC 8255

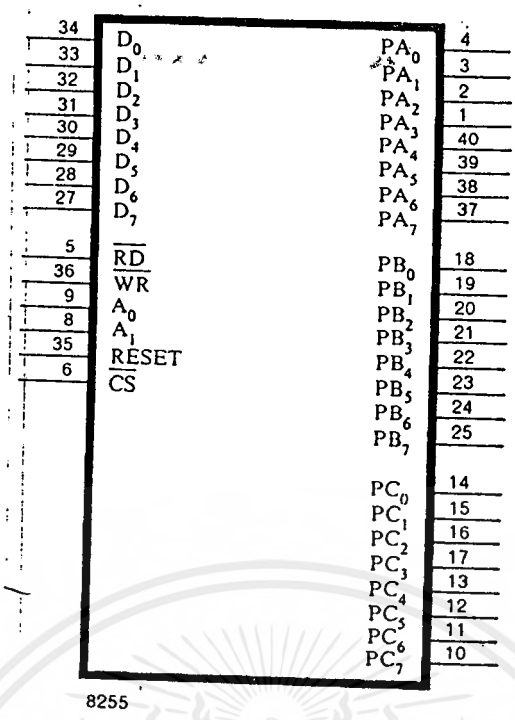
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างพื้นฐานของ PIA (PIA ย่อมาจากคำว่า PROGRAMMABLE INTERFACE ADAPTER) 8255 แสดงบล็อกไดอะแกรมได้ดังรูป ส่วนรายละเอียดของสัญญาณต่าง ๆ แสดงไว้ในรูปที่ 4.19 ตามลำดับ พบว่า 8255 จะประกอบด้วย I/O PORT 3 พอร์ต ขนาด 8 บิท คือ พอร์ต A,B และ C ที่สามารถโปรแกรมให้พอร์ตใด ๆ เป็นได้ทั้งอินพุทพอร์ตหรือเอาท์พุทพอร์ต



รูปที่ 4.19 แสดงรายละเอียดความหมายแต่ละบิท ที่ใช้เป็นรหัสในการควบคุมพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รายละเอียดของขาสัญญาณต่าง ๆ มีดังนี้ คือ

D - D เป็นบัสข้อมูล

$\overline{CS}$ เป็นขาอินพุทเพื่อเลือกชิป (SELEC SHIP) โดยเมื่อขาสัญญาณนี้เป็น 0 จะมีการอ่านข้อมูลและเขียนข้อมูลเกิดขึ้น

$\overline{RD}$ เป็นขาสัญญาณการอ่านข้อมูล เมื่อขาสัญญาณนี้เป็น 0 และ ขา CS เป็น 0 จะมีการอ่านข้อมูลเกิดขึ้นบนบัสข้อมูล

$\overline{WR}$ เป็นขาสัญญาณการเขียนข้อมูล เมื่อ $\overline{CS}$ และ $\overline{WR}$ เป็น 0 จะเกิดการเขียนข้อมูลขึ้นบนบัสข้อมูล

RESET เป็นสัญญาณเคลียร์สถานะต่าง ๆ ภายใน 8255 โดยจะมีการเซตให้ทุกพอร์ต เป็นอินพุตพอร์ต

PA_0 -PA_7 เป็นสายสัญญาณพอร์ต A ขนาด 8 บิท

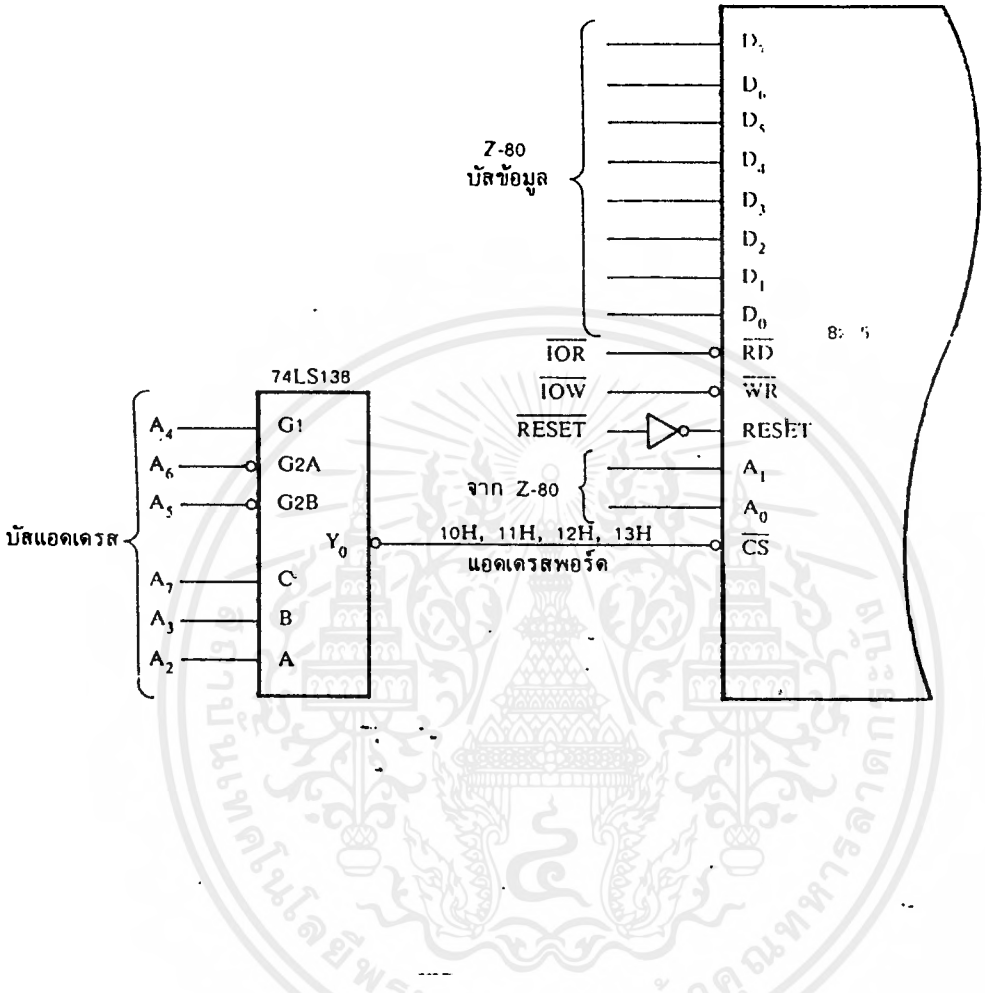
PB_0 -PB_7 เป็นสายสัญญาณพอร์ต B ขนาด 8 บิท

PC_0 -PC_7 เป็นสายสัญญาณพอร์ต C ขนาด 8 บิท

A_1 - A_0 เป็นแอดเดรสเลือกพอร์ต A,B,C และควบคุมพอร์ต (CONTROL PORT)

การเชื่อมต่อ ซีพียู Z-80 กับ 8255 สามารถกระทำได้โดยการถอดรหัสแอดเดรส ใช้ IC เบอร์ 74LS138 แสดงรายละเอียดของวงจร ดังรูปที่ เมื่อแอดเดรส 10H หมายถึงพอร์ต A, 11H หมายถึงพอร์ต C และ 13H หมายถึงพอร์ตควบคุม ตามลำดับ และวงจรที่ใช้เชื่อมต่อเพื่อให้เกิดการเขียนและอ่านข้อมูลแสดงดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 แสดงรายละเอียดของวงจรที่เชื่อมต่อซีพียู Z-80 เข้ากับ 8255

IC 8255 สามารถใช้งานได้ 3 โหมด ซึ่งแต่ละโหมดจะมีการทำงานที่แตกต่างกันออกไปดังต่อไปนี้

โหมด 0 (หรือ โหมดพื้นฐานอินพุทเอาท์พุท) การกำหนดโหมดการทำงาน ต้องการมีส่งข้อมูลโปรแกรมที่พอร์ตควบคุม (ในที่นี้หมายถึงพอร์ต 13 H) แต่ละบิทของข้อมูลที่ส่งไปจะมีความหมายในตัวเอง ลักษณะความหายขอบแต่ละบิตที่เป็นรหัสในการควบคุมแสดงถึงรายละเอียดดังรูปที่ ตัวอย่างเช่น ถ้า $D_7 \ldots D_0$ เป็น 1000 0000 = 80H จะหมายถึงโปรแกรมควบคุมให้ทุกพอร์ต (A,B และ C) เป็นเอาท์พุทพอร์ต เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเขียนซอฟต์แวร์เพื่อให้ทุกพอร์ตเป็นเอาท์พุทพอร์ต โดยมีการส่งข้อมูล (เขียนข้อมูล) ค่า 23H ออกทางพอร์ต A, ค่า 41H ออกทางพอร์ต B และ 37H ออกทางพอร์ต C ตามลำดับ รายละเอียดของโปรแกรมแสดงดังต่อไปนี้

```
XOR A
LD A,80H
OUT(13h), A; ตั้งพอร์ตควบคุมให้ A,B และ C เป็นเอาท์พุท
LD A,23H
OUT (10h), A; ส่งข้อมูล 23 H ออกทางพอร์ต A
LD A,41
OUT (11h),A ; ส่งข้อมูล 41 H ออกทางพอร์ต B
LD A,73H
OUT (12h), A ; ส่งข้อมูล 73H ออกทางพอร์ต C
```

โหมด 1 การทำงานในโหมดนี้มีการตรวจสอบ (HANDSHAKING) โดยใช้ I/O ของพอร์ต A และ B เป็นหลักและพอร์ต C จะใช้เป็นพอร์ตในการตรวจสอบสัญญาณโดยที่พอร์ต C(บน) ตรวจสอบสำหรับพอร์ต A และพอร์ต C (ล่าง) ตรวจสอบสำหรับพอร์ต B ตามลำดับ แสดงบล็อกไดอะแกรมการทำงานดังรูป

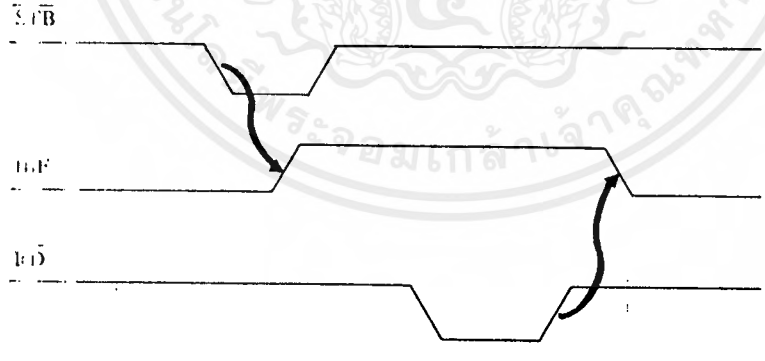
รูปที่ 4.21 แสดงบล็อกไดอะแกรมการทำงาน 8255 ในโหมด 1 แบบมีการตรวจสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่ของสัญญาณต่าง ๆ ของพอร์ต C ในการทำงานแบบตรวจสอบ (HANDSHAKES) เมื่อ 8255 ทำงานในโหมด 1แสดงดังตาราง

ขา	อินพุท	เอาท์พุท
PC_0	$INTR_B$	$INTR_B$
PC_1	INF_B	OBF_B
PC_2	STB_B	ACK_B
PC_3	$INTR_A$	$INTR_A$
PC_4	STB_A	I/O
PC_5	IBF_A	I/O
PC_6	I/O	ACK_A
PC	I/O	OBF_A

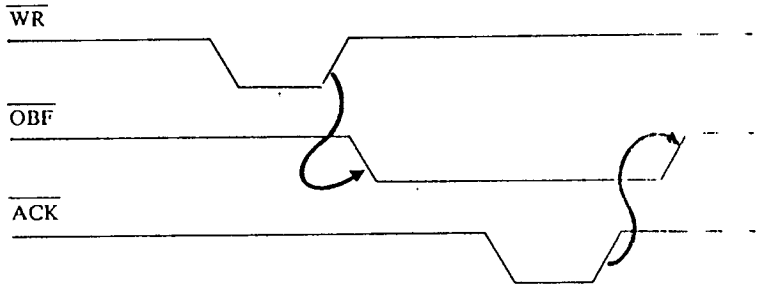
จากตาราง พบว่าให้สัญญาณ INTR บอกแก่ซีพียูเมื่อมีการทำงานในโหมดเกิดขึ้น สัญญาณนี้แอกทีฟที่ ลอจิก "1" ซึ่งตรงกับซีพียู แต่เมื่อนำมาใช้ในซีพียู Z-80 ขา INT จะรับลอจิก "0" สายสัญญาณที่สำคัญในการทำงานตรวจสอบเมื่อมีการรับข้อมูลเข้า 8255 จากอุปกรณ์ภายนอกคือ STB $\overline{\text{(STORBE DATA INTO 8255)}}$ และ IBF (INPUT BUFFER FULL)
ซึ่งมีลักษณะการทำงานคือ อุปกรณ์ภายนอกส่งข้อมูลแบบขนาน พร้อมทั้งสโตรบ $\overline{\text{(STB)}}$ บอกแก่ 8255 ซึ่ง 8255 จะนำข้อมูลเก็บไว้ในรีจิสเตอร์ภายในเพื่อส่งให้ซีพียู โดยส่งสัญญาณ IBF บอกแก่อุปกรณ์ภายนอก ว่าบัฟเฟอร์ของข้อมูลเต็มอยู่ ห้ามส่งข้อมูลเข้ามา แสดงไดอะแกรมของเวลาดังรูปที่ 4.22



รูปที่ 4.22 แสดงไดอะแกรมของเวลาของสัญญาณ $\overline{\text{STB}}$ และ IBF เมื่อมีการอ่าน

ทำนองเดียวกันกับการส่งข้อมูลออกให้แก่อุปกรณ์ภายนอก เมื่อซีพียูส่งข้อมูลให้แก่ 8255 ตัว 8255 จะส่งสัญญาณบอกแก่ อุปกรณ์ภายนอกทาง $\overline{\text{OBF}}$ เมื่อรับทราบอุปกรณ์ภายนอกจะส่งทั้งรับข้อมูลไป สามารถแสดงไดอะแกรมของเวลาดังรูป ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.8 แสดงไดอะแกรมของเวลาของสัญญาณ $\overline{OBF}$ และ $\overline{ACK}$ เมื่อมีการเขียน

รูปที่ 4.23 แสดงไดอะแกรมของเวลาของสัญญาณ $\overline{OBF}$ และ $\overline{ACK}$ เมื่อมีการเขียน

ในการโปรแกรมโหมด 1 จะใช้รหัสควบคุม (CONTROL WORD) ดังนี้

D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	X	0	1	X	0

ถ้า X เป็น 1 หมายถึง อินพุท แต่ถ้าเป็น 0 หมายถึงเอาท์พุท โดยที่ D5 หมายถึงพอร์ต A และ D1 หมายถึงพอร์ต B ตามลำดับ

โหมด 2 การทำงานในโหมด 2 8255 จะใช้พอร์ต A ทำหน้าที่เป็นพอร์ตสองทิศทาง (INPUT/OUTPUT) ส่วนพอร์ต C จะเป็นพอร์ตที่ทำหน้าที่ตรวจสอบที่สัญญาณแต่ละขา ดังตาราง

ขา	ความหมาย
PC_0	I/O
PC_1	I/O
PC_2	I/O
PC_3	INTR
PC_4	STB
PC_5	IBF
PC_6	ACK
PC_7	OBF

ในขณะที่ พอร์ต A และ C ทำงานในโหมด 2 พอร์ต B เราสามารถจะโปรแกรมให้ทำงานในโหมด 0 หรือ 1 ก็ได้ ซึ่งสามารถแยกทำงานได้อย่างอิสระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่ง Z-80

แบ่งเป็น 11 กลุ่ม คือ

1. กลุ่มการโอนย้ายข้อมูลขนาด 8 บิท
2. กลุ่มการโอนย้ายข้อมูลขนาด 16 บิท
3. โอนย้ายข้อมูลเป็นกลุ่มและค้นหา และกลุ่มการแลกเปลี่ยนข้อมูล
4. กลุ่มการกระทำทางคณิตศาสตร์ และลอจิกขนาด 8 บิท
5. กลุ่มการกระทำทางคณิตศาสตร์ ขนาด 16 บิท
6. กลุ่มการกระทำทางคณิตศาสตร์ทั่วไป และควบคุมการทำงานของ ซีพียู
7. กลุ่มการหมุนและการเลื่อนข้อมูล
8. กลุ่มการกระโดด
9. กลุ่มการเรียกใช้และกลับจากโปรแกรมย่อย
10. กลุ่มการเซต รีเซต และทดสอบบิท
11. กลุ่มการอินพุท และ เอาท์พุท

สัญญลักษณ์ที่ใช้

R	REGISTER ขนาด 8 บิท
S	ข้อมูลขนาด 8 บิท (อาจมาจาก รีจิสเตอร์หรือ หน่วยความจำ)
DD	รีจิสเตอร์ ขนาด 16 บิท หรือ คู่รีจิสเตอร์
RR	รีจิสเตอร์ ขนาด 16 บิท หรือ คู่รีจิสเตอร์
SS	รีจิสเตอร์ ขนาด 16 บิท หรือ คู่รีจิสเตอร์
PP	รีจิสเตอร์ ขนาด 16 บิท หรือ คู่รีจิสเตอร์
QQ	รีจิสเตอร์ ขนาด 16 บิท หรือ คู่รีจิสเตอร์
N	ข้อมูลขนาด 8 บิท จาก 0 ถึง 255
(N)	ตำแหน่ง I/O PORT
NN	ข้อมูลขนาด 16 บิท จาก 0 ถึง 65535
(NN)	ตำแหน่งที่ NN ของหน่วยความจำ
(RP)	กำหนดตำแหน่งของหน่วยความจำโดยค่าในคู่รีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลุ่มการโอนย้ายข้อมูลขนาด 8 บิท

เป็นการ โหลดข้อมูลขนาด 8 บิท เข้าไปยังรีจิสเตอร์ภายในซีพียู ซึ่งข้อมูลอาจจะมาจากรีจิสเตอร์ภายในตัวซีพียูเอง มาจากคำสั่งทันทีหรือ จากหน่วยความจำภายนอก

LD R,S ; โหลดข้อมูลขนาด 8 บิท เก็บในรีจิสเตอร์ต่าง ๆ

LD S,R ; ข้อมูลในรีจิสเตอร์ของซีพียู จะถูกส่งผ่านมายังหน่วยความจำ

ซึ่งที่ S อาจมีการวงเล็บเป็นตัวระบุตำแหน่งของข้อมูลก็ได้

กลุ่มการโอนย้ายข้อมูลขนาด 16 บิท

เป็นการส่งถ่ายข้อมูลขนาด 16 บิท ระหว่าง คู่รีจิสเตอร์ (BD,DE,HL) หรือหน่วยความจำ (NN ข้อมูลขนาด 16 บิท 0-65536)

LD SP,IX สามารถโอนย้ายข้อมูลเก็บใน STACH POINT REGISTOR ได้

LD SP,IY

LD SP,HL

PUSH 99 POP 99

PUSH IX POP IX

PUSH IY POP IY

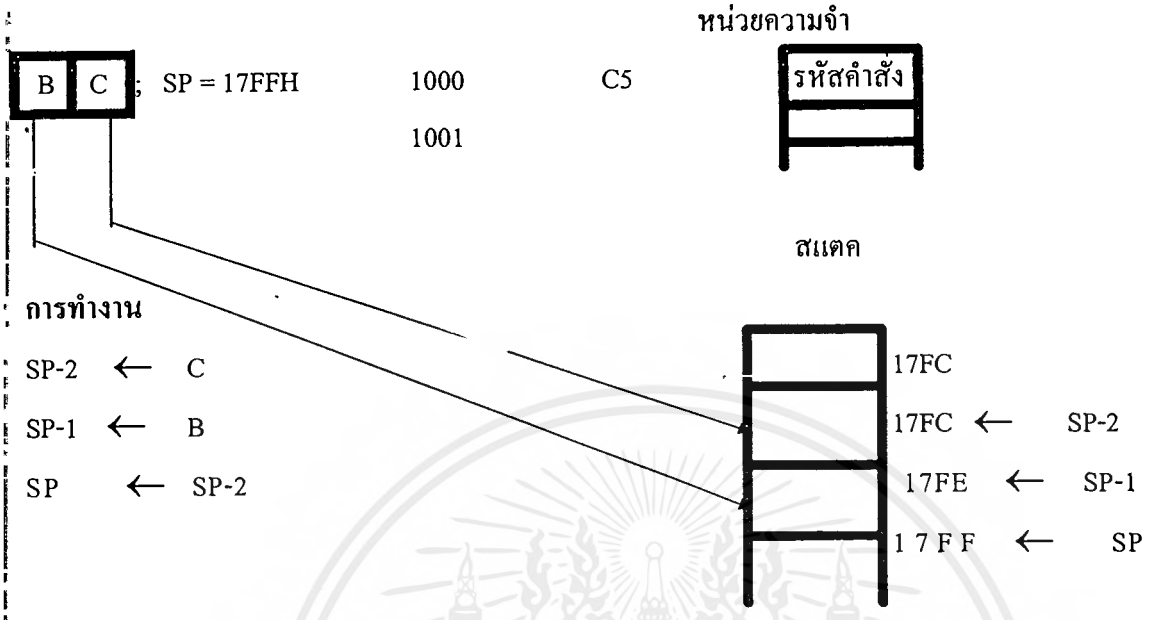
PUSH นำข้อมูลจากรีจิสเตอร์ที่กำหนดไปเก็บยังหน่วยความจำที่ใช้เป็น STACH ตามตำแหน่งที่กำหนดโดย STACH POINTER เสร็จแล้วค่าใน STACH จะชี้ที่ตำแหน่งบนสุดของ STACH POINTER

POP นำข้อมูลออกจาก STACH ไปเก็บใน คู่รีจิสเตอร์

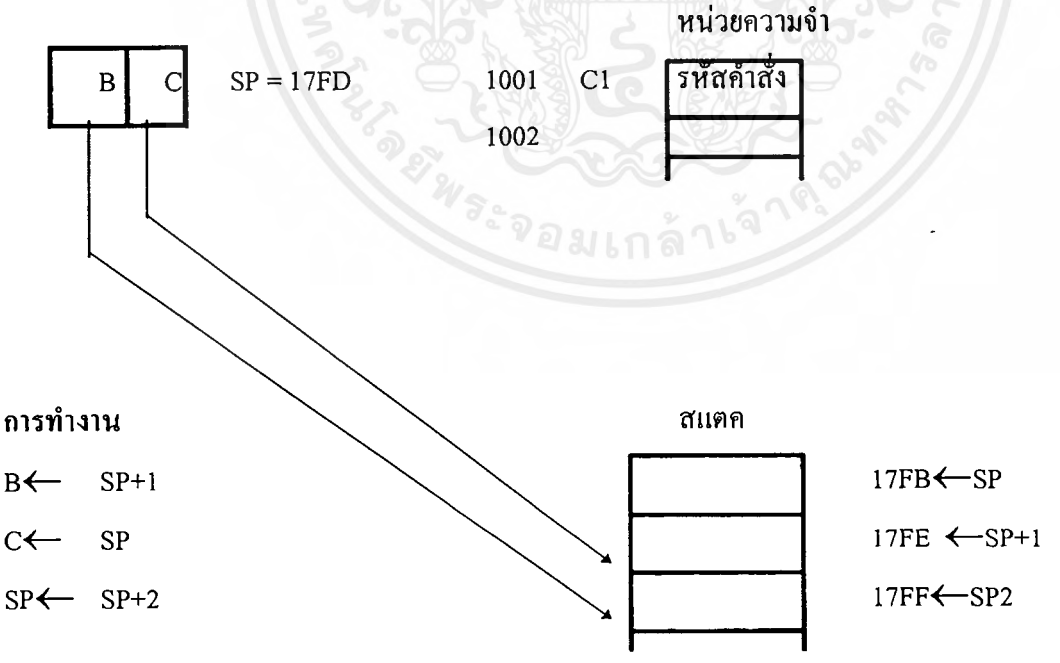
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานคำสั่ง PUSH และ POP

PUSH BC



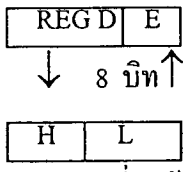
POP BC



กลุ่มการโอนย้ายข้อมูลและกลุ่มการค้นหาแลกเปลี่ยนข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแลกเปลี่ยนข้อมูล เช่น EX DE HL



EX AF,AF' : แลกเปลี่ยนข้อมูลระหว่าง ACCUMULATOR และ RLAG REGISTER กับ รีจิสเตอร์ A" และ F" ของกลุ่มสำรอง .

EXX : แลกเปลี่ยนข้อมูลระหว่าง BC,DE,HL กับ BC,DE,HL

EX(SP)HL WX(SP)IY EX(SP),IX

คำสั่ง LDI LDIR LDD และ LDDR เป็นคำสั่งที่ใช้ในการโอนย้ายข้อมูลเป็นกลุ่ม

ซึ่งคำสั่งที่ใช้ในการโอนย้ายจะใช้คู่รีจิสเตอร์ เพื่อประโยชน์ดังนี้

BC กำหนดจำนวนไบท์ที่ส่งถ่าย

DE กำหนดตำแหน่งเริ่มต้นของหน่วยความจำปลายทาง

HL กำหนดตำแหน่งเริ่มต้นของหน่วยความจำต้นทาง

<u>การทำงานคำสั่ง (LDI) LOAD AND INCREMENT</u>

1. โอนย้ายข้อมูลจากตำแหน่งต้นทางที่ชี้โดย HL ไปยังตำแหน่งปลายทางที่ชี้โดย DE
2. ข้อมูลในคู่รีจิสเตอร์ HL และ DE ถูกเพิ่มขึ้นอีก 1 เพื่อชี้ตำแหน่งปลายทางที่ชี้โดย DE
3. ข้อมูลในคู่รีจิสเตอร์ BC ที่ใช้สำหรับเป็นตัวนับไบท์
4. ถ้าคู่ในคู่รีจิสเตอร์ BC= 0 FLOG P/V จะเป็น 0 นอกเหนือจากนี้ P/V = 11

LDD (LOAD AND DECREMENT)

LDIR (LOAD AND INCREMENT REPEAT)

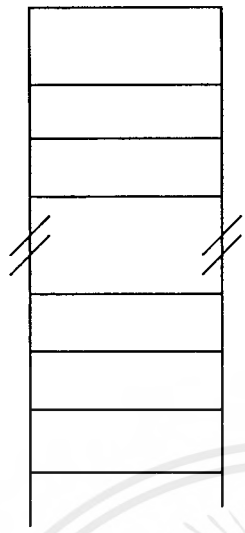
LDDR (LOAD AND DECREMENT REPEAT)

คำสั่ง LDIR และคำสั่ง LDDR จะทำงานคล้ายกับ LDI และ LDD แต่คำสั่ง LDIR และ LDDR จะทำการส่งถ่ายข้อมูลจนหมาดบล็อก ตามที่กำหนดโดย BC อัตโนมัติ (จนกระทั่ง BC = 0)

CPI CPIR CPD CPDR CPI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำ



ค่าเริ่มต้น HL = 1000H

BC = 000AH

ค่าที่ต้องการ A = 11H

1000H HL เมื่อเริ่มคำสั่ง CPI

1001H HL หลังทำคำสั่ง

CPD

ค่าเริ่มต้น HL = 1009H

BC = 000AH

ค่าที่ต้องการ A=11H

1008H HL หลังทำคำสั่ง CPD

1009H HL เมื่อเริ่มต้นคำสั่ง CPD

การทำงาน CPI

1. อ่านข้อมูลจากหน่วยความจำ
2. เพิ่ม HL + 1
3. BC - 1 P/V = 0 ถ้า BC = 0
4. เปรียบเทียบค่าที่อ่านได้กับ A
5. เปรียบเทียบ A =(HL),A = 1
6. ทำคำสั่งต่อไป

การทำงาน CP

1. อ่านข้อมูลจากหน่วยความจำ
2. ลดค่า HL - 1
3. ลดค่า BC - 1 P/V = 0 ถ้า BC = 0
4. เปรียบเทียบค่าที่อ่านได้ กับ A
5. เปรียบเทียบ A= (HL)Z=1
6. ทำคำสั่งต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งการค้นหาข้อมูล

ข้อมูลที่ตอ้งการค้นหาจะกำหนดที่ ACCUMULATRO A ที่มีค่าระหว่าง 0 - 255 การค้นหาจะเริ่มจากตำแหน่งเริ่มต้นของบล็อกจนถึงตำแหน่งสุดท้ายของบล็อก หรือกลับกัน ตำแหน่งที่ค้นหาบรรจุอยู่ใน รีจิสเตอร์ A กับข้อมูลที่ชี้ยังตำแหน่งใน HL ว่าเท่ากันหรือไม่ หากเท่ากัน

CPIR

1. อ่านข้อมูลจากหน่วยความจำ
2. เพิ่มค่า HL + 1
3. ลดค่า BC - 2
4. A ≠ (HL) และ BC ≠ 0 กลับไป 1
5. A = (HL) และ BC ทำคำสั่งต่อไป (หลุดออกจากการทำงานนั้น)

การทำงานทางคณิตศาสตร์และลอจิก 8 บิท

คำสั่งที่ใช้สำหรับ บวก ลบ AND OR XOR และเปรียบเทียบข้อมูล 8 บิท 22 จำนวน ซึ่งจำนวนหนึ่งมาจาก ACCUMULATOR A เสมอ ส่วนข้อมูลอีกตัวหนึ่งอาจมาจากคำสั่ง PULSE มาจากรีจิสเตอร์ภายใน ซีพียู หรือหน่วยความจำภายนอก

หลังจากที่ทำคำสั่งเสร็จแล้ว ผลลัพธ์ของการกรทำจะไหเก็บ ACCUMULATOR A

- คำสั่งของการบวกมี 2 ชนิด ADD A,S และ ADC A,S

ADD A,S เป็นการบวกข้อมูลใน ACCUMULATOR A กับข้อมูลตัวกระทำตัวหนึ่ง แล้วเก็บใน A

ADC A.S เป็นการบวกแฟลกตัวทดแทนเข้ามาด้วยทางด้าน LSB และผลลัพธ์ จะเก็บใน รีจิสเตอร์ A

- คำสั่งการลบมี 2 ลักษณะด้วยกัน คือ SUB S และ SBC A,S

INC S ทำการเพิ่มค่าขึ้นอีก 1 ให้กับ รีจิสเตอร์หรือหน่วยความจำ

DEC S ทำการลดค่าลง อีก 1 ให้กับรีจิสเตอร์หรือหน่วยความจำ

คำสั่งการกระทำทางลอจิก มี 3 คำสั่งด้วยกัน คือ AND s OR s และ XOR s

ตัวกระทำตัวหนึ่งมาจาก ACCUMULATOR A **ส่วนตัวกระทำอีกตัวมาจากที่ใดก็ได้** ตามบันไดการอ้างตำแหน่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานทางคณิตศาสตร์ขนาด 16 บิท

ค่าข้อมูลขนาด 16 บิท จะอยู่ในคู่ของรีจิสเตอร์ คือ BC DE และ HL หรือรีจิสเตอร์ 16 บิท คือ IX ,IY หรือ SP

คำสั่งที่ใช้เหมือนกับการกระทำทางคณิตศาสตร์ 8 บิท แต่คำสั่งนี้จะใช้รีจิสเตอร์คู่ ซึ่งผลจากการกระทำคำสั่งจะไปเก็บใน รีจิสเตอร์ HL หรือ IX,IY หรือคู่รีจิสเตอร์ใด แล้วแต่รูปของคำสั่ง เช่น ADD HL DE ทำการบวกค่า ข้อมูลใน DE,HL แล้วเก็บในรีจิสเตอร์ HL

ข้อมูลในรีจิสเตอร์ IX และ IY สามารถรวมเข้ากับข้อมูลใน BC DE S[และตัวมันเองได้โดยใช้คำสั่ง ADD IN,PP และ ADD IY,RR และสามารถทำการเพิ่มค่าหรือลดค่าข้อมูลในคู่รีจิสเตอร์ BC DE HL หรือ รีจิสเตอร์ 16 บิท IX IY SP ได้ คำสั่งคือ INC,SS และ DEC,SS

กลุ่มการหมุนและเลื่อนข้อมูล

คำสั่งกลุ่มที่ใช้สำหรับหมุนข้อมูลและเลื่อนข้อมูลไปทางซ้ายหรือทางขวา โดยจะผ่านแฟลกตัวทดหรือไม่ผ่านก็ได้ คำสั่งกลุ่มนี้เช่น RLCA RLA RRCA และ RRA

ซึ่ง R= ROTATE A= ACCUMULATOR

ลักษณะตรงกลางบ่งบอกทิศทางการหมุนเช่น RLCA คือ ROTATE LEFT CIRCULAR ACCUMULATOR คือ การหมุนไปทางซ้าย 1 บิท MSB ของ ACCUMULATOR จะผ่านไปที่แฟลกตัวทดพร้อมทั้งหมุนไปเน LSB ของ ACCUMULATOR 1 บิท

RLA คือ RATATE LEFT ACCUMULATOR คือ หมุนข้อมูลไปทางซ้าย 1 บิท โดยข้อมูลของ ACCUMULATOR และ แฟลกตัวทด จะหมุนไปเป็น LSB ของ ACCUMULATOR

กลุ่มการ เซต รีเซต และทดสอบบิท

คำสั่งกลุ่มนี้จะทำการ เซต รีเซต หรือทดสอบบิทใดบิทหนึ่ง ใน 8 บิท ของ รีนิสเตอร์ใน ซีพียู (A,B,C,D,E,H.,L) หรือในหน่วยความจำตามตำแหน่งที่กำหนด ดังนั่นการอ้างถึงตำแหน่งของข้อมูลอาจเป็น แบบ รีจิสเตอร์ แบบอินเดกซ์

เช่นคำสั่ง BIR B,R เป็นคำสั่งที่ทำการทดสอบบิทที่ระบุโดย B ของข้อมูลใน รีจิสเตอร์

ถ้าข้อมูลตำแหน่งของบิทที่ทำการทดสอบบิทนั้นเป็น 0 แฟลก Z จะเซตเป็น 1

ถ้าข้อมูลตำแหน่งของบิทที่ทำการทดสอบบิทนั้นเป็น 1 แฟลก Z จะเซตเป็น 0

คำสั่ง SET B,S จะทำการเซตข้อมูลตำแหน่งที่ถูกระบุให้เป็น 1

คำสั่ง RES B,S จะทำการรีเซตข้อมูลตำแหน่งที่ถูกระบุให้เป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลุ่มการกระโดด

คำสั่งการกระโดดนี้ จะแบ่งได้คือการกระโดดแบบไม่มีเงื่อนไข และแบบอ้างเงื่อนไข คำสั่งกระโดดจะทำการเปลี่ยนแปลงค่าในโปรแกรมเคาน์เตอร์

คำสั่งที่กระโดดไปตำแหน่งใด ๆ ก็ได้โดยไม่มีเงื่อนไข คือ SP ,mn เมื่อ mn เป็นเลขฐาน 16 บิท ที่ใช้ระบุตำแหน่ง ของหน่วยความจำ เช่น SP 17FFH หมายถึงต้องการกระโดดไปยังหน่วยความจำตำแหน่ง 17FFH

คำสั่ง SP CC,mn คือคำสั่งกระโดดแบบมีเงื่อนไข ซึ่ง CC เป็นฟิลด์กำหนดรูปแบบการกระโดด

CPU Z-80 ยังมีคำสั่งกระโดดที่ใช้ในการอ้างตำแหน่งแบบรีจิสเตอร์ไดเร็กได้ด้วย คือข้อมูลในรีจิสเตอร์ HL IX หรือ IY เพื่อการอ้างตำแหน่งที่ต้องการ เช่น

JP(HL),JP(IX),JP(IY)

คำสั่งการกระโดดแบบสัมพันธ์ มีทั้งการกระโดดแบบมีเงื่อนไข และไม่มีเงื่อนไข เช่นรูปแบบคำสั่ง กระโดดแบบไม่มีเงื่อนไข JR,E

รูปแบบคำสั่งกระโดดแบบไม่มีเงื่อนไข JR C,E JR NC,E JRNZ,E ค่า E คือค่าระยะห่าง

ตำแหน่งใช้งาน=PC + Z + ค่าระยะห่าง

ดังนั้นค่าระยะห่าง = ตำแหน่งที่ใช้งาน PC - Z

เช่นคำสั่งกระโดดอยู่ในตำแหน่ง 1000H หากต้องการกระโดดไปยังตำแหน่ง 103AH สามารถคำนวนหาระยะห่างที่จะต้องบรรจุ ในไบท์ Z ได้คือ

ค่าระยะห่าง = 103A - 1000 -A = 38

หากต้องการกระโดดถอยหลัง ค่าระยะห่างจะเกิดติดลบ ต้องทำการทำเป็นคอมพลีเม้นท์ 2 จึงจะได้ระยะห่างที่ถูกต้อง เช่น

ต้องการกระโดดไป OFFAH ซึ่ง PE อยู่ที่ 1000H

OFFA = 1000 + 2 + ค่าระยะห่าง

ค่าระยะห่าง = OFFA - 1000 - 2

= -80

= FFF 8

= F 8

ซึ่งเป็นคอมพลีเม้นท์ที่ช่วงของ 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลุ่มการเรียกใช้และกลับจากโปรแกรมย่อย

คำสั่งการเรียกใช้โปรแกรมย่อย จะมีทั้งแบบไม่มีเงื่อนไขและแบบมีเงื่อนไข

CALL mm เรียกใช้โปรแกรมย่อยอย่างไม่มีเงื่อนไข

CALL CC,mm เป็นการเรียกใช้โปรแกรมย่อยอย่างไม่มีเงื่อนไข

RET เป็นคฟ

RET CC เป็นคำสั่งออกจากโปรแกรมย่อยแบบมีเงื่อนไข

เช่นตัวอย่าง สมมุติให้โปรแกรมเริ่มต้นที่ ตำแหน่ง 11000H และที่ตำแหน่ง 1004H มีการเรียกใช้คำสั่ง CALL 300AH และคำสั่งต่อไปหลังจาก CALL คือ คำสั่งที่อยู่ในตำแหน่งที่ 11007 H เมื่อซีพียู ปฏิบัติคำสั่ง CALL 300 AH ซีพียูก็จะทำการนำเอาค่าตำแหน่งของคำสั่งต่อไปเก็บในสถิติ โดยไบท์สูงเก็บก่อน และตามด้วยไบท์ต่ำสุดอยู่บนสุด

จากนั้นก็จะเปลี่ยนค่าใน PC ให้เป็นไปตามตำแหน่งของโปรแกรมย่อยที่เรียก เมื่อเจอคำสั่ง RET ก็จะนำค่าใน สแตค คืนค่าให้กับ PC โดยไบท์ต่ำออกมาก่อนแล้วตามด้วยไบท์สูง แล้วจึงทำคำสั่งต่อไปในโปรแกรม หลัก

คำสั่ง CALL CC,nn และ RET CC ก็เหมือนกันแต่มีเงื่อนไขที่ถูกต้องก่อนเริ่มทำงาน

กลุ่มอินพุทและเอาท์พุท

คำสั่งกลุ่มนี้เป็นคำสั่งเพื่อใช้ในการส่งถ่ายข้อมูลระหว่างรีจิสเตอร์ต่าง ๆ คือ A B C D E H L กับ อุปกรณ์ อินพุท เอาท์พุทภายนอก หรืออาจส่งถ่ายข้อมูลเป็นกลุ่มระหว่างอุปกรณ์อินพุท กับหน่วยความจำ

คำสั่งกลุ่มการอินพุท เอาท์พุท ระหว่าง รีจิสเตอร์ต่าง ๆ ของ ซีพียู กับอุปกรณ์อินพุท เอาท์พุท ภายนอก

IN A,N IN ®,C OUT (N),A และ OUT©,R

IN A,(N) เป็นคำสั่งนำข้อมูลมาจากอินพุทพอร์ต หมายเลข N มาเก็บไว้ใน ACCUMULATOR เมื่อ N เป็นเลขฐาน 2 ขนาด 8 บิท มีค่าตั้งแต่ 0 - 255 ค่า N จะแสดงADDRESS BUS A7-A0

OUT(N),A เป็นคำสั่งนำข้อมูลจาก ACCUMULATOR ออกไปยังเอาท์พุทพอร์ต หมายเลขที่กำหนดโดย N

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของชุด Z-80 CONTROLLER

1. หลักการทำงานของ ภาคจ่ายไฟ

เมื่อได้รับไฟ 220 V. เข้ามา หม้อแปลงก็แปลงแรงดันจาก 200 V. ให้เหลือ 12 V. ผ่าน IC เร็คกูเลท 9 V. เบอร์ 7809 เพื่อที่จะแปลงแรงดันจาก 12 V. ให้เหลือ 9 V. 1.0 Amp. เพื่อใช้เป็นไฟเลี้ยงวงจรภาคต่าง ๆ

2. ชุด Z 80 CONTROLLER

หัวใจหลักของภาคนี้ คือ ไมโครโปรเซสเซอร์เบอร์ Z 80 ซึ่งจะมี EPROM เบอร์ 2764 เป็นตัวที่เก็บ SOFTWARE ที่ใช้ควบคุมการทำงานของ BORD นี้ และ PIO 8255 ทำหน้าที่เป็น I/O PORT เพื่อเชื่อมโยงกับ HARDWARE ของชุด I/O

หลักการทำงาน

เมื่อเริ่มจ่ายไฟให้กับวงจร CPU Z-80 จะอยู่ในสภาวะ POWER ON RESET คือ จะเริ่มทำงานที่บรรทัด 0000H (ADDRESS 0000H) จากนั้น EPROM ก็จะเริ่มส่ง SOFTWARE เข้ามาทีละบรรทัดเพื่อใช้ในการกำหนดให้ CPU Z-80 รู้จักกับพอร์ตต่าง ๆ รวมทั้ง RAM ด้วย (IC 6264) จากนั้น CPU จะส่งสัญญาณไปควบคุมชุด LCD DISPLAY เพื่อที่จะแสดงข้อความต่าง ๆ ให้ทราบ จากนั้น CPU จะตรวจสอบการใส่ PASSWORD ว่ามีการใส่ PASSWORD ล่วงหน้าหรือไม่ ถ้าไม่มีการใส่ CPU จะถามรหัสตามช่องต่าง ๆ

จากนั้นผู้ใช้เครื่องก็จะต้องป้อนรหัสผ่านเข้าไป เพื่อกำหนด PASSWORD ตามช่องนั้น ๆ เมื่อผู้ใช้กำหนดรหัสผ่านเสร็จแล้ว CPU Z-80 จะกลับเข้าสู่การทำงานปกติ

ในโหมดปกติ CPU จะรอการกด KEY ใด ๆ เพื่อเปลี่ยนจาก MODE ปกติ เป็น MODE เข้ารหัส จากนั้นผู้ใช้เครื่องจะกำหนดว่าจะส่งหรือ แก้ไข PASSWORD ใน Ch ใด ๆ ถ้าจะส่งผู้ใช้เครื่องต้องเข้ารหัสผ่านของ Ch นั้น ๆ เสียก่อน ถ้าเข้ารหัสถูก CPU จะถามว่าต้องการแก้ไขหรือ ต้องการจะส่งสัญญาณไปควบคุมตาม Ch นั้นผู้ใช้จะเลือก ฟังก์ชั่น ของทั้งการส่ง และการแก้ไขได้จาก KEYBOARD โดยตรง เมื่อกดปุ่ม F (SEND)

CPU จะงานส่ง DATA CODE ออกไปที่พอร์ต 8255 (พอร์ต B) เพื่อไปควบคุมการทำงานของภาคส่งอีกครั้งหนึ่ง ถ้าในกรณีที่กดปุ่ม E (SET UP) CPU จะรอรับค่า PASSWORD ของ Ch นั้น ๆ ใหม่ และเก็บค่า PASSWORD นั้นลงไปใน RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทสรุปและคำวิจารณ์

การดำเนินการสร้าง REMOTE UHF ได้ดำเนินการมาตั้งแต่ภาคเรียนที่ 2 ปีการศึกษา 2539 โดยเริ่มต้นจากกกการทดลองวงจรชุดส่ง ซึ่งการทดลองได้พบกับปัญหาต่างๆมากพอสมควร

ในภาคเรียนที่ 1 ปีการศึกษา 2540 ได้ทำการทดลองวงจรการเข้ารหัส โดยใช้วงจรลอจิก ประสบปัญหามากมายจึงได้ทำการแก้ไขเรื่อยมา จึงได้เปลี่ยนแนวทางในการแก้ปัญหาจากวงจรลอจิกมาใช้ CPU Z-80 ในการ Control โดยการเขียนโปรแกรมจึงทำให้ได้ผลเป็นที่น่าพอใจตามวัตถุประสงค์ที่ตั้งไว้ จากนั้นจึงได้วงจรที่เสร็จสมบูรณ์ในภาคเรียนที่ 1 ปีกการศึกษา 2540 ปรากฏผลว่าเมื่อทำการทดสอบแล้วได้ผลเป็นที่น่าพอใจ

สำหรับโครงงานนี้สามารถนำไปใช้งานได้เลย และ สามารถนำไปประยุกต์ควบคุมอย่างอื่นได้อีกมากมาย คณะผู้จัดทำหวังว่าโครงงานนี้จะเป็นประโยชน์ และ พื้นฐานสำหรับผู้สนใจด้าน Control และ การเข้ารหัส เป็นประโยชน์ในการพัฒนาต่อไป ซึ่งจะเป็นหนทางหนึ่งในการช่วยพัฒนาเทคโนโลยีที่ผลิตขึ้นภายในประเทศได้ต่อไปในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1)Chris Bowick "RF circuit design" Howard W.sam & Co.,Inc.,1982

2)Millman and taub "pulse,digital and switching waveforms"
Mcgraw-hill kogakusha,Ltd.1965

3)ไมโครโปรเซสเซอร์และการออกแบบเบื้องต้น จิติ หนูแก้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณ บิดา มารดา ผู้ให้กำเนิด และครูบาอาจารย์ โดยเฉพาะอย่างยิ่ง อาจารย์ สมภพ แก้วมีชัย ที่ยอมรับเป็นที่ปรึกษา และให้คำปรึกษาเกี่ยวกับการทำโครงงาน และการทำปริญญานิพนธ์นี้ให้สำเร็จไปด้วยดี

ขอขอบคุณ เพื่อน ๆ ที่ช่วยทำให้มีกำลังใจในการทำปริญญานิพนธ์ครั้งนี้สำเร็จด้วยดี

นายกุลวรรธน์ เพชรสุวรรณ

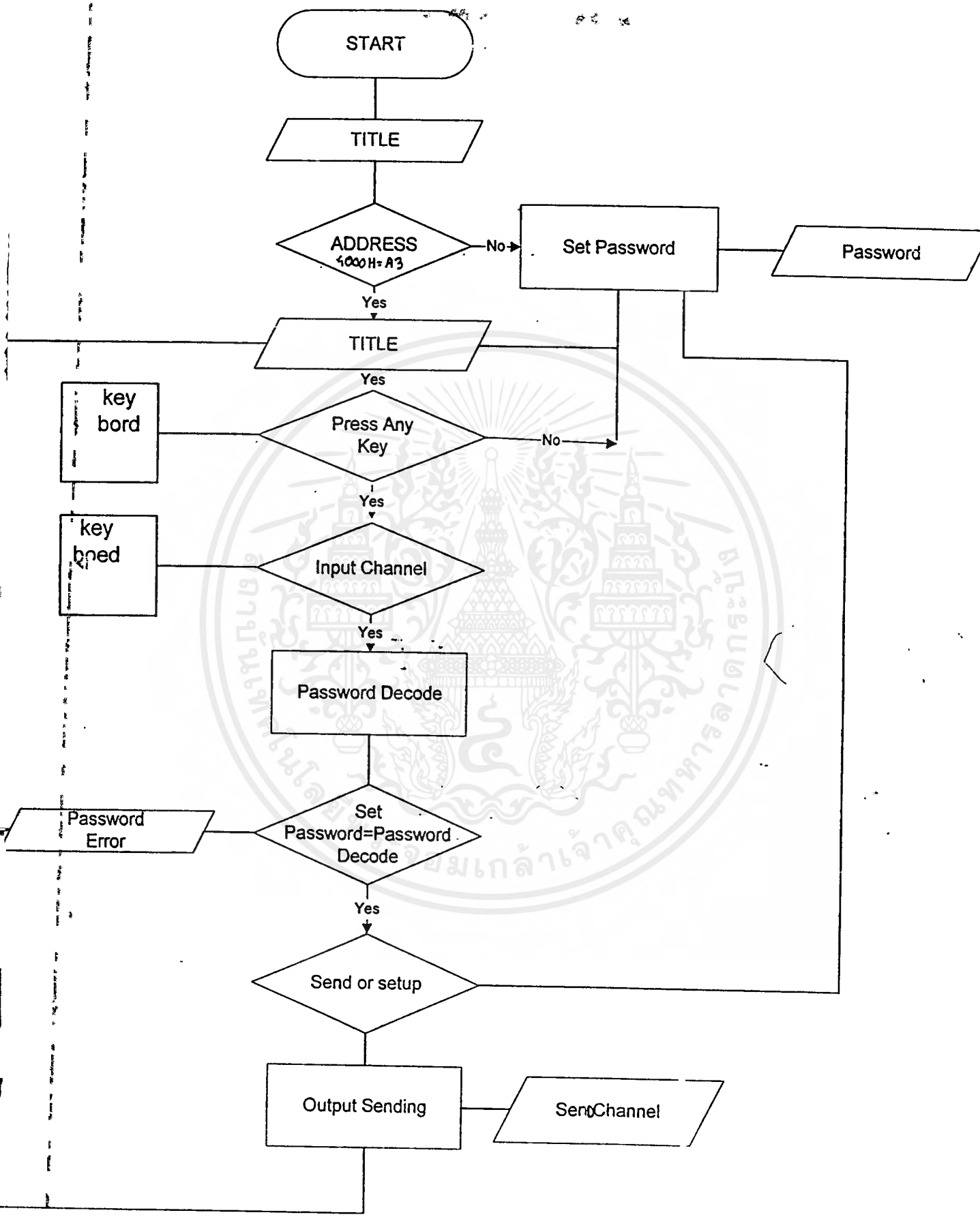
นายพงษ์ศักดิ์ สุวรรณกาญจน์

คณะผู้จัดทำปริญญานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0 CD8C08    CHC:        CALL    UKEY
3 216406                LD      HL,TABCHC
6 CD3108                CALL    WRP1
9 CD4708                CALL    DELLONG          ;delay time
C DD218081              LD      IX,8180H
0 CDA70B                CALL    PASSWORD
3 DD218081              LD      IX,8180H
7 FD219081              LD      IY,8190H
B CDF50B                CALL    TAKEWORD          ;password correct?
E 217405                LD      HL,TABCONFIRM
1 CD2008                CALL    WRP0
4 CD3A08                CALL    DELAY
7 CD9808                CALL    PKEY               ;push key
A DB40                  IN      A,(INP)            ;send or setup
C FE1E                  CP      1EH
E CC4B0B                CALL    Z,SETPC
1 FE1F                  CP      1FH
3 CCD709                CALL    Z,SENDC
6 C30E01                JP      STARTUP1

9 CD8C08    CHD:        CALL    UKEY
C 21 406                LD      HL,TABCHD
F CD3108                CALL    WRP1
2 CD4708                CALL    DELLONG            ;delay time
5 DD21A081              LD      IX,81A0H
9 CDA70B                CALL    PASSWORD
C DD21A081              LD      IX,81A0H
0 FD21B081              LD      IY,81B0H
4 CDF50B                CALL    TAKEWORD        ;password correct?
7 217405                LD      HL,TABCONFIRM
A CD2008                CALL    WRP0
D CD3A08                CALL    DELAY
0 CD9808                CALL    PKEY          ;push key
3 DB40                  IN      A,(INP)       ;send or setup
5 FE1E                  CP      1EH
7 CC620B                CALL    Z,SETPD
A FE1F                  CP      1FH
C CCEF09                CALL    Z,SENDD
F C30E01                JP      STARTUP1

2 CD8C08    CHE:        CALL    UKEY
5 217406                LD      HL,TABCHE
8 CD3108                CALL    WRP1
B CD4708                CALL    DELLONG        ;delay time
E DD21C081              LD      IX,81C0H
2 CDA70B                CALL    PASSWORD
5 DD21C081              LD      IX,81C0H
9 FD21D081              LD      IY,81D0H
D CDF50B                CALL    TAKEWORD       ;password correct?
0 217405                LD      HL,TABCONFIRM
3 CD2008                CALL    WRP0
6 CD3A08                CALL    DELAY
9 CD9808                CALL    PKEY           ;push key
C DB40                  IN      A,(INP)        ;send or setup
E FE1E                  CP      1EH
0 CC790B                CALL    Z,SETPE
3 FE1F                  CP      1FH
5 CC070A                CALL    Z,SENDE
8 C30E01                JP      STARTUP1

B CD8C08    CHF:        CALL    UKEY
E 217C06                LD      HL,TABCHF
1 CD3108                CALL    WRP1
4 CD4708                CALL    DELLONG        ;delay time
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
D FE1F                          CP      1FH
F CC7709                        CALL    Z,SEND8
2 C30E01                        JP      STARTUP1

5 CD8C08    CH9:                CALL    UKEY
8 214C06                        LD      HL,TABCH9
B CD3108                        CALL    WRP1
E CD4708                        CALL    DELLONG             ;delay time
1 DD212081                      LD      IX,8120H
5 CDA70B                        CALL    PASSWORD
8 DD212081                      LD      IX,8120H
C FD213081                      LD      IY,8130H
0 CDF50B                        CALL    TAKEWORD            ;password correct
3 217405                        LD      HL,TABCONFIRM
6 CD2008                        CALL    WRP0
9 CD3A08                        CALL    DELAY
C CD9808                        CALL    PKEY                ;push key
F DB40                          IN      A,(INP)             ;send or setup
1 FE1E                          CP      1EH
3 CC060B                        CALL    Z,SETP9
6 FE1F                          CP      1FH
8 CC8F09                        CALL    Z,SEND9
B C30E01                        JP      STARTUP1

E CD8C08    CHA:                CALL    UKEY
1 21 06                         LD      HL,TABCHA
4 CD3108                        CALL    WRP1
7 CD4708                        CALL    DELLONG             ;delay time
A DD214081                      LD      IX,8140H
E CDA70B                        CALL    PASSWORD
1 DD214081                      LD      IX,8140H
5 FD215081                      LD      IY,8150H
9 CDF50B                        CALL    TAKEWORD            ;password correct ?
C 217405                        LD      HL,TABCONFIRM
F CD2008                        CALL    WRP0
2 CD3A08                        CALL    DELAY
5 CD9808                        CALL    PKEY                ;push key
8 DB40                          IN      A,(INP)             ;send or setup
A FE1E                          CP      1EH
C CC1D0B                        CALL    Z,SETPA
F FE1F                          CP      1FH
1 CCA709                        CALL    Z,SENDA
4 C3 01                         JP      STARTUP1

7 CD8C08    CHB:                CALL    UKEY
A 215C06                        LD      HL,TABCHB
D CD3108                        CALL    WRP1
0 CD4708                        CALL    DELLONG             ;delay time
3 DD216081                      LD      IX,8160H
7 CDA70B                        CALL    PASSWORD
A DD216081                      LD      IX,8160H
E FD217081                      LD      IY,8170H
2 CDF50B                        CALL    TAKEWORD            ;password correct?
5 217405                        LD      HL,TABCONFIRM
8 CD2008                        CALL    WRP0
B CD3A08                        CALL    DELAY
E CD9808                        CALL    PKEY                ;push key
1 DB40                          IN      A,(INP)             ;send or setup
3 FE1E                          CP      1EH
5 CC340B                        CALL    Z,SETPB
8 FE1F                          CP      1FH
A CC 09                         CALL    Z,SENDB
D C30E01                        JP      STARTUP1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0 CD8C08    CHC:        CALL    UKEY
3 216406                LD      HL,TABCHC
6 CD3108                CALL    WRP1
9 CD4708                CALL    DELLONG          ;delay time
C DD218081              LD      IX,8180H
0 CDA70B                CALL    PASSWORD
3 DD218081              LD      IX,8180H
7 FD219081              LD      IY,8190H
B CDF50B                CALL    TAKEWORD         ;password correct?
E 217405                LD      HL,TABCONFIRM
1 CD2008                CALL    WRP0
4 CD3A08                CALL    DELAY
7 CD9808                CALL    PKEY             ;push key
A DB40                  IN      A,(INP)          ;send or setup
C FE1E                  CP      1EH
E CC4B0B                CALL    Z,SETPC
1 FE1F                  CP      1FH
3 CCD709                CALL    Z,SENDC
6 C30E01                JP      STARTUP1

9 CD8C08    CHD:        CALL    UKEY
C 21 C06                LD      HL,TABCHD
F CD3108                CALL    WRP1
2 CD4708                CALL    DELLONG          ;delay time
5 DD21A081              LD      IX,81A0H
9 CDA70B                CALL    PASSWORD
C DD21A081              LD      IX,81A0H
0 FD21B081              LD      IY,81B0H
4 CDF50B                CALL    TAKEWORD         ;password correct?
7 217405                LD      HL,TABCONFIRM
A CD2008                CALL    WRP0
D CD3A08                CALL    DELAY
0 CD9808                CALL    PKEY             ;push key
3 DB40                  IN      A,(INP)          ;send or setup
5 FE1E                  CP      1EH
7 CC620B                CALL    Z,SETPD
A FE1F                  CP      1FH
C CCEF09                CALL    Z,SENDD
F C3 01                 JP      STARTUP1

2 CD8C08    CHE:        CALL    UKEY
5 217406                LD      HL,TABCHE
8 CD3108                CALL    WRP1
B CD4708                CALL    DELLONG          ;delay time
E DD21C081              LD      IX,81C0H
2 CDA70B                CALL    PASSWORD
5 DD21C081              LD      IX,81C0H
9 FD21D081              LD      IY,81D0H
D CDF50B                CALL    TAKEWORD         ;password correct?
0 217405                LD      HL,TABCONFIRM
3 CD2008                CALL    WRP0
6 CD3A08                CALL    DELAY
9 CD9808                CALL    PKEY             ;push key
C DB40                  IN      A,(INP)          ;send or setup
E FE1E                  CP      1EH
0 CC7 0B                CALL    Z,SETPE
3 FE F                  CP      1FH
5 CC 70A                CALL    Z,SENDE
8 C30E01                JP      STARTUP1

B CD8C08    CHF:        CALL    UKEY
E 217C06                LD      HL,TABCHF
1 CD3108                CALL    WRP1
4 CD4708                CALL    DELLONG          ;delay time
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
)4D7 DD21E081                    LD      IX,81E0H
)4DB CDA70B                      CALL    PASSWORD
)4DE DD21E081                    LD      IX,81E0H
)4E2 FD21F081                    LD      IY,81F0H
)4E6 CDF50B                      CALL    TAKEWORD        ;password correct?
)4E9 217405                      LD      HL,TABCONFIRM
)4EC CD2008                      CALL    WRP0
)4EF CD3A08                      CALL    DELAY
)4F2 CD9803                      CALL    PKEY            ;push key
)4F5 DB[illegible]               IN      A,(INP)         ;send or setup
)4F7 FE1E                        CP      1EH
)4F9 CC900B                      CALL    Z,SETPF
)4FC FE1F                        CP      1FH
)4FE CC1F0A                      CALL    Z,SENDF
)501 C30E01                      JP      STARTUP1

)504 219405     SET_PASSWORD:    LD      HL,TABSETP
)507 CD2008                      CALL    WRP0
)50A CD4708                      CALL    DELLONG
)50D CD4708                      CALL    DELLONG
)510 21F405                      LD      HL,TABCH
)513 CD2008                      CALL    WRP0
)516 CD3A08                      CALL    DELAY

)519 CD370A                      CALL    SETP0           ;set channel00
)51C CD4E0A                      CALL    SETP1           ;set channel01
)51F CD650A                      CALL    SETP2           ;set channel02
)522 CD7[illegible]0A            CALL    SETP3           ;set channel03

)525 CD930A                      CALL    SETP4           ;set channel04
)528 CDAA0A                      CALL    SETP5           ;set channel05
)52B CDC10A                      CALL    SETP6           ;set channel06
)52E CDD80A                      CALL    SETP7           ;set channel07

)531 CDEF0A                      CALL    SETP8           ;set channel08
)534 CD060B                      CALL    SETP9           ;set channel09
)537 CD1D0B                      CALL    SETPA           ;set channel10
)53A CD340B                      CALL    SETPB           ;set channel11

)53D CD4B0B                      CALL    SETPC           ;set channel12
)540 CD620B                      CALL    SETPD           ;set channel13
)543 CD790B                      CALL    SETPE           ;set channel14
)546 CD900B                      CALL    SETPF           ;set channel15

)549 3EA?                        LD      A,0A3H          ;load A =A3
)54B 32[illegible]90             LD      (9000H),A       ;address 9000H
)54E CD3A08                      CALL    DELAY
)551 C30001                      JP      STARTUP

)554 5548462052TABBEGIN:         DFB     "UHF Remote 16 CH"
)564 52656D6F74TABSTAND:         DFB     "Remote  Stand by"
)574 4629205365TABCONFIRM:       DFB     "F) Send E) Setup"
)584 5365742075TABCHSET:         DFB     "Set up Channel  "
)594 5061737377TABSETP:          DFB     "Password Setup. "
05A4 5061737377TABPASS0:         DFB     "Password ____   "
05B4 202A5F5F5FTAB1:             DFB     " *___           "
05BC 202A2A5F5FTAB2:             DFB     " **__           "
05C4 202A2A2A5FTAB3:             DFB     " ***_           "
05CC 202A2A2A2ATAB4:             DFB     " ****           "
05D4 5061737377TABERROR:         DFB     "Password Error !"
05E4 5061737377TABTRUE:          DFB     "Password Correct"
05F4 4368616E6ETABCH:            DFB     "Channel __      "
0604 303[illegible]202020TABCH0: DFB     "00              "
060C 30[illegible]202020TABCH1:  DFB     "01              "
```

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี
สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
14 30322020 20TABCH2:          DFB     "02      "
1C 30332020 20TABCH3:          DFB     "03      "
24 30342020 20TABCH4:          DFB     "04      "
2C 30352020 20TABCH5:          DFB     "05      "
34 30362020 20TABCH6:          DFB     "06      "
3C 30372020 20TABCH7:          DFB     "07      "
44 30382020 20TABCH8:          DFB     "08      "
4C 30392020 20TABCH9:          DFB     "09      "
54 31302020 20TABCHA:          DFB     "10      "
5C 31312020 20TABCHB:          DFB     "11      "
64 31322020 20TABCHC:          DFB     "12      "
6C 31332020 20TABCHD:          DFB     "13      "
74 31342020 20TABCHE:          DFB     "14      "
7C 31352020 20TABCHF:          DFB     "15      "
84 53656E64 20TABCH_0_SEND:    DFB     "Send Channel 00>"
94 53656E64 20TABCH_1_SEND:    DFB     "Send Channel 01>"
A4 53656E64 20TABCH_2_SEND:    DFB     "Send Channel 02>"
B4 53656E64 20TABCH_3_SEND:    DFB     "Send Channel 03>"
C4 53656E64 20TABCH_4_SEND:    DFB     "Send Channel 04>"
D4 53656E64 20TABCH_5_SEND:    DFB     "Send Channel 05>"
E4 53656E64 20TABCH_6_SEND:    DFB     "Send Channel 06>"
F4 53656E64 20TABCH_7_SEND:    DFB     "Send Channel 07>"
704 53656E64 20TABCH_8_SEND:   DFB     "Send Channel 08>"
714 53656E64 20TABCH_9_SEND:   DFB     "Send Channel 09>"
724 53656E64 20TABCH_A_SEND:   DFB     "Send Channel 10>"
734 53656E64 20TABCH_B_SEND:   DFB     "Send Channel 11>"
744 53656E64 20TABCH_C_SEND:   DFB     "Send Channel 12>"
754 53656E64 20TABCH_D_SEND:   DFB     "Send Channel 13>"
764 53656E64 20TABCH_E_SEND:   DFB     "Send Channel 14>"
774 53656E64 20TABCH_F_SEND:   DFB     "Send Channel 15>"

            ;SUB LCDINI = 00H
784 3E38    LCDINI:            LD      A,38H           ;Function Set
786 D380                       OUT     (PDATA),A
788 CDAB07                     CALL    DELAYL
78B CDAB07                     CALL    DELAYL
78E 3E0F                       LD      A,0FH           ;Display on/off Contr
790 D380                       OUT     (PDATA),A
792 CDAB07                     CALL    DELAYL
795 3E06                       LD      A,06H           ;Entry mode Set
797 D380                       OUT     (PDATA),A
799 CDAB07                     CALL    DELAYL
79C 3E01    CLSLCD:            LD      A,01H
79E D380                       OUT     (PDATA),A
7A0 CDBC07                     CALL    READ
7A3 C9                         RET

7A4 7A      WRBYTE:            LD      A,D
7A5 D382                       OUT     (PSING),A
7A7 CDBC07                     CALL    READ
7AA C9                         RET

7AB C5      DELAYL:            PUSH    BC
7AC F5                         PUSH    AF
7AD 0600                       LD      B,00H
7AF 10FE    DELAYL1:           DJNZ    DELAYL1
7B1 F1                         POP     AF
7B2 C1                         POP     BC
7B3 C9                         RET

7B4 CBFF    GOTO:              SET     7,A
7B6 D380                       OUT     (PDATA),A
7B8 CDBC07                     CALL    READ
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า กรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
07BC DB84       READ:       IN      A,(PREAD)
07BE CB7F                   BIT     7,A
07C0 20FA                   JR      NZ,READ
07C2 C9                     RET

07C3 0608       WRLINE:     LD      B,8H
07C5 7E         TEST11:     LD      A,(HL)
07C6 57                     LD      D,A
07C7 CDA407                 CALL    WRBYTE
07CA 23                     INC     HL
07CB 10F8                   DJNZ    TEST11
07CD C9                     RET

07CE E5         BSHL:       PUSH    HL
07CF 210F82                 LD      HL,DSP_BUF+15
07D2 7E         BSHL1:      LD      A,(HL)
07D3 72                     LD      (HL),D
07D4 57                     LD      D,A
07D5 2B                     DEC     HL
07D6 10FA                   DJNZ    BSHL1
07D8 E1                     POP     HL
07D9 C9                     RET

07DA E5         BSHR:       PUSH    HL
07DB 210082                 LD      HL,DSP_BUF
07DE 7E         BSHR1:      LD      A,(HL)
07DF 72                     LD      (HL),D
07E0 57                     LD      D,A
07E1 23                     INC     HL
07E2 10FA                   DJNZ    BSHR1
07E4 E1                     POP     HL
07E5 C9                     RET

07E6 E5         WR_DSP:     PUSH    HL
07E7 CD9C07                 CALL    CLSLCD
07EA 0608                   LD      B,8H
07EC 210082                 LD      HL,DSP_BUF
07EF 56         WR_DSP1:    LD      D,(HL)
07F0 CD1208                 CALL    WRLCD
07F3 23                     INC     HL
07F4 10F9                   DJNZ    WR_DSP1
07F6 0608                   LD      B,8H
07F8 16C0                   LD      D,0C0H
07FA CD0608                 CALL    LCDCMD
07FD 56         WR_DSP2:    LD      D,(HL)
07FE CD1208                 CALL    WRLCD
0801 23                     INC     HL
0802 10F9                   DJNZ    WR_DSP2
0804 E1                     POP     HL
0805 C9                     RET

0806 F5         LCDCMD:     PUSH    AF
0807 CDBC07                 CALL    READ
080A 7A                     LD      A,D
080B D380                   OUT     (PDATA),A
080D CDBC07                 CALL    READ
0810 F1                     POP     AF
0811 C9                     RET

0812 F5         WRLCD:      PUSH    AF
0813 D5                     PUSH    DE
0814 CDBC07                 CALL    READ
0817 7A                     LD      A,D
0818 D382                   OUT     (PSING),A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
081A CDBC07                     CALL    READ
081D D1                         POP     DE
081E F1                         POP     AF
081F C9                         RET

                ;SUB WRP0 = 01H
0820 3E00       WRP0:           LD      A,00H
0822 CDB407                     CALL    GOTO
0825 CDC307                     CALL    WRLINE
0828 3E40                       LD      A,40H
082A CDB407                     CALL    GOTO
082D CDC307                     CALL    WRLINE
0830 C9                         RET

                ;SUB WRP1 = 02H
0831 3E40       WRP1:           LD      A,40H
0833 CDB407                     CALL    GOTO
0836 CDC307                     CALL    WRLINE
0839 C9                         RET

                ;SUB DELAY = 03H
083A F5         DELAY:          PUSH    AF
083B E5                         PUSH    HL
083C 210060                     LD      HL,6000H
083F 2B         DEL1:           DEC     HL
0840 7C                         LD      A,H
0841 B5                         OR      L
0842 20FB                       JR      NZ,DEL1
0844 E1                         POP     HL
0845 F1                         POP     AF
0846 C9                         RET

                ;SUB DELAY LONG = 04H
0847 F5         DELLONG:        PUSH    AF
0848 3E08                       LD      A,08H
084A CD3A08     DEL2:           CALL    DELAY
084D 3D                         DEC     A
084E 20FA                       JR      NZ,DEL2
0850 F1                         POP     AF
0851 C9                         RET

                ;SUB LCD SHIFT LEFT = 05H
0852 0E10       DSP_LEFT:       LD      C,16
0854 56         DSP_L1:         LD      D,(HL)
0855 0610                       LD      B,16
0857 CDCE07                     CALL    BSHL
085A CDE607                     CALL    WR_DSP
085D CD3A08                     CALL    DELAY
0860 23                         INC     HL
0861 0D                         DEC     C
0862 20F0                       JR      NZ,DSP_L1
0864 CD4708                     CALL    DELLONG
0867 C9                         RET

                ;SUB CLEAR BUFFER = 06H
0868 210082     CLR_BUF:        LD      HL,DSP_BUF
086B 110182                     LD      DE,DSP_BUF+1
086E 011000                     LD      BC,16
0871 3620                       LD      (HL)," "
0873 EDB0                       LDIR
0875 C9                         RET

                ;SUB LCD SHIFT RIGHT = 07H
0876 0E10       DSP_RIGHT:      LD      C,16
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0878 56          DSP_R1:         LD      D,(HL)
0879 0610                        LD      B,16
087B CDDA07                      CALL    BSHR
087E CDE607                      CALL    WR_DSP
0881 CD3A08                      CALL    DELAY
0884 2B                          DEC     HL
0885 0D                          DEC     C
0886 20F0                        JR      NZ,DSP_R1
0888 CD4708                      CALL    DELLONG
088B C9                          RET

                 ;SUB UNPRESS KEY = 08H
088C F5          UKEY:           PUSH    AF
088D CD3A08      UKEY1:          CALL    DELAY
0890 DB40                        IN      A,(INP)
0892 E610                        AND     10H
0894 20F7                        JR      NZ,UKEY1
0896 F1                          POP     AF
0897 C9                          RET

                 ;SUB PRESS KEY = 09H
0898 F5          PKEY:           PUSH    AF
0899 DB40        PKEY1:          IN      A,(INP)
089B E610                        AND     10H
089D 28FA                        JR      Z,PKEY1
089F F1                          POP     AF
08A0 C9                          RET

                 ;SUB TITLE = 0AH
08A1 CD8407      TITLE:          CALL    LCDINI
08A4 CD6808                      CALL    CLR_BUF
08A7 215405                      LD      HL,TABBEGIN
08AA CD5208                      CALL    DSP_LEFT
08AD CD6808                      CALL    CLR_BUF
08B0 217305                      LD      HL,TABSTAND+15
08B3 CD7208                      CALL    DSP_RIGHT
08B6 C9                          RET

                 ;SUB SEND0 = 0BH
08B7 218406      SEND0:          LD      HL,TABCH_0_SEND
08BA CD2008                      CALL    WRP0
08BD 3E10                        LD      A,10H
08BF D341                        OUT     (OUTP),A
08C1 CD4708                      CALL    DELLONG
08C4 CD4708                      CALL    DELLONG
08C7 3E00                        LD      A,00H
08C9 D341                        OUT     (OUTP),A
08CB CD3A08                      CALL    DELAY
08CE C9                          RET

                 ;SUB SEND1 = 0CH
08CF 219406      SEND1:          LD      HL,TABCH_1_SEND
08D2 CD2008                      CALL    WRP0
08D5 3E11                        LD      A,11H
08D7 D341                        OUT     (OUTP),A
08D9 CD4708                      CALL    DELLONG
08DC CD4708                      CALL    DELLONG
08DF 3E00                        LD      A,00H
08E1 D341                        OUT     (OUTP),A
08E3 CD3A08                      CALL    DELAY
08E6 C9                          RET

                 ;SUB SEND2 = 0DH
08E7 21A406      SEND2:          LD      HL,TABCH_2_SEND
```

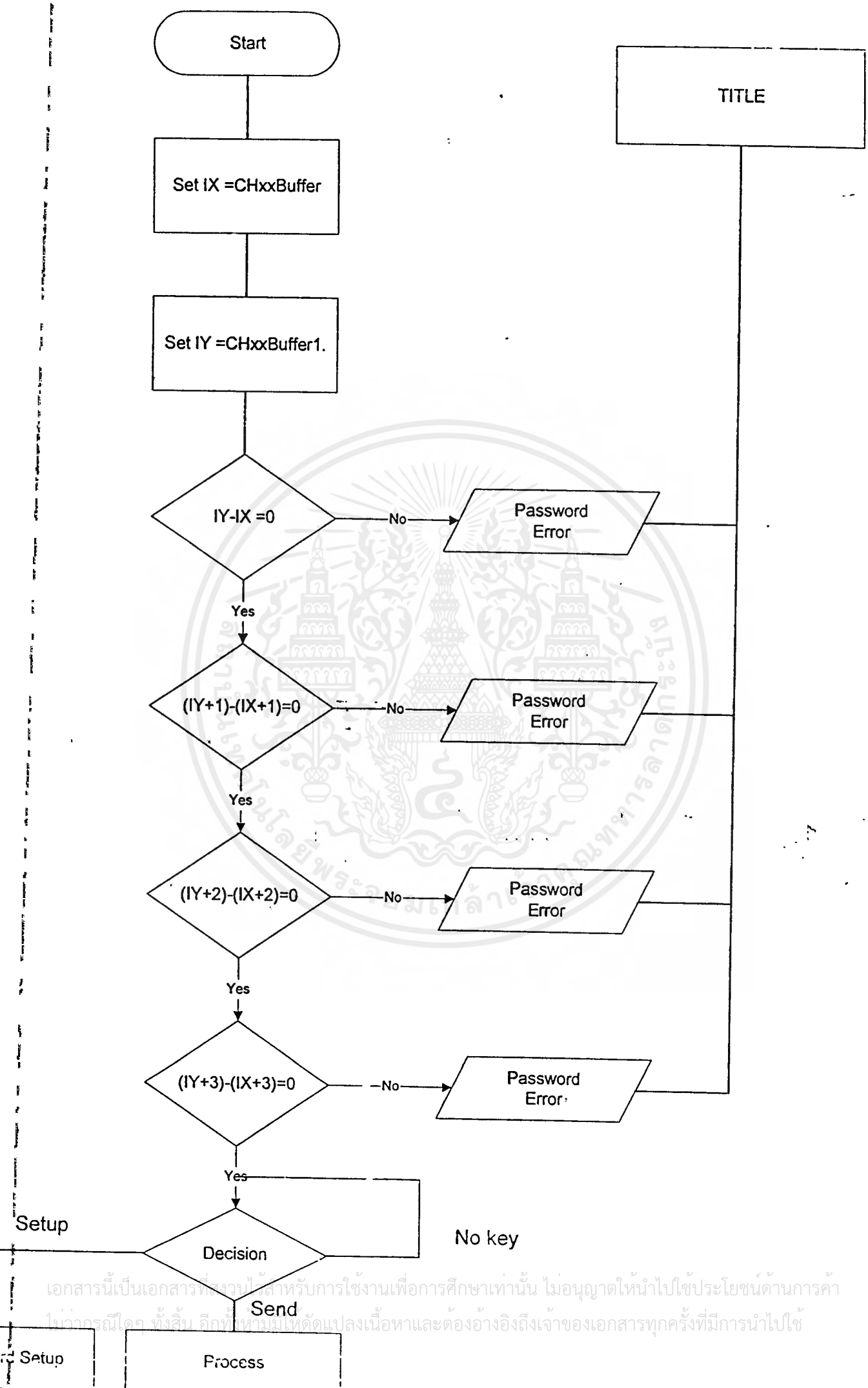
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
8EA CD2008                      CALL    WRP0
8ED 3E12                        LD      A,12H
8EF D341                        OUT     (OUTP),A
8F1 CD4708                      CALL    DELLONG
8F4 CD4708                      CALL    DELLONG
8F7 3E00                        LD      A,00H
8F9 D341                        OUT     (OUTP),A
8FB CD3A08                      CALL    DELAY
8FE C9                          RET

                ;SUB SEND3 = 0EH
8FF 21B406      SEND3:          LD      HL,TABCH_3_SEND
902 CD2008                      CALL    WRP0
905 3E13                        LD      A,13H
907 D341                        OUT     (OUTP),A
909 CD4708                      CALL    DELLONG
90C CD4708                      CALL    DELLONG
90F 3E00                        LD      A,00H
911 D341                        OUT     (OUTP),A
913 CD3A08                      CALL    DELAY
916 C9                          RET

                ;SUB SEND4 = 0FH
917 21C406      SEND4:          LD      HL,TABCH_4_SEND
91A CD2008                      CALL    WRP0
91D 3E14                        LD      A,14H
91F D341                        OUT     (OUTP),A
921 CD4708                      CALL    DELLONG
924 CD4708                      CALL    DELLONG
927 3E00                        LD      A,00H
929 D341                        OUT     (OUTP),A
92B CD3A08                      CALL    DELAY
92E C9                          RET

                ;SUB SEND5 = 10H
92F 21D406      SEND5:          LD      HL,TABCH_5_SEND
932 CD2008                      CALL    WRP0
935 3E15                        LD      A,15H
937 D341                        OUT     (OUTP),A
939 CD4708                      CALL    DELLONG
93C CD4708                      CALL    DELLONG
93F 3E00                        LD      A,00H
941 D341                        OUT     (OUTP),A
943 CD3A08                      CALL    DELAY
946 C9                          RET

                ;SUB SEND6 = 11H
947 21E406      SEND6:          LD      HL,TABCH_6_SEND
94A CD2008                      CALL    WRP0
94D 3E16                        LD      A,16H
94F D341                        OUT     (OUTP),A
951 CD4708                      CALL    DELLONG
954 CD4708                      CALL    DELLONG
957 3E00                        LD      A,00H
959 D341                        OUT     (OUTP),A
95B CD3A08                      CALL    DELAY
95E C9                          RET

                ;SUB SEND7 = 12H
95F 21F406      SEND7:          LD      HL,TABCH_7_SEND
962 CD2008                      CALL    WRP0
965 3E17                        LD      A,17H
967 D341                        OUT     (OUTP),A
969 CD4708                      CALL    DELLONG
```

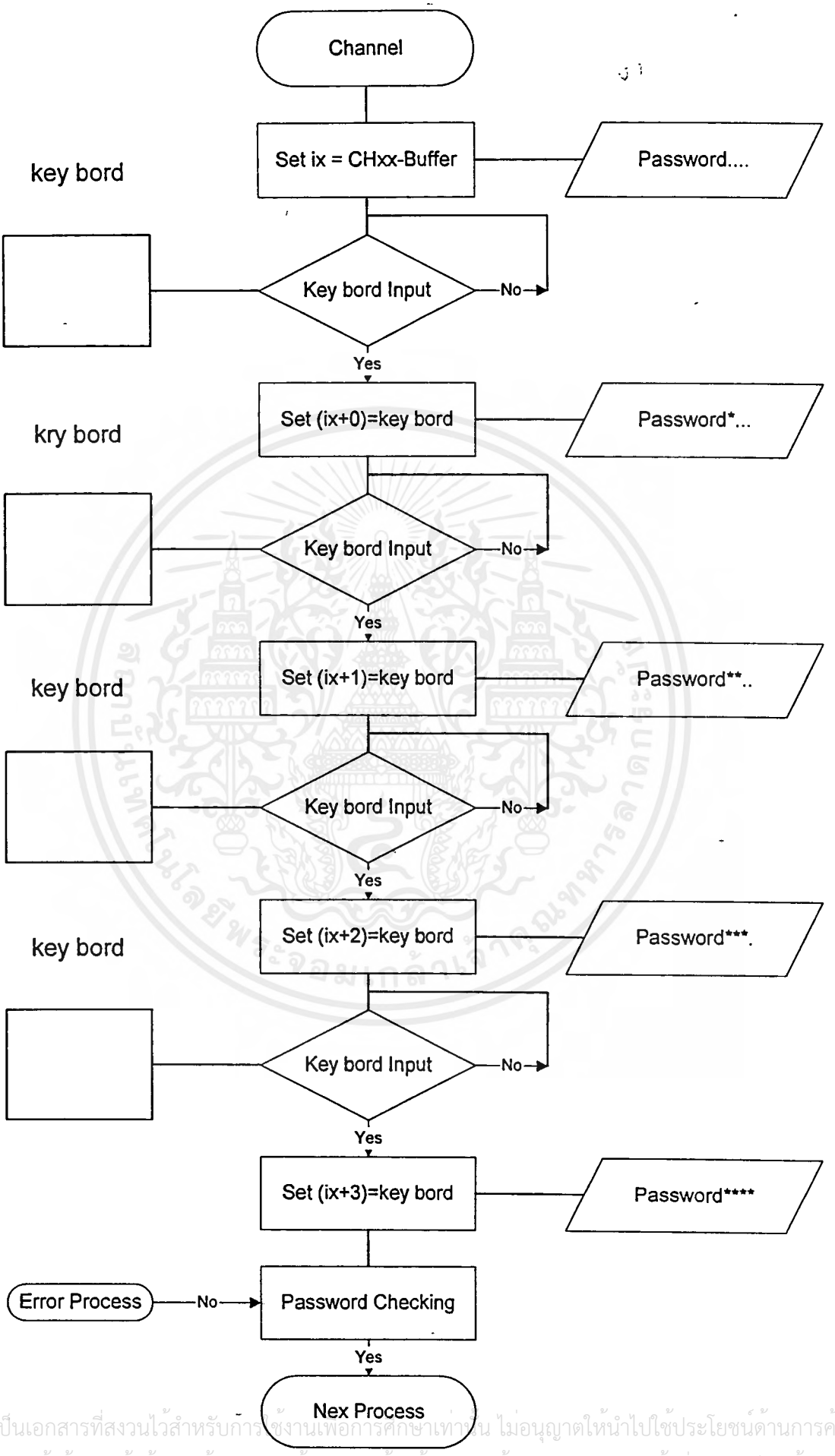
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
096C CD4708                     CALL    DELLONG
096F 3E00                       LD      A,00H
0971 D341                       OUT     (OUTP),A
0973 CD3A08                     CALL    DELAY
0976 C9                         RET

                ;SUB SEND8 = 13H
0977 210407     SEND8:          LD      HL,TABCH_8_SEND
097A CD2008                     CALL    WRP0
097D 3E18                       LD      A,18H
097F D341                       OUT     (OUTP),A
0981 CD4708                     CALL    DELLONG
0984 CD4708                     CALL    DELLONG
0987 3E00                       LD      A,00H
0989 D341                       OUT     (OUTP),A
098B CD3A08                     CALL    DELAY
098E C9                         RET

                ;SUB SEND9 = 14H
098F 211407     SEND9:          LD      HL,TABCH_9_SEND
0992 CD2008                     CALL    WRP0
0995 3E19                       LD      A,19H
0997 D341                       OUT     (OUTP),A
0999 CD4708                     CALL    DELLONG
099C CD4708                     CALL    DELLONG
099F 3E00                       LD      A,00H
09A1 D341                       OUT     (OUTP),A
09A3 CD3A08                     CALL    DELAY
09A6 C9                         RET

                ;SUB SENDA = 15H
09A7 212407     SENDA:          LD      HL,TABCH_A_SEND
09AA CD2008                     CALL    WRP0
09AD 3E1A                       LD      A,1AH
09AF D341                       OUT     (OUTP),A
09B1 CD4708                     CALL    DELLONG
09B4 CD4708                     CALL    DELLONG
09B7 3E00                       LD      A,00H
09B9 D341                       OUT     (OUTP),A
09BB CD3A08                     CALL    DELAY
09BE C9                         RET

                ;SUB SENDB = 16H
09BF 213407     SENDB:          LD      HL,TABCH_B_SEND
09C2 CD2008                     CALL    WRP0
09C5 3E1B                       LD      A,1BH
09C7 D341                       OUT     (OUTP),A
09C9 CD4708                     CALL    DELLONG
09CC CD4708                     CALL    DELLONG
09CF 3E00                       LD      A,00H
09D1 D341                       OUT     (OUTP),A
09D3 CD3A08                     CALL    DELAY
09D6 C9                         RET

                ;SUB SENDC = 17H
09D7 214407     SENDC:          LD      HL,TABCH_C_SEND
09DA CD2008                     CALL    WRP0
09DD 3E1C                       LD      A,1CH
09DF D341                       OUT     (OUTP),A
09E1 CD4708                     CALL    DELLONG
09E4 CD4708                     CALL    DELLONG
09E7 3E00                       LD      A,00H
09E9 D341                       OUT     (OUTP),A
09EB CD3A08                     CALL    DELAY
```

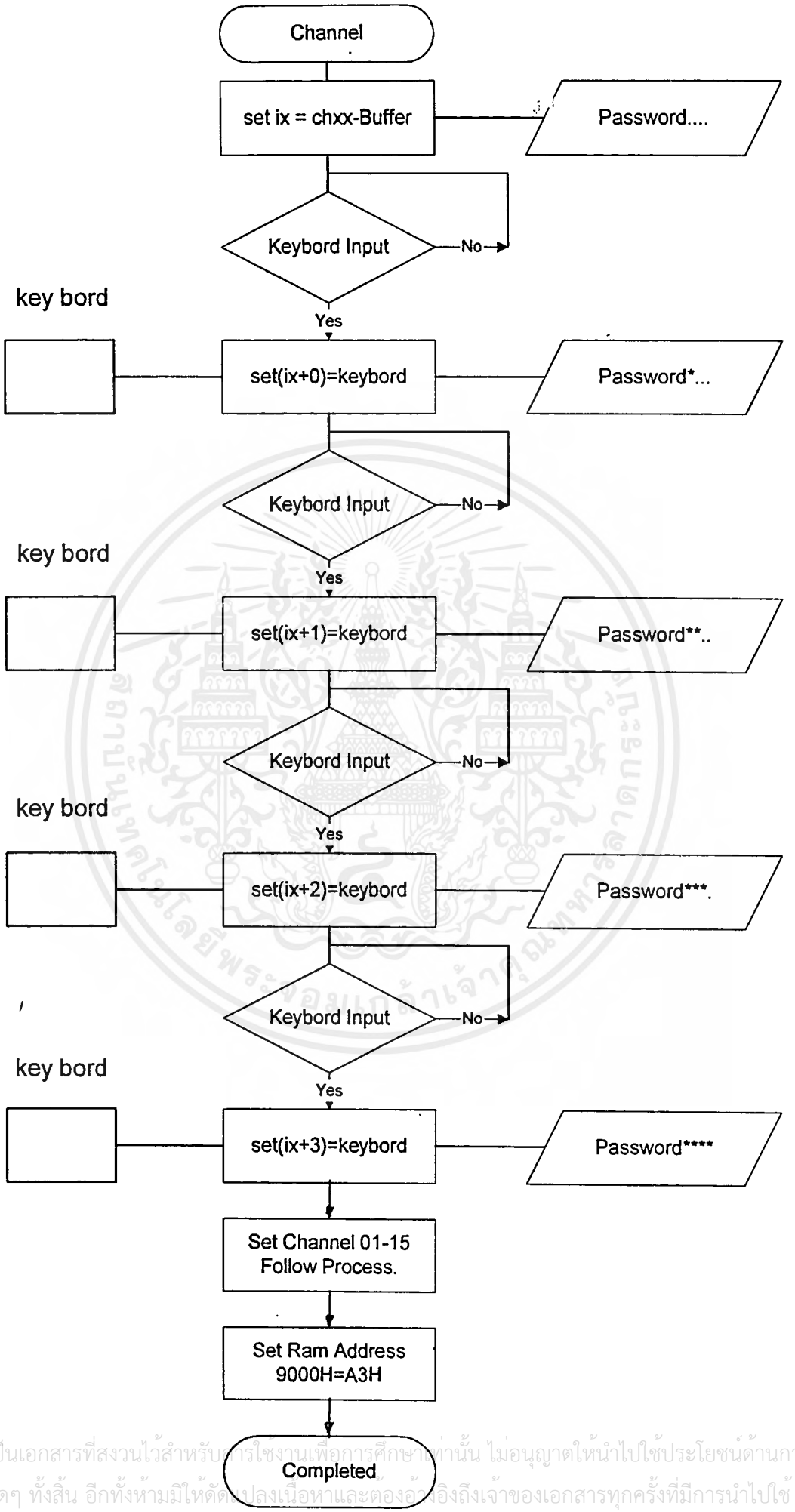
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



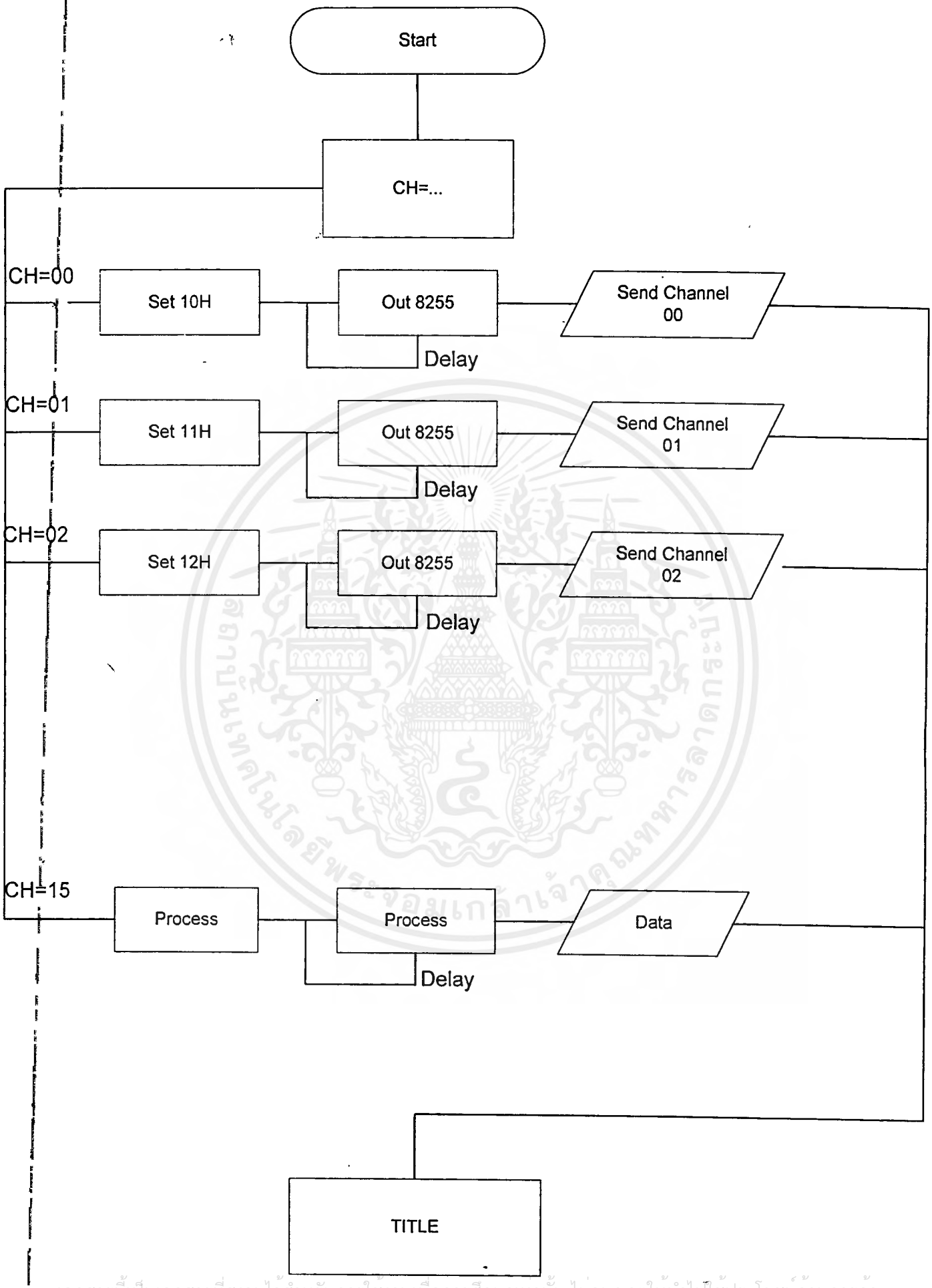
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;Program Password Decoder
                ;For Z80 CPU only
                ;Editer by Mr. Pawuth Boonyarit ( Mike )
                ;Present in 29 September 1997

                                CPU     "Z80.TBL"
                                HOF     "INT8"

                                ORG     0000H

40 =            INP:            EQU     40H
41 =            OUTP:           EQU     41H
42 =            P8255C:         EQU     42H
43 =            PCC:            EQU     43H
80 =            PDATA:          EQU     80H
82 =            PSING:          EQU     82H
84 =            PREAD:          EQU     84H

000 210000      START:          LD      HL,0
003 2B          SDEL:           DEC     HL
004 7D                          LD      A,L
005 B4                          OR      H
006 20FB                        JR      NZ,SDEL

008 31 :9F      STACK:          LD      SP,9FFFH    ;address stack
00B 3E90                        LD      A,90H
00D D343                        OUT     (PCC),A
00F 3E00                        LD      A,00H
011 D341                        OUT     (OUTP),A
013 C30001                      JP      STARTUP

100                             ORG     0100H

100 CD8407      STARTUP:        CALL    LCDINI
103 CDA108                      CALL    TITLE       ;show title
106 3A0090                      LD      A,(9000H)
109 FEA3                        CP      0A3H        ; check  password y or n
10B C20405                      JP      NZ,SET_PASSWORD
10E CDA108      STARTUP1:       CALL    TITLE
111 CD9808                      CALL    PKEY
114 CD8C08                      CALL    UKEY
117 21 105                      LD      HL,TABCH
11A CD 08                       CALL    WRP0
11D CD3A08                      CALL    DELAY

120 DB40        CHP1:           IN      A,(INP)     ; check push key
122 FE10                        CP      10H
124 CA7401                      JP      Z,CH0
127 FE11                        CP      11H
129 CAAD01                      JP      Z,CH1
12C FE12                        CP      12H
12E CAE601                      JP      Z,CH2
131 FE13                        CP      13H
133 CA1F02                      JP      Z,CH3
136 FE14                        CP      14H
138 CA5802                      JP      Z,CH4
13B FE15                        CP      15H
13D CA9102                      JP      Z,CH5
140 FE                          CP      16H
142 CA 02                       JP      Z,CH6
145 FE17                        CP      17H
147 CA0303                      JP      Z,CH7
14A FE18                        CP      18H
14C CA3C03                      JP      Z,CH8
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
014F FE19                       CP      19H
0151 CA7503                     JP      Z,CH9
0154 FE1A                       CP      1AH
0156 CAAE03                     JP      Z,CHA
0159 FE1B                       CP      1BH
015B CAE703                     JP      Z,CHB
015E FE1C                       CP      1CH
0160 CA2004                     JP      Z,CHC
0163 FE1D                       CP      1DH
0165 CA5904                     JP      Z,CHD
0168 FE1E                       CP      1EH
016A CA9204                     JP      Z,CHE
016D FE1F                       CP      1FH
016F CACB04                     JP      Z,CHF
0172 18AC                       JR      CHP1

0174 CD8C08     CH0:            CALL    UKEY
0177 210406                     LD      HL,TABCH0
017A CD3108                     CALL    WRP1
017D CD4708                     CALL    DELLONG    ;delay time
0180 DD210080                   LD      IX,8000H
0184 CDA70B                     CALL    PASSWORD
0187 DD210080                   LD      IX,8000H
018B FD211080                   LD      IY,8010H
018F CDF50B                     CALL    TAKEWORD    ; password correct?
0192 217405                     LD      HL,TABCONFIRM
0195 CD2008                     CALL    WRP0
0198 CD3A08                     CALL    DELAY
019B CD9808                     CALL    PKEY        ;check push key
019E DB40                       IN      A,(INP)     ; send or setup
01A0 FE1E                       CP      1EH
01A2 CC370A                     CALL    Z,SETP0
01A5 FE1F                       CP      1FH
01A7 CCB708                     CALL    Z,SEND0
01AA C30E01                     JP      STARTUP1

01AD CD8C08     CH1:            CALL    UKEY
01B0 210C06                     LD      HL,TABCH1
01B3 CD3108                     CALL    WRP1
01B6 CD4708                     CALL    DELLONG     ;delay time
01B9 DD212080                   LD      IX,8020H
01BD CDA70B                     CALL    PASSWORD
01C0 DD212080                   LD      IX,8020H
01C4 FD213080                   LD      IY,8030H
01C8 CDF50B                     CALL    TAKEWORD     ; password correct?
01CB 217405                     LD      HL,TABCONFIRM
01CE CD2008                     CALL    WRP0
01D1 CD3A08                     CALL    DELAY        ;check push key
01D4 CD9808                     CALL    PKEY         ;send or setup
01D7 DB40                       IN      A,(INP)
01D9 FE1E                       CP      1EH
01DB CC4E0A                     CALL    Z,SETP1
01DE FE1F                       CP      1FH
01E0 CCCF08                     CALL    Z,SEND1
01E3 C30E01                     JP      STARTUP1

01E6 CD8C08     CH2:            CALL    UKEY
01E9 211406                     LD      HL,TABCH2
01EC CD3108                     CALL    WRP1
01EF CD4708                     CALL    DELLONG       ;delay time
01F2 DD214080                   LD      IX,8040H
01F6 CDA70B                     CALL    PASSWORD
01F9 DD214080                   LD      IX,8040H
01FD FD215080                   LD      IY,8050H
```

เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

```
201 CDF50B                  CALL    TAKEWORD      ;check password correct
204 217405                  LD      HL,TABCONFIRM
207 CD2008                  CALL    WRP0
20A CD3A08                  CALL    DELAY
20D CD9808                  CALL    PKEY          ;check push key
210 DB40                    IN      A,(INP)       ;send or setup
212 FE1E                    CP      1EH
214 CC650A                  CALL    Z,SETP2
217 FE1F                    CP      1FH
219 CCE708                  CALL    Z,SEND2
21C C30E01                  JP      STARTUP1

21F CD8C08    CH3:          CALL    UKEY
222 211C06                  LD      HL,TABCH3
225 CD3108                  CALL    WRP1
228 CD4708                  CALL    DELLONG        ;delay time
22B DD216080                LD      IX,8060H
22F CDA70B                  CALL    PASSWORD
232 DD216080                LD      IX,8060H
236 FD217080                LD      IY,8070H
23A CDF50B                  CALL    TAKEWORD       ; password correct?
23D 217405                  LD      HL,TABCONFIRM
240 CD2008                  CALL    WRP0
243 CD3A08                  CALL    DELAY
246 CD9808                  CALL    PKEY          ;check push key
249 DB40                    IN      A,(INP)       ;send or setup
24B FE1E                    CP      1EH
24D CC7C0A                  CALL    Z,SETP3
250 FE1F                    CP      1FH
252 CCFF08                  CALL    Z,SEND3
255 C30E01                  JP      STARTUP1

258 CD8C08    CH4:          CALL    UKEY
25B 213306                  LD      HL,TABCH4
25E CD3108                  CALL    WRP1
261 CD4708                  CALL    DELLONG        ;delay time
264 DD218080                LD      IX,8080H
268 CDA70B                  CALL    PASSWORD
26B DD218080                LD      IX,8080H
26F FD219080                LD      IY,8090H
273 CDF50B                  CALL    TAKEWORD       ;password correct?
276 217405                  LD      HL,TABCONFIRM
279 CD2008                  CALL    WRP0
27C CD3A08                  CALL    DELAY
27F CD9808                  CALL    PKEY           ;check push key
282 DB40                    IN      A,(INP)        ;send or setup
284 FE1E                    CP      1EH
286 CC930A                  CALL    Z,SETP4
289 FE1F                    CP      1FH
28B CC1709                  CALL    Z,SEND4
28E C30E01                  JP      STARTUP1

291 CD8C08    CH5:          CALL    UKEY
294 212C06                  LD      HL,TABCH5
297 CD3108                  CALL    WRP1
29A CD4708                  CALL    DELLONG        ;delay time
29D DD21A080                LD      IX,80A0H
2A1 CDA70B                  CALL    PASSWORD
2A4 DD21A080                LD      IX,80A0H
2A8 FD21B080                LD      IY,80B0H
2AC CDF50B                  CALL    TAKEWORD       ;password correct?
2AF 217405                  LD      HL,TABCONFIRM
2B2 CD2008                  CALL    WRP0
2B5 CD3A08                  CALL    DELAY
```

เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
9EE C9                          RET

                ;SUB SENDD = 18H
9EF 215407      SENDD:          LD      HL,TABCH_D_SEND
9F2 CD2008                      CALL    WRP0
9F5 3E1D                        LD      A,1DH
9F7 D341                        OUT     (OUTP),A
9F9 CD4708                      CALL    DELLONG
9FC CD4708                      CALL    DELLONG
9FF 3E00                        LD      A,00H
0A01 D341                       OUT     (OUTP),A
0A03 CD3A08                     CALL    DELAY
0A06 C9                         RET

                ;SUB SENDE = 19H
0A07 216407     SENDE:          LD      HL,TABCH_E_SEND
0A0A CD2008                     CALL    WRP0
0A0D 3E1E                       LD      A,1EH
0A0F D341                       OUT     (OUTP),A
0A11 CD4708                     CALL    DELLONG
0A14 CD4708                     CALL    DELLONG
0A17 3E00                       LD      A,00H
0A19 D341                       OUT     (OUTP),A
0A1B CD3A08                     CALL    DELAY
0A1E C9                         RET

                ;SUB SENDF = 1AH
0A1F 217407     SENDF:          LD      HL,TABCH_F_SEND
0A22 CD2008                     CALL    WRP0
0A25 3E1F                       LD      A,1FH
0A27 D341                       OUT     (OUTP),A
0A29 CD4708                     CALL    DELLONG
0A2C CD4708                     CALL    DELLONG
0A2F 3E00                       LD      A,00H
0A31 D341                       OUT     (OUTP),A
0A33 CD3A08                     CALL    DELAY
0A36 C9                         RET

                ;SUB SETUP PASSWORD0 = 1BH
0A37 21F405     SETP0:          LD      HL,TABCH
0A3A CD2008                     CALL    WRP0
0A3D 210406                     LD      HL,TABCH0
0A40 CD3108                     CALL    WRP1
0A43 CD4708                     CALL    DELLONG
0A46 DD211080                   LD      IX,8010H
0A4A CDA70B                     CALL    PASSWORD
0A4D C9                         RET

                ;SUB SETUP PASSWORD1 = 1CH
0A4E 21F405     SETP1:          LD      HL,TABCH
0A51 CD2008                     CALL    WRP0
0A54 210C06                     LD      HL,TABCH1
0A57 CD3108                     CALL    WRP1
0A5A CD4708                     CALL    DELLONG
0A5D DD213080                   LD      IX,8030H
0A61 CDA70B                     CALL    PASSWORD
0A64 C9                         RET

                ;SUB SETUP PASSWORD2 = 1DH
0A65 21F405     SETP2:          LD      HL,TABCH
0A68 CD2008                     CALL    WRP0
0A6B 211406                     LD      HL,TABCH2
0A6E CD3108                     CALL    WRP1
0A71 CD4708                     CALL    DELLONG
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0A74 DD215080                   LD      IX,8050H
0A78 CDA70B                     CALL    PASSWORD
0A7B C9                         RET

                    ;SUB SETUP PASSWORD3 = 1EH
0A7C 21F405         SETP3:      LD      HL,TABCH
0A7F CD2008                     CALL    WRP0
0A82 211C06                     LD      HL,TABCH3
0A85 CD3108                     CALL    WRP1
0A88 CD4708                     CALL    DELLONG
0A8B DD217080                   LD      IX,8070H
0A8F CDA70B                     CALL    PASSWORD
0A92 C9                         RET

                    ;SUB SETUP PASSWORD4 = 1FH
0A93 21F405         SETP4:      LD      HL,TABCH
0A96 CD2008                     CALL    WRP0
0A99 212406                     LD      HL,TABCH4
0A9C CD3108                     CALL    WRP1
0A9F CD4708                     CALL    DELLONG
0AA2 DD219080                   LD      IX,8090H
0AA6 CDA70B                     CALL    PASSWORD
0AA9 C9                         RET

                    ;SUB SETUP PASSWORD5 = 20H
0AAA 21F405         SETP5:      LD      HL,TABCH
0AAD CD2008                     CALL    WRP0
0AB0 212C06                     LD      HL,TABCH5
0AB3 CD3108                     CALL    WRP1
0AB6 CD4708                     CALL    DELLONG
0AB9 DD21B080                   LD      IX,80B0H
0ABD CDA70B                     CALL    PASSWORD
0AC0 C9                         RET

                    ;SUB SETUP PASSWORD6 = 21H
0AC1 21F405         SETP6:      LD      HL,TABCH
0AC4 CD2008                     CALL    WRP0
0AC7 213406                     LD      HL,TABCH6
0ACA CD3108                     CALL    WRP1
0ACD CD4708                     CALL    DELLONG
0AD0 DD21D080                   LD      IX,80D0H
0AD4 CDA70B                     CALL    PASSWORD
0AD7 C9                         RET

                    ;SUB SETUP PASSWORD7 = 22H
0AD8 21F405         SETP7:      LD      HL,TABCH
0ADB CD2008                     CALL    WRP0
0ADE 213C06                     LD      HL,TABCH7
0AE1 CD3108                     CALL    WRP1
0AE4 CD4708                     CALL    DELLONG
0AE7 DD21F080                   LD      IX,80F0H
0AEB CDA70B                     CALL    PASSWORD
0AEE C9                         RET

                    ;SUB SETUP PASSWORD8 = 23H
0AEF 21F405         SETP8:      LD      HL,TABCH
0AF2 CD2008                     CALL    WRP0
0AF5 214406                     LD      HL,TABCH8
0AF8 CD3108                     CALL    WRP1
0AFB CD4708                     CALL    DELLONG
0AFE DD211081                   LD      IX,8110H
0B02 CDA70B                     CALL    PASSWORD
0B05 C9                         RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ;SUB SETUP PASSWORD9 = 24H
0B06 21F405     SETP9:          LD      HL,TABCH
0B09 CD2008                     CALL    WRP0
0B0C 214C06                     LD      HL,TABCH9
0B0F CD3108                     CALL    WRP1
0B12 CD4708                     CALL    DELLONG
0B15 DD213081                   LD      IX,8130H
0B19 CDA70B                     CALL    PASSWORD
0B1C C9                         RET

                ;SUB SETUP PASSWORDA = 25H
0B1D 21F405     SETPA:          LD      HL,TABCH
0B20 CD2008                     CALL    WRP0
0B23 215406                     LD      HL,TABCHA
0B26 CD3108                     CALL    WRP1
0B29 CD4708                     CALL    DELLONG
0B2C DD215081                   LD      IX,8150H
0B30 CDA70B                     CALL    PASSWORD
0B33 C9                         RET

                ;SUB SETUP PASSWORDB = 26H
0B34 21F405     SETPB:          LD      HL,TABCH
0B37 CD2008                     CALL    WRP0
0B3A 215C06                     LD      HL,TABCHB
0B3D CD3108                     CALL    WRP1
0B40 CD4708                     CALL    DELLONG
0B43 DD217081                   LD      IX,8170H
0B47 CDA70B                     CALL    PASSWORD
0B4A C9                         RET

                ;SUB SETUP PASSWORDC = 27H
0B4B 21F405     SETPC:          LD      HL,TABCH
0B4E CD2008                     CALL    WRP0
0B51 216406                     LD      HL,TABCHC
0B54 CD3108                     CALL    WRP1
0B57 CD4708                     CALL    DELLONG
0B5A DD219081                   LD      IX,8190H
0B5E CDA70B                     CALL    PASSWORD
0B61 C9                         RET

                ;SUB SETUP PASSWORDD = 28H
0B62 21F405     SETPD:          LD      HL,TABCH
0B65 CD2008                     CALL    WRP0
0B68 216C06                     LD      HL,TABCHD
0B6B CD3108                     CALL    WRP1
0B6E CD4708                     CALL    DELLONG
0B71 DD21B081                   LD      IX,81B0H
0B75 CDA70B                     CALL    PASSWORD
0B78 C9                         RET

                ;SUB SETUP PASSWORDE = 29H
0B79 21F405     SETPE:          LD      HL,TABCH
0B7C CD2008                     CALL    WRP0
0B7F 217406                     LD      HL,TABCHE
0B82 CD3108                     CALL    WRP1
0B85 CD4708                     CALL    DELLONG
0B88 DD21D081                   LD      IX,81D0H
0B8C CDA70B                     CALL    PASSWORD
0B8F C9                         RET

                ;SUB SETUP PASSWORDF = 2AH
0B90 21F405     SETPF:          LD      HL,TABCH
0B93 CD2008                     CALL    WRP0
0B96 217C06                     LD      HL,TABCHF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
0B99 CD3108                     CALL    WRP1
0B9C CD4708                     CALL    DELLONG
0B9F DD21F081                   LD      IX,81F0H
0BA3 CDA70B                     CALL    PASSWORD
0BA6 C9                         RET

                ;SUB PASSWORD = 2BH
0BA7 21A405     PASSWORD:       LD      HL,TABPASS0
0BAA CD2008                     CALL    WRP0
0BAD CD9808     P1:             CALL    PKEY
0BB0 DB40                       IN      A,(INP)
0BB2 DD7700                     LD      (IX+0),A
0BB5 CD8C08                     CALL    UKEY
0BB8 21B405                     LD      HL,TAB1
0BBB CD3108                     CALL    WRP1
0BBE CD9808     P2:             CALL    PKEY
0BC1 DB40                       IN      A,(INP)
0BC3 DD7701                     LD      (IX+1),A
0BC6 CD8C08                     CALL    UKEY
0BC9 21BC05                     LD      HL,TAB2
0BCC CD3108                     CALL    WRP1
0BCF CD9808     P3:             CALL    PKEY
0BD2 DB40                       IN      A,(INP)
0BD4 DD7702                     LD      (IX+2),A
0BD7 CD8C08                     CALL    UKEY
0BDA 21C405                     LD      HL,TAB3
0BDD CD3108                     CALL    WRP1
0BE0 CD9808     P4:             CALL    PKEY
0BE3 DB40                       IN      A,(INP)
0BE5 DD7703                     LD      (IX+3),A
0BE8 CD8C08                     CALL    UKEY
0BEB 21CC05                     LD      HL,TAB4
0BEE CD3108                     CALL    WRP1
0BF1 CD3A08                     CALL    DELAY
0BF4 C9                         RET

                ;SUB TAKE PASSWORD = 2CH
0BF5 FD7E00     TAKEWORD:       LD      A,(IY+0)
0BF8 DD9600                     SUB     (IX+0)
0BFB C2200C                     JP      NZ,ERROR
0BFE FD7E01                     LD      A,(IY+1)
0C01 DD9601                     SUB     (IX+1)
0C04 C2200C                     JP      NZ,ERROR
0C07 FD7E02                     LD      A,(IY+2)
0C0A DD9602                     SUB     (IX+2)
0C0D C2200C                     JP      NZ,ERROR
0C10 FD7E03                     LD      A,(IY+3)
0C13 DD9603                     SUB     (IX+3)
0C16 C2200C                     JP      NZ,ERROR
0C19 21E405                     LD      HL,TABTRUE
0C1C CD2008                     CALL    WRP0
0C1F C9                         RET

                ;SUB PASSWORD ERROR = 2DH
0C20 21D405     ERROR:          LD      HL,TABERROR
0C23 CD2008                     CALL    WRP0
0C26 CD4708                     CALL    DELLONG
0C29 C30E01                     JP      STARTUP1

8200                            ORG     8200H
8200            DSP_BUF:        DFS     16
0000                            END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

07CE	BSHL	07D2	BSHL1	07DA	BSHR
07DE	BSHR1	0174	CH0	01AD	CH1
01E6	CH2	021F	CH3	0258	CH4
0291	CH5	02CA	CH6	0303	CH7
033C	CH8	0375	CH9	03AE	CHA
03E7	CHB	0420	CHC	0459	CHD
0492	CHE	04CB	CHF	0120	CHP1
0868	CLR_BUF	079C	CLSLCD	083F	DEL1
084A	DEL2	083A	DELAY	07AB	DELAYL
07AF	DELAYL1	0847	DELLONG	8200	DSP_BUF
0854	DSP_L1	0852	DSP_LEFT	0878	DSP_R1
0876	DSP_RIGHT	0C20	ERROR	07B4	GOTO
0040	INP	0806	LCDCMD	0784	LCDINI
0041	OUTP	0BAD	P1	0BBE	P2
0BCF	P3	0BE0	P4	0042	P8255C
0BA7	PASSWORD	0043	PCC	0080	PDATA
0898	PKEY	0899	PKEY1	0084	PREAD
0082	PSING	07BC	READ	0003	SDEL
08B7	SEND0	08CF	SEND1	08E7	SEND2
08FF	SEND3	0917	SEND4	092F	SEND5
0947	SEND6	095F	SEND7	0977	SEND8
098F	SEND9	09A7	SENDA	09BF	SENDB
09D7	SENDC	09EF	SENDD	0A07	SENDE
0A1F	SENDF	0A37	SETP0	0A4E	SETP1
0A65	SETP2	0A7C	SETP3	0A93	SETP4
0AAA	SETP5	0AC1	SETP6	0AD8	SETP7
0AEF	SETP8	0B06	SETP9	0B1D	SETPA
0B34	SETPB	0B4B	SETPC	0B62	SETPD
0B79	SETPE	0B90	SETPF	0504	SET_PASSWORD
0008	STACK	0000	START	0100	STARTUP
010E	STARTUP1	05B4	TAB1	05BC	TAB2
05C4	TAB3	05CC	TAB4	0554	TABBEGIN
05F4	TABCH	0604	TABCH0	060C	TABCH1
0614	TABCH2	061C	TABCH3	0624	TABCH4
062C	TABCH5	0634	TABCH6	063C	TABCH7
0644	TABCH8	064C	TABCH9	0654	TABCHA
065C	TABCHB	0664	TABCHC	066C	TABCHD
0674	TABCHE	067C	TABCHF	0584	TABCHSET
0684	TABCH_0_SEND	0694	TABCH_1_SEND	06A4	TABCH_2_SEND
06B4	TABCH_3_SEND	06C4	TABCH_4_SEND	06D4	TABCH_5_SEND
06E4	TABCH_6_SEND	06F4	TABCH_7_SEND	0704	TABCH_8_SEND
0714	TABCH_9_SEND	0724	TABCH_A_SEND	0734	TABCH_B_SEND
0744	TABCH_C_SEND	0754	TABCH_D_SEND	0764	TABCH_E_SEND
0774	TABCH_F_SEND	0574	TABCONFIRM	05D4	TABERROR
05A4	TABPASS0	0594	TABSETP	0564	TABSTAND
05E4	TABTRUE	0BF5	TAKEWORD	07C5	TEST11
08A1	TITLE	088C	UKEY	088D	UKEY1
07A4	WRBYTE	0812	WRLCD	07C3	WRLINE
0820	WRP0	0831	WRP1	07E6	WR_DSP
07EF	WR_DSP1	07FD	WR_DSP2		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

MC145026
MC145027
MC145028

dvance Information

CMOS MSI
(LOW-POWER COMPLEMENTARY MOS)

REMOTE CONTROL
ENCODER/DECODER PAIRS

3026 ENCODER, MC145027/MC145028 DECODERS

C145026 will encode nine bits of information and serially
nis information upon receipt of a transmit enable, $\overline{TE}$, (active
.l Nine inputs may be encoded with trinary data (0, 1, open)
9 (19,683) different codes.
coders are presently available. Both use the same transmitter
145026. The decoders will receive the 9-bit word and will inter-
e of the bits as address codes and some as data. The
will interpret the first five transmitted bits as address and the
nis as data. The MC145028 will treat all nine bits as address. If
are received, the MC145027 will output the four data bits
transmitter sends address codes that match that of the
A valid transmission output will go high on both decoders
y recognize an address that matches that of the decoder.
ievers can be produced with different address/data ratios

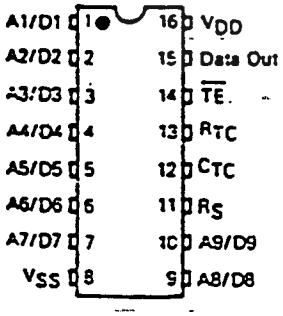
- Addressed in either Binary or Trinary
- Addressing Maximizes Number of Codes
- ces with RF, Ultrasonic, or Infrared Transmission Medias
- Transmissions for Error Checking
- o 18 V Operation
- o R/C Oscillator, No Crystal Required
- xternal Component Tolerance, Can use 5% Components
- rd B-Series Input and Output Characteristics

L SUFFIX
CERAMIC PACKAGE
CASE 620

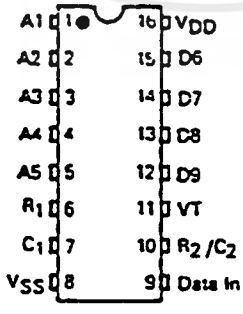
P SUFFIX
PLASTIC PACKAGE
CASE 648

MC14XXXX__ Suffix Denotes
- L Ceramic Package
- P Plastic Package

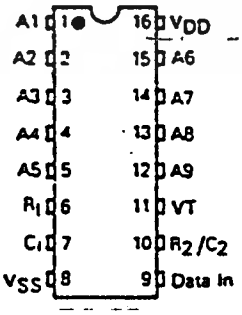
PIN ASSIGNMENTS



MC145026
Encoder



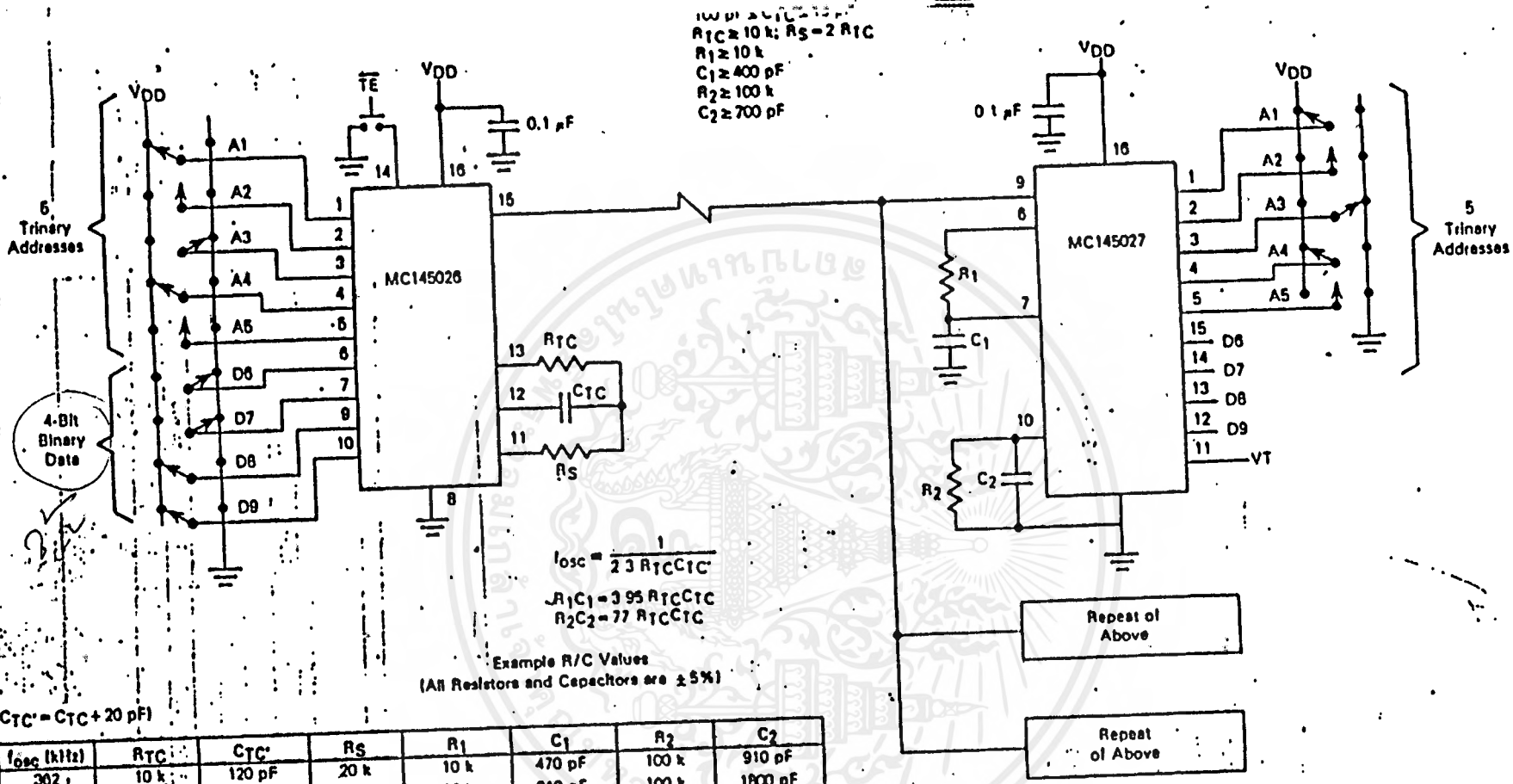
MC145027
Decoder



MC145028
Decoder

tion and specifications are subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



f_{osc} (kHz)	R_{TC}	C_{TC}	R_S	R_1	C_1	R_2	C_2
302	10 k	120 pF	20 k	10 k	470 pF	100 k	910 pF
181	10 k	240 pF	20 k	10 k	910 pF	100 k	1800 pF
88.7	10 k	490 pF	20 k	10 k	2000 pF	100 k	3900 pF
42.6	10 k	1020 pF	20 k	10 k	3900 pF	100 k	7500 pF
21.6	10 k	2020 pF	20 k	10 k	8200 pF	100 k	0.015 µF
8.53	10 k	6100 pF	20 k	10 k	0.02 µF	200 k	0.02 µF
1.71	50 k	6100 pF	100 k	50 k	0.02 µF	200 k	0.01 µF

PIN DESCRIPTION

26 Encoder

1-A9/D9 — These inputs will be encoded and the ially output from the encoder.

— The most negative supply (usually ground).

TC, RTC — These pins are part of the oscillator sec- he encoder. If an external signal source is used in- the internal oscillator it should be connected to the t and the RTC and CTC pins should be left open.

This Transmit-Enable (active low) input will initiate sion when forced low. A pullup device will keep this jh normally.

Out — This is the output of the encoder that will pre- serially encoded signals.

— The most positive supply.

27 Decoder

— These are the address inputs that must match der inputs A1/D1-A5/D5 in order for the decoder to ata.

— These outputs will give the information that is d to the encoder inputs A6/D6-A9/D9. Note: only ata will be acknowledged, a trinary open will be as logic one.

R_1, C_1 — These pins accept a resistor and capacitor that are used to determine whether a narrow pulse or a wide pulse has been encoded. The time constant $R_1 \times C_1$ should be set to 1.72 transmit clock periods. $R_1C_1 = 3.95\ R_{TC}C_{TC}$.

R_2/C_2 — This pin accepts a resistor to V_{SS} and a capacitor to V_{SS} that are used to detect both the end of an encoded word and the end of transmission. The time constant $R_2 \times C_2$ should be 33.5 transmit clock periods (four data bit periods). This time constant is used to determine that the Data In input has remained low for four data bit times (end of transmission). A separate comparator looks at a voltage equivalent two data bit times (0.4 R_2C_2) to detect the dead time between transmitted words. $R_2C_2 = 77\ R_{TC}C_{TC}$.

Valid Transmission, VT — This output will go high when the following conditions are satisfied:

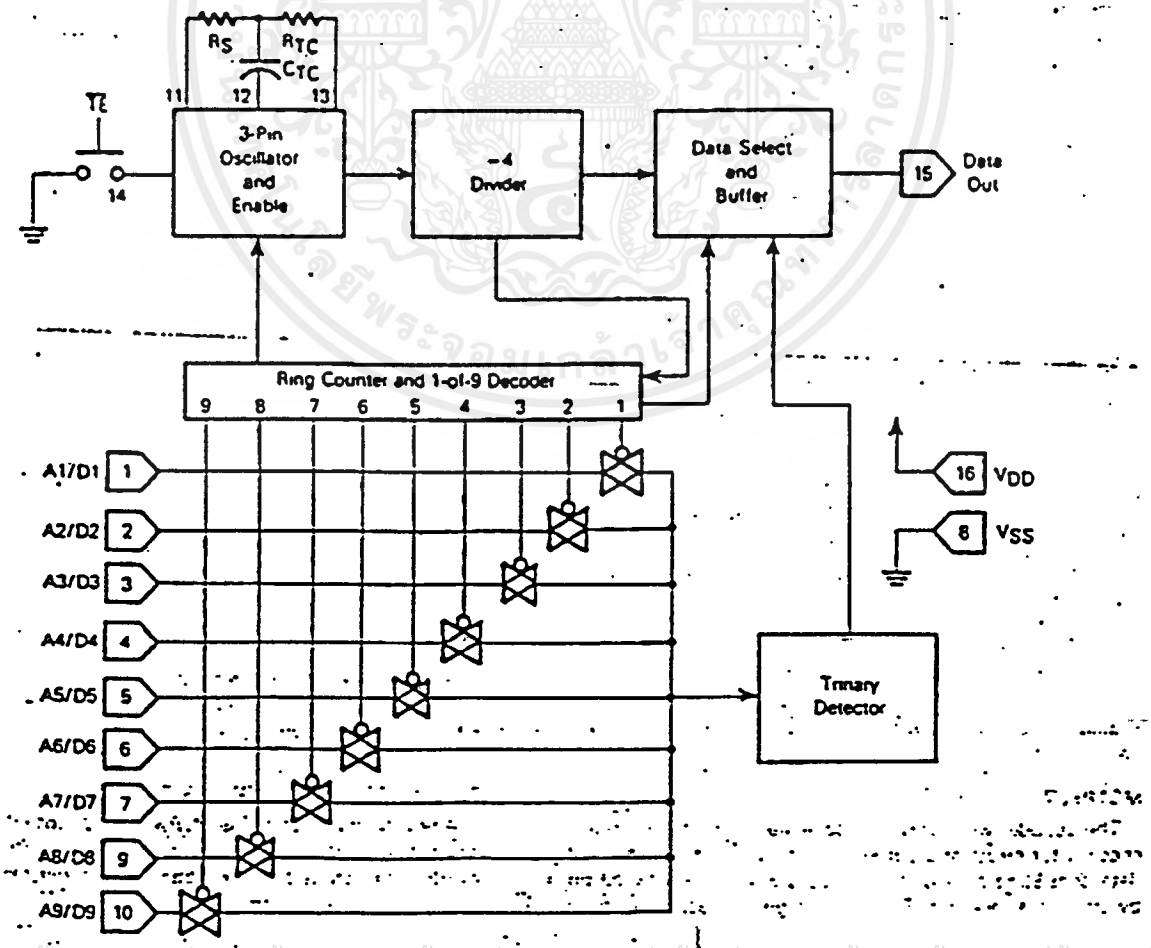
1. the transmitted address matches the receiver address, and
2. the transmitted data matches the last valid data received.

VT will remain high until either a mismatch is received, or no input signal is received for four data bit times.

V_{DD} — The most positive supply.

V_{SS} — The most negative supply (usually ground).

FIGURE 1 — ENCODER BLOCK DIAGRAM MC145026



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 2 – DECODER BLOCK DIAGRAM MC145027

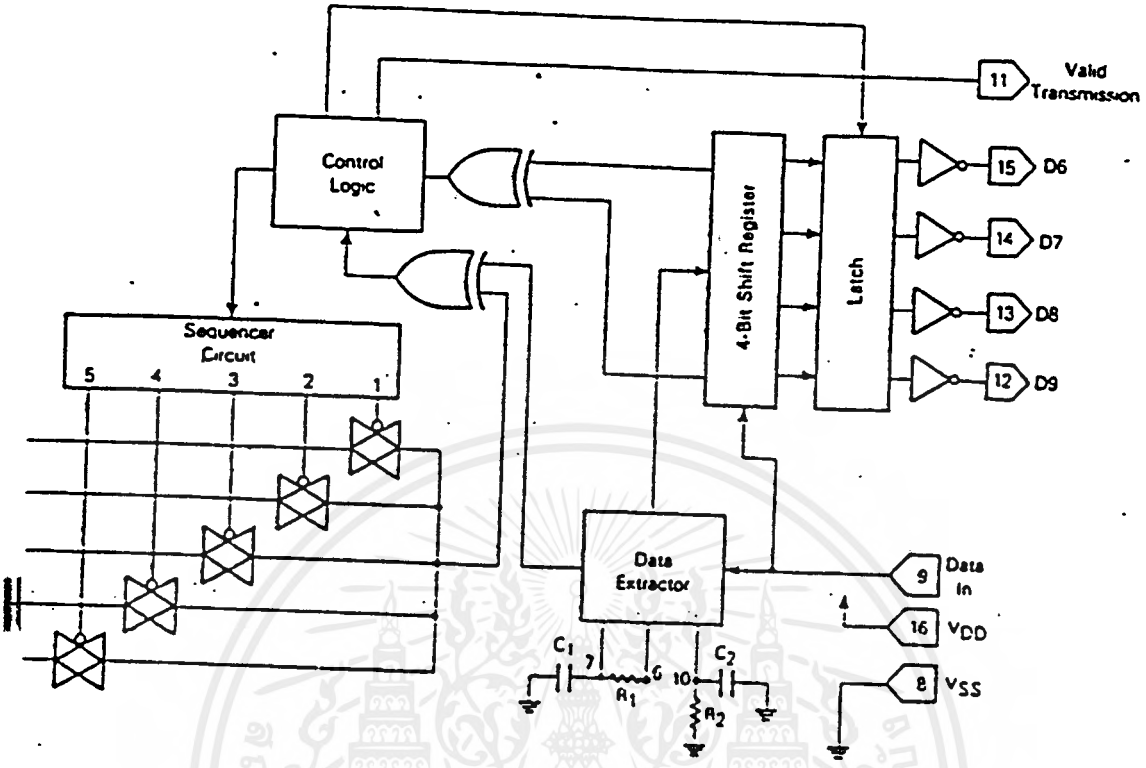
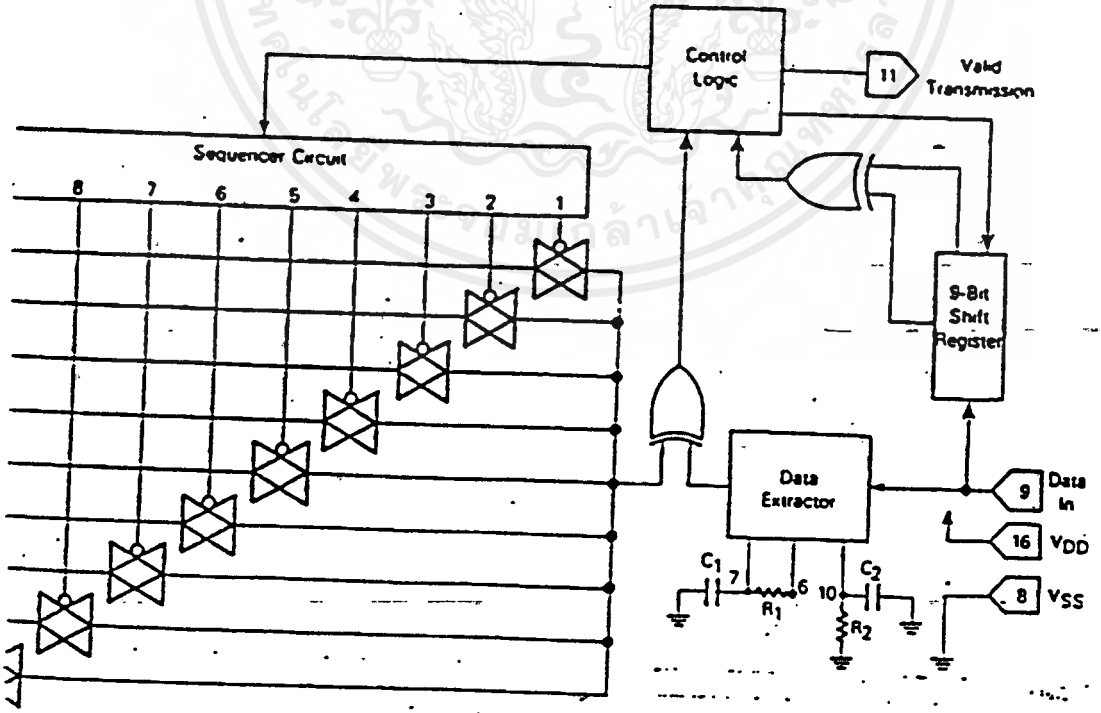
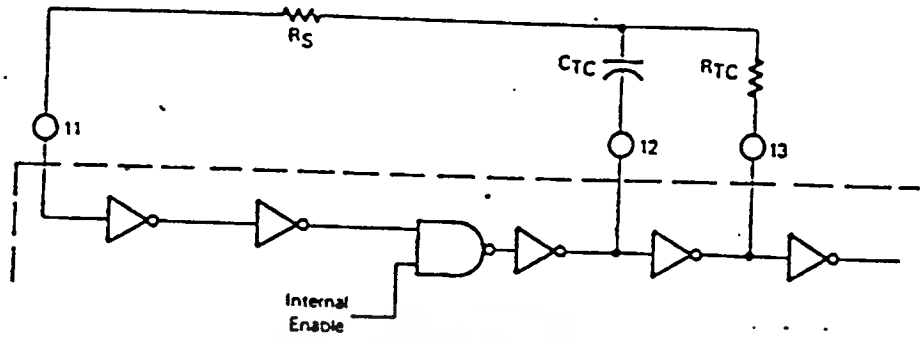


FIGURE 3 – DECODER BLOCK DIAGRAM MC145028



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 4 — ENCODER OSCILLATOR INFORMATION



This oscillator will operate at a frequency determined by the external RC network, i.e.,

$$f \approx \frac{1}{2.3\, R_{TC}\, C_{TC}'} \text{ (Hz)}$$

for 1 kHz ≤ f ≤ 400 kHz

where $C_{TC}' = C_{TC} + C_{layout} + 12$ pF

$R_S = 2\, R_{TC}$

$R_S \geq 20$ k

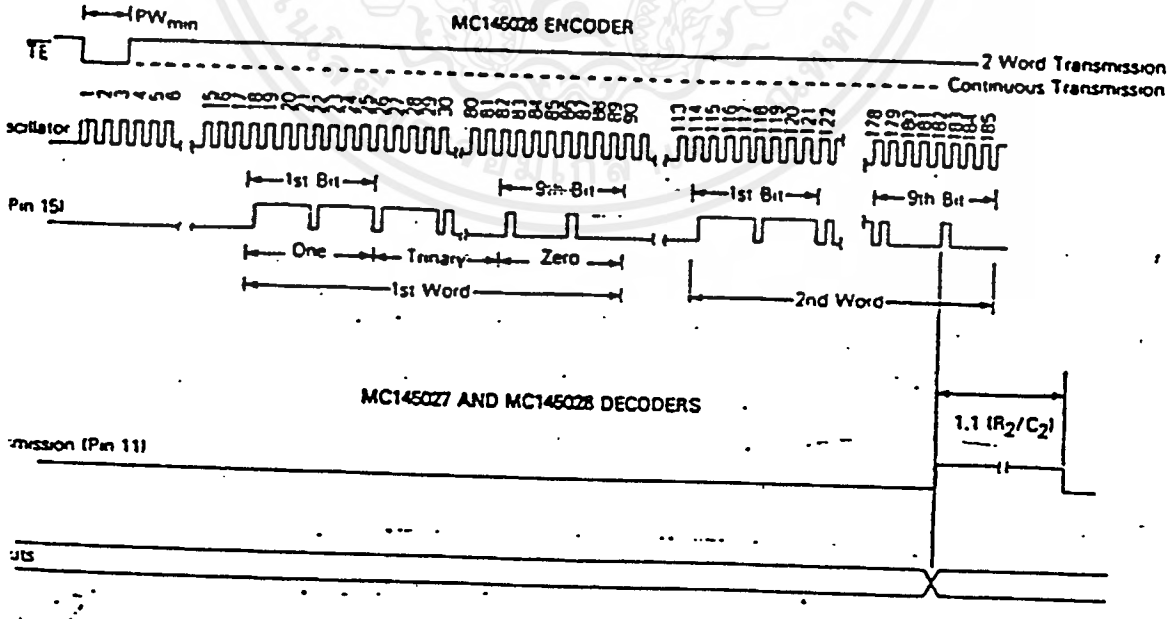
$R_{TC} \geq 10$ k

400 pF < C_{TC} < 15 μF

The value for R_S should be chosen to be about 2 times R_{TC}. This range will ensure that current through R_S is insignificant compared to current through R_{TC}. The upper limit for R_S must ensure that $R_S \ll 5$ pF (input capacitance) is small compared to $R_{TC} \ll C_{TC}$.

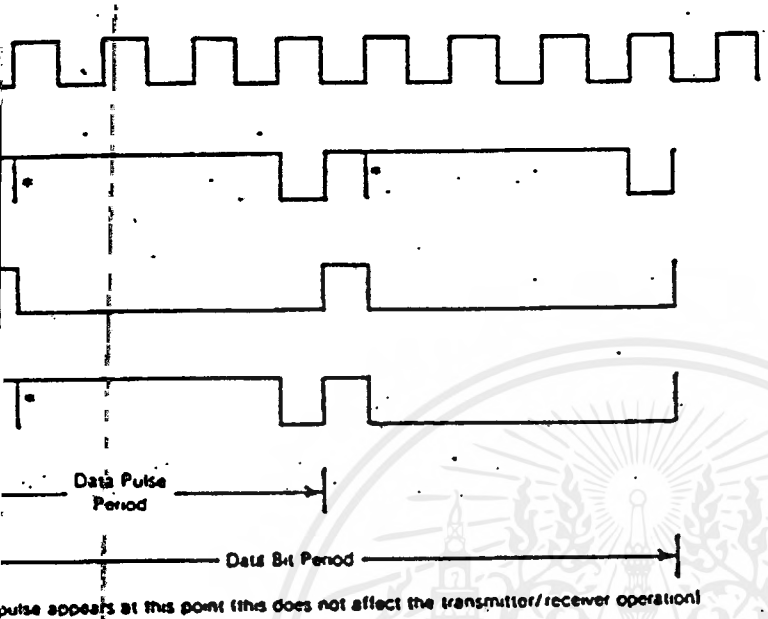
For frequencies outside the indicated range, the formula will be less accurate. The actual oscillation range of this circuit is from less than 1 Hz to over 1 MHz.

FIGURE 5 — ENCODER/DECODER TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 6 — ENCODER DATA WAVEFORMS (MC145026)



pulse appears at this point (this does not affect the transmitter/receiver operation)

4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

iM RATINGS (Voltages Referenced to V_{SS})

Rating	Symbol	Value	Unit
>v Voltage	V_{DD}	−0.5 to +18	V
ıtage, All Inputs	V_{in}	−0.5 to V_{DD} +0.5	V
ent Drain Per Pin	I	10	mA
g Temperature Range	T_A	−40 to +85	°C
Temperature Range	T_{stg}	−65 to +150	°C

CAL CHARACTERISTICS

Characteristic	Symbol	V_{DD} V	−40°C Min	−40°C Max	25°C Min	25°C Typ	25°C Max	+85°C Min	+85°C Max	Unit
oltage "0" Level	V_{OL}	5.0	–	0.05	–	0	0.05	–	0.05	V
DD or 0		10	–	0.05	–	0	0.05	–	0.05	
		15	–	0.05	–	0	0.05	–	0.05	
"1" Level	V_{OH}	5.0	4.95	–	4.95	5.0	–	4.95	–	V
or VDD		10	9.95	–	9.95	10	–	9.95	–	
		15	14.95	–	14.95	15	–	14.95	–	
ıtage "0" Level	V_{IL}	5.0	–	1.5	–	2.25	1.5	–	1.5	V
4.5 or 0.5 VI		10	–	3.0	–	4.50	3.0	–	3.0	
9.0 or 1.0 VI		15	–	4.0	–	6.25	4.0	–	4.0	
13.5 or 1.5 VI										
"1" Level	V_{IH}	5.0	3.5	–	3.5	2.75	–	3.5	–	V
0.5 or 4.5 VI		10	7.0	–	7.0	5.50	–	7.0	–	
1.0 or 9.0 VI		15	11.0	–	11.0	8.25	–	11.0	–	
1.5 or 13.5 VI										
ıve Current Source	I_{OH}	5.0	−2.5	–	−2.1	−4.2	–	−1.7	–	mA
−2.5 VI		5.0	−0.52	–	−0.44	−0.88	–	−0.36	–	
−4.6 VI		10	−1.3	–	−1.1	−2.25	–	−0.9	–	
−9.5 VI		15	−3.6	–	−3.0	−8.8	–	−2.4	–	
−13.5 VI										
Sink	I_{OL}	5.0	0.52	–	0.44	0.88	–	0.36	–	mA
0.4 VI		10	1.3	–	1.1	2.25	–	0.9	–	
0.5 VI		15	3.6	–	3.0	8.8	–	2.4	–	
1.5 VI										
rrent – TE (MC145026, Pullup Device)	I_{in}	5.0	–	–	30	40	70	–	–	μA
		10	–	–	16	20	26	–	–	
		15	–	–	35	45	55	–	–	
rrent C145026) (MC145027, MC145028)	I_{in}	15	–	±0.3	–	±0.00001	±0.3	–	±1.0	μA
rrent A9/D9 (MC145026) (MC145027) (MC145028)	I_{in}	5.0	–	–	–	±55	±80	–	–	μA
		10	–	–	–	±300	±340	–	–	
		15	–	–	–	±650	±725	–	–	
pacitance (V_{in} = 0)	C_{in}	–	–	–	–	5.0	7.5	–	–	pF
t Current – MC145026	I_{DD}	5.0	–	–	–	0.0050	0.10	–	–	μA
		10	–	–	–	0.0100	0.20	–	–	
		15	–	–	–	0.0150	0.30	–	–	
t Current – MC145027, MC145028	I_{DD}	5.0	–	–	–	30	50	–	–	μA
		10	–	–	–	60	100	–	–	
		15	–	–	–	90	150	–	–	
pply Current – MC145026 (f_c = 20 kHz)	I_T	5.0	–	–	–	100	200	–	–	μA
		10	–	–	–	200	400	–	–	
		15	–	–	–	300	600	–	–	
pply Current – MC145027, MC145028 (f_c = 20 kHz)	I_T	5.0	–	–	–	200	400	–	–	μA
		10	–	–	–	400	800	–	–	
		15	–	–	–	600	1200	–	–	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

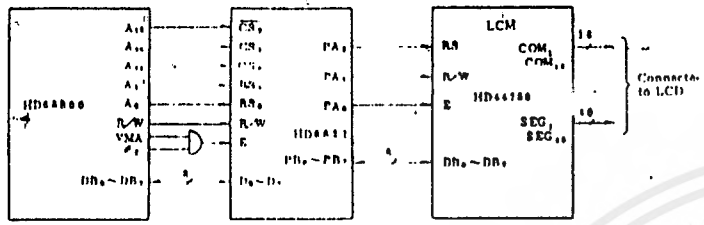
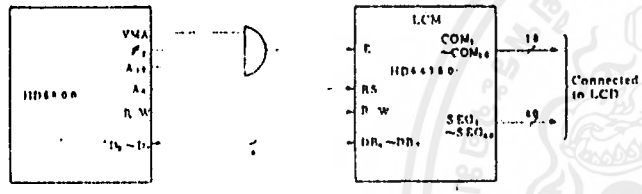
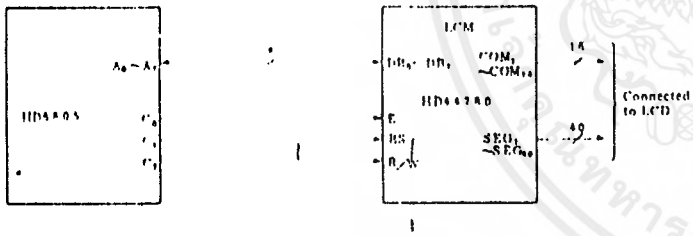


Fig. 4 Example of interface to HD68B00 using PIA (HD68B21)

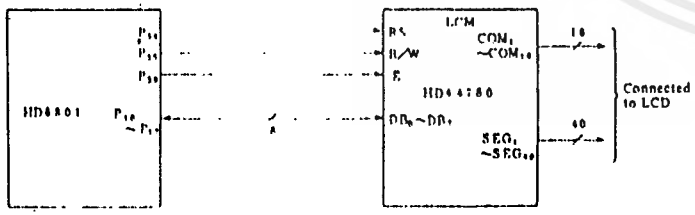
Connecting directly to the 8 bit MPU bus line

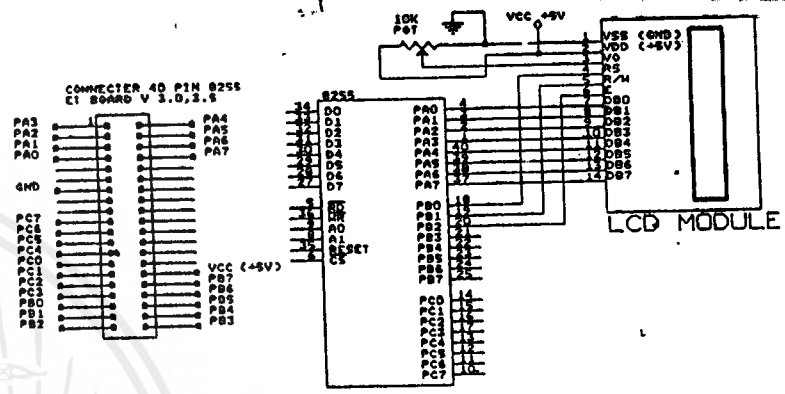


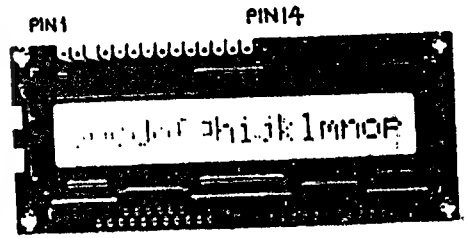
Example of interfacing to the HD6805



Example of interfacing to the HD6301







LCD 16 × 1

จากวงจรเป็นการต่อ 8255 ให้เข้าใช้กับ LCD โดยเราจะกำหนดสัญญาณต่างๆ ขึ้นมาโดยการใช้ PORT A และ PORT B โดย PORT A นั้นเราให้เป็น DATA PORT และ PORT B นั้นเราให้เป็นสัญญาณควบคุมไปใช้เมื่อเราเริ่มเปิดไฟเลี้ยงให้ HD44780 นั้นก็จะทำการ RESET ตัวมันเองโดยจะใช้เวลาประมาณ 10 ms หลังจากไฟ VDD ถึง 4.5 VOLT แล้ว โดยจะ SET ตัวเองดังนี้ :-

1. DISPLAY CLEAR : จะทำการลบข้อมูลจอภาพ LCD
2. FUNCTION SET โดยจะ SET ค่าภายใน

DL = 1 : เป็นการ SET ให้การติดต่อแบบ 8 BIT

N = 1 : SET เป็น 1 บรรทัดการแสดงผล

F = 0 : 5X7 DOT ต่อหนึ่งตัวอักษร

3. DISPLAY ON/OFF D = 0 : DISPLAY OFF

C = 0 : CURSOR OFF

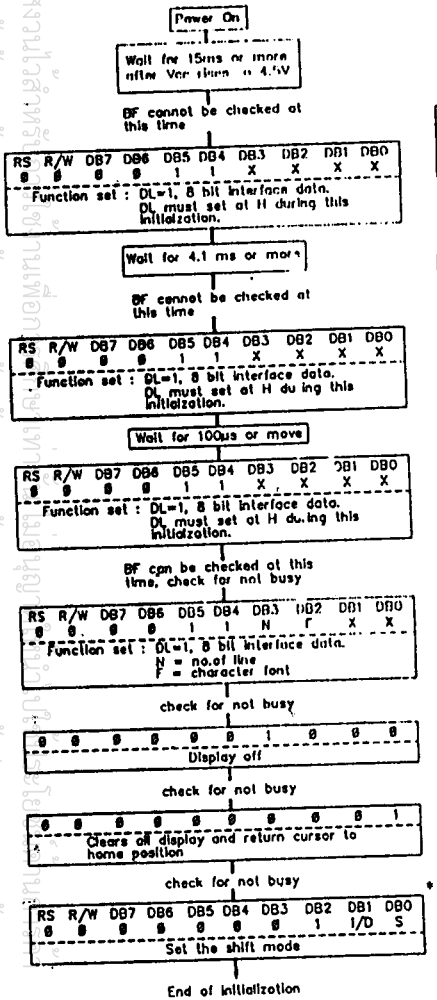
B = 0 : BLINK OFF

4. ENTRY MODE SET I/D = 1 : +1 (เพิ่มค่า COUNTER ขึ้น 1)

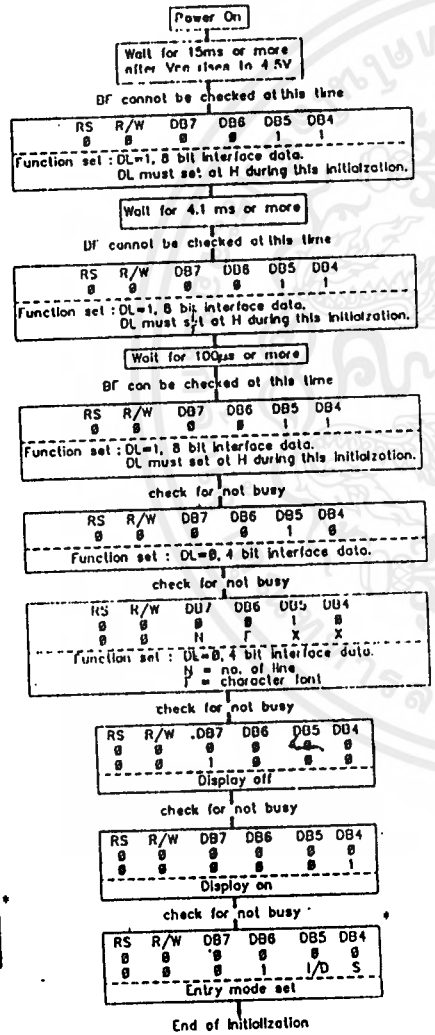
S = 0 : NO SHIFT

เมื่อเราเริ่มเปิดเครื่องทำงานแล้วก็จะต้องส่งคำสั่งควบคุมให้มันเริ่มทำงานดังตาราง

For 8 bit data interfacing



For 4 bit data interfacing



Instructions

Instruction	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	Description	Execution Time (max) (when fcp or fosc is 250 kHz)
Clear Display	0	0	0	0	0	0	0	0	0	1	Clears entire display and sets DD RAM address 0 in address counter.	1.64 ms
Return Home	0	0	0	0	0	0	0	0	1	*	Sets DD RAM address 0 in address counter. Also returns display being shifted to original position. DD RAM contents remain unchanged.	1.64 ms
Entry Mode Set	0	0	0	0	0	0	0	1	I/D	S	Sets cursor move direction and specifies shift of display. These operations are performed during data write and read.	40μs
Display On/Off Control	0	0	0	0	0	0	1	D	C	B	Sets ON/OFF of entire display (D), cursor ON/OFF (C), and blink of cursor position character (B).	40μs
Cursor or Display Shift	0	0	0	0	0	1	S/C	R/L	*	*	Moves cursor and shifts display without changing DD RAM contents	40μs
Function Set	0	0	0	0	1	DL	N	F	*	*	Sets interface data length (DL), number of display lines (N) and character font (F)	40μs
Set CG RAM Address	0	0	0	1	ACG						Sets CG RAM address. CG RAM data is sent and received after this setting.	40μs
Set DD RAM Address	0	0	1	ADD							Sets DD RAM address. DD RAM data is sent and received after this setting.	40μs
Read Busy Flag & Address	0	1	BF	AC							Reads Busy flag (BF) indicating internal operation is being performed and reads address counter contents.	0 μs
Write Data to CG or DD RAM	1	0	Write Data								Writes data into DD RAM or CG RAM	40μs
Read Data from CG or DD RAM	1	1	Read Data								Reads data from DD RAM or CG RAM.	40μs
	I/D = 1: Increment I/D = 0: Decrement S = 1: Accompanies display shift S/C = 1: Display shift S/C = 0: Cursor move R/L = 1: Shift to the right R/L = 0: Shift to the left DL = 1: 8 bits, DL = 0: 4 bits N = 1: 2 lines, N = 0: 1 line F = 1: 5×10 dots, F = 0: 5×7 dots BF = 1: Internally operating BF = 0: Can accept instruction										DD RAM: Display data RAM, CG RAM: Character generator RAM ACG: CG RAM address ADD: DD RAM Address: Corresponds to cursor address AC: Address counter used for both DD and CG RAM address.	Execution time changes when frequency changes Example: When fcp or fosc is 270 kHz: $40\mu s \times \frac{250}{270} = 37\mu s$

* No effect

รายละเอียดของคำสั่ง HD44780

1. CLEAR DISPLAY

Clear display

	RS	R/W	DB_7						DB_0
Code	0	0	0	0	0	0	0	0	1

คำสั่งนี้จะเป็นการเขียนช่อง ว่างหรือ SPACE (ASCII 20H) เข้าไปใน DD RAM ทั้งหมดและทำการ SET DD RAM ADDRESSER เป็นศูนย์ ตัว CURSOR จะกลับไปอยู่ ตำแหน่งบนสุดซ้ายมือของจอภาพ SET I/D = 1, S ไม่มีการเปลี่ยน

2. RETURN HOME

Return home

	RS	R/W	DB_7						DB_0
Code	0	0	0	0	0	0	0	0	*

* No effect

คำสั่งนี้จะทำการ SET DD RAM ADDRESSER เป็นศูนย์ ตัว CURSOR จะกลับไปอยู่ตำแหน่งบนสุดซ้ายมือของจอภาพข้อมูลในจอภาพไม่เปลี่ยน

3. ENTRY MODE SET

Entry mode set

	RS	R/W	DB_7						DB_0
Code	0	0	0	0	0	0	0	I/D	S

BIT I/D : โดยจะเป็นตัวกำหนดให้ว่าเมื่อเขียนหรืออ่านข้อมูลแล้วจะทำให้ DD RAM ADDRESS เพิ่มขึ้นหนึ่งหรือลดลงหนึ่งโดย

1 = เพิ่ม

0 = ลดลงหนึ่ง

BIT S : เป็นกำหนดแสดงผลโดยถ้า S = 1 จะเป็นการใส่ข้อมูลแล้วตัว CURSOR อยู่กับที่ข้อมูลจะถูกดันไปทางซ้าย ถ้า S = 0 ข้อมูลจะ อยู่กับที่ตัว CURSOR จะถูกดันไปทางขวามือ

4. DISPLAY ON/OFF CONTROL

	RS	R/W	DB_7						DB_0
Code	0	0	0	0	0	0	1	D	C	B

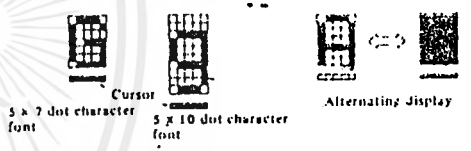
BIT D : เป็น BIT ให้เปิด ปิดหน้าจอภาพโดยถ้า

D = 1 จะ ON และ

D = 0 จะ OF

BIT C : จะให้แสดง CURSOR ให้ BIT C = 1 และถ้าไม่ต้องการแสดง CURSOR BIT C = 0 โดยตัว CURSOR จะอยู่ที่ LINE ที่ 8 ในแบบ 5X7 DOT และจะอยู่ LINE ที่ 11 ในแบบ 5X10 DOT

BIT B : เป็น BIT SET การกระพริบของ CURSOR โดย B = 1 การกระพริบ B = 0 ไม่มีการกระพริบ โดยมีระยะเวลาการกระพริบประมาณ 379.2 ms



(a) Cursor Display Example (b) Blink Display Example

5. CURSOR OR DISPLAY SHIFT

Cursor or display shift

	RS	R/W	DB_7						DB_0
Code	0	0	0	0	0	1	S/C	R/L	*	*

* No effect

เป็นคำสั่งกำหนดให้ตำแหน่ง CURSOR หรือข้อมูลไปมีทางซ้ายหรือขวาโดยไม่ต้องใช้คำสั่งเขียนหรืออ่าน โดย

S/C	R/L	
0	0	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปซ้ายมือ 1 ตำแหน่ง
0	1	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปขวามือ 1 ตำแหน่ง
1	0	เป็นการดันตัวอักษรที่เกิดไปทางซ้าย
1	1	เป็นการดันตัวอักษรที่เกิดไปทางขวามือ

6. FUNCTION SET

Function set

	RS	R/W	DB_7						DB_0
Code	0	0	0	0	1	DL	N	F	*	*

* No effect

BIT DL : เป็นการ SET การติดต่อว่าจะให้เป็นแบบ 8 BIT หรือ 4 BIT

โดยถ้าต้องการติดต่อ 4 BIT DL = 0 และ 8 BIT DL = 1

N : เป็นการ SET บรรทัดการแสดงผล N = 0 แสดง 1 บรรทัด

N = 1 แสดง 2 บรรทัด ในกรณีมากกว่า 2 บรรทัด ก็ให้ SET N = 1

F : เป็นการ SET ขนาด DOT การแสดงผล 5X7 หรือ 5X10 โดย

F = 0 เป็นแบบ 5X7 และ F = 1 เป็นแบบ 5X10

N F	No. of display lines	Character font	Duty factor	Remarks
0 0	1	5 x 7 dots	1/8	
0 1	1	5 x 10 dots	1/11	
1 *	2	5 x 7 dots	1/16	Cannot display 2 lines with 5 x 10 dot character font.

* No effect

7. SET CG RAM ADDRESS

Set CG RAM address

	RS	R/W	DB_7						DB_0
Code	0	0	0	1	A	A	A	A	A	A
				← Higher Order Bits			Lower Order Bits →			

ใน HD44780 นั้นจะมีหน่วยความจำอยู่ 2 ชุด คือ DISPLAY DATA RAM (DD RAM) จำนวน 80X8 BIT และ CHARACTER GENERATOR ROM CG RAM จำนวน 512 BIT และ 7200 BIT คำสั่งนี้จะเป็นการ SET ADDRESS ใน CG RAM โดยต้องทำการ SET ADDRESS ก่อนเขียนหรืออ่านข้อมูลจาก CG RAM ด้วย

8. SET DD RAM ADDRESS

Set DD RAM address

	RS	R/W	DB_7						DB_0
Code	0	0	1	A	A	A	A	A	A	A
				← Higher Order Bits				lower Order Bits →		

เป็นคำสั่ง SET ค่า ADDRESS ใน DD RAM ในการเขียนหรืออ่านข้อมูลจาก DD RAM(DD RAM คือ ส่วนที่จะแสดงผลบนหน้าจอ LCD) โดยจำนวน ADDRESS ที่จะแสดงขึ้นบนจอ LCD จะอยู่กับ SET ค่า N ด้วย

N = 0 (1 บรรทัด) ADDRESS จะอยู่ 00H-4FH

N = 1 (2 บรรทัด) ADDRESS จะอยู่ 00H-27H สำหรับบรรทัดที่ 1 และ 40H-67H สำหรับ บรรทัดที่ 2

แบบการจัด ADDRESS ของ DD RAM หน้าจอ LCD 01H 16 ตัวอักษร 1 บรรทัด ,16 ตัวอักษร 2 บรรทัด ,16 ตัวอักษร 4 บรรทัด , 20 ตัวอักษร 1 บรรทัด, 20 ตัวอักษร 2 บรรทัด และ 40 ตัวอักษร 2 บรรทัด

16 ตัวอักษร 1 บรรทัด

00	01	02	03	04	05	06	07	40	41	42	43	44	45	46	47

16 ตัวอักษร 2 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F

16 ตัวอักษร 4 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F
10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
50	51	52	53	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F

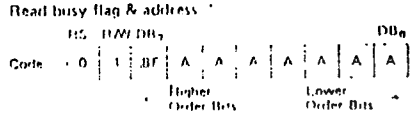
20 ตัวอักษร 1 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13

20 ตัวอักษร 2 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53

9. READ BUSY FLAG AND ADDRESS



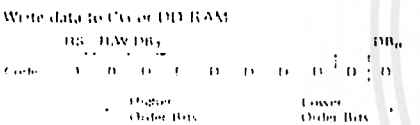
เป็นคำสั่งอ่านค่า BUSY FLAG ซึ่งจะเป็นตัวบอกให้ทราบว่า LCD-M1780 นี้อยู่ในขณะการทำงานหรือพร้อมที่จะทำงานอยู่ หรืออยู่ในสภาพพร้อมจะรับข้อมูล โดย

BF = 1 อยู่ในขณะการทำงานภายในไม่สามารถรับข้อมูลหรือคำสั่ง

BF = 0 หมายถึง สามารถรับข้อมูลหรือคำสั่งได้

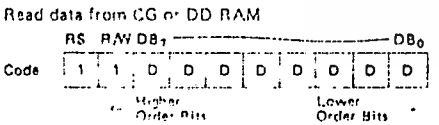
และจะแสดงค่าที่อยู่ของ ADDRESS ของ CG RAM หรือ DD RAM ด้วย

10. WRITE DATA TO CG หรือ DD RAM



เป็นคำสั่งเขียนข้อมูลเข้าไปใน CG หรือ DD RAM โดยที่จะเขียนข้อมูลและ ADDRESS จะเพิ่มขึ้นหรือลดลงโดยขึ้นอยู่กับคำสั่งที่ SET ใน ENTRY MODE ซึ่งเราจะต้องรู้ว่าในขณะนั้นจะเขียนข้อมูลของ CG RAM หรือ DD RAM ทำได้โดยการ SET ADDRESS ของ CG RAM หรือ DD RAM ขึ้นมาก่อนจะเขียนข้อมูล

11. READ DATA FROM CG OR DD RAM



เป็นคำสั่งอ่านค่าข้อมูลจาก CG RAM หรือ DD RAM โดยก่อนอ่านค่าจาก DD RAM หรือ CG RAM ก็ควรจะใช้คำสั่ง SET ADDRESS ก่อนเพื่อให้รู้ว่าข้อมูลที่อ่านได้นั้นเป็น DD หรือ CG RAM จากตารางการทำงานจะเห็นว่าการใช้งาน LCD MODULE นั้นง่ายเพียงแต่เราส่งคำสั่งเริ่มแรกและ SET ความต้องการในขนาดตัวอักษร, CURSOR หลังจากนั้นเราก็สามารถเขียนตัวอักษรเข้าไปใน DD RAM ตามตารางตัวอักษรที่ให้มานั้นก็จะเกิดอักษรในจอภาพ LCD เรายังสามารถกำหนดตำแหน่งตัวอักษรที่จะให้เกิดบนจอได้โดยการ SET DD RAM ADDRESS ตารางที่ให้มาในหัวข้อ SET DD RAM ADDRESS ขอให้ทดสอบทำความเข้าใจกับตัวโปรแกรมที่ใช้กับ ET-BOARD V3.0, V3.5 นี้นี่ให้มาจะเห็นว่าจะมีส่วนเริ่มต้นก็คือ ส่วนการ INITIAL LCD เพื่อกำหนดหน้าที่การทำงานต่างๆ

ส่วนประกอบของโปรแกรม

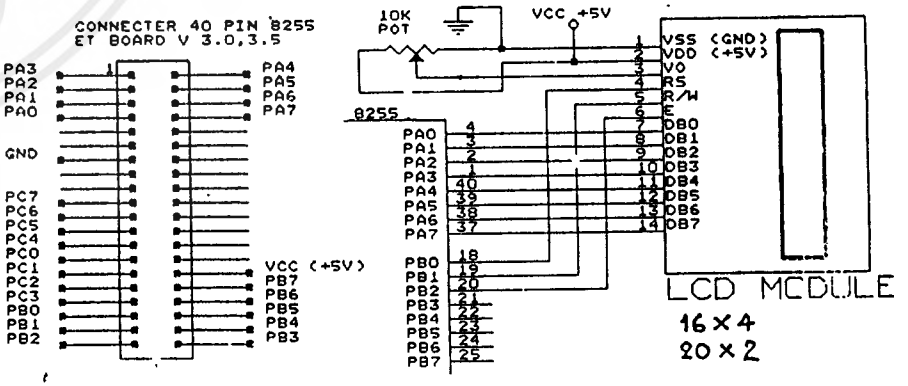
EPLUSE จะเป็นส่วนกำเนิดสัญญาณ ENABLE SIGNAL โดยการใช้ PORT B BIT ที่ 2 กำเนิด PLUSE สัญญาณ ENABLE ขึ้น

GOTO จะเป็นส่วนกำหนดตำแหน่งของส่วน DD RAM ADDRESS ที่จะเขียนข้อมูล โดยจากโปรแกรม INITIAL ที่เรา SET ไว้ เมื่อเขียน ข้อมูลเข้าไปใน DD RAM แล้ว ADDRESS ของ DD RAM จะเพิ่มขึ้น 1 โดยทันที

WRBYTE เป็นส่วนเขียนข้อมูล 1 BYTE เข้าไปในตำแหน่ง ADDRESS ของ DD RAM ขณะนั้นๆ

WRLINE เป็นส่วนในการเขียนข้อมูลทีละ 1 LINE เพราะตำแหน่ง DD RAM ที่เกิดบนจอภาพ LCD นั้นแต่ละตำแหน่งจะไม่ต่อกันไปในแต่ละบรรทัด

จากตัวอย่างที่ให้จะมี LCD แบบ 20 ตัวอักษร 2 บรรทัด และ 16 ตัวอักษร 4 บรรทัด



INSTRUCTION SET

The Z80 microprocessr has one of the most powerful and versatile instruction sets available in any 8-bit microprocessor. It includes such unique operations as a block move for fast, efficient data transfers within memory, or between memory and I/O. It also allows operations on any bit in any location in memory.

The following is a summary of the Z80 instruction set which shows the assembly language mnemonic, the operation, the flag status, and gives comments on each instruction. For an explanation of flag notations and symbols for mnemonic tables, see the Symbolic Notations section which follows these tables. The *Z80 CPU Technical Manual* (03-0029-01), the *Programmer's Reference Guide* (03-0012-03), and *Assembly Language Programming Manual* (03-0002-01) contain significantly more details for programming use.

The instructions are divided into the following categories:

- 8-bit loads
- 16-bit loads
- Exchanges, block transfers, and searches
- 8-bit arithmetic and logic operations
- General-purpose arithmetic and CPU control
- 16-bit arithmetic operations
- Rotates and shifts
- Bit set, reset, and test operations
- Jumps
- Calls, returns, and restarts
- Input and output operations

A variety of addressing modes are implemented to permit efficient and fast data transfer between various registers, memory locations, and input/output devices. These addressing modes include:

- Immediate
- Immediate extended
- Modified page zero
- Relative
- Extended
- Indexed
- Register
- Register indirect
- Implied
- Bit

8-BIT LOAD GROUP

Mnemonic	Symbolic Operation	Flags S	Z	H	P/V	N	C	Opcode 76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments	
LD r, r'	r ← r'	•	•	X	•	X	•	•	•	01	r	r'		1	1	4	r, r'	Reg.
LD r, n	r ← n	•	•	X	•	X	•	•	•	00	r	110		2	2	7	000	B
											← n →						001	C
LD r, (HL)	r ← (HL)	•	•	X	•	X	•	•	•	01	r	110		1	2	7	010	D
LD r, (IX + d)	r ← (IX + d)	•	•	X	•	X	•	•	•	11	011	101	DD	3	5	19	011	E
										01	r	110					100	H
											← d →						101	L
LD r, (IY + d)	r ← (IY + d)	•	•	X	•	X	•	•	•	11	111	101	FD	3	5	19	111	A
										01	r	110						
											← d →							
LD (HL), r	(HL) ← r	•	•	X	•	X	•	•	•	01	110	r		1	2	7		
LD (IX + d), r	(IX + d) ← r	•	•	X	•	X	•	•	•	11	011	101	DD	3	5	19		
										01	110	r						
											← d →							
LD (IY + d), r	(IY + d) ← r	•	•	X	•	X	•	•	•	11	111	101	FD	3	5	19		
										01	110	r						
											← d →							
LD (HL), n	(HL) ← n	•	•	X	•	X	•	•	•	00	110	110	36	2	3	10		
											← n →							
LD (IX + d), n	(IX + d) ← n	•	•	X	•	X	•	•	•	11	011	101	DD	4	5	19		
										00	110	110	36					
											← d →							
											← n →							

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-BIT LOAD GROUP (Continued)

Mnemonic	Symbolic Operation	S	Z		H		P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
LD (IY+d), n	(IY+d) ← n	•	•	X	•	X	•	•	•	11	111	101	FD	4	5	19	
										00	110	110	36				
											← d →						
											← n →						
LD A, (BC)	A ← (BC)	•	•	X	•	X	•	•	•	00	001	010	0A	1	2	7	
LD A, (DE)	A ← (DE)	•	•	X	•	X	•	•	•	00	011	010	1A	1	2	7	
LD A, (nn)	A ← (nn)	•	•	X	•	X	•	•	•	00	111	010	3A	3	4	13	
											← n →						
											← n →						
LD (BC), A	(BC) ← A	•	•	X	•	X	•	•	•	00	000	010	02	1	2	7	
LD (DE), A	(DE) ← A	•	•	X	•	X	•	•	•	00	010	010	12	1	2	7	
LD (nn), A	(nn) ← A	•	•	X	•	X	•	•	•	00	110	010	32	3	4	13	
											← n →						
											← n →						
LD A, I	A ← I	‡	‡	X	0	X	IFF	0	•	11	101	101	ED	2	2	9	
										01	010	111	57				
LD A, R	A ← R	‡	‡	X	0	X	IFF	0	•	11	101	101	ED	2	2	9	
										01	011	111	5F				
LD I, A	I ← A	•	•	X	•	X	•	•	•	11	101	101	ED	2	2	9	
										01	000	111	47				
LD R, A	R ← A	•	•	X	•	X	•	•	•	11	101	101	ED	2	2	9	
										01	001	111	4F				

NOTE: IFF, the content of the interrupt enable flip-flop, (IFF_2), is copied into the P/V flag.

16-BIT LOAD GROUP

Mnemonic	Symbolic Operation	S	Z		H		P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments	
LD dd, nn	dd ← nn	•	•	X	•	X	•	•	•	00	dd0	001		3	3	10	dd	Pair
											← n →						00	BC
											← n →						01	DE
LD IX, nn	IX ← nn	•	•	X	•	X	•	•	•	11	011	101	DD	4	4	14	10	HL
										00	100	001	21				11	SP
											← n →							
											← n →							
LD IY, nn	IY ← nn	•	•	X	•	X	•	•	•	11	111	101	FD	4	4	14		
										00	100	001	21					
											← n →							
											← n →							
LD HL, (nn)	H ← (nn+1)	•	•	X	•	X	•	•	•	00	101	010	2A	3	5	16		
	L ← (nn)										← n →							
											← n →							
LD dd, (nn)	dd_H ← (nn+1)	•	•	X	•	X	•	•	•	11	101	101	ED	4	6	20		
	dd_L ← (nn)									01	dd1	011						
											← n →							
											← n →							

NOTE: $(PAIR)_H$, $(PAIR)_L$ refer to high order and low order eight bits of the register pair respectively, e.g., BC_L = C, AF_H = A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16-BIT LOAD GROUP (Continued)

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
LD IX, (nn)	$IX_H \leftarrow (nn+1)$	•	•	X	•	X	•	•	•	11	011	101	DD	4	6	20	
	$IX_L \leftarrow (nn)$									00	101	010	2A				
											← n →						
											← n →						
LD IY, (nn)	$IY_H \leftarrow (nn+1)$	•	•	X	•	X	•	•	•	11	111	101	FD	4	6	20	
	$IY_L \leftarrow (nn)$									00	101	010	2A				
											← n →						
											← n →						
LD (nn), HL	$(nn+1) \leftarrow H$	•	•	X	•	X	•	•	•	00	100	010	22	3	5	16	
	$(nn) \leftarrow L$										← n →						
											← n →						
LD (nn), dd	$(nn+1) \leftarrow dd_H$	•	•	X	•	X	•	•	•	11	101	101	ED	4	6	20	
	$(nn) \leftarrow dd_L$									01	dd0	011					
											← n →						
											← n →						
LD (nn), IX	$(nn+1) \leftarrow IX_H$	•	•	X	•	X	•	•	•	11	011	101	DD	4	6	20	
	$(nn) \leftarrow IX_L$									00	100	010	22				
											← n →						
											← n →						
LD (nn), IY	$(nn+1) \leftarrow IY_H$	•	•	X	•	X	•	•	•	11	111	101	FD	4	6	20	
	$(nn) \leftarrow IY_L$									00	100	010	22				
											← n →						
											← n →						
LD SP, HL	$SP \leftarrow HL$	•	•	X	•	X	•	•	•	11	111	001	F9	1	1	6	
LD SP, IX	$SP \leftarrow IX$	•	•	X	•	X	•	•	•	11	011	101	DD	2	2	10	
										11	111	001	F9				
LD SP, IY	$SP \leftarrow IY$	•	•	X	•	X	•	•	•	11	111	101	FD	2	2	10	
										11	111	001	F9				
PUSH qq	$(SP-2) \leftarrow qq_L$	•	•	X	•	X	•	•	•	11	qq0	101		1	3	11	
	$(SP-1) \leftarrow qq_H$																
	$SP \leftarrow SP-2$																
PUSH IX	$(SP-2) \leftarrow IX_L$	•	•	X	•	X	•	•	•	11	011	101	DD	2	4	15	
	$(SP-1) \leftarrow IX_H$									11	100	101	E5				
	$SP \leftarrow SP-2$																
PUSH IY	$(SP-2) \leftarrow IY_L$	•	•	X	•	X	•	•	•	11	111	101	FD	2	4	15	
	$(SP-1) \leftarrow IY_H$									11	100	101	E5				
	$SP \leftarrow SP-2$																
POP qq	$qq_H \leftarrow (SP+1)$	•	•	X	•	X	•	•	•	11	qq0	001		1	3	10	
	$qq_L \leftarrow (SP)$																
	$SP \leftarrow SP+2$																
POP IX	$IX_H \leftarrow (SP+1)$	•	•	X	•	X	•	•	•	11	011	101	DD	2	4	14	
	$IX_L \leftarrow (SP)$									11	100	001	E1				
	$SP \leftarrow SP+2$																
POP IY	$IY_H \leftarrow (SP+1)$	•	•	X	•	X	•	•	•	11	111	101	FD	2	4	14	
	$IY_L \leftarrow (SP)$									11	100	001	E1				
	$SP \leftarrow SP+2$																

qq	Pair
00	BC
01	DE
10	HL
11	AF

NOTE: $(PAIR)_H$, $(PAIR)_L$ refer to high order and low order eight bits of the register pair respectively, e.g., BC_L = C, AF_H = A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXCHANGE, BLOCK TRANSFER, BLOCK SEARCH GROUPS

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
EX DE, HL	DE ↔ HL	•	•	X	•	X	•	•	•	11	101	011	EB	1	1	4	
EX AF, AF'	AF ↔ AF'	•	•	X	•	X	•	•	•	00	001	000	08	1	1	4	
EXX	BC ↔ BC' DE ↔ DE' HL ↔ HL'	•	•	X	•	X	•	•	•	11	011	001	D9	1	1	4	Register bank and auxiliary register bank exchange
EX (SP), HL	H ↔ (SP + 1) L ↔ (SP)	•	•	X	•	X	•	•	•	11	100	011	E3	1	5	19	
EX (SP), IX	IX_H ↔ (SP + 1) IX_L ↔ (SP)	•	•	X	•	X	•	•	•	11 11	011 100	101 011	DD E3	2	6	23	
EX (SP), IY	IY_H ↔ (SP + 1) IYL ↔ (SP)	•	•	X	•	X	•	•	•	11 11	111 100	101 011	FD E3	2	6	23	
LDI	(DE) ← (HL) DE ← DE + 1 HL ← HL + 1 BC ← BC − 1	•	•	X	0	X	①	0	•	11 10	101 100	101 000	ED A0	2	4	16	Load (HL) into (DE), increment the pointers and decrement the byte counter (BC)
LDIR	(DE) ← (HL) DE ← DE + 1 HL ← HL + 1 BC ← BC − 1 Repeat until BC = 0	•	•	X	0	X	②	0	•	11 10	101 110	101 000	ED B0	2 2	5 4	21 16	If BC ≠ 0 If BC = 0
LDD	(DE) ← (HL) DE ← DE − 1 HL ← HL − 1 BC ← BC − 1	•	•	X	0	X	①	0	•	11 10	101 101	101 000	ED A8	2	4	16	
LDDR	(DE) ← (HL) DE ← DE − 1 HL ← HL − 1 BC ← BC − 1 Repeat until BC = 0	•	•	X	0	X	②	0	•	11 10	101 111	101 000	ED B8	2 2	5 4	21 16	If BC ≠ 0 If BC = 0
CPI	A − (HL) HL ← HL + 1 BC ← BC − 1	③	③	X	①	X	①	1	•	11 10	101 100	101 001	ED A1	2	4	16	

NOTE: ① P/V flag is 0 if the result of BC − 1 = 0, otherwise P/V = 1.
② P/V flag = 0 only at completion of instruction.
③ Z flag is 1 = A = HL, otherwise Z = 0.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXCHANGE, BLOCK TRANSFER, BLOCK SEARCH GROUPS (Continued)

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	Opcode 76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
			③		①										
CPIR	A – (HL)	‡	‡	X	‡	X	‡	1	•	11	101	101	ED	2	5	21	If BC ≠ 0 and A ≠ (HL)
	HL ← HL + 1 BC ← BC – 1 Repeat until A = (HL) or BC = 0									10	110	001	B1	2	4	16	If BC = 0 or A = (HL)
			③		①										
CPD	A – (HL) HL ← HL – 1 BC ← BC – 1	‡	‡	X	‡	X	‡	1	•	11 10	101 101	101 001	ED A9	2	4	16	
			③		①										
CPDR	A – (HL)	‡	‡	X	‡	X	‡	1	•	11	101	101	ED	2	5	21	If BC ≠ 0 and A ≠ (HL)
	HL ← HL – 1 BC ← BC – 1 Repeat until A = (HL) or BC = 0									10	111	001	B9	2	4	16	If BC = 0 or A = (HL)

NOTE: ① P/V flag is 0 if the result of BC – 1 = 0, otherwise P/V = 1.
② P/V flag is 0 only at completion of instruction.
③ Z flag is 1 if A = (HL), otherwise Z = 0.

8-BIT ARITHMETIC AND LOGICAL GROUP

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	Opcode 76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
ADD A, r	A ← A + r	‡	‡	X	‡	X	V	0	‡	10	[000]	r		1	1	4	
ADD A, n	A ← A + n	‡	‡	X	‡	X	V	0	‡	11	[000]	110		2	2	7	
											← n →						
ADD A, (HL)	A ← A + (HL)	‡	‡	X	‡	X	V	0	‡	10	[000]	110		1	2	7	
ADD A, (IX + d)	A ← A + (IX + d)	‡	‡	X	‡	X	V	0	‡	11	011	101	DD	3	5	19	
										10	[000]	110					
											← d →						
ADD A, (IY + d)	A ← A + (IY + d)	‡	‡	X	‡	X	V	0	‡	11	111	101	FD	3	5	19	
										10	[000]	110					
											← d →						
ADC A, s	A ← A + s + CY	‡	‡	X	‡	X	V	0	‡		[001]						
SUB s	A ← A – s	‡	‡	X	‡	X	V	1	‡		[010]						
SBC A, s	A ← A – s – CY	‡	‡	X	‡	X	V	1	‡		[011]						
AND s	A ← A ∧ s	‡	‡	X	1	X	P	0	0		[100]						
OR s	A ← A ∨ s	‡	‡	X	0	X	P	0	0		[110]						
XOR s	A ← A ⊕ s	‡	‡	X	0	X	P	0	0		[101]						
CP s	A – s	‡	‡	X	‡	X	V	1	‡		[111]						

r	Reg.
000	B
001	C
010	D
011	E
100	H
101	L
111	A

s is any of r, n, (HL), (IX + d), (IY + d) as shown for ADD instruction. The indicated bits replace the [000] in the ADD set above.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-BIT ARITHMETIC AND LOGICAL GROUP (Continued)

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	Opcode 76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
INC r	r ← r + 1	↕	↕	X	↕	X	V	0	•	00	r	100		1	1	4	
INC (HL)	(HL) ← (HL) + 1	↕	↕	X	↕	X	V	0	•	00	110	100		1	3	11	
INC (IX + d)	(IX + d) ← (IX + d) + 1	↕	↕	X	↕	X	V	0	•	11 00	011 110 ← d →	101 100	DD	3	6	23	
INC (IY + d)	(IY + d) ← (IY + d) + 1	↕	↕	X	↕	X	V	0	•	11 00	111 110 ← d →	101 100	FD	3	6	23	
DEC m	m ← m − 1	↕	↕	X	↕	X	V	1	•			101					

NOTE: m is any of r, (HL), (IX + d), (IY + d) as shown for INC. DEC same format and states as INC. Replace 100 with 101 in opcode.

GENERAL-PURPOSE ARITHMETIC AND CPU CONTROL GROUPS

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	Opcode 76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
DAA	ⓓ	↕	↕	X	↕	X	P	•	↕	00	100	111	27	1	1	4	Decimal adjust accumulator.
CPL	A ← A	•	•	X	1	X	•	1	•	00	101	111	2F	1	1	4	Complement accumulator (one's complement).
NEG	A ← 0 − A	↕	↕	X	↕	X	V	1	↕	11 01	101 000	101 100	ED 44	2	2	8	Negate acc. (two's complement).
CCF	CY ← CY	•	•	X	X	X	•	0	↕	00	111	111	3F	1	1	4	Complement carry flag.
SCF	CY ← 1	•	•	X	0	X	•	0	1	00	110	111	37	1	1	4	Set carry flag.
NOP	No operation	•	•	X	•	X	•	•	•	00	000	000	00	1	1	4	
HALT	CPU halted	•	•	X	•	X	•	•	•	01	110	110	76	1	1	4	
DI ★	IFF ← 0	•	•	X	•	X	•	•	•	11	110	011	F3	1	1	4	
EI ★	IFF ← 1	•	•	X	•	X	•	•	•	11	111	011	FB	1	1	4	
IM 0	Set interrupt mode 0	•	•	X	•	X	•	•	•	11 01	101 000	101 110	ED 46	2	2	8	
IM 1	Set interrupt mode 1	•	•	X	•	X	•	•	•	11 01	101 010	101 110	ED 56	2	2	8	
IM 2	Set interrupt mode 2	•	•	X	•	X	•	•	•	11 01	101 011	101 110	ED 5E	2	2	8	

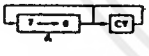
NOTES: ⓓ converts accumulator content into packed BCD following add or subtract with packed BCD operands.
IFF indicates the interrupt enable flip-flop.
CY indicates the carry flip-flop.
★ indicates interrupts are not sampled at the end of EI or DI.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16-BIT ARITHMETIC GROUP

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
ADD HL, ss	HL ← HL + ss	•	•	X	X	X	•	0	‡	00	ss1	001		1	3	11	ss Reg.
																	00 BC
ADC HL, ss	HL ←																01 DE
	HL + ss + CY	‡	‡	X	X	X	V	0	‡	11	101	101	ED	2	4	15	10 HL
										01	ss1	010					11 SP
SBC HL, ss	HL ←																
	HL − ss − CY	‡	‡	X	X	X	V	1	‡	11	101	101	ED	2	4	15	
										01	ss0	010					
ADD IX, pp	IX ← IX + pp	•	•	X	X	X	•	0	‡	11	011	101	DD	2	4	15	pp Reg.
										01	pp1	001					00 BC
																	01 DE
																	10 IX
																	11 SP
ADD IY, rr	IY ← IY + rr	•	•	X	X	X	•	0	‡	11	111	101	FD	2	4	15	rr Reg.
										00	rr1	001					00 BC
INC ss	ss ← ss + 1	•	•	X	•	X	•	•	•	00	ss0	011		1	1	6	01 DE
INC IX	IX ← IX + 1	•	•	X	•	X	•	•	•	11	011	101	DD	2	2	10	10 IY
										00	100	011	23				11 SP
INC IY	IY ← IY + 1	•	•	X	•	X	•	•	•	11	111	101	FD	2	2	10	
										00	100	011	23				
DEC ss	ss ← ss − 1	•	•	X	•	X	•	•	•	00	ss1	011		1	1	6	
DEC IX	IX ← IX − 1	•	•	X	•	X	•	•	•	11	011	101	DD	2	2	10	
										00	101	011	2B				
DEC IY	IY ← IY − 1	•	•	X	•	X	•	•	•	11	111	101	FD	2	2	10	
										00	101	011	2B				

ROTATE AND SHIFT GROUP

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
RLCA		•	•	X	0	X	•	0	‡	00	000	111	07	1	1	4	Rotate left circular accumulator.
RLA		•	•	X	0	X	•	0	‡	00	010	111	17	1	1	4	Rotate left accumulator.
RRCA		•	•	X	0	X	•	0	‡	00	001	111	0F	1	1	4	Rotate right circular accumulator.
RRA		•	•	X	0	X	•	0	‡	00	011	111	1F	1	1	4	Rotate right accumulator.

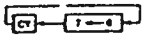
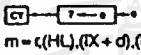
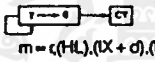
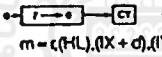
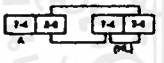
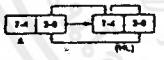
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ROTATE AND SHIFT GROUP (Continued)

Symbolic Mnemonic	Operation	S	Z	H	P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
RLC r		‡	‡	X	0	X	P/V	0	‡	11	001	011	CB	2	2	8	Rotate left circular register r
										00	000	r					
RLC (HL)		‡	‡	X	0	X	P/V	0	‡	11	001	011	CB	2	4	15	
										00	000	110					
RLC (IX+d)		‡	‡	X	0	X	P/V	0	‡	11	011	101	DD	4	6	23	
										11	001	011	CB				
										← d →							
										00	000	110					
RLC (IY+d)		‡	‡	X	0	X	P/V	0	‡	11	111	101	FD	4	6	23	
										11	001	011	CB				
										← d →							
										00	000	110					

r, (HL), (IX+d), (IY+d)

r	Reg.
000	B
001	C
010	D
011	E
001	H
101	L
111	A

RL m		‡	‡	X	0	X	P/V	0	‡		010						Instruction format and states are as shown for RLCs. To form new opcode replace 000 of RLCs with shown code.
	m = r, (HL), (IX+d), (IY+d)																
RRC m		‡	‡	X	0	X	P/V	0	‡		001						
	m = r, (HL), (IX+d), (IY+d)																
RR m		‡	‡	X	0	X	P/V	0	‡		011						
	m = r, (HL), (IX+d), (IY+d)																
SLA m		‡	‡	X	0	X	P/V	0	‡		100						
	m = r, (HL), (IX+d), (IY+d)																
SRA m		‡	‡	X	0	X	P/V	0	‡		101						
	m = r, (HL), (IX+d), (IY+d)																
SRL m		‡	‡	X	0	X	P/V	0	‡		111						
	m = r, (HL), (IX+d), (IY+d)																
RLD		‡	‡	X	0	X	P/V	0	•	11	101	101	ED	2	5	18	Rotate digit left and right between the accumulator and location (HL). The content of the upper half of the accumulator is unaffected.
										01	101	111	6F				
RRD		‡	‡	X	0	X	P/V	0	•	11	101	101	ED	2	5	18	
										01	100	111	67				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BIT SET, RESET AND TEST GROUP

Mnemonic	Symbolic Operation	Flags S	Z	H	P/V	N	C	Opcode 76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
BIT b, r	$Z \leftarrow r_b$	X	‡	X 1	X	X	0	• 11	001	011	CB	2	2	8	r Reg.
								01	b	r					000 B
BIT b, (HL)	$Z \leftarrow (HL)_b$	X	‡	X 1	X	X	0	• 11	001	011	CB	2	3	12	001 C
								01	b	110					010 D
BIT b,(IX+d)$_b$	$Z \leftarrow (IX+d)_b$	X	‡	X 1	X	X	0	• 11	011	101	DD	4	5	20	011 E
								11	001	011	CB				100 H
									←d→						101 L
								01	b	110					111 A
BIT b, (IY+d)$_b$	$Z \leftarrow (IY+d)_b$	X	‡	X 1	X	X	0	• 11	111	101	FD	4	5	20	b Bit Tested
								11	001	011	CB				000 0
									←d→						001 1
								01	b	110					010 2
															011 3
SET b, r	$r_b \leftarrow 1$	•	•	X •	X	•	•	• 11	001	011	CB	2	2	8	100 4
								[11]	b	r					101 5
SET b, (HL)	$(HL)_b \leftarrow 1$	•	•	X •	X	•	•	• 11	001	011	CB	2	4	15	110 6
								[11]	b	110					111 7
SET b, (IX+d)	$(IX+d)_b \leftarrow 1$	•	•	X •	X	•	•	• 11	011	101	DD	4	6	23	
								11	001	011	CB				
									←d→						
								[11]	b	110					
SET b, (IY+d)	$(IY+d)_b \leftarrow 1$	•	•	X •	X	•	•	• 11	111	101	FD	4	6	23	
								11	001	011	CB				
									←d→						
								[11]	b	110					
RES b, m	$m_b \leftarrow 0$	•	•	X •	X	•	•	• [10]							To form new opcode replace [11] of SET b, s with [10]. Flags and time states for SET instruction.
	m=r, (HL), (IX+d), (IY+d)														

NOTE: The notation m_b indicates location m, bit b (0 to 7).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JUMP GROUP

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
JP nn	PC ← nn	•	•	X	•	X	•	•	•	11	000	011	C3	3	3	10	cc Condition
											← n →						000 NZ (non-zero)
											← n →						001 Z (zero)
JP cc, nn	If condition cc is true PC ← nn, otherwise continue	•	•	X	•	X	•	•	•	11	cc	010		3	3	10	010 NC (non-carry)
											← n →						011 C (carry)
											← n →						100 PO (parity odd)
																	101 PE (parity even)
JR e	PC ← PC + e	•	•	X	•	X	•	•	•	00	011	000	18	2	3	12	110 P (sign positive)
											← e − 2 →						111 M (sign negative)
JR C, e	If C = 0, continue	•	•	X	•	X	•	•	•	00	111	000	38	2	2	7	If condition not met.
											← e − 2 →						
	If C = 1, PC ← PC + e													2	3	12	If condition is met.
JR NC, e	If C = 1, continue	•	•	X	•	X	•	•	•	00	110	000	30	2	2	7	If condition not met.
											← e − 2 →						
	If C = 0, PC ← PC + e													2	3	12	If condition is met.
JP Z, e	If Z = 0 continue	•	•	X	•	X	•	•	•	00	101	000	28	2	2	7	If condition not met.
											← e − 2 →						
	If Z = 1, PC ← PC + e													2	3	12	If condition is met.
JR NZ, e	If Z = 1, continue	•	•	X	•	X	•	•	•	00	100	000	20	2	2	7	If condition not met.
											← e − 2 →						
	If Z = 0, PC ← PC + e													2	3	12	If condition is met.
JP (HL)	PC ← HL	•	•	X	•	X	•	•	•	11	101	001	E9	1	1	4	
JP (IX)	PC ← IX	•	•	X	•	X	•	•	•	11	011	101	DD	2	2	8	
										11	101	001	E9				
JP (IY)	PC ← IY	•	•	X	•	X	•	•	•	11	111	101	FD	2	2	8	
										11	101	001	E9				
DJNZ, e	B ← B − 1	•	•	X	•	X	•	•	•	00	010	000	10	2	2	8	If B = 0
											← e − 2 →						
	If B = 0, continue													2	3	13	If B ≠ 0.
	If B ≠ 0, PC ← PC + e																

NOTES: e represents the extension in the relative addressing mode.
e is a signal two's complement number in the range < − 126, 129 >.
e − 2 in the opcode provides an effective address of pc + e as PC is incremented by 2 prior to the addition of e.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CALL AND RETURN GROUP

Mnemonic	Symbolic Operation	S	Z	H	P/V	N	C	76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
CALL nn	(SP − 1)←PC_H	•	•	X	•	X	•	•	•	11	001	101	CD	3	5	17	
	(SP − 2)←PC_L										←n→						
	PC ← nn,										←n→						
CALL cc,nn	If condition	•	•	X	•	X	•	•	•	11	cc	100		3	3	10	If cc is false.
	cc is false										←n→						
	continue,										←n→			3	5	17	If cc is true.
	otherwise																
	same as																
	CALL nn																
RET	PC_L ← (SP)	•	•	X	•	X	•	•	•	11	001	001	C9	1	3	10	
	PC_H←(SP + 1)																
RET cc	If condition	•	•	X	•	X	•	•	•	11	cc	000		1	1	5	If cc is false.
	cc is false																
	continue,													1	3	11	If cc is true.
	otherwise																
	same as RET																
RETI	Return from	•	•	X	•	X	•	•	•	11	101	101	ED	2	4	14	
	interrupt									01	001	101	4D				
RETN[1]	Return from	•	•	X	•	X	•	•	•	11	101	101	ED	2	4	14	
	non-maskable									01	000	101	45				
	interrupt																
RST p	(SP − 1)←PC_H	•	•	X	•	X	•	•	•	11	t	111		1	3	11	
	(SP − 2)←PC_L																
	PC_H ← 0																
	PC_L ← p																

cc	Condition
000	NZ (non-zero)
001	Z (zero)
010	NC (non-carry)
011	C (carry)
100	PO (parity odd)
101	PE (parity even)
110	P (sign positive)
111	M (sign negative)

t	p
000	00H
001	08H
010	10H
011	18H
100	20H
101	28H
110	30H
111	38H

NOTE: [1]RETN loads IFF_2 → IFF_1

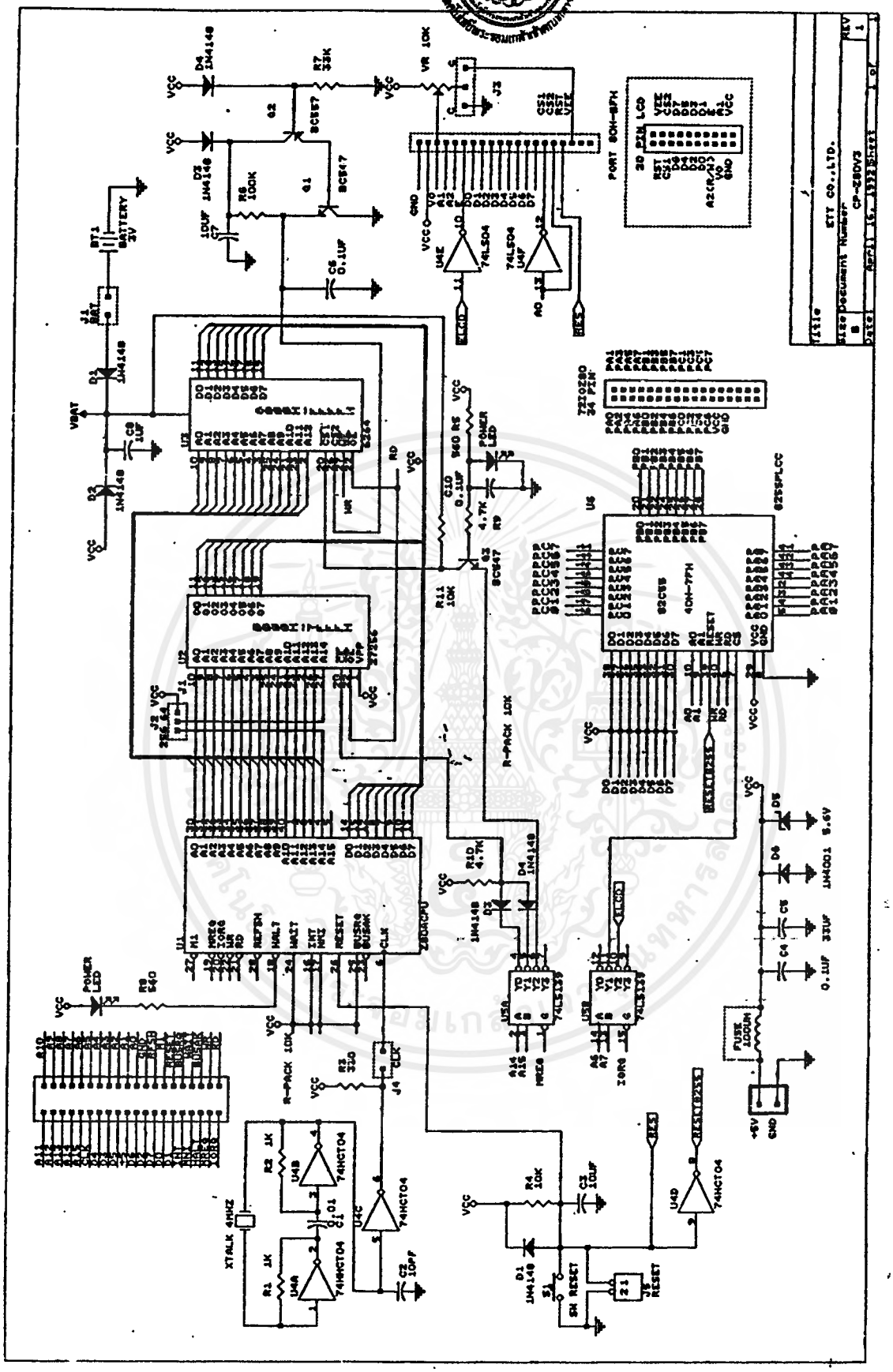
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INPUT AND OUTPUT GROUP

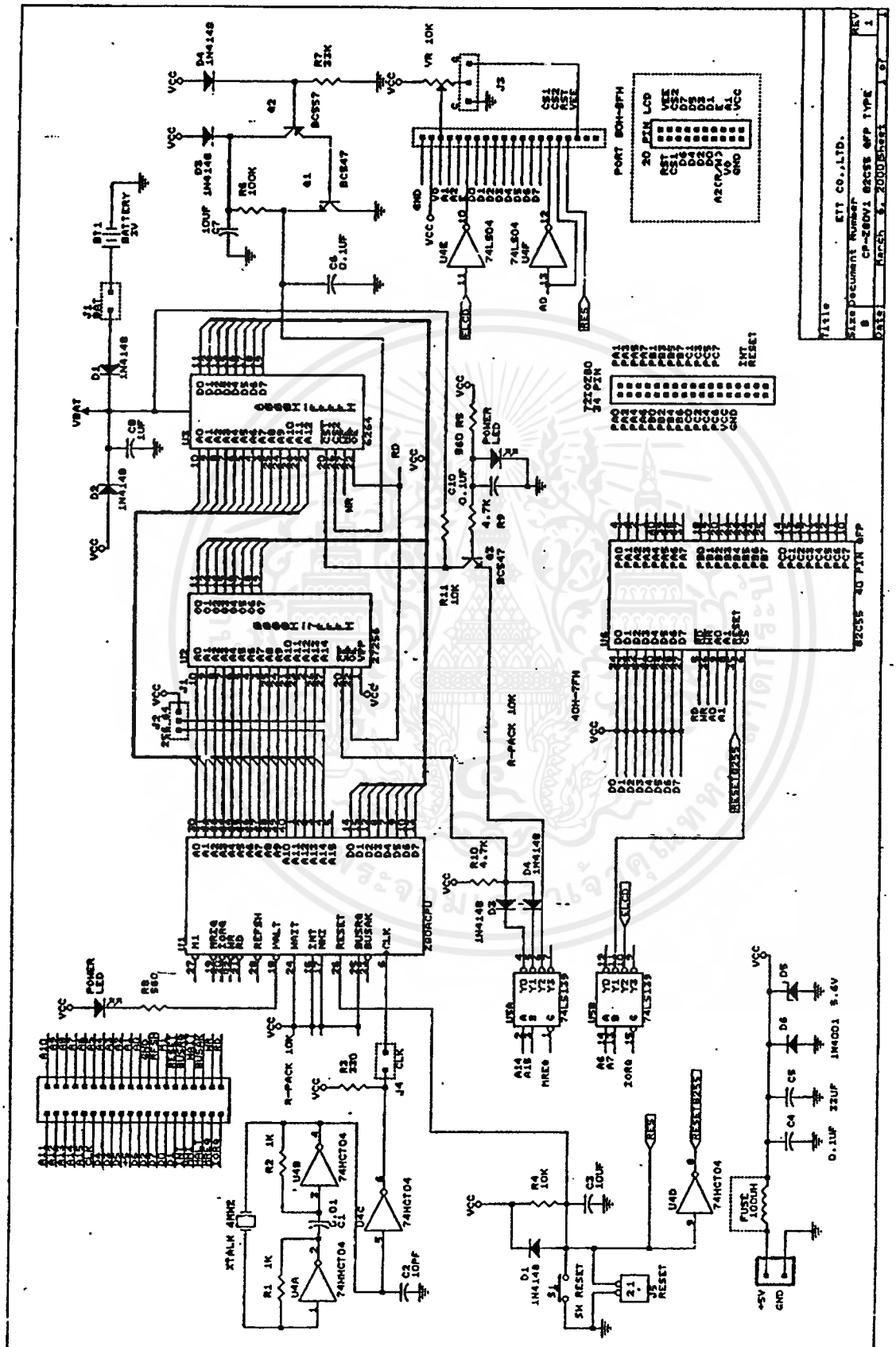
Mnemonic	Symbolic Operation	Flags S	Z	H	P/V	N	C	Opcode 76	543	210	Hex	No. of Bytes	No. of M Cycles	No. of T States	Comments
IN A, (n)	A ← (n)	•	•	X	•	X	•	•	•	11	011	01	DB	2	3	11	n to $A_0 \sim A_7$ Acc. to $A_8 \sim A_{15}$
											← n →						
IN r, (C)	r ← (C) if r = 110 only the flags will be affected	‡	‡	X	‡	X	P	0	•	11 01	101 r	101 000	ED	2	3	12	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			①														
INI	(HL) ← (C) B ← B − 1 HL ← HL + 1	X	‡	X	X	X	X	1	X	11 10	101 100	101 010	ED A2	2	4	16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			②														
INIR	(HL) ← (C) B ← B − 1 HL ← HL + 1 Repeat until B = 0	X	1	X	X	X	X	1	X	11 10	101 110	101 010	ED B2	2 2	5 (If B≠0) 4 (If B = 0)	21 16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			①														
IND	(HL) ← (C) B ← B − 1 HL ← HL − 1	X	‡	X	X	X	X	1	X	11 10	101 101	101 010	ED AA	2	4	16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			②														
INDR	(HL) ← (C) B ← B − 1 HL ← HL − 1 Repeat until B = 0	X	1	X	X	X	X	1	X	11 10	101 111	101 010	ED BA	2 2	5 (If B≠0) 4 (If B = 0)	21 16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
OUT (n), A	(n) ← A	•	•	X	•	X	•	•	•	11	010	011	D3	2	3	11	n to $A_0 \sim A_7$ Acc. to $A_8 \sim A_{15}$
											← n →						
OUT (C), r	(C) ← r	•	•	X	•	X	•	•	•	11 01	101 r	101 001	ED	2	3	12	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			①														
OUTI	(C) ← (HL) B ← B − 1 HL ← HL + 1	X	‡	X	X	X	X	1	X	11 10	101 100	101 011	ED A3	2	4	16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			②														
OTIR	(C) ← (HL) B ← B − 1 HL ← HL + 1 Repeat until B = 0	X	1	X	X	X	X	1	X	11 10	101 110	101 011	ED B3	2 2	5 (If B≠0) 4 (If B = 0)	21 16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			①														
OUTD	(C) ← (HL) B ← B − 1 HL ← HL − 1	X	‡	X	X	X	X	1	X	11 10	101 101	101 011	ED AB	2	4	16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$
			②														
OTDR	(C) ← (HL) B ← B − 1 HL ← HL − 1 Repeat until B = 0	X	1	X	X	X	X	1	X	11 10	101 111	101 011	ED BB	2 2	5 (If B≠0) 4 (If B = 0)	21 16	C to $A_0 \sim A_7$ B to $A_8 \sim A_{15}$

NOTES: ① If the result of B − 1 is zero, the Z flag is set; otherwise it is reset.
② Z flag is set upon instruction completion only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้