การสร้างต้นแบบเครื่องตรวจจับและควบคุมอุณหภูมิแบบไร้สายสำหรับเครื่องปรับอากาศ

WIRELESS TEMPERATURE SENSOR AND AIR CONDITION CONTROLLER

โดย

นางสาวดาว ไวรักษ์สัตว์ 37014123

นางสาวสุณิสา อมรวัฒนา 37014501

อาจารย์ที่ปรึกษา

รศ.ดร.วันชัย ริ้วรุจา

วัน เดือน ปี 11 ก.ค. 2541

เลขทะเบียน 038881

เลขเรียกหนังสือ T 10125 ว 1351

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไป

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการ

M038881

ปริญญานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ต้นแบบเครื่องตรวจจับและควบคุมอุณหภูมิแบบไร้สายสำหรับเครื่องปรับอากาศ
WIRELESS TEMPERATURE SENSOR AND AIR CONDITION CONTROLLER

ผู้จัดทำ

1. นางสาวดาว ไวรักษ์สัตว์
2. นางสาวสุณิสา อมรวัฒนา

อาจารย์ที่ปรึกษา
(รศ.ดร.วันชัย ริ้วรุจา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างต้นแบบเครื่องตรวจจับและควบคุมอุณหภูมิแบบไร้สายสำหรับเครื่องปรับอากาศ

นางสาวดาว ไวรักษ์สัตว์
นางสาวสุณิสา อมรวัฒนา
รศ.ดร.วันชัย ริ้วรุจา อาจารย์ที่ปรึกษา
ปีการศึกษา 2540

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ได้เรียบเรียงขึ้นเพื่อนำเสนอโครงงานการสร้างต้นแบบตัวตรวจจับและควบคุมอุณหภูมิแบบไร้สายโดยใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุม โครงงานแบ่งออกเป็น 2 ส่วนหลัก ได้แก่ ภาคตรวจจับและส่งสัญญาณ ภาครับสัญญาณและประมวลผล โดยมีตัวตรวจจับอุณหภูมิอยู่ที่ภาคส่งสัญญาณเพื่อจะสามารถตรวจจับอุณหภูมิ ณ บริเวณที่ต้องการได้อย่างแม่นยำและทำการแปลงสัญญาณเป็นคลื่นวิทยุส่งข้อมูลไปยังภาครับสัญญาณ เพื่อนำไปประมวลผลและทำการควบคุมการทำงานของเครื่องปรับอากาศให้เป็นไปตามต้องการ

ABSTRACT

This thesis presents the model of The Wireless Temperature Sensor and Controller for controlling Air condition using a microcontroller. The model is divided into two main parts, transmitter and receiver. The temperature sensor is located in the portable transmitter part to improve an efficiency of temperature sensing and provides a precise temperature of controled area. The signal data is sent to the receiver for future processing by using a radio frequency modulation technique.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทคัดย่อ		I
สารบัญรูป		II
สารบัญตาราง		IV
บทที่ 1	บทนำ	1
	1.1 วัตถุประสงค์ของโครงงาน	1
บทที่ 2	ทฤษฎีและหลักการ	2
	2.1 ตัวตรวจจับอุณหภูมิ	2
	2.2 ไมโครคอนโทรลเลอร์	2
	2.3 การรับส่งคลื่นวิทยุ FM	19
	2.4 การควบคุมเครื่องปรับอากาศ	26
บทที่ 3	การดำเนินการ	27
	3.1 ตัวตรวจจับอุณหภูมิ	27
	3.1.1 การทดลองวัดค่า THERMISTER	27
	3.1.2 DS1820	30
	3.2 วงจรจับเวลา	30
	3.2.1 วงจรจับเวลาใช้ไอซีเบอร์ 7555	30
	3.2.2 วงจรจับเวลาใช้ไอซีเบอร์ 4060	31
	3.2.3 รูปแบบข้อมูล	31
บทที่ 4	วงจรและหลักการทำงาน	33
	4.1 ภาคตรวจจับและส่งสัญญาณ	33
	4.1.1 วงจรจับเวลา	35
	4.1.2 ตัวตรวจจับอุณหภูมิ	36
	4.1.3 ส่วนประมวลผล	37
	4.1.4 เครื่องส่งคลื่นวิทยุ FM	38
	4.1.5 ส่วนรับค่าและแสดงผล	39
	4.2 ภาครับสัญญาณและประมวลผล	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า
4.2.1 เครื่องรับสัญญาณวิทยุ 42
4.2.2 ส่วนประมวลผลและแสดงผล 43
บทที่ 5 สรุปผลและข้อเสนอแนะ 44
กิตติกรรมประกาศ
เอกสารอ้างอิง
ภาคผนวก ก.
ภาคผนวก ข.
ภาคผนวก ค.
ภาคผนวก ง.
ภาคผนวก จ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

		หน้า
รูปที่ 2.1	หน่วยการทำงานทั่วไปของระบบไมโครโปรเซสเซอร์	3
รูปที่ 2.2	การกำหนดหน้าที่ขาสัญญาณของไอซี 8051	4
รูปที่ 2.3	แผนภาพเวลาพื้นฐานของ 8051 และลำดับของช่วงเวลา state ในการทำคำสั่งหนึ่งไบต์	5
รูปที่ 2.4	การจัดพื้นที่หน่วยความจำข้อมูลสำหรับไมโครคอนโทรลเลอร์ 8051	8
รูปที่ 2.5	การจัดพื้นที่หน่วยความจำข้อมูลภายใน	9
รูปที่ 2.6	บิตต่างๆ ภายในรีจิสเตอร์ PCON	12
รูปที่ 2.7	แสดงที่มาของสัญญาณอินเตอร์รัปต์	13
รูปที่ 2.8	แผนภาพแสดงโครงสร้างระบบการอินเตอร์รัปต์ของ 8051	14
รูปที่ 2.9	แสดงตารางระดับความสำคัญของอินเตอร์รัปต์	15
รูปที่ 2.10	ส่วนควบคุมการทำงานของวงจรนับ/จับเวลา	16
รูปที่ 2.11	การทำงานของ Timer/Counter 0 หรือ 1 ในโหมด 0	17
รูปที่ 2.12	การทำงานของ Timer/Counter 0 หรือ 1 ในโหมด 1	18
รูปที่ 2.13	การทำงานของ Timer/Counter 0 หรือ 1 ในโหมด 2	18
รูปที่ 2.14	การมอดูเลตทางความถี่	20
รูปที่ 2.15	กราฟแสดงแอมพลิจูดของพาหะและไซด์แบนด์ในระบบ FM	22
รูปที่ 2.16	รูปคลื่น FM ในเชิงความถี่ที่ค่าดัชนีการมอดูเลตต่างๆ	22
รูปที่ 2.17	ระบบสื่อสารพื้นฐาน	23
รูปที่ 2.18	แผนผังของเครื่องรับ FM	24
รูปที่ 2.19	วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณ FM	25
รูปที่ 2.20	เปรียบเทียบแอมพลิจูดของสัญญาณที่เข้ามามอดูเลตกับนอยส์	26
รูปที่ 3.1	กราฟแสดงความสัมพันธ์ระหว่างค่าความต้านทานกับอุณหภูมิของ THERMISTER 100 โอห์ม	28
รูปที่ 3.2	กราฟแสดงความสัมพันธ์ระหว่างค่าความต้านทานกับอุณหภูมิของ THERMISTER 1 กิโลโอห์ม	29
รูปที่ 3.3	แสดงวงจร ASTABLE ซึ่งประกอบขึ้นจากไอซีเบอร์ 7555	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 3.4 แสดงรูปแบบข้อมูลที่ใช้ในการรับส่ง 31
รูปที่ 3.5 แสดงรูปแบบข้อมูลที่ใช้ในการรับส่ง 32
รูปที่ 3.6 แสดงรูปแบบข้อมูลที่ใช้ในการรับส่ง 32
รูปที่ 4.1 แผนผังแสดงการทำงานของภาคตรวจจับและส่งสัญญาณ 33
รูปที่ 4.2 แสดงวงจรออสซิลเลเตอร์ของตัวจับเวลา (ไอซีเบอร์ 4060) 35
รูปที่ 4.3 แสดงวงจร RESET 35
รูปที่ 4.4 แสดงตัวตรวจจับอุณหภูมิ DS1820 36
รูปที่ 4.5 แสดง TIMING DIAGRAM ของ RESET/PRESENT PULSE ของ DS1820 36
รูปที่ 4.6 แสดง WRITE/READ TIME SLOT 37
รูปที่ 4.7 วงจรเครื่องส่งวิทยุ 39
รูปที่ 4.8 แผนผังแสดงการทำงานของภาครับ 41
รูปที่ 4.9 วงจรเครื่องรับสัญญาณวิทยุ 42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

		หน้า
ตารางที่ 2.1	แสดงการกระจายคลื่นพาหะและไซด์แบนด์ที่ดัชนีการมอดูเลตต่างๆ	22
ตารางที่ 2.2	แสดงการควบคุมการทำงานของเครื่องปรับอากาศ	26
ตารางที่ 3.1	แสดงค่าความต้านทานของ THERMISTER ในช่วง 10 - 45 องศาเซลเซียส	27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันการควบคุมอุณหภูมิมีบทบาทสำคัญต่อชีวิตประจำวันและการทำงานไม่ว่าจะเป็นกระบวนการผลิตในอุตสาหกรรมหรือในวงการแพทย์ ดังนั้นการควบคุมอุณหภูมิให้ได้ตามความต้องการจึงเป็นเรื่องสำคัญที่ต้องคำนึงถึงซึ่งในโครงงานนี้ได้ประยุกต์ใช้กับเครื่องปรับอากาศ

เนื่องจากการควบคุมอุณหภูมิของเครื่องปรับอากาศโดยทั่วไป ใช้ตัวตรวจจับอุณหภูมิเพียงจุดเดียวที่ตัวเครื่อง อุณหภูมิที่วัดได้ จึงเป็นค่าที่ไม่ถูกต้องทำให้ไม่สามารถทำการควบคุมอุณหภูมิได้แม่นยำนัก โครงงานนี้จึงได้ทำการประดิษฐ์เครื่องตรวจจับอุณหภูมิแบบไร้สายที่สามารถเคลื่อนย้ายไปไว้ในบริเวณที่ต้องการควบคุมอุณหภูมิและทำการตรวจจับอุณหภูมิ ณ บริเวณดังกล่าวเพื่อให้ได้ค่าที่แม่นยำยิ่งขึ้น โดยผู้ใช้สามารถตั้งค่าอุณหภูมิที่ต้องการรวมถึงรับทราบค่าอุณหภูมิที่ตั้งไว้เดิมและอุณหภูมิ ณ ขณะนั้นซึ่งแสดงผลทาง SEVEN SEGMENT

1.1 วัตถุประสงค์ของโครงงาน

จุดมุ่งหมายของปริญญานิพนธ์นี้สามารถแบ่งออกเป็นหัวข้อได้ดังต่อไปนี้

1. เพื่อศึกษาการตรวจจับและควบคุมอุณหภูมิรวมถึงการส่งสัญญาณคลื่นวิทยุ
2. สร้างต้นแบบรีโมทคอนโทรลไร้สายที่สามารถตรวจจับและควบคุมอุณหภูมิของเครื่องปรับอากาศ
3. นำไปประยุกต์ใช้กับการควบคุมความชื้นเพื่อใช้กับ ไซโลในการเก็บเมล็ดพันธุ์พืช และเรือนกระจกสำหรับเพาะปลูกพืช

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

2.1 ตัวตรวจจับอุณหภูมิ

ตัวตรวจจับอุณหภูมิ ใช้คุณสมบัติของโลหะที่แตกต่างกันสองชนิด มาเชื่อมปลายข้างหนึ่งติดกัน และเมื่อนำจุดที่ทำการเชื่อมไว้นั้นไปวัดอุณหภูมิ จะเป็นผลให้เกิดแรงดันระหว่างปลายอีกด้านหนึ่งของโลหะทั้งสอง ซึ่งจะแปรผันตามอุณหภูมิที่เปลี่ยนไป

นอกเหนือจากการใช้โลหะสองชนิดต่อเชื่อมกันแล้ว ยังอาจใช้เทอร์มิสเตอร์เป็นตัวตรวจจับได้ ซึ่งใช้คุณสมบัติของสารกึ่งตัวนำ เมื่อได้รับความร้อนแล้ว จะทำให้ค่าความต้านทานลดลง

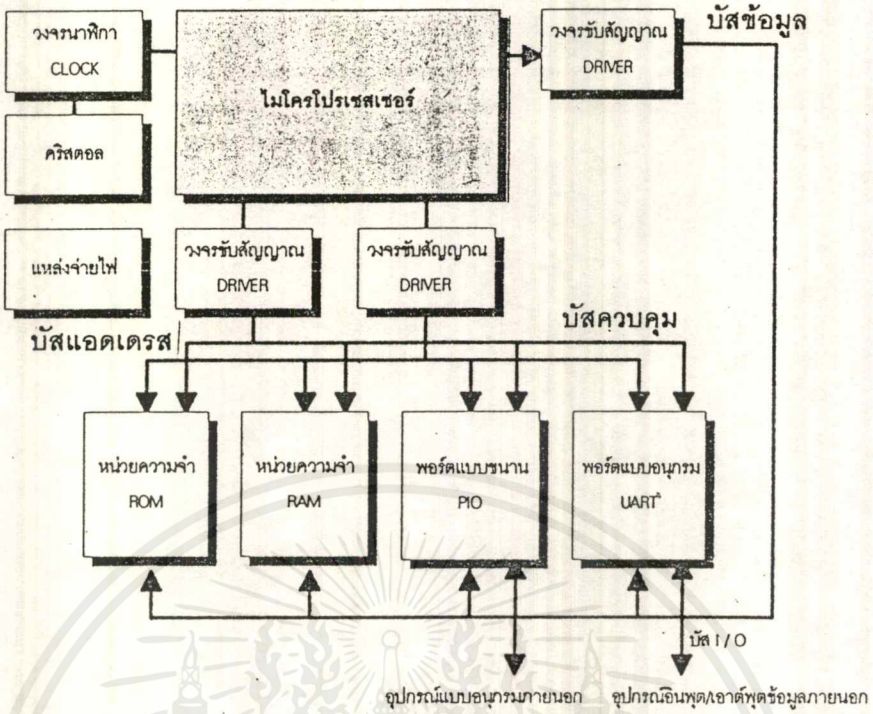
2.2 ไมโครคอนโทรลเลอร์ ตระกูล 8051

ไมโครคอนโทรลเลอร์ เป็นอุปกรณ์ทางอิเล็คทรอนิกส์ ที่ประกอบด้วยตัวประมวลผลกลาง(CPU) หน่วยความจำ พอร์ตควบคุม และ ตัวจับเวลา โดยองค์ประกอบการทำงาน ได้ถูกออกแบบให้อยู่ภายในไอซีเพียงตัวเดียวเท่านั้น ดังนั้นการนำไปใช้งานจึงค่อนข้างสะดวก เพียงต่อคริสตอลเพื่อเป็นฐานเวลาและแหล่งจ่ายไฟให้เท่านั้น ถือเป็นระบบคอมพิวเตอร์เพื่องานควบคุมคุมที่สมบูรณ์ ลักษณะงานที่เหมาะสมกับการนำไมโครคอนโทรลเลอร์ไปใช้งานมักจะเป็นงานประยุกต์ที่เกี่ยวข้องกับการควบคุมหรือจัดการสัญญาณอินพุต/เอาต์พุตของวงจรอิเล็กทรอนิกส์และวงจรดิจิตอลต่างๆ เช่น ระบบแสดงผล ระบบเตือนภัย ระบบควบคุมภายในเครื่องใช้ไฟฟ้า เป็นต้น ซึ่งงานควบคุมเหลานี้มักจะไม่มีการคิดคำนวณที่ซับซ้อนมากนัก และต้องการพื้นที่ของแผงวงจรควบคุมที่จำกัด

2.2.1 คุณลักษณะพื้นฐานของ 8051

- หน่วยประมวลผลกลางขนาด 8 บิต
- หน่วยประมวลสำหรับข้อมูลแบบบิต (Boolean Processor)
- ความสามารถในการอ้างตำแหน่งหน่วยความจำโปรแกรม 64 กิโลไบต์
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำข้อมูล 64 กิโลไบต์
- หน่วยความจำโปรแกรมภายในขนาด 4 กิโลไบต์แบบ EPROM (เบอร์ 8751) หรือแบบ ROM (เบอร์ 8051)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



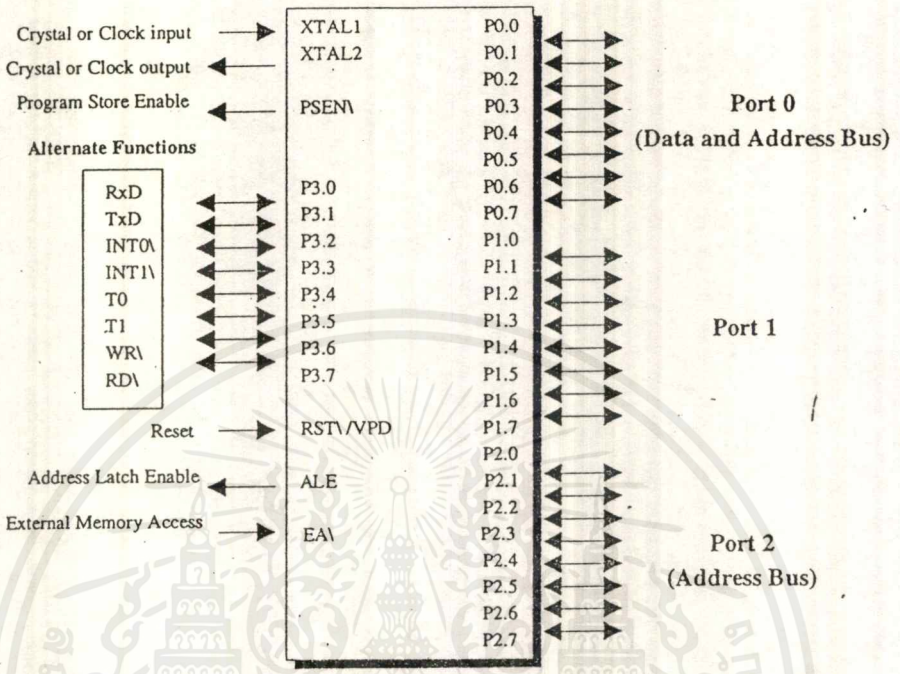
รูปที่ 2.1 หน่วยการทำงานทั่วไปของระบบไมโครโปรเซสเซอร์

- หน่วยความจำแบบ RAM ภายในจำนวน 128 ไบต์
- พอร์ตอินพุต/เอาต์พุตแบบขนานจำนวน 32 เส้น ซึ่งสามารถแยกทำงานได้อย่างอิสระ
- วงจรนับ/จับเวลา 16 บิต จำนวนสองวงจร
- วงจรสื่อสารแบบอนุกรมแบบฟูลดูเพล็กซ์
- วงจรควบคุมการอินเตอร์รัปต์จากแหล่งกำเนิดสัญญาณ 6 ประเภท พร้อมการกำหนดลำดับความสำคัญได้สองระดับ
- วงจรออสซิลเลเตอร์ภายใน

โดยมากแล้วไมโครคอนโทรลเลอร์ตระกูลนี้ มักจะมีรูปร่างของไอซีเป็นแบบ DIP ขนาด 40 ขา ดังรูปที่ 2.2 ซึ่งแต่ละขาสัญญาณจะมีหน้าที่ที่ระบุชัดเจนตามสัญลักษณ์ชื่อย่อที่กำกับในแต่ละขา อย่างไรก็ตามจะมีบางขาสัญญาณที่อาจจะมีหน้าที่ได้มากกว่าหนึ่งอย่าง (ซึ่งเขียนกำกับไว้ว่า Alternate Functions ในรูปที่ 2.2) ซึ่งจะไม่สามารถใช้งานในเวลาเดียวกันได้ ตัวอย่างเช่น ขาสัญญาณบิต 0 ของพอร์ต 3 อาจจะใช้เป็นขาสัญญาณเอาต์พุต/อินพุตตามปกติ หรืออาจทำหน้าที่เป็นขาสัญญาณอินพุตของข้อมูลสื่อสารแบบอนุกรม ให้กับวงจรสื่อสารแบบอนุกรมของ 8051 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งการกำหนดว่าจะทำงานในลักษณะใดก็ขึ้นอยู่กับการเชื่อมต่อวงจรเข้ากับสัญญาณและโปรแกรมควบคุมของระบบนั้น



รูปที่ 2.2 การกำหนดหน้าที่ขาสัญญาณของไอซี 8051

2.2.2 ฐานเวลาในการทำงานของซีพียูภายใน 8051

8051 มีวงจรออสซิลเลเตอร์อยู่ภายในสำหรับการสร้างพัลส์ของสัญญาณนาฬิกาซึ่งจะนำไปเป็นฐานเวลา หรือการกำหนดจังหวะการทำงานของหน่วยการทำงานทั้งหมดให้สอดคล้องกัน โดยปกติแล้วมักจะทำโดยการใช้คริสตอลเชื่อมต่อเข้ากับขาสัญญาณ XTAL1 และ XTAL2 พร้อมกับตัวเก็บประจุ หรืออาจจะเป็นสัญญาณนาฬิกาจากภายนอกก็ได้

พัลส์ความถี่ของสัญญาณนาฬิกาจะเรียกว่า Pulse (ใช้สัญลักษณ์เป็นตัวอักษร S) ซึ่งจะนำไปใช้เป็นช่วงเวลาพื้นฐานการทำงานย่อยของไมโครคอนโทรลเลอร์ เช่น การนำคำสั่ง (Fetch) การถอดความหมาย (Decode) การประมวลผล (Execute) และการเขียนข้อมูล(Write) เป็นต้น ดังแสดงเป็นแผนภาพในรูปที่ 2.3 ช่วงเวลาของ State จำนวนหกครั้ง จะเรียกว่า แมชชีนไซเคิล ดังนั้นค่าหนึ่งแมชชีนไซเคิลจะใช้เวลา 12 คาบเวลาออสซิลเลเตอร์ ค่าของแมชชีนไซเคิลนี้จัดว่าเป็นช่วงเวลาที่น้อยที่สุดในการทำคำสั่งใดคำสั่งหนึ่ง ซึ่งหากว่าเป็นคำสั่งที่ซับซ้อนมากก็จะต้องใช้เวลานานสองถึงสามแมชชีนไซเคิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

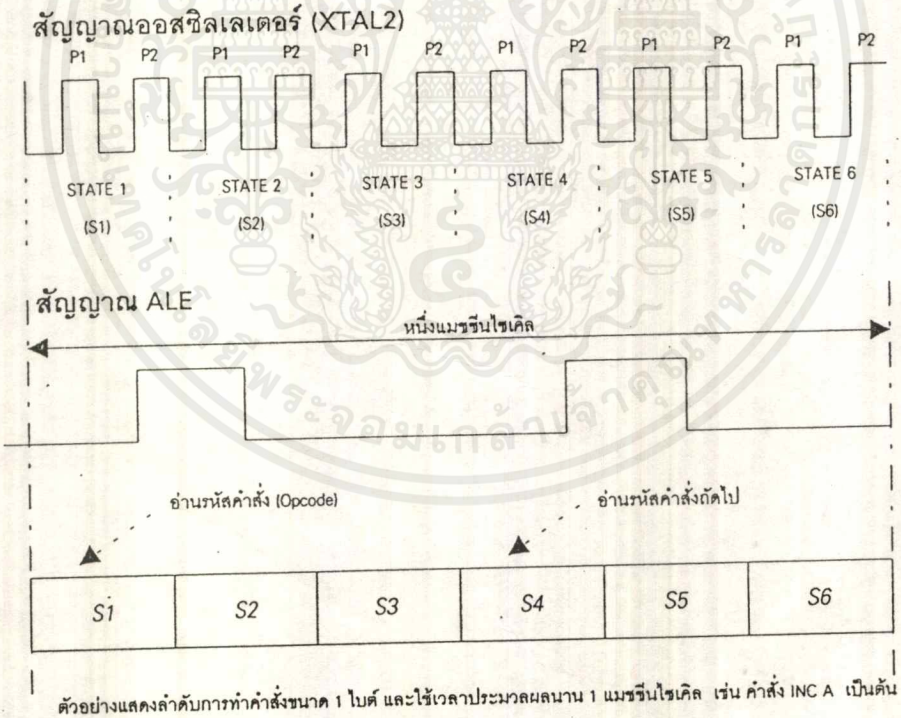
การคำนวณหาว่าเวลาที่ใช้ในการทำคำสั่งใดจนเสร็จสิ้น จะต้องดูว่าคำสั่งนั้นใช้จำนวนแมชชีนไซเคิลเป็นเท่าไรในการประมวลผล เวลาที่ใช้จะคำนวณตามสูตร

$$T = \frac{C \times 12}{\text{Crystal Frequency}}$$

โดย C เป็นค่าจำนวนแมชชีนไซเคิลของคำสั่ง

Crystal Frequency เป็นค่าความถี่ของคริสตอลที่ใช้กับ 8051

อย่างไรก็ตาม ในบางครั้งอาจจะพบเห็นการใช้ค่าของคริสตอลเป็น 11.059 เมกะเฮิร์ต ทั้งโดยมีเหตุผลเนื่องจาก สามารถนำค่าความถี่ที่ได้นี้ ไปใช้ในการเป็นฐานเวลาสำหรับการสร้างความถี่ในการรับ/ส่งข้อมูลอนุกรมซึ่งเป็นหน่วยการทำงานหนึ่งภายใน 8051 เอง โดยจะทำให้ได้ค่าที่ใกล้เคียงกับค่ามาตรฐานคือ 19200,9600,4800,2400,1200 และ 300 บิต/วินาที



รูปที่ 2.3 แสดงแผนภาพเวลาพื้นฐานของ 8051และลำดับของช่วงเวลาstateในการทำคำสั่งหนึ่งไบต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 หน่วยความจำโปรแกรมของ 8051

ในระบบของไมโครคอนโทรลเลอร์ 8051 จำเป็นต้องมีหน่วยความจำสำหรับบรรจุคำสั่ง หรือ โปรแกรมที่ผู้ใช้พัฒนาขึ้นจัดเก็บไว้ภายในหน่วยความจำ ที่เรียกว่า หน่วยความจำโปรแกรม (Program Memory) โดยอาจจะประกอบอยู่ภายในไอซีของ 8051 เอง หรือเป็นไอซีหน่วยความจำ EPROM หรือ ROM แยกออกต่างหากได้ ในกรณีหลังนี้จำเป็นจะต้องมีการใช้พอร์ตอินพุต/เอาต์พุต ทำหน้าที่เป็นบัสแอดเดรสและบัสข้อมูล เพื่อให้สามารถทำการเชื่อมต่อเข้ากับไอซีหน่วยความจำมาตรฐานทั่วไปได้

หน่วยความจำโปรแกรมของ 8051 เป็นบริเวณหน่วยความจำ สำหรับเก็บข้อมูลและคำสั่งใช้งานต่าง ๆ ซึ่งแม้ว่าจะไม่มีการจ่ายกระแสไฟฟ้าให้กับระบบข้อมูลเหล่านี้ก็ยังคงอยู่ไม่สูญหาย โครงสร้างของหน่วยความจำโปรแกรม มีลักษณะเช่นเดียวกับหน่วยความจำที่บรรจุอยู่ในไอซี หน่วยความจำประเภทต่างๆ เช่น หน่วยความจำแบบ ROM (Read Only Memory) หรือ EPROM (Erasable Programmable Read Only Memory) เป็นต้น

8051 สามารถอ่านข้อมูลหน่วยความจำโปรแกรมนี้ได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทของหน่วยความจำโปรแกรมเป็น 2 ลักษณะตามตำแหน่งของหน่วยความจำนั้น คือ หน่วยความจำโปรแกรมภายใน (Internal Program Memory) ซึ่งเป็นหน่วยความจำ ROM หรือ EPROM ที่อยู่ภายในตัวไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำที่มาทำหน้าที่เป็นหน่วยความจำ โปรแกรมของระบบ ซึ่งสามารถจำแนกออกเป็น 2 ส่วน

1. หน่วยความจำโปรแกรมภายใน

ไมโครคอนโทรลเลอร์เบอร์ต่างๆ ที่จัดอยู่ภายในตระกูล 8051 นี้มีขนาดของหน่วยความจำโปรแกรมภายในแตกต่างกันออกไป เพื่อความเหมาะสมกับการนำไปใช้งานในลักษณะต่างๆ กันดังนี้

8051 และ 8052 มีหน่วยความจำแบบ ROM ขนาด 4 และ 8 กิโลไบต์ตามลำดับประกอบอยู่ภายในไอซี และมีความเหมาะสมในการนำไปใช้ในวงจรทางอุตสาหกรรมที่มีจำนวนการผลิตมาก เนื่องจากจะมีผลทำให้ต้นทุนค่าใช้จ่ายการผลิตต่อหน่วยลดลงได้มาก

8751มีหน่วยความจำแบบ EPROM ขนาด 4 กิโลไบต์ อยู่ภายในไอซี ข้อมูลที่จัดเก็บอยู่ภายในนี้สามารถใช้แสงอัลตราไวโอเลตลบและนำกลับไปบรรจุโปรแกรมใหม่ได้อีกครั้งหนึ่ง คล้ายคลึงกับไอซีหน่วยความจำ EPROM ที่จะกล่าวถึงในหัวข้อถัดไป ไมโครคอนโทรลเลอร์เบอร์นี้เหมาะสมกับงานด้านอุตสาหกรรมที่มีจำนวนการผลิตคราวละไม่มากนัก หรืออาจจะเป็นงานประเภทต้นแบบภายในห้องปฏิบัติการ

8031 และ 8032 ไม่มีหน่วยความจำโปรแกรมอยู่ภายในตัวไอซีเลย ดังนั้นในการนำไปใช้งานจึงจำเป็นต้องอาศัยหน่วยความจำโปรแกรมภายนอกเสมอ ซึ่งการใช้งานลักษณะนี้จะมีผลทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ต้องเสียความสามารถบางประการ เกี่ยวกับพอร์ตอินพุต/เอาต์พุตของไมโครคอนโทรลเลอร์ ไปเนื่องจากต้องนำไปใช้เป็นสัญญาณควบคุม เกี่ยวกับการจัดการติดต่อหน่วยความจำภายนอกแทน

2. หน่วยความจำโปรแกรมภายนอก

หน่วยความจำโปรแกรมภายนอกเป็นการใช้หน่วยความจำ EPROM (หรือ ROM) เชื่อมต่อเข้ากับระบบของ 8051 โดยอาจจะมีสาเหตุได้หลายประะการ เช่น เป็นการทดลองทำระบบต้นแบบจำนวนน้อย หรืออาจต้องการลดต้นทุนการผลิต เพราะราคาของไมโครคอนโทรลเลอร์แบบที่ไม่มีหน่วยความจำโปรแกรมภายในราคาต่ำกว่าแบบที่มีหน่วยความจำโปรแกรมภายในมาก เป็นต้น ในบางครั้งอาจจะมีสาเหตุจากความจำเป็นอื่นๆ ที่ไม่อาจหลีกเลี่ยงได้ เช่น การที่หน่วยความจำภายในของไมโครคอนโทรลเลอร์มีขนาดความจุที่ไม่เพียงพอกับการเก็บโปรแกรม หรืออาจจะเป็นว่าการที่ใช้ไอซีหน่วยความจำจะทำให้สามารถจัดหาเครื่องมือช่วยการพัฒนาระบบที่ใช้งานกันโดยแพร่หลายและราคาถูกได้ ซึ่งจะช่วยลดเวลาในการพัฒนาระบบลงได้มาก เป็นต้น

ไมโครคอนโทรลเลอร์ต่างๆ ของตระกูล 8051 นี้สามารถขยายให้ใช้งานหน่วยความจำภายนอกได้ทั้งสิ้น โดยกรณีที่มีหน่วยความจำโปรแกรมภายในอยู่แล้ว การอ้างตำแหน่งแอดเดรสที่มีทั้งในหน่วยความจำโปรแกรมภายในและภายนอกนั้นจะต้องทำการพิจารณาระดับลอจิกของสัญญาณ EA ในขณะนั้นด้วย

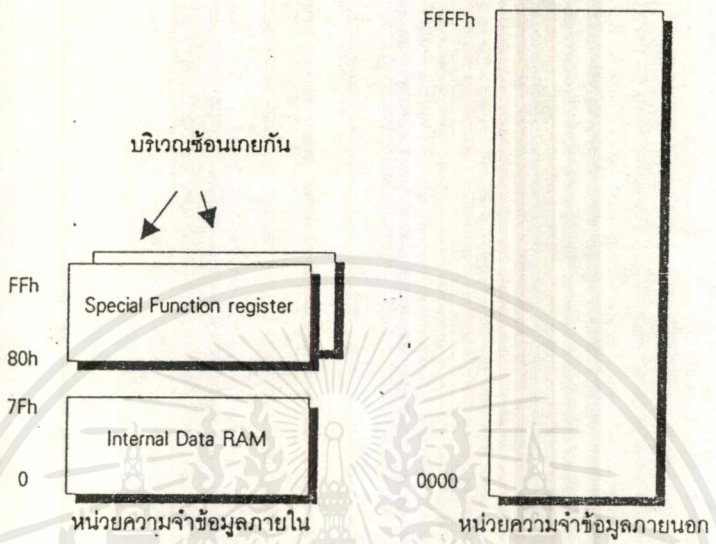
2.2.4 หน่วยความจำข้อมูล 8051

ในหัวข้อที่ผ่านมาได้อธิบายถึงลักษณะการใช้งานหน่วยความจำโปรแกรม รวมถึงวิธีการติดต่อระหว่างสัญญาณต่างๆ ของ 8051 กับหน่วยความจำ EPROM ไปแล้ว สำหรับบทนี้จะเป็นการกล่าวถึงหน่วยความจำอีกประเภทหนึ่ง เรียกว่า หน่วยความจำข้อมูล ซึ่งโดยพื้นฐานแล้วเป็นหน่วยความจำ RAM ทำให้สามารถเขียนหรืออ่านข้อมูลได้ แต่ในที่นี้จะกล่าวถึงเฉพาะหน่วยความจำ RAM แบบสแตติก (Static RAM) เท่านั้นทั้งนี้เนื่องจากมีความสะดวกในการเชื่อมต่อกับ 8051 ได้ง่ายและไม่ต้องการวงจรเพิ่มเติมพิเศษแต่อย่างใด นอกจากนั้น ยังมีวิธีการใช้งานคล้ายคลึงกับการใช้งานหน่วยความจำโปรแกรมด้วย

หน่วยความจำข้อมูลมีหน้าที่สำหรับเก็บข้อมูลหรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้วหน่วยความจำข้อมูลจัดเป็นหน่วยความจำ RAM แบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟฟ้าให้กับระบบ ก็จะมีผลทำให้ข้อมูลที่จัดเก็บไว้ภายในหน่วยความจำนี้สูญหายไป พื้นที่ของหน่วยความจำข้อมูลของ 8051 สามารถมีได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทออกเป็นสองลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำนั้น ดังลักษณะของแผนภาพในรูปที่ 2.4 คือ หน่วยความจำโปรแกรมภายใน (Internal Data Memory) ซึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น RAM ที่อยู่ภายในตัวของไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำข้อมูลภายนอก (External Data Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำ RAM มาเพิ่มเติมเข้าไปในวงจร ลักษณะเดียวกับการนำไอซี EPROM มาใช้งานเป็นหน่วยความจำโปรแกรมนั่นเอง ซึ่งสามารถจำแนกออกเป็น 2 ส่วน



รูปที่ 2.4 การจัดพื้นที่หน่วยความจำข้อมูลสำหรับไมโครคอนโทรลเลอร์ 8051

1. หน่วยความจำข้อมูลภายใน

หน่วยความจำข้อมูลภายใน 8051 มีจำนวนทั้งหมด 256 ไบต์ โดยจำแนกออกได้เป็นสองลักษณะ คือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลาง (หรือซีพียู) ใช้งานเท่านั้น ซึ่งเรามักจะเรียกกันในอีกชื่อหนึ่งว่า รีจิสเตอร์ และพื้นที่ใช้งานทั่วไปสำหรับโปรแกรมใช้งานที่ผู้ใช้สร้างขึ้นมา

จากรูปที่ 2.5 แสดงให้เห็นถึงการจัดสรรพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051 ซึ่งจำแนกออกเป็นสองส่วนดังนี้

1.1 หน่วยความจำขนาด128 ไบต์แรก

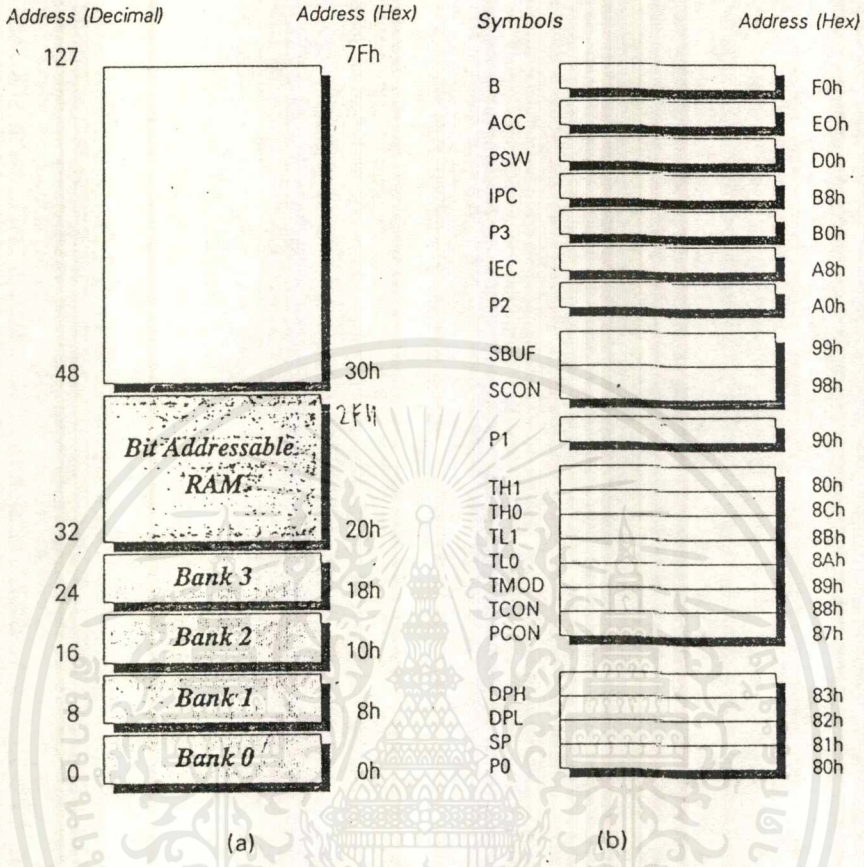
บริเวณนี้จะมีตำแหน่งแอดเดรสอยู่ในช่วง 00H-7FH ซึ่งยังได้มีการจำแนกย่อยออกไปได้อีกเป็นสามส่วนตามประเภทของการใช้งาน ดังนี้

- บริเวณแอดเดรส 00H - 7FH จำนวน 32 ไบต์ จำแนกออกเป็นกลุ่ม(หรือแบงก์ (Bank)) ข้อมูลจำนวน 8 ไบต์รวมทั้งหมดสี่กลุ่ม พื้นที่ข้อในแต่ละกลุ่มจะถูกใช้งานในฐานะของรีจิสเตอร์ใช้งานทั่วไป ซึ่งมีชื่อเรียกว่า รีจิสเตอร์R0-R7 ดังตารางต่อไปนี้.

จะเห็นได้ว่าชื่อของรีจิสเตอร์ไม่ว่าจะอยู่ในรีจิสเตอร์แบงก์ใด ก็จะมีชื่อ R0-R7 เหมือนกันทั้งสิ้น ดังนั้นในการใช้งานผู้ใช้จะต้องให้ความระมัดระวังว่าต้องการรีจิสเตอร์นั้นจากแบงก์ใด การ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิตซ์เลือกแต่ละกลุ่มของรีจิสเตอร์นี้ก็ทำได้ง่าย เพียงการกำหนดค่าของบิตที่อยู่ภายในรีจิสเตอร์ PROGRAM STATUS WORD (PSW)



รูปที่ 2.5 การจัดพื้นที่หน่วยความจำข้อมูลภายใน (a) ช่วงตั้งแต่แอดเดรส 00-7FH และ (b)แอดเดรส 80-FFH ซึ่งกำหนดให้เป็นพื้นที่ของรีจิสเตอร์ใช้งานพิเศษ

อย่างไรก็ตามโดยทั่วไปก็มักจะมีการใช้งานรีจิสเตอร์ R0-R7 เฉพาะในแบงก์ 0 เท่านั้น ดังนั้นพื้นที่ของแบงก์อื่นๆ ที่เหลือก็สามารถนำมาใช้ในลักษณะของหน่วยความจำข้อมูลภายในปกติด้วยการอ้างถึงหมายเลขของแอดเดรสนั้นๆ โดยตรง

- บริเวณแอดเดรส 20H - 2FH จำนวน 16 ไบต์ บริเวณพื้นที่เป็นส่วนสำหรับผู้ใช้ซึ่งจะมีความพิเศษต่างไปจากหน่วยความจำส่วนอื่น ๆ เนื่องจากผู้ใช้อาจสามารถอ้างถึงหน่วยความจำบริเวณนี้ได้ทั้งในลักษณะของ ไบต์ข้อมูลหรืออาจจะเป็น บิตข้อมูลได้โดยตรง

ความสามารถในการใช้งานพื้นที่ส่วนนี้แบบบิตข้อมูลโดยตรงนี้นับว่าน่าสนใจมาก และถือเป็นการใช้งาน 8051 อย่างเต็มประสิทธิภาพทีเดียว เนื่องจากว่า 8051 ได้รับการออกแบบมาสำหรับงานควบคุมเป็นพื้นฐานอยู่แล้ว ซึ่งส่วนมากงานลักษณะนี้หากเป็นการนำเข้าข้อมูลก็มักจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นเพียงการอ่านค่าสถานะลอจิกของเส้นสัญญาณหรือกรณีการส่งออกข้อมูลก็จะเป็นการกำหนดสภาวะลอจิกให้กับวงจรภายนอกผ่านทางบิตใดบิตหนึ่งอยู่แล้ว

- บริเวณแอดเดรส 30H - 7FH เป็นบริเวณที่สามารถนำไปใช้งานได้อย่างอิสระ สามารถอ้างถึงได้เฉพาะในลักษณะของไบต์ข้อมูลตามปกติเท่านั้น

1.2 หน่วยความจำขนาด 128 ไบต์ถัดไป

พื้นที่ตั้งแต่บริเวณแอดเดรส 80H – FFH เป็นบริเวณของหน่วยความจำที่มีการใช้งานเฉพาะจาก 8051 เท่านั้น โดยจะนำมาใช้เป็นตำแหน่งของ รีจิสเตอร์หน้าที่พิเศษ (Special Function Register หรือ SFR) จำนวน 20 ตำแหน่ง

รีจิสเตอร์หน้าที่พิเศษ (SFR) เป็นรีจิสเตอร์สำหรับการควบคุมหน้าที่และการทำงานของอุปกรณ์หรือพอร์ตของ 8051 ทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอดเดรส 80H – FFH การใช้งานรีจิสเตอร์หน้าที่พิเศษเหล่านี้สามารถทำได้ทั้งการระบุถึงชื่อของรีจิสเตอร์หรือตำแหน่งแอดเดรสที่เป็นของรีจิสเตอร์นั้นก็ได้ ตามตารางข้างต้นนี้แสดงให้เห็นลักษณะการจัดพื้นที่หน่วยความจำสำหรับรีจิสเตอร์หน้าที่พิเศษเหล่านี้โดยมีข้อสังเกตว่ารีจิสเตอร์ที่อยู่ในตำแหน่งแอดเดรสที่เป็นจำนวนทวีคูณของค่า 8 จะสามารถอ้างถึงในระดับบิตได้ด้วย

1.2.1 แอกคิวมูเลเตอร์ (Accumulator) หรือ ACC

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่ในการเก็บข้อมูลที่จะส่งให้กับหน่วยทำงานภายในซีพียู และเก็บผลลัพธ์ที่ได้จากการทำงานนั้น การทำงานของรีจิสเตอร์นี้มีลักษณะเช่นเดียวกับตัวแอกคิวมูเลเตอร์ของโปรเซสเซอร์ทั่วไป การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ A

1.2.2 รีจิสเตอร์ B

เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งการคูณและหารตัวเลข ในกรณีที่ไม่ใช้ในการคำนวณทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้

1.2.3 โปรแกรมเคาน์เตอร์ (Program Counter)

เป็นรีจิสเตอร์ที่ใช้ในการชี้ตำแหน่งแอดเดรสของหน่วยความจำโปรแกรมซึ่งจะต้องไปทำงานในลำดับถัดไป ในกรณีที่ไม่ใช้งานก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้

1.2.4 สแต็กพอยน์เตอร์ (Stack Pointer)

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งของตัวชี้หรือพอยน์เตอร์ (Pointer) ของบริเวณสแต็ก (Stack) สำหรับเก็บข้อมูลแอกคิวมูเลเตอร์ รีจิสเตอร์ต่างๆ รวมทั้งข้อมูลจากโปรแกรม โดยปกติแล้วเมื่อทำการเริ่มต้นระบบใหม่ภายหลังจากการเริ่มจ่ายไฟฟ้า หรือมีการรีเซต (Reset) เกิดขึ้นค่าภายในสแต็กพอยน์เตอร์จะมีค่า 07H ซึ่งเป็นตำแหน่งแอดเดรสพายในบริเวณเนื้อที่ 128 ไบต์แรกของหน่วยความจำข้อมูลภายใน การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ SP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2.5 ตัวชี้ข้อมูล หรือ ดาต้าพอยน์เตอร์ (Data Pointer)

เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า รีจิสเตอร์ DPTR และสามารถใช้งานแยกออกเป็นรีจิสเตอร์ขนาด 8 บิตสองตัว คือ รีจิสเตอร์DPH และ DPL เพื่อเก็บค่าของแอดเดรสของหน่วยความจำที่จะต้องใช้งานภายในโปรแกรม หรืออาจจะเป็นแอดเดรสของอุปกรณ์ภายนอก ซึ่งกำหนดให้ติดต่อกันโดยใช้ตำแหน่งของหน่วยความจำนั้นภายในโปรแกรม

1.2.6 โปรแกรมสเตตัสเวิร์ด (PSW)

รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสภาวะการทำงานต่างๆ รวมทั้งบิตสำหรับการกำหนดเลือกแบงค์ ของรีจิสเตอร์ที่ใช้งานด้วย

1.2.7 รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต (Port Register)

รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของพอร์ตอินพุต/เอาต์พุตโดยตรง ซึ่งแต่ละตัวจะเป็นรีจิสเตอร์ขนาด 8 บิต สามารถใช้งานได้ทั้งในลักษณะของการอินพุต หรือการเอาต์พุตข้อมูลได้ การดำเนินการใดๆที่เกี่ยวข้องกับพอร์ตทั้งสี่นี้จะมีผลทำให้ข้อมูลที่ตำแหน่งของพอร์ตเหล่านี้เปลี่ยนแปลงไปเช่นกัน

1.2.8 รีจิสเตอร์ SBUF

เป็นบัฟเฟอร์ขนาด 8 บิต สำหรับการสื่อสารข้อมูลแบบอนุกรมทั้งการรับและส่งข้อมูลตามความเป็นจริงแล้วบัฟเฟอร์นี้มีอยู่ด้วยกันสองชุดและแยกจากกันอย่างชัดเจน สำหรับการส่งและการรับ โดยซีพียูจะทำการจัดการเลือกบัฟเฟอร์ที่เหมาะสมให้โดยอัตโนมัติ

1.2.9 รีจิสเตอร์ PCON

เป็นรีจิสเตอร์ที่ใช้ในการควบคุมหน้าที่การทำงานในสามลักษณะ ซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ (บิต IDL และ PD) การกำหนดอัตราการทวีคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม (บิต SMOD) และแฟล็กสภาวะสำหรับการใช้งานทั่วไป (บิต GR0 บิต GR1)

- บิต PD (Power down)

เป็นการกำหนดให้ลดกำลังไฟฟ้าที่จ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายในผ่านทางขาสัญญาณ RST วิธีการนี้มักนำมาใช้ในกรณีที่มีการตรวจสอบการไม่มีกำลังไฟฟ้า โดยวงจรตรวจสอบภายนอกจะต้องมีการอินเตอร์รัปต์เข้ามา เพื่อทำการเก็บข้อมูลที่กำลังประมวลผลอยู่ก่อนและเมื่อมีกระแสไฟฟ้าจ่ายให้เป็นปกติแล้ว จึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป

- บิต IDL (Idle Mode)

เป็นการกำหนดให้โปรเซสเซอร์หยุดการทำงานชั่วขณะ (Sleep) และจะกลับมาอยู่ในสภาพปกติอีกครั้งเมื่อทำการรีเซตทางฮาร์ดแวร์ หรือมีการอินเตอร์รัปต์อย่างใดอย่างหนึ่งเกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานในลักษณะนี้สามารถเกิดขึ้นได้ก็เนื่องจากว่าสภาวะการหยุดการทำงานชั่วขณะนั้น เป็นเพียงการห้ามไม่ให้มีสัญญาณนาฬิกาจ่ายให้ส่วนของโปรเซสเซอร์เท่านั้น ส่วนของวงจรการอินเตอร์รัปต์พอร์ตอนุกรมและวงจรนับ/จับเวลา ยังคงมีสัญญาณนาฬิกาอยู่เป็นปกติ

ชื่อบิต: PCON **ตำแหน่ง:** 97h **ค่าบิตเริ่มต้น:** 0xxx 0000

SMOD	-	-	-	GF1	GF0	PD	IDL

ชื่อบิต	ตำแหน่ง	ความหมาย
SMOD	PCON.7	บิตกำหนดการทวีคูณของอัตราบอดปกติ
	PCON6	
	PCON.5	
	PCON.4	
GF1	PCON.3	แฟล็กสำหรับให้ผู้ใช้ใช้งานทั่วไป Flag 1
GF0	PCON.2	แฟล็กสำหรับให้ผู้ใช้ใช้งานทั่วไป Flag 0
PD	PCON.1	บิตสำหรับการกำหนด Power down
IDL	PCON.0	บิตสำหรับการกำหนด Idle mode

รูปที่ 2.6 บิตต่างๆ ภายในรีจิสเตอร์ PCON (Power Control Register)

1.2.10 รีจิสเตอร์ IP,IE,TMOD,SCON

เป็นกลุ่มของรีจิสเตอร์ที่ทำหน้าที่กำหนดการควบคุม และการทำงานของการอินเตอร์รัปต์ต่างๆ ของ 8051

2. หน่วยความจำข้อมูลภายนอก

การใช้หน่วยความจำข้อมูลภายนอกเป็นวิธีการแก้ปัญหาอย่างหนึ่ง ในกรณีที่มีความต้องการหน่วยความจำสำหรับการเก็บข้อมูลชั่วคราว หรือตัวแปรของโปรแกรมมากเกินกว่าขนาดของหน่วยความจำข้อมูลภายใน ซึ่งมีขนาดเพียง 128 หรือ 256 ไบต์เท่านั้น บางครั้งการใช้หน่วยความจำข้อมูลภายนอกยังเหมาะกับงานประยุกต์บางอย่างที่จำเป็น ต้องมีการเก็บสำรองข้อมูลบางอย่างไว้ไม่ให้สูญหายแม้ว่าจะมไม่มีการจ่ายไฟให้กับระบบ ก็สามารถทำได้โดยการใช้ไอซีหน่วยความจำ RAM พร้อมแบตเตอรี่สำรองประเภทลิเทียมหรือ นิเกิล-แคดเมียมเป็นตัวเก็บข้อมูลเหล่านี้ไว้แทน อย่างไรก็ตามไม่ว่าสาเหตุการนำไอซีหน่วยความจำภายนอกมาใช้งานจะเป็นอะไร จะมีผลทำให้พอร์ตอินพุต/เอาต์พุตข้อมูลของ 8051 ถูกนำไปใช้เพื่อติดต่อกับหน่วยความจำเหล่านี้แทน ดังนั้นจึงอาจจำเป็นต้องมีการใช้วงจรประกอบอื่นๆ เพื่อชดเชยความสามารถเหล่านั้นของ 8051แทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5 ระบบอินเตอร์รัปต์ของ 8051

ลักษณะการอินเตอร์รัปต์เป็นการขัดจังหวะการทำงานอย่างใดอย่างหนึ่งซึ่งกำลังดำเนินอยู่ เพื่อสามารถจัดการตอบรับหรือบริการกับอุปกรณ์ต่างๆ ให้เป็นไปได้อย่างรวดเร็ว ความสามารถในการดำเนินการจัดการสัญญาณอินเตอร์รัปต์จากแหล่งกำเนิดสัญญาณหลายประเภทของ 8051 ถือได้ว่าเป็นลักษณะเด่นประการหนึ่ง ซึ่งหากว่าได้มีการนำมาใช้ในการออกแบบแล้วก็จะส่งผลให้ระบบสามารถตอบสนองต่อเหตุการณ์ภายนอกที่เกิดขึ้นได้ดียิ่งขึ้น

2.2.5.1 ประเภทของการอินเตอร์รัปต์

ไมโครคอนโทรลเลอร์ 8051 สามารถเกิดการอินเตอร์รัปต์ โดยจำแนกตามแหล่งที่มาของสัญญาณ (Signal Source) ของสัญญาณอินเตอร์รัปต์นั้น ได้แก่

1. สัญญาณอินเตอร์รัปต์จากภายนอก (External Interrupt)

การตรวจสอบสัญญาณที่เข้ามาอินเตอร์รัปต์นี้ จะสามารถกำหนดให้มีการตรวจสอบในลักษณะเมื่อได้มีการเปลี่ยนแปลงระดับสัญญาณไปแล้ว (Level-sensitive) หรือในช่วงเวลาขณะเริ่มมีการเปลี่ยนแปลงสัญญาณจากลอจิกสูงไปเป็นลอจิก. สัญญาณต่ำ (Edge-sensitive)

2. อินเตอร์รัปต์ภายใน (Internal Interrupt)

แหล่งกำเนิดของสัญญาณนี้จะเป็นวงจรภายในของไมโครคอนโทรลเลอร์เอง เช่น วงจรนับ/จับเวลา วงจรเชื่อมต่อสัญญาณอนุกรม เป็นต้น

2.2.5.2 โครงสร้างการอินเตอร์รัปต์

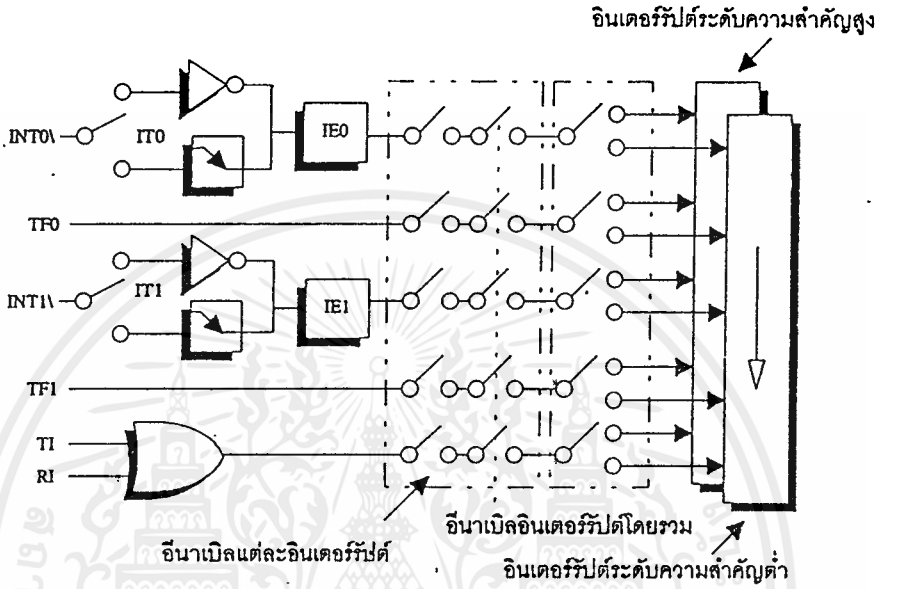
สัญญาณที่เข้ามาทำาการอินเตอร์รัปต์ 8051 เกิดขึ้นได้ 5 ลักษณะ คือ (รูปที่ 2.7)

สัญญาณ	ความหมาย
INT0	สัญญาณอินเตอร์รัปต์จากภายนอกทางขาสัญญาณ P3.2 โดย 8051 จะทำการสุ่มตัวอย่างเมื่อสิ้นสุดทุกแมชชีนไซเคิล
INT1	สัญญาณอินเตอร์รัปต์จากภายนอกทางขาสัญญาณ P3.3 โดย 8051 จะทำการสุ่มตัวอย่างเมื่อสิ้นสุดทุกแมชชีนไซเคิล
Timer0	สัญญาณการเกิดโอเวอร์โฟลว์ของ Timer 0
Timer1	สัญญาณการเกิดโอเวอร์โฟลว์ของ Timer 1
พอร์ตอนุกรม	การเกิดอินเตอร์รัปต์ที่เกิดขึ้นจากการรับ/ส่งข้อมูลอนุกรม ทำให้มีผลต่อแฟล็กอินเตอร์รัปต์ RI และ TI ตามลำดับ

รูปที่ 2.7 แสดงที่มาของสัญญาณอินเตอร์รัปต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแผนภาพโครงสร้างระบบอินเตอร์รัปต์ของ 8051 ในรูปที่ 2.8 จะเห็นว่าเมื่อเกิดการอินเตอร์รัปต์สัญญาณต่างๆ ขึ้น จะส่งผลให้มีการควบคุมเพื่อสั่งให้โปรเซสเซอร์กระโดดไปทำงานที่ตำแหน่งแอดเดรสต่างๆ ตามประเภทของแหล่งกำเนิดสัญญาณอินเตอร์รัปต์ที่เกิดขึ้น ซึ่งปกติแล้วควรจะต้องมีการสร้างโปรแกรมที่ตำแหน่งเหล่านี้ไว้ เพื่อทำหน้าที่เป็นโปรแกรมย่อยบริการอินเตอร์รัปต์



รูปที่ 2.8 แผนภาพแสดงโครงสร้างระบบการอินเตอร์รัปต์ของ 8051

การกำหนดให้ 8051 สามารถตอบรับการอินเตอร์รัปต์แต่ละประเภท ทำได้โดยการกำหนดบิตของข้อมูลที่เกี่ยวข้อง ซึ่งมักจะอยู่ภายในรีจิสเตอร์ TCON และ SCON หากว่าได้มีการกำหนดค่าของบิตซึ่งอยู่ภายในรีจิสเตอร์ IE (Interrupt Enable Register) ด้วยแล้ว ก็จะสามารถตอบรับการอินเตอร์รัปต์ของสัญญาณนั้นๆ ได้ นอกจากนี้แล้วตามภาพในรูปที่ 2.8 ยังแสดงให้เห็นว่าสัญญาณอินเตอร์รัปต์แต่ละประเภท ยังสามารถกำหนดระดับความสำคัญของการอินเตอร์รัปต์ได้สองลักษณะ คือ ระดับความสำคัญสูงหรือต่ำ กล่าวคือ ขณะที่กำลังประมวลผลอยู่ภายในส่วนของโปรแกรมย่อยบริการอินเตอร์รัปต์ของสัญญาณที่มีระดับความสำคัญต่ำอยู่ ก็อาจจะถูกขัดจังหวะให้ไปประมวลผลของสัญญาณอินเตอร์รัปต์ที่มีระดับความสำคัญสูงกว่าได้แต่หากว่าเป็นสัญญาณอินเตอร์รัปต์ที่มีระดับความสำคัญต่ำเช่นเดียวกันแล้วก็จะต้องรอให้เสร็จสิ้นการประมวลผลที่ดำเนินการอยู่ก่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5.3 การควบคุมอินเตอร์รัปต์

ตามโครงสร้างด้านการจัดการอินเตอร์รัปต์ของ 8051 สามารถกำหนดเลือกเพื่อยินยอมหรือ ไม่ยินยอม(Enable/Disable) ให้มีการอินเตอร์รัปต์ของแต่ละสัญญาณได้ โดยใช้วิธีการกำหนดค่าของบิตภายในรีจิสเตอร์ IE ซึ่งจะมีทั้งแบบที่ระบุถึงอินเตอร์รัปต์โดยรวมทั้งหมด (บิตที่7) และอินเตอร์รัปต์แต่ละประเภทได้ ในกรณีที่กำหนดค่าข้อมูลเป็น 1 ให้กับบิตจะมีความหมายถึงการยินยอมให้มีการอินเตอร์รัปต์เกิดขึ้นได้ และจะเป็นกรณีตรงข้ามกันสำหรับการกำหนดค่าข้อมูลที่เป็น 0 หากลองย้อนกลับไปพิจารณา แผนภาพในรูปที่ 2.8 อีกครั้ง จะเห็นว่าจะต้องทำการกำหนดให้ยินยอมการอินเตอร์รัปต์ทั้งหมดให้เกิดขึ้นก่อน จึงจะมีผลทำให้การกำหนดบิตเพื่อยินยอมของแต่ละอินเตอร์รัปต์มีผลขึ้นได้

2.2.5.4 ระดับความสำคัญของการอินเตอร์รัปต์

การกำหนดระดับความสำคัญให้กับสัญญาณอินเตอร์รัปต์แต่ละประเภทนั้น สามารถทำได้โดยการกำหนดข้อมูลที่มีค่าเป็น 1 หรือ 0 ให้กับบิตภายในรีจิสเตอร์ IP (Interrupt Priority) โดยหากว่ามีค่าเป็น 1 ก็จะทำให้สัญญาณอินเตอร์รัปต์นั้นๆ มีระดับความสำคัญสูง และในกรณีตรงข้ามกันสำหรับการกำหนดค่าเป็น 0

กรณีที่สัญญาณที่เข้ามาอินเตอร์รัปต์มีระดับความสำคัญเดียวกันเกิดขึ้นพร้อมกัน ก็อาจจะทำให้เกิดปัญหาขึ้นได้ แต่อย่างไรก็ตาม 8051 ก็มีโครงสร้างทางด้านฮาร์ดแวร์ในการพิจารณาตามลำดับของตาราง ในรูปที่ 2.9 ดังต่อไปนี้

ระดับความสำคัญ	สัญญาณ	ความหมาย
1	IE0	อินเตอร์รัปต์ภายนอก 0
2	TF0	วงจรนับ/จับเวลา 0
3	IE1	อินเตอร์รัปต์ภายนอก 1
4	TF1	วงจรนับ/จับเวลา 1
5	RI หรือ TI	วงจรรับ/ส่งข้อมูลอนุกรม

รูปที่ 2.9 ตารางแสดงระดับความสำคัญของการอินเตอร์รัปต์

2.2.5..5 การจัดการอินเตอร์รัปต์

เมื่อมีการอินเตอร์รัปต์เกิดขึ้น ไมโครคอนโทรลเลอร์จะทำคำสั่งที่กำลังดำเนินการอยู่ให้แล้วเสร็จ จากนั้นจึงจะทำการเก็บค่าตำแหน่งแอดเดรสของคำสั่งที่จะทำงานต่อไปไว้ยังบริเวณของหน่วยความจำที่ถูกกำหนดไว้ให้เป็นสแต็ก (Stack) และกระโดดไปยังตำแหน่งแอดเดรสที่ได้มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำหนดไว้แน่นอนตำแหน่งหนึ่งโดยอัตโนมัติ ตำแหน่งนี้เรียกว่า แอดเดรสของอินเตอร์รัปต์เวกเตอร์ (Interrupt Vector Address) ซึ่งผู้ใช้จะต้องทำการเขียนโปรแกรมย่อย (Subroutine) ยังตำแหน่งแอดเดรสเหล่านี้ไว้ ซึ่งเรียกว่า โปรแกรมย่อยบริการอินเตอร์รัปต์ (Interrupt Service Routine)

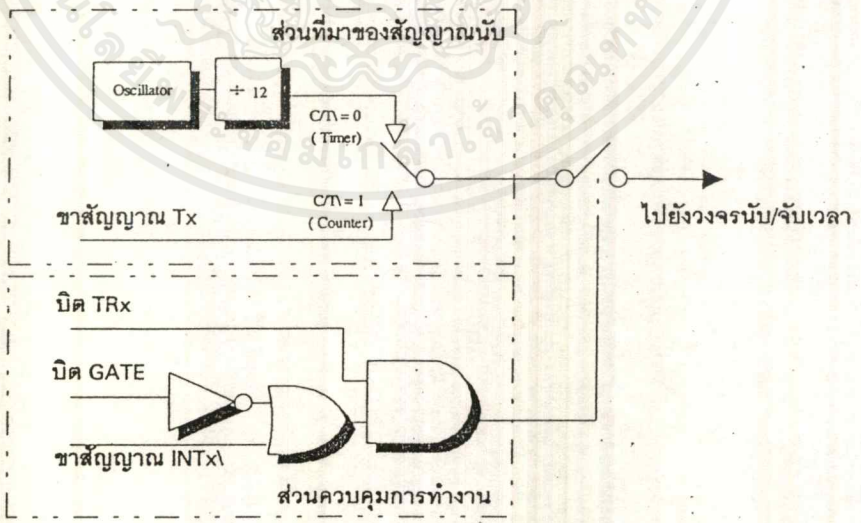
2.2.6 วงจรนับ/จับเวลา

8051 ประกอบด้วยรีจิสเตอร์ขนาด 16 บิตจำนวนสองตัว คือ T0(Timer0) และ T1 (Timer1) ซึ่งสามารถนำไปใช้งานได้อย่างอิสระ โดยสามารถควบคุมให้ทำหน้าที่เป็นตัวจับเวลา (Timer) เพื่อนับจำนวนพัลส์สัญญาณนาฬิกาภายใน หรือควบคุมให้ทำหน้าที่เป็นตัวนับ(Counter) เพื่อนับจำนวนพัลส์ของระบบได้

ภายในรีจิสเตอร์แต่ละตัวยังสามารถแยกออกได้เป็นรีจิสเตอร์ขนาด 8 บิต คือ TH0 กับ TL0 สำหรับรีจิสเตอร์ T0 และ TH1 กับ TL1 สำหรับรีจิสเตอร์ T1 โดยการทำงานของรีจิสเตอร์ทั้งสองตัวนี้มีผลมาจากการกำหนดค่าของบิตที่อยู่ภายในรีจิสเตอร์ TMOD(Timer mode control register) และรีจิสเตอร์ TCON (Timer/Counter control register)

2.2.6.1 การอินเตอร์รัปต์ของวงจรนับ/จับเวลา

กระบวนการทำงานของวงจรนับ/จับเวลาของ 8051 จำเป็นต้องทำการกำหนดค่าเริ่มต้นให้กับรีจิสเตอร์ T0 หรือ T1 ค่าตัวเลขภายในรีจิสเตอร์จะต้องลดให้มีค่าน้อยกว่าค่าที่ต้องการอยู่หนึ่งค่า ทั้งนี้เนื่องจากการทำงานของรีจิสเตอร์จะเพิ่มค่าจากที่กำหนดไปเรื่อยๆ จนถึงค่าสูงสุดของรีจิสเตอร์ และกลับไปเป็นค่าศูนย์เมื่อมีพัลส์สุดท้ายเกิดขึ้นซึ่งเรียกว่ามี การโอเวอร์โฟลว์ เกิดขึ้น



รูปที่ 2.10 ส่วนควบคุมการทำงานของวงจรนับ/จับเวลา ซึ่งประกอบด้วยส่วนของการกำหนดที่มาของสัญญาณ (Timer หรือ Counter) และบิตหรือขาสัญญาณสำหรับการหยุดหรือการทำงานของวงจรนับ

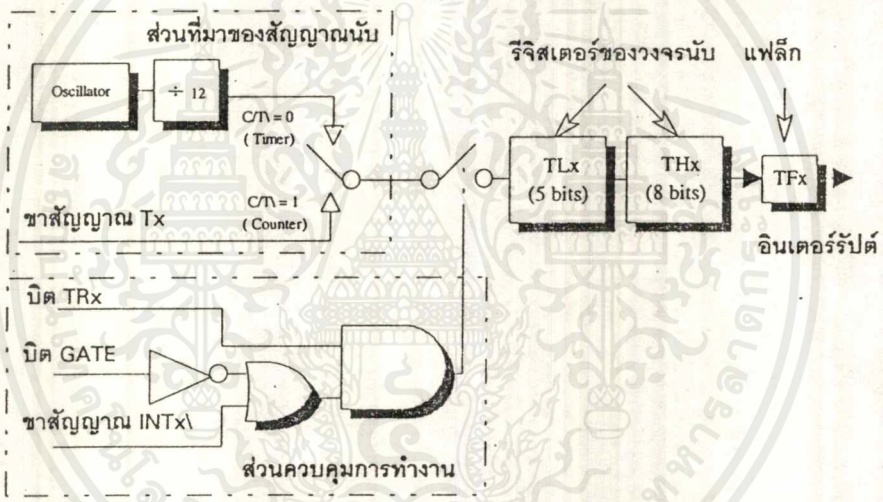
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.6.2 การทำงานเป็นตัวจับเวลา

เมื่อกำหนดให้ทำงานจับเวลา รีจิสเตอร์จะมีการเพิ่มค่าขึ้นทุกๆ แมชชีนไซเคิล ซึ่งอาจกล่าวในอีกลักษณะได้ว่าเป็นการนับหน่วยเวลาของพัลส์ซึ่งสร้างมาจากวงจรออสซิลเลเตอร์ของซีพียูเอง พิจารณารูปที่ 2.10 จะเห็นว่าการที่พัลส์นี้จะมาถึงวงจรนับ/จับเวลาได้จะต้องทำการ สวิตช์ให้อยู่ในลักษณะดังรูปเสียก่อน การทำงานเป็นตัวจับเวลานี้ได้มีการแบ่งโหมดการทำงานออกเป็น 3 โหมดดังนี้

1. การจับเวลาในโหมด 0

การทำงานในโหมด 0 นี้ วงจรนับ/จับเวลาจะทำหน้าที่เป็นตัวนับขนาด 13 บิต โดยใช้รีจิสเตอร์ TH0 หรือ TH1 เป็นตัวนับขนาด 8 บิต และรีจิสเตอร์ TL0 หรือ TL1 มีขนาด 5 บิตตามลักษณะของแผนภาพในรูปที่ 2.11

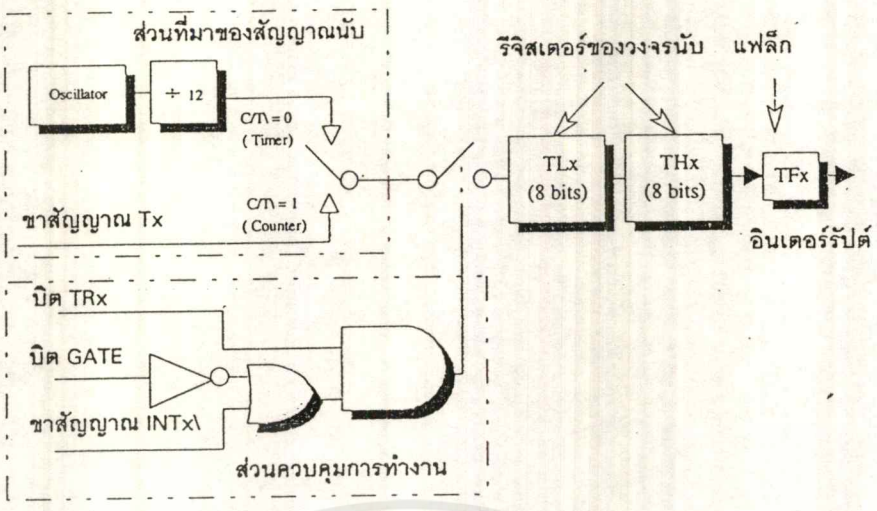


รูปที่ 2.11 การทำงานของ Timer/Counter 0 หรือ 1 ในโหมด 0

2. การจับเวลาในโหมด 1

การทำงานในโหมด 1 มีความคล้ายคลึงกับโหมด 0 มาก เพียงแตกต่างกันเฉพาะจำนวนบิตการนับเท่านั้น ซึ่งรีจิสเตอร์ของวงจรนับ/จับเวลาจะถูกใช้เต็มทุกบิตในลักษณะของการนับแบบ 16 บิตล้วน โดยค่าภายในรีจิสเตอร์ TH0 (หรือ TH1) จะเก็บค่าไบต์บนของตัวเลขตามแผนภาพการทำงานในรูปที่ 2.12

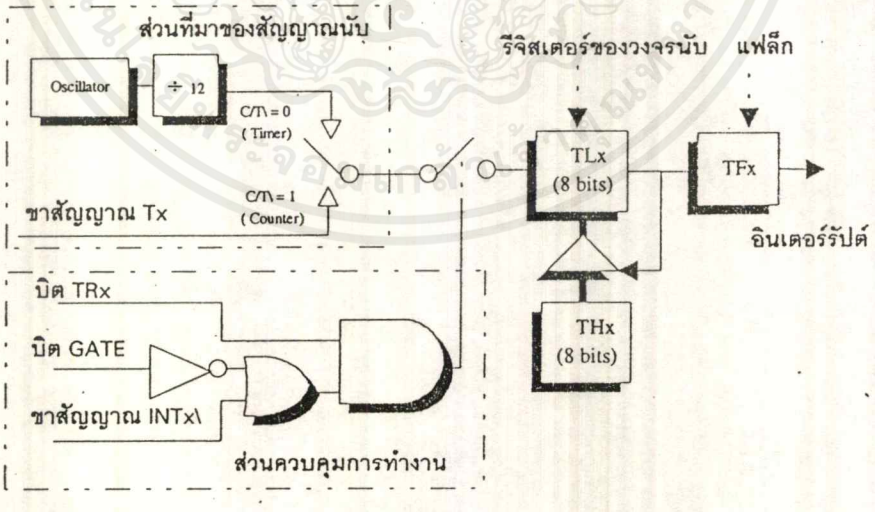
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 การทำงานของ Timer/Counter 0 หรือ 1 ในโหมด 1

3. การจับเวลาในโหมด 2

การทำงานในโหมด 2 ของวงจรนับ/จับเวลาจะมีความพิเศษต่างออกไป กล่าวคือจะมีเพียงการใช้รีจิสเตอร์ TL0 (หรือ TL1) เป็นตัวนับขนาด 8 บิตเท่านั้น ส่วนรีจิสเตอร์ TH0 (หรือ TH1) ใช้สำหรับทำหน้าที่เก็บค่าเริ่มต้นของการนับไว้ เมื่อรีจิสเตอร์ TL0 (หรือ TL1) เกิดการโอเวอร์โฟลว์จาค่า 0FFH เป็น 00H ระบบจะทำการนำค่าจากรีจิสเตอร์ TH0 (หรือ TH1) กลับมาใส่ให้โดยอัตโนมัติ (Automatic reload) ดังแสดงในแผนภาพในรูปที่ 2.13



รูปที่ 2.13 การทำงานของ Timer/Counter 0 หรือ 1 ในโหมด 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. การจับเวลาในโหมด 3

การทำงานในโหมด 3 จะสามารถใช้ได้เฉพาะกับ Timer 0 เท่านั้น หากว่านำไปกำหนดให้กับ Timer 1 จะทำให้หยุดการทำงานไป เมื่อ Timer0 ได้รับการกำหนดให้ทำงานในโหมด 3 จะมีผลทำให้รีจิสเตอร์ของมันแยกกันทำงานเป็นอิสระ โดยรีจิสเตอร์ TL0 จะถูกควบคุมจากบิตภายในรีจิสเตอร์ TCON และขาสัญญาณ INT0 และเมื่อมีการโอเวอร์โฟลว์เกิดขึ้น จากค่า0FFH เป็น 00H ก็จะมีผลให้แฟล็ก TF0 มีการเปลี่ยนแปลงเกิดขึ้น สำหรับรีจิสเตอร์ TH0 จะถูกกำหนดให้ทำงานในแบบของตัวจับเวลา ภายใต้การควบคุมของบิต TR1 ในรีจิสเตอร์ TCON เท่านั้น และหากเกิดการโอเวอร์โฟลว์ขึ้นก็จะมีผลเฉพาะต่อแฟล็ก TF1

ในส่วนของ Timer 1 ขณะเมื่อ Timer 0 ถูกกำหนดให้ทำงานโหมด 3 ก็ยังจะสามารถทำงานในโหมดอื่นๆ ที่ไม่ใช่โหมด 3 ได้เช่นเดิม ยกเว้นจะไม่มีการอินเตอร์รัปต์เกิดขึ้นเท่านั้น

2.2.6.3 การทำงานเป็นตัวนับสัญญาณ

การใช้งานวงจรนับ/จับเวลาในลักษณะของตัวนับ (Counter) โดยหลักการแล้วจะเหมือนกับลักษณะของการทำงานเป็นตัวจับเวลา ดังได้กล่าวในหัวข้อที่ผ่านมา ข้อแตกต่างประการเดียว คือ แทนที่จะเป็นการนับสัญญาณพัลส์จากวงจรออสซิลเลเตอร์ภายในและผ่านวงจรหาร 12 มาเป็นการนับสัญญาณพัลส์ที่เกิดขึ้นทางขาสัญญาณ T0 ให้กับ Timer0 หรือทางขาสัญญาณ T1 ให้กับ Timer1 เท่านั้น นอกจากนี้ก่อนการเริ่มต้นใช้งานจะต้องกำหนดค่าของบิต C/T ภายในรีจิสเตอร์ TCON ให้มีค่าเป็น 1 เสียก่อน เพื่อยอมให้สัญญาณภายนอกสามารถผ่านเข้ามายังวงจรนับ นอกจากนี้สัญญาณพัลส์ที่เข้ามานั้นควรจะมีระยะเวลายาวนานมากกว่าค่า 1 แมชชีนไซเคิลของระบบนั้นๆ

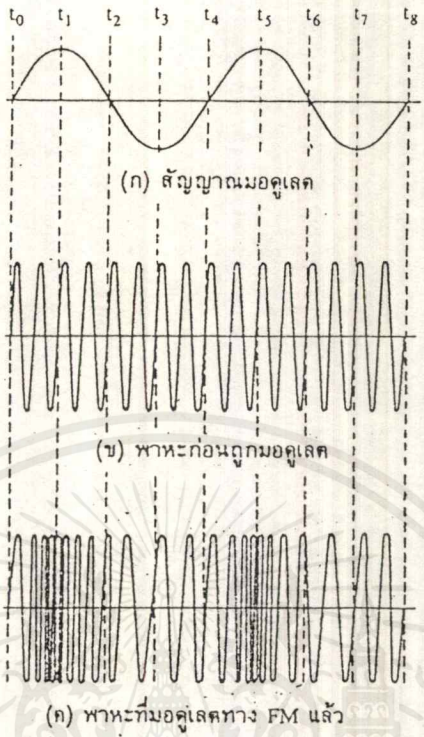
2.3 การรับส่งคลื่นวิทยุ

2.3.1 การมอดูเลตทางความถี่

รูปคลื่นสัญญาณ FM เกิดจากสัญญาณมอดูเลต ดังรูปที่ 2.14 (ก) เช่น สัญญาณเสียงซึ่งเป็นข่าวสารเข้าไปมอดูเลตลงบนสัญญาณพาหะดังรูปที่ 2.14 (ข) สัญญาณพาหะหลังจากมอดูเลตแล้วในรูปที่ 2.14 (ค) เป็นสัญญาณ FM จะเห็นว่าที่เวลา t_0 สัญญาณ FM อยู่ที่ความถี่กลาง เมื่อสัญญาณที่เข้ามามอดูเลตมีค่าทางบวกสูงสุด ความถี่ของพาหะจะเพิ่มขึ้นสูงสุด นั่นคือ สัญญาณมอดูเลตถึงยอดสูงสุด (สัญญาณมอดูเลตมีขนาดสูงสุดนั่นเอง) ที่เวลา t_1

ที่เวลา t_2 สัญญาณมอดูเลตลดลงเป็นศูนย์ ความถี่ของคลื่นพาหะก็จะลดลงมาที่ความถี่กลางดังเดิม หลังจากเวลาสัญญาณมอดูเลตมีค่าตกลงต่ำกว่าศูนย์กลายเป็นลบ พาหะจะมีความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
038881



รูปที่ 2.14 การมอดูเลตทางความถี่

ถี่ลดลงกว่าความถี่กลางและเมื่อเวลาสัญญาณมอดูเลตตกกลับเป็นศูนย์อีกครั้งหนึ่ง ความถี่ของพาหะก็จะกลับมายังความถี่กลางดังเดิมเช่นกัน ในช่วงเวลา t_4 ถึง t_8 ก็จะซ้ำแบบเดิมเรื่อยๆไป สรุปแล้วความถี่ของพาหะจะเปลี่ยนแปลงไปตามแอมพลิจูดของสัญญาณมอดูเลต และพาหะยังคงอยู่ที่ความถี่กลางเมื่อสัญญาณมอดูเลตเป็นศูนย์

ช่วงความถี่ที่พาหะเบี่ยงเบนไปจากความถี่กลางเรียกว่า *ความถี่ที่เบี่ยงเบน(Frequency deviation)* หรือ*ดีวิเอชั่น* ตัวอย่างเช่น พาหะมีความถี่ 100 เมกะเฮิรตซ์ ลดลงต่ำสุดเป็น 99.9 เมกะเฮิรตซ์ สลับไปมาเช่นนี้ หมายความว่าช่วงความถี่เบี่ยงเบนเท่ากับ 0.1 เมกะเฮิรตซ์หรือ 100 กิโลเฮิรตซ์

อัตราการเบี่ยงเบนความถี่ของสัญญาณ FM ขึ้นอยู่กับความถี่ของสัญญาณที่เข้ามามอดูเลต ตัวอย่างเช่น ถ้าสัญญาณที่เข้ามามอดูเลตเป็นโทนสัญญาณเสียง) ความถี่ 1000 เฮิรตซ์ อัตราการเบี่ยงเบนความถี่ของสัญญาณ FM จะเท่ากับ 1000 ครั้งต่อวินาที ถ้าสัญญาณที่เข้ามอดูเลตเพิ่มความถี่เป็น 10 กิโลเฮิรตซ์ โดยคงค่าแอมพลิจูดเท่าเดิม ช่วงความถี่เบี่ยงเบนก็ยังเท่าเดิม คือเท่ากับ 100 กิโลเฮิรตซ์ แต่อัตราการเบี่ยงเบนจะเพิ่มเป็น 10,000 ครั้งต่อวินาที นั่นคือ ความถี่ของสัญญาณที่เข้ามอดูเลตเป็นตัวกำหนดอัตราการเบี่ยงเบนความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับแอมพลิจูดของสัญญาณมอดูเลตจะเป็นตัวกำหนดช่วงความถี่เบี่ยงเบน ตัวอย่างเช่น สัญญาณโทนที่มีแอมพลิจูดสูงจะทำให้ความถี่เบี่ยงเบนไป 100 กิโลเฮิรตซ์ สัญญาณโทนที่มีแอมพลิจูดน้อยลงจะทำให้ความถี่เบี่ยงเบนไป 50 กิโลเฮิรตซ์

กล่าวโดยสรุป สัญญาณ FM มีคุณสมบัติที่สำคัญดังนี้

1. มีแอมพลิจูดคงที่ตลอด แต่ความถี่เปลี่ยนตามสัญญาณที่เข้ามามอดูเลต

2. อัตราการเบี่ยงเบนความถี่ของสัญญาณพาหะมีค่าเท่ากับความถี่ของสัญญาณที่เข้ามามอดูเลต

3. ช่วงความถี่เบี่ยงเบน (หรือดีวิเอชั่น) เป็นสัดส่วนกับแอมพลิจูดของสัญญาณที่เข้ามอดูเลต

2.3.2 ไซด์แบนด์ FM

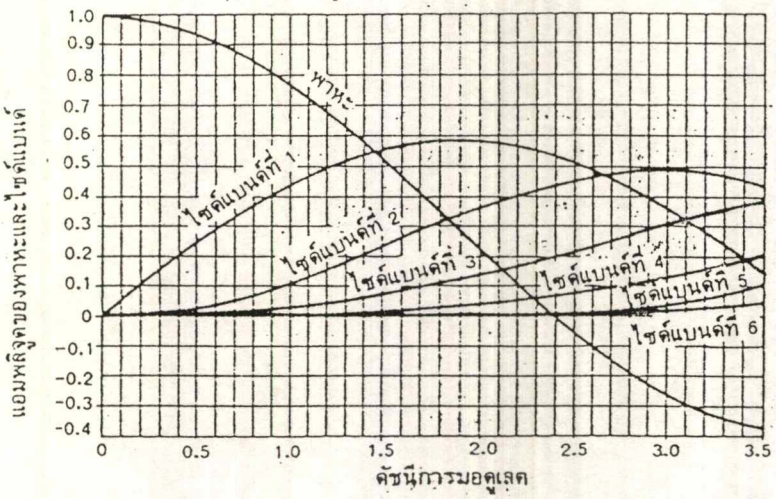
ความแตกต่างระหว่างระบบ AM กับ FM ที่เห็นได้ชัดคือไซด์แบนด์ ในระบบ AM ถ้าเรามอดูเลตด้วยสัญญาณรูปซายน์จะเกิดไซด์แบนด์จำนวน 2 ตัวคือ USB กับ LSB แต่ในระบบ FM ถ้าเรามอดูเลตด้วยสัญญาณรูปซายน์จะเกิดไซด์แบนด์จำนวนนับอนันต์ เนื่องจากการเบี่ยงเบนความถี่ของพาหะทำให้เกิดความถี่ขึ้นอีกมากมาย ความจริงแล้วไซด์แบนด์ที่อยู่ห่างจากความถี่กลางมาก ๆ มักมีแอมพลิจูดเล็กมากจนไม่ต้องคำนึงถึง

ในระบบ AM ไซด์แบนด์อาจเสริมหรือหักล้างจากพาหะที่มีแอมพลิจูดคงที่ ซึ่งมีผลให้กรอบคลื่นของพาหะเปลี่ยนแปลง แต่ในระบบ FM สัญญาณ FM จะรักษาแอมพลิจูดไว้คงที่เสมอ ซึ่งหมายความว่า *กำลังของคลื่นพาหะย่อมกระจายไปอยู่ในไซด์แบนด์ ความสัมพันธ์ของพาหะกับไซด์แบนด์ในระบบ FM ขึ้นอยู่กับดัชนีการมอดูเลต เนื่องจากดัชนีการมอดูเลตเป็นตัวกำหนดจำนวนของไซด์แบนด์ที่สำคัญ และแอมพลิจูดของพาหะกับไซด์แบนด์ต่าง ๆ*

ในรูปที่ 2.15 แสดงกราฟแอมพลิจูดของคลื่นพาหะกับไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่างๆจะเห็นว่าเมื่อดัชนีการมอดูเลตเป็นศูนย์จะมีแต่คลื่นพาหะอย่างเดียว (เท่ากับ 1 หน่วย) คลื่นไซด์แบนด์เป็นศูนย์

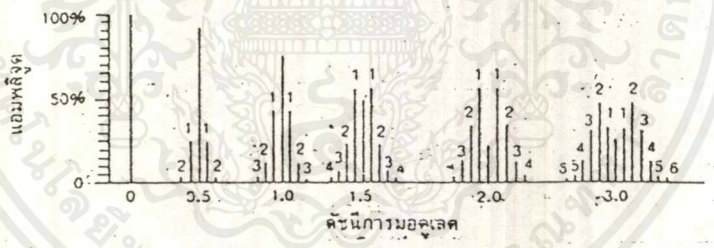
เมื่อดัชนีการมอดูเลตเพิ่มขึ้นจำนวนไซด์แบนด์จะเพิ่มขึ้น แอมพลิจูดของไซด์แบนด์ก็จะใหญ่ขึ้น แต่แอมพลิจูดของพาหะกลับเล็กลงจนกระทั่งดัชนีการมอดูเลตเท่ากับ 2.4 คลื่นพาหะจะเป็นศูนย์ ตอนนี้กำลังของคลื่น FM จะไปอยู่ในไซด์แบนด์ทั้งสิ้น เมื่อดัชนีการมอดูเลตเพิ่มขึ้นอีกคลื่นพาหะก็จะมีค่าเพิ่มขึ้นอีก (เป็นค่าลบแสดงว่าเฟสตรงกันข้ามกับตอนแรก เช่น เมื่อดัชนีการมอดูเลตเป็น 3.1 แอมพลิจูดของพาหะจะเท่ากับ -0.3 หน่วย) *สังเกตว่าจุดที่คลื่นพาหะเป็นศูนย์นั้นมีอยู่หลายจุด*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 กราฟแสดงแอมพลิจูดของพาหะและไซด์แบนด์ในระบบ FM

กราฟในรูปที่ 2.15 เขียนได้เป็นตารางดังแสดงในตารางที่ 2.1 เพื่อให้ดูง่ายขึ้น ในที่นี้เราตัดไซด์แบนด์ที่มีแอมพลิจูดน้อยกว่า 1 เปอร์เซ็นต์ของพาหะเดิม (ก่อนมอดูเลต) ออกไปโดยไม่คำนึงถึง เช่น เมื่อดัชนีการมอดูเลตเท่ากับ 0.5 แอมพลิจูดของพาหะจะเท่ากับ 0.94 หน่วย ไซด์แบนด์คู่แรกมีแอมพลิจูดเท่ากับ 0.24 หน่วย ไซด์แบนด์คู่ที่สองถัดไปมีแอมพลิจูดเท่ากับ 0.03 หน่วย ไซด์แบนด์อื่นนอกจากนี้มีแอมพลิจูดน้อยส์จนสามารถตัดทิ้งไปได้ เมื่อดัชนีการมอดูเลตสูงขึ้น การกระจายคลื่นไซด์แบนด์จะเป็นดังรูปที่ 2.16



รูปที่ 2.16 รูปคลื่น FM ในเชิงความถี่ ที่ค่าดัชนีการมอดูเลตเท่ากับ 0,0.5,1,1.5,2.0,3.0 ตามลำดับ

ตารางที่ 2.1 แสดงการกระจายคลื่นพาหะและไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่างๆ

ดัชนีการมอดูเลต	พาหะ	ไซด์แบนด์คู่ที่															
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0.00	1.00	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
0.25	0.98	0.12	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
0.5	0.94	0.24	0.03	—	—	—	—	—	—	—	—	—	—	—	—	—	—
1.0	0.77	0.44	0.11	0.02	—	—	—	—	—	—	—	—	—	—	—	—	—
1.5	0.51	0.56	0.23	0.06	0.01	—	—	—	—	—	—	—	—	—	—	—	—
2.0	0.22	0.58	0.35	0.13	0.03	—	—	—	—	—	—	—	—	—	—	—	—
2.5	-0.05	0.50	0.45	0.22	0.07	0.02	—	—	—	—	—	—	—	—	—	—	—
3.0	-0.26	0.34	0.49	0.31	0.13	0.04	0.01	—	—	—	—	—	—	—	—	—	—
4.0	-0.40	-0.07	0.36	0.43	0.28	0.13	0.05	0.02	—	—	—	—	—	—	—	—	—
5.0	-0.18	-0.33	0.05	0.36	0.39	0.26	0.13	0.05	0.02	—	—	—	—	—	—	—	—
6.0	0.15	0.28	-0.24	0.11	0.36	0.36	0.25	0.13	0.06	0.02	—	—	—	—	—	—	—
7.0	0.30	0.00	-0.30	-0.17	0.16	0.35	0.34	0.23	0.13	0.06	0.02	—	—	—	—	—	—
8.0	0.17	0.23	-0.11	-0.29	-0.10	0.19	0.34	0.32	0.22	0.13	0.06	0.03	—	—	—	—	—
9.0	-0.09	0.24	0.14	-0.18	-0.27	-0.06	0.20	0.33	0.30	0.21	0.12	0.06	0.03	0.01	—	—	—
10.0	-0.25	0.04	0.25	0.06	-0.22	-0.23	-0.01	0.22	0.31	0.29	0.20	0.12	0.06	0.03	0.01	—	—
12.0	-0.05	-0.22	-0.08	0.20	0.18	-0.07	-0.24	-0.17	0.05	0.23	0.30	0.27	0.20	0.12	0.07	0.03	0.01
15.0	-0.01	0.21	0.04	0.19	-0.12	0.13	0.21	0.03	-0.17	-0.22	-0.09	0.10	0.24	0.28	0.25	0.18	0.12

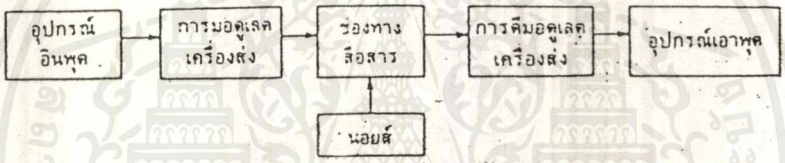
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 แบนด์วิดท์ของสัญญาณ FM

ในระบบ FM จำนวนไซด์แบนด์และแอมพลิจูดของไซด์แบนด์ขึ้นอยู่กับค่าดัชนีการมอดูเลต โดยความถี่ของไซด์แบนด์มีค่าสัมพันธ์กับความถี่ของสัญญาณที่เข้ามอดูเลต กล่าวคือ ไซด์แบนด์คู่แรกมีความถี่เท่ากับ f_c+-f_m โดยที่ไซด์แบนด์คู่ที่สองมีความถี่เท่ากับ f_c+-2f_m.... ดังนั้นแบนด์วิดท์ของคลื่น FM ต้องครอบคลุมจำนวนไซด์แบนด์ที่สำคัญทุกตัว นั่นคือแบนด์วิดท์ขึ้นอยู่กับดัชนีการมอดูเลตและความถี่ของสัญญาณที่เข้ามอดูเลต แต่ดัชนีการมอดูเลตเท่ากับ f_d/f_m ดังนั้นถ้าเราทราบความถี่เบี่ยงเบนและความถี่ของสัญญาณมอดูเลตเราก็สามารถคำนวนหาแบนท์วิดท์ได้

2.3.4 ระบบสื่อสาร

ในระบบสื่อสารไม่ว่าจะเป็นระบบใดแผนผังพื้นฐานมักเหมือนกับในรูปที่ 2.17 ระบบสื่อสารโดยพื้นฐานประกอบด้วย อุปกรณ์อินพุต(input Device) เครื่องส่ง ช่องทางสื่อสาร (communication chanel) หรือแชนแนล ซึ่งมักจะมีนอยส์มารบกวนเครื่องและอุปกรณ์เอาต์พุต (Output Device)



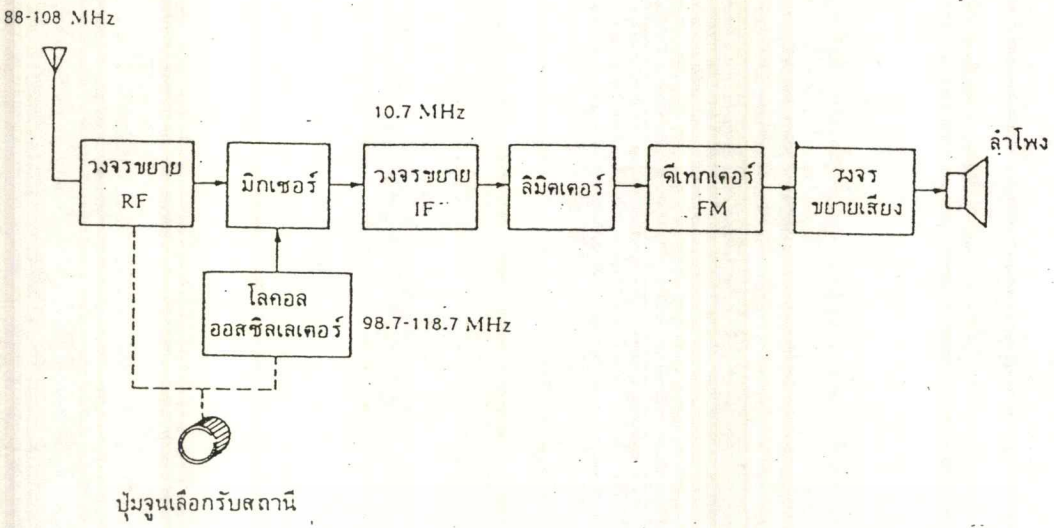
รูปที่ 2.17 ระบบสื่อสารพื้นฐาน

แรงดันคลาดเคลื่อนเมื่อกรองด้วยโลพาสฟิลเตอร์แล้ว จะนำไปควบคุมความถี่ของ VCO ตัวอย่างเช่น เมื่อความถี่ของอินพุตเปลี่ยนไปทางบวก (สูงขึ้น) แรงดันคลาดเคลื่อนจะเกิดในที่เอาท์พุตของเฟสดิเทคเตอร์ แรงดันนี้จะถูกกรองและนำไปบังคับ VCO ให้ออสซิเลตที่ความถี่สูงเพิ่มตามความถี่อินพุต เพื่อล็อกความถี่กับอินพุต เมื่อสัญญาณอินพุตที่ป้อนมาเป็นสัญญาณ FM VCO จะพยายามเปลี่ยนความถี่ตามการเบี่ยงเบนไปจากความถี่ค่ากลางของสัญญาณ FM ดังนั้นแรงดันคลาดเคลื่อนก็จะเป็นสัญญาณที่มอดูเลต (หลังจากเปรียบเทียบระหว่างสัญญาณอินพุตกับ VCO แล้ว)

2.3.5 เครื่องรับ FM

แผนผังเครื่องรับ FM มีความคล้ายคลึงกับเครื่องรับ AM มาก จะแตกต่างกันก็แค่เฉพาะขบวนการดีเทกเท่านั้น สำหรับความถี่ IF มักใช้ 10.7 เมกะเฮิรตซ์ เพื่อกำจัดสัญญาณเงาและเพื่อให้แบนด์วิดท์ของวงจรกว้างพอที่จะรับสัญญาณ FM ได้ ความถี่เบี่ยงเบนของสัญญาณ FM ที่ส่งมาจากเครื่องส่งมีค่า 75 กิโลเฮิรตซ์ ดังนั้นแบนด์วิดท์ของเครื่องรับต้องมีค่า 150 กิโลเฮิรตซ์เป็นอย่างน้อย ปกติมักจะเผื่อให้กว้างอีกเล็กน้อยเป็น 180 ถึง 200 กิโลเฮิรตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 แผนผังของเครื่องรับ FM

สมมติว่าเราจูนเครื่องรับไว้ที่ 100 เมกะเฮิรตซ์ ลูกบิดหน้าปัดจะเลื่อนไปตรงกับความถี่ 100 เมกะเฮิรตซ์ (บนหน้าปัด) วงจรขยาย RF จะจูนไว้ที่ 100 เมกะเฮิรตซ์ ส่วนโลคอลออสซิลเลเตอร์จะจูนไว้ที่ 110.7 เฮิรตซ์ เมื่อผ่านกรรมวิธีเฮตเทอโรดายน์ในวงจรมิกเซอร์ ผลต่างความถี่จะปรากฏที่อินพุตของวงจรขยาย IF เท่ากับ 110.1 เมกะเฮิรตซ์ - 100 เมกะเฮิรตซ์ =10.7 เมกะเฮิรตซ์ สัญญาณที่ความถี่ IF นี้จะถูกขยายและจำกัดแบนด์วิดท์ให้กว้างเพียงพอที่จะรับสัญญาณ FM และแคบพอที่จะกำจัดสัญญาณที่ไม่ต้องการอื่นทิ้งไป

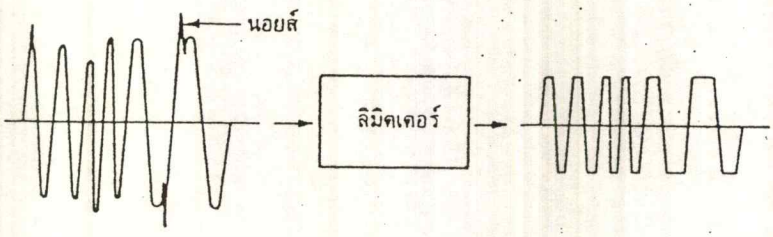
ถ้าพาหะ FM ที่ส่งจากเครื่องส่งมีความถี่เบี่ยงเบนเท่ากับ 50 กิโลเฮิรตซ์ (โดยที่ความถี่ FM เท่ากับ 100 เมกะเฮิรตซ์คงเดิม โลคอลออสซิลเลเตอร์คงเดิมและ IF คงเดิม) สัญญาณ IF จะมีความถี่เบี่ยงเบนเท่ากับ 50 กิโลเฮิรตซ์ด้วย ฉะนั้นสัญญาณที่มอดูเลตมาบนพาหะจะยังอยู่ในสัญญาณ IF โดยไม่มีความเพี้ยนแม้ว่าความถี่สัญญาณ FM จะลดทอนจาก 100 เมกะเฮิรตซ์เหลือ 10.7 เมกะเฮิรตซ์

2.3.6.ลิมิตเตอร์

สัญญาณ FM (มีความถี่เท่ากับ IF) อาจจะมีนอยส์ปะปนมาด้วย วงจรลิมิตเตอร์จะทำหน้าที่ขลิบสัญญาณทั้งด้านบวกและลบ รวมทั้งนอยส์ก็จะถูกกำจัดทิ้งไปด้วย (รูป 2.19) สังเกตว่าความถี่ของสัญญาณ FM ก่อนและหลังลิมิตเตอร์ไม่เปลี่ยนแปลง หลักการของวงจรลิมิตเตอร์นี้ก็คือ ป้อนสัญญาณที่มีแอมพลิจูดเกินช่วงทำงานของวงจร (OVERDRIVE) จนกระทั่งวงจรอิ่มตัวหรือคัตออฟ *ถ้าสัญญาณ IF ที่ป้อนมามีแอมพลิจูดน้อย เอาท์พุตจากลิมิตเตอร์จะมีนอยส์ปนออกมาทางออดิโอเอาพุต ถ้าป้อนแอมพลิจูดมาแรงๆนอยส์จะเงียบไป* ปรากฏการณ์นี้มีความสัมพันธ์กับค่า QUIETING ของภาคออดิโอเอาต์พุต (ความดังเสียงและค่าความไวของเครื่องรับ FMด้วย) ป้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้าอินพุตของเครื่องรับ ทำให้นอยส์จากวงจรขยายเสียงลดลงไป 20 เดซิเบล การที่จะลดนอยส์ให้ได้ก็คือขยายสัญญาณอินพุต (IF) ให้มากๆพอที่จะขับให้วงจรลิมิตเตอร์ขลิบสัญญาณเพื่อกำจัดนอยส์ที่ขี่มาบนสัญญาณ FM ตามหลักการของวงจรลิมิตเตอร์



รูปที่ 2.19 วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณ FM

2.3.7 การจับสัญญาณที่แรงกว่า

ระบบ FM มีคุณสมบัติประจำตัวก็คือ *สามารถกำจัดสัญญาณที่ไม่ต้องการหรือนอยส์ที่ขี่บนสัญญาณ FM ได้* สมมติว่าใช้เครื่องรับ FM ในพื้นที่ซึ่งมีสถานีส่งออกอากาศพร้อมกันที่ความถี่เดียวกันหรือใกล้เคียงกัน เช่น ในกรณีที่เครื่องรับวิทยุติดรถยนต์รับสัญญาณ FM ของสถานีหนึ่งเมื่อขับผ่านมาอีกพื้นที่หนึ่ง มีอีกสถานีส่งคลื่นที่มีความถี่เดียวกัน (หรือใกล้เคียงกัน) สัญญาณที่ได้รับจะกลายเป็นสัญญาณ FM ของสถานีใหม่ และบางทีสัญญาณที่ได้รับจะสลับกันไปมาระหว่าง 2 สถานี ในกรณีเช่นนี้เครื่องรับ FM จะรับสัญญาณที่แรงกว่า ปรากฏการณ์นี้เรียกว่า *การจับสัญญาณที่แรงกว่า (CAPTURE EFFECT)* ทั้งนี้เพราะสัญญาณที่อ่อนกว่าจะถูกกำจัดออกไปทำนองเดียวกับการกำจัดนอยส์ในระบบ FM ในบางกรณีที่สัญญาณทั้งคู่มีขนาดใกล้เคียงกัน เครื่องรับอาจรับสัญญาณทั้ง 2 สถานีสลับกันไป

2.3.8 พรีเอมฟาสิสและดีเอ็มฟาสิส

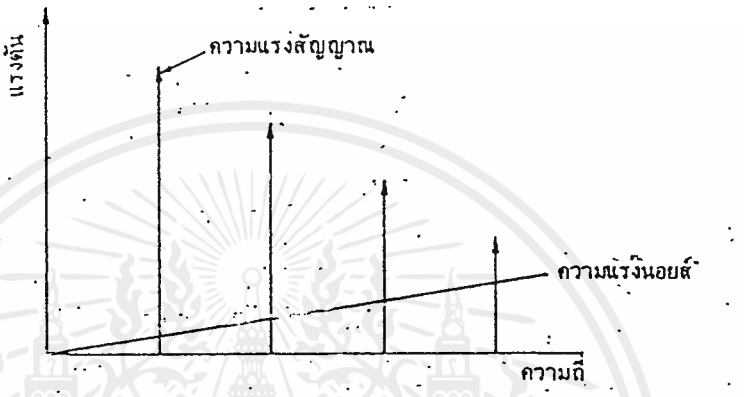
รูปคลื่นส่วนใหญ่จะประกอบด้วยองค์ประกอบฮาร์โมนิกมากมาย และทางด้านความถี่สูงมักจะมีแอมพลิจูดต่ำๆ แต่นอยส์ในระบบ FM จะเป็นตรงข้าม คือ นอยส์ FM จะมีแอมพลิจูดสูงขึ้นเป็นสัดส่วนกับความถี่ ดังนั้นถ้าเราเขียนรูปเทียบกันดังรูปที่ 2.20 จะเห็นว่าที่ความถี่ด้านสูงจะมีนอยส์รบกวนมากกว่าด้านต่ำ วิธีแก้ไขให้คุณภาพสัญญาณทางด้านความถี่สูงดีขึ้นก็โดยการใช้ วิธียกระดับหรือเน้น (EMPHASIS) สัญญาณให้มีแอมพลิจูดสูงขึ้นในย่านความถี่ด้านสูง กรรมวิธีนี้เรียกว่า *พรีเอ็มฟาสิส (PRE-EMPHASIS)*

สัญญาณมอดูเลตจะผ่านขบวนการพรีเอ็มฟาสิสที่เครื่องส่งเพื่อให้สัญญาณความถี่สูงเน้นแรงขึ้น แล้วจึงมอดูเลตที่เครื่องส่งต่อไป ทำให้สัญญาณความถี่สูงมีความแรงขึ้นจนนอยส์รบกวนได้ยาก เมื่อคลื่นมาถึงเครื่องรับและหลังจากทำการดีมอดแล้ว เราจะต้องคืนสัญญาณที่เน้นความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูงให้เหมือนเดิม ดังนั้นเราจึงต้องมีวงจรกดความถี่สูงซึ่งจะลดทอนความแรงทางด้านความถี่สูงลง กรรมวิธีนี้เรียกว่า *ดีเอ็มฟาสิส (DE-EMPHASIS)*

วงจรที่ใช้ในกรรมวิธีพรีเอ็มฟาสิสและดีเอ็มฟาสิสก็คือวงจรฟิลเตอร์นั่นเอง คุณสมบัติของฟิลเตอร์ในตอนพรีเอ็มฟาสิสกับดีเอ็มฟาสิสจะต้องเป็นตรงกันข้าม ในระบบกระจายเสียง FM โดยมากเรากำหนดคุณสมบัติของวงจรฟิลเตอร์เป็นค่าคงตัวเวลา (TIME CONSTANT) เท่ากับ 75 ไมโครวินาที ซึ่งแอมพลิจูดจะค่อยๆเพิ่มขึ้น (พรีเอ็มฟาสิส) หรือลดลง (ดีเอ็มฟาสิส) ตั้งแต่ความถี่ 2122 เฮิรตซ์เป็นต้นไป ดังรูปที่ 2.20



รูปที่ 2.20 เปรียบเทียบแอมพลิจูดของสัญญาณที่เข้ามอดูเลตกับนอยส์

2.4 การควบคุมเครื่องปรับอากาศ

การควบคุมอุณหภูมิของเครื่องปรับอากาศสามารถควบคุมได้โดยการทำงานของคอมเพรสเซอร์ และระดับความเร็วของพัดลม ดังแสดงในตารางที่ 2.2 นี้

ผลต่างอุณหภูมิที่ตั้งกับอุณหภูมิจริง	คอมเพรสเซอร์	พัดลม
เท่ากันหรือน้อยกว่า	ปิด	ต่ำ
1 องศา	เปิด	กลาง
มากกว่า 2 องศา	เปิด	สูง

ตารางที่ 2.2 แสดงการควบคุมการทำงานของเครื่องปรับอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การดำเนินงาน

3.1ตัวตรวจจับอุณหภูมิ

3.1.1 THERMISTER

จากวัตถุประสงค์ที่ต้องการควบคุมอุณหภูมิ เราสามารถใช้หลักการของ THERMISTER ซึ่งใช้คุณสมบัติของสารกึ่งตัวนำเมื่อได้รับความร้อนแล้วจะทำให้ค่าความต้านทานเปลี่ยนไปตามอุณหภูมิ THERMISTER มีให้เลือกใช้ 2 ชนิดคือ

1. ความสัมพันธ์ระหว่างค่าความต้านทานกับอุณหภูมิเป็นไปแบบแปรผัน
2. ความสัมพันธ์ระหว่างค่าความต้านทานกับอุณหภูมิเป็นไปแบบแปรผกผัน

แต่ทั้งนี้ความสัมพันธ์เป็นไปอย่างไม่เชิงเส้นจึงต้องทำการทดลองหากราฟความสัมพันธ์เพื่อนำมาคำนวณค่าอุณหภูมิจากค่าความต้านทานที่วัดได้ ณ จุดใดๆ

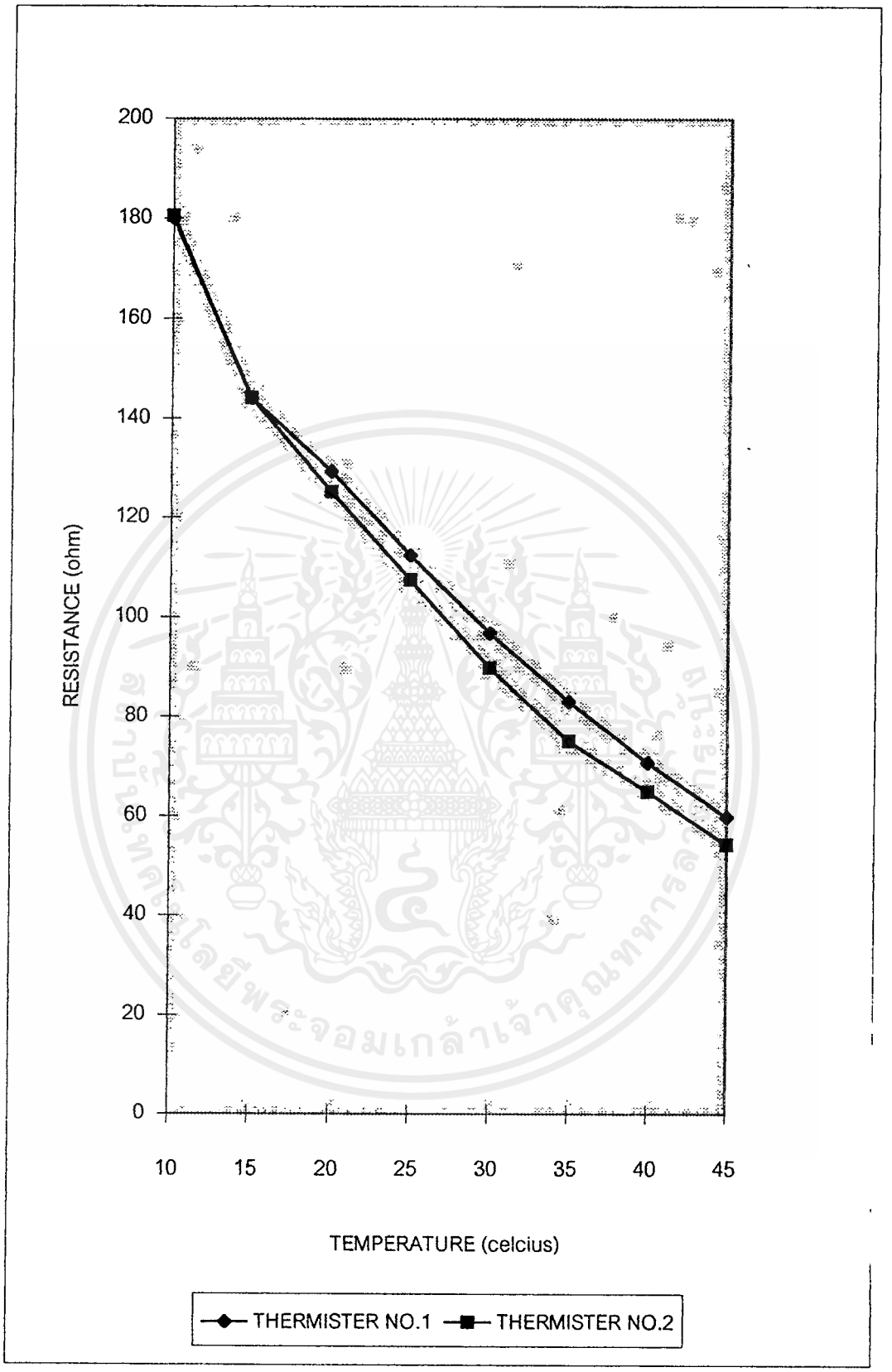
การทดลอง

ทำการวัดค่าความต้านทานของ THERMISTER 1 กิโลโอห์ม จำนวน 4 ตัว และ THERMISTER 100 โอห์ม จำนวน 2 ตัว ในช่วงอุณหภูมิ 10 - 45 องศาเซลเซียส

ตารางที่ 3.1 ตารางแสดงค่าความต้านทานของ THERMISTER ในช่วงอุณหภูมิ 10-45 องศาเซลเซียส

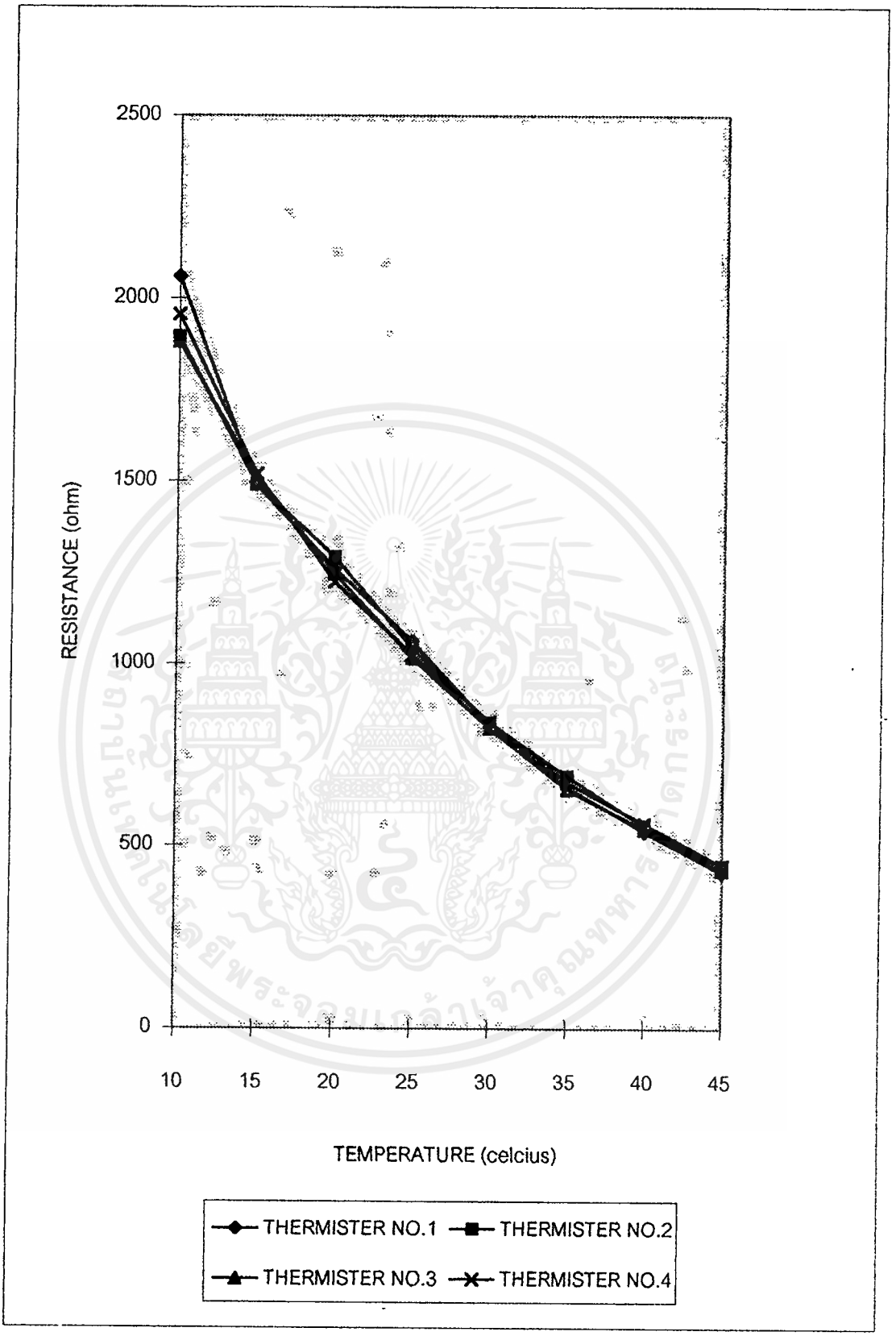
TEMP.	100 ohm		1K ohm			
(célcius)	1	2	1	2	3	4
10	180.0	180.5	2060.0	1895.0	1882.0	1956
15	144.1	144.2	1490.0	1491.0	1514.0	1519
20	129.3	125.2	1260.0	1292.0	1246.0	1224
25	112.4	107.5	1063.0	1044.0	1016.0	1026
30	96.8	89.8	830.0	839.0	824.0	842
35	83.1	75.1	662.0	692.0	657.0	675
40	70.8	65.0	540.0	555.0	546.0	561
45	59.9	54.2	428.0	446.0	435.0	448

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 กราฟแสดงความสัมพันธ์ระหว่างค่าความต้านทานกับอุณหภูมิของ THERMISTER 100 โอห์ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 กราฟแสดงความสัมพันธ์ระหว่างค่าความต้านทานกับอุณหภูมิของ THERMISTER 1 กิโลโอห์ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองพบว่าความสัมพันธ์เป็นไปอย่างไม่เชิงเส้น ค่าความต้านทานไม่เพียงขึ้นกับอุณหภูมิเท่านั้นแต่ยังขึ้นกับระยะเวลาในการเปลี่ยนอุณหภูมิและคุณลักษณะเฉพาะตัวของ THERMISTER ด้วยซึ่งไม่เหมาะกับการนำมาใช้ในการตรวจจับอุณหภูมิที่ต้องการความแม่นยำสูง

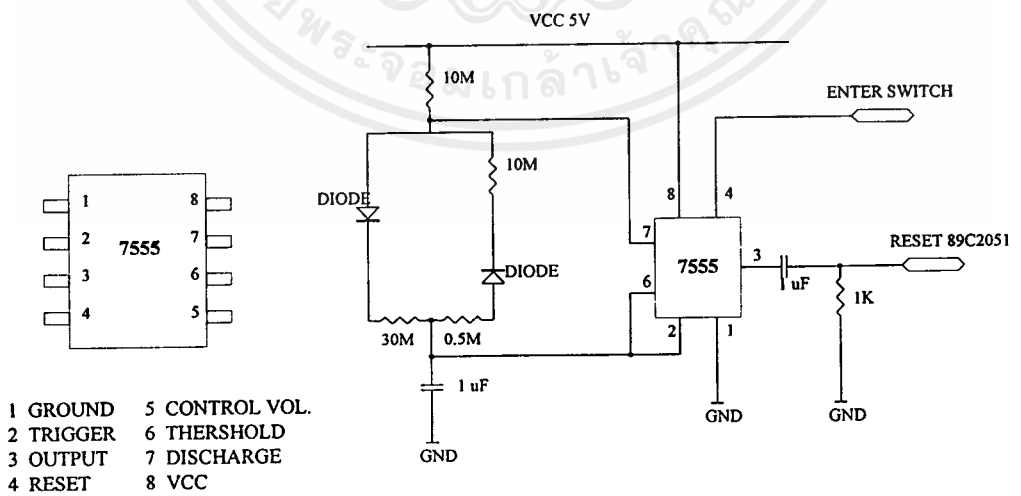
3.1.2 DS1820

DS1820 เป็นตัวตรวจจับอุณหภูมิที่ให้ข้อมูลในรูปของสัญญาณดิจิตอลจำนวน 9 บิต สามารถส่งข้อมูลออกไปยังไมโครคอนโทรลเลอร์โดยผ่านสายสัญญาณเพียง1เส้นมีความสามารถวัดอุณหภูมิได้ตั้งแต่ -55 ถึง +125 องศาเซลเซียส โดยมีความละเอียด 0.5 องศาเซลเซียส เนื่องจาก DS1820 ถูกออกแบบมาให้มี SERIAL NUMBER เฉพาะตัว ดังนั้นจึงสามารถติดต่อกับ DS1820 หลายตัวโดยผ่านทางสายสัญญาณเส้นเดียวกันได้ จากคุณสมบัติดังกล่าวพบว่าเหมาสมที่จะนำมาใช้ในโครงงานนี้ ทั้งยังสามารถนำไปประยุกต์ใช้กับการควบคุมอุณหภูมิหลายจุดต่อไปได้อีกด้วย โดยรายละเอียดของ DS1820 จะได้กล่าวถึงในบทถัดไป

3.2 วงจรจับเวลา

3.2.1วงจร ASTABLE ใช้ไทม์เมอร์ไอซี เบอร์ 7555

เนื่องจากกระบวนการเปลี่ยนแปลงอุณหภูมิเป็นไปอย่างช้าๆ จึงไม่มีความจำเป็นต้องทำการควบคุมตลอดเวลา ในโครงงานนี้ได้ออกแบบให้ทำการตรวจจับอุณหภูมิและส่งสัญญาณควบคุมไปยังตัวรับสัญญาณทุก 30 วินาที ทั้งนี้ยังคำนึงถึงความประหยัดพลังงานที่ใช้ด้วย ไอซีเบอร์ 7555 ซึ่งเป็น CMOS ใช้พลังงานต่ำจึงถูกนำมาใช้งาน



รูปที่ 3.3 แสดงวงจร ASTABLE ซึ่งประกอบขึ้นจากไอซีเบอร์7555

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงาน

เมื่อเริ่มจ่ายไฟให้แก่วงจรตัวเก็บประจุจะทำการเก็บประจุผ่านทางไดโอด D1 จนมีค่าแรงดันตกคร่อมตัวเก็บประจุ V_C=2/3 V_{CC} จากนั้นจะการคายประจุผ่านทางไดโอด D2 จนมีค่าแรงดันตกคร่อมตัวเก็บประจุ V_C=1/3 V_{CC} การเก็บประจุและการคายประจุจะทำงานสลับกันไปโดยสามารถตั้งค่า DUTY CYCLE ได้จากการปรับค่าความต้านทาน Rc

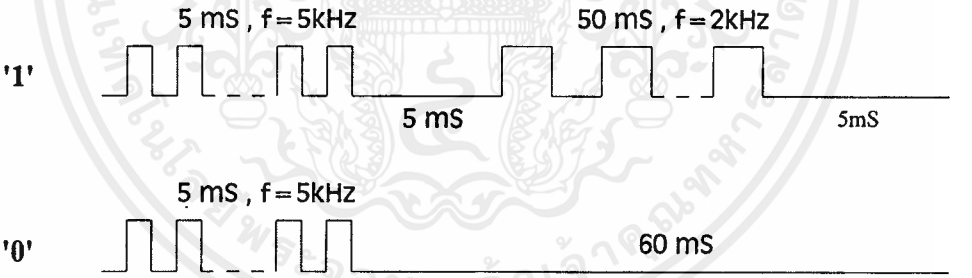
จากการทดลองใช้งานพบว่าวงจรมีเสถียรภาพค่อนข้างต่ำจึงไม่เหมาะแก่การนำมาใช้

3.2.2วงจรจับเวลาใช้ไอซีเบอร์ 4060

ไอซีเบอร์ 4060 เป็นไอซีที่สามารถให้กำเนิดความถี่ได้หลายค่า โดยฐานเวลาพื้นฐานอาจมาจากคริสตอลกำเนิดความถี่หรือวงจร RC ทั้งยังสามารถเปลี่ยนค่าความถี่ได้สะดวกและมีเสถียรภาพสูง จึงเหมาะแก่การนำมาใช้งาน รายละเอียดจะกล่าวถึงในบทถัดไป

3.3 รูปแบบข้อมูล

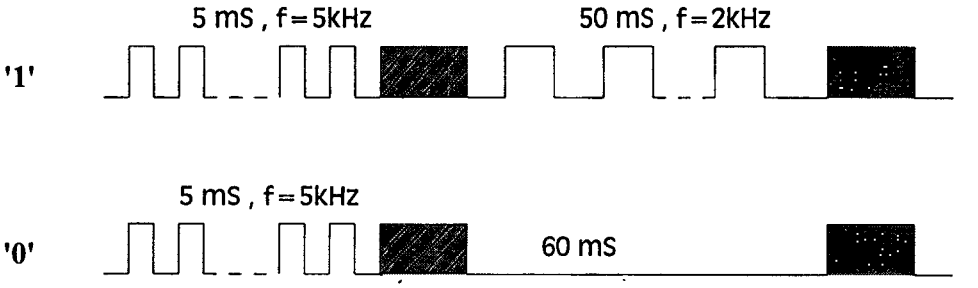
รูปแบบข้อมูลที่ใช้ในการรับส่งถูกออกแบบให้อยู่ในรูปของความถี่ ในขั้นแรกได้กำหนดรูปแบบดังรูปที่ 3.4



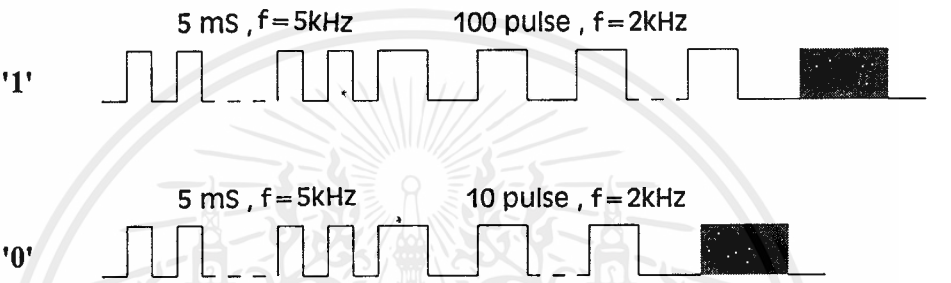
รูปที่ 3.4 แสดงรูปแบบข้อมูลที่ใช้ในการรับส่ง

เพื่อความถูกต้องมากขึ้นจึงเปลี่ยนรูปแบบของสัญญาณใหม่ให้มีการตรวจสอบสัญญาณในแต่ละช่วงการเปลี่ยนความถี่ ดังแสดงในรูปที 3.5 แต่เมื่อนำมาใช้งานร่วมกับการส่งคลื่นวิทยุแล้ว พบว่าช่วงที่สถานะของสัญญาณเป็นลอจิกต่ำจะเกิดการรบกวนจากคลื่นภายนอก ทำให้ข้อมูลเกิดการผิดพลาดจึงได้มีการดัดแปลงและแก้ไขรูปแบบสัญญาณใหม่ดังรูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงรูปแบบข้อมูลที่ใช้ในการรับส่ง



รูปที่ 3.6 แสดงรูปแบบข้อมูลที่ใช้ในการรับส่ง

เงื่อนไขใช้ในการตรวจสอบการเปลี่ยนความถี่

เงื่อนไขใช้ในการตรวจสอบการสิ้นสุดการส่งสัญญาณ 1 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
วงจรและหลักการทำงาน

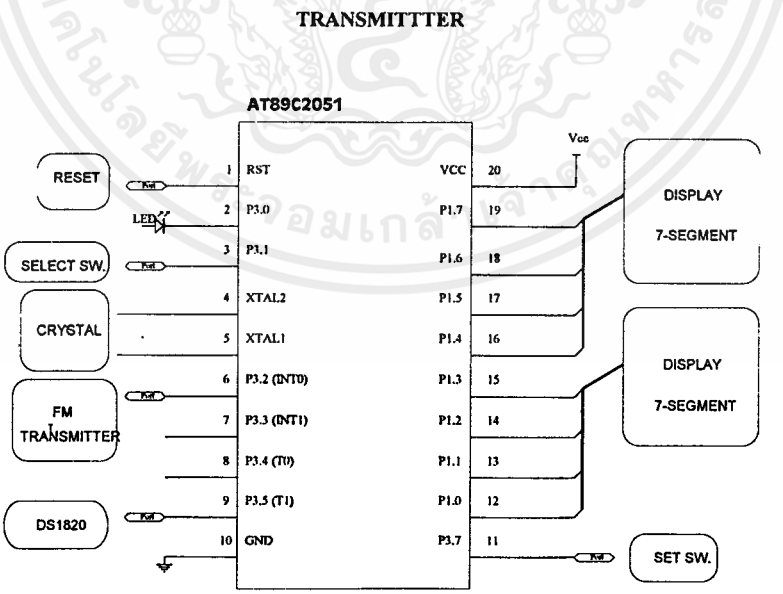
หลักการทำงาน

การทำงานเริ่มจากตัวตรวจวัดอุณหภูมิส่งค่าอุณหภูมิที่ตรวจวัดได้ ไปยังไมโครคอนโทรลเลอร์ เพื่อทำการส่งข้อมูลของอุณหภูมิที่วัดได้และค่าอุณหภูมิที่ตั้งไว้ ไปยังภาครับสัญญาณผ่านทางเครื่องส่งวิทยุ เมื่อภาครับสัญญาณได้รับข้อมูลเข้ามาแล้วจะนำไปทำการประมวลผล เพื่อส่งสัญญาณไปควบคุมการทำงานของพัดลม และคอมเพรสเซอร์ของเครื่องปรับอากาศ

โครงงานแบ่งออกเป็น 2 ส่วนหลักได้แก่

- ภาคตรวจจับและส่งสัญญาณ
- ภาครับสัญญาณและประมวลผล

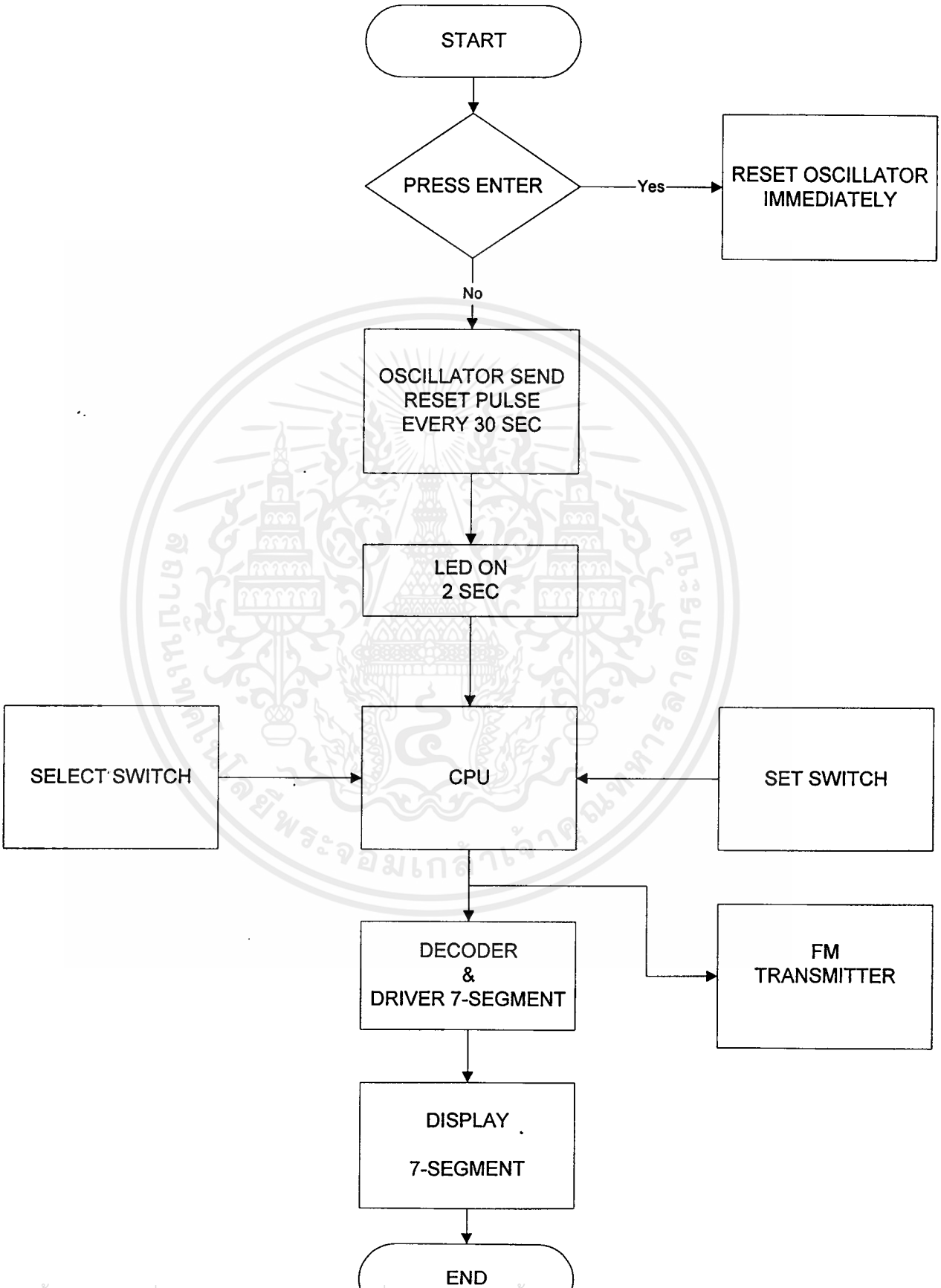
4.1 ภาคตรวจจับและส่งสัญญาณ



รูปที่ 4.1 แผนผังแสดงการทำงานของภาคตรวจจับและส่งสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

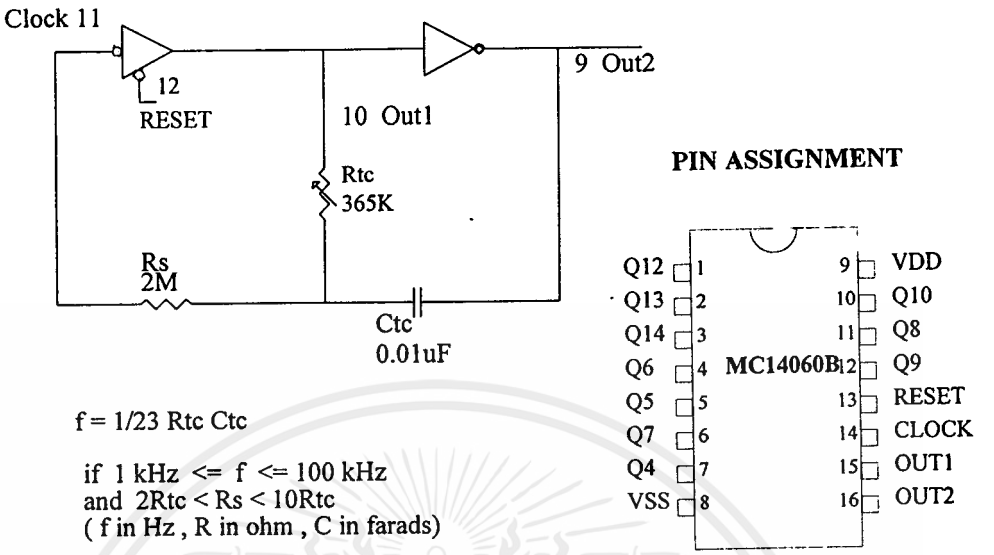
MAIN TRANSMITTER



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.2 FLOW CHART แสดงการทำงานของภาคตรวจจับและส่งสัญญาณ

4.1.1 วงจรจับเวลา

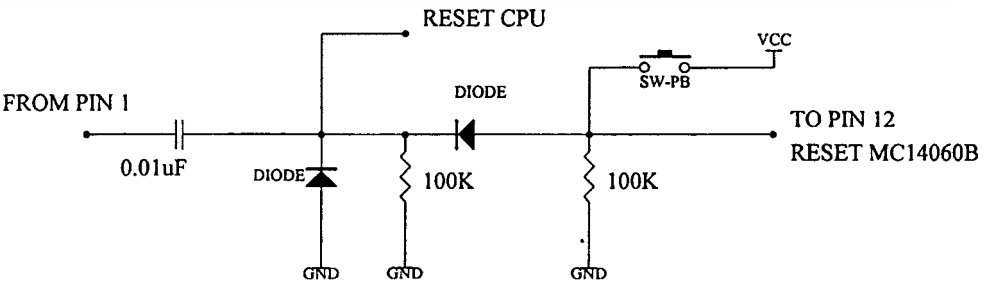


รูปที่ 4. 3 แสดงวงจรออสซิลเลเตอร์ของตัวจับเวลา (ไอซีเบอร์ 4060)

การทำงาน

ตัวจับเวลามีการทำงานในลักษณะของการต่อวงจรหารสองต่ออนุกรมกัน ทำให้สามารถกำเนิดความถี่ได้หลายค่า ตัวจับเวลาจะทำงานได้ต่อเมื่อมีวงจรออสซิลเลเตอร์เพื่อใช้กำเนิดฐานเวลา โดยใช้ความต้านทานและตัวเก็บประจุ ซึ่งฐานเวลานี้สามารถเปลี่ยนแปลงตามค่าความต้านทานและตัวเก็บประจุได้ ทำให้สะดวกต่อการใช้งาน

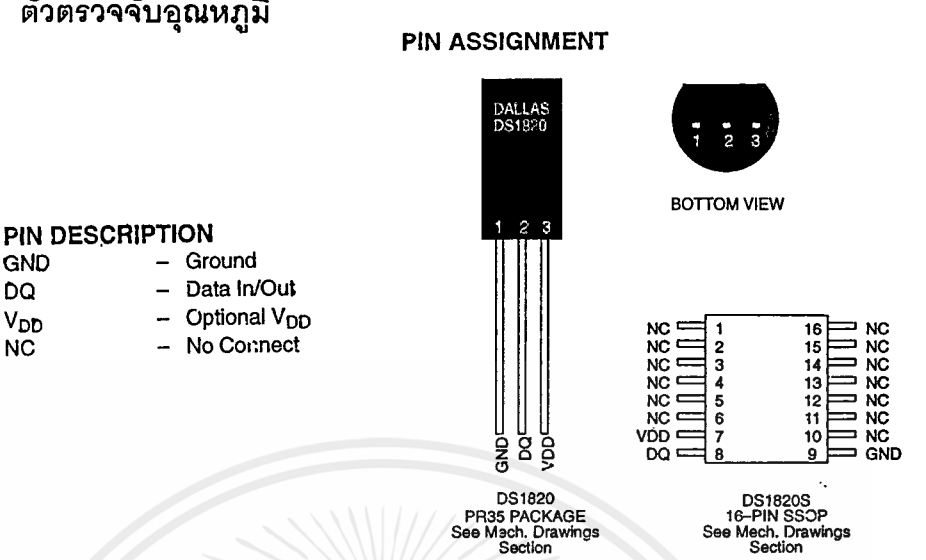
การทำงานของ CPU จะเริ่มขึ้นเมื่อได้รับสัญญาณ RESET ซึ่งเกิดจาก 2 กรณีคือสัญญาณ RESET จากวงจรจับเวลา (ทุก 30 วินาที) และสัญญาณ RESET จากการกด ENTER SWITCH เมื่อผู้ใช้ประสงค์จะตั้งค่าอุณหภูมิ ทุกครั้งที่ CPU เริ่มทำงานวงจรจับเวลาจะต้องกลับไปเริ่มต้นการจับเวลาใหม่ ดังนั้นจึงต้องมีวงจรเพื่อใช้ในการ RESET วงจรจับเวลาและ CPU



รูปที่ 4.4 แสดงวงจร RESET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 ตัวตรวจจับอุณหภูมิ

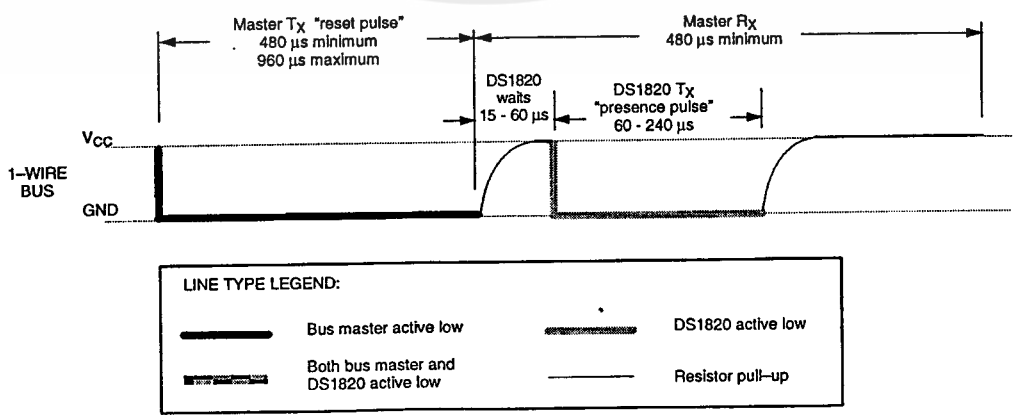


รูปที่ 4.5 แสดงตัวตรวจจับอุณหภูมิ DS1820

การทำงาน

DS1820 เป็นตัวตรวจจับอุณหภูมิที่ใช้การสื่อสารแบบอนุกรมผ่านทางสายสัญญาณเพียงเส้นเดียว ผลลัพธ์ที่ออกมาเป็นค่าอุณหภูมิในรูปของเลขฐาน 2 จำนวน 9 บิต สามารถวัดอุณหภูมิได้ตั้งแต่ -55 องศาเซลเซียส ถึง +125 องศาเซลเซียส โดยมีความละเอียด 0.5 องศาเซลเซียส

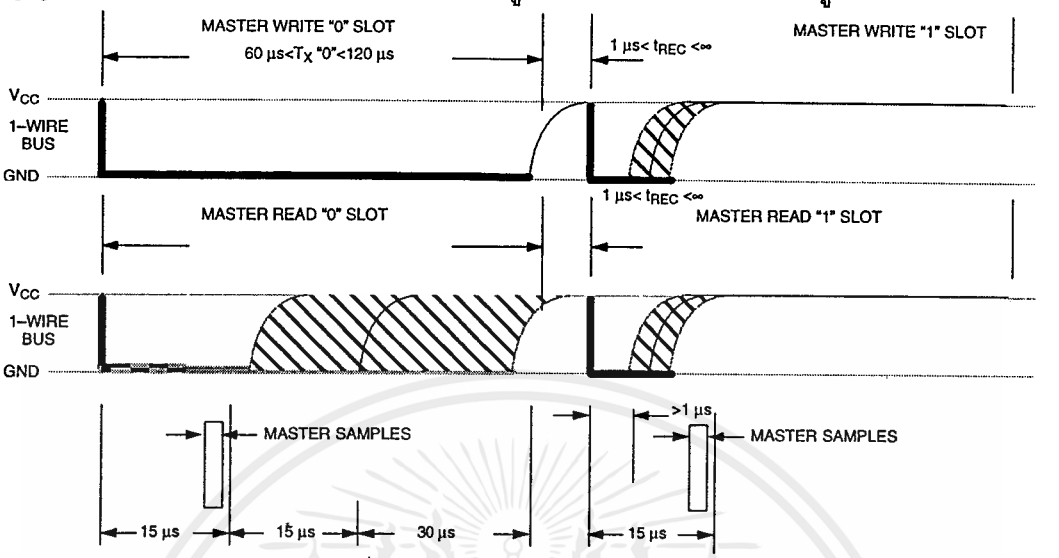
การติดต่อระหว่างไมโครคอนโทรลเลอร์กับ DS1820 จะกระทำผ่านทางสายข้อมูล (DQ) โดยทุกครั้งก่อนจะมีการติดต่อกันต้องทำการ INITIAL DEVICE ก่อนคือ ไมโครคอนโทรลเลอร์ส่ง RESET PULSE มายัง DS1820 และจะรอจนกว่า DS1820 จะส่ง PRESENT PULSE กลับมาจึงจะเริ่มการติดต่อได้ โดยเวลาในการส่งพัลส์จะต้องเป็นค่าที่อยู่ในขอบเขตที่กำหนดเท่านั้น TIMING DIAGRAM ของ RESET/PRESENT PULSE แสดงดังรูป 4.6



รูปที่ 4.6 แสดง TIMING DIAGRAM ของ RESET/PRESENT PULSE ของ DS1820

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นคำสั่งต่างๆจะถูกส่งจากไมโครคอนโทรลเลอร์และข้อมูลที่ต้องการจะถูกอ่านกลับมาจาก DS1820 ภายในเวลาที่กำหนดโดยในแต่ละบิตที่ทำการส่งออกจากไมโครคอนโทรลเลอร์จำต้องมีสัญญาณ WRITE ส่งออกมาก่อนมีการอ่านข้อมูลจาก DS1820 ดังแสดงในรูปที่ 4.7



รูปที่ 4.7 แสดง WRITE/READ TIME SLOT

เมื่อได้รับค่าอุณหภูมิจาก DS1820 ในรูปของเลขฐาน 2 จำนวน 8 บิตแล้วจะนำค่าที่ได้ไปเก็บใน REGISTER เพื่อนำไปใช้ในการแปลงเป็นความถี่ส่งค่าไปยังภาครับสัญญาณต่อไป

4.1.3 ส่วนประมวลผล

การทำงานของ CPU ถูกกำหนดโดยวงจรจับเวลา ในการทำงานปกติ CPU จะถูก RESET ทุก 30 วินาทีเพื่อทำการติดต่ออ่านค่าอุณหภูมิจาก DS1820 และส่งข้อมูลเป็นความถี่ออกทางเครื่องส่งวิทยุไปยังภาครับสัญญาณ เมื่อทำงานเสร็จ CPU จะกลับเข้าสู่ POWER DOWN MODE เช่นเดิมแต่หากมีการกด ENTER SWITCH เพื่อตั้งค่าอุณหภูมิ CPU จะถูก RESET ทันทีและจะทำการอ่านค่าอุณหภูมิและรับค่าจากการกด SWITCH ซึ่งอาจเป็นการกด SELECT SWITCH หรือ SET SWITCH ในกรณีที่มีการกด SET SWITCH CPU จะนำ SET POINT ใหม่เข้าเก็บไว้แทนค่าเดิมพร้อมทั้งส่งค่าอุณหภูมิขณะนั้นและค่า SET POINT ใหม่ไปยังภาครับสัญญาณ

ในโครงงานนี้ได้เลือกใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ AT8920C51 ซึ่งเป็น 8 BIT CMOS MICROCONTROLLER ใช้พลังงานต่ำ ประกอบด้วย

1. 2 KBYTES OF REPROGRAMMABLE FLASH MEMORY
2. 128 BYTES OF RAM
3. 15 I/O LINES
4. 2 16-BIT TIMER/COUNTERS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. A FIVE VECTOR TWO-LEVEL INTERRUPT ARCHITECTURE
6. A FULL DUPLEX SERIAL PORT
7. A PRECISION ANALOG COMPARATOR
8. ON-CHIP OSCILLATOR AND CLOCK CIRCUITRY

AT89C2051 ถูกออกแบบมาให้มี STATIC LOGIC เพื่อที่จะสามารถทำงานได้แม้ความถี่จะลดลงเป็นศูนย์และผู้ใช้ยังสามารถเลือก POWER SAVING MODE ได้ 2 แบบคือ IDLE MODE และ POWER DOWN MODE

IDLE MODE

ในโหมดการทำงานนี้ CPU จะหยุดทำงานในขณะที่ส่วนประกอบอื่นยังคงทำงานตามปกติ การกำหนดให้เริ่มการทำงานในโหมดนี้กระทำได้โดยซอร์ฟแวร์ โดยจะคงค่าต่างๆใน ON-CHIP RAM และค่าใน SPECIAL FUNCTION REGISTERS ไว้ดังเดิม การออกจาก IDLE MODE สามารถกระทำได้โดยอาศัยซอร์ฟแวร์หรือการรีเซตฮาร์ดแวร์ก็ได้

POWER DOWN MODE

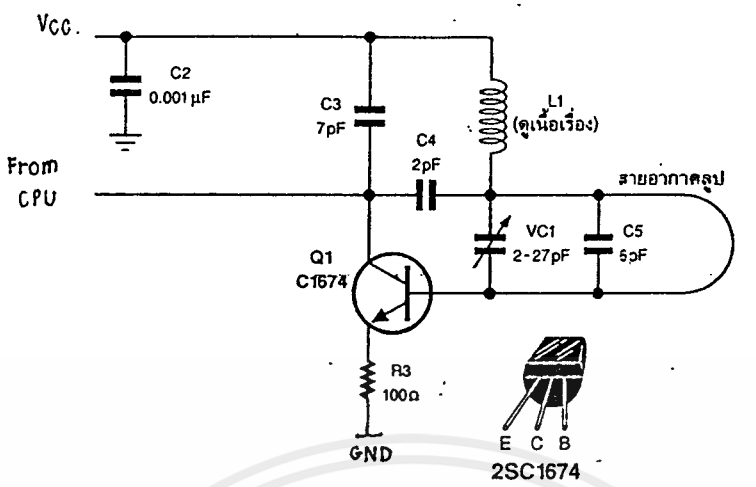
ในโหมดการทำงานนี้ OSCILLATOR จะหยุดทำงานโดยจะคงค่าต่างๆใน ON-CHIP RAM และ SPECIAL FUNCTIONS REGISTERS จนกว่าจะออกจากPOWER DOWN MODE การออก จากโหมดการทำงานนี้การทำได้โดยการ RESET HARDWARE เพียงอย่างเดียว การ RESET นี้จะมีผลทำให้ค่าใน SPECIAL FUNTION REGISTER เปลี่ยนไปแต่ค่าใน RAM ยังคงเดิม

4.1.4 เครื่องส่งคลื่นวิทยุ FM

การทำงาน

ข้อมูลที่ต้องการส่งออกผ่าน R2 ไปเข้าหรือผสมกับสัญญาณความถี่วิทยุย่าน UHF ที่ถูกออสซิลเลตขึ้นจากวงจรจูน L1,C5,VC1 และ C4 ซึ่งเป็นวงจรจูนออสซิลเลเตอร์พร้อมกับไบแอสให้ Q1 ทำงานได้ด้วย โดยจะทำการมอดดูเลตสัญญาณรหัสดิจิตอลแพร่กระจายออกไปยังเครื่องรับโดยอาศัยสายอากาศแบบลูป ซึ่งในที่นี้ออกแบบเป็นลายทองแดง เพราะในย่านความถี่สูงสายอากาศจึงสั้นและไม่ใหญ่โตมากนักจึงออกแบบให้อยู่ในรูปของลายทองแดงได้ ย่านความถี่ที่ถูกส่งออกไปหรือที่ออสซิลเลตได้จะอยู่ในช่วงความถี่ 300-375 เมกะเฮิรตซ์ ตัวต้านทาน R3 เป็นตัวจำกัดกระแสและโหลดให้กับการทำงานของทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 วงจรเครื่องส่งวิทยุ

ขดลวด L1 ในวงจรเป็นการพันลวดทองแดงอาบน้ำยาบนแกนอากาศขนาดเส้นผ่านศูนย์กลาง 0.25 มิลลิเมตรหรือประมาณลวดเบอร์ 32 พันทั้งหมดประมาณ 19 รอบ บัดกรีชิดกับแผ่นวงจรพิมพ์ ซึ่งค่าของ L1 นี้อาจจะเป็นค่าที่ไม่แน่นอนและจะเป็นตัวช่วยในการจูนวงจรในการปรับแต่งด้วย โดยวงจรด้านภาคส่งนี้ใช้แบตเตอรี่ขนาด 12 โวลต์มาตรฐานแบบ A23

4.1.5 ส่วนรับค่าและแสดงผล

1. SEVEN SEGMENT

เป็นส่วนแสดงค่าอุณหภูมิ ณ ขณะนั้นและค่าอุณหภูมิที่ได้ตั้งไว้โดยจะแสดงผลต่อเมื่อมีการกด ENTER SWITCH

ขั้นตอนการแสดงผลของ SEVEN SEGMENT

1. เมื่อกด ENTER SWITCH 1 ครั้งจะเสมือนเป็นการติดต่อให้หน่วยประมวลผลเตรียมรับค่าอุณหภูมิที่จะตั้งใหม่

2. เมื่อกด SELECT SWITCH ครั้งแรก SEVEN SEGMENT จะแสดงค่าอุณหภูมิ ณ ขณะนั้นเป็นไฟกะพริบ จากนั้นจะแสดงค่าอุณหภูมิที่ตั้งไว้เดิม

3. หากมีการกด SELECT SWITCH เพื่อเปลี่ยนอุณหภูมิ SEVEN SEGMENT จะแสดงค่าอุณหภูมิเพิ่มขึ้นทีละ 1 องศาต่อการกด 1 ครั้งโดยช่วงของอุณหภูมิอยู่ระหว่าง 20-29 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. เมื่อมีการกด SET SWITCH เพื่อตั้งค่าอุณหภูมิที่ต้องการ SEVEN SEGMENT จะกะพริบอีกครั้งเพื่อให้ทราบว่าได้รับค่าที่ตั้งใหม่แล้ว

หมายเหตุ

-หากไม่มีการกด SET SWITCH ค่าอุณหภูมิที่ตั้งไว้จะยังคงค่าเดิมและ SEVEN SEGMENT จะดับลงภายใน 2 วินาที

-หากไม่มีการกดปุ่มใดเลย SEVEN SEGMENT จะไม่แสดงผล

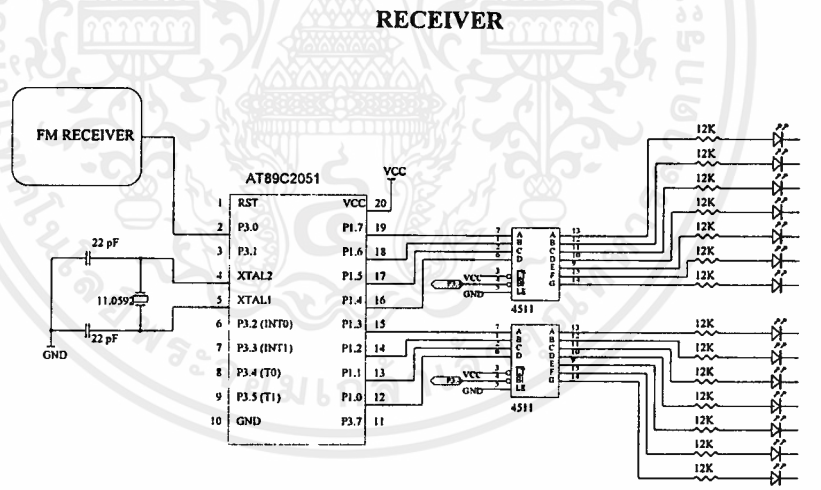
LED

LED จะติดทุกครั้งที่มีการทำงานของ CPU ซึ่งเกิดจาก 2 กรณี

1.การทำงานปกติทุก 30 วินาที

2.เมื่อมีการกด ENTER SWITCHเพื่อตั้งค่าอุณหภูมิ

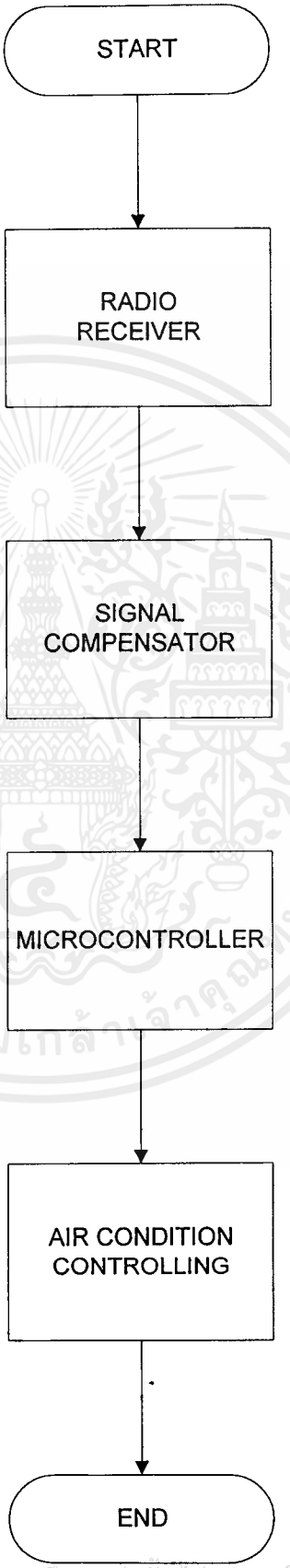
4.2 ภาครับสัญญาณและประมวลผล



รูปที่ 4.9 แผนผังแสดงการทำงานของภาครับสัญญาณและประมวลผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

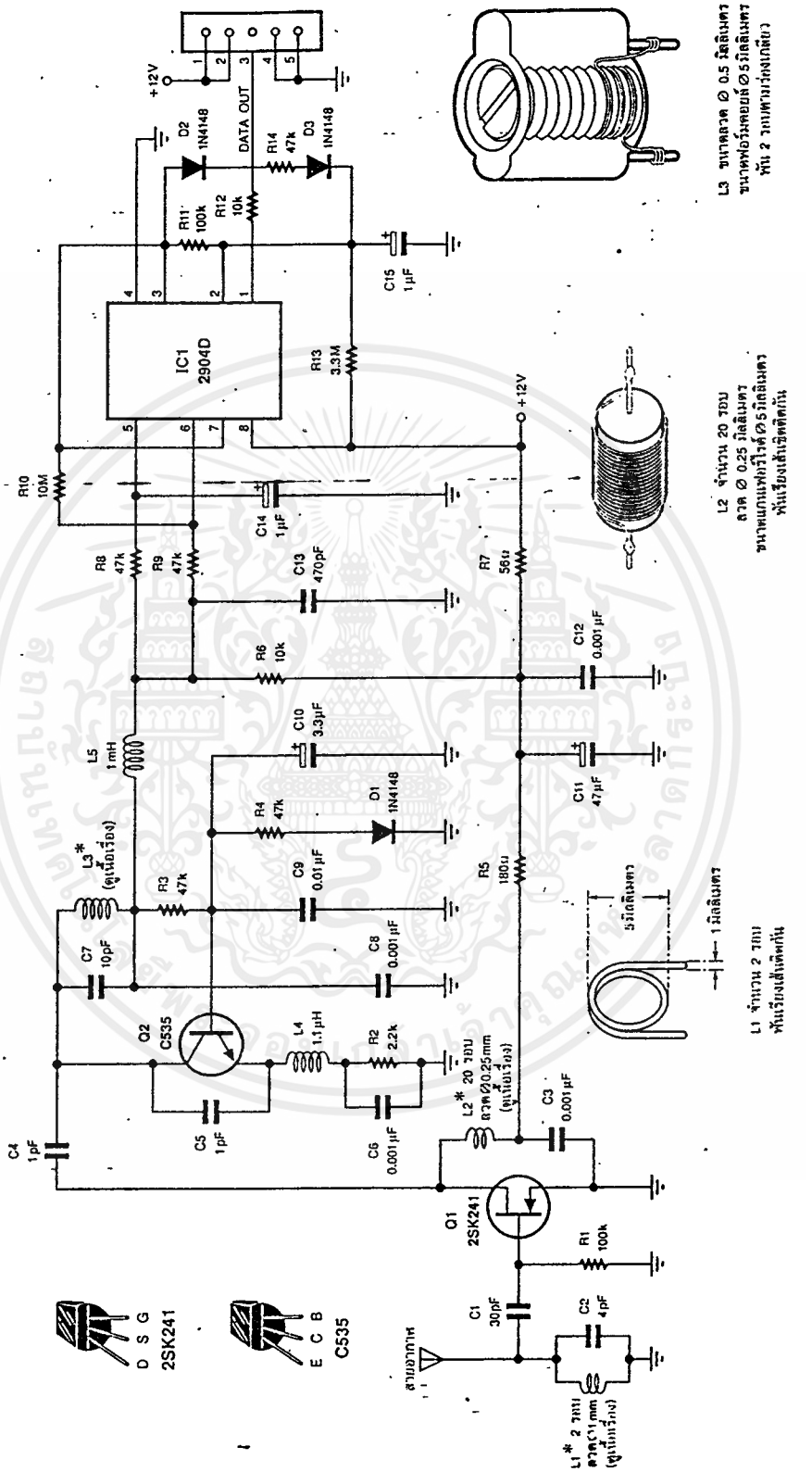
MAIN RECEIVER



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.10 FLOW CHART แสดงการทำงานของภาครับสัญญาณและประมวลผล

4.2.1 เครื่องรับสัญญาณวิทยุ



รูปที่ 4.11 วงจรเครื่องรับสัญญาณวิทยุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงาน

วงจรในภาครับนี้จะมีส่วนประกอบอยู่ด้วยกัน 2 ส่วนใหญ่ คือ วงจรฟรอนต์เอนด์ กรองความถี่ผ่าน, วงจรขยาย และ ชมิตต์ทริกเกอร์ การทำงานเริ่มจากที่สายอากาศรับเอาสัญญาณความถี่วิทยุย่าน UHF เข้ามาและกรองความถี่ที่ไม่ต้องการออกไปด้วย L1,C2 ส่วนความถี่ที่ต้องการก็จะผ่าน C1 ไปเข้าที่ขาเกตของ Q1 ซึ่งมี R2 ไบแอสและรักษาสภาวะสัญญาณทางอินพุตไว้ สัญญาณความถี่ที่ถูกขยายออกไปจาก Q1 นี้จะถูกทำการหักล้างความถี่คลื่นพาหะย่าน UHF ออกก่อนเพื่อให้เหลือเฉพาะสัญญาณความถี่ไอเอฟโดยอาศัยวงจรออสซิลเลเตอร์ Q2 ทำงานร่วมกับวงจรจูน C1, L3, C8 ทำการจูนเพื่อให้การรับสามารถรับสัญญาณเข้ามาได้อย่างถูกต้อง L4, R2, และ C6 ทำหน้าที่กรองสัญญาณความถี่ที่ไม่ต้องการทิ้งไปส่วน R4, D1, และ C10 ทำหน้าที่เป็นตัวรักษาแรงดันไบแอสให้กับ Q2 ให้เกิดความคงที่เพื่อเป็นการสร้างเสถียรภาพให้กับวงจรจูนภาครับ สัญญาณที่ผ่านการประมวลผลและกรองความถี่ออกแล้วจะถูกกระทำการขยายด้วย IC1 พร้อมกับทำการลำดับสัญญาณออกไปทางเอาต์พุต ในแบบชมิตต์ทริกเกอร์ ซึ่งก็คือ IC1 นั่นเอง ตัวต้านทาน R7 และ R5 ทำหน้าที่จำกัดกระแสไบแอสให้กับ Q1 สัญญาณชมิตต์ทริกเกอร์เอาต์พุตจะออกมาทางขา ของ IC1 มี R12 เป็นตั้งรักษาขนาดของระดับสัญญาณเอาต์พุตไว้ และป้องกันการย้อนกลับของสัญญาณมาทางเอาต์พุตด้วยสัญญาณเอาต์พุตนี้จะเป็นขบวนสัญญาณดิจิตอลพัลส์เพื่อส่งไปยังส่วนประมวลผลต่อไป

ขดลวด L1 นี้สร้างขึ้นด้วยการใช้ลวดทองแดงอาบน้ำยาขนาดเส้นผ่านศูนย์กลาง 1 มิลลิเมตร หรือประมาณเบอร์ 20 พันบนแกนอากาศขนาดเส้นผ่านศูนย์กลาง 5 มิลลิเมตร จำนวน 2 รอบ ชิดติดกัน ส่วนขดลวด L2 นั้นใช้ลวดอายน้ำยาขนาดเส้นผ่านศูนย์กลาง 0.25 มิลลิเมตร พันบนแกนเฟอร์ไรต์ขนาดเส้นผ่านศูนย์กลาง 5 มิลลิเมตรจำนวน 20 รอบเรียงเส้นชิดติดกัน แกนเฟอร์ไรต์นี้เป็นชนิดที่มีขาบัดกรีต่อไว้ให้แล้ว ส่วนขดลวด L3 ใช้ลวดอาบน้ำยาขนาดเส้นผ่านศูนย์กลาง 0.5 มิลลิเมตร พันบนฟอร์มคอยส์พลาสติก ขนาดเส้นผ่านศูนย์กลางของแกนสลักจูน 5 มิลลิเมตร พันจำนวน 2 รอบตามร่องเกลียวของฟอร์มคอยล์ซึ่งขดลวด L3 นี้เองที่จะใช้ทำการปรับวงจรจูนภาครับให้มีความถี่อาร์เอฟตรงกันกับภาคส่ง

4.2.2 ส่วนประมวลผลและแสดงผล

CPU รับสัญญาณจากเครื่องรับสัญญาณวิทยุ แต่เนื่องจากสัญญาณที่ออกจากเครื่องส่งมีความต่างศักย์สูงจึงต้องทำการลดค่าความต่างศักย์ลงแล้วจึงนำมาประมวลผลเปรียบเทียบค่าอุณหภูมิที่วัดได้กับค่าอุณหภูมิที่ตั้งไว้แล้วส่งสัญญาณควบคุมไปควบคุมการทำงานของเครื่องปรับอากาศต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปผลและข้อเสนอแนะ

ปริญญานิพนธ์นี้เป็นการสร้างต้นแบบเครื่องตรวจจับและควบคุมอุณหภูมิแบบไร้สายสำหรับเครื่องปรับอากาศ เพื่อสามารถควบคุมอุณหภูมิได้ถูกต้องแม่นยำมากขึ้น ซึ่งประกอบด้วยตัวตรวจจับอุณหภูมิ ตัวจับเวลา เครื่องรับส่งคลื่นวิทยุ และตัวประมวลผล

สรุปผล

1. ในโครงงานนี้ได้ใช้เครื่องรับส่งคลื่นวิทยุในการส่งข้อมูล ซึ่งเกิดปัญหาเนื่องจากมีคลื่นรบกวนจากภายนอก ทำให้การรับข้อมูลผิดพลาด จึงควรจะมีอุปกรณ์ป้องกันสัญญาณรบกวนที่เข้ามาด้วย

2. เนื่องจากข้อมูลถูกส่งในรูปของความถี่ 2 ความถี่ ทำให้ข้อมูลในช่วงของการเปลี่ยนแปลงความถี่ผิดพลาดไปจากข้อมูลที่ต้องการส่ง ดังนั้นข้อมูลที่ส่งออกไปควรจะใช้ความถี่เพียง 1 ค่าเท่านั้น โดยใช้การเปลี่ยนค่าของคาบเวลาการทำงาน (Duty cycle) แทนการเปลี่ยนค่าความถี่

ข้อเสนอแนะ

1. เนื่องจากเครื่องรับส่งคลื่นวิทยุนี้เป็นอุปกรณ์ทางอิเลกทรอนิกส์ที่ใช้ความถี่สูง จึงต้องระมัดระวังอย่างมากในการใช้อุปกรณ์

2. ตัวตรวจจับอุณหภูมิ (DS1820) มีรูปแบบการติดต่อข้อมูลเป็นแบบอนุกรม ซึ่งมีคาบเวลาในการติดต่อแต่ละคำสั่งที่แน่นอน

3. โครงงานนี้สามารถเพิ่มจำนวนของตัวตรวจจับอุณหภูมิให้มากขึ้นในรูปของเครือข่ายได้ เนื่องจากตัวตรวจจับอุณหภูมิ (DS1820) มีรหัสเฉพาะตัว (Serial number) ทำให้สามารถแยกข้อมูลที่ส่งมาได้โดยการตรวจสอบรหัสเฉพาะตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณ รศ.ดร. วันชัย ริ้วรุจา ที่ให้คำปรึกษาและสนับสนุนในด้านต่างๆ ตลอดจนช่วยจัดหาอุปกรณ์ที่ใช้ในการทำปริญญานิพนธ์นี้

ขอขอบพระคุณอาจารย์ภาควิชาระบบควบคุมทุกท่าน ที่ให้คำแนะนำและ

ขอขอบคุณเพื่อนๆ ทุกคนที่ให้กำลังใจ จนทำให้ปริญญานิพนธ์นี้สำเร็จลุล่วงไปด้วยดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

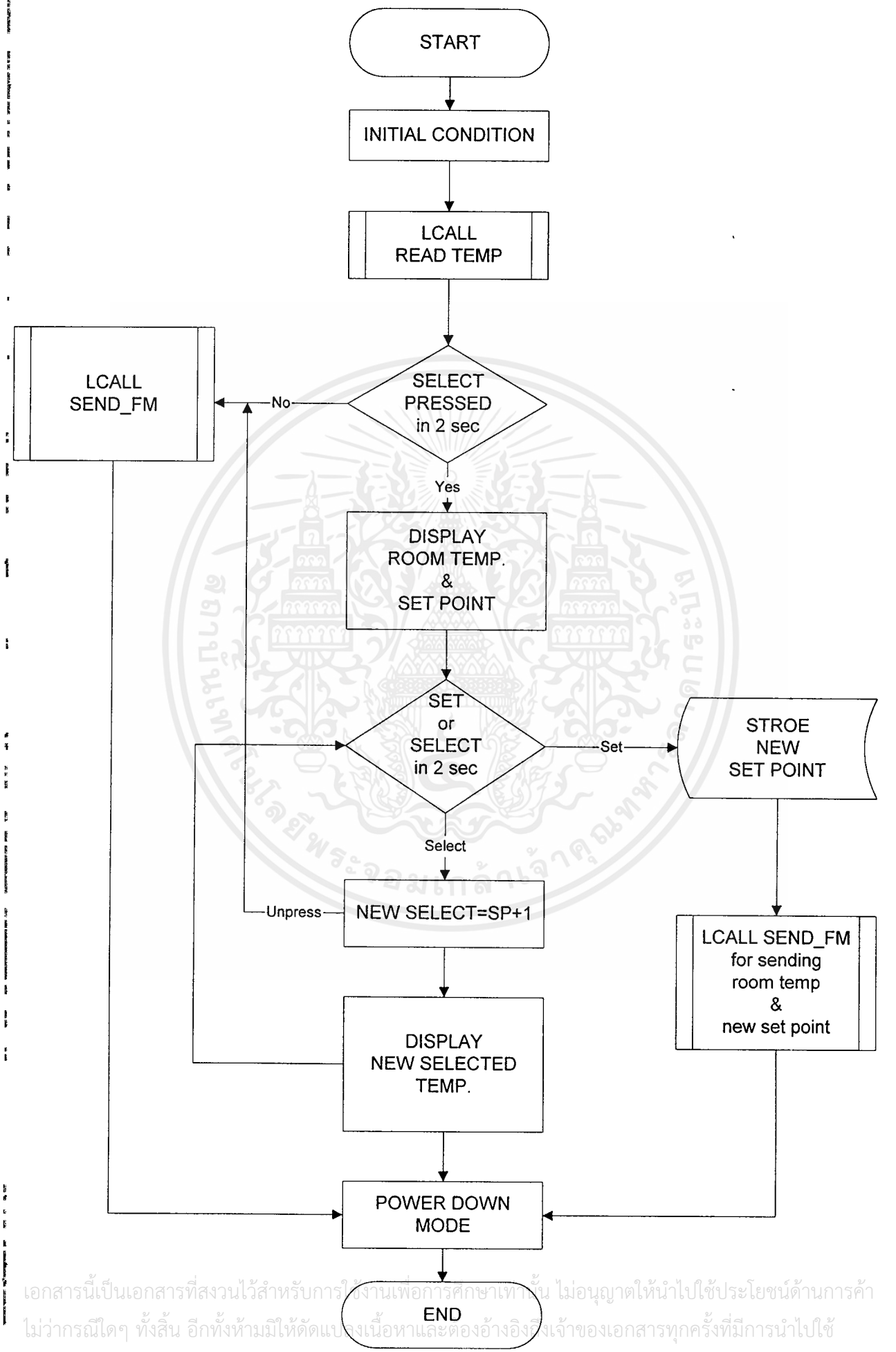
1. ก้องเกียรติ ณ สีมา, ทฤษฎีและการใช้งานไทม์เมอร์ไอซี 7555,บริษัทศูนย์การพิมพ์ดวงกมล จำกัด, 2528
2. สุนทร วิทูสุรพจน์, การใช้งานไมโครคอนโทรลเลอร์ ตระกูล 8051,บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน), 2537
3. สุชาติ กังวารจิตต์, เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร, บริษัท ซีเอ็ดยูเคชั่น จำกัด(มหาชน), 2521
4. เซมิคอนดักเตอร์ อิเล็กทรอนิกส์, บริษัท ซีเอ็ดยูเคชั่น จำกัด(มหาชน), มีนาคม 2541
5. เซมิคอนดักเตอร์ อิเล็กทรอนิกส์, บริษัท ซีเอ็ดยูเคชั่น จำกัด(มหาชน), พฤษภาคม 2532
6. คู่มือไอซี ไมโครโปรเซสเซอร์, บริษัท อีทีที จำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

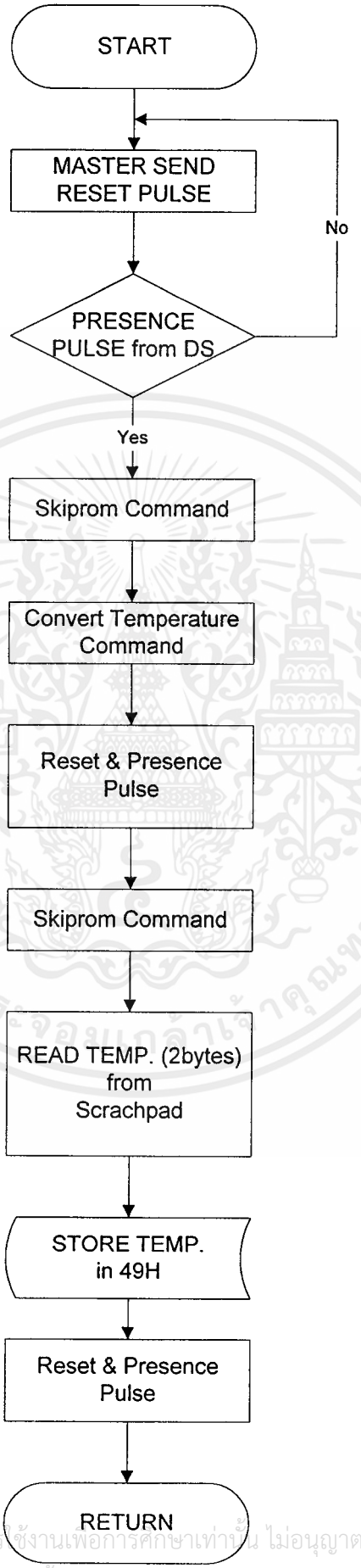
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAIN TRANSMITTER SOFTWARE



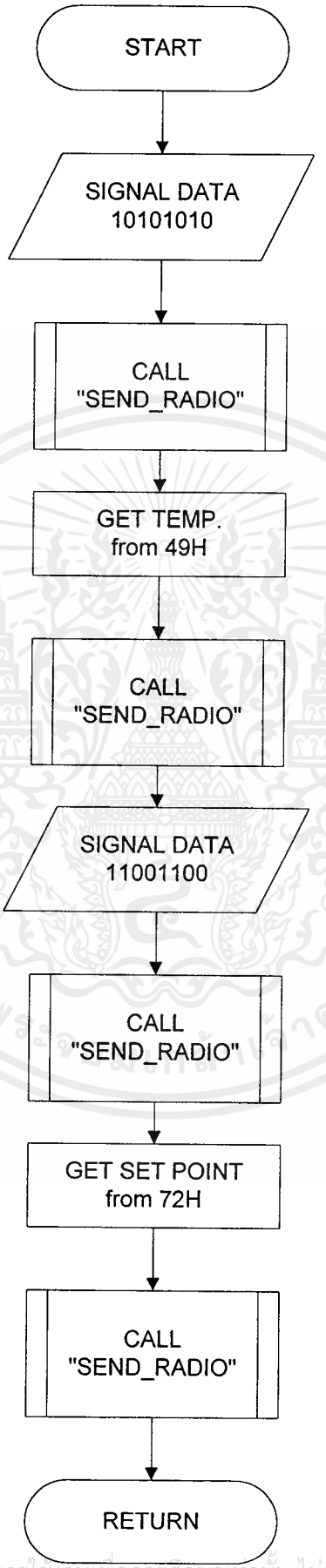
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUTINE "READ TEMP."



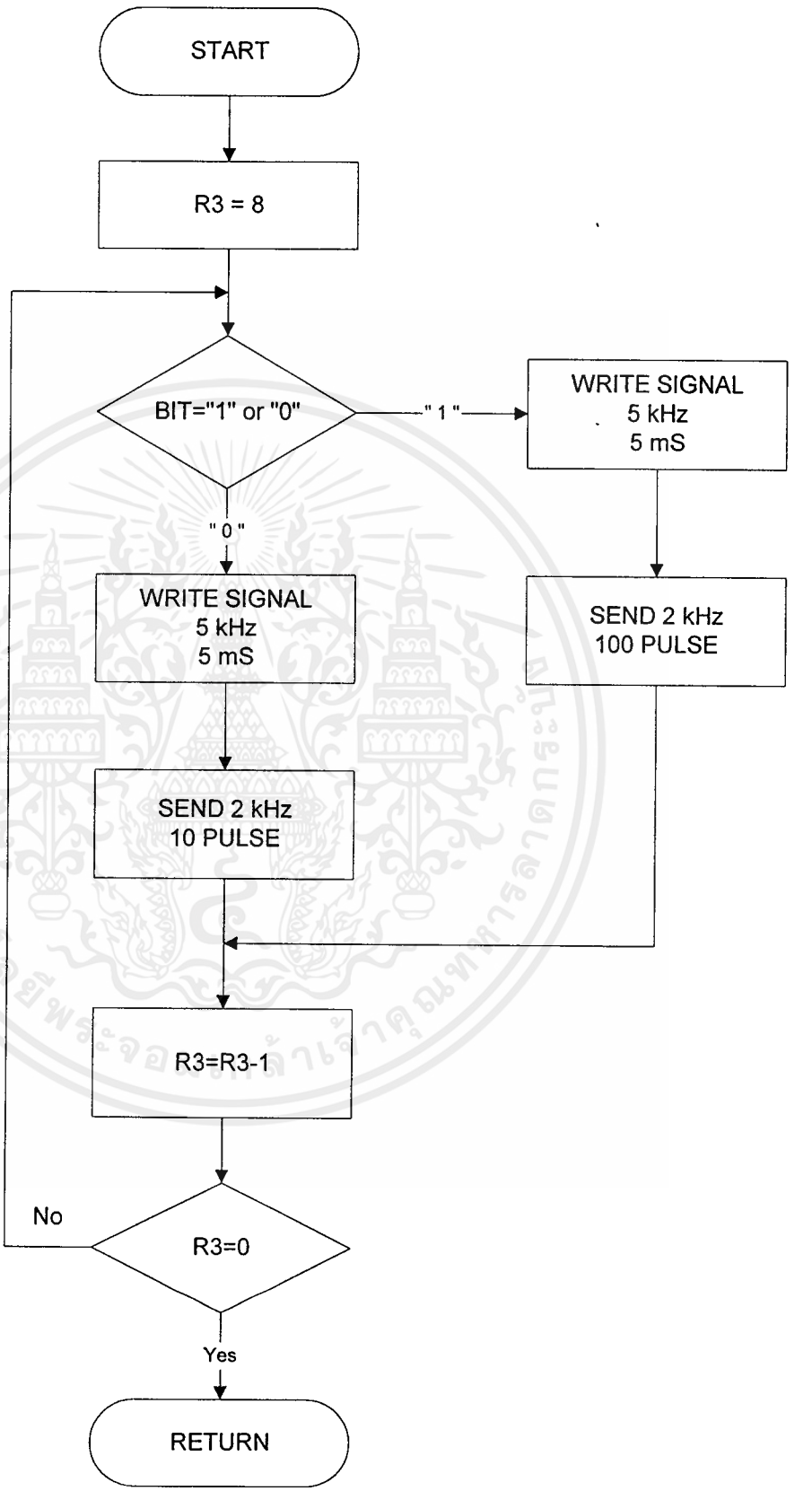
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUTINE "SEND_FM"



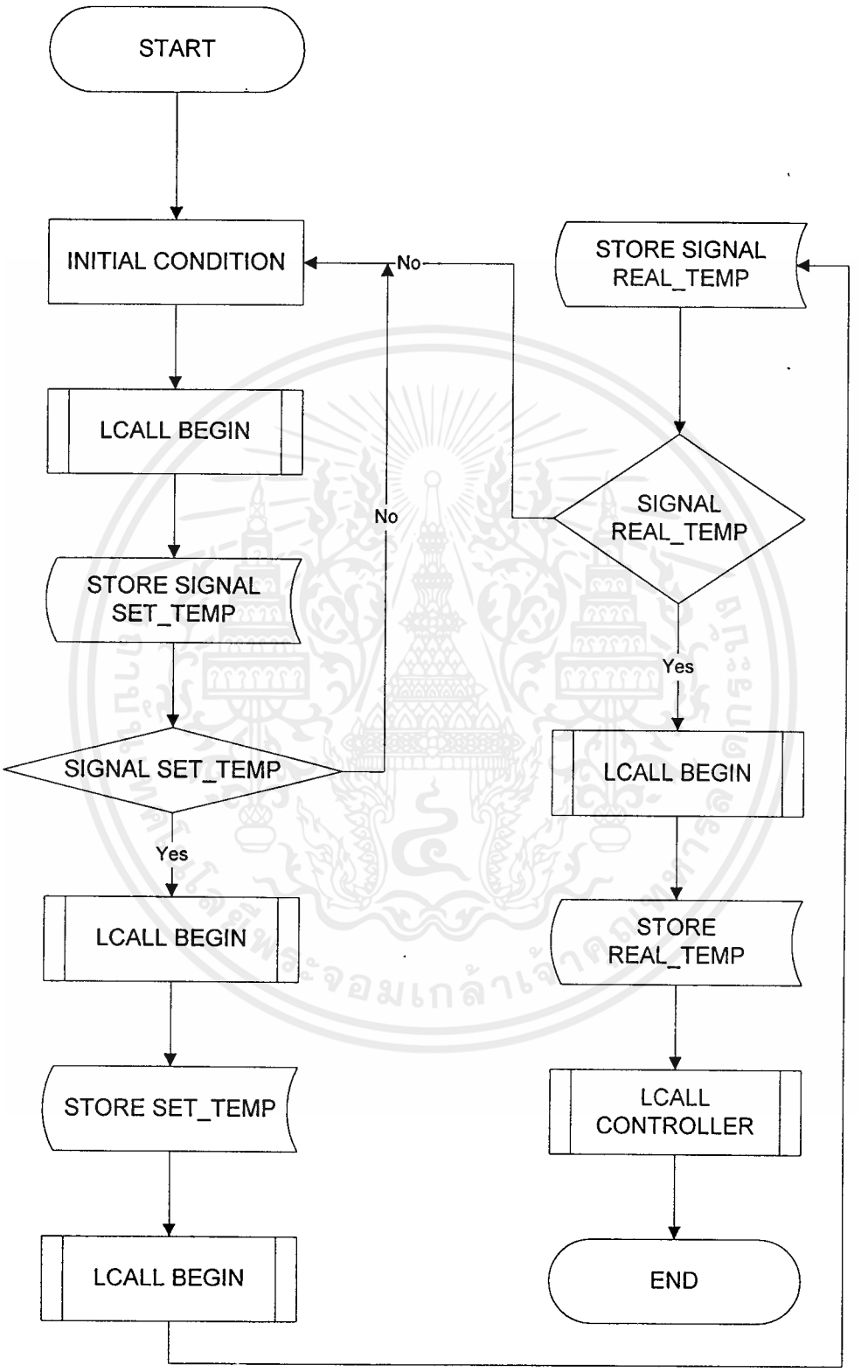
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUTINE "SEND_RADIO"



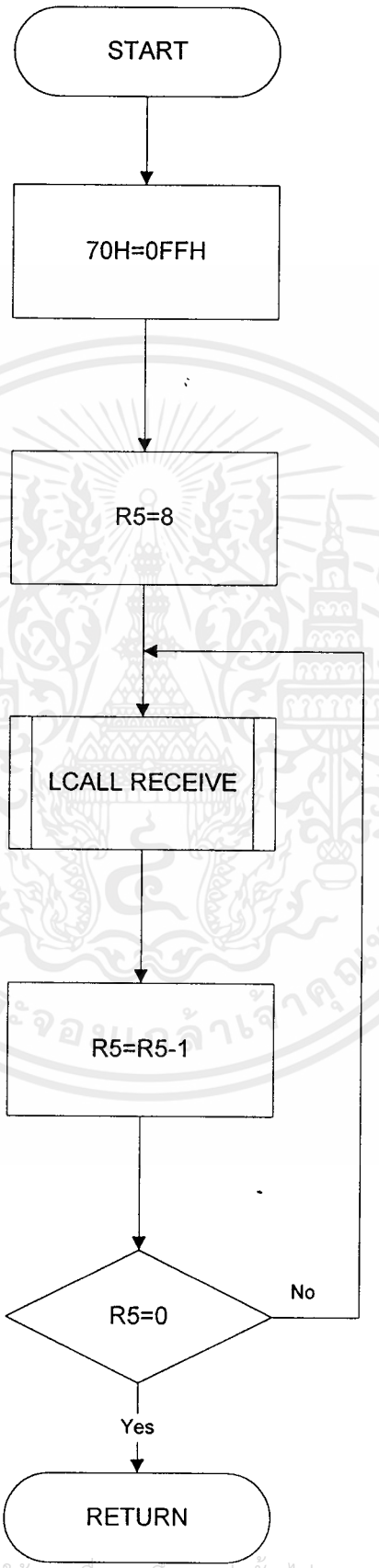
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAIN RECEIVER SOFTWARE



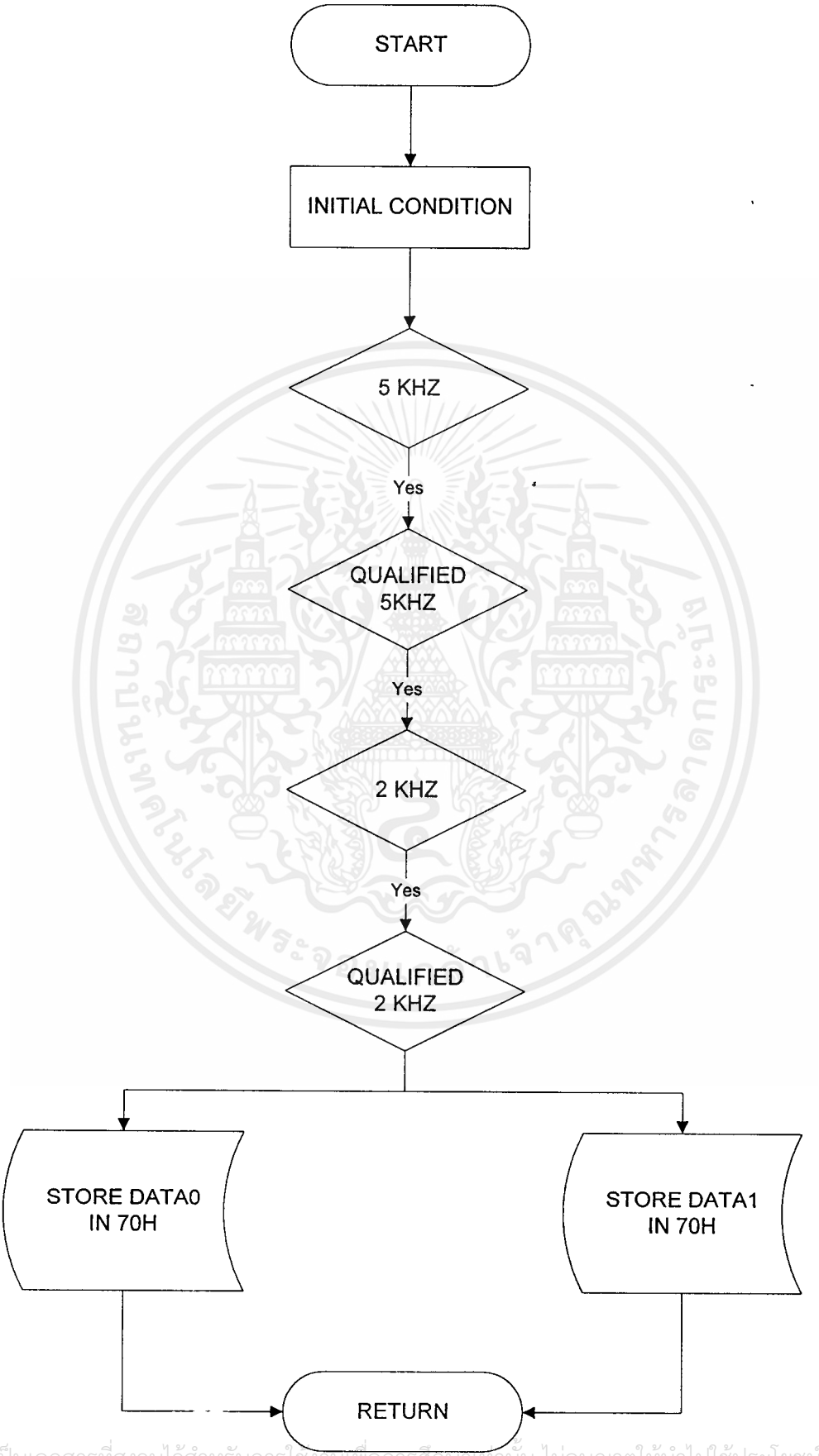
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUTINE "BEGIN"



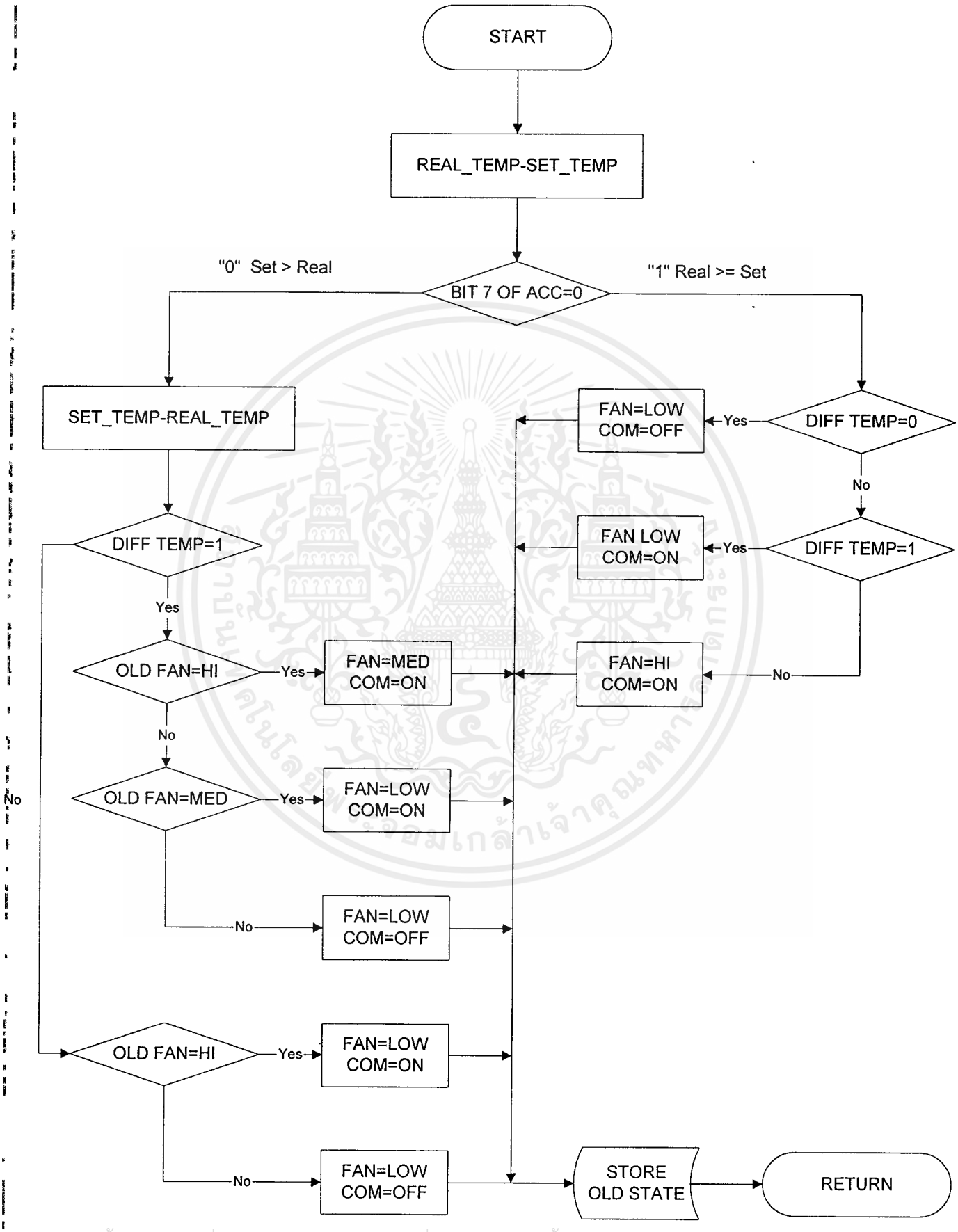
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUTINE "RECEIVE"



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUBROUNTINE "CONTROLLER"



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
;              PROGRAM FOR THE TRANSMITTER OF                          ;

; " WIRELESS TEMPERATURE SENSOR AND CONTROLLER                         ;
;          FOR CONTROLLING AIR CONDITION "                             ;

;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

                    ORG     0000H
                    LJMP    100H

@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@
                    @ START MAIN PROGRAM @
@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@

                    ORG     100H

                    MOV     R7,#15D
DELAY_START:        DJNZ    R7,DELAY_START

                    MOV     71H,#00H            ;STORE SELECT TEMP
                    MOV     P1,#00H             ;STORE SET TEMP
                    SETB    P3.0                ;LED TURN ON
                    CLR     P3.1                ;SET SWITCH
                    CLR     P3.7                ;SELECT SWITCH
                    CLR     P3.3                ;TEMP VARIA
                    CLR     P3.4                ;BI

                    MOV     R5,#10D
                    MOV     R7,#250D            ;WAIT FOR SELECT
                    MOV     R6,#200D            ;SWITCH_2 SEC
REC_SELECT1:        DJNZ    R6,REC_SELECT
                    DJNZ    R7,REC_SELECT
                    DJNZ    R5,REC_SELECT
                    LCALL   DS1820

                    LJMP    SET1

REC_SELECT:         JB      P3.7,SE1            ;CHECK PRESS SW
                    LJMP    REC_SELECT1

SET1:               MOV     A,#72H              ; LED TURN OFF
                    CJNE    A,#10101010B,USUAL1
                    MOV     72H,#50D

USUAL1:             SETB    P3.3
                    LJMP    PDOWN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;*****************************************************************
                    * SELECT PRESSED *
;*****************************************************************
          SE1:      LCALL   SELECT
                    LCALL   DS1820
                    MOV     70H,49H             ;DS TEMP

                    MOV     R4,#2D              ;BLINK
                    LCALL   CON_DEC
      SEND_7F2:     SETB    P3.4
                    LCALL   S_2DIGIT
                    LCALL   DELAY_7             ;DELAY 0.5 SEC

                    CLR     P3.4

                    LCALL   DELAY_7
                    DJNZ    R4,SEND_7F2

     SEL_START:     MOV     71H,72H             ;STORE OLD SP.
                    MOV     A,71H               ;SET INITIAL
                    CJNE    A,#10101010B,USUAL  ;EQUAL 25 DEGREE
                    MOV     A,#50D
                    MOV     71H,A
                    MOV     72H,A

          USUAL:    MOV     70H,72H             ;GET OLD SET POINT
                    SETB    P3.4
                    LCALL   CON_DEC
                    LCALL   S_2DIGIT

       SOS_LOOP:    LCALL   SETORSEL
                    JB      P3.3,PDOWN
                    LCALL   CAL_SEND1
                    LJMP    SOS_LOOP
;*****************************************************************
                    * SEND RADIO WAVE *
;*****************************************************************
          PDOWN:    CLR     P3.0                ;LED TURN OFF
                    CLR     P3.4

                    MOV     74H,#11001100B      ;SIGNAL SET_TEMP
                    LCALL   SEND_FREQ

                    MOV     74H,72H             ;ADDRESS FOR SET_TEMP
                    LCALL   SEND_FREQ

                    MOV     74H,#11110000B      ;SIGNAL REAL_TEMP
                    LCALL   SEND_FREQ

                    MOV     74H,49H             ;ADDRESS FOR REAL_TEMP
                    LCALL   SEND_FREQ
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
          CLR     P3.2
          MOV     R5,#50D
DELA:     DJNZ    R5,DELA
          SETB    P3.2

PCON1:    MOV     PCON,#00000010B

@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@
                      @ END OF MAIN PROGRAM @
@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@
@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@
                      @ SUB ROUTINE @
@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@

CAL_SEND1:
          MOV     A,71H                 ;GET OLD SET POINT
          ADD     A,#2D                 ;BINARY

          CJNE    A,#60D,NORMAL         ;RANGE 20-29
          MOV     A,#40D

NORMAL:   MOV     71H,A                 ;NEW DATA
          MOV     70H,71H
          LCALL   CON_DEC
          LCALL   S_2DIGIT
          RET

      ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

DELAY:
          MOV     R1,#200D
DELAY1:   MOV     R2,#100D
DELAY2:   DJNZ    R2,DELAY2
          DJNZ    R1,DELAY1
          RET

      ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

DISPLAY:
          LCALL   DELAY                 ;LAST SELECT TO BE
REC_SET:  JB      P3.1,REC_SET          ;NEW SET POINT
          MOV     72H,71H               ;ADDRESS OF SP
          RET

      ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

SELECT:
          LCALL   DELAY
REC_SL:   JB      P3.7,REC_SL
          RET

      ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SETORSEL:
                MOV     R7,#250D            ;DELAY 2 SEC
                MOV     R6,#200D
                MOV     R5,#10D
    SOS:        JB      P3.7,SELEC
                JB      P3.1,SET
                DJNZ    R7,SOS
                DJNZ    R6,SOS
                DJNZ    R5,SOS

                MOV     A,71H               ;SEND OLD SP
                LCALL   CON_DEC
                LCALL   S_2DIGIT

                SETB    P3.3                ;GO TO TEMP
                LJMP    RE

    SET:        SETB    P3.3                ;GO TO TEMP
                LCALL   DISPLAY

                MOV     70H,72H
                LCALL   CON_DEC
                LCALL   S_2DIGIT

                CLR     P3.4
                LCALL   DELAY_7
                SETB    P3.4
                LCALL   DELAY_7

                CLR     P3.4
                LCALL   DELAY_7
                SETB    P3.4
                LCALL   DELAY_7

                CLR     P3.4
                LJMP    RE

  SELEC:        LCALL   SELECT
                CLR     P3.3
    RE:         RET

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

 DELAY_7:
                MOV     R7,#9
    DL1:        MOV     R6,#100
    DL2:        MOV     R5,#225
    DL3:        DJNZ    R5,DL3
                DJNZ    R6,DL2
                DJNZ    R7,DL1
                RET

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SEND_7F:    RRC     A
            MOV     P1.0,C              ;SEND FIRST DIGIT
            RRC     A
            MOV     P1.1,C
            RRC     A
            MOV     P1.2,C
            RRC     A
            MOV     P1.3,C
            RET

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

SEND_7S:    RRC     A
            MOV     P1.4,C
            RRC     A
            MOV     P1.5,C
            RRC     A
            MOV     P1.6,C
            RRC     A
            MOV     P1.7,C
            RET

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

CON_DEC:    MOV     A,70H               ; 70 STORE VALUE TO
                                        ; CONVERT TO DEC
            MOV     B,#20D
            DIV     AB
            MOV     51H,A               ; STORE SECOND DIGIT
            MOV     B,#20D
            MUL     AB

            MOV     52H,A
            MOV     A,70H
            SUBB    A,52H
            MOV     B,#2D
            DIV     AB
            MOV     53H,A               ; STORE FIRST DIGIT
            RET

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

S_2DIGIT:   MOV     A,53H
            LCALL   SEND_7F

            MOV     A,51H               ; SEND SECOND DIGIT
            LCALL   SEND_7S
            RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
;                     ; SUB ROUTINE SEND FM ;
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

    SEND_FREQ:
                    MOV     R5,#08D
    SEND_FREQ1:     MOV     A,74H
                    RRC     A                   ; C KEEPS THE LSB
                    MOV     74H,A
                    JNC     DD00                ; CHECK DATA EQUAL 0 ?
                    JC      DD11                ; CHECK DATA EQUAL 1 ?
          DD11:     LCALL   DATA1               : GO TO SEND FREQ
                    LJMP    RE1                 ; END OF LOOP
          DD00:     LCALL   DATA0               ; GO TO SEND ZERO

           RE1:     DJNZ    R5,SEND_FREQ1
                    RET
#####################################################################
                    SUBROUTINE SEND DATA1
#####################################################################

         DATA1:     MOV     R3,#25D

            D1:     SETB    P3.2                ;96MC   "1"
                    MOV     R1,#47D
            D2:     DJNZ    R1,D2

                    CLR     P3.2                ;96MC   "0"
                    MOV     R2,#47D
            D3:     DJNZ    R2,D3

                    DJNZ    R3,D1               ;2MC
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
                    SEND 2 kHZ 100 PULSE
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

                    MOV     R3,#100D            ; 100 PULSES

           D44:     SETB    P3.2                ;250 MC
                    MOV     R1,#124D
           D11:     DJNZ    R1,D11

                    CLR     P3.2                ;250 MC
                    MOV     R2,#124D
           D22:     DJNZ    R2,D22

                    DJNZ    R3,D44

                    SETB    P3.2                ;502 MC
                    MOV     R4,#250D
           D33:     DJNZ    R4,D33

                    CLR     P3.2
                    MOV     R4,#100D
            I1:     DJNZ    R4,I1

                    RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;#####################################################################
;                    SUBROUTINE SEND DATA0
;#####################################################################

          DATA0:    MOV     R3,#25D

            DE1:    SETB    P3.2                ;96MC  "1"
                    MOV     R1,#47D
            DE2:    DJNZ    R1,DE2

                    CLR     P3.2                ;96MC  "0"
                    MOV     R2,#47D
            DE3:    DJNZ    R2,DE3

                    DJNZ    R3,DE1

;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
;                   SEND 2 kHz 10 PULSES
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

                    MOV     R3,#10D             ;10 PULSES

           DE44:    SETB    P3.2                ;250 MC
                    MOV     R1,#124D
           DE11:    DJNZ    R1,DE11

                    CLR     P3.2                ;250 mc
                    MOV     R2,#124D
           DE22:    DJNZ    R2,DE22

                    DJNZ    R3,DE44

                    SETB    P3.2                ;502 MC
                    MOV     R4,#250D
           DE33:    DJNZ    R4,DE33

                    CLR     P3.2
                    MOV     R4,#100D
             I2:    DJNZ    R4,I2

                    RET

                    ;#####################################
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;*************************************************************
                    * READ  TEMP *
;*************************************************************
       DS1820:      LCALL   TOUCHRESET          ; INITIAL DEVICE
                    JNC     DS1820

        MEMBUF      EQU     49H
                    MOV     A,#0CCH             ; SKIPROM COMMAND
                    LCALL   SEND                ; SEND COMMAND

                    MOV     A,#44H              ; START CONVERSION
                    LCALL   SEND                ; SEND COMMAND

                    LCALL   MSEC

                    LCALL   TOUCHRESET          ; INITIAL DEVICE
                    MOV     A,#0CCH             ; SKIPROM COMMAND
                    LCALL   SEND                ; SEND COMMAND
                    MOV     B,#2D               ; READ 2 BYTES
                    LCALL   READ_1820           ; READ SCRACHPAD MEMORY

                    RET                         ; RETURN MAIN
                                                ; END DALLAS
;*************************************************************
                    * READ SCRATCHPAD MEMORY *
;*************************************************************
    READ_1820:      MOV     A,#0BEH             ; READ SCRACHPAD COMMAND
                    LCALL   SEND                ; SEND COMMAND

     RD_SCRAT:      MOV     R2,B                ; NUMBER OF BYTE
                    MOV     R0,#MEMBUF          ; 1st TEMP. DATA ADDRESS
       RDSCT2:      MOV     R1,#08D             ; BIT/BYTE
                    CLR     A

       RDSCT1:      CLR     P3.5                ; READ SIGNAL
                    MOV     B,#8                ; LATCH 0
                    DJNZ    B,$
                    SETB    P3.5                ; END OF READ SIGNAL
                    NOP
                    NOP
                    MOV     C,P3.5              ; READ DATA
                    RRC     A                   ; STORE IN ACC

                    MOV     B,#100D
       RDSCT4:      MOV     C,P3.5
                    JC      RDSCT3              ; WHERE'S LO COME FROM
                    DJNZ    B,RDSCT4

       RDSCT3:      DJNZ    R1,RDSCT1           ; NEXT BIT
                    MOV     @R0,A               ; STORE A BYTE IN BUFFER
                                                ; AT 49H,50H
                    INC     R0                  ; ADVANCE POINTER
                    DJNZ    R2,RDSCT2           ; NEXT ADDRESS
                    LCALL   TOUCHRESET
                    RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;*****************************************************************
                * DS1820 RESET & PRESENCE PULSE *
;*****************************************************************

TOUCHRESET:     PUSH    B

                CLR     P3.5                    ;SEND RESET PULSE
                MOV     R7,#200D                ;DELAY 800 uS
                DJNZ    R7,$

                SETB    P3.5
                CLR     C

WAITLOW:        JB      P3.5,WAITLOW            ;WAIT FOR PRE-PULSE

                MOV     R7,#110D                ;DELAY 440 uS
                SETB    C
                DJNZ    R7,$

                POP     B
                RET

;*****************************************************************
                * WRITE BYTE IN ACC To DS1820 *
;*****************************************************************

SEND:           PUSH    B
                MOV     B,#08D                  ;8 BIT

LOOP:           RRC     A

                CLR     P3.5                    ;WRITE SIGNAL
                MOV     R7,#04D                 ;DELAY 16 uS
                DJNZ    R7,$

                MOV     P3.5,C                  ;SEND A BIT TO DS
                MOV     R7,#05D                 ;LATCH FOR DS 20 uS
                DJNZ    R7,$
                MOV     C,P3.5                  ;SUBSTITUTE 7th BIT

                MOV     R7,#05D                 ;FINISH 1 WRITE CYCLE
                DJNZ    R7,$

                SETB    P3.5
                DJNZ    B,LOOP                  ;CHECK A BYTE
                POP     B
                RET

;*****************************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MSEC:
            MOV     R3,#8D
DEC30:      MOV     R4,#250D
DEC40:      MOV     R5,#250D
DEC50:      DJNZ    R5,DEC50
            DJNZ    R4,DEC40
            DJNZ    R3,DEC30
            RET
            END
```

```
*****************************************************************
                 * END READ TEMP *
*****************************************************************
@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@
                 * END OF THE PROGRAM *
@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@@
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
            PROGRAM FOR THE RECEIVER OF                                    ;

    " WIRELESS TEMPERATURE SENSOR AND CONTROLLER                           ;
           FOR CONTROLLING AIR CONDITION"                                  ;

;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

                ORG     0000H
                JMP     0100H

                LJMP    START

                ORG     0BH
                LCALL   INT_T0

INT_T0:         PUSH    ACC
                PUSH    68H
                PUSH    71H
                PUSH    72H
                PUSH    73H
                PUSH    74H
                MOV     TL0,#00H
                MOV     TH0,#00H
                DJNZ    R4,TT1

                MOV     R4,#250D                ;IF R4=0 :256
                DJNZ    R3,TT1

                MOV     68H,#00H                ;FOR SURE
                CLR     TR0

    TT1:
                POP     74H
                POP     73H
                POP     72H
                POP     71H
                POP     68H
                POP     ACC
                RETI                            ;IF R1<>0

                ORG     100H

START:          MOV     70H,#0000H
                MOV     71H,#0000H
                MOV     72H,#0000H
                MOV     73H,#0000H
                MOV     74H,#0000H
                MOV     75H,#0000H
                MOV     76H,#0000H
                MOV     77H,#0000H
                MOV     78H,#0000H
                MOV     79H,#0000H
                MOV     68H,#0000H
                MOV     64H,#0000H
                MOV     62H,#0000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
              CLR     P3.2
              CLR     P3.3
              CLR     P3.4
              CLR     P3.5
              CLR     P3.7
     MAIN:    LCALL   BEGIN
              MOV     71H,70H          ;STORE SIGNAL SET_TEMP

              MOV     A,71H            ;CHECK SIGNAL SET_TEMP
              CJNE    A,#11001100B,MAIN


              LCALL   BEGIN
              MOV     72H,70H          ;STORE SET_TEMP

              LCALL   BEGIN
              MOV     73H,70H          ;STORE SIGNAL REAL_TEMP

              MOV     A,73H            ;CHECK SIGNAL REAL_TEMP
              CJNE    A,#11110000B,MAIN


              LCALL   BEGIN
              MOV     74H,70H          ;STORE REAL_TEMP

              LCALL   SHOWTEMP
              LCALL   CONTROLLER

              MOV     P1,70H

              LJMP    MAIN
************************************************************
************************************************************
     COUNT:   MOV      A,68H
              CJNE    A,#00000000B,SEC

              MOV     68H,#11110000B    ;DANGER
              MOV     R3,#14D           ;14
              MOV     R4,#250D          ;256

              MOV     TMOD,#00000001B
              SETB    EA
              SETB    ET0
              MOV     TL0,#00H
              MOV     TH0,#00H
              SETB    TR0

       SEC:   RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CONTROLLER:   MOV     A,74H
              MOV     B,#2D
              DIV     AB
              MOV     64H,A             ;74H/2
              MOV     A,72H
              MOV     B,#2D
              DIV     AB
              MOV     62H,A             ;72H/2

              MOV     A,64H
              SUBB    A,62H

              MOV     75H,A
              RLC     A
              JNC     HOT
              JC      COLD

     HOT:     MOV     A,75H
              CJNE    A,#0000H,HOT1
              SETB    P3.2              ;**FAN_LOW
              CLR     P3.3              ;FAN_MED
              CLR     P3.4              ;FAN_HI
              CLR     P3.5              ;COM
              LCALL   COUNT
              LJMP    TEMP

    HOT1:     MOV     A,75H
              CJNE    A,#0001H,HOT2
              CLR     P3.2
              SETB    P3.3              ;**FAN_MED
              CLR     P3.4
              MOV     A,68H
              CJNE    A,#00H,TEMP2
              SETB    P3.5              ;COM
   TEMP2:     LJMP    TEMP

    HOT2:     CLR     P3.2
              CLR     P3.3
              SETB    P3.4              ;**FAN_HI
              MOV     A,68H
              CJNE    A,#00H,TEMP3
              SETB    P3.5              ;COM
   TEMP3:     LJMP    TEMP

    COLD:     SETB    P3.2
              CLR     P3.3
              CLR     P3.4
              CLR     P3.5
              LCALL   COUNT
              LJMP    TEMP

    TEMP:     MOV     76H,P3
              RET
```

##

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
BEGIN:          MOV     70H,#0FFH
                MOV     R5,#08D
   SET_SIG1:    LCALL   RECEIVE
                DJNZ    R5,SET_SIG1
                RET

;#########################################################################

    RECEIVE:    MOV     50H,#0000H          ;1_5 KHZ
                MOV     51H,#0000H          ;0_5 KHZ
                MOV     52H,#0000H          ;0_5 MS
                MOV     53H,#0000H          ;1_2 KHZ
                MOV     54H,#0000H          ;0_2KHZ
                MOV     55H,#0000H          ;0_5 MS
                MOV     56H,#0000H
                MOV     57H,#0000H          ;1_5KHZ
                MOV     58H,#0000H          ;0_5KHZ
                MOV     59H,#0000H          ;SEPERATE 1
                MOV     60H,#0000H          ;QUALIFIED 1_5KHZ
                MOV     61H,#0000H          ;QUALIFIED 0_5KHZ
                MOV     63H,#0000H          ;QUALIFIED 1_2KHZ
                MOV     64H,#0000H          ;QUALIFIED 0_2KHZ
                MOV     65H,#0000H          ;1_2KHZ
                MOV     66H,#0000H          ;0_2KHZ

                MOV     R1,#24D
         REL:   MOV     C,P3.0
                JNC     REL
                JC      ONE

         ONE:   MOV     C,P3.0              ;4 MC
                INC     50H
                JC      ONE

                MOV     A,50H

                MOV     57H,50H             ;***********2MC
                MOV     50H,#0000H
                SUBB    A,#2D               ;** 20D
                ANL     A,#11100000B        ;** #11111000B
                CJNE    A,#00000000B,ONE
                INC     60H

        ZERO:   MOV     C,P3.0              ;4 MC
                INC     51H
                JNC     ZERO
                MOV     A,51H

                MOV     58H,51H             ;*********2MC
                MOV     51h,#0000H
                SUBB    A,#2D               ;** 20D
                ANL     A,#11100000B        ;** #11111000B
                CJNE    A,#00000000B,ZERO
                INC     61H
;*************************************************************************
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            MOV     A,57H
            ADD     A,58H
            SUBB    A,#35D
            ANL     A,#11110000B
            CJNE    A,#00000000B,BEFORE
            LJMP    DECRE

BEFORE:     DEC     60H
            DEC     61H
            LJMP    ONE
;*****************************************************************

DECRE:      DJNZ    R1,ONE

            MOV     A,60H               ;QUALIFIED PULSE
            SUBB    A,#20D
            ANL     A,#11111000B
            CJNE    A,#00000000B,REL

            MOV     A,61H
            SUBB    A,#20D
            ANL     A,#11111000B
RELL:       CJNE    A,#00000000B,REL

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
        ;;;;;;      2 kHz          ;;;;;;
        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

REL1:       MOV     C,P3.0
            JNC     REL1

ONE1:       MOV     C,P3.0              ;4 MC
            INC     53H
            JC      ONE1
            MOV     65H,53H             ;***********2MC
            mov     59h,53H
            MOV     53H,#0000H
            MOV     A,59H
            SUBB    A,#6D               ;** 50

            ANL     A,#11000000B        ;** #11111000B
            CJNE    A,#00000000B,ON1    ;WHETHER LONG 1
            INC     63H
            JMP     ZERO1

ON1:        MOV     A,59H
            SUBB    A,#80D              ;COUNT LONG 1
            ANL     A,#11000000B
RELLL:      CJNE    A,#00000000B,RELL

            JMP     CO11
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ZERO1:  MOV     C,P3.0              ;4 MC
        INC     54H
        JNC     ZERO1               ;=60
        MOV     A,54H               ;10 MC
        MOV     66H,54H             ;*************2MC
        MOV     54H,#0000H
        SUBB    A,#6D               ;** 50D
        ANL     A,#11000000B        ;** #0000H
        CJNE    A,#00000000B,ZERO1
        INC     64H
*****************************************************************

        MOV     A,65H
        ADD     A,66H
        SUBB    A,#100D
        ANL     A,#11100000B
        CJNE    A,#0000H,CHECK
        LJMP    ONE1

CHECK:  DEC     63H
        DEC     64H
        LJMP    ONE1                ; OLD TARGET
*****************************************************************

CO11:
QUA:    MOV     A,63H               ;QUALIFIED 10 OR 100
        SUBB    A,#7D
        ANL     A,#11111100B
        CJNE    A,#00000000B,CDATA1

STORE0: MOV     A,70H               ;STORE DATA
        CLR     C
        RRC     A
        MOV     70H,A
        JMP     RETURN

CDATA1: MOV     A,63H
        SUBB    A,#95D
        ANL     A,#11111000B
        CJNE    A,#00000000B,RELLL

STORE1: MOV     A,70H               ;STORE DATA
        SETB    C
        RRC     A
        MOV     70H,A

RETURN: RET
                                    ;send "0" 102mc

SEND_7F: RRC    A
        MOV     P1.0,C              ;SEND FIRST DIGIT
        RRC     A
        MOV     P1.1,C
        RRC     A
        MOV     P1.2,C
        RRC     A
        MOV     P1.3,C
        RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SEND_7S:    RRC     A
            MOV     P1.4,C
            RRC     A
            MOV     P1.5,C
            RRC     A
            MOV     P1.6,C
            RRC     A
            MOV     P1.7,C
            RET

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

CON_DEC:    MOV     A,79H               ; 70 STORE VALUE TO
                                        ; CONVERT DEC
            MOV     B,#20
            DIV     AB
            MOV     51H,A               ; STORE SECOND DIGIT
            MOV     B,#20D
            MUL     AB

            MOV     52H,A
            MOV     A,79H
            SUBB    A,52H
            MOV     B,#2D
            DIV     AB
            MOV     53H,A               ; STORE FIRST DIGIT
            RET

        ;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;

S_2DIGIT:   MOV     A,53H
            LCALL   SEND_7F

            MOV     A,51H               ; SEND SECOND DIGIT
            LCALL   SEND_7S
            RET

DELAY_7:    MOV     R7,#9D
      D1:   MOV     R6,#100D
      D2:   MOV     R5,#225D
      D3:   DJNZ    R5,D3
            DJNZ    R6,D2
            DJNZ    R7,D1
            RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SHOWTEMP:   MOV     79H,74H
            LCALL   CON_DEC

            SETB    P3.7
            LCALL   S_2DIGIT
            LCALL   DELAY_7

            CLR     P3.7
            LCALL   DELAY_7

            SETB    P3.7
            LCALL   S_2DIGIT
            LCALL   DELAY_7

            CLR     P3.7
            LCALL   DELAY_7

            MOV     79H,72H
            LCALL   CON_DEC

            SETB    P3.7
            LCALL   S_2DIGIT
            LCALL   DELAY_7
            LCALL   DELAY_7
            LCALL   DELAY_7
            CLR     P3.7

            RET

            END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

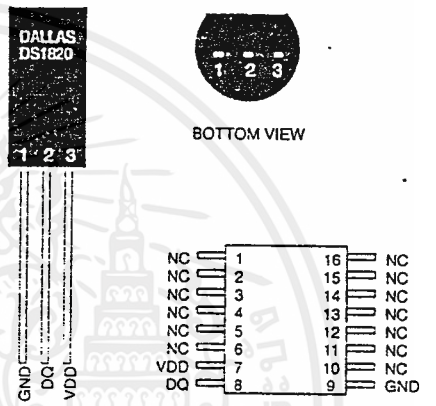
DALLAS SEMICONDUCTOR

DS1820
1–Wire™ Digital Thermometer

FEATURES

- Unique 1–Wire™ interface requires only one port pin for communication
- Multidrop capability simplifies distributed temperature sensing applications
- Requires no external components
- Can be powered from data line
- Zero standby power required
- Measures temperatures from –55°C to +125°C in 0.5°C increments. Fahrenheit equivalent is –67°F to +257°F in 0.9°F increments
- Temperature is read as a 9–bit digital value.
- Converts temperature to digital word in 200 ms (typ.)
- User–definable, nonvolatile temperature alarm settings
- Alarm search command identifies and addresses devices whose temperature is outside of programmed limits (temperature alarm condition)
- Applications include thermostatic controls, industrial systems, consumer products, thermometers, or any thermally sensitive system

PIN ASSIGNMENT



DS1820
PR35 PACKAGE
See Mech. Drawings Section

DS1820S
16–PIN SSOP
See Mech. Drawings Section

PIN DESCRIPTION

GND	–	Ground
DQ	–	Data In/Out
V_{DD}	–	Optional V_{DD}
NC	–	No Connect

DESCRIPTION

The DS1820 Digital Thermometer provides 9–bit temperature readings which indicate the temperature of the device.

Information is sent to/from the DS1820 over a 1–Wire interface, so that only one wire (and ground) needs to be connected from a central microprocessor to a DS1820. Power for reading, writing, and performing temperature conversions can be derived from the data line itself with no need for an external power source.

Because each DS1820 contains a unique silicon serial number, multiple DS1820s can exist on the same 1–Wire bus. This allows for placing temperature sensors in many different places. Applications where this feature is useful include HVAC environmental controls, sensing temperatures inside buildings, equipment or machinery, and in process monitoring and control.

©Copyright 1995 by Dallas Semiconductor Corporation.
All Rights Reserved. For important information regarding patents and other intellectual property rights, please refer to Dallas Semiconductor data books.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED PIN DESCRIPTION

PIN 16–PIN SSOP	PIN PR35	SYMBOL	DESCRIPTION
9	1	GND	**Ground.**
8	2	DQ	**Data Input/Output pin.** For 1–Wire operation: Open drain. (See "Parasite Power" section.)
7	3	V_{DD}	**Optional V_{DD} pin.** See "Parasite Power" section for details of connection.

DS1820S (16–pin SSOP): All pins not specified in this table are not to be connected.

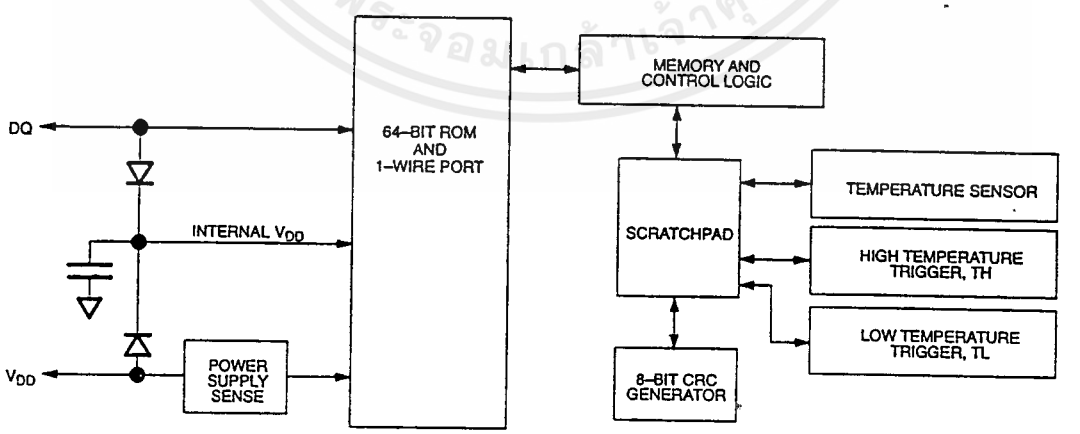
OVERVIEW

The block diagram of Figure 1 shows the major components of the DS1820. The DS1820 has three main data components: 1) 64–bit lasered ROM, 2) temperature sensor, and 3) nonvolatile temperature alarm triggers TH and TL. The device derives its power from the 1–Wire communication line by storing energy on an internal capacitor during periods of time when the signal line is high and continues to operate off this power source during the low times of the 1–Wire line until it returns high to replenish the parasite (capacitor) supply. As an alternative, the DS1820 may also be powered from an external 5 volts supply.

Communication to the DS1820 is via a 1–Wire port. With the 1–Wire port, the memory and control functions will not be available before the ROM function protocol has been established. The master must first provide one of five ROM function commands: 1) Read ROM, 2) Match ROM, 3) Search ROM, 4) Skip ROM, or 5) Alarm Search. These commands operate on the 64–bit lasered ROM portion of each device and can single out a specific device if many are present on the 1–Wire line as well as indicate to the Bus Master how many and what types of devices are present. After a ROM function sequence has been successfully executed, the memory and control functions are accessible and the master may then provide any one of the six memory and control function commands.

One control function command instructs the DS1820 to perform a temperature measurement. The result of this measurement will be placed in the DS1820's scratchpad memory, and may be read by issuing a memory function command which reads the contents of the scratchpad memory. The temperature alarm triggers TH and TL consist of one byte EEPROM each. If the alarm search command is not applied to the DS1820, these registers may be used as general purpose user memory. Writing TH and TL is done using a memory function command. Read access to these registers is through the scratchpad. All data is read and written least significant bit first.

DS1820 BLOCK DIAGRAM Figure 1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARASITE POWER

The block diagram (Figure 1) shows the parasite powered circuitry. This circuitry "steals" power whenever the I/O or V_{DD} pins are high. I/O will provide sufficient power as long as the specified timing and voltage requirements are met (see the section titled "1–Wire Bus System"). The advantages of parasite power are two–fold: 1) by parasiting off this pin, no local power source is needed for remote sensing of temperature, and 2) the ROM may be read in absence of normal power.

In order for the DS1820 to be able to perform accurate temperature conversions, sufficient power must be provided over the I/O line when a temperature conversion is taking place. Since the operating current of the DS1820 is up to 1 mA, the I/O line will not have sufficient drive due to the 5K pull–up resistor. This problem is particularly acute if several DS1820's are on the same I/O and attempting to convert simultaneously.

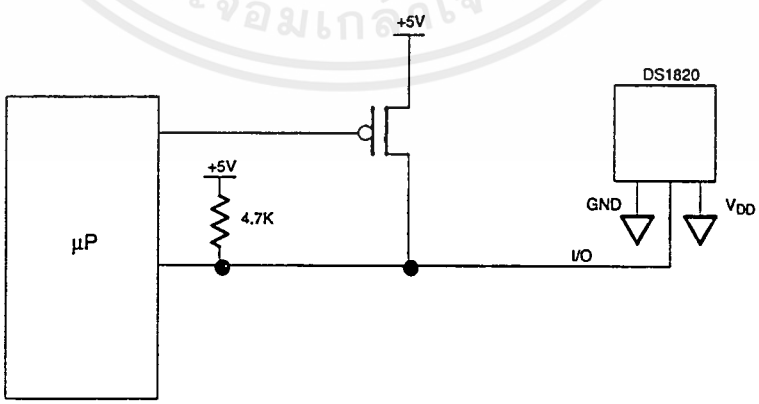
There are two ways to assure that the DS1820 has sufficient supply current during its active conversion cycle. The first is to provide a strong pull–up on the I/O line whenever temperature conversions or copies to the E^2 memory are taking place. This may be accomplished by using a MOSFET to pull the I/O line directly to the power supply as shown in Figure 2. The I/O line must be switched over to the strong pull–up within 10 µs maximum after issuing any protocol that involves copying to the E^2 memory or initiates temperature conversions. When using the parasite power mode, the V_{DD} pin must be tied to ground.

Another method of supplying current to the DS1820 is through the use of an external power supply tied to the V_{DD} pin, as shown in Figure 3. The advantage to this is that the strong pull–up is not required on the I/O line, and the bus master need not be tied up holding that line high during temperature conversions. This allows other data traffic on the 1–Wire bus during the conversion time. In addition, any number of DS1820's may be placed on the 1–Wire bus, and if they all use external power, they may all simultaneously perform temperature conversions by issuing the Skip ROM command and then issuing the Convert T command. Note that as long as the external power supply is active, the GND pin may not be floating.

The use of parasite power is not recommended above 100°C, since it may not be able to sustain communications given the higher leakage currents the DS1820 exhibits at these temperatures. For applications in which such temperatures are likely, it is strongly recommended that V_{DD} be applied to the DS1820.

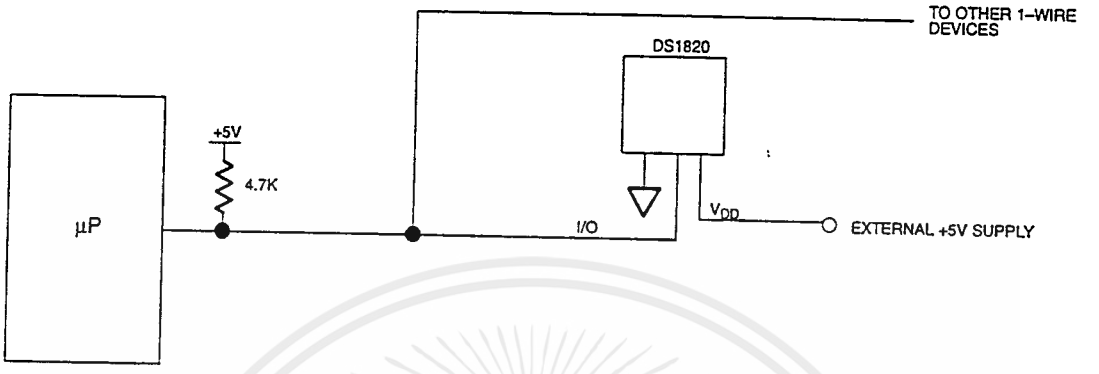
For situations where the bus master does not know whether the DS1820's on the bus are parasite powered or supplied with external V_{DD}, a provision is made in the DS1820 to signal the power supply scheme used. The bus master can determine if any DS1820's are on the bus which require the strong pull–up by sending a Skip ROM protocol, then issuing the read power supply command. After this command is issued, the master then issues read time slots. The DS1820 will send back "0" on the 1–Wire bus if it is parasite powered; it will send back a "1" if it is powered from the V_{DD} pin. If the master receives a "0", it knows that it must supply the strong pull–up on the I/O line during temperature conversions. See "Memory Command Functions" section for more detail on this command protocol.

STRONG PULL–UP FOR SUPPLYING DS1820 DURING TEMPERATURE CONVERSION Figure 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

USING V_{DD} TO SUPPLY TEMPERATURE CONVERSION CURRENT Figure 3



OPERATION – MEASURING TEMPERATURE

The DS1820 measures temperature through the use of an on–board proprietary temperature measurement technique. A block diagram of the temperature measurement circuitry is shown in Figure 4.

The DS1820 measures temperature by counting the number of clock cycles that an oscillator with a low temperature coefficient goes through during a gate period determined by a high temperature coefficient oscillator. The counter is preset with a base count that corresponds to –55°C. If the counter reaches zero before the gate period is over, the temperature register, which is also preset to the –55°C value, is incremented, indicating that the temperature is higher than –55°C.

At the same time, the counter is then preset with a value determined by the slope accumulator circuitry. This circuitry is needed to compensate for the parabolic behavior of the oscillators over temperature. The counter is then clocked again until it reaches zero. If the gate period is still not finished, then this process repeats.

The slope accumulator is used to compensate for the non–linear behavior of the oscillators over temperature, yielding a high resolution temperature measurement. This is done by changing the number of counts necessary for the counter to go through for each incremental degree in temperature. To obtain the desired resolution, therefore, both the value of the counter and the number of counts per degree C (the value of the slope accumulator) at a given temperature must be known.

Internally, this calculation is done inside the DS1820 to provide 0.5°C resolution. The temperature reading is provided in a 16–bit, sign–extended two's complement reading. Table 1 describes the exact relationship of output data to measured temperature. The data is transmitted serially over the 1–Wire interface. The DS1820 can measure temperature over the range of –55°C to +125°C in 0.5°C increments. For Fahrenheit usage, a lookup table or conversion factor must be used.

Note that temperature is represented in the DS1820 in terms of a $^1/_2$°C LSB, yielding the following 9–bit format:

MSB								LSB
1	1	1	0	0	1	1	1	0

= –25°C

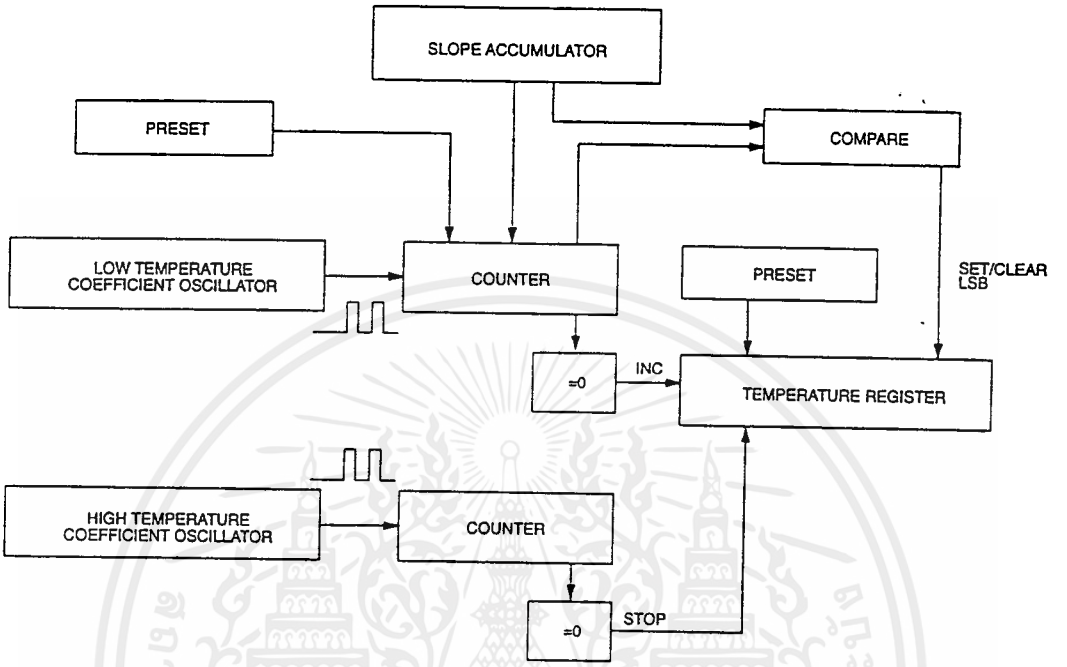
The most significant (sign) bit is duplicated into all of the bits in the upper MSB of the two–byte temperature register in memory. This "sign–extension" yields the 16–bit temperature readings as shown in Table 1.

Higher resolutions may be obtained by the following procedure. First, read the temperature, and truncate the 0.5°C bit (the LSB) from the read value. This value is TEMP_READ. The value left in the counter may then be read. This value is the count remaining (COUNT_REMAIN) after the gate period has ceased. The last value needed is the number of counts per degree C (COUNT_PER_C) at that temperature. The actual temperature may be then be calculated by the user using the following:

$$\text{TEMPERATURE} = \text{TEMP\_READ} - 0.25 + \frac{(\text{COUNT\_PER\_C} - \text{COUNT\_REMAIN})}{\text{COUNT\_PER\_C}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEMPERATURE MEASURING CIRCUITRY Figure 4



TEMPERATURE/DATA RELATIONSHIPS Table 1

TEMPERATURE	DIGITAL OUTPUT (Binary)	DIGITAL OUTPUT (Hex)
+125°C	00000000 11111010	00FA
+25°C	00000000 00110010	0032h
$+^1/_2$°C	00000000 00000001	0001h
+0°C	00000000 00000000	0000h
$-^1/_2$°C	11111111 11111111	FFFFh
–25°C	11111111 11001110	FFCEh
–55°C	11111111 10010010	FF92h

OPERATION – ALARM SIGNALING

After the DS1820 has performed a temperature conversion, the temperature value is compared to the trigger values stored in TH and TL. Since these registers are 8–bit only, the 0.5°C bit is ignored for comparison. The most significant bit of TH or TL directly corresponds to the sign bit of the 16–bit temperature register. If the result of a temperature measurement is higher than TH or lower than TL, an alarm flag inside the device is set. This flag is updated with every temperature measurement. As long as the alarm flag is set, the DS1820 will respond to the alarm search command. This allows many DS1820s to be connected in parallel doing simultaneous temperature measurements. If somewhere the temperature exceeds the limits, the alarming device(s) can be identified and read immediately without having to read non–alarming devices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

64–BIT LASERED ROM

Each DS1820 contains a unique ROM code that is 64–bits long. The first eight bits are a 1–Wire family code (DS1820 code is 10h). The next 48 bits are a unique serial number. The last eight bits are a CRC of the first 56 bits. (See Figure 5.) The 64–bit ROM and ROM Function Control section allow the DS1820 to operate as a 1–Wire device and follow the 1–Wire protocol detailed in the section "1–Wire Bus System". The functions required to control sections of the DS1820 are not accessible until the ROM function protocol has been satisfied. This protocol is described in the ROM function protocol flowchart (Figure 6). The 1–Wire bus master must first provide one of five ROM function commands: 1) Read ROM, 2) Match ROM, 3) Search ROM, 4) Skip ROM, or 5) Alarm Search. After a ROM functions sequence has been successfully executed, the functions specific to the DS1820 are accessible and the bus master may then provide and one of the six memory and control function commands.

CRC GENERATION

The DS1820 has an 8–bit CRC stored in the most significant byte of the 64–bit ROM. The bus master can compute a CRC value from the first 56–bits of the 64–bit ROM and compare it to the value stored within the DS1820 to determine if the ROM data has been received error–free by the bus master. The equivalent polynomial function of this CRC is:

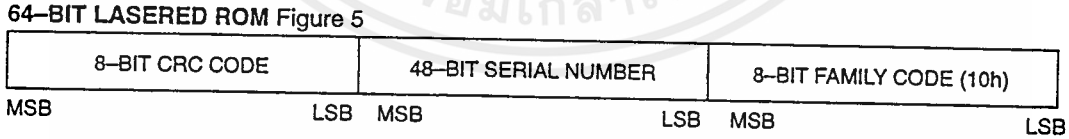
$$CRC = X^8 + X^5 + X^4 + 1$$

The DS1820 also generates an 8–bit CRC value using the same polynomial function shown above and provides this value to the bus master to validate the transfer of data bytes. In each case where a CRC is used for data transfer validation, the bus master must calculate a CRC value using the polynomial function given above and compare the calculated value to either the 8–bit CRC value stored in the 64–bit ROM portion of the DS1820 (for ROM reads) or the 8–bit CRC value computed within the DS1820 (which is read as a ninth byte when the scratchpad is read). The comparison of CRC values and decision to continue with an operation are determined entirely by the bus master. There is no circuitry inside the DS1820 that prevents a command sequence from proceeding if the CRC stored in or calculated by the DS1820 does not match the value generated by the bus master.

The 1–Wire CRC can be generated using a polynomial generator consisting of a shift register and XOR gates as shown in Figure 7. Additional information about the Dallas 1–Wire Cyclic Redundancy Check is available in Application Note 27 entitled "Understanding and Using Cyclic Redundancy Checks with Dallas Semiconductor Touch Memory Products".

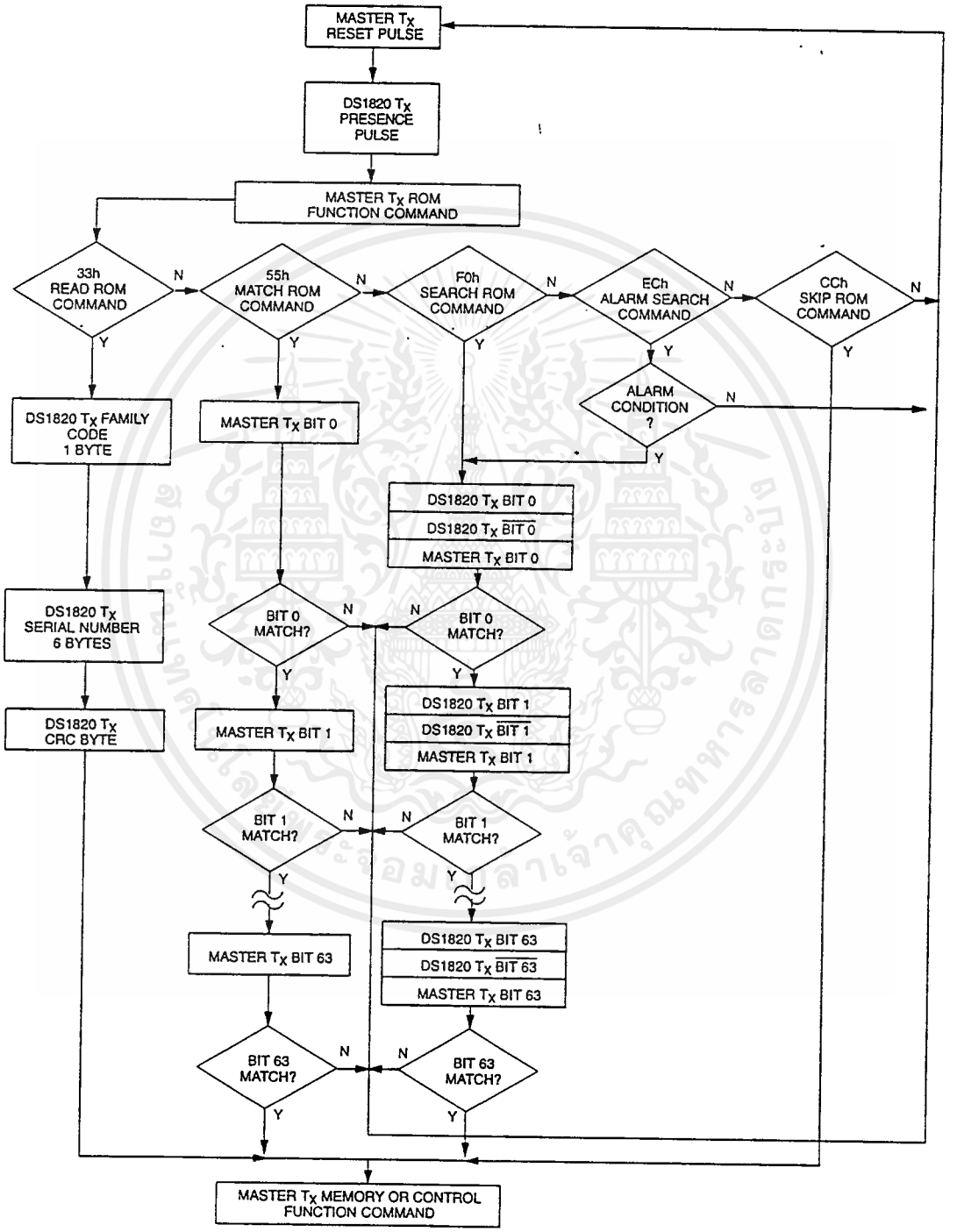
The shift register bits are initialized to zero. Then starting with the least significant bit of the family code, one bit at a time is shifted in. After the 8th bit of the family code has been entered, then the serial number is entered. After the 48th bit of the serial number has been entered, the shift register contains the CRC value. Shifting in the eight bits of CRC should return the shift register to all zeros.

64–BIT LASERED ROM Figure 5



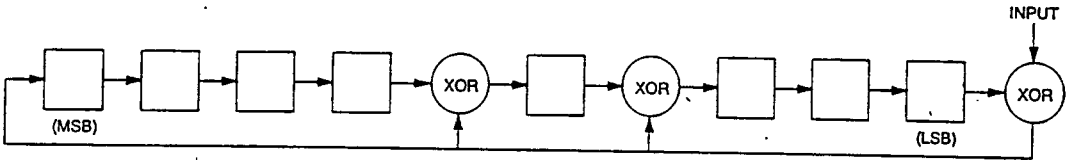
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ROM FUNCTIONS FLOW CHART Figure 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1–WIRE CRC CODE Figure 7



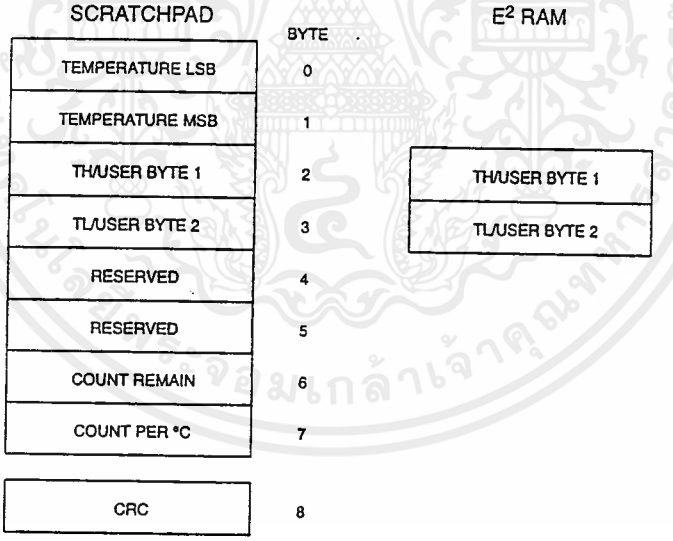
MEMORY

The DS1820's memory is organized as shown in Figure 8. The memory consists of a scratchpad RAM and a nonvolatile, electrically erasable (E^2) RAM, which stores the high and low temperature triggers TH and TL. The scratchpad helps insure data integrity when communicating over the 1–Wire bus. Data is first written to the scratchpad where it can be read back. After the data has been verified, a copy scratchpad command will transfer the data to the nonvolatile (E^2) RAM. This process insures data integrity when modifying the memory.

The scratchpad is organized as eight bytes of memory. The first two bytes contain the measured temperature information. The third and fourth bytes are volatile copies of TH and TL and are refreshed with every power–on reset. The next two bytes are not used; upon reading back, however, they will appear as all logic 1's. The seventh and eighth bytes are count registers, which may be used in obtaining higher temperature resolution (see "Operation–measuring Temperature" section).

There is a ninth byte which may be read with a Read Scratchpad command. This byte contains a cyclic redundancy check (CRC) byte which is the CRC over all of the eight previous bytes. This CRC is implemented in the fashion described in the section titled "CRC Generation".

DS1820 MEMORY MAP Figure 8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

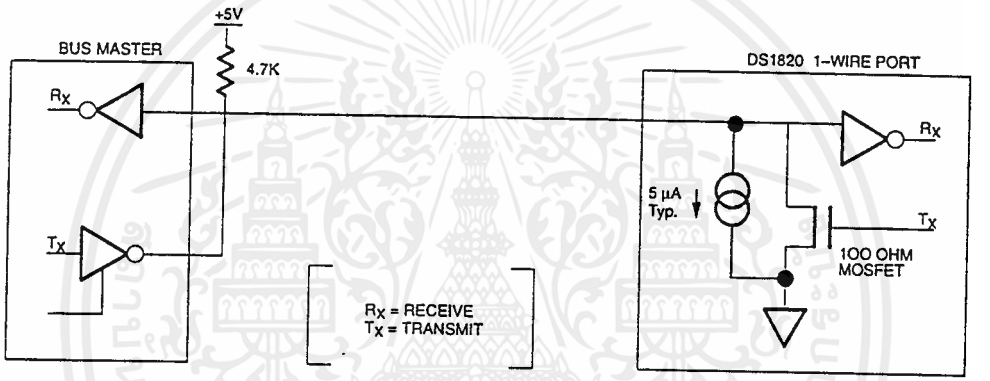
1–WIRE BUS SYSTEM

The 1–Wire bus is a system which has a single bus master and one or more slaves. The DS1820 behaves as a slave. The discussion of this bus system is broken down into three topics: hardware configuration, transaction sequence, and 1–Wire signaling (signal types and timing).

HARDWARE CONFIGURATION

The 1–Wire bus has only a single line by definition; it is important that each device on the bus be able to drive it at the appropriate time. To facilitate this, each device attached to the 1–Wire bus must have open drain or 3–state outputs. The 1–Wire port of the DS1820 (I/O pin) is open drain with an internal circuit equivalent to that shown in Figure 9. A multidrop bus consists of a 1–Wire bus with multiple slaves attached. The 1–Wire bus requires a pullup resistor of approximately 5KΩ.

HARDWARE CONFIGURATION Figure 9



The idle state for the 1–Wire bus is high. If for any reason a transaction needs to be suspended, the bus MUST be left in the idle state if the transaction is to resume. Infinite recovery time can occur between bits so long as the 1–Wire bus is in the inactive (high) state during the recovery period. If this does not occur and the bus is left low for more than 480 µs, all components on the bus will be reset.

TRANSACTION SEQUENCE

The protocol for accessing the DS1820 via the 1–Wire port is as follows:

- Initialization
- ROM Function Command
- Memory Function Command
- Transaction/Data

INITIALIZATION

All transactions on the 1–Wire bus begin with an initialization sequence. The initialization sequence consists of a reset pulse transmitted by the bus master followed by presence pulse(s) transmitted by the slave(s).

The presence pulse lets the bus master know that the DS1820 is on the bus and is ready to operate. For more details, see the "1–Wire Signaling" section.

ROM FUNCTION COMMANDS

Once the bus master has detected a presence, it can issue one of the five ROM function commands. All ROM function commands are 8–bits long. A list of these commands follows (refer to flowchart in Figure 6):

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read ROM [33h]

This command allows the bus master to read the DS1820's 8–bit family code, unique 48–bit serial number, and 8–bit CRC. This command can only be used if there is a single DS1820 on the bus. If more than one slave is present on the bus, a data collision will occur when all slaves try to transmit at the same time (open drain will produce a wired AND result).

Match ROM [55h]

The match ROM command, followed by a 64–bit ROM sequence, allows the bus master to address a specific DS1820 on a multidrop bus. Only the DS1820 that exactly matches the 64–bit ROM sequence will respond to the following memory function command. All slaves that do not match the 64–bit ROM sequence will wait for a reset pulse. This command can be used with a single or multiple devices on the bus.

Skip ROM [CCh]

This command can save time in a single drop bus system by allowing the bus master to access the memory functions without providing the 64–bit ROM code. If more than one slave is present on the bus and a read command is issued following the Skip ROM command, data collision will occur on the bus as multiple slaves transmit simultaneously (open drain pulldowns will produce a wired AND result).

Search ROM [F0h]

When a system is initially brought up, the bus master might not know the number of devices on the 1–Wire bus or their 64–bit ROM codes. The search ROM command allows the bus master to use a process of elimination to identify the 64–bit ROM codes of all slave devices on the bus.

Alarm Search [ECh]

The flowchart of this command is identical to the Search ROM command. However, the DS1820 will respond to this command only if an alarm condition has been encountered at the last temperature measurement. An alarm condition is defined as a temperature higher than TH or lower than TL. The alarm condition remains set as long as the DS1820 is powered up, or until another temperature measurement reveals a non–alarming value. For alarming, the trigger values stored in EEPROM are taken into account. If an alarm condition exists and the TH or TL settings are changed, another temperature conversion should be done to validate any alarm conditions.

Example of a ROM Search

The ROM search process is the repetition of a simple 3–step routine: read a bit, read the complement of the bit, then write the desired value of that bit. The bus master performs this simple, 3–step routine on each bit of the ROM. After one complete pass, the bus master knows the contents of the ROM in one device. The remaining number of devices and their ROM codes may be identified by additional passes.

The following example of the ROM search process assumes four different devices are connected to the same 1–Wire bus. The ROM data of the four devices is as shown:

ROM1	00110101...
ROM2	10101010...
ROM3	11110101...
ROM4	00010001...

The search process is as follows:

1. The bus master begins the initialization sequence by issuing a reset pulse. The slave devices respond by issuing simultaneous presence pulses.
2. The bus master will then issue the Search ROM command on the 1–Wire bus.
3. The bus master reads a bit from the 1–Wire bus. Each device will respond by placing the value of the first bit of their respective ROM data onto the 1–Wire bus. ROM1 and ROM4 will place a 0 onto the 1–Wire bus, i.e., pull it low. ROM2 and ROM3 will place a 1 onto the 1–Wire bus by allowing the line to stay high. The result is the logical AND of all devices on the line, therefore the bus master sees a 0. The bus master reads another bit. Since the Search ROM data command is being executed, all of the devices on the 1–Wire bus respond to this second read by placing the complement of the first bit of their respective ROM data onto the 1–Wire bus. ROM1 and ROM4 will place a 1 onto the 1–Wire, allowing the line to stay high. ROM2 and ROM3 will place a 0 onto the 1–Wire, thus it will be pulled low. The bus master again observes a 0 for the complement of the first ROM data bit. The bus master has determined that there are some devices on the 1–Wire bus that have a 0 in the first position and others that have a 1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The data obtained from the two reads of the 3–step routine have the following interpretations:

- 00 There are still devices attached which have conflicting bits in this position.
- 01 All devices still coupled have a 0–bit in this bit position.
- 10 All devices still coupled have a 1–bit in this bit position.
- 11 There are no devices attached to the 1–Wire bus.

4. The bus master writes a 0. This deselects ROM2 and ROM3 for the remainder of this search pass, leaving only ROM1 and ROM4 connected to the 1–Wire bus.
5. The bus master performs two more reads and receives a 0–bit followed by a 1–bit. This indicates that all devices still coupled to the bus have 0's as their second ROM data bit.
6. The bus master then writes a 0 to keep both ROM1 and ROM4 coupled.
7. The bus master executes two reads and receives two 0–bits. This indicates that both 1–bits and 0–bits exist as the third bit of the ROM data of the attached devices.
8. The bus master writes a 0–bit. This deselects ROM1 leaving ROM4 as the only device still connected.
9. The bus master reads the remainder of the ROM bits for ROM4 and continues to access the part if desired. This completes the first pass and uniquely identifies one part on the 1–Wire bus.
10. The bus master starts a new ROM search sequence by repeating steps 1 through 7.
11. The bus master writes a 1–bit. This decouples ROM4, leaving only ROM1 still coupled.
12. The bus master reads the remainder of the ROM bits for ROM1 and communicates to the underlying logic if desired. This completes the second ROM search pass, in which another of the ROMs was found.
13. The bus master starts a new ROM search by repeating steps 1 through 3.
14. The bus master writes a 1–bit. This deselects ROM1 and ROM4 for the remainder of this search pass, leaving only ROM2 and ROM3 coupled to the system.
15. The bus master executes two read time slots and receives two zeros.
16. The bus master writes a 0–bit. This decouples ROM3, and leaving only ROM2.
17. The bus master reads the remainder of the ROM bits for ROM2 and communicates to the underlying logic if desired. This completes the third ROM search pass, in which another of the ROMs was found.
18. The bus master starts a new ROM search by repeating steps 13 through 15.
19. The bus master writes a 1–bit. This decouples ROM2, leaving only ROM3.
20. The bus master reads the remainder of the ROM bits for ROM3 and communicates to the underlying logic if desired. This completes the fourth ROM search pass, in which another of the ROMs was found.

Note the following:

The bus master learns the unique ID number (ROM data pattern) of one 1–Wire device on each ROM Search operation. The time required to derive the part's unique ROM code is:

$$960\ \mu s + (8 + 3 \times 64)\ 61\ \mu s = 13.16\ ms$$

The bus master is therefore capable of identifying 75 different 1–Wire devices per second.

I/O SIGNALING

The DS1820 requires strict protocols to insure data integrity. The protocol consists of several types of signaling on one line: reset pulse, presence pulse, write 0, write 1, read 0, and read 1. All of these signals, with the exception of the presence pulse, are initiated by the bus master.

The initialization sequence required to begin any communication with the DS1820 is shown in Figure 11. A reset pulse followed by a presence pulse indicates the DS1820 is ready to send or receive data given the correct ROM command and memory function command.

The bus master transmits (TX) a reset pulse (a low signal for a minimum of 480 µs). The bus master then releases the line and goes into a receive mode (RX). The 1–Wire bus is pulled to a high state via the 5K pull–up resistor . After detecting the rising edge on the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I/O pin, the DS1820 waits 15–60 µs and then transmits the presence pulse (a low signal for 60–240 µs).

MEMORY COMMAND FUNCTIONS

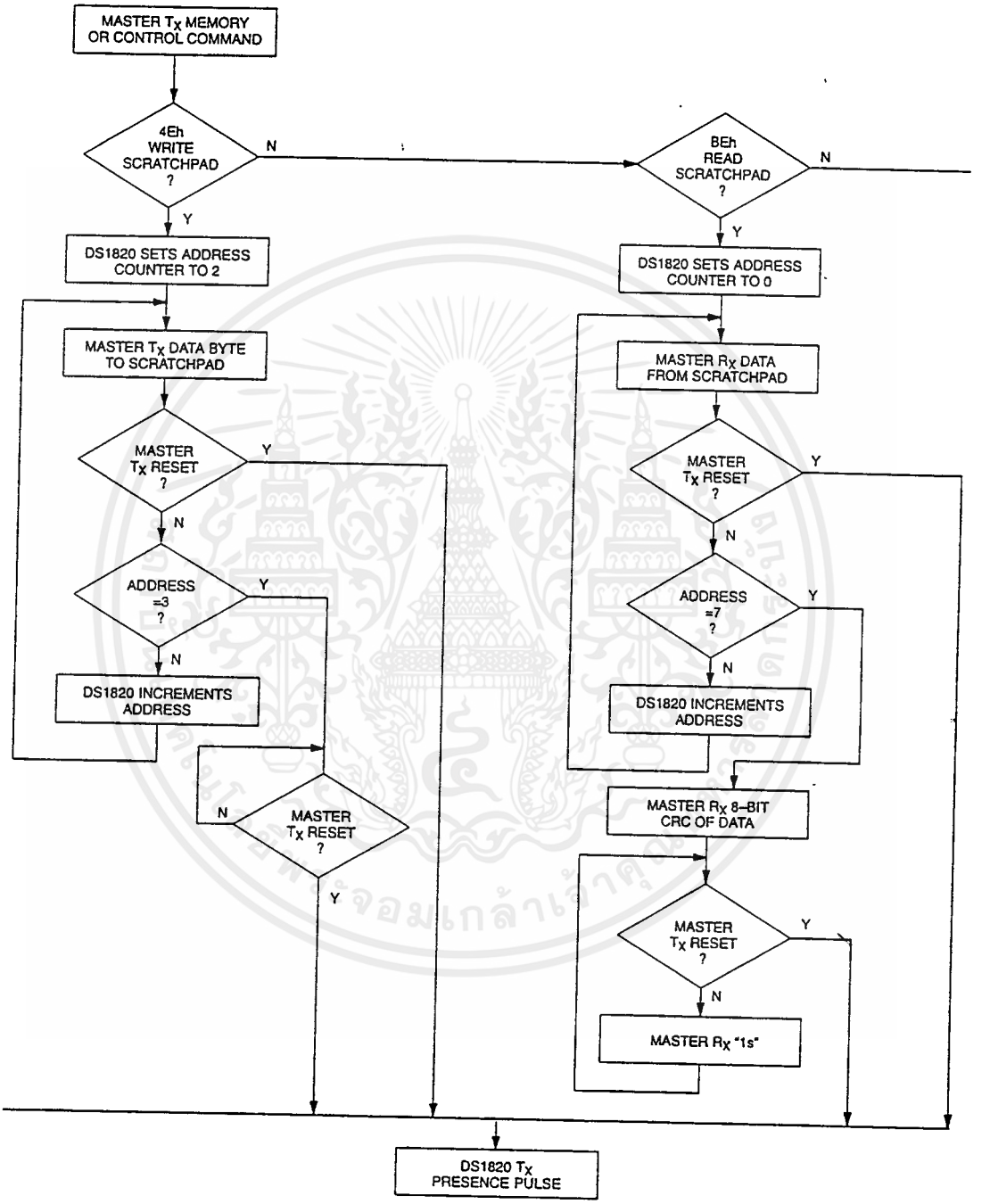
The following command protocols are summarized in Table 2, and by the flowchart of Figure 10.

Write Scratchpad [4Eh]

This command writes to the scratchpad of the DS1820, starting at address 2. The next two bytes written will be saved in scratchpad memory, at address locations 2 and 3. Writing may be terminated at any point by issuing a reset.

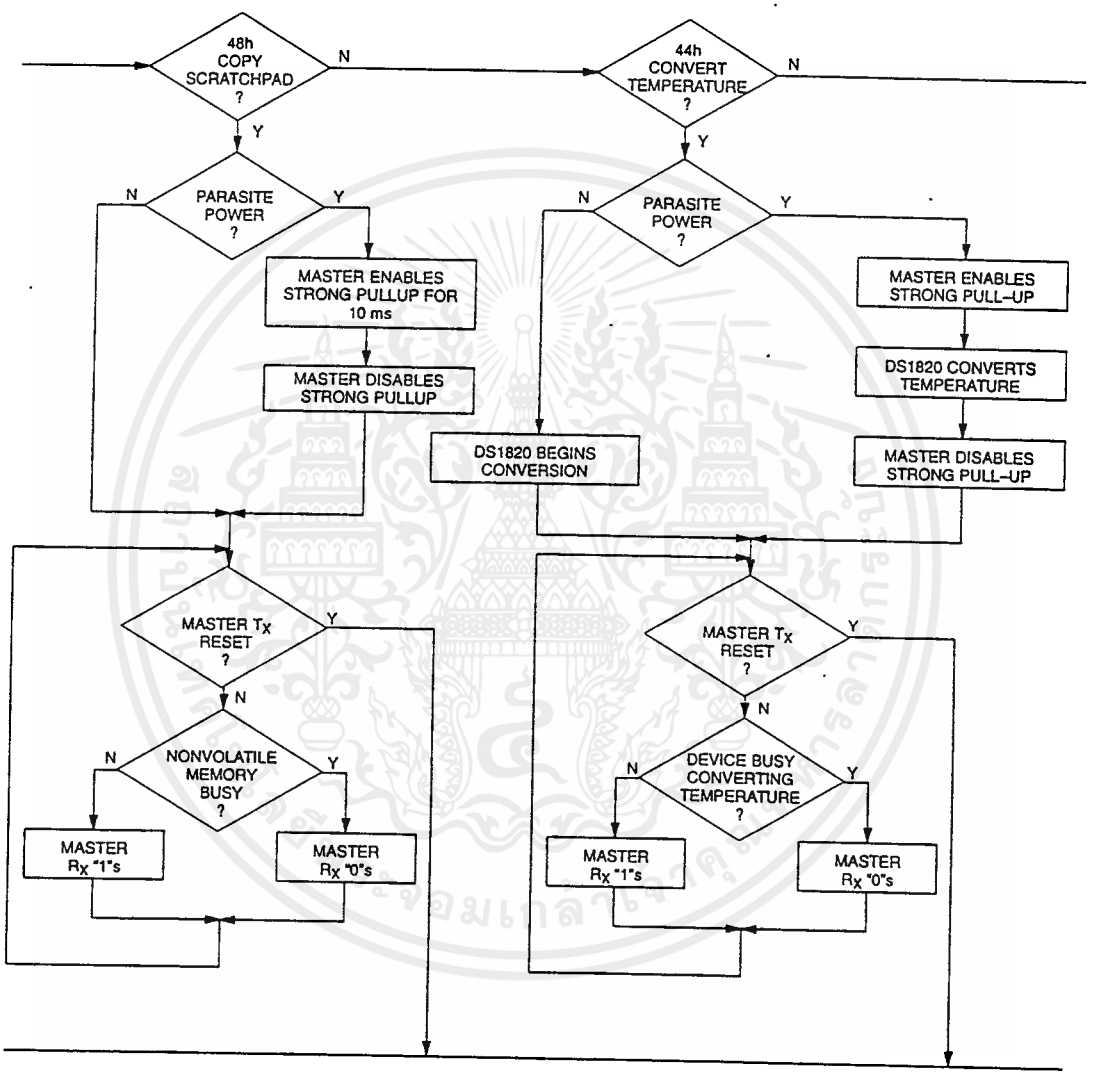
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10



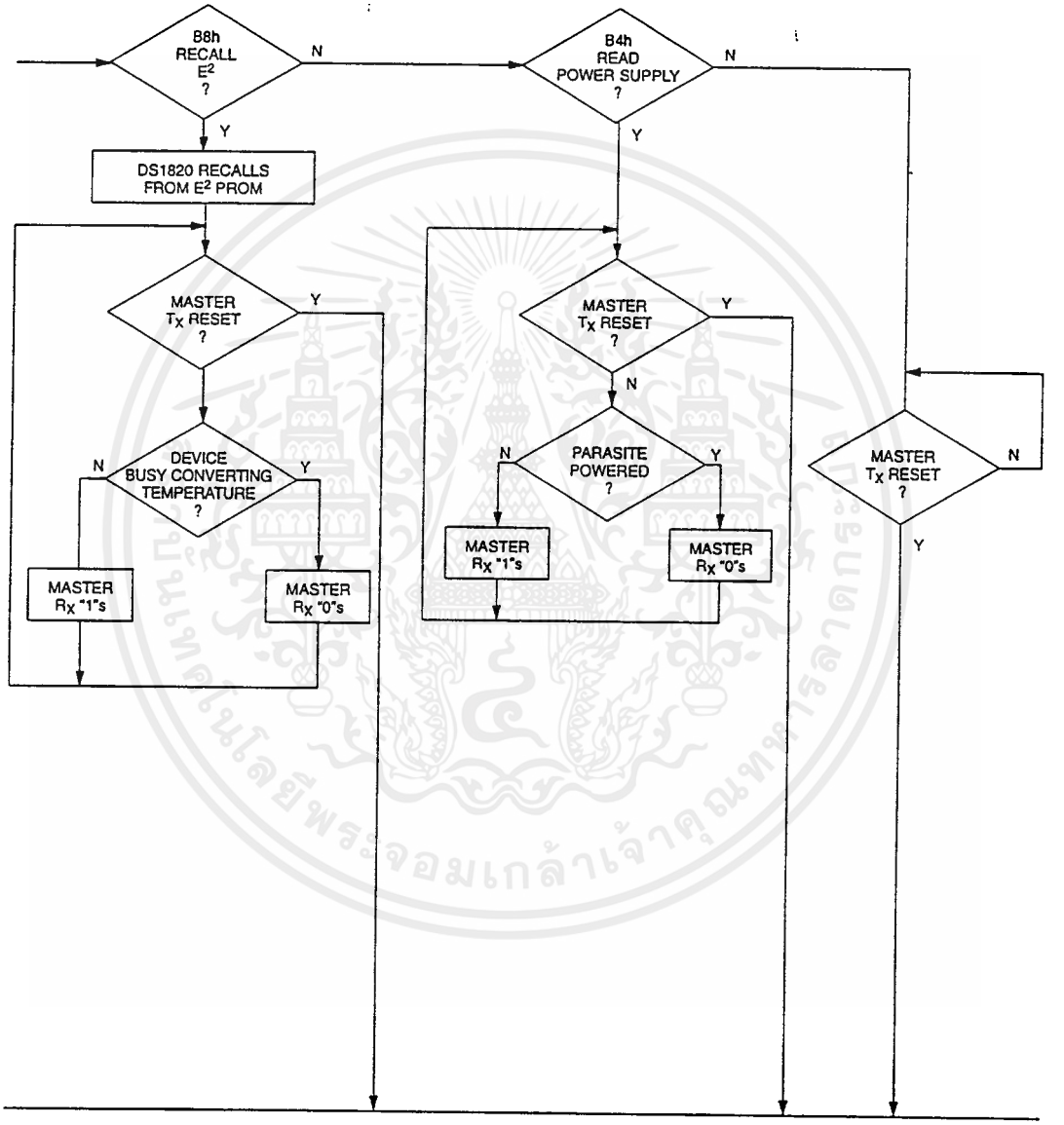
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10 (cont'd)



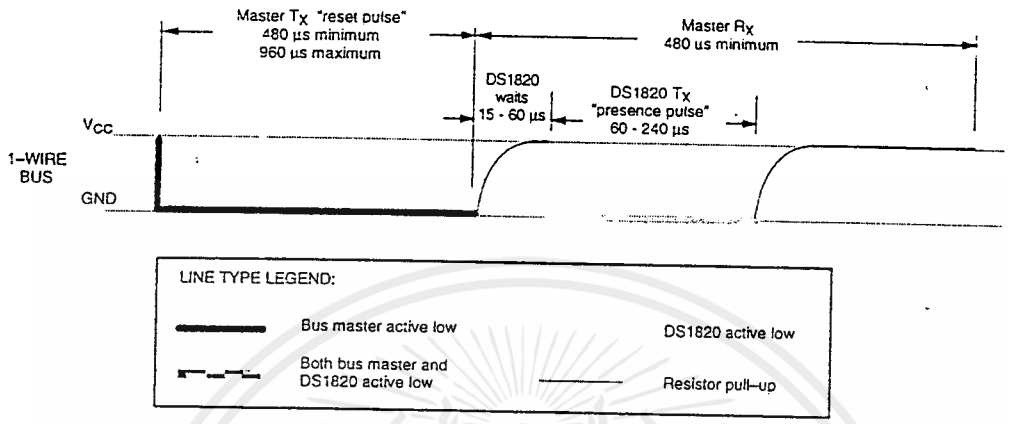
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10 (cont'd)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INITIALIZATION PROCEDURE "RESET AND PRESENCE PULSES" Figure 11



DS1820 COMMAND SET Table 2

INSTRUCTION	DESCRIPTION	PROTOCOL	1–WIRE BUS AFTER ISSUING PROTOCOL	NOTES
TEMPERATURE CONVERSION COMMANDS				
Convert T	Initiates temperature conversion.	44h	<read temperature busy status>	1
MEMORY COMMANDS				
Read Scratchpad	Reads bytes from scratchpad and reads CRC byte.	BEh	<read data up to 9 bytes>	
Write Scratchpad	Writes bytes into scratchpad at addresses 2 and 3 (TH and TL temperature triggers).	4Eh	<write data into 2 bytes at addr. 2 and addr. 3>	
Copy Scratchpad	Copies scratchpad into nonvolatile memory (addresses 2 and 3 only).	48h	<read copy status>	2
Recall E^2	Recalls values stored in nonvolatile memory into scratchpad (temperature triggers).	B8h	<read temperature busy status>	
Read Power Supply	Signals the mode of DS1820 power supply to the master.	B4h	<read supply status>	

NOTES:

1. Temperature conversion takes up to 500 ms. After receiving the Convert T protocol, if the part does not receive power from the V_{DD} pin, the I/O line for the DS1820 must be held high for at least 500 ms to provide power during the conversion process. As such, no other activity may take place on the 1–Wire bus for at least this period after a Convert T command has been issued.

2. After receiving the Copy Scratchpad protocol, if the part does not receive power from the V_{DD} pin, the I/O line for the DS1820 must be held high for at least 10 ms to provide power during the copy process. As such, no other activity may take place on the 1–Wire bus for at least this period after a Copy Scratchpad command has been issued.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read Scratchpad [BEh]
This command reads the contents of the scratchpad. Reading will commence at byte 0, and will continue through the scratchpad until the 9th (byte–8, CRC) byte is read. If not all locations are to be read, the master may issue a reset to terminate reading at any time.

Copy Scratchpad [48h]
This command copies the scratchpad into the E^2 memory of the DS1820, storing the temperature trigger bytes in nonvolatile memory. If the bus master issues read time slots following this command, the DS1820 will output "0" on the bus as long as it is busy copying the scratchpad to E^2; it will return a "1" when the copy process is complete. If parasite powered, the bus master has to enable a strong pull–up for at least 10 ms immediately after issuing this command.

Convert T [44h]
This command begins a temperature conversion. No further data is required. The temperature conversion will be performed and then the DS1820 will remain idle. If the bus master issues read time slots following this command, the DS1820 will output "0" on the bus as long as it is busy making a temperature conversion; it will return a "1" when the temperature conversion is complete. If parasite powered, the bus master has to enable a strong pullup for 500 ms immediately after issuing this command.

Recall E2 [B8h]
This command recalls the temperature trigger values stored in E^2 to the scratchpad. This recall operation happens automatically upon power–up to the DS1820 as well, so valid data is available in the scratchpad as soon as the device has power applied. With every read data time slot issued after this command has been sent, the device will output its temperature converter busy flag "0"=busy, "1"=ready.

Read Power Supply [B4h]
With every read data time slot issued after this command has been sent to the DS1820, the device will signal its power mode: "0"=parasite power, "1"=external power supply provided.

READ/WRITE TIME SLOTS
DS1820 data is read and written through the use of time slots to manipulate bits and a command word to specify the transaction.

Write Time Slots
A write time slot is initiated when the host pulls the data line from a high logic level to a low logic level. There are two types of write time slots: Write One time slots and Write Zero time slots. All write time slots must be a minimum of 60 µs in duration with a minimum of a one µs recovery time between individual write cycles.

The DS1820 samples the I/O line in a window of 15 µs to 60 µs after the I/O line falls. If the line is high, a Write One occurs. If the line is low, a Write Zero occurs (see Figure 12).

For the host to generate a Write One time slot, the data line must be pulled to a logic low level and then released, allowing the data line to pull up to a high level within 15 µs after the start of the write time slot.

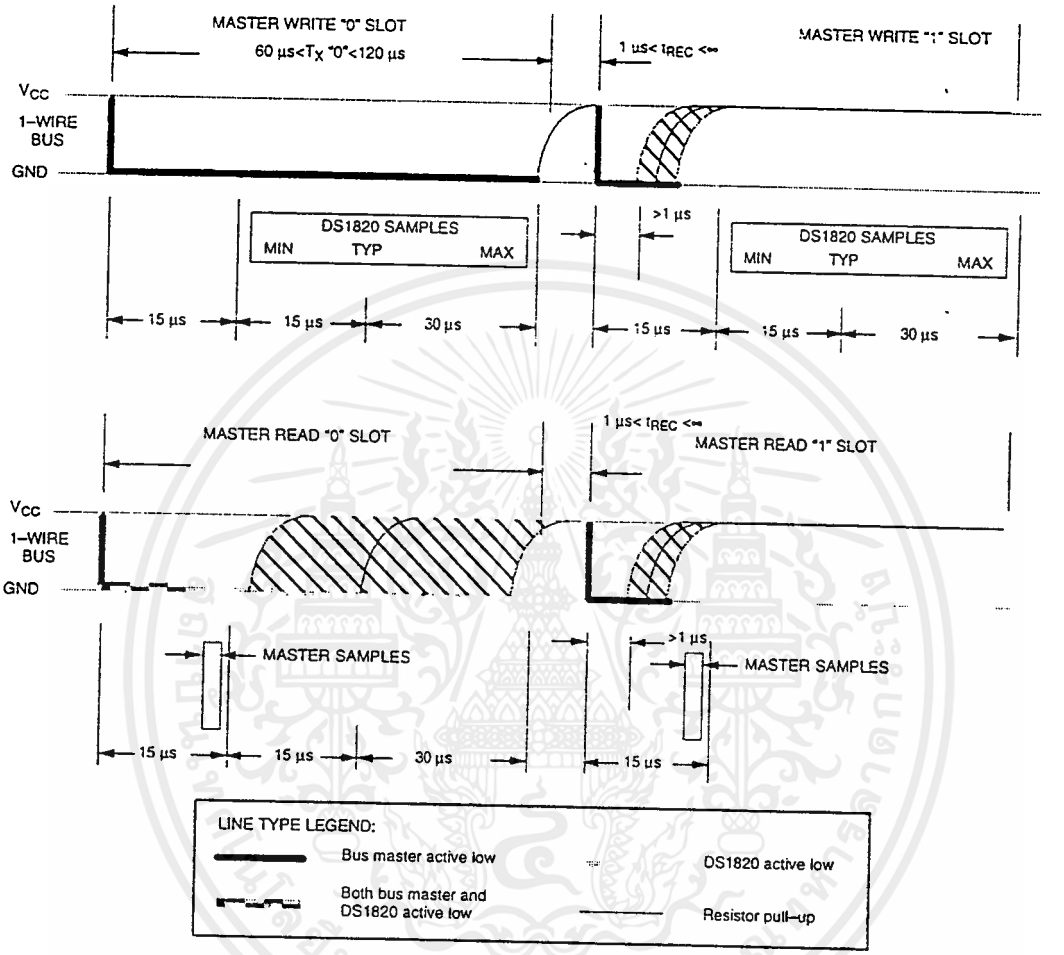
For the host to generate a Write Zero time slot, the data line must be pulled to a logic low level and remain low for 60 µs.

Read Time Slots
The host generates read time slots when data is to be read from the DS1820. A read time slot is initiated when the host pulls the data line from a logic high level to logic low level. The data line must remain at a low logic level for a minimum of one µs; output data from the DS1820 is valid for 15 µs after the falling edge of the read time slot. The host therefore must stop driving the I/O pin low in order to read its state 15 µs from the start of the read slot (see Figure 12). By the end of the read time slot, the I/O pin will pull back high via the external pull–up resistor. All read time slots must be a minimum of 60 µs in duration with a minimum of a one µs recovery time between individual read slots.

Figure 13 shows that the sum of T_{INIT}, T_{RC}, and T_{SAMPLE} must be less than 15 µs. Figure 14 shows that system timing margin is maximized by keeping T_{INIT} and T_{RC} as small as possible and by locating the master sample time towards the end of the 15 µs period.

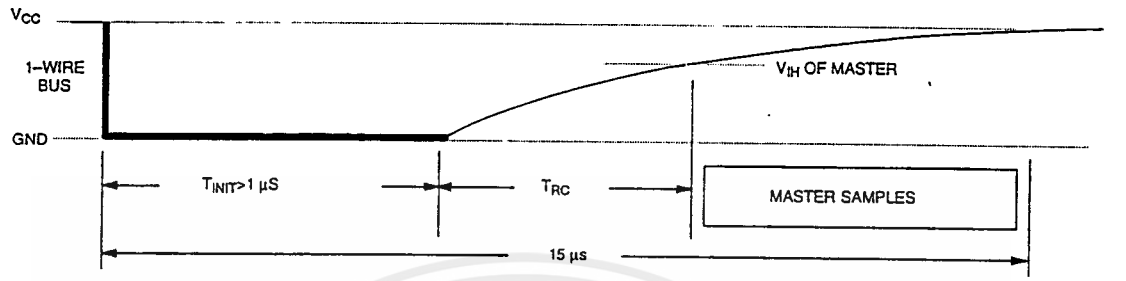
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ/WRITE TIMING DIAGRAM Figure 12

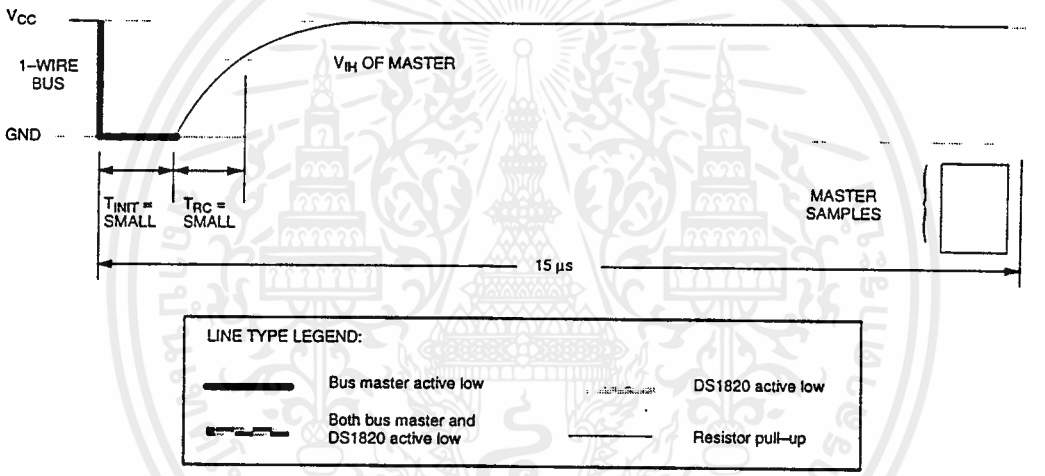


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED MASTER READ "1" TIMING Figure 13



RECOMMENDED MASTER READ "1" TIMING Figure 14



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Related Application Notes

The following Application Notes can be applied to the DS1820. These notes can be obtained from the Dallas Semiconductor "Application Note Book", via our website at http://www.dalsemi.com/, or through our faxback service at (214) 450–0441.

Application Note 27: "Understanding and Using Cyclic Redundancy Checks with Dallas Semiconductor Touch Memory Product"

Application Note 55: "Extending the Contact Range of Touch Memories"

Application Note 74: "Reading and Writing Touch Memories via Serial Interfaces"

Application Note 104: "Minimalist Temperature Control Demo"

Application Note 105: "High Resolution Temperature Measurement with Dallas Direct–to–Direct Temperature Sensors"

Application Note 106: "Complex MicroLANs"

Application Note 108: "MicroLAN – In the Long Run"

Sample 1–Wire subroutines that can be used in conjunction with AN74 can be downloaded from the website or our Anonymous FTP Site.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 3
Example: Bus Master initiates temperature conversion, then reads temperature (parasite power assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse (480–960 µs).
RX	Presence	Presence pulse.
TX	55h	Issue "Match ROM" command.
TX	<64–bit ROM code>	Issue address for DS1820.
TX	44h	Issue "Convert T" command.
TX	<I/O LINE HIGH>	I/O line is held high for at least 500 ms by bus master to allow conversion to complete.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	55h	Issue "Match ROM" command.
TX	<64–bit ROM code>	Issue address for DS1820.
TX	BEh	Issue "Read Scratchpad" command.
RX	<9 data bytes>	Read entire scratchpad plus CRC; the master now recalculates the CRC of the eight data bytes received from the scratchpad, compares the CRC calculated and the CRC read. If they match, the master continues; if not, this read operation is repeated.
TX	Reset	Reset Pulse.
RX	Presence	Presence pulse, done.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 4
Example: Bus Master writes memory (parasite power and only one DS1820 assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	4Eh	Write Scratchpad command.
TX	<2 data bytes>	Writes two bytes to scratchpad (TH and TL).
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	BEh	Read Scratchpad command.
RX	<9 data bytes>	Read entire scratchpad plus CRC. The master now recalculates the CRC of the eight data bytes received from the scratchpad, compares the CRC and the two other bytes read back from the scratchpad. If data match, the master continues; if not, repeat the sequence.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	48h	Copy Scratchpad command; after issuing this command, the master must wait 6 ms for copy operation to complete.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse, done.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 5
Example: Temperature conversion and interpolation (external power supply and only one DS1820 assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse.
TR	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	44h	Convert T command.
RX	<1 data byte>	Read busy flag eight times. The master continues reading one byte (or bit) after another until the data is FFh (all bits 1).
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	BEh	Read Scratchpad command.
RX	<9 data bytes>	Read entire scratchpad plus CRC. The master now recalculates the CRC of the eight data bytes received from the scratchpad and compares both CRCs. If the CRCs match, the data is valid. The master saves the temperature value and stores the contents of the count register and count per °C register as COUNT_REMAIN and COUNT_PER_C, respectively.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse, done.
–	–	CPU calculates temperature as described in the data sheet for higher resolution.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	–0.5V to +7.0V
Operating Temperature	–55°C to +125°C
Storage Temperature	–55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V_{DD}	I/O Functions	2.8	5.0	5.5	V	1, 2
		±½°C Accurate Temperature Conversions	4.3		5.5		
Data Pin	I/O		–0.5		+5.5	V	2
Logic 1	V_{IH}		2.0		V_{CC}+0.3	V	2, 3
Logic 0	V_{IL}		–0.3		+0.8	V	2, 4

DC ELECTRICAL CHARACTERISTICS

(–55°C to +125°C; V_{DD}=3.6V to 5.5V)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS	NOTES
Thermometer Error	t_{ERR}	–0°C to +70°C			±½	°C	
		–55°C to 0°C and +70°C to +125°C		See Typical Curve			1, 9, 10
Input Logic High	V_{IH}		2.2		5.5	V	2, 3
Input Logic Low	V_{IL}		–0.3		+0.8	V	2, 4
Sink Current	I_L	$V_{I/O}$=0.4V	–4.0			mA	2
Standby Current	I_Q			200	350	nA	8
Active Current	I_{DD}			1	1.5	mA	5, 6
Input Load Current	I_L			5		µA	7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS:

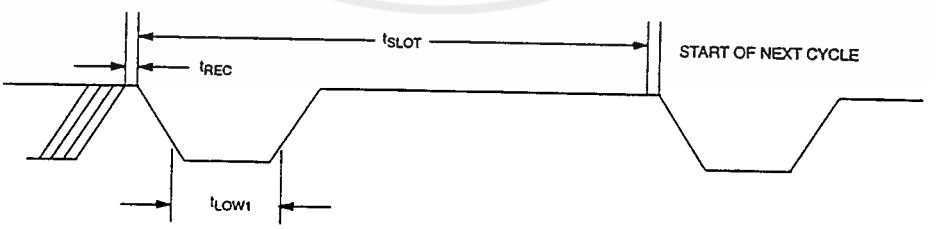
(−55°C to +125°C; V_{DD}=3.6V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Temperature Conversion Time	t_{CONV}		200	500	ms	
Time Slot	t_{SLOT}	60		120	µs	
Recovery Time	t_{REC}	1			µs	
Write 0 Low Time	t_{LOW0}	60		120	µs	
Write 1 Low Time	t_{LOW1}	1		15	µs	
Read Data Valid	t_{RDV}			15	µs	
Reset Time High	t_{RSTH}	480			µs	
Reset Time Low	t_{RSTL}	480		4800	µs	
Presence Detect High	t_{PDHIGH}	15		60	µs	
Presence Detect Low	t_{PDLOW}	60		240	µs	
Capacitance	$C_{IN/OUT}$			25	pF	

NOTES:

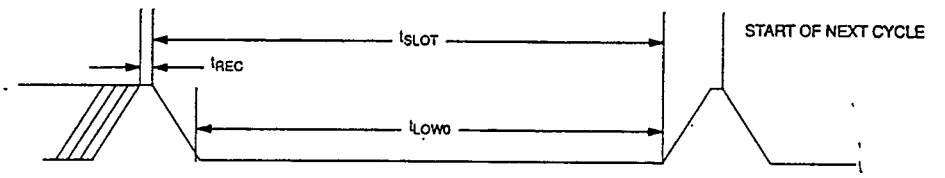
1. Temperature conversion will work with ±2°C accuracy down to V_{DD} = 3.4 volts.
2. All voltages are referenced to ground.
3. Logic one voltages are specified at a source current of 1 mA.
4. Logic zero voltages are specified at a sink current of 4 mA.
5. I_{DD} specified with V_{CC} at 5.0 volts.
6. Active current refers to either temperature conversion or writing to the E^2 memory. Writing to E^2 memory consumes approximately 200 µA for up to 10 ms.
7. Input load is to ground.
8. Standby current specified up to 70°C. Standby current typically is 5 µA at 125°C.
9. See Typical Curve for specification limits outside the 0°C to 70°C range.
10. Typical accuracy curve valid for 4.3V ≤ V_{DD} ≤ 5.5V.

1–WIRE WRITE ONE TIME SLOT

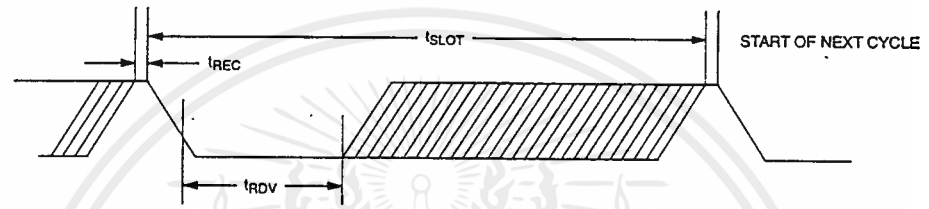


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

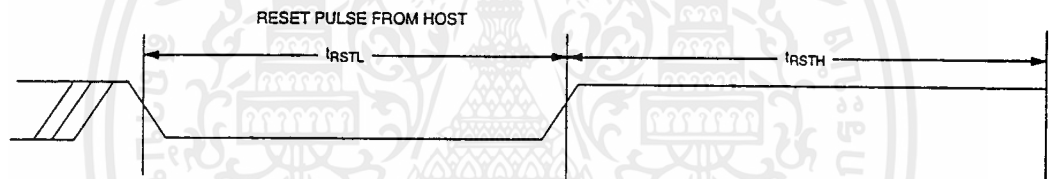
1–WIRE WRITE ZERO TIME SLOT



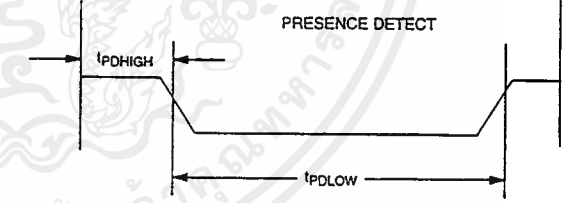
1–WIRE READ ZERO TIME SLOT



1–WIRE RESET PULSE



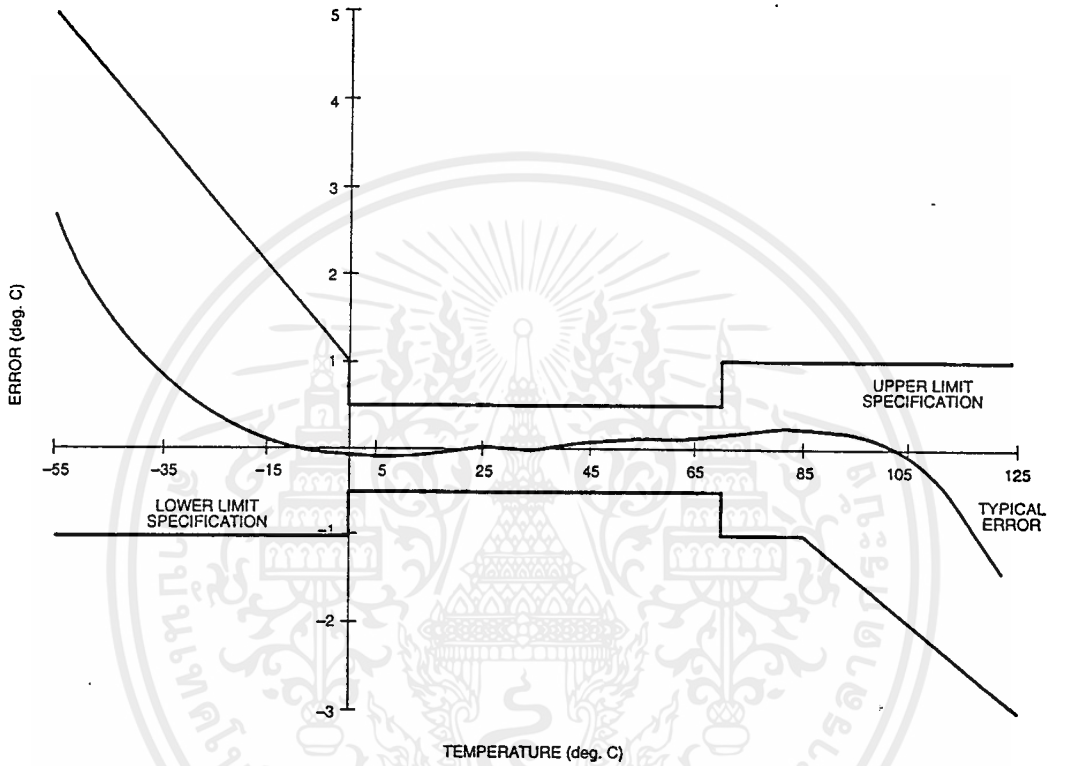
1–WIRE PRESENCE DETECT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CURVE

DS1820 DIGITAL TERMOMETER AND THERMOSTAT
TEMPERATURE READING ERROR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 2 Kbytes of Reprogrammable Flash Memory
  - Endurance: 1,000 Write/Erase Cycles
- 2.7 V to 6 V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Two-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 15 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial UART Channel
- Direct LED Drive Outputs
- On-Chip Analog Comparator
- Low Power Idle and Power Down Modes

8-Bit Microcontroller with 2 Kbytes Flash

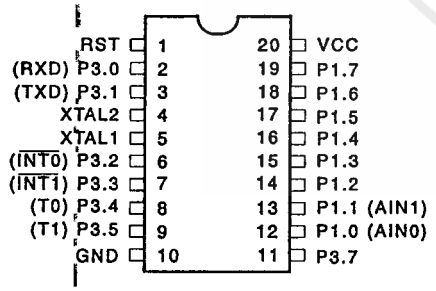
Description

The AT89C2051 is a low-voltage, high-performance CMOS 8-bit microcomputer with 2 Kbytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C2051 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89C2051 provides the following standard features: 2 Kbytes of Flash, 128 bytes of RAM, 15 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, a precision analog comparator, on-chip oscillator and clock circuitry. In addition, the AT89C2051 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

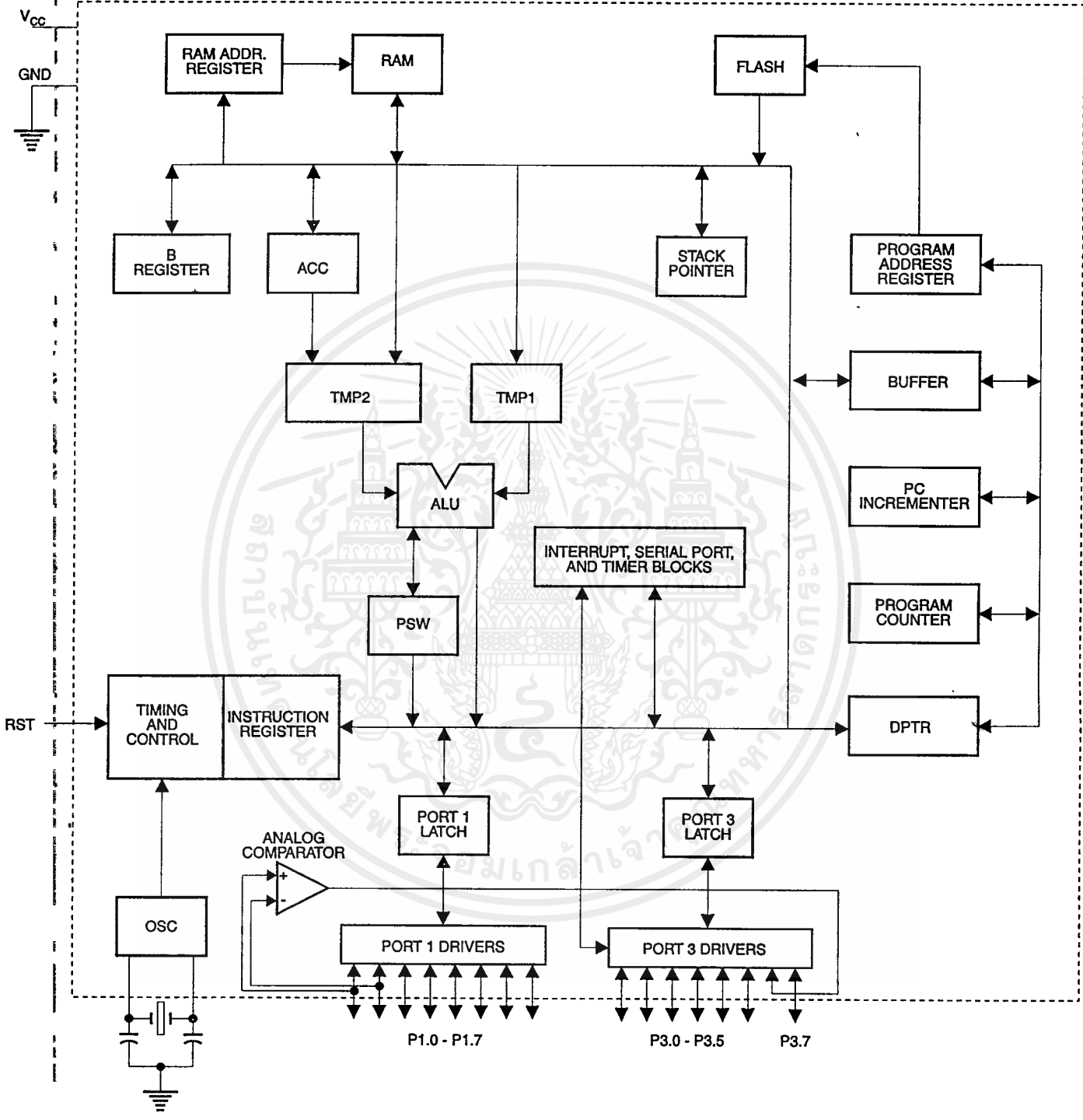
Pin Configuration

PDIP/SOIC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description

Vcc

Supply voltage.

GND

Ground.

Port 1

Port 1 is an 8-bit bidirectional I/O port. Port pins P1.2 to P1.7 provide internal pullups. P1.0 and P1.1 require external pullups. P1.0 and P1.1 also serve as the positive input (AIN0) and the negative input (AIN1), respectively, of the on-chip precision analog comparator. The Port 1 output buffers can sink 20 mA and can drive LED displays directly. When 1s are written to Port 1 pins, they can be used as inputs. When pins P1.2 to P1.7 are used as inputs and are externally pulled low, they will source current (IIL) because of the internal pullups.

Port 1 also receives code data during Flash programming and program verification.

Port 3

Port 3 pins P3.0 to P3.5, P3.7 are seven bidirectional I/O pins with internal pullups. P3.6 is hard-wired as an input to the output of the on-chip comparator and is not accessible as a general purpose I/O pin. The Port 3 output buffers can sink 20 mA. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C2051 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)

Port 3 also receives some control signals for Flash programming and programming verification.

RST

Reset input. All I/O pins are reset to 1s as soon as RST goes high. Holding the RST pin high for two machine cycles while the oscillator is running resets the device.

Each machine cycle takes 12 oscillator or clock cycles.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

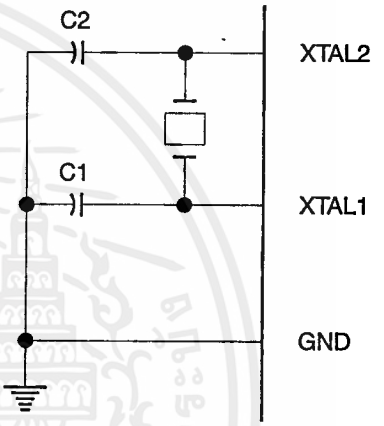
XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

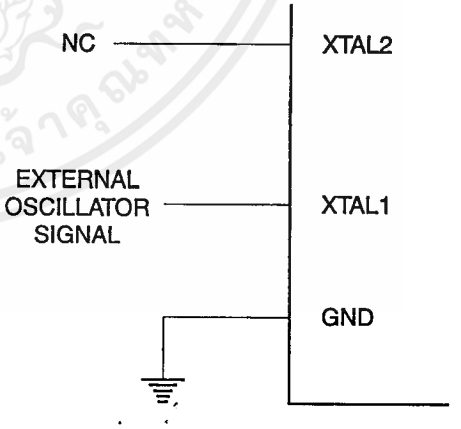
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in the table below.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Table 1. AT89C2051 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XXX00000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0XX00000							0AFH
0A0H								0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H		SP 00000111	DPL 00000000	DPH 00000000				PCON 0XXX0000	87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Restrictions on Certain Instructions

The AT89C2051 and is an economical and cost-effective member of Atmel's growing family of microcontrollers. It contains 2 Kbytes of flash program memory. It is fully compatible with the MCS-51 architecture, and can be programmed using the MCS-51 instruction set. However, there are a few considerations one must keep in mind when utilizing certain instructions to program this device.

All the instructions related to jumping or branching should be restricted such that the destination address falls within the physical program memory space of the device, which is 2K for the AT89C2051. This should be the responsibility of the software programmer. For example, LJMP 7E0H would be a valid instruction for the AT89C2051 (with 2K of memory), whereas LJMP 900H would not.

1. Branching instructions:

LCALL, LJMP, ACALL, AJMP, SJMP, JMP @A+DPTR

These unconditional branching instructions will execute correctly as long as the programmer keeps in mind that the destination branching address must fall within the physical boundaries of the program memory size (locations 00H to 7FFH for the 89C2051). Violating the physical space limits may cause unknown program behavior.

CJNE [...], DJNZ [...], JB, JNB, JC, JNC, JBC, JZ, JNZ
With these conditional branching instructions the same rule above applies. Again, violating the memory boundaries may cause erratic execution.

For applications involving interrupts the normal interrupt service routine address locations of the 80C51 family architecture have been preserved.

2. MOVX-related instructions, Data Memory:

The AT89C2051 contains 128 bytes of internal data memory. Thus, in the AT89C2051 the stack depth is limited to 128 bytes, the amount of available RAM. External DATA memory access is not supported in this device, nor is external PROGRAM memory execution. Therefore, no MOVX [...] instructions should be included in the program.

A typical 80C51 assembler will still assemble instructions, even if they are written in violation of the restrictions mentioned above. It is the responsibility of the controller user to know the physical features and limitations of the device being used and adjust the instructions used correspondingly.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Program Memory Lock Bits

On the chip are two lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

Lock Bit Protection Modes[1]

Program Lock Bits			
	LB1	LB2	Protection Type
1	U	U	No program lock features.
2	P	U	Further programming of the Flash is disabled.
3	P	P	Same as mode 2, also verify is disabled.

Note: 1. The Lock Bits can only be erased with the Chip Erase operation

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before Vcc is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

Programming The Flash

The AT89C2051 is shipped with the 2 Kbytes of on-chip PEROM code memory array in the erased state (i.e., contents = FFH) and ready to be programmed. The code memory array is programmed one byte at a time. *Once the array is programmed, to re-program any non-blank byte, the entire memory array needs to be erased electrically.*

Internal Address Counter: The AT89C2051 contains an internal PEROM address counter which is always reset to 000H on the rising edge of RST and is advanced by applying a positive going pulse to pin XTAL1.

Programming Algorithm: To program the AT89C2051, the following sequence is recommended.

1. Power-up sequence:
   Apply power between Vcc and GND pins
   Set RST and XTAL1 to GND
   With all other pins floating, wait for greater than 10 milliseconds
2. Set pin RST to 'H'
   Set pin P3.2 to 'H'
3. Apply the appropriate combination of 'H' or 'L' logic levels to pins P3.3, P3.4, P3.5, P3.7 to select one of the programming operations shown in the PEROM Programming Modes table.

To Program and Verify the Array:

4. Apply data for Code byte at location 000H to P1.0 to P1.7.
5. Raise RST to 12V to enable programming.
6. Pulse P3.2 once to program a byte in the PEROM array or the lock bits. The byte-write cycle is self-timed and typically takes 1.2 ms.
7. To verify the programmed data, lower RST from 12V to logic 'H' level and set pins P3.3 to P3.7 to the appropiate levels. Output data can be read at the port P1 pins.
8. To program a byte at the next address location, pulse XTAL1 pin once to advance the internal address counter. Apply new data to the port P1 pins.
9. Repeat steps 5 through 8, changing data and advancing the address counter for the entire 2 Kbytes array or until the end of the object file is reached.
10. Power-off sequence:
    set XTAL1 to 'L'
    set RST to 'L'
    Float all other I/O pins
    Turn Vcc power off

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Polling: The AT89C2051 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P1.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The Progress of byte programming can also be monitored by the RDY/BSY output signal. Pin P3.1 is pulled low after P3.2 goes High during programming to indicate BUSY. P3.1 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed code data can be read back via the data lines for verification:

1. Reset the internal address counter to 000H by bringing RST from 'L' to 'H'.
2. Apply the appropriate control signals for Read Code data and read the output data at the port P1 pins.
3. Pulse pin XTAL1 once to advance the internal address counter.
4. Read the next code data byte at the port P1 pins.
5. Repeat steps 3 and 4 until the entire array is read.

The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire PEROM array (2 Kbytes) and the two Lock Bits are erased electrically by using the proper combination of control signals and by holding P3.2 low for 10 ms. The code array is written with all "1"s in the Chip Erase operation and must be executed before any non-blank memory byte can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 001H, and 002H, except that P3.5 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(001H) = 21H indicates 89C2051

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode		RST	P3.2/PROG	P3.3	P3.4	P3.5	P3.7
Write Code Data(1,3)		12V	⎍	L	H	H	H
Read Code Data(1)		H	H	L	L	H	H
Write Lock	Bit - 1	12V	⎍	H	H	H	H
	Bit - 2	12V	⎍	H	H	L	L
Chip Erase		12V	⎍(2)	H	L	L	L
Read Signature Byte		H	H	L	L	L	L

Notes: 1. The internal PEROM address counter is reset to 000H on the rising edge of RST and is advanced by a positive pulse at XTAL1 pin.
2. Chip Erase requires a 10 ms PROG pulse.
3. P3.1 is pulled Low during programming to indicate RDY/BSY.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Programming the Flash Memory

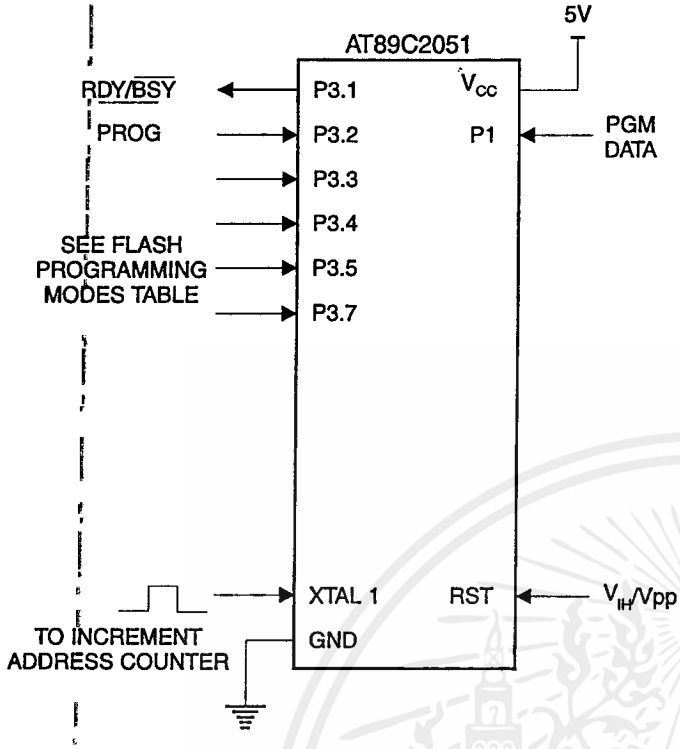
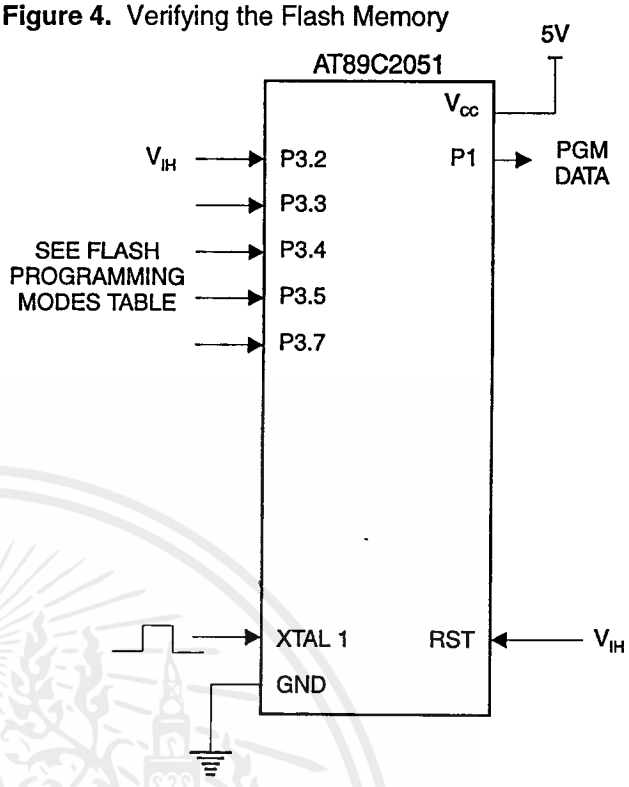


Figure 4. Verifying the Flash Memory



Flash Programming and Verification Characteristics

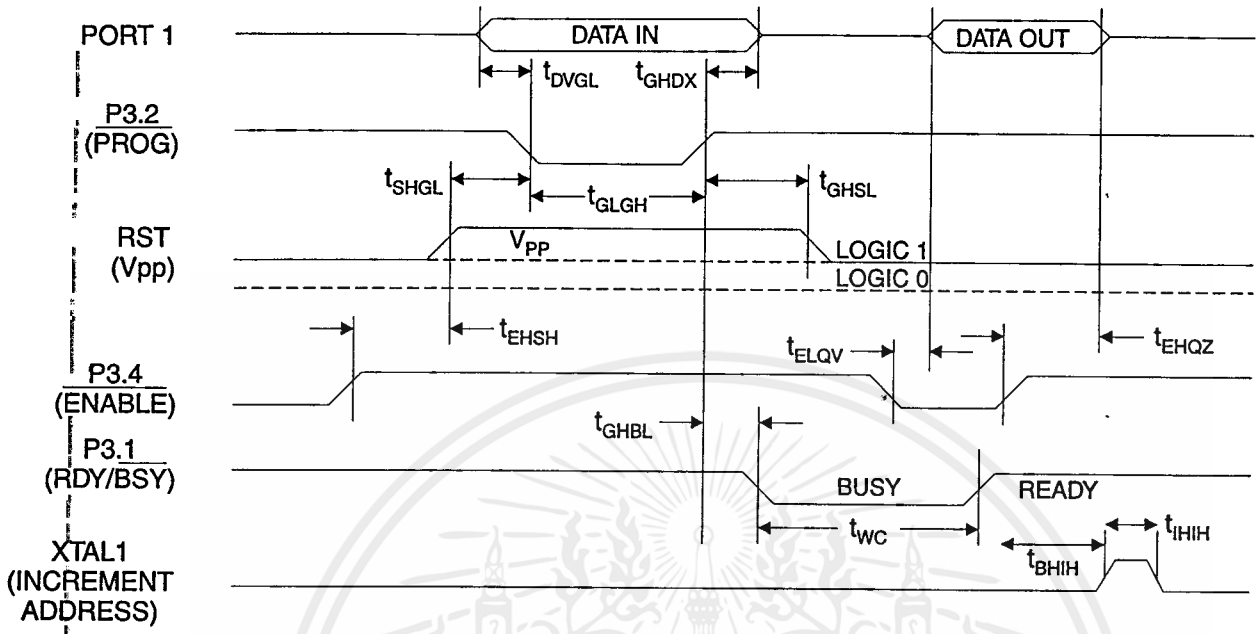
T_A = 21°C to 27°C, V_{CC} = 5.0 ± 10%

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		250	µA
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	1.0		µs
t_{GHDX}	Data Hold After $\overline{PROG}$	1.0		µs
t_{EHSH}	P3.4 ($\overline{ENABLE}$) High to V_{PP}	1.0		µs
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GHSL}	V_{PP} Hold After $\overline{PROG}$	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		1.0	µs
t_{EHQZ}	Data Float After $\overline{ENABLE}$	0	1.0	µs
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		50	ns
t_{WC}	Byte Write Cycle Time		2.0	ms
t_{BHIH}	RDY/$\overline{BSY}$\ to Increment Clock Delay	1.0		µs
t_{IHIL}	Increment Clock High	200		ns

Note: 1. Only used in 12-volt programming mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash Programming and Verification Waveforms



Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0 V to +7.0 V
Maximum Operating Voltage	6.6 V
DC Output Current	25.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D.C. Characteristics

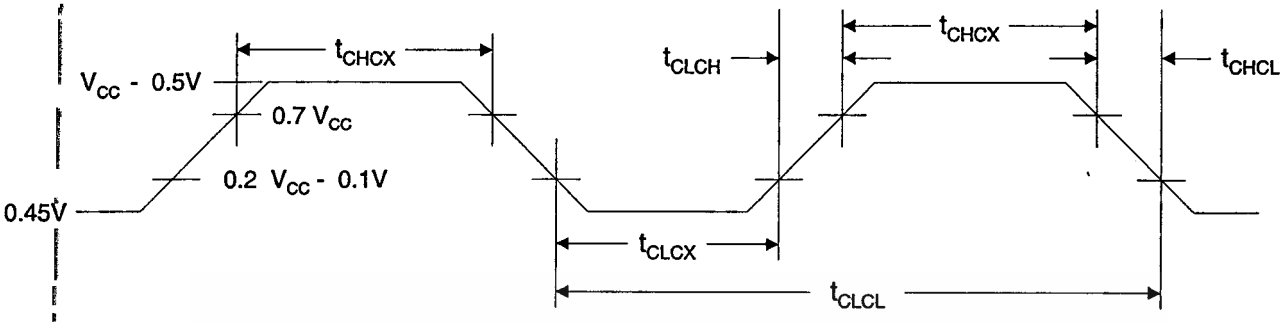
T_A = -40°C to 85°C, V_{CC} = 2.7 V to 6.0 V (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage		-0.5	0.2 V_{CC}-0.1	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	0.2 V_{CC}+0.9	V_{CC}+0.5	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC}+0.5	V
V_{OL}	Output Low Voltage[1] (Ports 1, 3)	I_{OL} = 20 mA, V_{CC} = 5 V I_{OL} = 10 mA, V_{CC} = 2.7 V		0.5	V
V_{OH}	Output High Voltage (Ports 1, 3)	I_{OH} = -80 µA, V_{CC} = 5 V ± 10%	2.4		V
		I_{OH} = -30 µA	0.75 V_{CC}		V
		I_{OH} = -12 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1, 2, 3)	V_{IN} = 0.45 V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1, 2, 3)	V_{IN} = 2 V		-750	µA
I_{LI}	Input Leakage Current (Port P1.0, P1.1)	0 < V_{IN} < V_{CC}		±10	µA
V_{OS}	Comparator Input Offset Voltage	V_{CC} = 5 V		20	mV
V_{CM}	Comparator Input Common Mode Voltage		0	V_{CC}	V
RRST	Reset Pulldown Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz, V_{CC} = 6 V/3 V		15/5.5	mA
		Idle Mode, 12 MHz, V_{CC} = 6 V/3 V P1.0 & P1.1 = 0V or V_{CC}		5/1	mA
	Power Down Mode[2]	V_{CC} = 6 V P1.0 & P1.1 = 0V or V_{CC}		100	µA
		V_{CC} = 3 V P1.0 & P1.1 = 0V or V_{CC}		20	µA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin:20 mA
Maximum total IOL for all output pins:80 mA
If IOL exceeds the test condition, VOL may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power Down is 2 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	V_{CC} = 2.7 V to 6.0 V		V_{CC} = 4.0 V to 6.0 V		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	12	0	24	MHz
t_{CLCL}	Clock Period	83.3		41.6		ns
t_{CHCX}	High Time	30		15		ns
t_{CLCX}	Low Time	30		15		ns
t_{CLCH}	Rise Time		20		20	ns
t_{CHCL}	Fall Time		20		20	ns

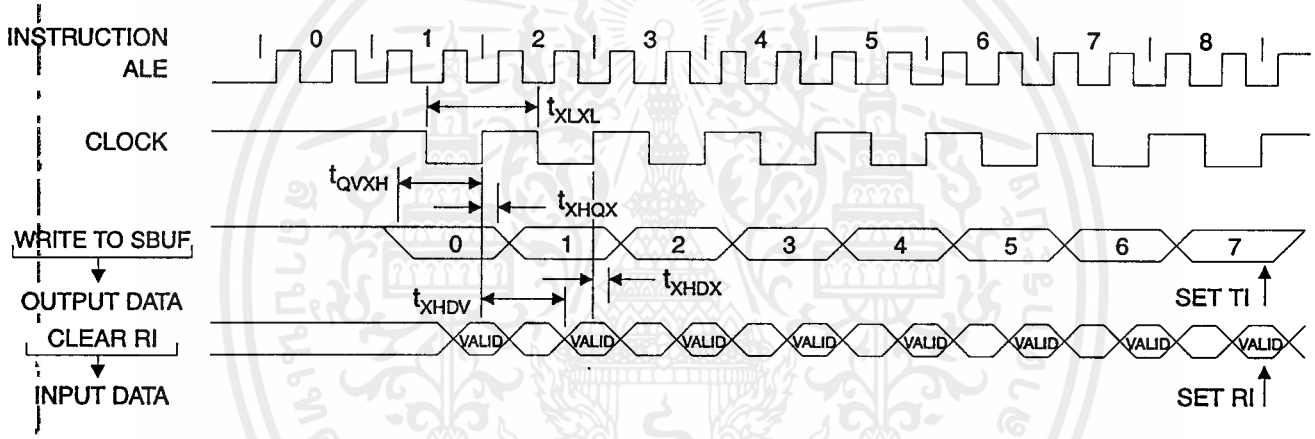
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

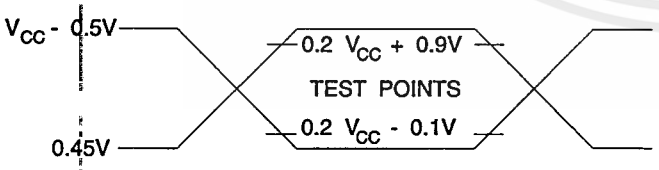
(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$-133		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}$-33		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		10tCLCL-133	ns

Shift Register Mode Timing Waveforms

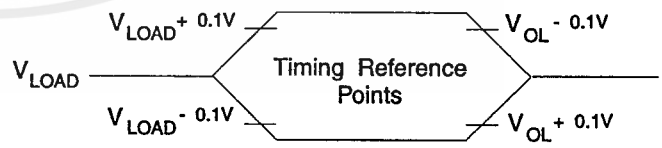


AC Testing Input/Output Waveforms[1]



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5 V for a logic 1 and 0.45 V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

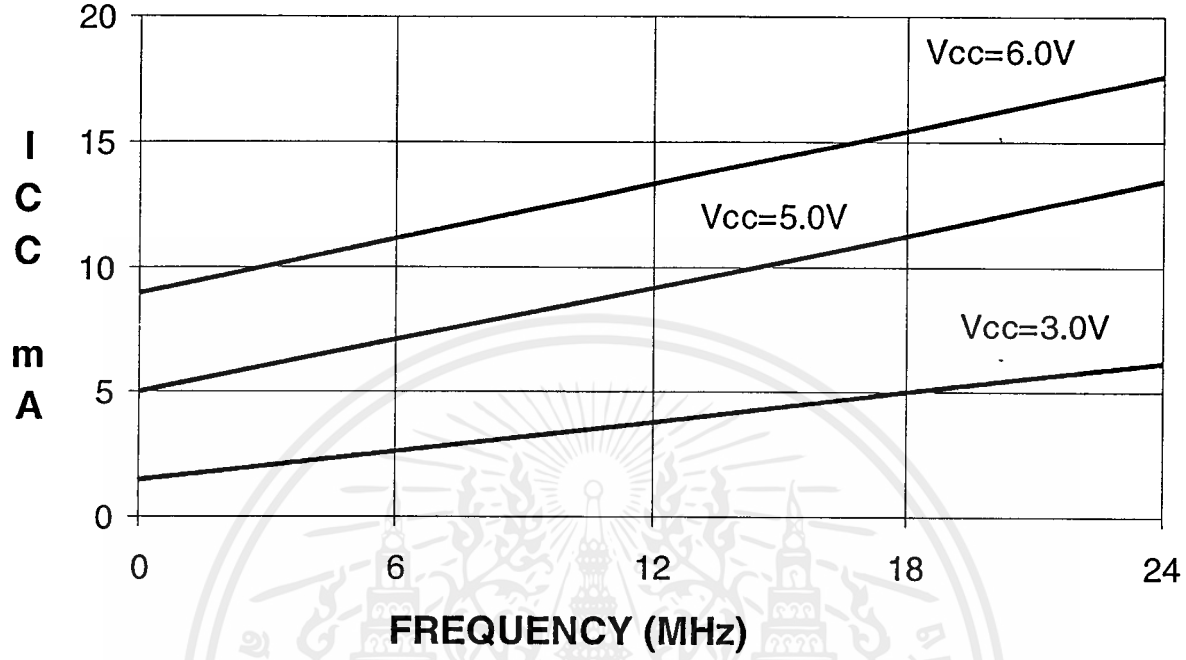
Float Waveforms[1]



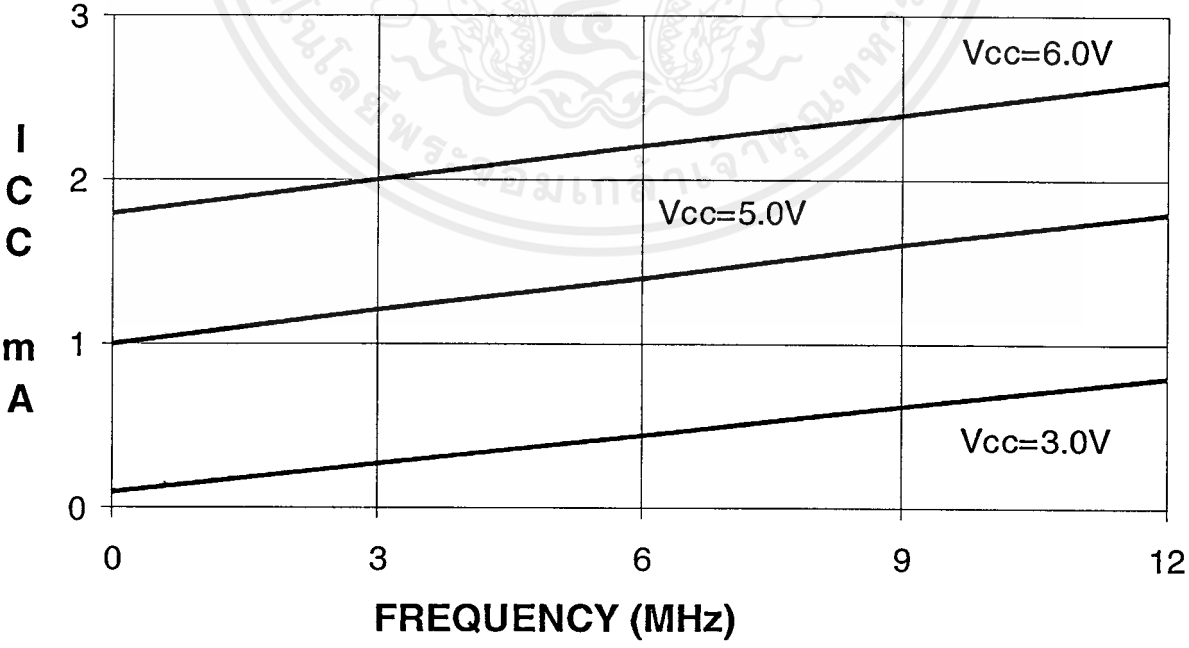
Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C2051
TYPICAL ICC - ACTIVE (85°C)



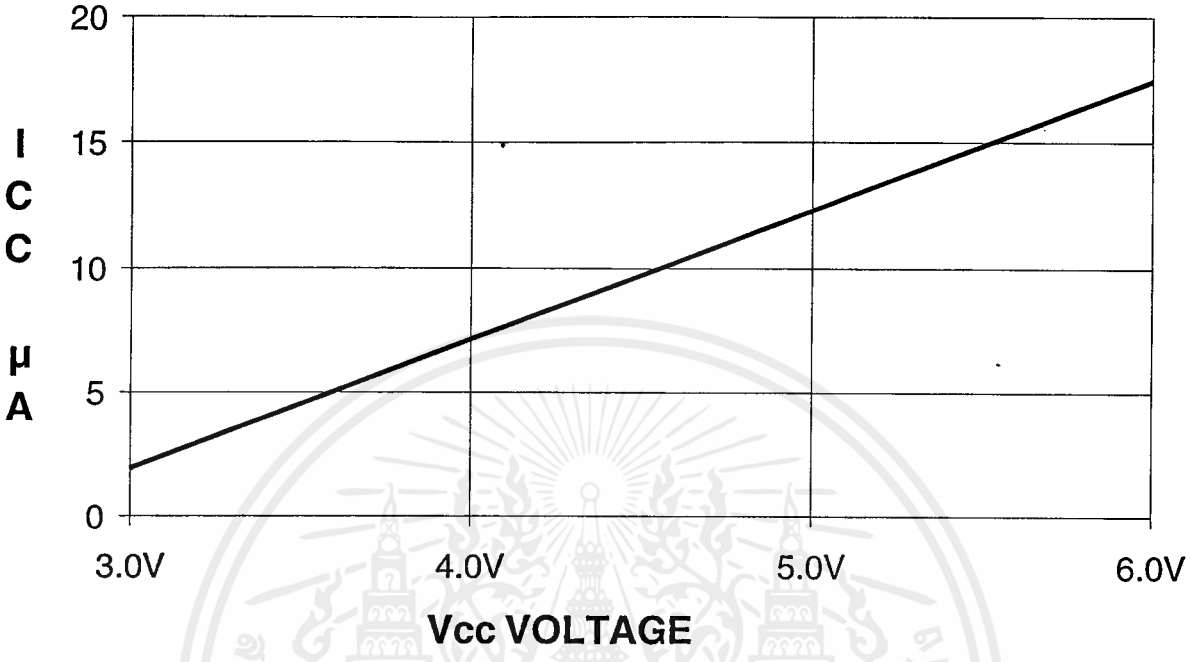
AT89C2051
TYPICAL ICC - IDLE (85°C)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C2051

TYPICAL ICC vs. VOLTAGE- POWER DOWN (85°C)



Note:
1. XTAL1 tied to GND for I_{CC} (power down).
2. P.1.0 and P1.1 = V_{CC} or GND.
3. Lock bits programmed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	2.7 V to 6.0 V	AT89C2051-12PC AT89C2051-12SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-12PI AT89C2051-12SI	20P3 20S	Industrial (-40°C to 85°C)
24	4.0 V to 6.0 V	AT89C2051-24PC AT89C2051-24SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-24PI AT89C2051-24SI	20P3 20S	Industrial (-40°C to 85°C)

Package Type	
20P3	20 Lead, 0.300" Wide, Plastic Dual In-line Package (PDIP)
20S	20 Lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

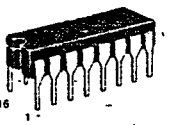
MC14511B

BCD-TO-SEVEN SEGMENT LATCH/DECODER/DRIVER

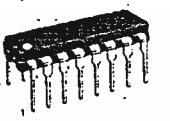
The MC14511B BCD-to-seven segment latch/decoder/driver is constructed with complementary-MOS (CMOS) enhancement mode devices and NPN bipolar output drivers in a single monolithic structure. The circuit provides the functions of a 4-bit storage latch, an 8421 BCD-to-seven segment decoder, and an output drive capability. Lamp test ($\overline{LT}$), blanking ($\overline{BI}$), and latch enable (LE) inputs are used to test the display, to turn-off or pulse modulate the brightness of the display, and to store a BCD code, respectively. It can be used with seven-segment light emitting diodes (LED), incandescent, fluorescent, gas discharge, or liquid crystal readouts either directly or indirectly.

Applications include instrument (e.g., counter, DVM, etc.) display driver, computer/calculator display driver, cockpit display driver, and various clock, watch, and timer uses.

- Low Logic Circuit Power Dissipation
- High-Current Sourcing Outputs (Up to 25 mA)
- Latch Storage of Code
- Blanking Input
- Lamp Test Provision
- Readout Blanking on all Illegal Input Combinations
- Lamp Intensity Modulation Capability
- Time Share (Multiplexing) Facility
- Supply Voltage Range = 3.0 V to 18 V
- Capable of Driving Two Low-power TTL Loads, One Low-power Schottky TTL Load or Two HTL Loads Over the Rated Temperature Range
- Chip Complexity: 216 FETs or 54 Equivalent Gates
- Triple Diode Protection on all Inputs



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648

D SUFFIX
SOIC
CASE 751B

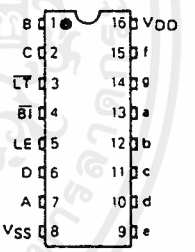
DW SUFFIX
SOIC
CASE 751G

ORDERING INFORMATION

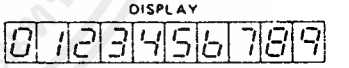
MC14XXXBCP	Plastic
MC14XXXBCL	Ceramic
MC14XXXBDW	SOIC
MC14XXXBD	SOIC

T_A = −55° to 125°C for all packages.

PIN ASSIGNMENT



DISPLAY



MAXIMUM RATINGS* (Voltages referenced to V_{SS})

Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	−0.5 to +18	V
Input Voltage, All Inputs	V_{in}	−0.5 to V_{DD} +0.5	V
DC Current Drain per Input Pin	I	10	mA
Operating Temperature Range	T_A	−55 to +125	°C
Power Dissipation per Package†	P_D	500	mW
Storage Temperature Range	T_{stg}	−65 to +150	°C
Maximum Output Drive Current (Source) per Output	I_{OHmax}	25	mA
Maximum Continuous Output Power (Source) per Output ‡	P_{OHmax}	50	mW

‡ $P_{OHmax} = I_{OH}(V_{DD} - V_{OH})$

*Maximum Ratings are those values beyond which damage to the device may occur.

†Temperature Derating: Plastic "P and D/DW" Packages: −7.0 mW/°C From 65°C To 125°C
Ceramic "L" Packages: −12 mW/°C From 100°C To 125°C

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high impedance circuit. A destructive high current mode may occur if V_{in} and V_{out} are not constrained to the range $V_{SS} \leq (V_{in}$ or $V_{out}) \leq V_{DD}$.

Due to the sourcing capability of this circuit, damage can occur to the device if V_{DD} is applied, and the outputs are shorted to V_{SS} and are at a logical 1 (See Maximum Ratings).

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}).

TRUTH TABLE

INPUTS							OUTPUTS							
LE	BI	LT	D	C	B	A	a	b	c	d	e	f	g	DISPLAY
X	X	0	X	X	X	X	1	1	1	1	1	1	1	8
X	0	1	X	X	X	X	0	0	0	0	0	0	0	Blank
0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	1	1	1	1	0	0	1	3
0	1	1	0	1	0	0	0	1	1	0	0	1	1	4
0	1	1	0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	0	1	1	1	1	1	1	0	0	0	0	7
0	1	1	1	0	0	0	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	9
0	1	1	1	0	1	0	0	0	0	0	0	0	0	Blank
0	1	1	1	0	1	1	0	0	0	0	0	0	0	Blank
0	1	1	1	1	0	0	0	0	0	0	0	0	0	Blank
0	1	1	1	1	0	1	0	0	0	0	0	0	0	Blank
0	1	1	1	1	1	0	0	0	0	0	0	0	0	Blank
0	1	1	1	1	1	1	0	0	0	0	0	0	0	Blank
1	1	1	X	X	X	X	*	*	*	*	*	*	*	*

X = Don't Care

*Depends upon the BCD code previously applied when LE = 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14511B

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V_{DD} Vdc	−55°C Min	−55°C Max	25°C Min	25°C Typ #	25°C Max	125°C Min	125°C Max	Unit
Output Voltage "0" Level V_{in} = V_{DD} or 0	V_{OL}	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
"1" Level V_{in} = 0 or V_{DD}	V_{OH}	5.0	4.1	—	4.1	4.57	—	4.1	—	Vdc
		10	9.1	—	9.1	9.58	—	9.1	—	
		15	14.1	—	14.1	14.59	—	14.1	—	
Input Voltage # "0" Level (V_O = 3.8 or 0.5 Vdc)	V_{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
(V_O = 8.8 or 1.0 Vdc)		10	—	3.0	—	4.50	3.0	—	3.0	
(V_O = 13.8 or 1.5 Vdc)		15	—	4.0	—	6.75	4.0	—	4.0	
"1" Level (V_O = 0.5 or 3.8 Vdc)	V_{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	Vdc
(V_O = 1.0 or 8.8 Vdc)		10	7.0	—	7.0	5.50	—	7.0	—	
(V_O = 1.5 or 13.8 Vdc)		15	11	—	11	8.25	—	11	—	
Output Drive Voltage (I_{OH} = 0 mA) Source	V_{OH}	5.0	4.1	—	4.1	4.57	—	4.1	—	Vdc
(I_{OH} = 5.0 mA)			—	—	—	4.24	—	—	—	
(I_{OH} = 10 mA)			3.9	—	3.9	4.12	—	3.5	—	
(I_{OH} = 15 mA)			—	—	—	3.94	—	—	—	
(I_{OH} = 20 mA)			3.4	—	3.4	3.70	—	3.0	—	
(I_{OH} = 25 mA)			—	—	—	3.54	—	—	—	
(I_{OH} = 0 mA)		10	9.1	—	9.1	9.58	—	9.1	—	Vdc
(I_{OH} = 5.0 mA)			—	—	—	9.26	—	—	—	
(I_{OH} = 10 mA)			9.0	—	9.0	9.17	—	8.6	—	
(I_{OH} = 15 mA)			—	—	—	9.04	—	—	—	
(I_{OH} = 20 mA)			8.6	—	8.6	8.90	—	8.2	—	
(I_{OH} = 25 mA)			—	—	—	8.70	—	—	—	
(I_{OH} = 0 mA)		15	14.1	—	14.1	14.59	—	14.1	—	Vdc
(I_{OH} = 5.0 mA)			—	—	—	14.27	—	—	—	
(I_{OH} = 10 mA)			14	—	14	14.18	—	13.6	—	
(I_{OH} = 15 mA)			—	—	—	14.07	—	—	—	
(I_{OH} = 20 mA)			13.6	—	13.6	13.95	—	13.2	—	
(I_{OH} = 25 mA)			—	—	—	13.70	—	—	—	
Output Drive Current (V_{OL} = 0.4 V) Sink	I_{OL}	5.0	0.64	—	0.51	0.88	—	0.36	—	mAdc
(V_{OL} = 0.5 V)		10	1.6	—	1.3	2.25	—	0.9	—	
(V_{OL} = 1.5 V)		15	4.2	—	3.4	8.8	—	2.4	—	
Input Current	I_{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μAdc
Input Capacitance	C_{in}	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package) V_{in} = 0 or V_{DD}, I_{out} = 0 μA	I_{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μAdc
		10	—	10	—	0.010	10	—	300	
		15	—	20	—	0.015	20	—	600	
Total Supply Current**† (Dynamic plus Quiescent, Per Package) (C_L = 50 pF on all outputs, all buffers switching)	I_T	5.0	I_T = (1.9 μA/kHz) f + I_{DD}							μAdc
		10	I_T = (3.8 μA/kHz) f + I_{DD}							
		15	I_T = (5.7 μA/kHz) f + I_{DD}							

#Noise immunity specified for worst-case input combination.
Noise Margin for both "1" and "0" level =
1.0 Vdc min @ V_{DD} = 5.0 Vdc
2.0 Vdc min @ V_{DD} = 10 Vdc
2.5 Vdc min @ V_{DD} = 15 Vdc

**The formulas given are for the typical characteristics only at 25°C.

†To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50\ pF) + 3.5 \times 10^{-3} (C_L - 50) V_{DD} f$$

where: I_T is in μA (per package), C_L in pF, V_{DD} in Vdc, and f in kHz is input frequency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14511B

SWITCHING CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V_{DD} Vdc	Min	Typ	Max	Unit
Output Rise Time	t_{TLH}					ns
t_{TLH} = (0.40 ns/pF) C_L + 20 ns		5.0	–	40	80	
t_{TLH} = (0.25 ns/pF) C_L + 17.5 ns		10	–	30	60	
t_{TLH} = (0.20 ns/pF) C_L + 15 ns		15	–	25	50	
Output Fall Time	t_{THL}					ns
t_{THL} = (1.5 ns/pF) C_L + 50 ns		5.0	–	125	250	
t_{THL} = (0.75 ns/pF) C_L + 37.5 ns		10	–	75	150	
t_{THL} = (0.55 ns/pF) C_L + 37.5 ns		15	–	65	130	
Data Propagation Delay Time	t_{PLH}					ns
t_{PLH} = (0.40 ns/pF) C_L + 620 ns		5.0	–	640	1280	
t_{PLH} = (0.25 ns/pF) C_L + 237.5 ns		10	–	250	500	
t_{PLH} = (0.20 ns/pF) C_L + 165 ns		15	–	175	350	
t_{PHL} = (1.3 ns/pF) C_L + 655 ns	t_{PHL}	5.0	–	720	1440	
t_{PHL} = (0.60 ns/pF) C_L + 260 ns		10	–	290	580	
t_{PHL} = (0.35 ns/pF) C_L + 182.5 ns		15	–	200	400	
Blank Propagation Delay Time	t_{PLH}					ns
t_{PLH} = (0.30 ns/pF) C_L + 585 ns		5.0	–	600	750	
t_{PLH} = (0.25 ns/pF) C_L + 187.5 ns		10	–	200	300	
t_{PLH} = (0.15 ns/pF) C_L + 142.5 ns		15	–	150	220	
t_{PHL} = (0.85 ns/pF) C_L + 442.5 ns	t_{PHL}	5.0	–	485	970	
t_{PHL} = (0.45 ns/pF) C_L + 177.5 ns		10	–	200	400	
t_{PHL} = (0.35 ns/pF) C_L + 142.5 ns		15	–	160	320	
Lamp Test Propagation Delay Time	t_{PLH}					ns
t_{PLH} = (0.45 ns/pF) C_L + 290.5 ns		5.0	–	313	625	
t_{PLH} = (0.25 ns/pF) C_L + 112.5 ns		10	–	125	250	
t_{PLH} = (0.20 ns/pF) C_L + 80 ns		15	–	90	180	
t_{PHL} = (1.3 ns/pF) C_L + 248 ns	t_{PHL}	5.0	–	313	625	
t_{PHL} = (0.45 ns/pF) C_L + 102.5 ns		10	–	125	250	
t_{PHL} = (0.35 ns/pF) C_L + 72.5 ns		15	–	90	180	
Setup Time	t_{su}	5.0	100	–	–	ns
		10	40	–	–	
		15	30	–	–	
Hold Time	t_h	5.0	80	–	–	ns
		10	40	–	–	
		15	30	–	–	
Latch Enable Pulse Width	t_{WL}	5.0	520	260	–	ns
		10	220	110	–	
		15	130	65	–	

*The formulas given are for the typical characteristics only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14511B

FIGURE 1 – DYNAMIC POWER DISSIPATION SIGNAL WAVEFORMS

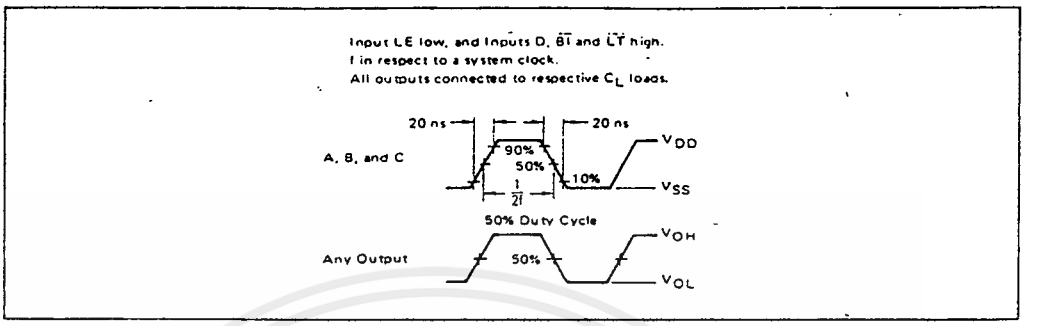
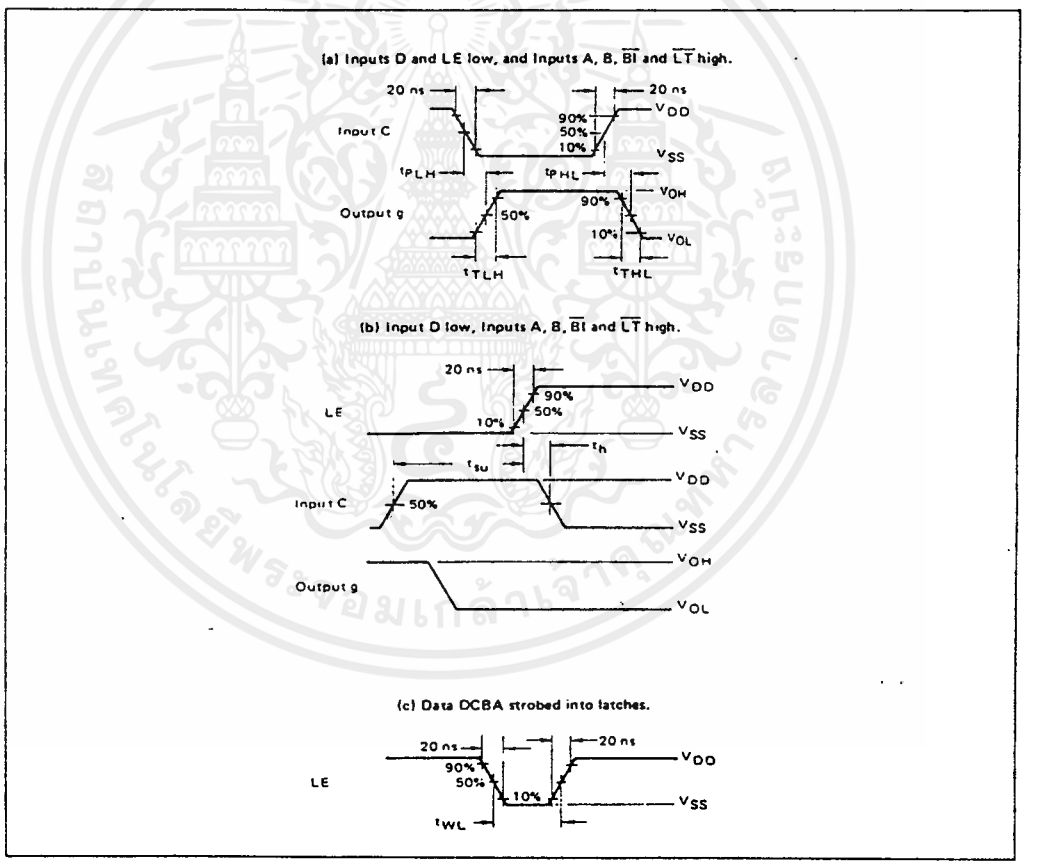


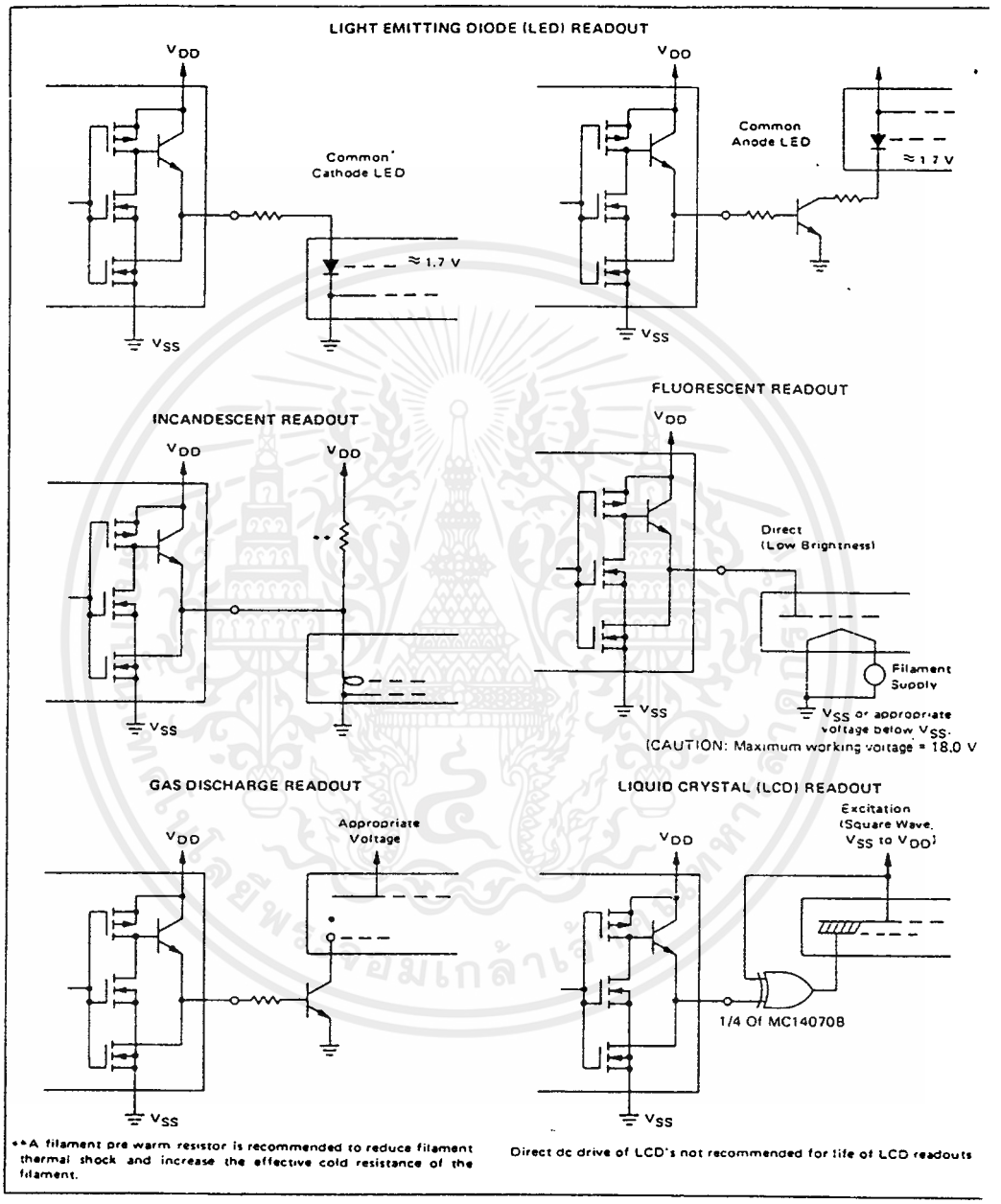
FIGURE 2 – DYNAMIC SIGNAL WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14511B

CONNECTIONS TO VARIOUS DISPLAY READOUTS



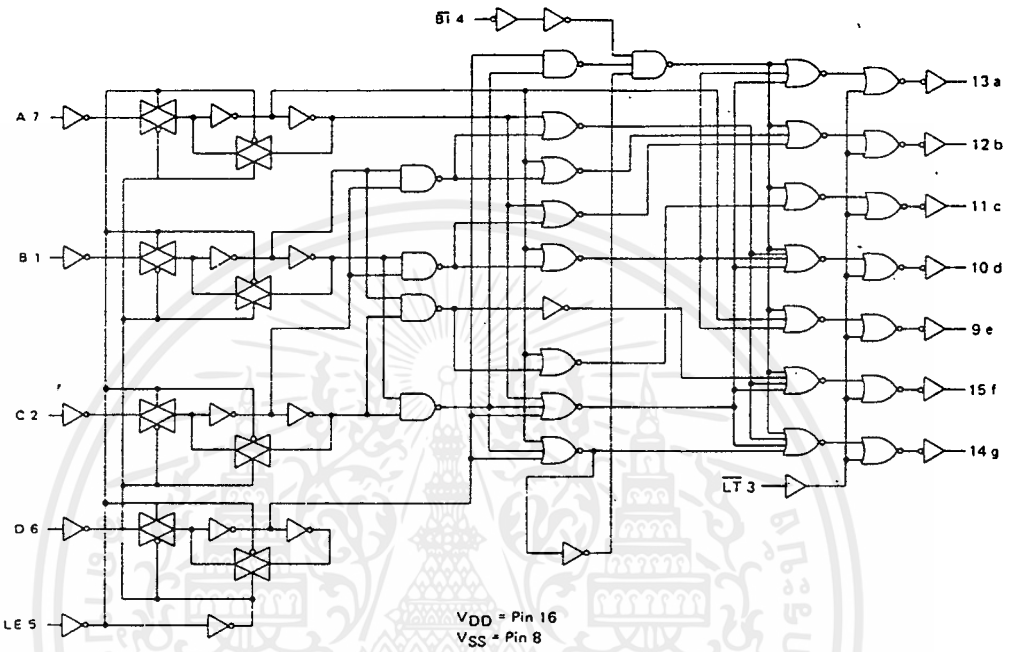
**A filament pre warm resistor is recommended to reduce filament thermal shock and increase the effective cold resistance of the filament.

Direct dc drive of LCD's not recommended for life of LCD readouts

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14511B

LOGIC DIAGRAM



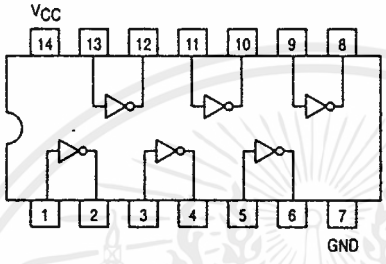
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

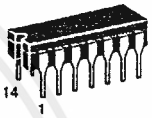
MOTOROLA

HEX INVERTER

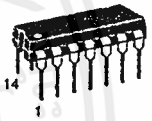
SN54/74LS04

HEX INVERTER
LOW POWER SCHOTTKY





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS04

HARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

nbol	Parameter		Limits Min	Typ	Max	Unit	Test Conditions	
	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		74			0.8			
	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA	
	Output HIGH Voltage	54	2.5	3.5		V	V_{CC} = MIN, I_{OH} = MAX, V_{IN} = V_{IH} or V_{IL} per Truth Table	
		74	2.7	3.5		V		
	Output LOW Voltage	54, 74		0.25	0.4	V	I_{OL} = 4.0 mA	V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 8.0 mA	
	Input HIGH Current				20	μA	V_{CC} = MAX, V_{IN} = 2.7 V	
					0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V	
	Input LOW Current				−0.4	mA	V_{CC} = MAX, V_{IN} = 0.4 V	
	Short Circuit Current (Note 1)		−20		−100	mA	V_{CC} = MAX	
	Power Supply Current Total, Output HIGH				2.4	mA	V_{CC} = MAX	
	Total, Output LOW				6.6			

Not more than one output should be shorted at a time, nor for more than 1 second.

HARACTERISTICS (T_A = 25°C)

bol	Parameter	Limits Min	Typ	Max	Unit	Test Conditions
	Turn-Off Delay, Input to Output		9.0	15	ns	V_{CC} = 5.0 V, C_L = 15 pF
	Turn-On Delay, Input to Output		10	15	ns	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

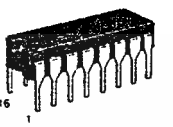
MOTOROLA

MC14060B

14-BIT BINARY COUNTER AND OSCILLATOR

The MC14060B is a 14-stage binary ripple counter with an on-chip oscillator buffer. The oscillator configuration allows design of either RC or crystal oscillator circuits. Also included on the chip is a reset function which places all outputs into the zero state and disables the oscillator. A negative transition on Clock will advance the counter to the next state. Schmitt trigger action on the input line permits very slow input rise and fall times. Applications include time delay circuits, counter controls, and frequency dividing circuits.

- Fully static operation
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 V to 18 V
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Buffered Outputs Available from Stages 4 Through 10 and 12 Through 14
- Common Reset Line
- Pin-for-Pin Replacement for CD4060B



L SUFFIX
CERAMIC
CASE 620

P SUFFIX
PLASTIC
CASE 648

D SUFFIX
SOIC
CASE 751B

ORDERING INFORMATION

MC14XXXBCP	Plastic
MC14XXXBCL	Ceramic
MC14XXXBD	SOIC

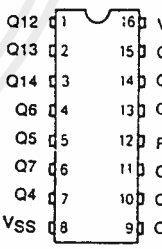
T_A = −55° to 125°C for all packages.

TRUTH TABLE

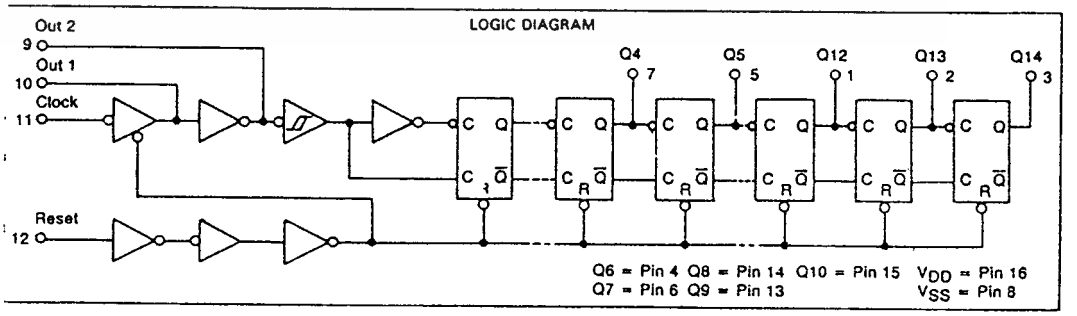
Clock	RESET	Output State
⌐	L	No Change
¬	L	Advance to next state
X	H	All Outputs are low

X = Don't Care

PIN ASSIGNMENT



LOGIC DIAGRAM



Q6 = Pin 4 Q8 = Pin 14 Q10 = Pin 15 V_{DD} = Pin 16
Q7 = Pin 6 Q9 = Pin 13 V_{SS} = Pin 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14060B

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V_{DD}	DC Supply Voltage	−0.5 to +18.0	V
V_{in}, V_{out}	Input or Output Voltage (DC or Transient)	−0.5 to V_{DD} +0.5	V
I_{in}, I_{out}	Input or Output Current (DC or Transient), per Pin	±10	mA
P_D	Power Dissipation, per Package†	500	mW
T_{stg}	Storage Temperature	−65 to +150	°C
T_L	Lead Temperature (8-Second Soldering)	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur.
†Temperature Derating: Plastic "P and D/DW" Packages: −7.0 mW/°C From 65°C To 125°C
Ceramic "L" Packages: −12 mW/°C From 100°C To 125°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \le (V_{in}$ or $V_{out}) \le V_{DD}$.
Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V_{DD} V	−55°C Min	−55°C Max	25°C Min	25°C Typ #	25°C Max	125°C Min	125°C Max	Unit
Output Voltage "0" Level V_{in} = V_{DD} or 0	V_{OL}	5.0	—	0.05	—	0	0.05	—	0.05	V
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
"1" Level V_{in} = 0 or V_{DD}	V_{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	V
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage "0" Level (V_O = 4.5 or 0.5 V)	V_{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	V
(V_O = 9.0 or 1.0 V)		10	—	3.0	—	4.50	3.0	—	3.0	
(V_O = 13.5 or 1.5 V)		15	—	4.0	—	6.75	4.0	—	4.0	
"1" Level (V_O = 0.5 or 4.5 V)	V_{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	V
(V_O = 1.0 or 9.0 V)		10	7.0	—	7.0	5.50	—	7.0	—	
(V_O = 1.5 or 13.5 V)		15	11.0	—	11.0	8.25	—	11.0	—	
Input Voltage "0" Level (V_O = 4.5 Vdc) (For Input 11	V_{IL}	5.0	—	1.0	—	2.25	1.0	—	1.0	Vdc
(V_O = 9.0 Vdc) and Output 10)		10	—	2.0	—	4.50	2.0	—	2.0	
(V_O = 13.5 Vdc)		15	—	2.5	—	6.75	2.5	—	2.5	
"1" Level (V_O = 0.5 Vdc)	V_{IH}	5.0	4.0	—	4.0	2.75	—	4.0	—	Vdc
(V_O = 1.0 Vdc)		10	8.0	—	8.0	5.50	—	8.0	—	
(V_O = 1.5 Vdc)		15	12.5	—	12.5	8.25	—	12.5	—	
Output Drive Current (V_{OH} = 2.5 V) (Except Source	I_{OH}	5.0	−3.0	—	−2.4	−4.2	—	−1.7	—	mA
(V_{OH} = 4.6 V) Pins 9 and 10)		5.0	−0.64	—	−0.51	−0.88	—	−0.36	—	
(V_{OH} = 9.5 V)		10	−1.6	—	−1.3	−2.25	—	−0.9	—	
(V_{OH} = 13.5 V)		15	−4.2	—	−3.4	−8.8	—	−2.4	—	
(V_{OL} = 0.4 V) Sink	I_{OL}	5.0	0.64	—	0.51	0.88	—	0.36	—	mA
(V_{OL} = 0.5 V)		10	1.6	—	1.3	2.25	—	0.9	—	
(V_{OL} = 1.5 V)		15	4.2	—	3.4	8.8	—	2.4	—	
Input Current	I_{in}	15	—	±0.1	—	±0.0001	±0.1	—	±1.0	μA
Input Capacitance (V_{in} = 0)	C_{in}	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package)	I_{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μA
		10	—	10	—	0.010	10	—	300	
		15	—	20	—	0.015	20	—	600	
Total Supply Current** (Dynamic plus Quiescent, Per Package) (C_L = 50 pF on all outputs, all buffers switching)	I_T	5.0	I_T = (0.25 μA/kHz) f + I_{DD}							μA
		10	I_T = (0.54 μA/kHz) f + I_{DD}							
		15	I_T = (0.85 μA/kHz) f + I_{DD}							

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

**The formulas given are for the typical characteristics only at 25°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14060B

SWITCHING CHARACTERISTICS (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V_{DD} Vdc	Min	Typ #	Max	Unit
Output Rise Time (Counter Outputs)	t_{TLH}	5.0	—	40	200	ns
		10	—	25	100	
		15	—	20	80	
Output Fall Time (Counter Outputs)	t_{THL}	5.0	—	50	200	ns
		10	—	30	100	
		15	—	20	80	
Propagation Delay Time Clock to Q4	t_{PLH} t_{PHL}	5.0	—	415	740	ns
		10	—	175	300	
		15	—	125	200	
Clock to Q14		5.0	—	1.5	2.7	μs
		10	—	0.7	1.3	
		15	—	0.4	1.0	
Clock Pulse Width	t_{WH}	5.0	100	65	—	ns
		10	40	30	—	
		15	30	20	—	
Clock Pulse Frequency	f_ϕ	5.0	—	5	3.5	MHz
		10	—	14	8	
		15	—	17	12	
Clock Rise and Fall Time	t_{TLH} t_{THL}	5.0	No Limit			ns
		10				
		15				
Reset Pulse Width	t_w	5.0	120	40	—	ns
		10	60	15	—	
		15	40	10	—	
Propagation Delay Time Reset to Qn	t_{PHL}	5.0	—	170	360	ns
		10	—	80	160	
		15	—	60	100	

#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

FIGURE 1 — POWER DISSIPATION TEST CIRCUIT AND WAVEFORM

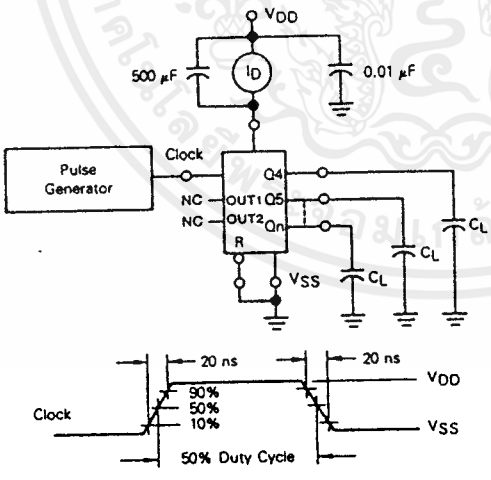
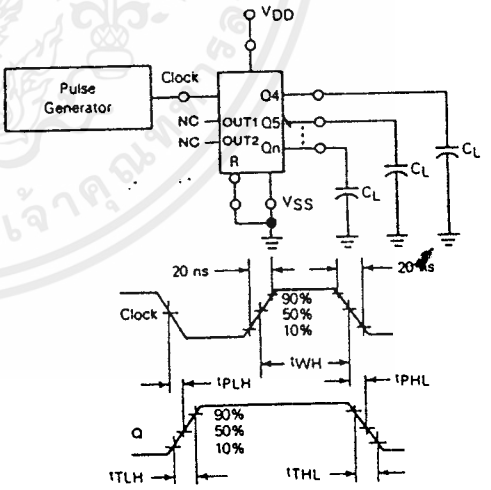


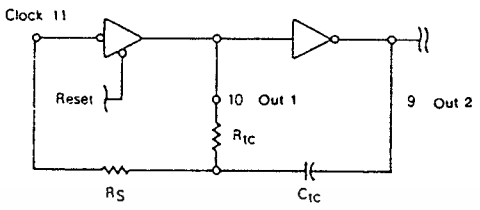
FIGURE 2 — SWITCHING TIME TEST CIRCUIT AND WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14060B

FIGURE 3 — OSCILLATOR CIRCUIT USING RC CONFIGURATION



$$f \approx \frac{1}{2.3\,R_{tc}C_{tc}}$$

if $1kHz \le f \le 100\ kHz$
and $2R_{tc} < R_s < 10R_{tc}$
(f in Hz, R in ohms, C in farads)

The formual may vary for other frequencies. Recommende maximum value for the resistors is 1 MΩ.

TYPICAL RC OSCILLATOR CHARACTERISTICS

FIGURE 4 — RC OSCILLATOR STABILITY

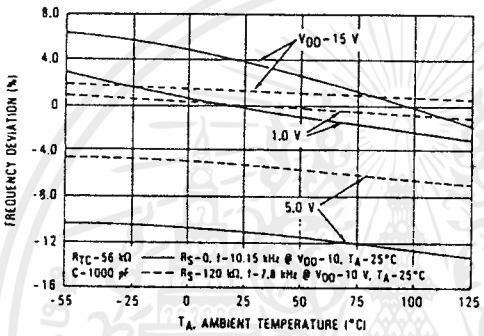


FIGURE 5 — RC OSCILLATOR FREQUENCY AS A FUNCTION OF R_{TC} AND C

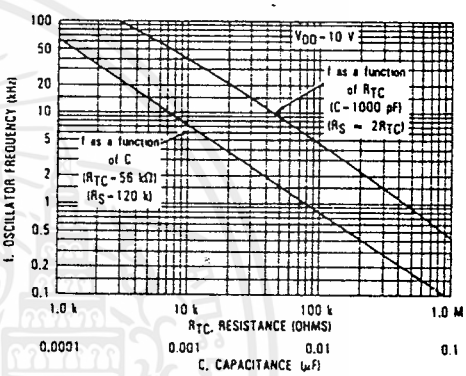


FIGURE 6 — TYPICAL CRYSTAL OSCILLATOR CIRCUIT

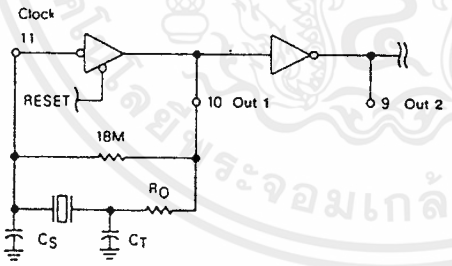


FIGURE 7 — TYPICAL DATA FOR CRYSTAL OSCILLATOR CIRCUIT

Characteristic	500 kHz Circuit	32 kHz Circuit	Unit
Crystal Characteristics			
Resonant Frequency	500	32	kHz
Equivalent Resistance, R_S	1.0	6.2	kΩ
External Resistor/Capacitor Values			
R_O	47	750	kΩ
C_T	82	82	pF
C_S	20	20	pF
Frequency Stability			
Frequency Changes as a Function of V_{DD} (T_A = 25°C)			
V_{DD} Change from 5.0 V to 10 V	+6.0	+2.0	ppm
V_{DD} Change from 10 V to 15 V	+2.0	+2.0	ppm
Frequency Change as a Function of Temperature (V_{DD} = 10 V)			
T_A Change from −55°C to +25°C Complete Oscillator*	+100	+120	ppm
T_A Change from +25°C to +125°C Complete Oscillator*	−160	−560	ppm

*Complete oscillator includes crystal, capacitors, and resistors.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้