เครื่องกำเนิดสัญญาณแบบโปรแกรมได้

ARBITARY BINARY FUNCTION GENERATOR

โดย

นายนิพนธ์ ตั้งสิริไพศาล

นางสาวอรอุไร แสงสว่าง

วัน เดือน ปี 24 ต.ค. 2541

เลขทะเบียน 039174

เลขเรียกหนังสือ T 10412 น 616ค

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

039174

เครื่องกำเนิดสัญญาณแบบโปรแกรมได้

ARBITARY BINARY FUNCTION GENERATOR

โดย

นายนิพนธ์ ตั้งสิริไพศาล

นางสาวอรอุไร แสงสว่าง

อาจารย์ที่ปรึกษา

ดร.สุริยณ สมควรพาณิชย์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานเรื่อง เครื่องกำเนิดสัญญาณแบบโปรแกรมได้

ARBITARY BINARY FUNCTION GENERATOR

จัดทำโดย นายนิพนธ์ ตั้งสิริไพศาล 38013191

นางสาวอรอุไร แสงสว่าง 38013261

รายงานฉบับนี้ได้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว

ลงชื่อ..... อาจารย์ที่ปรึกษา

(ดร.สุริภณ สมควรพาณิชย์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

รายงานฉบับนี้ สำเร็จได้โดยรับคำแนะนำจาก ดร.สุริภณ สมควรพาณิชย์ อาจารย์ที่ปรึกษา ซึ่งท่านได้ให้คำแนะนำ ข้อคิดเห็นต่างๆในการทดลอง และได้รับความช่วยเหลือเป็นอย่างดียิ่งจาก อาจารย์ชินภัทร นันทจิวากรชัย ตลอดจนได้รับความอนุเคราะห์เรื่องเครื่องมืออุปกรณ์ที่ใช้ในการทดลองโครงงาน โดยส่วนดีของผลงานที่อาจมีโอกาสเผยแพร่ไปยังผู้แสวงหาความรู้ทางด้านนี้ ผู้จัดทำขอมอบเป็นเกียรติแด่ท่านอาจารย์ ส่วนข้อผิดพลาดนั้นผู้จัดทำขอน้อมรับไว้เพื่อแก้ไขในโอกาสต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องกำเนิดสัญญาณ

นายนิพนธ์ ตั้งสิริไพศาล
นางสาวอรอุไร แสงสว่าง
ดร.สุริภณ สมควรพาณิชย์(อาจารย์ที่ปรึกษา)
ภาคการศึกษาที่2 ปีการศึกษา2540

บทคัดย่อ

รายงานฉบับนี้เสนอการนำคอมพิวเตอร์มาประยุกต์ใช้งาน โดยนำมาใช้เป็นเครื่องกำเนิดสัญญาณซึ่งสามารถเลือกรูปแบบของสัญญาณ ความถี่และขนาดของสัญญาณได้จากการควบคุมของคอมพิวเตอร์จะประกอบด้วยสองส่วนหลักคือ ฮาร์ดแวร์และซอร์ฟแวร์ ฮาร์ดแวร์ทำเป็นการ์ดเชื่อมต่อกับสล็อตของคอมพิวเตอร์ และส่วนซอร์ฟแวร์จะเป็นตัวกำหนดรูปแบบของสัญญาณ ความถี่และขนาดของสัญญาณ จากนั้นจะส่งข้อมูลให้แก่ฮาร์ดแวร์ผ่านคอมพิวเตอร์เพื่อผลิตสัญญาณ นั้นขึ้นตามที่ซอร์ฟแวร์ส่งให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ARBITARY BINARY PULSE GENERATOR

Mr. Nipon Tungsiripisan

Miss Ornurai Sangsawang

Dr. Suriporn Somkuarnpanit (Advisor)

2nd Semestor,Educational Year 1997

Abstract

This project presents the applications in computer. It can be used to function generator, which can select function, frequency and amplitude by computer ' s controlling. That 's constitutes two sections are hardware and software. Hardware is card connected to slot's computer . Software can defined function for signal , frequency and amplitude. Then,the computer transfer data into hardware to generate signal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
กิตติกรรมประกาศ	I
บทคัดย่อ	II
Abstract	III
สารบัญ	IV
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี	3
2.1 หลักการทำงาน	3
2.2 การกำเนิดสัญญาณ	5
2.2.1 หลักการสร้างสัญญาณ	5
2.2.2 รูปคลื่นซายน์	7
2.2.3 รูปคลื่นสี่เหลี่ยม	9
2.2.4 รูปคลื่นสามเหลี่ยม	9
2.3 การผลิตความถี่ควบคุมด้วยแรงดัน	10
2.4 การเปลี่ยนสัญญาณดิจิตอลเป็นอนาลอก	10
2.4.1 หลักการพื้นฐานของ DAC	11
2.4.2 วงจร DAC	13
2.5 ฮาร์ดแวร์อินพุท/เอาท์พุทสำหรับ PC	19
2.5.1 วงจรอีนาเบิล	21
2.5.2 วงจรเอาท์พุทแลทช์	22
2.5.3 วงจรอินพุทบัฟเฟอร์	22
2.6 การปรับค่าความต้านทานโดยใช้แรงดันควบคุม	24
2.6.1 การปรับค่าความต้านทานโดยใช้ JFET	24
2.6.2 การปรับค่าความต้านทานโดยใช้ Digital Rheostat	26
บทที่ 3 การออกแบบวงจร	28
3.1 โครงสร้างของโครงงาน	28
3.2 วงจรนับและรีเซ็ทแอดเดรส	29
3.3 ส่วนวงจรผลิตความถี่ควบคุมด้วยแรงดัน	30
3.4 วงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก	31
3.5 วงจรควบคุมส่วน VCO และสัญญาณนาฬิกา	32
3.6 วงจรเขียนและอ่านข้อมูลจากหน่วยความจำ	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

3.7 วงจร DECODER PORT 35

3.8 วงจรกรองความถี่ต่ำผ่าน 36

3.9 วงจรปรับอัตราขยาย 36

3.10 ส่วนโปรแกรมสร้างสัญญาณ 38

บทที่ 4 การทดลองและผลการทดลอง 40

4.1 การใช้งาน 40

4.2 วิธีการทดลองและผลการทดลอง 41

บทที่ 5 สรุปและวิจารณ์ 47

ภาคผนวก ก. 61M256 HIGH-SPEED CMOS STATIC RAM

ข. LM 7121N

เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในการทดลองด้านอิเล็กทรอนิกส์ เครื่องกำเนิดสัญญาณ (Function Generator) เป็นอุปกรณ์ที่มีความจำเป็นมาก เพื่อเป็นแหล่งกำเนิดสัญญาณรูปแบบต่าง ๆ ป้อนให้กับวงจร การทดลองต่าง ๆ และใช้เป็นสัญญาณอ้างอิงเปรียบเทียบกับการทดลอง ปัจจุบันคอมพิวเตอร์เข้ามามีบทบาทสำคัญต่องานทางด้านอิเล็กทรอนิกส์เป็นอย่างมาก

ความต้องการใช้งานทางด้านคอมพิวเตอร์และเครื่องกำเนิดสัญญาณในงานอุตสาหกรรมและการทดลองทางด้านอิเล็กทรอนิกส์มีมาก การเลือกปรับความถี่และขนาดของสัญญาณด้วยมือแล้วใช้ออสซิลโลสโคปวัดสัญญาณเป็นเรื่องที่ยุ่งยากและเสียเวลาอยู่ไม่น้อยและอาจเกิดความผิดพลาดขึ้นได้ง่าย เนื่องจากความจำเป็นและความต้องการอันนี้โครงงานนี้จึงนำเครื่องคอมพิวเตอร์และเครื่องกำเนิดสัญญาณมารวมเข้าด้วยกัน เป็นเครื่องกำเนิดสัญญาณต่าง ๆ ที่สามารถโปรแกรมได้ที่เรียกว่า Arbitrary Binary Pulse Generator ซึ่งมีข้อมูลที่เป็นพัลซ์สัญญาณดิจิตอลมาสร้างเป็นสัญญาณรูปคลื่นต่าง ๆ

ความสามารถของโครงงานนี้จะสามารถกำเนิดสัญญาณรูปคลื่นต่าง ๆ โดยเลือกรูปคลื่นความถี่และขนาดของสัญญาณโดยผ่านทางคอมพิวเตอร์ ซึ่งจะมีความถูกต้องค่อนข้างสูงและสัญญาณสามารถทำงานได้อย่างรวดเร็ว ช่วงความถี่ที่ใช้งานได้สูงพอสมควร สามารถใช้ในการทดลองได้และเพิ่มรูปแบบของสัญญาณได้จากการเพิ่มส่วนของซอร์ฟแวร์ขึ้นอีก

วัตถุประสงค์ของโครงงาน

1. เพื่อศึกษาการทำงานของคอมพิวเตอร์แบบ PC และการนำมาประยุกต์ใช้งาน
2. เพื่อศึกษาการเขียนโปรแกรมสนับสนุนการทำงานของคอมพิวเตอร์
3. สามารถนำคอมพิวเตอร์มาประยุกต์ใช้งานให้เกิดประโยชน์มากขึ้นโดยนำมาเป็นแหล่งกำเนิดสัญญาณต่าง ๆ ได้
4. สามารถออกแบบวงจรอินเตอร์เฟสกับคอมพิวเตอร์เพื่อเป็น Function Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานแบ่งออกเป็น 2 ส่วน

1. ฮาร์ดแวร์
2. ซอฟท์แวร์ (โปรแกรม)

ส่วนของฮาร์ดแวร์ประกอบด้วย

1.1 หน่วยความจำ

1.2 วงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก

1.3 วงจรนับ

1.4 วงจรผลิตความถี่โดยใช้แรงดันควบคุม

1.5 วงจรควบคุมพอร์ท

1.6 วงจรปรับอัตราขยายแบบโปรแกรมได้

ส่วนของซอฟท์แวร์ประกอบด้วย

2.1 ส่วนเลือกรูปแบบของสัญญาณ

2.2 ส่วนปรับความถี่

2.3 ส่วนปรับขนาดของสัญญาณ

ขอบเขตของงาน

Arbitrary Binary Pulse Generator เป็นชุดกำเนิดสัญญาณ ซึ่งอาศัยสัญญาณ Binary Pulse จากเครื่องคอมพิวเตอร์ มาทำการประมวลผลจากโปรแกรมสร้างสัญญาณแล้วส่งต่อไปให้ส่วนฮาร์ดแวร์ เพื่อทำการสร้างสัญญาณนั้นออกมาใช้งาน

โครงงานชิ้นนี้จะทำเป็นการ์ดเพื่อต่อกับสล็อตของเครื่องคอมพิวเตอร์และมีจุดต่อสัญญาณออกมาใช้งาน หรือผู้ใช้สามารถที่จะเขียนฟังก์ชั่น ลงไปและให้คอมพิวเตอร์ประมวลผลออกมาเป็นสัญญาณที่ต้องการได้

ในส่วนของโปรแกรมจะเป็นตัวควบคุมลักษณะต่าง ๆ ของสัญญาณโดยประมวลผลจากคอมพิวเตอร์

จากการคำนวณค่าที่จุดต่าง ๆ ของรูปคลื่นจะนำค่าไปเก็บไว้ที่ Ram ในที่นี้ใช้ Data ทั้งหมด 32768 Address เมื่อเก็บ Data ไว้ใน Ram แล้วจะนำ Data จาก Ram ไปทำการสร้างสัญญาณต่อไป

เอาท์พุทอนาลอกที่ได้จะมีลักษณะดังนี้

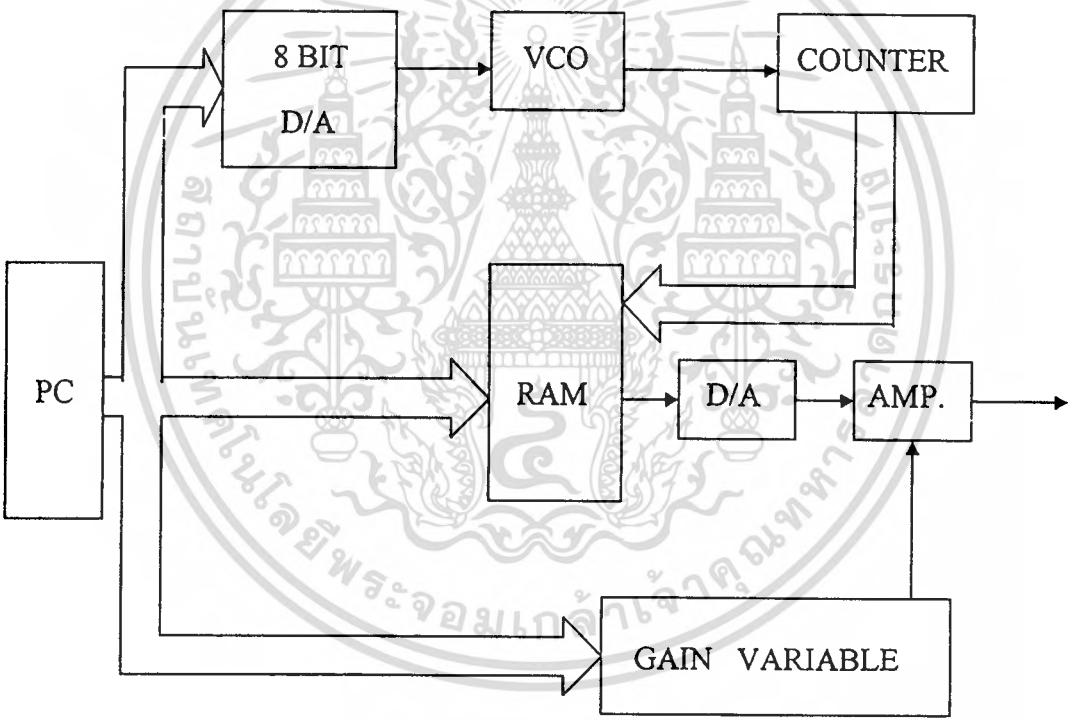
ความถี่	10 Hz - 1MHz
ขนาดของสัญญาณ	1Vp-p - 12 Vp-p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎี

2.1 หลักการทำงาน



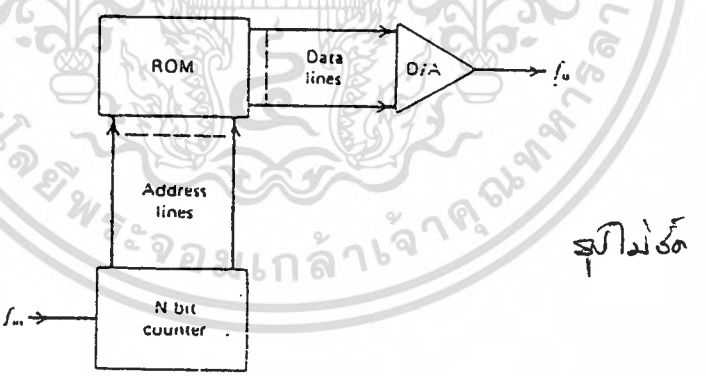
รูปที่ 2.1 บล็อกไดอะแกรมของ Arbitrary Binary Pulse Generator

จากบล็อกไดอะแกรมคอมพิวเตอร์จะเป็นตัวควบคุมการทำงานทั้งหมดโดยส่งข้อมูลผ่านทางพอร์ทเพื่อติดต่อกับวงจรอื่น การทำงานจะเริ่มจากคอมพิวเตอร์ทำการคำนวณรูปคลื่น ที่เราต้องการสร้างขึ้นจากโปรแกรมโดยการแซมปลิ้งสัญญาณออกเป็น 32768 จุด แล้วส่งข้อมูลที่ได้ 32768 จุดนี้ส่งออกไปที่พอร์ท เพื่อนำข้อมูลที่ได้ไปเก็บไว้ในหน่วยความจำและวงจรนับจะทำการนับแอดเดรสให้กับหน่วยความจำ ทำการบันทึกข้อมูลลงในแต่ละแอดเดรส ในหนึ่งแอดเดรสจะมีข้อมูล 8 บิท เมื่อบันทึกข้อมูล เสร็จเรียบร้อย คอมพิวเตอร์จะให้ผู้ใช้กำหนดความถี่ตามต้องการ จากนั้น จะส่งข้อมูลเหล่านั้น แปลงเป็นแรงดันและนำแรงดันที่ได้ ไปสร้างเป็นความถี่ออกเป็นโดยวงจรผลิตความถี่โดยใช้แรงดันควบคุม (VCO) ความถี่ที่ได้จะส่งเป็นสัญญาณนาฬิกาให้กับวงจรนับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนับจะนับแอดเดรสให้ความเร็วตามความถี่ที่ป้อนให้ พร้อมกับคอมพิวเตอร์สัญญาณข้อมูลในหน่วยความจำ จากการเปลี่ยนความเร็วในการนับ จะเป็นการเปลี่ยน Access time ของหน่วยความจำ ถ้าวงจรนับเร็วข้อมูลที่ได้จะออกมาเร็วทำให้มีความถี่สูง ถ้านับช้าข้อมูลที่ออกมาก็จะช้าทำให้ได้ความถี่ต่ำวงจรนับจะเป็น 15 บิทนับวนไปเรื่อย ๆ จะทำให้ข้อมูลส่งต่อเนื่องกันออกมา หากต้องการหยุดก็จะส่งสัญญาณไปรีเซ็ทสัญญาณนาฬิกาที่ป้อนให้กับวงจรนับ ซึ่งจะมาจากคอมพิวเตอร์และวงจรผลิตความถี่โดยใช้แรงดันควบคุม

ข้อมูลของรูปคลื่นที่ออกจากหน่วยความจำ จะนำมาผ่านวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อก แปลงข้อมูลที่เป็นสัญญาณดิจิตอลให้เป็นสัญญาณรูปคลื่นที่เราต้องการ จากนั้นจะนำสัญญาณที่ได้ผ่านวงจรฟิลเตอร์ เนื่องจากสัญญาณที่ได้รับจากวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อกนั้นยังมีความเรียบไม่พอ เมื่อสัญญาณผ่านการฟิลเตอร์แล้วก็จะนำไปเข้าวงจรขยายสัญญาณแบบโปรแกรมได้ ซึ่งเราสามารถเลือกอัตราการขยายได้จากคอมพิวเตอร์ซึ่งจะเป็นตัวควบคุมอัตราการขยายแรงดันจึงสามารถกำหนดขนาดของสัญญาณได้



รูปที่ 2.2 การนำข้อมูลจาก Ram ไปสร้างเป็นสัญญาณ

จากรูปที่ 2.2 เป็นวงจรกำเนิดสัญญาณเอาท์พุทที่มีความถี่ fo ซึ่งในทางปฏิบัติการออกแบบวงจรจะขึ้นอยู่กับความถี่สัญญาณนาฬิกา (fin) และค่าความละเอียดของสัญญาณ (N) เป็นดังสมการที่ 2.1

$$fin = 2\ fo \qquad (2.1)$$

โดยที่ N เป็นจำนวนบิท

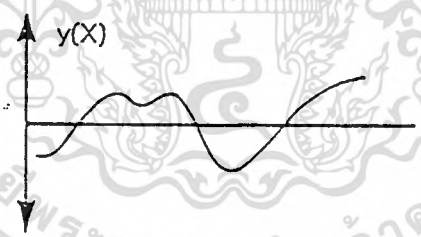
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การกำเนิดสัญญาณ

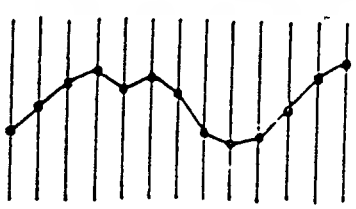
เครื่องกำเนิดสัญญาณหลายแบบจะเป็นเครื่องกำเนิดความถี่ที่มีย่านความถี่กว้าง ตั้งแต่ความถี่เสียงไปจนถึงย่านความถี่วิทยุ สามารถผลิตรูปคลื่นขึ้นมาได้หลายแบบ เช่น คลื่นซายน์ (sine wave) คลื่นสี่เหลี่ยม(square wave) คลื่นสามเหลี่ยม(triangle wave) คลื่นฟันเลื่อย(sawtooth) และคลื่นพัลส์ เป็นต้น

2.2.1 หลักการสร้างสัญญาณ

เริ่มจากการนำค่าข้อมูลเก็บลงในหน่วยความจำ โดยการเขียนโปรแกรมเพื่อเก็บค่าข้อมูลภายใน 1 คาบ ของสัญญาณรูปต่างๆ อาศัยการแซมปลิ้งสัญญาณรูปคลื่นที่มีความต่อเนื่อง (analog) ให้เป็นสัญญาณแบบไม่ต่อเนื่อง(discrete) เพื่อเก็บระดับของสัญญาณเป็นค่าแรงดันในแต่ละครั้งที่แซมปลิ้งได้โดยระยะห่างระหว่างการแซมปลิ้งแต่ละครั้งคงที่ ดังอธิบายตามกระบวนการประมวลสัญญาณดิจิตอล (DIGITAL SIGNAL PROCESSING) ในรูปที่ 2.3 แสดงลักษณะสัญญาณที่เป็นฟังก์ชันต่อเนื่อง Y(X) แล้วนำมาทำการแซมปลิ้งตามแนวนอน (horizontal axis sampling) ตามรูปที่2.4 เพื่อเก็บค่า Y(I) ซึ่ง I = 1,2,3,... เป็นจำนวนครั้งที่เป็นจำนวนเต็มในแต่ละครั้งที่แซมปลิ้ง (index integer) ผลที่ได้ออกมาดังรูปที่2.5

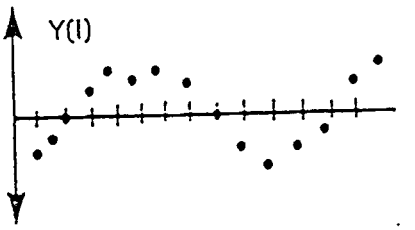


รูปที่ 2.3 สัญญาณที่มีความต่อเนื่อง



รูปที่ 2.4 การแซมปลิ้งตามแนวนอน

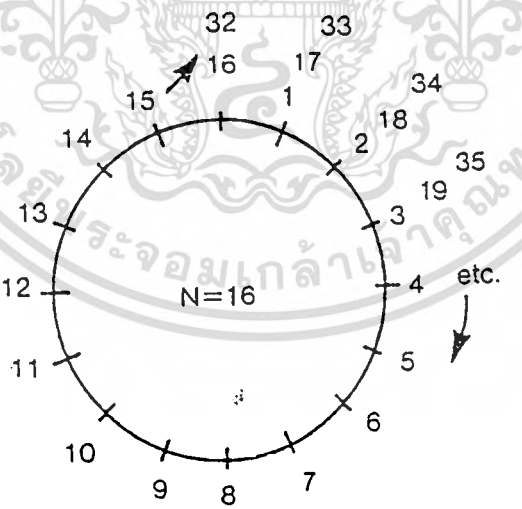
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 สัญญาณไม่ต่อเนื่องที่ได้

ด้วยวิธีนี้ทำให้เราสามารถเก็บค่ารูปคลื่นต่อเนื่องชนิดใดก็ได้ และข้อมูลในแกนตั้ง แกนนอน จะเป็นหน่วยใดก็ได้ เช่นแรงดันต่อเวลา ขนาดต่อความถี่ หรือค่าออฟเซ็ตต่ออุณหภูมิ ในที่นี้เราเลือกเก็บเป็นค่าแรงดันในแกนตั้ง จากการแซมปลิ้ง ณ เวลาต่างๆในแกนนอน เช่นสัญญาณเซายน์ อาศัยหลักการของวงกลมหนึ่งหน่วยในการเก็บค่าสัญญาณ เมื่อ R เป็นรัศมีหมุนไปตามเส้นรอบวง เป็นมุม P ดังแสดงในรูปที่ 2.9 เมื่อลากเส้นจากปลายรัศมี R ขนานกับแกน X ไปตัดกับแกน Y ค่า S ที่ ได้ในแกน Y ซึ่งสัมพันธ์ กับรัศมีR และมุมP คือ S=RsinP

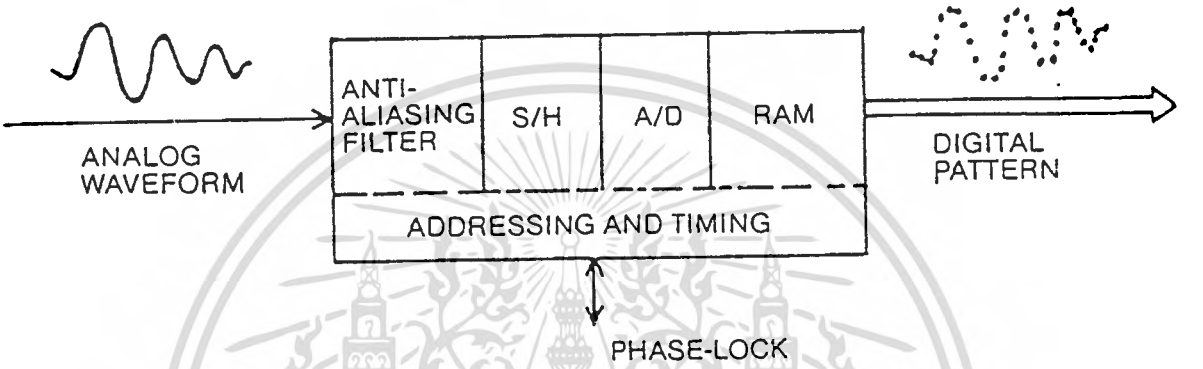
ถ้าหากการหมุนของรัสมีR เป็นสเต็ปแบบไม่ต่อเนื่องตามจังหวะการแซมปลิ้ง เป็นจำนวน N ครั้ง ดังในรูปที่ 2.6 จะได้ค่า S จำนวน N ค่า



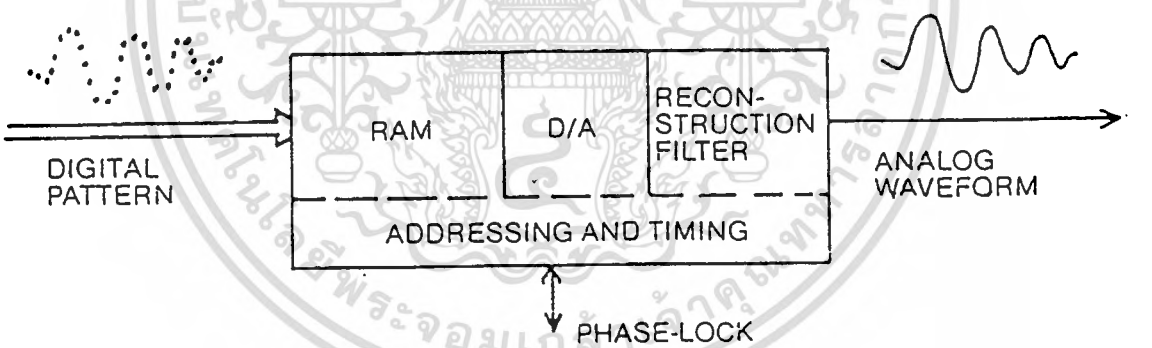
รูปที่ 2.6 การแซมปลิ้งสัญญาณภายในวงกลม 1 รอบ

สำหรับการเข้ารหัสข้อมูลเพื่อเก็บในแต่ละแอดเดรสของหน่วยความจำ จะมีความละเอียดมากหรือน้อยขึ้นอยู่กับจำนวนบิท(length code word) เช่นเก็บเป็นข้อมูลที่มีความละเอียด 8 บิท ก็จะได้จำนวนข้อมูลที่สามารถเข้ารหัสได้ 256 ค่า เมื่อแซมปลิ้งได้ค่าระดับสัญญาณใกล้เคียงค่าใดก็จะเก็บค่านั้นไว้ในหน่วยความจำ เพื่อรอการเรียกออกมาเป็นเอาท์พุทของสัญญาณ ซึ่งภายใน 1 คาบเก็บ

สัญญาณ ได้ละเอียดมากน้อยเพียงใดขึ้นอยู่กับขนาดของหน่วยความจำซึ่งมีค่าแอดเดรสตั้งแต่ 2- N บิท โดยจะใช้วงจรนับเป็นตัวกำหนดค่าแอดเดรสในการเรียกข้อมูลออกมา ซึ่งสัญญาณที่ออกมาต้องผ่านการเปลี่ยนจากสัญญาณดิจิตอลเป็นสัญญาณเอนาลอก (D/A) ค่าความผิดเพี้ยนของสัญญาณเอาท์พุทที่ได้ สามารถถูกทำให้ลดลงได้โดยวงจรกรองสัญญาณความถี่ต่ำ (LOWPASS FILTER) เพื่อกำจัดความถี่สูง ซึ่งมาจากการเปลี่ยนระดับแรงดันระหว่างแอดเดรสที่ติดกัน

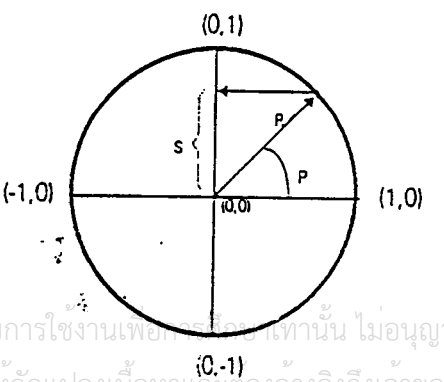


รูปที่ 2.7 บล็อคไดอะแกรมในการแปลงรูปสัญญาณเอนาลอกเป็นดิจิตอลไปเก็บไว้ใน RAM



รูปที่ 2.8 สัญญาณดิจิตอลจาก RAM มาแปลงเป็นเอาท์พุทในรูปสัญญาณเอนาลอก

2.2.2รูปคลื่นซายน์ (sine wave)



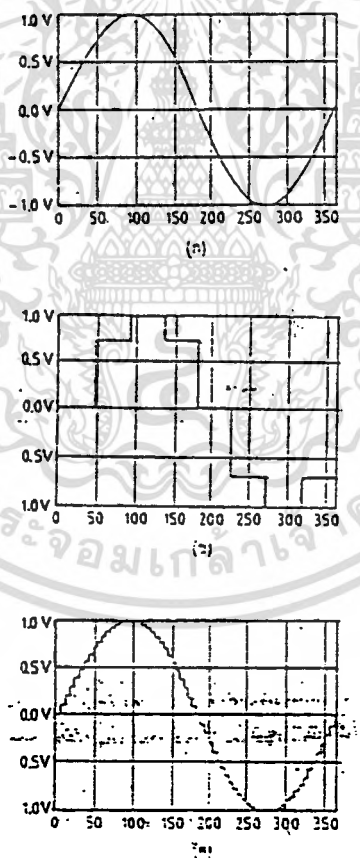
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.9ลักษณะวงกลม 1 หน่วย

จากรูปที่ 2.9 วงกลม 1 หน่วยมีรัศมี R หมุนไปตามเส้นรอบวงของวงกลม จะทำให้เกิดมุม P ซึ่งผลจากการหมุนนี้ จะทำให้เกิดการเปลี่ยนแปลงของแอมปลิจูด ซึ่งถ้าหากลากเส้นจากปลายรัศมี R ไปตามแนวนอนจนตัดกับแกน Y ก็จะได้ความยาว S ที่เปลี่ยนแปลงตามการหมุนของรัศมี R มีค่าอยู่ระหว่าง 1 และ -1 และมุม P ก็จะเกิดการเปลี่ยนแปลงจาก 0ถึง 360 องศา ความยาวของ S ที่เปลี่ยนแปลงนี้จะสัมพันธ์กับมุมP ในรูปของฟังก์ชันซายน์ (S= RsinP) แสดงดังรูปที่ 2.10ก.

ในหนึ่งรอบวงกลมถ้าหมุนรัศมี R ไปเป็นสเต็ปไม่ต่อเนื่อง จำนวน 8 ครั้ง ก็จะได้ค่าของ S มา18 ค่าดังแสดงในรูป 2.10ข. ถ้าหากกำหนดให้จำนวนสเต็ปในการหมุนรอบวงกลมหนึ่งรอบให้มีจำนวนเพิ่มมากขึ้น รูปคลื่นสัญญาณซายน์ที่ได้ก็จะมีความละเอียดมากขึ้น ดังรูปที่ 2.10ค. ได้กำหนดจำนวนสเต็ปในการหมุนรอบวงกลมหนึ่งรอบไว้เท่ากับ 64 จะสังเกตเห็นความเป็นซายน์มากขึ้น

นั่นคือ ในหนึ่งช่วงคาบเวลา ค่าของสัญญาณจะอยู่ในแอดเดรสช่วง 00H-7FFH โดยมีค่าตั้งแต่ 00H-FFH



รูปที่ 2.10 รูปคลื่นสัญญาณซายน์

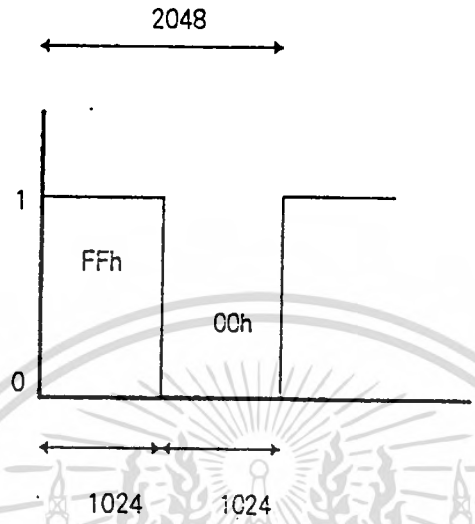
ก) เกิดจากการหมุนของรัศมี R

ข) เมื่อถูกแบ่งด้วยวิธีทางดิจิตอลเป็น 8 สเต็ป

ค) เมื่อถูกแบ่งด้วยวิธีทางดิจิตอลเป็น 64 สเต็ป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

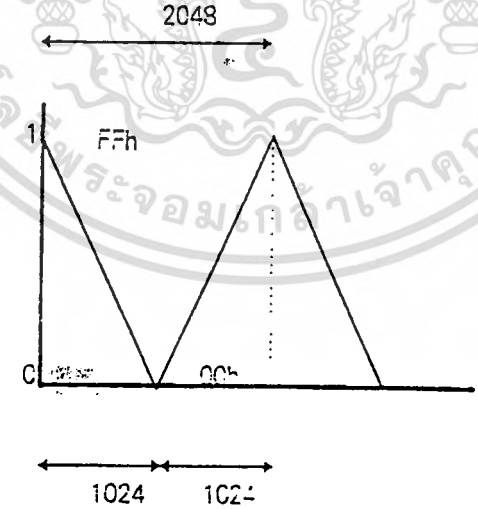
2.2.4รูปคลื่นสี่เหลี่ยม(square wave)



รูปที่ 2.11 สัญญาณรูปคลื่นสี่เหลี่ยม

จากรูปที่2.11 ในหนึ่งคาบเวลา สัญญาณจะมีเพียง 2 ค่าคือช่วงครึ่งแรกของคาบเวลาจะมีค่าเป็น "1" และครึ่งหลังของคาบเวลาจะมีค่าเป็น "0" ดังนั้นค่าที่เก็บในแอดเดรสช่วง 000H-3FFH จะมีค่าเป็น FFH และช่วง 400H-7FFH จะมีค่าเป็น 00H

2.2.5รูปคลื่นสามเหลี่ยม (Traiangle wave)



รูปที่ 2.12 สัญญาณรูปคลื่นสามเหลี่ยม

จากรูปที่ 2.12 ในช่วงครึ่งคาบเวลาแรกสัญญาณจะมีค่าลดลงอย่างเป็นลิเนียร์ จาก 1 ไปจนถึง 0 และช่วงครึ่งคาบเวลาหลังสัญญาณจะมีค่าเพิ่มขึ้นอย่างเป็นลิเนียร์ จาก 0 ไปจนถึง 1 ซึ่งจะได้ว่าในช่วงครึ่งคาบเวลาแรก ค่าของสัญญาณจะอยู่ในแอดเดรสช่วง 000H - 3FFH และครึ่งคาบเวลาหลังค่าของสัญญาณจะอยู่ในแอดเดรสช่วง 400H - 7FFH โดยมีค่าสูงสุดเป็น FFH และค่าต่ำสุดเป็น00H

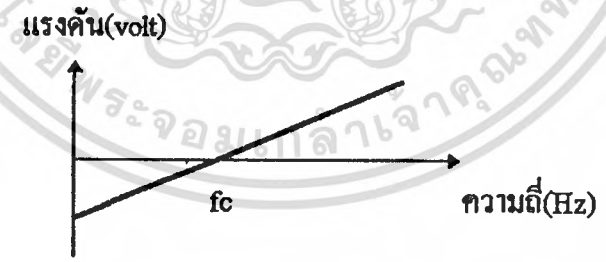
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การผลิตความถี่ควบคุมด้วยแรงดัน

วงจรผลิตความถี่ควบคุมด้วยแรงดัน (VCO; Voltage Control Oscillator) เป็นวงจรสร้างความถี่ที่ใช้แรงดันอินพุทเป็นตัวควบคุมความถี่ที่สร้างออกมาโดยจะสร้างสัญญาณที่มีความถี่สูงขึ้นเมื่อแรงดันอินพุทมากขึ้น VCO จึงต้องมีความเที่ยงตรงสูง เพราะค่าแรงดันอินพุทที่ป้อนเข้ามาเกิดการเปลี่ยนแปลงจะทำให้ค่าความถี่ที่เอาท์พุทเปลี่ยนตามไปด้วย การเลือก VCO ขึ้นอยู่กับการใช้งานที่ความถี่เอาท์พุท ว่าต้องการผลิตความถี่ที่มีค่าเท่าไร ในโครงงานได้เลือกไอซีเบอร์ 74LS625 เป็นส่วนผลิตความถี่เนื่องจากสามารถผลิตความถี่ได้สูงสุด 20 MHz

คุณสมบัติหลักของ VCO

1. ความถี่และแรงดันของ VCO จะต้องมีอัตราส่วนของความถี่ต่อแรงดัน (F/V) ที่มีความเป็นเชิงเส้น(linear)
2. เสถียรภาพทางความถี่ (Frequency Stability)การมีเสถียรภาพความถี่ที่ดีทำให้ความไวของการมอดูเลทมีค่าสูง
3. การตอบสนอง (Response) ควรมีการตอบสนองสัญญาณได้ดี และไม่มีผลต่อคุณสมบัติด้านเสถียรภาพ
4. Spectral Purity ในการประยุกต์ใช้งาน เช่น การสังเคราะห์ความถี่แบบอนาลอก วงจรผลิตความถี่ควบคุมโดยแรงดัน ควรจะมีสัญญาณเอาท์พุทที่มีความคงที่สม่ำเสมอ



รูปที่ 2.13 กราฟแสดงคุณสมบัติความถี่แรงดันของ VCO

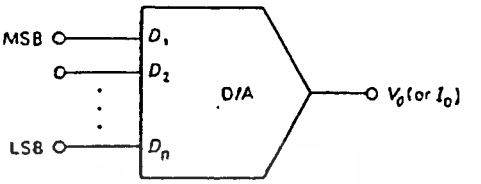
2.4 การเปลี่ยนสัญญาณดิจิตอลเป็นอนาลอก (DAC)

หลักการทำงานของ DAC คือการนำเอากลุ่มของบิท (BIT) จากคอมพิวเตอร์หรืออุปกรณ์ดิจิตอลมาเปลี่ยนเป็นระดับแรงดันอนาลอก เอาท์พุทของ DAC เป็นระดับความแตกต่างของแต่ละบิทของดิจิตอลอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 หลักการพื้นฐานของ DAC

บล็อกไดอะแกรมของ DAC แสดงในรูปที่2.14 เอาท์พุทที่สร้างขึ้นจากDAC เป็นได้ทั้งแรงดันและกระแส



รูปที่ 2.14 บล็อกไดอะแกรม D/A Converter

เอาท์พุทชนิดใดก็ตามของ DAC ที่ผลิตขึ้นมาได้จากวงจรที่นำมาใช้ในการเปลี่ยนดิจิตอลเป็นอนาลอก จำนวนของความแตกต่างของระดับแรงดันและกระแสที่สร้างขึ้นที่เอาท์พุทของ DAC จะสัมพันธ์กับจำนวนของบิทที่นำมาเปลี่ยนจากสมการ

$$N = 2^n$$

เมื่อ N คือ จำนวนของระดับความแตกต่างด้านเอาท์พุทที่สร้างขึ้น และ n คือจำนวนของบิทอินพุทที่นำมาเปลี่ยน

จำนวนของระดับความแตกต่างที่สร้างขึ้นที่เอาท์พุทของ DAC จะขึ้นอยู่กับขอบเขตการจำแนกของอุปกรณ์ที่ใช้งาน จำนวนบิทของดินพุทจะใช้บิทที่สูงที่สุดในการคำนวณ เช่น อินพุทของ DAC จำนวน 10 บิท สามารถเปลี่ยนระดับสัญญาณได้ 1024 ระดับการเปลี่ยนแปลงเป็นรูปอื่นเป็นคุณสมบัติหนึ่งที่สำคัญของ DAC ในการนำไปประยุกต์ใช้งานในหลาย ๆ ด้าน หลักการหนึ่งในการเปลี่ยนแปลงสัญญาณดิจิตอลในรูปของ N ($N=2^n$) และสามารถคิดเป็นรูปเปอร์เซ็นต์ได้จากสมการ

$$\text{Percent Resolusion} = (1/2^n) \times 100\ \%$$

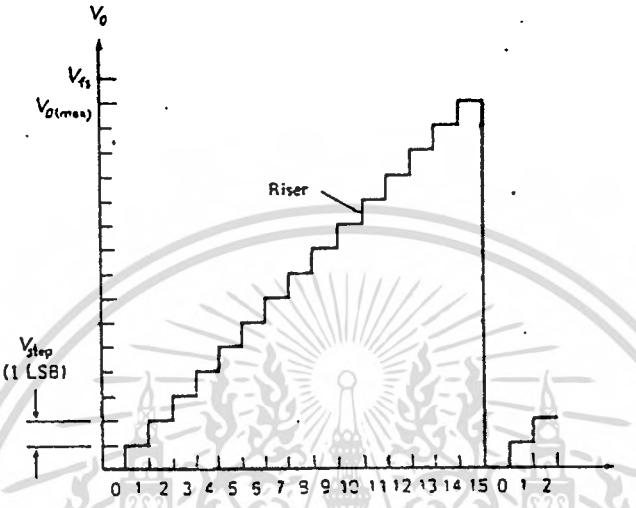
เช่น 10 บิท DAC

$$\text{Percent Resolusion} = (1/2^{10}) \times 100\ \%$$
$$= (1/1024) \times 100\ \%$$
$$= 0.098\ \%$$

จากตัวอย่างของเอาท์พุทของ 10 บิท DAC มีความแน่นอน 0.098 % ของเอาท์พุท Full Scale ซึ่งคือระดับแรงดันหรือกระแสที่สร้างขึ้นที่เอาท์พุทของ DAC ที่สมมติขึ้นว่าเลข 1 ไบนารีที่เป็นอินพุทแต่ละตัวเปลี่ยนแปลงเป็นรูปอื่นไม่ได้จำกัด แต่ในความเป็นจริง DAC ไม่สามารถมีจำนวนถึง Ideal Full Scale เนื่องจากการจำกัดจำนวนของอินพุทตัวอย่างเช่น DAC ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงในรูปที่ 2.15 มีอินพุท 4 เส้น กราฟของ Vo และอินพุทไบนารี่สำหรับ 4 บิท DAC สามารถสร้างได้ดังแสดงในรูปที่ 2.15



รูปที่ 2.15 คุณสมบัติทรานเฟอร์สำหรับ 4 บิท DAC

จะสังเกตได้ว่ามีระดับความแตกต่างของแรงดันที่เป็นไปได้ 16 ระดับ และ 15 ขอบขาขึ้น ถ้าเป็นเอาท์พุท Full Scale จะมีขอบขาขึ้น 16 ขอบ ซึ่งหมายถึงว่าค่า Vo สูงสุดเอาท์พุทจะไม่ถึง Vfs อีกหนึ่งขั้น ขนาดของเอาท์พุทหนึ่งขั้นเรียกว่า 1LSB ซึ่งมีการเปลี่ยนแปลงน้อยมากและปรากฏขึ้นเมื่อ LSB ของดิจิตอลอินพุทเปลี่ยนสภาวะ การเพิ่มขึ้นของเอาท์พุท (แรงดันหรือกระแส) สำหรับแต่ละขั้นหาได้จากจำนวนของขั้นและ Vfs ซึ่งมีความสัมพันธ์กับดังนี้

$$\text{ขนาดขั้น} = Vfs/2^n$$

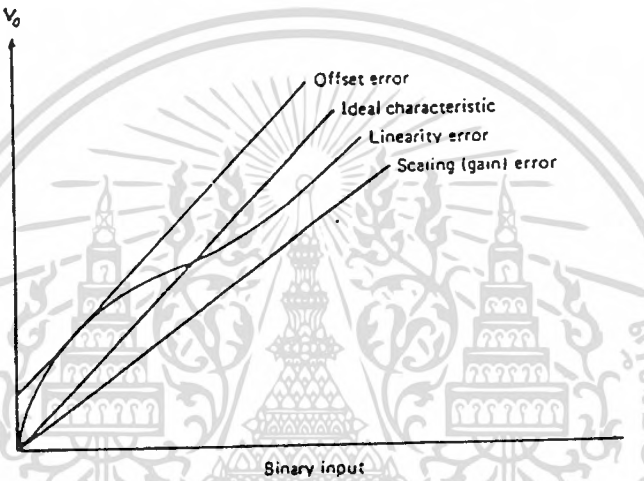
เมื่อ n คือจำนวนของอินพุทไบนารี่และ Vfs คือแรงดัน Full Scale ของ Ideal DAC เช่น Vo ของ 4 บิท DAC เป็นไปตามทฤษฎีมี Vfs เท่ากับ 10 V และอินพุทไบนารี่ 12 ฐาน 10 ได้ Vo เท่ากับ

$$\text{ขนาดขั้น} = Vfs/2^n$$
$$= 10\text{ V}/16$$
$$= 0.625\text{ V}$$
$$Vo = 0625\text{ V} \times 12$$
$$= 7.5\text{ V}$$

การจำแนกของ DAC จะใช้เป็นตัวบองความเที่ยงตรงของศักย์เพราะว่าการจำแนกเป็นตัวกำหนดข้อจำกัดของความเที่ยงตรงของการเปลี่ยนแปลง อย่างไรก็ตามความเที่ยงตรงและการ

เอกสารนี้เป็นการเผยแพร่ผลงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ใช้เพื่อการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานเมื่อมีการนำไปใช้

จำแนกไม่ใช่สิ่งเดียวกันตัวอย่างเช่น 16 บิท DAC จะพิจารณาถึงการจำแนกสูงสุด (65536) แต่ไม่ใช่สิ่งจำเป็นที่ถูกต้องในการหาค่า Vo ซึ่งจะหาได้จากค่าอินพุทที่ให้มา ภายใต้เงื่อนไขอุดมคติเอาท์พุทของ DAC จะมีความถูกต้อง +1/2 Vstep (หรือ +1/2 LSB เพราะ 1 STEP = 1 LSB) อย่างไรก็ตามอาจมีความผิดพลาดได้ใน DAC แต่ละชนิดความคลาดเคลื่อนจะเกิดจากโครงสร้างของวงจร DAC ผลของการเปลี่ยนแปลงแหล่งความคลาดเคลื่อนบนเอาท์พุทบนตัวคอนเวอร์เตอร์แสดงดัง รูปที่ 2.16 เป็นรูปผลของการเปลี่ยนแปลงความคลาดเคลื่อนของทรานเฟอร์ฟังก์ชั่นของ DAC อุดมคติ



รูปที่ 2.16 กราฟของ DAC อุดมคติและผลของความคลาดเคลื่อน

OFFSET ERROR เป็นผลที่เกิดขึ้นที่เอาท์พุทของ DAC ไม่เป็น 0 เมื่ออินพุทไบนารี่เป็น 0 ทำให้เกิดค่าคงที่เลื่อนให้ Vo ให้เกิดย่านของไบนารี่อินพุท

GAIN ERROR หรือเรียกอีกอย่างหนึ่งว่า Scaling Error จะสร้างขนาดขึ้นให้ใหญ่กว่าหรือเล็กกว่าขนาดปกติซึ่งเป็นสาเหตุให้ค่า Vo เบี่ยงเบนจากค่าความเป็นจริงของไบนารี่อินพุท

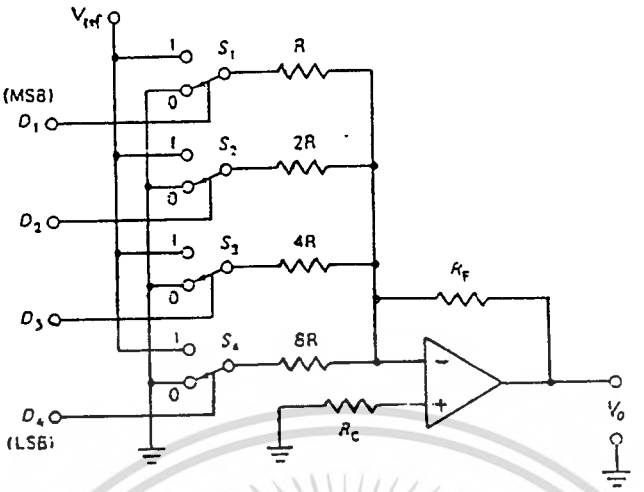
LINEARITY ERROR เป็นความคลาดเคลื่อนอีกชนิดหนึ่งที่เป็นสาเหตุทำให้ DAC ไม่เป็นเชิงเส้น ตัวอย่างเช่น ถ้าเกณฑ์ของ DAC ไม่คงที่สำหรับไบนารี่อินพุทเอาท์พุทจะเปลี่ยนแปลงขนาดของขั้นที่สร้างขึ้น

2.4.2 วงจร DAC

1. Weighted Resistor Summing Amplifier

เป็น DAC อีกชนิดหนึ่งใช้น้ำหนักของไบนารี่มาทำการบวกกันดังแสดงในรูปที่ 2.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 Weighted Resistor DAC

ในรูปเป็นวงจรที่ใช้กับ 4 อินพุทสวิทช์จะถูกควบคุมจากดิจิตอลอินพุท D1-D4 เช่น เมื่อลอจิก 1 เป็นอินพุทสวิทช์จะต่อกับ Vref (แรงดันอ้างอิง) แรงดันเอาท์พุทของวงจรหาได้จากสมการนี้

$$Vo = -Vref\,(D_1R_f/R+D_2R_f/2R+D_3R_f/4R+D_4R_f/8R)$$

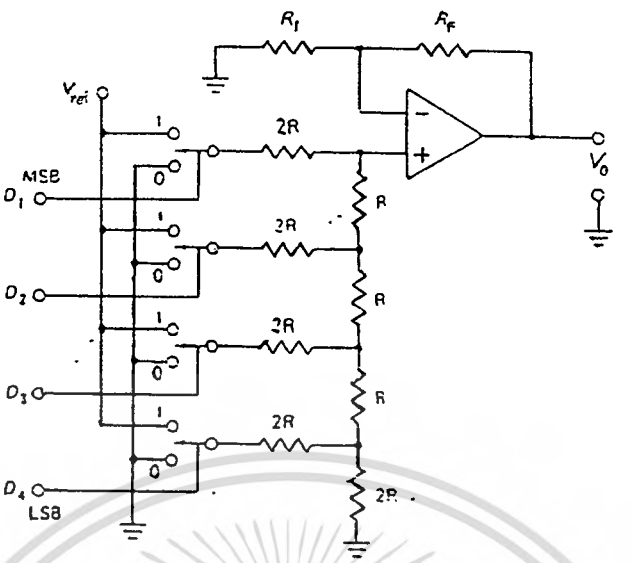
เมื่อ $D_n = 1$ ถ้าไบนารี่อินพุท Hight $D_n = 0$ เมื่อไบนารี่อินพุท Low

เครื่องหมายลบในสมการแสดงให้เห็นว่าเราต่อออปแอมป์ในโหมดของอินเวอร์ติ้งแอมป์ Vref มีค่าเป็นแรงดันบวก Vo จะเป็นลบถ้า Vref เป็นลบ Vo จะเป็นแรงดันบวก ค่าของ Rf หาได้จากเกณฑ์ของ DAC Rf จะมีค่ามากเมื่อแรงดันเอาท์พุทมีค่าสูง ในการออกแบบสวิตช์ S1-S4 จะไม่ใช้เมคานิกสวิทช์ อาจใช้ CMOS อะนาลอกสวิทช์ เช่น LF 11331 เป็น SPST JFET อะนาลอกสวิทช์ สวิทช์ที่อยู่ภายในตัวไอซีจะทำการเปิดหรือปิดขึ้นอยู่กับสัญญาณลอจิก TTL ที่ใช้ควบคุมสวิทช์

2. R-2R Ladder DAC

ในทางปฏิบัติการเลือกน้ำหนักไบนารี่ของ DAC เป็นวงจรที่เรียกว่า R-2R Ladder DAC ลักษณะวงจรแสดงในรูป ออปแอมป์จะต่อบนแบบนอนอินเวอร์ติ้ง R-2R คล้ายกับวงจรหารด้วยแรงดันอินพุท และวงจรLadderส่วนของ Ladderของวงจรจะใช้สวิทช์ในการเลือกแหล่งจ่ายแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 R-2R Ladder DAC

แรงดันที่ปรากฏบนขานอนอินเวอร์ติ้งของออปแอมป์ จะสัมพันธ์กับการเซ็ทของวงจรสวิทช์ซึ่งมีความสัมพันธ์ดังสมการ

$$Vin = D_1V_{ref}/2 + D_2V_{ref}/4 + D_3V_{ref}/8 + D_4V_{ref}/16$$

จากสมการนี้เราเขียนใหม่ได้เป็น

$$Vin = V_{ref}(D_1/2 + D_2/4 + D_3/8 .....)$$

เมื่อ D_n=1 (สวิทช์ต่อกับVref) หรือ Dn = 0 (สวิทช์ต่อกราวด์)

อัตราขยายแรงดันของนอนอินเวอร์ติ้งออปแอมป์หาได้จาก

$$A_V = 1 + R_F / R_1$$

เพราะฉนั้นค่าV_o ของ R-2R DAC จะได้

$$Vo = A_V V_{ref}(D_1/2 + D_2/4 + D_3/8 .....)$$

R-2R Ladder DAC จะมีประโยชน์มากกว่า Weighted Summing Amp ค่าความต้านทานที่ต้องที่อินพุทของออปแอมป์ทั้งสองตัวจะต่างกันคือ 2R กับ R ปัญหาทางด้านอุณหภูมิสามารถกำจัดได้ง่าย ในทางปฏิบัติ R-2R Ladder DAC ใช้งานง่าย เพราะใช้ค่าความแตกต่างของความต้านทานสองค่า (2:1) และจะมีจำนวนความต้านทานมากกว่าจำนวนของเลขไบนารี่

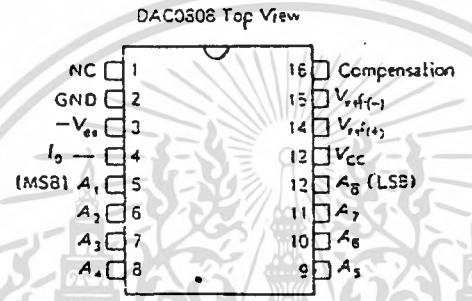
3. ไอซี DAC

วงจร DAC ทั้งสองที่กล่าวมาเป็นวงจรที่นิยมใช้กันและเป็นการออกแบบง่าย ๆ เมื่อต้องการความสามารถสูงขึ้นจำนวนบิทมากขึ้นก็จะต้องใช้ความต้านทานมากขึ้น เช่น 7 บิท R-2R DAC จะต้องใช้ความต้านทาน 16 ตัว สำหรับวงจร Ladder ทำให้ความต้านทานที่ต้องใช้แพงขึ้น เมื่อจำนวนบิทมากขึ้นเกินความสามารถที่จะทดลองต่อบนเซอร์กิตบอร์ด และรวมทั้งขั้นตอนการผลิตความต้านทานของโรงงานฉนั้นเราจึงผลิตไอซี DAC ขึ้นเพื่อแก้ปัญหาเหล่านี้ซึ่งเราจะพิจารณา

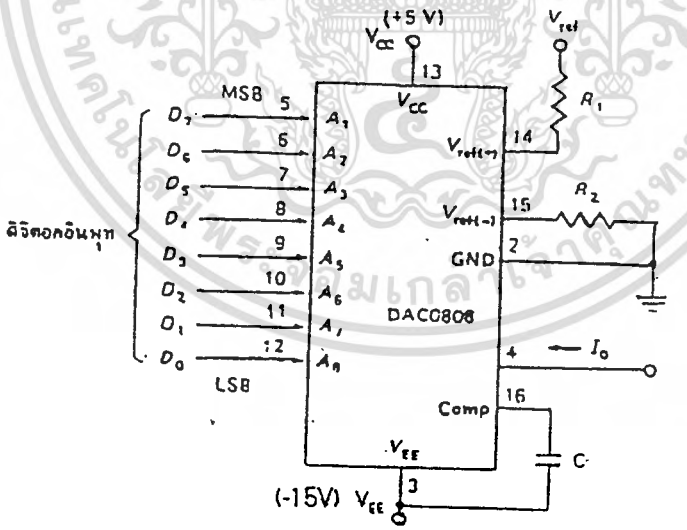
เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบที่ประดิษฐ์ขึ้นในตัวไอซี ซึ่งจะเหมาะสมในเทอมของค่าต่าง ๆ และคุณสมบัติของอุณหภูมิ

ไอซี DAC มีหลายแบบและแตกต่างกัน ตัวอย่างหนึ่งของไอซี DAC ที่ผลิตโดย เนชั่นแนลเซมิคอนดัคเตอร์ คือ DAC 0808 เป็น DAC ชนิด 8 บิท DAC ให้เอาท์พุทเป็นกระแสซึ่งจะมีความสัมพันธ์กับค่าของไบนารี่อินพุทที่ป้อนเข้ามา DAC 0808 มีทั้งหมด 16 ขา เป็นแบบ DIP และมีค่า Setting Time 150 nsec ดังในรูปที่ 2.19



รูปที่ 2.19 ไอซี DAC 0808



รูปที่ 2.20 การใช้งานวงจร DAC 0808

วงจร DAC ที่ใช้ ไอซี DAC 0808 แสดงในรูปและกระแสเอาท์พุทของวงจรหาได้จาก

$$I_o = -\frac{V_{ref}}{R_{in}} (D_7/2 + D_6/4 + D_5/8 + \ldots\ldots\ldots\ldots + D_0 + 256)$$

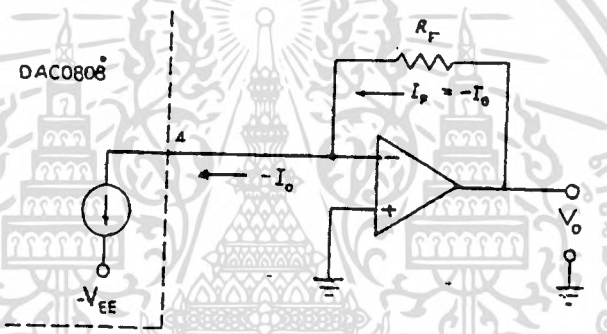
เมื่อ $D_n = 0$ หรือ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินพุท D จะเปลี่ยนแปลงไปมาระหว่าง 0 กับ 1 ซึ่งอินพุทของ DAC สามารถต่อเข้ากับดาต้าบัสของ CPU ได้ ขาแรงดันอ้างอิงลบ Vref (-) จะต่อลงกราวด์ผ่านความต้านทาน R_2 ซึ่งมีค่าเท่ากับ R_1 จะช่วยป้องกัน Offset Error ขา 16 จะต่อไฟลบ -Vee โดยมีตัวเก็บประจุขั้นไว้ (มีค่าประมาณ 0.001 F) ซึ่งจะช่วยป้องกัน Ringinng และ Over shoot ที่เอาท์พุทของ DAC เอาท์พุทของ DAC 0808 จะเป็นระดับกระแสลบ

เราสามารถผ่านเอาท์พุทของ DAC ที่เป็นกระแสให้เป็นกระแสให้เป็นแรงดันได้ โดยใช้ออปแอมป์เปลี่ยนกระแสเป็นแรงดัน (I/V) โดยการต่อ IO ของ DAC 0808 ดังรูป 2.21 แสดงการเปลี่ยนกระแสเป็นแรงดัน แรงดันเอาท์พุทของวงจรหาได้จากสมการ

$V_O = -IoR_f$

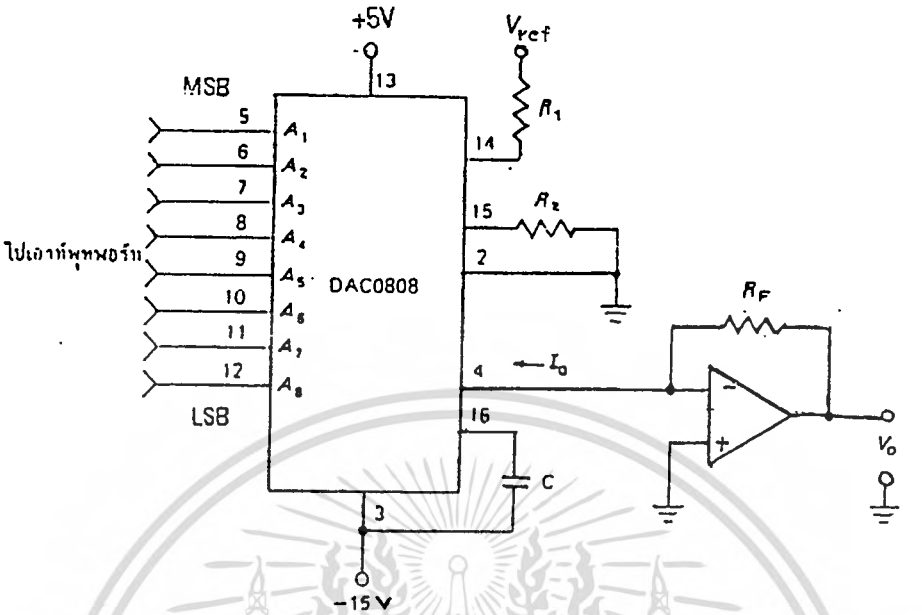


รูปที่ 2.21 ใช้ออปแอมป์เปลี่ยนกระแสเป็นแรงดันจากเอาท์พุทของ DAC 0808

จากรูปเอาท์พุทของ DAC จะเป็นกระแสลบเมื่อผ่านออปแอมป์จะได้แรงดันบวก ซึ่งจะสัมพันธ์กับไบนารี่อินพุท วงจรสมมูลย์ของ DAC 0808 และ I/V คอนเวอร์เตอร์แสดงดังรูป 2.22 เอาท์พุท VO สามารถหาได้จากสมการนี้

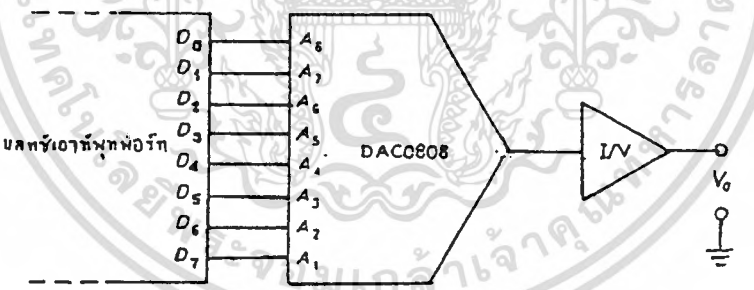
$$VO = \frac{Vref \quad RF}{R1} (D_7/2 + D_6/4 + D_5/8 \ldots\ldots + D_0/256)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



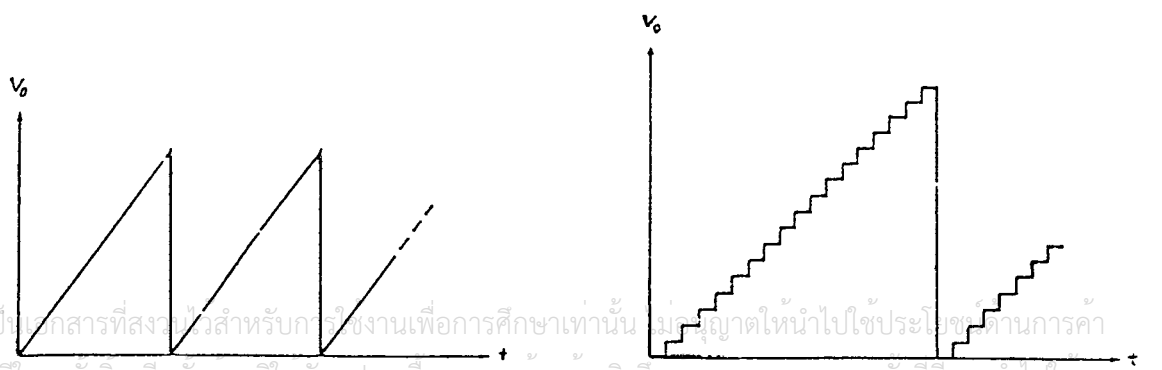
รูปที่ 2.22 วงจรสมมูลย์ของ DAC 0808 แรงดันเอาท์พุท

สามารถนำเอา DAC 0808 มาประยุกต์ใช้งานได้โดยใช้ คอมพิวเตอร์ในการกำเนิดรูปคลื่น สัญญาณดังแสดงในรูป 2.23 ซึ่งเป็นบล็อกไดอะแกรมของวงจรที่ใช้กำเนิดรูปคลื่น



รูปที่ 2.23 การต่อ DAC เข้ากับการพอร์ทเอาท์พุท

เช่น ป้อนอินพุทให้ DAC ค่า OOH - FFH จะได้รูปคลื่นดังรูป 2.24 (b)

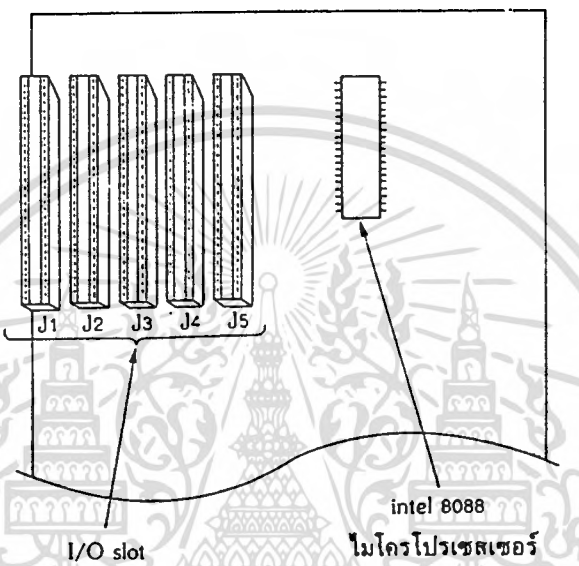


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.24 (a) รูปคลื่นฟันเลื่อยอุดมคติ (b) รูปคลื่นที่ผลิตจาก DAC

2.5 ฮาร์ดแวร์อินพุท/เอาท์พุทสำหรับ PC

ในการส่งข้อมูลออก (output data) และนำข้อมูลเข้า (input data) สำหรับเครื่อง PC จำเป็นต้องมีวงจรอิเล็กทรอนิคส์เชื่อมต่อเข้ากับเครื่อง PC ซึ่งมีระบบ I/O slot แสดงรายละเอียดดังรูปที่ 2.25และรูปที่2.26 ตามลำดับ

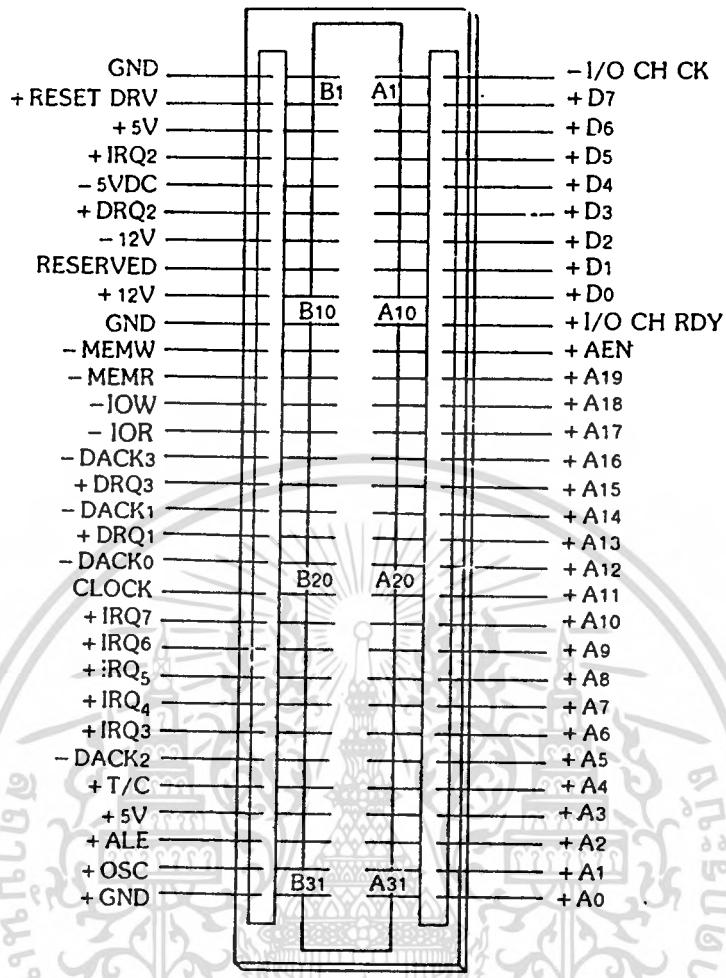


รูปที่2.25 ระบบ I/O slotบน PC

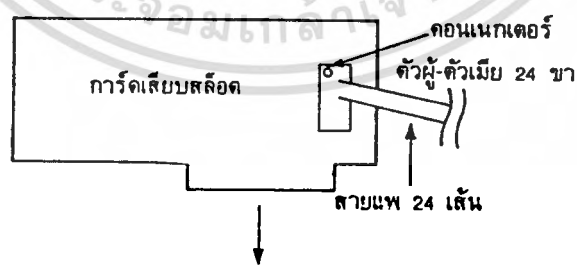
การส่งข้อมูลออก และนำข้อมูลเข้าจำเป็นต้องมีเส้นทาง ซึ่งเรียกว่าพอร์ต มีการจัดสรรที่ไม่ซ้ำซ้อนกัน มีตำแหน่ง(ADDRESS) ที่แน่นอน ตัวอย่างการจัดสรรตำแหน่งที่ใช้ติดต่อกับอุปกรณ์ภายนอกบนPC แสดงดังตารางที่ 2.1 และการสร้างการ์ด(card) เพื่อใช้เชื่อมต่อกับ I/O slot แสดงดังรูปที่ 2.27 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

039174



รูปที่2.26 ขาสัญญาณต่างๆในI/O slot บน PC



รูปที่2.27 การ์ดที่ใช้เสียบใน I/O slot (PC-card)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พื้นที่แอดเดรสของอุปกรณ์ I/O									
เลขฐานสิบหก	9	8	7	6	5	4	3	2	1	0	อุปกรณ์ I/O
00-0F	0	0	0	0	0	Z	A3	A2	A1	A0	DMA CHIP B237-2
20-21	0	0	0	0	1	Z	Z	Z	Z	A0	INTERRUPT 8259A
40-43	0	0	0	1	0	Z	Z	Z	A1	A0	TIMER 8253-5
60-63	0	0	0	1	1	Z	Z	Z	A1	A0	PPI 8255A-5
80-83	0	0	1	0	0	Z	Z	Z	A1	A0	DMA PAGE REGS
AX	0	0	1	0	1						NMI MASK REG
CX	0	0	1	1	0						RESERVED
EX	0	0	1	1	1						RESERVED
3F8-3FF	1	1	1	1	1	1	1	A2	A1	A0	TP RS-232-C CD
3F0-3F7	1	1	1	1	1	1	0	A2	A1	A0	5¼" DRV ADAPTOR
2F8-2FF	1	0	1	1	1	1	1	Z	A1	A0	RESERVED
378-37F	1	1	0	1	1	1	1	Z	A1	A0	PARALLEL PRTR PRT
3D0-3DF	1	1	1	1	0	1	A3	A2	A1	A0	COLOR/GRAPHICS ADAPTER
278-27F	1	0	0	1	1	1	1	Z	A1	A0	RESERVED
200-20F	1	0	0	0	0	0	A3	A2	A1	A0	GAME I/O ADAPTER
3B0-3BF	1	1	1	0	1	1	A3	A2	A1	A0	IBM MONOCHROME DISPLAY
											PARALLEL PRINTER ADAPTER

ตารางที่2.1การจัดสรรแอดเดรสที่ใช้ติดต่อกับอุปกรณ์ภายนอกบนPC

ฮาร์ดแวร์ในการอินพุท/เอาท์พุทข้อมูล มีรายละเอียดของวงจรการเชื่อมต่อดังนี้

1.วงจรอีนาเบิล (enable circuit)

2.วงจรเอาท์พุทแลทช์ (output latches circuit)

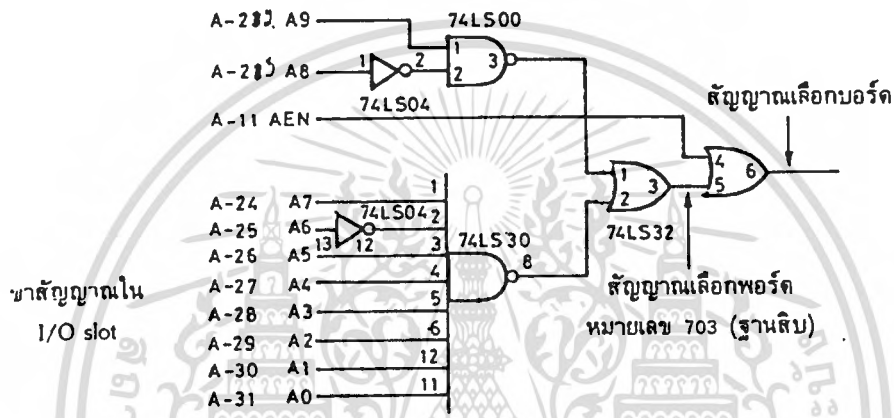
3.วงจรอินพุทบัฟเฟอร์ (input buffer circuit)

2.5.1วงจรอีนาเบิล

การสื่อสารภายในคอมพิวเตอร์มีสายข้อมูล(data bus) เพื่อส่งและรับข้อมูลถึงกัน การส่งและรับข้อมูลจำเป็นต้องมีสายแอดเดรส(address bus) ในการกำหนดตำแหน่งภายในคอมพิวเตอร์ กรณีที่มีการสื่อสารกับอุปกรณ์กับอุปกรณ์ภายนอก ก็ต้องมีการถอดรหัสแอดเดรสให้หมายเลขแก่อุปกรณ์ภายนอก การถอดรหัสแอดเดรสต้องไม่ซ้ำซ้อนกับแอดเดรสที่ใช้สื่อสารกับอุปกรณ์ภายนอกตัวอื่น แอดเดรสที่ใช้สื่อสารกับอุปกรณ์ภายนอกสำหรับ PC ดังแสดงรายละเอียดในตารางที่ 2.1 ซึ่งพบว่า แอดเดรสในช่วง 2B0-2BF ไม่มีการใช้ เราจึงสามารถถอดรหัสแอดเดรสใช้งานการเชื่อมต่อในช่วงดังกล่าว เพื่อใช้ในการส่งข้อมูลออกและนำข้อมูลเข้าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การถอดรหัสแอดเดรสเพื่อเลือกพอร์ท(port select) ได้ใช้สายแอดเดรสA0-A9มีค่าเท่ากับ 1010111111 (หมายเลข 703 เมื่อเป็นเลขฐานสิบ) จึงทำให้สัญญาณการเลือกพอร์ทมีลอจิก 0 แต่การที่จะส่งหรือรับข้อมูลจากสายข้อมูลได้ ต้องมีการต่อกับสาย AEN (address enable) ของ PC ด้วย เพราะไม่เช่นนั้นการส่งหรือรับข้อมูลจากสายข้อมูลจะเกิดการผิดพลาดได้ สัญญาณที่ได้จากการเลือกพอร์ทนำมา OR กับ AEN จะใช้ในการอีนาเบิล วงจรส่งหรือรับข้อมูลจึงทำให้มีการส่งหรือรับข้อมูลเกิดขึ้น รายละเอียดของวงจรแสดงดังรูปที่ 2.28



รูปที่2.28 รายละเอียดวงจรอีนาเบิล

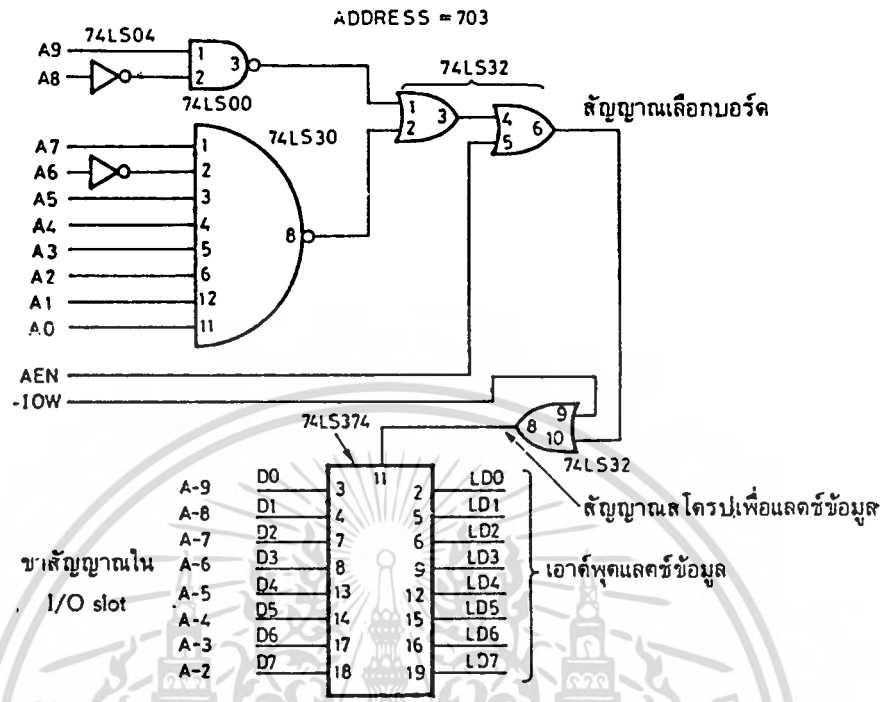
2.5.2 วงจรเอาท์พุทแลทช์

การส่งข้อมูลออกใช้ไอซีเบอร์ 74LS374 เป็นตัวแลทช์ข้อมูล การส่งข้อมูลออกต้องผ่านทางสายข้อมูล D0-D7 และต้องทำการอีนาเบิล เพื่อแลทช์ข้อมูล ซึ่งยังไม่เพียงพอที่วงจรจะทำงานได้ ต้องมีสายสัญญาณอีกสายเข้ามาเกี่ยวข้องคือ IOW (input/output write) สายสัญญาณนี้มีลอจิก 0 เมื่อมีการใช้คำสั่ง OUT address ,data เพื่อทำการส่งข้อมูลออก จำเป็นต้องเชื่อมต่อสายสัญญาณดังกล่าวเข้าในวงจรอีนาเบิล เพื่อการแลทช์ข้อมูลในวงจรส่งข้อมูลออก รายละเอียดของวงจรเอาท์พุทแลทช์แสดงดังรูปที่ 2.29

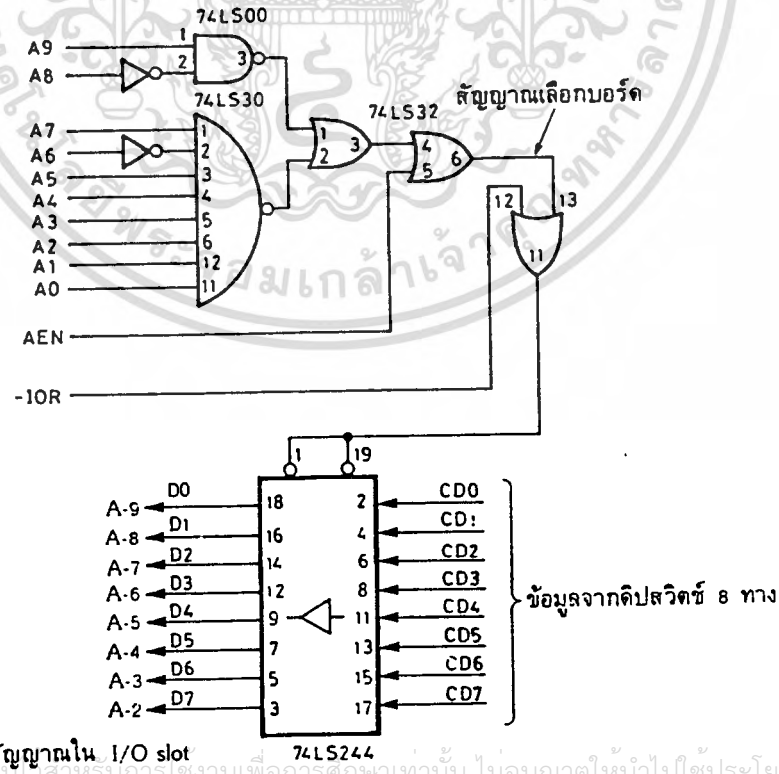
2.5.3วงจรอินพุทบัฟเฟอร์

การนำข้อมูลเข้าใช้ไอซีเบอร์ 74LS244 เป็นบัฟเฟอร์ของข้อมูล การนำข้อมูลเข้าต้องมีการอีนาเบิล เพื่อนำข้อมูลเข้าทางสายข้อมูลเช่นกัน ต้องมีสายสัญญาณอีกสายเข้ามาเกี่ยวข้องด้วย คือ IOR (input/output read) สายสัญญาณนี้มีลอจิก 0 รายละเอียดของวงจรแสดงดังรูปที่2.30 จากรูป ที่ตำแหน่ง CD0-CD7 ทำการเชื่อมต่อกับดิปสวิทช์ 8 ทาง (16 ขา) เพื่อทำการสับสวิทช์ ON-OFF เป็นข้อมูลเข้าของแต่ละบิท (D0-D7) คือเมื่อสวิทช์เปิด(ON) ข้อมูลที่เข้าสู่ไอซี 74LS244 มีลอจิกเป็น 1 เพราะเป็นไอซีTTL แต่เมื่อสวิทช์ปิด(OFF) ข้อมูลที่เข้าจะเป็นลอจิก 0 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.29 วงจรเอาท์พุทแลทช์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

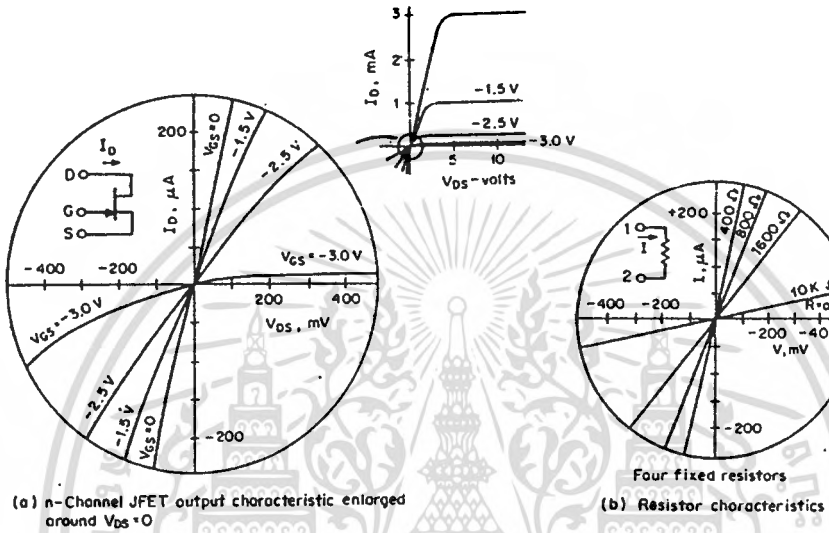
รูปที่2.30วงจรอินพุทบัฟเฟอร์

2.6 การปรับค่าความต้านทานโดยใช้แรงดันควบคุม

2.6.1การปรับค่าความต้านทานโดยใช้ JFET

การนำ JFET มาใช้เป็นอุปกรณ์ปรับค่าความต้านทานทำได้โดยใช้ความต้านทานระหว่างแชนแนลและแรงดันควบคุมจากขาเกท

คุณสมบัติ VOLTAGE CONTROLLED RESISTER โดยใช้JFET



รูปที่ 2.31 กราฟเปรียบเทียบคุณสมบัติของ JFET และตัวต้านทาน

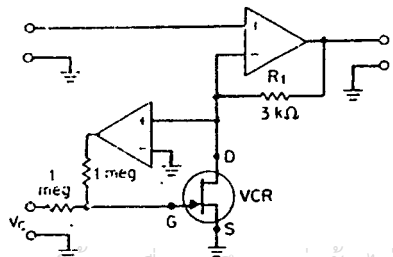
จากรูปที่ 2.31 แสดงคุณสมบัติของความต้านทาน 4 ค่า และความชันของเอาท์พุท V_{DS}/I_D ซึ่ง R_{DS}ถูกควบคุมด้วย V_{GS} ความสัมพันธ์เขียนเป็นสมการได้ดังนี้

$$R_{DS}(on) = \frac{-V_{GS}(off)}{2\,I_{DSS}}$$

การควบคุมอัตราขยายเชิงเส้น

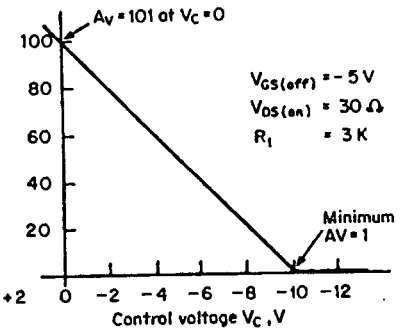
การควบคุมอัตราขยายเชิงเส้นทำได้โดยใช้วงจรดังแสดงในรูป2.32 ขา non-inverting ของออปแอมป์ตัวแรกต่อกับ JFET ควบคุมการป้อนกลับ อัตราขยายของวงจรกำหนดได้จาก

$$A_V = 1 + R_1/R_{DS}$$

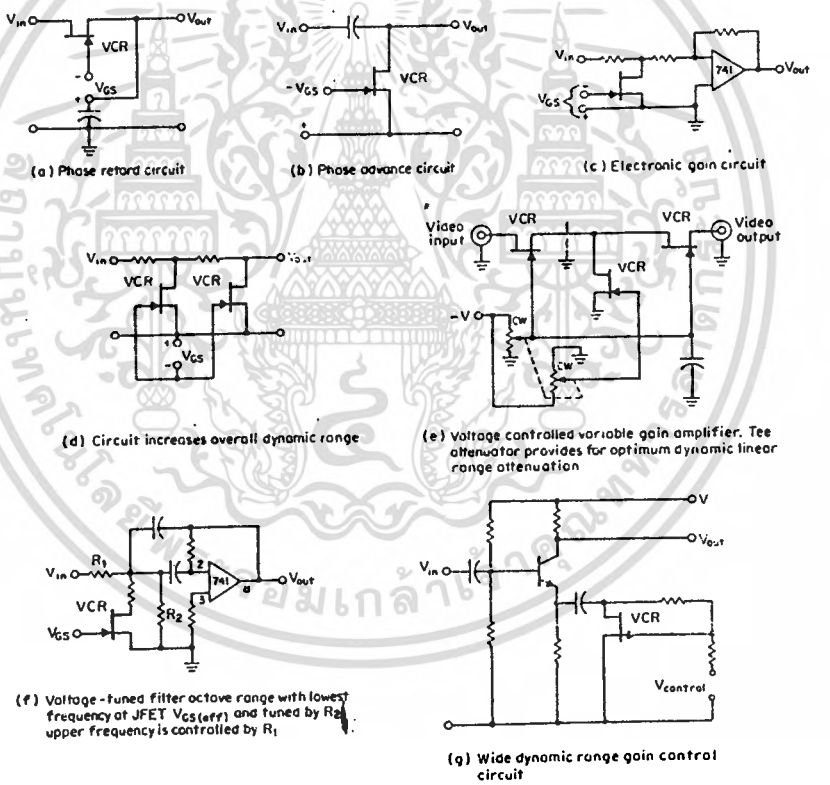


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.32 การใช้ VCR ควบคุมอัตราการขยาย



รูปที่ 2.33 ความสัมพันธ์ระหว่างอัตราขยายกับแรงดันควบคุม



รูปที่ 2.34 การนำ JFET มาใช้เป็น VCR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

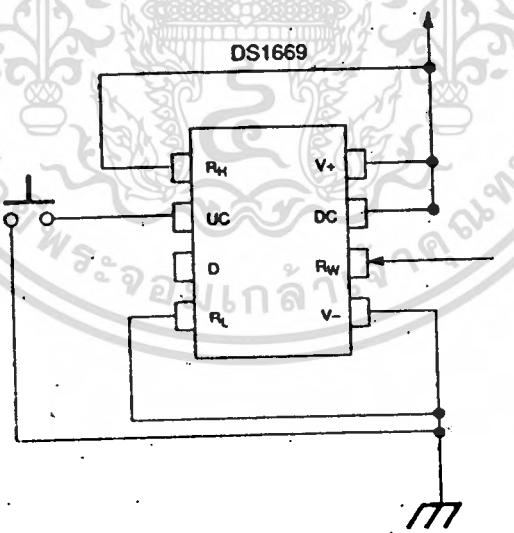
2.6.2 การปรับค่าความต้านทานโดยใช้ Digital Rheostat

DS1669 เป็นดิจิตอลรีโอสตัท หรือโพเทนชิโอมิเตอร์ มีค่าความต้านทานอยู่ในช่วง 50Kohm สามารถใช้ contact ทาง mechanic ควบคุม หรือใช้สัญญาณดิจิตอลเข้ามาควบคุม เช่น สัญญาณจาก CPU

DS1669 ในรูป IC package 8 ขา ขาที่ต่อใช้งานภายนอกคือ R_L , R_H และส่วนปรับค่าความต้านทาน R_W อินพุทถูกควบคุมด้วยขา Digital source input ;D , Up contact input ; UC และ Down contact input ; DC

รูปที่ 2.35 แสดงขาใช้งาน DS1669

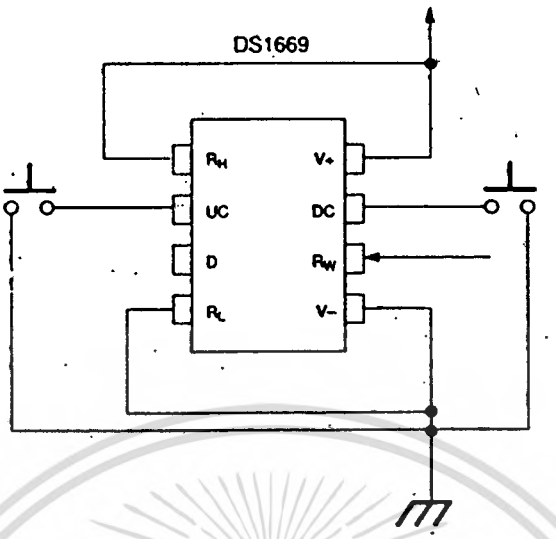
การทำงาน DS1669 Dallastats ถูกควบคุมผ่านทางขา contact input หรือทางขา Digital source input ดังแสดงในรูป2.36 เป็นการใช้งานแบบ Single pushbutton



รูปที่ 2.36 การใช้งานแบบ Single pushbutton

ขา DC input ต่อกับไฟบวก(V+) , ขา D input ถูกปล่อยลอย และขา UC input ทำหน้าที่ควบคุมการปรับค่าความต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.37 การใช้งานแบบ Dual pushbutton

ขา Digital source input ถูกออกแบบสำหรับใช้กับไมโครโปรเซสเซอร์ ซึ่งจะทำให้การปรับค่าความต้านทานทั้งเพิ่มขึ้นและลดลงทำได้ในอัตราที่เร็วกว่า ความกว้างของพัลส์จะควบคุมการปรับค่าความต้านทาน พัลส์อินพุทที่ทริกเข้าไป จะปรับค่าความต้านทานได้ครั้งละ 1/64 ของความต้านทานรวมทั้งหมด การควบคุมโดยใช้ขา up contact input และ down contact input ความกว้างของพัลส์ต้องมากกว่า 1mS แต่ต้องไม่เกิน 1sec. และการควบคุมโดยใช้ขา Digital source input ความกว้างของพัลส์ ต้องมากกว่า 1microsec. แต่ต้องไม่เกิน 1 sec.

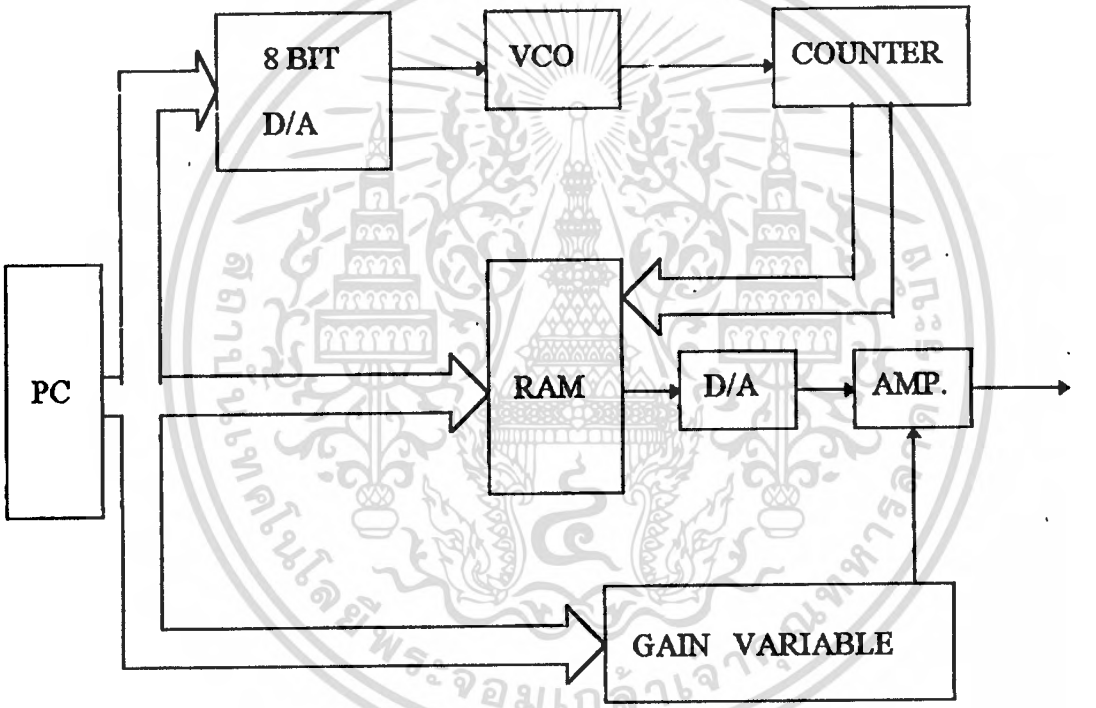
เมื่อต้องการทริกพัลส์อินพุทซ้ำ ต้องเว้นระยะเวลา ไม่น้อยกว่า 1 ms ถ้าไม่เช่นนั้น DS1669 จะเข้าใจว่าเป็นพัลส์ต่อเนื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบวงจร

3.1โครงสร้างของโครงงาน



รูปที่ 3.1 บล็อกไดอะแกรมของโครงงาน

ลักษณะการทำงาน

คอมพิวเตอร์ทำหน้าที่ คำนวณค่าแรงดันของรูปคลื่นที่เวลาต่างๆ ส่งออกมาเก็บข้อมูลไว้ในหน่วยความจำ และปรับแรงดันที่เหมาะสมให้กับ VCO (VOLTAGE CONTROL OSCILLATOR) เพื่อสร้างสัญญาณนาฬิกา

การสร้างสัญญาณทำได้โดย หน่วยความจำบันทึกค่าแรงดันที่เวลาต่างๆของรูปคลื่นที่ต้องการซึ่งทุกรูปคลื่นสัญญาณจะต้องเริ่มต้นที่ADDRESS 0000H ของRAM และวงจรนับจะทำหน้าที่นับADDRESS ให้กับ RAM เพื่อใช้ในการส่งข้อมูลและเก็บข้อมูลของแรม ซึ่งวงจรนับจะได้รับสัญญาณนาฬิกามาจากวงจรผลิตความถี่ควบคุมด้วยแรงดัน ข้อมูลที่ได้จากหน่วยความจำจะเข้าไปในวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก (D/A CONVERSION) แล้วส่งต่อไปในส่วนของวงจรขยาย

3.2วงจรนับและรีเซ็ทแอดเดรส

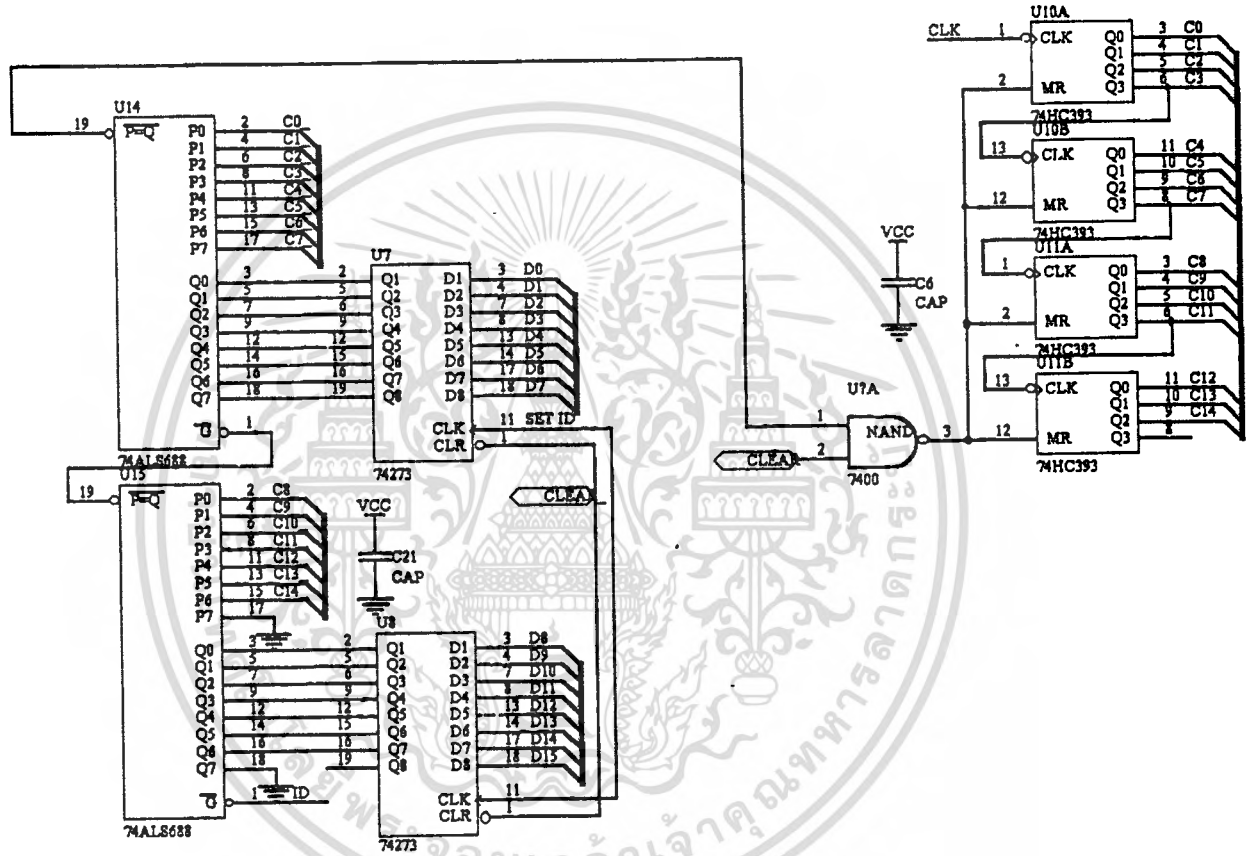
วงจรนับทำหน้าที่เป็นตัวนับตำแหน่งแอดเดรสให้กับหน่วยความจำ เพื่อบันทึกข้อมูลจากคอมพิวเตอร์ลงในหน่วยความจำ เมื่อคอมพิวเตอร์ส่งข้อมูลของรูปคลื่นมา และจะนับตำแหน่งแอดเดรสให้กับหน่วยความจำ เพื่อนำข้อมูลจากหน่วยความจำมาสร้างเป็นสัญญาณรูปคลื่น โดยจะได้รับสัญญาณนาฬิกาจากวงจรผลิตความถี่ควบคุมด้วยแรงดัน(VCO) ซึ่งใช้ไอซีเบอร์ 74LS625

วงจรนับจะใช้ไอซีเบอร์ 74LS393 ซึ่งเป็นวงจรนับแบบ 8 บิท นำมาต่อเป็นวงจรนับแบบ 15 บิท โดยเริ่มนับจาก "0" ถึง "32768" (0000H-7FFFH) ขาQ ของวงจรนับจะถูกต่ออยู่กับขาแอดเดรสของหน่วยความจำ ซึ่งหมายถึง เมื่อ RAM นับค่าได้เท่าไร จะเท่ากับชื่อยู่ที่แอดเดรสของ RAM ด้วยค่าที่วงจรนับกำลังแสดงอยู่

การเขียนข้อมูลลงในหน่วยความจำทุกครั้ง ต้องเริ่มที่แอดเดรส 0000H เสมอ เราสามารถกำหนดให้ RAM อยู่ที่ADDRESS 0000H โดยส่งสัญญาณเพื่อรีเซ็ทวงจรนับ โดยส่งสัญญาณออกไปที่ PORT #300H ทำให้มีสัญญาณ ลอจิก 0 มายังอินพุทของ NAND GATE เป็น 1 วงจรนับจะถูกรีเซ็ทเป็น 0000H

วงจรรีเซ็ทแอดเดรส ทำหน้าที่รีเซ็ทวงจรนับให้กลับสู่ ADDRESS 0000Hเมื่อ RAM อ่านข้อมูลออกมาครบ 1 รูปคลื่นสัญญาณ โดยป้อนข้อมูลของแอดเดรสที่ต้องการรีเซ็ท ลงในไอซีเบอร์74273(U7 และU8) เพื่อเป็นข้อมูลนำมาเปรียบเทียบกับแอดเดรส โดยใช้ไอซี74688(U14 และU18) เป็นตัวเปรียบเทียบข้อมูลระหว่างข้อมูลที่ได้จาก IC U7 และU8 และเอาท์พุทของวงจรนับ เมื่อข้อมูลทั้งสองตรงกัน ขาอินพุทของ NAND GATE จะเป็น 0 ทำให้เอาท์พุทของ NAND GATE เป็น 1 จึงสามารถรีเซ็ทวงจรนับ ทุกๆ 1 CYCLE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



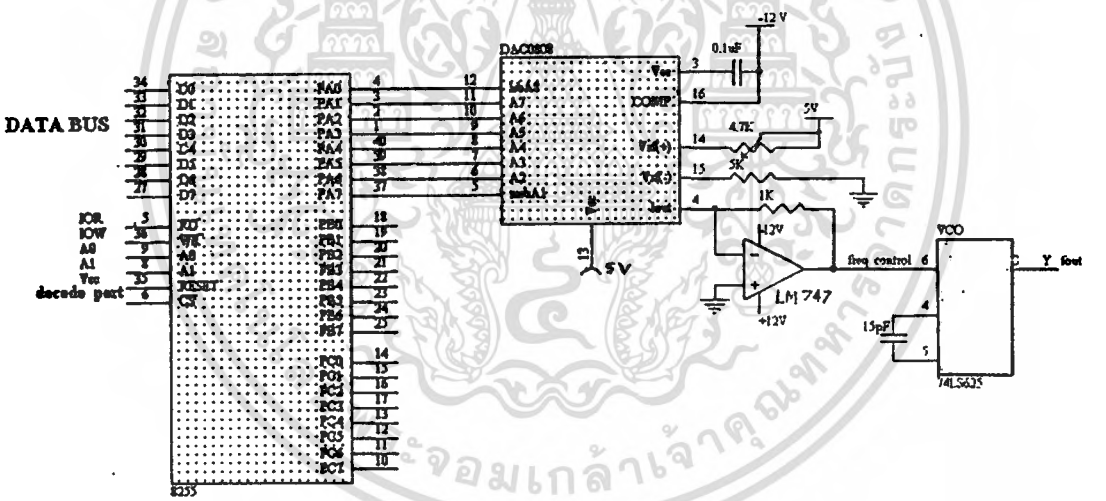
รูปที่3.2 วงจรนับ

Title: COUNT ADDRESS AND RESET COUNTER		
Size: A4	Number:	Revision:
Date: 20-Mar-1987	Sheet of	
File: A:\SCH_5.SCH	Drawn By:	

3.3 ส่วนวงจรผลิตความถี่ควบคุมด้วยแรงดัน (VCO)

ทำหน้าที่เปลี่ยนข้อมูลจากคอมพิวเตอร์ ซึ่งเป็นสัญญาณดิจิตอลผ่านวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก และผ่านวงจรผลิตความถี่ควบคุมด้วยแรงดัน(VCO) ซึ่งเป็นออสซิลเลเตอร์ที่ผลิตความถี่ที่สามารถควบคุมได้จากแรงดัน โดยใช้ไอซีเบอร์74LS625 ซึ่งความถี่ที่ผลิตจะนำไปเป็นสัญญาณนาฬิกา ป้อนให้วงจรนับ

วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก (D/A conversion) ถูกออกแบบให้มีแรงดันเอาท์พุทอยู่ในช่วง 0-5 โวลท์ ใช้ไอซีเบอร์ DAC 0832 ป้อนเป็นอินพุทให้กับวงจรผลิตความถี่ควบคุมด้วยแรงดัน ซึ่งมีย่านความถี่อยู่ในช่วง 6-8 MHz ความถี่นี้จะเปลี่ยนแปลงตามแรงดันที่ป้อนเข้ามา



รูปที่3.3 ส่วนวงจรผลิตความถี่ควบคุมด้วยแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

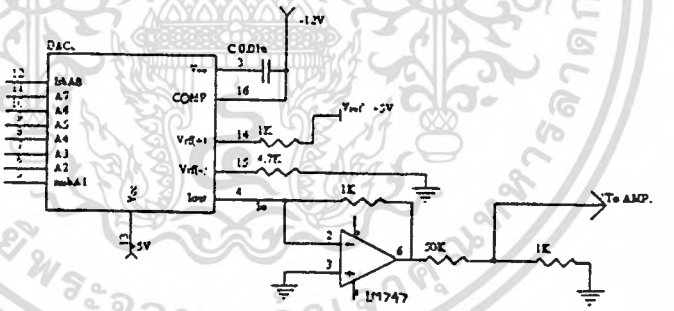
3.4 วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก (D/A Conversion)

วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก ทำหน้าที่แปลงสัญญาณ ดิจิตอลมาเป็นสัญญาณแรงดันไฟตรง ซึ่งใช้ไอซีเบอร์ DAC 0832 (8-Bit Compatible Double Buffered D/A) เป็นแบบ 20 ขา DIP ควบคุมแรงดันเอาท์พุทที่ได้จากไบนารี่อินพุทที่ป้อนให้เอาท์พุทที่ได้เป็นกระแส จึงต้องมีไอซี LM747ทำหน้าที่เปลี่ยนกระแสเป็นแรงดัน

ในโครงงานใช้วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก 2 วงจรดังนี้

- ส่วนแปลงสัญญาณดิจิตอลจากคอมพิวเตอร์เป็นแรงดัน ป้อนเป็นอินพุทให้ วงจรผลิตความถี่ควบคุมด้วยแรงดัน

- ส่วนแปลงสัญญาณดิจิตอลจากหน่วยความจำให้เป็นรูปคลื่นที่ต้องการ



รูปที่3.4วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5วงจร ควบคุมส่วนVCO และสัญญาณนาฬิกา

การควบคุมความถี่ของสัญญาณนาฬิกา

ในการปรับความถี่ของรูปสัญญาณ เราสามารถทำได้โดยเปลี่ยนความถี่ที่ป้อนให้กับสัญญาณนาฬิกาของวงจรนับ โดยปรับระดับแรงดันที่ขา frequency control ของ VCO ซึ่งถ้าแรงดันที่ขา frequency control ของ VCO มีค่ามาก ก็จะได้ความถี่ที่ ขา Y และขา Z มีค่าความถี่สูง ถ้าปรับแรงดันที่ขา frequency control ลดลง จะได้ความถี่ที่ขา Y และขา Z ลดลง

ในการนำความถี่ที่ได้จาก VCO ไปใช้งานนั้น เนื่องจากเราต้องการความถี่ในช่วง 20KHz - 15MHz ไปใช้งาน แต่ VCO ที่ใช้สามารถปรับความถี่ได้ในช่วงแคบๆเท่านั้น ดังนั้นในการใช้งานจึงแก้ไขโดยเปลี่ยนค่าตัวเก็บประจุที่ต่อคร่อมระหว่างขา CX1 และ CX2 ของ VCO เพื่อเปลี่ยนช่วงความถี่ การเปลี่ยนค่าตัวเก็บประจุที่ต่อคร่อมระหว่างขา CX1 และCX2สามารถทำได้โดยใช้ analog switchในรูปไอซีเบอร์ CD4066 ทำหน้าที่เลือกค่าตัวเก็บประจุที่ต้องการ โดยส่งข้อมูลให้ U9 ด้วยข้อมูล (XXXX 100XB) (XXXX 010XB) หรือ (XXXX 001XB) เพื่อเลือกค่าตัวเก็บประจุ C1, C2 หรือ C3 ตามลำดับ โดย C1 มีความถี่ตั้งแต่ 20KHz - 1MHz C2 มีความถี่ตั้งแต่ 1MHz - 5MHz และ C3 มีความถี่ตั้งแต่ 5MHz - 15MHz

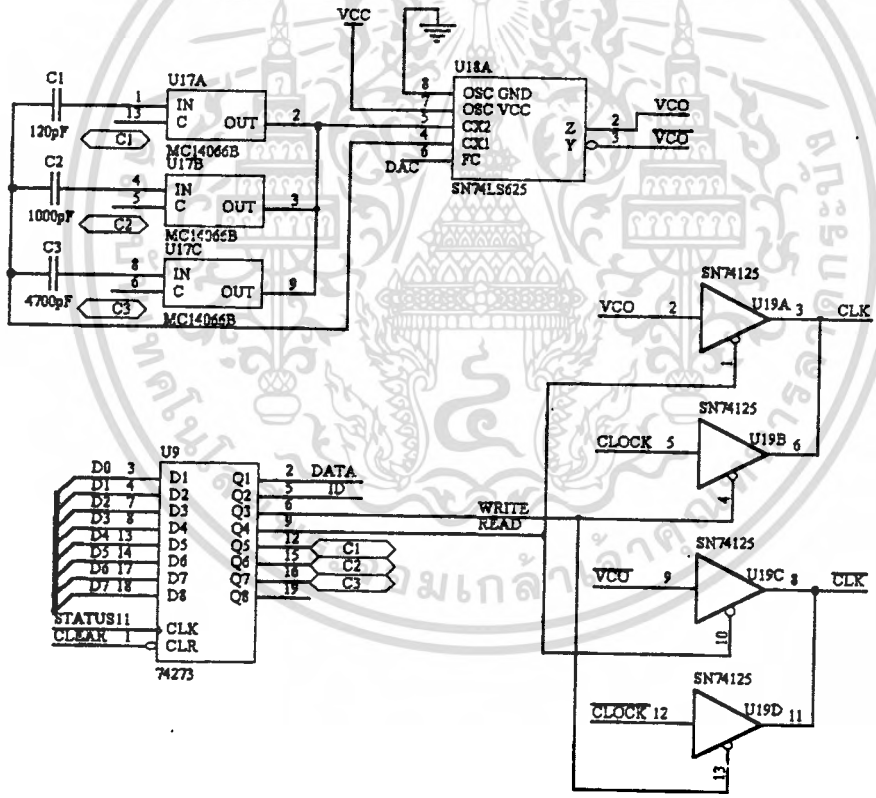
การควบคุมสัญญาณนาฬิกาเพื่ออ่านและเขียนข้อมูล

ในการเขียนข้อมูลลงในหน่วยความจำ ทำได้โดยตั้งค่าข้อมูลลงใน IC U9 ด้วยข้อมูล (XX01 XXXXB) จะทำให้บัฟเฟอร์ U19B และU19D ทำงานซึ่งจะส่งผ่านสัญญาณนาฬิกา เพื่อเขียนข้อมูลสู่หน่วยความจำ และส่งสัญญาณ $\overline{\text{clock}}$ เพื่อส่งให้วงจรนับ เลื่อนตำแหน่ง ADDRESS ขึ้น 1 ADDRESSสลับกัน โดยสัญญาณ clock มาจาก การส่งคำสั่ง OUT ส่งข้อมูลออกมายัง PORT # 301H และสัญญาณ$\overline{\text{clock}}$ เพื่อเลื่อน ADDRESS ถูกสร้างขึ้นโดยคำสั่ง OUT มายัง PORT#302H ซึ่งในขณะนี้ขา $\overline{W}$ ของ RAM ถูกต่ออยู่กับบิทที่ 5 ของ IC U9 มีสถานะ “0” และขา $\overline{G}$ ของ RAM ถูกต่ออยู่กับ บิทที่ 4 ขออง IC U9 ทำให้RAM อยู่ในสถานะที่พร้อมจะเขียนข้อมูลเข้าสู่ RAM โดยส่งสัญญาณ $\overline{\text{clock}}$ พร้อมข้อมูลมา สัญญาณ clock ก็จะส่งผ่านขา $\overline{E}$ ของRAM ทำให้ RAM รับข้อมูลเข้าไป จากนั้นต้องเลื่อนADDRESS ขึ้นเพื่อเขียนข้อมูลลำดับต่อไปเข้าสู่RAM โดยส่งสัญญาณclockออกมา สัญญาณนี้จะถูกผ่านไปยังขา clk ของวงจรนับ ทำให้วงจรนับเลื่อน ADDRESS ขึ้น 1 ค่า และทำเช่นนี้ ซ้ำจนกว่าจะหมดข้อมูล

เมื่อต้องการจะอ่านข้อมูลออกมา ทำได้โดยตั้งค่าลงใน IC U9 ด้วยข้อมูล (XX10 XXXXB) ทำให้ขา $\overline{W}$ ของ RAMมีสถานะ “1” และ ขา $\overline{G}$ ของ RAM มีสถานะ”0” RAMจึงมีสถานะที่พร้อมจะส่งข้อมูลออก และสัญญาณ $\overline{\text{VCO}}$ จาก VCO จะถูกส่งผ่านมายังขา $\overline{E}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของ RAM ทำให้ RAM ส่งข้อมูลออกมา และสัญญาณVCO ที่ได้จากVCOจะถูกส่งมายังขา clkของวงจรนับ ทำให้วงจรนับ นับขึ้นทีละ 1 ADDRESS



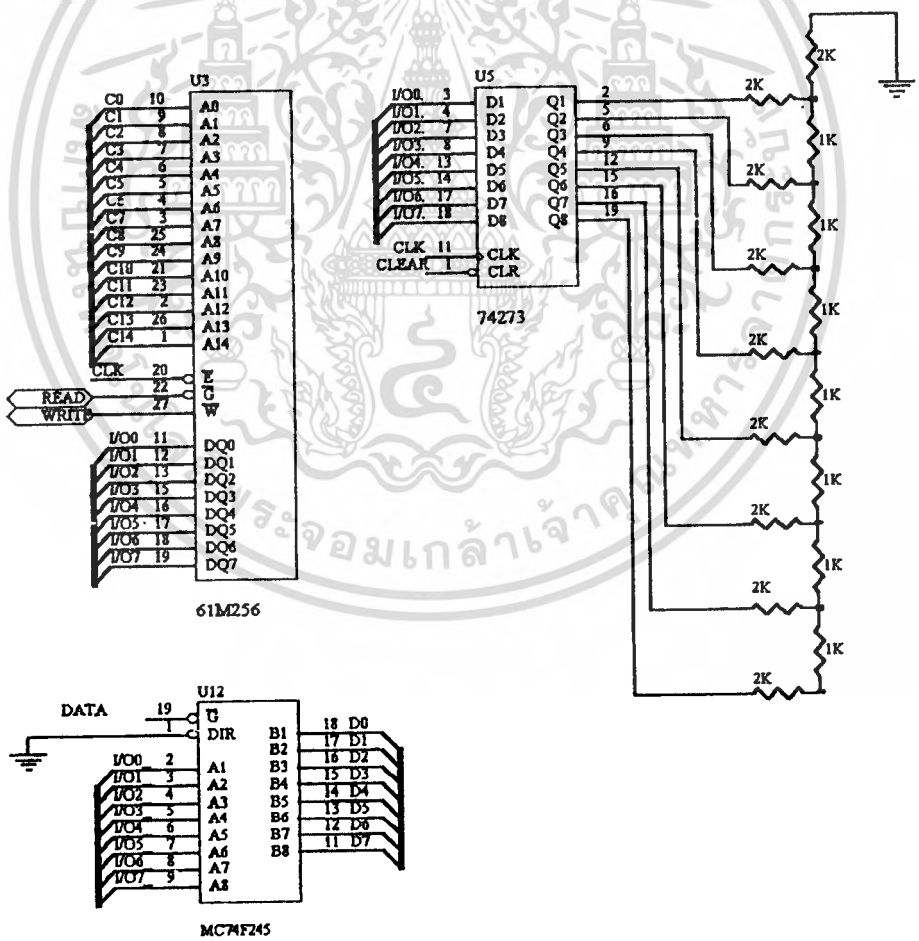
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.5 วงจรควบคุมส่วน VCO และสัญญาณนาฬิกา

3.6วงจรเขียนและอ่านข้อมูลจากหน่วยความจำ

ในขณะที่เราต้องการเขียนข้อมูลลงในหน่วยความจำ จะต้องทำการเปิดบัฟเฟอร์ เพื่อทำให้ RAM สามารถรับข้อมูลจาก DATA ได้ โดยส่งข้อมูลไปที่ IC U9 ด้วยข้อมูล (X0XX XXXXB) จะทำให้เราสามารถเขียนข้อมูลเข้าสู่หน่วยความจำได้

และเมื่อต้องการอ่านค่าออกมาจากหน่วยความจำ จะต้องปิดบัฟเฟอร์ เพื่อไม่ให้สัญญาณที่อ่านค่าออกมาจากหน่วยความจำมากวนกับระบบคอมพิวเตอร์ได้ โดยส่งข้อมูลให้กับ IC U9 ด้วยข้อมูล (X100 XXXXB) ทำให้ขา G ของ U12 เป็น "1" IC จึงถูก DISABLE จากนั้นข้อมูลที่ได้จากหน่วยความจำจะถูกส่งผ่านไปยัง IC U5 (74273) เพื่อ LATCH ข้อมูล ส่งออกไปยัง R-2R LADDER DAC ทำการเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก

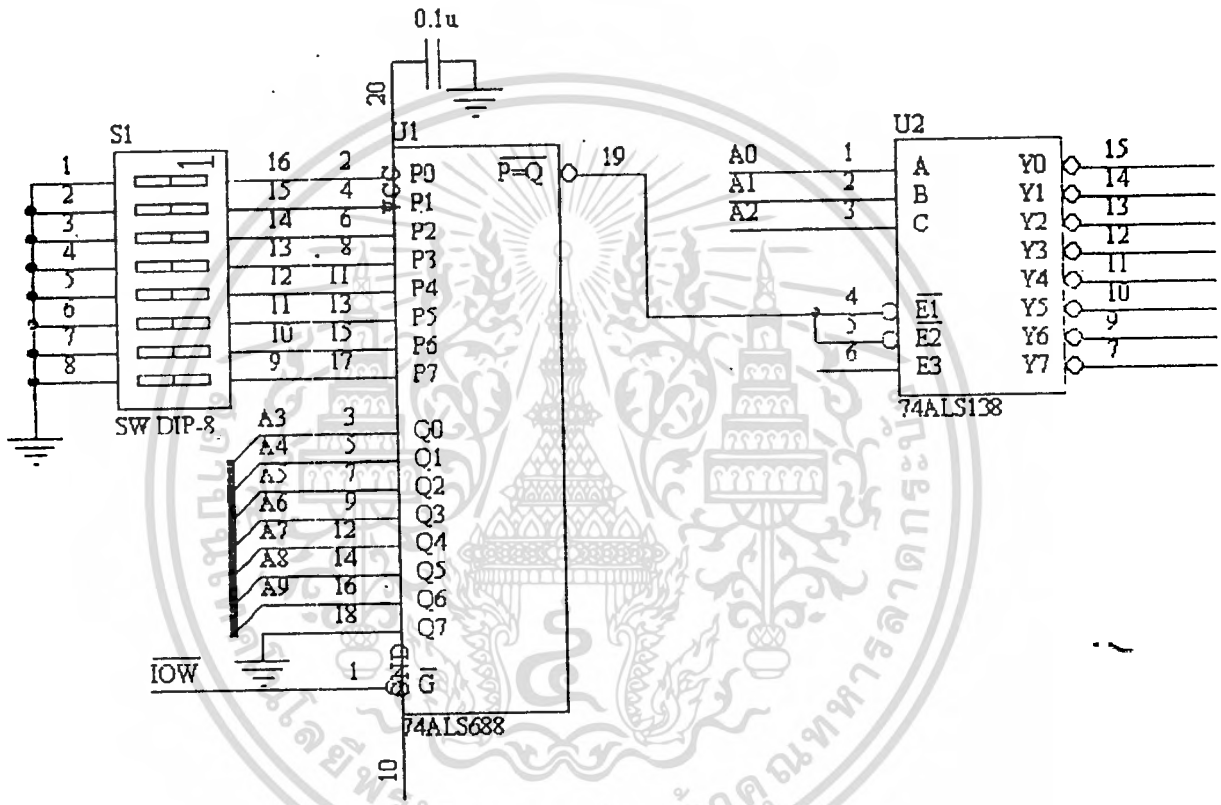


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.6 วงจรเขียนและอ่านข้อมูลจากหน่วยความจำ

3.7วงจร DECODER PORT

จากวงจรใช้ไอซี เบอร์ 74688 เพื่อเปรียบเทียบข้อมูลที่ขา ADDRESSของ ADDRESS BUS กับ SWITCH S1 เมื่อค่าของ SWITCH S1กับ ADDRESS มีค่าตรงกันและมีสัญญาณ IOWเข้ามา จะทำให้เอาท์พุท $\overline{P=Q}$ ของ IC U1 เป็น "0" จะไป ENABLE ให้ IC U2 ทำการ DECODE ADDRESS จากA0-A2 และมีเอาท์พุทออกทาง Y0=Y7 โดยตั้งSWITCH ไว้ที่ตำแหน่ง PORT 30XH จะได้ PORTในช่วง300H-307H

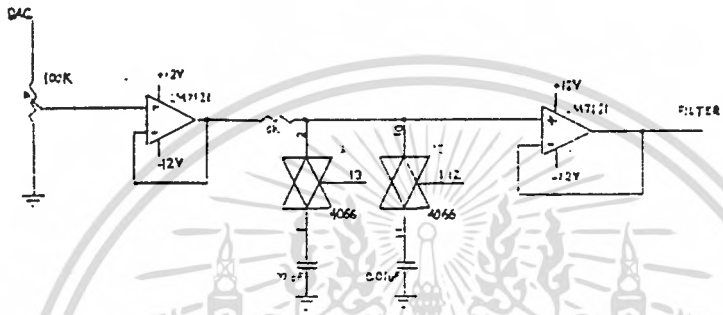


รูปที่ 3.7 วงจร DECODER PORT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 วงจรกรองความถี่ต่ำผ่าน

สัญญาณจาก R-2R Ladder DAC เข้ามาเป็นอินพุท มีแรงดันประมาณ 300 mVpp ผ่านอ๊อปแอมป์ LM7121ซึ่งต่อเป็นบัฟเฟอร์ ทำให้เอาท์พุทอิมพีแดนซ์ที่ออกมาจากบัฟเฟอร์เป็นศูนย์โอหม์ เข้าวงจรกรองสัญญาณความถี่ต่ำผ่าน ที่มีค่าความถี่คัทออฟ 1MHz และ10KHz โดยมี IC 4066 อนาลอกสวิทช์ ทำหน้าที่เป็นตัวเลือกค่าความถี่

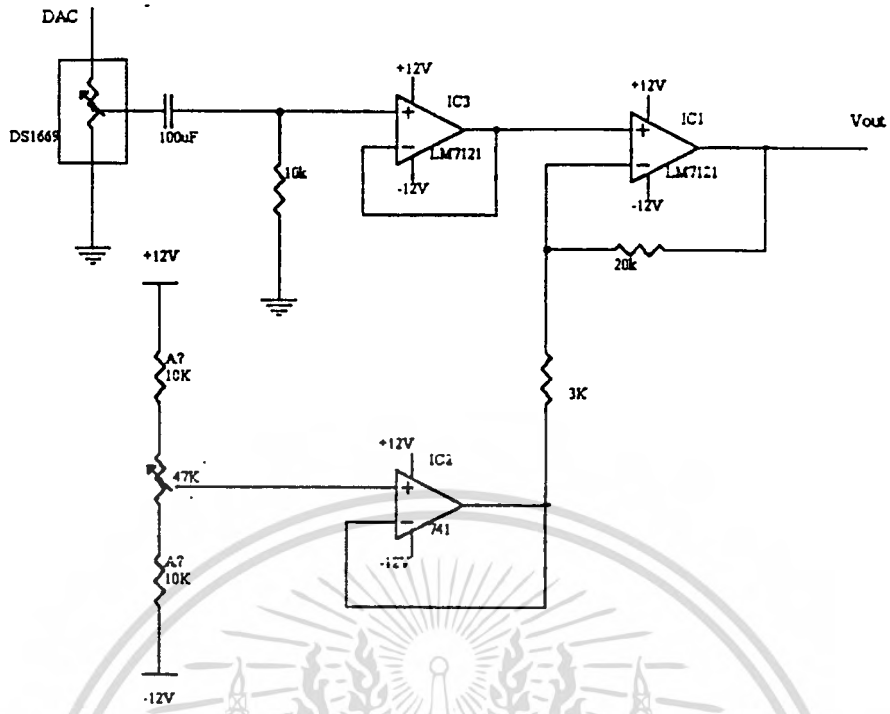


รูปที่ 3.8 วงจรกรองความถี่ต่ำผ่าน

3.9 วงจรปรับอัตราขยาย

จากวงจรในรูปที่ 3.9 สัญญาณอินพุทที่เข้ามา ผ่านดิจิตอลรีโอสตัท DS1669 ซึ่งเปลี่ยนค่าความต้านทานตามแรงดันอินพุทที่เข้ามา มีค่าความต้านทานในช่วง 300-50K ohm ความต้านทานจะสามารถปรับค่าได้ครั้งละ 1/64 ของค่าความต้านทานรวมทั้งหมด จากนั้นจะ ผ่านIC3 LM7121 ซึ่งต่อเป็นบัฟเฟอร์ทำให้เอาท์พุทอิมพีแดนซ์ ที่ IC3 เป็น 0 ohm จะไม่ทำให้ค่าอินพุทอิมพีแดนซ์ของวงจรเปลี่ยน IC2 741 ต่อเป็นบัฟเฟอร์เพื่อปรับออฟเซ็ท โดยยกระดับแรงดันที่ขาลบของ IC1 LM7121 ซึ่งต่อเป็นวงจรขยายแบบ non-inverting มีอัตราขยายประมาณ 8 เท่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 วงจรปรับอัตราขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 ส่วนโปรแกรมสร้างสัญญาณ

เมื่อเลือกสร้างสัญญาณรูปคลื่นแล้ว จะต้องป้อนค่าความถี่ที่ต้องการโปรแกรมจะทำการคำนวณเพื่อหาค่า CLOCK ที่เหมาะสมกับย่านความถี่ที่ต้องการ จากนั้นจะคำนวณจำนวน ADDRESS ที่ต้องการใช้ในการสร้างรูปคลื่นโดยที่ ความถี่ตั้งแต่ 500KHz ขึ้นไป จะใช้จำนวน ADDRESS 15 ADDRESS และเปลี่ยนความถี่ CLOCK ที่ใช้สร้างสัญญาณ เช่นสร้างสัญญาณซายน์ ที่ความถี่ต่ำกว่า 500KHz จะใช้สัญญาณ CLOCK คงที่10MHz และเลือกจำนวน ADDRESS เมื่อความถี่สูงขึ้นจำนวน ADDRESS จะต่ำ

$$\text{จำนวน ADDRESS} = \frac{\text{ความถี่ของ CLOCK}}{\text{ความถี่ที่ต้องการสร้างรูปคลื่น}}$$

$$= \frac{10\text{MHz}}{\text{ความถี่ที่ต้องการสร้างรูปคลื่น}}$$

ที่ความถี่ต่ำกว่า 1 KHz จะใช้สัญญาณ CLOCK 200KHz โดยใช้สูตร

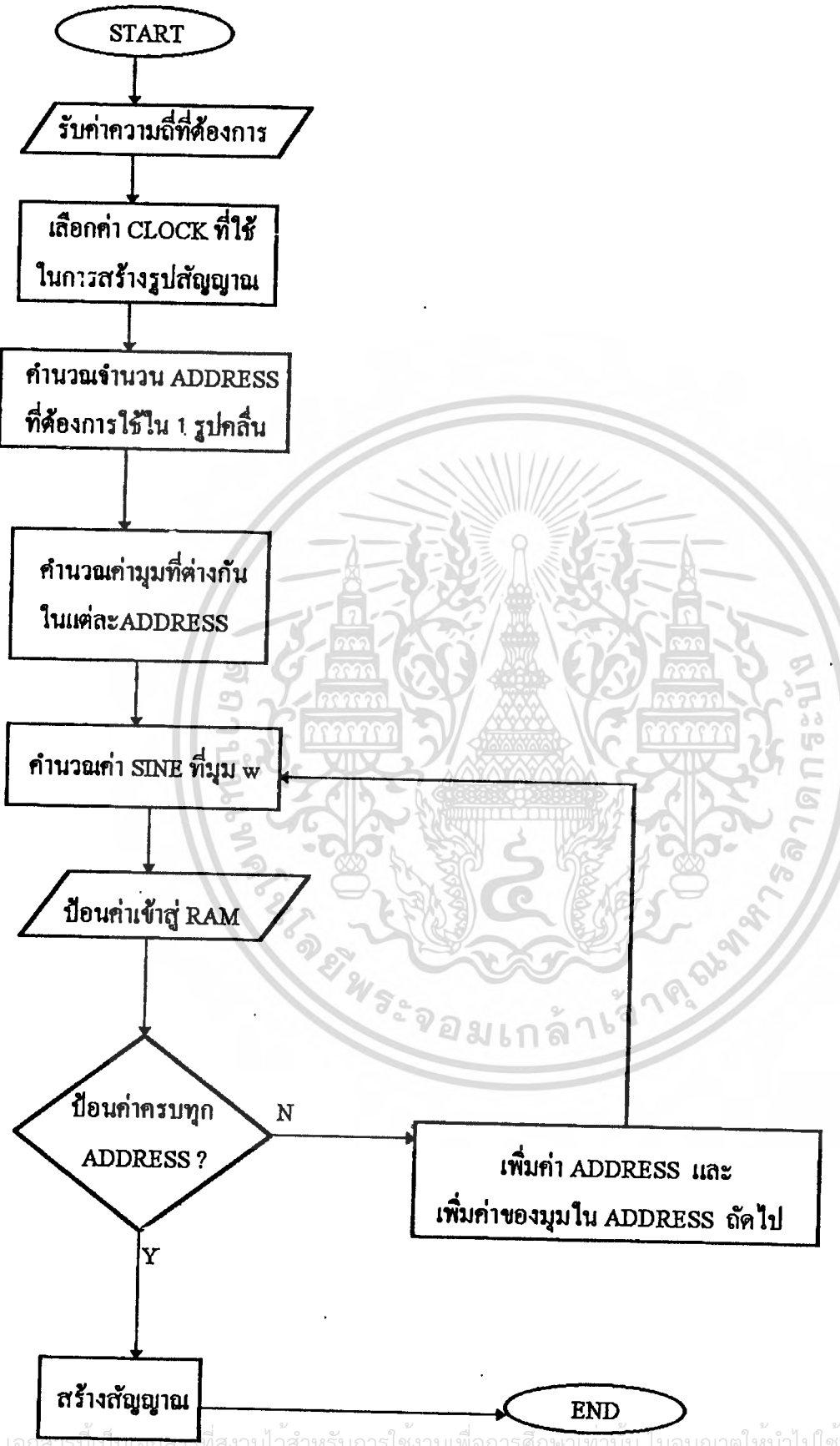
$$\text{จำนวน ADDRESS} = \frac{200\text{KHz}}{\text{ความถี่ที่ต้องการสร้างรูปคลื่น}}$$

จากนั้นคำนวณหาค่ามุมที่เปลี่ยนไปในแต่ละ ADDRESS โดยใช้สูตร

$$\text{มุม SHIFT} = \frac{\text{จำนวน ADDRESS}}{360}$$

แล้วคำนวณค่า sine ที่มุม = 0 และป้อนเข้าสู่หน่วยความจำ และเพิ่มค่ามุมขึ้นอีก โดยการบวกค่ามุม SHIFT และป้อนค่าเข้าสู่หน่วยความจำใน ADDRESS ถัดไป ทำเช่นนี้จนกว่าจะครบทุก ADDRESS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.8 โฟลว์ชาร์ทโปรแกรมสร้างสัญญาณซายน์

บทที่ 4

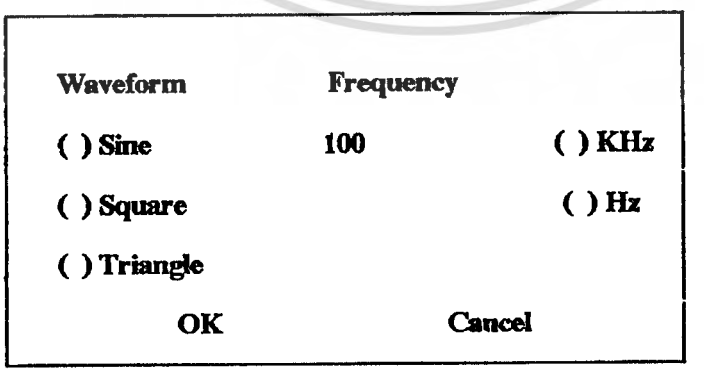
การทดลองและผลการทดลอง

4.1การทดลอง

คู่มือการใช้งานเครื่อง

1. RUN โปรแกรม GEN.EXE
2. โปรแกรมจะแสดง MENU ในรูปที่ 4.1
3. กดปุ่ม ALT-W เพื่อสร้างรูปสัญญาณ โปรแกรมจะแสดง MENU ในรูปที่ 4.2
4. กดปุ่ม TAB เพื่อเลือกรูปแบบสัญญาณ
5. กดปุ่มเลื่อน TAB เพื่อใส่ค่าความถี่ที่ต้องการ ตั้งแต่ 10Hz - 1 MHz
6. เมื่อตั้งค่าเรียบร้อยแล้ว กดปุ่ม OK เพื่อสร้างสัญญาณ

รูปที่ 4.1 แสดง MENU เพื่อสร้างรูปคลื่นสัญญาณ

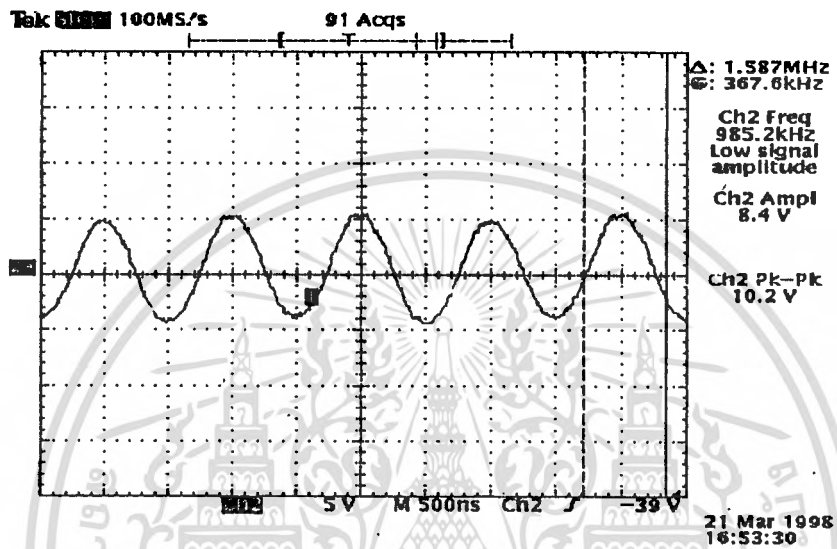


รูปที่ 4.2 แสดง MENU เพื่อเลือกรูปคลื่นสัญญาณ และความถี่

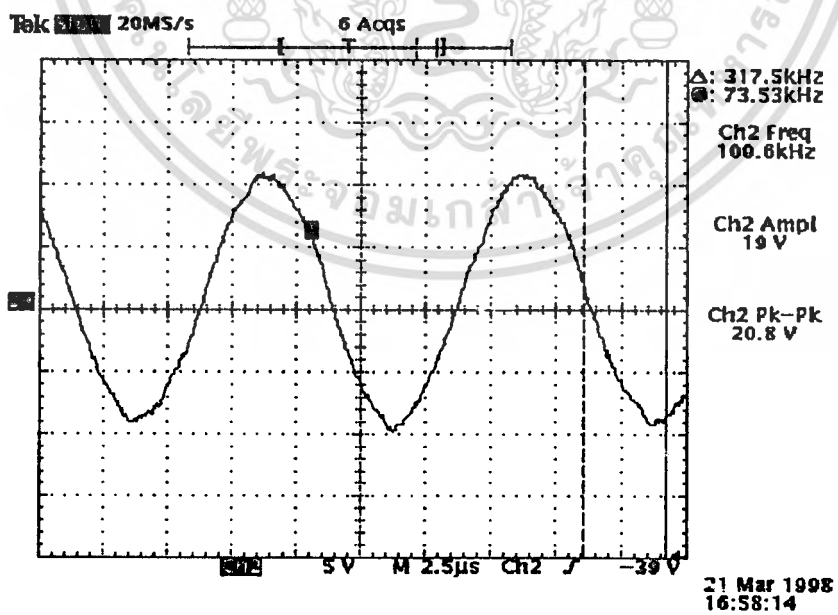
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วิธีการทดลองและผลการทดลอง

นำเครื่องฟังก์ชั่นเจนเนเรเตอร์ ต่อเข้ากับออสซิลโลสโคป เพื่อแสดงผลที่ได้จากการทดลอง ในช่วงขอบเขตที่เครื่องสามารถสร้างได้

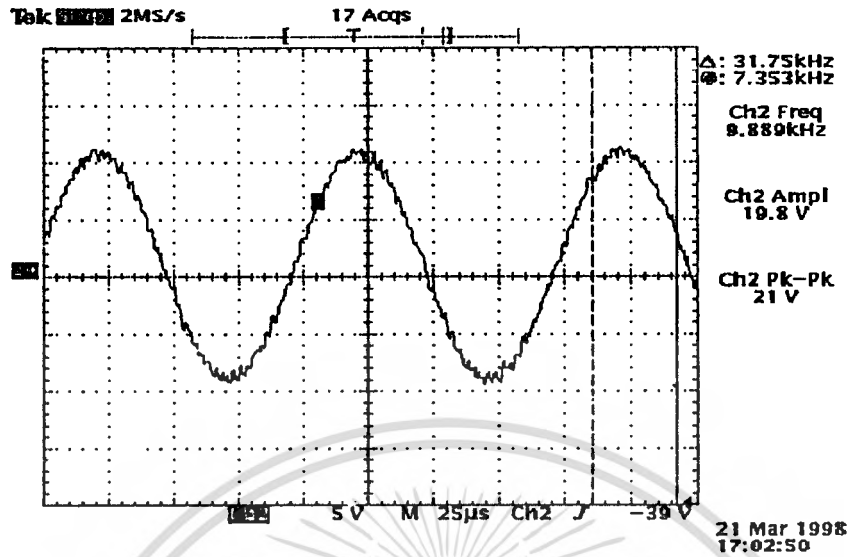


รูปที่ 4.3 สัญญาณซายน์ที่ความถี่ 1 MHz ขนาด 20 Vpp

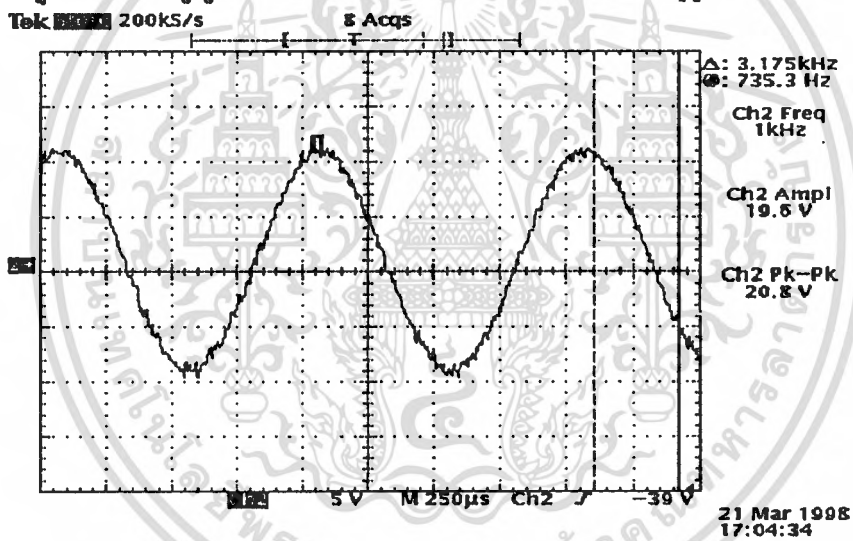


รูปที่ 4.4 สัญญาณซายน์ที่ความถี่ 100KHz ขนาด 20 Vpp

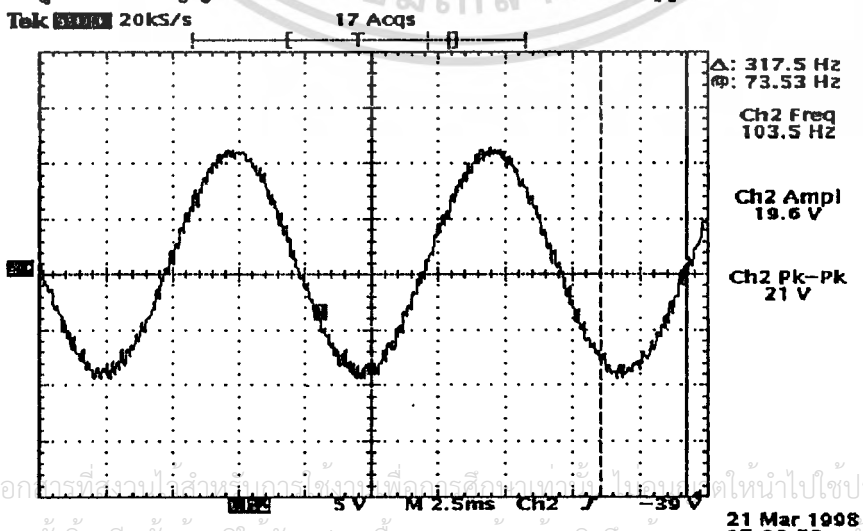
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 สัญญาณซายน์ที่ความถี่ 10KHz ขนาด 20 Vpp

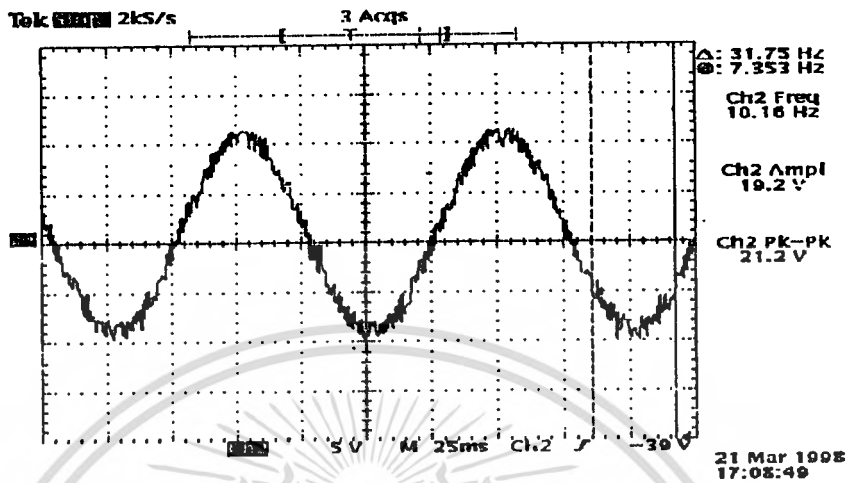


รูปที่ 4.6 สัญญาณซายน์ที่ความถี่ 1 KHz ขนาด 20 Vpp

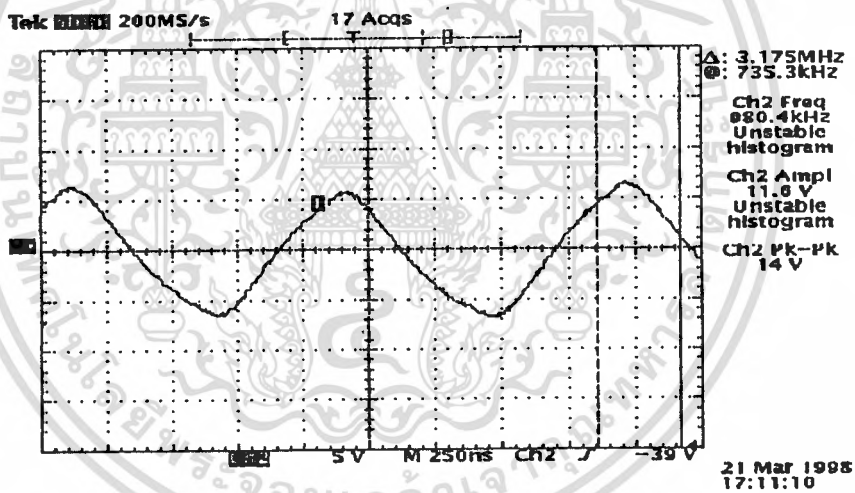


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

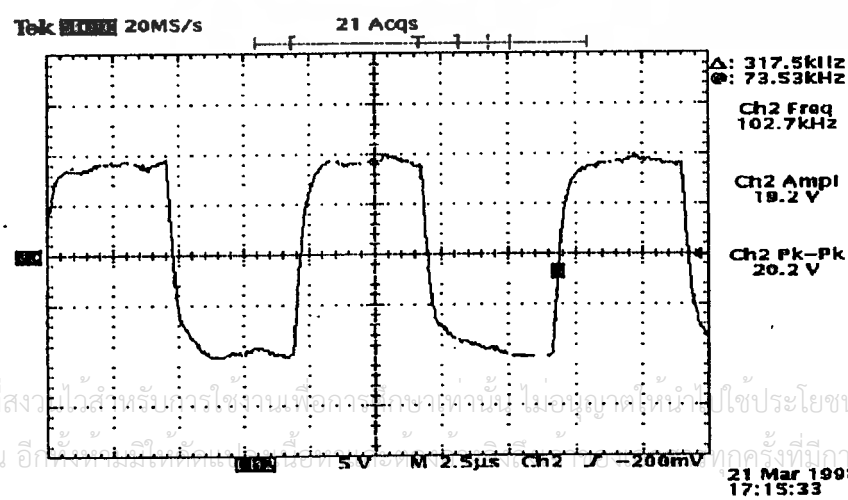
รูปที่ 4.7 สัญญาณซายน์ที่ความถี่ 100Hz ขนาด 20 Vpp



รูปที่ 4.8 สัญญาณไซน์ที่ความถี่ 10Hz ขนาด 20Vpp

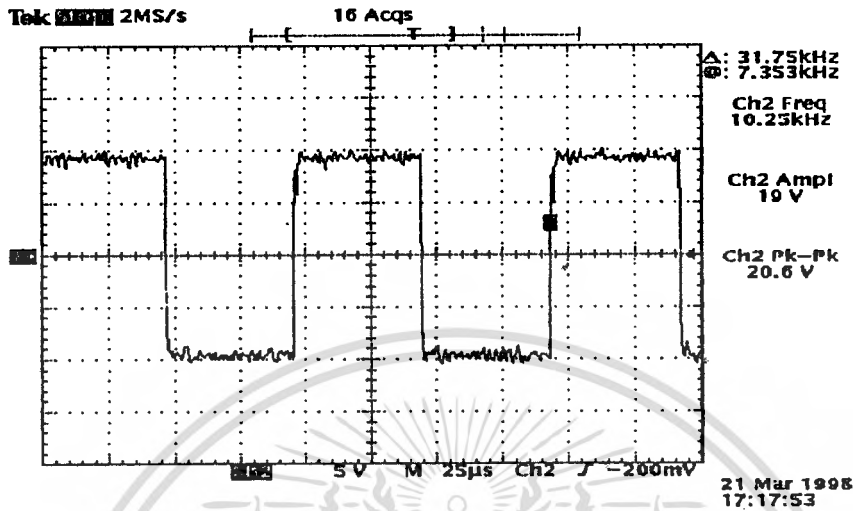


รูปที่ 4.9 สัญญาณสี่เหลี่ยมที่ความถี่ 1 MHZ ขนาด 14 Vpp

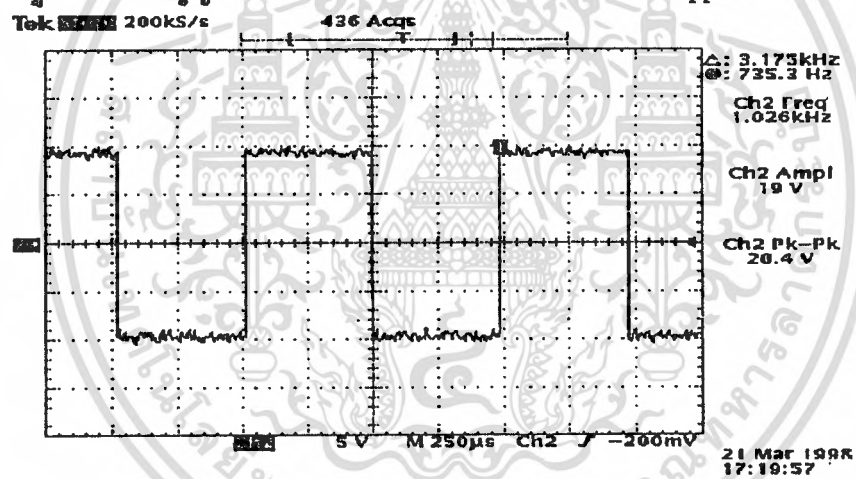


รูปที่ 4.10 สัญญาณสี่เหลี่ยมที่ความถี่ 100KHz ขนาด 20 Vpp

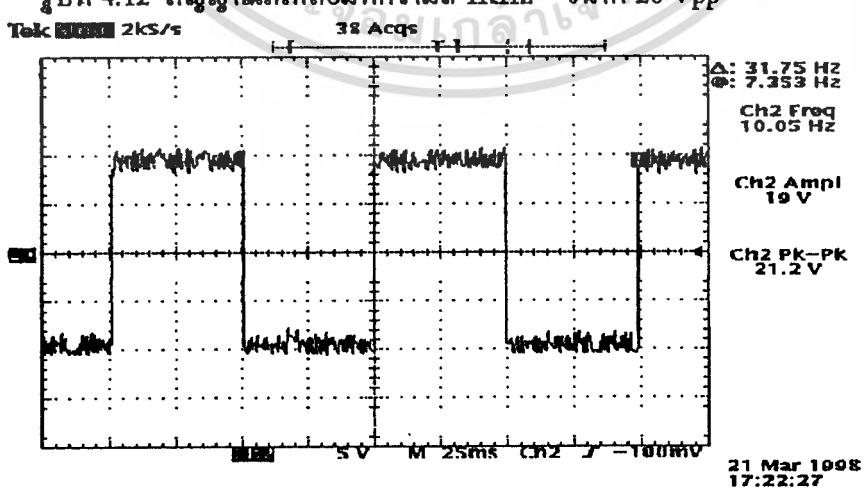
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของผลงานทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 สัญญาณสี่เหลี่ยมที่ความถี่ 10KHz ขนาด 20 Vpp

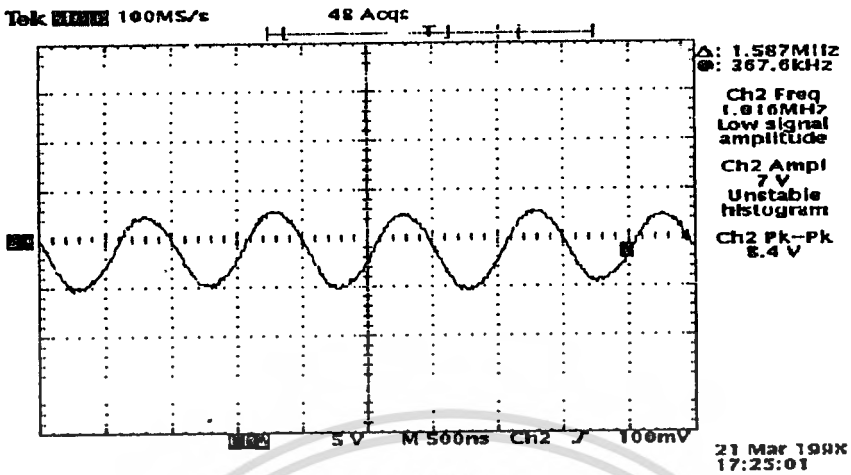


รูปที่ 4.12 สัญญาณสี่เหลี่ยมที่ความถี่ 1KHz ขนาด 20 Vpp

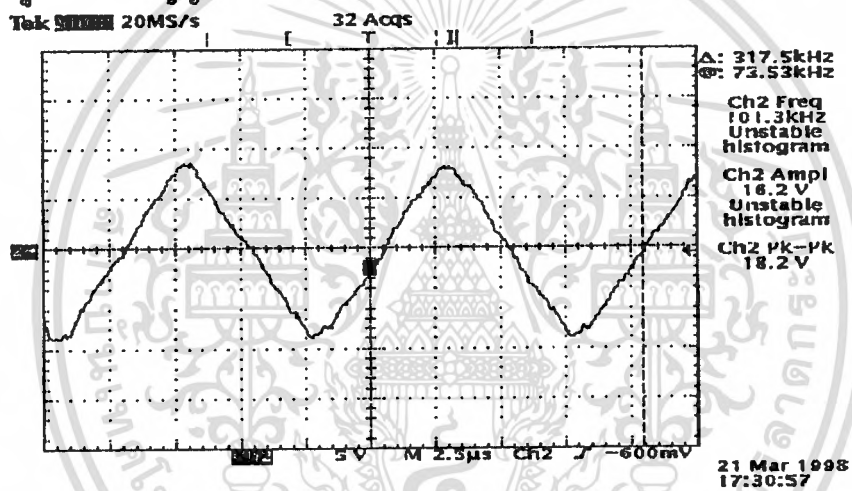


รูปที่ 4.13 สัญญาณสี่เหลี่ยมที่ความถี่ 10 Hz ขนาด 20 Vpp

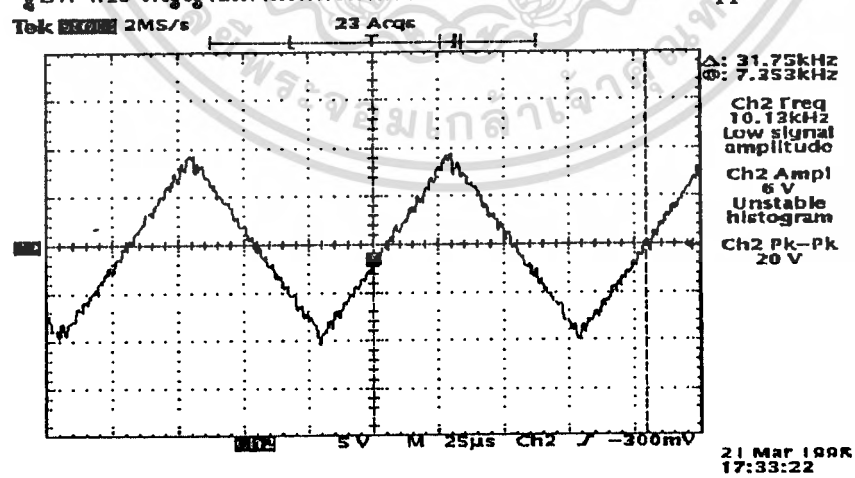
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 สัญญาณสามเหลี่ยมที่ความถี่ 1MHz ขนาด 8.4 Vpp

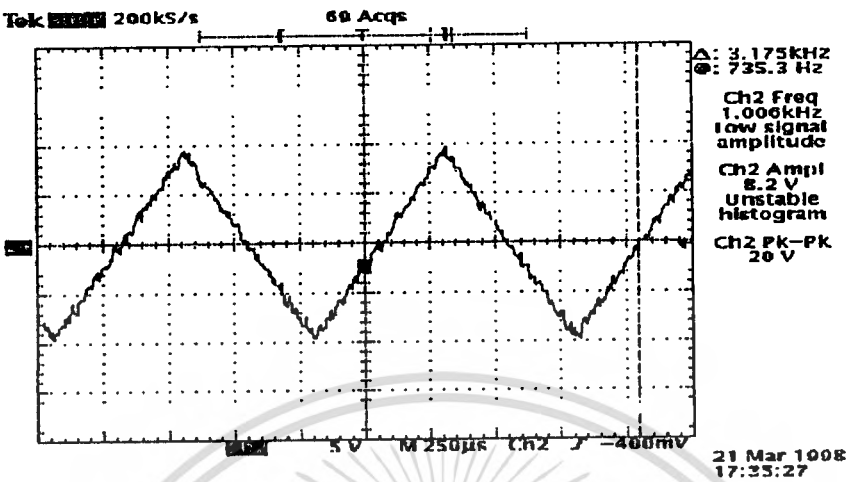


รูปที่ 4.15 สัญญาณสามเหลี่ยมที่ความถี่ 100 KHz ขนาด 20 Vpp

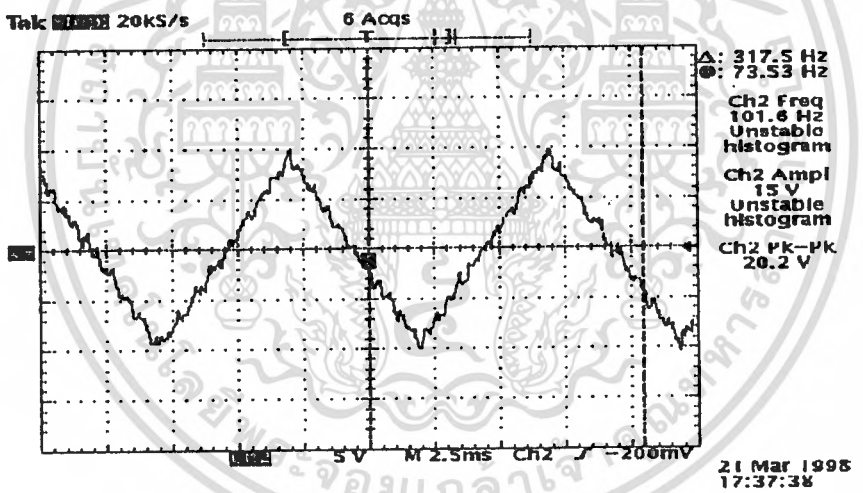


รูปที่ 4.16 สัญญาณสามเหลี่ยมที่ความถี่ 10 KHz ขนาด 20 Vpp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 สัญญาณสามเหลี่ยมที่ความถี่ 1KHz ขนาด 20Vpp



รูปที่ 4.18 สัญญาณสามเหลี่ยมที่ความถี่ 100 Hz ขนาด 20Vpp

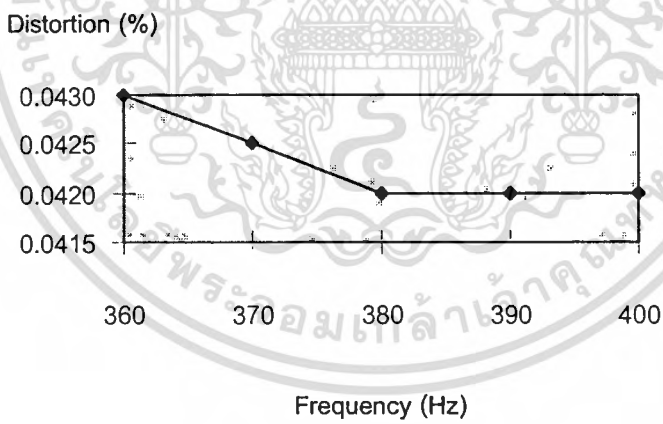
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

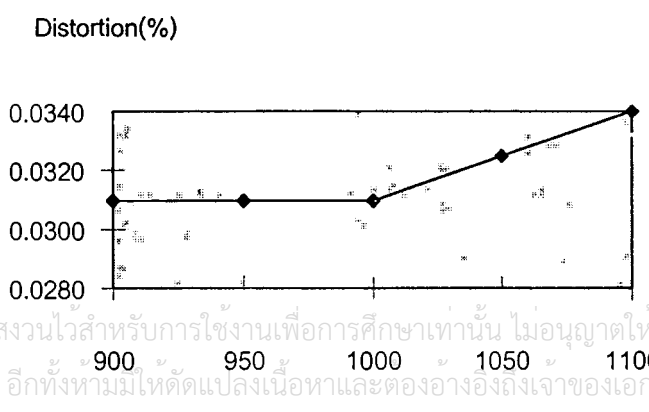
ค่าความเพี้ยนของสัญญาณ

วัดค่าความเพี้ยน ของสัญญาณซายน์ โดยการวัดเปอร์เซนต์ดิสทอร์ชั่น ทำได้โดย ต่อฟังก์ชั่น เจนเนอเรเตอร์เข้ากับดิสทอร์ชั่นมิเตอร์ (distortion meter) แล้ววัดค่าดิสทอร์ชั่น ที่ขนาดสัญญาณ 1 Vpp โดยดิสทอร์ชั่นมิเตอร์ที่ใช้ สามารถวัดค่าความเพี้ยนได้ในช่วงความถี่ 2 ช่วง คือ ที่ 360-400 Hz และ 900 Hz -1.1 KHz ดังแสดงผลในตารางที่ 4.1

ตารางที่ 4.1 แสดงเปอร์เซ็นต์ดิสทอร์ชั่นของสัญญาณซายน์ที่ค่าความถี่ต่างๆ

ความถี่(Hz)	เปอร์เซ็นต์ดิสทอร์ชั่น
360	0.043
380	0.042
400	0.042
:	:
900	0.031
1K	0.031
1.1K	0.034





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปและวิจารณ์

5.1 สรุป

การสร้างสัญญาณต่างๆใช้การสังเคราะห์สัญญาณจากระบบดิจิตอลโดยตรง และใช้โปรแกรมคอมพิวเตอร์ควบคุมส่วนต่างๆ รวมทั้งการเลือกแอดเดรสของหน่วยความจำ ซึ่งเก็บข้อมูลของสัญญาณต่างๆเพื่อให้มีความถี่เอาท์พุทตามต้องการ เมื่อโปรแกรมเลือกแอดเดรสข้อมูลในแต่ละค่าแอดเดรสจะเป็นค่าของสัญญาณ ซึ่งจะผ่านไปยังวงจรส่วนต่อๆไป เพื่อให้สัญญาณมีความสมบูรณ์ขึ้น

จากการทดลอง พบว่าระบบถูกรบกวนจากสัญญาณรบกวนอย่างมาก ซึ่งสัญญาณรบกวนนี้เกิดจาก SWITCHING POWER SUPPLY และสัญญาณ CLOCK ภายในเครื่องคอมพิวเตอร์เอง แม้จะผ่านวงจรกรองสัญญาณความถี่ต่ำแล้ว ก็ไม่สามารถลดสัญญาณรบกวนลงได้เท่าที่ควร ซึ่งสัญญาณรบกวนส่วนใหญ่จะมาตามสาย สามารถแก้ไขโดยใช้แหล่งจ่ายจากภายนอกเป็นแหล่งจ่ายให้กับวงจรขยายแทน

จากผลการทดลองที่ได้ จะเห็นว่าที่ความถี่ต่ำต่ำๆ คือในช่วง 10 Hz-10KHz รูปสัญญาณจะไม่ค่อยผิดเพี้ยนนัก แต่ที่ความถี่สูงขึ้น จะเห็นว่ารูปสัญญาณจะเกิดการผิดเพี้ยนมากขึ้น ซึ่งเห็นได้ชัดในสัญญาณรูปสี่เหลี่ยม ทำให้สามารถกำจัดสัญญาณรบกวนได้

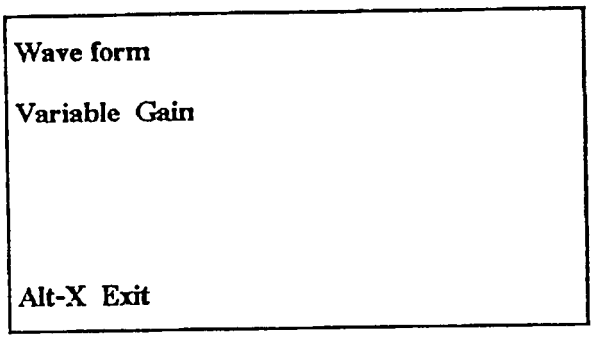
Specifications

ความถี่	10 Hz - 1MHz
แรงดัน	1 Vpp - 24 Vpp
กระแสเอาท์พุทสูงสุด	71 mA

การใช้งานเครื่อง

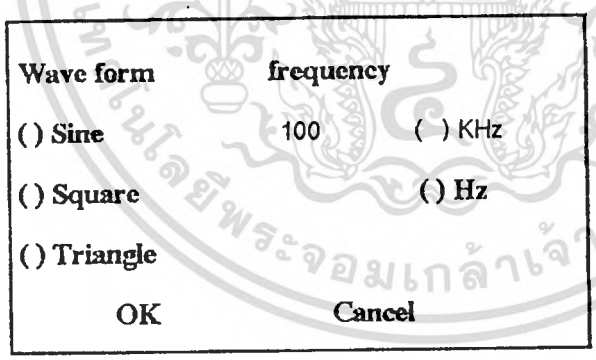
1. RUN โปรแกรม GEN.EXE
2. โปรแกรมจะแสดง MENU ในรูปที่ 5.1
3. กดปุ่ม ALT-W เพื่อสร้างรูปสัญญาณ โปรแกรมจะแสดง หน้าจอดังรูปที่ 5.2
4. กดปุ่ม TAB เพื่อเลือกรูปแบบสัญญาณ
5. กดปุ่มเลื่อน TAB เพื่อใส่ค่าความถี่ที่ต้องการ ในช่วง 10Hz - 1MHz
6. เมื่อตั้งค่าเรียบร้อยแล้ว กดปุ่มOK เพื่อสร้างสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

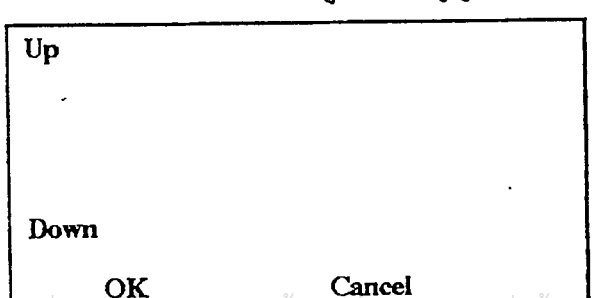


รูปที่ 5.1 แสดง MENU เพื่อเลือกสร้างรูปคลื่นสัญญาณและปรับอัตราขยาย

รูปที่ 5.2 แสดง MENU เพื่อสร้างรูปคลื่นสัญญาณ



รูปที่ 5.3 แสดง MENU เพื่อเลือกรูปคลื่นสัญญาณ และความถี่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.4 แสดง MENU เพื่อปรับขนาดของสัญญาณ

IS61C256AH
IS61M256

32K x 8 HIGH-SPEED CMOS STATIC RAM

MAY 1997

FEATURES

- High-speed access time: 10, 12, 15, 20, 25 ns
- Low active power: 400 mW (typical)
- Low standby power
  - — 250 µW (typical) CMOS standby
  - — 55 mW (typical) TTL standby
- Fully static operation: no clock or refresh required
- TTL compatible inputs and outputs
- Single 5V power supply
- Mix-mode outputs on IS61M256

DESCRIPTION

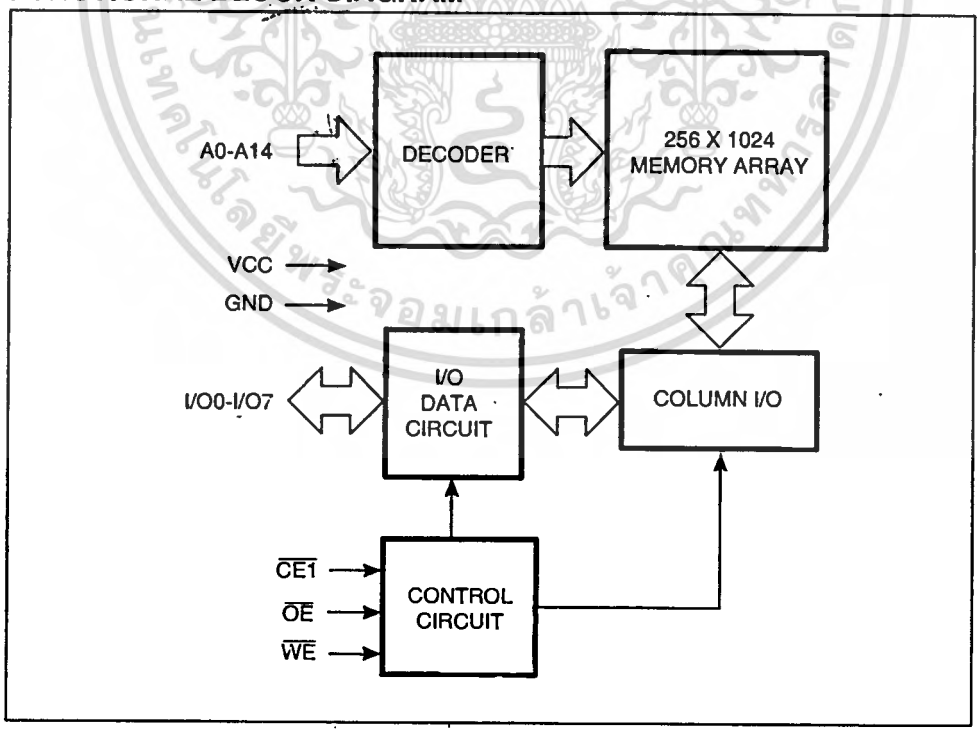
The *ISSI* IS61C256AH and IS61M256 are very high-speed, low power, 32,768 word by 8-bit static RAMs. They are fabricated using *ISSI*'s high-performance CMOS technology. This highly reliable process coupled with innovative circuit design techniques, yields access times as fast as 10 ns maximum.

When $\overline{CE}$ is HIGH (deselected), the device assumes a standby mode at which the power dissipation can be reduced down to 250 µW (typical) with CMOS input levels.

Easy memory expansion is provided by using an active LOW Chip Enable ($\overline{CE}$) input and an active LOW Output Enable ($\overline{OE}$) input. The active LOW Write Enable ($\overline{WE}$) controls both writing and reading of the memory.

The IS61C256AH and IS61M256 are pin compatible with other 32K x 8 SRAMs and are available in 28-pin PDIP, SOJ, and TSOP (type 1) packages.

FUNCTIONAL BLOCK DIAGRAM



ISSI reserves the right to make changes to its products at any time without notice in order to improve design and supply the best possible product. We assume no responsibility for any errors which may appear in this publication. © Copyright 1997, Integrated Silicon Solution, Inc.

OPERATING RANGE

Range	Ambient Temperature	Speed	Vcc
Commercial	0°C to +70°C	-10, -12	5V ± 5%
		-15, -20, -25	5V ± 10%
Industrial	–40°C to +85°C	-12	5V ± 5%
		-15, -20, -25	5V ± 10%

DC ELECTRICAL CHARACTERISTICS (Over Operating Range)

Symbol	Parameter	Test Conditions		Min.	Max.	Unit
V_{OH}	Output HIGH Voltage	Vcc = Min., I_{OH} = –4.0 mA		2.4	—	V
V_{OL}	Output LOW Voltage	Vcc = Min., I_{OL} = 8.0 mA		—	0.4	V
V_{IH}	Input HIGH Voltage			2.2	Vcc + 0.5	V
V_{IL}	Input LOW Voltage[1]			–0.5	0.8	V
I_{LI}	Input Leakage	GND ≤ V_{IN} ≤ Vcc	Com.	–5	5	µA
			Ind.	–10	+10	
I_{LO}	Output Leakage	GND ≤ V_{OUT} ≤ Vcc, Outputs Disabled	Com.	–5	5	µA
			Ind.	–10	+10	

Notes:
1. V_{IL} = –3.0V for pulse width less than 10 ns.

POWER SUPPLY CHARACTERISTICS[1] (Over Operating Range)

Symbol	Parameter	Test Conditions		-10 ns Min.	-10 ns Max.	-12 ns Min.	-12 ns Max.	-15 ns Min.	-15 ns Max.	-20 ns Min.	-20 ns Max.	-25 ns Min.	-25 ns Max.	Unit
I_{CC}	Vcc Dynamic Operating Supply Current	Vcc = Max., $\overline{CE}$ = V_{IL}, I_{OUT} = 0 mA, f = f_{MAX}	Com.	—	120	—	135	—	125	—	120	—	120	mA
			Ind.	—	—	—	170	—	160	—	150	—	140	
I_{SB1}	TTL Standby Current (TTL Inputs)	Vcc = Max., V_{IN} = V_{IH} or V_{IL}, $\overline{CE}$ ≥ V_{IH}, f = 0	Com.	—	25	—	25	—	25	—	25	—	25	mA
			Ind.	—	—	—	30	—	30	—	30	—	30	
I_{SB2}	CMOS Standby Current (CMOS Inputs)	Vcc = Max., $\overline{CE}$ ≥ Vcc – 0.2V, V_{IN} ≥ Vcc – 0.2V, or V_{IN} ≤ 0.2V, f = 0	Com.	—	5	—	2	—	2	—	2	—	2	mA
			Ind.	—	—	—	10	—	10	—	10	—	10	

Notes:
1. At f = f_{MAX}, address and data inputs are cycling at the maximum frequency, f = 0 means no input lines change.

CAPACITANCE[1,2]

Symbol	Parameter	Conditions	Max.	Unit
C_{IN}	Input Capacitance	V_{IN} = 0V	8	pF
C_{OUT}	Output Capacitance	V_{OUT} = 0V	10	pF

Notes:
1. Tested initially and after any design or process changes that may affect these parameters.
2. Test conditions: T_A = 25°C, f = 1 MHz, Vcc = 5.0V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช

READ CYCLE SWITCHING CHARACTERISTICS[1] (Over Operating Range)

Symbol	Parameter	-10 ns Min.	-10 ns Max	-12 ns Min.	-12 ns Max.	-15 ns Min.	-15 ns Max.	-20 ns Min.	-20 ns Max.	-25 ns Min.	-25 ns Max.	Unit
t_{RC}	Read Cycle Time	10	—	12	—	15	—	20	—	25	—	ns
t_{AA}	Address Access Time	—	10	—	12	—	15	—	20	—	25	ns
t_{OHA}	Output Hold Time	2	—	2	—	2	—	2	—	2	—	ns
t_{ACE}	$\overline{CE}$ Access Time	—	10	—	12	—	15	—	20	—	25	ns
t_{DOE}	$\overline{OE}$ Access Time	—	5	—	6	—	7	—	8	—	9	ns
t_{LZOE}[2]	$\overline{OE}$ to Low-Z Output	0	—	0	—	0	—	0	—	0	—	ns
t_{HZOE}[2]	$\overline{OE}$ to High-Z Output	—	5	—	6	—	7	—	9	—	10	ns
t_{LZCE}[2]	$\overline{CE}$ to Low-Z Output	2	—	3	—	3	—	3	—	3	—	ns
t_{HZCE}[2]	$\overline{CE}$ to High-Z Output	—	5	—	7	—	8	—	9	—	10	ns
t_{PU}[3]	$\overline{CE}$ to Power-Up	0	—	0	—	0	—	0	—	0	—	ns
t_{PD}[3]	$\overline{CE}$ to Power-Down	—	10	—	12	—	15	—	18	—	20	ns

Notes:
1. Test conditions assume signal transition times of 5 ns or less, timing reference levels of 1.5V, input pulse levels of 0 to 3.0V and output loading specified in Figure 1a.
2. Tested with the load in Figure 1b. Transition is measured ±500 mV from steady-state voltage. Not 100% tested.
3. Not 100% tested.

AC TEST CONDITIONS

Parameter	Unit
Input Pulse Level	0V to 3.0V
Input Rise and Fall Times	3 ns
Input and Output Timing and Reference Levels	1.5V
Output Load	See Figures 1a and 1b

AC TEST LOADS

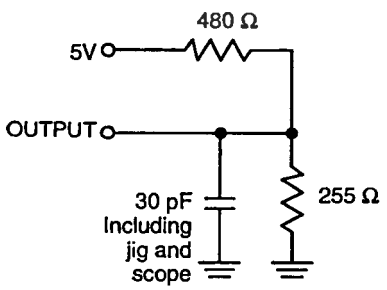


Figure 1a.

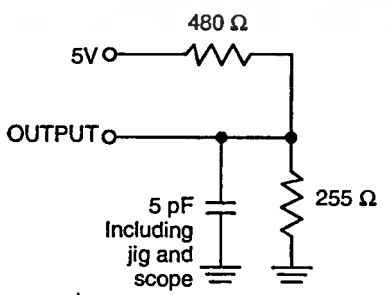
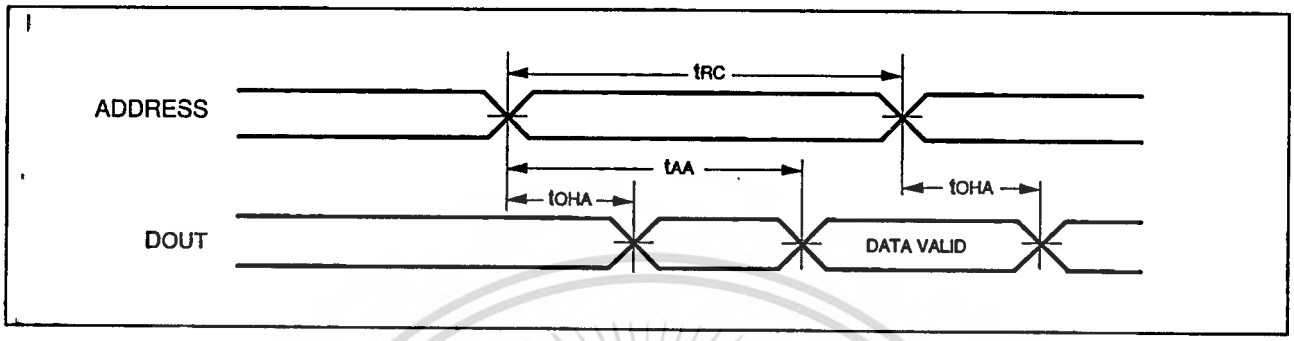


Figure 1b.

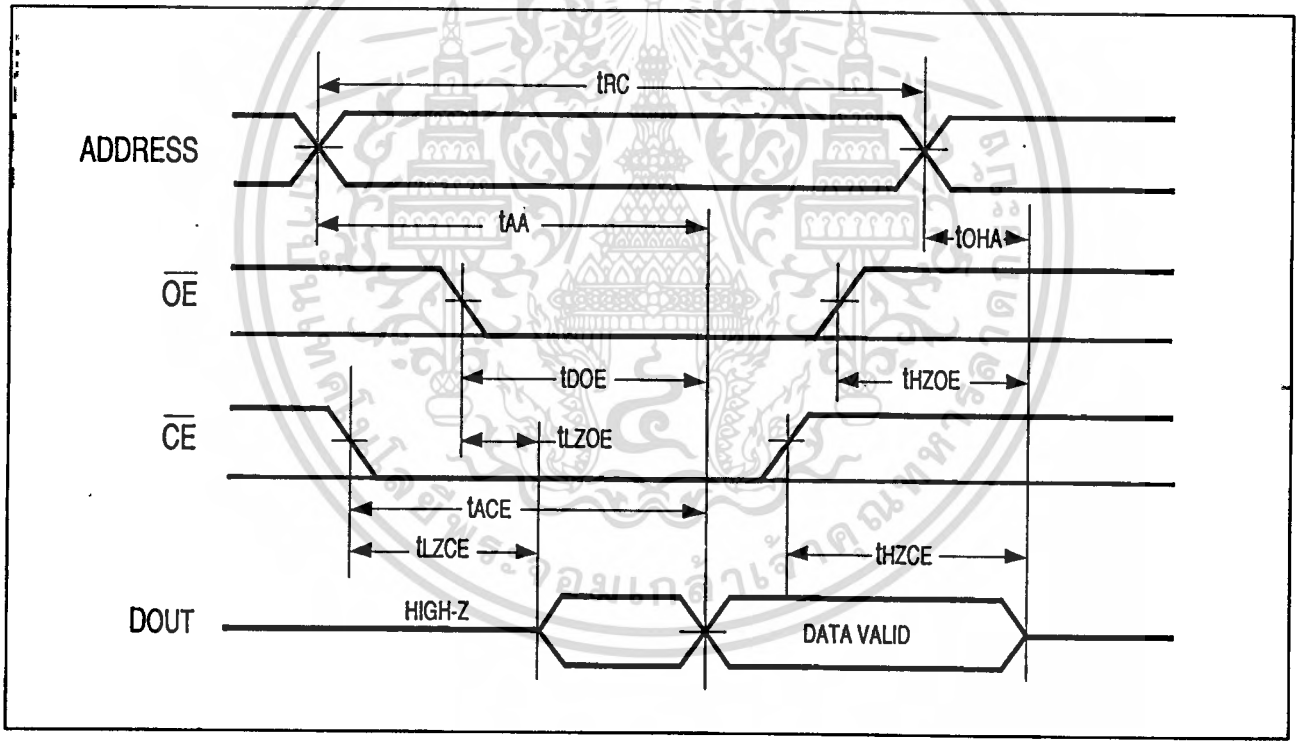
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

AC WAVEFORMS

READ CYCLE NO. 1[1,2]



READ CYCLE NO. 2[1,3]



Notes:
1. $\overline{WE}$ is HIGH for a Read Cycle.
2. The device is continuously selected. $\overline{OE}$, $\overline{CE}$ = V_{IL}.
3. Address is valid prior to or coincident with $\overline{CE}$ LOW transitions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

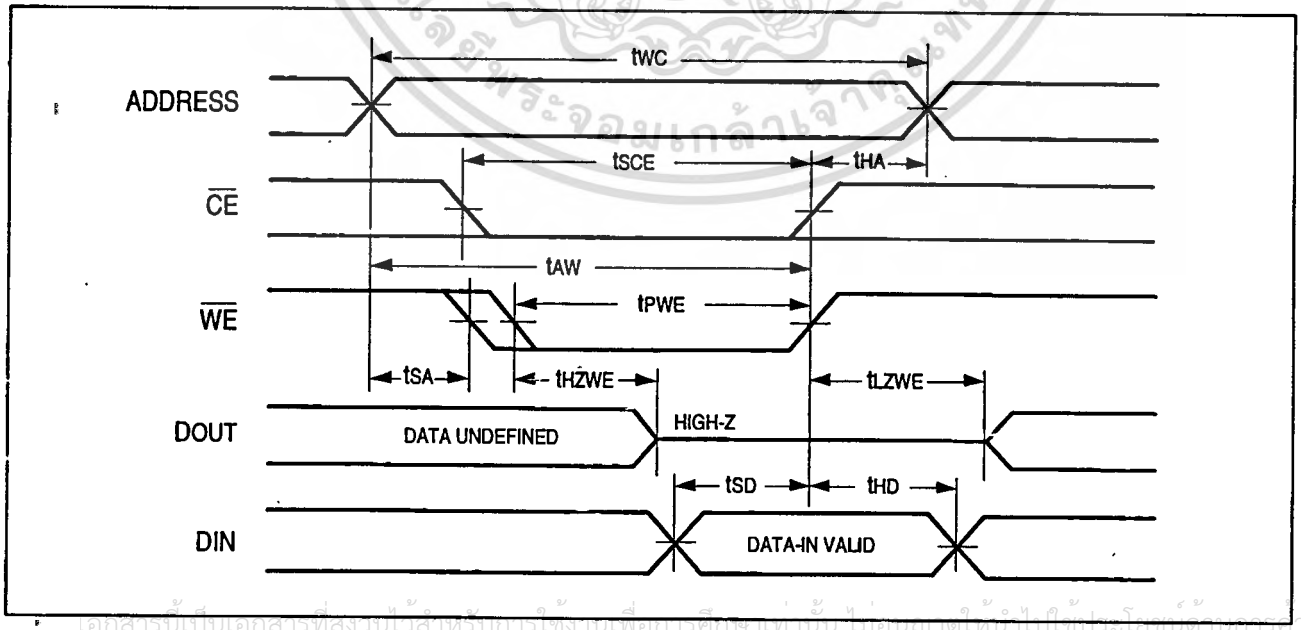
WRITE CYCLE SWITCHING CHARACTERISTICS[1,3] (Over Operating Range)

Symbol	Parameter	-10 ns Min.	-10 ns Max	-12 ns Min.	-12 ns Max.	-15 ns Min.	-15 ns Max.	-20 ns Min.	-20 ns Max.	-25 ns Min.	-25 ns Max.	Unit
t_{WC}	Write Cycle Time	10	—	12	—	15	—	20	—	25	—	ns
t_{SCE}	$\overline{CE}$ to Write End	9	—	10	—	12	—	13	—	15	—	ns
t_{AW}	Address Setup Time to Write End	9	—	10	—	12	—	15	—	20	—	ns
t_{HA}	Address Hold from Write End	0	—	0	—	0	—	0	—	0	—	ns
t_{SA}	Address Setup Time	0	—	0	—	0	—	0	—	0	—	ns
t_{PWE}[4]	$\overline{WE}$ Pulse Width	8	—	8	—	10	—	13	—	15	—	ns
t_{SD}	Data Setup to Write End	7	—	7	—	9	—	10	—	12	—	ns
t_{HD}	Data Hold from Write End	0	—	0	—	0	—	0	—	0	—	ns
t_{HZWE}[2]	$\overline{WE}$ LOW to High-Z Output	—	6	—	6	—	7	—	8	—	10	ns
t_{LZWE}	$\overline{WE}$ HIGH to Low-Z Output	0	—	0	—	0	—	0	—	0	—	ns

Notes:
1. Test conditions assume signal transition times of 3 ns or less, timing reference levels of 1.5V, input pulse levels of 0 to 3.0V and output loading specified in Figure 1a.
2. Tested with the load in Figure 1b. Transition is measured ±500 mV from steady-state voltage. Not 100% tested.
3. The internal write time is defined by the overlap of $\overline{CE}$ LOW and $\overline{WE}$ LOW. All signals must be in valid states to initiate a Write, but any one can go inactive to terminate the Write. The Data Input Setup and Hold timing are referenced to the rising or falling edge of the signal that terminates the write.
4. Tested with $\overline{OE}$ HIGH.

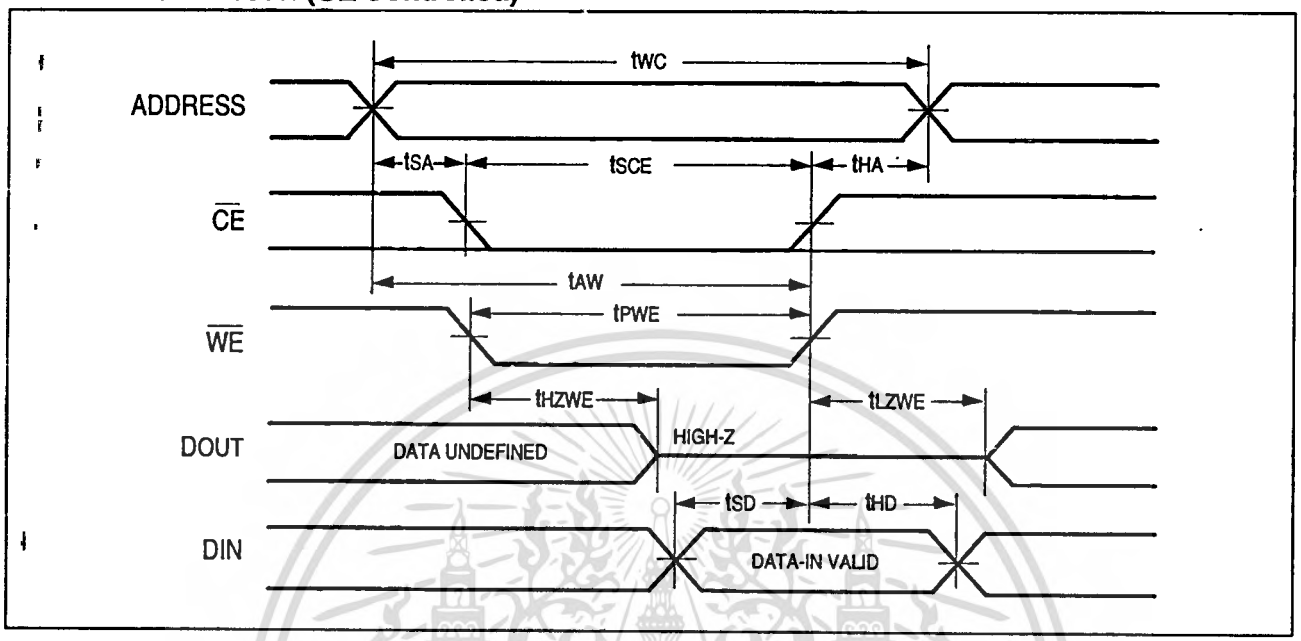
AC WAVEFORMS

WRITE CYCLE NO. 1 ($\overline{WE}$ Controlled)[1,2]



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

WRITE CYCLE NO. 2 ($\overline{CE}$ Controlled)[1,2]



Notes:

1. The internal write time is defined by the overlap of $\overline{CE}$ LOW and $\overline{WE}$ LOW. All signals must be in valid states to initiate a Write, but any one can go inactive to terminate the Write. The Data Input Setup and Hold timing are referenced to the rising or falling edge of the signal that terminates the write.
2. I/O will assume the High-Z state if $\overline{OE} \geq V_{IH}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ORDERING INFORMATION: IS61C256AH
Commercial Range: 0°C to +70°C

Speed (ns)	Order Part Number	Package
10	IS61C256AH-10N	300-mil Plastic DIP
10	IS61C256AH-10J	300-mil Plastic SOJ
10	IS61C256AH-10T	TSOP (Type 1)
12	IS61C256AH-12N	300-mil Plastic DIP
12	IS61C256AH-12J	300-mil Plastic SOJ
12	IS61C256AH-12T	TSOP (Type 1)
15	IS61C256AH-15N	300-mil Plastic DIP
15	IS61C256AH-15J	300-mil Plastic SOJ
15	IS61C256AH-15T	TSOP (Type 1)
20	IS61C256AH-20N	300-mil Plastic DIP
20	IS61C256AH-20J	300-mil Plastic SOJ
20	IS61C256AH-20T	TSOP (Type 1)
25	IS61C256AH-25N	300-mil Plastic DIP
25	IS61C256AH-25J	300-mil Plastic SOJ
25	IS61C256AH-25T	TSOP (Type 1)

ORDERING INFORMATION: IS61C256AH
Industrial Range: –40°C to +85°C

Speed (ns)	Order Part Number	Package
12	IS61C256AH-12NI	300-mil Plastic DIP
12	IS61C256AH-12JI	300-mil Plastic SOJ
12	IS61C256AH-12TI	TSOP (Type 1)
15	IS61C256AH-15NI	300-mil Plastic DIP
15	IS61C256AH-15JI	300-mil Plastic SOJ
15	IS61C256AH-15TI	TSOP (Type 1)
20	IS61C256AH-20NI	300-mil Plastic DIP
20	IS61C256AH-20JI	300-mil Plastic SOJ
20	IS61C256AH-20TI	TSOP (Type 1)
25	IS61C256AH-25NI	300-mil Plastic DIP
25	IS61C256AH-25JI	300-mil Plastic SOJ
25	IS61C256AH-25TI	TSOP (Type 1)

ORDERING INFORMATION: IS61M256
Commercial Range: 0°C to +70°C

Speed (ns)	Order Part Number	Package
10	IS61M256-10N	300-mil Plastic DIP
10	IS61M256-10J	300-mil Plastic SOJ
12	IS61M256-12N	300-mil Plastic DIP
12	IS61M256-12J	300-mil Plastic SOJ
15	IS61M256-15N	300-mil Plastic DIP
15	IS61M256-15J	300-mil Plastic SOJ
20	IS61M256-20N	300-mil Plastic DIP
20	IS61M256-20J	300-mil Plastic SOJ
25	IS61M256-25N	300-mil Plastic DIP
25	IS61M256-25J	300-mil Plastic SOJ

Integrated Silicon Solution, Inc.
2231 Lawson Lane
Santa Clara, CA 95054
Tel: 1-800-379-4774
Fax: (408) 588-0806
e-mail: sales@issiusa.com
http://www.issiusa.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้ง

National Semiconductor

LM7121
235 MHz Tiny Low Power Voltage Feedback Amplifier

General Description

The LM7121 is a high performance operational amplifier which addresses the increasing AC performance needs of video and imaging applications, and the size and power constraints of portable applications.

The LM7121 can operate over a wide dynamic range of supply voltages, from 5V (single supply) up to ±15V (see the Application Information section for more details). It offers an excellent speed-power product delivering 1300V/μs and 235 MHz Bandwidth (−3 dB, A_V = +1). Another key feature of this operational amplifier is stability while driving unlimited capacitive loads.

Due to its Tiny SOT23-5 package, the LM7121 is ideal for designs where space and weight are the critical parameters. The benefits of the Tiny package are evident in small portable electronic devices, such as cameras, and PC video cards. Tiny amplifiers are so small that they can be placed anywhere on a board close to the signal source or near the input to an A/D converter.

Features

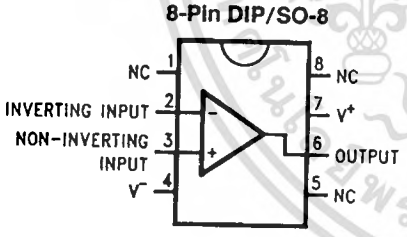
(Typical unless otherwise noted) V_S = ±15V

- Easy to use voltage feedback topology
- Stable with unlimited capacitive loads
- Tiny SOT23-5 package—typical circuit layout takes half the space of SO-8 designs
- Unity gain frequency 175 MHz
- Bandwidth (−3 dB, A_V = +1, R_L = 100Ω) 235 MHz
- Slew rate 1300V/μs
- Supply Voltages DIP/SO-8 5V to ±15V
  SOT23-5 5V to ±5V
- Characterized for +5V, ±5V, ±15V
- Low supply current 5.3 mA

Applications

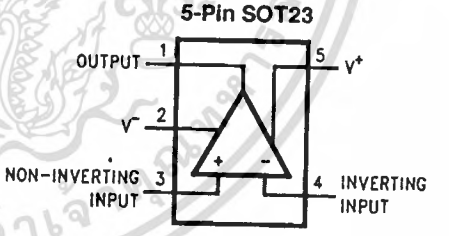
- Scanners, color fax, digital copiers
- PC video cards
- Cable drivers
- Digital cameras
- ADC/DAC buffers
- Set-top boxes

Connection Diagram



Top View

TL/H/12348-2



Top View

TL/H/12348-1

Ordering Information

Package	Ordering Information	NSC Drawing Number	Package Marking	Supplied As
8-Pin Molded DIP	LM7121IN	N08E	LM7121IN	Rails
8-Pin SO-8	LM7121IM	M08A	LM7121IM	Rails
	LM7121IMX	M08A	LM7121IM	2.5k Tape and Reel
5-Pin SOT23-5	LM7121IM5X	MA05A	A03A	3k Tape and Reel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

ESD Tolerance (Note 2)	2000V
Differential Input Voltage (Note 7)	±2V
Voltage at Input/Output Pin	$(V^+)-1.4V$, $(V^-)+1.4V$
Supply Voltage ($V^+ - V^-$)	36V
Output Short Circuit to Ground (Note 3)	Continuous
Lead Temperature (soldering, 10 sec)	260°C
Storage Temperature Range	−65°C to +150°C
Junction Temperature (Note 4)	150°C

Operating Ratings (Note 1)

Supply Voltage: DIP/SO-8	$4.5V \le V_S \le 33V$
SOT23-5	$4.5V \le V_S \le 11V$
Junction Temperature Range	$-40°C \le T_J \le +85°C$
Thermal Resistance (θ_{JA})	
N Package, 8-pin Molded DIP	115°C/W
M Package, 8-pin Surface Mount	165°C/W
SOT23-5 Package	325°C/W

±15V DC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = +15V, V^- = −15V, V_{CM} = V_O = 0V and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes.

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		0.9	8 **15**	mV max
I_B	Input Bias Current		5.2	9.5 **12**	µA max
I_{OS}	Input Offset Current		0.04	4.3 **7**	µA max
R_{IN}	Input Resistance	Common Mode	10		MΩ
		Differential Mode	3.4		MΩ
C_{IN}	Input Capacitance	Common Mode	2.3		pF
CMRR	Common Mode Rejection Ratio	$-10V \le V_{CM} \le 10V$	93	73 **70**	dB min
+PSRR	Positive Power Supply Rejection Ratio	$10V \le V^+ \le 15V$	86	70 **68**	dB min
−PSRR	Negative Power Supply Rejection Ratio	$-15V \le V^- \le -10V$	81	68 **65**	dB min
V_{CM}	Input Common-Mode Voltage Range	CMRR ≥ 70 dB	13	11	V min
			−13	−11	V max
A_V	Large Signal Voltage Gain	R_L = 2 kΩ, V_O = 20 V_{PP}	72	65 **57**	dB min
V_O	Output Swing	R_L = 2 kΩ	13.4	11.1 **10.8**	V min
			−13.4	−11.2 **−11.0**	V max
		R_L = 150Ω	10.2	7.75 **7.0**	V min
			−7.0	−5.0 **−4.8**	V max

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

±15V DC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = +15V, V^- = −15V, V_{CM} = V_O = 0V and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes. (Continued)

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
I_{SC}	Output Short Circuit Current	Sourcing	71	54 **44**	mA min
		Sinking	52	39 **34**	mA min
I_S	Supply Current		5.3	6.6 **7.5**	mA max

±15V AC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = 15V, V^- = −15V, V_{CM} = V_O = 0V and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes.

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
SR	Slew Rate (Note 8)	A_V = +2, R_L = 1 kΩ, V_O = 20 V_{PP}	1300		V/μs
GBW	Unity Gain-Bandwidth	R_L = 1 kΩ	175		MHz
ϕ_m	Phase Margin		63		Deg
f(−3 dB)	Bandwidth (Notes 9, 10)	R_L = 100Ω, A_V = +1	235		MHz
		R_L = 100Ω, A_V = +2	50		
t_s	Settling Time	10 V_{PP} Step, to 0.1%, R_L = 500Ω	74		ns
t_r, t_f	Rise and Fall Time (Note 10)	A_V = +2, R_L = 100Ω, V_O = 0.4 V_{PP}	5.3		ns
A_D	Differential Gain	A_V = +2, R_L = 150Ω	0.3		%
ϕ_D	Differential Phase	A_V = +2, R_L = 150Ω	0.65		Deg
e_n	Input-Referred Voltage Noise	f = 10 kHz	17		$\frac{nV}{\sqrt{Hz}}$
i_n	Input-Referred Current Noise	f = 10 kHz	1.9		$\frac{pA}{\sqrt{Hz}}$
T.H.D.	Total Harmonic Distortion	2 V_{PP} Output, R_L = 150Ω, A_V = +2, f = 1 MHz	0.065		%
		2 V_{PP} Output, R_L = 150Ω, A_V = +2, f = 5 MHz	0.52		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

±5V DC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = 5V, V^- = −5V, V_{CM} = V_O = 0V and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes.

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		1.6	8 **15**	mV max
I_B	Input Bias Current		5.5	9.5 **12**	µA max
I_{OS}	Input Offset Current		0.07	4.3 **7.0**	µA max
R_{IN}	Input Resistance	Common Mode	6.8		MΩ
		Differential Mode	3.4		MΩ
C_{IN}	Input Capacitance	Common Mode	2.3		pF
CMRR	Common Mode Rejection Ratio	$-2V \le V_{CM} \le 2V$	75	65 **60**	dB min
+PSRR	Positive Power Supply Rejection Ratio	$3V \le V^+ \le 5V$	89	65 **60**	dB min
−PSRR	Negative Power Supply Rejection Ratio	$-5V \le V^- \le -3V$	78	65 **60**	dB min
V_{CM}	Input Common Mode Voltage Range	CMRR ≥ 60 dB	3	2.5	V min
			−3	−2.5	V max
A_V	Large Signal Voltage Gain	R_L = 2 kΩ, V_O = 3 V_{PP}	66	60 **58**	dB min
V_O	Output Swing	R_L = 2 kΩ	3.62	3.0 **2.75**	V min
			−3.62	−3.0 **−2.70**	V max
		R_L = 150Ω	3.1	2.5 **2.3**	V min
			−2.8	−2.15 **−2.00**	V max
I_{SC}	Output Short Circuit Current	Sourcing	53	38 **33**	mA min
		Sinking	29	21 **19**	mA min
I_S	Supply Current		5.1	6.4 **7.2**	mA max

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

±5V AC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = 5V, V^- = −5V, V_{CM} = V_O = 0V and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes.

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
SR	Slew Rate (Note 8)	A_V = +2, R_L = 1 kΩ, V_O = 6 V_{PP}	520		V/μs
GBW	Unity Gain-Bandwidth	R_L = 1 kΩ	105		MHz
ϕ_m	Phase Margin	R_L = 1 kΩ	74		Deg
f (−3 dB)	Bandwidth (Notes 9, 10)	R_L = 100Ω, A_V = +1	160		MHz
		R_L = 100Ω, A_V = +2	50		
t_s	Settling Time	5 V_{PP} Step, to 0.1%, R_L = 500Ω	65		ns
t_r, t_f	Rise and Fall Time (Note 10)	A_V = +2, R_L = 100Ω, V_O = 0.4 V_{PP}	5.8		ns
A_D	Differential Gain	A_V = +2, R_L = 150Ω	0.3		%
ϕ_D	Differential Phase	A_V = +2, R_L = 150Ω	0.65		Deg
e_n	Input-Referred Voltage Noise	f = 10 kHz	17		$\frac{nV}{\sqrt{Hz}}$
i_n	Input-Referred Current Noise	f = 10 kHz	2		$\frac{pA}{\sqrt{Hz}}$
T.H.D.	Total Harmonic Distortion	2 V_{PP} Output, R_L = 150Ω, A_V = +2, f = 1 MHz	0.1		%
		2 V_{PP} Output, R_L = 150Ω, A_V = +2, f = 5 MHz	0.6		

+5V DC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = +5V, V^- = 0V, V_{CM} = V_O = V^+/2 and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes.

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		2.4		mV
I_B	Input Bias Current		4		μA
I_{OS}	Input Offset Current		0.04		μA
R_{IN}	Input Resistance	Common Mode	2.6		MΩ
		Differential Mode	3.4		MΩ
C_{IN}	Input Capacitance	Common Mode	2.3		pF
CMRR	Common Mode Rejection Ratio	2V ≤ V_{CM} ≤ 3V	65		dB
+PSRR	Positive Power Supply Rejection Ratio	4.6V ≤ V^+ ≤ 5V	85		dB
−PSRR	Negative Power Supply Rejection Ratio	0V ≤ V^- ≤ 0.4V	61		dB
V_{CM}	Input Common-Mode Voltage Range	CMRR ≥ 45 dB	3.5		V min
			1.5		V max

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V DC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = +5V, V^- = 0V, V_{CM} = V_O = $V^+/2$ and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes. (Continued)

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
A_V	Large Signal Voltage Gain	R_L = 2 kΩ to $V^+/2$	64		dB
V_O	Output Swing	R_L = 2 kΩ to $V^+/2$, High	3.7		V
		R_L = 2 kΩ to $V^+/2$, Low	1.3		
		R_L = 150Ω to $V^+/2$, High	3.48		
		R_L = 150Ω to $V^+/2$, Low	1.59		
I_{SC}	Output Short Circuit Current	Sourcing	33		mA
		Sinking	20		mA
I_S	Supply Current		4.8		mA

+5V AC Electrical Characteristics

Unless otherwise specified, all limits guaranteed for T_J = 25°C, V^+ = +5V, V^- = 0V, V_{CM} = V_O = $V^+/2$ and R_L > 1 MΩ. **Boldface** limits apply at the temperature extremes.

Symbol	Parameter	Conditions	Typ (Note 5)	LM7121I Limit (Note 6)	Units
SR	Slew Rate (Note 8)	A_V = +2, R_L = 1 kΩ to $V^+/2$, V_O = 1.8 V_{PP}	145		V/μs
GBW	Unity Gain-Bandwidth	R_L = 1k, to $V^+/2$	80		MHz
ϕ_m	Phase Margin	R_L = 1k to $V^+/2$	70		Deg
f (−3 dB)	Bandwidth (Notes 9, 10)	R_L = 100Ω to $V^+/2$, A_V = +1	200		MHz
		R_L = 100Ω to $V^+/2$, A_V = +2	45		
t_r, t_f	Rise and Fall Time (Note 10)	A_V = +2, R_L = 100Ω, V_O = 0.2 V_{PP}	8		ns
T.H.D.	Total Harmonic Distortion	0.6 V_{PP} Output, R_L = 150Ω, A_V = +2, f = 1 MHz	0.067		%
		0.6 V_{PP} Output, R_L = 150Ω, A_V = +2, f = 5 MHz	0.33		

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but specific performance is not guaranteed. For guaranteed specifications and the test conditions, see the Electrical Characteristics.

Note 2: Human body model, 1.5 kΩ in series with 100 pF.

Note 3: Applies to both single-supply and split-supply operation. Continuous short circuit operation at elevated ambient temperature can result in exceeding the maximum allowed junction temperature of 150°C.

Note 4: The maximum power dissipation is a function of $T_{J(max)}$, θ_{JA}, and T_A. The maximum allowable power dissipation at any ambient temperature is $P_D = (T_{J(max)} - T_A)/\theta_{JA}$. All numbers apply for packages soldered directly into a PC board.

Note 5: Typical Values represent the most likely parametric norm.

Note 6: All limits are guaranteed by testing or statistical analysis.

Note 7: Differential input voltage is measured at V_S = ±15V.

Note 8: Slew rate is the average of the rising and falling slew rates.

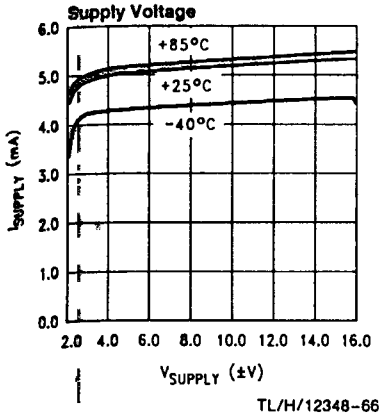
Note 9: Unity gain operation for ±5V and ±15V supplies is with a feedback network of 510Ω and 3 pF in parallel (see the Application Information section). For +5V single supply operation, feedback is a direct short from the output to the inverting input.

Note 10: A_V = +2 operation with 2 kΩ resistors and 2 pF capacitor from summing node to ground.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

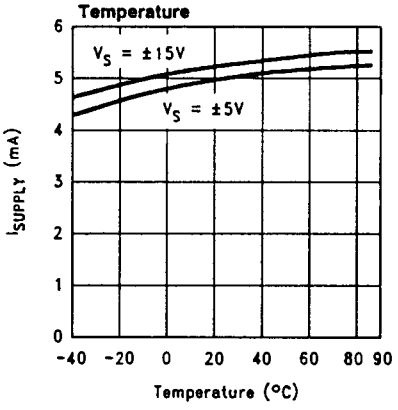
Typical Performance Characteristics $T_A = 25°C$, $R_L = 1\ M\Omega$ unless otherwise specified

Supply Current vs Supply Voltage



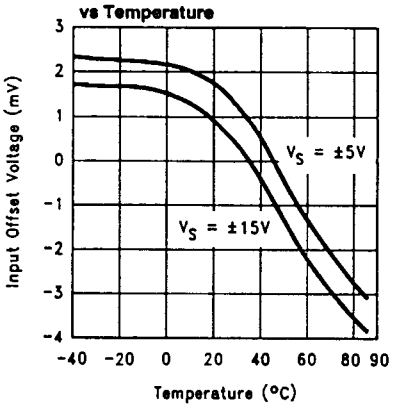
TL/H/12348-66

Supply Current vs Temperature



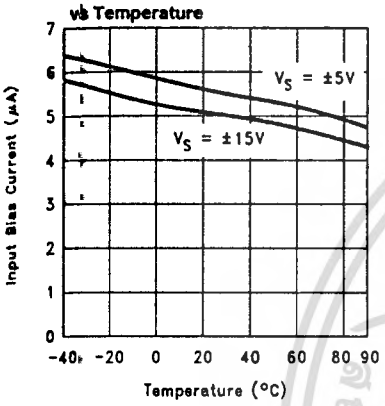
TL/H/12348-67

Input Offset Voltage vs Temperature



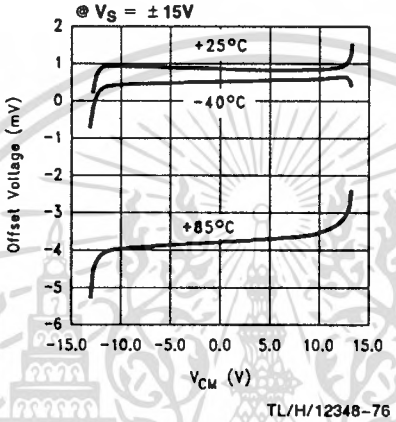
TL/H/12348-68

Input Bias Current vs Temperature



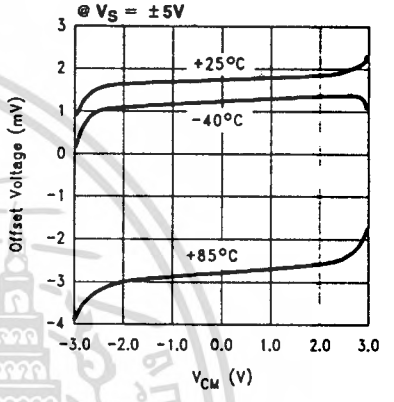
TL/H/12348-69

Input Offset Voltage vs Common Mode Voltage @ V_S = ±15V



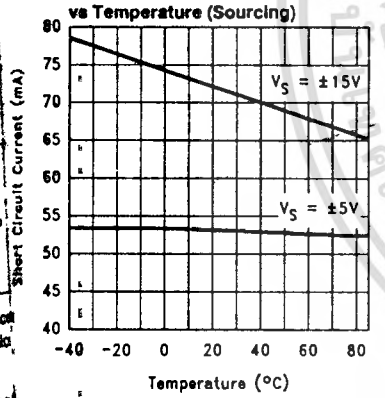
TL/H/12348-76

Input Offset Voltage vs Common Mode Voltage @ V_S = ±5V



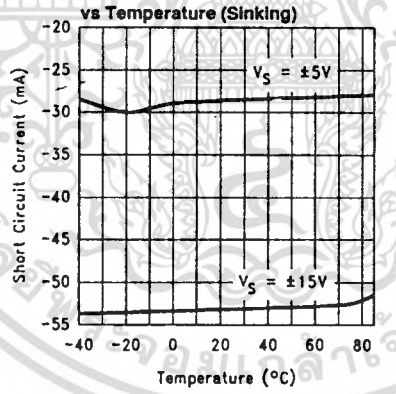
TL/H/12348-77

Short Circuit Current vs Temperature (Sourcing)



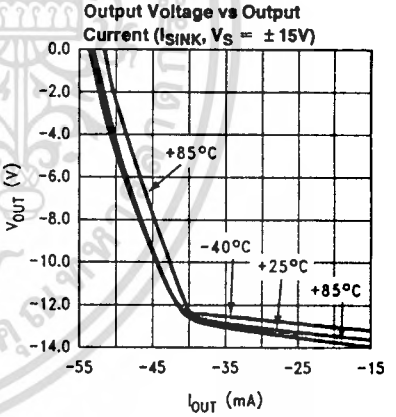
TL/H/12348-78

Short Circuit Current vs Temperature (Sinking)



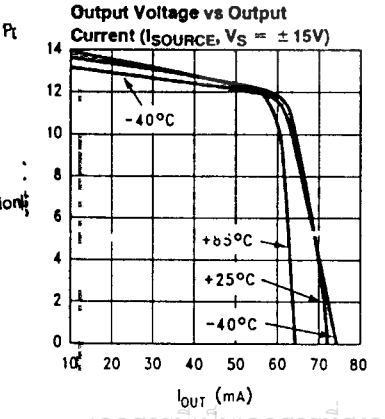
TL/H/12348-79

Output Voltage vs Output Current (I_{SINK}, V_S = ±15V)



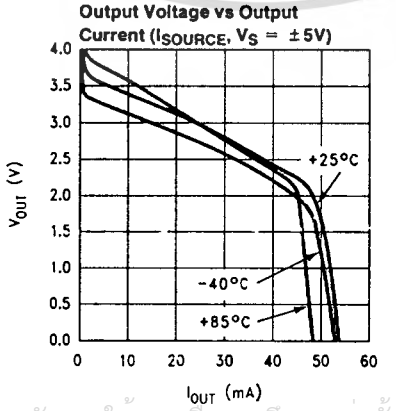
TL/H/12348-70

Output Voltage vs Output Current (I_{SOURCE}, V_S = ±15V)



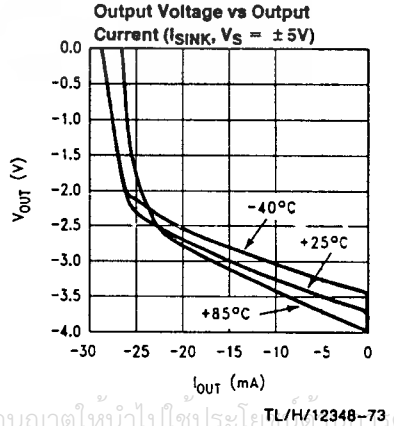
TL/H/12348-71

Output Voltage vs Output Current (I_{SOURCE}, V_S = ±5V)



TL/H/12348-72

Output Voltage vs Output Current (I_{SINK}, V_S = ±5V)

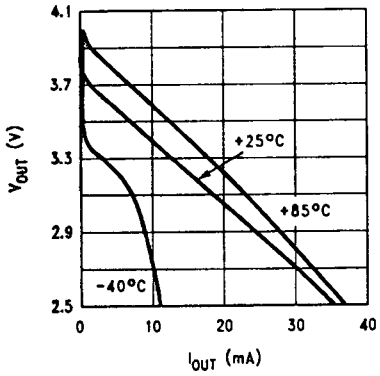


TL/H/12348-73

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

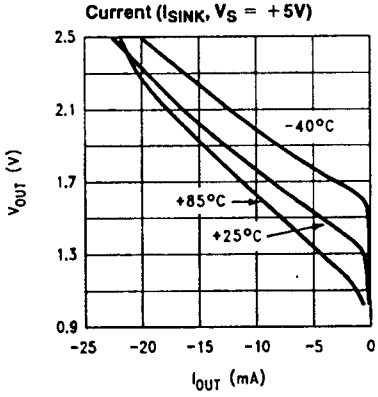
Typical Performance Characteristics $T_A = 25°C$, $R_L = 1\ M\Omega$ unless otherwise specified (Continued)

Output Voltage vs Output Current (I_{SOURCE}, $V_S = +5V$)



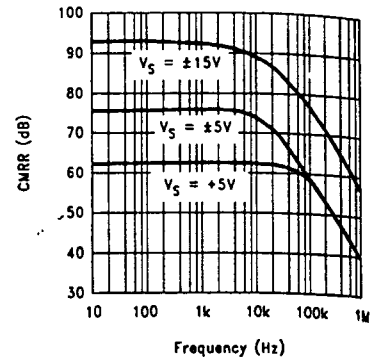
TL/H/12348-74

Output Voltage vs Output Current (I_{SINK}, $V_S = +5V$)



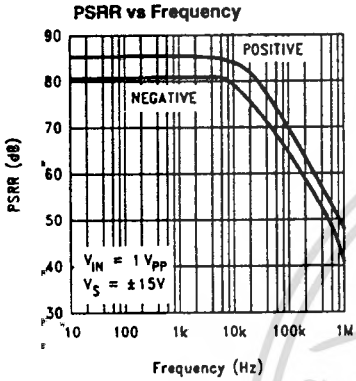
TL/H/12348-75

CMRR vs Frequency



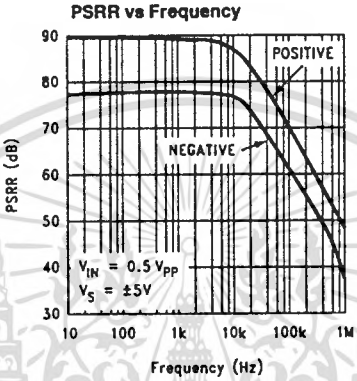
TL/H/12348-3

PSRR vs Frequency



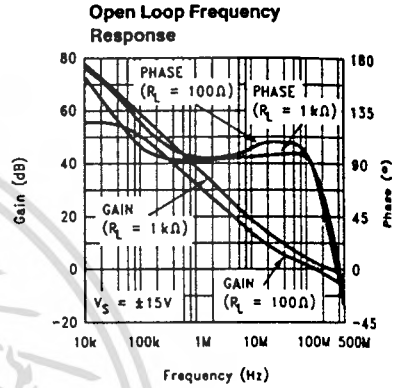
TL/H/12348-4

PSRR vs Frequency



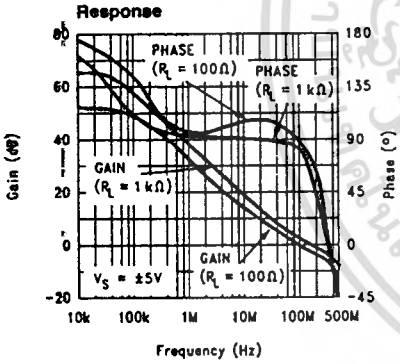
TL/H/12348-5

Open Loop Frequency Response



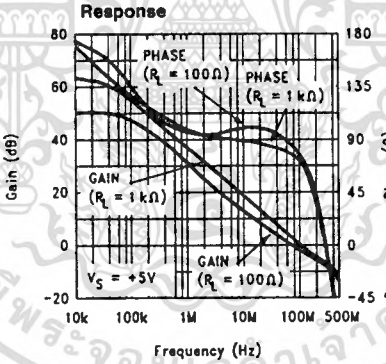
TL/H/12348-88

Open Loop Frequency Response



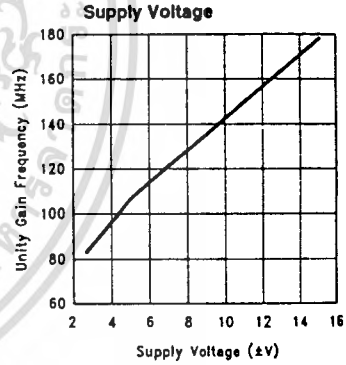
TL/H/12348-89

Open Loop Frequency Response



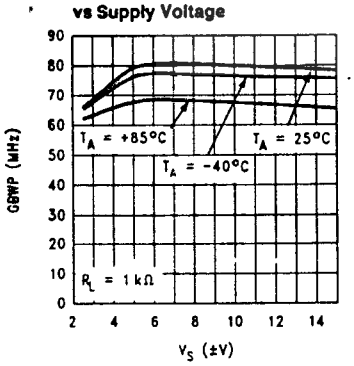
TL/H/12348-90

Unity Gain Frequency vs Supply Voltage



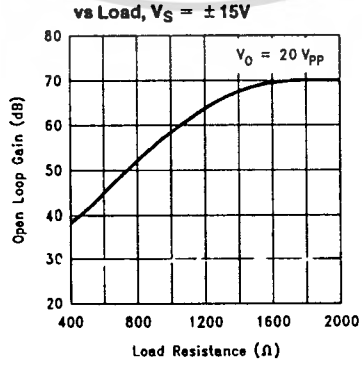
TL/H/12348-24

GBWP @ 10 MHz vs Supply Voltage



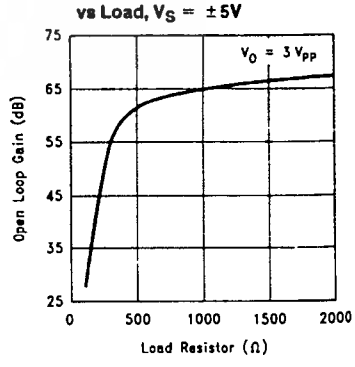
TL/H/12348-25

Large Signal Voltage Gain vs Load, $V_S = \pm 15V$



TL/H/12348-96

Large Signal Voltage Gain vs Load, $V_S = \pm 5V$

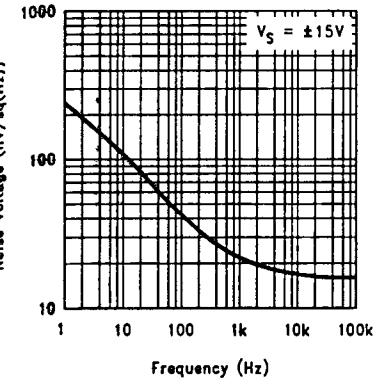


TL/H/12348-97

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

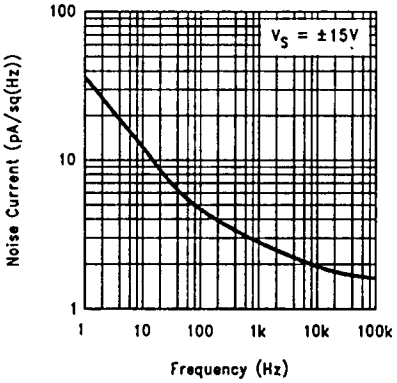
Typical Performance Characteristics $T_A = 25°C$, $R_L = 1\ M\Omega$ unless otherwise specified (Continued)

Input Voltage Noise vs Frequency



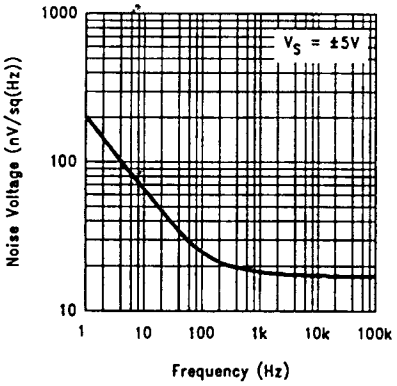
TL/H/12348-27

Input Current Noise vs Frequency



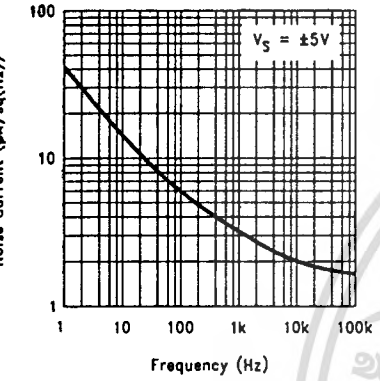
TL/H/12348-28

Input Voltage Noise vs Frequency



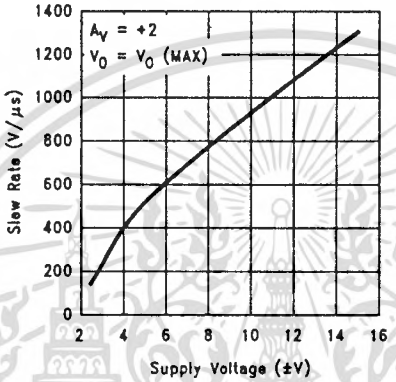
TL/H/12348-29

Input Current Noise vs Frequency



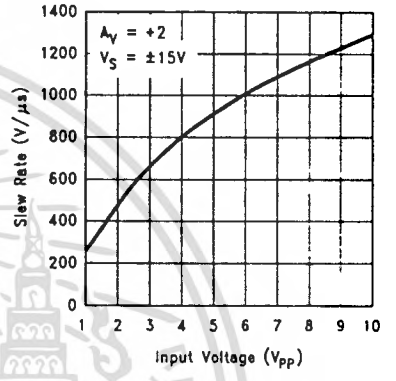
TL/H/12348-30

Slew Rate vs Supply Voltage



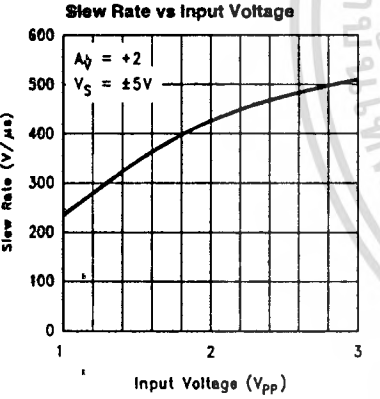
TL/H/12348-31

Slew Rate vs Input Voltage



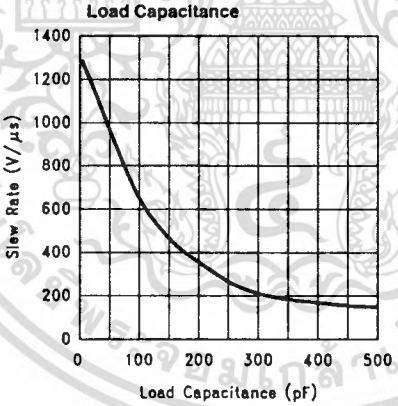
TL/H/12348-32

Slew Rate vs Input Voltage



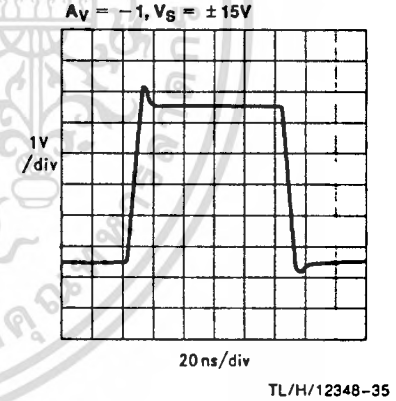
TL/H/12348-33

Slew Rate vs Load Capacitance



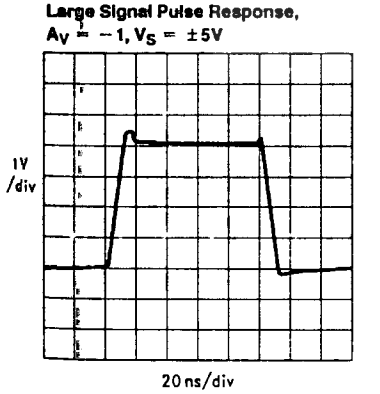
TL/H/12348-34

Large Signal Pulse Response, $A_V = -1, V_S = \pm 15V$



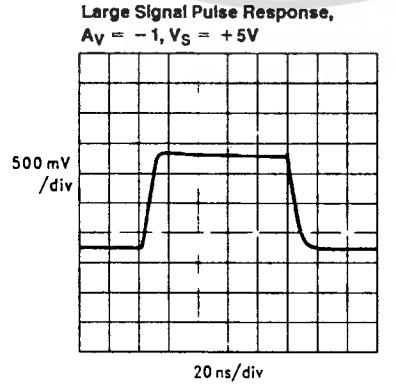
TL/H/12348-35

Large Signal Pulse Response, $A_V = -1, V_S = \pm 5V$



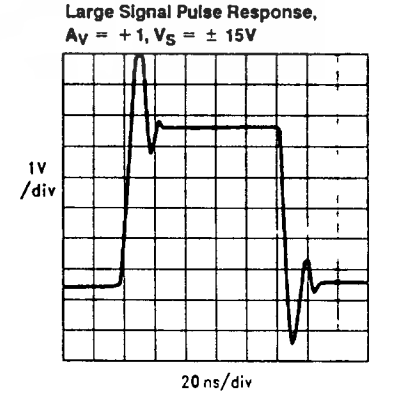
TL/H/12348-36

Large Signal Pulse Response, $A_V = -1, V_S = +5V$



TL/H/12348-37

Large Signal Pulse Response, $A_V = +1, V_S = \pm 15V$

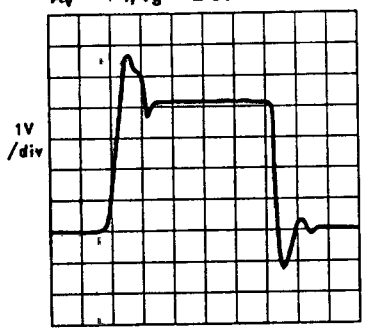


TL/H/12348-38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

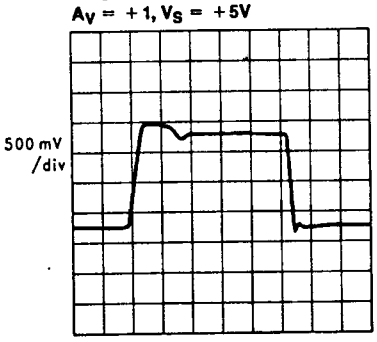
Typical Performance Characteristics $T_A = 25°C$, $R_L = 1\ M\Omega$ unless otherwise specified (Continued)

Large Signal Pulse Response,
$A_V = +1$, $V_S = \pm 5V$



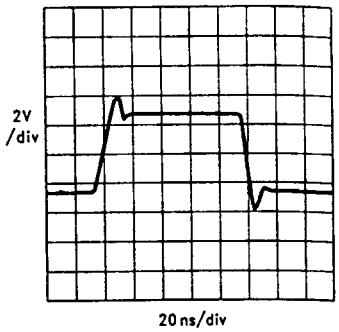
TL/H/12348–39

Large Signal Pulse Response,
$A_V = +1$, $V_S = +5V$



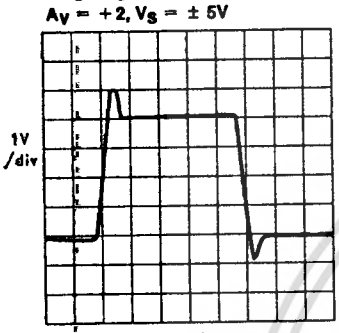
TL/H/12348–40

Large Signal Pulse Response,
$A_V = +2$, $V_S = \pm 15V$



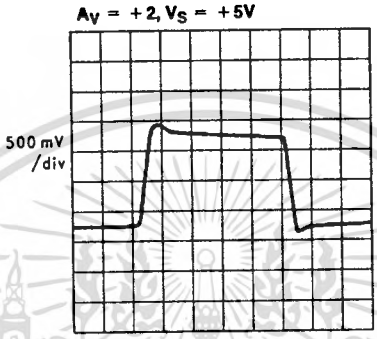
TL/H/12348–41

Large Signal Pulse Response,
$A_V = +2$, $V_S = \pm 5V$



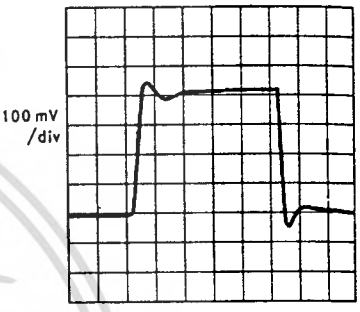
TL/H/12348–42

Large Signal Pulse Response,
$A_V = +2$, $V_S = +5V$



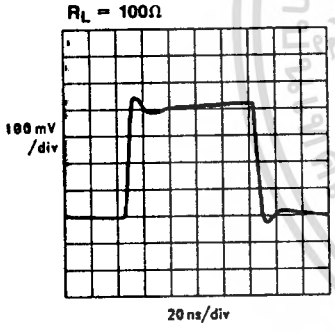
TL/H/12348–43

Small Signal Pulse Response,
$A_V = -1$, $V_S = \pm 15V$, $R_L = 100\Omega$



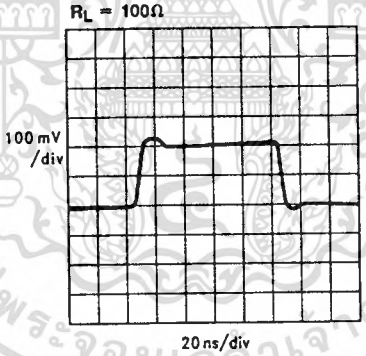
TL/H/12348–44

Small Signal Pulse Response,
$A_V = -1$, $V_S = \pm 5V$,
$R_L = 100\Omega$



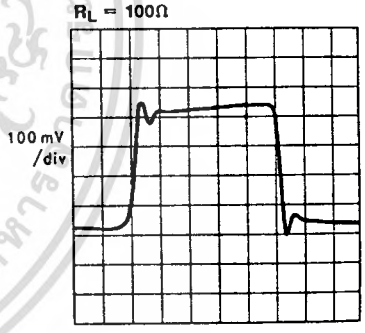
TL/H/12348–45

Small Signal Pulse Response,
$A_V = -1$, $V_S = +5V$,
$R_L = 100\Omega$



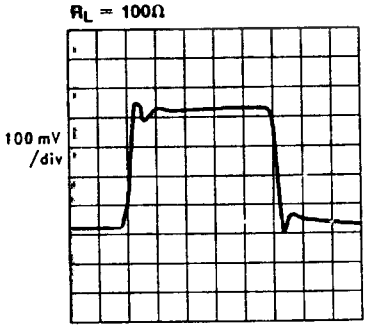
TL/H/12348–46

Small Signal Pulse Response,
$A_V = +1$, $V_S = \pm 15V$,
$R_L = 100\Omega$



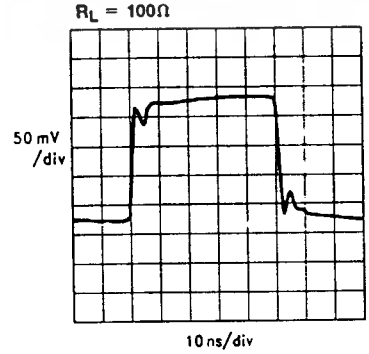
TL/H/12348–47

Small Signal Pulse Response,
$A_V = +1$, $V_S = \pm 5V$,
$R_L = 100\Omega$



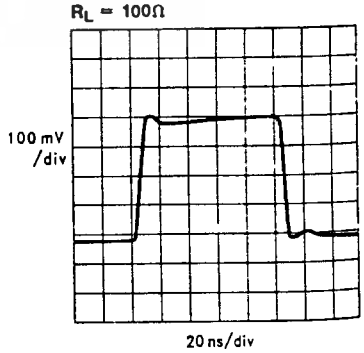
TL/H/12348–48

Small Signal Pulse Response,
$A_V = +1$, $V_S = +5V$,
$R_L = 100\Omega$



TL/H/12348–49

Small Signal Pulse Response,
$A_V = +2$, $V_S = \pm 15V$,
$R_L = 100\Omega$

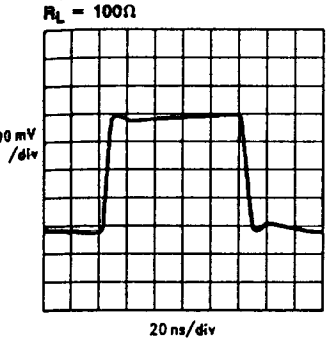


TL/H/12348–50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

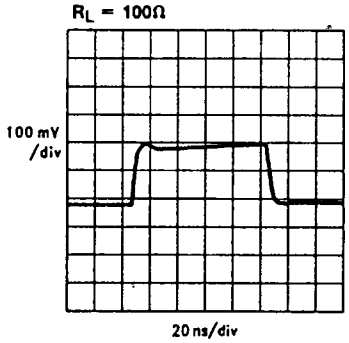
Typical Performance Characteristics $T_A = 25°C$, $R_L = 1\ M\Omega$ unless otherwise specified (Continued)

Small Signal Pulse Response, $A_V = +2$, $V_S = \pm 5V$, $R_L = 100\Omega$



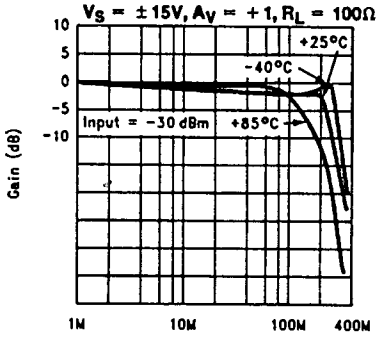
TL/H/12348–51

Small Signal Pulse Response, $A_V = +2$, $V_S = +5V$, $R_L = 100\Omega$



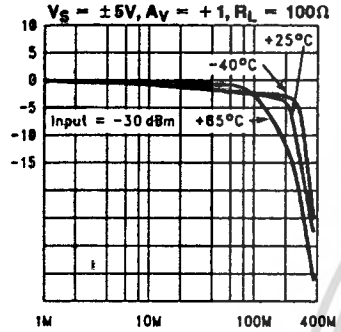
TL/H/12348–52

Closed Loop Frequency Response vs Temperature $V_S = \pm 15V$, $A_V = +1$, $R_L = 100\Omega$



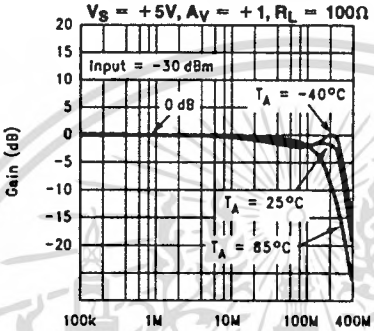
TL/H/12348–53

Closed Loop Frequency Response vs Temperature $V_S = \pm 5V$, $A_V = +1$, $R_L = 100\Omega$



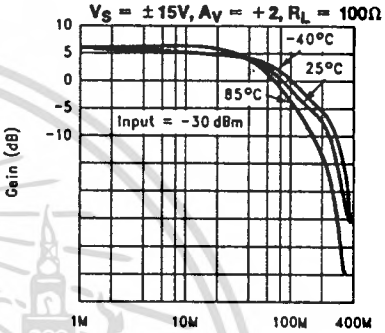
TL/H/12348–54

Closed Loop Frequency Response vs Temperature $V_S = +5V$, $A_V = +1$, $R_L = 100\Omega$



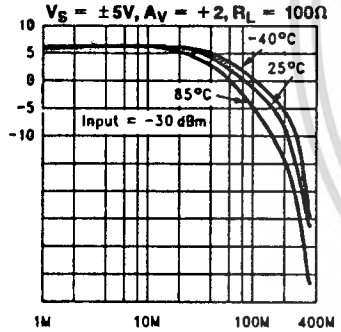
TL/H/12348–55

Closed Loop Frequency Response vs Temperature $V_S = \pm 15V$, $A_V = +2$, $R_L = 100\Omega$



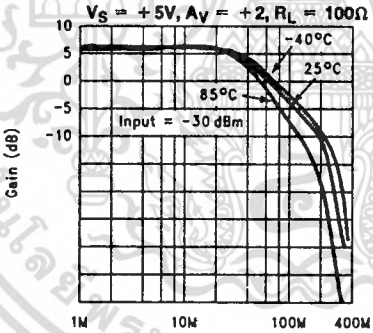
TL/H/12348–58

Closed Loop Frequency Response vs Temperature $V_S = \pm 5V$, $A_V = +2$, $R_L = 100\Omega$



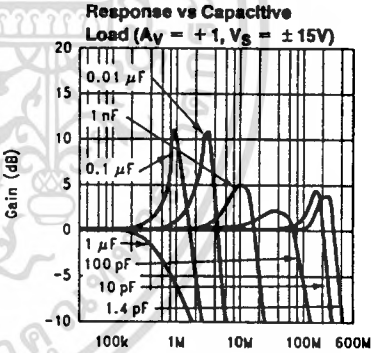
TL/H/12348–59

Closed Loop Frequency Response vs Temperature $V_S = +5V$, $A_V = +2$, $R_L = 100\Omega$



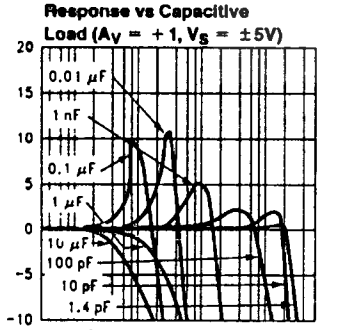
TL/H/12348–60

Closed Loop Frequency Response vs Capacitive Load ($A_V = +1$, $V_S = \pm 15V$)



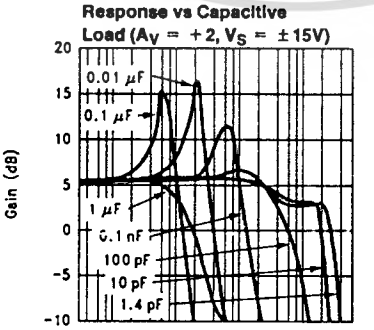
TL/H/12348–61

Closed Loop Frequency Response vs Capacitive Load ($A_V = +1$, $V_S = \pm 5V$)



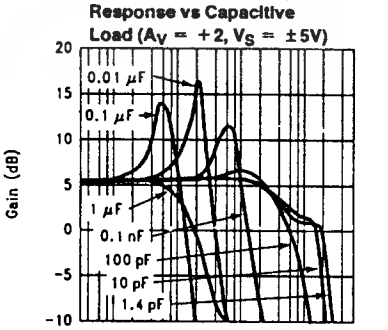
TL/H/12348–62

Closed Loop Frequency Response vs Capacitive Load ($A_V = +2$, $V_S = \pm 15V$)



TL/H/12348–63

Closed Loop Frequency Response vs Capacitive Load ($A_V = +2$, $V_S = \pm 5V$)

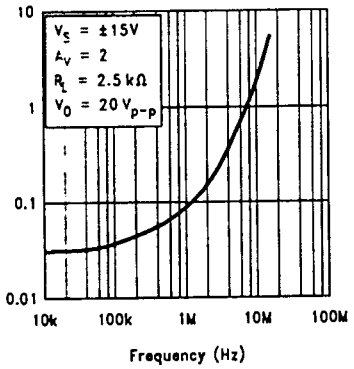


TL/H/12348–64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

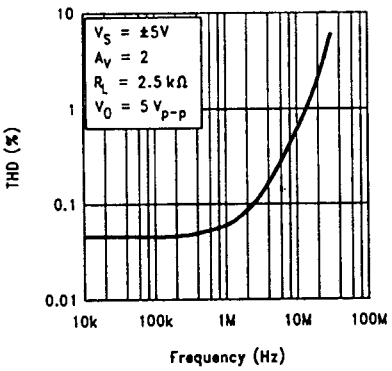
Typical Performance Characteristics $T_A = 25°C$, $R_L = 1\ M\Omega$ unless otherwise specified (Continued)

Total Harmonic Distortion vs Frequency



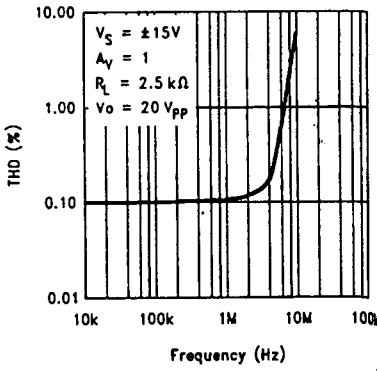
TL/H/12348-80

Total Harmonic Distortion vs Frequency



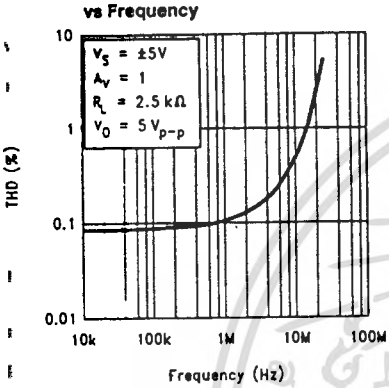
TL/H/12348-81

Total Harmonic Distortion vs Frequency



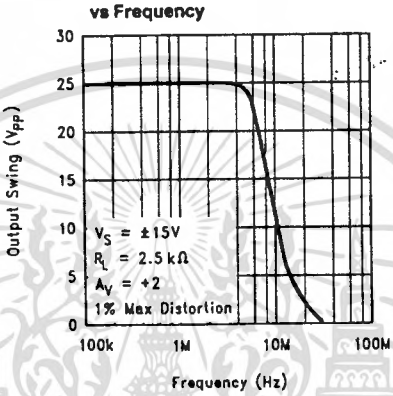
TL/H/12348-8

Total Harmonic Distortion vs Frequency



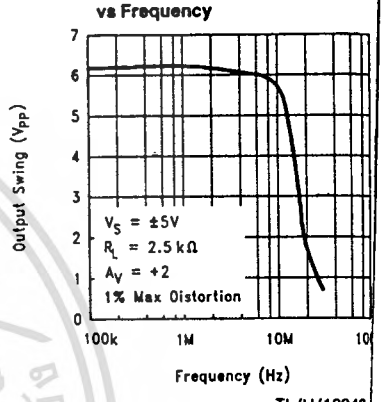
TL/H/12348-82

Undistorted Output Swing vs Frequency



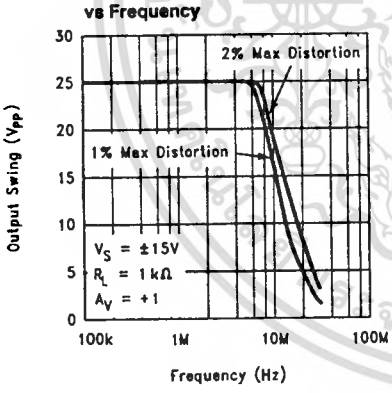
TL/H/12348-85

Undistorted Output Swing vs Frequency



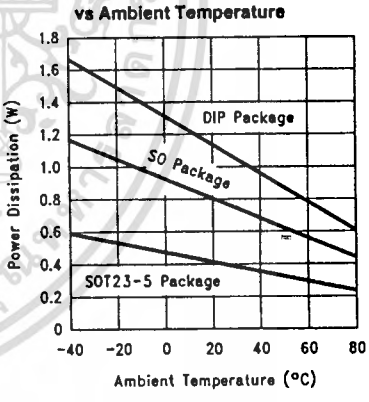
TL/H/12348-

Undistorted Output Swing vs Frequency



TL/H/12348-86

Total Power Dissipation vs Ambient Temperature



TL/H/1234

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Information

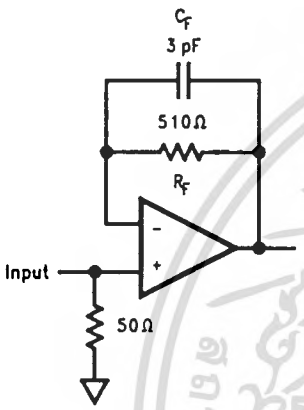
The table below, depicts the maximum operating supply voltage for each package type:

TABLE I. Maximum Supply Voltage Values

	SOT23-5	SO-8	DIP
Single Supply	10V	30V	30V
Dual Supplies	±5V	±15V	±15V

Stable unity gain operation is possible with supply voltage of 5V for all capacitive loads. This allows the possibility of using the device in portable applications with low supply voltages with minimum components around it.

Above a supply voltage of 6V (±3V Dual supplies), an additional resistor and capacitor (shown below) should be placed in the feedback path to achieve stability at unity gain over the full temperature range.



TL/H/12348–87

FIGURE 1. Typical Circuit for $A_V = +1$ Operation ($V_S \geq 6V$)

The package power dissipation should be taken into account when operating at high ambient temperatures and/or high power dissipative conditions. Refer to the power derating curves in the data sheet for each type of package.

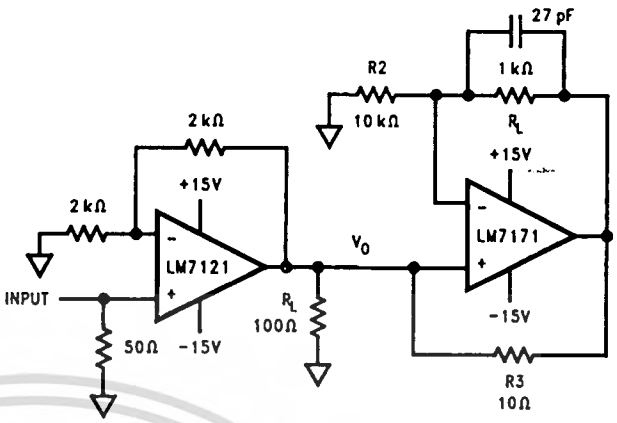
In determining maximum operable temperature of the device, make sure the total power dissipation of the device is considered; this includes the power dissipated in the device with a load connected to the output as well as the nominal dissipation of the op amp.

The device is capable of tolerating momentary short circits from its output to ground but prolonged operation in this mode will damage the device, if the maximum allowed junction temperation is exceeded.

APPLICATION CIRCUITS

Current Boost Circuit

The circuit in *Figure 2* can be used to achieve good linearity along with high output current capability.



TL/H/12348–92

FIGURE 2. Simple Circuit to Improve Linearity and Output Drive Current

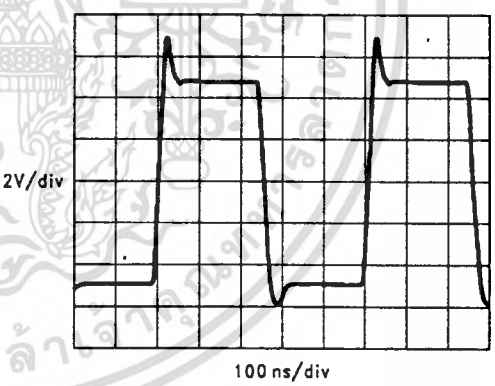
By proper choice of R_3, the LM7121 output can be set to supply a minimal amount of current, thereby improving its output linearity.

R_3 can be adjusted to allow for different loads:

$$R_3 = 0.1\ R_L$$

The circuit above has been set for a load of 100Ω.

Reasonable speeds (<30 ns rise and fall times) can be expected up to 120 mA_{PP} of load current (see *Figure 3* for step response across the load).



TL/H/12348–93

FIGURE 3. Waveform across a 100Ω Load

It is very important to keep the lead lengths to a minimum and to provide a low impedance current path by using a ground-plane on the board.

Caution: If R_L is removed, the current balance at the output of LM7121 would be disturbed and it would have to supply the full amount of load current. This might damage the part if power dissipation limit is exceeded

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. Matthew Mahoney,DSP-Based Testing of Analog and Mixed-Signal Circuit , The Computer Society of The IEEE,1987

2. สมควร เมืองรมย์ , ดิษฐกรณ์ กันเรียน,โครงงานเครื่องกำเนิดสัญญาณเซายน์ระบบดิจิตอล, เซมิคอนดัคเตอร์อิเลคทรอนิคส์,ฉบับที่114,2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้