การส่งข้อมูลไร้สาย

WIRELESS DATA TRANSMISSION

โดย

นายชินวัฒน์ ภิญโญพรพานิชย์ 37014096

นายณรงค์ แสงพัฒนากรกิจ 37014107

อาจารย์ที่ปรึกษา

รศ.ดร.รัตติกร วรากูลศิริพันธุ์

วัน เดือน ปี 22 ต.ค. 2541
เลขทะเบียน 039128
เลขเรียกหนังสือ T 10364 ร5941 ก.

รายงานฉบับนี้เป็นส่วนหนึ่งของวิชา 01044101

การศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิตสาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประจำภาคเรียนที่ 1 ปีการศึกษา 2540

039128

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานเรื่อง การส่งข้อมูลไร้สาย

WIRELESS DATA TRANSMISSION

จัดทำโดย นายชินวัฒน์ ภิญโญพรพาณิชย์ 37014096

นายณรงค์ แสงพัฒนากรกิจ 37014107

อาจารย์ที่ปรึกษา

รศ.ดร.รัตติกร วราภูลศิริพันธุ์

รายงานฉบับนี้ได้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว

ลงชื่อ.....อาจารย์ที่ปรึกษา

(รศ.ดร.รัตติกร วราภูลศิริพันธุ์)

วันที่ 3/ม.ค./41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอกราบขอบพระคุณ อาจารย์รัตติกร วราภูลศิริพันธุ์ ซึ่งเป็นอาจารย์ที่ปรึกษาโครงงานนี้ ผู้ให้ความช่วยเหลือและคำปรึกษา ตลอดจนแนะนำที่ทำให้โครงงานนี้สำเร็จได้ด้วยดี และขอขอบคุณพี่ ๆ และเพื่อน ๆ ที่ช่วยแนะนำและให้ยืมอุปกรณ์ที่ใช้ในการทำการทดลอง ขอบคุณน้อง ๆ สำหรับอุปกรณ์ต่าง ๆ ที่ใช้ในการทดลอง และขอบคุณทุก ๆ ท่านที่คอยให้กำลังใจเสมอ

ชินวัฒน์ ภิญโญพรพาณิชย์

(นายชินวัฒน์ ภิญโญพรพาณิชย์)

(นายณรงค์ แสงพัฒนากรกิจ)

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งข้อมูลไร้สาย

นายชินวัฒน์ ภิญโญพรพาณิชย์
นายณรงค์ แสงพัฒนากรกิจ
รศ.ดร.รัตติกร วรากูลศิริพันธุ์ (อาจารย์ที่ปรึกษา)
ภาคการเรียนที่ 2 ปีการศึกษา 2540

บทคัดย่อ

ในรายงานฉบับนี้เป็นการศึกษาการส่งข้อมูลและพัฒนาการส่งข้อมูล โดยใช้คลื่นความถี่ 48 MHz เพื่อให้การส่งข้อมูลมีประสิทธิภาพที่ดีในการส่ง เมื่อมีระยะห่างระหว่างเครื่องรับและเครื่องส่งมีมากขึ้นและไม่ยากเกินในการออกแบบ โดยมีจุดมุ่งหมายหลัก คือ การส่งสัญญาณดิจิตอลจากคอมพิวเตอร์โดยการส่งไร้สายผ่านคลื่นวิทยุไปควบคุมบอร์ด LED ซึ่งต่อเป็นแบบเมตทริกซ์ขนาด 16x96 ดวง โดยใช้ CPU ในการควบคุมระบบการรับข้อมูล โดยการนำข้อมูลที่รับได้นั้นมาประมวลผลเปลี่ยนเป็นข้อความและสัญญาณต่าง ๆ นำไปแสดงผลที่แผง LED ซึ่งโครงงานนี้สามารถนำไปประยุกต์ใช้งานด้านอื่น ๆ ได้ตามความเหมาะสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WIRELESS DATA TRANSMISSION

Mr.Shinawat pinyopornpanit

Mr.Narong Seangpattanakornkit

Assoc.Prof.Dr.Ruttikorn Varakulsiripunth(Adivisor)

2nd Semester,Education Year 1997

ABSTRACT

In this thesis , we study and development depend on data transmission by using radio frequency in presented. 48 MHz of radio frequency is appropiate for use when the receiver is so far form computer as wireless transmission via radio channel to control matrix board LED 16x96 dots by use CPU for control system is can be received data from computer and process to change data to be many display pattern

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
กิตติกรรมประกาศ	I
บทคัดย่อ	II
Abstract	III
สารบัญ	IV
สารบัญรูปภาพ	VII
สารบัญตาราง	IX
บทที่ 1 บทนำ	1
บทที่ 2 รูปแบบการส่งข้อมูลทางคอมพิวเตอร์	2
2.1 การทำงานของวงจรอินเตอร์เฟส	2
2.2 Port RS-232C	2
2.3 คุณสมบัติทางไฟฟ้าของสัญญาณ RS-232C	3
2.4 คุณสมบัติเชิงกลของข้อต่อ	4
2.5 DB-9	6
2.6 มาตรฐานของโมเด็ม CCITT V-series	8
บทที่ 3 การส่งผ่านข้อมูลแบบดิจิตอล	11
3.1 มอดดูเลท	11
3.2 ดีมอดดูเลท	11
3.3 โมเด็ม	11
3.4 Frequency Shift Keying	13
บทที่ 4 ทฤษฎีเครื่องรับส่งวิทยุ	21
4.1 การมอดดูเลททางแอมปลิจูด	21
4.2 เปอร์เซ็นต์การมอดดูเลท	21
4.3 ไซด์แบนด์ AM	24
4.4 แบนวิดท์ของสัญญาณ AM	28
บทที่ 5 ไมโครคอนโทรลเลอร์ตระกูล MCS-51	30
5.1 คุณสมบัติของ MCS-51	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ตำแหน่งขาของ MCS-51 31
5.3 โครงสร้างภายในของ MCS-51 34
5.3.1 โครงสร้างหน่วยความจำภายใน MCS-51 34
5.3.2 โครงสร้างพอร์ท 38
5.3.3 ไทม์เมอร์/เคาน์เตอร์ 39
5.3.4 พอร์ทสื่อสารข้อมูลแบบอนุกรม 40
5.3.5 โครงสร้างการอินเตอร์รัปต์ 40
5.4 กลุ่มคำสั่งใน MCS-51 41
5.4.1 คำสั่งที่ต้องการข้อมูล 41
5.4.2 คำสั่งใน MCS-51 43
5.5 พอร์ทสื่อสารข้อมูลแบบอนุกรมใน MCS-51 45
5.5.1 การใช้งานโหมดต่าง ๆ 45
5.5.2 รีจิสเตอร์ใช้งานเฉพาะ SCON 48
5.5.3 อัตราเร็วในการรับและส่งข้อมูล 49
5.6 การอินเตอร์รัปต์ 50
5.6.1 อินเตอร์รัปต์ที่เกิดจากภายนอก 51
5.6.2 อินเตอร์รัปต์ของไทม์เมอร์ 0 และไทม์เมอร์ 1 51
5.6.3 อินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรม 52
5.6.4 อินเตอร์รัปต์ของไทม์เมอร์ 2 52
5.6.5 โครงสร้างระดับความสำคัญในการบริการอินเตอร์รัปต์ 54
5.6.6 MCS-51 จัดการกับสัญญาณอินเตอร์รัปต์อย่างไร 55
5.6.7 รายละเอียดของการทำงานในแต่ละไซเคิล 56
5.6.8 อินเตอร์รัปต์ที่เกิดจากภายนอก 58
5.6.9 เวลาในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ 59
5.6.10 การกำหนดให้อินเตอร์รัปต์มีความสำคัญ 3 ระดับด้วยซอฟต์แวร์ 60
5.7 การเชื่อมโยง 8255 กับ MCS-51 61
5.7.1 โหมดการทำงาน 63
5.7.2 สัญญาณต่าง ๆ ของ 8255 63
5.7.3 การโปรแกรมของ 8255 64
5.8 การเขียนโปรแกรมสำหรับไมโครคอนโทรลเลอร์ตระกูล MCS-51 65
5.8.1 การเขียนโปรแกรมเพื่อเปิดหาค่าในตาราง 65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8.2 การเขียนโปรแกรมแบบมีทางเลือกหลายทาง 67
5.9 ชุดคำสั่งของ MCS-51 68
5.9.1 สัญญาณที่ใช้ 68
5.9.2 คำสั่งทางตรรก 68
5.9.3 คำสั่งจัดการรข้อมูลแบบบิท 69
5.9.4 คำสั่งประมวลผลทางคณิตศาสตร์ 70
5.9.5 คำสั่งควบคุมการทำงานโปรแกรม 71
5.9.6 คำสั่งเคลื่อนย้ายข้อมูล 72
บทที่ 6 การส่งข้อมูลไร้สาย 74
6.1 เครื่องส่งข้อมูล 74
6.1.1 ส่วนส่งข้อมูล 74
6.1.2 ส่วนอินเตอร์เฟส 76
6.1.3 ส่วนแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก 76
6.1.4 ส่วนมอดดูเลท 76
6.2 เครื่องรับข้อมูล 77
6.2.1 ส่วนดีมอดดูเลท 77
6.2.2 ส่วนแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล 78
6.2.3 ส่วนอินเตอร์เฟส 78
6.2.4 ส่วนเครื่องรับ 78
6.2.5 ส่วนแสดงผล 81
ภาคผนวก 82
หนังสืออ้างอิง 83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 โครงสร้างโครงงาน	1
รูปที่ 2.1 แสดงการอินเตอร์เฟสระหว่างเครื่องคอมพิวเตอร์	2
รูปที่ 2.2 แสดงย่านของแรงดันไฟฟ้าที่ใช้ในสัญญาณ RS-232C	3
รูปที่ 2.3 แสดงการกำหนดของข้อต่อ RS-232C	4
รูปที่ 2.4 เปรียบเทียบสายสัญญาณของ DB-25 กับ DB-9	6
รูปที่ 2.5 การต่อสายตรงของ RS-232C	7
รูปที่ 2.6 การต่อสายสลับของ RS-232C หรือ Null Modem Cable	8
รูปที่ 2.7 มาตรฐานโมเด็ม V-series ของ CCITT	8-9
รูปที่3.1 แสดงสัญญาณที่ได้จากเทคนิค FSK	13
รูปที่ 3.2 แสดงสัญญาณที่เกิดจากการส่งอักษร S ด้วยเทคนิคการมอดดูเลท	13
รูปที่ 3.3 แสดงบล็อคโครงสร้างแต่ละส่วนของ XR-2206	14
รูปที่ 3.4 แสดงการนำไอซี XR-2206 ไปใช้เป็นวงจร FSK มอดดูเลเตอร์	15
รูปที่ 3.5 แสดงโครงสร้างภายในของไอซี XR-2211	18
รูปที่ 3.6 แสดงการนำไอซี XR-2211 ไปใช้ในการดิเทคธรหัสสัญญาณ FSK	19
รูปที่ 4.1 การมอดดูเลททางแอมปลิจูดโดยใช้อุปกรณ์นอนลิเนียร์	21
รูปที่ 4.2 การใช้สัญญาณเสียงที่มีขนาดมากและน้อยเพื่อมอดดูเลททางพาหะ	22
รูปที่ 4.3 การวัดเปอร์เซ็นต์การมอดดูเลท	23
รูปที่ 4.4 แอมปลิจูดของสัญญาณที่ดีมอดคืนมาที่เครื่องรับจะมีความแรงมากน้อยขึ้นอยู่กับเปอร์เซ็นต์การมอด	23
รูปที่ 4.5 การโอเวอร์มอดจะทำให้สัญญาณที่ได้จากการดีมอดที่เครื่องรับมีความเพี้ยน	24
รูปที่ 4.6 วิเคราะห์คลื่น AM ในเชิงความถี่	26
รูปที่ 4.7 ความสัมพันธ์ทางเฟสระหว่างไซด์แบนกับพาหะ	27
รูปที่ 4.8 เปรียบเทียบคลื่น AM ในเชิงความถี่และเวลา	28
รูปที่ 5.1 แสดงตำแหน่งขาของชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51	31
รูปที่ 5.2 แสดงวงจรสำหรับรีเซตชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51	33
รูปที่ 5.3 แสดงโครงสร้างภายในชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.4 แสดงโครงสร้างหน่วยความจำของ MCS-51 34
รูปที่ 5.5 แผนภาพแสดงหน่วยความจำสำหรับเก็บข้อมูลภายในชิป 35
รูปที่ 5.6 แสดงหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปทั้งสองส่วน 36
รูปที่ 5.7 แสดงโครงสร้างและตำแหน่งของรีจิสเตอร์ใช้งานเฉพาะใน MCS-51 37
รูปที่ 5.8 แสดงการเลือกรีจิสเตอร์ใช้งานทั่วไป R0 - R7 ในแต่ละกลุ่ม 38
รูปที่ 5.9 แสดงตำแหน่งหน่วยความจำของโปรแกรมบริการอินเตอร์รัปต์ใน MCS-51 40
รูปที่ 5.10 แสดงข้อมูลที่รับและส่งในการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 0 46
รูปที่ 5.11 แสดงข้อมูลที่รับและส่งในการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 1 46
รูปที่ 5.12 แสดงข้อมูลที่รับและส่งในการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรม
โหมด 2 และ 3 47
รูปที่ 5.13 แสดงรีจิสเตอร์ใช้งานเฉพาะ SCON 49
รูปที่ 5.14 แหล่งกำเนิดสัญญาณอินเตอร์รัปต์ทั้ง 5 ชนิดที่ MCS-51 สามารถรับได้ 50
รูปที่ 5.15 รีจิสเตอร์ใช้งานเฉพาะ IE 53
รูปที่ 5.16 รีจิสเตอร์ใช้งานเฉพาะ IP 54
รูปที่ 5.17 การตอบสนองต่อสัญญาณอินเตอร์รัปต์ 56
รูปที่ 5.18 การวางขาและโครงสร้างของ 8255 61
รูปที่ 5.19 CONTROL WORDS ทั้ง 2 แบบของ MODE และ BIT DEFINITION FORMAT 64
รูปที่ 6.1 โฟล์วชาร์ทแสดงโปรแกรมการส่งของมูล 75
รูปที่ 6.2 วงจร FSK โดยใช้ XR-2206 76
รูปที่ 6.3 วงจรภาคส่งด้วยวิธีการมอดดูเลททางแอมปลิจูด 77
รูปที่ 6.4 วงจรภาครับด้วยวิธีการดีมอดดูเลททางแอมปลิจูด 77
รูปที่ 6.5 วงจรดีเทค FSK โดยใช้ XR-2211 78
รูปที่ 6.6 โฟล์วชาร์ทแสดงโปรแกรมการรับข้อมูล 79
รูปที่ 6.7 วงจร MCS-51 80
รูปที่ 6.8 วงจร แสดงผล 81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

ตารางที่ 5.1 ระดับความสำคัญในการบริการอินเตอร์รัปต์ 55

ตารางที่ 5.2 แสดงตำแหน่งเริ่มต้นของโปรแกรมบริการอินเตอร์รัปต์แต่ละชนิดที่เกิดขึ้น 58

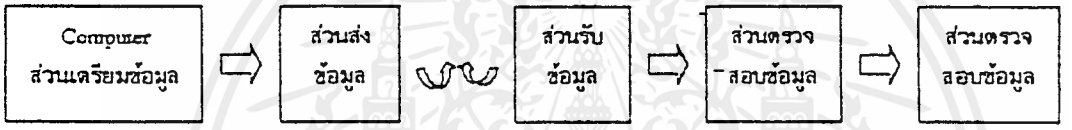
ตารางที่ 5.3 แสดงโหมดต่าง ๆ ของ 8255 62

ตารางที่ 5.4 ตารางความจริงของ 8255 64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันนี้ โลกเราอยู่ในยุคการสื่อสารไร้พรหมแดน ทำให้การสื่อสารเป็นสิ่งที่เราทุกคนให้ความสำคัญอย่างมาก จึงได้มีการพัฒนาเทคโนโลยีการสื่อสารไปอย่างรวดเร็ว ซึ่งก็มีรูปแบบต่าง ๆ และจะมีคอมพิวเตอร์เป็นส่วนหนึ่งในอุปกรณ์ ซึ่งในโครงงานนี้จะทำการศึกษาและทดลองการส่งข้อมูลโดยใช้คอมพิวเตอร์ โดยการส่งออกผ่านพอร์ทอนุกรม RS-232 จากนั้นนำไปทำการมอดดูเลทแบบ FSK (Frequency Shift Keying) แล้วทำการส่งข้อมูลออกทางคลื่นวิทยุ 48 MHzจากนั้นหาข้อมูลอนาลอกที่ด้านรับจะทำการดีมอด และทำการเปลี่ยนสัญญาณให้เป็นสัญญาณดิจิตอล CPU จะทำการประมวลผลแล้วทำการแสดงผลที่แผง LED



รูปที่ 1.1โครงสร้างโครงงาน

ซึ่งแบ่งเป็นส่วนย่อย ๆ ได้ดังนี้

1. ส่วนเตรียมข้อมูล เป็นส่วนที่ทำงานโดยใช้คอมพิวเตอร์ ส่วนนี้จะเป็นส่วนรับข้อมูลที่เป็นตัวอักษรหรือสัญลักษณ์ต่าง ๆ ผ่านทางคีย์บอร์ด และทำการแปลงเป็นข้อมูลตามรูปแบบที่กำหนดไว้แล้วทำการส่งไปยังส่วนส่งข้อมูลผ่านทางพอร์ทอนุกรม

2.ส่วนส่งข้อมูล จะรับข้อมูลที่มาจากพอร์ทอนุกรม RS-232 และทำการมอดดูเลท โดยวิธี Frequency Shift Keying เข้ามาแล้วทำการส่งออกอากาศต่อไป

3.ส่วนรับข้อมูล จะทำการรับสัญญาณที่มาทางอากาศ แล้วดีมอดดูเลทสัญญาณให้เป็นสัญญาณดิจิตอล Asynchronous แล้วทำการส่งไปให้ส่วนตรวจสอบต่อไป

4.ส่วนตรวจสอบ จะนำข้อมูลที่ได้นั้นมาตรวจสอบตำแหน่งที่มากกับข้อมูล ว่าตรงกับเครื่องรับหรือไม่ ถ้าตรงก็จะเก็บข้อมูลไว้และทำการตรวจสอบความผิดพลาดของข้อมูล

5.ส่วนแสดงผล จะนำข้อมูลที่ได้จากส่วนตรวจสอบมาแสดงผลที่แผง LED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
รูปแบบการส่งข้อมูลทางคอมพิวเตอร์

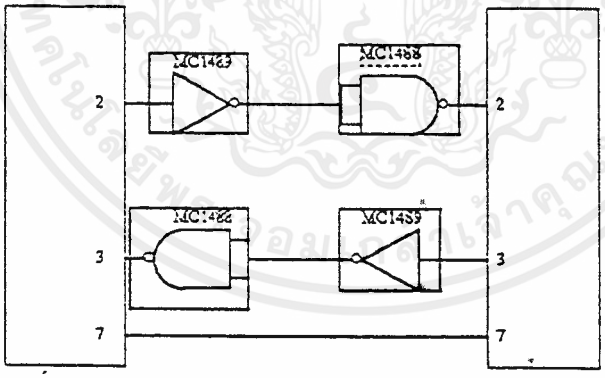
2.1 การทำงานของวงจรอินเตอร์เฟส

การส่งข้อมูลจากคอมพิวเตอร์มายังโมเด็มที่นิยมใช้กันมากนั้นเป็นการส่งข้อมูลออกมาที่พอร์ท RS-232C ซึ่งเป็นการส่งข้อมูลแบบอนุกรม โดยระดับแรงดันที่ส่งผ่านพอร์ท RS-232C นี้จะอยู่ในระดับ $\pm$ 12 โวลท์ ดังนั้นตัวโมเด็มจึงจำเป็นต้องมีตัวแปลงระดับแรงดัน $\pm$12 โวลท์ ให้อยู่ในระดับ TTL (0-5โวลท์) ในที่นี้เราใช้ไอซี MC1489 โดยระดับแรงดันที่เข้าตัวไอซีนี้

- หากเป็น 12 โวลท์ เมื่อผ่าน MC1489 หากเป็นจะได้ระดับแรงดัน 0 โวลท์
- หากเป็น-12 โวลท์ เมื่อผ่าน MC1489 หากเป็นจะได้ระดับแรงดัน 5 โวลท์

ในการส่งข้อมูลเข้าพอร์ท RS-232C ก็เช่นกันจำเป็นที่จะต้องเปลี่ยนแรงดันในระดับ TTL (0-5โวลท์) ให้อยู่ในระดับแรงดัน $\pm$12 โวลท์ ในที่นี้เราใช้ไอซีเบอร์ MC1488 โดยระดับแรงดันที่เข้าตัวไอซีนี้

- หากเป็น 0 โวลท์ เมื่อผ่าน MC1488 หากเป็นจะได้ระดับแรงดัน 12 โวลท์
- หากเป็น 5 โวลท์ เมื่อผ่าน MC1488 หากเป็นจะได้ระดับแรงดัน -12 โวลท์



รูปที่ 2.1 แสดงการอินเตอร์เฟสระหว่างเครื่องคอมพิวเตอร์

2.2 PORT RS-232C

Port RS-232C นี้ทำหน้าที่รับและส่งข้อมูลในแบบอนุกรม เรียกว่า Universal Asynchronous Adapter เนื่องจาก EIA ได้กำหนดมาตราฐานของอุปกรณ์แบบอนุกรมเอาไว้ภายใต้ชื่อว่า RS-232C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความจริงมาตราฐานการส่งข้อมูลแบบอนุกรมมีหลายมาตราฐานแต่ที่นิยมใช้กันมากก็คือ RS-232C คำว่า RS ย่อมาจาก Recommend Standard ส่วน 232 เป็นหมายเลขบ่งบอกมาตราฐานตัวนี้ C เป็นหมายเลขของฉบับสุดท้ายของมาตราฐานนี้ ความเร็วในการเชื่อมต่อ RS-232C สามารถถ่ายเทข้อมูลได้ในช่วง 0-20,000 บิทต่อวินาที และระยะทางในการส่งสัญญาณตามมาตราฐานของ RS-232C ไม่ควรเกิน 50 ฟุต ซึ่งพอเพียงสำหรับการสื่อสารระหว่าง DTE กับ DCE

RS-232C เป็นมาตราฐาน มีชื่อเต็มว่า "Interface Between Data Terminal Equipment and Data Communication Equipment employing serial binary interchange" ซึ่งแปลตรงๆก็คือ เป็นมาตราฐานสำหรับการอินเตอร์เฟสอุปกรณ์ Data terminal (DTE) เข้ากับอุปกรณ์ Data Communication (DCE) โดยอาศัยวิธีการส่งข้อมูลดิจิตอลแบบอนุกรม

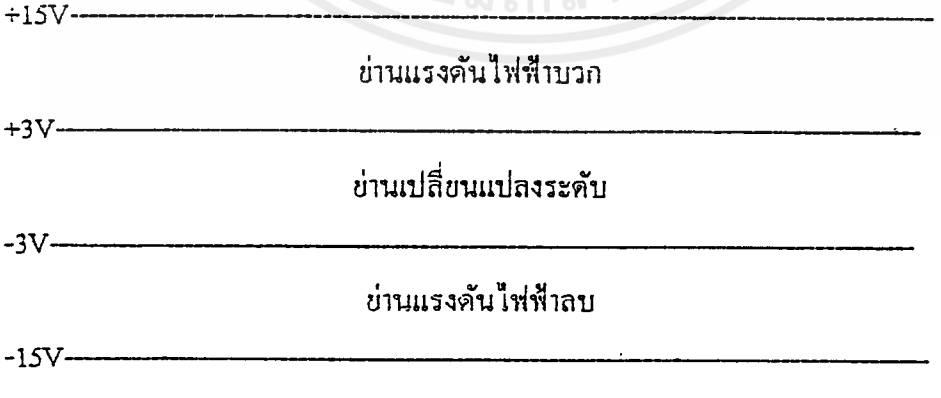
2.3 ลักษณะสมบัติทางไฟฟ้าของสัญญาณ RS-232C

2.3.1 สถานะ

สำหรับมาตราฐานของการใช้แรงดันไฟฟ้าจะกำหนดไว้ดังตารางมาตราฐานแรงดันไฟฟ้ารูปที่ 2.2 แรงดันสูงสุดที่วงจรใน DTE และ DCE ไม่ควรเกิน 25 V และ open voltage ต้องไม่เกิน 2 V (วัดเทียบกับ signal ground)

ตารางมาตราฐานของการใช้แรงดันไฟฟ้า

แรงดันไฟฟ้า	ลอจิก	สัญญาณ	ฟังก์ชันในการควบคุม
บวก	0	Space	ON
ลบ	1	Mark	OFF



รูปที่ 2.2 แสดงย่านของแรงดันไฟฟ้าที่ใช้ในสัญญาณ RS-232C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 วงจรขับสัญญาณ

หากเกิดสภาพการลัดวงจรของสายเชื่อมต่อคู่ใด ๆ จะต้องมีกระแสลัดวงจรไม่เกิน 0.5 A และแรงดันที่ DCE ต้องไม่เกิน 25 V เมื่อถอด Connector

2.3.2 ความต้านทาน

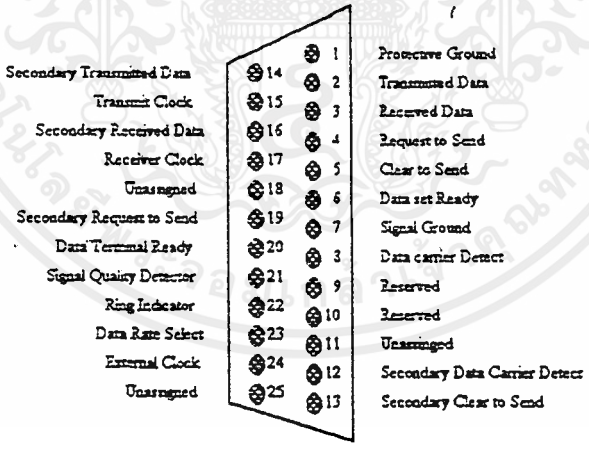
เมื่อมองจากด้านจุด Interface Point ไปยัง DCE จะต้องมีค่า 3000 ohm – 7000 ohm

2.3.4 ความไว

สัญญาณควบคุมจะต้องผ่านช่วงเปลี่ยนแปลงระดับ (-3V ถึง 3V) ภายในเวลาไม่เกิน 1 msec ส่วนสัญญาณข้อมูลจะต้องผ่านช่วงเปลี่ยนแปลงระดับภายในเวลาไม่เกิน 1 msec หรือ 4 เปอร์เซ็นต์ของความกว้างของรูปสัญญาณนั้น

2.4 ลักษณะสมบัติเชิงกลของข้อต่อ(Connector)

RS-232C ไม่ได้กำหนดว่าจะต้องใช้ Connector รูปร่างอย่างไร แต่ที่นิยมใช้กันทั่วไป คือ DB-25 Connector ซึ่งประกอบด้วยขาทั้งหมด 25 ขา ดังรูป 2.3



รูปที่ 2.3 แสดงการกำหนดของข้อต่อ RS-232C

2.4.1 สัญญาณที่ใช้ทั้งหมดใน RS-232C

-Protective Ground(PG ขาที่ 1) หมายถึงตัวถังของเครื่องหรือสายดิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-Transmit Data(TD ขาที่ 2) เป็นสัญญาณที่ส่งออกจาก DTE(ตัวไมโครคอมพิวเตอร์) ไปยังโมเด็มหรือต่อเข้า โดยตรงกับไมโครคอมพิวเตอร์ตัวอื่นหรือเครื่องพิมพ์ เมื่อไม่มีสัญญาณส่งออกสถานภาพของลอจิกจะมีค่าเท่ากัน "1" สภาวะ "OFF" หรือเทียบเท่ากับ Stop bit ไม่ว่าจะเป็นระบบอะไร DTE ต้องไม่ส่งข้อมูลออกไปจนกว่าสัญญาณ

1.Request to Send(RTS)

2.Clear to Send(CTS)

3.Data Set Ready(DSR)

4.Data Terminal Ready(DTR)

ทั้งหมดนี้อยู่ในสภาวะ "ON" อยู่

- Receive Data(RD ขาที่ 3) เป็นทางของสัญญาณเข้าไปยัง DTE เมื่อไม่มีสัญญาณรับเข้ามาขานี้จะสถานภาพทางโลจิกเป็น "1" หรือสภาวะ "OFF"

- Request to Send(RTS ขาที่ 4) จาก DTE ไปยัง DCE

สภาวะ ON คือบังคับให้ DCE อยู่ใน Transmitting Mode ต่อไป

สภาวะ OFF คือยังบังคับให้ DCE อยู่ใน Receiving Mode ต่อไป

การเปลี่ยนจาก OFF ไป ON เป็นการบอกให้ DCE จัดระบบการสื่อสาร เพื่อให้ช่องทางต่อเชื่อมและให้สัญญาณ Clear To Send (CTS) กลับมาเป็นการบอกว่าส่งได้

การเปลี่ยนจาก ON ไป OFF เป็นการบอกให้ DCE ส่งข้อมูลผ่านช่องสื่อสารให้หมดแล้วกลับไปอยู่ใน Receiving mode หรืออยู่เฉยๆพร้อมกับให้ CTS เป็น 0

- Data To Send (DTS ขาที่ 6) จาก DCE ไป DTE คือความพร้อมของโมเด็มนั่นเอง จะเป็น ON (พร้อม) ต่อเมื่อ

1. DEC (โมเด็ม) เปิดเครื่องอยู่และอยู่ในสภาวะ off-hock (เหมือนยกหูโทรศัพท์)

2. DCE ไม่อยู่ใน test mode

3. DCE ทำการส่งสัญญาณไปยังชุมสายเสร็จแล้ว

DSR อยู่ในสภาวะ ON เป็นการบอก DTE ว่าโมเด็มต่อเข้ากับสายโทรศัพท์เรียบร้อยแล้วและพร้อมที่จะส่งได้แล้ว

DSR อยู่ในสภาวะ OFF หมายถึงให้ DTE เลิกสนใจสัญญาณตัวอื่นๆยกเว้น Ring Indicator

- Signal Ground (SG ขาที่ 7) คือสายร่วมของสัญญาณทุกตัว

- Carrier Detect (CD ขาที่ 8) จาก DCE ไป DTE

สภาวะ ON หมายถึง DCE จับสัญญาณพาหะในช่องทางสื่อสารที่จะทำ demodulate ได้

สภาวะ OFF คือไม่รับสัญญาณอะไรเลย หรือได้รับสัญญาณแต่ไม่สามารถ demodulate เอาข้อมูลออกมาได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Data Terminal Ready (DTR ขาที่ 20) จาก DTE ไป DCE

สภาวะ ON หมายถึงว่า DCE เตรียมเพื่อเชื่อมต่อกับตัวอื่น และรักษาช่องทางติดต่อไว้ต่อไป (การเชื่อม channel ทำได้หลายทางคือหมุนเรียกด้วยมือหรืออัตโนมัติ) ถ้า DCE สามารถตอบรับสัญญาณเรียก(ceil) ได้ ก็ให้ตอบรับ(Answering) เมื่อมีสัญญาณเรียก Ring Indicator และ DTR ON อยู่

สภาวะ OFF คือวางหู และเมื่อ OFF แล้วต้องไม่ ON อีกจนกว่า DSR จะ OFF

- Ring Indicator (RI ขาที่ 22) จาก DCE ไป DTE เหมือนสัญญาณเรียกของโทรศัพท์ แต่เป็นดิจิตอล ใช้ในระบบรอบได้อัตโนมัติ (Auto-answer) สัญญาณนี้จะ ON เมื่อมีสัญญาณกระดิ่งเข้ามา และจะ OFF ระหว่างเสียงดังของกระดิ่ง

ส่วนขาอื่น ๆ ที่เหลือนั้น ส่วนมากมีหน้าที่คล้ายกับ 8 ขาแรกที่กล่าวมา และบางเส้นใช้กับงานพิเศษเท่านั้น จึงไม่ขอกล่าวถึงในที่นี้ ขาที่เราใช้สำหรับรับส่งข้อมูลของข้อต่อแบบ DB-25 จึงเหลือเพียงขา 2,3,4,5,6,7,8,20,22 ยกเว้นการต่อใช้งานบางอย่างถึงจะต่อครบทุกเส้น

2.5 DB-9

พอร์ทอนุกรม RS-232C จะมีข้อต่อแบบ 25 ขา แต่เราใช้งานจริงเพียง 9 ขาเท่านั้น ดังนั้นจึงมีการลดข้อต่อลงมาใช้แบบ 9 ขาแทนเรียกข้อต่อแบบนี้ว่า DB-9 ซึ่งมีขนาดเล็กกะทัดรัด ราคาของข้อต่อถูกกว่า สัญญาณของขาต่าง ๆ ของ DB-9 เทียบได้กับ DB-25 ดังรูป

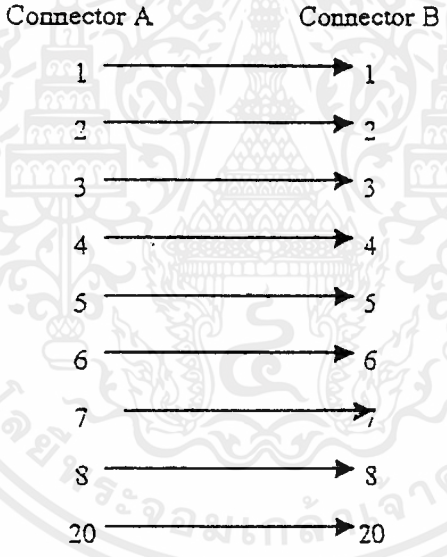
DB-9	DB-25	Assignment/Function
1	8	Carrier Detect
2	3	Receive Data
3	2	Transmit Data
4	20	Data Terminal Ready
5	7	Signal Ground
6	6	Data Set Ready
7	4	Request to Send
8	5	Clear to Send
9	22	Ring indicator

รูปที่ 2.4 เปรียบเทียบสายสัญญาณของ DB-25 กับ DB-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สายเคเบิลของการรับส่งข้อมูลอนุกรมแบ่งออกเป็นสองแบบ คือ สายตรงและสายสลับ ที่ต้องมีสายสองแบบนี้ก็เพราะว่าการเชื่อมต่อการรับส่งข้อมูลมีสองกรณี คือ คอมพิวเตอร์ต่อกับคอมพิวเตอร์ และคอมพิวเตอร์ต่อกับอุปกรณ์ต่าง ๆ เมื่อเราต่อคอมพิวเตอร์กับคอมพิวเตอร์เพื่อรับส่งข้อมูลกัน สายสัญญาณการรับส่งข้อมูล จะต้องสลับไขว้กัน เพื่อให้สัญญาณส่งของตัวแรกไปเข้าสัญญาณรับของตัวอีกตัวหนึ่ง เราจึงเรียกสายเคเบิลแบบนี้ว่าสายสลับ ส่วนการต่อคอมพิวเตอร์กับอุปกรณ์ต่าง ๆ นั้น สายสัญญาณของอุปกรณ์ เช่น โมเด็มและพลอตเตอร์(Plotter) มักจะสลับสายสัญญาณรอรับไว้ภายในแล้ว สายเคเบิลจากเครื่องคอมพิวเตอร์ จึงต่อเข้าแต่ละเส้นของอุปกรณ์ได้เลย เราจึงเรียกสายเคเบิลแบบนี้ว่าสายตรง กรณีที่วงจรของอุปกรณ์ไม่ได้สลับสายไว้ภายใน เราก็ต้องใช้สายสลับต่อระหว่างคอมพิวเตอร์กับอุปกรณ์นั้น

ในการต่อสายเคเบิลแบบสายตรงนั่นไม่ยุ่งยากเท่าใดนัก เนื่องจากสัญญาณแต่ละเส้นสามารถต่อเชื่อมเข้าหากันได้โดยตรงได้เลยดังรูปที่ 2.5



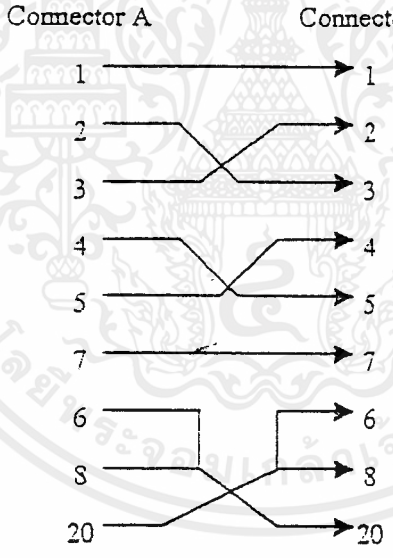
รูปที่ 2.5 การต่อสายตรงของ RS-232C

สำหรับสายเคเบิลแบบสลับ สัญญาณรับส่งข้อมูลและสัญญาณควบคุมต้องเชื่อมต่อสลับกันให้ถูกคู่ของมัน จึงจะสามารถรับส่งข้อมูลได้ ขา 2 กับขา 3 ต่อสลับกันให้สัญญาณข้อมูลส่งไปเข้าขารับข้อมูล และขารับข้อมูลก็ต่อกับขาส่งข้อมูลของอีกด้านหนึ่ง ขา 4 กับ ขา 5 ต่อสลับกันเป็นการทำให้คอมพิวเตอร์ทั้งสองรู้ว่าอีกฝ่ายหนึ่งพร้อมที่จะรับส่งข้อมูลหรือไม่ ส่วนขาที่ 7 ต่อถึงกันโดยตรงเพราะเป็น Ground ของแต่ละด้าน ขาที่ 6 กับ 8 ต่อเข้าหากันและไปต่อกับขา 20 ของอีกด้านหนึ่ง เพื่อให้คอมพิวเตอร์รู้ว่าต่อเข้ากับอีก้านหนึ่งได้แล้ว ดังรูปที่ 2.6 สายสลับบางที่อาจจะต่อแตกต่างจากที่ว่านี้ แต่ก็ทำให้สัญญาณควบคุมถูกต้องเหมือนกัน สายสลับนี้มีชื่อเรียกอีกอย่างหนึ่งว่า Null'Modem

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Cable ซึ่งหมายถึงการเชื่อมต่อระหว่างคอมพิวเตอร์สองเครื่อง โดยไม่ผ่านโมเด็มนั่นเอง ซึ่งข้อดีการใช้สายเคเบิลโดยไม่ผ่านโมเด็ม ก็คือ เราสามารถรับส่งข้อมูลด้วยความเร็วสูงสุด ถึง 9600 บิทต่อวินาที หรือ 19200 บิทต่อวินาที ระหว่างเครื่องคอมพิวเตอร์ได้ในระยะทางใกล้ ๆ ซึ่งสะดวกรวดเร็วกว่าการส่งข้อมูลผ่านโมเด็มมาก เช่นใช้ในการรับส่งไฟล์ระหว่าง LAPTOP กับเครื่องตั้งโต๊ะ

ในการสื่อสารข้อมูลระหว่างกันนั้น มีคำสองคำที่เราพบอยู่เป็นประจำคือ DTE กับ DCE คำว่า DTE (Data Terminal Equipment) หมายถึง ตัวเครื่องคอมพิวเตอร์หรือเครื่องเทอร์มินัล(Terminal) ซึ่งเป็นต้นกำเนิดข้อมูลและตัวปลายทางที่รับข้อมูลนั่นเอง อาจมองในรูปของจุดเริ่มต้นและจุดสุดท้ายของการรับส่งข้อมูลระหว่างกันได้ ส่วน DCE (Data Communications Equipment) จะหมายถึงอุปกรณ์ที่ต่อเข้ากับสายส่งข้อมูล และทำหน้าที่รับส่งข้อมูลผ่านสายส่งนั้น ในการรับส่งข้อมูลทั่วไป DTE หมายถึงเครื่องคอมพิวเตอร์ที่เราใช้และ DCE หมายถึงโมเด็มนั่นเอง การติดต่อระหว่างคอมพิวเตอร์กับโมเด็มส่วนมากจะใช้แบบ RS-232C เป็นหลัก ซึ่งจัดเป็นมาตรฐานสำหรับการต่อโมเด็มทั่ว ๆ ไป



รูปที่ 2.6 การต่อสายสลับของ RS-232C หรือ Null Modem Cable

2.6 มาตราฐานของโมเด็มตาม CCITT V-Series

มาตราฐานของโมเด็มที่เราใช้อยู่ทุกวันนี้เป็นไปตามที่องค์กรมาตราฐานสื่อสารสากล หรือ CCITT เป็นผู้กำหนดขึ้น โดยมีชื่อเรียกแต่ละมาตราฐานของโมเด็มขึ้นต้นด้วยอักษร "V" และตามด้วยตัวเลข เราจึงเรียบมาตราฐานเหล่านี้อีกชื่อหนึ่งว่า V-Series นอกจากมาตราฐานของโมเด็มแล้ว CCITT ยังเป็นผู้กำหนดมาตราฐานทางการสื่อสารอื่น ๆ อีก เช่น มาตราฐานของการสื่อสารผ่านดาว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทียม มาตรฐานของโทรสาร (Fasimile) มาตรฐานการสื่อสารข้อมูลต่าง ๆ ทั้งในแบบดิจิตอลและอนาลอก รวมถึงมาตรฐานเกี่ยวกับระบบโทรศัพท์อีกด้วย มาตรฐานที่ CCITT เป็นผู้กำหนดได้รับการยอมรับทั่วโลก การติดต่อสื่อสารระหว่างประเทศจึงดำเนินไปได้อย่างไม่มีปัญหา เนื่องจากทุก ๆคนต่างก็ทำตามมาตรฐานเดียวกัน

Series Number	Line Speed	Channel Separation	FDX or HDX	Modulation Techique	Switch Lines	Leased Lines
V.21	300	FD	FDX	FSK	Yes	0
V.22	1200	FD	FDX	TSK	Yes	PP 2W
V.22	600	FD	FDX	PSK	Yes	PP 2W
V.22 bis	2400	FD	FDX	QAM	Yes	PP 2W
V.22 bis	1200	FD	FDX	QAM	Yes	PP 2W
V.23	600	NA	FDX	FMK	Yes	0
V.23	1200	BA	HDX	FMK	Yes	PP MP4W
V.26	2400	Wire	FDX	PSK	No	No
V.26 bis	2400	NA	HDX	PSK	Yes	No
V.26 bis	1200	NA	HDX	PSK	Yes	PP 2W
V.26 ter	2400	EC	Elithe	PSK	Yes	PP 2W
V.26 ter	1200	EC	Elither	PSK	Yes	Yes
V.27	4800	ND	Elither	PSK	No	2W 4W
V.27 bis	400	4-Wire	Elither	PSK	No	2W 4W
V.27 bis	2400	4-Wire	Elither	PSK	No	No
V.27 ter	4800	None	HDX	PSK	Yes	No
V.27 ter	2400	None	HDX	PSK	Yes	PP 4W
V.29	9600	4-Wire	Elither	QAM	No	PP 4W
V.29	7200	4-Wire	Elither	PSK	No	PP 4W
V.29	4800	4-Wire	Elither	PSK	No	PP 4W
V.32	9600	EC	FDX	QAM	Yes	PP 2W
V.32	9600	EC	FDX	TCM	Yes	PP 2W
V.32	4800	EC	FDX	QAM	Yes	PP 2W
V.32	14400	4-Wire	FDX	TCM	FS	PP 4W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ND = not defined NA = not applicable EC = echo canceler

FD = frequency division FDX = full duplex HDX = half duplex

PP = point to point MP = multipoint FS = for further study

รูปที่ 2.7 มาตรฐานโมเด็ม V-Series ของ CCITT

มาตรฐานโมเด็ม V-Series ที่กล่าวมานี้ เป็นมาตรฐานที่เราพบเห็นได้ทั่วไป ซึ่งยังมีบางมาตรฐาน ไม่ได้นำมาพูดถึง เนื่องจากใช้งานพิเศษเฉพาะงานเท่านั้น ส่วนมาตรฐานของโมเด็มตามแบบของสหรัฐฯ หรือที่เราเรียกว่า Bell Standard ปัจจุบันค่อย ๆ ลดความนิยมลง เนื่องจากประเทศต่าง ๆ ใช้มาตรฐานของ CCITT เป็นหลัก ในประเทศไทยก็ใช้มาตรฐานตาม CCITT เช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การส่งผ่านข้อมูลแบบดิจิตอล

3.1 มอดดูเลท(Modulate)

เป็นขบวนการอย่างหนึ่งที่นำเอาคลื่นความถี่สูงค่าหนึ่งที่เรียกว่า สัญญาณพาหะ(Carier Signal)เข้าไปรวมกับความถี่เสียง ซึ่งทำให้เกิดความถี่ใหม่ ที่เรียกว่า Upper และ Lower Sideband เช่น ความถี่พาหะ f1 และ ความถี่เสียง f2 จะเกิดความถี่ f1,f1+f2 และ f1-f2 ขึ้นมา

โดยทั่วไปมีเทคนิคการมอดดูเลทสัญญาณอยู่ 3 แบบ คือ

1. แอมปลิจูดมอดดูเลชั่น (Amplitude Modulation) หรือแบบ A.M.
2.ฟรีเควนซี่มอดดูเลชั่น (Frequency Modulation) หรือแบบ F.M.
3.เฟสมอดดูเลชั่น (Phase Modulation) หรือแบบ P.M.

3.2 ดีมอดดูเลท (Demodulate)

เป็นขบวนการที่ทำงานตรงกันข้ามกับการมอดดูเลท คือจะทำการแยกสัญญาณพาหะออกจากสัญญาณเสียง ที่ต้องมีการมอดดูเลทสัญญาณก็เพื่อทำให้สามารถส่งได้ระยะทางไกลๆ โดยที่มีการผิดเพี้ยนของสัญญาณน้อยที่สุด

โดยทั่วไปมีเทคนิคการดีมอดดูเลทอยู่ 3 แบบ คือ

1.แอมปลิจูดชิฟคีย์อิ่ง(Amplitude Shift Keying :aSK)
2.ฟรีเควนซี่ชิฟคีย์อิ่ง(Frequency Shift Keying : FSK)
3.เฟสชิฟคีย์อิ่ง(Phase Shirt Keying:PSK)

3.3 โมเด็ม(Modem)

เป็นอุปกรณ์ที่ทำหน้าที่ร่วมระหว่างขบวนการมอดดูเลทและดีมอดดูเลท ซึ่งบางทีอาจเรียกว่าเป็น "ตัวแปลงสัญญาณ" (Signal Converter) โดยแปลงอุปกรณ์ที่ทำการแปลงสัญญาณดิจิตอลที่ส่งออกมาจากเครื่องคอมพิวเตอร์ให้เป็นสัญญาณเสียง. เพื่อส่งผ่านสายโทรศัพท์ได้ และทางด้านรับก็เช่นเดียวกัน จะต้องมีโมเด็มเพื่อรับสัญญาณเสียงที่เข้ามา และทำการแปลงกลับไปเป็นสัญญาณดิจิตอล (ใช้การดีมอดดูเลท) ก่อนที่จะส่งเข้าเครื่องคอมพิวเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.1 การแบ่งชนิดของโมเด็มตามลักษณะการทำงาน

ในกรณีที่เราเอาความเร็วของการส่งและเทคนิคของการมอดดูเลทเป็นหลัก ถ้าพูดถึงความเร็วของข้อมูลที่เราส่ง มักจะต้องเข้าใจถึงอัตราการส่งข้อมูลในลักษณะบิทต่อวินาที (bp:bit per second) และอัตราโบด (Baod Rate) โดยที่

อัตราโบด หมายถึง หน่วยของอัตราการส่งสัญญาณดิจิตอลที่แทนข่าวสารข้อมูลคิดต่อ 1วินาที

บิทต่อวินาที หมายถึง จำนวนเลขของไบนารี (0 กับ 1) ที่แทนข้อมูลที่ส่งออกไปใน 1 วินาที

เช่น ในกรณีที่ส่งข้อมูลออกไปโดยให้ 1 เวิร์ด มีขนาด 1 บิทและส่งข้อมูลออกไป 1 บิท/วินาที (bps) ในลักษณะเช่นนี้ถือได้ว่าอัตตราโบดมีค่า 16 โบด แต่ถ้าหากว่ามีการใช้เทคนิค เช่น อาจมีการรวมเอา 2 บิทมารวมกันเข้าเป็นบิทเดียว ทำให้จำนวนบิทที่ส่งออกไปเป็น 2 บิท/วินาที คือ มีความเร็วสูงขึ้น อัตตราโบดจึงมีค่าเป็น 8 โบดเท่านั้น

3.3.2 การแบ่งชนิดของโมเด็มตามวิธีการส่งผ่านข้อมูล

เราสามารถแบ่งได้เป็น

1.แบบซิมเพล็กซ์(Simplex) : เป็นการส่งที่เอาเทอร์มินอลแต่ละด้านเป็นเครื่องรับหรือส่งอย่างใดอย่างหนึ่งเท่านั้น เช่น ระบบวิทยุและทีวี

2.แบบฮาล์ฟดูเพล็กซ์ (Halfduplex) : วิธีนี้จะมีการสลับทิศทางการไหลข้อมูลให้กลับทิศทางกันได้ โดยใช้อุปกรณ์ปลายสายที่พัฒนาให้มีความสามารถทั้งรับและส่งได้ แต่ตัวรับ/ส่งจะไม่ทำงานพร้อมกันในเครื่องเดียวกัน

3.แบบฟลูดูเพล็กซ์(Fullduplex) : เป็นวิธีที่สมบูรณ์แบบที่สุด คือ อุปกรณ์ปลายสายทั้งสองข้างสามารถที่จะทำการส่งข้อมูลและรับข้อมูลได้ในเวลาเดียวกัน เช่น ระบบโทรศัพท์

3.3.3 การแบ่งชนิดของโมเด็มตามอัตราส่งข้อมูล

1.อัตราส่งข้อมูลต่ำ (Low-speed) มีอัตราส่งไม่เกิน 600 bps

2.อัตราส่งข้อมูลปานกลาง (Meduim-speed) มีอัตราการส่งระหว่าง 1200-9600 bps

3.อัตราส่งข้อมูลสูง (High-speed) มีอัตราการส่งข้อมูลมากกว่า 9600 bps

3.3.4 การแบ่งชนิดของโมเด็มตามเทคนิคการมอดดูเลท

1.เฟสชิฟคีย์อิ่ง (Phase Shift Keying : PSK)

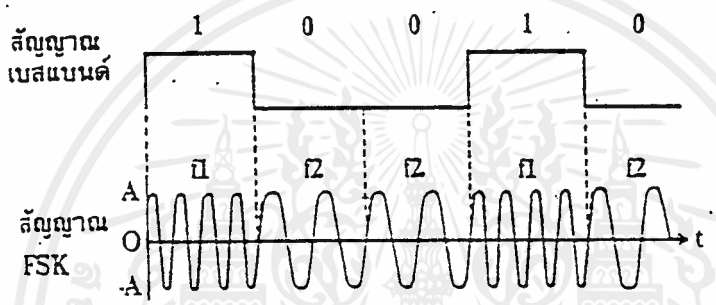
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.ฟรีเควนซี่ชิฟคีย์อิ่ง (Frequency Shift Keying : FSK)

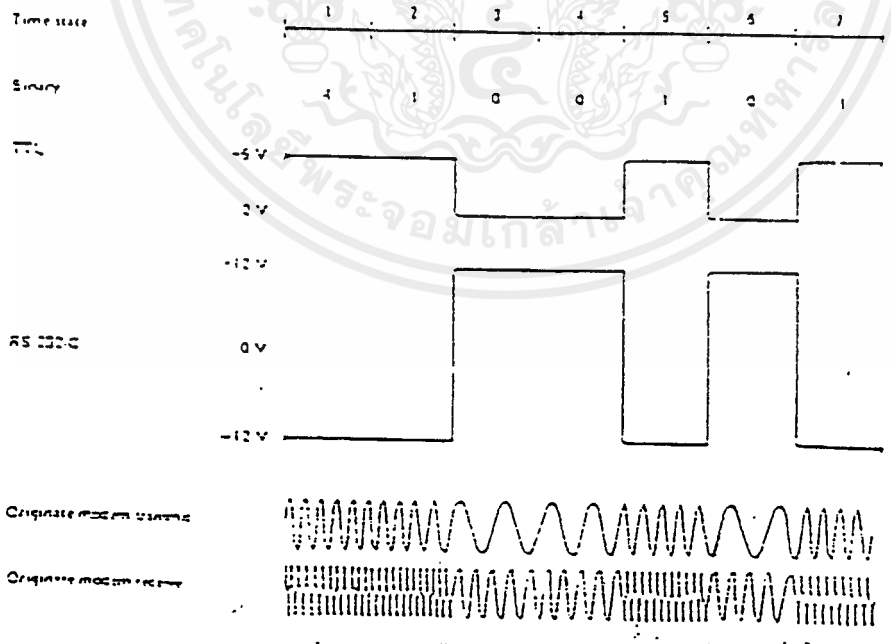
3.เฟสแอมปลิจูดมอดดูเลชั่น(Phase Amplitude Modulation : PAM)

3.4 Frequency Shift Keying (FSK)

หลักการ : ความถี่ของสัญญาณพาหะจะแปรเปลี่ยนตามสัญญาณที่เข้ามาคือ ถ้าสัญญาณมีระดับลอจิกเป็น ' 1 ' ความถี่ของสัญญาณพาหะจะสูงขึ้น แต่ถ้าสัญญาณมีระดับลอจิกเป็น ' 0 ' ความถี่ของสัญญาณพาหะก็จะลดลง ดังรูป โดยเราสามารถแยกข้อแตกต่างของ FSK จาก FM ได้ว่า ในขบวน FSK คลื่นพาหะอาจจะมีความถี่ของคลื่นได้มากกว่า 2 ความถี่ แต่ใน FM จะมีความถี่ของคลื่นพาหะได้เพียง 1 ความถี่เท่านั้น



รูปที่3.1 แสดงสัญญาณที่ได้จากเทคนิค FSK



รูปที่ 3.2 แสดงสัญญาณที่เกิดจากการส่งอักษร S ด้วยเทคนิคการมอดดูเลท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 3.1 จะเห็นว่าเราสามารถจะแยกสัญญาณ FSK ออกเป็นสัญญาณ Amplitude Shift Keying (ASK) ซึ่งวเทคนิคในการนำสัญญาณดิจิตอลมามอดดูเลทเข้ากับสัญญาณอนาล็อกแล้วส่งผ่านตัวนำออกไป เราเรียกว่าเทคนิคของ FSK หรือ Frequency Shift Keying

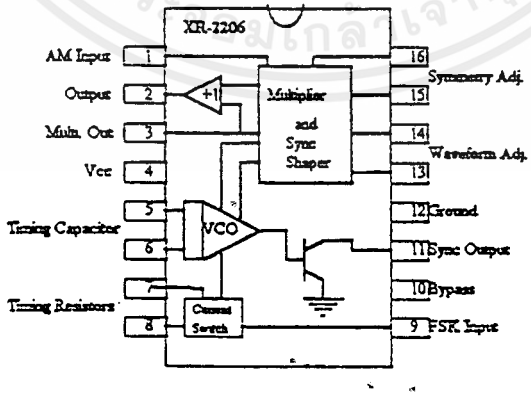
จากรูป 3.2 แสดงให้เห็นว่าเทคนิค FSK นำมาใช้ในการส่งสัญญาณ โดยเรากำหนดเลขฐานสองขึ้นมา 8 บิท ซึ่งบรรทัดต่อมาแสดงระดับไฟตามอุปกรณ์ต่างๆ เช่นที่ TTL และ พอร์ท RS-232 ซึ่งความถี่ของแต่ละลอจิกเราสามารถกำหนดได้เองแต่ควรเว้นช่วงห่างให้เหมาะสม ดังนั้นเราจะเห็นได้ว่าเทคนิคของ FSK ก็คือการมอดดูเลทสัญญาณดิจิตอลด้วยวิธีฟรีเควนซี่มอดดูเลชั่น(FM)

3.4.1 การเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก FSK

โมเด็มไร้สายที่ได้ทำการออกแบบนั้นใช้ไอซีเบอร์ XR-2206 มาทำหน้าที่เปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก FSK

ไอซีเบอร์ XR-2206 นี้เป็นโมโนลิทิคฟังก์ชั่นเจเนอเรเตอร์ มีความสามารถในการผลิตคลื่นรูปไซน์(Sin) รูปสามเหลี่ยม(Triangle) รูปสี่เหลี่ยม(Square) และแรมพ์(Ramp) ได้โดยที่มีความถี่ได้ถึงหลายร้อยกิโลเฮิร์ท โดยต่อกับวงจรภายนอกอีกเล็กน้อยนอกจากนี้ ยังสามารถนำมาควบคุมความถี่และขนาด(FM หรือ AM)และ Phase Shift Keying ได้ด้วย

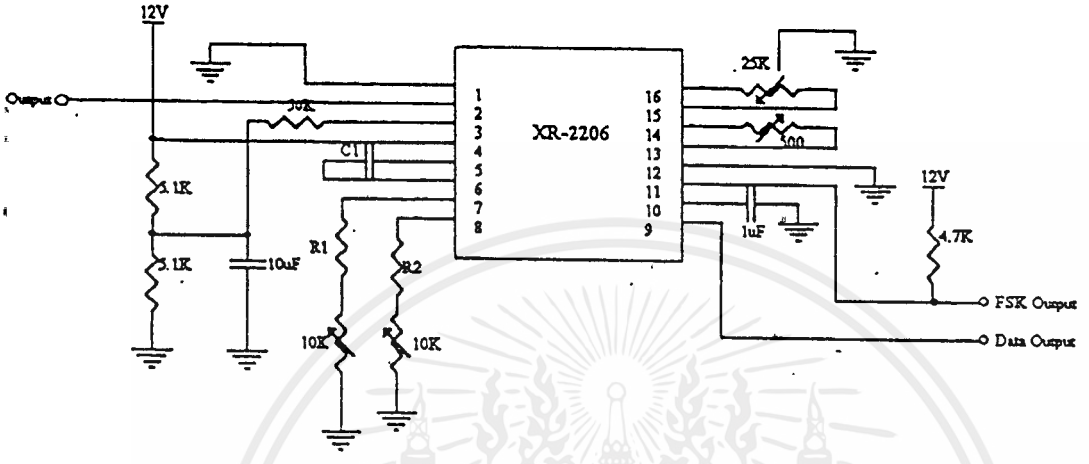
สำหรับ XR-2206 นี้อยู่ในแพคเกจไอซี 16 ขา สามารถที่จะใช้กับไฟเลี้ยงตัวเดียว คือช่วง 10 ถึง 26 โวลท์ได้ หรืออาจจะใช้ไฟเลี้ยงคู่ช่วง 5 ถึง 13 โวลท์ ขณะที่ต้องผลิตสัญญาณคลื่นไซน์ (Sine) นั้นค่า T.H.D ของสัญญาณนั้นจะมีค่า 2.5% และสามารถปรับให้เหลือเพียง 0.5%ได้โดยการควบคุมของวงจรที่นำมาต่อร่วมโดยที่สัญญาณเอาท์พุทรูปไซน์มีค่าสูงสุด 2 โวลท์ (RMS) และมีเอาท์พุทอิมพิแดนซ์เท่ากับ 600 โอห์ม



รูปที่ 3.3 แสดงบล็อกโครงสร้างแต่ละส่วนของ XR-2206

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.3 แสดงบล็อกไดอะแกรมแต่ละส่วนของ XR-2206 หัวใจสำคัญของส่วนนี้คือ VCO (Voltage Control Oscillator) ซึ่งนำมาใช้เป็นฟรีเควนซี่ ชิฟท์คีย์อิ่งมอดดูเลเตอร์ที่ทำหน้าที่ในการเปลี่ยนสัญญาณดิจิตอลขนาด 0-5 โวลท์เป็นสัญญาณอนาลอกไซน์เวฟ 2 ความถี่ โดยแต่ละความถี่แทนข้อมูล 1 และ 0 แสดงดังรูป 3.4



รูปที่ 3.4 แสดงการนำไอซี XR-2206 ไปใช้เป็นวงจร FSK มอดดูเลเตอร์

การทำงานของไอซี XR-2206

คาปาซิเตอร์จัดเวลา (Timing Capacitor) ต่อระหว่างขา 5 และ 6 จะเป็นอินพุท ของ V.C.O. ค่าที่เหมาะสมอยู่ระหว่าง 1,000pF - 100uF และจะทำงานร่วมกับตัวต้านทานจัดเวลา (Timing Resistor) เพื่อใช้กำหนดของสัญญาณไซน์เวฟทั้งสอง โดยความถี่ที่ต้องการสามารถปรับแต่งได้โดยใช้ความสัมพันธ์ตามสมการ

$$\text{ความถี่ (Hz)} = 1/RC \quad \text{.....(1)}$$

เมื่อ C คือคาปาซิเตอร์จัดเวลา และ R คือ ตัวต้านทานจัดเวลา

เนื่องจากเราต้องการความถี่ 2 ความถี่ เพื่อแทนสัญญาณลอจิกและกำหนดให้ใช้ค่าคาปาซิเตอร์ค่าเดียว คือคาปาซิเตอร์จัดเวลา ดังนั้นค่าตัวต้านทานจัดเวลาจะต้องมี 2 ค่า ซึ่งใช้ตัวต้านทาน 2 กลุ่ม ต่อที่ขา 7 และ 8 แต่ละกลุ่มจะประกอบด้วยตัวต้านทานคงที่และตัวต้านทานปรับค่าได้ที่ต่ออนุกรมกันเพื่อให้การปรับความถี่ได้ถูกต้องมีและละเอียดยิ่งขึ้น

สำหรับช่วงของตัวต้านทานจัดเวลาที่เหมาะสมในการใช้งานจะอยู่ในช่วงระหว่าง 4-200 กิโลโอห์ม เพื่อรักษาความคงค่าของอุณหภูมิ (temperature stability) และความเพี้ยนของสัญญาณไซน์ให้อยู่ในช่วงที่ใช้งานได้อย่างมีประสิทธิภาพ

เมื่อให้สัญญาณดิจิตอลอินพุทขนาด 0-5 โวลท์เข้ามาที่ขา 9 ของไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ไอซีจะใช้ตัวต้านทานจัดเวลาที่ขา 7 ในการให้กำเนิดสัญญาณรูปไซน์ ถ้าหากระดับสัญญาณที่เข้ามามีขนาดมากกว่า 2 โวลท์ หรือขา 9 มีการเปิดวงจร

-ไอซีจะใช้ตัวต้านทานจัดเวลาที่ขา 7 ในการให้กำเนิดสัญญาณรูปไซน์ ถ้าหากระดับสัญญาณที่เข้ามามีขนาดน้อยกว่า 2 โวลท์

การเกิดคลื่นรูปไซน์นี้เริ่มจากส่วน VCO ของไอซีซึ่งส่วนนี้จะผลิตรูปคลื่นได้ 2 ชนิด คือรูปแบบแรมพ์ที่จะป้อนไปยังส่วนของ Multiplier and Sine Shaper อีกทีหนึ่ง และคลื่นรูปสี่เหลี่ยม ซึ่งจะป้อนออกที่ขาเอาท์พุทที่ขา 11 โดยผ่านทรานซิสเตอร์ ซึ่งการผลิตคลื่นนี้ก็ขึ้นอยู่กับคาปาซิเตอร์จัดเวลา โดยคาปาซิเตอร์จัดเวลานี้จะเริ่มต้นเก็บประจุเป็นผลทำให้เกิดช่วงพุ่งขึ้นของคลื่นรูปแรมพ์ และที่อีกเอาท์พุทจะได้สัญญาณ High ที่คลื่นรูปสี่เหลี่ยมจนกระทั่งแรงดันไฟฟ้านั้นจะถึงจุดๆหนึ่งเรียกว่า "Firing Voltage" ที่จุดนี้จะทำให้ได้สัญญาณคลื่นรูปสี่เหลี่ยมกลับกลายเป็นสัญญาณ Low และคาปาซิเตอร์จัดเวลาจะเก็บประจุในทิศทางตรงกันข้ามกับตอนต้นเป็นผลทำให้เกิดช่วงตกลงของคลื่นรูปแรมพ์ซึ่งก็จะตกลงถึงจุด "Firing Voltage" เช่นกันที่จุดนี้จะทำให้คลื่นรูปสี่เหลี่ยมกลับกลายเป็นระดับ High และกระบวนการก็จะเป็นเช่นนี้เหมือนเดิม

รูปคลื่นแรมพ์ที่ได้จากส่วนของ VCO ของไอซี XR-2206 นี้ จะถูกนำไปเข้ายังส่วนของ Multiplier and Sine Shaper Block อีกทีซึ่งส่วนนี้นั้นทำหน้าที่คล้ายกับวงจรขยายความแตกต่างซึ่งจะทำให้เอาท์พุทอิมพิแดนซ์ที่ขา 3 มีค่าสูง และที่ขา 2 จะเป็นเอาท์พุทบัฟเฟอร์ ที่มีค่าอิมพิแดนซ์เท่ากับ 600 โอห์ม ในกรณีที่เปิดวงจรที่ขา 13 และ 14 นั้นจะมีผลทำให้เอาท์พุทที่ขา 2 และ 3 นั้นจะทำให้คลื่นรูปแรมพ์ออกมา แต่ถ้าต่อตัวต้านทานที่มีค่า 200-300โอห์ม ที่ขา 13 และ 14 จะทำให้ยอดของคลื่นแรมพ์ ถูกตัดออก ทำให้เอาท์พุทที่ขา 2 และ 3 นั้น ผลิตคลื่นไซน์ออกมา ถ้ามีการปรับแต่งที่เหมาะสม จะทำให้คลื่นรูปไซน์ที่ได้มีความเพี้ยนเพียง 0.5% เท่านั้น การควบคุมอัตราการขยายสัญญาณเอาท์พุท FSK ทำได้โดยการควบคุมที่ขา 1 หรือ ขา 3 โดยในโมเด็มไร้สายนี้ใช้การควบคุมอัตราการขยายที่ขา 3 จากรูปจะเห็นว่าที่ขา 3 จะต่อกับอินพุทของบัฟเฟอร์แอมปลิไฟเออร์ที่มีอัตราการขยายเท่ากับ 1 ซึ่งทำให้ขาที่ 2 มีเอาท์พุทอิมพิแดนซ์เท่ากับ 600 โอห์ม ดังนั้น เราสามารถ ใช้ขา 3 ทำหน้าที่เป็นตัวควบคุมแรงดันสำหรับกำหนดอัตราการขยาย โดยใช้วงจรแบ่งแรงดันต่อที่ขา 3 ทำให้สัญญาณอินพุทที่เข้าไปยังบัฟเฟอร์แอมปปลิไฟเออร์ ถูกควบคุมศักดาไฟฟ้าตามวงจรแบ่งแรงดันนั้น โดยปกติแรงดันดังกล่าวจะเป็นครึ่งหนึ่งของไฟเลี้ยงวงจร

ขั้นตอนการคำนวณค่าของตัวต้านทานและค่าของคาปาซิเตอร์

สำหรับโมเด็มไร้สายนี้ได้ใช้เทคนิคการมอดดูเลทสัญญาณแบบ FSK ซึ่งได้กำหนดความถี่ต่าง ๆ เช่น ถ้าใช้ความถี่ตามมาตราฐานของ CCITT คือที่บอดเรท 1300 บิทต่อวินาที ความถี่ f1 และ f2 ค่า 1070 และ 1270 Hz ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณค่าของตัวต้านทานและค่าคาปาซิเตอร์

ทำการกำหนดค่าคาปาซิเตอร์จัดเวลา(Timing Capacitor) ซึ่งควรจะอยู่ในช่วง 1 nF ถึง 100 nF ดังนั้นในโมเด็มไร้สายนี้ได้กำหนดค่าคาปาซิเตอร์จัดเวลาไว้เท่ากับ 40 nF การคำนวณค่าของตัวต้านทานจัดเวลา(Timing Resistor) จากสมการที่ 1 และความถี่ที่กำหนด จะได้ดังนี้

- ค่าของตัวต้านทานจัดเวลาที่ขา 7 ซึ่งขานี้ใช้กับสัญญาณดิจิตอลที่มีลอจิก "1" และเนื่องจากความถี่ที่กำหนดนั้น มีค่าเท่ากับ 1070 Hz ดังนั้นจะได้ ค่าความต้านทานที่ขา 7

  $= 1/(1070*40*10^{-9})$

  $= 23,365$ โอห์ม

- ค่าของตัวต้านทานจัดเวลาที่ขา 8 ซึ่งขานี้ใช้กับสัญญาณดิจิตอลที่มีลอจิก "0" และเนื่องจากความถี่ที่กำหนดมีค่าเท่ากับ 1270 Hz ดังนั้นจะได้ค่าความต้านทานที่ขา 8

  $= 1/(1270*40*10^{-9})$

  $= 19,685$ โอห์ม

3.4.2 การเปลี่ยนสัญญาณอนาลอก FSK ให้เป็นสัญญาณดิจิตอล

ภาครับสัญญาณ FSK นี้จะรับสัญญาณจากภาครับสัญญาณ RF โดยที่ภาคนี้จะทำการแปลงสัญญาณ FSK ที่มี 2 ความถี่ให้กลายเป็นสัญญาณดิจิตอล 0 และ 1 (แทนด้วยแรงดันประมาณ 0 และ5 โวลท์ตามลำดับ)

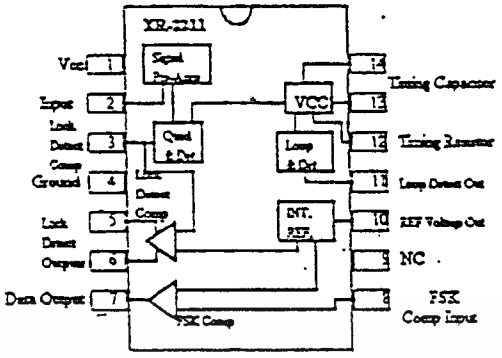
ภาครับนี้ใช้ ไอซีเบอร์ XR-2211 ซึ่งได้ถูกออกแบบมาโดยเฉพาะ เพื่อทำการแปลงสัญญาณ FSK ให้เป็นสัญญาณดิจิตอล (FSK Demodulation) การซิงโครไนเซชั่นข้อมูล (Data Synchronization) การถอดรหัสสัญญาณเสียง (Tone Decoding) การดีเทคสัญญาณ FM (FM Detection) และการดีเทคสัญญาณคลื่นพาหะ (Carrier Detection)

ลักษณะทั่วไปของไอซี XR-2211

ไอซีเบอร์ XR-2211 นี้เป็นไอซีที่ทำงานแบบเฟสล็อกลูป (Phase Locked Loop :PLL) ไฟเลี้ยงที่ใช้กับไอซีนี้อยู่ในช่วงตั้งแต่ 4.5 ถึง 20 โวลท์ และสามารถทำงานได้ในย่านความถี่ตั้งแต่ 0.01 Hz จนถึง 300 KHz นอกจากนี้ยังสามารถรับสัญญาณอินพุทในช่วงที่กว้างได้ตั้งแต่ 2 mV จนถึง 12 V หรืออีกอย่างหนึ่งคือ สามารถใช้ร่วมกับอุปกรณ์ทางลอจิกที่เป็นมาตราฐานได้แก่ ตระกูล DTL,TTL และ CEL ได้อีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างภายในของไอซี XR-2211



รูปที่ 3.5 แสดงโครงสร้างภายในของไอซี XR-2211

โครงสร้างภายในแสดงดังรูปที่ 3.5 โดยมีโครงสร้างหลักเป็นวงจรเฟสล็อกลูป ซึ่งประกอบด้วย วงจรปรีแอมปลิฟายเออร์(Preamplifei) วงจรคูณสัญญาณอนาลอก(Analog Multiplier) ซึ่งใช้เป็นวงจรเฟสดีเทคเตอร์ และวงจร VCO โดยวงจรปรีแอมปลิฟายเออร์นี้ใช้สำหรับขยายสัญญาณอินพุทที่มีขนาดสัญญาณต่ำๆ (สูงกว่า 2mV) ให้มีขนาดสูงขึ้น ส่วนวงจรเฟสดีเทคเตอร์แบบคูณนี้ทำงานคล้ายกับเอกคลูซีฟออร์เกท ส่วนวงจร VCO นั้นจะถูกควบคุมความถี่โดยตัวต้านทาน Ro และกระแสจากวงจรเฟสดีเทคเตอร์

แรงดันอ้างอิง(Reference Voltage : Vr ที่ขา 10) แรงดันที่ขา 10 นี้ใช้เป็นแรงดันอ้างอิงสำหรับแรงดันที่ขา 5,8,10 และ11 โดยที่ขา 10 นี้จะต้องต่อคาปาซิเตอร์ขนาด 0.01 uF กับกราวด์เพื่อบายพาสสัญญาณความถี่สูงลงกราวด์และให้วงจรทำงานสม่ำเสมอ

สัญญาณเอาท์พุทจากวงจรลูปเฟสดีเทคเตอร์ (Loop Phase Detector Output) ที่ขา 11 นี้เป็นเอาท์พุทที่มีความต้านทานสูง ใช้สำรับลูปเฟสดีเทคเตอร์โดยมีตัวต้านทาน R1 และคาปาซิเตอร์ C1 ทำหน้าที่เป็นวงจรลูปฟิลเตอร์ของเฟสล็อกลูป ในกรณีที่ยังไม่มีสัญญาณอินพุทหรือไม่มีความแตกต่างทางเฟสของวงจรเฟสล็อกลูป ระดับแรงดันที่ขา 11 นี้ จะมีค่าใกล้เคียงกับแรงดันอ้างอิง Vr

การควบคุมความถี่ของวงจร VCO ความถี่ของวงจร VCO ถูกควบคุมจากตัวต้านทาน R4a+R4b

ซึ่งสามารถหาได้จากสมการที่ 2

$$fo = 1/(R4a+R4b)(C1) \quad Hz \qquad \text{.....(2)}$$

โดยที่ C1 คือคาปาซิเตอร์ที่ต่อระหว่างขา 13 กับ ขา14 และเพื่อความเสถียรของวงจรควรใช้ตัวต้านทาน R4a+R4b มีค่าอยู่ในช่วงระหว่าง 10 กิโลโอห์ม และ 100 กิโลโอห์ม

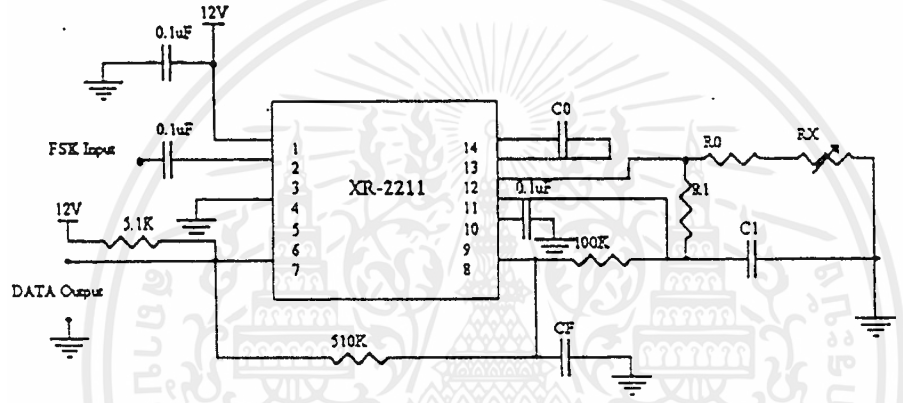
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คาปาซิเตอร์ควบคุมวงจร VCO (ที่ขา 13และ14) ความถี่ที่ได้จากวงจร VCO แปรผกผันกับค่าคาปาซิเตอร์ C1 ที่ต่อระหว่างขา13 และ14 คาปาซิเตอร์ C1 ควรใช้แบบไม่มีขั้วอยู่ในช่วง 200 pF จนถึง 10 uF

การปรับค่าความถี่ของวงจร VCO ควรใช้ตัวต้านทานควรที่สามารถ ปรับค่าได้ต่ออนุกรมกับตัวต้านทานค่าคงที่ค่าหนึ่ง

การนำไอซี XR-2211 ไปใช้ในการดีเทคสัญญาณ FSK

การนำไอซี XR-2211 ไปใช้เพื่อทำการดีเทครหัสสัญญาณ FSK แสดงดังรูป 3.6



รูปที่ 3.6 แสดงการนำไอซี XR-2211 ไปใช้ในการดีเทครหัสสัญญาณ FSK

จากรูปที่ 3.6 ตัวต้านทาน R4a+R4b และคาปาซิเตอร์ C1 ใช้เพื่อกำหนดความถี่กลางของเฟสล็อกลูป (fo) ตัวต้านทาน R5 นั้นใช้เพื่อกำหนดแบนด์วิดธ์ , คาปาซิเตอร์C2 ใช้กำหนดเป็น One Pole Post-detection สำหรับสัญญาณเอาท์พุท , ตัวต้านทาน Rb (มีค่าประมาณ 510 กิโลโอห์ม) ซึ่งต่อระหว่างขา 7 และ 8 ทำหน้าที่เป็นตัวป้อนกลับทางบวก (Positive Feedback)

ขั้นตอนการกำหนดค่าตัวต้านทานและคาปาซิเตอร์

1.คำนวณความถี่กลางของเฟสล็อกลูป fo ดังสมการที่ 3 โดยที่ f1 และ f2 คือความถี่ทั้งสองของอินพุท

$$fo = (f1+f2) / 2 \qquad \text{.....(3)}$$

ถ้าทางด้านส่งนั้นได้กำหนดความถี่ไว้ตามมาตราฐาน Bell 103 คือที่บอดเรท 300 บิทต่อวินาที ซึ่งความถี่ f1 และ f2 มีค่า 1070 และ 1270 Hz นั้นจะได้

$$fo = (1070+1270) / 2$$

$$= 1170 \quad Hz$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
039128

2.เลือกค่าความต้านทาน R4a+R4b ซึ่งค่า R4a+R4b ควรจะอยู่ในช่วง 10 กิโลโอห์ม จนถึง 100 กิโลโอห์ม สำหรับค่าความต้านทานของ R4b ที่ใช้ในโครงงานนี้มีค่า 18 กิโลโอห์ม

3.กำหนดค่าคาปาซิเตอร์ C1 = 39 nF

$$C1 = 1 / (R4a+R4b)fo \quad \text{.....(4)}$$

จากค่าความต้านทานของ R4b จากขั้นตอนที่ 2 นั้นจะได้ค่าของ R4a ดังนี้

$$R4a = 1 / (39*10^{-9}*1170)-18*10^{-3}$$

$$= 3915.4 \quad \text{โอห์ม}$$

4.คำนวณค่าความต้านทาน R5 จากสมการที่ 5

$$R5 = (R4a+R4b)*[1170 / (1270 - 1070)] \quad \text{.....(5)}$$

จากความถี่จากขั้นตอนที่ 1 และค่าความต้านทานในข้อที่ 2 จะได้ค่า R5 ดังนี้

$$R5 = (18000+3915) * [1170/(1270-1070)]$$

$$= 128202 \quad \text{โอห์ม}$$

5.คำนวรค่าคาปาซิเตอร์ C2 เพื่อกำหนดค่าลูปแดมบ์ปิง (Loop Damping) ซึ่งควรจะประมาณ 0.5 ดังนั้น จะได้ค่าของคาปาซิเตอร์ C2 ตามสมการที่ 6

$$C2 = C1 /4 \quad \text{.....(6)}$$

จากค่าของ C1 ตามขั้นตอนที่ 3 จะได้ค่า C2 ดังนี้

$$C2 = 39*10^{-9}*0.25$$

$$= 9.75 \quad \text{nF}$$

6.คำนวณค่าของคาปาซิเตอร์ Cf ถ้ากำหนดตัวต้านทานมีค่า Rf = 100 กิโลโอห์ม และตัวต้านทาน Rb มีขนาด 510 กิโลโอห์ม ดังนั้นจะหาค่าของ Cf ได้จากการหาค่า τF จาก

$$\tau F = Rf * Cf$$

$$= 0.3 / (\text{baud rate})$$

$$= 0.3 / 300$$

$$= 0.001 \quad \text{sec}$$

หาค่า $Cf = \tau F / Rf$

$$= 0.001 / 100000$$

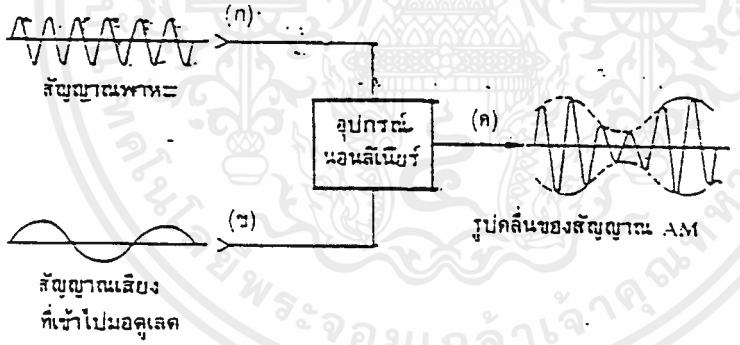
$$= 10 \quad \text{nF}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
ทฤษฎีเครื่องรับส่งวิทยุ

4.1 การมอดดูเลททางแอมปลิจูด

การมอดดูเลทแบบ AM นั้นเราใช้สัญญาณข่าวสารสมมติว่าให้สัญญาณเสียงมอดดูเลทลงบนสัญญาณพาหะเพื่อเปลี่ยนคุณสมบัติทางแอมปลิจูด (ขนาด) ของพาหะในรูปที่ 4.1 เราให้สัญญาณพาหะ (ก) ผสมกับสัญญาณเสียง (ข) ลงในวงจรนอนลิเนียร์(nonlinear) เช่นใช้ไดโอด หรือทรานซิสเตอร์ โดยให้มีจุดทำงานอยู่ในบริเวณที่ไม่เป็นลิเนียร์ ในอุปกรณ์แบบนอนลิเนียร์จะทำให้เกิดสัญญาณ AM ดังรูป 4.1(ค)ขึ้น จงสังเกตุว่าสัญญาณพาหะซึ่งถูกมอดดูเลทแล้วจะมีแอมปลิจูดเปลี่ยนแปลงตามสัญญาณเสียง สัญญาณเสียงที่ปนอยู่ในสัญญาณ AM จะปรากฏเป็นกรอบคลื่น (envelope) บนและล่างดังเช่นรูป 4.2(ก) เป็นสัญญาณเสียงที่มีแอมปลิจูดขนาดหนึ่ง โดยรูปที่ 4.2(ข) คือสัญญาณ AM ที่มีสัญญาณเสียงในรูป 4.2(ก) มอดดูเลท ในทางตรงกันข้ามถ้าสัญญาณเสียงมีแอมปลิจูดเล็กลงดังรูป 4.2(ค) สัญญาณ AM ที่เกิดขึ้นก็จะมีกรอบ (การเปลี่ยนแปลงทางแอมปลิจูด) เล็กลงด้วยดังรูป 4.2(ง)



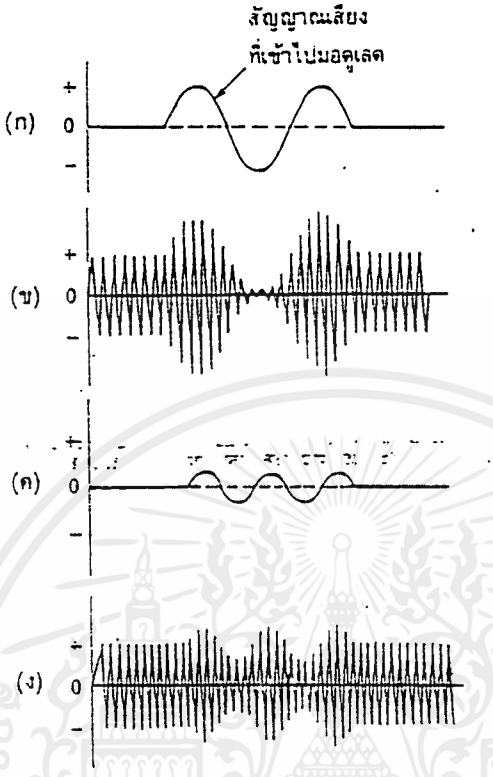
รูป 4.1 การมอดดูเลททางแอมปลิจูดโดยใช้อุปกรณ์นอนลิเนียร์

4.2 เปอร์เซ็นต์ของการมอดดูเลท

ในรูปที่ 4.2 จะเห็นว่าปริมาณการมอดดูเลทของสัญญาณเสียงลงบนพาหะไม่เท่ากัน สังเกตได้ว่าแอมปลิจูดของพาหะเปลี่ยนแปลงมากในรูป 4.2(ข) และเปลี่ยนแปลงน้อยในรูป 4.2(ง) ปริมาณการมอดดูเลทนี้นิยมวัดเป็นเปอร์เซ็นต์(มีค่าตั้งแต่ 0 ถึง 1 บางทีเรียกว่าแฟกเตอร์การมอดดูเลท) รูปที่ 4.3 พาหะที่ยังไม่มีการมอดดูเลทเรียกว่ามีเปอร์เซ็นต์การมอดดูเลทเท่ากับ 0 ในรูป 4.3(ก) สมมติว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พาหะมีแอมปลิจูดจากยอดบวกถึงยอดลบเท่ากับ 40 V_{pp}



รูป 4.2 การใช้สัญญาณเสียงที่มีขนาดมากและน้อยเพื่อมอดดูเลททางพาหะ

ในรูป 4.3(ข)พาหะถูกมอดดูเลทด้วยสัญญาณเสียงเต็มที่ 100 เปอร์เซ็นต์ แอมปลิจูดของพาหะจะตกลงมาจนถึง 0 และแอมปลิจูดยอดบวกถึงยอดลบของพาหะจะให้ได้สูงสุด 80 V_{pp}อย่างไรก็ตามค่าแอมปลิจูดโดยเฉลี่ยของพาหะยังคงเป็น 40 V_{pp} เท่าเดิม

ในรูป 4.3 (ค) พาหะถูกมอดดูเลทเพียง 50 เปอร์เซ็นต์ แอมปลิจูดของคลื่นพาหะสูงสุด 60 V_{pp} และต่ำสุด 20 V_{pp} แอมปลิจูดเฉลี่ยของพาหะเท่ากับ 40 (จาก (60+20)/2 = 40 V_{pp}) เราสามารถใช้สูตรคำนวณได้จากสมการต่อไปนี้

$$\text{เปอร์เซ็นต์การมอดดูเลท} = [(E_{max} - E_{min})*100\%] / [E_{max} + E_{min}]$$

ดูตัวอย่างการคำนวณของรูป 4.3(ค)

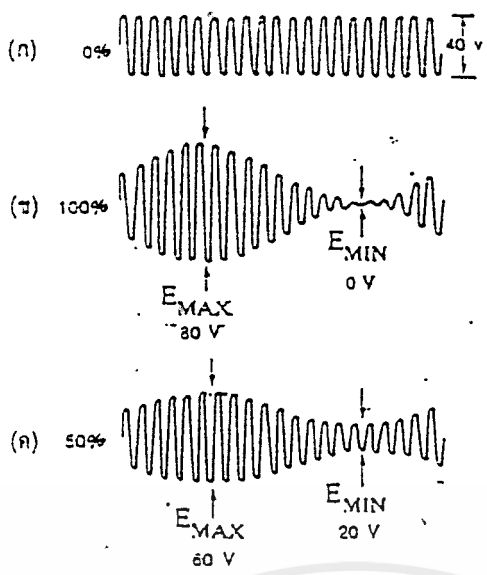
$$\text{เปอร์เซ็นต์การมอดดูเลท} = [(E_{max} - E_{min})*100] / E_{max} + E_{min}$$

$$= (60-20)*100\% / 60+20$$

$$= 50\%$$

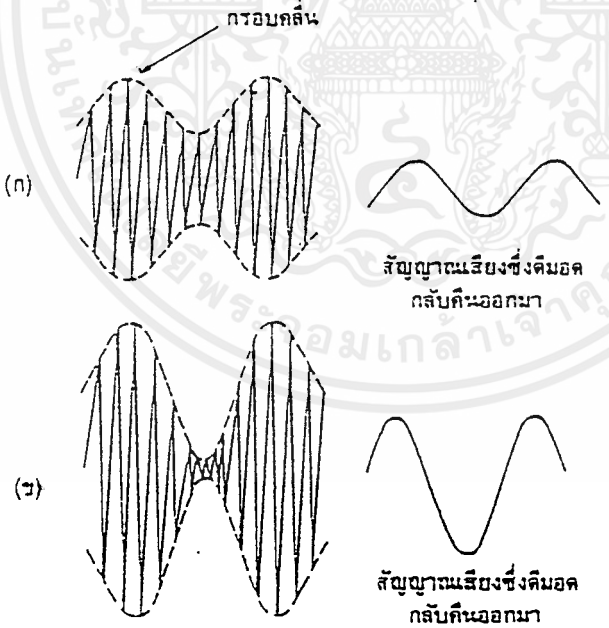
ปกติเราต้องการให้เปอร์เซ็นต์การมอดดูเลทมีค่าสูงสุดเพื่อว่าสัญญาณที่รับได้ที่เครื่องรับจะมีกำลังแรง ดูรูป 4.4 เนื่องจากเครื่องรับ AM จะเปลี่ยนคลื่น AM เป็นสัญญาณเสียง โดยการแยกเอาแต่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 การวัดเปอร์เซ็นต์การมอดดูเลท

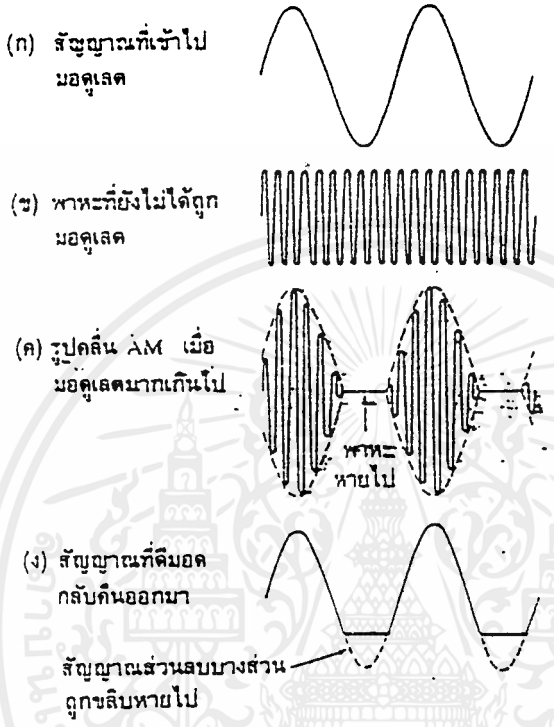
เฉพาะสัญญาณที่เข้าไปมอดดูเลทลงบนพาหะกลับคืนจากคลื่น AM (ดีมอดนั่นเอง)แน้น สัญญาณเสียงที่รับได้ในกรณีที่ว่ามอดดูเลทมาแรง (เปอร์เซ็นต์การมอดดูเลทมีค่าสูง) จะได้เสียงดังกว่า นั่นคือในที่นี้รูป 4.4(ข) จะให้สัญญาณเสียงดังกว่ารูป 4.4 (ก) เพราะเปอร์เซ็นต์การมอดดูเลทสูงกว่า



รูปที่ 4.4 แอมปลิจูดของสัญญาณเสียงที่ดีมอดคืนมาที่เครื่องรับจะมีความแรงมากน้อยขึ้นกับเปอร์เซ็นต์การมอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตามการมอดดูเลทต้องไม่สูงเกินไป (ไม่เกิน 100%) เพราะจะทำให้สัญญาณเสียงที่รับได้ที่เครื่องรับเกิดความเพี้ยน การมอดดูเลทมากเกินไปนี้ เรียกว่าการมอดดูเลทเกิน (overmodulation) หรือเรียกย่อๆว่า โอเวอร์มอด จะเห็นว่าแอมปลิจูดสัญญาณ AM ลดลงได้ไม่ต่ำกว่าศูนย์ ไม่ว่าจะมอดดูเลทแรงเท่าใดก็ตาม



รูปที่ 4.5 การโอเวอร์มอดจะทำให้สัญญาณที่ได้จากการดีมอดที่เครื่องรับมีความเพี้ยน

ยิ่งถ้าสัญญาณที่มอดดูเลทมีค่ามากคลื่นพาหะจะหายไป (cut off) บางส่วนเสียด้วยซ้ำ ดังนั้นกรอบคลื่นของสัญญาณ AM จึงมีรูปร่างผิดไปจากสัญญาณเสียงที่เข้าไปมอดดูเลท ดังรูป 4.5(ก) เป็นสัญญาณที่เข้าไปมอดดูเลท(สัญญาณเสียง) รูป 4.5 (ข) เป็นพาหะที่ยังไม่มีการมอดดูเลท รูป 4.5 (ค) เป็นพาหะที่มอดดูเลทแล้วด้วยสัญญาณเสียงที่มีความแรงมากเกินไปทำให้พาหะบางช่วงขาดหายไป เมื่อเครื่องรับดีมอดสัญญาณเสียงกลับมาจะมีลักษณะเหมือนกับกรอบคลื่นที่เพี้ยนไปจากเดิม ดังรูป 4.5 (ง)

4.3 ไซด์แบนด์ AM

เราลองวิเคราะห์สัญญาณ AM (รูป4.6) ในเชิงความถี่ดูว่าเป็นอย่างไรและมีองค์ประกอบอะไรบ้างในที่นี้สัญญาณ AM เกิดจากสัญญาณพาหะรูปไซน์ความถี่ 1 MHz มอดดูเลทด้วยสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เสียงรูปไซน์ความถี่ 10 KHz คูเผินๆอาจพบว่าผล ของการมอดดูเลทแบบ AM ของสัญญาณ 1 MHz กับ 10 KHz น่าจะได้เป็นพาหะ 1 MHz สัญญาณเสียง 10 KHz เท่านั้น อย่างไรก็ตามถ้าเราป้อนสัญญาณทั้งคู่ให้แก่วงจรฟิลเตอร์ชนิด แบนพาส (band pass filter) ความถี่ 10 KHz กับความถี่ 1 MHz เราจะพบว่าเอาท์พุทจากวงจรฟิลเตอร์ชนิดแบนพาสความถี่ 10 KHz เป็นศูนย์ดังรูป 4.6 (ข) แต่เอาท์พุทจากวงจรแบนพาสความถี่ 1 MHz จะไม่เท่ากับ 0 สรุปได้ว่า สัญญาณพาหะ 1 MHz เมื่อถูกมอดดูเลทด้วยสัญญาณเสียง 10 KHz แล้ว ผลปรากฏว่าสัญญาณ 10 KHz จะไม่มีอยู่ในคลื่นพาหะที่มอดดูเลทแล้ว(คลื่น AM)เลย แต่ไปปรากฏเป็นกรอบคลื่นแทน อย่างไรก็ตามเราทราบดีว่าคลื่น AM จะต้องมีส่วนประกอบของสัญญาณเสียงปนอยู่แน่นอน เพราะกรอบรูปคลื่นเป็นสิ่งยืนยันแล้ว

ถ้าเราใช้วงจรฟิลเตอร์ชนิดแบนพาสแบบพิเศษ ที่สามารถจูนความถี่ใกล้เคียงกับความถี่ 1 MHz หรือใช้สเปกตรัมอนาไลเซอร์ เพื่อค้นหาสัญญาณที่เข้าไปมอดดูเลทบนพาหะว่าไปหลบซ่อนอยู่ในส่วนใดของพาหะ (วิเคราะห์ในเชิงความถี่) ด้วยวิธีนี้เราจะพบว่าสัญญาณ AM นี้นอกจากจะมีพาหะตัวเดิม 1 MHz แล้วยังมีคลื่นข้างเคียงเกิดขึ้นอีก 2 ข้าง คือที่ความถี่ 1.01 MHz กับ 0.99 MHz ซึ่งเรียกว่า ไซด์แบน (sideband) ซึ่งเราจะตรวจพบได้โดยใช้ฟิลเตอร์ที่มีความคมหรือความละเอียดในการจูนตรวจค้นสัญญาณดังรูป 4.6 (ค)

ไซด์แบนที่มีความถี่สูงเรียกว่าไซด์แบนด้านบน(upper sideband หรือ USB) ความถี่ของ USB เท่ากับ ผลรวมความถี่พาหะกับความถี่สัญญาณมอดดูเลท

ความถี่ USB = $f_c + f_m$

ในที่นี้ f_c คือความถี่พาหะ

f_m คือความถี่ของสัญญาณที่เข้าไปมอดดูเลท

ตามตัวอย่าง f_c= 1 MHz , f_m = 10 KHz

ความถี่ USB = 1 MHz +10 KHz

= 1.01 MHz

สำหรับไซด์แบนที่มีความถี่ต่ำกว่าเรียกว่า ไซด์แบนที่ด้านล่าง (lower sidebsnd หรือ LSB) เท่ากับความถี่พาหะลบด้วยความถี่ของสัญญาณที่เข้าไปมอดดูเลท ซึ่งในกรณีนี้

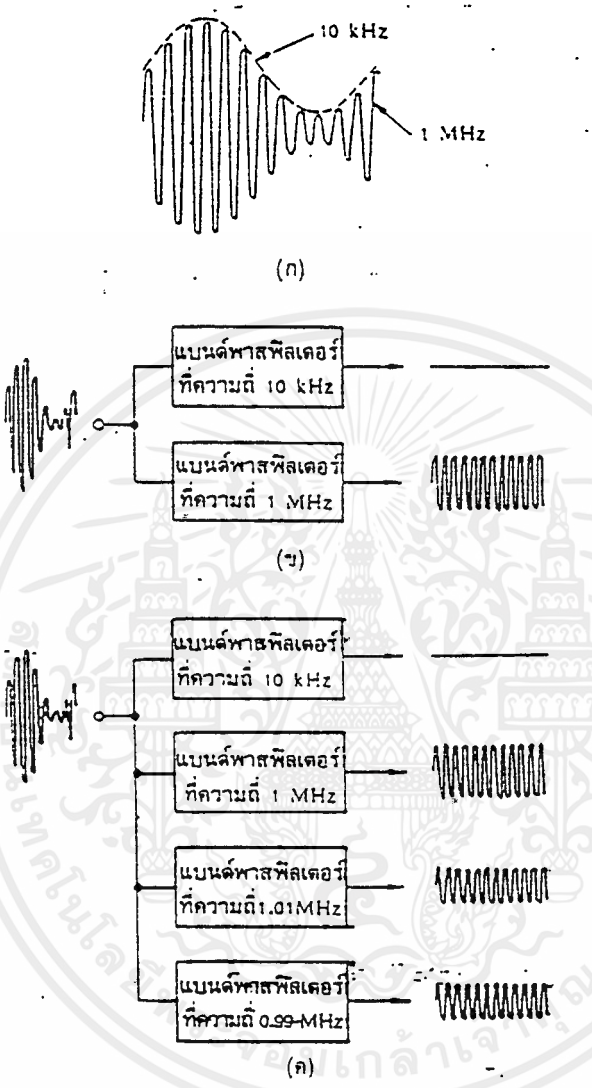
ความถี่ LSB = $f_c - f_m$

= 0.99 MHz .

กล่าวโดยสรุปได้ว่าคลื่น AM ประกอบด้วยคลื่นพาหะ และคลื่นไซด์แบน 2 ข้าง ถ้าเราลองพิจารณาแอมปลิจูดจากฟิลเตอร์ต่างๆในรูป 4.6(ค) จะพบว่าแอมปลิจูดของสัญญาณพาหะและไซด์แบนมีค่าคงที่ ซึ่งเราทราบมาในตอนต้นแล้วว่าพาหะจะมีแอมปลิจูดคงเดิมเสมอจนกว่าจะมีสัญญาณเข้าไปมอดดูเลท แต่แอมปลิจูดเฉลี่ยของพาหะยังมีค่าคงเดิมตลอดไปไม่ว่าจะมีสัญญาณเข้าไปมอดดู

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลทหรือไม่ก็ตาม อาจมีข้อสงสัยว่าแอมปลิจูดของสัญญาณแต่ละตัวประกอบขึ้นเป็น AM คือ คลื่นพาหะกับไซด์แบนนั้นมีแอมปลิจูดคงที่ได้อย่างไรทั้งที่ๆแอมปลิจูดหรือขนาดของสัญญาณ AM ก็เปลี่ยนแปลงตามสัญญาณที่เข้าไปมอดดูเลท



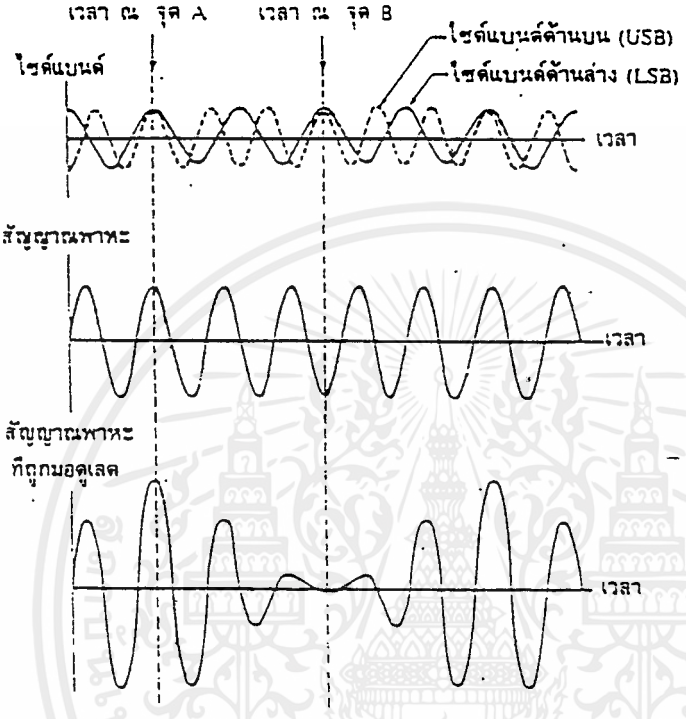
รูป 4.6 วิเคราะห์คลื่น AM ในเชิงความถี่

ขอให้พิจารณารูปที่ 4.7 ซึ่งแสดงให้เห็นคลื่นไซด์แบนทั้งคู่และคลื่นพาหะ สังเกตว่าพาหะมีแอมปลิจูดคงที่ และไซด์แบนก็มีแอมปลิจูดเท่ากันทั้งคู่ด้วย (อย่าลืมว่าความถี่ของพาหะต้องอยู่ระหว่างกลางของความถี่ไซด์แบนทั้งสอง) สมมติพิจารณาที่จุด A ซึ่งสัญญาณทั้ง 3 มีเฟสตรงกันแต่ละสัญญาณอยู่ตรงยอดบวกพอดี ทำให้ผลรวมได้แอมปลิจูดของสัญญาณ AM ค่าสูง พิจารณาที่จุด B ซึ่งไซด์แบนมีเฟสตรงกัน แต่พาหะมีเฟสต่างจากไซด์แบน 180 องศา ผลรวมจะได้แอมปลิจูดค่าต่ำของสัญญาณ AM

จากการวิเคราะห์ในรูป 4.7 สรุปได้ว่ารูปร่างของกรอบคลื่นไม่ได้ขึ้นอยู่กับแอมปลิจูดของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณไซด์แบน แต่ความถี่ของสัญญาณไซด์แบนทั้งคู่จะเป็นตัวกำหนดเฟสของสัญญาณไซด์แบนว่าจะตรงเฟสหรือต่างเฟสกับพาหะ ซึ่งทำให้เกิดการเปลี่ยนแปลงของแอมปลิจูดของสัญญาณ AM หรือกรอบคลื่น แอมปลิจูดของไซด์แบนจะขึ้นอยู่กับแอมปลิจูดของกรอบคลื่น นั่นก็อเป็นตัวกำหนดเปอร์เซ็นต์การมอดดูเลท ทั้งนี้เนื่องจากไซด์แบนอาจมาเสริมหรือหักล้างกับแอมปลิจูดของพาหะก็ได้



รูป 4.7 ความสัมพันธ์ทางเฟสระหว่างไซด์แบนกับพาหะ

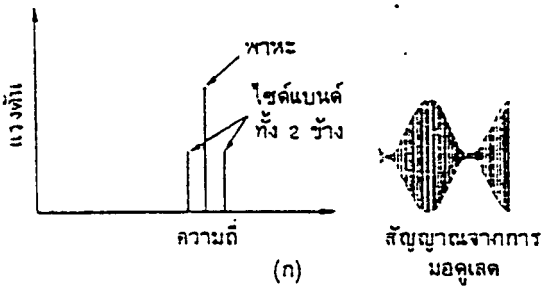
ในรูป 4.8 แสดงการวิเคราะห์สัญญาณ AM ซึ่งมอดดูเลทด้วยสัญญาณเสียงที่มีรูปคลื่นชนิดต่างๆ ถ้าตรวจดูด้วยออสซิลโลสโคปจะเห็นว่าไซด์แบนจะผสมเสริมหรือหักล้างกับพาหะทำให้แอมปลิจูดของสัญญาณเปลี่ยนแปลง สังเกตว่าในรูป 4.8(ก) แอมปลิจูดของไซด์แบนจะเท่ากับครึ่งหนึ่งของพาหะสภาวะเช่นนี้เป็นสภาวะของการมอดดูเลทเต็มที่หรือเปอร์เซ็นต์การมอดเท่ากับ 100% ฉะนั้นเมื่อสัญญาณทั้งพาหะและไซด์แบนมีเฟสตรงกัน แอมปลิจูดของไซด์แบนรวมกับพาหะจะได้ 2 เท่าของพาหะและเมื่อสัญญาณไซด์แบน(ทั้งคู่)และพาหะมีเฟสตรงกันข้ามแอมปลิจูดรวมจะได้ 0

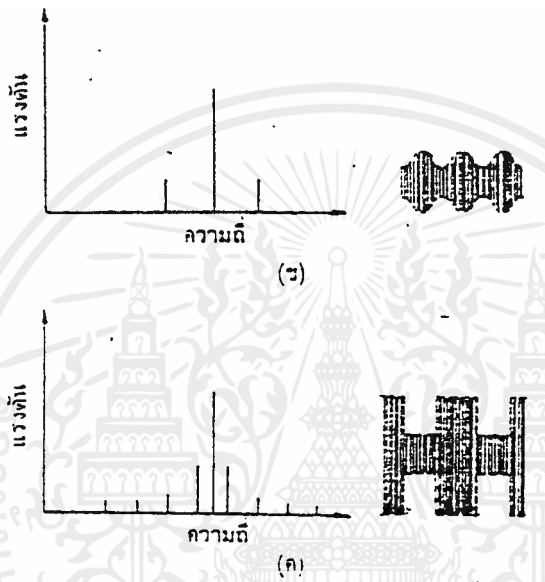
รูป 4.8 (ข) แสดงการมอดดูเลทบนพาหะดังกล่าวด้วยเปอร์เซ็นต์ลดลงเหลือ 50% สังเกตว่าแอมปลิจูดของพาหะคงเดิม แต่ไซด์แบนมีแอมปลิจูดลดลง นอกจากนี้ถ้าเรามอดดูลทด้วยสัญญาณเสียงที่มีความถี่สูงขึ้น ความถี่ของไซด์แบนก็ยิ่งห่างออกไปจากพาหะมากขึ้น

รูป 4.8(ค) เราใช้สัญญาณรูปสี่เหลี่ยมเข้าไปมอดดูเลทลงบนพาหะ สังเกตว่าคราวนี้เกิดสัญญาณไซด์แบนขึ้นมากมาย เพราะว่าสัญญาณสี่เหลี่ยมประกอบด้วยความถี่ฟันดาเมนตัลและความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฮาร์มอนิกส์คี่จำนวนมาก ฉะนั้นไซด์แบนของสัญญาณก็จะมีไซด์แบน 1 คู่สำหรับฟันดาเมนตัล ไซด์แบนอีก 1 คู่สำหรับฮาร์มอนิกส์ที่ 3 อีก 1 คู่สำหรับฮาร์มอนิกส์ที่ 5 .....ฯลฯ





รูปที่ 4.8 เปรียบเทียบคลื่น AM ในเชิงความถี่และเวลา

4.4 แบนวิดท์ของสัญญาณ AM

เราสังเกตจากรูป 4.8 การส่งสัญญาณ AM มิใช่เป็นการส่งสัญญาณเพียงความถี่พาหะความถี่หนึ่ง แต่เป็นการส่งหลายๆความถี่หรือเป็นแถบความถี่ และความจริงข่าวสารก็ไม่ได้อยู่ในคลื่นพาหะ แต่ปนอยู่ในไซด์แบนทั้งสองข้าง ถ้าเราส่งแต่พาหะไปอย่างเดียว ข่าวสารก็ไปไม่ถึงผู้รับ ฉะนั้นในระบบ AM พาหะและไซด์แบนจะถูกส่งไปให้เครื่องรับ

ช่วงความถี่หรือแถบความถี่ของสัญญาณ AM จะเริ่มจากความถี่ LSB ไปยัง USB ฉะนั้นแถบความถี่หรือ แบนวิดท์ (bandwidth) ของสัญญาณ AM จะเท่ากับ 2 เท่าของความถี่สูงสุดของสัญญาณมอดดูเลท เช่น สมมติความถี่สูงสุดของสัญญาณเสียงที่มอดดูเลทเท่ากับ 15 KHz แบนวิดท์ของสัญญาณ AM ย่อมเท่ากับ 30 KHz ในกรณีที่เรามอดดูเลทด้วยสัญญาณที่มีรูปคลื่นซับซ้อน เช่น สัญญาณรูปสี่เหลี่ยม แบนวิดท์ของสัญญาณ AM ย่อมเท่ากับ 2 เท่าของความถี่ฮาร์โมนิกส์สูงที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของสัญญาณรูปสี่เหลี่ยม(อย่างไรก็ตามเครื่องส่งจะถูกออกแบบให้ใช้งานในแบนวิกท์ค่าจำกัด ฉะนั้น ตัวเครื่องส่งจึงจำกัดแบนวิดท์ของสัญญาณ AM เอง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

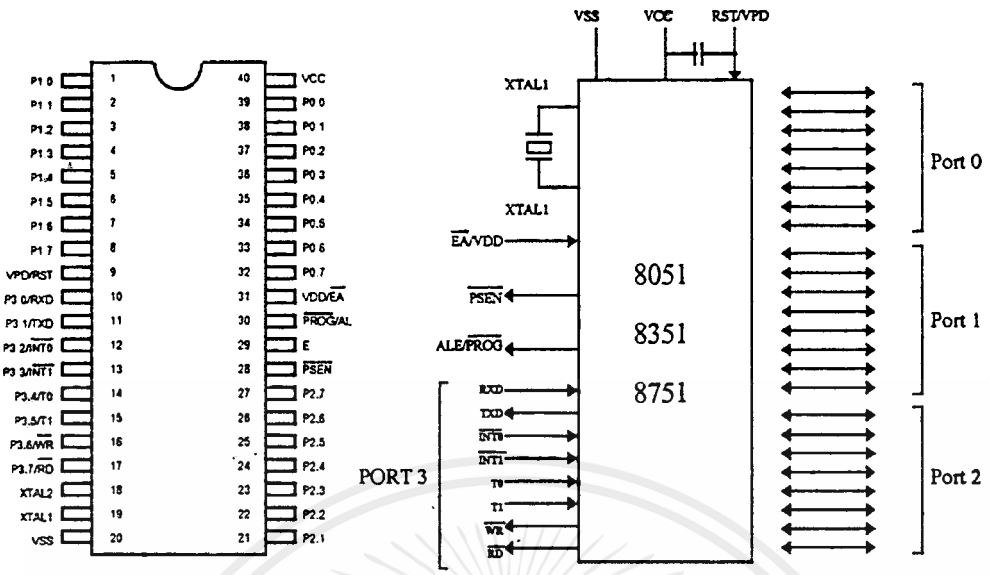
บทที่ 5
ไมโครคอนโทรลเลอร์ตระกูล MCS-51

5.1 คุณสมบัติของ MCS-51

- ต้องการแหล่งจ่ายไฟ 5 โวลท์ เพียงชุดเดียว
- มีหน่วยความจำสำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ภายในชิปจำนวน 4 กิโลไบท์
  - ◆ เบอร์ 8031,8032 ไม่มีหน่วยความจำส่วนนี้
  - ◆ เบอร์ 8052 มีหน่วยความจำส่วนนี้ 8 กิโลไบท์
  - ◆ เบอร์ 83C51FB มีหน่วยความจำส่วนนี้ 16 กิโลไบท์
- สามารถใช้หน่วยความจำสำหรับโปรแกรมและข้อมูลที่อยู่ภายนอกชิปได้อย่างละ 64 กิโลไบท์แยกจากกัน
- คำสั่งส่วนใหญ่ใช้เวลาทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิรทซ์
- มีพอร์ทที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ท ๆ ละ 8 บิท หรือสามารถใช้งานเป็นพอร์ทขนาด 1 บิทแยกจากกัน ทำให้เสมือนมีพอร์ทขนาด 1 บิทใช้งานรวมทั้งสิน 32 พอร์ท
- รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราเร็วในการรับและส่งข้อมูล(baud rate) ได้ตั้งแต่ 300 ถึง 375 กิโลบิทต่อวินาที
- จัดลำดับความสำคัญของสัญญาณอินเตอร์รัปได้ 2 ระดับ
- มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์ เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนสถานะของสัญญาณภายนอกขนาด 16 บิท จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้วัดช่วงเวลา
  - ◆ ในเบอร์ 8052 จะมี 3 ตัว
- หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วนสามารถเข้าถึงข้อมูลได้ทั้งระดับไบท์และระดับบิทเพื่อให้การออกแบบโปรแกรมและการควบคุมระบบทำได้ง่ายขึ้น
- มีคำสั่งคูณและหารเลขขนาด 8 บิทในตัวเอง
- สามารถประมวลผลแบบบูลีนเพื่อใช้ในงานควบคุมโดยเฉพาะ
- ใช้โปรแกรมของไมโครคอนโทรลเลอร์ตระกูล MCS-48 ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ตำแหน่งขาของ MCS-51



รูปที่ 5.1 แสดงตำแหน่งขาของชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8051

- ขา Vss (ขา 20) สำหรับต่อลงกราวนด์
- ขา Vcc (ขา 40) สำหรับต่อแหล่งจ่ายแรงดันกระแสตรงขนาด 5 โวลท์(DC 5 Volt)
- ขาพอร์ท 0 (ขา 32-39) มี 8 ขา ใช้เป็นขาสำหรับพอร์ท 0 ขนาด 8 บิท(PO.0-PO.7) แบบ Open Drain Bidirectional พอร์ทนี้สามารถใช้งานเป็นอินพุทเอาท์พุทพอร์ททั่วไปได้ โดยหากใช้งานเป็นพอร์ทอินพุท ต้องโหลดค่า 1 ไปยังแต่ละบิทของพอร์ทนี้เพื่อบังคับให้ขาอยู่ในสถานะถูกปล่อยลอย(มีสถานะ high impedance) นอกจากใช้งานเป็นอินพุทเอาท์พุทพอร์ทแล้ว พอร์ท 0 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรม และข้อมูลภายนอกชิปด้วย โดยส่งค่าแอดเดรสบัสไบท์ต่ำ (A0-A7) และมัลติเพลกซ์กับการรับส่งข้อมูล (D0-D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรืออ่านข้อมูลโดยมีวงจรพูลอัพภายใน
- ขาพอร์ท 1 (ขา 1-8) มี 8 ขา ใช้เป็นขาสำหรับพอร์ท 1 (P1.0-P1.7) สามารถใช้งานเป็นอินพุทหรือเอาท์พุทพอร์ททั่วไปได้ หากต้องการใช้งานเป็นอินพุทพอร์ทต้องโหลดค่าไปยังแต่ละบิทของพอร์ทนี้ เพื่อให้มีสถานะ high impedance โดยมีวงจรพูลอัพภายใน
  - ◆ ขา P1.0-P2.0 ในเบอร์ 8052 จะใช้งานในหน้าที่อย่างอื่นนอกเหนือจากใช้เป็นอินพุทเอาท์พุททั่วไปด้วย รายละเอียดจะกล่าวต่อไปภายหลัง
- ขาพอร์ท 2 (ขา 21-28) มีขา 8 ขา ใช้เป็นขาสำหรับพอร์ท 2 (P2.0-P2.7) ขนาด 8 บิท แบบ Open Drainn Bidirectional พอร์ทนี้สามารถใช้งานเป็นอินพุทเอาท์พุทพอร์ททั่วไปได้ โดยหากใช้งานเป็นอินพุทพอร์ท ต้องโหลดค่า 1 ไปยังแต่ละบิทของพอร์ทนี้ เพื่อบังคับให้ขาอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในสถานะ high impedance นอกจากจะใช้งานเป็นอินพุทเอาท์พุทพอร์ททั่วไปแล้ว พอร์ท 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกด้วย โดยใช้สำหรับส่งค่าแอดเดรสบัสไบท์สูง (A8-A15) และมีวงจรพูลอัพภายใน

— ขาพอร์ท 3 (ขา 10-17) มี 8 ขา ใช้เป็นขาสำหรับพอร์ท 3 (P3.0-P3.7) สามารถใช้งานเป็นอินพุทเอาท์พุทพอร์ททั่วไปได้ หากต้องการใช้งานเป็นอินพุทพอร์ท ต้องโหลดค่า 1 ไปยังแต่ละบิทของพอร์ทนี้ เพื่อให้มีสถานะ high impedance โดยใช้วงจรพูลอัพภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่าง ๆ อีกหลายอย่างดังนี้

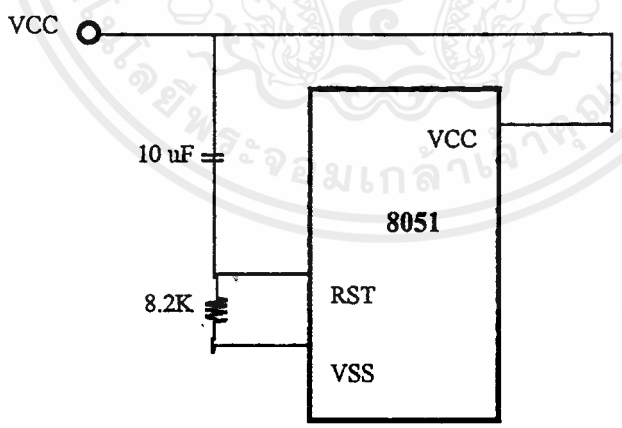
- ◆ ขา P3.0 ใช้รับข้อมูลจากภายนอกแบบอนุกรม
- ◆ ขา P3.1 ใช้ส่งข้อมูลออกไปภายนอกแบบอนุกรม
- ◆ ขา P3.2 ใช้เป็นอินพุทเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 0
- ◆ ขา P3.3 ใช้เป็นอินพุทเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 1
- ◆ ขา P3.4 สัญญาณอินพุทให้เคาน์เตอร์ของไทม์เมอร์ 0
- ◆ ขา P3.5 สัญญาณอินพุทให้เคาน์เตอร์ของไทม์เมอร์ 1
- ◆ ขา P3.6 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป
- ◆ ขา P3.7 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป

— ขา RST (ขา 9) ใช้สำหรับการรีเซตวงจรทุกอย่างภายในชิป เพื่อเริ่มต้นการทำงานใหม่ การรีเซตใช้เมื่อเริ่มจ่ายพลังงานหรือโปรแกรมเกิดทำงานผิดพลาด เมื่อต้องการรีเซตชิป MCS-51 ขานี้ต้องมีสถานะ 1 เป็นเวลาอย่างน้อย 2 แมชชีนไซเกิลระหว่างที่ออสซิลเลเตอร์ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์ม เพื่อทำหน้าที่พูลดาวน์ (รักษาค่าแรงดันไฟฟ้าให้มีสถานะเป็นกราวนด์) และเพื่อให้ตัวชิปรีเซตเองเมื่อจ่ายพลังงานให้ต่อตัวเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่าง RST กับ VCC

— ขา ALE/PROG (ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอก เพื่อควบคุมการแลตช์ค่าแอดเดรสไบท์ต่ำ (address latch enable) จากพอร์ท 0 ในระหว่างการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำภายนอกขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิลเลเตอร์ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้ความถี่ที่ได้จากขานี้ไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป นอกจากนี้ขา ALE ยังใช้สำหรับควบคุมการเขียนโปรแกรมลงไปใน EPROM สำหรับ MCS-51 เบอร์ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา PSEN (ขา 29) ใช้ส่งสัญญาณสโตรบเพื่ออ่านคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิป (program strobe enable) เมื่อชิปทำงานด้วยโปรแกรมภายนอก ขานี้จะส่งสัญญาณสโตรบสองครั้งในแต่ละแมชชีนไซเกิล แต่ในช่วงการเขียนหรืออ่านข้อมูลกับหน่วยความจำภายนอกหรือเมื่อใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปจะไม่มีสัญญาณออกมาจากขานี้
- ขา EA/Vpp (ขา 31) เป็นขาสำหรับใช้เลือกให้ MCS-51 ทำงานจากโปรแกรมที่อยู่ภายในหรือภายนอกชิป โดยหากขานี้มีสถานะเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอก หากขานี้มีสถานะเป็น 1 หมายถึงบังคับให้ MCS-51 ใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป และสำหรับ MCS-51 ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป สามารถเลือกให้ทำงานได้ทั้งจากโปรแกรมที่เก็บในหน่วยความจำภายในชิปหรือจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวนด์ตามลำดับ ส่วนใน MCS-51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป ให้ต่อขานี้ลงกราวนด์เสมอ
- ขา XTAL 1 (ขา 19) ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุทเข้าสู่วงจรออสซิลเลเตอร์
- ขา XTAL 2 (ขา 18) ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุทออกสู่วงจรออสซิลเลเตอร์

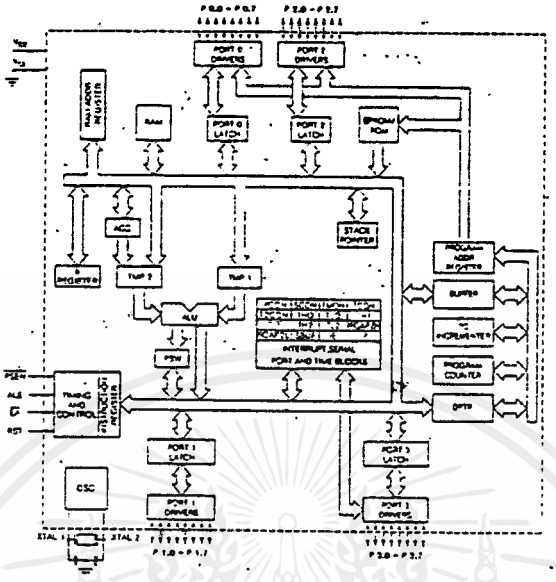


รูปที่ 5.2 แสดงวงจรสำหรับรีเซตชิปไมโครคอนโทรลเลอร์ MCS-51 เมื่อเริ่มจ่ายพลังงานโดยอัตโนมัติ (power on reset)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

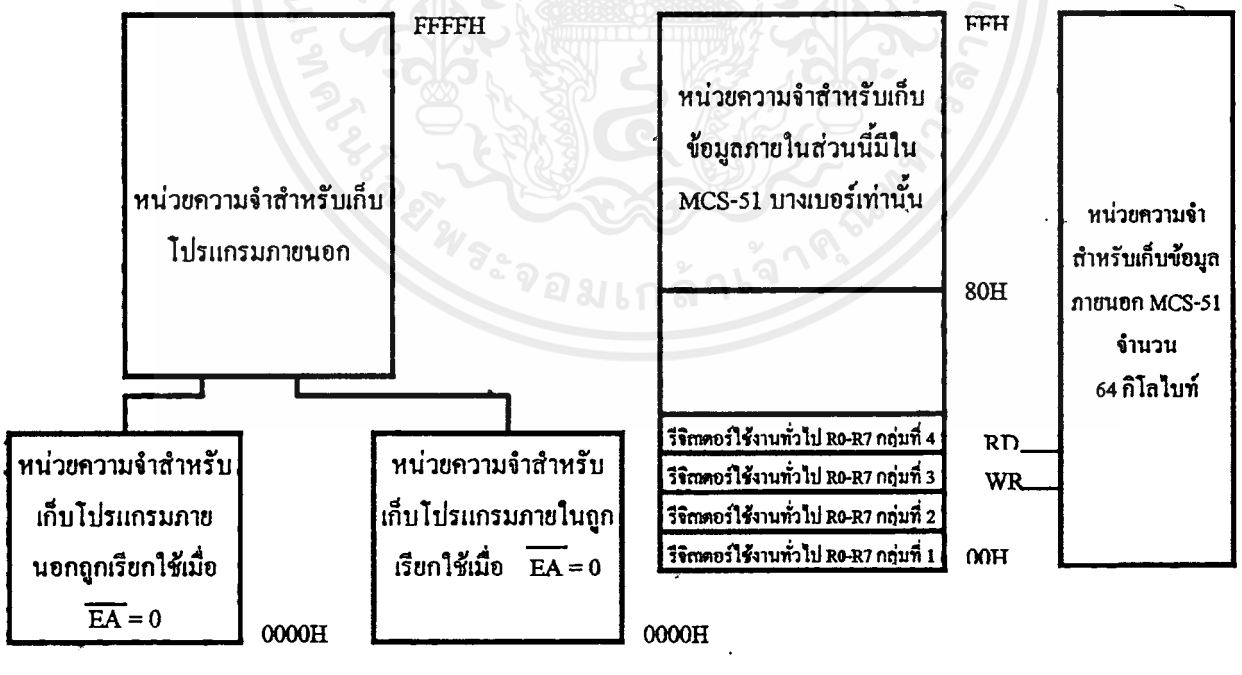
5.3 โครงสร้างภายในของ MCS-51

โครงสร้างภายในของชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีลักษณะดังรูปที่ 5.3



รูปที่ 5.3 แสดงโครงสร้างภายในของชิปไมโครคอนโทรลเลอร์ในตระกูล MCS-51

5.3.1โครงสร้างหน่วยความจำภายใน MCS-51



รูปที่ 5.4 แสดงโครงสร้างหน่วยความจำทั้งหมดของ MCS-51

ชิปไมโครคอนโทรลเลอร์ในตระกูล MCS-51 จะแบ่งหน่วยความจำออกเป็นสองส่วน คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

◆ หน่วยความจำสำหรับเก็บโปรแกรม (program memory)

◆ หน่วยความจำสำหรับเก็บข้อมูล (data memory)

หน่วยความจำสำหรับเก็บโปรแกรมจะใช้เก็บโปรแกรมควบคุมการทำงานของชิป MCS-51 บางเบอร์จะมีหน่วยความจำส่วนนี้อยู่ภายในชิป แต่บางเบอร์จะไม่มี ทำให้ต้องเก็บโปรแกรมไว้ในหน่วยความจำภายนอกทั้งหมด ส่วนหน่วยความจำส่วนที่สอง คือ หน่วยความจำสำหรับเก็บข้อมูลระหว่างการทำงาน MCS-51 ทุกเบอร์จะมีหน่วยความจำส่วนนี้อยู่ภายในชิปจำนวนหนึ่ง แต่จะมีจำนวนมากหรือน้อยเท่าใดขึ้นกับเบอร์ของชิป โครงสร้างหน่วยความจำทั้งหมดของ MCS-51 มีดังแสดงในรูปที่ 5.4

หน่วยความจำสำหรับเก็บโปรแกรม

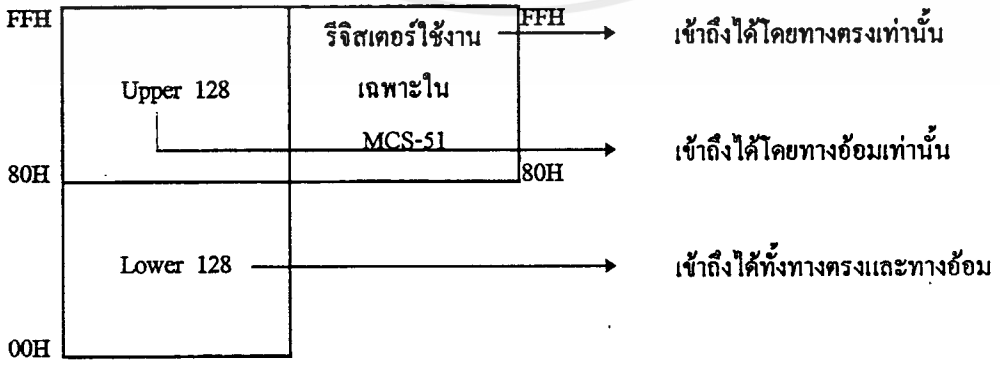
หน่วยความจำสำหรับเก็บโปรแกรมใน MCS-51 จะแบ่งออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บโปรแกรมภายในชิป (internal program memory) และหน่วยความจำสำหรับเก็บโปรแกรมภายนอกชิป (external program memory) ขนาดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปมีได้ตั้งแต่ 0,4,8,16 กิโลไบท์ ขึ้นอยู่กับเบอร์ของชิป

หน่วยความจำสำหรับเก็บข้อมูล

หน่วยความจำสำหรับเก็บข้อมูลของ MCS-51 จะแบ่งออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บข้อมูลภายในชิป และหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป หน่วยความจำสำหรับเก็บข้อมูลภายในชิปของ MCS-51 ยังแบ่งออกเป็น 2 ส่วนย่อยดังนี้

◊ ส่วนที่ใช้เก็บข้อมูลทั่วไป (internal ram)

◊ ส่วนที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ (special function register)



รูปที่ 5.5 แผนภาพแสดงหน่วยความจำสำหรับเก็บข้อมูลภายในชิป MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำส่วนที่ใช้เก็บข้อมูลทั่วไปภายในชิปเป็นหน่วยความจำสำหรับเก็บข้อมูลที่มีอยู่ภายใน MCS-51 หน่วยความจำส่วนนี้มีไว้สำหรับเก็บข้อมูลในขณะทำงาน ส่วนหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะเป็นหน่วยความจำสำหรับเก็บข้อมูลภายใน MCS-51 ซึ่งถูกกำหนดให้เป็นรีจิสเตอร์ใช้งานเฉพาะเพื่อควบคุมการทำงานและบอกสถานะของซีพียู แผนภาพแสดงหน่วยความจำสำหรับเก็บข้อมูลภายในชิปทั้งสองบริเวณมีดังในรูปที่ 5.5

MCS-51 ทุกเบอร์จะมีหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปอย่างน้อย 128 ไบท์ ไปจนถึง 256 ไบท์ ทั้งนี้ขึ้นกับเบอร์ของชิป หน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปบริเวณ 128 ไบท์แรกมีชื่อเรียกว่า lower 128 ไบท์ และในบริเวณ 128 ไบท์หลังที่มีเพิ่มในบางเบอร์มีชื่อเรียกว่า upper 128 ดังแสดงในรูปที่ 5.5

รูปที่ 5.6 แสดงหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปทั้งสองส่วน

หน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายชิปบริเวณ 128 ไบท์หลัง (ตำแหน่ง 80H ขึ้นไป) จะมีตำแหน่งตรงกับหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ (ตำแหน่ง 80H ขึ้นไปเช่นกัน) โดยวิธีการเข้าถึงข้อมูลในหน่วยความจำทั้งสองส่วนไม่เหมือนกัน ดังจะได้กล่าวต่อไปในเรื่องของการเข้าถึงข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ใช้งานเฉพาะ

เนื่องจาก MCS-51 ถูกออกแบบไว้สำหรับใช้ควบคุมระบบโดยเฉพาะ จึงทำให้มีความสามารถเฉพาะตัวหลายอย่าง ซึ่งจำเป็นต้องอาศัยวงจรภายในชิปที่มีเพิ่มขึ้นจากไมโครโปรเซสเซอร์ทั่วไป การควบคุมการทำงานของวงจรภายในไมโครคอนโทรลเลอร์จะกระทำการผ่านรีจิสเตอร์ที่ถูกกำหนดหน้าที่ไว้แล้ว ดังนั้นหากต้องการใช้ MCS-51 ให้มีประสิทธิภาพ จำเป็นต้องทราบหน้าที่การทำงานของรีจิสเตอร์ใช้งานเฉพาะแต่ละตัวให้ละเอียด รีจิสเตอร์ใช้งานเฉพาะทั้งหมดจะอยู่ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิป บริเวณที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะดังได้กล่าวมาแล้ว รีจิสเตอร์ใช้งานเฉพาะทั้งหมดใน MCS-51 มีดังแสดงในรูปที่ 5.7

F8									FF
F0	B								F7
E8									EF
E0	ACC								E7
D8									DF
D0	PSW								D7
C8	(T2CON)		(RCAP2L)	(RCAP2H)	(TL2)	(TH2)			CF
C0									C7
B8	IP								BF
B0	P3								B7
A8	IE								AF
A0	P2								A7
98	SCON	SBUF							9F
90	P1								97
88	TCON	TMOD	TL0	TL1	TH0	TH1			8F
80	PO	SP	DPL	DPL				PCON	87

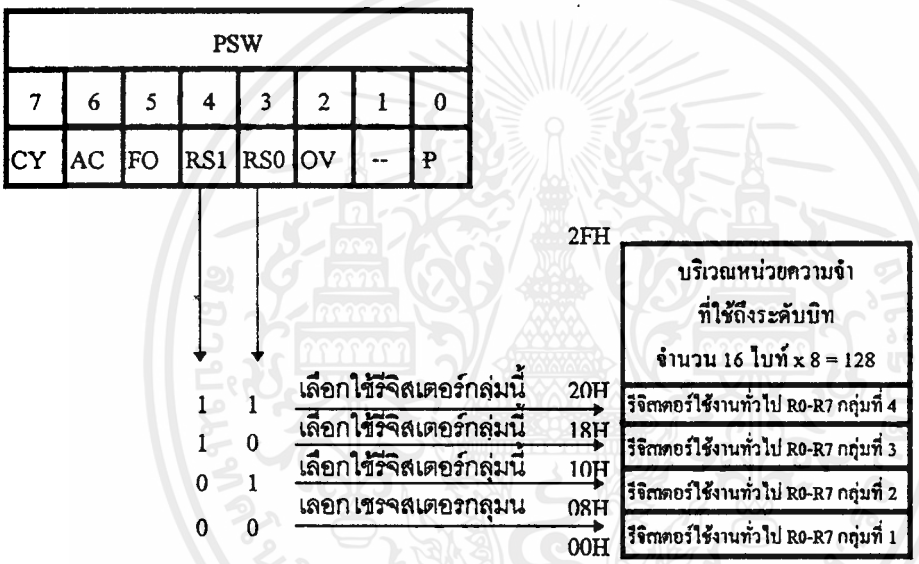
รูปที่ 5.7 แสดงโครงสร้างและตำแหน่งของรีจิสเตอร์ใช้งานเฉพาะใน MCS-51

ในส่วนของหน่วยความจำสำหรับเก็บโปรแกรมและหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิปจะเป็นหน่วยความจำส่วนที่อยู่ภายนอกชิป MCS-51 ซึ่งผู้ใช้ต้องติดตั้งเพิ่มเอง การติดต่อระหว่าง MCS-51 กับหน่วยความจำทั้งสองส่วนจะใช้ขา 32 ถึง 39 (พอร์ท 0) เป็นตัวส่งค่าแอดเดรสไบท์ต่ำ (A0-A7) และใช้รับส่งข้อมูลกับหน่วยความจำด้วย (ใช้เป็นดาต้าบัส) ส่วนค่าแอดเดรสไบท์สูง (A8-A15) จะใช้ขา 21-28 (พอร์ท 2) ดังนั้นเมื่อพอร์ท 0 และ พอร์ท 2 ถูกใช้ในการติดต่อกับหน่วยความจำภายนอก (ทั้งหน่วยความจำสำหรับเก็บโปรแกรมและหน่วยความจำสำหรับเก็บข้อมูล) จะทำให้เหลือพอร์ทสำหรับใช้งานอื่น ๆ น้อยลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์สำหรับใช้งานทั่วไป

MCS-51 รีจิสเตอร์ใช้งานทั่วไปที่ผู้เขียนโปรแกรมสามารถนำมาใช้งานได้ คือ รีจิสเตอร์ A,B (อยู่ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ แต่นับเป็นรีจิสเตอร์ใช้งานทั่วไปเพราะไม่ถูกกำหนดหน้าที่ใช้งานโดยตรง) และรีจิเตอร์ใช้งานทั่วไป R0-R7 ซึ่งอยู่ในหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปบริเวณ 128 ไบท์แรก ดังแสดงในรูปที่ 5.7 รีจิสเตอร์ใช้งานทั่วไป R0-R7 ใน MCS-51 มีอยู่ด้วยกันทั้งหมด 4 กลุ่ม แต่ละกลุ่มประกอบด้วยรีจิสเตอร์จำนวน 8 ตัว (R0-R7) จะถูกเลือกใช้งานเพียงกลุ่มเดียวเท่านั้น การเลือกใช้งานรีจิสเตอร์ R0-R7 กลุ่มใดกลุ่มหนึ่งใน 4 กลุ่ม กระทำโดยการเซตหรือเคลียร์บิท RS0, RS1 ในรีจิสเตอร์ใช้งานเฉพาะ PSW ดังแสดงในรูปที่ 5.8



รูปที่ 5.8 แสดงการเลือกรีจิสเตอร์ใช้งานทั่วไป R0-R7 แต่ละกลุ่ม

รีจิสเตอร์ใช้งานทั่วไปทั้ง R0-R7 จะมีอยู่ในกลุ่มรีจิสเตอร์ใช้งานทั่วไปทั้ง 4 กลุ่ม ซึ่งจะถูกเลือกใช้งานเพียงกลุ่มเดียวในขณะใดขณะหนึ่ง ค่าที่เปลี่ยนแปลงไปในรีจิสเตอร์ใช้งานทั่วไปที่ถูกเลือกใช้งานในขณะนั้นจะไม่มีผลต่อรีจิสเตอร์ใช้งานทั่วไปที่มีชื่อเดียวกันแต่อยู่คนละกลุ่มเลย โครงสร้างเช่นนี้ทำให้ความสะดวกในการเขียนโปรแกรมเป็นอันมาก โดยเฉพาะกับการเขียนโปรแกรมที่มีการเรียกใช้โปรแกรมย่อย (subroutine) ดังจะได้กล่าวถึงในเรื่องของการเขียนโปรแกรมต่อไป

5.3.2โครงสร้างพอร์ท

MCS-51 ทุกเบอร์จะมีพอร์ทขนาด 8 บิท จำนวน 4 พอร์ท (P0, P1, P2, P3) โดยสามารถกำหนดให้ทำงานแบบพอร์ทขนานขนาด 8 บิท 4 พอร์ท หรือจะใช้เป็นพอร์ทขนาด 1 บิทได้ถึง 32 พอร์ท ทั้งนี้ผู้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ยังสามารถกำหนดให้แต่ละพอร์ทใช้งานเป็นอินพุทพอร์ทหรือเอาท์พุทอย่างใดอย่างหนึ่งได้อย่างอิสระ

ในกรณีที่ผู้ออกแบบต้องการใช้หน่วยความจำภายนอก ไม่ว่าจะเป็นหน่วยความจำสำหรับเก็บข้อมูลหรือสำหรับโปรแกรม พอร์ท 0 จะถูกกำหนดการใช้งานเป็นดาต้าบัส และแอดเดรสบัสและแอดเดรสบัสไบท์ต่ำ ส่วนพอร์ท 2 จะถูกกำหนดการใช้งานเป็นตัวส่งค่าแอดเดรสไบท์สูง และบางส่วนของพอร์ท 3 จะถูกใช้ส่งสัญญาณควบคุมหรือคอนโทรลบัส (สัญญาณที่ใช้ควบคุมการอ่านหรือเขียนข้อมูล) แต่หากหน่วยความจำที่ใช้ภายนอกต้องการไม่ถึง 64 กิโลไบท์ พอร์ท 2 ที่ใช้เป็นแอดเดรสบัสไบท์สูงจะไม่ถูกนำมาใช้ทั้งหมด แต่พอร์ท 0 จะถูกใช้หมดทั้ง 8 เส้น เพราะต้องใช้เป็นดาต้าบัสส่วนพอร์ท 3 จะนำมาใช้ติดต่อกับหน่วยความจำด้วยหรือไม่ (ต้องการสัญญาณควบคุมการอ่านหรือเขียนข้อมูลหรือไม่นั่นเอง) ดังนั้นในการออกแบบระบบ หากต้องการใช้หน่วยความจำภายนอกมากขึ้นเพียงใดก็จะยิ่งทำให้เหลือจำนวนพอร์ทที่จะนำมาใช้งานลดลง ในการออกแบบจริงจึงต้องพยายามลดขนาดหน่วยความจำภายนอกให้เหลือน้อยที่สุด

พอร์ท 3 ซึ่งมีขนาด 8 บิท นอกจากจะใช้ส่งสัญญาณสำหรับการอ่านหรือเขียนข้อมูลในการติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิปแล้ว มันยังถูกใช้เป็นตัวรับสัญญาณอินเตอร์รัปต์ (INT0, INT1) สัญญาณอินพุทที่ต้องการนับสำหรับเคาน์เตอร์ (T0, T1) รวมทั้งใช้ในการติดต่อสื่อสารข้อมูลแบบอนุกรมได้อย่างอิสระ โดยอาศัยการควบคุมจากโปรแกรม ซึ่งสามารถควบคุมให้แต่ละพอร์ทถูกใช้เป็นอินพุทในช่วงเวลาหนึ่ง และเป็นเอาท์พุทในอีกช่วงเวลาหนึ่งได้

5.3.3 ไทม์เมอร์/เคาน์เตอร์

ใน MCS-51 มีรีจิสเตอร์ใช้งานเฉพาะที่สามารถนับจำนวนสัญญาณนาฬิกาหรือแมชชีนไซเกิลของวงจรออสซิลเลเตอร์ภายใน (ทำงานเป็นไทม์เมอร์) หรือนับจำนวนครั้งของการเปลี่ยนสถานะของสัญญาณภายนอก (นับจำนวนพัลส์ภายนอก) ที่ขา T0 ,T1 ของพอร์ท 3 (ทำงานเป็นเคาน์เตอร์) รีจิสเตอร์ที่ใช้ไทม์เมอร์หรือเคาน์เตอร์มีขนาด 16 บิท จำนวน 2 ตัว คือ รีจิสเตอร์ไทม์เมอร์ 0 และรีจิสเตอร์ไทม์เมอร์ 1 ตามลำดับ (ในเบอร์ 8052 มีรีจิสเตอร์ไทม์เมอร์ 2 เพิ่มให้อีก 1 ตัว) เมื่อต้องการใช้ไทม์เมอร์ 0 หรือไทม์เมอร์ 1 จะต้องโหลดค่าที่ต้องการนับไปไว้ในรีจิสเตอร์ไทม์เมอร์ 0 หรือรีจิสเตอร์ไทม์เมอร์ 1 และเมื่อนับได้ครบจำนวนที่ตั้งไว้จะมีสัญญาณอินเตอร์รัปต์เพื่อบอกให้ซีพียูทราบ

การควบคุมการทำงานของไทม์เมอร์หรือเคาน์เตอร์ สามารถควบคุมได้จากวงจรภายนอก (ควบคุมด้วยสัญญาณที่ขา INT0,INT1) หรือควบคุมจากคำสั่งในโปรแกรม ดังนั้นรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์ใน MCS-51 จะสามารถวัดช่วงห่างของเวลา วัดความกว้างของพัลส์ หรือนับจำนวนครั้งของเหตุการณ์ที่เกิดขึ้นภายนอกที่เปลี่ยนให้อยู่ในรูปของสัญญาณไฟฟ้าแล้ว รวมทั้งใช้กำเนิดสัญญาณอินเตอร์รัปต์ที่มีคาบเวลาแน่นอนได้

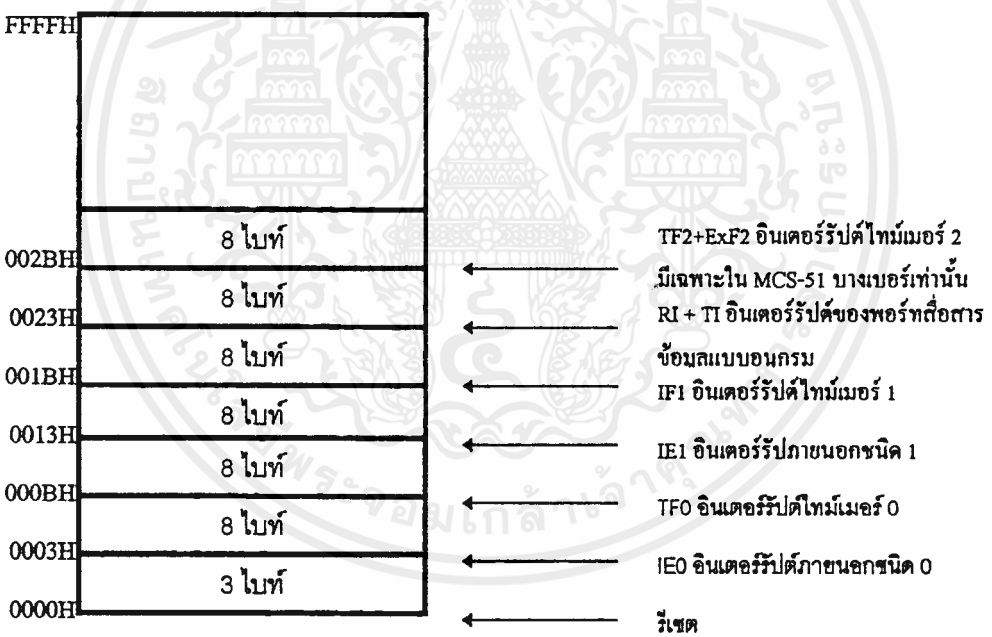
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3.4 พอร์ทสื่อสารข้อมูลแบบอนุกรม

MCS-51 สามารถรับและส่งข้อมูลแบบอนุกรมได้ โดยไม่ต้องพึ่งอุปกรณ์ภายนอกอื่น ๆ แต่อย่างใด ในด้านอัตราเร็วของการรับส่งข้อมูลก็สามารถกำหนดค่าได้ตามความต้องการของผู้ใช้ โดยสามารถเลือกอัตราเร็วในการรับส่งข้อมูล (baud rate) มาตรฐานได้ตั้งแต่ 110 , 1.2K , 2.4K , 9.6K , 19.2K ตามมาตรฐานของ UART นอกจากนี้ยังสามารถกำหนดการทำงานที่แตกต่างกันได้ถึง 4 รูปแบบ ตามความเหมาะสมในแต่ละงานดังจะกล่าวในเรื่องพอร์ทสื่อสารข้อมูลแบบอนุกรมอีกครั้ง

5.3.5โครงสร้างการอินเตอร์รัปต์

MCS-51 สามารถรับสัญญาณอินเตอร์รัปต์ได้ถึง 5 ชนิด โดยจะเป็นสัญญาณอินเตอร์รัปต์ที่เกิดจากภายนอก 2 ชนิด และที่เกิดจากภายในชิปอีก 3 ชนิด เมื่อมีสัญญาณอินเตอร์รัปต์เกิดขึ้น MCS-51 จะละการทำงานโปรแกรมที่กำลังทำอยู่และข้ามไปทำงานโปรแกรมบริการอินเตอร์รัปต์ (interrupt service routine) ที่อยู่ในหน่วยความจำตำแหน่งต่าง ๆ ขึ้นอยู่กับชนิดของสัญญาณอินเตอร์รัปต์ดังแสดงในรูปที่ 5.9



รูปที่ 5.9 แสดงตำแหน่งหน่วยความจำของโปรแกรมบริการอินเตอร์รัปต์แต่ละชนิดใน MCS-51

เราสามารถเลือกให้ซีพียูใน MCS-51 ถูกอินเตอร์รัปต์ โดยสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นได้โดยการกำหนดค่าในรีจิสเตอร์ใช้งานเฉพาะ IE นอกจากนี้ยังสามารถควบคุมลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของ MCS-51 ได้ด้วยรีจิสเตอร์ใช้งานเฉพาะ IP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 กลุ่มคำสั่งใน MCS-51

คำสั่งที่ใช้ควบคุมการทำงานของ MCS-51 มีสองประเภท คือ

- ◆ คำสั่งที่ต้องการข้อมูลมาดำเนินการเพื่อให้ได้ผลลัพธ์
- ◆ คำสั่งที่ไม่ต้องการข้อมูลมาดำเนินการ

5.4.1 คำสั่งที่ต้องการข้อมูล

จะมีวิธีในการเข้าถึงข้อมูลได้หลายวิธีดังนี้

- ◊ วิธีการเข้าถึงข้อมูลโดยตรง (direct addressing)
- ◊ วิธีการเข้าถึงข้อมูลโดยทางอ้อม (indirect addressing)
- ◊ วิธีการเข้าถึงข้อมูลในรีจิสเตอร์ใช้งานทั่วไป (register instructions)
- ◊ วิธีการเข้าถึงข้อมูลในรีจิสเตอร์เฉพาะของตัวคำสั่ง (register-specific instructions)
- ◊ วิธีการเข้าถึงข้อมูลที่กำหนดเองโดยตรง (immediate constants)
- ◊ วิธีการเข้าถึงข้อมูลที่มีตัวชี้อ้างอิง(indexed addressing)

คำสั่งแต่ละคำสั่งที่ต้องการข้อมูลหรือโอเปอร์แรนด์ (operand) อาจจะมีวิธีในการเข้าถึงข้อมูลในโอเปอร์แรนด์ได้วิธีเดียวหรือหลายวิธีขึ้นกับคำสั่งแต่ละคำสั่ง รายละเอียดของวิธีการเข้าถึงข้อมูลของโอเปอร์แรนด์แต่ละวิธีมีดังนี้

วิธีการเข้าถึงข้อมูลโดยตรง (Direct Addressing)

เป็นวิธีกำหนดตำแหน่งหน่วยความจำโดยตรงในคำสั่ง บริเวณหน่วยความจำที่สามารถอ้างได้โดยวิธีนี้จะเป็นหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปเฉพาะบริเวณ 128 ไบท์แรก และหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิปรวม ทั้งหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์งานเฉพาะ

วิธีการเข้าถึงข้อมูลโดยทางอ้อม (Indirect Addressting)

เป็นวิธีการเข้าถึงข้อมูลโดยทางอ้อม โดยค่าตำแหน่งหน่วยความจำจะอยู่ในรีจิสเตอร์เฉพาะบางตัว นั่นคือ วิธีนี้จะใช้ค่าในรีจิสเตอร์เป็นตัวชี้ตำแหน่งหน่วยความจำ หน่วยความจำที่สามารถใช้วิธีการเข้าถึงแบบนี้ได้คือ หน่วยความจำสำหรับเก็บข้อมูลที่ใช้เก็บข้อมูลทั่วไปบริเวณ 128 ไบท์ล่างและ 128 ไบท์บน รวมทั้งหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป รีจิสเตอร์ที่สามารถนำมาใช้เป็นตัวชี้ตำแหน่งของหน่วยความจำมีดังต่อไปนี้

- รีจิสเตอร์ใช้งานทั่วไป R0 , R1 ของแต่ละกลุ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รีจิสเตอร์ใช้งานเฉพาะ SP(stack pointer)
- รีจิสเตอร์ใช้งานเฉพาะ DPTR (data pointer)

การใช้วิธีการเข้าถึงข้อมูลโดยทางอ้อมนี้รีจิสเตอร์ ที่เก็บค่าตำแหน่งหน่วยความจำจะต้องระบุเครื่องหมาย "@" ไว้ข้างหน้า ดังตัวอย่าง

```
MOV  A , @R0
MOVX @DPTR , A
```

วิธีการเข้าถึงข้อมูลในรีจิสเตอร์ใช้งานทั่วไป (Register Instruction)

ข้อมูลที่ต้องการจะอยู่ในรีจิสเตอร์ใช้งานทั่วไป R0-R7 ของแต่ละกลุ่มรีจิสเตอร์ที่ถูกเลือกใช้งานในขณะนั้น โดยในการทำงานจริง ๆ ซีพียูจะตรวจสอบกลุ่มรีจิสเตอร์ที่ถูกเลือกใช้งานจากบิท RS0 ,RS1 ในรีจิสเตอร์ใช้งานเฉพาะ PSW

วิธีการเข้าถึงข้อมูลในรีจิสเตอร์เฉพาะของคำสั่ง (Register-Specific)

คำสั่งบางคำสั่งของ MCS-51 จะระบุไว้แล้วว่าต้องดำเนินการกับข้อมูลในรีจิสเตอร์ตัวใด เช่น ACCUMULATOR , DPTR , SP ดังนั้นในรหัสคำสั่ง (opcode) ของคำสั่งประเภทนี้ MCS-51 จะรู้ได้เองว่าต้องประมวลผลกับรีจิสเตอร์ตัวใด ด้วยเหตุนี้ในกลุ่มนี้ จึงไม่ต้องบอกตำแหน่งของรีจิสเตอร์ที่ใช้งานเฉพาะคำสั่งนี้แต่อย่างใดเลย เช่น

```
MOV  A , #data
MOVX DPTR , #data
```

จากตัวอย่างนี้ เราไม่จำเป็นต้องระบุตำแหน่งของรีจิสเตอร์ A , DPTR ในรหัสคำสั่งของคำสั่งทั้งสองแต่อย่างใด เพราะ MCS-51 จะทราบเองว่าเป็นรีจิสเตอร์ทั้งสองจากรหัสของคำสั่ง

วิธีการเข้าถึงข้อมูลที่กำหนดเองโดยตรง (Immediate Constants)

เป็นการกำหนดค่าข้อมูลให้กับคำสั่งโดยตรง ข้อมูลที่นำมาประมวลผลในคำสั่งจะอยู่ตามหลังรหัสคำสั่ง ทั้งนี้จะต้องใช้เครื่องหมาย "#" ระบุหน้าข้อมูลที่ต้องการ เช่น

```
MOV  A , # 100
```

วิธีการเข้าถึงข้อมูลโดยใช้ตัวชี้อ้างอิง (Indexed Addressing)

ข้อมูลที่ใช้วิธีการอ้างแบบนี้จะเป็นข้อมูลที่อยู่ในหน่วยความจำสำหรับเก็บโปรแกรมภายในหรือภายนอกชิปเท่านั้น จุดประสงค์ของการอ้างข้อมูลแบบนี้ มีไว้เพื่อใช้ในการเปิดหาค่าข้อมูลที่เก็บไว้ในหน่วยความจำสำหรับเก็บโปรแกรม ซึ่งข้อมูลไม่สูญหายแม้ไม่มีพลังงาน ในการทำงานของคำสั่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ใช้การอ้างวิธีนี้ จะใช้ค่าของรีจิสเตอร์ใช้งานเฉพาะ DPTR หรือ PC มารวมกับค่าในรีจิสเตอร์ A เพื่อชี้ไปยังตำแหน่งของหน่วยความจำสำหรับเก็บโปรแกรมซึ่งเก็บข้อมูลไว้ ดังนั้นค่าในรีจิสเตอร์ใช้งานเฉพาะ DPTR , PC จะต้องมีค่าเท่ากับตำแหน่งต้นของหน่วยความจำส่วนที่เก็บข้อมูลที่ต้องการ ส่วนค่าของรีจิสเตอร์ A จะเป็นตัวเลือกข้อมูลที่อยู่ในหน่วยความจำ เช่น

MOVC A , @A + DPTR

MOVC A , @A + PC

ความจริงการอ้างข้อมูลวิธีนี้ยังมีที่ใช้ในกลุ่มคำสั่งควบคุมลำดับการทำงานของโปรแกรม โดยการบังคับให้โปรแกรมกระโดดข้ามไปทำงานที่ตำแหน่งใด ๆ ในหน่วยความจำซึ่งมีค่าตำแหน่งเท่ากับผลรวมของค่าในรีจิสเตอร์ใช้งานเฉพาะ DPTR กับรีจิสเตอร์ A ดังตัวอย่างต่อไปนี้

JMP @A + DPTR

เมื่อทราบถึงวิธีการเข้าถึงข้อมูลแบบต่าง ๆ แล้ว ต่อไปจะกล่าวถึงรายละเอียดของกลุ่มคำสั่ง แต่ละกลุ่มอย่างคร่าว ๆ โดยจะกล่าวอย่างละเอียดอีกครั้งในบทที่เกี่ยวกับกลุ่มคำสั่งทั้งหมด

5.4.2 คำสั่งใน MCS-51

คำสั่งทั้งหมดใน MCS-51 สามารถแยกเป็นประเภทตามลักษณะการทำงานได้ดังนี้

กลุ่มคำสั่งทางคณิตศาสตร์(Arithmetic Instructions)

เป็นกลุ่มคำสั่งทางคณิตศาสตร์ทั้งหมด ซึ่งจะประกอบไปด้วยคำสั่งในการบวก ลบ คูณ หาร รวมทั้งคำสั่งในการเพิ่มค่าข้อมูลในหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิป โดยมีวิธีการเข้าถึงข้อมูลที่จะมาดำเนินการได้หลายวิธี

ข้อมูลที่เห็นเป็นตัวอักษร<byte>หมายถึงข้อมูลขนาด 8 บิท ซึ่งสามารถใช้วิธีการเข้าถึงได้วิธีเดียวหรือหลายวิธีขึ้นกับชนิดของคำสั่ง

กลุ่มคำสั่งทางตรรกศาสตร์(Logical Instructions)

ประกอบไปด้วยกลุ่มคำสั่งทางตรรกศาสตร์ เช่น AND ,OR ,Exclusive-OR , Complement รวมทั้งคำสั่งสำหรับเลื่อนบิทข้อมูลไปทางซ้ายหรือขวาโดยผ่านบิท carry flag หรือไม่ก็ได้ นอกจากนี้ยังมีคำสั่งพิเศษที่ใช้ในการสลับที่ข้อมูล 4 บิทบนและ 4 บิทล่าง (SWAP)

กลุ่มคำสั่งเคลื่อนย้ายข้อมูล (Data Transfer Instructions)

เป็นคำสั่งที่ใช้สำหรับการเคลื่อนย้ายข้อมูลเพื่อใช้ในการนำข้อมูลที่ได้จากการประมวลผลไปเก็บยังหน่วยความจำบริเวณใดบริเวณหนึ่ง หรือเพื่อย้ายข้อมูลไปยังรีจิสเตอร์เพื่อประมวลผล เนื่องจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งบางคำสั่งจำเป็นต้องทำงานที่รีจิสเตอร์เฉพาะตัวเท่านั้น เช่น คำสั่งในการคูณหรือหารที่ต้องทำงานกับรีจิสเตอร์ A , B เท่านั้น คำสั่งในกลุ่มนี้ยังแบ่งออกเป็นกลุ่มคำสั่งย่อย ๆ ดังนี้

◊ กลุ่มคำสั่งสำหรับเคลื่อนย้ายข้อมูลในหน่วยความจำสำหรับเก็บข้อมูลภายในชิป

◊ กลุ่มคำสั่งสำหรับเคลื่อนย้ายข้อมูลจากหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป

◊ กลุ่มคำสั่งสำหรับเคลื่อนย้ายข้อมูลจากหน่วยความจำสำหรับเก็บโปรแกรมทั้งภายในและภายนอกชิป

กลุ่มคำสั่งในการควบคุมลำดับการทำงานของโปรแกรม(Program Control Instructions)

เป็นคำสั่งที่ใช้ในการควบคุมลำดังการทำงานของโปรแกรม ในกลุ่มคำสั่งนี้ยังแบ่งออกเป็นคำสั่งที่ควบคุมลำดับการทำงานของโปรแกรมโดยมีเงื่อนไขและไม่มีเงื่อนไข ทำให้การเขียนโปรแกรมสะดวกมากขึ้น

กลุ่มคำสั่งสำหรับการประมวลผลแบบบูลีน(Boolean Instructions)

MCS-51 มีความสามารถพิเศษในการประมวลผลแบบบูลีน ซึ่งไม่มีในไมโครโปรเซสเซอร์ชนิดอื่น การประมวลผลแบบนี้มีไว้สำหรับงานทางด้านควบคุมโดยเฉพาะ จึงทำให้ MCS-51 เหมาะสมสำหรับที่จะนำไปใช้ควบคุมอุปกรณ์ต่าง ๆ ได้เป็นอย่างดี

การประมวลผลแบบบูลีนจะเป็นการประมวลผลด้วยข้อมูลขนาด 1 บิท โดยมีหน่วยความจำขนาด 1 บิท สำหรับประมวลผล ซึ่งสามารถอ้างตำแหน่งได้โดยตรง หน่วยความจำนี้จะอยู่ในบริเวณเดียวกับหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิป และที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะบางตัว

หน่วยความจำขนาด 1 บิท จะเป็นว่าจะอยู่ในแต่ละบิทของหน่วยความจำสำหรับเก็บข้อมูลเก็บข้อมูลทั่วไป ณ ตำแหน่ง 20H-2FH และที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะที่มีค่าตำแหน่งสามบิทสุดท้ายเป็น 0 (ค่าแอดเดรสไบท์ต่ำเป็น 0000B หรือ 1000B

ในการประมวลผลแบบบูลีนจะใช้ค่าข้อมูลจากหน่วยความจำขนาด 1 บิทเหล่านี้ โดยในการประมวลผลแบบนี้จะประกอบด้วย

- เซตบิท
- เคลียร์บิท
- กระทำคำสั่งทางตรรกศาสตร์ระหว่างหน่วยความจำกับบิท carry flag
- ตรวจสอบสถานะบิทและข้ามไปทำงานในส่วนอื่นของโปรแกรมขึ้นกับสถานะของบิท
- เคลื่อนย้ายข้อมูลระหว่าง carry flag กับหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 พอร์ทสื่อสารข้อมูลแบบอนุกรมใน MCSS-51

MCS-51 มีพอร์ทสำหรับสื่อสารข้อมูลแบบอนุกรมที่สามารถรับและส่งข้อมูลแบบอนุกรมได้ โดยผู้ใช้ไม่จำเป็นต้องต่อชิปที่ทำหน้าที่รับหรือส่งข้อมูลแบบอนุกรมโดยเฉพาะเพิ่มแต่อย่างใดเลย การนำ MCS-51 ไปประยุกต์ใช้งานที่ต้องมีการติดต่อสื่อสารข้อมูลแบบอนุกรมกับวงจรภายนอกอื่น ๆ จึงทำได้สะดวกและมีความคล่องตัวสูงมาก

พอร์ทสื่อสารข้อมูลแบบอนุกรมที่มีใน MCS-51 สามารถทำงานได้ในแบบ full duplex หมายความว่า MCS-51 สามารถรับและส่งข้อมูลได้พร้อม ๆ กัน โดยในการรับข้อมูลจะมีการบัฟเฟอร์ข้อมูลให้ด้วย จึงทำให้ MCS-51 สามารถกำหนดการรับข้อมูลไบท์ที่สองซึ่งถูกส่งตามเข้ามาก่อนที่ไบท์แรกที่ได้รับเข้ามาจะถูกอ่านจากรีจิสเตอร์ใช้งานเฉพาะที่ใช้สำหรับรับข้อมูล (receive register) เพื่อนำไปเก็บไว้ในหน่วยความจำต่อไป (หากไบท์แรกยังไม่ถูกอ่านเมื่อได้รับไบท์ที่สองเรียบร้อยแล้วข้อมูลจะหายไปหนึ่งไบท์)

พอร์ทสื่อสารข้อมูลแบบอนุกรมใน MCS-51 ประกอบด้วยรีจิสเตอร์ขนาด 8 บิท จำนวนสองตัว แต่ละตัวมีชื่อเรียกตามหน้าที่ดังนี้คือ

- ◆ รีจิสเตอร์สำหรับรับข้อมูลใช้รับข้อมูลที่ส่งเข้ามาจากภายนอก
- ◆ รีจิสเตอร์สำหรับส่งข้อมูล (transmit register) ใช้ส่งข้อมูลจาก MCS-51 ออกไปภายนอก

รีจิสเตอร์ทั้งสองมีตำแหน่งเดียวกันในริจิสเตอร์ใช้งานเฉพาะ คือ ตรงกับตำแหน่งของรีจิสเตอร์ใช้งานเฉพาะ SBUF (ตำแหน่ง 99H) ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ การเข้าถึงข้อมูลในรีจิสเตอร์แต่ละตัว MCS-51 จะทราบเองว่าผู้ใช้ต้องการติดต่อกับรีจิสเตอร์ตัวใดโดยตรวจสอบจากรหัสคำสั่ง ทั้งนี้เพราะในการเขียนไปไว้ในรีจิสเตอร์ใช้งานเฉพาะ SBUF หมายถึงการโหลดข้อมูลไปที่รีจิสเตอร์สำหรับส่งข้อมูลเพื่อส่งข้อมูลออกไปภายนอก ส่วนการอ่านข้อมูลจากรีจิสเตอร์ใช้งานเฉพาะ SBUF จะหมายถึงค่าที่รับเข้ามาได้จากภายนอกที่เก็บไว้ในรีจิสเตอร์สำหรับรับข้อมูลมาใช้งาน

การใช้งานพอร์ทสื่อสารข้อมูลแบบอนุกรมใน MCS-51 มีความสะดวกและคล่องตัวสูง ทั้งนี้เนื่องจากผู้ใช้สามารถกำหนดการทำงานที่แตกต่างกันได้ถึง 4 ประเภท โดยสามารถกำหนดได้จากค่าของบิทในรีจิสเตอร์ใช้งานเฉพาะ SCON ดังแสดงในรูปที่ 5.10 การใช้งานที่แตกต่างกัน 4 ประเภทนี้มีจุดประสงค์เพื่อความคล่องตัวในการรับหรือส่งข้อมูลแบบอนุกรมแต่ละประเภทดังนี้

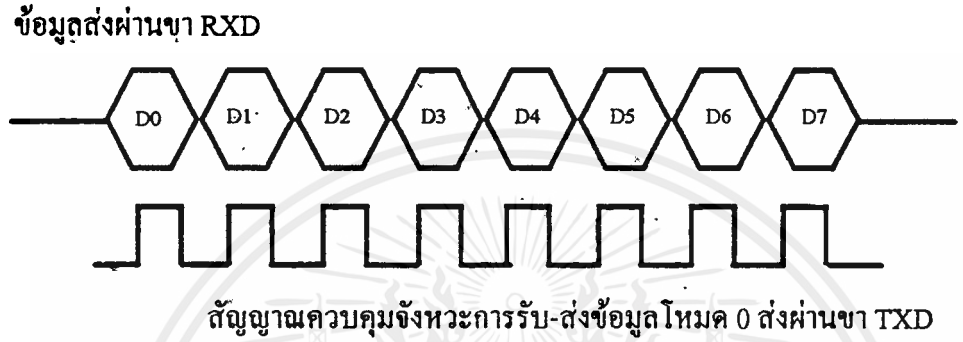
5.5.1 การใช้งานโหมดต่าง ๆ

โหมด 0

การทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมด 0 ขา RXD จะใช้สำหรับรับและส่งข้อมูล ส่วนขา TXD มีไว้เพื่อใช้สร้างสัญญาณ shift clock เพื่อกำหนดจังหวะในการรับและส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

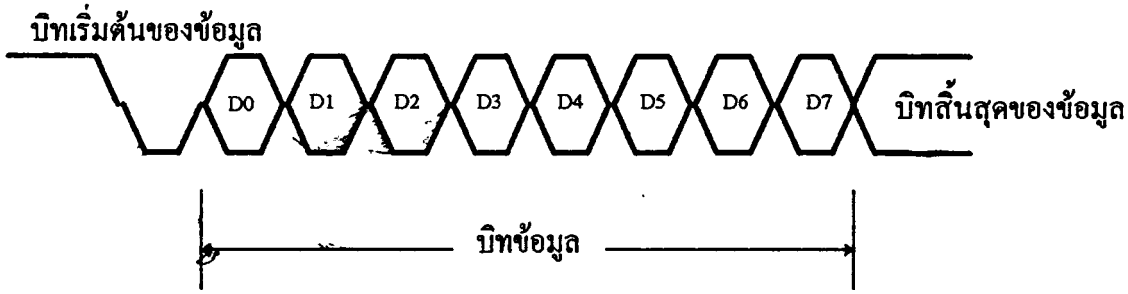
(ข้อมูลจะถูกรับหรือส่งตามจังหวะของสัญญาณ shift clock) ในโหมดนี้การรับส่งข้อมูลจะเป็น 8 บิท (บิทข้อมูล 8 บิท) โดยเริ่มรับและส่งบิทต่ำสุดก่อน(LSB first) อัตราการรับส่งข้อมูลในการทำงานโหมด 0 ถูกกำหนดไว้ที่ 1/12 ของความถี่ออสซิลเลเตอร์ที่ใช้ การทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมด 0 จะไม่มีบิทเริ่มต้นของข้อมูล (start bit) และบิทสิ้นสุดของข้อมูล (stop bit) เพราะจังหวะการรับและส่งข้อมูลถูกกำหนดจากสัญญาณ shift clock แล้ว



รูปที่ 5.10 แสดงข้อมูลที่รับและส่งในการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 0

โหมด 1

การทำงานแบบที่สองหรือการทำงานโหมด 1 นี้ มีการรับและส่งข้อมูลครั้งละ 10 บิท ข้อมูลจะถูกส่งออกไปภายนอกผ่านทางขา TXD และรับข้อมูลเข้ามาทางขา RXD ข้อมูลทั้ง 10 บิท ประกอบด้วยบิทเริ่มต้นของข้อมูลอีก 1 บิท (มีค่าเป็น 0 เสมอ) บิทข้อมูล 8 บิท (รับและส่งบิทต่ำสุดก่อน) และบิทสิ้นสุดของข้อมูลอีก 1 บิท(มีค่าเป็น 1 เสมอ) ในขณะทำการรับข้อมูล ค่าในบิทสิ้นสุดของข้อมูลที่รับได้จะไปอยู่ในบิท RB8 ของรีจิสเตอร์ใช้งานเฉพาะ SCON อัตราเร็วในการรับหรือส่งข้อมูลของพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมดนี้สามารถเปลี่ยนแปลงได้ ดังจะได้กล่าวในรายละเอียดต่อไป

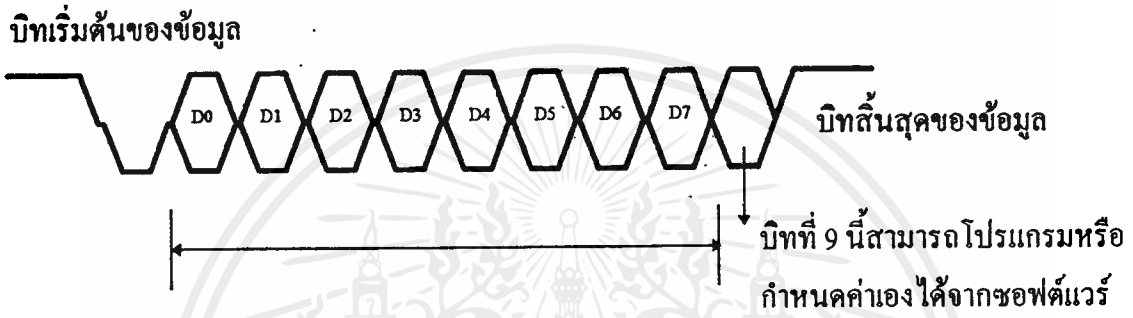


รูปที่ 5.11 แสดงข้อมูลที่รับและส่งในการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมด 2

การทำงานแบบที่สาม หรือการทำงานโหมด 2 จะมีการรับและส่งข้อมูลครั้งละ 11 บิท ข้อมูลจะถูกส่งออกภายนอกผ่านทาง TXD และรับเข้ามาผ่านทางขา RXD ข้อมูลที่รับและส่งทั้ง 11 บิท ประกอบด้วยบิทเริ่มต้นของข้อมูล 1 บิท (มีค่าเป็น 0 เสมอ) บิทข้อมูล 8 บิท (รับหรือส่งบิทต่ำสุดก่อน) ตามด้วยบิทที่ 9 (ต่อจากบิทข้อมูลบิทสุดท้าย) ซึ่งเป็นบิทที่สามารถกำหนดให้มีค่าเป็นศูนย์หรือหนึ่งได้ (Programmable 9th data bit) และบิทสุดท้ายคือบิทสิ้นสุดของข้อมูล (มีค่าเป็น 1 เสมอ) ดังนั้นจำนวนบิทที่รับส่งทั้งหมด 11 บิทจะประกอบด้วยบิทต่าง ๆ ดังนี้



รูปที่ 5.12 แสดงข้อมูลที่รับและส่งในการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 2 และ 3

ในขณะทำการส่งข้อมูล บิทที่ 9 จะได้จากค่าในบิท TB8 ของรีจิสเตอร์ใช้งานเฉพาะ SCON ดังแสดงในรูปที่ 5.11 บิทนี้สามารถถูกกำหนดให้มีค่าเป็น 0 หรือ 1 อย่างไรก็ได้ ส่วนใหญ่ในการใช้งานจริงมักจะใช้บิทนี้สำหรับตรวจสอบความถูกต้องของข้อมูลที่รับหรือส่ง (parity bit) โดยจะนำบิท P (parity) ในรีจิสเตอร์ PSW ไปไว้ในบิท TB8 ส่วนในขณะรับข้อมูลบิทที่ 9 จะไปปรากฏอยู่ในบิท RB8 ของรีจิสเตอร์ SCON โดยไม่สนใจบิทสิ้นสุดของข้อมูล ค่าอัตราเร็วในการรับหรือส่งข้อมูลโหมดนี้ถูกกำหนดไว้ที่ 1/32 หรือ 1/64 ของความถี่ออสซิลเลเตอร์ที่ใช้

โหมด 3

การทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมแบบสุดท้าย คือการทำงานในโหมด 3 ในการทำงานโหมดนี้ ข้อมูลจำนวน 11 บิทถูกส่งผ่านขา TXD และถูกรับเข้ามาทางขา RXD ข้อมูลทั้ง 11 บิท ประกอบด้วยบิทเริ่มต้นของข้อมูล 1 บิท (เป็น 0 เสมอ) บิทข้อมูล 8 บิท (รับและส่งบิทต่ำสุดก่อน) ตามด้วยบิทที่ 9 ซึ่งเป็นบิทที่สามารถกำหนดค่าได้เหมือนในโหมด 2 (programmable 9th bit) และบิทสุดท้ายคือบิทสิ้นสุดของข้อมูล (เป็น 1 เสมอ) อัตราเร็วในการรับหรือส่งข้อมูลสามารถเปลี่ยนแปลงได้ดังจะศึกษาในรายละเอียดต่อไป ดังนั้นจะเห็นว่ารูปแบบการรับส่งข้อมูลในโหมด 3 จะเหมือนกับโหมด 2 ทุกอย่าง แต่ในโหมดนี้สามารถกำหนดค่าอัตราเร็วในการรับหรือส่งข้อมูลได้ตามความต้องการของผู้ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมทั้ง 4 โหมดที่กล่าวมานี้ การส่งข้อมูลจะเริ่มทันทีเมื่อมีคำสั่งใด ๆ ที่ใช้รีจิสเตอร์ใช้เฉพาะ SBUF เป็นรีจิสเตอร์ปลายทาง (destination register) เช่น

```
MOV  SBUF , A
```

ส่วนในการรับข้อมูลจะเริ่มต้นโดยมีเงื่อนไขดังนี้

◊ ในโหมด 0 เริ่มเมื่อค่าในบิท RI = 0 และบิท REN = 1

◊ ในโหมดอื่น ๆ การรับข้อมูลเริ่มเมื่อ MCS-51 ได้รับบิทเริ่มต้นของข้อมูลเข้ามา โดยที่บิท REN ในขณะนั้นต้องมีค่า 1

5.5.2 รีจิสเตอร์ใช้งานเฉพาะ SCON (Serial Port Control Registor)

แต่ละบิทในรีจิสเตอร์ใช้งานเฉพาะ SCON จะใช้สำหรับควบคุมและตรวจสอบการทำงานของพอร์ทสื่อสารอนุกรมใน MCS-51 ดังนั้นก่อนใช้งานพอร์ทสื่อสารข้อมูลแบบอนุกรม ผู้เขียนโปรแกรมจำเป็นต้องทราบความหมายของบิทต่าง ๆ ในรีจิสเตอร์ตัวนี้ แต่ละบิทในรีจิสเตอร์ใช้งานเฉพาะ SCON มีความหมายดังแสดงในรูปที่ 5.13

SCON							
7	6	5	4	3	2	1	0
SMO	SM1	SM2	REN	TB8	RB8	TI	RI

บิท	ชื่อบิท	
SCON.7	SMO	บิทเลือกการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมดต่าง ๆ
SCON.6	SM1	บิทเลือกการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมดต่าง ๆ
	0 0	โหมด 0 : ทำงานเป็น shift register อัตราเร็วในการรับหรือส่งข้อมูลเท่ากับ 1/12 ของความถี่ออสซิลเลเตอร์
	0 1	โหมด 1 : 8 Bit UART อัตราเร็วในการรับหรือส่งข้อมูลกำหนดเองได้
	1 0	โหมด 2 : 9 Bit UART อัตราเร็วในการรับหรือส่งข้อมูล = 1/32 หรือ 1/64 ของความถี่ออสซิลเลเตอร์
	1 1	โหมด 3 : 9 Bit UART อัตราเร็วในการรับหรือส่งข้อมูล กำหนดเองได้
SCON.5	SM2	บิทเลือกการใช้งานพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมด 2 และ 3 เพื่อใช้ติดต่อระหว่างซีพียูด้วยกันเอง
	1:	ใช้พอร์ทสื่อสารข้อมูลแบบอนุกรมในการติดต่อระหว่างซีพียูด้วยกันเอง เมื่อข้อมูลบิทที่ 9 ที่ได้รับมีค่าเป็น 0 (ดาต้าไบท์) บิท RI จะไม่ถูกเซต แต่หากข้อมูลบิทที่ 9 มีค่าเป็น 1 (แอดเดรสไบท์) บิท RI จะไม่ถูกเซต
	2:	ใช้พอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 1 และโหมด 3 ตามปกติ
SCON.4	REN	บิทควบคุมการอนุญาตให้มีการรับข้อมูล ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		1: อนุญาตให้มีการรับข้อมูลจากภายนอกได้
		2: ไม่อนุญาตให้มีการรับข้อมูลจากภายนอกได้
SCON.3	TB8	บิทข้อมูลบิทที่ 9 ซึ่งจะถูกส่งออกไปในการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 2 และ 3 การเซตหรือเคลียร์กระทำด้วยคำสั่งในโปรแกรมเท่านั้น
SCON.2	RB8	บิทข้อมูลบิทที่ 9 ที่ได้รับเข้ามาจากภายนอกในการทำงานพอร์ทสื่อสารข้อมูลแบบอนุกรมโหมด 2 และ 3 ส่วนในการทำงานโหมด 1 ถ้าบิท SM2 = 0 บิทนี้จะเป็นบิทสิ้นสุดของข้อมูลที่รับเข้ามาได้ และไม่ถูกกำหนดการใช้งานในโหมด 0
SCON.1	TI	บิทบอกสถานะสัญญาณอินเตอร์รัปต์ที่เกิดจากการรับข้อมูล ถูกเซตโดยฮาร์แวร์เมื่อข้อมูลบิทที่ 8 ถูกส่งออกำปแล้วในการทำงานโหมด 0 ส่วนในการทำงานโหมดอื่น ๆ จะถูกเซต โดยฮาร์แวร์เมื่อเริ่มบิทสิ้นสุดของข้อมูลออกไป และจะต้องถูกเคลียร์โดยคำสั่งในโปรแกรมเท่านั้น
SCON.0	RI	บิทบอกสถานะสัญญาณอินเตอร์รัปต์ที่เกิดจากการรับข้อมูล ถูกเซตโดยฮาร์แวร์เมื่อได้รับข้อมูลบิทที่ 8 เรียบร้อยแล้วในการทำงานโหมด 0 หรือที่จุดครึ่งทางของช่วงรับบิทสิ้นสุดของข้อมูลในการทำงานโหมดอื่น (มีข้อยกเว้นในกรณีใช้พอร์ทสื่อสารข้อมูลแบบอนุกรมติดต่อระหว่างซีพียูด้วยกันเอง) และจะต้องถูกเคลียร์โดยคำสั่งในโปรแกรมเท่านั้น

รูปที่ 5.13 แสดงรีจิสเตอร์ใช้งานเฉพาะ SCON

รีจิสเตอร์ตัวนี้ไม่เพียงแต่ใช้ควบคุมการทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมดต่าง ๆ เท่ากัน บางบิทของรีจิสเตอร์นี้ยังใช้เป็นที่เก็บข้อมูลบิทที่ 9 สำหรับการรับและการส่งข้อมูลในโหมด 2 และ 3 (บิท TB8 และ RB8) และนอกจากนี้รีจิสเตอร์ใช้งานเฉพาะ SCON ยังมีบิทที่ควบคุมการอินเตอร์รัปต์ของพอร์ทสื่อสารข้อมูลแบบอนุกรม (serial port interrupt) นั่นคือบิท TI และ RI รวมอยู่อีกด้วย

5.5.3 อัตราเร็วในการรับและส่งข้อมูล

baud rate หมายถึง อัตราเร็วในการรับหรือส่งข้อมูล โดยใน MCS-51 ค่าอัตราเร็วในการรับและส่งข้อมูลจะมีค่าเท่าใดก็ขึ้นอยู่กับการทำงานในแต่ละโหมดของพอร์ทสื่อสารข้อมูลแบบอนุกรมดังนี้

$$\text{baud rate โหมด 0} = \frac{\text{ความถี่ออสซิสเลเตอร์ที่ใช้}}{12}$$

หากใช้คริสตอลความถี่ 12 เมกะเฮิรทซ์ ค่า baud rate ของพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมด 0 จะมีค่าสูถึง 1 เมกะเฮิรทซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

◊ ในโหมด 2 ค่า baud rate ขึ้นอยู่กับค่าของบิท SMOD ที่อยู่ในรีจิสเตอร์ใช้งานเฉพาะ PCON โดย

- บิท SMOD = 0 ค่า baud rate จะเป็น 1/64 ของความถี่ออสซิลเลเตอร์ที่ใช้
- บิท SMOD = 1 ค่า baud rate จะเป็น 1/32 ของความถี่ออสซิลเลเตอร์ที่ใช้

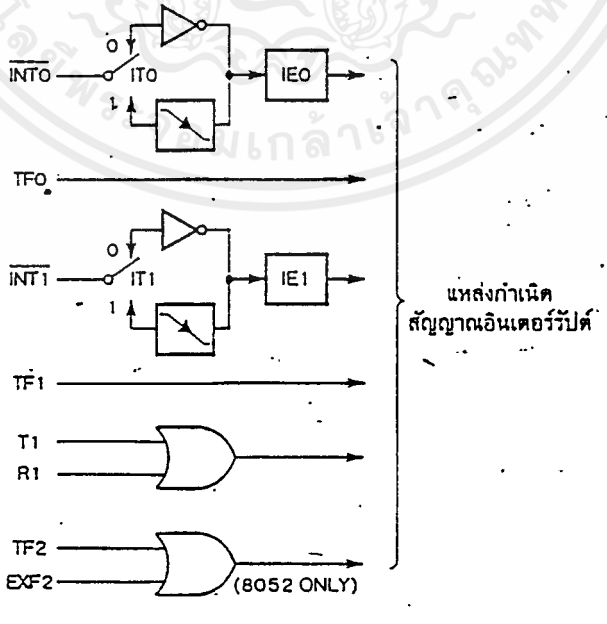
หลังจากการรีเซต MCS-51 ค่าในบิท SMOD จะเป็น 0 เสมอ และเราสามารถเขียนสูตรสำหรับคำนวณค่า baud rate ได้ดังสมการนี้

$$\text{baud rate โหมด 2} = \frac{2^{(SMOD)} \times (\text{ความถี่ออสซิลเลเตอร์ที่ใช้})}{64}$$

หากใช้คริสตอลความถี่ 12 เมกะเฮิรทซ์ baud rate สูงสุดในการทำงานโหมดนี้คือ 375K

◊ baud rate ในโหมด 1 และ 3 จะถูกกำหนดโดยอัตราการเกิด overflow ของไทม์เมอร์ 1 (timer 1 overflow rate) แต่ถ้าเป็น 8052 ซึ่งมีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์เพิ่มให้อีก 1 ตัว จะสามารถใช้ไทม์เมอร์ 2 ที่มีเพิ่มมานี้เป็นตัวกำหนด baud rate ได้ ทำให้มีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์ หรือเคาน์เตอร์ที่สามารถนำมากำหนด baud rate รวมจำนวน 2 ตัว (ไทม์เมอร์ 1 และ ไทม์เมอร์ 2) โดยอาจใช้ตัวใดตัวหนึ่งในการกำหนด baud rate สำหรับการรับข้อมูล ส่วนอีกตัวหนึ่งกำหนด baud rate สำหรับการส่งข้อมูล ทำให้การรับและการส่งข้อมูลมีค่า baud rate ที่ต่างกันได้ รายละเอียดของการใช้ไทม์เมอร์ 1 หรือไทม์เมอร์ 2 เป็นตัวกำหนดค่า baud rate มีดังนี้

5.6 การอินเตอร์รัปต์



รูปที่ 5.14 แหล่งกำเนิดสัญญาณอินเตอร์รัปต์ทั้ง 5 ชนิดที่ MCS-51 สามารถรับได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCS-51 สามารถรับสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นได้อย่างน้อย 5 ชนิดด้วยกัน (MCS-51 บางเบอร์ในตระกูลนี้สามารถรับสัญญาณอินเตอร์รัปต์ได้มากกว่า 5 ชนิด เช่น 8052 สามารถรับได้ 6 ชนิด) แหล่งกำเนิดสัญญาณอินเตอร์รัปต์ทั้ง 5 ชนิดที่ MCS-51 สามารถรับได้มีดังรูป 5.14

อินเตอร์รัปต์แต่ละชนิดที่ MCS-51 สามารถรับได้มีรายละเอียดดังต่อไปนี้

5.6.1 อินเตอร์รัปต์ที่เกิดจากภายนอก(External Interrupts)

เป็นอินเตอร์รัปต์ที่เกิดขึ้นจากภายนอก MCS-51 มี 2 ชนิดด้วยกัน คือ

- ◆ อินเตอร์รัปต์ภายนอกชนิด 0 รับได้จากขา $\overline{INT0}$
- ◆ อินเตอร์รัปต์ภายนอกชนิด 1 รับได้จากขา $\overline{INT1}$

ผู้ใช้สามารถกำหนดให้ MCS-51 ตรวจสอบสัญญาณอินเตอร์รัปต์ทั้งสองชนิดที่เกิดขึ้นที่ขา INT0 , INT1 2 แบบด้วยกัน คือ

- ◊ ตรวจสอบระดับสัญญาณ (level-activated)
- ◊ ตรวจสอบจากการเปลี่ยนสถานะสัญญาณ (transition-activated)

การตรวจสอบสถานะของสัญญาณอินเตอร์รัปต์ภายนอกที่ขาทั้งสอง สามารถเลือกได้เพียงอย่างใดอย่างหนึ่งขึ้นอยู่กับการกำหนดค่าบิท IT0, IT1(Interrupt Type control bit) ในรีจิสเตอร์ใช้งานเฉพาะ TCON ดังแสดงในรูปที่ 5.13ในหัวข้อไทม์เมอร์

เมื่อ MCS-51 ตรวจพบสัญญาณอินเตอร์รัปต์จากภายนอกจะมีผลทำให้บิท IE0(จากขา $\overline{INT0}$) หรือ IE1(จากขา $\overline{INT1}$) ของรีจิสเตอร์ใช้งานเฉพาะ TCON ถูกเซต บิททั้งสองจะเป็นตัวบอกสถานะของสัญญาณอินเตอร์รัปต์ที่เกิดจากภายนอก โดยถูกเซตเมื่อเกิดสัญญาณอินเตอร์รัปต์และจะถูกเคลียร์โดยฮาร์ดแวร์ภายใน MCS-51 เอง เมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเตอร์รัปต์ก็ต่อเมื่อ สัญญาณอินเตอร์รัปต์ภายนอกที่เกิดขึ้นได้มาจากการตรวจสอบระดับสัญญาณ เมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเตอร์รัปต์จะไม่มีการเคลียร์บิท IE0 หรือ IE1 ให้ ในกรณีนี้จะเป็นหน้าที่ของวงจรกำเนิดสัญญาณอินเตอร์รัปต์ภายนอกที่จะต้องทำหน้าที่ควบคุมสถานะของสัญญาณที่ขา $\overline{INTx}$($\overline{INT0}$ หรือ $\overline{INT1}$) ให้กลับสู่สภาพเดิมเอง มิฉะนั้นโปรแกรมหลักที่ทำงานอยู่จะถูกอินเตอร์รัปต์ไปเรื่อย ๆ จนกระทั่งสัญญาณอินเตอร์รัปต์กลับมีค่าเป็น 1 อีกครั้ง

5.6.2 อินเตอร์รัปต์ของไทม์เมอร์ 0 และไทม์เมอร์ 1

อินเตอร์รัปต์ของไทม์เมอร์ 0 หรือไทม์เมอร์ 1 ถูกทำให้เกิดขึ้นโดยบิท TF0 หรือ TF1 ซึ่งถูกเซตเมื่อไทม์เมอร์ 0 หรือไทม์เมอร์ 1 เกิด overflow (มีการเปลี่ยนค่าจาก 1 ทั้งหมดมาเป็น 0 ทั้งหมดในรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ของไทม์เมอร์ 0 หรือ ไทม์เมอร์ 1) ยกเว้นไทม์เมอร์ 0 ในโหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3 ซึ่งหยุดการทำงานเมื่อมีอินเตอร์รัปต์จากไทม์เมอร์เกิดขึ้น บิท TF0 และ TF1 จะถูกเคลียร์โดยฮาร์ดแวร์ภายใน MCS-51 เอง เมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเตอร์รัปต์

5.6.3 อินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรม (Serial Port Interrupt)

พอร์ทสื่อสารอนุกรมของ MCS-51 สามารถทำให้เกิดสัญญาณอินเตอร์รัปต์ได้ สัญญาณอินเตอร์รัปต์ที่เกิดขึ้นได้มาจากบิท TI หรือ RI ที่นำมาผ่านออร์เกท และบิทที่ควบคุมการอินเตอร์รัปต์ทั้งสองนี้จะไม่ถูกเคลียร์โดยฮาร์แวร์ใน MCS-51 เมื่อซีพียูไปทำงานในโปรแกรมบริการอินเตอร์รัปต์ เพราะการเกิดอินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรมอาจจะเกิดจากบิท RI หรือ TI ก็ได้ ดังนั้นโปรแกรมในส่วนบริการอินเตอร์รัปต์จะต้องตรวจสอบเองว่าสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นได้มาจากบิท RI หรือ TI และบิททั้งสองจะถูกเคลียร์โดยซอฟต์แวร์เท่านั้น

5.6.4 อินเตอร์รัปต์ของไทม์เมอร์ 2 (Timer 2 Interrupt)

ในเบอร์ 8052 จะมีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์เพิ่มขึ้นมาอีก 1 ตัว คือ ไทม์เมอร์ 2 โดยสามารถใช้สร้างสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นได้มาจากบิท RI หรือ TI และบิททั้งสองจะถูกเคลียร์โดยซอฟต์แวร์เท่านั้น

อินเตอร์รัปต์ของไทม์เมอร์ 2 เกิดขึ้นโดยการนำบิท TF2 และ EXF2 มาผ่านออร์เกท โดยบิท TF2 และ EXF2 ทั้งสองจะไม่ถูกเคลียร์โดยฮาร์ดแวร์เมื่อซีพียูไปทำงานในส่วนโปรแกรมบริการอินเตอร์รัปต์เหมือนในการเกิดอินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรม ดังนั้นในโปรแกรมบริการอินเตอร์รัปต์จะต้องตรวจสอบเองว่าบิท TF2 หรือ EXF2 ที่เป็นสาเหตุทำให้เกิดการอินเตอร์รัปต์ และบิทที่ทำให้เกิดอินเตอร์รัปต์จะต้องถูกเคลียร์โดยซอฟต์แวร์เองด้วย

อินเตอร์รัปต์แต่ละประเภททั้งหมดที่เกิดขึ้นจะมีผลไปเซตบิทต่าง ๆ ที่ทำหน้าที่ควบคุมการอินเตอร์รัปต์แต่ละชนิดของสัญญาณดังได้กล่าวมาแล้ว และเนื่องจากบิทเหล่านี้อยู่ในรีจิสเตอร์ใช้งานเฉพาะ ซึ่งอยู่ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ ดังนั้นผู้ใช้สามารถควบคุมให้บิทเหล่านี้ถูกเซตหรือเคลียร์จากคำสั่งซอฟต์แวร์ได้ด้วย เมื่อบิทเหล่านี้ถูกเซตโดยคำสั่งจากโปรแกรมแทนที่จะเกิดขึ้นเองจากแหล่งกำเนิดสัญญาณอินเตอร์รัปต์จะมีผลเหมือนกับเกิดสัญญาณอินเตอร์รัปต์แต่ละชนิดขึ้นเช่นเดียวกัน โดยมีผลเหมือนกับว่าถูกเซตหรือเคลียร์โดยฮาร์ดแวร์ นั่นคือ การอินเตอร์รัปต์ของสัญญาณอินเตอร์รัปต์แต่ละชนิดทั้งหมดที่กล่าวมา สามารถเกิดขึ้นได้จากซอฟต์แวร์ หรือสัญญาณอินเตอร์รัปต์ที่กำลังรอการบริการจากซีพียูอยู่สามารถถูกยกเลิกได้ด้วยซอฟต์แวร์ เช่นกัน

อินเตอร์รัปต์แต่ละชนิดที่กล่าวไปแล้ว สามารถถูกควบคุมให้สามารถอินเตอร์รัปต์ MCS-51 ได้หรือไม่ โดยการควบคุมจากบิทต่าง ๆ รีจิสเตอร์ใช้งานเฉพาะ IE ดังแสดงในรูปที่ 5.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ใช้งานเฉพาะ IE (Interrupt Enable-Register)

เข้าถึงข้อมูลได้ในระดับบิท

IE7	IE6	IE5	IE4	IE3	IE2	IE1	IE0
EA	--	ET2	ES	ET1	EX1	ET0	EX0

บิท	ชื่อบิท	
IE7	EA	ใช้ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ทั้งหมด
	0 :	MCS-51 จะไม่ตอบสนองสัญญาณอินเตอร์รัปต์ใด ๆ ทั้งสิ้น
	1 :	การตอบสนองต่อสัญญาณอินเตอร์รัปต์แต่ละชนิดจะถูกควบคุม โดยตรงจากบิทที่ทำหน้าที่ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ ซึ่งอยู่ในรีจิสเตอร์นี้เช่นนี้
IE6	--	ไม่ถูกกำหนดการใช้งาน (สำรองไว้ใช้ใน MCS-51 เบอร์ใหม่ ๆ ในอนาคต
IE5	ET2	ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปท์ของไทม์เมอร์ 2 เมื่อเกิด overflow (มีใช้เฉพาะ MCS-51 บางเบอร์ที่มีไทม์เมอร์ 2 เช่น 8052)
IE4	ES	ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรม
IE3	ET1	ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 1 เมื่อเกิด overflow
IE2	EX1	ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ภายนอกชนิด 1
IE1	ET0	ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ไทม์เมอร์ 0 เมื่อเกิด overflow
IE0	EX0	ควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์ภายนอกชนิด 0

รูปที่ 5.15 รีจิสเตอร์ใช้งานเฉพาะ IE

การกำหนดให้บิทควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์แต่ละชนิดมีค่าเป็น 0 หมายถึงไม่ให้ MCS-51 ตอบสนองต่อสัญญาณอินเตอร์รัปต์ชนิดนั้น หากกำหนดให้บิทควบคุมการตอบสนองต่อสัญญาณอินเตอร์รัปต์แต่ละชนิดมีค่าเป็น 1 หมายถึงให้ MCS-51 ตอบสนองต่อสัญญาณอินเตอร์รัปต์ชนิดนั้น (บิท EA ต้องถูกเซตไว้ก่อนด้วย)

บิท EA ในรีจิสเตอร์ใช้งานเฉพาะ IE สามารถควบคุมการอินเตอร์รัปต์ใน MCS-51 ได้ทั้งหมด หากบิทนี้มีค่าเป็น 0 สัญญาณอินเตอร์รัปต์ทุกชนิดที่เกิดขึ้นจะไม่สามารถอินเตอร์รัปต์ MCS-51 ได้ แต่หากบิทนี้ค่าเป็น 1 สัญญาณอินเตอร์รัปต์แต่ละชนิดจะถูกควบคุมให้อินเตอร์รัปต์ MCS-51 ได้อย่างอิสระ (ควบคุมจากบิท IE.0-IE.5)

บิท IE.5 , IE.6 ไม่ถูกใช้ใน 8051 เพราะถูกสงวนไว้ใช้ใน MCS-51 เบอร์อื่น ๆ ที่สามารถรับอินเตอร์รัปต์ได้เพิ่มขึ้น ดังนั้นซอฟต์แวร์ของผู้ใช้ไม่ควรจะมีคำสั่งเขียนค่า 1 ลงในบิทเหล่านี้ เพื่อให้โปรแกรมยังคงสามารถใช้กับชิปเบอร์ใหม่ ๆ ในตระกูลนี้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6.5 โครงสร้างระดับความสำคัญในการบริการอินเตอร์รัปต์ (Priority Level Structure)

อินเตอร์รัปต์แต่ละชนิดสามารถถูกเลือกระดับความสำคัญในการบริการได้ 2 ระดับ โดยการเซตหรือเคลียร์บิทในรีจิสเตอร์ใช้เฉพาะ IP ดังแสดงในรูปที่ 5.16

รีจิสเตอร์ใช้งานเฉพาะ IP (Interrupt Priority Register)

เข้าถึงข้อมูลได้ในระดับบิท

IP7	IP6	IP5	IP4	IP3	IP2	IP1	IP0
--	--	PT2	PS	PT1	PX1	PT0	PX0

บิท	ชื่อบิท	
IP7	--	ไม่ถูกกำหนดการใช้งาน (สำรองไว้ใช้ใน MCS-51 เบอร์ใหม่ ๆ ในอนาคต)
IP6	--	ไม่ถูกกำหนดการใช้งาน (สำรองไว้ใช้ใน MCS-51 เบอร์ใหม่ ๆ ในอนาคต)
IP5	PT2	กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 2
IP4	PS	กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรม
IP3	PT1	กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 1
IP2	PX1	กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ภายนอกชนิด 1
IP1	PT0	กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 0
IP0	PX0	กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเตอร์รัปต์ภายนอกชนิด 0

รูปที่ 5.16รีจิสเตอร์ใช้งานเฉพาะ IP

การให้บิทกำหนดลำดับความสำคัญของอินเตอร์รัปต์เป็น 0 หมายถึงให้อินเตอร์รัปต์ชนิดนั้นมีลำดับความสำคัญต่ำ ส่วนการให้บิทกำหนดลำดับความสำคัญของอินเตอร์รัปต์เป็น 1 หมายถึงให้อินเตอร์รัปต์ชนิดนั้นมีลำดับความสำคัญสูง ระดับความสำคัญในการบริการอินเตอร์รัปต์ที่เกิดขึ้นมีได้ 2 ระดับ ได้แก่

อินเตอร์รัปต์ระดับความสำคัญต่ำ (Low Priority Interrupt)

อินเตอร์รัปต์ชนิดนี้สามารถถูกอินเตอร์รัปต์จากสัญญาณอินเตอร์รัปต์ระดับความสำคัญสูงได้ แต่จะไม่สามารถถูกอินเตอร์รัปต์ โดยสัญญาณอินเตอร์รัปต์ระดับความสำคัญตัวอื่น ๆ ได้

อินเตอร์รัปต์ระดับความสำคัญสูง(High Priority Interrupt)

อินเตอร์รัปต์ประเภทนี้ไม่สามารถถูกอินเตอร์รัปต์โดยสัญญาณอินเตอร์รัปต์ชนิดอื่น ๆได้เลย นั่นคือมีระดับความสำคัญสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้ามีสัญญาณอินเตอร์รัปต์เกิดขึ้นพร้อมกัน 2 ชนิด โดยมีระดับความสำคัญในการบริการ แต่ถ้ามีการขออินเตอร์รัปต์พร้อมกัน 2 ชนิด ซึ่งมีระดับความสำคัญเท่าเทียมกัน ลำดับการบริการระดับความสำคัญของการบริการอินเตอร์รัปต์ชนิดใดควรจะถูกบริการก่อน ดังนั้นภายในระดับความสำคัญของการบริการอินเตอร์รัปต์หนึ่ง ๆ จะมีระดับความสำคัญในการบริการอินเตอร์รัปต์ ย่อยลงไปอีกหนึ่งระดับ (second priority structure) ดังแสดงในตารางที่ 5.1

แหล่งกำเนิดอินเตอร์รัปต์	ลำดับความสำคัญภายใน MCS-51
อินเตอร์รัปต์ภายนอกชนิด 0 (IE0)	สูงสุด
อินเตอร์รัปต์ของไทม์เมอร์ 0 (TF0)	
อินเตอร์รัปต์ภายนอกชนิด 1 (IE1)	
อินเตอร์รัปต์ของไทม์เมอร์ 1 (TF1)	
อินเตอร์รัปของพอร์ทสื่อสารอนุกรม(TI +RI)	
อินเตอร์รัปต์ของไทม์เมอร์ 1 (TF2+EXF2)	ต่ำสุด

ตารางที่ 5.1 ระดับความสำคัญในการบริการอินเตอร์รัปต์

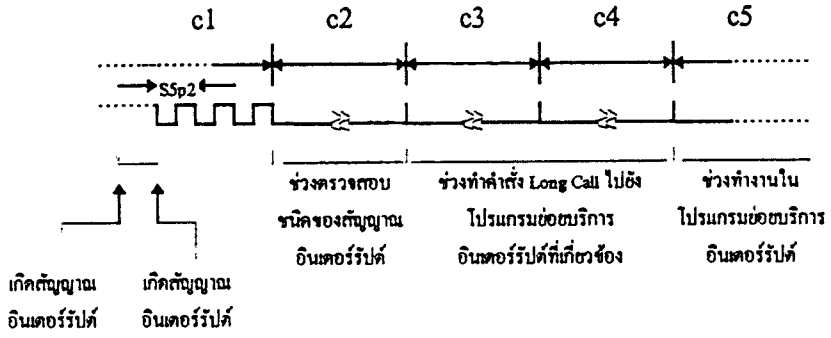
การจัดการกับสัญญาณอินเตอร์รัปต์ที่มีระดับความสำคัญเท่าเทียมกันที่เกิดขึ้นพร้อมกัน (priority within level structure) ถูกใช้เพียงเพื่อแก้ปัญหาสัญญาณอินเตอร์รัปต์ที่มีระดับความสำคัญเท่ากันที่เกิดขึ้นพร้อมกันเท่านั้น (simultaneous request of the same priority level)

รีจิสเตอร์ใช้งานเฉพาะ IP มีบิทที่ไม่ถูกใช้งานอยู่บางบิท คือ IP.7 และ IP.6 โดยไม่ถูกใช้ใน 8051 และ 8052 ใน 8051 จะมีบิทที่ว่างเพิ่มมาอีก 1 บิท คือ IP.5 ดังนั้นซอฟต์แวร์ของผู้ใช้ไม่ควรมีการเขียนค่า 1 ไปที่ตำแหน่งบิทเหล่านี้เพราะมันอาจถูกนำไปใช้ใน MCS-51 เบอร์ใหม่ ๆ ในอนาคตต่อไป

5.6.6 MCS-51 จัดการกับสัญญาณอินเตอร์รัปต์อย่างไร

สัญญาณอินเตอร์รัปต์แต่ละชนิดจะถูกตรวจสอบที่ทุก ๆ สเตท 5 เฟส 2 ของทุกๆ แมชชีนไซเกิล ค่าที่ตรวจสอบได้จะถูกรับเข้ามาในแมชชีนไซเกิลถัดไป สำหรับใน 8052 อินเตอร์รัปต์ของไทม์เมอร์ 2 จะมีวัฏจักรการทำงานที่ต่างออกไปดังจะอธิบายในหัวข้อ "เวลาในการตอบสนองต่อสัญญาณอินเตอร์รัปต์" (response time)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่5.17 การตอบสนองต่อสัญญาณอินเตอร์รัปต์

การตอบสนองต่อสัญญาณอินเตอร์รัปต์จะมีลักษณะดังในรูปที่ 5.17 จะเห็นว่าประกอบไปด้วยไซเกิลการทำงานต่าง ๆ กัน ได้แก่

◊ ไซเกิลตรวจสอบสัญญาณอินเตอร์รัปต์ (ตรวจสถานะของบิทที่ทำหน้าที่บอกสถานะสัญญาณอินเตอร์รัปต์แต่ละประเภท) จะตรวจสอบทุก ๆ สเตท 5 เฟส 2 ของแต่ละแมชชีนไซเกิล

◊ ไซเกิลตรวจหาชนิดของสัญญาณอินเตอร์รัปต์ (pooling cycle) ตรวจสอบว่าสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นในไซเกิลตรวจจับสัญญาณอินเตอร์รัปต์เป็นสัญญาณอินเตอร์รัปต์ชนิดใด

◊ ไซเกิลการสร้างคำสั่ง long call ไปยังโปรแกรมบริการอินเตอร์รัปต์ที่เหมาะสม (ใช้เวลา 2 แมชชีนไซเกิล

◊ ไซเกิลการทำคำสั่งที่อยู่ในโปรแกรมบริการอินเตอร์รัปต์

5.6.7 รายละเอียดของการทำงานในแต่ละไซเกิลมีดังนี้

ถ้าบิทที่บอกสถานะสัญญาณอินเตอร์รัปต์ตัวใดตัวหนึ่งอยู่ในสถานะถูกเซตที่สเตท 5 เฟส 2 ของไซเกิลตรวจสอบสัญญาณอินเตอร์รัปต์ซึ่งเป็นไซเกิลก่อนหน้าไซเกิลตรวจหาชนิดของสัญญาณอินเตอร์รัปต์ที่เกิดขึ้น (pooling cycle) ซึ่งจะทำการค้นหาว่าอินเตอร์รัปต์ชนิดใดเป็นผู้ขอเข้ามา ในไซเกิลถัดไปก็จะทำคำสั่ง long call ไปยังโปรแกรมบริการอินเตอร์รัปต์ที่เหมาะสม ไซเกิลการทำคำสั่ง long call โดยฮาร์ดแวร์จะถูกกระทำสำเร็จก็ต่อเมื่อไม่ถูกป้องกันโดยสภาวะดังต่อไปนี้

1.ซีพียูกำลังทำคำสั่งในโปรแกรมบริการอินเตอร์ของอินเตอร์รัปต์ ซึ่งมีความสำคัญเทียบเท่าหรือสูงกว่าอยู่ในขณะนั้น

2.ไซเกิลที่ตรวจหาชนิดของอินเตอร์รัปต์ไม่ใช่ไซเกิลสุดท้ายของคำสั่งที่ซีพียูกำลังปฏิบัติงานอยู่ นั่นคือซีพียูทำงานของคำสั่งใด ๆ ยังไม่เสร็จสิ้นขณะตรวจพบชนิดของสัญญาณอินเตอร์รัปต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.คำสั่งที่กำลังปฏิบัติอยู่ในขณะนั้นเป็น RETI หรือคำสั่งใด ๆ ที่มีการเขียนข้อมูลไปยังรีจิสเตอร์ใช้งานเฉพาะ IE หรือ IP

สภาวะทั้งสามนี้จะป้องกันมิให้ซีพียูทำคำสั่ง long call ไปยังโปรแกรมบริการอินเตอร์รัปต์ขณะตรวจพบการขออินเตอร์รัปต์ดังนี้

◊ สภาวะที่ 1 มีไว้เพื่อให้อินเตอร์รัปต์ที่มีลำดับความสำคัญสูงกว่าได้รับการบริการก่อน โดยอินเตอร์รัปต์ที่มีลำดับความสำคัญต่ำกว่าไม่สามารถขัดจังหวะได้

◊ สภาวะที่ 2 มีไว้เพื่อให้แน่ใจคำสั่งกำลังทำอยู่ในขณะนั้นจะถูกทำเสร็จก่อนการย้ายไปทำคำสั่งใด ๆ ในโปรแกรมบริการอินเตอร์รัปต์ที่เกี่ยวข้อง

◊ สภาวะที่ 3 มีไว้เพื่อให้แน่ใจว่าถ้าคำสั่งที่ทำอยู่เป็น RETI หรือการเข้าถึงข้อมูลในรีจิสเตอร์ IE หรือ IP แล้ว อย่างน้อยจะต้องมีคำสั่งอีก 1 คำสั่งถูกปฏิบัติก่อนอินเตอร์รัปต์ใด ๆ จะถูกบริการ

ไซเกิลตรวจหาชนิดของสัญญาณอินเตอร์รัปต์จะถูกทำซ้ำในแต่ละแมชชีนไซเกิล และค่าที่รับเข้ามา (ชนิดของอินเตอร์รัปต์ที่ตรวจสอบได้) จะเป็นค่าที่ปรากฏเมื่อสเตท 5 เฟส 2 ของแมชชีนไซเกิลก่อนหน้านี้เท่านั้น (ไซเกิลตรวจจับสัญญาณอินเตอร์รัปต์) ดังนั้นถ้าสถานะของสัญญาณอินเตอร์รัปต์แอกทีฟ แต่ไม่ได้รับการบริการเพราะ 1 ใน 3 สภาวะที่กล่าวมาข้างต้น และหากปรากฏว่าหยุดแอกทีฟเมื่อสภาวะที่ป้องกันการทำคำสั่ง long call หมดไปแล้ว สัญญาณอินเตอร์รัปต์ที่เกิดขึ้นนี้จะไม่ได้รับการบริการ (ไม่มีการย้ายการทำงานไปยังโปรแกรมบริการอินเตอร์รัปต์) หรือกล่าวได้ว่าสถานะของอินเตอร์รัปต์แต่ละชนิดซึ่งครั้งหนึ่งเคยแอกทีฟ แต่ไม่ได้รับการตอบสนองเพราะถูกป้องกันด้วยสภาวะดังกล่าวข้างต้น จะไม่ถูกเก็บค่าไว้ ทั้งนี้เพราะในแต่ละไซเกิลที่ตรวจหาชนิดของสัญญาณอินเตอร์รัปต์ซึ่งเกิดขึ้นทุกแมชชีนไซเกิลจะรับสถานะของสัญญาณอินเตอร์รัปต์ใหม่เข้ามาเสมอ

สังเกตว่าถ้าอินเตอร์รัปต์ที่มีความสำคัญสูงถูกแอกทีฟก่อนสเตท 5 เฟส 2 ของช่วง c3 ในรูปที่ 5.17 และไม่มีสภาวะที่ป้องกันการทำคำสั่ง long call มันก็จะได้รับการบริการในระหว่าง c5 และ c6 โดยปราศจากการบริการของอินเตอร์รัปต์ที่มีความสำคัญน้อยกว่า ถึงแม้จะได้รับการตรวจสอบค่าแล้วในช่วง c1 ดังนั้นซีพียูจะรับรู้การอินเตอร์รัปต์โดยการทำคำสั่ง long call ไปที่โปรแกรมบริการอินเตอร์รัปต์ที่เหมาะสม ในบางกรณี MCS-51 จะเคลียร์บิทที่บอกสถานะสัญญาณอินเตอร์รัปต์ด้วยเลย แต่ในบางกรณีจะไม่เคลียร์ให้ ผู้ใช้ต้องบรรจุคำสั่งเคลียร์บิทเหล่านี้เองในซอฟต์แวร์ ทั้งนี้ขึ้นกับชนิดของอินเตอร์รัปต์ที่เกิดขึ้นดังได้กล่าวแล้วในตอนต้น และสำหรับสัญญาณอินเตอร์รัปต์ที่เกิดจากภายนอก ($\overline{INT0}$, $\overline{INT1}$) MCS-51 จะเคลียร์ค่าในบิท IE0 , IE1 ให้เองก็ต่อเมื่อสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นตรวจสอบได้จากการเปลี่ยนสถานะของสัญญาณเท่านั้น

คำสั่ง long call ที่กระทำโดยฮาร์ดแวร์จะทำการ Push ข้อมูลของรีจิสเตอร์ใช้งานเฉพาะ PC (Program Counter) ไปไว้ที่หน่วยความจำซึ่งกำหนดให้เป็นสแตก(stack) โดยไม่มีการเก็บค่าของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ใช้งานเฉพาะ PSW จากนั้นจะโหลดค่าในรีจิสเตอร์ PC ใหม่ด้วยค่าซึ่งเป็นตำแหน่งเริ่มต้นของโปรแกรมบริการการอินเตอร์รัปต์แต่ละชนิดที่เกิดขึ้น ดังแสดงในตารางที่ 5.2

แหล่งกำเนิดอินเตอร์รัปต์	ตำแหน่งเริ่มต้นของโปรแกรมบริการอินเตอร์รัปต์ (vector address)
อินเตอร์รัปต์ภายนอกชนิด 0 (IE0)	0003H
อินเตอร์รัปต์ของไทม์เมอร์ 0 (TF0)	000BH
อินเตอร์รัปต์ภายนอกชนิด 1 (IE1)	0013H
อินเตอร์รัปต์ของไทม์เมอร์ 1 (TF1)	001BH
อินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรม(TI +RI)	0023H
อินเตอร์รัปต์ของไทม์เมอร์ 1 (TF2+EXF2)	002BH

ตารางที่ 5.2 แสดงตำแหน่งเริ่มต้นของโปรแกรมบริการอินเตอร์รัปต์แต่ละชนิดที่เกิดขึ้น

คำสั่งในโปรแกรมบริการอินเตอร์รัปต์จะถูกปฏิบัติไปเรื่อย ๆ จนกระทั่งพบคำสั่ง RETI ซึ่งเป็นตัวบอกให้ซีพียูทราบว่าการบริการอินเตอร์รัปต์ได้กระทำเสร็จสิ้นแล้ว จากนั้นซีพียูจะทำการดึง (pop) เอาค่า 2 ไบท์สูงสุดจากสแตก และโหลดให้กับรีจิสเตอร์ PC เพื่อให้สามารถกลับไปทำงานเดิมที่ปฏิบัติอยู่ก่อนได้รับสัญญาณอินเตอร์รัปต์ได้

สังเกตว่า คำสั่ง RET ธรรมดาจะสามารถดึงเอาค่า 2 ไบท์สูงสุดจากสแตก และโหลดให้กับรีจิสเตอร์ใช้งานเฉพาะ PC ได้เช่นเดียวกับคำสั่ง RETI แต่หากใช้ RET แล้วระบบควบคุมอินเตอร์รัปต์ (interrupt control system) ภายใน MCS-51 จะคิดว่าอินเตอร์รัปต์ที่เกิดขึ้นยังคงถูกบริการอยู่

5.6.8 อินเตอร์รัปต์ที่เกิดจากภายนอก

สัญญาณอินเตอร์รัปต์ที่เกิดจากภายนอกสามารถกำหนดให้มีการตรวจสอบสัญญาณได้สองแบบ คือ ตรวจสอบจากระดับสัญญาณ และจากการเปลี่ยนระดับสัญญาณโดยกำหนดได้จากการเซต หรือเคลียร์บิท IT1 , IT0 (interrupt type control bit) ในรีจิสเตอร์ใช้งานเฉพาะ TCON ดังนี้

◊ บิท ITx (IT0 หรือ IT1) มีค่าเป็น 0 : สัญญาณอินเตอร์รัปต์ภายนอกจะถูกตรวจสอบจากระดับของสัญญาณ โดยหากสถานะที่ $\overline{\text{INTx}}$ ($\overline{\text{INT0}}$ หรือ $\overline{\text{INT1}}$) มีค่าเป็น 0 จะทำให้เกิดสัญญาณอินเตอร์รัปต์ และบิท IEx (IE0 หรือ IE1) ถูกเซต

◊ บิท ITx มีค่าเป็น 1 : สัญญาณอินเตอร์รัปต์ภายนอกจะถูกตรวจสอบจากการเปลี่ยนระดับของสัญญาณ โดยหากตรวจพบสถานะที่ขา $\overline{\text{INTx}}$ เป็น 1 ในแมชชีนไซเกิลใด ๆ และเป็น 0 ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แมชชีนไซเกิลถัดไป บิท IEx ในรีจิสเตอร์ TCON จะถูกเซต บิท IEx นี้ จะทำให้เกิดการอินเตอร์รัปต์ซีพียูต่อไป (ขึ้นกับค่าของบิท EA , ES ด้วย)

เนื่องจากสัญญาณอินเตอร์รัปต์จากภายนอกถูกตรวจสอบ 1 ครั้งในแต่ละแมชชีนไซเกิล ดังนั้นสัญญาณที่มีสถานะเป็น 1 หรือ 0 ควรจะคงค่าไว้ให้ได้อย่างน้อย 1 แมชชีนไซเกิล หรือ 12 คาบสัญญาณออสซิลเลเตอร์ ถ้าสัญญาณอินเตอร์รัปต์ภายนอกถูกตรวจจากการเปลี่ยนระดับของสัญญาณ วงจรสร้างสัญญาณอินเตอร์รัปต์ภายนอกต้องคงค่าสถานะ 1 ไว้อย่างน้อย 1 ไซเกิล และคงสถานะ 0 ไว้อย่างน้อย 1 ไซเกิล ทั้งนี้เพื่อให้แน่ใจว่าสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นจะถูกตรวจพบแน่นอนในกรณีนี้บิท IEx จะถูกเคลียร์โดยฮาร์ดแวร์เองเมื่อ MCS-51 ปฏิบัติคำสั่ง long call ไปยังโปรแกรมบริการอินเตอร์รัปต์ ถ้าสัญญาณอินเตอร์รัปต์ภายนอกถูกตรวจสอบจากระดับสัญญาณ วงจรที่กำเนิดสัญญาณอินเตอร์รัปต์ภายนอกต้องรักษาสถานะการขออินเตอร์รัปต์ (แอกทีฟ) ไว้จนกระทั่งอินเตอร์รัปต์เกิดขึ้นจริง ๆ และมันต้องเปลี่ยนสถานะของการขออินเตอร์รัปต์ให้กลับมีค่าเหมือนเดิม (หยุดแอกทีฟ) ก่อนที่โปรแกรมบริการอินเตอร์รัปต์จะถูกกระทำเสร็จ มิฉะนั้นแล้วโปรแกรมบริการอินเตอร์รัปต์เดียวกันนี้จะถูกทำงานซ้ำ

5.6.9 เวลาในการตอบสนองต่อสัญญาณอินเตอร์รัปต์

ระดับสัญญาณอินเตอร์รัปต์ภายนอกชนิด 0 และ 1 จะถูกเปลี่ยนเป็นตรงกันข้าม (inversel) และถูกเก็บค่าไว้ในบิท IE0 หรือ IE1 ที่สเตท 5 เฟส 2 ของแต่ละแมชชีนไซเกิลเช่นเดียวกับสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 2 เฉพาะที่เกิดจากภายนอก (ขา T2EX) จะถูกเก็บไว้ในบิท EXF2 (ไทม์เมอร์ 2 มีบิท

บอกสถานะสัญญาณอินเตอร์รัปต์สองอย่าง คือ บิท TF2 และบิท EXF2) รวมทั้งสัญญาณอินเตอร์รัปต์ของพอร์ทสื่อสารอนุกรม (บิท RI ,TI) ค่าในบิทที่บอกสถานะของสัญญาณอินเตอร์รัปต์แต่ละชนิดจะยังไม่ถูกรับเข้ามาโดยวงจรภายในจนกระทั่งถึงแมชชีนไซเกิลถัดไป

บิทบอกสถานะสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 0 และไทม์เมอร์ 1 (TF0 และ TF1) จะถูกเซตที่สเตท 5 เฟส 2 ของไซเกิลที่ไทม์เมอร์ 0 หรือไทม์เมอร์ 1 เกิด overflow จากนั้นค่าในบิทบอกสถานะนี้จะถูกรับโดยวงจรภายในในแมชชีนไซเกิลถัดไป แต่ค่าในบิทบอกสถานะสัญญาณอินเตอร์รัปต์ของไทม์เมอร์ 2 (เฉพาะบิท TF2) จะถูกเซตที่สเตท 2 เฟส 2 และถูกรับค่าในไซเกิลเดียวกันกับไซเกิลที่เกิด overflow

ถ้ามีการขออินเตอร์รัปต์และเงื่อนไข 3 ข้อที่กล่าวมาถูกต้องสำหรับ MCS-51 ที่จะรับรู้ว่ามีการขออินเตอร์รัปต์ได้ คำสั่ง call ที่เกิดขึ้นเองจาก MCS-51 จะทำให้ซีพียูภายใน MCS-51 ถูกย้ายการทำงานไปที่โปรแกรมบริการอินเตอร์รัปต์ที่ถูกเรียก และคำสั่งถัดไปที่จะถูกปฏิบัติจะเป็นคำสั่งแรกในโปรแกรมบริการอินเตอร์รัปต์ชนิดที่ถูกเรียก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากตัวคำสั่ง call เองจะใช้เวลา 2 แมชชีนไซเกิล ดังนั้นการตอบสนองต่อสัญญาณอินเตอร์รัปต์ที่เกิดขึ้นจะต้องใช้เวลาอย่างน้อย 3 แมชชีนไซเกิลเต็ม ๆ ซึ่งเป็นเวลาระหว่างการเกิดสัญญาณอินเตอร์รัปต์กับการเริ่มต้นทำงาน คำสั่งแรกในโปรแกรมบริการอินเตอรรัปต์ ดังอธิบายในรูปที่ 5.17

ช่วงเวลาในการตอบสนองที่นานกว่านี้อาจเกิดขึ้นได้หากการเรียกอินเตอร์รัปต์ถูกขัดไว้ด้วยเงื่อนไข 1 ใน 3 ข้อที่กล่าวไว้ข้างต้น ถ้าอินเตอร์รัปต์ที่มีลำดับความสำคัญเท่ากันหรือสูงกว่ากำลังถูกกระทำอยู่ เวลาในการรอคอยที่เพิ่มขึ้นจะขึ้นอยู่กับลักษณะของโปรแกรมบริการอินเตอร์รัปต์ที่กำลังถูกปฏิบัติ หรือหากคำสั่งที่กำลังกระทำอยู่ขณะเกิดสัญญาณอินเตอร์รัปต์ยังไม่อยู่ในไซเกิลสุดท้ายของคำสั่งนั้น เวลาในการรอคอยที่เพิ่มขึ้นจะไม่สามารถมากกว่า 3 แมชชีนไซเกิลได้ เพราะคำสั่งที่ยาวที่สุด คือ MUL , DIV ใช้เวลาเพียง 4 แมชชีนไซเกิลเท่านั้น หากคำสั่งที่กำลังกระทำเป็น RETI หรือการเขียนข้อมูลไปยังรีจิสเตอร์ใช้งานเฉพาะ IE หรือ IP เวลารอที่เพิ่มขึ้นจะไม่มากกว่า 5 แมชชีนไซเกิล (อย่างมากที่สุดอีก 1 แมชชีนไซเกิลเพื่อให้ปฏิบัติคำสั่ง RETI หรือคำสั่งที่มีการเขียนข้อมูลไปยังรีจิสเตอร์ใช้งานเฉพาะ IE ,IP เสร็จเรียบร้อยรวมกับอีก 4 แมชชีนไซเกิลที่ใช้ทำคำสั่งถัดไปในกรณีที่คำสั่งถัดไปนั้นเป็น MUL หรือ DIV)

ดังนั้น ในระบบที่มีการใช้อินเตอร์รัปต์เพียงอย่างเดียว เวลาในการตอบสนองอินเตอร์รัปต์จะมากกว่า 3 แมชชีนไซเกิล แต่จะน้อยกว่า 9 แมชชีนไซเกิลด้วย

5.6.10 การกำหนดให้อินเตอร์รัปต์มีความสำคัญ 3 ระดับด้วยซอฟต์แวร์

ในการใช้งานบางครั้งอาจมีความจำเป็นต้องใช้อินเตอร์รัปต์ที่มีลำดับความสำคัญมากกว่า 2 ระดับที่ MCS-51 มีให้ ในกรณีเช่นนี้เราสามารถใช้ซอฟต์แวร์อย่างง่าย ๆ ในการทำให้เหมือนว่ามีระดับความสำคัญในการบริการอินเตอร์รัปต์ (priority level) ระดับที่ 3 ได้

เริ่มต้น อินเตอร์รัปต์ที่มีลำดับความสำคัญสูงกว่า 1 จะต้องถูกำหนดให้มีลำดับความสำคัญเป็น 1 โดยกำหนดในรีจิสเตอรีใช้งานเฉพาะ IP และโปรแกรมบริการอินเตอร์รัปต์ของสัญญาณอินเตอร์รัปต์ที่มีลำดับความสำคัญเป็น 1 ที่คิดว่าสามารถถูกอินเตอร์รัปต์ได้โดยอินเตอร์รัปต์ที่มีลำดับความสำคัญระดับ 2 สามารถเขียนโดยมีคำสั่งเพิ่มเติมดังนี้

```
PUSH  IE
MOV  IE,#MASK
CALL  LABEL
        .
        .(EXECUTE  SERVICE  ROUTINE)
        .
POP  IE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

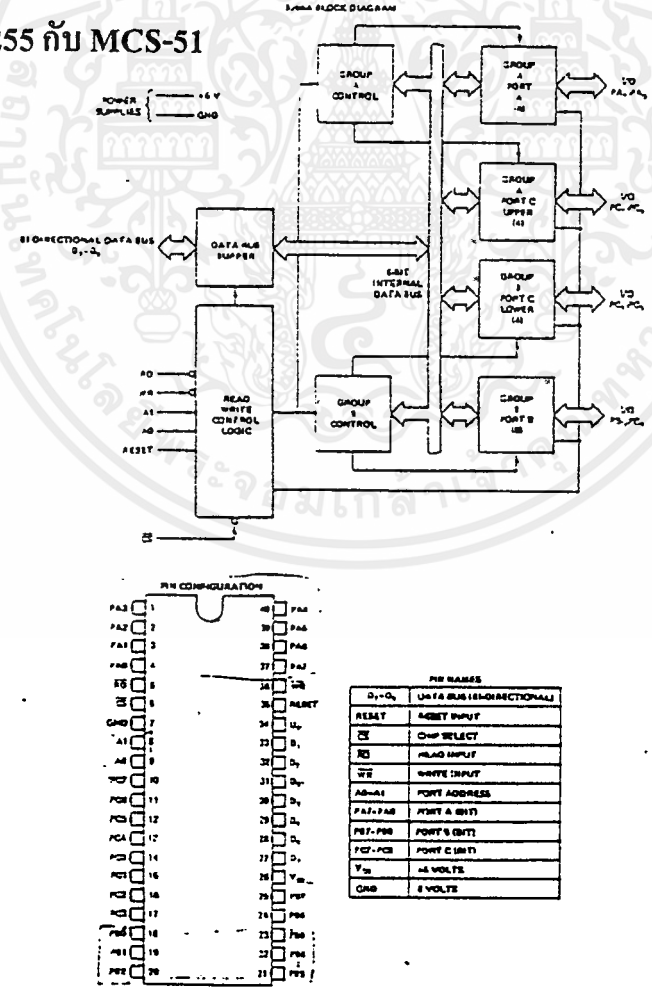
RET

LABEL : RETI

รีจิสเตอร์ใช้งานเฉพาะ IE จะถูกเปลี่ยนค่าทันทีที่อินเตอร์รัปต์ความสำคัญระดับ 1 ถูกเรียกใช้ เพื่อห้ามการบริการอินเตอร์รัปต์ทั้งหมด ยกเว้นอินเตอร์รัปต์ที่เราต้องการให้มีลำดับความสำคัญระดับ 2 และคำสั่ง CALL LABEL จะทำคำสั่ง RETI เพื่อหลอกซีพียูว่าขณะนี้การบริการของอินเตอร์รัปต์ความสำคัญระดับ 1 เสร็จสิ้นลงแล้ว ทั้งนี้เพื่อให้สัญญาณอินเตอร์รัปต์ที่มีความสำคัญระดับ 2 สามารถของอินเตอร์รัปต์ซีพียูได้

คำสั่งที่ไป POP ค่าของรีจิสเตอร์ใช้งานเฉพาะ IE จะไปนำค่าของรีจิสเตอร์ใช้งานเฉพาะ IE ที่เก็บไว้ในสแตกกลับมาไว้อย่างเดิม เพื่อให้โครงสร้างการอินเตอร์รัปต์กลับเป็นอย่างเดิม และใช้คำสั่ง RET แทนที่จะใช้ RETI ในตอนจบโปรแกรมบริการอินเตอร์รัปต์ คำสั่งที่เพิ่มขึ้นนี้จะทำให้ อินเตอร์รัปต์ที่มีลำดับความสำคัญระดับ 1 เสียเวลาเพิ่มอีก 10 ไมโครวินาที (ในกรณีที่เราใช้คริสตอล 12 เมกะเฮิรทซ์)

5.7 การเชื่อมโยง 8255 กับ MCS-51



รูปที่ 5.20 การวางขาและโครงสร้างของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8255 เป็นชิพขนาด 40 ขามีอย่ 3 พอร์ทคือ A,B,C เป็นพอร์ท 8 บิทที่สามารถโปรแกรมให้เป็นอินพุทหรือเอาท์พุทได้ โดยที่พอร์ท C ยังแบ่งเป็น 4 บิทล่างและ 4 บิทบน โดยมีโครงสร้างตามรูปที่ 5.18

	MODE 0		MODE 1		MODE 2	
	IN	OUT	IN	OUT	GROUP A ONLY	
PA0	IN	OUT	IN	OUT	↔	
PA1	IN	OUT	IN	OUT	↔	
PA2	IN	OUT	IN	OUT	↔	
PA3	IN	OUT	IN	OUT	↔	
PA4	IN	OUT	IN	OUT	↔	
PA5	IN	OUT	IN	OUT	↔	
PA6	IN	OUT	IN	OUT	↔	
PA7	IN	OUT	IN	OUT	↔	
PB0	IN	OUT	IN	OUT	—	MODE 0 OR MODE 1 ONLY
PB1	IN	OUT	IN	OUT	—	
PB2	IN	OUT	IN	OUT	—	
PB3	IN	OUT	IN	OUT	—	
PB4	IN	OUT	IN	OUT	—	
PB5	IN	OUT	IN	OUT	—	
PB6	IN	OUT	IN	OUT	—	
PB7	IN	OUT	IN	OUT	—	
PC0	IN	OUT	INTRB	INTRB	I/O	
PC1	IN	OUT	IBFB	OBFB	I/O	
PC2	IN	OUT	STBB	ACKB	I/O	
PC3	IN	OUT	INTRA	INTRA	INTRA	
PC4	IN	OUT	STBA	I/O	STBA	
PC5	IN	OUT	IBFA	I/O	IBFA	
PC6	IN	OUT	I/O	ACKA	ACKA	
PC7	IN	OUT	I/O	OBFA	OBFA	

ตาราง 5.3 แสดงโหมดต่างๆของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7.1 โหมดการทำงาน

การทำงานมีอยู่ด้วยกัน 3 โหมด ดังตารางที่ 5.3

- โหมด 0 มีการทำงานแบบ BASIC I/O ไม่มี handshake

- โหมด 1 โหมดนี้ใช้พอร์ท A,B ในการรับส่งข้อมูลและใช้พอร์ท C ในการตรวจสอบสัญญาณ (handshake)

- โหมดนี้ใช้พอร์ท A ในการรับส่งข้อมูล 2 ทิศทางและพอร์ท B ในการรับหรือส่งข้อมูลและใช้พอร์ท C บิท 0,1,2 ในการรับส่งข้อมูลและบิท 4,5,6 เป็นสัญญาณ handshake

5.7.2 สัญญาณต่างๆของ 8255

D0-D7	บัสข้อมูลเชื่อมโยงกับ CPU
A0-A1	ใช้เลือกพอร์ท A,B,C และพอร์ทควบคุม
RESET	เมื่อสัญญาณนี้ได้รับสัญญาณกระตุ้น จะทำให้ 8255 ถูกรีเซ้ท เป็นผลให้ทุกพอร์ทเป็นอินพุททันที
PA0-PA7	เป็นพอร์ทขนานขนาด 8 บิท
PB0-PB7	เป็นพอร์ทขนานขนาด 8 บิท
PC0-PC7	เป็นพอร์ทขนานขนาด 8 บิท
RD	ในการอ่านข้อมูลที่พอร์ทของ 8255 ต้องทำให้ขานี้เป็นลอจิก 0 พร้อมกับ CS
WR	ในการเขียนข้อมูลหรือโปรแกรมลงบน 8255 ต้องทำให้ขานี้เป็นลอจิก 0 พร้อมกับขา CS
CS	เป็นขาเลือกชิป 8255 ได้ ขานี้มักจะต่อกับ I/O DECODER

เมื่อขา WR,RD,A0,A1CS ทำงานทั้ง 5 ขาจะมีฟังก์ชันการทำงานตามตารางที่ 5.4

A1	A0	RD	WR	CS	
					Input operation (READ)
0	0	0	1	0	Port A → data bus
0	1	0	1	0	Port B → data bus
1	0	0	1	0	Port C → data bus
					Output operation (WRITE)
0	0	1	0	0	Data bus → port A
0	1	1	0	0	Data bus → port B
1	0	1	0	0	Data bus→ port C

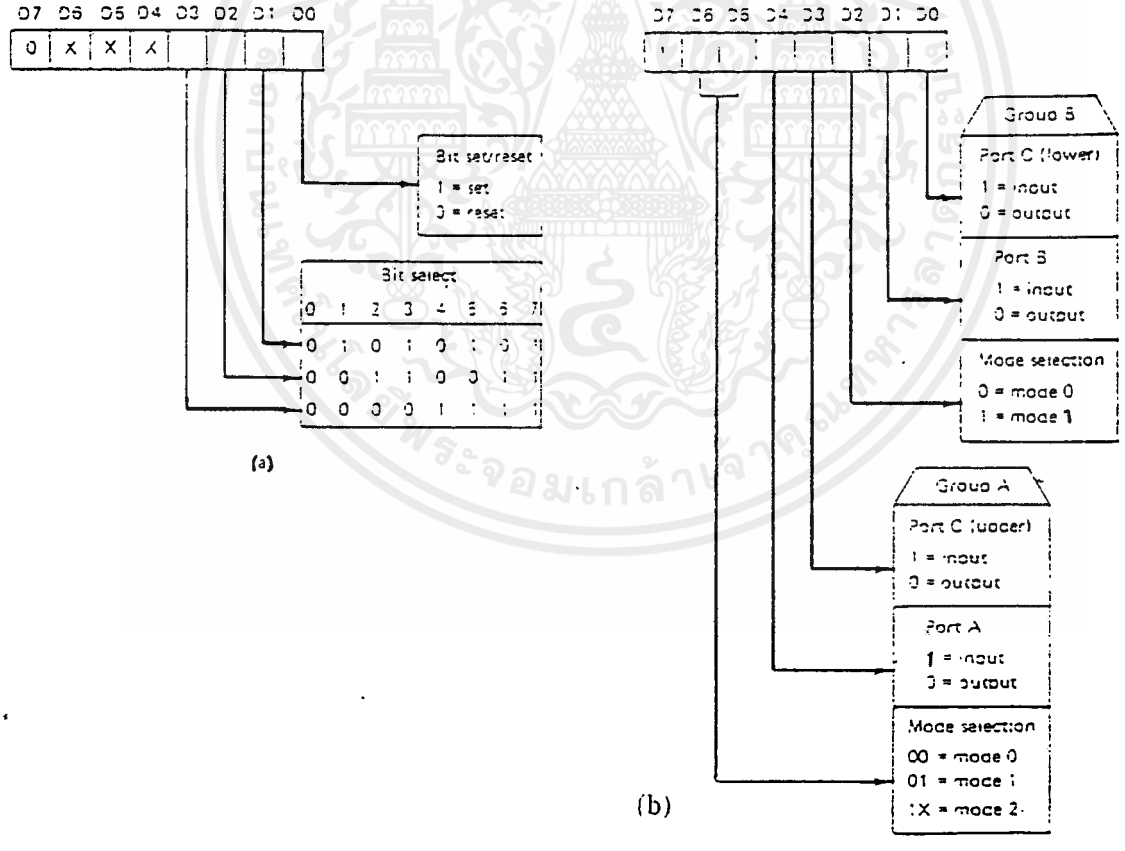
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1	1	1	0	0	Data bus→ control
					Disable function
X	X	X	X	1	Data bus→ 3-state
1	1	0	1	0	Illegal condition
X	X	1	1	0	Data bus→3-state

ตารางที่ 5.4 ตารางจริงของ 8255

5.7.3 การโปรแกรม 8255

ใช้ตารางการโปรแกรม ดังรูปที่ 5.19



รูปที่ 5.19 CONTROL WORDS ทั้ง 2 แบบ ของ MODE และ BIT DEFINITION FORMAT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8 การเขียนโปรแกรมสำหรับไมโครคอนโทรลเลอร์ตระกูล MCS-51

5.8.1 การเขียนโปรแกรมเพื่อเปิดหาค่าในตาราง

การเขียนโปรแกรมเพื่อเปิดหาค่าในตารางนี้จะมีประโยชน์และใช้มากเพื่อแทนการเขียนโปรแกรมคำนวณที่ซับซ้อน หรือเพื่อเก็บข้อมูลเกี่ยวกับการแสดงผล เนื่องจากการดึงข้อมูลออกจากตารางใช้เวลาในการทำงานสั้นและเท่ากันทุก ๆ ค่าของข้อมูลที่ต้องการหา การเขียนโปรแกรมที่ใช้การเปิดหาค่าจากตารางที่นิยมกันมาก เช่น การเปิดตารางเพื่อหาค่ารากที่สองของเลขจำนวนเต็ม การหาค่าทางตรีโกณมิติ เช่น ฟังก์ชั่น Sine ,Cos ฯลฯ

ใน MCS-51 มีคำสั่งที่อำนวยความสะดวกในการเปิดหาค่าในตารางให้แล้ว คือ คำสั่ง

- MOVC A , @A + DPTR
- MOVC A , @A + PC

คำสั่งเปิดหาค่าในตารางทั้งสองจัดอยู่ในกลุ่มคำสั่งเคลื่อนย้ายข้อมูลที่เราศึกษาผ่านมาแล้ว คำสั่งเปิดหาค่าในตารางทั้งสองใช้รีจิสเตอร์ A เป็นตัวชี้ข้อมูลที่ต้องการหาจากตาราง และใช้เป็นที่เก็บผลลัพธ์ที่ได้จากการเปิดตารางด้วย แต่การทำงานรวมทั้งวิธีเปิดหาค่าในตารางของคำสั่งทั้งสองจะมีลักษณะแตกต่างกันดังนี้

MOVC A , @A + DPTR

คำสั่งนี้ใช้เปิดหาค่าในตาราง โดยตำแหน่งต้นของตารางจะระบุด้วยค่าในรีจิสเตอร์ DPTR ส่วนค่าที่ใช้ชี้ตำแหน่งในตารางอยู่ในรีจิสเตอร์ A และผลลัพธ์ที่ได้จากการเปิดตารางจะเก็บไว้ในรีจิสเตอร์ A อีกครั้ง

ก่อนเปิดหาค่าในตารางโดยคำสั่งนี้ จะต้องโหลดค่าตำแหน่งต้นของตารางไว้ในรีจิสเตอร์ DPTR เสียก่อนทุกครั้ง ส่วนตารางที่เก็บข้อมูลจะอยู่ส่วนใดในหน่วยความจำก็ได้ ข้อมูลที่เก็บในตารางจะมีได้ทั้งสิ้น 256 ค่าแตกต่างกัน (A = 0 - 255)

โปรแกรมต่อไปนี้เป็นโปรแกรมเปิดตารางเพื่อหาค่าเลขยกกำลังสอง โดยจำนวนที่ต้องการหาค่ายกกำลังสองจะถูกโหลดไปไว้ในรีจิสเตอร์ A และผลลัพธ์ที่เป็นค่าเลขยกกำลังสองจะอยู่ในรีจิสเตอร์ A ภายหลังกระทำคำสั่ง

```
        MOV DPTR , #TABLE;กำหนดค่าตำแหน่งเริ่มต้นของตาราง
        MOV A , ENTRY_NUMBER   ;ใส่ค่าที่ต้องการหาจากตารางในรีจิสเตอร์ A
        MOV A , @A + DPTR      ;นำค่าจากตารางมาไว้ในรีจิสเตอร์ A
        .
        .      คำสั่งต่อไปในโปรแกรม
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
TABLE:
        ORG   1000H  ;กำหนดตำแหน่งเริ่มต้นของตารางที่ 1000H
        DB    00     ;กำหนดค่าแรกในตาราง
        DB    01     ;กำหนดค่าสองในตาราง
        DB    04     ;กำหนดค่าสามในตาราง
        DB    09     ;กำหนดค่าสี่ในตาราง
        DB    16     ;กำหนดค่าห้าในตาราง
```

MOVC A , @A + PC

คำสั่งนี้ใช้เปิดหาค่าในตาราง โดยตำแหน่งต้นของตารางจะระบุ โดยค่าในรีจิสเตอร์ PC ส่วนค่าที่ใช้ชี้ตำแหน่งข้อมูลในตารางอยู่ในรีจิสเตอร์ A และผลลัพธ์ที่ได้จากการเปิดตารางจะเก็บไว้ในรีจิสเตอร์ A เช่นเดียวกับคำสั่งแรก

การเปิดตารางโดยใช้คำสั่งนี้จำเป็นต้องใช้การเรียกโปรแกรมย่อยเพื่อหาค่าที่ต้องการเปิดจากตาราง ตารางที่เก็บข้อมูลวิธีนี้จะอยู่ส่วนใดของหน่วยความจำก็ได้ แต่ตัวตารางเก็บข้อมูลเองจะมีลักษณะเฉพาะที่แตกต่างจากตารางเปิดหาข้อมูลทั่วไปดังนี้

ส่วนที่ต้องการหาค่าจากตารางในโปรแกรม

```
MOV A , ENTRY_NUMBER  ;ใส่ค่าที่ต้องการหาจากตารางในรีจิสเตอร์ A
CALL TABLE            ;ย้ายการทำงานไปที่หน่วยความจำตำแหน่ง TABLE
    .
    .   คำสั่งต่อไปนี้ในโปรแกรม
    .
ORG   8000H                    ;กำหนดตำแหน่งเริ่มต้นของตารางที่ 8000H
TABLE:  MOV  A , @A + PC  ;นำค่าจากตารางไปเก็บไว้ที่รีจิสเตอร์ A
        RET               ;กลับไปทำงานเดิมต่อจากคำสั่ง CALL
        DB   **           ;กำหนดค่าที่ต้องการในตาราง
        DB   **           ; กำหนดค่าที่ต้องการในตาราง
        DB   **           ; กำหนดค่าที่ต้องการในตาราง
```

ในตารางแบบนี้จะสังเกตเห็นว่าตารางจริง ๆ จะอยู่ต่อท้ายคำสั่ง RET ทำให้เก็บข้อมูลในตารางได้สูงสุดเพียง 255 ข้อมูลเท่านั้น (A = 1 - 255) เนื่องจากภายหลังปฏิบัติคำสั่ง MOVC A , @A + PC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าของรีจิสเตอร์ PC จะอยู่ที่ตำแหน่งของคำสั่งต่อไปนี้ ซึ่งเป็นคำสั่ง RET เพื่อส่งค่าที่หาได้จากตารางกลับไปยังโปรแกรมหลัก

การเปิดหาค่าข้อมูลในตารางวิธีหลัง (ใช้คำสั่ง MOVC A , @A +PC) จะสะดวกกว่าแบบแรก เพราะไม่ต้องการกำหนดค่าเริ่มต้นของตารางแต่อย่างใด การเปิดตารางก็สามารถกระทำได้ง่าย เพียงแค่นำข้อมูลที่ต้องการหามาไว้ในรีจิสเตอร์ A จากนั้นเรียกโปรแกรมย่อยของตารางที่เก็บข้อมูลเท่านั้น

5.8.2 การเขียนโปรแกรมแบบมีทางเลือกหลายทาง

เราได้ศึกษารายละเอียด การใช้คำสั่งสำหรับควบคุมลำดับการทำงานของโปรแกรมมาแล้วในกลุ่มคำสั่งควบคุมลำดับการทำงานของโปรแกรมแบบไม่มีเงื่อนไขส่วนใหญ่จะบังคับให้โปรแกรมย้ายการทำงานไปยังส่วนอื่นของหน่วยความจำได้เพียงตำแหน่งเดียวโดยไม่มีเงื่อนไข แต่อย่างไรก็ตาม MCS-51 ได้อำนวยความสะดวกในการเขียนโปรแกรมที่ต้องมีการให้มีทางเลือกหลายทาง (โปรแกรมมีทางเลือกในการย้ายการทำงานไปได้หลายตำแหน่ง) โดยใช้คำสั่ง JMP @A + DPTR

คำสั่ง JMP @A + DPTR มีไว้ใช้ในการบังคับให้โปรแกรมกระโดดไปทำงานที่บริเวณอื่นของหน่วยความจำโดยขึ้นกับเงื่อนไขหลายอย่าง ดังจะได้ศึกษาการทำงานจากตัวอย่างโปรแกรมต่อไปนี้

```
        MOV  DPTR , #TABLE        ;กำหนดค่าตำแหน่งเริ่มต้นของตาราง
        MOV  A , INDEX_NUMBER     ;นำค่าที่ต้องการหาจากตารางไว้ในรีจิสเตอร์ A
        RL   A                    ;คูณค่าในรีจิสเตอร์ A ด้วย 2
        JMP  @A + DPTR            ;ย้ายไปทำงานต่อที่ตำแหน่งในรีจิสเตอร์
                                  DPTR บวกด้วยค่าในรีจิสเตอร์ A
TABLE : AJMP  CASE_0      ;ถ้า A มีค่า 0 ย้ายไปทำงานต่อที่หน่วยความจำตำแหน่ง CASE_0
        AJMP  CASE_1      ;ถ้า A มีค่า 1 ย้ายไปทำงานต่อที่หน่วยความจำตำแหน่ง CASE_1
        AJMP  CASE_2      ;ถ้า A มีค่า 2 ย้ายไปทำงานต่อที่หน่วยความจำตำแหน่ง CASE_2
        AJMP  CASE_3      ;ถ้า A มีค่า 3 ย้ายไปทำงานต่อที่หน่วยความจำตำแหน่ง CASE_3
        AJMP  CASE_4      ;ถ้า A มีค่า 4 ย้ายไปทำงานต่อที่หน่วยความจำตำแหน่ง CASE_4
```

เนื่องจากตัวคำสั่ง AJMP addr11 มีขนาด 2 ไบท์ ดังนั้นจึงต้องมีคำสั่ง RL A เพื่อเปลี่ยนค่าในรีจิสเตอร์ A ซึ่งมีค่า 0,1,2,3,4 ไปเป็น 0,2,4,6,8 เพื่อให้สามารถข้ามไปทำงานได้ถูกต้อง

คำสั่งแรกเป็นการกำหนดค่าเริ่มต้นให้กับรีจิสเตอร์ DPTR คำสั่งต่อไปเป็นโหลดค่ามาไว้ในรีจิสเตอร์ A เพื่อใช้เป็นตัวเลือกตำแหน่งของหน่วยความจำที่ต้องการข้ามไปทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.9 ชุดคำสั่งของ 8051

5.9.1 สัญลักษณ์ที่ใช้

สัญลักษณ์	ความหมาย
Rn	รีจิสเตอร์ภายใน R0-R7
direct	รีจิสเตอร์ SFR และหน่วยความจำข้อมูลภายใน
@Ri	ค่าแอดเดรสหน่วยความจำภายในอ้างแอดเดรสโดยอ้อมผ่าน R0หรือR1
#data	ค่าคงที่ขนาด 8 บิท
#data 16	ค่าคงที่ขนาด 16 บิท
addr 11	ค่าตำแหน่งแอดเดรสขนาด 11 บิท สำหรับคำสั่ง ACALL หรือAJMP
addr 16	ค่าตำแหน่งแอดเดรสขนาด 11 บิท สำหรับคำสั่ง LCALL หรือLJMP
rel	ค่าออฟเซ็ตหรือค่าบอกความสัมพัทธ์
bit	ตำแหน่งบิทของหน่วยความจำภายในที่อ้างอิงถึงได้แบบบิท หรือ SFR
@DPTR	แอดเดรสของหน่วยความจำภายนอกหรือพอยน์เตอร์ โดยอ้อมผ่านรีจิสเตอร์ DPTR

5.9.2 คำสั่งทางตรรก (Logical Operation)

รูปแบบคำสั่ง		ความหมาย	ไบท์	ไซเคิล
ANL	A,Rn	AND ค่าใน Rn กับ A	1	1
ANL	A,direct	AND ค่าในหน่วยความจำ direct กับ A	2	1
ANL	A,@Ri	AND ค่าในหน่วยความจำที่เก็บใน Rn กับ A	1	1
ANL	A,#data	AND ค่าคงที่ 8 บิทกับ A	2	1
ANL	direct,A	AND ค่า A กับหน่วยความจำ direct	2	1
ANL	direct,#data	AND ค่าคงที่ 8 บิทกับหน่วยความจำ direct	3	2
ORL	A,Rn	OR ค่าใน Rn กับ A	1	1
ORL	A,direct	OR ค่าในหน่วยความจำ direct กับ A	2	1
ORL	A,@Ri	OR ค่าในหน่วยความจำที่เก็บใน Rn กับ A	1	1
ORL	A,#data	OR ค่าคงที่ 8 บิทกับ A	2	1
ORL	direct,A	OR ค่า A กับหน่วยความจำ direct	2	1
ORL	direct,#data	OR ค่าคงที่ 8 บิทกับหน่วยความจำ direct	3	2
XRL	A,Rn	EX-OR ค่าใน Rn กับ A	1	1
XRL	A,direct	EX-OR ค่าในหน่วยความจำ direct กับ A	2	1
XRL	A,@Ri	EX-OR ค่าในหน่วยความจำที่เก็บใน Rn กับ A	1	1
XRL	A,#data	EX-OR ค่าคงที่ 8 บิทกับ A	2	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XRL	direct,A	EX-OR ค่า A กับหน่วยความจำ direct	2	1
XRL	direct,#data	EX-OR ค่าคงที่ 8 บิทกับหน่วยความจำ direct	3	2
CLR	A	ทำค่าใน A ให้เป็น 0	1	1
CPL	A	กลับค่าในบิท A ให้เป็นตรงกันข้ามทุกบิท	1	1
RL	A	หมุนบิทในAไปทางซ้าย 1 บิทและบิท 0 มีค่าเป็น0	1	1
RLC	A	หมุนบิทใน A ไปทางซ้าย 1 บิทและบิท 0 เป็นค่าบิทที่อยู่ในแฟล็ก carry	1	1
RR	A	หมุนบิทใน A ไปทางขวาหนึ่งบิท และบิท 0 เป็นค่าจากบิทที่ 7	1	1
RRC	A	หมุนบิทใน A ไปทางขวาหนึ่งบิท และค่าจากบิท 0 นำไปเก็บในแฟล็ก carry และบิทที่อยู่ในแฟล็ก carry เดิมซ้ายมาเก็บในบิทที่ 7	1	1
SWAP	A	สลับค่า 4 บิทบนกับ 4 บิทล่างใน A	1	1

5.9.3 คำสั่งจัดการข้อมูลแบบบิท (Boolean Variable Manipulation)

รูปแบบคำสั่ง		ความหมาย	ไบท์	ไซเคิล
CLR	C	ทำค่าแฟล็ก carry ให้เป็น 0	1	1
CLR	bit	ทำค่า bit ให้เป็น 0	2	1
SETB	C	ทำค่าแฟล็ก carry ให้เป็น1	1	1
SETB	bit	ทำค่า bit ให้เป็น 1	2	1
CPL	C	กลับค่าแฟล็ก carry ให้เป็นตรงข้าม	1	1
CPL	bit	กลับค่า bit ให้เป็นตรงข้าม	2	1
ANL	C,bit	AND ค่า bit กับแฟล็ก carry	2	2
ANL	C,/bit	AND ค่าตรงข้ามของ bit กับแฟล็ก carry	2	2
ORL	C,bit	ORL ค่า bit กับแฟล็ก carrybit carry	2	2
ORL	C,/bit	ORL ค่าตรงข้ามของ bit กับแฟล็ก carry	2	2
MOV	C,bit	ย้ายค่า bit มายังแฟล็ก carry	2	1
MOV	bit,C	ย้ายค่าแฟล็ก carry มายัง bit	2	2
JC	rel	กระโดด ถ้าค่าแฟล็ก carry เป็น 1	2	2
JNC	rel	กระโดด ถ้าค่าแฟล็ก carry เป็น 0	2	2
JB	bit,rel	กระโดด ถ้าค่า bit เป็น 1	3	2
JNB	bit,rel	กระโดด ถ้าค่า bit เป็น 0	3	2
JBC	bit,rel	กระโดด ถ้าค่า bit เป็น 1 และเปลี่ยนค่า bit เป็น 0	3	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.9.4 คำสั่งประมวลผลทางคณิตศาสตร์ (Arithematic Opertion)

รูปแบบคำสั่ง		ความหมาย	ไบท์	ไซเคิล
AD D	A,Rn	บวกค่า Rn กับ A	1	1
ADD	A,direct	บวกค่าในหน่วยความจำ directt กับ A	2	1
ADD	A,@Ri	บวกค่าในหน่วยความจำที่เก็บอยู่ใน Ri กับ A	1	1
ADD	A.#data	บวกค่าคงที่ 8 บิท กับ A	2	1
ADDC	A,Rn	บวกค่า Rn กับ A พร้อมแฟล็ก carry	1	1
ADDC	A,direct	บวกค่าในหน่วยความจำ directt กับ A พร้อมแฟล็ก carry	2	1
ADDC	A,@Ri	บวกค่าในหน่วยความจำที่เก็บอยู่ใน Ri กับA พร้อมแฟล็ก carry	1	1
ADDC	A.#data	บวกค่าคงที่ 8 บิท กับ A พร้อมแฟล็ก carry	2	1
SUBB	A,Rn	ลบค่า Rn กับ A พร้อมแฟล็ก borrow	1	1
SUBB	A.direct	ลบค่าในหน่วยความจำ direct กับ A พร้อมแฟล็ก borrow	2	1
SUBB	A,@Ri	ลบค่าในหน่วยความจำที่เก็บอยู่ใน Ri กับ A พร้อมแฟล็ก borrow	1	1
SUBB	A.#data	ลบค่าคงที่ 8 บิท กับ A พร้อมแฟล็ก borrow	2	1
INC	A	เพิ่มค่าใน A	1	1
INC	Rn	เพิ่มค่าใน Rn	1	1
INC	direct	เพิ่มค่าในหน่วยความจำ direct	2	1
INC	@Ri	เพิ่มค่าในหน่วยความจำที่เก็บอยู่ใน Ri	1	1
DEC	A	ลบค่าใน A	1	1
DEC	Rn	ลบค่าใน Rn	1	1
DEC	direct	ลบค่าในหน่วยความจำ direct	2	1
DEC	@Ri	ลบค่าในหน่วยความจำที่เก็บอยู่ใน Ri	1	1
INC	DPTR	เพิ่มค่าใน DPTR	1	2
MUL	AB	คูณ A กับ B แล้วเก็บค่าใน A	1	4
DIV	AB	หาร A ด้วย B แล้วเก็บค่าใน A	1	4
DA	A	ทำ decimal adjust ค่าใน A	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.9.5 คำสั่งควบคุมการทำงานโปรแกรม (Program and Macgine Control)

รูปแบบคำสั่ง		ความหมาย	ไบท์	ไซเคิล
ACALL	addr11	ไปทำโปรแกรมย่อยจากค่าแอดเดรส 11 บิท	2	2
LCALL	addr16	ไปทำโปรแกรมย่อยจากค่าแอดเดรส 16 บิท	3	2
RET		คำสั่งสิ้นสุดการทำงานโปรแกรมย่อย	1	2
RETI		คำสั่งสิ้นสุดการทำงานโปรแกรมย่อย อินเตอร์รัปต์	1	2
AJMP	addr11	กระโดดไปยังตำแหน่งจากค่าแอดเดรส 11 บิท	2	2
LJMP	addr16	กระโดดไปยังตำแหน่งจากค่าแอดเดรส 16 บิท	3	2
SJMP	rel	กระโดดไปยังตำแหน่งสัมพัทธ์กับตำแหน่งปัจจุบัน	2	2
JMP	@A+DPTR	กระโดดไปยังตำแหน่งที่สัมพัทธ์กับ DPTR	1	2
JZ	rel	กระโดดไปยังตำแหน่งที่สัมพัทธ์กับตำแหน่งปัจจุบัน ถ้าหากค่า A เป็นค่า 0	2	2
JNZ	rel	กระโดดไปยังตำแหน่งที่สัมพัทธ์กับตำแหน่งปัจจุบัน ถ้าหากค่า A เป็นค่า 1	2	2
CJNE	A,direct,rel	เปรียบเทียบค่า A กับหน่วยความจำ direct และกระโดดไปยังหน่วยความจำที่สัมพัทธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เท่ากัน	3	2
CJNE	A,#data,rel	เปรียบเทียบค่าAกับค่าคงที่และกระโดดไปยังหน่วยความจำที่สัมพัทธ์กับตำแหน่งปัจจุบันถ้าค่าไม่เท่ากัน	3	2
CJNE	Rn,#data,rel	เปรียบเทียบค่าRnกับค่าคงที่และกระโดดไปยังหน่วยความจำที่สัมพัทธ์กับตำแหน่งปัจจุบันถ้าค่าไม่เท่ากัน	3	2
CJNE	@Ri,#data, rel	เปรียบเทียบค่าในหน่วยความจำที่เก็บใน Ri กับค่าคงที่และกระโดดไปยังตำแหน่งที่สัมพัทธ์กับตำแหน่งปัจจุบันถ้าค่าไม่เท่ากัน	3	2
DJNZ	Rn,rel	ลดค่าใน Rn และกระโดดไปยังตำแหน่งสัมพัทธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เป็น 0	2	2
DJNZ	direct,rel	ลดค่าในหน่วยความจำ direct และกระโดดไปยังตำแหน่งสัมพัทธ์กับตำแหน่งปัจจุบัน ถ้าค่าไม่เป็น 0	3	2
NOP		ไม่มีกรทำงานใดๆ	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.9.6 คำสั่งเคลื่อนย้ายข้อมูล (Data Transfer)

รูปแบบคำสั่ง		ความหมาย	ไบท์	ไซเคิล
MOV	A,Rn	ย้ายข้อมูลจาก Rn ไป A	1	1
MOV	A,direct	ย้ายข้อมูลจากหน่วยความจำ direct ไป A	2	1
MOV	A,@Ri	ย้ายข้อมูลจากหน่วยความจำที่เก็บอยู่ใน Ri ไป A	1	1
MOV	A,#data	ย้ายค่าคง 8 บิท ไปเก็บที่ A	2	1
MOV	Rn,A	ย้ายข้อมูลจาก A ไป Rn	1	1
MOV	Rn,direct	ย้ายข้อมูลจากหน่วยความจำ direct ไป Rn	2	2
MOV	direct,A	ย้ายข้อมูลจาก A ไปยังหน่วยความจำ direct	2	1
MOV	direct,Rn	ย้ายข้อมูลจาก Rn ไปยังหน่วยความจำ direct	2	2
MOV	direct,direct	ย้ายข้อมูลระหว่างหน่วยความจำภายใน	3	2
MOV	direct,@Ri	ย้ายข้อมูลจากหน่วยความจำที่เก็บอยู่ใน Ri ไปยังหน่วยความจำ direct	2	2
MOV	direct,data	ย้ายค่าคงที่ 8 บิทไปยังหน่วยความจำ direct	3	2
MOV	@Ri,A	ย้ายข้อมูลใน A ไปยังหน่วยความจำที่เก็บอยู่ใน Ri	1	1
MOV	@Ri,direct	ย้ายข้อมูลจากหน่วยความจำ direct ไปยังหน่วยความจำที่เก็บอยู่ใน Ri	2	2
MOV	@Ri,#data	ย้ายค่าคงที่ 8 บิทไปยังหน่วยความจำที่เก็บอยู่ใน Ri	2	1
MOV	DPTR, #data 16	ย้ายค่าคงที่ 16 บิท ไปยัง DPTR	3	2
MOVC	A,@A+ DPTR	ย้ายข้อมูลจากหน่วยความจำข้อมูลที่สัมพัทธ์กับ DPTR ไปยัง A	1	2
MOVC	A+@A+PC	ย้ายข้อมูลจากหน่วยความจำข้อมูลที่สัมพัทธ์กับ PC ไปยัง A	1	2
MOVX	A,@Ri	ย้ายข้อมูลจากหน่วยความจำที่เก็บอยู่ใน Ri ไปยัง A	1	2
MOVX	A,@DPTR	ย้ายข้อมูลจากหน่วยความจำที่เก็บอยู่ใน DPTR ไปยัง A	1	2
MOVX	@Ri,A	ย้ายข้อมูลที่เก็บอยู่ใน A ไปยังหน่วยความจำที่เก็บอยู่ใน Ri	1	2
MOVX	@DPTR,A	ย้ายข้อมูลที่เก็บอยู่ใน A ไปยังหน่วยความจำที่เก็บอยู่ใน DPTR	1	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PUSH	direct	ย้ายข้อมูลหน่วยความจำ direct ไปเก็บยัง stack	2	2
POP	direct	ย้ายข้อมูลจาก stack ไปยังหน่วยความจำ direct	2	2
XCH	A,Rn	แลกเปลี่ยนข้อมูลระหว่าง Rn กับ A	1	1
XCH	A,direct	แลกเปลี่ยนข้อมูลระหว่างหน่วยความจำ directกับA	2	1
XCH	A,@Ri	แลกเปลี่ยนข้อมูลระหว่างหน่วยความจำที่เก็บอยู่ใน Ri กับA	1	1
XCHD	A,@Ri	แลกเปลี่ยนข้อมูล 4 บิทล่างจากหน่วยความจำที่เก็บอยู่ใน Ri กับA	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
การส่งข้อมูลไร้สาย

6.1 เครื่องส่งข้อมูล

แบ่งเป็นส่วนต่าง ๆ ได้ดังนี้

- ส่วนส่งข้อมูล
- ส่วนอินเตอร์เฟส
- ส่วนแบ่งสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก
- ส่วนมอดดูเลท

6.1.1 ส่วนส่งข้อมูล

ในส่วนนี้จะส่งข้อมูลทางคอมพิวเตอร์ โดยในโครงงานนี้ใช้โปรแกรมภาษาปาสคาลเป็นตัวส่งข้อมูลออกทางพอร์ทอนุกรม มีโฟล์วชาร์ทแสดงโปรแกรมส่งข้อมูลในรูปที่ 6.1 (ตัวอย่างโปรแกรมภาคส่งเขียนด้วยภาษาปาสคาลในภาคผนวก) ในคอมพิวเตอร์ทั่วไปจะมีพอร์ทอนุกรมอยู่ 2 พอร์ท คือ COM1 และ COM2 การส่งข้อมูลออกทางพอร์ทอนุกรมนี้เราจะต้องทำการเซตค่าต่าง ๆ นี้

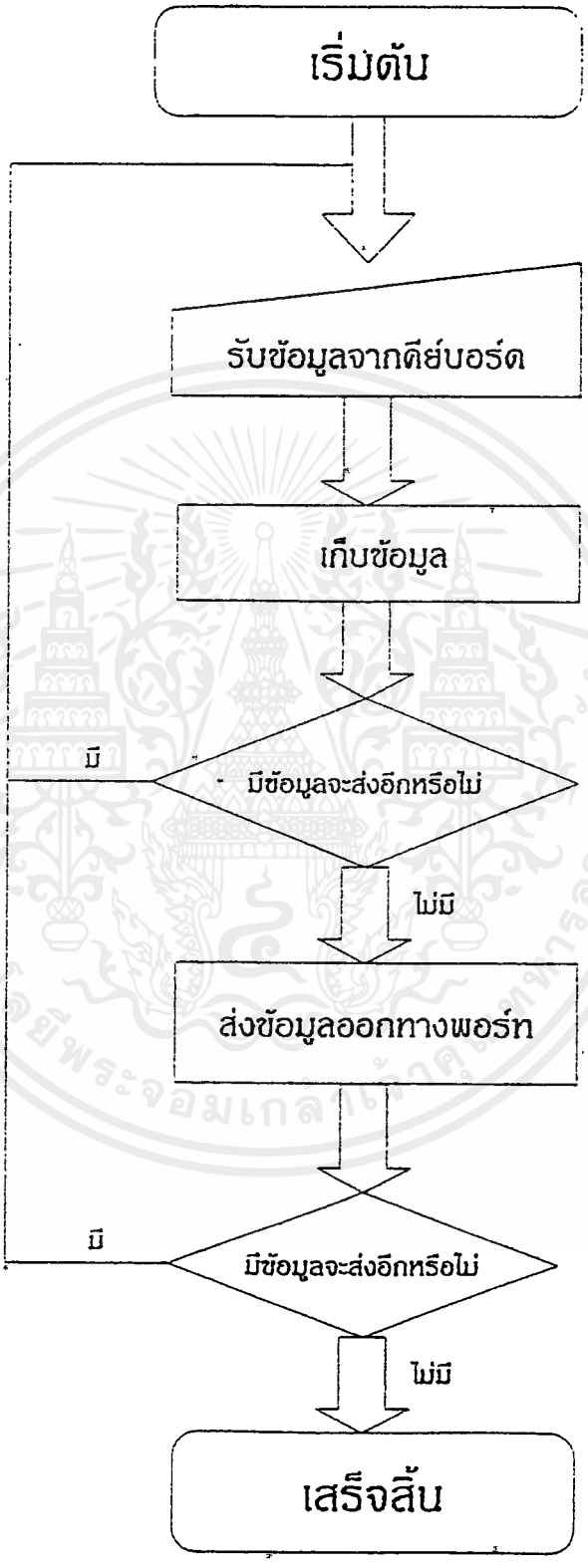
baud rate -อัตราการส่งข้อมูลจำนวนบิทต่อวินาที

parity - บิทตรวจเช็คความถูกต้องของข้อมูล ซึ่งมี 2 แบบ คือ แบบ even parity และ odd parity

data bits - จำนวนบิทข้อมูลที่ใช้

stop bits - เป็นบิทสิ้นสุดของข้อมูล จะต้องกำหนดว่าบิทนี้ใช้เวลานานเท่าไหร่ กี่บิทต่อวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.1 โฟล์วชาร์ทแสดงโปรแกรมส่งข้อมูล

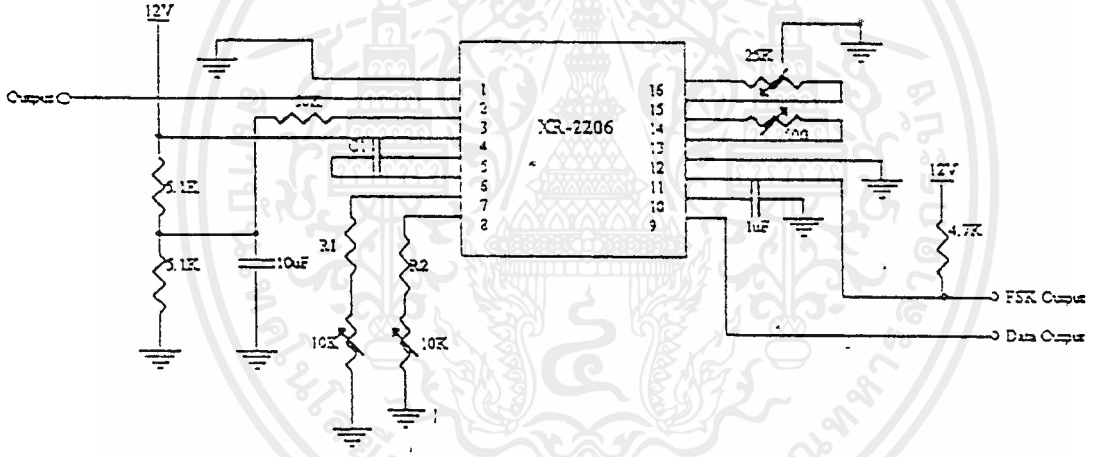
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.2 ส่วนอินเตอร์เฟส

สัญญาณที่ส่งออกมาจากพอร์ทอนุกรมนั้นจะมีค่าแรงดันอยู่ในช่วง - 12 ถึง +12 โวลท์ แต่สัญญาณที่เราจะนำไปใช้ในการมอดดูเลทนั้น เราใช้ค่าแรงดันอยู่ในช่วง 0 ถึง 5 โวลท์ จึงจำเป็นต้องมีการแปลงสัญญาณจาก -12 ถึง 12 โวลท์ เป็น 0 ถึง 5 โวลท์ โดยใช้ ไอซีเบอร์ MC1489(ดาต้าชีสในภาคผนวก)

6.13 ส่วนแบ่งสัญญาณดิจิตอลเป็นสัญญาณอนาล็อก

สัญญาณที่ออกมาจากคอมพิวเตอร์นั้นเป็นสัญญาณดิจิตอล ซึ่งจะมีความถี่ของสัญญาณนั้นขึ้นอยู่กับการเซตค่าในคอมพิวเตอร์ การส่งข้อมูลด้วยสัญญาณดิจิตอลนั้นจะต้องใช้แบนวิดกว้าง เนื่องจากสัญญาณดิจิตอลเป็นสัญญาณรูปเคลื่อนสี่เหลี่ยม(สัญญาณสี่เหลี่ยมเกิดการรวมกันของสัญญาณไซน์หลาย ๆ สัญญาณ) ไม่เหมาะที่จะส่งสัญญาณ จึงต้องทำการแปลงสัญญาณดิจิตอลดังกล่าวเป็นสัญญาณอนาล็อกด้วยวิธีการ FSK (Frequency Shift Keying) โดยใช้ไอซีเบอร์ XR-2206 ต่อดังรูป 6.2



รูปที่ 6.2วงจร FSK โดยใช้ XR-2206

6.1.4 ส่วนมอดดูเลท

สัญญาณที่ได้จากคอมพิวเตอร์ทางพอร์ทอนุกรมนั้นความถี่ค่อนข้างต่ำทำให้ไม่สามารถส่งข้อมูลได้ไกล ดังนั้นจึงใช้การฝากข้อมูลไปกับความถี่พาหะด้วยวิธีการมอดดูเลท การมอดดูเลทมีหลายวิธีด้วยกัน สามารถแบ่งได้เป็น 3 วิธี

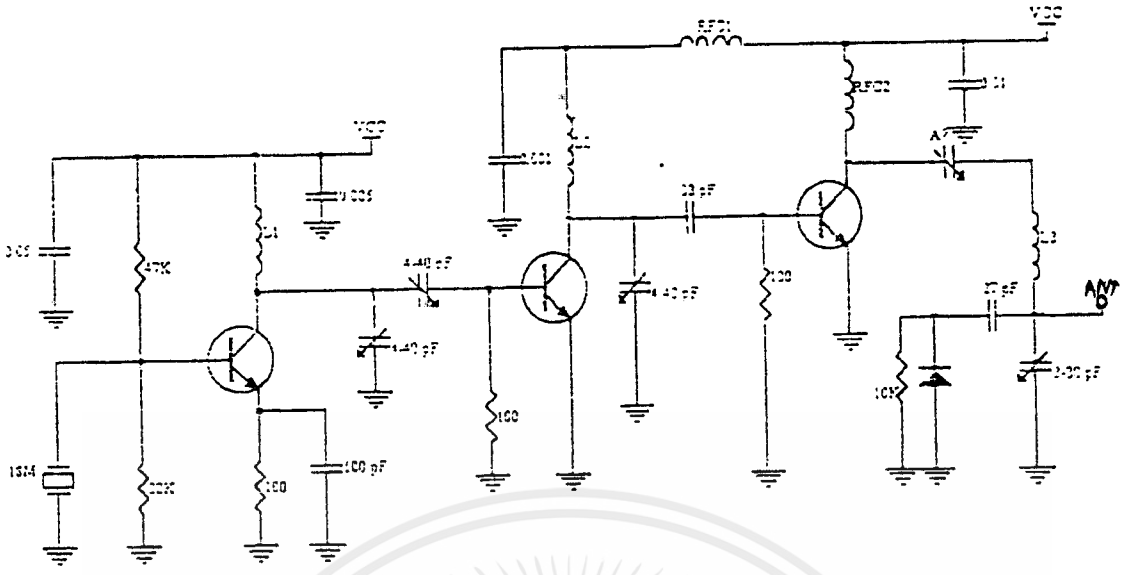
AM (Amplitude Modulation) การมอดดูเลททางแอมปลิจูด สัญญาณข้อมูลเปลี่ยนแปลงไปตามขนาดของแอมปลิจูด

FM (Frequency Modulation) การมอดดูเลททางความถี่ สัญญาณข้อมูลจะเปลี่ยนแปลงตามความถี่

PM(Phase Modulation) การมอดดูเลททางเฟส

ในโครงงานใช้วิธีการมอดดูเลททางแอมปลิจูด มีวงจรดังรูปที่ 6.3

ลิขสิทธิ์วิทยานิพนธ์นี้เป็นของจุฬาลงกรณ์มหาวิทยาลัย ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



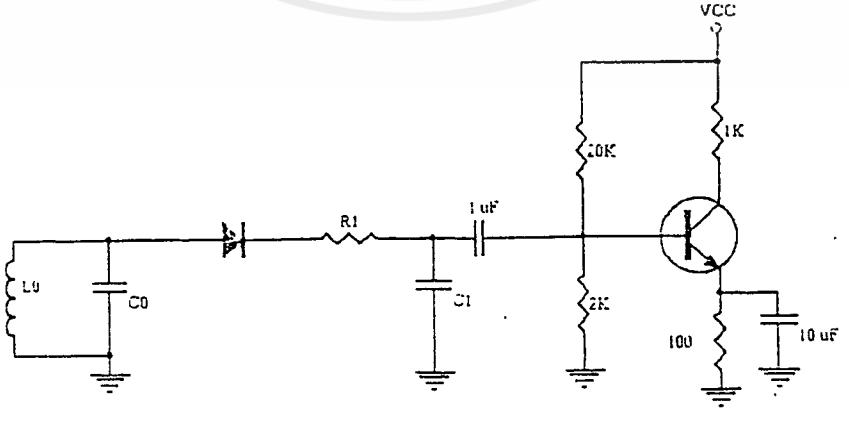
รูปที่ 6.3 วงจรภาคส่งด้วยวิธีการมอดดูเลททางแอมปลิจูด(AM)

6.2 เครื่องรับข้อมูล

แบ่งเป็นส่วนต่าง ๆ ดังนี้

- ส่วนดีมอดดูเลท
- ส่วนแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล
- ส่วนอินเตอร์เฟส
- ส่วนรับข้อมูล
- ส่วนแสดงผล

6.2.1 ส่วนดีมอดดูเลท



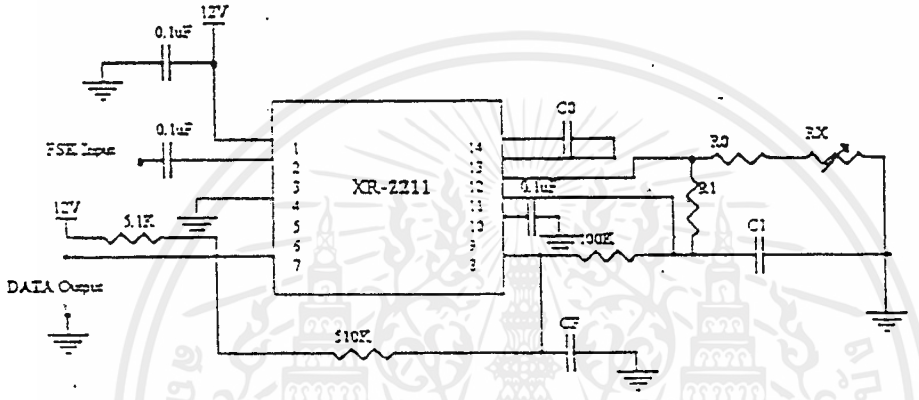
รูปที่ 6.4 วงจรภาครับด้วยวิธีการดีมอดดูเลททางแอมปลิจูด(AM)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ได้รับการมอดดูเลทแล้วจะถูกส่งผ่านอากาศ ทางเครื่องรับก็จะมีทำการดีเทคสัญญาณดังกล่าวมาแล้วจึงทำการดีมอดดูเลทเพื่อให้ได้สัญญาณข้อมูลกลับมา มีวงจรดังรูปที่ 6.4

6.2.2 ส่วนแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล

สัญญาณที่ทำการดีมอดดูเลทแล้วจะเป็นสัญญาณอนาล็อก ดังนั้นทำการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลโดยใช้ไอซีเบอร์ XR-2211 โดยมีวงจรดังรูปที่ 6.5



รูปที่ 6.5 วงจรดีเทค FSK โดยใช้ XR-2211

6.2.3 ส่วนอินเตอร์เฟส

การส่งสัญญาณเข้าทางพอร์ทอนุกรมจะต้องใช้สัญญาณที่มีแรงดันระหว่าง 0 ถึง 5 โวลท์ ดังนั้นจึงใช้ ไอซีเบอร์ MCI489

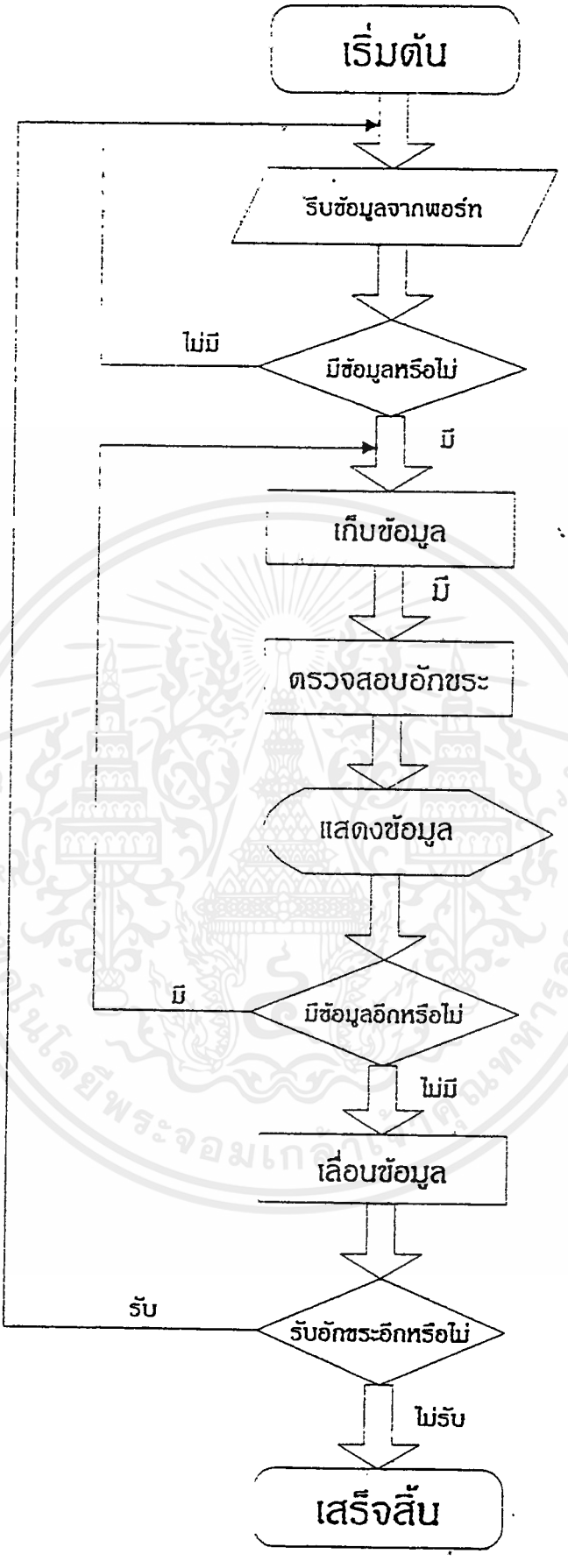
6.2.4 ส่วนเครื่องรับ

ในส่วนเครื่องรับนี้เราใช้ ไมโครคอนโทรลเลอร์ MCS-51 โดยนำอาสัญญาณเข้าทางพอร์ทอนุกรม ซึ่งสามารถแบ่งออกเป็น 2 ส่วน

ส่วนซอฟต์แวร์

ใช้โปรแกรมภาษาแอสเซมเบลอร์ โดยมีคำสั่งต่าง ๆ ดังแสดงในหัวข้อ 5.9 และมีโฟล์วชาร์ทแสดงโปรแกรมรับข้อมูลดังรูปที่ 6.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

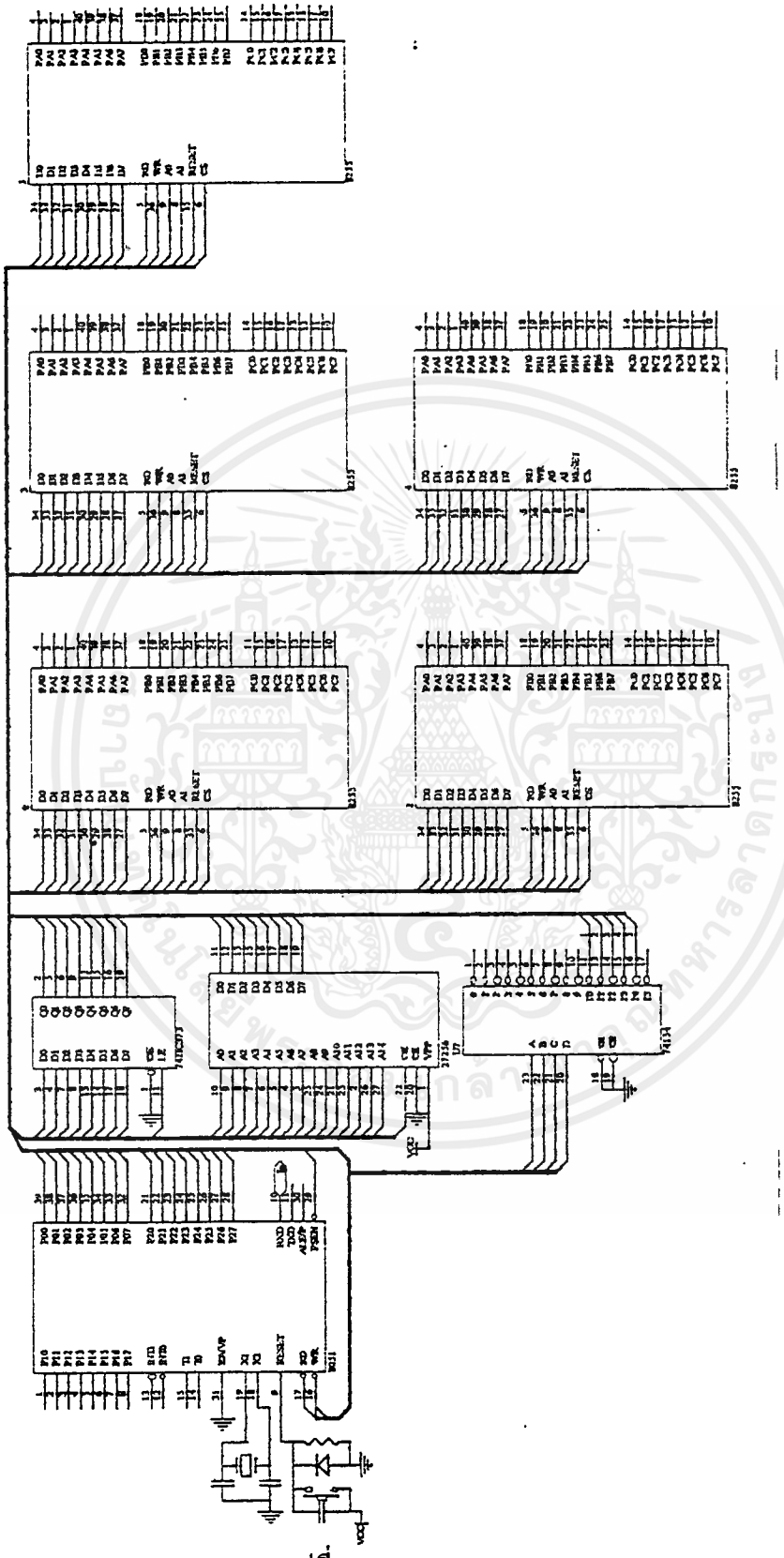


รูปที่ 6.6 โฟล์วชาร์ทแสดงโปรแกรมรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนฮาร์ทแวร์

จะมีวงจรดังรูปที่ 6.7

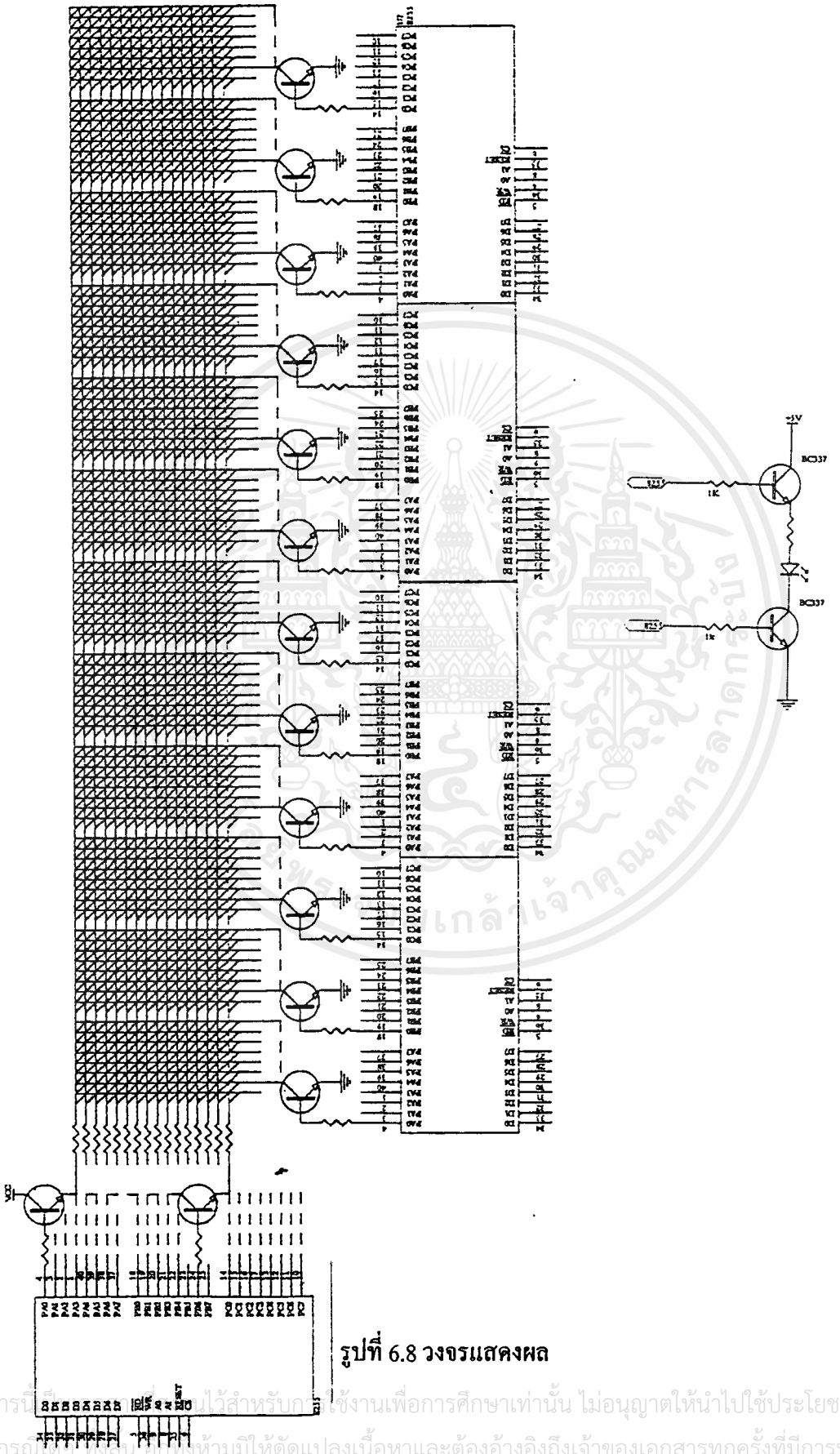


รูปที่ 6.7 วงจร MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.5 ส่วนแสดงผล

ในส่วนนี้จะแสดงผลด้วยบอร์ด LED ที่ต่อเป็น Dot Matrix ขนาด 16x96 ดวง โดยมีวงจรดังรูป



รูปที่ 6.8 วงจรแสดงผล

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
PROGRAM Transmitter;
USES  CRT,DOS;
VAR   I,J,C,X,Y       INTEGER;
      H,M,S,F         WORD;
      CH1             CHAR;
      ST,STTIME       STRING;
      COL1,ROW1       WORD;
      CH      ARRAY[1..300] OF CHAR;
      A       ARRAY[1..300] OF BYTE;
      T       BYTE;
      REGS    REGISTERS;
PROCEDURE INIT_PORT;
BEGIN
      REGS.AH :=$00;
      REGS.AL :=$43;
      REGS.DX :=$0;
      INTR($14,REGS);
END;
PROCEDURE INIT_PORT2;
BEGIN
      REGS.AH :=$00;
      REGS.AL :=$E3;
      REGS.DX :=$1;
      INTR($14,REGS);
END;
PROCEDURE STATUS_PORT(VAR T:BYTE);
BEGIN
      REGS.AH :=$03;
      REGS.DX :=$1;
      INTR($14,REGS);
      T:=REGS.AL;
END;
PROCEDURE TIME;
BEGIN
      GETTIME(H,M,S,F);
      STR(H,ST);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
  IF M<10 THEN ST:='0'+ST
        STTIME:=ST
        STR(M,ST);
  IF S<10 THEN ST:='0'+ST
        STTIME:=STTIME+':'+ST
        STR(S,ST);
  IF F<10 THEN ST:='0'+ST
        STTIME:=STTIME+':'+ST
        STR(F,ST);
  GOTOXY(60,10);WRITE(' STTIME:');
END;
PROCEDURE VIEW;
BEGIN
        TEXTBACKGROUND(10);
        TEXTCOLOR(15);
        FOR Y:=1 TO 24 DO
        BEGIN
            FOR X:=1 TO 80 DO
            BEGIN
                GOTOXY(X,Y);WRITE(#219);{BACK GROUND}
            END;
        END;
        TEXTCOLOR(0);
        FOR Y:=11 TO 21 DO
        BEGIN
        FOR X:=12 TO 72 DO
            BEGIN
                GOTOXY(X,Y);WRITE(#219);{BLACK BOX}
            END;
        END;
        TEXTCOLOR(3);
        FOR Y:=10 TO 20 DO
        BEGIN
            FOR X:=10 TO 70 DO
            BEGIN
                GOTOXY(X,Y);WRITE(#219);{READ KEY}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                END
            END;
 ===========TEXT==========}
 TEXTBACKGROUND(12);
 TEXTCOLOR(15);
 GOTOXY(57,25);WRITE(' ESC TO EXIT ');
 TEXTBACKGROUND(1);
 GOTOXY(1,1);WRITE('  PROGRAM TRANSMITTER    ');
 TEXTBACKGROUND(3);
 FOR X:=11 TO 69 DO
        BEGIN
            GOTOXY(X,1);WRITE(#32);
        END;
 {REPEAT
        TIME;
 UNTIL KEYPRESSED;}
 END;
 BEGIN
        INIT_PORT;
        INIT_PORT2;
        CLRSCR;
        VIEW;
 {END
 WRITELN('                PROGRAM FOR TRANSMITT');}
 I:=0; K:=0;
 WINDOW(12,12,66,20);
 {READ (STR)
 REPEAT
        I:=(I+1);
        CH[I]:=READKEY;
        IF CH[I]=READKEY;
        IF CH[I]<>#8 THEN
                WRITE(CH[I])
            ELSE BEGIN
                WRITE(CH[I]);
                K:=K+1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                                    =-2
                                END;
                        A[I] = ORD(CH[I]);
                UNTIL A[I] = 13;  }
                IF KEYPRESSED THEN BEGIN
                        I:=I+1;
                        CH[I]:=READKEY;
                        IF CH[1]=#13 THEN CH[1]:=#1;
                        SOUND(6000);DELAY(10);NOSOUND;
                        COL1:=COL1+1;
                        GOTOXY(COL1,ROW1);
                        WRITE(CH[I]);
                        IF CH[I]=#8 THEN COL1:=COL1-2;
                IF COL1>63 THEN BEGIN COL1:=1; ROW1:=ROW1+1;
                END;
                IF(CH[I]=#13) THEN BEGIN ROW1:=ROW1+1;COL1:=0;
                WRITELN;
                END;
                IF ROW1>25 THEN BEGIN COL1:=1;ROW1:=25; END;}
                        END;
                IF (CH[I]=#13) THEN BEGIN
                TEXTCOLOR(12);
                WRITELN('SEND');
                TEXTCOLOR(15);
                        I:=0;
                        J:=0;
                        REPEAT
                        { REPEAT
                                J:=J+1;
                          UNTIL J=60000;}
                          DELAY(600);
                          I:=I+1;
                          PORT[$03F8]:=ORD(CH[I]);
                          WRITE(CH[I]);
                                A[I]:=ORD(CH[I]);
                        UNTIL A[I] = 13;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
REPEAT UNTIL KEYPRESSED;
CH[I]:=' ';
I:=0;
ROW1:=1;
CLRSCR;
        END;
UNTIL CH[I]=#27;
END.
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        ORG   0000H
        SJMP  MAIN
        ORG   0003H
        SJMP  MAIN
        ORG   000BH
        SJMP  MAIN
;=======================
        ORG   0020H
MAIN:
        MOV   SP,#20H
        MOV   A,#0FFH
        MOV   90H,A
        MOV   B,#0FFH

        MOV   R4,#02H
        MOV   R5,#0FFH
        MOV   R6,#0FFH
DEE1:   MOV   A,#0FFH
DEE2:   MOV   A,#0FFH
DEE3:   MOV   90H,A
        DJNZ  R6,DEE3
        DJNZ  R5,DEE2
        DJNZ  R4,DEE1

        MOV   DPTR,#0A003H
        MOV   A,#80H
        MOVX  @DPTR,A
        MOV   DPTR,#0B003H
        MOVX  @DPTR,A
        MOV   DPTR,#0C003H
        MOVX  @DPTR,A
        MOV   DPTR,#0D003H
        MOVX  @DPTR,A
        MOV   DPTR,#0E003H
        MOVX  @DPTR,A
        MOV   R0,#60H
WAIT:   DJNZ  R0,S
        MOV   R7,#0A0H
        JMP   START

LOOP1:  mov   p3,#0ffh
        mov   pcon,#00h
        mov   scon,#50h
        mov   tmod,#20h
        mov   th1,#0a0h
        setb  tr1
loop:   jnb   ri,loop1
        clr   ri
        mov   a,sbuf
        MOV   B,A

        xrl   a,#41h
        jz    AAAA

        MOV   A,B
        XRL   A,#45H
        JZ    EE
EE:     LJMP  EEEE

        jmp   loop1

AAAA:
START:  MOV   A,#10H
        MOV   DPTR,#0A000H
        MOVX  @DPTR,A

        MOV   A,#00H
        MOV   DPTR,#AAAAA
        MOVC  A,@A+DPTR

        MOV   DPTR,#0B000H
        MOVX  @DPTR,A
        MOV   DPTR,#0B001H
        MOVX  @DPTR,A
        MOV   DPTR,#0B002H
        MOVX  @DPTR,A
        MOV   DPTR,#0C000H
        MOVX  @DPTR,A
        MOV   DPTR,#0C001H
        MOVX  @DPTR,A
        MOV   DPTR,#0C002H
        MOVX  @DPTR,A
        MOV   DPTR,#0D000H
        MOVX  @DPTR,A
        MOV   DPTR,#0D001H
        MOVX  @DPTR,A
        MOV   DPTR,#0D002H
        MOVX  @DPTR,A

        MOV   R0,#0FFH
WAIT1:  DJNZ  R0,S

        MOV   A,#20H
        MOV   DPTR,#0A000H
        MOVX  @DPTR,A

        MOV   A,#01H
        MOV   DPTR,#AAAAA
        MOVC  A,@A+DPTR

        MOV   DPTR,#0B000H
        MOVX  @DPTR,A
        MOV   DPTR,#0B001H
        MOVX  @DPTR,A
        MOV   DPTR,#0B002H
        MOVX  @DPTR,A
        MOV   DPTR,#0C000H
        MOVX  @DPTR,A
        MOV   DPTR,#0C001H
        MOVX  @DPTR,A
        MOV   DPTR,#0C002H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT2: DJNZ  R0,S

    MOV   A,#40H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A

    MOV   A,#02H
    MOV   DPTR,#AAAAA
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT3: DJNZ  R0,S

    MOV   A,#80H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A

    MOV   A,#03H
    MOV   DPTR,#AAAAA
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT4: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A

    MOV   A,#42H
    MOV   DPTR,#0B0C0H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT400: DJNZ  R0,S

    MOV   A,#01H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#04H
    MOV   DPTR,#AAAAA
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT5: DJNZ  R0,$

    MOV   A,#02H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#05H
    MOV   DPTR,#AAAAA
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT6: DJNZ  R0,$

    MOV   A,#04H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#06H
    MOV   DPTR,#AAAAA
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT7: DJNZ  R0,$

    MOV   A,#0SH
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#07H
    MOV   DPTR,#AAAAA
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT8: DJNZ  R0,$

    MOV   A,#00H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT9: DJNZ  R0,$

    DJNZ  R7,START1
    SJMP  START00
START1: LJMP  START

EEEE:
START00:MOV   A,#10H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A

    MOV   A,#00H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT10: DJNZ  R0,$

    MOV   A,#20H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A

    MOV   A,#01H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT20: DJNZ  R0,$

    MOV   A,#40H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A

    MOV   A,#02H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT30: DJNZ  R0,S

    MOV   A,#S0H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A

    MOV   A,#03H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0FFH
WAIT40: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#40H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
WAIT500:DJNZ  R0,S

    MOV   A,#01H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#04H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
WAIT50: DJNZ  R0,S

    MOV   A,#02H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#05H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
WAIT60: DJNZ  R0,S

    MOV   A,#04H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#06H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
WAIT70: DJNZ  R0,S

    MOV   A,#08H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A

    MOV   A,#07H
    MOV   DPTR,#EEEEE
    MOVC  A,@A+DPTR

    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
WAIT80: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#7EH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
WAIT800:DJNZ  R0,S

    DJNZ  R7,START10
    MOV   A,B
    JNZ   A1
    LJMP  STAR
    SJMP  A1
START10:LJMP  START00

A1:  MOV   A,#10H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#7CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A2: DJNZ  R0,S

    MOV   A,#20H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#10H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A3: DJNZ  R0,S

    MOV   A,#40H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#10H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A4: DJNZ  R0,S

    MOV   A,#80H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#10H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A5: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#10H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A500: DJNZ  R0,S

    MOV   A,#01H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#10H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A6: DJNZ  R0,S

    MOV   A,#02H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#10H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A7: DJNZ  R0,S

    MOV   A,#04H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#10H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A8: DJNZ  R0,S

    MOV   A,#08H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#7CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   R0,#0AFH
A9: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#7CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
A900: DJNZ  R0,S

    DJNZ  R7,A10
    SJMP  B1
A10: LJMP  A1

B1: MOV   A,#10H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#3CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B2: DJNZ  R0,S

    MOV   A,#20H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B3: DJNZ  R0,S

    MOV   A,#40H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B4: DJNZ  R0,S
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   A,#80H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B5: DJNZ  R0,$

    MOV   A,#00H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B500: DJNZ  R0,$

    MOV   A,#01H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B6: DJNZ  R0,$

    MOV   A,#02H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B7: DJNZ  R0,$

    MOV   A,#04H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B8: DJNZ  R0,S

    MOV   A,#08H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#3CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B9: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#3CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
B900: DJNZ  R0,S

    DJNZ  R7,B10
    SJMP  C1

B10: LJMP  B1

C1: MOV   A,#10H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C2: DJNZ  R0,S

    MOV   A,#20H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C3: DJNZ  R0,S

    MOV   A,#40H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C4: DJNZ  R0,S

    MOV   A,#80H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C5: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A000H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C500: DJNZ  R0,S

    MOV   A,#01H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   R0,#0AFH
C6: DJNZ  R0,S

    MOV   A,#02H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C7: DJNZ  R0,S

    MOV   A,#04H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#42H
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C8: DJNZ  R0,S

    MOV   A,#08H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#3CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C9: DJNZ  R0,S

    MOV   A,#00H
    MOV   DPTR,#0A001H
    MOVX  @DPTR,A
    MOV   A,#3CH
    MOV   DPTR,#0B000H
    MOVX  @DPTR,A
    MOV   DPTR,#0B001H
    MOVX  @DPTR,A
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
    MOV   DPTR,#0D001H
    MOVX  @DPTR,A
    MOV   DPTR,#0D002H
    MOVX  @DPTR,A

    MOV   R0,#0AFH
C900: DJNZ  R0,S

    DJNZ  R7,C10
    SJMP  D1
C10: LJMP  C1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DI:  JMP  STAR

     MOV  R6,#0FFH
STAR: MOV  A,#00H
     MOV  DPTR,#0A000H
     MOVX @DPTR,A
     MOV  DPTR,#0A001H
     MOVX @DPTR,A
     DJNZ R7,STAR
     DJNZ R6,STAR
     LJMP loop1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

; CHARACTER

ORG 0A410H

AAAAA: 00H 00H 00H 00H 18H 24H 42H 42H 7EH 42H 42H 42H 00H 00H 00H 00H

BBBBB: 00H 00H 00H 00H 78H 44H 44H 7CH 42H 42H 42H 7CH 00H 00H 00H 00H

CCCCC: 00H 00H 00H 00H 1CH 22H 40H 40H 40H 40H 22H 1CH 00H 00H 00H 00H

DDDDD: 00H 00H 00H 00H 78H 44H 42H 42H 42H 42H 44H 78H 00H 00H 00H 00H

EEEEE: 00H 00H 00H 00H 7EH 40H 40H 7EH 40H 40H 40H 7EH 00H 00H 00H 00H

FFFFF: 00H 00H 00H 00H 7EH 40H 40H 7EH 40H 40H 40H 40H 00H 00H 00H 00H

GGGGG: 00H 00H 00H 00H 1CH 22H 40H 40H 4EH 42H 22H 1CH 00H 00H 00H 00H

HHHHH: 00H 00H 00H 00H 42H 42H 42H 7EH 42H 42H 42H 42H 00H 00H 00H 00H

IIIII: 00H 00H 00H 00H 7CH 10H 10H 10H 10H 10H 10H 7CH 00H 00H 00H 00H

JJJJJ: 00H 00H 00H 00H 7EH 08H 08H 08H 08H 08H 48H 30H 00H 00H 00H 00H

KKKKK: 00H 00H 00H 00H 42H 44H 48H 70H 48H 44H 42H 42H 00H 00H 00H 00H

LLLLL: 00H 00H 00H 00H 40H 40H 40H 40H 40H 40H 40H 7EH 00H 00H 00H 00H

MMMMM: 00H 00H 00H 00H 42H 42H 66H 5AH 42H 42H 42H 42H 00H 00H 00H 00H

NNNNN: 00H 00H 00H 00H 42H 42H 62H 52H 4AH 46H 42H 42H 00H 00H 00H 00H

OOOOO: 00H 00H 00H 00H 3CH 42H 42H 42H 42H 42H 42H 3CH 00H 00H 00H 00H

PPPPP: 00H 00H 00H 00H 7CH 42H 42H 7CH 40H 40H 40H 40H 00H 00H 00H 00H

QQQQQ: 00H 00H 00H 00H 3CH 42H 42H 42H 42H 4AH 46H 3CH 00H 00H 00H 00H

RRRRR: 00H 00H 00H 00H 7CH 42H 42H 7CH 48H 44H 42H 42H 00H 00H 00H 00H

SSSSS: 00H 00H 00H 00H 3CH 42H 40H 3CH 02H 02H 42H 3CH 00H 00H 00H 00H

TTTTT: 00H 00H 00H 00H 7CH 10H 10H 10H 10H 10H 10H 10H 00H 00H 00H 00H

UUUUU: 00H 00H 00H 00H 42H 42H 42H 42H 42H 42H 42H 3CH 00H 00H 00H 00H

VVVVV: 00H 00H 00H 00H 42H 42H 42H 42H 42H 42H 24H 18H 00H 00H 00H 00H

WWWWW: 00H 00H 00H 00H 42H 42H 42H 42H 5AH 66H 42H 42H 00H 00H 00H 00H

XXXXX: 00H 00H 00H 00H 42H 42H 24H 18H 18H 24H 42H 42H 00H 00H 00H 00H

YYYYY: 00H 00H 00H 00H 44H 44H 44H 28H 10H 10H 10H 10H 00H 00H 00H 00H

ZZZZZ: 00H 00H 00H 00H 7EH 02H 04H 08H 10H 20H 40H 7EH 00H 00H 00H 00H

ORG 0A610H

AAAAA1: 00H 00H 00H 00H 00H 00H 7CH 02H 3EH 42H 42H 3EH 00H 00H 00H 00H

BBBBB1: 00H 00H 00H 00H 40H 40H 40H 40H 7CH 42H 42H 7CH 00H 00H 00H 00H

CCCCC1: 00H 00H 00H 00H 00H 00H 3AH 46H 40H 40H 42H 3CH 00H 00H 00H 00H

DDDDD1: 00H 00H 00H 00H 02H 02H 02H 02H 3EH 42H 42H 3EH 00H 00H 00H 00H

EEEEE1: 00H 00H 00H 00H 00H 00H 3CH 42H 7EH 40H 42H 3CH 00H 00H 00H 00H

FFFFF1: 00H 00H 00H 00H 0CH 12H 10H 7EH 10H 10H 10H 10H 00H 00H 00H 00H

GGGGG1: 00H 00H 00H 00H 00H 00H 3CH 42H 42H 3EH 02H 7CH 00H 00H 00H 00H

HHHHH1: 00H 00H 00H 00H 40H 40H 40H 5CH 62H 42H 42H 42H 00H 00H 00H 00H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
IIII1:      00H 00H 00H 00H 08H 00H 08H 08H 08H 08H 08H 08H 00H 00H 00H 00H
JJJJJ1:     00H 00H 00H 00H 08H 00H 08H 08H 08H 08H 48H 30H 00H 00H 00H 00H
KKKKK1:     00H 00H 00H 00H 40H 40H 42H 44H 78H 48H 44H 42H 00H 00H 00H 00H
LLLLL1:     00H 00H 00H 00H 08H 08H 08H 08H 08H 08H 08H 08H 00H 00H 00H 00H
MMMMM1:     00H 00H 00H 00H 00H 00H B6H C9H 89H 89H 89H 89H 00H 00H 00H 00H
NNNNN1:     00H 00H 00H 00H 00H 00H 4CH 52H 62H 42H 42H 42H 00H 00H 00H 00H
OOOOO1:     00H 00H 00H 00H 00H 00H 3CH 42H 42H 42H 42H 3CH 00H 00H 00H 00H
PPPPP1:     00H 00H 00H 00H 00H 00H 5CH 62H 42H 42H 62H 5CH 40H 40H 00H 00H
QQQQQ1:     00H 00H 00H 00H 00H 00H 3AH 46H 42H 42H 46H 3AH 02H 02H 00H 00H
RRRRR1:     00H 00H 00H 00H 00H 00H 4CH 52H 62H 40H 40H 40H 00H 00H 00H 00H
SSSSS1:     00H 00H 00H 00H 00H 00H 3EH 40H 40H 3CH 02H 7CH 00H 00H 00H 00H
TTTTT1:     00H 00H 00H 00H 10H 10H 7EH 10H 10H 10H 12H 0CH 00H 00H 00H 00H
UUUUU1:     00H 00H 00H 00H 00H 00H 42H 42H 42H 42H 42H 3CH 00H 00H 00H 00H
VVVVV1:     00H 00H 00H 00H 00H 00H 42H 42H 42H 42H 24H 18H 00H 00H 00H 00H
WWWWW1:     00H 00H 00H 00H 00H 00H 42H 42H 42H 5AH 66H 42H 00H 00H 00H 00H
XXXXX1:     00H 00H 00H 00H 00H 00H 42H 24H 18H 18H 24H 42H 00H 00H 00H 00H
YYYYY1:     00H 00H 00H 00H 00H 00H 42H 42H 42H 42H 46H 3AH 02H 02H 00H 00H
ZZZZZ1:     00H 00H 00H 00H 00H 00H 7EH 04H 08H 10H 20H 7EH 00H 00H 00H 00H

            ORG   0A300H

ZERO:       00H 00H 00H 00H 3CH 42H 46H 4AH 52H 62H 42H 3CH 00H 00H 00H 00H
ONE:        00H 00H 00H 00H 10H 30H 50H 10H 10H 10H 10H 10H 00H 00H 00H 00H
TWO:        00H 00H 00H 00H 3CH 42H 42H 04H 08H 10H 20H 7EH 00H 00H 00H 00H
THREE:      00H 00H 00H 00H 3CH 42H 02H 1CH 02H 02H 42H 3CH 00H 00H 00H 00H
FOUR:       00H 00H 00H 00H 04H 0CH 14H 24H 7EH 04H 04H 04H 00H 00H 00H 00H
FIVE:       00H 00H 00H 00H 7EH 40H 40H 7CH 02H 02H 42H 3CH 00H 00H 00H 00H
SIX:        00H 00H 00H 00H 3CH 42H 40H 7CH 42H 42H 42H 3CH 00H 00H 00H 00H
SEVEN:      00H 00H 00H 00H 7EH 02H 04H 08H 10H 10H 10H 10H 00H 00H 00H 00H
EIGHT:      00H 00H 00H 00H 3CH 42H 42H 3CH 42H 42H 42H 3CH 00H 00H 00H 00H
NINE:       00H 00H 00H 00H 3CH 42H 42H 42H 3EH 02H 42H 3CH 00H 00H 00H 00H

            ORG   0A200H

SPACE:      00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H
SIG1:       00H 00H 00H 00H 10H 10H 10H 10H 10H 10H 00H 10H 00H 00H 00H 00H
SIG2:       00H 00H 00H 00H 24H 24H 24H 00H 00H 00H 00H 00H 00H 00H 00H 00H
SIG3:       00H 00H 00H 00H 24H 24H 7EH 24H 24H 7EH 24H 24H 00H 00H 00H 00H
SIG4:       00H 00H 00H 00H 10H 3CH 52H 50H 3CH 12H 7CH 10H 00H 00H 00H 00H
SIG5:       00H 00H 00H 00H 00H 62H 64H 08H 10H 26H 46H 00H 00H 00H 00H 00H
SIG6:       00H 00H 00H 00H 00H 10H 28H 30H 30H 4AH 44H 7AH 00H 00H 00H 00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SIG7:    00H 00H 00H 00H 10H 10H 20H 00H 00H 00H 00H 00H 00H 00H 00H 00H
SIG8:    00H 00H 00H 00H 02H 04H 08H 08H 08H 08H 04H 02H 00H 00H 00H 00H
SIG9:    00H 00H 00H 00H 40H 20H 10H 10H 10H 10H 20H 40H 00H 00H 00H 00H
SIG10:   00H 00H 00H 00H 00H 92H 54H 38H FEH 38H 54H 92H 00H 00H 00H 00H
SIG11:   00H 00H 00H 00H 00H 10H 10H 10H FEH 10H 10H 10H 00H 00H 00H 00H
SIG12:   00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 10H 10H 20H 00H 00H 00H
SIG13:   00H 00H 00H 00H 00H 00H 00H 7EH 00H 00H 00H 00H 00H 00H 00H 00H
SIG14:   00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 18H 18H 00H 00H 00H 00H
SIG15:   00H 00H 00H 00H 00H 02H 04H 08H 10H 20H 40H 00H 00H 00H 00H 00H
                    ORG   0A3A0H
SIG16:   00H 00H 00H 00H 00H 10H 10H 00H 00H 10H 10H 00H 00H 00H 00H 00H
SIG17:   00H 00H 00H 00H 00H 10H 10H 00H 00H 10H 10H 20H 00H 00H 00H 00H
SIG18:   00H 00H 00H 00H 00H 04H 08H 10H 20H 10H 08H 04H 00H 00H 00H 00H
SIG19:   00H 00H 00H 00H 00H 00H 7EH 00H 7EH 00H 00H 00H 00H 00H 00H 00H
SIG20:   00H 00H 00H 00H 00H 20H 10H 08H 04H 08H 10H 20H 00H 00H 00H 00H
SIG21:   00H 00H 00H 00H 3CH 42H 42H 02H 0CH 10H 00H 10H 00H 00H 00H 00H
SIG22:   00H 00H 00H 00H 00H 7CH 82H BAH 9AH BAH 82H 7CH 00H 00H 00H 00H
                    ORG   0A5B0H
SIG23:   00H 00H 00H 00H 0EH 08H 08H 08H 08H 08H 08H 0EH 00H 00H 00H 00H
SIG24:   00H 00H 00H 00H 00H 40H 20H 10H 08H 04H 02H 00H 00H 00H 00H 00H
SIG25:   00H 00H 00H 00H 70H 10H 10H 10H 10H 10H 10H 70H 00H 00H 00H 00H
SIG26:   00H 00H 00H 00H 18H 24H 42H 00H 00H 00H 00H 00H 00H 00H 00H 00H
SIG27:   00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 7EH 00H 00H 00H 00H
SIG28:   00H 00H 00H 00H 00H 20H 10H 08H 00H 00H 00H 00H 00H 00H 00H 00H
                    ORG   0A000H
OK:      00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H 00H
    NEVERENDJMP S
ENDD: END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    ORG   0000H
    SJMP  MAIN
    ORG   0003H
    SJMP  MAIN
    ORG   000BH
    SJMP  MAIN
    ORG   0020H
MAIN:
    MOV   SP,#20H
    MOV   A,#0FFH
    MOV   R7,#0A0H
    JMP   START
LOOP1: mov   p3,#0ffh
    mov   pcon,#00h
    mov   scon,#50h
    mov   tmod,#20h
    mov   th1,#0a0h
    setb  tr1
loop: jnb   ri,loop1
    clr   ri
    MOV   DPTR,#0B002H
    MOVX  @DPTR,A
    MOV   DPTR,#0C000H
    MOVX  @DPTR,A
    MOV   DPTR,#0C001H
    MOVX  @DPTR,A
    MOV   DPTR,#0C002H
    MOVX  @DPTR,A
    MOV   DPTR,#0D000H
    MOVX  @DPTR,A
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small affect on distortion.

FEATURES

Low-Sine Wave Distortion	.5%, Typical
Excellent Temperature Stability	20 ppm/°C, Typical
Wide Sweep Range	2000:1, Typical
Low-Supply Sensitivity	0.01%V, Typical
Linear Amplitude Modulation	
TTL Compatible FSK Controls	
Wide Supply Range	10V to 26V
Adjustable Duty Cycle	1% to 99%

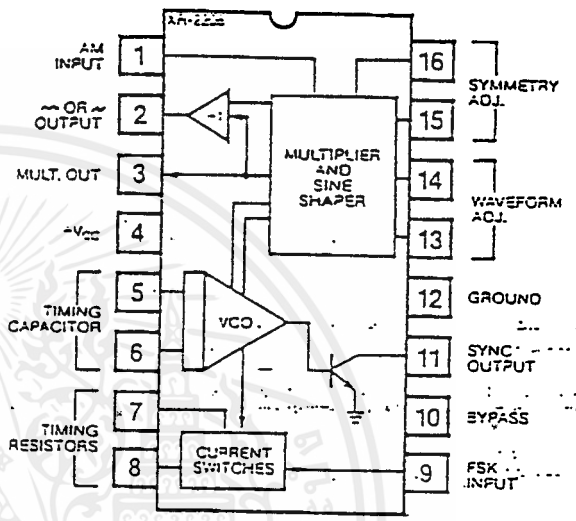
APPLICATIONS

Waveform Generation
Sweep Generation
AM/FM Generation
V/F Conversion
FSK Generation
Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks: a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25°$, $C = 0.01\ \mu F$, $R_1 = 100\ k\Omega$, $R_2 = 10\ k\Omega$, $R_3 = 25\ k\Omega$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETER	XR-2206M			XR-2206C			UNIT	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
GENERAL CHARACTERISTCS								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	±5		±13	±5		±13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10\ k\Omega$
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000\ pF$, $R_1 = 1\ k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\ \mu F$, $R_1 = 2\ M\Omega$
Frequency Accuracy		±1	±4		±2		% of f_o	$f_o = 1/R_1C$
Temperature Stability		±10	±50		±20		ppm/°C	$0°C \leq T_A \leq 75°C$,
Supply Sensitivity		0.01	0.1		0.01		%/V	$R_1 = R_2 = 20\ k\Omega$, $V_{LOW} = 10V$, $V_{HIGH} = 20V$.
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$R_1 = R_2 = 20\ k\Omega$, f_H @ $R_1 = 1\ k\Omega$, f_L @ $R_1 = 2\ M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1$ kHz, $f_H = 10$ kHz
1000:1 Sweep		8			8		%	$f_L = 100$ Hz, $f_H = 100$ kHz
FM Distortion		0.1			0.1		%	±10% Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	See Figure 4.
Timing Resistors: R_1 & R_2	1		2000	1		2000	kΩ	
Triangle Sine Wave Output								See Note 1, Figure 2.
Triangle Amplitude		160			160		mV/kΩ	Figure 1, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/kΩ	Figure 1, S_1 Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Amplitude Stability		4800			4800		ppm/°C	See Note 2.
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30\ k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figures 6 and 7.
Amplitude Modulation								
Input Impedance	50	100		50	100		kΩ	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		nsec	$C_L = 10$ pF
Fall Time		50			50		nsec	$C_L = 10$ pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	$I_L = 2$ mA
Leakage Current		0.1	20		0.1	100	μA	$V_{11} = 26V$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance, R_3, on Pin 3. See Figure 2

Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

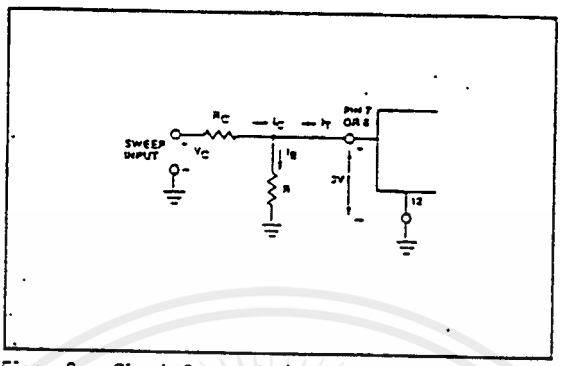


Figure 9: Circuit Connection for Frequency Sweep.

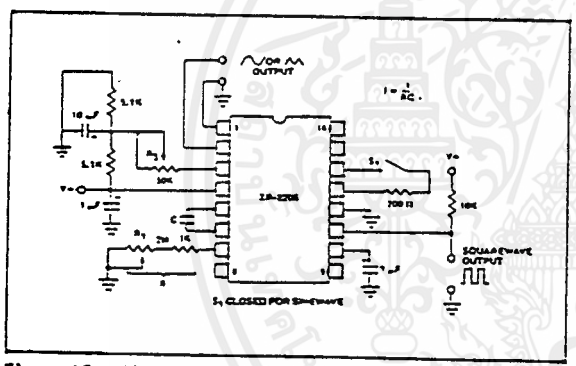


Figure 10: Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R_3.)

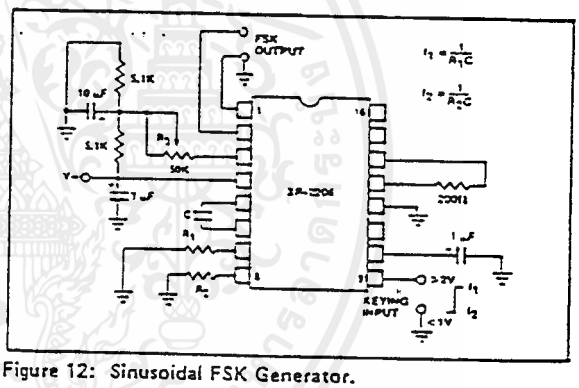


Figure 12: Sinusoidal FSK Generator.

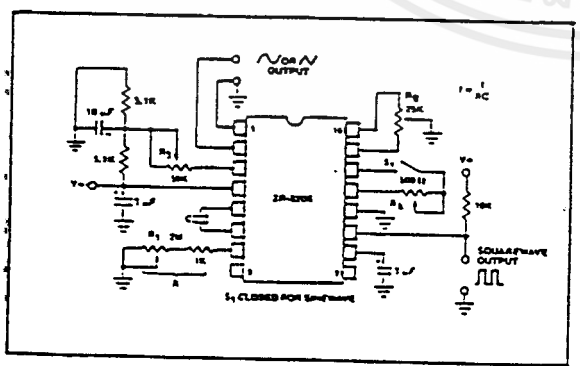


Figure 11: Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing – See Figure 2.)

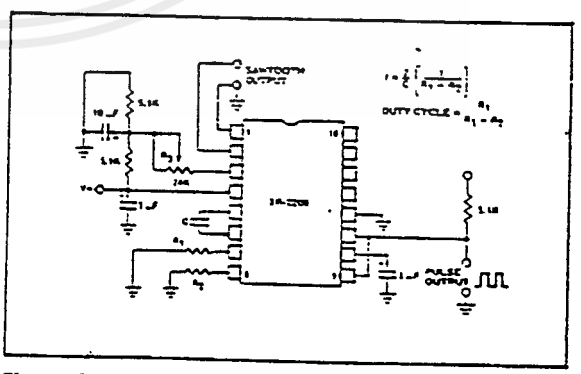


Figure 13: Circuit for Pulse and Ramp Generation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2, connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq$2V, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq$1V, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2, as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^-.

Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment:

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1, at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is <2.5%. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V^-. For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx$0.5% by additional adjustments as shown in Figure 11. The potentiometer, R_A, adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint, and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors, R_1 and R_2; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^-.

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of R_1 and R_2. The values of R_1 and R_2 should be in the range of 1 kΩ to 2 MΩ.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

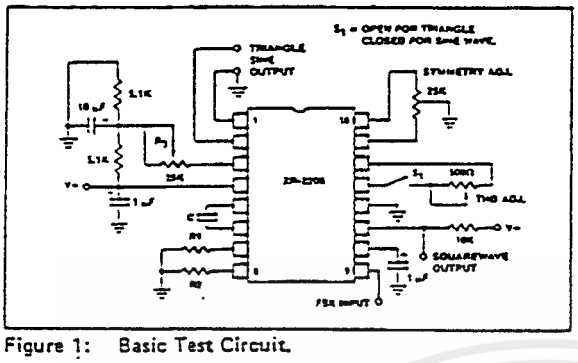


Figure 1: Basic Test Circuit.

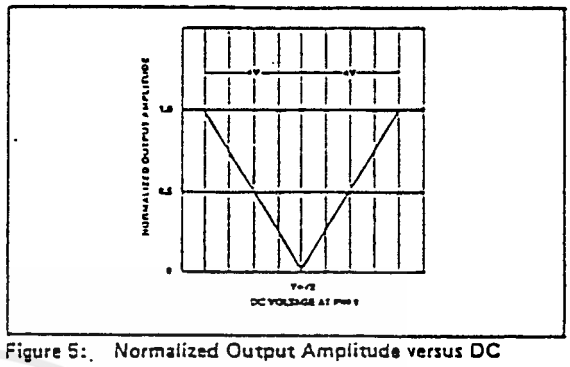


Figure 5: Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

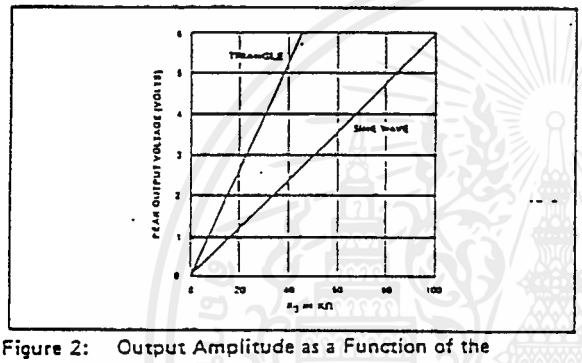


Figure 2: Output Amplitude as a Function of the Resistor, R_3, at Pin 3.

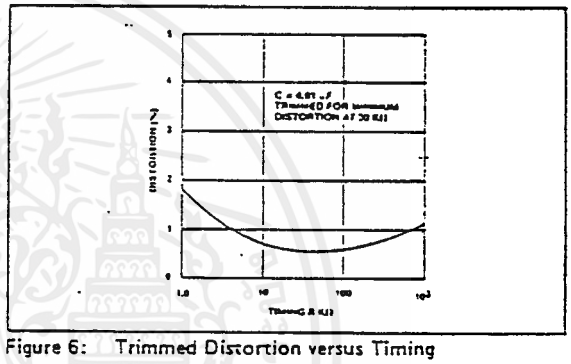


Figure 6: Trimmed Distortion versus Timing Resistor.

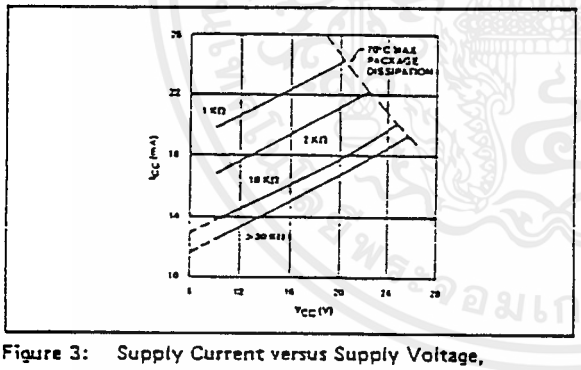


Figure 3: Supply Current versus Supply Voltage, Timing, R.

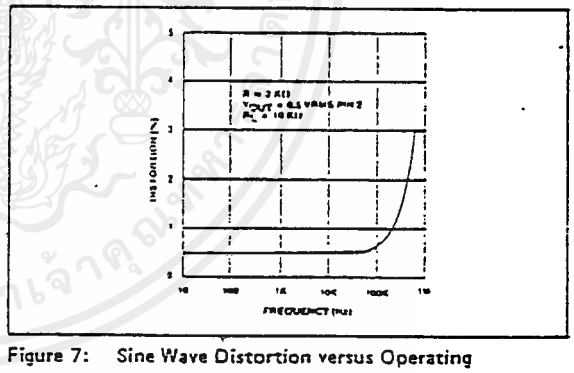


Figure 7: Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

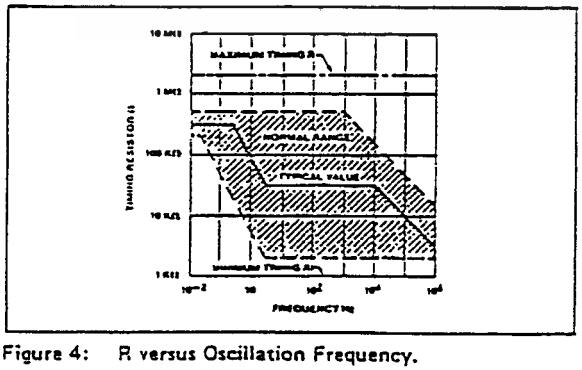


Figure 4: R versus Oscillation Frequency.

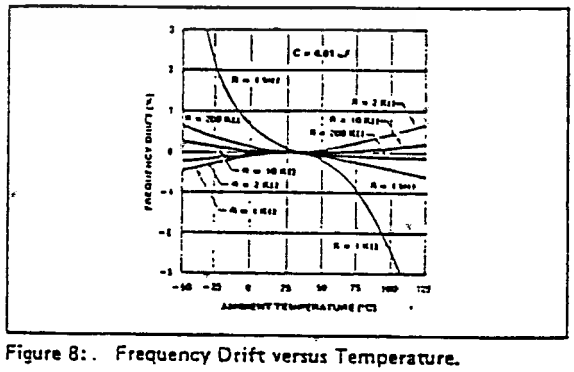


Figure 8: Frequency Drift versus Temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:
The frequency of oscillation, f_o, is determined by the external timing capacitor, C, across Pin 5 and 6, and by the timing resistor, R, connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C. The recommended values of R, for a given frequency range, are shown in Figure 4. Temperature stability is optimum for 4 kΩ < R < 200 kΩ. Recommended values of C are from 1000 pF to 100 μF.

Frequency Sweep and Modulation:
Frequency of oscillation is proportional to the total timing current, I_T, drawn from Pin 7 or 8:

$$f = \frac{320 I_T \text{ (mA)}}{C \text{ (μF)}} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T, over a wide range of current values, from 1 μA to 3 mA. The frequency can be controlled by applying a control voltage, V_C, to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC}\left[1+\frac{R}{R_C}\left(1-\frac{V_C}{3}\right)\right] \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K, is given as:

$$K = \partial f/\partial V_C = -\frac{0.32}{R_C C} \text{ Hz/V}$$

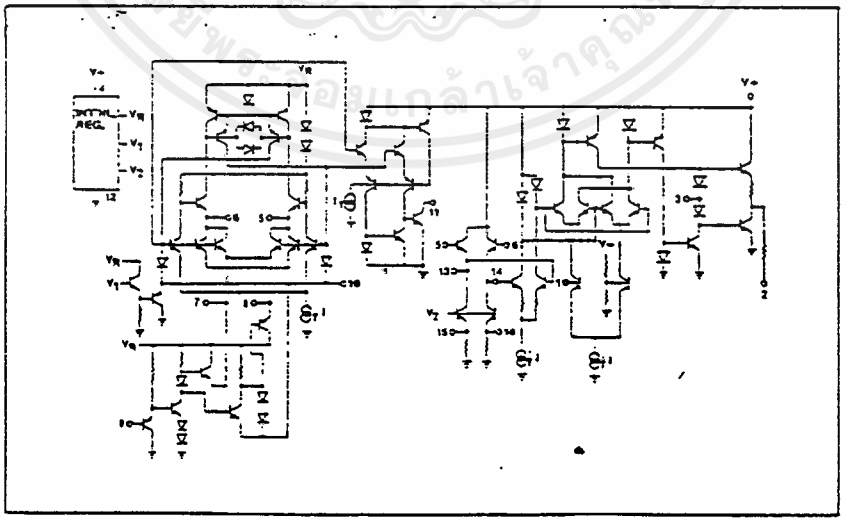
CAUTION: For safe operation of the circuit, I_T should be limited to ≤3 mA.

Output Amplitude:
Maximum output amplitude is inversely proportional to the external resistor, R_3, connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 60 mV peak per kΩ of R_3; for triangle, the peak amplitude is approximately 160 mV peak per kΩ of R_3. Thus, for example, R_3 = 50 kΩ would produce approximately ±3V sinusoidal output amplitude.

Amplitude Modulation:
Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately 100 kΩ. Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin within ±4 volts of $V^+/2$ as shown in Figure 5. As this bias level approaches $V^+/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^+.

EQUIVALENT SCHEMATIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FSK Demodulator / Tone Decoder

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications. It is particularly well suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20 V and a wide frequency range of 0.01 Hz to 300 kHz. It can accommodate analog signals between 2 mV and 3 V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply provides ratio metric operation for low system performance variations with power supply changes.

The XR-2211 is available in 14 pin DTL ceramic or plastic packages specified for commercial or military temperature ranges.

FEATURES

Wide Frequency Range	0.01 Hz to 300 kHz
Wide Supply Voltage Range	4.5 V to 20 V
DTL/TTL/ECL Logic Compatibility	
FSK Demodulation, with Carrier Detection	
Wide Dynamic Range	2 mV to 3 V rms
Adjustable Tracking Range (±1% to ±80%)	
Excellent Temp. Stability	20 ppm/°C, typ.

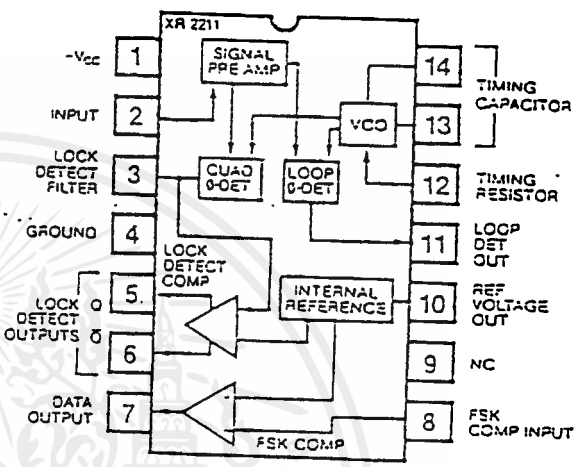
APPLICATIONS

FSK Demodulation
Data Synchronization
Tone Decoding
FM Detection
Carrier Detection

ABSOLUTE MAXIMUM RATINGS

Power Supply	20 V
Input Signal Level	3 V rms
Power Dissipation	
Ceramic Package	750 mW
Derate above T_A = +25°C	6 mW/°C
Plastic Package	625 mW
Derate above T_A = +25°C	5.0 mW/°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2211M	Ceramic	-55°C to +125°C
XR-2211CN	Ceramic	0°C to + 75°C
XR-2211CP	Plastic	0°C to + 75°C
XR-2211N	Ceramic	-40°C to + 85°C
XR-2211P	Plastic	-40°C to + 85°C

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector, and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 2MV RMS are amplified to a constant high level signal. The multipling-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output, f input + f input (2 f input) and f input - f input (0 Hz) when the phase detector output to remove the "sum" frequency component while passing the difference (DC) component to drive the VCO. The VCO is actually a current controlled oscillator with its nominal input current (f_0) set by a resistor (R_0) to ground and its driving current with a resistor (R_1) from the phase detector.

The other sections of the XR-2211 act to determine if the VCO is driven above or below the center frequency (FSK comparator); produced both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = V^- = 6V$, $T_A = +25°C$, $C = 5000$ pF, $R_1 = R_2 = R_3 = R_4 = 20$ KΩ, $R_L = 4.7$ KΩ, Binary Inputs grounded, S_1 and S_2 closed unless otherwise specified.

PARAMETERS	XR-2211/2211M			XR-2211C			UNITS	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
GENERAL								
Supply Voltage	4.5		20	4.5		20	V	
Supply Current		4	7		5	9	mA	$R_0 \geq 10$ KΩ See Fig. 4
OSCILLATOR SECTION								
Frequency Accuracy		±1	±3		±1		%	Deviation from $f_0 = 1/R_0C_0$
Frequency Stability								R_1 = ½
Temperature		±20	±50		±20		ppm/°C	See Fig. 6.
Power Supply		0.05	0.5		0.05		%/V	$V^+ = 12 \pm 1$ V. See Fig. 7.
		0.2			0.2		%/V	$V^+ = 5 \pm 0.5$ V. See Fig. 7.
Upper Frequency Limit	100	300			300		kHz	R_0 = 6.2 KΩ, C_0 = 400 pF
Lowest Practical Operating Frequency			0.01			0.01	Hz	R_0 = 2 MΩ, C_0 = 50 μF
Timing Resistor, R_0								
Operating Range	5		2000	5		2000	KΩ	See Fig. 5.
Recommended Range	15		100	15		100	KΩ	See Fig. 7 and 8.
LOOP PHASE DETECTOR SECTION								
Peak Output Current	±150	±200	±300	±100	±200	±300	μA	Measured at Pin 11.
Output Offset Current		±1			±2		μA	
Output Impedance		1			1		MΩ	
Maximum Swing	±4	±5		±4	±5		V	Referenced to Pin 10.
QUADRATURE PHASE DETECTOR								
Peak Output Current	100	150			150		μA	Measured at Pin 3.
Output Impedance		1			1		MΩ	
Maximum Swing		11			11		V pp	
INPUT PREAMP SECTION								
Input Impedance		20			20		KΩ	Measured at Pin 2.
Input Signal Voltage Required to Cause Limiting		2	10		2		mV rms	
VOLTAGE COMPARATOR SECTIONS								
Input Impedance		2			2		MΩ	Measured at Pins 3 and 6.
Input Bias Current		100			100		nA	
Voltage Gain	55	70		55	70		dB	R_L = 5.1 KΩ
Output Voltage Low		300			300		mV	I_C = 3 mA
Output Leakage Current		0.01			0.01		μA	V_O = 12 V
INTERNAL REFERENCE								
Voltage Level	4.9	5.3	5.7	4.75	5.3	5.85	V	Measured at Pin 10.
Output Impedance		100			100		Ω	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

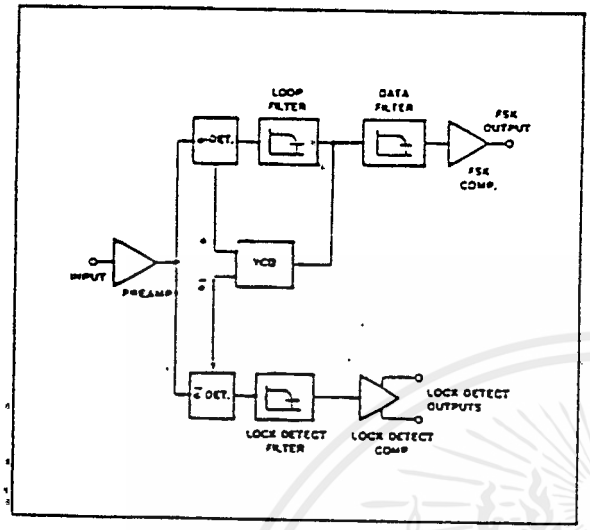


Figure 1: Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

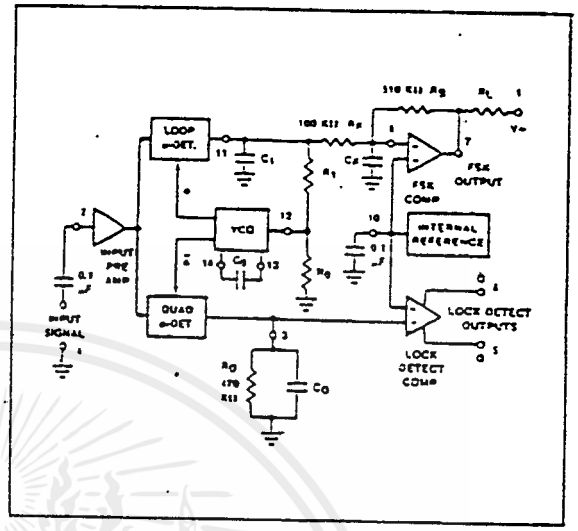


Figure 2: Generalized Circuit Connection for FSK and Tone Detection

Reference Voltage, V_R (Pin 10). This pin is internally biased at the reference voltage level, V_R. $V_R = V+/2 - 650$ mV. The dc voltage level at this pin forms an internal reference for the voltage levels at Pins 5, 8, 11 and 12. Pin 10 *must* be bypassed to ground with a 0.1 μF capacitor for proper operation of the circuit.

Loop Phase Detector Output (Pin 11): This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by R_1 and C_1 connected to Pin 11 (see Figure 2). With no input signal, or with no phase error within the PLL, the dc level at Pin 11 is very nearly equal to V_R. The peak voltage swing available at the phase detector output is equal to $\pm V_R$.

VCO Control Input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0, connected from this terminal to ground. The VCO free-running frequency, f_0, is:

$$f_0 = \frac{1}{R_0 C_0} \text{ Hz}$$

where C_0 is the timing capacitor across Pins 13 and 14. For optimum temperature stability, R_0 must be in the range of 10 KΩ to 100 KΩ see Figure 6).

This terminal is a low impedance point, and is internally biased at a dc level equal to V_R. The maximum timing current drawn from Pin 12 must be limited to ≤3 mA for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C_0, connected across these terminals (see Figure 6). C_0 must be nonpolar, and in the range of 200 pF to 10 μF.

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X, in series with R_0 at Pin 12 (see Figure 9).

VCO Free-Running Frequency, f_0: XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. However, for set-up or adjustment purposes, VCO free-running frequency can be measured at Pin 3 (with C_0 disconnected), with no input and with Pin 2 shorted to Pin 10.

DESIGN EQUATIONS

(See Figure 2 for definition of components.)

1. VCO Center Frequency, f_0:

   $f_0 = 1/R_0C_0$ Hz

2. Internal Reference Voltage, V_R (measured at Pin 10):

   $V_R = V+/2 - 650$ mV

3. Loop Low-Pass Filter Time Constant, τ:

   $\tau = R_1C_1$

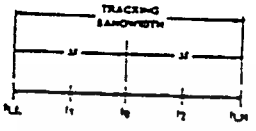
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Loop Damping, ζ:

$$\zeta = 1/4\sqrt{\frac{C_0}{C_1}}$$

5. Loop Tracking Bandwidth, $\pm\Delta f/f_0$:

$\Delta f/f_0 = R_0/R_1$



6. FSK Data Filter Time Constant, τF:

$\tau F = R_F C_F$

7. Loop Phase Detector Conversion Gain, $K\phi$: ($K\phi$ is the differential dc voltage across Pins 10 and 11, per unit of phase error at phase detector input):

$K\phi = -2V_R/\pi$ volts/radian

8. VCO Conversion Gain, K_0: (K_0 is the amount of change in VCO frequency, per unit of dc voltage change at Pin 11):

$K_0 = -1/V_R C_0 R_1$ Hz/volt

9. Total Loop Gain, K_T:

$K_T = 2\pi K\phi K_0 = 4/C_0 R_1$ rad/sec/volt

10. Peak Phase Detector Current I_A:

$I_A = V_R$ (volts)/25 mA

APPLICATIONS INFORMATION

FSK DECODING:

Figure 9 shows the basic circuit connection for FSK decoding. With reference to Figures 2 and 9, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B (= 510 KΩ) from Pin 7 to Pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Recommended component values for some of the most commonly used FSK bands are given in Table 1.

Design Instructions:

The circuit of Figure 9 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0, R_1, C_0, C_1 and C_F. For a given set of FSK mark and space frequencies, f_1 and f_2, these parameters can be calculated as follows:

a) Calculate PLL center frequency, f_0:

$$f_0 = \frac{f_1 + f_2}{2}$$

b) Choose value of timing resistor R_0, to be in the range of 10 KΩ to 100 KΩ. This choice is arbitrary. The recommended value is $R_0 \equiv 20$ KΩ. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X.

c) Calculate value of C_0 from design equation (1) or from Figure 6.

$C_0 = 1/R_0 f_0$

d) Calculate R_1 to give a Δf equal to the mark space deviation.

$R_1 = R_0[f_0/(f_1-f_2)]$

e) Calculate C_1 to set loop damping. (See design equation no. 4.):

Normally, $\zeta \approx 1/2$ is recommended.

Then $C_1 = C_0/4$ for $\zeta = 1/2$

f) Calculate Data Filter Capacitance, C_F:

For R_F = 100 KΩ, R_B = 510 KΩ, the recommended value of C_F is:

$C_F \approx 3/$(Baud Rate) μF

Note: All calculated component values except R_0 can be rounded to the nearest standard value, and R_0 can be varied to fine-tune center frequency, through a series potentiometer, R_X. (See Figure 9.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

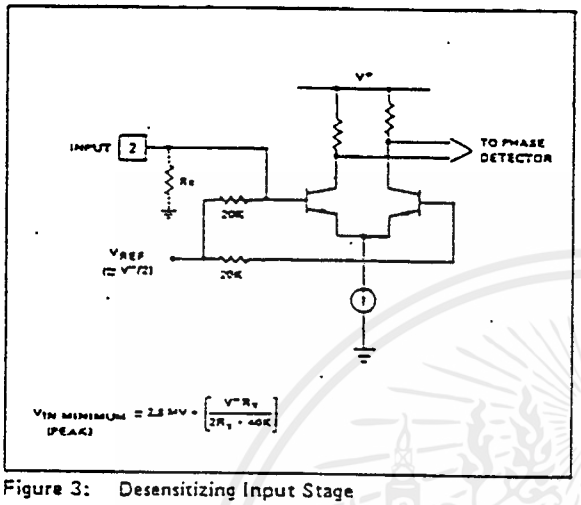


Figure 3: Desensitizing Input Stage

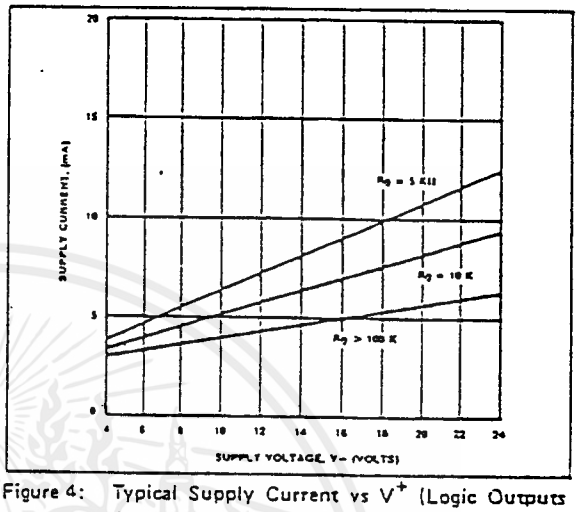


Figure 4: Typical Supply Current vs V^+ (Logic Outputs Open Circuited).

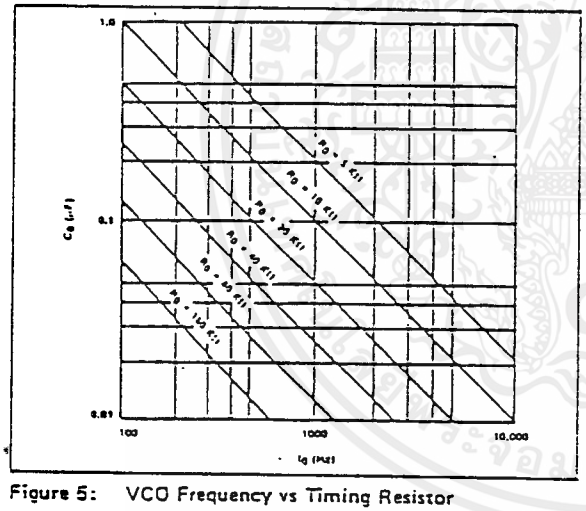


Figure 5: VCO Frequency vs Timing Resistor

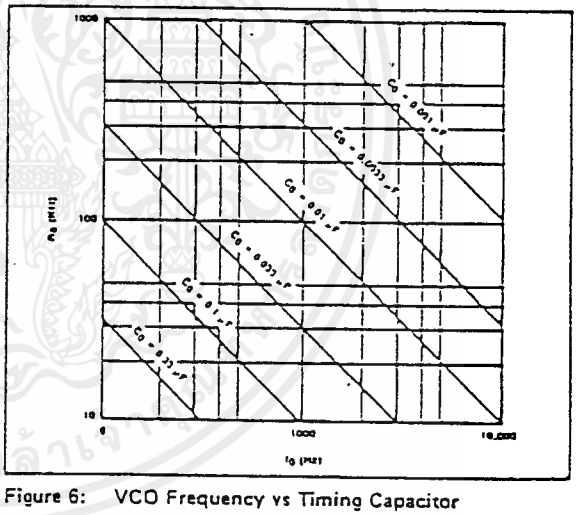


Figure 6: VCO Frequency vs Timing Capacitor

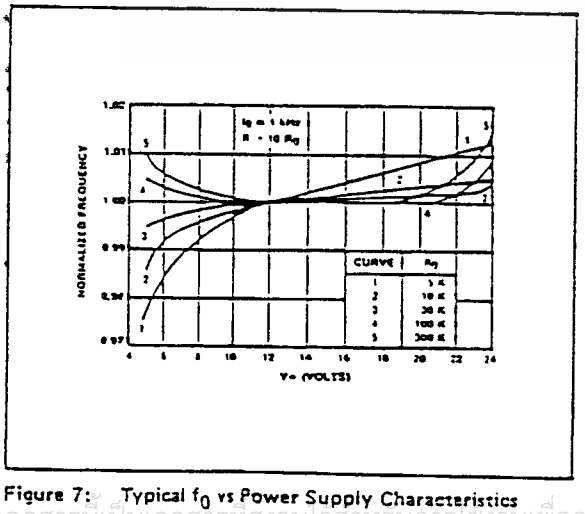


Figure 7: Typical f_0 vs Power Supply Characteristics

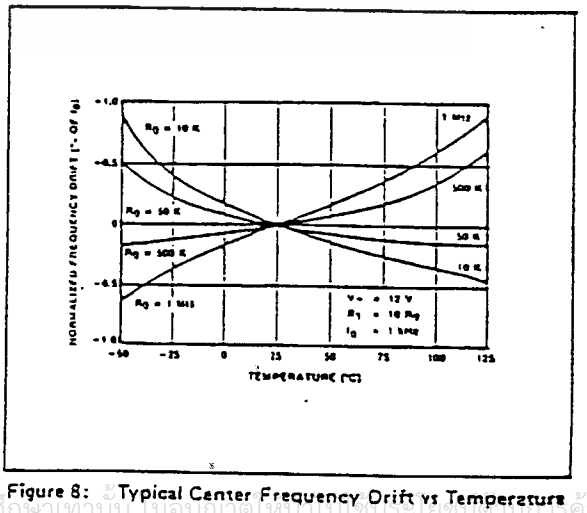


Figure 8: Typical Center Frequency Drift vs Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

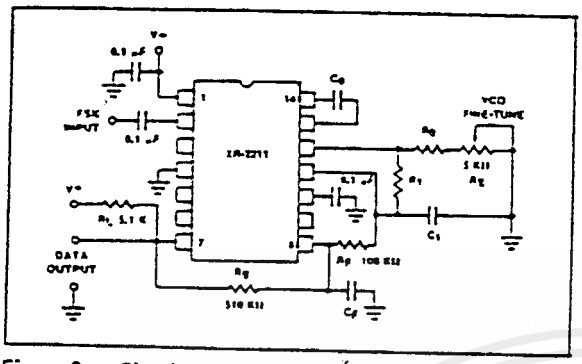


Figure 9: Circuit Connection for FSK Decoding

Design Example:

75 Baud FSK demodulator with mark space frequencies of 1110/1170 Hz:

Step 1: Calculate f_0: f_0 = (1110 + 1170) (1/2) = 1140 Hz
Step 2: Choose R_0 = 20 KΩ (18 KΩ fixed resistor in series with 5 KΩ potentiometer)
Step 3: Calculate C_0 from Figure 6: C_0 = 0.044 μF
Step 4: Calculate R_1.R_1 = R_0 (2240/60) = 380 KΩ
Step 5: Calculate C_1:C_1 = C_0/4 = 0.011 μF

Note: All values except R_0 can be rounded to *nearest* standard value.

Table 1. Recommended Component Values for Commonly Used FSK Bands. (See Circuit of Figure 9.)

FSK BAND	COMPONENT VALUES	
300 Baud f_1 = 1070 Hz f_2 = 1270 Hz	C_0 = 0.039 μF C_1 = 0.01 μF R_1 = 100 KΩ	C_F = 0.005 μF R_0 = 18 KΩ
300 Baud f_1 = 2025 Hz f_2 = 2225 Hz	C_0 = 0.022 μF C_1 = 0.0047 μF R_1 = 200 KΩ	C_F = 0.005 μF R_0 = 18 KΩ
1200 Baud f_1 = 1200 Hz f_2 = 2200 Hz	C_0 = 0.027 μF C_1 = 0.01 μF R_1 = 30 KΩ	C_F = 0.0022 μF R_0 = 18 KΩ

FSK DECODING WITH CARRIER DETECT:

The lock detect section of XR-2211 can be used as a carrier detect option, for FSK decoding. The recommended circuit connection for this application is shown in Figure 10. The open collector lock detect output, Pin 6, is shorted to data output (Pin 7). Thus, data output will be disabled at "low" state, until there is a carrier within the detection band of the PPL, and the Pin 6 output goes "high," to enable the data output.

The minimum value of the lock detect filter capacitance C_D is inversely proportional to the capture range, $\pm\Delta f_c$. This is the range of incoming frequencies over which the loop can acquire lock and is always less than the tracking range. It is further limited by C_1. For most applications, $\Delta f_c > \Delta f/2$. For R_D = 470 KΩ, the approximate minimum value of C_D can be determined by:

C_D (μF) ≥ 16/capture range in Hz.

With values of C_D that are too small, chatter can be observed on the lock detect output as an incoming signal frequency approaches the capture bandwidth. Excessively large values of C_D will slow the response time of the lock detect output.

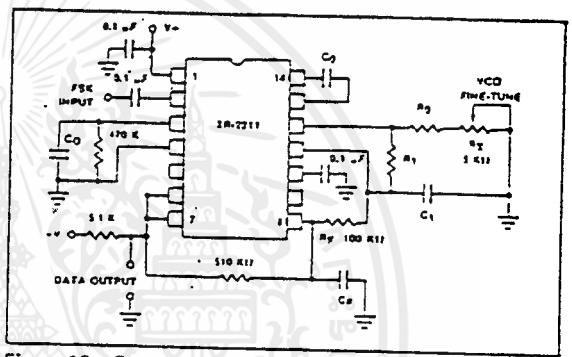


Figure 10: External Connectors for FSK Demodulation with Carrier Detect Capability

Note: Data Output is "Low" When No Carrier is Present.

TONE DETECTION:

Figure 11 shows the generalized circuit connection for tone detection. The logic outputs, Q and $\overline{Q}$ at Pins 5 and 6 are normally at "high" and "low" logic states, respectively. When a tone is present within the detection band of the PLL, the logic state at these outputs become reversed for the duration of the input tone. Each logic output can sink ~5 mA of load current.

Both logic outputs at Pins 5 and 6 are open collector type stages, and require external pull-up resistors R_{L1} and R_{L2}, as shown in Figure 11.

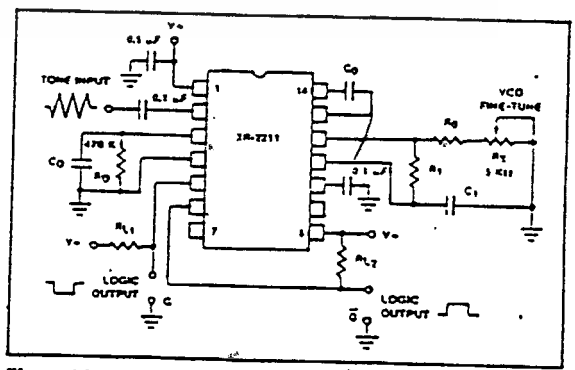


Figure 11: Circuit Connection for Tone Detection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

With reference to Figures 2 and 11, the functions of the external circuit components can be explained as follows: R_0 and C_0 set VCO center frequency; R_1 sets the detection bandwidth; C_1 sets the low pass-loop filter time constant and the loop damping factor. R_{L1} and R_{L2} are the respective pull-up resistors for the Q and $\overline{Q}$ logic outputs.

Design Instructions:

The circuit of Figure 11 can be optimized for any tone detection application by the choice of the 5 key circuit components: R_0, R_1, C_0, C_1 and C_D. For a given input, the tone frequency, f_S, these parameters are calculated as follows:

a) Choose R_0 to be in the range of 15 KΩ to 100 KΩ. This choice is arbitrary.

b) Calculate C_0 to set center frequency, f_0 equal to f_s (see Figure 6): $C_0 = 1/R_0 f_S$

c) Calculate R_1 to set bandwidth ±Δf (see design equation no. 5):

$$R_1 = R_0(f_0/\Delta f)$$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$.

d) Calculate value of C_1 for a given loop damping factor:

$$C_1 = C_0/16\zeta^2$$

Normally $\zeta \approx 1/2$ is optimum for most tone detector applications, giving $C_1 = 0.25\ C_0$.

Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

e) Calculate value of filter capacitor C_D. To avoid chatter at the logic output, with R_D = 470 KΩ, C_D must be:

$$C_D(\mu F) \geq (16/\text{capture range in Hz})$$

Increasing C_D slows down the logic output response time.

Design Examples:

Tone detector with a detection band of 1 kHz ± 20 Hz:

a) Choose R_0 = 20 KΩ (18 KΩ in series with 5 KΩ potentiometer).

b) Choose C_0 for f_0 = 1 kHz (from Figure 6). C_0 = 0.05 μF.

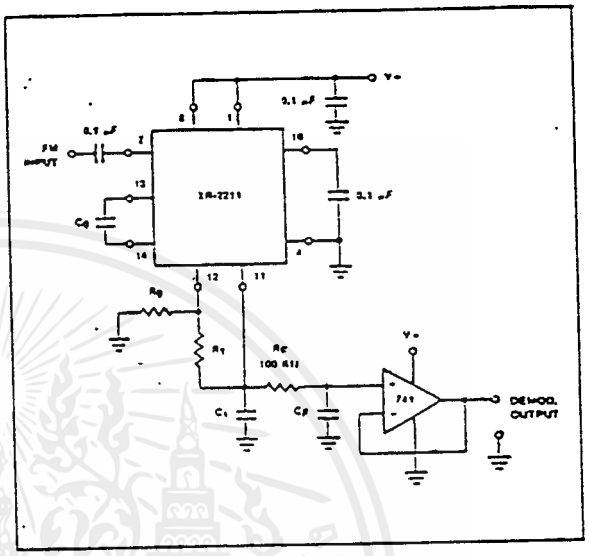


Figure 12: Linear FM Detector Using XR-2211 and an External Op Amp. (See section on Design Equation for Component Values.)

c) Calculate R_1: $R_1 = (R_0)\ (1000/20) = 1$ MΩ.

d) Calculate C_1: for $\zeta = 1/2$, $C_1 = 0.25$, $C_0 = 0.013$ μF.

e) Calculate C_D: $C_D = 16/33 = 0.42$ μF.

f) Fine-tune center frequency with 5 KΩ potentiometer, R_X.

LINEAR FM DETECTION:

XR-2211 can be used as a linear FM detector for a wide range of analog communications and telemetry applications. The recommended circuit connection for this application is shown in Figure 12. The demodulated output is taken from the loop phase detector output (Pin 11), through a post-detection filter made up of R_F and C_F, and an external buffer amplifier. This buffer amplifier is necessary because of the high impedance output at Pin 11. Normally, a non-inverting unity gain op amp can be used as a buffer amplifier, as shown in Figure 12.

The FM detector gain, i.e., the output voltage change per unit of FM deviation can be given as.

$$V_{out} = R_1\ V_R/100\ R_0 \text{ Volts/\%deviation}$$

where V_R is the internal reference voltage (V_R = V+/2 − 650 mV). For the choice of external components R_1, R_0, C_D, C_1 and C_F, see section on design equations.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRINCIPLES OF OPERATION

Signal Input (Pin 2): Signal is ac coupled to this terminal. The internal impedance at Pin 2 is 20 KΩ. Recommended input signal level is in the range of 10 mV rms to 3 V rms.

Quadrature Phase Detector Output (Pin 3): This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, Pin 3 is connected to ground through a parallel combination of R_D and C_D (see Figure 2) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, Pin 3 can be left open circuited.

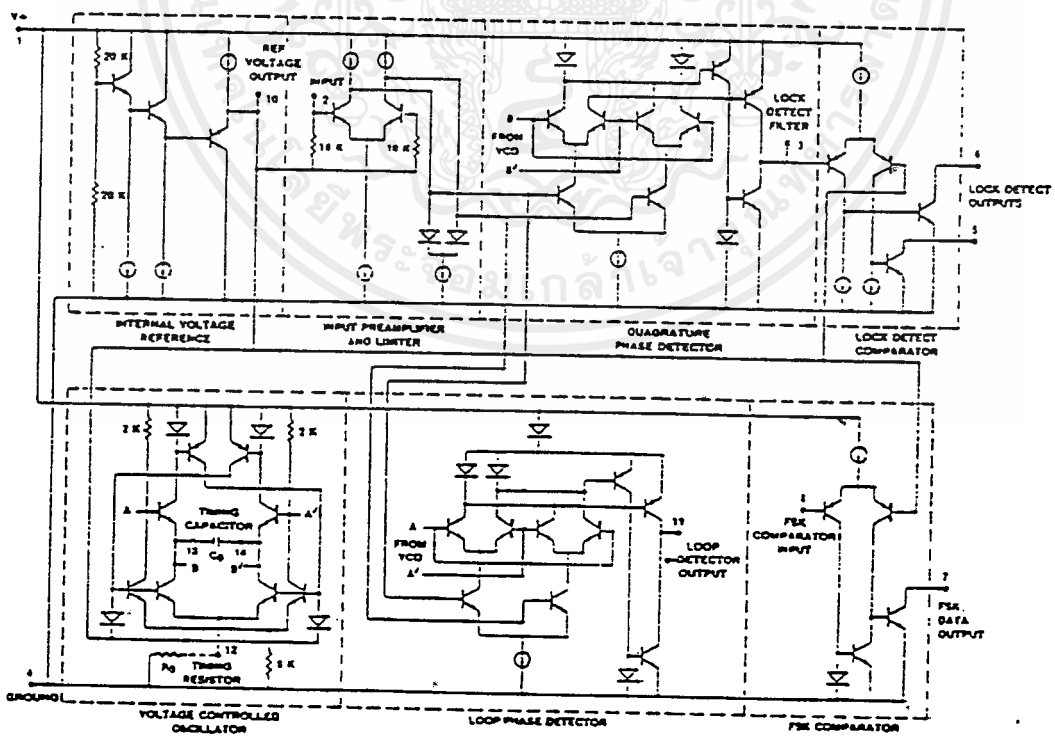
Lock Detect Output, Q (Pin 5): The output at Pin 5 is at "high" state when the PLL is out of lock and goes to "low" or conducting state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L, to V+ for proper operation. At "low" state, it can sink up to 5 mA of load current.

Lock Detect Complement, $\overline{Q}$ (Pin 6): The output at Pin 6 is the logic complement of the lock detect output at Pin 5. This output is also an open collector type stage which can sink 5 mA of load current at low or "on" state.

FSK Data Output (Pin 7): This output is an open collector logic stage which requires a pull-up resistor, R_L, to V+ for proper operation. It can sink 5 mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at Pin 7 is indeterminate.

FSK Comparitor Input (Pin 8): This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (Pin 11). This data filter is formed by R_F and C_F of Figure 2. The threshold voltage of the comparator is set by the internal reference voltage, V_R, available at Pin 10.

EQUIVALENT SCHEMATIC DIAGRAM



Rev. 8/83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC1488

QUAD LINE DRIVER

The MC1488 is a monolithic quad line driver designed to interface data terminal equipment with data communications equipment in conformance with the specifications of EIA Standard No. RS-232C.

Features:

- Current Limited Output
  ±10 mA typ
- Power-Off Source Impedance
  300 Ohms min
- Simple Slew Rate Control with External Capacitor
- Flexible Operating Supply Range
- Compatible with All Motorola MDTL and MTTL Logic Families

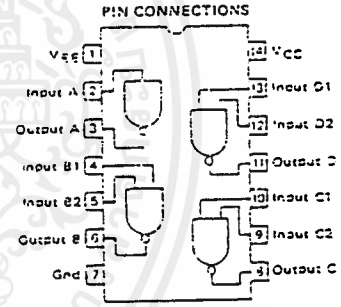
QUAD MDTL LINE DRIVER
RS-232C
SILICON MONOLITHIC
INTEGRATED CIRCUIT

L SUFFIX
CERAMIC PACKAGE
CASE 632-08

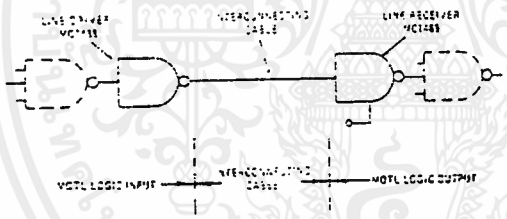
P SUFFIX
PLASTIC PACKAGE
CASE 646-06

D SUFFIX
PLASTIC PACKAGE
CASE 751A-02
(SO-14)

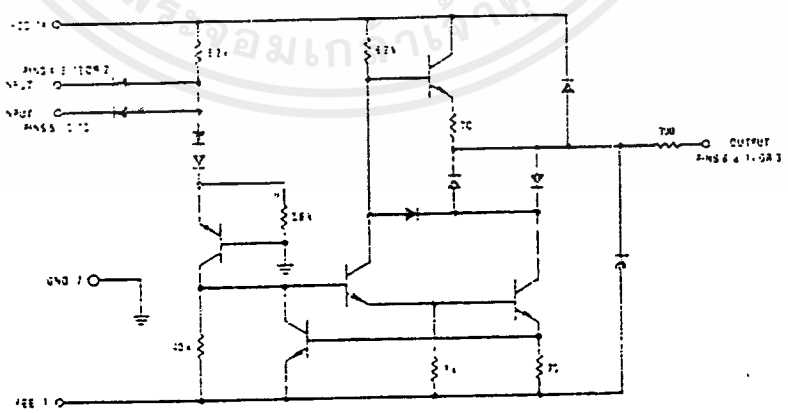
PIN CONNECTIONS



TYPICAL APPLICATION



CIRCUIT SCHEMATIC
(1/4 OF CIRCUIT SHOWN)



MDTL and MTTL are trademarks of Motorola Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS (T_A = −25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC} V_{EE}	−15 −15	Vdc
Input Voltage Range	V_{IR}	−15 ≤ V_{IR} ≤ 7.0	Vdc
Output Signal Voltage	V_O	±15	Vdc
Power Derating (Package Limitation, Ceramic and Plastic Dual-In-Line Package) Derate above T_A = +25°C	P_D 1/$R_{\theta JA}$	1000 6.7	mW mW/°C
Operating Ambient Temperature Range	T_A	0 to +75	°C
Storage Temperature Range	T_{stg}	−65 to +175	°C

ELECTRICAL CHARACTERISTICS (V_{CC} = −9.0 ±1% Vdc, V_{EE} = −9.0 ±1% Vdc, T_A = 0 to 75°C unless otherwise noted.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Input Current — Low Logic State (V_{IL} = 0)	1	I_{IL}	—	1.0	1.6	mA
Input Current — High Logic State (V_{IH} = 5.0 V)	1	I_{IH}	—	—	10	μA
Output Voltage — High Logic State (V_{IL} = 0.8 Vdc, R_L = 3.0 kΩ, V_{CC} = −9.0 Vdc, V_{EE} = −9.0 Vdc) (V_{IL} = 0.8 Vdc, R_L = 3.0 kΩ, V_{CC} = −13.2 Vdc, V_{EE} = −13.2 Vdc)	2	V_{OH}	 −6.0 −9.0	 −7.0 −10.5	 — —	Vdc
Output Voltage — Low Logic State (V_{IH} = 1.9 Vdc, R_L = 3.0 kΩ, V_{CC} = −9.0 Vdc, V_{EE} = −9.0 Vdc) (V_{IH} = 1.9 Vdc, R_L = 3.0 kΩ, V_{CC} = −13.2 Vdc, V_{EE} = −13.2 Vdc)	2	V_{OL}	 −6.0 −9.0	 −7.0 −10.5	 — —	Vdc
Positive Output Short-Circuit Current (1)	3	I_{OS+}	−6.0	−10	−12	mA
Negative Output Short-Circuit Current (1)	3	I_{OS-}	−6.0	−10	−12	mA
Output Resistance (V_{CC} = V_{EE} = 0, V_O = ±2.0 V)	4	r_o	300	—	—	Ohms
Positive Supply Current (R_L = ∞) (V_{IH} = 1.9 Vdc, V_{CC} = −9.0 Vdc) (V_{IL} = 0.8 Vdc, V_{CC} = −9.0 Vdc) (V_{IH} = 1.9 Vdc, V_{CC} = −12 Vdc) (V_{IL} = 0.8 Vdc, V_{CC} = −12 Vdc) (V_{IH} = 1.9 Vdc, V_{CC} = −15 Vdc) (V_{IL} = 0.8 Vdc, V_{CC} = −15 Vdc)	5	I_{CC}	 — — — — — —	 −15 −4.5 −19 −5.5 — —	 −20 −6.0 −25 −7.0 −34 −12	mA
Negative Supply Current (R_L = ∞) (V_{IH} = 1.9 Vdc, V_{EE} = −9.0 Vdc) (V_{IL} = 0.8 Vdc, V_{EE} = −9.0 Vdc) (V_{IH} = 1.9 Vdc, V_{EE} = −12 Vdc) (V_{IL} = 0.8 Vdc, V_{EE} = −12 Vdc) (V_{IH} = 1.9 Vdc, V_{EE} = −15 Vdc) (V_{IL} = 0.8 Vdc, V_{EE} = −15 Vdc)	5	I_{EE}	 — — — — — —	 −13 — −18 — — —	 −17 −300 −23 −500 −34 −2.5	mA μA mA μA mA mA
Power Consumption (V_{CC} = 9.0 Vdc, V_{EE} = −9.0 Vdc) (V_{CC} = 12 Vdc, V_{EE} = −12 Vdc)		P_C	 — —	 — —	 333 576	mW
SWITCHING CHARACTERISTICS (V_{CC} = −9.0 ±1% Vdc, V_{EE} = −9.0 ±1% Vdc, T_A = +25°C.)						
Propagation Delay Time (R_L = 3.0 k and 15 pF)	6	t_{PLH}	—	275	350	ns
Fall Time (R_L = 3.0 k and 15 pF)	6	t_{THL}	—	45	75	ns
Propagation Delay Time (R_L = 3.0 k and 15 pF)	6	t_{PHL}	—	110	175	ns
Rise Time (R_L = 3.0 k and 15 pF)	6	t_{TLH}	—	55	100	ns

(1) Maximum Package Power Dissipation may be exceeded if all outputs are shorted simultaneously.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTIC DEFINITIONS

FIGURE 1 – INPUT CURRENT

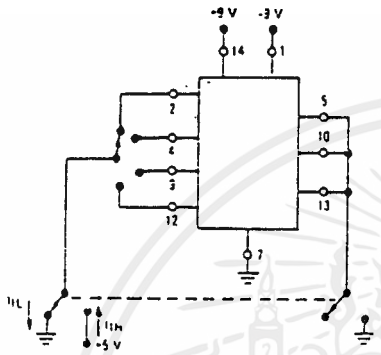


FIGURE 2 – OUTPUT VOLTAGE

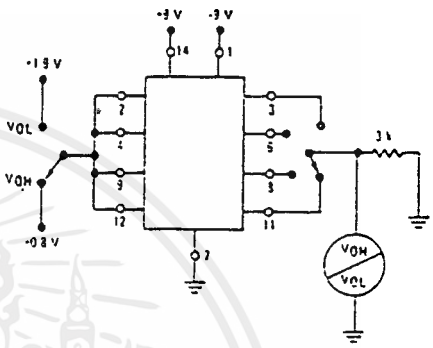


FIGURE 3 – OUTPUT SHORT-CIRCUIT CURRENT

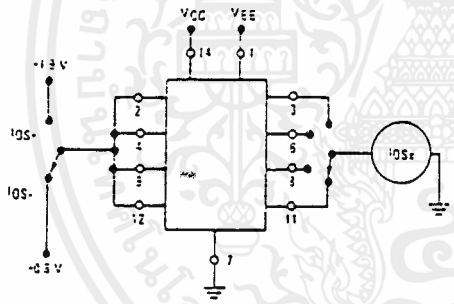


FIGURE 4 – OUTPUT RESISTANCE (POWER-OFF)

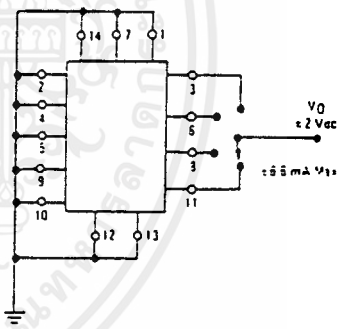


FIGURE 5 – POWER-SUPPLY CURRENTS

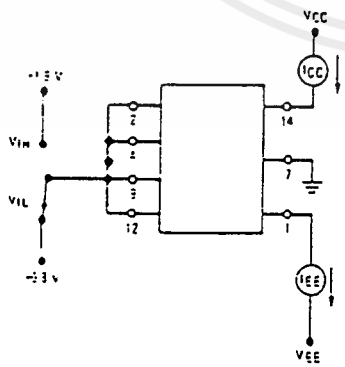
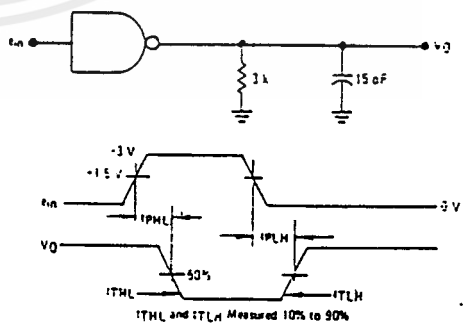


FIGURE 6 – SWITCHING RESPONSE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

(T_A = +25°C unless otherwise noted.)

FIGURE 7 — TRANSFER CHARACTERISTICS versus POWER-SUPPLY VOLTAGE

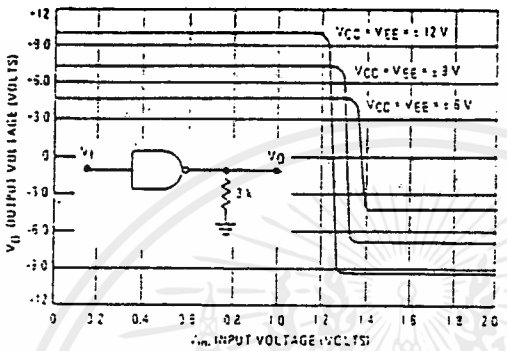


FIGURE 8 — SHORT-CIRCUIT OUTPUT CURRENT versus TEMPERATURE

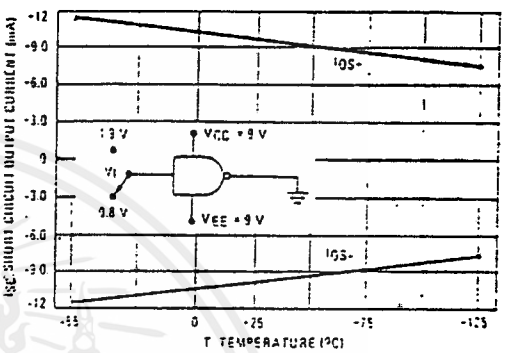


FIGURE 9 — OUTPUT SLEW RATE versus LOAD CAPACITANCE

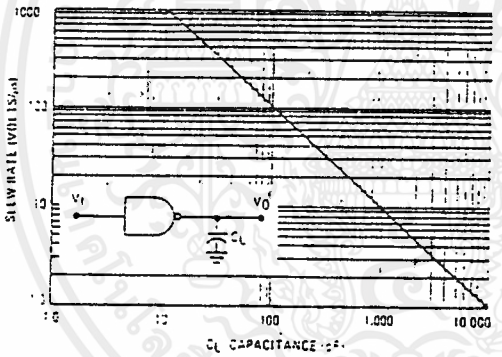


FIGURE 10 — OUTPUT VOLTAGE AND CURRENT-LIMITING CHARACTERISTICS

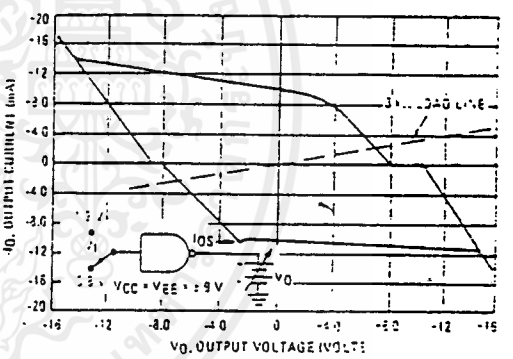
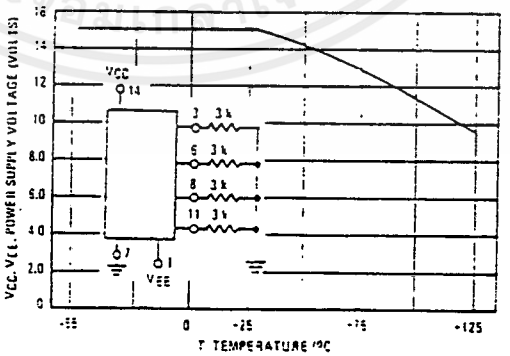


FIGURE 11 — MAXIMUM OPERATING TEMPERATURE versus POWER-SUPPLY VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

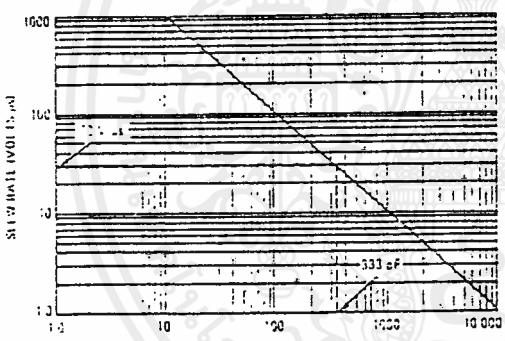
APPLICATIONS INFORMATION

The Electronic Industries Association (EIA) RS232C specification detail the requirements for the interface between data processing equipment and data communications equipment. This standard specifies not only the number and type of interface leads, but also the voltage levels to be used. The MC1488 quad driver and its companion circuit, the MC1489 quad receiver, provide a complete interface system between DTL or TTL logic levels and the RS232C defined levels. The RS232C requirements as applied to drivers are discussed herein.

The required driver voltages are defined as between 5 and 15-volts in magnitude and are positive for a logic "0" and negative for a logic "1". These voltages are so defined when the drivers are terminated with a 3000 to 7000-ohm resistor. The MC1488 meets this voltage requirement by converting a DTL/TTL logic level into RS232C levels with one stage of inversion.

The RS232C specification further requires that during transitions, the driver output slew rate must not exceed 30 volts per microsecond. The inherent slew rate of the MC1488 is much too

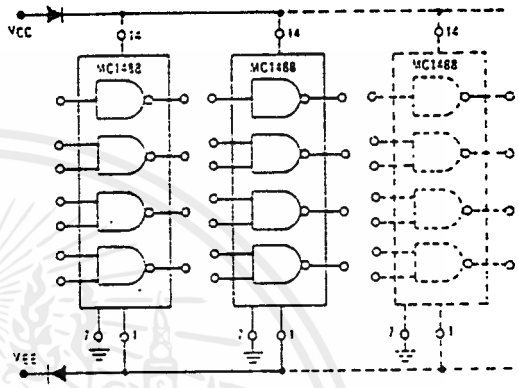
FIGURE 12 – SLEW RATE versus CAPACITANCE FOR I_{SC} = 10 mA



fast for this requirement. The current limited output of the device can be used to control this slew rate by connecting a capacitor to each driver output. The required capacitor can be easily determined by using the relationship $C = I_{OS} \times \Delta T / \Delta V$ from which Figure 12 is derived. Accordingly, a 330-pF capacitor on each output will guarantee a worst case slew rate of 30 volts per microsecond.

The interface driver is also required to withstand an accidental short to any other conductor in an interconnecting cable. The worst possible signal on any conductor would be another driver using a plus or minus 15-volt, 500-mA source. The MC1488 is designed to indefinitely withstand such a short to all four outputs in a package as long as the power-supply voltages are greater than 9.0 volts (i.e., $V_{CC} \geq 9.0$ V; $V_{EE} \leq -9.0$ V). In some power-supply designs, a loss of system power causes a low impedance on the power-supply outputs. When this occurs, a low impedance to ground would exist at the power inputs to the MC1488 effectively shorting the 300-ohm output resistors to ground. If all four outputs were then shorted to plus or minus 15 volts, the power dissipation in these resistors

FIGURE 13 – POWER-SUPPLY PROTECTION TO MEET POWER-OFF FAULT CONDITIONS



would be excessive. Therefore, if the system is designed to permit low impedances to ground at the power-supplies of the drivers, a diode should be placed in each power-supply lead to prevent overheating in this fault condition. These two diodes, as shown in Figure 13, could be used to decouple all the driver packages in a system. (These same diodes will allow the MC1488 to withstand momentary shorts to the ±25-volt limits specified in the earlier Standard RS232B. The addition of the diodes also permits the MC1488 to withstand faults with power-supplies of less than the 9.0 volts stated above.

The maximum short-circuit current allowable under fault conditions is more than guaranteed by the previously mentioned 10 mA output current limiting.

Other Applications

The MC1488 is an extremely versatile line driver with a myriad of possible applications. Several features of the drivers enhance this versatility.

1. Output Current Limiting – this enables the circuit designer to define the output voltage levels independent of power-supplies and can be accomplished by diode clamping of the output as in Figure 14 shows the MC1488 used as a DTL to MOS translator where the high-level voltage output is clamped one diode above ground. The resistor divider shown is used to reduce the output voltage below the 300 mV above ground MOS input level limit.

2. Power-Supply Range – as can be seen from the schematic drawing of the drivers, the positive and negative driving elements of the device are essentially independent and do not require matching power-supplies. In fact, the positive supply can vary from a minimum seven volts (required for driving the negative output-down section) to the maximum specified 15 volts. The negative supply can vary from approximately -2.5 volts to the minimum specified -15 volts. The MC1488 will drive the output to within 2 volts of the positive or negative supplies as long as the current output limits are not exceeded. The combination of the current-limiting and supply-voltage features allow a wide combination of possible outputs within the same quad package. Thus if only a portion of the four drivers are used for driving RS232C lines, the remainder could be used for DTL to MOS or even DTL to DTL translation. Figure 15 shows one such combination.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 14 – MOTL/MTTL TO-MOS TRANSLATOR

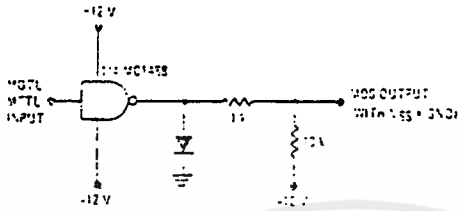
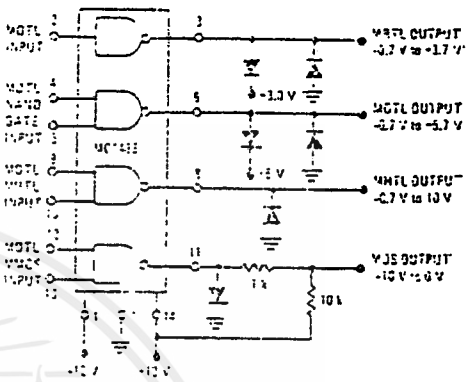


FIGURE 15 – LOGIC TRANSLATOR APPLICATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC1489
MC1489A

QUAD LINE RECEIVERS

The MC1489 monolithic quad line receivers are designed to interface data terminal equipment with data communications equipment in conformance with the specifications of EIA Standard No. RS-232C.

- Input Resistance – 3.0 k to 7.0 kilohms
- Input Signal Range – ±30 Volts
- Input Threshold Hysteresis Built In
- Response Control
  - a) Logic Threshold Shifting
  - b) Input Noise Filtering

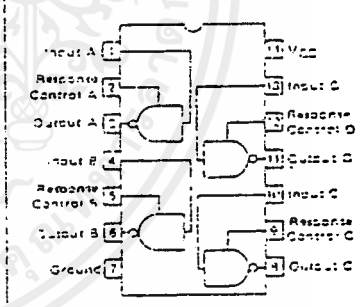
QUAD MDTL
LINE RECEIVERS
RS-232C

SILICON MONOLITHIC
INTEGRATED CIRCUIT

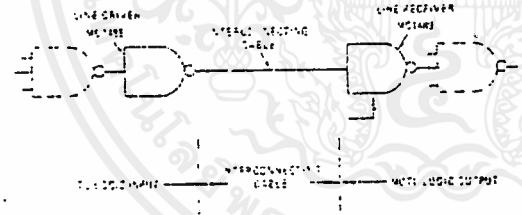
L SUFFIX
CERAMIC PACKAGE
CASE 632-08

P SUFFIX
PLASTIC PACKAGE
CASE 646-06

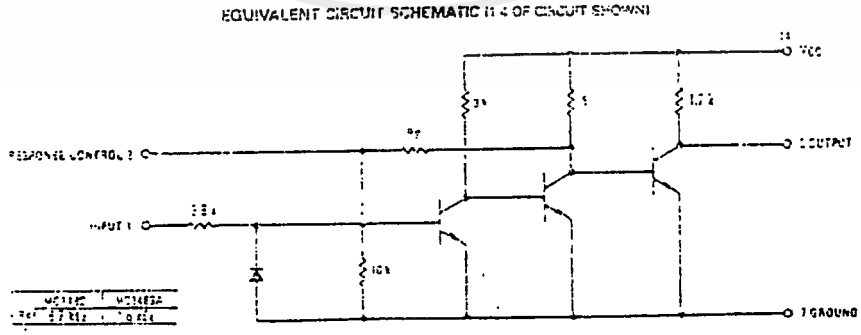
D SUFFIX
PLASTIC PACKAGE
CASE 751A-02
(SO-14)



TYPICAL APPLICATION



EQUIVALENT CIRCUIT SCHEMATIC (1/4 OF CIRCUIT SHOWN)



MOTL and MTTL are trademarks of Motorola Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS (T_A = −25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}	10	Vdc
Input Voltage Range	V_{IR}	±30	Vdc
Output Load Current	I_L	20	mA
Power Dissipation (Package Limitation, Ceramic and Plastic Dual In-Line Package) Derate above T_A = −25°C	P_D $1/\theta_{JA}$	1000 6.7	mW mW/°C
Operating Ambient Temperature Range	T_A	0 to +75	°C
Storage Temperature Range	T_{stg}	−65 to +175	°C

ELECTRICAL CHARACTERISTICS (Response control pin is open.) (V_{CC} = −5.0 Vdc ±10%, T_A = 0 to +75°C unless otherwise noted)

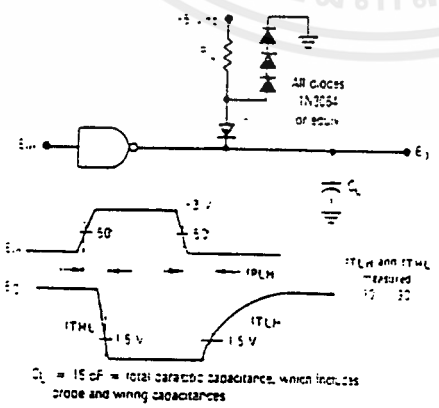
Characteristics		Symbol	Min	Typ	Max	Unit
Positive Input Current	(V_{IH} = +25 Vdc) (V_{IH} = +3.0 Vdc)	I_{IH}	3.6 0.43	— —	8.3 —	mA
Negative Input Current	(V_{IL} = +25 Vdc) (V_{IL} = +3.0 Vdc)	I_{IL}	−3.6 −0.43	— —	−8.3 —	mA
Input Turn-On Threshold Voltage (T_A = −25°C, V_{OL} ≤ 0.45 V)	MC1489 MC1489A	V_{IH}	1.0 1.75	— 1.95	1.5 2.25	Vdc
Input Turn-Off Threshold Voltage (T_A = −25°C, V_{OH} ≥ 2.5 V, I_L = −0.5 mA)	MC1489 MC1489A	V_{IL}	0.75 0.75	— 0.8	1.25 1.25	Vdc
Output Voltage High	(V_{IH} = 3.75 V, I_L = −0.5 mA) (Input Open Circuit, I_L = −0.5 mA)	V_{OH}	2.5 2.5	4.0 4.0	5.0 5.0	Vdc
Output Voltage Low	(V_{IL} = 3.0 V, I_L = 10 mA)	V_{OL}	—	0.2	0.45	Vdc
Output Short-Circuit Current		I_{OS}	—	−3.0	−4.0	mA
Power Supply Current (All Gates "on," I_{out} = 0 mA, V_{IH} = −5.0 Vdc)		I_{CC}	—	16	26	mA
Power Consumption	(V_{IH} = −5.0 Vdc)	P_C	—	80	130	mW

SWITCHING CHARACTERISTICS (V_{CC} = 5.0 Vdc ±1%, T_A = −25°C, See Figure 1.)

Propagation Delay Time	(R_L = 3.9 kΩ)	t_{PLH}	—	25	85	ns
Rise Time	(R_L = 3.9 kΩ)	t_{TLH}	—	120	175	ns
Propagation Delay Time	(R_L = 390 kΩ)	t_{PHL}	—	25	50	ns
Fall Time	(R_L = 390 kΩ)	t_{THL}	—	10	20	ns

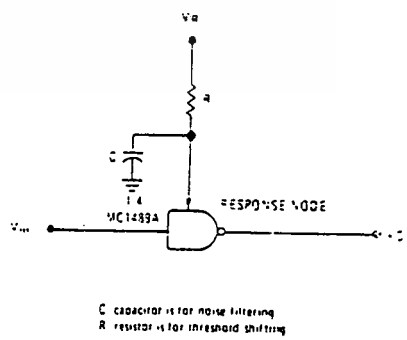
TEST CIRCUITS

FIGURE 1 — SWITCHING RESPONSE



C_L = 15 pF = total parasitic capacitance, which includes probe and wiring capacitances

FIGURE 2 — RESPONSE CONTROL NODE



C capacitor is for noise filtering
R resistor is for threshold shifting

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS

(V_{CC} = 5.0 Vdc, T_A = +25°C unless otherwise noted)

FIGURE 3 — INPUT CURRENT

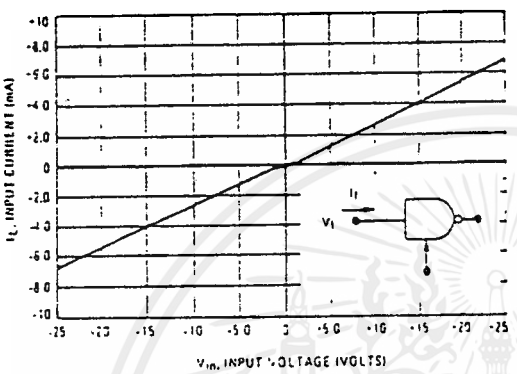


FIGURE 4 — MC1489 INPUT THRESHOLD VOLTAGE ADJUSTMENT

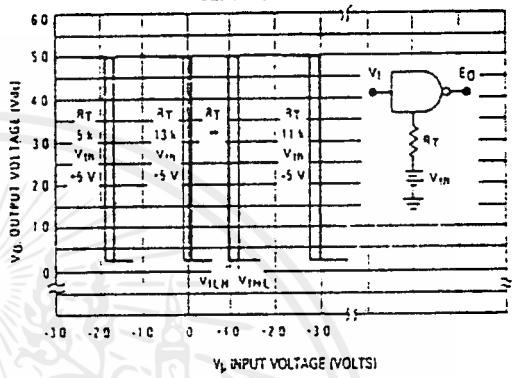


FIGURE 5 — MC1489A INPUT THRESHOLD VOLTAGE ADJUSTMENT

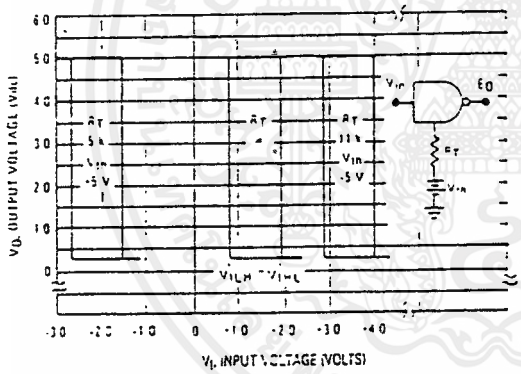


FIGURE 6 — INPUT THRESHOLD VOLTAGE versus TEMPERATURE

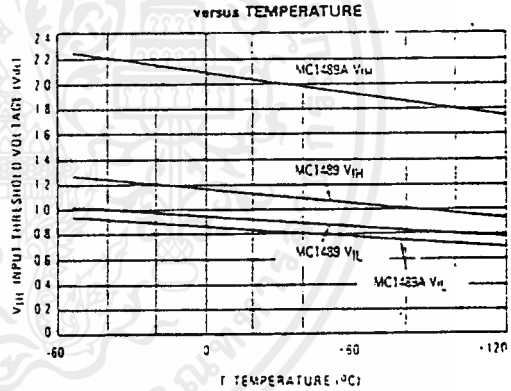
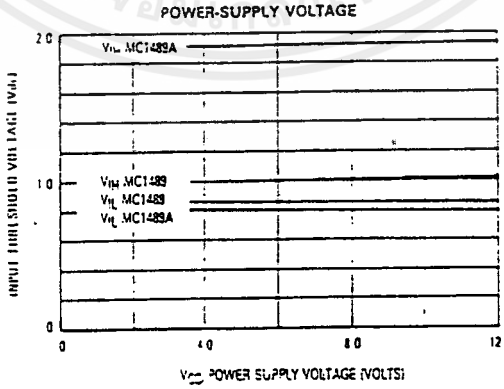


FIGURE 7 — INPUT THRESHOLD versus POWER-SUPPLY VOLTAGE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION

General Information

The Electronic Industries Association (EIA) has released the RS-232C specification detailing the requirements for the interface between data processing equipment and data communications equipment. This standard specifies not only the number and type of interface leads, but also the voltage levels to be used. The MC1488 quad driver and its companion circuit, the MC1489 quad receiver, provide a complete interface system between DTL or TTL logic levels and the RS-232C defined levels. The RS-232C requirements as applied to receivers are discussed herein.

The required input impedance is defined as between 3000 ohms and 7000 ohms for input voltages between 3.0 and 25 volts in magnitude; and any voltage on the receiver input in an open circuit condition must be less than 2.0 volts in magnitude. The MC1489 circuits meet these requirements with a maximum open circuit voltage of one V_{BE}.

The receiver shall detect a voltage between −3.0 and −25 volts as a Logic "1" and inputs between +3.0 and −25 volts as a Logic "0." On some interchange leads, an open circuit of power "OFF" condition (300 ohms or more to ground) shall be decoded as an "OFF" condition or Logic "1." For this reason, the input hysteresis thresholds of the MC1489 circuits are all above ground. Thus an open or grounded input will cause the same output as a negative or Logic "1" input.

Device Characteristics

The MC1489 interface receivers have internal feedback from the second stage to the input stage providing input hysteresis for noise rejection. The MC1489 input has typical turn-on voltage of 1.25 volts and turn-off of 1.0 volt for a typical hysteresis of 250 mV. The MC1489A has typical turn-on of 1.95 volts and turn-off of 0.8 volt for typically 1.15 volts of hysteresis.

Each receiver section has an external response control node in addition to the input and output pins, thereby allowing the designer to vary the input threshold voltage levels. A resistor can be connected between this node and an external power-supply. Figures 2, 4 and 5 illustrate the input threshold voltage shift possible through this technique.

This response node can also be used for the filtering of high-frequency, high-energy noise pulses. Figures 8 and 9 show typical noise-pulse rejection for external capacitors of various sizes.

These two operations on the response node can be combined or used individually for many combinations of interfacing applications. The MC1489 circuits are particularly useful for interfacing between MOS circuits and MDTL MTTL logic systems. In this application, the input threshold voltages are adjusted (with the appropriate supply and resistor values) to fall in the center of the MOS voltage logic levels. (See Figure 10)

The response node may also be used as the receiver input as long as the designer realizes that he may not drive this node with a low impedance source to a voltage greater than one diode above ground or less than one diode below ground. This feature is demonstrated in Figure 11 where two receivers are slaved to the same line that must still meet the RS-232C impedance requirement.

FIGURE 8 — TYPICAL TURN-ON-THRESHOLD versus CAPACITANCE FROM RESPONSE CONTROL PIN TO GND

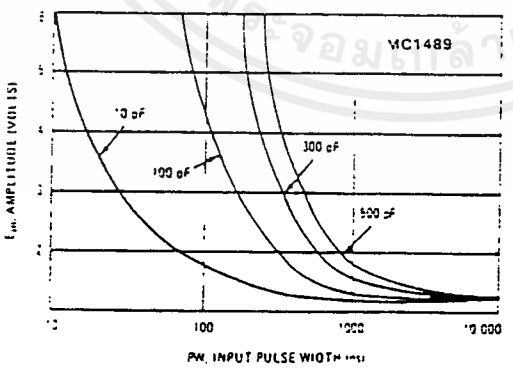
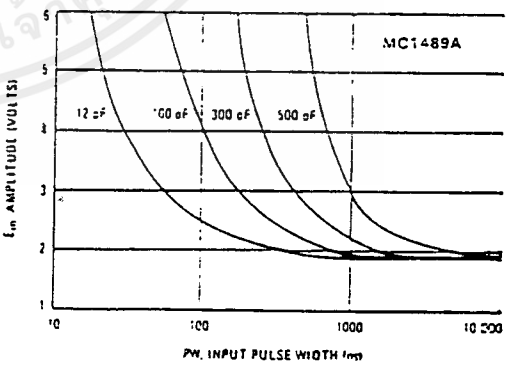


FIGURE 9 — TYPICAL TURN-ON THRESHOLD versus CAPACITANCE FROM RESPONSE CONTROL PIN TO GND



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

FIGURE 10 — TYPICAL TRANSLATOR APPLICATION — MOS TO DTL OR TTL

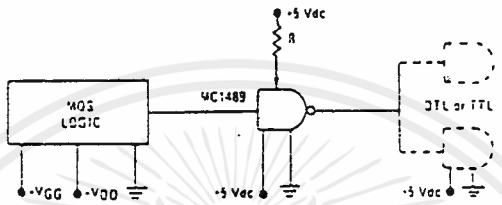
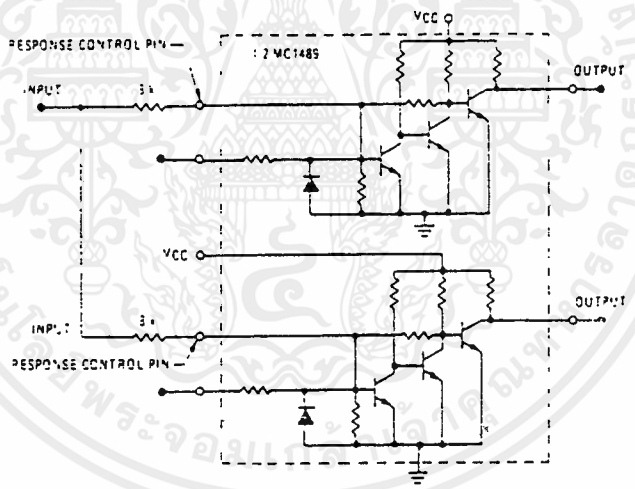


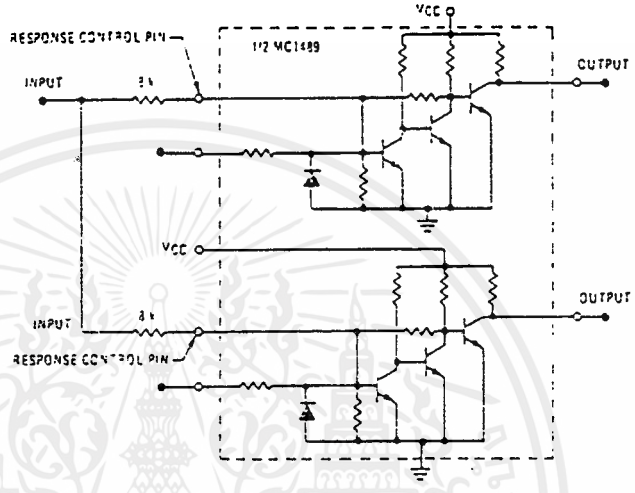
FIGURE 11 — TYPICAL PARALLELING OF TWO MC1489,A RECEIVERS TO MEET RS-232C



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

FIGURE 11 — TYPICAL PARALLELING OF TWO MC1489,A RECEIVERS TO MEET RS-232C



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

MM54C154/MM74C154 4-Line to 16-Line Decoder/ Demultiplexer

general description

The MM54C154/MM74C154 one of sixteen decoder is a monolithic complementary MOS (CMOS) integrated circuit constructed with N and P-channel enhancement transistors. The device is provided with two strobe inputs, both of which must be in the logical "0" state for normal operation. If either strobe input is in the logical "1" state, all 16 outputs will go to the logical "1" state.

To use the product as a demultiplexer, one of the strobe inputs serves as a data input terminal, while the other strobe input must be maintained in the logical "0" state. The information will then be transmitted to the selected output as determined by the 4-line input address.

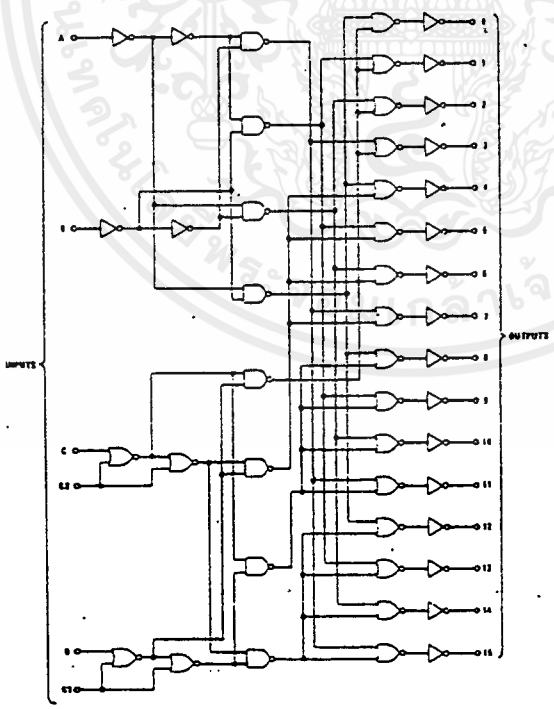
features

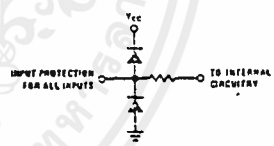
- Supply voltage range — 3V to 15V
- Tenth power TTL compatible — drive 2 LPTTL loads
- High noise margin — 1V guaranteed
- High noise immunity — 0.45 V_{CC} typ

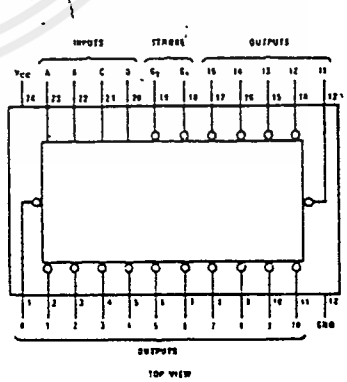
applications

- Automotive
- Data terminals
- Instrumentation
- Medical electronics
- Alarm systems
- Industrial electronics
- Remote metering
- Computers

logic and connection diagrams







ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

absolute maximum ratings

Voltage at Any Pin (Note 1)	−0.3V to V_{CC} +0.3V
Operating Temperature Range	
MM54C154	−55°C to +125°C
MM74C154	−40°C to +85°C
Storage Temperature Range	−65°C to +150°C
Maximum V_{CC} Voltage	18V
Package Dissipation	500 mW
Operating Range, V_{CC}	+3V to +15V
Lead Temperature (Soldering, 10 sec)	300°C

electrical characteristics

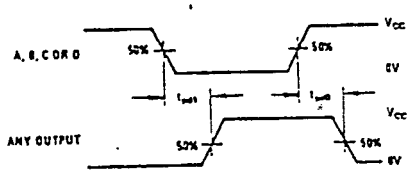
(Min/max limits apply across temperature range unless otherwise specified.)

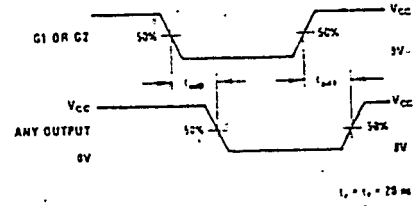
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMOS TO CMOS					
Logical "1" Input Voltage ($V_{IN(1)}$)	V_{CC} = 5V	3.5			V
	V_{CC} = 10V	8			V
Logical "0" Input Voltage ($V_{IN(0)}$)	V_{CC} = 5V			1.5	V
	V_{CC} = 10 V			2	V
Logical "1" Output Voltage ($V_{OUT(1)}$)	V_{CC} = 5V, I_O = −10μA	4.5			V
	V_{CC} = 10V, I_O = −10μA	9			V
Logical "0" Output Voltage ($V_{OUT(0)}$)	V_{CC} = 5V, I_O = +10μA			0.5	V
	V_{CC} = 10V, I_O = +10μA			1	V
Logical "1" Input Current ($I_{IN(1)}$)	V_{CC} = 15V, V_{IN} = 15V		0.005	1	μA
Logical "0" Input Current ($I_{IN(0)}$)	V_{CC} = 15V, V_{IN} = 0V	−1	−0.005		μA
Supply Current (I_{CC})	V_{CC} = 15V		0.05	200	μA
Input Capacitance	Any Input		5		pF
Propagation Delay to a Logical "0" From Any Input to Any Output (t_{PHL})	V_{CC} = 5V, C_L = 50 pF, T_A = 25°C		275	400	ns
	V_{CC} = 10V, C_L = 50 pF, T_A = 25°C		100	200	ns
Propagation Delay to a Logical "0" From G1 or G2 to Any Output (t_{PHL})	V_{CC} = 5V, C_L = 50 pF, T_A = 25°C		275	400	ns
	V_{CC} = 10V, C_L = 50 pF, T_A = 25°C		100	200	ns
Propagation Delay to a Logical "1" From Any Input to Any Output (t_{PLH})	V_{CC} = 5V, C_L = 50 pF, T_A = 25°C		265	400	ns
	V_{CC} = 10V, C_L = 50 pF, T_A = 25°C		100	200	ns
Propagation Delay to a Logical "1" From G1 or G2 to Any Output (t_{PLH})	V_{CC} = 5V, C_L = 50 pF, T_A = 25°C		265	400	ns
	V_{CC} = 10V, C_L = 50 pF, T_A = 25°C		100	200	ns
LOW POWER TTL/CMOS INTERFACE					
Logical "1" Input Voltage ($V_{IN(1)}$)	54C V_{CC} = 4.5	V_{CC} − 1.5			V
	74C V_{CC} = 4.75				
Logical "0" Input Voltage ($V_{IN(0)}$)	54C V_{CC} = 4.5			0.8	V
	74C V_{CC} = 4.75				
Logical "1" Output Voltage ($V_{OUT(1)}$)	54C V_{CC} = 4.5V, I_O = −100μA	2.4			V
	74C V_{CC} = 4.75V, I_O = −100μA				
Logical "0" Output Voltage ($V_{OUT(0)}$)	54C V_{CC} = 4.5V, I_O = 360μA			0.4	V
	74C V_{CC} = 4.75V, I_O = 360μA				
OUTPUT DRIVE (See 54C/74C Family Characteristics Data Sheet)					
Output Source Current (I_{SOURCE})	V_{CC} = 5.0V, $V_{IN(0)}$ = 0V	−1.75			mA
	T_A = 25°C, V_{OUT} = 0V				
Output Source Current (I_{SOURCE})	V_{CC} = 10V, $V_{IN(0)}$ = 0V	−8.0			mA
	T_A = 25°C, V_{OUT} = 0V				
Output Sink Current (I_{SINK})	V_{CC} = 5.0V, $V_{IN(1)}$ = 5.0V	1.75			mA
	T_A = 25°C, V_{OUT} = V_{CC}				
Output Sink Current (I_{SINK})	V_{CC} = 10V, $V_{IN(1)}$ = 10V	8.0			mA
	T_A = 25°C, V_{OUT} = V_{CC}				

Note 1: This device should not be connected to circuits with the power on because high transient voltages may cause permanent damage.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

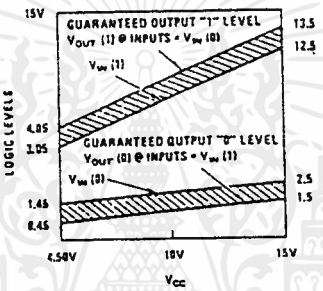
switching time waveforms





$t_r = t_f = 25$ ns

Guaranteed Noise Margin as a Function of V_{CC}



truth table

INPUTS						OUTPUTS															
G1	G2	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
L	L	L	L	L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

X = "Don't Care" Condition

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้