



เครื่องควบคุมความเร็วของมอเตอร์คอมเพรสเซอร์แอร์
AIR COMPRESSOR MOTOR SPEED CONTROL SYSTEM



โดย
นายสมชาติ พันธ์เกษม รหัส 38013210
นายสมโภช ภูศรี รหัส 38013212

อาจารย์ที่ปรึกษา
อาจารย์จิรวัดน์ ปานกลาง

วัน เดือน ปี..... 22.ค.ค. 2541
เลขทะเบียน..... 039126
เลขเรียกหนังสือ..... T.40365 ส.231ด.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ปร
039126
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานเรื่อง **เครื่องควบคุมความเร็วของมอเตอร์คอมเพรสเตอร์**
AIR COMPRESSOR MOTOR SPEED CONTROL SYSTEM
จัดทำโดย **นายสมชาติ พนาเกษม**
นายสมโภช ภูศรี
อาจารย์ที่ปรึกษา **อ.จิรวัดน์ ปานกลาง**



รายงานฉบับนี้ได้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว

ลงชื่อ อาจารย์ที่ปรึกษา
(อาจารย์จิรวัดน์ ปานกลาง)

วันที่ /..... /.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ทางคณะผู้จัดทำโครงการนี้ขอขอบคุณอาจารย์จิรวุฒน์ ปานกลาง ซึ่งเป็นอาจารย์ที่ปรึกษาโครงการนี้ ที่คอยให้คำแนะนำ ชี้แนะ พร้อมทั้งให้ข้อมูลต่าง ๆ ซึ่งมีประโยชน์ในการทำโครงการนี้มาก และอาจารย์ท่านอื่นที่ให้ความกรุณาเวลาให้คำปรึกษา

ทางคณะผู้จัดทำจึงหวังเป็นอย่างยิ่งว่าโครงการนี้จะเป็นประโยชน์ต่อท่านผู้ศึกษางานด้านนี้ ความดีที่ได้จากโครงการนี้ขอมอบให้อาจารย์จิรวุฒน์ ปานกลาง และอาจารย์ทุกท่านที่ให้คำชี้แนะ และคำปรึกษาในการแก้ไขปัญหาทั้งทางภาคทฤษฎีและปฏิบัติ



เครื่องควบคุมความเร็วของมอเตอร์คอมเพรสเซอร์

นายสมชาติ พนาเกษม

นายสมโภช ภูศรี

อ.จิรวัดน์ ปานกลาง อาจารย์ที่ปรึกษา

ภาคการศึกษาที่ 2 ปีการศึกษา 2540

บทคัดย่อ

งานไฟเครื่องควบคุมความเร็วของมอเตอร์คอมเพรสเซอร์แอร์ จะอาศัยหลักการการเปลี่ยนความเร็วรอบของมอเตอร์คอมเพรสเซอร์ โดยการวัดอุณหภูมิภายในห้องแล้วนำไปเปรียบเทียบกับอุณหภูมิที่ผู้ใช้ปรับตั้งไว้ แล้วนำค่าของความแตกต่างที่ได้นี้ไปควบคุมค่าความถี่ไฟฟ้าที่ป้อนให้มอเตอร์คอมเพรสเซอร์ เมื่ออุณหภูมิภายในห้องลดลงใกล้กับระดับอุณหภูมิที่ปรับตั้งไว้ ค่าความถี่ไฟฟ้าที่ป้อนเข้ามอเตอร์คอมเพรสเซอร์ จะลดลงเรื่อย ๆ ส่งผลให้ความเร็วรอบของมอเตอร์คอมเพรสเซอร์ลดลงด้วยอันเป็นการทำงานอยู่ที่ระดับกำลังต่ำ ซึ่งจะเป็นการประหยัดพลังงานไฟฟ้าที่ใช้กับเครื่องปรับอากาศ

AIR COMPRESSOR MOTOR SPEED CONTROL SYSTEM

Mr.Somchat Panakasem

Mr.Sompoch Pusri

Mr.Jirawath Parnklang (Advisor)

2nd Semestor, Educatational Year 1997

ABSTRACT

AIR COMPRESSOR MOTOR SPEED CONTROL SYSTEM is a principle of changing the speed of the air compressor motor. By sensing the temperature in the room compare to the setting point. Then used the difference to control the frequency of the electrical at the compressor motor. When the temperature in the room reduced to the setting point the speed of the compressor motor be reduced too. In this comcept, can save the energy of the compressor motor.

สารบัญ

เรื่อง	หน้า
กิตติกรรมประกาศ	
บทคัดย่อ	
ABSTRACT	
บทที่ 1. บทนำ	
1.1 เครื่องปรับอากาศระบบอินเวอร์เตอร์	1
1.2 หลักการทำงาน	1
บทที่ 2. มอเตอร์เหนี่ยวนำเฟสเดียว	
2.1 มอเตอร์ที่แยกฟาสออกจากกัน	2
2.2 มอเตอร์ชนิดเริ่มหมุนด้วยตัวเก็บประจุและวิ่งด้วยการเหนี่ยวนำ	4
2.3 มอเตอร์ชนิดที่ใช้ตัวเก็บประจุทั้งในขณะที่เริ่มหมุนและในขณะที่วิ่ง	5
2.4 มอเตอร์แบบบังขั้ว	6
2.5 มอเตอร์ชนิดใช้ในการผลัก	9
บทที่ 3. ชนิดของอุปกรณ์ตรวจวัดอุณหภูมิ	
3.1 เทอร์โมคัปเปิล	14
3.1.1 ชนิดของเทอร์โมคัปเปิล	14
3.1.2 ลักษณะการเชื่อมจุดต่อเทอร์โมคัปเปิล	15
3.1.3 การขยายตัวและการชดเชยอุณหภูมิในสาย	15
3.2 รีซิสแตนซ์เทมเพอเรเจอร์ดีเทกเตอร์	16
3.2.1 ลักษณะการต่อใช้งานของอาร์ทีดี	16
3.3 คุณสมบัติของความสัมพันธ์ระหว่างความต้านทานและอุณหภูมิ	17
3.3.1 พลาคินัมรีซิสแตนซ์เทอร์โมมิเตอร์	18
3.3.2 นิกลีรีซิสแตนซ์เทอร์โมมิเตอร์	18
3.3.3 คอปเปอร์รีซิสแตนซ์เทอร์โมมิเตอร์	18
3.4 คุณสมบัติในการใช้งานและการทดสอบ	18
3.5 วงจรต่อใช้งานของอาร์ทีดี	20
3.6 เทอร์มิสเตอร์	
3.6.1 คุณสมบัติทั่วไปของเทอร์มิสเตอร์	23
3.6.2 วงจรต่อใช้งานของเทอร์มิสเตอร์	25

เรื่อง	หน้า
บทที่ 4. เรกติไฟร์และฟิลเตอร์	
4.1 หลักการเบื้องต้น	26
4.2 รูปคลื่นของวงจรเรกติไฟร์และฟิลเตอร์ทางด้านอินพุท	28
4.3 การเลือกใช้ไดโอดเรกติไฟร์อินพุท	29
4.4 การจำกัดกระแสกระชาก	33
บทที่ 5. เฟสล็อคลูป	
5.1 หลักการทำงานของเฟสล็อคลูป	35
5.1.1 การทวิความถี่	36
5.1.2 การสังเคราะห์ความถี่	36
5.1.3 การสังเคราะห์ความถี่สูง	37
5.2 การทำงานของ VCO	39
5.3 การประยุกต์ใช้งานของ VCO	41
บทที่ 6. หลักการเบื้องต้นของวงจรกรองความถี่	
6.1 วงจรกรองความถี่ต่ำผ่าน ; LPF	45
6.2 วงจรกรองความถี่สูงผ่าน ; HPF	46
6.3 วงจรกรองแถบความถี่ผ่าน ; BPF	47
6.4 วงจรกำจัดความถี่ ; BRF	48
6.5 Gain Equalizer	49
6.6 Delay Equalizer	49
บทที่ 7. การประมาณค่าฟังก์ชันของวงจรกรองความถี่	
7.1 วิธีการประมาณแบบบัตเตอร์เวิร์ท	51
7.2 วิธีการประมาณแบบเชอปีเชฟ	53
7.3 วิธีการประมาณแบบอิลลิปติก	56
7.4 การ Denormalized	57
บทที่ 8. การออกแบบ	
8.1 บล็อกไดอะแกรม	59
8.1 วงจรกำเนิดความถี่	60
8.2 วงจรหารความถี่	60
8.3 วงจรขับกระแสโดยใช้ MOSFET	61

เรื่อง	หน้า
8.4 วงจรจำกัดกระแส	62
8.5 วงจรฟิลเตอร์	63
บทที่ 9. การทดลองและผลการทดลอง	
9.1 รูปสัญญาณเอาต์พุตขณะ ไม่มีภาระและยังไม่ได้ฟิลเตอร์	64
9.2 รูปสัญญาณเอาต์พุตขณะ ไม่มีภาระและยังไม่ได้ฟิลเตอร์	64
9.3 รูปสัญญาณเอาต์พุตขณะมีภาระแต่ยังไม่ได้ผ่านฟิลเตอร์	65
9.4 รูปสัญญาณเอาต์พุตขณะ ไม่มีภาระและผ่านวงจรฟิลเตอร์	65
9.5 รูปสัญญาณเอาต์พุตขณะ ไม่มีภาระและผ่านวงจรฟิลเตอร์	66
9.6 รูปสัญญาณเอาต์พุตขณะมีภาระและผ่านวงจรฟิลเตอร์	66
9.7 รูปสัญญาณเอาต์พุตขณะมีภาระและผ่านวงจรฟิลเตอร์	67
9.8 รูปสัญญาณเอาต์พุตขณะมีภาระ (พัลสม) และผ่านวงจรฟิลเตอร์	67
9.9 รูปสัญญาณเอาต์พุตขณะมีภาระ (พัลสม) และผ่านวงจรฟิลเตอร์	68
ดัชนี	
บรรณานุกรม	

บทที่ 1

บทนำ

1.1 เครื่องปรับอากาศระบบอินเวอร์เตอร์

เครื่องปรับอากาศรุ่นใหม่ในปัจจุบันได้นำเอาระบบอินเวอร์เตอร์ (inverter) มาใช้เพื่อการประหยัดพลังงานไฟฟ้า โดยนำเอาความรู้ทางด้านอิเล็กทรอนิกส์มาใช้ในการควบคุมการทำงานของระบบเครื่องปรับอากาศให้ทำงานได้โดยอัตโนมัติและมีประสิทธิภาพในการควบคุมการทำ ความเย็นโดยปรับอุณหภูมิห้องให้คงที่มากที่สุด ระบบอินเวอร์เตอร์จะมีวงจรตรวจสอบอุณหภูมิ ภายในห้องแล้วนำมาเป็นเงื่อนไขในการเปลี่ยนแปลงความถี่ ของแรงดันไฟฟ้าจะป้อนให้กับ มอเตอร์คอมเพรสเซอร์ เมื่ออุณหภูมิของห้องลดลงเข้าใกล้อุณหภูมิที่ปรับตั้งไว้จะทำให้ความเร็ว รอบของมอเตอร์คอมเพรสเซอร์ลดลงส่งผลให้การดูดน้ำยาในระบบน้อยลง การกินไฟของ มอเตอร์คอมเพรสเซอร์ก็จะลดลงด้วย

ขณะที่ระบบเริ่มทำความเย็น เครื่องปรับอากาศจะทำงานเต็มที่ (full power) ทำให้อากาศ ภายในห้องลดลงอย่างรวดเร็ว และเมื่ออุณหภูมิของห้องลดลงใกล้กับอุณหภูมิที่ปรับตั้งไว้ ความถี่ ของแรงดันไฟฟ้าจะป้อนให้กับมอเตอร์คอมเพรสเซอร์จะลดลงเรื่อย ๆ อันเป็นการทำงานอยู่ที่ ระดับกำลังต่ำ การควบคุมอุณหภูมิโดยวิธีนี้นอกจากจะเป็นการประหยัดค่าไฟฟ้าแล้วอุณหภูมิของ อากาศภายในห้องก็เกือบคงที่ตามที่ปรับตั้งไว้ เพราะคอมเพรสเซอร์จะทำงานอยู่ตลอดเวลาด้วยความเร็วรอบที่ช้าลง ซึ่งต่างจากระบบที่ใช้เทอร์โมสตัทเป็นตัวยุติการทำงานของ มอเตอร์คอมเพรสเซอร์ เมื่ออุณหภูมิของอากาศภายในห้องลดลงต่ำถึงเกณฑ์ที่ปรับตั้งไว้ และมีอุณหภูมิ ช่วงพักเครื่องซึ่งจะมีอุณหภูมิแตกต่างกันอยู่บ้าง ระหว่างจุดที่มอเตอร์คอมเพรสเซอร์หยุดทำงาน และจุดที่เริ่มทำงาน

บทที่ 2

มอเตอร์เหนี่ยวนำเฟสเดียว

(Single Phase Induction Motors)

มอเตอร์เหนี่ยวนำเฟสเดียว (Single - Phase Induction Motors) เป็นมอเตอร์ที่มีโครงสร้างและหลักการทำงานในการที่ทำให้มันหมุนได้คล้ายกับมอเตอร์เหนี่ยวนำหลายเฟส จะแตกต่างกันก็ตรงที่มีการขจัดความเป็นแบบเฟสเดียวและได้รับไฟจากเฟสเดียวด้วย ดังนั้นจึงทำให้เกิดสนามแม่เหล็กสลับกันไปมาขึ้นที่ตัวอยู่กับที่ซึ่งไม่ใช่สนามแม่เหล็กที่ความเร็วซิงโครนัส (synchronous) เหมือนอย่างกับพวกที่มีการพันแบบสองเฟสหรือสามเฟส จากเหตุผลนี้จึงทำให้เส้นแรงที่สลับไปมานี้ไม่สามารถที่จะทำให้เกิดแรงบิดหมุนขึ้นได้ในขณะที่ตัวหมุนยังหยุดอยู่ นี้ก็คือสาเหตุว่าทำไมมอเตอร์เฟสเดียวจึงไม่มีแรงบิดเริ่มแรกในตัวของมันเอง

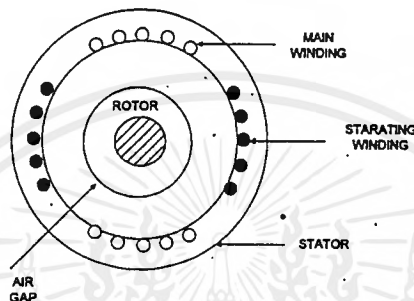
อย่างไรก็ตามถ้าหากว่าตัวหมุนถูกทำให้หมุนไปด้วยมือหรือวิธีใดวิธีหนึ่งในทิศทางใดทิศทางหนึ่งแล้วข้อมทำให้เกิดแรงบิดและอัตราการเร่งเกิดขึ้นกับมอเตอร์นั้นจนกระทั่งมีความเร็วเต็มที่ก็ได้

ตัวหมุน (rotor) ของมอเตอร์แบบนี้ส่วนใหญ่เป็นแบบกรงกระรอก (squirrel cage) ส่วนทางด้านตัวอยู่กับที่นั้นมีการพันขจัดตัวนำผิดแผกแตกต่างกันไปบ้างแล้วแต่ชนิดของมอเตอร์ การที่กล่าวว่ามีมอเตอร์เฟสเดียวมีโครงสร้างและหลักการทำงานในการที่ทำให้มันหมุนได้คล้ายกับมอเตอร์เหนี่ยวนำหลายเฟสนั้นหมายความว่ามอเตอร์แบบนี้มีทั้งตัวอยู่กับที่และตัวหมุน โดยที่ตัวอยู่กับที่นั้นจะมีการพันขจัดเพื่อทำให้เกิดสนามแม่เหล็กหมุนในชั่วขณะเริ่มแรกหรือมีอยู่ตลอดไปก็ได้โดยอาศัยคุณสมบัติของตัวหมุนและตัวอยู่กับที่ร่วมกันได้ ส่วนตัวหมุนนั้นก็อาจเป็นแบบโครงสร้างกรงกระรอกหรืออาจไม่เป็นก็ได้แต่ก็ต้องเป็นตัวที่จะทำให้เกิดมีการเหนี่ยวนำขึ้นในตัวมันเพื่อทำให้เกิดแรงบิดขึ้นได้เมื่อมีสนามแม่เหล็กหมุนหรือเลื่อนได้หมุนผ่านตัวมัน ซึ่งจะกล่าวแยกเป็นเรื่อง ๆ ไปตามชนิดของมอเตอร์แบบต่าง ๆ

2.1 มอเตอร์ที่แยกเฟสออกจากกัน (Split - Phase Motor) โครงสร้างของมอเตอร์ประกอบด้วย

1. ตัวอยู่กับที่ (stator) มีขจัดอยู่ 2 ชุด ชุดหนึ่งมีไว้สำหรับใช้งานตามปกติเรียกว่าชุดสำหรับวิ่ง (running winding or main winding) ชุดขจัดชุดนี้มีความต้านทานต่ำ reactance สูงกว่าชุดสำหรับทำให้มอเตอร์เริ่มหมุน โดยที่มีขนาดเส้นลวดใหญ่กว่าชุดหมุน ชุดสำหรับวิ่งหรือใช้งานนี้เป็นชุดหลักที่มีไฟผ่านอยู่ตลอดเวลา ไม่ว่าจะเป็นอย่างเริ่มหมุนที่แรกหรือว่าขณะที่ทำงานปกติ ชุดที่สองเป็นชุดสำหรับเริ่มทำให้หมุน (starting winding) ชุดขจัดนี้พันไว้ที่ตัว

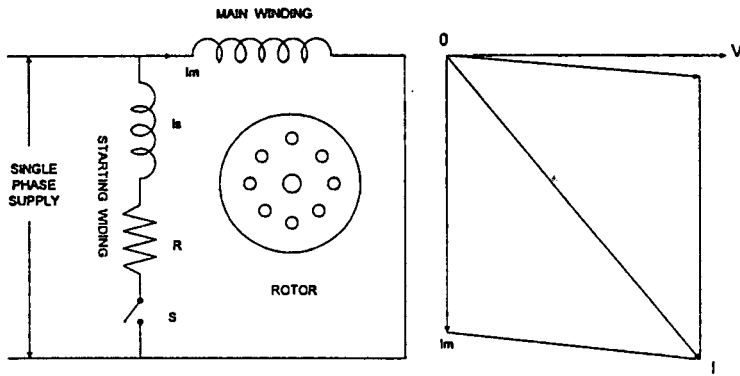
อยู่กับที่เช่นกัน แต่ว่าให้ลงในช่อง (slot) เป็นมุมห่างไปจากจุดหลัก 90 องศาไฟฟ้า ทั้งนี้เพื่อทำให้เกิดสนามแม่เหล็กหมุนขึ้นในขณะที่เริ่มแรกจุดนี้มีความต้านทานของาลวดค้วนำสูงแต่ค่าของรีแอกแตนซ์ (reactance) ต่ำและเส้นลวดมีขนาดเล็ก ขดลวดจุดนี้ต่ออนุกรมกับสวิตช์หนีศูนย์กลาง (centrifugal switch) แล้วจึงนำไปต่อขนานกับขดสำหรับวิ่ง ถ้าไม่ใช้สวิตช์หนีศูนย์กลางก็อาจใช้ relay เป็นตัวตัดขดเริ่มทำให้หมุนหรือขดทำให้หมุน (starting winding or auxiliary winding) ก็ได้ ดังเช่นที่ใช้ไอ้ค้ำยาของตู้เย็นหรือเครื่องปรับอากาศที่ใช้กับไฟเฟสเดียวนั้นจะใช้ตัวประจูดออยู่ด้วย ซึ่งจะได้อีกถ้าวอีกทีหนึ่ง



รูปที่ 2.1.1 มอเตอร์ที่แยกเฟสออกจากกัน (Split - Phase Motor)

2. ตัวหมุน (rotor) เป็นแบบกรงกระรอกธรรมดาซึ่งอาจจะมี 2 กรง ซ้อนกันหรือกรงเดียวก็ได้แล้วแต่จุดประสงค์ของการใช้งาน ตัวนำที่ฝังอยู่ในตัวหมุนเป็นรูปทรงกระรอกนี้อาจฝังเฉียง ๆ (skew) ก็ได้ที่แกนของตัวหมุน มีสวิตช์หนีศูนย์กลางติดอยู่ด้วย ทั้งนี้เพื่อตัดขดเริ่มทำให้หมุนออกไปหลังจากที่มอเตอร์มีความเร็วประมาณ 75 % ของซิงโครนัส รูปตัดและวงจรของมอเตอร์ชนิดนี้ดูได้จากรูป 2.1.1 และ 2.1.2 จากรูป 2.1.2 พบว่ามีความต้านทานที่มีค่าสูงอีก 1 ตัวต่ออนุกรมเข้ากับขดทำให้หมุน (starting winding) ความต้านทานนี้อาจไม่ต้องใช้ก็ได้ ถ้าหากว่าความต้านทานของขดเริ่มทำให้หมุนมีค่าสูงพอ

จากคุณสมบัติของขดลวดทั้งสองที่กล่าวมาแล้ว จึงทำให้กระแส I_s และ I_m มีมุมต่างกันเกือบ 90 องศา ดังรูป 2.1.2 กระแส I_s มาทีหลัง (lag) แรงเคลื่อนไฟ V ไปเป็นมุมเล็กน้อย ทั้งนี้เพราะว่าค่าความต้านทานสูงกว่าค่ารีแอกแตนซ์มาก ฉะนั้นจึงทำให้กระแส I_s มีความต้านทานต่ำแต่มีรีแอกแตนซ์สูง ฉะนั้นจึงทำให้ I_m มาทีหลัง V เกือบ 90 องศา เมื่อเป็นเช่นนั้นจึงทำให้เกิดสนามแม่เหล็กหมุนขึ้น เพื่อใช้ในการเริ่มหมุนของมอเตอร์ ส่วนสวิตช์หนีศูนย์กลาง S นี้ จะทำหน้าที่ตัดไปของขดเริ่มหมุน (starting winding) ออกไปหลังจากที่มอเตอร์วิ่งได้เกือบใกล้ความเร็วปกติ หรือประมาณที่ 75 % ของความเร็วที่ซิงโครนัส

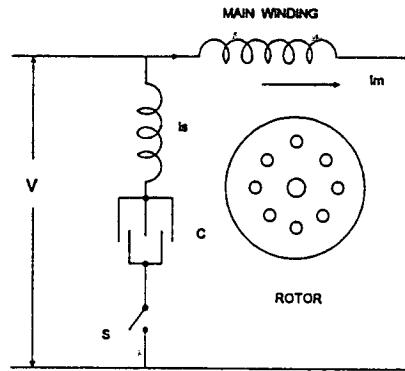


รูปที่ 2.1.2 วงจรของมอเตอร์ที่แยกเฟสออกจากกัน (Split Phase Motor)

มอเตอร์แบบนี้มีแรงบิดเริ่มแรกประมาณ 1 ถึง 2 เท่าของแรงบิดที่ติด โดยใช้กระแสเริ่มแรกตั้งแต่ 5 ถึง 7 เท่าของกระแสที่ติดจึงทำให้เหมาะสมในการใช้งานกับเครื่องกลึงชนิดเล็ก ตัวแยกโดยอาศัยแรงหนีศูนย์กลาง (centrifugal separators) และตัวเป่า (blowers) เป็นต้น

ทิศทางการหมุนของมอเตอร์เหล่านี้มักกลับทิศได้โดยการสลับขั้วต่อไฟของขดลวดขุดหนึ่งจาก 2 ขุดนั้น (แต่ไม่สลับทั้ง 2 ขุด) หลังจากนั้นจึงจ่ายไฟให้กับขดทั้งสอง ก็จะทำให้มอเตอร์หมุนกลับทิศ มอเตอร์แบบนี้บางทีก็เรียกว่า “มอเตอร์ที่เริ่มหมุนโดยใช้ความต้านทาน” นอกจากมอเตอร์แบบที่กล่าวข้างบนแล้ว ยังมีมอเตอร์แบบแยกเฟสที่อาศัยตัวเก็บประจุ เป็นตัวแยกเฟสอีก 2 แบบคือ แบบเริ่มหมุนด้วยตัวประจุแล้ววิ่งด้วยการเหนี่ยวนำ (capacitor start induction run) และ (capacitor start capacitor run) ดังนั้นเพื่อแยกให้เห็นถึงความแตกต่างของมอเตอร์ทั้ง 2 ชนิดจึงแยกได้ดังต่อไปนี้

2.2 มอเตอร์ชนิดเริ่มหมุนด้วยตัวประจุและวิ่งด้วยการเหนี่ยวนำ (Capacitor Start Induction Run Motor) มอเตอร์แบบนี้ก็มีโครงสร้างคล้ายกับแบบ 2.1 ต่างกันที่ว่ามอเตอร์แบบนี้ทำให้กระแส I_s และ I_m มีเฟสแยกกันโดยใช้ตัวประจุหรือตัวควบแน่น (capacitor or condenser) ต่ออนุกรมเข้ากับขดเริ่มทำให้หมุน (starting winding) ดังรูป 2.2 ตัวประจุไฟฟ้าที่ใช้เป็นชนิดสารละลาย (electrolytic) ดังนั้นจึงต้องต่อขั้วบวกและลบให้ถูกต้องด้วยตัวประจุนี้จะโค่นตัดออกไปโดยสวิทช์หนีศูนย์กลางหลังจากที่มันมีความเร็วประมาณ 75 % ของความเร็วที่ขึงโครนัส ตัวประจุนี้ติดอยู่ที่เปลือกหรือแยกออกจากตัวมอเตอร์ก็ได้



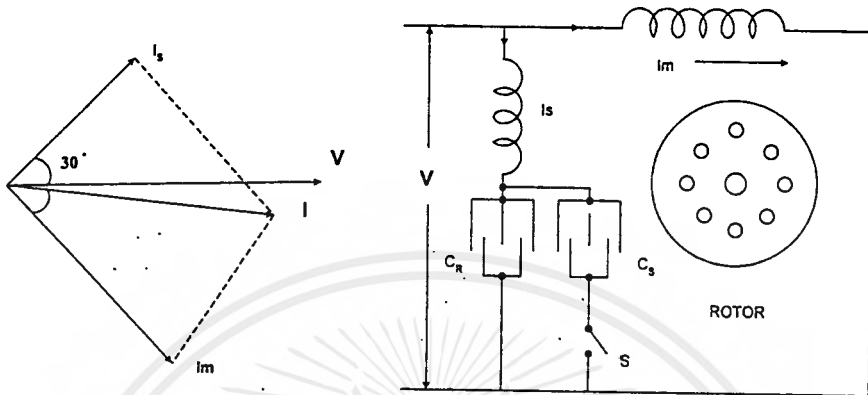
รูปที่ 2.2 มอเตอร์ชนิดเริ่มหมุนด้วยตัวประจุและวงค์ช่วยการเหนี่ยวนำ (Capacitor Start Induction Run Motor)

กระแส I_m นี้มาที่หลัง V เป็นมุมใหญ่มุมหนึ่ง ในขณะที่เดียวกัน I_s มาก่อน V เป็นมุมหนึ่งเช่นกัน ดังนั้นจึงทำให้ได้กระแสพัลส์ I ซึ่งเกือบจะเท่ากับ V ดังนั้นจึงทำให้แรงบิดเริ่มแรกสูง ซึ่งทำให้เหมาะสมที่จะนำไปอัดขับเคลื่อน (compressor) ปั้น เครื่องผสมเหนียว (dough mixers) และอื่น ๆ

2.3 มอเตอร์ชนิดที่ใช้ตัวประจุทั้งในขณะที่หมุนเริ่มและในขณะที่วิ่งหรือทำงานตามปกติ (Capacitor Start Capacitor Run Motor) มอเตอร์แบบนี้มีประจุไฟ 2 ตัวคือ C_s และ C_r รูป 2.3.1-ตัว C_s ซึ่งใช้เป็นตัวทำให้มอเตอร์เริ่มหมุนนี้ มีความจุเกือบ 3 เท่าของ C_r ซึ่งใช้สำหรับวิ่งและเป็นตัวประจุแบบชนิด paper (กระดาษ) ตัว C_s นี้จะโค่นตัดออกไปโดยอัตโนมัติหลังจากที่มอเตอร์หมุนได้ใกล้ถึงความเร็วเต็มที่ที่กัก ในการตัด C_s นี้ออกจากใช้สวิตซ์หนีสุนัข กลางเป็นตัวตัดแล้ว ก็อาจใช้ current coil relay เป็นตัวตัดก็ได้ ส่วนใหญ่ในปัจจุบันนี้นิยมใช้ current coil relay เป็นตัวตัด โดยการให้ C_r ที่เหมาะสมจึงทำให้กระแส I_s และ I_m แตกต่างกันเกือบ 90 องศา ซึ่งทำให้เหมือนกับว่ามอเตอร์นั้นได้รับไฟจากไฟ 2 เฟส ซึ่งทำให้เหมือนกับว่ามอเตอร์นั้นได้รับไฟจากไฟ 2 เฟส

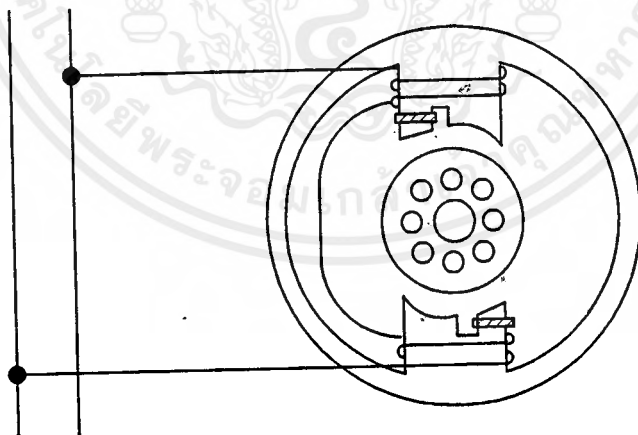
ข้อดีของการต่อตัวเก็บประจุขนาดเล็กไว้ในวงจรของมอเตอร์ก็คือ

1. ทำให้สามารถทนโอเวอร์โหลด (over load) ได้ดีขึ้น
2. มีตัวประกอบกำลัง (P.F.) สูงขึ้นกว่าเดิม
3. ทำให้วิ่งได้เร็วกว่าซึ่งเป็นสิ่งที่ปรารถนามากในการใช้ในห้องทดลองหรือสำนักงาน



รูปที่ 2.3 มอเตอร์ชนิดที่ใช้ตัวประจุทั้งในขณะที่เริ่มหมุนและในขณะที่วิ่งหรือทำงานตามปกติ (Capacitor Start Capacitor Run Motor)

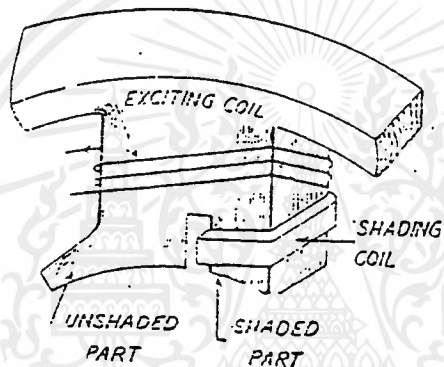
2.4 มอเตอร์แบบบังขั้ว (Shaded Pole Single Phase Motors) มอเตอร์แบบนี้แยกเฟสได้โดยการเหนี่ยวนำมอเตอร์แบบ salient pole โดยเรียกชื่อเป็นภาษาไทยว่ามอเตอร์แบบบังขั้ว



รูปที่ 2.4.1 มอเตอร์แบบบังขั้ว (Shaded Pole Single Phase Motor)

ซึ่งชื่อที่เรียกนี้ก็แสดงความหมายในตัวของมันเองอยู่แล้ว นั่นก็คือว่ามีขั้วส่วนหนึ่งถูกบังไป ตัวที่บังขั้วนี้ก็คือทองแดงหรือขดลวดนำที่ครบวงจรในตัวของมันเองอยู่แล้ว และนำไปบังขั้วดังกล่าวเสีย $1/3$ ของขั้วทั้งหมด และส่วนที่บังขั้วบนล่างนั้นจะอยู่เยื้องกันไปดังรูป 2.4.1

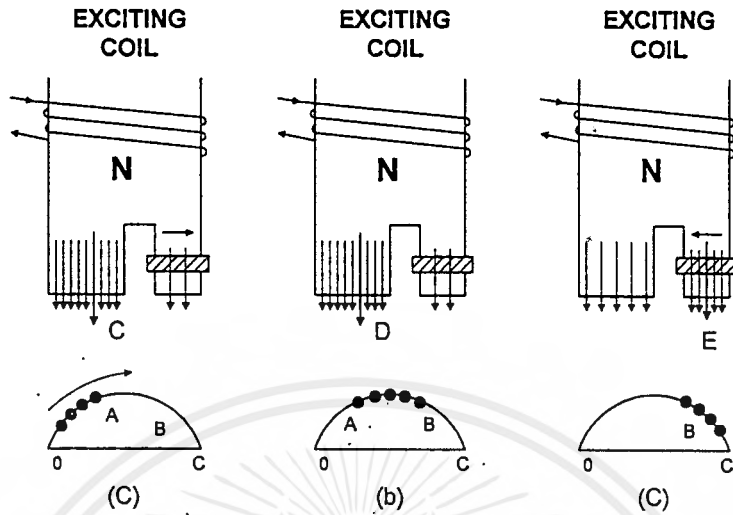
รูปที่ 2.4.2 แสดงขั้วแม่เหล็กเพียงขั้วหนึ่งเท่านั้น ขั้วแม่เหล็กซึ่งเป็นแผ่นเหล็กอบน้ำยาแน่นติดกันนี้ ทำเป็นช่องประมาณ $1/3$ ของความยาวขั้วปลายทางด้านหนึ่ง นั่นคือในหนึ่งขั้วแม่เหล็กโดยแบ่งออกเป็น 2 ส่วน ส่วนหนึ่งยาวประมาณ $1/3$ ของทั้งหมด อีกส่วนหนึ่งยาว $2/3$ ส่วนที่ยาว $1/3$ นี้ใส่ขดลวดทองแดงที่มีขนาดใหญ่และลัดวงจรไปล้อมรอบที่ส่วนนี้ดังรูป 2.4.2 ขดลวดทองแดงลัดวงจรที่ใส่ไปนี้เรียกว่า “ Shading coil ” ส่วนนี้จึงเรียกว่าส่วนที่เป็น shaded (บังไว้) อีกส่วนหนึ่งนั้นก็เป็นที่ unshaded (ไม่บัง)



รูปที่ 2.4.2 แสดงขั้วแม่เหล็กของมอเตอร์แบบบังขั้ว

.. เมื่อมีกระแสไหลผ่านขดลวดกระตุ้น (exciting coil) ซึ่งพันอยู่รอบ ๆ ขั้วแม่เหล็กทั้งนั้นย่อมทำให้แกนของขั้วแม่เหล็กเคลื่อนจากส่วนที่ unshaded ไปยังส่วนที่ shaded จากการที่แกนของขั้วแม่เหล็กเคลื่อนที่ไปนี้จึงเป็นผลทำให้คล้ายกับว่ามีขั้วแม่เหล็กเคลื่อนที่ไปจริง ดังนั้นจึงทำให้ตัวหมุนเริ่มหันหมุนไปในทิศทางของการเคลื่อนที่นี้ นั่นคือเคลื่อนที่จากส่วนยังไม่ได้บังขั้ว (unshaded) ไปยังส่วนที่บังขั้วแล้ว (shaded)

การเคลื่อนที่หรือเลื่อนของแกนขั้วแม่เหล็กนี้เกิดจากหลักการที่ว่าขด shading นั้นมี inductive สูงมาก ดังนั้นเมื่อมีไฟสลลบบว้งผ่านขดกระตุ้นไปในทางที่สูงขึ้นย่อมทำให้เกิดการเหนี่ยวนำในขด shading ซึ่งมีทิศทางสวนกันกับการเพิ่มจากขดกระตุ้นนั่นเองซึ่งเป็นไปตามหลักการของหม้อแปลง เมื่อเป็นเช่นนั้นย่อมทำให้ความหนาแน่นของเส้นแรงในส่วนที่เป็น shaded ลดลงไปเมื่อกระแสกระตุ้นเพิ่มขึ้นในทำนองกลับกันเมื่อกระแสในขดกระตุ้นลดลงก็ย่อมทำให้ความหนาแน่นของสนามแม่เหล็กในส่วน shaded เพิ่มขึ้น (โดยที่สมมติกระแสกระตุ้นนั้นเป็นลูกคลื่น sine)



รูปที่ 2.4.3 การเหนี่ยวนำแรงเคลื่อนไฟในขดเชดคิง (shading)

จากรูป 2.4.3 (a) กระแสกระตุ้นเพิ่มขึ้นอย่างรวดเร็วตาม OA (ส่วนที่เป็นจุด ๆ) ซึ่งทำให้เกิดการเหนี่ยวนำแรงเคลื่อนไฟในขด shading แรงเคลื่อนนี้ทำให้เกิดกระแสจำนวนมากไหลในขด shading ที่มีค่าความต้านทานต่ำไปในทิศทางเดียวกันกับแรงเคลื่อนที่เกิดกระแสทำให้เกิดสนามแม่เหล็กสวนกับสนามแม่เหล็กที่เกิดจากขดกระตุ้น (ตามกฎของ Lenz) ฉะนั้นจึงทำให้สนามแม่เหล็กส่วนใหญ่เกิดขึ้นที่ส่วน unshaded นั่นคือ แนวแกนของสนามแม่เหล็กก็อยู่ที่กึ่งกลางของส่วนนี้นั่นคือตามแนว NC

เมื่อพิจารณาต่อไปก็เห็นได้ว่ากระแสในขดกระตุ้นเกือบถึงค่าสูงสุดอยู่แล้วนั่นคือจาก A ไป B (รูป 2.4.3 (b)) ที่จุดนี้การเปลี่ยนแปลงของเส้นแรงแม่เหล็กช้ามาก นั่นคือไม่มีการเหนี่ยวนำแรงเคลื่อนไฟฟ้าขึ้นที่ขด shading ฉะนั้นจึงไม่มีกระแสไหลในขด shading ข้อมทำให้เส้นแรงแม่เหล็กมีค่าสูงสุด (ไม่มีเส้นแรงสวนจากขด shading) และกระจายไปทั่วทั้งขั้วที่ผิว เพราะฉะนั้นจึงทำให้แกนขั้วแม่เหล็กเคลื่อนมาอยู่ที่ศูนย์กลางของทั้งขั้วนั่นคือ ND

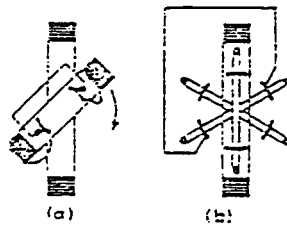
จากรูป 2.4.3 (c) พบว่ากระแสในขดกระตุ้นลดลงอย่างรวดเร็วจาก B ไป C ฉะนั้นจึงทำให้เกิดกระแสเหนี่ยวนำขึ้นในขด shading ซึ่งมีทิศทางตรงกันข้ามกับการลดของกระแสกระตุ้นจึงทำให้มีเส้นแรงแม่เหล็กเพิ่มขึ้นในส่วนที่เป็น shading ฉะนั้นจึงทำให้แกนเส้นแรงแม่เหล็กเลื่อนไปอยู่ที่ศูนย์กลางของขด shading นั่นคือตามแนว NE

ดังนั้นจะพบว่าในช่วงเวลาครึ่งคลื่นของกระแสไฟที่เป็นบวกของกระแสกระตุ้นนั้นทำให้ขั้วเหนือแม่เหล็กขั้วหนึ่งเลื่อนจากส่วนที่เป็น unshaded ไปยังส่วนที่เป็น shaded ของขั้วแม่เหล็กนั้น ๆ สำหรับในช่วงครึ่งหลังที่เป็นลบนั้นทำให้เกิดขั้วได้ขึ้นไปในทิศทางที่ทำให้สรวมแม่เหล็กวิ่งจากส่วน unshaded ไปยังส่วนที่เป็น shaded เท่านั้น โดยที่มีเส้นแรงแม่เหล็กกลับทิศกับขั้ว N ผลที่เกิดขึ้นคล้ายกับว่ามีขั้วแม่เหล็กถาวรอยู่ในอากาศโดยที่เคลื่อนที่จากซ้ายไปขวา ฉะนั้นจึงทำให้ทิศทางการเคลื่อนที่ของตัวหมุนวิ่งจากส่วนที่ unshaded ไปยังส่วนที่เป็น shaded หรือว่าวิ่งจากส่วนที่ไม่มีวงแหวนล้อมรอบ ไปยังส่วนที่มีวงแหวนล้อมรอบที่ฝังอยู่ใน $1/3$ ของขั้วแม่เหล็กนั้น ๆ

2.5 มอเตอร์ชนิดใช้การผลัก (Repulsion Motors) มอเตอร์ชนิดนี้เป็น single phase commutator motor ชนิดหนึ่ง ซึ่งจดทะเบียนลิขสิทธิ์ในปี ค.ศ.1887 ในสหรัฐอเมริกาโดย Elisha Thomson ที่ตัวอยู่กับที่มีการพันขดลวดเป็นแบบไฟเฟสเดียว ส่วนที่ตัวหมุนนั้นก็เป็นแบบไฟตรงธรรมดาที่มี commutator และมีแท่งถ่านสำหรับวงจรจตุรูป 2.5.1(a) ซึ่งเป็นมอเตอร์ผลักเบื้องต้นของ Elisha Thomson ส่วนรูป 2.5.1(b) นั้นก็ขยายเพิ่มเติมมาจากรูป (a) โดยที่มีวงจรถ่างอาร์มาเจอร์ของแต่ละขั้วเปิดวงจร ในการที่มอเตอร์หมุนได้นั้นเกิดขึ้นจากการลัดวงจรของอาร์มาเจอร์จากแปรงถ่านคู่หนึ่งซึ่งมีแนวแกนแยกออกไปจากแนวแกนของขดลวดที่ตัวอยู่กับที่ ในกรณีที่ตำแหน่งแปรงถ่านที่ถูกลัดวงจรนี้อยู่ในแนวแกนเดียวหรือต่างกัน 90° กับแนวแกนขดลวดที่พันอยู่ที่ตัวอยู่กับที่นั้นจะทำให้มอเตอร์ไม่มีการหมุน ทั้งนี้เพราะไม่มีแรงผลัก มันจะหมุนได้ก็ต่อเมื่อแปรงถ่านอยู่ระหว่างตำแหน่ง 0 กับ 90°

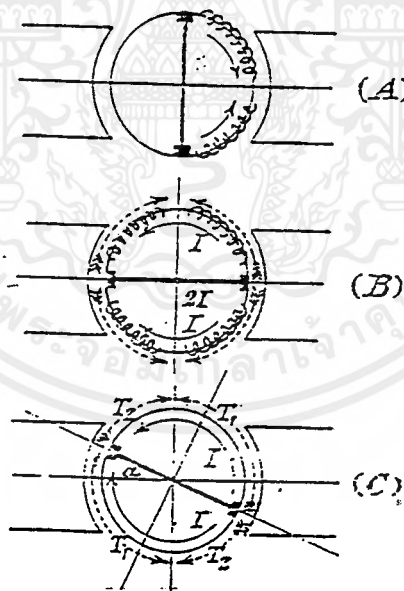
มอเตอร์แบบนี้แตกต่างกับมอเตอร์กระแสสลับแบบซีรี่ส์ (A.C. series motor) ก็ตรงที่ว่าไม่มีกระแสจากวงจรภายนอกส่งผ่านเข้าไปในอาร์มาเจอร์ ทั้งนี้เพราะแท่งถ่านโค่นลัดวงจรไว้ดังรูป 2.5.2 เราลองพิจารณากรณีที่แปรงถ่านที่ลัดวงจรเปลี่ยนไปตั้งไว้ต่าง ๆ แล้วจะมีอะไรเกิดขึ้นบ้าง ในที่นี้จะพิจารณามอเตอร์ผลักที่มีแม่เหล็ก 2 ขั้วที่ได้รับสนามกระตุ้นจากไฟสลับโดยมีอาร์มาเจอร์เป็นแบบไฟตรงธรรมดา จากรูป 2.5.2 (a) ให้ตำแหน่งของแปรงถ่านที่ลัดวงจรมีแนวแกนตั้งฉากกับแนวแกนของสนามกระตุ้น θ ตำแหน่งนี้ทำให้เกิดการเหนี่ยวนำแรงเคลื่อนไฟฟ้าขึ้นในแต่ละครึ่งของขดลวดที่พันอาร์มาเจอร์ในทิศทางตรงกันข้าม (จากทฤษฎีของสนามแม่เหล็กหมุน 2 อัน) ซึ่งทำให้หักล้างกันหมดไปเมื่อเป็นเช่นนั้นย่อมไม่ทำให้เกิดกระแสไหลในอาร์มาเจอร์และทำให้ไม่มีแรงบิดเกิดขึ้น

จากรูป 2.5.2 (b) ตำแหน่งแปรงถ่านเลื่อนไปอยู่ในแนวแกนสนามแม่เหล็กที่เกิดจากตัวอยู่กับที่ θ ตำแหน่งทำให้เกิดกระแส I ไหลในอาร์มาเจอร์ของแต่ละครึ่งซึ่งมีทิศทางสวนกันกระแสเหล่านี้ทำให้เกิดแรงบิดขึ้น 4 ส่วนคังลูกศรที่เป็นจุด จากรูป 2.5.2 (b) นี้ซึ่งทำให้แรงทั้งหมดหักล้างกันไป ดังนั้นจึงทำให้แรงบิดเป็นศูนย์อีก



รูป 2.5.1 แสดงแท่งถ่านสำหรับลัดวงจร

จากรูป 2.5.2 (c) ตำแหน่งแปร่งถ่านเลื่อนไประหว่างแนวแกนที่ตั้งฉากกันของทั้งสองแกนให้แนวแกนของแปร่งถ่านทำมุมเอียงกับแนวแกนของสนามแม่เหล็กจากตัวอยู่กับที่ไปเป็นมุมและให้แรงบิดที่เกิดขึ้นเป็น T_1, T_2 ตามรูป 2.5.2 (c)



รูปที่ 2.5.2 อาการที่เกิดขึ้นของมอเตอร์ชนิดผลึกเมื่อแปร่งถ่านอยู่ที่ตำแหน่งต่าง ๆ

แรงบิดลัพธ์ $T = 2(T_1 - T_2)$

T กระแสระหว่างแปรงถ่าน x ส่วนของเส้นแรงจากคั่วอยู่กับที่ซึ่งอยู่ในแนวตั้งฉากกับแปรงถ่านแต่กระแสระหว่างแปรงถ่าน α ส่วนของเส้นแรงจากคั่วอยู่กับที่ซึ่งอยู่ในแนวเดียวกับแนวแกนของแปรงถ่าน

$$\alpha \phi \cos\alpha$$

$$\alpha \phi \cos\alpha \sin\alpha$$

$$\alpha \cos\alpha \sin\alpha$$

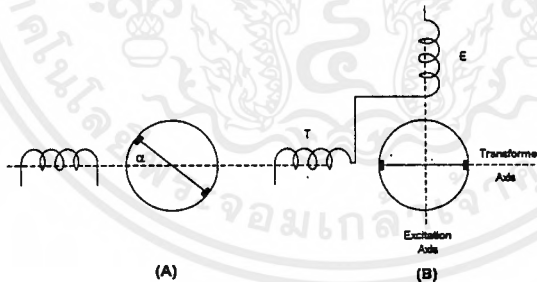
$$\alpha \sin 2\alpha$$

ดังนั้น T มีค่าสูงสุดเมื่อ $2\alpha = 90^\circ$ นั่นคือ $\alpha = 45^\circ$

รูป 2.5.3 (a) นั้นเป็นรูปที่ใช้เขียนแทนมอเตอร์ผลักรวม ๆ ซึ่งเขียนแทนได้โดยรูป 2.5.3 (b) รูป b นี้แยกสนามลัพท์ที่เกิดขึ้นบนคั่วอยู่กับที่ออกเป็นส่วนตั้งฉากกันคือในแนวแกนของแปรงถ่านเรียกว่าแกนของหม้อแปลง (transformer axis) กับอีกแกนหนึ่งซึ่งฉากกับแกนนี้เรียกว่าแกนของการกระตุ้น (excitation axis) ฉะนั้นถ้ามีจำนวนขดลวดทั้งหมดของสนามแม่เหล็กเป็น T_f แล้วจะได้ว่า

$$\text{จำนวนรอบของขดลวด } T = T_f \cos\alpha$$

$$\text{จำนวนรอบของขดลวด } E = T_f \sin\alpha$$



รูปที่ 2.5.3 สัญลักษณ์แทนมอเตอร์ผลักรวม ๆ

ขดลวด E นี้จะไม่มีการแสดงออกของการเหนี่ยวนำจากหม้อแปลง (notransformer action) ขึ้นที่อาร์เมเจอร์ทั้งนี้เพราะขดลวดของอาร์เมเจอร์กับ E ตั้งฉากซึ่งกันและกันยกเว้นแต่พวกขดลวดที่โคจรด้วยวงรีที่ความกว้างของแปรงถ่านเท่านั้น ดังนั้นจึงทำให้ขดลวด E ไม่อาจส่งพลังงานไปยังอาร์มาเจอร์ได้ หน้าที่ของ E ก็คือเป็นตัวจ่ายการกระตุ้นอย่างเฉื่อย ในขณะที่มอเตอร์กำลังหมุนอยู่นี้ได้รับพลังงานมาจากขด T ซึ่งอยู่ที่คั่วอยู่กับที่ในขณะที่เดียวกันเส้นแรงแม่เหล็กของขด T ก็ทำให้เกิดการเหนี่ยวนำแรงเคลื่อนสถิตย์ (static emf) ขึ้นที่ขด T ด้วยโดยที่แรงเคลื่อนนี้มีเฟสต่างไปจากเส้นแรงแม่เหล็กของขด T (ϕ) เป็นมุม 90° แต่ ϕ มีมุมต่างกับ

สนามแม่เหล็กกระดุน $\phi_p = 90^\circ$ ดังนั้น จึงทำให้มอเตอร์มีสนามแม่เหล็กเป็น

- a) สนามแม่เหล็กหมุนเป็นวงกลมเท่ากันถ้าเส้นแรงจากแกนทั้งสองเท่ากัน ($\phi_p = \phi_s$)
- b) สนามแม่เหล็กหมุนเป็นรูปวงรีถ้าเส้นแรงมีขนาดต่างกัน ($\phi_p \neq \phi_s$)

ในอาร์มาเจอร์มีแรงเคลื่อนไฟฟศถศศที่เกศศศจากปฏศศศศของหม้อแปลง (transformer action) อยู่ในแนวแกนของขศศ T ซึ่งตั้งฉากกับ ϕ_p แต่ ϕ_p ตั้งฉากกับ ϕ_s และ ϕ_s ดังนั้นแรงเคลื่อนพลศศศศนี้จึงมีเฟสต่างกับแรงเคลื่อนลศศศศ 180° ดังรูป 2.5.4 ผลต่างที่ได้จากแรงเคลื่อนทั้งสอง (e_{pa} กับ e_{sa}) นี้คือแรงเคลื่อนลศศศศ IR แต่ถ้าสมมติว่าไม่มีความต้านทานในอาร์มาเจอร์ นั่นคือ $e_{pa} = e_{sa}$

- ให้ ϕ_p = เส้นแรงสูงศศศของขศศ T
- ϕ_s = เส้นแรงสูงศศศของขศศ E
- T_p = จำนวนรอบของอาร์มาเจอร์



รูปที่ 2.5.4 แสดงความสัมพันธ์ของเส้นแรงแม่เหล็กและแรงเคลื่อนไฟฟศศศที่เกิดขึ้นในมอเตอร์ลศศศ

แรงเคลื่อนพลศศศศ $E_p \propto \phi_p T_p N_p$ 2.5.1

และแรงเคลื่อนลศศศศ $E_s \propto \phi_s T_s f$ 2.5.2

เมื่อ N และ P เป็นความเร็วและจำนวนขั้วแม่เหล็ก

แต่ $E_p = E_s$

$\phi_s N_p = \phi_p f$

ถ้า $N_s = 120f/p$

$f \propto NP$

$\phi_s N_p = \phi_p N_s P$

$\phi_s / \phi_p = N_s / N_p$

ดังนั้นสนามแม่เหล็กทั้งสองจะเท่ากันที่ความเร็ว *synchronous* เท่านั้น ณ ที่ความเร็ว N_s นี้ สนามแม่เหล็กที่ได้ก็เป็นสนามแม่เหล็กหมุนอย่างแท้จริงอันหนึ่ง

ที่ความเร็วต่ำกว่า N_s ได้ $\phi_r < \phi_e$

ที่ความเร็วสูงกว่า N_s ได้ $\phi_r > \phi_e$

ฉะนั้นภายใต้สภาวะเหล่านี้ย่อมทำให้สนามแม่เหล็กหลักเป็นวงรีโดยที่แกนสำคัญ (*major axis*) มีความเร็วต่ำกว่า N_s กลายเป็นแกนรอง (*minor axis*) ซึ่งมีความเร็วสูงกว่า แต่ที่ความเร็ว *synchronous* นั้นอาร์มาเจอร์และสนามแม่เหล็กหมุนมีความเร็วเท่ากัน ดังนั้นจึงไม่มีการสูญเสียในแกนหลักของอาร์มาเจอร์ (ไม่มีความถี่ที่อาร์มาเจอร์) พร้อมกันนี้ก็ไม่มีกระแสไหลวนในขดลวดที่อยู่ภายใต้แปรงถ่าน ที่ความเร็วสูงกว่า *synchronous* ทำให้ ϕ_r สูงขึ้นอย่างมากจึงทำให้เกิดการสูญเสียในแกนหลักของอาร์มาเจอร์เป็นจำนวนมากและยังทำให้เกิดประกายไฟแลบขึ้นระหว่าง *commutator* กับแปรงถ่านทั้งนี้เพราะมีกระแสลัดวงจรไหลวนระหว่าง *commutator* กับแปรงถ่านที่ไปลัดวงจรของขดลวดบางขดสภาพเหล่านี้จึงเป็นตัวจำกัดความเร็วของมอเตอร์ให้มีความเร็วใกล้เคียงกับความเร็วที่ *synchronous* แต่ถ้าต้องการให้มีความเร็วสูงนั้นต้องทำให้ ϕ_e ลดลงไป

บทที่ 3

ชนิดของอุปกรณ์ตรวจวัดอุณหภูมิ

3.1 เทอร์โมคัปเปิล (THERMOCOUPLE)

ความหมาย เมื่อนำลวดโลหะ 2 เส้นที่ทำด้วยโลหะต่างชนิดกันมาเชื่อมปลายทั้งสองเข้าด้วยกันถ้าปลายจุดต่อทั้งสองมีอุณหภูมิที่ต่างกันจะมีกระแสไฟฟ้าไหลในวงจรเส้นลวดทั้งสอง ปริมาณการไหลของกระแสไฟฟ้าจะเปลี่ยนแปลงไปตามผลต่างของอุณหภูมิที่ปลายจุดต่อทั้งสอง และถ้าเปิดปลายจุดต่อด้านหนึ่งออก จะทำให้เกิดแรงเคลื่อนไฟฟ้าเกิดขึ้นที่ปลายด้านเปิดโดยแรงเคลื่อนไฟฟ้าที่เกิดขึ้นจะเป็นสัดส่วนกับผลต่างของอุณหภูมิที่จุดต่างทั้งสอง

3.1.1 ชนิดของเทอร์โมคัปเปิล

1. ชนิด บี (TYPE B Pt 30%Rh/Pt 6&Rh) 0-1700°C

เทอร์โมคัปเปิลแบบนี้จะให้แรงเคลื่อนต่ำกว่าแบบ S,R แต่คุณสมบัติที่เด่นกว่าก็คือแข็งแรงและทนทานกว่า สามารถใช้งานได้ที่อุณหภูมิสูง 1704°C ในสถานะที่เป็น Oxide หรือ inert แต่ไม่เหมาะกับการใช้งาน

2. ชนิด อาร์ (TYPE R Pt 13%Rh) ในงานที่เป็นของโลหะและอโลหะ Pt 0-1600°C

เทอร์โมคัปเปิลนี้เหมาะกับการใช้งานอย่างต่อเนื่อง ในสถานะที่เป็นออกซิไดซ์ และ inert ที่อุณหภูมิสูงถึง 1600°C หรือกับการใช้ในระยะเวลาสั้น ๆ ทนได้ถึง 1600°C ไม่เหมาะกับการใช้งานในสถานะสภาพที่เป็นไอของโลหะแต่ถ้ามีความจำเป็นต้องป้องกันด้วย protection tube แบบอโลหะ

3. ชนิด เอส (TYPE S Pt 10%Rh/Pt) 0-1600°C

เทอร์โมคัปเปิลนี้สามารถวัดอุณหภูมิได้สูงถึง 1400°C หรือใช้กับงานระยะสั้น ๆ ได้สูงถึง 1482°C ซึ่งคุณสมบัติโดยทั่ว ๆ ไปเหมือนกับ R TYPE R

4. ชนิด เค โครเมล และอลูเมล (TYPE K CHROMEL / ALUMEL) -20-1250°C

เทอร์โมคัปเปิลแบบนี้สามารถวัดอุณหภูมิได้สูงกว่าแบบ J และมีราคาถูกกว่า สามารถใช้งานได้ ในสถานะงานที่เป็นออกไซด์ (oxidizing) และงานที่ใช้วัดอุปกรณ์เฉพาะอย่าง (inert) ได้ดีกว่าแบบอื่น สามารถทนอุณหภูมิได้สูงถึง 1250°C และที่อุณหภูมิต่ำถึง -250°C ในสภาพงานที่ต้องรับการแผ่รังสีโดยตรงจากสิ่งกำเนิดความร้อน

5. ชนิด อี ทองแดง (TYPE E COPPER) -200 - 900°C

เทอร์โมคัปเปิลชนิดนี้อุณหภูมิปกติที่ใช้งานอยู่ในช่วงระหว่าง -250 to 871°C เหมาะกับสภาพงานที่เป็น oxidizing คุณสมบัติเหมือนกับแบบ KI

6. ชนิด เจ เหล็ก (TYPE J IRON) 0-750°C

เทอร์โมคัปเปิลชนิดนี้เหมาะสำหรับสภาพงานที่เป็นการอัดตัว vacuum , oxidizing , reducing or inert ที่อุณหภูมิไม่เกิน 750°C เหมาะสำหรับงานที่มีอุณหภูมิต่ำกว่า 0°C และที่อุณหภูมิสูงกว่า 538°C สายที่เป็นเหล็กจะเกิด oxidization

7. ชนิด ที ทองแดง (TYPE T COPPER) -200 - 350°C

เทอร์โมคัปเปิลชนิดนี้เหมาะสำหรับการวัดอุณหภูมิต่ำกว่าจุดเยือกแข็งของน้ำ ปกติสามารถวัดอุณหภูมิได้ถึง -184°C แต่อุณหภูมิมักได้ต่ำกว่าแบบอื่น ๆ คือประมาณ 370°C เท่านั้นเพราะอัตราการเกิดออกไซด์ของโลหะเพิ่มมากขึ้นเป็นแบบที่ทนทานการกัดกร่อนในบรรยากาศความชื้นได้ดีเป็นพิเศษ และสามารถใช้งานในสภาพที่เป็น vacuum , oxidizing ,reducing or inert ได้

8. ชนิด เอ็น (TYPE N) 0 - 1300°C

เทอร์โมคัปเปิลแบบนี้สามารถให้อายุงานที่นานกว่าและมีเสถียรภาพที่ดีกว่าแบบ เค (K)

3.1.2 ลักษณะการเชื่อมจุดต่อเทอร์โมคัปเปิล

1. จุดต่อแบบเปลือย (Exposed junction) เหมาะสำหรับงานแบบสแตติกหรือวัดอุณหภูมิของอากาศกร่อนต้องการให้ผลการวัดที่ไวที่สุดแต่มีข้อเสียคือ ขาดง่าย ไม่เหมาะกับสภาพความดันสูง

2. จุดต่อแบบ ไม่เชื่อมต่ออยู่กับตัวชี้หรือกราวด์ ground (Ungrounded junction) สำหรับงานแบบสแตติกของของเหลว (fluid) ที่เป็นสารกัดกร่อน แบบนี้จะให้แรงเคลื่อนไฟฟ้าได้ถูกต้องสามารถทนต่อสภาพที่มีความดันสูงได้ มีอายุการใช้งานที่ยาวนานที่สุด ข้อเสียคือ ให้ผลการวัดช้าเหมาะกับงานที่อุณหภูมิไม่ต่อเปลี่ยนแปลง มีราคาสูง

3.1.3 การขยายตัวและการชดเชยอุณหภูมิในสาย

(EXTENSION & COMPENSATING CABLES)

เนื่องจากการใช้งานจริงระหว่างอุปกรณ์ที่จะทำการวัด (measuring) และการเปรียบเทียบต่างระหว่างจุดต่อ Reference Junction บางครั้งอยู่ห่างกัน สายเทอร์โมคัปเปิลมีราคาแพงมากจึงต้องหาสายมาต่อในช่วงนี้ที่มีราคาถูกกว่าสายเทอร์โมคัปเปิลและมีคุณสมบัติทางการกำเนิดแรงเคลื่อนไฟฟ้าตามอุณหภูมิ (thermoelectric) เหมือนกับเทอร์โมคัปเปิลในช่วงอุณหภูมิไม่สูงนักสูงสุดของบรรยากาศที่จะเป็นไปได้ สายชนิดนี้เรียกว่าสายที่สามารถขยายอุณหภูมิภายในสายได้ (extension wire) ซึ่งมี 2 แบบคือแบบที่ 1 ทำจากสารประเภทเดียวกับตัวเทอร์โมคัปเปิล และแบบที่ 2 ทำจากโลหะต่างชนิดกับตัวเทอร์โมคัปเปิล

3.2 รีซิสแตนซ์เทมเพอเรเจอร์ดีเทคเตอร์ (อาร์ทีดี)

RESISTANCE TEMPERATURE DETECTOR (RTD)

ความหมาย RTD (RESISTANCE TEMPERATURE DETECTORS) ค่าความต้านทานของลวดโลหะก็จะเปลี่ยนแปลงตาม ได้มีการทดลองใช้ลวดแพลตินัมซึ่งสามารถใช้เป็นดักกลางวัด

อุณหภูมิได้ตั้งแต่จุดแข็งตัวของออกซิเจน (-182.96°C) ไปจนถึงจุดของแอนติโมนี (630.74°C)

คุณสมบัติ RTD ถูกนำมาใช้ในอุตสาหกรรมกันอย่างแพร่หลายซึ่งคุณลักษณะที่ดีก็คือ

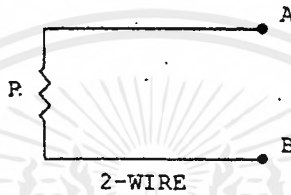
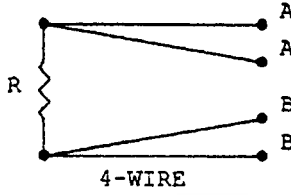
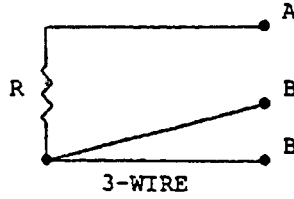
1. ให้ผลการวัดที่ไวมาก (Good sensirivity)
2. มีความเที่ยงตรงและส่งผ่านสัญญาณดีมาก (Stability and Reproducibility)
3. ให้ความถูกต้องแม่นยำสูงมาก (High accuracy)

3.2.1 ลักษณะวงจรต่อใช้งานของ RTD

3 สาย (Three-Wire) เป็นแบบมาตรฐานที่นิยมใช้กันมากที่สุดในวงการอุตสาหกรรม โดยทั่วไป สายทั้งสามที่ต่อเข้าวงจรบริดจ์จะต้องมีขนาดความยาวเท่ากันและอยู่ในบรรยากาศที่มีอุณหภูมิเดียวกันตลอดเพื่อให้ค่าความต้านทานของทั้งสามสายเปลี่ยนแปลงไปในทิศทางเดียวกันตลอด เป็นการชดเชยความผิดพลาดอันเกิดจากการลากสายตัวนำยาวในสถานะที่หลีกเลี่ยงไม่ได้

4 สาย (Four-Wire) สายที่ต่อกันทั้ง 4 สายจะต้องอยู่ในสถานะเดียวกันตลอดเหมือนการต่อแบบบ 3 สาย มีสวิทช์สำหรับโยกสลับสายเพื่อหาค่าเฉลี่ย ในการวัดครั้งหนึ่ง ๆ ทำการอ่านค่าได้ทั้ง 2 ครั้ง เพื่อลดความคลาดเคลื่อนจากวิธี 3 สายเนื่องจากค่าความต้านทานของสายอาจไม่เท่ากันได้

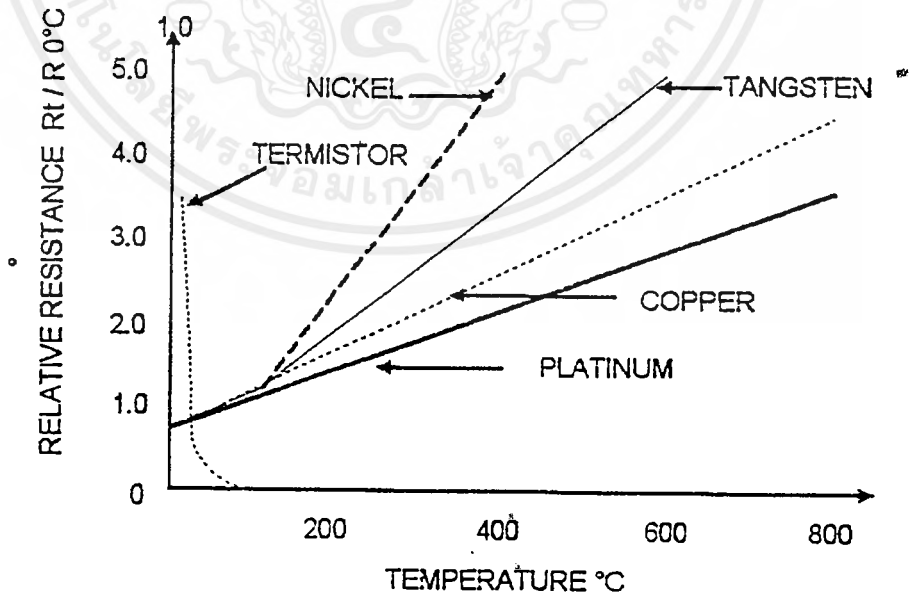
2 สาย (Two-Wire) การต่อวงจรแบบนี้มีราคาถูกกว่าแบบอื่น ๆ ซึ่งไม่แนะนำให้มีการใช้งานในการวัดที่ต้องการความแม่นยำสูง แต่จุดเด่นคือตัวอุปกรณ์ (element) มีขนาดเล็ก



รูปที่ 3.1 ลักษณะวงจรต่อใช้งานของอาร์ทีดี (RTD)

3.3 คุณสมบัติของความสัมพันธ์ระหว่างความต้านทานและอุณหภูมิ

(Resistance-temperature characteristics of thermoresistive materials at elevated temperature)



รูปที่ 3.2 กราฟแสดงคุณสมบัติการทำงานของอาร์ทีดี

3.3.1 พลาตินัมรีซิสแตนซ์เทอร์โมมิเตอร์ (Platinum Resistance Thermometer)

เป็นโลหะที่นิยมนำมาใช้ทำเป็น RTD มากที่สุด เพราะมีช่วงการวัดอุณหภูมิกว้างและทนสภาวะการใช้งานในบรรยากาศต่าง ๆ ได้ดี พลาตินัมที่ผลิตในทางการค้าจะมีสัมประสิทธิ์ความต้านทานไฟฟ้าต่ออุณหภูมิ $\alpha = 0.00385 \Omega / \Omega^{\circ}\text{C}$ (0-100) ซึ่งเป็นมาตรฐานที่ใช้ในอุตสาหกรรมในอังกฤษและยุโรปตะวันตก พลาตินัมเป็นโลหะที่มีคุณสมบัติที่ทำให้เครื่องมือวัดอุณหภูมิมีความเที่ยงตรงสูง จึงนิยมใช้เป็นเครื่องมือสอบเทียบค่ากับอุปกรณ์วัดอุณหภูมิอื่น ๆ

3.3.2 นิกเกิล รีซิสแตนซ์ เทอร์โมมิเตอร์ (Nickel Resistance Thermometer)

สำหรับงานอุตสาหกรรมแบบนี้จะใช้ในการวัดอุณหภูมิช่วง -70 ถึง 150°C ในการผลิต RTD ที่ทำด้วยนิกเกิล ยังไม่เป็นมาตรฐานมีผู้ผลิตที่เลือกสัมประสิทธิ์ความต้านทานต่ออุณหภูมิใช้ค่าต่าง ๆ กัน ทำให้เลือกใช้อุปกรณ์ลำบากไม่เหมาะสม ไม่สามารถใช้แทนกับยี่ห้ออื่นได้ในขนาดเดียวกันจะให้สัมประสิทธิ์ความต้านทานไฟฟ้าต่ออุณหภูมิสูงประมาณ $0.0066 \Omega / \Omega^{\circ}\text{C}$

3.3.3 คอปเปอร์ รีซิสแตนซ์ เทอร์โมมิเตอร์ (Copper Resistance Thermometer)

แบบทองแดงเป็นแบบที่ให้ลิเนียร์ในการวัดค่าที่สุด แต่ช่วงการใช้งานแคบประมาณ -200 ถึง $+150^{\circ}\text{C}$ ปกติที่ผลิตจะมีค่าความต้านทาน 10 และ 25 โอห์ม

3.4 คุณสมบัติในการใช้งานและการทดสอบ

(PERFORMANCE CHARACTERISTIC AND TESTING PROCEDURES)

บริษัทผู้ผลิตทั้งหลายที่ผลิต RTD ออกมาขาย พยายามที่จะหากรรมวิธีเป็นมาตรฐานในการผลิตและทดสอบ ด้วยการทดสอบในเรื่องต่าง ๆ ด้วยกันคือ accuracy, stability, repeatability, timereponse, self heating effect, insulation resistance และ Vibration เป็นต้น

1. ความผิดพลาด (Accuracy) ในการทดสอบในเรื่องความถูกต้องของการเปลี่ยนแปลงความต้านทานต่ออุณหภูมิ เช่น ด้วยวิธีการเปรียบเทียบกับเครื่องมือวัดอุณหภูมิที่ได้รับการรับรองหรือเทียบกับจุดสถานะคงที่ของตามที IPTS-68 ด้วยกัน 5 จุด

2. เสถียรภาพ (Stability) เป็นสิ่งที่ต้องคำนึงถึงความเชื่อถือได้ในการใช้งาน ในที่นี้เป็นการทดสอบค่า Drift คือ การเปลี่ยนแปลงไปตามอายุการใช้งาน โดยตรวจสอบด้วยการนำ RTD ไปอยู่ในที่อุณหภูมิ 0°C ประมาณ 24-28 ชม. แล้วนำมาไว้ที่อุณหภูมิห้องแล้วนำไปที่อุณหภูมิ 0°C อีกตรวจสอบค่าความต้านทานว่ามีการเปลี่ยนแปลงหรือไม่ ค่าการเปลี่ยนแปลง 0.05 (หรือทำให้การจำกัดไม่น้อยกว่า 0.25°F)



3. ความเชื่อถือ (Repeatability) เป็นวิธีการที่คล้ายกับ Stability ด้วยการวัดอุณหภูมิ 100°F ทำหลาย ๆ ครั้ง ค่าการเปลี่ยนแปลงแต่ละครั้งรวมแล้วต้องไม่เกิน 0.02

4. การตอบสนองทางเวลา (Response Time) คือการตรวจสอบความไวในการวัดในรูปของ Time Constant (τ) เป็นเวลาดังแต่ Step Change อุณหภูมิไปจนอ่านค่าที่ 63.2% ของอุณหภูมิที่ Step Change ไปในการทดสอบนี้เริ่มจากอุณหภูมิ 0°C เปลี่ยนแบบ Step Change ไปที่ 50°C ค่า Time Constant ต้องมีค่าน้อยกว่า 6 วินาทีซึ่งอยู่ในกำหนด

5. การรักษาอุณหภูมิ (Self-Heating) เป็นสิ่งที่ต้องคำนึงถึงเป็นอันมากในการใช้เนื่องจากอาร์ทีดี จำเป็นต้องมีกระแสไฟฟ้าเลี้ยงตัวมันเองจำนวนหนึ่งซึ่งกระแสที่ไหลผ่านตัวมันนี้ ทำให้เกิดความร้อนขึ้นและความร้อนอันนี้ทำให้ค่าความต้านทานไฟฟ้าในตัวอาร์ทีดีเปลี่ยนแปลงเพิ่มขึ้นซึ่งไม่ใช่เป็นความต้านทานไฟฟ้าที่เกิดจากอุณหภูมิที่เราจะวัด ซึ่งความร้อน Self-heating นี้จะมีค่าเท่ากับ I^2R ผลเนื่องมาจาก Self-heating นี้จะส่งผลทำให้เกิดความผิดพลาดในการวัดแตกต่างกันไปตามลักษณะ โครงสร้างและตัวกลางที่วัดอีกด้วย (I ไม่ควรเกิน 2 mA)

ในการทดสอบค่า Self-heating Error นี้ เหน่า RTD ไปจุ่มในน้ำอุณหภูมิ 28°C ที่มีกระแสไหลผ่านด้วยอัตรา 1 ฟุต/วินาที ด้วยการป้อนกระแสไฟฟ้าเข้าไปในวงจร RTD ตั้งแต่ 0-10 มิลลิแอมป์ แล้วค่า Self-heating error ต้องมีค่าน้อยกว่า 0.1 C

6. ความต้านทานของฉนวนกันไฟฟ้า (Insulation Resistance) เป็นการตรวจสอบความต้านทานของฉนวนระหว่างตัว RTD กับส่วนประกอบร่วม (Sheath, thermowell, terminal และ Connecting Head) ซึ่งในสภาวะการทำงานปกติต้องมีค่าเป็น infinite ในขั้นตอนการผลิตต้องมีการ

ตรวจสอบในเรื่องของ

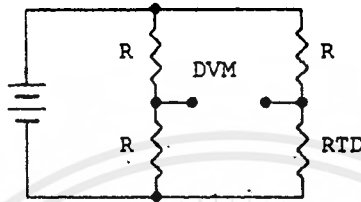
1. ความบกพร่องหรือตำหนิของโครงสร้าง
2. การ Leakage ของ conducting medium เช่น Sheath
3. การที่ Sheath เกิด mechanical deformation
4. การป้องกันความชื้นภายในโครงสร้างภายใน Sheath

การทดสอบค่าความต้านทาน ป้อน Voltage สูงถึง 300 Vdc และต่ำสุด 1.5 Vdc ขึ้นอยู่กับแต่ละตัวที่สร้าง insulation resistance ระหว่าง Lead wire กับ Sheath ต้องมีค่ามากกว่า 100 M ที่ 72°F และ 1 M ที่ 1000°F

3.5 วงจรต่อใช้งานของอาร์ทีดี

(RESISTANCE THERMOMETER MEASURING METHODS)

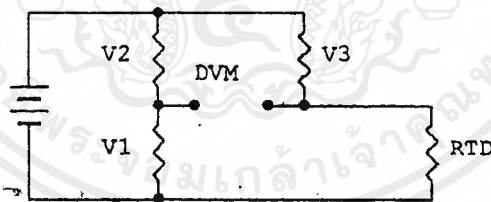
วงจรต่อใช้งานพื้นฐานของอาร์ทีดีคือ Wheatstone Bridge ตัว RTD จะติดตั้งอยู่ในจุดที่ต้องการวัดอุณหภูมิ ซึ่งอยู่บนแขนหนึ่งของวงจรวัด ส่วนความต้านทานอื่น ๆ อีก 3 ตัว จะมีความต้านทานคงที่ เมื่อที่ RTD มีอุณหภูมิ 0°C จะทำให้วงจรวัดสมดุล DVM วัดได้ 0 Volt



รูปที่ 3.3 วงจรเวทสโตนบริดจ์

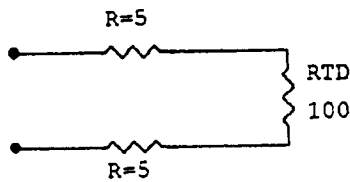
และเมื่ออุณหภูมิที่อาร์ทีดีเพิ่มขึ้น จะทำให้ค่าความต้านทานที่อาร์ทีดีเพิ่มขึ้นตาม ทำให้วงจรวัดเกิดไม่สมดุล แรงเคลื่อนไฟฟ้าที่ DVM วัดได้จะสัมพันธ์กับการเปลี่ยนแปลงของค่าความต้านทานของอาร์ทีดีต่ออุณหภูมิ ซึ่งสามารถต่อไปแสดงยังเครื่องอ่านค่าออกมาเป็นอุณหภูมิได้

แต่วงจรดังรูปที่แล้วยังไม่เหมาะที่จะนำไปใช้ต้องต่อสายเพื่อให้ตัวอาร์ทีดีสามารถนำไปใช้ได้สะดวก เป็นวงจรแบบ 2 สาย



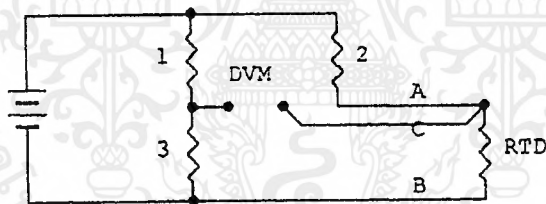
รูปที่ 3.4 วิดสโตนบริดจ์ที่ต่อสายเพื่อให้ตัวอาร์ทีดีสามารถนำไปใช้ได้สะดวก

1. วงจรแบบ 2 สาย สามารถใช้งานกรณีที่สายระหว่างอาร์ทีดีกับวงจรวัดไม่ยาวมากนัก แต่ถ้าสายต่อยาวมาก ค่าอุณหภูมิที่วัดได้จากการไม่สมดุลของวงจรวัดอาจจะไม่เกิดจากค่าความต้านทานของอาร์ทีดีเพียงอย่างเดียว แต่อาจจะมีผลเนื่องจากอุณหภูมิที่ทำให้ค่าความต้านทานในสายทั้งสองเส้นที่ลากไปยังอาร์ทีดีได้ ดังนั้นที่ความต้านทานในสายเปลี่ยนไปข้างละ 5 โอห์มจะทำให้ค่าอุณหภูมิที่วัดผิดไปถึง 260°C



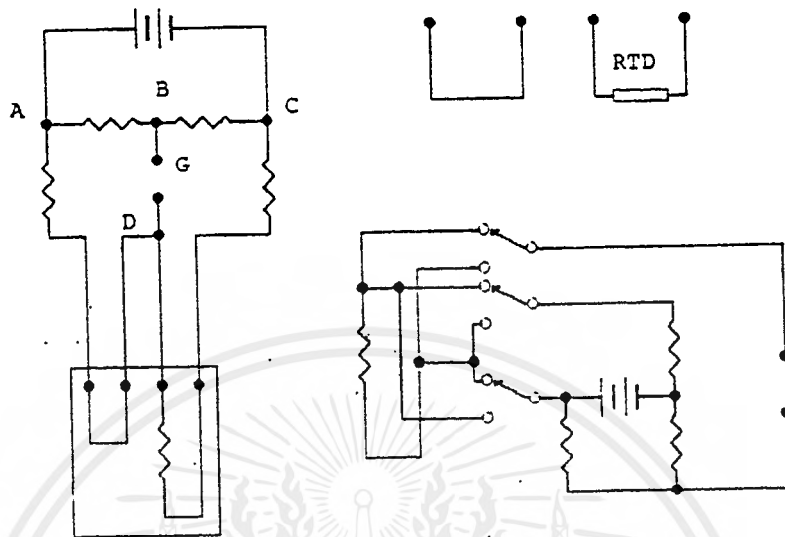
รูปที่ 3.5 ผลกระทบจากความต้านทานในสาย (EFFECT OF LEAD RESISTANCE)

2. การต่อแบบ 3 สาย เป็นแบบมาตรฐานที่นิยมใช้กันมากในวงการอุตสาหกรรม สายทั้ง 3 เส้น จากอาร์ทีคิวแม็กซ์วงจรรีดิค จะต้องมีความยาวเท่ากันและอยู่ในอุณหภูมิเดียวกัน ตลอด เพื่อให้ความต้านทานของสายทั้งสามสายเปลี่ยนแปลงไปในขนาดและทิศทางเดียวกัน ตลอด และเป็นการลดเซชปัญหาความผิดพลาดที่เกิดจากสายต่อนี้



รูปที่ 3.6 แสดงการต่ออาร์ทีคิวแม็กซ์แบบ 3 สาย

3. การต่อแบบ 4 สาย ใช้ในกรณีที่ต้องการความถูกต้องสูงสุด ต้องการทราบอุณหภูมิละเอียดเป็นจุด ไม่ต้องการวัดค่าแบบต่อเนื่อง เช่น ในห้องปฏิบัติการ ลักษณะการต่อวงจรเป็นแบบ 3 สายมีสวิตช์โยกสลับคู่สายเพื่อหาค่าเฉลี่ยในการวัดอุณหภูมิค่าหนึ่ง ๆ ต้องทำการวัด 2 ครั้ง ตามตำแหน่งสวิตช์เพื่อลดความคลาดเคลื่อนอันเกิดจากวิธีการวัดแบบ 3 สาย

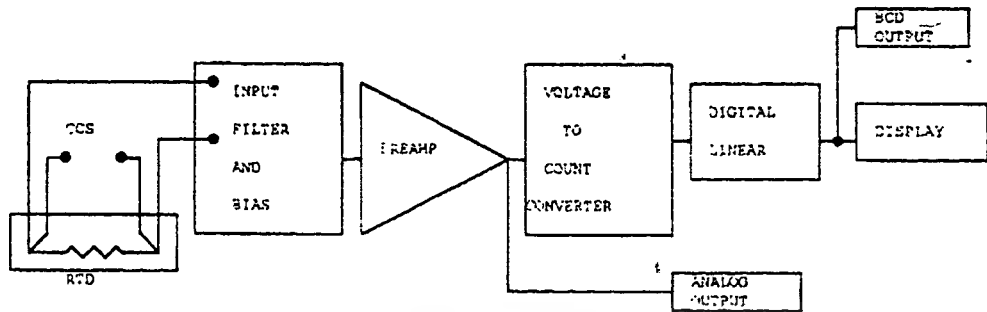


รูปที่ 3.7 แสดงการต่ออาร์ทีดีแบบ 4 สาย

เมื่อไม่นานมานี้อุตสาหกรรมทางอิเล็กทรอนิกส์ได้ผลิตรวจรจ่ายกระแสไฟฟ้าที่มีความถูกต้องและมีความแม่นยำสูง (high stable constant source) ที่มีราคาถูกได้สำเร็จ ทำให้สามารถนำมาใช้กับวงจรบริจค์และเครื่องวัดอุณหภูมิแบบอาร์ทีดีที่วัดได้มากกว่า 100 ตัว ที่มีระยะไกลต่าง ๆ กันได้

การต่อใช้งานพื้นฐานด้วยแหล่งจ่ายกระแสแบบคงที่ (Constant Current Source, CCS) โดยต่อเข้ากับขาทั้ง 2 ข้างของอาร์ทีดี เมื่อความต้านทานเปลี่ยนแปลงทำให้ได้แรงเคลื่อนไฟฟ้าตกคร่อมอาร์ทีดีเปลี่ยนแปลงตามไปด้วย

ในกรณีของอาร์ทีดีที่ทำจากทองแดง (Copper) จะให้ความสัมพันธ์ของความต้านทานต่ออุณหภูมิออกมาเป็นเส้นตรง ดังนั้นแรงเคลื่อนไฟฟ้าที่ตกคร่อมอาร์ทีดีก็จะเป็นเชิงเส้น Linear เช่นกัน ส่วนกรณีของ Platinum ความสัมพันธ์อันนี้จะเป็นแบบไม่เชิงเส้น Nonlinear ดังนั้นจึงต้องมีวงจรแบบเชิงเส้น linearizer มาแก้ไข เพื่อให้สเกลของเครื่องอ่านเท่ากัน



รูปที่ 3.8 แสดงการทำงานของอาร์ทีดีแบบดิจิทัลแบบอนาลอก

3.6 THERMISTORS

เป็นสารกึ่งตัวนำ (Semiconductor) ซึ่งทำงานด้วยหลักการของการเปลี่ยนแปลงของค่าความต้านทานไฟฟ้าเมื่ออุณหภูมิเปลี่ยนแปลง ปกติแล้วทั่วไปเทอร์มิสเตอร์จะมีสัมประสิทธิ์ความต้านทานไฟฟ้าต่ออุณหภูมิเป็นลบ (Negative temperature coefficient of resistances) และมีค่าสูง (large temperature coefficient) เหมาะสำหรับใช้วัดอุณหภูมิในย่านแคบ ๆ ประมาณเช่น -100°C ถึง 300°C และแบบที่สร้างเป็นพิเศษในงานบางชนิด อาจมีย่านการวัดต่ำตั้งแต่ -200°C จนถึง 600°C ก็มีคุณสมบัติทั่วไปของเทอร์มิสเตอร์

1. มีค่าความต้านทานปกติสูงมาก
2. การเปลี่ยนแปลงค่าความต้านทานต่ออุณหภูมิมักมีค่ามาก = 3-5 % ต่อ 0°C
3. เมื่ออุณหภูมิสูงขึ้นความต้านทานจะน้อยลง
4. มีสัมประสิทธิ์ความต้านทานต่ออุณหภูมิเป็น nonlinear

ความสัมพันธ์ระหว่างค่าความต้านทานกับอุณหภูมิ จะได้ดังสมการ

$$R_t = R_o \exp B (1/T - 1/T_o)$$

where R_o = ค่าความต้านทานที่ผลต่างของอุณหภูมิ T_o °K

R_t = ค่าความต้านทานที่อุณหภูมิ T °K

B \cong E/K

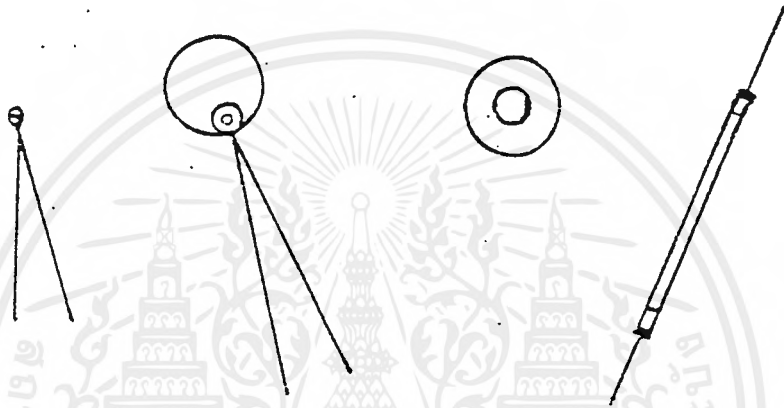
E = ระดับพลังงาน (electron volt energy level)

K = ค่าคงที่ของโบลทซ์มันน์ (boltzmann ' s constant)

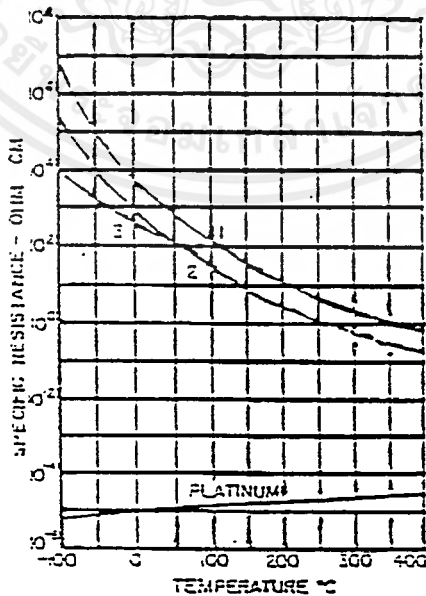
- ปัญหาเรื่องความร้อนในตัวอุปกรณ์ (self-heat Problem) ปัญหาเรื่องของการเกิดความร้อนเนื่องจากไฟฟ้าที่เลี้ยงเทอร์มิสเตอร์ เพื่อให้เกิดความผิดพลาดน้อยที่สุด ต้องให้แรงเคลื่อนไฟฟ้าต่ำสุดให้เหมาะสมกับความต้านทานของเทอร์มิสเตอร์ เพราะเทอร์มิสเตอร์ประคิษฐ์ที่ค่าความต้านทานต่าง ๆ กันมาก

- ค่าความผิดพลาด เทอร์มิสเตอร์จะให้ความถูกต้องแม่นยำ นานเท่าานเมื่อใช้อยู่ในย่านอุณหภูมิใช้งาน

เทอร์มิสเตอร์ที่ผลิตในงานอุตสาหกรรมมีหลายชนิดและขนาด และมีค่าความต้านทานหลายค่าให้เลือกใช้



รูปที่ 3.9 แสดงลักษณะของเทอร์มิสเตอร์

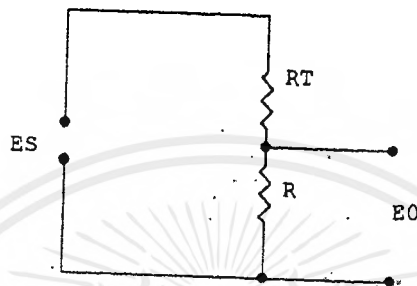


รูปที่ 3.10 กราฟแสดงอุณหภูมิการใช้งานของเทอร์มิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.2 วงจรต่อการใช้งานของเทอร์มิสเตอร์ (Thermistor readout instrumentation)

วงจรการต่อใช้งานของเทอร์มิสเตอร์ เพื่อแก้ไขค่า output voltage เป็น linear กับอุณหภูมิที่วัดแก้ปัญหาเนื่องจากคุณสมบัติของค่าความต้านทานต่ออุณหภูมิของเทอร์มิสเตอร์ที่เป็น nonlinear-วงจรแบบง่าย ๆ ของวงจร linearizing ระหว่างโวลต์เดจกับอุณหภูมิคือใช้วงจร Voltage Divider



รูปที่ 3.11 แสดงการใช้วงจร โวลต์เดจดีไวเคอร์เพื่อให้เอาต์พุตเป็นเชิงเส้น
(Voltage divider circuit for linearizing thermistor output)

บทที่ 4

เรกติไฟร์และฟิลเตอร์

4.1 หลักการเบื้องต้น

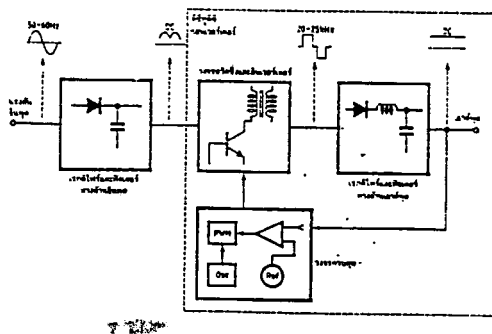
ตามรูปที่ 4.1 เป็นแผนผังแสดงการทำงานของแหล่งจ่ายไฟแบบสวิตซ์ชิ่งทั่ว ๆ ไป ซึ่งมี ส่วนประกอบหลัก 4 ส่วนด้วยกันคือ

- ภาคเรกติไฟร์และฟิลเตอร์ด้านอินพุท
- ภาคอินเวอร์เตอร์ความถี่สูง
- ภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุท
- วงจรควบคุม

ไฟสลับแรงดันสูงจะต่อเข้าภาคเรกติไฟร์และฟิลเตอร์ทางด้านอินพุทเป็นกระแสตรงแรงดันสูง จากนั้นวงจรอินเวอร์เตอร์จะทำการสวิตซ์เปลี่ยนแรงดันไฟตรงเป็นพัลส์สี่เหลี่ยมความถี่สูง ในช่วง 20-500 KHz ซึ่งในวงจรสวิตซ์ชิ่งนี้อาจจะสร้างได้จากอุปกรณ์หลายชนิด เช่น เพาเวอร์ทรานซิสเตอร์ เพาเวอร์มอสเฟต เอสซีอาร์ และอื่น ๆ พัลส์สี่เหลี่ยมแรงดันสูงจากวงจรสวิตซ์ชิ่งจะส่งเข้าหม้อแปลงความถี่สูงเพื่อให้ได้แรงดันเอาต์พุทตามต้องการ และแยกกราวด์ไปในตัว แรงดันที่ได้นี้จะส่งเข้าภาคเรกติไฟร์และฟิลเตอร์ด้านเอาต์พุทอีกครั้งเป็นไฟตรงตามระดับแรงดันที่ต้องการ ส่วนหนึ่งจะถูกส่งกลับมาเข้าวงจรควบคุม เพื่อคอยตรวจสอบและควบคุมแรงดันเอาต์พุทให้คงที่ไม่ว่าแรงดันไฟสลับอินพุทหรือโหลดที่เอาต์พุทจะเปลี่ยนแปลงไปบ้างก็ตาม

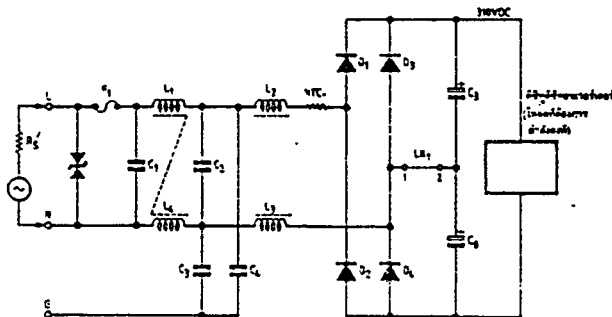
ในส่วนของวงจรควบคุมประกอบด้วย วงจรกำเนิดความถี่เพื่อป้อนแก่วงจรพัลส์วิดธ์มอดูเลเตอร์ (PWM) วงจรขยายความผิดพลาด และแรงดันอ้างอิงที่เที่ยงตรง เมื่อแรงดันเอาต์พุทเปลี่ยนแปลง วงจรขยายความผิดพลาดจะทำการปรับความกว้างของพัลส์ของ PWM ขบวนการพัลส์ที่ได้จะส่งมาควบคุมวงจรสวิตซ์ชิ่งให้สวิตซ์ปิด เปิด ปล่อยกำลังไฟฟ้าเฉลี่ยไปสู่โหลดให้มีค่าเปลี่ยนแปลงตามไปด้วยเพื่อรักษาระดับแรงดันเอาต์พุทให้คงที่

นอกจากนี้สวิตซ์ชิ่งเพาเวอร์ซัพพลายยังต้องมีส่วนประกอบอื่น ๆ อีก เช่น วงจรกรอง RFI วงจรป้องกันไฟกระชาก วงจรจำกัดกระแส วงจรป้องกันแรงดันเอาต์พุทเกิน



รูปที่ 4.1 บล็อก ไดอะแกรมแสดงการทำงานของแหล่งจ่ายไฟแบบสวิตซ์ชิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



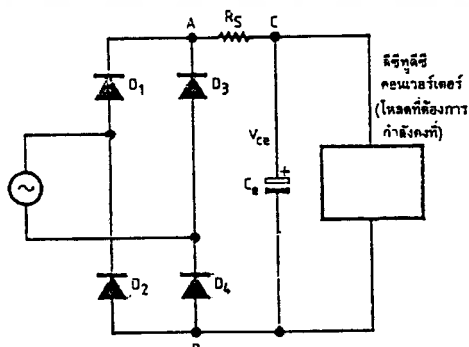
รูปที่ 4.2 แสดงวงจรเรกติไฟร์และฟิลเตอร์แบบเลือกใช้ได้ 2 ระดับแรงดัน

แหล่งจ่ายไฟแบบสวิตซ์ซึ่งทำงานที่ความถี่สูงหรือแปลง , ไซค์ และตัวเก็บประจุที่ใช้จึงมีขนาดเล็กน้ำหนักเบาและข้อมเขาคัวยราคา สวิตซ์เพาเวอร์ซัพพลายยังเป็นตัวสร้างสัญญาณรบกวนแม่เหล็กไฟฟ้าและความถี่วิทยุ (EMI/RFI) ตัวฉกจที่เคียว มีความถี่ของการรบกวนอยู่ในช่วง 10 KHz ถึง 30 MHz เกิดจากการสวิตในภาคคอนเวอร์เตอร์ ขณะทำการเปลี่ยนไฟตรงแรงดันสูงเป็นพัลส์สี่เหลี่ยมแรงดันสูงและความถี่เหล่านี้สามารถจะรบกวนการทำงานของเครื่องใช้ไฟฟ้าต่าง ๆ ได้ ดังนั้นแหล่งจ่ายไฟแบบสวิตซ์ที่ดีจึงต้องมีวงจรกรองสัญญาณรบกวน EMI/RFI คัวย

ค่านแรกของแหล่งจ่ายไฟแบบสวิตซ์ซึ่ง

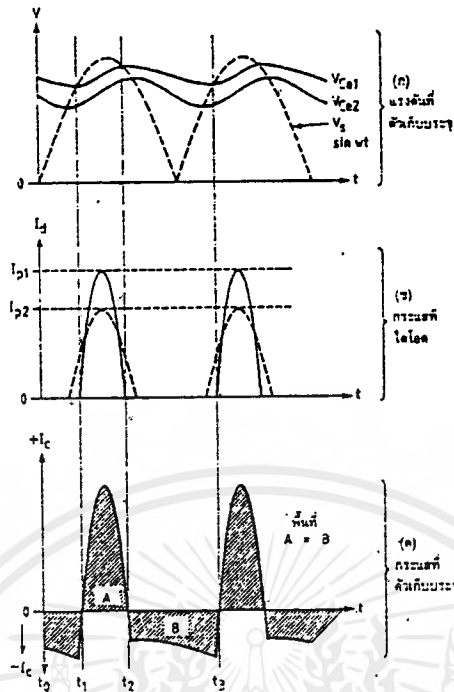
คือภาคเรกติไฟร์และฟิลเตอร์ค่านอินพุตนั้นเอง ในส่วนนี้จะรับกำลังงานโดยตรงจากไฟบ้าน โดยไม่ผ่านหม้อแปลงกำลัง ดังที่พบในแหล่งจ่ายไฟแบบลิเนียร์ ในคำรภาษาอังกฤษบางเล่มจึงเรียกแหล่งจ่ายไฟแบบสวิตซ์ซึ่งว่า "direct off line" switchmode supply

วงจรในรูปที่ 4.2 ประกอบไปด้ วยวงจกรองสัญญาณรบกวน (L1,L2,L3,L4,C1,C2,C3และC4) วาริสเตอร์ Z1 ป้องกันแรงคันทรานเชี่ยนคั และเทอร์มิสเตอร์ NTC1 ซึ่งทำหน้าที่จำกัดกระแสะกระชาก เมื่อเริ่มจ่ายไฟให้วงจร



รูปที่ 4.3 วงจรอย่างง่ายของวงจรเรกติไฟร์ในรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



- รูปที่ 4.4 คลื่นแรงดันของวงจรเรกติไฟร์และตัวเก็บประจุฟูลเตอร์แบบเต็มคลื่น
- แรงดันตกคร่อมตัวเก็บประจุ
 - รูปคลื่นกระแสจากไดโอดเรกติไฟร์
 - รูปคลื่นกระแสที่ตัวเก็บประจุ

4.2 รูปคลื่นของวงจรเรกติไฟร์และฟูลเตอร์ทางด้านอินพุต

รูปที่ 4.4 แสดงรูปคลื่นสัญญาณตามจุดต่างๆ ของวงจรเรกติไฟร์ในรูปที่ 4.3 เส้นประในรูปที่ 4.4 (ก) จะแสดงแรงดันตกคร่อมที่จุด A-B ส่วนเส้นทึบนั้นแสดงแรงดันตกคร่อมตัวเก็บประจุระหว่างจุด C-B ที่สถานะ R_s ไม่เท่ากัน

เมื่อแรงดันที่จ่ายให้วงจรเรกติไฟร์เกินกว่าแรงดันตกคร่อมตัวเก็บประจุ C_e (ที่เวลา t_1) ไดโอดจะได้รับไบอัสตรงในช่วงที่ไดโอดนำกระแส (t_1 ถึง t_2) นี้จะเป็นช่วงที่แรงดันตกคร่อม C_e มีค่าสูงขึ้น จนกระทั่งถึงเวลา t_2 แรงดันอินพุตจะลดลงต่ำกว่าแรงดันตกคร่อม C_e ไดโอดก็จะหยุดนำกระแส

ในช่วงเวลา t_2 ถึง t_3 ตัวเก็บประจุ C_e จะคายประจุเป็นกระแสจ่ายแก่โหลด (คิซึทึคิชิคอนเวอร์เตอร์) แรงดันตกคร่อมตัวเก็บประจุก็จะลดลงจนถึงเวลา t_3 แรงดันอินพุตก็จะมากกว่าแรงดัน V_{ce} อีกครั้ง

แรงดันตกคร่อมตัวเก็บประจุ C_e จะน้อยกว่าแรงดันที่จ่ายให้เสมอ เนื่องจากมีแรงดันตกคร่อมที่ R_s และไดโอดซึ่งแรงดันนี้จะแปรตามกระแสที่โหลดและค่าของ R_s

รูปที่ 4.4 (ข) จะเห็นว่ากระแสอินพุทที่ผ่านไดโอดจะผิดเพี้ยนไปจากคลื่นรูปซายน์มากมีลักษณะเป็นพัลส์ที่มีฮาร์มอนิกส์ความถี่ต่าง ๆ ปนอยู่ ซึ่งจะมีผลทำให้วงจรมีเพาเวอร์แฟกเตอร์ต่ำ กระแสกระแสที่ตัวเก็บประจุมีค่าสูง และกำลังสูญเสียที่อินพุทมีค่ามาก

เส้นประในรูปที่ 4.4 (ข) แสดงให้เห็นว่าเมื่อเพิ่มค่า R_s จะทำให้แรงดัน V_{ce} มีค่าลดลง จาก V_{ce1} มาที่ V_{ce2} และจะลดค่ากระแสสูงสุด แต่เพิ่มช่วงการนำกระแสของไดโอด ซึ่งเมื่อลดกระแสสูงสุดที่ไหลผ่านไดโอดลงก็เท่ากับลดกำลังสูญเสียด้วยอีกทั้งยังทำให้เพาเวอร์แฟกเตอร์มีค่าสูงขึ้นด้วย

ในรูปที่ 4.4 (ค) ภายใต้สภาวะคงที่ พื้นที่ A จะเท่ากับพื้นที่ B เสมอ นั่นคือ ปริมาณกระแสที่ใช้ในการเก็บประจุจะต้องเท่ากับปริมาณกระแสที่จ่ายออก เพื่อพยายามรักษาแรงดันตกคร่อม C_e ให้คงที่

4.3 การเลือกใช้ไดโอดเรกติไฟร์อินพุท

ไดโอดที่ใช้จะต้องมีคุณสมบัติที่สำคัญ 4 อย่างคือ ทนกระแสกระชาก (I_{FSM}) ทนกระแสสูงสุดชั่วขณะ (I_{FRM}) ทนกระแสไบอัสตรง (I_{FM}) และทนแรงดันไบแอสกลับสูงสุด (PRV) ได้

กระแสกระชาก (I_{FSM}) จะเกิดขึ้นเมื่อเริ่มเปิดสวิตช์จ่ายไฟให้แก่วงจร ถ้าขณะนั้นตัวเก็บประจุยังไม่มีประจุอยู่เลขค่าความต้านทานรวมของวงจรจะต่ำมากคือมีแค่ความต้านทานแฝงในตัวเก็บประจุ (ESR) กับ R_s เท่านั้น

กระแสสูงสุดชั่วขณะ (I_{FRM}) เป็นกระแสสูงสุดขณะชาร์จตัวเก็บประจุฟิลเตอร์อีกครั้ง หลังจากคายประจุแก่โหลดซึ่งก็คือกระแสในช่วงเวลา t_1-t_2 ในรูปที่ 4.4 (ข) นั่นเอง การหาค่ากระแสสูงสุดชั่วขณะของไดโอดสามารถหาได้โดยใช้กราฟ

อัตราทนกระแสไบอัสตรง (I_{FM}) เป็นค่ากระแสสูงสุดที่ไดโอดทนได้โดยไม่พังเสียก่อน โดยทั่วไปควรมีค่ามากกว่า 1.5-2 เท่าของค่ากระแสปกติ ซึ่งค่ากระแสนี้สามารถหาได้เช่นกัน

อัตราทนแรงดันไบแอสกลับสูงสุด (PRV) หรือที่เรียกอีกชื่อว่า อัตราทนแรงดันย้อนกลับสูงสุด (PIV) เมื่อเราต่อ ไดโอดแบบบริดจ์จะมีแรงดันตกคร่อมไดโอด เมื่อไบแอสกลับเท่ากับแรงดันเอาต์พุทของวงจร แต่เมื่อต่อแบบเรกติไฟร์แบบทวิแรงดัน จะมีแรงดันไบแอสกลับเป็น 2 เท่าของแรงดันเอาต์พุท ไดโอดที่ใช้ควรมีค่า PRV ไม่ต่ำกว่าข้อกำหนดข้างต้น

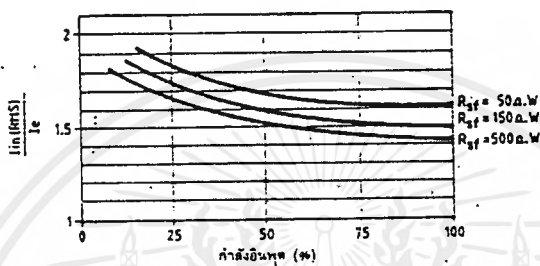
การเลือกตัวเก็บประจุฟิลเตอร์ที่อินพุท

ในทางปฏิบัติจะมีปัจจัยหลักอยู่ 5 ข้อที่ใช้ในการเลือกขนาดและค่าของตัวเก็บประจุคือ

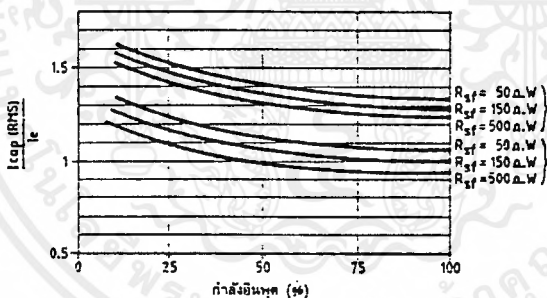
อัตราทนกระแสกระเพื่อม RMS กระแสกระเพื่อมนี้ขึ้นอยู่กับค่าของตัวเก็บประจุ R_s , โหลดและแรงดันอินพุทสามารถหาได้จากกราฟรูปที่ 3.6 อัตราส่วน $I_{cap(rms)}/I_c$ ในวงจรเรกติไฟร์แบบครึ่งคลื่นจะต่ำกว่าแบบบริดจ์ แต่กระแสไหลกระแสกระเพื่อมจะมีค่ามากกว่า

แรงดันกระเพื่อม ข้อกำหนดนี้จะใช้กำหนดค่าของตัวเก็บประจุอย่างต่ำในวงจร โดยทั่วไปในการออกแบบวงจรเรกติไฟร์และฟิลเตอร์จะกำหนดให้มีแรงดันกระเพื่อมได้ไม่เกิน 10% ของแรงดันไฟตรงที่เอาท์พุท แรงดันกระเพื่อมนี้มีค่าสูงขึ้นเมื่อโหลดใช้กระแสมาก

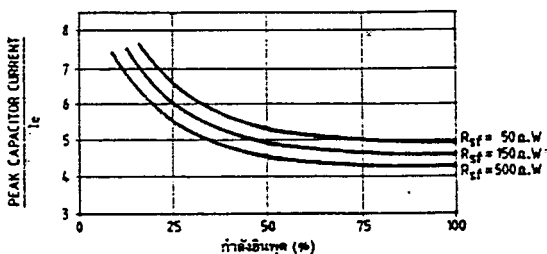
อัตราทวนแรงดัน ตัวเก็บประจุที่ใช้ควรมีแรงดันได้ไม่ต่ำกว่า 1.5 เท่าของแรงดันไฟตรงเอาท์พุท เช่น ที่แรงดันไฟตรง 300 โวลท์ ตัวเก็บประจุในกรณีเรกติไฟร์แบบบริดจ์จะต้องทนได้ 450 โวลท์เป็นอย่างต่ำ ส่วนในกรณีคือแบบทวิแรงดันอัตราทวนได้ก็ลดลงมาครึ่งหนึ่งคือ 225 โวลท์



รูปที่ 4.5 ลักษณะเส้นกราฟของกระแสอินพุท RMS ต่อกำลังอินพุทที่ R_{out} ต่าง ๆ กัน



รูปที่ 4.6 ลักษณะเส้นกราฟของกระแส RMS ที่ตัวเก็บประจุฟิลเตอร์ต่อกำลังอินพุทที่ R_{out} ต่าง ๆ กัน



รูปที่ 4.7 ลักษณะเส้นกราฟแสดงอัตราส่วนกระแสสูงสุดของตัวเก็บประจุกับกระแส

อินพุทประสิทธิผลต่อกำลังอินพุทที่ R_{out} ต่าง ๆ กัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงเวลาโฮลด์อ็อฟ เป็นระยะเวลาอย่างต่ำที่แหล่งจ่ายไฟจะยังคงรักษาระดับแรงดันเอาต์พุต ภายในขีดจำกัดของเอาต์พุตเรกูเลชันได้ เมื่ออินพุตหุดจ่ายหรือลดลงต่ำกว่าขีดจำกัดของอินพุตเรกูเลชันที่กำหนด ช่วงเวลาโฮลด์อ็อฟนี้จะขึ้นอยู่กับค่า C_e , โหลดและแรงดันที่ตกคร่อม C_e ขณะที่แรงดันอินพุตตกหรือหุดจ่ายไป

การหาค่าความจุของตัวเก็บประจุฟิลเตอร์

พิจารณาแรงดันเอาต์พุตที่ผ่านตัวเก็บประจุฟิลเตอร์คังรูปที่ 10 จะประกอบด้วยแรงดันไฟตรงเฉลี่ย (E_{AVE}) บวกมากับแรงดันกระเพื่อม (V_r) โดยที่ ($E_{O(max)}$) คือระดับแรงดันเอาต์พุตสูงสุดและ ($E_{O(min)}$) คือระดับแรงดันเอาต์พุตต่ำสุด

t_1 คือช่วงเวลาที่ตัวเก็บประจุคายประจุผ่านโหลด และ t_2 คือช่วงเวลาที่ตัวเก็บประจุทำการเก็บประจุใหม่อีกครั้ง

$t_1 =$ ระยะเวลาของคลื่นซายน์ที่ $90^\circ +$ ระยะเวลาของคลื่นซายน์ที่ θ

$t_2 =$ ระยะเวลาของคลื่นซายน์ที่ $90^\circ -$ ระยะเวลาของคลื่นซายน์ที่ θ

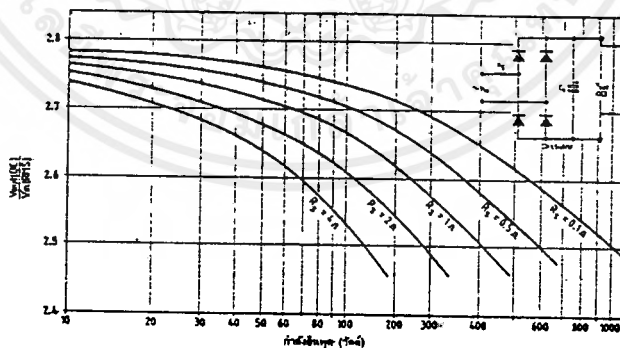
จากสูตร $E_{O(min)} = E_{O(max)} * \sin \theta$

ดังนั้น $\theta = \arcsin [E_{O(min)} / E_{O(max)}]$

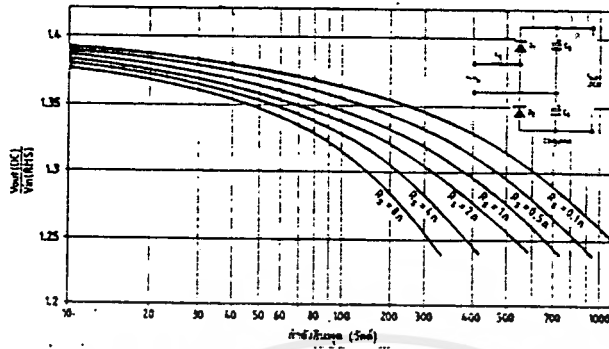
จากสูตร $C = Q/V$ และ $Q = I * t$ ดังนั้น

$$C = I_L * t_1 / V_r$$

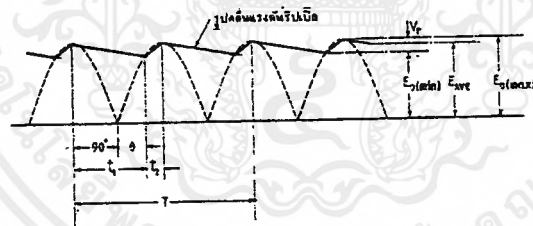
เมื่อ I_L คือกระแสไฟตรงที่ไหลผ่านโหลดและ V_r คือแรงดันกระเพื่อมที่ยอมรับได้ปกติ จะไม่เกิน 10% ของแรงดันไฟตรงเอาต์พุต



รูปที่ 4.8 ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุตที่ R_s ต่าง ๆ กัน คิววงจรเรกติไฟร์แบบเต็มคลื่น (โดยที่ C_e จะต้องมีค่าไม่ต่ำกว่า 1.5 ไมโครฟาร์ด/วัตต์)



รูปที่ 4.9 ลักษณะเส้นกราฟของอัตราส่วนแรงดันไฟตรงเอาต์พุตต่อแรงดันอินพุต RMS กับกำลังอินพุตที่ R_s ต่าง ๆ กันด้วยวงจรเรกติไฟร์แบบทวิแรงดัน (โดยที่ C5 และ C6 จะต้องมีค่าไม่ต่ำกว่า 3 ไมโครฟารัด/วัตต์)

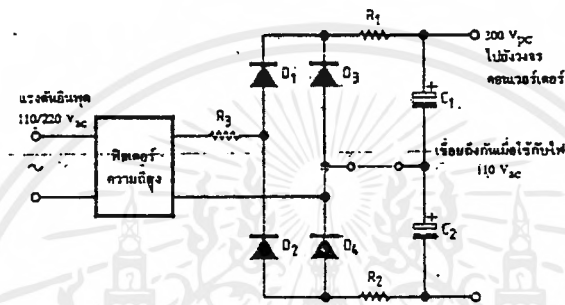


รูปที่ 4.10 แสดงตัวแปรต่าง ๆ ของแรงดันเอาต์พุตจากวงจรเรกติไฟร์ที่ผ่านตัวเก็บประจุฟิลเตอร์แล้ว

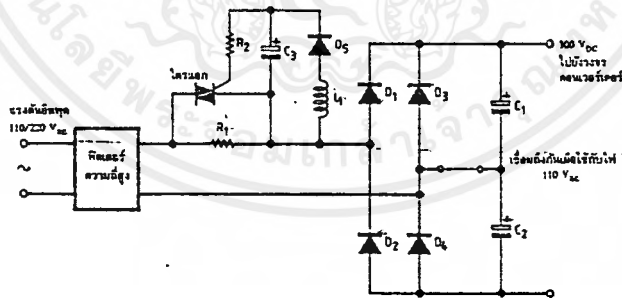
4.4 การจำกัดกระแสกระชาก

ในตัวเก็บประจุที่ไม่มีประจุอยู่เลย ทางทฤษฎีจะถือว่ามีค่าความต้านทานเป็นศูนย์เมื่อตอนเริ่มเก็บประจุ แต่ในทางปฏิบัติจะมีค่าความต้านทานแฝง ESR อยู่เล็กน้อย เมื่อเริ่มจ่ายไฟสลับที่อินพุตก็จะมีกระแสไหลผ่านไดโอดและตัวเก็บประจุอย่างมากมาในช่วงเวลาเริ่มต้น

ด้วยเหตุนี้จึงต้องหาทางจำกัดกระแสกระชากนี้ เพื่อไม่ให้อุปกรณ์ในวงจรอย่างไดโอดหรือฟิวส์พังเสียหาย มีอยู่ 3 วิธีที่นิยมใช้กันคือ แบบใช้ตัวต้านทานต่อแบบอนุกรม , แบบใช้เทอร์มิสเตอร์ชนิด NTC และวงจรจำกัดกระแส



รูปที่ 4.11 วงจรจำกัดกระแสกระชากด้วยตัวต้านทานอนุกรม



รูปที่ 4.12 วงจรจำกัดกระแสด้วยตัวต้านทานอนุกรมแบบใช้ไดโอดควบคุมการจำกัดกระแส

แบบใช้ตัวด้านทานต่ออนุกรม ในการใช้งานที่กำลังต่ำอาจใช้ตัวด้านทานต่ออนุกรม ดังรูปที่ 4.11 ก็ได้ การใช้ตัวด้านทานในการลดกระแสกระชากจะมีข้อดีคือ ลดความเค้นทางไฟฟ้าให้ไดโอด, ตัวเก็บประจุและอุปกรณ์กรองสัญญาณรบกวน แต่ก็มีผลทำให้เกิดการสูญเสียกำลังเพิ่มขึ้น ประสิทธิภาพโดยรวมของวงจรจึงลดลงและแรงดันเอาต์พุตจะลดลงด้วย เมื่อเวลาทำงานปกติ ตัวด้านทานที่ใช้จะต้องทนทานต่อความเค้นจากแรงดันและกระแสที่มีค่าสูง ปกติมักจะใช้ตัวด้านทานแบบไวร์วาวด์

ในรูปที่ 4.11 แสดงตำแหน่งการติดตั้งตัวด้านทานอนุกรมอาจจะเป็นตำแหน่ง R1 และ R2 และ R3

แบบใช้เทอร์มิสเตอร์ชนิด NTC สามารถใช้แทน R1,R2และR3 ในรูปที่ 4.11 ได้เลย มักจะใช้งานที่กำลังไม่สูงนัก ค่าความต้านทานของ NTC จะมีค่าสูงเมื่อเริ่มเปิดสวิตช์จ่ายไฟเข้าเครื่อง เมื่อกระแสไหลผ่าน NTC แล้วจะทำให้ตัวมันเริ่มร้อนขึ้น ความต้านทานก็จะลดลงที่การทำงานสถานะปกติ ซึ่งทำให้ลดการสูญเสียได้มาก มีประสิทธิภาพดีขึ้นแต่มีข้อเสียคือ เมื่อปิดสวิตช์ของแหล่งจ่ายไฟแล้วเปิดอีกครั้งในเวลาใกล้กัน NTC จะยังร้อนอยู่ จึงไม่สามารถจะจำกัดกระแสกระชากได้ และอาจทำให้อุปกรณ์เสียหายได้

แบบใช้วงจรจำกัดกระแส หรือจะเรียกว่าแบบใช้ไดโอดแยกก็ได้ มักจะใช้ในงานกำลังสูง ๆ ในรูปที่ 4.12 แสดงวงจรจำกัดกระแสกระชากแบบแยกที่ฟ หลักการทำงานคือเมื่อเริ่มเปิดสวิตช์จ่ายไฟ C1 และ C2 จะเก็บประจุผ่าน R1 ซึ่งมีค่าสูง เป็นการจำกัดกระแสกระชากตัวเก็บประจุ C3 จะเริ่มเก็บประจุหลังจากที่เปิดสวิตช์ไปได้สักครู่ จนมีระดับแรงดันพอจะทรigger ไดโอดแยกได้ เมื่อไดโอดนำกระแสก็จะตัดวงจร R1 เพื่อเลิกการจำกัดกระแส

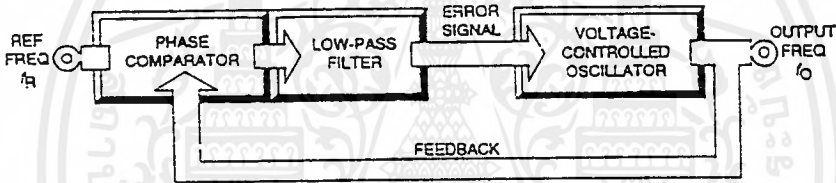
บทที่ 5

เฟสล็อกคูลูป

ลักษณะของเฟสล็อกคูลูป

จะมีการเปลี่ยนความถี่และเฟสของวงจรรอสซิชิลเลเตอร์ตามสัญญาณอินพุตอ้างอิงที่เข้ามา โดยมีวงจรถอร์ไวแบบอิเล็กทรอนิกส์คอยเลือกและปรับความถี่ให้ตรงกัน รวมทั้งจะมีการกรองความถี่โดยไม่ใช่คอยล์หรือตัวเหนี่ยวนำแต่อย่างใด ทำให้วงจรมีขนาดเล็ก

สำหรับรูปที่ 5.1 เป็นบล็อกไดอะแกรมเบื้องต้นของเฟสล็อกคูลูป (Phase Locked Loop; PLL) ซึ่งประกอบด้วยส่วนเปรียบเทียบเฟส (phase comparator หรือ phase detector) วงจรรองความถี่ต่อผ่าน (LPF) และวงจรรอสซิชิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (VCO) PLL สามารถนำไปใช้แยกสัญญาณเสียงในจูนเนอร์ FM นำไปใช้สังเคราะห์ความถี่หรือใช้ในการลดครรหส์สัญญาณเสียงได้



รูปที่ 5.1 วงจรเฟสล็อกคูลูป (PLL)

5.1 หลักการทำงานของเฟสล็อกคูลูป

หลักการในการทำงานของ PLL จะเริ่มจากส่วนเปรียบเทียบเฟสนำความถี่ (f_o) จากวงจรรอสซิชิลเลเตอร์ภายในมาเปรียบเทียบกับความถี่อินพุต (f_r) ถ้าเกิดความแตกต่างทางเฟสของสัญญาณทั้งสอง เนื่องจากความถี่ไม่ตรงกัน จะเกิดแรงดันผิดพลาดออกมา

แรงดันนี้จะผ่านวงจร LPF แล้วป้อนให้กับ VCO เพื่อทำการปรับความถี่ให้ตรงกันเมื่อ f_o และ f_r ตรงกันแล้ว ความแตกต่างทางเฟสจะมีค่าเป็นศูนย์ ซึ่งเรียกสภาวะนี้ว่าเกิดการล็อกความถี่

ถ้าความถี่จาก VCO ลดลงต่ำมาก ทางเอาต์พุตของวงจรเปรียบเทียบเฟสจะเกิดแรงดันเป็นบวกขึ้นแล้วผ่านวงจร LPF มาควบคุมให้ VCO เพิ่มความถี่ให้สูงขึ้นจนเท่ากับความถี่เข้ามาและทำนองเดียวกัน ถ้าความถี่ของ VCO สูงกว่าความถี่อ้างอิงที่เข้ามา แรงดันทางเอาต์พุตของวงจรเปรียบเทียบเฟสจะลดต่ำลงเพื่อปรับความถี่ของ VCO ให้ต่ำลง จนเกิดการล็อกความถี่อีกครั้งหนึ่ง

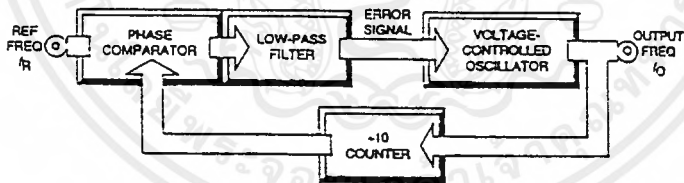
วงจร LPF ของเฟสล็อกคูล์ปนับว่าเป็นส่วนที่สำคัญ เนื่องจากจะต้องทำแรงดันเอาท์พุท จากส่วนเปรียบเทียบเฟสให้เป็นแรงดันไฟตรงควบคุมที่ราบเรียบ เพื่อเวลาคงตัวของวงจรที่แน่นอน

เพราะเฟสล็อกคูล์ปจะไม่สามารถล็อกความถี่ได้โดยทันที จากคุณสมบัติที่ความถี่ทางเอาท์พุท ของวงจรจะเท่ากับความถี่อินพุทเมื่อเกิดการล็อกความถี่ ทำให้เราสามารถสร้างความถี่บริสุทธิ์ได้จากความถี่อินพุทที่มีสัญญาณรบกวนปนอยู่

5.1.1 การทวีความถี่

บล็อกไดอะแกรมพื้นฐานของ PLL ในรูปที่ 5.1 นั้น ความถี่ทางเอาท์พุทจะเท่ากับความถี่อินพุท เมื่อวงจรเกิดการล็อกความถี่และจะมีค่าคงที่อยู่อย่างนั้น แต่สำหรับในรูปที่ 5.2 เราจะดัดแปลงให้ความถี่เอาท์พุทสูงกว่าความถี่อินพุท ซึ่งเรียกววงจรลักษณะนี้ว่า วงจรทวีความถี่ (frequency multiplier)

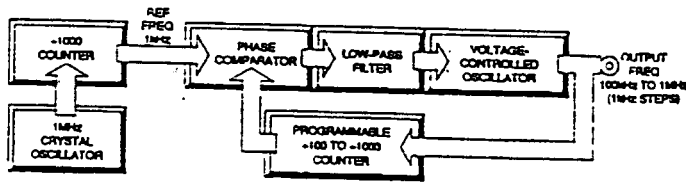
จากบล็อกไดอะแกรมในรูปที่ 5.2 จะมีการเพิ่มวงจรนับแบบหาร 10 เข้าไปในส่วนของการป้อนกลับระหว่างเอาท์พุทของ VCO กับอินพุทของส่วนเปรียบเทียบเฟส ซึ่งทำให้ส่วนเปรียบเทียบเฟสมองว่าความถี่เอาท์พุทมีค่าลดลง ดังนั้นจึงบังคับให้ VCO เพิ่มความถี่ให้สูงขึ้น ผลก็คือจะได้ความถี่เอาท์พุท (f_o) สูงกว่าความถี่อินพุท (f_r) ตามรูปที่ 5.2 นั้นเรียกว่าเป็นวงจรทวีความถี่ขนาด $10\times$ นอกจากนี้แล้ว เรายังสามารถดัดแปลงเป็นวงจรทวีความถี่ขนาดใด ๆ ก็ได้ โดยเปลี่ยนค่าการหารของวงจรรับในส่วนของการป้อนกลับ



รูปที่ 5.2 วงจรทวีความถี่ใช้ PLL

5.1.2 การสังเคราะห์ความถี่

การใช้งาน PLL ที่นิยมอย่างหนึ่งคือ นำมาสร้างเป็นวงจรสังเคราะห์ความถี่ชนิดโปรแกรมได้ (programmable frequency synthesizer) ดังบล็อกไดอะแกรมรูปที่ 5.3 ความถี่อินพุทที่เข้ามายังส่วนเปรียบเทียบเฟสจะถูกกำหนดไว้ที่ 1 kHz โดยสร้างมาจากการหาร 1000 ของความถี่ 1 MHz จากวงจรออสซิลเลเตอร์ใช้คริสตอล

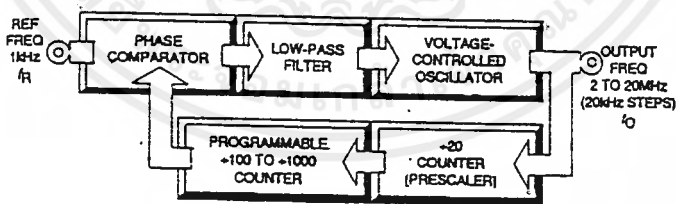


รูปที่ 5.3 การสังเคราะห์ความถี่โดยใช้ PLL

ในส่วนของการป้อนกลับจะมีวงจรหารชนิดโปรแกรมได้ตั้งแต่ 100 ถึง 1000 ประกอบอยู่ด้วย เพื่อกำหนดความถี่เอาต์พุตที่ต้องการ สำหรับรูปที่ 5.3 นั้นเหมาะสำหรับการสังเคราะห์ความถี่ในช่วง 100 KHz ถึง 1 MHz โดยเปลี่ยนความถี่ได้ทีละ 1 KHz ซึ่ง VCO ที่ใช้ในวงจรจะต้องสามารถเปลี่ยนความถี่ได้ในอัตรา 10 ถึง 1 เพื่อให้ครอบคลุมความถี่ตามต้องการ หรือถ้าใช้ความถี่สูงกว่านี้อัตราการเปลี่ยนความถี่ก็จะเพิ่มขึ้นทีละ 1 KHz จากความถี่อ้างอิงที่เข้ามาเช่นเดียวกัน

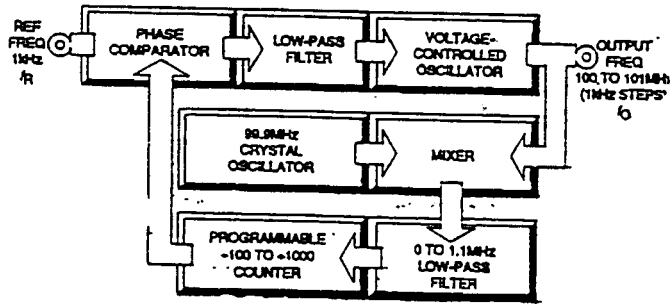
5.1.3 การสังเคราะห์ความถี่สูง

วงจรหารความถี่แบบโปรแกรมได้นั้น นับว่าเป็นส่วนที่สำคัญของการสังเคราะห์ความถี่ตามรูปที่ 5.3 จะสามารถใช้งานได้กับความถี่ไม่ก็เมกกะเฮิรต์ แต่เราสามารถดัดแปลงในส่วนของการป้อนกลับได้ใหม่ดังรูปที่ 5.4 ถึงรูปที่ 5.6 ซึ่งจะมีลักษณะคล้าย ๆ กัน



รูปที่ 5.4 การสังเคราะห์ความถี่ของ PLL ใช้ปริ-สเกลเลอร์

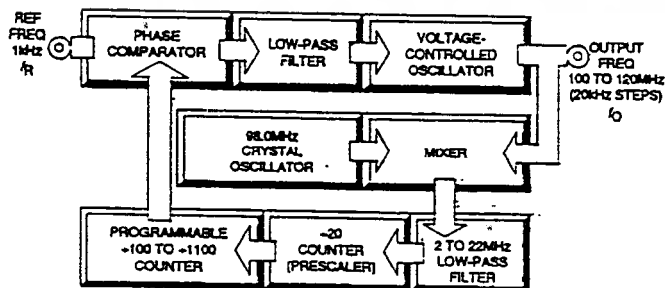
ในรูปที่ 5.4 ส่วนของการป้อนกลับจะมีการใช้ปริ-สเกลเลอร์มาต่ออยู่ระหว่างเอาต์พุตของ VCO กับอินพุตของวงจรหารความถี่แบบโปรแกรมได้ ตัวของปริ-สเกลเลอร์จะทำการหารความถี่ที่ป้อนกลับเข้ามาก่อนด้วยอัตราคงที่ x ด้วยเหตุนี้ตัวของ VCO ก็จะทำงานความถี่สูงขึ้นไปอีก x เท่าของวงจรหาร ตัวอย่างเช่น ปริ-สเกลเลอร์มีอัตราการหาร $20x$ การสังเคราะห์ความถี่จะทำได้ 2 ถึง 20 MHz แบ่งการเปลี่ยนความถี่ได้ 900 ขั้น แต่ละขั้นจะเปลี่ยนความถี่ได้ตามอัตราส่วนของปริ-สเกลเลอร์ตามตัวอย่างนี้จะมีค่า $20 * 1\text{K} = 20\text{ KHz}$



รูปที่ 5.5 การสังเคราะห์ความถี่สูงชนิดใช้มิกเซอร์ของ PLL

สำหรับรูปที่ 5.5 จะเพิ่มเทคนิคการผสมความถี่เข้ามาอีกเพื่อสร้างความถี่ในช่วง 100-101 MHz แบ่งเป็น 1000 ชั้น ชั้นละ 1 KHz ความถี่ที่ออกมาจาก VCO จะถูกนำมารวมกับความถี่ 99.9 MHz จากคริสตออสซิลเลเตอร์ เพื่อให้ได้ความถี่ผลต่างในช่วง 100 KHz ถึง 1.1 MHz จากนั้นจึงนำไปเข้า PLL โดยผ่านวงจรหารความถี่ ด้วยวิธีนี้เราจะได้ VCO ที่มีขั้นการเปลี่ยนความถี่ตามค่าของ n แต่จะมีข้อเสียที่การเปลี่ยนความถี่ไม่สามารถทำได้มากนัก (ความถี่ของ VCO) เพียงไม่กี่เมกะเฮิร์ตเท่านั้น

รูปที่ 5.6 จะเป็นการรวมกันระหว่างการใช้มิกเซอร์และการใช้ปริ-สเกลเลอร์ เพื่อสร้างเป็นวงจรสังเคราะห์ความถี่สูงแบบผ่านกว้าง ซึ่งสามารถกำเนิดความถี่ได้ตั้งแต่ 100 ถึง 120 MHz แบ่งการเปลี่ยนความถี่ได้ 1000 ชั้น ชั้นละ 100 ถึง 120 MHz แบ่งการเปลี่ยนความถี่ได้ 1000 ชั้น ชั้นละ 20 KHz ความถี่จากเอาต์พุตจาก VCO จะถูกนำมารวมกับความถี่ 98 MHz จากคริสตออสซิลเลเตอร์ จากนั้นจะนำไปผ่านวงจร LPF เพื่อให้ได้ความถี่เอาต์พุตในช่วง 2 ถึง 22 MHz ไปเข้าปริ-สเกลเลอร์หารด้วยอัตรา 20 จนได้ความถี่ 100 KHz ถึง 1.1 MHz ป้อนให้กับ PLL ผ่านวงจรหารชนิดโปรแกรมได้ ซึ่งวงจรสังเคราะห์ความถี่ที่ใช่วิธีนี้จะให้ประสิทธิภาพที่ดีมาก



รูปที่ 5.6 การสังเคราะห์ความถี่สูงแบบผ่านความถี่กว้างใช้ PLL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การทำงานของ VCO

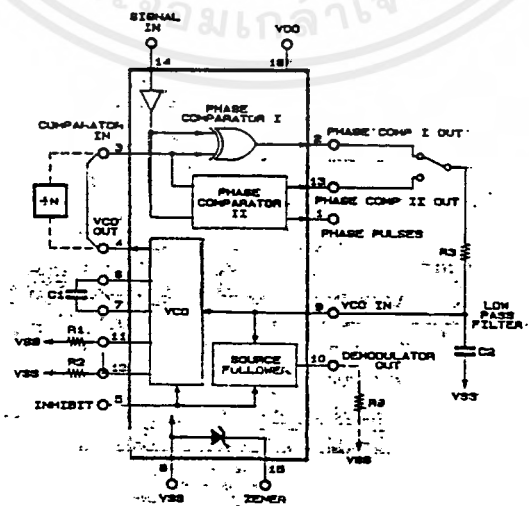
วงจรรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน VCO ใน PLL สังเคราะห์ความถี่สูงจะมีข้อจำกัดเรื่องการเปลี่ยนย่านความถี่เนื่องจากใช้ตัวเก็บประจุที่เปลี่ยนค่าได้ควบคุมความถี่ของออสซิลเลเตอร์ที่ใช้ทรานซิสเตอร์ แต่ถ้าเป็น VCO ของการสังเคราะห์ความถี่ต่ำจะสามารถเปลี่ยนความถี่ได้กว้าง ซึ่งสามารถใช้ออสซิลเลเตอร์จากซิมอสหรือไบโพลาร์ไอซีก็ได้

ไอซีที่ใช้สำหรับ PLL จะมี VCO ย่านความถี่กว้างบรรจุอยู่ภายใน เบอร์ที่นิยมใช้กันมากเป็นแบบซิมอสของ Harris เบอร์ CD 4046 B ซึ่งต่อมาบริษัทต่าง ๆ เช่น Motorola, NS, Philips, SGS-Thomson ได้ปรับปรุงโดยใช้เทคโนโลยีของซิมอสแบบ HC และ HCT

ไอซี PLL เบอร์ 4046 B

รูปที่ 5.7 เป็นบล็อกไดอะแกรมและส่วนประกอบภายนอกของไอซีเบอร์นี้ ภายในจะประกอบด้วยวงจรผลิตความถี่ควบคุมด้วยแรงดันแบบลิเนียร์กำลังต่ำ (low power, linear VCO), แหล่งจ่ายตาม (Source follower), ซิเนอร์โคไดค และวงจรเปรียบเทียบเฟส 2 วงจร ซึ่งใช้สัญญาณอินพุตเดียวกัน และมีอินพุตต่อร่วมกันอยู่ ถ้าสัญญาณอินพุตมีขนาดมากพอก็สามารถป้อนเข้ามาได้โดยตรง แต่ถ้ามีขนาดเล็กจะต้องทำการขยายเสียก่อนแล้วคัปปลิงผ่านตัวเก็บประจุมาเข้าวงจร

ส่วนเปรียบเทียบเฟสวงจรที่ 5.1 จะใช้เอ็กซคลูซีฟออร์เกต (exclusive OR gate) ซึ่งเอาท์พุทจากส่วนนี้จะเป็นสัญญาณดิจิทัล (ที่จุด PHASE COMP I OUT ขา 2) ซึ่งมีการเลื่อนเฟสไป 90° ที่ความถี่กลางของ VCO ระหว่างสัญญาณอินพุตและสัญญาณเปรียบเทียบ (ซึ่งสัญญาณทั้งคู่มีควิตซ์ไซเคิล 50%) วงจรก็จะล็อคความถี่ได้ตั้งแต่เมื่อความถี่ของสัญญาณอินพุตเริ่มเข้าใกล้ฮาร์โมนิคของความถี่กึ่งกลางของ VCO การกำจัดสัญญาณรบกวนของวงจรถ้าจะให้ผลดีมาก เมื่ออินพุตที่ขา 3 และขา 14 เป็นคลื่นสี่เหลี่ยมแต่จะให้ช่วงการจับความถี่ (capture range) ที่แคบ



รูปที่ 5.7 บล็อกไดอะแกรมและส่วนประกอบภายนอกของไอซี CD 4046 B

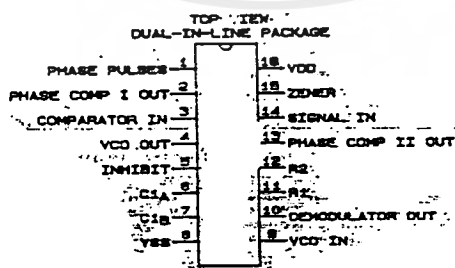
ส่วนเปรียบเทียบเฟสวงจรถี 5.2 มีหน่วยความจำดิจิทัลใช้การทริกที่ขอบขาของ สัญญาณซึ่งเอาท์พุทที่ได้จากการตรวจจับจะเป็นสัญญาณดิจิทัล (ที่ PHASE COMP II OUT ขา 13) และมีสัญญาณที่แสดงการลือกความถี่ของวงจรรอกมาด้วยลักษณะเป็นพัลส์ (phase pulse) ระหว่างสัญญาณอินพุทและสัญญาณที่ขาเข้าส่วนเปรียบเทียบเฟส ค่าเฟสชิฟจะเป็น 0° ทำให้ใช้ กับสัญญาณธรรมดาหรือคลื่นที่มีลักษณะไม่สามารถได้ที่ขา 3 และขา 14 ดังนั้นจึงมีช่วงการจับ ความถี่ที่กว้าง แต่ให้การกำจัดสัญญาณรบกวนที่ไม่ค่อยดี

สัญญาณจาก VCO (ที่จุด VCO OUT) จะมีความถี่ตามแรงดันที่ขา 9 (VCO IN) และตัว เก็บประจุระหว่างขา 6 และ 7 (C1 A และ C1 B ตามลำดับ) และตัวต้านทาน R1 , R2 ที่ขา 11 และ 12 สำหรับตัวต้านทาน R2 เป็นตัวกำหนดความถี่ทำงานต่ำสุด เอาท์พุทที่ได้จาก VCO ขา 4 (VCO OUT) จะเป็นคลื่นสี่เหลี่ยมที่สมมาตรกัน

แหล่งจ่ายตามซึ่งเป็นเอาท์พุทของ VCO IN (DEMODULATOR OUT) จะทำงานร่วมกับ ตัวต้านทานภายนอกซึ่งมีค่า 10 กิโลโอห์มหรือมากกว่า เมื่อมีค่ามากที่ INHIBIT อินพุทจะตัด วงจร VCO และแหล่งจ่ายตามออกเพื่อให้มีการกินกำลังน้อยที่สุด ซีเนอร์ไดโอดระหว่าง ขา 8 (Vss) และขา 15 (ZENER) มีค่า 5.6 โวลท์ สามารถนำมาใช้เป็นแรงกั้นได้ถ้าต้องการ

ขา 9 จะมีอินพุทอิมพีแดนซ์ที่สูงมาก ๆ ทำให้สามารถต่อกับแหล่งจ่ายที่มีอิมพีแดนซ์สูง ได้ สำหรับแหล่งจ่ายตามภายในนั้นจะให้เอาท์พุทแก่ภายนอกตามแรงดันที่ขา 9 โดยมีขา 5 (inhibit) คอยควบคุมการทำงานทั้ง VCO และแหล่งจ่ายตาม

รูปที่ 5.8 แสดงรายละเอียดของขาต่าง ๆ ทั้ง 16 ขา ของ CD 4046 B ในตัวถังแบบ dual in line ซึ่งตัวไอซีสามารถทำงานได้กับแรงดันช่วง 3-18 โวลท์ (VDD) มีกำลังสูญเสียประมาณ 70 ไมโครวัตต์ VCO ภายในกำหนดความถี่ไว้ที่ประมาณ 1.3 MHz สามารถทำงานกับความถี่สูงสุด ได้ 1.6 MHz



รูปที่ 5.8 ตำแหน่งขาของ CD 4046 B แบบตัวถัง dual in line

453244

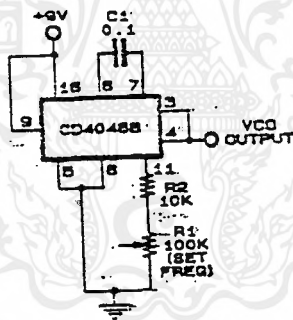
5.3 การประยุกต์ใช้งานของ VCO

รูปที่ 5.9 ถึงรูปที่ 17 จะแสดงการใช้งานวงจรรอสซิติลเลเตอร์ควบคุมด้วยแรงดันภายใน ไอซี CD 4046 B ในแบบต่าง ๆ สำหรับรูปที่ 5.9 ขา 9 จะถูกต่อกับไฟเลี้ยง ดังนั้นจึงได้เป็นวงจรถ่ายกำเนิดคลื่นสี่เหลี่ยมเบื้องต้น สามารถปรับความถี่ได้ในช่วง 10 ถึง 1 โดยตัวต้านทานปรับค่าได้ R1

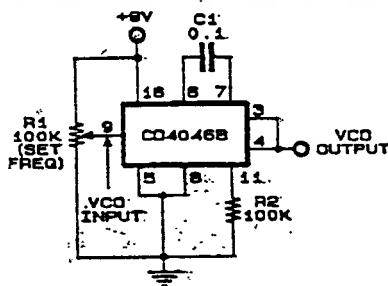
ที่ขา 4 จะถูกต่อโดยตรงกับขา 3 (COMPARATOR IN) ถ้าลอบขา 3 ไว้ ส่วนเปรียบเทียบกับเฟสจะอสซิติลเลทโดยตัวเองมีความถี่ประมาณ 20 MHz ทำให้เอาท์พุทของ VCO มีความถี่ที่สูงมาก ๆ

รูปที่ 5.10 แสดงการต่อ ไอซี CD 4046 B เป็น VCO ย่านความถี่กว้าง ตัวต้านทาน R2 และตัวเก็บประจุ C1 จะกำหนดความถี่สูงสุดของวงจรถ่าย โดยตัวต้านทานปรับค่าได้ R1 เป็นตัวปรับแรงดันที่ขา 9 ซึ่งจะสามารถปรับความถี่ลงได้เกือบศูนย์ เมื่อไม่มีแรงดันที่ขา 9 เลข

การควบคุมแรงดันที่ขา 9 อาจไม่สมบูรณ์เนื่องจากมีแรงดันค้างอยู่ประมาณ 1 โวลต์ หรือไม่มีค่าต่ำกว่าไฟเลี้ยงอยู่ 1 โวลต์ไม่ต่ำสุดถึงศูนย์โวลต์หรือไม่สูงสุดถึงไฟเลี้ยง เนื่องจากช่วงตาย (dead) ของตัวต้านทานปรับค่าได้เมื่อปรับจนสุดแล้ว



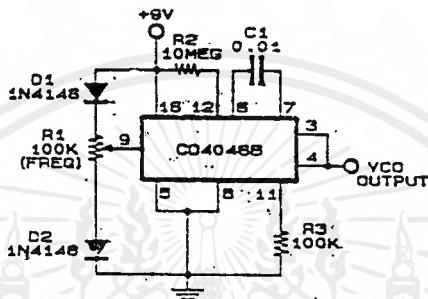
รูปที่ 5.9 วงจรกำเนิดคลื่นสี่เหลี่ยมความถี่ 200 Hz ถึง 2 KHz



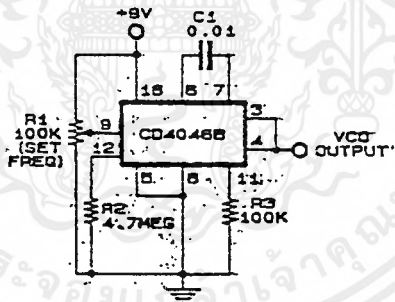
รูปที่ 5.10 VCO แบบย่านกว้างปรับความถี่ได้ตั้งแต่เกือบศูนย์ จนถึง 1.4 KHz

ในรูปที่ 5.11 จะแสดงการแก้ปัญหาช่วงตายของตัวต้านทานปรับค่าได้ R1 โดยใช้ซิลิกอนไดโอดต่ออนุกรมทั้ง 2 ด้านของ R1 (D1 และ D2) และต่อตัวต้านทาน 10 เมกะโอห์มระหว่างขา 12 กับขา 16 (V_{dd}) ทำให้สามารถปรับความถี่จนถึงศูนย์ เนื่องจากทางเอาต์พุตของ VCO จะอยู่ในสถานะลอจิก 0 หรือ 1 เท่านั้น

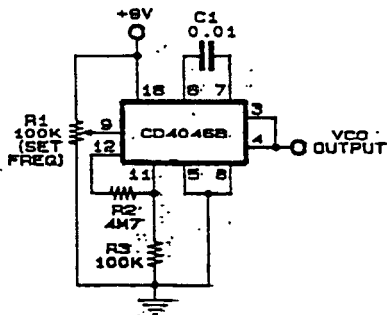
รูปที่ 5.12 แสดงการต่อขา 2 เข้ากับขา 8 เพื่อกำหนดความถี่ต่ำสุดของ VCO จากค่าของ R2 และ C1 ส่วนความถี่สูงสุดถูกกำหนดโดย C1 และค่าของ R2 กับ R3 ขนานกันตัวต้านทานปรับค่าได้ R1 จะสามารถปรับความถี่ได้ในช่วง 60 Hz ถึง 1.4 KHz



รูปที่ 5.11 VCO แบบย่านกว้างที่ปรับความถี่ได้จนถึงศูนย์



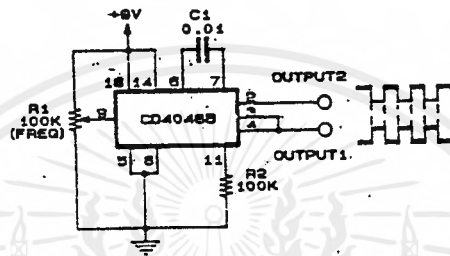
รูปที่ 5.12 VCO แบบจำกัดย่านความถี่ตั้งแต่ 60 Hz ถึง 1.4 KHz ปรับความถี่ด้วย R1



รูปที่ 5.13 VCO แบบจำกัดย่านความถี่อีกแบบหนึ่ง

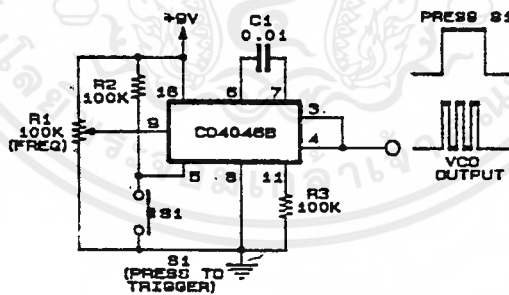
รูปที่ 5.13 แสดง VCO ที่จำกัดความถี่อีกแบบหนึ่ง ความถี่สูงสุดถูกกำหนดโดย R2 และ C1 ส่วนความถี่ต่ำสุดกำหนดโดย C1 และ R2 กับ R3 การเลือกค่า R2 และ R3 ที่เหมาะสมจะขึ้นอยู่กับช่วงการปรับความถี่จาก 1 ถึง 1 จน โกล์ อินฟินิตี้

เราสามารถใช้ VCO เป็นตัวกำหนดคลื่นสี่เหลี่ยมแบบคู่ที่มีเฟสต่างกัน 180° ได้โดยต่อเอาท์พุทของ VCO เข้ากับอินพุทของส่วนเปรียบเทียบกับเฟส และให้ขา 14 (SIHANL IN) มีค่าเป็น 1 ก็จะได้สัญญาณที่ต่างเฟสไป 180° ออกมาที่ขา 2 ดังแสดงในรูปที่ 5.14 ซึ่งวงจรนี้เป็นการใช้ประโยชน์จากเอ็กซ์คลูซีฟออร์เกทภายในตัว ไอซี

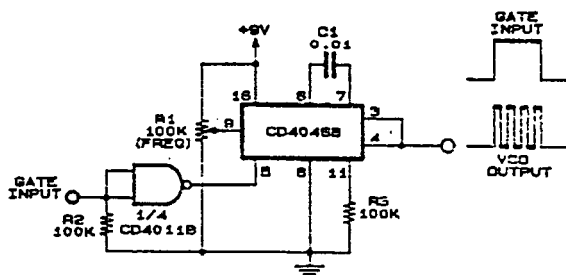


รูปที่ 5.14 VCO แบบย่านกว้าง 2 เฟส

สำหรับรูปที่ 5.15 จะมีการหยุดการทำงานของ VCO ภายในไอซี CD 4046 B ไว้โดยต่อขา 5 ให้เป็นลอจิก 1 ซึ่งทำให้ควบคุมการปิด-เปิด เกทจากสัญญาณภายนอก โดยควบคุมด้วยมือได้โดยการกดสวิตช์ S1 ต่อขา 5 ลงกราวด์

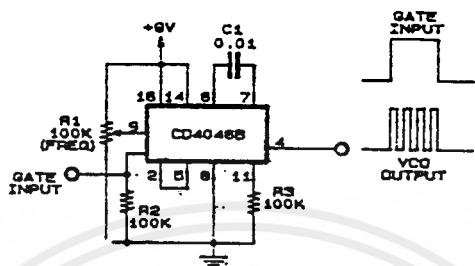


รูปที่ 5.15 VCO แบบย่านกว้างควบคุมการทำงานด้วยมือ



รูปที่ 5.16 VCO ย่านความถี่กว้างใช้อิเล็กทรอนิกส์ควบคุมเกท

รูปที่ 5.16 แสดงการใช้เกตแบบอิเล็กทรอนิกส์ โดยเพิ่มอินเวอร์เตอร์ภายนอกใช้ไอซี CD 4011 B ซึ่งเป็นชิปอสแนมเกต แต่ถ้าไม่ต้องการสัญญาณที่ต่างเฟสกัน 2 สัญญาณแล้วละก็ สามารถใช้วงจรรูปที่ 5.17 ได้โดยใช้เอ็กซ์คลูซีฟออร์เกตของส่วนประกอบเฟสเป็นตัวควบคุมเกต ซึ่งถ้าใช้วงจรนี้จะไม่ต่อขาเข้ากับขา 3



รูปที่ 5.17 VCO ข่านความถี่กว้างใช้อิเล็กทรอนิกส์ควบคุมเกต ใช้เอ็กซ์คลูซีฟออร์เกตของส่วนประกอบเฟสภายในตัวไอซี

บทที่ 6

หลักการเบื้องต้นของวงจรกรองความถี่

วงจรกรองความถี่ (Filter) คือวงจรที่ใช้ในการจัดรูปขององค์ประกอบทางความถี่ (frequency spectrum) ของสัญญาณไฟฟ้า วงจรกรองความถี่เป็นโครงข่ายที่จำเป็นของระบบสื่อสารและระบบควบคุม

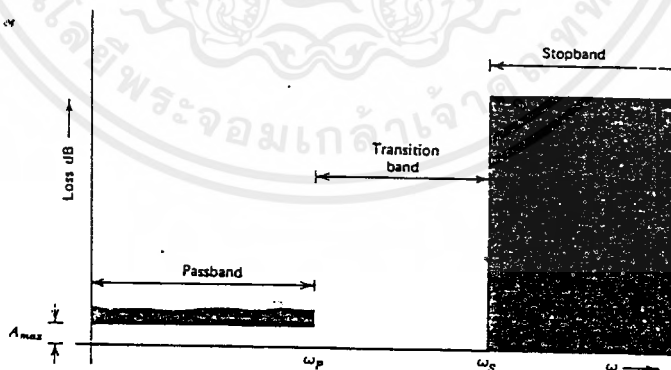
วงจรกรองความถี่สามารถแบ่งตามคุณสมบัติในการทำงานได้เป็น 6 แบบคือ Low pass, High pass, Band pass, Band Reject, Amplitude equalizers และ delay equalizers ในบทนี้จะได้อธิบายคุณสมบัติพื้นฐานของวงจรกรองความถี่แบบต่างๆ

6.1 วงจรกรองความถี่ต่ำผ่าน (Low pass filters) : LPF

วงจรกรองความถี่ต่ำผ่านจะยอมให้สัญญาณที่มีความถี่ต่ำผ่านออกไป โดยมีการสูญเสียเพียงเล็กน้อย และจะลดทอนสัญญาณที่มีความถี่สูง

พารามิเตอร์ที่สำคัญที่สุดในการพิจารณาออกแบบวงจรกรองความถี่ จะถูกกำหนดมาจากคุณสมบัติของระบบที่เราต้องการ พารามิเตอร์หรือคุณสมบัติที่สำคัญที่สุดในการออกแบบวงจรความถี่คือ

แถบความถี่ที่ยอมให้สัญญาณผ่าน (Pass band Frequencies) : ω_p สัญญาณที่มีความถี่ในช่วงของแถบที่ยอมให้สัญญาณผ่าน จะต้องมีการสูญเสียไม่เกินค่าสูงสุดที่จะยินยอม : A_{max} ω_p และ A_{max} ของวงจรกรองความถี่ต่ำผ่านแสดงดังในรูปที่ 6.1



รูปที่ 6.1

แถบความถี่ที่หยุดสัญญาณ (Stop band Frequencies): ω_s สัญญาณที่มีความถี่ในแถบหยุดหรือก้ำจืดหรือลดทอนนี้ จะต้องมีการสูญเสียอย่างน้อยที่สุดเท่ากับ A_{min} ω_s และ A_{min} ของ LPF แสดงดังในรูปที่ 6.1

แถบความถี่ระหว่าง ω_p และ ω_s เรียกว่า Transition Band และในการพิจารณาออกแบบวงจรกรองความถี่ บ่อยครั้งการใช้ค่าฟังก์ชันของการสูญเสีย (Loss Function) จะทำให้มีความเข้าใจได้ดีกว่า ฟังก์ชันของการสูญเสียคือส่วนกลับของฟังก์ชันของการสูญเสียคือส่วนกลับของฟังก์ชันของการขยาย หรือ

$$\text{Gain} = \frac{V_o(s)}{V_{in}(s)} = \text{Forward Transfer Function} \quad (6.1 ก)$$

$$\text{Loss} = \frac{V_{in}(s)}{V_o(s)} = \text{Reverse Transfer Function} \quad (6.1 ข)$$

และ $\text{Loss} = 1/\text{Gain} \quad (6.1 ค)$

สำหรับวงจรกรองความถี่ต่ำผ่าน แถบความถี่ที่ยอมให้สัญญาณผ่าน คือ ความถี่ตั้งแต่ 0 Hz $\rightarrow \omega_p$ โดยมีการสูญเสียไม่เกิน A_{max} ในช่วงของแถบความถี่

ค่าความถี่ ω_p อาจถูกเรียกว่า Pass band edge Frequency และสัญญาณที่มีความถี่มากกว่า $\omega_s \rightarrow \infty$ จะต้องถูกลดทอน A_{min} เป็นอย่างต่ำที่สุด ค่าความถี่ ω_s อาจถูกเรียกว่า Stopband

ดังนั้นฟังก์ชันของ LPF อันดับ 2 ที่มีค่าความถี่คutoff ω_p และอัตราขยาย K จะเป็น

$$\text{LPF gain} = \frac{V_o}{V_i} = \frac{kb}{s^2 + as + b}$$

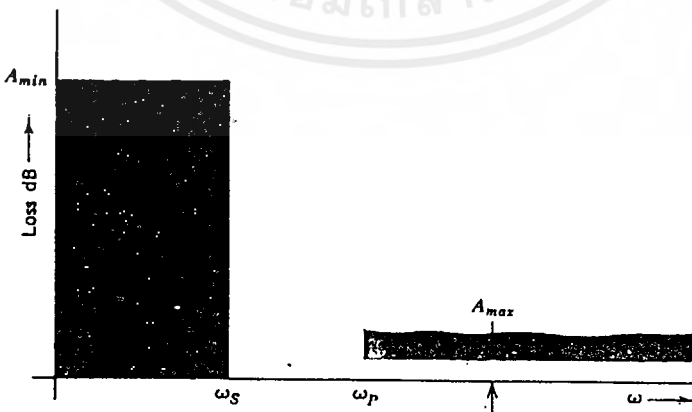
$$\text{Gain}_{\text{LPF}} = \frac{kap^2}{s^2 + \frac{ap}{Q}s + ap^2}$$

k = Pass band gain

ω_p = Cut off Frequency หรือ passband edge frequency

6.2 วงจรกรองความถี่สูงผ่าน (High Pass Filter) : HPF

วงจรกรองความถี่สูงจะยอมให้สัญญาณที่มีความถี่สูงกว่า ω_p ผ่านไปโดยมีความสูญเสียไม่เกิน A_{max} และสัญญาณที่มีความถี่ต่ำกว่า ω_s จะถูกลดทอนอย่างน้อย A_{min} ดังรูปที่ 6.2



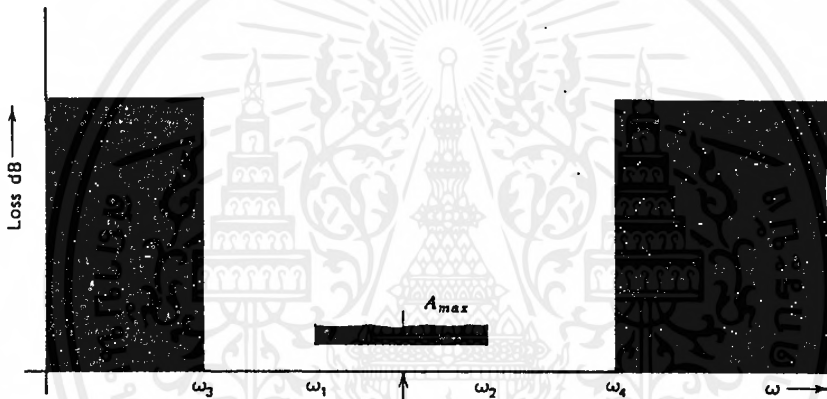
รูปที่ 6.2

จะพบว่า Slope ของ complex poles ที่ความถี่สูงคือ -40 dB/decade และ slope ของ double zero ที่จุดกำเนิด S^2 คือ $+40 \text{ dB/decade}$ ถ้าเราเพิ่ม Double Zeros ที่ origin ให้กับ LPF ฟังก์ชัน เราจะได้การตอบสนองความถี่เป็น HPF ดังในรูปที่ 6.3 ดังนี้

$$\text{Gain}_{HPF} = \frac{s^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2}$$

6.3 วงจรกรองแถบความถี่ผ่าน (Band Pass Filter) : BPF

วงจรกรองแถบความถี่ผ่านจะยอมให้สัญญาณที่มีความถี่อยู่ในแถบความถี่ที่ยอมให้ผ่านระหว่าง ω_{p1} กับ ω_{p2} โดยมีการสูญเสียไม่เกิน A_{max} และกำจัดสัญญาณที่มีความถี่มากกว่าหรือน้อยกว่าของแถบความถี่ที่หยุดสัญญาณ : ω_{s2}, ω_{s1} อย่างน้อยที่สุด A_{min} ดังในรูปที่ 6.4



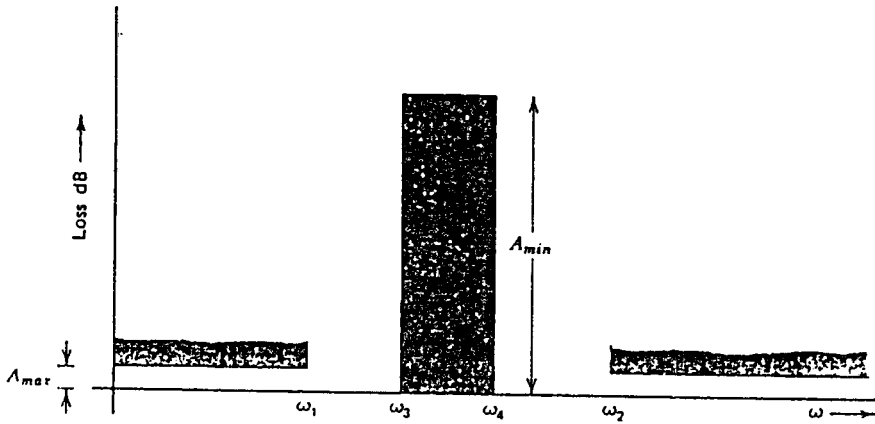
รูปที่ 6.3 คุณสมบัติที่สำคัญของ BPF

slope ของ complex poles ที่ความถี่สูงคือ -40 dB/decade และที่ความถี่ต่ำคือ 0 ถ้าเราเพิ่ม Zero ที่ origin เข้าไปจะทำให้ slope ที่ความถี่ต่ำกลายเป็น $+20 \text{ dB/decade}$ และที่ความถี่สูงเป็น -20 dB/decade ซึ่งจะเป็นการตอบสนองของ BPF ดังในรูปที่ 6.5 ดังนั้นฟังก์ชันการขยายของ BPF จะอยู่ในรูปของ

$$\text{Gain}_{BPF} = \frac{s}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2}$$

6.4 วงจรกำจัดแถบความถี่ (Band Reject Filter or Notch Filter) : BRF

วงจรกำจัดแถบความถี่ เป็นวงจรที่ลดทอนสัญญาณที่มีความถี่ในช่วง Stop Band โดยมีการสูญเสียอย่างน้อยที่สุด A_{min} และผ่านความถี่ในช่วงของ Pass Band โดยมีการสูญเสียไม่เกิน A_{max} ดังในรูปที่ 6.6

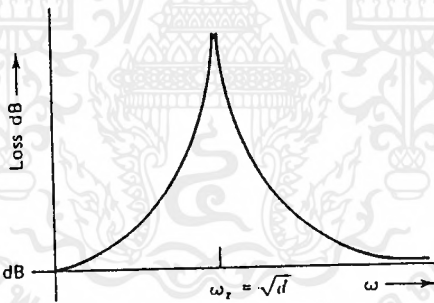


รูปที่ 6.6

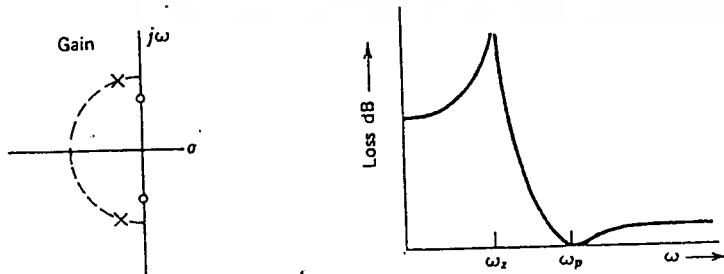
ฟังก์ชันการขยายของ BRF จะอยู่ในรูปของ biquadratic function เป็น

$$Gain_{BRF} = \frac{k(s^2 + \omega_z^2)}{s^2 + \frac{\sigma_p}{\omega_p}s + \omega_p^2}$$

ที่ความถี่ $\omega = \omega_z$ ค่าอัตราขยายจะมีค่าเป็น 0 หรือ $V_o = 0$ เราเรียกความถี่นี้ว่า Notch Frequency BRF โดยทั่วไป $\omega_z = \omega_p$ ซึ่งจะทำให้อัตราขยายที่ความถี่ต่ำและความถี่สูงมีค่าเท่ากัน ซึ่งมีค่าเท่ากับ K และในกรณีที่ $\omega_z \neq \omega_p$ จะเกิดเป็นลักษณะของวงจร LPF หรือ HPF ร่วมอยู่ด้วย

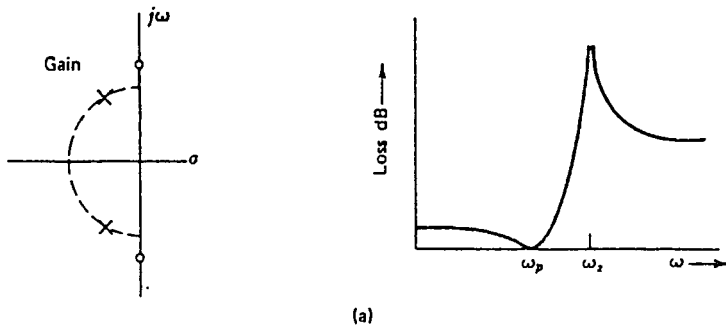


รูปที่ 6.7 การตอบสนองของ BPF ใน กรณี $\omega_z = \omega_p$



รูปที่ 6.8 การตอบสนองของ BPF ใน กรณี $\omega_z < \omega_p$ จะเกิดผลของ

HPF ร่วมอยู่ด้วย



รูปที่ 6.9 การตอบสนองของ BPF ใน กรณี $\omega_z > \omega_p$ จะเกิดผลของ LPF ร่วมอยู่ด้วย
 ในกรณีของ $\omega_z < \omega_p$ จะเกิดผลของ HPF ร่วมด้วย เราเรียกผลตอบสนองในกรณีนี้ว่า
 High Pass Notch ดังในรูปที่ 6.8 และถ้า $\omega_z > \omega_p$ จะเกิดผลตอบสนองของ LPF ร่วมอยู่ด้วยเรา
 เรียกผลตอบสนองเช่นนี้ว่า Low Pass Notch ดังในรูปที่ 6.9

ผลตอบสนองของ High Pass Notch หรือ Low Pass Notch จะเห็นได้ว่า slope ของ stop band จะเป็น 0 ซึ่งจะทำให้การลดทอนของ stop band มีค่าเท่ากันหรือ Flat stop band loss ซึ่งการลดทอนหรือ Loss ของ HPF หรือ LPF ทั่วไปจะเป็นลักษณะของ Infinite stop band loss

6.5 Gain Equalizers

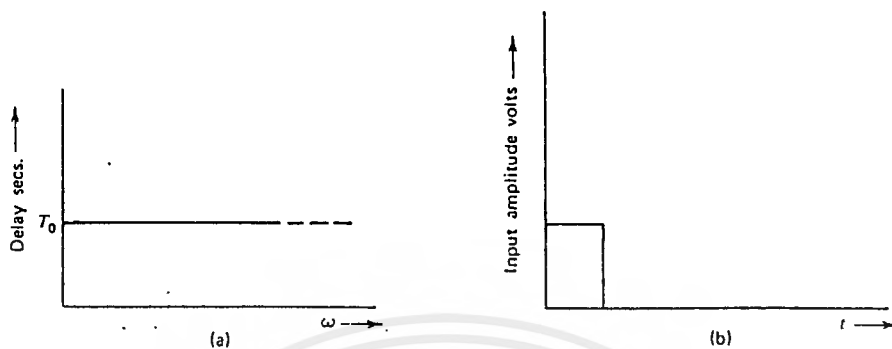
การตอบสนองความถี่ของ gain equalizers มีลักษณะที่แตกต่างจากวงจรกรองความถี่ทั้ง 4 ชนิดที่ได้กล่าวไปแล้ว การตอบสนองความถี่ของ gain equalizers จะอยู่ในรูปแบบของการยก ระดับหรือเน้นแถบความถี่เป็นพิเศษ (Pre-emphasis) หรือลดระดับหรือกดสัญญาณที่แถบความถี่ใดแถบหนึ่ง (De-emphasis)

6.6 Delay Equalizers หรือ ALL PASS

คุณสมบัติของวงจรกรองความถี่ที่กล่าวไปแล้วทุกชนิด เราได้ให้ความสนใจเฉพาะ ประเด็นของขนาด เราไม่ได้พิจารณาการตอบสนองทางเฟส ในการนำวงจรกรองความถี่ไปใช้งาน ส่วนมาก การตอบสนองทางเฟสมิได้เป็นส่วนสำคัญนัก

การส่งสัญญาณเชิงเลข (Digital) สัญญาณจะมีลักษณะเป็นพัลส์ ความเพี้ยนของสัญญาณ อาจเกิดขึ้นเนื่องจากการเปลี่ยนแปลงมุมเฟสของฮาร์โมนิกส์ต่าง ๆ ที่อยู่ในองค์ประกอบทางความถี่ (Frequency Spectrum) ของพัลส์ไม่เป็นเชิงเส้น ซึ่งเราเรียกความผิดเพี้ยนดังกล่าวนี้ว่าความเพี้ยนทางเฟส (Phase Distortion) ในระบบของสัญญาณเชิงเลข ความเพี้ยนทางเฟสจะมีผลอย่างมากต่อการทำงานของระบบสัญญาณเชิงเลข

วงจรรองความถี่ โดยทั่วไปจะมีคุณสมบัติการเปลี่ยนเฟสที่ไม่เป็นเชิงเส้น Delay Equalizers เป็นวงจรที่นำมาใช้ในการชดเชย ผลที่เกิดขึ้นอันเกิดจากการเปลี่ยนเฟสที่ไม่เป็นเชิงเส้นของวงจรรองความถี่



รูปที่ 6.10 การหน่วงเวลาในอุดมคติ (Ideal Delay)

บทที่ 7

การประมาณค่าฟังก์ชันของวงจรรองความถี่

ในการพิจารณาออกแบบวงจรรองความถี่ การนำค่าฟังก์ชันสูญเสีย (Loss Function) มักถูกนำมาพิจารณาในการออกแบบ วิธีหาค่าของฟังก์ชันที่สามารถให้การตอบสนองความถี่ได้ตามที่เราต้องการโดยใช้อันดับของวงจรรองความถี่ให้ต่ำที่สุด เพื่อให้ได้วงจรที่มีขนาดเล็กที่สุด

ซึ่งวิธีการที่ใช้ในการหาฟังก์ชัน ตั้งอยู่บนรากฐานของการประมาณของโบด (Bode Approximation) ร่วมกับฟังก์ชันที่รู้จักกันอย่างแพร่หลายคือ Butterworth, Tchebyshev, Bessel และ Elliptic หรือ (Cauer)

7.1 วิธีการประมาณแบบบัตเตอร์เวิร์ธ (Butterworth Approximation)

จากคุณสมบัติของ LPF Loss ที่ความถี่ต่ำควรมีค่าน้อยที่สุด และค่า Loss จะเพิ่มขึ้นเมื่อความถี่เพิ่มขึ้นรูปทั่วไปของ Low Pass Loss Function คือ

$$\text{LPF Loss} = 1 + K(s)$$

ฟังก์ชัน $K(s)$ ของ Butterworth คือ

$$\text{Butterworth}_{\text{LPF}} K(s) = \varepsilon \left(\frac{s}{\omega_p} \right)^n$$

ε = ค่าคงที่

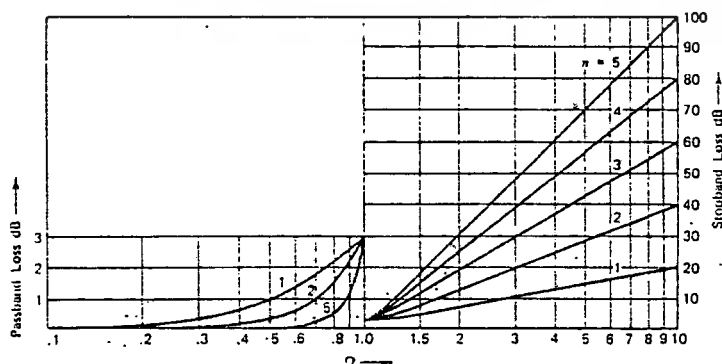
n = order ดังนั้น

$$\text{Butterworth LPF Loss} = H(s)_B = 1 + \varepsilon \left(\frac{s}{\omega_p} \right)^n$$

ซึ่งจะได้ขนาดเป็น

$$|H(s)_B| = \sqrt{1 + \varepsilon^2 \left(\frac{\omega}{\omega_p} \right)^{2n}}$$

ที่ความถี่ต่ำ ๆ $\omega \ll \omega_p$ ค่า Loss $\cong 1$ ซึ่ง Response ของสมการจะเป็นดังรูป 7.1



รูปที่ 7.1 Loss of LP normalized Butterworth approximation

คุณสมบัติที่สำคัญของ Butterworth LPF คือ Loss ของ pass band จะมีความราบเรียบมากที่สุด คำนวณนี้ Butterworth LPF จึงมีชื่ออีกอย่างหนึ่งว่า Maximally Flat

จากสมการค่าของ Loss ในรูปของ dB คือ

$$LPF_{max} (dB) = A(\omega) = 10 \log \left(1 + \varepsilon^2 \left(\frac{\omega}{\omega_p} \right)^{2n} \right)$$

ที่ขอบของ Passband $\omega = \omega_p$ ค่า Loss นี้คือค่าของ A_{max} จะได้

$$A(\omega = \omega_p) = A_{max} = 10 \log (1 + \varepsilon^2) \text{ หรือ}$$

$$\varepsilon = \sqrt{10^{0.1A_{max}} - 1}$$

ในการออกแบบ Filter เป็นความสะดวกอย่างยิ่งที่เราจะหาฟังก์ชันในรูปของ $\frac{\omega}{\omega_p}$ ค่า $\frac{\omega}{\omega_p}$ นี้เรียกว่า Normalized Frequency : Ω Normalized Frequency ของ Butterworth ที่มีค่าคงที่ ε คือ

$$\Omega = \varepsilon^{1/n} \left(\frac{\omega}{\omega_p} \right)$$

ค่าของ Loss ในรูปของ Normalized Frequency คือ

$$LPF \text{ Loss (dB)} = A(\Omega) = 10 \log (1 + \Omega^{2n})$$

รูปทั่วไปของ LPF Loss Function เป็นดังสมการที่

$$LPF \text{ Loss} = H(s) = 1 + K(s)$$

ซึ่งสามารถเขียนอยู่ในรูปแบบของ

$$H(j\omega) = \text{Re}\{H(j\omega)\} + j \text{Im}\{H(j\omega)\}$$

$$|H(j\omega)|^2 = \text{Re}\{H(j\omega)\}^2 + \text{Im}\{H(j\omega)\}^2$$

$$H(-j\omega) = \text{Re}\{H(j\omega)\} - j \text{Im}\{H(j\omega)\}$$

$$|H(j\Omega)|^2 = H(j\Omega)H(-j\Omega)$$

$$|H(s)|^2 = H(s) \cdot H(-s)$$

$$H(j\Omega) = 1 + j\Omega^n$$

$$|H(s)|^2 = 1 + (-s^2)^n$$

$$1 + (-s^2)^n = 0$$

$$S_k = e^{\left(\frac{j\pi(2K+n-1)}{2n} \right)}, K = 1, 2, 3, \dots, 2n$$

จะได้ว่ารากของ $|H(s)|^2$ ซึ่ง $H(s)$ คือ Normalized Butterworth LPF Loss จะอยู่บนวงกลมที่มีรัศมี = 1 (unit circle) จำนวน $2n$ ราก แต่ละรากจะอยู่ห่างกันเป็นระยะทางเท่า ๆ กัน เป็นระยะ $\frac{\pi}{n}$ เรเดียน ดังนั้น

$$H(s) = \prod_K (s - s_k)$$

ซึ่งฟังก์ชัน $H(-s)$ คือเงา (Image) ของฟังก์ชัน $H(s)$ จากการที่ poles ของ Network ที่เสถียรจะต้องอยู่ด้านซ้ายของ Complex s -plane s_k ในสมการจะต้องอยู่ด้านซ้ายของแกนจินตภาพ

หรืออาจสรุปได้ว่า รากของ Normalized Butterworth LPF Loss จะอยู่ทางด้านซ้ายของแกนจินตภาพ บนวงกลมที่มีรัศมี = 1 ของ Complex s plane จำนวน n ตัว แต่ละตัวจะมีระยะห่างกัน $\frac{\pi}{n}$ เรเดียน

ตารางที่ 7.1 Normalized Butterworth LPF Loss order 1-5.

n	Normalized Loss Function	Q ของ section order 2
1	$s+1$	-
2	$s^2 + 1.414s + 1$	0.707
3	$(s+1)(s^2 + s + 1)$	1
4	$(s^2 + 0.76537s + 1)(s^2 + 1.84776s + 1)$	1.307, 0.5412
5	$(s+1)(s^2 + 0.61803s + 1)(s^2 + 1.618s + 1)$	1.618, 0.618

7.2 วิธีประมาณแบบเชบชีเชฟ (Tchebyshev Approximation)

ในการประมาณค่าแบบบัตเตอร์เวิร์ท Loss ที่ความถี่ต่ำ ๆ จะมีค่าคงที่หรือ Flat เมื่อความถี่เข้าใกล้ ω_p Loss จะไม่ Flat ถ้าเรายอมให้ Loss ใน Pass band ไม่ราบเรียบจะสามารถเพิ่ม Loss ของ Stop band ได้เพิ่มขึ้น

จากสมการรูปทั่วไปของ LPF Loss Function คือ

$$\text{LPF Loss} = 1 + K(s)$$

ฟังก์ชัน $K(s)$ ของ Tchebyshev จะมี ripple ใน passband แต่ Loss ของ stopband จะดีกว่า $K(s)$ ของ Butterworth order ที่ n ของ Tchebyshev Function : C_n คือ

$$C_n(\Omega) = \cos(n \cos^{-1} \Omega) \quad |\Omega| \leq 1$$

$$\cosh(n \cosh^{-1} \Omega) \quad |\Omega| > 1$$

ซึ่ง Ω คือ Normalized Frequency

$$\Omega_c = \frac{\omega}{\omega_p}$$

Tchebyshev LPF Loss Function คือ

Normalized Tchebyshev LPF Loss : $H(s)_c$ คือ

$$H(s)_c = 1 + C_n(\Omega)$$

หรือ $|H(j\Omega)| = \sqrt{1 + \epsilon^2 C_n^2(\Omega)}$

Tchebyshev Loss Function C_n สามารถเขียนอยู่ในรูปของ Polynomial ของ Polynomial ของ Ω ได้

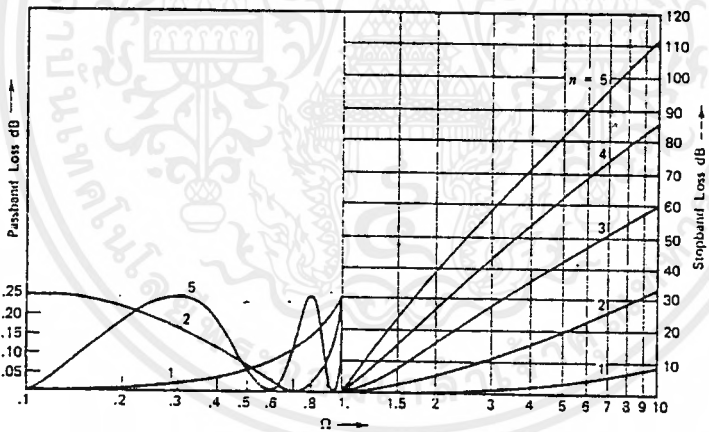
พิจารณาค่า Loss ที่ความถี่ขอบของ passband ω_p หรือ $\Omega = 1$ ซึ่งก็คือค่าของ A_{max} จะพบว่า $C_n(1) = 1$ นั่นก็คือค่าของสมการที่ $\Omega = 1$ จะเป็น

$$|H(j\Omega)|_{\Omega=1} = \sqrt{1 + \epsilon^2 C_n^2(1)} = \sqrt{1 + \epsilon^2}$$

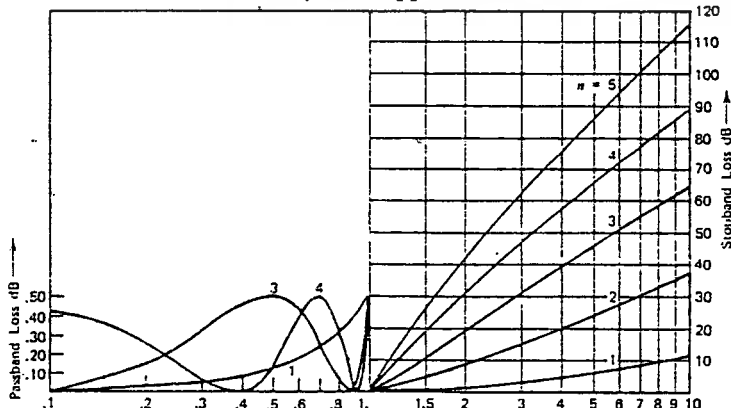
ค่า $|H(j\omega)|_{\Omega=1}$ ก็คือค่า A_{max} จะได้

$$A_{max} = 10 \log(1 + \epsilon^2)$$

และค่า A_{max} นี้คือค่าขนาดของ Ripple ของ Pass band และเป็นตัวกำหนดค่าของ parameter ϵ Loss ของ Normalized Tchebyshev LPF โดยมีค่าของ Pass band Loss (A_{max}) 0.25, 0.5, 1 dB ที่ order ต่างจะเป็นดังรูป 7.2-7.4

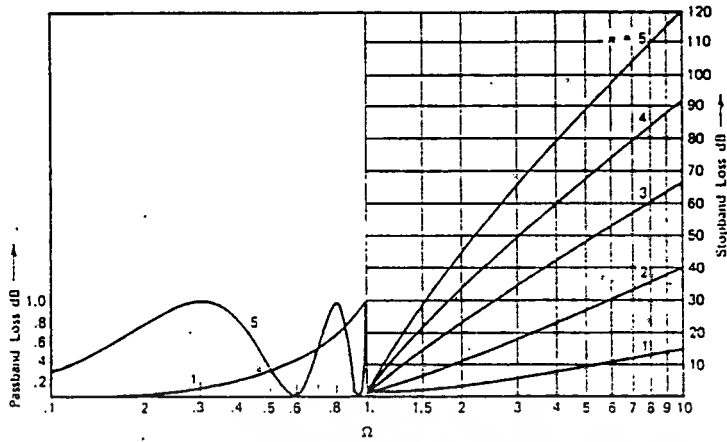


รูปที่ 7.2 Loss of LP Chebyshev approximation A_{max} 0.25 dB



รูปที่ 7.3 Loss of LP Chebyshev approximation A_{max} 0.50 dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.4 Loss of LP Chebyshev approximation $A_{max} = 1$ dB

การหาค่าของ Normalized Tchebyshev LPF Loss ใน S domain สามารถหาได้โดยวิธีทำนองเดียวกับ Butterworth โดยการหารากของ $|H(s)|^2$ ซึ่งผลลัพธ์ที่ได้จะพบว่ารากของ $|H(s)|^2$ อยู่บนเส้นรอบวงรี (ellipse)

$$H(s) = \pi_i \left(\frac{1}{k} (s - s_i) \right)$$

ซึ่ง $H(s)$ คือ Normalized Tchebyshev LPF Loss ใน S domain โดยที่ S_k คือรากของ $|H(s)|^2$ Si อยู่ในรูปของ

$$S_i = \sigma_i + j\omega_i$$

S_i เป็นรากที่อยู่ทางด้านซ้ายของ Complex s-plane

ตารางที่ 7.2 Normalized Tchebyshev LPF Loss order 1-4 $A_{max} = 0.25$ dB

n	Numerator of H(s)	Constant K
1	$s + 4.10811$	4.10811
2	$s^2 + 1.79668s + 2.11403$	2.05405
3	$(s^2 + 0.7672s + 1.338)(s + 0.76722)$	1.02702
4	$(s^2 + 0.42504s + 1.16195)(s^2 + 1.0261s + 0.45485)$	0.51352

7.3 การประมาณแบบอิลิปติก (Elliptic or cauer Approximation)

ในกรณีของ Butterworth หรือ Tchebyshev หรือ Bessel Approximation ค่าของ Normalized LPF Loss จะเป็น Quadratic function ซึ่ง Loss ของ stop band จะเป็น Infinite

Function ของ elliptic approximation จะเป็นลักษณะของ LP Notch หรือ Biquadratic Function ฟังก์ชันวงรี ซึ่งได้มีผู้ทำการคำนวณฟังก์ชันของ Normalized Elliptic LPF Loss โดยมี ค่า passband loss หรือ Ripple ของ passband ไม่เกิน 0.5 dB โดยที่ Ω คือ Normalized Frequency

$$\Omega = \frac{\omega}{\omega_p}$$

ในการสร้างวงจร Elliptic LPF ทำได้โดยการรวมของ LPF กับ HPF ที่มีค่า ω_p เดียวกัน

ตารางที่ 7.3 Normalized Elliptic LPF Loss $\Omega_p = 1$ และ Passband Loss ไม่เกิน 0.5 dB

n	Denominator K	Denominator of H(s)	Numerator of H(s)	Amax
2	0.3854	$s^2 + 3.92705$	$s^2 + 1.0315s + 1.6031$	8.3
3	0.3141	$s^2 + 2.80601$	$(s^2 + 0.452s + 1.1491)$ $(s + 0.7669)$	21.9
4	0.015397	$(s^2 + 2.5355)$ $(s^2 + 12.0993)$	$(s^2 + 0.2549s + 1.06044)$ $(s^2 + 0.92001s + 0.47183)$	36.3
5	0.019197	$(s^2 + 2.42551)$ $(s^2 + 5.43764)$	$(s^2 + 0.1634s + 1.03189)$ $(s^2 + 0.57023s + 0.57601)$ $(s + 0.425)$	50.6

7.4 การ Denormalized

จากที่กล่าวมาแล้วเราสามารถหาค่า order ของ LPF เพื่อให้ได้คุณสมบัติ Loss ตามที่ต้องการโดยใช้กราฟการตอบสนองของ LPF แบบต่าง ๆ ในการสร้าง LPF เมื่อเราได้ order ที่ n จากกราฟหรือการคำนวณแล้วเราจะต้องทำการ Denormalized ทำได้โดยการแทน S ใน Normalized Function จากตารางด้วย ค่าดังในตารางที่ 7.4 ค่า Q_p ของส่วนที่เป็นอันดับ 2 หาได้จากสัมประสิทธิ์ของ S ของฟังก์ชัน Normalized จากตารางต่าง ๆ

ตารางที่ 7.4 การ Normalized และ Denormalized LPF

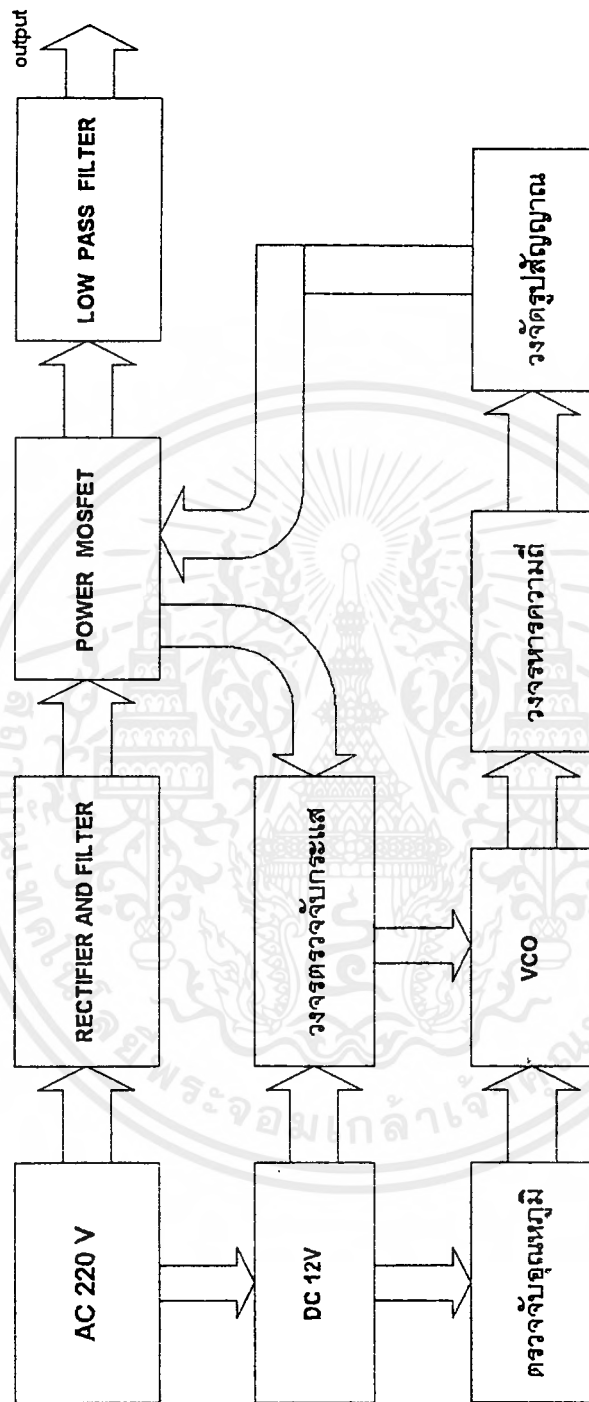
ชนิดของ Polynomial	Normalized	Denormalized
Butterworth	$\Omega_{BUT} = \varepsilon^{1/n} \left(\frac{\omega}{\omega_p} \right)$	$S = s \left(\frac{\varepsilon^{1/n}}{\omega_p} \right)$
Tchebyshev, Elliptic	$\Omega_C = \frac{\omega}{\omega_p}$	$S = s / \omega_p$
Bessel	$\Omega = \omega t_0$	$S = s t_0$

บทที่ 8

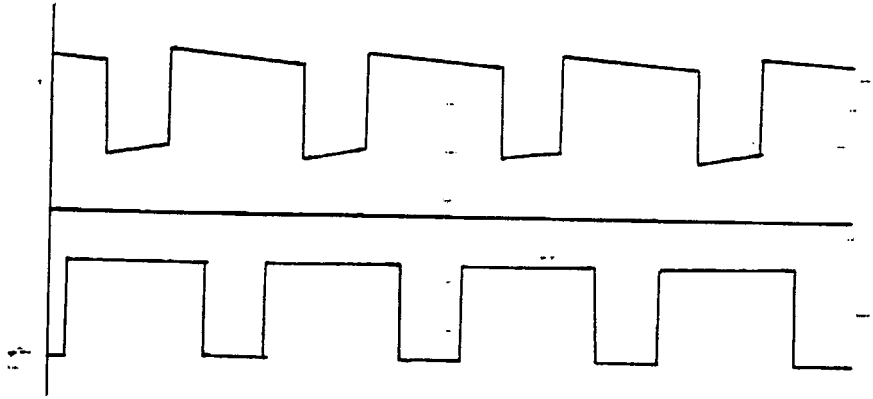
การออกแบบ

8.1 Block Diagram และหน้าที่การทำงาน

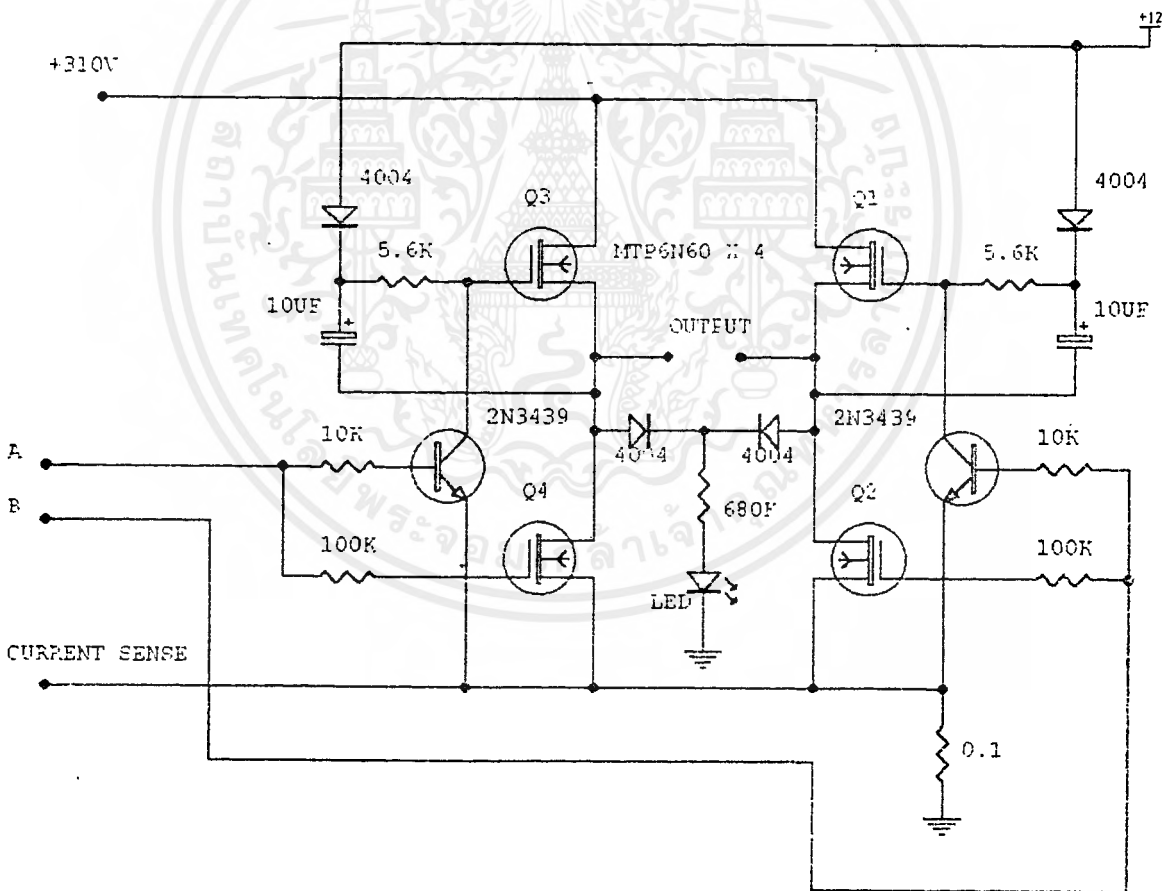
1. จากแรงดันไฟสลับ 220 โวลต์ จะนำมาเรกติไฟร์และฟิลเตอร์เพื่อให้ได้ไฟกระแสตรง ระบาย 310 โวลต์
2. จากแรงดันไฟสลับ 220 โวลต์นำมาผ่านหม้อแปลง Step down แล้วเรกติไฟร์ ฟิลเตอร์ และผ่านวงจรเรกกูเลเตอร์เพื่อให้ได้ไฟกระแสตรง 12 โวลต์ เพื่อนำไปจ่ายให้แก่วงจรทั้งหมด
3. เป็นวงจรแบ่งแรงดันแบบปรับค่าได้โดยใช้ความต้านทานปรับค่าได้
4. เป็นวงจรเปลี่ยนแรงดันเป็นความถี่ต่าง ๆ
5. เป็นวงจรหารความถี่เพื่อให้อยู่ในช่วงที่เราต้องการ
6. เป็นวงจรจัดรูปสัญญาณเพื่อให้ได้ 2 สัญญาณและนำไปควบคุม MOSFET
7. เป็นรูปของสัญญาณที่จะนำไปควบคุมการปิดเปิดของ MOSFET
8. เป็น POWER MOSFET ที่หน้าที่เป็นสวิทช์ที่สามารถปรับความถี่ได้จากวงจรควบคุม
9. เป็นวงจรตรวจจับกระแสจาก POWER MOSFET เพื่อป้องกัน MOSFET เสียหายจาก กระแสที่เกินพิกัด
10. เป็นวงจรฟิลเตอร์เพื่อทำให้ได้รูปสัญญาณชานันมากที่สุด
11. เป็นเอาต์พุตซึ่งจะนำไปจ่ายให้กับโหลด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



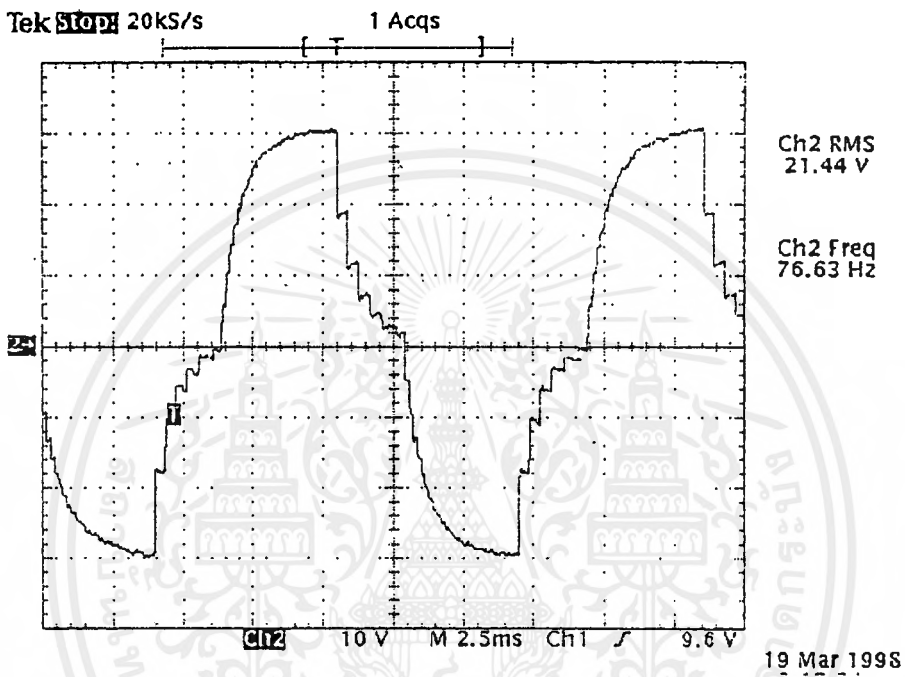
รูปที่ 8.3 แสดงสัญญาณเอาต์พุต 1 และเอาต์พุต 2



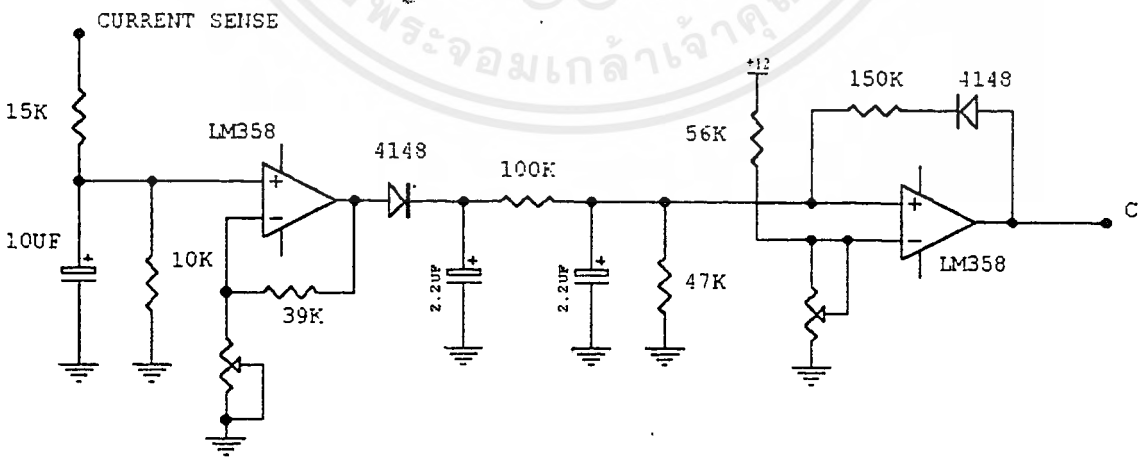
รูปที่ 8.4 วงจรขับเคลื่อนโดยใช้ MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POWER MOSFET ทั้ง 4 ตัวจะทำงานโดยนำกระแสและหยุดนำกระแสกันเป็นคู่ ๆ ในแต่ละครึ่งคาบเวลา Q1 และ Q4 จะนำกระแสพร้อมกันในครึ่งคาบเวลาและเมื่อหยุดนำกระแส Q2 และ Q3 จะนำกระแสพร้อมกันในครึ่งคาบเวลาที่เหลือและจะสลับกันเช่นนี้เรื่อยไป ซึ่งสัญญาณที่นำมาควบคุมที่ได้จากจุด A และ B สัญญาณที่ได้จะแตกต่างกัน เพื่อควบคุมให้ T1 และ T2 สลับกันทำงานเพื่อทำให้ MOSFET ทั้ง 4 ตัวสลับกันทำงานและยังสามารถเปลี่ยนความถี่ซึ่งควบคุมมาจากภาค VCO สัญญาณควบคุมและสัญญาณเอาต์พุตจะได้ดังรูป



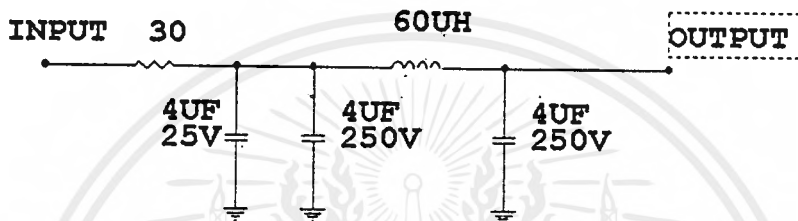
รูปที่ 8.5 สัญญาณเอาต์พุต



รูปที่ 8.6 วงจรจำกัดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนนี้เป็นวงจรตรวจจับกระแสที่ไหลในวงจร POWER MOSFET ผ่านความต้านทานค่า 0.1 โอห์ม แล้วนำมาทำการขยายแรงดันด้วย OP-AMP ซึ่งสามารถปรับ Gain การขยายได้เพื่อให้มีค่าแรงดันที่มีการเปลี่ยนแปลงอย่างชัดเจนมากขึ้นแล้วนำมาทำการเปรียบเทียบแรงดัน โดยใช้ OP-AMP อีกตัวหนึ่ง เพื่อเปรียบเทียบกับค่าที่เรากำหนดไว้ซึ่งเมื่อถึงค่าที่เรากำหนดไว้แล้วจะมีเอาต์พุตปรากฏที่จุด C แล้วนำไปควบคุมวงจร VCO เพื่อให้หยุดการทำงานเพื่อป้องกันไม่ให้ MOSFET เสียหาย



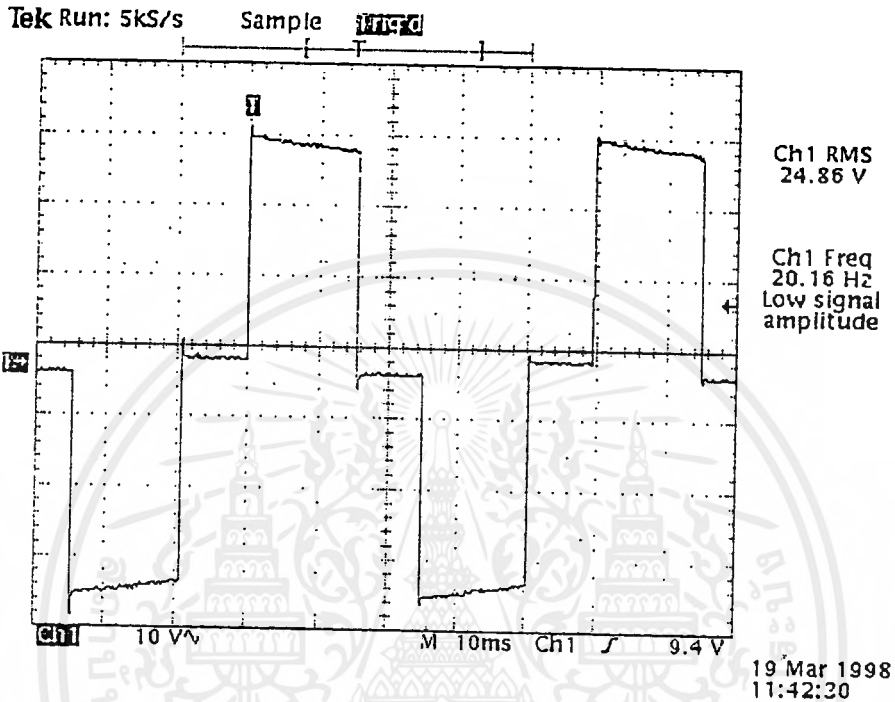
รูปที่ 8.7 วงจรฟิลเตอร์

จากรูปเป็นวงจร Low Pass Filter ชนิด Butterworth ที่ทำหน้าที่เปลี่ยนสัญญาณ Square Wave ให้เป็นสัญญาณ Sine Wave เพื่อที่จะจ่ายให้กับมอเตอร์

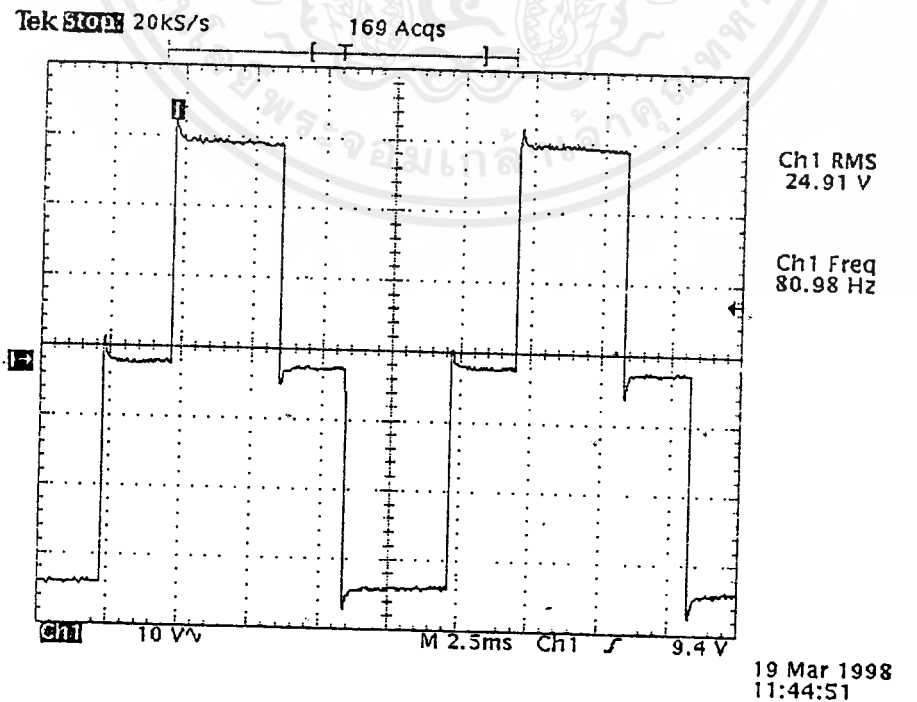
บทที่ 9

การทดลองและการผลการทดลอง

รูปที่ 9.1 รูปสัญญาณเอาต์พุตขณะ ไม่มีภาระและยังไม่ได้ฟิลเตอร์ ที่ความถี่ 20 Hz

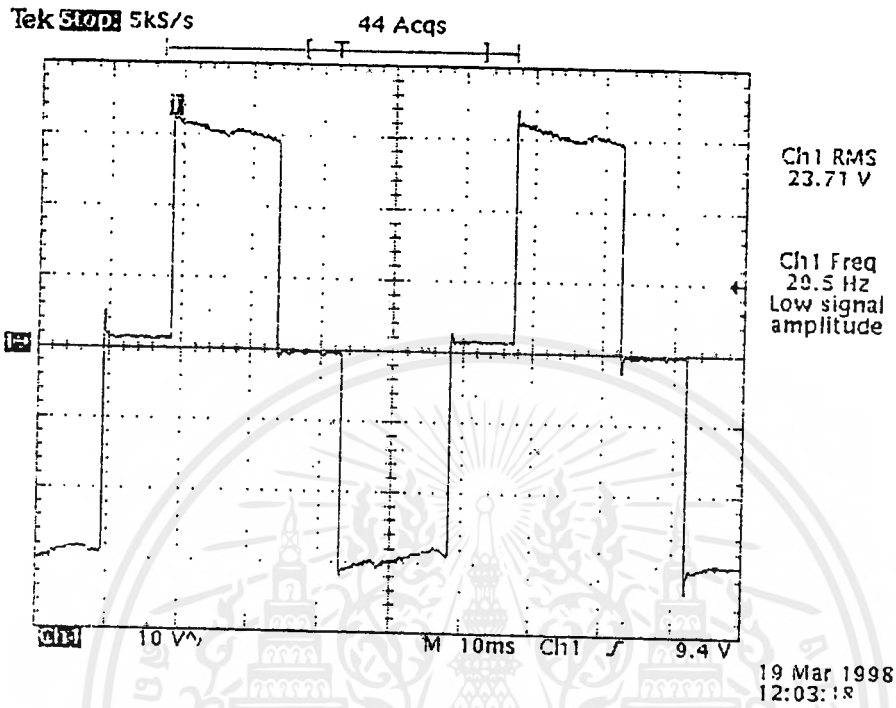


รูปที่ 9.2 รูปสัญญาณเอาต์พุตขณะ ไม่มีภาระและยังไม่ได้ฟิลเตอร์ ที่ความถี่ 80 Hz

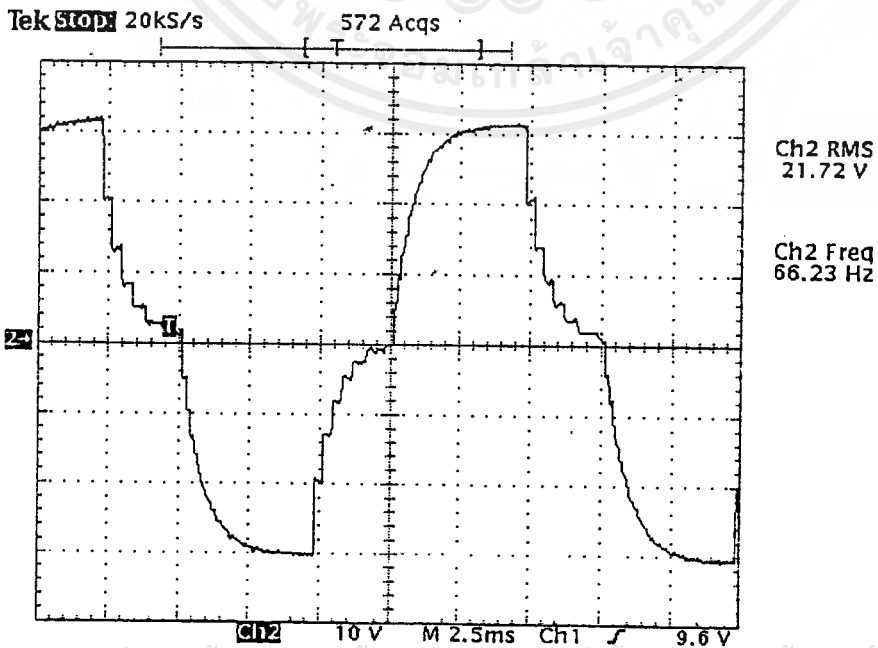


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

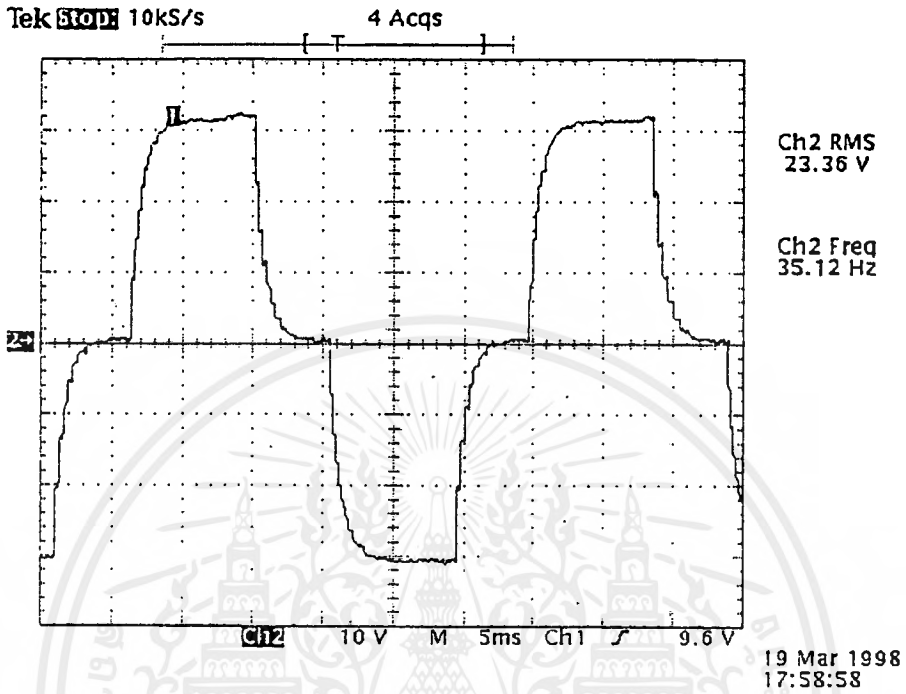
รูปที่ 9.3 รูปสัญญาณเอาต์พุตขณะมีภาระ แคว้งไม่ผ่านฟิลเตอร์ ที่ความถี่ 20 Hz



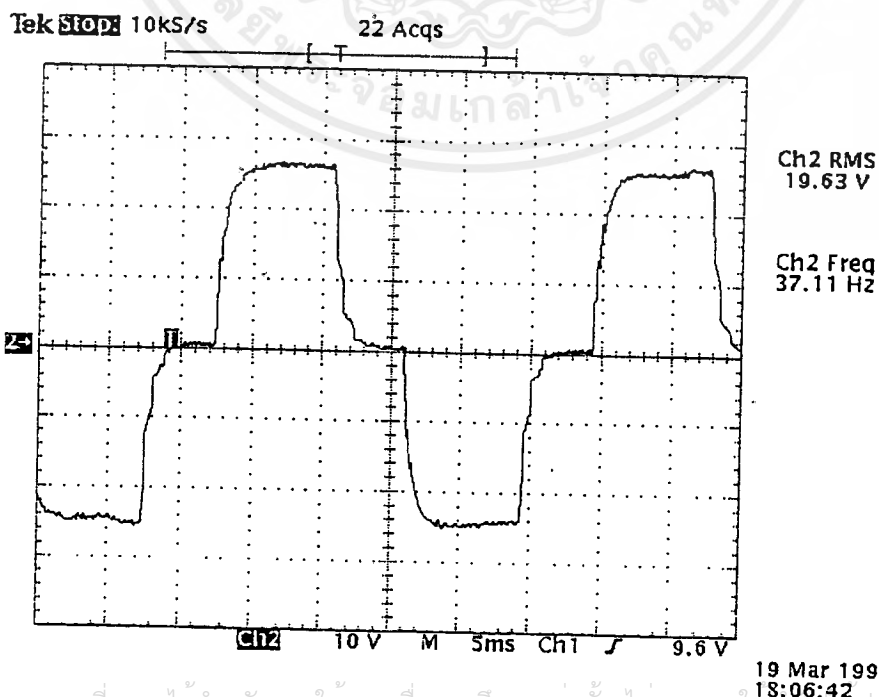
รูปที่ 9.4 รูปสัญญาณเอาต์พุตขณะไม่มีภาระและผ่านวงจรฟิลเตอร์ ที่ความถี่ 70 Hz



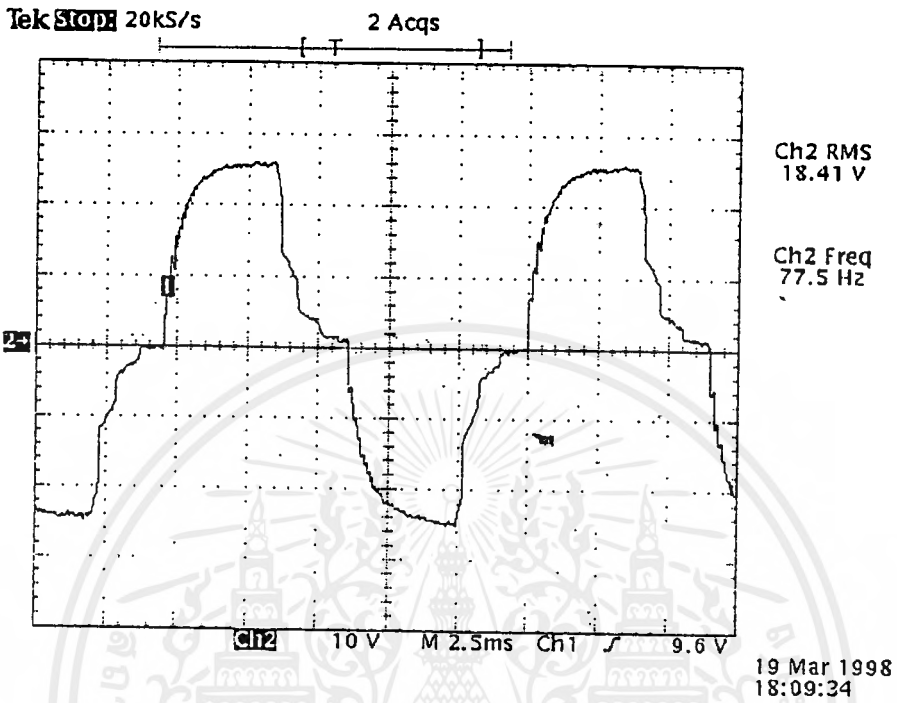
รูปที่ 9.5 รูปสัญญาณเอาต์พุตขณะไม่มีภาระและผ่านวงจรฟิลเตอร์ ที่ความถี่ 35 Hz



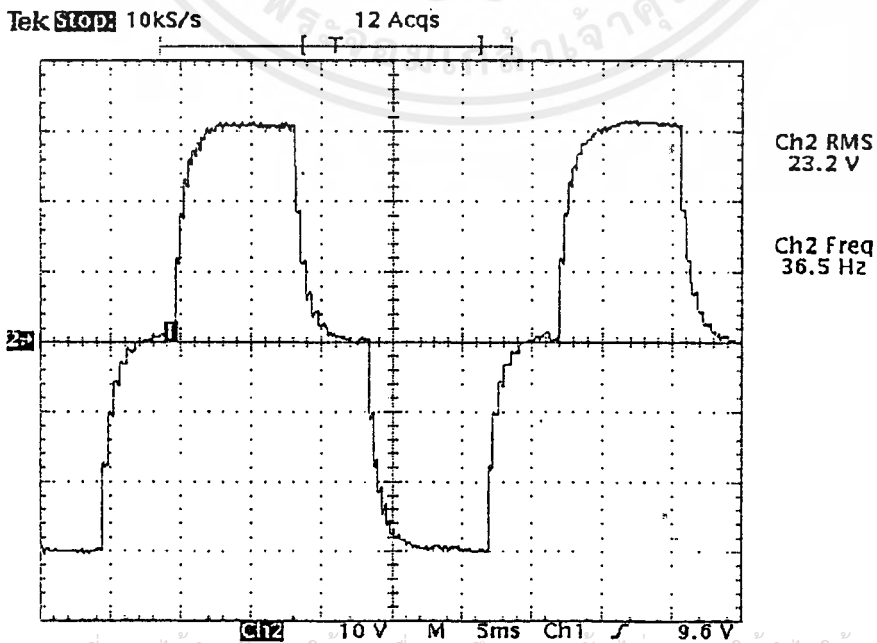
รูปที่ 9.6 รูปสัญญาณขณะมีภาระและผ่านวงจรฟิลเตอร์ ที่ความถี่ 37 Hz



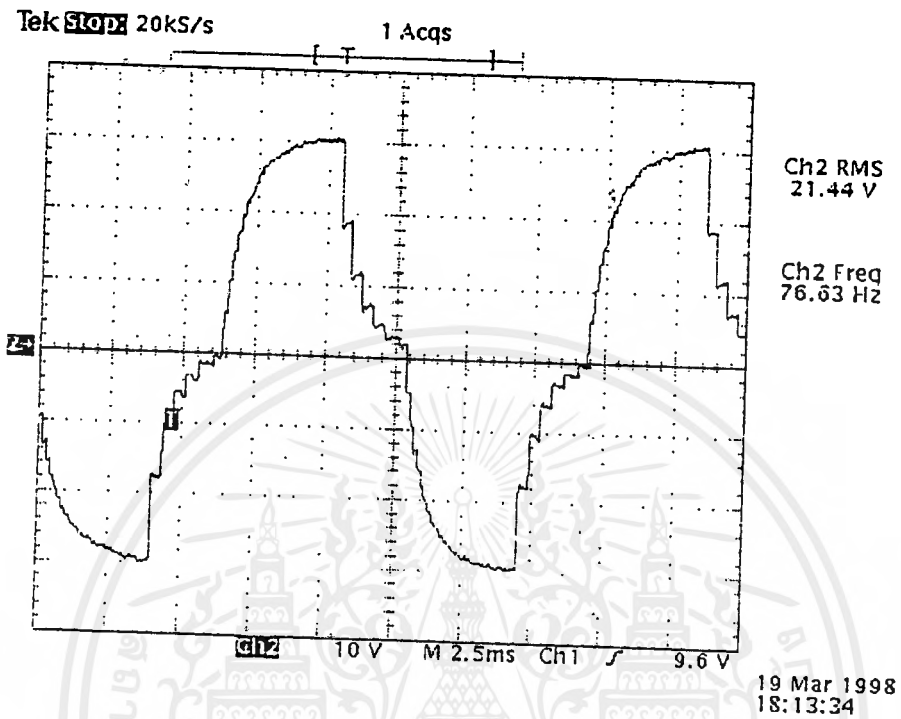
รูปที่ 9.7 รูปสัญญาณเอาต์พุตของมิโหลคและผ่านวงจรฟิลเตอร์ ที่ความถี่ 77 Hz



รูปที่ 9.8 รูปสัญญาณเอาต์พุตของมิโหลค(เหลี่ยม)และผ่านฟิลเตอร์ ที่ความถี่ 30 Hz



รูปที่ 9.9 รูปสัญญาณเอาต์พุตของมิโหลด(ที่ตลม)และผ่านวงจรฟิลเตอร์ ที่ความถี่ 76 Hz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR TECHNICAL DATA

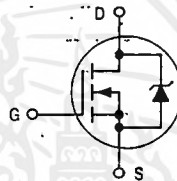
Designer's™ Data Sheet

TMOS E-FET™

Power Field Effect Transistor
TO-247 with Isolated Mounting Hole
N-Channel Enhancement-Mode Silicon Gate

This high voltage MOSFET uses an advanced termination scheme to provide enhanced voltage-blocking capability without degrading performance over time. In addition, this advanced TMOS E-FET is designed to withstand high energy in the avalanche and commutation modes. The new energy efficient design also offers a drain-to-source diode with a fast recovery time. Designed for high voltage, high speed switching applications in power supplies, converters and PWM motor controls, these devices are particularly well suited for bridge circuits where diode speed and commutating safe operating areas are critical and offer additional safety margin against unexpected voltage transients.

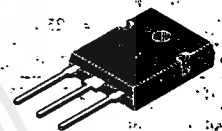
- Robust High Voltage Termination
- Avalanche Energy Specified
- Source-to-Drain Diode Recovery Time Comparable to a Discrete Fast Recovery Diode
- Diode is Characterized for Use in Bridge Circuits
- I_{DSS} and $V_{DS(on)}$ Specified at Elevated Temperature
- Isolated Mounting Hole Reduces Mounting Hardware



MTW16N40E

Motorola Preferred Device

TMOS POWER FET
16 AMPERES
400 VOLTS
 $R_{DS(on)} = 0.24 \text{ OHM}$



CASE 340F-03, Style 1
TO-247AE

MAXIMUM RATINGS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	400	Vdc
Drain-Gate Voltage ($R_{GS} = 1.0 \text{ M}\Omega$)	V_{DGR}	400	Vdc
Gate-Source Voltage — Continuous — Non-Repetitive ($t_p \leq 10 \text{ ms}$)	V_{GS} V_{GSM}	± 20 ± 40	Vdc Vpk
Drain Current — Continuous — Continuous @ 100°C — Single Pulse ($t_p \leq 10 \mu\text{s}$)	I_D I_{D100} I_{DM}	16 9.0 56	Adc Adc Apk
Total Power Dissipation Derate above 25°C	P_D	180 1.4	Watts W/°C
Operating and Storage Temperature Range	T_J, T_{stg}	-55 to 150	°C
Single Pulse Drain-to-Source Avalanche Energy — Starting $T_J = 25^\circ\text{C}$ ($V_{DD} = 100 \text{ Vdc}, V_{GS} = 10 \text{ Vdc}, I_L = 16 \text{ Apk}, L = 6.8 \text{ mH}, R_G = 25 \Omega$)	E_{AS}	870	mJ
Thermal Resistance — Junction to Case — Junction to Ambient	$R_{\theta JC}$ $R_{\theta JA}$	0.70 40	°C/W
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 10 seconds	T_L	260	°C

Designer's Data for "Worst-Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented, SOA Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

Preferred devices are Motorola recommended choices for future use and best overall value.

REV 2

Motorola TMOS Power MOSFET Transistor Device Data

4-1031

MTW16N40E

ELECTRICAL CHARACTERISTICS (T_J = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Drain-to-Source Breakdown Voltage (V _{GS} = 0 Vdc, I _D = 250 μAdc) Temperature Coefficient (Positive)	V _{(BR)DSS}	400	—	—	Vdc mV/°C
Zero Gate Voltage Drain Current (V _{DS} = 400 Vdc, V _{GS} = 0 Vdc) (V _{DS} = 320 Vdc, V _{GS} = 0 Vdc, T _J = 125°C)	I _{DSS}	—	—	0.25 1.0	mAdc
Gate-Body Leakage Current (V _{GS} = ±20 Vdc, V _{DS} = 0)	I _{GSS}	—	—	100	nAdc

ON CHARACTERISTICS (1)

Gate Threshold Voltage (V _{DS} = V _{GS} , I _D = 0.25 mAdc) Temperature Coefficient (Negative)	V _{GS(th)}	2.0	3.0	4.0	Vdc mV/°C
Static Drain-Source On-Resistance (V _{GS} = 10 Vdc, I _D = 8.0 Adc)	R _{DS(on)}	—	0.225	0.24	Ohm
Drain-Source On-Voltage (V _{GS} = 10 Vdc) (I _D = 16 Adc) (I _D = 8.0 Adc, T _J = 125°C)	V _{DS(on)}	—	—	4.8 4.3	Vdc
Forward Transconductance (V _{DS} = 15 Vdc, I _D = 8.0 Adc)	g _{FS}	8.0	10	—	mhos

DYNAMIC CHARACTERISTICS

Input Capacitance	(V _{DS} = 25 Vdc, V _{GS} = 0 Vdc, f = 1.0 MHz)	C _{iss}	—	2570	3600	pF
Output Capacitance		C _{oss}	—	330	460	
Reverse Transfer Capacitance		C _{rss}	—	82	164	

SWITCHING CHARACTERISTICS (2)

Turn-On Delay Time	(V _{DD} = 200 Vdc, I _D = 16 Adc, V _{GS} = 10 Vdc, R _G = 9.1 Ω)	t _{d(on)}	—	29	50	ns
Rise Time		t _r	—	62	70	
Turn-Off Delay Time		t _{d(off)}	—	76	170	
Fall Time		t _f	—	57	95	
Gate Charge (See Figure 8)	(V _{DS} = 320 Vdc, I _D = 16 Adc, V _{GS} = 10 Vdc)	Q _T	—	66	93	nC
		Q ₁	—	17	—	
		Q ₂	—	31	—	
		Q ₃	—	30	—	

SOURCE-DRAIN DIODE CHARACTERISTICS

Forward On-Voltage (1)	(I _S = 16 Adc, V _{GS} = 0 Vdc) (I _S = 16 Adc, V _{GS} = 0 Vdc, T _J = 125°C)	V _{SD}	—	1.0	1.6	Vdc
Reverse Recovery Time (See Figure 9)	(I _S = 16 Adc, V _{GS} = 0 Vdc, di/dt = 100 A/μs)	t _{rr}	—	340	—	ns
		t _a	—	228	—	
		t _b	—	112	—	
Reverse Recovery Stored Charge		Q _{RR}	—	4.3	—	μC

INTERNAL PACKAGE INDUCTANCE

Internal Drain Inductance (Measured from the drain lead 0.25" from package to center of die)	L _D	—	5.0	—	nH
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad)	L _S	—	13	—	nH

(1) Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2%.

(2) Switching characteristics are independent of operating junction temperature.

TYPICAL ELECTRICAL CHARACTERISTICS

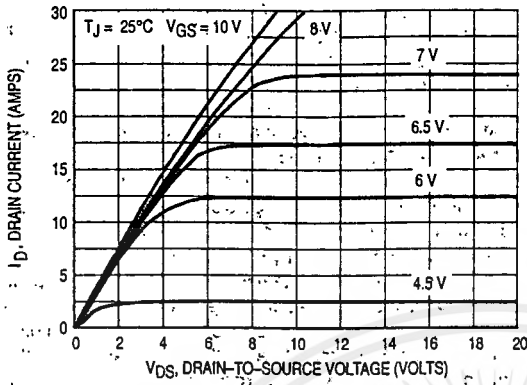


Figure 1. On-Region Characteristics

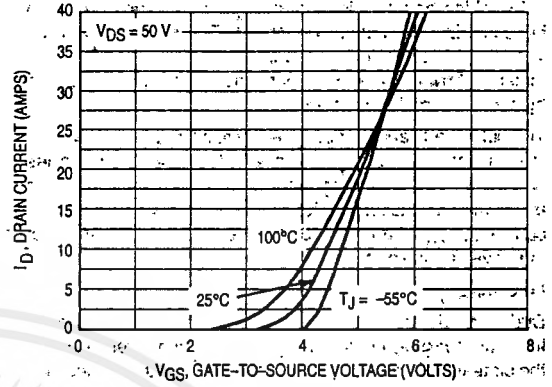


Figure 2. Transfer Characteristics

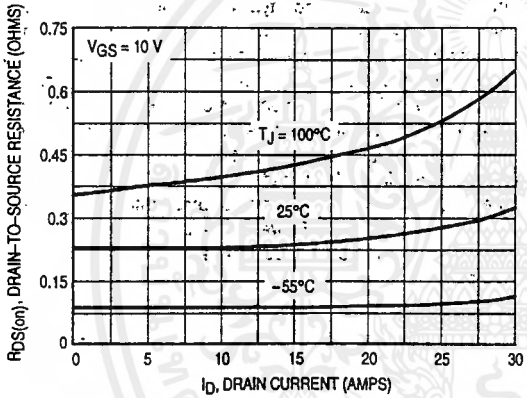


Figure 3. On-Resistance versus Drain Current and Temperature

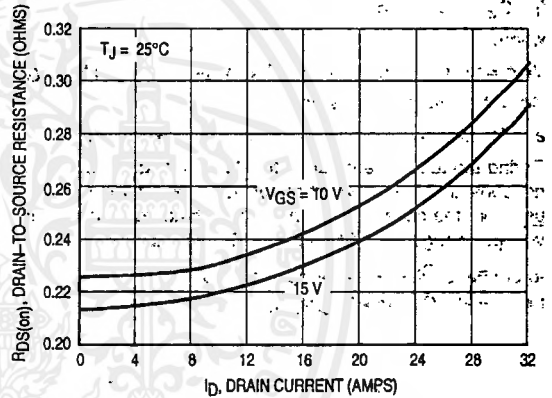


Figure 4. On-Resistance versus Drain Current and Gate Voltage

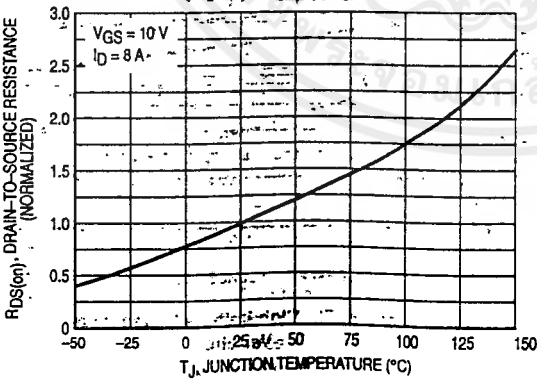


Figure 5. On-Resistance Variation with Temperature

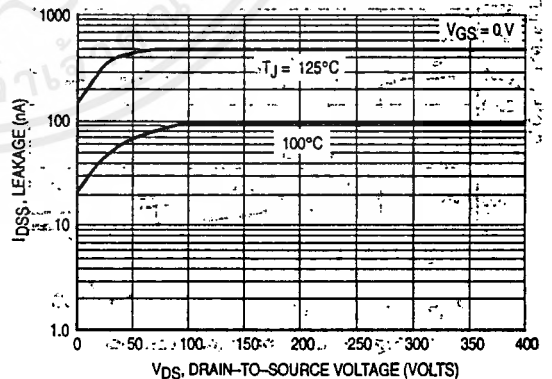


Figure 6. Drain-to-Source Leakage Current versus Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching behavior is most easily modeled and predicted by recognizing that the power MOSFET is charge controlled. The lengths of various switching intervals (Δt) are determined by how fast the FET input capacitance can be charged by current from the generator.

The published capacitance data is difficult to use for calculating rise and fall because drain-gate capacitance varies greatly with applied voltage. Accordingly, gate charge data is used. In most cases, a satisfactory estimate of average input current ($I_G(AV)$) can be made from a rudimentary analysis of the drive circuit so that

$$t = Q/I_G(AV)$$

During the rise and fall time interval when switching a resistive load, V_{GS} remains virtually constant at a level known as the plateau voltage, V_{SGP} . Therefore, rise and fall times may be approximated by the following:

$$t_r = Q_2 \times R_G / (V_{GG} - V_{SGP})$$

$$t_f = Q_2 \times R_G / V_{SGP}$$

where

V_{GG} = the gate drive voltage, which varies from zero to V_{GG}

R_G = the gate drive resistance

and Q_2 and V_{SGP} are read from the gate charge curve.

During the turn-on and turn-off delay times, gate current is not constant. The simplest calculation uses appropriate values from the capacitance curves in a standard equation for voltage change in an RC network. The equations are:

$$t_d(on) = R_G C_{iss} \ln [V_{GG} / (V_{GG} - V_{SGP})]$$

$$t_d(off) = R_G C_{iss} \ln (V_{GG} / V_{SGP})$$

The capacitance (C_{iss}) is read from the capacitance curve at a voltage corresponding to the off-state condition when calculating $t_d(on)$ and is read at a voltage corresponding to the on-state when calculating $t_d(off)$.

At high switching speeds, parasitic circuit elements complicate the analysis. The inductance of the MOSFET source lead, inside the package and in the circuit wiring which is common to both the drain and gate current paths, produces a voltage at the source which reduces the gate drive current. The voltage is determined by $L di/dt$, but since di/dt is a function of drain current, the mathematical solution is complex. The MOSFET output capacitance also complicates the mathematics. And finally, MOSFETs have finite internal gate resistance which effectively adds to the resistance of the driving source, but the internal resistance is difficult to measure and, consequently, is not specified.

The resistive switching time variation versus gate resistance (Figure 9) shows how typical switching performance is affected by the parasitic circuit elements. If the parasitics were not present, the slope of the curves would maintain a value of unity regardless of the switching speed. The circuit used to obtain the data is constructed to minimize common inductance in the drain and gate circuit loops and is believed readily achievable with board mounted components. Most power electronic loads are inductive; the data in the figure is taken with a resistive load, which approximates an optimally snubbed inductive load. Power MOSFETs may be safely operated into an inductive load; however, snubbing reduces switching losses.

4

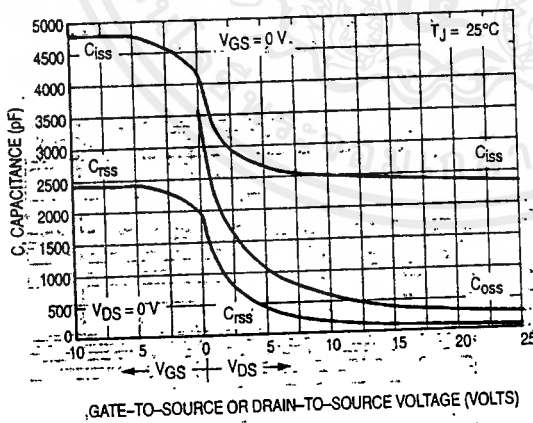


Figure 7a. Capacitance Variation

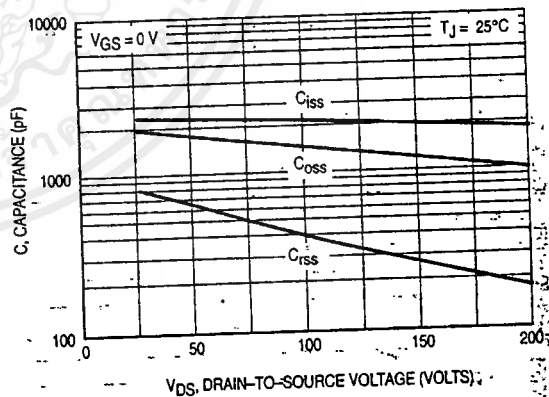


Figure 7b. High Voltage Capacitance Variation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

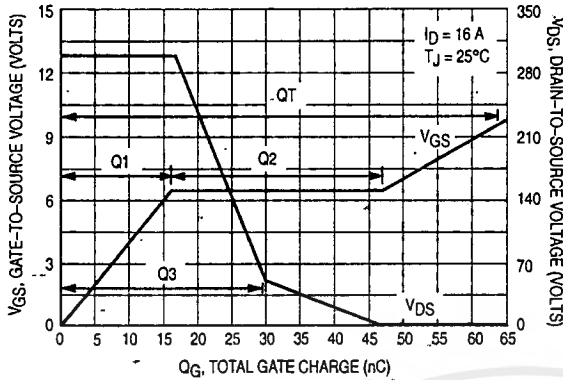


Figure 8. Gate-To-Source and Drain-To-Source Voltage versus Total Charge

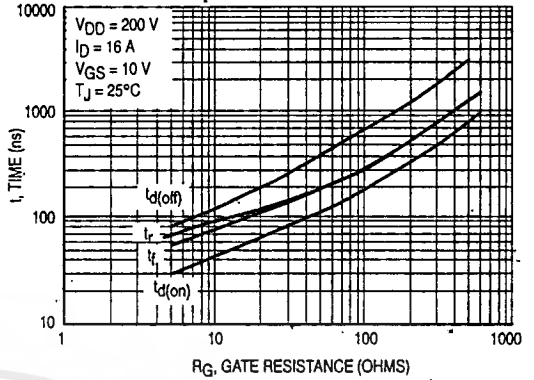


Figure 9. Resistive Switching Time Variation versus Gate Resistance

DRAIN-TO-SOURCE DIODE CHARACTERISTICS

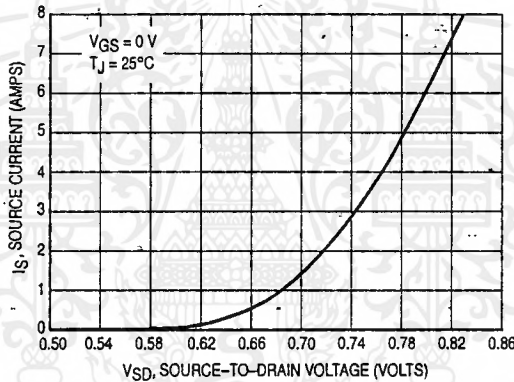


Figure 10. Diode Forward Voltage versus Current

SAFE OPERATING AREA

The Forward Biased Safe Operating Area curves define the maximum simultaneous drain-to-source voltage and drain current that a transistor can handle safely when it is forward biased. Curves are based upon maximum peak junction temperature and a case temperature (T_C) of 25°C. Peak repetitive pulsed power limits are determined by using the thermal response data in conjunction with the procedures discussed in AN569, "Transient Thermal Resistance—General Data and Its Use."

Switching between the off-state and the on-state may traverse any load line provided neither rated peak current (I_{DM}) nor rated voltage (V_{DSS}) is exceeded and the transition time (t_r, t_f) do not exceed 10 μ s. In addition the total power averaged over a complete switching cycle must not exceed $(T_J(MAX) - T_C)/(R_{\theta JC})$.

A Power MOSFET designated E-FET can be safely used in switching circuits with unclamped inductive loads. For reli-

able operation, the stored energy from circuit inductance dissipated in the transistor while in avalanche must be less than the rated limit and adjusted for operating conditions differing from those specified. Although industry practice is to rate in terms of energy, avalanche energy capability is not a constant. The energy rating decreases non-linearly with an increase of peak current in avalanche and peak junction temperature

Although many E-FETs can withstand the stress of drain-to-source avalanche at currents up to rated pulsed current (I_{DM}), the energy rating is specified at rated continuous current (I_D), in accordance with industry custom. The energy rating must be derated for temperature as shown in the accompanying graph (Figure 12). Maximum energy at currents below rated continuous I_D can safely be assumed to equal the values indicated.

SAFE OPERATING AREA

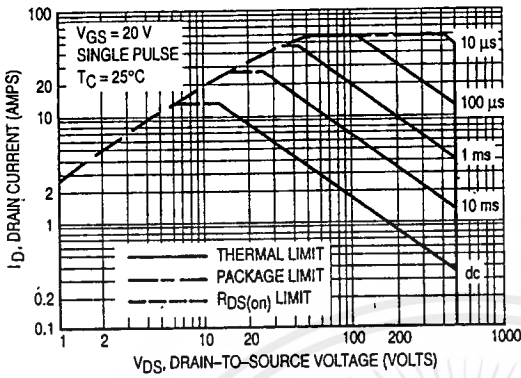


Figure 11. Maximum Rated Forward Biased Safe Operating Area

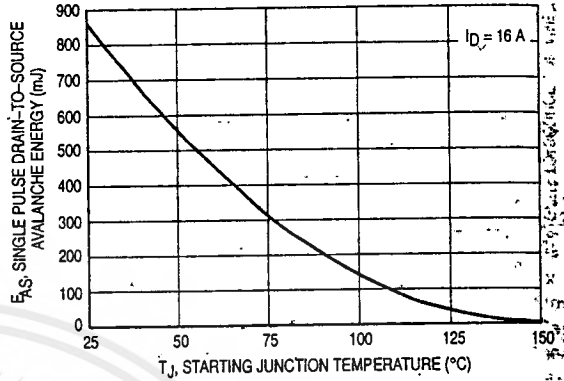


Figure 12. Maximum Avalanche Energy versus Starting Junction Temperature

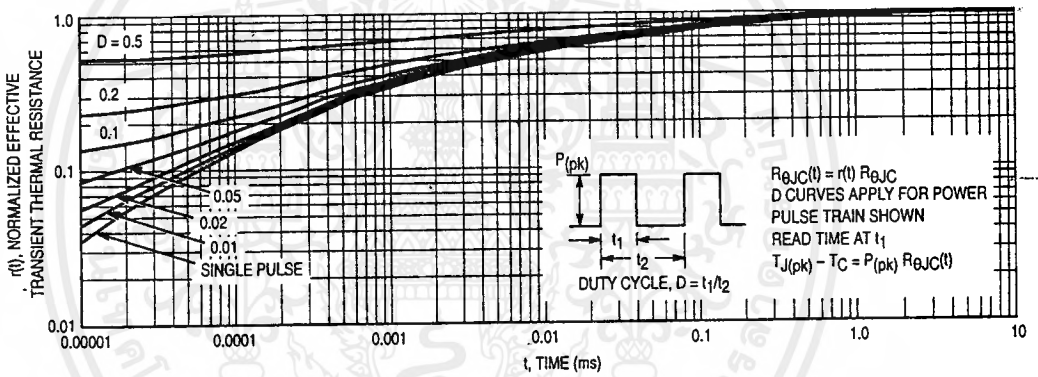


Figure 13. Thermal Response

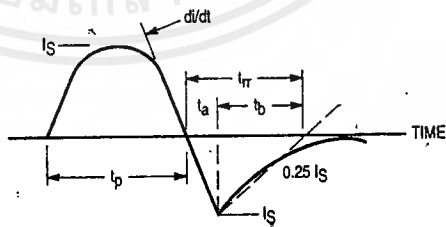


Figure 14. Diode Reverse Recovery Waveform

4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4020AB



CMOS 14-STAGE BINARY COUNTER

FEATURES

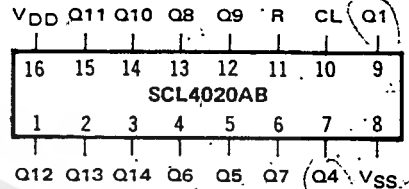
- ◆ 14 Fully Static Stages
- ◆ Buffered Outputs Available from 12 Stages
- ◆ Common Reset Line
- ◆ 8MHz Counting Rate @ 10Vdc
- ◆ All Inputs Buffered

DESCRIPTION

The SCL4020AB consists of 14 ripple-carry binary counter stages with appropriate input buffers and reset circuitry. Buffered outputs are externally available from stages 1, and 4 through 14. The counter is reset to its "all zeroes" state by a high level on the Reset input. The counter is advanced one count on the negative-going transition of each input pulse. Isolation from external noise and the effects of loading is provided by output buffering.

Applications include time delay circuits, counter controls, and frequency-dividing circuits.

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

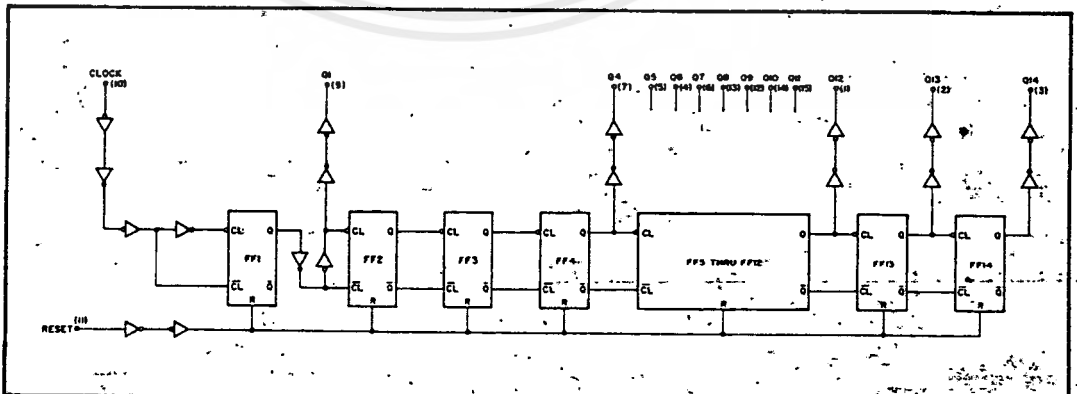
DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15 Vdc
Operating Temperature	T_A	-55 to +125 °C
C, D, F, H Device		-40 to +85 °C
E Device		

TRUTH TABLE

CLOCK	RESET	OUTPUT STATE
	0	No Change
	0	Advance to next state
X	1	All Outputs are low

X = Don't Care

LOGIC DIAGRAM



ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS¹

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT I _{DD}	5	V _{IN} =V _{SS} or V _{DD}	—	5	—	0.05	5	—	150	μA _{dc}
	10	All valid input combinations	—	10	—	0.1	10	—	300	
	15		—	15	—	0.2	20	—	600	
OUTPUT HIGH (SOURCE) CURRENT C, D, F, H device	I _{OH}	5	V _{OH} = 4.6V	-0.15	—	-0.12	-0.5	—	-0.08	mA _{dc}
		10	V _{OH} = 9.5V	-0.37	—	-0.3	-1.15	—	-0.21	
		15	V _{OH} = 13.5V V _{IN} =V _{SS} or V _{DD}	-1.25	—	-1.0	-4.5	—	-0.69	
	E device	5	V _{OH} = 4.6V	-0.14	—	-0.12	-0.5	—	-0.10	mA _{dc}
		10	V _{OH} = 9.5V	-0.35	—	-0.3	-1.15	—	-0.25	
		15	V _{OH} = 13.5V V _{IN} =V _{SS} or V _{DD}	-1.2	—	-1.0	-4.5	—	-0.85	
OUTPUT LOW (SINK) CURRENT C, D, F, H device	I _{OL}	5	V _{OL} = 0.4V	0.15	—	0.12	0.5	—	0.08	mA _{dc}
		10	V _{OL} = 0.5V	0.37	—	0.3	1.0	—	0.21	
		15	V _{OL} = 1.5V V _{IN} =V _{SS} or V _{DD}	1.25	—	1.0	5.8	—	0.69	
	E device	5	V _{OL} = 0.4V	0.14	—	0.12	0.5	—	0.10	mA _{dc}
		10	V _{OL} = 0.5V	0.35	—	0.3	1.0	—	0.25	
		15	V _{OL} = 1.5V V _{IN} =V _{SS} or V _{DD}	1.2	—	1.0	5.8	—	0.85	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

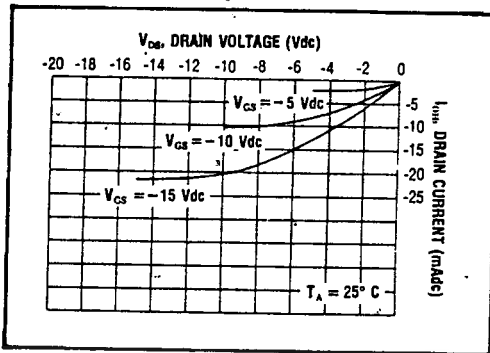
T_{HIGH} = +125°C for C, D, F, H device.

= + 85°C for E device.

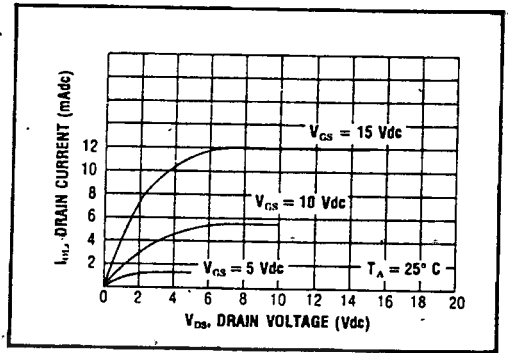
DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
CLOCKED OPERATION					
PROPAGATION DELAY TIME Clock to Q1	t _{PLH} , t _{PHL}	5	—	200	ns
		10	—	100	
		15	—	80	
Q _i to Q _{i+1}	t _{PLH} , t _{PHL}	5	—	150	ns
		10	—	75	
		15	—	60	
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	5	—	180	ns
		10	—	90	
		15	—	65	
MINIMUM CLOCK PULSE WIDTH	PW _{CL}	5	—	100	ns
		10	—	50	
		15	—	40	
MAXIMUM CLOCK FREQUENCY	f _{CL}	5	2.0	4.0	MHz
		10	4.0	8	
		15	5	10	
MAXIMUM CLOCK RISE AND FALL TIME	t _{CL} , t _{CL}	5	15	—	μs
		10	15	—	
		15	5	—	
RESET OPERATION					
PROPAGATION DELAY TIME	t _{PHL}	5	—	300	ns
		10	—	150	
		15	—	120	
MINIMUM RESET PULSE WIDTH	PW _R	5	—	150	ns
		10	—	75	
		15	—	60	
RESET REMOVAL TIME	t _{rem}	5	—	250	ns
		10	—	125	
		15	—	100	

SCL4020AB



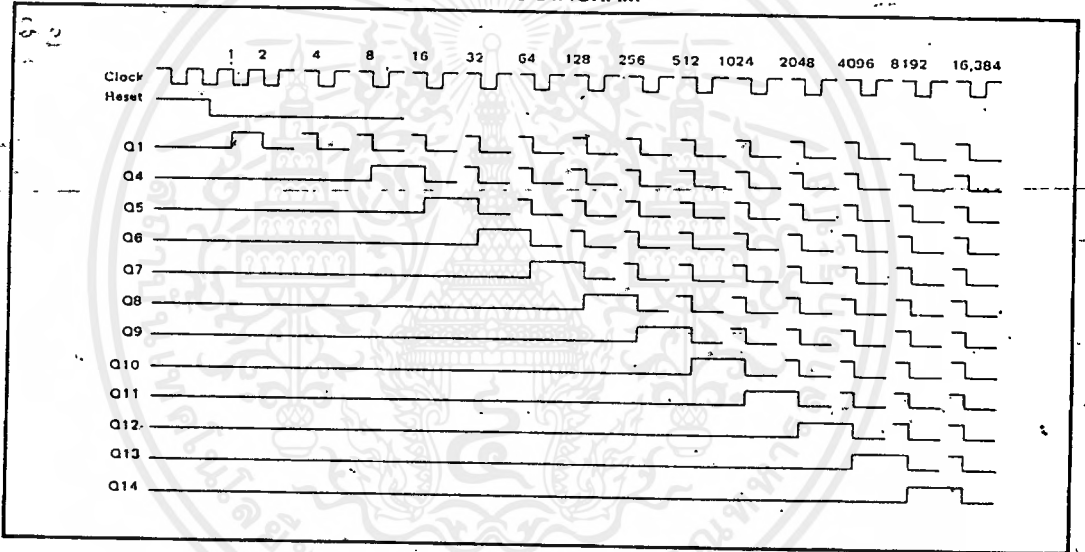
Typical P-Channel Source Current Characteristics



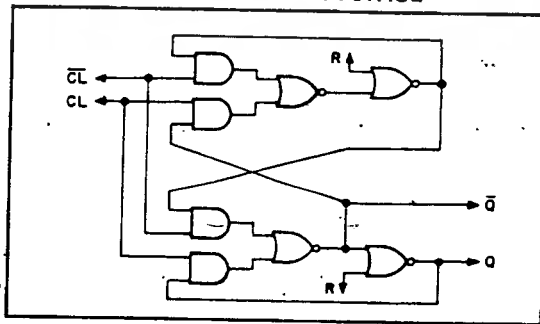
Typical N-Channel Sink Current Characteristics

01, 0052
02

TIMING DIAGRAM



TYPICAL COUNTER STAGE



SCL4046B
SCL4446B



CMOS PHASE-LOCKED LOOP

FEATURES

- ◆ Very low power consumption – 70 μ W (typ) @ $f_o = 10$ kHz, 5Vdc
- ◆ Operating frequency range (no offset) – Up to 3MHz (typ) @ 10Vdc (SCL4046B)
Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ◆ Low frequency drift – 0.04%/°C (typ) @ 10Vdc
- ◆ Choice of two phase comparators:
 1. Exclusive-OR network
 2. Edge-controlled memory network with phase-pulse output for lock indication
- ◆ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ◆ High VCO linearity 1% (typ)
- ◆ Source-follower output of VCO control input (Demodulator Output)
- ◆ Zener Diode to assist Supply Regulation
- ◆ Balanced Output Drive Current Specifications

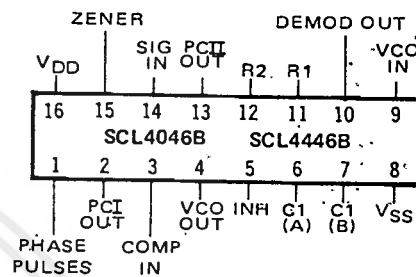
APPLICATIONS

- ◆ FM demodulator and modulator
- ◆ Frequency synthesis and multiplication
- ◆ Frequency discriminator
- ◆ Data synchronization
- ◆ Voltage-to-frequency conversion
- ◆ Tone decoding
- ◆ FSK-Modems
- ◆ Signal conditioning

DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal PCI_{out} , and maintains 90° phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals PCI_{out} and Phase Pulses, and maintains a 0° phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{out} whose frequency is determined by the voltage of input VCO_{in} and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source follower output, Demod Out, with an external resistor is used where the VCO_{in} signal is needed but no loading can be tolerated. The inhibit input Inh , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

- DC Supply Voltage $V_{DD} = V_{SS}$ 3 to 15
- Operating Temperature T_A -55 to +125
- C, D, F, H Device -40 to +85
- E Device

BLOCK DIAGRAM

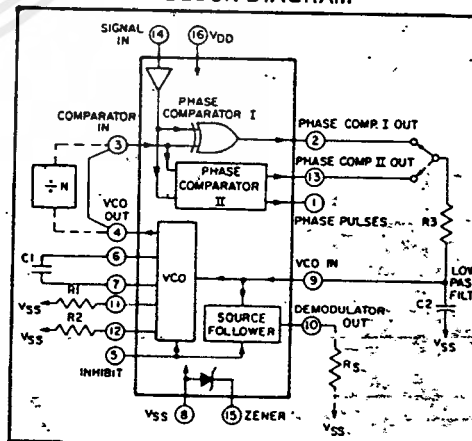


Fig. 1

VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ($10^{12}\Omega$) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor (R_S) of $50k\Omega$ or more should be connected from this terminal to V_{SS} . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

PHASE COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0" $\leq 30\%$ ($V_{DD} - V_{SS}$), logic "1" $\geq 70\%$ ($V_{DD} - V_{SS}$)]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator-input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to $V_{DD}/2$. The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency (f_0).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ($2f_c$).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ($2f_L$). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between 0° and 180° , and is 90° at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase-comparator I in locked condition is shown in Figure 3.

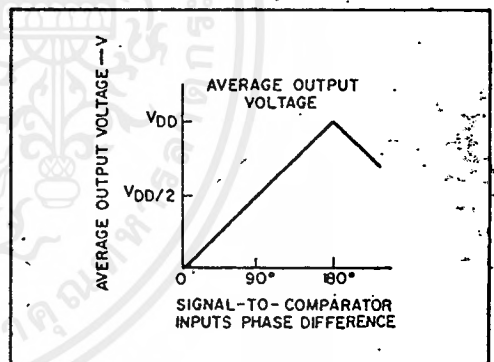


Fig. 2 - Phase-comparator I characteristics at low-pass filter output.

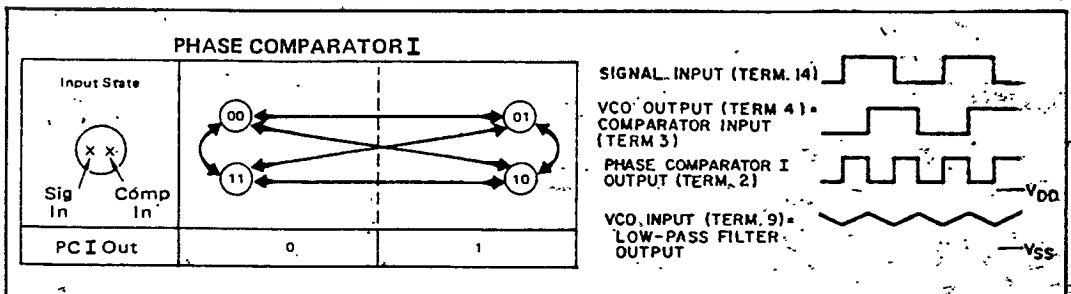


Fig. 3 - Typical waveforms employing phase comparator I in locked condition

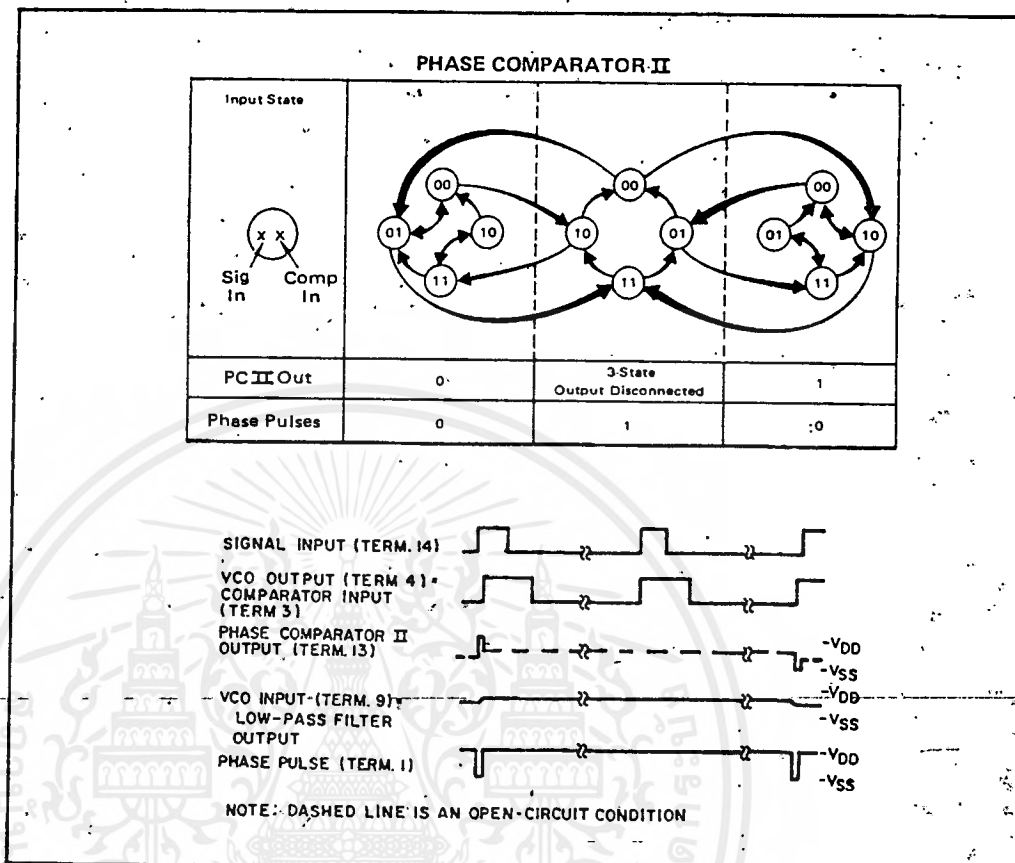


Fig. 4 - Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three state output circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to V_{DD} or down to V_{SS} , respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase comparator output becomes an open circuit and holds the charge on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase-pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range of this type of phase comparator is equal to the capture range, independent of the low-pass filter. When no signal is present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in locked condition.

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$R1, R2 \geq 2k\Omega$, $R_S \geq 10k\Omega$.
 $C1 \geq 15pF$

In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, f_0		VCO in PLL system will adjust to lowest operating frequency, f_{min}	
Frequency Lock Range, $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range, $2f_C$	 $2f_C \approx \frac{1}{\pi} \sqrt{\frac{2\pi f_L}{R1}}$			
Loop Filter Component Selection	 For $2f_C$, see Ref.		$f_C = f_L$	
Phase Angle between Signal and Comparator	90° at center frequency (f_0), approximating C^0 and 180° at ends of lock range ($2f_L$)		Always 0° in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	- Given: f_0 - Use f_0 with Fig.5a to determine R1 and C1	- Given: f_0 and f_L - Calculate f_{min} from the equation $f_{min} = f_0 - f_L$ - Use f_{min} with Fig. 5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ from the equation $\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1	- Given: f_{max} - Calculate f_0 from the equation $f_0 = \frac{f_{max}}{2}$ - Use f_0 with Fig.5a to determine R1 and C1	- Given: f_{min} & f_{max} - Use f_{min} with Fig.5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

ELECTRICAL CHARACTERISTICS ^{1,3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		UNIT	
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.		
QUIESCENT DEVICE CURRENT	I _{DD}	Inhibit = V _{DD} Signal Input = V _{DD}	5	—	5	—	0.05	5	—	150	μA
			10	—	10	—	0.01	10	—	300	
			15	—	20	—	0.2	20	—	600	
TOTAL POWER DISSIPATION	P _T	Inh = V _{SS} , VCO _{IN} = V _{DD} f _o = 10kHz, ² C _L = 15pF R1 = 1MΩ, R2 = R _S = ∞	5	—	—	0.07	—	—	—	—	m
			10	—	—	0.6	—	—	—	—	
			15	—	—	2.4	—	—	—	—	

- NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = + 85°C for E device.
³ VCO output (pin 4) and Phase Comparator Outputs (pins 2 and 13) have been designed for balanced output drive current specifications. Consult Family Specifications.

PARAMETER	CONDITIONS	V _{DD}	25°C			UNIT		
			Min.	Typ.	Max.			
VCO SECTION								
MAXIMUM OPERATING FREQUENCY SCL4046B SCL4446B	f _{max} R2 = ∞ VCO _{IN} = V _{DD}	R1 C1 10k 50pF	5	0.5	0.8	—	MHz	
			10	1.0	1.5	—		
			15	1.3	1.9	—		
		5k 50pF	5	0.6	1.0	—	MHz	
			10	1.4	2.1	—		
			15	1.8	2.7	—		
	2k 50pF	5	—	1.3	—	MHz		
		10	—	2.9	—			
		15	—	3.8	—			
	SCL4446B	R2 = ∞ VCO _{IN} = V _{DD}	R1 C1 10k 50pF	5	0.7	1.0	—	MHz
				10	1.3	2.0	—	
				15	1.9	2.8	—	
5k 50pF			5	0.9	1.3	—	MHz	
			10	1.9	2.9	—		
			15	2.6	3.9	—		
2k 50pF	5	—	1.8	—	MHz			
	10	—	3.9	—				
	15	—	5.4	—				
LINEARITY	R2 = ∞ VCO _{IN} = 2.5±0.3V, R1 ≥ 10kΩ VCO _{IN} = 5.0±2.5V, R1 ≥ 400kΩ VCO _{IN} = 7.5±5.0V, R1 ≥ 1MΩ	5	—	1	—	%		
		10	—	1	—			
		15	—	1	—			

ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	CONDITIONS	V _{DD}	+25°C			UNIT			
			Min.	Typ.	Max.				
VCO SECTION (Continued)									
TEMPERATURE-FREQUENCY STABILITY	No Offset	R2 = ∞	5	—	0.12-0.24	—	% / °C		
			10	—	0.04-0.08	—			
			15	—	0.015-0.03	—			
	With Offset	R2 ≤ 10X R1	5	—	0.06-0.12	—	% / °C		
			10	—	0.05-0.1	—			
			15	—	0.03-0.06	—			
INPUT RESISTANCE (VCO _{IN})	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ			
OUTPUT DUTY CYCLE		All valid input combinations and voltages	—	50	—	%			
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	C _L = 50pF	5	—	100	200	ns		
			10	—	50	100			
			15	—	40	80			
PHASE COMPARATORS									
INPUT RESISTANCE Signal Input	R _{IN}		5	1	3	—	MΩ		
			10	0.2	0.7	—			
			15	0.1	0.3	—			
Comparator Input	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ			
AC-COUPLED INPUT SENSITIVITY Signal Input	V _{IN}		5	—	200	400	mV		
			10	—	400	800			
			15	—	700	1400			
OUTPUT TRANSITION TIME	PCI, P/CII Outputs	t _{TLH} , t _{THL}	C _L = 50pF	5	—	100	200	ns	
				10	—	50	100		
				15	—	40	80		
	Phase Pulses Output	t _{TLH} , t _{THL}			5	—	130	260	ns
					10	—	65	130	
					15	—	50	100	
DEMODULATOR OUTPUT									
OFFSET VOLTAGE	VCO _{IN} - V _{DEM}	R _S ≥ 50kΩ	5	—	1.4	2.2	V _{dc}		
			10	—	1.6	2.2			
			15	—	1.8	2.2			
LINEARITY		R _S ≥ 50kΩ VCO _{IN} = 2.5±0.3V VCO _{IN} = 5.0±2.5V VCO _{IN} = 7.5±5.0V	5	—	0.1	—	%		
			10	—	0.6	—			
			15	—	0.8	—			
ZENER DIODE									
ZENER VOLTAGE	V _Z	I _Z = 50μA	—	6.3	7.0	7.7	V		
DYNAMIC RESISTANCE	R _Z	I _Z = 1mA	—	—	100	—	Ω		

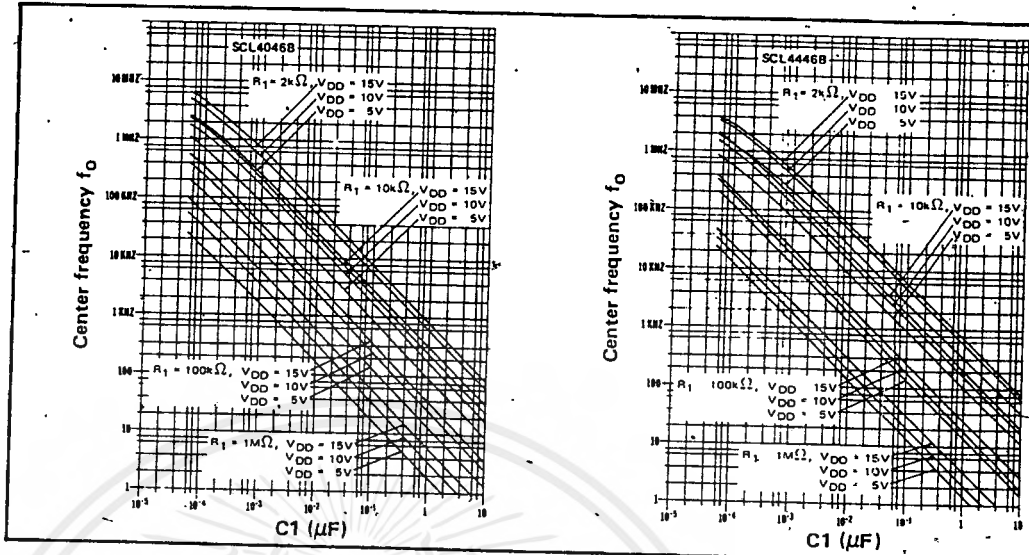


Fig. 5 (a) Typical center frequency (f_0) vs C1 ($R_2 = \infty$, $V_{COIN} = \frac{V_{DD}}{2}$, $T_A = 25^\circ\text{C}$)

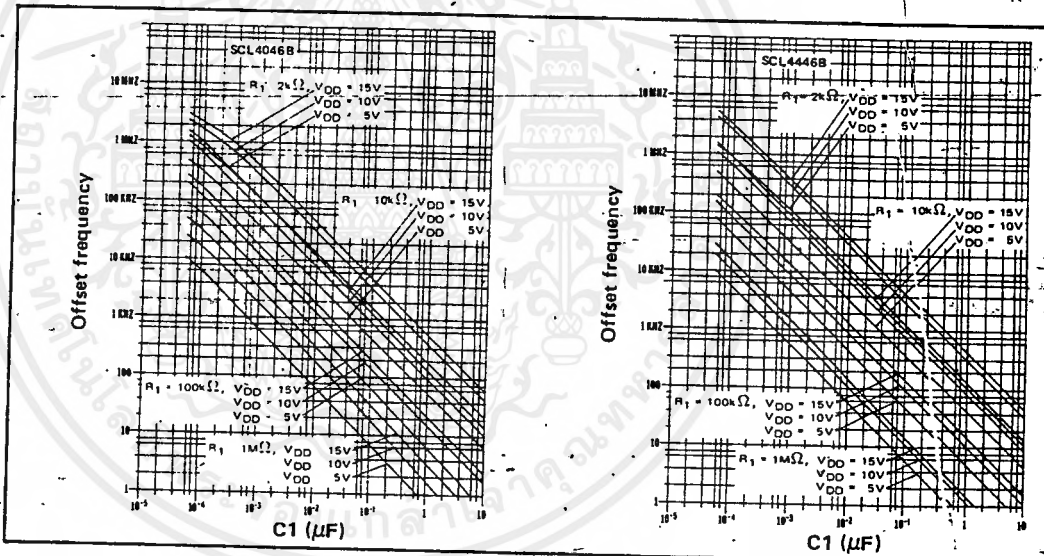


Fig. 5 (b) Typical frequency offset vs C1 ($V_{COIN} = V_{SS}$, $T_A = 25^\circ\text{C}$)

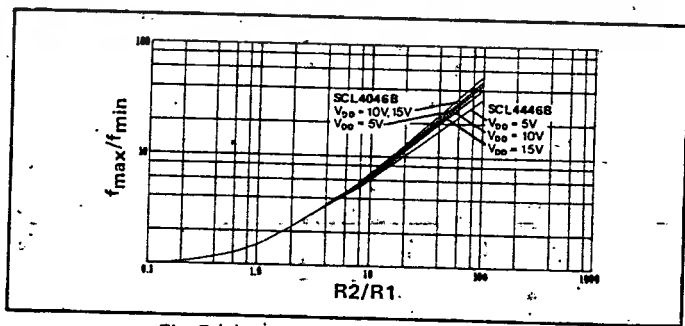


Fig. 5 (c) Typical f_{max}/f_{min} vs R_2/R_1

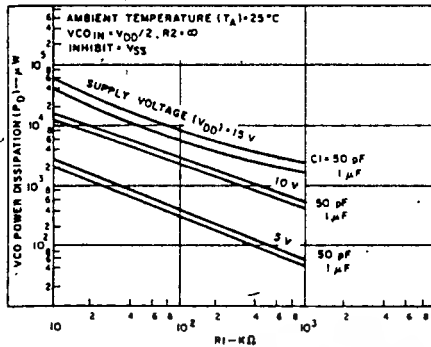


Fig. 6 (a) - Typical VCO power dissipation at center frequency vs R1.

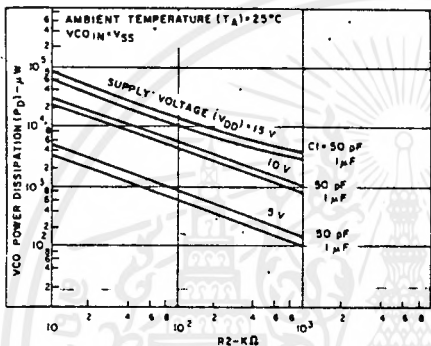


Fig. 6 (b) - Typical VCO power dissipation at f_{min} vs R2.

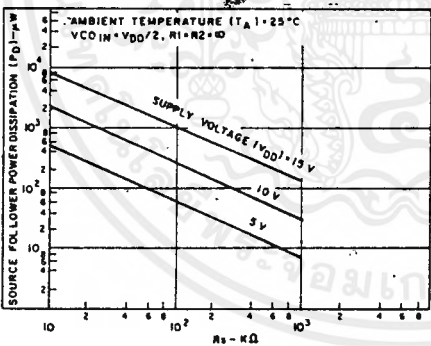


Fig. 6 (c) - Typical source follower power dissipation vs R_S .

NOTE: To obtain approximate total power dissipation of PLL system for no-signal input

$$P_D (\text{Total}) = P_D (f_0) + P_D (f_{MIN}) + P_D (R_S) - \text{Phase Comparator I}$$

$$P_D (\text{Total}) = P_D (f_{MIN}) - \text{Phase Comparator II}$$

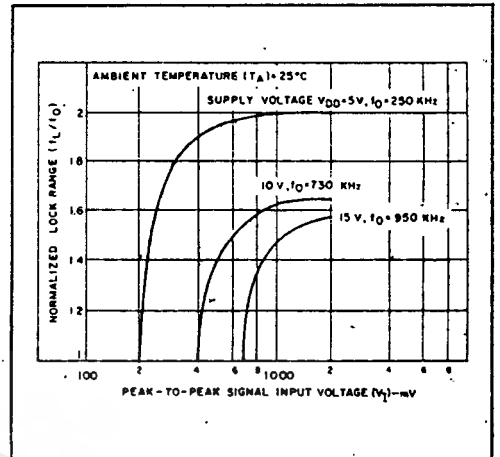


Fig. 7 - Typical lock range vs signal input amplitude

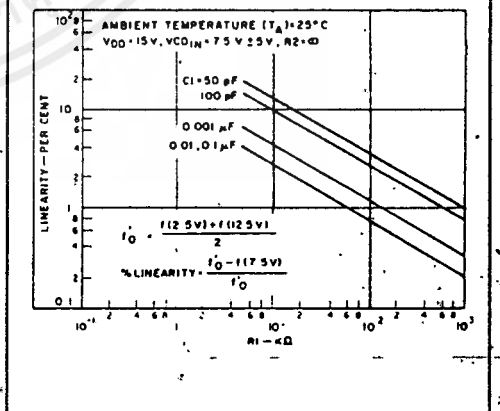
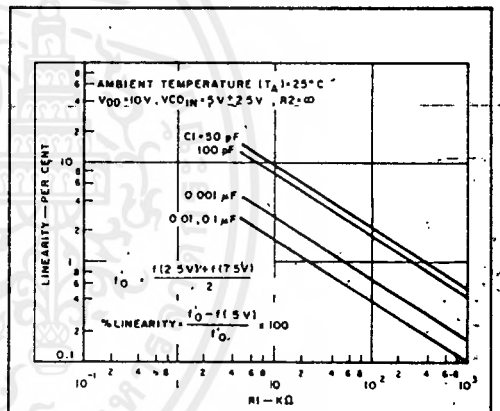


Fig. 8(a, b) - Typical VCO linearity vs R1 and C1

SCL4011B, SCL4012B
SCL4023B, SCL4068B



CMOS NAND GATES

SCL4011B – Quad 2-Input NAND
SCL4012B – Dual 4-Input NAND
SCL4023B – Triple 3-Input NAND
SCL4068B – 8-Input NAND

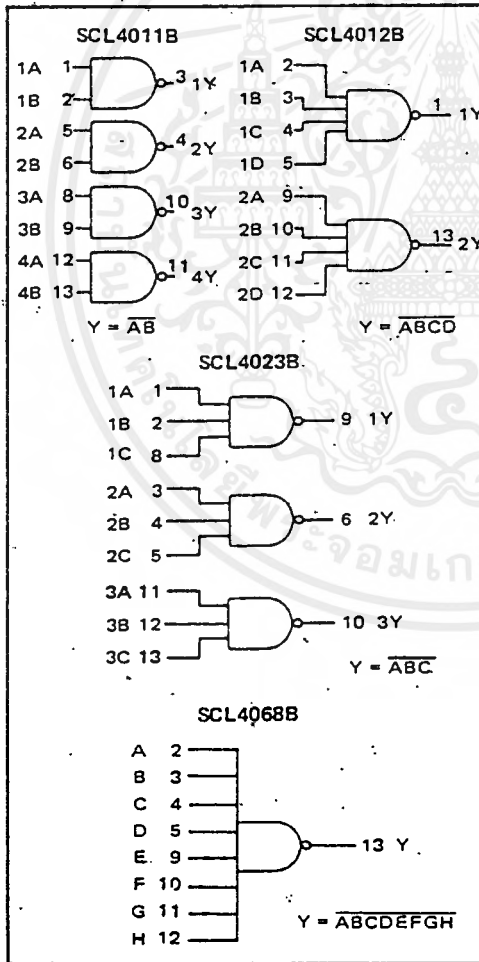
FEATURES

- ◆ Buffered Outputs
- ◆ Diode Protection on all Inputs
- ◆ Fully "B"-Series Compatible
- ◆ Balanced Output Drive Current Specifications

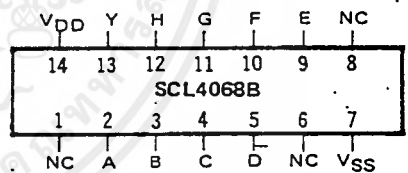
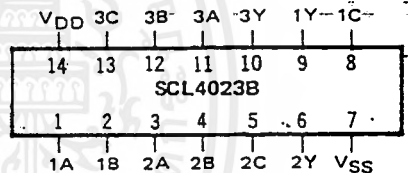
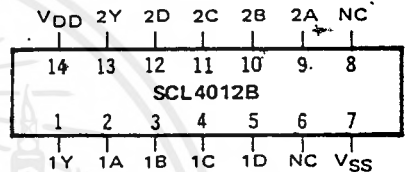
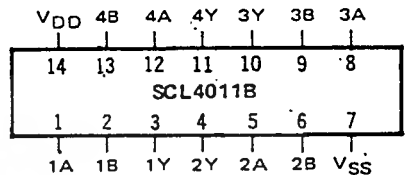
TRUTH TABLE

Inputs	Output
1 1 ... 1	0
All other combinations	1

FUNCTION DIAGRAMS



CONNECTION DIAGRAMS
(all packages)



Add suffix to package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage $V_{DD} - V_{SS}$ 3 to 15 Vdc

Operating Temperature T_A

C, D, F, H Device -55 to +125 °C
E Device -40 to +85 °C

ELECTRICAL CHARACTERISTICS

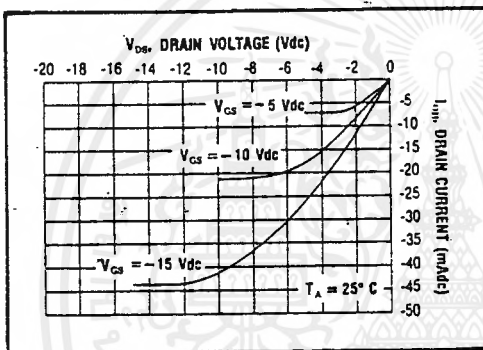
STATIC CHARACTERISTICS

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ¹		+25°C		T _{HIGH} ²		Units	
			Min.	Max.	Min.	Typ.	Max.	Min.		Max.
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} = V _{SS} or V _{DD} All valid input combinations	-	0.05	-	0.0005	0.05	-	1.5	μAdc
			-	0.10	-	0.001	0.10	-	3.0	
			-	0.20	-	0.002	0.20	-	6.0	

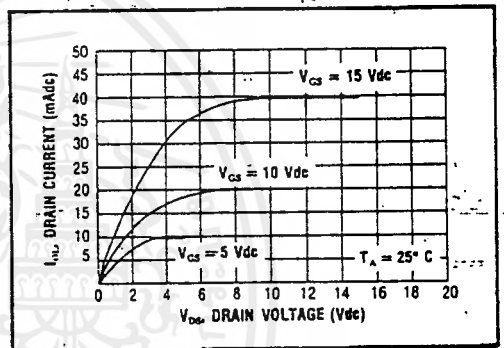
NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = +85°C for E device.
³ These devices have been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t _{PLH} , t _{PHL}	5	-	125	ns
		10	-	60	
		15	-	45	
OUTPUT TRANSITION TIME	t _{FLH} , t _{FHL}	5	-	100	ns
		10	-	50	
		15	-	40	

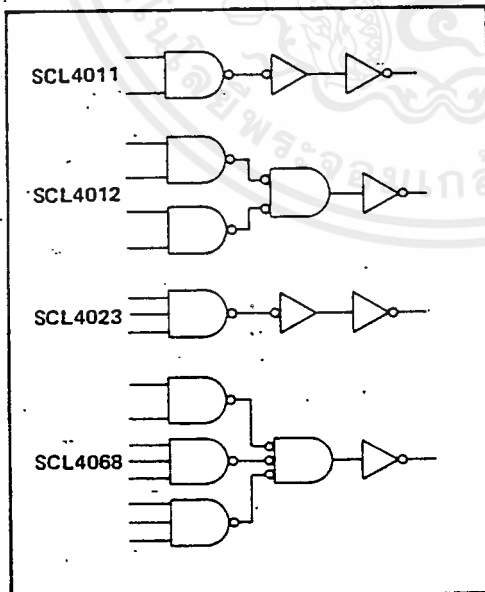


Typical P-Channel Source Current Characteristics

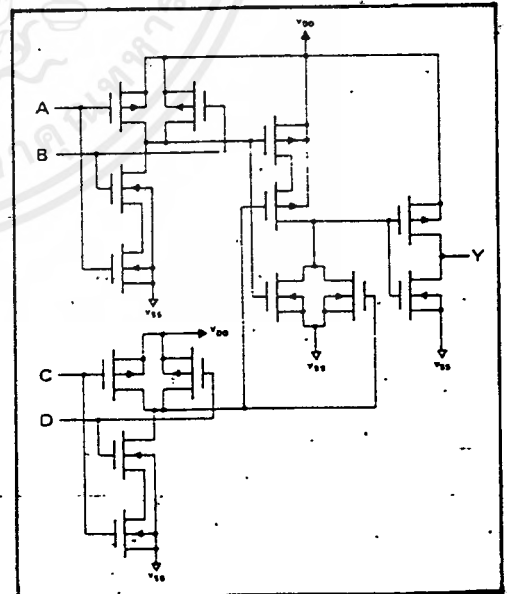


Typical N-Channel Sink Current Characteristics

LOGIC DIAGRAMS



SCHEMATIC DIAGRAM SCL4012B (1 of 2 gates)



SCL4011UB



CMOS NAND GATE (Unbuffered)

FEATURES

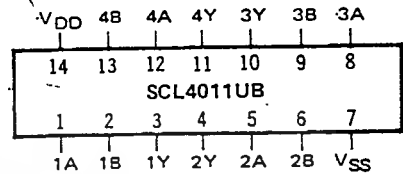
- ◆ Unbuffered Outputs for Quasi-Linear Applications
- ◆ Quad 2-Input NAND Configuration
- ◆ Diode Protection on all Inputs
- ◆ Output Drive Current Compatible with "B" Series
- ◆ Pin Compatible with Buffered SCL4011B
- ◆ Balanced Output Drive Current Specifications

DESCRIPTION

The SCL4011UB consists of four positive-logic NAND gates. The outputs are unbuffered, making the device suitable for quasi-linear applications, such as gated oscillators, multivibrators, and pulse shaping circuits.

For digital applications, the buffered SCL4011B is recommended for its higher gain and input pattern insensitivity.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

TRUTH TABLE

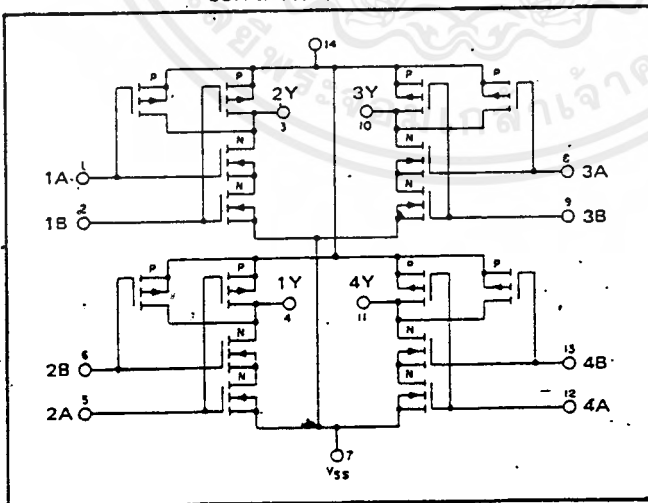
Inputs		Output
1	1	0
All other combinations		1

RECOMMENDED OPERATING CONDITIONS

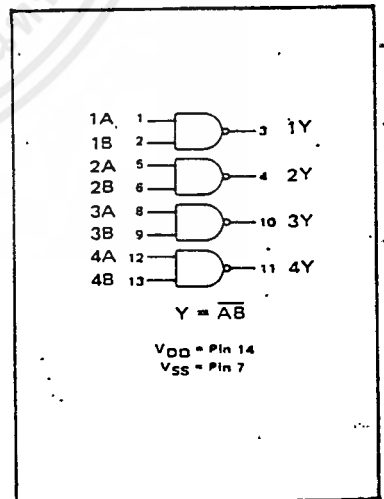
For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

SCHEMATIC DIAGRAM



LOGIC DIAGRAM



ELECTRICAL CHARACTERISTICS

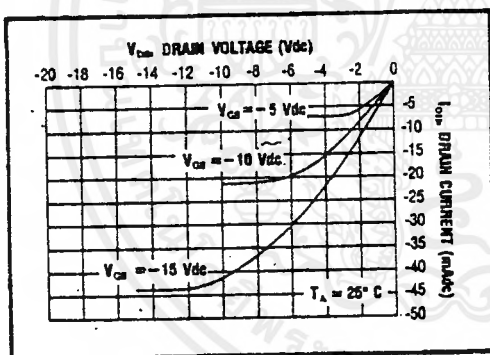
STATIC CHARACTERISTICS ^{1,3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} = V _{SS} or V _{DD} All valid input combinations	—	0.05	—	0.0005	0.05	—	1.5	μA _{dc}
			—	0.10	—	0.001	0.10	—	3.0	
			—	0.20	—	0.002	0.20	—	6.0	

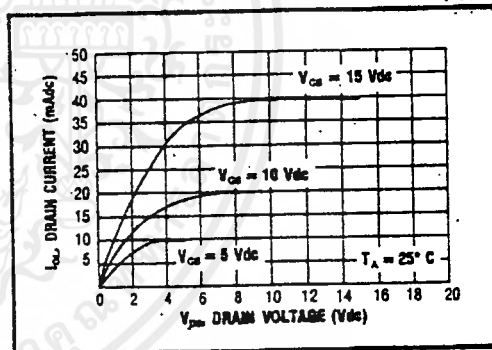
- NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = + 85°C for E device.
³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t _{PLH} , t _{PHL}	5	—	75	150
		10	—	35	70
		15	—	25	50
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	5	—	100	200
		10	—	50	100
		15	—	40	80

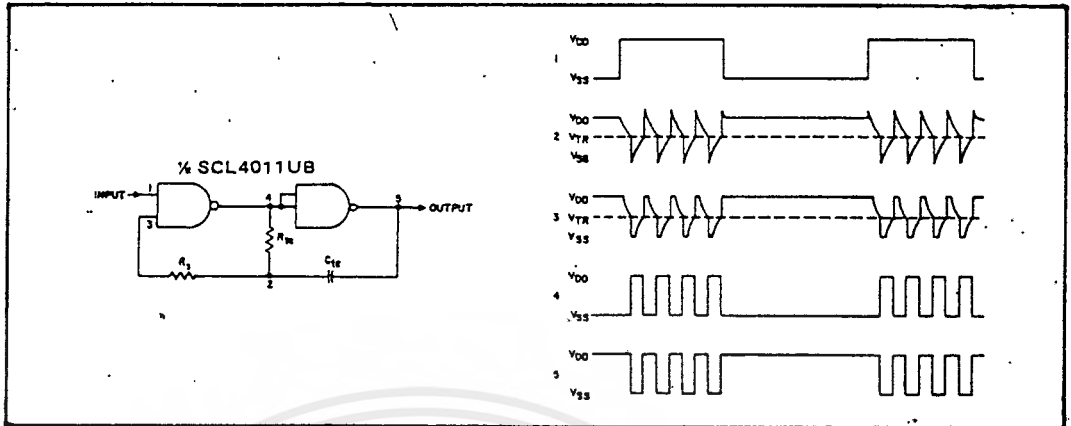


Typical P-Channel Source Current Characteristics

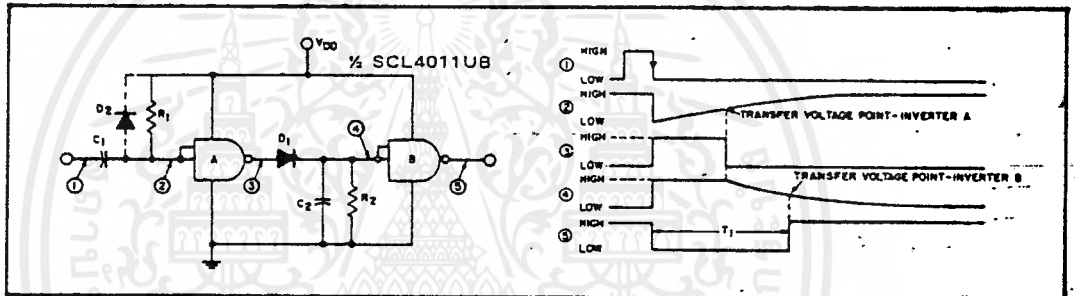


Typical N-Channel Sink Current Characteristics

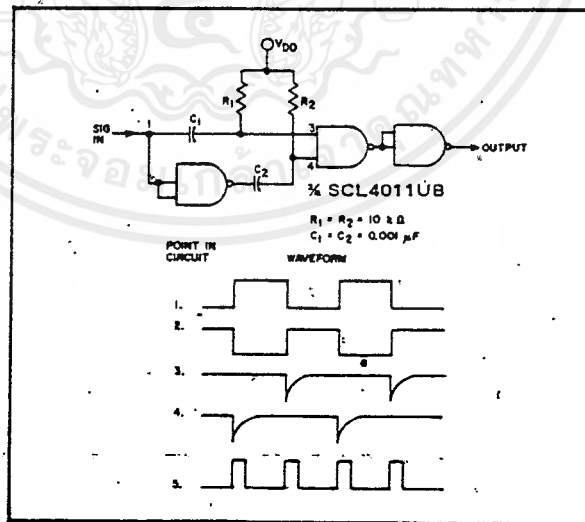
APPLICATIONS INFORMATION



Gated Oscillator



Compensated Monostable Multivibrator (Independent of Transfer Voltage)



Frequency Doubler



1. Technological Promotion Association (Thai - Japan)

Temperature Masuring Instrument Calibration

2. Analog and Digital Filters Design and Realization

Harry Y-F Lam

3. Approximation Methods for Electronic Filter Design

Richard W. Dahiels, Ph.D.

4. เครื่องกลไฟฟ้า 2

รศ.สัมพันธ์ หาญชเล ภาควิชาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าธนบุรี

5. คอมพิวเตอร์อิเล็กทรอนิกส์เวลด์ ฉบับที่ 135

