



112) ๕.๓

4.1.2๘

อีพรอมอีมูเลเตอร์
EPROM EMULATOR



โดย

นางสาวนันทราภรณ์ คะยอม

นางสาวนุชรรัตน์ ไชยโยธา

OK

พ.ท.ไม่ทจ

วัน เดือน ปี..... 22 ค.ค. 2541
เลขทะเบียน..... 039117
เลขเรียกหนังสือ..... T.40357 ๒651๑

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

๕ โทว

๕ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาต
๕ ใ้การฉีกใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของ

อีพรอมอีมูเลเตอร์
EPROM EMULATOR



ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

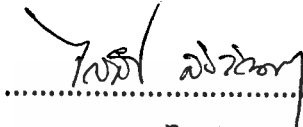
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง อีพรอมอิมูเลเตอร์

EPROM EMULATOR

ผู้จัดทำ 1.นางสาวนิราภรณ์ คะยอม 37014208

2.นางสาวนุชรัตน์ ไชยโสภา 37014209



.....อาจารย์ที่ปรึกษา

(ผศ.ดร.ไกรธิน ตั้งวัฒนา)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อีพรอมอีมูเลเตอร์

EPROM EMULATOR

โดย นางสาวนिरาภรณ์ กะชอม 37014208
นางสาวนุชรรัตน์ ไชยโชธา 37014209

อาจารย์ที่ปรึกษา ผศ.ดร.ไกรสิน ตังวัฒนา

บทคัดย่อ

อีพรอมอีมูเลเตอร์เป็นบอร์ดที่ทำหน้าที่เสมือนเป็นตัวอีพรอมเป็นประโยชน์อย่างสูงในการแก้ไขและพัฒนา ก่อนที่จะทำให้อีพรอมตัวจริงให้กับบอร์ดไมโครโปรเซสเซอร์ บอร์ดอีพรอมอีมูเลเตอร์ใช้การติดต่อกับคอมพิวเตอร์ทางพอร์ตอนุกรม RS232 โดยใช้สายในการเชื่อมต่อและโหลดโปรแกรมเพียงสองเส้นแล้วทำการแปลงข้อมูลจากพอร์ตอนุกรม RS232 มาเป็นข้อมูลแบบขนานอีกครั้งหนึ่ง ภายในบอร์ดใช้ไมโครคอนโทรลเลอร์ 8051 เป็นตัวควบคุม

ABSTRACT

This thesis is a design concerning about the EPROM EMULATOR board that it is designed to improve and develop the programs. Normally, before we are using actual EPROM to microprocessor board. This board connected to computer by serial port (RS-232). This inside board use microcontroller 8051 control other part.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อ	
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการทํางาน	3
2.1 โครงสร้างของ MCS-51	3
2.2 การจัดการหน่วยความจำ	7
2.3 วงจรนาฬิกาใน MCS-51	11
2.4 การทํางานของ EPROM	15
2.5 การสื่อสารข้อมูลแบบอนุกรม	16
2.6 โครงสร้างของไฟล์ข้อมูลที่ไร้ค่านีโหลด	18
บทที่ 3 การคำนวณและการสร้าง	20
3.1 หลักการทํางานของบอร์คอิพรอมอีมีูเลเตอร์	21
3.2 การใช้งานบอร์คอิพรอมอีมีูเลเตอร์	22
3.3 รูปผังงานและวงจรการทํางานของบอร์คอิพรอมอีมีูเลเตอร์	23
บทที่ 4 การทดลองและผลการทดลอง	29
บทที่ 5 บทวิจารณ์และบทสรุป	35
ภาคผนวก	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

	หน้า
รูปที่ 1.1 แสดงหลักการเชื่อมต่อระบบกับอีพรอมอีมีูเลเตอร์	1
รูปที่ 2.1 แสดงตำแหน่งขาของ MCS - 51	4
รูปที่ 2.2 แสดงการต่อขารีเซ็ตให้กับ 8051	6
รูปที่ 2.3 แสดงโครงสร้างภายใน MCS - 51	6
รูปที่ 2.4 แสดงโครงสร้างหน่วยความจำทั้งหมดของ MCS - 51	8
รูปที่ 2.5 แสดงแผนภาพหน่วยความจำสำหรับเก็บข้อมูลภายในชิป	9
รูปที่ 2.6 แสดงหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปทั้งสองส่วน	9
รูปที่ 2.7 แสดงถึงแผนที่การกำหนดตำแหน่งบิต	10
รูปที่ 2.8 แสดงวงจรสร้างสัญญาณนาฬิกา	12
รูปที่ 2.9 แสดงโครงสร้างแมชชีนไซเกิล MCS - 51	13
รูปที่ 2.10 แสดงผังเวลาการติดต่อกับหน่วยความจำภายนอก	14
รูปที่ 2.11 แสดงสัญญาณของพอร์ต RS232 และการต่อสาย	17
รูปที่ 2.12 แสดงถึงแนวการเปลี่ยนสัญญาณ TTL ไปเป็นระดับสัญญาณแบบ RS-232 และการแปลงระดับสัญญาณแบบ RS-232 ไปเป็นระดับสัญญาณแบบ TTL	18
รูปที่ 3.1 แสดงผังงานการทำงานของบอร์ดอีพรอมอีมีูเลเตอร์	20
รูปที่ 3.2 แสดงการทำงานช่วงที่เขียนข้อมูลลงในหน่วยความจำ	20
รูปที่ 3.3 แสดงการทำงานช่วงที่บอร์ดเป้าหมายเข้ามาใช้ข้อมูล	21
รูปที่ 3.4 แสดงหลักการเลือกคิพสวิทช์	21
รูปที่ 3.5 แสดงการต่อสายพอร์ตอนุกรม	22
รูปที่ 3.6 แสดงผังงานของส่วนโปรแกรมทั้งหมด	24
รูปที่ 3.7 แสดงส่วนของวงจรการทำงาน	26
รูปที่ 3.8 แสดงส่วนของ DIP - JUMPER 28 ขา	28
รูปที่ 4.1 แสดงบอร์ดอีพรอมอีมีูเลเตอร์	29
รูปที่ 4.2 แสดงการจ่ายไฟเลี้ยงให้กับบอร์ดอีพรอมอีมีูเลเตอร์	30
รูปที่ 4.3 แสดงผลที่ได้จากการทดสอบโปรแกรมที่ 1	31
รูปที่ 4.4 แสดงผลที่ได้จากการทดสอบโปรแกรมที่ 2	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

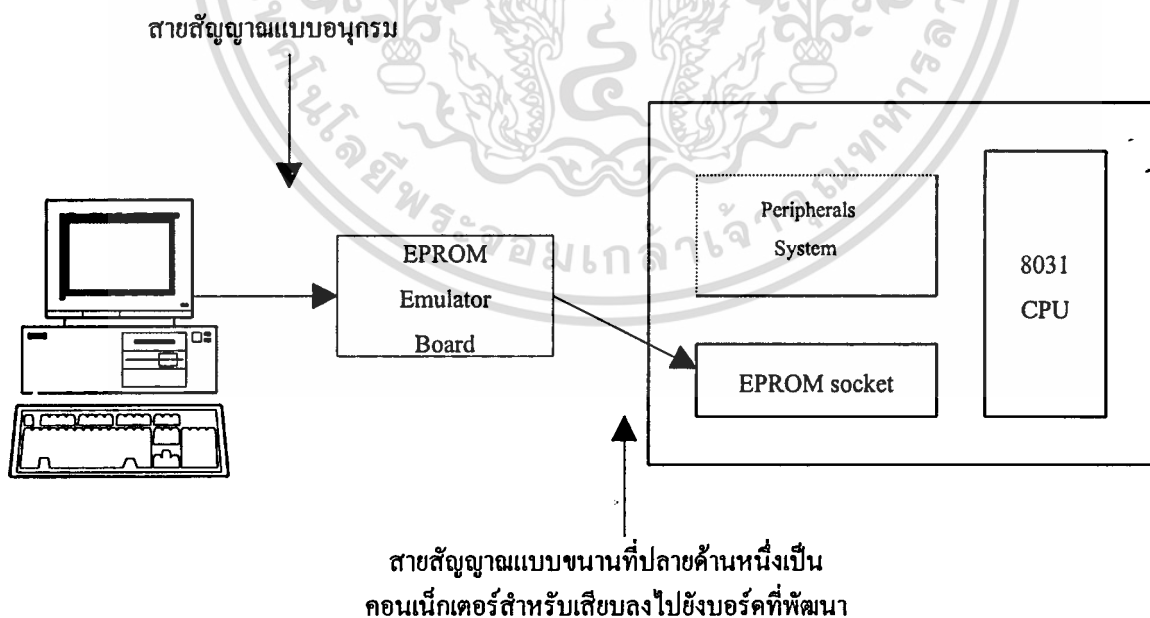
บทที่ 1

บทนำ

ในระบบไมโครคอมพิวเตอร์หรือระบบของคอมพิวเตอร์ระดับใหญ่ขึ้นไป นอกจากจะมีฮาร์ดแวร์ซึ่งเป็นส่วนประกอบที่สำคัญแล้ว ยังต้องมีซอฟต์แวร์ใช้ควบคุมการทำงานฮาร์ดแวร์ให้ทำงานตามที่เราต้องการ ซึ่งซอฟต์แวร์ในที่นี้หมายถึง ตัวโปรแกรม หรือข้อมูลต่างๆที่นำมาใช้ประโยชน์ได้ และแน่นอนเมื่อมีซอฟต์แวร์แล้วก็จำเป็นต้องมีอุปกรณ์เก็บซอฟต์แวร์ด้วย ซึ่งอุปกรณ์เหล่านี้ก็แตกต่างกันไป เช่น Floppy Disk, Hard Disk, Magnetic Tape, และ EPROM

EPROM (Erasable Programmable Read - Only Memory) เป็นไอซีหน่วยความจำประเภทถาวรชนิดหนึ่งที่มีคุณสมบัติเด่นคือ ผู้ใช้งานสามารถโปรแกรมได้เองหรือลบข้อมูลเก่าออกแล้วทำการโปรแกรมใหม่ได้ การลบข้อมูลทำได้โดยการฉายรังสีอุลตราไวโอเลตลงบนช่องกระจกกลมๆ ซึ่งอยู่ข้างบนตัว EPROM

โดยปกติแล้ว เมื่อเราได้สร้างและพัฒนาโปรแกรมเสร็จสิ้นแล้วก็มักจะต้องนำไปบรรจุในไอซีหน่วยความจำ EPROM และนำไปเสียบต่อยังส่วนของหน่วยความจำโปรแกรมของระบบไมโครคอนโทรลเลอร์ เมื่อต้องการแก้ไขหรือปรับปรุงโปรแกรมก็จะต้องนำ EPROM นี้มาลบด้วยแสงอุลตราไวโอเลตและนำมาบรรจุโปรแกรมใหม่อีกครั้งหนึ่ง ซึ่งจะเห็นว่าหากมีการแก้ไขโปรแกรมบ่อยครั้งจะต้องสิ้นเปลืองเวลามาก ดังนั้นจึงได้มีการสร้างแผงวงจรมอนิเตอร์ขึ้นเพื่อทำหน้าที่แทนตัวไอซี EPROM หรือ RAM จริง ซึ่งจะทำให้การพัฒนาหรือการเขียนทดสอบโปรแกรมเป็นไปอย่างสะดวกมากขึ้น การใช้งานโดยจะต่อจากพอร์ตอนุกรม RS232 ของเครื่องไมโครคอมพิวเตอร์ได้โดยตรง ซึ่งลักษณะการใช้งานอีพรอมโมเนเตอร์แสดงได้ดังนี้



รูปที่ 1.1 แผนภาพแสดงหลักการเชื่อมต่อระบบกับอีพรอมโมเนเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยด้านหนึ่งของแผงวงจรเป็นสายนำสัญญาณขนาดเท่ากับ EPROM ที่จะนำไปแทนที่และอีกด้านหนึ่งจะเชื่อมต่อกับเครื่องคอมพิวเตอร์ผ่านทางช่องสื่อสารแบบอนุกรม การใช้งานก็เพียงแค่ส่งโปรแกรมรหัสข้อมูลที่ได้ภายหลังจากการแอสเซมเบลอร์ออกมาทางช่องสื่อสารเท่านั้น วงจรที่อยู่ภายในแผงวงจรอีพรอมอีมีูเลเตอร์นี้ต่อไปให้อยู่ในลักษณะที่เหมือนกับการบรรจุข้อมูลลงในไอซี EPROM

คุณสมบัติของบอร์ดิ์พรอมอีมีูเลเตอร์

1. ใช้ไมโครคอนโทรลเลอร์ MCS-51 เป็นตัวประมวลผล ซึ่งทำงานที่ความถี่ 11.0592 เมกะเฮิร์ต ทำให้สะดวกต่อการใช้งาน เพราะมีพอร์ตอนุกรมอยู่ในตัว
2. ความเร็วในการสื่อสารทางพอร์ตอนุกรม คือ 9600 bps
3. ไฟล์ที่ใช้ในการโหลดข้อมูลใช้ไฟล์มาตรฐานแบบ Intel - Hex File มีระบบตรวจสอบความถูกต้องของข้อมูลทุกครั้งที่มีการดาวน์โหลด
4. มีคัลปีหรับสำหรับเป็นสัญญาณรีเซ็ตให้กับบอร์ดิ์เป้าหมาย สามารถเลือกได้ทั้งแบบ Active Low และ Active High
5. ทำงานร่วมกับเครื่องคอมพิวเตอร์ โดยผ่านทางพอร์ตอนุกรม RS-232



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการทํางาน

2.1 โครงสร้างของ MCS-51

ไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล MCS-51 นี้ผลิตโดยบริษัทอินเทลมีอยู่ด้วยกันหลายเบอร์ซึ่งมีรายละเอียดดังตารางที่ 2.1

Device	ROMless Version	EPROM Version	ROM Bytes	RAM Bytes	8-bit I/O Ports	16-bit Timer/Counters	Programmable Counter Array (PCA)	UART	Serial Expansion Port (SEP)	Global Serial Channel (GSC)	DMA Channels	A/D Channels	Interrupt Sources/Vectors	Power Down and Idle Modes
8051	8031	-	4K	128	4	2		✓					6/5	✓
8051AH	8031AH	8751H 8751BH	4K	128	4	2		✓					6/5	✓
8052AH	8032AH	8752BH	8K	256	4	3		✓					8/6	✓
80C51BH	80C31BH	87C51	4K	128	4	2		✓					6/5	✓
80C52	80C32	-	8K	256	4	3		✓					8/6	✓
83C51FA	80C51FA	87C51FA	8K	256	4	3	✓	✓					14/7	✓
83C51FB	80C51FB	87C51FB	16K	256	4	3	✓	✓					14/7	✓
83C152JA	80C152JA	-	8K	256	5	2		✓		✓	2		19/11	✓
-	80C152JB	-	-	256	7	2		✓		✓	2		19/11	✓
83C152JC	80C152JC	-	8K	256	5	2		✓		✓	2		19/11	✓
-	80C152JD	-	-	256	7	2		✓		✓	2		19/11	✓
83C452	80C452	87C452P	8K	256	5	2		✓					9/8	✓

ตารางที่ 2.1 แสดงรายละเอียดไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล MCS-51

2.1.1 คุณสมบัติของ MCS-51

- ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว
- มีหน่วยความจำโปรแกรม (Program Memory) ขนาด 4 กิโลไบต์สำหรับเบอร์ 8051 และ 8031 8032 ไม่มีหน่วยความจำชุดนี้ ส่วน 8052 มีหน่วยความจำถึง 8 กิโลไบต์
- มีหน่วยความจำสำหรับเก็บข้อมูลทั่วไปอยู่ภายในชิปจำนวน 128 ไบต์ สำหรับ 8052 มีถึง 256 ไบต์
- สามารถใช้หน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลที่อยู่นอกชิปได้อย่างละ 64 กิโลไบต์ แยกจากกัน
- คำสั่งส่วนใหญ่ใช้เวลาเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิร์ต
- มีพอร์ตที่สามารถรับและส่งข้อมูลได้ 2 ทิศทาง จำนวน 4 พอร์ตๆละ 8 บิต หรือสามารถใช้งานเป็นพอร์ตขนาด 1 บิต แยกจากกัน ทำให้เสมือนมีพอร์ตขนาด 1 บิต ใช้งานรวมทั้งสิ้น 32 พอร์ต
- รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราเร็วในการรับส่งข้อมูล (Baud Rate) ได้ตั้งแต่ 300 ถึง 375 กิโลบิตต่อวินาที
- จัดลำดับความสำคัญของสัญญาณอินเทอร์รัปต์ได้ 2 ระดับ
- หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วนสามารถเข้าถึงข้อมูลได้ทั้งระดับ ไบต์และระดับบิต

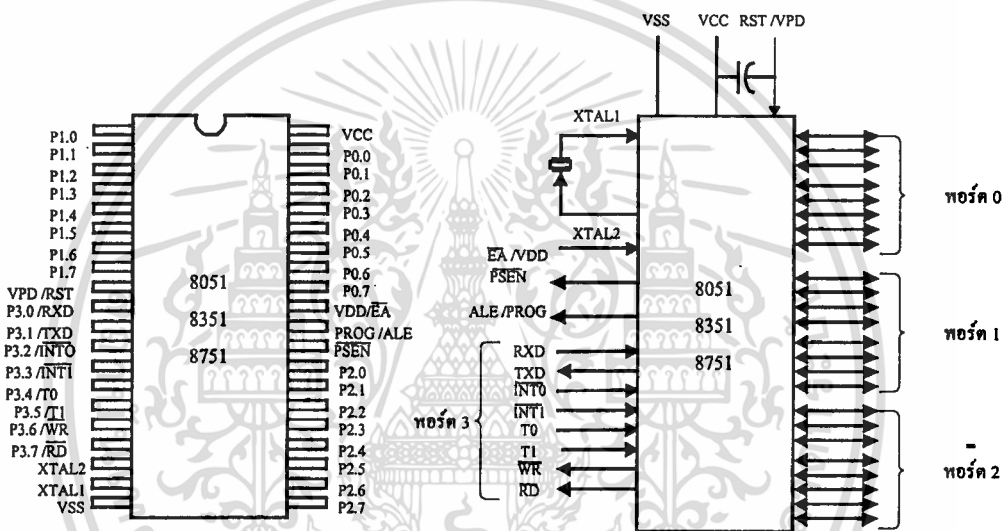
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้การออกแบบโปรแกรมและการควบคุมระบบทำงานง่ายขึ้น

- มีรีจิสเตอร์สำหรับใช้งานเป็นไทเมอร์หรือเคาน์เตอร์เพื่อนับสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนแปลงสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้สำหรับวัดช่วงเวลา
- มีคำสั่งคูณและหารเลขขนาด 8 บิต ในตัวเอง
- สามารถประมวลผลแบบบูลีนเพื่อใช้งานควบคุมโดยเฉพาะ

2.1.2 ตำแหน่งขาของ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ทุกเบอร์จะมีตำแหน่งขาพื้นฐานที่เหมือนกันดังรูปที่ 2.1



รูปที่ 2.1 แสดงตำแหน่งขาของ MCS-51

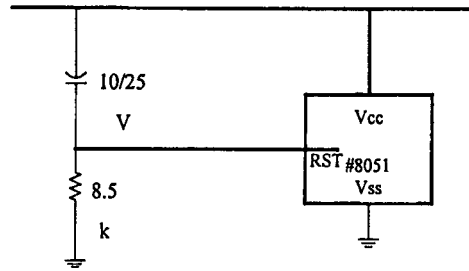
หน้าที่การใช้งานขาแต่ละขา มีดังนี้

- ขา Vss (ขา 20) สำหรับต่อลงกราวด์
- ขา Vcc (ขา 40) สำหรับต่อแหล่งจ่ายแรงดันกระแสตรงขนาด 5 โวลต์
- ขาพอร์ต 0 (ขา 32-39) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 0 ขนาด 8 บิต (P0.0 - P0.7) พอร์ตนี้สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้เพื่อบังคับให้ขาอยู่ในสถานะปล่อยลอย นอกจากนี้แล้วพอร์ต 0 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกชิปด้วยโดยส่งค่าแอดเดรสไบต์ค่า (A0-A7) และมัลติเพล็กซ์กับการรับส่งข้อมูล (D0 - D7) จากหน่วยความจำภายนอกในระหว่างการอ่านหรือเขียนข้อมูล โดยมีวงจรถูกอัดภายใน
- ขาพอร์ต 1 (ขา 1-8) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 1 (P1.0 - P1.7) สามารถใช้งานเป็นอินพุตหรือเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของ

พอร์ตนี เพื่อให้มีสถานะเป็น High Impedance โดยมีวงจรถูกอภัยภายใน

- ขาพอร์ต 2 (ขา 21 - 28) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 2 (P2.0 - P2.7) ขนาด 8 บิต พอร์ตนีสามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี พอร์ต 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บ โปรแกรมและข้อมูลภายนอกด้วย โดยใช้สำหรับส่งค่าแอดเดรสไบต์สูง(A8 - A15) และมีวงจรถูกอภัยภายใน
- ขาพอร์ต 3 (ขา 10 - 17) มีทั้งหมด 8 บิต คือขา (P3.0 - P3.7) มีโครงสร้างคล้ายพอร์ต 1 พอร์ตนีทำหน้าที่คือเป็นอินพุตเอาต์พุตพอร์ตทั่วไป หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี นอกจากนี้ยังใช้งานหน้าที่พิเศษดังนี้
 - ขา P3.0/ RXD เป็นขาที่ใช้รับข้อมูลแบบอนุกรม
 - ขา P3.1/ TXD เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม
 - ขา P3.2/ $\overline{INT0}$ ใช้รับสัญญาณขัดจังหวะจากภายนอกชนิดที่ 0
 - ขา P3.3/ $\overline{INT1}$ ใช้รับสัญญาณขัดจังหวะจากภายนอกชนิดที่ 1
 - ขา P3.4/ T0 สัญญาณอินพุตให้เคาน์เตอร์ของไทมเมอร์ 0
 - ขา P3.5/ T1 สัญญาณอินพุตให้เคาน์เตอร์ของไทมเมอร์ 1
 - ขา P3.6/ \overline{WR} ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป
 - ขา P3.7/ \overline{RD} ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป
- ขา ALE (ขา30) เป็นขาส่งสโตรบสำหรับใช้ในการแลตซ์แอดเดรสไบต์ค่าที่ส่งออกมาจากพอร์ต 0 สัญญาณนี้จะแอกทีฟทุกๆ 2 ครั้ง ใน 1 แมกซีนไซเคิล
- \overline{PSEN} (ขา29) เป็นขาที่ใช้ส่งสโตรบสำหรับอ่านข้อมูลจาก Program Memory ภายนอก สัญญาณนี้จะส่งออกมา 2 ครั้งในแต่ละแมกซีนไซเคิล แต่ถ้าเป็นการอ่าน Internal Program Memory จะไม่มีสัญญาณออกที่ขานี้
- \overline{EA} (ขา30) ถ้าป้อนลอจิก 0 เข้าที่ขานี้ชิพจะอ่านค่าจาก Program Memory ภายนอกชิปเท่านั้น แต่ถ้าป้อนด้วยลอจิก 1 ก็จะอ่านโปรแกรมภายในชิป
- RST (ขา 9) เป็นขารีเซ็ตชิพจะรีเซ็ตได้ก็ต่อเมื่อป้อนลอจิก 1 เข้าที่ขานี้ นานอย่างน้อย 2 แมกซีนไซเคิล
- XTAL1 (ขา19) ใช้ต่อคริสตัลภายนอกโดยเป็นอินพุตเข้าสู่วงจรถูกอภัยของ XTAL2 (ขา 18) ใช้ต่อคริสตัลภายนอกโดยเป็นเอาต์พุตของวงจรถูกอภัย

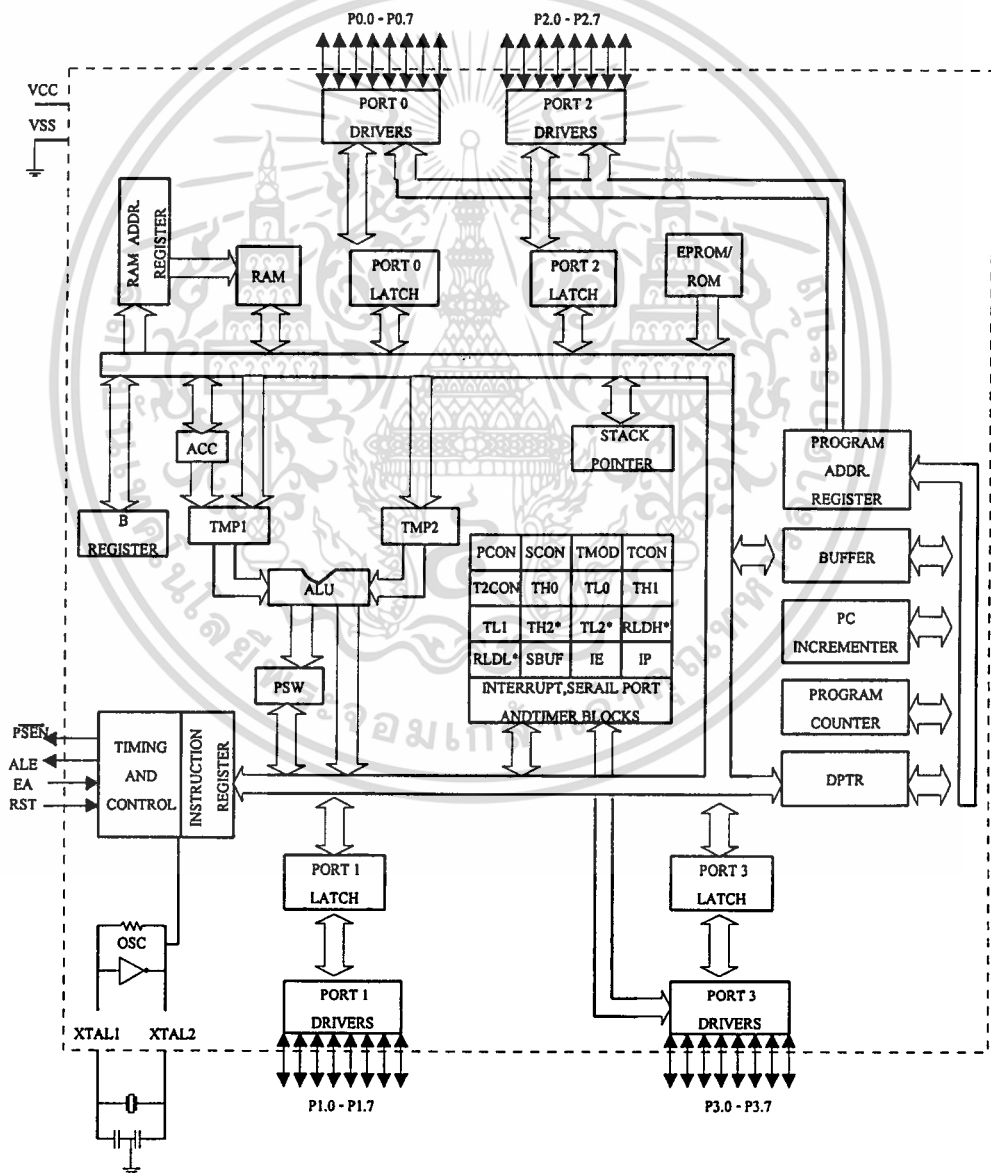
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 การต่อขาริเซ็ตให้กับ 8051

2.1.3 โครงสร้างภายในของ MCS-51

โครงสร้างภายในของชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51 แสดงดังรูปที่ 2.3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.3 โครงสร้างภายในของ MCS-51 กรุณาให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การจัดการหน่วยความจำ

MCS-51 แบ่งตามพื้นฐานหน่วยความจำของการกำหนดเลขที่อยู่แอดเดรส ได้เป็น 3 ส่วนที่ประกอบด้วยเนื้อที่

- 64 กิโลไบต์หน่วยความจำโปรแกรม
- 64 กิโลไบต์หน่วยความจำข้อมูลภายนอก
- 256 ไบต์ เป็นหน่วยความจำข้อมูลภายใน ส่วนเบอร์ 8032/8052 มีขนาด 384 ไบต์

หน่วยความจำสำหรับเก็บโปรแกรมจะใช้เก็บโปรแกรมควบคุมการทำงานของชิป MCS - 51 บางเบอร์จะมีหน่วยความจำส่วนนี้อยู่ภายในชิป แต่บางเบอร์จะไม่มี ทำให้เก็บโปรแกรมไว้ในหน่วยความจำภายนอกทั้งหมด ส่วนหน่วยความจำส่วนที่สองนี้คือหน่วยความจำสำหรับเก็บข้อมูล ซึ่งใช้สำหรับเก็บข้อมูลระหว่างการทำงานของ MCS - 51 ทุกเบอร์จะมีหน่วยความจำส่วนนี้อยู่ภายในชิปจำนวนหนึ่ง แต่จะมีมากน้อยก็ขึ้นอยู่กับเบอร์ของชิป ดังแสดงในรูปที่ 2.4

2.2.1 โครงสร้างหน่วยความจำภายใน MCS-51 จะแบ่งหน่วยความจำออกเป็น 2 ส่วนคือ

- หน่วยความจำสำหรับเก็บโปรแกรม (Program Memory)
- หน่วยความจำสำหรับเก็บข้อมูล (Data Memory)

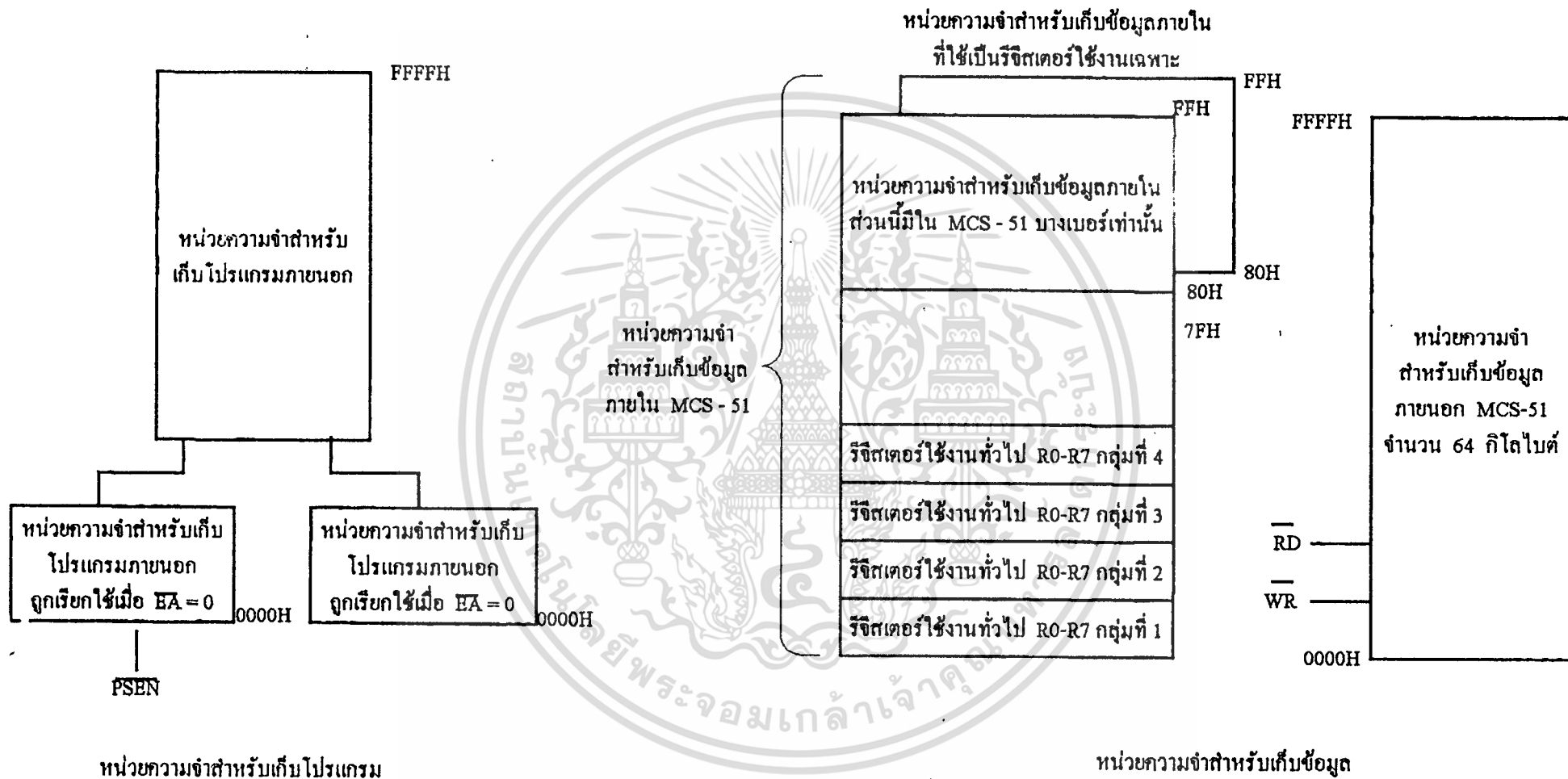
● หน่วยความจำสำหรับเก็บโปรแกรม จะแบ่งออกเป็นสองส่วนคือ หน่วยความจำสำหรับเก็บโปรแกรมภายในชิป และหน่วยความจำสำหรับเก็บโปรแกรมภายนอกชิป ขนาดของหน่วยความจำเก็บโปรแกรมภายในชิปมีตั้งแต่ 0, 4, 8, 16 ขึ้นอยู่กับเบอร์ของชิป ถ้าขา EA มีสถานะสูง MCS-51 จะบริการโปรแกรมภายใน โดยโปรแกรมจะต้องมีความยาวไม่เกิน 0FFF(4K) หรือ 1FFF(8K) สำหรับตัว 8052 และจะแพตช์ข้อมูลภายนอกตำแหน่งตั้งแต่ 1000H ถึง 0FFFFH (หรือ 2000H-0FFFFH สำหรับ 8052) และถ้าขา EA มีสถานะต่ำ MCS-51 จะแพตช์ข้อมูลโปรแกรมภายนอกทั้งหมดในทุกกรณีตัวนับโปรแกรมขนาด 16 บิตจะเป็นตัวกำหนดเลขที่อยู่โปรแกรมตำแหน่ง 03 ถึง 23H (หรือ 03 ถึง 2BH สำหรับเบอร์ 8032/8052) ในหน่วยความจำโปรแกรมจะสำรองไว้สำหรับใช้บริการการอินเทอร์รัพต์

● หน่วยความจำสำหรับเก็บข้อมูล จะแบ่งออกเป็นสองส่วนคือ หน่วยความจำสำหรับเก็บข้อมูลภายในชิป และหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป หน่วยความจำสำหรับเก็บข้อมูลภายในชิปยังแบ่งออกเป็นสองส่วนย่อยๆคือ

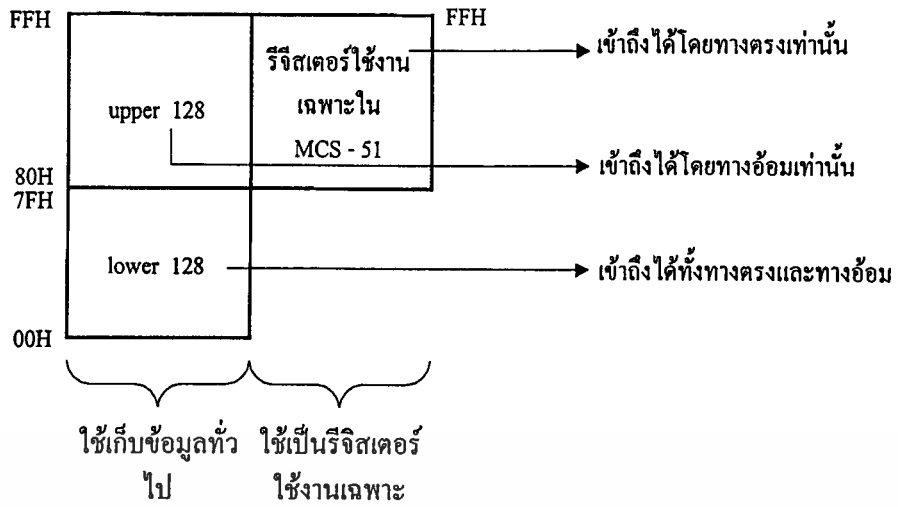
- ส่วนที่ใช้สำหรับเก็บข้อมูลทั่วไป (Internal RAM)
- ส่วนที่เป็นรีจิสเตอร์ใช้งานเฉพาะ (Special Function Register)

หน่วยความจำส่วนที่ใช้เก็บข้อมูลทั่วไปภายในชิป เป็นหน่วยความจำสำหรับเก็บข้อมูลที่มืออยู่ภายใน MCS - 51 หน่วยความจำส่วนนี้มีไว้สำหรับเก็บข้อมูลภายในขณะทำงาน ส่วนหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่เป็นรีจิสเตอร์ใช้งานเฉพาะเป็นหน่วยความจำสำหรับเก็บข้อมูลภายใน MCS - 51 ซึ่งถูกกำหนดให้เป็นรีจิสเตอร์ใช้งานเฉพาะเพื่อควบคุมการทำงานและบอกสถานะของชิป ู แผนภาพแสดงหน่วยความจำสำหรับเก็บข้อมูลภายในชิปทั้งสองบริเวณมีดังรูปที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

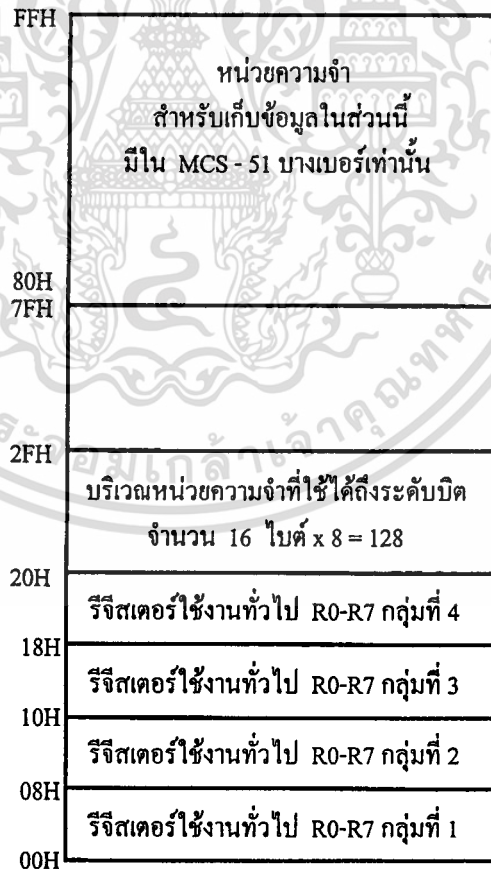


รูปที่ 2.4 แสดงโครงสร้างหน่วยความจำทั้งหมดของ MCS-51



รูปที่ 2.5 แผนภาพแสดงหน่วยความจำสำหรับเก็บข้อมูลภายในชิป

หน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปบริเวณ 128 ไบต์หลัง (ตำแหน่ง 80H ขึ้นไป) จะมีตำแหน่งตรงกับหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็น รีจิสเตอร์ใช้งานเฉพาะ (ตำแหน่ง 80H ขึ้นไปเช่นกัน) โดยมีวิธีการเข้าถึงข้อมูลในหน่วยความจำทั้งสองส่วนไม่เหมือนกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่เฉพาะเจาะจงเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.6 แสดงหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปทั้งสองส่วน

รูปที่ 2.7 แสดงถึงแผนที่ของหน่วยความจำข้อมูล โดยแบ่งเป็น 4 แบนก์ ในแต่ละแบนก์ มีรีจิสเตอร์ 8 ตัว มีตำแหน่งตั้งแต่ 0 ถึง 31 ในบริเวณล่างของแรม แบนก์เหล่านี้จะถูกเรียกใช้ให้อินาเบิลได้คราวละหนึ่งแบนก์เท่านั้นด้วยการกำหนดรีมแรกภายใน 2 บิตของรีจิสเตอร์ PSWว่าจะเลือกใช้ในแบนก์ใดภายใน 4 แบนก์ และบริเวณตำแหน่งตั้งแต่ 20H ถึง 2FH จำนวน 16 ตำแหน่งๆละ 1 ไบต์ สามารถที่จะกำหนดเลขที่อยู่ของแต่ละบิตได้ ดังแสดงในรูปที่ 2.7 เป็นบิตแรมแอดเดรสจะได้พื้นที่ 128 บิตแอดเดรส เมื่อที่รีจิสเตอร์ SFR สามารถที่จะกำหนดตำแหน่งได้เช่นกัน

RAM	BYTE (MSB)								(LSB)
7F									127
2FH	7F	7E	7D	7C	7B	7A	79	78	47
2EH	77	76	75	74	73	72	71	70	46
2DH	6F	6E	6D	6C	6B	6A	69	68	45
2CH	67	66	65	64	63	62	61	60	44
2BH	5F	5E	5D	5C	5B	5A	59	58	43
2AH	57	56	55	54	53	52	51	50	42
29H	4F	4E	4D	4C	4B	4A	49	48	41
28H	47	46	45	44	43	42	41	40	40
27H	3F	3E	3D	3C	3B	3A	39	38	39
26H	37	36	35	34	33	32	31	30	38
25H	2F	2E	2D	2C	2B	2A	29	28	37
24H	27	26	25	24	23	22	21	20	36
23H	1F	1E	1D	1C	1B	1A	19	18	35
22H	17	16	15	14	13	12	11	10	34
21H	0F	0E	0D	0C	0B	0A	09	08	33
20H	07	06	05	04	03	02	01	00	32
1FH	BANK 3								31
18H	BANK 2								24
17H	BANK 2								23
10H	BANK 1								16
0FH	BANK 1								15
08H	BANK 0								8
07H	BANK 0								7
00H									0

รูปที่ 2.7 แสดงถึงแผนที่ของการกำหนดตำแหน่งบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

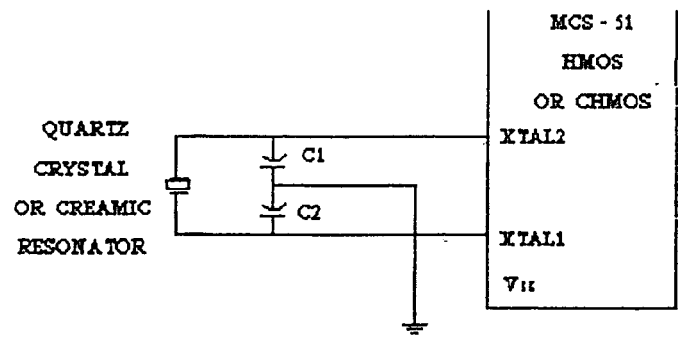
การจัดการกับข้อมูลในการเข้าถึงตัวซีพียู หน่วยความจำ หน่วยพอร์ตอินพุตเอาต์พุตต่างๆ หน่วยตัวจับเวลาและตัวนับ หน่วยควบคุมการขัดจังหวะ (Interrupt) หน่วยการจัดการแปลงสัญญาณของไมโครคอนโทรลเลอร์จะมีลักษณะการใช้คำสั่งที่แตกต่างจากไมโครโปรเซสเซอร์ทั่วไปโดยลักษณะทางสถาปัตยกรรม ซึ่งการเข้าถึงข้อมูลของไมโครคอนโทรลเลอร์จะเร็วกว่า เนื่องจากคำสั่งการกำหนดตำแหน่งจะเรียกตำแหน่งที่อยู่จริงไม่ว่าจะเข้าถึงที่หน่วยใดของระบบไมโครคอนโทรลเลอร์ ซึ่งทุกหน่วยที่อยู่ภายในชิปตัวเดียวจะถือเป็นการกำหนดตำแหน่งนั้นโดยตรง หรือเป็นค่าตำแหน่งของรีจิสเตอร์หนึ่งในหลายรีจิสเตอร์ของสถาปัตยกรรมตัวชิปนั้นๆ นอกจากนี้ถ้าต้องการกำหนดก็จะมี การเข้าถึงข้อมูลลักษณะนี้ได้เช่นกัน

การเข้าถึงของข้อมูลในรูปของคำสั่งไมโครคอนโทรลเลอร์ จะแบ่งเป็นลักษณะงานได้ดังนี้

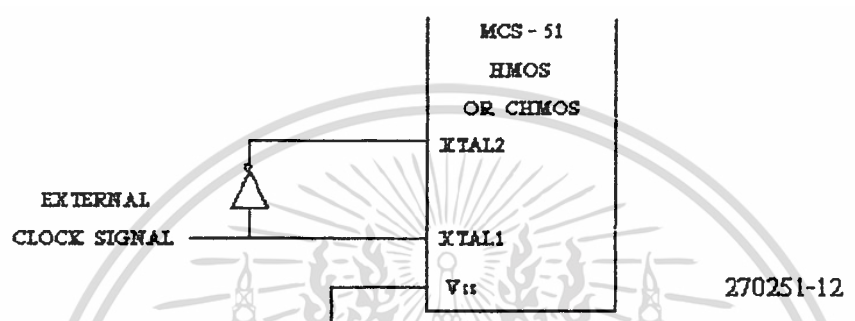
1. การกำหนดตำแหน่งที่อยู่โดยรีจิสเตอร์
2. การกำหนดตำแหน่งที่อยู่โดยตรง
3. การกำหนดตำแหน่งที่อยู่โดยอ้อมด้วยรีจิสเตอร์
4. การกำหนดตำแหน่งที่อยู่โดยทันที
5. การกำหนดตำแหน่งที่อยู่โดยอ้อมด้วยตัวรีจิสเตอร์ เป็นฐานร่วมกับค่ารีจิสเตอร์ครรชนี่

2.3 วงจรนาฬิกาใน MCS - 51

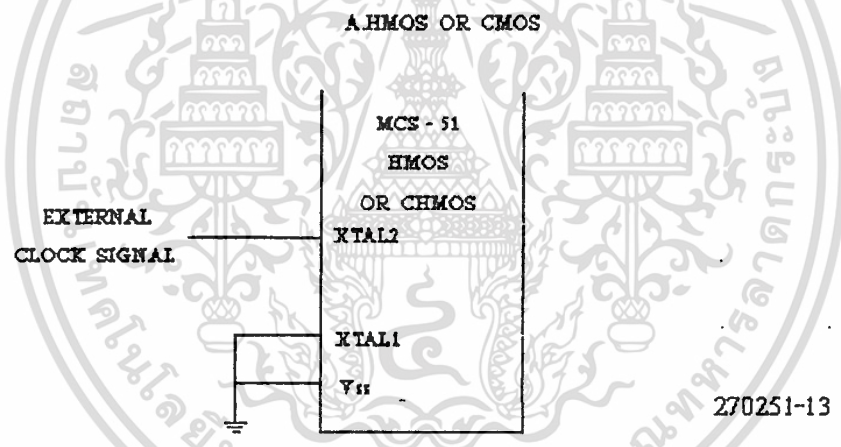
การทำงานของไมโครคอนโทรลเลอร์หรือไมโครโปรเซสเซอร์โดยทั่วไปจำเป็นต้องพึ่งสัญญาณนาฬิกาเป็นตัวกำหนดจังหวะการทำงานภายในทั้งหมด การต่อมีอยู่สองแบบคือ แบบสัญญาณนาฬิกาภายในและสัญญาณนาฬิกาจากภายนอกมีรูปแบบดังรูปที่ 2.8



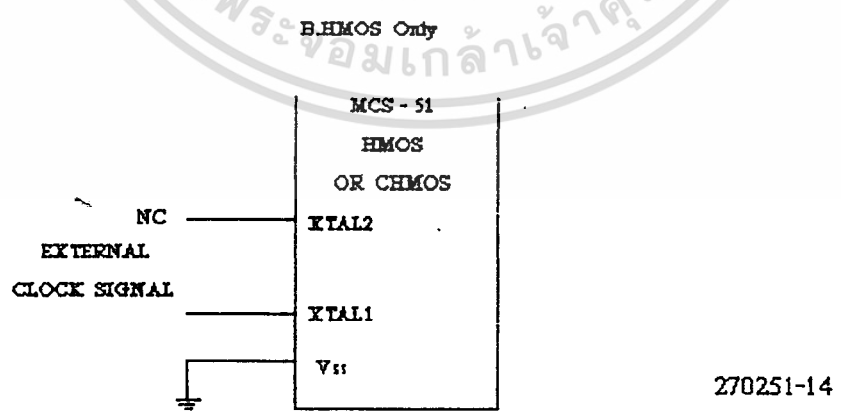
(a) Using the on-chip Oscillator



270251-12



270251-13



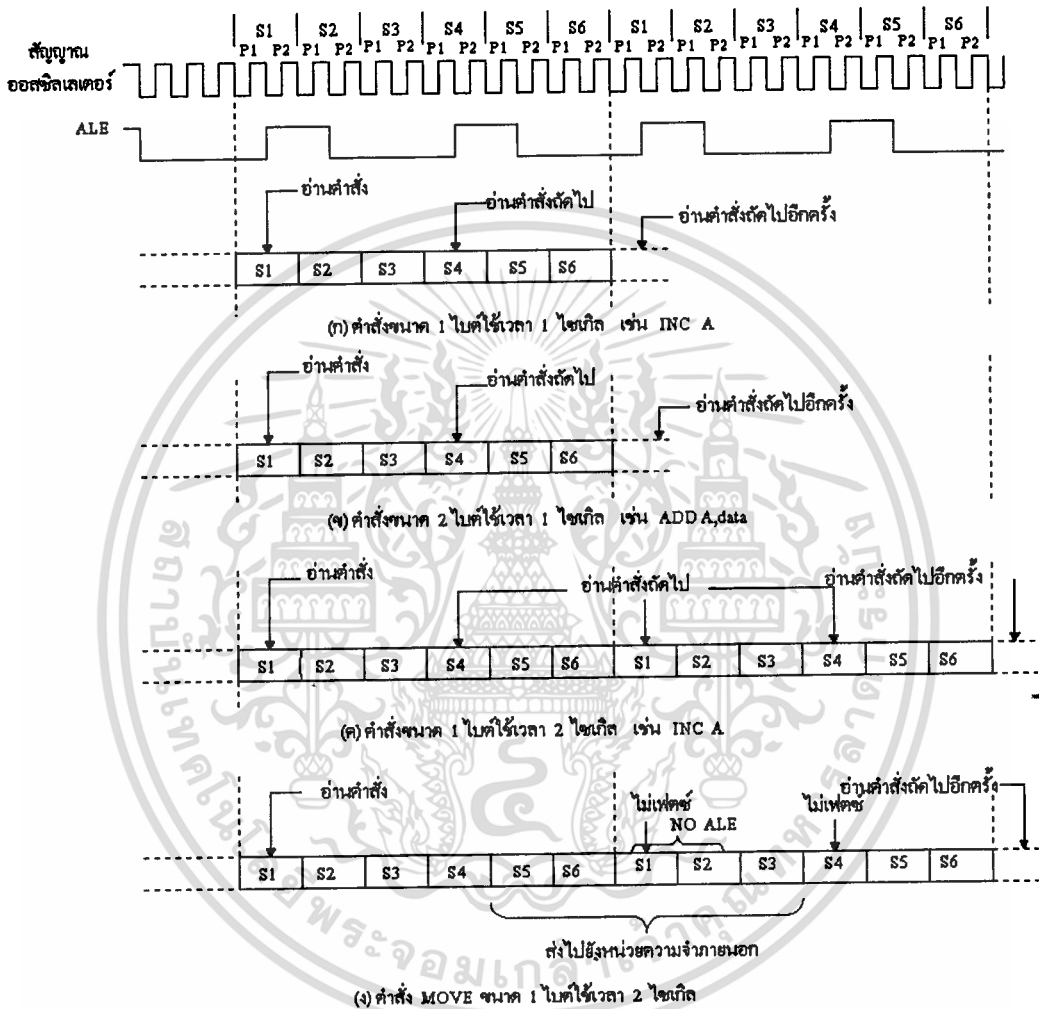
270251-14

(b) Using the External Clock

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 2.8 วงจรสร้างสัญญาณนาฬิกา
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 แมชชีนไซเกิล

ในหนึ่งแมชชีนไซเกิลประกอบไปด้วย 6 สเตท คือ สเตท 1 ถึง สเตท 6 แต่ละสเตทใช้เวลา 2 คาบ สัญญาณออสซิลเลเตอร์ ดังนั้นในหนึ่งแมชชีนไซเกิลจะใช้เวลา 12 คาบสัญญาณออสซิลเลเตอร์ นั่นคือ หากใช้ความถี่ออสซิลเลเตอร์ 12 เมกะเฮิร์ตจะได้ว่าใน 1 แมชชีนไซเกิลใช้เวลา 1 ไมโครวินาที แมชชีนไซเกิลมีโครงสร้างดังรูปที่ 2.9



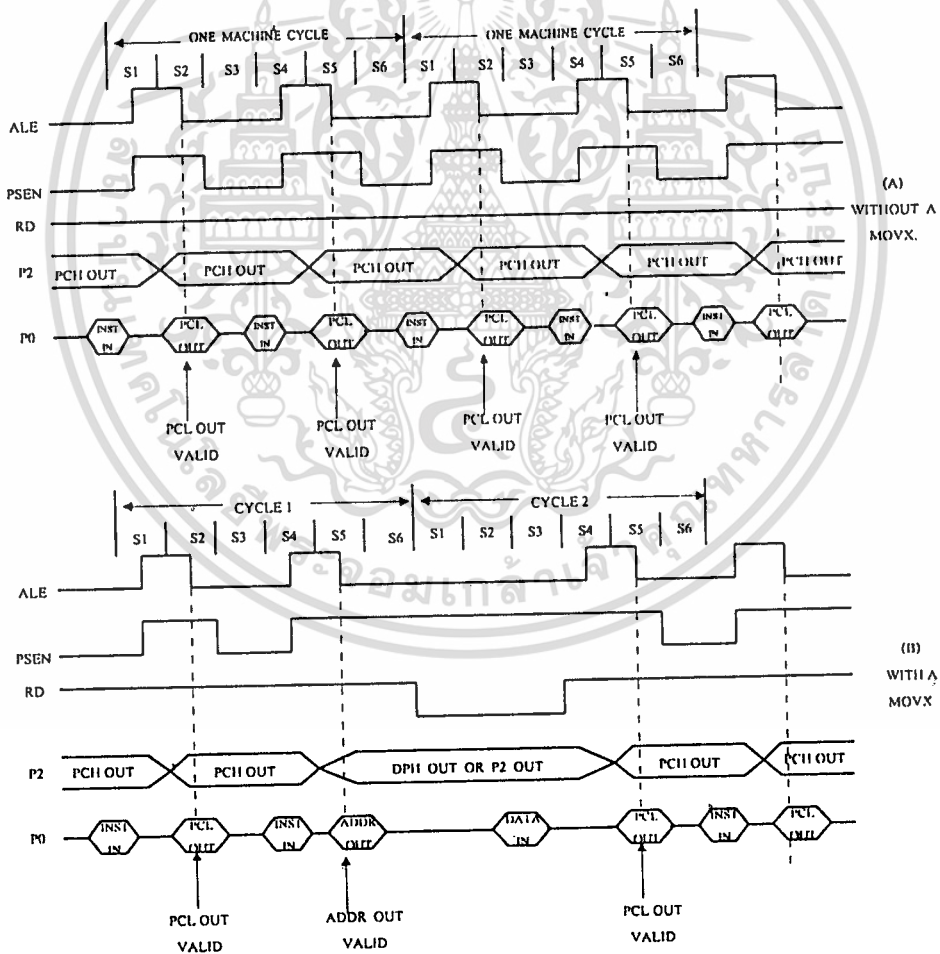
รูปที่ 2.9 แสดงโครงสร้างแมชชีนไซเกิลใน MCS - 51

แต่ละสเตทใน 1 แมชชีนไซเกิลจะถูกแบ่งเป็นเฟส 1 และเฟส 2 ดังรูป โดยจะแสดงขบวนการเฟตซ์คำสั่ง (นำคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำมาทำงาน) และปฏิบัติคำสั่งโดยแสดงถึงแต่ละสเตท และเฟสของคำสั่งหลายชนิด โดยปกติ MCS - 51 จะเฟตซ์คำสั่งสองครั้งในแต่ละแมชชีนไซเกิล ถึงแม้ว่าคำสั่งที่คำสั่งทำงานจะไม่ต้องการการเฟตซ์คำสั่งที่เกินเข้ามาและค่าในรีจิสเตอร์ PC (Program Count) จะไม่ถูกเพิ่มค่าแต่อย่างใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำคำสั่งที่ใช้เวลาทำงาน 1 ไชเกิล จะเริ่มที่ระหว่างสเตท 1 ของแมชชีนไชเกิล เมื่อรหัสคำสั่งถูก แลตซ์เข้าไปใน instruction register การเฟตซ์ครั้งที่สอง จะเริ่มที่ระหว่างสเตท 4 ของแมชชีนไชเกิลเดียวกัน การทำคำสั่งจะเสร็จสมบูรณ์ขณะสิ้นสุดสเตทที่ 6 ของแมชชีนไชเกิลนี้

คำสั่ง MOVX ใช้เวลา 2 แมชชีนไชเกิลในการทำคำสั่ง ไม่มีการเฟตซ์คำสั่งเกิดขึ้นในไชเกิลที่สองของ คำสั่ง MOVX ซึ่งเป็นเวลาเดียวที่การเฟตซ์คำสั่งถูกข้ามไป ลำดับการเฟตซ์และกระทำคำสั่งของคำสั่ง MOVX แสดงดังรูป กระบวนการเฟตซ์คำสั่งจะเหมือนกันไม่ว่าหน่วยความจำสำหรับเก็บโปรแกรมจะอยู่ในชิปหรืออยู่นอกชิป โดยซีพียูจะใช้ช่วงเวลาในการทำงานเท่ากันเสมอ หากหน่วยความจำสำหรับเก็บโปรแกรมอยู่ภายนอกชิป สัญญาณการอ่านคำสั่งจากหน่วยความจำสำหรับเก็บโปรแกรมภายนอก จะถูกแอกทีฟ 2 ครั้ง ต่อ 1 แมชชีนไชเกิลดังรูป ถ้ามีการติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป สัญญาณ \overline{PSEN} จำนวนสองลูกจะถูกข้ามไปเพราะว่าแอกเดรสบัสและคาต้าบัสกำลังถูกใช้ในการติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป สังเกตว่าในช่วงติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป จะใช้เวลาเป็น 2 เท่าของช่วงติดต่อกับหน่วยความจำสำหรับเก็บโปรแกรม



รูปที่ 2.10 แสดงผังเวลาติดต่อกับหน่วยความจำภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.10(A) เป็นผังเวลาของสัญญาณซึ่งเกี่ยวข้องกับเฟลซ์เมื่อส่วนของหน่วยความจำสำหรับเก็บโปรแกรมอยู่ภายนอก ดังนั้น สัญญาณที่จะนำไปอ่าน OP-Code จากหน่วยความจำสำหรับเก็บโปรแกรมก็คือ \overline{PSEN} ซึ่งจะแอกทีฟ 2 ครั้งใน 1 แมกซ์ไซเคิล ดังนั้น สัญญาณที่ใช้ในการอ่านข้อมูลจากหน่วยความจำสำหรับเก็บโปรแกรมก็คือ \overline{PSEN}

จากรูปที่ 2.10(B) เป็นผังเวลาของสัญญาณที่เกี่ยวข้องกับการอ่านข้อมูลจาก Data Memory สัญญาณ \overline{PSEN} จะมีเพียง 1 ลูก เพราะช่วงเวลาถัดมาจะเป็นช่วงเวลาในการอ่านข้อมูลจากหน่วยความจำสำหรับเก็บข้อมูล โดยใช้สัญญาณ \overline{RD}

2.4 การทำงานของ EPROM

EPROM เป็นไอซี หน่วยความจำชนิดกึ่งถาวรชนิดหนึ่งโดยผู้ใช้สามารถทำการเขียนข้อมูล หรือโปรแกรมต่างๆเข้าไปบรรจุใน EPROM เองได้ และสามารถลบข้อมูล เพื่อที่จะทำการเขียนข้อมูลหรือโปรแกรมเข้าไปใหม่ได้ด้วยการฉายรังสีอัลตราไวโอเลตลงบนช่องกระจกเล็กๆ การใช้งานของอีพรอมโดยทั่วไปจะทำงานในโหมดการอ่าน ข้อมูลที่บรรจุไว้ภายในออกมาใช้งานเท่านั้น แต่ความจริงแล้วมันสามารถทำงานที่โหมดต่างๆได้ถึง 4 โหมดสำคัญดังนี้

1. โหมดการเตรียมพร้อม (Standby Mode)

เป็นโหมดที่จะเตรียมตัวทำงานในโหมดอื่นๆ การที่เป็นที่ที่จะต้องโหมดนี้เนื่องจากว่า ในการทำงานของอีพรอมในโหมดอื่นๆ จะต้องใช้กำลังไฟฟ้าสูงกว่าเมื่ออีพรอมทำงานอยู่ในโหมด Standby ถึง 75% คือในขณะที่อีพรอมทำงานอยู่ในโหมดอื่นๆ จะใช้กำลังไฟถึง 525 มิลลิวัตต์ ในขณะที่เมื่ออยู่ในโหมดการเตรียมพร้อมจะใช้กำลังไฟฟ้าเพียง 132 มิลลิวัตต์ อีพรอมจะทำงานในโหมดนี้ เมื่อแรงดันที่ขาต่างๆมีขนาดดังนี้

- แรงดันที่ขา V_{cc} มีค่าเท่ากับ 5 โวลต์
- แรงดันที่ขา V_{pp} มีค่าเท่ากับ 5 โวลต์
- แรงดันที่ขา CE และ OE มีค่าเท่ากับ 5 โวลต์

2. โหมดการอ่าน (Read Mode)

เป็นโหมดที่ใช้งานมากที่สุดในการใช้งานทั่วไป เพราะส่วนใหญ่ผู้ใช้มักจะทำการโปรแกรมเพียงครั้งหรือสองครั้งเท่านั้น หลังจากนั้นก็จะใช้เพียงแต่อ่านข้อมูลหรือโปรแกรมเข้ามาใช้งานเท่านั้น การอ่านจำเป็นต้องมีลำดับในการอ่าน ระดับลอจิก และเวลาที่เหมาะสมเท่านั้น ข้อมูลภายในอีพรอมจึงจะปรากฏออกมาที่ขาข้อมูลได้

3. โหมดการโปรแกรม (Programming Mode)

เป็นโหมดในการเขียนข้อมูลลงบนอีพรอม ซึ่งจะขอยกตัวอย่างการโปรแกรม EPROM เบอร์ 2716 ซึ่งมีขนาด 2048 x 8 บิต

การโปรแกรมคือ การทำให้บิตใดบิตหนึ่งของอีพรอมเปลี่ยนค่าจากลอจิก 1 ไปเป็นลอจิก 0 การโปรแกรมจำเป็นจะต้องมีลำดับการทำงานคล้ายๆกับโหมดการอ่าน แต่ก่อนข้างขู่ยากสลับซับซ้อนมากกว่า การโปรแกรมนั้นจำเป็นต้องเลือกระดับแรงดันในการโปรแกรมให้เหมาะสม เนื่องจากระดับแรงดันในการโปรแกรมจะแตกต่างกันออกไป สำหรับอีพรอมเบอร์ต่างๆสามารถดูได้ในภาคผนวก การโปรแกรมสามารถแบ่งการณต่างๆ ทั้งสิ้น อีกทั้งยังมีเทคนิคแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำได้โดยการส่งค่าแอดเดรสที่ต้องการจะโปรแกรมเข้าไปยังขาแอดเดรสของอีพროม หลังจากนั้นก็ทำการส่งข้อมูลเข้าไปที่ขาข้อมูล และเพิ่มแรงดันในการโปรแกรมให้มีค่าแรงดัน 25 โวลต์ (สำหรับเบอร์อื่นๆ จะมีค่าแรงดันในการโปรแกรมต่างกัน)

เมื่อป้อนค่าแรงดันครบทุกขาแล้ว ก็ทำการส่งพัลส์ในการโปรแกรมเข้าไป ข้อมูลจะถูกโปรแกรมเข้าไป ข้อมูลจะถูกเก็บลงบนอีพรอมนั้นอย่างถาวร หลังจากป้อนพัลส์โปรแกรมแล้วจะเข้าสู่โหมดการตรวจสอบโปรแกรม

4. โหมดการตรวจสอบโปรแกรม (Verify Mode)

โหมดนี้เป็นโหมดที่ทำงานหลังการโปรแกรม เพื่อตรวจสอบว่าการโปรแกรมถูกต้องหรือไม่ ซึ่งการทำงานในโหมดต่างๆ สามารถสรุปได้เป็นตารางดังนี้

	CE	OE	Vpp	Vcc	Dout
Read Mode	V_{IL}	V_{IL}	+5V	+5V	Dout
Standby Mode	V_{III}	X	+5V	+5V	High Z
Programming Mode	Pulse	V_{III}	Vpp	+5V	Din
Verify Mode	V_{II}	V_{III}	Vpp	+5V	Dout

หมายเหตุ

V_{III} คือ ระดับ TTL High Level (ลอจิก 1)

V_{IL} คือ ระดับ TTL Low Level (ลอจิก 0)

Vpp คือ ระดับแรงดันในการโปรแกรม

Pulse คือ พัลส์ในการโปรแกรมซึ่งอาจเป็นพัลส์บวกหรือพัลส์ลบขึ้นอยู่กับเบอร์อีพროม

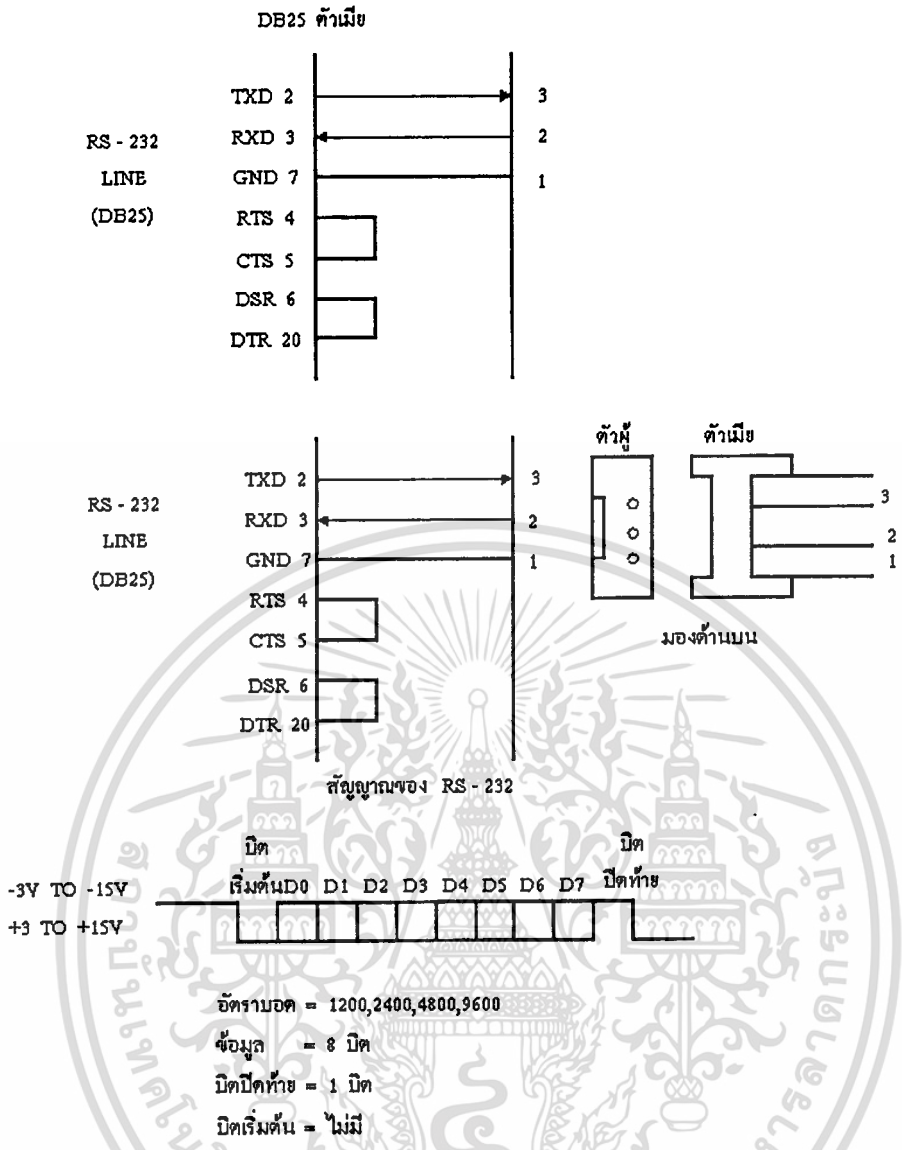
ตารางที่ 2.2 แสดงขนาดแรงดันที่ขาสัญญาณในแต่ละโหมดการทำงานของอีพროม

2.5 การสื่อสารข้อมูลแบบอนุกรม

MCS-51 มีพอร์ตสำหรับสื่อสารแบบอนุกรมที่สามารถรับส่งข้อมูลแบบอนุกรมได้ ซึ่งจะทำงานแบบฟูลดูเพล็กซ์ (Full Duplex) คือ สามารถที่จะทำการรับและส่งข้อมูลได้ในเวลาเดียวกัน โดยการรับข้อมูลจะมีการบัฟเฟอร์ข้อมูลให้ด้วย ทำให้สามารถกำหนดการรับข้อมูล ไบต์ที่สองซึ่งถูกส่งตามเข้ามาก่อนที่ไบต์แรกที่ได้รับเข้ามาจะถูกอ่านจากรีจิสเตอร์ใช้งานเฉพาะที่ใช้สำหรับรับข้อมูลเพื่อนำไปเก็บไว้ในหน่วยความจำต่อไป (หากไบต์แรกยังไม่ถูกอ่านเมื่อได้รับไบต์ที่สองเรียบร้อยแล้ว ข้อมูลจะหายไปหนึ่งไบต์)

การสื่อสารแบบอนุกรมจะถูกต่อผ่านการ์ดอินเตอร์เฟซมาตรฐาน เช่น RS232 ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



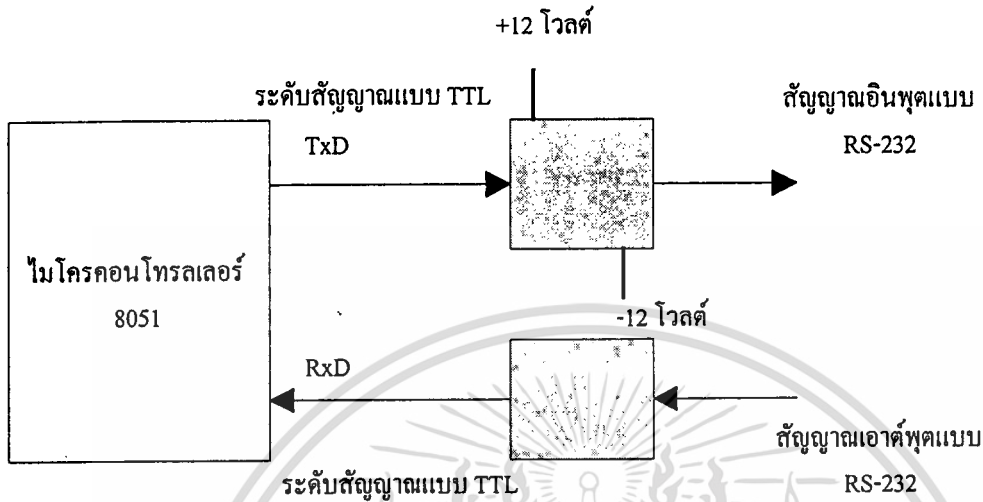
รูปที่ 2.11 แสดงสัญญาณของพอร์ต RS232 และการต่อสาย

2.5.1 การเชื่อมต่อแบบมาตรฐาน RS-232C

ในการเชื่อมต่อแบบอนุกรมเข้ากับอุปกรณ์คอมพิวเตอร์ต่างๆ เช่น คอมพิวเตอร์ เทเลกซ์ หรือ โทรพิมพ์ เป็นต้น มักจะกำหนดใช้การเชื่อมต่อตามมาตรฐาน RS-232C ทั้งนี้เพื่อให้มีการใช้งานเส้นสัญญาณหรือรูปแบบของตัวเชื่อมต่อที่สอดคล้องกัน จะได้ลดปัญหาการเข้ากันไม่ได้ระหว่างสัญญาณของอุปกรณ์ที่มาเชื่อมต่อกันทั้งสองด้านให้น้อยลง เนื่องจากระดับโวลต์เตจที่ใช้และการแทนความหมายของระดับลอจิกตามมาตรฐานนี้แตกต่างไปจากที่ใช้งานกันในระบบดิจิทัลทั่วไป โดยระดับสัญญาณของ RS-232C เป็นแบบไบโพลาร์ (Bipolar) ระดับโวลต์เตจทางด้านลบช่วง -3V ถึง -20V แทนค่าลอจิก 1 และโวลต์เตจทางด้านบวกช่วง +3V ถึง +20V แทนค่าลอจิก 0 ดังนั้นจะเห็นได้ว่ามีความจำเป็นต้องเพิ่มเติมอุปกรณ์หรือวงจรพิเศษเข้าไปเพื่อเปลี่ยนระดับโวลต์เตจจากระบบ 0V ถึง +5V จากขาสัญญาณของ 8051 เป็นระดับโวลต์เตจ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่สูงกว่าค่า +3.0V หรือต่ำกว่า -3.0V ดังแสดงในรูปที่ 2.12 ซึ่งแสดงให้เห็นว่าระดับสัญญาณแบบ TTL จากขาสัญญาณ TxD และ RxD ของ 8051 จะต้องถูกปรับเปลี่ยนไปเป็นระดับสัญญาณ RS-232 ก่อนที่จะทำการส่งข้อมูลออกไปในสายนำสัญญาณต่อไป



รูปที่ 2.12 แผนภาพแสดงให้เห็นถึงแนวการเปลี่ยนแปลงระดับสัญญาณแบบ TTL จากไมโครคอนโทรลเลอร์ 8051 ไปเป็นระดับสัญญาณแบบ RS-232 และการแปลงระดับสัญญาณอินพุตแบบ RS-232 ไปเป็นระดับสัญญาณแบบ TTL ก่อนที่จะได้เชื่อมต่อกับขาสัญญาณของไมโครคอนโทรลเลอร์ 8051

โดยทั่วไปรูปแบบของวงจรก็สามารถทำได้ในหลายลักษณะ ทั้งการออกแบบสร้างวงจรเปลี่ยนระดับสัญญาณโดยการใช้ทรานซิสเตอร์หรือใช้วงจรรวม สำหรับโครงการนี้จะใช้ MAX232 ซึ่งเป็นวงจรไอซีรวมที่ประกอบด้วยวงจรรับและส่งแบบ RS-232 อยู่ภายในตัว และต้องการไฟเลี้ยงขนาด +5V เท่านั้น ทั้งนี้เนื่องจากมีวงจรเปลี่ยนระดับโวลต์เดจ (DC-TO-DC Converter) อยู่ภายในไอซีโดยครบถ้วน ซึ่งทำให้การสร้างวงจรรับส่งข้อมูลตามมาตรฐาน RS-232C กระทำได้ง่ายและสะดวกมากยิ่งขึ้น

2.6 โครงสร้างของไฟล์ข้อมูลที่ใช้ดาวน์โหลด

ในการออกแบบฮาร์ดแวร์และซอฟต์แวร์จำเป็นต้องรู้เกี่ยวกับข้อมูลที่ถูกนำไปเก็บในหน่วยความจำ (Data Buffer) เพื่อที่จะเปลี่ยนให้เป็นไฟล์ข้อมูลที่อยู่ในรูป Binary File ซึ่งพร้อมที่จะนำข้อมูลดาวน์โหลดลงหน่วยความจำเพื่อใช้งานต่อไป

สำหรับโครงการนี้จะใช้ไฟล์ข้อมูลแบบ Intel -Hex File Format ซึ่งเป็นไฟล์มาตรฐานอันหนึ่งที่นิยมใช้กันมาก ซึ่งสังเกตได้จากโปรแกรมคอมไพเลอร์หรือแอสเซมเบลเลอร์ต่างๆ มักจะถูกกำหนดให้เลือกเอาต์พุตที่ต้องการเป็นแบบอินเทลเฮกไฟล์ได้ ทั้งนี้เนื่องจากมีรูปแบบที่เหมาะสมหลายประการ กล่าวคือ มีระบบเป็นแบบเช็คซัม (Checksum) ซึ่งสามารถตรวจสอบความถูกต้องของข้อมูลในแต่ละบรรทัด รวมทั้งมีการกำหนดแอดเดรสของข้อมูลได้ และที่สำคัญคือเป็นไฟล์แบบแอสกี ก็คือสามารถใช้ในการส่งออกทางพอร์ตสื่อสารไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่างๆได้ และยังสามารถใช้กับโปรแกรมแก้ไขข้อมูล) ทั่วไปเพื่อการแก้ไขได้ (ไฟล์ที่จะใช้ส่งออกทางพอร์ตสื่อสารจะต้องเป็นไฟล์แบบแอสกีเท่านั้น) เนื่องจากการสื่อสารจำเป็นต้องมีรหัสเพื่อการสื่อสารเองอยู่แล้วจึงไม่สามารถใช้ไฟล์แบบอ็อบเจ็กต์ได้ เพราะข้อมูลอาจจะไปเข้ากับรหัสการสื่อสารได้ รายละเอียดของอินเทลเฮกไฟล์ในแต่ละบรรทัดเป็นดังนี้

ในแต่ละเรคคอร์ดจะประกอบไปด้วย ตัวอักษร 9 ตัว ตามด้วยข้อมูลแต่ละไบต์เรียงกัน และปิดท้ายด้วยตัวอักษร 2 ตัว มีรูปแบบดังนี้

6
< : > < BC > < AAAA > < TT > < HHH.....HH > < CC >

โดยที่

- : คือ ตัวอักษรเริ่มต้นของข้อมูลในแต่ละบรรทัด (Start Character)
- BC คือ จำนวนไบต์ของข้อมูลในบรรทัดมีค่าเป็นเลขฐาน 16 ถ้า BC = 0 จะเป็นจุดสิ้นสุดของไฟล์เรคคอร์ด (End Of File Record)
- AAAA คือ แอดเดรสของข้อมูลในไบต์แรก
- TT คือ ชนิดของข้อมูลในบรรทัดนั้นๆ
ถ้า TT = 0 จะเป็นการบันทึกข้อมูล (Data Record)
TT = 1 จะเป็นจุดสิ้นสุดของไฟล์เรคคอร์ด
- HH คือ ข้อมูลแต่ละไบต์
- CC คือ ค่าเช็คซัมของบรรทัดนั้นๆ โดยจะเป็นค่าทุกคอมพลีเมนต์ของผลบวกของข้อมูลทุกไบต์ในแต่ละบรรทัด ซึ่งรวมทั้งจำนวนไบต์ข้อมูล (BC), แอดเดรส (AAAA) และชนิดของเรคคอร์ด (TT) ด้วย

ตัวอย่างรูปแบบของ Intel - Hex File Format

```

:10000000740F78F0760775F00379807709758003AF
:10001000750709750F0190010128250F26240F3956
:1000200035F137340B9995F1969400409050707C6
:100030001419130717A375F004A4FAABF075F002B4
:0400400084FCADF09F
:00000001FF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

039117

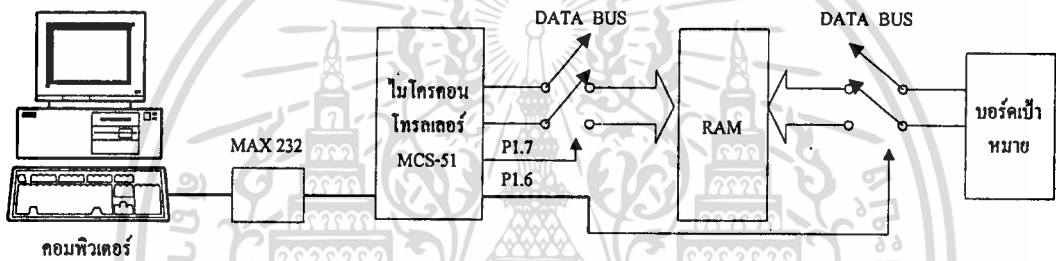
บทที่ 3

การคำนวณและการสร้าง

3.1 หลักการทำงานของบอร์ดอีพ롬อีมูเลเตอร์ (EPROM EMULATOR)

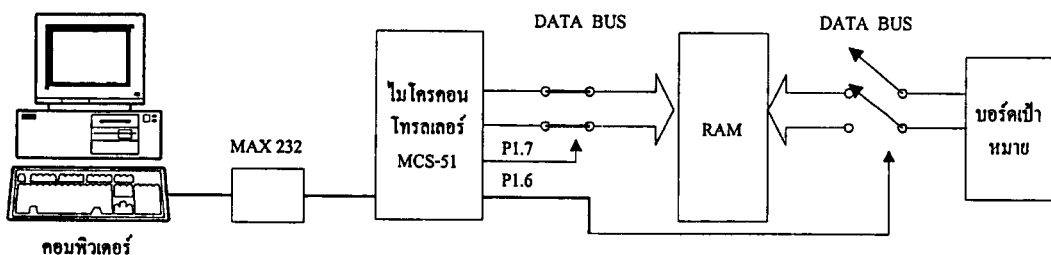
สำหรับการออกแบบนั้นจะประกอบไปด้วย 2 ส่วน คือ ส่วนของฮาร์ดแวร์ (Hardware) และ ส่วนของโปรแกรม (Software) ซึ่งในส่วนของโปรแกรมที่เราสร้างขึ้นมาเพื่อควบคุมบอร์ดอีพ롬อีมูเลเตอร์นั้นจะถูกบันทึกเก็บไว้ในอีพ롬 เบอร์ 2764

ส่วนในด้านการพัฒนาใช้งานกับบอร์ดเป้าหมาย (Target Board) นั้น โปรแกรมที่ส่งไปควบคุมบอร์ดเป้าหมายจะถูกคอมไพล์ให้อยู่ในรูปของ Intel - Hex file format หลังจากนั้นไฟล์ที่เป็น Hex file จะถูกส่งจากเครื่องคอมพิวเตอร์มายังบอร์ดอีพ롬อีมูเลเตอร์โดยผ่านทางการ์ดอินเตอร์เฟส RS232 ของเครื่องคอมพิวเตอร์ เมื่อได้รับข้อมูลไมโครโปรเซสเซอร์ที่อยู่ในอีพ롬อีมูเลเตอร์จะนำข้อมูลไปเก็บไว้ในหน่วยความจำ (RAM)



รูปที่ 3.1 แสดงแผนผังการทำงานของบอร์ดอีพ롬อีมูเลเตอร์

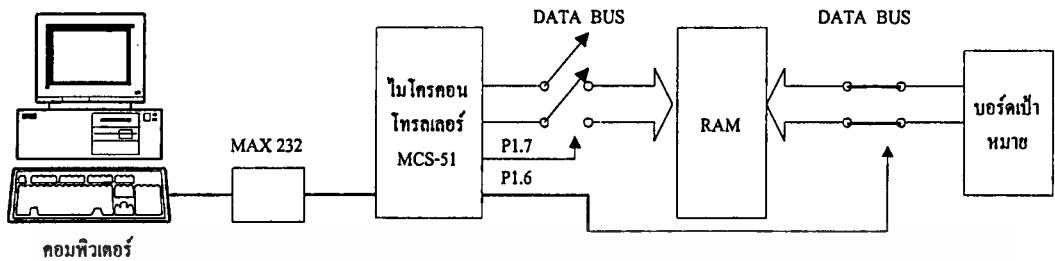
ในช่วงระหว่างที่เขียนข้อมูลลงไปเก็บไว้ในหน่วยความจำ ไมโครคอนโทรลเลอร์ MCS-51 จะเชื่อมต่อับข้อมูล (Data Bus) ไปยังหน่วยความจำจากขาพอร์ต 1 บิต 7 (P1.7) ของ MCS-51 ซึ่งในขณะนี้บิตข้อมูลจากบอร์ดเป้าหมายจะถูกตัดออกไปจากระบบ เพื่อไม่ให้มารบกวนการเขียนข้อมูลลงในหน่วยความจำของ MCS-51 ซึ่งจะมีผลทำให้ข้อมูลที่เขียนลงไปนั้นเกิดการผิดพลาดได้ถ้าหากว่าไม่ตัดบิตข้อมูลของบอร์ดเป้าหมายออกไปซึ่งจะแสดงได้ดังรูปที่ 3.2



รูปที่ 3.2 แสดงการทำงานช่วงที่เขียนข้อมูลลงในหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อความลับเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

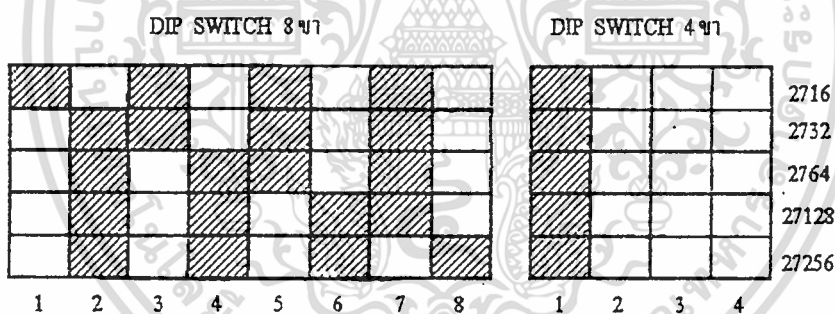
เมื่อเขียนข้อมูลไบต์สุดท้ายลงไปเก็บในหน่วยความจำแล้วก็จะทำการตัดบัสข้อมูลของบอร์ดเป้าหมาย โดยการควบคุมจากขาพอร์ต 1 บิต 6 (P1.6) ของ MCS-51 ในช่วงนี้ไมโครโปรเซสเซอร์ของบอร์ดเป้าหมาย สามารถเข้ามาใช้ข้อมูลในหน่วยความจำได้ดังแสดงในรูปที่ 3.3



รูปที่ 3.3 แสดงการทำงานช่วงที่บอร์ดเป้าหมายเข้ามาใช้ข้อมูล

3.1.1 การตั้งเบอร์ EPROM

เบอร์ของอีพროมที่จะทำการอีมูเลต (Emulate) สามารถเลือกได้ 5 เบอร์ คือ 2716(2K), 2732(4K), 2764(8K), 27128(16K), 27256(32K) โดยใช้ดิพสวิตช์ซึ่งมีหลักการดังนี้



รูปที่ 3.4 แสดงหลักเลือกดิพสวิตช์

3.1.2 การตั้งความเร็วในการสื่อสาร

ความเร็วในการสื่อสาร คือ ความเร็วของพอร์ตอนุกรมที่ต่อเข้ากับเครื่องคอมพิวเตอร์เพื่อทำการโหลดข้อมูล โดยให้เลือกความเร็วที่ 9600 bps ซึ่งจะใช้คำสั่ง

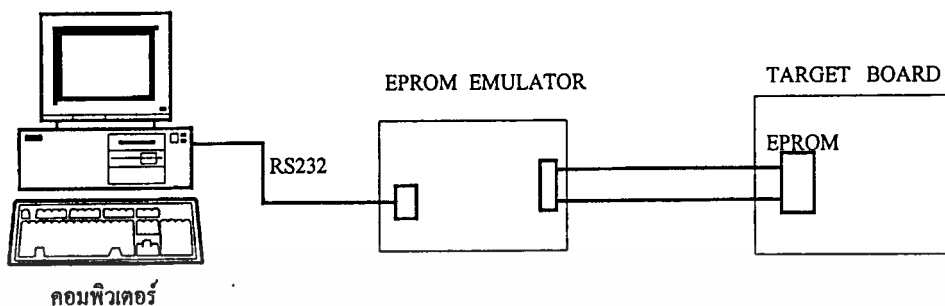
```
C > MODE COM1:96,N,8,1,P
```

3.1.3 การตั้งสัญญาณรีเซ็ต (RESET)

การตั้งสัญญาณรีเซ็ตของบอร์ดเป้าหมายสามารถทำได้โดยการใช้คลิปหนีบที่พ่วงมากับ DIP - JUMPER 28 ขา การตั้ง สัญญาณรีเซ็ตทำได้ 2 แบบ คือ Active Low และ Active High ขึ้นอยู่กับวงจรในบอร์ดเป้าหมายว่าต้องการการใช้งานแบบไหน ซึ่งจะทำให้ได้โดยการใช้ Jumper ตั้งให้ตรงขา Low หรือ ขา High ตามต้องการ อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.4 การต่อสายพอร์ตอนุกรม

การต่อบอร์ดอีพროมอีมีูเลเตอร์เข้ากับเครื่องคอมพิวเตอร์ เราจะใช้พอร์ตอนุกรม RS232 โดยใช้สายที่มีหัวแบบ DB25 หรือ DB9 ก็ได้ตามต้องการจึงจะแสดงการต่อใช้งานดังรูปที่ 3.5



รูปที่ 3.5 แสดงการต่อสายพอร์ตอนุกรม

3.2 การใช้งานบอร์ดอีพโรมอีมีูเลเตอร์

1. เลือกเบอร์อีพโรมจากคิพสวิทช์ในบอร์ดอีพโรมอีมีูเลเตอร์ ซึ่งสามารถจำรองเป็นอีพโรมได้ 5 เบอร์ คือ 2716 (2K), 2732(4K), 2764(8K), 27128((16K), 27256(32K)
2. เลือกสัณญาณรีเซ็ตให้กับบอร์ดเป้าหมาย ซึ่งให้เป็น Low หรือ High ตามต้องการโดยใช้ Jumper
3. เสียบ EPROM DIP - JUMPER 28 PIN ไปยังบอร์ดเป้าหมาย
4. ต่อสาย RS-232 จากเครื่องคอมพิวเตอร์เข้ากับบอร์ดอีพโรมอีมีูเลเตอร์
5. จ่ายไฟเลี้ยงเข้ากับบอร์ดอีพโรมอีมีูเลเตอร์ (+5V) ซึ่งจะทำให้ LED มีการทำงาน 4 สถานะ คือ
 - เมื่อจ่ายไฟเลี้ยงให้ LED จะติดค้างอยู่
 - ก่อนจะทำการโหลด Hex File จากเครื่องคอมพิวเตอร์ลงบอร์ดอีพโรมอีมีูเลเตอร์ต้องรีเซ็ต LED ให้ดับก่อน เมื่อ LED ดับแล้วก็แสดงถึงภาวะที่พร้อมรับข้อมูลแล้ว
 - ขณะทำการโหลด Hex File LED จะกระพริบตามข้อมูลที่กำลังโหลด
 - เมื่อทำการโหลดข้อมูลเสร็จแล้ว LED จะติดค้างอยู่ตลอด ทำให้บอร์ดเป้าหมายอ่านข้อมูลจากบอร์ดอีพโรมอีมีูเลเตอร์ได้
6. โหลดไฟล์ข้อมูลที่อยู่บนเครื่องคอมพิวเตอร์ลงบอร์ดอีพโรมอีมีูเลเตอร์ โดยการใส่คำสั่ง COPY ธรรมดา โดยกำหนดคุณสมบัติของพอร์ตอนุกรมบนเครื่องคอมพิวเตอร์ก่อนด้วย

คำสั่ง

C>MODE COM1:96,N8,1,P

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง COM1 คือ พอร์ตอนุกรมหมายเลข 1 ซึ่งบางทีผู้ใช้อาจจะใช้เป็น COM2 ก็ได้ ส่วน 96 คือ ความเร็วในการสื่อสารที่ 9600 bps และในส่วนอื่นๆที่เหลือจะเป็นการกำหนดจำนวนบิต และบิต Stop ตามลำดับ

ส่วนการ COPY ใช้คำสั่งดังนี้

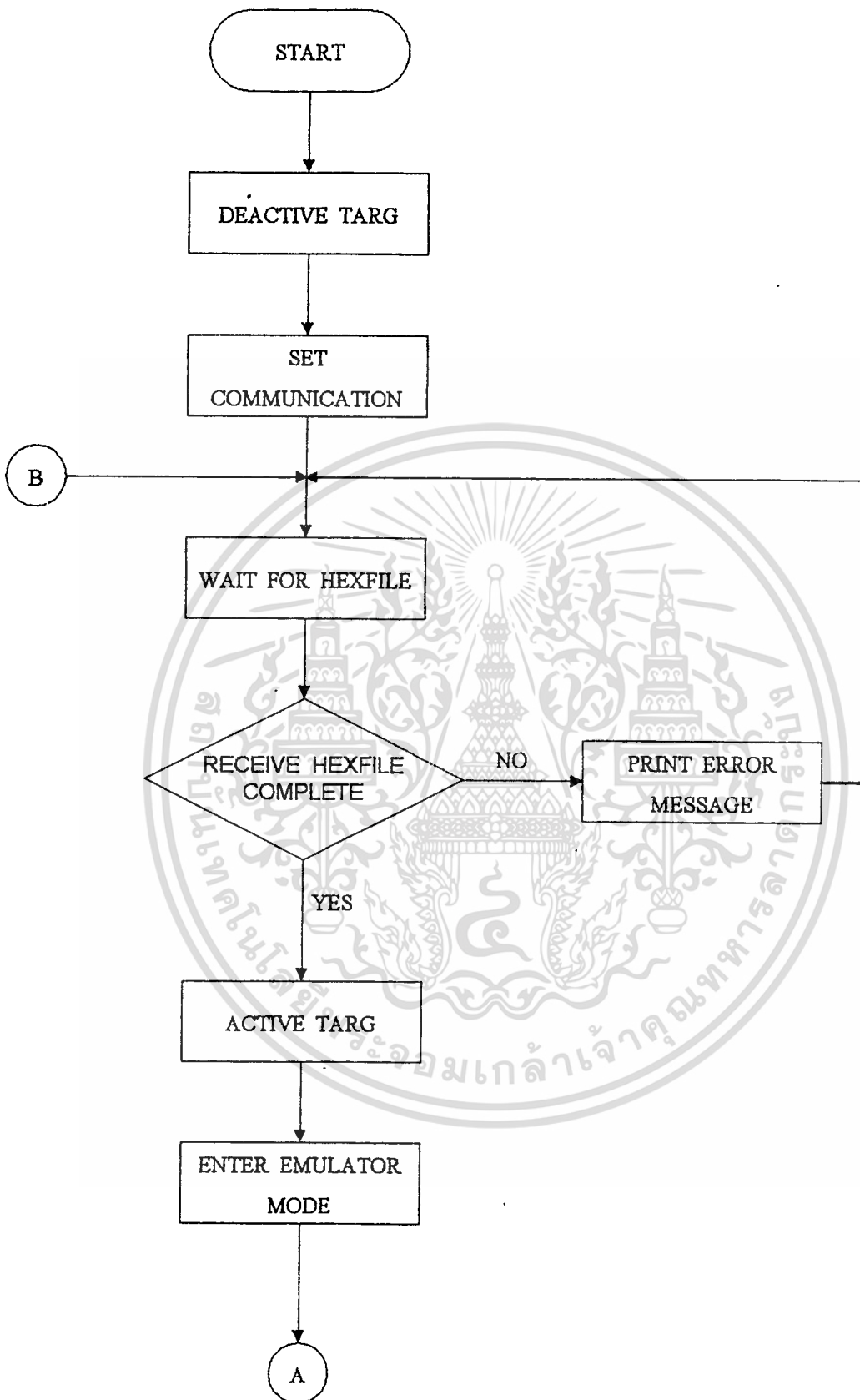
```
C>COPY FILENAME.HEX COM1
```

3.3 รูปผังงานและวงจรการทำงานของบอร์ดคอมพิวเตอร์

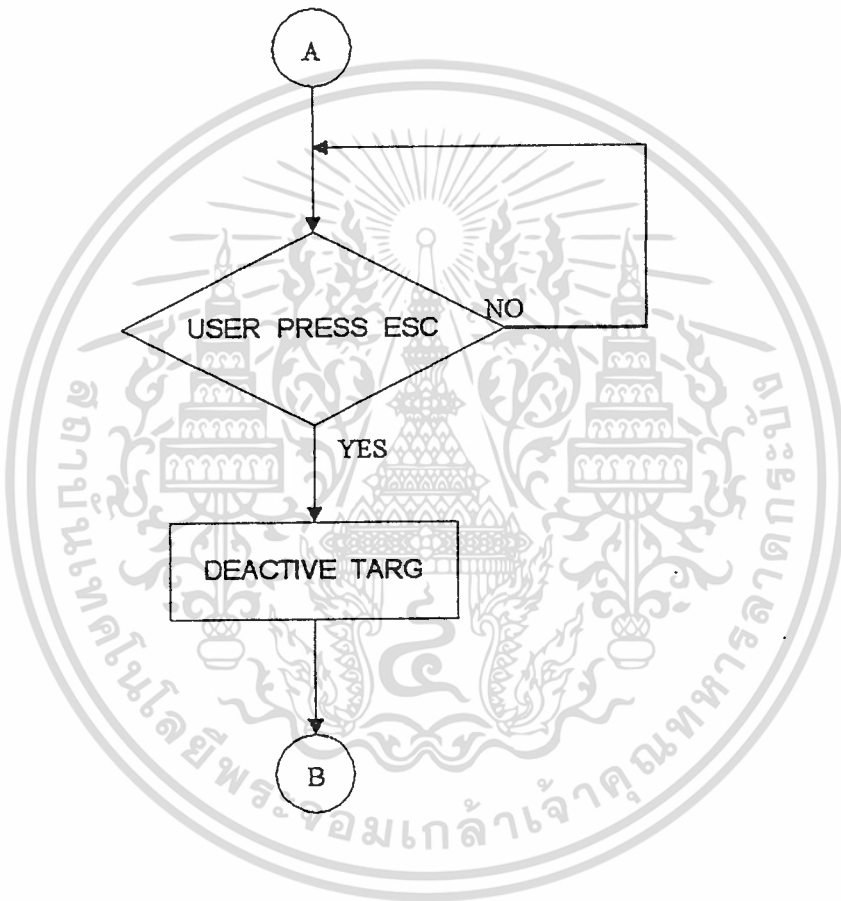
ในการออกแบบซอฟต์แวร์นั้นสามารถแสดงรายละเอียดการทำงานของบอร์ดคอมพิวเตอร์ได้ตาม รูปผังงานที่ 3.6 และส่วนของวงจรการทำงานจะแสดงในรูปที่ 3.7 และ รูปที่ 3.8 ตามลำดับดังต่อไปนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

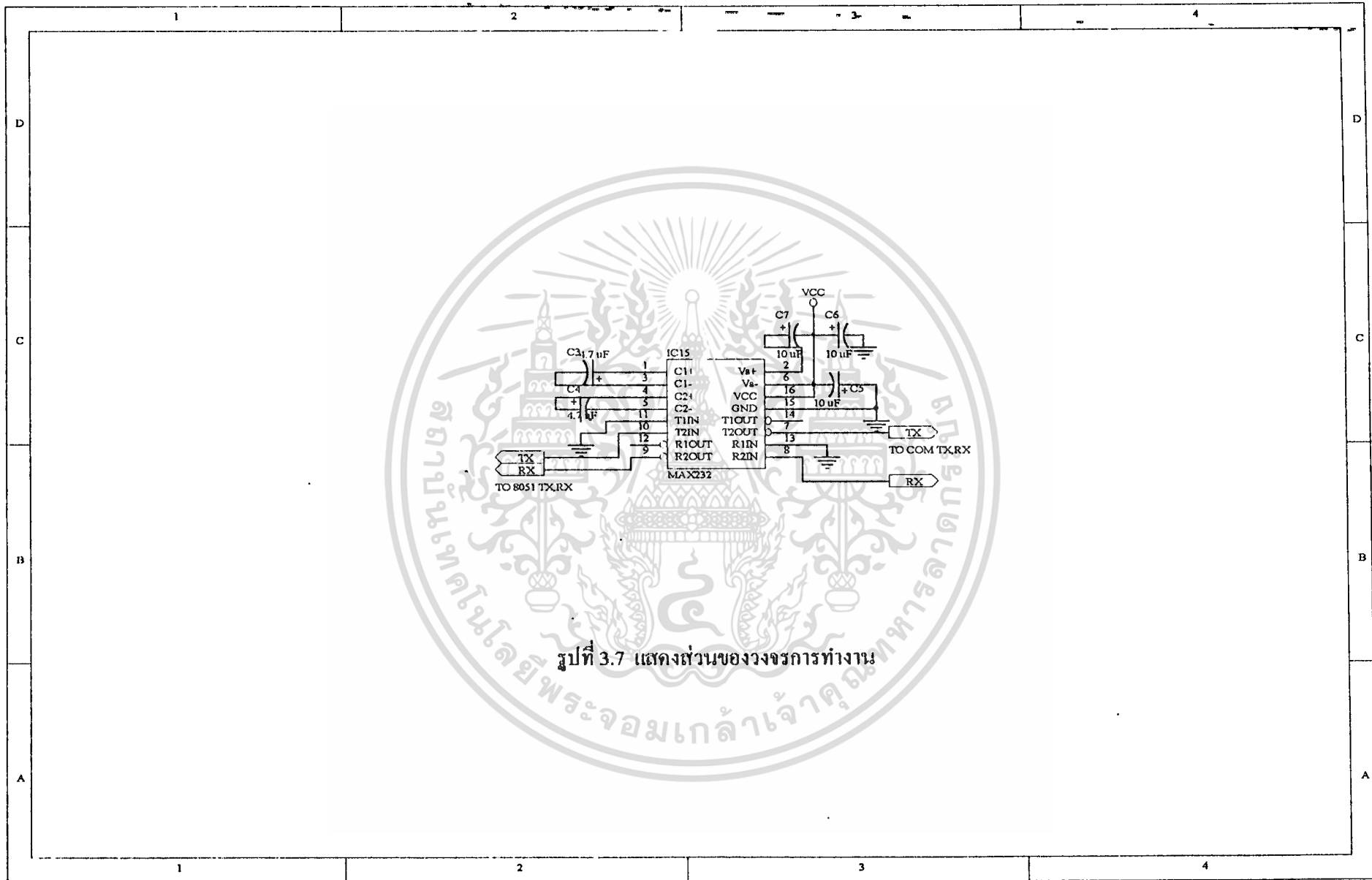


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งรูปที่ 3.6 แสดงผังงานของส่วนโปรแกรมทั้งหมด เอกสารทุกครั้งที่มีการนำไปใช้

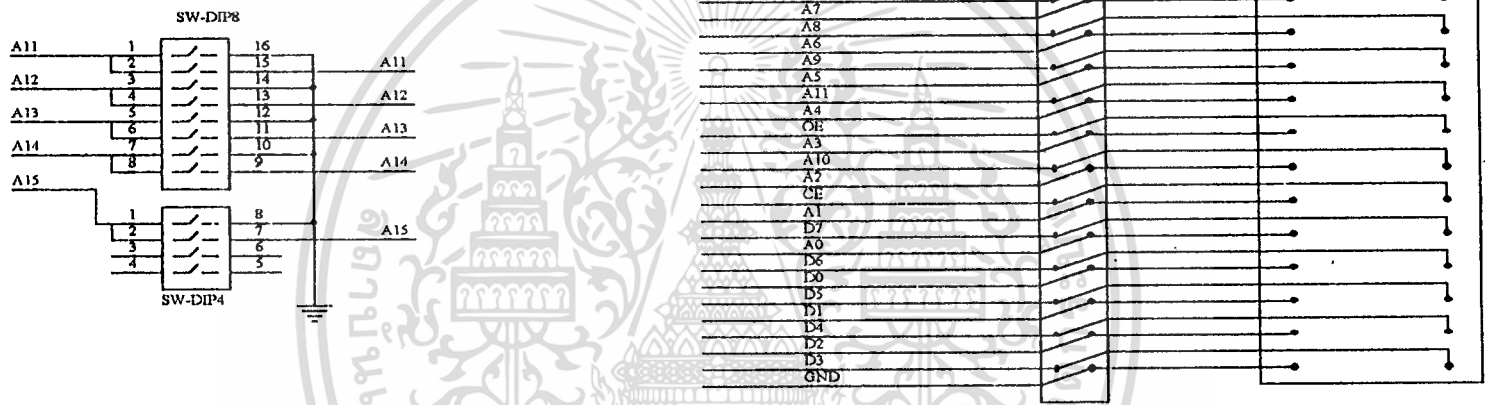


รูปที่ 3.6 แสดงผังงานของส่วนโปรแกรมทั้งหมด (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงส่วนของวงจรการทำงาน



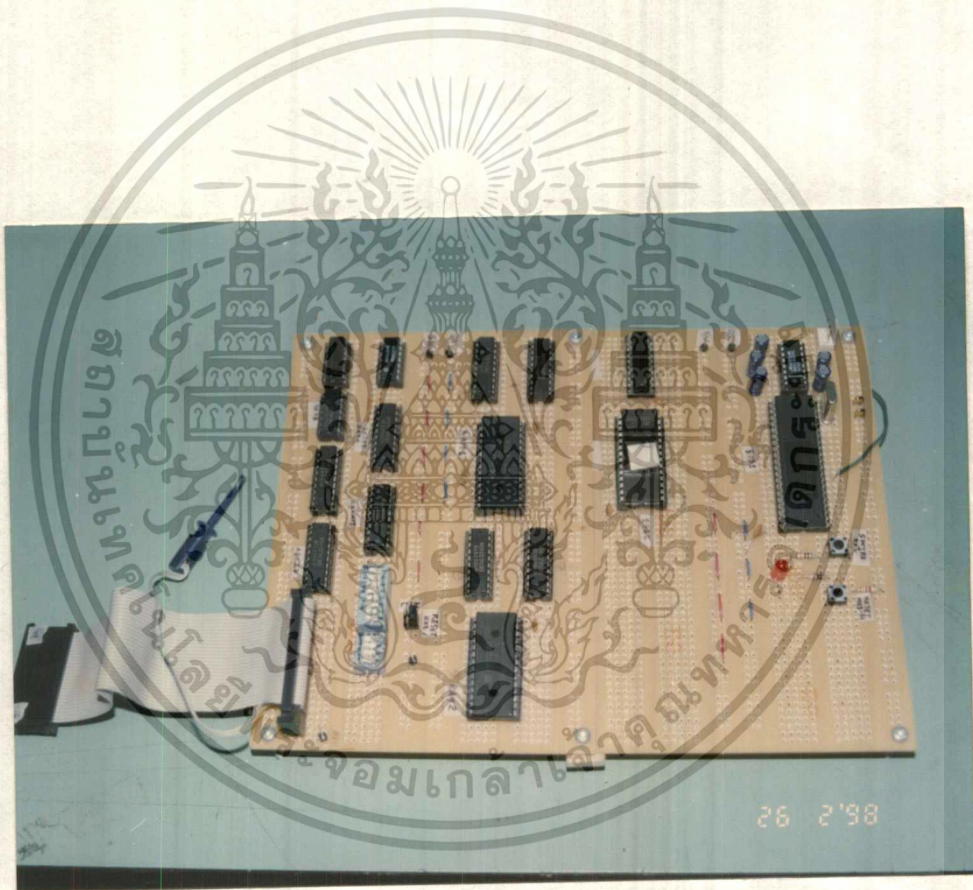
รูปที่ 3.8 แสดงส่วนของ DIP JUMPER 28 ขา

Title		
Size	Number	Revision
A4		
Date:	27-Feb-1998	Sheet of
File:	AAPART2.SCH	Drawn By:

บทที่ 4

การทดลองและผลการทดลอง

เมื่อได้ทำการออกแบบในส่วนของฮาร์ดแวร์เสร็จแล้ว เราก็จะทำการทดสอบฮาร์ดแวร์นั้นว่าในส่วนต่างๆสามารถทำงานได้จริง ก่อนที่จะทำการอัปเดตโปรแกรมลงในอีพ롬ของบอร์ด ซึ่งในการทดสอบบอร์ดอีพ롬อีมิเตอร์นั้นทำได้โดยการต่อวงจรตามรูปที่ 3.7 และรูปที่ 3.8 เข้ากับบอร์ดเป้าหมาย เพื่อตรวจสอบว่าบอร์ดที่เราสร้างขึ้นมานั้นสามารถทำงานได้จริงหรือไม่ แล้วทำการเขียนโปรแกรมเพื่อควบคุมให้บอร์ดเป้าหมายทำงานโดยโหลดข้อมูลผ่านบอร์ดอีพ롬อีมิเตอร์ ถ้าบอร์ดเป้าหมายทำงานได้ก็แสดงว่าบอร์ดอีพ롬อีมิเตอร์สามารถทำงานได้จริง ส่วนรูปที่ 4.1 จะแสดงรูปบอร์ดอีพ롬อีมิเตอร์ที่ได้ทำการออกแบบ

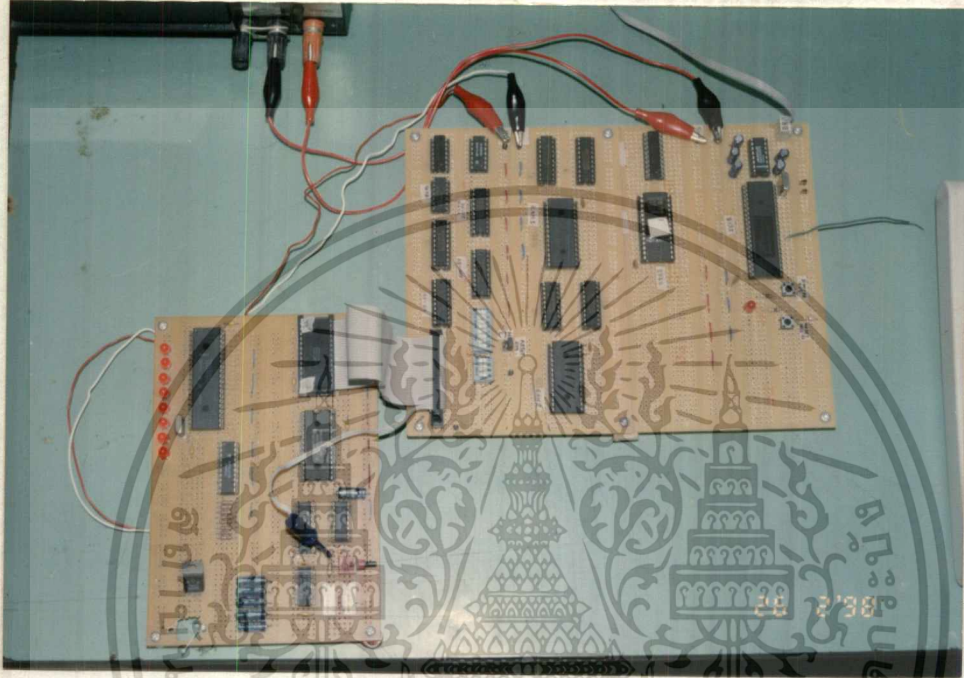


รูปที่ 4.1 แสดงบอร์ดอีพ롬อีมิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองและผลการทดลอง

เมื่อทำการจ่ายไฟเลี้ยงให้กับบอร์ดคอมพิวเตอร์ LED ที่บอร์ดคอมพิวเตอร์จะติดหมคซึ่งจะบอกว่บอร์ดคอมพิวเตอร์นั้นพร้อมที่จะทำงาน แสดงดังรูปที่ 4.2



รูปที่ 4.2 แสดงสถานะของ LED ที่บอร์ดคอมพิวเตอร์เมื่อจ่ายไฟเลี้ยง

เมื่อจะทำการโหลดข้อมูลต้องกรีเซ็ททุกครั้ง ซึ่งมีผลทำให้ LED ดับจะเป็นการเตรียมพร้อมที่จะรับข้อมูล เมื่อกดสวิทช์รีเซ็ทจากตัวบอร์ดคอมพิวเตอร์ก็จะสามารถกรีเซ็ทบอร์ดเป้าหมายได้ และส่วนของโปรแกรมที่จะใช้ในการทดสอบวงจรจะเรียงลำดับและผลดังนี้

โปรแกรมที่ 1

```
ORG 0000H
MAIN MOV A,#0AAH
MOV P1,A
```

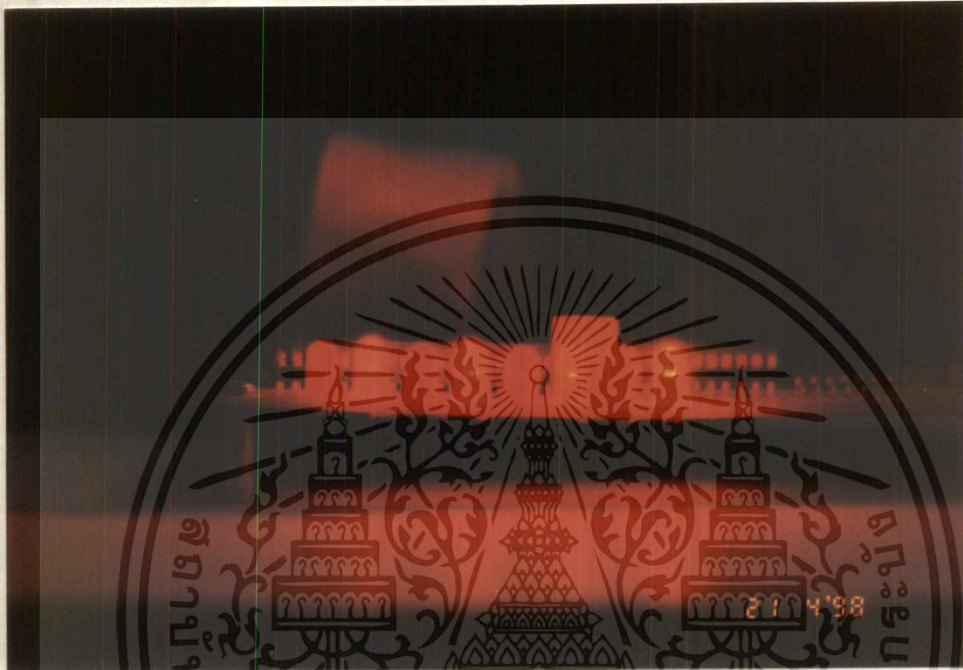
```
SJMP MAIN
```

```
END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบโปรแกรม

การทดสอบนี้เราจะทำการส่งข้อมูลเป็น 10101010 ไปยังบอร์ดเป้าหมาย และเมื่อทำการส่งข้อมูลไปเสร็จแล้ว LED ที่บอร์ดเป้าหมายก็จะติดและดับสลับกัน ซึ่งแสดงได้ดังรูปที่ 4.3



รูปที่ 4.3 แสดงสถานะของ LED ที่ได้จากการทดสอบ โปรแกรมที่ 1

โปรแกรมที่ 2

```

ORG 0000H
MAIN MOV A,#0F2H
      MOV DPTR,#0002H
      MOVX @DPTR,A
      CLR A
      MOVX A,@DPTR
      MOV P1,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

      SJMP MAIN

```

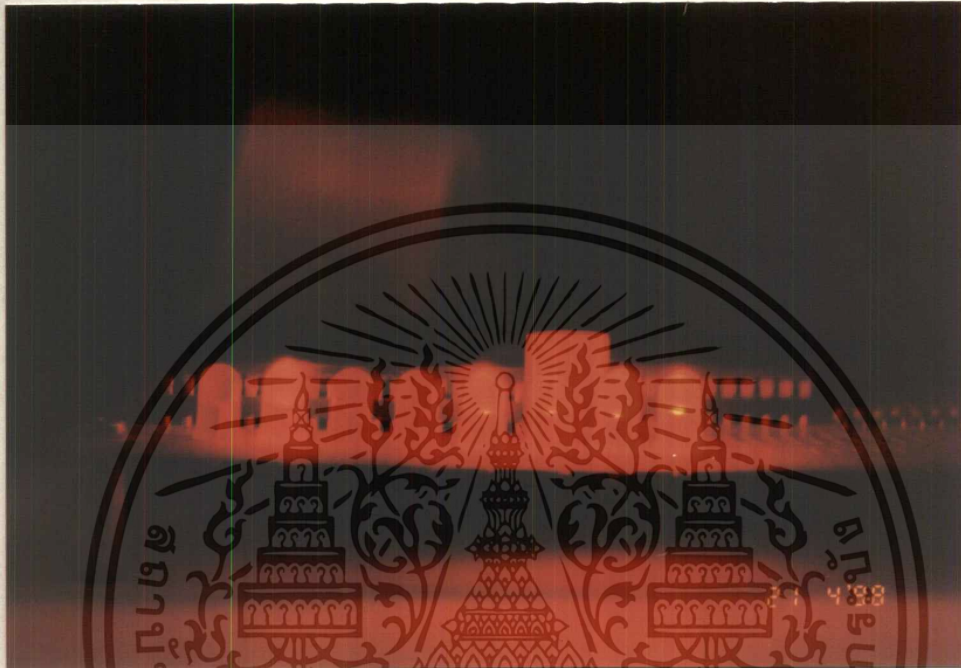
```

      END

```

ผลการทดสอบโปรแกรม

การทดสอบโปรแกรมที่ 2 นี้จะส่งข้อมูลเป็น 11110010 ไปยังบอร์ดเป้าหมาย ซึ่งจะมีผลให้ LED ที่บอร์ดเป้าหมายติดตามค่าของข้อมูลที่ส่งมาคือ ถ้าค่าเป็น 1 LED จะติด และถ้าค่าเป็น 0 LED จะดับ แสดงได้ดังรูปที่ 4.4



รูปที่ 4.4 แสดงสถานะของ LED ที่ได้จากการทดสอบโปรแกรมที่ 2

โปรแกรมที่ 3

```

ORG 0000H
MAIN:  MOV A,#07H
LOOP:  RL A
        MOV P1,A
        CALL DELAY
        CJNE A,#0E0H,LOOP1
        MOV A,#0FFH
        MOV P1,A
        CALL DELAY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ `CLR A` เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา `MOV A,#0E0H` เจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

NEXT:      RR A
           MOV P1,A
           CALL DELAY
           CJNE A,#07H,NEXT1
           MOV A,#0FFH
           MOV P1,A
           CALL DELAY
           CLR A
           JMP MAIN
NEXT1:     JMP NEXT
LOOP1:     JMP LOOP
DELAY:     MOV R0,#0FFH
DL1:       MOV R1,#0FFH
           DJNZ R1,$
           DJNZ R0,DL1
           RET
           END

```

ซึ่งผลการทดสอบโปรแกรมที่ 3 นี้ จะได้ว่าเมื่อส่งข้อมูลเป็น 0000 0111 ไปยังบอร์ดเป้าหมายทำให้สัญญาณไฟที่ LED ในบอร์ดเป้าหมายติด 3 ดวงติดกัน และจะเลื่อน 1 บิตไปทางซ้ายทีละบิตจนกระทั่งถึงบิตสุดท้ายสัญญาณไฟก็จะติดพร้อมกันหมดแล้วจึงวนกลับมาเริ่มต้นใหม่ แต่ผลการทดลองไม่สามารถทำการแสดงให้ดูได้

โปรแกรมที่ 4

```

ORG 0000H
MOV DPTR,#TAB
LOOP:     CLR A
           MOVC A,@A+DPTR
           MOV P1,A
           CALL DELAY
           CJNE A,#0FFH,LOOPZ
           MOV DPTR,#TAB
           JMP LOOP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LOOP2:      INC DPTR
            JMP LOOP

DELAY:      MOV R0,#0FFH

D1:         MOV R1,#0FFH

            DJNZ R1,$
            NOP
            NOP
            NOP
            NOP
            DJNZ R0,D1
            RET

TAB:        DB 00,81H,42H,24H,18H
            DB 24H,42H,81H,00,0FFH
            END

```

ผลการทดลองของโปรแกรม

เมื่อทำการส่งข้อมูลไปยังบอร์ดเป้าหมายตามโปรแกรมที่ 4 นี้ สัญญาณไฟที่ LED ในบอร์ดเป้าหมายจะติดพร้อมกันที่บิต 0 และบิต 7 จากนั้นบิต 0 จะเลื่อนไปทางซ้ายและบิต 7 จะเลื่อนไปทางขวาจนกระทั่งสัญญาณไฟที่บิต 3 และบิต 4 ติดพร้อมกันแล้วจึงเลื่อนกลับที่เดิม เมื่อถึงตำแหน่งเริ่มต้นแล้ว LED จะติดหมดทุกดวงแล้วจึงกลับไปเริ่มต้นใหม่ ซึ่งผลการทดลองไม่สามารถแสดงให้เห็นภาพได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์ และบทสรุป

จากผลการปฏิบัติงานที่ทำใน Project I ได้ทำการศึกษาและค้นคว้าทฤษฎีข้อมูลที่มีความจำเป็นในการออกแบบฮาร์ดแวร์ และซอฟต์แวร์ ซึ่งได้ทำการออกแบบบล็อกไดอะแกรมและวงจรการทำงานในส่วนต่างๆ ไปแล้ว ในส่วนของ Project II ได้ทำการทดสอบส่วนของฮาร์ดแวร์ที่ได้ทำการออกแบบไว้แล้วนั้น เพื่อที่จะได้ทำการทดสอบส่วนของซอฟต์แวร์ได้

จากผลการทดลองบอร์ดอิพรอมอีมูเลเตอร์ที่ได้สร้างขึ้นนั้น บอร์ดสามารถทำงานได้จริงเมื่อต่อเข้ากับบอร์ดเป้าหมาย แล้วทำการทดลองเขียนโปรแกรมควบคุมบอร์ดเป้าหมายให้ LED ติดตามโปรแกรมที่เขียนขึ้น โดยไหลลข้อมูลผ่านบอร์ดอิพรอมอีมูเลเตอร์

แนวทางในการพัฒนาบอร์ด ในการพัฒนาบอร์ดอิพรอมอีมูเลเตอร์นี้เราสามารถเพิ่มฟังก์ชันในการทำงานได้โดยทำการออกแบบซอฟต์แวร์ให้มีรูปแบบการใช้งานเพิ่มมากขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                ORG 0000H
;*****
;DEFINE :CONSTANT.
;*****
        BEL    EQU    7
        BS     EQU    8
        CR     EQU    13
        LF     EQU    10
        DEL    EQU    07FH
        PCON   EQU    87H
;*****
START:    JMP    0100H        ;JUMP OVER INTER ROUTINE

                ORG    0100H

        CALL   INIT_COMM.
LOOP:     CALL   DEACTIVETARG
        MOV    DPTR,#TITL_MSG
        CALL   PRN_TXT
        CALL   GET_HEX_FILE
        CALL   ACTIVETARG    ;ACTIVE TARGET BOARD (CLEAR RESET).
        CALL   EMUMODE      ;ENTER EMULATOR MODE.
        CALL   DEACTIVETARG
        JMP    LOOP

TITL_MSG:  DB    CR,LF        ;this is title message
        DB    'EPROM EMULATOR'
        DB    CR,LF
        DB    'TELECOMMUNICATION PROJECT VERSION'
        DB    CR,LF,0

WAIT_HEX_TXT:
        DB    'Please send hex file format (intel hex format)'
        DB    CR,LF,0
ILCMD:    DB    '! Illegal command error !'
        DB    CR,LF,0
ILHXDG:   DB    '! Illegal hex digit error !'
        DB    CR,LF,0
CHSUER:   DB    '! Checksum error !'
        DB    CR,LF,0
UNEPCH:   DB    '! Unexpected character error !'
        DB    CR,LF,0
ILRCID:   DB    '! Illegal record ID !'
        DB    CR,LF,0

DEACTIVETARG:
        SETB   P1.5        ;RESET = HIGH.
        SETB   P1.6        ;DISCONNECT RAM FROM TARGET.
        CLR    P1.7        ;CONNECT RAM TO MY SELF.
        CLR    P1.4        ;LED OFF.
        RET

ACTIVETARG: SETB   P1.7        ;DISCONNECT RAM FROM MY BUS.
        CLR    P1.6        ;CONNECT RAM TO TARGET.
        CLR    P1.5        ;CLEAR RESET.
        SETB   P1.4        ;LED ON.
        RET

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

EMUMODE:    ;WAIT FOR USER PRESS ESC.
            MOV    DPTR,#EMUMODEMSG
            CALL   PRN_TXT
EMU1:       CALL   GET_SERIAL
            CJNE  A,#27,EMU1  ;IS A = ESC ?
            RET
EMUMODEMSG: DB    CR,LF,'Emulating ..... '
            DB    CR,LF,'Press ESC to retransmitt HEX file'
            DB    CR,LF,CR,LF,0

,INIT_COMM: CALL   INIT_BG      ;INIT BOAD RATE GEN (TIMER 1).
            CALL   INIT_SERIAL ;INIT SERIAL PROT WITH 9600 B.
            RET

INIT_BG:    MOV    TMOD,#22H    ;TIMER 1 MODE 2 ,8BIT AUTO RELOAD.
            MOV    PCON,#70H    ;SMOD = 0.
            MOV    TH1,#0FDH
            MOV    TL1,#0FDH
            SETB   TR1          ;ACTIVE TIMER1
            CLR    EA
            RET

INIT_SERIAL:
            MOV    SCON,#52H    ;MODE 1 8BIT REN=1 TI=1 RI=0
            RET

PRN_TXT:    CLR    A
            MOVC   A,@A+DPTR
            JZ     TXTRET
            CALL   PRN_CHAR
            INC    DPL
            JMP    PRN_TXT

TXTRET:     RET

PRN_CHAR:   JNB    TI,PRN_CHAR
            CLR    TI
            MOV    SBUF,A
            RET

GET_HEX_FILE: ;READ AN INTEL-HEX FILE FORM SERIAL AND LOADS IT TO
            ;ITS START
            ;ADDRESS IN THE EXTERNAL RAM.
            ;GET_HEX_FILE ONLY CHANGES REGISTERS
            ;A,B,DPTR,R0,R1,R2,AND R7.
            ;R0 = NUMBER OF DATA BYTE.
            ;R1 = CHECKSUM.
            ;R2 = RECORD ID.

            CLR    P1.3
GHF0:       MOV    DPTR,#WAIT_HEX_TXT
            CALL   PRN_TXT
GHF1:       CALL   GET_SERIAL
            CJNE  A,#':',GHF1 ;INTEL HEX START WITH ":".
            CPL    P1.4        ;LED ON/OFF.
GHF2:       MOV    R1,#0        ;EACH ONE LINE OF HEX ,R1 = 0.
            CALL   NEXTB        ;GET NUMBER OF DATA BYTE.
            JC     GHFERR4      ;IF ERROR.
            MOV    R0,A        ;SAVE NUMBER OF DATA BYTE.

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี ห้ามทำซ้ำโดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ห้ามลอกเลียนแบบหรือทำซ้ำโดยไม่ได้รับอนุญาต

```

CALL NEXTB ;GET HEIGH BYTE OF ADDRESS.
;NEXTB CONVERT NEXT 2 CHAR TO A BYTE.
;NEXTB ALSO CALCULATE CHECKSUM AND SAVE.
;IN R1,DON'T FORGET.

JC GHFERR5 ;IF CAN'T GET HEX DIGIT ,ERROR.
MOV DPH,A ;SAVE AS ADDRESS HIGH
CALL NEXTB
JC GHFERR5
MOV DPL,A ;SAVE AS ADDRESS LOW.
CALL NEXTB ;GET RECORD ID.
JC GHFERR6
MOV R2,A ;SAVE ID RECORD
JNZ GHF3 ;IF <> 0 THEN END OF HEX RECORD.
;IF = 0 THEN GET DATY BYTE.
GHF4: CALL NEXTB ;GET DATA BYTE UNTIL END ONE LINE OF HEX
JC GHFERR1
MOVX @DPTR,A
INC DPTR
DJNZ R0,GHF4 ;IF R0 <> 0 THEN GET NEXT DATA BYTE.
CALL NEXTB ;CHECKSUM
;R1= CHECKSUM. (AFTER XCH) .
MOV A,R1
JNZ GHFERR3
CLR C

JMP GHF1

GHF3: CJNE A,#1,GHFERR6
MOV DPTR,#GFCM
CALL PRN_TXT
CLR P1.4
CLR P1.3
RET ;GET HEX COMPLETE.

GHFERR1: MOV DPTR,#ILHXDG;IF ERROR
JMP GHF6
GHFERR2: MOV DPTR,#ILRCID
JMP GHF6
GHFERR3: MOV DPTR,#CHSUER
JMP GHF6
GHFERR4: MOV DPTR,#NBER
JMP GHF6
GHFERR5: MOV DPTR,#ADER
JMP GHF6
GHFERR6: MOV DPTR,#IDER
JMP GHF6
GHF6: CALL PRN_TXT
SETB P1.3
CALL DELAY
CALL DELAY
CLR P1.4
JMP GHF0 ;THEN LOAD AGAIN.

```

```
NBER: DB 'NUMBER OF DATA ERROR. ',CR,LF,0
```

```
ADER: เป็นเอกสาร DB 'ADDRESS ERROR. ',CR,LF,0 นั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
```

```
IDER: DB 'RECORD ID ERROR. ',CR,LF,0
```

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GFCM: DB 'HEX FILE RECEIVED COMPLETE.',CR,LF,0

```
GET_SERIAL: ;READ SBUF AND RETURN IN ACC
JNB RI,GET_SERIAL
MOV A,SBUF
CLR RI
ANL A,#07FH ;IF IT HAS PARITY CLEAR IT.
RET ;NOW ACC CONTENT SBUF.
```

```
NEXTB: ;READS ONE BYTE IN ASCII-REPRESENTATION FROM SERIAL
;AND RETURN THE BINARY IN ACC.
;THE CHECKSUM IN R1 IS UPDATED.
;IN CASE OF ERROR THE CARRY FLAG IS SET.
;NEXTB CHANG ONLY REGISTERS A,B,R1,AND R7.
```

```
CALL GET_SERIAL ;READ FIRST CHAR.
CALL NIBBLE ;CONVERT TO BINARY.
JC NXBERR ;IF ERROR RETRUN.
SWAP A ;CONVERT TO HIGH NIBBLE.
MOV R7,A ;SAVE IN R7.
CALL GET_SERIAL ;READ SECOND CHAR.
CALL NIBBLE
JC NXBERR
ORL A,R7 ;JOIN BOTH NIBBLES.
XCH A,R1 ;R1 = CHECKSUM.
ADD A,R1 ;CALCULAT CHECKSUM.
XCH A,R1 ;SAVE CHECKSUM.
CLR C ;NO ERROR.
```

```
NXBERR: RET ;IF ERROR ,CARY FLAG = SET.
```

```
NIBBLE: ;CONVERT ASCII IN A TO BINRAY.
;RETURNED IN A.IF CONTENT IN A NOT HEX DIGIT CARRY
;FLAG IS SET.
;NIBBLE ONLY CHANG REGISTER A AND B.
CALL UPCASE ;TO BE SURE,CONVERT HEX DIGIT TO UPCAS
MOV B,A ;SAVE A
CLR C
SUBB A,#'0' ;IS CHAR < 0 ?
JC NIB1 ;YES ERROR
MOV A,#'F'
SUBB A,B ;IS CHAR < F ?
JC NIB1 ;YES,ERROR TOO
MOV A,B
SUBB A,#('9'+1) ;IS CHAR <= 9 ?
JC NIB2 ;YES,IT IS 0..9
MOV A,B
SUBB A,#'A' ;IS CHAR < A ?
JC NIB1 ;YES,ERROR
NIB2: ADD A,#10
CLR C
```

และ NIB1: มีเป็นเอกส RET ี่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

UPCASE:      ;IF CHAR IN A IS LOWERCASE LETTER,IT IS CONVERTED IN TO
              ;UPPER CASE AND AND RETURNED IN A.
              ;OTHERWISE IT WILL BE LEFT UNCHANGED (a,b,..z will
              ;changed) .
              ;UPCASE ONLY CHANGES REGISTERS A AND B
MOV    B,A          ;SAVE A
CLR    C
SUBB   A,#'a'       ;IS CHAR < a ?
JC     UPC1         ;YES ,LEAVE IT UNCHANGED.
MOV    A,B
SUBB   A,#('z'+1)   ;IS CHAR > z (A,B,...) ?
JNC    UPC1         ;YES LEAVE IT UNCHANBED.
ADDC   A,#'Z'       ;A =[ A - ('z'+1)+Z+C ]
MOV    B,A
UPC1:      MOV    A,B          ;RETURN RESULT IN A
              RET

```

```

DELAY:      PUSH  00          ;push R0
              PUSH  01          ;push R1
MOV    R0,#0FFH
D1:        MOV    R1,#0FFH
              DJNZ  R1,$
              DJNZ  R0,D1
              POP   01
              POP   02
              RET
              END    ;END OF FILE "PROJECT.ASM"

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



27C64/87C64 64K (8K x 8) CHMOS PRODUCTION AND UV ERASABLE PROMS

- CHMOS Microcontroller and Microprocessor Compatible
 - 87C64-Integrated Address Latch
 - Universal 28 Pin Memory Site, 2-line Control
- Low Power Consumption
 - 100 μ A Maximum Standby Current
- Noise Immunity Features
 - $\pm 10\%$ V_{CC} Tolerance
 - Maximum Latch-up Immunity Through EPI Processing
- High Performance Speeds
 - 150 ns Maximum Access Time
- New Quick-Pulse Programming™ Algorithm (1 second programming)
- Available In 28-Pin Cerdip and Plastic DIP Package and 32-Lead PLCC Package.
 - (See Packaging Spec, Order #231369)

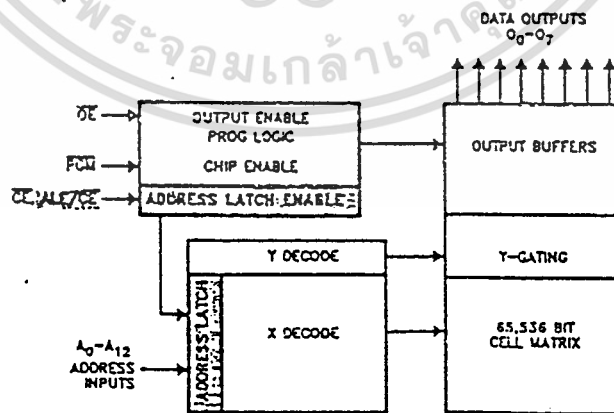
Intel's 27C64 and 87C64 CHMOS EPROMs are 64K bit 5V only memories organized as 8192 words of 8 bits. They employ advanced CHMOS™ II-E circuitry for systems requiring low power, high performance speeds, and immunity to noise. The 87C64 has been optimized for multiplexed bus microcontroller and microprocessor compatibility while the 27C64 has a non-multiplexed addressing interface and is plug compatible with the standard Intel 2764A (HMOS II-E).

The 27C64 and 87C64 are offered in both a ceramic DIP, Plastic DIP, and Plastic Leaded Chip Carrier (PLCC) Packages. Cerdip packages provide flexibility in prototyping and R&D environments, whereas Plastic DIP and PLCC EPROMs provide optimum cost effectiveness in production environments. A new Quick-Pulse Programming™ Algorithm is employed which can speed up programming by as much as one hundred times.

The 87C64 incorporates an address latch on the address pins to minimize chip count in multiplexed bus systems. Designers can eliminate an external address latch by tying address and data pins of the 87C64 directly to the processor's multiplexed address/data pins. On the falling edge of the ALE input (ALE/ \overline{CE}), address information at the address inputs (A_0 - A_{12}) of the 87C64 is latched internally. The address inputs are then ignored as data information is passed on the same bus.

The highest degree of protection against latch-up is achieved through Intel's unique EPI processing. Prevention of latch-up is provided for stresses up to 100 mA on address and data pins from $-1V$ to $V_{CC} + 1V$.

*HMOS and CHMOS are patented processes of Intel Corporation.



Shaded Areas: represent the 87C64 version

Figure 1. Block Diagram

290009-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Extended Temperature (Express) EPROMs

The Intel EXPRESS EPROM family is a series of electrically programmable read only memories which have received additional processing to enhance product characteristics. EXPRESS processing is available for several densities of EPROM, allowing the choice of appropriate memory size to match system applications.

EXPRESS EPROM products are available with 168 ± 8 hour, 125°C dynamic burn-in using Intel's standard bias configuration. This process exceeds or meets most industry specifications of burn-in. The standard EXPRESS EPROM operating temperature range is 0°C to 70°C . Extended operating temperature range (-40°C to $+85^\circ\text{C}$) EXPRESS products are available along with automotive temperature range (-40°C to $+125^\circ\text{C}$) products. Like all Intel EPROMs, the EXPRESS EPROM family is inspected to 0.1% electrical AQL. This may allow the user to reduce or eliminate incoming inspection testing.

EXPRESS EPROM Product Family

PRODUCT DEFINITIONS

Type	Operating Temperature ($^\circ\text{C}$)	Sum-in 125°C (hr)
Q	0 to $+70$	168 ± 8
T	-40 to $+85$	NONE
L	-40 to $+85$	168 ± 8
A	-40 to $+125$	NONE
B	-40 to $+125$	168 ± 8

EXPRESS Options

27C64/87C64 Versions

Speed Versions	Packaging Options		
	Cerdip	PLCC	Plastic DIP
-1	T, L, Q	T	T
-15	T, L, Q	T	T
-2	T, L, Q, A, B	T, A	T, A
-20	T, L, Q, A, B	T	T
-STD	T, L, Q, A, B	T, A	T, A
-25	T, L, Q, A	T	T
-3	T, L, Q, A, B	T, A	T, A
-30	T, L, Q, A	T	T

READ OPERATION

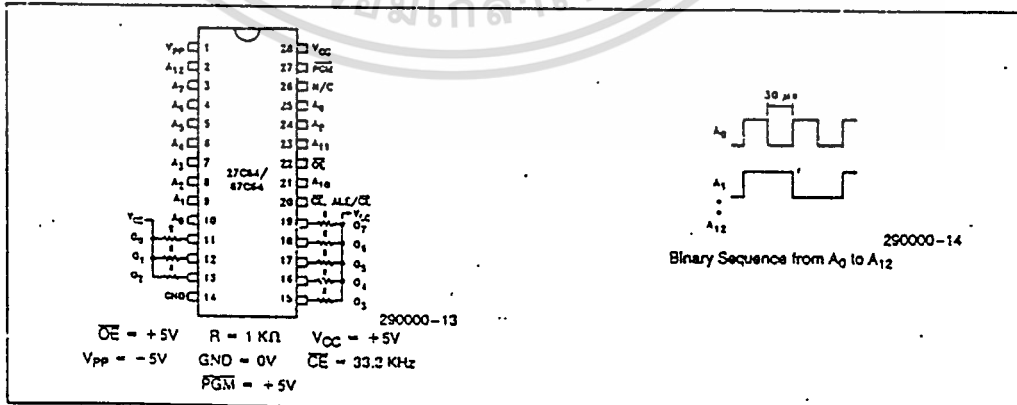
D.C. CHARACTERISTICS

Electrical Parameters of EXPRESS EPROM products are identical to standard EPROM parameters except for:

Symbol	Parameter	27C64 87C64		Test Conditions
		Min	Max	
I_{SB}	V_{CC} Standby Current (mA)	CMOS	0.1	$\overline{CE} = V_{CC}, \overline{OE} = V_{IL}$
		TTL	1.0	$\overline{CE} = V_{IH}, \overline{OE} = V_{IL}$
$I_{CC1}^{(1)}$	V_{CC} Active Current (mA)	TTL	20, 30	$\overline{OE} = \overline{CE} = V_{IL}$
	V_{CC} Active Current at High Temperature	TTL	20, 30	$\overline{OE} = \overline{CE} = V_{IL}$ $V_{PP} = V_{CC}, T_{ambiant} = 85^\circ\text{C}$

NOTE:

1. See notes 4 and 6 of Read Operation D.C. Characteristics.



Burn-in Bias and Timing Diagrams

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Names

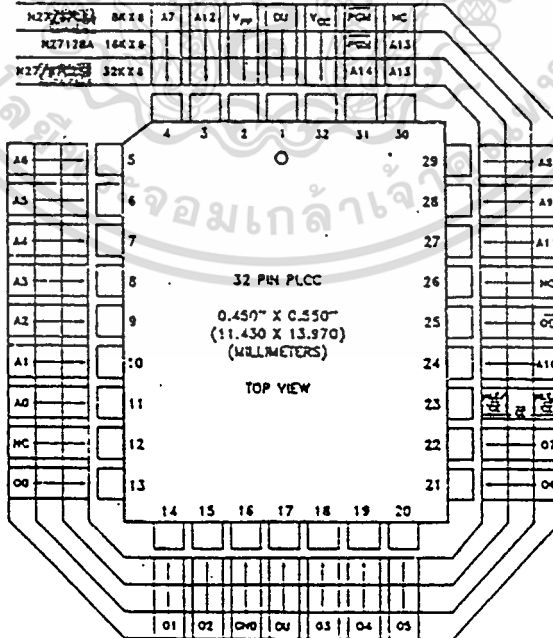
A ₇ -A ₂	ADDRESSES
O ₇ -O ₇	OUTPUTS
OE	OUTPUT ENABLE
CE	CHIP ENABLE
ALE/CE	ADDRESS LATCH ENABLE /CHIP ENABLE
PGM	PROGRAM STROBE
N.C.	NO CONNECT
D.U.	DONT USE



290000-2

NOTE:
Intel "Universal Site" Compatible EPROM Pin Configurations are shown in the adjacent blocks to 27C64 Pins.
Shaded Areas represent the 87C64 version

Figure 2. Pin Configuration



290000-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในท้องถิ่นเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A.C. PROGRAMMING CHARACTERISTICS ~~87C64~~

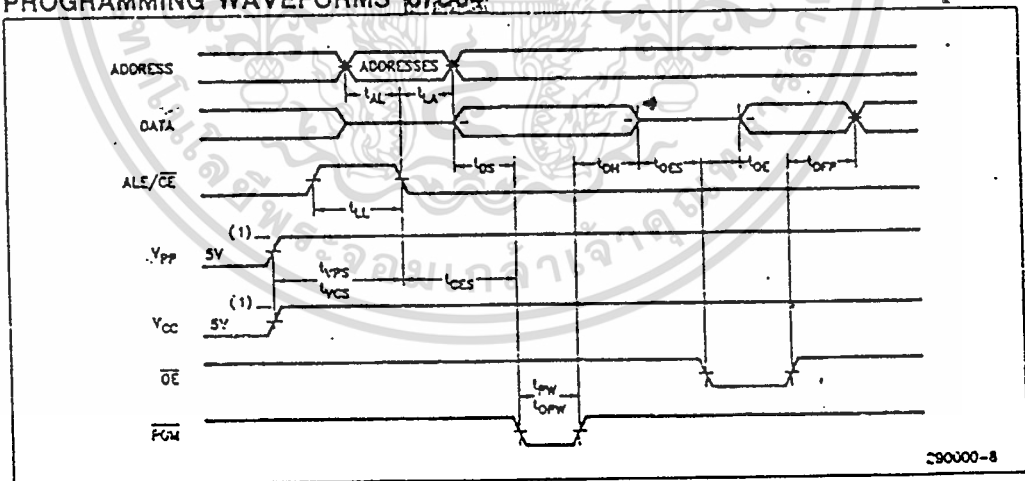
$T_A = 25^\circ\text{C} \pm 5^\circ\text{C}$, See Table 2 for V_{CC} and V_{PP} Voltages.

Symbol	Parameter	Limits			Unit	Conditions
		Min	Typ	Max		
t_{VPS}	V_{PP} Setup Time	2			μS	
t_{VCS}	V_{CC} Setup Time	2			μS	
t_{LL}	Chip Deselect Width	2			μS	
t_{AL}	Address to Chip Select Setup	1			μS	
t_{LA}	Address Hold from Chip Select	1			μS	
t_{PW}	PGM Pulse Width	95	100	105	μS	Quick-Pulse
t_{DS}	Data Setup Time	2			μS	
t_{OHP}	$\overline{\text{OE}}$ High to Data Float	0		130	ns	
t_{CES}	Output Enable Setup Time	2			μS	
t_{OE}	Data Valid from Output Enable			150	ns	
t_{DH}	Data Hold Time	2			μS	
t_{CES}	$\overline{\text{CE}}$ Setup Time	2			μS	

NOTE:

1. Programming tolerances and test conditions are the same as 27C64.

PROGRAMMING WAVEFORMS ~~87C64~~



NOTE:

1. 12.75V V_{PP} & 6.25V V_{CC} for Quick-Pulse Programming Algorithm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



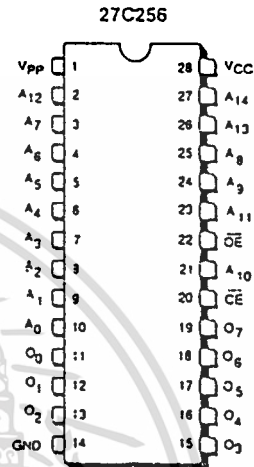
27C256 256K CMOS EPROM

November 1989

Features

- 256K (32K x 8) CMOS EPROM
- Ultra Low Power
 - 100 μ A Max. V_{CC} Standby Current
 - 40 mA Max. Active Current
- Programmed Using Intelligent Algorithm
 - 12.5 V V_{PP}
- 200 ns Access Times
 - $5V \pm 10\% V_{CC}$
 - 0° to 70°C Temperature Range
- Minimum 10 Year Data Retention
- JEDEC Approved Byte-wide Pin Configuration
- Silicon Signature®
- Military and Extended Temperature Range Available.

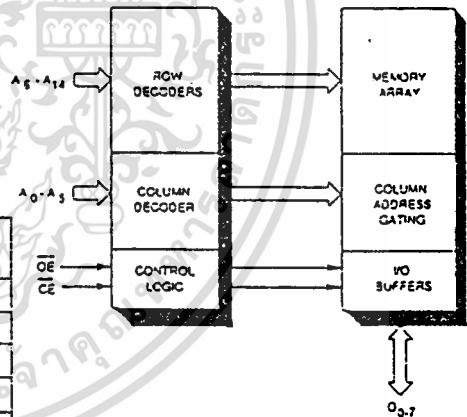
Pin Configuration



Description

SEEQ's 27C256 is the industry's first 256K CMOS EPROM. It has a 32K x 8 organization and has very low power dissipation. Its 40 mA active current is less than one half the active power of n-channel EPROMs. In addition the 100 μ A V_{CC} standby current is orders of magnitude lower than those same EPROMs. Consequently, system memory sizes can be substantially increased at a very small increase in power. Low active and standby power is

Block Diagram



Mode Selection

MODE	PINS	\overline{CE} (20)	\overline{OE} (22)	V_{PP} (1)	V_{CC} (28)	Outputs (11-13, 15-19)
Read		V_{IL}	V_{IL}	V_{CC}	V_{CC}	D_{OUT}
Output Disable		X	V_{IH}	V_{CC}	V_{CC}	High Z
Standby		V_{IH}	X	V_{CC}	V_{CC}	High Z
Program		V_{IL}	V_{IH}	V_{PP}	V_{CC}	D_{IN}
Program Verify		V_{IH}	V_{IL}	V_{PP}	V_{CC}	D_{OUT}
Program Inhibit		V_{IH}	V_{IH}	V_{PP}	V_{CC}	High Z
Silicon Signature*		V_{IL}	V_{IL}	V_{CC}	V_{CC}	Encoded Data

X can be either V_{L} or V_{H} .
*For Silicon Signature: A_{14} is toggled, $A_3 = 12V$, and all other addresses are at a TTL low.

Silicon Signature is a registered trademark of SEEQ Technology.

Pin Names

$A_3 - A_5$	ADDRESSES - COLUMN (LSB)
$A_6 - A_{14}$	ADDRESSES - ROW
\overline{CE}	CHIP ENABLE
\overline{OE}	OUTPUT ENABLE
$O_0 - O_7$	OUTPUTS

SEEQ Technology, Incorporated
MD400012/A

3-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX232, MAX232I

DUAL EIA-232 DRIVER/RECEIVER

SLLS047D - FEBRUARY 1989 - REVISED MAY 1995

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Input supply voltage range, V_{CC} (see Note 1)	-0.3 V to 6 V
Positive output supply voltage range, V_{S+}	$V_{CC} - 0.3$ V to 15 V
Negative output supply voltage range, V_{S-}	-0.3 V to -15 V
Input voltage range, V_I : Driver	-0.3 V to $V_{CC} + 0.3$ V
Receiver	± 30 V
Output voltage range, V_O : T1OUT, T2OUT	$V_{S-} - 0.3$ V to $V_{S+} + 0.3$ V
R1OUT, R2OUT	-0.3 V to $V_{CC} + 0.3$ V
Short-circuit duration: T1OUT, T2OUT	unlimited
Operating free-air temperature range, T_A : MAX232	0°C to 70°C
MAX232I	-40°C to 85°C
Storage temperature range, T_{stg}	-65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: All voltage values are with respect to network ground terminal.

recommended operating conditions

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	V
High-level input voltage, V_{IH} (T1IN, T2IN)	2			V
Low-level input voltage, V_{IL} (T1IN, T2IN)			0.8	V
Receiver input voltage, R1IN, R2IN			± 30	V
Operating free-air temperature, T_A	0		70	°C

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
V_{OH}	High-level output voltage	T1OUT, T2OUT	$R_L = 3$ k Ω to GND	5	7		V
		R1OUT, R2OUT	$I_{OH} = -1$ mA	3.5			
V_{OL}	Low-level output voltage‡	T1OUT, T2OUT	$R_L = 3$ k Ω to GND		-7	-5	V
		R1OUT, R2OUT	$I_{OL} = 3.2$ mA			0.4	
V_{IT+}	Receiver positive-going input threshold voltage	R1IN, R2IN	$V_{CC} = 5$ V, $T_A = 25^\circ\text{C}$		1.7	2.4	V
V_{IT-}	Receiver negative-going input threshold voltage	R1IN, R2IN	$V_{CC} = 5$ V, $T_A = 25^\circ\text{C}$	0.8	1.2		V
V_{hys}	Input hysteresis voltage	R1IN, R2IN	$V_{CC} = 5$ V	0.2	0.5	1	V
r_i	Receiver input resistance	R1IN, R2IN	$V_{CC} = 5$, $T_A = 25^\circ\text{C}$	3	5	7	k Ω
r_o	Output resistance	T1OUT, T2OUT	$V_{S+} = V_{S-} = 0$, $V_O = \pm 2$ V	300			Ω
I_{OS}^{\S}	Short-circuit output current	T1OUT, T2OUT	$V_{CC} = 5.5$ V, $V_O = 0$		± 10		mA
I_{IS}	Short-circuit input current	T1IN, T2IN	$V_I = 0$			200	μA
I_{CC}	Supply current		$V_{CC} = 5.5$ V, $T_A = 25^\circ\text{C}$ All outputs open,		8	10	mA

† All typical values are at $V_{CC} = 5$ V, $T_A = 25^\circ\text{C}$.

‡ The algebraic convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.

§ Not more than one output should be shorted at a time.

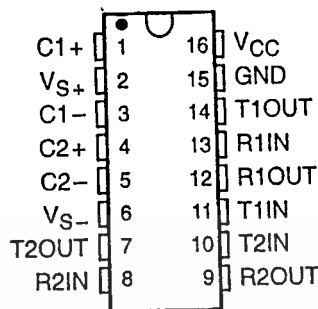
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

สงวนลิขสิทธิ์ © 1995 โดย บริษัท เซมิคอนดักเตอร์ เทคโนโลยี จำกัด

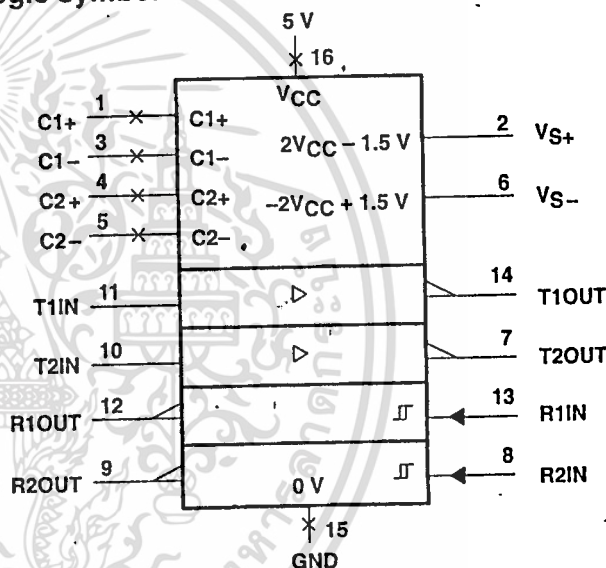
MAX232, MAX232I DUAL EIA-232 DRIVER/RECEIVER

- Operates With Single 5-V Power Supply
- LinBICMOS™ Process Technology
- Two Drivers and Two Receivers
- ± 30 -V Input Levels
- Low Supply Current . . . 8 mA Typ
- Meets or Exceeds ANSI EIA/TIA-232-E and ITU Recommendation V.28
- Designed to be Interchangeable With Maxim MAX232
- Applications
 - EIA/TIA-232-E
 - Battery-Powered Systems
 - Terminals
 - Modems
 - Computers
- ESD Protection Exceeds 2000 V Per MIL-STD-883, Method 3015

DW OR N PACKAGE
(TOP VIEW)



logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

description

The MAX232 is a dual driver/receiver that includes a capacitive voltage generator to supply EIA/TIA-232-E voltage levels from a single 5-V supply. Each receiver converts EIA/TIA-232-E inputs to 5-V TTL/CMOS levels. These receivers have a typical threshold of 1.3 V and a typical hysteresis of 0.5 V, and can accept ± 30 -V inputs. Each driver converts TTL/CMOS input levels into EIA/TIA-232-E levels. The driver, receiver, and voltage-generator functions are available as cells in the Texas Instruments LinASIC™ library.

The MAX232 is characterized for operation from 0°C to 70°C. The MAX232I is characterized for operation from -40°C to 85°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX232, MAX232I DUAL EIA-232 DRIVER/RECEIVER

SLLS047D – FEBRUARY 1989 – REVISED MAY 1995

switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{PLH(R)}$ Receiver propagation delay time, low- to high-level output	See Figure 2		500		ns
$t_{PHL(R)}$ Receiver propagation delay time, high- to low-level output	See Figure 2		500		ns
SR Driver slew rate	$R_L = 3\text{ k}\Omega$ to $7\text{ k}\Omega$, See Figure 3			30	V/ μ s
SR(tr) Driver transition region slew rate	See Figure 4		3		V/ μ s

APPLICATION INFORMATION

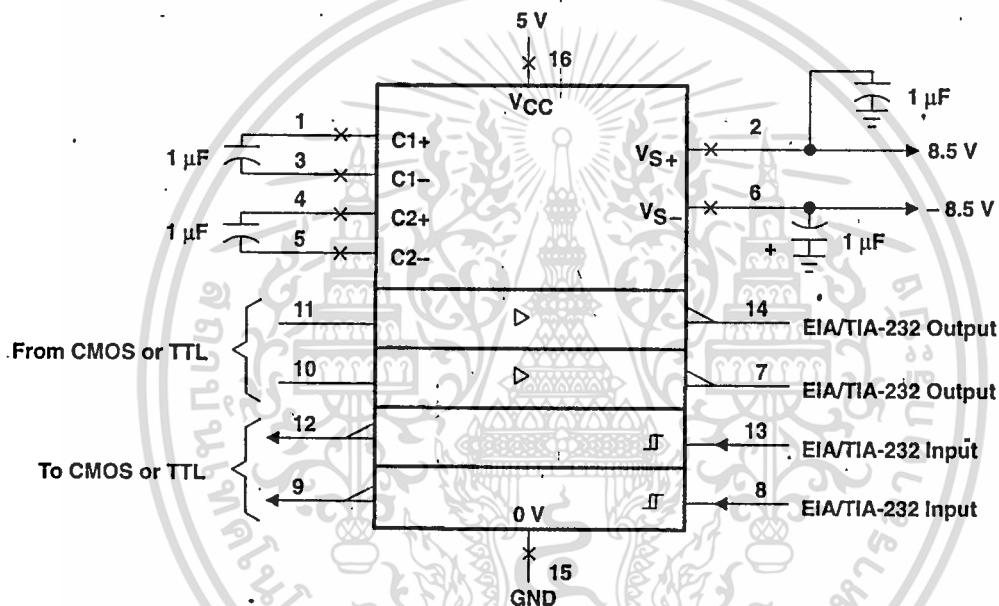


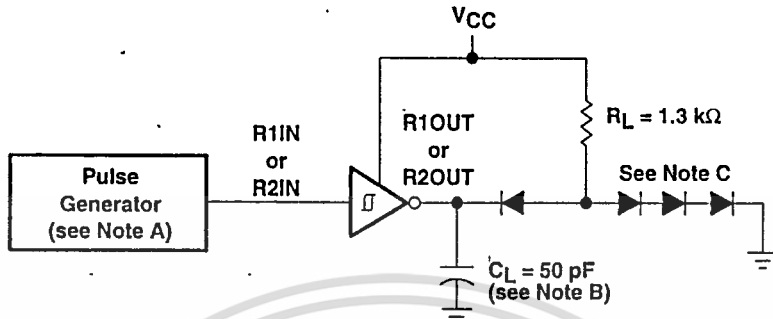
Figure 1. Typical Operating Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

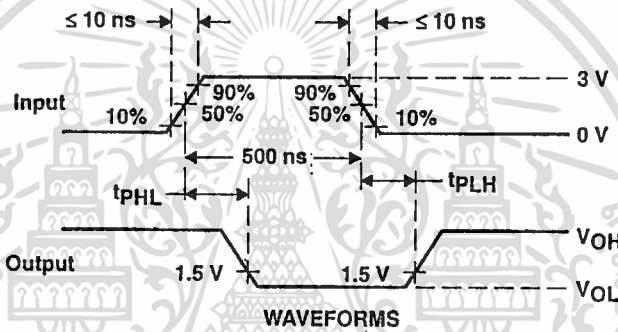
MAX232, MAX232I
DUAL EIA-232 DRIVER/RECEIVER

SLLS047D - FEBRUARY 1989 - REVISED MAY 1995

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT



- NOTES:** A. The pulse generator has the following characteristics: $Z_O = 50 \Omega$, duty cycle $\leq 50\%$.
 B. C_L includes probe and jig capacitance.
 C. All diodes are 1N3064 or equivalent.

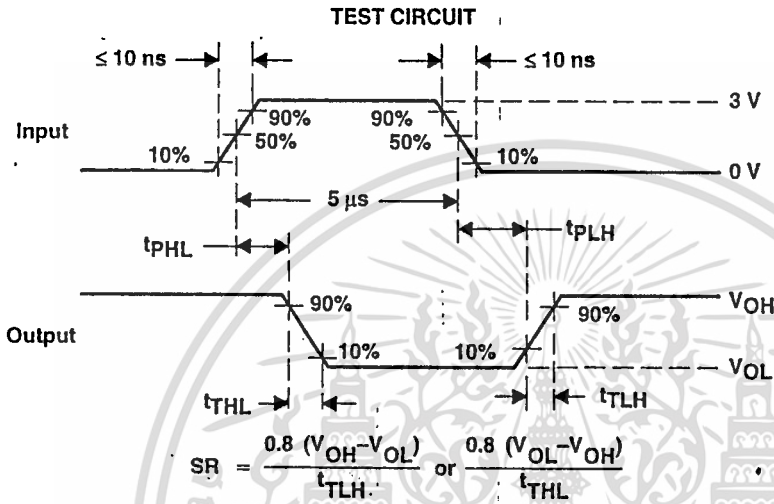
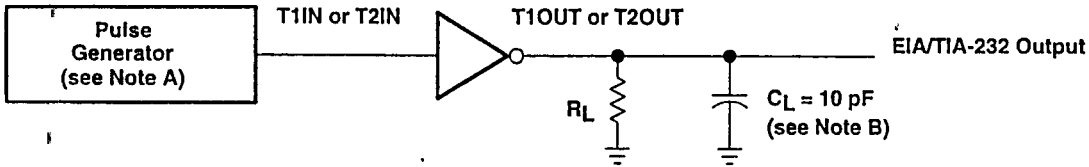
Figure 2. Receiver Test Circuit and Waveforms for t_{PHL} and t_{PLH} Measurement

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX232, MAX232I DUAL EIA-232 DRIVER/RECEIVER

SLLS047D – FEBRUARY 1989 – REVISED MAY 1995

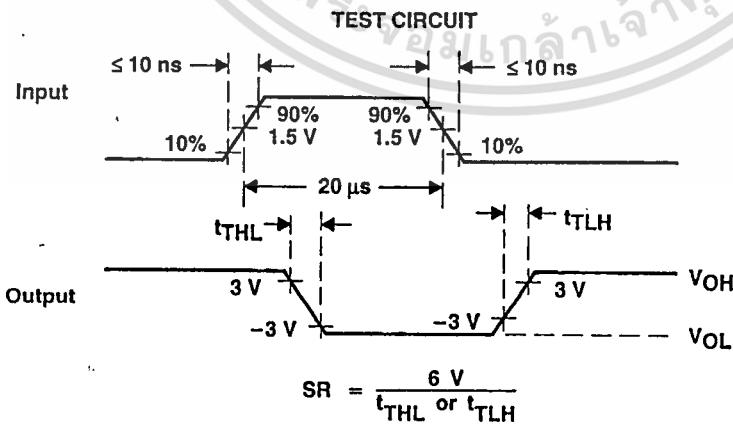
PARAMETER MEASUREMENT INFORMATION



WAVEFORMS

- NOTES: A. The pulse generator has the following characteristics: $Z_O = 50\text{ }\Omega$, duty cycle $\leq 50\%$.
B. C_L includes probe and jig capacitance.

Figure 3. Driver Test Circuit and Waveforms for t_{PHL} and t_{PLH} Measurement (5- μs input)



WAVEFORMS

- NOTE A: The pulse generator has the following characteristics: $Z_O = 50\text{ }\Omega$, duty cycle $\leq 50\%$.

Figure 4. Test Circuit and Waveforms for t_{THL} and t_{TLH} Measurement (20- μs input)

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments (TI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

TI warrants performance of its semiconductor products and related software to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Certain applications using semiconductor products may involve potential risks of death, personal injury, or severe property or environmental damage ("Critical Applications").

TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS.

Inclusion of TI products in such applications is understood to be fully at the risk of the customer. Use of TI products in such applications requires the written approval of an appropriate TI officer. Questions concerning potential risk applications should be directed to TI through a local SC sales office.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards should be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor does TI warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5402/7402 Quadruple 2-Input Positive-NOR Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL									
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package							
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF						
T. I.	SN54S02	J	D		WT					SN54LS02	J	D		WD	SN5402	J	D		WD	SN54L02	J	D		WD		
	SN74S02	J	D		WT					SN74LS02	J	D		WD	SN7402	J	D		WD	SN74L02	J	D		WD		
FAIRCHILD	FM54S02/FM54S02	D	D		FD					FM54S02/FM54S02	D	D		FD	FC7402/FC7402	D	D		FD							
	FC1502/FC1502	D	D		FD					FC74LS02/FC74LS02	D	D		FD												
MOTOROLA														MC5402	L	D		FD								
										SN74LS02	P	D			MC7402	L	D		FD							
N. S. C.										DM54LS02	J	D		WD	DM5402	J	D		WD	DM54L02	J	D		WD		
										DM74LS02	J	D		WD	DM7402	J	D		WD	DM74L02	J	D		WD		
PHILIPS	N74S02				D					N74LS02				D	FJH221/7402				D							
	N74S02				A	D				N74LS02				A	D	S5402	F	D		A	D	W2				
SIGNETICS																		FLH191				D				
SIEMENS																										
FUJITSU										74LS02				MC	MB417				D	MC						
HITACHI	HD74S02				P	D				HD74LS02				2	D	HD7402/HD2511				D	P	D				
MITSUBISHI										M74LS02				P	D	M53202				P	D					
NEC														μPB232				D	D	C	D					
TOSHIBA														TD3402A				P	D							

Electrical Characteristics SN54LS02/SN74LS02

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

recommended operating conditions

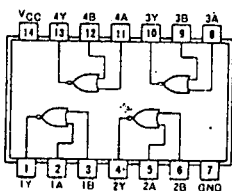
	SN54LS02			SN74LS02			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	mA
Low-level output current, I _{OL}			4			4	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

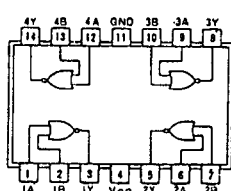
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, I _{OH} = MAX, V _I = V _{IL} max.	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, I _{OL} = 4 mA	0.25	0.4	V
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA
I _{IH}	High-level input current	Data inputs, V _{CC} = MAX, V _{IH} = 2.7V		20	μA
I _{IL}	Low-level input current	Data inputs, V _{CC} = MAX, V _{IL} = 0.4V		0.4	mA
I _{OS}	Short-circuit output current †	V _{CC} = MAX, 54LS Family	-20	-100	mA
		74LS Family	-20	-100	mA
I _{CC}	Supply current	V _{CC} = MAX, Total, outputs high	1.6	3.2	mA
I _{CCL}	Supply current	V _{CC} = MAX, Total, outputs low	2.8	5.4	mA
I _{CC}	Supply current	V _{CC} = 5V, Average per gate (50% duty cycle)	0.55		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C	10	15	ns
t _{PHL}	Propagation delay time, high-to-low-level output	C _L = 15pF, R _L = 2kΩ	10	15	ns

Pin Assignments (Top View)

①

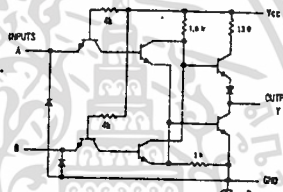


②

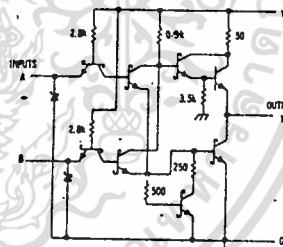


positive logic:
Y = A + B

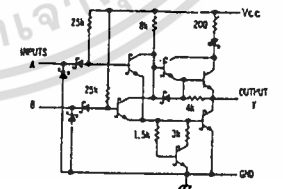
Schematics (each gate)



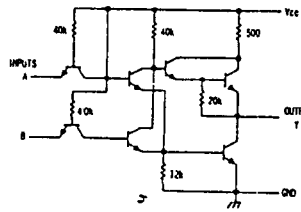
'02 CIRCUIT



'S02 CIRCUIT



'LS02 CIRCUIT



'L02 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

◆ Not more than one output should be shorted at a time, and for SN54S/74S, duration of output short-circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5404/7404 Hex Inverter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.	SN54S04	J	I	W	SN54H04	J	I	W	SN54LS04	J	I	W	SN5404	J	I	W	SN54L04	J	I	W	
	SN74S04	J	I	W	SN74H04	J	I	W	SN74LS04	J	I	W	SN7404	J	I	W	SN74L04	J	I	W	
FAIRCHILD	FMS54S04/FM5S04	D	I	W	FMS54H04/FM5H04	D	I	W	FMS4LS04/FM4LS04	D	I	W	FMS404/FM5N04	D	I	W					
	FC74S04/FC9S04	D	I	W	FC74H04/FC9H04	D	I	W	FC74LS04/FC9LS04	D	I	W	FM7404/FC9N04	D	I	W					
MOTOROLA					MC3108	L	I	W					MC5404	L	I	W					
					MC3008	L	I	W					MC7404	L	I	W					
N.S.C.					DM54H04	J	I	W					DM5404	J	I	W	DM54L04	J	I	W	FC
	DM74S04	J	I	W	DM74H04	J	I	W					DM7404	J	I	W	DM74L04	J	I	W	FC
PHILIPS					N74H04	J	I	W					FJH241/7404	J	I	W					
	N74S04	J	I	W					N74LS04	J	I	W									
SIGNETICS	S54S04	F	J	W	S54H04	F	J	W				S5404	F	J	W						
	N74S04	F	J	W	N74H04	F	J	W	N74LS04	F	J	W	N7404	F	J	W					
SIEMENS													FLH211	J	I	W					
FUJITSU									74LS04	J	I	W		MB418	J	I	W				
HITACHI													HD7404/HD2522	J	I	W					
	HD74S04	J	I	W					HD74LS04	J	I	W									
MITSUBISHI									M74LS04	J	I	W		M53204	J	I	W				
	M55004	J	I	W																	
NEC									74LS04	J	I	W		μPB235	J	I	W				
	74S04	J	I	W																	
TOSHIBA													TD3404A	J	I	W					

Electrical Characteristics SN54LS04/SN74LS04

absolute maximum ratings over operating free-air temperature range					
Supply voltage, V _{CC}	7V	Operating power temperature range	SN54LS	-55°C to 125°C	
Input voltage	7V	Storage temperature range	SN74LS	-65°C to 150°C	

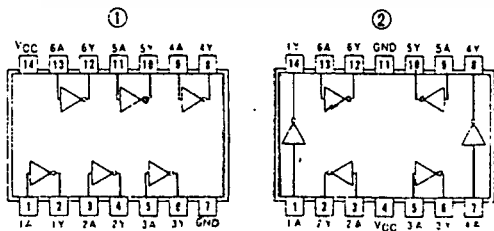
recommended operating conditions

	SN54LS04			SN74LS04			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I _{OH}			-400			-400	μA
Low-level output current I _{OL}			4			4	mA
Operating power temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

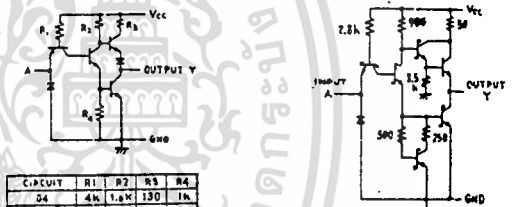
PARAMETER	TEST CONDITIONS 1	MIN	TYP 2	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage		0.8		V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = V _{IH} , V _{IL} = V _{IL} max, I _{OH} = MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = V _{IH} , V _{IH} = 2V, I _{OL} = 4mA		0.4	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.4	mA	
I _{OC}	Short-circuit output current *	V _{CC} = MAX	54LS Family	-20	-100	mA
			74LS Family	-20	-100	mA
I _{CC(H)}	Supply current	V _{CC} = MAX	Total, outputs high	1.2	2.4	mA
I _{CC(L)}	Supply current	V _{CC} = MAX	Total, outputs low	3.6	6.6	mA
I _{CC}	Supply current	V _{CC} = 5V	Average per gate (50% duty cycle)	0.4		mA
IP _{LH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C, C _L = 15PF, R _L = 2KΩ		9	15	ns
IP _{HL}	Propagation delay time, high-to-low-level output			10	15	ns

Pin Assignments (Top View)



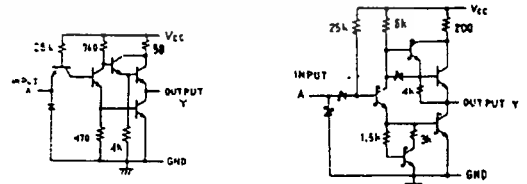
positive logic
Y = A

Schematics (each gate)



Input clamp diodes not on SN54LS04/SN74LS04 circuits.

'04, 'L04 CIRCUITS



'04 CIRCUIT

'L04 CIRCUIT

Resistor values shown are nominal and in ohms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5408/7408 Quadruple 2-Input Positive-AND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T.I.	SN54S08	J	1	W1					SN54LS08	J	1	W1	SN5408	J	1	W1				
FAIRCHILD	SN74S08	J	1	W1	FMS4H08/FM9H08	D	1	F0	SN74LS08	J	1	W1	SN7408	J	1	W1	FMS408/FM9N08	D	1	F0
MOTOROLA	MC3101	L	1	F	MC3001	L	1	F	SN74LS08	J	1	W1	MC7408	J	1	W1				
N.S.C.	DM54H08	J	1	W1	DM74H08	J	1	W1	DM54LS08	J	1	W1	DM5408	J	1	W1	DM74LS08	J	1	W1
PHILIPS	N74S08	J	1	W1	N74H08	J	1	W1	N74LS08	J	1	W1	N7408	J	1	W1				
SIGNETICS	N74S08	J	1	W1	S34H08	F	1	W1	N74LS08	J	1	W1	S5408	F	1	W1				
SIEMENS					N74H08	F	1	W1	N74LS08	J	1	W1	N7408	J	1	W1	FLH381			
FUJITSU									74LS08	J	1	W1								
HITACHI									HD74LS08	J	1	W1	HD7408/HD2550	J	1	W1				
MITSUBISHI									M74LS08	J	1	W1	M53208	J	1	W1				
NEC									74LS08	J	1	W1	μ PB234	D	1	F0				
TOSHIBA													TD3408	J	1	W1				

Electrical Characteristics SN54LS08/SN74LS08

absolute maximum ratings over operating free-air temperature range

Supply voltage V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
Intermittent voltage	5.5V	Storage temperature range		-65°C to 150°C

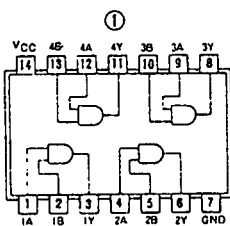
recommended operating conditions

	SN54LS08		SN74LS08		UNIT
	MIN	MAX	MIN	MAX	
Supply voltage, V _{CC}	4.5	5.5	4.75	5.25	V
High-level output current, I _{OH}		-800		-800	mA
Low-level output current, I _{OL}		4		8	mA
Operating free-air temperature, T _A	-55	125	0	70	°C

electrical characteristics over recommended operating free-air temperature range

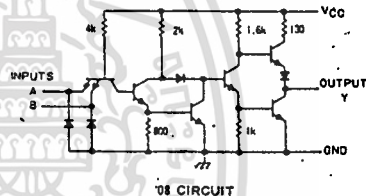
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH} High-level input voltage			2		V
V _{IL} Low-level input voltage				0.8	V
V _I Input clamp voltage	V _{CC} = MIN, I _I = -18 mA			-1.5	V
V _{OH} High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, I _{OH} = MAX	2.7	3.4		V
V _{OL} Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, I _{OL} = 4 mA		0.25	0.4	V
I _I Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V			0.1	mA
I _{IH} High-level input current	V _{CC} = MAX, V _{IH} = 2.7V			20	μA
I _{IL} Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V			-0.4	mA
I _{OS} Short circuit output current †	V _{CC} = MAX			-20	mA
I _{CC} Supply current	V _{CC} = MAX			2.4	mA
I _{CC} Supply current	V _{CC} = MAX			4.4	mA
I _{CC} Supply current	V _{CC} = 5V, Average per gate (50% duty cycle)			0.85	mA
t _{PLH} Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C, C _L = 15pF, R _L = 2kΩ			8	ns
t _{PHL} Propagation delay time, high-to-low-level output				10	ns

Pin Assignment (Top View)

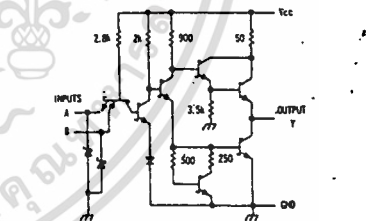


positive logic:
Y = AB

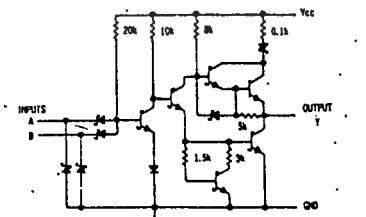
Schematics (each gate)



08 CIRCUIT



S08 CIRCUIT



LS08 CIRCUIT

*Resistor values shown are nominal and in ohms

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

* Not more than one output should be shorted at a time, and for SN54S/ SN74S, duration of output short circuit should not exceed one second.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54373/74373 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T.I.	SN54S373	J	1						SN54LS373	J	1									
	SN74S373	J	1						SN74LS373	J	1									
FAIRCHILD																				
MOTOROLA																				
N. S. C.																				
PHILIPS																				
SIGNETICS																				
SIEMENS																				
FUJITSU																				
HITACHI																				
MITSUBISHI																				
NEC																				
TOSHIBA																				

Electrical Characteristics SN54LS373/SN74LS373

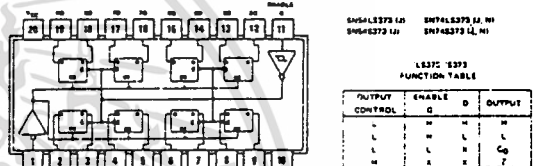
absolute maximum ratings over operating free-air temperature range								
Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C				
Input voltage	7V	Storage temperature range	SN74LS	0°C to 70°C				
				-65°C to 150°C				
recommended operating conditions								
			SN54LS373	SN74LS373	UNIT			
Supply voltage, V_{CC}	5		4.5	5	5.25			
High-level output current, I_{OH}			-1		-2.6			
High-level output voltage, V_{OH}			5.5		5.5			
Pulse width, t_w	15		15		15			
Setup time, t_{SUTUP}	0		0		0			
Hold time, t_{hold}	10		10		10			
Operating free-air temperature, T_A	-55		125		70			
electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)								
PARAMETER	TEST CONDITIONS †		MIN	TYP ‡	MAX	UNIT		
V_{IH}	High-level input voltage		2			V		
V_{IL}	Low-level input voltage		0.8			V		
V_{IK}	Input clamp voltage		-1.5			V		
V_{OH}	High-level output voltage		2.4	3.1		V		
V_{OL}	Low-level output voltage		0.35	0.5		V		
I_{OZH}	Off-state output current, high-level voltage applied		20			μ A		
I_{OZL}	Off-state output current, low-level voltage applied		-20			μ A		
I_I	Input current at maximum input voltage		0.1			mA		
I_{IH}	High-level input current		20			μ A		
I_{IL}	Low-level input current		-0.4			mA		
I_{OS}	Short-circuit output current ‡		-130			mA		
I_{CC}	Supply current		24			40		
			LS373					
switching characteristics, $V_{CC} = 5V$, $T_A = 25^\circ C$								
PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS		MIN	TYP	MAX	UNIT
f_{max}						12	18	MHz
t_{PLH}	Data	Any Q				12	18	ns
t_{PHL}						20	30	ns
t_{PLH}	Clock or enable	Any Q	See Notes 2 and 3			18	30	ns
t_{PZH}	Output Control	Any Q				15	28	ns
t_{PZL}						25	36	ns
t_{OHZ}	Output Control	Any Q	C _L = 5pF, R _L = 66 Ω , See Note 3			12	20	ns
t_{OLZ}						15	25	ns

† For conditions specified as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5V$, $T_A = 25^\circ C$.

§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

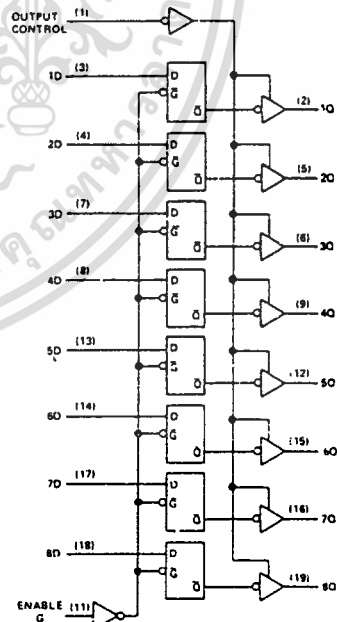
Pin Assignments (Top View)



OUTPUT CONTROL	ENABLE	D	OUTPUT
L	H	H	H
L	H	L	L
L	L	H	X
L	L	L	X

SN54LS373 (J) SN74LS373 (J, N)
SN54S373 (J) SN74S373 (J, N)

LS373, S373
TRANSPARENT LATCHES



NOTES: 2. Maximum clock frequency is tested with all outputs loaded.
3. See load circuits and waveforms on page 3-11.

f_{max} = maximum clock frequency
 t_{PLH} = propagation delay time, low-to-high-level output
 t_{PHL} = propagation delay time, high-to-low-level output
 t_{PZH} = output enable time to high level
 t_{PZL} = output enable time to low level
 t_{OHZ} = output disable time from high level
 t_{OLZ} = output disable time from low level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาและเพื่อใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54245/74245 Octal Bus Transceivers with 3-state Outputs

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
FAIRCHILD									SN54LS245	J	I	W	W								
MOTOROLA									SN74LS245	J	(N)										
NEOSCA																					
PHILIPS																					
SIGNETICS																					
SIEMENS																					
FUJITSU																					
HITACHI																					
MITSUBISHI																					
NEC																					
TOSHIBA																					

Electrical Characteristics SN54LS245/SN74LS245

absolute maximum ratings over operating free-air temperature range

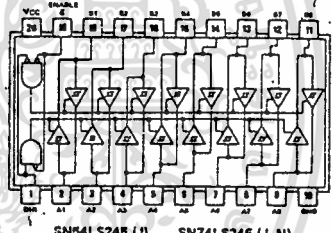
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
		Storage temperature range		65°C to 150°C

recommended operating conditions

	SN54LS245			SN74LS245			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-12			-15	mA
Low-level output current, I _{OL}			12			24	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

Electrical Characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	SN74LS245		UNIT
		MIN	TYP ‡	
V _{IH} High-level input voltage		2		V
V _{IL} Low-level input voltage			0.8	V
V _I Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V
Hysteresis (V _{T+} - V _{T-}) A or B input	V _{CC} = MIN	0.2	0.4	V
High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = V _{ILmax} , I _{OH} = MAX	2.4	3.4	V
Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = V _{ILmax} , I _{OL} = 24mA		0.5	V
Off-state output current, high-level voltage applied	V _{CC} = MAX, V _O = 2.7V		10	µA
Off-state output current, low-level voltage applied	V _{CC} = MAX, V _O = 0.4V		-200	µA
Input current at maximum input voltage	V _{CC} = MAX, V _I = 5.5V		0.1	mA
High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	µA
Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.2	mA
Short-circuit output current	V _{CC} = MAX	-40	-225	mA
Total, outputs high			48	70
Supply current Total, outputs low	V _{CC} = MAX, Outputs open		62	90
Outputs at Hi-Z			64	95



switching characteristics, V_{CC} 5V, T_A 25°C

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Propagation delay time, low-to-high-level output			8	12	ns
Propagation delay time, high-to-low-level output	C _L = 45pF, R _L = 667Ω, See Note 2		8	12	ns
Output enable time to low level			27	40	ns
Output enable time to high level			25	40	ns
Output disable time from low level	C _L = 5pF, R _L = 667Ω, See Note 2		15	25	ns
Output disable time from high level			15	25	ns

† Conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions. ‡ Typical values are at V_{CC} = 5V, T_A = 25°C. **เงื่อนไขการทดสอบที่ระบุไว้เป็นค่าที่คาดหวังภายใต้เงื่อนไขการปฏิบัติงานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า**
 more than one output should be shorted at a time, and duration of the short-short should not exceed one second.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ประมวญ์ ประยานันท์, ปิยพงศ์ เผ่าฉิม, “คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์”, ซีเอ็ดยูเทชั่น,หน้า 13 - 26
2. “คู่มือ/เทียบเบอร์ ไอซี TTL“,พิมพ์ครั้งที่ 7,เอช เอน การพิมพ์,2532,หน้า 44,246
3. ผศ.สมยศ จุณณะปิยะ, “การใช้ไมโครคอนโทรลเลอร์ ตระกูล MCS - 51“,พิมพ์ครั้งที่ 1, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง,2537,หน้า (2-1)-(2-10)
4. KENNETH J. AYALA, “THE 8051 MICROCONTROLLER ARCHITECTURE,PROGRAMMING, AND APPLICATION“,USA,WEST PUBLISHING COMPNY 1991
5. สุนทร วิทูรพจน์; “การโปรแกรมภาษาแอสเซมบลีของ ไมโครคอนโทรลเลอร์ตระกูล 8051“, ซีเอ็ดยูเทชั่น,2537



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้