เครื่องรับส่งวิทยุย่านความถี่ VHF

VHF TRANSCEIVER

โดย

นางสาวศิรินทร์ทิพย์ เลิศพิทักษ์สิทธิ์

นางสาวษมาภรณ์ โชติช่วงนิรันดร์

นางสาวสายขวัญ หอรังสิวัฒน์

วัน เดือน ปี 22 ตค 2541

เลขทะเบียน 039114

เลขเรียกหนังสือ โ 10351 ศ 1730

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

039114

เครื่องรับส่งวิทยุย่านความถี่ VHF

VHF TRANSCEIVER

โดย

นางสาวศิรินทร์ทิพย์ เลิศพิทักษ์สิทธิ์ 37014436

นางสาวษมาภรณ์ โชติช่วงนิรันดร์ 37014447

นางสาวสายขวัญ หอรังสิวัฒน์ 37014485

อาจารย์ที่ปรึกษา

ดร. ทองทด วานิชศรี

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **เครื่องรับส่งวิทยุย่านความถี่ VHF**

VHF TRANSCEIVER

ผู้จัดทำ

1. นางสาวดิรินทร์ทิพย์ เลิศพิทักษ์สิทธิ์ 37014436
2. นางสาวษมาภรณ์ โชติช่วงนิรันดร์ 37014447
3. นางสาวสายชวัญ หอรังสิวัฒน์ 37014485

ทองทด วานิชศรี อาจารย์ที่ปรึกษา

(ดร.ทองทด วานิชศรี)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับส่งวิทยุย่านความถี่ VHF

VHF Transceiver

โดย นางสาวศิรินทร์ทิพย์ เลิศพิทักษ์สิทธิ์ 37014436
นางสาวษมาภรณ์ โชติช่วงนิรันดร์ 37014447
นางสาวสายขวัญ หอรังสิวัฒน์ 37014485

อาจารย์ที่ปรึกษา ดร. ทองทด วานิชศรี

บทคัดย่อ

โครงงานนี้เป็นการออกแบบและสร้างเครื่องรับส่งวิทยุย่านความถี่ 144 MHz โดยมีความสามารถในการรับส่งได้ประมาณ 200 ช่องความถี่ โดยแต่ละช่องความถี่จะห่างกัน 10 kHz เครื่องรับส่งจะเป็นระบบส่งและรับทีละครั้ง กำลังสูงสุดของเครื่องส่งประมาณ 100 mW ระบบการโมดูเลชันเป็นแบบ FM โดยมีความถี่เบี่ยงเบน (frequency deviation) ประมาณ $\pm$ 5 kHz

ABSTRACT

This project concerns about VHF transceiver design and implementation, with 200 transmitted and received channels and transition range is 10 kHz. It is a simplex transceiver. The maximum power of transmitter is 100 mW. Its uses FM modulation technique and its frequency deviation $\pm$ 5 kHz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี	
2.1 เครื่องรับส่งวิทยุย่านความถี่ VHF	3
2.2 วงจรพื้นฐานของเครื่องรับส่งวิทยุย่านความถี่ VHF	4
2.1.1 วงจรขยายกำลัง	4
2.1.2 บาลานซ์มอดูเลเตอร์	11
2.1.3 ระบบสังเคราะห์ความถี่	16
2.1.4 วงจรกรองความถี่ต่ำ	32
2.3 การออกแบบวงจรขยายสัญญาณแบบใช้ S พารามิเตอร์	37
บทที่ 3 การคำนวณและการสร้าง	
3.1 การออกแบบวงจรโวลเตจคอนโทรลออสซิลเลเตอร์	40
3.2 การออกแบบวงจรโลว์นอยส์แอมปลิฟายเออร์โดยใช้ S พารามิเตอร์	48
3.3 การออกแบบวงจรกรองความถี่	52
3.3.1 การออกแบบวงจรกรองความถี่ต่ำผ่าน	52
3.3.2 การออกแบบวงจรกรองช่วงความถี่ผ่าน	57
3.4 วงจรมิกเซอร์	58
3.5 วงจรสังเคราะห์ความถี่โดยใช้เฟสล็อคลูป	59
3.6 วงจรภาคไอเอฟและดีมอดูเลเตอร์	67
บทที่ 4 ผลการทดลอง	
4.1 วงจรโลว์นอยส์แอมปลิฟายเออร์	68
4.2 วงจรกรองความถี่	71
4.2.1 วงจรกรองช่วงความถี่ผ่าน	72
4.2.2 วงจรกรองความถี่ต่ำผ่าน	75
4.3 วงจรมิกเซอร์	78
4.4 วงจรโวลเตจคอนโทรลออสซิลเลเตอร์	79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

4.5 วงจรสังเคราะห์ความถี่ 83

4.5.1 วงจรพรีสเกลเลอร์สองโมดูลัส 83

4.5.2 วงจรเปรียบเทียบ 84

4.5.3 วงจรลูปฟิลเตอร์ 85

4.5.4 วงจรสังเคราะห์ความถี่ 91

4.6 วงจรภาคไอเอฟและดีมอดูเลเตอร์ 94

4.7 วงจรรวมภาคเครื่องส่ง 97

4.8 วงจรรวมภาคเครื่องรับ 101

บทที่ 5 บทวิจารณ์และบทสรุป 106

ภาคผนวก

เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

		หน้า
รูปที่ 2.1	แสดงบล็อคไดอะแกรมของเครื่องรับส่งวิทยุย่านความถี่ VHF	3
รูปที่ 2.2	วงจรขยายกำลังคลาส C ในย่านความถี่ VHF	4
รูปที่ 2.3	วงจรขยายกำลังลิเนียร์ย่านความถี่ VHF	5
รูปที่ 2.4	วงจรขยายกำลังใช้ MOSFET สำหรับ 144 M Hz	5
รูปที่ 2.5	วงจรป้องกันภาคขยายกำลังสุดท้าย	6
รูปที่ 2.6	วงจรขยาย RF ซึ่งใช้เฮลิคอลเรโซเนเตอร์	7
รูปที่ 2.7	วงจรขยาย IF ซึ่งใช้คริสตอลฟิลเตอร์คู่	7
รูปที่ 2.8	แผนผังของไอซีเบอร์ MC3357	8
รูปที่ 2.9	ตัวอย่างวงจรใช้งานของไอซีเบอร์ MC3357	9
รูปที่ 2.10	แผนผังของไอซีเบอร์ CA3089	10
รูปที่ 2.11	ตัวอย่างวงจรใช้งานของไอซีเบอร์ CA3089	10
รูปที่ 2.12	แผนผังของไอซีเบอร์ MC1358	11
รูปที่ 2.13	ตัวอย่างวงจรใช้งาน MC1358	11
รูปที่ 2.14	บาลานซ์มอดูเลเตอร์ใช้เฟทคู่	12
รูปที่ 2.15	ริงบาลานซ์มอดูเลเตอร์	12
รูปที่ 2.16	หลักการทำงานของริงบาลานซ์มอดูเลท	13
รูปที่ 2.17	การทำงานของริงมอดูเลเตอร์เมื่อป้อนสัญญาณออดิโอเข้ามอดูเลท	14
รูปที่ 2.18	บาลานซ์ทรานซิสเตอร์ที่ใช้วงจรดิฟเฟอเรนเชียล	14
รูปที่ 2.19	ไอซีที่ใช้เป็นบาลานซ์มอดูเลเตอร์	15
รูปที่ 2.20	ตัวอย่างวิธีสังเคราะห์ความถี่โดยตรง	16
รูปที่ 2.21	แผนผังของเฟสล็อคลูป	17
รูปที่ 2.22	แผนผังของหน่วยสังเคราะห์ความถี่	19
รูปที่ 2.23(ก)	ตัวอย่างของแผนผังของเครื่องรับส่งวิทยุที่ใช้แร่บังคับความถี่	20
รูปที่ 2.23(ข)	ตัวอย่างของแผนผังของเครื่องรับส่งวิทยุที่ใช้ระบบสังเคราะห์ความถี่	20
รูปที่ 2.24	วงจรโวลเตจคอนโทรลออสซิลเลเตอร์แบบใช้ FET	22
รูปที่ 2.25	วงจรโวลเตจคอนโทรลออสซิลเลเตอร์ชนิดเป็นไอซี	22
รูปที่ 2.26(ก)	วงจรออสซิลเลเตอร์อ้างอิงใช้ CMOS เบอร์ 4060	23
รูปที่ 2.26(ข)	ตัวอย่างไอซีที่ให้กำเนิดความถี่อ้างอิงเบอร์ TC5082P	23
รูปที่ 2.27	ภาคเฟสดีเทคเตอร์แบบไอซีของพลีสซีเบอร์ NT8811	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		หน้า
รูปที่ 2.28	เฟสดีเทคเตอร์แบบไอซีอีกแบบหนึ่งของโตชิบาเบอร์ 5081	25
รูปที่ 2.29	ตัวอย่างวงจรลูปฟิลเตอร์	25
รูปที่ 2.30	คุณลักษณะในการเปลี่ยนความถี่ของเฟสล็อคลูป	26
รูปที่ 2.31	ตัวอย่างโปรแกรมดีไวเดอร์โดยใช้ไอซีตระกูล TTL	26
รูปที่ 2.32	ตัวอย่างของวงจรหาร N ชนิดความเร็วสูงเป็นไอซีตัวเดียว	27
รูปที่ 2.33	หน่วยสังเคราะห์ความถี่แบบใช้วงจรหารสองโมดูลัส	28
รูปที่ 2.34	เฟสล็อคลูปแบบโดยตรง	29
รูปที่ 2.35	เฟสล็อคลูปแบบคูณความถี่	30
รูปที่ 2.36	เฟสล็อคลูปแบบพรีสเกลเลอร์	30
รูปที่ 2.37	เฟสล็อคลูปแบบพรีสเกลเลอร์แบบสองโมดูลัส	31
รูปที่ 2.38	เฟสล็อคลูปแบบมิกซิงนอกลูป	31
รูปที่ 2.39	เฟสล็อคลูปแบบมิกซิงในลูป	32
รูปที่ 2.40	แสดงผลตอบสนองกรณีกรองความถี่ต่ำ	33
รูปที่ 2.41	แสดงผลตอบสนองในหน่วย dB	33
รูปที่ 2.42	แสดงผลตอบในกรณีบัตเตอร์เวิร์ธ	34
รูปที่ 2.43	แสดงผลตอบสนองในกรณีวงจรกรองความถี่ต่ำแบบเชบีเชฟ	35
รูปที่ 2.44	แสดงผลตอบสนองในกรณีกรองเฉพาะแถบความถี่	36
รูปที่ 2.45	แสดงวงกลมเสถียรภาพของทรานซิสเตอร์ซึ่งทำงานในช่วงไม่มีเสถียรภาพ	38
รูปที่ 3.1	วงจรโคลพิทท์ออสซิลเลเตอร์	40
รูปที่ 3.2	วงจรเสมือนของ L ที่ความถี่สูง	41
รูปที่ 3.3	วงจรเสมือนของ C ที่ความถี่สูง	41
รูปที่ 3.4	วงจรรีโซเนเตอร์	42
รูปที่ 3.5	วงจรออสซิลเลเตอร์	43
รูปที่ 3.6	โครงสร้างของ L	45
รูปที่ 3.7	การแปลงค่าความต้านทานโหลด	46
รูปที่ 3.8	แสดงวงจรโวลเตจคอนโทรลออสซิลเลเตอร์ที่ใช้งาน	47
รูปที่ 3.9	แสดงวงจรโลว์นอยส์แอมปลิฟายเออร์ที่ใช้งาน	50
รูปที่ 3.10	แสดงสมิตช์ชาร์ตที่ใช้ในการออกแบบ	51
รูปที่ 3.11	วงจรกรองความถี่ต่ำผ่านที่หาค่าต่างๆจากตาราง	55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		หน้า
รูปที่ 3.12	แสดงวงจรแบนด์พาสฟิลเตอร์ที่ใช้งาน	57
รูปที่ 3.13	วงจรมิกเซอร์	58
รูปที่ 3.14	แสดงบล็อคไดอะแกรมของไอซีเบอร์ MC12017	59
รูปที่ 3.15	แสดงวงจรทดสอบ MC12033	60
รูปที่ 3.16	แสดงบล็อคไดอะแกรมของ MC145152-2	61
รูปที่ 3.17	แสดงวงจรลูปฟิลเตอร์ที่ได้จากการคำนวณโดยใช้ไอซีออปแอมป์เบอร์ 741	65
รูปที่ 3.18	แสดงวงจรสังเคราะห์ความถี่โดยใช้เฟสล็อคลูป	66
รูปที่ 3.19	แสดงวงจรภาคไอเอฟ	67
รูปที่ 4.1	วงจรโลว์นอยส์แอมปลิฟายเออร์	68
รูปที่ 4.2	แสดงสัญญาณความถี่ 144 M Hz (โดยที่ยังไม่ได้ผ่านวงจรโลว์นอยส์แอมปลิฟายเออร์)	69
รูปที่ 4.3	แสดงสัญญาณความถี่ 144 M Hz เมื่อผ่านวงจรโลว์นอยส์แอมปลิฟายเออร์	69
รูปที่ 4.4	แสดงสัญญาณความถี่ 144 M Hz เมื่อผ่านวงจรโลว์นอยส์แอมปลิฟายเออร์ที่ความถี่ในช่วง 130-160 M Hz	71
รูปที่ 4.5	วงจรแบนด์พาสฟิลเตอร์	72
รูปที่ 4.6	กราฟแสดงระดับสัญญาณเมื่อผ่านโลว์พาสฟิลเตอร์ที่ความถี่ต่างๆ	74
รูปที่ 4.7	วงจรกรองความถี่ต่ำผ่าน	75
รูปที่ 4.8	แสดงกราฟแสดงระดับสัญญาณเมื่อผ่านโลว์พาสฟิลเตอร์ที่ความถี่ต่างๆ	76
รูปที่ 4.9	แสดงสัญญาณไอเอฟที่ได้จากมิกเซอร์	78
รูปที่ 4.10	วงจรโวลเตจคอนโทรลออสซิลเลเตอร์	79
รูปที่ 4.11	กราฟแสดงการเปลี่ยนแปลงความถี่เพิ่มขึ้นของวงจรโวลเตจคอน-โทรลออสซิลเลเตอร์เมื่อเพิ่มแรงดัน	81
รูปที่ 4.12	กราฟแสดงระดับสัญญาณของโวลเตจคอนโทรลออสซิลเลเตอร์ที่ความถี่ต่างๆ	82
รูปที่ 4.13	วงจรสังเคราะห์ความถี่	83
รูปที่ 4.14	แสดงเอาท์พุทจากพรีสเกลเลอร์หาร64/65	84
รูปที่ 4.15	แสดงการเปรียบเทียบระหว่างขา 7 และขา 8	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		หน้า
รูปที่ 4.16	แสดงเอาท์พุทของลูปฟิลเตอร์ที่ความถี่ 144 M Hz	86
รูปที่ 4.17	แสดงเอาท์พุทของแอลเอฟที่ความถี่ 150 M Hz	86
รูปที่ 4.18	แสดงผลการทดลองจากวงจรเฟสล็อคลูปเมื่อทำการเซ็ตค่าแอดเดรส ให้ได้ความถี่ที่ต้องการคือ 140 M Hz	87
รูปที่ 4.19	แสดงผลการทดลองจากวงจรเฟสล็อคลูปเมื่อทำการเซ็ตค่าแอดเดรส ให้ได้ความถี่ที่ต้องการคือ 144 M Hz	87
รูปที่ 4.20	แสดงผลการทดลองจากวงจรเฟสล็อคลูปเมื่อทำการเซ็ตค่าแอดเดรส ให้ได้ความถี่ที่ต้องการคือ 150 M Hz	89
รูปที่ 4.21	แสดงผลการทดลองจากวงจรเฟสล็อคลูปเมื่อทำการเซ็ตค่าแอดเดรส ให้ได้ความถี่ที่ต้องการคือ 155 M Hz	90
รูปที่ 4.22	แสดงวงจรสังเคราะห์ความถี่	92
รูปที่ 4.23	แสดงไซด์แบนด์ของสัญญาณเอาท์พุทที่ได้จากวงจรสังเคราะห์ความถี่	93
รูปที่ 4.24	วงจรภาคไอเอฟและดีมอดูเลเตอร์	94
รูปที่ 4.25	เอาท์พุทที่ได้จากการดีมอดูเลเตอร์	95
รูปที่ 4.26	แสดงสัญญาณที่ได้จากการมอดูเลทเมื่อป้อนสัญญาณเอฟเอ็มที่ระดับ -70 dBm (ความถี่ของสัญญาณที่นำมามอดูเลทมีค่าเท่ากับ 1 kHz)	96
รูปที่ 4.27	แสดงบล็อคไดอะแกรมอย่างง่ายของภาคเครื่องส่ง	97
รูปที่ 4.28	วงจรภาคเครื่องส่ง	97
รูปที่ 4.29	แสดงวงจรรวมภาคเครื่องส่ง	98
รูปที่ 4.30	แสดงเอาท์พุทของภาคเครื่องส่งเมื่อป้อนสัญญาณ 1 kHz	99
รูปที่ 4.31	แสดงเอาท์พุทของภาคเครื่องส่งเมื่อป้อนสัญญาณ 2 kHz	99
รูปที่ 4.32	แสดงเอาท์พุทของภาคเครื่องส่งเมื่อป้อนสัญญาณเสียงจริง	100
รูปที่ 4.33	แสดงบล็อคไดอะแกรมอย่างง่ายของภาคเครื่องรับ	101
รูปที่ 4.34	วงจรภาคเครื่องรับ	101
รูปที่ 4.35	แสดงวงจรรวมภาคเครื่องรับ	102
รูปที่ 4.36	แสดงเอาท์พุทของภาคเครื่องรับเมื่อป้อนสัญญาณมอดูเลท 400 Hz ที่ระดับสัญญาณ -40 dBm	103
รูปที่ 4.37	แสดงเอาท์พุทของภาคเครื่องรับเมื่อป้อนสัญญาณมอดูเลท1 kHz ที่ระดับสัญญาณ -40 dBm	104

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 4.38 แสดงเอาท์พุทของภาคเครื่องรับเมื่อใช้สัญญาณ 1 kHz ที่ระดับสัญญาณ -90 dBm และ -100 dBm ตามลำดับ 105

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

		หน้า
ตารางที่ 3.1	ตัวอย่างค่าอินดัคแตนซ์และคาปาซิแตนท์เมื่อ Rs=RL =1 โอห์ม โดยใช้วงจรบัตเตอร์เวิร์ท	53
ตารางที่ 3.2	ค่าของ L และ C ของวงจรฟิลเตอร์แบบบัตเตอร์เวิร์ทเมื่อ Rs มีค่าไม่เท่ากับ RL	54
ตารางที่ 4.1	แสดงอัตราการขยายของสัญญาณที่ความถี่ในช่วง 130-160 MHz	69
ตารางที่ 4.2	แสดงระดับสัญญาณเมื่อผ่านแบนด์พาสฟิลเตอร์ที่ความถี่ต่างๆ	72
ตารางที่ 4.3	แสดงผลการวัดระดับสัญญาณเมื่อผ่านวงจรโลว์พาสฟิลเตอร์	75
ตารางที่ 4.4	แสดงการเปลี่ยนแปลงความถี่ที่เพิ่มขึ้นเมื่อเพิ่มแรงดันและระดับสัญญาณที่ความถี่ต่างๆ	79
ตารางที่ 4.5	แสดงค่าแอดเดรสที่เซ็ตไว้, ความถี่ที่ต้องการ, ความถี่ที่ได้จริง และระดับสัญญาณ	90

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

จากความเจริญก้าวหน้าทางการสื่อสารวิทยุช่วยให้เราสามารถติดต่อกันได้ไกลมากขึ้น โดยเปลี่ยนเสียงพูดให้เป็นสัญญาณไฟฟ้า ขยายให้เป็นคลื่นเสียง(หรือออดิโอ) แล้วผสมกับคลื่นพาหะแล้วส่งไปยังเครื่องรับที่อยู่ห่างออกไป อย่างไรก็ตาม ถ้าหากเราส่งเสียงพูดออกไปในรูปคลื่นเสียงก็จะเกิดปัญหาต่างๆมากมายหลายประการ เช่น ปัญหาทางด้านสายอากาศ การรบกวนจากสัญญาณต่างๆ ฯลฯ ปัญหาต่างๆเหล่านี้เราสามารถแก้ไขได้โดยการใช้สัญญาณความถี่สูงเป็นพาหะเพื่อให้สัญญาณพูดเกาะไป เมื่อส่งไปถึงเครื่องรับพาหะที่มีสัญญาณเสียงพูดเกาะมาด้วยก็จะถูกแยกออกไป และกลับคืนตัวเป็นเสียงพูดตามเดิม วิธีการแรกเรียกว่าการมอดูเลท (modulation) หมายถึงสัญญาณเสียงเข้าไปมอดูเลทบนคลื่นพาหะ วิธีการหลัง เรียกว่าการดีมอดูเลท (Demodulation) นิยมเรียกสั้นๆ ว่าดีมอดหรือ ดีเทค (detect) หมายถึง การแยกสัญญาณเสียงที่มอดูเลทบนคลื่นพาหะกลับคืนมา

ในระบบวิทยุอย่างง่ายโดยทั่วไป มักจะประกอบด้วยส่วนสำคัญคือเครื่องส่ง เครื่องรับ สายอากาศ และสัญญาณข่าวสาร (เช่น เสียงพูดจากไมโครโฟน) ถูกป้อนเข้าที่อินพุท ทำให้เกิดเอาท์พุทเป็นคลื่นที่ได้รับการมอดูเลท แล้วแผ่กระจายออกจากสายอากาศ ส่งไปยังเครื่องรับ คลื่นที่ได้รับจากสายอากาศรับจะถูกแปลงโดยเครื่องรับ เพื่อให้สัญญาณข่าวสารกลับคืนมา (เช่น เสียงพูด)

ที่เครื่องส่งสัญญาณข่าวสารและสัญญาณพาหะความถี่สูงจะถูกส่งไปยังวงจรมอดูเลทซึ่งทำหน้าที่มอดูเลทสัญญาณข่าวสารลงบนสัญญาณความถี่สูง สัญญาณพาหะที่ถูกมอดูเลทแล้วจะต้องไปผ่านการขยายให้มีกำลังมากขึ้น แล้วจึงป้อนแก่สายอากาศส่ง เพื่อให้สามารถส่งไปไกลโดยที่เครื่องรับสามารถรับได้ชัดเจน คลื่นจากเครื่องส่งนี้จะแผ่กระจายออกจากสายอากาศส่งโดยมีทิศทางมุ่งไปยังสายอากาศรับที่เครื่องรับ เครื่องรับจะเลือกรับเฉพาะคลื่นที่ต้องการเท่านั้น แล้วขยายให้คลื่นนั้นมีกำลังแรงขึ้นเพื่อป้อนให้วงจรดีมอดูเลททำหน้าที่แปลงคลื่นพาหะที่ถูกมอดูเลทกลับมามากขึ้นเพื่อให้ได้สัญญาณข่าวสารที่ต้องการเดิม

สำหรับเครื่องรับส่งวิทยุย่านความถี่ VHF (Very High Frequency) และ UHF (Ultra High Frequency) นี้ส่วนใหญ่จะเป็นแบบแบนด์วิทแคบ (narrow band) ซึ่งใช้ในการรับส่งสัญญาณเอฟเอ็ม (FM : Frequency Modulation) (อาจมี AM (Amplitude Modulation)) , SSB (Single Sideband) หรือสัญญาณอื่นๆ ด้วย วิธีการมอดูเลทแบบ FM มีข้อดีตรงที่มีภูมิต้านทานนอยส์ (noise immunity) ดีและสัญญาณ FM ผลิตได้ง่าย ทำให้ขนาดเครื่องเล็กกระทัดรัดและน้ำหนักเบา การสื่อสารในย่านความถี่ VHF และ UHF มีทั้งแบบเชื่อมโยงระหว่างจุดต่อจุด และการสื่อสารโมบายล์ (mobile) ระยะทางที่ติดต่อสื่อสารกันมักจะไม่เกิน 50 กิโลเมตร

ความถี่ที่ใช้งานของเครื่องรับส่งวิทยุข้างต้นมักจัดเป็นช่องๆ ตายตัว ถ้าต้องการเปลี่ยนความถี่ก็ใช้ปรับสวิตช์เปลี่ยนช่อง โดยที่แต่ละช่องจะมีแร่บังคับความถี่คริสตอลเฉพาะตัวเอง สำหรับเครื่องรับวิทยุรุ่นใหม่ๆ จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

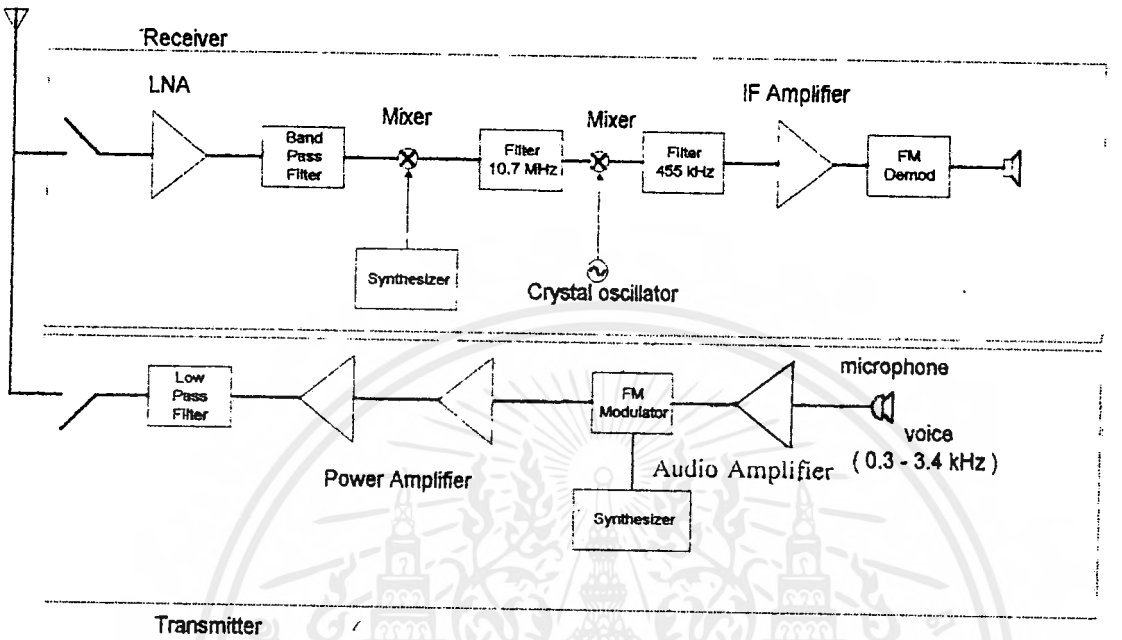
นิยมใช้ระบบสังเคราะห์ความถี่แทนการใช้แร่ ทำให้สามารถเลือกหรือเปลี่ยนความถี่ใช้งานได้สะดวก ส่วนเครื่องรับส่งวิทยุในกิจการสมัครเล่น (amature radio) ทำให้สามารถปรับจูนความถี่ได้ตามต้องการตลอดย่านความถี่ วงจรที่ทำหน้าที่สังเคราะห์ความถี่เรียกว่าซินธิไซเซอร์ ซึ่งแปลว่าสังเคราะห์ (ความถี่) วิธีสังเคราะห์ความถี่นี้ทำให้วงการเครื่องรับส่งวิทยุเปลี่ยนโฉมหน้าไปอย่างมาก โดยเฉพาะรูปร่างของตัวเครื่องจะมีปุ่มควบคุมต่างๆ มากขึ้น เนื่องจากมีขีดความสามารถมากขึ้น สามารถโปรแกรมเลือกความถี่ใช้งานได้มากจึงทำให้เกิดความคล่องตัวในการวางข่ายการสื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎี

2.1 เครื่องรับ-ส่งวิทยุย่านความถี่ VHF



รูปที่ 2.1 แสดงบล็อกไดอะแกรมของเครื่องรับ-ส่งวิทยุย่านความถี่ VHF

ภาคเครื่องส่ง (Transmitter)

สัญญาณเสียง (voice) ความถี่ 0.3 - 3.4 kHz ถูกส่งผ่านเข้ามาทางคอนเดนเซอร์ ไมโครโฟน (Condensor microphone) แล้วทำการโมดูเลทเชิงความถี่ (Frequency modulation) กับสัญญาณพาห์ (Carrier) โดยที่อุปกรณ์สังเคราะห์ความถี่ (Synthesizer) จะช่วยในการเลือกหรือเปลี่ยนความถี่ใช้งานได้ โดยในที่นี้จะใช้ย่านความถี่อยู่ในช่วง 135 - 145 M Hz จากนั้นที่ได้จากการโมดูเลทจะถูกส่งผ่านวงจรขยายกำลัง (Power Amplifier) เพื่อขยายกำลังให้สูงขึ้น และเข้าสู่วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter : LPF) เพื่อกรองเอาสัญญาณเฉพาะความถี่ต่ำกว่า 145 M Hz ให้ผ่านไปได้ แล้วส่งออกอากาศออกไป

ภาคเครื่องรับ (Receiver)

ในส่วนของภาครับ เมื่อรับสัญญาณความถี่ในช่วง 135 - 145 M Hz มาผ่านวงจรขยายกำลังความถี่สูง ซึ่งก็คือวงจรโลว์นอยส์แอมปลิฟายเออร์ (Low Noise Amplifier : LNA) ดังในรูป เพื่อทำการขยายสัญญาณที่รับเข้ามาให้มีกำลังสูงขึ้น จากนั้นวงจรกรองสัญญาณช่วงความถี่ผ่าน (Band Pass Filter : BPF) จะเลือกกรองเอาเฉพาะสัญญาณในช่วงความถี่ 144 M Hz เท่านั้นให้ผ่านไปได้ แล้วมาผสม (Mixer) กับความถี่จากวงจรสังเคราะห์ความถี่ (Synthesizer) สัญญาณที่ได้จากการผสมนี้จะผ่านเซรามิคฟิลเตอร์ (Ceramic filter) ความถี่ 10.7 M Hz ได้ออกมาเฉพาะสัญญาณที่ความถี่ 10.7 M Hz ซึ่งเป็นสัญญาณอินเตอร์มีเดียท (Intermediate Frequency :IF) จากนั้นสัญญาณนี้จะถูกนำมาผสมเป็นครั้งที่สอง กับสัญญาณจากคริสตอลออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

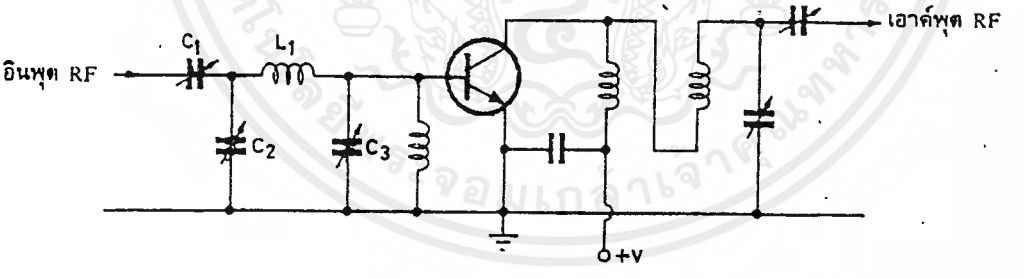
(Crystal Oscillator) ความถี่ 10.245 M Hz แล้วนำเอาสัญญาณที่ได้จากการผสมครั้งที่สองนี้มาผ่านเซรามิคฟิลเตอร์ ความถี่ 455 kHz เพื่อกรองเอาเฉพาะสัญญาณความถี่ 455 kHz ออกมา หลังจากนั้นจะทำการขยายสัญญาณที่ได้ด้วยวงจรไอเอฟแอมปลิฟายเออร์ (IF Amplifier) แล้วทำการดีไมดูเลทสัญญาณแบบความถี่ (Frequency Demodulation) ได้สัญญาณเสียงออกมา

2.2 วงจรพื้นฐานของเครื่องรับ-ส่งวิทยุย่านความถี่ VHF

2.2.1 วงจรขยายกำลัง

1. วงจรขยายกำลังความถี่วิทยุ (RF AMPLIFIER)

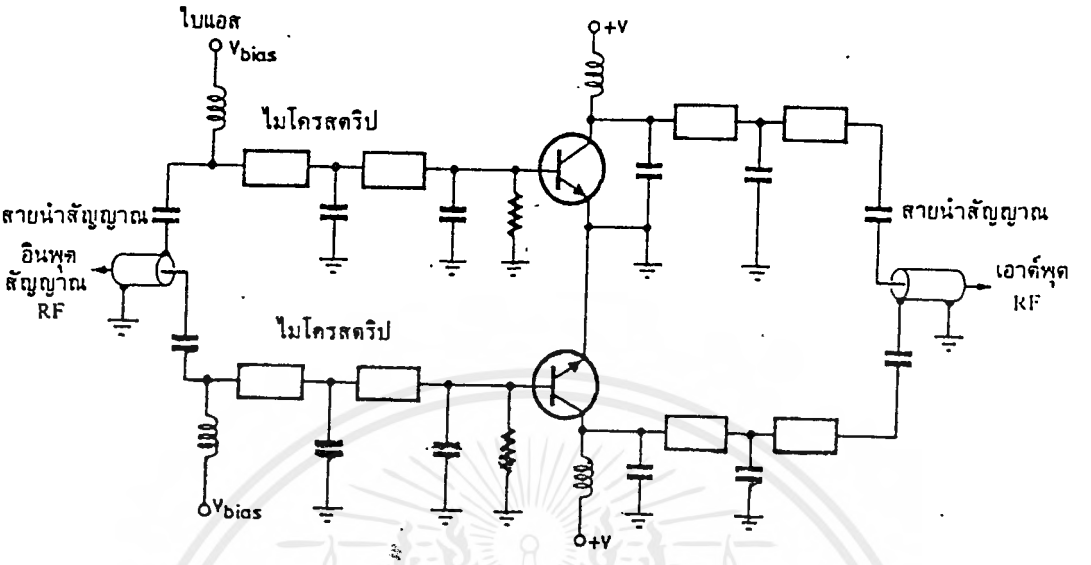
ในกรณีของระบบ FM เราสามารถใช้วงจรขยายคลาส C ซึ่งมีประสิทธิภาพสูงกว่าในการขยายกำลังได้ โดยทั่วไปวงจรขยายกำลังมักจะเป็นวงจรง่ายๆ แต่การจัดวางอุปกรณ์จำเป็นต้องพิถีพิถัน โดยเฉพาะวงจรที่ทำงานในย่านความถี่สูง ในรูปที่ 2.2 แสดงวงจรขยายกำลังในย่านความถี่ VHF 150 เมกะเฮิร์ต จะเห็นว่ามีการใช้ตัวเก็บประจุปรับค่าได้ในการแมตช์อิมพิแดนซ์ คือการทำให้อิมพิแดนซ์อินพุท (Input Impedance) กับเอาท์พุท (Output Impedance) รูปที่ 2.3 เป็นวงจรขยายกำลังลิเนียร์ในย่านความถี่ UHF ซึ่งต่อวงจรขยายเป็นวงจรพุชพูล (Push - Pull) สังเกตว่าเราใช้อุปกรณ์สตริปลายน์ (Strip line) เป็นส่วนหนึ่งของวงจร สตริปลายน์ในที่นี้มักทำเป็นลายวงจรบนแผ่นวงจรพิมพ์ (Printed - circuit board) เรามักพบสตริปลายน์ในวงจรขยายกำลังที่ทำงานที่ระดับกำลังส่งสูงมาก



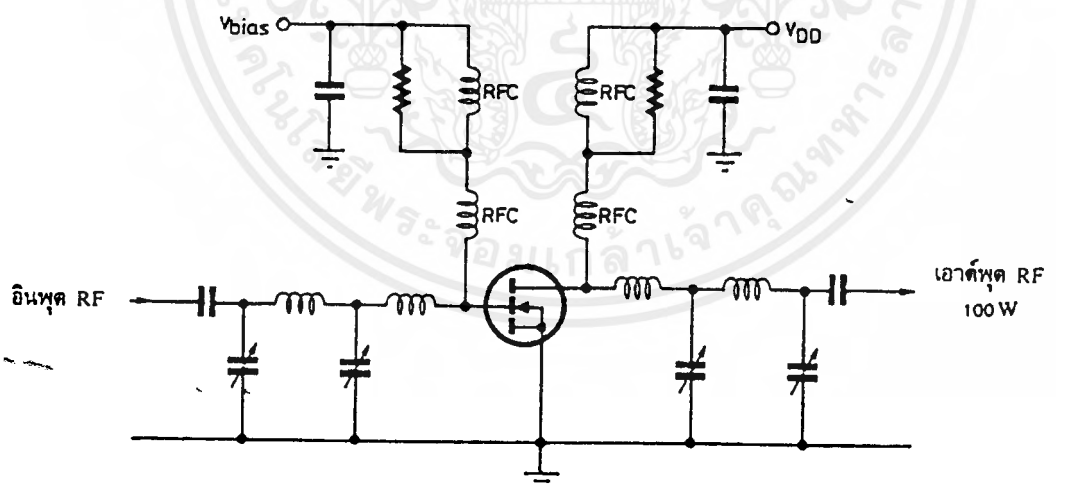
รูปที่ 2.2 วงจรขยายกำลังคลาส C ในย่านความถี่ VHF

วงจรขยายกำลังอีกแบบหนึ่งซึ่งใช้ MOSFET กำลัง (Power MOSFET) สามารถทำงานได้ถึง 100 วัตต์ ความถี่ใช้งานขึ้นไปได้ถึงย่าน VHF ลักษณะวงจรจะเป็นดังรูปที่ 2.4 ข้อดีของ MOSFET คือมีความเพี้ยนต่ำ และมีอินเตอร์มอด (Intermodulation) น้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 วงจรขยายกำลังลิเนียร์ในย่านความถี่ UHF



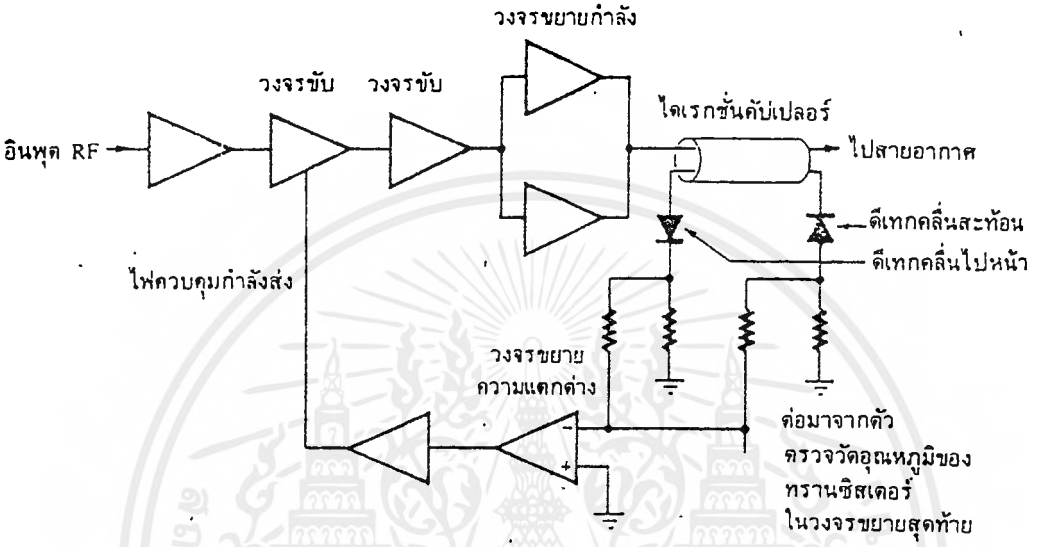
รูปที่ 2.4 วงจรขยายกำลังใช้ MOSFET สำหรับ 144 MHz

2. <u>ระบบป้องกันวงจรขยายกำลังความถี่วิทยุ</u>

โดยปกติภาคขยายกำลัง (นิยมเรียก Power Amplifer :PA) ควรมีระบบป้องกันเพื่อควบคุมกำลังส่งให้คงที่ และป้องกันมิให้ทรานซิสเตอร์ภาคสุดท้ายชำรุด เพราะคลื่นสะท้อนกลับ (VSWR สูงเกินไป) รูปที่ 2.5 เป็นตัวอย่างระบบป้องกันของเครื่องขนาดกำลังส่ง 100 วัตต์ สังเกตว่าประมาณสัญญาณเอาท์พุทตรวจวัด (sense) โดยใช้ไดเรกชั่นคัปเปลอร์ (Directional coupler) ซึ่งอยู่ระหว่างฮาร์โมนิคฟิลเตอร์กับสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อากาศ ถ้ากำลังส่งมากเกินไปหรือมีกำลังสะท้อนมากเกินไป คลื่นขับสู่ภาคขยายกำลังจะถูกบังคับให้ลดลง อย่างไรก็ตามการป้อนกลับจากไดโอดตัวที่ดีเทค์ดคลื่นไปข้างหน้า (forward) ของไดเรกชั่นคัปเปลอร์ก็จะทำให้กำลังส่งเพิ่มขึ้นไปจนกระทั่งถึงค่าที่กำหนดไว้ ส่วนไดโอดตัวที่ดีเทคดคลื่นสะท้อนจะทำให้เอาต์พุทลดลงถ้าคลื่นสะท้อนมาก ดังนั้นกำลังสะท้อนจะถูกควบคุมไว้ไม่เกินระดับหนึ่ง



รูปที่ 2.5 วงจรป้องกันภาคขยายกำลังสุดท้าย

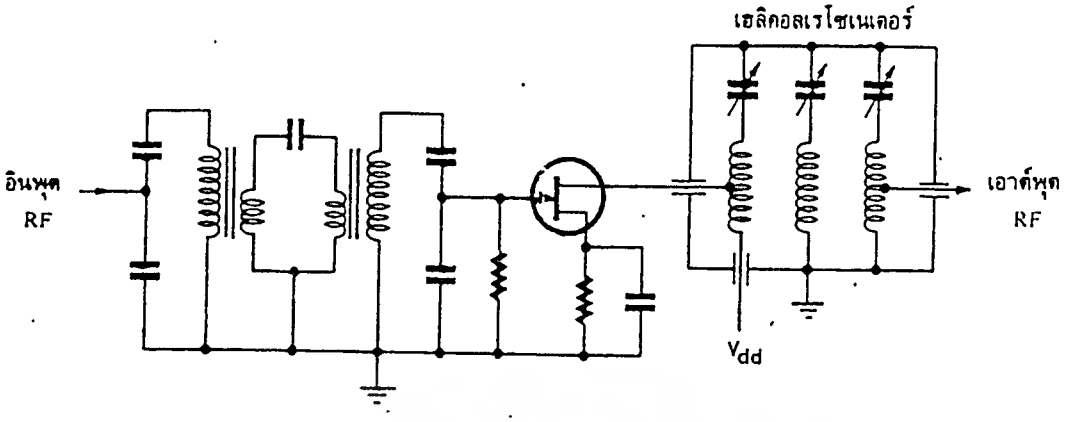
โดยทั่วไปวงจรป้องกันนี้เรานิยมใช้การตรวจวัดอุณหภูมิด้วยเสมอ ถ้าเครื่องส่งใช้งานหนักหรือการระบายความร้อนไม่ดีพอ ตัวตรวจวัดอุณหภูมิ เช่นเทอร์มิสเตอร์จะบังคับภาคส่งให้หยุดส่งจนกว่าอุณหภูมิจะลดลง วงจรป้องกันบางชนิดใช้วิธีควบคุมหรือจำกัดกระแสที่ไหลในวงจร PA เพื่อเพลาการทำงาน

3. วงจรขยาย RF

ปกติแล้วเครื่องรับ AM สามารถทำงานได้โดยไม่ต้องมีวงจรขยาย RF แต่สำหรับเครื่องรับ FM จำเป็นต้องมีวงจรขยาย RF เพื่อให้เครื่องรับสามารถรับสัญญาณขนาดเล็กๆ ได้ ระบบ FM มีภูมิต้านทานต่อนอยส์ ฉะนั้นความไวจึงสูง สังเกตว่าเครื่องรับ FM มีความไวไม่เกิน 1 ไมโครโวลต์ แต่เครื่องรับ AM มีความไวประมาณ 30 ไมโครโวลต์ ถ้าหากเราไม่ใช้วงจรขยาย RF ในเครื่องรับ นอยส์ที่เกิดจากมิกเซอร์ก็จะกลบทับสัญญาณที่ต้องการรับหมดสิ้น การขยายสัญญาณอินพุตให้แรงขึ้นก่อนจะป้อนให้มิกเซอร์จะช่วยให้ความไวดีขึ้น นอกจากวงจรขยาย RF จะทำหน้าที่ขยายสัญญาณอินพุตแล้ว แบนด์วิท ช่วงความถี่ทำงานของวงจรยังช่วยตัดความถี่เงา และกั้นสัญญาณจากออสซิลเลเตอร์มิให้ย้อนกลับไปสู่สายอากาศด้วย

วงจรขยาย RF ที่นิยมใช้ในเครื่องรับ FM มักเป็น FET เนื่องจากมีช่วงไดนามิกกว้างและมีภูมิต้านทานต่อนอยส์สูง รวมทั้งมีเสถียรภาพดี ถ้าหากเครื่องรับใช้งานหลายความถี่และช่วงห่างของความถี่ใช้งาน (frequency spread) ไม่ห่างกันมากนัก วงจรขยาย RF อาจจะใช้แบบที่มีย่านความถี่ผ่านไม่กว้างนัก และสามารถใช้เซลิคอลเรโซเนเตอร์ร่วมกับวงจรส่วนหน้าด้วย โดยมีลักษณะวงจรดังรูป 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



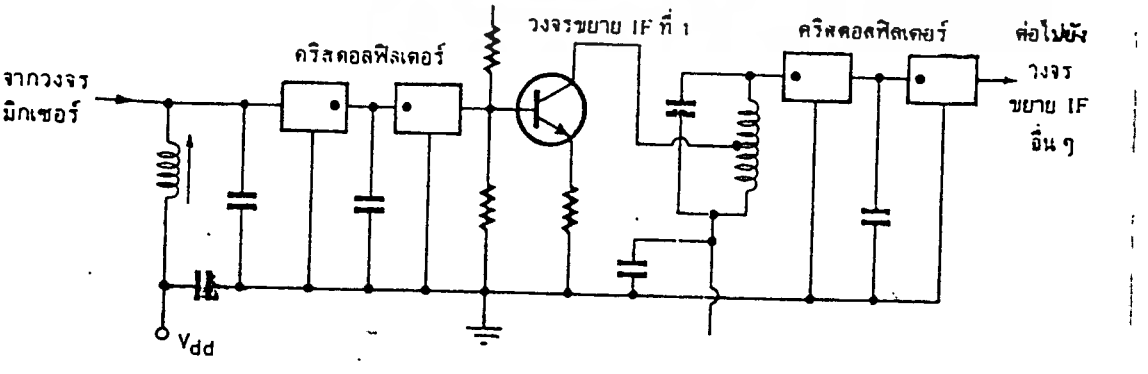
รูปที่ 2.6 วงจรขยาย RF ซึ่งใช้เฮลิคอลเรโซเนเตอร์

4.วงจรขยาย IF

เอาท์พุทที่ได้จากมิกเซอร์จะป้อนเข้าสู่คริสตอลฟิลเตอร์ (วงจรกรองความถี่แบบคริสตอล) ทันที ดังในรูปที่ 2.7 ซึ่งใช้ฟิลเตอร์ 2 ขั้ว (pole) 2 ตัวแมตซ์กัน (matched pair) คู่หนึ่งต่อกับอินพุทของวงจร IF และอีกคู่หนึ่งต่อที่เอาท์พุตของวงจร IF

ในกรณีของซิงเกิลคอนเวอร์ชั่นจะมีวงจรฟิลเตอร์และวงจรคริสตอลฟิลเตอร์และวงจร IF ต่อถัดมาจากมิกเซอร์ แต่ถ้าเป็นในกรณีของดับเบิลคอนเวอร์ชั่นจากมิกเซอร์ที่หนึ่งจะเป็นคริสตอลฟิลเตอร์ผ่านวงจร IF ค่าสูงและเข้าวงจรมิกเซอร์ที่สองและผ่านเซรามิกฟิลเตอร์กับวงจร IF ค่าต่ำ ตามลำดับ

ในระบบซูเปอร์เฮตเทอโรดายน์ อัตราขยายส่วนใหญ่มักมาจากภาค IF ในเครื่องรับยุคแรก ๆ เรามักใช้หลอดหรือทรานซิสเตอร์ ซึ่งมีหม้อแปลงคัปเปิลระหว่างสเตจ (ภาค) แต่ในยุคหลังนี้ ภาค IF จะมีค่าต่ำเราจึงนิยมใช้ไอซีเพียงตัวเดียวทำหน้าที่เป็น IF และดีมอดสำเร็จในตัว



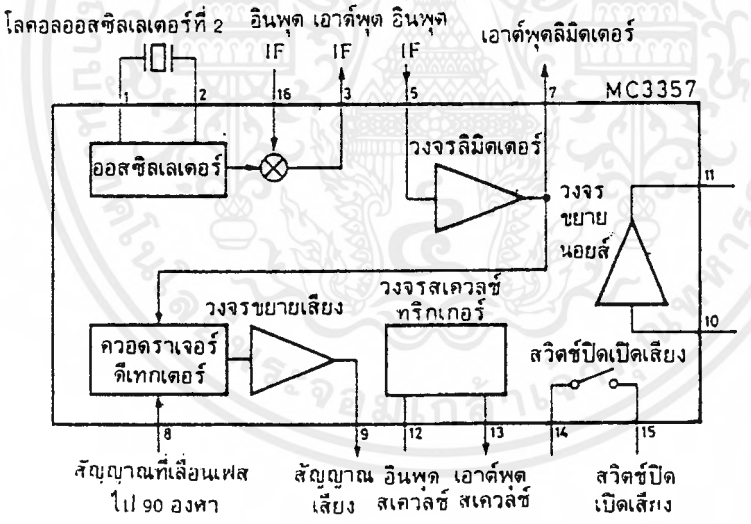
รูปที่ 2.7 วงจรขยาย IF ซึ่งใช้คริสตอลฟิลเตอร์คู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างไอซีที่ทำหน้าที่เป็นภาค IF

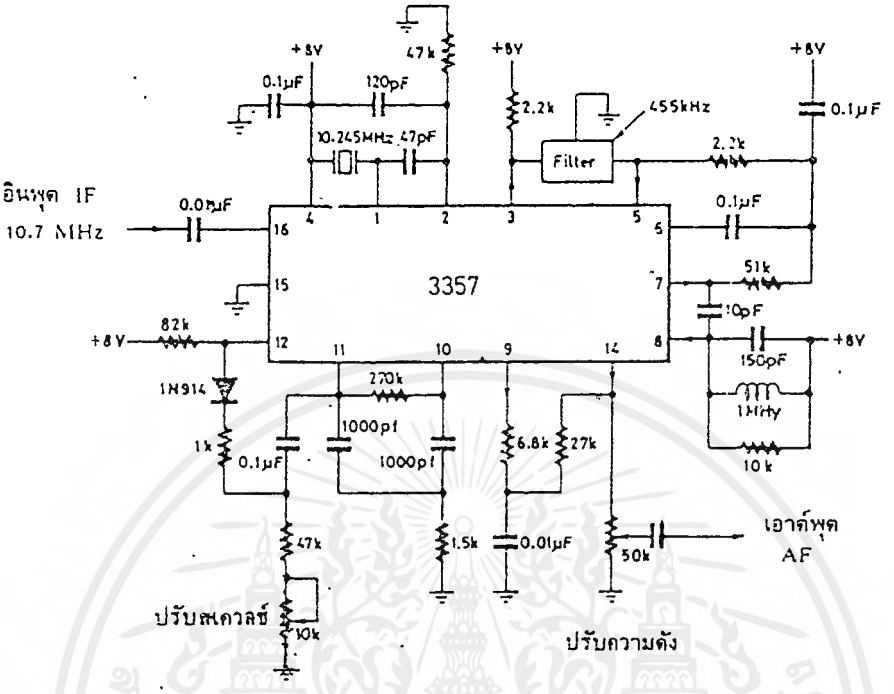
ไอซีที่จะกล่าวถึงต่อไปนี้ เป็นของโมโตโรล่าเบอร์ MC3357 เป็นไอซีที่นิยมอย่างแพร่หลาย ซึ่งประกอบไปด้วยภาคคริสตอลออสซิลเลเตอร์ บาลานซ์มิกเซอร์ วงจรขยายลิมิตเตอร์ วงจรดีมอด และวงสเควลช์ ไอซีเบอร์นี้ออกแบบสำหรับระบบดับเบิลคอนเวอร์ชั่น (ดูรูปที่ 2.8) คริสตอลออสซิลเลเตอร์เป็นแบบคอลปิตต์ซึ่งต่อภายในกับบาลานซ์มิกเซอร์ โดยปกติอินพุตจะมีค่า 10.7 เมกะเฮิรต์ (หรือใกล้เคียงนี้) IF ที่สองเท่ากับ 455 กิโลเฮิรตซ์ (ดูรูปที่ 2.9)

สังเกตว่าแร่ที่ป้อนให้มิกเซอร์คือ 10.245 เมกะเฮิรต์ เมื่อบีตกับสัญญาณที่ได้ IF ที่หนึ่ง (10.7 เมกะเฮิรตซ์) จะได้ความถี่ 455 กิโลเฮิรตซ์ออกจากขา 3 ไปยังเซรามิกฟิลเตอร์ 455 กิโลเฮิรตซ์เข้าขา 5 แล้วขยายที่วงจรขยาย แล้วต่อเข้าภาคลิมิเตอร์และดีมอด ที่วงจรควอดราเจอร์ดีเทกเตอร์ (quadrature detector) สัญญาณเสียงที่ได้จะขยายที่วงจรขยายเสียง แล้วป้อนผ่านขบวนการสเควลช์ (squelch) ต่อไป



รูปที่ 2.8 แผนผังของไอซีเบอร์ MC 3357

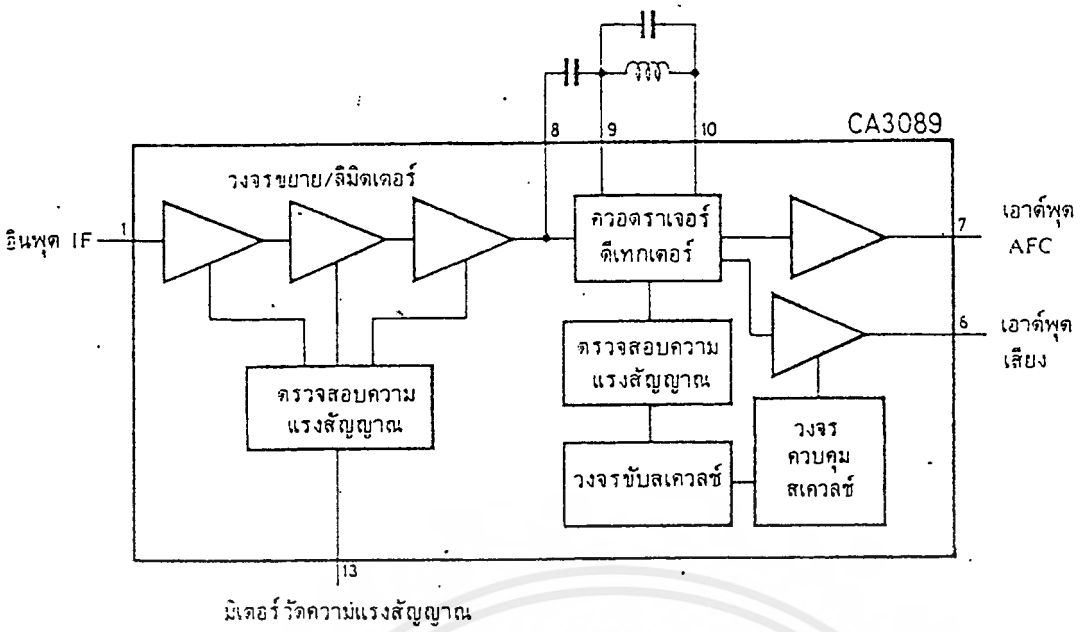
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



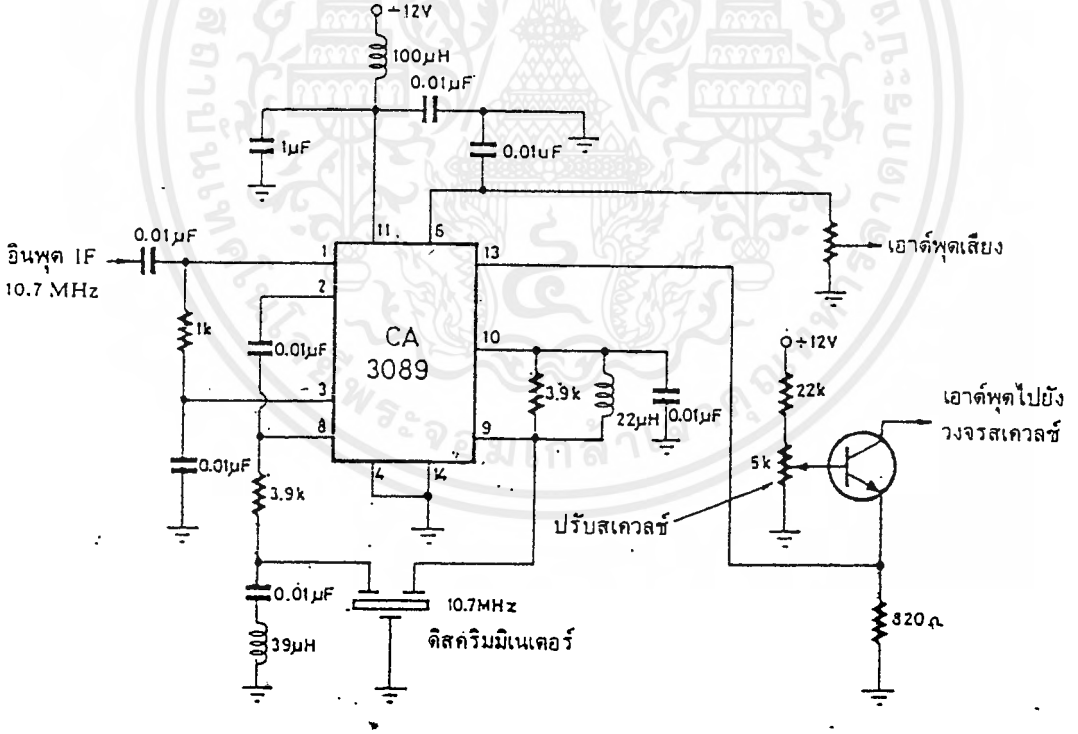
รูปที่ 2.9 ตัวอย่างวงจรใช้งานของไอซี 3357

ไอซีที่มีคุณสมบัติดังกล่าวนี้อีกเบอร์หนึ่งของ RCA เบอร์ CA 3089 (ดูรูปที่ 2.10 และรูปที่ 2.11) ได้ออกแบบสำหรับระบบซิงเกิลคอนเวอร์ชั่น ซึ่งมี IF เท่ากับ 10.7 เมกะเฮิรตซ์ ความไว (limiting sensitivity) ของ CA 3089 จะน้อยกว่า MC 3357 อินพุต IF ป้อนเข้าวงจรขยาย/ลิมิตเตอร์ 3 สเตจแล้วออกไปยังควอดราเจอร์ดีเทคเตอร์ วงจรลิมิตเตอร์แต่ละวงจรผ่านสัญญาณออกไปตรวจระดับสัญญาณที่วงจร ดีเทคเตอร์ระดับ (level detector)ซึ่งมีประโยชน์ในขบวนการ AGC หรือป้อนให้ S - meter เพื่อวัดความแรงสัญญาณ สำหรับสเควลช์ของ CA 3089 นี้เป็นชนิดที่ไวต่อระดับสัญญาณซึ่งแตกต่างจากเบอร์ MC 3357 ซึ่งเป็นแบบทำงานด้วยนอยส์ (noise activated)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แผนผังของไอซีเบอร์ CA 3089

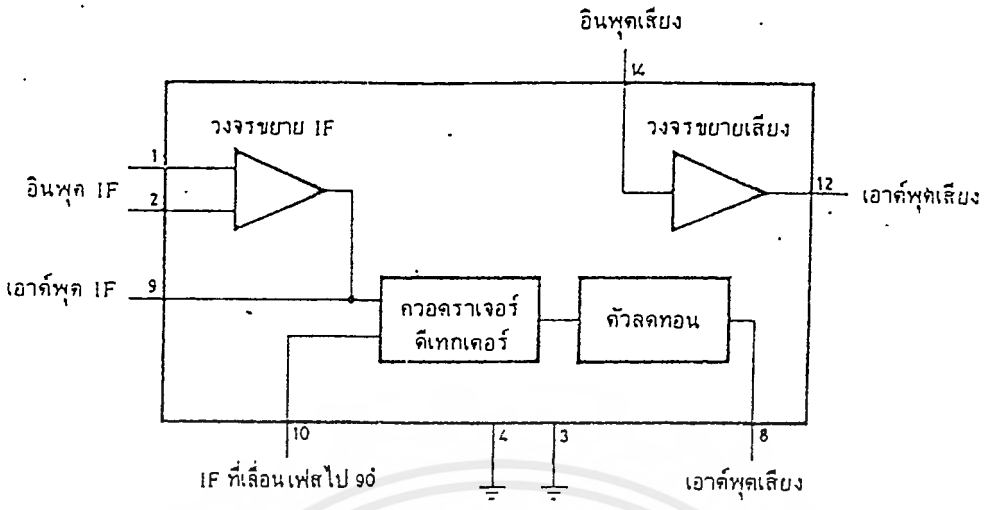


รูปที่ 2.11 ตัวอย่างวงจรใช้งานของ CA 3089

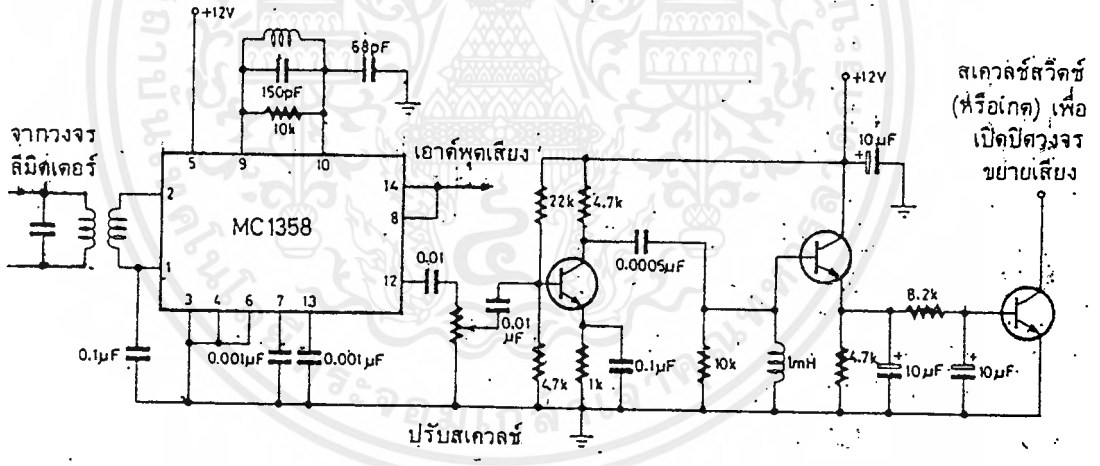
ไอซีภาค IF อีกเบอร์หนึ่งคือ LM1358 ซึ่งมีผลิตหลายแห่ง และบางครั้งก็เรียกเป็นหมายเลขอื่นเช่น MC 1358 หรือ CA 3065 ภายในตัวไอซีจะประกอบด้วยวงจรขยาย/ลิมิตเตอร์ วงจรดวอดราเจอร์ดีเทคเตอร์ วงจรลดทอน และออดิโอพรีแอมป์ (พรีแอมป์ของสัญญาณเสียง) ดูรูปที่ 2.12 และ 2.13 ไอซีตัวนี้ไม่มีสเตวลซ์ภายใน ถ้านำมาใช้กับเครื่องรับส่งวิทยุจะต้องเพิ่มเติมวงจรสเตวลซ์อีกต่างหากในรูปที่ 2.13 สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IF อินพุตที่ขา 1 และขา 2 ทำการขยายแล้วป้อนไปดีเทกที่ควอดราเจอร์ดีเทกเตอร์สัญญาณเสียงที่ได้ออกจากขา 8 เข้าสู่ขา 14 สำหรับสัญญาณที่ออกจากขา 12 จะนำไปใช้ในขบวนการสเควลช์



รูปที่ 2.12 แผนผังของไอซีเบอร์ MC 1358



รูปที่ 2.13 ตัวอย่างวงจรใช้งานของ MC 1358

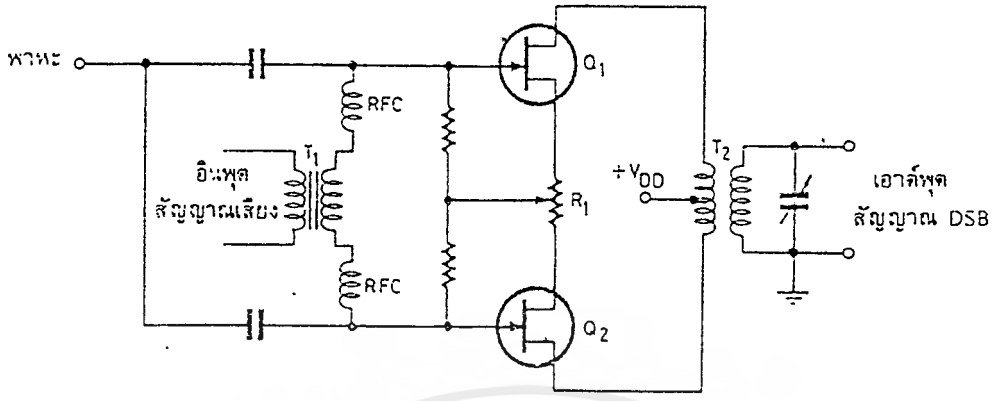
2.2.2 บาลานซ์มอดูเลเตอร์

วงจรบาลานซ์มอดูเลเตอร์ มีรูปแบบต่างๆ กันดังนี้คือ

1. <u>บาลานซ์มอดูเลเตอร์ชนิดใช้เฟทคู่</u> รูปที่ 2.14 แสดงวงจรบาลานซ์มอดูเลเตอร์อย่างง่าย อินพุต RF ป้อนเข้าที่เกตของ Q_1 และ Q_2 พร้อมๆ กัน (เฟสตรงกัน) ทำให้กระแสเดรน (drain) ไหลผ่านขดไพรมารี่ของหม้อแปลง T_2 ทำให้เอาท์พุทเนื่องจากสัญญาณ RF หักล้างกัน คลื่นพาหะ RF จึงเป็นศูนย์ โพเทนชิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โอมิเตอร์ R_1 เป็นตัวปรับสมดุล (balance) เพื่อชดเชยผลแตกต่างระหว่างเฟททั้งสอง วิธีปรับ R_1 ให้วัดเอาท์พุท RF (ขณะไม่ป้อนสัญญาณเสียง) แล้วค่อยๆ ปรับ R_1 จนกระทั่งเอาท์พุทลดต่ำสุดหรือเป็นศูนย์

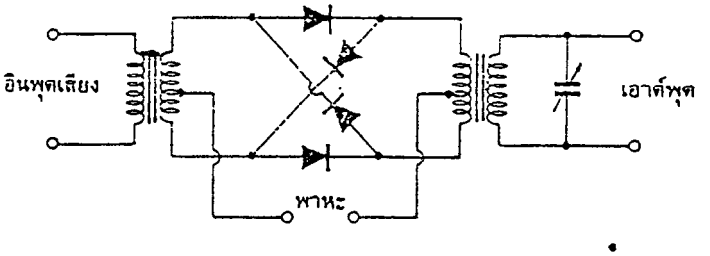


รูปที่ 2.14 บาลานซ์มอดูเลเตอร์ใช้เฟทคู่

เมื่อป้อนสัญญาณเสียงผ่านหม้อแปลง T_1 เข้าสู่เกตของ Q_1 และ Q_2 สัญญาณที่เกต Q_1 จะมีเฟสตรงข้ามกับสัญญาณที่เกต Q_2 ฉะนั้นสัญญาณเสียงจะมองเห็นวงจรบาลานซ์มอดูเลเตอร์ ทำงานแบบพุชพูล การผสมระหว่างสัญญาณเสียงและสัญญาณพาหะ RF บังเกิดขึ้นที่เฟทแต่ละตัว ไซด์แบนด์ผลลัพธ์ซึ่งปรากฏคร่อมขดไพรมารี่ของหม้อแปลง T_2 จะเสริมกันในสัญญาณพุชพูลแล้วส่งออกไปยังเอาท์พุท สำหรับสัญญาณพาหะจะหักล้างกันที่ขดไพรมารี่ ทำให้ไม่มีเอาท์พุท สำหรับสัญญาณเสียงนั้นถูกกรองทิ้งไปเพราะ วงจรแทงค์ (หม้อแปลง RF กับ C ปรับค่าได้) จูนไว้ที่ความถี่พาหะ

อย่างไรก็ตามสัญญาณพาหะอาจเล็ดลอดไปสู่เอาท์พุทได้ เมื่อเฟททั้งคู่มีลักษณะสมบัติ (charac teristic) แตกต่างกัน (เรียกอีกอย่างหนึ่งว่าไม่แมตช์กัน) เราสามารถปรับสมดุลได้ ที่ R_1 นอกจากนี้เราอาจจะปรับจุดกลาง (center tap) ของหม้อแปลง T_2 ด้วยก็ได้ ในทางปฏิบัติวงจรบาลานซ์มอดูเลเตอร์ชนิดนี้กำจัดพาหะออกไปได้ถึง 60 เดซิเบล

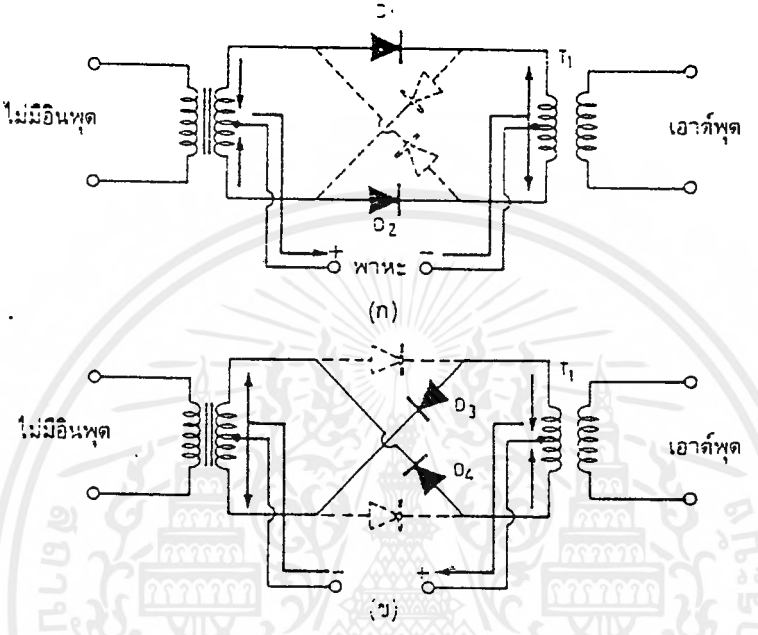
2. <u>บาลานซ์มอดูเลเตอร์ชนิดใช้ไดโอดต่อเป็นวง</u> วงจรบาลานซ์มอดูเลเตอร์ชนิดไดโอดต่อกันเป็นวง (ring) นี้ บางทีเรียกว่า ริงมอดูเลเตอร์ รูปที่ 2.15 ไดโอดทั้ง 4 ตัว จะต้องเลือกให้แมตช์กันเพื่อให้กำจัดพาหะได้หมดสิ้นไป



รูปที่ 2.15 ริงบาลานซ์มอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

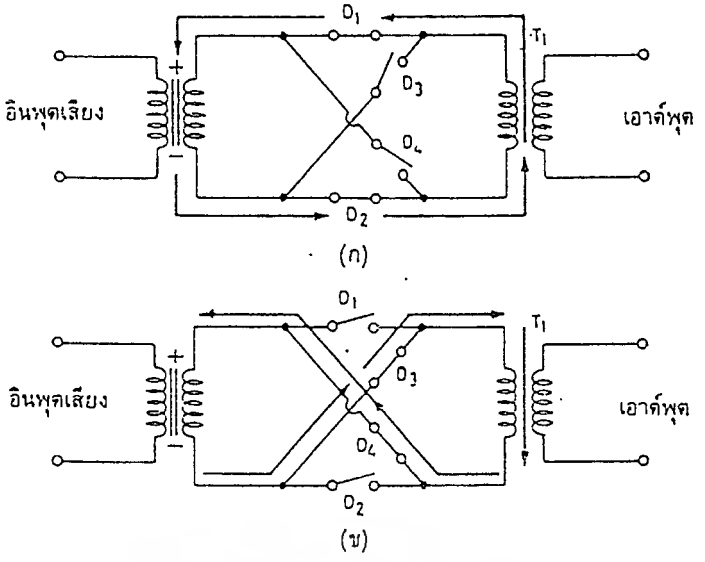
รูปที่ 2.16 (ก) แสดงการทำงานของวงจร เมื่อมีสัญญาณ (กระแส) RF ตามทิศทางที่แสดงไว้ D_1 กับ D_2 ก็จะนำกระแสไหลส่วนทางกันในหม้อแปลง T_1 ทำให้ไม่มีเอาท์พุท เมื่อกระแส RF กลับขั้ว D_3 กับ D_4 นำกระแส กระแส RF ก็ยังไหลสวนทางกันในหม้อแปลง T_1 อีก ดังรูปที่ 2.16 (ข) เอาท์พุทก็เป็นศูนย์



รูปที่ 2.16 หลักการทำงานของริงมอดูเลเตอร์ (ในสภาวะที่ป้อน RF อย่างเดียว)

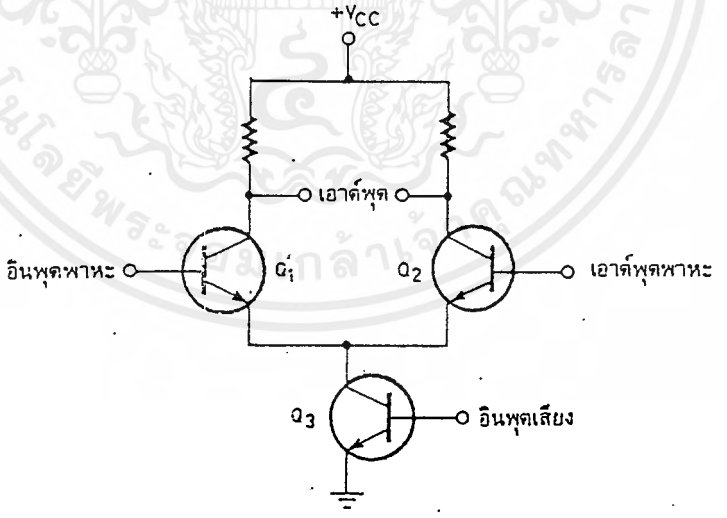
เมื่อป้อนสัญญาณเสียง (รูปที่ 2..17 (ก)) ไดโอด D_1 กับ D_2 จะนำกระแสตามสัญญาณ RF (ในที่นี้เราได้ละเว้นสัญญาณ RF ออกไปเพื่อให้เข้าใจได้ง่ายขึ้น และไดโอดเขียนแทนด้วยสวิตช์ธรรมดา) สัญญาณเสียงจะไหลผ่านหม้อแปลง T_1 ตามทิศทางที่แสดง เมื่อสัญญาณ RF กลับขั้ว D_3 กับ D_4 นำกระแส (รูปที่ 2..17 (ข)) สัญญาณคร่อม T_1 ก็กลับขั้วด้วย ฉะนั้นสัญญาณเสียงที่ปรากฏที่หม้อแปลง T_1 จะกลับขั้วไปมาอยู่ตลอดเวลาตามจังหวะของสัญญาณ RF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2..17 การทำงานของริงมอดูเลเตอร์เมื่อป้อนสัญญาณออดิโอเข้าไปมอดูเลต

3. <u>บาลานซ์มอดูเลเตอร์ชนิดใช้ไอซี</u> วงจรอีกแบบหนึ่งที่เหมาะที่จะนำมาใช้เป็นบาลานซ์มอดูเลเตอร์ ก็คือ วงจรดิฟเฟอเรนเชียล (รูปที่ 2.18) Q_3 เป็นแหล่งจ่ายกระแสให้แก่ Q_1 กับ Q_2 ถ้าสัญญาณ RF ป้อนให้แก่ Q_1 และ Q_2 มีเฟสตรงกัน กระแสไหลในทรานซิสเตอร์ทั้งคู่ก็จะเท่ากัน และไม่มีแรงดันผลต่างเกิดขึ้นที่เอาท์พุท สภาวะนี้เป็นการกำจัดโหมดร่วม (common mode rejection) ของวงจร พาหะจึงหักล้างกันเองหมดไป

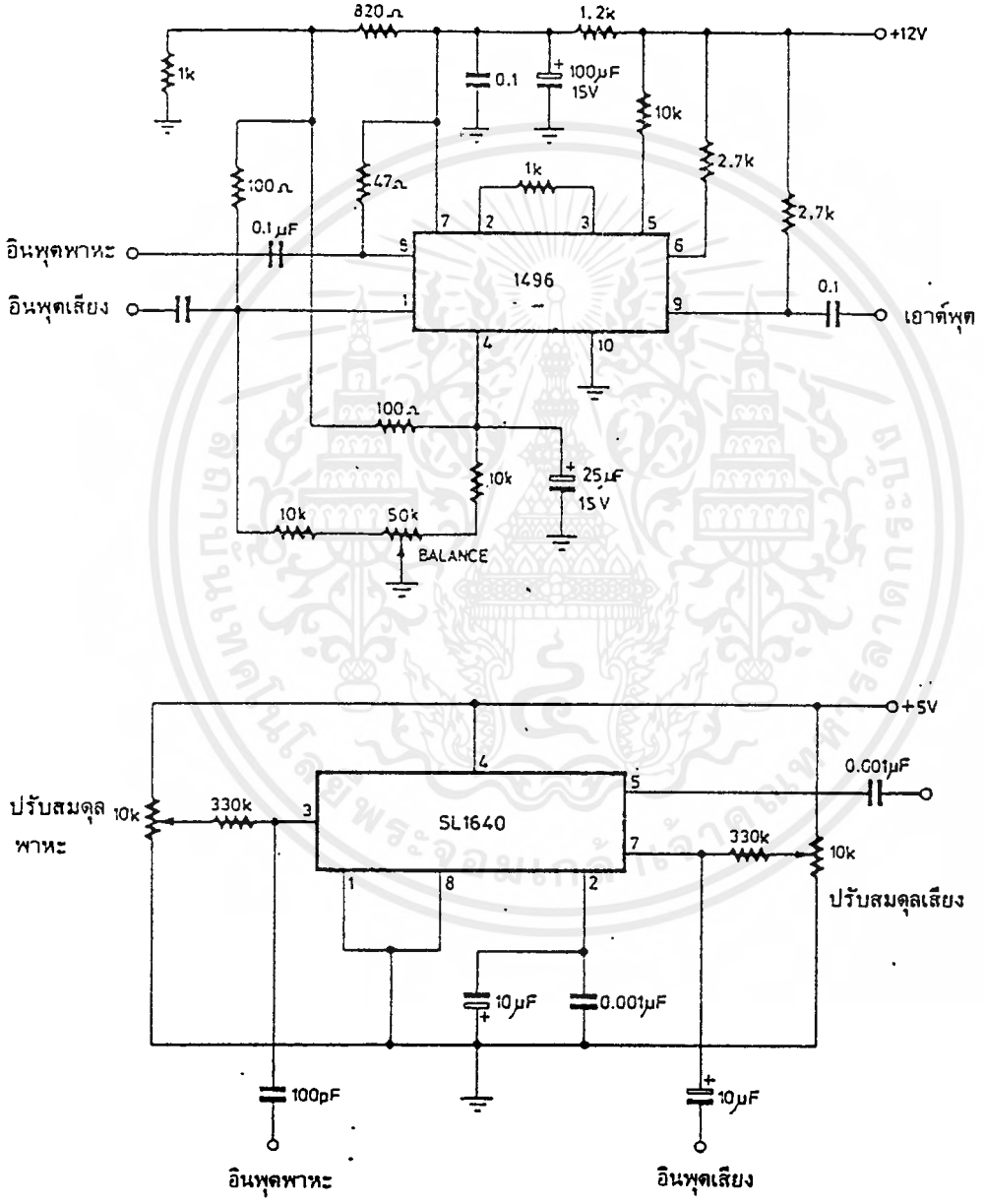


รูปที่ 2.18 บาลานซ์ทรานซิสเตอร์ที่ใช้วงจรดิฟเฟอเรนเชียล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อป้อนสัญญาณเสียงที่เบสของ Q_3 สมดุลของวงจรจะเสียไป ทำให้สัญญาณเสียงและ RF เกิดการผสมกันขึ้นที่ Q_1 กับ Q_2 การผสมแบบนอนลิเนียร์นี้ทำให้เกิดไซด์แบนด์ขึ้นที่เอาท์พุท อย่างไรก็ตาม พาหะก็ยังเป็นศูนย์เช่นเดิม เนื่องจากสัญญาณโหมดร่วมถูกกำจัดออกไปตามที่อธิบายมาใน ตอนต้น

วงจรดิฟเฟอเรนเชียลที่ดีต้องใช้ทรานซิสเตอร์ที่แมตช์กันอย่างสนิท จึงนิยมทำเป็นไอซี ในรูปที่ 2.19เป็นไอซีที่ออกแบบเพื่อใช้งานเป็นวงจรบาลานซ์มอดูเลเตอร์โดยเฉพาะ รูปที่ 2.19 (ก) คือไอซีเบอร์ 1496 ซึ่งผลิตโดยโมโตโรล่า (Motorola) เนชั่นแนล (National) และซิกเนติกซ์ (Signetics) วงจรนี้ก็ใช้หลักการวงจรดิฟเฟอเรนเชียลที่กล่าวมาแล้ว การกำจัดพาหะสูงถึง 65 เดซิเบล (ที่ความถี่ 500 กิโลเฮิรตซ์)



รูปที่ 2.19 ไอซีที่ใช้เป็นบาลานซ์มอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 ระบบสังเคราะห์ความถี่

1. วิธีสังเคราะห์ความถี่

วงจรสังเคราะห์ความถี่คือ วงจรที่ทำหน้าที่ผลิตสัญญาณความถี่ขนาดพอเหมาะ และให้มีความถี่ตามที่เรากำหนด(คือสั่งหรือโปรแกรมได้) การโปรแกรมสามารถทำได้โดยการตั้งสวิตช์หรือกดปุ่ม แต่ปัจจุบันนิยมสั่งงานด้วยคอมพิวเตอร์

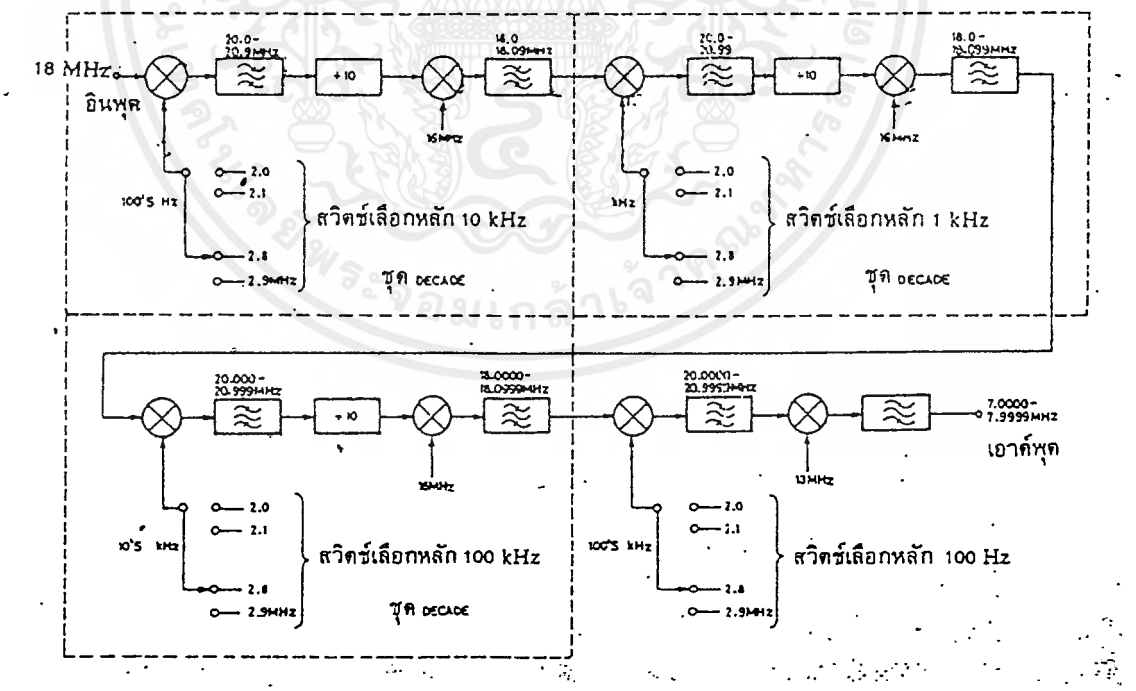
ช่วงความถี่ใช้งานของวงจรสังเคราะห์ความถี่จะจำกัดอยู่ในช่วงความถี่ที่แน่นอน แล้วแต่การใช้งานและความละเอียดของความถี่ที่เปลี่ยนได้ทีละขั้น เรียกว่า เรโซลูชั่น (resolution)

วิธีสังเคราะห์ความถี่สามารถแบ่งออกได้เป็น 2 วิธีคือ

1.1 วิธีสังเคราะห์โดยตรง (direct synthesis) ซึ่งต้องใช้ความถี่หลายค่ามาผสมกันเพื่อให้ได้ความถี่ที่ต้องการ โดยปกติต้องใช้แร่บังคับความถี่หลายชุด

1.2 วิธีสังเคราะห์โดยอ้อม (indirect synthesis) วิธีนี้อาศัยเฟสล็อกลูป (phase locked loop เรียกย่อว่า PLL)

รูปที่ 2.20 แสดงวิธีการสังเคราะห์ความถี่โดยตรง ในที่นี้เราต้องการให้เอาท์พุทมีความถี่อยู่ระหว่าง 7 ถึง 8 เมกะเฮิรตซ์ และเรโซลูชั่น 100 เฮิรตซ์ นั่นคือเราต้องสามารถตั้งความถี่ได้ดังนี้ 7.0000, 7.0001, 7.0002,.... ขึ้นไปจนถึง 7.9999 เมกะเฮิรตซ์ สังเกตว่าเราใช้ความถี่หลัก 10 ความถี่ คือ 2.0, 2.1,...ถึง 2.9 เมกะเฮิรตซ์ เป็นตัวกำเนิดความถี่ ความถี่หลักดังกล่าวสามารถผลิตมาจากการผสมสัญญาณ 100 เฮิรตซ์ และพาหะ 2 เมกะเฮิรตซ์ จะเห็นว่าสวิตช์เลือกความถี่ขั้นละ 100 เฮิรตซ์ ตัวถัดไปเลือกขั้นละ 1 กิโลเฮิรตซ์ ต่อไป 10 กิโลเฮิรตซ์ และ 100 กิโลเฮิรตซ์ ตามลำดับ



รูปที่ 2.20 ตัวอย่างวิธีสังเคราะห์ความถี่โดยตรง (ตำแหน่งของสวิตช์ที่แสดงจะให้ความถี่เอาท์พุทเท่ากับ 7.8888 MHz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากความถี่หลัก 10 ความถี่ดังกล่าวแล้ว เราต้องอาศัยการผสมกับความถี่อื่นอีกด้วย จากรูป เราใช้ความถี่ 18 เมกะเฮิรตซ์ผสมกับความถี่ใดความถี่หนึ่งในความถี่หลักทั้งสิบความถี่ ผลรวมของการผสมจะผ่านฟิลเตอร์กรองเอาเฉพาะความถี่ย่าน 16 เมกะเฮิรตซ์ แล้วกรองเอาเฉพาะที่เป็นความถี่ในย่าน 18 เมกะเฮิรตซ์ ตามเดิม สังเกตว่าเอาท์พุทจากชุดนี้สามารถสังเคราะห์ความถี่ได้ระหว่าง 18.00, 18.01, ... ถึง 18.09 เมกะเฮิรตซ์

เอาท์พุทจากชุดแรกนี้ เมื่อป้อนเข้าชุดต่อไปก็จะเอาสัญญาณความถี่ระหว่าง 18.00 ถึง 18.09 เมกะเฮิรตซ์ไปผสมกับความถี่หลัก 2.0 ถึง 2.9 เมกะเฮิรตซ์อีก ซึ่งเราเลือกหรือโปรแกรมได้โดยการปิดสวิตช์ จากนั้นก็ผ่านการกรองและหารสิบแล้วผสมกับสัญญาณ 16 เมกะเฮิรตซ์ เอาท์พุทของชุดที่สอง (จุด A ก็จะตั้งความถี่ได้ระหว่าง 18.000, 18.001 ....18.099 เมกะเฮิรตซ์) เมื่อเราทำการผสมคลื่นเช่นนี้อีกครั้ง เราก็จะสังเคราะห์ความถี่ได้ระหว่าง 18.000, 18.000....ถึง 18.0999 เมกะเฮิรตซ์ ในชุดสุดท้ายทำแตกต่างจากเดิมโดยเมื่อผสมสัญญาณ 2.0 ถึง 2.9 เมกะเฮิรตซ์แล้ว นำไปผ่านการกรองเอาแต่เฉพาะสัญญาณระหว่าง 20 ถึง 20.9999 เมกะเฮิรตซ์ และผสมกับสัญญาณ 13 เมกะเฮิรตซ์ ก็จะได้เอาท์พุทเป็น 7.0000 ถึง 7.9999 เมกะเฮิรตซ์ตามต้องการ

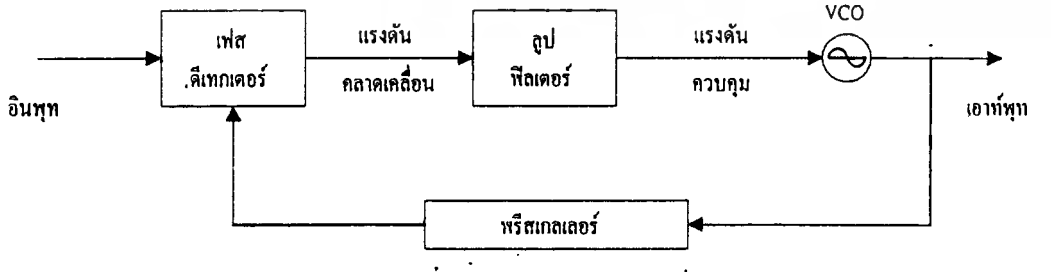
สังเกตว่าชุดผสมและหารความถี่ส่วนใหญ่ (ที่เขียนว่า DECADE) จะซ้ำๆ กัน อย่างไรก็ดีวิธีสังเคราะห์ความถี่โดยตรงไม่ค่อยเป็นที่นิยมนัก เพราะความสิ้นเปลืองแร่ และต้องใช้การผสมคลื่นหลายๆ ครั้ง

วิธีสังเคราะห์ความถี่โดยอ้อมหรือวิธีเฟสล็อกลูปนั้น เราอาศัยการกำเนิดสัญญาณจากวงจรออสซิลเลเตอร์ ซึ่งควบคุมความถี่ได้โดยปรับแรงดันที่เรียกว่า VCO สัญญาณจาก VCO จะถูกป้อนกลับมาเปรียบเทียบกับความมาถี่อ้างอิงแล้วนำผลลัพธ์ความถี่คลาดเคลื่อนมาแปลงเป็นแรงดัน ไปความบคุมออสซิลเลตของ VCO อีกครั้งหนึ่ง

2. <u>เฟสล็อกลูป (Phase Locked Loop)</u>

เฟสล็อคลูปเป็นระบบป้อนกลับที่บังคับให้วงจรโวลเตจคอนโทรลออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่หรือเฟสของสัญญาณอ้างอิงภายนอก เฟสล็อคลูปประกอบด้วย 3 ภาคสำคัญ คือ

- ภาคเทียบเฟสหรือเฟสดีเทกเตอร์ (phase detector)
- ภาคลูปฟิลเตอร์ (loop filter)
- ภาค VCO



รูปที่ 2.21 แผนผังของเฟสล็อกลูป

จากรูปที่ 2.21 สมมติว่ามีสัญญาณความถี่อ้างอิงภายนอกเป็นสัญญาณรายคาบ (periodic) เข้ามาที่อินพุท ภาคเทียบเฟสจะทำหน้าที่เปรียบเทียบเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณจาก VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาท์พุทที่ได้จากภาคเฟสดีเทกเตอร์จะเป็นแรงดันที่มีแคมปลิจูดเป็นสัดส่วนกับผลต่างในเฟสของสัญญาณทั้งสองที่ทำการเปรียบเทียบ แรงดันผลต่างนี้ป้อนไปให้วงจรลูปฟิลเตอร์ซึ่งเป็นความชนิดความถี่ต่ำผ่าน (Low - pass Filter) เอาเฉพาะแต่ความถี่ต่างๆที่ต้องการ เพื่อส่งไปความบคุมการออสซิลเลทของ VCO ต่อไป

เมื่อลูปอยู่ในสภาวะล็อก (lock) ความถี่ของ VCO จะเท่ากับความถี่ของสัญญาณอินพุทพอดี ลาจจะมีเฟสที่แตกต่างกันไป แต่ค่าเฟสที่แตกต่างนั้นมีค่าคงที่ (constant phase difference) ในกรณีที่มีเฟสไม่ตรงกัน ภาคเฟสดีเทกเตอร์จะจ่ายแรงดันคลาดเคลื่อน (error voltage) ไปความบคุมการทำงานของ VCO เพื่อมิให้เฟสคลาดเคลื่อนจนกว่าจะเข้าสู่สภาวะล็อก เอาท์พุทของ VCO จึงมีแอมปลิจูดคงที่เสมอ แต่ความถี่จะเปลี่ยนแปลงตามความถี่ของสัญญาณอินพุท

เราสามารถนำเฟสล็อกลูปไปใช้สังเคราะห์หรือผลิต ความถี่ที่มีความเที่ยงตรงและเสถียรภาพเทียบเท่าสัญญาณอ้างอิงได้ วงจรนี้เรียกว่า วงจรสังเคราะห์ความ ระบบสังเคราะห์ความถี่จะช่วยให้เราสามารถสังเคราะห์สัญญาณเอาท์พุท (จาก VCO) ให้มีความถี่ตามต้องการได้หลายความถี่ โดยมีความเที่ยงตรงและเสถียรภาพสูงเทียบเท่าคริสตอลออสซิลเลเตอร์

3. การใช้เฟสล็อคลูปในการสังเคราะห์ความถี่

ไม่ว่าระบบสังเคราะห์ความถี่จะมีความซับซ้อนเพียงใด เมื่อพิจารณาลึกลงไปแล้วจะพบว่ามีเฟสล็อคลูปเป็นหัวใจในการสังเคราะห์เสมอ รูปที่ 2.19 เป็นตัวอย่างของระบบสังเคราะห์ความถี่อย่างง่าย ประกอบด้วย 5 ภาค คือ ภาค VCO เป็นออสซิลเลเตอร์กำหนดสัญญาณเอาท์พุทของระบบสังเคราะห์ความถี่ ภาคหาร N ทำหน้าที่หารความถี่แบบตั้งโปรแกรมให้หารด้วยค่าตัวเลขตามต้องการได้ (programmable divider) ; ภาคกำเนิดความถี่อ้างอิง คริสตอลออสซิลเลเตอร์หรือสัญญาณอื่นๆ (reference generator) ภาคเทียบเฟส และภาคลูปฟิลเตอร์ซึ่งทำหน้าที่กรองเอาเฉพาะความถี่ต่ำไปใช้

แผนผังในรูปที่ 2.19 จะเห็นว่าสัญญาณอินพุทของภาคเทียบเฟสมาจาก 2 แหล่งคือ จาก VCO มีความถี่เท่ากับ F_0/N และจากสัญญาณอ้างอิงมีความถี่เท่ากับ F_R เอาท์พุทจากการเปรียบเทียบก็คือ ผลต่างระหว่างสัญญาณ F_0/N กับ F_R ซึ่งจะกรองเฉพาะความถี่ต่ำเท่านั้น เพื่อบังคับการยอมสซิลเลทของวงจร VCO ให้ทำการปรับแก้ความถี่ (หรือเฟส) ให้ตรงจนกว่าความถี่ของสัญญาณทั้งสองจะเท่ากัน

ในสภาวะล็อค (lock) ความถี่ของ VCO เมื่อผ่านวงจรหาร N จะเท่ากับความถี่อ้างอิง นั่นคือ

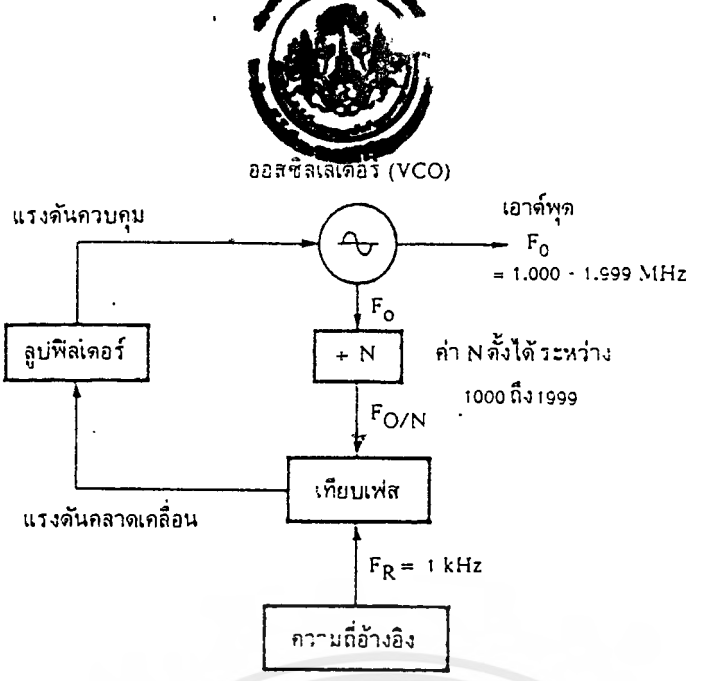
$$F_0 = N F_R$$

(คำนวณจาก $F_0 = N F_R$ ที่วงจรเทียบเฟส)

กล่าวอีกนัยหนึ่งว่า เอาท์พุทจะมีความถี่เป็น N เท่าของความถี่อ้างอิง สมมติว่า F_R = 1 กิโลเฮิร์ต N = 1000 จะได้ F_0 = 1 เมกะเฮิร์ต ถ้า N เพิ่มทีละ 1 เป็น 1001 ,1002 ,1003... ค่า F_0 จะเพิ่มทีละ 1 กิโลเฮิร์ตไปเรื่อยๆ เป็น 1.001 ,1.002 ,1.003... เมกะเฮิร์ต ตามลำดับ

ขอให้สังเกตว่าเฟสล็อคลูปดังกล่าวสามารถผลิตความถี่ได้ เฉพาะในช่วงความถี่ที่ VCO และวงจรหาร N สามารถทำงานได้เท่านั้น และตัวเลขในการหาร (คือ N) ย่อมเป็นตัวเลขจำนวนเต็มเสมอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 แผนผังของหน่วยสังเคราะห์ความถี่

4. ระบบสังเคราะห์ความถี่ในเครื่องรับส่งวิทยุ

ข้อดีที่เห็นได้ชัดของระบบสังเคราะห์ความถี่ก็คือ ทำให้จำนวนช่องใช้งานเพิ่มขึ้นอย่างมหาศาล เครื่องรับส่งในสมัยก่อนมีจำนวนช่องใช้งานเพียงไม่กี่ช่อง แต่เครื่องรับส่งรุ่นใหม่มีจำนวนช่องใช้งานได้นับ 100 ช่อง ทำให้สามารถเลือกใช้ความถี่ได้หลายความถี่และเปลี่ยนความถี่ใช้งานได้สะดวก

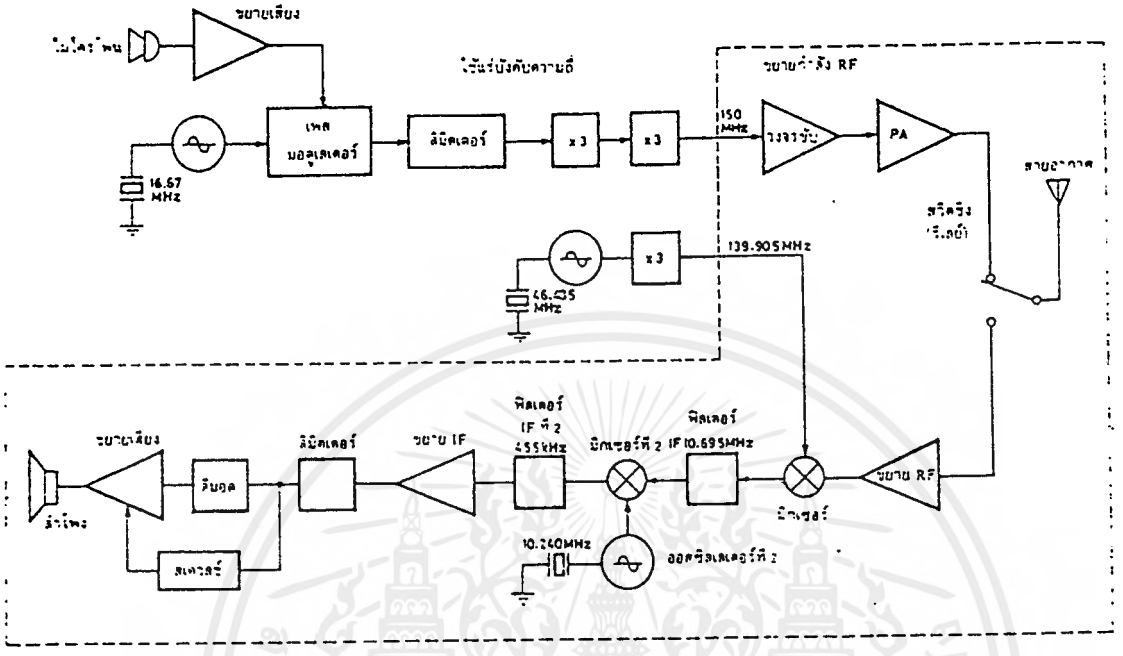
นอกจากนี้ระบบสังเคราะห์ความถี่เป็นระบบที่ผสมเอาวงจรดิจิตอลเข้ามาใช้งานด้วย จึงทำให้สะดวกยิ่งขึ้นไปอีกเพราะเมื่อเอาไมโครคอมพิวเตอร์มาต่อร่วมกับวงจรสังเคราะห์ความถี่เพื่อควบคุมการทำงานของวงจรสังเคราะห์ความถี่แล้วยิ่งทำให้เครื่องรับส่งวิทยุมี ความสามารถต่างๆ เพิ่มขึ้นอีกมากมาย ตัวอย่างเช่น มีหน่วยความจำความถี่ (memory) สามารถสแกน (scan) ความถี่ได้ ฯลฯ เครื่องรับส่งวิทยุประเภทนี้อาจมีแผงกดปุ่ม (key pad) เพื่อโปรแกรมจากภายนอกเครื่องและหน่วยดิสเพลย์ (display) แสดงความถี่ซึ่งอาจใช้ LCD และ LED

การตั้งความถี่ภายในเครื่องได้แก่ การตั้งโปรแกรมโดยใช้ไดโอด หรือจัมเปอร์ หรือใช้หน่วยความมาจำเช่น ROM, EPROM, RAM หรืออุปกรณ์อื่นๆ แทน

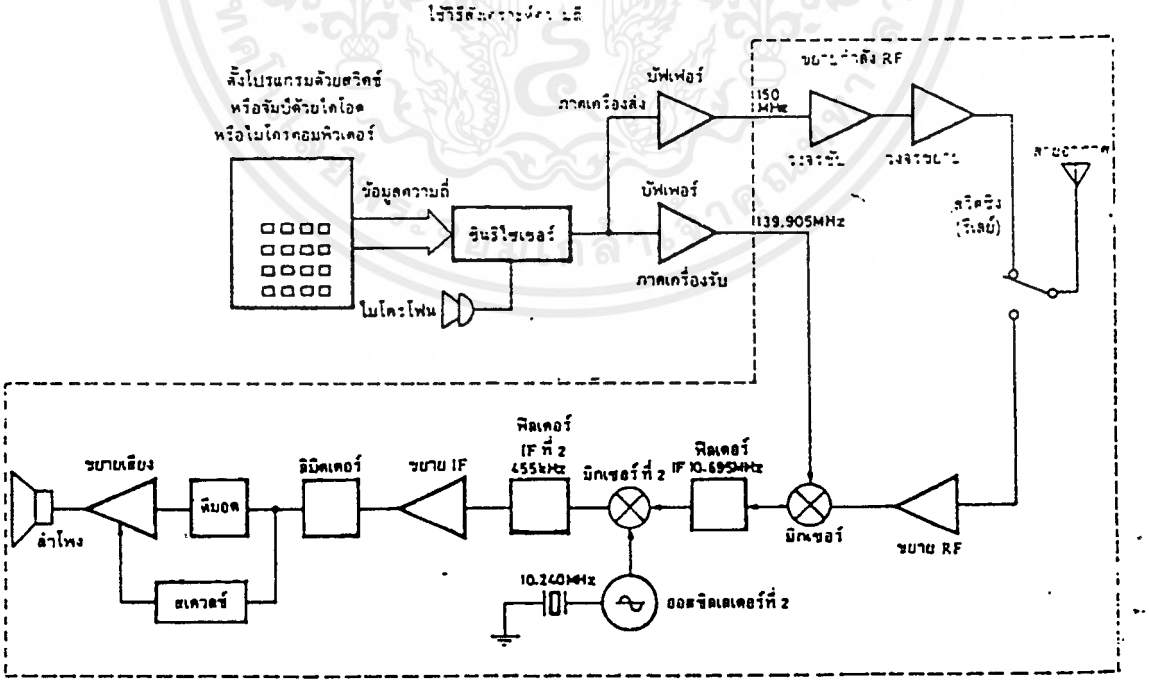
ลองเปรียบเทียบระหว่างแผนผังของเครื่องรับส่งวิทยุ VHF/FM ชนิดใช้แร่บังคับความถี่กับชนิดที่ใช้การสังเคราะห์ความถี่ ในรูปที่ 2.22 จะเห็นว่าทั้งสองชนิดแตกต่างกันตรงที่ภาคออสซิลเลเตอร์เป็นส่วนใหญ่ นั่นคือ หน่วยออสซิลเลเตอร์ทั้งภาครับและส่ง (ของชนิดสังเคราะห์ความถี่) กลายเป็นหน่วยสังเคราะห์ความถี่ซึ่งสามารถรับคำสั่งหรือโปรแกรมได้จากภายนอก โดยหน่วยสังเคราะห์ความถี่ทำหน้าที่ผลิตสัญญาณป้อนไปให้ทั้งภาครับและภาคส่งแทน ขอให้สังเกตว่า ในสภาวะส่งในรูปที่ 2.22(ก) สัญญาณก่อนที่จะป้อนให้แก่ภาคขยายสุดท้าย (ขยายกำลัง) จะต้องเป็นสัญญาณความถี่ที่ต้องการเหมือนกันคือ 150 เมกะเฮิรตซ์ และในสภาวะรับดังรูปที่ 2.22 (ข) ก็เช่นเดียวกัน สัญญาณป้อนหรืออินเจ็กชั่น (injection) เข้าที่มิกเซอร์ ก็จะต้องเป็นความถี่เดียวกันคือ 139.905 เมกะเฮิรตซ์ เพื่อบีตให้เกิด IF เหมือนๆ กัน นอกจากนี้ การ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
039114

มอดูเลตสัญญาณ FM (ในกรณีระบบสังเคราะห์ความถี่) ก็สามารถกระทำที่วงจร VCO ของภาคสังเคราะห์ความถี่ได้เลย



รูป (ก) ตัวอย่างแผนผังของเครื่องรับส่งวิทยุที่ใช้แร่บังคับความถี่



รูป (ข) ตัวอย่างแผนผังของเครื่องรับส่งวิทยุที่ใช้ระบบสังเคราะห์ความถี่

รูปที่ 2.22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. คุณสมบัติของวงจรสังเคราะห์ความถี่

นอกจากวงจรสังเคราะห์ความถี่จะต้องมีคุณสมบัติเกี่ยวกับช่วงความถี่ (frequency range) ที่ต้องผลิตและเรโซลูชั่น ระหว่างขั้นแล้ว คุณสมบัติอื่นๆ ของวงจรสังเคราะห์ความถี่ก็มีความสำคัญสำหรับเครื่องรับส่งวิทยุด้วย ดังจะอธิบายต่อไป

โดยปกติวงจรสังเคราะห์ความถี่จะสามารถกำเนิดสัญญาณเพียงสัญญาณเดียว แต่เลือกความถี่ได้หลายค่า (ในช่วงความถี่ใช้งาน) และมีความละเอียดของความถี่ขึ้นอยู่กับเรโซลูชั่น ในกรณีที่เราเปลี่ยนความถี่จากค่าหนึ่งไปยังอีกค่าหนึ่ง วงจรสังเคราะห์ความถี่จะต้องเปลี่ยนตามได้เร็วทันที นั่นคือช่วงเวลาล็อค (lock - up time) สั้น คุณสมบัติการล็อคความถี่ใหม่ได้รวดเร็วมีความจำเป็นอย่างยิ่งสำหรับเครื่องรับส่งวิทยุ

วงจรสังเคราะห์ความถี่ที่ดีจะต้องผลิตสัญญาณความถี่เดียว โดยปราศจากความถี่แปลกปลอมต่างๆ คุณสมบัตินี้เรียกว่า ความบริสุทธิ์ของสเปคตรัม (spectrum purity) นั่นคือความถี่ฮาร์โมนิคและสปิวเรียสต่างๆ จะต้องถูกกำจัดให้เหลือน้อยที่สุด นอกจากนี้นอยส์จากวงจรออสซิลเลเตอร์จะทำให้วงจรสังเคราะห์ความถี่มีความถี่ไม่บริสุทธิ์ ไม่ใช่เพียงความถี่เดียว (ดูรูปที่ 2.23) ในช่วงใกล้เคียงกับความถี่ที่ต้องการ นอยส์ดังกล่าวนี้เรียกว่าเฟสนอยส์ (phase noise)

ความเที่ยงตรง (accuracy) และเสถียรภาพ (stability) ทางความถี่ของวงจรสังเคราะห์ความถี่ ขึ้นอยู่กับสัญญาณอ้างอิง โดยทั่วไปสัญญาณอ้างอิงมักจะเป็นวงจรออสซิลเลเตอร์ชนิดใช้แร่บังคับความถี่ ฉะนั้นวงจรสังเคราะห์ความถี่จะมีเสถียรภาพและความเที่ยงตรงทางความถี่เทียบเท่ากับกับคริสตอลออสซิลเลเตอร์

(ก) เอาต์พุตมีเฟสนอยส์ (ข) เอาต์พุตที่บริสุทธิ์

รูปที่ 2.23 เฟสนอยส์ปรากฏเป็นความถี่แปลกปลอมในบริเวณใกล้ๆกับความถี่เอาท์พุท

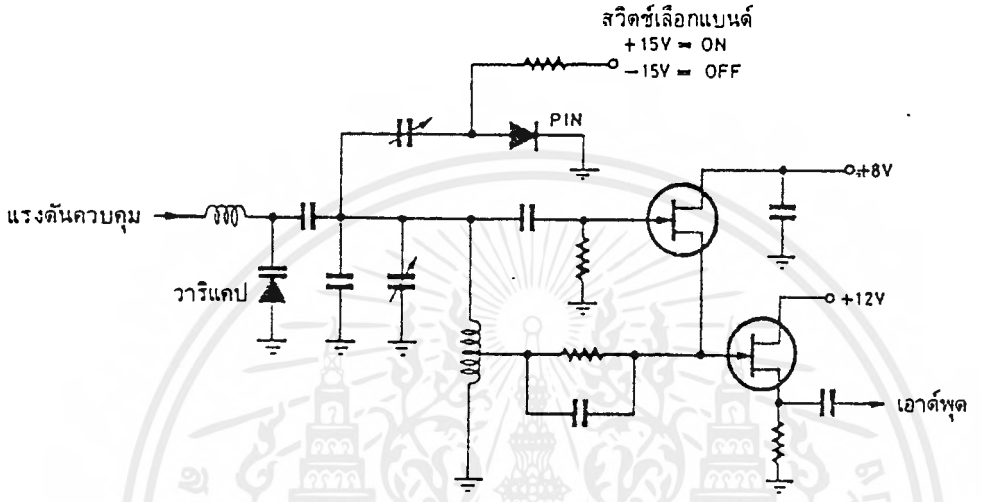
6. วงจรต่างๆในเฟสล็อกลูป

วงจรสำคัญที่กำเนิดความถี่เอาท์พุทก็คือวงจร VCO โดยทั่วไปเป็นวงจรออสซิลเลเตอร์ที่ใช้วาแรคเตอร์หรือวาริแคปเป็นส่วนหนึ่งในวงจรจูน ดูรูปที่ 2.24 คุณสมบัติที่สำคัญของ VCO ที่ต้องคำนึงถึง คือ เฟสนอยส์ ซึ่งเกิดจากนอยส์ในตัววาแรคเตอร์ ค่า Q เลื่อนไหลของวงจรจูน (drift) และคุณสมบัติในตัวอุปกรณ์แอคทีฟไม่คงที่

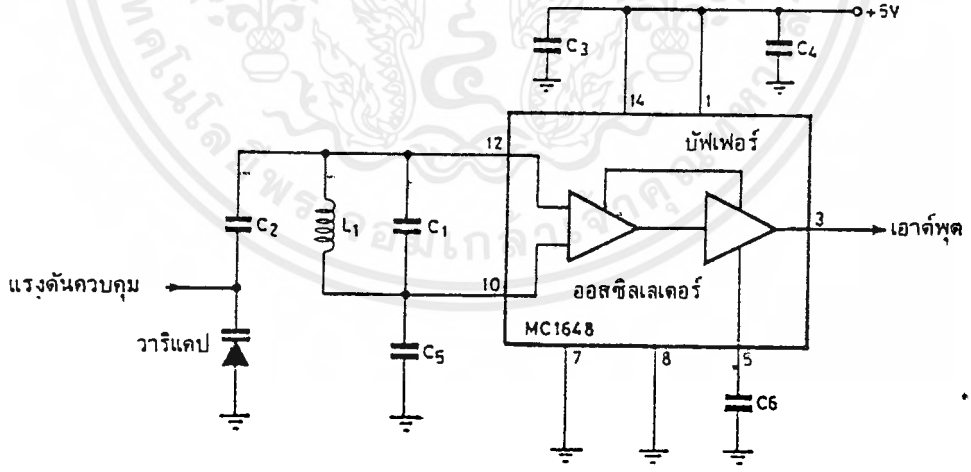
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร VCO นิยมใช้ FET เนื่องจากมีนอยส์ต่ำ และอินพุทอิมพีแดนซ์มีค่าสูง แต่บางครั้งอาจใช้ IC เช่นเบอร์ MC 1648 ดังรูปที่ 2.25 ซึ่งเป็นวงจรออสซิลเลเตอร์แบบ ECL โดยจะให้เอาท์พุทประมาณ 900 mVp-p ซึ่งเพียงพอสำหรับเป็นโลคอลออสซิลเลเตอร์ แต่อย่างไรก็ดีคุณสมบัตินอยส์ย่อมสู้วงจรออสซิลเลเตอร์ที่ใช้ FET ไม่ได้

สังเกตว่าความถี่ของวงจร VCO ถูกควบคุมด้วยแรงดันควบคุมที่ป้อนมาไบแอสแก่วาริแคปในวงจรจูน ถ้าแรงดันที่ไบแอสแก่วาริแคปเพิ่มขึ้น ส่วนใหญ่ VCO จะมีความถี่สูงขึ้น แต่ก็มีบางวงจรที่ทำให้ความถี่ VCO ลดลงแต่เป็นส่วนน้อย



รูปที่ 2.24 วงจร VCO แบบใช้ FET

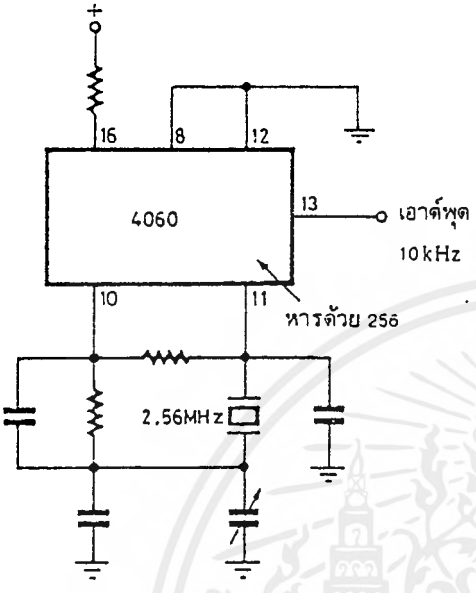


รูปที่ 2.25 วงจร VCO ชนิดเป็นไอซีของ Motorola เบอร์ MC 1648

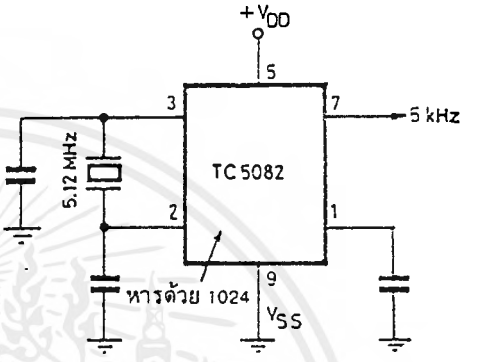
ในวงจรรูปที่ 2.26 จะเห็นว่าใช้ไดโอด PIN ในการสวิตช์เลือกแบนด์ เพื่อเพิ่ม ความจุไฟฟ้าให้วงจร VCO สามารถทำงานในย่านความถี่กว้างขึ้นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคความถี่อ้างอิงนิยมใช้คริสตอลออสซิลเลเตอร์และมีวงจรหารความถี่ค่าตายตัว ส่วนใหญ่เป็นไอซี ดูรูป 2.26 (ก) แสดงตัวอย่างวงจรออสซิลเลเตอร์ซึ่งใช้แร่ความถี่ 2.56 M Hz และหารออกมาเป็น 10 kHz ทั้งวงจรออสซิลเลเตอร์และวงจรหารความถี่จะอยู่ภายในตัวไอซีทั้งหมดมีแต่เฉพาะ R และ C เท่านั้นที่ต่อภายนอก ส่วนรูปที่ 2.26 (ข) เป็นไอซีที่ใช้งานแบบเดียวกัน



(ก) วงจรออสซิลเลเตอร์อ้างอิงใช้ CMOS เบอร์ 4060



(ข) ตัวอย่าง IC ที่ใช้กำเนิดความถี่อ้างอิง เบอร์ TC 5082 P

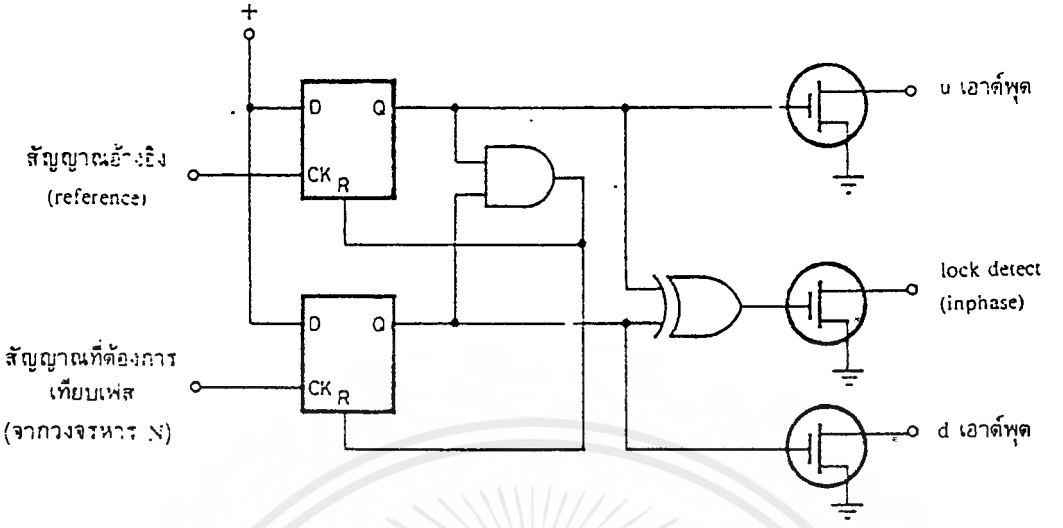
รูปที่ 2.26

ความถี่ออสซิลเลเตอร์อ้างอิงนี้ เป็นตัวกำหนดเรโซลูชั่นและเสถียรภาพของความถี่อ้างอิงที่ดี จึงทำให้สามารถสังเคราะห์ความถี่ที่มีเสถียรภาพด้วย

ภาคเทียบเฟสส่วนใหญ่จะเป็นแบบดิจิตอล ซึ่งเปรียบเทียบสัญญาณอ้างอิงกับสัญญาณที่ได้จาก VCO (หลังจากหาร N) เอาท์พุทที่ได้จากการเปรียบเทียบจะเป็นพัลส์ ที่มีวัฏจักรหน้าที่ (duty cycle) เปลี่ยนแปลง ดูรูปที่ 2.27 ซึ่งแสดงไอซีที่ทำหน้าที่เป็นวงจรดีเทคเตอร์เฟส วงจรนี้ประกอบด้วยเกท exclusive OR , D - flipflop ฯลฯ ปกติจะมีเอาท์พุทพิเศษแสดงสภาวะล็อคด้วย สภาวะล็อคในที่นี้หมายถึงสภาวะที่ความถี่หรือเฟสของสัญญาณจาก VCO (หาร N) กับสัญญาณอ้างอิงตรงกันพอดี ล็อคเอาท์พุทนี้มีความสำคัญมาก เพราะจำเป็นต้องใช้หยุดการทำงานภาคเครื่องส่ง (ของเครื่องรับส่งวิทยุ) ในกรณีที่ความถี่ไม่ล็อค

วงจรเทียบเฟสนี้ความจริงแล้วจะเรียกว่า เทียบเฟสหรือเทียบความถี่ ก็ได้ เนื่องจากเอาท์พุทของเฟสดีเทคเตอร์ขึ้นอยู่กับผลต่างความหรือความถี่ของสัญญาณอินพุท 2 สัญญาณ ผลลัพธ์ที่ได้จากเฟสดีเทคเตอร์จะเป็นพัลส์ซึ่งมีส่วนผสมของไฟ DC ปนอยู่ ส่วนที่เป็นไฟ DC นี้จะนำไปใช้ ควบคุมความถี่ของ VCO ไม่ว่าความถี่ของ VCO จะห่างจากความถี่ที่ต้องการเท่าใด ช่วงความถี่ที่วงจรเฟสล็อกลูปสามารถแก้ไขได้เรียกว่า Capture Range

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



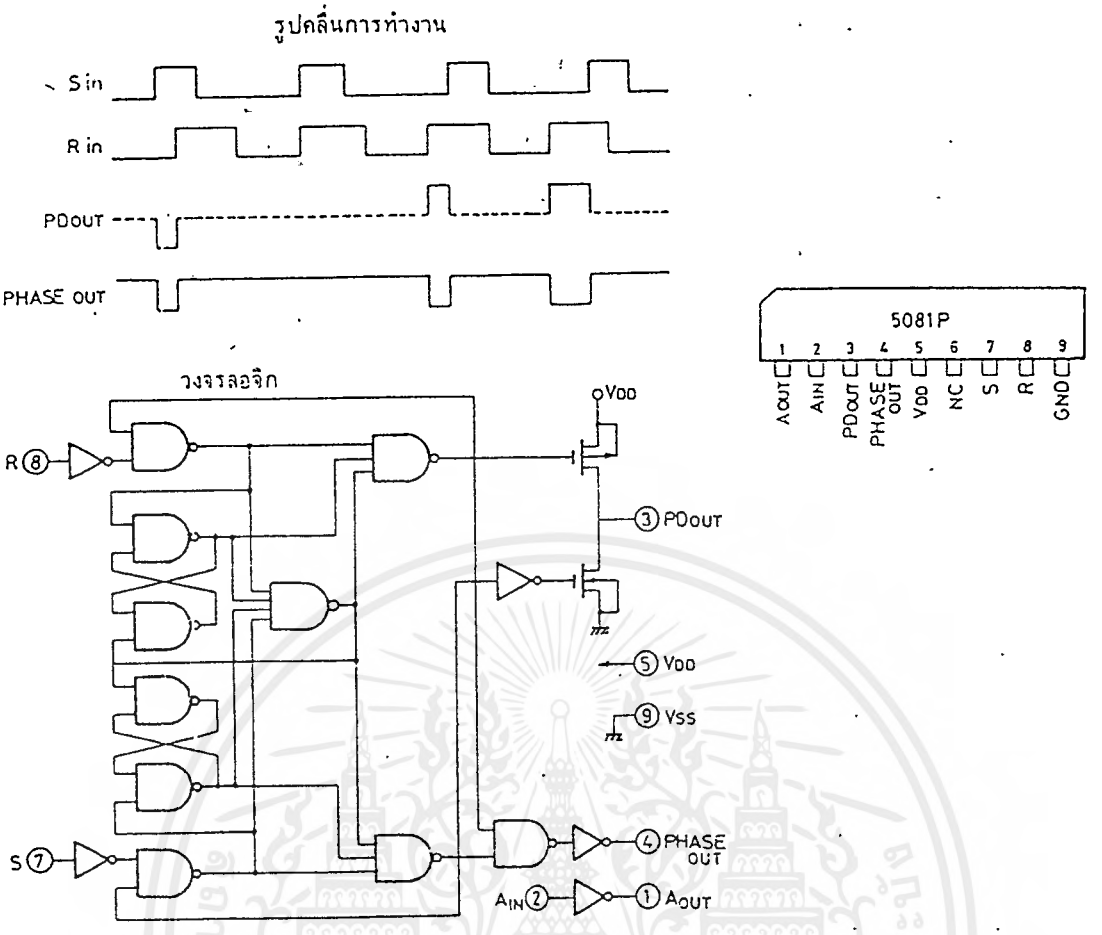
รูปที่ 2.27 ภาคเฟสดีเทกเตอร์แบบไอซีของ Plessey เบอร์ NT 8811

ตัวอย่างวงจรเฟสดีเทคเตอร์อีกแบบหนึ่ง ดังรูปที่ 2.28 ซึ่งหลักการคล้ายกับรูปที่ 2.27 แต่ซับซ้อนกว่า สังเกตว่ามีวงจรขยายอินเวอร์เตอร์อยู่ 1 ตัว ซึ่งเป็นวงจรขยายอเนกประสงค์เพื่อประโยชน์ในการสลับขั้วแรงดันควบคุมของ VCO ให้อัตราขยายมีความแรงขึ้นหรือใช้ในการควบคุมอื่นๆ

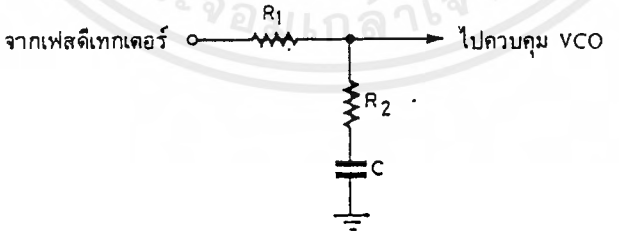
ลูปฟิลเตอร์ เป็นวงจรฟิลเตอร์ชนิดโลว์พาสธรรมดา ทำหน้าที่กรองเฉพาะสัญญาณความถี่ต่ำมาควบคุมความถี่ของ VCO โดยทั่วไปมักใช้ลูปฟิลเตอร์ประเภทพาสซีฟ (มีแต่ R กับ C หรืออาจใช้ฟิลเตอร์ชนิดแอกทีฟก็ได้) ดูรูปที่ 2.29 ลูปฟิลเตอร์นี้เป็นตัวกำหนดคุณสมบัติการเปลี่ยนแปลงความถี่ก่อนเข้าสู่สภาวะล็อกที่เรียกว่า คุณสมบัติชั่วครู่ (transient) ถ้าเลือกอัตราการขยายลูป (loop gain) และค่าคงตัวเวลาของลูป (loop time constant) ไม่เหมาะสม ความถี่ของเฟสล็อกลูปจะไม่ล็อก และจะเปลี่ยนไปเปลี่ยนมา

ดังนั้นค่าคงตัวเวลาของลูปฟิลเตอร์จะต้องไม่มากเกินไป เพื่อว่าทุกครั้งที่เปลี่ยนความถี่เฟสล็อกลูปจะล็อกได้เร็ว โดยไม่มีการสะบัด (overshoot) หรือใช้เวลาเปลี่ยนความถี่อย่างรวดเร็ว แต่ค่าคงตัวเวลาก็ไม่ควรน้อยเกินไปจนกระทั่งความถี่สั่นหรือไม่นิ่ง (jitter) ดูรูปที่ 2.30 ซึ่งแสดงการเปลี่ยนแปลงความถี่ของ VCO จะเห็นว่าเส้นทางการเปลี่ยนแรงดันมี 3 เส้นทาง เส้นทาง A เป็นเส้นทาง critically damped ใช้เวลาในการเปลี่ยนสู่ความถี่ใหม่น้อยที่สุด เส้นทาง B เรียกว่า เส้นทาง underdamped มีการสะบัด (หรือออสซิลเลต) เนื่องจากโอเวอร์ชูต เส้นทาง C เป็นเส้นทาง overdamped ไม่มีโอเวอร์ชูต แต่เวลาที่ใช้ในการเข้าสู่ความถี่ใหม่จะช้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



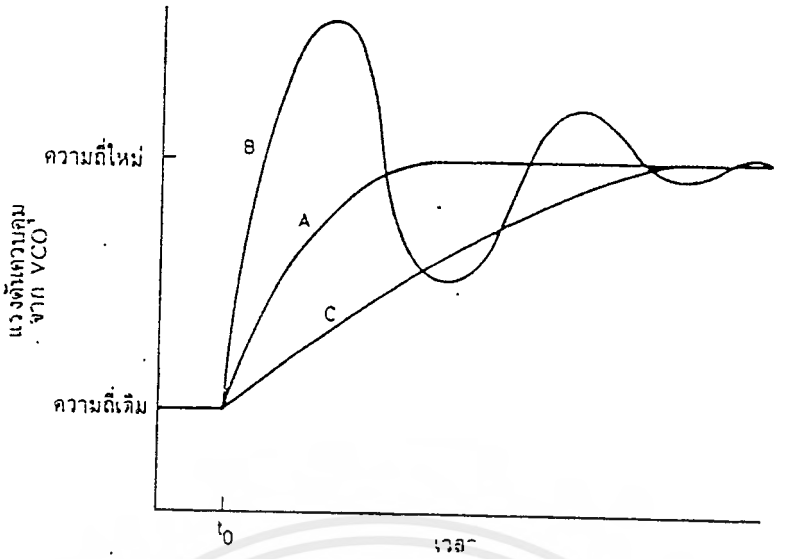
รูปที่ 2.28 เฟสดีเทคเตอร์แบบไอซีอีกแบบหนึ่งของ Toshiba เบอร์ 5081



รูปที่ 2.29 ตัวอย่างวงจรลูปฟิลเตอร์

เส้นทาง A เป็นเส้นทางที่ดีที่สุดในการออกแบบค่าคงตัวเวลาของวงจรลูปฟิลเตอร์ เพราะใช้เวลาเปลี่ยนความถี่เร็วและไม่มีโอเวอร์ชูต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

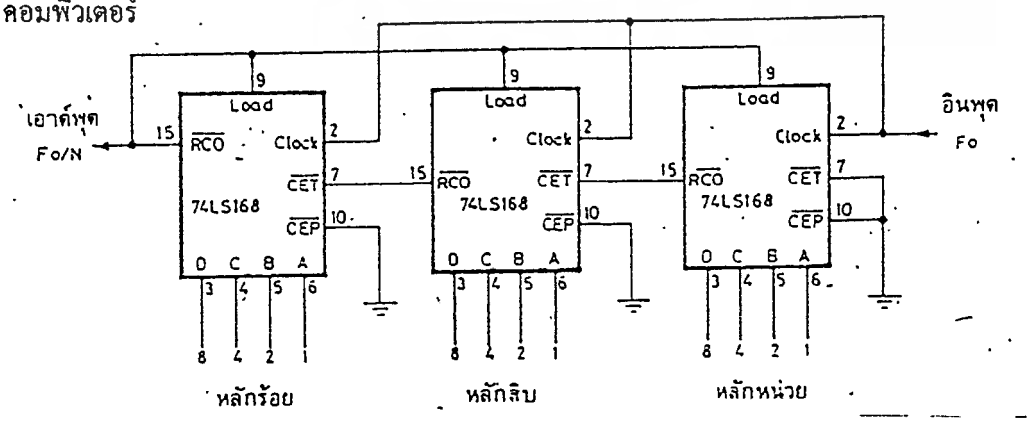


รูปที่ 2.30 คุณลักษณะ (dynamic characteristics) ในการเปลี่ยนความถี่ของเฟสล็อกลูป

ยังมีอีกภาพหนึ่งที่มีผลต่อช่วงเวลาที่ใช้ในการล็อกความถี่ นั่นคือภาคหาร N (หรือ programmable divider) เวลาที่ใช้ในการล็อกความถี่เมื่อ N มีค่าน้อยที่สุดจะไม่เท่ากับเมื่อ N มีค่ามากสุด วงจรหาร N เกิดจากวงจรนับฐานสิบ (decade counter) หลายๆ ชุดมาต่อร่วมกับเกตต่างๆ เพื่อให้สามารถเลือกสั่งให้วงจรนับทำหน้าที่หารความถี่ได้ตามตัวเลขที่ตั้งไว้

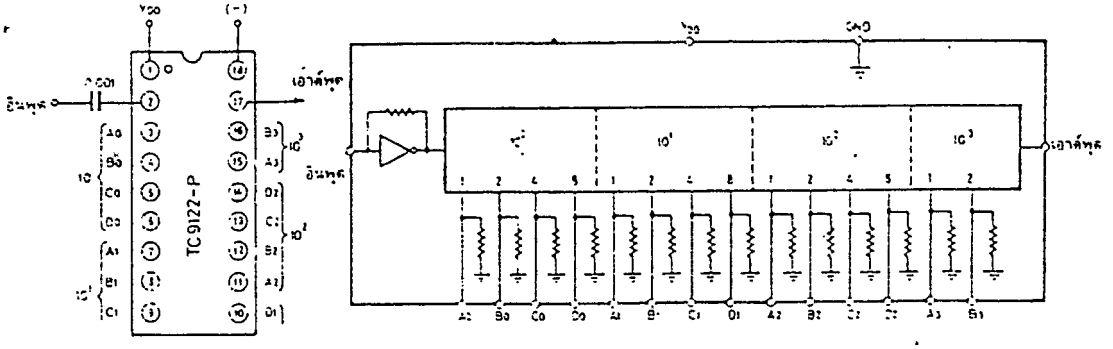
วงจรหาร N นี้เป็นตัวที่รับคำสั่งเกี่ยวกับความถี่ ไปควบคุม VCO เพื่อให้กำเนิดสัญญาณตามต้องการ ตัว N จะเป็นตัวกำหนดย่านความถี่ และจำนวนช่องความถี่ ในวงจรรูปที่ 2.31 แสดงวงจรหารชนิดที่ใช้ไอซีตระกูล TTL ส่วนในรูปที่ 2.32 เป็นวงจรหาร N สำเร็จรูปในไอซีตัวเดียว สังเกตว่าลักษณะการป้อนข้อมูล N ให้กับวงจรหาร N เป็นแบบขนาน กล่าวคือ ข้อมูลแต่ละบิทจะป้อนเข้าพร้อมๆ กัน

วงจรหาร N บางชนิด ใช้วิธีการป้อนข้อมูล N เป็นแบบอนุกรม วงจรหารประเภทนี้มีความซับซ้อน เพราะต้องมีสัญญาณนาฬิกา มีวงจรแล็ตช์ ฯลฯ ในการป้อนข้อมูล และควบคุมการทำงานด้วยไมโครคอมพิวเตอร์



รูปที่ 2.31 ตัวอย่าง programmable divider โดยใช้ไอซีตระกูล TTL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.32 ตัวอย่างวงจรหาร N ชนิดความเร็วสูง เป็นไอซีตัวเดียวเบอร์ Toshiba TC 9122

ปัญหาสำคัญของซินธิไซเซอร์อีกอย่างหนึ่งก็คือ วงจรหาร N (หรือวงจรหารที่ตั้งโปรแกรมได้) ไม่สามารถทำงานที่ความถี่สูงกว่า 25 เมกะเฮิรตซ์ได้ ฉะนั้นจึงต้องหาทางลดทอนความถี่ที่ป้อนแก่วงจรหาร N ลงเพื่อให้วงจรลอจิกของวงจรหาร N ทำงานได้ วิธีต่างๆ ที่นิยมใช้ได้แก่ ใช้ความถี่จากออสซิลเลเตอร์พิเศษ (บางครั้งเรียกออสซิลเลเตอร์ PLL) มามิกซ์กับ VCO ให้ความถี่ลดลงก่อนที่จะป้อนให้แก่วงจรหาร อีกวิธีหนึ่งก็คือใช้วิธี พรีสเกลแบบสองโมดูลัส หารล่วงหน้าโดยใช้ตัวหารสองค่า

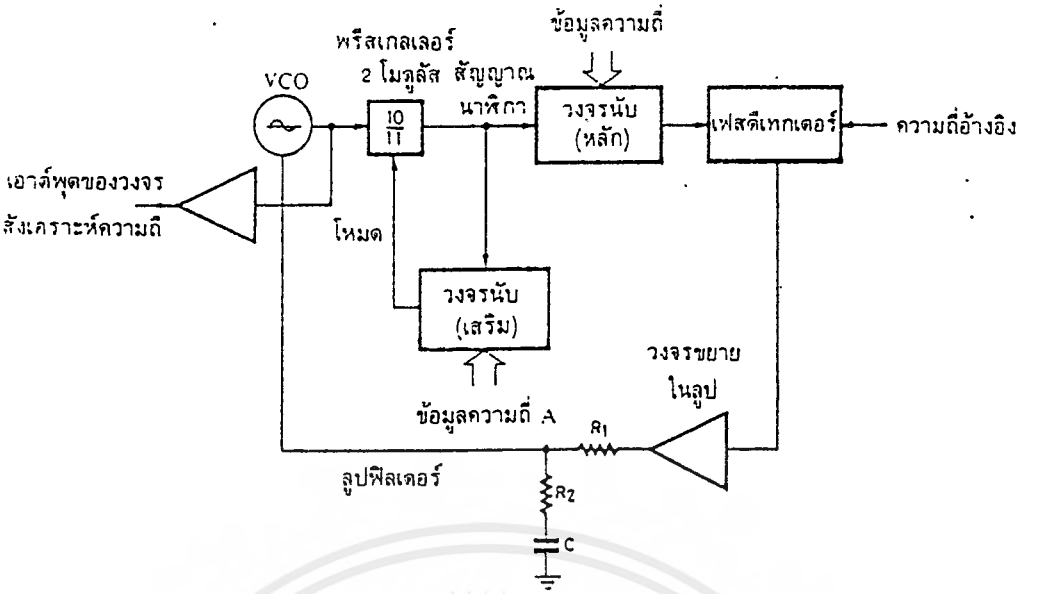
7. <u>วิธีสังเคราะห์แบบที่ใช้วงจรหารสองโมดูลัส</u>

วิธีที่จะทำให้ระบบสังเคราะห์ความถี่ผลิตความถี่สูงมากได้อีกวิธีหนึ่งก็คือ การใช้วงจรหารแบบวงจรหารสองโมดูลัส (แทนที่จะเป็นวงจรหาร N ธรรมดา ดังที่กล่าวมาแล้ว) ส่วนสำคัญของวงจรหารสองโมดูลัสก็คือไอซีตระกูล ECL ซึ่งมีความถี่สามารถในการทำงานที่ความถี่สูงกว่าตระกูล TTL หลายเท่า ไอซีที่กล่าวถึงนี้จะทำการหารล่วงหน้า (หรือพรีสเกล) ก่อน หมายถึง มีการทำงานในลักษณะที่หารได้สองครั้งด้วยค่าสองค่าสลับกันในไอซีตัวเดียว นิยมเรียกไอซีตระกูล ECL นี้ว่า พรีสเกลเลอร์ชนิดสองโมดูลัส (dual modulus prescaler)

พรีสเกลเลอร์ตัวนี้สามารถหารความถี่ด้วยตัวเลข 2 ตัว ซึ่งต่างกันอยู่ 1 เช่น หาร 10 หรือ 11 เรียกว่า 10/11 พรีสเกลเลอร์ หาร15 หรือ 16 เรียก 15/16 พรีสเกลเลอร์

ในตัวอย่างต่อไปนี้ใช้ 10/11 พรีสเกลเลอร์ (ดูรูปที่ 2.31) เอาท์พุทของพรีสเกลเลอร์จะป้อนให้แก่วงจรเคาน์เตอร์ตระกูล TTL 2 ตัว ตัวหนึ่งเป็นเคาน์เตอร์หลัก (main counter) ส่วนอีกตัวหนึ่งเป็นเคาน์เตอร์เสริม (auxiliary counter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.33 หน่วยสังเคราะห์ความถี่แบบใช้วงจรหารสองโมดูลัส

เคาน์เตอร์เสริมจะเป็นตัวบังคับให้พรีสเกลเลอร์หารด้วยตัวหาร (modulus) ตัวใด คือหารด้วย 10 หรือ 11 เช่น สมมติว่าป้อนข้อมูล (ความถี่) หรือพรีเซตตัวเลขให้เคาน์เตอร์เสริม และในขณะนี้ ECL พรีสเกลเลอร์ใช้ 11 เป็นตัวหาร เมื่อเคาน์เตอร์เสริมหยุดนับจึงจะส่งคำสั่งไปบังคับให้พรีสเกลเลอร์ เปลี่ยนเป็นหารด้วย 10

ตัวเคาน์เตอร์หลักก็เช่นเดียวกัน จะค่อยๆ นับถอยหลังไปเรื่อย ๆ จนเป็นศูนย์ เมื่อเคาน์เตอร์ทั้งสองตัวนับถึงศูนย์เมื่อใด ทั้งคู่จะถูกพรีเซตด้วยตัวเลขข้อมูล (ความถี่) เนื่องจากเคาน์เตอร์เสริมจะต้องนับถึงศูนย์ก่อน ดังนั้นตัวเลขที่พรีเซตให้เคาน์เตอร์เสริมจะต้องน้อยกว่าตัวเลขที่พรีเซตให้เคาน์เตอร์หลัก

สมมติว่าตัวเลขที่พรีเซตเป็น M ให้แก่เคาน์เตอร์หลัก A ให้แก่เคาน์เตอร์เสริม เริ่มแรกให้พรีสเกลเลอร์อยู่ในสภาวะหาร 11 ซึ่งจะยังคงหารตัวหาร 11 ไปจนกว่าเคาน์เตอร์เสริมจะนับลงเป็นศูนย์ นั่นคือเวลาที่ใช้ในการนับของเคาน์เตอร์เสริมเป็นศูนย์ คิดเป็นจำนวนไซเคิล (ของ VCO) ที่ผ่านไปจะเท่ากับ 11 คูณ A ไซเคิล

หลังจากนั้นพรีสเกลเลอร์จะถูกบังคับให้เปลี่ยนตัวหารเป็น 10 (โดยเคาน์เตอร์เสริม) ในขณะนี้เคาน์เตอร์หลัก นับผ่าน A ไปแล้ว (พร้อมกันกับเคาน์เตอร์เสริม) เช่นกัน ยังเหลืออยู่อีก (M - A) ไซเคิล ก่อนที่จะนับเป็นศูนย์ นั่นคือจะต้องใช้เวลาในการนับเคาน์เตอร์หลักเป็นศูนย์ต่อไปอีก คิดเป็นจำนวนไซเคิล (ของ VCO) ที่ผ่านไปเท่ากับ 10 คูณด้วย (M -A)

เพราะฉะนั้นรวมเวลาที่ใช้จึงเป็นผลรวมของเวลาทั้งสองข้างต้น

$$\text{VCO cycle} = 11A + 10(M-A) = 10M + A$$

ความถี่ของ VCO จะเท่ากับ (10M + A) เท่าของความถี่อ้างอิงหรือ

$$F_{synth} = F_{ref}(10M + A)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขอให้สังเกตว่าผลของตัวเลข M มีผลต่อความถี่ F_{synth} มากกว่าตัวเลข A อยู่ 10 เท่า นอกจากนี้ ตัวหาร (10M + A) ก็ไม่สามารถหาได้ครบตัวเลขทุกค่า เนื่องจากมีข้อจำกัดตรงที่ M จะต้องมากกว่าหรือเท่ากับ A ในที่นี้ตัวหาร (10M + A) จะหารได้ครบทุกค่าถ้าเกิน 90 แต่ถ้าต้องหารน้อยกว่า 90 จะหารได้ไม่ครบทุกตัว ทดลองหาตัวเลข M กับ A ที่ทำให้ตัวหารมีค่า 89 ดู จะพบว่าหาไม่ได้

สมการที่ยกตัวอย่างมาข้างต้นใช้กับพรีสเกลเลอร์แบบ 10/11 ในกรณีที่พรีสเกลเลอร์ชนิดสองโมดูลัสเป็นแบบ P และ (N 1) ตัวหารจะกลายเป็นดังนี้

ตัวหารของระบบสังเคราะห์ความถี่ = PM + A

ตัวหารต่ำสุด = P(P - 1)

ตัวหารสูงสุด = P Mmax + Amax

ถ้าโมดูลัส (ตัวหาร) ของพรีสเกลเลอร์มีค่ามาก ตัวหารต่ำสุดก็จะมากยิ่งขึ้นไปอีก ซึ่งเหมาะสมกับระบบสังเคราะห์ความถี่ที่ผลิตความถี่สูงๆ และช่วงห่างระหว่างช่องแคบ

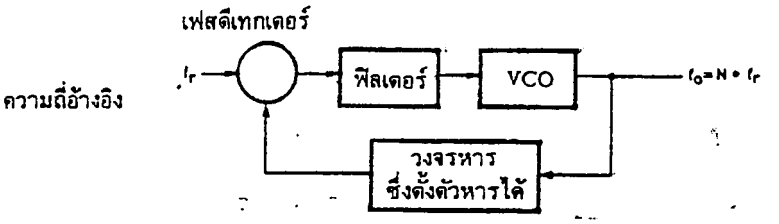
เหตุผลสำคัญในการใช้พรีสเกลเลอร์ชนิดสองโมดูลัสก็เพื่อลดทอนความถี่ลง และให้ใช้กับวงจรหาร N ตระกูล TTL หรือ CMOS ได้ ถ้าใช้พรีสเกลเลอร์แบบ 256/257 ก็จะสามารถสังเคราะห์ความถี่ไปถึงย่าน UHF ได้ ข้อดีอีกอย่างหนึ่งของพรีสเกลเลอร์ชนิดสองโมดูลัสก็คือ ทำให้การกำเนิดความถี่ที่ไม่ตรงกับความถี่ที่แสดงเช่นในสภาวะรับ โลคอลออสซิลเลเตอร์จะผลิตความถี่แตกต่างจากความถี่ใช้งานอยู่เท่ากับความถี่ IF ของเครื่องรับ อีกตัวอย่างหนึ่ง เช่น ในกรณีของการเลื่อนความถี่ภาคส่งสำหรับรีพีตเตอร์ (repeater offset) เป็นต้น ลักษณะเด่นของระบบสังเคราะห์ความถี่นี้ก็คือสามารถทำงานที่ความถี่สูง (high speed operation) ได้โดยอาศัยเทคนิคทางดิจิตอลมาช่วย

เรื่องเกี่ยวกับการสังเคราะห์ความถี่

การสังเคราะห์ความถี่มีอยู่หลายแบบ ตัวอย่างที่จะกล่าวถึงต่อไปนี้เป็นหน่วยสังเคราะห์ความถี่ ซึ่งมีขั้นการตั้งความถี่ขั้นละ f_r เท่ากับความถี่อ้างอิง

PLL แบบโดยตรง

วิธีการสังเคราะห์ความถี่วิธีนี้ ใช้ PLL แบบโดยตรง นับว่าเป็นวิธีที่ง่าย ความถี่เอาท์พุทมีค่าเป็น N เท่าของความถี่อ้างอิง (รูปที่ 2.34) ในที่นี้ VCO ต้องสามารถทำงานได้ตลอดย่านความถี่เอาท์พุท ความถี่อาจจะขึ้นไปได้ถึง 200 เมกะเฮิรตซ์ อย่างไรก็ดี วงจรนับที่โปรแกรมตัวหาร N นั้นมีราคาแพง เราจึงจำเป็นต้องปรับปรุงวิธีสังเคราะห์ความถี่เป็นแบบอื่น

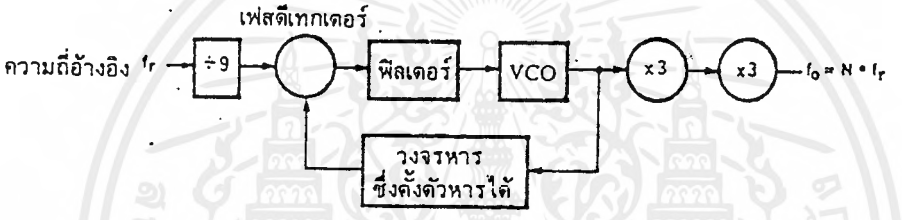


รูปที่ 2.34 PLL แบบโดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PLL แบบคูณความถี่

สังเกตว่าในรูปที่ 2.35 เราหารความถี่อ้างอิง f_r ลง 9 เท่า ก่อนที่จะป้อนให้แก่วงจรเฟสดีเทกเตอร์ และเอาท์พุทจาก VCO ก็คูณความถี่ขึ้นไป 9 เท่า วิธีนี้ช่วยลดความถี่การทำงานของวงจรหาร N ลง แต่ก็ทำให้ผลตอบสนองต่อการเปลี่ยนความถี่ของ PLL ช้าลง เนื่องจากความถี่ที่ใช้ในการเทียบเฟสต่ำลง

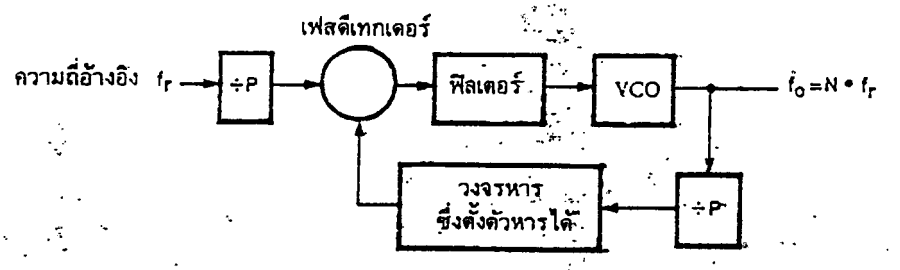


รูปที่ 2.35 PLL แบบคูณความถี่

PLL แบบพรีสเกลเลอร์

PLL ในรูปที่ 2.36 ใช้วิธีหารความถี่อ้างอิง f_r ลง P เท่า ก่อนที่จะป้อนให้แก่วงจรเฟสดีเทกเตอร์ และใช้วิธีคูณความถี่ขึ้นไป P เท่าภายในลูป แทนที่จะคูณความถี่ภายนอกลูปดังเช่น PLL แบบคูณความถี่ วงจร VCO ในกรณีนี้ต้องทำงานขึ้นไปถึงความถี่ใช้งาน โดยไม่ต้องมีวงจรมัลติพลาย

วงจรนับหาร P เป็นชุดวงจรฟลิปฟลอปธรรมดา ซึ่งตัวหารกำหนดไว้ตายตัวและสามารถทำงานที่ความถี่สูงได้ เราเรียกว่า วงจรพรีสเกลเลอร์ ส่วนวงจรนับหาร N ซึ่งโปรแกรมตัวหารได้นั้น ทำงานที่ความถี่ต่ำลงเช่นเดียวกับ PLL ในรูปที่ 2.35

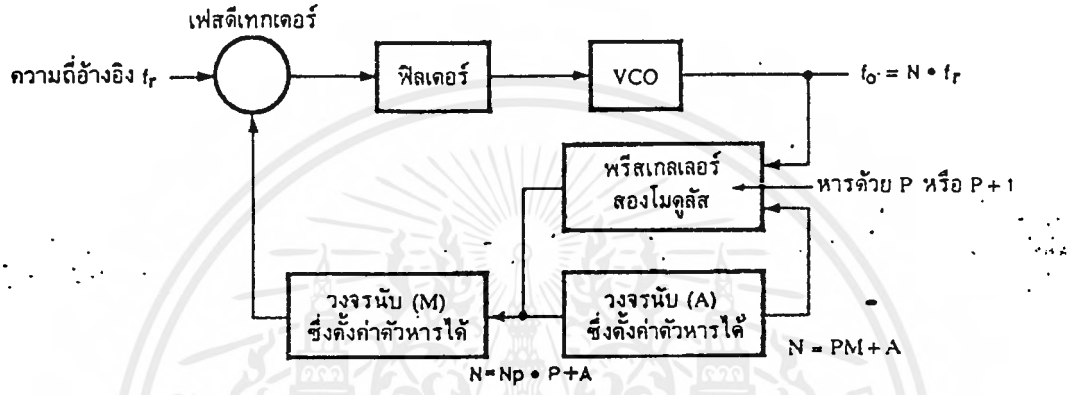


รูปที่ 2.36 PLL แบบพรีสเกลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

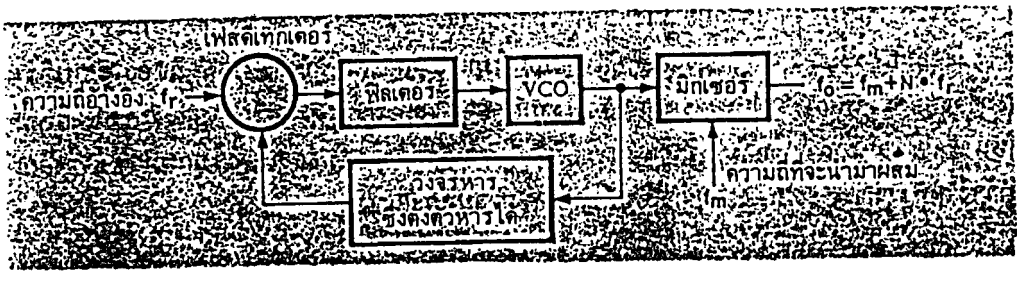
PLL แบบพรีสเกลเลอร์ สองโมดูลัส

PLL ในรูปที่ 2.37 ใช้พรีสเกลเลอร์ เช่นเดียวกับ PLL ในรูปที่ 2.36 เว้นแต่วงจรพรีสเกลเลอร์นี้มิใช่เป็นวงจรนับซึ่งหารค่าตายตัว P แต่เป็นวงจรนับซึ่งตัวหารเปลี่ยนค่าได้ ระหว่าง P กับ P + 1 เราเรียกว่าพรีสเกลเลอร์แบบนี้ว่า พรีสเกลเลอร์สองโมดูลัส (เลือกตัวหาร P ก็ได้ หรือจะเลือก P + 1 ก็ได้) วงจรนับหาร N ซึ่งโปรแกรมตัวหารได้นั้น ทำงานที่ความถี่ต่ำลง



รูปที่ 2.37 PLL แบบพรีสเกลเลอร์ สองโมดูลัส

PLL ในรูปที่ 2.38 อาศัยความถี่อีกความถี่หนึ่งเพื่อผสม (มิกซ์) กับความถี่ VCO ให้เอาท์พุทของ PLL มีความถี่สูงขึ้น ในที่นี้เราปรับชั้นความถี่ได้ชั้นละ f_r เท่ากับความถี่อ้างอิง และความถี่เอาท์พุทเท่ากับผลรวมความถี่ที่นำมามิกซ์กับความถี่จาก VCO

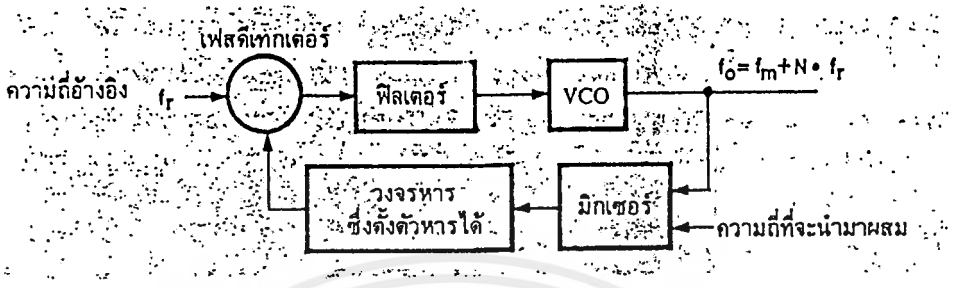


รูปที่ 2.38 PLL แบบมิกซิ่งนอกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PLL แบบมิกซิ่งในลูป

PLL ในรูปที่ 2.39 เป็นการมิกซ์อีกแบบหนึ่ง ซึ่งนำการมิกซ์มาไว้ในลูป สัญญาณจาก VCO และความถี่มิกซ์ f_m จะบีตกันได้ความต่างสูง แล้วจึงป้อนสู่วงจรนับหาร N ความถี่เอาท์พุทเท่ากับผลรวมของความถี่ที่นำมามิกซ์ f_m กับความถี่ VCO เช่นเดียวกับรูปที่ 2.38



รูปที่ 2.39 PLL แบบมิกซิ่งในลูป

2.2.4 วงจรกรองความถี่ต่ำ

1. สมการและวงจรที่ใช้งาน

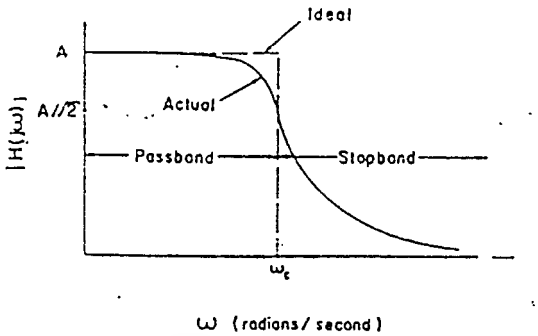
วงจรกรองความถี่ต่ำ (LOW- PASS FILTER) เป็นวงจรกรองความถี่ต่ำแบบหนึ่งซึ่งจะส่งสัญญาณความถี่ต่ำกว่าค่าที่เลือกไว้ผ่านไปได้ทั้งหมด ในขณะที่จะกำจัดหรือลดทอนความถี่ที่สูงกว่าค่าที่เลือกไว้ คุณสมบัติเช่นนี้ของวงจรกรองความถี่ต่ำแสดงให้เห็นด้วยการตอบสนองเชิงสัญญาณ (Amplitude respone) ซึ่งเป็นกราฟพล็อต (Plot) ระหว่างขนาด $|H(j\omega)|$ ของสมการทรานเฟอร์ ฟังชัน H(s) (Transfer function) กับความถี่ ω (เรเดียน/วินาที) หรือความถี่ f (Hz) โดยที่ $=2\pi f$ และที่ทุกความถี่จะได้ว่า

$$H(s) = \frac{V_2(s)}{V_1(s)}$$

โดยที่ v_2 เป็นแรงดันเอาท์พุท และ v_1 เป็นแรงดันอินพุท

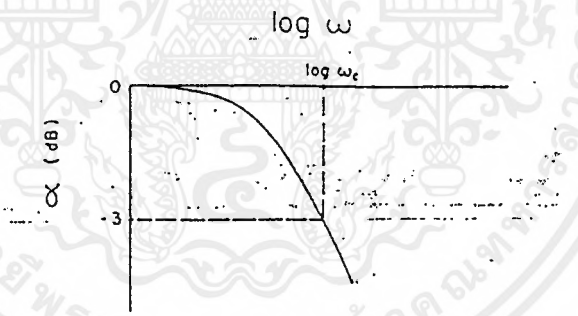
สำหรับเส้นกราฟดังรูปที่ 2.40 นั้น เส้นประแสดงถึงการตอบสนองเชิงขนาดของสัญญาณในทางอุดมคติ ส่วนเส้นทึบที่เหลือแสดงถึงการตอบสนองเชิงขนาดในการใช้งานจริง ซึ่งสามารถแสดงคุณลักษณะเฉพาะได้ใกล้เคียงผลตอบสนองทางอุดมคติมากที่สุด ค่า ω_c (แปลงเป็น f_c ในหน่วย Hz ได้โดยใช้ $f_c = \omega_c / 2\pi$) เป็นความถี่คัทออฟ (Cutoff frequency) กำหนดจุดที่ $|H(j\omega)|$ มีค่า $1/\sqrt{2}$ หรือ 0.707 เท่าของค่าแอมปลิจูดสูงสุด ในที่นี้แสดงด้วยค่า A ความถี่ในช่วงย่านที่สามารถผ่านได้อยู่ในช่วง $0 \le \omega \le \omega_c$ และความถี่ที่เกินจาก $\omega_c (\omega > \omega_c)$ จะไม่สามารถผ่านไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.40 แสดงผลตอบสนองกรณีกรองความถี่ต่ำ

เราอาจจะพล็อตกราฟแสดงการตอบสนองเชิงขนาดของสัญญาณอีกรูปแบบหนึ่ง คือระหว่างแอมปลิจูดในหน่วยเดซิเบล ในที่นี้แทนด้วย α กับค่าความถี่ ω หรือ f ซึ่งอาจจะใช้เป็น log หรือ log f และจากรูปกราฟที่พล็อตไว้ในรูปที่ 2.41 จะเห็นจุดคัทออฟ (Cutoff point) สัมพันธ์กับ α คิดจากจุดที่ค่าα ลดลงจากเดิมไป 3 dB



รูปที่ 2.41 แสดงผลตอบสนองในหน่วย dB

สมการโพลิโนเมียลอันดับที่สอง (Second - order polynomial) สามารถเทียบเคียงคุณลักษณะเฉพาะของวงจรกรองความถี่ต่ำทางอุดมคติ โดยการหาออกมาในรูปสมการทรานเฟอร์ ฟังก์ชัน ดังนี้

$$\frac{V_2(s)}{V_1(s)} = \frac{K}{s^2 + as + b} \qquad (2.1)$$

โดยที่ a และ b เป็นค่าที่กำหนดขึ้น และ k เป็นค่าคงที่ ส่วนอันดับที่สอง (Second - order) ได้มาจากกำลังสูงสุดของสมการโพลิโนเมียลของตัวส่วนหรือตัวหารนั่นเอง ในกรณีของสมการทรานเฟอร์ ฟังก์ชันที่อันดับสูงกว่านี้หาได้โดยสมการที่ (2.1) เช่นเดียวกัน เพียงแต่ตัวหารเป็นนิพจน์ที่มีกำลังสูงสุดตามอันดับนั้นๆ และสามารถหาอัตราขยายของวงจรกรองความถี่ต่ำ โดยกำหนดให้ S ในสมการทรานเฟอร์ ฟังก์ชันเป็นศูนย์ ดังนั้นจากสมการที่ (2.1) จะได้อัตราขยายเป็น K/b

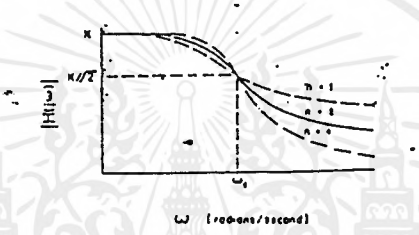
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธ (Low - Pass Butterworth Filter)

เป็นวงจรกรองความถี่ที่มีคุณลักษณะเฉพาะ (Characteristic) ใกล้เคียงกับวงจรกรองความถี่ต่ำทางอุดมคติ โดยยอมให้ช่วงความถี่ที่ผ่านได้มีค่าแอมปลิจูดเท่าเทียมตลอดย่านที่ยอมให้ผ่านได้ โดยที่การตอบสนองเชิงขนาดของสัญญาณ (Amplitude response) มีค่าตามสมการดังนี้

$$|H(j\omega)| = \frac{K}{\sqrt{1+(\omega/\omega_c)^{2n}}} \qquad (2.2)$$

โดยที่ n เป็นอันดับ (Order) ของวงจรกรองความถี่ และตามรูปที่ 2.42แสดงให้เห็นว่าวงจรกรองความถี่สามารถที่จะปรับปรุงคุณลักษณะเฉพาะเกี่ยวกับการตอบสนองเชิงขนาดของสัญญาณให้ดีขึ้นโดยใช้การเพิ่มค่า n หรืออันดับของวงจรกรองความถี่ในหัวข้อที่ 3 จะได้อธิบายกรณีค่า n=4



รูปที่ 2.42แสดงผลตอบสนองกรณีบัตเตอร์เวิร์ธ

วงจรกรองความถี่แบบบัตเตอร์เวิร์ธมีข้อดีที่ได้กล่าวไว้แล้ว คือสามารถให้ผลตอบสนองเชิงขนาดของสัญญาณได้เท่าเทียมกันตลอดย่านความถี่ที่ต้องการ เพียงแต่จุดคัทออฟของวงจรบัตเตอร์เวิร์ธนี้จะอยู่ต่ำกว่าจุดคัทออฟของวงจรกรองความถี่แบบเชบีเชฟ ไม่ว่าจะเป็นอันดับที่ n ใดๆก็ตาม และจะได้กล่าวถึงวงจรกรองความถี่แบบเชบีเชฟนี้ต่อไปในหัวข้อ 2.4 จากรูปที่ 2.4 ค่าแอมปลิจูดของสัญญาณจะถูกลดทอนลงด้วยอัตราประมาณ -20n dB/decadeซึ่งเมื่อเปรียบเทียบกับวงจรกรองความถี่แบบเชบีเชฟ อัตราการลดทอนของวงจรกรองความถี่แบบบัตเตอร์เวิร์ธจะน้อยกว่า (ความชันหรือ slop น้อยกว่านั่นเอง) โดยที่ 1 decade เป็นช่วงห่างระหว่างความถี่

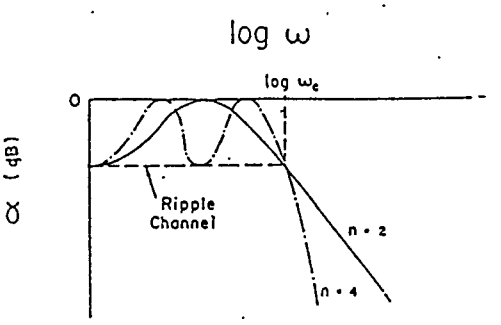
3. วงจรกรองความถี่ต่ำแบบเชบีเชฟ (Low - Pass Chabysbev Filter)

วงจรกรองความถี่ต่ำแบบเชบีเชฟสามารถหาการตอบสนองเชิงขนาดของสัญญาณตามสมการดังนี้

$$|H(j\omega)| = \frac{K}{\sqrt{1+\varepsilon^2 C_n^{\,2}(\omega/\omega_c)}} \qquad (2.3)$$

โดยที่ ε เป็นค่าคงที่ และ C_n เป็นค่าเชบีเชฟโพลีโนเมียลแบบแรกที่ n ใดๆ และค่า n แสดงถึงจำนวนลูกคลื่นที่กระเพื่อมหรือริปเปิ้ลที่เกิดในช่วงความถี่ที่ยอมให้ผ่านได้ของวงจรแบบนี้ ซึ่งแสดงไว้ดังรูปที่ 2.43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.43แสดงผลตอบสนองของวงจรกรองความถี่ต่ำแบบเชบีเชฟ

ค่า ε เป็นตัวกำหนดความกว้างของริปเปิ้ล และอาจใช้เป็นตัวกำหนดคุณลักษณะของวงจรกรองความถี่แบบนี้ ตัวอย่างเช่น วงจรกรองความถี่แบบเชบีเชฟ 1/2 dB เป็นวงจรกรองความถี่ซึ่งการตอบสนองเชิงขนาดของสัญญาณในช่วงความถี่ที่ยอมให้ผ่านได้จะมีลูกคลื่นของการกระเพื่อมอยู่ในช่วงกว้างเท่ากับ 1/2 dB ดังอาจกล่าวได้ว่า ที่ ω_c หรือ f_cซึ่งเป็นความถี่คัทออฟนั้นเป็นจุดสิ้นสุดของการกระเพื่อม หรือที่เรียกว่า ริปเปิ้ล แชนแนล (Ripple channel) และเช่นเดียวกันสำหรับวงจรกรองความถี่ต่ำแบบเชบีเชฟ 3 dB

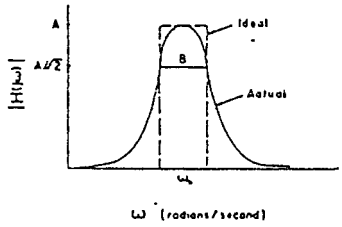
วงจรกรองความถี่แบบเชบีเชฟนี้มีข้อเสียเมื่อเปรียบเทียบกับวงจรกรองความถี่แบบบัตเตอร์เวิร์ธคือมีการกระเพื่อมเกิดขึ้นในช่วงความถี่ที่ยอมให้ผ่าน แต่อย่างไรก็ตามวงจรกรองความถี่แบบเชบีเชฟ เป็นวงจรกรองความถี่ที่ดีที่สุดในวงจรกรองความถี่ทุกแบบที่นิยม ตามสมการที่ (2.1) ในแง่คุณลักษณะเฉพาะของการลัทออฟวงจร ตามรูปที่ 2.43 ค่า α ในกรณีเชบีเชฟมีค่าประมาณได้จากสูตรคือ $3(n-1)+20\log\varepsilon$ ซึ่งจะลาดชันลงเร็วหรือมีความ sharp กว่าวงจรกรองความถี่แบบบัตเตอร์เวิร์ธ (คิดในหน่วย dB) สำหรับย่านความถี่ที่ไม่ต้องการ หรือต้องการกำจัดออกไป

4. วงจรกรองเฉพาะแถบความถี่ (Band - Pass filter)

สมการและวงจรใช้งาน (เฉพาะกรณีอันดับที่สองเท่านั้น)

Band - Pass filter เป็นวงจรกรองความถี่แบบหนึ่งซึ่งจะยอมให้แถบความถี่ช่วงหนึ่งที่เลือกไว้ผ่านวงจรชนิดนี้ไปได้เท่านั้น โดยจะลดทอนความถี่อื่นใดนอกเหนือจากช่วงกว้างของแถบความถี่ที่ได้เลือกไว้แล้ว ในที่นี้ตามรูปที่ 2.44 สมมติให้มีความกว้างเท่ากับ B และมีความถี่ที่จุดกึ่งกลางของแถบความถี่เป็น ω_0 สำหรับค่า B และ ω_0 กำหนดให้อยู่ในรูปหน่วยเรเดียน/วินาที หรือ B อาจกำหนดในหน่วย Hz และมีความถี่กึ่งกลางเป็น $f_0 = \omega_0 / 2\pi$ (Hz)คุณสมบัติตามที่กล่าวมาของวงจร Band - Pass filter แสดงให้เห็นตามรูปกราฟแสดงการตอบสนองเชิงขนาดสัญญาณดังรูปที่ 2.44 โดยเส้นประแสดงถึงการตอบสนองเชิงขนาดในทางอุดมคติ ส่วนเส้นทึบแสดงถึงการตอบสนองเชิงขนาดในการใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.44แสดงผลการตอบสนองกรณีกรองเฉพาะแถบความถี่

สมการโพลีโนเมียลอันดับที่สองสามารถเทียบเคียงคุณลักษณะเฉพาะของวงจรกรองเฉพาะแถบความถี่ทางอุดมคติได้ โดยกำหนดค่า B และω_0^2 ให้เหมาะสม ซึ่งจะได้ออกมาในรูปสมการทรานเฟอร์ฟังก์ชัน ดังนี้

$$H(s) = \frac{V_2(s)}{V_1(s)} = \frac{Ks}{s^2 + Bs + \omega_0^2} \qquad (2.4)$$

มีค่าพารามิเตอร์สำคัญที่ควรสนใจอยู่ค่าหนึ่งในการออกแบบวงจรกรองเฉพาะแถบความถี่นี้ คือ ค่า Q หรือควอลิตี้แฟคเตอร์ (Quality factor) ซึ่งหาได้จาก

$$Q = \omega_0/B$$

หรือ $Q = f_0/B$ เมื่อกำหนด B ในหน่วย Hz

โดยค่า Q จะบ่งบอกให้ทราบถึงความกว้างของช่วงความถี่ที่ยอมให้ผ่าน ถ้า Q ยิ่งมาก วงจรที่ออกแบบนั้นจะทำการกรองแถบความถี่ให้ผ่านไปได้ในช่วงแคบมากขึ้น นั่นคือจะผ่านแถบความถี่ไปได้น้อยลง มีความชันหรือ Sharpness มากขึ้น เมื่อเทียบกับความถี่กลาง ω_0 (หรือ f_0) โดยที่ค่าเกน (gain) ของวงจร BPF นี้กำหนดได้จากค่าแอมปลิจูดของ H(s) ในสมการที่ 2.4 ที่จุดกึ่งกลางของแถบความถี่ (ω_0 หรือ f_0) จะได้ค่าเกน = K/B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การออกแบบวงจรขยายสัญญาณแบบใช้ S พารามิเตอร์

ในคู่มือทรานซิสเตอร์บางครั้งจะให้ข้อมูลมาเป็น S พารามิเตอร์ การคำนวณหาเสถียรภาพของวงจรจึงให้วิธีหาค่า C หรือ K ไม่ได้ ต้องใช้หาค่า D_S (Intermediate quantity) ในสมการที่ 2.6

$$D_S = S_{11}S_{22} - S_{12}S_{21} \qquad (2.5)$$

จากนั้นจึงเอาค่า D_S มาหาค่า K (Rollett stability factor) ในสมการที่ (*)

$$K = \left[1+|D_S|^2-|S_{11}|^2-|S_{22}|^2\right] / \left[2|S_{21}||S_{12}|\right] \qquad (2.6)$$

ถ้าค่า K มากกว่า 1 แสดงว่าวงจรมีเสถียรภาพดี

ถ้าค่า K น้อยกว่า 1 แสดงว่าวงจรไม่มีเสถียรภาพอาจเกิดการออสซิลเลตบางความถี่ได้

ถ้าคำนวณออกมาแล้วค่า K น้อยกว่า 1 ให้จัดการดังนี้

1. เลือกจุดไบอัสใหม่
2. เลือกทรานซิสเตอร์ที่แตกต่างออกไป
3. ทำการลดอัตราการขยายโดยให้วงจรไม่แมตช์กัน (match) กัน

ส่วนค่าอัตราการขยายสูงสุดที่ทำได้ดูจากสมการที่ (2.7)

$$MAG = 10\log\left[|S_{21}|/|S_{21}|\right] + 10\log\left|K-\sqrt{K^2-1}\right| \qquad (2.7)$$

จากสมการที่ (2.7) จะเห็นว่าค่า $+K^2-1$ จะมีปัญหาในการคำนวณ เพราะต้องเลือกเพียงเครื่องหมายเดียว การเลือกเครื่องหมายสามารถทำได้โดยหาค่า B_1 เสียก่อนจากสมการที่ (2.8)

$$B_1 = 1+|S_{11}|^2-|S_{22}|^2-|D_S|^2 \qquad (2.8)$$

ถ้าค่า B_1 มีเครื่องหมายลบก็ใช้ได้ $+K^2-1$ ถ้าค่า B_1 มีเครื่องหมายเป็นบวกก็ใช้ได้ $-K^2-1$

บางครั้งการออกแบบวงจรยังไม่แมตช์กันดีระหว่างทรานซิสเตอร์กับโหลด เราสามารถหาการสะท้อนกลับของคลื่นได้จากสมการที่ 2.9

$$C_2 = S_{22} - \left(D_S S_{11}^*\right) \qquad (2.9)$$

โดยค่า D_S หาได้จากสมการที่ (2.10)

$$B_2 = 1+|S_{22}|^2-|S_{11}|^2-|D_S|^2 \qquad (2.10)$$

ส่วนค่าแมกนิจูด(magnitude) ของสัญญาณสะท้อนกลับหาได้จากสมการที่ 2.11

$$|\xi_L| = \left[B_1+B_2-4|C_2|^2\right]/2|C_2| \qquad (2.11)$$

ในทำนองเดียวกันก็สามารถหาค่าของสัญญาณสะท้อนกลับด้านซอส(source) ได้ ดังสมการที่ 2.12

$$|\xi_S| = \left[S_{11}+\left\{S_{12}S_{21}\xi_L\right\}/\left\{1-\left(\xi_L-S_{22}\right)\right\}\right] \qquad (2.12)$$

ค่าของ ξ_L และ ξ_S สามารถพล็อตในสมิทชาร์ทได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรขยายโดยกำหนดค่าอัตราขยายไว้แล้วสามารถทำได้ โดยการคำนวณและใช้สมิทชาร์ทช่วย ดังรายละเอียดในการคำนวณดังต่อไปนี้

1. คำนวณหาค่า D_S โดยใช้สมการที่ 2.5
2. คำนวณหาค่าของ D_2 โดย

$$D_2 = |S_{22}|^2 - |D_S|^2 \qquad (2.13)$$

3. คำนวณหา C_2 โดย

$$C_2 = S_{22} - D_S S_{11}^* \qquad (2.14)$$

4. คำนวณหาค่า G โดย

$$G = \text{ค่าอัตราขยายที่กำหนดขึ้น} / |S_{21}|^2 \qquad (2.15)$$

โดยค่าอัตราขยายใช้เฉพาะค่าบวกและเป็นเท่าไม่ใช้ dB

5. หาจุดศูนย์กลางของวงกลมในสมิทชาร์ทได้จาก

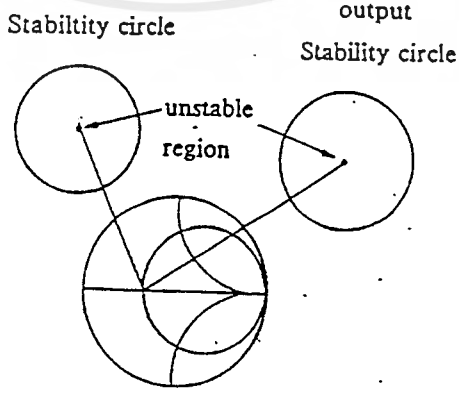
$$r_0 = G\,C_2^* / 1 + D_2 G \qquad (2.16)$$

6. คำนวณหารัศมีของรัศมีของวงกลมในสมิทชาร์ทจาก

$$P_0 = \left[1 - \{2K|S_{12}S_{21}|G\} + |S_{12}S_{21}|^2 G^2\right]^{1/2} / 1 + C_2 G \qquad (2.17)$$

วิธีหาขอบเขตของความเสถียรภาพบนกราฟสมิทชาร์ท

วิธีหาขอบเขตของความเสถียรภาพบนกราฟสมิทชาร์ท เป็นวิธีที่ดีที่สุดในการตรวจสอบเสถียรภาพของวงจร เพราะจากวิธีการหาค่า C และ K เพื่อตรวจสอบเสถียรภาพนั้นยังมีขีดจำกัดอยู่ เมื่อเกิดการเปลี่ยนแปลงค่าซอสและโหลดอิมพีแดนซ์ขึ้นทรานซิสเตอร์มักจะออสซิลเลต ถ้าใช้วิธีพล็อตลงในสมิทชาร์ทเราก็จะพบพื้นที่ที่ปลอดภัยได้ โดยรู้ว่าโหลดและซอสอิมพีแดนซ์จะเปลี่ยนแปลงได้ช่วงใด ช่วงวงกลมที่วงจรมีเสถียรภาพเราเรียกว่า Stability circle ซึ่งโดยปกติจะมีวงกลมเสถียรภาพของอินพุทและเอาท์พุท ถ้าวงกลมเสถียรภาพของอินพุทและเอาท์พุทอยู่นอกสมิทชาร์ท แสดงว่าวงจรไม่มีเสถียรภาพดูตามรูปที่ 2.45



รูปที่ 2.45 แสดง Stabilities circles ของทรานซิสเตอร์ซึ่งทำงานในช่วงไม่มีเสถียรภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการคำนวณดูเสถียรภาพของวงจร โดยการนำค่าที่คำนวณไปพล็อตในสมิทชาร์ท ทำได้ดังนี้

1. คำนวณค่า D_S โดยใช้สมการที่ 2.5
2. คำนวณหาค่า C_1 โดย

$$C_1 = S_{11} - D_S S_{22}^* \tag{2.18}$$

3. คำนวณหาค่า C_2 จากสมการ (2.14)
4. คำนวณหาจุดศูนย์กลางของวงกลมเสถียรภาพทางด้านอินพุทโดย

$$R_{S1} = C_1^* / \left[|S_{11}|^2 - |D_S|^2 \right] \tag{2.19}$$

5. คำนวณหารัศมีจาก

$$P_{S1} = \left| \frac{S_{12} S_{21}}{|S_{11}|^2 - |D_S|^2} \right| \tag{2.20}$$

6. คำนวณจุดศูนย์กลางของวงกลมเสถียรภาพทางเอาท์พุทจาก

$$r_{S2} = \left| \frac{C_2^*}{|S_{22}|^2 - D_S^2} \right| \tag{2.21}$$

7. คำนวณรัศมีจาก

$$P_{S2} = \left| \frac{S_{12} S_{21}}{|S_{22}|^2 - |D_S|^2} \right| \tag{2.22}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

3.1 การออกแบบวงจรโวลเตจคอนโทรลออสซิลเลเตอร์ (Voltage Conytrol Oscillator)

แม้ว่าทฤษฎีเกี่ยวกับการสร้างวงจรอาเอฟออสซิลเลเตอร์ นั้นเป็นที่ทราบดีกันโดยทั่วไปแล้วก็ตาม แต่ในทางปฏิบัติมักจะมีปัญหาที่คาดไม่ถึงหลายอย่างเกิดขึ้นมา ยกตัวอย่างเช่น คลื่นที่ผลิตออกมามีฮาร์โมนิคต่างๆ รวมอยู่มากหรือกล่าวได้ว่ามีค่า ทีเอชดี. สูง แม้ว่าการลดค่า ทีเอชดี. ของคลื่นรูปไซน์ ที่ได้ออกมานี้อาจทำได้โดยการใช้ฟิลเตอร์ (Filter) กรองเอาฮาร์โมนิคที่ไม่ต้องการทิ้งไปได้ก็ตาม แต่ก็จะทำให้วงจรมีความยุ่งยากซับซ้อนขึ้น

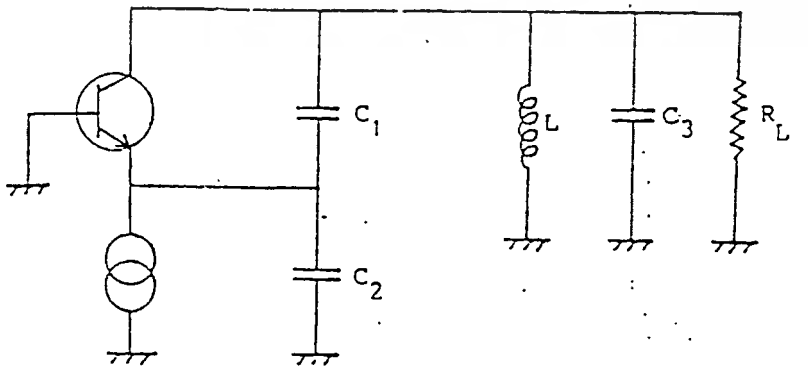
ในการออกแบบนี้ใช้วิธีการออกแบบวงจร VHF ออสซิลเลเตอร์ที่สร้างคลื่นรูปไซน์ที่มีค่า ทีเอชดี. ต่ำโดยหลีกเลี่ยงการใช้ฟิลเตอร์ที่ยุ่งยากมากรองเอาฮาร์โมนิคที่ไม่ต้องการออกไป

หลักการออกแบบ

เนื่องจากวงจรออสซิลเลเตอร์จะแบ่งการทำงานเป็น 2 ช่วงคือ ช่วงเริ่มต้น (starting point) ซึ่งมีค่าลูปเกน (loop gain) $A\beta >> 1$ และช่วงทำงาน (operating point) ซึ่งมีค่า $A\beta = 1$ และ $\phi \approx 0$ ดังนั้นย่านการทำงานของแอมปลิฟายเออร์จะต้องเป็นชนิดไม่เป็นเชิงเส้น (non - linear) ทั้งนี้เพื่อรักษาเสถียรภาพของขนาดของสัญญาณเอาท์พุทไว้ ซึ่งเป็นเหตุให้สัญญาณที่ได้ออกมานั้นมีฮาร์โมนิคต่างๆ รวมอยู่มาก

เพื่อลดขนาดของฮาร์โมนิคต่างๆ ให้น้อยลงนั้น เราใช้วิธีลดค่าเกนเริ่มต้น (starting gain) เพื่อไม่ให้แอมปลิฟายเออร์ทำงานเข้าสู่ย่านที่ไม่เป็นเชิงเส้นมากเกินไปอย่างหนึ่ง และอีกอย่างหนึ่งก็คือใช้วงจรรีโซเนเตอร์ (resonator) ที่มีค่า Q สูง เพื่อที่จะได้มีคุณสมบัติเสมือนเป็นแบนด์พาสฟิลเตอร์ซึ่งมีช่วงความถี่ผ่านได้แคบ ช่วยกรองฮาร์โมนิคซึ่งๆไม่ต้องการทิ้งไป

เพื่อให้เข้าใจวิธีการดียิ่งขึ้น จะใช้วงจร โคลพิทท์ออสซิลเลเตอร์ แสดงในรูปที่ 3.1 มาประกอบการพิจารณาเป็นหลัก



รูปที่ 3.1 วงจร Colpitts oscillator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

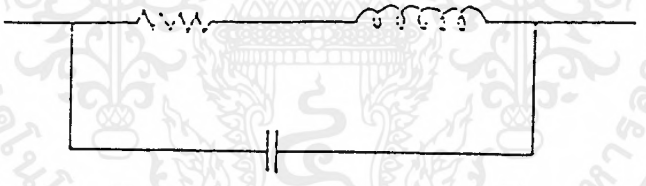
ปกติเราใช้ คอมมอนเบสทรานซิสเตอร์ เป็นแอมปลิฟายเออร์ เพราะมีการตอบสนองต่อความถี่ได้สูง และมี เฟสชิพ (ϕ) ระหว่างอินพุทกับเอาท์พุทน้อย

<u>การแก้ไขไม่ให้ทรานซิสเตอร์ทำงานเข้าสู่ย่านนอนลิเนียร์ (non-linear)มากเกินไป</u>

เนื่องจากต่อวงจรชนิด คอมมอนเบส ดังนั้น อินพุทรีซิสแตนท์ จะมีค่าประมาณเท่ากับ $\frac{KT/q}{I_{EQ}} \approx \frac{0.026}{I_{EQ}}$ ที่ 25° c ซึ่งมีค่าน้อย ดังนั้นจะเห็นว่าจะต้องใช้อัตราส่วนของไวท์เตจสำหรับ กาปาซิทีฟ โวลเตทดีไวเดอร์ มาก ซึ่งทำได้ยาก และวงจรจะมีค่าอัตราขยายเริ่มต้น (starting gain) ที่สูงมากเกินไป เราอาจแก้ไขได้โดยการต่อความต้านทานอนุกรมกับ อินพุทรีซิสแตนท์ ซึ่งจะทำให้สามารถลดค่าอัตราขยายเริ่มต้นได้ โดยค่าความต้านทานนี้ขึ้นอยู่กับทรานซิสเตอร์และการทดลอง โดยปรกติอยู่ในช่วงน้อยกว่า 100 โอห์ม และควรใช้ความต้านทานชนิดคอมโพสิชั่น เนื่องจากความต้านทานชนิดนี้มีค่า พาราซิติกอินดักแตนท์ น้อย

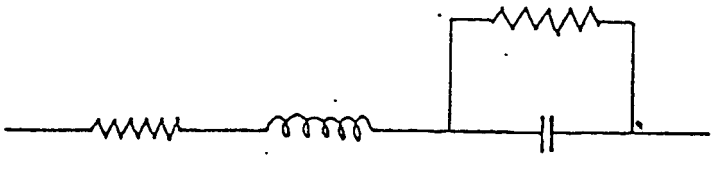
<u>การทำให้รีโซเนเตอร์มีค่า Q สูง</u>

จากรูป 3.4 เนื่องจากการต่อวงจรเป็นชนิด คอมมอนเบส เราอาจพิจารณาได้ว่าทรานซิสเตอร์จะทำตัวเสมือนเป็นตัวจ่ายกระแส (current source) ต่อขนานกับอินดัคแตนท์



รูปที่ 3.2 วงจรเสมือนของ L ที่ความถี่สูง

และในทางปฏิบัติ ไม่สามารถเลือก C ที่มีค่ามากๆได้ เนื่องจาก C จะเกิด เซลฟ์เรโซแนนซ์ (self resonance)



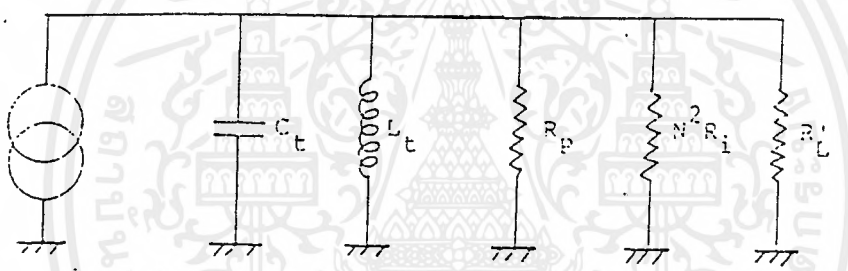
รูปที่ 3.3 วงจรเสมือนของ C ที่ความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.3 วงจรเสมือนของ C จะมี L และ R อนุกรมอยู่ด้วย เนื่องจากความยาวขาและ R ที่ขนานกับ C นั้นแทนค่าการสูญเสียเนื่องจากสารไดอิเลคตริค X_L จะเพิ่มขึ้นเมื่อความถี่สูงขึ้น ในขณะที่ X_c ลดลง ถ้า $X_L = X_C$ ก็จะเกิดเซลฟ์เรโซเนนซ์ ความถี่สูงกว่าความถี่ เซลฟ์เรโซเนนซ์ C จะกลายเป็น L ค่า C ยิ่งมาก ความถี่ เซลฟ์เรโซเนนซ์ ลดลง

<u>ประสิทธิภาพ</u>

พิจารณารูปที่ 3.4 จะเห็นว่าวงจร RLCเรโซเนเตอร์ความต้านทาน 3 ตัวขนานกันอยู่ เราต้องการให้เพาเวอร์ไปตกคร่อมโหลด (R_L) มากที่สุด นั่นคือ $R_L = R_P \,//\, N^2 R_i$ จากสมการนี้เราสามารถหาค่า N ที่เหมาะสมได้ว่า $N = \sqrt{\dfrac{R_L R_P}{R_i(R_P - R_L)}}$ เมื่อวงจรต่อให้ทำงานคลาส A ที่จุดไบอัส



รูปที่ 3.4 วงจรรีโซเนเตอร์

คาปาซิแตนท์ และ ความต้านทาน 3 ตัว คือ

1. ความต้านทานซึ่งแทนค่าการสูญเสียของ L
2. ความต้านทานซึ่งถูกแปลงจากอินพุทรีซิสแตนท์ของทรานซิสเตอร์ โดย คาปาซิทีฟ โวลเตทดีไวเดอร์
3. โหลด

อุปกรณ์เหล่านี้จะประกอบเป็นวงจร พาราแรลเรโซเนนซ์ หรือรีโซเนเตอร์ที่มีค่า $Q = \dfrac{R}{X} = R_0 \omega C = \dfrac{R_0}{\omega L}$ ดังนั้นการที่จะทำให้ Q มีค่าสูงได้ก็โดยการทำ R_0 ให้มีค่ามาก L มีค่าน้อย หรือ/และ ทำให้ C มีค่ามาก แต่อย่างไรก็ตาม ในทางปฏิบัติเราไม่สามารถเลือกค่า Q ที่สูงมากได้ เนื่องจาก R_P (การสูญเสียเนื่องจากความต้านทานใน L) มีค่าจำกัด ทั้งนี้เพราะเมื่อดูจากวงจรเสมือนของ L ที่ความถี่สูง ดังรูป 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ความถี่สูง กระแสจะไหลที่ผิวของตัวนำมากกว่าภายใน ทำให้ R_{ac} มีค่ามากกว่า R_{dc} ซึ่งค่าความต้านทานนี้ทำให้เกิดการสูญเสียใน L วิธีแก้ไขก็คือ ใช้ลวดทองแดงชุบเงินที่ผิว สร้าง L และมีรูปร่างที่เหมาะสม

$$\frac{V_{CBQ}}{I_{CQ}} = R_0 \left(R_0 = R_L // R_P // N^2 R_i \right)$$

$$V_P = 2V_{CBQ}$$

$$I_P = 2I_{CQ}$$

กรณีที่เพาเวอร์ตกคร่อมโหลดมากที่สุดได้ก็ต่อเมื่อ $R_0 = \frac{R_L}{2}$ ดังนั้น

เพาเวอร์ที่สูญเสียที่ทรานซิสเตอร์

$$P_L = \frac{I_{CQ}^2}{2} \times \frac{R_L}{4}$$

$$= V_{CBQ} I_{CQ}$$

$$= \frac{I_{CQ}}{2} R_0$$

$$= \frac{I_{CQ}^2}{2} \times \frac{R_L}{2}$$

ประสิทธิภาพสูงสุด = 25%

<u>ขั้นตอนการออกแบบ</u>

ขั้นตอนการออกแบบ จะใช้วงจรดังรูปที่ 3.5

1. กำหนดความถี่และเพาเวอร์ที่ต้องการ (ปรกติประมาณ 10 mW)

2. เลือกทรานซิสเตอร์ที่มี F_T อย่างน้อยมากกว่า 2 เท่าของความถี่ที่ใช้

3. เลือกทรานซิสเตอร์ที่สามารถทนการสูญเสียได้มากกว่า 4 เท่าของเพาเวอร์ที่ต้องการ และสามารถทนโวลเตจและกระแสสูงสุดได้

4. กำหนดค่า Q (ควรมากกว่า 50 เพื่อให้ ทีเอชดี มีค่าน้อย)

5. กำหนดค่า R_L (สำหรับย่าน VHF ควรสูงกว่า 1 K)

6. หาค่า C_i และ L_i

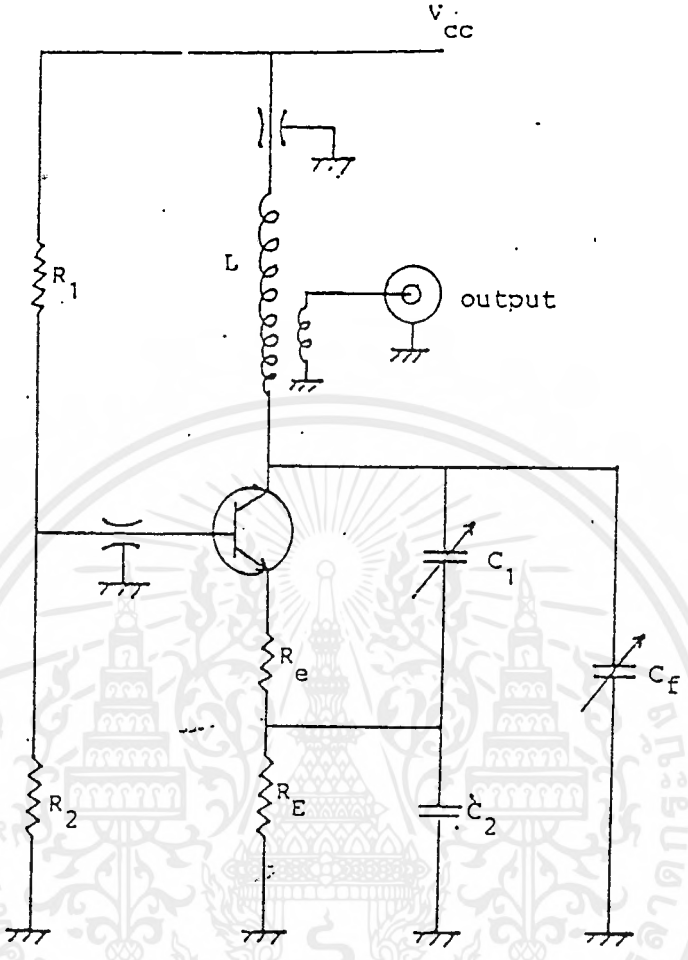
$$C_i = \frac{Q}{2\pi f_0 R_0} \quad , \quad R_0 = \frac{R_L}{2}$$

$$L_i = \frac{1}{\left(2\pi f_0\right)^2 C_i}$$

7. หาค่า I_{CQ}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{CQ} = \sqrt{\frac{8P_L}{R_L}}$$



รูปที่ 3.5 วงจรออสซิลเลเตอร์

8. กำหนด R_i

$$R_i = R_e + r_e$$

$$r_e = \frac{0.026}{I_{CQ}}\Omega$$

9. หาค่าอัตราส่วนของโวลเตจของคาปาซิทีฟโวลเตจดีไวเดอร์ (E) เนื่องจากค่า R_p ของ L นั้นหาได้ยาก ดังนั้นจึงละทิ้งไว้ก่อน ซึ่งในทางปฏิบัติ ถ้าไม่เลือกค่า Q มากเกินไป ก็จะไม่ทำให้ผลการออกแบบผิดพลาดมากเกินไป

$$N \approx \sqrt{\frac{R_L}{R_i}}$$

10. เลือกค่า C_f (ใช้ปรับความถี่)

$$C_f = C_s + C_f + C_{CB}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C_{CB} คือค่าคาปาซิเตอร์ระหว่างขาเบสและคอลเลคเตอร์ของทรานซิสเตอร์ (ทราบจาก DATA ของทรานซิสเตอร์) เราจะเลือก C_S ประมาณ 50% ของ C_1

11. หาค่า C_1 และ C_2

$$C_1 = \frac{NC_S}{N-1}$$

$$C_2 = NC_S$$

12. กำหนดค่า R_E

R_E เป็นความต้านทานไบอัสที่ขาอิมิตเตอร์ ควรมีค่ามากกว่า 500 โอห์ม

13. หาค่า $V_{cc\,min}$

$$V_{CBQ} = I_{CQ} R_0$$

$$V_{cc\,min} = V_{CBQ} + V_{BE} + I_{CQ}(R_E + R_e)$$

$$V_{BE} = 0.7V$$

14. หาค่า R_1, R_2

$$V_E = I_{CQ}(R_E + R_e)$$

$$V_B = V_E + V_{BE}$$

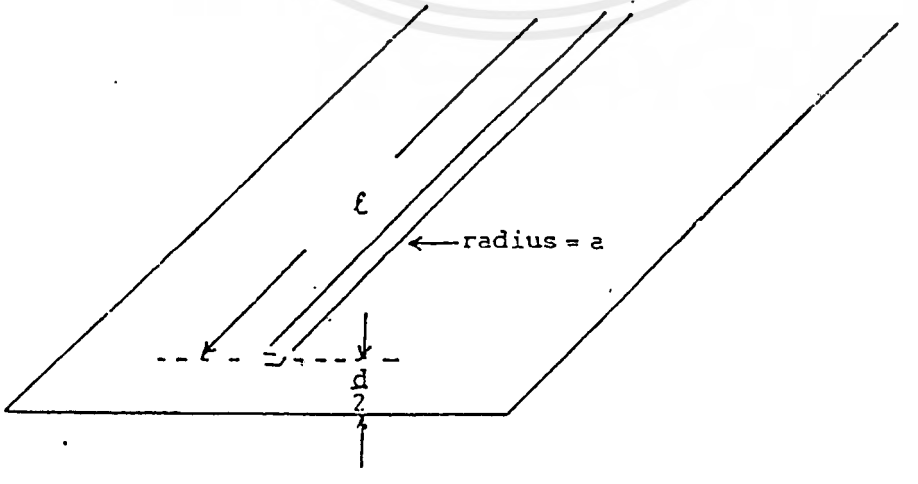
เลือก Bleeder current ควรมีค่ามากกว่า $\frac{1}{10} I_{CQ}$

$$R_2 = \frac{V_B}{I_{bleeder}}$$

$$R_1 = \frac{V_{cc} - V_B}{I_{bleeder}}$$

<u>การสร้างอินดัคเตอร์ และการแปลงความต้านทานโหลดให้สูงขึ้น</u>

การสร้าง L เนื่องจาก L มีค่าน้อย (< 100 nH) ดังนั้นเพื่อความเหมาะสมจะสร้างโดยวางตัวนำบนพื้น Ground Plane ดังรูป 3.6

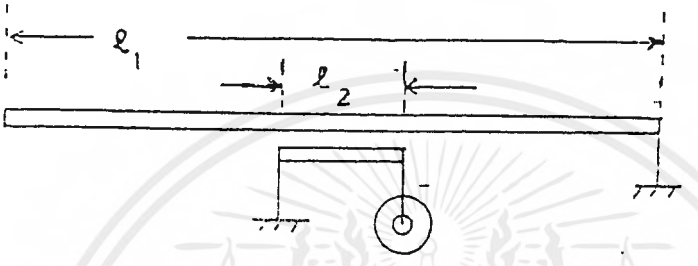


รูปที่ 3.6 โครงสร้างของ L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{L}{\ell} = \frac{\mu_0}{2\pi}\cosh^{-1}\frac{d}{2a} \qquad \text{H/m}$$

เนื่องจากในระบบความถี่สูง Z_{inx}, Z_{out} และ Z_0 (คาแรกเตอริสติก อิมพิเดนซ์) ค่า 50 Ω จึงควรแปลงค่า Z_L ให้สูงขึ้นก่อน โดยการวาง L 2 ตัวขนานกัน ดังรูป 3.7



รูปที่ 3.7 การแปลงค่าความต้านทานของโหลด

$$R_L' = N^2 R_L$$

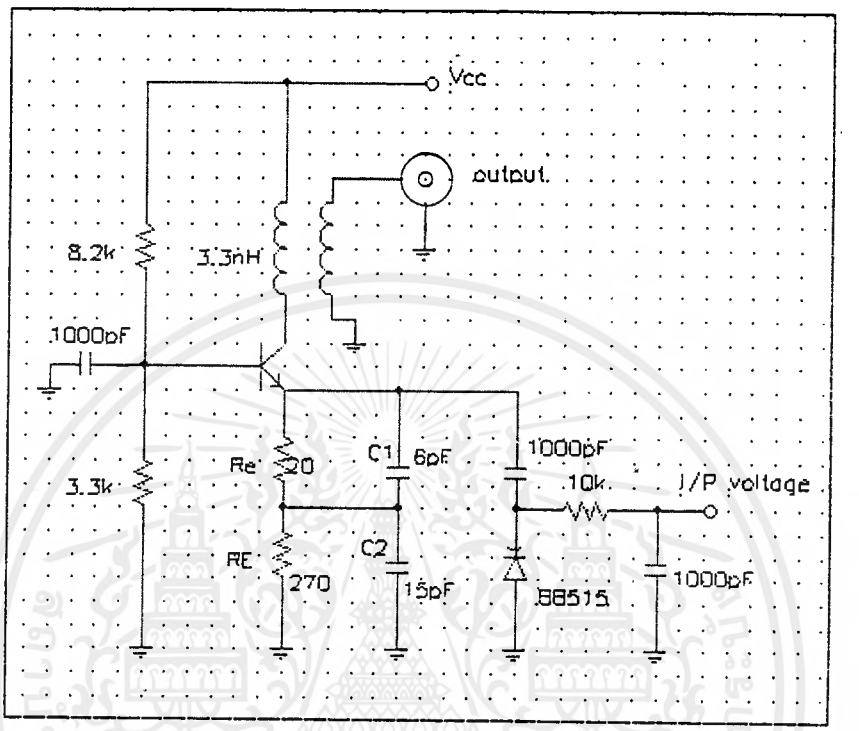
$$\frac{\ell_1}{\ell_2} = N$$

$$R_L = 50\Omega$$

สำหรับ บายพาสคาปาซิเตอร์ใช้ ทรู คาปาซิเตอร์ (through capacitor) ซึ่งมีค่า 1000 พิโกฟารัด เมื่อนำวาริแคปมาต่อเข้ากับวงจรออสซิลเลเตอร์ จะทำให้ได้วงจร โวลเตจคอนโทรลออสซิลเลเตอร์ ดังรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำวาริแคปมาต่อเข้ากับวงจรออสซิลเลเตอร์จะทำให้ได้วงจร โวลเตจคอนโทรลออสซิลเลเตอร์ดังรูปที่ 3.8



รูปที่ 3.8 แสดงวงจรโวลเตจคอนโทรลออสซิลเลเตอร์ที่ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การออกแบบวงจรโลว์นอยส์แอมปลิฟายเออร์ โดยใช้ S พารามิเตอร์

1. ข้อมูลต่างๆ จากดาต้าชีท (data sheet) ของทรานซิสเตอร์เบอร์ BFG 540W ที่ความถี่ 144 MHz อ่านค่าได้ดังนี้

$S_{11} = 0.65/\underline{-51^\circ}$

$S_{21} = 5.0/\underline{149^\circ}$

$S_{12} = 0.02/\underline{64^\circ}$

$S_{22} = 0.65/\underline{-30^\circ}$

2. หาค่า D_S จากสมการ

$$D_S = S_{11}S_{22} - S_{12}S_{21}$$

3. หาค่า K (Stabiltity factor) จากสมการ

$$\begin{aligned} K &= \left(1+|D_S|^2 - |S_{11}|^2 - |S_{22}|^2\right)/2|S_{21}||S_{12}| \\ &= (1+0.154-0.423-0.423)/2\times 5\times 0.2 \\ &= 0.308/2 \\ &= 1.54 \end{aligned}$$

4. หา MAG (อัตราการขยายสูงสุด) จากสมการ

$$\begin{aligned} MAG &= \frac{|S_{21}|}{|S_{12}|}\left(K-\sqrt{K^2-1}\right) \\ &= \frac{5.0}{0.02}\left(1.54-\sqrt{1.54^2-1}\right) \\ &= 92.21 = 19.64dB \end{aligned}$$

5. เลือกใช้อัตราการขยาย (G_P) = 17 dB

$$G = \frac{G_P}{|S_{21}|^2} = \frac{50.1}{25} = 2$$

6. หาจุดศูนย์กลางของวงกลมสมิทชาร์ทได้จาก

$$\begin{aligned} r_0 &= GC_2^*/1+G\left(|S_{22}|^2 - |D_S|^2\right) \\ C_2 &= S_{22} - D_S S_{11}^* \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= (0.363 - j0.325) - (0.2548\angle -163)$$
$$= 0.319 - j0.253$$
$$= 0.407\angle -38.42°$$

7. หารัศมีของวงกลมในสมิทชาร์ทจาก

$$P_o = \frac{\left[1-(2k|S_{12}S_{21}|G)+|S_{12}S_{21}|^2 G^2\right]^{0.5}}{1+C_2 G}$$

$$= \frac{\left[1-(2*154*0.1*2)+0.01*4\right]^{0.5}}{1+2(0.4225-0.154)} = 0.424$$

8.วาดวงกลมลงบนสมิทชาร์ท

9. เลือกค่า ξL ที่วงกลมอัตราขยาย 17 dB ได้

$$\xi_L = 0.11\angle 60°$$

และเลือกค่า ξ_s จากนอยส์ฟิกเกอร์ไซเคิล (noise figure cycle) ได้

$$\xi_S = 0.45\angle 60°$$

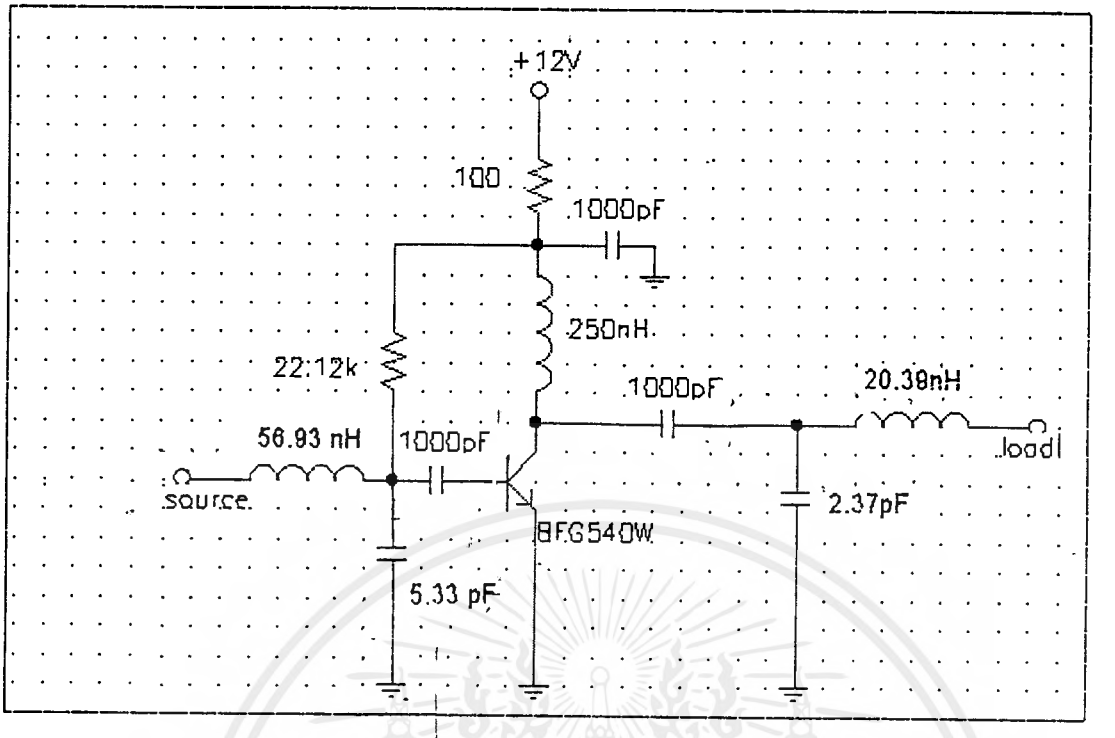
$$G_t = \left[\frac{|S_{21}|^2\left(1-|\xi_L|^2\right)\left(1-|\xi_L|^2\right)}{|1-\xi_{IN}\xi_S|^2|1-S_{22}\xi_L|^2}\right]$$

$$\xi_{IN} = S_{11} + \frac{S_{12}S_{21}\xi_L}{1-S_{22}\xi_L}$$

ดังนั้นจะได้ Gt = 15.8 dB

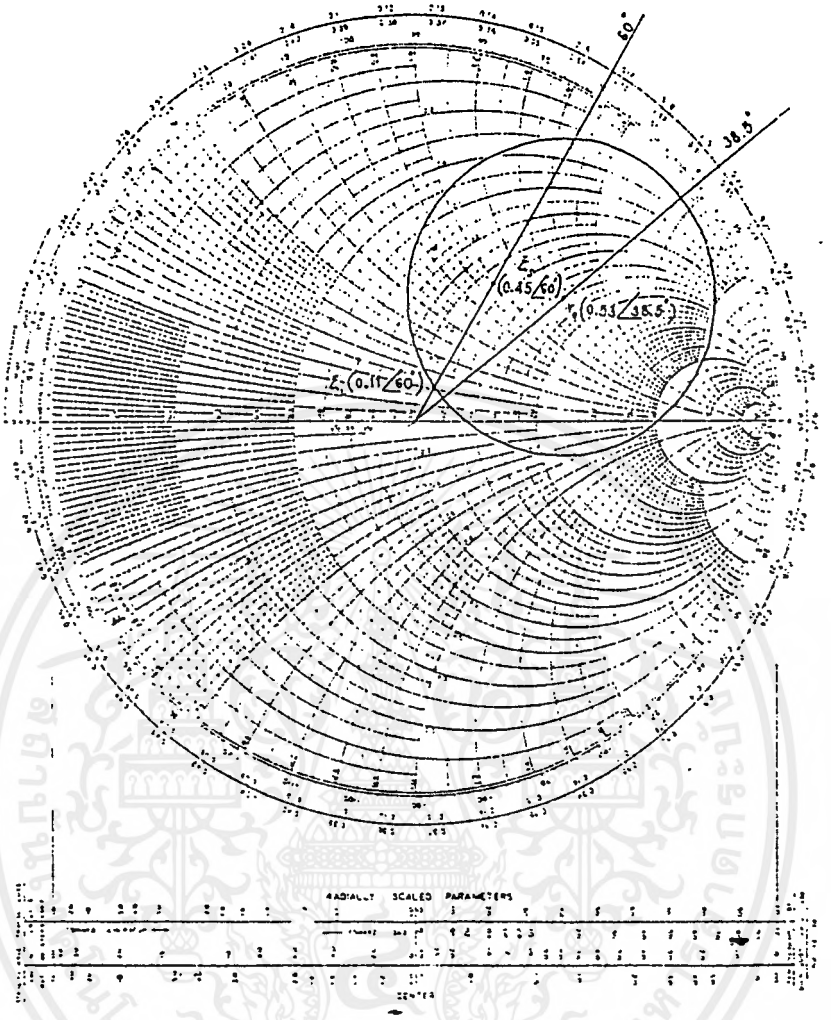
$$\xi_L = 0.11\angle 60° = 1.1 + j0.2$$
$$Z_L = 50(1.1 + j0.2)$$
$$\xi_S = 0.45\angle 60° = 1.07 + j1.03$$
$$Z_S = 50(1.07 + j1.03) = 53.5 + j51.5 = 74.26\angle 43.91°$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงวงจรโลว์นอยส์แอมปลิฟายเออร์ที่ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดงสมิตช์ชาร์ตที่ใช้ในการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 การออกแบบวงจรกรองความถี่

3.3.1 การออกแบบวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter : LPF)

วงจรกรองความถี่ต่ำผ่านนี้ใช้แบบบัตเตอร์เวิร์ธ (Butterworth) ออกแบบโดยมุ่งหวังให้มีคุณสมบัติทางความถี่ตอบสนองที่ราบเรียบ โดยเลือกค่า Q พอสมควร ค่าการสูญเสียในวงจรกรองความถี่แบบนี้หาได้จากสมการที่ (3.1)

$$Abd = 10\log\left[1+(\omega/\omega_c)^{2n}\right] \qquad (3.1)$$

โดยที่ ω : ความถี่ที่ต้องการทราบค่าการสูญเสียของสัญญาณ

ω_c : ความถี่ที่จุดตัดของความถี่ตอบสนองโดยคิดที่ -3 dB

n : จำนวนอินดัคเตอร์และคาปาซิเตอร์

ในวงจรกรองความถี่แบบบัตเตอร์เวิร์ธ เมื่อทำการนอมัลไลซ์(normalize) คือคิดเสมือนความต้านทาน 1 โอห์ม จะได้

$$A_k = 2\sin\left[(2k-1)\pi/2n\right]$$

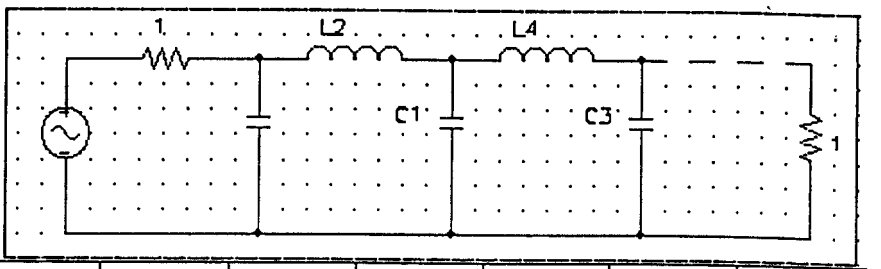
k : จำนวนอินดัคเตอร์และคาปาซิเตอร์

A_k : ค่าของรีแอคแตนซ์ (reactance) ที่แต่ละค่าของ k

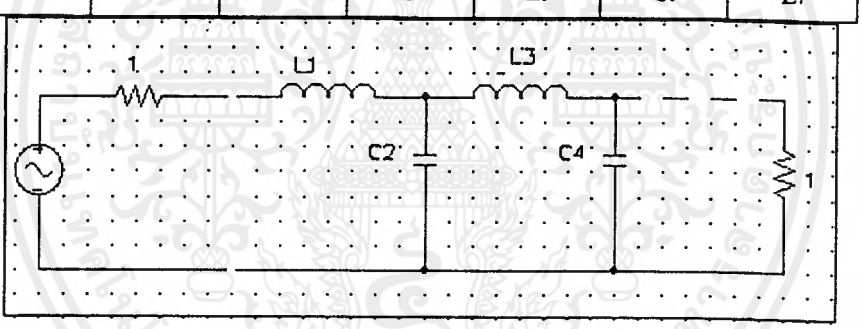
ค่าของ A_k หาได้ดังตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1 แสดงตัวอย่างค่าอินดักแตนซ์และคาปาซิเตอร์ เมื่อค่า $R_S = R_L = 1$ โอห์ม โดยใช้วงจรบัตเตอร์เวิร์ธ



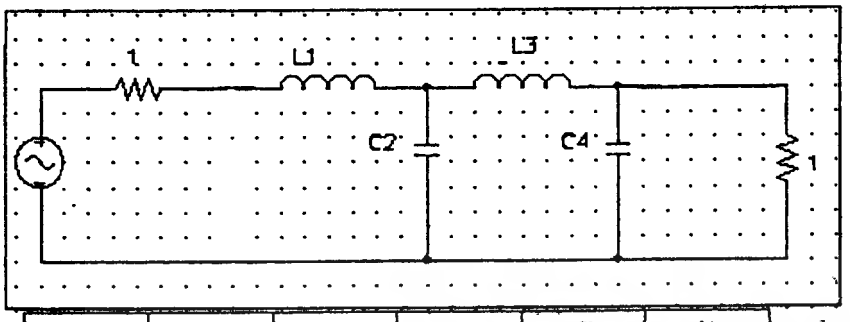
n	C_1	L_2	C_3	L_4	C_5	L_6	C_7
2	1.414	1.414					
3	1	2	1				
4	0.765	1.848	1.848	0.765			
5	0.618	1.648	2	1.618	0.618		
6	0.518	1.618	1.932	1.932	1.414	0.518	
7	0.445	1.247	1.802	2	1.802	1.247	0.445
n	L_1	C_2	L_3	C_4	L_5	C_6	L_7



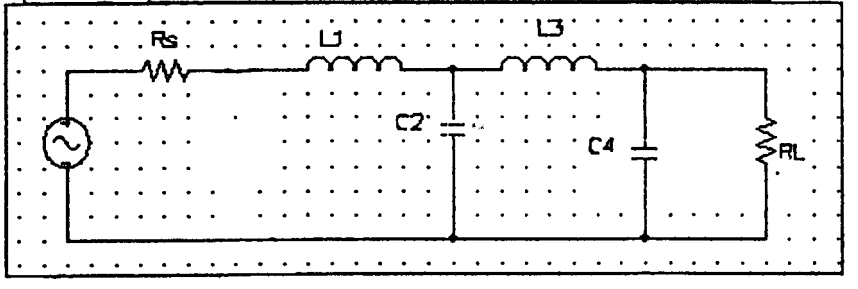
เมื่อค่าของ $R_S \neq R_L$ ต้องใช้ค่าในตารางที่ 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.2 แสดงค่าของ L และ C ของวงจรฟิลเตอร์แบบบัตเตอร์เวิร์ทเมื่อ $R_S \neq R_L$



n	RL/RS	C1	L2	C3	L4
2	1.111	1.035	1.835		
	1.25	0.849	2.121		
	1.429	0.697	2.439		
	1.667	0.566	2.828		
	2	0.448	3.346		
	2.5	0.342	4.095		
	3.333	0.245	5.313		
	5	0.156	7.707		
	10	0.074	14.814		
		1.414	0.707		
3	0.9	0.808	1.633	1.599	
	0.8	0.844	1.384	1.926	
	0.7	0.915	1.165	2.277	
	0.6	1.023	0.925	2.702	
	0.5	1.181	0.779	3.261	
	0.4	1.425	0.604	4.064	
	0.3	1.838	0.44	5.363	
	0.2	2.669	0.284	7.91	
	0.1	5.167	0.138	15.455	
		1.5	1.333	0.5	
4	1.111	0.466	1.592	1.744	1.469
	1.25	0.388	1.695	1.511	1.811
	1.429	0.325	1.862	1.291	2.175
	1.667	0.269	2.103	1.082	2.613
	2	0.218	2.452	0.883	3.187
	2.5	0.169	2.986	0.691	4.009
	3.333	0.124	3.883	0.507	5.338
	5	0.08	5.684	0.331	7.94
	10	0.039	11.094	0.162	15.642
		1.531	1.577	1.082	0.383
n	RL/RS	L1	C2	L3	C4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทดลองนี้ ได้ทำการกำหนดค่าให้ RS = RL = 50 Ω และต้องการออกแบบ วงจรโลว์พาสฟิลเตอร์ให้มีค่า fc = 145 MHz

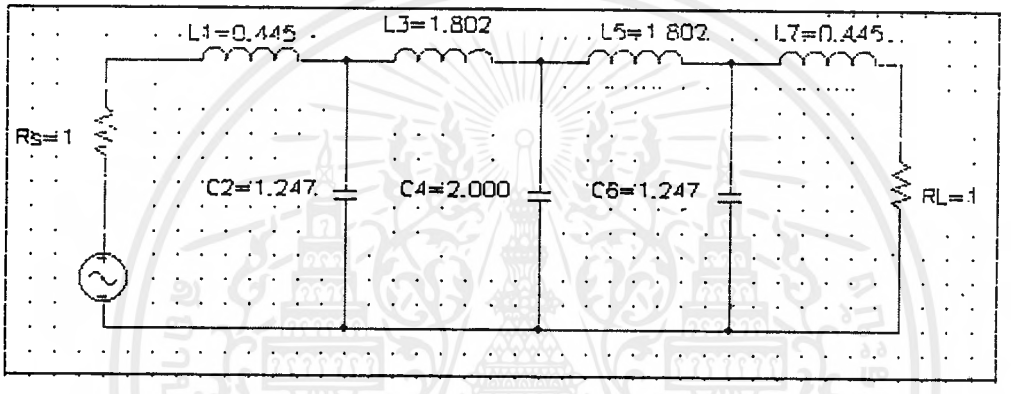
ขั้นตอนการออกแบบ

1. ทำการนอมัลไลซ์ (Normalized) จะได้ว่า

$$R_S = R_L = 1$$

$$\frac{R_L}{R_S} = 1$$

2. จากตารางที่ 3.1 เลือกค่า n = 7 หาค่า C และ L ได้ตามวงจร



รูปที่ 3.11 วงจรกรองความถี่ต่ำผ่านที่หาค่าต่างๆ จากตาราง

3. แปลงค่าให้เหมาะสมกับความถี่ 145 MHz ที่ต้องการโดยใช้สูตรการแปลงค่า

$$L' = \frac{k_m}{k_f}.L$$

$$C' = \frac{1}{k_m k_f}.C$$

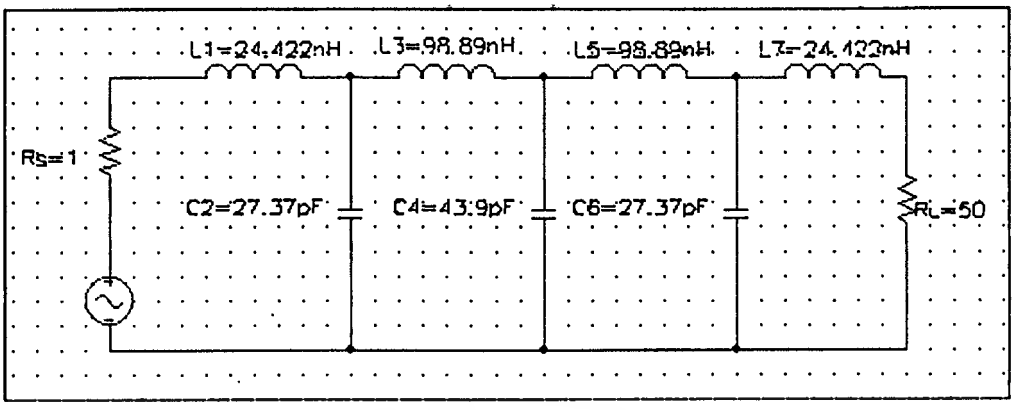
โดยที่

km = 50

kf = $2\pi f = 2\pi * 145 * 10^6$

4. **จะได้วงจรที่สมบูรณ์ดังรูป**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

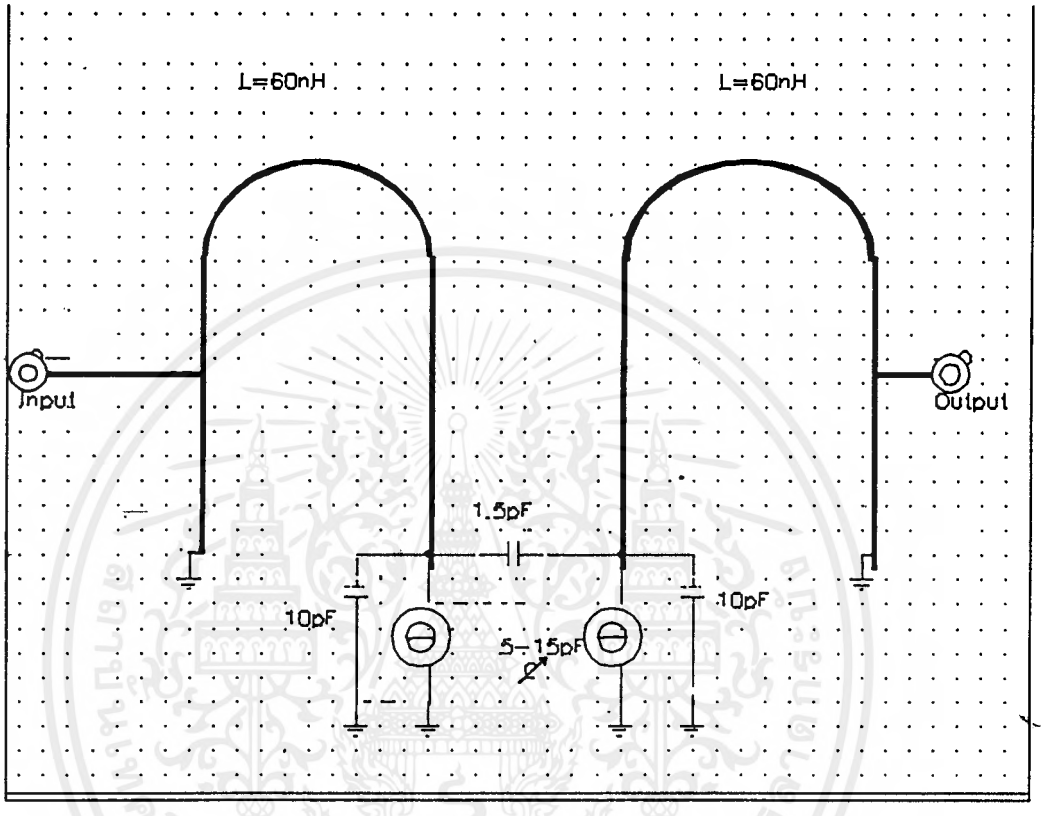


รูปที่ 3.12 แสดงวงจรสมบูรณ์ของวงจรกรองความถี่ต่ำผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 วงจรกรองช่วงความถี่ผ่าน (Band Pass Filter : BPF)

ทำการออกแบบวงจรแบนด์พาสฟิลเตอร์โดยใช้ 2 - เรโซเนเตอร์แบนด์พาสฟิลเตอร์ (2-resonator Band Pass Filter) ลักษณะวงจรจะเป็นดังรูป

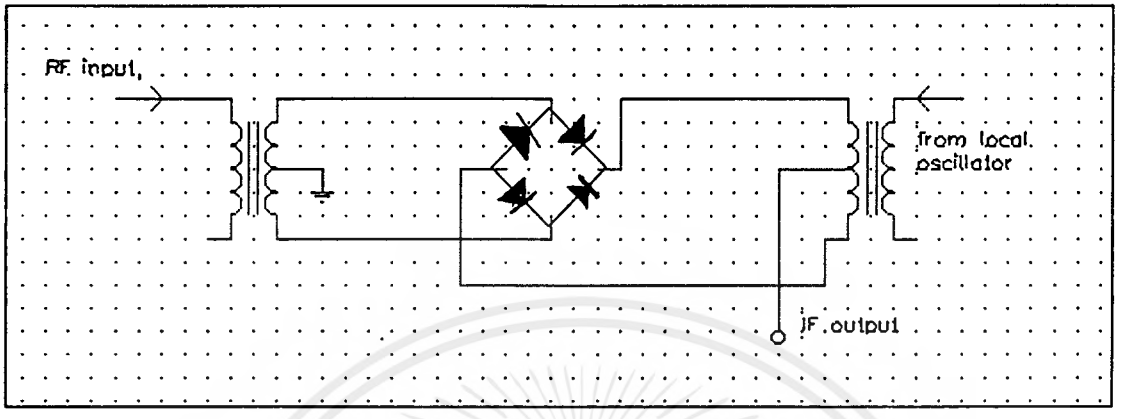


รูปที่ 3.12 แสดงวงจรแบนด์พาสฟิลเตอร์ที่ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรมิกเซอร์ (Mixer)

ลักษณะของวงจรมิกเซอร์จะเป็นริงบาลานซ์มอดูเลเตอร์ (Ring Balance Modulator) ลักษณะวงจรที่ใช้งานจะเป็นดังรูปที่ 3.13



รูปที่ 3.13 วงจรมิกเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 วงจรสังเคราะห์ความถี่โดยใช้เฟสล็อคลูปช่วงความถี่ 144 MHz

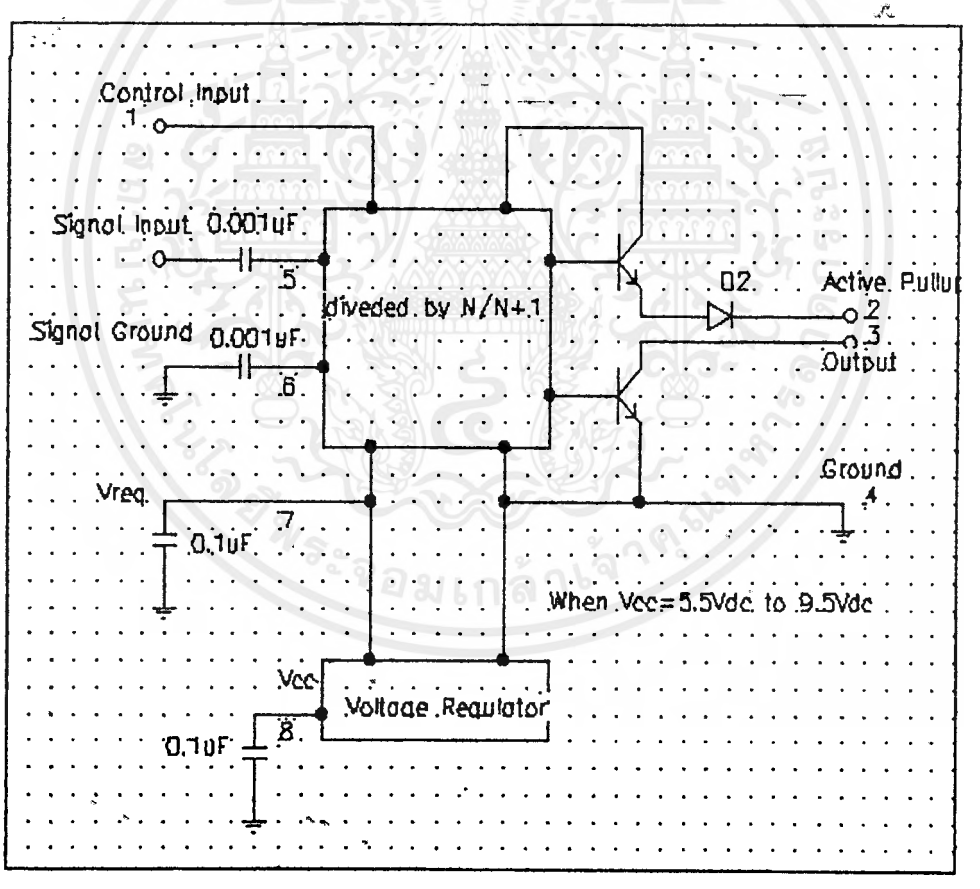
วงจรสังเคราะห์ความถี่โดยใช้เฟสล็อคลูปได้ออกแบบโดยใช้พรีสเกลเลอร์สองโมดูลัส (dual modulus prescaler) โดยที่ส่วนประกอบของวงจรสังเคราะห์ความถี่นี้คือ

1. วงจรโวลเตจคอนโทรลออสซิลเลเตอร์ (voltage control oscillator)
2. วงจรพรีสเกลเลอร์สองโมดูลัส (dual modulus prescaler) โดยใช้ไอซีเบอร์ MC 12017 หรือ ไอซีเบอร์ MC12033
3. วงจรเฟสดีเทคเตอร์ (phase detector) อยู่ในส่วนของไอซีเบอร์ MC145152-2
4. วงจรลูปฟิลเตอร์ (loop filter) ออกแบบโดยใช้ไอซีออปแอมป์เบอร์ LM741

<u>หมายเหตุ</u> ในส่วนของวงจรโวลเตจคอนโทรลออสซิลเลเตอร์ได้กล่าวในหัวข้อที่ 3.1

<u>วงจรพรีสเกลเลอร์สองโมดูลัส</u>

ไอซีเบอร์ MC12017 เป็นตัวพรีสเกลเลอร์หารความถี่ให้ต่ำลงโดยใช้ค่าหาร 64/65 สามารถหารความถี่ได้ถึง 225 MHz โดยมีบล็อคไดอะแกรมแสดงดังรูป



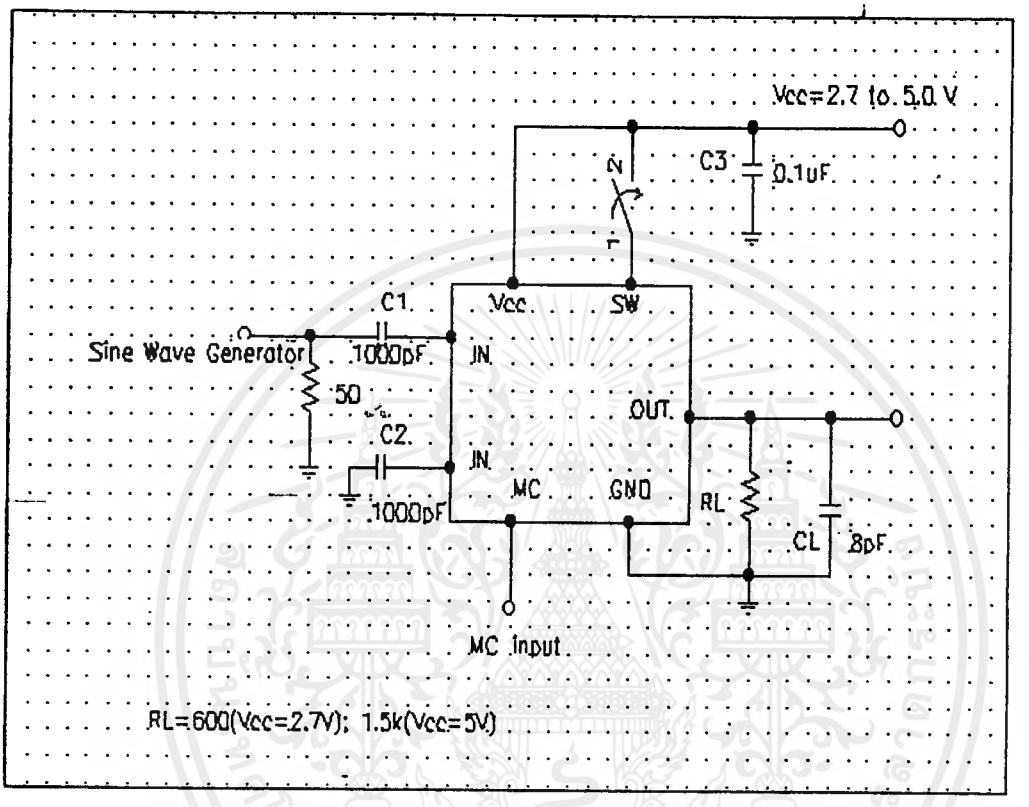
รูปที่ 3.14 แสดงบล็อคไดอะแกรมของไอซี MC12017

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซีเบอร์ MC 12033 เป็นตัวพรีสเกลเลอร์เช่นกัน แต่สามารถหารความถี่ได้ถึง 2.0GHz ใช้ตัวหาร32/33 หรือ 64/65 โดยทำการเซ็ตค่าสวิตซ์ที่ขา 3 ของไอซี ดังนี้

- ต้องการใช้ตัวหาร 32/33 เซ็ตสวิตซ์ให้เป็นโลว์ (0)
- ต้องการใช้ตัวหาร 64/65 เซ็ตสวิตซ์ให้เป็นไฮน์ (1) ซึ่งใช้ในวงจรนี้

โดยมีรูปวงจรทดสอบใช้ไอซี MC12033 เป็นดังรูป

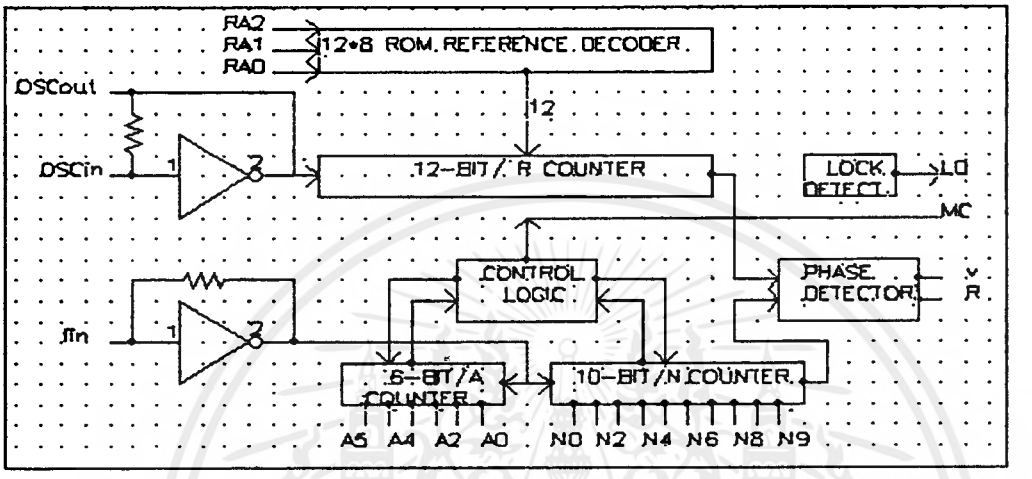


รูปที่ 3.15 แสดงวงจรทดสอบ MC12033

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>วงจรเฟสดีเทคเตอร์และโปรแกรมหารความถี่</u>

ไอซีเบอร์ MC145152-2 สามารถใช้โปรแกรมหารความถี่ได้ 16 บิทแบบขนานโดยที่ 10 บิท สำหรับตัวหารโดย N เคาน์เตอร์ (10- bit / N counter) และ 6 บิทสำหรับตัวหารโดย Aเคาน์เตอร์ (6-bit /A counter) และภายในมีวงจรเปรียบเทียบเฟส (phase detector) ได้ในตัวเดียวกันจากออสซิลเลเตอร์อ้างอิงภายนอก และมีโมดูลัสคอนโทรล (modolus control) และล็อกดีเทค (lock detect) โดยไอซี MC 145152-2 มีบล็อคไดอะแกรมดังนี้



รูปที่ 3.17 แสดงบล็อคไดอะแกรมของ MC 145152-2

โดยในการโปรแกรมการหารความถี่ คำนวณได้ดังนี้ คือ

เนื่องจาก ค่าความถี่โลคอลออสซิลเลเตอร์ (local oscillator frequency) f_0

ค่าช่วงความถี่ของแต่ละช่องสัญญาณ (channel spacing) f_s

จากดาต้าชีทโมโตโรล่า

ค่าอัตราส่วนการหารในส่วนของฟีดแบคลูป (total division ratio in feedback loop)

เทียบกับสมการ $N_t = NP + A$

โดยที่ N คือ ตัวโปรแกรม N_0- N_9 = 10 บิท หารตั้งแต่ 3- 1023

A คือ ตัวโปรแกรม A_0 - A_5 = 6 บิท หารตั้งแต่ 0- 63

P คือ ตัวหารของพรีสเกลเลอร์ หาร 64

สมมติว่า f_0 = 150 MHz ; f_s = 10 kHz

$$N_t = \frac{f_0}{f_s} = \frac{150MHz}{10kHz} = 15000$$

$$Nt = NP + A$$

15,000 = N*64 + A

ดังนั้น N = 234 แปลงเป็นเลขฐานสอง 0011101010

A = 24 แปลงเป็นเลขฐานสอง 011000

ตัวอย่างของค่าตัวโปรแกรม N_0- N_9 และ A_0 - A_5 ดังตารางที่ 4.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่3.3 แสดงการตั้งค่าโปรแกรมตัวหารและความถี่ต่างๆ

ความถี่ (MHz)	$N_9N_8N_7N_6N_5N_4N_3N_2N_1N_0$	$A_5A_4A_3A_2A_1A_0$
135	0 0 1 1 0 1 0 0 1 0	1 1 1 1 0 0
136	0 0 1 1 0 1 0 1 0 0	1 0 0 0 0 0
137	0 0 1 1 0 1 0 1 1 0	0 0 0 1 0 0
138	0 0 1 1 0 1 0 1 1 1	1 0 1 0 0 0
139	0 0 1 1 0 1 1 0 0 1	0 0 1 1 0 0
140	0 0 1 1 0 1 1 0 1 0	1 1 0 0 0 0
141	0 0 1 1 0 1 1 1 0 0	0 1 0 1 0 0
142	0 0 1 1 0 1 1 1 0 1	1 1 1 0 0 0
143	0 0 1 1 0 1 1 1 1 1	0 1 1 1 0 0
144	0 0 1 1 1 0 0 0 0 1	0 0 0 0 0 0

โดยในส่วนของความถี่อ้างอิงจะใช้คริสตอล 10.240 MHz และสามารถหารความถี่ลงมาโดยกำหนดค่า RA0, RA1, RA2 ได้ ในส่วนนี้ได้กำหนดเป็น "1 0 1" ตามลำดับ ซึ่งเท่ากับการหาร 1024 (ข้อมูลในดาต้าชีท) ดังนั้นจะได้ความถี่อ้างอิงภายในตัวไอซี คือ 1024 MHz/24 = 10 kHz (f_R) ซึ่งจะนำมาเปรียบเทียบกับค่าที่ได้จากการโปรแกรมคือ f_{vco}/Nt ซึ่งจะเท่ากับ 10 kHz (f_v) เช่นกัน เพราะค่า Nt สัมพันธ์กับค่า f_{vco} คือNt เพิ่มเท่ากับ "1" จะทำให้ f_{vco} เพิ่มเท่ากับ 10 kHz (คือช่วงว่างของช่อง) เช่น

$$\frac{150MHz}{15000} = 10kHz$$

<u>วงจรลูปฟิลเตอร์ (Loop Filter)</u>

ได้ออกแบบโดยใช้ไอซีเบอร์ LM741 เป็นไอซีออปแอมป์ใช้ซัพพลายชุดเดียว และมีออปแอมป์ภายใน 1 ตัว โดยจะใช้ไอซีเบอร์นี้เป็นส่วนของวงจรลูปฟิลเตอร์ โดยทำการออกแบบและคำนวณดังนี้

<u>กำหนดให้</u> (ตามคำแนะนำในดาต้าชีทของโมโตโรล่า)

f_0 = 150 MHz (local oscillator frequency)

f_s = 10 kHz (channel spacing)

f_b = 0.01 f_s (loop bandwidth)

ζ = 1 (loop damping factor)

V_{DD} = 5 V (PLL supply voltage)

C_1 = 0.1 ไมโครฟารัด (active integrator component)

$$K\Phi = \frac{V_{DD}}{2\pi}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ออกแบบโดยใช้ไอซีเบอร์ LM741 เป็นไอซีออปแอมป์ใช้ซัพพลายชุดเดียว และมีออปแอมป์ภายใน 1 ตัว โดยจะใช้ไอซีเบอร์นี้เป็นส่วนของวงจรลูปฟิลเตอร์ โดยทำการออกแบบและคำนวณดังนี้

<u>กำหนดให้</u> (ตามคำแนะนำในคาต้าชีทของโมโตโรล่า)

f_0 = 150 MHz (local oscillator frequency)

f_s = 10 kHz (channel spacing)

f_b = 0.01 f_s (loop bandwidth)

ζ = 1 (loop damping factor)

V_{DD} = 5 V (PLL supply voltage)

C_1 = 0.1 ไมโครฟารัด (active integrator component)

$$K\Phi = \frac{V_{DD}}{2\pi}$$

หลังจากแทนค่าแล้วจะได้ว่า $K\phi = \frac{5}{2\pi} = 0.795V/RAD$

$$K_{VCO} = \frac{2\pi\Delta f_{VCO}}{\Delta V_{VCO}}$$

โดยที่ $\frac{\Delta f_{VCO}}{\Delta V_{VCO}}$ คือค่าความชันของกราฟความถี่เทียบกับแรงดันควบคุมของ VCO

จะได้ว่า K_{VCO} = 2*3.14*4.05*10M=25440000 Rad/V

$$\omega_n = \frac{2\pi f_b}{\sqrt{2\xi^2 + 1 + \sqrt{\left[(2\xi^2+1)^2 + 1\right]}}}$$ (Natural Frequency)

แทนค่า

$$\omega_n = \frac{2\pi * 0.01 * 10 * 10^3}{\sqrt{2(1)^2 + 1 + \sqrt{\left[(2*1^2+1)^2 + 1\right]}}} = 253.11$$

(Nt = Total Division Ratio in Feedback Loop)

$$R_1 = \frac{K\phi K_{VCO}}{C_1 N_t \omega_n^2}$$

$$N_t = \frac{f_0}{f_s}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากแทนค่าแล้วจะได้ว่า $K\phi = \frac{5}{2\pi} = 0.795V/RAD$

$$K_{VCO} = \frac{2\pi\Delta f_{VCO}}{\Delta V_{VCO}}$$

โดยที่ $\frac{\Delta f_{VCO}}{\Delta V_{VCO}}$ คือค่าความชันของกราฟความถี่เทียบกับแรงดันควบคุมของ VCO

จะได้ว่า K_{VCO}= 2*3.14*4.05*10M=25440000 Rad/V

$$\omega_n = \frac{2\pi f_b}{\sqrt{2\xi^2+1+\sqrt{\left[(2\xi^2+1)^2+1\right]}}}$$

แทนค่า

$$\omega_n = \frac{2\pi * 0.01 * 10 * 10^3}{\sqrt{2(1)^2+1+\sqrt{\left[(2*1^2+1)^2+1\right]}}} = 253.11$$

(Nt = Total Division Ratio in Feedback Loop)

$$R_1 = \frac{K\phi K_{VCO}}{C_1 N_t \omega_n^2}$$
$$N_t = \frac{}{f_S}$$

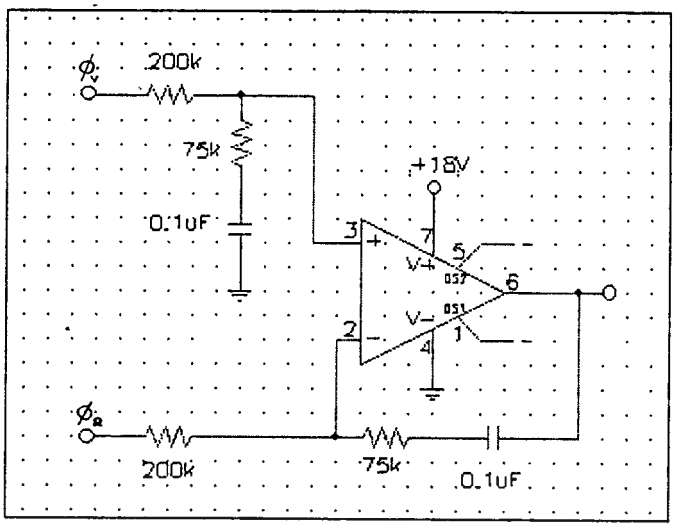
แทนค่าจะได้ว่า $R_1 = \frac{0.795 * 25.44 * 10^6}{0.1 * 10^{-6} * 15000 * (253.11)^2} = 210.46K\Omega \cong 200K$

$$R_2 = \frac{2\xi}{\omega_n C_1}$$

แทนค่าจะได้ว่า

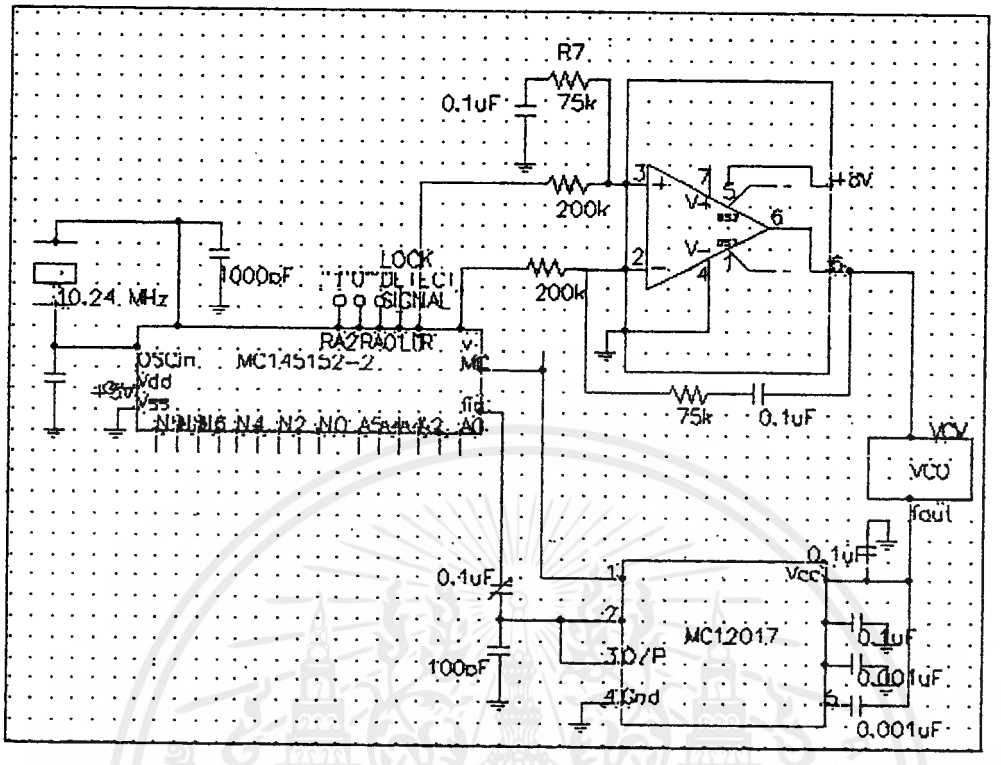
$$R_2 = \frac{2*1}{253.11 * 0.1 * 10^{-6}} = 79.01K\Omega \cong 75K\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

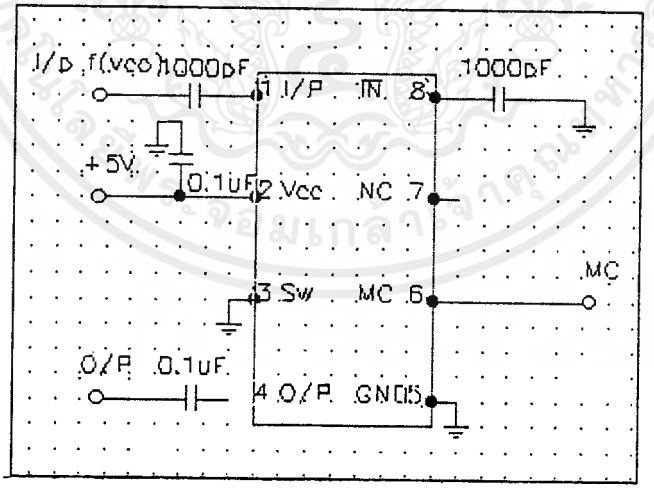


รูปที่ 3.18 แสดงวงจรลูปฟิลเตอร์ที่ได้จากการคำนวณโดยใช้ไอซีออปแอมป์เบอร์ 741

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



หมายเหตุ ในกรณีที่ใช้ MC12033 (dual modulus prescaler) แทน MC12017



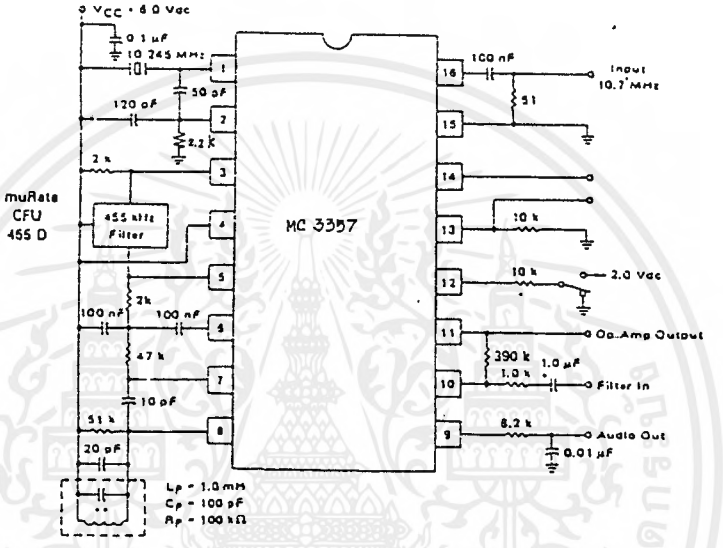
MC 12033

รูปที่ 3.19 แสดงวงจรสังเคราะห์ความถี่โดยใช้พีแอลอีลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 วงจรภาคไอเอฟ (IF) และดีมอดูเลเตอร์(Demodulator)

วงจรภาคไอเอฟ (IF) ในที่นี้ใช้ไอซีเบอร์ MC 3357 ซึ่งประกอบด้วยส่วนต่างๆ คือคริสตอลออสซิลเลเตอร์, มิกเซอร์, วงจรลิมิตเตอร์, วงจรดีมอดูเลเตอร์ และสเควลซ์ โดยที่ไอซีเบอร์นี้ออกแบบสำหรับระบบดับเบิ้ลคอนเวอร์ชัน (double- conversion) ลักษณะวงจรที่ใช้งานจะเป็นดังรูปที่ 3.14



รูปที่ 3.20 แสดงวงจรภาคไอเอฟ (IF)

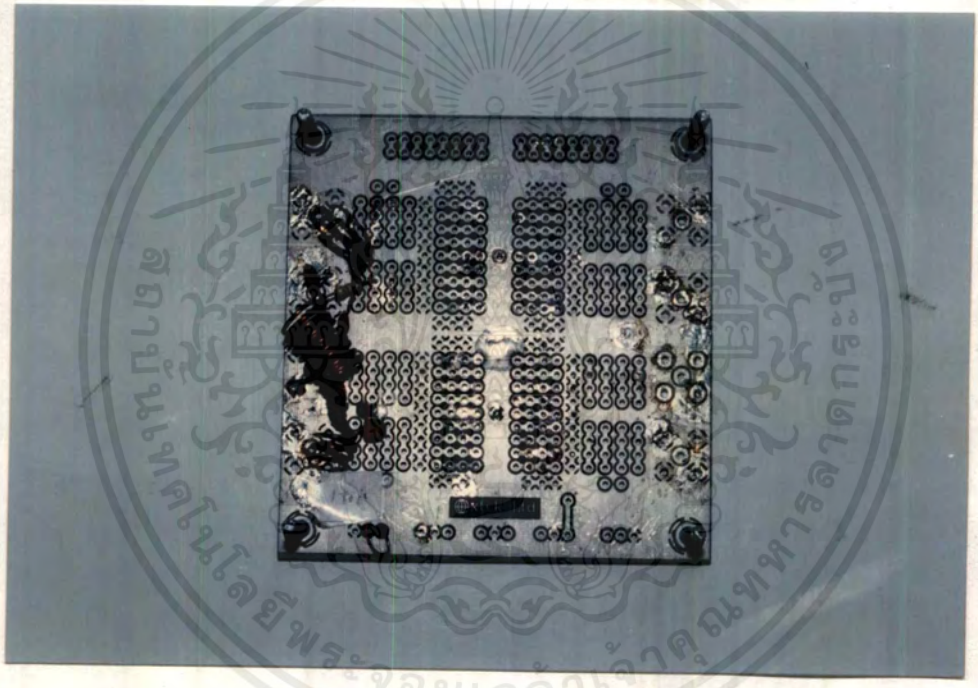
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

4.1 วงจรโลว์นอยส์แอมปลิฟายเออร์ (Low Noise Amplifier : LNA)

เมื่อทำการออกแบบวงจรดังรูปที่ 3.10 แล้วต่ออุปกรณ์ตามที่ได้ออกแบบไว้ จะได้ดังรูปที่ 4.1



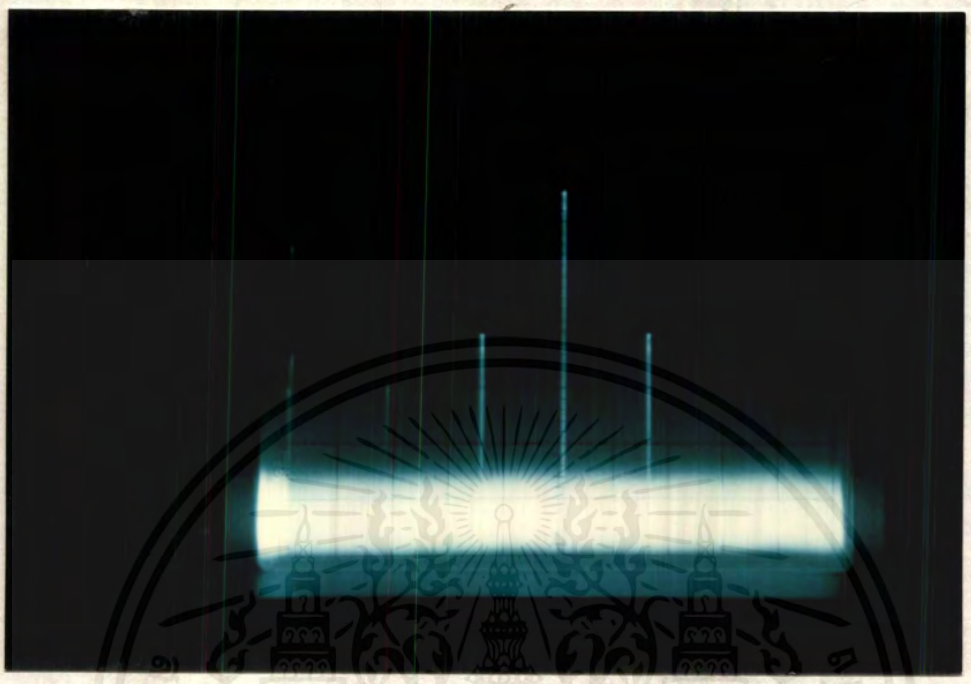
รูปที่ 4.1 วงจรโลว์นอยส์แอมปลิฟายเออร์

<u>วิธีการทดลอง</u>

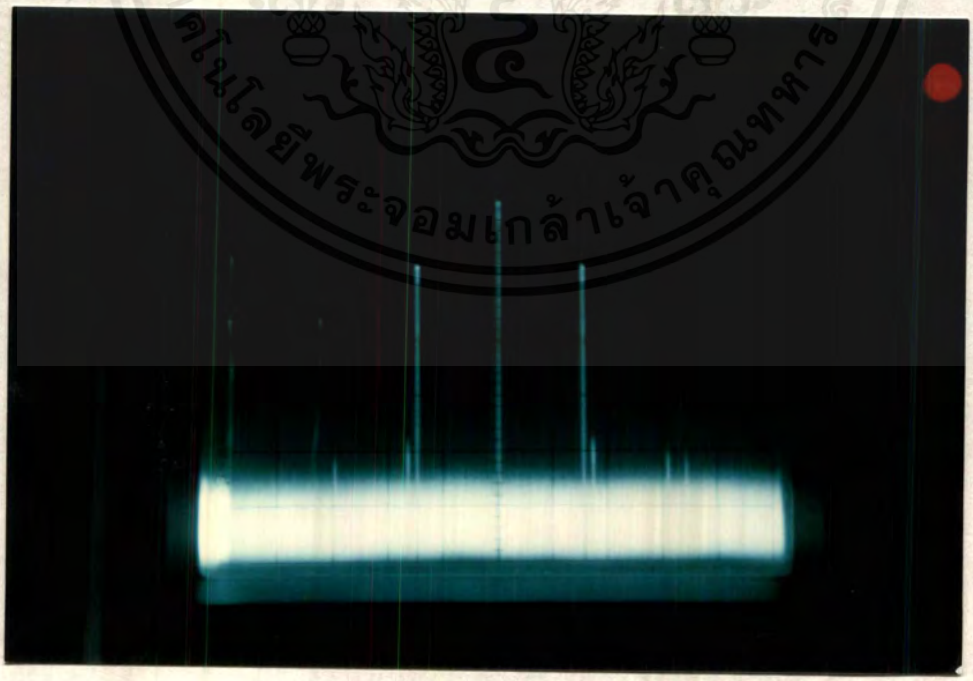
ทำการป้อนสัญญาณที่ความถี่ 144 MHz จากเครื่องกำเนิดสัญญาณ (signal generator) เข้าวงจรโลว์นอยส์แอมปลิฟายเออร์แล้ว ทำการเปรียบเทียบระดับสัญญาณก่อนผ่านวงจรกับเมื่อผ่านวงจรโลว์นอยส์แอมปลิฟายเออร์ และทำการป้อนสัญญาณความถี่ใกล้เคียงความถี่ 144 MHz ทำการบันทึกค่าอัตราการขยายเมื่อป้อนความถี่ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง



รูปที่ 4.2 แสดงสัญญาณความถี่ 144 MHz (ก่อนผ่านวงจรโลว์นอยส์แอมปลิฟายเออร์)



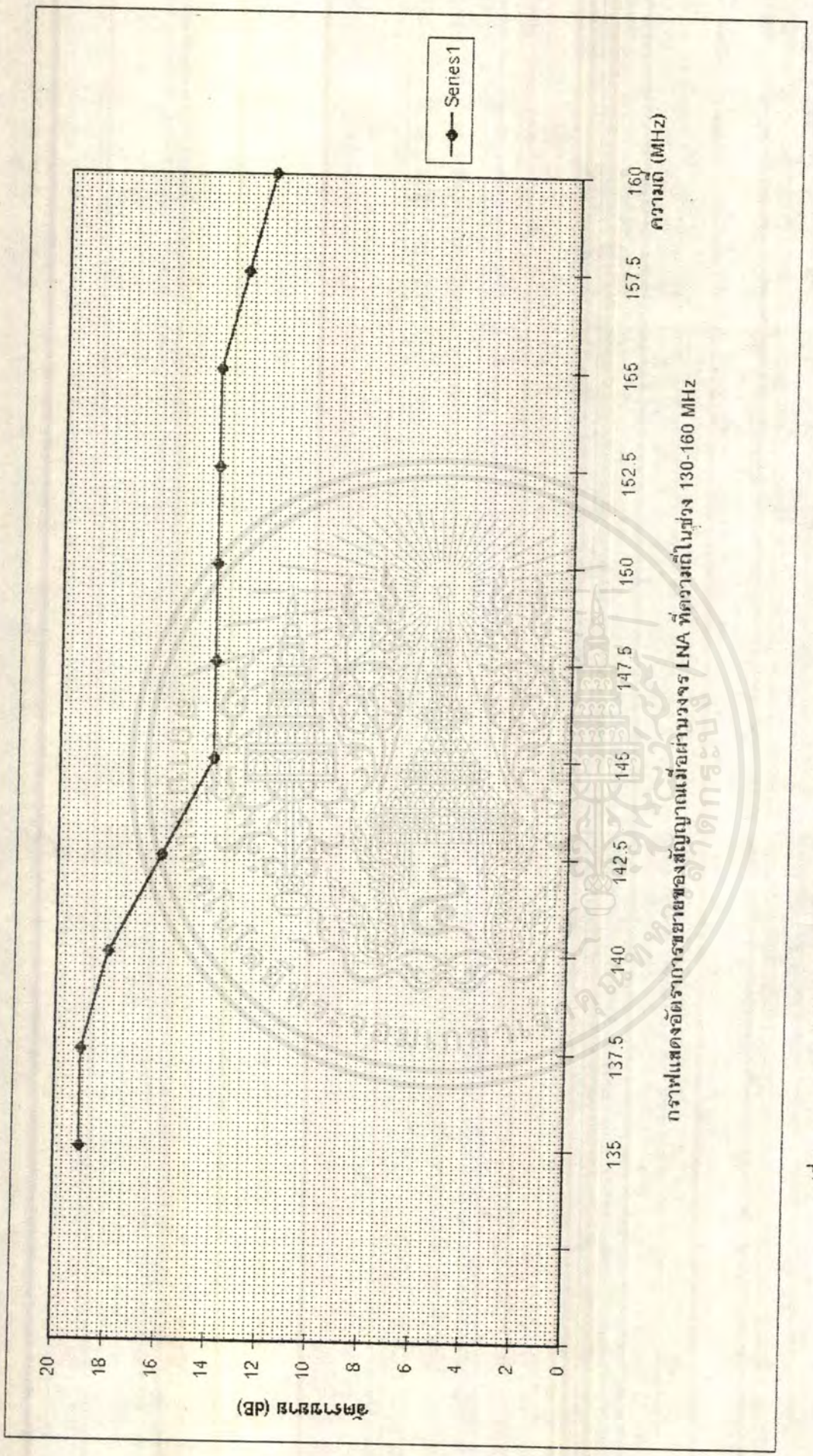
รูปที่ 4.3 แสดงสัญญาณความถี่ 144 MHz เมื่อผ่านวงจรโลว์นอยส์แอมปลิฟายเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 แสดงอัตราการขยายของสัญญาณที่ความถี่ในช่วง 130 - 160 MHz

ความถี่ (MHz)	อัตราขยาย (dB)
130	+19
132.5	+19
135	+19
137.5	+19
140	+18
142.5	+10
145	+14
147.5	+14
150	+14
152.5	+14
155	+14
157.5	+13
160	+12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



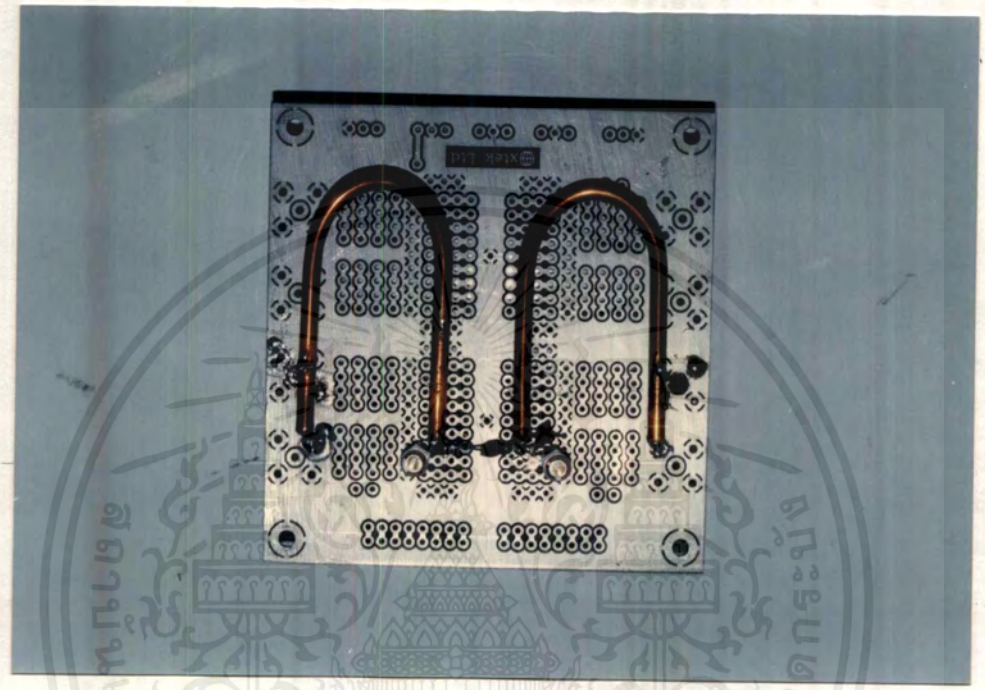
รูปที่ 4.4 แสดงกราฟอัตราการขยายของสัญญาณเมื่อผ่านวงจร LNA ที่ความถี่ในช่วง 130-160MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรกรองความถี่

4.1.2 วงจรกรองช่วงความถี่ผ่าน (Band Pass Filter)

เมื่อทำการออกแบบวงจรดังรูปที่ 3.12 แล้วทำการต่ออุปกรณ์ตามวงจรจะเป็นดังรูปที่ 4.5



รูปที่ 4.5 วงจรแบนด์พาสฟิลเตอร์

<u>วิธีการทดลอง</u>

ทำการป้อนสัญญาณความถี่จากเครื่องกำเนิดความถี่ตั้งแต่ 100 MHz ถึง 165 MHz ทำการวัดระดับสัญญาณที่ความถี่ต่างๆ เปรียบเทียบกับระดับสัญญาณอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

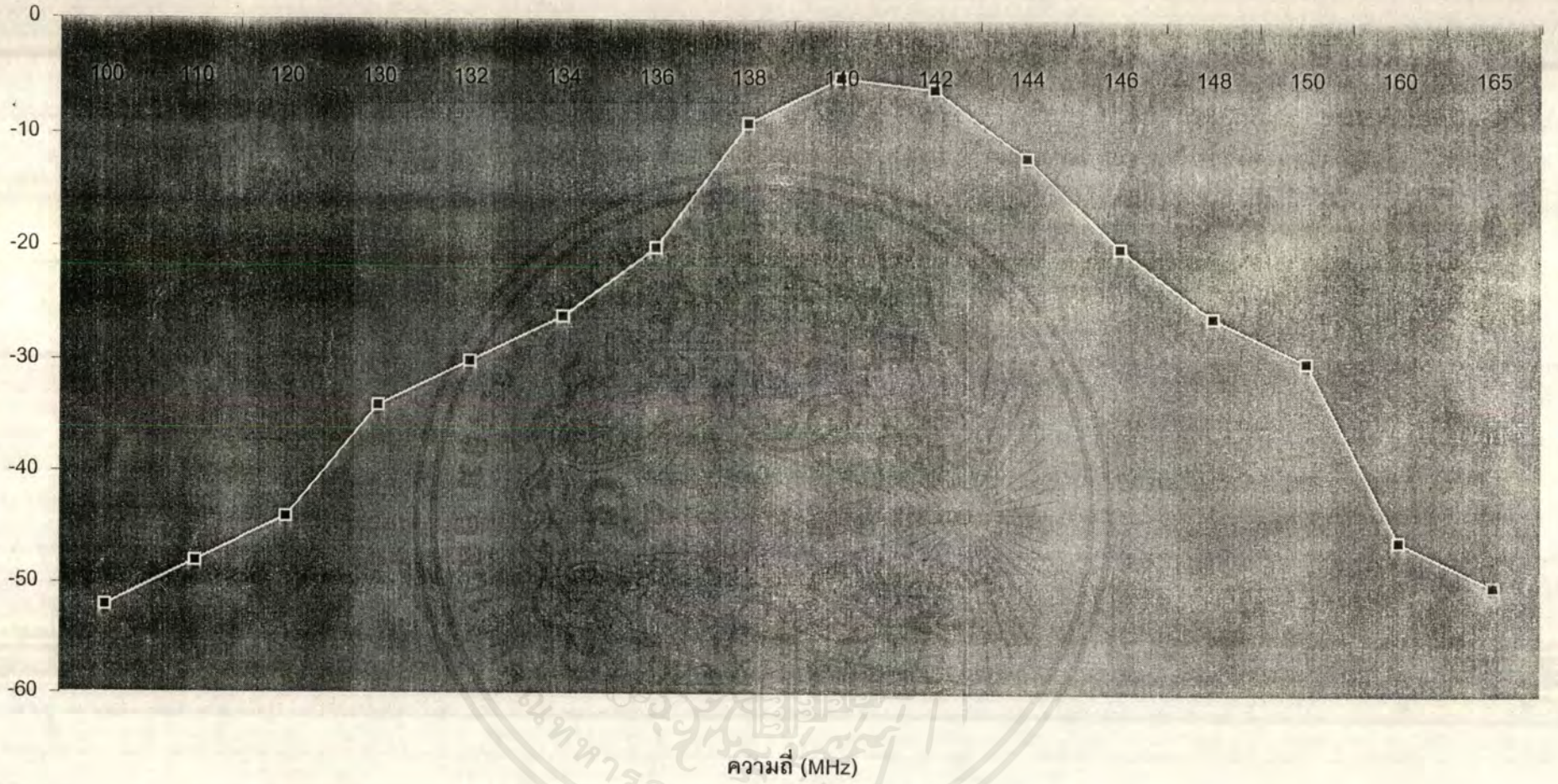
ผลการทดลอง

ตารางที่ 4.2 แสดงระดับสัญญาณเมื่อผ่านแบนด์พาสฟิลเตอร์ที่ความถี่ต่างๆ

ความถี่ (MHz)	ระดับสัญญาณ* (dB)
110	-52
110	-48
120	-44
130	-34
132	-30
134	-26
136	-20
138	-9
140	-5
142	-6
144	-12
146	-20
148	-26
150	-30
160	-46
165	-50

ระดับสัญญาณ* คือ ระดับสัญญาณที่ลดลงเมื่อเปรียบเทียบกับระดับสัญญาณอินพุท

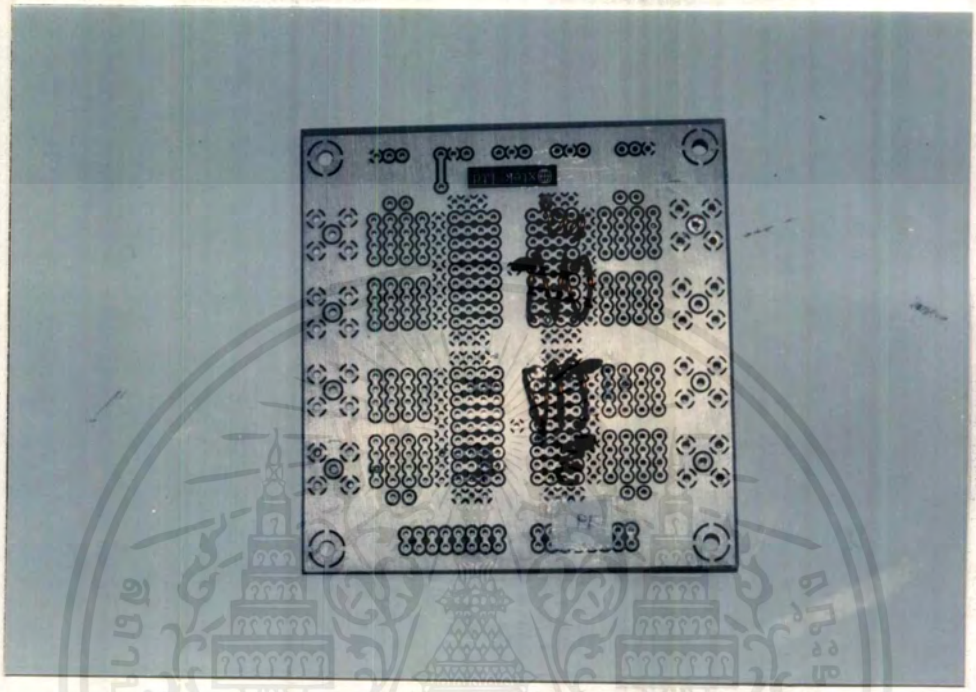
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 กราฟแสดงระดับสัญญาณเมื่อผ่านแบนด์ฟิลเตอร์ที่ความถี่ต่างๆ

4.2.2 วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)

เมื่อทำการออกแบบวงจรดังรูปที่ 3.9 แล้วต่ออุปกรณ์ตามที่ได้ออกแบบไว้จะได้ดังรูปที่ 4.7



รูปที่ 4.7 แสดงวงจรกรองความถี่ต่ำผ่าน

<u>วิธีการทดลอง</u> จากการทดลอง ทำการป้อนอินพุทสัญญาณความถี่ที่มีค่าต่างๆกัน โดยเริ่มตั้งแต่ 30 MHz จนถึง 500 MHz แล้วทำการวัดระดับสัญญาณทางด้านเอาท์พุทเมื่อผ่าน LPF (โดยเปรียบเทียบจากที่ไม่ได้ผ่าน LPF) แล้วทำการอ่านค่าที่ความถี่ต่างๆ แล้วนำไปพล็อต (plot) กราฟ

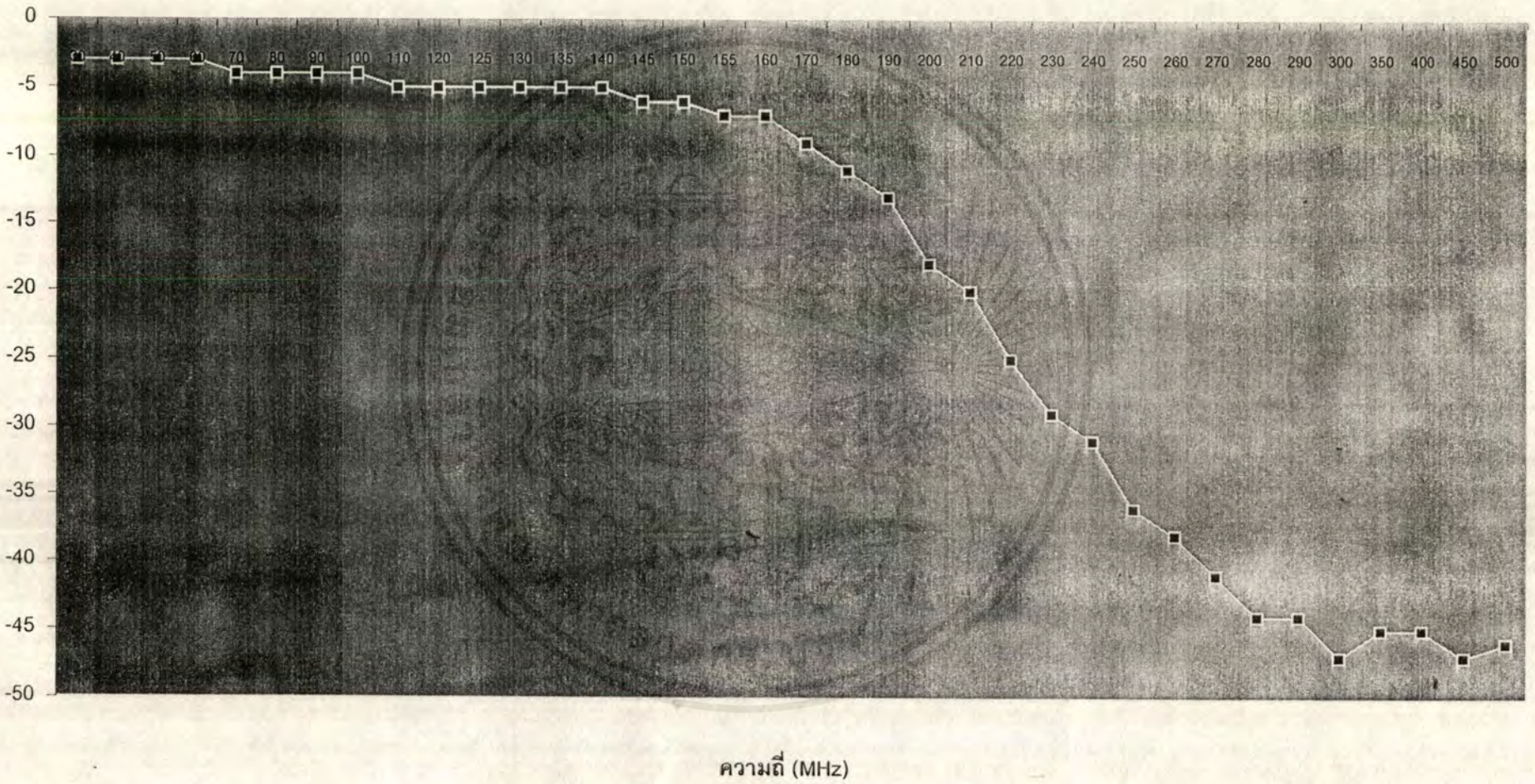
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

ตารางที่ 4.3 แสดงผลการวัดระดับสัญญาณเมื่อผ่าน LPF

ความถี่ (MHz)	ระดับสัญญาณ (dB)	ความถี่ (MHz)	ระดับสัญญาณ (dB)
30	-3	170	-9
40	-3	180	-11
50	-3	190	-13
60	-3	200	-18
70	-4	210	-20
80	-4	220	-25
90	-4	230	-29
100	-4	240	-31
110	-5	250	-36
120	-5	260	-38
125	-5	270	-41
130	-5	280	-44
135	-5	290	-44
140	-5	300	-47
145	-6	350	-45
150	-6	400	-45
155	-7	450	-47
160	-7	500	-46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงกราฟของระดับสัญญาณเมื่อผ่าน LPF ที่ความถี่ต่างๆ

4.3 วงจรมิกเซอร์

<u>วิธีการทดลอง</u>

ทำการป้อนสัญญาณอาร์เอฟ (RF) ความถี่ 140 MHz และสัญญาณโลคอลออสซิลเลเตอร์ความถี่ 150 MHz ทำการบันทึกผลเอาท์พุทที่ได้จากวงจรมิกเซอร์

<u>ผลการทดลอง</u>

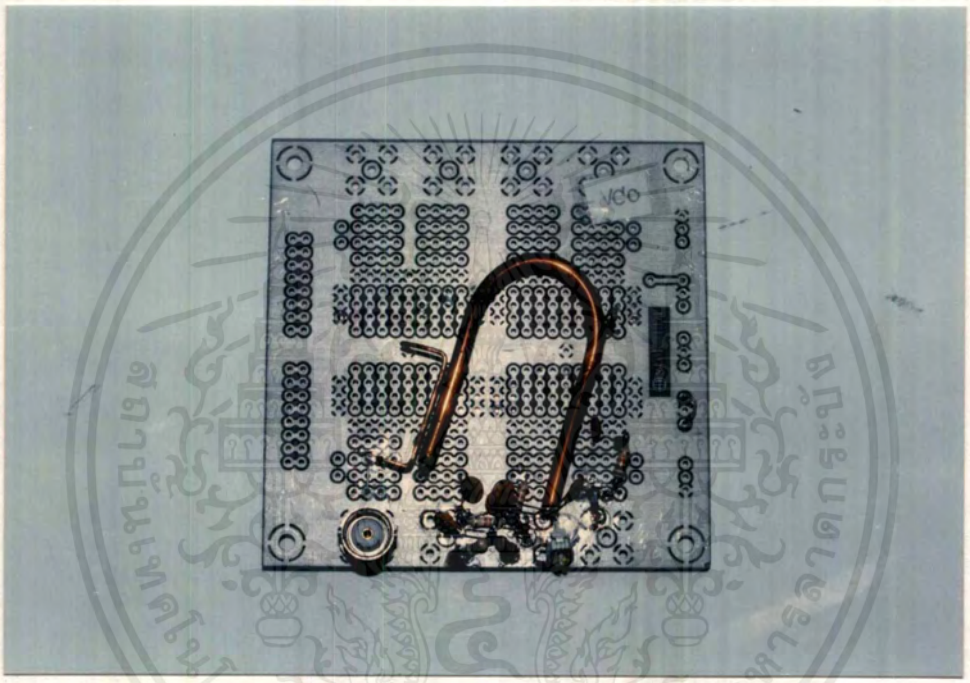
รูปที่ 4.9 แสดงสัญญาณไอเอฟที่ได้จากมิกเซอร์

จากรูปแสดงระดับสัญญาณไอเอฟที่ลดลงจากระดับสัญญาณอาร์เอฟอินพุทที่ 140 MHz มีค่าเท่ากับ -7 dB เมื่อระดับสัญญาณโลคอลออสซิลเลเตอร์ 150 MHz มีค่าเท่ากับ +7 dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 วงจรโวลเตจคอนโทรลออสซิลเลเตอร์ (Voltage Control Oscillator)

เมื่อทำการออกแบบวงจรโวลเตจคอนโทรลออสซิลเลเตอร์ดังรูปที่ 3.8 ทำการต่ออุปกรณ์ตามวงจรจะเป็นดังรูปที่ 4.8



รูปที่4.10 แสดงวงจรโวลเตจคอนโทรลออสซิลเลเตอร์

<u>วิธีการทดลอง</u>

ทำการบันทึกความถี่ที่เปลี่ยนแปลงเมื่อระดับแรงดัน(voltage) เพิ่มขึ้น และบันทึกระดับสัญญาณที่ความถี่ต่างๆ

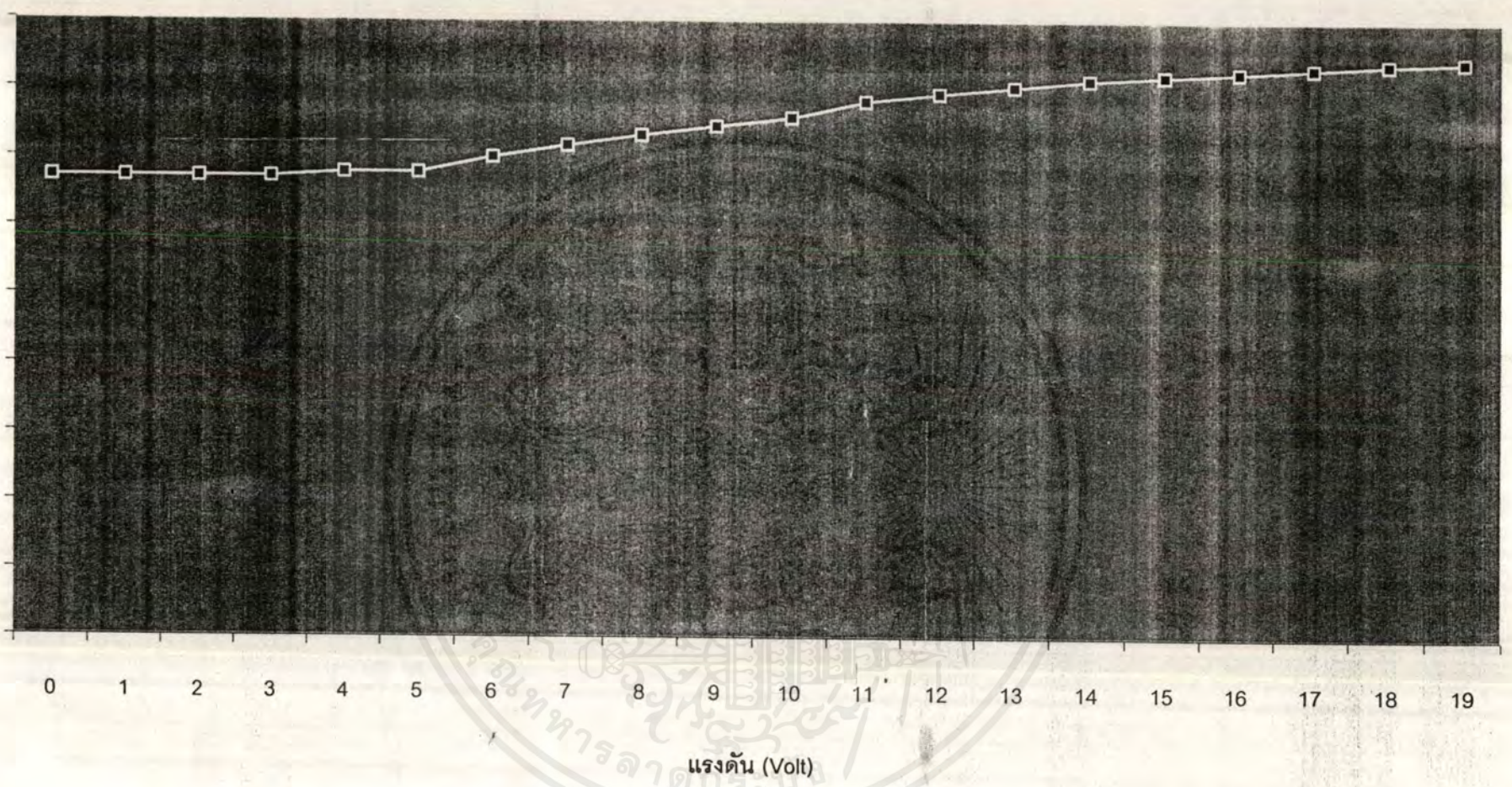
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

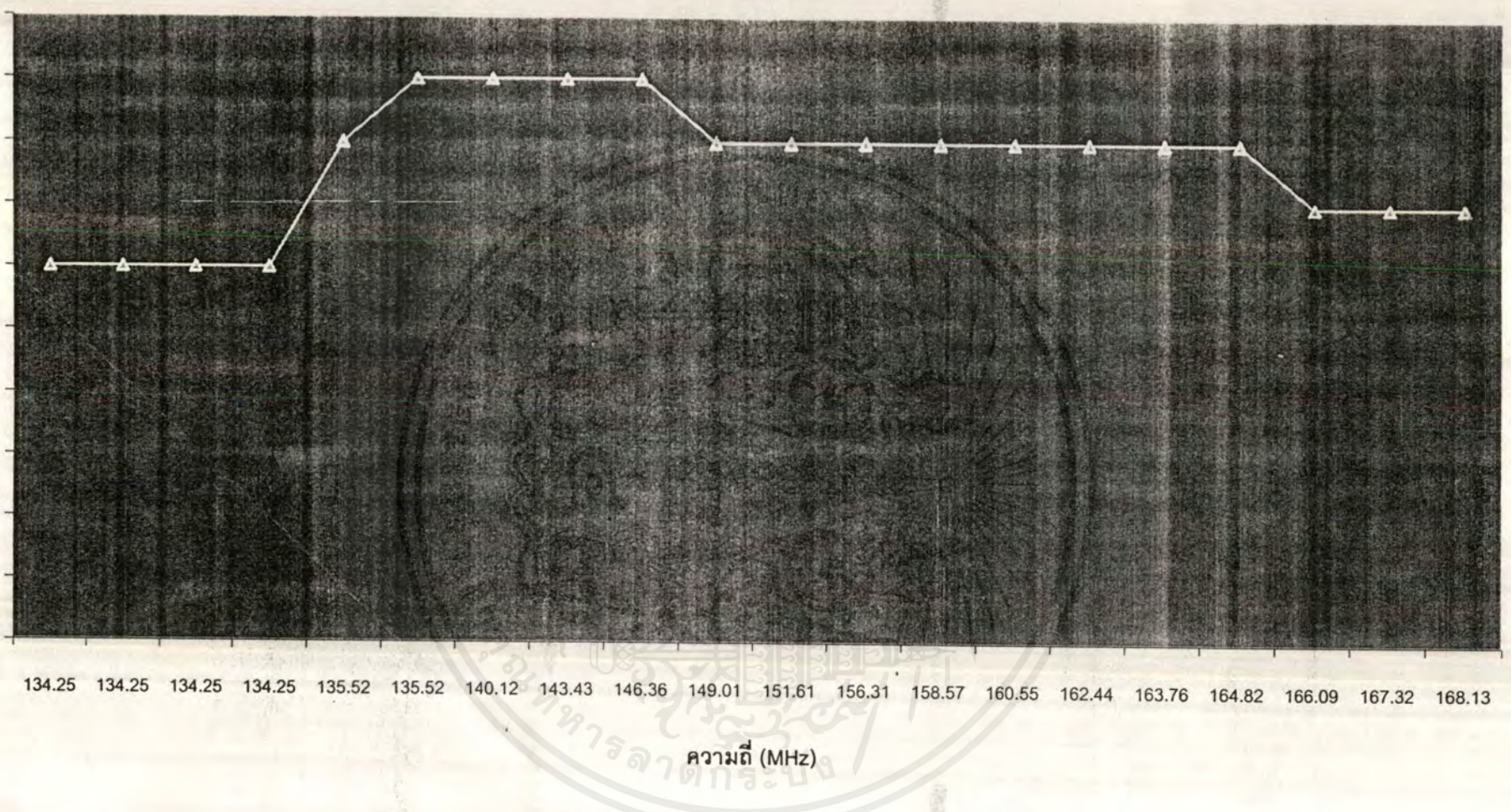
ตารางที่ 4.4 แสดงการเปลี่ยนแปลงความถี่เพิ่มขึ้นเมื่อเพิ่มแรงดัน (Voltage) และระดับสัญญาณที่ความถี่ต่างๆ

แรงดัน (Volt)	ความถี่ (MHz)	ระดับสัญญาณ (dBm)
0	134.25	6
1	134.25	6
2	134.25	6
3	134.26	8
4	135.52	9
5	140.12	9
6	143.43	9
7	146.36	9
8	149.01	9
9	151.61	9
10	154.07	8
11	156.31	8
12	158.57	8
13	160.55	8
14	162.44	8
15	163.76	8
16	164.82	8
17	166.09	7
18	167.32	7
19	168.13	7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 กราฟแสดงการเปลี่ยนแปลงความถี่เพิ่มขึ้นของวงจร VCO เมื่อเพิ่มแรงดัน



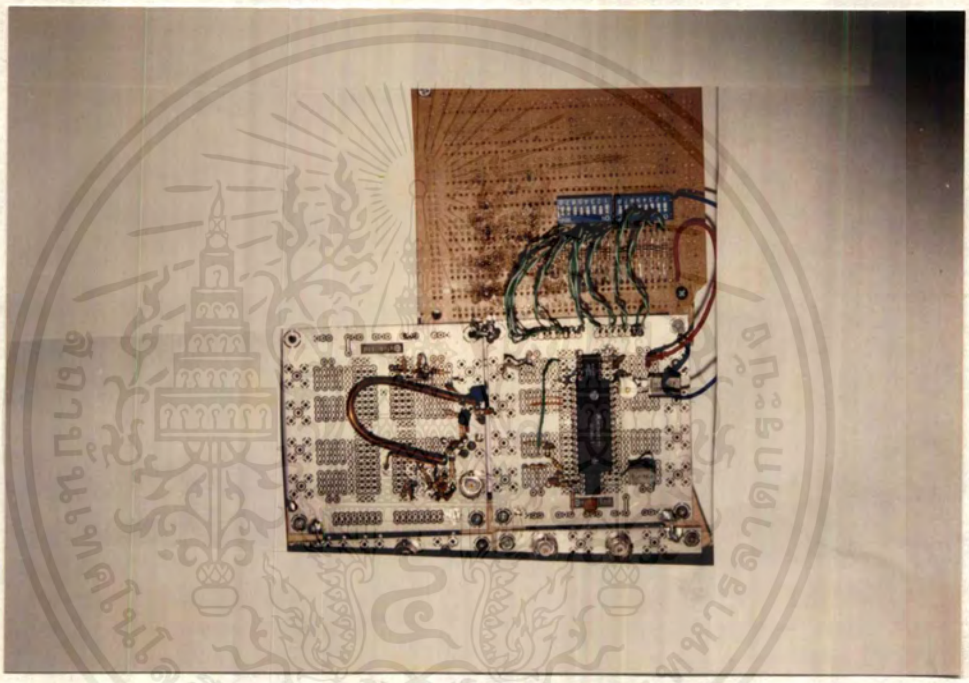
รูปที่ 4.12 กราฟแสดงระดับสัญญาณของวงจร VCO ที่ความถี่ต่าง ๆ

4.5 วงจรสังเคราะห์ความถี่ (Frenquency Synthesizer)

ในส่วนของวงจรสังเคราะห์ความถี่ประกอบด้วย ส่วนต่างๆ ดังนี้

1. วงจรโวลเตจคอนโทรลออสซิลเลเตอร์ (Voltage Control Oscillator)
2. วงจรพรีสเกลเลอร์แบบสองโมดูลัส (Dual Modulus Prescaler)
3. วงจรเปรียบเทียบเฟส (Phase Detector)
4. วงจรลูปฟิลเตอร์ (Loop Filter)

เมื่อทำการออกแบบวงจรสังเคราะห์ความถี่แล้วต่ออุปกรณ์ได้ดังรูปที่ 4.11



รูปที่ 4.13 แสดงวงจรสังเคราะห์ความถี่

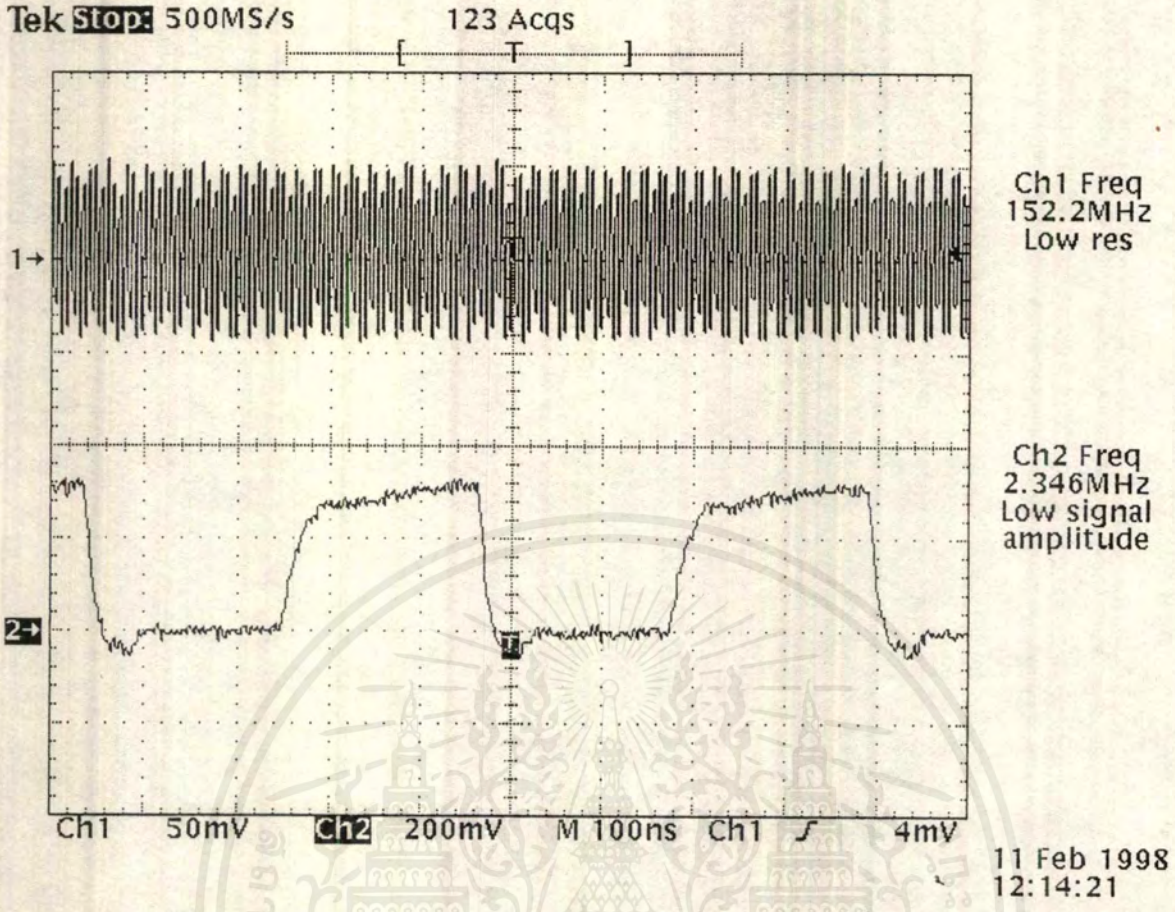
ศูนย์วิทยทรัพยากร จุฬาลงกรณ์มหาวิทยาลัย

<u>วิธีการทดลอง</u> ทำการทดลองวงจรในส่วนต่างๆ ว่าสามารถทำงานได้ แล้วจึงนำแต่ละส่วนมาประกอบกันให้สามารถทำงานแบบเฟสล็อคลูปได้

4.5.1 วงจรพรีสเกลเลอร์แบบสองโมดูลัส

<u>วิธีการทดลอง</u> ทำการป้อนสัญญาณจากวงจรโวลเตจคอนโทรลออสซิลเลเตอร์ซึ่งมีความถี่ 150 MHz เข้าวงจรพรีสเกลเลอร์ แล้ววัดเอาท์พุทของพรีสเกลเลอร์ โดยที่จะต้องหารด้วยค่า 64 หรือ 65 ได้ผลดังรูปที่ 4.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



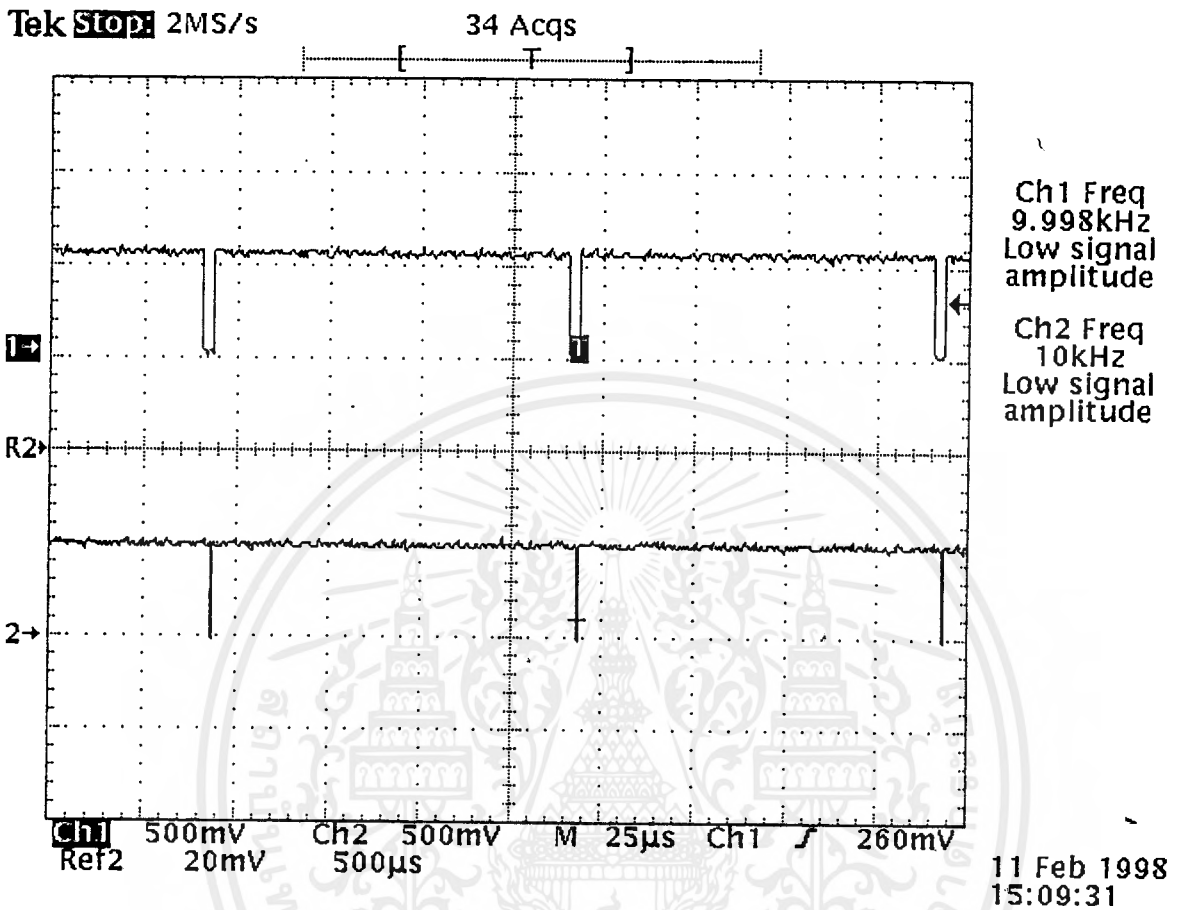
รูปที่ 4.14 แสดงเอาท์พุทจากวงจรพรีสเกลเลอร์หาร 64/65

4.5.2 วงจรเปรียบเทียบเฟส

<u>วิธีการทดลอง</u> ทำการต่อวงจร โวลเตจคอนโทรลออสซิลเลเตอร์ , วงจรพรีสเกลเลอร์ (12033/12017) และวงจรเฟสดีเทคเตอร์ (145152) เข้าด้วยกัน ใส่แรงดันในส่วนต่างๆ แล้ววัดรูปสัญญาณของ ฟายอาร์ และ ฟายวี (วัดที่ขา 7 และ 8 ของไอซี 145152)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง



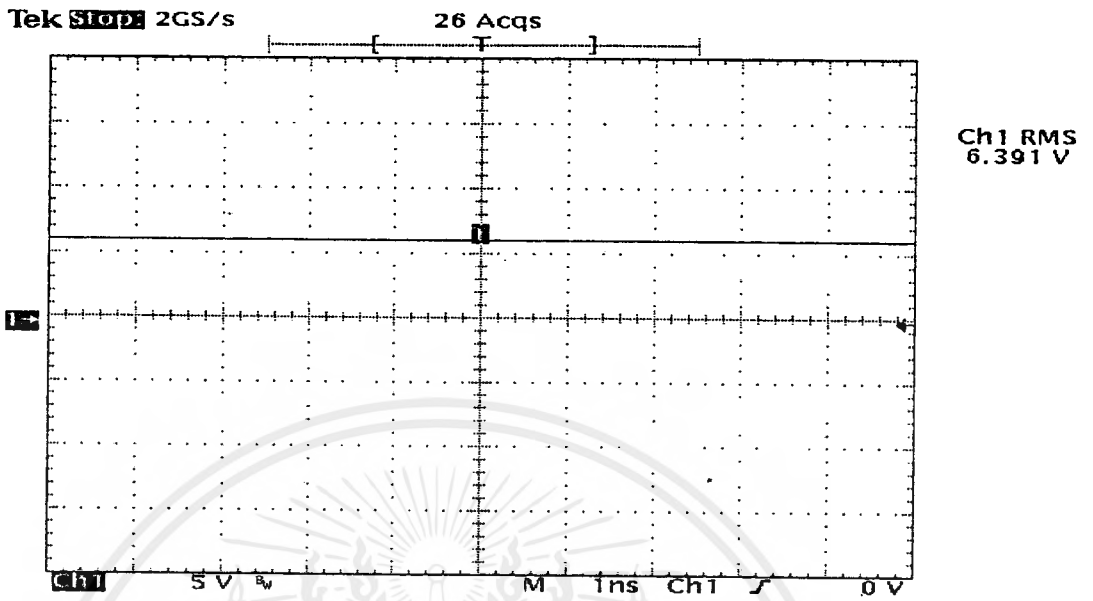
รูปที่ 4.15 แสดงการเปรียบเทียบเฟสระหว่างขา 7 และ 8

4.5.3 วงจรลูปฟิลเตอร์

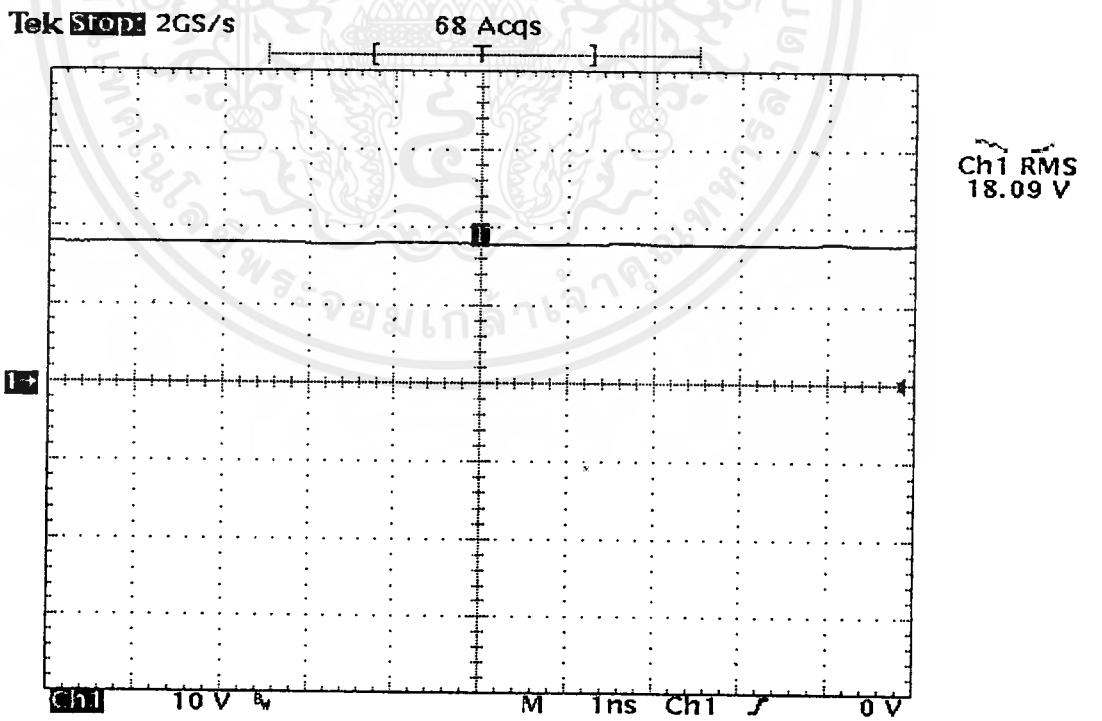
วิธีการทดลอง ทำการต่อวงจรลูปฟิลเตอร์เข้ากับส่วนต่างๆ ในข้อ 4.5.2 ตรวจสอบรูปสัญญาณที่ได้จากเอาท์พุทของวงจรลูปฟิลเตอร์ ซึ่งจะเป็นแรงดันไปควบคุมวงจรวีโวลเตจคอนโทรลออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

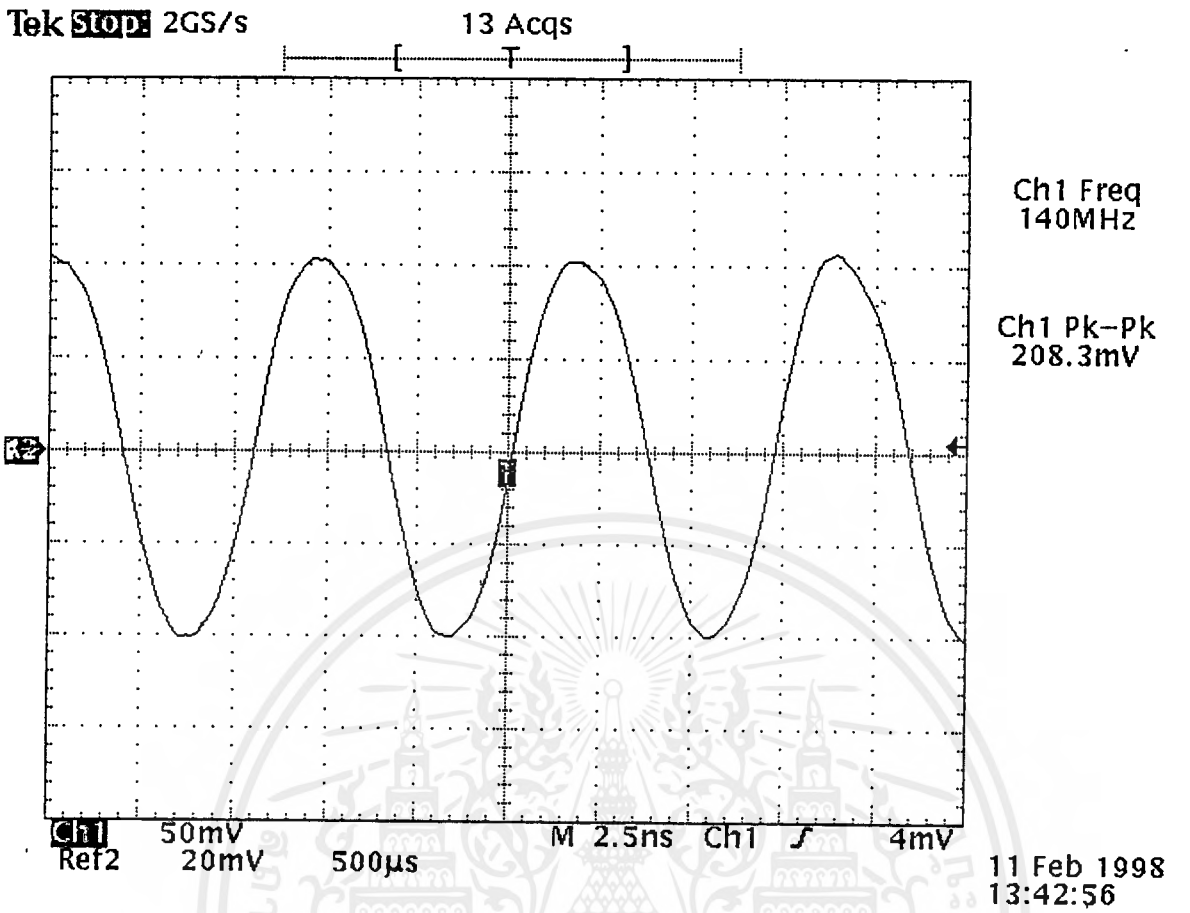


รูปที่ 4.16 แสดงเอาท์พุทของลูปฟิลเตอร์ที่ความถี่ 144 MHz



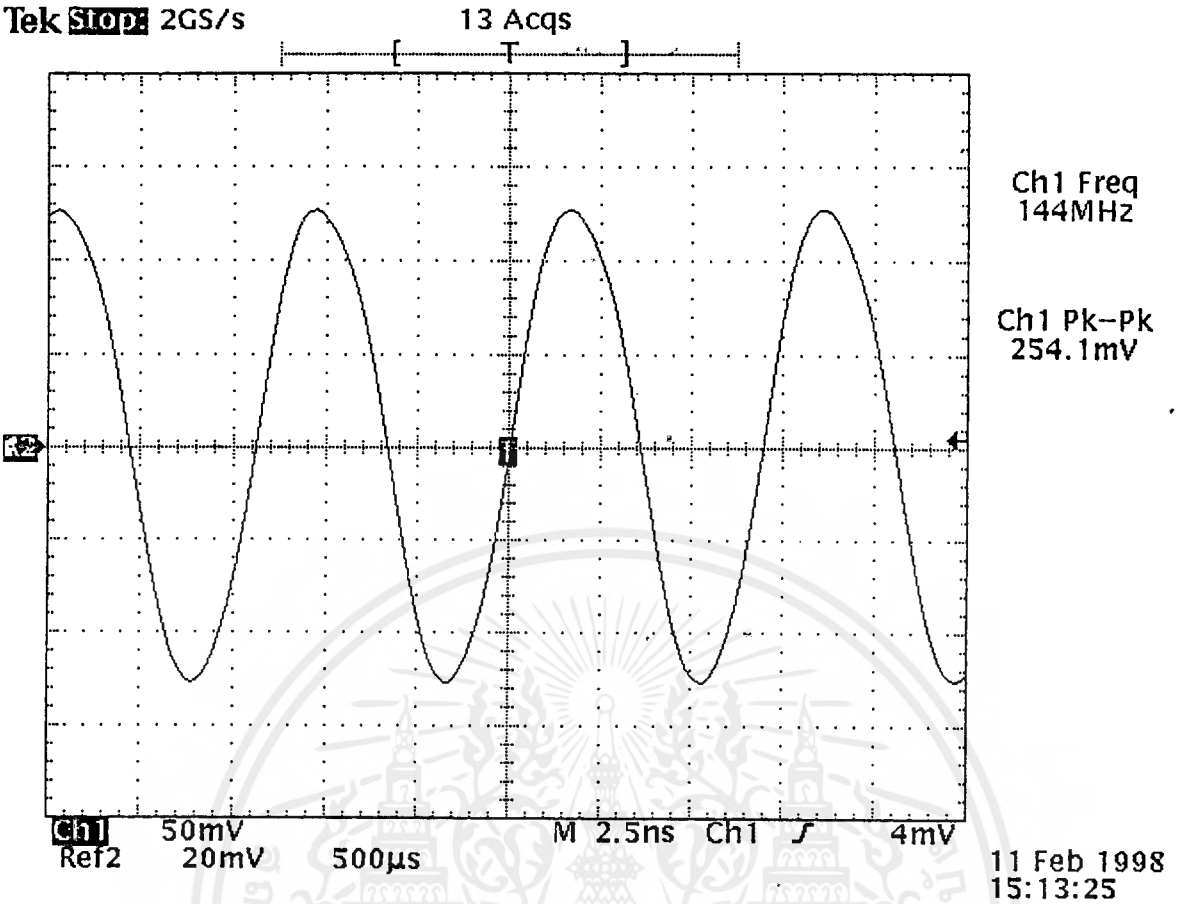
รูปที่ 4.17 แสดงเอาท์พุทของลูปฟิลเตอร์ที่ความถี่ 150 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



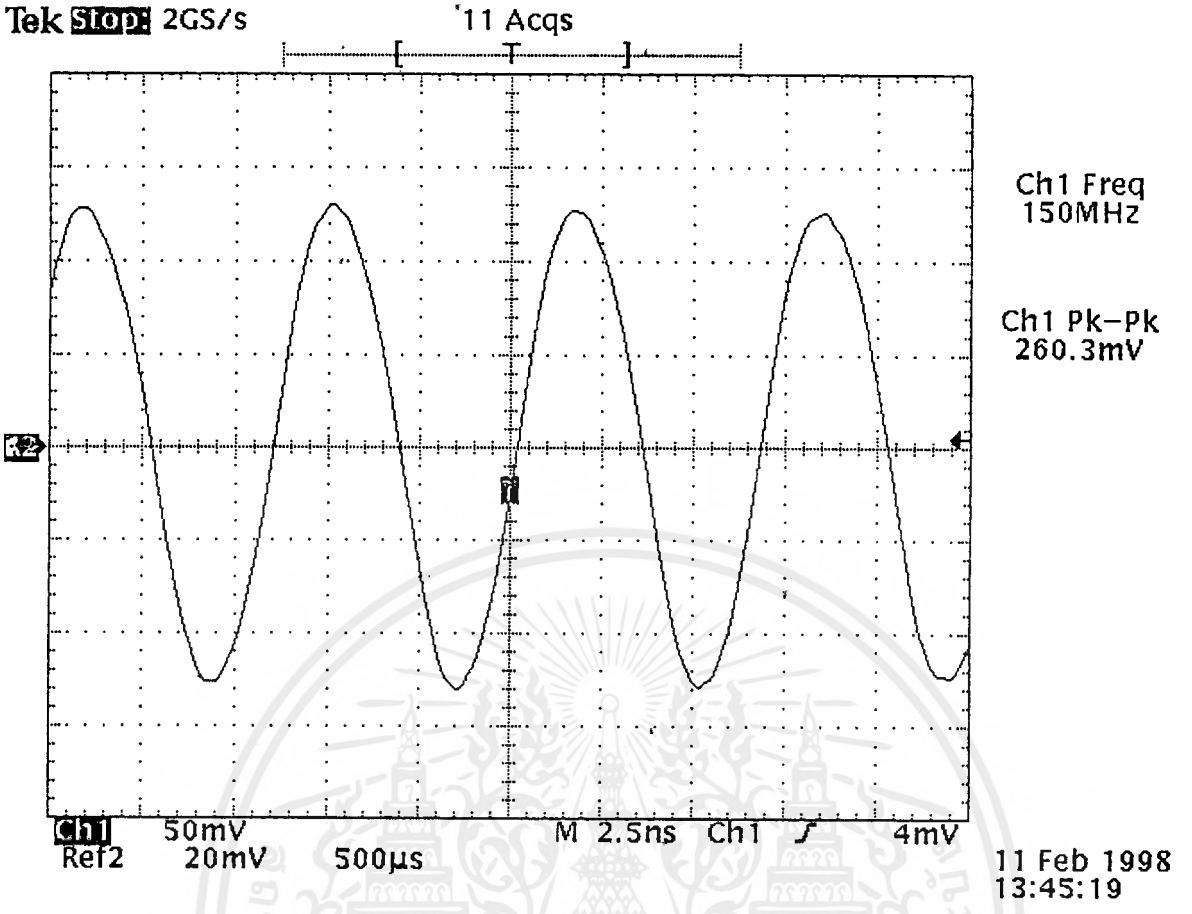
รูปที่ 4.18 แสดงผลการทดลองจากวงจรเฟสล็อคลูป เมื่อทำการเซ็ตค่าแอดเดรสให้ได้ความถี่ที่ต้องการคือ 140 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



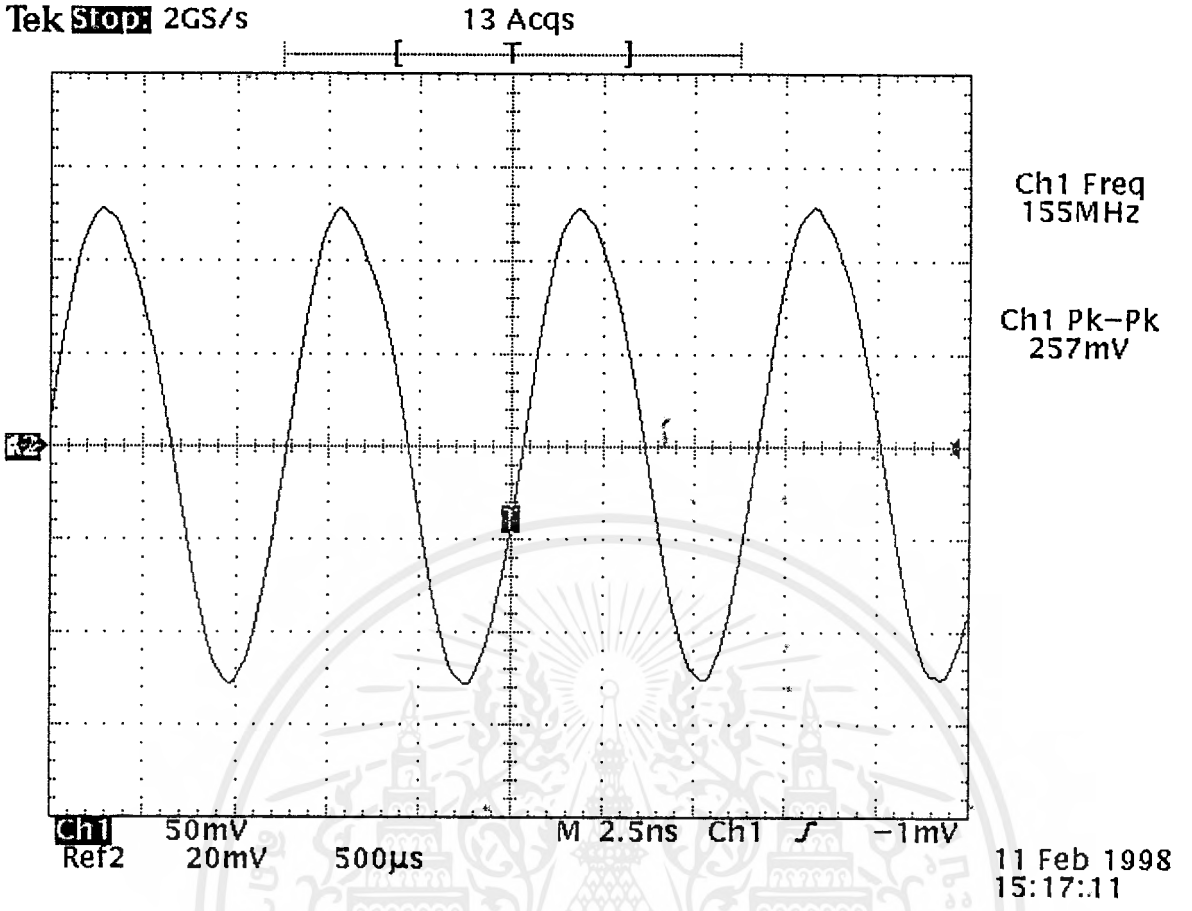
รูปที่ 4.19 แสดงผลการทดลองจากวงจรเฟสล็อคลูป เมื่อทำการเซ็ตค่าแอดเดรสให้ได้ความถี่ที่ต้องการคือ 144 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 แสดงผลการทดลองจากวงจรเฟสล็อคลูป เมื่อทำการเซ็ตค่าแอดเดรสให้ได้ความถี่ที่ต้องการคือ 150 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.21 แสดงผลการทดลองจากวงจรเฟสล็อคลูป เมื่อทำการเซ็ตค่าแอดเดรสให้ได้ความถี่ที่ต้องการคือ 155 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.4 วงจรสังเคราะห์ความถี่

<u>วิธีการทดลอง</u> นำเอาส่วนต่างๆ มาประกอบกัน ผลการทดลองที่ได้คือ

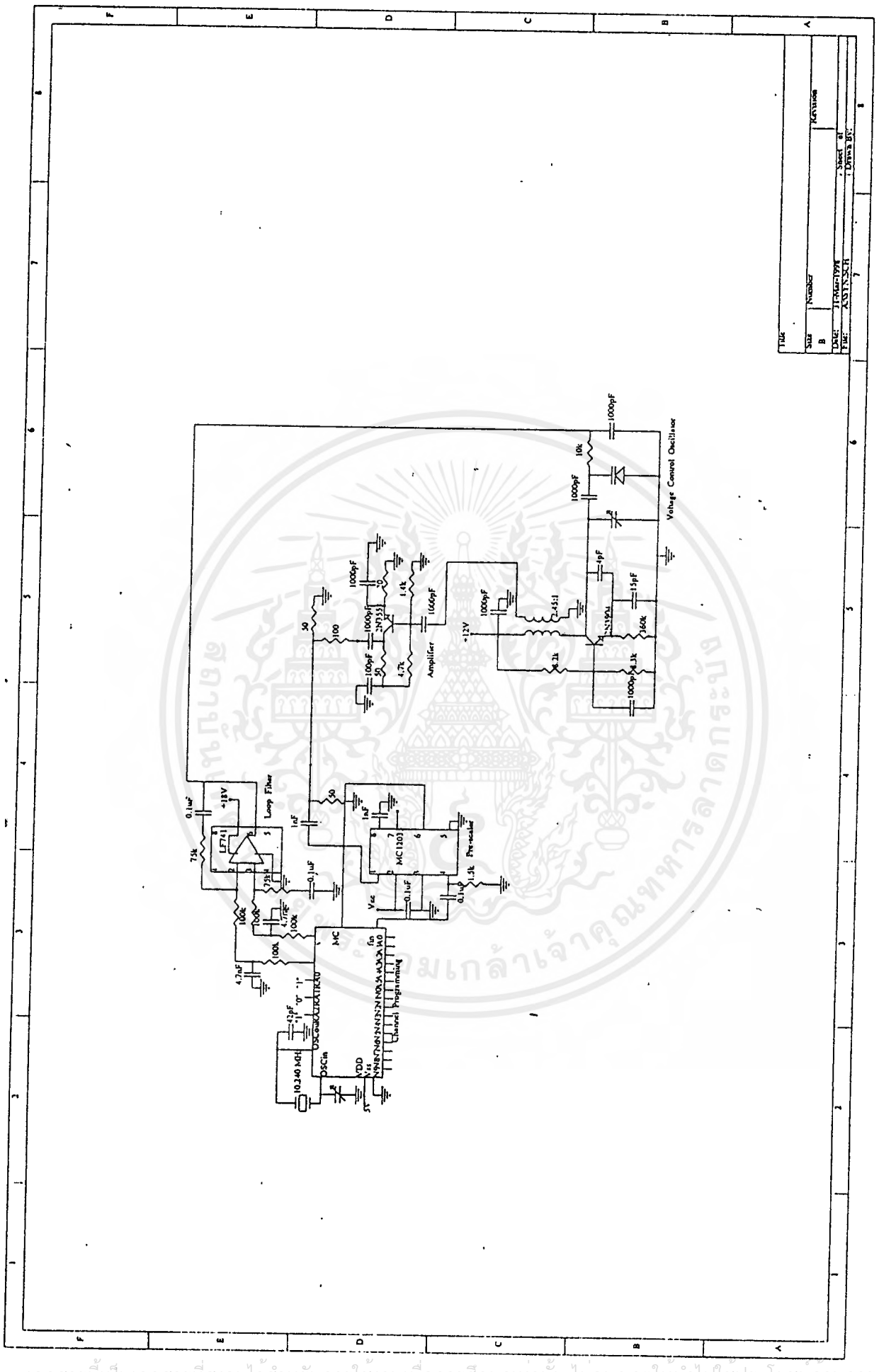
เมื่อเราทำการเซ็ตค่าแอสเดรสต่างๆ แล้ว เฟสล็อคลูปจะต้องล็อคความถี่ตามที่ได้คำนวณไว้ได้อย่างถูกต้อง

<u>ผลการทดลอง</u>

ตารางที่ 4.5 แสดงค่าแอสเดรสที่เซตไว้ , ความถี่ที่ต้องการ ,ความถี่ที่ได้จริงและระดับสัญญาณ

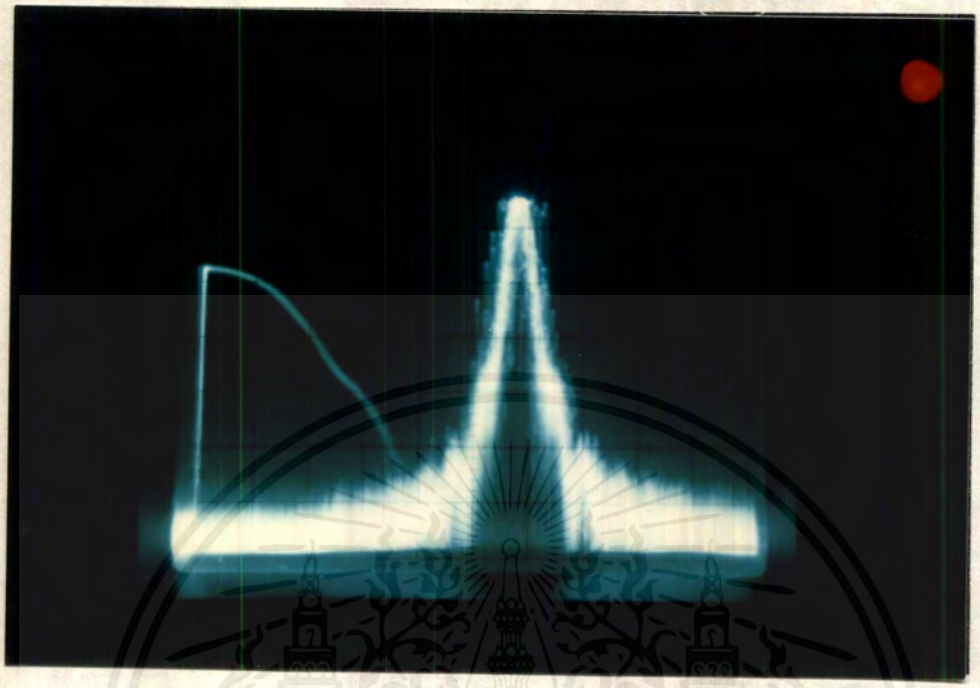
N	A	ความถี่ที่ได้จากการคำนวณ (ความถี่ที่ต้องการ) (MHz)	ความถี่ที่ได้จริง (MHz)	ระดับสัญญาณ (dBm)
$N_9N_8N_7N_6N_5N_4N_3N_2N_1N_0$	$A_5A_4A_3A_2A_1A_0$			
0 0 1 1 0 1 0 0 1 0	1 1 1 1 0 0	135	135.0022	8
0 0 1 1 0 1 0 1 0 0	1 0 0 0 0 0	136	136.0022	8
0 0 1 1 0 1 0 1 1 0	0 0 0 1 0 0	137	137.0022	8
0 0 1 1 0 1 0 1 1 1	1 0 1 0 0 0	138	138.0022	8
0 0 1 1 0 1 1 0 0 1	0 0 1 1 0 0	139	139.0022	8
0 0 1 1 0 1 1 0 1 0	1 1 0 0 0 0	140	140.0022	8
0 0 1 1 0 1 1 1 0 0	0 1 0 1 0 0	141	141.0022	8
0 0 1 1 0 1 1 1 0 1	1 1 1 0 0 0	142	142.0022	9
0 0 1 1 0 1 1 1 1 1	0 1 1 1 0 0	143	143.0022	9
0 0 1 1 1 0 0 0 0 1	0 0 0 0 0 0	144	144.0022	9
0 0 1 1 1 0 0 0 1 0	1 0 0 1 0 0	145	145.0022	9
0 0 1 1 1 0 0 1 0 0	0 0 1 0 0 0	146	146.0022	9
0 0 1 1 1 0 0 1 0 1	1 0 1 1 0 0	147	147.0022	9
0 0 1 1 1 0 0 1 1 1	0 1 0 0 0 0	148	148.0022	9
0 0 1 1 1 0 1 0 0 0	1 1 0 1 0 0	149	149.0023	9
0 0 1 1 1 0 1 0 1 0	0 1 1 0 0 0	150	150.0023	9
0 0 1 1 1 0 1 0 1 1	1 1 1 1 0 0	151	151.0023	9
0 0 1 1 1 0 1 1 0 1	1 0 0 0 0 0	152	152.0024	9
0 0 1 1 1 0 1 1 1 1	1 0 1 0 0 0	153	153.0024	8
0 0 1 1 1 1 0 0 0 0	1 0 1 0 0 0	154	154.0024	8
0 0 1 1 1 1 0 0 1 0	0 0 1 1 0 0	155	155.0024	8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.22 แสดงวงจรสังเคราะห์ความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

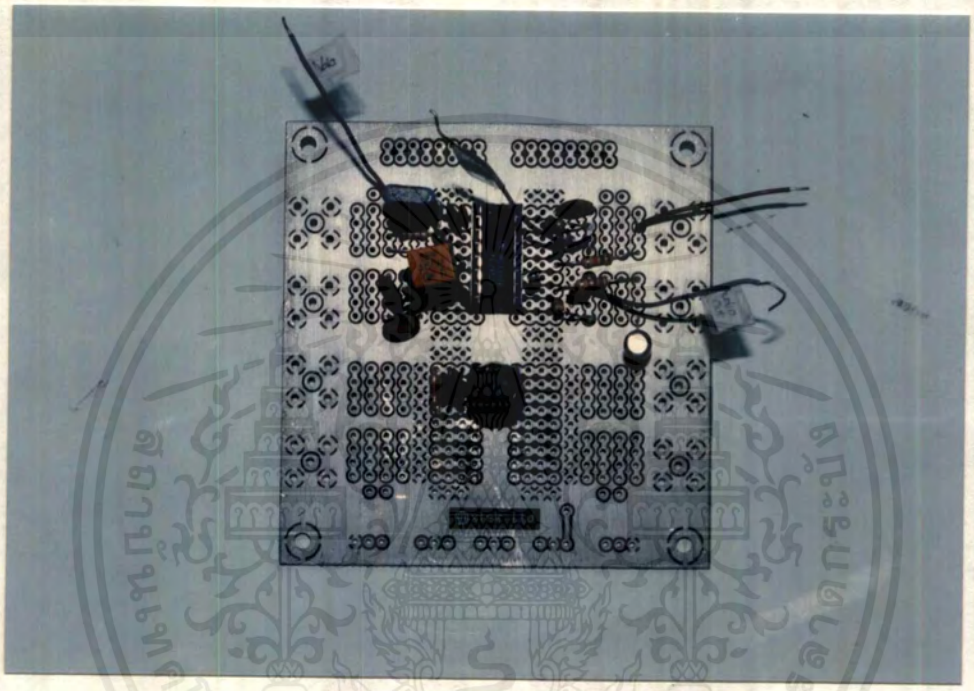


รูปที่ 4.23 แสดงไซด์แบนด์ของสัญญาณเอาท์พุทที่ได้จากวงจรสังเคราะห์ความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 วงจรภาคไอเอฟและดีมอดูเลเตอร์

เมื่อทำการออกแบบวงจรภาคไอเอฟดังรูปที่ 3.14 ทำการต่ออุปกรณ์ตามวงจรจะเป็นดังรูปที่ 4.24



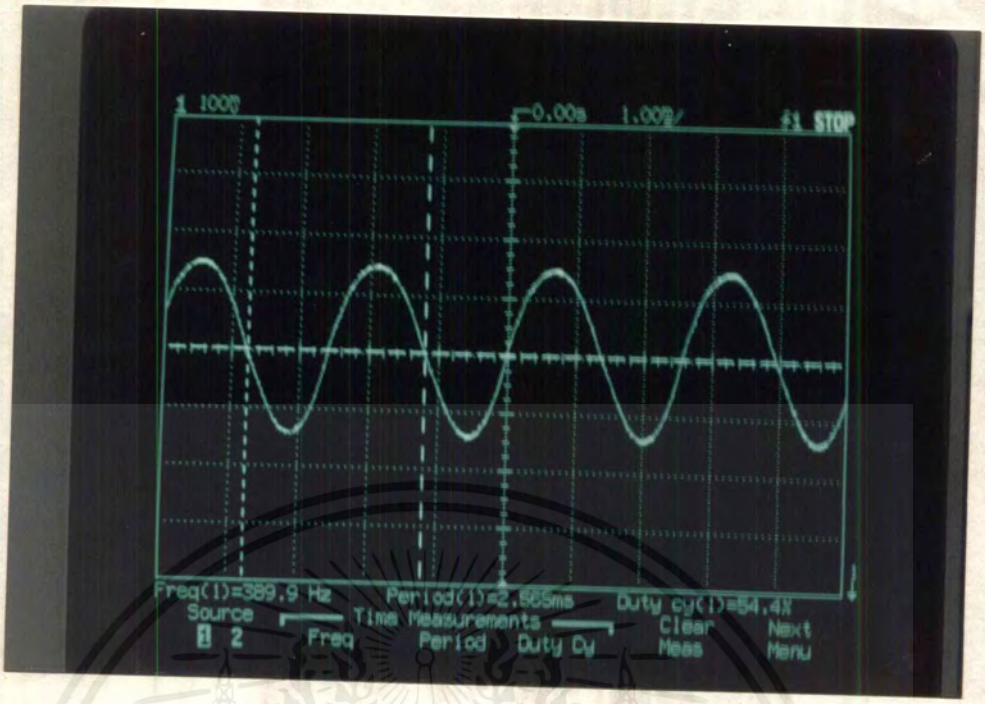
รูปที่ 4.24 วงจรภาคไอเอฟ

<u>วิธีการทดลอง</u>

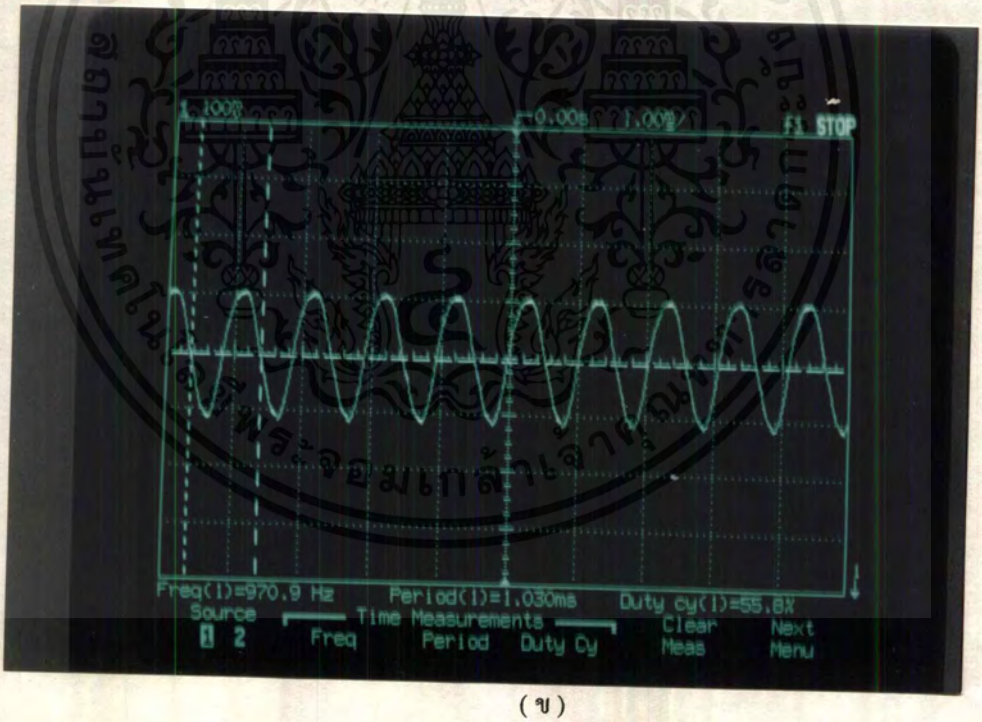
ทำการป้อนสัญญาณเอฟเอ็มจากเครื่องกำเนิดความถี่ที่ระดับ -40 dBm ทำการวัดสัญญาณเอาท์พุทที่ได้จากการดีมอดูเลท เมื่อสัญญาณที่นำมามอดูเลทมีความถี่ 400 Hz และ 1 kHz ทำการลดระดับสัญญาณเอฟเอ็ม สังเกตการเปลี่ยนแปลงของรูปคลื่นสัญญาณที่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง



(ก)



(ข)

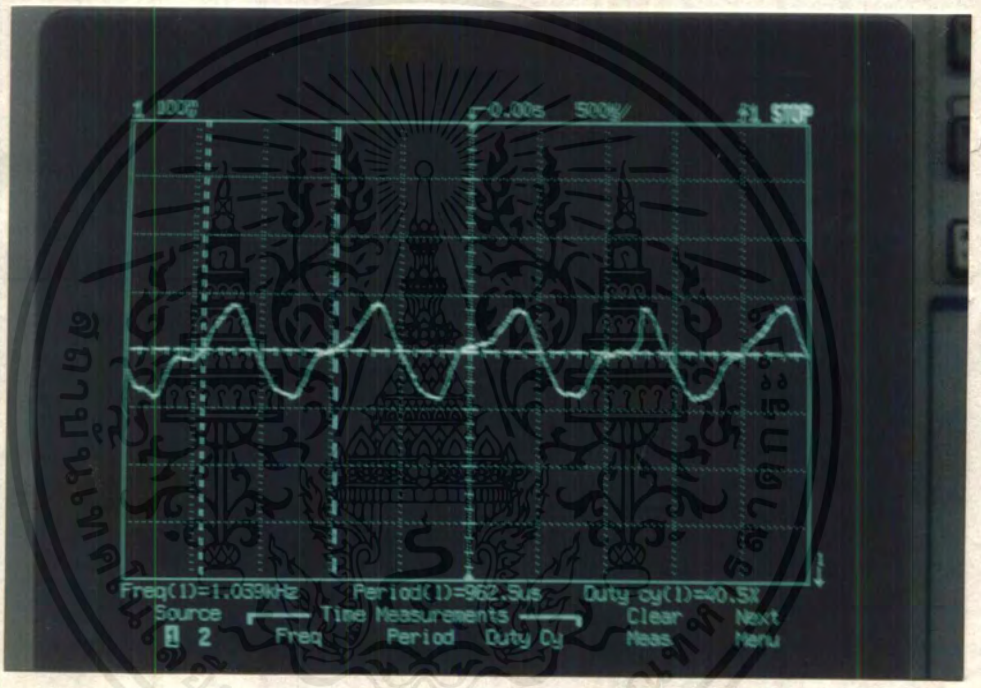
รูปที่ 4.25 แสดงสัญญาณเอาท์พุทที่ได้จากการดีมอดูเลท

(ก) เมื่อสัญญาณที่นำมามอดูเลทมีความถี่ 400 Hz เมื่อระดับสัญญาณเอฟเอ็มมีค่า -40 dBm

(ข) เมื่อสัญญาณที่นำมามอดูเลทมีความถี่ 1000 Hz เมื่อระดับสัญญาณเอฟเอ็มมีค่า -40 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองพบว่าเมื่อทำการลดระดับสัญญาณเอฟเอ็มลง ที่ระดับสัญญาณ -70 dBm จะทำให้รูปสัญญาณเอาท์พุทมีความผิดเพี้ยนขึ้น ดังนั้นจึงสรุปได้ว่า วงจรภาคไอเอฟมีค่าความไวของการรับสัญญาณ (sensitivity) ประมาณ -70 dBm



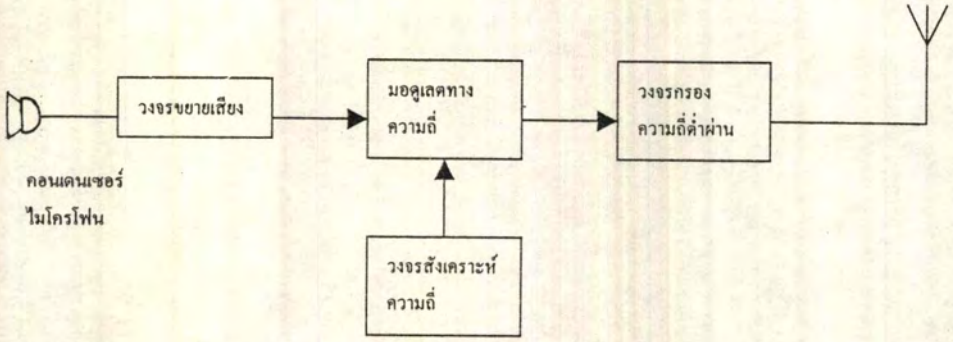
รูปที่ 4.26 แสดงสัญญาณที่ได้จากการดีมอดูเลท เมื่อป้อนสัญญาณเอฟเอ็มที่ระดับ -70 dBm

(ความถี่ของสัญญาณที่นำมามอดูเลทมีค่าเท่ากับ 1000 Hz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

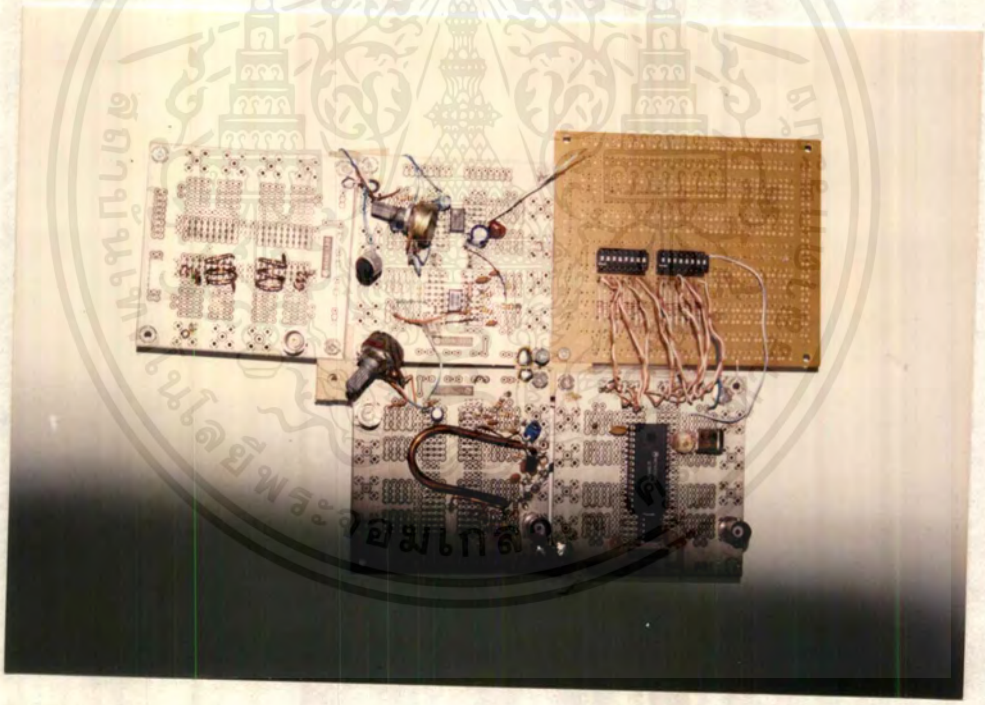
4.7 วงจรรวมของภาคเครื่องส่ง

ทำการต่อวงจรส่วนต่างๆ ของภาคเครื่องส่ง ดังรูปบล็อคไดอะแกรม



รูปที่ 4.27 แสดงบล็อคไดอะแกรมอย่างง่ายของภาคเครื่องส่ง

เมื่อต่อวงจรส่วนต่างๆ ดังรูปแล้วเป็นดังนี้



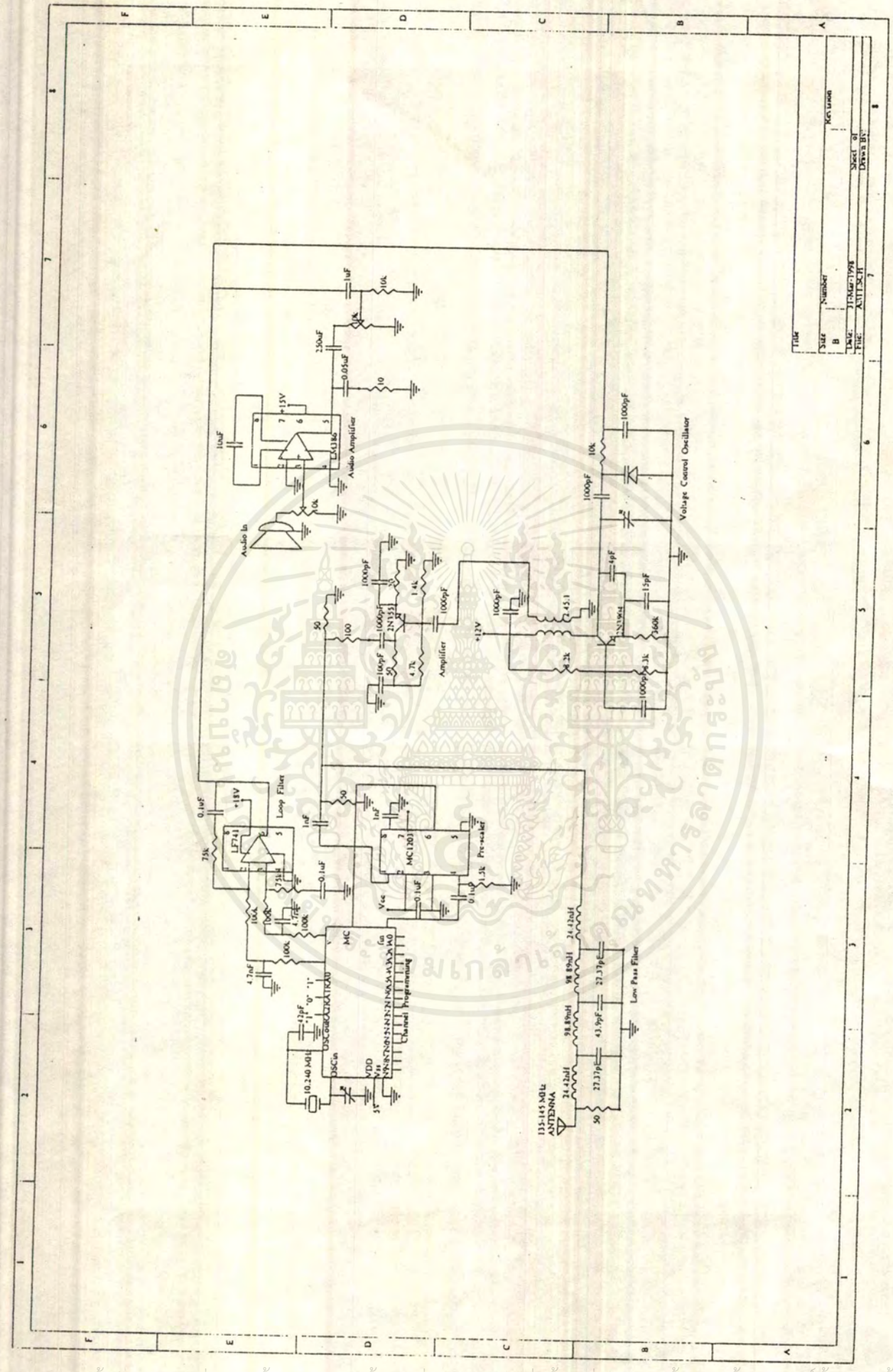
รูปที่ 4.28 แสดงวงจรภาคเครื่องส่ง

หมายเหตุ วงจรภาคเครื่องส่งนี้ยังไม่ได้ต่อส่วนของวงจรเพาเวอร์แอมปลิฟายเออร์

<u>วิธีการทดลอง</u>

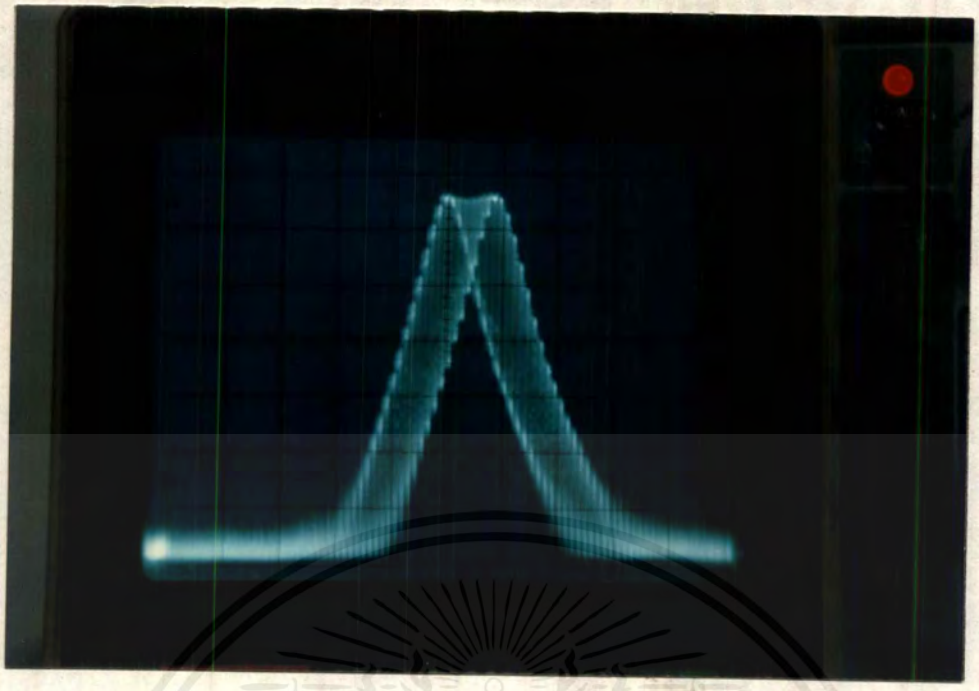
ทำการป้อนสัญญาณความถี่ 1 kHz, 2 kHz, 3 kHz (ซึ่งอยู่ในช่วงของความถี่เสียง) จากซิกแนลเจเนอร์เรเตอร์ (signal generator) เข้าไปผสมกับสัญญาณพาหะที่ได้จากวงจรสังเคราะห์ความถี่ บันทึกเอาท์พุทที่ได้จากวงจรกรองความถี่ผ่าน เป็นดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

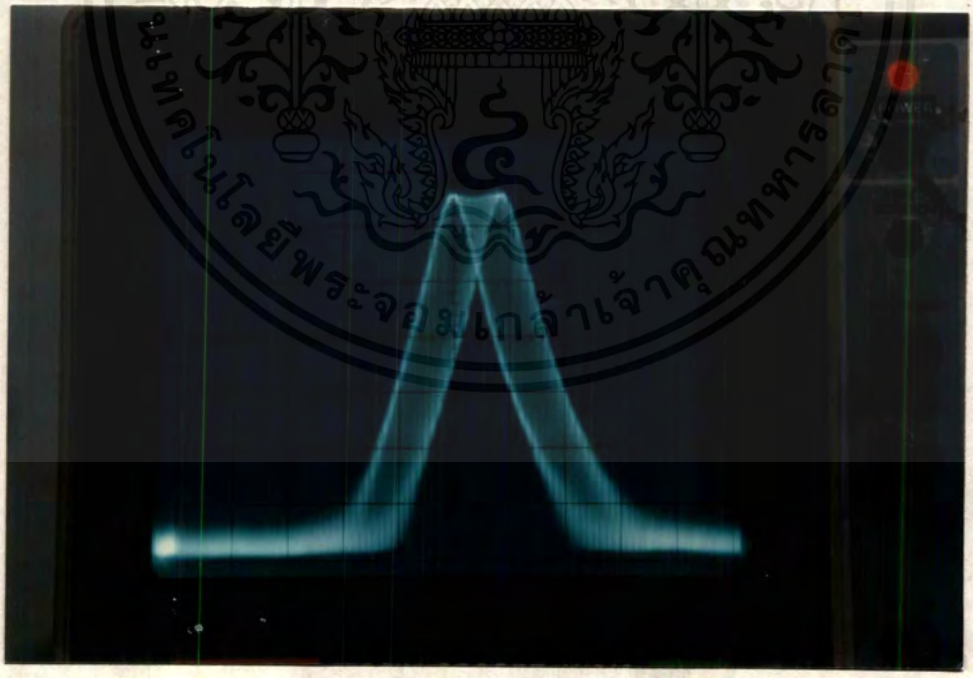


รูปที่ 4.29 รูปแสดงวงจรรวมภาคเครื่องส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

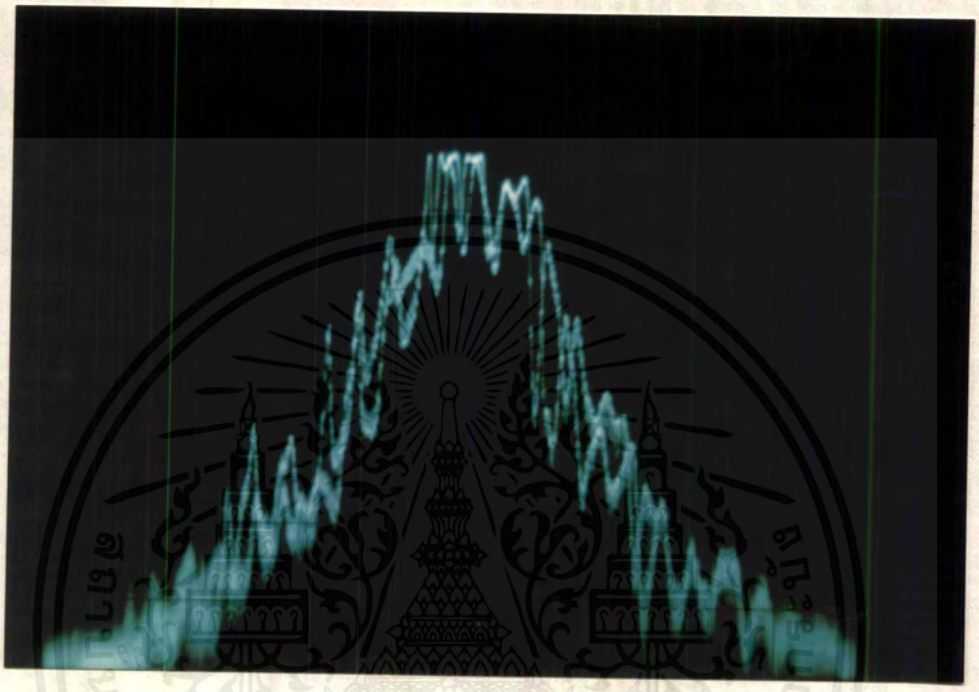


รูปที่ 4.30 แสดงเอาท์พุทของภาคเครื่องส่งเมื่อป้อนสัญญาณ 1 KHz ขนาด 200 Vp-p มอดูเลททางความถี่กับสัญญาณพาหะความถี่ 144 MHz จากวงจรสังเคราะห์ความถี่



รูปที่ 4.31 แสดงเอาท์พุทของภาคเครื่องส่งเมื่อป้อนสัญญาณ 2 KHz ขนาด 200 Vp-p มอดูเลททางความถี่กับสัญญาณพาหะความถี่ 144 MHz จากวงจรสังเคราะห์ความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

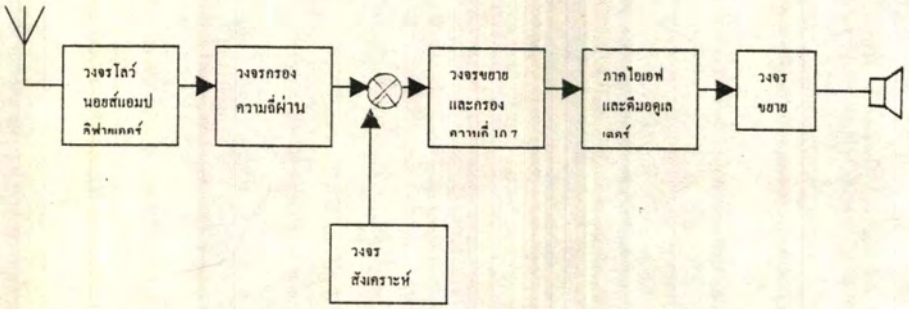


รูปที่ 4.32 แสดงเอาท์พุทของภาคเครื่องส่งเมื่อป้อนสัญญาณจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

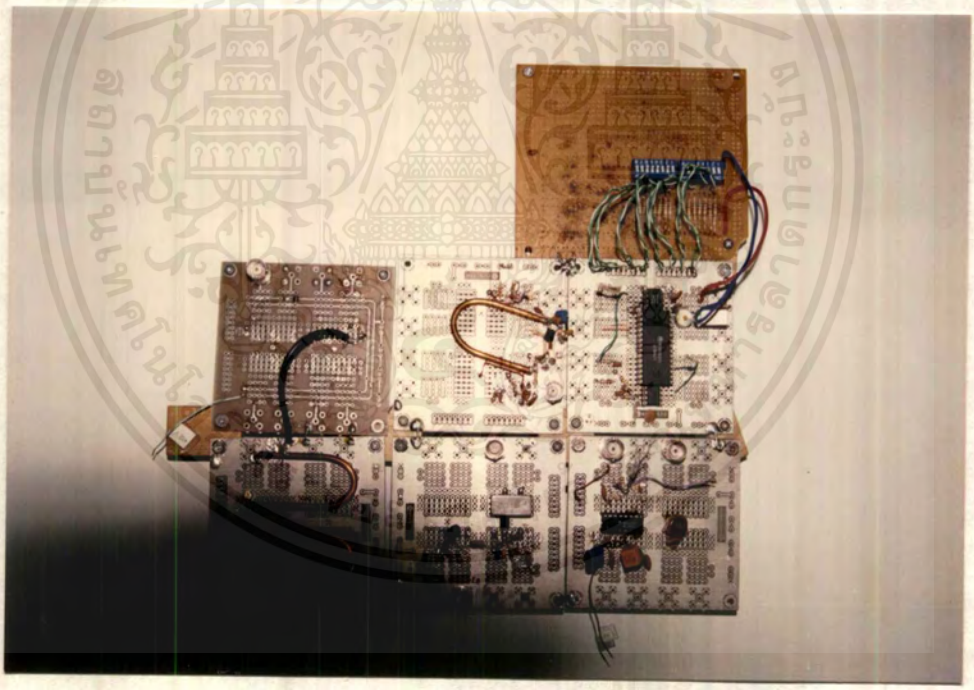
4.8 วงจรรวมภาคเครื่องรับ

ทำการต่อวงจรส่วนต่างๆ ของภาคเครื่องรับ ดังรูปบล็อคไดอะแกรมต่อไปนี้



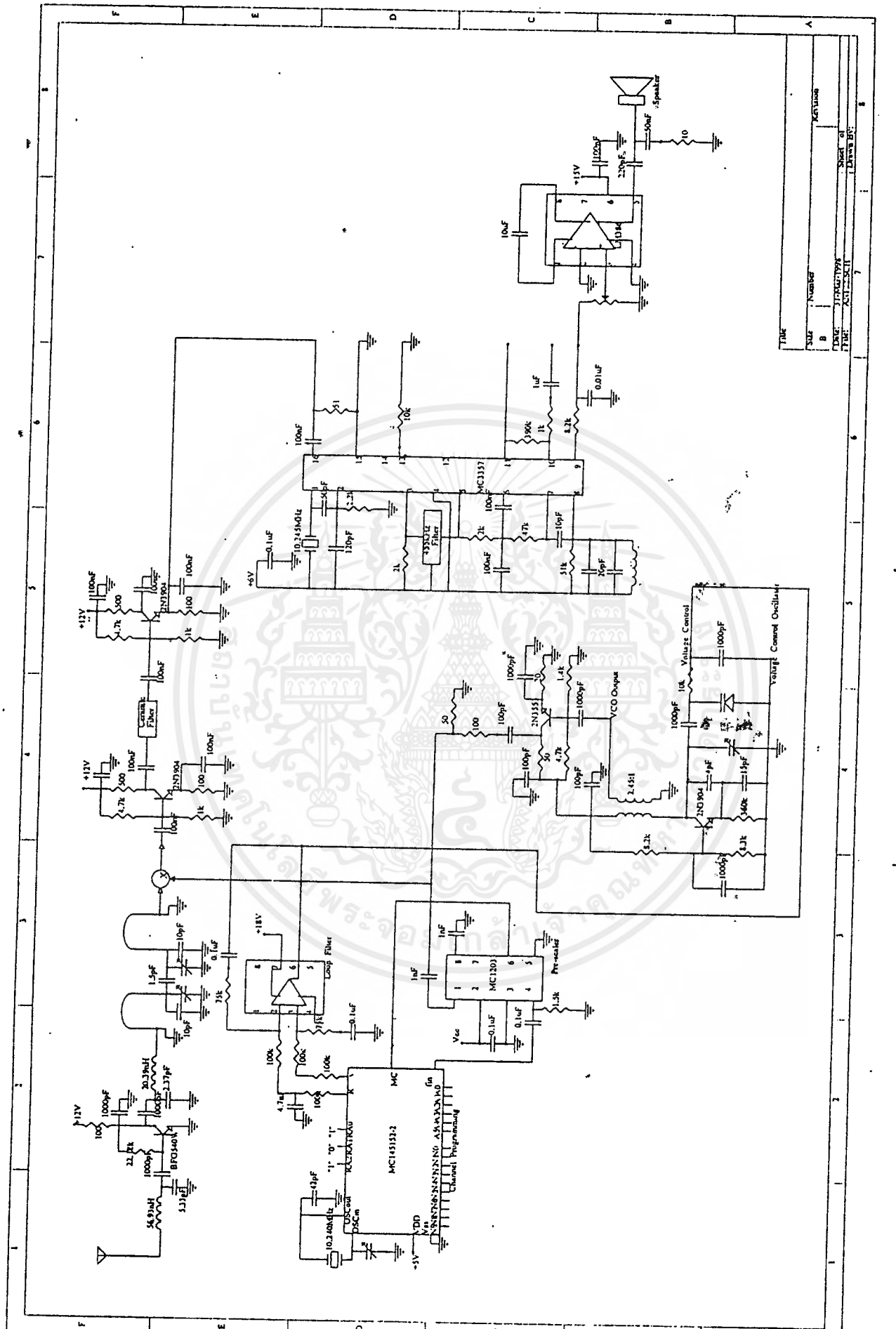
รูปที่ 4.33 แสดงบล็อคไดอะแกรมอย่างง่ายของภาคเครื่องรับ

เมื่อต่อวงจรส่วนต่างๆดังรูปแล้วเป็นดังนี้



รูปที่ 4.34 แสดงวงจรภาคเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.35 รูปแสดงวงจรรวมภาคเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

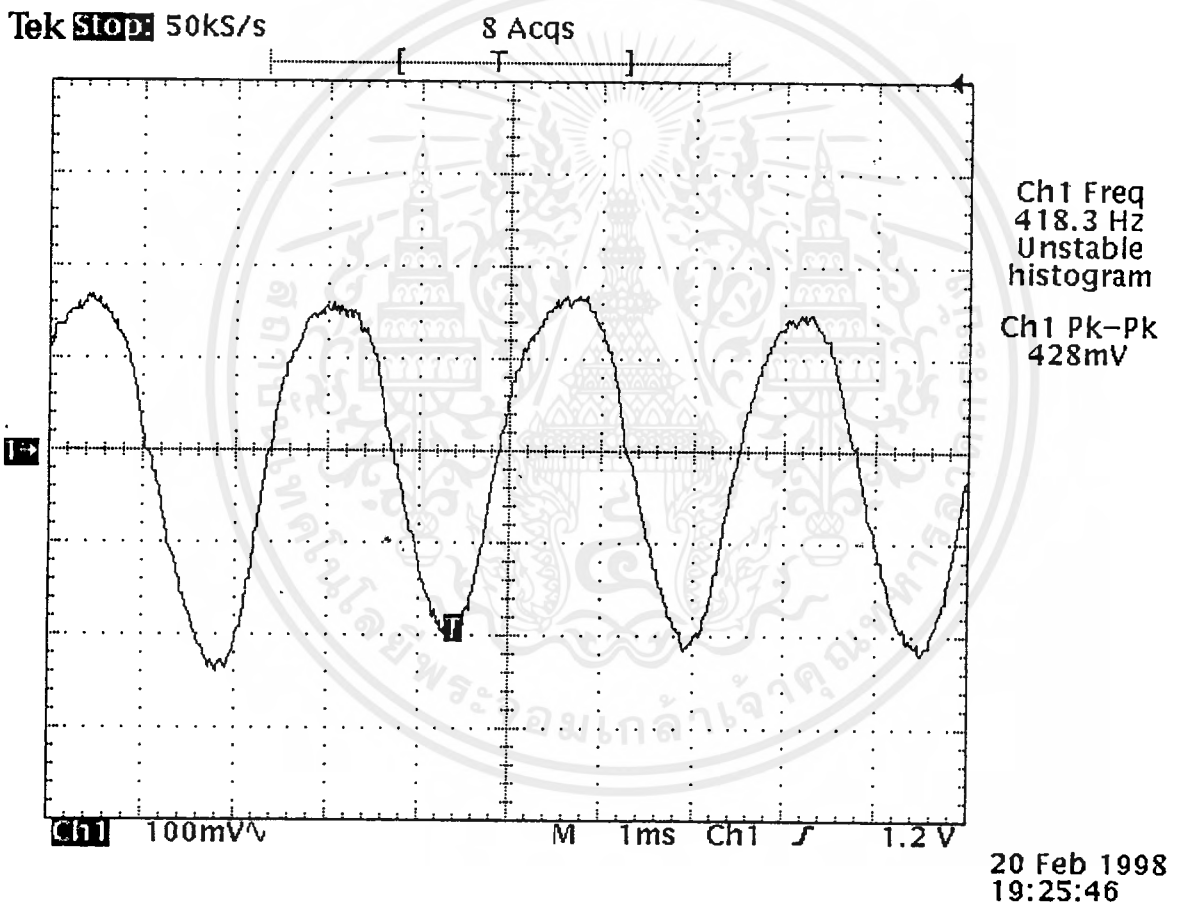
วิธีการทดลอง

1. ป้อนสัญญาณเอฟเอ็มจากเครื่องกำเนิดสัญญาณโดยปรับใช้ความถี่พาหะ 139.3 เมกะเฮิรตซ์และสัญญาณมอดูเลต 400 เฮิรตซ์, 1 กิโลเฮิรตซ์ ที่ระดับสัญญาณต่างๆ เข้าที่อินพุทเรดิโอฟรีเควนซี่(radio frequency)

2. ป้อนสัญญาณเอาท์พุทที่ได้จากวงจรสังเคราะห์ความถี่โดยใช้ความถี่ 150 เมกะเฮิรตซ์เข้าที่อินพุทโลคอลออสซิลเลเตอร์ (Local oscillator) ของมิกเซอร์

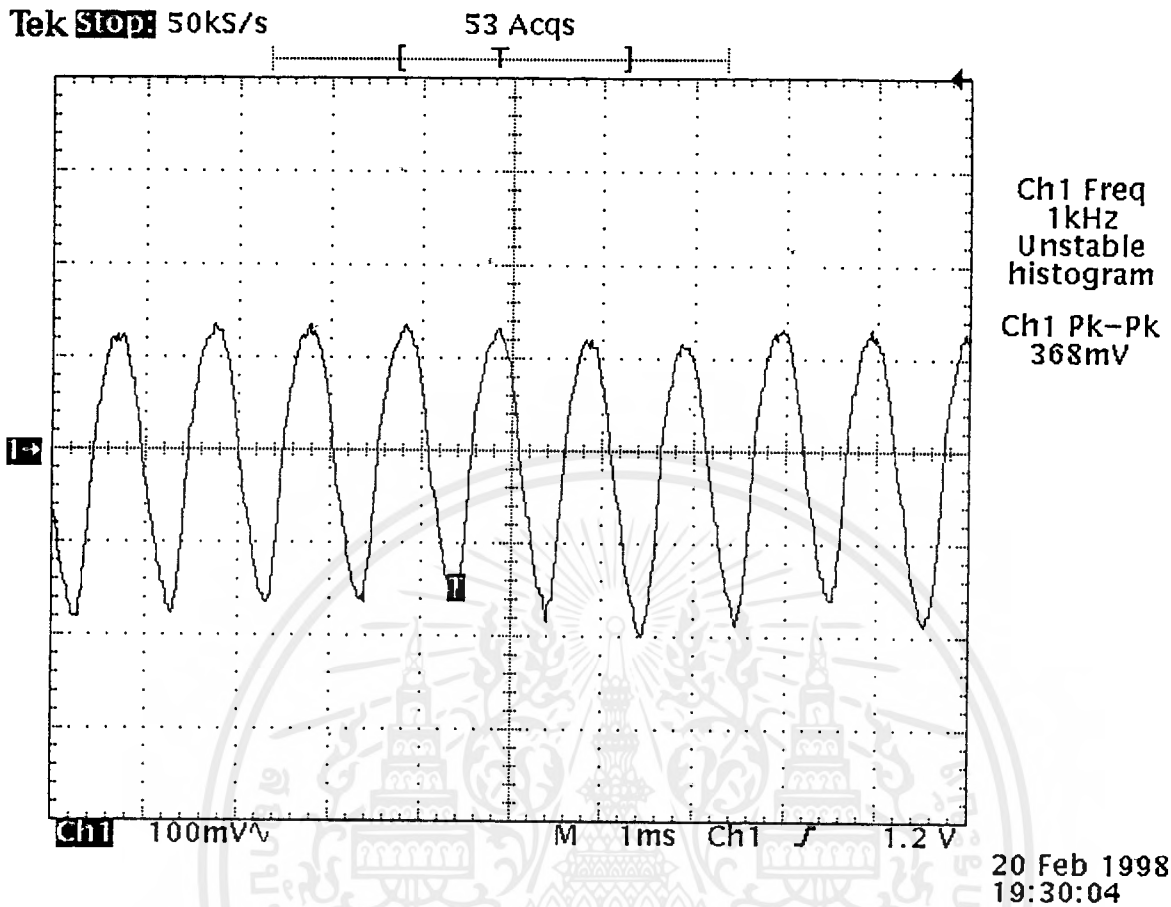
3. บันทึกผลจากเอาท์พุทของภาคไอเอฟและดีมอดูเลเตอร์ พิจารณารูปสัญญาณและค่าความไวในการรับสัญญาณ (sensitivity)

ผลการทดลอง



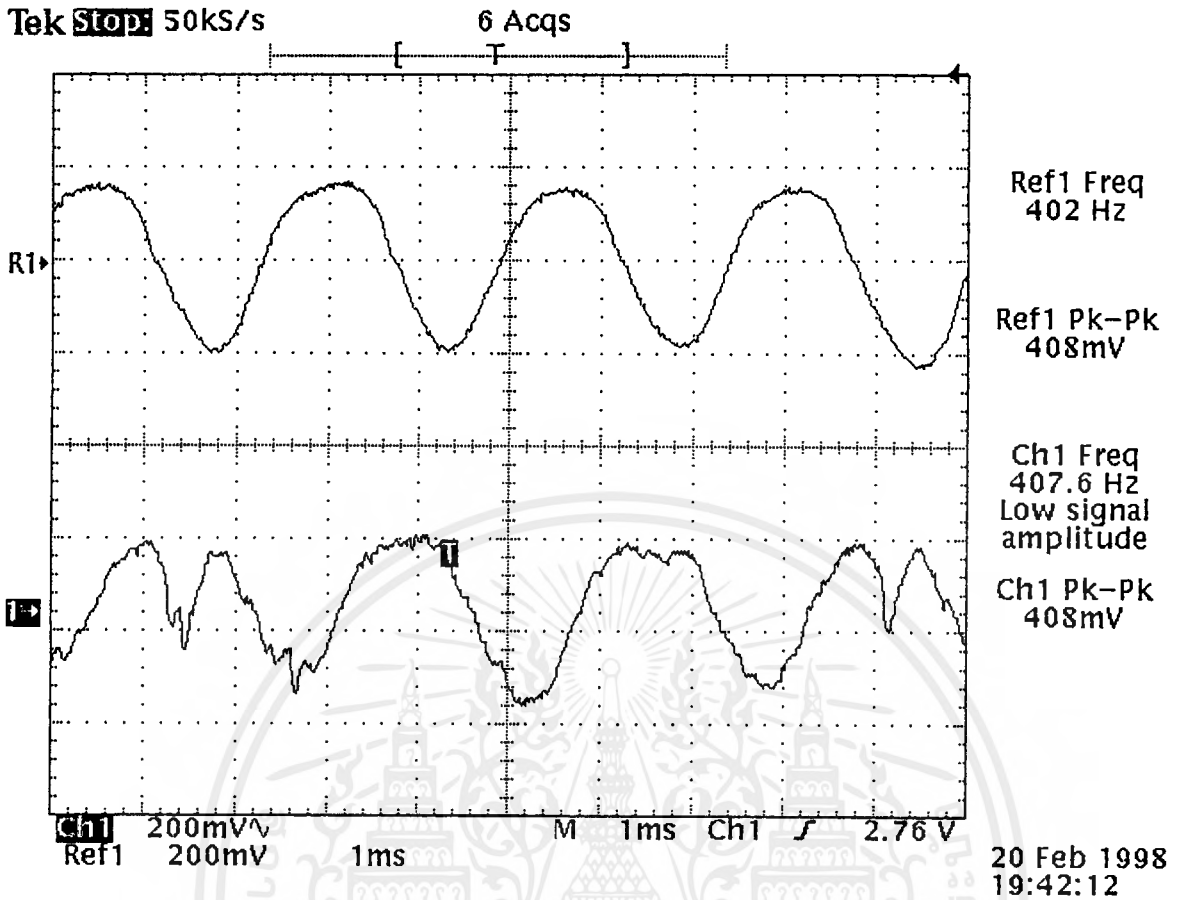
รูปที่ 4.36 แสดงเอาท์พุทของภาคเครื่องรับเมื่อใช้สัญญาณมอดูเลท 400 เฮิรตซ์ที่ระดับสัญญาณ -40 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.37 แสดงเอาท์พุทของภาคเครื่องรับเมื่อใช้สัญญาณมอดูเลท 1 kHz ที่ระดับสัญญาณ -40 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.38 แสดงเอาท์พุทของภาคเครื่องรับ เมื่อใช้สัญญาณมอดูเลท 1 kHz ที่ระดับสัญญาณ -90 dBm และ -100 dBm ตามลำดับ

จากรูปที่ 4.33 จะพบว่า เมื่อทำการลดระดับสัญญาณเอฟเอ็มลงที่ระดับสัญญาณ -100 dBm จะทำให้รูปสัญญาณเอาท์พุทเกิดความเพี้ยนขึ้น ดังนั้นสรุปได้ว่าวงจรภาคไอเอฟมีค่าความไวในการรับสัญญาณประมาณ -100 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และบทสรุป

จากการทดลองทั้งหมดของโครงงานปริญญานิพนธ์นี้ สามารถทำการรับส่งสัญญาณกันได้ในระยะทาง 10 เมตร โดยที่พบส่วนที่เป็นปัญหายุ่งยากพอสมควรก็คือ ส่วนของวงจรสังเคราะห์ความถี่ เนื่องจากการที่วงจรจะสามารถล็อคความถี่ได้ถูกต้องนั้น ขึ้นอยู่กับองค์ประกอบหลายๆส่วน ส่วนที่สำคัญ คือ วงจรโวลเตจคอนโทรลออสซิลเลเตอร์ ซึ่งจะต้องออกแบบให้สามารถทำงานได้ในช่วงความถี่ที่ต้องการ อีกทั้งยังต้องสนใจในเรื่องของเพาเวอร์ที่ได้จากวงจรส่วนนี้ นั่นคือต้องพอเหมาะด้วย จึงจะทำให้ส่วนต่อไปคือส่วนของวงจรพรีสเกลเลอร์หารความถี่ออกมาได้ถูกต้อง และที่สำคัญคือความมีเสถียรภาพของวงจรโวลเตจคอนโทรลออสซิลเลเตอร์ เพื่อที่จะทำให้สามารถล็อคความถี่ออกมาได้ถูกต้องและแม่นยำเสมอไป

นอกจากนี้ยังพบปัญหาของการแมทช์ชิงอิมพิแดนซ์ระหว่างวงจร ซึ่งจะทำให้เกิดการลดทอนของสัญญาณเมื่อแต่ละวงจรไม่แมทช์ชิงอิมพิแดนซ์กัน อันจะทำให้เกิดปัญหาของสัญญาณรบกวนแทรกซ้อนค่อนข้างมาก

จากการทดลองในปริญญานิพนธ์นี้ ผู้ทดลองได้รับความรู้ในหลายๆด้าน อาทิเช่น การออกแบบวงจรในส่วนต่างๆ, การเรียนรู้การใช้เครื่องมือวัดและอุปกรณ์ต่างๆ รวมไปถึงเรียนรู้ปัญหาต่างๆและแนวทางของการแก้ไขปัญหาที่เกิดขึ้นเหล่านั้น ในส่วนของแนวทางในการพัฒนาของโครงงานนี้ก็คือ การปรับปรุงประสิทธิภาพทั้งในด้านของการลดทอนสัญญาณรบกวนให้ได้มากที่สุด ระยะทางในการรับส่งข่าวสารและ ขนาดของเครื่องส่งและเครื่องรับให้มีขนาดเล็กกระทัดรัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. Norm Dyne, Heige Granberg "Radio Frequency Transistor"
   : HighText Publications, Inc., , 1929
2. ถวิล พึ่งมา "การออกแบบวงจรทางโทรคมนาคม" กรุงเทพฯ
   : สำนักพิมพ์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
3. สุชาติ กังวารจิตต์ "เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร" กรุงเทพฯ
   : สำนักพิมพ์ บริษัท ซีเอ็ดยูเคชั่น จำกัด, 2536

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145151-2
MC145152-2
MC145155-2
MC145156-2
MC145157-2
MC145158-2

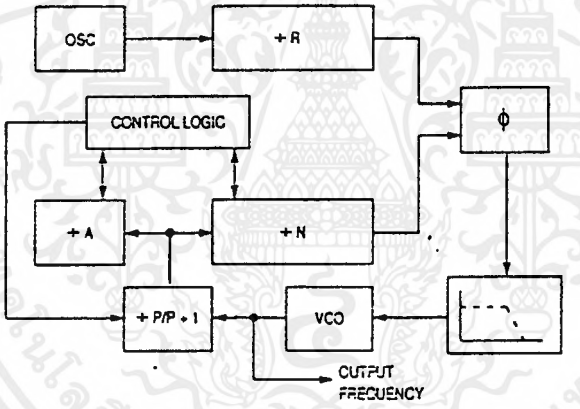
PLL Frequency Synthesizer Family

CMOS

The devices described in this document are typically used as low–power, phase–locked loop frequency synthesizers. When combined with an external low–pass filter and voltage–controlled oscillator, these devices can provide all the remaining functions for a PLL frequency synthesizer operating up to the device's frequency limit. For higher VCO frequency operation, a down mixer or a prescaler can be used between the VCO and the synthesizer IC.

These frequency synthesizer chips can be found in the following and other applications:

CATV	TV Tuning
AM/FM Radios	Scanning Receivers
Two–Way Radios	Amateur Radio



CONTENTS

Page

DEVICE DETAIL SHEETS
MC145151–2 Parallel–Input, Single–Modulus 2–629
MC145152–2 Parallel–Input, Dual–Modulus 2–632
MC145155–2 Serial–Input, Single–Modulus 2–636
MC145156–2 Serial–Input, Dual–Modulus 2–640
MC145157–2 Serial–Input, Single–Modulus 2–644
MC145158–2 Serial–Input, Dual–Modulus 2–647

FAMILY CHARACTERISTICS
Maximum Ratings 2–650
DC Electrical Characteristics 2–650
AC Electrical Characteristics 2–652
Timing Requirements 2–653
Frequency Characteristics 2–654
Phase Detector/Lock Detector Output Waveforms 2–654

DESIGN CONSIDERATIONS
Phase–Locked Loop — Low–Pass Filter Design 2–655
Crystal Oscillator Considerations 2–656
Dual–Modulus Prescaling 2–657

REV 1
8/95

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145152-2

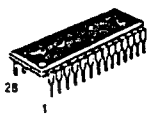
Parallel-Input PLL Frequency Synthesizer

Interfaces with Dual–Modulus Prescalers

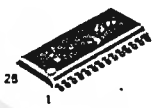
The MC145152–2 is programmed by sixteen parallel inputs for the N and A counters and three input lines for the R counter. The device features consist of a reference oscillator, selectable–reference divider, two–output phase detector, 10–bit programmable divide–by–N counter, and 6–bit programmable ÷ A counter.

The MC145152–2 is an improved–performance drop–in replacement for the MC145152–1. Power consumption has decreased and ESD and latch–up performance have improved.

- Operating Temperature Range: – 40 to 85°C
- Low Power Consumption Through Use of CMOS Technology
- 3.0 to 9.0 V Supply Range
- On– or Off–Chip Reference Oscillator Operation
- Lock Detect Signal
- Dual Modulus/Parallel Programming
- 8 User–Selectable ÷ R Values: 8, 64, 128, 256, 512, 1024, 1160, 2048
- ÷ N Range = 3 to 1023, ÷ A Range = 0 to 63
- Chip Complexity: 8000 FETs or 2000 Equivalent Gates
- See Application Note AN980



P SUFFIX
PLASTIC DIP
CASE 710

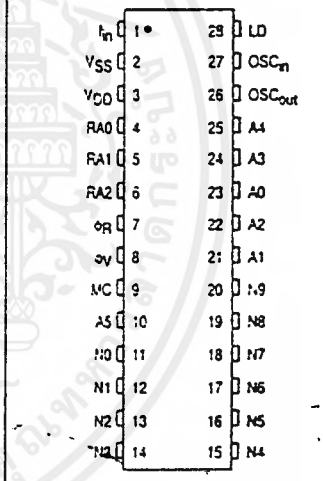


DW SUFFIX
SOG PACKAGE
CASE 751F

ORDERING INFORMATION

MC145152P2	Plastic DIP
MC145152DW2	SOG Package

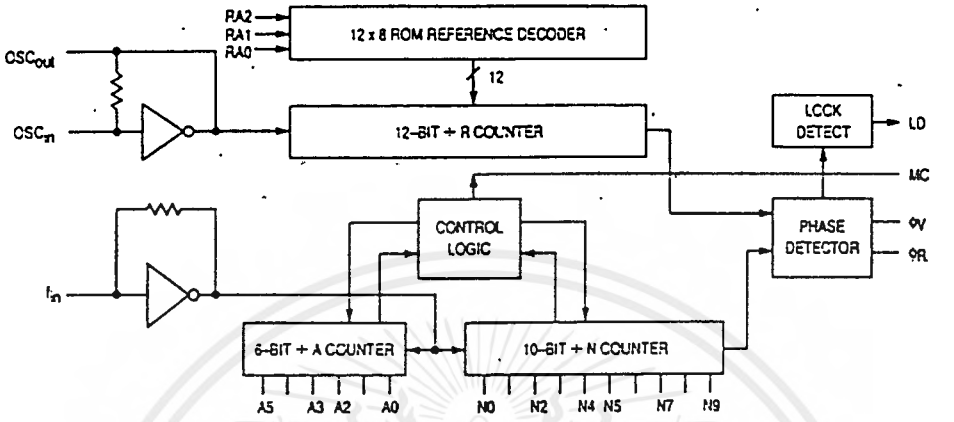
PIN ASSIGNMENT



REV 1
8/95

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145152–2 BLOCK DIAGRAM



NOTE: N0 – N9, A0 – A5, and RA0 – RA2 have pull–up resistors that are not shown.

PIN DESCRIPTIONS

INPUT PINS

f_{in}
Frequency Input (Pin 1)

Input to the positive edge triggered ÷ N and ÷ A counters. f_{in} is typically derived from a dual–modulus prescaler and is ac coupled into the device. For larger amplitude signals (standard CMOS logic levels) dc coupling may be used.

RA0, RA1, RA2
Reference Address Inputs (Pins 4, 5, 6)

These three inputs establish a code defining one of eight possible divide values for the total reference divider. The total reference divide values are as follows:

Reference Address Code			Total Divide Value
RA2	RA1	RA0	
0	0	0	8
0	0	1	64
0	1	0	128
0	1	1	256
1	0	0	512
1	0	1	1024
1	1	0	1160
1	1	1	2048

N0 – N9
N Counter Programming Inputs (Pins 11 – 20)

The N inputs provide the data that is preset into the ÷ N counter when it reaches the count of 0. N0 is the least significant digit and N9 is the most significant. Pull–up resistors ensure that inputs left open remain at a logic 1 and require only a SPST switch to alter data to the zero state.

A0 – A5
A Counter Programming Inputs
(Pins 23, 21, 22, 24, 25, 10)

The A inputs define the number of clock cycles of f_{in} that require a logic 0 on the MC output (see Dual–Modulus Prescaling section). The A inputs all have internal pull–up resistors that ensure that inputs left open will remain at a logic 1.

OSC_{in}, OSC_{out}
Reference Oscillator Input/Output (Pins 27, 26)

These pins form an on–chip reference oscillator when connected to terminals of an external parallel resonant crystal. Frequency setting capacitors of appropriate value must be connected from OSC_{in} to ground and OSC_{out} to ground. OSC_{in} may also serve as the input for an externally–generated reference signal. This signal is typically ac coupled to OSC_{in}, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required to OSC_{out}.

OUTPUT PINS

ϕ_R, ϕ_V
Phase Detector B Outputs (Pins 7, 8)

These phase detector outputs can be combined externally for a loop–error signal.

If the frequency f_V is greater than f_R or if the phase of f_V is leading, then error information is provided by ϕ_V pulsing low. ϕ_R remains essentially high.

If the frequency f_V is less than f_R or if the phase of f_V is lagging, then error information is provided by ϕ_R pulsing low. ϕ_V remains essentially high.

If the frequency of $f_V = f_R$ and both are in phase, then both ϕ_V and ϕ_R remain high except for a small minimum time period when both pulse low in phase.

MC
Dual–Modulus Prescale Control Output (Pin 9)

Signal generated by the on–chip control logic circuitry for controlling an external dual–modulus prescaler. The MC level will be low at the beginning of a count cycle and will remain low until the ÷ A counter has counted down from its programmed value. At this time, MC goes high and remains high until the ÷ N counter has counted the rest of the way down from its programmed value (N – A additional counts since both ÷ N and ÷ A are counting down during the first

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

portion of the cycle). MC is then set back low, the counters preset to their respective programmed values, and the above sequence repeated. This provides for a total programmable divide value (N_T) = N • P + A where P and P + 1 represent the dual–modulus prescaler divide values respectively for high and low MC levels, N the number programmed into the ÷ N counter, and A the number programmed into the ÷ A counter.

LD
Lock Detector Output (Pin 28)

Essentially a high level when loop is locked (f_R, f_V of same phase and frequency). Pulses low when loop is out of lock.

POWER SUPPLY

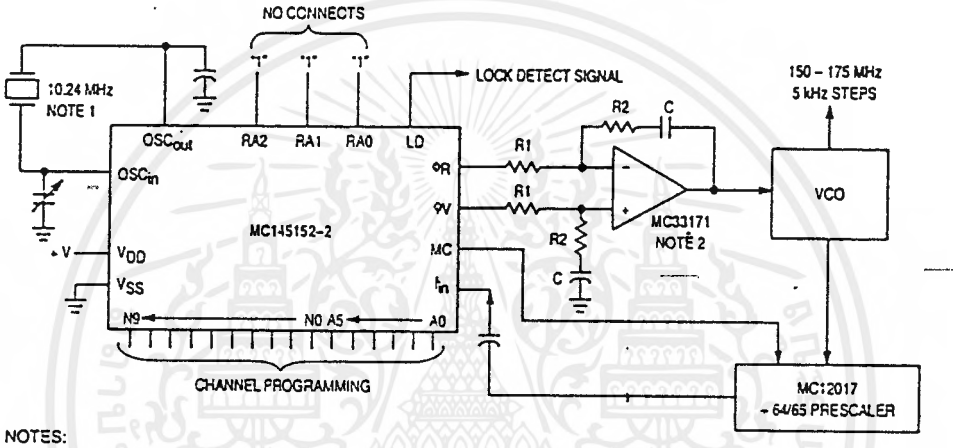
V_{DD}
Positive Power Supply (Pin 3)

The positive power supply potential. This pin may range from + 3 to + 9 V with respect to V_{SS}.

V_{SS}
Negative Power Supply (Pin 2)

The most negative supply potential. This pin is usually ground.

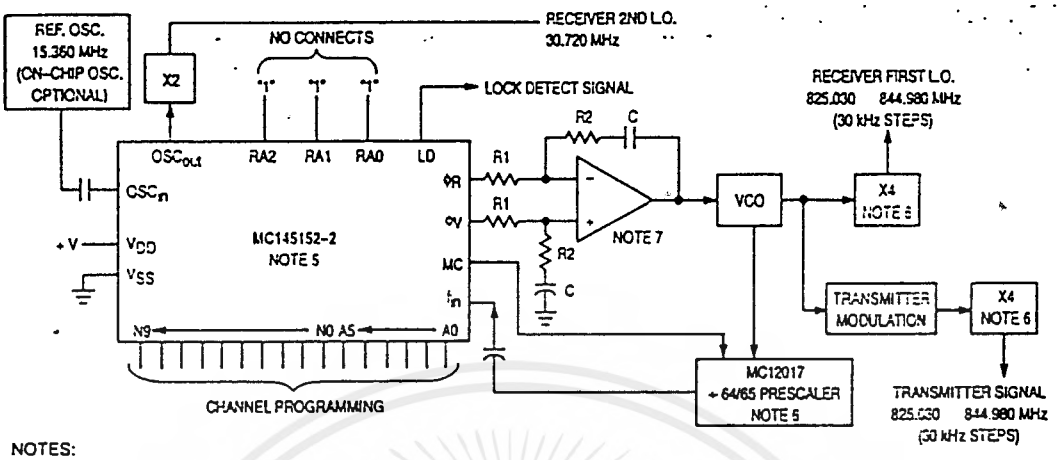
TYPICAL APPLICATIONS



NOTES:
1. Off–chip oscillator optional.
2. The ϕ_R and ϕ_V outputs are fed to an external combiner/loop filter. See the Phase–Locked Loop — Low–Pass Filter Design page for additional information. The ϕ_R and ϕ_V outputs swing rail–to–rail. Therefore, the user should be careful not to exceed the common mode input range of the op amp used in the combiner/loop filter.

Figure 1. Synthesizer for Land Mobile Radio VHF Bands

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



NOTES:

1. Receiver 1st I.F. = 45 MHz, low side injection; Receiver 2nd I.F. = 11.7 MHz, low side injection.
2. Duplex operation with 45 MHz receiver/transmit separation.
3. f_R = 7.5 kHz; ÷ R = 2048.
4. N_{total} = N • 64 + A = 27501 to 28166; N = 429 to 440; A = 0 to 63.
5. MC145153–2 may be used where serial data entry is desired.
6. High frequency prescalers (e.g., MC12018 [520 MHz] and MC12022 [1 GHz]) may be used for higher frequency VCO and f_{ref} implementations.
7. The ϕ_R and ϕ_V outputs are fed to an external combiner/loop filter. See the Phase–Locked Loop — Low–Pass Filter Design page for additional information. The ϕ_R and ϕ_V outputs swing rail–to–rail. Therefore, the user should be careful not to exceed the common mode input range of the op amp used in the combiner/loop filter.

Figure 2. 666–Channel, Computer–Controlled, Mobile Radiotelephone Synthesizer for 800 MHz Cellular Radio Systems

MC145152–2 Data Sheet Continued on Page 2-650

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NPN 9 GHz wideband transistor

BFG540W
BFG540W/X; BFG540W/XR

FEATURES

- High power gain
- Low noise figure
- High transition frequency
- Gold metallization ensures excellent reliability.

APPLICATIONS

They are intended for applications in the RF front end, in wideband applications in the GHz range such as analog and digital cellular telephones, cordless telephones (CT2, CT3, PCN, DECT, etc.), radar detectors, pagers, satellite television tuners (SATV), MATV/CATV amplifiers and repeater amplifiers in fibre-optic systems.

DESCRIPTION

NPN silicon planar epitaxial transistors in plastic, 4-pin dual-emitter SOT343 and SOT343R packages.

MARKING

TYPE NUMBER	CODE
BFG540W	N9
BFG540W/X	N7
BFG540W/XR	N8

PINNING

PIN	DESCRIPTION
BFG540W (see Fig.1)	
1	collector
2	base
3	emitter
4	emitter
BFG540W/X (see Fig.1)	
1	collector
2	emitter
3	base
4	emitter
BFG540W/XR (see Fig.2)	
1	collector
2	emitter
3	base
4	emitter

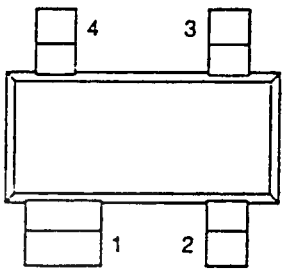


Fig.1 SOT343.

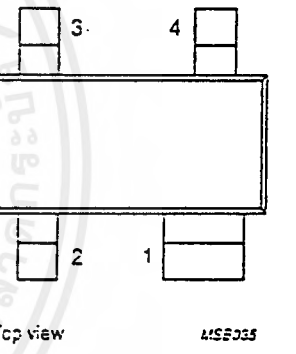


Fig.2 SOT343R.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V_{CBO}	collector-base voltage	open emitter	–	–	20	V
V_{CEO}	collector-emitter voltage	open base	–	–	15	V
I_C	collector current (DC)		–	–	120	mA
P_{tot}	total power dissipation	up to T_s = 60 °C	–	–	500	mW
h_{FE}	DC current gain	I_C = 40 mA; V_{CE} = 8 V	60	120	250	
C_{re}	feedback capacitance	I_C = 0; V_{CB} = 8 V; f = 1 MHz	–	0.5	–	pF
f_T	transition frequency	I_C = 40 mA; V_{CE} = 8 V; f = 1 GHz; T_{amb} = 25 °C	–	9	–	GHz
G_{UM}	maximum unilateral power gain	I_C = 40 mA; V_{CE} = 8 V; f = 900 MHz; T_{amb} = 25 °C	–	16	–	dB
		I_C = 40 mA; V_{CE} = 8 V; f = 2 GHz; T_{amb} = 25 °C		10	–	dB
$\lvert s_{21}\rvert^2$	insertion power gain	I_C = 40 mA; V_{CE} = 8 V; f = 900 MHz; T_{amb} = 25 °C	14	15	–	dB
F	noise figure	$\Gamma_s = \Gamma_{opt}$; I_C = 10 mA; V_{CE} = 8 V; f = 2 GHz	–	2.1	–	dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTICS

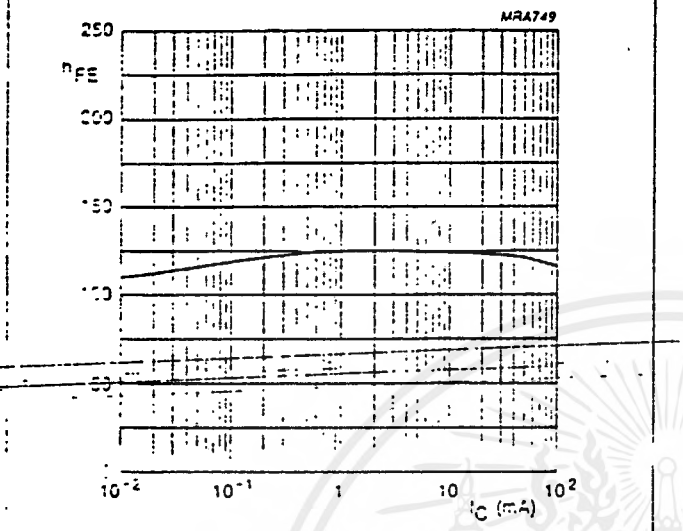
T_j = 25 °C (unless otherwise specified).

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$V_{(BR)CBO}$	collector-base breakdown voltage	open emitter; I_C = 10 μA ; I_E = 0	–	–	20	V
$V_{(BR)CEO}$	collector-emitter breakdown voltage	open base; I_C = 100 μA; I_B = 0	–	–	15	V
$V_{(BR)EBO}$	emitter-base breakdown voltage	open collector; I_E = 10 μA; I_C = 0	–	–	2.5	V
I_{CBO}	collector cut-off current	open emitter; V_{CB} = 8 V; I_E = 0	–	–	50	nA
h_{FE}	DC current gain	I_C = 40 mA; V_{CE} = 8 V	60	120	250	
f_T	transition frequency	I_C = 40 mA; V_{CE} = 8 V; f = 1 GHz; T_{amb} = 25 °C	–	9	–	GHz
C_c	collector capacitance	$I_E = i_e$ = 0; V_{CB} = 8 V; f = 1 MHz	–	0.9	–	pF
C_e	emitter capacitance	$I_C = i_c$ = 0; V_{EB} = 0.5 V; f = 1 MHz	–	2	–	pF
C_{re}	feedback capacitance	I_C = 0; V_{CB} = 8 V; f = 1 MHz	–	0.5	–	pF
G_{UM}	maximum unilateral power gain; note 1	I_C = 40 mA; V_{CE} = 8 V; f = 900 MHz; T_{amb} = 25 °C	–	16	–	dB
		I_C = 40 mA; V_{CE} = 8 V; f = 2 GHz; T_{amb} = 25 °C	–	10	–	dB
$\|s_{21}\|^2$	insertion power gain	I_C = 40 mA; V_{CE} = 8 V; f = 900 MHz; T_{amb} = 25 °C	14	15	–	dB
F	noise figure	$\Gamma_s = \Gamma_{opt}$; I_C = 10 mA; V_{CE} = 8 V; f = 900 MHz	–	1.3	1.8	dB
		$\Gamma_s = \Gamma_{opt}$; I_C = 40 mA; V_{CE} = 8 V; f = 900 MHz	–	1.9	2.4	dB
		$\Gamma_s = \Gamma_{opt}$; I_C = 10 mA; V_{CE} = 8 V; f = 2 GHz	–	2.1	–	dB
P_{L1}	output power at 1 dB gain compression	I_C = 40 mA; V_{CE} = 8 V; f = 900 MHz; R_L = 50 Ω; T_{amb} = 25 °C	–	21	–	dBm
ITO	third order intercept point	note 2	–	34	–	dBm
V_o	output voltage	note 3	–	500	–	mV
d_2	second order intermodulation distortion	note 4	–	−50	–	dB

Notes

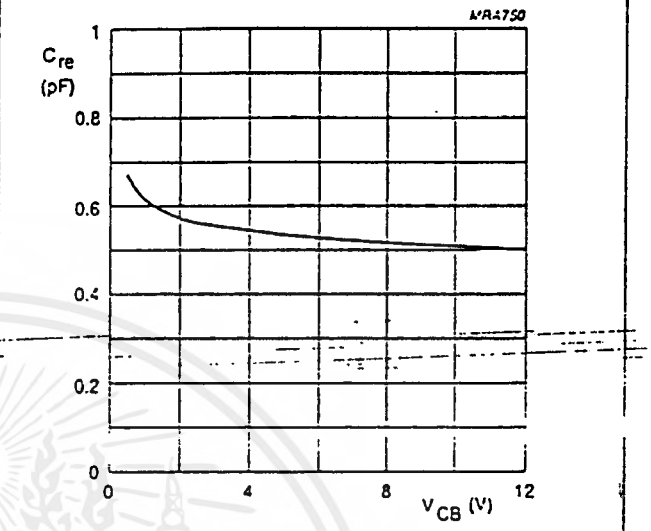
1. G_{UM} is the maximum unilateral power gain, assuming s_{12} is zero. $G_{UM} = 10 \log \frac{|s_{21}|^2}{(1-|s_{11}|^2)(1-|s_{22}|^2)}$ dB.
2. I_C = 40 mA; V_{CE} = 8 V; R_L = 50 Ω; T_{amb} = 25 °C;
   f_p = 900 MHz; f_q = 902 MHz; measured at $f_{(2p-q)}$ = 898 MHz and $f_{(2q-p)}$ = 904 MHz.
3. d_{im} = −60 dB (DIN45004B); $V_p = V_o$; $V_q = V_o$ −6 dB; $V_r = V_o$ −6 dB; R_L = 75 Ω; V_{CE} = 8 V; I_C = 40 mA;
   f_p = 795.25 MHz; f_q = 803.25 MHz; f_r = 805.25 MHz; measured at $f_{(p+q-r)}$ = 793.25 MHz.
4. I_C = 40 mA; V_{CE} = 8 V; V_o = 275 mV; R_L = 75 Ω; T_{amb} = 25 °C;
   f_p = 250 MHz; f_q = 560 MHz; measured at $f_{(p+q)}$ = 810 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



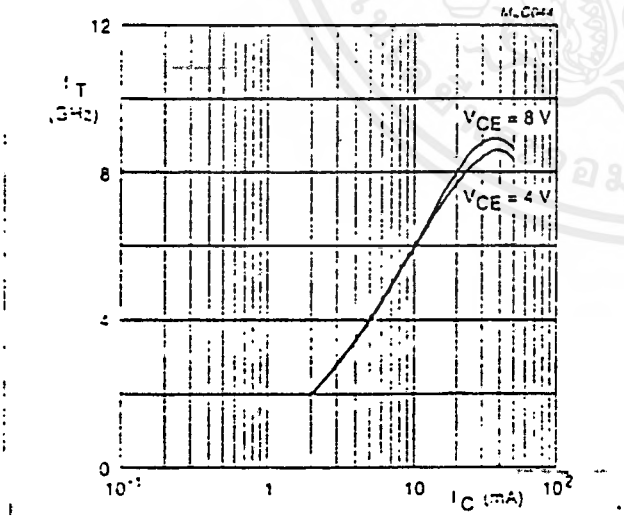
V_{CE} = 6 V

Fig.4 DC current gain as a function of collector current; typical values.



I_E = 0; f = 1 MHz.

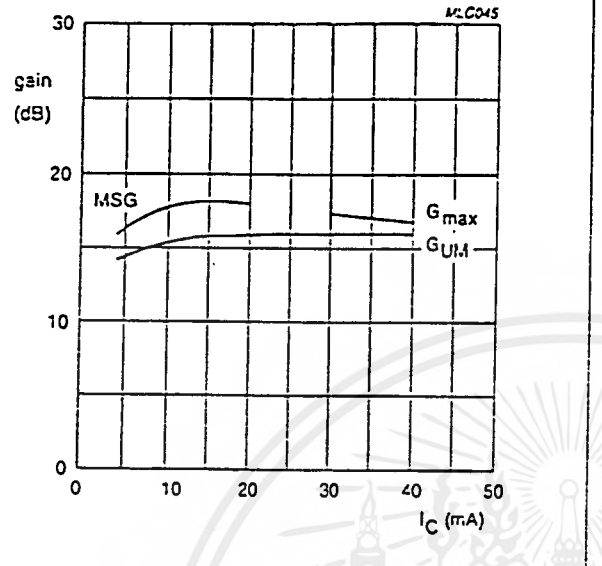
Fig.5 Feedback capacitance as a function of collector-base voltage; typical values.



f = 1 GHz; T_{amb} = 25 °C.

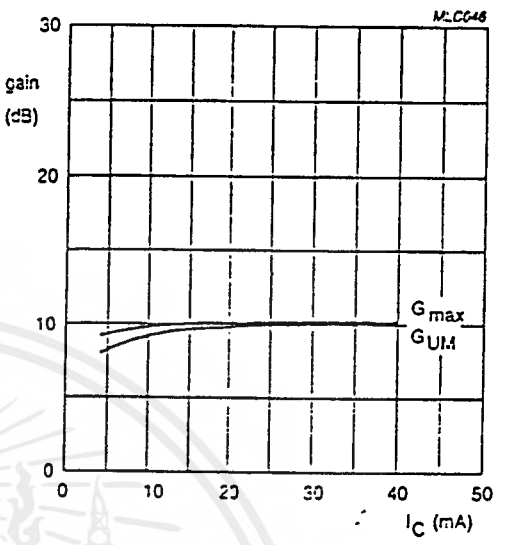
Fig.6 Transition frequency as a function of collector current; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



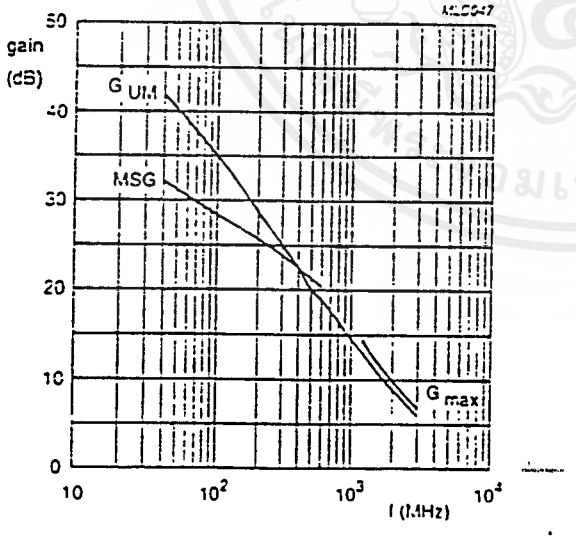
f = 900 MHz; V_{CE} = 8 V.

Fig.7 Gain as a function of collector current; typical values.



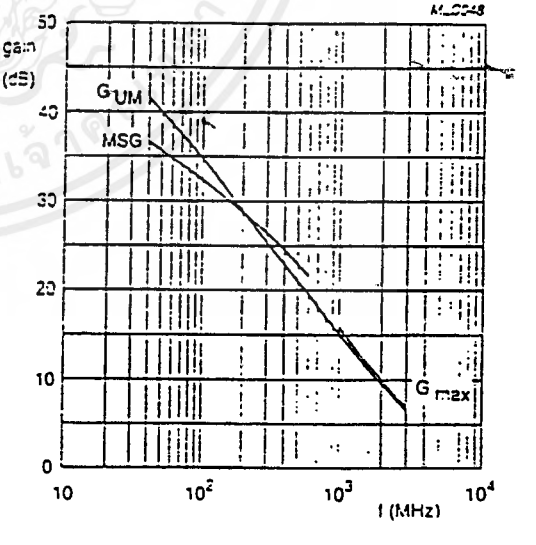
f = 2 GHz; V_{CE} = 8 V.

Fig.8 Gain as a function of collector current; typical values.



I_C = 10 mA; V_{CE} = 8 V.

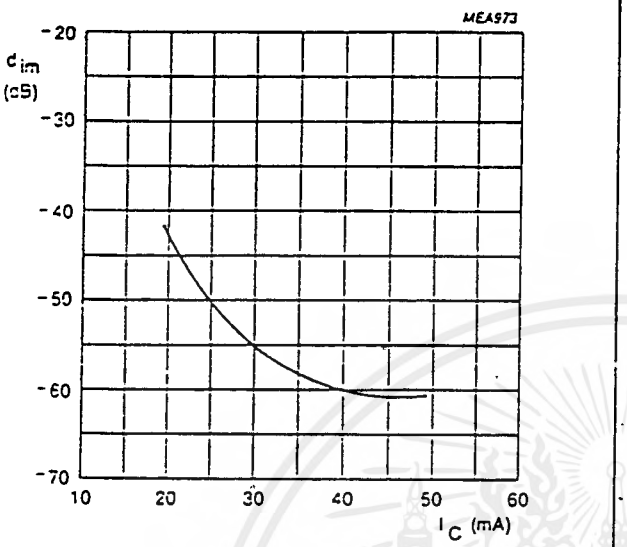
Fig.9 Gain as a function of frequency; typical values.



I_C = 40 mA; V_{CE} = 8 V.

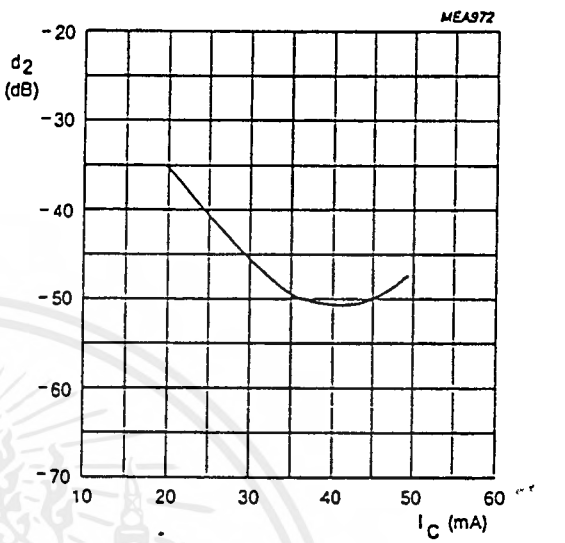
Fig.10 Gain as a function of frequency; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



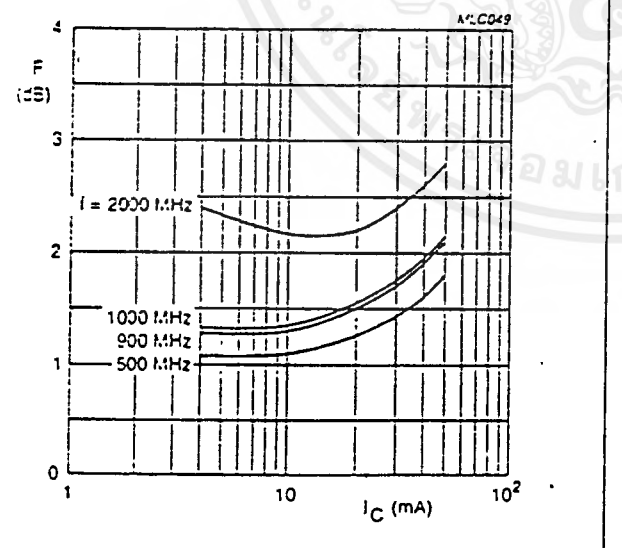
V_o = 300 mV; $f_{(p+q-r)}$ = 793.25 MHz; V_{CE} = 8 V; T_{amb} = 25 °C; R_L = 75 Ω.

Fig.11 Intermodulation distortion as a function of collector current; typical values.



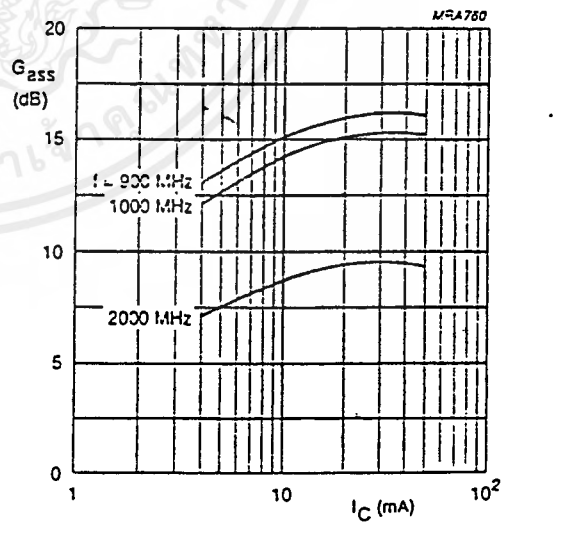
V_o = 275 mV; $f_{(p+q)}$ = 610 MHz; V_{CE} = 8 V; T_{amb} = 25 °C; R_L = 75 Ω.

Fig.12 Second order intermodulation distortion as a function of collector current; typical values.



V_{CE} = 8 V.

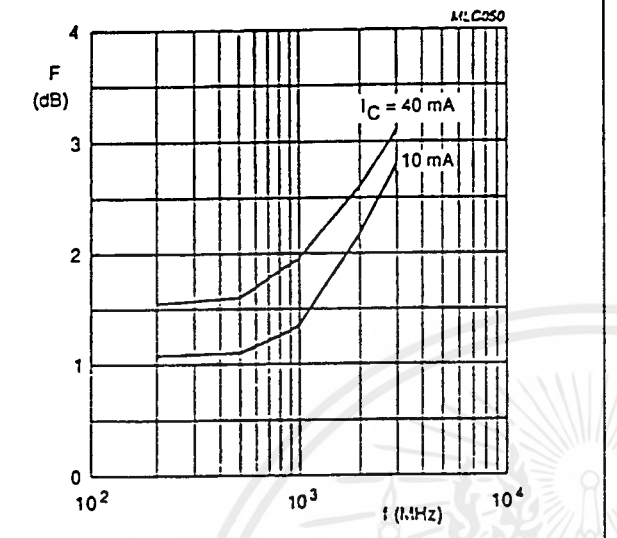
Fig.13 Minimum noise figure as a function of collector current; typical values.



V_{CE} = 8 V.

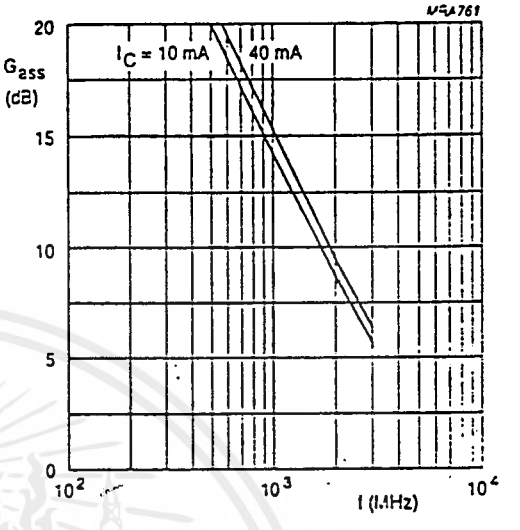
Fig.14 Associated available gain as a function of collector current; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



V_{CE} = 8 V.

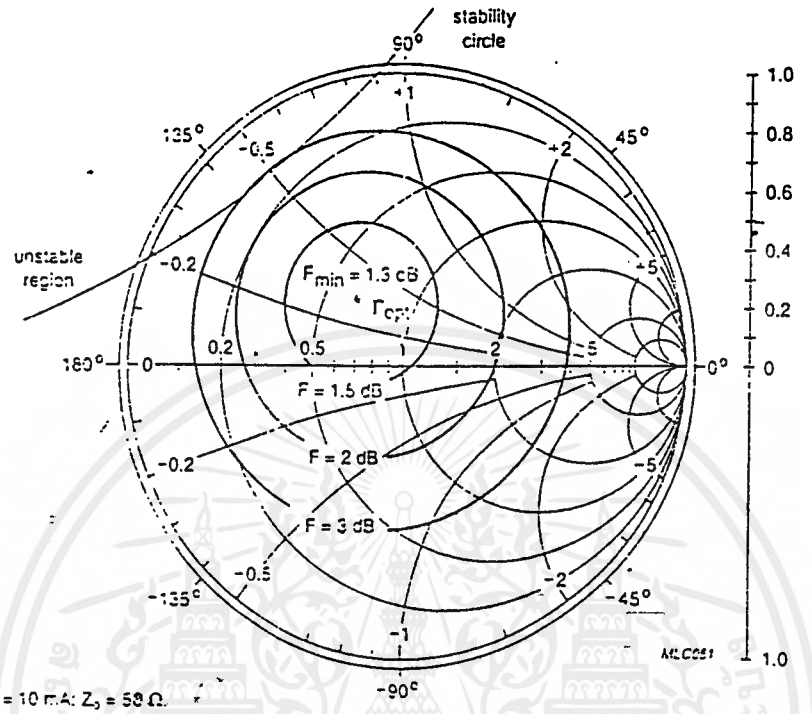
Fig.15 Minimum noise figure as a function of frequency; typical values.



V_{CE} = 8 V.

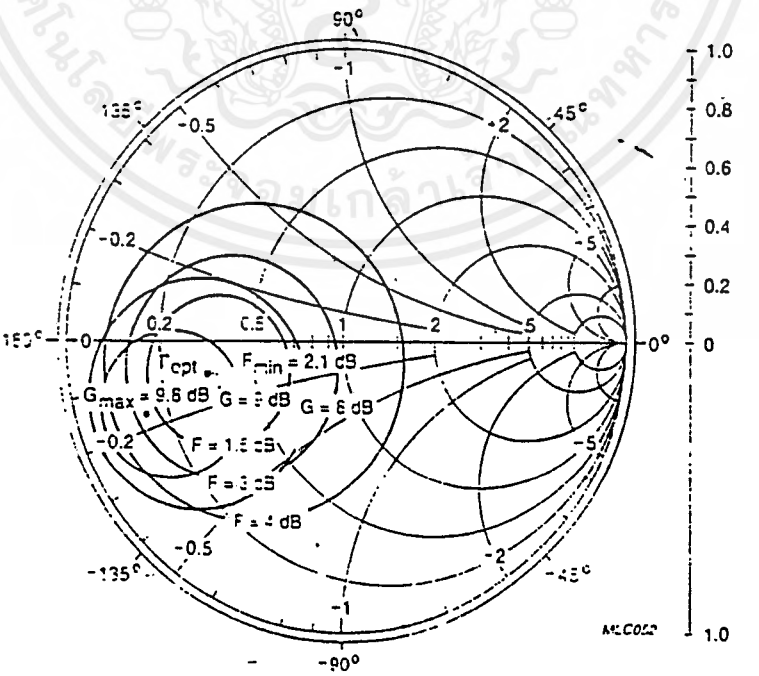
Fig.16 Associated available gain as a function of frequency; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



f = 900 MHz; V_{CE} = 8 V; I_C = 10 mA; Z_o = 50 Ω.

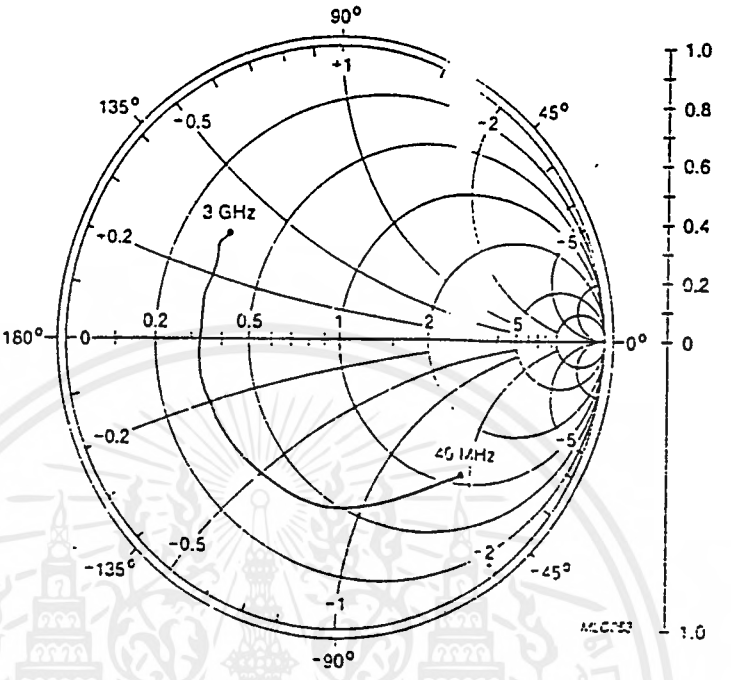
Fig.17 Common emitter noise figure circles; typical values.



f = 2 GHz; V_{CE} = 8 V; I_C = 10 mA; Z_o = 50 Ω.

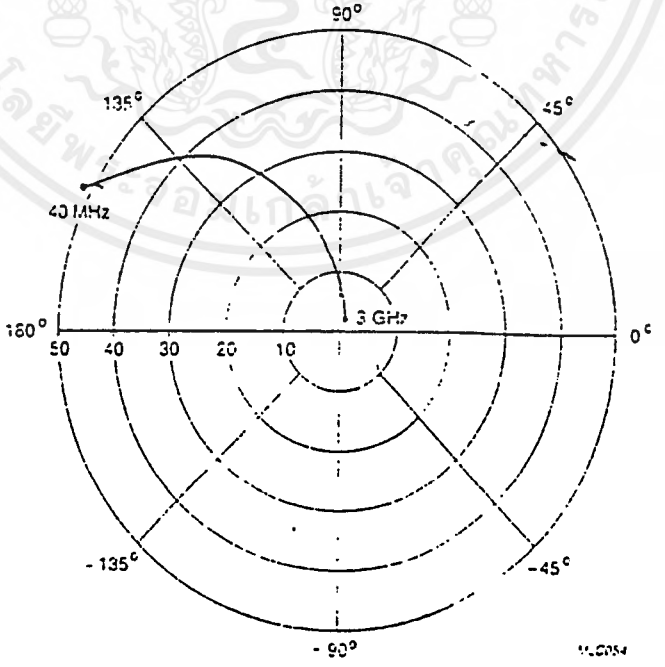
Fig.18 Common emitter noise figure circles; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



V_{CE} = 8 V; I_C = 40 mA; Z_o = 50 Ω.

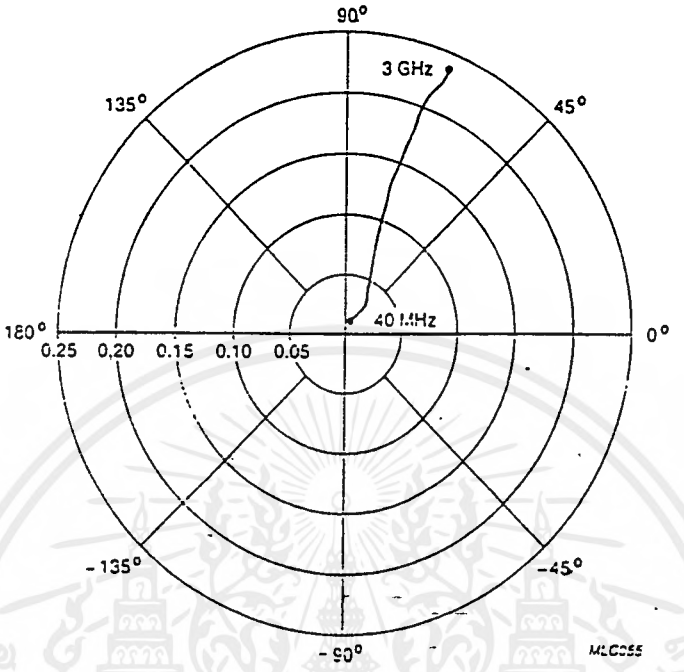
Fig.19 Common emitter input reflection coefficient (s_{11}); typical values.



V_{CE} = 8 V; I_C = 40 mA

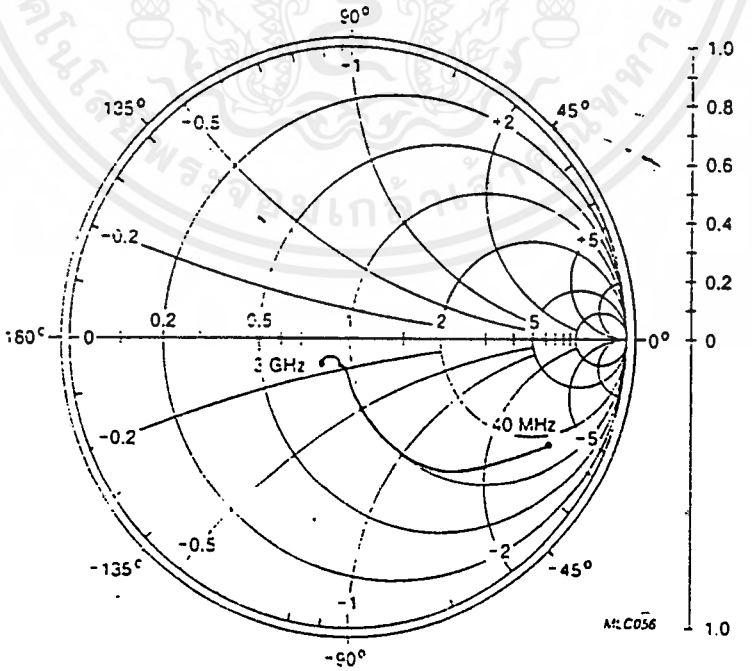
Fig.20 Common emitter forward transmission coefficient (s_{21}); typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาของนักศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



V_{CE} = 8 V; I_C = 40 mA.

Fig.21 Common emitter reverse transmission coefficient (s_{12}); typical values.

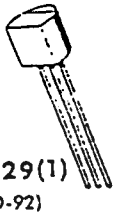


V_{CE} = 8 V; I_C = 40 mA; Z_o = 50 Ω

Fig.22 Common emitter output reflection coefficient (s_{22}); typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903 (SILICON)
2N3904



CASE 29(1)
(TO-92)

NPN silicon annular transistors, designed for general-purpose switching and amplifier applications, features one-piece, injection-molded plastic package for high reliability. The 2N3903 and 2N3904 are complementary with PNP types 2N3905 and 2N3906, respectively.

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CEO}	40	Vdc
Collector-Base Voltage	V_{CB}	60	Vdc
Emitter-Base Voltage	V_{EB}	6.0	Vdc
Collector Current	I_C	200	mAdc
Total Device Dissipation @ T_A = 25°C Derate above 25°C	P_D	350 2.73	mW mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	θ_{JA}	0.357	°C/mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic		Fig. No.	Symbol	Min	Max	Unit
OFF CHARACTERISTICS						
Collector-Base Breakdown Voltage (I_C = 10 μAdc, I_E = 0)			BV_{CBO}	60	-	Vdc
Collector-Emitter Breakdown Voltage* (I_C = 1.0 mAdc, I_B = 0)			BV_{CEO}*	40	-	Vdc
Emitter-Base Breakdown Voltage (I_E = 10 μAdc, I_C = 0)			BV_{EBO}	6.0	-	Vdc
Collector Cutoff Current (V_{CE} = 30 Vdc, $V_{EB(off)}$ = 3.0 Vdc)			I_{CEX}	-	50	nAdc
Base Cutoff Current (V_{CE} = 30 Vdc, $V_{EB(off)}$ = 3.0 Vdc)			I_{BL}	-	50	nAdc
ON CHARACTERISTICS						
DC Current Gain*		15	h_{FE}*			-
(I_C = 0.1 mAdc, V_{CE} = 1.0 Vdc)	2N3903			20	-	
	2N3904			40	-	
(I_C = 1.0 mAdc, V_{CE} = 1.0 Vdc)	2N3903			35	-	
	2N3904			70	-	
(I_C = 10 mAdc, V_{CE} = 1.0 Vdc)	2N3903			50	150	
	2N3904			100	300	
(I_C = 50 mAdc, V_{CE} = 1.0 Vdc)	2N3903			30	-	
	2N3904			60	-	
(I_C = 100 mAdc, V_{CE} = 1.0 Vdc)	2N3903			15	-	
	2N3904			30	-	
Collector-Emitter Saturation Voltage*		16, 17	$V_{CE(sat)}$*			Vdc
(I_C = 10 mAdc, I_B = 1.0 mAdc)				-	0.2	
(I_C = 50 mAdc, I_B = 5.0 mAdc)				-	0.3	
Base-Emitter Saturation Voltage*		17	$V_{BE(sat)}$*			Vdc
(I_C = 10 mAdc, I_B = 1.0 mAdc)				0.65	0.85	
(I_C = 50 mAdc, I_B = 5.0 mAdc)				-	0.95	
SMALL-SIGNAL CHARACTERISTICS						
Current-Gain—Bandwidth Product (I_C = 10 mAdc, V_{CE} = 20 Vdc, f = 100 MHz)	2N3903		f_T	250	-	MHz
	2N3904			300	-	
Output Capacitance (V_{CB} = 5.0 Vdc, I_E = 0, f = 100 kHz)		3	C_{obo}	-	4.0	pF
Input Capacitance (V_{EB} = 0.5 Vdc, I_C = 0, f = 100 kHz)		3	C_{ibo}	-	8.0	pF
Input Impedance (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)	2N3903	13	h_{ie}	0.5	8.0	k ohms
	2N3904			1.0	10	
Voltage Feedback Ratio (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)	2N3903	14	h_{re}	0.1	5.0	X 10^{-4}
	2N3904			0.5	8.0	
Small-Signal Current Gain (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)	2N3903	11	h_{fe}	50	200	-
	2N3904			100	400	
Output Admittance (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)		12	h_{oe}	1.0	40	μmhos
Noise Figure (I_C = 100 μAdc, V_{CE} = 5.0 Vdc, R_S = 1.0 k ohms, f = 10 Hz to 15.7 kHz)	2N3903	9, 10	NF	-	6.0	dB
	2N3904			-	5.0	
SWITCHING CHARACTERISTICS						
Delay Time	(V_{CC} = 3.0 Vdc, $V_{BE(off)}$ = 0.5 Vdc,	1, 5	t_d	-	35	ns
Rise Time	I_C = 10 mAdc, I_{B1} = 1.0 mAdc)	1, 5, 6	t_r	-	35	ns
Storage Time	(V_{CC} = 3.0 Vdc, I_C = 10 mAdc, 2N3903	2, 7	t_s	-	175	ns
	I_{B1} = I_{B2} = 1.0 mAdc) 2N3904			-	200	
Fall Time		2, 8	t_f	-	50	ns

* Pulse Test: Pulse Width = 300 μs, Duty Cycle = 2.0%.

FIGURE 1 — DELAY AND RISE TIME EQUIVALENT TEST CIRCUIT

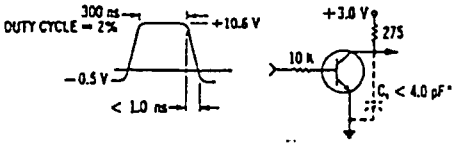
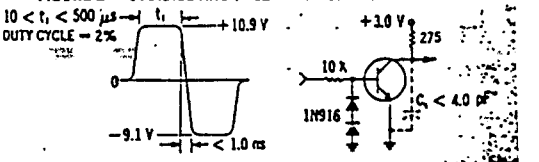


FIGURE 2 — STORAGE AND FALL TIME EQUIVALENT TEST CIRCUIT



*Total shunt capacitance of test jig and connectors

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903, 2N3904 (continued)

TRANSIENT CHARACTERISTICS
— T_J = 25°C ---T_J = 125°C

FIGURE 3 — CAPACITANCE

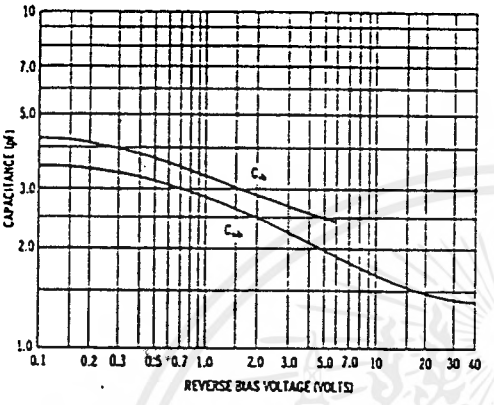


FIGURE 4 — CHARGE DATA

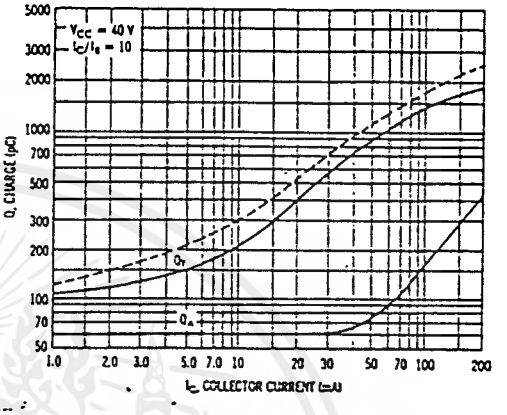


FIGURE 5 — TURN-ON TIME

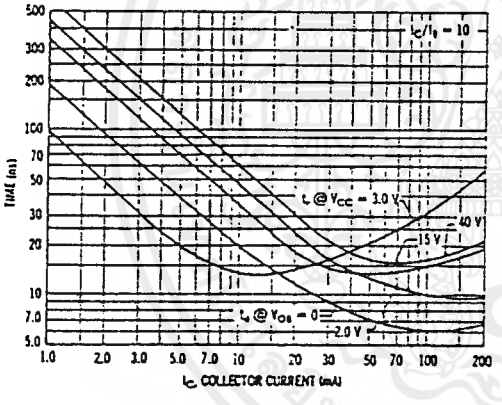


FIGURE 6 — RISE TIME

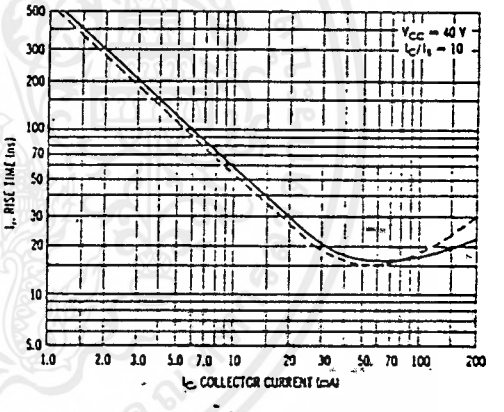


FIGURE 7 — STORAGE TIME

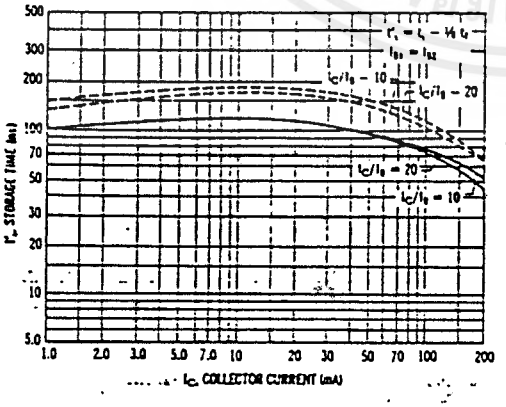
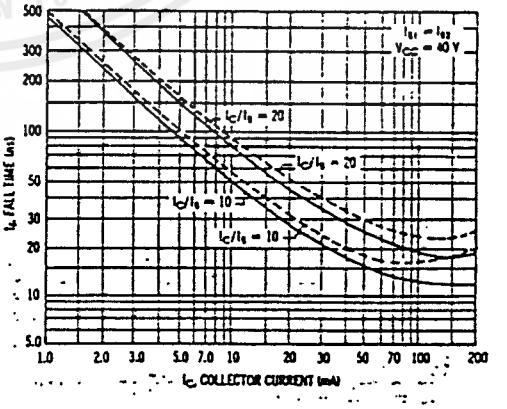


FIGURE 8 — FALL TIME



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903, 2N3904 (continued)

TRANSIENT CHARACTERISTICS
— T_J = 25°C ···T_J = 125°C

FIGURE 3 — CAPACITANCE

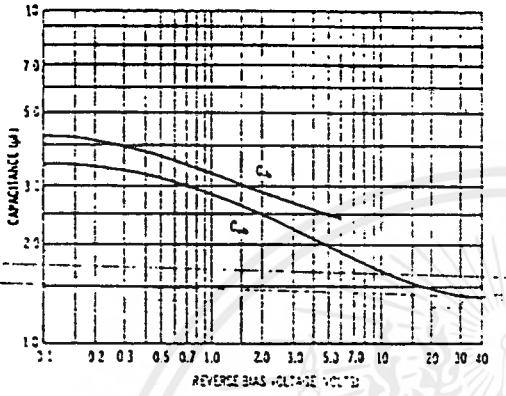


FIGURE 4 — CHARGE DATA

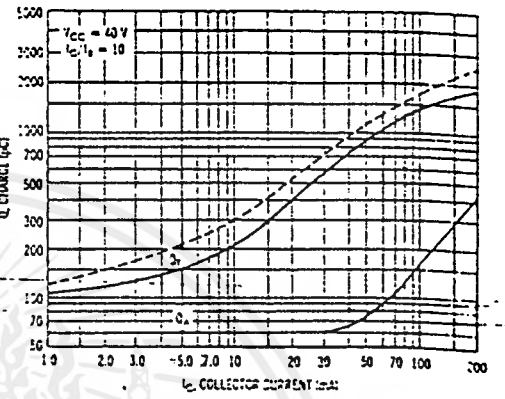


FIGURE 5 — TURN-ON TIME

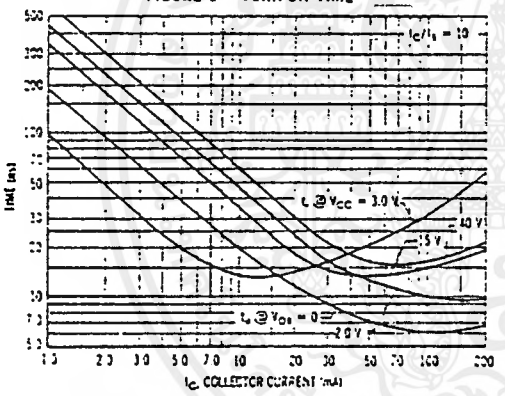


FIGURE 6 — RISE TIME

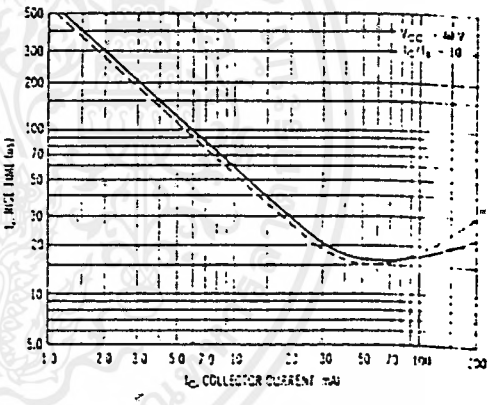


FIGURE 7 — STORAGE TIME

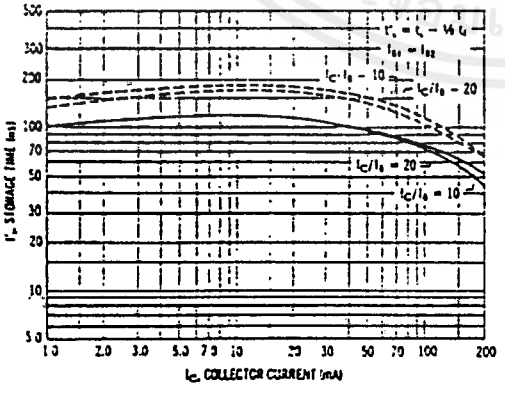
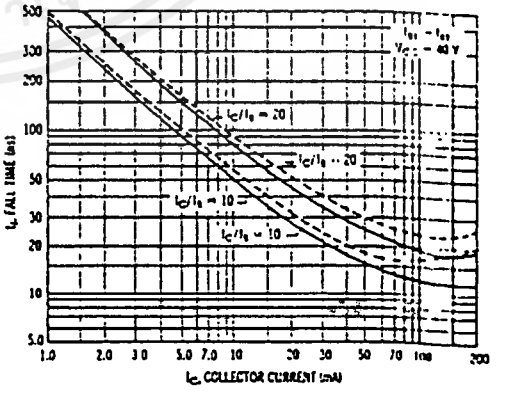


FIGURE 8 — FALL TIME



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AUDIO SMALL SIGNAL CHARACTERISTICS

NOISE FIGURE VARIATIONS
V_{CE} = 5.0 Vdc, T_A = 25°C

FIGURE 9

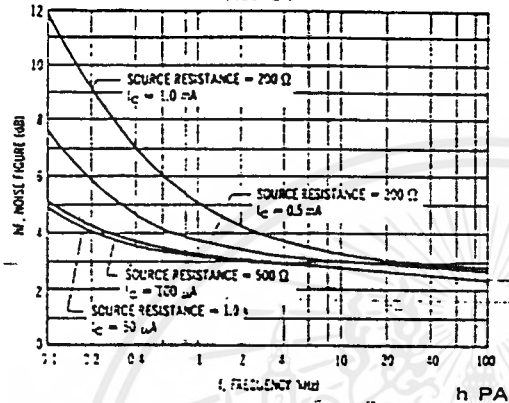
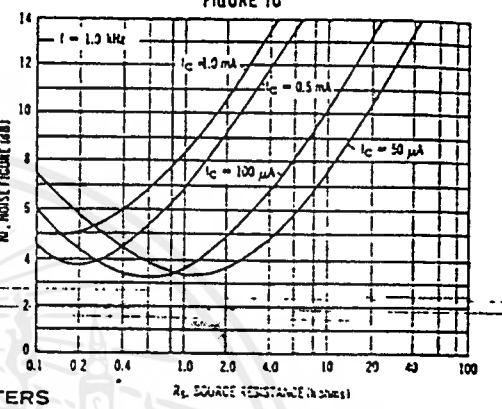


FIGURE 10



h PARAMETERS
(V_{CE} = 10 Vdc, f = 1.0 kHz, T_A = 25°C)

FIGURE 11 — CURRENT GAIN

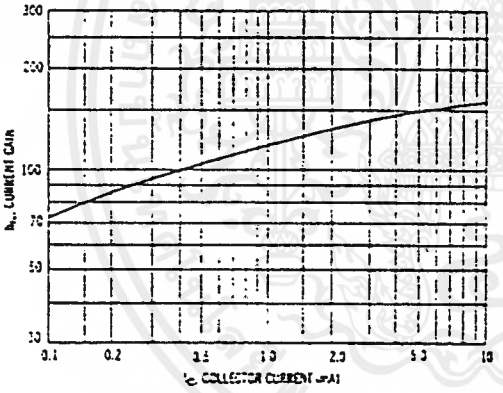


FIGURE 12 — OUTPUT ADMITTANCE

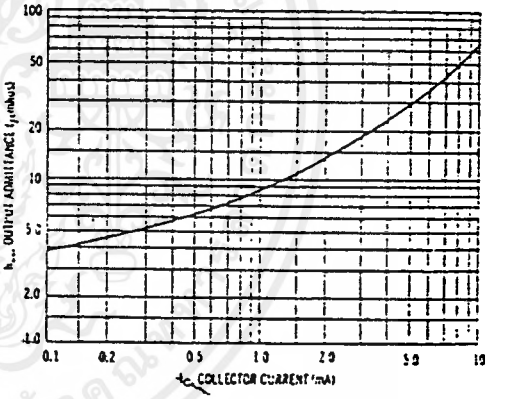


FIGURE 13 — INPUT IMPEDANCE

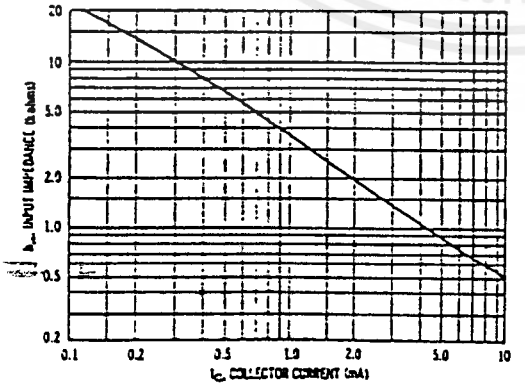
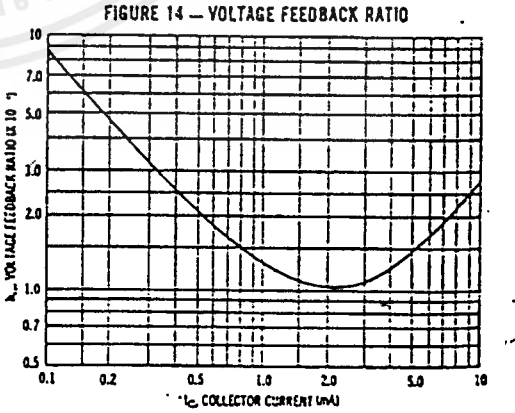


FIGURE 14 — VOLTAGE FEEDBACK RATIO



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903, 2N3904 (continued)

STATIC CHARACTERISTICS

FIGURE 15 — NORMALIZED CURRENT GAIN

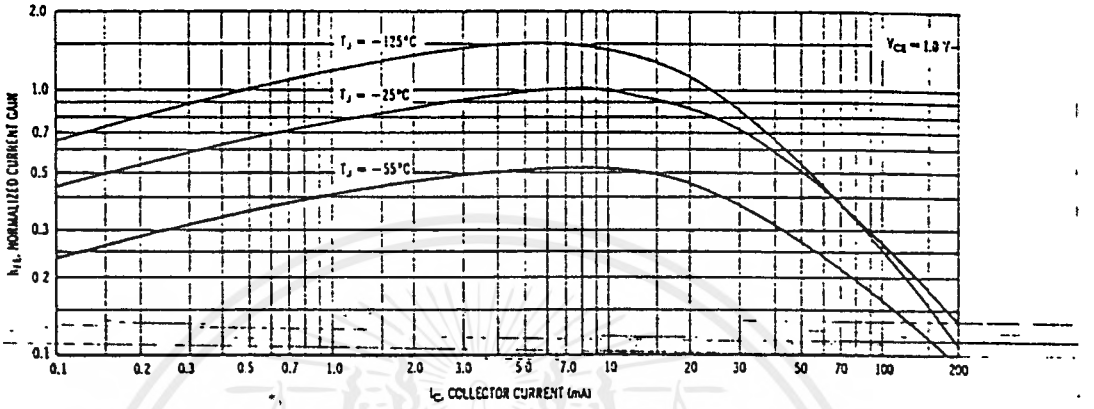


FIGURE 16 — COLLECTOR SATURATION REGION

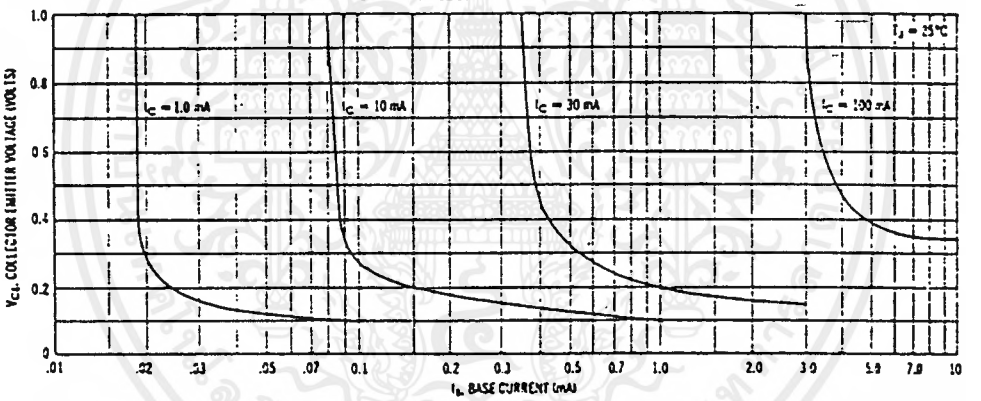


FIGURE 17 — "ON" VOLTAGES

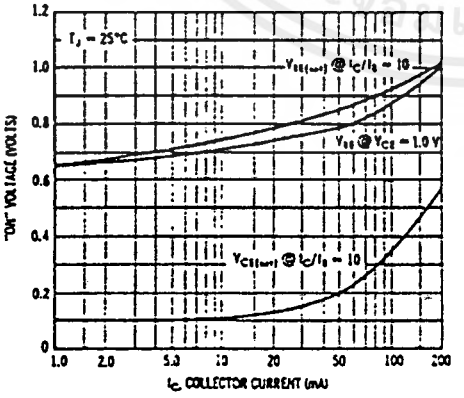
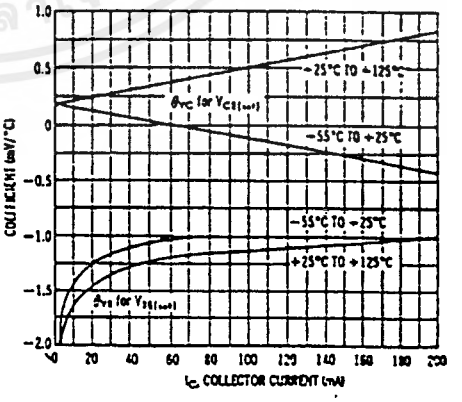


FIGURE 18 — TEMPERATURE COEFFICIENTS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR TECHNICAL DATA

2.0GHz Low Voltage Dual Modulus Prescaler

MC12033A
MC12033B

MECL PLL COMPONENTS

+32/33, +64/65
LOW VOLTAGE
DUAL MODULUS PRESCALER

The MC12033 is a high frequency low voltage dual modulus prescaler used in phase–locked loop (PLL) applications. A high frequency input signal up to 2.0GHz is provided for cordless and cellular communication services such as CECT, PHS, and PCS. The MC12033 can be operated down to a minimum supply voltage of 2.7V required for battery operated portable systems.

The MC12033A can be used with CMOS synthesizer requiring positive edges to trigger internal counters such as Motorola's MC145XXX series in a PLL to provide tuning signal up to 2.0GHz in programmable frequency steps. The MC12033B can be used with CMOS synthesizers requiring negative edges to trigger internal counters.

A Divide Ratio Control (SW) permits selection of a 32/33 or 64/65 divide ratio as desired.

The Modulus Control (MC) selects the proper divide number after SW has been biased to select the desired divide-ratio.

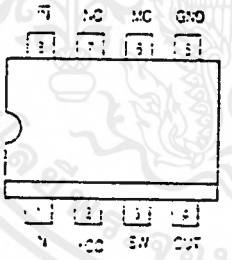
NOTE: The "B" Version Is Not Recommended for New Designs

- 2.0GHz Toggle Frequency
- Supply Voltage 2.7V to 5.0Vdc
- Low Power 10.0mA Typical at V_{CC} = 2.7V
- Operating Temperature Range of –40 to +85°C
- The MC12033 is Pin Compatible With the MC12022
- Short Setup Time (t_{set}) 8ns Typical at 2.0GHz
- Modulus Control Input Level is Compatible With Standard CMOS and TTL

P SUFFIX
8–LEAD PLASTIC PACKAGE
CASE 626–05

D SUFFIX
8–LEAD PLASTIC SOIC PACKAGE
CASE 751–05

Pinout: 8–Lead Plastic (Top View)



For octal edge triggered counters, order the MC12033A

FUNCTION TABLE

SW	MC	Divide Ratio
H	H	32
H	L	33
L	H	64
L	L	65

Note: SW: H = V_{CC}, L = OPEN
MC: H = 2.3V to V_{CC}, L = GND to 0.8V

MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_{CC}	Power Supply Voltage, Pin 2	–0.5 to +7.0	Vdc
T_A	Operating Temperature Range	–40 to +85	°C
T_{stg}	Storage Temperature Range	–55 to +150	°C
MC	Modulus Control Input, Pin 5	–0.5 to +6.5	Vdc
I_O	Maximum Output Current, Pin 4	10.0	mA

© Motorola, Inc. 1997

MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (V_{CC} = 2.7 to 5.0V; T_A = –40 to +85°C)

Symbol	Parameter		Min	Typ	Max	Unit
ft	Toggle Frequency (Sine Wave)		0.5	2.4	2.0	GHz
I_{CC}	Supply Current Output (Pin 2)	V_{CC} = 2.7V V_{CC} = 5.0V		10.0 13.0	12.5 16.0	mA
V_{IH1}	Modulus Control Input HIGH (MC)		2.0		V_{CC}	V
V_{IL1}	Modulus Control Input LOW (MC)		GND		0.8	V
V_{IH2}	Divide Ratio Control Input HIGH (SW)		V_{CC}	V_{CC}	V_{CC}	V
V_{IL2}	Divide Ratio Control Input LOW (SW)		OPEN	OPEN	OPEN	—
V_{OUT}	Output Voltage Swing (Note 1)	C_L = 8pF; R_L = 600Ω	0.8	1.2		Vpp
t_{set}	Modulus Setup Time MC to OUT @ 2000MHz			8	10	ns
V_{IN}	Input Voltage Sensitivity	500–2000MHz	100		1000	mVpp
I_O	Output Current (Note 2)	V_{CC} = 2.7V, C_L = 8pF, R_L = 600Ω V_{CC} = 5.0V, C_L = 8pF, R_L = 1.5kΩ		2.4 2.4	4.0 4.0	mA

1. Valid over voltage range 2.7 to 5.0V; R_L = 600Ω @ V_{CC} = 2.7V; R_L = 1.5kΩ @ V_{CC} = 5.0V
2. Divide ratio of –32/33 @ 2.0GHz

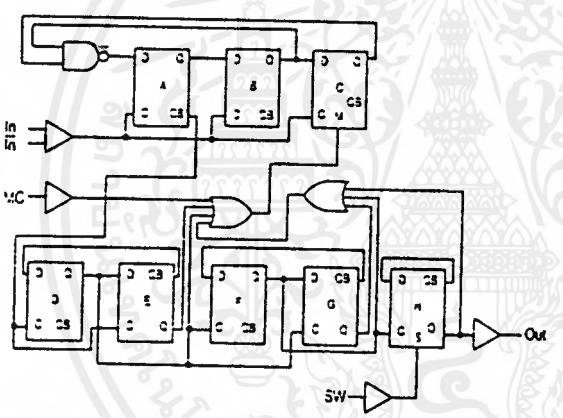


Figure 1. Logic Diagram (MC12033A)

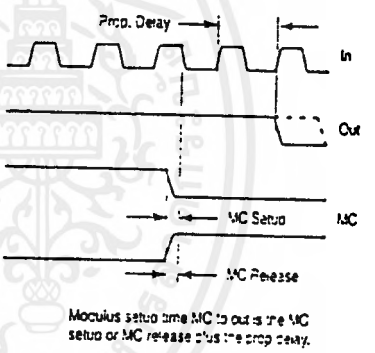


Figure 2. Modulus Setup Time

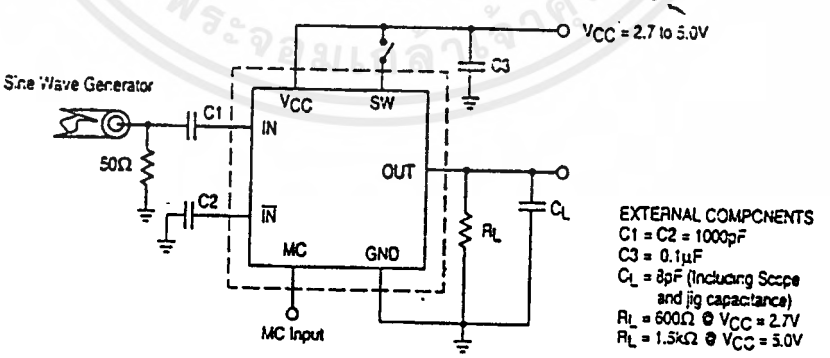


Figure 3. AC Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

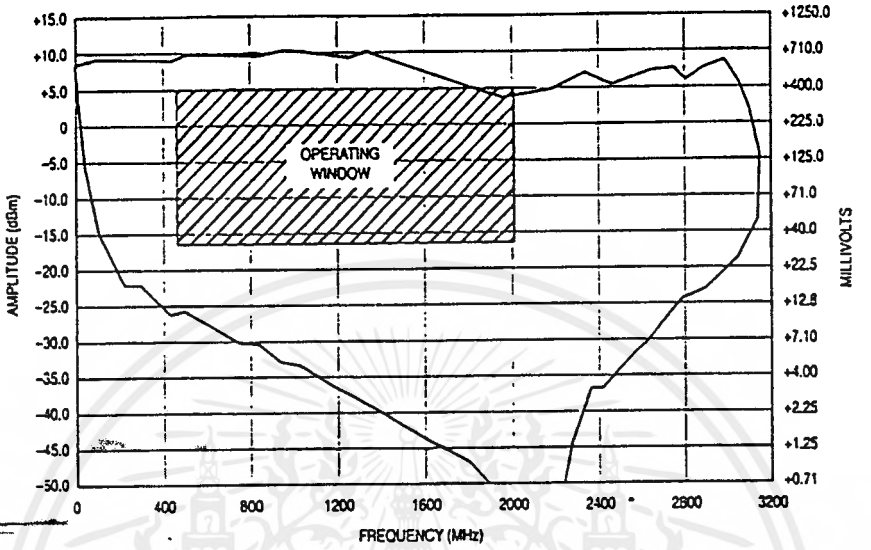


Figure 4. Input Signal Amplitude versus Input Frequency
Divide Ratio = 64; V_{CC} = 5.0V; T_A = 25°C

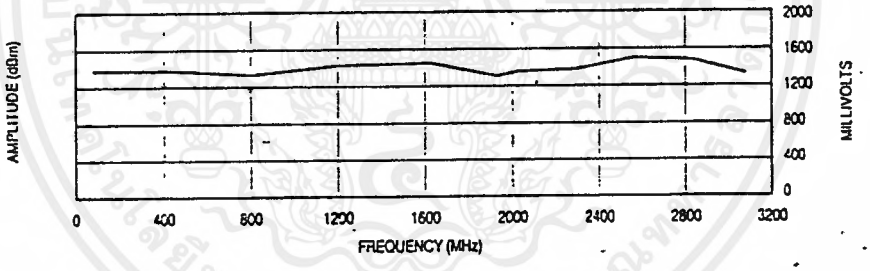


Figure 5. Output Amplitude versus Input Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้