เครื่องเข้าและถอดรหัสสัญญาณภาพ

VIDEO SCRAMBLER AND DESCRAMBLER

โดย

นายฉัตรชัย เวชกิจ

นายชวลิต ประจักษ์บุญเจษฎา

นายนิพนธ์ เล็งไพบูลย์

วัน เดือน ปี 22 ค.ค. 2541

เลขทะเบียน 039112

เลขเรียกหนังสือ โ ม๐๖๕๒ ฉ ๒๕๒ ค.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

039112

เครื่องเข้าและถอดรหัสสัญญาณภาพ

VIDEO SCRAMBLER AND DESCRAMBLER

โดย

นายฉัตรชัย เวชกิจ 38013006

นายชวลิต ประจักษ์บุญเจษฎา 38013007

นายนิพนธ์ เล็งไพบูลย์ 38013017

อาจารย์ที่ปรึกษา

ดร.สุทธิชัย นพนาคีพงษ์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **เครื่องเข้าและถอดรหัสสัญญาณภาพ**

VIDEO SCRAMBLER AND DESCRAMBLER

ผู้จัดทำ

1. นายฉัตรชัย เวชกิจ	**38013006**
2. นายชวลิต ประจักษ์บุญเจษฎา	**38013007**
3. นายนิพนธ์ เล็งไพบูลย์	**38013017**

..... อาจารย์ที่ปรึกษา

(ดร.สุทธิชัย นพนาคีพงษ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องเข้าและถอดรหัสสัญญาณภาพ

VIDEO SCRAMBLER AND DESCRAMBLER

โดย นายฉัตรชัย เวชกิจ 38013006

นายชวลิต ประจักษ์บุญเจษฎา 38013007

นายนิพนธ์ เล็งไพบูลย์ 38013017

อาจารย์ที่ปรึกษา ดร.สุทธิชัย นพนาคีพงษ์

บทคัดย่อ

ในปัจจุบัน การให้บริการการแพร่ภาพสัญญาณโทรทัศน์ในระบบเคเบิลทีวีเป็นที่นิยมอย่างมาก จุดหนึ่งที่สำคัญของการให้บริการเคเบิลทีวีนี้ก็คือ การสแกรมเบิลสัญญาณหรือการเข้ารหัส

ปริญญานิพนธ์นี้เป็นการเข้ารหัสและถอดรหัสสัญญาณภาพ โดยการประยุกต์ใช้ระบบการเข้าและถอดรหัสแบบต่างๆมารวมกัน คือ การกลับสัญญาณภาพ การเลื่อนสัญญาณซิงก์โดยใช้รูปคลื่นไซน์และการสแกรมเบิลแบบเทลีส-แมสท์ก่อนส่งไปยังผู้ใช้บริการ เพื่อเป็นการป้องกันการลักลอบจากผู้ที่มิได้เสียค่าบริการโดยถูกต้อง

Abstract

At present, television broadcast servicing in cable-television systems are very popular. The importance of cable-television systems is scrambling or coding.

This project report present for scrambling and descrambling of video signal. It applied from many method to scrambling consist of video inversion, synchronous shifting by sinusoidal wave and scrambling by Telease-Masst system. We used this process protect do furtively from hacker before transmitting signal to subscriber.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีและหลักการ	3
	2.1 หลักการการสแกนของโทรทัศน์	3
	2.2 เทคนิคการสแกรมเบิลสัญญาณภาพ	9
	2.3 ระบบสแกรมเบิลแบบเทลีส-แมสท์ (Telease-Maast Scrambling System)	16
	2.4 ตารางแสดงระบบการสแกรมเบิลสัญญาณภาพแบบต่างๆ	18
	2.5 วงจรกรองความถี่ต่ำ (Low-pass filter)	21
บทที่ 3	การทำงานของวงจร	25
	3.1 การทำงานของวงจรเข้ารหัสสัญญาณภาพ	25
	3.2 การทำงานของวงจรถอดรหัสสัญญาณภาพ	30
บทที่ 4	การทดลองและผลการทดลอง	35
	4.1 รูปแบบของสัญญาณที่จุดต่างๆของวงจรเข้ารหัสสัญญาณภาพ	35
	4.2 รูปแบบของสัญญาณที่จุดต่างๆของวงจรถอดรหัสสัญญาณภาพ	38
	4.3 ผลของภาพทางหน้าจอโทรทัศน์ที่เกิดจากการเข้าและถอดรหัสสัญญาณภาพ	45
บทที่ 5	บทสรุปและแนวทางในการพัฒนา	48
	5.1 สรุป	48
	5.2 ปัญหาและแนวทางการแก้ไข	48
	5.3 แนวทางในการพัฒนา	49
ภาคผนวก		
หนังสืออ้างอิง		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

ตารางที่ 2.1 ความถี่ไซน์เวฟที่ใช้ในการเข้ารหัสแบบเทลีส-แมสท์ 17
ตารางที่ 2.2 ตารางแสดงระบบการสแกรมเบิลสัญญาณภาพแบบต่างๆ 18
ตารางที่ 3.1 แสดงหน้าที่การทำงานของขาแต่ละขาของ MAX038 27
ตารางที่ 3.2 การเลือกรูปคลื่นเอาท์พุท 28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

	หน้า
รูปที่ 2.1 ทฤษฎีของการหักเหทางไฟฟ้าสถิตย์ และทางแม่เหล็กไฟฟ้า	3
รูปที่ 2.2 รูปร่างของกระแสรูปฟันเลื่อย	4
รูปที่ 2.3 การสแกนจากซ้ายไปขวา	5
รูปที่ 2.4 การสแกนไขว้กัน (interlace scanning)	5
รูปที่ 2.5 รูปร่างของสัญญาณซิงก์	6
รูปที่ 2.6 รูปร่างของสัญญาณซิงก์ที่ใช้ในการส่งโทรทัศน์	7
รูปที่ 2.7 ฟิลด์ที่เกิดขึ้นในระยะเวลาที่มีสัญญาณแบล้งกิ้งทางแนวตั้ง ในฟิลด์ที่หนึ่งและฟิลด์ที่สอง	8
รูปที่ 2.8.1 สัญญาณภาพปกติ	9
รูปที่ 2.8.2 ผลของวิธีการกลับสัญญาณภาพ	10
รูปที่ 2.9 ผลของการเลื่อนซิงก์โดยรูปคลื่นไซน์	11
รูปที่ 2.10 ผลของการเลื่อนซิงก์พัลส์	11
รูปที่ 2.11 ผลของการแทนสัญญาณซิงก์	12
รูปที่ 2.12 ผลของการกลับสัญญาณภาพแบบแอคทีฟ	13
รูปที่ 2.13 ผลของการตัดและกลับขั้ว	14
รูปที่ 2.14 ผลของการตัดและหมุน	15
รูปที่ 2.15 ผลของการสับเปลี่ยนเส้น	16
รูปที่ 2.16 บล็อกไดอะแกรมของการสแกรมเบิลระบบเทลีส-แมสท์	16
รูปที่ 2.17 บล็อกไดอะแกรมของการดีสแกรมเบิลระบบเทลีส-แมสท์	18
รูปที่ 2.18 วงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 1	21
รูปที่ 2.19 การตอบสนองความถี่	22
รูปที่ 2.20 วงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 2	24
รูปที่ 2.21 การตอบสนองความถี่	24
รูปที่ 3.1 บล็อกไดอะแกรมของวงจรเข้ารหัสสัญญาณภาพ	25
รูปที่ 3.2 บล็อกไดอะแกรมและวงจรการทำงานพื้นฐาน	26
รูปที่ 3.3 วงจรกำเนิดสัญญาณเอาท์พุทคลื่นไซน์,50% duty cycle	28
รูปที่ 3.4 วงจรขยายสัญญาณแบบบวกที่ใช้ในโครงงาน	29
รูปที่ 3.5 วงจรจ่ายกำลังไฟฟ้า	30
รูปที่ 3.6 บล็อกไดอะแกรมของวงจรถอดรหัสสัญญาณภาพ	31
รูปที่ 3.7 วงจรขยายสัญญาณภาพแบบกับเฟส	31
รูปที่ 3.8 วงจรแบนด์พาสฟิลเตอร์ 94 kHz	32
รูปที่ 3.9 บล็อกไดอะแกรมของวงจรเฟสล็อคลูป	33
รูปที่ 3.10 วงจรเฟสล็อคลูปที่ใช้ไอซีเบอร์ LM565	33

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ(ต่อ)

หน้า

รูปที่ 3.11วงจรเลื่อนเฟส 34
รูปที่ 4.1 สัญญาณภาพจากเครื่องเล่นวีดีโอ 35
รูปที่ 4.2 สัญญาณรูปคลื่นไซน์ 94 kHz ที่ใช้สำหรับเข้ารหัส 36
รูปที่ 4.3 สัญญาณเอาท์พุทของวงจรเข้ารหัส 37
รูปที่ 4.4 สัญญาณอินพุทของวงจรถอดรหัส 38
รูปที่ 4.5 สัญญาณเอาท์พุทของวงจรขยายสัญญาณแบบกลับเฟสๆ 39
รูปที่ 4.6 สัญญาณก่อนเข้าวงจรแบนด์พาสฟิลเตอร์ 40
รูปที่ 4.7 สัญญาณเอาท์พุทของวงจรแบนด์พาสฟิลเตอร์ 41
รูปที่ 4.8 สัญญาณเอาท์พุทของวงจรเฟสล็อคลูป 42
รูปที่ 4.9 สัญญาณเอาท์พุทของวงจรเลื่อนเฟส 43
รูปที่ 4.10 สัญญาณเอาท์พุทของวงจรถอดรหัส 44
รูปที่ 4.11 ภาพปกติจากเครื่องเล่นวีดีโอ 45
รูปที่ 4.12 ภาพหลังจากผ่านการสแกรมเบิล 45
รูปที่ 4.13 ภาพหลังจากผ่านการดีสแกรมเบิล 46
รูปที่ 4.14 เครื่องเข้าและถอดรหัสสัญญาณภาพ (ด้านหน้า) 46
รูปที่ 4.15 เครื่องเข้าและถอดรหัสสัญญาณภาพ (ด้านบน) 47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

การพัฒนาของการส่งสัญญาณภาพ การเพิ่มจำนวนของที่อยู่อาศัยที่สามารถรับสัญญาณโทรทัศน์ในระบบเคเบิลทีวีและความหลากหลายของรายการของระบบเคเบิลทีวี จึงเป็นเหตุให้เกิดแนวความคิดของโทรทัศน์แบบบอกรับ (Pay TV) ซึ่งแนวความคิดนี้จะมีการจัดเตรียมรายการต่างๆ ตามโปรแกรมที่จัดเตรียมขึ้นมาเพื่อให้เกิดความพึงพอใจต่อผู้ชมรายการในแต่ละช่อง โดยรายการที่รับชมจะมีทั้งแบบเป็นสมาชิกรายเดือนหรือรายการพิเศษที่จะต้องจ่ายค่าบริการเพิ่มเติมเมื่อเลือกชมรายการพิเศษเหล่านั้น ปัญหาของบริษัทที่ประกอบธุรกิจโทรทัศน์แบบบอกรับที่สำคัญก็คือการเก็บค่าบริการและการป้องกันการรับชมรายการจากผู้ที่มิได้เป็นสมาชิก

การเข้ารหัสหรือการกวนสัญญาณหรือที่เรียกว่า ระบบ **สแกรมเบิ้ล (Scramble)** ในความหมายทางอิเล็กทรอนิกส์ก็คือ กระบวนการที่ทำให้สัญญาณภาพ หรือ สัญญาณเสียง ที่ส่งออกไปในตัวกลางใด ๆ ก็ตามอาการที่ผิดแผกไปจากเดิม และเมื่อเรารับสัญญาณที่ผ่านกระบวนการนี้มาโดยไม่ได้รับอนุญาตจากเจ้าของสัญญาณ หรือ ผู้ส่งแล้ว สัญญาณดังกล่าวก็จะไม่สามารถรับชม หรือ รับฟังอย่างเป็นปกติทั่วไปได้ สาเหตุที่ต้องมีการทำ สแกรมเบิ้ล เข้าไปในสัญญาณภาพและเสียง ที่แท้จริงในปัจจุบันนี้ทางเจ้าของกิจการได้มีการลงทุนไปเป็นจำนวนมาก ครั้นจะให้ใครก็ได้ที่มีเครื่องรับทั่วๆไป มาเปิดรับสัญญาณกันอย่างเสรี และตามใจชอบนั้นคงจะไม่ถูกต้องนักในเรื่องของการลงทุนทางธุรกิจ ดังนั้นจึงต้องทำ สแกรมเบิ้ล ให้กับสัญญาณภาพและเสียง

หากผู้ใดมีความประสงค์จะชมหรือฟังรายการดังกล่าว ก็จะต้องมีการจ่ายเงินค่าสมาชิกเพื่อที่จะได้เครื่องถอดรหัสสัญญาณ มาทำการถอดรหัสสัญญาณภาพและเสียงให้สามารถรับชม หรือรับฟังได้ตามปกติ

วิธีการเข้ารหัส (Scrambling Methods)

วิธีการที่ใช้ในการเข้ารหัสและถอดรหัสได้มีการพัฒนาปรับปรุงไปอย่างมากมาย บางวิธีที่ใช้ในการเข้ารหัสเป็นวิธีการเข้ารหัสแบบพื้นฐานง่ายๆ (Soft Scrambling) ซึ่งก็ทำให้มีความปลอดภัยในการป้องกันต่ำ หรือในบางวิธีจะใช้การเข้ารหัสที่มีความซับซ้อนมากทำให้มีความปลอดภัยในการป้องกันสูงตามไปด้วย แต่ในความเป็นจริงการเลือกใช้วิธีในการเข้ารหัสจะต้องคำนึงถึง ความเป็นไปได้ของเทคโนโลยีที่นำมาใช้และหลักการทางเศรษฐศาสตร์ว่าจะคุ้มหรือไม่ เพราะถ้าใช้เทคโนโลยีที่สูงก็จะทำให้ต้นทุนของเครื่องถอดรหัสสูงตามไปด้วยซึ่งจะมีผลของการตัดสินใจของผู้ใช้บริการ

การถอดรหัส (Descrambing)

เครื่องถอดรหัสที่ใช้เป็นมาตราฐานที่ใช้ในการถอดรหัสได้โดยถูกต้องในขณะนี้ เมื่อเวลาผ่านไปไม่นานก็จะเกิดปัญหาอันเนื่องมาจากเครื่องถอดรหัสเถื่อน โดยปัญหานี้จะไม่เกิดขึ้นถ้าผู้ทำงานตรวจสอบมีการทำงานตรวจสอบในพื้นที่ให้บริการอย่างเข้มงวด และปัญหาที่เกิดขึ้นนี้จะเกิดความรุนแรงกับระบบการเข้ารหัสของการสื่อสารโทรทัศน์ผ่านดาวเทียมมากที่สุดเนื่องจากมีพื้นที่ให้บริการมาก โดยเฉพาะพื้นที่ที่ห่างไกลก็จะยิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีความรุนแรงมาก ซึ่งการแก้ปัญหาอาจใช้วิธีการตั้งรางวัลแก่ผู้แจ้งข่าวสารการลักลอบการปลอมแปลงเครื่องถอดรหัสให้กับบริษัท หรือการปรับปรุงหรือเปลี่ยนแปลงการเข้ารหัสใหม่ให้มีประสิทธิภาพเพิ่มขึ้น แต่ทั้งนี้ก็จะต้องคำนึงถึงผู้ที่เป็นสมาชิกเก่าและผู้ที่กำลังตัดสินจะเป็นสมาชิกมีกำลังทรัพย์ที่จะจัดเตรียมซื้อเครื่องถอดรหัสเครื่องใหม่ได้หรือไม่ เพราะการแข่งขันทางการตลาดมีค่อนข้างสูงไม่ว่าจะเป็นการแข่งขันจากโทรทัศน์แบบบอกรับด้วยกันเองหรือการแข่งขันโทรทัศน์แบบทั่วไปที่ไม่จำเป็นต้องเป็นสมาชิก ซึ่งถ้าหากเครื่องมีราคาแพงเกินไปหรือสามารถที่จะปลอมแปลงได้ง่ายก็จะทำให้ประสบความล้มเหลวได้

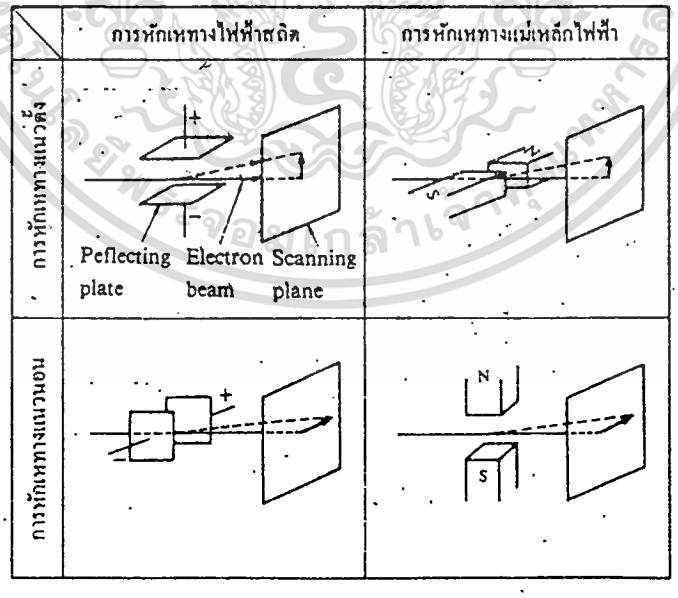
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 หลักการการสแกนของโทรทัศน์

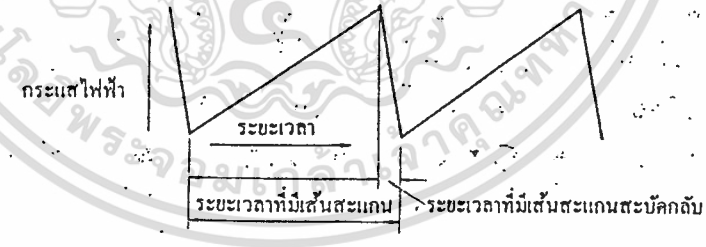
ภาพบนจอหลอดภาพของเครื่องรับโทรทัศน์สีโดยทั่วไป จะประกอบด้วยเส้นขวางเล็กๆ ในแนวนอนเป็นจำนวนมาก ซึ่งแต่ละเส้นเหล่านี้ มีทั้งส่วนที่ดำสนิท หรือมีสีเข้ม ส่วนที่ดำจาง หรือมีสีจางและส่วนที่สว่างมากปะปนกันอยู่ เส้นขวางเล็กๆ ในแนวนอนเหล่านี้ มีชื่อเรียกว่า เส้นสแกน เส้นเหล่านี้ประกอบด้วยจุดเล็ก ๆ ซึ่งมีทั้งมืดและสว่างปะปนกันอยู่ ภาพที่ปรากฏบนจอหลอดภาพจึงประกอบด้วยจุดเล็ก ๆ ที่มีระดับของความสว่างแตกต่างกันเป็นจำนวนมาก จุดเล็ก ๆ เหล่านี้เรียกว่า ส่วนประกอบของภาพ หรือ picture element ซึ่งมีส่วนสัมพันธ์กับความละเอียดของภาพเช่นเดียวกับจุดดำหรือจุดสีเล็ก ๆ ในรูปภาพของสิ่งตีพิมพ์ ภาพที่เห็นบนจอหลอดภาพ จะมองดูละเอียดน่าดู หากมีจำนวนจุดเล็ก ๆ หรือจำนวนเส้นสแกนในแนวนอนมากเพียงพอ ด้วยเหตุนี้ โทรทัศน์ระบบยุโรปซึ่งมีจำนวนเส้นสแกน 625 เส้น ต่อภาพ จึงให้ภาพที่มองดูละเอียดกว่าโทรทัศน์ระบบอเมริกา ซึ่งมีจำนวนเส้นสแกนเพียง 525 เส้น ต่อภาพ เท่านั้น อย่างก็ตาม ภาพที่มองเห็นบนจอหลอดภาพจะมองละเอียดหรือหยาบไม่น่าดูอย่างไรนั้น ยังขึ้นอยู่กับส่วนประกอบอีกหลายอย่าง เช่น ความสว่างของภาพและระยะทางที่มองดูภาพ เป็นต้น



รูปที่ 2.1 ทฤษฎีของการหักเหทางไฟฟ้าสถิตย์ และทางแม่เหล็กไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุดที่เห็นสว่างในจอหลอดภาพของเครื่องรับโทรทัศน์ เกิดขึ้นเพราะอิเล็กตรอนที่หลุดออกไปจากแคโทดและถูกดึงดูดให้วิ่งเป็นลำไปกระทบแอโนดหรือจอหลอดภาพ ซึ่งฉาบด้วยวัตถุเรืองแสงบางชนิดเอาไว้ จุดที่มีการกระทบกัน ก็จะมองเห็นเป็นจุดสว่างขึ้นที่จอ การสแกนก็คือ การทำให้จุดสว่างนี้เคลื่อนที่ไปในจังหวะที่ต้องการ ซึ่งในเรื่องของโทรทัศน์ ก็ต้องการให้จุดสว่างนี้เคลื่อนที่ไปในแนวตั้งและแนวนอน โดยอาศัยความเข้มของสนามแม่เหล็กเข้าช่วยเหลือ ทำให้เกิดการดึงดูดหรือการผลักกันกับอิเล็กตรอน ในหลักการการทำให้เกิดการดึงดูดหรือการผลักกันกับ อิเล็กตรอนนี้ อาจทำได้โดยวิธีการหักเหของไฟฟ้าสถิต (electrostatic deflection) หรือวิธีการหักเหของแม่เหล็กไฟฟ้า (electromagnetic deflection) ตามที่แสดงไว้ในรูปที่ 2.1 ซึ่งวิธีการนี้นิยมกันมากในทางปฏิบัติ สนามแม่เหล็กนี้เกิดขึ้นโดยการปล่อยกระแสไฟฟ้ารูปฟันเลื่อยตามที่แสดงไว้ในรูปที่ 2.2 ให้ไหลผ่านขดลวดของการหักเห (deflection coil) ที่พันอยู่รอบๆ คอหลอดภาพ ซึ่งมีอยู่สองชุดด้วยกันคือ ขดลวดที่พันอยู่รอบคอหลอดภาพในแนวนอนชุดหนึ่ง และขดลวดที่พันอยู่รอบคอหลอดภาพในแนวตั้งอีกชุดหนึ่ง สำหรับโทรทัศน์ระบบยุโรป ความถี่ของกระแสรูปฟันเลื่อยที่ไหลผ่านขดลวดของการหักเหในแนวนอน จะมีค่า 15,625 Hz ส่วนกระแสรูปฟันเลื่อยที่ไหลผ่านขดลวดของการหักเหในแนวตั้ง จะมีค่าเพียง 50 Hz เท่านั้น โดยปกติการสแกนจะเริ่มต้นขึ้นโดยการทำให้จุดสว่างบนจอหลอดภาพเคลื่อนที่จากซ้ายมือด้านบนของจอไปทางขวามือในแนวนอน ซึ่งเมื่อถึงตำแหน่งขวามือสุดก็จะถูกเบนต่ำลงเล็กน้อย อันเป็นผลจากการที่มีกระแสรูปฟันเลื่อยไหลผ่านขดลวดของการหักเหในแนวตั้ง แล้วก็จะกลับไปเริ่มต้นใหม่ทางซ้ายมือเพื่อเคลื่อนที่มาทางขวามือในแนวนอนอีก เป็นอยู่เช่นนี้เรื่อย ๆ จนกระทั่งจุดสว่างนั้นไปถึงตำแหน่งขวามือข้างล่างสุดของจอภาพ จึงเป็นอันเสร็จสิ้นการสแกนภาพนิ่งภาพหนึ่ง หรือเรียกกันว่า เฟรมหนึ่ง ตามที่แสดงไว้ในรูปที่ 2.3

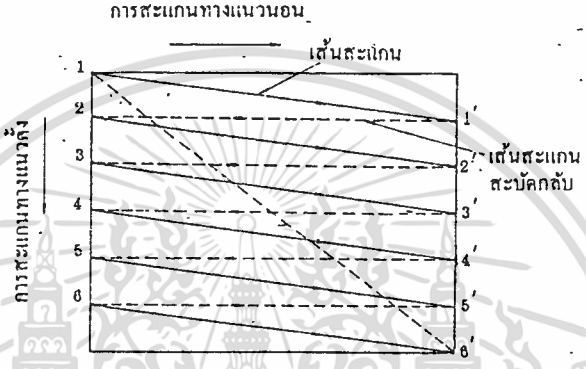


รูปที่ 2.2 รูปร่างของกระแสรูปฟันเลื่อย

หลังจากนั้น ลำอิเล็กตรอนก็จะกลับไปตั้งต้นใหม่ทางซ้ายมือด้านบนสุดของจอหลอดภาพอีก เพื่อสแกนภาพนิ่งอันดับถัดไป อย่างไรก็ตาม เพื่อลดอาการกระพริบของภาพการสแกนภาพนิ่งแต่ละภาพ มักนิยมจัดทำสองครั้งในแบบของการสแกนไขว้กัน ซึ่งเรียกว่า interlace scanning ตามที่แสดงไว้ในรูปที่ 2.4 โดยกำหนดให้ภาพนิ่งหนึ่งเฟรม (frame) ประกอบด้วยภาพนิ่งสองฟิลด์ (field) และเริ่มต้นด้วยการสแกนภาพนิ่งฟิลด์เส้นคี่ก่อน เมื่อถึงตำแหน่งขวามือล่างสุดของจอภาพแล้ว จึงกลับไปเริ่มตั้งต้นใหม่ทางด้านซ้ายมือบนสุดของจอ แล้วเริ่มต้นสแกนภาพนิ่งฟิลด์เส้นคู่ต่อไป จนถึงตำแหน่งขวามือล่างสุด หลังจากนั้น จึงจะเริ่มต้น

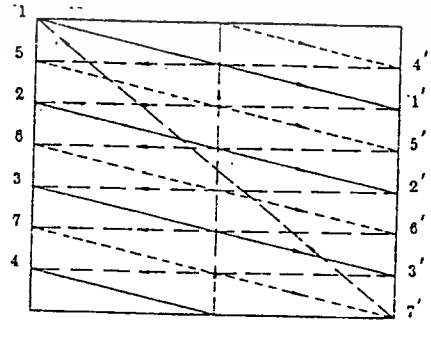
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สแกนภาพนิ่งอันดับอื่นต่อไปใหม่ ฉะนั้น ภาพนิ่งหนึ่งภาพ หรือภาพนิ่งหนึ่งเฟรม จึงประกอบด้วยฟิลด์เส้นสแกนเส้นคี่และฟิลด์เส้นสแกนเส้นคู่ สำหรับโทรทัศน์ระบบยุโรป ซึ่งใช้เส้นสแกน 625 เส้น ต่อภาพ และ 50 ภาพ ต่อวินาที ภาพนิ่งแต่ละภาพหรือแต่ละเฟรมจะประกอบด้วยเส้นสแกนแนวนอน 625 เส้นภาพนิ่งแต่ละฟิลด์จะมีเส้นสแกนแนวนอนครึ่งหนึ่งของ 625 เส้น หรือ 312.5 เส้น ภาพนิ่งแต่ละภาพนี้ จะเกิดภายในระยะเวลา 1/25 วินาที ความถี่ของกระแสรูปฟันเลื่อยที่ใช้ ในการหักเหทางแนวนอน ซึ่งในระยะเวลา 1/25 วินาที จะเกิดเส้นสแกน 625 เส้น



รูปที่ 2.3 การสแกนจากซ้ายไปขวา

จะมีค่า (625) × (25) = 15,625 Hz ส่วนความถี่ของกระแสรูปฟันเลื่อยที่ใช้ในการหักเหทางแนวตั้ง ซึ่งใช้เวลาในการสแกนจากบนสุดมาล่างสำหรับฟิลด์หนึ่ง ๆ เพียง 1/50 วินาที จะมีค่า 50 Hz การสแกนภาพนิ่งจะสแกนต่อไปเรื่อย ๆ โดยมีจำนวนภาพนิ่งหรือจำนวนเส้นสแกนต่อภาพ กับจำนวนภาพต่อวินาทีแตกต่างกันไป

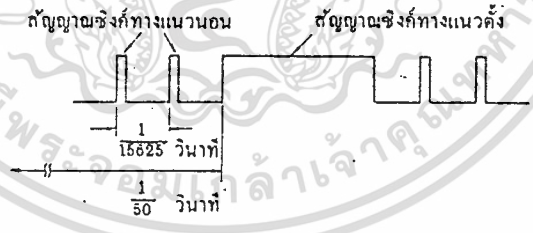


รูปที่ 2.4 การสแกนไขว้กัน (interlace scanning)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามแต่ชนิดของระบบโทรทัศน์ที่ใช้ ภาพที่มาปรากฏบนจอหลอดภาพของเครื่องรับโทรทัศน์ จึงมีผลคล้ายกับการฉายภาพนิ่ง ซึ่งแต่ละภาพมีความแตกต่างกันบ้างเพียงเล็กน้อยเป็นจำนวนหลาย ๆ ภาพต่อหนึ่งวินาที ด้วยเหตุผลที่สายตาของคนเรามีคุณลักษณะพิเศษในเรื่องของ persistence of vision จึงทำให้ผู้ชมโทรทัศน์สามารถมองเห็นภาพบนจอหลอดภาพของเครื่องรับโทรทัศน์เป็นภาพเคลื่อนไหวติดต่อกันไปตลอดเวลา

เรื่องสำคัญอีกอย่างหนึ่งของการส่งและรับโทรทัศน์ก็คือ จะต้องสามารถหาวิธีการซึ่งทำให้การสแกนของภาพที่เกิดขึ้นที่กล้องโทรทัศน์นั้น เกิดขึ้นพร้อมกันกับการสแกนของภาพที่จอหลอดภาพของเครื่องรับโทรทัศน์ หรือทำให้ความถี่ของกระแสรูปฟันเลื่อยของวงจรหักเหทางแนวนอน และแนวตั้งทางกล้องโทรทัศน์เท่ากันตลอดเวลา กับความถี่ของวงจรหักเหทางแนวนอนและแนวตั้งทางจอหลอดภาพของเครื่องรับโทรทัศน์ หากความถี่ของกระแสรูปฟันเลื่อยในวงจรทางเครื่องส่งโทรทัศน์ไม่เท่ากันตลอดเวลา กับความถี่ของกระแสรูปฟันเลื่อยในวงจรทางเครื่องรับโทรทัศน์ ก็จะพบว่า ภาพจะล้มหรือไม่มีภาพทางเครื่องรับโทรทัศน์ การทำให้ความถี่ของกระแสรูปฟันเลื่อยทางด้านเครื่องส่งโทรทัศน์เท่ากันตลอดเวลา กับความถี่ของกระแสรูปฟันเลื่อยทางด้านเครื่องรับโทรทัศน์นี้ เรียกว่า เกิดการเข้าจังหวะ (synchronization) ขึ้น ในทางปฏิบัติสถานีโทรทัศน์จะต้องส่งสัญญาณชนิดหนึ่ง เรียกว่า สัญญาณ- ซิงก์ (synchronizing signal หรือ sync pulse signal) ไปพร้อมกับสัญญาณภาพ ตามที่แสดงไว้ในรูปที่ 2.5 และรูปที่ 2.6 สัญญาณซิงก์นี้จะประกอบด้วยสัญญาณซิงก์ทางแนวนอน (horizontal synchronizing signal) ซึ่งมีความถี่ 15,625 Hz หรือจะมี sync pulse ครั้งหนึ่งในทุก ๆ ครั้งที่มี



รูปที่ 2.5 รูปร่างของสัญญาณซิงก์

การสแกนในแนวนอนกับ สัญญาณซิงก์ทางแนวตั้ง (vertical synchronizing signal) ซึ่งมีความถี่ 50 Hz หรือจะมี sync pulse ครั้งหนึ่งในขณะที่มีการสแกนฟิลด์เส้นคี่หรือฟิลด์เส้นคู่เสร็จสิ้นลง สัญญาณซิงก์เหล่านี้จะส่งไปพร้อม ๆ กับสัญญาณภาพในช่วงระยะเวลาของเส้นสแกนสะบัดกลับ หรือช่วงระยะเวลาที่เส้นสแกนกำลังหันกลับไปเริ่มต้นใหม่ (flyback period)

ในทางปฏิบัติ สถานีโทรทัศน์ขาวดำจะต้องส่งสัญญาณต่าง ๆ หลายอย่างออกอากาศไปให้เครื่องรับโทรทัศน์ เพื่อทำให้เกิดภาพขาวดำที่จอหลอดภาพของเครื่องรับโทรทัศน์ในลักษณะเดียวกันและพร้อมกันกับ

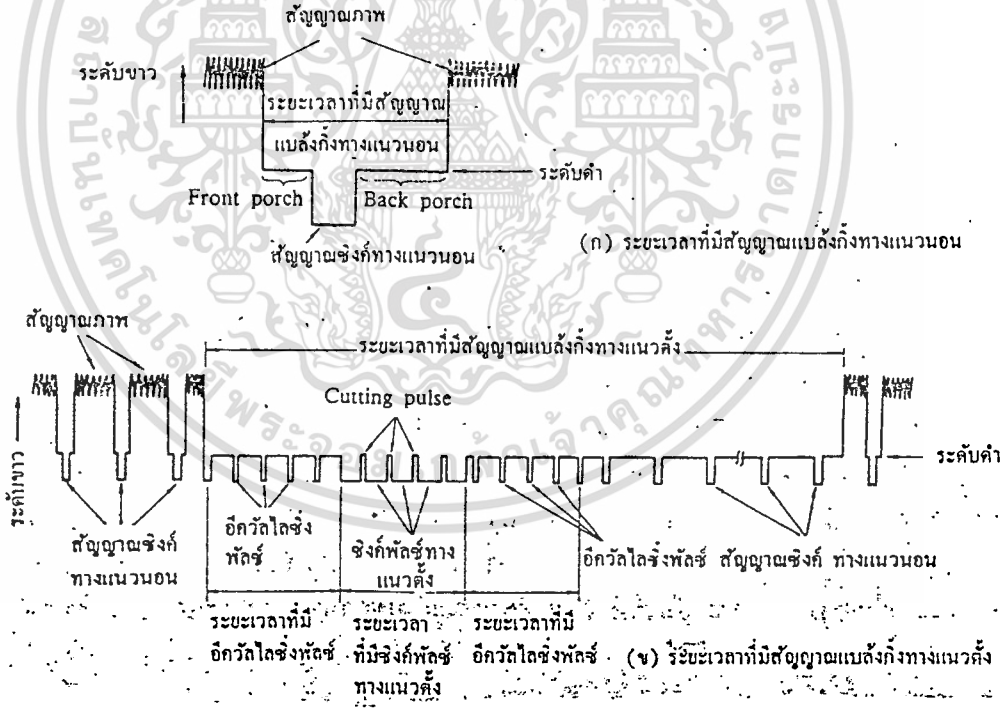
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสแกนภาพของกล้องโทรทัศน์ สัญญาณต่าง ๆ สำหรับทำให้เกิดภาพขาวดำเหล่านี้ แสดงไว้ในรูปที่ 2.6 ซึ่งประกอบด้วย

- สัญญาณภาพ (video signal)
- สัญญาณแบล้งกิ้ง (blanking signal)
- สัญญาณซิงก์ (synchronizing signal)
- สัญญาณอีควอไลซิ่ง (equalizing signal)

สัญญาณต่าง ๆ ตามรูป 2.6 จะรวมอยู่เป็นรูปร่างเดียวกัน ซึ่งเรียกว่า สัญญาณภาพรวม (composite video signal) แล้วใช้คลื่นพาห์ของภาพเป็นตัวพาออกอากาศรวมกับคลื่นพาห์ของสัญญาณเสียง เหตุผลและความจำเป็นในการใช้สัญญาณต่าง ๆ มีดังต่อไปนี้

(ก) สัญญาณภาพ (video signal) และสัญญาณเสียง (sound signal) เป็นสัญญาณที่ใช้ทำให้เกิดภาพขาวดำที่จอหลอดภาพ และมีเสียงที่ลำโพงเครื่องรับโทรทัศน์ตามต้องการ สัญญาณภาพ (video signal) บางครั้งเรียกว่า สัญญาณส่องสว่าง (brightness signal หรือ luminance signal)

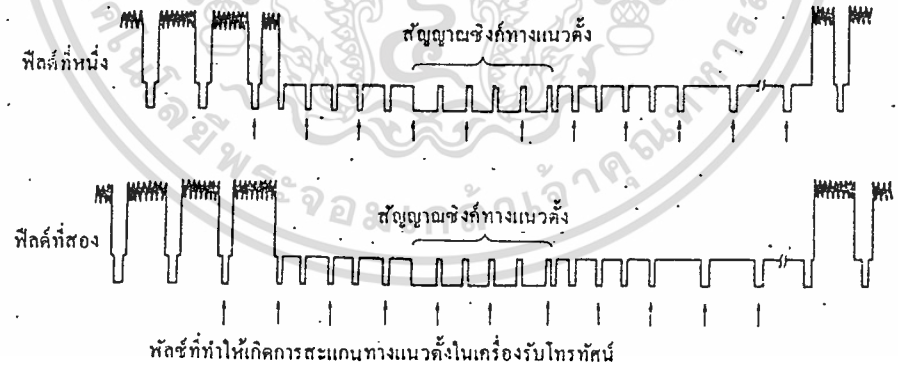


รูปที่ 2.6 รูปร่างของสัญญาณซิงก์ที่ใช้ในการส่งโทรทัศน์

(ข) สัญญาณแบล้งกิ้ง (blanking signal) เป็นสัญญาณที่ใช้ลบเส้นสแกนสะบัดกลับทั้งในแนวนอนและในแนวตั้ง เพื่อมิให้เป็นที่สังเกตุเห็นได้ชัดทางจอหลอดภาพ รูปที่ 2.6 (ก) เป็นรูปขยายของระยะเวลาที่มีสัญญาณแบล็งกิ้งทางแนวนอน (horizontal blanking period) และในช่วงระยะเวลาที่สัญญาณแบล็งกิ้งทางแนวนอนนี้ก็จะส่งสัญญาณซิ้งทางแนวนอน (horizontal synchronizing signal) ไปด้วยแต่จะอยู่ในระดับดำสนิทกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณแบล้งกิ้งส่วนที่เหลื่อมล้ำกันระหว่าง แบล็งกิ้งพัลส์ กับซิ้งก์พัลส์นี้ จะมีอยู่สองส่วนตามรูปที่แสดงไว้ ส่วนหน้าเรียกว่า front porch และส่วนหลังเรียกว่า back porch สำหรับโทรทัศน์ระบบอเมริกา ความถี่ของกระแสรูปฟันเลื่อยที่ไหลผ่านขดลวดของการหักเหในแนวนอนมีค่า 17,750 Hz ฉะนั้น ในระยะเวลา 1/15,750 วินาที หรือ 63.5 ไมโครวินาที จะต้องเกิดเส้นสแกนสะบัดกลับอีกครั้งหนึ่ง จึงจำเป็นต้องใช้แบล็งกิ้งพัลส์ทางแนวนอนอีกครั้งหนึ่ง โดยมีขนาดประมาณ 10 ไมโครวินาที ส่วนรูปที่ 2.6 (ข) นั้น เป็นรูปขยายของระยะเวลาที่มีสัญญาณแบล็งกิ้งทางแนวตั้ง (vertical blanking signal) สำหรับโทรทัศน์ระบบอเมริกา ทุก ๆ ระยะเวลา 1/60 วินาที หรือ 16.667 ไมโครวินาที จำเป็นต้องให้มีแบล็งกิ้งพัลส์ทางแนวทางตั้งครั้งหนึ่ง โดยมีขนาดประมาณ 1,250 ไมโครวินาที ในระยะที่มีแบล็งกิ้งพัลส์ทางแนวตั้งนี้ ก็จะส่งสัญญาณซิงก์ทางแนวตั้งออกไปด้วย และเพื่อประโยชน์ในการช่วยทำให้สัญญาณซิงก์ทางแนวตั้ง ยังคงมีรูปร่างดีเหมือนเดิม หลังจากแยกออกมาจากสัญญาณซิงก์ทางแนวนอนทางเครื่องรับโทรทัศน์แล้วจะนิยมใส่อีควอไลซิ้งก์ (equalizing pulses) กับ (cutting pulses) ไปด้วย ตามรูปที่ 2.6 (ข) ความถี่ของอีควอไลซิงก์พัลส์และตัดทิ้งพัลส์นี้ จะมีค่าเป็นสองทำของความถี่สัญญาณซิงก์ทางแนวนอน เพื่อช่วยให้การ สแกนแบบหนึ่งเฟรมแบ่งออกเป็นสองฟิลด์ทางด้านเครื่องรับโทรทัศน์ เป็นไปอย่างถูกต้องและเหมาะสม จุดตั้งต้นของสัญญาณซิงก์ทางแนวนอนและสัญญาณซิงก์ทางแนวตั้งนี้ จะต้องมีส่วนสัมพันธ์กันอย่างเหมาะสมคือ เมื่อหมดการสแกนฟิลด์หนึ่ง ๆ แล้ว จะต้องเกิดขึ้นพร้อมกันเพื่อทำการสแกนฟิลด์ต่อ ๆ ไป ตามที่แสดงไว้ในรูปที่ 2.7 มิฉะนั้น การสแกนไขว้กันทางเครื่องรับโทรทัศน์อาจไม่เป็นไปในจังหวะที่ถูกต้องได้



รูปที่ 2.7 ฟิลด์ที่เกิดขึ้นในระยะเวลาที่มีสัญญาณแบล้งกิ้งทางแนวตั้ง ในฟิลด์ที่หนึ่งและฟิลด์ที่สอง

(ค) สัญญาณซิงก์ (synchronizing signal) เป็นสัญญาณที่ใช้เพื่อช่วยทำความถี่ของกระแสรูปฟันเลื่อยที่ใช้ในวงจรของการหักเหทางแนวนอน กับวงจรหักเหทางแนวตั้งของเครื่องส่งโทรทัศน์ มีค่าตรงกันกับที่ใช้ในเครื่องรับโทรทัศน์ อันจะมีผลทำให้การสแกนของภาพทางด้านเครื่องส่งโทรทัศน์ ตรงกันกับทางด้านเครื่องรับโทรทัศน์ตลอดเวลาสัญญาณซิงก์ทางแนวนอน จะมีความถี่เท่ากันกับความถี่ ของกระแสรูปฟันเลื่อยที่ใช้ในวงจรการหักเหทางแนวนอน และสัญญาณซิ้งก์ทางแนวตั้งก็จะมีความถี่เท่ากับความถี่ ของกระแสรูปฟันเลื่อยที่ใช้ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรของการหักเหทางแนวตั้ง เนื่องจากความถี่ของสัญญาณซิงก์นี้เท่ากันกับ ความถี่ของสัญญาณแบล็งกิ้ง จึงจำเป็นต้องป้องกันการรบกวนที่เกิดขึ้น โดยจำเป็นต้องกำหนดขนาดของซิงก์พัลส์ให้น้อยกว่าขนาดของแบล็งกิ้งพัลส์ กล่าวคือ ทำให้ซิงก์พัลส์ทางแนวนอนมีขนาดเพียง 5 ไมโครวินาที และซิงก์พัลส์ทางแนวตั้งมีขนาดเพียง 190 ไมโครวินาทีเท่านั้น นอกจากนี้ ยังใช้วิธีส่งซิงก์พัลส์เหล่านี้ปะปนกับแบบแบล็งกิ้งพัลส์โดยทำให้ฐานของซิงก์พัลส์อยู่ทับขอบบนของแบล็งกิ้งพัลส์อีกชั้นหนึ่ง เมื่อได้กำหนดให้ ระดับสูงสุดของแบล็งกิ้งพัลส์เป็นระดับมืดจนมองไม่เห็นทางจอหลอดภาพแล้ว ระดับของซิงก์พัลส์ที่อยู่บนยอดสูงสุดของแบล้งกิ้งพัลส์ ก็จะเป็นระดับดำมืดสนิท และไม่ทำให้เกิดการรบกวนที่จอหลอดภาพแต่ประการใด

(ง) สัญญาณอีควอไลซิ่ง (equalizing signal) เป็นสัญญาณที่ใช้เพื่อช่วยทำให้สัญญาณซิงก์ทางแนวตั้งยังคงมีรูปร่างดีเหมือนเดิม หลังจากแยกออกมาจากสัญญาณซิงก์ทางแนวนอนในเครื่องรับโทรทัศน์แล้ว สัญญาณนี้มีความถี่เป็นสองเท่าของสัญญาณซิงก์ทางแนวนอน ซึ่งจะช่วยการสแกนไขว้ทางเครื่องรับโทรทัศน์เป็นไปโดยเรียบร้อย รวมทั้งสัญญาณซิงก์ทางแนวนอนก็จะไม่ขาดหายในช่วงเวลาที่มีสัญญาณซิงก์ทางแนวตั้งอีกด้วย ขนาดของอีควอไลซิ่งพัลส์ ก็มีขนาดของซิงก์พัลส์ทางแนวตั้ง คือประมาณ 190 ไมโครวินาที หรือประมาณ 3 เท่าของซิงก์พัลส์ทางแนวนอน นอกจากนี้ ยังนิยมแบ่งพัลส์นี้ออกเป็นพัลส์เล็ก ๆ ตามรูปที่ 2.6 เพื่อทำให้เกิดซิงก์พัลส์ทางแนวนอนครั้งหนึ่ง ในทุก ๆ สองครั้งที่มีพัลส์เล็ก ๆ เหล่านี้

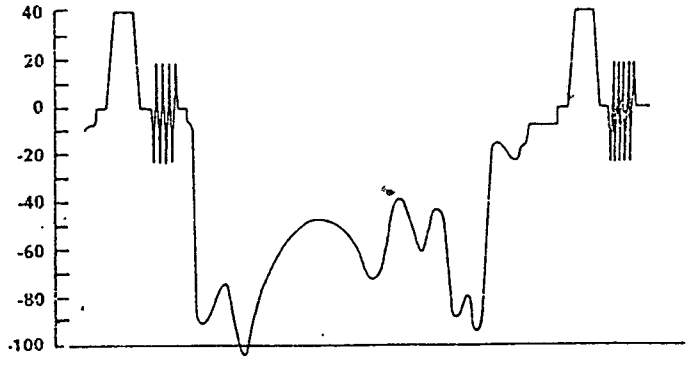
2.2 เทคนิคการสแกรมเบิ้ลสัญญาณภาพ

2.2.1 การกลับสัญญาณภาพ (Video Inversion)

หลักการ วิธีนี้จะทำการกลับสัญญาณภาพ รวมทั้งสัญญาณซิ้งก์

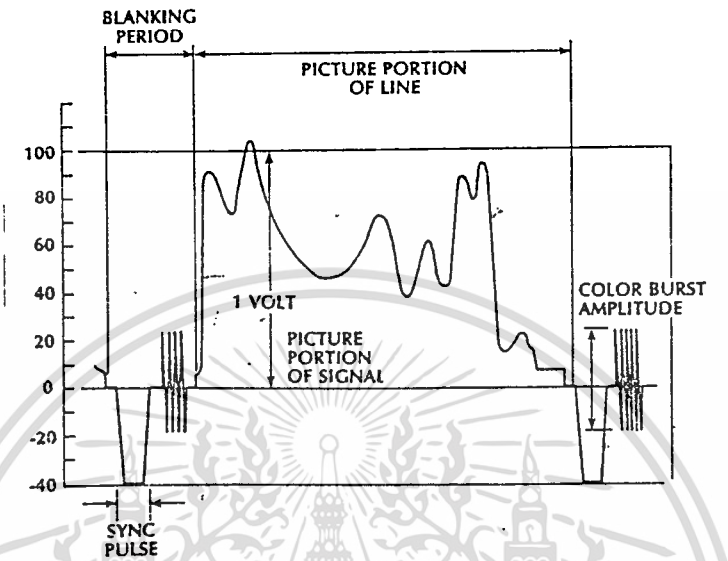
เทคนิคการสแกรมเบิ้ลวิธีนี้เริ่มแรกใช้ในระบบสแกรมเบิ้ลของเคเบิลทีวี (Cable Television) เทคนิคนี้การดีสแกรมเบิ้ลทำได้ง่าย เพียงแต่ดัดแปลงที่เครื่องรับโทรทัศน์ให้กลับขั้วของสัญญาณ สำหรับระบบโทรทัศน์ผ่านดาวเทียม ที่เครื่องรับส่วนมากจะมีสวิตช์ทำการกลับขั้วของสัญญาณอยู่แล้ว

จากรูปที่ 2.8 สัญญาณภาพรวมจะถูกกลับจากบวกเป็นลบจากลบเป็นบวก ทำให้เครื่องรับไม่สามารถซิงก์ภาพได้ และจะทำให้ภาพเป็นเนกาทีฟ (Negative) สัญญาณเบิร์ตส์สี (Color Burst) จะถูกเลื่อนเฟสไป 180 °



รูปที่ 2.8.1 สัญญาณภาพปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8.2 ผลของวิธีการกลับสัญญาณภาพ

2.2.2 การเลื่อนซิงก์โดยรูปคลื่นไซน์ (Sinewave Sync Shifting)

หลักการ บวกรูปคลื่นไซน์เข้าไปในสัญญาณภาพ โดยมีความถี่ของคลื่นไซน์เท่ากับความถี่ของสัญญาณภาพ 1 เส้น หรือเป็นจำนวนเท่า

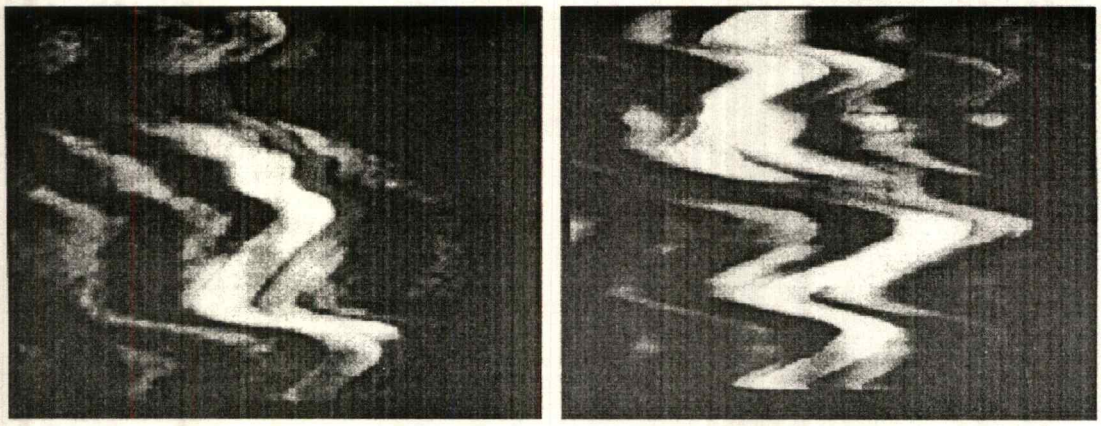
เทคนิคนี้มี 2 แบบคือ

1. ใช้ความถี่ของคลื่นไซน์เท่ากับความถี่ของสัญญาณภาพ 1 เส้น
2. ใช้ความถี่ของคลื่นไซน์เป็นจำนวนเท่าของสัญญาณภาพ 1 เส้น

การทำงานของเทคนิคนี้คือ แรงดันของคลื่นไซน์จะทำให้ระดับของซิงก์เลื่อนไปอยู่ในระดับของสัญญาณภาพ ซึ่งจะทำให้เครื่องรับไม่สามารถซิงโครไนซ์ภาพได้ ทำให้ภาพที่หน้าจอส่ายหรือเลื่อน

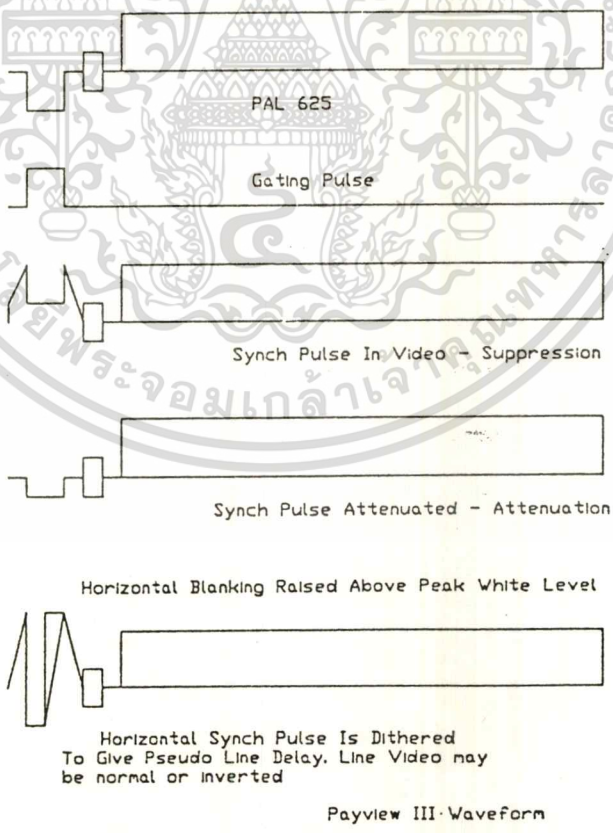
การบวกคลื่นไซน์เข้าไป จะเป็นผลทำให้ไปเพิ่มแอมปลิจูดของสัญญาณภาพ ถ้าสัญญาณภาพไม่ถูกลดทอนก่อนที่จะทำการสแกรมเบิ้ลแล้ว การบวกคลื่นไซน์เข้าไป จะทำให้สัญญาณภาพเบี่ยงเบนมากเกินไป (Overdeviation) ผลก็คือจะทำให้ภาพเพี้ยนไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 ผลของ การเลื่อนซิงก์โดยรูปคลื่นไซน์

2.2.3 การเลื่อนซิงก์พัลส์ (Pulse Sync Shifting)



รูปที่ 2.10 ผลของ การเลื่อนซิงก์พัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

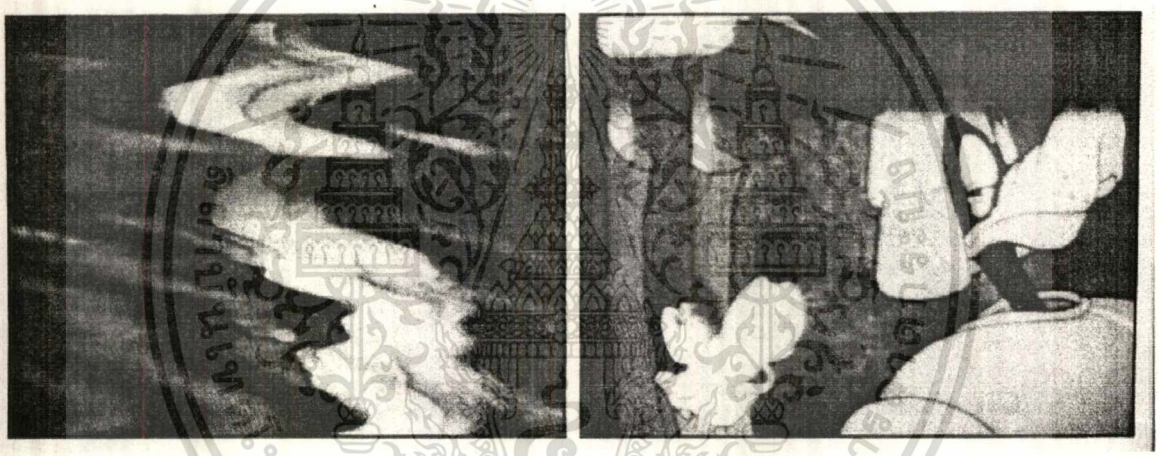
หลักการ ซิงก์จะถูกเลื่อนเข้าไปในย่านของสัญญาณภาพ ซึ่งใช้ได้ทั้งซิงก์ทางแนวนอนและซิงก์ทางแนวตั้ง

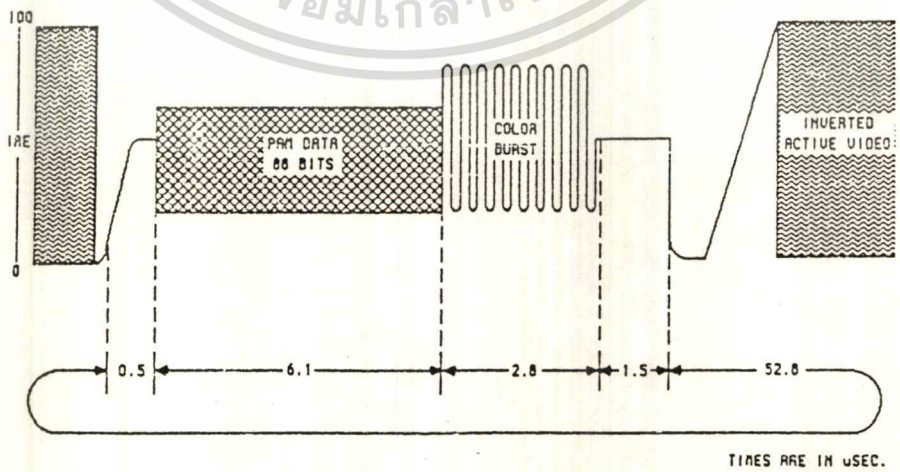
การเลื่อนซิงก์พัลส์สามารถป้องกันเครื่องรับโทรทัศน์จากการล๊อกภาพได้อย่างมีประสิทธิภาพ วิธีนี้จะต่างจากวิธีการเลื่อนซิงก์โดยรูปคลื่นไซน์คือการเลื่อนซิงก์พัลส์จะมีผลเฉพาะช่วงสัญญาณซิงก์เท่านั้น

2.2.4 การแทนสัญญาณซิงก์ (Sync Replacement)

หลักการ สัญญาณซิงก์ทางแนวนอนและซิงก์ทางแนวตั้งจะถูกแทนที่ด้วยสัญญาณรูปแบบอื่น

เทคนิคการสแกรมแบบนี้ มีใช้ในอเมริกาเหนือและยุโรป และเป็นเทคนิคหนึ่งที่ใช้ในระบบ OAK Orion และระบบ Video Cipher II ในระบบ ORION ช่องว่างที่อยู่ระหว่างสัญญาณซิงก์แนวนอนและสัญญาณเบิร์ตส์ความถี่ 2.5 Mhz จะมีการใส่เบิร์ตส์ข้อมูล (Data Burst) เข้าไป ส่วนระบบ VideoCipher สัญญาณซิงก์แนวนอนจะแทนด้วยเบิร์ตส์ข้อมูล ซึ่งเบิร์ตส์ข้อมูลจะมีข้อมูลของสัญญาณซิงก์แนวนอนรวมอยู่ด้วย





รูปที่ 2.11 ผลของ การแทนสัญญาณซิงก์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5 การกลับสัญญาณภาพแบบแอคทีฟ (Active Inversion)

หลักการ จะทำการกลับขั้วของสัญญาณภาพแบบแอคทีฟ

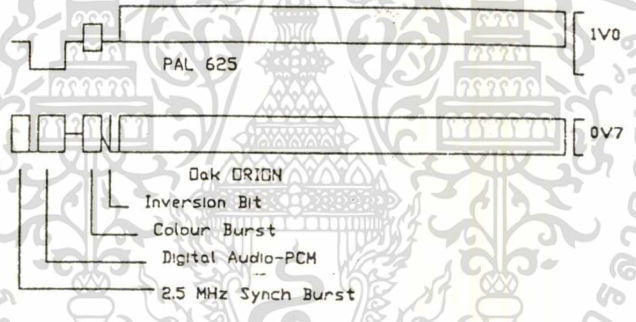
วิธีนี้จะกลับขั้วของสัญญาณภาพทีละเส้น ซึ่งสามารถเพิ่มความปลอดภัยของข้อมูลได้ดีขึ้น อย่างไรก็ตามส่วนใหญ่จะทำการกลับขั้วโดยกลับทีละเส้นสลับกับ (Alternate Line) ซึ่งทำให้ความปลอดภัยด้อยลง ในบางระบบจะใช้การกลับขั้วฟิลด์ต่อฟิลด์ (Field-by-Field)

เทคนิคนี้แบ่งได้ 2 แบบคือ

- แบบที่มีคีย์ (Key)
- แบบที่ไม่มีคีย์ (No Key)

แบบมีคีย์จะมีความปลอดภัยต่ำกว่า คีย์คือพัลส์ที่อยู่ในช่วงแบล้งกิ้งของการสแกนทางแนวนอน ซึ่งใช้เป็นตัวบอกขั้วของสัญญาณภาพ

แบบที่ไม่มีคีย์ จะไม่มีสิ่งที่ใช้แสดงขั้วของสัญญาณภาพในส่วนของเส้นเลย



รูปที่ 2.12 ผลของ การกลับสัญญาณภาพแบบแอคทีฟ

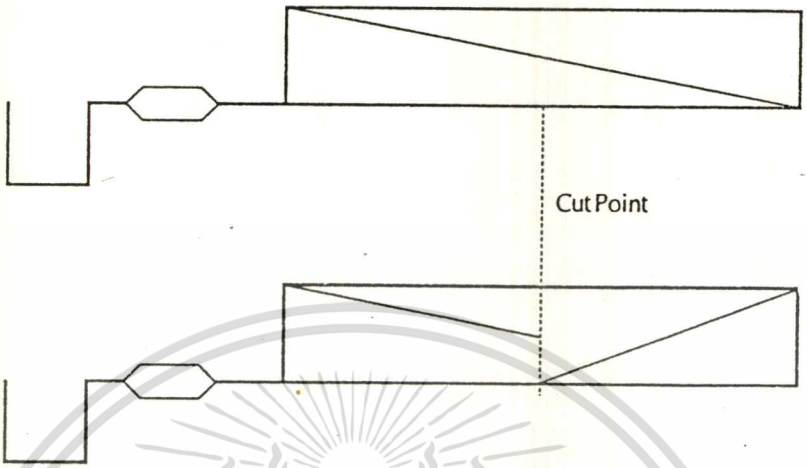
จากรูป การดีสแกรมเบิ้ลจะใช้การเปลี่ยนแปลงของคีย์เป็นตัวแสดงขั้วของสัญญาณภาพแต่ละเส้น

2.2.6 การตัดและกลับขั้ว (Cut and Invert)

หลักการ สัญญาณภาพแต่ละเส้นจะถูกแบ่งเป็นส่วนย่อยๆ เรียกว่า เซกเมนท์ (Segment) และจะทำการกลับขั้วของสัญญาณในเซกเมนท์ใดเซกเมนท์หนึ่ง หรือทีละหลายเซกเมนท์ ดูรูปที่ 2.13

เทคนิคนี้ ไม่เหมาะกับวงจรแบบอนาลอกเพราะจะออกแบบยาก แต่จะเหมาะกับการออกแบบแบบดิจิตอลซึ่งทำได้ง่ายกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 ผลของการตัดและกลับขั้ว

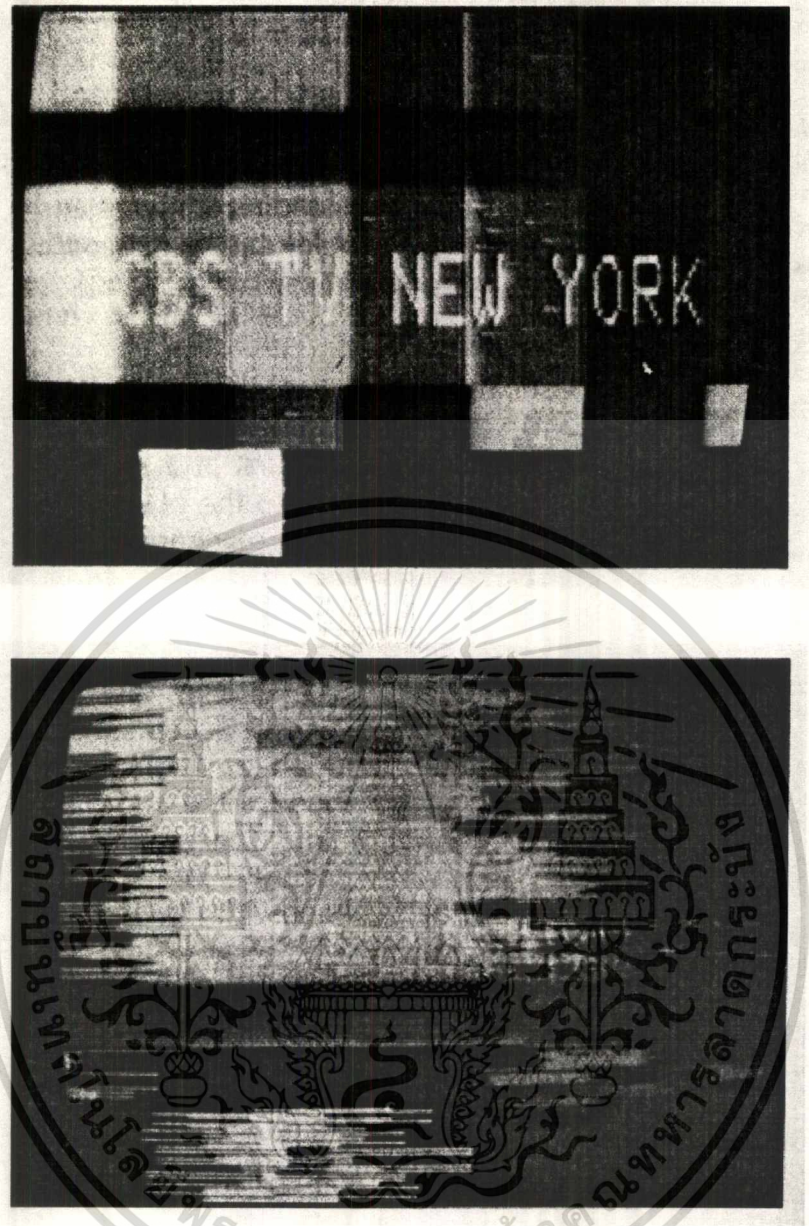
จากรูปที่ 2.13 มีการแบ่งสัญญาณภาพ 1 เส้นออกเป็น 2 เซกเมนต์ และทำการกลับขั้วของสัญญาณที่เซกเมนต์ที่ 2

2.2.7 การตัดและหมุน (Cut and Rotate)

หลักการ สัญญาณภาพแต่ละเส้นจะถูกแบ่งออกเป็นเซกเมนต์ ตามจำนวนเซกเมนต์ที่จัดไว้ ทำการเลื่อนเซกเมนต์สุดท้ายมาไว้ที่เซกเมนต์แรกและเลื่อนเซกเมนต์แรกไปที่เซกเมนต์ที่ 2 และเซกเมนต์อื่นก็เลื่อนในทำนองเดียวกัน

การสแกรมแบบนี้ใช้ในยุโรป และมีประสิทธิภาพดีมาก จำนวนของเซกเมนต์ต่อ 1 เส้นที่ใช้คือ 256 เซกเมนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



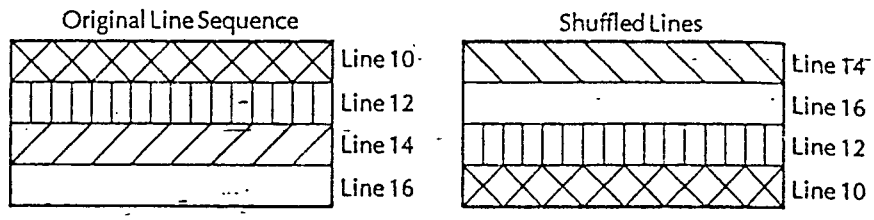
รูปที่ 2.14 ผลของการตัดและหมุน

2.2.8 การสับเปลี่ยนเส้น (Line Shuffle)

หลักการ ลำดับของเส้นใน 1 ฟิลด์หรือเฟรมจะถูกเปลี่ยน ดังนั้นลำดับของเส้นที่ส่งออกไปจะไม่ใช่ภาพที่ถูกต้อง ตัวอย่างเช่น เส้นที่ 15 อาจจะส่งในลำดับที่ 211 แล้วเอาเส้นที่ 211 มาส่งในลำดับที่ 15

การสแกรมแบบนี้ต้องการการเก็บฟิลด์หรือเฟรมเพื่อทำการสลับเส้น ดังนั้นจึงเหมาะกับระบบดิจิตอล

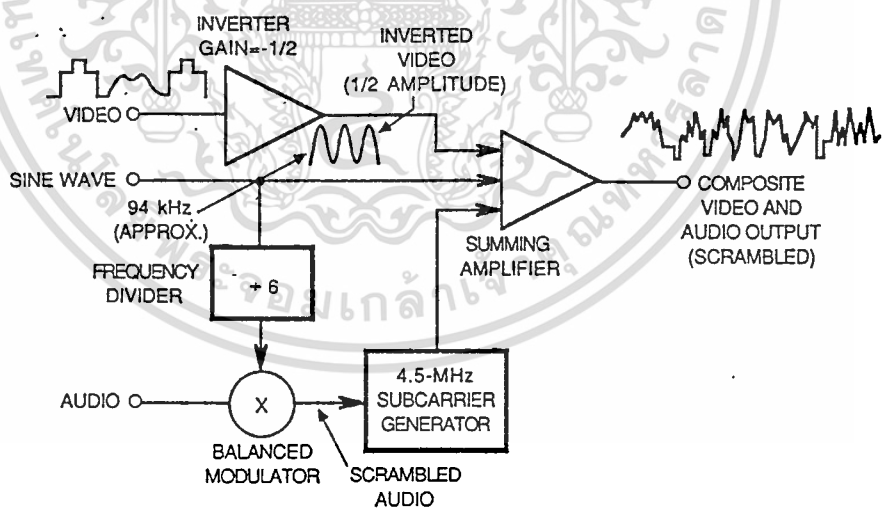
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 ผลของ การสับเปลี่ยนเส้น

2.3 ระบบสแกรมเบิลแบบเทลีส-แมสท์ (Telease-Maast Srambling System)

ระบบเทลีส-แมสท์ เป็นระบบที่มีใช้อยู่ในปัจจุบันนี้โดยมีใช้อยู่ในบางบริการของการสื่อสารดาวเทียมที่มีการสร้างสัญญาณรหัสเข้าไปด้วย โดยส่วนใหญ่จะใช้ระบบนี้กับช่องสัญญาณกีฬา 2 ช่องและช่องสัญญาณเฉพาะสำหรับผู้ใหญ่ 2 ช่อง แม้ว่าระบบนี้จะไม่เป็นที่นิยมใช้กับระบบเคเบิลแต่ระบบนี้ก็มีความเหมาะสมในการอ้างอิงและการแสดงคุณสมบัติของระบบการเข้าและถอดรหัส



รูปที่ 2.16 บล็อกไดอะแกรมของการสแกรมเบิลระบบเทลีส-แมสท์

ระบบเทลีส-แมสท์ เป็นพื้นฐานของระบบการเข้ารหัสสัญญาณภาพและเสียงแบบอนาล็อก ระบบนี้จะมีหลักการที่คล้ายคลึงกันกับระบบการเข้ารหัสด้วยสัญญาณไซน์ โดยผลที่เกิดจากการเข้ารหัสด้วย ระบบเทลีส-แมสท์ คือ

1.สัญญาณภาพถูกกลับให้ตรงกันข้ามและแอมปลิจูดจะลดลงครึ่งหนึ่งของขนาดเดิมแอมปลิจูดปกติ

เอกสารนี้เป็น... ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.สัญญาณไซน์เวฟ 94 kHz จะขี่ไปบนสัญญาณภาพที่ถูกกลับและแอมปลิจูดลดลง

3.สัญญาณเสียงจะถูกมอดูเลทกับความถี่พาหะย่อยที่มีความถี่ประมาณ 15.6 kHz ซึ่งผลที่ได้จะเป็นสัญญาณเสียงแบบ Double-Sideband (DSB) Suppressed-Carrier

จากรูปที่ 2.16 จะแสดงถึงบล็อกไดอะแกรมของระบบ โดยระบบนี้ต้องสังเกตุความสำคัญของความถี่ 94 kHz ซึ่งไม่พอดีกับ 6 เท่าของความถี่การสแกนตามแนวนอน ในทางปฏิบัติความถี่ที่ใช้อยู่ในช่วง 94 - 95 kHz ดังตารางที่ 2.1 จะแสดงถึงการใช้ความถี่ในบริการด้านต่างๆ โดยพาหะย่อยของสัญญาณเสียงจะใช้ที่ความถี่ 1/6 ของความถี่ที่ใช้ในการเข้ารหัสสัญญาณภาพซึ่งใช้ความถี่ 94 kHz

บริการ	ความถี่ (kHz)
ถีฬา	94.5651 94.6370 94.1428
Fantasy Channel	94.0689
Adult Movie Channel	94.1944

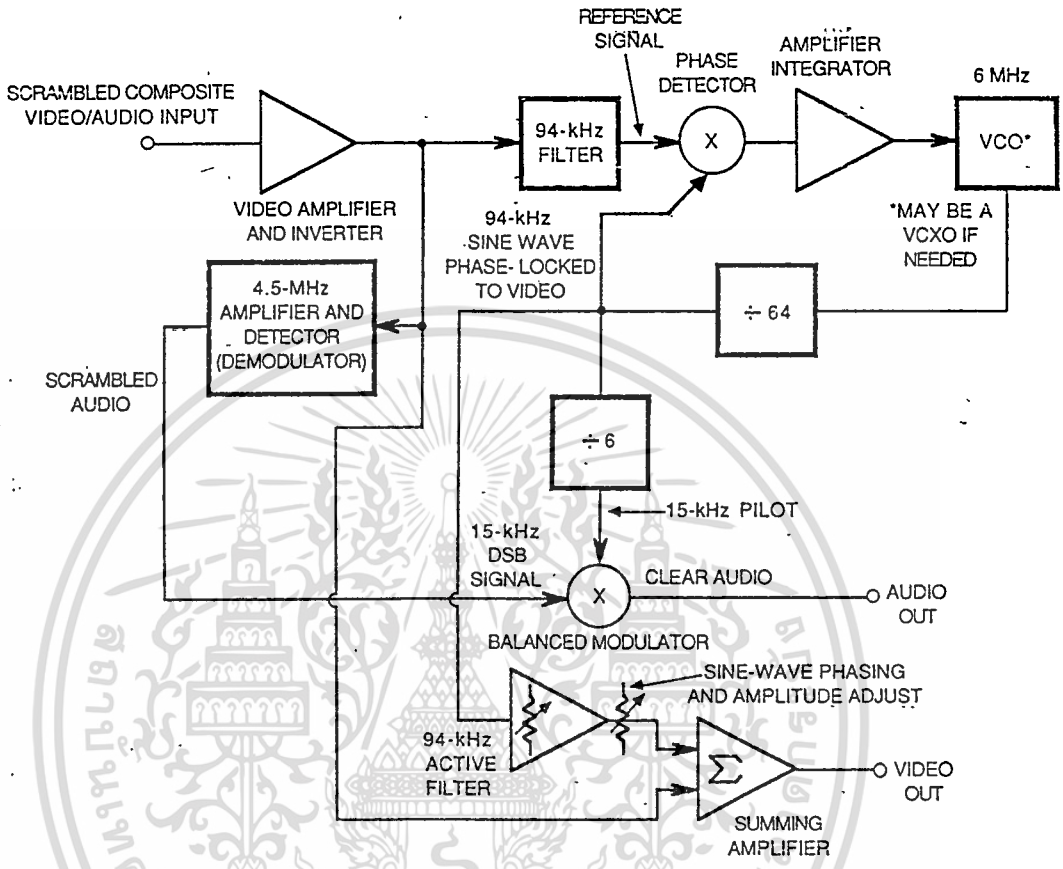
ตารางที่ 2.1 ความถี่ไซน์เวฟที่ใช้ในการเข้ารหัสแบบเทลีส-แมสท์

รูปที่ 2.17แสดงถึงวิธีการถอดรหัสสัญญาณ เทลีส-แมสท์ ภาคขยายสัญญาณภาพและภาคดีเทคเตอร์จะใช้การแยกพาหะย่อยของสัญญาณเสียงออกโดยตรง ซึ่งสัญญาณ 15 kHz DSB Suppressed-Carrier ส่วนสัญญาณ 94 kHz จะถูกแยกออกมาด้วยการถอดรหัสไซน์เวฟโดยวงจรกรองความถี่ที่ใช้เป็นสัญญาณอ้างอิงจากเฟสล๊อคลูป (Phase-Locked Loop) ซึ่งมี VCO ทำงานเป็น 64 เท่า (โดยปกติ 6 MHz) ของความถี่ไซน์เวฟ (VCO อาจเรียกว่า VCXO ในกรณีที่เป็น Voltage-Controlled Crystal Oscillator) สัญญาณความถี่ 6 MHz จะถูกหารด้วย 64 และที่เอาท์พุท VCO (ถูกหารด้วย 64) จะนำไปป้อนให้กับอินพุทของ เฟสดีเทคเตอร์ (Phase Detector) โดยเอาท์พุทของ เฟสดีเทคเตอร์ จะคอยควบคุม VCO (หรือ VCXO) ซึ่งทำให้เกิด เฟสล็อค (Phase Lock) ดังนั้นสัญญาณเอาท์พุท 94 kHz จึงได้มาจากการหาร 64 หน่วยซึ่งเท่ากับความถี่ไซน์เวฟที่นำมาเข้ารหัส โดยสัญญาณไซน์เวฟนั้นถูกกรองด้วยวงจรแอคทีฟแบนด์พาสฟิลเตอร์ (Active Bandpass Filter) เพื่อควบคุมเฟสและแอมปลิจูด และนำไปรวมกับสัญญาณภาพที่มีการเข้ารหัส (สัญญาณที่ถูกกลับแล้ว) ทำให้สัญญาณไซน์เวฟถูกกำจัดไป

ในขณะนี้จะได้สัญญาณภาพปกติกลับมาแล้ว ส่วนสัญญาณเสียง 15 kHz DSB จะถูกป้อนให้ Doubly Balanced Mixer (บางครั้งเรียกว่า Product Detector) สัญญาณการเข้ารหัสที่ 94 kHz จะถูกหารด้วย 6 และนำไปใช้เป็นอินพุทอีกด้านของ Double Balanced Mixer ซึ่งทำให้ได้สัญญาณเสียงกลับมาที่ด้านเอาท์พุท จากนั้นอาจนำไปป้อนให้กับภาคขยายสัญญาณเสียงหรือ TV Modulator ของช่อง 3 หรือช่อง 4 (รวมถึงสัญญาณภาพที่ผ่านการถอดรหัสมาแล้ว) ในการที่จะให้การถอดรหัสเสร็จสิ้นสมบูรณ์ และไม่หลงเหลือ แถบหรือการกระเพื่อมของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณภาพรวมทั้งแอมปลิจูดและเฟสของการเข้ารหัสด้วยสัญญาณไซน์เวฟที่สามารถ Matched ได้อย่างถูกต้องด้วยสัญญาณไซน์เวฟที่ถูกนำกลับคืนมา



รูปที่ 2.17 บล็อกไดอะแกรมของการดีสแกรมเบิลระบบเทลีส-แมสท์

2.4 ตารางแสดงระบบการสแกรมเบิลสัญญาณภาพแบบต่างๆ

ชื่อของระบบ และชนิดของการสแกรมเบิลสัญญาณ	วิธีที่ใช้ในการสแกรมเบิลสัญญาณภาพและสัญญาณเสียง	ระดับความปลอดภัยของการสแกรมเบิลสัญญาณ (ป้องกันการลักลอบใช้)
1. COMSAT SATGUARD เสียง แบบอนาล็อค ภาพ แบบอนาล็อค (ใช้กับระบบดาวเทียม)	กดซิงก์แนวนอนของสัญญาณเสียง, ประกอบด้วยดิจิตอล 15.734 kHz และกลับเส้นสัญญาณภาพแต่ละเส้น	ระดับปานกลาง ทั้งสัญญาณภาพและสัญญาณเสียง

ตารางที่ 2.2 ตารางแสดงระบบการสแกรมเบิลสัญญาณภาพแบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อของระบบ และชนิดของการสแกรมเบิลสัญญาณ	วิธีที่ใช้ในการสแกรมเบิลสัญญาณภาพและสัญญาณเสียง	ระดับความปลอดภัยของการสแกรมเบิลสัญญาณ (ป้องกันการลักลอบใช้)
2. TELEASE เสียง แบบอนาล็อค ภาพ แบบอนาล็อค (ใช้กับระบบดาวเทียม)	สัญญาณไซน์ 94 kHz รวมกับสัญญาณภาพ และสัญญาณเสียงมอดูเลทกับ 15.6 kHz บนพาหะย่อย	ระดับปานกลาง ทั้งสัญญาณภาพและสัญญาณเสียง
3. OAK SYSTEMS *Oak - Orion* เสียง แบบดิจิตอล ภาพ แบบอนาล็อค (ใช้กับระบบดาวเทียม)	สัญญาณภาพจะกลับ (ซิงก์หาย), คัล-เลอร์เบิร์ท เลื่อนไปจนตำแหน่งไม่มาตรา-ฐาน สุ่มลำดับขั้วภาพ และสัญญาณเสียงเป็นดิจิตอลด้วยพัลส์ข้อมูลในช่วงว่างของแบล็กกิ้งแนวนอน	ระดับสูง สำหรับสัญญาณเสียง ระดับปานกลาง สำหรับสัญญาณภาพ
Oak Polaris เสียง แบบดิจิตอล ภาพ แบบดิจิตอล (ใช้กับระบบดาวเทียม)	สับเปลี่ยนเส้นสัญญาณภาพ และสัญญาณเสียงในช่วงว่างของแบล็กกิ้งแนวนอนเป็นดิจิตอล	ระดับเยี่ยม ทั้งสัญญาณภาพและสัญญาณเสียง
Oak เสียง แบบอนาล็อค ภาพ แบบอนาล็อค (ใช้กับระบบสายเคเบิล)	สัญญาณภาพมอดูเลทด้วยสัญญาณไซน์ 15.7 kHz หรือ 31.5 kHz และสัญญาณเสียงเป็น 62.5 kHz บนพาหะย่อย	ระดับต่ำถึงปานกลาง ทั้งสัญญาณภาพและสัญญาณเสียง
Oak SIGMNA เสียง แบบดิจิตอล ภาพ แบบอนาล็อค (ใช้กับระบบสายเคเบิล)	สุ่มกลับสัญญาณภาพบนภาพเปลี่ยนข้ามซิงก์ทั้งแนวตั้งและแนวนอน ช่วงว่างมีการทำดิจิตอลสัญญาณเสียง	ระดับเยี่ยม สำหรับสัญญาณเสียง และระดับปานกลาง สำหรับสัญญาณภาพ

ตารางที่ 2.2 ตารางแสดงระบบการสแกรมเบิลสัญญาณภาพแบบต่างๆ(ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
039112

ชื่อของระบบ และชนิดของการสแกรมเบิลสัญญาณ	วิธีที่ใช้ในการสแกรมเบิลสัญญาณภาพและสัญญาณเสียง	ระดับความปลอดภัยของการสแกรมเบิลสัญญาณ (ป้องกันการลักลอบใช้)
4. GI STAR-LOK เสียง แบบดิจิตอล ภาพ แบบดิจิตอล (ใช้กับระบบดาวเทียม)	ซิงก์และคัลเลอร์เบิร์ทย้ายตำแหน่งและเส้นสแกนแบบลูกเต๋าและหมุนตามกันแบบ DES , สัญญาณเสียงเป็นดิจิตอลและแบบ DES	ระดับเยี่ยม ทั้งสัญญาณภาพและสัญญาณเสียง
5. MA-COM LINKABIT,INC *Video Cipher I* เสียง แบบดิจิตอล ภาพ แบบดิจิตอล (ใช้กับระบบดาวเทียม)	เส้นสัญญาณภาพเปลี่ยนขนาดส่วนของเส้นและแบบ DES , สัญญาณเสียงเป็นดิจิตอลและแบบ DES	ระดับเยี่ยม ทั้งสัญญาณภาพและสัญญาณเสียง
Video Cipher II เสียง แบบดิจิตอล ภาพ แบบอนาล็อค (ใช้กับระบบดาวเทียม)	สัญญาณภาพกลับซิงก์แล้วย้ายตำแหน่ง, คัลเลอร์เบิร์ทเปลี่ยนตำแหน่ง และสัญญาณเสียงเป็นดิจิตอลในช่วงว่างของแบล็กกิ้งแนวนอนและแบบ DES	ระดับเยี่ยม สำหรับสัญญาณเสียง และ ระดับปานกลาง สำหรับสัญญาณภาพ
6.ZENITH (SSAVI, z TAC) เสียง แบบอนาล็อค ภาพ แบบอนาล็อค (ใช้กับระบบสายเคเบิล)	สุ่มกลับสัญญาณภาพ และสัญญาณเสียงบนพาหะย่อยกดทับซิงก์	ระดับปานกลาง ทั้งสัญญาณภาพและสัญญาณเสียง
7. HAMLIN เสียง แบบอนาล็อค ภาพ แบบอนาล็อค (ใช้กับระบบสายเคเบิล)	สุ่มกดทับซิงก์ คล้ายแบบ SSAVI	ระดับปานกลาง ทั้งสัญญาณภาพและสัญญาณเสียง
8. SINE WAVE เสียง แบบอนาล็อค ภาพ แบบอนาล็อค (ใช้กับระบบสายเคเบิล)	สัญญาณภาพเข้าแทรกแซงวางทับสัญญาณไซน์ และสัญญาณเสียงเป็น 62 kHz บนพาหะย่อย	ระดับต่ำถึงปานกลาง ทั้งสัญญาณภาพ และสัญญาณเสียง

ตารางที่ 2.2 ตารางแสดงระบบการสแกรมเบิลสัญญาณภาพแบบต่างๆ(ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อของระบบ และชนิดของการสแกรมเบิลสัญญาณ	วิธีที่ใช้ในการสแกรมเบิลสัญญาณภาพ และสัญญาณเสียง	ระดับความปลอดภัยของการสแกรมเบิลสัญญาณ (ป้องกันการลักลอบใช้)
9. GATE SYNCH เสียง แบบอนาล็อค ภาพ แบบอนาล็อค (ใช้กับระบบสายเคเบิล)	กดทับซิงก์พัลส์โดยจำนวนคงที่ และสัญญาณเสียงเป็น 15kHz บนพาหะย่อย	ระดับต่ำ ทั้งสัญญาณภาพและสัญญาณเสียง (ตัวถอดรหัสสร้างได้โดยง่าย)

ตารางที่ 2.2 ตารางแสดงระบบการสแกรมสัญญาณภาพแบบต่างๆ(ต่อ)

2.5 วงจรกรองความถี่ต่ำ (Low-pass filter)

2.5.1 วงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 1 (First-order Low-pass Butterworth Filter)

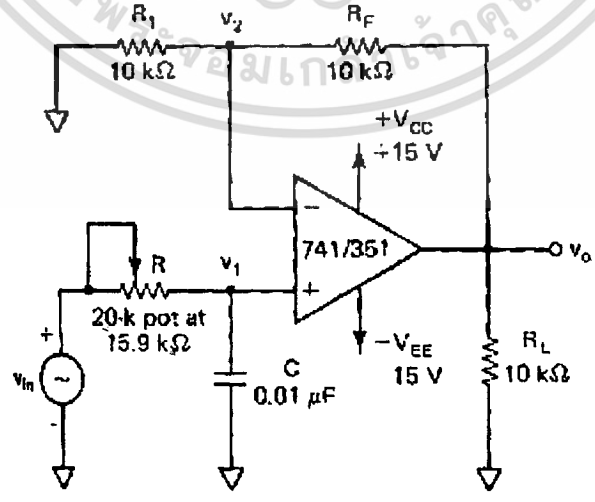
รูปที่ 2.18 แสดงวงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 1 ซึ่งใช้ RC ในการกรองความถี่ ออปแอมป์จะถูกตั้งให้ทำงานแบบนอนอินเวิร์ทติ้ง เกนของวงจรจะถูกกำหนดโดย R_1 และ R_F

จาก voltage-divider rule แรงดันที่ขั้วนอนอินเวิร์ทติ้งคือ

$$v1 = \frac{-jXc}{R - jXc} vin \qquad (2.1)$$

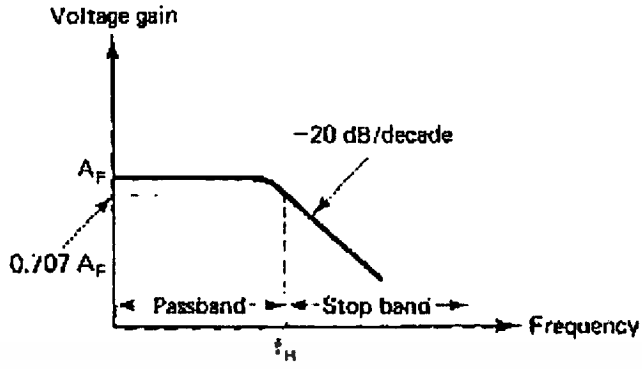
เมื่อ

$$j = \sqrt{-1} \text{ และ } -jXc = \frac{1}{j2\pi fC}$$



รูปที่ 2.18 วงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 การตอบสนองความถี่

จากสมการ (2.1) จะได้

$$v1 = \frac{vin}{1 + j2\pi fRC}$$

และแรงดันที่เอาท์พุต

$$vo = \left(1 + \frac{RF}{R1}\right) v1$$

ดังนั้น

$$vo = \left(1 + \frac{RF}{R1}\right) \frac{vin}{1 + j2\pi fRC}$$

หรือ

$$\frac{vo}{vin} = \frac{AF}{1 + j\left(\frac{f}{fH}\right)} \qquad (2.2)$$

เมื่อ $\frac{vo}{vin}$ = เกนของฟิลเตอร์ที่ความถี่ที่ใช้งาน

$AF = 1 + \frac{RF}{R1}$ = เกนของฟิลเตอร์

f = ความถี่ของสัญญาณอินพุต

$fH = \frac{1}{2\pi RC}$ = ความถี่คัทออฟของฟิลเตอร์

ขนาดของเกนและสมการมุมเฟสของวงจรกรองความถี่ต่ำแสดงในสมการข้างล่าง

$$\left|\frac{vo}{vin}\right| = \frac{AF}{\sqrt{1 + \left(\frac{f}{fH}\right)^2}} \qquad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\phi = -\tan^{-1}\left(\frac{f}{fH}\right) \qquad (2.4)$$

เมื่อ ϕ คือมุมเฟสในหน่วยองศา

การทำงานของวงจรกรองความถี่ต่ำสามารถพิสูจน์ได้จากสมการ (2.3)

1. ที่ความถี่ต่ำมากๆ, $f < f_H$,

$$\left|\frac{vo}{vin}\right| \cong AF$$

2. ที่ $f = f_H$,

$$\left|\frac{Vo}{Vin}\right| = \frac{AF}{\sqrt{2}} = 0.707\,AF$$

3. ที่ $f > f_H$,

$$\left|\frac{vo}{vin}\right| < AF$$

ดังนั้นวงจรกรองความถี่ต่ำจะมีเกนคงที่ A_F จาก 0 Hz ไปถึงความถี่คัตออฟ f_H ที่ f_H เกนจะมีค่า 0.707 A_F และเมื่อเลย f_H เกนจะลดลง (ดูรูปที่ 8-2b) ดังนั้นเมื่อความถี่เพิ่มขึ้นสิบเท่าโวลเตจเกนจะถูกหาร 10 หรือเกนลดลง 20 dB (= 20log10) เมื่อความถี่เพิ่มขึ้นสิบเท่า อัตราการลดลงของเกนหลังจาก f_H คือ 20 dB/decade หรือ 6 dB/octave ที่ความถี่ $f = f_H$ เรียกว่า ความถี่คัทออฟ (cutoff frequency) เพราะว่าเกนของฟิลเตอร์ที่ความถี่นี้จะลดลง 3 dB (= 20log0.707) จาก 0 Hz

2.5.2 วงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 2 (Second-order Low-pass Butterworth Filter)

วงจรกรองความถี่ต่ำออเดอร์ 2 นี้มีอัตราการลดลงของเกนหลังจาก f_H คือ 40 dB/decade

เกนของฟิลเตอร์แบบออเดอร์ 2 ถูกกำหนดโดย R_1 และ R_F, ขณะที่ความถี่คัทออฟ f_H ถูกกำหนดโดย R_2, C_2, R_3, และ C_3, ดังสมการข้างล่าง

$$fH = \frac{1}{2\pi\sqrt{R2R3C2C3}} \qquad (2.5)$$

สมการแสดงขนาดของโวลเตจเกนคือ

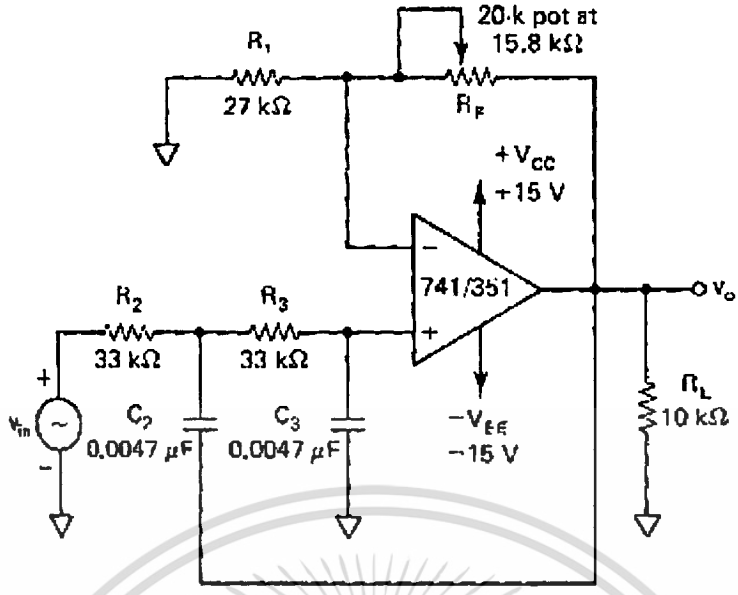
$$\left|\frac{vo}{vin}\right| = \frac{AF}{\sqrt{1+\left(\frac{f}{fH}\right)^2}} \qquad (2.6)$$

เมื่อ $AF = 1 + \frac{RF}{R1}$ $A_F = 1+R_F/R_1$ = เกนของฟิลเตอร์

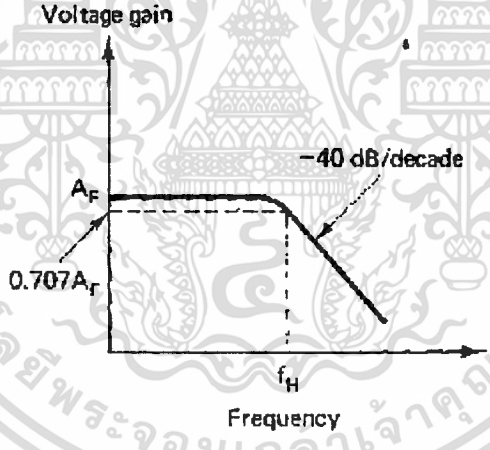
f f = ความถี่ของสัญญาณอินพุต (Hz)

$fH = \frac{1}{2\pi\sqrt{R2R3C2C3}}$ = ความถี่คัทออฟของฟิลเตอร์ (Hz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 วงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 2



รูปที่ 2.21 การตอบสนองความถี่

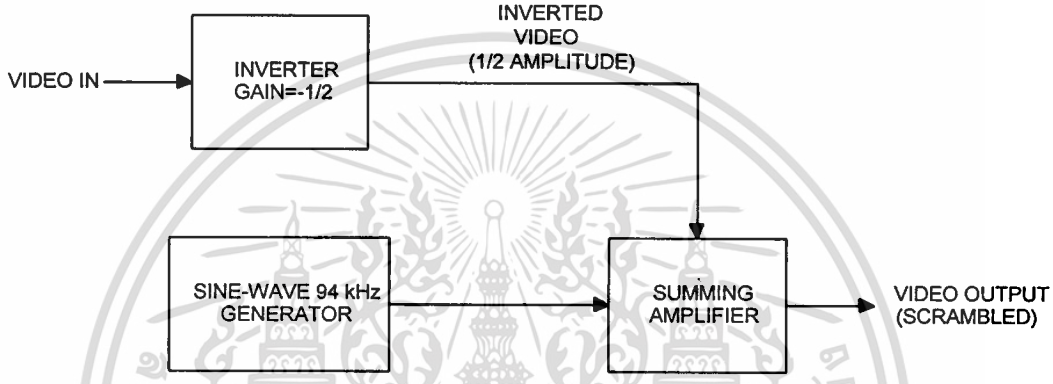
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การทำงานของวงจร

3.1 การทำงานของวงจรเข้ารหัสสัญญาณภาพ

วงจรเข้ารหัสสัญญาณภาพที่ใช้นี้เป็นการประยุกต์ใช้วิธีในการเข้ารหัสหรือสแกรมเบิลแบบต่างๆ คือ การกลับสัญญาณภาพ การเลื่อนซิงก์โดยใช้คลื่นรูปไซน์และการสแกรมเบิลแบบเทลีส-แมสท์ โดยมีบล็อกไดอะแกรมของการทำงานดังนี้



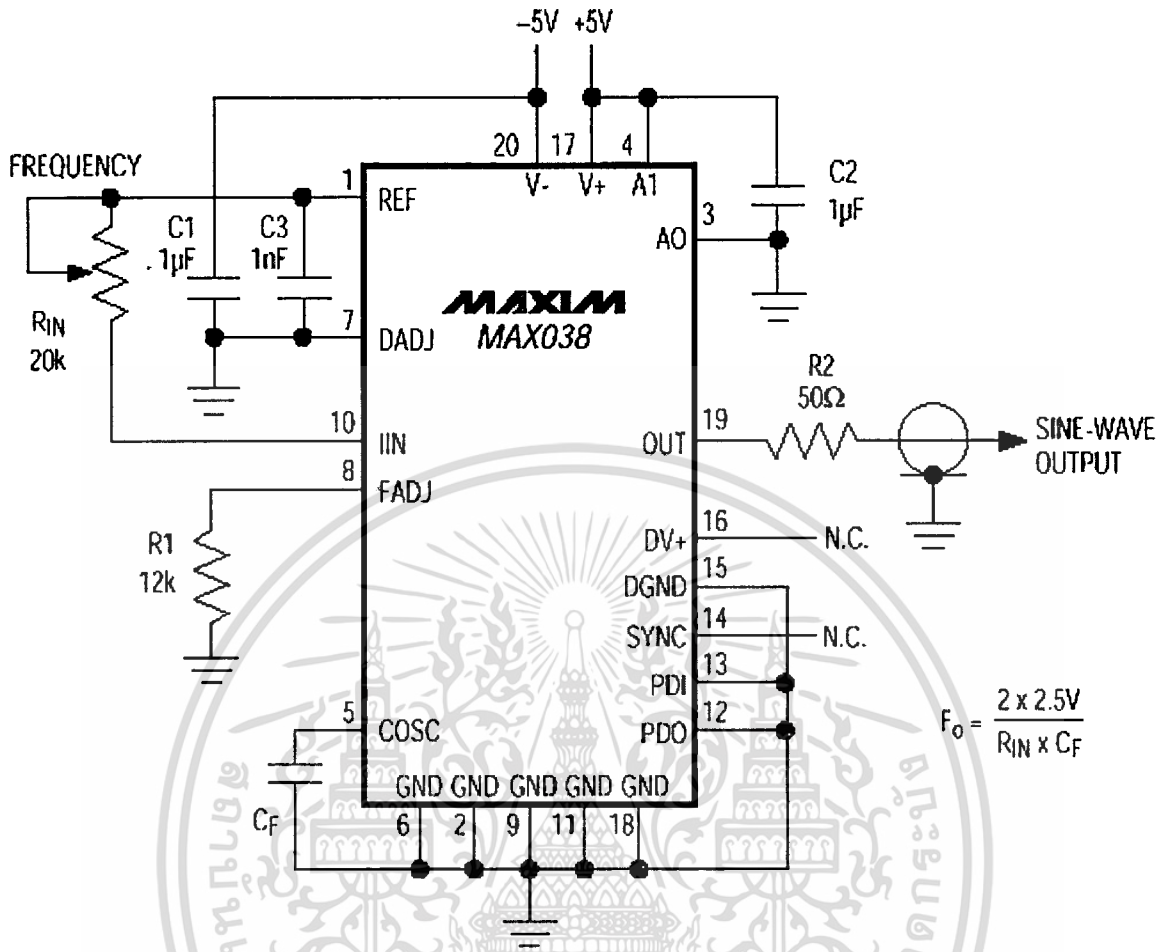
รูปที่ 3.1 บล็อกไดอะแกรมของวงจรเข้ารหัสสัญญาณภาพ

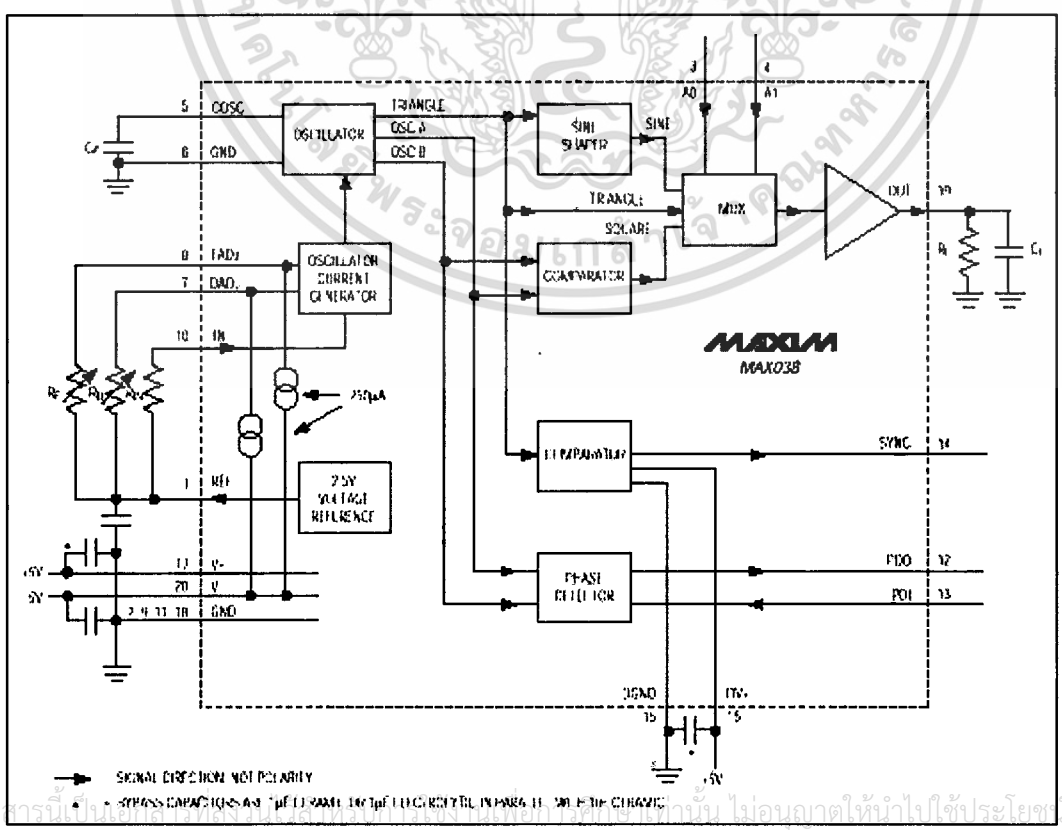
การทำงานของวงจรเข้ารหัสจะไม่มีความยุ่งยากมากนัก โดยการนำเอาสัญญาณภาพ(Video Signal)ปกติมาทำการกลับเฟส 180 องศาและลดขนาดแอมปลิจูดสัญญาณภาพลงครึ่งหนึ่ง จากนั้นจึงนำไปกับสัญญาณรูปคลื่นไซน์ที่มีความถี่ 94 kHz ที่วงจรขยายสัญญาณแบบบวก ซึ่งสัญญาณรูปคลื่นไซน์นี้จะมีความถี่เป็น 6 เท่าของความถี่การสแกนสัญญาณซิงก์ตามแนว(Horizontal sync)ที่มีความถี่ 15,625 kHz และจากเอาท์พุทของวงจรขยายสัญญาณแบบบวกนี้จะได้เป็นสัญญาณภาพที่เข้ารหัส(Encode Video Signal)ออกมา ซึ่งถ้าหากนำไปส่งด้วยเครื่องส่งและและรับด้วยเครื่องรับโทรทัศน์โดยไม่ผ่านเครื่องถอดรหัสสัญญาณภาพก็จะไม่สามารถรับสัญญาณที่ถูกต้องได้

3.1.1 วงจรกำเนิดสัญญาณไซน์เวฟ (Sine-Wave Generator)

สำหรับวงจรกำเนิดสัญญาณคลื่นไซน์ 94 kHz ที่ใช้ในการเข้ารหัสสัญญาณภาพ จะใช้ IC เบอร์ MAX038 ซึ่งเป็น IC กำเนิดรูปคลื่นความถี่สูงที่มีความเที่ยงตรงในการผลิตรูปคลื่นสามเหลี่ยม, ฟันเลื่อย, ไซน์, สี่เหลี่ยมและพัลซ์ โดยสามารถควบคุมการผลิตความถี่เอาท์พุทให้อยู่ในย่านความถี่ 0.1Hz ถึง 20MHz ด้วยการอ้างอิงกับแรงดันภายใน bandgap 2.5V และตัวต้านทานกับตัวเก็บประจุจากวงจรภายนอก ส่วน duty cycle สามารถปรับได้โดยใช้สัญญาณควบคุม ±2.3V ทำให้สะดวกต่อการปรับ Pulse-Width Modulation และการกำเนิดสัญญาณรูปคลื่นฟันเลื่อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.2 บล็อกไดอะแกรมและวงจรการทำงานพื้นฐาน

การนำ MAX038 สามารถนำไปใช้งานได้หลายรูปแบบขึ้นอยู่กับการนำไปประยุกต์ โดยมีรายละเอียดการทำงานของขาแต่ละขาดังนี้

ขาที่	ชื่อ	หน้าที่
1	REF	เอาท์พุทอ้างอิงแรงดัน bandgap 2.5V
2,6,9,11,18	GND	กราวด์
3	A0	อินพุทเลือกรูปคลื่น;TTL/CMOS compatible
4	A1	อินพุทเลือกรูปคลื่น;TTL/CMOS compatible
5	COSC	จุดต่อตัวเก็บประจุภายนอก
7	DADJ	อินพุทปรับ duty cycle
8	FADJ	อินพุทปรับความถี่
10	IIN	อินพุทกระแสตรงสำหรับควบคุมความถี่
12	PDO	เอาท์พุท phase detector ,ถ้าไม่ใช้ phase detector ให้ต่อลงกราวด์
13	PDI	อินพุทสัญญาณนาฬิกาอ้างอิง phase detector ,ถ้าไม่ใช้ phase detector ให้ต่อลงกราวด์
14	SYNC	เอาท์พุท TTL/CMOS-compatible,อ้างอิงระหว่าง DGND และ DV+ สามารถยอมให้ออสซิลเลเตอร์ภายในไปเป็นซิงโครไนซ์กับสัญญาณภายนอก และหากไม่ใช้งานก็สามารถปล่อยลอยขาไว้ได้
15	DGND	กราวด์ดิจิตอล
16	DV+	อินพุทแหล่งจ่ายดิจิตอล +5V ถ้าไม่ใช้งานใช้งาน SYNC ก็ไม่สามารถที่จะปล่อยลอยขาไว้ได้
17	V+	อินพุทแหล่งจ่าย +5V
19	OUT	เอาท์พุทรูปคลื่นไซน์,สี่เหลี่ยมหรือสามเหลี่ยม
20	V-	อินพุทแหล่งจ่าย -5V

ตารางที่ 3.1 แสดงหน้าที่การทำงานของขาแต่ละขาของ MAX038

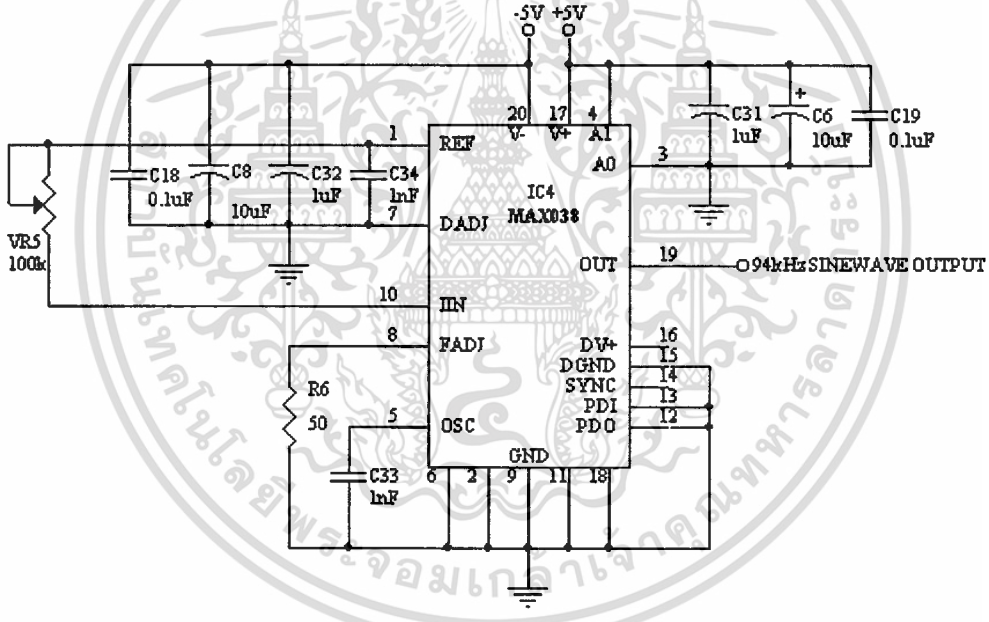
รูปคลื่นเอาท์พุทไซน์,สี่เหลี่ยมหรือสามเหลี่ยมสามารถเลือกได้โดยการตั้งค่าที่ขา A0 และ A1 ดังตารางที่ 3.1 สัญญาณเอาท์พุทจากรูปคลื่นทั้งสามแบบจะเป็นสัญญาณ 2Vp-p เอาท์พุทอิมพีแดนซ์ต่ำสามารถขยายได้ถึง ±20mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A0	A1	รูปคลื่น
x	1	คลื่นไซน์
0	0	คลื่นสี่เหลี่ยม
1	0	คลื่นสามเหลี่ยม

ตารางที่ 3.2 การเลือกรูปคลื่นเอาท์พุท

เอาท์พุท SYNC จากออสซิลเลเตอร์ภายในจะรักษาค่า duty cycle ไว้ที่ 50% ตลอดเวลาโดยไม่คำนึงว่าในขณะนั้นรูปคลื่นอื่นจะมี duty cycle เท่าใดและอุปกรณ์อื่นที่ซิงโครไนซ์อยู่ในระบบขณะนั้น ออสซิลเลเตอร์ภายในนี้สามารถซิงโครไนซ์กับสัญญาณนาฬิกา TTL ภายนอกที่ต่ออยู่กับ PDI



รูปที่ 3.3 วงจรกำเนิดสัญญาณเอาท์พุทคลื่นไซน์,50% duty cycle

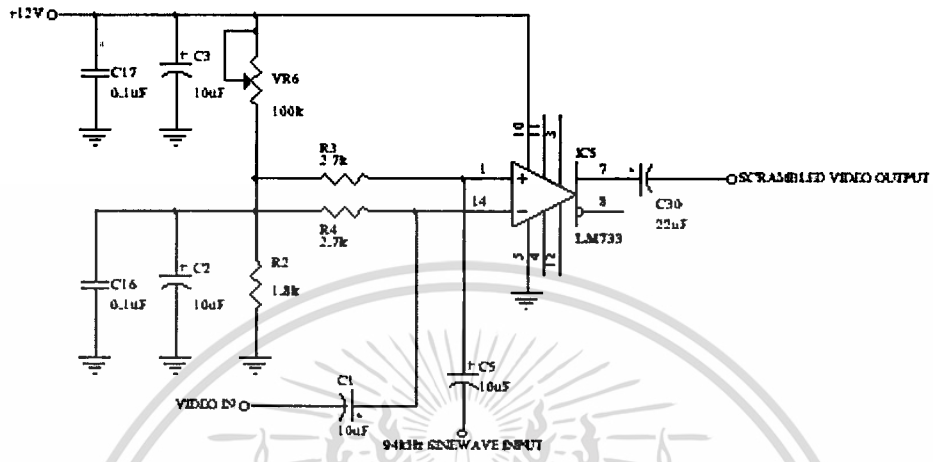
สำหรับในโครงงานนี้จะนำ MAX038 มาใช้เป็นวงจรกำเนิดสัญญาณเอาท์พุทคลื่นไซน์ มีความถี่ 94 kHz และค่า duty cycle เท่ากับ 50% ดังรูปที่ 1.2 วงจรนี้จะกำหนดให้ A0 = "1" และ A1 = "0" ซึ่งจะทำให้ได้สัญญาณเอาท์พุทเป็นคลื่นไซน์ ส่วนความถี่เอาท์พุท (Fo) คำนวณได้จากสมการดังต่อไปนี้

$$Fo = (2 \times 2.5V) / (R_{IN} \times C_F)$$

โดยกำหนดให้ CF มีค่า 0.0005μF ดังนั้นเมื่อต้องการความถี่ 94 kHz จะต้องปรับค่า R_{IN} ให้มีค่าประมาณ 10 kΩ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 วงจรขยายสัญญาณแบบบวก (Summing Amplifier)



รูปที่ 3.4 วงจรขยายสัญญาณแบบบวกที่ใช้ในโครงงาน

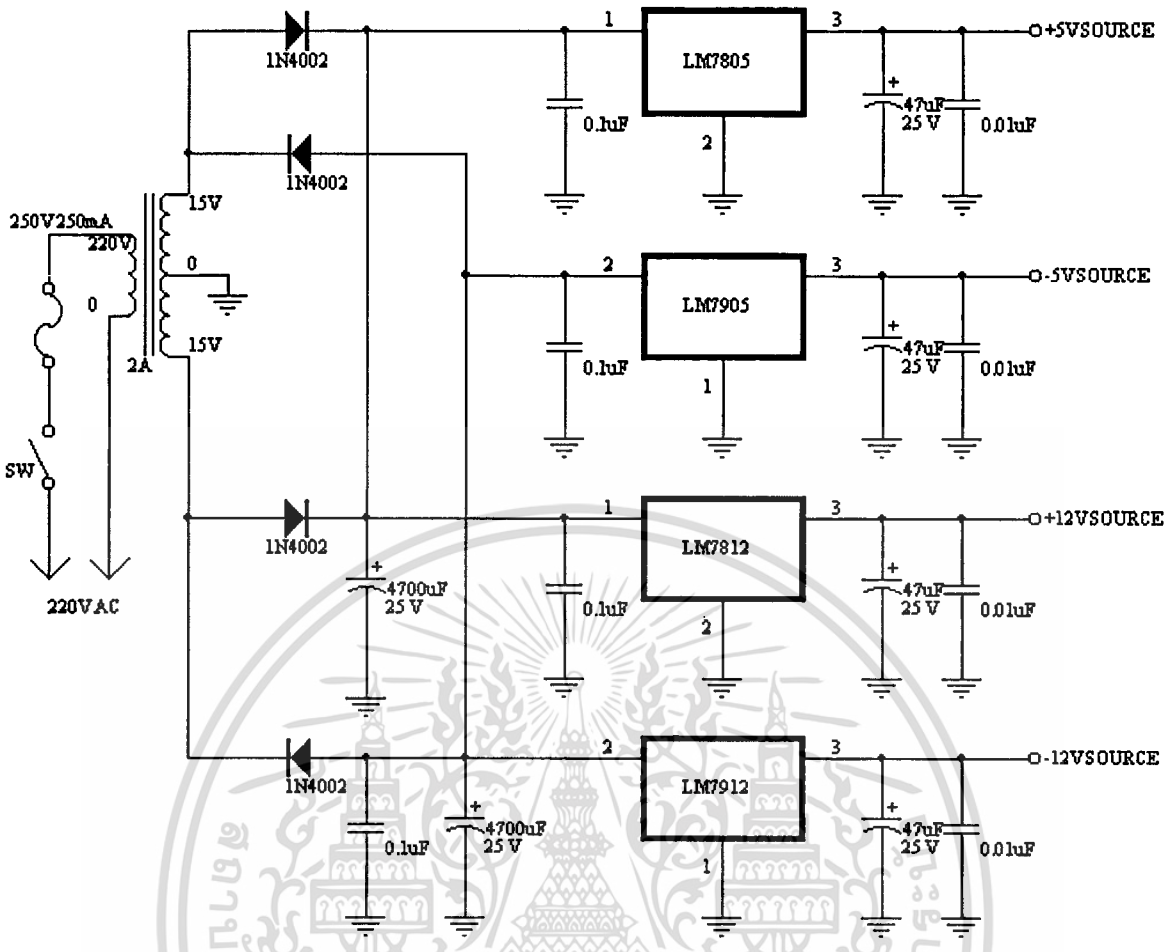
ในรูปที่ 3.4 เป็นรูปแสดงการใช้งานวงจรขยายสัญญาณภาพซึ่งใช้ IC เบอร์ LM733 วงจรขยายนี้มีคุณสมบัติในการขยายสัญญาณความแตกต่างโดยทำให้มีการผลิตสัญญาณเอาท์พุทซึ่งเป็นผลจากอัตราการขยายของวงจรและความแตกต่างทั้งสองของสัญญาณที่ด้านอินพุท โดยการทำให้สัญญาณอินพุทอันหนึ่งเป็นศูนย์ วงจรนี้ก็จะทำงานเป็นวงจรขยายตามปกติทั่วไป และคุณสมบัติอีกประการของวงจรนี้คือการทำงานเป็นวงจรมอดูเลเตอร์เพื่อใช้ในการเข้ารหัสหรือถอดรหัสสัญญาณภาพ โดยนำสัญญาณภาพปกติหรือสัญญาณภาพที่ผ่านการเข้ารหัสมาแล้วป้อนเข้าที่ขา 14 ของ LM733 ส่วนสัญญาณไซน์เวฟที่ใช้ในการเข้ารหัสหรือถอดรหัสสัญญาณภาพจะป้อนเข้าที่ขา 1 โดยสัญญาณทั้งสองนี้จะถูกส่งผ่านโดยตัวเก็บประจุก่อนส่งไปให้ LM733 ซึ่งวงจรนี้จะขยายความแตกต่างของสัญญาณทั้งสองเพื่อให้เกิดการเข้ารหัสหรือถอดรหัสสัญญาณภาพ โดยสัญญาณเอาท์พุทที่เป็นบวก (positive) จะปรากฏที่ขา 8 ส่วนสัญญาณที่เป็นลบ (negative) จะปรากฏที่ขา 7 ของ LM733

3.1.7 วงจรจ่ายกำลังไฟฟ้า (Power Supply)

จากรูปที่ 3.5 แสดงถึงวงจรเครื่องจ่ายกำลังไฟฟ้า โดยวงจรนี้จะใช้การกรองแรงดันแบบ half - wave ซึ่งวงจรนี้จ่ายแรงดันไฟฟ้าเอาท์พุทเป็น -12V, +12V, -5V และ +5V โดยหม้อแปลงเป็นแบบ 12 โวลท์ มี เ center tap (12V-0V-12V)

สำหรับ IC กรองแรงดันทุกตัวจะต้องมีการติดอุปกรณ์ระบายความร้อน (heat sink) ให้กับ IC ทุกตัว เพราะในขณะที่วงจรทำงานจะเกิดความร้อนที่ตัว IC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



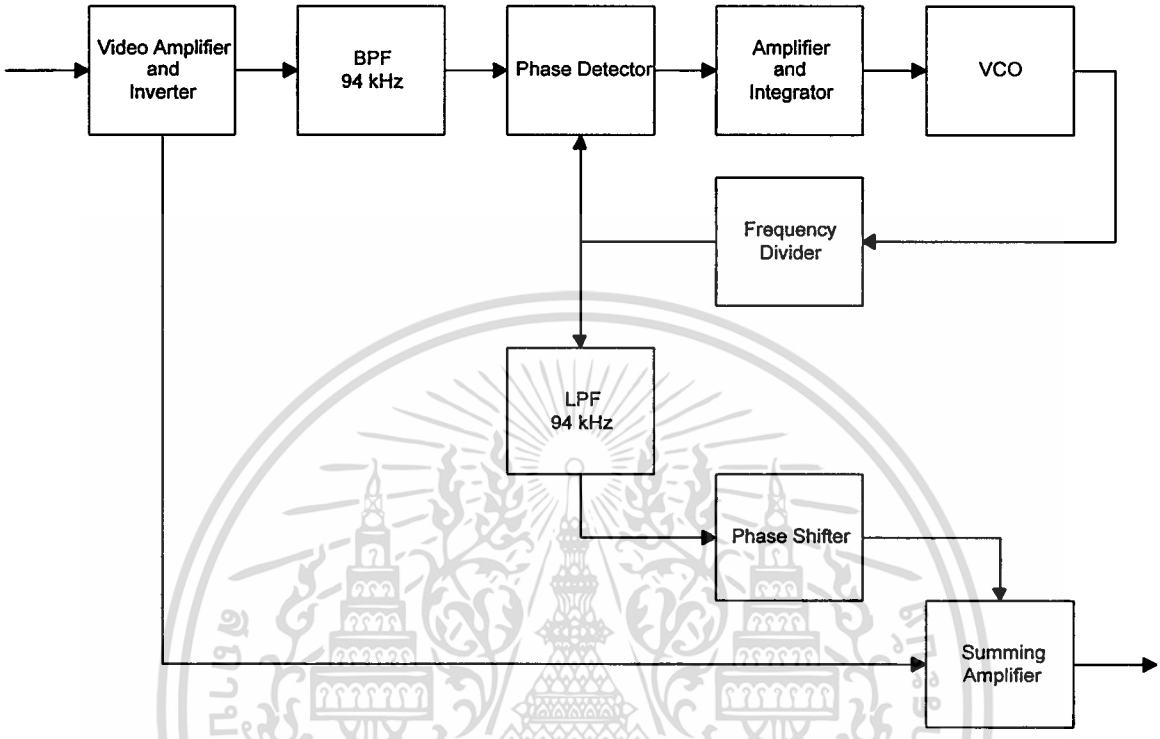
รูปที่ 3.5 วงจรจ่ายกำลังไฟฟ้า

3.2 การทำงานของวงจรถอดรหัสสัญญาณภาพ

วงจรถอดรหัสสัญญาณภาพจะเริ่มจากการนำสัญญาณภาพที่ผ่านการเข้ารหัสมาแล้ว โดยสัญญาณที่ผ่านการเข้ารหัสมาแล้วจะมีลักษณะที่ถูกกลับเฟสไป 180 องศา,ขนาดแอมปลิจูดของสัญญาณภาพถูกลดครึ่งหนึ่งและถูกนำไปรวมกับสัญญาณรูปคลื่นไซน์ 94 kHz ดังนั้นในขั้นตอนแรกของการถอดรหัสสัญญาณภาพก็คือ การกลับสัญญาณภาพและการขยายขนาดของแอมปลิจูดของสัญญาณภาพมาให้เหมือนเดิม โดยขั้นตอนนี้จะถูกกระทำโดยวงจรขยายสัญญาณภาพแบบกลับเฟส(Video Amplifier and Inverter) ในขั้นตอนต่อไปจะเป็นขั้นตอนที่ค่อนข้างจะยุ่งยากมากนั่นคือการนำสัญญาณรูปคลื่นไซน์กลับคืนมา โดยในขั้นตอนที่สองนี้จะเริ่มจากการแยกสัญญาณรูปคลื่นไซน์ออกมาจากสัญญาณภาพที่ถูกเข้ารหัสมาด้วยวงจรแบนด์พาสฟิลเตอร์ 94-kHz(Band Pass Filter 94-kHz) ต่อจากนั้นสัญญาณรูปคลื่นไซน์จะถูกนำไปผ่านวงจรเฟสล็อคลูป(Phase Lock Loop) เพื่อทำให้สัญญาณรูปคลื่นไซน์ 94 kHz มีเสถียรภาพ แต่เนื่องจากสัญญาณที่ได้เป็นสัญญาณรูปคลื่นสี่เหลี่ยมจึงต้องนำไปผ่านวงจรกรองความถี่ต่ำ 94 kHz เพื่อให้ได้เป็นสัญญาณรูปคลื่นไซน์ออกมา ต่อจากนั้นจะมีการปรับขนาดและเฟสของสัญญาณรูปคลื่นไซน์เพื่อให้มีขนาดเท่ากับสัญญาณรูปคลื่นไซน์เดิมและมีเฟสที่ต่างกัน 180 องศาด้วยวงจรขยายสัญญาณและวงจรเลื่อนเฟส(Phase Shifter)ตามลำดับ ในขั้นตอนสุดท้ายก็จะนำสัญญาณรูปคลื่น

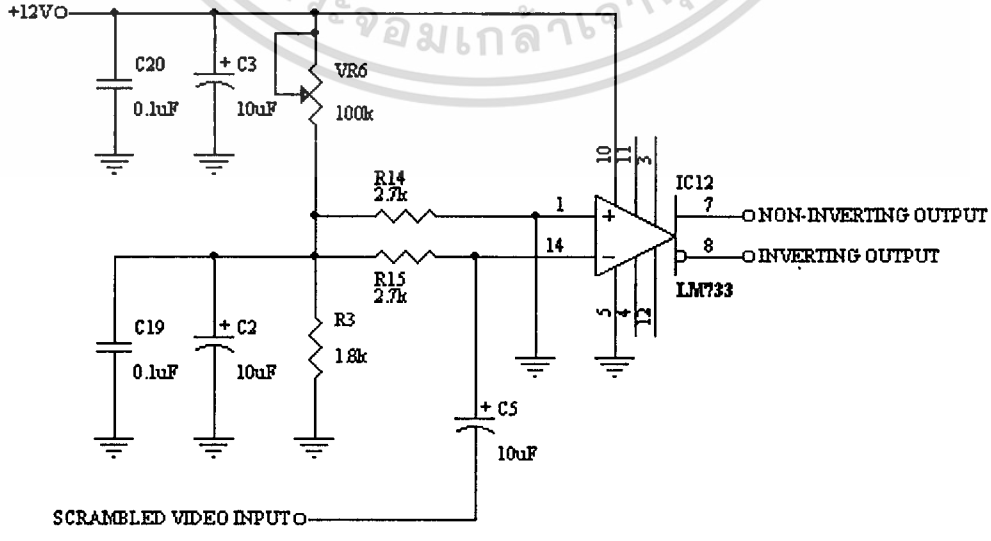
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไซน์ที่ได้นี้ไปรวมกับสัญญาณภาพที่ผ่านการกลับเฟสและขยายขนาดของสัญญาณภาพมาแล้วที่วงจรขยายสัญญาณภาพแบบบวก(Summing Amplifier) สัญญาณที่ได้ในขั้นสุดท้ายนี้จะเป็นสัญญาณภาพปกติที่สามารถจะต่อเข้ากับสัญญาณภาพอินพุทของโทรทัศน์และรับชมได้ตามปกติ



รูปที่ 3.6 บล็อกไดอะแกรมของวงจรถอดรหัสสัญญาณภาพ

3.2.1 วงจรขยายสัญญาณภาพแบบกลับเฟส(Video Amplifier and Inverter)



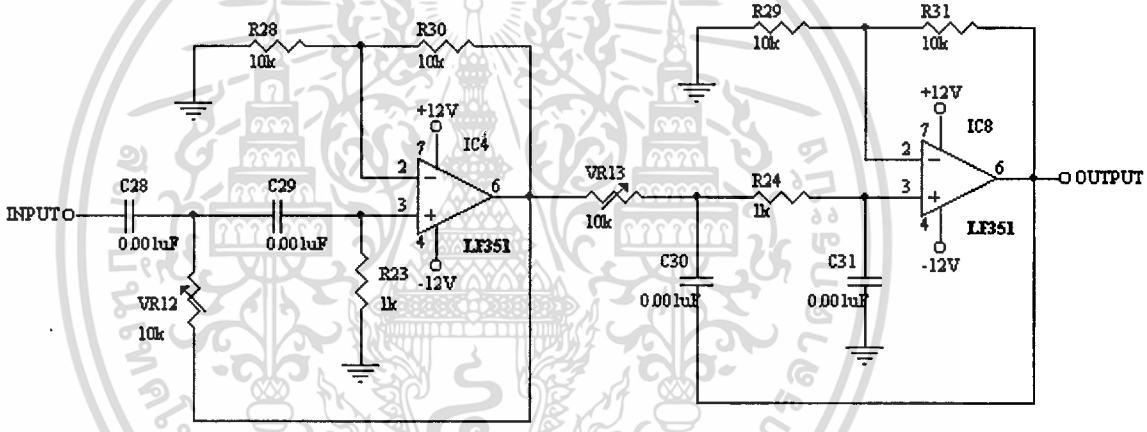
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.7 วงจรขยายสัญญาณภาพแบบกับเฟส

โดยวงจรขยายสัญญาณภาพแบบกลับเฟสนี้จะมีอัตราการขยายเป็น 2 เท่าและมีการกลับเฟสของสัญญาณไป 180 องศา โดยวงจรนี้จะใช้ไอซีเบอร์ LM733 และอัตราขยายของวงจรจะสามารถปรับได้จาก VR6 ซึ่งสัญญาณที่เข้ามาทางขา 14 จะถูกขยายและกลับเฟสออกมาที่ขา 7 วงจรขยายสัญญาณภาพแบบกลับเฟสนี้จะมีลักษณะของวงจรเช่นเดียวกับวงจรขยายสัญญาณแบบบวก แต่จะต่างกันที่วงจรขยายสัญญาณภาพแบบกับเฟสจะให้ขา 1 ลงกราวด์เพื่อให้มีการขยายและกลับเฟสเท่านั้น

3.2.2 วงจรแบนด์พาสฟิลเตอร์(Band Pass Filter)

วงจรแบนด์พาสฟิลเตอร์ที่ใช้นี้เป็นวงจรที่ประกอบด้วยวงจรกรองความถี่สูงและวงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธออเดอร์ 2 โดยวงจรจะถูกออกแบบให้มีแบนด์วิดธ์ 1 kHz และมีความถี่ศูนย์กลางอยู่ที่ 94-kHz ซึ่งขั้นตอนในการออกแบบได้อธิบายไว้ในบทที่ 2

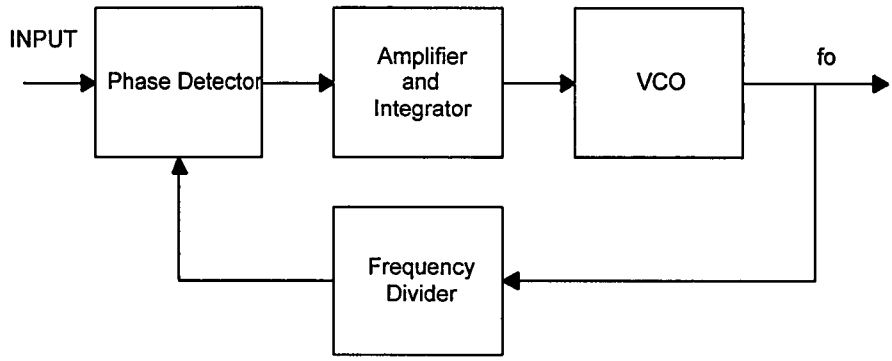


รูปที่ 3.8 วงจรแบนด์พาสฟิลเตอร์ 94 kHz

3.2.3 วงจรเฟสล็อคลูป(Phase Lock Loop)

วงจรเฟสล็อคลูปทำงานด้วยการเปรียบเทียบสัญญาณของความถี่ voltage control oscillator (VCO) กับสัญญาณอ้างอิง โดยปกติสัญญาณอ้างอิงจะเป็นสัญญาณอินพุท ซึ่งสัญญาณอินพุทและสัญญาณ VCO จะถูกเปรียบเทียบโดยเฟสดีเทคเตอร์(phase detector) ดังรูปที่ 3.9 ซึ่งเอาท์พุทของเฟสดีเทคเตอร์จะมีสัดส่วนของสัญญาณที่แตกต่างของเฟสระหว่างสัญญาณอินพุททั้งสอง โดยเอาท์พุทของเฟสดีเทคเตอร์จะมีการขยายสัญญาณและป้อนให้กับ VCO เพื่อให้ VCO ปรับค่าความแตกต่างเฟสให้ลดลง ในบางครั้ง VCO จะทำงานได้ครั้งละหลายๆอินพุท จากวงจรดังรูปจะมีตัวหารความถี่ (÷N) ในตำแหน่งของลูปกลับ(feedback loop)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 บล็อกไดอะแกรมของวงจรเฟสล็อคลูป

สำหรับวงจรเฟสล็อคลูปที่ใช้นี้จะใช้ไอซีเบอร์ LM565 ซึ่งเป็นไอซีเฟสล็อคลูปที่นิยมใช้กันโดยทั่วไป เนื่องจากสามารถนำไปใช้งานได้ง่ายและต่ออุปกรณ์ภายนอกอีกเพียงเล็กน้อยเท่านั้น โดยในการออกแบบจะมีการคำนวณความถี่ที่ออกมาจากเอาท์พุทของ VCO ได้จากสมการ

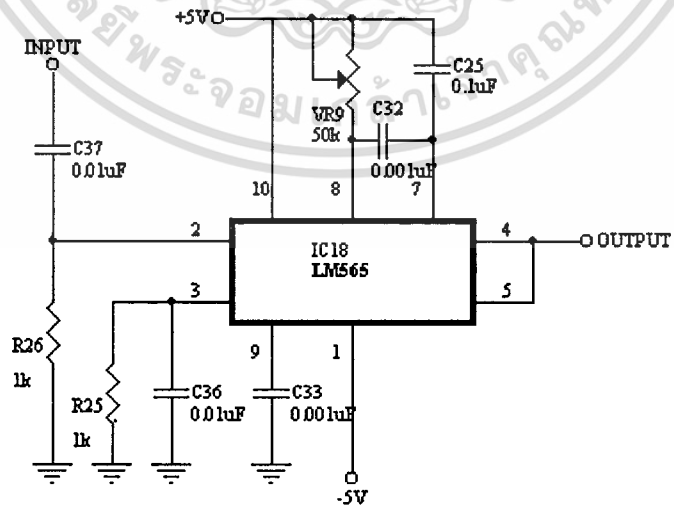
$$f_o \cong \frac{0.3}{R_o C_o}$$

เมื่อ f_o คือ ความถี่ free running

R_o คือ ค่าความต้านทานที่ต่ออยู่ระหว่างขา 10 และขา 8

C_o คือ ค่าตัวเก็บประจุที่ต่ออยู่ระหว่างขา 9 กับกราวด์

จากวงจรในรูปที่ 3.10 สัญญาณรูปคลื่นไซน์ 94 kHz จะเข้ามาทางขา2 ซึ่งเป็นอินพุทของเฟสดีเทคเตอร์ และจะได้เป็นสัญญาณรูปคลื่นสี่เหลี่ยมที่ขา 4 หรือขา 5 ซึ่งเป็นเอาท์พุทของ VCO และอินพุทของตัวเปรียบเฟส ตามลำดับ



รูปที่ 3.10 วงจรเฟสล็อคลูปที่ใช้ไอซีเบอร์ LM565

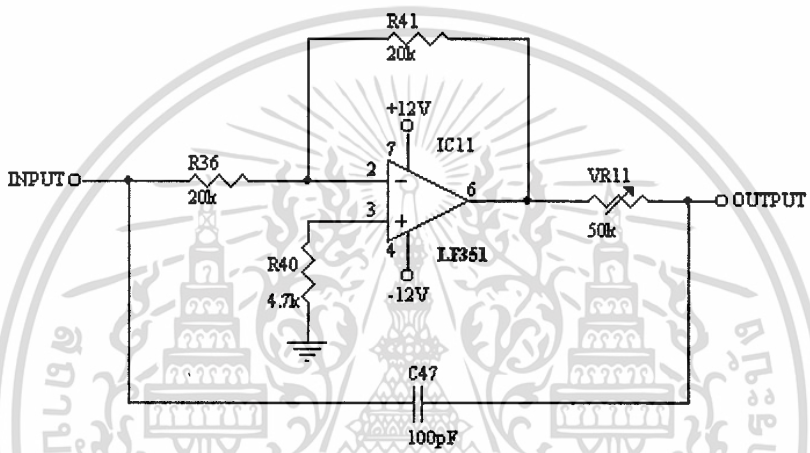
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.4 วงจรเลื่อนเฟส(Phase Shifter)

วงจรเลื่อนเฟสที่ใช้เป็นวงจร All Pass Equalizer แบบ Negative phase active equalizer โดยวงจรนี้จะมีอัตราการขยายที่ใกล้เคียงกันในทุกความถี่และมีการแสดงให้เห็นถึงเฟสที่เปลี่ยนไปเมื่อมีการเปรียบกับอินพุท ซึ่งวงจรนี้จะใช้เป็นการปรับเฟสหรือการดีเลย์สัญญาณเพื่อเป็นการชดเชยจากวงจรในส่วนต่างที่สัญญาณผ่านมา โดยวงจรจะมีทรานเฟอร์ฟังก์ชันดังนี้

$$\frac{v_o}{v_{in}} = \pm\frac{s-1/RC}{s+1/RC}$$

โดย R ในทรานเฟอร์ฟังก์ชันก็คือ VR14 ในวงจรและ C คือ C48 ในวงจร



รูปที่ 3.11 วงจรเลื่อนเฟส

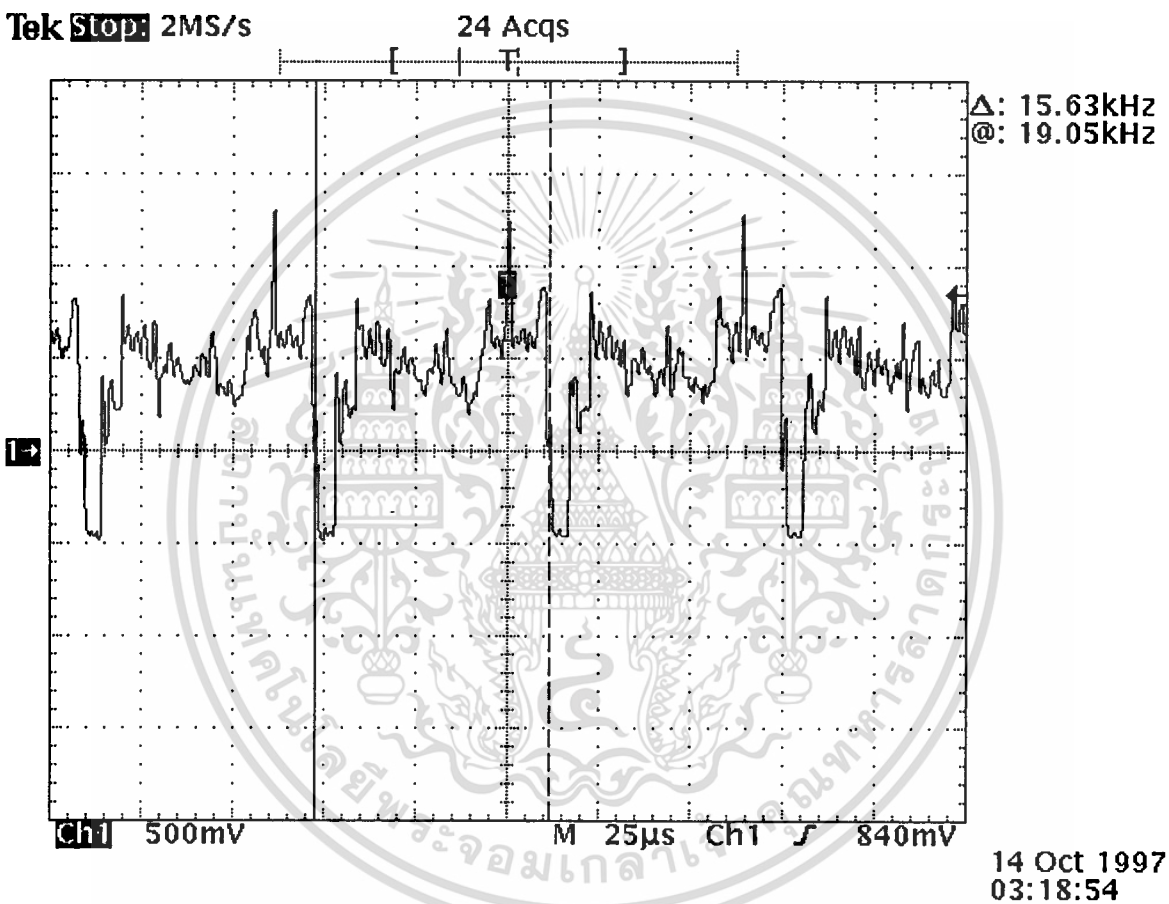
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 รูปแบบของสัญญาณที่จุดต่างๆของวงจรเข้ารหัสสัญญาณภาพ

TP1:สัญญาณภาพจากเครื่องเล่นวีดีโอ

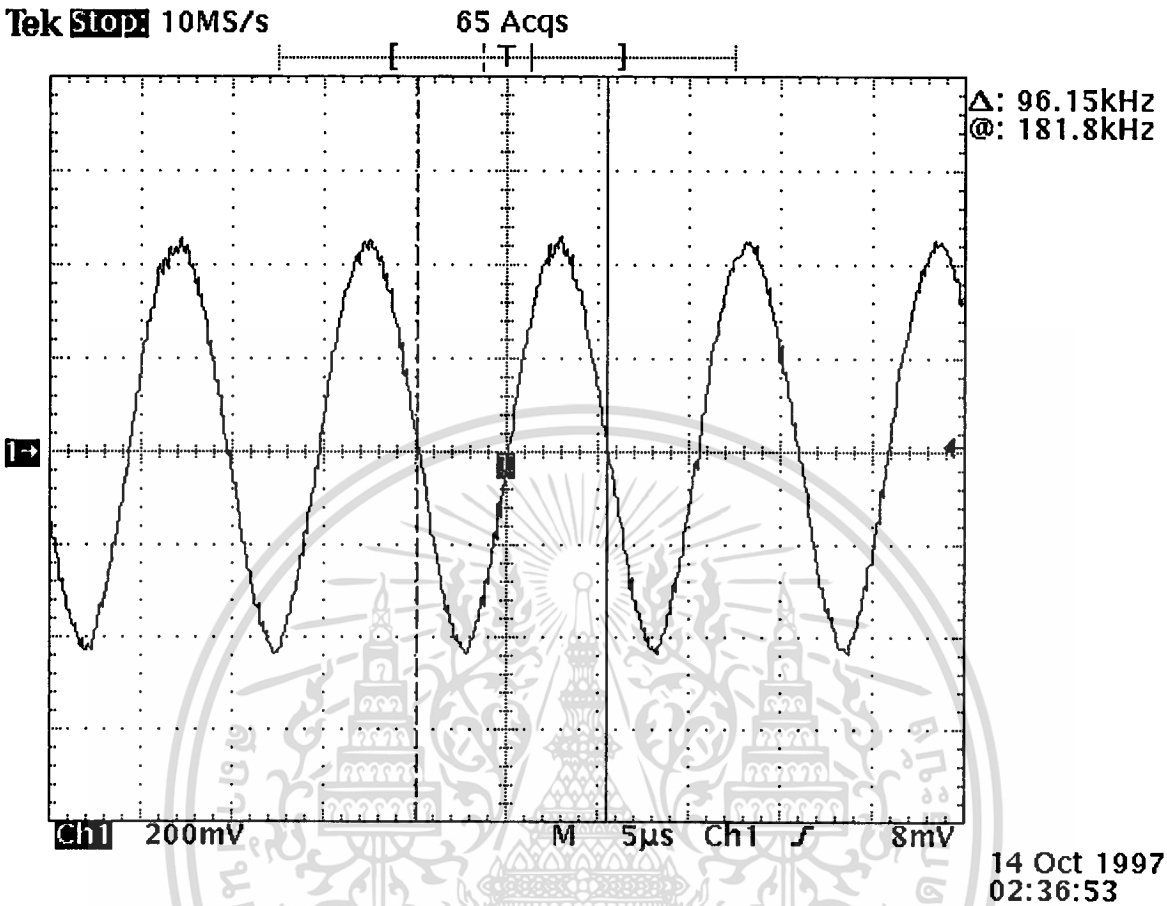


รูปที่ 4.1 สัญญาณภาพจากเครื่องเล่นวีดีโอ

สัญญาณภาพที่ได้จะมีขนาดแอมปลิจูดประมาณ 2 Vp-p และมีความถี่ของสัญญาณซิงก์ตามแนวนอนประมาณ 15.6 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- TP2:สัญญาณรูปคลื่นไซน์ 94 kHz ที่ใช้สำหรับเข้ารหัส

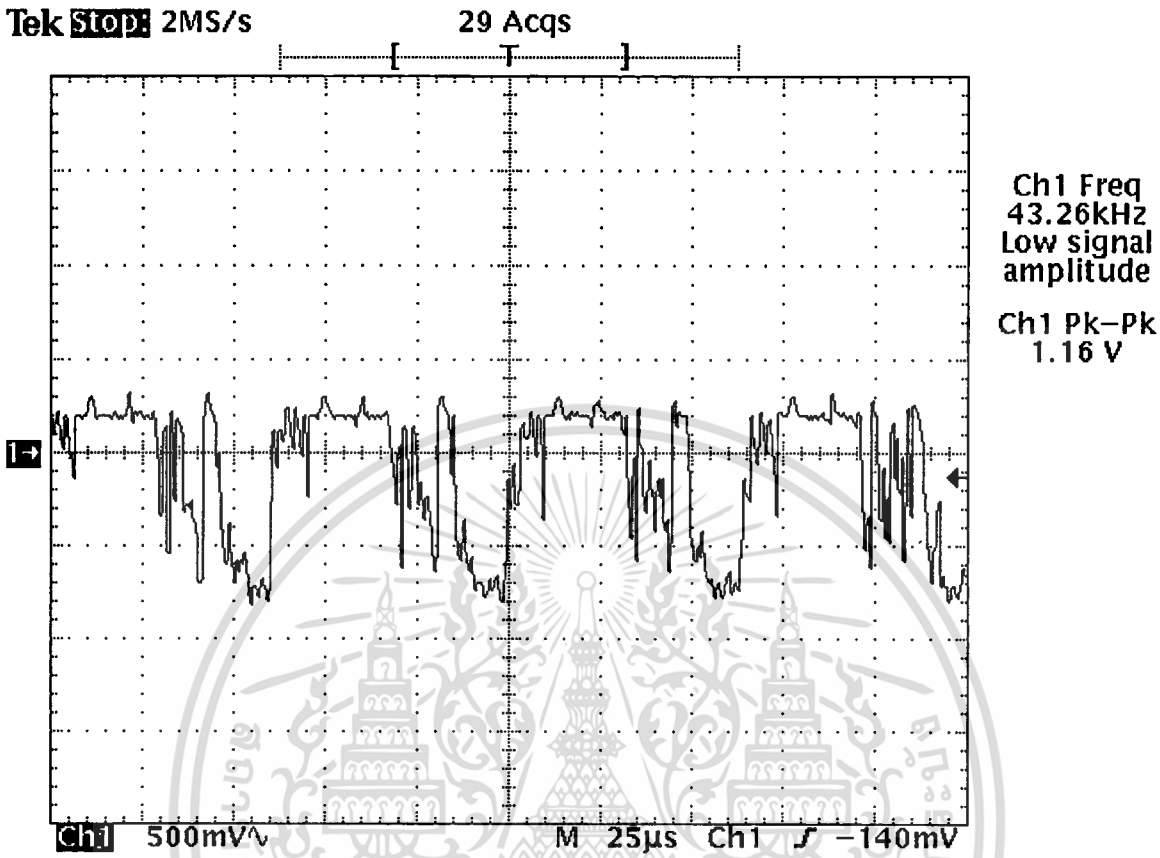


รูปที่ 4.2 สัญญาณรูปคลื่นไซน์ 94 kHz ที่ใช้สำหรับเข้ารหัส

สัญญาณรูปคลื่นไซน์ที่ใช้สำหรับเข้ารหัสมีความถี่ประมาณ 94 kHz และมีขนาดของแอมปลิจูดประมาณ 400mVp-p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TP3:สัญญาณเอาท์พุทของวงจรเข้ารหัส



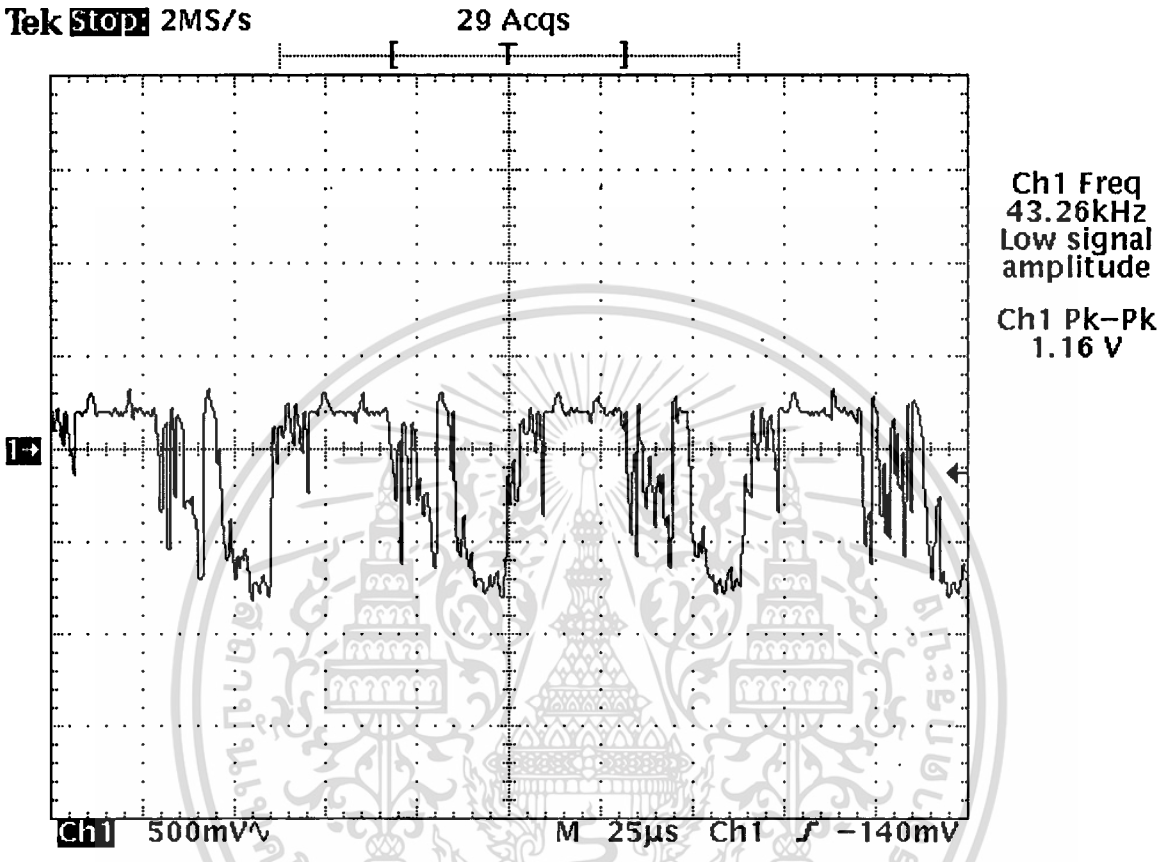
รูปที่ 4.3 สัญญาณเอาท์พุทของวงจรเข้ารหัส

สัญญาณเอาท์พุทของวงจรเข้ารหัสเป็นสัญญาณที่มีการกลับเฟสของสัญญาณภาพ ลดขนาดของสัญญาณภาพลงครึ่งหนึ่งและนำไปรวมกับสัญญาณรูปคลื่นไซน์ 94 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 รูปแบบของสัญญาณที่จุดต่างๆของวงจรถอดรหัสสัญญาณภาพ

TP1:สัญญาณอินพุทของวงจรถอดรหัส

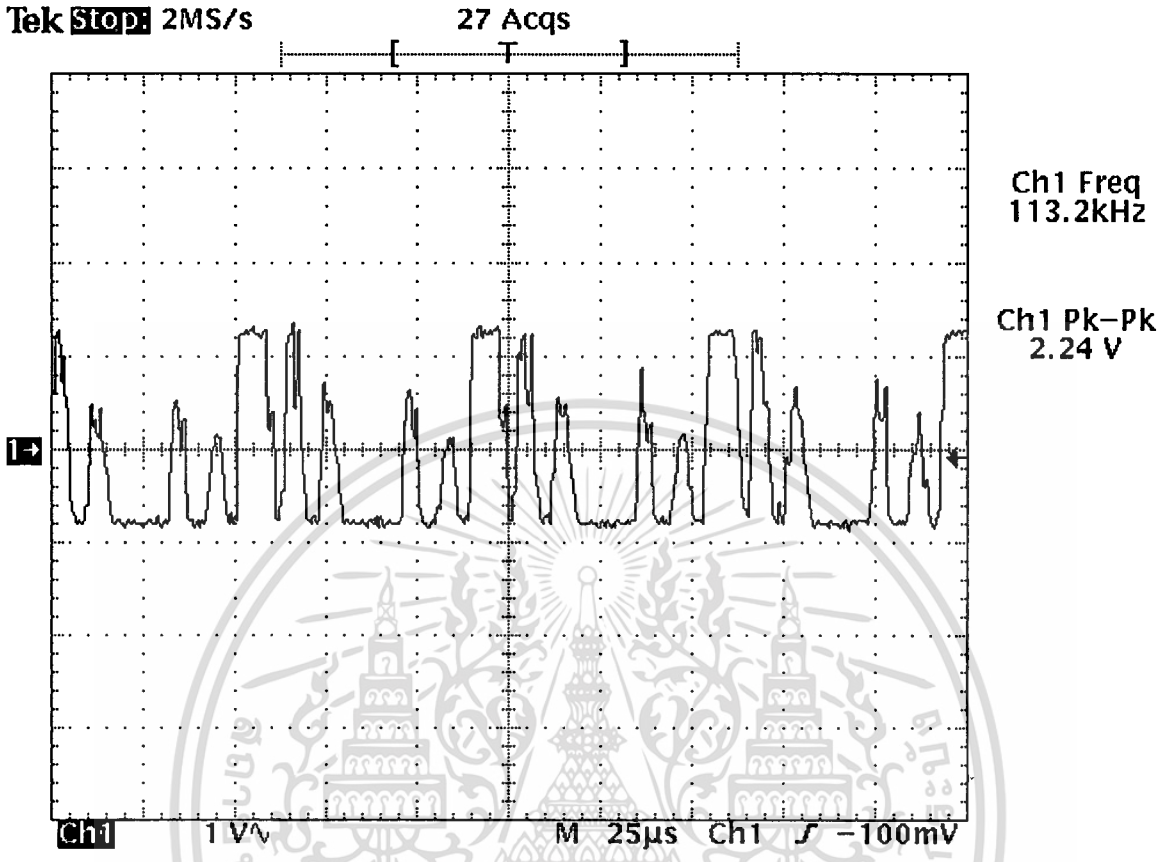


รูปที่ 4.4 สัญญาณอินพุทของวงจรถอดรหัส

สัญญาณอินพุทของวงจรถอดรหัสจะมีลักษณะของสัญญาณเช่นเดียวกับสัญญาณเอาท์พุทของวงจรเข้ารหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TP2:สัญญาณเอาท์พุทของวงจรขยายสัญญาณแบบกลับเฟส

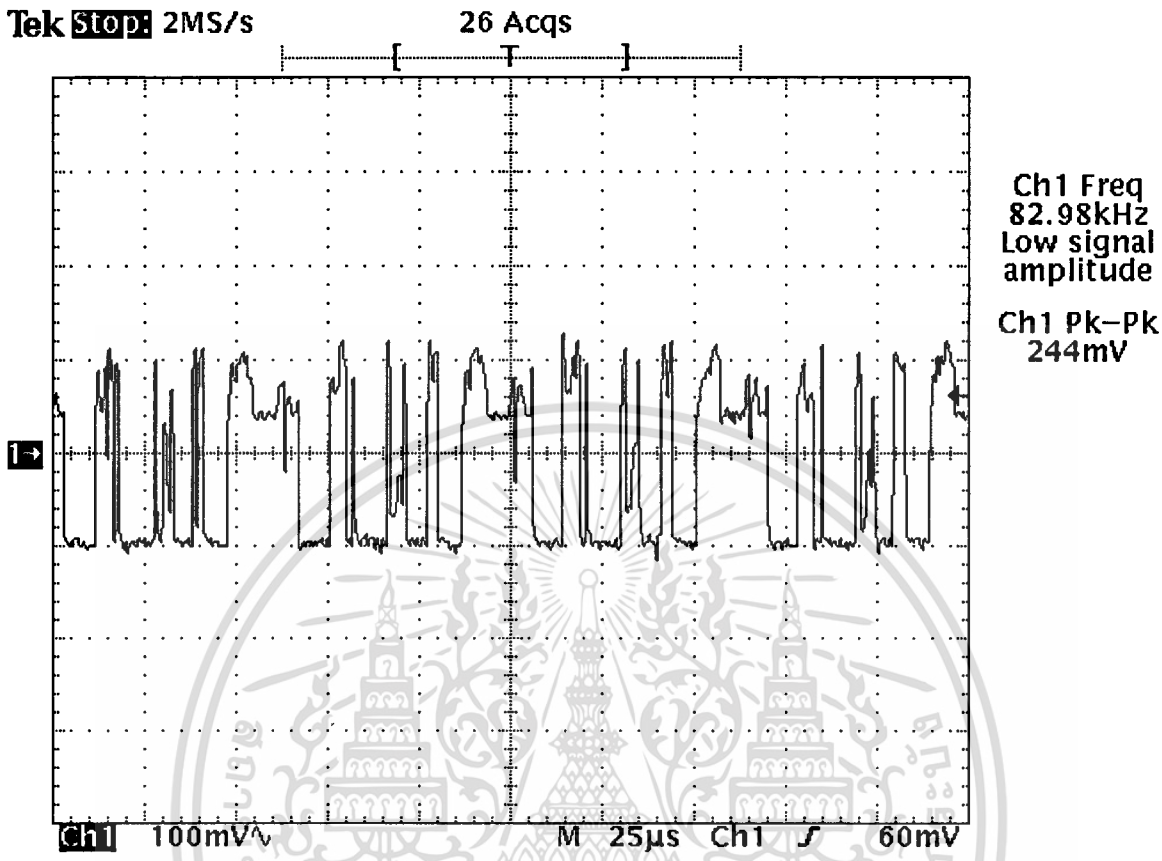


รูปที่ 4.5 สัญญาณเอาท์พุทของวงจรขยายสัญญาณแบบกลับเฟส

สัญญาณเอาท์พุทของวงจรขยายสัญญาณแบบกลับเฟสจะเป็นสัญญาณอินพุทของวงจรถอดรหัสที่ถูกกลับเฟส 180 องศาและขยายสัญญาณเพิ่มขึ้นเป็นสองเท่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

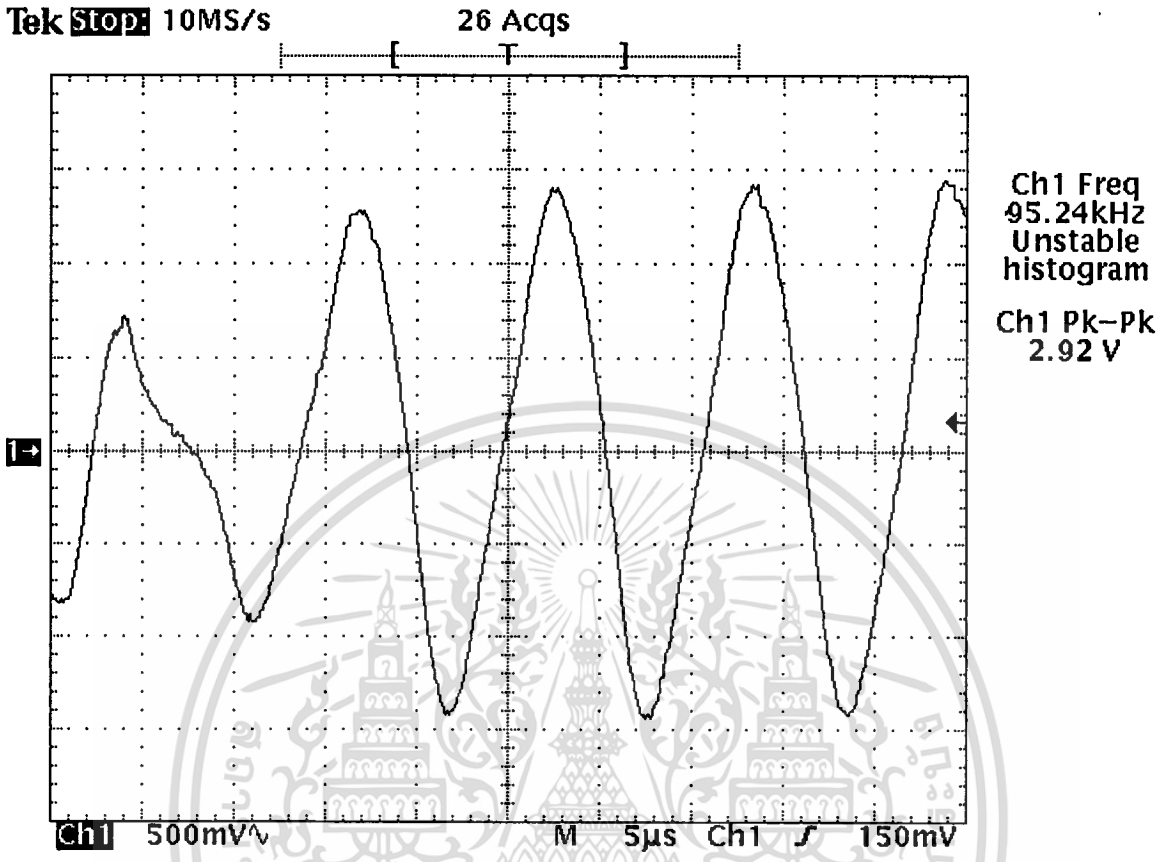
TP3:สัญญาณก่อนเข้าวงจรแบนด์พาสฟิลเตอร์



รูปที่ 4.6 สัญญาณก่อนเข้าวงจรแบนด์พาสฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TP4:สัญญาณเอาท์พุทของวงจรแบนด์พาสฟิลเตอร์

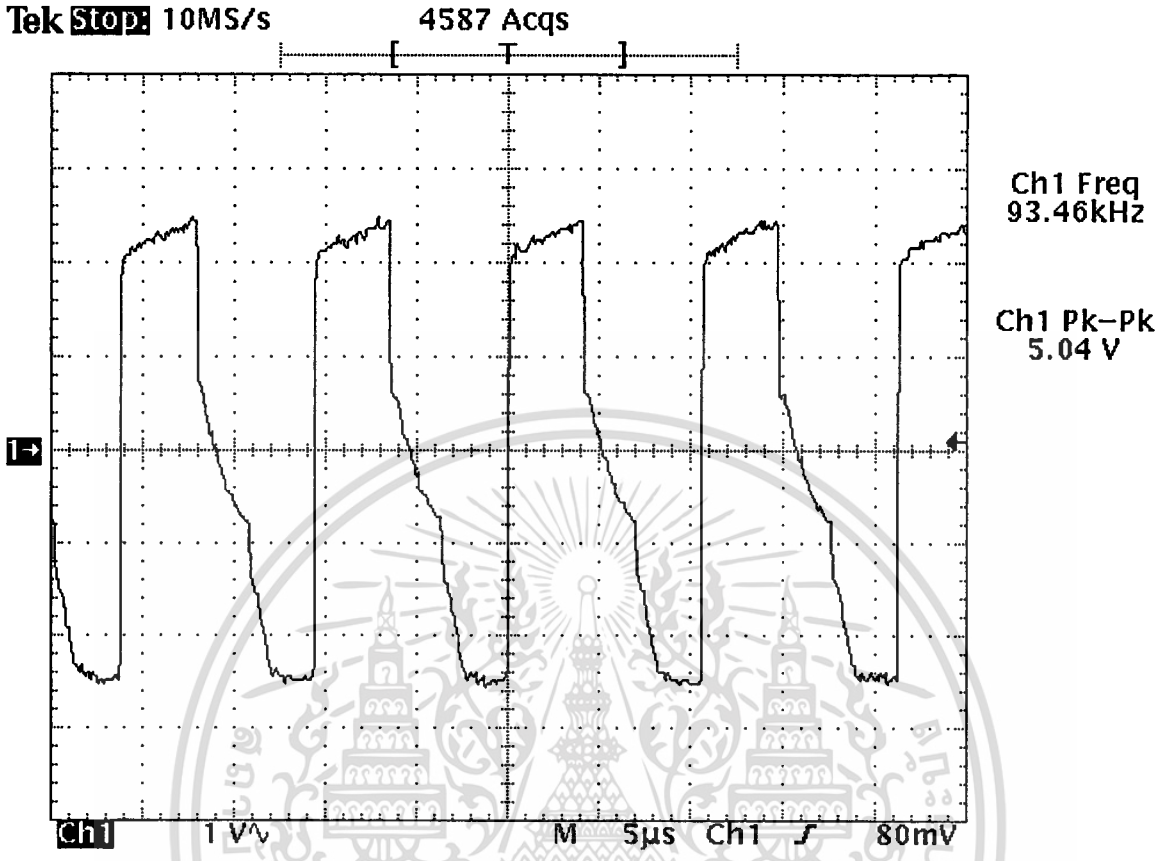


รูปที่ 4.7 สัญญาณเอาท์พุทของวงจรแบนด์พาสฟิลเตอร์

สัญญาณเอาท์พุทของวงจรแบนด์พาสฟิลเตอร์จะได้ความถี่ประมาณ 94-kHz แต่สัญญาณจะยังไม่มีเสถียรภาพดีเท่าที่ควร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TP5:สัญญาณเอาท์พุทของวงจรเฟสล็อคลูป

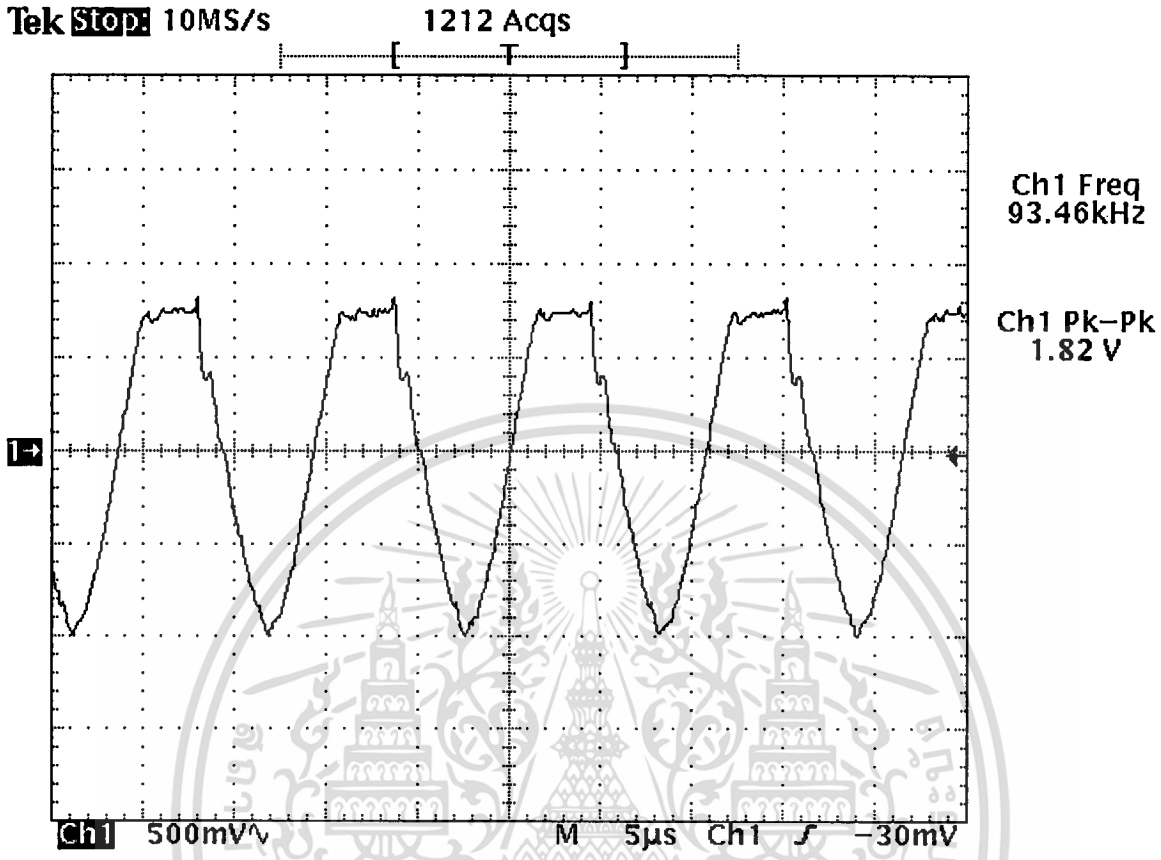


รูปที่ 4.8 สัญญาณเอาท์พุทของวงจรเฟสล็อคลูป

สัญญาณเอาท์พุทของวงจรเฟสล็อคลูปที่ได้จะเป็นสัญญาณรูปคลื่นสี่เหลี่ยม โดยมีความถี่ประมาณ 94-kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TP6:สัญญาณเอาท์พุทของวงจรเลื่อนเฟส

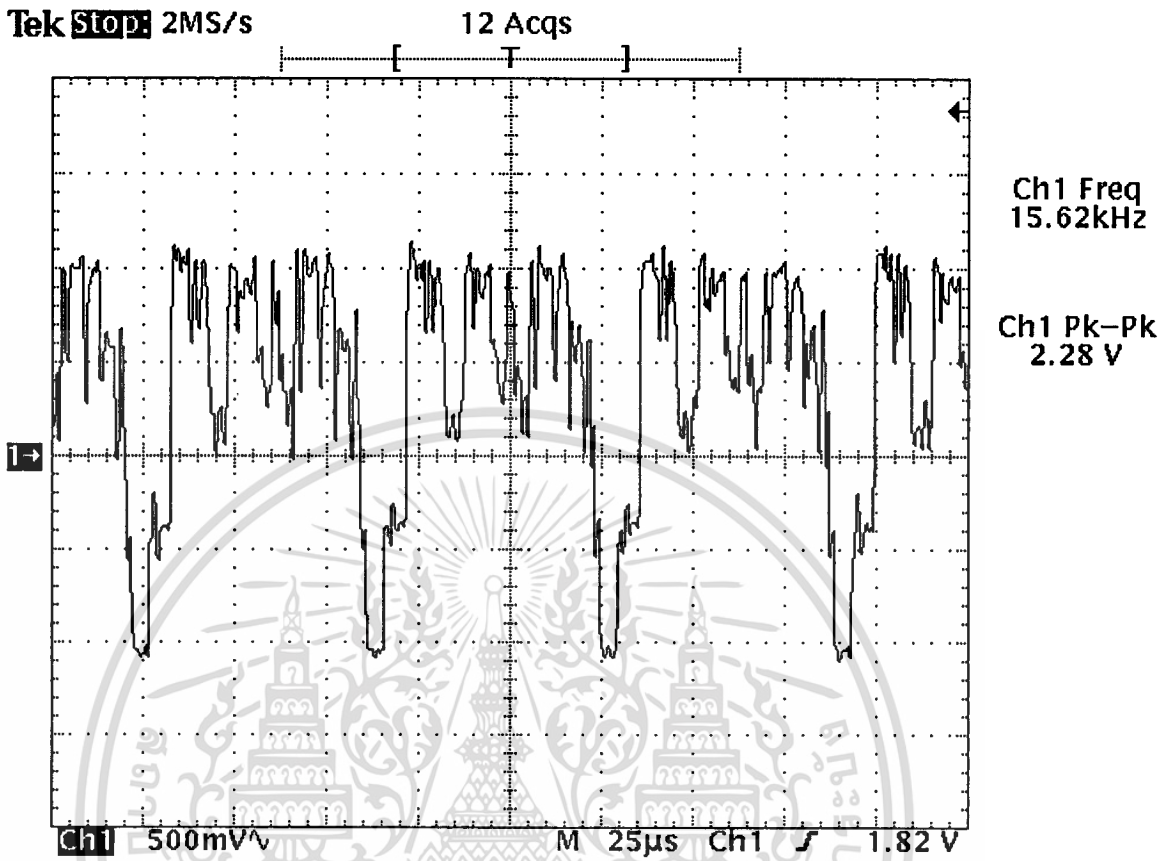


รูปที่ 4.9 สัญญาณเอาท์พุทของวงจรเลื่อนเฟส

สัญญาณเอาท์พุทของวงจรเลื่อนเฟสจะเป็นสัญญาณรูปคลื่นไซน์ที่มีการปรับเฟสและขนาดของแอมปลิจูดเพื่อให้พร้อมที่จะนำไปรวมกับสัญญาณที่จุด TP2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TP7:สัญญาณเอาท์พุทของวงจรถอดรหัส



รูปที่ 4.10 สัญญาณเอาท์พุทของวงจรถอดรหัส

สัญญาณเอาท์พุทของวงจรถอดรหัสเป็นสัญญาณที่พร้อมสำหรับการต่อเข้ากับอินพุทของสัญญาณภาพของเครื่องรับโทรทัศน์

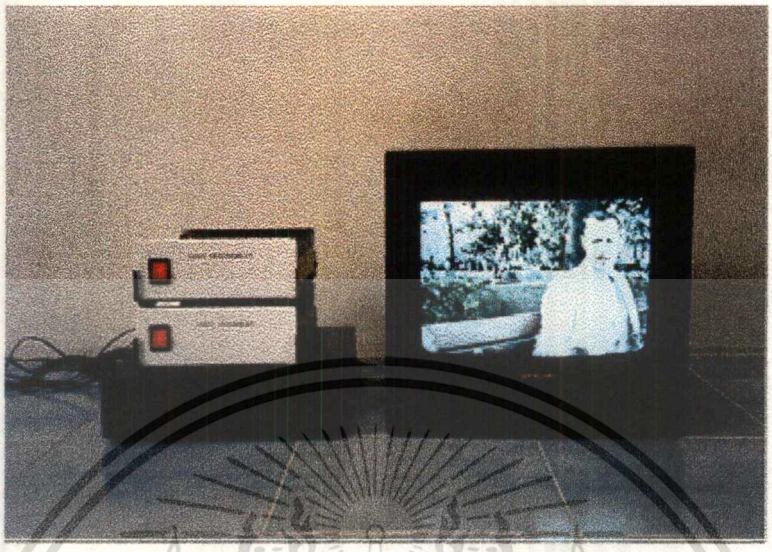
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ผลของภาพทางหน้าจอโทรทัศน์ที่เกิดจากการเข้าและถอดรหัสสัญญาณภาพ

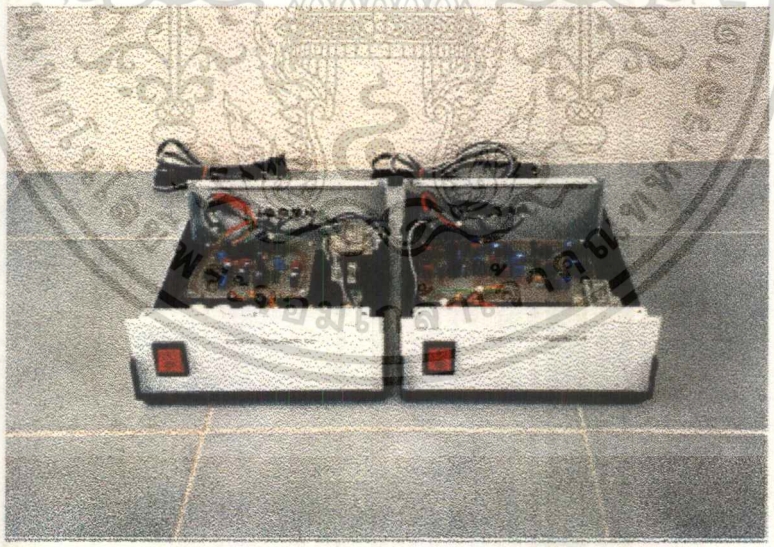
รูปที่ 4.11 ภาพปกติจากเครื่องเล่นวีดีโอ

รูปที่ 4.12 ภาพหลังจากผ่านการสแกรมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

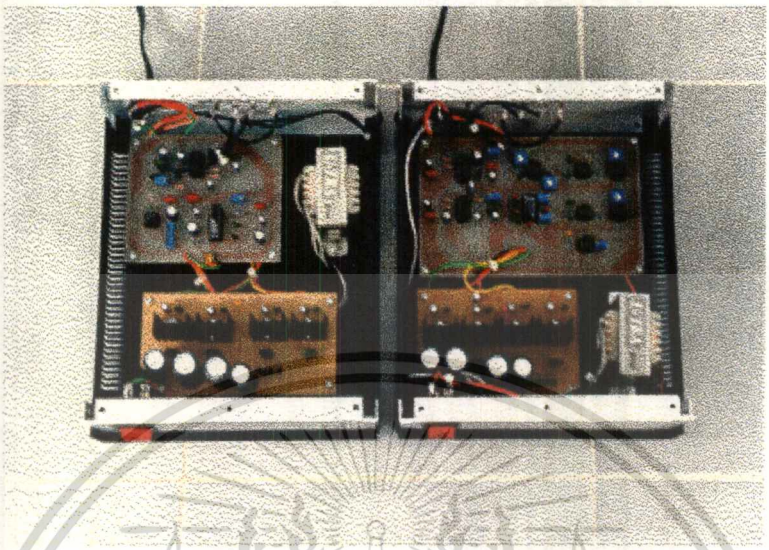


รูปที่ 4.13 ภาพหลังจากผ่านการดีสแกรมเบิล



รูปที่ 4.14 เครื่องเข้าและถอดรหัสสัญญาณภาพ (ด้านหน้า)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 เครื่องเข้าและถอดรหัสสัญญาณภาพ (ด้านบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุปและแนวทางในการพัฒนา

5.1 สรุป

การเข้ารหัสสัญญาณภาพด้วยวิธีการกลับเฟสสัญญาณภาพไป 180 องศา,ลดขนาดของสัญญาณภาพลงครึ่งหนึ่งและการนำไปรวมกับสัญญาณรูปคลื่นไซน์ 94-kHz เป็นการเข้ารหัสสัญญาณภาพในระบบบอนาล็อก ซึ่งถือได้ว่ามีความปลอดภัยในการป้องกันการลักลอบได้ในระดับปานกลาง และมีการลงทุนที่ค่อนข้างต่ำดังนั้นจึงสามารถนำไปใช้งานได้ในกรณีที่ไม่ต้องการระดับความป้องกันสูงหรือต่ำเกินไป และหากนำไปใช้งานจริงระบบนี้ก็ไม่ใช่ระบบที่จะนำไปใช้งานได้เป็นระยะเวลานานเช่นกัน จะต้องมีการปรับปรุงหรือเปลี่ยนแปลงอยู่เป็นระยะเวลาที่เหมาะสมด้วย

5.2 ปัญหาและแนวทางการแก้ไข

ในระหว่างการทำปริญญานิพนธ์ ได้เกิดปัญหาและอุปสรรคต่างๆขึ้นซึ่งทางผู้จัดทำได้ทำการรวบรวมปัญหาและแนวทางการแก้ไขปัญหาที่เกิดขึ้นเอาไว้พอสังเขปดังนี้

สัญญาณรูปคลื่นไซน์ 94-kHz ที่ใช้สำหรับวงจรเข้ารหัสจะต้องมีเสถียรภาพที่ดีเพราะจะมีผลอย่างมากในขั้นตอนของการนำสัญญาณรูปคลื่นไซน์กลับคืนมาสำหรับวงจรถอดรหัส ดังนั้นในการเลือกใช้วงจรจะต้องมีการออกแบบมาอย่างดี

สำหรับการใช้ตัวต้านทานแบบปรับค่าที่ใช้ในวงจรขยายสัญญาณแบบบวก หรือวงจรขยายสัญญาณแบบกลับเฟส ควรจะเลือกใช้ตัวต้านทานแบบมากรอบเพราะจะทำให้สามรถปรับค่าได้ละเอียด เนื่องจากตัวต้านทานแบบปรับค่าที่ใช้เป็นการปรับอัตราขยายของวงจรขยายสัญญาณแบบบวกหรือวงจรขยายสัญญาณแบบกลับเฟสซึ่งการปรับค่าต้องการความละเอียดเพราะหากปรับไม่ถูกต้องสัญญาณภาพที่ต้องการจะเพี้ยนได้

การออกแบบวงจรจ่ายแรงดันกระแสตรงจะต้องให้เอาท์พุทของวงจรมีแรงดันที่เรียบจริง เพราะถ้าไม่เรียบก็จะมีผลต่อการทำงานของวงจรในส่วนต่างๆโดยตรงซึ่งทำให้วงจรไม่มีเสถียรภาพ ดังนั้นจะต้องใช้ตัวเก็บประจุที่มีค่าเหมาะสมต่อที่เอาท์พุทของวงจรแหล่งจ่ายแรงดันกระแสตรง

เนื่องจากว่ามีสัญญาณรบกวนค่อนข้างสูง ดังนั้นจึงต้องมีการป้องกันการรบกวนของสัญญาณรบกวนให้ดีเพราะสัญญาณรบกวนเหล่านี้จะทำให้มีผลอย่างมากต่อวงจรถอดรหัส ซึ่งจะทำให้การถอดรหัสทำได้ยากลำบากยิ่งขึ้น สำหรับในการป้องกันนั้น ได้แก่ ในขั้นตอนของการลงอุปกรณ์นั้นจะต้องลงให้ขาอุปกรณ์สั้นที่สุดเพื่อเป็นการลดการเหนี่ยวนำสัญญาณในส่วนที่ไม่ต้องการ การต่อสายนำสัญญาณต่างๆจะต้องใช้สายที่มีชีลด์ในตัวเพื่อเป็นการลดการเหนี่ยวนำเช่นกัน

สัญญาณรูปคลื่นไซน์ 94-kHz สำหรับวงจรถอดรหัสก็เช่นเดียวกับวงจรเข้ารหัส คือจะต้องมีเสถียรภาพที่ดี ดังนั้นในการดึงสัญญาณรูปคลื่นไซน์กลับคืนมาจึงต้องใช้วงจรเฟสล็อคลูปมาช่วยเพื่อให้สัญญาณที่ได้เกิดเสถียรภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 แนวทางในการพัฒนา

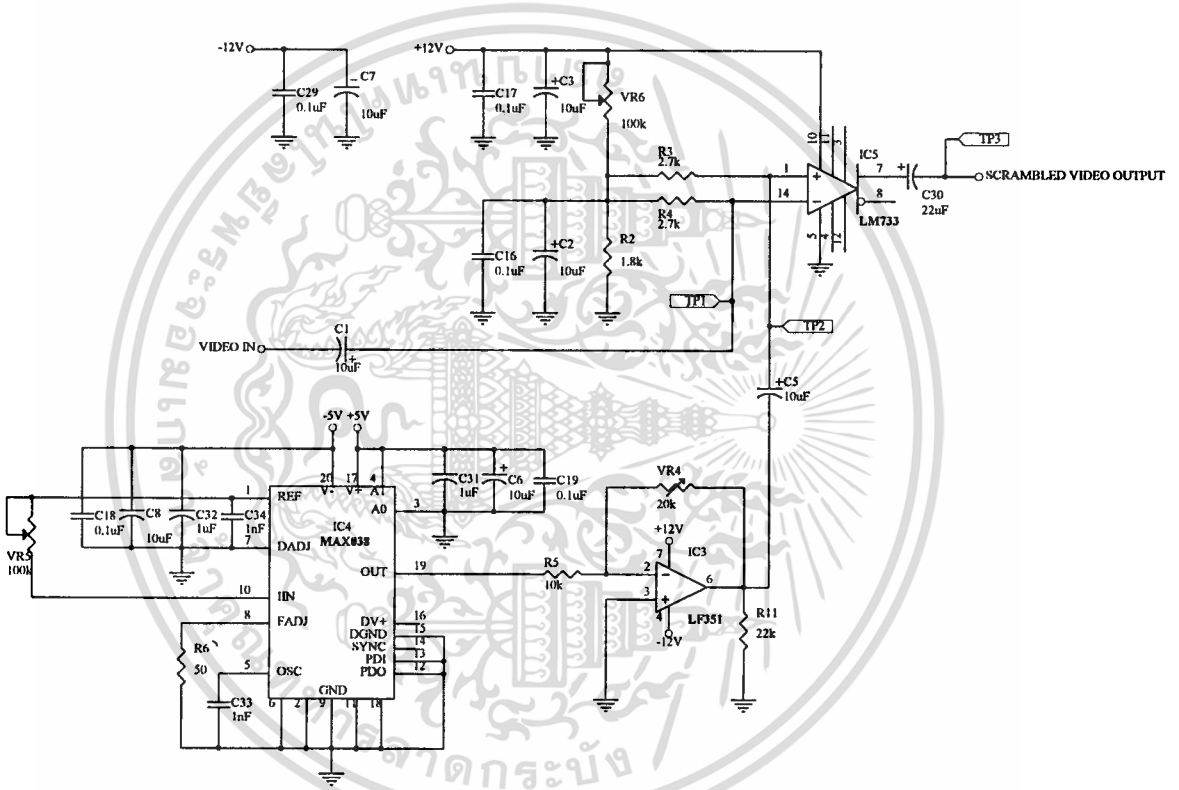
ในทางปฏิบัติจริงบริษัทที่ให้บริการทางด้านเคเบิลทีวี จำเป็นจะต้องมีการพัฒนาระบบการเข้ารหัสและถอดรหัสสัญญาณภาพเป็นระยะ เพราะเมื่อมีการใช้งานการเข้ารหัสและถอดรหัสสัญญาณภาพไปสักระยะก็จะถูกทำการแก้ไขได้โดยผู้ลักลอบ ดังนั้นจึงต้องมีการเปลี่ยนแปลงระบบการเข้ารหัสใหม่ แต่ในการเปลี่ยนแปลงนั้นจะต้องให้มีผลต่อผู้ใช้บริการให้น้อยที่สุด

สำหรับในปริญญานิพนธ์นี้สามารถปรับปรุงได้โดยการปรับเปลี่ยนความถี่ของสัญญาณคลื่นไซน์ที่ใช้ในการเข้ารหัสสัญญาณภาพ โดยการเลือกใช้ความถี่จะใช้ที่ความถี่เป็นจำนวนเท่าของความถี่ของสัญญาณซิงก์ทางแนวนอนของสัญญาณภาพ หรือการใช้ความถี่ของสัญญาณคลื่นไซน์หลายๆความถี่โดยการใช้ความถี่หนึ่งในช่วงระยะเวลาหนึ่งแล้วค่อยเปลี่ยนไปใช้อีกความถี่หนึ่ง

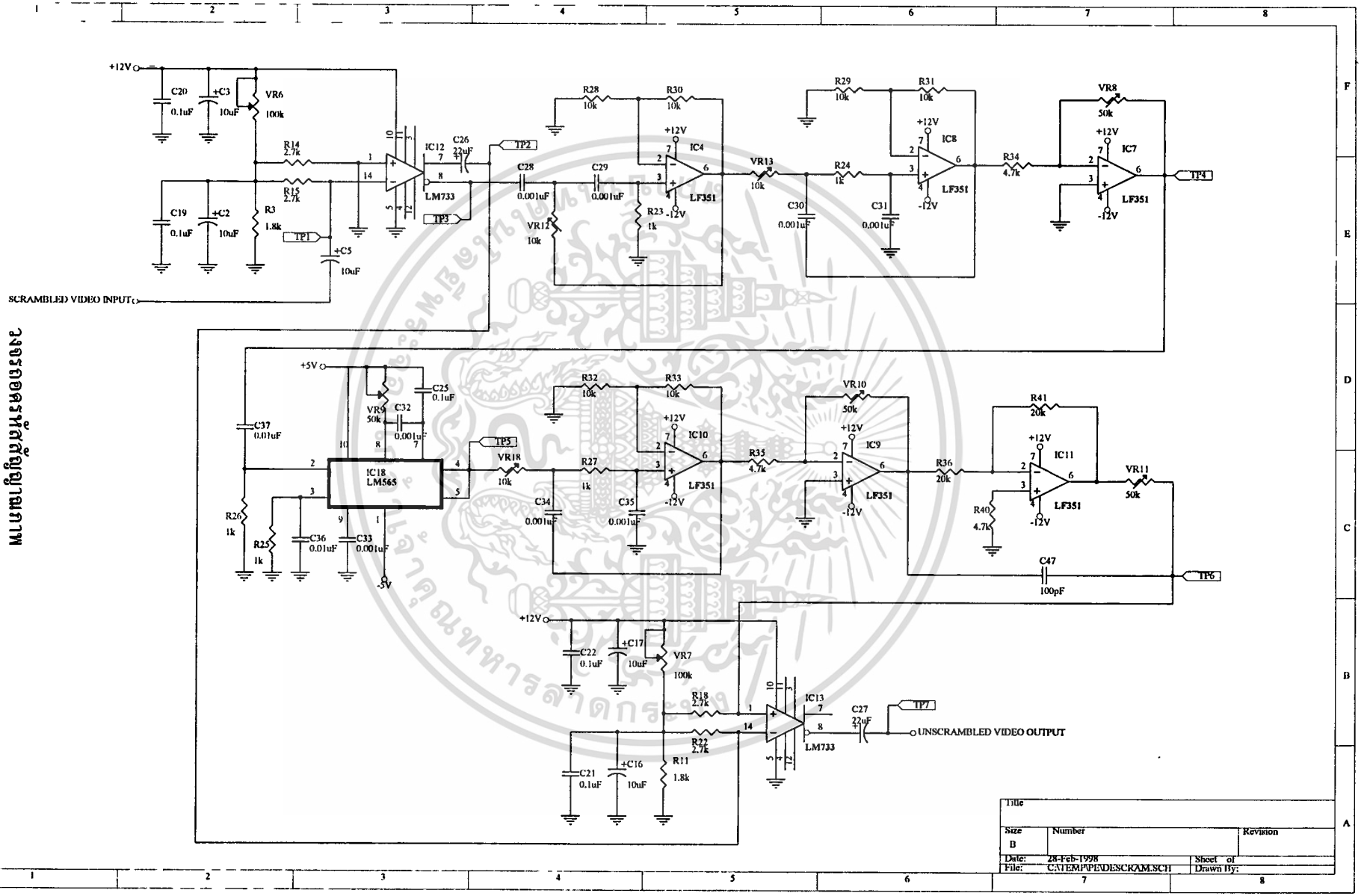
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

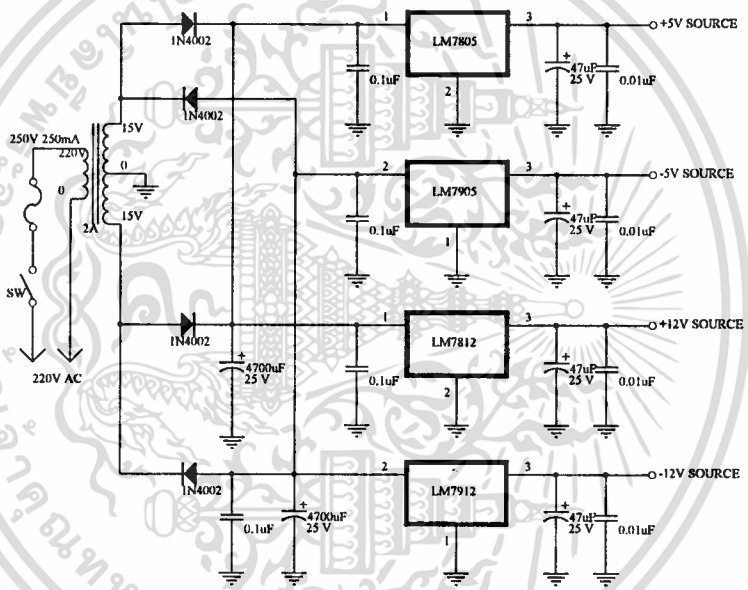
ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

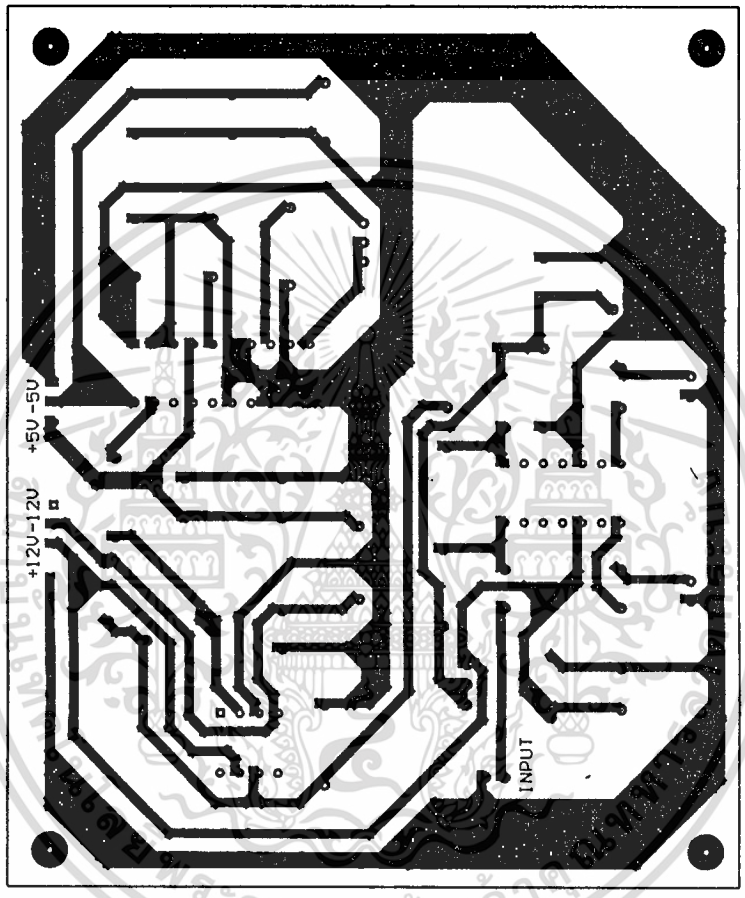


Title		
Size: B	Number	Revision
Date: 28-Feb-1998		Sheet of
File: C:\TEMP\PE\SCRAM.SCH		Drawn By:


+12V
C20 0.1uF
+C3 10uF
VR6 100k
R14 2.7k
R15 2.7k
C19 0.1uF
+C2 10uF
R3 1.8k
TP1
+C5 10uF
IC12 LM733
C26 22uF
TP2
TP3
SCRAMBLED VIDEO INPUT
C28 0.001uF
C29 0.001uF
R28 10k
R30 10k
IC4 LF351
VR12 10k
R23 1k
VR13 10k
R29 10k
R31 10k
IC8 LF351
R24 1k
C30 0.001uF
C31 0.001uF
R34 4.7k
VR8 50k
IC7 LF351
TP4
+5V
C25 0.1uF
VR9 50k
C32 0.001uF
C37 0.01uF
IC18 LM565
R26 1k
R25 1k
C36 0.01uF
C33 0.001uF
-5V
TP5
VR18 10k
R32 10k
R33 10k
IC10 LF351
R27 1k
C34 0.001uF
C35 0.001uF
R35 4.7k
VR10 50k
IC9 LF351
R36 20k
R41 20k
IC11 LF351
R40 4.7k
VR11 50k
C47 100pF
TP6
C22 0.1uF
+C17 10uF
VR7 100k
R18 2.7k
R22 2.7k
C21 0.1uF
+C16 10uF
R11 1.8k
IC13 LM733
C27 22uF
TP7
UNSCRAMBLED VIDEO OUTPUT
Title
Size B
Number
Revision
Date: 28-Feb-1998
File: C:\TEMP\PL\DESCRAM.SCH
Sheet of
Drawn By:

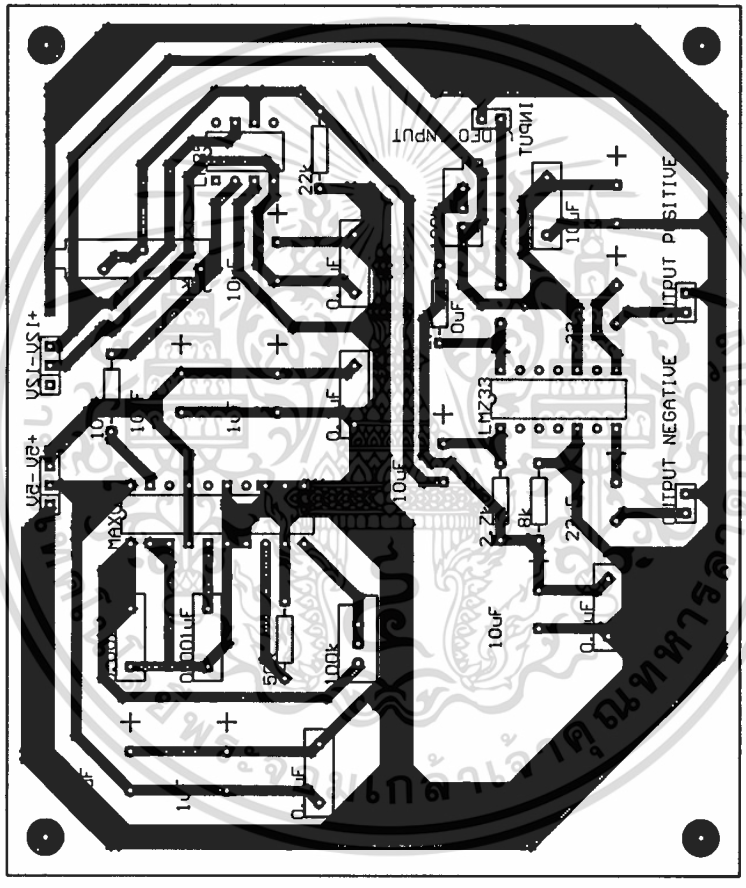


Title			
Size B	Number		Revision
Date: 28-Feb-1998		Sheet of	
File: C:\TEMP\PE\SUPPLY.SCH		Drawn By:	



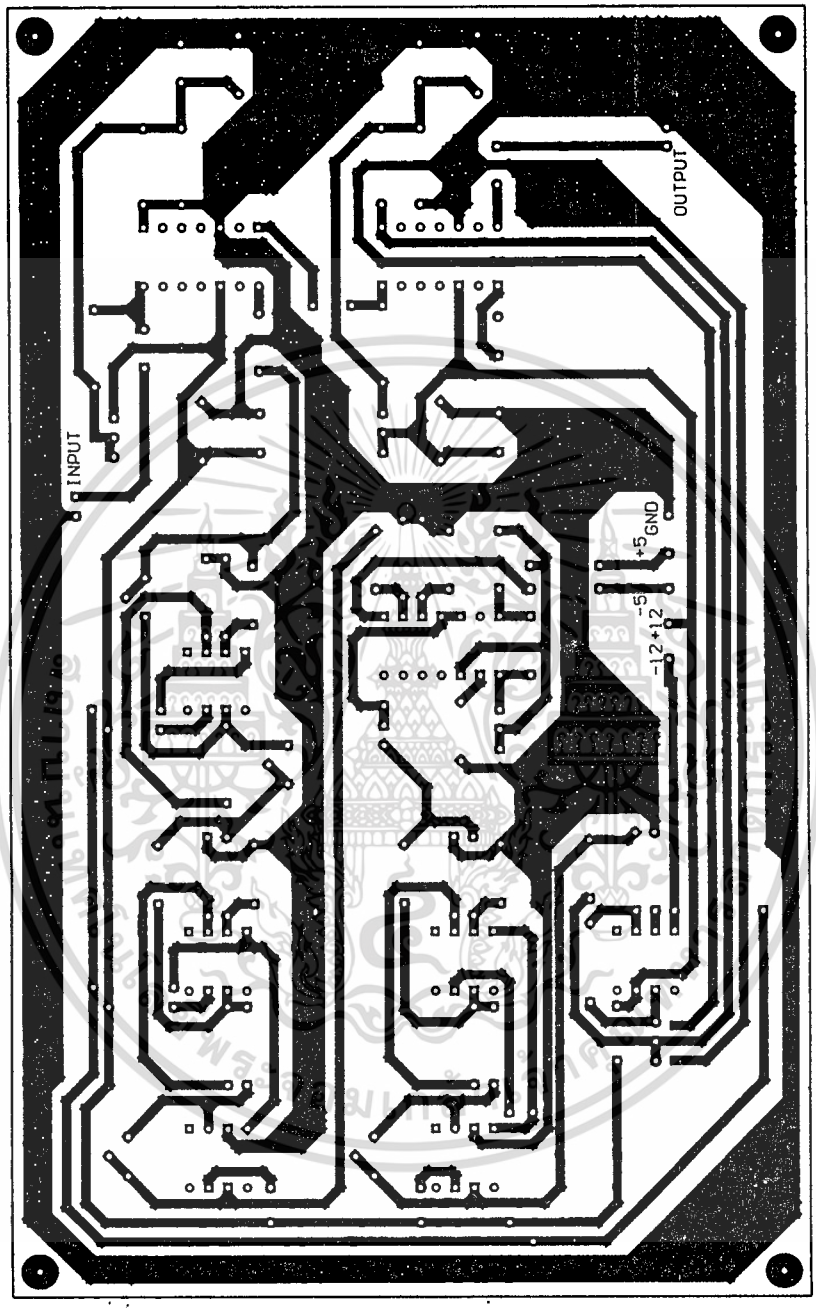
ลายทองแดงของวงจรเข้ารหัสสัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



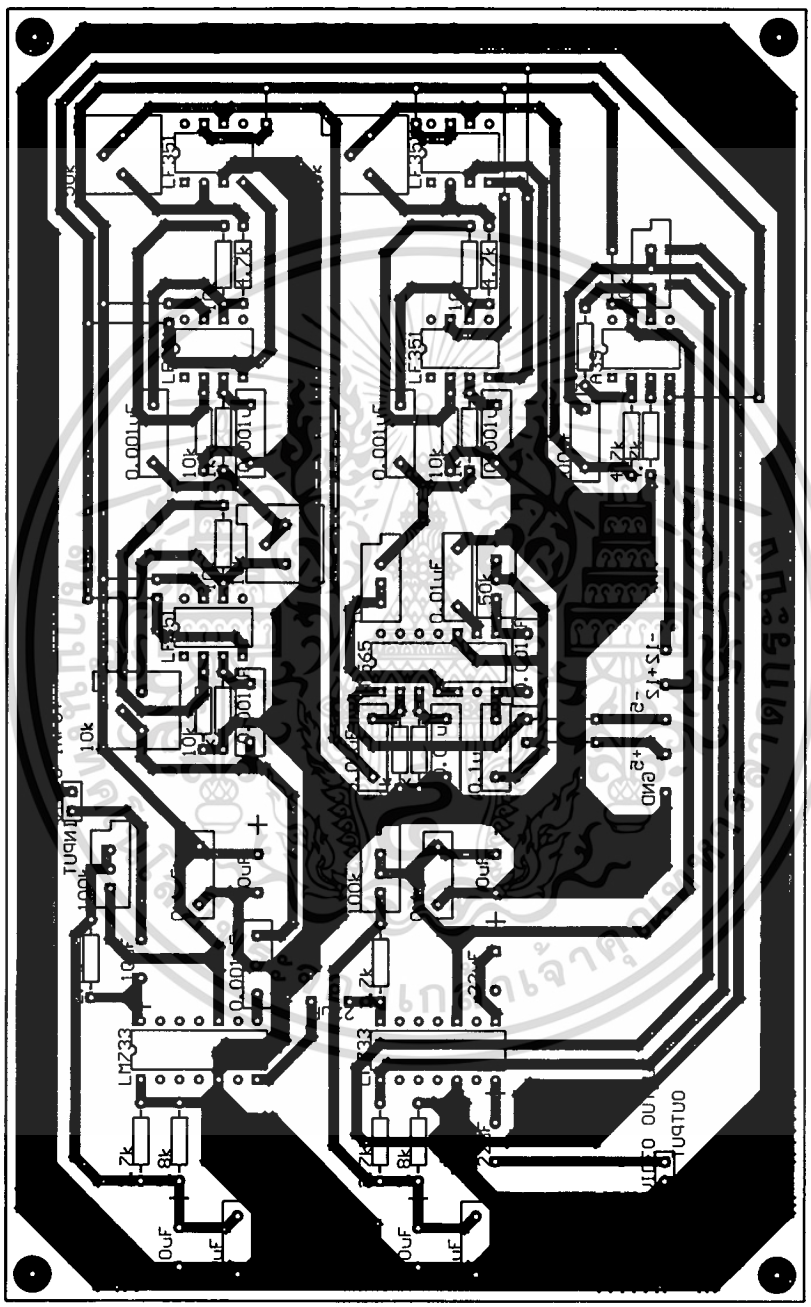
การวางตำแหน่งอุปกรณ์บนแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ลายทองแดงของวงจรถอดรหัสสัญญาณภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การวางตำแหน่งอุปกรณ์บนแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

19-0266; Rev 1: 2/95

MAXIM

High-Frequency Waveform Generator

MAX038

General Description

The MAX038 is a high-frequency, precision function generator producing accurate, high-frequency triangle, sawtooth, sine, square, and pulse waveforms with a minimum of external components. The output frequency can be controlled over a frequency range of 0.1Hz to 20MHz by an internal 2.5V bandgap voltage reference and an external resistor and capacitor. The duty cycle can be varied over a wide range by applying a ±2.3V control signal, facilitating pulse-width modulation and the generation of sawtooth waveforms. Frequency modulation and frequency sweeping are achieved in the same way. The duty cycle and frequency controls are independent.

Sine, square, or triangle waveforms can be selected at the output by setting the appropriate code at two TTL-compatible select pins. The output signal for all waveforms is a $2V_{P-P}$ signal that is symmetrical around ground. The low-impedance output can drive up to ±20mA.

The TTL-compatible SYNC output from the internal oscillator maintains a 50% duty cycle—regardless of the duty cycle of the other waveforms—to synchronize other devices in the system. The internal oscillator can be synchronized to an external TTL clock connected to PDI.

Features

- ♦ **0.1Hz to 20MHz Operating Frequency Range**
- ♦ **Triangle, Sawtooth, Sine, Square, and Pulse Waveforms**
- ♦ **Independent Frequency and Duty-Cycle Adjustments**
- ♦ **350 to 1 Frequency Sweep Range**
- ♦ **15% to 85% Variable Duty Cycle**
- ♦ **Low-Impedance Output Buffer: 0.1Ω**
- ♦ **Low-Distortion Sine Wave: 0.75%**
- ♦ **Low 200ppm/°C Temperature Drift**

Ordering Information

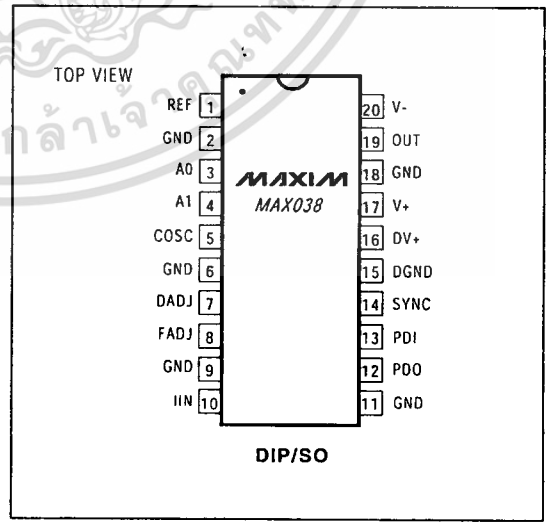
PART	TEMP. RANGE	PIN-PACKAGE
MAX038CPP	0°C to +70°C	20 Plastic DIP
MAX038CWP	0°C to +70°C	20 Wide SO
MAX038C/D	0°C to +70°C	Dice*
MAX038EPP	-40°C to +85°C	20 Plastic DIP
MAX038EWP	-40°C to +85°C	20 Wide SO

** Contact factory for dice specifications.*

Applications

Precision Function Generators
Voltage-Controlled Oscillators
Frequency Modulators
Pulse-Width Modulators
Phase-Locked Loops
Frequency Synthesizer
FSK Generator—Sine and Square Waves

Pin Configuration



Call toll free 1-800-998-8800 for free samples or literature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

ABSOLUTE MAXIMUM RATINGS

V+ to GND .....-0.3V to +6V
DV+ to DGND .....-0.3V to +6V
V- to GND .....+0.3V to -6V
Pin Voltages
  IIN, FADJ, DADJ, PDO .....(V- - 0.3V) to (V+ + 0.3V)
  COSC .....+0.3V to V-
  A0, A1, PDI, SYNC, REF .....-0.3V to V+
  GND to DGND .....±0.3V
Maximum Current into Any Pin .....±50mA
OUT, REF Short-Circuit Duration to GND, V+, V- 30sec

Continuous Power Dissipation (T_A = +70°C)
  Plastic DIP (derate 11.11mW/°C above +70°C) 889mW
  SO (derate 10.00mW/°C above +70°C) 800mW
  CERDIP (derate 11.11mW/°C above +70°C) 889mW
Operating Temperature Ranges:
  MAX038C_ _ .....0°C to +70°C
  MAX038E_ _ .....-40°C to +85°C
Maximum Junction Temperature .....+150°C
Storage Temperature Range .....-65°C to +150°C
Lead Temperature (soldering, 10sec) .....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, GND = DGND = 0V, V+ = DV+ = 5V, V- = -5V, V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V, C_F = 100pF, R_{IN} = 25kΩ, R_L = 1kΩ, C_L = 20pF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FREQUENCY CHARACTERISTICS						
Maximum Operating Frequency	F_O	15pCF ≤ 15pF, I_{IN} = 500µA	20.0	40.0		MHz
Frequency Programming Current	I_{IN}	V_{FADJ} = 0V	2.50		750	µA
		V_{FADJ} = -3V	1.25		375	
IIN Offset Voltage	V_{IN}			±1.0	±2.0	mV
Frequency Temperature Coefficient	$\Delta F_O/°C$	V_{FADJ} = 0V		600		ppm/°C
	$F_O/°C$	V_{FADJ} = -3V		200		
Frequency Power-Supply Rejection	$\frac{(\Delta F_O/F_O)}{\Delta V+}$	V- = -5V, V+ = 4.75V to 5.25V		±0.4	±2.00	%/V
	$\frac{(\Delta F_O/F_O)}{\Delta V-}$	V+ = 5V, V- = -4.75V to -5.25V		±0.2	±1.00	
OUTPUT AMPLIFIER (applies to all waveforms)						
Output Peak-to-Peak Symmetry	V_{OUT}			±4		mV
Output Resistance	R_{OUT}			0.1	0.2	Ω
Output Short-Circuit Current	I_{OUT}	Short circuit to GND		40		mA
SQUARE-WAVE OUTPUT (R_L = 100Ω)						
Amplitude	V_{OUT}		1.9	2.0	2.1	V_{P-P}
Rise Time	t_R	10% to 90%		12		ns
Fall Time	t_F	90% to 10%		12		ns
Duty Cycle	dc	V_{DADJ} = 0V, dc = t_{ON}/t x 100%	47	50	53	%
TRIANGLE-WAVE OUTPUT (R_L = 100Ω)						
Amplitude	V_{OUT}		1.9	2.0	2.1	V_{P-P}
Nonlinearity		F_O = 100kHz, 5% to 95%		0.5		%
Duty Cycle	dc	V_{DADJ} = 0V (Note 1)	47	50	53	%
SINE-WAVE OUTPUT (R_L = 100Ω)						
Amplitude	V_{OUT}		1.9	2.0	2.1	V_{P-P}
Total Harmonic Distortion	THD	Duty cycle adjusted to 50%		0.75		%
		Duty cycle unadjusted		1.50		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, GND = DGND = 0V, V+ = DV+ = 5V, V- = -5V, V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V, C_F = 100pF, R_{IN} = 25kΩ, R_L = 1kΩ, C_L = 20pF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SYNC OUTPUT						
Output Low Voltage	V_{OL}	I_{SINK} = 3.2mA		0.3	0.4	V
Output High Voltage	V_{OH}	I_{SOURCE} = 400µA	2.8	3.5		V
Rise Time	t_R	10% to 90%, R_L = 3kΩ, C_L = 15pF		10		ns
Fall Time	t_F	90% to 10%, R_L = 3kΩ, C_L = 15pF		10		ns
Duty-Cycle	dc_{SYNC}			50		%
DUTY-CYCLE ADJUSTMENT (DADJ)						
DADJ Input Current	I_{DADJ}		190	250	320	µA
DADJ Voltage Range	V_{DADJ}			±2.3		V
Duty-Cycle Adjustment Range	dc	-2.3V ≤ V_{DADJ} ≤ 2.3V	15		85	%
DADJ Nonlinearity	dc/V_{FADJ}	-2V ≤ V_{DADJ} ≤ 2V		2	4	%
Change in Output Frequency with DADJ	F_O/V_{DADJ}	-2V ≤ V_{DADJ} ≤ 2V		±2.5	±8	%
Maximum DADJ Modulating Frequency	F_{DC}			2		MHz
FREQUENCY ADJUSTMENT (FADJ)						
FADJ Input Current	I_{FADJ}		190	250	320	µA
FADJ Voltage Range	V_{FADJ}			±2.4		V
Frequency Sweep Range	F_O	-2.4V ≤ V_{FADJ} ≤ 2.4V		±70		%
FM Nonlinearity with FADJ	F_O/V_{FADJ}	-2V ≤ V_{FADJ} ≤ 2V		±0.2		%
Change in Duty Cycle with FADJ	dc/V_{FADJ}	-2V ≤ V_{FADJ} ≤ 2V		±2		%
Maximum FADJ Modulating Frequency	F_F			2		MHz
VOLTAGE REFERENCE						
Output Voltage	V_{REF}	I_{REF} = 0	2.48	2.50	2.52	V
Temperature Coefficient	$V_{REF}/°C$			20		ppm/°C
Load Regulation	V_{REF}/I_{REF}	0mA ≤ I_{REF} ≤ 4mA (source)		1	2	mV/mA
		-100µA ≤ I_{REF} ≤ 0µA (sink)		1	4	
Line Regulation	$V_{REF}/V+$	4.75V ≤ V+ ≤ 5.25V (Note 2)		1	2	mV/V
LOGIC INPUTS (A0, A1, PDI)						
Input Low Voltage	V_{IL}				0.8	V
Input High Voltage	V_{IH}		2.4			V
Input Current (A0, A1)	I_{IL}, I_{IH}	V_{A0}, V_{A1} = V_{IL}, V_{IH}			±5	µA
Input Current (PDI)	I_{IL}, I_{IH}	V_{PDI} = V_{IL}, V_{IH}			±25	µA
POWER SUPPLY						
Positive Supply Voltage	V+		4.75		5.25	V
SYNC Supply Voltage	DV+		4.75		5.25	V
Negative Supply Voltage	V-		-4.75		-5.25	V
Positive Supply Current	I+			35	45	mA
SYNC Supply Current	I_{DV+}			1	2	mA
Negative Supply Current	I-			45	55	mA

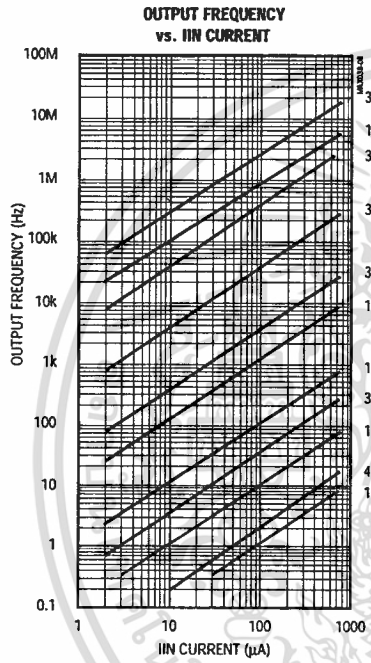
Note 1: Guaranteed by duty-cycle test on square wave.
Note 2: V_{REF} is independent of V-.

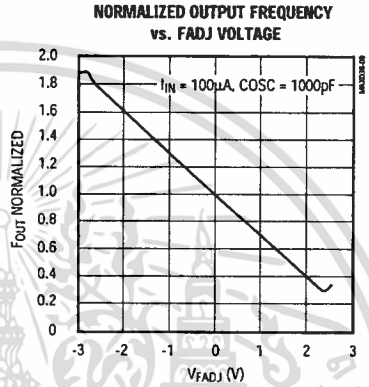
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

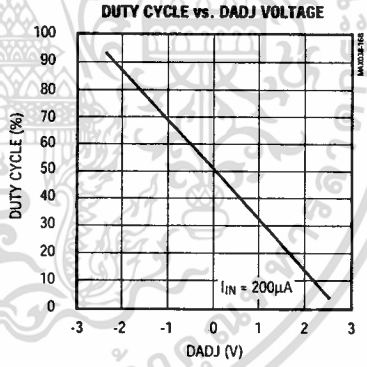
High-Frequency Waveform Generator

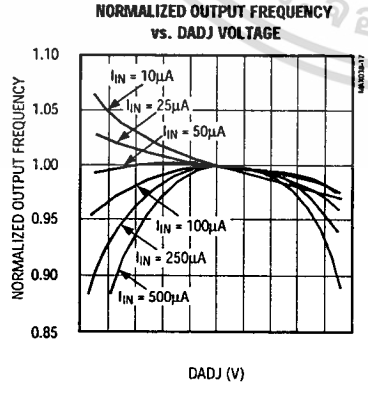
Typical Operating Characteristics

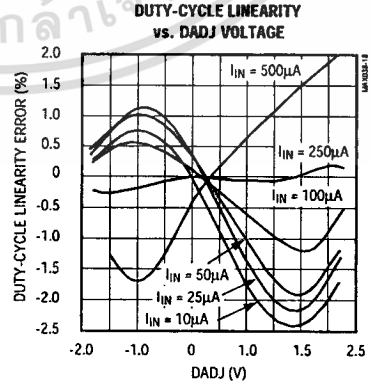
(Circuit of Figure 1, V+ = DV+ = 5V, V- = -5V, V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V, R_L = 1kΩ, C_L = 20pF, T_A = +25°C, unless otherwise noted.)









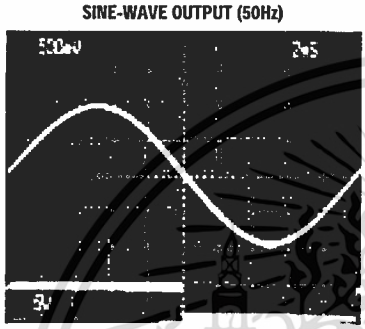


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Operating Characteristics (continued)

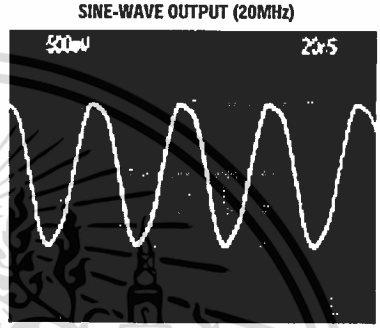
(Circuit of Figure 1, V+ = DV+ = 5V, V- = -5V, V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V, R_L = 1kΩ, C_L = 20pF, T_A = +25°C, unless otherwise noted.)

SINE-WAVE OUTPUT (50Hz)



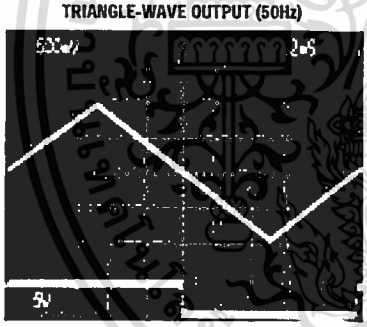
TOP: OUTPUT 50Hz = F_O
BOTTOM: SYNC
I_{IN} = 50µA
C_F = 1µF

SINE-WAVE OUTPUT (20MHz)



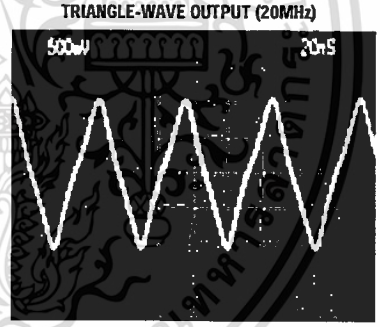
I_{IN} = 400µA
C_F = 20pF

TRIANGLE-WAVE OUTPUT (50Hz)



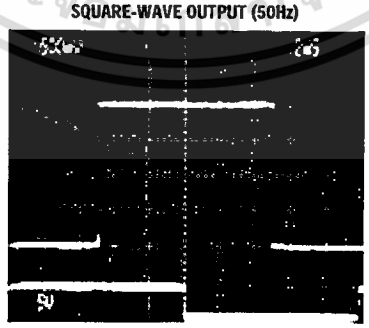
TOP: OUTPUT 50Hz = F_O
BOTTOM: SYNC
I_{IN} = 50µA
C_F = 1µF

TRIANGLE-WAVE OUTPUT (20MHz)



I_{IN} = 400µA
C_F = 20pF

SQUARE-WAVE OUTPUT (50Hz)



TOP: OUTPUT 50Hz = F_O
BOTTOM SYNC
I_{IN} = 50µA
C_F = 1µF

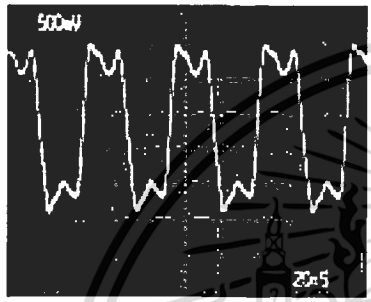
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

Typical Operating Characteristics (continued)

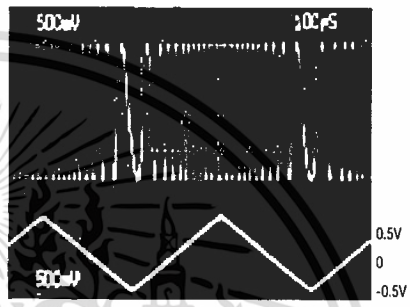
(Circuit of Figure 1, V+ = DV+ = 5V, V- = -5V, V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V, R_L = 1kΩ, C_L = 20pF, T_A = +25°C, unless otherwise noted.)

SQUARE-WAVE OUTPUT (20MHz)



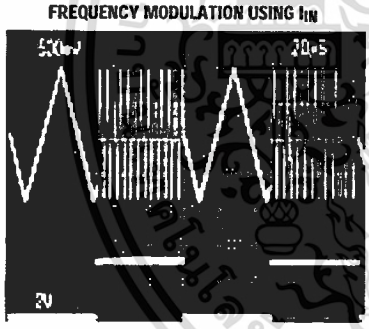
I_{IN} = 400µA
C_F = 20pF

FREQUENCY MODULATION USING FADJ



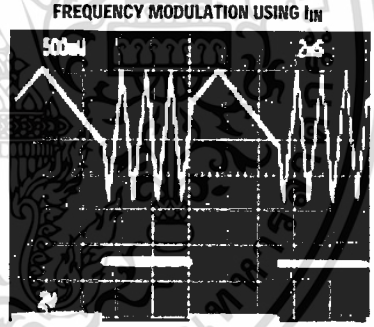
TOP: OUTPUT
BOTTOM: FADJ

FREQUENCY MODULATION USING I_{IN}



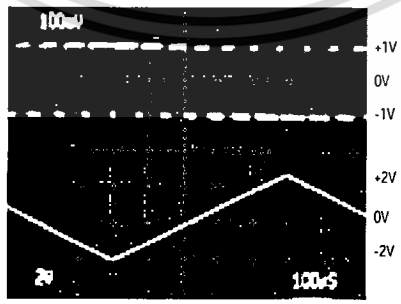
TOP: OUTPUT
BOTTOM: I_{IN}

FREQUENCY MODULATION USING I_{IN}



TOP: OUTPUT
BOTTOM: I_{IN}

PULSE-WIDTH MODULATION USING DADJ



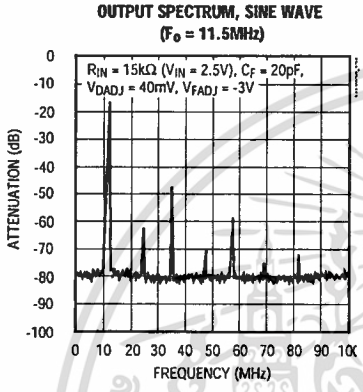
TOP: SQUARE-WAVE OUT, $2V_{P-P}$
BOTTOM: V_{DADJ} -2V to +2.3V

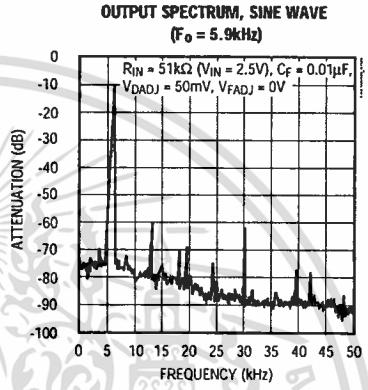
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

Typical Operating Characteristics (continued)

(Circuit of Figure 1, V+ = DV+ = 5V, V- = -5V, V_{DADJ} = V_{FADJ} = V_{PDI} = V_{PDO} = 0V, R_L = 1kΩ, C_L = 20pF, T_A = +25°C, unless otherwise noted.)





Pin Description

PIN	NAME	FUNCTION
1	REF	2.50V bandgap voltage reference output
2	GND	Ground*
3	A0	Waveform selection input; TTL/CMOS compatible
4	A1	Waveform selection input; TTL/CMOS compatible
5	COSC	External capacitor connection
6	GND	Ground*
7	DADJ	Duty-cycle adjust input
8	FADJ	Frequency adjust input
9	GND	Ground*
10	IIN	Current input for frequency control
11	GND	Ground*
12	PDO	Phase detector output. Connect to GND if phase detector is not used
13	PDI	Phase detector reference clock input. Connect to GND if phase detector is not used
14	SYNC	TTL-/CMOS-compatible output, referenced between DGND and DV+. Permits the internal oscillator to be synchronized with an external signal. Leave open if unused
15	DGND	Digital ground
16	DV+	Digital +5V supply input. Can be left open if SYNC is not used
17	V+	+5V supply input
18	GND	Ground*
19	OUT	Sine, square, or triangle output
20	V-	-5V supply input

* The five GND pins are not internally connected. Connect all five GND pins to a quiet ground close to the device. A ground plane is recommended (see *Layout Considerations*).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

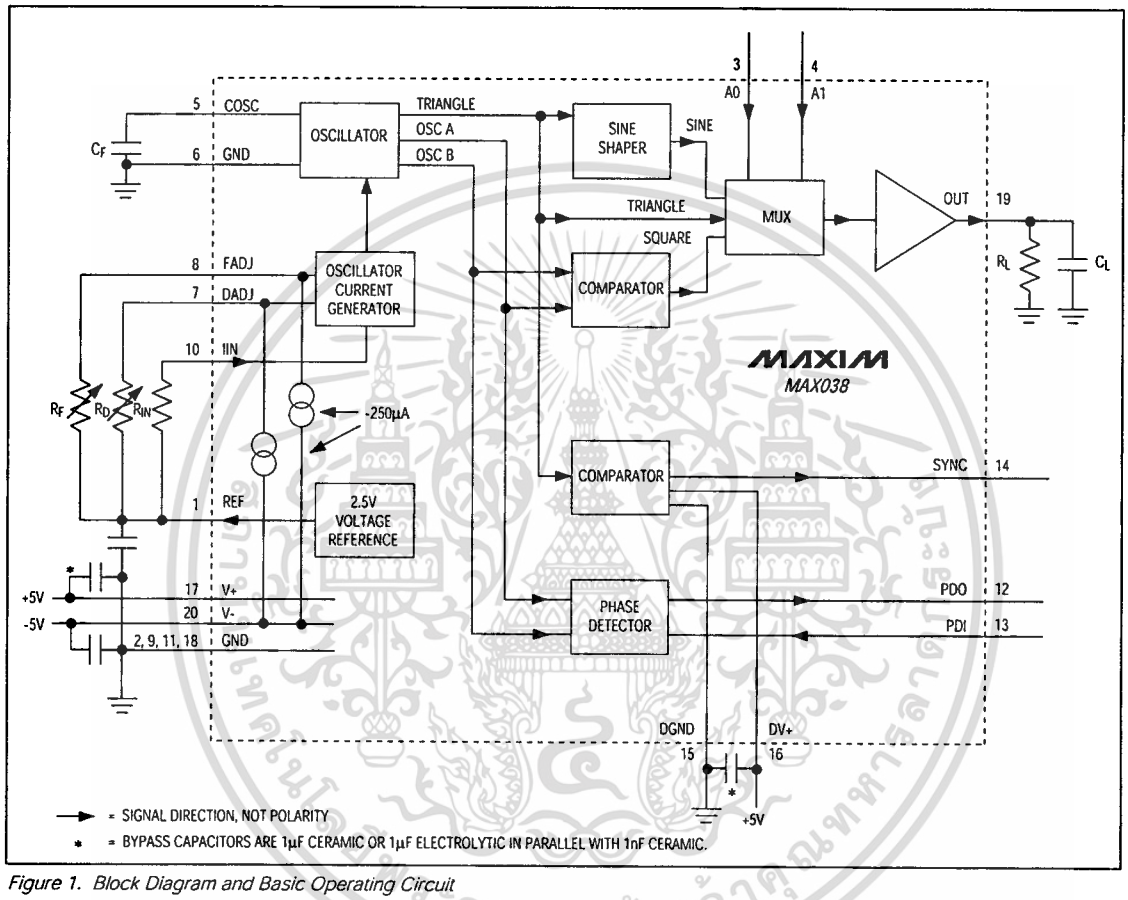


Figure 1. Block Diagram and Basic Operating Circuit

Detailed Description

The MAX038 is a high-frequency function generator that produces low-distortion sine, triangle, sawtooth, or square (pulse) waveforms at frequencies from less than 1Hz to 20MHz or more, using a minimum of external components. Frequency and duty cycle can be independently controlled by programming the current, voltage, or resistance. The desired output waveform is selected under logic control by setting the appropriate code at the A0 and A1 inputs. A SYNC output and phase detector are included to simplify designs requiring tracking to an external signal source.

The MAX038 operates with ±5V ±5% power supplies. The basic oscillator is a relaxation type that operates by alternately charging and discharging a capacitor, C_F, with constant currents, simultaneously producing a triangle wave and a square wave (Figure 1). The charging and discharging currents are controlled by the current flowing into IIN, and are modulated by the voltages applied to FADJ and DADJ. The current into IIN can be varied from 2µA to 750µA, producing more than two decades of frequency for any value of C_F. Applying ±2.4V to FADJ changes the nominal frequency (with V_{FADJ} = 0V) by ±70%; this procedure can be used for fine control.

Duty cycle (the percentage of time that the output waveform is positive) can be controlled from 10% to 90% by applying ±2.3V to DADJ. This voltage changes the C_F charging and discharging current ratio while maintaining nearly constant frequency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

A stable 2.5V reference voltage, REF, allows simple determination of IIN, FADJ, or DADJ with fixed resistors, and permits adjustable operation when potentiometers are connected from each of these inputs to REF. FADJ and/or DADJ can be grounded, producing the nominal frequency with a 50% duty cycle.

The output frequency is inversely proportional to capacitor C_F. C_F values can be selected to produce frequencies above 20MHz.

A sine-shaping circuit converts the oscillator triangle wave into a low-distortion sine wave with constant amplitude. The triangle, square, and sine waves are input to a multiplexer. Two address lines, A0 and A1, control which of the three waveforms is selected. The output amplifier produces a constant $2V_{P-P}$ amplitude (±1V), regardless of wave shape or frequency.

The triangle wave is also sent to a comparator that produces a high-speed square-wave SYNC waveform that can be used to synchronize other oscillators. The SYNC circuit has separate power-supply leads and can be disabled.

Two other phase-quadrature square waves are generated in the basic oscillator and sent to one side of an "exclusive-OR" phase detector. The other side of the phase-detector input (PDI) can be connected to an external oscillator. The phase-detector output (PDO) is a current source that can be connected directly to FADJ to synchronize the MAX038 with the external oscillator.

Waveform Selection

The MAX038 can produce either sine, square, or triangle waveforms. The TTL-/CMOS-logic address pins (A0 and A1) set the waveform, as shown below:

A0	A1	WAVEFORM
X	1	Sine wave
0	0	Square wave
1	0	Triangle wave

X = Don't care

Waveform switching can be done at any time, without regard to the phase of the output. Switching occurs within 0.3µs, but there may be a small transient in the output waveform that lasts 0.5µs.

Waveform Timing

Output Frequency

The output frequency is determined by the current injected into the IIN pin, the COSC capacitance (to ground), and the voltage on the FADJ pin. When V_{FADJ} = 0V, the fundamental output frequency (F_O) is given by the formula:

$$F_O\ (MHz) = I_{IN}\ (\mu A) \div C_F\ (pF) \qquad [1]$$

The period (t_O) is:

$$t_O\ (\mu s) = C_F\ (pF) \div I_{IN}\ (\mu A) \qquad [2]$$

where:

I_{IN} = current injected into IIN (between 2µA and 750µA),

C_F = capacitance connected to COSC and GND (20pF to >100µF).

For example:

0.5MHz = 100µA ÷ 200pF

and

2µs = 200pF ÷ 100µA

Optimum performance is achieved with I_{IN} between 10µA and 400µA, although linearity is good with I_{IN} between 2µA and 750µA. Current levels outside of this range are not recommended. For fixed-frequency operation, set I_{IN} to approximately 100µA and select a suitable capacitor value. This current produces the lowest temperature coefficient, and produces the lowest frequency shift when varying the duty cycle.

The capacitance can range from 20pF to more than 100µF, but stray circuit capacitance must be minimized by using short traces. Surround the COSC pin and the trace leading to it with a ground plane to minimize coupling of extraneous signals to this node. Oscillation above 20MHz is possible, but waveform distortion increases under these conditions. The low frequency limit is set by the leakage of the COSC capacitor and by the required accuracy of the output frequency. Lowest frequency operation with good accuracy is usually achieved with 10µF or greater non-polarized capacitors.

An internal closed-loop amplifier forces IIN to virtual ground, with an input offset voltage less than ±2mV. IIN may be driven with either a current source (I_{IN}), or a voltage (V_{IN}) in series with a resistor (R_{IN}). (A resistor between REF and IIN provides a convenient method of generating I_{IN}: $I_{IN} = V_{REF}/R_{IN}$.) When using a voltage in series with a resistor, the formula for the oscillator frequency is:

$$F_O\ (MHz) = V_{IN} \div [R_{IN} \times C_F\ (pF)] \qquad [3]$$

and:

$$t_O\ (\mu s) = C_F\ (pF) \times R_{IN} \div V_{IN} \qquad [4]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

When the MAX038's frequency is controlled by a voltage source (V_{IN}) in series with a fixed resistor (R_{IN}), the output frequency is a direct function of V_{IN} as shown in the above equations. Varying V_{IN} modulates the oscillator frequency. For example, using a 10kΩ resistor for R_{IN} and sweeping V_{IN} from 20mV to 7.5V produces large frequency deviations (up to 375:1). Select R_{IN} so that I_{IN} stays within the 2µA to 750µA range. The bandwidth of the IIN control amplifier, which limits the modulating signal's highest frequency, is typically 2MHz.

IIN can be used as a summing point to add or subtract currents from several sources. This allows the output frequency to be a function of the sum of several variables. As V_{IN} approaches 0V, the I_{IN} error increases due to the offset voltage of IIN.

Output frequency will be offset 1% from its final value for 10 seconds after power-up.

FADJ Input

The output frequency can be modulated by FADJ, which is intended principally for fine frequency control, usually inside phase-locked loops. Once the fundamental, or center frequency (F_O) is set by I_{IN}, it may be changed further by setting FADJ to a voltage other than 0V. This voltage can vary from -2.4V to +2.4V, causing the output frequency to vary from 1.7 to 0.30 times the value when FADJ is 0V (F_O ±70%). Voltages beyond ±2.4V can cause instability or cause the frequency change to reverse slope.

The voltage on FADJ required to cause the output to deviate from F_O by D_X (expressed in %) is given by the formula:

$$VFADJ = -0.0343 \times D_X \qquad [5]$$

where V_{FADJ}, the voltage on FADJ, is between -2.4V and +2.4V.

Note: While I_{IN} is directly proportional to the fundamental, or center frequency (F_O), V_{FADJ} is linearly related to % deviation from F_O. V_{FADJ} goes to either side of 0V, corresponding to plus and minus deviation.

The voltage on FADJ for any frequency is given by the formula:

$$V_{FADJ} = (F_O - F_X) \div (0.2915 \times F_O) \qquad [6]$$

where:

F_X = output frequency

F_O = frequency when V_{FADJ} = 0V.

Likewise, for period calculations:

$$V_{FADJ} = 3.43 \times (t_X - t_O) \div t_X \qquad [7]$$

where:

t_X = output period

t_O = period when V_{FADJ} = 0V.

Conversely, if V_{FADJ} is known, the frequency is given by:

$$F_X = F_O \times (1 - [0.2915 \times V_{FADJ}]) \qquad [8]$$

and the period (t_X) is:

$$t_X = t_O \div (1 - [0.2915 \times V_{FADJ}]) \qquad [9]$$

Programming FADJ

FADJ has a 250µA constant current sink to V- that must be furnished by the voltage source. The source is usually an op-amp output, and the temperature coefficient of the current sink becomes unimportant. For manual adjustment of the deviation, a variable resistor can be used to set V_{FADJ}, but then the 250µA current sink's temperature coefficient becomes significant. Since external resistors cannot match the internal temperature-coefficient curve, using external resistors to program V_{FADJ} is intended only for manual operation, when the operator can correct for any errors. This restriction does not apply when V_{FADJ} is a true voltage source.

A variable resistor, R_F, connected between REF (+2.5V) and FADJ provides a convenient means of manually setting the frequency deviation. The resistance value (R_F) is:

$$R_F = (V_{REF} - V_{FADJ}) \div 250\mu A \qquad [10]$$

V_{REF} and V_{FADJ} are signed numbers, so use correct algebraic convention. For example, if V_{FADJ} is -2.0V (+58.3% deviation), the formula becomes:

$$R_F = (+2.5V - (-2.0V)) \div 250\mu A$$
$$= (4.5V) \div 250\mu A$$
$$= 18k\Omega$$

Disabling FADJ

The FADJ circuit adds a small temperature coefficient to the output frequency. For critical open-loop applications, it can be turned off by connecting FADJ to GND (not REF) through a 12kΩ resistor (R1 in Figure 2). The -250µA current sink at FADJ causes -3V to be developed across this resistor, producing two results. First, the FADJ circuit remains in its linear region, but disconnects itself from the main oscillator, improving temperature stability. Second, the oscillator frequency doubles. If FADJ is turned off in this manner, be sure to correct equations 1-4 and 6-9 above, and 12 and 14 below by doubling F_O or halving t_O. Although this method doubles the normal output frequency, it does not double the upper frequency limit. Do not operate FADJ open circuit or with voltages more negative than -3.5V. Doing so may cause transistor saturation inside the IC, leading to unwanted changes in frequency and duty cycle.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

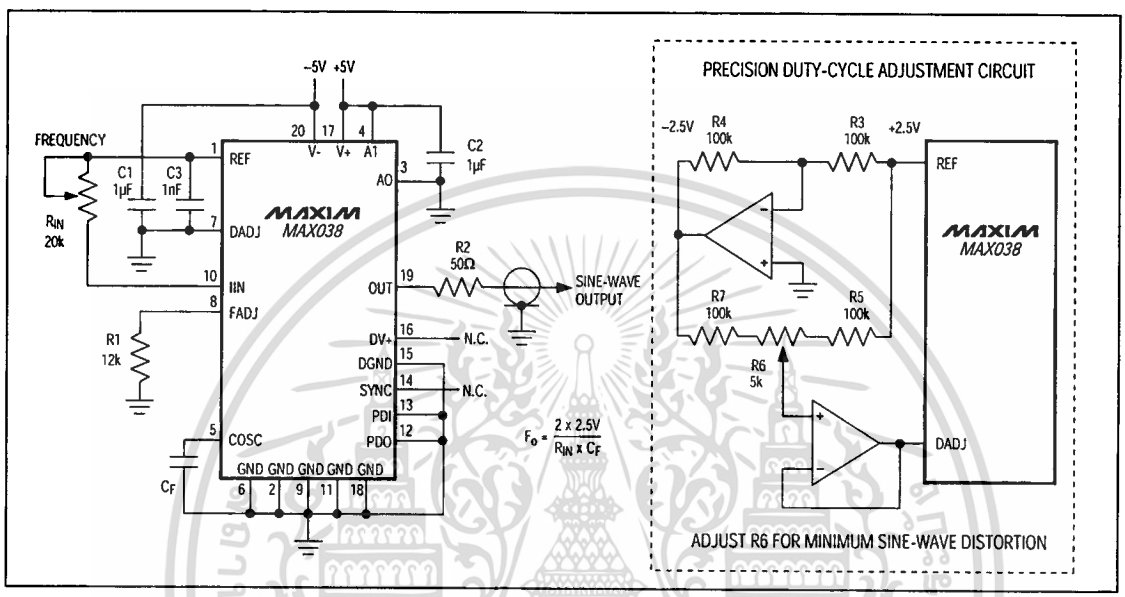


Figure 2. Operating Circuit with Sine-Wave Output and 50% Duty Cycle; SYNC and FADJ Disabled

With FADJ disabled, the output frequency can still be changed by modulating I_{IN}.

Swept Frequency Operation

The output frequency can be swept by applying a varying signal to IIN or FADJ. IIN has a wider range, slightly slower response, lower temperature coefficient, and requires a single polarity current source. FADJ may be used when the swept range is less than ±70% of the center frequency, and it is suitable for phase-locked loops and other low-deviation, high-accuracy closed-loop controls. It uses a sweeping voltage symmetrical about ground.

Connecting a resistive network between REF, the voltage source, and FADJ or IIN is a convenient means of offsetting the sweep voltage.

Duty Cycle

The voltage on DADJ controls the waveform duty cycle (defined as the percentage of time that the output waveform is positive). Normally, V_{DADJ} = 0V, and the duty cycle is 50% (Figure 2). Varying this voltage from +2.3V to -2.3V causes the output duty cycle to vary from 15% to 85%, about -15% per volt. Voltages beyond ±2.3V can shift the output frequency and/or cause instability.

DADJ can be used to reduce the sine-wave distortion. The unadjusted duty cycle (V_{DADJ} = 0V) is 50% ±2%; any deviation from exactly 50% causes even order harmonics to be generated. By applying a small adjustable voltage (typically less than ±100mV) to V_{DADJ}, exact symmetry can be attained and the distortion can be minimized (see Figure 2).

The voltage on DADJ needed to produce a specific duty cycle is given by the formula:

$$V_{DADJ} = (50\% - dc) \times 0.0575 \quad [11]$$

or:

$$V_{DADJ} = (0.5 - [t_{ON} \div t_o]) \times 5.75 \quad [12]$$

where:

V_{DADJ} = DADJ voltage (observe the polarity)

dc = duty cycle (in %)

t_{ON} = ON (positive) time

t_o = waveform period.

Conversely, if V_{DADJ} is known, the duty cycle and ON time are given by:

$$dc = 50\% - (V_{DADJ} \times 17.4) \quad [13]$$

$$t_{ON} = t_o \times (0.5 - [V_{DADJ} \times 0.174]) \quad [14]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

Programming DADJ

DADJ is similar to FADJ; it has a 250µA constant current sink to V- that must be furnished by the voltage source. The source is usually an op-amp output, and the temperature coefficient of the current sink becomes unimportant. For manual adjustment of the duty cycle, a variable resistor can be used to set V_{DADJ}, but then the 250µA current sink's temperature coefficient becomes significant. Since external resistors cannot match the internal temperature-coefficient curve, using external resistors to program V_{DADJ} is intended only for manual operation, when the operator can correct for any errors. This restriction does not apply when V_{DADJ} is a true voltage source.

A variable resistor, R_D, connected between REF (+2.5V) and DADJ provides a convenient means of manually setting the duty cycle. The resistance value (R_D) is:

$$R_D = (V_{REF} - V_{DADJ}) \div 250\mu A \quad [15]$$

Note that both V_{REF} and V_{DADJ} are signed values, so observe correct algebraic convention. For example, if V_{DADJ} is -1.5V (23% duty cycle), the formula becomes:

$$R_D = (+2.5V - (-1.5V)) \div 250\mu A$$
$$= (4.0V) \div 250\mu A = 16k\Omega$$

Varying the duty cycle in the range 15% to 85% has minimal effect on the output frequency—typically less than 2% when 25µA < I_{IN} < 250µA. The DADJ circuit is wideband, and can be modulated at up to 2MHz (see photos, *Typical Operating Characteristics*).

Output

The output amplitude is fixed at $2V_{P-P}$, symmetrical around ground, for all output waveforms. OUT has an output resistance of under 0.1Ω, and can drive ±20mA with up to a 50pF load. Isolate higher output capacitance from OUT with a resistor (typically 50Ω) or buffer amplifier.

Reference Voltage

REF is a stable 2.50V bandgap voltage reference capable of sourcing 4mA or sinking 100µA. It is principally used to furnish a stable current to IIN or to bias DADJ and FADJ. It can also be used for other applications external to the MAX038. Bypass REF with 100nF to minimize noise.

Selecting Resistors and Capacitors

The MAX038 produces a stable output frequency over time and temperature, but the capacitor and resistors that determine frequency can degrade performance if they are not carefully chosen. Resistors should be metal film, 1% or better. Capacitors should be chosen for low temperature coefficient over the whole temperature range. NPO ceramics are usually satisfactory.

The voltage on COSC is a triangle wave that varies between 0V and -1V. Polarized capacitors are generally not recommended (because of their outrageous temperature dependence and leakage currents), but if they are used, the negative terminal should be connected to COSC and the positive terminal to GND. Large-value capacitors, necessary for very low frequencies, should be chosen with care, since potentially large leakage currents and high dielectric absorption can interfere with the orderly charge and discharge of C_F. If possible, for a given frequency, use lower IIN currents to reduce the size of the capacitor.

SYNC Output

SYNC is a TTL-/CMOS-compatible output that can be used to synchronize external circuits. The SYNC output is a square wave whose rising edge coincides with the output rising sine or triangle wave as it crosses through 0V. When the square wave is selected, the rising edge of SYNC occurs in the middle of the positive half of the output square wave, effectively 90° ahead of the output. The SYNC duty cycle is fixed at 50% and is independent of the DADJ control.

Because SYNC is a very high-speed TTL output, the high-speed transient currents in DGND and DV+ can radiate energy into the output circuit, causing a narrow spike in the output waveform. (This spike is difficult to see with oscilloscopes having less than 100MHz bandwidth). The inductance and capacitance of IC sockets tend to amplify this effect, so sockets are not recommended when SYNC is on. SYNC is powered from separate ground and supply pins (DGND and DV+), and it can be turned off by making DV+ open circuit. If synchronization of external circuits is not used, turning off SYNC by DV+ opening eliminates the spike.

Phase Detectors

Internal Phase Detector

The MAX038 contains a TTL/CMOS phase detector that can be used in a phase-locked loop (PLL) to synchronize its output to an external signal (Figure 3). The external source is connected to the phase-detector input (PDI) and the phase detector output is taken from PDO. PDO is the output of an exclusive-OR gate, and produces a rectangular current waveform at the MAX038 output frequency, even with PDI grounded. PDO is normally connected to FADJ and a resistor, R_{PD}, and a capacitor C_{PD}, to GND. R_{PD} sets the gain of the phase detector, while the capacitor attenuates high-frequency components and forms a pole in the phase-locked loop filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

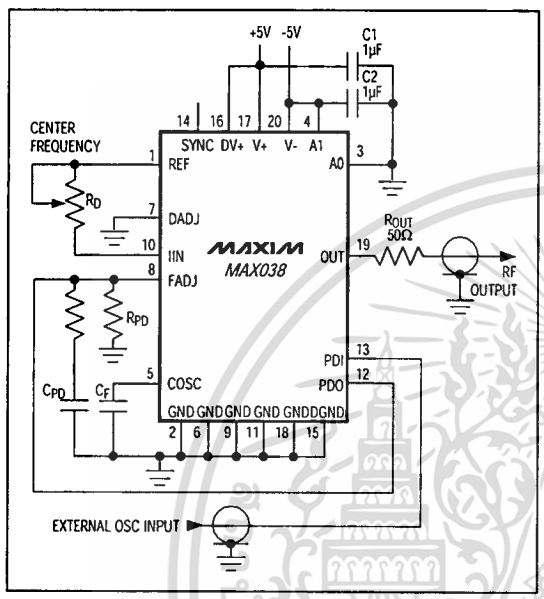


Figure 3. Phase-Locked Loop Using Internal Phase Detector

PDO is a rectangular current-pulse train, alternating between 0µA and 500µA. It has a 50% duty cycle when the MAX038 output and PDI are in phase-quadrature (90° out of phase). The duty cycle approaches 100% as the phase difference approaches 180° and conversely, approaches 0% as the phase difference approaches 0°. The gain of the phase detector (K_D) can be expressed as:

$$K_D = 0.318 \times R_{PD} \text{ (volts/radian)} \quad [16]$$

where R_{PD} = phase-detector gain-setting resistor.

When the loop is in lock, the input signals to the phase detector are in approximate phase quadrature, the duty cycle is 50%, and the average current at PDO is 250µA (the current sink of FADJ). This current is divided between FADJ and R_{PD}; 250µA always goes into FADJ and any difference current is developed across R_{PD}, creating V_{FADJ} (both polarities). For example, as the phase difference increases, PDO duty cycle increases, the average current increases, and the voltage on R_{PD} (and V_{FADJ}) becomes more positive. This in turn decreases the oscillator frequency, reducing the phase difference, thus maintaining phase lock. The higher R_{PD} is, the greater V_{FADJ} is for a given phase difference; in other words, the greater the loop gain, the less the capture range. The current from PDO must also charge C_{PD}, so the rate at which V_{FADJ} changes (the loop bandwidth) is inversely proportional to C_{PD}.

The phase error (deviation from phase quadrature) depends on the open-loop gain of the PLL and the initial frequency deviation of the oscillator from the external signal source. The oscillator conversion gain (K_O) is:

$$K_O = \Delta\omega_O \div \Delta V_{FADJ} \quad [17]$$

which, from equation [6] is:

$$K_O = 3.43 \times \omega_O \text{ (radians/sec)} \quad [18]$$

The loop gain of the PLL system (K_V) is:

$$K_V = K_D \times K_O \quad [19]$$

where:

K_D = detector gain

K_O = oscillator gain.

With a loop filter having a response F(s), the open-loop transfer function, T(s), is:

$$T(s) = K_D \times K_O \times F(s) \div s \quad [20]$$

Using linear feedback analysis techniques, the closed-loop transfer characteristic, H(s), can be related to the open-loop transfer function as follows:

$$H(s) = T(s) \div [1 + T(s)] \quad [21]$$

The transient performance and the frequency response of the PLL depends on the choice of the filter characteristic, F(s).

When the MAX038 internal phase detector is not used, PDI and PDO should be connected to GND.

External Phase Detectors

External phase detectors may be used instead of the internal phase detector. The external phase detector shown in Figure 4 duplicates the action of the MAX038's internal phase detector, but the optional ÷N circuit can be placed between the SYNC output and the phase detector in applications requiring synchronizing to an exact multiple of the external oscillator. The resistor network consisting of R4, R5, and R6 sets the sync range, while capacitor C4 sets the capture range. Note that this type of phase detector (with or without the ÷N circuit) locks onto harmonics of the external oscillator as well as the fundamental. With no external oscillator input, this circuit can be unpredictable, depending on the state of the external input DC level.

Figure 4 shows a frequency phase detector that locks onto only the fundamental of the external oscillator. With no external oscillator input, the output of the frequency phase detector is a positive DC voltage, and the oscillations are at the lowest frequency as set by R4, R5, and R6.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

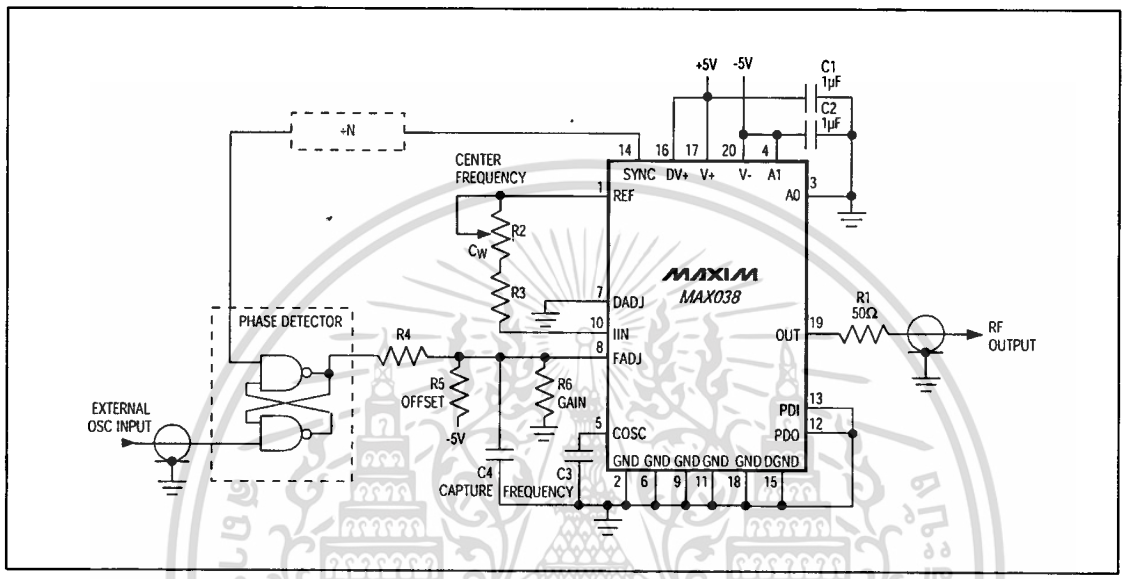


Figure 4. Phase-Locked Loop Using External Phase Detector

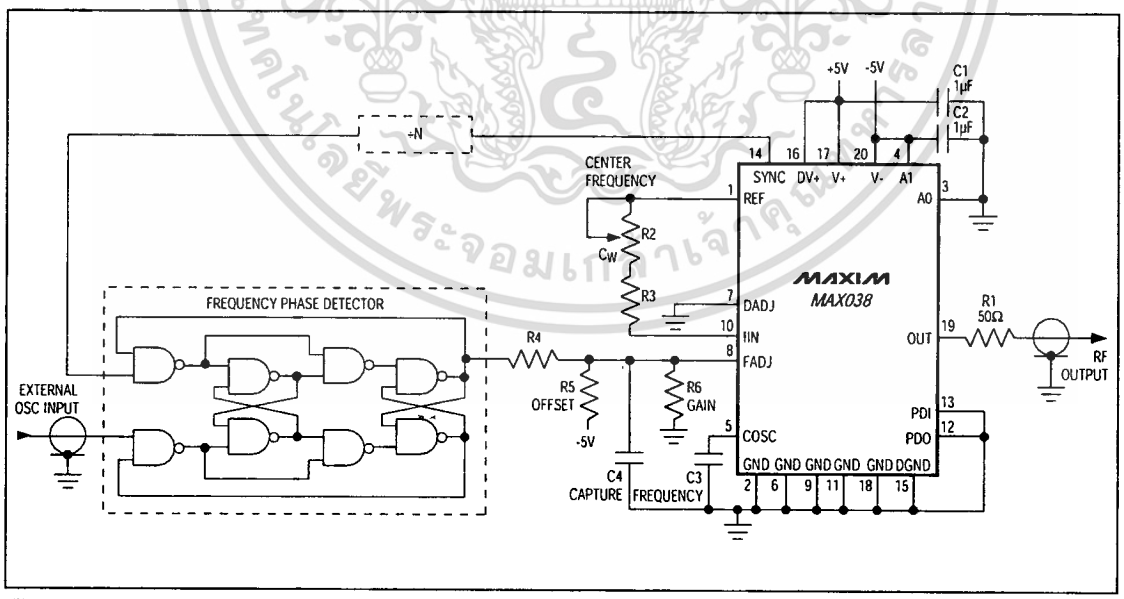


Figure 5. Phase-Locked Loop Using External Frequency Phase Detector

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

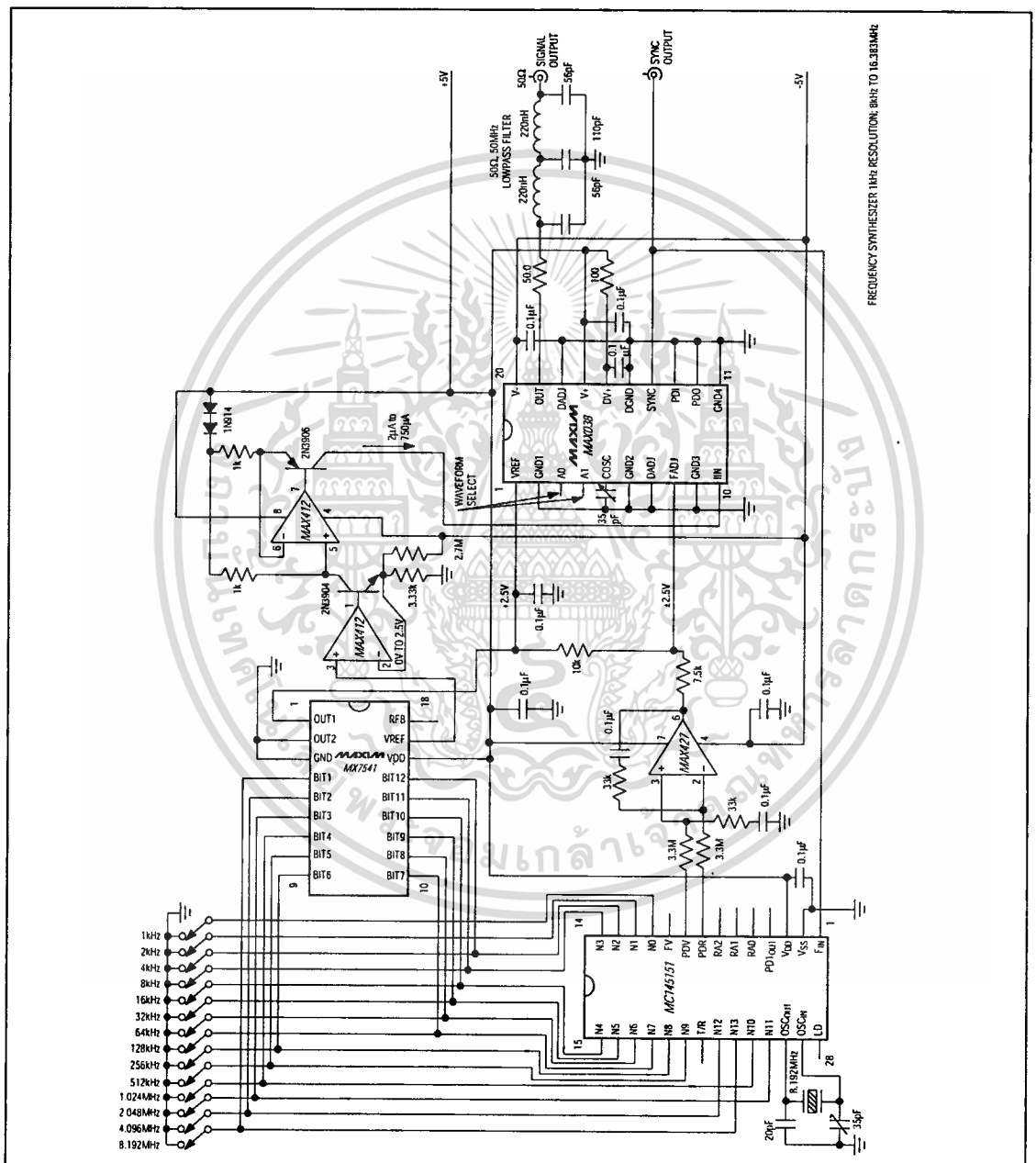


Figure 6. Crystal-Controlled, Digitally Programmed Frequency Synthesizer—8kHz to 16MHz with 1kHz Resolution

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High-Frequency Waveform Generator

Layout Considerations

Realizing the full performance of the MAX038 requires careful attention to power-supply bypassing and board layout. Use a low-impedance ground plane, and connect all five GND pins directly to it. Bypass V+ and V- directly to the ground plane with 1µF ceramic capacitors or 1µF tantalum capacitors in parallel with 1nF ceramics. Keep capacitor leads short (especially with the 1nF ceramics) to minimize series inductance.

If SYNC is used, DV+ must be connected to V+, DGND must be connected to the ground plane, and a second 1nF ceramic should be connected as close as possible between DV+ and DGND (pins 16 and 15). It is not necessary to use a separate supply or run separate traces to DV+. If SYNC is disabled, leave DV+ open. Do not open DGND.

Minimize the trace area around COSC (and the ground plane area under COSC) to reduce parasitic capacitance, and surround this trace with ground to prevent coupling with other signals. Take similar precautions with DADJ, FADJ, and IIN. Place C_F so its connection to the ground plane is close to pin 6 (GND).

Applications Information

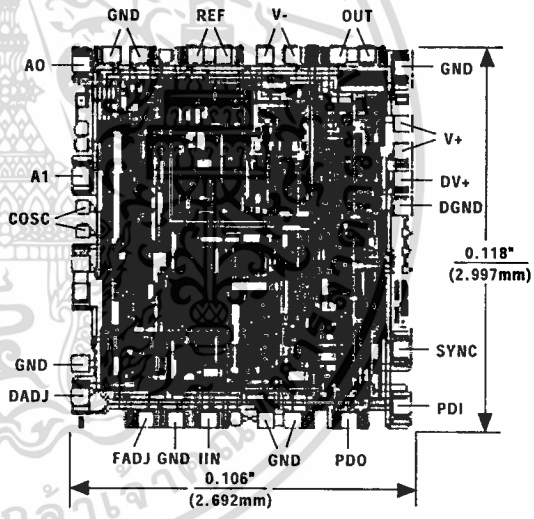
Frequency Synthesizer

Figure 6 shows a frequency synthesizer that produces accurate and stable sine, square, or triangle waves with a frequency range of 8kHz to 16.383MHz in 1kHz increments. A Motorola MC145151 provides the crystal-controlled oscillator, the ÷N circuit, and a high-speed phase detector. The manual switches set the output frequency; opening any switch increases the output frequency. Each switch controls both the ÷N output and an MX7541 12-bit DAC, whose output is converted to a current by using both halves of the MAX412 op amp. This current goes to the MAX038 IIN pin, setting its coarse frequency over a very wide range.

Fine frequency control (and phase lock) is achieved from the MC145151 phase detector through the differential amplifier and lowpass filter, U5. The phase detector compares the ÷N output with the MAX038 SYNC output and sends differential phase information to U5. U5's single-ended output is summed with an offset into the FADJ input. (Using the DAC and the IIN pin for coarse frequency control allows the FADJ pin to have very fine control with reasonably fast response to switch changes.)

A 50MHz, 50Ω lowpass filter in the output allows passage of 16MHz square waves and triangle waves with reasonable fidelity, while stopping high-frequency noise generated by the ÷N circuit.

Chip Topography



TRANSISTOR COUNT: 855;
SUBSTRATE CONNECTED TO GND.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

August 1989

LM733/LM733C Differential Amplifier

General Description

The LM733/LM733C is a two-stage, differential input, differential output, wide-band video amplifier. The use of internal series-shunt feedback gives wide bandwidth with low phase distortion and high gain stability. Emitter-follower outputs provide a high current drive, low impedance capability. Its 120 MHz bandwidth and selectable gains of 10, 100 and 400, without need for frequency compensation, make it a very useful circuit for memory element drivers, pulse amplifiers, and wide band linear gain stages.

The LM733 is specified for operation over the −55°C to +125°C military temperature range. The LM733C is specified for operation over the 0°C to +70°C temperature range.

Features

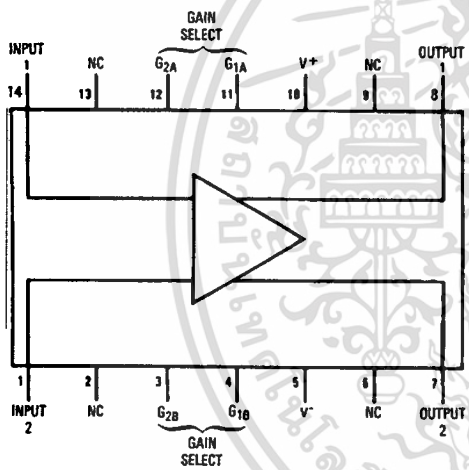
- 120 MHz bandwidth
- 250 kΩ input resistance
- Selectable gains of 10, 100, 400
- No frequency compensation
- High common mode rejection ratio at high frequencies

Applications

- Magnetic tape systems
- Disk file memories
- Thin and thick film memories
- Woven and plated wire memories
- Wide band video amplifiers

Connection Diagrams

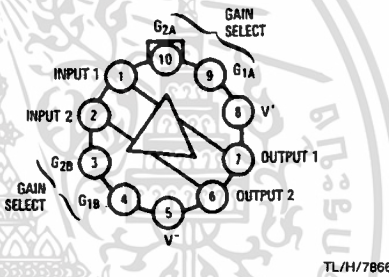
Dual-In-Line Package



TL/H/7866–1

Top View
Order Number LM733CN
See NS Package Number N14A

Metal Can Package



TL/H/7866–2

Note: Pin 5 connected to case.

Top View
Order Number LM733H or LM733CH
See NS Package Number H10D

©1995 National Semiconductor Corporation TL/H/7866

RRD-B30M115/Printed in U. S. A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Differential Input Voltage	±5V
Common Mode Input Voltage	±6V
V_{CC}	±8V
Output Current	10 mA

Power Dissipation (Note 1)	500 mW
Junction Temperature	+150°C
Storage Temperature Range	−65°C to +150°C
Operating Temperature Range	
LM733	−55°C to +125°C
LM733C	0°C to +70°C
Lead Temperature (Soldering, 10 sec.)	260°C

Electrical Characteristics (T_A = 25°C, unless otherwise specified, see test circuits, V_S = ±6.0V)

Characteristics	Test Circuit	Test Conditions	LM733			LM733C			Units
			Min	Typ	Max	Min	Typ	Max	
Differential Voltage Gain									
Gain 1 (Note 2)			300	400	500	250	400	600	
Gain 2 (Note 3)	1		90	100	110	80	100	120	
Gain 3 (Note 4)		R_L = 2 kΩ V_{OUT} = 3 Vp-p	9.0	10	11	8.0	10	12	
Bandwidth									
Gain 1				40			40		MHz
Gain 2	2			90			90		MHz
Gain 3				120			120		MHz
Rise Time									
Gain 1		V_{OUT} = 1 Vp-p		10.5			10.5		ns
Gain 2	2			4.5	10		4.5	12	ns
Gain 3				2.5			2.5		ns
Propagation Delay		V_{OUT} = 1 Vp-p							
Gain 1				7.5			7.5		ns
Gain 2	2			6.0	10		6.0	10	ns
Gain 3				3.6			3.6		ns
Input Resistance									
Gain 1				4.0			4.0		kΩ
Gain 2			20	30		10	30		kΩ
Gain 3				250			250		kΩ
Input Capacitance		Gain 2		2.0			2.0		pF
Input Offset Current				0.4	3.0		0.4	5.0	μA
Input Bias Current				9.0	20		9.0	30	μA
Input Noise Voltage		BW = 1 kHz to 10 MHz		12			12		μVrms
Input Voltage Range	1		±1.0			±1.0			V
Common Mode Rejection Ratio									
Gain 2	1	V_{CM} = ±1V f ≤ 100 kHz	60	86		60	86		dB
Gain 2		V_{CM} = ±1V f = 5 MHz		60			60		dB
Supply Voltage Rejection Ratio									
Gain 2	1	ΔV_S = ±0.5V	50	70		50	70		dB
Output Offset Voltage									
Gain 1	1	R_L = ∞		0.6	1.5		0.6	1.5	V
Gain 2 and 3				0.35	1.0		0.35	1.5	V
Output Common Mode Voltage	1	R_L = ∞	2.4	2.9	3.4	2.4	2.9	3.4	V
Output Voltage Swing	1	R_L = 2k	3.0	4.0		3.0	4.0		
Output Sink Current			2.5	3.6		2.5	3.6		mA
Output Resistance				20			20		Ω
Power Supply Current	1	R_L = ∞		18	24		18	24	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

(The following specifications apply for $-55°C < T_A < 125°C$ for the LM733 and $0°C < T_A < 70°C$ for the LM733C, $V_S = \pm 6.0V$)

Characteristics	Test Circuit	Test Conditions	LM733			LM733C			Units
			Min	Typ	Max	Min	Typ	Max	
Differential Voltage Gain Gain 1 Gain 2 Gain 3	1	$R_L = 2\,k\Omega$, $V_{OUT} = 3\,V_{p-p}$	 200 80 8.0		 600 120 12.0	 250 80 8.0		 600 120 12.0	
Input Resistance Gain 2			8			8			kΩ
Input Offset Current					5			6	μA
Input Bias Current					40			40	μA
Input Voltage Range	1		±1			±1			V
Common Mode Rejection Ratio Gain 2	1	$V_{CM} = \pm 1V$ f ≤ 100 kHz	50			50			dB
Supply Voltage Rejection Ratio Gain 2	1	$\Delta V_S = \pm 0.5V$	50			50			dB
Output Offset Voltage Gain 1 Gain 2 and 3	1	$R_L = \infty$			 1.5 1.2			 1.5 1.5	 V V
Output Voltage Swing	1	$R_L = 2k$	2.5			2.8			V_{pp}
Output Sink Current			2.2			2.5			mA
Power Supply Current	1	$R_L = \infty$			27			27	mA

Note 1: The maximum junction temperature of the LM733 is 150°C, while that of the LM733C is 100°C. For operation at elevated temperatures devices in the TO-100 package must be derated based on a thermal resistance of 150°C/W junction to ambient or 45°C/W junction to case. Thermal resistance of the dual-in-line package is 90°C/W.

Note 2: Pins G1A and G1B connected together.

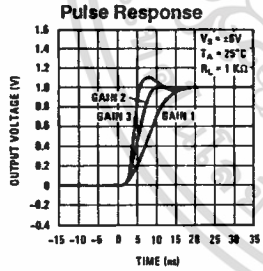
Note 3: Pins G2A and G2B connected together.

Note 4: Gain select pins open.

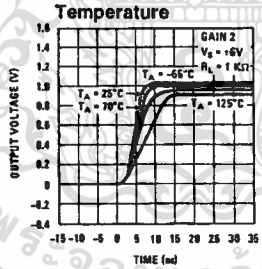
Note 5: Refer to RETS733X drawing for specifications of LM733H version.

Typical Performance Characteristics

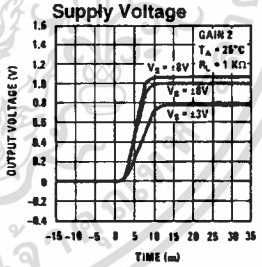
Pulse Response



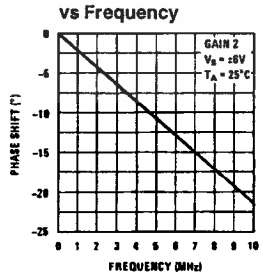
Pulse Response vs Temperature



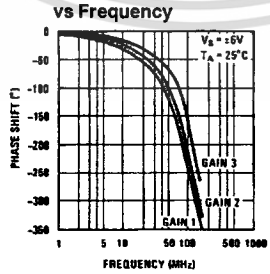
Pulse Response vs Supply Voltage



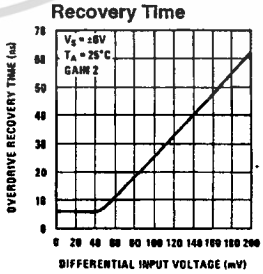
Phase Shift vs Frequency



Phase Shift vs Frequency



Differential Overdrive Recovery Time

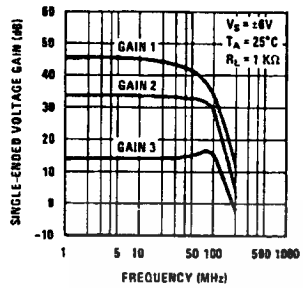


TL/H/7866–6

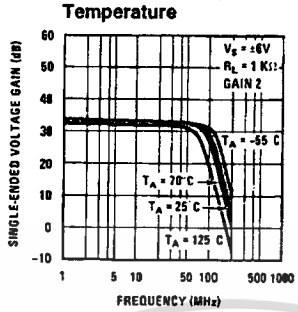
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

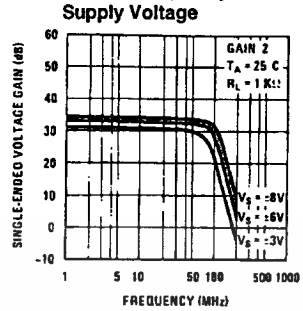
Voltage Gain vs Frequency



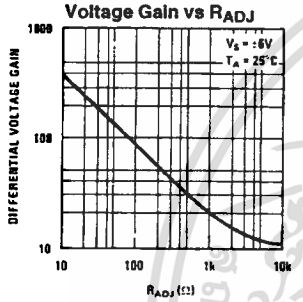
Gain vs Frequency Temperature



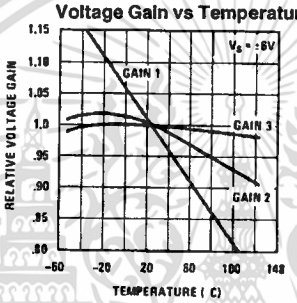
Gain vs Frequency vs Supply Voltage



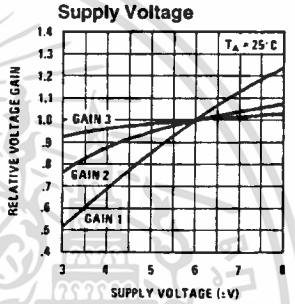
Voltage Gain vs R_{ADJ}



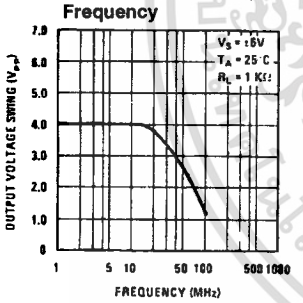
Voltage Gain vs Temperature



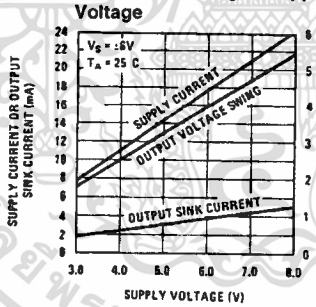
Voltage Gain vs Supply Voltage



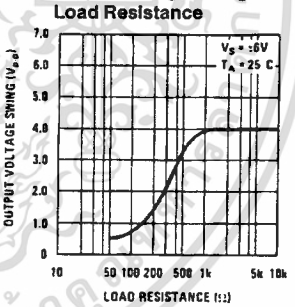
Output Voltage Swing vs Frequency



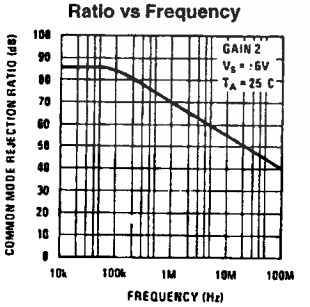
Supply Current, Output Voltage and Current Swing vs Supply Voltage



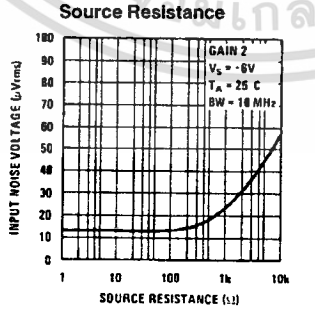
Output Voltage Swing vs Load Resistance



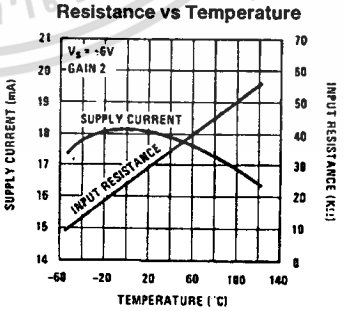
Common Mode Rejection Ratio vs Frequency



Input Noise Voltage vs Source Resistance



Supply Current and Input Resistance vs Temperature

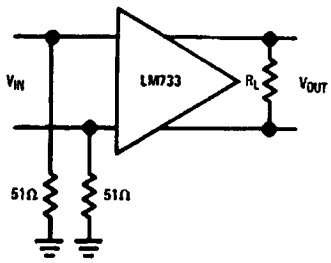


TL/H/7866–7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

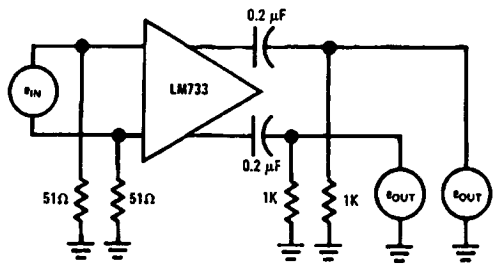
Test Circuits

Test Circuit 1



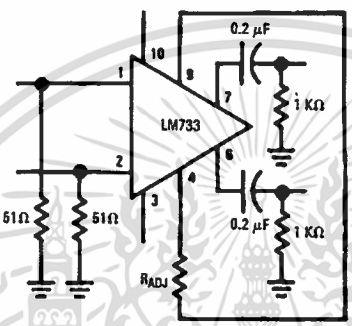
TL/H/7866–3

Test Circuit 2



TL/H/7866–4

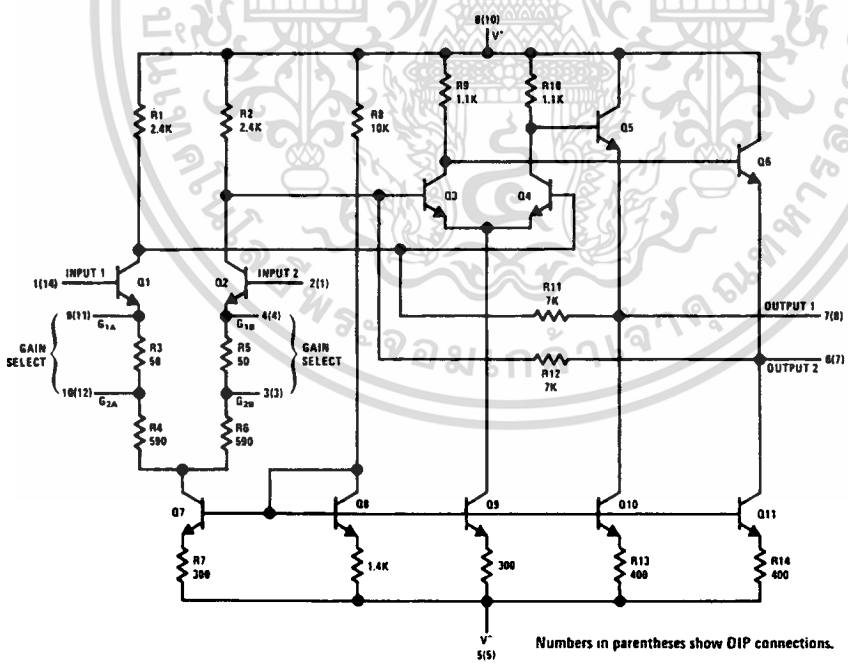
Voltage Gain Adjust Circuit



TL/H/7866–5

V_S = 6V, T_A = 25°C
(Pin numbers apply to TO-5 package)

Schematic Diagram

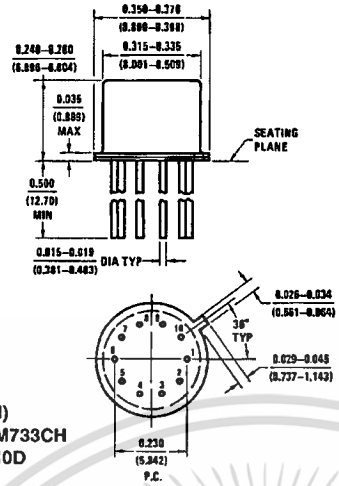


Numbers in parentheses show DIP connections.

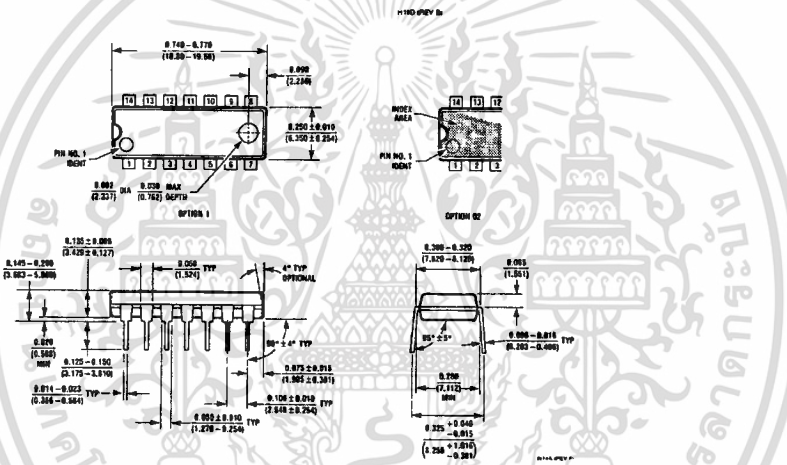
TL/H/7866–8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)



Metal Can Package (H)
Order Number LM733H or LM733CH
NS Package Number H10D



Molded Dual-In-Line Package (N)
Order Number LM733CN
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: 1(800) 272-9959
Fax: 1(800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 86
Email: cnjwge@levm2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Français Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1600
Fax: (852) 2736-9960

National Semiconductor Japan Ltd.
Tel: 81-043-299-2309
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

February 1995

LM565/LM565C Phase Locked Loop

General Description

The LM565 and LM565C are general purpose phase locked loops containing a stable, highly linear voltage controlled oscillator for low distortion FM demodulation, and a double balanced phase detector with good carrier suppression. The VCO frequency is set with an external resistor and capacitor, and a tuning range of 10:1 can be obtained with the same capacitor. The characteristics of the closed loop system—bandwidth, response speed, capture and pull in range—may be adjusted over a wide range with an external resistor and capacitor. The loop may be broken between the VCO and the phase detector for insertion of a digital frequency divider to obtain frequency multiplication.

The LM565H is specified for operation over the −55°C to +125°C military temperature range. The LM565CN is specified for operation over the 0°C to +70°C temperature range.

Features

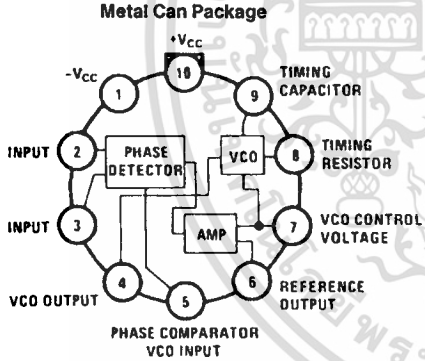
- 200 ppm/°C frequency stability of the VCO
- Power supply range of ±5 to ±12 volts with 100 ppm/% typical
- 0.2% linearity of demodulated output
- Linear triangle wave with in phase zero crossings available
- TTL and DTL compatible phase detector input and square wave output
- Adjustable hold in range from ±1% to > ±60%

Applications

- Data and tape synchronization
- Modems
- FSK demodulation
- FM demodulation
- Frequency synthesizer
- Tone decoding
- Frequency multiplication and division
- SCA demodulators
- Telemetry receivers
- Signal regeneration
- Coherent demodulators

Connection Diagrams

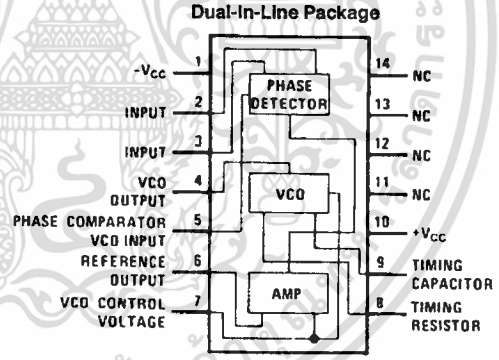
Metal Can Package



TL/H/7853–2

Order Number LM565H
See NS Package Number H10C

Dual-In-Line Package



TL/H/7853–3

Order Number LM565CN
See NS Package Number N14A

©1995 National Semiconductor Corporation TL/H/7853

RRD-B30M115/Printed in U. S. A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	±12V
Power Dissipation (Note 1)	1400 mW
Differential Input Voltage	±1V
Operating Temperature Range	
LM565H	−55°C to +125°C
LM565CN	0°C to +70°C
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	260°C

Electrical Characteristics AC Test Circuit, $T_A = 25°C$, $V_{CC} = \pm 6V$

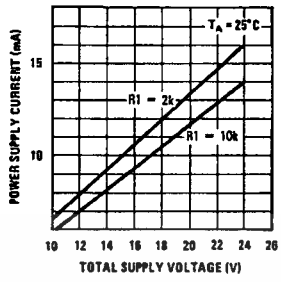
Parameter	Conditions	LM565			LM565C			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Current			8.0	12.5		8.0	12.5	mA
Input Impedance (Pins 2, 3)	$-4V < V_2, V_3 < 0V$	7	10			5		kΩ
VCO Maximum Operating Frequency	$C_o = 2.7$ pF	300	500		250	500		kHz
VCO Free-Running Frequency	$C_o = 1.5$ nF $R_o = 20$ kΩ $f_o = 10$ kHz	−10	0	+10	−30	0	+30	%
Operating Frequency Temperature Coefficient			−100			−200		ppm/°C
Frequency Drift with Supply Voltage			0.1	1.0		0.2	1.5	%/V
Triangle Wave Output Voltage		2	2.4	3	2	2.4	3	V_{p-p}
Triangle Wave Output Linearity			0.2			0.5		%
Square Wave Output Level		4.7	5.4		4.7	5.4		V_{p-p}
Output Impedance (Pin 4)			5			5		kΩ
Square Wave Duty Cycle		45	50	55	40	50	60	%
Square Wave Rise Time			20			20		ns
Square Wave Fall Time			50			50		ns
Output Current Sink (Pin 4)		0.6	1		0.6	1		mA
VCO Sensitivity	$f_o = 10$ kHz		6600			6600		Hz/V
Demodulated Output Voltage (Pin 7)	±10% Frequency Deviation	250	300	400	200	300	450	mV_{p-p}
Total Harmonic Distortion	±10% Frequency Deviation		0.2	0.75		0.2	1.5	%
Output Impedance (Pin 7)			3.5			3.5		kΩ
DC Level (Pin 7)		4.25	4.5	4.75	4.0	4.5	5.0	V
Output Offset Voltage $\lvert V_7 - V_6 \rvert$			30	100		50	200	mV
Temperature Drift of $\lvert V_7 - V_6 \rvert$			500			500		μV/°C
AM Rejection		30	40			40		dB
Phase Detector Sensitivity K_D			.68			.68		V/radian

Note 1: The maximum junction temperature of the LM565 and LM565C is +150°C. For operation at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of +150°C/W junction to ambient or +45°C/W junction to case. Thermal resistance of the dual-in-line package is +85°C/W.

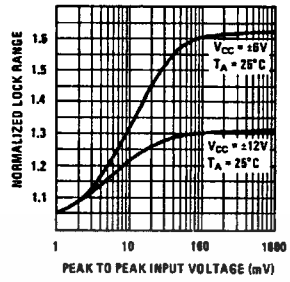
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

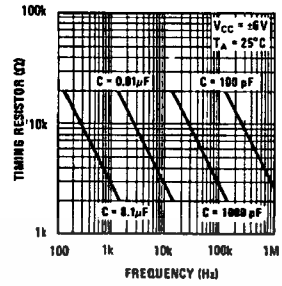
Power Supply Current as a Function of Supply Voltage



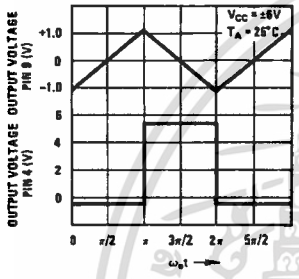
Lock Range as a Function of Input Voltage



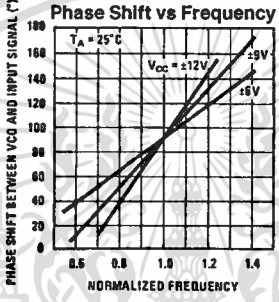
VCO Frequency



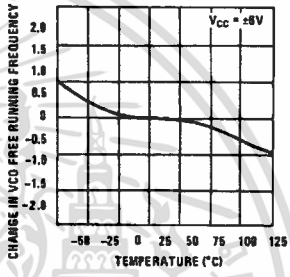
Oscillator Output Waveforms



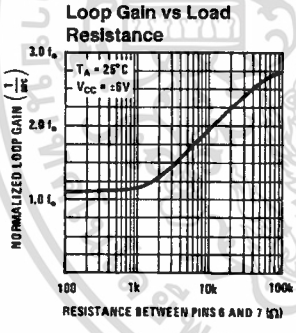
Phase Shift vs Frequency



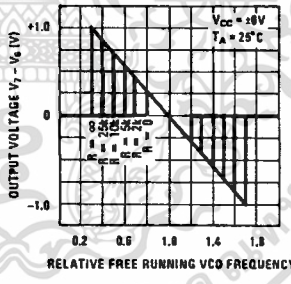
VCO Frequency as a Function of Temperature



Loop Gain vs Load Resistance



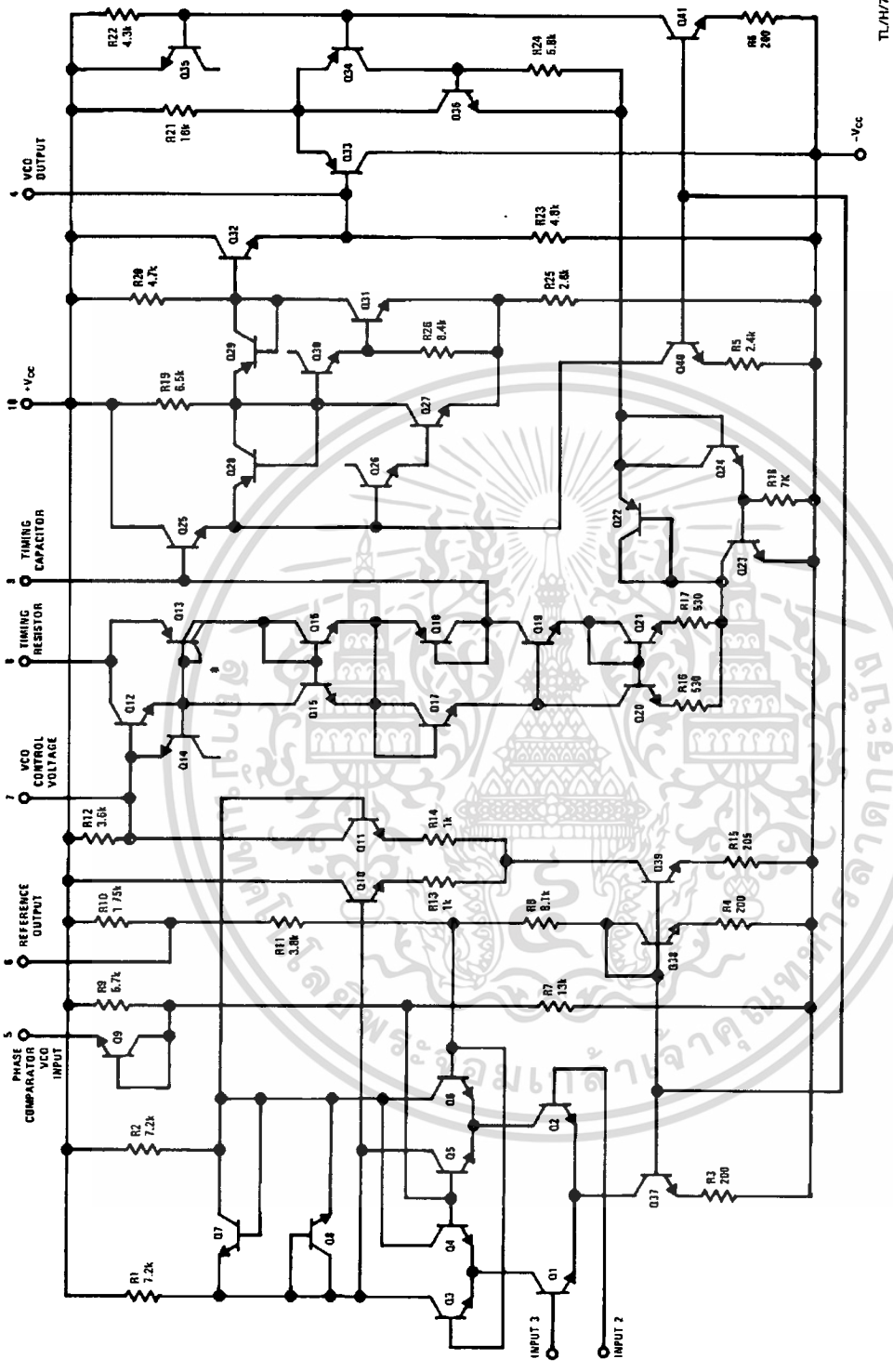
Hold In Range as a Function of R_{6-7}



TL/H/7853–4

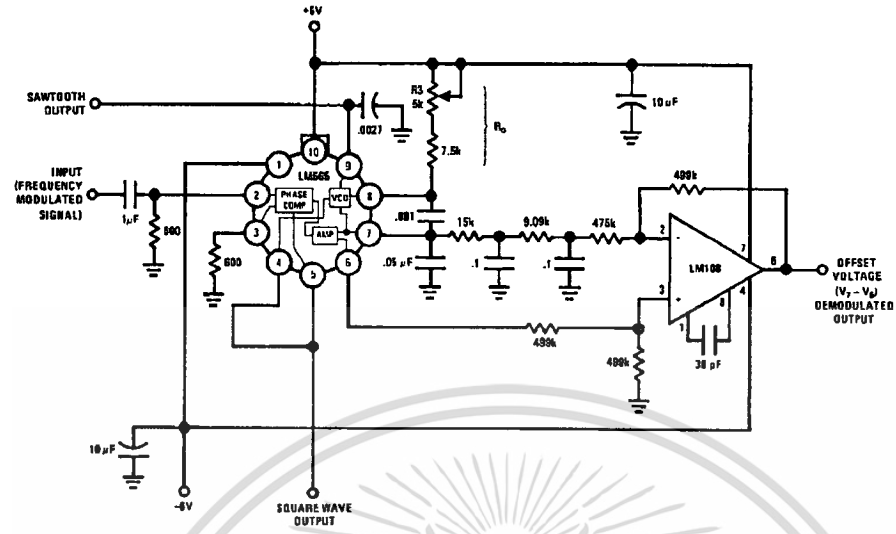
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Test Circuit

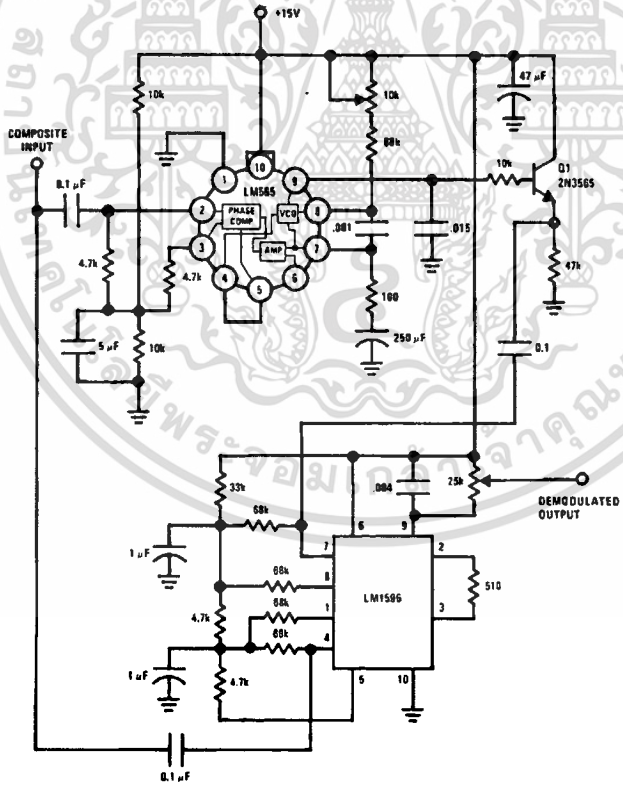


TL/H/7853–5

Note: S_1 open for output offset voltage ($V_7 - V_6$) measurement.

Typical Applications

2400 Hz Synchronous AM Demodulator

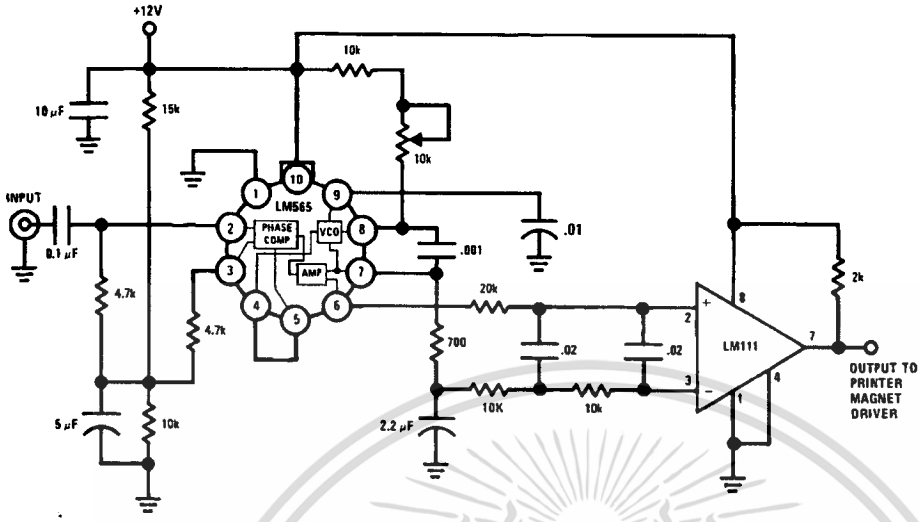


TL/H/7853–6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

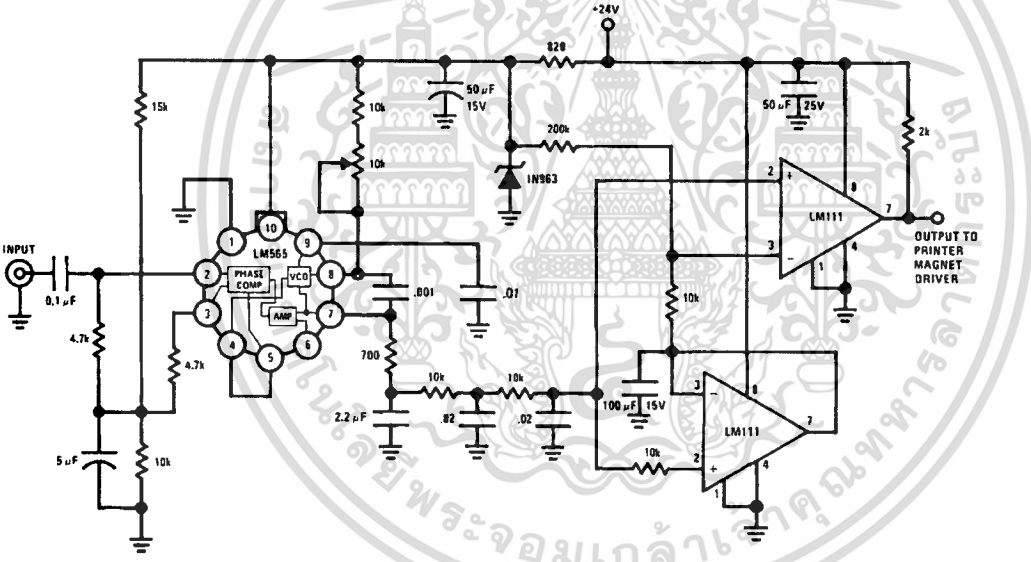
Typical Applications (Continued)

FSK Demodulator (2025–2225 cps)



TL/H/7853–7

FSK Demodulator with DC Restoration

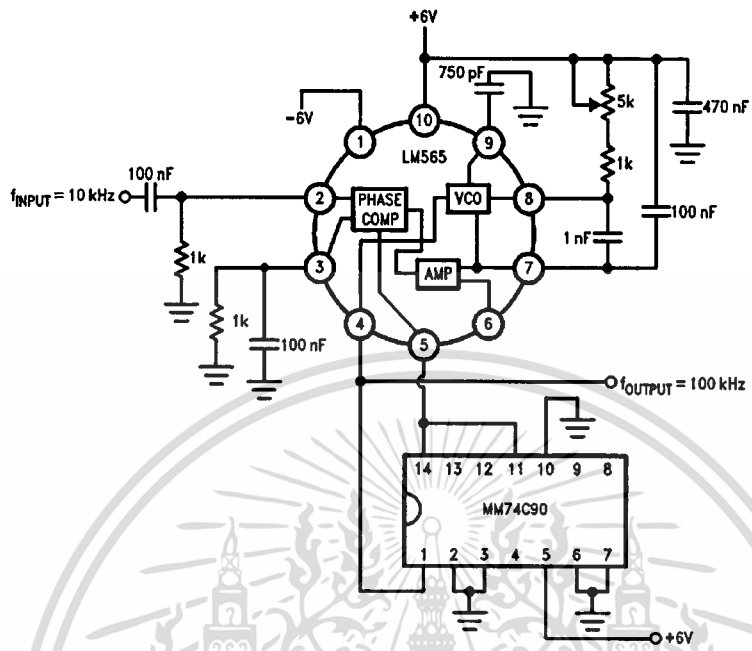


TL/H/7853–8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

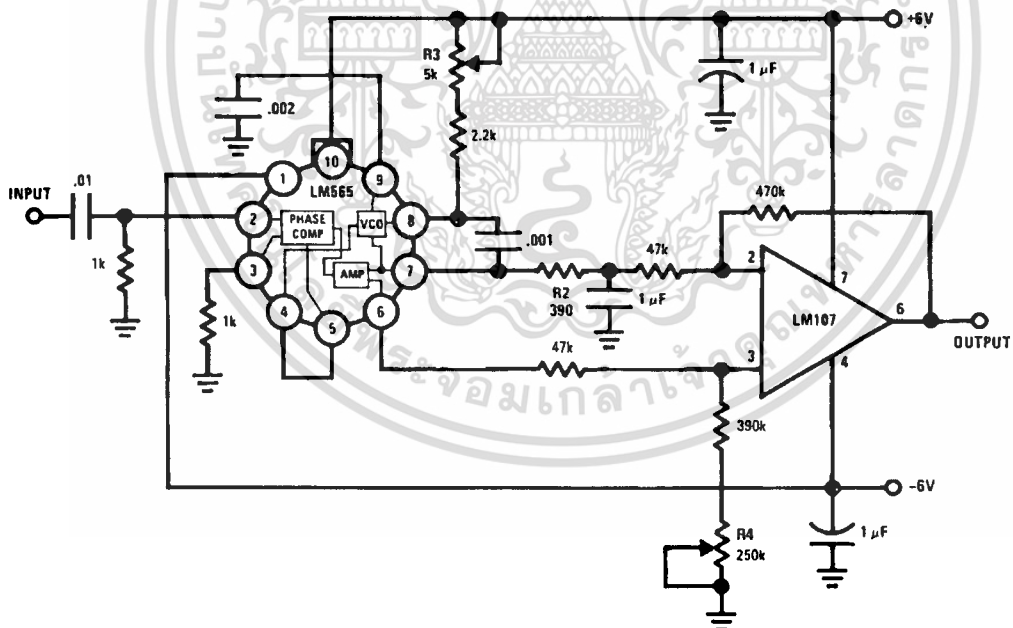
Typical Applications (Continued)

Frequency Multiplier (×10)



TL/H/7853–9

IRIG Channel 13 Demodulator



TL/H/7853–10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information

In designing with phase locked loops such as the LM565, the important parameters of interest are:

FREE RUNNING FREQUENCY

$$f_o \cong \frac{0.3}{R_o C_o}$$

LOOP GAIN: relates the amount of phase change between the input signal and the VCO signal for a shift in input signal frequency (assuming the loop remains in lock). In servo theory, this is called the "velocity error coefficient."

$$\text{Loop gain} = K_o K_D \left(\frac{1}{\text{sec}}\right)$$

K_o = oscillator sensitivity $\left(\frac{\text{radians/sec}}{\text{volt}}\right)$

K_D = phase detector sensitivity $\left(\frac{\text{volts}}{\text{radian}}\right)$

The loop gain of the LM565 is dependent on supply voltage, and may be found from:

$$K_o K_D = \frac{33.6\, f_o}{V_c}$$

f_o = VCO frequency in Hz

V_c = total supply voltage to circuit

Loop gain may be reduced by connecting a resistor between pins 6 and 7; this reduces the load impedance on the output amplifier and hence the loop gain.

HOLD IN RANGE: the range of frequencies that the loop will remain in lock after initially being locked.

$$f_H = \pm\frac{8\, f_o}{V_c}$$

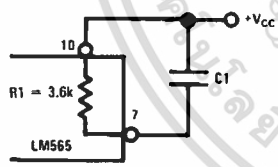
f_o = free running frequency of VCO

V_c = total supply voltage to the circuit

THE LOOP FILTER

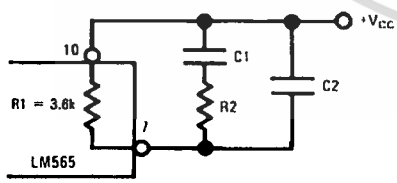
In almost all applications, it will be desirable to filter the signal at the output of the phase detector (pin 7); this filter may take one of two forms:

Simple Lag Filter



TL/H/7853–11

Lag-Lead Filter



TL/H/7853–12

A simple lag filter may be used for wide closed loop bandwidth applications such as modulation following where the frequency deviation of the carrier is fairly high (greater than 10%), or where wideband modulating signals must be followed.

The natural bandwidth of the closed loop response may be found from:

$$f_n = \frac{1}{2\pi}\sqrt{\frac{K_o K_D}{R_1 C_1}}$$

Associated with this is a damping factor:

$$\delta = \frac{1}{2}\sqrt{\frac{1}{R_1 C_1 K_o K_D}}$$

For narrow band applications where a narrow noise bandwidth is desired, such as applications involving tracking a slowly varying carrier, a lead lag filter should be used. In general, if $1/R_1C_1 < K_o K_D$, the damping factor for the loop becomes quite small resulting in large overshoot and possible instability in the transient response of the loop. In this case, the natural frequency of the loop may be found from

$$f_n = \frac{1}{2\pi}\sqrt{\frac{K_o K_D}{\tau_1 + \tau_2}}$$

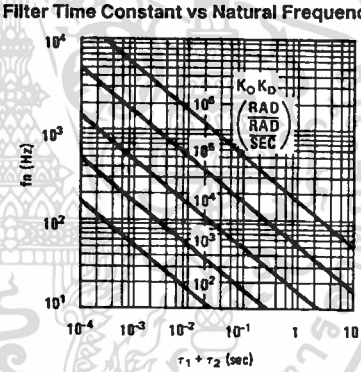
$$\tau_1 + \tau_2 = (R_1 + R_2)\, C_1$$

R_2 is selected to produce a desired damping factor δ, usually between 0.5 and 1.0. The damping factor is found from the approximation:

$$\delta \approx \pi\, \tau_2 f_n$$

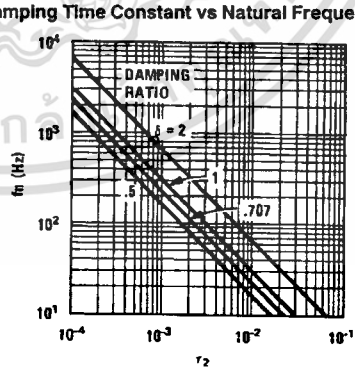
These two equations are plotted for convenience.

Filter Time Constant vs Natural Frequency



TL/H/7853–13

Damping Time Constant vs Natural Frequency

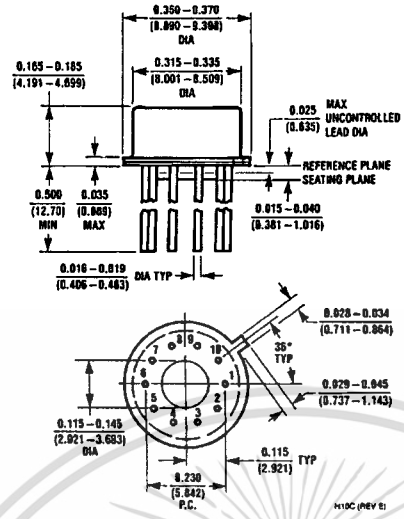


TL/H/7853–14

Capacitor C_2 should be much smaller than C_1 since its function is to provide filtering of carrier. In general $C_2 \leq 0.1\, C_1$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

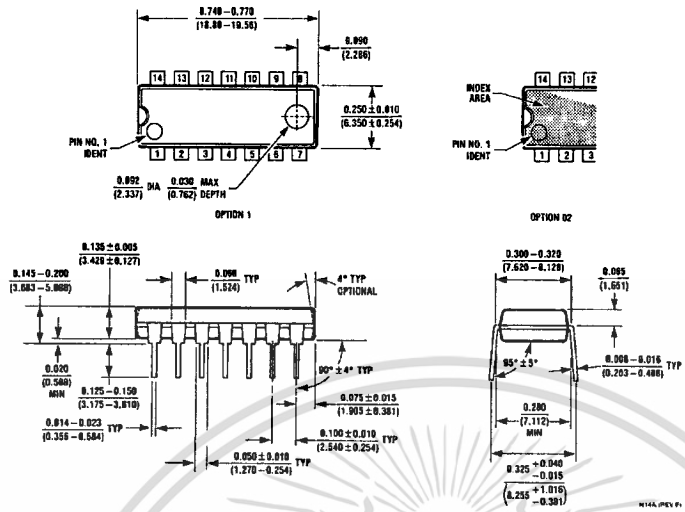
Physical Dimensions inches (millimeters)



Metal Can Package (H)
Order Number LM565H
NS Package Number H10C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Dual-In-Line Package (N)
Order Number LM565CN
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: 1(800) 272-9959
Fax: 1(800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 86
Email: cnjwge@tevm2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Français Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1600
Fax: (852) 2736-9960

National Semiconductor Japan Ltd.
Tel: 81-043-299-2309
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

December 1995

LF351 Wide Bandwidth JFET Input Operational Amplifier

General Description

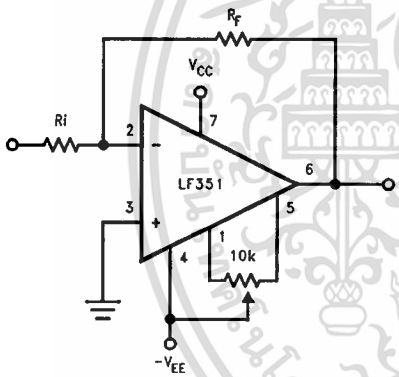
The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applications where these requirements are critical, the LF356 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

Features

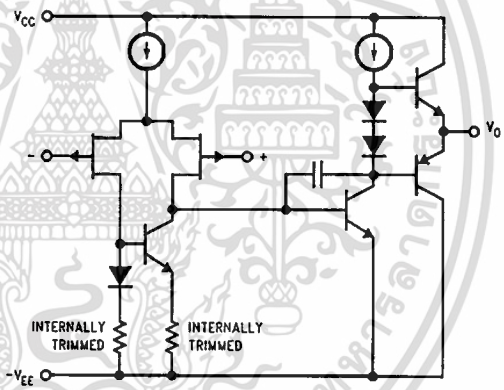
■ Internally trimmed offset voltage	10 mV
■ Low input bias current	50 pA
■ Low input noise voltage	25 nV/$\sqrt{Hz}$
■ Low input noise current	0.01 pA/$\sqrt{Hz}$
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	1.8 mA
■ High input impedance	$10^{12}\Omega$
■ Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20$ Vp-p, BW = 20 Hz–20 kHz	<0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

Typical Connection



TL/H/5648–11

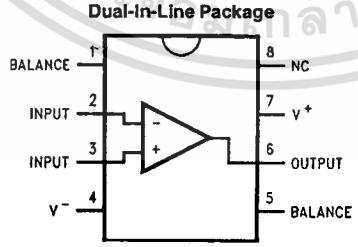
Simplified Schematic



TL/H/5648–12

Connection Diagrams

Dual-In-Line Package



TL/H/5648–13

Order Number LF351M or LF351N
See NS Package Number M08A or N08E

© 1995 National Semiconductor Corporation TL/H/5648

RRD-B30M125/Printed in U. S. A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	±18V
Power Dissipation (Notes 1 and 6)	670 mW
Operating Temperature Range	0°C to +70°C
$T_{j(MAX)}$	115°C
Differential Input Voltage	±30V
Input Voltage Range (Note 2)	±15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	−65°C to +150°C
Lead Temp. (Soldering, 10 sec.)	
Metal Can	300°C
DIP	260°C

θ_{jA}	
N Package	120°C/W
M Package	TBD
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD rating to be determined.

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 10\ k\Omega$, $T_A = 25°C$ Over Temperature		5	10 13	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10\ k\Omega$		10		µV/°C
I_{OS}	Input Offset Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq 70°C$		25	100 4	pA nA
I_B	Input Bias Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq +70°C$		50	200 8	pA nA
R_{IN}	Input Resistance	$T_j = 25°C$		10^{12}		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V$, $T_A = 25°C$ $V_O = \pm 10V$, $R_L = 2\ k\Omega$ Over Temperature	25 15	100		V/mV V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V$, $R_L = 10\ k\Omega$	±12	±13.5		V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	±11	+15 −12		V V
CMRR	Common-Mode Rejection Ratio	$R_S \leq 10\ k\Omega$	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I_S	Supply Current			1.8	3.4	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
SR	Slew Rate	$V_S = \pm 15V$, $T_A = 25°C$		13		V/μs
GBW	Gain Bandwidth Product	$V_S = \pm 15V$, $T_A = 25°C$		4		MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25°C$, $R_S = 100\Omega$, $f = 1000$ Hz		25		$nV/\sqrt{Hz}$
i_n	Equivalent Input Noise Current	$T_J = 25°C$, $f = 1000$ Hz		0.01		$pA/\sqrt{Hz}$

Note 1: For operating at elevated temperature, the device must be derated based on the thermal resistance, θ_{JA}.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0°C \leq T_A \leq +70°C$. V_{OS}, I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 4: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_J. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. $T_j = T_A + \theta_{jA} P_D$ where θ_{jA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

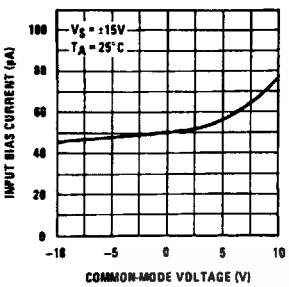
Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. From ±15V to ±5V.

Note 6: Max. Power Dissipation is defined by the package characteristics. Operating the part near the Max. Power Dissipation may cause the part to operate outside guaranteed limits.

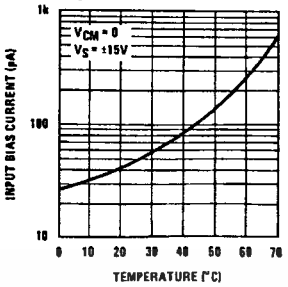
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

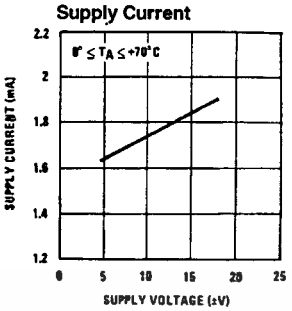
Input Bias Current



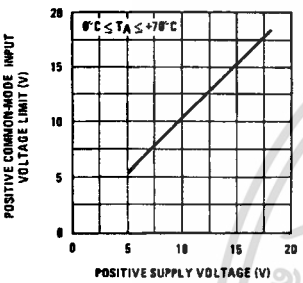
Input Bias Current



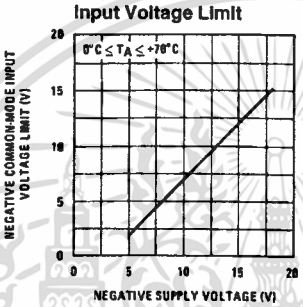
Supply Current



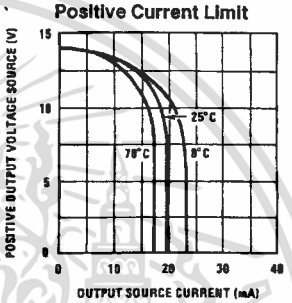
Positive Common-Mode Input Voltage Limit



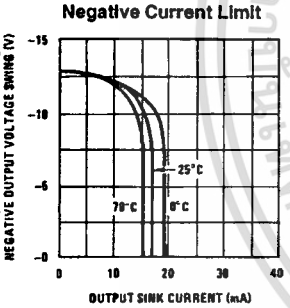
Negative Common-Mode Input Voltage Limit



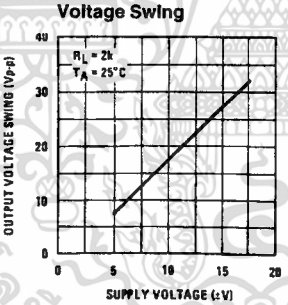
Positive Current Limit



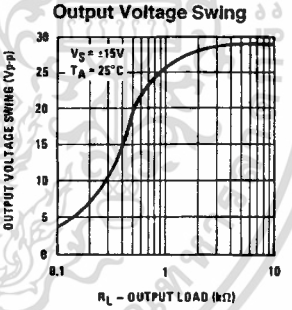
Negative Current Limit



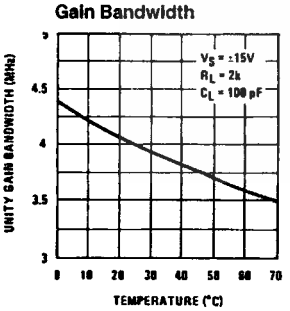
Voltage Swing



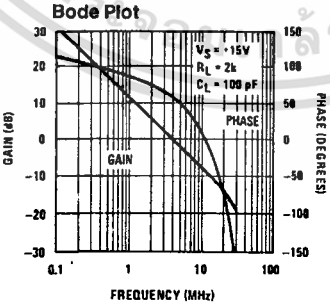
Output Voltage Swing



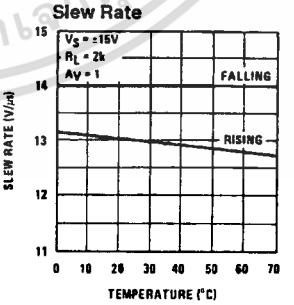
Gain Bandwidth



Bode Plot



Slew Rate

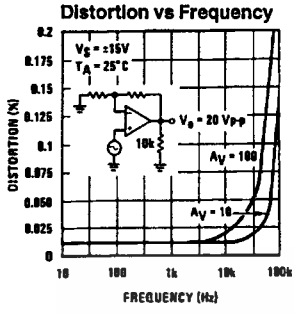


TL/H/5648–2

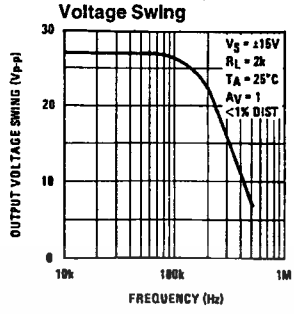
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

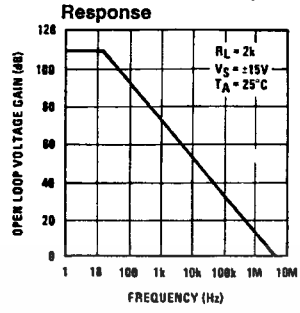
Distortion vs Frequency



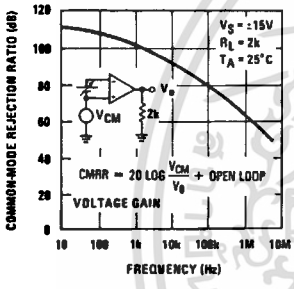
Undistorted Output Voltage Swing



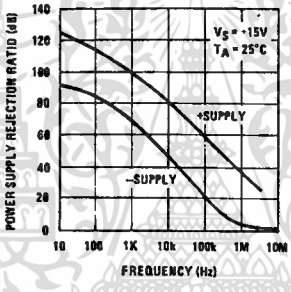
Open Loop Frequency Response



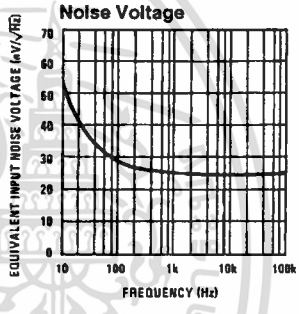
Common-Mode Rejection Ratio



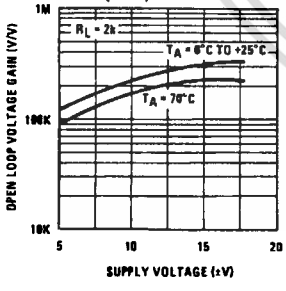
Power Supply Rejection Ratio



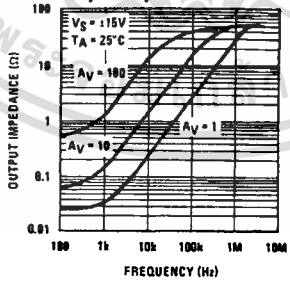
Equivalent Input Noise Voltage



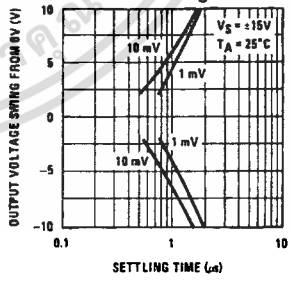
Open Loop Voltage Gain (V/V)



Output Impedance



Inverter Settling Time

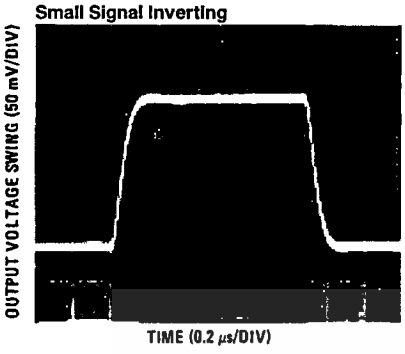


TL/H/5648–3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

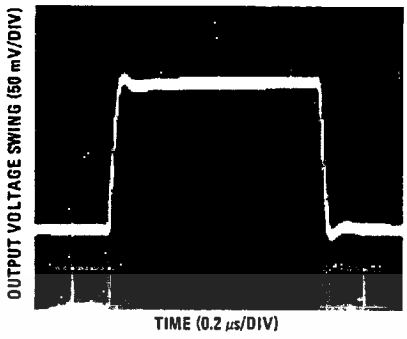
Pulse Response

Small Signal Inverting



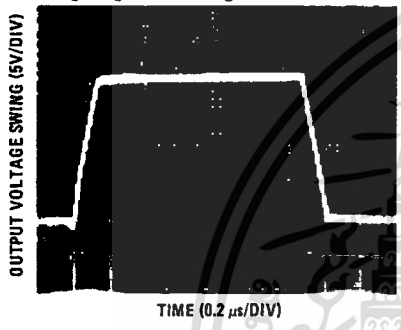
TL/H/5648–4

Small Signal Non-Inverting



TL/H/5648–5

Large Signal Inverting

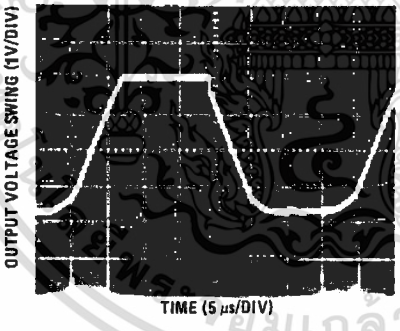


TL/H/5648–6

Large Signal Non-Inverting

TL/H/5648–7

Current Limit ($R_L = 100\Omega$)



TL/H/5648–8

Application Hints

The LF351 is an op amp with an internally trimmed input offset voltage and JFET input devices (BI-FET II™). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output.

Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case does a latch occur since raising the input back within the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifier will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

The LF351 is biased by a zener reference which allows normal circuit operation on ±4V power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

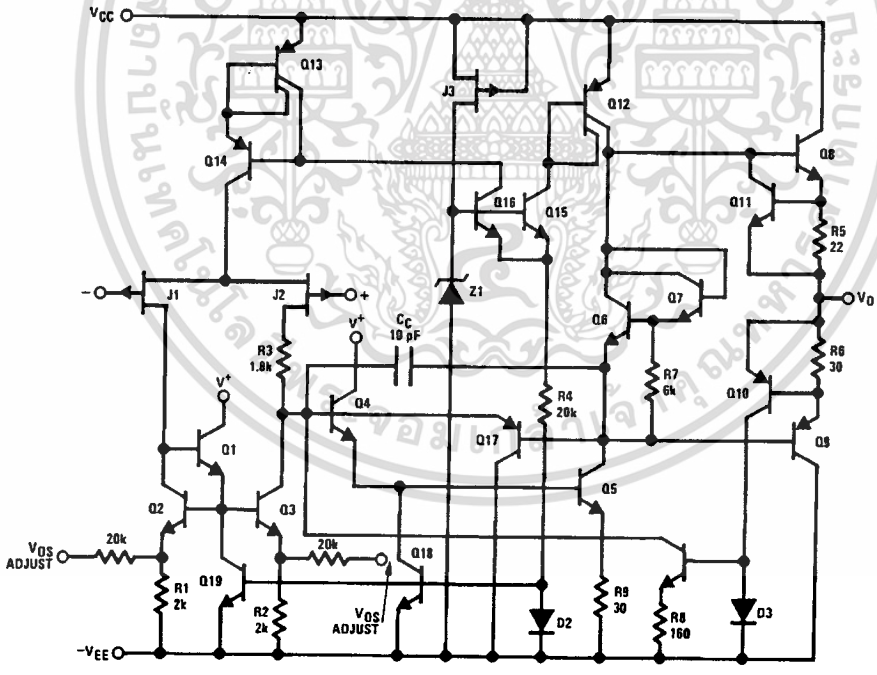
The LF351 will drive a 2 kΩ load resistance to ±10V over the full temperature range of 0°C to +70°C. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

Detailed Schematic

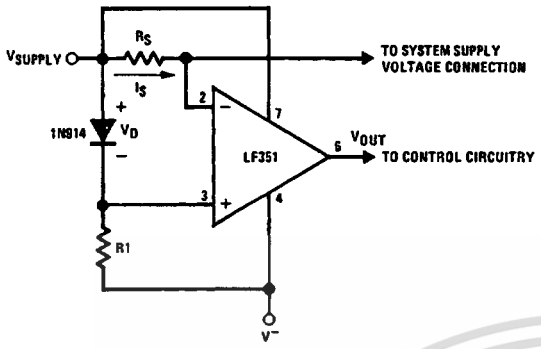


TL/H/5648–9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

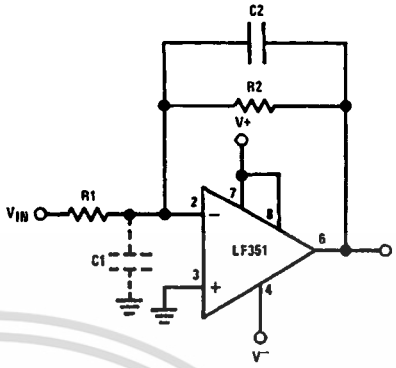
Typical Applications

Supply Current Indicator/Limiter



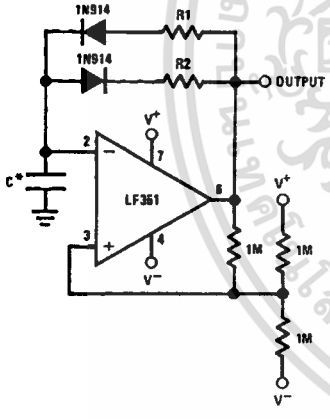
• V_{OUT} switches high when $R_S I_S > V_D$

HI-Z_{IN} Inverting Amplifier



Parasitic input capacitance C1 ≈ (3 pF for LF351 plus any additional layout capacitance) interacts with feedback elements and creates undesirable high frequency pole. To compensate, add C2 such that: R2C2 ≈ R1C1.

Ultra-Low (or High) Duty Cycle Pulse Generator



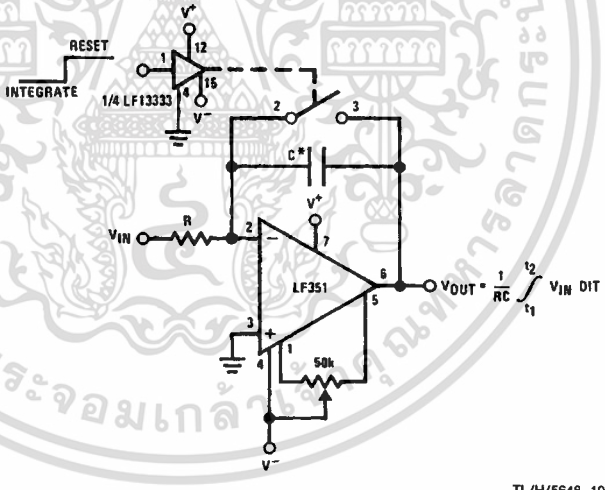
• $t_{OUTPUT\ HIGH} \approx R1C \ell n \frac{4.8 - 2V_S}{4.8 - V_S}$

• $t_{OUTPUT\ LOW} \approx R2C \ell n \frac{2V_S - 7.8}{V_S - 7.8}$

where $V_S = V^+ + |V^-|$

*low leakage capacitor

Long Time Integrator



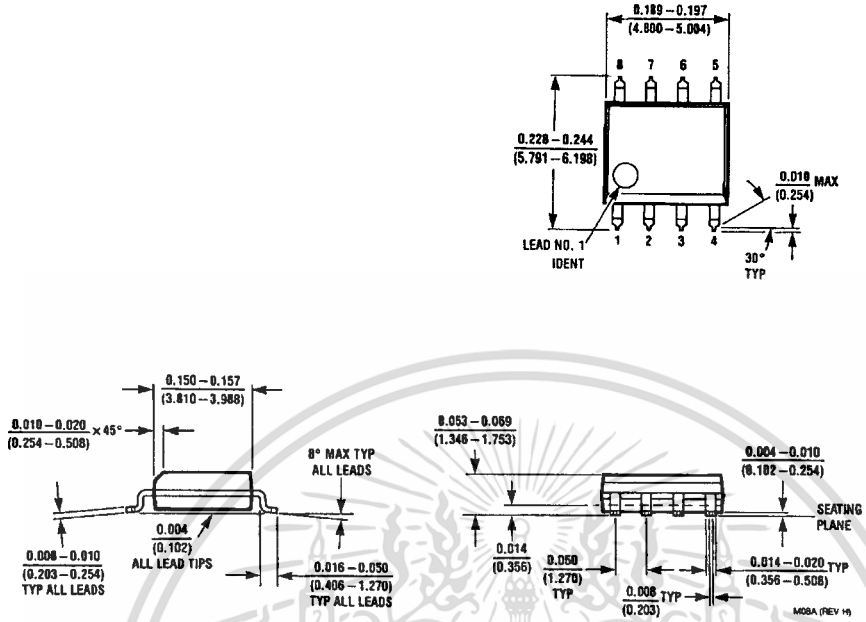
*Low leakage capacitor

• 50k pot used for less sensitive V_{OS} adjust

TL/H/5648–10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

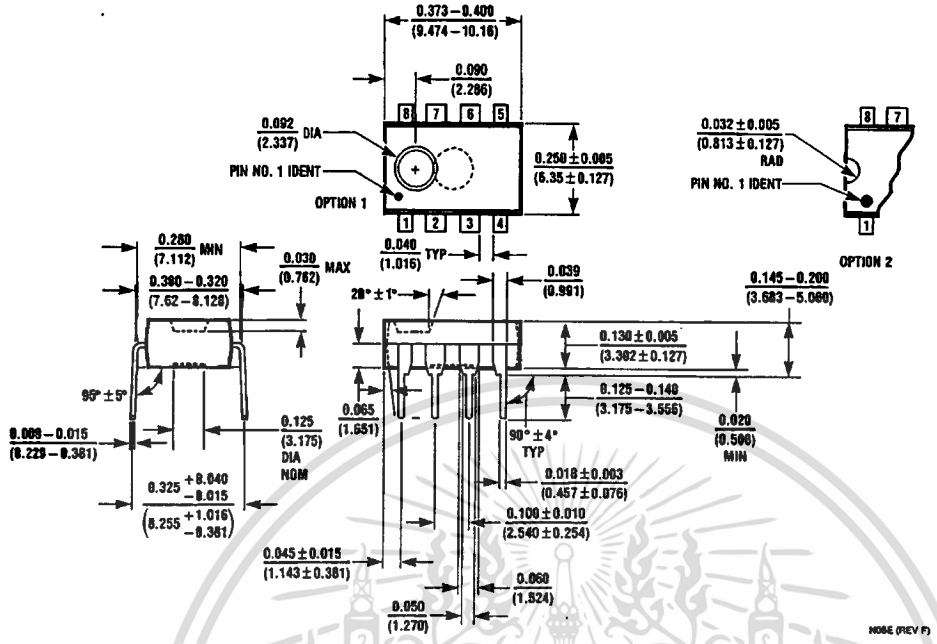
Physical Dimensions inches (millimeters)



SO Package (M)
Order Number LF351M
NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
Order Number LF351N
NS Package Number N08E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: 1(800) 272-9959
Fax: 1(800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 86
Email: cnjwge@tevm2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Français Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1600
Fax: (852) 2736-9960

National Semiconductor Japan Ltd.
Tel: 81-043-299-2309
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

(1) Rudolf F. Graf & William Sheets., "Video Scrambling & Descrambling for Satellite & Cable TV" 1st ed. Indiana : HOWARD W. SAMS & COMPANY, 1987

(2) John McCormac., "European Scrambling Systems Circuit, Tactics And Techniques" 1st ed. Ireland : Waterford University Press, 1993

(3) Frank Baylin, Richard Maddox, John McCormac, "World Satellite TV and Scrambling Methods" 2nd ed. Colorado : Baylin Publications, 1991

(4) Ramakant A. Gayakwad., "Op-Amps and Linear Integrated Circuits" 2nd ed. New Jersey : Prentice-Hall International, Inc., 1988

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้