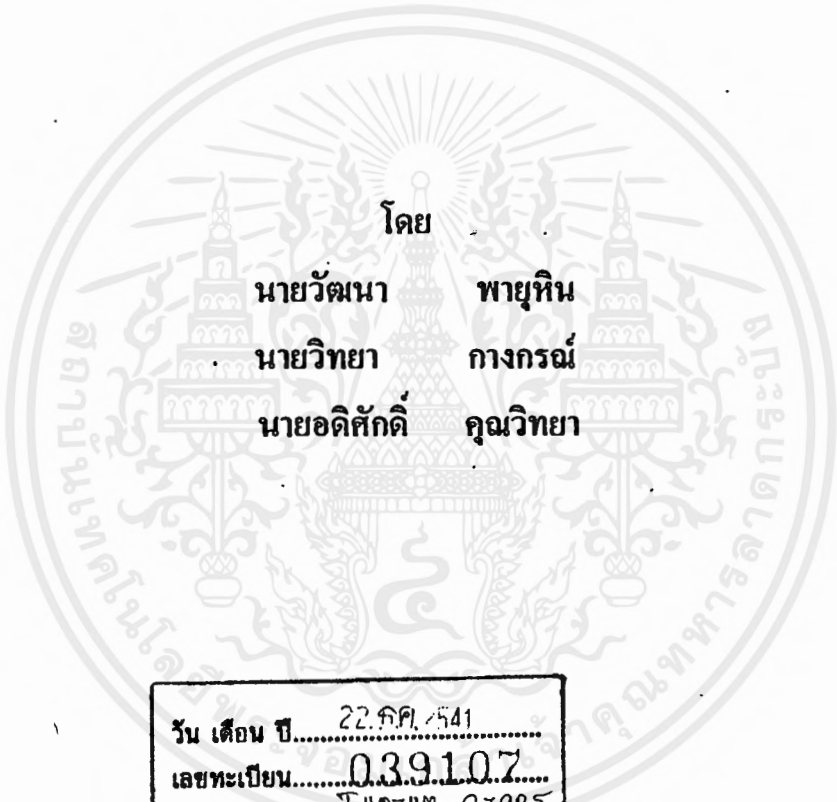




ระบบการส่งข้อมูลโดยคลื่นวิทยุ เอฟ - เอ็ม  
DATA TRANSFER BY FM-RADIO



โดย  
นายวัฒนา พายูหิ้น  
นายวิทยา กางกรณ์  
นายอดิศักดิ์ คุณวิทยา

วัน เดือน ปี..... 22 ค.ค. 2541  
เลขทะเบียน..... 039107  
เลขเรียกหนังสือ..... T400447 ๑๒๑๘๕

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2540

ระบบการส่งข้อมูลโดยคลื่นวิทยุ เอฟ-เอ็ม  
DATA TRANSFER BY FM-RADIO

โดย

นายวัฒนา พายุหิน 38013070

นายวิทยา กางกรณ์ 38013071

นายอดิศักดิ์ คุณวิทยา 38013086

อาจารย์ที่ปรึกษา

อ. สุรพล บุญจันทร์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบการส่งข้อมูลโดยคลื่นวิทยุ เอฟ-เอ็ม

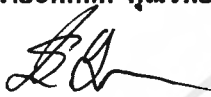
DATA TRANSFER BY FM-RADIO

ผู้จัดทำ

1.นายวัฒนา พายุหิน 38013070

2.นายวิทยา กางกรณ 38013071

3.นายอดิศักดิ์ คุณวิทยา 38013086



อาจารย์ที่ปรึกษา

(อ.สุรพล. บุญจันทร์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ระบบการส่งข้อมูลโดยคลื่นวิทยุ เอฟ-เอ็ม

## DATA TRANSFER BY FM-RADIO

โดย

นายวัฒนา	พายุหิ้น	38013070
นายวิทยา	กางกรณ์	38013071
นายอศิศศักดิ์	คุณวิทยา	38013086

อาจารย์ที่ปรึกษา อ.สุรพล บุญจันทร์

## บทคัดย่อ

ปริญญานิพนธ์นี้ เสนอโครงการระบบการส่งข้อมูล โดยอาศัยช่องสัญญาณวิทยุกระจายเสียงแบบ FM โดยใช้ช่องสัญญาณที่เรียกว่าช่องสัญญาณ FM-SCA เพื่อเป็นระบบบริการข่าวสารข้อมูล โดยในปริญญานิพนธ์นี้จะแสดงถึงการออกแบบ วงจรมอดูเลตและดีมอดูเลตที่ใช้แบบเฟรควเ็นซีชิฟต์คีย์อิง (frequency shift keying) โดยใช้คลื่นพาหะของการมอดูเลตที่มีความถี่ 67.2 KHz และขนาดบิตเรทของข้อมูลด้วยอัตรา 4,800 บิตต่อวินาที

## ABSTRACT

In this thesis present the DATA TRANSFER BY FM-RADIO project. Using FM-SCA channel for data transmission . And this thesis present design modulation and demodulation circuit on frequency shift keying technique (FSK). FSK modem carrier used 67.2 KHz and with bit rate 4,800 bit per second.

## กิตติกรรมประกาศ

ในการทำปริญญานิพนธ์เล่มนี้ที่สำเร็จได้ ต้องขอขอบพระคุณ อาจารย์สุรพล บุญจันทร์ ซึ่งเป็นอาจารย์ที่ปรึกษา ที่มีเครื่องมือและอุปกรณ์ให้ทดลอง และให้คำชี้แนะ, ให้วิธีการในการแก้ปัญหา ซึ่งสมาชิกกลุ่มทุกคนทราบดีว่าการทำงานทุกอย่างย่อมจะมีปัญหา มากบ้างน้อยบ้างแตกต่างกันออกไป ในการทำปริญญานิพนธ์เล่มนี้ก็เช่นกัน สมาชิกกลุ่มทุกคนก็ได้ฝ่าฟันอุปสรรคและปัญหามาพอสมควร ดังนั้นคำชี้แนะในแต่ละครั้งจึงถือได้ว่ามีค่ายิ่ง นอกจากนั้นขอขอบพระคุณ ดร.สุทธิชัย นพนาถพิงษ์ ที่มีเครื่องมือให้ทดลอง ตลอดจนขอบคุณเพื่อนๆ อีกหลายๆคนที่คอยช่วยเหลือ แลกเปลี่ยนความคิดเห็น

สุดท้ายกราบขอบพระคุณ บิดา,มารดา ผู้ให้กำเนิด และคอยให้กำลังใจตลอดมา คุณความดีที่เกิดจากปริญญานิพนธ์เล่มนี้ขอมอบให้แก่ผู้มีพระคุณทุกๆท่าน



## สารบัญ

	หน้า
บทคัดย่อ .....	I
กิตติกรรมประกาศ .....	II
สารบัญ .....	III
สารบัญรูป .....	VI
คำอธิบายสัญลักษณ์ .....	IX
อธิบายคำย่อ .....	XI
<b>บทที่ 1 บทนำ</b>	
1.1 แนวความคิดในการทำวิทยานิพนธ์ .....	1
1.2 องค์ประกอบของวิทยานิพนธ์ .....	1
<b>บทที่ 2 หลักการของโครงการและทฤษฎีที่ใช้ประกอบ</b>	
2.1 ทฤษฎีเฟสลือก룹.....	3
2.1.1 ลูปพื้นฐานและอุปกรณ์ในรูป .....	3
2.1.2 แบบจำลองเฟสลือก룹.....	3
2.1.3 วงจรกรองความถี่ในลูป .....	4
2.1.4 เฟสดีเทคเตอร์ .....	6
2.1.5 วงจรเฟสฟรีควเอนซีดีเทคเตอร์ .....	7
2.1.6 ผลตอบสนองของลูปต่อสัญญาณอินพุท .....	9
2.1.7 ผลตอบสนองการเปลี่ยนเฟส .....	9
2.1.8 ผลตอบสนองการเปลี่ยนความถี่.....	10
2.1.9 การเข้าสู่สภาวะลือกและการติดตามสัญญาณของ เฟสลือก룹.....	12
2.1.10 เฟสลือก룹ต่อสัญญาณอินพุทที่มีสัญญาณนอยส์ .....	14
2.1.11 การสังเคราะห์ความถี่ด้วยเฟสลือก룹 .....	16
2.1.12 ผลตอบสนองสภาวะทรานเซียน.....	17
2.1.13 การลดทอนของไซด์แบนด์นอยส์ .....	18
2.1.14 เสถียรภาพของลูป.....	20
2.1.15 การมอดูเลทด้วยสัญญาณเบสแบนด์ .....	20
2.2 หลักการส่งวิทยุกระจายเสียง เอฟเอ็ม-สเตอริโอมีลติเพล็กซ์ .....	21
2.2.1 การมัลติเพล็กซ์สัญญาณ .....	21

## สารบัญ (ต่อ)

หน้า

2.2.2	หลักการส่งกระจายเสียงระบบเอฟเอ็ม-สเตอริโออัตโนมัติในปัจจุบัน .....	22
2.2.3	การออกแบบวงจรมอดูเลตสัญญาณ เอฟเอ็ม สำหรับการกระจายเสียงแบบสเตอริโอ .....	24
2.2.3.1	การส่งกระจายเสียงแบบ เอฟเอ็ม .....	25
2.2.3.2	การกระจายเสียงแบบเอฟเอ็ม -สเตอริโอ .....	25
2.2.3.3	การส่งสัญญาณ เอสซีเอ ในระบบเอฟเอ็ม-สเตอริโอ .....	25
2.3	การส่งสัญญาณในระบบเอฟเอ็ม-เอสซีเอ .....	27
2.3.1	ลักษณะทั่วไปของระบบเอสซีเอ .....	27
2.3.2	การส่งสัญญาณระบบเอสซีเอ .....	29
2.3.3	การรับสัญญาณระบบเอสซีเอ .....	30
2.3.4	การพิจารณาเกี่ยวกับการรบกวนในกรณีสถานีวิทยุเอฟเอ็ม-สเตอริโอที่ส่งเอสซีเอ ด้วยการรบกวนข้างเคียง.....	31
2.3.5	การรบกวนกันเองภายในระบบการรับส่งสัญญาณเอสซีเอ.....	31
<b>บทที่ 3 การคำนวณและการสร้าง</b>		
3.1	การออกแบบเครื่องส่งวิทยุเอฟเอ็ม .....	33
3.1.1	การส่งสัญญาณ เอสซีเอในระบบ เอฟเอ็ม .....	33
3.1.2	การมอดูเลตสัญญาณเอฟเอ็ม .....	34
3.1.3	การออกแบบวงจรมอดูเลตสัญญาณเอฟเอ็ม .....	35
3.2	การออกแบบวงจรมอดูเลตและคีมมอดูเลต .....	36
3.2.1	สัญญาณคิจิตอลเบสแบนด์ .....	36
3.2.2	หลักการเข้ารหัสสัญญาณคิฟเฟอเรนเชียล .....	37
3.2.3	ความเข้มข้นของสเปกตรัมกำลังของสัญญาณเบสแบนด์ .....	38
3.2.4	การออกแบบวงจรมอดูเลตสัญญาณ เอฟเอสเค .....	40
3.2.5	การออกแบบวงจรมอดูเลตสัญญาณ เอฟเอสเค ด้วยเฟสล็อกกลูป .....	41
3.2.6	วงจรกรองความถี่ผ่านย่าน .....	44
3.2.7	การออกแบบวงจรคีมมอดูเลตสัญญาณ เอฟเอสเค .....	46
3.2.8	วงจรคีมมอดูเลตสัญญาณ เอฟเอสเค ในการปฏิบัติ .....	48
3.2.9	วงจรภาคเข้ารหัสและถอดรหัส .....	51
3.3	ภาคแสดงผล .....	53
3.3.1	โครงสร้างของ 8051 .....	53
3.3.1.1	การจัดหน่วยความจำของ 8051 .....	55

## สารบัญ (ต่อ)

	หน้า
3.3.2 การอินเตอร์เฟซจอแสดงผล แอลซีดี โมดูล .....	56
3.3.2.1 การเชื่อมต่อและควบคุม .....	56
3.3.2.2 คำสั่งควบคุมการทำงานของ แอลซีดี โมดูล .....	58
3.3.2.3 DOT MATRIX LCD MODULE .....	63
3.3.2.4 ขาต่าง ๆ ในการติดต่อใช้งาน HD44780 .....	64
3.4 การอินเตอร์เฟซ RS-232 C .....	65
3.4.1 แบบจำลองของวงจรการสื่อสารแบบ RS-232 C .....	65
<b>บทที่ 4 การทดลองและผลการทดลอง</b>	
4.1 ผลการทดลองภาคเข้ารหัส .....	69
4.2 ผลการทดลองภาคมอดูเลชั่น .....	70
4.3 ผลการทดลองภาคดีมอดูเลชั่น .....	72
4.4 ผลการทดลองภาคถอดรหัส .....	73
4.5 แสดงรูปลักษณะของโครงการ .....	73
<b>บทที่ 5 บทวิจารณ์และบทสรุป</b> .....	75
<b>หนังสืออ้างอิง</b>	
<b>ภาคผนวก</b>	
<b>ภาคผนวก ก. วงจรรวมที่ใช้ในการปฏิบัติ</b>	
<b>ภาคผนวก ข. รายละเอียดของอุปกรณ์</b>	

## สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงบล็อกไดอะแกรมหลักการส่งสัญญาณข้อมูลที่ใช้ในโรงงาน .....	2
รูปที่ 2.2 แสดงบล็อกไดอะแกรมหลักการรับสัญญาณข้อมูลที่ใช้ในโรงงาน .....	2
รูปที่ 2.1.1.1 แสดงโครงสร้างของระบบเฟสล็อกถูป .....	3
รูปที่ 2.1.2.1 แสดงแบบจำลองของเฟสล็อกถูป.....	4
รูปที่ 2.1.3.1 แสดงวงจรกรองแบบพาสซีฟ.....	5
รูปที่ 2.1.3.2 แสดงวงจรกรองแบบแอกทีฟ.....	5
รูปที่ 2.1.5.1 แสดงโครงสร้างของวงจรเฟสฟรีแควนซีดีเทคเตอร์ .....	7
รูปที่ 2.1.5.2 แสดงผังเวลาของเฟสฟรีแควนซีดีเทคเตอร์ในช่วงเวลาต่างๆ.....	8
รูปที่ 2.1.5.3 แสดงคุณสมบัติไอซายของเฟสฟรีแควนซีดีเทคเตอร์.....	8
รูปที่ 2.1.7.1 แสดงเฟสเออเรอร์ต่อการเปลี่ยนเฟสอินพุท .....	10
รูปที่ 2.1.8.1 แสดงเฟสเออเรอร์ต่อการเปลี่ยนความถี่อินพุท .....	11
รูปที่ 2.1.9.1 แสดงพิสัยล็อก, พิสัยพูลอิน, พิสัยแคปเจอร์ .....	12
รูปที่ 2.1.10.1 แสดงแบบจำลองของลูปเมื่ออินพุทมีสัญญาณนอยส์ .....	14
รูปที่ 2.1.11.1 แสดงโครงสร้างเฟสล็อกถูปสำหรับการสังเคราะห์ความถี่ .....	17
รูปที่ 2.1.12.1 แสดงเฟสเออร์ทพุทในสภาวะทรานเซียนของเฟสล็อกถูป ใช้วงจรกรองแบบแอกทีฟ .....	18
รูปที่ 2.1.13.1 แสดงโครงสร้างของลูปสำหรับวิเคราะห์หาไซด์แบนด์นอยส์ .....	18
รูปที่ 2.1.13.2 แสดงกระแสรั่วไหลของเฟสดีเทคเตอร์และกระแสไปออสอินพุทอป-แอมป์ .....	19
รูปที่ 2.1.15.1 แสดงการมอดูเลทเอฟ-เอ็มใน เฟสล็อกถูป .....	20
รูปที่ 2.2.2.1 แสดงบล็อกไดอะแกรมหลักการของเครื่องส่งวิทยุเอฟเอ็ม-สเตอริโอ มัลติเพล็กซ์ .....	22
รูปที่ 2.2.3.3.1 แสดงสัญญาณเบสแบนด์ของเอฟเอ็ม-สเตอริโอ และสัญญาณเอสซีเอ .....	26
รูปที่ 2.2.3.3.2 แสดงโครงสร้างภาคส่งสัญญาณเอฟเอ็ม-สเตอริโอ และสัญญาณ เอสซีเอ .....	27
รูปที่ 2.3.1.1 แสดงการใช้แถบความถี่ของสัญญาณในระบบ เอฟเอ็ม-โมโน .....	28
รูปที่ 2.3.1.2 แสดงการใช้แถบความถี่ของสัญญาณในระบบ เอฟเอ็ม-โมโน รวมกับเอสซีเอ .....	28
รูปที่ 2.3.1.3 แสดงการใช้แถบความถี่ของสัญญาณในระบบ เอฟเอ็ม-สเตอริโอ .....	28
รูปที่ 2.3.1.4 แสดงการใช้แถบความถี่ของสัญญาณในระบบเอฟเอ็ม-สเตอริโอ รวมกับเอสซีเอ .....	29
รูปที่ 2.3.2.1 แสดงบล็อกไดอะแกรมโดยสังเขป ของเครื่องส่งวิทยุกระจายเสียงระบบ Stereophonic+SCA .....	30
รูปที่ 2.3.3.1 แสดงบล็อกไดอะแกรมเครื่องรับวิทยุเอฟเอ็มสเตอริโอ ที่รับสัญญาณเอสซีเอ ได้ด้วย .....	30
รูปที่ 2.3.4.1 แสดงความกว้างแถบความถี่ของคลื่นสัญญาณ สถานีวิทยุจุฬา, ขสมก., ทอ., ที่ส่งระบบเอสซีเอ ด้วย ทั้ง 3 สถานี .....	31
รูปที่ 3.1.2.1 แสดงวงจรสมมูลขั้วจรกำเนิดความถี่แบบ LC .....	34

## สารบัญรูป (ต่อ)

	หน้า
รูปที่ 3.1.3.1 แสดงวงจรมอดูเลทสัญญาณเอฟเอ็ม .....	35
รูปที่ 3.2.1 แสดงระบบการส่งข้อมูลในช่องสัญญาณ เอฟเอ็ม-เอสซีเอ .....	36
รูปที่ 3.2.1.1 แสดงสัญญาณ NRZ-NRZ-M,NRZ-S .....	37
รูปที่ 3.2.2.1 แสดงการเข้าและถอดรหัสสัญญาณคิฟเฟอร์นเรียล .....	38
รูปที่ 3.2.3.1 แสดงสัญญาณรีสโคไซน์ NRZ .....	40
รูปที่ 3.2.4.1 แสดงโครงสร้างของวงจรมอดูเลทสัญญาณ เอฟเอสเค .....	40
รูปที่ 3.2.4.2 แสดงความเข้มข้นสเปกตรัมกำลังของสัญญาณ เอฟเอสเค .....	41
รูปที่ 3.2.5.1 แสดงโครงสร้างของวงจรมอดูเลท เอฟเอสเค .....	42
รูปที่ 3.2.5.2 แสดงวงจร VCO และวงจรกรองของรูป .....	43
รูปที่ 3.2.5.3 แสดงวงจรหารความถี่ .....	43
รูปที่ 3.2.5.4 แสดงวงจรสร้างความถี่อ้างอิง .....	44
รูปที่ 3.2.6.1 วงจรกรองความถี่ผ่านย่านแบบ มัลติเพล็กซ์ ฟีดแบค .....	44
รูปที่ 3.2.6.2 แสดงวงจรกรองความถี่ผ่าน 67.2 KHz สำหรับภาคมอดูเลทสัญญาณ เอฟเอสเค .....	45
รูปที่ 3.2.6.3 แสดงมอดูเลทสัญญาณ เอฟเอสเค ทั้งหมด .....	46
รูปที่ 3.2.7.1 แสดงการสร้างการคิโมดูลสัญญาณ เอฟเอสเค ด้วยเฟสล็อกกรุป .....	47
รูปที่ 3.2.8.1 แสดงบล็อกไดอะแกรมของภาคคิโมดูลสัญญาณในทางปฏิบัติ .....	48
รูปที่ 3.2.8.2 แสดงวงจรคิโมดูลที่ใช้ในการปฏิบัติ .....	49
รูปที่ 3.2.8.3 แสดงวงจรแบนด์พาสฟิลเตอร์ แบบทวิน-ที ความถี่กลางที่ 67.2 KHz .....	50
รูปที่ 3.2.8.4 แสดงวงจร โลพาสฟิลเตอร์ แบบมัลติเพล็กซ์ ฟีดแบค ความถี่คัทออฟที่ 6KHz .....	50
รูปที่ 3.2.9.1 แสดงบล็อกไดอะแกรมการเข้ารหัสสัญญาณ RZ .....	51
รูปที่ 3.2.9.2 แสดงวงจรเข้ารหัส RZ ที่ใช้ในการปฏิบัติ .....	52
รูปที่ 3.2.9.3 แสดงบล็อกไดอะแกรมการถอดรหัส .....	52
รูปที่ 3.2.9.4 แสดงวงจรถอดรหัส ที่ใช้ในการปฏิบัติ .....	53
รูปที่ 3.3.1.1 แสดงไดอะแกรมโครงสร้างของ 8051 .....	54
รูปที่ 3.3.1.1.1 แสดงแผนภูมินหน่วยความจำของ 8051 .....	55
รูปที่ 3.3.1.1.2 แสดงวงจรที่มีหน่วยความจำโปรแกรมอยู่ภายนอก .....	56
รูปที่ 3.3.1.1.3 แสดงวงจรที่มีหน่วยความจำข้อมูลอยู่ภายนอก .....	56
รูปที่ 3.3.2.1.1 แสดงการเชื่อมต่อระหว่าง แอลซีดี โมดูล และบอร์ด MCS 51 .....	57
รูปที่ 3.3.2.2.1 แสดงตารางการกำหนดสถานะของบิต S/C และ R/L และการทำงานที่เกิดขึ้น .....	60
รูปที่ 3.3.2.3.1 แสดงการเชื่อมต่อแอลซีดี โมดูล เข้ากับ 8255 .....	64

## สารบัญรูป (ต่อ)

	หน้า
รูปที่ 3.3.2.1 แสดงตัวอย่าง แอลจีดี โมดูล .....	64
รูปที่ 3.4.1.1 แสดงแบบจำลองของวงจรการสื่อสารที่ใช้ RS-232C .....	65
รูปที่ 3.4.1.2 แสดงRS-232C Female Connector .....	65
รูปที่ 3.4.1.3 แสดงระดับโวลต์เตจของสัญญาณที่ RS-232C กำหนดไว้ .....	66
รูปที่ 3.4.1.4 แสดงตารางหน้าที่ของสายและความหมายของโวลต์เตจที่กำหนดให้.....	66
รูปที่ 3.4.1.5 แสดงตารางการกำหนดขาของขั้วต่อ RS-232C .....	67
รูปที่ 4.1.1 แสดงผลการวัดสัญญาณข้อมูลที่ได้จากเอาต์พุตของคอมพิวเตอร์ ซึ่งเป็นอินพุตของวงจรเข้ารหัส .....	69
รูปที่ 4.1.2 แสดงผลการวัดสัญญาณนาฬิกาความถี่ 4.8 KHz ที่จะนำมาใช้ในการเข้ารหัส .....	69
รูปที่ 4.1.3 แสดงผลการวัดสัญญาณเอาต์พุตของวงจรเข้ารหัส เมื่อเทียบกับสัญญาณข้อมูลอินพุต .....	70
รูปที่ 4.2.1 แสดงผลการวัดสัญญาณชาขน 67.2 KHz ซึ่งเป็นสัญญาณพาร์รอน .....	70
รูปที่ 4.2.2 แสดงผลการวัดสัญญาณเอาต์พุตของวงจรมอดูเลชั่น เทียบกับสัญญาณอินพุตในช่วงที่อินพุตเป็น ลอจิก “1” .....	71
รูปที่ 4.2.3 แสดงผลการวัดสัญญาณเอาต์พุตของวงจรมอดูเลชั่น เทียบกับสัญญาณอินพุตในช่วงที่อินพุตเป็น ลอจิก “0” .....	71
รูปที่ 4.3.1 แสดงผลการทดลองวัดสัญญาณที่เอาต์พุตของวงจรมอดูเลเตอร์ .....	72
รูปที่ 4.3.2 แสดงผลการวัดสัญญาณที่เอาต์พุตของวงจรเปรียบเทียบแรงดัน.....	72
รูปที่ 4.4.1 แสดงผลการวัดสัญญาณที่เอาต์พุตของวงจรถอดรหัสเมื่อเปรียบเทียบกับสัญญาณอินพุต .....	73
รูปที่ 4.5.1 แสดง FSK MODULATOR AND TRANSMITTER .....	74
รูปที่ 4.5.2 แสดง FSK DEMODULATOR .....	74

## คำอธิบายสัญลักษณ์

Bi	แบนด์วิดท์ของวงจรรองอินพุท
BL	ลูปนอยส์แบนด์วิดท์ (Loop noise bandwidth)
F(S)	ทรานเฟอร์ฟังก์ชันของวงจรรองในลูป
fb	ความถี่บิทเรท
fc	ความถี่คลื่นพาห์
m(t)	ความถี่เบสแบนด์มอดูเลท
fo	ความถี่ศูนย์กลาง
fr	ความถี่อ้างอิงของเฟสล็อกกลูป
G(S)	ทรานเฟอร์ฟังก์ชันลูปเปิดของ PLL
H(S)	ทรานเฟอร์ฟังก์ชันลูปปิดของ PLL
Kd	เกนของเฟสดีเทกเตอร์
Km	เกนของวงจรรูณ
Ko	เกนของวงจรร VCO
N	อัตราการหารในลูป
No	ความเข้มข้นสเปกตรัมกำลังของไวท์เกาสเซียนนอยส์
n(t)	แรงดันนอยส์
Q	ค่าควอลิตีแฟกเตอร์ (Quality factor)
R(T)	ออสซิลเลชันฟังก์ชัน
S(f)	ความเข้มข้นสเปกตรัมกำลัง
S	ลาปลาซทรานฟอร์ม
SNR	อัตราส่วนกำลังสัญญาณต่อกำลังสัญญาณรบกวน
SNR <sub>i</sub>	อัตราส่วนกำลังสัญญาณต่อกำลังสัญญาณรบกวนที่อินพุท
SNRL	อัตราส่วนกำลังสัญญาณต่อกำลังสัญญาณรบกวนของลูป
Tb	เวลาพูลอินของ PLL
ts	เวลาเซตติงของ PLL
$\theta_m$	เฟสมาจิน
$\beta$	มอดูเลชันอินเดกซ์
$\xi$	แดมปีงแฟกเตอร์
$\theta_e$	เฟสอเอร์ของ PLL
$\theta_i$	เฟสอินพุทของ PLL

## คำอธิบายสัญลักษณ์ (ต่อ)

$\theta_o$	เฟสเอาต์พุทของ PLL
$\theta_r$	เฟสอ้างอิงของ PLL
$\Delta\theta$	การเปลี่ยนแปลงความถี่
$\omega_n$	ความถี่ธรรมชาติของ PLL
$\Delta\omega$	การเปลี่ยนแปลงความถี่
$\omega_c$	ขนาดความถี่แคปเจอร์
$\omega_H$	ขนาดความถี่ล็อก
$\omega_b$	ขนาดความถี่ฟูลอิน



## อธิบายคำย่อ

BER	อัตราการผลิตผิดพลาดของบิต (Bit Error Rate)
BPF	วงจรกรองความถี่ผ่านย่าน (Band Pass Filter)
FM	การมอดูทางความถี่ (Frequency Modulation)
FSK	การมอดูเลทโดยการเลื่อนความถี่ (Frequency Shift Keying)
LPF	วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)
NRZ	สัญญาณไม่กลับสู่ศูนย์ (Non Return to Zero)
PD	เฟสดีเทคเตอร์ (Phase Detector)
PFD	เฟสฟรีควเอนซีดีเทคเตอร์ (Phase Frequency Detector)
PLL	เฟสล็อกลูป (Phase Locked Loop)
RZ	สัญญาณกลับสู่ศูนย์ (Return to Zero)
SCA	ช่องสัญญาณ (Subsidiary Communication Authorization)
TTL	ทรานซิสเตอร์ ทรานซิสเตอร์ ลอจิก (Transistors Transistors logic)
VCO	วงจรรอสซซิเลเตอร์ควบคุมความถี่ด้วยแรงดัน (Voltage Control Oscillator)

## บทที่ 1

### บทนำ

#### 1.1 แนวความคิดในการทำปฏิญญานิพนธ์

เมื่อก้าวถึงการสื่อสารข้อมูล คงจะปฏิเสธไม่ได้ว่า ในยุคปัจจุบันเป็นยุคแห่งการสื่อสารข้อมูลอย่างแท้จริง เพราะไม่ว่าคนเราจะทำอะไรก็ตามที่จะต้องกระทำร่วมกับบุคคลอื่น จะต้องมี การสื่อสารข้อมูลกันแทบทั้งสิ้น ซึ่งในปัจจุบันนี้ได้มีการพัฒนาระบบการสื่อสารที่ทันสมัย และมีหลากหลายรูปแบบหลายระบบ ที่สามารถตอบสนองความต้องการในการใช้งานได้อย่างพอเพียง ระบบการสื่อสารที่เราเห็นได้ง่ายๆในชีวิตประจำวันได้แก่ ระบบการสื่อสารผ่านคลื่นวิทยุ,ระบบโทรทัศน์,ระบบโทรศัพท์,ระบบโครงข่ายอินเทอร์เน็ต เป็นต้น

ในปฏิญญานิพนธ์ฉบับนี้เป็นการเสนอโครงการ ระบบการสื่อสารข้อมูลอีกแบบหนึ่งซึ่งจะใช้ช่องสัญญาณวิทยุกระจายเสียงแบบเอฟเอ็ม มาบริการข่าวสารข้อมูล ซึ่งระบบกระจายเสียงแบบเอฟเอ็มนั้น เป็นระบบที่ใช้กันมานานและมีสถานีกระจายเสียงมากมายกระจายอยู่ทั่วประเทศ และได้มีการนำสถานีวิทยุกระจายเสียงมาบริการข่าวสาร โดยเฉพาะ เช่น สถานีวิทยุ จส. 100 เป็นการกระจายเสียงบริการข่าวสารการจราจร เป็นต้น โดยการบริการข่าวสารยัง ใช้ช่องสัญญาณเสียงตามปกติ

หลักการของโครงการนี้จะใช้สถานีวิทยุกระจายเสียงมาส่งสัญญาณข้อมูลที่เป็นดิจิทัลโดยใช้ช่องสัญญาณในช่วงที่เรียกว่า เอสซีเอ ( SCA ) ของสถานีวิทยุกระจายเสียงเอฟเอ็ม ซึ่งตามปกติอาจจะใช้กระจายเสียงบริการงานเฉพาะประเภท เช่นระบบบริการกระจายเสียงสำหรับรถโดยสารของ ขสมก. โดยที่จะนำช่องสัญญาณ เอฟเอ็ม-เอสซีเอ ( FM-SCA ) ออกอากาศกระจายเสียงพร้อมกับรายการปกติของสถานีวิทยุเอฟเอ็ม โดยข่าวสารที่ฝากส่งนี้อาจจะเป็นข่าวสารของการซื้อขายหลักทรัพย์ ข้อมูลข่าวสารการจราจร หรืออื่นๆ โดยที่ภาครับของผู้ใช้บริการจะใช้เครื่องรับวิทยุกระจายเสียงแบบ เอฟเอ็มธรรมดา ต่อร่วมกับวงจรถอดรหัสสัญญาณ เอฟเอ็ม-เอสซีเอ ซึ่งเป็นสัญญาณข้อมูล โดยสัญญาณข้อมูลนี้จะแสดงบนเครื่อง ไมโครคอมพิวเตอร์ส่วนบุคคลหรือจอแสดงผลอื่นๆ ทางด้านภาครับ

#### 1.2 องค์ประกอบของปฏิญญานิพนธ์

ในปฏิญญานิพนธ์นี้ได้จัดแบ่งเนื้อหาออกเป็นบทต่างดังนี้

- บทที่ 2 กล่าวถึงหลักการของโครงการ และทฤษฎีที่เกี่ยวข้องในการทำโครงการอันประกอบด้วยทฤษฎีเฟสล็อกลูป (PhaseLockLoop) ซึ่งเป็นส่วนสำคัญที่จะนำไปใช้ในการออกแบบวงจรภาคมอดูเลท และ ดีมอดูเลท,รวมทั้งกล่าวถึงหลักการในการส่งกระจายเสียงวิทยุเอฟเอ็มสเตอริโอ มัลติเพล็กซ์ และการส่งสัญญาณในระบบเอฟเอ็ม เอสซีเอ

- บทที่ 3 กล่าวถึงทฤษฎีและการออกแบบวงจรวงจรในส่วนต่างๆ ทั้งภาคส่งคลื่นวิทยุ,ภาคมอดูเลท และ ดีมอดูเลท สัญญาณ และสุดท้ายของบทนี้จะเป็นเรื่องของภาคแสดงผล (Display) ซึ่งตามโครงการเป็นการแสดงผลโดยใช้จอแอลซีดี (LCD MODULE) โดยใช้ไมโครคอนโทรลเลอร์ตระกูล MCS51 เป็นตัวควบคุม

- บทที่ 4 กล่าวถึงการทดลอง และผลการทดลอง

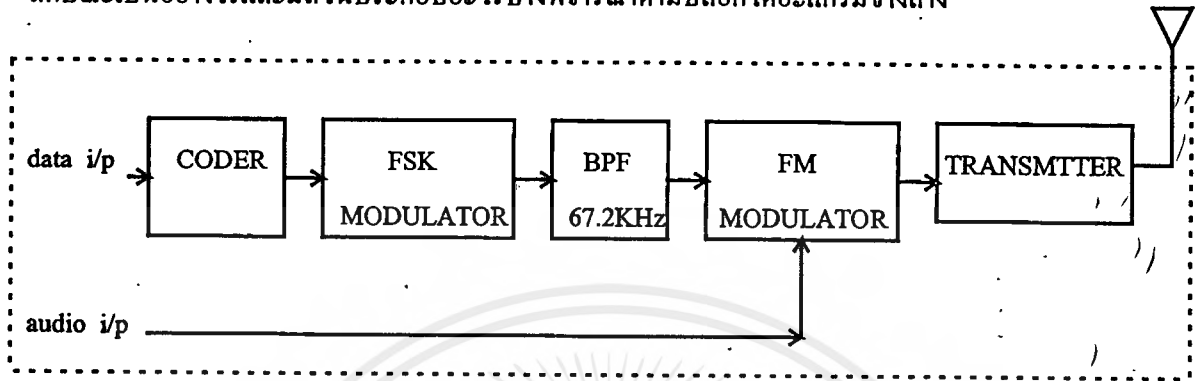
- บทที่ 5 เป็นบทวิจารณ์และบทสรุปในการทำโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

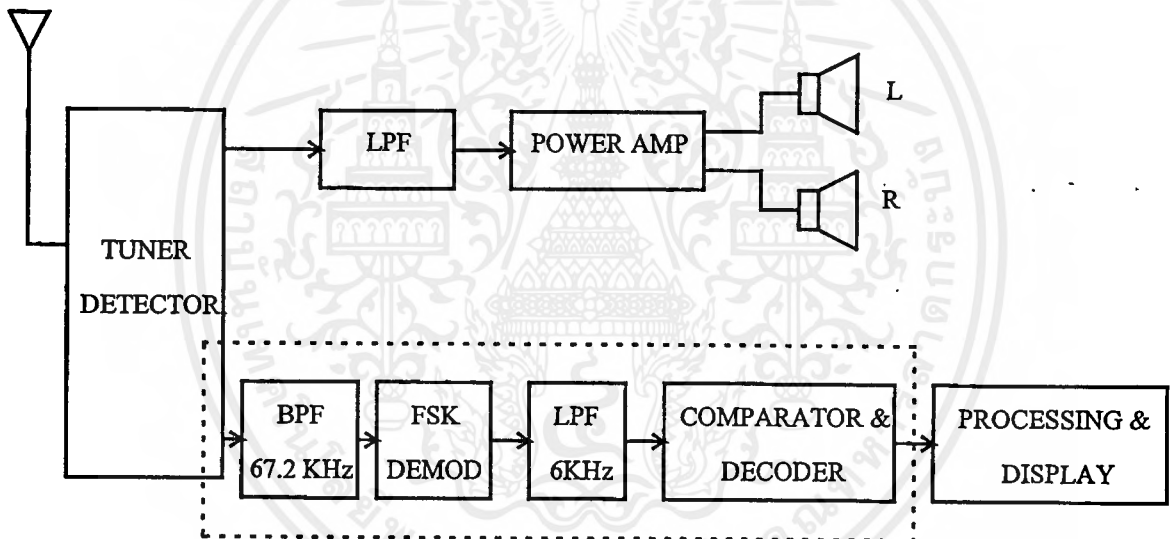
## บทที่ 2.

### หลักการของโครงการและทฤษฎีที่ใช้ประกอบ

เป็นสิ่งที่จำเป็นก่อนจะกล่าวถึงส่วนอื่น ๆ จะต้องมีทำความเข้าใจหลักการของโครงการก่อนว่ามีลักษณะเป็นอย่างไรและมีส่วนประกอบอะไรบ้างพิจารณาตามบล็อกไดอะแกรมข้างล่าง



รูปที่ 2.1 บล็อกไดอะแกรมหลักการส่งสัญญาณข้อมูลที่ใช้ในโครงการ



รูปที่ 2.2 บล็อกไดอะแกรมหลักการรับสัญญาณข้อมูลที่ใช้ในโครงการ

สัญญาณข้อมูลทางด้านส่งเป็นสัญญาณรหัส NRZ จะต้องมีกรเข้ารหัสก่อนที่จะนำมาทำการมอดูเลทกับความถี่พาห้รอง ซึ่งในโครงการนี้ใช้การเข้ารหัส RZ และความถี่พาห้รองใช้ 67.2 KHz (เป็นความถี่ย่าน SCA) ทำการมอดูเลทแบบพรีเวเนชันซีฟิเคชัน แล้วส่งออกอากาศโดยนำไปมอดูเลทแบบเอฟ-เอ็มกับคลื่นพาห้หลัก 108 MHz อีกครั้งหนึ่ง ในทางด้านรับจะใช้เครื่องรับวิทยุเอฟ-เอ็มธรรมดา และดึงสัญญาณจากเอาท์พุทของภาคดีเทคเตอร์ มาเข้าวงจรดีมอดูเลเตอร์ และทำการถอดรหัสให้ได้สัญญาณ NRZ ตามเดิม ส่วนสัญญาณเสียงก็มีการส่งทางด้านส่งตามปกติ ส่วนทางด้านรับเครื่องรับวิทยุเอฟ-เอ็มก็มีวงจรในการดีเทคสัญญาณเสียงตามปกติอยู่แล้ว

ดังนั้นขอบเขตของโครงการนี้จะครอบคลุมภาคส่งทั้งหมด ส่วนในด้านภาครับจะครอบคลุมในส่วนที่เป็นการดีมอดูเลทและการถอดรหัสเพื่อให้ได้สัญญาณรูปแบบเดิมที่ได้ส่งมาจากทางด้านส่ง ส่วนภาคแสดงผล

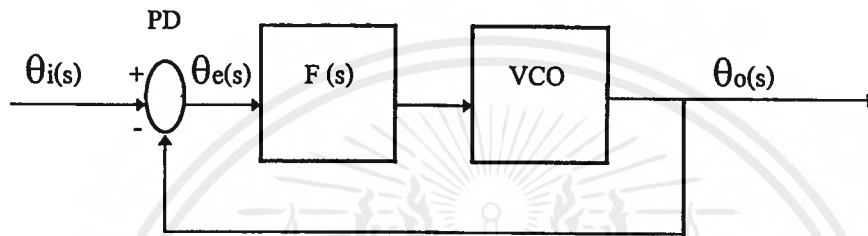
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั่นเป็นส่วนที่จะแสดงและเปรียบเทียบให้เห็นว่าข้อมูลที่ได้อาจตรงกันกับที่ส่งมาหรือไม่ ซึ่งในความเป็นจริงอาจใช้จอแอลซีดีแสดงผล หรือแสดงผลบนจอคอมพิวเตอร์ก็ได้

## 2.1 ทฤษฎีเฟสล็อกกลูป

### 2.1.1 รูปพื้นฐานและอุปกรณ์ในลูป

ระบบเฟสล็อกกลูป (Phase locked loop:PLL) เป็นระบบที่เอาเฟสของสัญญาณเอาท์พุทป้อนกลับ (Feed back) มาควบคุมความถี่ของลูปแสดง โครงสร้างของระบบในรูปแบบที่ 2.1.1.1



รูปที่ 2.1.1.1 แสดงโครงสร้างของระบบเฟสล็อกกลูป

โดย	$\theta_o(s)$	เฟสเอาท์พุทของระบบ	(rad)
	$\theta_i(s)$	เฟสอินพุทหรือเฟสอ้างอิงของระบบ	(rad)
	$\theta_e(s)$	เฟสเออเรอร์ของระบบ	(rad)
	PD	เฟสดีเทคเตอร์	
	VCO	วงจรถ่ายความถี่ความถี่ด้วยแรงดัน	
	F(s)	วงจรถองความถี่ต่ำผ่าน	

### 2.1.2 แบบจำลองเฟสล็อกกลูป

เราสามารถวิเคราะห์และกำหนดเงื่อนไขในการออกแบบระบบเฟสล็อกกลูปให้เป็นระบบเชิงเส้น โดยให้ความต่างเฟสระหว่างเฟสดีเทคเตอร์อินพุทและเฟสที่ป้อนกลับมีเฟสแตกต่างกันไม่มาก และให้เอาท์พุทของเฟสดีเทคเตอร์เป็นแรงดัน ( $V_a$ ) โดยขึ้นอยู่กับความต่างเฟสของเฟสอินพุทและเฟสป้อนกลับหรือเขียนได้เป็น

$$V_a = K_d (\theta_i - \theta_o) \quad \text{---(1)}$$

โดย  $K_d$  เป็นค่าเฟสดีเทคเตอร์เกนมีหน่วยเป็น V/rad และในกรณีที่ให้ระบบเป็นแบบเชิงเส้น เราจะได้ความถี่เอาท์พุทของวงจรถ่ายความถี่ VCO ที่เบี่ยงเบนออกจากความถี่ศูนย์กลางคือ

$$\Delta\omega = K_o V_c \quad \text{---(2)}$$

โดย  $V_c$  เป็นแรงดันอินพุทของวงจรถ่ายความถี่ VCO,  $K_o$  เป็น VCO เกนมีหน่วย rad/v ดังนั้นเขียนความถี่เอาท์พุทของ VCO คือ

$$\omega_o = \omega_c + \Delta\omega = \omega_c + K_o V_c \quad \text{---(3)}$$

โดย  $\omega_c$  เป็นความถี่อิสระ (Free running) ของวงจรถ้าเน็คความถี่ควบคุมด้วยแรงดัน และจากความถี่เป็นการอนุพันธ์ของเฟสเทียบกับเวลาหรือเขียนได้เป็น

$$\Delta\omega = \frac{d\theta_o}{dt} = K_o V_c \quad \text{---(4)}$$

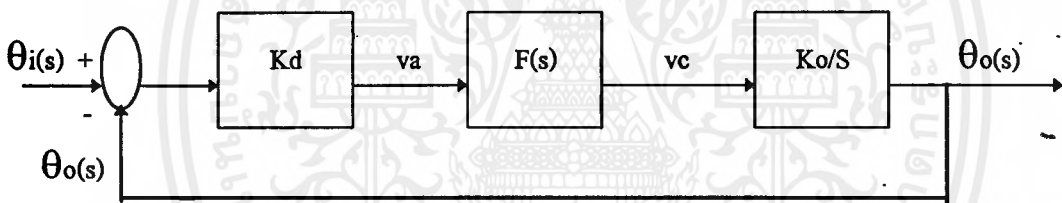
หรือเขียนเฟสเอทท์ทุกของลูปอยู่ในรูปของ

$$\theta_o(t) = \int_0^t \Delta\omega dt + \theta_o \quad \text{---(5)}$$

กรณีในระบบของ PLL ถ้าทำการวิเคราะห์ด้วยการลาปลาซทรานฟอร์ม (Laplace transform) เขียนเฟสเอทท์ทุกเขียนได้เป็น

$$\theta_o(s) = \frac{K_o V_o}{s} \quad \text{---(6)}$$

ดังนั้นระบบ PLL สามารถแสดงแบบจำลองได้ดังรูป



รูปที่ 2.1.2.1 แสดงแบบจำลองของ เฟสล็อกลูป

โดยจากรูปเราสามารถเขียนทรานเฟอร์ฟังก์ชันของระบบได้คือ

$$\frac{\theta_o(s)}{\theta_i(s)} = \frac{K_d K_o F(s) / S}{1 + K_d K_o F(s) / S} \quad \text{---(7)}$$

### 2.1.3 วงจรกรองความถี่ในลูป

สำหรับกรณีวงจรกรองความถี่ต่ำผ่าน  $F(s)$  ในลูปซึ่งเป็นตัวควบคุมคุณสมบัติไดนามิกของลูปสำหรับในที่นี้ขอกกล่าวไว้ 2 ประเภทคือ วงจรกรองแบบพาสซีฟหรือวงจรกรองเป็นลีดแล็ก (Lead-Lag filter) และวงจรกรองความถี่แบบแอกทีฟ

วงจรกรองแบบพาสซีฟ หรือวงจรกรองเป็นลีดแล็ก แสดงในรูปที่ 2.1.3 ทรานเฟอร์ฟังก์ชันคือ

$$F(s) = \frac{s T_2 + 1}{s T_1 + 1} \quad \text{---(8)}$$

โดย  $T_1 = (R_1 + R_2) C$

$$T2 = R2 C$$

วงจรรองแบบแอดคิฟ มีทรานเฟอร์ฟังก์ชันแสดงได้คือ

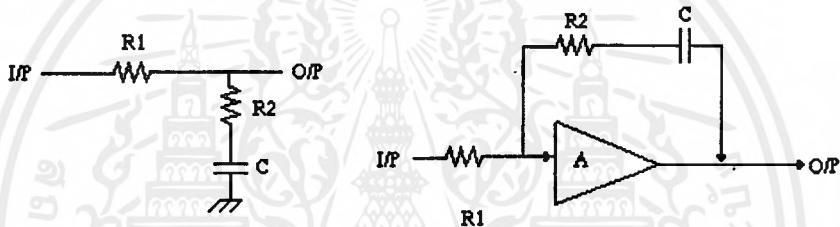
$$F(S) = \frac{(sT2 + 1)}{sT1} \quad \text{---(9)}$$

โดย  $T1 = R1C$

$T2 = R2C$

โดย A เป็นแกนของวงจรรายกำหนดให้มีค่ามาก ๆ ถ้าแทนสมการ (8) ลงในสมการ (7) จะได้ทรานเฟอร์ฟังก์ชันของเฟสเอาร์ท์หุทต่อเฟสอินพุทคือ

$$H1(s) = \frac{\Theta_o(S)}{\Theta_i(s)} = \frac{K_o K_d (s T2 + 1)/T1}{s^2 + s(1+K_o K_d T2)/T1 + (K_o K_d)/T1} \quad \text{---(10)}$$



รูปที่ 2.1.3.1 แสดงวงจรรองแบบพาสซีฟ

รูป 2.1.3.2 แสดงวงจรรองแบบแอดคิฟ

หรือถ้าวงจรรองแบบแอดคิฟ แทนสมการ (9) ลงในสมการ (7) จะได้ทรานเฟอร์ฟังก์ชันของเฟสล็อกคูป คือ

$$H2(s) = \frac{K_o K_d (sT2+1)/T1}{S^2 + S(K_o K_d T2)/T1 + K_o K_d/T1} \quad \text{---(11)}$$

จากทรานเฟอร์ฟังก์ชัน (10), (11) เขียนให้อยู่ในเทอมของ ระบบป้อนกลับแบบเซอร์โว (Servo) ได้เป็น

$$H1(s) = \frac{s(2\xi\omega_n - \omega_n^2 / KoKd) + \omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2} \quad \text{---(12)}$$

โดย  $\omega_n = \sqrt{KoKd/T1}$

$$\xi = \frac{1}{2} \sqrt{(KoKd/T1) \cdot (T2+1/KoKd)}$$

ถ้าค่า  $KoKd \gg \omega_n$  แล้วทรานเฟอร์ฟังก์ชัน  $H1$  จะประมาณได้ว่า

$$H1 = \frac{2 \xi \omega_n s + \omega_n^2}{s^2 + 2 \xi \omega_n s + \omega_n^2} \quad \text{---(13)}$$

สำหรับเฟสล็อกกลูบ ที่ใช้วงจรกรองความถี่แบบแอกติฟในรูป ทรานเฟอร์ฟังก์ชันคือ

$$H2(s) = \frac{2 \xi \omega_n s + \omega_n^2}{s^2 + 2 \xi \omega_n s + \omega_n^2} \quad \text{---(14)}$$

โดย  $\omega_n = \sqrt{K_o K_d / T1}$   
 $\xi = \frac{T2 \sqrt{K_o K_d / T1}}{2} = \frac{T2 \omega_n}{2}$

และถ้าค่าเฟสเออเรอร์เป็นความแตกต่างระหว่างเฟสอินพุตต่อเฟสที่ป้อนกลับแล้วจะได้

$$\theta_e(s) = \theta_i(s) - \theta_o(s) \quad \text{---(15)}$$

ซึ่งทรานเฟอร์ฟังก์ชันของเฟสเออเรอร์ต่อเฟสอินพุตของเฟสล็อกกลูบ แสดงได้คือ

$$\frac{\theta_e(s)}{\theta_i(s)} = 1 - \frac{\theta_o(s)}{\theta_i(s)} \quad \text{---(16)}$$

หรือเขียนได้

$$\frac{\theta_e(s)}{\theta_i(s)} = \frac{s}{s + K_o K_d F(s)} \quad \text{---(17)}$$

ถ้า PLL ใช้วงจรกรองชนิดลีดเล็กแบบพาสซีฟแล้ว ทรานเฟอร์ฟังก์ชันของเฟสเออเรอร์ต่อเฟสอินพุตเขียนได้เป็น

$$H3(s) = \frac{\theta_e(s)}{\theta_i(s)} = \frac{s(s + \omega_n^2 K_o K_d)}{s^2 + 2 \xi \omega_n s + \omega_n^2} \quad \text{---(18)}$$

$$= \frac{s(s + 1/T1)}{s^2 + 2 \xi \omega_n s + \omega_n^2} \quad \text{---(19)}$$

ถ้ากำหนดค่าลูบเกนมากกว่าความถี่ธรรมชาติ  $K_o K_d \gg \omega_n$  แล้ว

$$H3(s) = \frac{s^2}{s^2 + 2 \xi \omega_n s + \omega_n^2} \quad \text{---(20)}$$

สำหรับทรานเฟอร์ฟังก์ชันของเฟสเออเรอร์ต่อเฟสอินพุตของเฟสล็อกกลูบที่ใช้วงจรกรองแบบแอกติฟหาได้โดยแทนสมการที่ (9) ลงในสมการ (17) ทรานเฟอร์ฟังก์ชันของเฟสเออเรอร์คือ

$$H4(s) = \frac{\theta_e(s)}{\theta_i(s)} = \frac{s^2}{s^2 + 2 \xi \omega_n s + \omega_n^2} \quad \text{---(21)}$$

ซึ่งมีค่าเท่ากับสมการที่ (20)

#### 2.1.4 เฟสดีเทคเตอร์

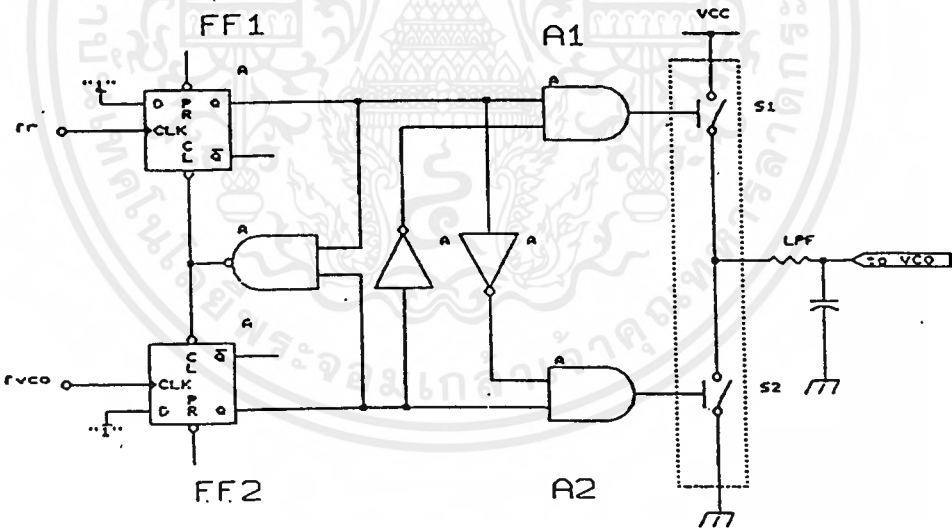
สำหรับเฟสดีเทคเตอร์ หรืออาจเรียกว่าเฟสคอมพาราเตอร์ (Phase comparator) เป็นอุปกรณ์ที่เปรียบเทียบสัญญาณอ้างอิงหรือเฟสอินพุตกับเฟสเอาต์พุตที่ป้อนกลับจาก VCO และให้แรงดันเอาต์พุตเป็นแรงดันที่แปรตามค่าความต่างเฟส สำหรับเฟสดีเทคเตอร์สามารถแบ่งออกเป็น 2 ประเภทคือ อนุล็อกเฟสดีเทคเตอร์และเอกซอสาร์นี่เป็นเอกซอสาร์ที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คิจิตอลเฟสล็อกเทคเตอร์ โดยเฟสล็อกูปที่ใช้นาล็อกเฟสล็อกเทคเตอร์หรืออาจเรียกอนาล็อกเฟสล็อกูป (analog phase locked loop) และในเฟสล็อกูปที่ใช้คิจิตอลเฟสล็อกเทคเตอร์ หรืออาจเรียกว่าคิจิตอลเฟสล็อกูป (digital phase locked loop :DPLL)โดยทั่วไปถ้ากล่าวถึงเฟสล็อกูป นั้นหมายถึง อนาล็อกเฟสล็อกูป สำหรับเฟสล็อกเทคเตอร์ที่ใช้ในอนาล็อกเฟสล็อกูป ที่ใช้กันมากก็คือ วงจรคูณแบบกิลเบิร์ต (gilbert multiplier) และสำหรับ DPLL มักใช้เฟสล็อกเทคเตอร์ แบบเฟสเฟริควีนซีติเทคเตอร์ (phase frequency detector :PFD)

2.1.5 วงจรเฟสเฟริควีนซีติเทคเตอร์

สำหรับเฟสเฟริควีนซีติเทคเตอร์ (Phase Frequency Detector :PFD) เป็นวงจรที่รับสัญญาณอินพุตเป็นสัญญาณคิจิตอลและ ให้เอาท์พุตเป็นสัญญาณคิจิตอลที่ขึ้นอยู่กับความต่างเฟสของสัญญาณอินพุต นอกจากนี้จะทำการตีเทคความต่างเฟสแล้ว วงจรเฟริควีนซีติเทคเตอร์ สามารถที่จะตีเทคความแตกต่างระหว่างความถี่อินพุตทั้งสองด้วยสำหรับวงจรของเฟริควีนซีติเทคเตอร์ แสดงได้ดังรูป 2.1.5.1

วงจรจะประกอบด้วย ฟลิปฟลอป, วงจรเกท, และค่อร่วมกันกับส่วนที่เรียกว่า ชาร์จปั้ม (Charge pump) ซึ่งเป็นส่วนเปลี่ยนสัญญาณเอาท์พุตลอจิกเป็นแรงดัน โดยแสดงวงจรสมมูลย์ของวงจรชาร์จปั้มเป็นสวิทช์ที่จะปิดเมื่อมีสัญญาณลอจิกที่มาซบเท่ากับ "1" และเปิดเมื่อลอจิกที่มาซบเท่ากับ "0" โดยอินพุต  $f_r$  เป็นสัญญาณจากความถี่อ้างอิง ส่วนอินพุต  $f_{vco}$  เป็นอินพุตจากความถี่ป้อนกลับจาก VCO สำหรับการทำงานแสดงรูปคลื่นอินพุต,เอาท์พุตของวงจรรองความถี่ต่ำผ่าน โดยสามารถแบ่งการอธิบายการทำงานได้เป็น 3 ช่วงคือ



รูปที่ 2.1.5.1 โครงสร้างของวงจรเฟสเฟริควีนซีติเทคเตอร์

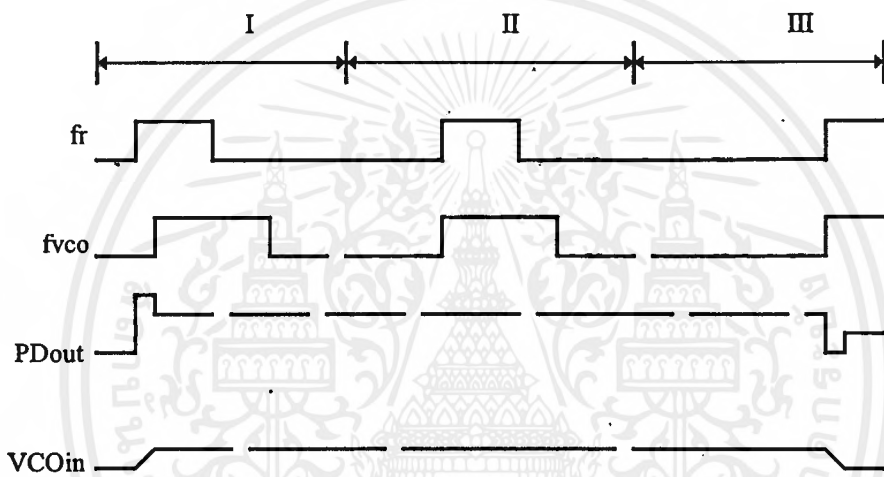
**ช่วงแรก** เริ่มต้นสัญญาณ  $f_r$  ที่มีเฟสนำหน้าสัญญาณ  $f_{vco}$  ของสัญญาณ  $f_r$  จะเข้าฟลิปฟลอป FF1 ให้สัญญาณที่ขา Q เป็นลอจิก "1" ส่วนสัญญาณที่ขา Q ของ FF2 นั้นจะเป็นลอจิก "0" ดังนั้นที่เอาท์พุตเกต A1 มีลอจิก "1" ทำให้ S1 ปิด ดังนั้นกระแสจะไหลจากแหล่งจ่าย VCC ผ่านความต้านทานเข้าสู่คาปาซิเตอร์ในวงจรรองความถี่ต่ำผ่าน ซึ่งเป็นการชาร์จแรงดันให้กับคาปาซิเตอร์ ขณะต่อมาขอบของสัญญาณ  $f_{vco}$  ที่ตามมาจะเข้าให้ขา Q ของฟลิปฟลอป FF2 เป็น "1" ดังนั้นที่เอาท์พุตของเกต A2 จะได้อาท์พุต "0" เป็นการรีเซ็ตฟลิปฟลอปทั้งสองตัว ดังนั้นที่สวิทช์ S1 จะเปิดออกสำหรับปรากฏการณ์ในช่วงแรก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นี่เราเรียกว่าเป็นการปั๊มขึ้น (pump up) โดยอาจจะเกิดขึ้นหลายๆ ไซเคิลต่อกันโดยเฟสฟรีคววนซิติเทคเตอร์ จะทำการปั๊มขึ้นจนกระทั่งทั้งเฟสของ  $f_r$  และเฟสของ  $f_{vco}$  ไม่แตกต่างกัน

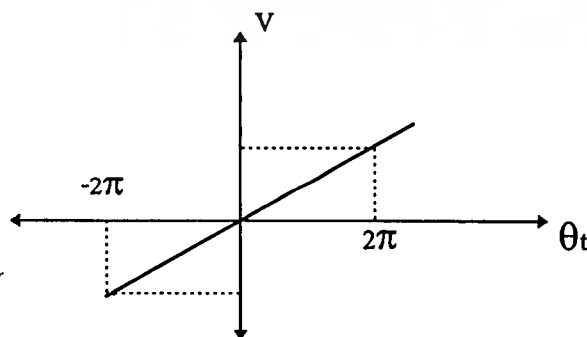
**ช่วงสอง** เนื่องจากเฟสของ  $f_r$  และ  $f_{vco}$  เท่ากันแล้ว S1 และ S2 อยู่ในสภาวะเปิดออกทั้งคู่ สภาวะเช่นนี้ที่จุดที่ต่อกับวงจรรองความถี่ต่ำ จะเป็นสถานะไฮอิมพีแดนซ์ (Hi-Impedance) แรงดันที่ควบคุม VCO จะเป็นแรงดันซึ่งคงค้างในคาปาซิเตอร์จากการชาร์จ

**ช่วงสาม** กรณีเฟสของสัญญาณจาก VCO เริ่มนำหน้าสัญญาณ  $f_{in}$  ขอบของสัญญาณ  $f_{vco}$  จะเข้าให้ ฟลิปฟลอป FF2 ให้ลอจิกเอาต์พุตเท่ากับ "1" และที่เอาต์พุตของเกต A2 มีค่าเป็นลอจิก "1" ทำให้ S2 ถูกปิดแรงดันในคาปาซิเตอร์ จะถูกดีสชาร์จผ่านความต้านทาน, สวิตช์ S2 ลงกราวด์และเฟสของ  $f_{in}$  ที่ตามมา จะเข้าฟลิปฟลอป FF1 ทำให้เอาต์พุตของ A2 เป็นลอจิก "0" และ S2 ถูกเปิดออกสำหรับลักษณะการทำงาน ในช่วงนี้เรียกว่า การปั๊มลง (pump down) โดยอาจจะเกิดเป็นหลายๆ ไซเคิลเช่นเดียวกับการปั๊มขึ้น



รูปที่ 2.1.5.2 แสดงผังเวลาของเฟสฟรีคววนซิติเทคเตอร์ในช่วงเวลาต่างๆ

กล่าวได้ว่าในกรณีถ้าความถี่อินพุตไม่เท่ากันแล้ว ที่อินพุตของ PFD จะมีความต่างเฟสกันตลอดเวลา ดังนั้นฟลิปฟลอป FF1, FF2 จะถูกเซ็ทตลอดเช่นถ้า  $f_{in} > f_{vco}$  ที่เอาต์พุตของ Q1 จะเป็น "1" ตลอดทำให้ S1 ปิดวงจร, แรงดันชาร์จเข้าสู่คาปาซิเตอร์ เป็นการเพิ่มแรงดันให้กับ VCO สร้างความถี่เพิ่มขึ้นตาม  $f_{in}$  สำหรับ คุณสมบัติไอออนย้ายของเฟสฟรีคววนซิติเทคเตอร์แสดงได้ดังรูป



รูปที่ 2.1.5.3 แสดงคุณสมบัติไอออนย้ายของเฟสฟรีคววนซิติเทคเตอร์

### 2.1.6 ผลตอบสนองของลูปต่อสัญญาณอินพุท

ในการวิเคราะห์ผลของเฟสลูปต่อสภาวะทรานเซียนและสเตตคิสเตท (Steady state) เนื่องจากการเปลี่ยนแปลงของสัญญาณอินพุทนั้น มีประโยชน์สำหรับการนำเอาเฟสลูปไปออกแบบสำหรับลูปที่ใช้ติดตาม (tracking) สัญญาณ หรือลูปที่ใช้สำหรับสังเคราะห์ความถี่

### 2.1.7 ผลตอบสนองการเปลี่ยนเฟส (phase step reponse)

จากรูป 2.1.2.1 เมื่อสัญญาณอินพุทมีการเปลี่ยนแปลง เนื่องจากการเปลี่ยนเฟส สัญญาณอินพุทเขียนอยู่ในรูปของเฟสได้เป็น

$$\theta_i(t) = u(t)\Delta\theta \quad \text{---(22)}$$

$u(t)$  = ยูนิตสเตปฟังก์ชัน

$\Delta\theta$  = ขนาดเฟสอินพุทที่เปลี่ยนแปลง

หรือเขียนให้อยู่ในรูป s โดเมนได้ว่า

$$\theta_i(s) = \frac{\Delta\theta}{s} \quad \text{---(23)}$$

จากสมการที่ (19), (21) สำหรับ PLL ที่มีค่าลูเกนสูงๆ จะได้เฟสเออเรอร์จากการเปลี่ยนแปลงเฟสอินพุทได้ว่า

$$\theta_e(s) = \frac{\Delta\theta s^2}{s(s^2 + 2\zeta\omega_n s + \omega_n^2)} \quad \text{---(24)}$$

เมื่อต้องการทราบผลตอบสนองของ  $\theta_e$  ในรูปโดเมนของเวลาทำได้โดยอินเวอร์สลาปลาซทรานฟอร์มสมการที่ (24) จะได้

$$\begin{aligned} \theta(t) &= \Delta\theta(\cos\sqrt{1-\xi^2}\omega_n t - (\xi/\sqrt{1-\xi^2})\sin\sqrt{1-\xi^2}\omega_n t)\exp(-\xi\omega_n t) && \text{เมื่อ } \xi < 1 \\ \theta(t) &= \Delta\theta(1-\omega_n t)\exp(-\omega_n t) && \text{เมื่อ } \xi = 1 \\ \theta(t) &= \Delta\theta(\cosh\sqrt{\xi^2-1}\omega_n t - \frac{\xi}{\sqrt{\xi^2-1}}\sinh\sqrt{\xi^2-1}\omega_n t)\exp(-\xi\omega_n t) && \text{เมื่อ } \xi > 1 \end{aligned} \quad \text{---(25)}$$

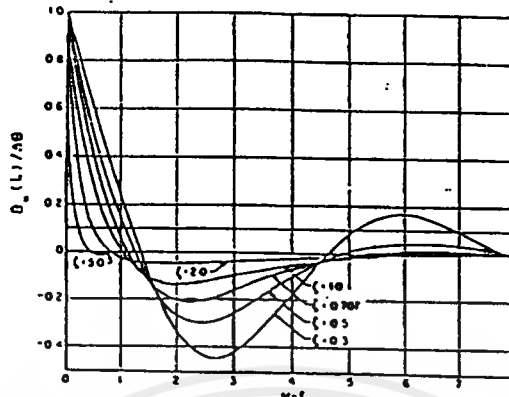
ซึ่งผลตอบสนองของการเปลี่ยนเฟสอินพุทในสภาวะทรานเซียนแสดงได้โดยรูป 2.1.7.1 สำหรับเฟสเออเรอร์ต่อสัญญาณอินพุทในสภาวะสเตตคิสเตท ทำได้โดยแทนค่า  $\theta_i(s)$  ของสมการ (23) ในสมการ (17)

$$\theta_e(s) = \frac{s}{s + K_o K_d F(s)} \frac{\Delta\theta}{s} \quad \text{---(26)}$$

โดยใช้ทฤษฎีค่าสุดท้าย (final value theorem) สำหรับลาปลาซทรานฟอร์มสำหรับหาสภาวะของระบบในช่วงสเตตคิสเตท จะได้

$$\lim_{t \rightarrow \infty} \theta_e = \lim_{s \rightarrow 0} s^2 \frac{\Delta\theta}{s + K_o K_d F(s) s} = s\Delta\theta = 0 \quad \text{---(27)}$$

ซึ่งหมายถึงค่าสำหรับอินพุตที่เป็นการเปลี่ยนแปลงทางเฟส ค่าเฟสเออเรอร์ของลูปในสถานะสเทตคิ  
สเททจะเป็นศูนย์



รูปที่ 2.1.7.1 แสดงเฟสเออเรอร์ต่อการเปลี่ยนเฟสอินพุต

### 2.1.8 ผลตอบสนองการเปลี่ยนความถี่ (frequency step response)

เมื่อสัญญาณอินพุตเป็นการเปลี่ยนแปลงความถี่หรือการเลื่อนจากความถี่หนึ่งไปสู่อีกความถี่หนึ่ง  
สมการความถี่ของอินพุตเขียนได้เป็น

$$\omega_i = \omega_o + \Delta\omega \quad \text{---(28)}$$

$\omega_o$  = ความถี่อินพุตเดิม

$\omega_i$  = ความถี่ที่เปลี่ยนแปลงใหม่

$\Delta\omega$  = ขนาดของความถี่ที่เปลี่ยนแปลง

ดังนั้นเฟสอินพุตเขียนได้เป็น

$$\theta_i(t) = \Delta\omega t \quad \text{---(29)}$$

หรือใน s โดเมน

$$\theta_i(s) = \frac{\Delta\omega}{s^2} \quad \text{---(30)}$$

จากสมการที่ (20) สำหรับเฟสล็อกลูป ที่มีค่าลูบเกินสูงๆ จะได้เฟสเออเรอร์จากการเปลี่ยนแปลงความถี่ได้ว่า

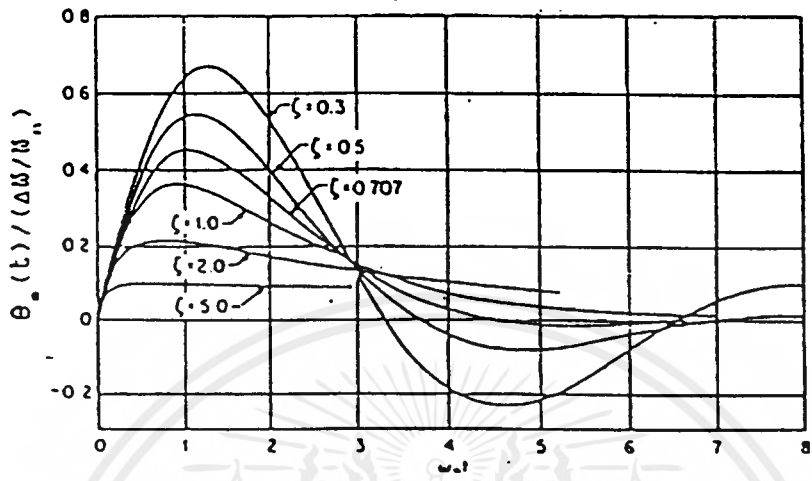
$$\theta_e(s) = \frac{\Delta\omega s^2}{s^2(s^2 + 2\zeta\omega_n s + \omega_n^2)} \quad \text{---(31)}$$

ผลตอบสนองในสถานะทรานเซียนหาได้โดยการอินเวอร์ตลาปลาซสมการ (31)

$$\theta(t) = \frac{\Delta\omega}{\omega_n} \left( \frac{1}{\sqrt{1-\zeta^2}} \sin \sqrt{1-\zeta^2} \omega_n t \right) \exp(-\zeta\omega_n t) \quad \text{เมื่อ } \zeta < 1$$

$$\theta(t) = \frac{\Delta\omega}{\omega_n} (\omega_n t) \exp(-\omega_n t) \quad \text{เมื่อ } \zeta = 1$$

$$\theta(t) = \frac{\Delta\omega}{\Delta\omega_n \sqrt{\xi^2 - 1}} \sin\sqrt{\xi^2 - 1} \cdot \omega_n t \exp(-\xi\omega_n t) \quad \text{เมื่อ } \xi > 1 \quad \text{---(32)}$$



รูปที่ 2.1.8.1 แสดงเฟสเออเรอร์ต่อการเปลี่ยนความถี่อินพุท

สำหรับเฟสเออเรอร์ในสภาวะเสถียรแทนค่าสมการเฟสอินพุทสมการที่ (30) ลงในสมการที่ (7)

$$\theta_e(s) = \frac{s}{s + K_o K_d F(s)} \frac{\Delta\omega}{s^2} \quad \text{---(33)}$$

ใช้ทฤษฎีค่าสุดท้ายสเตรคัสเตทจะได้

$$\lim_{t \rightarrow \infty} \theta_e(t) = \lim_{s \rightarrow 0} s \theta_e(s) \quad \text{---(34)}$$

หรือ

$$\theta_e(\infty) = \frac{\Delta\omega}{K_o K_d F(0)} \quad \text{---(35)}$$

โดยค่า F(0) เป็นอัตราขยายของวงจรรองในรูป ถ้ากรณีวงจรมีคาสซีฟแล้ว คีซีเกนของวงจรรองในรูป ประมาณเท่ากับ 1 ดังนั้นเฟสเออเรอร์แสดงได้คือ

$$\theta_e(\infty) = \frac{\Delta\omega}{K_o K_d} \quad \text{---(36)}$$

สำหรับวงจรรองความถี่แบบแอกติฟ ค่าคีซีเกนของวงจรรองในรูปมีค่ามากๆ แล้วค่าเฟสเออเรอร์แสดงได้คือ

$$\theta_e(\infty) = 0 \quad \text{---(37)}$$

ซึ่งหมายถึงว่าในทางปฏิบัติแล้วเอาท์พุทเฟสเออเรอร์ของรูปที่ใช้วงจรรองความถี่แบบแอกติฟให้เอาท์พุทน้อยกว่ารูปที่ใช้วงจรรองแบบพาสซีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.1.9 การเข้าสู่สภาวะล็อกและการติดตามสัญญาณของเฟสล็อกกลุ่

เนื่องจากการประยุกต์ใช้งานที่สำคัญอันหนึ่งในระบบโทรคมนาคมของเฟสล็อกกลุ่ ก็คือการใช้สำหรับติดตามสัญญาณเพื่อจะทำกรคิดมอดูเลทหรือทำกรซิงค์โครไนซ์สัญญาณขึ้นมาใหม่จากสัญญาณอินพุทซึ่งเป็นคลื่นพาห์ ดังนั้นการวิเคราะห์ความสามารถติดตามการเปลี่ยนแปลงความถี่ของสัญญาณอินพุทและความสามารถสำหรับเริ่มต้นล็อกความถี่อินพุทจึงมีความสำคัญ โดยในที่นี้จะเป็นการวิเคราะห์สำหรับอนาลอกเฟสล็อกกลุ่เท่านั้น

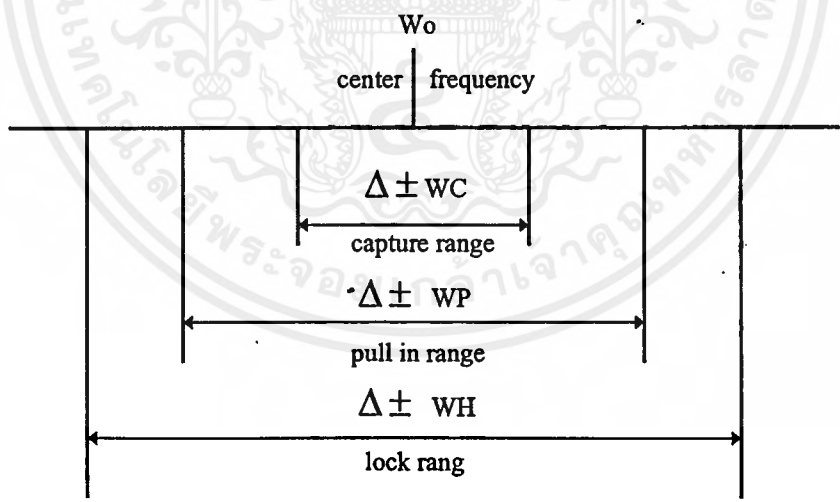
1. พิสัยล็อก (Lock range) เป็นพิสัยที่ความถี่ของ VCO ของกลุ่สามารถติดตามความถี่อินพุท (tracking) หลังจากกลุ่เริ่มต้นล็อกสัญญาณอินพุทแล้ว ดังนั้นอาจเรียกพิสัยแทรกคั้ง (tracking range) หรือพิสัยโฮลด์ (Hold in range) การหาพิสัยล็อกสูงสุดนั้น หาได้จากการ สมมติว่าความถี่ที่ป้อนเข้ากลุ่เป็นความถี่สูงสุดของเฟสล็อกกลุ่ ทำกรล็อกจากสมการ (34) ซึ่งเป็นเฟสเออเรอร์ของเฟสล็อกกลุ่ที่จำลองระบบในสภาวะที่ค่าของเฟสเออเรอร์มีค่าน้อยๆ สำหรับเฟสเออเรอร์ที่มีค่ามากๆ เขียนได้

$$\lim_{\epsilon \rightarrow 0} \sin \theta_e(t) = \frac{\Delta \omega_H}{K_o K_d F(o)} \quad \text{----(38)}$$

ค่า  $\Delta \omega_H$  เป็นค่าพิสัยล็อกซึ่งจะเกิดขึ้นสูงสุดเมื่อมุมของ  $\theta_e$  เท่ากับ  $\pm \pi / 2$  หรือฟังก์ชัน  $\sin \theta_e(t)$  มีค่าสูงสุดคือ  $\pm 1$  ดังนั้น

$$\Delta \omega_H = K_o K_d F(o) \quad \text{----(39)}$$

หรือจะเท่ากับลูปเกนในกรณีของเฟสล็อกกลุ่ที่ใช้วงจรกรองแบบพาสซีฟ และ  $\Delta \omega_H$  มีค่าเท่ากับ  $\infty$  กรณี เฟสล็อกกลุ่ ในวงจรกรองแบบแอกทีฟ



รูปที่ 2.1.9.1 แสดงพิสัยล็อก, พิสัยพูลอิน, พิสัยแคปเจอร์

2. พิสัยพูลอิน (pull in range) เป็นพิสัยที่เฟสล็อกกลุ่สามารถจะล็อกกับสัญญาณอินพุทได้โดยลูปอยู่ในสภาวะเริ่มต้นไม่ได้ล็อกความถี่อินพุท ปรากฏการเริ่มต้นล็อกสามารถอธิบายได้โดยสมมติให้ลูปเปิดออกระหว่างวงจรกรองความถี่ในลูป (Loop filter) และ VCO ถ้าที่อินพุทมีความถี่เข้ามา ( $\omega_1$ ) โกล้ความถี่ VCO ( $\omega_2$ ) เฟสดีเทกเตอร์ซึ่งเป็นอนาล็อกมัลติพลายเออร์จะให้ผลรวมและผลต่างของความถี่ ระหว่างความถี่สองความถี่นี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถี่อินพุตและความถี่เอาต์พุต VCO โดยที่เอาต์พุตของวงจรจะมีเพียงผลต่างของความถี่ ถ้ารูปเปิดอย่างทันทีทันใด ผลต่างของความถี่ ซึ่งกำหนดให้เท่ากับ  $\Delta\omega_0$  หรือเขียนได้

$$\Delta\omega_0 = \frac{d\theta_e}{dt} \quad \text{---(40)}$$

ความถี่  $\Delta\omega_0$  จะเป็นสัญญาณอินพุตของ VCO ซึ่งจะมอดูเลตแบบ FM หรือสัญญาณเอาต์พุตเป็นสัญญาณไซน์โดยขนาดของความถี่เปลี่ยนแปลงตามเวลาถ้าระหว่างขบวนการมอดูเลต ค่าความถี่ของ VCO เคลื่อนเข้าใกล้ความถี่อินพุตค่านั้นค่า  $\Delta\omega_0$  จะลดลงค่า  $d\theta_e/dt$  ลดลงผลการเปลี่ยนแปลงแรงดันของเฟสดีเทกเตอร์ ทางด้านเอาต์พุตจะช้าลงเมื่อเทียบเวลา แต่ถ้าระหว่างขบวนการมอดูเลต ค่าความถี่ของ VCO เคลื่อนจากความถี่อินพุตจะทำให้ค่า  $\Delta\omega_0$  เพิ่มมากขึ้น ค่า  $d\theta/dt$  เพิ่มขึ้นแรงดันเอาต์พุตของเฟสดีเทกเตอร์เปลี่ยนแปลงอย่างรวดเร็วเมื่อเทียบกับเวลา

ภายใต้เงื่อนไขดังกล่าวแสดงสัญญาณเฟสดีเทกเตอร์เอาต์พุต ได้คงรูปสัญญาณบิตโน้ตที่เป็นลักษณะไม่สมมาตรจะให้ค่าแรงดันคิซีเฉลี่ย ที่ทำให้ความถี่ของ VCO เคลื่อนที่เข้าไปสู่ความถี่อินพุตจนกระทั่งเท่ากัน หรือเกิดการล็อก ช่วงเวลาที่เฟสล็อกใช้สำหรับการล็อกนี้เรียกว่า เวลาพูลอิน (pull in time) โดยถ้า  $\Delta\omega_0$  มากกว่าอุปเกนมากอยู่แล้ว ( $\Delta\omega_0 \gg K_o K_d$ ) ค่าเวลาพูลอินจะประมาณได้คือ

$$TD = \frac{(\Delta\omega_0)^2}{2 \xi \omega_n^3} \quad \text{---(41)}$$

ซึ่งค่า  $\Delta\omega_0$  ที่เป็นการแตกต่างระหว่างความถี่อินพุตและความถี่อิสระของ VCO

3. พิสัยแคปเจอร์ เป็นพิสัยที่เฟสล็อกสามารถจะล็อกกับความถี่อินพุต โดยสภาพของลูปไม่ได้เริ่มต้นล็อกเช่นเดียวกับพิสัยพูลอิน ซึ่งพิสัยแคปเจอร์นี้ช่วงความถี่จะแคบกว่า โดยผลต่างความถี่อินพุตเข้ามากับความถี่ของ VCO ไม่ทำให้เกิดลักษณะสัญญาณบิตโน้ตที่เอาต์พุตของเฟสดีเทกเตอร์หรือกล่าวได้ว่าผลต่างของความถี่สามารถผ่านลูปฟิลเตอร์โดยไม่ถูกลดทอน ดังนั้นเขียนสมการของความถี่สูงสุดของ VCO เอาต์พุตได้จากการมอดูเลต โดยแรงดันที่ผ่านลูปฟิลเตอร์นี้คือ

$$|\Delta\omega_c| = K_o K_d F |j\Delta\omega| \quad \text{---(42)}$$

โดย  $F |j\Delta\omega|$  เป็นอัตราการลดทอนของวงจรความถี่ต่อความถี่ที่แตกต่างกันระหว่างความถี่อินพุตและความถี่ของ VCO (ที่เป็นความถี่อิสระ) สำหรับวงจรกรองความถี่แบบพาสซีฟขนาดของแมกนิจูดทรานเฟอร์ฟังก์ชันแสดงได้คือ

$$F(j\omega) = \frac{1 + (\omega T_2)^2}{1 + (\omega T_1)^2} \quad \text{---(43)}$$

หรือประมาณได้ว่า

$$F(j\Delta\omega) = \frac{T_2}{T_1} \quad \text{---(44)}$$

ดังนั้น

$$\Delta\omega_c = \frac{K_o K_d T_2}{T_1} \quad \text{---(45)}$$

หรือ  $\Delta\omega_c = 2\xi\omega_n$  ----(46)

2.1.10 เฟสล็อกกลุ่ต้อสัญญาณอินพุทที่มีสัญญาณนอยส์

ในกรณีที่อินพุทของเฟสล็อกกลุ่มีสัญญาณนอยส์ (Noise) เขียนได้เป็น

$$V_i(t) = V_s \sin(\omega_i t + \theta_i) + n(t) \quad \text{----(47)}$$

สัญญาณนอยส์  $n(t)$  เป็นนอยส์ที่ผ่านวงจรรองความถี่ผ่านย่านก่อนเข้าเฟสล็อกกลุ่ ดังนั้นแสดงได้ว่า

$$n(t) = n_c(t) \cos\omega_i t - n_s(t) \sin\omega_i t \quad \text{----(48)}$$

สำหรับแรงดันจากเอาท์พุทของ VCO สำหรับเฟสล็อกกลุ่ที่ใช้เฟสดีเทคเตอร์แบบมัลติพลายเออร์ (multiplier) เมื่อลูปล็อก สัญญาณเอาท์พุทจะต่างเฟสกับอินพุท 90 องศา ดังนั้นเขียนแรงดันเอาท์พุทได้

$$V_o(t) = V_o \cos(\omega_i + \theta_o) \quad \text{----(49)}$$

ดังนั้นที่เอาท์พุทของเฟสดีเทคเตอร์เขียนได้

$$V_d(t) = K_m V_i(t) V_o(t) \quad \text{----(50)}$$

$$\begin{aligned} V_d(t) = & (1/2) [K_m V_s V_o \sin(\theta_i - \theta_o)] + (1/2)[K_m n_c V_o \cos\theta_o] + \\ & (1/2) [K_m V_o n_s \sin\theta_o] + 1/2 \sin[K_m V_s V_o (2\omega_i t + \theta_i + \theta_o)] + \\ & (1/2) [K_m V_o n_c \cos(2\omega_i t + \theta_o)] - (1/2)[K_m V_o n_s \sin(2\omega_i t + \theta_o)] \quad \text{----(51)} \end{aligned}$$

โดย  $K_m$  เป็นค่าคงที่ของการคูณ

ในการวิเคราะห์ผลสัญญาณนอยส์ เราสนใจเฉพาะสามเทอมแรกของสมการ (51) โดยเทอมที่เป็นความถี่สองเท่าของความถี่อินพุทและ VCO จะถูกกรองทิ้ง โดยวงจรรองความถี่ต่ำผ่านในลูปลำหนดค่าเฟสดีเทคเตอร์เกน  $K_d = (1/2)[K_m V_s V_o]$  ดังนั้นสมการ (51) เขียนได้

$$V_d(t) = K_d \sin(\theta_i - \theta_o) + \frac{n_c K_d \cos\theta_o}{V_s} + \frac{n_s K_d \sin\theta_o}{V_s} \quad \text{----(52)}$$

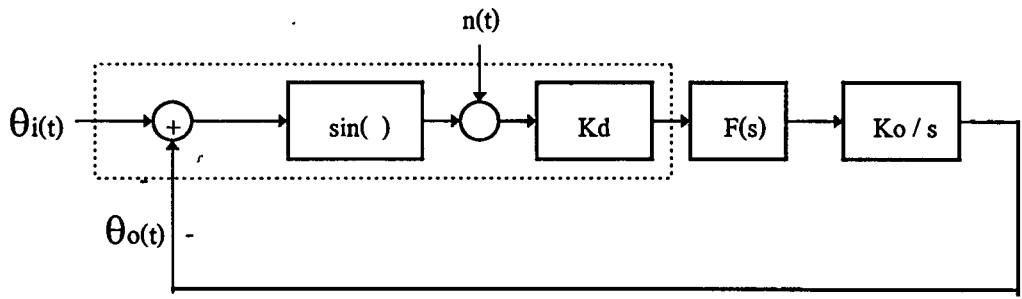
และกำหนด  $n(t)$

$$n(t) = \frac{n_c(t) \cos\theta_o}{V_s} + \frac{n_s(t) \sin\theta_o}{V_s} \quad \text{----(53)}$$

ดังนั้นเอาท์พุทของเฟสดีเทคเตอร์เขียนได้

$$V_d(t) = K_d [\sin(\theta_i - \theta_o) + n(t)] \quad \text{----(54)}$$

ซึ่งทำให้แบบจำลองของวงจรเฟสดีเทคเตอร์ระบบเฟสล็อกกลุ่ แสดงได้ดังรูป 2.1.10.1



รูปที่ 2.1.10.1 แสดงแบบจำลองของลูปล็อกเมื่ออินพุทมีสัญญาณนอยส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งผลของสัญญาณนอยส์ทำให้เฟสของสัญญาณเอาท์พุท  $\theta_o(t)$  แกว่งจากจุดศูนย์กลางหรือเกิดจิทเตอร์ (jitter) หรือเป็นสัญญาณนอยส์ในรูปของเอาท์พุทเฟสนอยส์ (phase noise) หรือเฟสจิทเตอร์วาเรียนซ์ (phase jitter variance) แสดงได้คือ

$$\overline{\theta_n^2} = \int_{-\infty}^{+\infty} |H(j2\pi f)|^2 \text{sn}(f) df \quad (\text{rad}^2) \quad \text{---(55)}$$

โดย sn เป็นกำลังสเปกตรัมของนอยส์อินพุทของไวท์เกาส์เซียนนอยส์ ซึ่งมีความเข้มข้นคงที่ตลอดความถี่ ตั้งแต่ความถี่ 0 Hz เป็นต้นไปดังนั้นเราสามารถประมาณสเปกตรัมของนอยส์อินพุทได้คือ

$$\text{sn} = N_o / 2V^2 \quad \text{---(56)}$$

แทนสมการ (56) ลงใน (55) จะได้

$$\overline{\theta_n^2} = \frac{N_o}{2V^2} \int_{-\infty}^{+\infty} |H(\omega)|^2 df \quad \text{---(57)}$$

เรานิยามลูปนอยส์แบนด์วิดท์ (BL)

$$\text{BL} = \int_0^{\infty} |H(\omega)|^2 df \quad (\text{Hz}) \quad \text{---(58)}$$

สำหรับรูปที่ใช้งานกรองแบบพาสซีฟสำหรับรูปเกนสูงๆแล้วค่านอยส์แบนด์วิดท์ประมาณได้

$$\text{BL} = \left(\frac{1}{2}\right) \left[ \omega_n (\xi + 1) \right] \frac{1}{4\xi} \quad \text{---(59)}$$

สมการ (57) เขียนได้

$$\overline{\theta_n^2} = \frac{N_o \text{BL}}{V^2} \quad \text{---(60)}$$

กำหนดก่อนหน้าวงจรเฟสล็อกูป เป็นวงจรกรองความถี่ผ่านย่านมีแบนด์วิดท์ เท่ากับ  $B_i$  แล้วสามารถหาค่ากำลังของนอยส์ทางด้านอินพุทได้คือ

$$N_i = N_o B_i$$

สัญญาณต่อสัญญาณนอยส์อินพุทคือ  $\text{SNR}_i = V^2 / N_i$  ดังนั้นเฟสจิทเตอร์เขียนได้

$$\overline{\theta_i^2} = \frac{\text{BL}}{\text{SNR}_i B_i} \quad \text{---(61)}$$

หมายถึงว่าค่าเฟสจิทเตอร์จะแกว่งมากเมื่ออัตราของ  $\text{SNR}_i$  ลดลงหรือขนาดของวงจรกรองความถี่ผ่านที่อินพุทมีขนาดมากขึ้น โดยขนาดของเฟสจิทเตอร์ที่เอาท์พุทของเฟสล็อกูปที่ป้อนกลับไปเปรียบเทียบกับเฟสอินพุท แล้วทำให้เฟสล็อกูปสามารถจะล็อกอยู่ได้ นั้น ขนาดของเฟสจิทเตอร์ต้องแกว่งอยู่ในย่านเชิงเส้นของเฟสดีเทคเตอร์หรือ เฟสจิทเตอร์ rms ( $\sqrt{\overline{\theta_n^2}}$ ) น้อยกว่า 0.3 rad จากสมการ (61) เราสามารถจำกัดขนาดเฟสจิทเตอร์โดยการจำกัดขนาดของค่าลูปนอยส์แบนด์วิดท์แต่การจำกัดขนาดของค่าลูปนอยส์แบนด์วิดท์หรือให้ค่า  $\omega_n$  มีขนาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

น้อยๆ แล้ว จากสมการ (41) ค่าเวลาพูลอินของรูปจะมีค่ามาก ดังนั้นการกำหนดค่ารูปแบนด์วิดท์ต้องคำนึงถึงค่าเวลาพูลอินด้วย

ถ้าเรานิยาม

$$\Theta_n^2 = 1 / 2SNRL \quad \text{---(62)}$$

โดย SNRL เป็นสัญญาณต่อสัญญาณนอยส์อินพุทของรูปจะได้

$$SNRL = \frac{SNR_i B_i}{2BL} \quad \text{---(63)}$$

ซึ่งหมายถึงค่า SNRL จะขึ้นอยู่กับค่าสัญญาณต่อสัญญาณนอยส์อินพุท แบนด์วิดท์ของวงจรรองความถี่ผ่านย่าน ค่ารูปแบนด์วิดท์, โดยค่า SNRL เป็นตัวบอกว่าคุณภาพของรูปสามารถปรับปรุงอัตราส่วนสัญญาณต่อสัญญาณนอยส์ขึ้นได้ดีเพียงใด โดยในทางปฏิบัติกำหนดค่า SNRL มากกว่า 6 dB จึงทำให้ เฟสล็อกกรุปสามารถล็อกสัญญาณอินพุทโดยไม่เกิดการหลุด (loss of locked)

### 2.1.11 การสังเคราะห์ความถี่ด้วยเฟสล็อกกรุป

การสังเคราะห์ความถี่ด้วยเฟสล็อกกรุป เป็นการสร้างความถี่ขึ้นใหม่ ด้วยสัญญาณความถี่อ้างอิงที่มาตราฐานโดยโครงสร้างสำหรับการสังเคราะห์ความถี่แสดงได้ดังรูปที่ 2.1.11.1

จากรูปส่วนที่เพิ่มเข้าไปจากโครงสร้างของเฟสล็อกกรุป ที่ได้กล่าวมาแล้วคือวงจรหาร  $N$  ( $1/N$ ) โดยถ้า  $f_r$  เป็นความถี่อ้างอิงที่มีความถี่ที่คงที่แล้ว ความถี่เอาต์พุทของ VCO จะเท่ากับขนาดของความถี่อ้างอิง (frequency reference:  $f_r$ ) คูณกับจำนวน หาร  $N$  หรือเขียนได้

$$f_o = f_r \times N \quad \text{---(64)}$$

หรือกล่าวได้ว่าความถี่เอาต์พุท ( $f_o$ ) จะเป็นจำนวนเท่าของความถี่อ้างอิงความถี่ที่ป้อนกลับจากวงจร VCO ที่นำมาเปรียบเทียบกับความถี่ที่อ้างอิงที่เฟสดีเทคเตอร์ (PD) หารด้วยจำนวน  $N$  ให้เท่ากับความถี่อ้างอิงสำหรับการทรานเฟอร์ฟังก์ชันของเฟสล็อกกรุปที่มีวงจรหาร  $N$  ในส่วนป้อนกลับเขียนทรานเฟอร์ฟังก์ชันได้คือ

$$\frac{\Theta_o(s)}{\Theta_r(s)} = \frac{K_o K_d F(s) / s}{1 + K_o K_d F(s) / N s} \quad \text{---(65)}$$

สำหรับทรานเฟอร์ฟังก์ชันของรูปใดๆเขียนได้

$$\frac{\Theta_o(s)}{\Theta_r(s)} = \frac{G(s)}{1 + G(s)H(s)} \quad \text{---(66)}$$

$G(s)$  = ฟอว์เวิร์ดเกน (forward gain)

$H(s)$  = เกนป้อนกลับ (feedback gain)

$G(s) H(s)$  = เกนลูปเปิด (open loop gain)

จาก สมการ (65) เราได้ฟอว์เวิร์ดเกนคือ

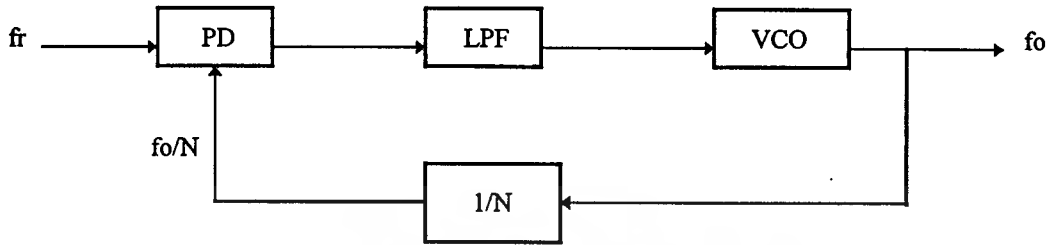
$$G(s) = \frac{K_o K_d F(s)}{s} \quad \text{---(67)}$$

และเกนลูปเปิดของเฟสล็อกกรุป คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$G(s) H(s) = \frac{K_o K_d F(s)}{N \times S}$$

----(68)



รูปที่ 2.1.11.1 แสดงโครงสร้างเฟสล็อกสำหรับกรสังเคราะห์ความถี่

สำหรับการสังเคราะห์ความถี่วงจรรองความถี่ต่ำ ในรูปจะเลือกใช้วงจรรองแบบแอกคิฟ เนื่องจากคิงกระแอสอินพุทน้อย ทำให้ค่าความผิดพลาดในสถานะสงบของเฟสดีเทคเตอร์เอาท์พุทมีค่าน้อย จากวงจรรองในรูปในรูป 2.1.3.1 ซึ่งมีทรานเฟอร์ฟังก์ชันแสดงในสมการที่ (9) แทนลงในสมการ (65) จะได้

$$\frac{\theta_o}{\theta_r} = \frac{K_o K_d (sT_2 + 1) / T_1}{s^2 + s \times K_o K_d T_2 / NT_1 + K_o K_d / NT_1}$$

----(69)

จะได้ความถี่ธรรมชาติของรูป และค่าแดมปีงแฟกเตอร์คือ

$$\omega_n = (K_o K_d / NT_1)^{1/2}$$

$$\xi = (T_2 / 2) \omega_n$$

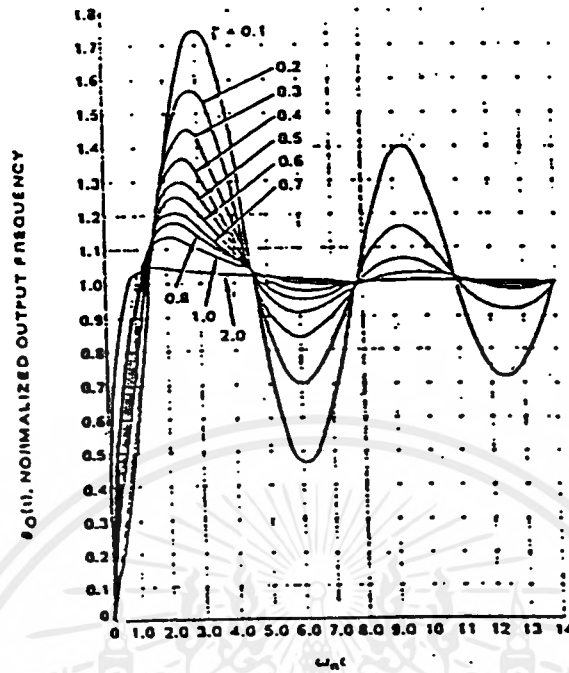
----(70)

ค่าความถี่ธรรมชาติ, ค่าแดมปีงแฟกเตอร์ของรูปจะเป็นพารามิเตอร์ที่เราสามารถกำหนดได้โดยการกำหนดค่าพารามิเตอร์ดังกล่าว เราจะกำหนดโดยพิจารณาจากความต้องการต่อการตอบสนองของรูปในสภาวะทรานเซียน ความสามารถมอดูเลทความถี่ที่ต้องการในกรณีทีรูปถูกมอดูเลทด้วยสัญญาณเบสแบนด์ และคุณภาพของรูป

### 2.1.12 ผลตอบสนองสภาวะทรานเซียน

สำหรับเฟสล็อก การสังเคราะห์ความถี่การเปลี่ยนสเตรปของความถี่ โดยการเปลี่ยนการหารในรูป ป้อนกลับทำให้เกิดการเปลี่ยนแปลงเฟสเอาท์พุท โดยสามารถหาการเปลี่ยนแปลงในสภาวะทรานเซียนโดยการทำอนุตสเตรปสมการที่(19) แล้วอินเวอร์สลาปลาซทรานสฟอร์มซึ่งผลของเฟสเอาท์พุทในสภาวะทรานเซียนของเฟสล็อก ที่ใช้วงจรรองแบบแอกคิฟแสดงได้ดังรูป 2.1.12.1

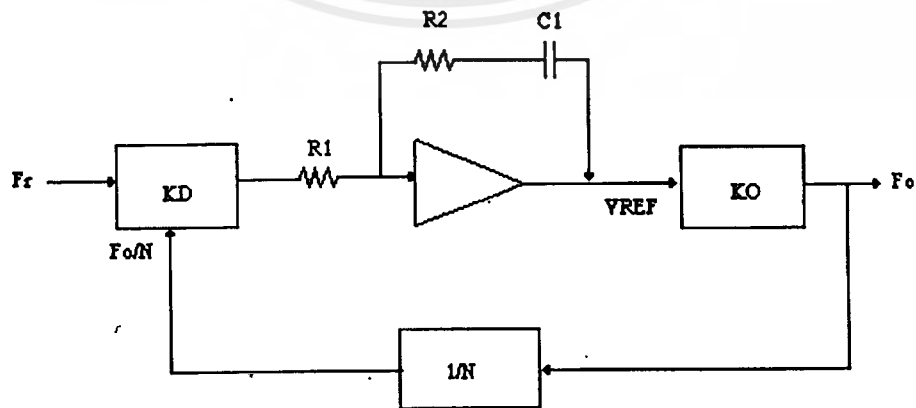
จากรูปค่าอัตราแดมปีงที่ 0.707 ซึ่งเป็นค่าเหมาะสมสำหรับรูปอันดับสอง จากรูปเมื่อค่า  $\omega_n(t) > 4.5$  ค่าพีคโอเวอร์ชูท (peak over shoot) จะน้อยกว่า 20% ดังนั้นเราสามารถกำหนดเวลาเซตติง (setting time) ได้เท่ากับ  $t_s = 4.5/\omega_n$  หรือค่าความถี่ธรรมชาติของรูปมีผลต่อเวลาเซตติงของรูป



รูปที่ 2.1.12.1 แสดงเฟสเอทท์ทุกในสภาวะทรานเซียนของเฟสล็อกกลุ๊ป ใช้วงจรกรองแบบแอกติฟ

### 2.1.13 การลดทอนของไซค์แบนด์นอยส์

เนื่องจากการตั้งคราะห์ความถี่ด้วยเฟสล็อกกลุ๊ป เป็นการควบคุมโดยการป้อนกลับ สัญญาณอินพุทที่ควบคุมให้วงจร VCO กำเนิดความถี่ให้มีความถี่คงที่เป็นแรงดันคิซี ถ้าหากมีสัญญาณรบกวนใดๆปะปนสัญญาณคิซี สัญญาณรบกวนนี้จะเป็นสัญญาณที่มอดูเลทเข้าไปในวงจร VCO เกิดเป็นไซค์แบนด์ที่ไม่ต้องการขึ้น การวิเคราะห์การเกิดไซค์แบนด์ แสดงโครงสร้างได้ดังรูป 2.1.13.1



รูปที่ 2.1.13.1 แสดงโครงสร้างของลูปสำหรับวิเคราะห์หาไซค์แบนด์นอยส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากรูปให้  $V_{ref}$  เป็นสัญญาณขาเอาต์พุตของวงจรกรองแบบแอคทีฟ มีลักษณะเป็นสัญญาณริบเบิล (ripple) เกิดขึ้นเนื่องจากการอินทิเกรตของวงจรกรองโดยอินพุตของวงจรกรอง เป็นพัลส์เล็กๆ เกิดจากการที่ วงจรชาร์จปั๊มของเฟสฟรีควีนซิคเทคเตอร์ต้องทำการปิดสวิตช์ช่วงสั้นๆ ทุกคาบความถี่อ้างอิง โดยไซด์แบนด์ ที่เกิดจากการมอดูเลตโดยสัญญาณ  $V_{ref}$  ซึ่งมีขนาดเล็กๆซึ่งถือว่าเป็นการมอดูเลตเฟเอ็มแบบค่าดัชนีการมอดูเลตน้อย (low modulation index) ไซด์แบนด์ที่เกิดขึ้น หรือ  $J1$  จะมีขนาดประมาณเท่ากับ ค่ามอดูเลชันอินเดคซ์ ส่วน 2

$$J1 = (1/2)\beta \tag{71}$$

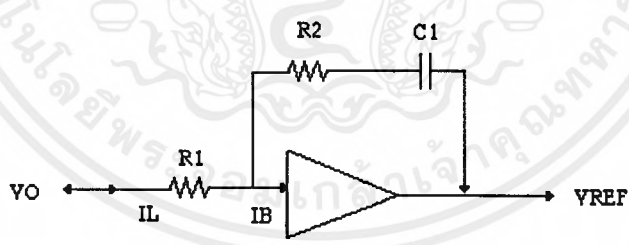
แล้วเขียนไซด์แบนด์เกิดจาก  $V_{ref}$  ได้

$$J1 = V_{ref} K_o / 2\omega_{ref} \tag{72}$$

โดยค่า  $\beta$  หลังมอดูเลชันอินเดคซ์เท่ากับความถี่ที่เบี่ยงเบน หารด้วยความถี่ที่มอดูเลต ซึ่งขนาดของความถี่เบี่ยงเบนจะเท่ากับขนาดของ  $V_{ref}$  คูณกับค่าเกนของ VCO โดยค่าแรงดันของ  $V_{ref}$  มีขนาดของคาบความถี่เท่ากับความถี่อ้างอิงของรูป ในทางปฏิบัติการออกแบบจะกำหนดค่าขนาดของไซด์แบนด์ต่อความถี่ที่ต้องการจริงๆ หรือเป็นไซด์แบนด์ต่อคลื่นพาห์ เป็นรูปขนาดของ dB หรือเขียนได้

$$\frac{\text{sideband}}{\text{carrier}} = 20 \log \frac{V_{ref} K_o}{2\omega_{ref}} \tag{73}$$

จากสมการ (73)  $V_{ref}$  เป็นค่าพีค (Peak) เกิดจากกระแสรั่วไหลของเฟสดีเทคเตอร์ ( $I_L$ ) และกระแสไบอัสอินพุตออฟแอมป์ ( $I_B$ )



รูปที่ 2.1.13.2 กระแสรั่วไหลของเฟสดีเทคเตอร์และกระแสไบอัสอินพุตออฟแอมป์ ถ้าให้  $V_{ave}$  เป็นแรงดันอินพุตเฉลี่ยเกิดจากกระแส  $I_L$ ,  $I_B$  หรือแสดงได้

$$V_{ave} = (I_L + I_B) R1 \tag{74}$$

$V_o$  เป็นขนาดแรงดันจากยอดถึงยอด (Peak to peak) จะมีขนาด 2 เท่าของ  $V_{av}$  ดังนั้นเราสามารถเขียนแรงดัน  $V_o$  เกิดจากกระแส  $I_L$ ,  $I_B$  ได้คือ

$$V_o = 2(I_L + I_B) R1 \tag{75}$$

โดย  $V_{ref}$  จะถูกขยายด้วยอัตราส่วนของ  $R2 / R1$  จากอินพุต  $V_o$  ดังนั้นสมการ (73) เขียนใหม่ได้ว่า

$$\frac{\text{Sideband}}{\text{carrier}} = 20 \log \frac{(\text{IL} + \text{IB}) R_2 K_o}{\omega_{\text{ref}}} \quad \text{---(76)}$$

โดยถ้าหากค่า Sideband/carrier มีค่าลดทอนไม่มากเราอาจจะเพิ่มวงจรกรองความถี่ต่ำผ่านเข้าไปในรูปได้ โดยความถี่คัทออฟของวงจรออกแบบให้ขนาดเท่ากับ  $\omega_c = 5\omega_n$  โดยอัตราการลดทอนของไซด์แบนด์จะลดทอนคือ SB

$$\text{SB} = n \times 20 \times \log (\omega_c / \omega_{\text{ref}}) \quad \text{---(77)}$$

โดย  $n$  เป็นจำนวนอันดับของวงจรกรองในรูป แต่ผลของการเพิ่มวงจรกรองความถี่ต่ำผ่านเข้าไปในรูปจะทำให้เกิดการเลื่อนเฟสในรูปทำให้ผลของเสถียรภาพของรูปเปลี่ยนแปลงไป

#### 2.1.14 เสถียรภาพของรูป

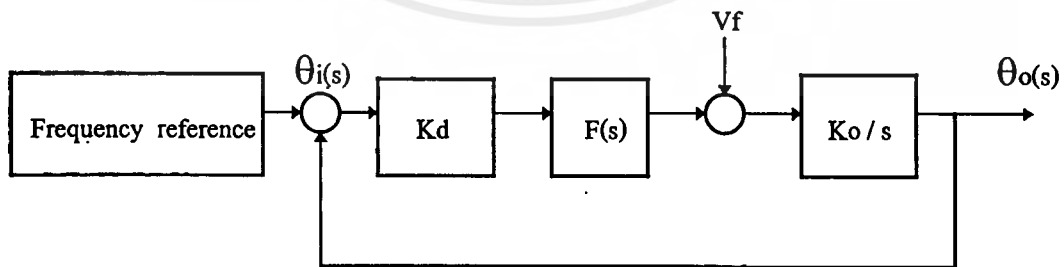
สำหรับการหาเสถียรภาพของรูปอาจจะวิเคราะห์ได้จากการใช้โบดพล็อต (Bode Plot) ทั้งแมกนิจูดและเฟสของเกนรูปเปิดในสมการ (69) เทียบกับความถี่โดยค่าของเกนรูปเปิดที่เท่ากับ 0 dB ค่าเฟสต้องมีขนาดน้อยกว่า -180 องศา หรือกำหนดเฟสมาจิ้น ของรูปคือ

$$\theta_m = 180 + \text{are } G(j\omega_i) \times H(j\omega_1) \quad \text{---(78)}$$

$\omega_1$  เป็นค่าของความถี่ที่ขนาดเกนของรูปเปิดเท่ากับ 1 หรือ 0 dB โดยค่าเฟสมาจิ้นจะเท่ากับ 180 องศา บวกกับเฟสที่เลื่อนของทรานเฟอร์ฟังก์ชันรูปเปิดซึ่งจะเป็นค่าลบ ถ้าหากค่าเฟสมาจิ้นนี้มาก เฟสล็อดรูปจะมีเสถียรภาพมากโดยเราไม่คำนึงถึงการเลื่อนเฟสจากผลของค่าพาราซิติค (parasitic) ในรูป สำหรับการเพิ่มวงจรกรองเข้าไปในรูปเพื่อลดทอนขนาดของไซด์แบนด์จะทำให้ค่าเฟสมาจิ้นลดลง โดยถ้าหากเฟสมาจิ้นมีขนาดน้อยกว่า 0, เฟสล็อดรูปก็จะไม่มีเสถียรภาพ

#### 2.1.15 การมอดูเลตด้วยสัญญาณเบสแบนด์

สำหรับการสังเคราะห์ความถี่ด้วยเฟสล็อดรูป เราอาจจะทำการมอดูเลตสัญญาณเบสแบนด์เข้ากับความถี่  $f_o$  ซึ่งถือว่าเป็นความถี่พาหะที่มีเสถียรภาพทางความถี่ขึ้นอยู่กับความถี่อ้างอิงของรูปโดยแสดงการมอดูเลตแบบ เอฟเอ็ม (FM : Frequency Modulation) ได้ดังรูป



รูปที่ 2.1.15.1 แสดงการมอดูเลตเอฟเอ็ม ในเฟสล็อดรูป

จากรูปสัญญาณเบสแบนด์ถูกบวกเข้าที่อินพุทของ VCO ทำให้ความถี่ของ VCO เปลี่ยนแปลงตามแรงดัน  $V_f$  จากการป้อนความถี่กลับมาเปรียบเทียบกับความถี่อ้างอิงจากอินพุท เป็นแรงดันผลของเฟสเอทท์พุทต่อแรงดันอินพุท  $V_f$  คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta_o(s) = \frac{K_o V_f(s) / s}{[1+(K_o K_d F(s) / s)]} \quad \text{---(79)}$$

สำหรับเอาต์พุตในรูปความถี่ ซึ่งเขียนลาปลาซทรานฟอร์มของเฟสได้คือ

$$\Omega_o(s) = s\theta_o(s) \quad \text{---(80)}$$

ดังนั้นสมการความถี่เอาต์พุตจากผลของแรงดัน  $V_f$  คือ

$$\Omega_o(s) = \frac{s K_o V_f(s)}{s + K_o K_d F(s)} \quad \text{---(81)}$$

จากสมการข้างบนทรานเฟอร์ฟังก์ชันของความถี่เอาต์พุตต่อแรงดันอินพุตคือ

$$\frac{\Omega_o(s)}{V_f(s)} = \frac{s K_o}{s + K_o K_d F(s)} \quad \text{---(82)}$$

ซึ่งส่วนของเทอม  $s / (s + K_o K_d F(s))$  มีลักษณะมีผลตอบสนองความถี่สูงผ่าน ดังนั้น กล่าวได้ว่ารูปแบบควิควิต์ต้องมีค่าต่ำกว่าความถี่ต่ำสุดที่ทำการมอดูเลทเข้ามาในรูป

## 2.2 หลักการส่งวิทยุกระจายเสียงเอฟเอ็ม-สเตอริโอมัลติเพล็กซ์

การมัลติเพล็กซ์ (MULTIPLEX) หมายถึง การส่งสัญญาณหลาย ๆ สัญญาณรวมกันมา เป็นการผสมสัญญาณต่าง ๆ ลงบนเครื่องพาห์อันเดียวกันแล้วส่งไปพอดถึงปลายทางด้านเครื่องรับก็ใช้วิธี การแยกสัญญาณต่าง ๆ ออกมาตามต้องการ

ฉะนั้น การส่งกระจายเสียงระบบสเตอริโอจึงหมายถึง การนำสัญญาณเสียงซีกซ้าย (L) และสัญญาณเสียงซีกขวา (R) มัลติเพล็กซ์รวม ๆ กัน ไปกับคลื่นพาห์ส่งกระจายคลื่นไปยังเครื่องรับ ทางเครื่องรับจะมีขบวนการแยกเอาสัญญาณ L และ R ออกมาจากคลื่นพาห์อีกครั้ง

### 2.2.1 การมัลติเพล็กซ์สัญญาณแบ่งออกเป็น 2 แบบ คือ

1. ไทม์มัลติเพล็กซ์ (TIME MULTIPLEX) เป็นการส่งสัญญาณต่าง ๆ รวมกันมาตามลำดับของเวลา เช่นการส่งสัญญาณภาพของโทรทัศน์ขาวดำธรรมดาเมื่อส่งสัญญาณไปหนึ่งเส้นก็สอดด้วยสัญญาณอื่น ๆ แล้วเริ่มต้นใหม่

2. เฟรควเินซีมัลติเพล็กซ์ (FREQUENCY MULTIPLEX) เป็นการส่งสัญญาณต่าง ๆ รวมกันมาในเวลาเดียวกัน ไม่เรียงตามลำดับเวลา ในการส่งสัญญาณ โทรทัศน์สีก็ใช้การมัลติเพล็กซ์แบบนี้ร่วมด้วย เพราะสัญญาณมีเกะมาพร้อมกับสัญญาณขาว-ดำ ในเวลาเดียวกัน ในการส่งกระจายเสียงระบบเอฟเอ็ม-สเตอริโอมัลติเพล็กซ์ ก็ใช้การมัลติเพล็กซ์แบบนี้ด้วยเช่นกันระบบการส่งกระจายเสียงแบบเอฟ-เอ็มสเตอริโอมัลติเพล็กซ์ที่เหมาะสมและได้รับการคัดเลือกให้ใช้เป็นมาตรฐานในการส่งกระจายเสียงที่ใช้กันในทุกวันนี้ มีสาระสำคัญที่ให้ผลดีในการใช้งานดังนี้

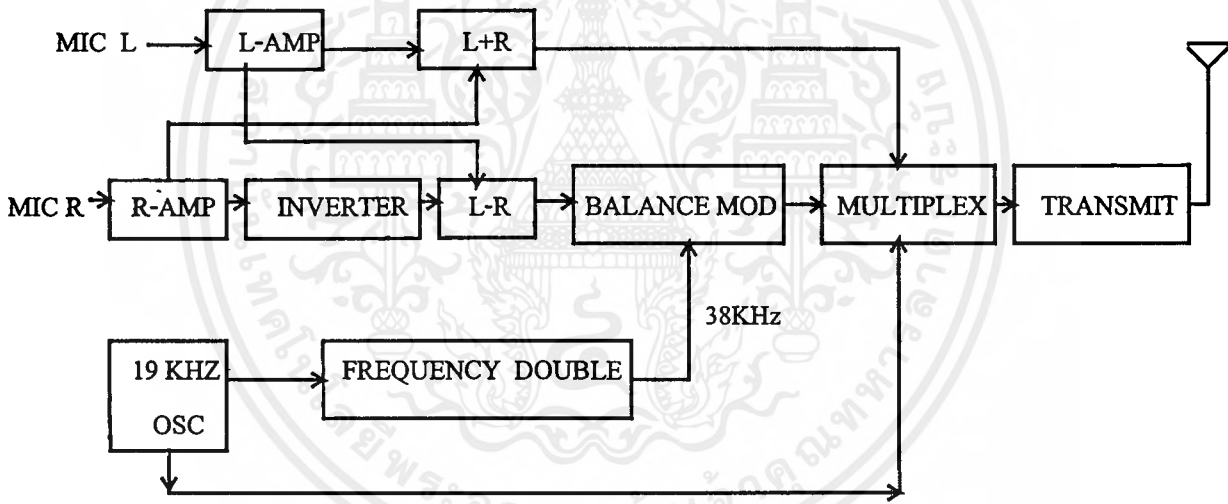
1. ส่งกระจายเสียงด้วยเครื่องส่งเครื่องเดียวและใช้คลื่นพาห์ความถี่เดียวในการส่งออกอากาศโดยมีแบนด์วิดท์ที่เข้ากันได้กับระบบเอฟเอ็มธรรมดา

2.เป็นระบบเอฟเอ็ม-สเตอริโอมีลติเพล็กซ์ที่สามารถให้เครื่องรับเอฟเอ็มแบบธรรมดาสามารถรับฟังสัญญาณได้ด้วยโดยเสียงที่รับฟังได้จะออกมาในแบบโมโนโฟนิก (ไม่มีการแยกทิศทางของเสียง) และไม่มี การรบกวนที่เกิดจากการรบกวนกันระหว่างสัญญาณ คุณภาพของเสียงที่ได้จะด้อยลงเหมือนการรับฟังจาก สถานีเอฟ-เอ็มธรรมดา โดยไม่ต้องมีการตัดแปลงแก้ไขเพิ่มเติมที่เครื่องรับแต่ประการใด

3.เครื่องรับเอฟเอ็มธรรมดาที่รับสัญญาณจากสถานีเอฟ-เอ็มสเตอริโอมีลติเพล็กซ์ถ้าต้องการรับฟังเสียงที่ เป็นระบบสเตอริโอก็สามารถทำได้โดยการแก้ไขตัดแปลงหรือเติมอุปกรณ์บางอย่างเข้าไปในวงจรเครื่องรับเอฟ-เอ็มธรรมดา

2.2.2 หลักการส่งกระจายเสียงระบบเอฟเอ็ม-สเตอริโอมีลติเพล็กซ์ในปัจจุบัน

ในรูปที่ 2.2.2.1 เป็นบล็อกไดอะแกรมที่แสดงหลักการของเครื่องส่งกระจายเสียงระบบเอฟเอ็ม สเตอริโอมีลติเพล็กซ์ที่ได้รับการอนุมัติจากสถาบันFCC.ของสหรัฐอเมริกาเป็นระบบที่ใช้กันอย่างแพร่หลายและเป็นที่ยอมรับของนานาประเทศ (ปัจจุบันประเทศไทยใช้ระบบนี้)



รูปที่ 2.2.2.1 บล็อกไดอะแกรมหลักการของเครื่องส่งวิทยุเอฟเอ็ม-สเตอริโอมีลติเพล็กซ์

หลักการทำงาน เริ่มต้นจากไมค์โครโฟนซ้าย (MIC.L) และ ไมค์โครโฟนขวา (MIC.R) จะรับสัญญาณเสียงเข้ามาขยายที่วงจรขยายเสียงแล้วต่างก็ส่งสัญญาณ L และ R ไปรวมกันเป็นสัญญาณ (L+R) (ที่ภาค L+R) สัญญาณ (L+R) ที่ได้จะถูกส่งต่อไปยังภาคมีลติเพล็กซ์เพื่อเตรียมมีลติเพล็กซ์ร่วมกับสัญญาณอื่น ๆ

สัญญาณส่วนหนึ่งจากภาคขยายเสียง (R) จะถูกส่งไปที่ภาคอินเวอร์เตอร์ (INVERTER) เพื่อกลับเฟสสัญญาณ R ไปจากเดิมอีก 180 องศากลายเป็นสัญญาณ (-R) ส่งไปรวมกับสัญญาณที่มาจากภาคขยายเสียง (L) ที่ภาค (L-R) สัญญาณที่รวมกันนี้จะกลายเป็นสัญญาณ(L-R)ซึ่งจะถูกส่งต่อไปยังภาคบาลานซ์มอดูเลเตอร์ (BALANCE MODULATOR)เพื่อมอดูเลทกับคลื่นพาห้ย่อย38KHz ที่เข้ามาอีกทาง

คลื่นพาห้ย่อย (SUBCARRIER) 38KHz นั้นได้มาจากความถี่คลื่นชาแนล 19KHz จากภาคออกสซิล

เลเทอร์ ซึ่งถูกส่งเข้ามาที่ความถี่ขึ้นอีกสองเท่า ( $19\text{KHz} \times 2 = 38\text{KHz}$ ) ที่ภาคทวีคูณความถี่สองเท่า (FREQUENCY DOUBLER) ความถี่  $38\text{KHz}$  ที่ได้นี้จะถูกใช้เป็นตัวคูณเพื่อส่งไปมอดูเลตกับสัญญาณเสียง (L-R) ที่ภาคบาลานซ์มอดูเลเทอร์

ภาคบาลานซ์มอดูเลเทอร์นอกจากจะทำหน้าที่มอดูเลตสัญญาณเสียง (L-R) เข้าทางส่วนสูงของสัญญาณคลื่นพหุขั้วแล้ว (Amplitude Modulation) มันยังทำหน้าที่กำจัดคลื่นพหุขั้วไม่ให้ไปปรากฏออกไปเป็นสัญญาณที่เข้าที่หูเพียงลำพังสัญญาณเดียวอีกด้วย (สัญญาณที่มอดูเลตรวมกันแล้วเท่านั้นที่ปรากฏออกไปเป็นสัญญาณเอาท์พุทของภาคบาลานซ์มอดูเลเทอร์)

เราเรียกสัญญาณที่มอดูเลตรวมกันระหว่างสัญญาณคลื่นพหุขั้ว  $38\text{KHz}$  และสัญญาณเสียง (L-R) นี้ว่าสัญญาณคลื่นพหุขั้ว L-R และสัญญาณนี้จะถูกส่งไปยังภาคมัลติเพล็กซ์เพื่อมัลติเพล็กซ์รวมกันไปกับสัญญาณอื่น ๆ

นอกจากนี้แล้วภาคออสซิลเลเตอร์ยังแยกส่วนความถี่  $19\text{KHz}$  สำหรับเป็นสัญญาณไฟลิตोटอน ไปยังภาคมัลติเพล็กซ์เพื่อมัลติเพล็กซ์สัญญาณ  $19\text{KHz}$  รวมไปกับสัญญาณอื่น ๆ อีกด้วย

จะเห็นว่าที่ภาคมัลติเพล็กซ์จะเป็นที่รวมของสัญญาณต่าง ๆ คือ 1. สัญญาณเสียง (L+R) จากภาค L+R 2. สัญญาณ (L-R) ซัพแคเรียร์ จากภาคบาลานซ์มอดูเลเทอร์ 3. สัญญาณไฟลิตोटอน  $19\text{KHz}$  จากภาคออสซิลเลเทอร์

สัญญาณทั้งสามนี้สามารถมัลติเพล็กซ์รวมเข้าด้วยกันได้ โดยไม่มีการแทรกแซงสัญญาณต่อกัน เพราะแต่ละสัญญาณมีขอบเขตความถี่ที่ต่างกัันนั่นเอง

สัญญาณรวมมัลติเพล็กซ์จะถูกส่งไปมอดูเลตกับคลื่นพหุขั้วที่ใช้ในการส่งออกอากาศในระบบเอฟเอ็ม ในภาคส่งนี้ก็เหมือนกับเครื่องส่งเอฟเอ็มทั่วไปที่ใช้ส่งในย่านความถี่กระจายเสียง  $88-108\text{ MHz}$  ที่มีการส่งสัญญาณต่าง ๆ ถึงสามสัญญาณออกไปยังเครื่องรับก็เพื่อจุดประสงค์ดังนี้

1. สัญญาณ (L+R) สัญญาณนี้เป็นผลรวมของสัญญาณเสียงซีกซ้ายและซีกขวาเป็นสัญญาณเสียงแบบโมโนที่ด้องส่งสัญญาณนี้ไปด้วยก็เพื่อใช้สำหรับการรับของเครื่องรับเอฟเอ็มธรรมดา ให้รับฟังจากสถานีที่ส่งในระบบสเตอริโอ มัลติเพล็กซ์ได้ เครื่องรับเอฟเอ็มธรรมดา จะรับเอาเฉพาะสัญญาณนี้ไปเป็นสัญญาณเสียงออกสู่ลำโพงเสียงที่ได้จะมีครบทั้งสัญญาณซีกซ้ายและขวารวมกันไม่มีการแยกทิศทางของเสียงและคุณภาพเสียงจะเหมือนกับการรับฟังจากสถานีวิทยุเอฟเอ็มธรรมดาทั่วไป

2. สัญญาณคลื่นพหุขั้ว (L+R) ที่ต้องการ และสัญญาณ (L-R) ไปมอดูเลตกับคลื่นพหุขั้ว  $38\text{KHz}$  ก่อนก็เพราะเราต้องการส่งสัญญาณ (L-R) รวมกันไปด้วยพร้อมกับสัญญาณ (L+R) โดยไม่ต้องการให้สัญญาณทั้งสองมีการแทรกแซงกัน วิธีการนี้เป็นกลวิธีในการมัลติเพล็กซ์สัญญาณเข้าด้วยกันเปรียบเสมือนกับเราต้องการส่งน้ำมันเบนซินและน้ำมันก๊าสซึ่งต่างก็เป็นน้ำมันด้วยกันแต่ต่างชนิดกัน ไปยังจุดหมายปลายทางโดยจำเป็นต้องใส่น้ำมันทั้งสองรวมกันไปในถังเดียวกันถ้าเราทำโดยการเอาน้ำมันเบนซินใส่ลงไปในถังก่อน (ก็เหมือนกับเราเอาสัญญาณ (L+R) มอดูเลตกับคลื่นพหุขั้วที่ใช้ในการส่งออกอากาศ) จากนั้นจึงหาขนาดเล็กกว่าถึงมาบรรจุน้ำมันก๊าส และ ปิดฝาขวดให้แน่น (ทำนองเดียวกับที่เราเอาสัญญาณ (L+R) มอดูเลตกับคลื่นพหุขั้ว) แล้วเอาขวดน้ำมันก๊าสใส่ลงถึงน้ำมันเบนซินอีกทีด้วยวิธีนี้ทำให้เราสามารถเอาน้ำมันเบนซินและน้ำมันก๊าสใส่รวมไปในถังเดียวกันได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดียวกันได้โดยน้ำมันทั้งสองชนิดไม่ผสมปนกัน (เช่นเดียวกับสัญญาณ (L+R) และสัญญาณ (L-R) ซัพแคเรียร์จะไม่มีกรแทรกแซงกัน) เมื่อส่งไปถึงปลายทางเพียงเราทวนขวาน้ำมันก็ค้ำขึ้นก็สมารถแยกน้ำมันทั้งสองชนิดออกจากกันได้โดยง่าย

เราสามารถเอาสัญญาณเสียง (L-R) และ (L+R) ที่ส่งไปมาแปลงสภาพให้แยกเป็นสัญญาณเสียงซีกซ้ายและขวา (L และ R )ปรากฏทางด้านเครื่องรับได้ โดยการนำสัญญาณทั้งสองมาบวกหรือลบกัน ซึ่งแสดงได้ด้วยพีชคณิตดังนี้

เมื่อนำสัญญาณ (L+R) และ (L-R) มาบวกกัน

$$\begin{array}{r} L + R \\ + \\ L - R \\ \hline \end{array}$$

จะได้สัญญาณเสียงซีกซ้าย = 2L

เมื่อนำสัญญาณ (L+R) และ (L - R) มาลบกัน

$$\begin{array}{r} L + R \\ - \\ L - R \\ \hline \end{array}$$

จะได้สัญญาณเสียงซีกขวา = 2R

3.สัญญาณไฟลิตโทน 19KHz เนื่องจากสัญญาณเสียง (L-R) ที่ส่งมายังเครื่องรับเป็นสัญญาณเสียงที่มอดมากับคลื่นพาห่อย่อย 38 KHz ฉะนั้นในการนำมาเสริมหรือหักล้างกับสัญญาณ (L+R) ในวงจรแยกสัญญาณสเตอริโอ (วงจรถัดไค้คเคอร์) เพื่อทำให้เกิดเป็นสัญญาณเสียงซีกซ้ายและขวานั้นจำเป็นต้องมีสัญญาณ 38 KHz ที่มีเฟสสัมพันธ์กัน (SYNCHRONIZE) กับคลื่นพาห่อย่อย ที่มอดมากับสัญญาณ (L-R) เพื่อช่วยให่วงจรถัดไค้คเคอร์ทำงานแยกสัญญาณได้จึงต้องมีการส่งสัญญาณไฟลิตโทน19KHzซึ่งเป็นสัญญาณไฟลิตโทนนี้เป็นค้ำกำเนิดของสัญญาณคลื่นพาห่อย่อยทางด้านเครื่องส่งความถี่38KHzที่ได้จึงมีเฟสที่สัมพันธ์กับสัญญาณคลื่นพาห่อย่อย (L-R) ตลอดเวลา

ขอบเขตความถี่ของสัญญาณมัลติเพล็กซ์ แยกออกเป็นดังนี้

สัญญาณ (L+R) หรือสัญญาณ M = 30 Hz - 15 KHz

สัญญาณไฟลิตโทน = 19 KHz

สัญญาณ (L-R) ซัพแคเรียร์ หรือสัญญาณ S = 23 KHz - 53 KHz

สัญญาณไฟลิตโทน 19 KHz จะอยู่ระหว่างสัญญาณ (L+R) และ (L-R) ซัพแคเรียร์ โดยมีไซค์แบนด์ด้านสูงและต่ำข้างละ 4 KHz เพื่อกันไม่ให้เกิดการรบกวนกับสัญญาณอื่น

แถบความถี่ช่วง 60-74 KHz เป็นของระบบเอสซีเอ SCA ย่อมาจาก Subsidiary Communication Authorization อ่านว่า ซับซีโคอารี คอมมูนีเคชั่น ออโทไรเซชั่น

### 2.2.3 ทฤษฎีการออกแบบวงจรมอดูเลทสัญญาณเอฟเอ็ม สำหรับการกระจายเสียงแบบสเตอริโอ

ในบทนี้จะกล่าวถึงทฤษฎีการออกแบบวงจรมอดูเลทสำหรับความถี่ที่ใช้ในการกระจายเสียงพร้อมทั้งส่วนวงจรเข้าสัญญาณสเตอริโอ (stereo encoder) โดยวงจรมอดูเลทเอฟเอ็ม ออกแบบที่ความถี่ 108 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.3.1 การส่งกระจายเสียงแบบเอฟเอ็ม

สำหรับการส่งกระจายเสียงแบบเอฟเอ็ม นั้น FCC (Federal Communication Commission) ได้กำหนดให้ออกอากาศที่มีความถี่ตั้งแต่ 88 – 108 MHz โดยความถี่พาห้จะคลาดเคลื่อนได้ไม่เกิน  $\pm 2\text{KHz}$  ความถี่เบี่ยงเบน (deviation) สำหรับการมอดูเลท 100% ต้องไม่เกิน  $\pm 75\text{ KHz}$  โดยความถี่ที่มอดูเลทสำหรับสัญญาณเสียงจะมีความถี่ตั้งแต่ 50Hz-15KHz

### 2.2.3.2 การกระจายเสียงแบบเอฟเอ็ม-สเตอริโอ

การกระจายเสียงเอฟเอ็มแบบสเตอริโอ เป็นการส่งสัญญาณเบสแบนด์สองสัญญาณคือสัญญาณข้างซ้ายและขวาไปยังเครื่องรับโดยขบวนการผลิตสัญญาณสเตอริโอเพื่อให้ภาครับแบบโมโนก็สามารถรับสัญญาณได้เช่นกัน เทคนิคที่ใช้สำหรับการส่งสัญญาณเอฟเอ็ม-สเตอริโอ คือใช้เทคนิคผลบวกและผลต่างของซ้ายและขวา (L+ R) และ (L-R) โดยที่ภาครับใช้หลักการบวกและลบสัญญาณผลบวกและผลต่างที่ส่งมาจากภาครับ จะได้สัญญาณซ้ายและขวาตามลำดับ หรือแสดงได้

$$(L + R) + (L - R) = 2L$$

$$(L + R) - (L - R) = 2R$$

โดยสัญญาณ (L - R) ที่ภาครับจะมอดูเลทกับความถี่คลื่นพาห้รอง (sub carrier) ที่เท่ากับ 38 KHz ซึ่งเป็นการมอดูเลทแบบดับเบิลไซด์แบนด์ซัพเพรสส์แคเรีย (double sideband suppress carrier : DSBSC) แล้วจึงมอดูเลทเข้ากับความถี่คลื่นพาห้ของคลื่นเอฟเอ็ม และรวมเอาสัญญาณ (L+R) และสัญญาณไพล๊อทโทน (pilot tone) ที่มีความถี่ 19 KHz เพื่อให้ภาครับสามารถสร้างสัญญาณแคเรีย 38 KHz เพื่อคิมอดูเลทสัญญาณเบสแบนด์ (L-R) สำหรับสัญญาณรวมเบสแบนด์สเตอริโอ  $m(t)$  เขียนได้

$$m(t) = (L+R) + (L-R) \cos 2 \pi f(s) t + p \cos 2 \pi f(p) t$$

โดย L : สัญญาณเบสแบนด์ข้างซ้ายจะถูกจำกัดให้มีความถี่สูงสุดไม่เกิน 15 KHz

R : สัญญาณเบสแบนด์ข้างขวาจะถูกจำกัดให้มีความถี่สูงสุดไม่เกิน 15 KHz

$f(s)$  : ความถี่คลื่นพาห้รองมีความถี่เท่ากับ 38 KHz

$f(p)$  : ความถี่ของไพล๊อทโทนเท่ากับ 19 KHz

P : ระดับสัญญาณไพล๊อทโทน

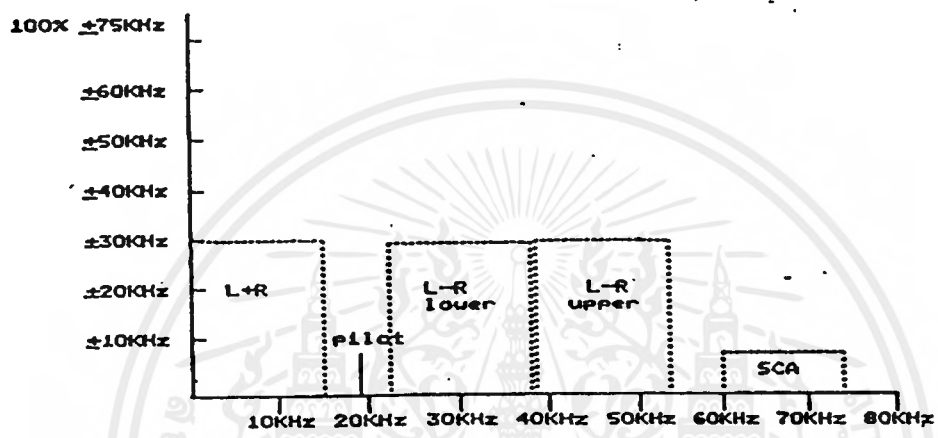
สำหรับอัตราการมอดูเลท FCC กำหนดให้คลื่นพาห้เบี่ยงเบนได้ไม่เกิน  $\pm 75\text{ KHz}$  โดยสัญญาณ (L+R) หรือเรียกว่าสัญญาณหลัก (main signal) และสัญญาณ (L-R) หรือสัญญาณรอง (sub signal) จะมีขนาดแต่ละสัญญาณเท่ากับ 45% หรือทำให้ความถี่คลื่นพาห้เบี่ยงเบนได้ไม่เกิน  $\pm 33.75\text{ KHz}$  ส่วนสัญญาณไพล๊อทโทนมีขนาดเท่ากับ 10% ซึ่งจะทำให้คลื่นพาห้ของเอฟเอ็มเบี่ยงเบนได้ไม่เกิน  $\pm 7.5\text{ KHz}$

### 2.2.3.3 การส่งสัญญาณ เอสซีเอ ในระบบเอฟเอ็ม-สเตอริโอ

สำหรับสัญญาณ FM SCA (FM Subsidiary Communication Authorization) เป็นการใช้อากาศส่งเอฟเอ็ม-สเตอริโอ ส่งสัญญาณอื่นนอกเหนือโปรแกรมที่ส่งตามปกติ โดย FCC กำหนดคุณสมบัติของสัญญาณเอสซีเอ ซึ่งเป็นเบสแบนด์อันหนึ่งของคลื่นพาห้ เอฟเอ็ม ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. กำหนดความถี่ศูนย์กลางอยู่ที่ 67 KHz โดยเปลี่ยนแปลงได้เท่ากับ 500 Hz
2. ความถี่เบสแบนด์เอสซีเอ มีขนาดไม่เกิน 10% ของสัญญาณรวมทั้งหมวกก่อนมอดูเลทหรือทำให้ความถี่พาห์เบี่ยงเบนได้เท่ากับ  $\pm 7.5$  KHz โดยสัญญาณ (L+R), (L-R) จะมีขนาดแต่ละสัญญาณเท่ากับ 40% หรือทำให้ความถี่คลื่นพาห์เบี่ยงเบนได้ไม่เกิน 30 KHz
3. สเปกตรัมของความถี่เอสซีเอ จำกัดอยู่ในช่วงความถี่ 57-75 KHz
4. สัญญาณรบกวนของเอสซีเอ ที่ข้ามช่อง (cross talk) เข้าไปในช่องของสัญญาณสเตอริโอเบสแบนด์ ต้องน้อยกว่า 60 dB



รูปที่ 2.2.3.3.1 แสดงสัญญาณเบสแบนด์ของ เอฟเอ็ม-สเตอริโอ และสัญญาณเอสซีเอ

สำหรับขบวนการผลิตและโครงสร้างภาคส่งสัญญาณเอฟเอ็ม จากรูป 2.2.3.3.2 ภาคส่งสัญญาณ L และ R จะต้องเข้าวงจรพรีเอมพัลส์เพื่อชดเชยสัญญาณความถี่สูงก่อนแล้วจึงเข้าวงจรผลต่าง subtract (L-R) และ วงจรผลรวม adder (L+R) สัญญาณผลต่างคูณเข้ากับความถี่ 38KHz ซึ่งเป็นการมอดูเลทแบบคัมเบิลไซด์แบนด์ ซัพเพรสแคเรีย จะเข้าไปมอดูเลทกับคลื่นพาห์เอฟเอ็ม พร้อมกับสัญญาณ (L+R) และ สัญญาณไฟล็ตโทน โดยการมอดูเลทโดยตรง (direct modulation)

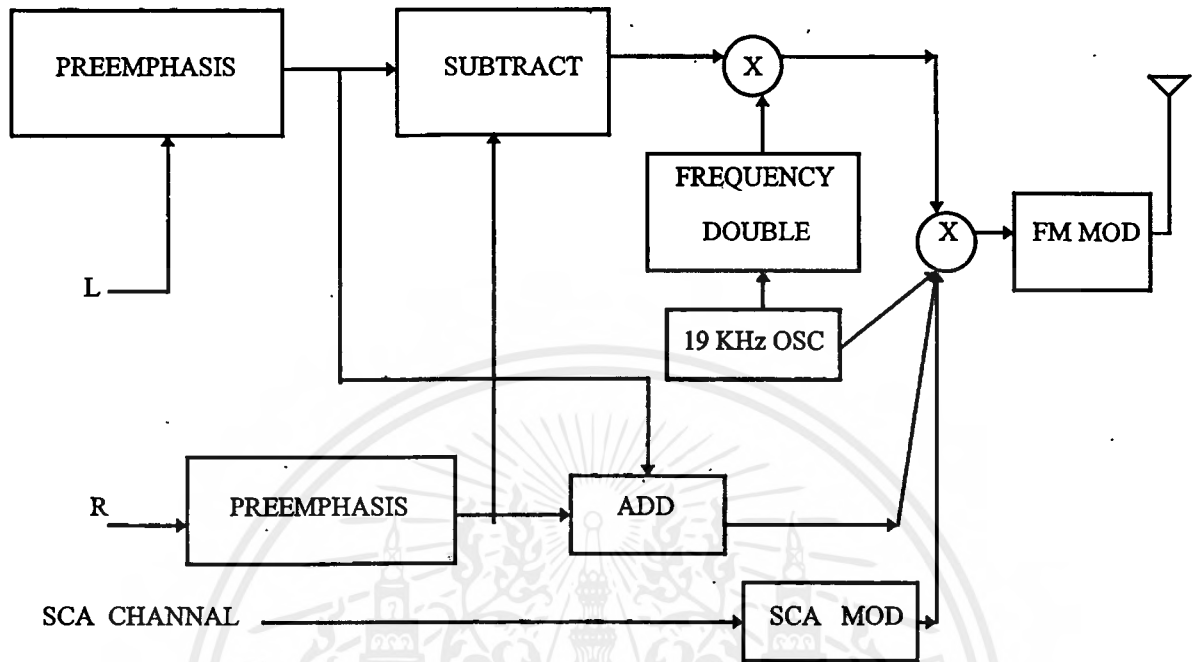
สำหรับขบวนการคิมมอดูเลทสัญญาณเอฟเอ็ม-สเตอริโอ ที่ภาครับสัญญาณความถี่ไอเอฟ(IF)ของเอฟเอ็ม ซึ่งมีความถี่ 10.7KHz สัญญาณจะถูกคิมมอดูเลทโดยวงจรคิสมินเนเตอร์ซึ่งจะให้สัญญาณเบสแบนด์ครอบคลุม ตั้งแต่ 0-75KHz สัญญาณเบสแบนด์สามารถแยกเอาสัญญาณ (L+R), (L-R) และ เอสซีเอ โดยวงจรกรองความถี่ ค่ำ 0-15 KHz จะกรองเอาสัญญาณ (L+R) ออกจากสัญญาณรวมแล้วลดระดับสัญญาณครึ่งหนึ่งแล้วจึงป้อนเข้า วงจรบวก(add)และลบ(subtract)ตามลำดับสัญญาณ (L-R) นั้นได้จากการนำเอาสัญญาณเบสแบนด์ที่อยู่ในช่วง 23-53 KHz ไปคูณเข้ากับความถี่ 38 KHz ที่ได้สร้างจากไฟล็ตโทนคูณ 2 จะได้ว่า

$$(L-R) \cos 2 \pi f x \cos 2 \pi f = (L-R)/2 - ((L-R)/2) \cos 4\pi f$$

สัญญาณข้างขวามีอประกอบด้วย 2 เทอมคือ (L-R)/2 และ (L-R) / 2 .cos 4f โดยสัญญาณผ่าน วงจรกรองความถี่ต่ำจะเหลือสัญญาณ (L-R)/2 ซึ่งขบวนการคูณและกรองความถี่นี้เรียกว่า synchronous demodulator โดยสัญญาณ (L-R)/2 และ (L+R)/2 เมื่อเข้าวงจรบวกและวงจรถบแล้วก็จะ ได้สัญญาณ L และ R ตาม

เอกสารนี้เป็นเอกสารที่สวอนไวสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับ ส่วนสัญญาณเอซซีเอนั้น ได้จากเอาสัญญาณเบสแบนด์ในช่วง 57-75 KHz ผ่านวงจรกรองความถี่ผ่านย่าน แล้วจึงทำการคิมอเลทสัญญาณเอซซีเอนี้



รูปที่ 2.2.3.3.2 แสดงโครงสร้าง ภาคส่งสัญญาณเอฟเอ็ม-สเตอริโอ และสัญญาณ เอซซีเอ

### 2.3 การส่งสัญญาณในระบบเอฟเอ็ม-เอซซีเอ

#### 2.3.1 ลักษณะทั่วไปของระบบ เอซซีเอ

SCA ย่อมาจากคำว่า "Subsidiary Communication Authorization" (หนังสือขออนุญาตประกอบกิจการวิทยุคมนาคม) หมายถึงการส่งกระจายเสียงในระบบเอฟเอ็ม ซึ่งสอดแทรกข่าวสารหรือ รายการที่นอกเหนือไปจากรายการปกติอีกหนึ่ง หรือหลายรายการควบคู่ไปพร้อมกับการส่งกระจายเสียงของระบบเอฟเอ็ม โดยไม่ก่อให้เกิดการรบกวนระหว่างข่าวสาร หรือรายการซึ่งกันและกัน รายการของ เอซซีเอ อาจเป็นสัญญาณเสียงพูดหรือดนตรี เช่นเดียวกับรายการปกติหรืออาจเป็นรหัสหรือสัญญาณอื่นใดก็ได้

- การส่งกระจายเสียงในระบบ FM mono จะใช้ความกว้างแถบคลื่นประมาณ 180 KHz
- การส่งกระจายเสียงในระบบ FM stereo multiplex จะใช้ความกว้างแถบคลื่น ประมาณ 256 KHz
- การส่งกระจายเสียงในระบบ FM stereo multiplex รวมกับ เอซซีเอ จะใช้ความกว้างแถบคลื่นประมาณ 300 KHz

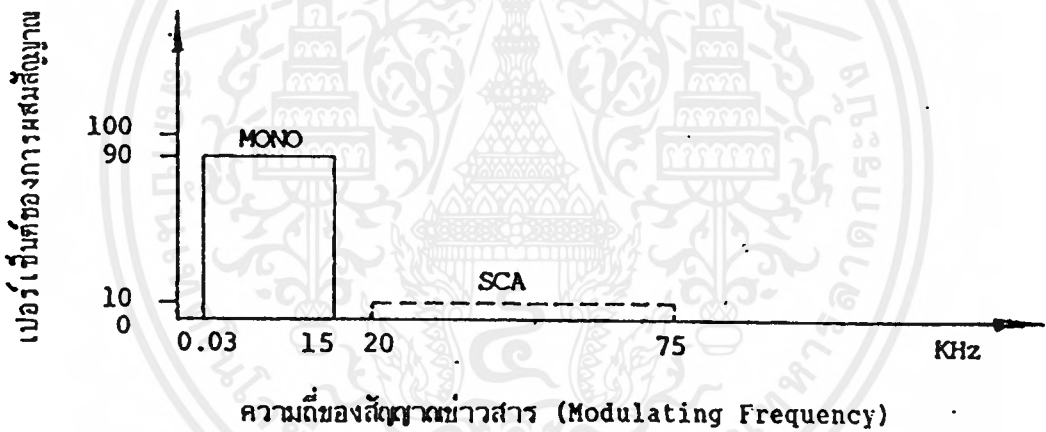
สำหรับสัญญาณเอซซีเอ ที่จะนำไปผสมกับสัญญาณในระบบเอฟเอ็มนั้นจะต้องมี amplitude และ bandwidth อยู่ในขอบเขตจำกัด เพื่อป้องกันมิให้เกิดการรบกวนกับรายการเอฟเอ็มในภาคปกติและ

สัญญาณของสถานีที่ใช้ความถี่ข้างเคียง การรับฟังรายการของเอสซีเอ, เครื่องรับวิทยุระบบเอฟเอ็ม-โมโน ที่ไม่สามารถแยกสัญญาณในระบบสเตอริโอโมัลติเพล็กซ์ได้ เนื่องจากไม่มีอุปกรณ์ในการแยกสัญญาณ

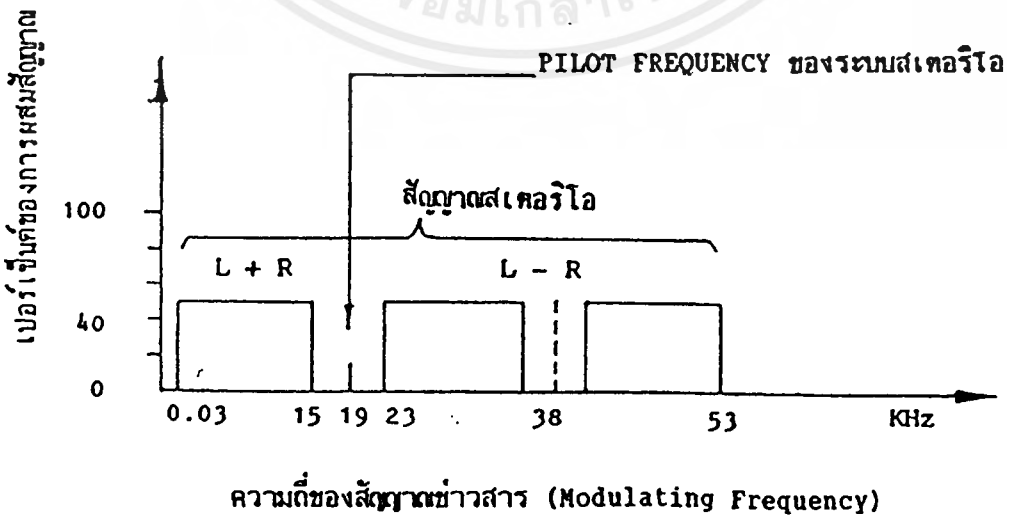
ในรูปที่ 2.3.1.1, 2.3.1.2, 2.3.1.3 และ 2.3.1.4 แสดงถึงความแตกต่างของแถบความถี่ที่ใช้ส่งกระจายเสียงในระบบเอฟเอ็ม-โมโน, เอฟเอ็ม-สเตอริโอโมัลติเพล็กซ์, เอฟเอ็ม-โมโน บวกกับ เอสซีเอ และ เอฟเอ็ม-สเตอริโอโมัลติเพล็กซ์ บวกกับ เอสซีเอ



รูปที่ 2.3.1.1 แสดงการใช้แถบความถี่ของสัญญาณในระบบเอฟเอ็ม-โมโน

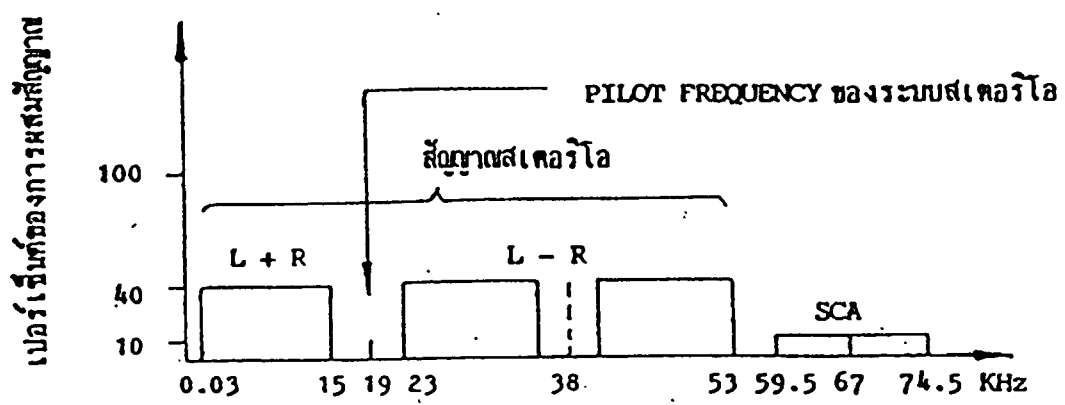


รูปที่ 2.3.1.2 แสดงการใช้แถบความถี่ของสัญญาณในระบบเอฟเอ็ม-โมโน ร่วมกับ เอสซีเอ



รูปที่ 2.3.1.3 แสดงการใช้แถบความถี่ของสัญญาณในระบบเอฟเอ็ม-สเตอริโอ

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3.1.4 แสดงการใช้แถบความถี่ของสัญญาณในระบบเอฟเอ็ม-สเตอริโอ ร่วมกับ เอสซีเอ

ในรูปที่ 2.3.1.1 จะเห็นได้ว่า ระบบเอฟเอ็ม-โมโน ความถี่ของสัญญาณข่าวสาร (modulation frequency) มีความกว้างของแถบคลื่นไม่เกิน 15 KHz รูปที่ 2.3.1.3 แสดงระบบเอฟเอ็ม-สเตอริโอ ซึ่งจะใช้ความกว้างของแถบความถี่เพิ่มขึ้นเป็น 53 KHz โดยมีคลื่นพาห่อย่อย (sub-carrier) ความถี่ 38 KHz เป็นตัวทำให้เกิดการแยกสัญญาณออกเป็นข้างซ้ายและขวา โดยคลื่นพาห่อย่อยนี้ ได้มาจากความถี่ 19 KHz ซึ่งกำหนดขึ้นภายในเครื่องส่ง ความถี่ 19 KHz นี้ ยังใช้เป็นความถี่นำ (pilot frequency) เพื่อให้ทางเครื่องรับทราบว่าเป็นระบบสเตอริโอ มัลติเพล็กซ์ และใช้ในการแยกสัญญาณข้างซ้ายและสัญญาณข้างขวาในเครื่องรับอีกครั้งหนึ่ง

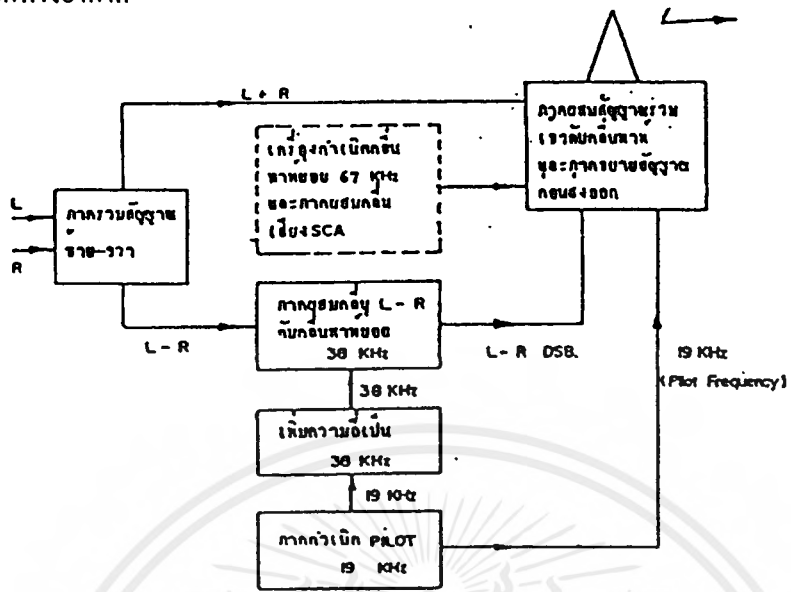
2.3.2 การส่งสัญญาณระบบ เอสซีเอ

การส่งวิทยุกระจายเสียงระบบเอฟเอ็ม มีอยู่ 2 แบบคือ monophonic และ stereo-phonics สำหรับสัญญาณของ เอสซีเอ นั้น สามารถสอดแทรกได้ทั้งสองระบบ แต่จะแตกต่างกันตรงขนาดความถี่ของคลื่นพาห่อย่อย ในระบบโมโน สามารถสอดแทรกจำนวนคลื่นพาห่อย่อยของเอสซีเอ ได้มากกว่ากรณีของระบบสเตอริโอ ในระบบเอฟเอ็ม-สเตอริโอ โดยปกติ จะสอดแทรกคลื่นพาห่อย่อยของเอสซีเอ ได้เพียงหนึ่งหรือสองช่องสัญญาณเท่านั้น หากเกิดกรณีนี้ จะทำให้ความกว้างของแถบความถี่ของคลื่นของวิทยุเกินไป อาจก่อให้เกิดการรบกวนต่อช่องสัญญาณของสถานีที่ใช้ความถี่วิทยุข้างเคียงได้ เมื่อได้ทำการสอดแทรกสัญญาณเอสซีเอ ร่วมไปกับสัญญาณกระจายเสียงหลักนั้นจะต้องจำกัดขนาดและความแรงของสัญญาณ ทั้งสัญญาณกระจายเสียงหลัก และสัญญาณเอสซีเอ ด้วย เพื่อป้องกันไม่ให้เกิดการรบกวนซึ่งกันและกัน

ในการส่งกระจายเสียงระบบเอฟเอ็ม แบบ monophonic, stereophonic, monophonic+SCA และ stereophonic + SCA จะใช้อุปกรณ์ในการส่งที่แตกต่างกัน โดยระบบที่มีเอสซีเอรวมอยู่ด้วย จะมีอุปกรณ์ SCA-generator เพิ่มเข้ามาดังแสดงให้เห็นในบล็อกไดอะแกรม ของระบบ Stereophonic + SCA ดังรูปที่ 2.3.2.1 บล็อกที่แสดงด้วยเส้นประ แสดงถึงส่วนของอุปกรณ์ที่เพิ่มเข้ามาจากระบบการส่งเอฟเอ็ม-สเตอริโอปกติ รายการที่ส่งโดยระบบเอสซีเอ จะถูกผสมคลื่นด้วยคลื่นพาห่อย่อยขนาดความถี่ 67 KHz แล้วส่งไปพร้อมกับสัญญาณสเตอริโอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งเป็นรายการกระจายเสียง เอฟเอ็ม เข้าไปผสมคลื่นกับคลื่นพาห้หลัก ( main carrier) ในเครื่องส่ง แล้วจึงแพร่กระจายคลื่นออกทางอากาศ

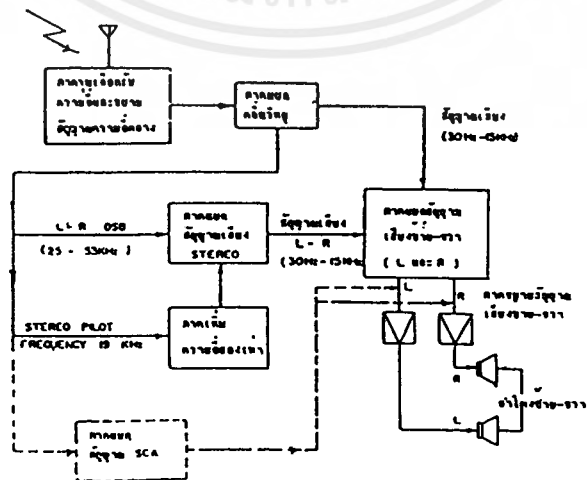


รูปที่ 2.3.2.1 แสดงบล็อกโคเดแครม โดยสังเขป ของเครื่องส่งวิทยุกระจายเสียงระบบ Stereophonic + SCA

### 2.3.3 การรับสัญญาณระบบ เอสซีเอ

กรณีของการรับสัญญาณของสถานีวิทยุกระจายเสียงระบบ เอฟเอ็ม ก็เช่นเดียวกันจะมีการรับอยู่สองแบบ คือ monophonic และ stereophonic หากเครื่องรับวิทยุต้องการรับฟังสัญญาณเสียงในระบบ เอสซีเอ ให้ได้นั้นจะต้องมีอุปกรณ์แยกสัญญาณเอสซีเอ จึงจะสามารถรับฟังรายการหรือข่าวสารของระบบ เอสซีเอได้ ดังแสดงให้เห็นด้วย บล็อกโคเดแครม ของเครื่องรับวิทยุซึ่งมีอุปกรณ์แยกสัญญาณ เอสซีเอ ในรูปที่ 2.3.3.1

ในเครื่องรับระบบเอสซีเอ สัญญาณเอสซีเอ ซึ่งรวมกับสัญญาณสเตอริโอ จะถูกแยกโดยภาคแยกสัญญาณ เอสซีเอ ดังแสดงในบล็อกเส้นประ ภาคนี้จะแยกคลื่นพาห้ย่อย (67 KHz) ออกให้เหลือเพียงสัญญาณข่าวสารในรายการ เอสซีเอ แล้วขยายออกที่ลำโพงของเครื่องรับ



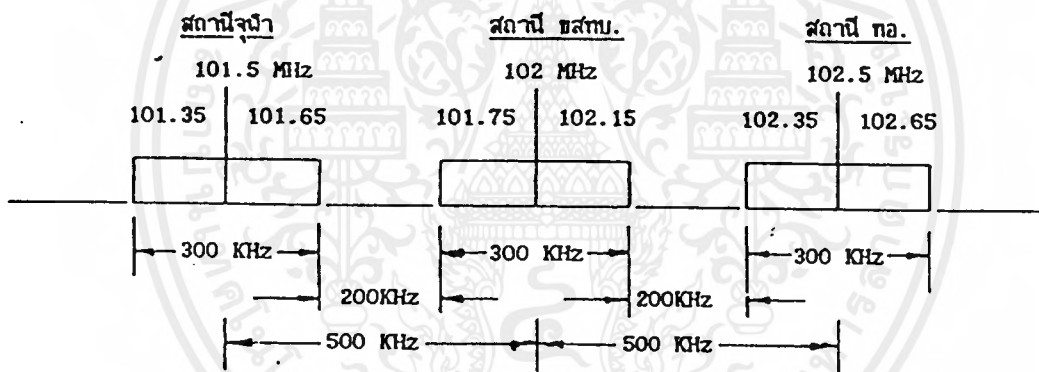
รูปที่ 2.3.3.1 บล็อกโคเดแครม เครื่องรับวิทยุเอฟเอ็ม-สเตอริโอ ที่รับสัญญาณ เอสซีเอได้ด้วย

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.4 การพิจารณาเกี่ยวกับการรบกวนในกรณีสถานีวิทยุเอฟเอ็ม-สเตอริโอ ที่ส่งเอสซีเอ ด้วยการรบกวนข้างเคียง

สถานีวิทยุกระจายเสียงระบบเอฟเอ็ม ในกรุงเทพมหานคร (39 สถานี) ทุกสถานีจะมีความถี่ข้างเคียงห่างกัน 500 KHz สถานี เอฟเอ็ม-สเตอริโอ ที่ส่งรายการเอสซีเอ ด้วย จะมีความกว้างแถบความถี่หรือ Bandwidth ประมาณ 300 KHz  $((2 \times 75) + (2 \times 74.5) = 299 \text{ KHz})$  และสถานีซึ่งออกอากาศในระบบเอฟเอ็ม-สเตอริโอ ที่ไม่มีการส่ง เอสซีเอ จะใช้ความกว้างแถบความถี่ประมาณ 256 KHz  $((2 \times 75) + (2 \times 53) = 256 \text{ KHz})$  จากตัวเลขดังกล่าวจะเห็นว่า จะไม่เกิดการรบกวนกันระหว่างสถานีวิทยุเอฟเอ็ม ที่ส่งคลื่นเอสซีเอด้วย กับสถานีที่อยู่ข้างเคียง

ในอนาคต อาจเป็นไปได้ว่า สถานีวิทยุเอฟเอ็มต่าง ๆ อาจส่งคลื่นเอสซีเอ ด้วย ดังนั้นการใช้ตัวเลขดังกล่าวข้างต้นประกอบการพิจารณา จะพบว่ายังไม่เกิดการรบกวนกันระหว่างสถานีที่อยู่ข้างเคียง ตัวอย่างเช่น สมมุติว่า สถานีวิทยุ ขสมก., สถานีวิทยุจุฬา และ สถานีวิทยุ ทอ. ส่งคลื่นระบบเอสซีเอ อาจใช้การพิจารณาข้างต้น แสดงความกว้างของแถบความถี่ของคลื่นทั้ง 3 สถานีขณะที่ส่งเอสซีเอด้วยว่าจะไม่เกิดการรบกวนกัน ดังแสดงในรูปที่ 2.3.4.1



รูปที่ 2.3.4.1 แสดงความกว้างแถบความถี่ของคลื่นสัญญาณ สถานีวิทยุจุฬา, ขสมก.. และ ทอ. ที่ส่งเอสซีเอ ทั้ง 3 สถานี

ในกรณีของสถานีวิทยุในต่างจังหวัด ปัญหาการรบกวนระหว่างสถานีที่ใช้ความถี่ข้างเคียงยังไม่ต้องพิจารณาถึงเลย เนื่องจากในแผนความถี่วิทยุเอฟเอ็มของประเทศ ได้กำหนดให้สถานีในต่างจังหวัดใช้ความถี่ห่างกันอย่างน้อย 750 KHz

### 2.3.5 การรบกวนกันเองภายในระบบการรับส่งสัญญาณ เอสซีเอ

โดยที่การส่งคลื่นระบบเอสซีเอ หมายถึง การผสมคลื่นอีกชุดหนึ่ง (หรือหลายชุด) เพิ่มจากการผสมคลื่นเอฟเอ็มตามปกติในช่องความถี่เดียวกัน คลื่นผสมดังกล่าวจึงมีช่วงความถี่อยู่ไม่ห่างกันนัก ดังนั้นโอกาสที่จะเกิดการรบกวนกันเองในสถานีส่งระหว่างคลื่นความถี่หลักกับคลื่นเอสซีเอ (crosstalk) จึงอาจเกิดขึ้นได้หากไม่มี

การควบคุมที่ดีพอ โดยเฉพาะอย่างยิ่ง กรณีที่คลื่นความถี่หลักเป็นชนิด เอฟเอ็ม-สเตอริโอ ซึ่งต้องใช้ความกว้างแถบความถี่ถึง 30 Hz – 53 KHz การรบกวนกันเองจึงยิ่งเป็นไปได้มาก

เกี่ยวกับเรื่องนี้ ในกรณีของประเทศสหรัฐอเมริกา FCC (Federal Communication commission) ซึ่งเป็นหน่วยงานกำหนด และ ควบคุมการใช้วิทยุของหน่วยงานเอกชนของประเทศได้กำหนดไว้ว่า ในกรณีของระบบ เอฟเอ็ม-โมโน ความถี่ของคลื่นผสมในระบบเอสซีเอ ที่ใช้จะอยู่ในระหว่าง 20-75 KHz โดยไม่จำกัดว่าจะใช้ชุดคลื่นผสมเอสซีเอ กี่ชุด (กี่รายการ) และผลรวมของความแรงในการผสมคลื่นเอสซีเอ จะต้องสูงไม่เกิน 30% และ คิวสัญญาณรบกวนของเอสซีเอ ที่เข้าไปในช่องความถี่ของสัญญาณเอฟเอ็ม-โมโน จะต้องมีความแรงของสัญญาณเอฟเอ็ม-โมโน ไม่น้อยกว่า 60 dB

กรณีของสถานีวิทยุระบบเอฟเอ็ม-สเตอริโอ ความถี่ของคลื่นผสมเอสซีเอ จะจำกัดอยู่ในระหว่าง 53 – 75 KHz ความแรงในการผสมคลื่นเอสซีเอ จะต้องไม่เกิน 10% (ของผลรวมคลื่นผสมทั้งหมดของสถานี) และ สัญญาณทั้งหมดของเอสซีเอ ที่เลขเข้าไปในช่วงสัญญาณ เอฟเอ็ม-สเตอริโอ จะต้องมีความแรงต่ำกว่าสัญญาณ เอฟเอ็ม-สเตอริโอ ไม่น้อยกว่า 60 dB (เช่นเดียวกับกรณีของสถานี เอฟเอ็ม-โมโน)

เพื่อป้องกันปัญหาการรบกวนกันเองดังกล่าว สถานีส่งที่มีการส่งคลื่นระบบเอสซีเอด้วย จะต้องรับผิดชอบในการดำเนินการทางเทคนิค ให้เป็นไปตามที่หน่วยงานรับผิดชอบของแต่ละประเทศได้กำหนดไว้ หรือไม่ให้เกิดการรบกวนดังกล่าวขึ้น โดยอาจถือเอาตามรายงานของคณะกรรมการที่ปรึกษาการวิทยุระหว่างประเทศ (CCIR) หรือถือปฏิบัติตามก่อนหน้าในประเทศอื่นในกรณีประเทศนั้น ๆ ยังไม่มีการกำหนดในส่วนที่เกี่ยวข้องกับ เอสซีเอ ไว้

## บทที่ 3

## การคำนวณและการสร้าง

## 3.1 การออกแบบเครื่องส่งวิทยุเอฟ-เอ็ม

## 3.1.1 การส่งสัญญาณ เอสซีเอ ในระบบเอฟเอ็ม

สัญญาณเอฟเอ็มนั้นก็คือ สัญญาณความถี่วิทยุที่ซึ่งความถี่ช่วงจะถูกกำหนดโดยการมอดูเลท การเบี่ยงเบนความถี่ไปจากคลื่นพาห้ของสัญญาณเอฟ-เอ็มขึ้นอยู่กับระดับสัญญาณหรือแอมพลิจูดโดยส่วนใหญ่และความถี่ของสัญญาณที่นำมามอดูเลทตามมาตรฐานที่ใช้กันกำหนดค่าเบี่ยงเบนความถี่ที่ใช้กับสถานีส่งวิทยุกระจายเสียงเอฟ-เอ็ม ไร่ที่ 75KHz เมื่อเปอร์เซ็นต์การมอดูเลทเท่ากับ 100%

ค่าเบี่ยงเบนความถี่ 75KHz นี้สัญญาณเสียงที่นำมามอดูเลททั้งที่ความถี่ต่ำเพียง20Hz หรือสูงถึง 15 KHz ก็สามาทำให้เกิดค่าเบี่ยงเบนขนาดนี้ได้ เพราะตัวแปรที่มีผลต่อการเบี่ยงเบนมากกว่า คือระดับของสัญญาณ คือถ้าความถี่เสียงมีระดับ 1 โวลท์ที่ทำให้เกิดการเบี่ยงเบนไป 75 KHz ระดับสัญญาณ 0.1 โวลท์ ก็จะทำให้ได้ค่าเบี่ยงเบน 7.5 KHz ไม่ว่าจะเป็ความถี่เท่าใดสำหรับอัตราส่วนระหว่างค่าเบี่ยงเบนกับความถี่ของสัญญาณที่นำมามอดูเลทเรียกว่า “ คชณีการมอดูเลท ” (modulation index) ใช้สัญลักษณ์ว่า  $\beta$

$$\beta = \frac{\text{ค่าเบี่ยงเบนความถี่ที่มอดูเลท}}{\text{ความถี่มอดูเลท1KHz}}$$

ในสถานีส่งทั่วไป ที่ความถี่มอดูเลท 1KHz เปอร์เซนต์การมอดูเลท 50% (เท่ากับค่าเบี่ยงเบน 37.5 KHz) มีค่าคชณีหรือ  $\beta=37.5$  (37.5KHz/1KHz)

การมอดูเลชันนั้น จะทำการฝากสัญญาณข่าวสารหรือข้อมูลไปกับคลื่นพาห้ ปกติจะทำโดยการใช้สัญญาณข่าวสารหรือข้อมูลมาเปลี่ยนค่าพารามิเตอร์ในคลื่นพาห้ คลื่นพาห้ นั้นโดยปกตินิยมใช้คลื่นพาห้รูปไซน์ (Sinusoidal Wave) ซึ่งแสดงโดยสมการคณิตศาสตร์คือ

$$V = A \sin(2\pi ft + \theta)$$

โดย A คือ แอมพลิจูด

f คือ ความถี่

$\theta$  คือ เฟส

แอมพลิจูด คือ ความสูงของยอดสัญญาณ(ตามรูป3.2) ค่าความถี่ของสัญญาณคำนวณได้จากค่าคาบเวลา (Period) ที่สัญญาณเปลี่ยนแปลงไปจนครบ 1 รอบ ( $T_c$ ) โดยสูตร

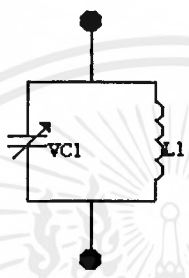
$$f = 1/T_c$$

ส่วนเฟสนั้นค่าพารามิเตอร์ไม่สามารถจะวัดได้โดยสมบูรณ์ ถ้าไม่มีการเปรียบเทียบกับสัญญาณอ้างอิง (Reference Wave) คลื่นอ้างอิงจะเป็นคลื่นรูปไซน์อีกคลื่นหนึ่งที่มีความถี่กับคลื่นพาห้ การวัดเฟสในรอบของคลื่นพาห้ถูกแบ่งเป็น 360 องศา ความต่างเฟส (Phase Difference) หรือบางทีเรียกว่า “เฟสชิฟท์” คือองศา ระหว่างจุดตัดศูนย์ไปสู่ค่าบวก (Positive Going Zero Crossing) ของสัญญาณอ้างอิงและจุดตัดไปสู่ค่าบวกที่ใกล้เคียงที่สุดของสัญญาณคลื่นพาห้ คลื่นพาห้จะมีเฟสตาม (Lag) สัญญาณอ้างอิงอยู่ 90 องศา ที่กล่าวว่าคลื่นพาห้เฟสเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาม เพราะว่าจุดตัดศูนย์ไปสู่ค่าบวกของคลื่นพาห์เกิดขึ้นภายหลังจุดตัดค่าศูนย์ไปสู่ค่าบวกของสัญญาณอ้างอิงที่เฟสตามเรามักจะใช้เครื่องหมายเป็นลบ ดังนั้นคลื่นพาห์จึงมีเฟสเท่ากับ -90 องศา

3.1.2 การมอดูเลตสัญญาณเอฟเอ็ม

การมอดูเลตสัญญาณเอฟเอ็ม ซึ่งเป็นการเปลี่ยนแปลงขนาดความถี่ของคลื่นพาห์ตามสัญญาณ เบสแบนด์ที่มอดูเลต สำหรับในที่นี้จะกล่าวถึงการมอดูเลตแบบตรง (Direct FM) ซึ่งเป็นการมอดูเลต สัญญาณเบสแบนด์ เข้ากับวงจรกำเนิดคลื่นพาห์โดยตรง การสร้างสัญญาณเอฟเอ็ม ให้วงจรกำเนิดความถี่ เช่น วงจรกำเนิดความถี่แบบ LC โดยแสดงวงจรสมมูลยู่ได้ดังรูป 3.1.2.1



รูปที่ 3.1.2.1 แสดงวงจรสมมูลยู่วงจรกำเนิดความถี่แบบ LC ค่าของความถี่ที่กำเนิดขึ้นอยู่กับค่าของ LC ซึ่งเขียนได้เป็น

$$W1 = 1/\sqrt{LC} \text{ ----- (1)}$$

W1 คือความถี่ที่กำเนิดจากวงจรกำเนิดความถี่ LC

โดยค่า C หรือค่าคาปาซิแตนซ์สามารถเปลี่ยนแปลงค่าตามความถี่ที่เข้ามามอดูเลตหรือเขียนได้เป็น

$$C = Co - Kc m(t) \text{ ----- (2)}$$

โดยค่า Co เป็นค่าคาปาซิแตนซ์ขณะที่ไม่มีความถี่ที่อินพุท

Kc ค่าของความไวในการเปลี่ยนแปลงของคาปาซิแตนซ์

m(t) สัญญาณเบสแบนด์ที่มอดูเลต

ดังนั้นความถี่ชั่วขณะใด ๆ คือ

$$W1(t) = \frac{1}{\sqrt{L(Co - Kc m(t))}} \text{ ----- (3)}$$

จากสมการ (3) เขียนได้

$$W1(t) = \frac{1}{\sqrt{1 - Kc m(t)/Co}} \text{ ----- (4)}$$

โดย Wo เป็นความถี่ของวงจรที่ไม่ถูกมอดูเลตด้วยสัญญาณเบสแบนด์สมการ (4) ประมาณได้

$$W1(t) = Wo(1 + \frac{Kc m(t)}{2Co}) \text{ ----- (5)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้ากำหนดค่าคงที่ในการมอดูเลต

$$K_f = \frac{W_o K_c}{2C_o} \quad \text{----- (6)}$$

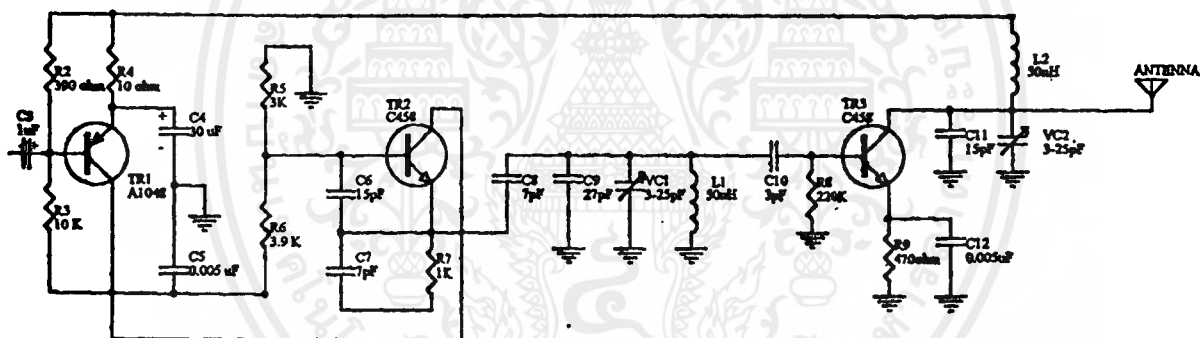
ดังนั้นแสดงได้ว่าวงจรกำเนิดความถี่แบบ LC ใด ๆ ที่ C สามารถเปลี่ยนแปลงตามสัญญาณ เบสแบนด์ อินพุตสามารถกำเนิดสัญญาณเอฟเอ็ม ได้ดังสมการของ เอฟเอ็ม คือ

$$W_1(t) = W_o + K_f.m(t) \quad \text{----- (7)}$$

ซึ่งเป็นสมการของสัญญาณ เอฟเอ็ม

### 3.1.3 การออกแบบวงจรมอดูเลตสัญญาณเอฟเอ็ม

สำหรับในส่วนนี้จะกล่าวถึง การออกแบบวงจรมอดูเลตเอฟเอ็มแบบตรง (Direct Modulation) วงจรมอดูเลตแบบตรง หรือวงจรที่มอดูเลตสัญญาณเบสแบนด์โดยตรงกับวงจรกำเนิดความถี่ใช้วงจร โดยใช้วงจร L-C ออสซิลเลเตอร์คู่ร่วมกับทรานซิสเตอร์ แสดงได้ดังรูป



รูปที่ 3.1.3.1 วงจรมอดูเลตสัญญาณ เอฟเอ็ม

การออกแบบในทางปฏิบัติเลือกใช้ Tr458 กำหนดให้แรงดันของวงจรมีขนาด 12v ถ้ากำหนดให้ค่าอินดักแตนซ์ (L1) ในวงจรมีค่า 50nH และ C1 มีขนาด 22PF แล้วให้วงจรทำงานตั้งแต่ความถี่100MHZ-110MHZได้ คือ

จากวงจรให้ค่ารีแอกแตนซ์ของ RFC มีขนาดสูงมากที่ความถี่ออสซิลเลท ดังนั้นค่าความถี่ออสซิลเลทจะเท่ากับ

$$f_o = \frac{1}{2\pi \sqrt{LC}}$$

โดย

$$C_o = VC1 + C9$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$L \approx 50 \text{ nH}$$

จะได้

$$C_0 = \frac{1}{4\pi^2 f^2 L}$$

$$f = (100\text{MHz}) \quad C_0 = 50.66 \text{ PF}$$

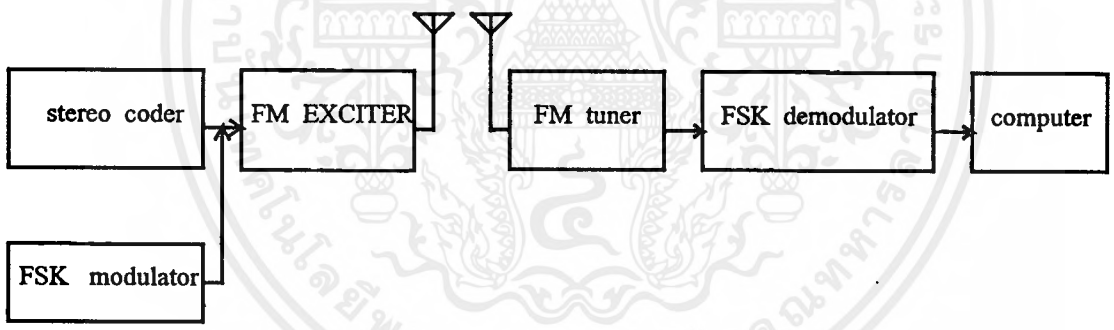
$$f = (110\text{MHz}) \quad C_0 = 41.86 \text{ PF}$$

โดยในทางปฏิบัติต่อทริเมอร์ปรับค่าได้ขนาด 3-25PF ต่อขนานกับ C1 ถึงการเปลี่ยนแปลงของค่าคาปาซิแตนซ์มีขนาดใกล้เคียงกับความต่ำของการสำหรับวงจรที่ใช้งานจริงแสดงได้ดังรูป

ที่เอาท์พุทเราใช้ RF ไซค์ แทนตัวต้านทานที่คอลเลกเตอร์ด้วยเหตุผลที่ว่าเพื่อป้องกันการสูญเสียกำลังไปในตัวต้านทานและเป็นวงจรรองความถี่สูงในตัวเองด้วยซึ่งวงจรนี้จะขยายสัญญาณที่มีความถี่สูงเพียงพอที่จะทำให้ RF ไซค์ เสมือนเปิดวงจรกับสัญญาณไฟสลับ

### 3.2 การออกแบบวงจรมอดูเลทและดีมอดูเลท

ในหัวข้อนี้จะกล่าวถึงการออกแบบวงจรมอดูเลท และดีมอดูเลทสัญญาณดิจิทัล เพื่อส่งในช่องสัญญาณ เอฟเอ็ม-เอสซีเอ โดยในบทนี้จะกล่าวถึงการเข้ารหัสสัญญาณเบสแบนด์, วงจรโมเดมแบบเอฟเอสเค (FSK : Frequency Shift Keying) ที่ออกแบบใช้ในช่องสัญญาณเอฟเอ็ม-เอสซีเอ โดยส่วนของระบบการรับ ,ส่ง ข้อมูลแสดงได้ดังรูป



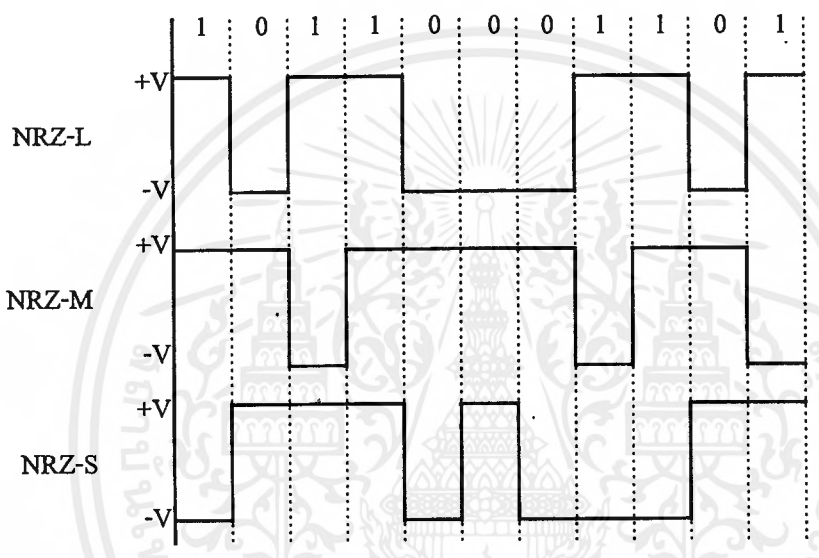
รูปที่ 3.2.1 แสดงระบบการส่งข้อมูลในช่องสัญญาณ เอฟเอ็ม-เอสซีเอ

โดยสัญญาณเอฟเอสเค ที่ใช้ส่งเป็นสัญญาณเบสแบนด์อยู่ในช่องสัญญาณเอฟเอ็ม-เอสซีเอ โดยจากข้อกำหนดความถี่ศูนย์กลางขนาด  $67 \text{ KHz} \pm 500 \text{ Hz}$  สำหรับระบบที่ได้ออกแบบเพื่อให้ง่ายต่อการมอดูเลทกับสัญญาณดิจิทัล จึงเลือกใช้ความถี่ศูนย์กลางหรือความถี่คลื่นพาห์ สำหรับสัญญาณ เอฟเอสเค ขนาด  $67.2 \text{ KHz}$  ซึ่งเป็นขนาด 14 เท่า ของสัญญาณบิตเรท ขนาด  $4800 \text{ bps}$  ซึ่งเป็นจำนวนขนาดของบิตเรทที่มีขนาดสูงสุดของเอฟเอสเค ที่ไม่ทำให้เกิดไซด์แบนด์ไปรบกวน ช่องสัญญาณเมน โปรแกรมของระบบเอฟเอ็ม สำหรับการมอดูเลทกับวงจร FM EXCITER การออกแบบจะต้องปรับให้สัญญาณเอสซีเอ มีขนาด 10% ของสัญญาณเบสแบนด์เอฟเอ็ม ทั้งหมด

#### 3.2.1 สัญญาณดิจิทัลเบสแบนด์

สำหรับสัญญาณเบสแบนด์สำหรับการใช้ส่งข้อมูลดิจิทัล สามารถจะเลือกการทำเข้ารหัส (encode) ได้เป็นหลายประเภทขึ้นอยู่กับความเหมาะสมของช่องสัญญาณ ความต้องการของภาครับ ที่สามารถจะกู้สัญญาณเอกสารนี้เป็นเอกสารที่สแกนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นาฬิกา (clock) จากสัญญาณเบสแบนด์ที่รับได้หรือไม่, หรืออาจจะทำการเข้ารหัสเพื่อแก้ไขการกลับ (invert) ของสัญญาณที่ภากรับเนื่องจากการส่งสัญญาณผ่านวงจรที่ทำให้เกิดการกลับเฟส ในที่นี้จะกล่าวถึงเฉพาะสัญญาณที่ไม่กลับศูนย์แบบระดับ (Non Return to zero-level) หรือ เรียกว่าสัญญาณ NRZ-L และการเข้ารหัสสัญญาณ NRZ-L ให้เป็นสัญญาณไม่กลับศูนย์แบบ อินเวอร์ส (Non Return to Zero Invert) หรือสัญญาณ NRZ-I สัญญาณ NRZ-I นั้นเป็นการใช้การเปลี่ยนระดับ (transition) ของสัญญาณเป็นข้อมูลแทนการใช้ระดับแรงดัน อินพุตมีค่าระดับลอจิกเป็น "1" หรือให้เอาท์พุทเปลี่ยนแปลงระดับทุกครั้งที่มีสัญญาณอินพุตมีค่าเป็นศูนย์หรือเรียกสัญญาณ NRZ-I สองประเภทนี้คือสัญญาณไม่กลับศูนย์แบบมาร์ค (Non Return to Zero-Mark : NRZ-M) และสัญญาณไม่กลับ ศูนย์แบบสเปซ (Non Return to Zero : NRZ-S) ตามลำดับ



รูปที่ 3.2.1.1 แสดงสัญญาณ NRZ-L, NRZ-M, NRZ-S

3.2.2 หลักการเข้ารหัสสัญญาณดิฟเฟอเรนเชียล

กระทำได้โดยหาความแตกต่างระหว่าง สัญญาณที่เอาท์พุทล่วงหน้ากับสัญญาณอินพุตปัจจุบัน นี้ก็ ความแตกต่างกันก็จะได้อาท์พุทที่เป็น "1" (ในกรณี NRZ-M) แต่ถ้าไม่แตกต่างกันเอาท์พุทจะเป็น "0" โดยการ เข้ารหัสแสดงในรูป 3.2.2.1 การหาความแตกต่างของสัญญาณนั้นกระทำได้โดย การมอดูโลสัญญาณ  $a_k, a_{k-1}$  สมการสถานะซีเควนเอาท์พุทแสดงได้ดังนี้

$$a_k = b_k + a_{k-1} \quad \text{----(8)}$$

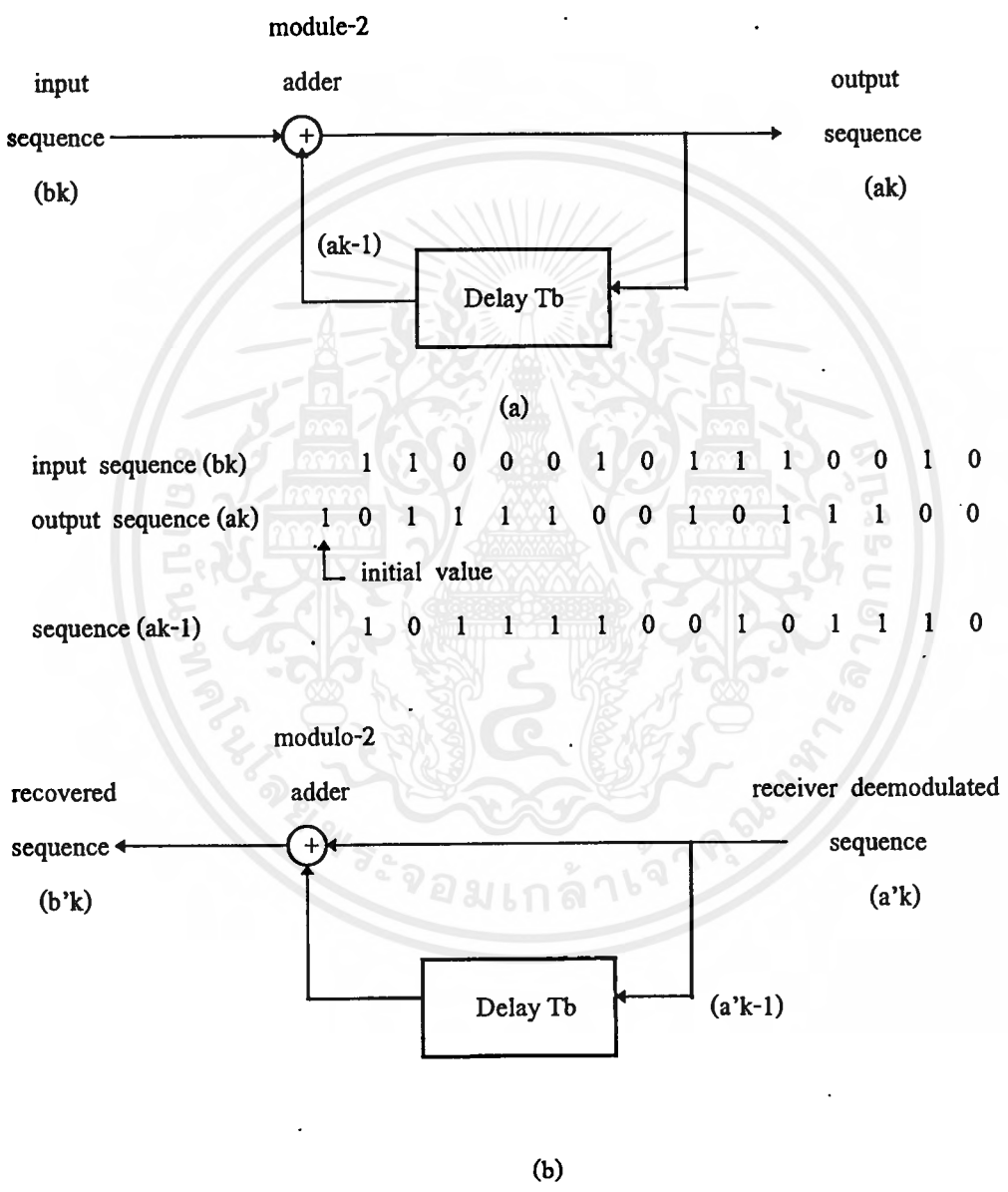
$a_k$  = เอาท์พุทซีเควนเวลาปัจจุบันของ NRZ-M  
 $a_{k-1}$  = เอาท์พุทซีเควนถูกหน่วงไป 1 บิต NRZ-M  
 $b_k$  = อินพุทซีเควนเวลาปัจจุบัน NRZ-L

สำหรับการถอดรหัสสัญญาณ NRZ-M ให้กลับเป็นสัญญาณ NRZ-L ดังเดิม ทำได้โดยนำเอาสัญญาณ NRZ-M ที่ส่งมาหน่วงเวลาไป 1 บิต แล้วทำการมอดูโล เข้ากับสัญญาณปัจจุบัน ดังนั้นสมการแสดงซีเควนคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- $b_k = a_k + a_{k-1}$  -----(9)
- $a_k$  = อินพุตซีเคเวนเวลาปัจจุบันของ NRZ-M
- $a_{k-1}$  = อินพุตซีเคเวนถูกหน่วงไป 1 บิต NRZ-M
- $b_k$  = เอาท์พุตซีเคเวนเวลาปัจจุบัน NRZ-L

สำหรับการพิสูจน์เพื่อแสดงว่า สมการ (9) สามารถทำการถอดรหัสได้ แสดงได้โดยใช้ซีเคเวนของค่าไบนารีในรูป 3.2.2.1 โดยให้สถานะเริ่มต้นของเอาท์พุตก่อนหน้าเวลา  $t_0$  เป็นลอจิก "1" ( $a_{k-1}$  ที่เวลา  $t_0 = 0$ ) แล้วแสดงจำนวน 14 บิต



รูปที่ 3.2.2.1 แสดงการเข้า และถอดรหัสสัญญาณดิฟเฟอเรนเชียล

3.2.3 ความเข้มข้นของสเปกตรัมกำลังของสัญญาณเบสแบนด์

การหาความเข้มข้นของสเปกตรัมกำลังสัญญาณเร้นคัมสามารถเขียนได้เป็น

$$S(f) = 1/T_s |V(f)|^2$$
 ----- (10)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย  $|V(f)|^2$  เป็นค่าเฉลี่ยของฟูเรียรทรานฟอร์มของสัญญาณ  $T_s$  เป็นช่วงเวลาที่วัดสัญญาณ แรนดัม จากสัญญาณ NRZ ช่วงเวลา  $T_s$  เท่ากับช่วงเวลาของแต่ละบิต และถ้าที่  $t$  ที่ 0 เท่ากับกึ่งกลาง บิตของสัญญาณ NRZ สามารถเขียนสัญญาณในโดเมนของเวลาได้ว่า

$$V(t) = \begin{cases} V_b & |t| < T_b/2 \\ 0 & \text{ช่วงเวลาใดๆ} \end{cases} \quad \text{----- (11)}$$

ฟูเรียรทรานฟอร์มของสัญญาณ  $v(t)$  คือ

$$V(f) = \int_{-T_b/2}^{T_b/2} V_b \exp(-j2\pi f t) dt \quad \text{----- (12)}$$

ดังนั้น

$$V(f) = V_b T_b (\sin \pi f T_b / \pi f T_b) \quad \text{----- (13)}$$

จากสมการ (10) หากความเข้มข้นของสเปกตรัมที่เป็นแรนดัมค่าเฉลี่ยเท่ากับค่าฟูเรียรทรานฟอร์ม ของสัญญาณโดย  $T_s$  เท่ากับ  $T_b$  ดังนั้น

$$SNRZ(f) = V_b^2 T_b \left[ \frac{\sin \pi f T_b}{\pi f T_b} \right]^2 \quad \text{----- (14)}$$

ความเข้มข้นของสเปกตรัมกำลังนั้นเกิดขึ้นเป็นลักษณะ sine function โดยจะมีค่าเป็นศูนย์ (null) ทุก ๆ ระยะเวลาที่  $f_b$  ( $f_b = 1/T_b$ ) โดยกำลังส่วนใหญ่จะอยู่ในความถี่ 0 -  $f_b$  ขนาดของสเปกตรัม กระจายอยู่นอกช่วง  $f_b$  มีขนาดเล็กน้อย โดยขนาดของแมกนิจูดสูงสุดอยู่ในช่วง  $f_b - 2f_b$  นั้นเท่ากับ -14 dB เมื่อเทียบกับความถี่ที่ 0 Hz สำหรับการมอดูเลตสัญญาณเบสแบนด์เข้ากับคลื่นพาห์ ในกรณีที่มีมอดูเลตแบบเชิงเส้น เช่นแอมปีจูดชิฟคีย์อิง (Amplitude shift keying : ASK) หรือเฟสชิฟคีย์อิง (Phase shift keying:PSK) การกระจายของความเข้มข้นของสเปกตรัมกำลังของสัญญาณที่มีมอดูเลตแล้ว เท่ากับการย้ายแกนของความถี่จาก 0 Hz ไปยังความถี่ของคลื่นพาห์ ดังนั้นสเปกตรัมของสัญญาณ NRZ ที่กระจายออกจากช่วง 0 -  $f_b$  จะทำให้เกิดไซด์โลบ (side lobe) ออกไปทำให้การใช้แบนด์วิดท์เป็นไปอย่างไม่มีประสิทธิภาพ การแก้ไขปัญหานั้น เราใช้วิธีการจัดรูป (shaping) ของสัญญาณให้อยู่ในรูปที่เหมาะสมโดยรูปแบบหนึ่งที่ใช้กันคือ รัสโคไซน์ (raised cosine) เบสแบนด์ โดยแสดงลักษณะ สัญญาณได้ดังรูป 3.2.3.1

โดยถ้าให้  $t = 0$  เป็นช่วงเวลาที่กึ่งกลางจากสัญญาณเบสแบนด์รัสโคไซน์ที่เป็นแรนดัมแล้ว สัญญาณรัสโคไซน์ได้ในรูปของเวลาคือ

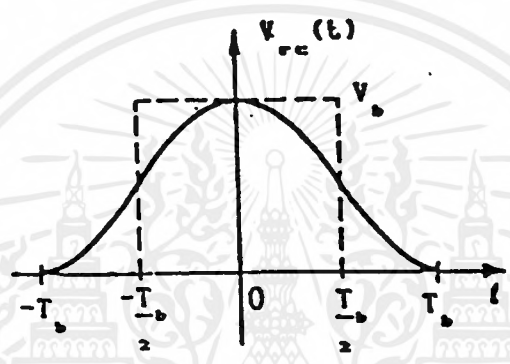
$$V_{rc}(t) = \begin{cases} \frac{V}{2} (1 + \cos \pi t / T_b) & |t| < T_b \\ 0 & |t| > T_b \end{cases} \quad \text{----- (15)}$$

ฟูเรียรทรานฟอร์ม์ของสมการ (15) คือ

$$V_{rc}(f) = V[\sin 2\pi f T_b] / f T_b (1 - 4 f^2 T_b^2) \tag{16}$$

ดังนั้นเราหาความเข้มข้นของสเปกตรัมกำลังได้ดังนี้

$$S_{rc}(f) = V^2 T_b \left[ \frac{\sin 2\pi f T_b}{2\pi f T_b (1 - 4 f^2 T_b^2)} \right]^2 \tag{17}$$



รูปที่ 3.2.3.1 แสดงสัญญาณรีตโคไซน์ NRZ

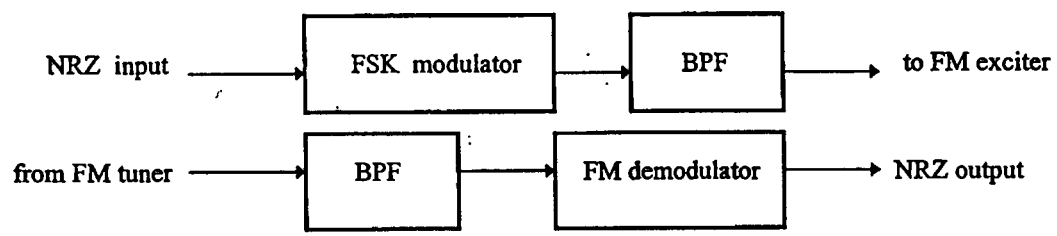
### 3.2.4 การออกแบบวงจรมอดูเลตสัญญาณ เอฟเอตเค

สำหรับการส่งสัญญาณดิจิทัลในช่องสัญญาณเอฟเอ็ม-เอตซีเอ สัญญาณที่เป็นการมอดูเลตแบบดิจิทัลที่ใช้เทคนิคการมอดูเลต และคีมอดูเลตที่ง่ายที่สุดคือการส่งโดยใช้สัญญาณเอฟเอตเค โดยแทน ความถี่

$$f_c(t) = A \cos \omega_1 t \tag{18.1}$$

$$f_c(t) = A \cos \omega_2 t \tag{18.2}$$

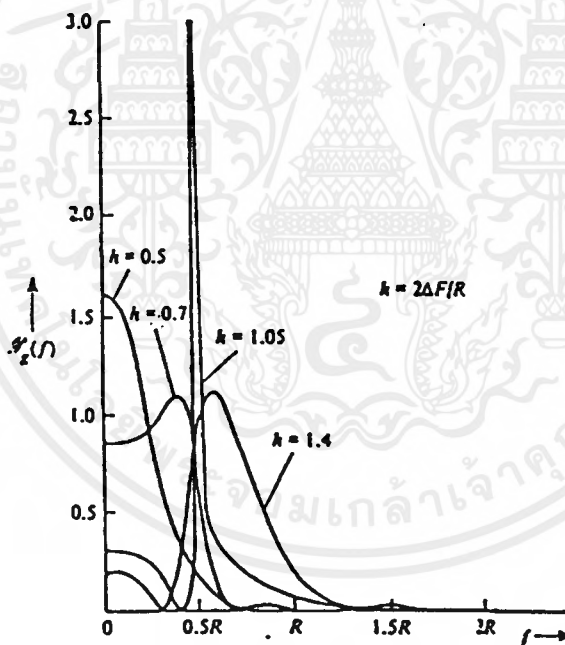
โดยความถี่  $\omega_1$  เป็นความถี่สำหรับสัญญาณเบสแบนด์ที่เป็น "0" และความถี่  $\omega_2$  เป็นความถี่สำหรับสัญญาณเบสแบนด์ที่เป็น "1" สำหรับ โครงสร้างสำหรับการมอดูเลต และคีมอดูเลตแสดงได้ดังรูป



รูปที่ 3.2.4.1 แสดงโครงสร้างการมอดูเลต และคีมอดูเลตสัญญาณ เอฟเอตเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้ไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยโครงสร้างของวงจรภาคมอดูเลเตอร์จะประกอบด้วยวงจรมอดูเลตสัญญาณเอฟเอสด และวงจรกรองความถี่ผ่านย่านสำหรับกรองเฉพาะกลุ่มของความถี่เอฟเอสด ที่อยู่ในช่วงของ เฮตซีเอ เท่านั้น โดยมีความถี่ศูนย์กลางของวงจรกรองเท่ากับ 67.2 KHz ก่อนที่เข้าไปมอดูเลทกับวงจร FM EXCITER สำหรับภาครับประกอบด้วยวงจรกรองความถี่ผ่านย่านซึ่งกรองเอาเฉพาะสัญญาณเอฟเอสด มาทำการคิมมอดูเลท โดยใช้ วงจรเฟสล็อกกลุ๊ป สำหรับสัญญาณเอฟเอสด ขนาดแบนด์วิคท์ของสัญญาณจะขึ้นอยู่กับค้ำมอดูเลชั่นอินเดคซ์ โดยการเลือกค้ำมอดูเลชั่นอินเดคซ์ที่เหมาะสมในการส่ง ถ้าเลือกค้ำมอดูเลชั่นอินเดคซ์ที่มาก ๆ แล้วค้ำ SNR ของการส่งสัญญาณเอฟเอเอ็ม ก็จะสูง หรือหมายถึงค้ำ Bit - Error Rate สำหรับกรณีส่งสัญญาณเอฟเอสดก็จะค้ำ แต่ขนาดแบนด์วิคท์ของสัญญาณจะสูงตามมอดูเลชั่นอินเดคซ์ ดังนั้นในการเลือกค้ำมอดูเลชั่นอินเดคซ์สำหรับสัญญาณเอฟเอสด จึงเลือกให้สูงสุดเท่าที่จะกระทำได้ โดยทำให้เกิดการรบกวนช่อง สัญญาณเมนโปรแกรม น้อยที่สุด ขนาดของสเปคตรัมกำลังของสัญญาณเอฟเอสด จะกระจายอยู่ในช่วงความถี่ 0 - ความถี่บิเทรท(R) สำหรับมอดูเลชั่นอินเดคซ์ที่น้อยกว่า 1, สำหรับมอดูเลชั่นอินเดคซ์มากกว่า 1 ขึ้นไป สเปคตรัมกระจายอยู่ในช่วงความถี่ 0 - 1.5 เท่าของบิเทรท สำหรับในวิทยานิพนธ์นี้ใช้มอดูเลชั่นอินเดคซ์เท่ากับ 0.6



รูปที่ 3.2.4.2 ความเข้มข้นสเปคตรัมกำลังของสัญญาณ เอฟเอสด

### 3.2.5 การออกแบบวงจรมอดูเลตสัญญาณ เอฟเอสด ด้วย เฟสล็อกกลุ๊ป

สำหรับในส่วนของวงจรมอดูเลตประกอบด้วย 2 ส่วน คือ วงจรมอดูเลทโดยใช้ เฟสล็อกกลุ๊ป และวงจรกรองความถี่ผ่าน 67.2 KHz โดย วงจรมอดูเลตสัญญาณเอฟเอสด ในทางปฏิบัติใช้วงจรสร้างความถี่ความถี่ค้ำด้วยแรงค้ำ (VCO) โดยการป้อนสัญญาณเบสแบนด์เข้าที่อินพุทของวงจร VCO โดยเอาท์พุทของสัญญาณจะเปลี่ยนแปลงขนาดของความถี่ขึ้นอยู่กับสัญญาณเบสแบนด์อินพุท

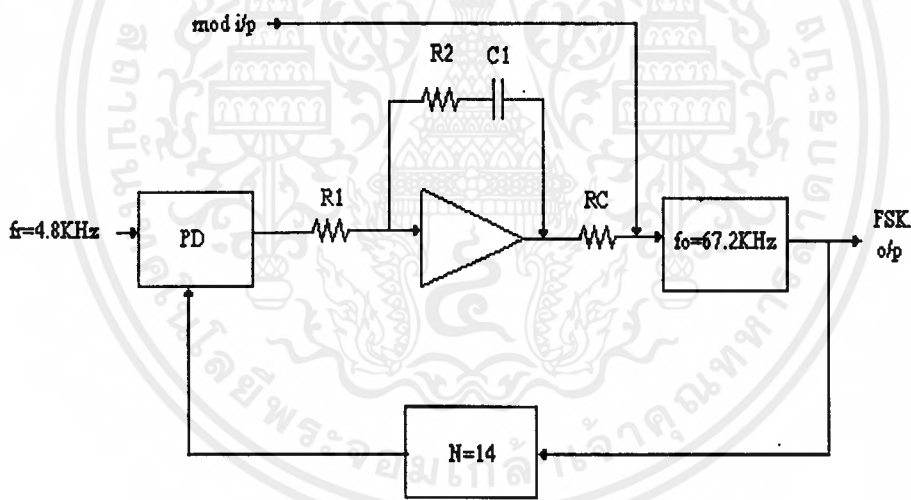
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรมอดูเลตสัญญาณ เอฟเอสเค ซึ่งออกแบบให้มีความถี่ศูนย์กลางอยู่ที่ 67.2 KHz เพื่อให้ความถี่ศูนย์กลางของคลื่นพหุมีเสถียรภาพจึงใช้หลักการของเฟสล็อกกลูป สำหรับควบคุมความถี่ สำหรับการออกแบบเฟสล็อกกลูป เพื่อสร้างความถี่ 67.2 KHz และสัญญาณที่มอดูเลตเข้าในรูปเป็นสัญญาณไบนารีที่เป็นระดับแรงดัน TTL มีบิตเรทเท่ากับ 4800 bps โครงสร้างของรูปแสดงได้ดังรูป 3.2.5.1

โดยรูปออกแบบให้มีความถี่อ้างอิงเท่ากับ 4.8 KHz สำหรับค่าความถี่ธรรมชาติของรูปต้อง ออกแบบให้มีความถี่ต่ำกว่าความถี่ต่ำสุดของสัญญาณที่มอดูเลตเข้ามาในรูป สำหรับในรูปของการสร้างเอฟเอสเคนี้ เลือกค่าความถี่ธรรมชาติของรูปเท่ากับ 10 Hz, VCO เกณฑ์กำหนดให้สามารถเบี่ยงเบนตาม ความถี่ที่มอดูเลตเข้ามาทางอินพุทที่ป้อน โดยตรงกับ VCO โดยในที่นี้ออกแบบให้มีขนาด 1600 Hz / V

โดยโครงสร้างของรูปใช้วงจรรองแบบแอกทิฟ เป็นวงจรรองในรูป วงจร VCO ใช้วงจรรวม XR2206 และเฟสล็อกเตอร์ใช้วงจรรวม 4046 เช่นเดียวกับวงจรรสร้างสัญญาณ 19 KHz ดังนั้นจากการกำหนดค่า K0 และจากสมการของ VCO เกณฑ์ ถ้าให้ค่าคาปาซิแตนซ์สำหรับควบคุมความถี่ของ VCO มีขนาด 1000 pF ค่า Rc สามารถหาได้ คือ

$$RC = (0.32) / K_0 C_0 \tag{19}$$



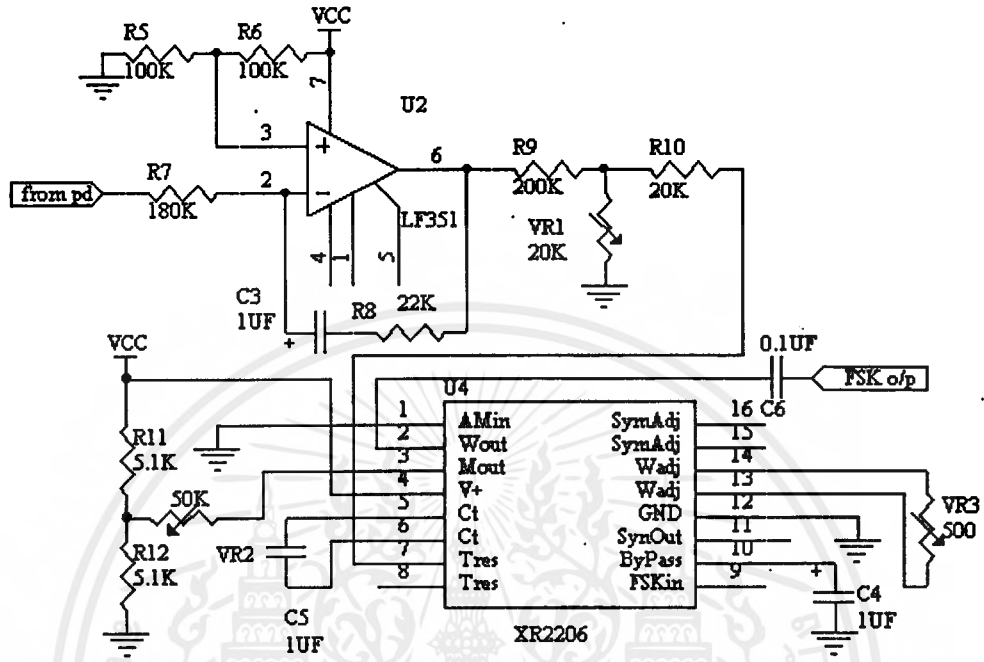
รูปที่ 3.2.5.1 แสดงโครงสร้างของวงจรมอดูเลตสัญญาณ เอฟเอสเค

ค่า Rc หรือความต้านทานที่อนุกรมระหว่างวงจรรองความถี่ในรูป และวงจร VCO จะมีค่า 200 KΩ สำหรับค่า R และ C ของวงจรรองในรูปกำหนดค่าแคมบิ้งแฟคเตอร์ในรูปเท่ากับ 0.707 ถ้า R1 และ R2 สำหรับรูปฟิลเตอร์ถ้ากำหนดค่า C เท่ากับ 1 uF ค่า R1, R2 จะแสดงได้ดังนี้

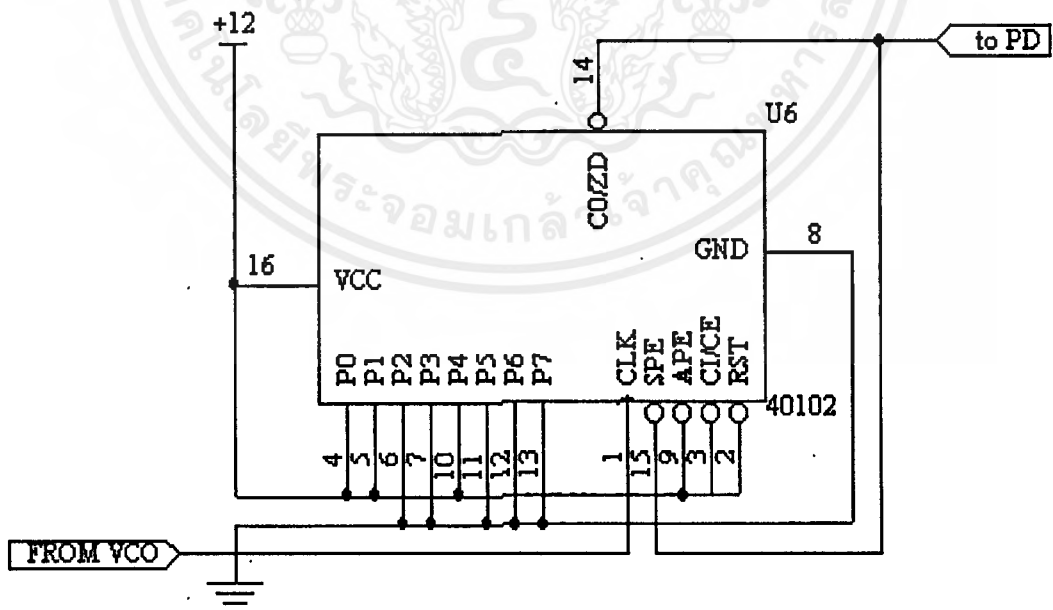
$$R1 = (K_0 K_d) / N (\omega_n^2) C \tag{20}$$

$$R2 = 2\xi / \omega_n C \tag{21}$$

โดยค่า R1 จะมีขนาดเท่ากับ 172 KΩ และ R2 มีขนาด 22.5 KΩ โดยวงจรในทางปฏิบัติแสดงได้ในรูปที่ 3.2.5.2 โดยค่า R1 ในที่นี้คือ R1 ซึ่งใช้ขนาด 180 KΩ และ R2 ในวงจรคือ R2 ใช้ขนาด 22 KΩ ค่า RC คือ R3 ใช้ 200 KΩ และค่า C สำหรับ VCO คือ C4

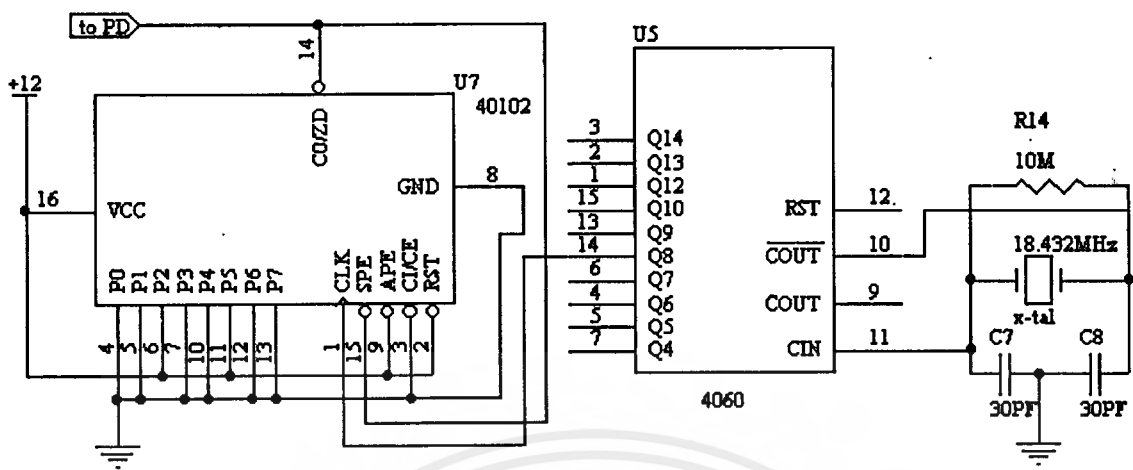


รูปที่ 3.2.5.2 แสดงวงจร VCO และ วงจรกรองของรูป



รูปที่ 3.2.5.3 แสดงวงจรหารความถี่

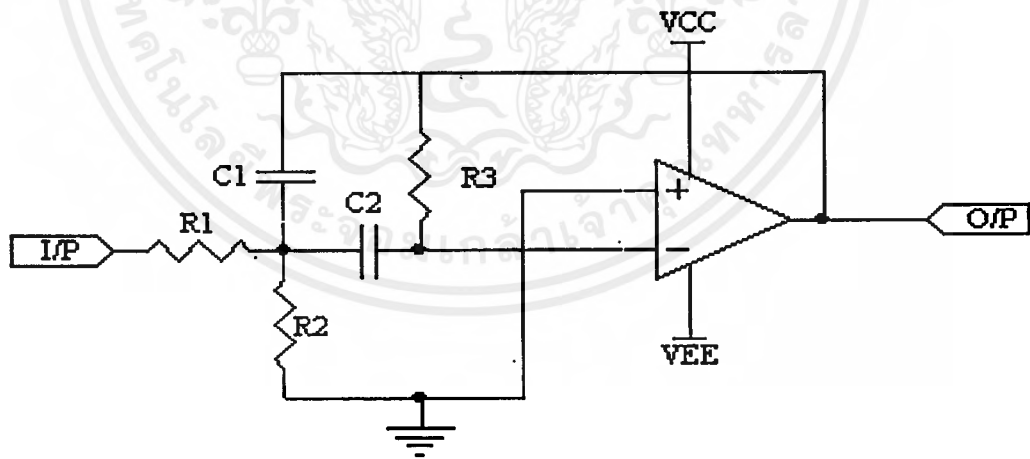
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2.5.4 แสดงวงจรสร้างควมถี่อ้างอิง

### 3.2.6 วงจรกรองความถี่ผ่านย่าน

สำหรับวงจรกรองความถี่ผ่านย่าน .67.2 MHz เลือกใช้วงจรมัลติเฟลด์ ฟีดแบค ( Multiple feedback ) ขนาดออร์เดอร์ 2 ที่มีโครงสร้างดังรูป



รูปแสดง 3.2.6.1 วงจรกรองความถี่ผ่านย่านแบบมัลติเฟลด์ ฟีดแบค

ถ้าให้  $Q$  เป็นค่า Quality factor ของวงจร  
 $\omega_0$  ความถี่ศูนย์กลาง

### H เกนของวงจรที่ความถี่ผ่าน

ทรานเฟอร์ฟังก์ชันของวงจรแสดงได้คือ

$$\frac{V_o(s)}{V_i(s)} = \frac{H \times (\omega / Q) \times S}{S^2 + (\omega_o / Q) \times S + \omega_o^2} \quad \text{---(22)}$$

$$\omega_o^2 = \frac{1}{R_3 C_1 C_2} \left[ \frac{1}{R_1} + \frac{1}{R_2} \right] \quad \text{---(23.1)}$$

$$Q = \frac{1}{\sqrt{\frac{1}{R_3} \left[ \frac{1}{R_1} + \frac{1}{R_2} \right]} \sqrt{\frac{C_1 + C_2}{C_2} \frac{C_2}{C_1}}} \quad \text{---(23.2)}$$

$$H = \frac{-R_3 C_2}{R_1 (C_1 + C_2)} \quad \text{---(23.3)}$$

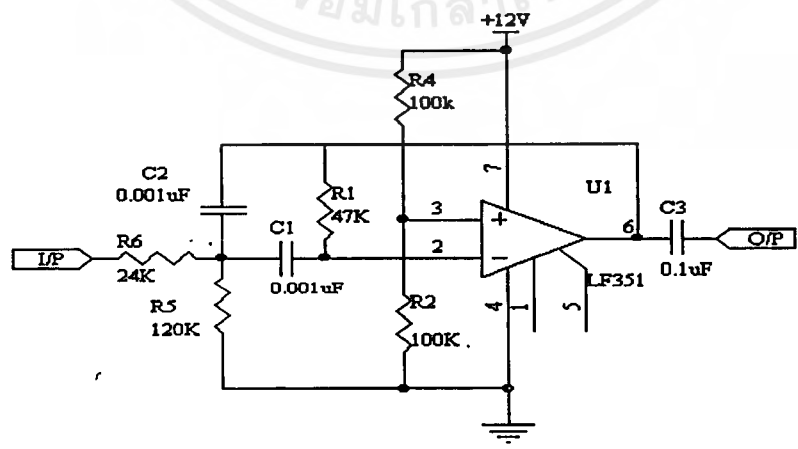
สำหรับการออกแบบกำหนดค่า Q, H, ω<sub>o</sub> และกำหนดค่า C1 และ C2 โดยให้ C1 = C2 ค่า R1, R2, R3 สามารถหาได้จาก

$$R_1 = \frac{Q}{|H| \omega_o C_1} \quad \text{---(24.1)}$$

$$R_2 = \frac{Q}{2Q^2 - |H| \omega_o C_1} \quad \text{---(24.2)}$$

$$R_3 = \frac{2Q}{\omega_o C_1} \quad \text{---(24.3)}$$

สำหรับวงจรกรองความถี่ผ่านย่านสำหรับภาคการมอดูเลตสัญญาณเอพเอสเค กำหนดความถี่ศูนย์กลางเท่ากับ 67.2 KHz และค่า Q สำหรับวงจรกรองความถี่เท่ากับ 10 สามารถหา R1, R2, R3 โดยวงจร ในทางปฏิบัติแสดงได้ ดังรูป

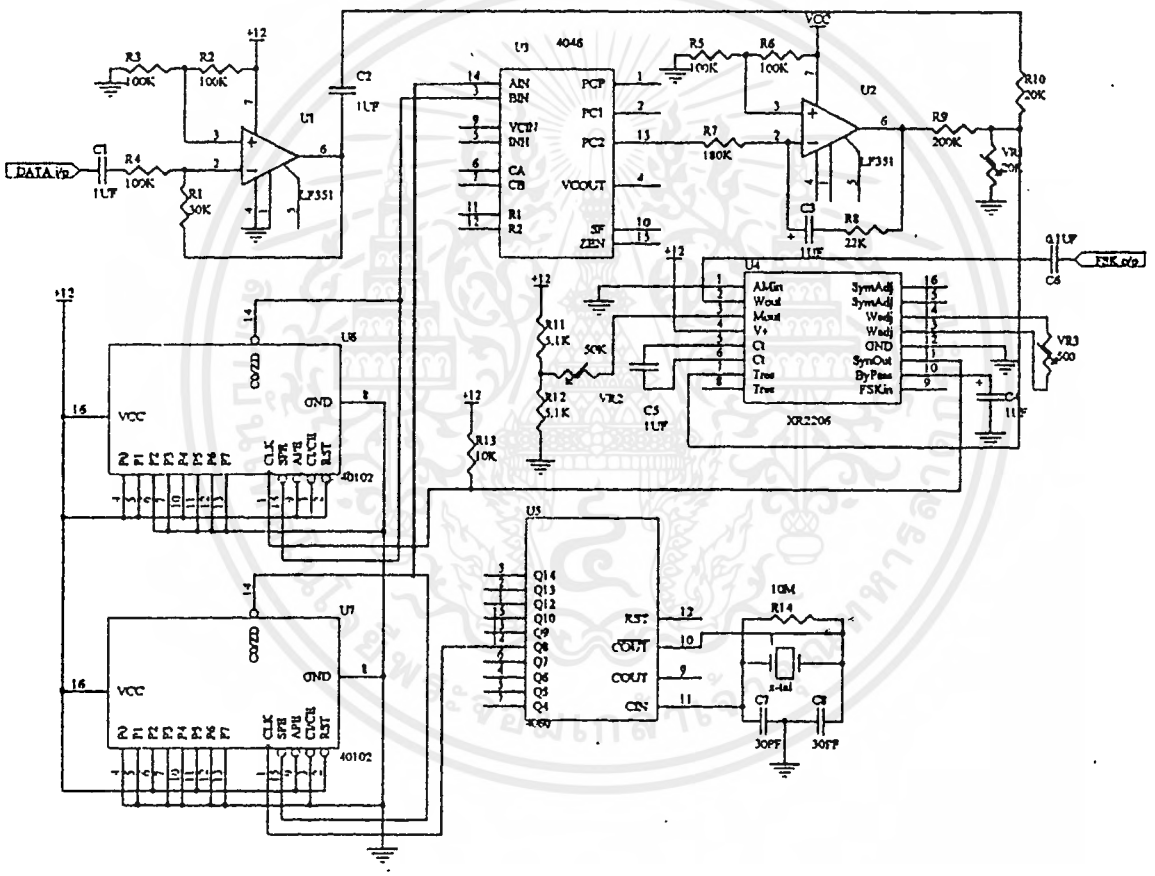


### รูปที่ 3.2.6.2 แสดงวงจรกรองความถี่ผ่าน 67.2 KHz สำหรับภาคมอดูเลตสัญญาณ เอพเอสเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจากรูป R1 ใช้ค่า 24 KΩ , R3 ใช้ค่า 470KΩ โดย R2 อาจใช้ R เกือบมาขนาด 150 Ω สำหรับการปรับเพื่อให้ตรงกับค่า R2 ที่ได้จากการคำนวณ

โดยวงจรมอดูเลทสัญญาณทั้งหมดแสดงไว้ดังรูป 3.2.6.3 สำหรับส่วนที่มอดูเลทสัญญาณเบสแบนด์เข้ากับวงจร VCO ใช้วงจรรวม LF351 (U3) ต่อเป็นบัฟเฟอร์ที่อินพุตสำหรับการมอดูเลทสัญญาณ เบสแบนด์เข้ากับ VCO โดยตรงโดยมี VR1 100 KΩ ต่ออนุกรมกับความต้านทานขนาด 200 KΩ เป็นความต้านทานสำหรับปรับอัตราการมอดูเลท

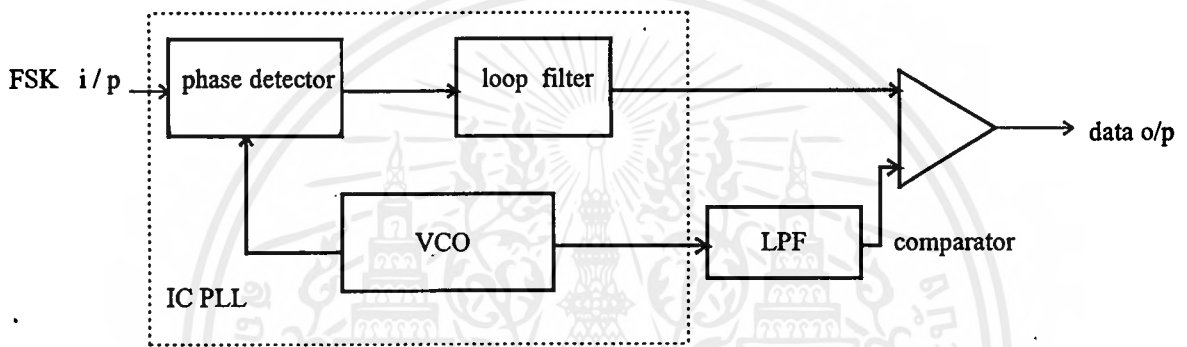


รูปที่ 3.2.6.3 แสดงวงจรมอดูเลทสัญญาณเอฟเอสเค ทั้งหมด

### 3.2.7 การออกแบบวงจรมอดูเลทสัญญาณ เอฟเอสเค

การมอดูเลทสัญญาณเอฟเอสเค ด้วยเฟสล็อกกลุ๊ป สามารถแสดงโครงสร้างได้ดังรูป 3.2.7.1 เอทพุทของสัญญาณเบสแบนด์จะ ได้ที่แรงดันอินพุทของ VCO ของเฟสล็อกกลุ๊ป ซึ่งจะเปลี่ยนแปลงความถี่ที่ชีพท์สำหรับเอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนประกอบที่เพิ่มขึ้นจากวงจรเฟสล็อกถูปลูก คือ วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) และวงจรเปรียบเทียบ (comparator) สำหรับการคิมอดูเลทเมื่อความถี่ VCO ล็อกกับความถี่ที่ชีพท์  $f_L$  หรือ  $f_H$  แรงดันอินพุทที่ป้อนเข้ากับ VCO และอินพุทหนึ่งของวงจรเปรียบเทียบจะมีค่าเท่ากับ  $V_{c1} = (f_L - f_o) / K_o$  และ  $V_{c2} = (f_H - f_o) / K_o$  โดยความแตกต่างแรงดันระหว่าง  $V_{c1}$  และ  $V_{c2}$  คือ  $(f_L - f_H) / K_o$  สำหรับแรงดัน อ้างอิงอีกอินพุทหนึ่งของวงจรเปรียบเทียบได้จากการป้อนแรงดันอินพุทของ VCO เข้าวงจรกรองความถี่ต่ำผ่าน ซึ่งมีค่าเวลากงตัวนานมากเมื่อเทียบกับความถี่ของสัญญาณเอพอสเค ดังนั้นที่เอาท์พุทของวงจรกรองความถี่ต่ำผ่าน จะเป็นค่าสัญญาณดีซี (DC) ซึ่งสัญญาณดีซี จะมีค่าครึ่งหนึ่งของ  $V_{c1}$  และ  $V_{c2}$



รูปที่ 3.2.7.1 แสดงโครงสร้างการคิมอดูเลทสัญญาณเอพอสเค ด้วยเฟสล็อกถูปลูก

ในการกำหนดเงื่อนไขในการออกแบบเฟสล็อกถูปลูก สำหรับการคิมอดูเลทสัญญาณเอพอสเค แสดงได้จากเอเธอร์ทรานเฟอร์ฟังก์ชัน ของเฟสล็อกถูปลูกที่ใช้วงจรกรองพาสซีฟแบบลีด-เล็ก คือ

$$H_o = \theta_o(s) = \frac{s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad \text{----(25)}$$

หาค่าเฟสเอเธอร์ของสมการ (18) โดยอินพุท  $\theta_i(s)$  เป็นสัญญาณเอพอสเค ซึ่งสามารถเขียนได้คือ

$$\theta_o(s) = \frac{s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \frac{\Delta\omega}{s} \quad \text{----(26)}$$

หา  $\theta(t)$  โดยการอินเวอร์สลาปลาซทรานเฟอร์มสมการ (26) จะได้

$$\theta_e(t) = \frac{\Delta\omega}{\omega_n} \exp(-\zeta\omega_n t) \frac{1}{\sqrt{1-\zeta^2}} \sin \sqrt{1-\zeta^2} \cdot \omega_n t \exp(-\zeta\omega_n t) \quad \text{----(27)}$$

ถ้าให้ค่า  $\zeta$  ของถูปลูกเท่ากับ 0.707 แล้วค่า  $\theta_e(t)$  ถูกนอร์มอลไลซ์ด้วย  $(\Delta\omega / \omega)$  ค่า  $\theta_{max}$  จะมีค่าสูงสุดที่  $\omega_n(t) = 1.1$  โดยค่า  $\theta_{max}$  แสดงได้

$$\theta_{max} = 0.45 \Delta\omega / \omega_n \quad \text{----(28)}$$

ในการออกแบบสำหรับคิมอดูเลทสัญญาณค่าเฟสเอเธอร์ของเฟสล็อกถูปลูก ต้องอยู่ในช่วง  $\pi/2$  rad เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการออกแบบเพื่อให้รูปของวงจรมอดูเลตสัญญาณเอฟเอสเคทำงานได้อย่างมีประสิทธิภาพ ในกรณีที่อินพุตมีสัญญาณนอยส์เข้ามาที่สัญญาณเอฟเอสเค ค่าลูปนอยส์แบนด์วิดท์ของลูป(SNRL)จะต้องมากกว่า 6 dB ซึ่งค่าลูปนอยส์แบนด์วิดท์ แสดง ได้ดังนี้คือ

$$SNRL = (SNR_i B_i) / (2BL) \quad \text{--- (29)}$$

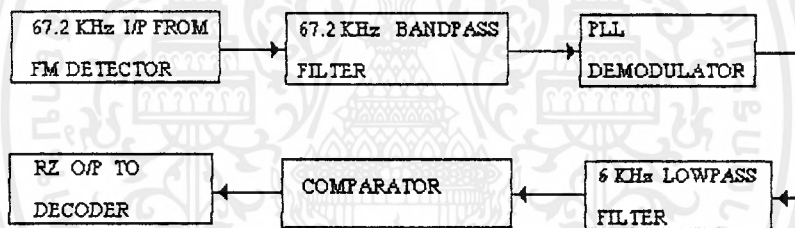
โดย  $B_i$  เป็นแบนด์วิดท์สมมูลย์ของวงจรทางด้านอินพุต โดยในทางปฏิบัติมีขนาดเท่ากับขนาดแบนด์วิดท์ของวงจรโดยค่า  $BL$  สำหรับ เฟสล็อกกลู๊ป ที่ใช้วงจรแบบพาสซีฟลิค-เล็กแสดง ได้คือ

$$BL = (\omega_n / 2) (\zeta + 1/4\zeta) \quad \text{--- (30)}$$

และความถี่เบี่ยงเบน ( $f_d$ ) อยู่ในพิสัยแคปเจอร์ ซึ่งพิสัยแคปเจอร์แสดง ได้คือ

$$\Delta\omega_c = 2\zeta\omega_n \quad \text{--- (31)}$$

### 3.2.8 วงจรมอดูเลตสัญญาณเอฟเอสเค ในการปฏิบัติ

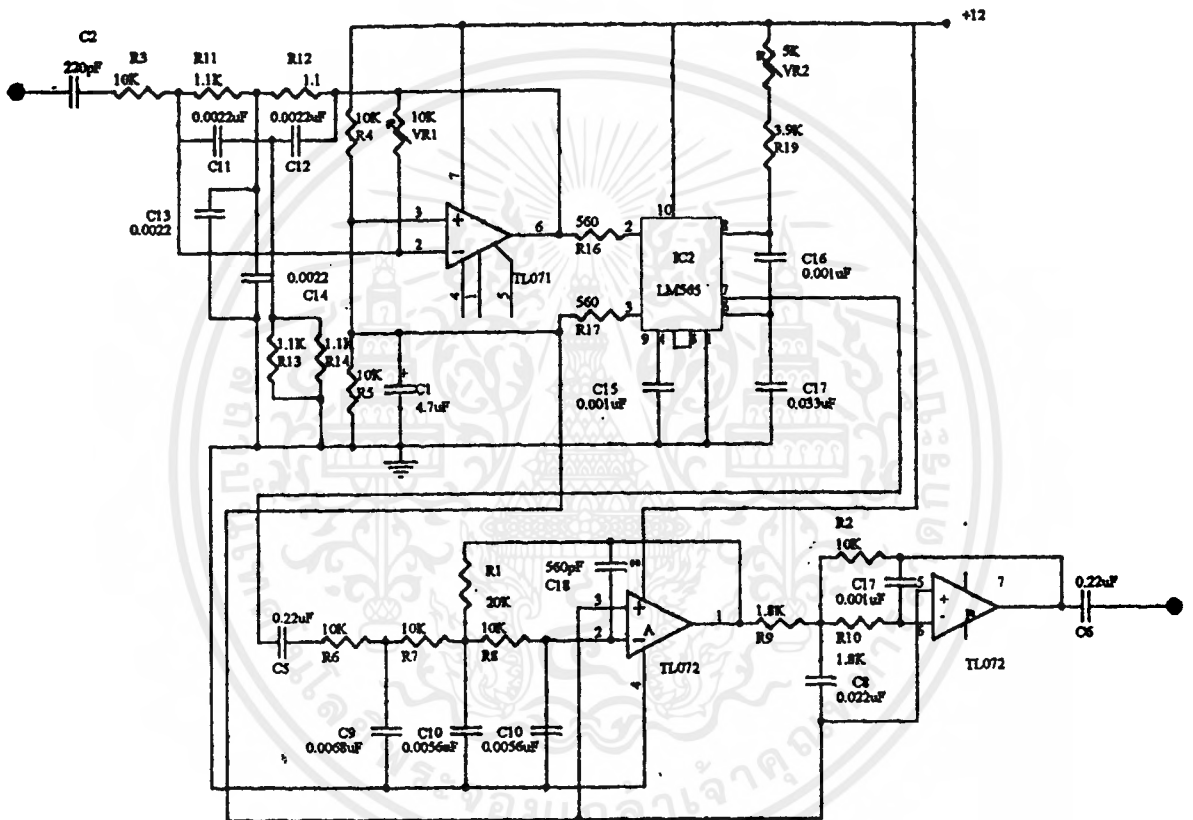


รูปที่ 3.2.8.1 บล็อกโคอะแกรมของภาคคิมอดูเลตในทางปฏิบัติ

ไอซี 1 เป็นเป็นวงจรรองความถี่ 67.2 KHz ผ่านซึ่งประกอบด้วยอุปกรณ์รอบๆข้าง และทางอินพุตเป็นวงจรแบบทวินที (twin-t) เน็ทเวิร์คซึ่งประกอบด้วย  $R_{11}, R_{12}, R_{13}, R_{14}$  และ  $C_{11}, C_{12}$  และ  $C_{13}, C_{14}$  ซึ่งจะต่อเป็นวงจรเน็ทเวิร์คป้อนกลับให้กับไอซี 1 แล้วจะทำให้เกิดการเพิ่มเกนการขยายที่ 67.2 KHz และลดทอนลงอย่างมากสำหรับความถี่ต่ำกว่าหรือสูงกว่า 67.2 KHz และมีวงจร พาสซีฟ-ฟิลเตอร์ เข้าไปที่อินพุตของวงจรทวินทีเน็ทเวิร์ค (Twin-t Network) อีกด้วยได้แก่  $C_2, R_3$  เพื่อที่จะปิดหรือลดทอนความถี่ที่ต่ำกว่า 67.2 KHz ในส่วนวงจรรองความถี่จะ ครอบคลุมย่านความถี่จนถึง 10 KHz นับจากต่ำกว่าหรือสูงกว่าความถี่กลางคือ 67.2 KHz ออกไป VR1 ใช้ปรับเกนของส่วนกรองความถี่ ไอซี 2 เป็นไอซีเฟสล็อกกลู๊ป (Phase Locked Loop) ซึ่งจะทำหน้าที่คิมอดูเลต เอาสัญญาณความถี่ 67.2 KHz ออกมาจากเอฟเอ็ม จากไอซี 1 ซึ่งไอซี 2 (LM565) ประกอบด้วยวงจรรวมความถี่ด้วยโวลท์เดจ (VCO) ซึ่งจะตั้งไว้ที่ 67.2 KHz และจะเข้ามาเปรียบเทียบกับสัญญาณจากเอฟเอ็มดีเทคเตอร์ มีช่วงความถี่ 67.2 KHz ที่ขา 2 ของ ไอซี 2 แล้วสัญญาณ VCO ก็จะถูกส่งไปยังขา 5 ของ ไอซี 2 เอาท์พุทของวงจรเปรียบเทียบบจะถูกแทนที่ ด้วยความแตกต่างของเฟส (phase difference) ระหว่างสัญญาณภายใน และสัญญาณ VCO ในขณะที่เดียวกันความถี่

แม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

free running จะถูกกำหนดค่าของ C15 (0.001  $\mu$ F) ที่ขา 9 และค่าความต้านทานระหว่างไฟบวกกับขา 8 (R15 อนุกรมกับ VR2) ซึ่ง VR 2 นี้เป็นตัวปรับแรงดันไปควบคุมความถี่ออสซิลเลเตอร์(ปรับความถี่กลาง) ดังนั้นเมื่อสัญญาณภายนอกที่เข้ามาทาง IC2 ตรงกับความถี่ที่ตั้งไว้ก็จะตรงกับย่านที่ล็อกไว้ของระบบเฟสล็อกลูป เนื่องจากต้องทำให้สัญญาณรบกวนลดน้อยที่สุด ที่ขา 7 เพื่อที่จะมีผลต่อย่านที่ล็อกไว้น้อยที่สุด โดย ซ็อด ขา 6 และ ขา 7 ใน IC2 ซึ่งจะทำให้แบนวิทที่แคบลงเล็กน้อย IC3a เป็นวงจรถวลพัทฟิลเตอร์ 18 dB / octave เกนการขยายจะเป็นลบหมายถึงการลดทอนความถี่ที่ไม่ต้องการออกไป และ IC3b เป็นวงจรถวลฟิลเตอร์ 12dB / ออกเตฟ และจะมีการลดทอนที่มากกว่าอีกซึ่งเอาท์พุทที่ได้จะส่งให้ภาคแสดงผลต่อไป



รูปที่ 3.2.8.2 วงจรคิมอดูลเลขที่ใช้ในงานในทางปฏิบัติ

จากวงจรที่มีมาของวงจรถวลฟิลเตอร์โดยอาศัยการคำนวณดังนี้

ในส่วนของแบนด์พัทฟิลเตอร์ด้านอินพุทซึ่งเรียกวงจรถวลแอกติฟฟิลเตอร์แบบ ทวิน-ที ดังรูป 3.2.8.3

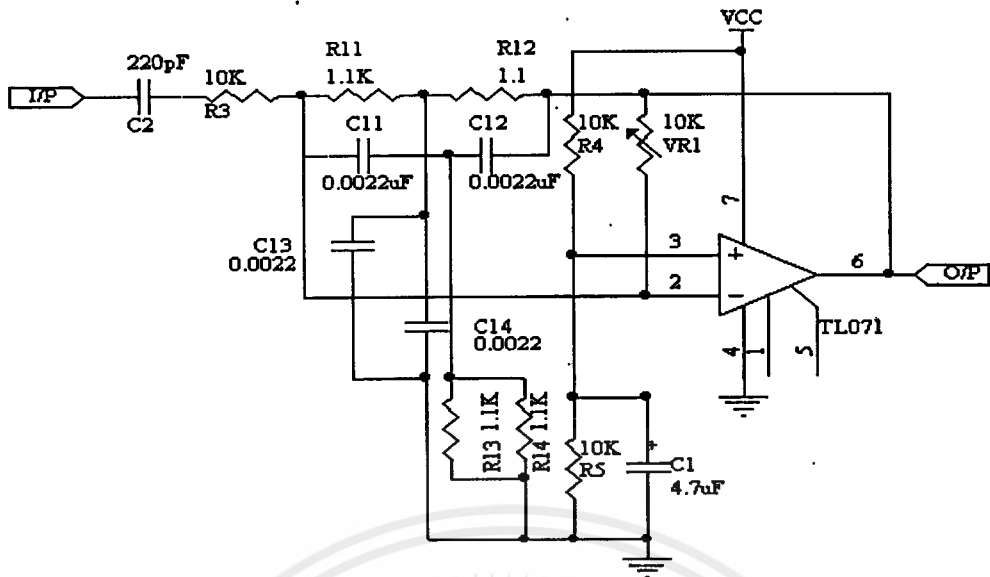
กำหนด  $R11 = R12 = 2 RT$  เมื่อ  $RT = R13/R14$

$C11 = C12 = CT/2$   $CT = C13/C14$

เมื่อ  $f_0 = 67.2 \text{ KHz} = 1/(2\pi RC)$

$= 1/(6.28 \times R2C2)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2.8.3 วงจรแบนด์พาสฟิลเตอร์ แบบทวิน-ที ความถี่กลางที่ 67.2 KHz

กำหนด  $C_{11} = 0.0022 \text{ UF}$

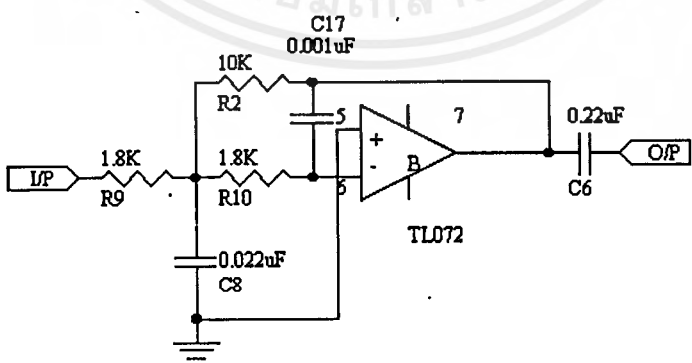
ดังนั้น  $R_{11} = 1 / (6.28 \times 67.2 \text{ KHz} \times 0.0022 \text{ UF})$   
 $= 1.07 \text{ K}\Omega$   
 $\approx 1.1 \text{ K}\Omega$

จะได้  $R_{11} = R_{12} = 11 \text{ K}\Omega$

$R_{13} = R_{14} = 11 \text{ K}\Omega$

และ  $C_{11} = C_{12} = C_{13} = C_{14} = 0.0022 \text{ UF}$

ในส่วนของวงจรโลพาสฟิลเตอร์ ที่ความถี่คutoffที่ 6 KHz ทางด้านเข้าทุก ค่าวนได้ดังนี้



รูปที่ 3.2.8.4 วงจรโลพาสฟิลเตอร์ แบบมัลติเพิลเฟสแบค ความถี่คutoffที่ 6 KHz

เมื่อ  $f_0 = 6 \text{ KHz}$

ให้  $H = 10$  ,  $a = \sqrt{2}$       เมื่อ  $H = \text{gain constant}$  ;  $a = \text{constant}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนด  $C17 = 0.001 \text{ UF}$

$$b = \omega_o C17 = 2\pi \times 6 \text{ K} \times 0.001 \text{ UF} = 37.6 \times 10^{-6}$$

ได้  $R9 = a / (Hb) = 1.8 \text{ K}\Omega$

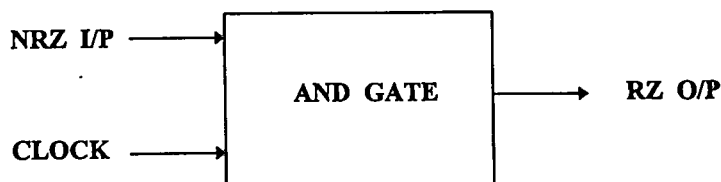
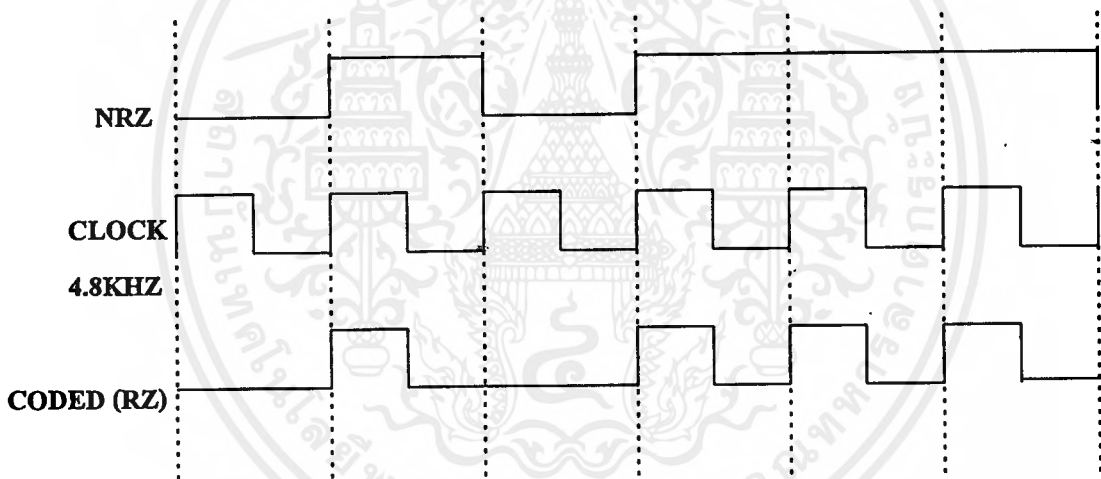
$$R2 = a / (2b) = 18 \text{ K}\Omega \quad \text{ใช้งาน } 10 \text{ K}\Omega$$

$$R10 = a / [2(H+1)b] = 1.7 \text{ K}\Omega$$

$$C8 = [4 (H+1) C17] / a^2 = 0.022 \text{ UF}$$

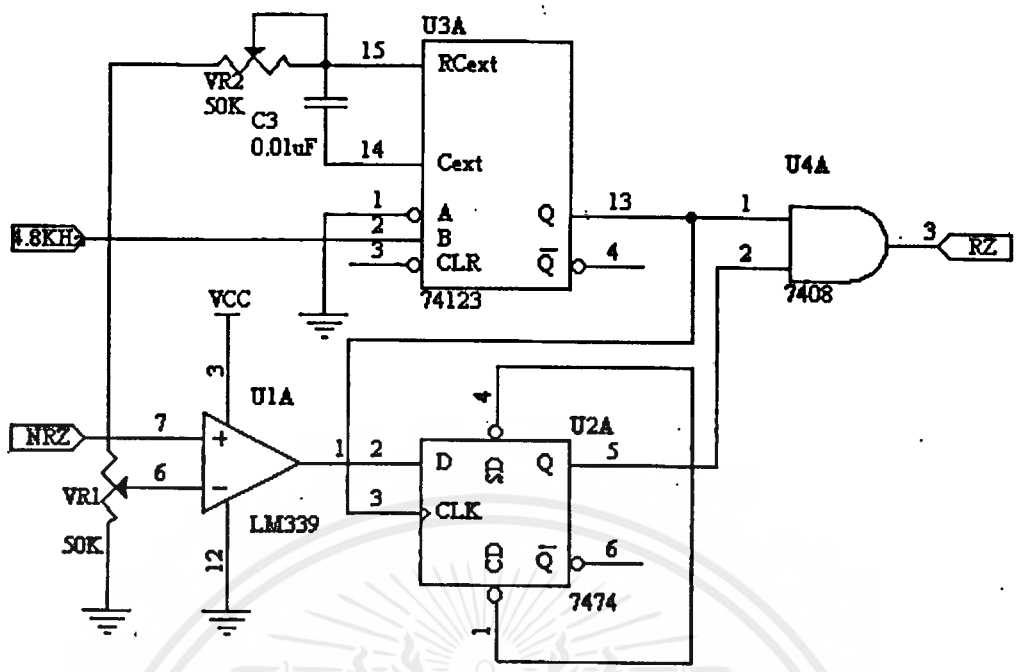
### 3.2.9 วงจรภาคเข้ารหัสและถอดรหัส

ในการใช้งานทางด้านภาคส่งจะมีการเข้ารหัสแปลงสัญญาณรหัส NRZ ให้เป็น RZ ก่อนที่จะทำการมอดูเลตส่งออกอากาศ และในทางกลับกันในทางด้านรับก็จะมีการถอดรหัสจาก สัญญาณรหัส RZ ให้เป็น NRZ ตามเดิม ซึ่งมีลักษณะของวงจรดังรูปที่ 3.2.9.2 และ 3.2.9.4

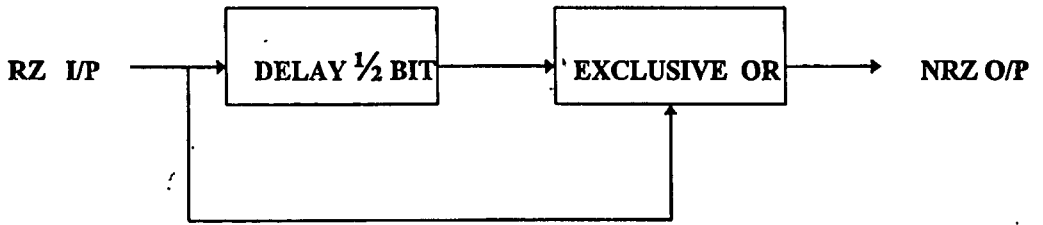
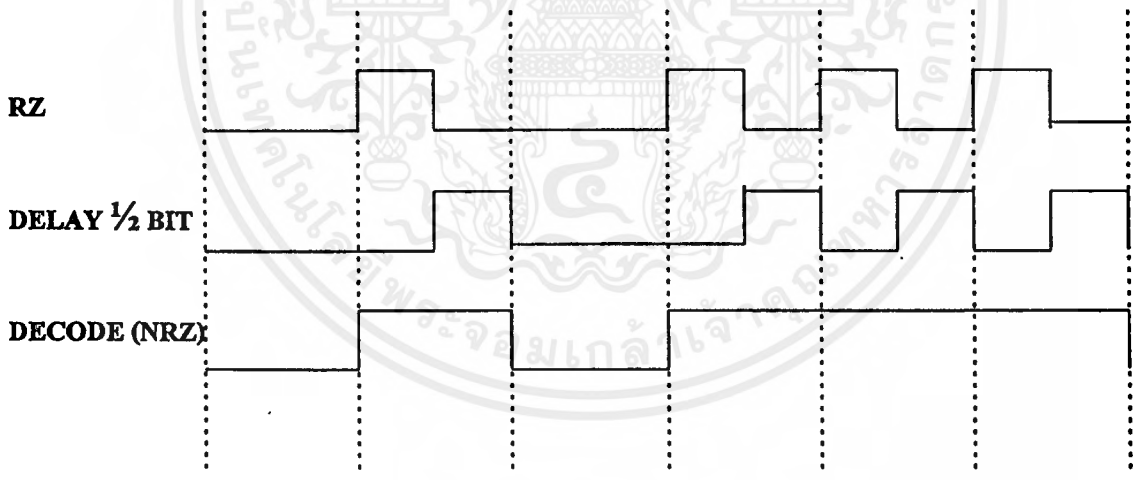


รูปที่ 3.2.9.1 บล็อกโคอะแกรมการเข้ารหัสสัญญาณ RZ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

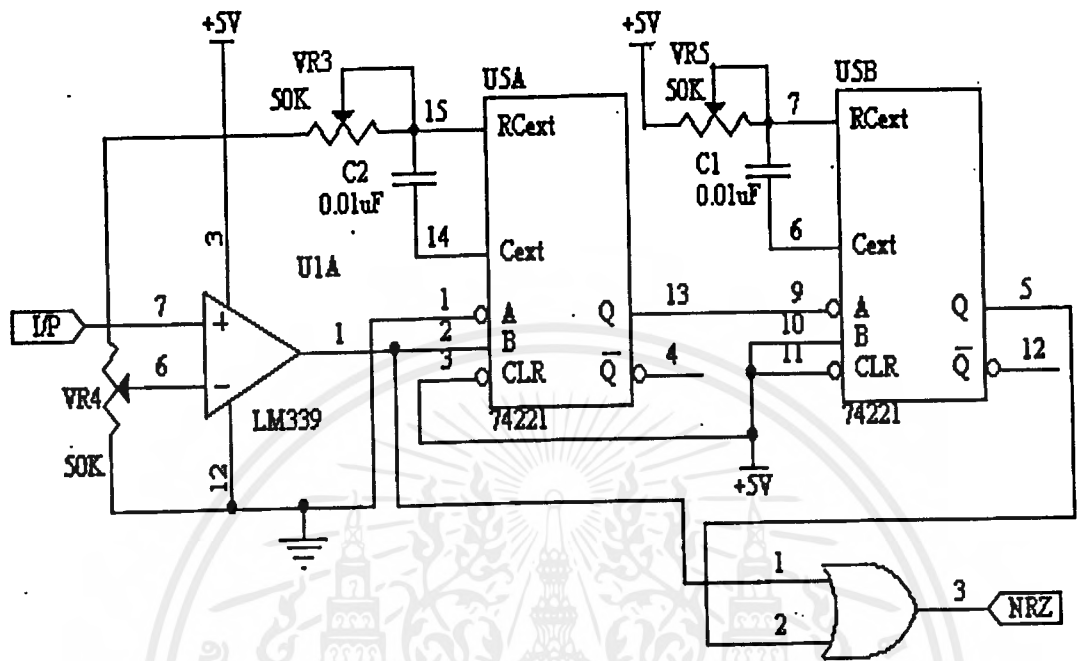


รูปที่ 3.2.9.2 วงจรเข้ารหัส RZ ที่ใช้ในการปฏิบัติ



รูปที่ 3.2.9.3 บล็อกไดอะแกรมการถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2.9.4 วงจรลอกรหัสที่ใช้ในการปฏิบัติ

ในวงจรเข้ารหัส จะใช้สัญญาณนาฬิกา 4.8 KHz ซึ่งสร้างมาจากสัญญาณความถี่จากวงจรออสซิลเลเตอร์ โดยอาศัยไอซี 74123 ซึ่งจะทำหน้าที่ในการปรับคาบของสัญญาณให้มีควิตซ์ไซเคิล 50 % และไอซีดีฟลิปฟลอปจะทำหน้าที่เป็นชิฟรีจิสเตอร์

ส่วนวงจรถอดรหัสจะมีไอซี 74221 ทำหน้าที่ในการหน่วงสัญญาณ 1/2 บิต เพื่อใช้ในการถอดรหัส

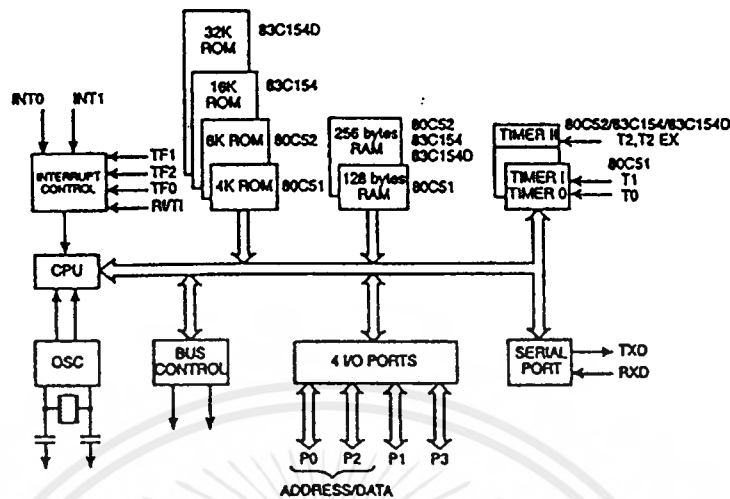
### 3.3 ภาคแสดงผล

ภาคแสดงผลนี้จะประกอบไปด้วยตัวควบคุม และตัวแสดงผล โดยที่ตัวควบคุมจะใช้ไมโครคอนโทรลเลอร์ตระกูล MCS51 และตัวแสดงผลใช้จอ แอลซีดี (LCD) เนื่องจากไมโครคอนโทรลเลอร์ MCS51 เป็นที่รู้จักกันคืออยู่แล้วจึงจะกล่าวแต่เพียงสั้นๆ แต่จะกล่าวถึงการอินเตอร์เฟสแอลซีดีไมโครเป็นส่วนใหญ่ ซึ่งเนื้อหาสำคัญมีดังนี้

#### 3.3.1 โครงสร้างของ 8051

ภายใน 8051จะประกอบด้วย GATE ต่าง ๆ ซึ่งGATEเหล่านี้จะถูกนำเอาออกมาแบบให้มีหน้าที่ต่างๆ เช่น วงจรถอดรหัสคำสั่ง (Instruction Decoder), วงจรสร้างสัญญาณนาฬิกา (Clock Signal Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อย ๆ ดังโคอะแกรมในรูปที่ 3.3.1.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3.1.1 โค้ดแกรมโครงสร้างของ 8051

เนื่องจากลักษณะของ 8051 เป็นคอมพิวเตอร์ จึงประกอบด้วย 3 ส่วนหลัก ๆ คือ

**ส่วนที่ 1** คือ CPU (Central Processing Unit) หรือตัวประมวลผล ส่วนนี้จะมีส่วนที่ทำหน้าที่ควบคุมในการติดต่อกับส่วนอื่น ๆ เรียกว่า จงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการจัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (BUS Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วยการสร้างสัญญาณควบคุมจากส่วน CPU ในส่วนนี้ยังมีอีกตัวคือ (Arithmetic Logic Unit) หรือ ALU ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูล เช่น บวก ลบ คูณ หาร ข้อมูล แล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์

**ส่วนที่ 2** หน่วยความจำ (Memory) มีไว้สำหรับจัดจำข้อมูล จะมีแอสแตรต (Address) แสดงตำแหน่งของหน่วยความจำ การนำเอาข้อมูลไปเก็บในหน่วยความจำเรียกว่า การเขียน (Write) และการนำเอาข้อมูลออกมาจากหน่วยความจำเรียกว่า การอ่าน (Read) ในไมโครโปรเซสเซอร์ทั่ว ๆ ไป รวมทั้ง 8051 ข้อมูลแต่ละตำแหน่งจะมีค่าได้เพียง 8 หลักของเลขฐานสอง ( 8 บิต เท่ากับ 1 ไบท์) การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่มคือ

1. แอสแตรตหรือค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำประเภท Program Memory หรือ Data Memory ได้สูงสุดชนิดละ 65536 ตำแหน่ง
2. ข้อมูลที่อ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อ 1
3. สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำเพื่อบอกหน่วยความจำว่าต้องการอ่านหรือเขียนข้อมูล

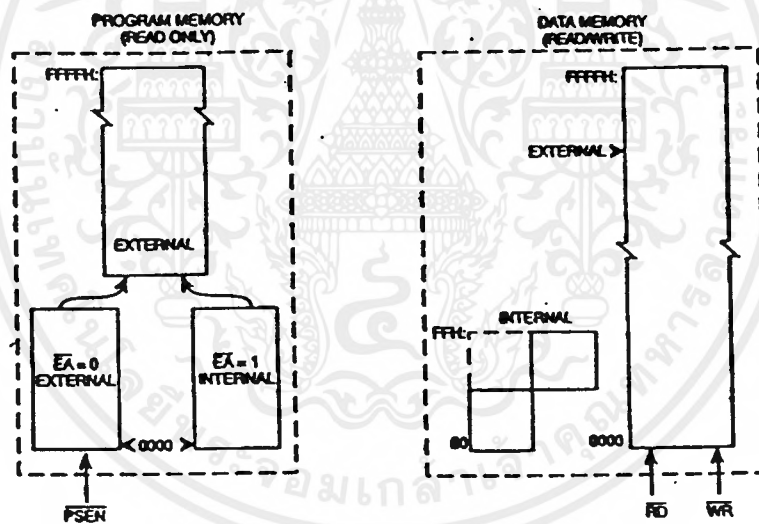
**ส่วนที่ 3** คืออุปกรณ์อินพุตและเอาต์พุต (Input/Output Device) เป็นส่วนที่จะใช้ส่งข้อมูลเข้า หรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้

### 3.3.1.1 การจัดหน่วยความจำของ 8051

หน่วยความจำของ 8051 แบ่งออกเป็น 2 แบบ ตามลักษณะการใช้งานคือ

#### หน่วยความจำโปรแกรม (Program Memory)

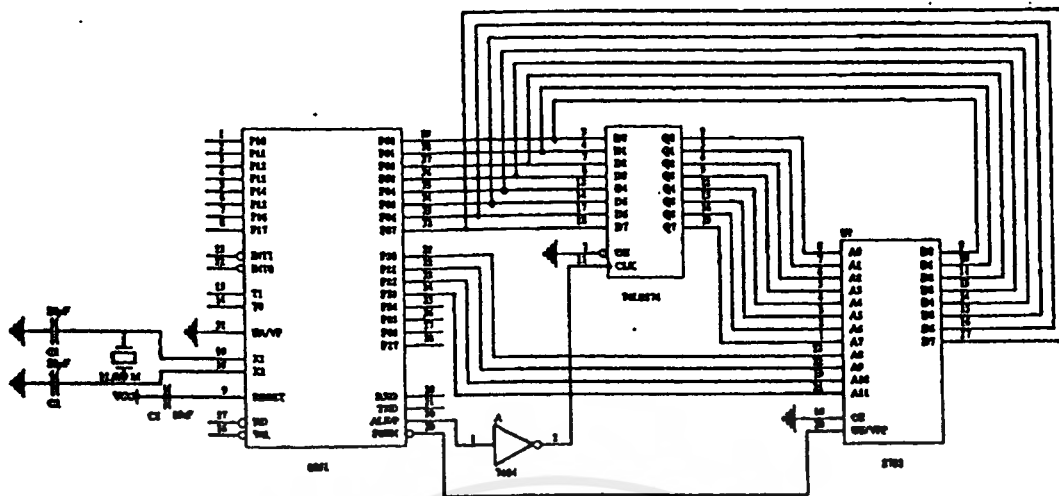
เป็นหน่วยความจำที่ใช้เก็บคำสั่งในรูปรหัสภาษาเครื่อง เมื่อ 8051 ทำงานก็จะอ่านข้อมูลจากหน่วยความจำประเภทนี้เข้าไปถอดรหัส แล้วสร้างสัญญาณควบคุมส่วนอื่น ๆ ตามการทำงานของแต่ละคำสั่งนั้น ๆ หน่วยความจำประเภทนี้ต้องเป็นแบบ Read Only Memory (ROM) การเขียนข้อมูลลงไปบน ROM จะต้องใช้เครื่องมือพิเศษ ในระหว่างการทำงาน ผู้ใช้จะไม่สามารถใช้คำสั่งเขียนข้อมูลลงในหน่วยความจำแบบนี้ได้ จำนวนตำแหน่งสูงสุดของหน่วยความจำนี้ที่ 8051 จะใช้งานได้คือ 65536 ตำแหน่ง ค่าของตำแหน่งจะเขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H ถึง FFFFH หน่วยความจำ ตำแหน่ง 0000H ถึง 0FFFH จำนวน 4 กิโลไบต์ นั้น ผู้ใช้จะเลือกได้ว่าเป็นตำแหน่งของ ROM ที่อยู่ภายในหรือภายนอก 8051 ถ้าต้องการให้ 8051 ทำงานตามคำสั่งที่เก็บไว้ใน ROM ภายในก็ให้ป้อนสัญญาณลอจิก High (1) ที่ขา EA ของ 8051 แต่ถ้าต้องการให้ทำงานในโปรแกรมที่เก็บไว้ใน ROM ภายนอก ก็ให้ต่อลอจิก Low(0) ที่ขา EA ส่วนหน่วยความจำที่ตำแหน่ง 1FFFFH ถึง FFFFH จะต้องต่ออยู่ภายนอกเสมอ



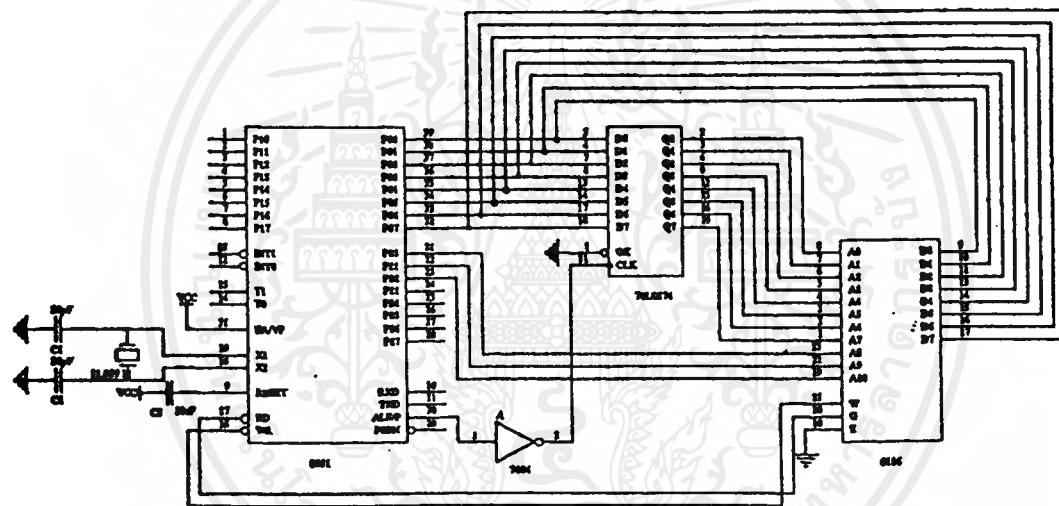
รูป 3.3.1.1.1 แผนภูมิหน่วยความจำของ 8051

#### หน่วยความจำข้อมูล (Data Memory)

เป็นหน่วยความจำที่ 8051 ใช้สำหรับพัก เก็บข้อมูล แล้วเรียกมาใช้ใหม่ในระหว่างการทำงาน การอ่าน หรือเขียนจะกระทำโดยคำสั่งที่เก็บไว้ใน Program Memory หน่วยความจำแบบนี้เป็นประเภท Random Access Memory (RAM) หน่วยความจำแบบ Data Memory ของ 8051 จะมีอยู่ 2 ชุด ชุดหนึ่งอยู่ภายใน 8051 จำนวน 128 ไบต์ ที่ตำแหน่ง 00H ถึง 7FH และอีกชุดหนึ่งจะต่ออยู่ภายนอกของวงจรรวม 8051 มีได้สูงสุด 65536 ไบต์ (64 กิโลไบต์) อยู่ที่ตำแหน่ง 0000H ถึง FFFFH ดังแสดงในรูป 3.3.1.1.1



รูปที่ 3.3.1.1.2 วงจรที่มีหน่วยความจำโปรแกรมอยู่ภายนอก



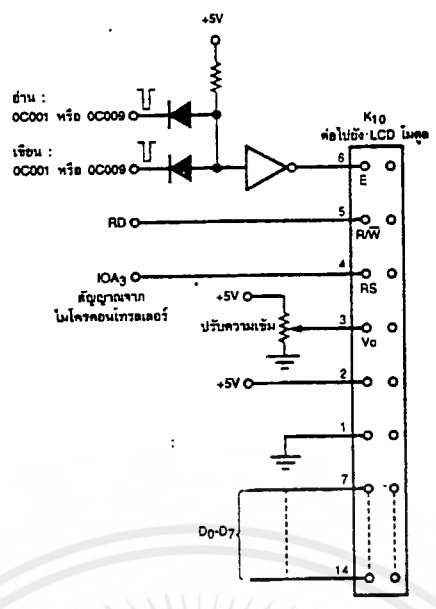
รูปที่ 3.3.1.1.3 วงจรที่มีหน่วยความจำข้อมูลอยู่ภายนอก

### 3.3.2 การอินเตอร์เฟสจอแสดงผลแอลซีดี โมดูล (LCD MODULE)

ในระบบที่ใช้งานไมโครคอนโทรลเลอร์ ทำงานแบบระบบโคดเดี่ยว (STAND ALONE MICROCONTROLLER APPLICATIONS) บ่อยครั้งที่จำเป็นต้องติดตั้งอุปกรณ์แสดงผลด้วย เพื่อแสดงข้อความ, ตัวเลข, ผลการวัดค่า หรือข้อมูลต่าง ๆ ในการสื่อสารกับผู้ใช้งานได้ และอุปกรณ์หนึ่งที่ถูกนำมาใช้งานกันอย่างกว้างขวางก็คือ จอแสดงผลแอลซีดีโมดูล

#### 3.3.2.1 การเชื่อมต่อและควบคุม

การเชื่อมต่อทางไฟฟ้าระหว่างบอร์ด MCS-51 และ จอแสดงผลแอลซีดีโมดูลใช้ลวดจัมหรือสายไฟแพนขนาด 14 เส้น จอแสดงผลแอลซีดีโมดูล กำหนดให้ใช้รุ่นใดก็ได้ที่ใช้อิซิคอนโทรลเลอร์อ้างอิงเป็นเบอร์ HD44780 หรือ เบอร์อื่นที่เทียบเท่า ตัวอย่างเช่นรุ่น H2570 (ฮิตาชิ) LM016L และ LM1612A (ซาร์ป) เป็นต้น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3.2.1.1 แสดงการเชื่อมต่อระหว่างแอลซีดีโมดูล และบอร์ด MCS-51

ขาเชื่อมต่อของแอลซีดีโมดูลของแต่ละยี่ห้อแต่ละแบบ ไม่มีมาตรฐานที่แน่นอนเหมือนกัน การเชื่อมต่อขาต่าง ๆ จึงต้องอาศัยค่าตำราชี้ของแอลซีดีโมดูลรุ่นนั้น ๆ ที่จัดซื้อมาอ้างอิงเป็นหลักตำแหน่งขาต่าง ๆ ที่เชื่อมต่อไปยังแอลซีดีโมดูลที่คอนเน็คเตอร์ K<sub>10</sub> บนบอร์ดแสดงดังในรูปที่ 3.3.2.1.1 อาศัยรายละเอียดจากรูปนี้เพื่อเชื่อมต่อไปยังแอลซีดีโมดูล และอ้างอิงในการตรวจสอบวงจรได้

การควบคุมการทำงานของแอลซีดีโมดูล จะต้องมีการกำหนดรูปแบบการทำงานว่าอยู่ในโหมดอ่านหรือเขียน จากรูปที่ 3.3.2.1.1 เห็นได้ว่าขาสัญญาณเลือกโหมดการอ่านหรือเขียน (R/W) ต้องวงจรโดยตรงกับขา RD ของ MCS-51 บอร์ด เมื่อระบุโหมดการอ่านหรือเขียนแล้วต้องกำหนดการทำงานของแอลซีดีโมดูลด้วยว่าในโหมดการอ่านหรือเขียนนั้นอยู่ในรูปของข้อมูลตัวอักษรหรือข้อมูลคำสั่ง การกำหนดรูปแบบของข้อมูลทำได้ที่ขาสัญญาณ RS (Register Select) ของแอลซีดีโมดูล ซึ่งเชื่อมต่อโดยตรงกับขา IOA<sub>3</sub> ของไมโครคอนโทรลเลอร์ โดยถ้า RS= IOA<sub>3</sub>=1 และติดต่อกับแอดเดรส 0C001H จะเป็นโหมดการอ่าน/เขียนข้อมูลคำสั่งควบคุมภายในแอลซีดีโมดูล

การส่งผ่านข้อมูลทั้งตัวอักษรและคำสั่งควบคุมถูกป้อนเข้ากับบัสข้อมูล 2 ทิศทางของระบบ จริง ๆ แล้วการใช้งานจอแสดงผลแอลซีดีโมดูล สามารถทำงานได้ทั้งในโหมด 4 บิต (D<sub>0</sub>-D<sub>3</sub>) หรือ โหมด 8 บิต (D<sub>0</sub>-D<sub>7</sub>) ก็ได้ แต่เนื่องจากในระบบที่เราศึกษาอยู่เป็นไมโครคอนโทรลเลอร์ที่ทำงานแบบ 8 บิต ดังนั้น การเชื่อมต่อแอลซีดีโมดูล จึงต่อใช้งานแบบ 8 บิต กับบัสข้อมูลได้พอดี และสามารถเขียนโปรแกรมให้ทำงานในโหมดส่งผ่านข้อมูล 8 บิตกับจอแอลซีดีโมดูลได้ทันที อย่างไรก็ตามในบางกรณีอาจต้องศึกษาเพิ่มเติมการใช้งานแอลซีดีโมดูลในโหมดส่งผ่านข้อมูล 4 บิตด้วย เช่น ถ้ามีพอร์ตเหลือใช้งานเพียงพอร์ตเดียว แต่จำเป็นต้องมีการใช้ต่องานพอร์ตนี้กับระบบส่วนอื่น ๆ ด้วย การเลือกใช้งานแอลซีดีโมดูล ให้เป็นโหมดส่งผ่านข้อมูล 4 บิตนี้ จึงเป็นวิธีช่วยลดจำนวนสายสัญญาณของพอร์ตที่มีจำกัดให้เหลือใช้ได้มากขึ้น

จากรูปที่ 3.3.2.1.1 ที่ตำแหน่งขา 3 ของ K<sub>10</sub> ถูกต่อเข้ากับตัวต้านทางปรับค่าได้เพื่อปรับแรงดัน V<sub>0</sub> ที่ป้อนให้กับจอแสดงผลแอลซีดีโมดูล แรงดันที่จุดนี้มีผลต่อการปรับความเข้ม (Contrast) ในการแสดงผล เพื่อให้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้ใช้สามารถปรับความเข้มได้เหมาะสมกับสภาพแวดล้อมในขณะนั้น ทั้งความเข้มของแสงจากภายนอกและมุมมองของผู้ใช้งาน ก่อนการเชื่อมต่อแอลซีดีโมดูลกับ  $K_{10}$  ควรแน่ใจเสียก่อนเสมอ เพราะไม่เช่นนั้นอาจทำให้เกิดความเสียหายขึ้นได้

### 3.3.2.2 คำสั่งควบคุมการทำงานของแอลซีดีโมดูล

ความสามารถหลักที่แอลซีดีโมดูลนิยมถูกหยิบยกมาใช้งานก็เพราะ สามารถแสดงผลตัวอักษรแอสกีได้ (ASCII character) ซึ่งมีอยู่ในคอนโทรลเลอร์ของแอลซีดีโมดูล และในแอลซีดีโมดูล แต่ละรุ่นก็มักใช้คอนโทรลเลอร์เบอร์เดียวกันเสมอ นั่นคือ คำสั่งควบคุมต่าง ๆ จึงใช้เหมือนกันใน แอลซีดีโมดูลแต่ละรุ่น

ก่อนที่จะเริ่มต้นศึกษารูปแบบคำสั่งควบคุมต่าง ๆ ควรทราบถึงคำศัพท์บางคำเกี่ยวกับองค์ประกอบและการทำงานพื้นฐานของคอนโทรลเลอร์ใน แอลซีดีโมดูลกันก่อน การทำงานภายในแอลซีดีโมดูล จะมีบัฟเฟอร์อยู่ภายใน ซึ่งมีความจุประมาณ 80 ตัวอักษร มีชื่อเรียกว่า DD-RAM (Display Data RAM) มีตำแหน่งแอดเดรสอยู่ระหว่าง 000H ถึง 04FH ยกตัวอย่างเช่น ถ้าเป็น แอลซีดีโมดูล ขนาด 16 ตัวอักษร 1 บรรทัด DD-RAM ที่จัดเก็บข้อมูลตัวอักษรที่จะแสดงผลทั้ง 16 ตัวอักษรจะถูกเก็บอยู่ในตำแหน่งแอดเดรส 00H ถึง 0FH โดยเริ่มต้นจากด้านซ้ายของจอแสดงผล

การทำให้เกิดช่องว่าง (Window) ใน DD-RAM สามารถทำได้โดยการใช้คำสั่งซีฟท์ตัวอักษรในการแสดงผล หรืออีกวิธีหนึ่งที่ย่างมากขึ้นก็คือ ในขณะที่มีข้อมูลตัวอักษรเก็บไว้ในแอดเดรสค่าหนึ่ง การแสดงผลตัวอักษรต่อไปหรือทำให้เกิดช่องว่างอาจทำได้โดยการกำหนดจุดเริ่มต้นของแอดเดรสใหม่แตกต่างจากเดิมไป 1 แอดเดรสของ DD-RAM ซึ่งก็ทำให้เกิดผลลัพธ์เช่นเดียวกัน

ในกรณีที่เป็นจอแสดงผลแอลซีดีโมดูลแบบ 2 บรรทัด เช่นในรุ่น LM16255 เป็นต้น บรรทัดแรกจะใช้ตำแหน่งแอดเดรสเริ่มต้นที่ 000H สำหรับตัวอักษรเริ่มต้น และในบรรทัดที่ 2 จะเริ่มต้นที่ตำแหน่งแอดเดรส 040H การเขียนโปรแกรมสำหรับแอลซีดีโมดูลแบบ 2 บรรทัด ย่อมมีความซับซ้อนมากกว่าแอลซีดีโมดูลแบบ 1 บรรทัด แต่นั่นก็ไม่ใช่อุปสรรคใหญ่ หากผู้อ่านเข้าใจการควบคุมการทำงานได้ดีพอแล้ว

ผู้เขียนโปรแกรมหรือผู้ใช้งานสามารถทราบถึงการแสดงผลตัวอักษรต่อไปที่จะแสดงผลด้วยเคอร์เซอร์ (Cursor) ซึ่งเป็นตัวชี้ตำแหน่งต่อไปของตัวอักษรที่จะแสดงผลใน DD-RAM และตำแหน่งนี้ถูกเรียกว่าแอดเดรสเคาน์เตอร์ (Address counter) เคอร์เซอร์สามารถกำหนดให้มีการแสดงผลหรือไม่ก็ได้ขึ้นอยู่กับเขียนโปรแกรมและกำหนดให้มีการแสดงผลแบบกระพริบได้ด้วย

โดยทั่วไป การเขียนโปรแกรมเพื่อควบคุมการแสดงผลของแอลซีดี เมื่อมีการส่งข้อมูลตัวอักษรไปยังแอลซีดี คือ ให้ทำการเลื่อนตัวอักษรเดิมไปและเลื่อนเคอร์เซอร์ตามไปด้วยเพื่อชี้ตำแหน่งของตัวอักษรต่อไป การเขียนโปรแกรมให้แสดงผลแบบนี้ทำให้ง่ายต่อการอ่านและเข้าใจของผู้ใช้งานมากที่สุด

ใน แอลซีดีโมดูลมีหน่วยความจำส่วนหนึ่งที่สำคัญก็คือ CG-RAM ซึ่งทำหน้าที่เก็บข้อมูลรายละเอียดโครงสร้างของตัวอักษรที่สามารถนำมาแสดงผลได้ หน่วยความจำในส่วนนี้ผู้ใช้งานสามารถที่จะสร้างตัวอักษรใด ๆ ได้ตามต้องการ แล้วเก็บลงในหน่วยความจำส่วนนี้สำหรับเรียกมาใช้งานได้ด้วย ถ้าหากตัวอักษรที่มีอยู่แล้วนั้นไม่เพียงพอต่อการใช้งาน การใช้งานในส่วนนี้ของ CG-RAM นี้สามารถดูได้จากค่าของแอลซีดีโมดูลรุ่นนั้น ๆ ที่ซื้อมาใช้งานได้

การส่งคำสั่งควบคุมไปยังแอลซีดีไมโครสามารถกำหนดเป็นรหัสคำสั่งต่าง ๆ ซึ่งจะกล่าวต่อไปนี้ออกที่ตำแหน่งแอดเดรส 0C001H โดยกำหนดให้ขาสัญญาณ RS มีค่าเป็น "0" และเซตโหมดให้เป็นการอ่านหรือเขียนได้ด้วยขาสัญญาณ  $\overline{RW}$  ต่อไปจะกล่าวถึงคำสั่งพื้นฐานที่ใช้งานบ่อยครั้งในการควบคุมการทำงานของแอลซีดีไมโคร สำหรับเครื่องหมายดอกจัน (\*) แทนสถานะของบิตที่จะเป็นสถานะใดก็ได้ ไม่มีผลกับคำสั่งนั้น ๆ

**คำสั่งเคลียร์จอแสดงผล**

(Clear Display)

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

0	0	0	0	0	0	0	1
---	---	---	---	---	---	---	---

เมื่อคอนโทรลเลอร์ประมวลผลคำสั่งนี้ จะทำให้ข้อมูลใน DD-RAM ถูกแทนที่ด้วยค่า 20H-space ในรหัสแอสกี ทำให้อจอแสดงผลไม่ปรากฏตัวอีกขระใด ๆ บนจอภาพ เคอร์เซอร์จะถูกเซตให้อยู่ที่ตำแหน่งเริ่มต้นใหม่อีกครั้ง และยกเลิกผลจากการใช้คำสั่งเลื่อนข้อมูล (Display Shift) ที่ผ่านมา

**คำสั่งเลื่อนเคอร์เซอร์ไปยังตำแหน่งเริ่มต้น**

(Return Home)

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

0	0	0	0	0	0	0	1	★
---	---	---	---	---	---	---	---	---

คำสั่งนี้ มีผลทำให้รีเซตเคอร์เซอร์ให้กลับไปอยู่ที่ตำแหน่งเริ่มต้นใหม่ และรีเซตคำสั่งเลื่อนข้อมูลที่ผ่านมาแล้ว โดยที่ข้อมูลตัวอักษรใน DD-RAM ไม่เกิดการเปลี่ยนแปลง นั่นคือตัวอักษรบนจอแสดงผลจะยังคงเหมือนเดิมไม่เปลี่ยนแปลง

**คำสั่งกำหนดโหมดป้อนข้อมูล**

(Entry Mode Set)

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

0	0	0	0	0	0	1	I/D	S
---	---	---	---	---	---	---	-----	---

คำสั่งนี้ถูกใช้ประโยชน์ในการกำหนดการทำงานของแอลซีดีไมโคร หลังจากเกิดการส่งไบต์ข้อมูลไปยังจอแสดงผล บิต I/D (increase/decrease bit) ทำหน้าที่กำหนดการเพิ่ม (I/D=1) หรือลด (I/D=0) หรือตำแหน่งแอดเดรสใน DD-RAM 1 แอดเดรสอัตโนมัติ เมื่อเกิดการอ่านหรือเขียนตัวอักษร ค่าของตำแหน่งแอดเดรสจะถูกเก็บอยู่ในแอดเดรสเคาน์เตอร์ (AC)

บิต S (shift bit) เป็นบิตที่ใช้กำหนดลักษณะการเลื่อนข้อมูลตัวอักษรอย่างอัตโนมัติ โดยถ้าบิต S=1 เมื่อมีการส่งไบต์ข้อมูลใหม่เกิดขึ้นตัวเคอร์เซอร์จะอยู่กับที่ แต่ตัวอักษรข้อมูลเดิมจะถูกดันไปทางซ้าย แต่ถ้าหากบิต S=0 เมื่อเกิดข้อมูลใหม่ตัวเคอร์เซอร์จะเลื่อนไปทางขวา

**คำสั่งควบคุมการแสดงผล**

(Display ON/OFF Control)

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

0	0	0	0	1	D	C	B
---	---	---	---	---	---	---	---

คำสั่งนี้ใช้สำหรับควบคุมการแสดงผลในการปิดหรือเปิดการแสดงผลหน้าจอและเคอร์เซอร์ โดยปราศจากการเปลี่ยนแปลงข้อมูลใน DD-RAM ผู้เขียนโปรแกรมสามารถกำหนดหน้าจอแสดงผลให้ปิดหรือเปิดได้ด้วยบิต D โดยกำหนดให้บิต D = 1 เป็นการเปิดจอแสดงผลและถ้า D = 0 เป็นการปิดจอแสดงผลเช่นเดียวกัน สำหรับบิต C = 1 และบิต C = 0 เป็นการควบคุมให้เคอร์เซอร์เปิดหรือปิด ตามลำดับ และบิต B ซึ่งเป็นบิตกำหนดว่าจะให้เคอร์เซอร์กระพริบหรือไม่

**คำสั่งควบคุมการเลื่อนเคอร์เซอร์ และตัวอักษร**

(Cursor or Display Shift)

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

0	0	0	1	S/C	R/L	★	★
---	---	---	---	-----	-----	---	---

คำสั่งนี้ใช้สำหรับควบคุมการเลื่อนของเคอร์เซอร์ และตัวอักษรที่แสดงผล ซึ่งมีความสำคัญและใช้งานบ่อย เนื่องจากผู้เขียนโปรแกรมต้องแสดงผลข้อความบนจอแสดงผลตามแนวนอน ผลที่เกิดจากการกำหนดสถานะของบิต S/C และ R/L แสดงในตารางที่ 8.2

S/C	R/L	การทำงาน
0	0	เลื่อนเคอร์เซอร์ไปทางซ้าย
0	1	เลื่อนเคอร์เซอร์ไปทางขวา
1	0	เลื่อนตัวอักษรไปทางซ้าย พร้อมทั้งเคอร์เซอร์ด้วย
1	1	เลื่อนตัวอักษรไปทางขวา พร้อมทั้งเคอร์เซอร์ด้วย

รูปที่ 3.3.2.2.1 ตารางการกำหนดสถานะของบิต S/C และ R/L และการทำงานที่เกิดขึ้น

### คำสั่งเซตฟังก์ชัน

(Function Set)

D <sub>7</sub> _____ D <sub>0</sub>							
0	0	1	DL	N	F	★	★

คำสั่งนี้ใช้สำหรับเซตโหมดการทำงานของแอลซีดีโมดูล หลังจากกรีเซตการทำงานหรือเริ่มต้นทำงานระบบทุกครั้ง ในที่นี้เราจะใช้งานแอลซีดีโมดูลในโหมด 8 บิต และใช้งานเพียง 1 บรรทัดเท่านั้น ความหมายของบิตต่าง ๆ มีดังนี้

บิต DL = 1 หมายถึง ทำงานในโหมดอินเตอร์เฟซแบบ 8 บิต

บิต DL = 0 หมายถึง ทำงานในโหมดอินเตอร์เฟซแบบ 4 บิต

บิต N = 0 หมายถึง ทำงานแบบ 1 บรรทัด

บิต N = 1 หมายถึง ทำงานแบบ 2 บรรทัด หรือมากกว่า

บิต F = 0 หมายถึง ทำงานในโหมดความละเอียด 5x7 จุด

บิต F = 1 หมายถึง ทำงานในโหมดความละเอียด 5x10 จุด

### คำสั่งเซตตำแหน่งแอดเดรสใน CG-RAM

(Set CG-RAM Address)

D <sub>7</sub> _____ D <sub>0</sub>							
0	1	a5	a4	a3	a2	a1	a0

คำสั่งนี้ใช้สำหรับกำหนดค่าตำแหน่งแอดเดรสใน CG-RAM ภายในแอลซีดีโมดูล เพื่อทำการส่งผ่านข้อมูล โดยกำหนดค่าตำแหน่งแอดเดรสใน CG-RAM แน่นอนค่าหนึ่ง เพื่อถ่ายทอดไปบิตข้อมูลต่อไปบิต a0-a5 เป็นบิตกำหนดตำแหน่งแอดเดรสใน CG-RAM ซึ่งจะถูกลดไปเก็บไว้ใน แอดเดรสเคาน์เตอร์ AC

### คำสั่งเซตตำแหน่งแอดเดรสใน DD-RAM

(Set DD-RAM Address)

D <sub>7</sub> _____ D <sub>0</sub>							
1	a6	a5	a4	a3	a2	a1	a0

คำสั่งนี้ใช้สำหรับกำหนดค่าตำแหน่งแอดเดรสใน DD-RAM ภายในแอลซีดีโมดูล เพื่อทำการส่งผ่านข้อมูล โดยกำหนดตำแหน่งแอดเดรสใน DD-RAM แน่นอนค่าหนึ่งเพื่อถ่ายทอดไปบิตข้อมูลต่อไปบิต a0-a6 เป็นบิตกำหนดตำแหน่งแอดเดรสใน DD-RAM ซึ่งจะถูกลดไปเก็บไว้ในแอดเดรสเคาน์เตอร์ AC

**คำสั่งอ่านแฟลกบิวซี**

(Ready Busy Flag)

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

BF	a6	a5	a4	a3	a2	a1	a0
----	----	----	----	----	----	----	----

เมื่อต้องการอ่านสถานะของแฟลกบิวซี ต้องกำหนดคำสั่งสัญญาณ R/W เป็น "1" เสมอ แฟลกบิวซีเป็นตัวบอกสถานะการทำงานของ แอลซีดีไมครอลว่าอยู่ในสถานะพร้อมรับข้อมูลอยู่หรือไม่ โดยถ้า BF=1 หมายถึง ขณะนี้ แอลซีดีไมครอลยังไม่พร้อมรับข้อมูลต่อไป อันเนื่องมาจากกระบวนการประมวลผลจากคำสั่งหรือไบท์ข้อมูลที่ผ่านมายังไม่เสร็จสิ้น แต่ถ้า BF=0 หมายถึง ขณะนี้ แอลซีดีไมครอล พร้อมที่จะรับคำสั่งใหม่ หรือข้อมูลใหม่ได้แล้ว นอกจากคำสั่งนี้ ทำให้ทราบสถานะของแฟลกบิวซีแล้วในขณะเดียวกัน ที่บิต a0-a6 จะถูกอ่านด้วย ซึ่งเป็นค่าที่เก็บอยู่ในแอดเดรสเคาน์เตอร์ AC

**คำสั่งเขียนข้อมูลไปยัง CG หรือ DD-RAM**

(Write Data to CG or DD-RAM)

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

d7	d6	d5	d4	d3	d2	d1	d0
----	----	----	----	----	----	----	----

เมื่อต้องการใช้คำสั่งนี้ ต้องกำหนดให้คำสั่งสัญญาณ R/W = 0 และ RS=1 เสมอ คำสั่งนี้ใช้สำหรับเขียนข้อมูลไปยัง CG หรือ DD-RAM ในตำแหน่งแอดเดรสที่ต้องการ ซึ่งขึ้นอยู่กับกำหนัดตำแหน่งแอดเดรสใน CG หรือ DD-RAM ก่อนหน้าที่จะส่งข้อมูลนี้แล้ว คำสั่งนี้จะมีผลเกี่ยวเนื่องถึงการกำหนัดโหมดการทำงานก่อนหน้านี้ด้วยว่าจะให้ทำการเพิ่มหรือลดค่าใน AC หลังจากส่งผ่านไบท์ข้อมูลแล้ว ซึ่งเป็นผลมาจากคำสั่งกำหนัดโหมดป้อนข้อมูล (entry mode command)

**คำสั่งอ่านข้อมูลจาก CG หรือ DD-RAM**

(Read Data from CG or DD-RAM).

D<sub>7</sub> \_\_\_\_\_ D<sub>0</sub>

d7	d6	d5	d4	d3	d2	d1	d0
----	----	----	----	----	----	----	----

เมื่อต้องการใช้คำสั่งนี้ ต้องกำหนดให้คำสั่งสัญญาณ R/W = 1 และ RS = 1 เสมอ คำสั่งนี้ใช้สำหรับอ่านข้อมูลจาก CG หรือ DD-RAM ในตำแหน่งแอดเดรสที่ต้องการ ซึ่งขึ้นอยู่กับกำหนัดตำแหน่งแอดเดรสใน CG หรือ DD-RAM ก่อนหน้าที่จะใช้คำสั่งอ่านข้อมูลนี้แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.2.3 DOT MATRIX LCD MODULE

อุปกรณ์ในปัจจุบันนี้ ในส่วนแสดงผลนั้นจะใช้แอลซีดี เป็นส่วนใหญ่ ไม่ว่าจะเป็นเครื่องเล่น VEDIO, เครื่องถ่ายภาพเอกสาร, เครื่องมือวัดคุมต่าง ๆ , เครื่องคอมพิวเตอร์ เราพอจะแบ่ง DOT MATRIX LCD MODULE นี้ ออกได้เป็น พวก ๆ ดังนี้ :-

1. CHARACTER LCD MODULE
2. GRAPHIC LCD MODULE
3. SEGMENT DISPLSY TYPE LCD MODULE

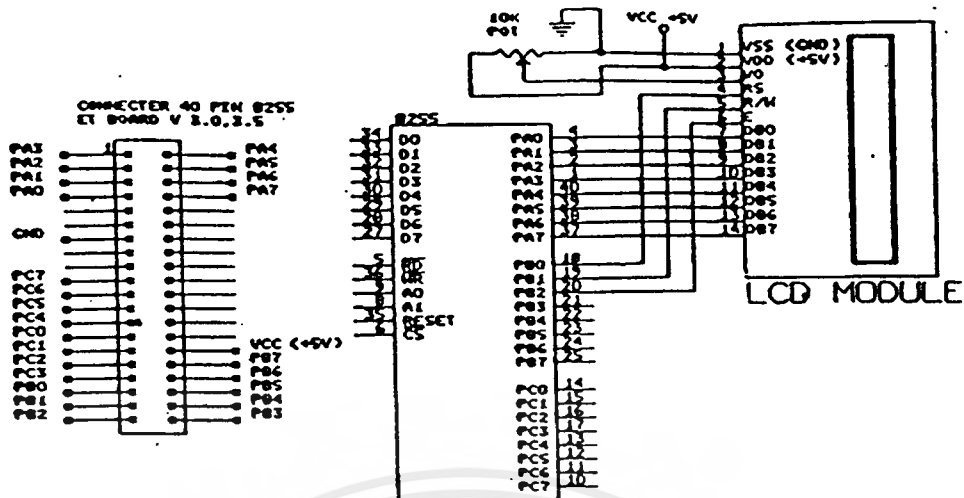
โดยในแต่ละแบบนี้ก็จะมีส่วนประกอบใหญ่ ๆ แบ่งได้เป็น

1. CHARACTER LCD เป็นตัวแสดงผลให้เรามองเห็นในลักษณะการปิดและเปิดตัวเองกับแสง นั่นก็คือส่วนที่เป็นตัวกระจกบรรจุผลึก
2. DRIVER เป็นตัวรับสัญญาณจากตัวควบคุมมาขับผลึกแอลซีดี อีกทีหนึ่ง โดยมีเบอร์ที่นิยมใช้ใน LCD MODULE เช่น HD44100H, MSM5259
3. CONTROLLER เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมาและจัดการควบคุมแอลซีดีโมดูล ให้ทำงานแสดงผลต่าง ๆ เช่น การลจจอภาพ, การเกิดตัวอักษร, เป็นต้น โดยมีเบอร์ ไอซี ที่นิยมใช้กันคือ HD4478 ซึ่งจะใช้ในแบบ CHARACTER LCD MODULE เป็นส่วนใหญ่ และเบอร์ไอซี HD61830 จะใช้ในแบบ GRAPHIC LCD MODULE

ส่วนสำคัญของแอลซีดีโดยมากจะอยู่ที่ คอนโทรลเลอร์ และโดยมาก แอลซีดีโมดูลในแต่ละบริษัทจะใช้ตัว คอนโทรลเลอร์ ที่มีหลักการทำงานเหมือน ๆ กันเป็นส่วนใหญ่ และในแอลซีดีโมดูล แต่ละขนาดจำนวนตัวอักษรหรือจำนวนบรรทัด ก็มีหลักการทำงานแบบเดียวกันทั้งหมด, ไอซีที่นิยมมากที่สุดตัวหนึ่งที่เป็นคอนโทรลเลอร์ ก็คือ เบอร์ HD44780 โดยรูปแบบการทำงานของมันได้เป็นมาตรฐานให้กับคอนโทรลเลอร์ ตัวอื่น ๆ ด้วย

**HD44780** เป็นไอซี LSI ตัวหนึ่งใช้ควบคุมแอลซีดี โดยแสดงผลในรูปตัวอักษรหรือสัญลักษณ์ต่าง ๆ ตัวมันเองสามารถต่อใช้งานแบบ 4 bit หรือ 8 bit ก็ได้ โดยถ้าเราต่อแบบ 4 bit จะต่อใช้งานที่ DB7-DB4 เท่านั้น โดยข้อมูลครั้งแรกที่ส่งนั้น HD44780 จะถือเป็นข้อมูล 4 bit บน และข้อมูลที่ส่งต่อมานั้นเป็นข้อมูล 4 bit ล่าง

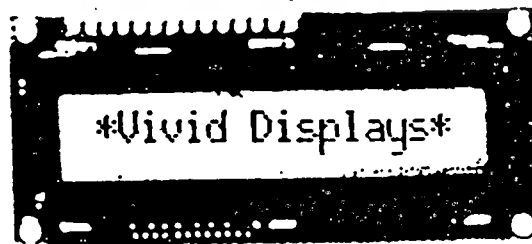
จากวงจรเป็นการต่อ 8255 ให้เข้าใช้กับแอลซีดี โดยเราจะจำลองสัญญาณต่าง ๆ ขึ้นมาโดยการใช้ PORT A และ PORT B โดย PORT A นั้นเราให้เป็น พอร์ตข้อมูล (DATA PORT) และ PORT B นั้น เราให้เป็นสัญญาณควบคุมไปใช้เมื่อเราเริ่มเปิดไฟป้อนให้ HD 44780 นั่นก็จะทำการรีเซท ตัวมันเอง โดยจะใช้เวลาประมาณ 10 ms หลังจากไฟ VDD ถึง 4.5 Volt แล้ว โดยจะเซท ตัวเอง



รูปที่ 3.3.2.3.1 ลักษณะการเชื่อมต่อแอลซีดีโมดูล เข้ากับ 8255

### 3.3.2.4 ขาต่าง ๆ ในการต่อใช้งาน HD44780

1. RS (REGISTOR SELECTION) จะเป็นขาเลือก REGISTOR ภายใน ซึ่งมีอยู่ 2 ตัว คือ INSTRUCTION REGISTOR (IR) และ DATA REGISTOR (DR) โดยถ้าเป็น 1 จะเป็นการเลือก DATA และถ้าเป็น 0 จะเป็นการเลือก INSTRUCTION
2. R/W (READ/WRITE) เป็นตัวเลือกว่าจะเขียนหรือจะอ่านข้อมูลจากตัว IC โดยอ่านข้อมูล = 1, เขียนข้อมูล = 0
3. E (ENABLE SIGNAL) เป็นขากำหนดสภาพการรับเขียนอ่านข้อมูล
4. DBO-DB7 เป็นขารับส่งข้อมูลจากตัว IC
5. VDD ไฟเลี้ยงตัววงจ +5V
6. VSS เป็นขา GND
7. VO เป็นขารับ VOLTAGE ในการขับ LCD ให้สว่างหรือมืด



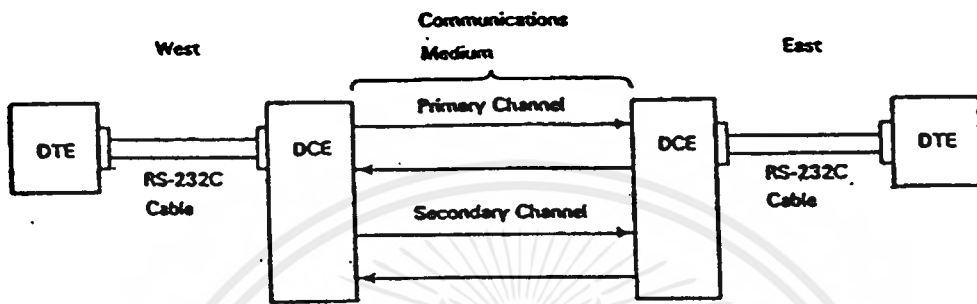
รูปที่ 3.3.2.4.1 ตัวอย่างแอลซีดีโมดูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

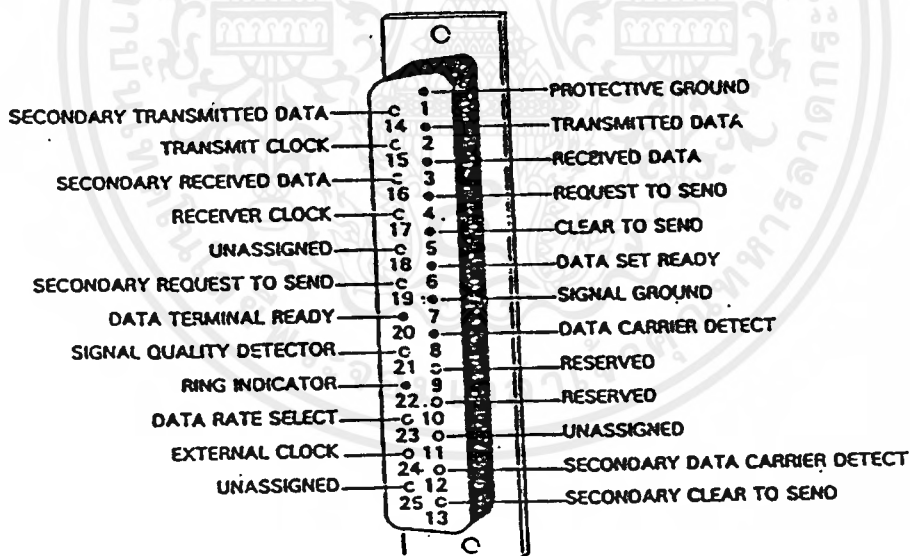
### 3.4 การอินเทอร์เฟซ RS-232 C

#### 3.4.1 แบบจำลองของวงจรการสื่อสารแบบ RS-232 C

ข้อกำหนดตาม RS-232 C นั้น บอกรับการเดินสายในเคเบิลที่ต่อระหว่าง DTE กับ DCE เป็นเคเบิลที่ต่อกับปลั๊ก 25 ขา ที่เสียบเข้ากับคอนเนคเตอร์พอร์ทอนุกรม (serial port) ที่หลังคอมพิวเตอร์ หรือ อุปกรณ์ปลายทางต่าง ๆ



รูปที่ 3.4.1.1 แบบจำลองของวงจรการสื่อสารที่ใช้ RS-232C

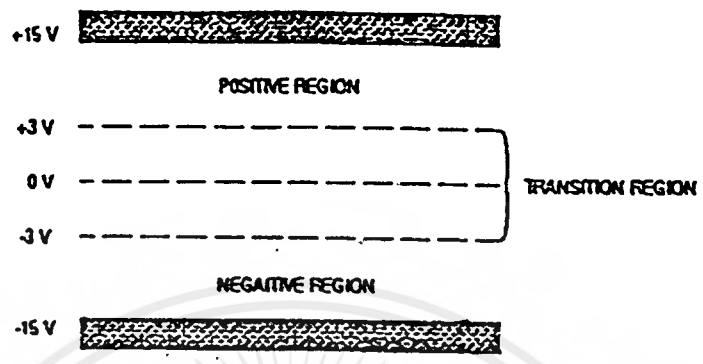


รูปที่ 3.4.1.2 RS-232C Female Connector

#### ข้อกำหนดทางไฟฟ้า

มีรายละเอียดเกี่ยวกับคุณสมบัติของสัญญาณไฟฟ้าบนสายแต่ละสายในเคเบิล RS-232 C คือ ข้อกำหนดเกี่ยวกับโวลเตจซึ่งถูกกำหนดลงในสองบริเวณดังแสดงในรูป บริเวณบวก (Positive Region) อยู่ระหว่าง +3 โวลต์ ดีซี ถึง +15 โวลต์ ดีซี และบริเวณลบ (Negative Region) อยู่ระหว่าง -3 โวลต์ ถึง +15 โวลต์ DC บริเวณระหว่าง -3 โวลต์ ถึง 3 โวลต์ ถือเป็นบริเวณเปลี่ยนถ่ายสถานะ (Transition Region) มีข้อกำหนดให้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณจะมีสถานะอยู่ในบริเวณนี้ได้ไม่เกิน 1 มิลลิวินาที ในบริเวณเปลี่ยนถ่ายสถานะนี้จะไม่มีการกำหนด สถานภาพให้กับสัญญาณแต่อย่างใด



รูปที่ 3.4.1.3 ระดับ โวลต์ เตจของสัญญาณที่ RS-232 C กำหนดให้

บริเวณเหล่านี้ใช้เกี่ยวกับกับสถานะ ไบนารี ของสายสัญญาณในลักษณะที่เป็นเอกเทศ การแปลความหมายของระดับ โวลต์ เตจขึ้นอยู่กับหน้าที่ของสาย ซึ่งกำหนดแบ่งเป็นไปตามตาราง

WIRE FUNCTION	VOLTAGE LEVEL	
	Positive	Negative
data	SPACE (C)	MARK (1)
Modem Control & Timming	On (asserted)	Off (Negated)

รูปที่ 3.4.1.4 ตารางหน้าที่ของสายและความหมายของ โวลต์ เตจที่กำหนดให้

RS-232 C นั้น จำกัดค่าความจุ ไฟฟ้าของสายสัญญาณ (วัดเทียบกับกราวด์) อย่างมากที่สุดคือ 2500 PF สำหรับสายเคเบิลที่มีฉนวนและช่วงว่างระหว่างสายอย่างสามัญทั่วไป สายยาวประมาณ 50 ฟุต จะมีค่าความจุ ไฟฟ้าประมาณ 2500 PF ดังนั้น ถ้าไม่ใช่สายชนิดพิเศษแล้ว DTE DCE คือ 50 ฟุต หรือประมาณ 15 เมตร

ขาขั้วต่อ RS-232 C และทำหน้าที่ มีดังนี้

ขาที่ 1 และขาที่ 7 เป็นขากราวด์ โดยขาที่ 1 เป็นกราวด์ของเครื่องเพื่อวัตถุประสงค์หลักในการป้องกันสัญญาณรบกวนโดยรอบ และลดการสอดแทรกของสัญญาณอันจะเกิดมีขึ้นได้ ขาที่ 7 เป็นขากราวด์ ซึ่งใช้เพื่อต่อให้เกิดเส้นทางหรือจุดอ้างอิงร่วมกันของสัญญาณทุกชนิด ไม่ว่าจะเป็นสัญญาณข้อมูลนาฬิกาหรือสัญญาณควบคุมต่าง ๆ ขา 7 นั้น จำเป็นต้องต่อระหว่าง DTE และ DCE เพื่อให้เครื่องทำงานได้อย่างถูกต้อง

ขาที่ 2 และขาที่ 3 เป็นขาสำหรับส่งและรับข้อมูลตามลำดับ คำว่าส่งหรือรับในที่นี้ ให้ยึดเอาตัว CUP หรือ DTE เป็นหลักกว่าเป็นผู้ส่งหรือรับ ตามเกณฑ์ของ RS-232 C DTE จะส่งข้อมูลออกมาที่ขา 2 และรับข้อมูลจากขา 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin	Signal Name	Direction		Abbreviation
		DTE	DCE	
1	PROTECTIVE (FRAME) GROUND			
2	TRANSMIT DATA	→		XMT
3	RECEIVE		←	RCV
4	REQUEST TO SEND	→		RTS
5	CLEAR TO SEND	→		CTS
6	DATA SET READY	→		DSR
7	SIGNAL GROUND (COMMON RETURN)			GRD
8	CARRIER DETECT	→		CAR_DET
9	-			
10	-			
11	-			
12	SECONDARY CARRIER DETECT	→		SEC_CAR_DET
13	SECONDARY CLEAR TO SEND	→		SEC_CTS
14	SECONDARY TRANSMIT DATA	→		SEC_XMT
15	TRANSMIT CLOCK (DCE SOURCE)	→		XMT_CLK
16	SECONDARY RECEIVE DATA	→		SEC_RCV
17	RECEIVE CLOCK	→		RCV_CLK
18	-			
19	SECONDARY REQUEST TO SEND	→		SEC_RTS
20	DATA TERMINAL READY	→		DTR
21	SIGNAL QUALITY DETECTOR	→		SQD
22	RING INDICATOR	→		RI
23	DATA RATE SELECTOR	→		DR_SEL
24	TRANSMIT CLOCK (DTE SOURCE)	→		XMT_CLK
25	-			

### รูปที่ 3.4.1.5 ตาราง การกำหนดขาของขั้วต่อ RS-232 C

ขาที่ 4 และ 5 คือ ขา RTS และ CTS สัญญาณบนขา 4 นั้น DTE ใช้แสดงต่อ DCE เมื่อประสงค์จะส่งข้อมูล สัญญาณ RTS นี้อาจใช้เพื่อเปิดเครื่องโมเด็ม DTE จะไม่ส่ง ข้อมูลจนกระทั่งได้รับ สัญญาณ CTS บนขา 5 จาก DCE ซึ่ง CTS เป็นสัญญาณตอบรับจาก DCE ว่าตัว DCE นั้นพร้อมในการสื่อสารแล้ว ในกรณีที่ DCE มีความพร้อม และเตรียม คลื่นพาห์ที่จะใช้ในการส่งข้อมูลอยู่แล้ว ก็ไม่มีความจำเป็นที่จะต้องหน่วงเวลาระหว่าง RTS และ CTS

ขาที่ 6 และ 20 เป็นขา DSR และ DTR สัญญาณ DTR นั้น DCE ใช้แจ้ง DTE ให้รู้ว่าโมเด็มได้เปิดเครื่องรออยู่แล้ว และก็ไม่ได้ปฏิบัติตัวอยู่ในโหมดทดลอง (Test Mode) กล่าวคือ ชุดสื่อสาร (Communication Set) นั้น เตรียมพร้อมอยู่แล้ว สัญญาณ DTR นั้นใช้เพื่อ DTE แจ้ง DCE ในการพร้อมที่จะตอบรับการสื่อสารที่จะมีผ่านโมเด็มเข้ามาแล้ว

ขาที่ 8 เป็นขาที่ใช้ในการตรวจจับการรับสัญญาณจากสาย บางครั้งอาจเรียกว่า Data Carrier Detect แทนคำว่า Carrier Detect ที่ใช้ในตาราง Modem จะทำการยืนยันด้วยสัญญาณ CAR-DET ในเมื่อมันได้รับสัญญาณคลื่นพาห์ที่มีระดับพอเพียงกับเกณฑ์ที่กำหนดไว้ในารับส่งข้อมูล DTE ส่วนใหญ่ต้องการสัญญาณนี้ ก่อนที่จะมีการยอมส่งหรือรับข้อมูล และด้วยเหตุนี้เอง ในการส่งข้อมูลที่ไม่ผ่านโมเด็ม (การส่งข้อมูลโดยตรงระหว่าง DTE ต่อ DTE) ขาที่ 8 นั้นปกติจะถูกต่อโดยตรงกับขาที่ 20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาที่ 22 เป็นขา RI (Ring Indicator) สัญญาณนี้เป็นสัญญาณที่ DCE บอก DTE ว่า มีการเรียกโทรศัพท์เข้ามาตามสายปกติ โมเด็มจะถูกออกแบบให้เสมือนต่อโดยตรงอยู่กับสายโทรศัพท์ ในกรณีที่โมเด็มเป็นแบบตอบรับอัตโนมัติ โมเด็มจะมีความสามารถในการตรวจรับสัญญาณเรียกเข้ามาทางโทรศัพท์ได้ และจะส่งสัญญาณ RI ตู้อ DTE ในขณะที่มี สัญญาณเรียก (Ringing Tone) เข้ามา และโมเด็มจะทำการตอบรับโดยการจับวงจรเสมือนมีการยกหูโทรศัพท์รับ เมื่อได้คำสั่งจาก DTE ซึ่งปกติ DTE จะสั่งให้โมเด็มตอบรับการสื่อสารนั้น โดยใช้สัญญาณ DTR ส่งผ่านขาที่ 20

ขาที่ 15, 17, 27 และ 24 นั้น จะใช้เมื่อโมเด็มทำงานส่งแบบซิงโครนัส เพราะ โมเด็มทางด้านส่งจะต้องส่งข้อมูลบางอย่าง (0 หรือ 1) ที่แต่ละช่วงเวลาบิต (Bit Time) โมเด็มจะควบคุมจังหวะสัญญาณนาฬิกาจาก DTE และในทำนองเดียวกัน โมเด็มที่ทำหน้าที่รับก็จะต้องส่งบิตข้อมูลและจังหวะสัญญาณนาฬิกาที่ร่วมมาด้วยกันออกมาด้วย ขาที่ 15 และขาที่ 17 จะใช้สนองความต้องการเหล่านี้ และในกรณีที่สัญญาณควบคุมไม่ได้เกิดจาก โมเด็มทางด้านเครื่องส่ง เช่น ในกรณีที่มีการมัลติเพล็กซ์ร่วมกับสถานีอื่น จะใช้การควบคุม ผ่านขาที่ 24 และสำหรับขาที่ 21 นั้น จะใช้เพื่อแสดงว่าคลื่นพาห์ที่รับเข้ามานั้นมีคุณสมบัติเป็นไปตามเงื่อนไขที่ได้กำหนดไว้ก่อนแล้ว DTE DTE RS-232 C DTE

ขาที่ 23 ใช้เพื่อส่งสัญญาณเลือกอัตราการส่งสัญญาณข้อมูล ในกรณีที่โมเด็มเป็นแบบชนิดที่สามารถเปลี่ยนอัตราการส่งข้อมูลได้ จะใช้ขาที่ 23 นี้ เป็นตัวคอยควบคุมอัตราการส่งข้อมูลที่ใช้ นั้น ปกติโมเด็มทางด้านส่งจะเป็นตัวเลือกอัตราการส่งข้อมูลนี้ และจะแจ้งให้ทั้ง DTE ด้านส่ง และโมเด็มด้านรับให้บอก DTE ด้านรับอีกต่อหนึ่ง

ขาที่ 12, 13, 14, 16 และ 19 เป็นขาสัญญาณที่ใช้กับช่องสัญญาณรอง โมเด็มบาง เครื่องจะมีช่องสัญญาณใช้สองช่องคือ ช่องสัญญาณหลัก และช่องสัญญาณรอง ขาสัญญาณ ทั้ง 5 ของช่องสัญญาณรองนั้น มีหน้าที่เหมือนกับหน้าที่ทางช่องสัญญาณหลัก ต่างกันแต่ว่า อัตราการส่งสัญญาณทางช่องสัญญาณรองนั้นปกติมักจะช้ากว่าอัตราการส่งของช่องสัญญาณหลัก และช่องสัญญาณรองนั้นจะมีทิศทางการส่งสัญญาณสวนกันกับทิศทางของ ช่องสัญญาณหลัก

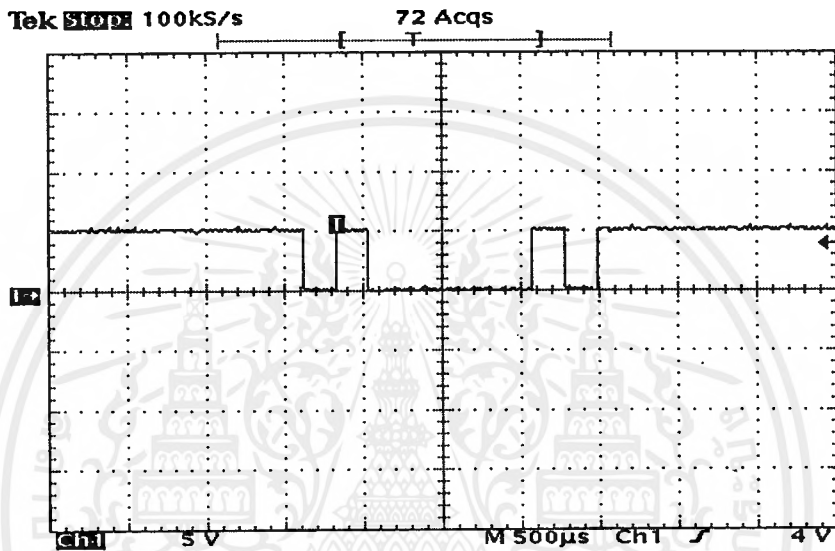
ลักษณะของข้อมูลที่ส่งผ่านอินเทอร์เฟซ RS-232C นั้น เป็นการส่งแบบลำดับ อาจจะเป็นแบบอะซิงโครนัส หรือแบบซิงโครนัสก็ได้ ขึ้นอยู่กับ DTE

### บทที่ 4

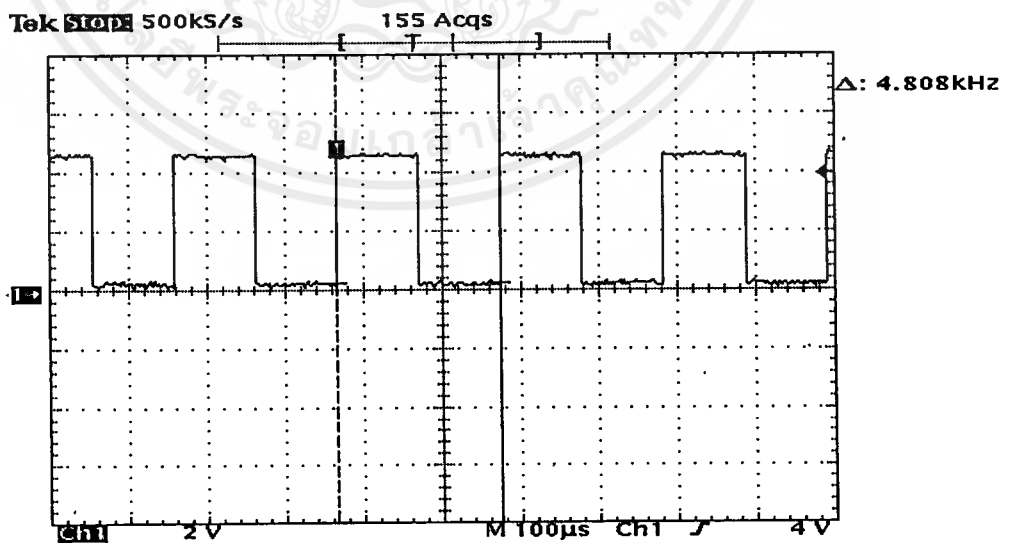
#### การทดลองและผลการทดลอง

##### 4.1 ผลการทดลองภาคเข้ารหัส

สัญญาณข้อมูลที่ส่งออกจากคอมพิวเตอร์ ที่เป็นรหัส NRZ เมื่อนำมาทดลองมอดูเลทโดยตรง ผลก็คือสัญญาณไม่สามารถที่จะดีมอดูเลทออกมาได้ดี ดังนั้นจึงได้นำสัญญาณที่ได้จากเอาต์พุตคอมพิวเตอร์มาเข้ารหัสแบบ RZ เพื่อที่จะเพิ่มประสิทธิภาพของการดีมอดูเลทให้ดีขึ้น โดยในการทดลองนี้จะใช้สัญญาณข้อมูล A

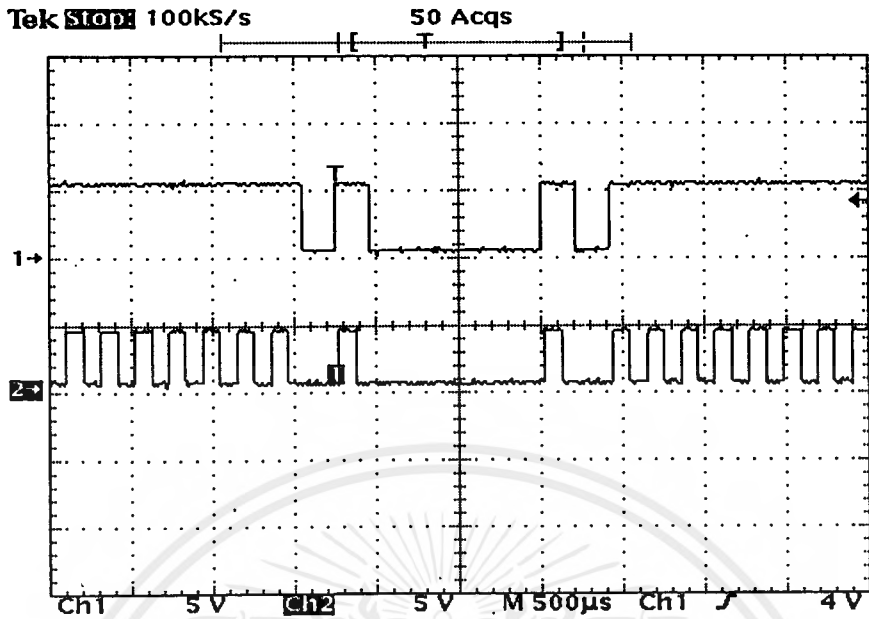


รูปที่ 4.1.1 ผลการวัดสัญญาณข้อมูลที่ได้จากเอาต์พุตของคอมพิวเตอร์ ซึ่งเป็นสัญญาณอินพุตของวงจรเข้ารหัส



รูปที่ 4.1.2 ผลการวัดสัญญาณนาฬิกา ความถี่ 4.8 KHz ที่จะนำมาใช้ในการเข้ารหัสสัญญาณ

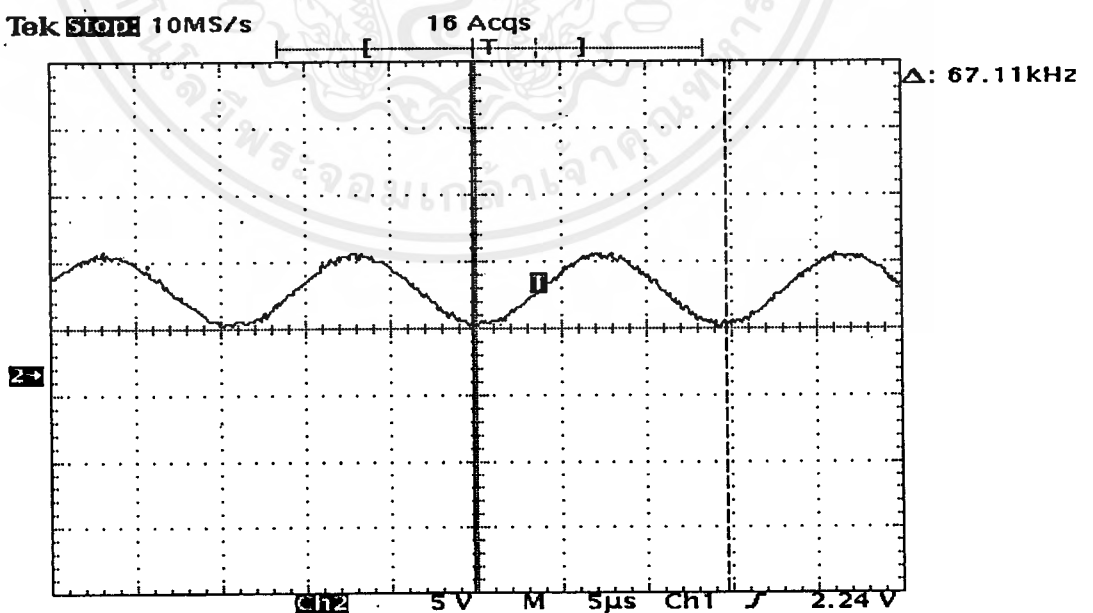
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1.3 ผลการวัดสัญญาณเอาต์พุตของวงจรเข้ารหัส เมื่อเทียบกับสัญญาณข้อมูลอินพุต

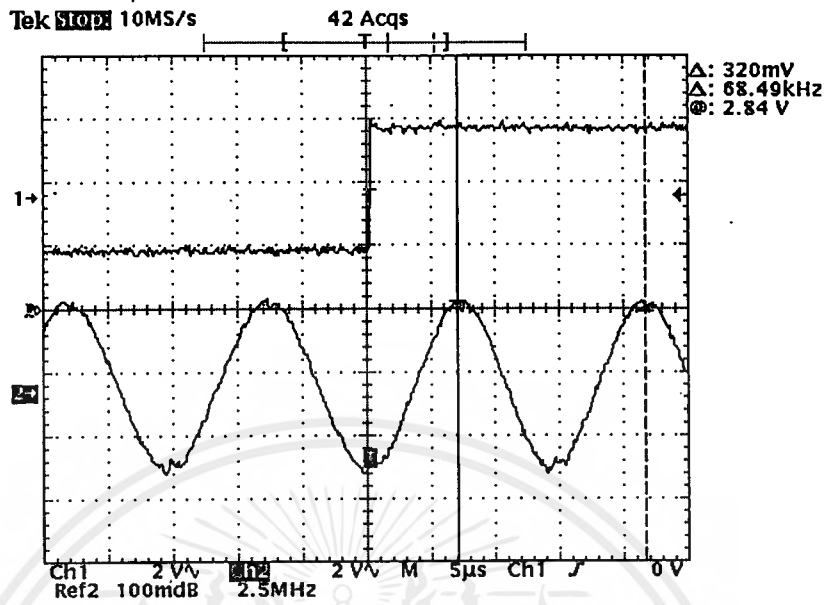
4.2 ผลการทดลองภาคมอดูเลชั่น

ในการมอดูเลชั่นใช้เฟรควเอนซีมอดูเลชั่นเทคนิค ซึ่งอินพุตของวงจรมอดูเลชั่นเป็นสัญญาณข้อมูลรหัส RZ ที่ได้จากเอาต์พุตภาคเข้ารหัสนั่นเอง ผลการทดลองมีดังนี้

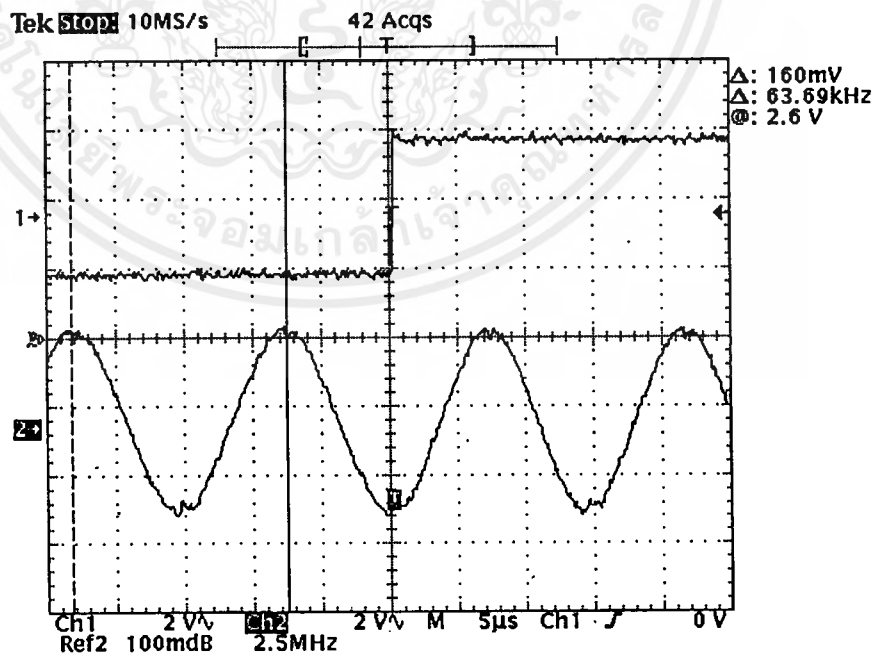


รูปที่ 4.2.1 ผลการวัดสัญญาณชาขนี 67.2 KHz ซึ่งเป็นสัญญาณพาห้รอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



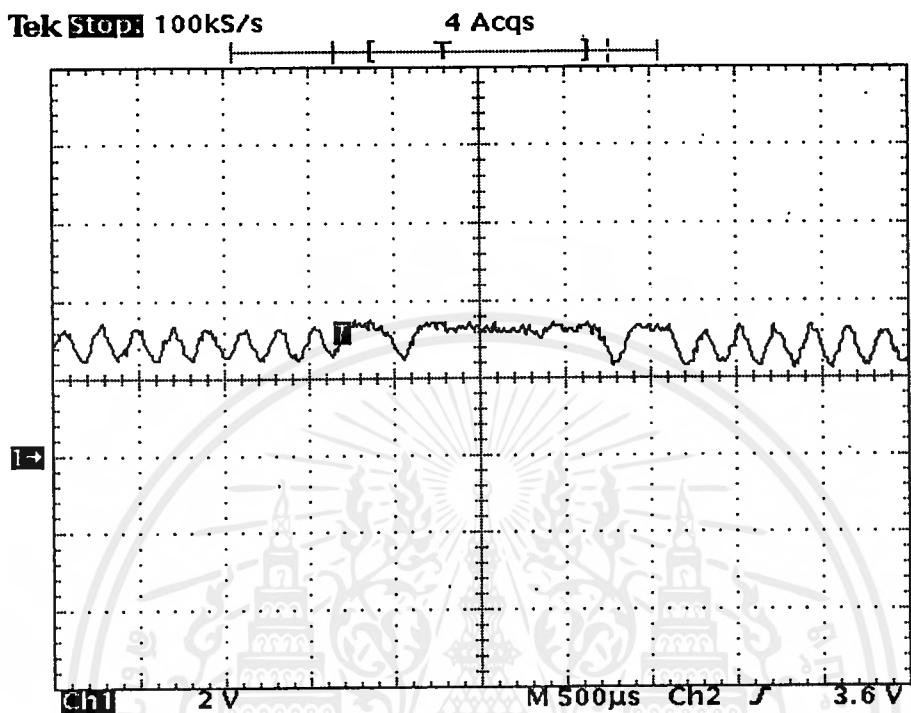
รูปที่ 4.2.2 ผลการวัดสัญญาณเอาต์พุตของวงจรมอดูเลชัน เทียบกับสัญญาณอินพุตในช่วงที่อินพุตเป็นลอจิก 1



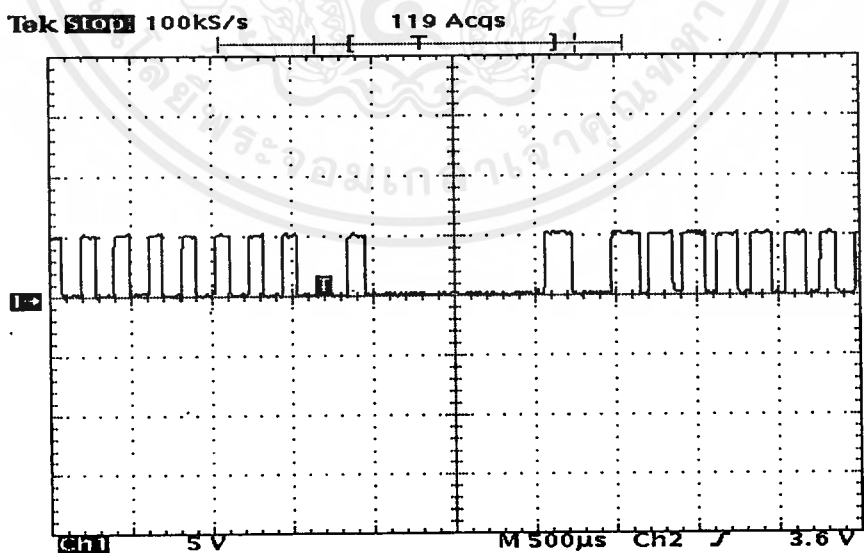
รูปที่ 4.2.3 ผลการวัดสัญญาณเอาต์พุตของวงจรมอดูเลชัน เทียบกับสัญญาณอินพุต ในช่วงที่อินพุตเป็นลอจิก 0  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 ผลการทดลองภาคคีโมดูละชั้น

ส่งสัญญาณ โดยผ่านคลื่นวิทยุ และทำการรับสัญญาณ โดยเครื่องรับวิทยุ นำสัญญาณจากเอาต์พุตของภาค เอฟ-เอ็มดีเทคเตอร์เข้าภาคคีโมดูละชั้น ทำการทดลองมีผลดังนี้



รูปที่ 4.3.1 ผลการทดลองวัดสัญญาณที่เอาต์พุตของวงจรคีโมดูละชั้น

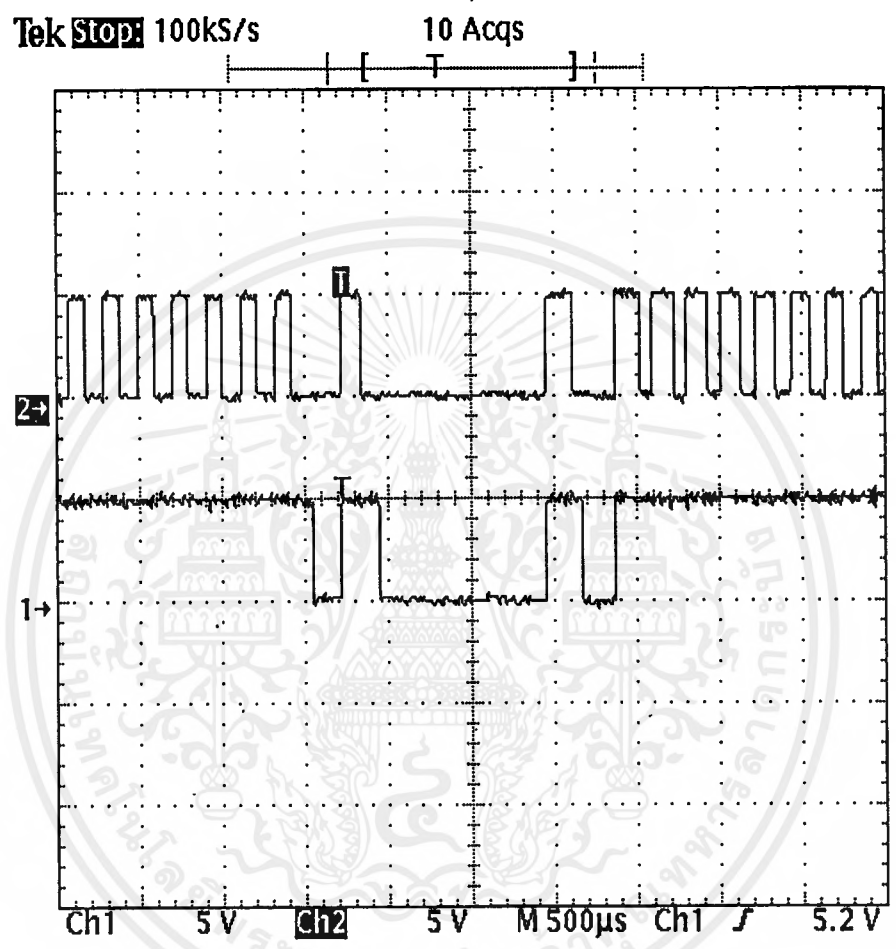


รูปที่ 4.3.2 ผลการทดลองวัดสัญญาณที่เอาต์พุตของวงจรเปรียบเทียบแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4 การทดลองภาคต่อรหัส

สัญญาณข้อมูลที่ได้จากภาคคิมอคูเลขันเป็นสัญญาณรหัส RZ ดังนั้นต้องทำการคืนรูปสัญญาณให้เป็น NRZ โดยใช้วงจรภาคต่อรหัส ซึ่งผลการทดลองดังนี้



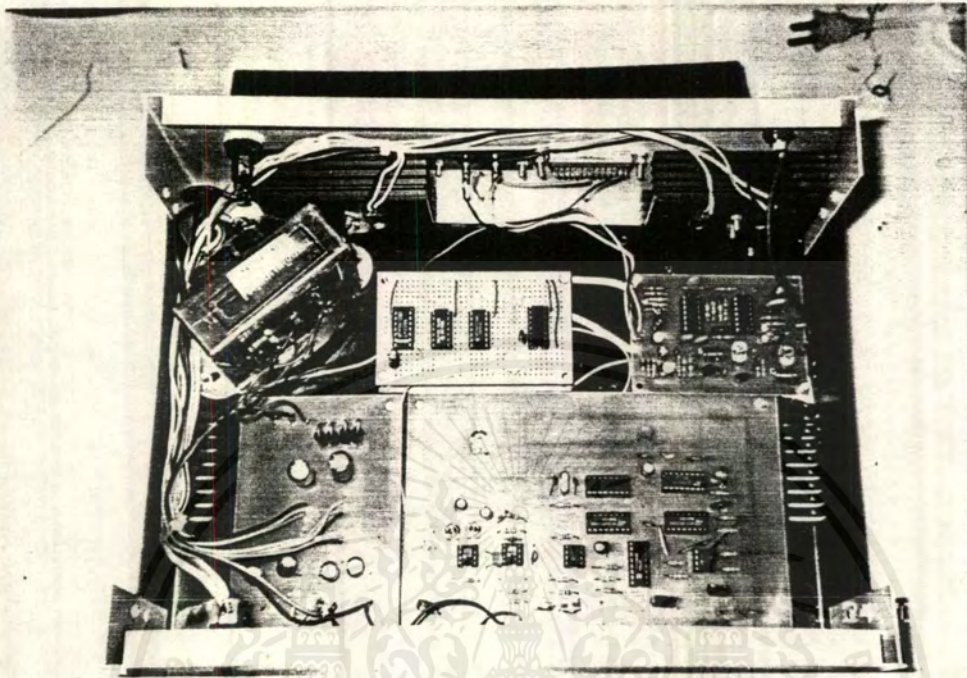
รูปที่ 4.4.1 ผลการวัดสัญญาณที่เอาท์พุทของวงจรถอดรหัสเมื่อเทียบกับสัญญาณอินพุท

#### 4.5 แสดงรูปลักษณะของโครงการ

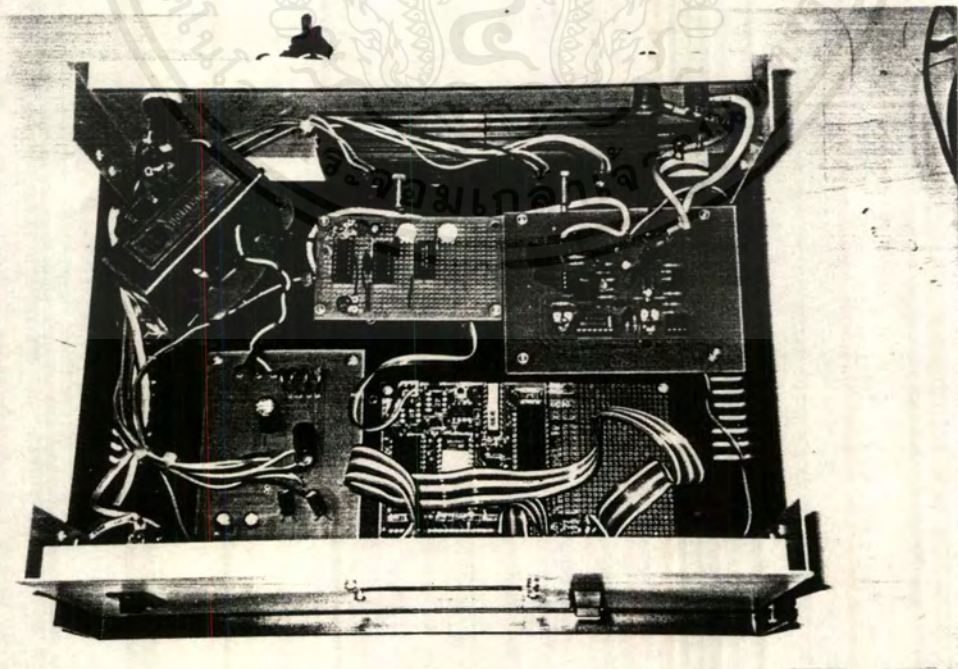
โครงการที่สร้างขึ้นประกอบด้วยอุปกรณ์ 2 ชุด คือ

1. อุปกรณ์ในภาคส่ง มีหน้าที่มอดูเลตสัญญาณและส่งกระจายสัญญาณออกอากาศ มีชื่อเรียกว่า FSK MODULATOR AND TRANSMITTER

2. อุปกรณ์ในภาครับ มีหน้าที่ในการคิมอคูเลขสัญญาณที่รับได้จากเครื่องรับวิทยุ และทำการการคืนรูปสัญญาณให้ได้เหมือนกับที่ด้านส่งสัญญาณได้ส่งออกอากาศมา มีชื่อเรียกว่า FSK DEMODULATOR



รูปที่ 4.5.1 FSK MODULATOR AND TRANSMITTER



รูปที่ 4.5.2 FSK DEMODULATOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5 สรุปผลและวิจารณ์

จากการทดลอง ปัญหาที่พบส่วนใหญ่เกิดจากการรบกวนกันของสัญญาณเสียงกับสัญญาณข้อมูล สาเหตุของปัญหานี้เกิดจากตัววงจรที่ออกแบบยังไม่แน่นอน เช่น การออกแบบวงจรฟิลเตอร์ในช่วงแรกๆ ให้ผลอย่างไม่น่าพอใจ และต้องใช้เวลาในการแก้ไขพอสมควร และเมื่อแก้ปัญหการรบกวนกันของสัญญาณเสียง กับสัญญาณข้อมูลแล้วก็มาเจอปัญหา มีสัญญาณรบกวนมากเมื่อส่งผ่านคลื่นวิทยุ เกิดการลดทอนของสัญญาณข้อมูลในช่วงที่ข้อมูลมีสถานะเป็น “1” ต่อเนื่องเป็นระยะเวลาานาน ดังนั้นจึงได้ทำการแก้ปัญหาโดยการเข้ารหัสสัญญาณเพื่อลดคาบเวลาในช่วงที่ข้อมูลมีสถานะเป็น “1” ในที่นี้เลือกการเข้ารหัสแบบ RZ

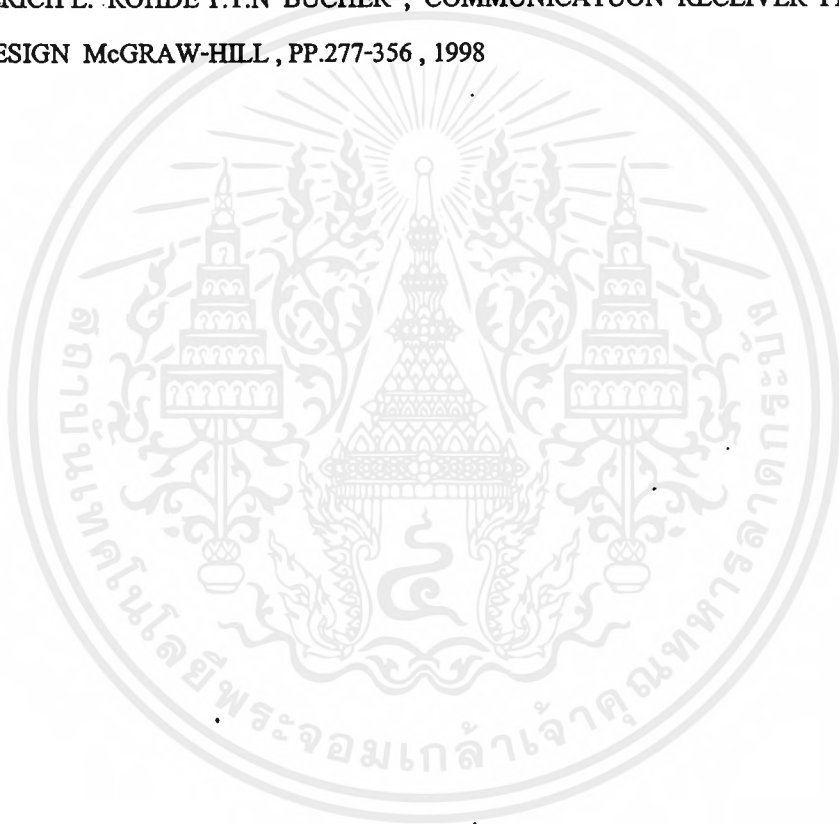
เมื่อมีการเข้ารหัสสัญญาณแล้ว สัญญาณรบกวนต่างๆก็ลดน้อยลง และสามารถส่งและรับข้อมูลผ่านคลื่นวิทยุได้ แม้ในบางครั้งจะเกิดการผิดพลาดบ้างอันเนื่องมาจาก การรบกวนของสัญญาณที่ยังหลงเหลืออยู่ แต่ก็ถือว่าให้ผลเป็นที่น่าพอใจมาก

การรบกวนที่ยังหลงเหลืออยู่บ้างเล็กน้อย ระหว่างสัญญาณเสียง กับสัญญาณข้อมูล ในทางปฏิบัติสามารถลดการรบกวนได้อีกโดยออกแบบภาคส่งให้มีประสิทธิภาพดีขึ้น เช่น เพิ่มวงจรกรองความถี่ในส่วนต่างๆให้มีประสิทธิภาพมากขึ้น ส่วนภาครับก็ต้องเพิ่มประสิทธิภาพของการกรองความถี่เช่นกัน

จากผลการทดลองทั้งหมดที่ได้เราสามารถนำวงจรไปใช้ได้จริง และสามารถนำไปประยุกต์ใช้กับสถานีส่งคลื่นวิทยุกระจายเสียงแบบเอฟ-เอ็ม โดยการส่งข้อมูลพร้อมกับส่งสัญญาณเสียงในสถานีส่งเดียวกัน เพื่อการบริหารความถี่ให้มีประสิทธิภาพมากที่สุด

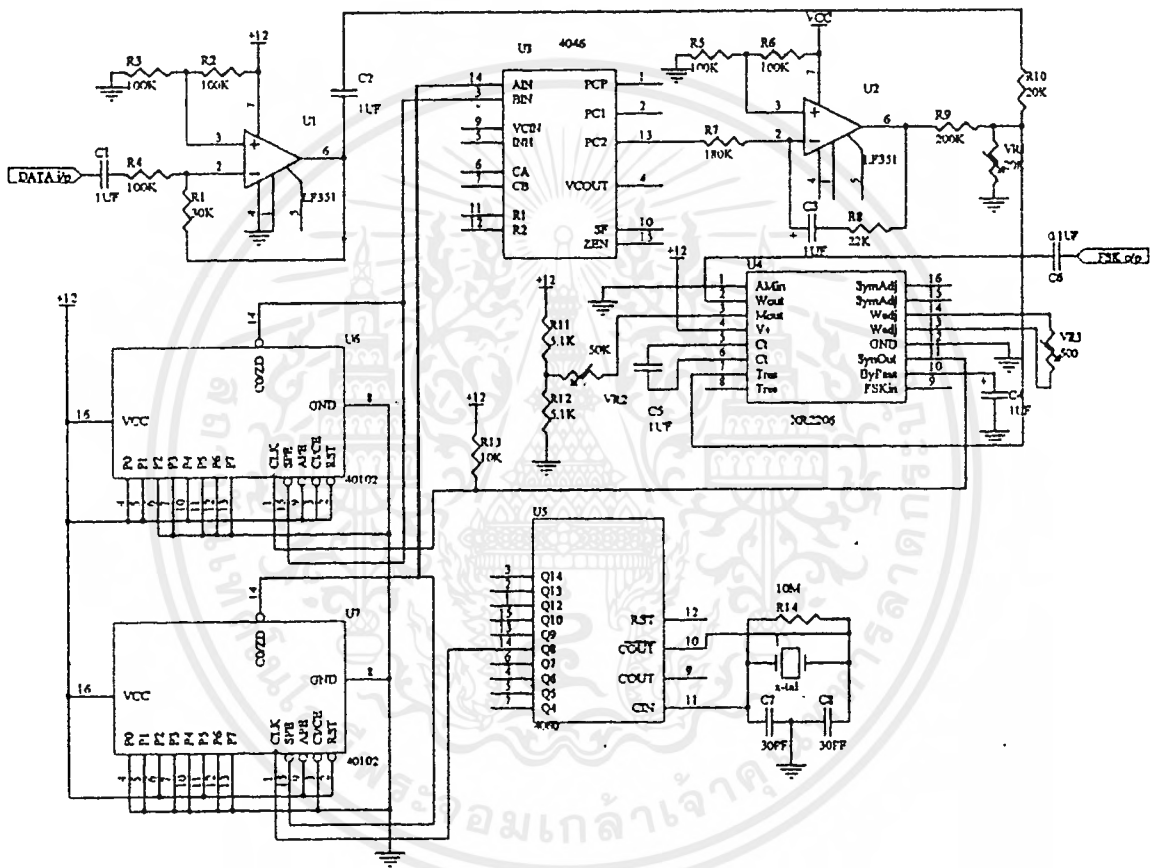
## หนังสืออ้างอิง

1. PAUL H. YOUNG , ELECTRONIC COMMUNICATION TECHNIQUES, THIRD EDITION, PP.320-351, PP.352-430
2. THE ODORE F. BOGART.JR ,INTRODUCTION TO DIGITAL CIRCUIT , McGAAW-HILL UNIVERSITY OF SOUTERN MISSISSIPPI , PP.206-211, PP.250-275 , 1992
3. JACK SMITH ,MODERN COMMUNICATION CIRCUIT ,McGRAW-HILL ,PP.295-417,1998
4. TOMASI W,ADVANCED ELECTRONIC COMMUNICATION SYSTEM (FRENTICE-HALL), 1998
5. ULRICH L. ROHDE T.T.N BUCHER , COMMUNICATUON RECEIVER PRINCIPLES & DESIGN McGRAW-HILL , PP.277-356 , 1998



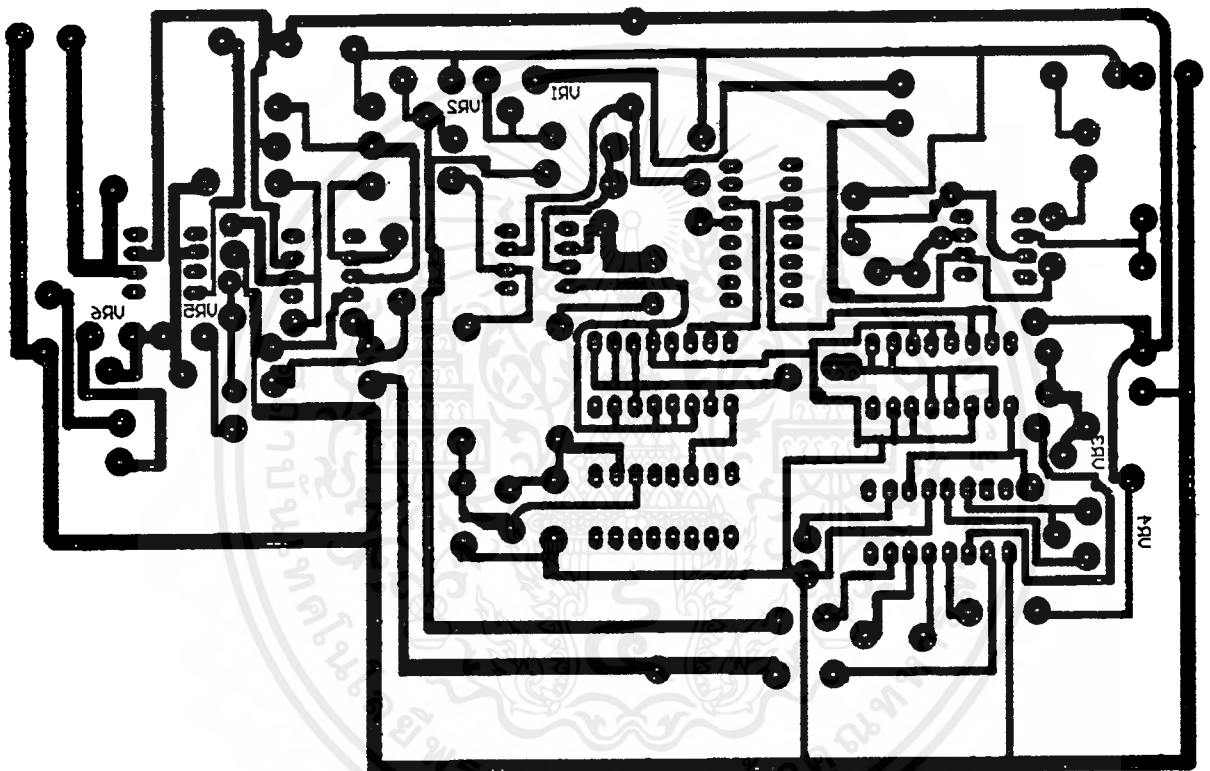


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



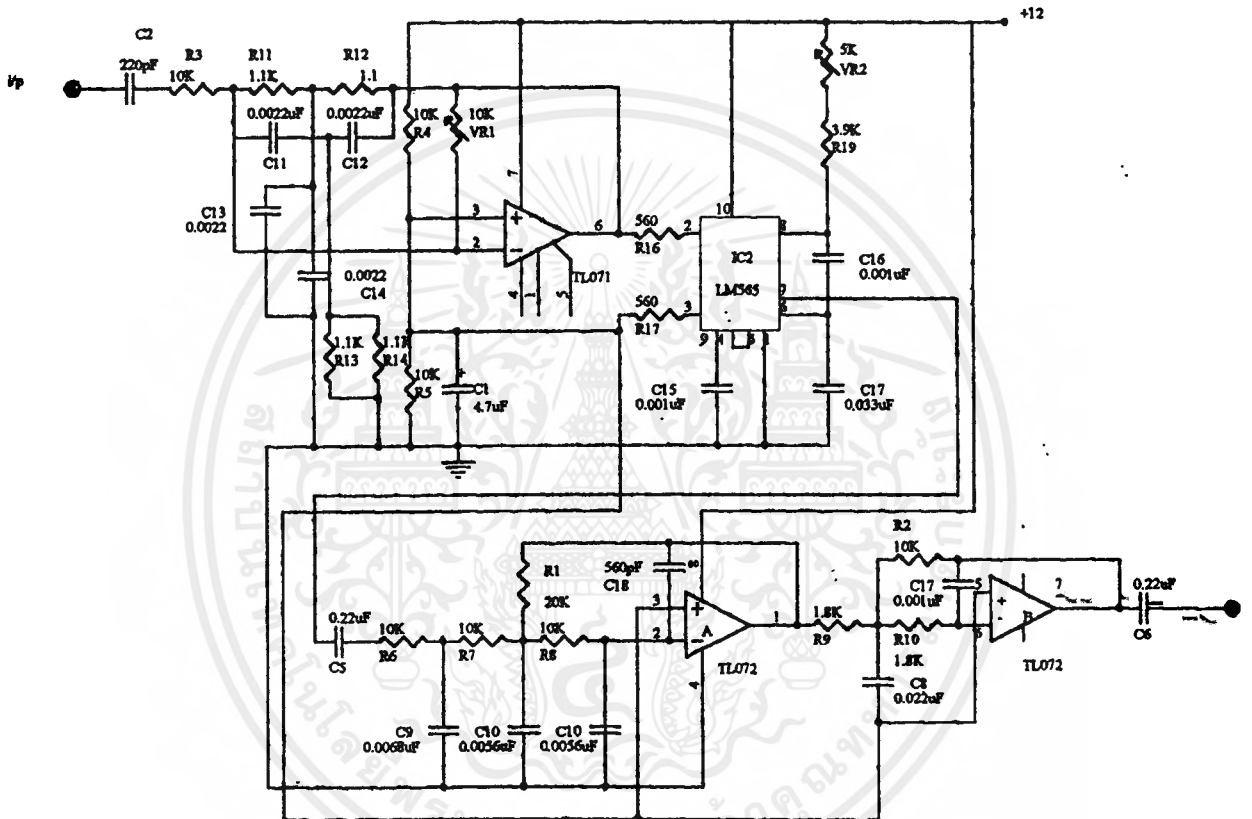
วงจรรวมของภาคเฟสล็อก มอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



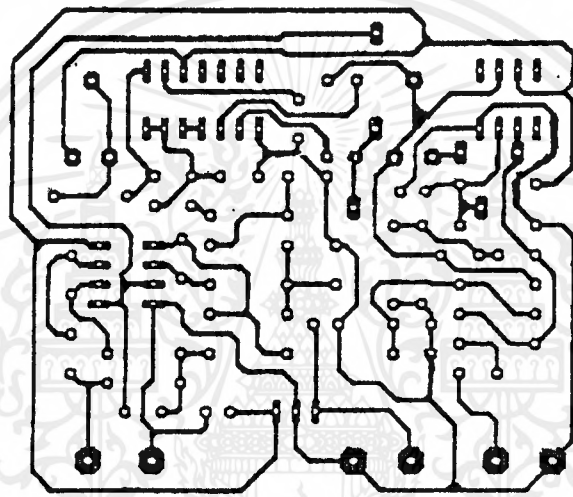
ลายวงจรรวมของภาคเอฟเอสที มอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



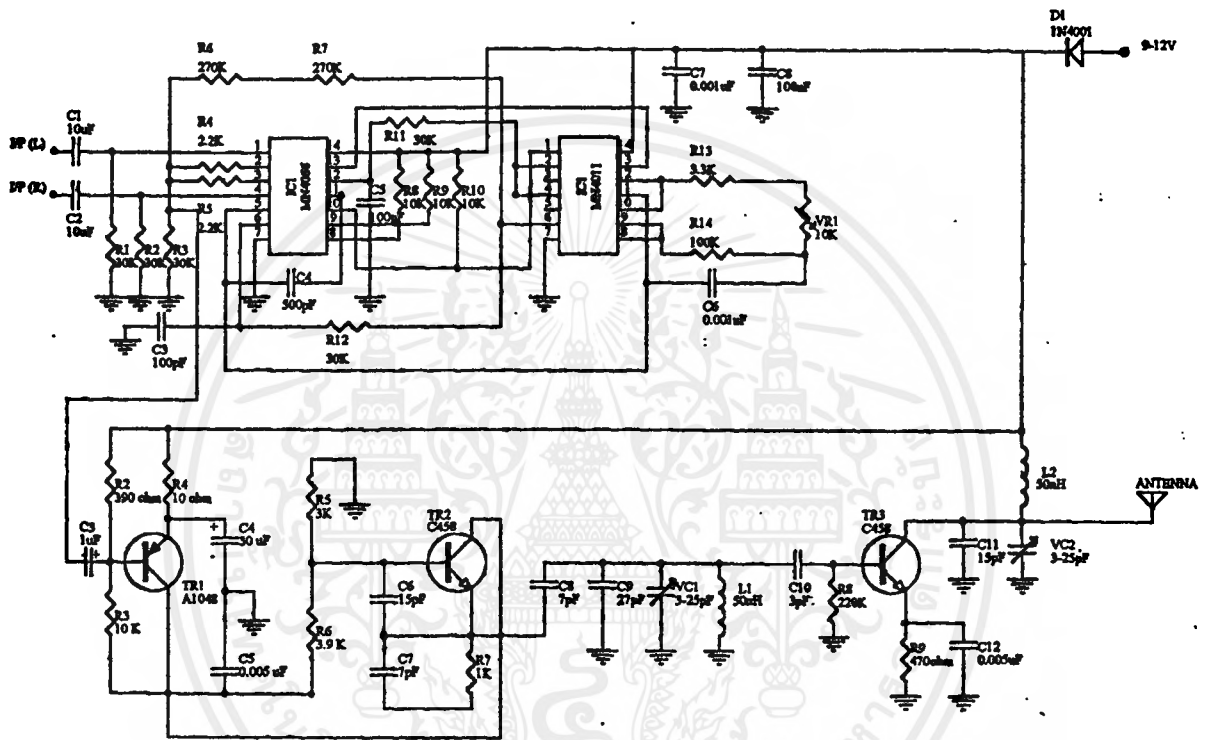
วงรวมของภาคเอฟเอคเค คิมอูเตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ลายวงจรรวมของภาคเฟสเคค ดีมอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**วงจรรวมของภาคส่ง เอฟเอ็ม-สเตอริโอมัลติเพล็กซ์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM565/LM565C Phase Locked Loop

### General Description

The LM565 and LM565C are general purpose phase locked loops containing a stable, highly linear voltage controlled oscillator for low distortion FM demodulation, and a double balanced phase detector with good carrier suppression. The VCO frequency is set with an external resistor and capacitor, and a tuning range of 10:1 can be obtained with the same capacitor. The characteristics of the closed loop system—bandwidth, response speed, capture and pull in range—may be adjusted over a wide range with an external resistor and capacitor. The loop may be broken between the VCO and the phase detector for insertion of a digital frequency divider to obtain frequency multiplication.

The LM565H is specified for operation over the  $-55^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$  military temperature range. The LM565CN is specified for operation over the  $0^{\circ}\text{C}$  to  $+70^{\circ}\text{C}$  temperature range.

### Features

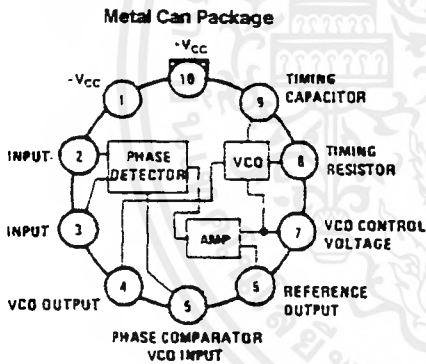
- 200 ppm/ $^{\circ}\text{C}$  frequency stability of the VCO
- Power supply range of  $\pm 5$  to  $\pm 12$  volts with 100 ppm/% typical
- 0.2% linearity of demodulated output

- Linear triangle wave with in phase zero crossings available
- TTL and DTL compatible phase detector input and square wave output
- Adjustable hold in range from  $\pm 1\%$  to  $> \pm 60\%$

### Applications

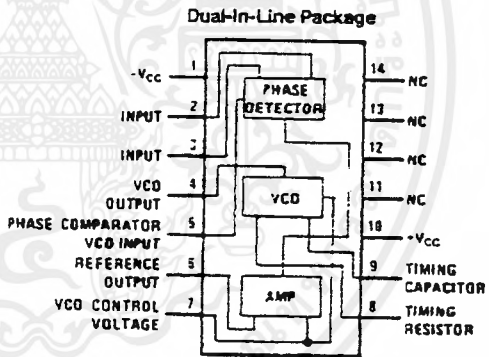
- Data and tape synchronization
- Modems
- FSK demodulation
- FM demodulation
- Frequency synthesizer
- Tone decoding
- Frequency multiplication and division
- SCA demodulators
- Telemetry receivers
- Signal regeneration
- Coherent demodulators

### Connection Diagrams



Order Number LM565H  
See NS Package Number H10C

TL/H/7853-2



Order Number LM565CN  
See NS Package Number N14A

TL/H/7853-3

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage  $\pm 12V$   
 Power Dissipation (Note 1) 1400 mW  
 Differential Input Voltage  $\pm 1V$

Operating Temperature Range

LM565H

$-55^{\circ}C$  to  $+125^{\circ}C$

LM565CN

$0^{\circ}C$  to  $+70^{\circ}C$

Storage Temperature Range

$-65^{\circ}C$  to  $+150^{\circ}C$

Lead Temperature (Soldering, 10 sec.)

$260^{\circ}C$

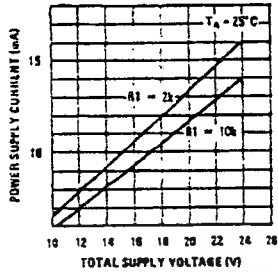
## Electrical Characteristics AC Test Circuit, $T_A = 25^{\circ}C$ , $V_{CC} = \pm 6V$

Parameter	Conditions	LM565			LM565C			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Current			8.0	12.5		8.0	12.5	mA
Input Impedance (Pins 2, 3)	$-4V < V_2, V_3 < 0V$	7	10			5		k $\Omega$
VCO Maximum Operating Frequency	$C_o = 2.7$ pF	300	500		250	500		kHz
VCO Free-Running Frequency	$C_o = 1.5$ nF $R_o = 20$ k $\Omega$ $f_o = 10$ kHz	-10	0	+10	-30	0	+30	%
Operating Frequency Temperature Coefficient			-100			-200		ppm/ $^{\circ}C$
Frequency Drift with Supply Voltage			0.1	1.0		0.2	1.5	%/V
Triangle Wave Output Voltage		2	2.4	3	2	2.4	3	$V_{p-o}$
Triangle Wave Output Linearity			0.2			0.5		%
Square Wave Output Level		4.7	5.4		4.7	5.4		$V_{p-o}$
Output Impedance (Pin 4)			5			5		k $\Omega$
Square Wave Duty Cycle		45	50	55	40	50	60	%
Square Wave Rise Time			20			20		ns
Square Wave Fall Time			50			50		ns
Output Current Sink (Pin 4)		0.6	1		0.6	1		mA
VCO Sensitivity	$f_o = 10$ kHz		6600			6600		Hz/V
Demodulated Output Voltage (Pin 7)	$\pm 10\%$ Frequency Deviation	250	300	400	200	300	450	mV $_{p-p}$
Total Harmonic Distortion	$\pm 10\%$ Frequency Deviation		0.2	0.75		0.2	1.5	%
Output Impedance (Pin 7)			3.5			3.5		k $\Omega$
DC Level (Pin 7)		4.25	4.5	4.75	4.0	4.5	5.0	V
Output Offset Voltage $ V_7 - V_6 $			30	100		50	200	mV
Temperature Drift of $ V_7 - V_6 $			500			500		$\mu V/^{\circ}C$
AM Rejection		30	40			40		dB
Phase Detector Sensitivity $K_D$			.68			.68		V/radian

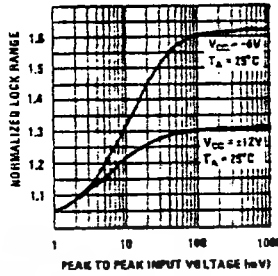
Note 1: The maximum junction temperature of the LM565 and LM565C is  $+150^{\circ}C$ . For operation at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of  $+150^{\circ}C/W$  junction to ambient or  $+45^{\circ}C/W$  junction to case. Thermal resistance of the dual-in-line package is  $+85^{\circ}C/W$ .

# Typical Performance Characteristics

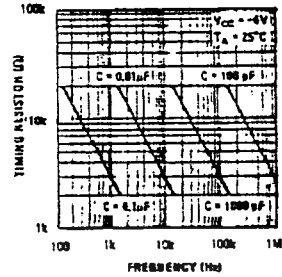
Power Supply Current as a Function of Supply Voltage



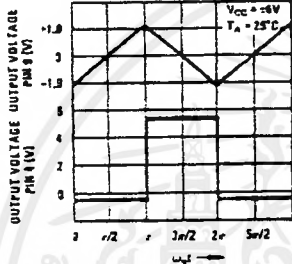
Lock Range as a Function of Input Voltage



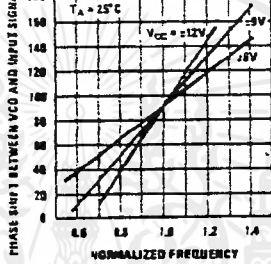
VCO Frequency



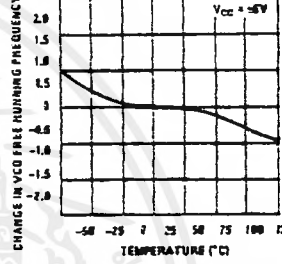
Oscillator Output Waveforms



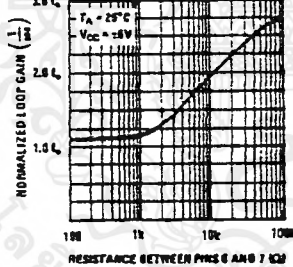
Phase Shift vs Frequency



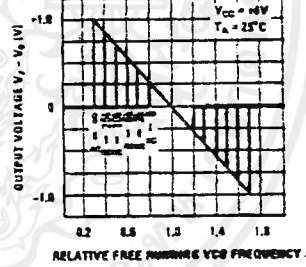
VCO Frequency as a Function of Temperature



Loop Gain vs Load Resistance



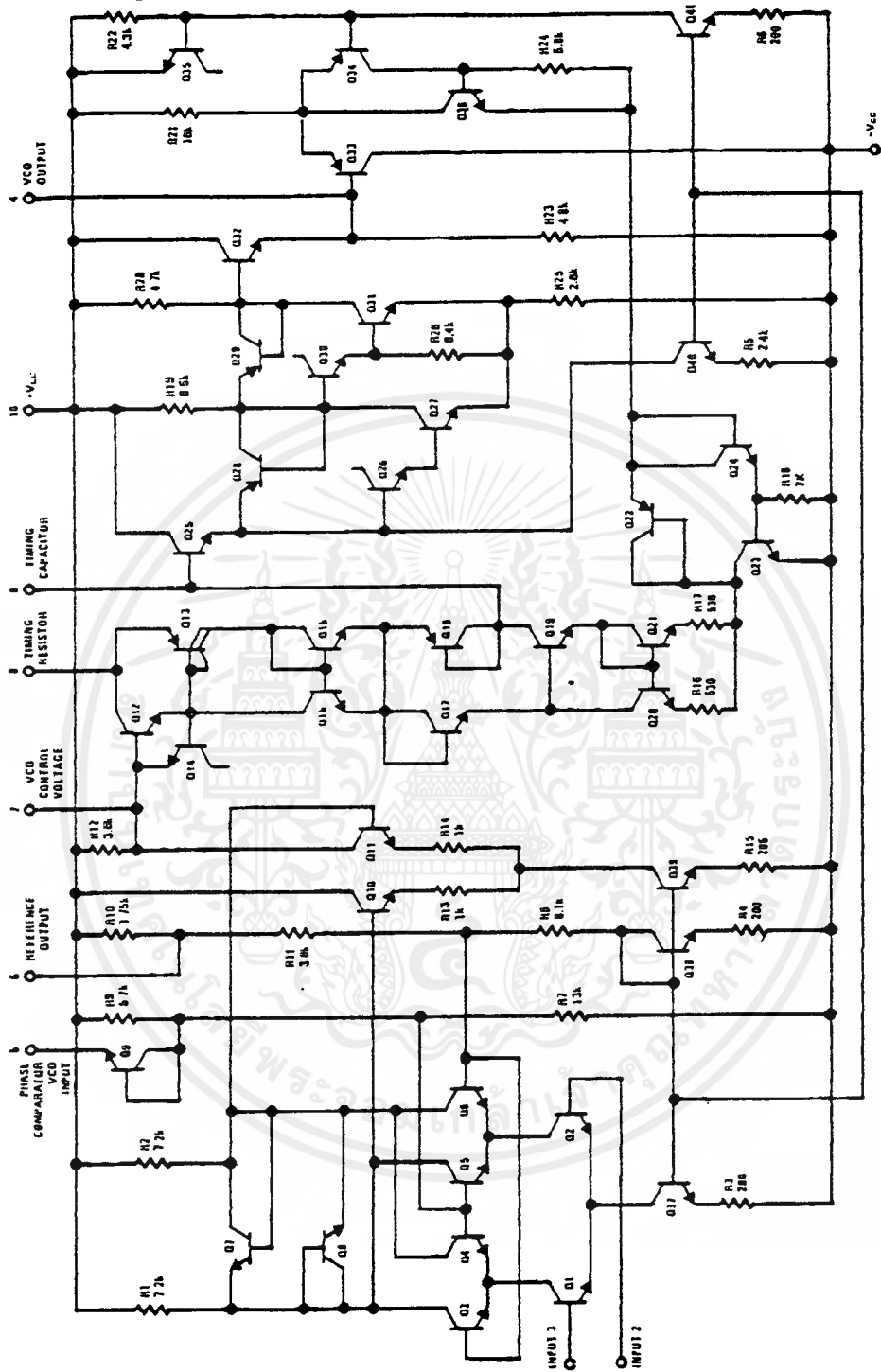
Hold in Range as a Function of R6-7



TL/H7853-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Schematic Diagram



TL/H/7655-1

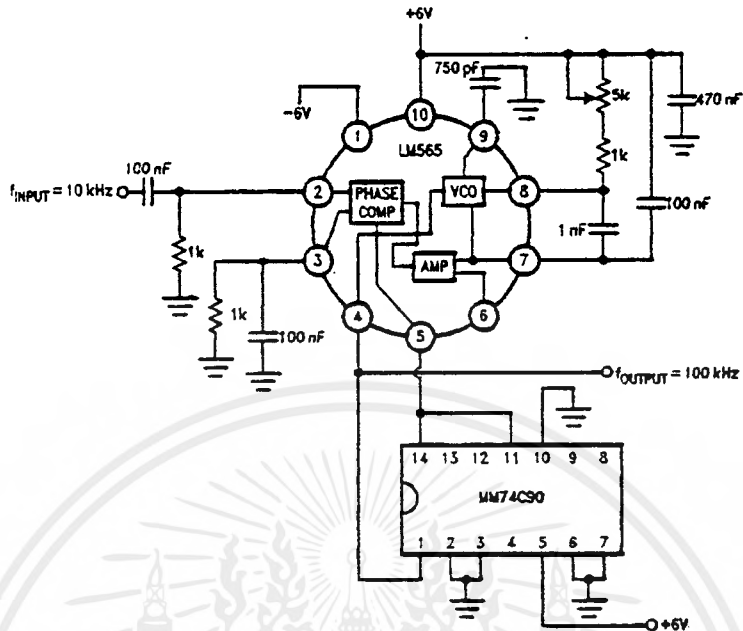
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





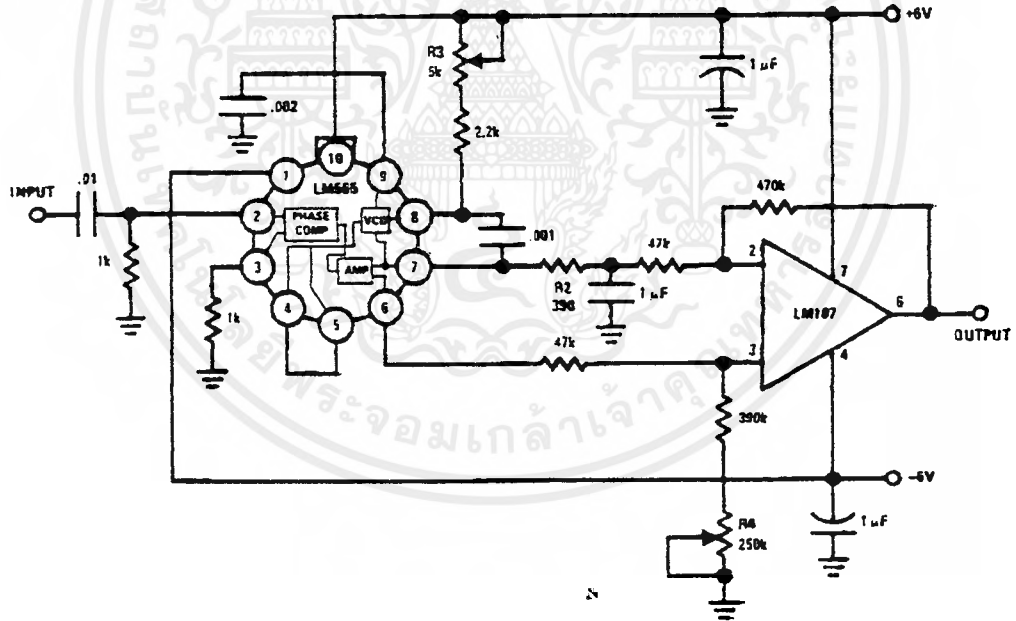
## Typical Applications (Continued)

### Frequency Multiplier (× 10)



TL/H/7853-9

### IRIG Channel 13 Demodulator



TL/H/7853-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Applications Information

In designing with phase locked loops such as the LM565, the important parameters of interest are:

### FREE RUNNING FREQUENCY

$$f_0 \approx \frac{0.3}{R_0 C_0}$$

**LOOP GAIN:** relates the amount of phase change between the input signal and the VCO signal for a shift in input signal frequency (assuming the loop remains in lock). In servo theory, this is called the "velocity error coefficient."

$$\text{Loop gain} = K_0 K_D \left( \frac{1}{\text{sec}} \right)$$

$$K_0 = \text{oscillator sensitivity} \left( \frac{\text{radians/sec}}{\text{volt}} \right)$$

$$K_D = \text{phase detector sensitivity} \left( \frac{\text{volts}}{\text{radian}} \right)$$

The loop gain of the LM565 is dependent on supply voltage, and may be found from:

$$K_0 K_D = \frac{33.6 f_0}{V_c}$$

$f_0$  = VCO frequency in Hz

$V_c$  = total supply voltage to circuit

Loop gain may be reduced by connecting a resistor between pins 6 and 7; this reduces the load impedance on the output amplifier and hence the loop gain.

**HOLD IN RANGE:** the range of frequencies that the loop will remain in lock after initially being locked.

$$f_H = \pm \frac{8 f_0}{V_c}$$

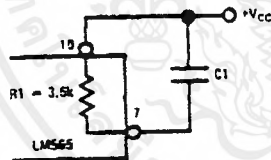
$f_0$  = free running frequency of VCO

$V_c$  = total supply voltage to the circuit

### THE LOOP FILTER

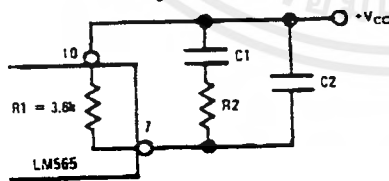
In almost all applications, it will be desirable to filter the signal at the output of the phase detector (pin 7); this filter may take one of two forms:

#### Simple Lag Filter



TL/H/7853-11

#### Lag-Lead Filter



TL/H/7853-12

A simple lag filter may be used for wide closed loop bandwidth applications such as modulation following where the frequency deviation of the carrier is fairly high (greater than 10%), or where wideband modulating signals must be followed.

The natural bandwidth of the closed loop response may be found from:

$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_0 K_D}{R_1 C_1}}$$

Associated with this is a damping factor:

$$\delta = \frac{1}{2} \sqrt{\frac{1}{R_1 C_1 K_0 K_D}}$$

For narrow band applications where a narrow noise bandwidth is desired, such as applications involving tracking a slowly varying carrier, a lead lag filter should be used. In general, if  $1/R_1 C_1 < K_0 K_D$ , the damping factor for the loop becomes quite small resulting in large overshoot and possible instability in the transient response of the loop. In this case, the natural frequency of the loop may be found from

$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_0 K_D}{\tau_1 + \tau_2}}$$

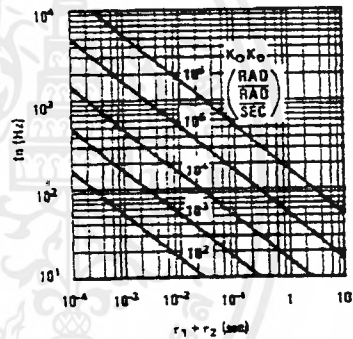
$$\tau_1 + \tau_2 = (R_1 + R_2) C_1$$

$R_2$  is selected to produce a desired damping factor  $\delta$ , usually between 0.5 and 1.0. The damping factor is found from the approximation:

$$\delta \approx \pi \tau_2 f_n$$

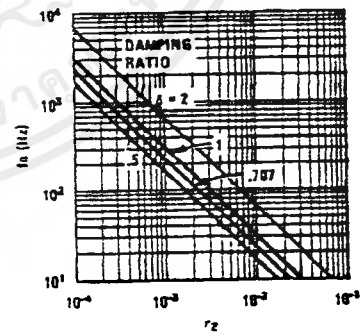
These two equations are plotted for convenience.

#### Filter Time Constant vs Natural Frequency



TL/H/7853-13

#### Damping Time Constant vs Natural Frequency

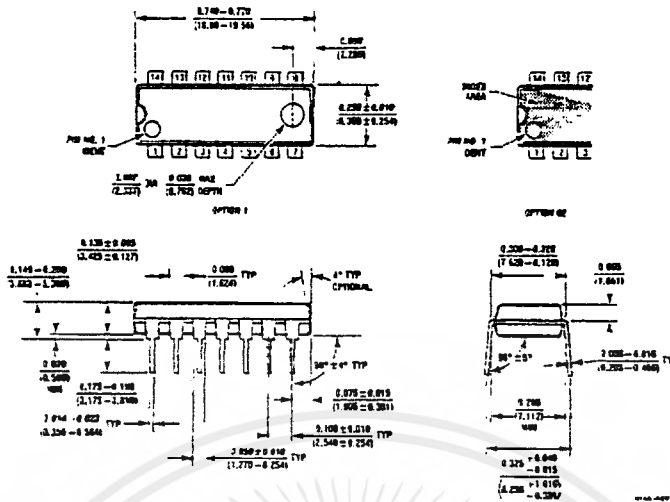


TL/H/7853-14

Capacitor  $C_2$  should be much smaller than  $C_1$  since its function is to provide filtering of carrier. In general  $C_2 \leq 0.1 C_1$ .



Physical Dimensions inches (millimeters) (Continued)



Dual-In-Line Package (N)  
Order Number LM565CN  
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation  
1111 West Barton Road  
Arlington, TX 78017  
Tel: (800) 272-9959  
Fax: (800) 737-7018

National Semiconductor Europe  
Fax: (+49) 0-180-530 85 86  
Email: crynwg@levm2.nsc.com  
Deutsch Tel: (+49) 0-180-530 85 85  
English Tel: (+49) 0-180-532 78 32  
Français Tel: (+49) 0-180-532 93 58  
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.  
13th Floor, Straigt Block,  
Ocean Centre, 5 Canton Rd,  
Tsimshatsui, Kowloon  
Hong Kong  
Tel: (852) 2737-1600  
Fax: (852) 2736-9980

National Semiconductor Japan Ltd.  
Tel: 81-043-299-2309  
Fax: 81-043-299-2408

\*National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are granted and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**FEATURES**

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

**APPLICATIONS**

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

**GENERAL DESCRIPTION**

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

**ORDERING INFORMATION**

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

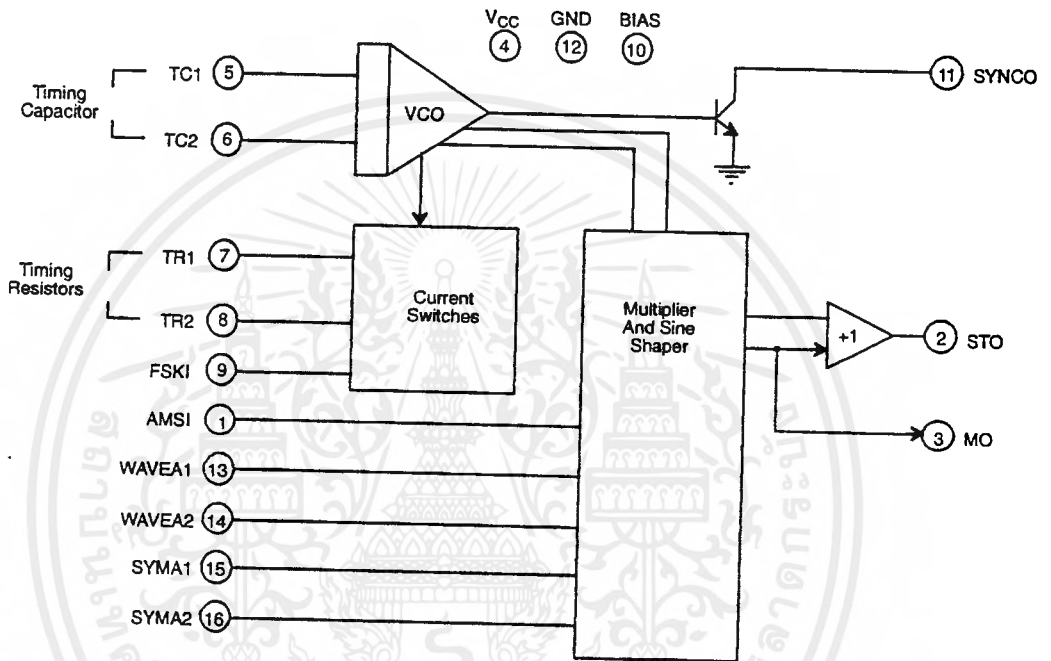
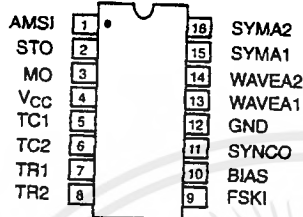
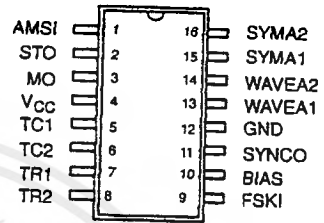


Figure 1. XR-2206 Block Diagram



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

**PIN DESCRIPTION**

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V <sub>CC</sub>		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V <sub>CC</sub> .
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

# XR-2206



## DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2  $V_{CC} = 12V$ ,  $T_A = 25^\circ C$ ,  $C = 0.01\mu F$ ,  $R_1 = 100k\Omega$ ,  $R_2 = 10k\Omega$ ,  $R_3 = 25k\Omega$   
Unless Otherwise Specified.  $S_1$  open for triangle, closed for sine wave.

Parameters	XR-2206MP			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>General Characteristics</b>								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	$\pm 5$		$\pm 13$	$\pm 5$		$\pm 13$	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
<b>Oscillator Section</b>								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000\mu F$ , $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$ , $R_1 = 2M\Omega$
Frequency Accuracy		$\pm 1$	$\pm 4$		$\pm 2$		% of $f_o$	$f_o = 1/R_1 C$
Temperature Stability Frequency		$\pm 10$	$\pm 50$		$\pm 20$		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$ $R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability <sup>2</sup>		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$ , $V_{HIGH} = 20V$ , $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
<b>Sweep Linearity</b>								
10:1 Sweep		2			2		%	$f_L = 1kHz$ , $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$ , $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
<b>Recommended Timing Components</b>								
Timing Capacitor: C	0.001		100	0.001		100	$\mu F$	Figure 5
Timing Resistors: $R_1$ & $R_2$	1		2000	1		2000	$k\Omega$	
<b>Triangle Sine Wave Output<sup>1</sup></b>								
Figure 3								
Triangle Amplitude		160			160		mV/ $k\Omega$	Figure 2, $S_1$ Open
Sine Wave Amplitude	40	60	80		60		mV/ $k\Omega$	Figure 2, $S_1$ Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		$\Omega$	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
<b>Sine Wave Distortion</b>								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

### Notes

<sup>1</sup> Output amplitude is directly proportional to the resistance,  $R_3$ , on Pin 3. See Figure 3.

<sup>2</sup> For maximum amplitude stability,  $R_3$  should be a positive temperature coefficient resistor.

**Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Rev. 1.03



**DC ELECTRICAL CHARACTERISTICS (CONT'D)**

Parameters	XR-2206MP			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>Amplitude Modulation</b>								
Input Impedance	50	100		50	100		k $\Omega$	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
<b>Square-Wave Output</b>								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	$C_L = 10\text{pF}$
Fall Time		50			50		ns	$C_L = 10\text{pF}$
Saturation Voltage		0.2	<b>0.4</b>		0.2	0.6	V	$I_L = 2\text{mA}$
Leakage Current		0.1	<b>20</b>		0.1	100	$\mu\text{A}$	$V_{CC} = 26\text{V}$
FSK Keying Level (Pin 9)	0.8	1.4	<b>2.4</b>	0.8	1.4	<b>2.4</b>	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	<b>3.3</b>	2.5	3	3.5	V	Measured at Pin 10.

**Notes**

<sup>1</sup> Output amplitude is directly proportional to the resistance,  $R_3$ , on Pin 3. See Figure 3.

<sup>2</sup> For maximum amplitude stability,  $R_3$  should be a positive temperature coefficient resistor.

**Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

**ABSOLUTE MAXIMUM RATINGS**

Power Supply ..... 26V  
 Power Dissipation ..... 750mW  
 Derate Above 25°C ..... 5mW/°C

Total Timing Current ..... 6mA  
 Storage Temperature ..... -65°C to +150°C

**SYSTEM DESCRIPTION**

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

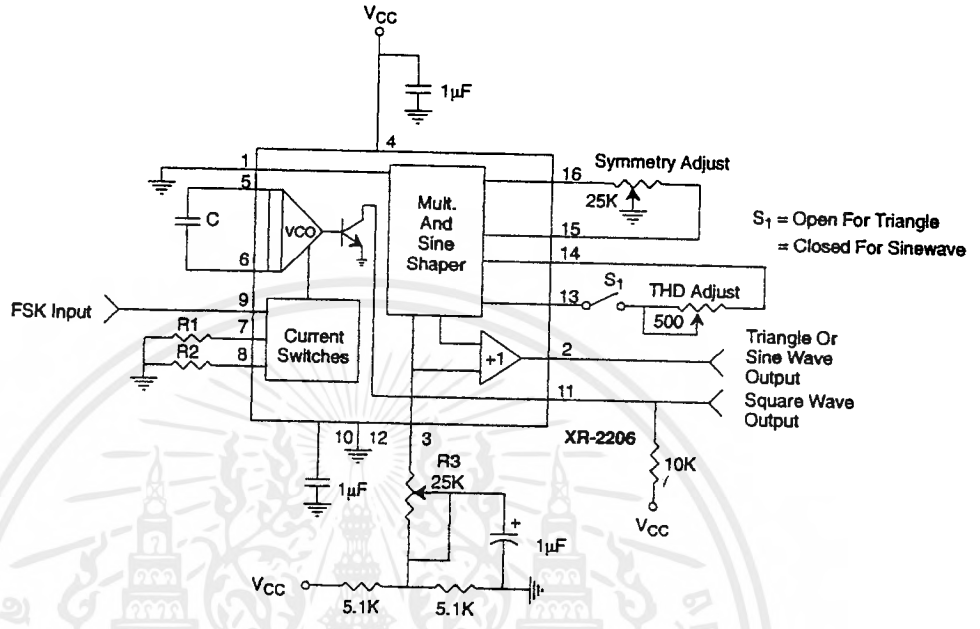


Figure 2. Basic Test Circuit

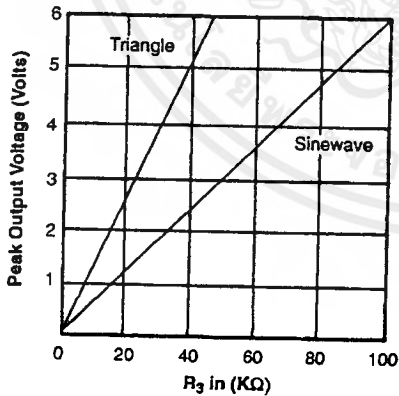


Figure 3. Output Amplitude as a Function of the Resistor, R3, at Pin 3

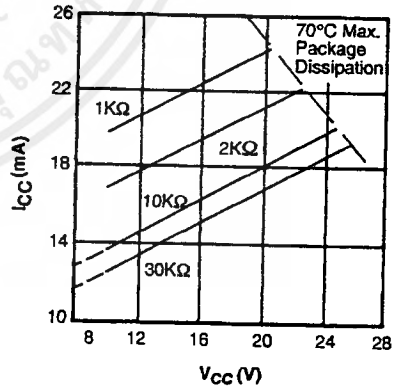


Figure 4. Supply Current vs Supply Voltage, Timing, R

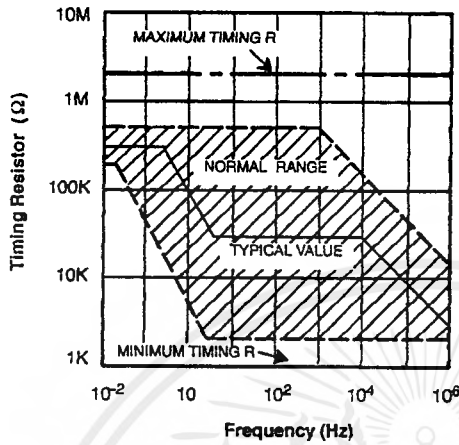


Figure 5. R versus Oscillation Frequency.

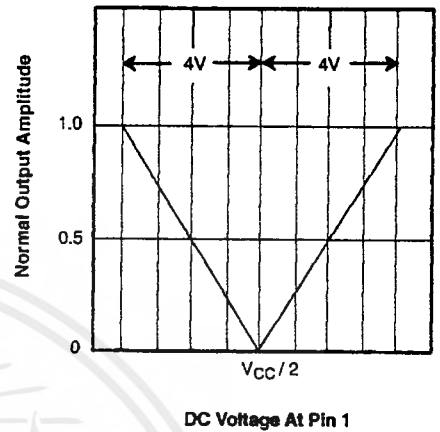


Figure 6. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1)

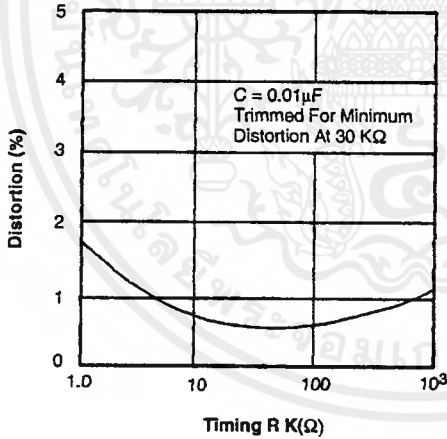


Figure 7. Trimmed Distortion versus Timing Resistor.

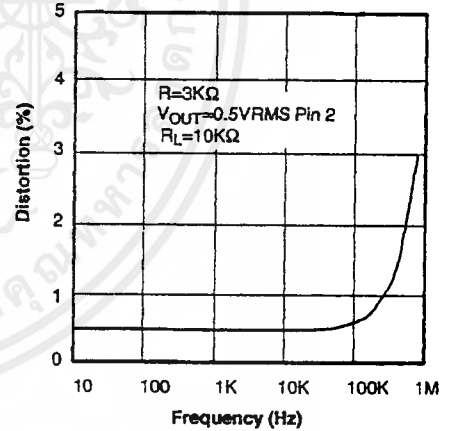


Figure 8. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

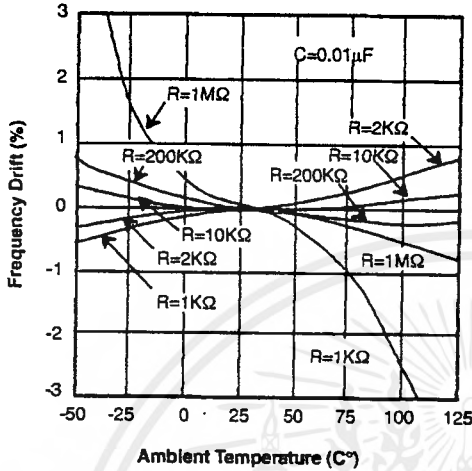


Figure 9. Frequency Drift versus Temperature.

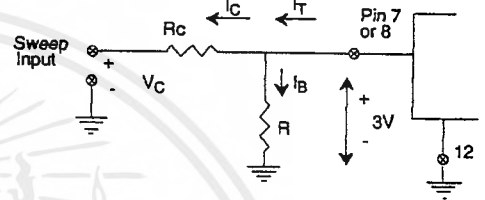


Figure 10. Circuit Connection for Frequency Sweep.

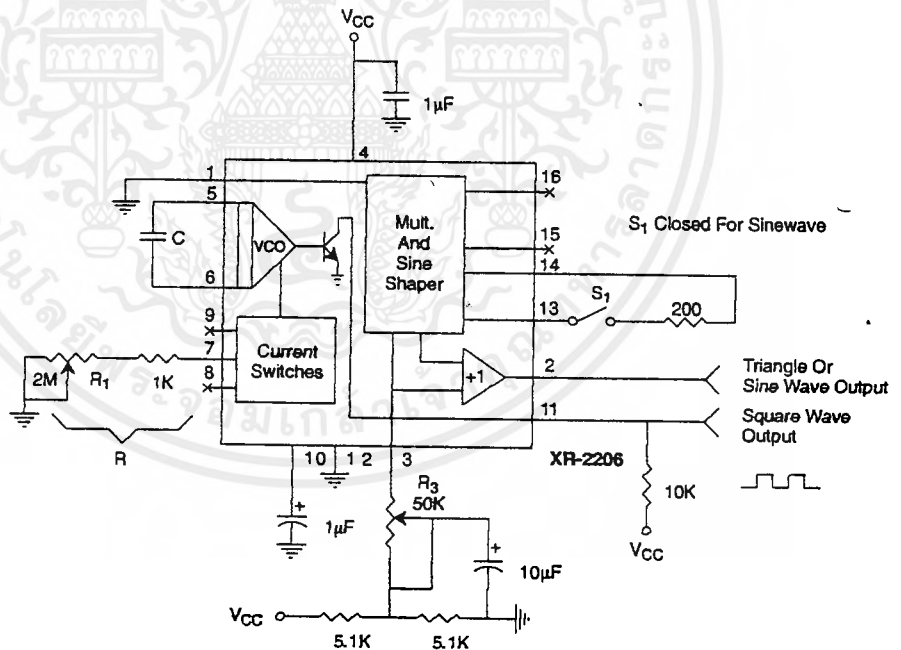


Figure 11. Circuit for Sine Wave Generation without External Adjustment. (See Figure 3 for Choice of  $R_3$ )

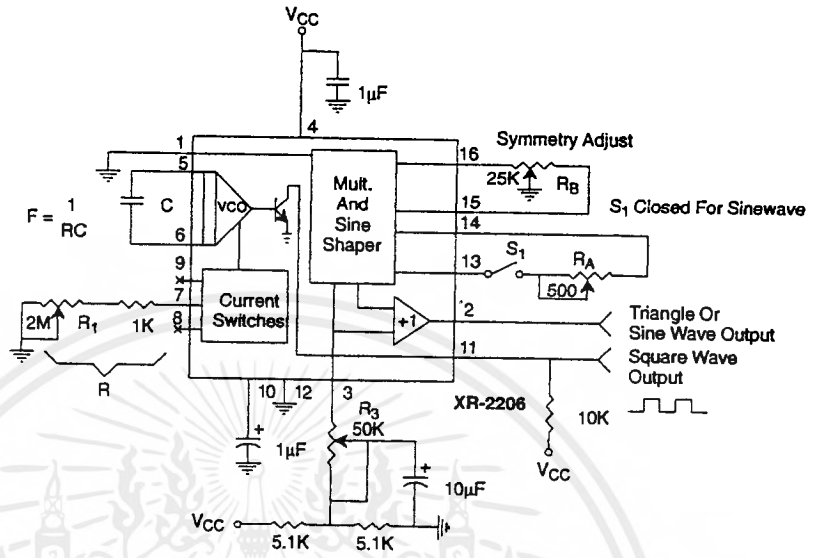


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. ( $R_3$  Determines Output Swing - See Figure 3)

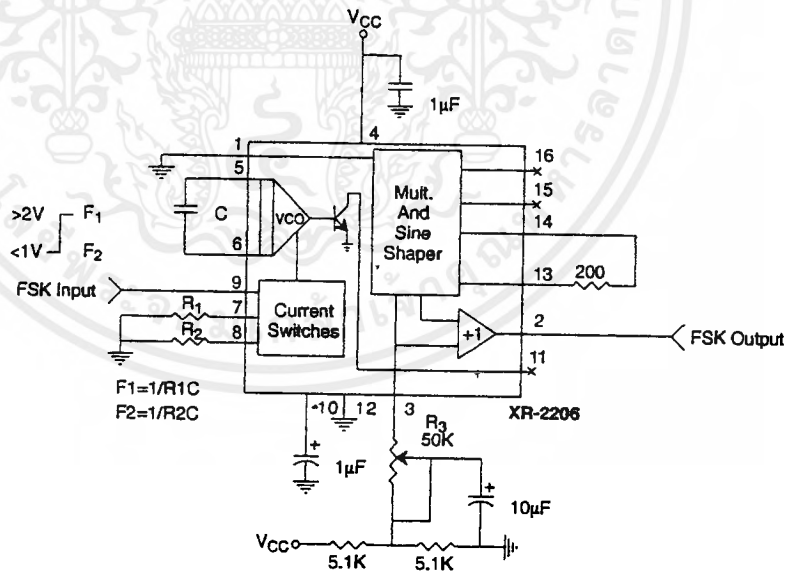


Figure 13. Sinusoidal FSK Generator

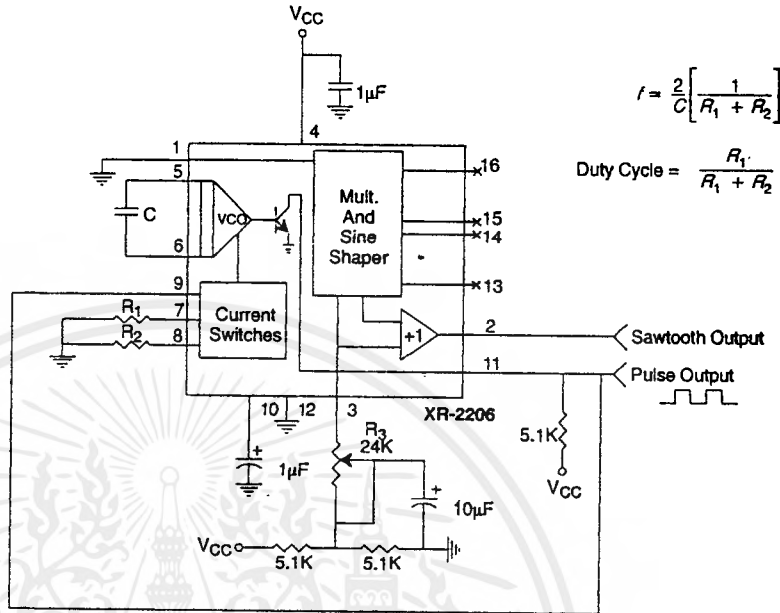


Figure 14. Circuit for Pulse and Ramp Generation.

### Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors,  $R_1$  and  $R_2$ , connected to the timing Pin 7 and 8, respectively, as shown in *Figure 13*. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage  $\geq 2V$ , only  $R_1$  is activated. Similarly, if the voltage level at Pin 9 is  $\leq 1V$ , only  $R_2$  is activated. Thus, the output frequency can be keyed between two levels,  $f_1$  and  $f_2$ , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to  $V^-$ .

### Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In *Figure 11*, *Figure 12* and *Figure 13*, Pin 3 is biased midway between  $V^+$  and ground, to give an output dc level of  $\approx V^+/2$ .

### APPLICATIONS INFORMATION

#### Sine Wave Generation

#### Without External Adjustment

*Figure 11* shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer,  $R_1$  at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than  $V^+/2$ , and the typical distortion (THD) is  $< 2.5\%$ . If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of *Figure 11* can be converted to split-supply operation, simply by replacing all ground connections with  $V^-$ . For split-supply operation,  $R_3$  can be directly connected to ground.

### With External Adjustment:

The harmonic content of sinusoidal output can be reduced to -0.5% by additional adjustments as shown in *Figure 12*. The potentiometer,  $R_A$ , adjusts the sine-shaping resistor, and  $R_B$  provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set  $R_B$  at midpoint and adjust  $R_A$  for minimum distortion.
2. With  $R_A$  set as above, adjust  $R_B$  to further reduce distortion.

### Triangle Wave Generation

The circuits of *Figure 11* and *Figure 12* can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e.,  $S_1$  open). Amplitude of the triangle is approximately twice the sine wave output.

### FSK Generation

*Figure 13* shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted by the choice of timing resistors,  $R_1$  and  $R_2$ ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with  $V^-$ .

### Pulse and Ramp Generation

*Figure 14* shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99% by the choice of  $R_1$  and  $R_2$ . The values of  $R_1$  and  $R_2$  should be in the range of 1k $\Omega$  to 2M $\Omega$ .

## PRINCIPLES OF OPERATION

### Description of Controls

### Frequency of Operation:

The frequency of oscillation,  $f_o$ , is determined by the external timing capacitor,  $C$ , across Pin 5 and 6, and by the timing resistor,  $R$ , connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either  $R$  or  $C$ . The recommended values of  $R$ , for a given frequency range, as shown in *Figure 5*. Temperature stability is optimum for 4k $\Omega$  <  $R$  < 200k $\Omega$ . Recommended values of  $C$  are from 100pF to 100 $\mu$ F.

### Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current,  $I_T$ , drawn from Pin 7 or 8:

$$f = \frac{320I_T(\text{mA})}{C(\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with  $I_T$ , over a wide range of current values, from 1 $\mu$ A to 3mA. The frequency can be controlled by applying a control voltage,  $V_C$ , to the activated timing pin as shown in *Figure 10*. The frequency of oscillation is related to  $V_C$  as:

$$f = \frac{1}{RC} \left( 1 + \frac{R}{R_c} \left( 1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where  $V_C$  is in volts. The voltage-to-frequency conversion gain,  $K$ , is given as:

$$K = \partial f / \partial V_C = -\frac{0.32}{R_c C} \text{ Hz/V}$$

**CAUTION:** For safety operation of the circuit,  $I_T$  should be limited to  $\leq 3\text{mA}$ .

### Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor,  $R_3$ , connected to Pin 3 (see Figure 3). For sine wave output, amplitude is approximately 60mV peak per  $k\Omega$  of  $R_3$ ; for triangle, the peak amplitude is approximately 160mV peak per  $k\Omega$  of  $R_3$ . Thus, for example,  $R_3 = 50k\Omega$  would produce approximately 13V sinusoidal output amplitude.

### Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance

at Pin 1 is approximately 100k $\Omega$ . Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within 14 volts of  $V_{CC}/2$  as shown in Figure 6. As this bias level approaches  $V_{CC}/2$ , the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55dB.

**CAUTION:** AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of  $V_{CC}$ .

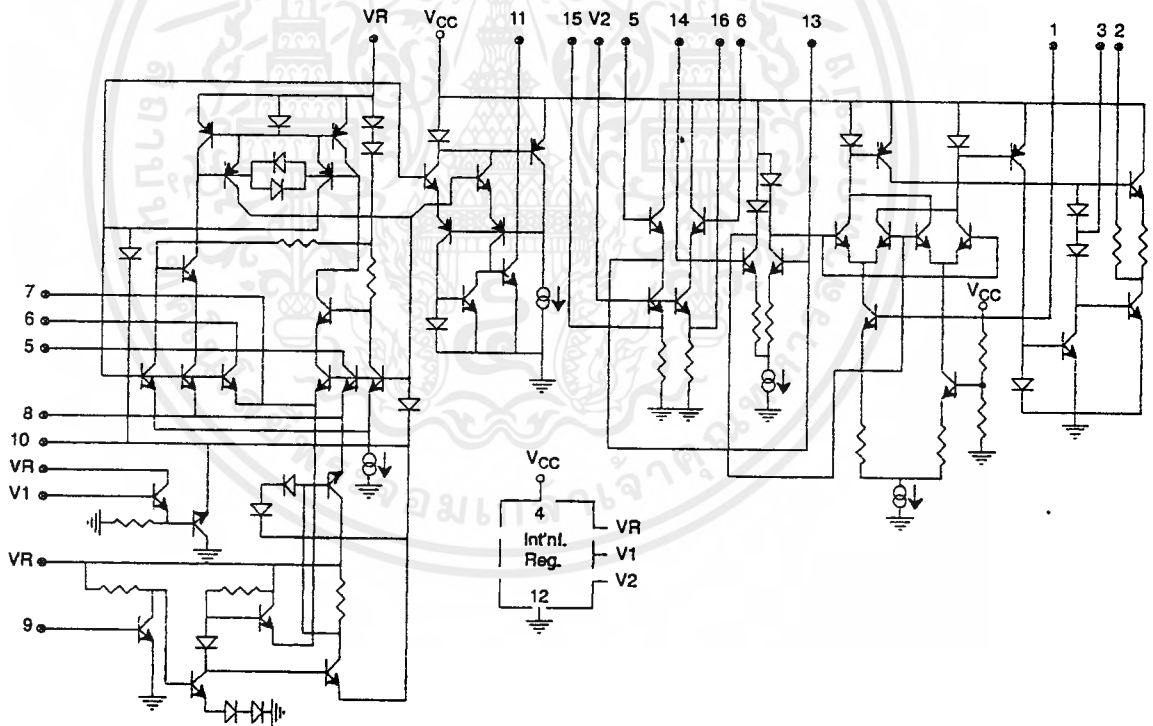
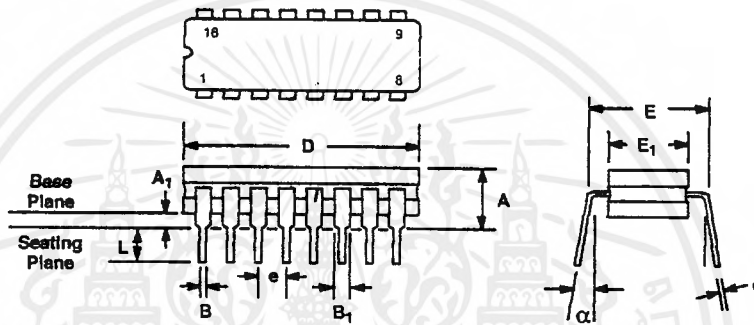


Figure 15. Equivalent Schematic Diagram

**16 LEAD CERAMIC DUAL-IN-LINE  
(300 MIL CDIP)**

*Rev. 1.00*

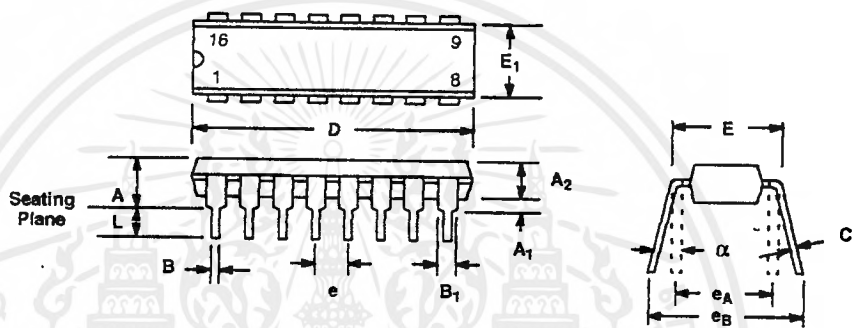


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A <sub>1</sub>	0.015	0.060	0.38	1.52
B	0.014	0.026	0.36	0.66
B <sub>1</sub>	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.740	0.840	18.80	21.34
E <sub>1</sub>	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
e	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0°	15°	0°	15°

*Note: The control dimension is the inch column*

## 16 LEAD PLASTIC DUAL-IN-LINE (300 MIL PDIP)

Rev. 1.00

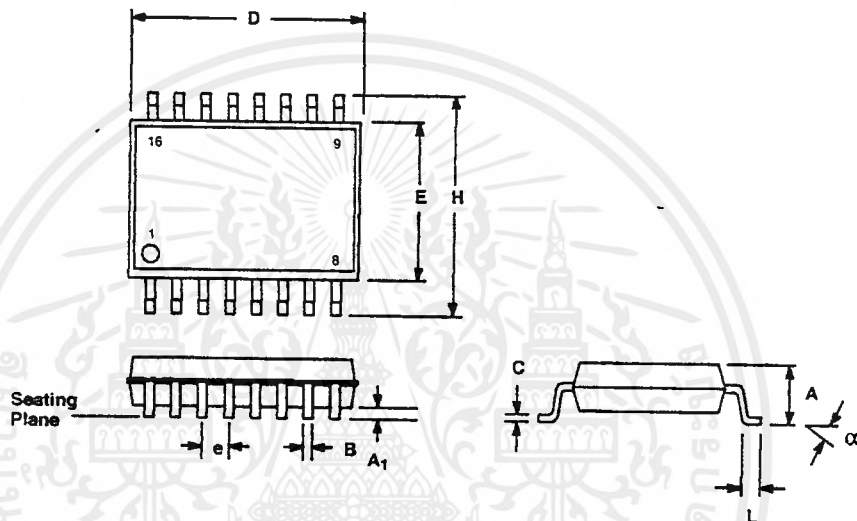


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A <sub>1</sub>	0.015	0.070	0.38	1.78
A <sub>2</sub>	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B <sub>1</sub>	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.745	0.840	18.92	21.34
E	0.300	0.325	7.62	8.26
E <sub>1</sub>	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e <sub>A</sub>	0.300 BSC		7.62 BSC	
e <sub>B</sub>	0.310	0.430	7.87	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

**16 LEAD SMALL OUTLINE  
(300 MIL JEDEC SOIC)**

*Rev. 1.00*



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.093	0.104	2.35	2.65
A <sub>1</sub>	0.004	0.012	0.10	0.30
B	0.013	0.020	0.33	0.51
C	0.009	0.013	0.23	0.32
D	0.398	0.413	10.10	10.50
E	0.291	0.299	7.40	7.60
e	0.050 BSC		1.27 BSC	
H	0.394	0.419	10.00	10.65
L	0.016	0.050	0.40	1.27
α	0°	8°	0°	8°

*Note: The control dimension is the millimeter column*