



ระบบควบคุมการเข้า-ออกที่จอดรถ
IN-OUT CAR PARK CONTROL SYSTEM

โดย

นางสาว กิตติมา จันทร์เด่นดวง

นางสาว จริวรรณ อริยปรีชากุล

วัน เดือน ปี..... 22.ค.ค. 2541
เลขทะเบียน..... 039104
เลขเรียกหนังสือ..... 103All ก ๒๕๔๑

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

hnh

hnh

ระบบควบคุมการเข้า-ออกที่จอดรถ
IN-OUT CAR PARK CONTROL SYSTEM

โดย

นางสาว กิตติมา จันทรเด่นดวง 37014019

นางสาว จริวรรณ อริยปรีชากุล 37014044

อาจารย์ที่ปรึกษา

รศ. ดร. ปราโมทย์ วาดเขียน

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบควบคุมการเข้า - ออกที่จอดรถ

IN - OUT CAR PARK CONTROL SYSTEM

ผู้จัดทำ

1. นางสาวกิตติมา จันทร์เด่นดวง 37014019

2. นางสาวจรีวรรณ อริยปรีชากุล 37014044

เพ็ญมัทย์
(รศ.ดร. ปราโมทย์ วาดเขียน)
อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบควบคุมการเข้า-ออกที่จอดรถ

IN-OUT CAR PARK CONTROL SYSTEM

โดย นางสาว กิตติมา จันทร์เด่นดวง 37014019

นางสาว จีรวรรณ อริยปรัชญากุล 37014044

อาจารย์ที่ปรึกษา รศ.ดร.ปราโมทย์ วาดเขียน

บทคัดย่อ

ระบบควบคุมการเข้าออกที่จอดรถ ใช้หลักการของระบบเครื่องรับ - ส่งสัญญาณระยะใกล้ สัญญาณที่ใช้ถูกมอดูเลตโดยใช้ความถี่ 49 เมกกะเฮิรตซ์ เป็นคลื่นพาหะ ในการส่งสัญญาณที่ภาคส่งจะทำการป้อนรหัสสัญญาณหมายเลขที่ต้องการเข้าสู่วงจรแปลงรหัสหมายเลขให้อยู่ในรูปสัญญาณ DTMF โดยใช้วงจรในไอซี MT8880 ซึ่งสามารถสร้างและดีเทคสัญญาณ DTMF ได้ หลังจากนั้นส่งสัญญาณ DTMF เข้าสู่วงจรมอดูเลตโดยใช้ไอซี BA1404 เป็นอุปกรณ์ที่ทำการมอดูเลตสัญญาณกับคลื่นพาหะความถี่ 49 เมกกะเฮิรตซ์ และจึงส่งผ่านสายอากาศไปยังภาครับ ที่ภาครับสัญญาณที่รับ ได้จะถูกส่งผ่านเข้าสู่วงจรดีเทคเพื่อดีเทคสัญญาณ DTMF ออกมา ซึ่งส่วนดีเทคสัญญาณที่ถูกมอดูเลตนี้จะใช้ไอซี TDA7000 สัญญาณเอาต์พุตที่ได้นั้นจะถูกนำเข้าสู่วงจรแปลงสัญญาณ DTMF เป็นสัญญาณหมายเลขที่ต้องการ โดยใช้ไอซี MT8880 สัญญาณที่ได้นี้จะถูกนำไปทำการตรวจสอบกับรหัสที่ได้ทำการบันทึกไว้ ซึ่งถ้ารหัสที่เข้ามาจากเครื่องส่งตรงกับที่มีอยู่ ระบบก็จะสั่งให้เปิดประตูได้

ABSTRACT

The main idea of car park system presents a general transmitting and receiving system. The signal is modulated 49 MHz carrier frequency. At transmitter, the code number is transformed to be DTMF signal by using IC MT8880 whether generates or detects DTMF signal. After the DTMF signal was modulated with 49 MHz carrier by using IC BA1404, after that it transmits to receiver by antenna. At receiver, the detector circuit detects the DTMF signal. This stage uses IC TDA7000 which the signal output will transmit to another stage. The next stage transforms the DTMF signal to code number by IC MT8880. The received code number is checked by comparing with code number in list. If it is correct then the door will be opened.

3.4 ภาคติมอดูเลตแบบ FM โดยใช้ไอซี TDA7000	39
3.5 วงจรบัฟเฟอร์	40
3.6 การถอดรหัสสัญญาณ DTMF	41
3.7 การประมวลผล โดยใช้เครื่องคอมพิวเตอร์	42
3.7.1 การเชื่อมต่อเครื่องคอมพิวเตอร์กับฮาร์ดแวร์ภายนอกโดยใช้การ์ดอินเตอร์เฟซ	42
3.7.2 Flowchart ของ โปรแกรมระบบควบคุมการเข้า - ออกที่จอครด	44
บทที่ 4 การทดลองและผลการทดลอง	46
บทที่ 5 บทวิจารณ์และบทสรุป	56
ภาคผนวก	
หนังสืออ้างอิง	
กิตติกรรมประกาศ	



สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีหรือหลักการ	3
2.1 การสร้างสัญญาณนาฬิกา	3
2.2 อินเวอร์เตอร์ (Inverter)	4
2.3 วงจรนับแบบริงและวงจรมับแบบจอห์นสัน (Ring counter and Johnson counter)	5
2.4 ไตรสเตท (Tri-state)	8
2.5 บัสไดรฟ์เวอร์ (Bus driver)	10
2.6 สัญญาณ DTMF (Dual Tone Multifrequency)	11
2.7 ไอซี MT8880	12
2.7.1 ภาคส่ง	13
2.7.1.1 การสร้างสัญญาณ DTMF (DTMF Generator)	13
2.7.1.2 เบิร์สต์โหมด (Burst Mode)	15
2.7.1.3 การสร้างสัญญาณความถี่เดียว (Single Tone Generation)	15
2.7.1.4 การหาค่าความผิดเพี้ยน (Distortion Calculations)	15
2.7.2 ภาครับ	16
2.7.2.1 อินพุต คอนฟิกูเรชัน (Input Configuration)	16
2.7.2.2 เครื่องรับ (Receiver Section)	17
2.7.2.3 ภาคตรวจสอบสัญญาณ (Steering Circuit)	17
2.7.2.4 Call Progress Filter	18
2.7.3 Microprocessor Interface	18
2.8 การมอดูเลตแบบเอฟเอ็ม (FM Modulation)	21
2.8.1 สเปคตรัมของสัญญาณเอฟเอ็ม:การมอดูเลตชายน์นุชอยดอล	22
2.9 การดีมอดูเลตสัญญาณ โดยใช่วงจรควอดราเจอร์ทีเทคเตอร์ (Quadrature Detector)	23
บทที่ 3 การคำนวณและการสร้าง	25
3.1 การสร้างสัญญาณ DTMF	26
3.2 ภาคควบคุมการสร้างสัญญาณ DTMF 3 หลักฐานสิบ โดยอัด โนมตี	27
3.2.1 วงจรกำเนิดสัญญาณนาฬิกาโดยใช้ไอซี 555	28
3.2.2 วงจรมับ โดยใช้ไอซี 4017	30
3.2.3 บัส ทรานซ์ฟเวอร์ โดยใช้ไอซี 74HC640A (Bus Transceiver)	32
3.3 ภาคมอดูเลตสัญญาณแบบ FM โดยใช้ไอซี BA1404	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 แสดงวงจรสร้างสัญญาณนาฬิกาแบบอะสเตเบิล RC ไทม์เมอร์	3
รูปที่ 2.2 แสดงการสว่าง - ดับของอุปกรณ์ปล่อยแสง	4
รูปที่ 2.3 แสดง hex inverter	5
รูปที่ 2.4 a แสดงวงจรมับแบบริง	5
b แสดงแผนภูมิเวลาของวงจรมับแบบริง	6
รูปที่ 2.5 แสดงวงจรมับแบบริงที่สามารถเริ่มต้นการทำงานได้ด้วยตัวเอง	7
รูปที่ 2.6 a) ส่วนประกอบของเอพท์พุตที่เสถียรสุดท้าย (Q_D) เป็นอินพุตของสเตจแรก	7
b) แสดงแผนภูมิเวลาของวงจรมับแบบจ่อหั่นสั้น	8
c) แสดงวงจรมับแบบจ่อหั่นสั้นที่เริ่มต้นการทำงานได้ด้วยตัวเอง	8
รูปที่ 2.7 แสดงทูลสเตทลอจิก	9
รูปที่ 2.8 แสดงทริสเตท บัฟเฟอร์	9
รูปที่ 2.9 แสดงอุปกรณ์ 2 ตัว ส่งข้อมูลที่แตกต่างกัน ไปให้กับไมโคร โปรเซสเซอร์ โดยใช้ บัสชุดเดียวกัน	10
รูปที่ 2.10 a) แสดงบัส ไคร์ฟเวอร์	11
b) แสดงบัส ทรานซีฟเวอร์	11
รูปที่ 2.11 แสดงความถี่ต่าง ๆ ของสัญญาณ DTMF	12
รูปที่ 2.12 แสดงบล็อก ไดอะแกรมของ MT8880	12
รูปที่ 2.13 แสดง Spectrum plot	14
รูปที่ 2.14 แสดงลักษณะของ Single-Ended Input	16
รูปที่ 2.15 แสดงลักษณะของ Differential Input	16
รูปที่ 2.16 แสดง Basic Steering Circuit	17
รูปที่ 2.17 แสดง Call Progress Response	18
รูปที่ 2.18 แสดง Bessel function สำหรับ $\beta = 0,1,2$	23
รูปที่ 2.19 แสดงวงจรการเลื่อนเฟสที่ตัวเก็บประจุ	24
รูปที่ 3.1 แสดงบล็อก ไดอะแกรมของเครื่องรับ - ส่งรหัสสัญญาณ DTMF	25
รูปที่ 3.2 แสดงวงจรสร้างสัญญาณ DTMF	26
รูปที่ 3.3 แสดงบล็อก ไดอะแกรมของภาคควบคุมการสร้างรหัสสัญญาณ DTMF 3 หลัก	27
ฐานสิบ	
รูปที่ 3.4 แสดงวงจรอะสเตเบิล โหมด	28
รูปที่ 3.5 แสดงวงจรสร้างสัญญาณนาฬิกา	29
รูปที่ 3.6 แสดงวงจรมับโดยใช้ไอซี 4017	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.7 แสดงแผนภูมิเวลาการทำงานของวงจรนับ	31-32
รูปที่ 3.8 แสดงบัส ทรานซีฟเวอร์	33
รูปที่ 3.9 แสดงการใช้บัส ทรานซีฟเวอร์ 5 ตัว ในการควบคุมการส่งผ่านข้อมูลไปยัง ไอซี MT8880	35
รูปที่ 3.10 วงจรควบคุมการสร้างสัญญาณ DTMF 3 หลักฐานสิบ โดยอัตโนมัติ	37
รูปที่ 3.11 แสดงวงจรมอดูเลตแบบ FM โดยใช้ BA1404	38
รูปที่ 3.12 แสดงรายละเอียดขาของไอซี TDA7000	39
รูปที่ 3.13 แสดงวงจรดีมอดูเลตแบบ FM โดยใช้ไอซี TDA 7000	40
รูปที่ 3.14 แสดงวงจรบัฟเฟอร์	40
รูปที่ 3.15 แสดงถึงการต่อวงจรถอดรหัสสัญญาณ DTMF	41
รูปที่ 3.16 แสดงการคอนโทรลเฟส	42
รูปที่ 4.1 แสดงสัญญาณนาฬิกา วัดที่ขาเอาต์พุต (ขา 3) ของไอซี 555	46
รูปที่ 4.2 แสดงสัญญาณนาฬิกาที่ขาเอาต์พุตของไอซี 555 เทียบกับขา 2 (“1”) ของ ไอซี 4017	46
รูปที่ 4.3 แสดงสัญญาณที่ขา 1 ของ 74LS04 เทียบกับสัญญาณที่ขา 2 ของ 74LS04 ซึ่งอินเวอร์ตกันอยู่	47
รูปที่ 4.4 แสดงสัญญาณ DTMF เลข 1	47
รูปที่ 4.5 แสดงสัญญาณ DTMF เลข 3	48
รูปที่ 4.6 แสดงสัญญาณ DTMF เลข 0	48
รูปที่ 4.7 แสดงสัญญาณพาหะ 49 เมกกะเฮิร์ตซ์ ที่ขาเอาต์พุต (ขา 7) ของไอซี BA1404 ก่อนทำการมอดูเลต	49
รูปที่ 4.8 แสดงสัญญาณ 49 เมกกะเฮิร์ตซ์ เมื่อทำการมอดูเลตแล้ว วัดที่ขาเอาต์พุต (ขา 7) ของไอซี BA1404	49
รูปที่ 4.9 แสดงความถี่ออสซิลเลเตอร์ที่ขา 6 ของไอซี TDA7000	50
รูปที่ 4.10 แสดงสัญญาณความถี่ไอเอฟ วัดที่ขา 12 ของไอซี TDA7000	50
รูปที่ 4.11 แสดงสัญญาณ DTMF เลข 1 ที่ภาคส่ง กับสัญญาณที่ทำการดีมอดูเลตแล้ว วัดที่ขา 2 ของ TDA 7000	51
รูปที่ 4.12 แสดงสัญญาณ DTMF ที่ภาคส่ง กับสัญญาณที่ทำการดีมอดูเลตแล้ววัดที่ เอาต์พุตของวงจรบัฟเฟอร์	51
รูปที่ 4.13 แสดงสัญญาณที่ทำการดีเทคได้ที่ขา D_0 (CH1) และขา D_1 (CH2) ของ ไอซี MT8880	52
รูปที่ 4.14 แสดงสัญญาณที่ทำการดีเทคได้ที่ขา D_2 (CH1) และขา D_3 (CH2) ของ ไอซี MT8880	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงตารางความจริงของอินเวอร์เตอร์	4
ตารางที่ 2.2 แสดงตารางการทำงานของวงจรมันเพื่อให้อุปกรณ์สามารถเริ่มการทำงานได้ด้วยตัวเอง	7
ตารางที่ 2.3 แสดงตารางความจริงของไตรสเทท	9
ตารางที่ 2.4 แสดงตารางความจริงของ บัส ทรานซีฟเวอร์	11
ตารางที่ 2.5 แสดงตารางฟังก์ชันการเข้ารหัส/ถอดรหัส	13-14
ตารางที่ 2.6 แสดงฟังก์ชันรีจิสเตอร์ภายใน	19
ตารางที่ 2.7 แสดงตำแหน่งบิตของ CRA	19
ตารางที่ 2.8 แสดงตำแหน่งบิตของ CRB	19
ตารางที่ 2.9 แสดงรายละเอียดของ Control Register A	20
ตารางที่ 2.10 แสดงรายละเอียด Control Register B	21
ตารางที่ 3.1 แสดงตารางความจริงของ ไอซี 4017	31
ตารางที่ 3.2 แสดงตารางฟังก์ชันของบัส ทรานซีฟเวอร์ 74HC640A	33
ตารางที่ 3.3 แสดงตารางฟังก์ชันของตัวถอดรหัสเบอร์ 74ALS138	43

บทที่ 1

บทนำ

ระบบเปิด - ปิดทางเข้าออกที่จอดรถนี้ถูกคิดเนื่องมาจาก ในปัจจุบันนี้จำนวนรถยนต์ที่เพิ่มขึ้นต่อปีเป็นจำนวนมากในขณะที่เส้นทางการจราจรและที่จอดรถสำหรับสถานที่ต่างๆ ยังคงมีอยู่เท่าเดิม ในบางสถานที่นั้นจะมีบริการเป็นพิเศษในการให้สิทธิในการจอดรถสำหรับบุคคลที่ทำงานในสถานที่นั้นๆ หรือบางทีจะเป็นลักษณะของการบริการให้เช่าที่จอดรถสำหรับบุคคลทั่วไป ดังจะเห็นได้ตามอาคารที่เป็นแหล่งธุรกิจตามสถานที่ต่างๆ ซึ่งหลายครั้งที่มีมักจะเกิดปัญหาได้บ่อยคือ เกิดการจอดรถผิดที่ของผู้ที่มาติดต่อกับสำนักงานในอาคารแห่งนั้น โดยจอดในที่ของผู้ที่เสียค่าเช่าที่หรือที่ที่ระบุสำหรับพนักงาน ซึ่งถ้าอาคารนั้นเป็นอาคารที่มีการเช่า - ออกของรถยนต์อย่างหนาแน่นแล้วผู้เช่าอาจจะไม่มีที่สำหรับจอดรถและที่จอดรถสำหรับบุคคลทั่วไปก็อาจจะเต็มซึ่งจะทำให้ผู้ที่จ่ายค่าเช่าที่เสียผลประโยชน์อย่างมากถ้าเกิดกรณีนี้เป็นประจำ ดังนั้นระบบเปิด - ปิดทางเข้า - ออกที่จอดรถจึงถูกสร้างขึ้นเพื่อผลอันนี้

โดยหลักการจะทำการกำหนดรหัสให้กับรถยนต์แต่ละคันที่เช่าพื้นที่ การที่รถยนต์เข้าจอดในที่ที่จัดไว้ได้นั้นจะต้องส่งรหัสโดยเครื่องส่งที่ติดอยู่ในรถก่อน ในการสร้างรหัสจะทำการแปลงรหัสสัญญาณหมายเลขที่กำหนดให้แต่ละคันไปเป็นสัญญาณ DTMF ก่อน แล้วจึงทำการมอดูเลตสัญญาณนี้ด้วยความถี่คลื่นพาหะ 49 เมกกะเฮิร์ตซ์ ส่งออกไปยังภาครับที่ภาครับนั้นเมื่อได้รับสัญญาณก็จะทำการดีเทคสัญญาณที่ได้ให้อยู่ในรูปสัญญาณ DTMF ก่อน หลังจากนั้นจะทำการแปลงสัญญาณ DTMF ไปเป็นสัญญาณหมายเลขที่ส่งมาจากภาครับ สัญญาณหมายเลขที่ดีเทคได้นี้จะถูกนำไปตรวจสอบโดยเครื่องคอมพิวเตอร์ ณ. ประตูทางเข้า - ออกที่จอดรถ ซึ่งถ้ารหัสที่ส่งมาตรงกับรหัสที่มีอยู่ระบบนี้จะส่งสัญญาณเพื่อควบคุมการเปิดประตู รถยนต์คันดังกล่าวจึงสามารถเข้ามาได้

ในระบบนี้ได้แยกส่วนของการคิดค่าบริการของการจอดรถออกเป็น 2 แบบคือ คิดค่าบริการเป็นรายเดือน และคิดเป็นรายชั่วโมง ตามความต้องการของผู้ใช้บริการ เนื่องจากผู้ที่ต้องการใช้บริการที่จอดรถนี้บางส่วนต้องการใช้บริการเป็นประจำทุกวัน ในระบบแรกจึงออกแบบให้คิดค่าบริการรายเดือนในอัตราคงที่โดยผู้ใช้สามารถจอดรถได้ไม่จำกัดชั่วโมงใน 1 วัน แต่จะมีเงื่อนไขว่า ใน 1 วันจะสามารถเข้า - ออกที่จอดรถนี้ได้เพียง 1 ครั้ง เพื่อป้องกันการส่งมอบเครื่องส่งให้รถคันอื่นเข้ามาจอด ซึ่งจะทำให้ผู้ใช้บริการเสียผลประโยชน์จากการศึกษาระบบนี้ สามารถนำไปประยุกต์ใช้กับที่หักอาศัยส่วนตัวเช่น คอนโดมิเนียม, อพาร์ทเมนต์ ฯลฯ ที่มีที่จอดรถเป็นส่วนตัว จะเป็นการเอื้อประโยชน์ทั้ง 2 ฝ่าย คือ ผู้ให้เช่าจะมีเงินรายได้จากการเก็บค่าจอดรถ ส่วนผู้เช่าจะมีที่จอดรถส่วนตัวโดยจะเสียค่าบริการในอัตราที่ไม่สูงมากนัก

ในระบบที่ 2 จะคิดค่าบริการเป็นรายชั่วโมง ซึ่งจะมีไว้สำหรับผู้ที่ต้องการจอดรถไม่ประจำทุกวันแต่ต้องการใช้บริการที่จอดรถนี้ ในการคิดค่าบริการนั้น ชั่วโมงแรกคิด 30 บาท ส่วนชั่วโมงต่อไปชั่วโมงละ 20 บาท ระบบนี้จะสามารถบันทึกเวลาการเข้า - ออกของรถยนต์แต่ละคันได้ และสามารถตรวจสอบได้ว่า เมื่อเลยเวลาที่ให้บริการแล้ว มีรถคันไหนที่ยังจอดอยู่ในที่จอดรถบ้าง ในระบบนี้จะสามารถนำไปประยุกต์ใช้กับสำนักงานหรือห้างสรรพสินค้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโครงการนี้เป็นเพียงการศึกษาการทำงานในแต่ละวงจรของระบบเท่านั้น หากจะนำมาใช้งานจริงเราอาจทำการปรับวงจรควบคุมการสร้างสัญญาณ DTMF ให้มีขนาดเล็กลงเพื่อให้เครื่องส่งมีขนาดกระทัดรัดเหมาะกับการใช้งาน

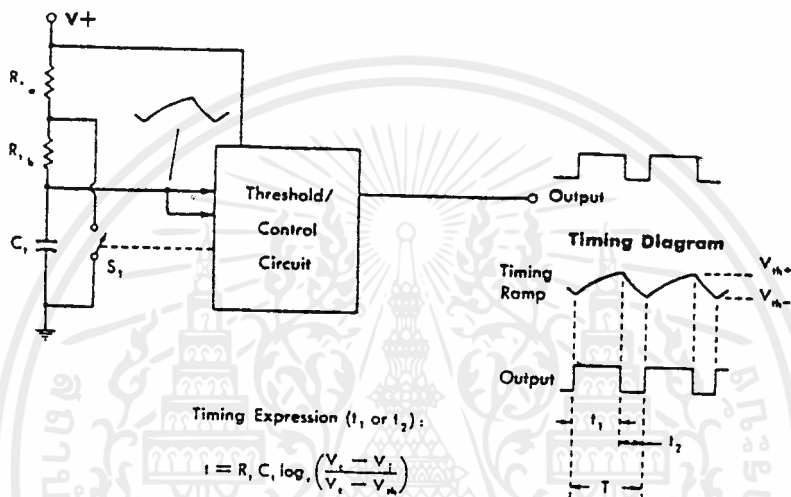


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีหรือหลักการ

2.1 การสร้างสัญญาณนาฬิกา

ทำการสร้างสัญญาณนาฬิกาโดยใช้การทำงานแบบอะอสเตเบิลโหมด โดยทำการพิจารณา อะอสเตเบิล RC ไทม์เมอร์ ดังรูปที่ 2.1



รูปที่ 2.1 แสดงวงจรสร้างสัญญาณนาฬิกาแบบอะอสเตเบิล RC ไทม์เมอร์

จะเห็นว่ามีความต้านทาน (resistor) สำหรับการจับคาบเวลา 2 ตัว และมีระดับ threshold 2 ระดับ คือ V_{th+} และ V_{th-} โดยที่ V_{th+} มีค่ามากกว่า V_{th-} เริ่มต้นการทำงาน เมื่อสวิตช์ S_1 เปิด จะทำให้ได้อาห์พุตมีค่าเป็น high และ C_1 จะทำการ charge ประจุ จนถึง $V+$ เพราะเวลานี้จะมีกระแสไหลผ่าน R_a, R_b เมื่อ timing ramp ที่คร่อม C_1 มีค่าถึง V_{th+} วงจรจะทำการเปลี่ยนสถานะของเอาต์พุตให้เป็น low เนื่องมาจากสวิตช์ S_1 ปิด ทำให้ R_b ขนานกับ C_1 และสามารถตัด R_a ออกจากวงจรได้ C_1 ก็จะทำการ discharge ประจุผ่าน R_b ก็จะทำให้ timing ramp เริ่มลดลงเรื่อย ๆ จนมีค่า ถึง ground แต่เมื่อโวลต์เดจตกคร่อม C_1 มีค่าลดลงจนถึงระดับ V_{th-} วงจรก็จะเปลี่ยนสถานะกลับมาให้อาห์พุตเป็น high อีกครั้งหนึ่ง คือสวิตช์ S_1 จะเปิดอีกครั้งหนึ่ง ทำให้ C_1 เริ่ม charge ประจุให้มีค่าถึง $V+$ อีกครั้ง

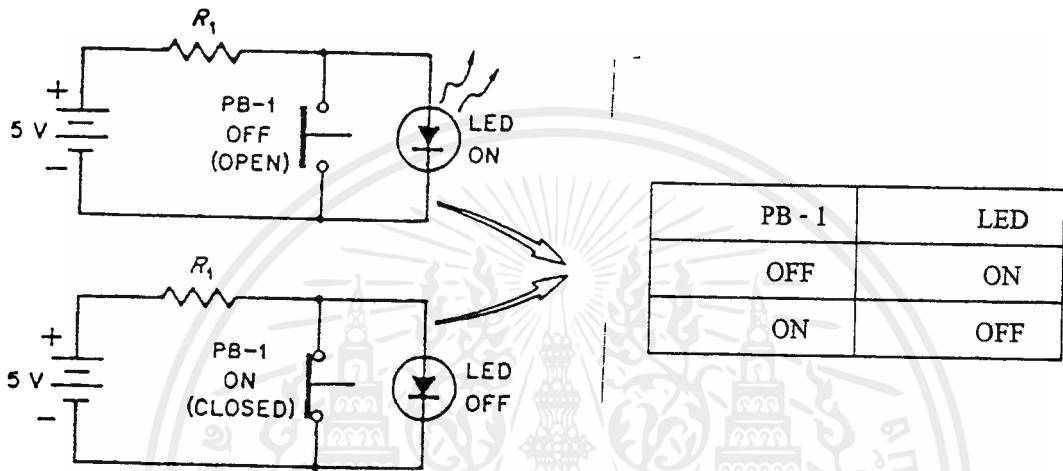
ดังนั้นวงจรจะออสซิลเลต (Oscillate) อย่างต่อเนื่องระหว่างระดับ 2 ระดับ คือ V_{th+} และ V_{th-} และเอาต์พุตจะเปลี่ยนสถานะตามระดับ threshold ถ้าดูจากแผนภูมิเวลา (timing diagram) แล้ว เอาต์พุตจะมีค่าเป็น high ที่ช่วงเวลา t_1 และเอาต์พุตจะมีค่าเป็น low ที่ช่วงเวลา t_2 ดังนั้นคาบเวลาจะมีค่า

$$T = t_1 + t_2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 อินเวอร์เตอร์ (Inverter)

ในการที่เราจะทำการคอมพลิเมนต์ (complement) เราจะทำการเปลี่ยน 0 ให้เป็น 1 และเปลี่ยน 1 ให้เป็น 0 คือทำการเปลี่ยนแบบบิตต่อบิต พิจารณารูปที่ 2.2 จะสังเกตเห็นว่า อุปกรณ์เปล่งแสง (light emitting diode : LED) จะมีแสงสว่างเมื่อ สวิตช์ PB-1 เปิด และ อุปกรณ์เปล่งแสง จะดับ เมื่อสวิตช์ PB-1 ปิด ถ้าเรานำมาเขียน ตารางความจริง (truth table) จะได้ดังรูปที่ 2.2



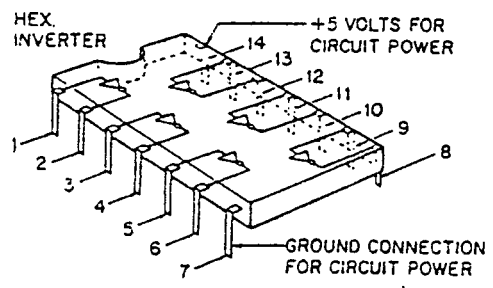
รูปที่ 2.2 แสดงการสว่าง - ดับของอุปกรณ์เปล่งแสง

แต่ถ้าเราให้ อุปกรณ์เปล่งแสง สว่าง กับสวิตช์ PB - 1 เปิด ถูกแทนด้วยลอจิก 1 และให้ตัวเปล่งแสงดับ กับสวิตช์ PB - 1 ปิด ถูกแทนด้วยลอจิก 0 จะได้ตารางความจริงดังตารางที่ 2.1

อินพุต	เอาต์พุต
0	1
1	0

ตารางที่ 2.1 แสดงตารางความจริงของอินเวอร์เตอร์

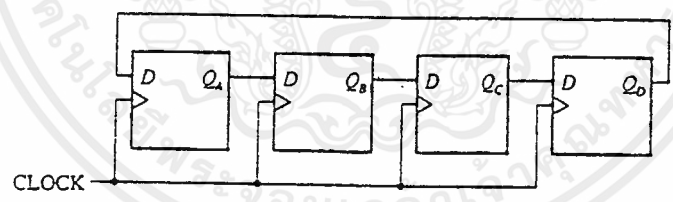
โดยที่อินเวอร์เตอร์จะมีเพียง 1 อินพุตและ 1 เอาท์พุตเท่านั้น จะแตกต่างจาก ออร์เกต (or gate) และ แอนด์เกต (and gate) รูปที่ 2.3 แสดงอินเวอร์เตอร์อย่างง่าย เป็น ไอซีที่มีอินเวอร์เตอร์อยู่ 6 อินเวอร์เตอร์ เรียกว่า hex inverter



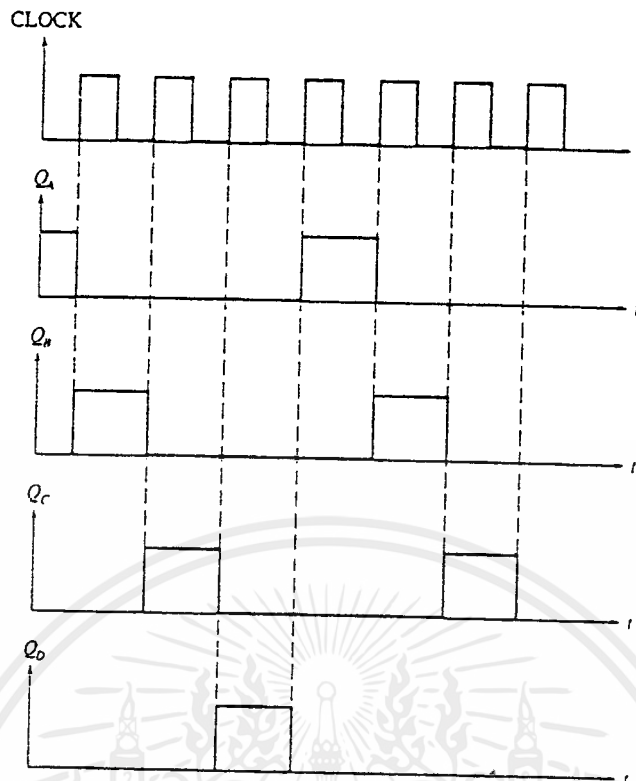
รูปที่ 2.3 แสดง hex inverter

2.3 วงจรนับแบบริงและวงจรนับแบบจอห์นสัน (Ring counter and Johnson counter)

วงจรถับแบบริงจะไม่เหมือนกับวงจรถับเลขฐานสอง (binary counter) ที่จะทำการเลื่อนบิตต่อกันไปแบบอนุกรม แต่วงจรถับแบบริงนั้น จะนำเอาที่พุดที่แสดงสุดท้ายต่อเข้ากับอินพุตของสเตจแรก ดังรูปที่ 2.4a โดยจะนำวงจรถับแบบริง ไปประยุกต์ใช้กับกลุ่มรีจิสเตอร์ (register) หลาย ๆ ตัว ที่ต้องการให้มีลอจิกเป็น 1 ในเวลานั้น ๆ เพียงตัวเดียว ส่วนรีจิสเตอร์อื่น ๆ จะมีลอจิกเป็น 0 ดังนั้นลอจิก 1 ก็จะเคลื่อนที่เป็นวงกลมผ่านรีจิสเตอร์แต่ละตัวไปเรื่อย ๆ ลองพิจารณาที่แผนภูมิเวลา (timing diagram) ที่แสดงดังรูปที่ 2.4b



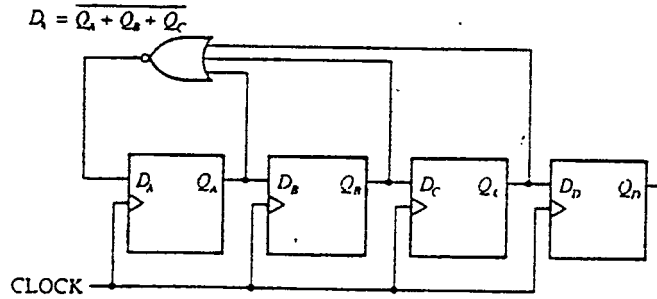
รูปที่ 2.4 a) แสดงวงจรถับแบบริง



รูปที่ 2.4 b แสดงแผนภูมิตเวลาของวงจรรนับแบบริง

จะเห็นว่าในเวลาหนึ่ง ๆ มีรีจิสเตอร์เพียงตัวเดียวเท่านั้น ที่มีลอจิกเป็น 1 ดังนั้นวงจรรนับแบบริงจึงสามารถใช้เป็นวงจรรนับจำนวนพัลส์ เช่น ถ้าเอาท์พุทของสเตจที่ 2 มีลอจิกเป็น 1 เราจะทราบได้ทันทีว่ามีพัลส์ผ่านไป 2 ลูกแล้ว และถ้าเอาท์พุทของสเตจที่ 3 มีลอจิกเป็น 1 เราจะทราบได้ว่ามีพัลส์ผ่านไป 3 ลูกแล้ว นั่นคือสามารถใช้เป็นวงจรรนับเลขฐานสิบได้ และการนับจะถูกรีเซ็ต (reset) หรือเริ่มการนับใหม่ทุกครั้งหลังจากจำนวนพัลส์ได้ผ่านไปเท่ากับจำนวนของสเตจที่ต่อกันอยู่ และวงจรรนับแบบริงยังสามารถใช้เป็นการหาความถี่ได้ โดยความถี่ของเอาท์พุทของแต่ละสเตจ จะมีค่าเท่ากับความถี่ของสัญญาณนาฬิกา หารด้วยจำนวนของสเตจที่ต่อกันอยู่

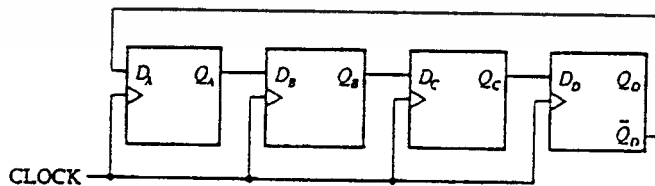
สำหรับวงจรรนับแบบริงนั้น จำเป็นต้องให้มีลอจิก 1 เพียงสเตจเดียว นั่นหมายถึงเราต้องทำการให้ค่าลอจิกเริ่มต้นก่อน แต่สำหรับรูปที่ 2.5 นั้น แสดงวงจรรนับแบบริงที่สามารถเริ่มต้นการทำงานได้ด้วยตัวเอง เมื่อเริ่มต้นให้กำลัง (power) แก่รีจิสเตอร์แต่ละตัว จะไม่ทราบว่าเป็นขณะนั้นรีจิสเตอร์แต่ละตัวมีค่าลอจิกเป็นเท่าใด เพราะถ้ามีลอจิก 1 มากกว่า 1 สเตจจะไม่สามารถทำงานเป็นวงจรรนับแบบริงได้ แต่วงจรรนับแบบริงที่ 2.5 จะทำการวนลอจิกจนเหลือลอจิก 1 เพียงสเตจเดียว โดยจะทำการวนลอจิกโดยใช้พัลส์จำนวนมากที่สุด เท่ากับจำนวนสเตจที่ต่อกันอยู่ จึงจะทำให้สามารถเริ่มการทำงานเป็นวงจรรนับได้ คือมีลอจิก 1 เพียงสเตจเดียวดูได้จากการทำงานในตารางความจริง ดังแสดงไว้ในตารางที่ 2.2 วงจรรนับลักษณะนี้เรียกว่า “ วงจรรนับแบบจอห์นสัน ” ซึ่งจะคล้ายกับวงจรรนับแบบริง ยกเว้นแต่เพียงว่าจะนำค่าคอมพลีเมนต์ของเอาท์พุทสเตจสุดท้าย (D_n) ต่อเข้ากับอินพุทของสเตจแรก จึงเรียกอีกอย่างว่า วงจรรนับแบบ twisted ring รูปที่ 2.6 แสดงวงจรรนับแบบจอห์นสัน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



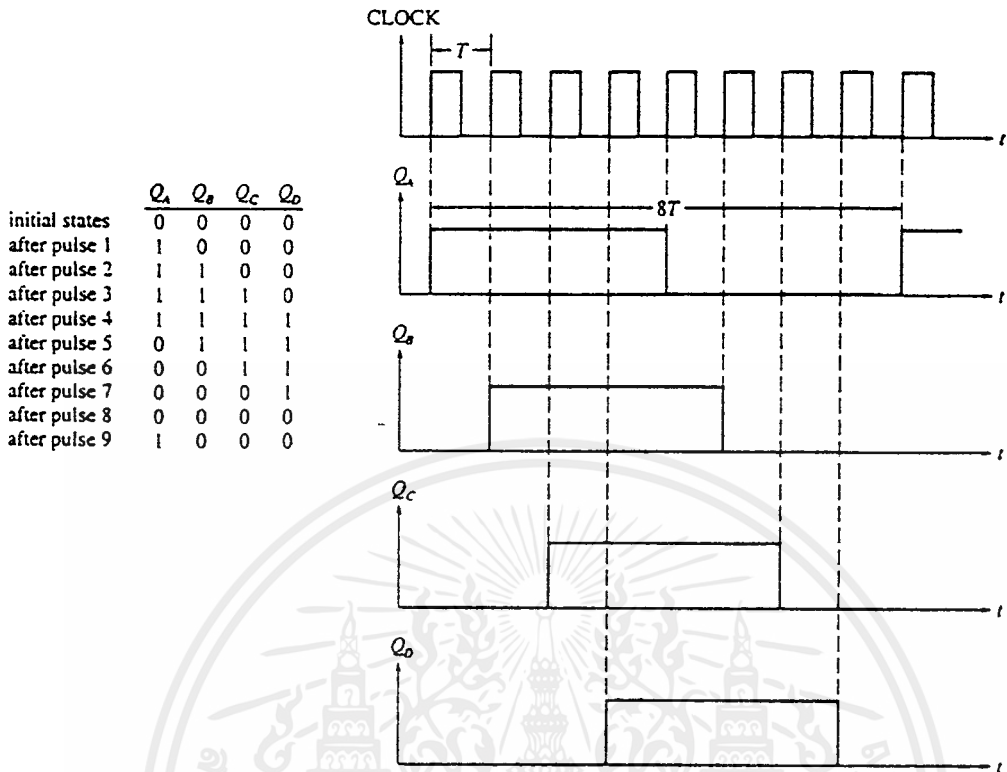
รูปที่ 2.5 แสดงวงจรนับแบบริงที่สามารถเริ่มต้นการทำงานได้ด้วยตัวเอง

	Q_A	Q_B	Q_C	Q_D	D_A
initial states	1	1	1	1	0
after pulse 1	0	1	1	1	0
after pulse 2	0	0	1	1	0
after pulse 3	0	0	0	1	1
after pulse 4	1	0	0	0	0
after pulse 5	0	1	0	0	0
after pulse 6	0	0	1	0	0
after pulse 7	0	0	0	1	1
after pulse 8	1	0	0	0	0

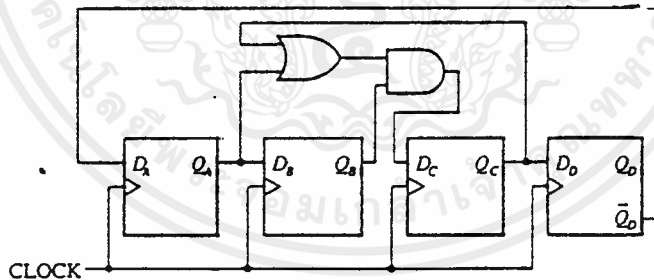
ตารางที่ 2.2 แสดงตารางการทำงานของวงจรนับเพื่อให้สามารถเริ่มต้นการทำงานได้ด้วยตัวเอง



รูปที่ 2.6 a) ส่วนประกอบของเอาต์พุตที่แสดงสุดท้าย ($\overline{Q_D}$) เป็นอินพุตของสเตจแรก



รูปที่ 2.6 b) แสดงแผนภูมิเวลาของวงจรนับแบบจอห์นสัน

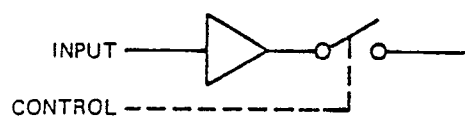


รูปที่ 2.6 c) แสดงวงจรนับแบบจอห์นสันที่เริ่มดำเนินการทำงานได้ด้วยตัวเอง

2.4 ไตรสเตท (Tri-state)

อุปกรณ์ลอจิก (logic device) จะมีเอาต์พุตเพียง 2 สถานะ คือลอจิก 0 และ ลอจิก 1 เรียกว่าทวิสเตท ลอจิก (two state logic) แสดงได้ดังรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 แสดงทริสเตทลอจิก

แต่ยังมี อุปกรณ์ลอจิก ประเภทอื่นที่เรียกว่า ทริสเตท บัฟเฟอร์ (three state buffer) ซึ่งจะมี 3 สถานะ คือ ลอจิก 0 , ลอจิก 1 และค่าอิมพีแดนซ์สูง (high impedance) โดยทริสเตท บัฟเฟอร์จะประกอบไปด้วย อินพุต , เอาท์พุต และเส้นควบคุม (control line) แสดงดังรูปที่ 2.8



รูปที่ 2.8 แสดงทริสเตท บัฟเฟอร์

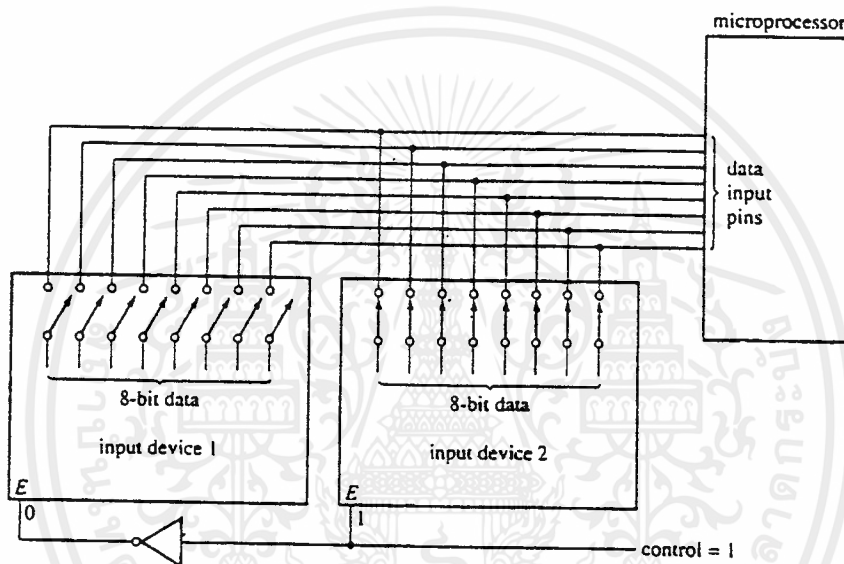
ลอจิกจากด้านอินพุตจะสามารถผ่าน ไปยังด้านเอาท์พุตได้ ก็ต่อเมื่อ เส้นควบคุมเป็นแอกทีฟต่ำ (active low) เท่านั้น ถ้าเส้นควบคุมไม่แอกทีฟต่ำจะทำให้อยู่ในสถานะค่าอิมพีแดนซ์สูง ไม่สามารถส่งผ่านลอจิกได้ โดย ตารางความจริงแสดง ได้ดังตารางที่ 2.3

สัญญาณควบคุม	อินพุต	เอาท์พุต
1	0	high impedance
1	1	high impedance
0	0	0
0	1	1

ตารางที่ 2.3 แสดงตารางความจริงของ ไตรสเตท

2.5 บัสไดรฟ์เวอร์ (Bus driver)

ถ้าเราต้องการให้อุปกรณ์ 2 ตัว ส่งข้อมูลที่แตกต่างกัน ไปให้กับไมโครโปรเซสเซอร์ โดยใช้บัสชุดเดียวกัน ปัญหาสำคัญที่เกิดขึ้นคือ ถ้าอุปกรณ์ตัวหนึ่งมีเอาต์พุตเป็น high ในขณะที่อุปกรณ์อีกตัวหนึ่งมีเอาต์พุตเป็น low อุปกรณ์ที่มีเอาต์พุตเป็น high จะถูกดึงลงมาให้มีสถานะเป็น low จึงสรุปได้ว่า อุปกรณ์ทั้งสองไม่สามารถใช้บัสได้ในเวลาเดียวกัน เพื่อแก้ปัญหานี้จึงมีอุปกรณ์ที่เรียกว่า บัสไดรฟ์เวอร์ (bus driver) ซึ่งเป็นไครสเตท คือมี 3 สถานะ คือ ลอจิก 0 , ลอจิก 1 และค่าอิมพีแดนซ์สูง เมื่ออุปกรณ์ตัวหนึ่งอยู่ในสถานะที่เป็นค่าอิมพีแดนซ์สูง จะทำให้เอาต์พุตมีค่าอิมพีแดนซ์สูงมาก นั่นก็คือถูกแยกออกจากวงจร ซึ่งถูกแสดงโดยลักษณะสวิทช์เปิด (open switch) แสดงดังรูปที่ 2.9

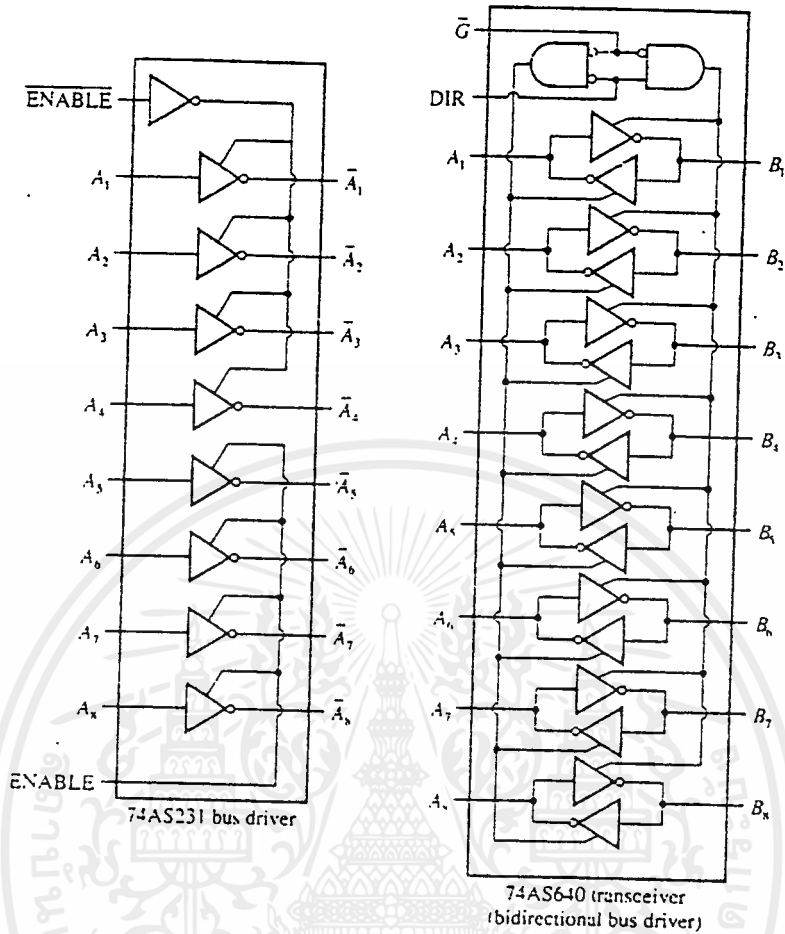


รูปที่ 2.9 แสดงอุปกรณ์ 2 ตัว ส่งข้อมูลที่แตกต่างกัน ไปให้กับไมโครโปรเซสเซอร์ โดยใช้บัสชุดเดียวกัน

จากรูปจะเห็นว่าอุปกรณ์ที่ 1 จะอินาเบิล (enable) เมื่อสัญญาณควบคุมเป็น low และอุปกรณ์ที่ 2 จะอินาเบิล เมื่อสัญญาณควบคุมเป็น high นั่นคือในเวลาหนึ่งจะมีอุปกรณ์เพียงตัวเดียวเท่านั้นที่แอกทีฟ

พิจารณาจากรูป 2.10 a บัสไดรฟ์เวอร์จะประกอบด้วย 8 อินเวอร์เตอร์ โดยมีสัญญาณอินาเบิลเป็นสัญญาณควบคุมการมีสถานะเป็นค่าอิมพีแดนซ์สูง สัญญาณอินาเบิลทั้ง 2 สัญญาณ จะสามารถควบคุมชุดของไดรฟ์เวอร์ทั้ง 4 ตัวไว้ได้

บัส ทรานซิปเวอร์ (bus transceiver) เป็นบัสไดรฟ์เวอร์ 2 ทิศทาง สามารถส่งผ่านลอจิกได้ในทิศทางหนึ่ง ในขณะที่อีกทิศทางจะเป็นค่าอิมพีแดนซ์สูง รูปที่ 2.10 b แสดงบัส ทรานซิปเวอร์ และตารางความจริงของบัส ทรานซิปเวอร์ แสดงได้ดังตารางที่ 2.4



รูปที่ 2.10 a แสดงบัสดрайเวอร์

b แสดงบัสทรานซีฟเวอร์

\bar{G}	DIR	OPERATION
L	L	B data to A bus
L	H	A data to B bus
H	X	isolation (both direction)

ตารางที่ 2.4 แสดงตารางความจริงของ บัสทรานซีฟเวอร์

2.6 สัญญาณ DTMF (dual tone multifrequency)

เป็นระบบการส่งสัญญาณแบบหนึ่งของโทรศัพท์นอกจากระบบการส่งพัลส์ ซึ่งมีวิธีการส่งหมายเลขของผู้ต้องการติดต่อ โดยการส่งสัญญาณ 2 ความถี่มีคุณสมบัติกันไป เพื่อกำหนดตัวแทนของหมายเลขที่กด ซึ่งมีไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่อยู่ในย่านความถี่ของเสียงพูด (0-4 กิโลเฮิรตซ์) โดยแบ่งเป็นด้านแนวนอนและแนวตั้ง ในการต่อสวิตช์แบบเมตริกซ์

ในการเลือกความถี่ของสัญญาณ DTMF นั้น จะเลือกความถี่ที่อยู่ในย่านความถี่ของสัญญาณโทรศัพท์ (300 - 3400 เฮิรตซ์) และจะต้องไม่มีโทนที่เป็นฮาร์โมนิก (Harmonic) หรือใกล้เคียงฮาร์โมนิกซึ่งกันและกัน และปกติสัญญาณความถี่ DTMF ต้องเป็นสัญญาณรูปชายน้อย่างแท้จริง (pure sine wave) จึงมีจุดอ่อน ถ้าฮาร์โมนิกที่ n เกิดไปตรงกับอีกความถี่หนึ่ง ในกรณีที่เกิดความเพี้ยนจากวงจรผลิตความถี่ไม่ให้ความถี่ที่เป็นรูปชายน้อย่างแท้จริง ความถี่ DTMF ที่เรานำมาใช้ทดลองค้นคว้าโดย Bell Telephone system ความถี่ต่าง ๆ ที่ใช้งานแสดงได้ดังรูปที่ 2.11

	1209	1336	1477	1633
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D

รูปที่ 2.11 แสดงความถี่ต่าง ๆ ของสัญญาณ DTMF

2.7 ไอซี MT8880

บล็อกไดอะแกรมแสดงดังรูปที่ 2.12

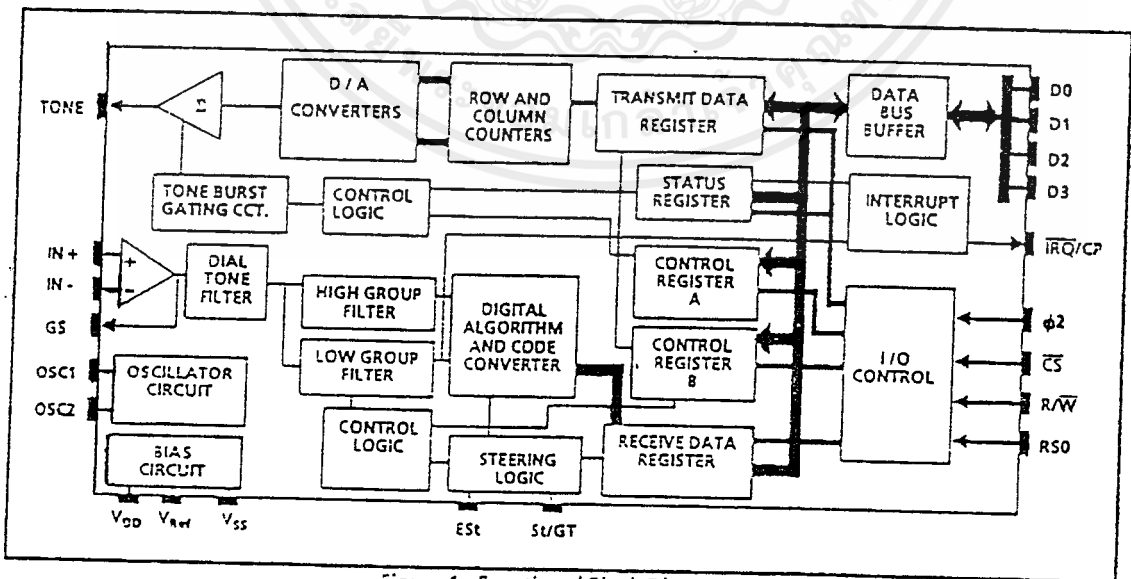


Figure 1- Functional Block Diagram

รูปที่ 2.12 แสดงบล็อกไดอะแกรมของ MT8880

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1 ภาคส่ง

2.7.1.1 การสร้างสัญญาณ DTMF (DTMF Generator)

สัญญาณ DTMF ที่สร้างโดยไอซี MT8880 นั้นสามารถสร้างได้ 16 คู่ความถี่ (Tone Pairs) มาตรฐานซึ่งมีการสูญเสีย (Distortion) ต่ำและมีความถูกต้อง (Accuracy) สูง ความถี่ทั้งหมดสร้างได้จากความถี่ 3.579545 เมกกะเฮิร์ตซ์ ของคริสตอล (Crystal) ที่ต่ออยู่ภายนอก รูปคลื่นไซน์ (Sinusoidal Waveform) ของแต่ละคู่ความถี่ถูกสร้างจากการประกอบขึ้นจากตัวหารที่โปรแกรมได้ (Programmable Divider) ทางแถว (Row) และหลัก (Column) และสวิตช์คาปาซิเตอร์ D/A คอนเวอร์เตอร์ (Switched Capacitor D/A Converters) ในการระบุสัญญาณ DTMF ข้อมูลที่ใช้ในรูปแบบการเข้ารหัสแสดงดังตารางที่ 2.5 ซึ่งต้องถูกเขียนลงรีจิสเตอร์ที่ใช้สำหรับการส่งข้อมูล (Transmit Data Register) ในแต่ละคู่ความถี่ที่ถูกสร้าง (f_{Low} และ f_{High}) หมายถึง โทนกลุ่มต่ำและกลุ่มสูง (Low Group and High Group Tones) ดังที่แสดงในตารางกลุ่มความถี่ต่ำคือ 697 , 770 , 852 และ 941 เฮิร์ตซ์ และกลุ่มความถี่สูงคือ 1,209 , 1,336 , 1,477 และ 1,633 เฮิร์ตซ์ โดยทั่วไป อัตราส่วนของกลุ่มความถี่สูงต่อกลุ่มความถี่ต่ำเท่ากับ 2 dB เพื่อชดเชยสำหรับการลดทอนของกลุ่มความถี่สูงในรูป (Loop) ยาวๆ

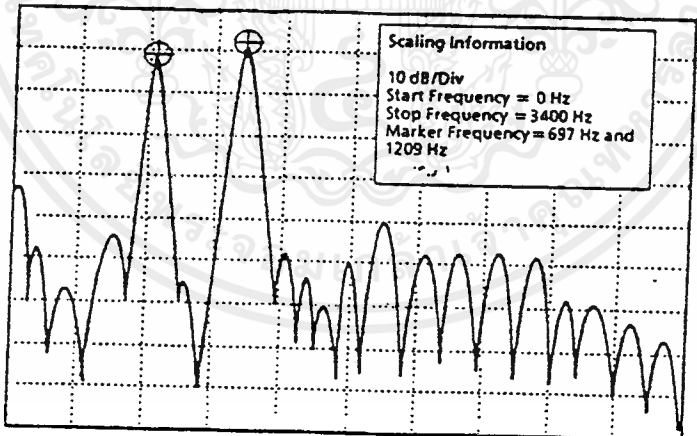
คาบเวลาของแต่ละโทนประกอบด้วยช่วงเวลาเท่ากัน 32 ช่วง คาบเวลาของโทนถูกควบคุมโดยการเปลี่ยนแปลงความยาวของช่วงเวลา ตลอดการทำงานการเขียนลงรีจิสเตอร์ส่งข้อมูล ข้อมูล 4 บิต บนบัสถูกเก็บและเปลี่ยนเป็นการเข้ารหัส 2 จาก 8 เพื่อใช้โดยวงจรการหารที่โปรแกรมได้ รหัสนี้ใช้ระบุความยาวของช่วงเวลาซึ่งใช้กำหนดความถี่ของโทน เมื่อตัวหารถึงการนับที่เหมาะสมที่ถูกกำหนดโดยอินพุต รีเซตพัลส์ (Reset Pulse) ถูกปล่อยออกมาและวงจรรับ (Counter) เริ่มนับอีกครั้ง จำนวนของช่วงเวลาถูกจำกัดที่ 32 อย่างไรก็ตาม การเปลี่ยนแปลงความยาวช่วงเวลาทีอธิบายข้างต้นเอาที่พูดโทนจะถูกเปลี่ยน ในตารางแสดงรหัสที่ใช้โดยสวิตช์คาปาซิเตอร์ D/A คอนเวอร์เตอร์ที่มีระดับ DC โวลต์แดงถูกต้องแน่นอน วงจรเฉพาะ 2 วงจรถูกใช้เพื่อสร้าง โทนแถวและหลักที่ถูกรวมกันโดยใช้ซัมมิ่ง แอมพลิไฟร์ (Summing Amplifier) ที่มีสัญญาณรบกวนต่ำ ออสซิลเลเตอร์ (Oscillator) ไม่ต้องการเวลาการเริ่มเหมือนกับตัวสร้าง DTMF อื่น ดังนั้น คริสตอล ออสซิลเลเตอร์ ทำงานต่อเนื่องตลอดจะให้ความถูกต้องของสัญญาณโทนที่ออกมามากกว่า ฟิลเตอร์ที่จำกัดแบนด์วิธ (Bandwidth) ถูกใส่เข้าไปและให้ลดทอนผลการผิดเพี้ยนเหนือ 8 กิโลเฮิร์ตซ์ ในรูปที่ 2.13 แสดงผลการผิดเพี้ยนที่ต่ำมากในช่วงแอมพลิจูด (Amplitude)

F_{Low}	F_{High}	DIGIT	D_3	D_2	D_1	D_0
697	1209	1	0	0	0	1
697	1336	2	0	0	1	0
697	1477	3	0	0	1	1
770	1209	4	0	1	0	0

ตารางที่ 2.5 แสดงตารางฟังก์ชันการเข้ารหัส/ถอดรหัส

F _{Low}	F _{High}	DIGIT	D ₃	D ₂	D ₁	D ₀
770	1336	5	0	1	0	1
770	1477	6	0	1	1	0
852	1209	7	0	1	1	1
852	1336	8	1	0	0	0
852	1477	9	1	0	0	1
941	1336	0	1	0	1	0
941	1209	*	1	0	1	1
941	1477	#	1	1	0	0
697	1633	A	1	1	0	1
770	1633	B	1	1	1	0
852	1633	C	1	1	1	1
941	1633	D	0	0	0	0

ตารางที่ 2.5 แสดงตารางฟังก์ชันการเข้ารหัส/ถอดรหัส (ต่อ)



รูปที่ 2.13 แสดง Spectrum Plot

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1.2 เบิร์ส โหมด (Burst Mode)

เวลามาตรฐานของสัญญาณ DTMF สามารถทำได้โดยการใช้ Burst Mode เครื่องส่งสามารถกำหนดช่วงเวลาการปล่อย/หยุด (Bursts/Pauses) ได้สมมาตร ช่วงเวลานี้คือ $51\text{ ms} \pm 1\text{ ms}$ หลังจากมี burst/pause ออกมา บิทที่เหมาะสมจะเซตในหน่วยความจำบอกสถานะ (Status Register) แสดงว่า เครื่องส่งพร้อมสำหรับข้อมูลถัดมาเวลาที่อธิบายข้างต้นใช้ได้เมื่อ DTMF mode ถูกเลือก อย่างไรก็ตามเมื่อ CP mode ถูกเลือก burst/pause ลำดับที่ 2 คือ $102\text{ ms} \pm 2\text{ ms}$ จะใช้งานได้เป็นการขยายช่วงเวลาออกซึ่งเป็นประโยชน์เมื่อ โทนที่ถูกต้องยาวกว่าช่วงเวลา burst 51 ms และ pause 51 ms เมื่อ CP mode และ Burst mode ถูกเลือก โทน DTMF จะถูกส่งอย่างเดียวและไม่ถูกรับ

2.7.1.3 การสร้างสัญญาณความถี่เดียว (Single Tone Generation)

Single tone mode สามารถใช้ได้เมื่อแต่ละ โทนจากกลุ่มความถี่ต่ำหรือกลุ่มความถี่สูงถูกสร้างขึ้น โหมดนี้ใช้สำหรับเครื่องมือการทดสอบ DTMF , การสร้างโทนที่รับได้ , การวัดความผิดเพี้ยน เกี่ยวกับลักษณะของ รีจิสเตอร์ควบคุม B (Control Register B) ในรายละเอียด

2.7.1.4 การหาค่าความผิดเพี้ยน (Distortion calculations)

MT8880 สามารถสร้างโทนที่มีความถูกต้องมีความคลาดเคลื่อนทางความถี่น้อย ชัมมิ่งแอมพลีไฟร์ภายในถูกต่อด้วย first-order lowpass switched capacitor filter เพื่อลดส่วนประกอบฮาร์โมนิกและผลของการเกิด intermodulation การผิดเพี้ยนทางฮาร์โมนิกทั้งหมด (Total Harmonic Distortion) ของ single tone คิดได้จากสมการที่ 2.1

$$THD(\%) = 100 - \left(\frac{\sqrt{V_{2f}^2 + V_{3f}^2 + V_{4f}^2 + \dots + V_{nf}^2}}{V_{\text{fundamental}}} \right) \dots\dots\dots(2.1)$$

สมการ 2.1 เป็นอัตราส่วนของกำลัง (Power) ของความถี่ที่ไม่ต้องการทั้งหมดต่อความถี่ fundamental แสดงในรูปของเปอร์เซ็นต์เทจ ส่วนประกอบฟูเรียร์ของโทนเอาท์พุตตาม $V_{2f} \dots V_{nf}$ ถูกวัดที่รูปคลื่นเอาท์พุต การผิดเพี้ยนฮาร์โมนิกของ dual tone แสดงดังสมการที่ 2.2

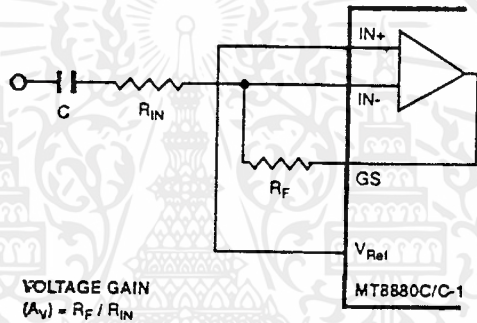
$$THD(\%) = 100 \left(\frac{\sqrt{V_{2L}^2 + V_{3L}^2 + \dots + V_{nL}^2 + V_{2H}^2 + V_{3H}^2 + \dots + V_{nH}^2 + V_{\text{IMD}}^2}}{\sqrt{V_L^2 + V_H^2}} \right) \dots\dots\dots(2.2)$$

V_L และ V_H คือ แอมพลิจูดของกลุ่มความถี่ต่ำและกลุ่มความถี่สูงตามลำดับ และ V_{IMD}^2 เป็นผลรวมส่วนประกอบ intermodulation ทั้งหมด

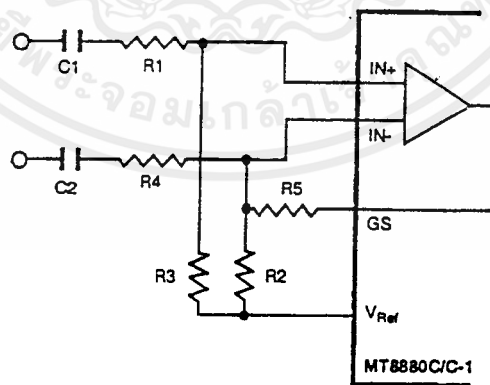
2.7.2 ภาครับ

2.7.2.1 อินพุต คอนฟิกูเรชัน (Input Configuration)

การจัดอินพุตของ MT8880 ใช้การทำงานของอินพุตดิฟเฟอเรนเชียลเฟอเรนเชียลแอมพลิไฟเออร์ (Differential Amplifier) กับแหล่งไบอัส (V_{Ref}) ซึ่งใช้ไบอัสอินพุตที่ $V_{DD}/2$ การเตรียมทำสำหรับการต่อตัวต้านทาน (Resistor) ฟีดแบค (Feedback) ไปยังออปแอมป์ (op-amp) เอ๊าท์พุต(GS) สำหรับการปรับ gain ในรูปแบบ single-ended ขาอินพุตถูกต่อแสดงดังรูป 2.14 รูปที่ 2.15 แสดงการต่อที่จำเป็นสำหรับลักษณะ differential input



รูปที่ 2.14 แสดงลักษณะของ Single-Ended Input



DIFFERENTIAL INPUT AMPLIFIER
 $C1 = C2 = 10 \text{ nF}$
 $R1 = R4 = R5 = 100 \text{ k}\Omega$
 $R2 = 60 \text{ k}\Omega, R3 = 37.5 \text{ k}\Omega$
 $R3 = (R2R5)/(R2 + R5)$
 VOLTAGE GAIN
 $(A_v \text{ diff}) = R5/R1$
 INPUT IMPEDANCE
 $(Z_{in \text{ diff}}) = 2\sqrt{R1^2 + (1/\omega C)^2}$

รูปที่ 2.15 แสดงลักษณะของ Differential Input

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

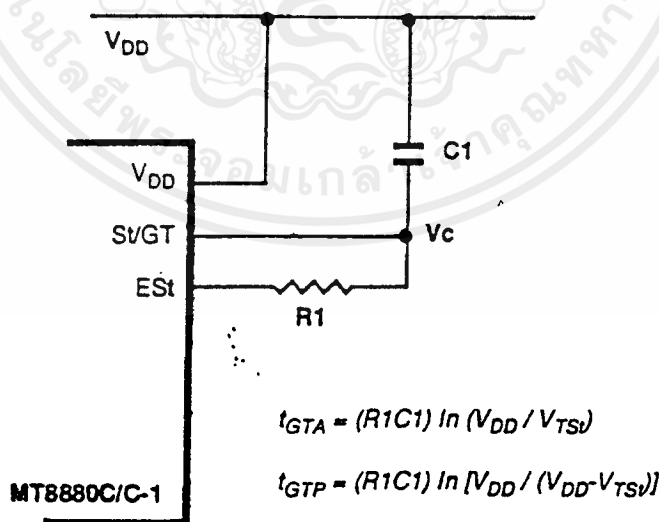
2.7.2.2 เครื่องรับ (Receiver Section)

การแยกโทนกุ่มความถี่ต่ำกับความถี่สูงทำได้โดยสัญญาณ DTMF เป็นอินพุตของแบนด์พาสฟิลเตอร์แบบสวิทช์คาปาซิเตอร์ 2 ตัวที่มีออร์เคอร์ 6 แบนด์วิธของแต่ละอันตรงกับกลุ่มความถี่ต่ำและสูงดังแสดงในตารางที่ 2.5 ฟิลเตอร์นี้ได้กำหนดคยกเว้นช่วงความถี่ 350 เฮิรตซ์ และ 440 เฮิรตซ์ แต่ละฟิลเตอร์เอาท์พุตตามด้วยส่วนฟิลเตอร์สวิทช์คาปาซิเตอร์ออร์เคอร์ 1 ซึ่งทำให้สัญญาณเรียบก่อนเข้าตัวลิมิต (Limiting) ที่ตัวลิมิตประกอบด้วยตัวคอมพาราเตอร์ gain สูง (high-gain comparator) ที่จัดการป้องกันการเกิดสัญญาณระดับต่ำที่ไม่ต้องการ เอาท์พุตที่ได้จากคอมพาราเตอร์เป็นลอจิกสวิง (Logic Swing) ที่ความถี่ของสัญญาณที่รับเข้ามา

หลังจากส่วนฟิลเตอร์แล้วจะเป็นส่วนถอครหัสที่ใช้เทคนิคการนับทางดิจิตอลในการกำหนดความถี่ของโทนที่เข้ามาและทำให้ตรงกับความถี่มาตรฐานสัญญาณ DTMF อัลกอริทึม (Averaging Algorithm) ที่ซับซ้อนป้องกันโทนที่เกิดจากสัญญาณที่ไม่ต้องการเช่นเสียงในขณะที่ทำให้การขยายเข้าออกและการเปลี่ยนแปลงความถี่เป็นช่วงกว้างถึงแคบ เมื่อตัวดีเทคสัญญาณได้ผลของโทนทั้ง 2 เอาท์พุตของ Early Steering (ES) จะเข้าสู่ภาวะแอกทีฟ สภาพการสูญเสียสัญญาณในช่วงต่อมาทำให้ ES เป็นสภาพไม่แอกทีฟ

2.7.2.3 ภาคตรวจสอบสัญญาณ (Steering Circuit)

ก่อนที่ดีเทคความถี่เครื่องรับตรวจสอบช่วงเวลาที่ใช้ได้ (หมายถึงเงื่อนไขที่ทำให้ดีเทคได้) การตรวจนี้แสดงโดยค่าคงที่เวลา RC ภายนอกโดยการทำงานของ ES ดังรูปที่ 2.16



รูปที่ 2.16 แสดง Basic Steering Circuit

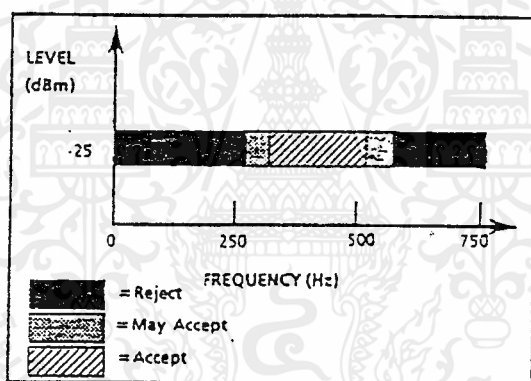
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลอจิกสูงบน ESt มีผลต่อ V_C โดยเพิ่มขึ้นเนื่องจากคาปาซิเตอร์คายประจุ ได้ให้สภาพที่สัญญาณยังคงอยู่ (ESt ยังสูงอยู่) สำหรับช่วงที่ใช้ได้ (t_{GTP}), V_C ถึง threshold (V_{TS}) ของ steering logic เพื่อบันทึก tone pair เกือบรหัส 4 บิตลงในรีจิสเตอร์รับข้อมูล ที่จุดนี้เอาท์พุทของ GT ทำงานและทำให้ V_C ถึง V_{DD} GT เป็นลอจิกสูงไปเรื่อยๆ ควบเท่าที่ ESt ยังคงสูงอยู่ สุดท้ายหลังจากดีเลย์เล็กน้อยเพื่อให้เอาท์พุทแลตซ์คงอยู่ แพลกเอาท์พุทของดีเลย์ steering เป็นสถานะสูงเป็นสัญญาณที่ว่ากรับ โทนได้รับการบันทึกแล้ว สถานะของ delayed steering flag สามารถตรวจดูได้โดยตรวจบิตในรีจิสเตอร์สถานะ ถ้า interrupt mode ถูกเลือก ขา IRQ/CP จะต่ำลงเมื่อ delayed steering flag ทำงาน

ข้อความในเอาท์พุทแลตซ์ถูกเปลี่ยนทุกครั้งเมื่อมีการเปลี่ยน active delayed steering ข้อมูลนี้ถูกแสดงที่ค่าต่ำบัส 2 ทิศทาง 4 บิตเมื่อรีจิสเตอร์รับข้อมูลถูกอ่าน

2.7.2.4 Call Progress Filter

อินพุท call progress tone และอินพุท DTMF เหมือนกัน อย่างไรก็ตาม call progress tone สามารถดีเทคได้เมื่อ CP mode ถูกเลือกเท่านั้น



รูปที่ 2.17 แสดง Call Progress Response

จากรูปที่ 2.17 แสดงถึงประโยชน์การดีเทคแบนด์วิธของ call progress filter ความถี่ถูกแสดงที่อินพุทซึ่งอยู่ในแบนด์วิธที่รับได้ของฟิลเตอร์ถูก hard-limited โดย high gain comparator ที่ขา IRQ/CP ทำหน้าที่เป็นเอาท์พุท squarewave output ได้จาก schmitt trigger สามารถวิเคราะห์โดยไมโครโปรเซสเซอร์หรือค่านับเพื่อกำหนดพื้นฐานของ call progress tone ที่ดีเทคได้ ความถี่ที่อยู่ในบริเวณรีเจค (reject area) จะไม่ถูกดีเทคและเนื่องจากขา IRQ/CP ยังคงต่ำอยู่

2.7.3 Microprocessor Interface

IC MT8880 ใช้การต่อกับไมโครโปรเซสเซอร์ซึ่งให้การควบคุมฟังก์ชันของตัวส่งและตัวรับ มีหน่วยความจำภายใน 5 ตัวที่เกี่ยวข้องกับการเชื่อมต่อไมโครโปรเซสเซอร์ซึ่งแบ่งการทำงานได้ 3 หน้าที่คือ

1. การส่งข้อมูล (Data Transfer)

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2. ควบคุมการส่ง - รับ (Transceiver Control)

3. สถานะการส่ง - รับ (Transceiver Status)

มีรีจิสเตอร์ 2 ตัวที่เกี่ยวข้องกับการทำงานการส่งข้อมูล

เมื่อใส่ข้อมูลที่ขา D₀-D₃, ข้อมูลที่เข้าไปในรีจิสเตอร์ส่งข้อมูลจะกำหนดโทนคู่ให้ถูกสร้างขึ้น ดังแสดงในตารางที่ 2.5 สามารถเขียนข้อมูลลงในรีจิสเตอร์ส่งเท่านั้น ส่วนที่ด้านรับเมื่อมีสัญญาณ DTMF เข้ามาจะถอดรหัสและถูกอ่านโดยรีจิสเตอร์รับเท่านั้น ส่วนควบคุมการส่ง - รับทำได้โดยใช้รีจิสเตอร์ควบคุม (Control Register CRA และ CRB) ซึ่งใช้แอดเดรสที่เดียวกัน การเขียนการทำงานที่รีจิสเตอร์ควบคุม B สามารถทำให้ทำงานได้โดยการเซตค่าบิตที่เหมาะสมในรีจิสเตอร์ควบคุม A หลังจากช่วงเขียนการทำงานลงบนที่แอดเดรสเดียวกันแล้วตรงไปยังรีจิสเตอร์ B และลำดับไขเคล็ดต่อไปของการเขียนจะเป็นการเขียนลงบนรีจิสเตอร์ควบคุม A ซอฟต์แวร์ที่ใช้รีเซตต้องรวมการเริ่มต้นของทุกโปรแกรมด้วยการ Initialize รีจิสเตอร์ควบคุมและรีจิสเตอร์สถานะหลังจากเปิดหรือรีเซตเครื่อง

ตารางการทำงานของรีจิสเตอร์ควบคุมที่ใช้ในวงจร

RS0	R/W	FUNCTION
0	0	เขียนลงรีจิสเตอร์ส่งข้อมูล
0	1	อ่านจากรีจิสเตอร์รับข้อมูล
1	0	เขียนลงรีจิสเตอร์ควบคุม
1	1	อ่านจากรีจิสเตอร์สถานะ

ตารางที่ 2.6 แสดงฟังก์ชันรีจิสเตอร์ภายใน

b3	b2	b1	b0
RSEL	IRQ	CP/DTMF	TOUT

ตารางที่ 2.7 แสดงตำแหน่งบิตของ CRA

b3	b2	b1	b0
C/R	S/D	TEST	BURST

ตารางที่ 2.8 แสดงตำแหน่งบิตของ CRB

BIT	NAME	FUNCTION	DESCRIPTION
b0	TOUT	TONE OUTPUT	ลอจิก 1 ทำให้ tone output ทำงาน ฟังก์ชันสนับสนุนทั้งการทำงานแบบ burst mode และ non-burst mode
b1	CP/DTMF	MODE CONTROL	ใน DTMF (logic 0) mode อุปกรณ์สามารถสร้างและรับสัญญาณ dual tone เมื่อ CP mode (logic 1) ถูกเลือกแบนด์พาสฟิลเตอร์ 6 ออร์เดอร์ ทำงานโดยยอมให้ call progress tone ถูกดีเทค call progress tone ซึ่งอยู่ในแต่ละแบนด์วิธจะแสดงที่ขา $\overline{\text{IRQ/CP}}$ ในรูปของ rectangular wave ถ้าบิต IRQ ถูกอิน่าเบิ้ล (b2=1) ดังนั้นเมื่อ CP mode และ burst mode ถูกเลือก สัญญาณ DTMF ที่ส่งออกไปจะมีช่วงเวลา burst/pause เท่ากับ 102 ms ที่เป็น 2 เท่าเนื่องจากการเลือกโหมด DTMF สัญญาณ DTMF ไม่สามารถดีเทคได้ถ้าเลือก CP mode
b2	IRQ	INTERRUPT ENABLE	logic 1 ทำให้ interrupt mode ทำงานเมื่อโหมดนี้ทำงานและ DTMF mode ถูกเลือก (b1=0)ขา $\overline{\text{IRQ/CP}}$ ดึงลงเป็น logic 0 เมื่อ 1 ได้รับสัญญาณ DTMF และแสดงเพื่อช่วงเวลา guard time หรือ 2 ภาคส่งพร้อมสำหรับการส่งข้อมูลถัดไป (burst mode only)
b3	RSEL	REGISTER SELECT	logic 1 เลือก รีจิสเตอร์ควบคุม B ในไซเคิลการเขียนต่อไปที่แอดเดรสรีจิสเตอร์ควบคุม

ตารางที่ 2.9 แสดงรายละเอียดของ Control Register A

BIT	NAME	FUNCTION	DESCRIPTION
b0	BURST	BURST MODE	logic 0 ทำให้ burst mode ทำงาน เมื่อโหมดนี้ถูกเลือกข้อมูลตามที่ต้องการ DTMF tone pair ถูกเขียนลงรีจิสเตอร์ส่งที่ค่า burst time เฉพาะ
b1	TEST	TEST MODE	ทำการ test เมื่อ logic เป็น 1
b2	S/D	SINGLE/DUAL TONE GENERATION	logic 0 จะยอมให้สร้างสัญญาณ Dual tone multi-frequency แต่ถ้า logic 1 จะเป็นการสร้าง Single tone ซึ่งจะเป็นแถวหรือหลักต้องเลือกจาก b3
b3	C/R	COLUMN/ROW TONES	เมื่อใช้ b2 ในการส่ง single tone จึงต้องระบุว่าส่งแถวหรือหลัก logic 0 จะเลือกแถว logic 1 จะเลือกหลัก

ตารางที่ 2.10 แสดงรายละเอียด Control Register B

2.8 การมอดูเลตแบบเอฟเอ็ม (FM Modulation)

จากสมการการมอดูเลตแบบเฟส (phase modulation)

$$v(t) = A \cos[\omega_c t + \phi(t)] \quad \dots\dots\dots(2.3)$$

A และ ω เป็นค่าคงที่แต่ phase angle $\phi(t)$ เป็นฟังก์ชันของสัญญาณเบสแบนด์ การมอดูเลตของชนิดนี้เรียกว่า angle modulation มันจะหมายถึง phase modulation ถ้า $\phi(t)$ เป็น phase angle ของ argument ของ cosine function จากสมการ (2.3) ค่าสูงสุดได้จาก $\phi(t)$ เป็นค่าการเบี่ยงเบนทาง phase สูงสุดของ angle ทั้งหมดของ carrier angle $\omega_c t$ เรียกว่า phase deviation เหมือนกับค่าสูงสุดของช่วงห่างของความถี่ขณะนั้นจากความถี่คลื่นพาหะถูกเรียกว่า frequency deviation

เมื่อการเปลี่ยนแปลงมุม (และเนื่องมาจากความถี่) เป็น sinusoidal ที่มีความถี่ f_m เราได้ว่า $\omega_m = 2\pi f_m$

$$v(t) = A \cos(\omega_c t + \beta \sin \omega_m t) \quad \dots\dots\dots(2.4)$$

โดยที่ β เป็นแอมพลิจูดสูงสุดของ $\phi(t)$ ในกรณีนี้ β ซึ่งเป็นความเบี่ยงเบนทางเฟสสูงสุด มักจะหมายถึง modulation index ความถี่ขณะใดๆ คือ

$$f_c = (\omega_c / 2\pi) + [(\beta \omega_m \cos \omega_m t) / 2\pi] \quad \dots\dots\dots(2.5)$$

$$f_c = \beta f_m \cos \omega_m t \quad \dots\dots\dots(2.6)$$

การเบี่ยงเบนความถี่สูงสุดถูกกำหนดเป็น Δf และได้จาก

$$\Delta f = \beta f_m \quad \dots\dots\dots(2.7)$$

ดังนั้นสมการ 2.3 สามารถเขียนได้

$$v(t) = A \cos[\omega_c t + (\Delta f / f_m) \sin \omega_m t] \quad \dots\dots\dots(2.8)$$

ในขณะที่ความถี่ช่วง f อยู่ในช่วง $f_c \pm \Delta f$ ไม่ควรรวมทุกองค์ประกอบ spectral ของแต่ละสัญญาณในช่วงนี้

2.8.1 สเปกตรัมของสัญญาณเอเอ็ม: การมอดูเลตขายน้ซอชอยคอลล

จากสมการ

$$v(t) = \cos(\omega_c t + \beta \sin \omega_m t)$$

เป็นสมการที่ 2.4 ที่กำหนดให้แอมพลิจูดเท่ากับ 1 เพื่อความสะดวกในการคิดเราจะได้

$$\cos(\omega_c t + \beta \sin \omega_m t) = \cos \omega_c t \cos(\beta \sin \omega_m t) - \sin \omega_c t \sin(\beta \sin \omega_m t) \dots\dots\dots(2.9)$$

พิจารณาในการแสดง $\cos(\beta \sin \omega_m t)$ ซึ่งปรากฏเป็นแฟคเตอร์บนด้านขวามือของสมการที่ 2.9 มันเป็น even periodic function มีความถี่เชิงมุม ω_m ดังนั้นเป็นไปได้ที่จะขยายสมการนี้ด้วย Fourier Series โดย $\omega_m/2\pi$ เป็นความถี่พื้นฐาน เราไม่นำค่าของสัมประสิทธิ์ใน Fourier expansion ของ $\cos(\beta \sin \omega_m t)$ แต่แทนด้วยการเขียนผลอย่างง่าย ๆ สัมประสิทธิ์เป็นฟังก์ชันของ β และถ้าเป็น even สัมประสิทธิ์ของฮาร์โมนิก เป็น 0 ผลที่ได้คือ

$$\cos(\beta \sin \omega_m t) = J_0(\beta) + 2J_2(\beta)\cos 2\omega_m t + 2J_4(\beta)\cos 4\omega_m t + \dots\dots\dots + 2J_{2n}(\beta)\cos 2n\omega_m t + \dots\dots\dots(2.10)$$

ขณะที่สำหรับ $\sin(\beta \sin \omega_m t)$ ซึ่งเป็นฟังก์ชันคี่ เราได้การขยายที่มีเพียงฮาร์โมนิกเท่านั้น

$$\sin(\beta \sin \omega_m t) = 2J_1(\beta)\sin \omega_m t + 2J_3(\beta)\sin 3\omega_m t + \dots\dots\dots + 2J_{2n-1}(\beta)\sin (2n-1)\omega_m t + \dots\dots\dots(2.11)$$

ฟังก์ชัน $J_n(\beta)$ เกิดขึ้นบ่อยในการแก้ปัญหาทางวิศวกรรมและรู้จักในชื่อ Bessel function ของชนิดแรก และของลำดับที่ n

นำผลที่ได้จาก 2.10, 2.11 แทนในสมการที่ 2.9 และใช้คุณสมบัติ

$$\cos A \cos B = 1/2 \cos(A-B) + 1/2 \cos(A+B) \dots\dots\dots(2.12)$$

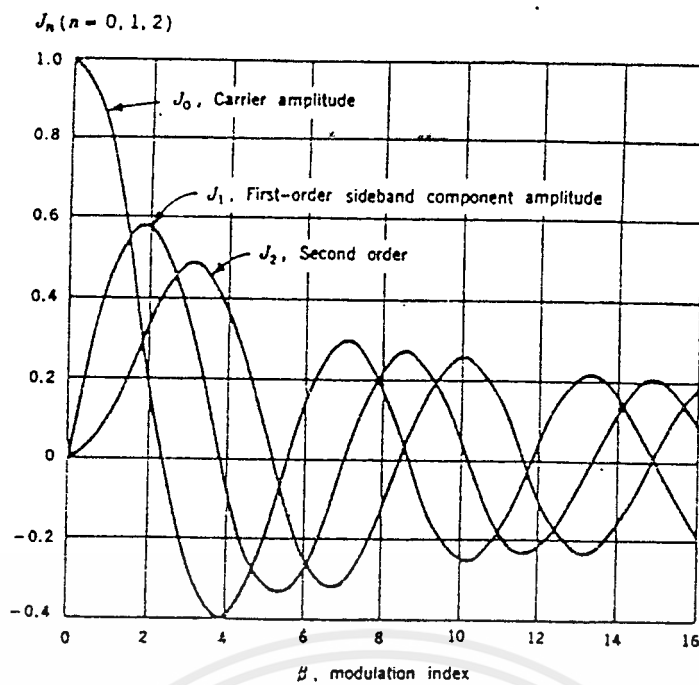
$$\sin A \sin B = 1/2 \cos(A-B) - 1/2 \cos(A+B) \dots\dots\dots(2.13)$$

เราพบว่า $v(t)$ ในสมการที่ 2.4 กลายเป็น

$$v(t) = J_0(\beta)\cos \omega_c t + \beta[\cos(\omega_c - \omega_m)t - \cos(\omega_c + \omega_m)t] + J_2(\beta)[\cos(\omega_c - 2\omega_m)t + \cos(\omega_c + 2\omega_m)t] - J_3(\beta)[\cos(\omega_c - 3\omega_m)t - \cos(\omega_c + 3\omega_m)t]$$

สังเกตได้ว่าสเปกตรัมประกอบด้วยคลื่นที่มีแอมพลิจูด $J_0(\beta)$ และเซตของระยะห่าง side band ที่สมมาตรบนแต่ละข้างของคลื่นพาหะที่ความถี่ห่างกันด้วย $\omega_m, 2\omega_m, 3\omega_m, \text{etc.}$ ผลที่ได้ไม่เหมือนกับระบบการมอดูเลตแบบ AM แบบ AM จะให้ผลของสัญญาณที่ถูกมอดูเลตเพียง 1 sideband หรือ 1 คู่ของ sideband

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 แสดง Bessel function สำหรับ $\beta = 0, 1, 2$

2.9 การตรวจจับสัญญาณโดยใช้วงจรควอดราเจอร์ดิเทกเตอร์ (Quadrature Detector)

หลักการทั่วไปของควอดราเจอร์ดิเทกคือ การคูณสัญญาณ FM กับสัญญาณ FM ตัวเดิมแต่เลื่อนเฟสไป 90° ผลคูณที่ได้จะนำมาผ่านวงจรกรองความถี่ต่ำเอาเฉพาะสัญญาณที่ตีเทคได้ ตามรูป 2.13 กระแสที่ไหลในตัวเก็บประจุจะมีเฟสต่างจากแรงดันคร่อมตัวเก็บประจุอยู่ 90° กระแสนี้จะป้อนไปให้วงจรเรโซแนนซ์ขนาน LC ซึ่งจูนความถี่ไว้ที่ความถี่กลางของสัญญาณ FM แรงดันคร่อมวงจรเรโซแนนซ์จะมีเฟสเลื่อนไปตามความถี่ที่คลื่นพาหะเบี่ยงเบนไป สัญญาณ FM ที่ผ่านวงจรเรโซแนนซ์จะกลายเป็นสัญญาณ PM หลังจากนั้นจะทำการคูณสัญญาณ ผลที่ได้เป็นสัญญาณความถี่สูงกับสัญญาณความถี่ต่ำ โดยสัญญาณความถี่สูงจะถูกจำกัดโดยการกรองผ่านวงจรกรองความถี่ต่ำ เอาที่พุดที่ได้จะเป็นสัญญาณที่ต้องการ

จากสมการ Phase Modulation

$$v(t) = v_o \cos[\omega_c t + \phi(t)]$$

ω_c คือ ความถี่กลางในหน่วยเรเดียน

ω คือ ความถี่ขณะใดๆ ในหน่วยเรเดียน

ϕ คือ ความต่างเฟสในหน่วยเรเดียน

เมื่อผ่านตัวเก็บประจุและวงจรจูนจะได้

$$\phi = \pi/2 - k(\omega - \omega_c)$$

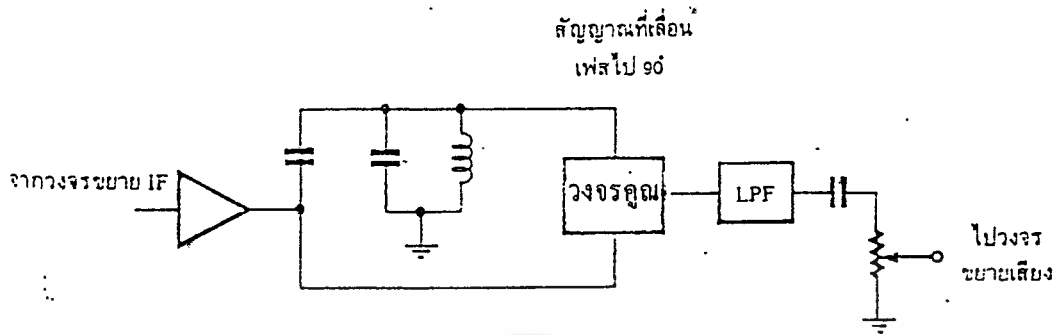
สัญญาณอินพุตของวงจรคูณเป็น $v_o \sin \omega t$ และ $v_o \sin(\omega t + \pi/2 - k\Delta\omega)$

โดยที่ $v_o \sin(\omega t + \pi/2 - k\Delta\omega) = v_o \cos(\omega t - k\Delta\omega)$

ผลลัพธ์ที่ได้คือ

$$v_o^2 \sin \omega t \cos(\omega t - k\Delta\omega) = 1/2 v_o^2 \{ \sin(2\omega t - k\Delta\omega) + \sin(k\Delta\omega) \}$$

จากผลคูณจะเห็นได้ว่า มีสัญญาณความถี่สูงคือ $(v_o^2/2)\sin(2\omega t - k\Delta\omega)$ และมีสัญญาณความถี่ต่ำคือ $(v_o^2/2)\sin(k\Delta\omega)$ ซึ่งเป็นส่วนที่ต้องการดีเทคออกมาเมื่อผ่านวงจรกรองความถี่ต่ำ

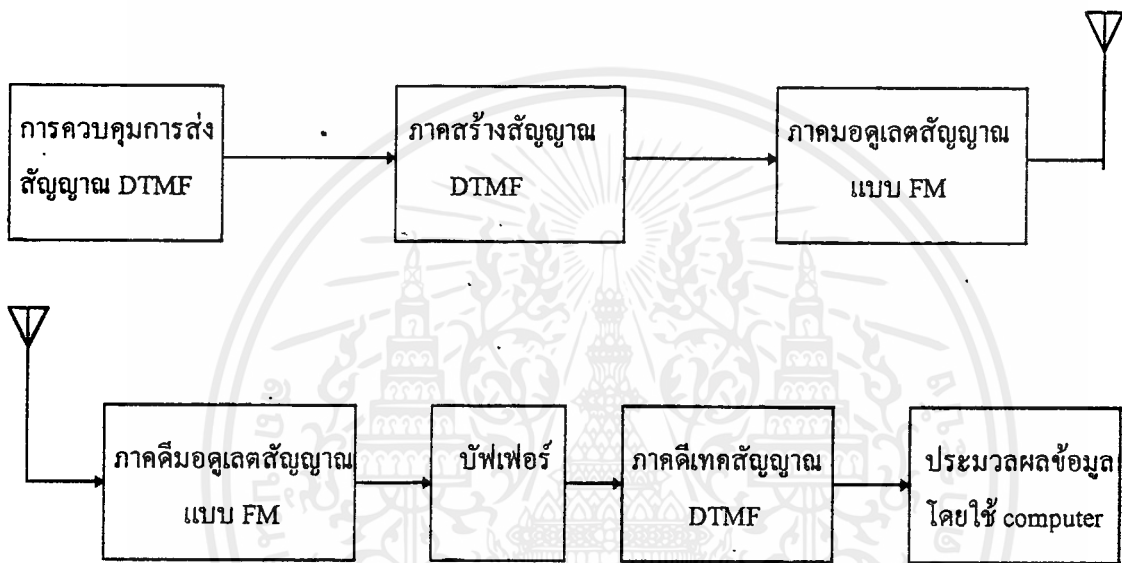


รูปที่ 2.19 แสดงวงจรการเลื่อนเฟสที่ตัวเก็บประจุ

บทที่ 3

การคำนวณและการสร้าง

ระบบควบคุมการเข้า - ออกที่จอครดประกอบไปด้วย 2 ส่วน คือ ส่วนของเครื่องรับ - ส่งระยะใกล้ที่ใช้สำหรับส่งรหัสสัญญาณ DTMF ประจํารถยนต์แต่ละคันไปยังป้อมควบคุม และภายในป้อมควบคุมจะเป็นส่วนของการประมวลผล แสดงบล็อกไดอะแกรมของเครื่องรับ - ส่งรหัสสัญญาณ DTMF ได้ดังรูปที่ 3.1



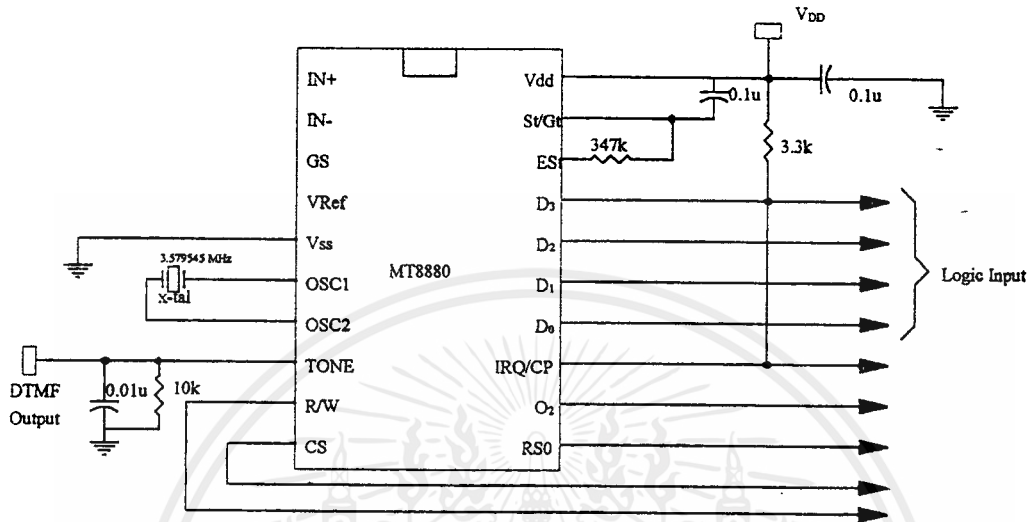
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของเครื่องรับ - ส่งรหัสสัญญาณ DTMF

จากบล็อกไดอะแกรมรูปที่ 3.1 สามารถอธิบายการทำงานได้โดย รถยนต์แต่ละคันจะมีรหัสประจำโดยรหัสนั้นจะเป็นรหัสสัญญาณแบบ DTMF 3 หลักฐานสิบ สร้างโดยไอซี MT8880 เนื่องจากต้องทำการส่งรหัสสัญญาณ DTMF 3 หลักจึงต้องมีภาคควบคุมการสร้างสัญญาณ DTMF ซึ่งจะได้ออกต่อไป หลังจากที่สามารถสร้างสัญญาณ DTMF ได้เรียบร้อยแล้ว จะทำการส่งสัญญาณสัญญาณ DTMF ไปยังป้อมควบคุมโดยจะทำการมอดูเลตแบบเอฟ เอ็ม (FM modulation) โดยไอซี BA1404 ส่งผ่านเสาอากาศไปยังป้อมควบคุม ภายในป้อมควบคุมนั้นจะมีเครื่องรับที่จะทำการดีมอดูเลตสัญญาณแบบเอฟ เอ็ม (FM demodulation) โดยใช้ไอซี TDA7000 หลังจากทำการดีมอดูเลตแล้วจะได้เป็นสัญญาณ DTMF ผ่านวงจรขยายสัญญาณและจะทำการดีเทคสัญญาณ DTMF ให้ได้ออกมาเป็นลอจิกเพื่อนำไปประมวลผลต่อไปโดยคอมพิวเตอร์ การดีเทคสัญญาณ DTMF นี้ จะใช้ไอซี MT8880

ต่อไปจะขอแยกการอธิบายตามบล็อกไดอะแกรมต่าง ๆ

3.1 การสร้างสัญญาณ DTMF

วงจร MT8880 ที่ใช้ในการสร้างสัญญาณ DTMF แสดงดังรูป 3.2



รูปที่ 3.2 แสดงวงจรสร้างสัญญาณ DTMF

ในการสร้างสัญญาณ DTMF ของหมายเลขต่างๆ นั้น ในขั้นตอนแรกเมื่อเปิดเครื่องต้องมีการป้อนค่าลอจิกเพื่อควบคุมการทำงานของรีจิสเตอร์ภายในไอซี MT8880 โดยป้อนลอจิกเข้าทางขาข้อมูล (D₀-D₃) ซึ่งเป็นบัสข้อมูล (data bus) แบบ 2 ทิศทาง ในการควบคุมการทำงานของไอซี MT8880 นั้นจะป้อนข้อมูลที่รีจิสเตอร์ควบคุม A (control register A) และรีจิสเตอร์ควบคุม B (control register B) หลังจากเช็คให้ไอซีอยู่ในโหมด (mode) ของการส่งสัญญาณแล้วจึงทำการป้อนลอจิกที่เป็นค่าของหมายเลขที่ต้องการเข้าที่ขาข้อมูล (ค่าลอจิกของหมายเลขต่างๆ ดูได้จากตาราง 2.5) ดังแสดงใน โปรแกรมต่อไปนี้

	CS	RS0	R/W	b ₃	b ₂	b ₁	b ₀
1) เขียนลงบนรีจิสเตอร์ควบคุม A	0	1	0	1	1	0	1

อธิบาย : เมื่อลอจิกที่ป้อนเข้ารีจิสเตอร์ควบคุม A มีค่าเป็น 1 1 0 1 นั้นหมายความว่ามีการทำงานเป็นแบบโหมดคอนโทรล (mode control) อนุญาตให้มีสัญญาณเอาต์พุตออกได้ และในไซเคิล (cycle) ต่อไปลอจิกที่เข้ามาจะกระทำที่รีจิสเตอร์ควบคุม B

2) เขียนลงบนรีจิสเตอร์ควบคุม B	0	1	0	0	0	0	1
--------------------------------	---	---	---	---	---	---	---

อธิบาย : เมื่อลอจิกที่ป้อนเข้ารีจิสเตอร์ควบคุม B มีค่าเป็น 0 0 0 1 นั้นหมายความว่ามีการทำงานเป็นแบบ burst mode และให้มีการสร้างสัญญาณแบบ 2 ความถี่ (dual tone) และในไซเคิลต่อไป ถ้าหากเป็นการติดต่อกับรีจิสเตอร์ควบคุม ลอจิกที่เข้ามาจะกระทำที่รีจิสเตอร์ควบคุม A โดยอัตโนมัติ

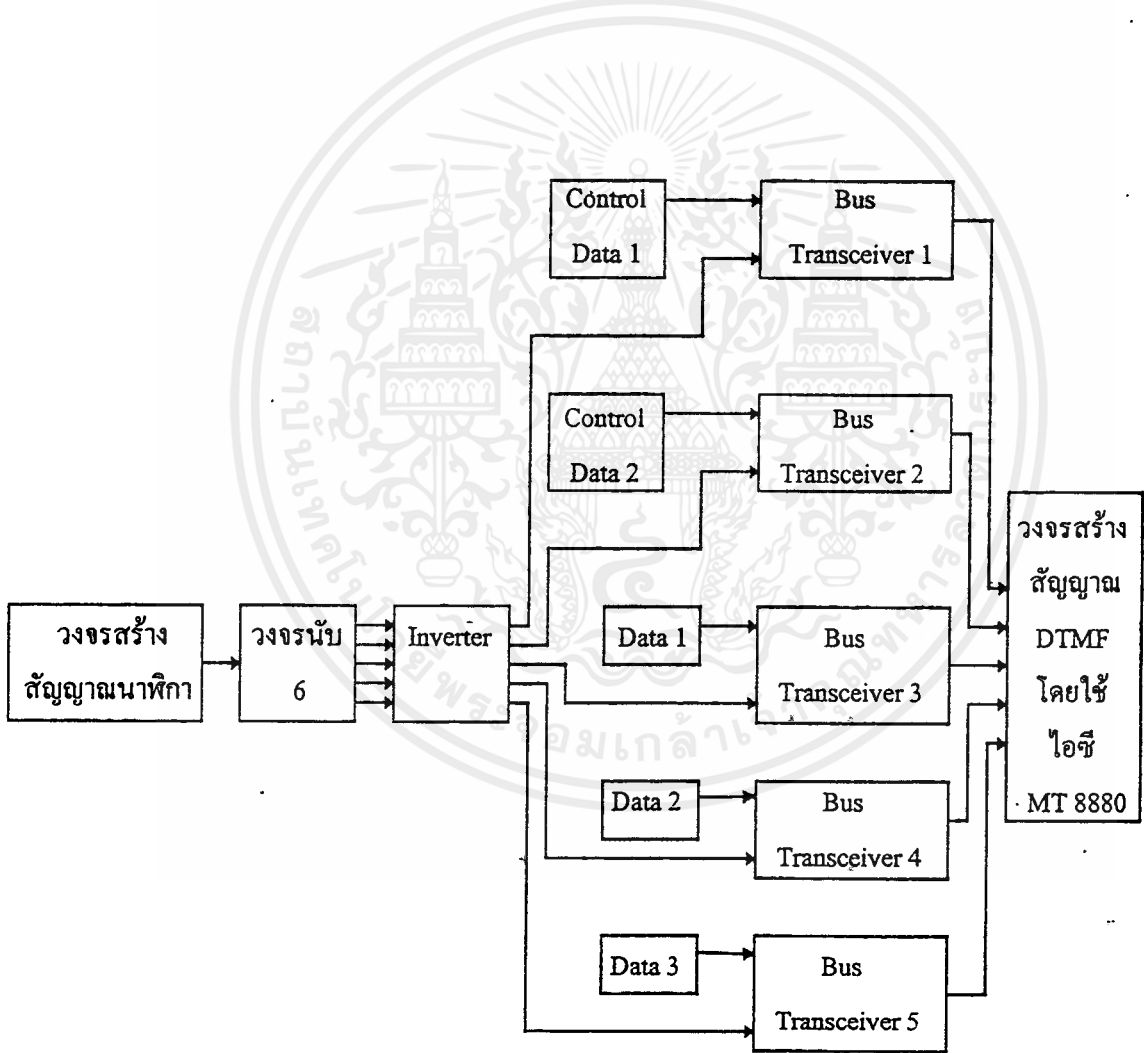
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) เขียนลงบนรีจิสเตอร์ส่งข้อมูล 0 0 0 0 1 1 1

อธิบาย : เมื่อทำการเช็คค่าที่ขา RS0 เป็น 0 นั้นหมายถึงลอจิกที่เข้ามา เป็นการกระทำกับรีจิสเตอร์ข้อมูล ลอจิกที่รับเข้ามามีค่าเป็น 0 1 1 1 โดยลอจิกที่รับเข้ามานี้จะเป็นข้อมูลที่ใช้ในการสร้างสัญญาณ DTMF ได้เลย ถ้าลอจิกที่รับเข้ามามีค่าเหมือนในโปรแกรมก็หมายถึง จะทำการสร้างสัญญาณ DTMF ของเลข 7

จากโปรแกรมที่แสดงจะเป็นการส่งสัญญาณ DTMF เพียง 1 หมายเลข ถ้าหากเป็นการส่งสัญญาณหลายหมายเลขต่อกันก็สามารถส่งสัญญาณ DTMF ของหมายเลขถัดไปได้โดยป้อนลอจิกของหมายเลขที่ต้องการบนรีจิสเตอร์ส่งข้อมูล (transmit data register) โดยไม่ต้องป้อนข้อมูลลงบนรีจิสเตอร์ควบคุมซ้ำอีกครั้ง

3.2 ภาคควบคุมการสร้างสัญญาณ DTMF 3 หลักฐานสิบโดยอัตโนมัติ



รูปที่ 3.3 แสดงบล็อกโคอะแกรมของภาคควบคุมการสร้างสัญญาณ DTMF 3 หลักฐานสิบ

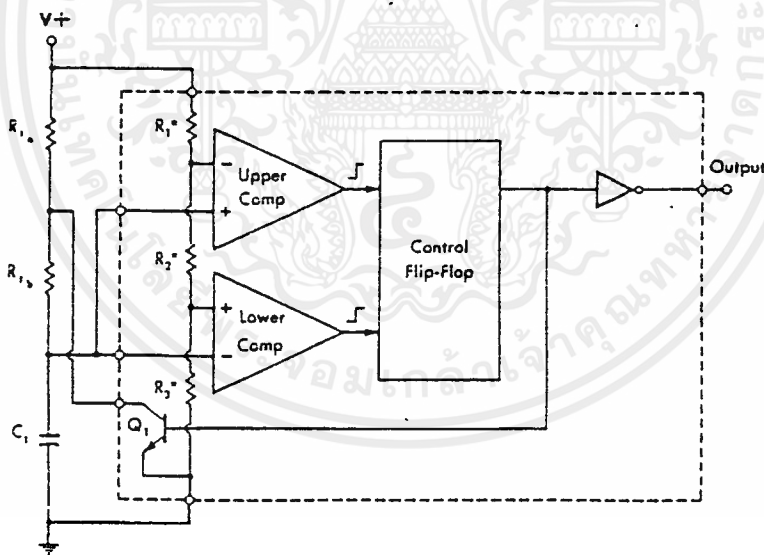
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากที่ได้ทราบมาแล้วว่าในการสร้างสัญญาณ DTMF นั้นต้องอาศัยขั้นตอนในการเซตค่าไอซี MT 8880 ทั้งหมด 2 ขั้นตอน ดังนั้นถ้าต้องการให้สร้างรหัสประจำรถยนต์แต่ละคัน 3 หลักฐานสิบ ก็จะต้องอาศัยการควบคุมการส่งข้อมูลต่าง ๆ ให้กับไอซี MT 8880 โดยใช้วงจรนับ 6 และบิต ทรานซีเฟเวอร์ ดังแสดงในบล็อกไดอะแกรม รูปที่ 3.3

3.2.1 วงจรกำเนิดสัญญาณนาฬิกา โดยใช้ไอซี 555

วงจรกำเนิดสัญญาณนาฬิกา จะใช้วงจรที่ใช้สำหรับอะสเตเบิล โหมดของไอซี 555 แสดงได้ดังรูป ที่ 3.4 จะเห็นว่ามี comparator 2 ตัวคือ upper comparator และ lower comparator โดย comparator 2 ตัวนี้จะเป็นตัวสร้างระดับ threshold 2 ระดับ โดย upper comparator จะใช้สร้าง V_{th+} และ lower comparator ใช้สร้าง V_{th-} และ Q_1 ทำหน้าที่เป็นสวิตช์ S_1 (ซึ่ง ได้อธิบายการทำงานไว้แล้วในบทที่ 2)

- โวลต์เดจคร่อม C_t ใช้สร้างการอสซิลเลตระหว่างระดับ threshold 2 ระดับ
- R_{1a}, R_{1b}, C_t ใช้ควบคุมคาบเวลา t_1
- R_{2a}, C_t ใช้ควบคุมคาบเวลา t_2



รูปที่ 3.4 แสดงวงจรอะสเตเบิล โหมด

ให้ $V_{th+} = 2/3 V+$ และ $V_{th-} = 1/3 V+$

สำหรับ t_1 : โวลต์เดจคร่อม C_t จะเริ่มจาก V_{th-} (คือ V_i) charge ไปให้ถึง $V+$ (V_c) แต่ถูกจำกัดไว้ที่ V_{th+} ดังนั้น

$$t_1 = (R_{1a} + R_{1b})C_t \log_e \left[\frac{(V+) - V_{th-}}{(V+) - V_{th+}} \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$t_1 = (R_{ia} + R_{ib})C_t \log_e \left[\frac{(2/3 V+)}{(1/3 V+)} \right]$$

$$t_1 = (R_{ia} + R_{ib})C_t \log_e 2$$

$$= 0.693 (R_{ia} + R_{ib})C_t$$

สำหรับ t_2 : จะได้สมการเป็น

$$t_2 = R_{ib} C_t \log_e \left[\frac{0 - V_{th+}}{0 + V_{th-}} \right]$$

$$= R_{ib} C_t \log_e \left[\frac{(-2/3 V+)}{(-1/3 V+)} \right]$$

$$= 0.693 R_{ib} C_t$$

$$T = t_1 + t_2$$

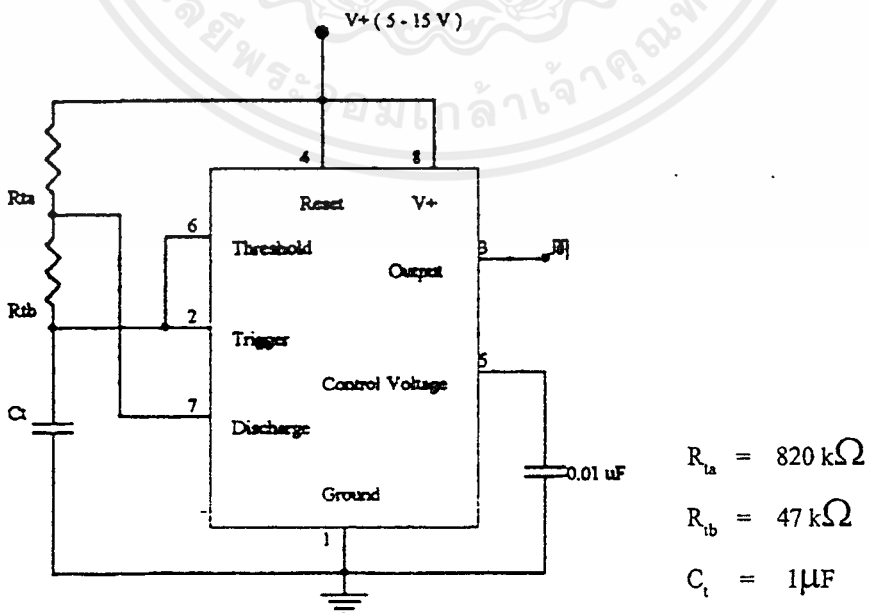
$$= 0.693 (R_{ia} + 2R_{ib})C_t$$

$$f = 1/T$$

$$= \frac{1}{0.693 (R_{ia} + 2R_{ib})C_t}$$

$$= \frac{1.44}{(R_{ia} + 2R_{ib})C_t}$$

สำหรับวงจรที่ใช้งานจริงแสดงได้ดังรูปที่ 3.5



รูปที่ 3.5 แสดงวงจรสร้างสัญญาณนาฬิกา

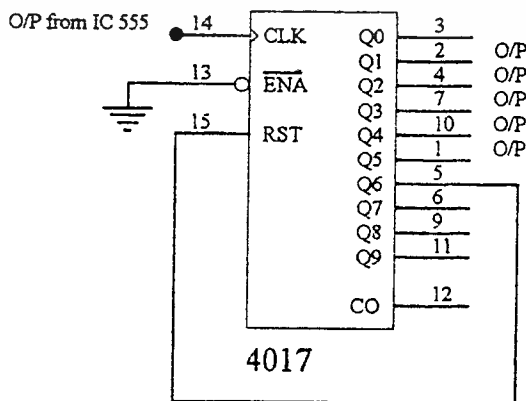
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษายเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยการทำงานจะเริ่มจาก เมื่อ โวลต์เตจตกคร่อม C_i มีค่าต่ำลงเรื่อยๆ (discharge) จนต่ำถึง V_{th-} ก็จะ
 ทรริก (trig) ที่ขา trigger หลังจากนั้นก็จะทำให้เอาต์พุตมีสถานะเป็น high ก็จะให้มีกระแสไหลผ่าน R_{ia} และ
 R_{ib} มา charge ให้กับ C_i จะทำให้โวลต์เตจคร่อม C_i มีค่าสูงขึ้นจนมากถึง V_{th+} ก็จะทำให้เอาต์พุตมีค่าเป็น
 low C_i ก็จะ discharge จนโวลต์เตจตกคร่อม C_i ต่ำลงจนถึง V_{th-} ก็จะทรริกที่ขา trigger อีกครั้งหนึ่ง ทำให้
 เอาต์พุตกลับเป็น high อีกครั้งหนึ่ง ก็จะเกิดการออสซิลเลตระหว่าง V_{th+} และ V_{th-} โดยเวลาที่เอาต์พุตเป็น
 high มีค่าเท่ากับ t_1 และเวลาที่เอาต์พุตเป็น low มีค่าเท่ากับ t_2 และมีคาบเวลาเป็น $T = t_1 + t_2$

อุปกรณ์ที่ใช้ในรูป 3.5 คือ





C_i	=	1 μ F
R_{ia}	=	820 k Ω
R_{ib}	=	47 k Ω
$\therefore t_1$	=	0.693 ($R_{ia} + R_{ib}$) C_i
	=	0.693 (820k + 47k) 1 μ
ดังนั้นเอาต์พุตเป็น high	=	0.6 วินาที
และ t_2	=	0.693 $R_{ib} C_i$
	=	0.693 * 47k * 1 μ
ดังนั้นเอาต์พุตเป็น low	=	0.033 วินาที
คาบเวลา	=	0.6 + 0.033
	=	0.633 วินาที
ค่า duty cycle	=	0.6/0.633
	=	0.9478
	=	94.78 %

3.2.2 วงจรนับโดยใช้ ไอซี 4017



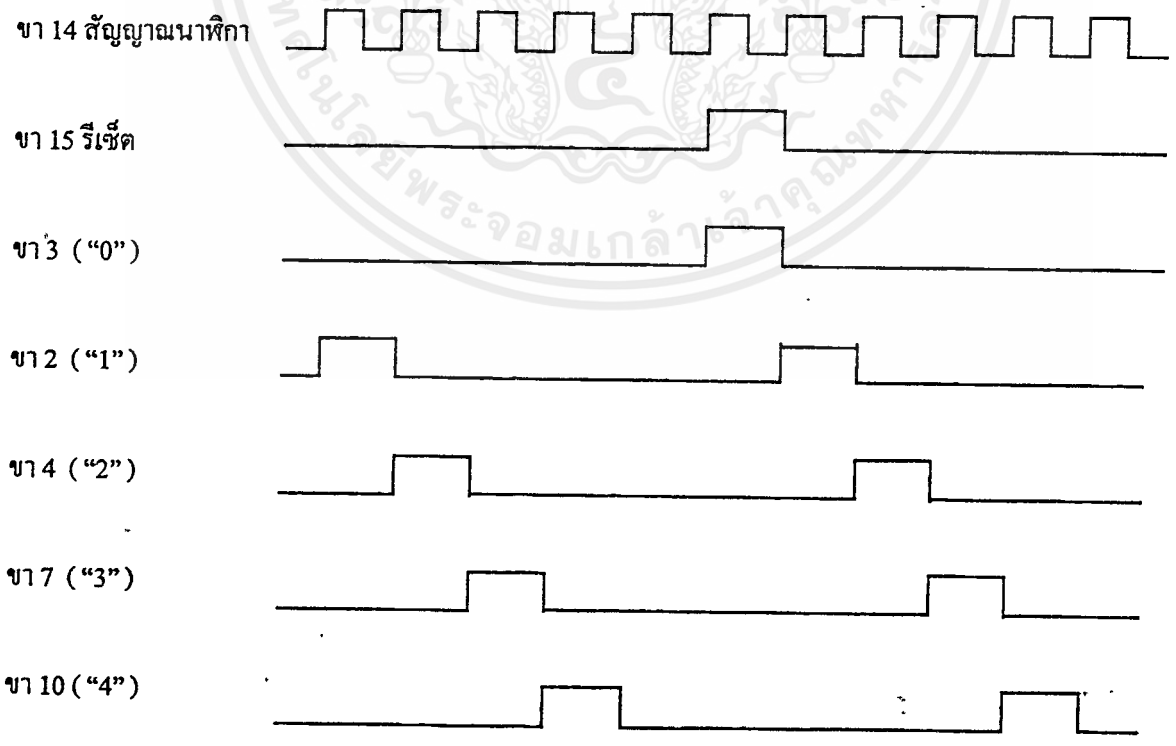
รูปที่ 3.6 แสดงวงจรรับ โดยใช้ ไอซี 4017

ในโครงการนี้ได้ใช้ไอซี 4017 สำหรับสร้างวงจรรนับ (counter) ซึ่งเป็นวงจรรนับแบบจอห์นสัน (Johnson counter) เป็นวงจรรนับ 6 โดยอาศัยสัญญาณนาฬิกาที่สร้างจากไอซี 555 โดยวงจรรที่ชี้แสดงได้ดังรูป 3.6 ส่วนตารางความจริง (truth table) แสดงได้ดังตารางที่ 3.1 และการทำงานดูได้จากแผนภูมิเวลา (timing diagram) แสดงได้ดังรูป 3.7

clock	clock enable	reset	decode O/P = n
0	x	0	n
x	1	0	n
x	x	1	"0"
	0	0	n+1
	x	0	n
x		0	n
1		0	n+1

x = don't care

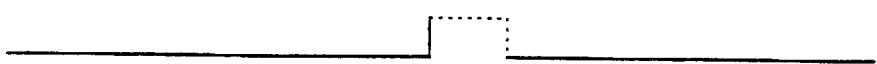
ตารางที่ 3.1 แสดงตารางความจริงของไอซี 4017



ขา 1 (“5”)



ขา 5 (“6”)



รูปที่ 3.7 แสดงแผนภูมิเวลาการทำงานของวงจรมับ (ต่อ)

จากวงจร จะเห็นว่าเอาท์พุทจากขา 5 (“6”) ต่อเข้ากับขา 15 (รีเซ็ต) เมื่อรีเซ็ตเป็น 0 ก็จะมีพัลส์ออกตามขาต่าง ๆ ตามสัญญาณนาฬิกา ที่สัญญาณนาฬิกา ลูกที่ 1 จะมีพัลส์ออกที่ขา 2 (“1”) ที่สัญญาณนาฬิกา ลูกที่ 2 จะมีพัลส์ออกที่ขา 4 (“2”) ที่สัญญาณนาฬิกา ลูกที่ 3 จะมีพัลส์ออกที่ขา 7 (“3”) จนที่สัญญาณนาฬิกา ลูกที่ 6 ก็จะต้องมีพัลส์ออกที่ขา 5 (“6”) แต่เราต่อขา 5 เข้ากับขา รีเซ็ต นั่นคือที่สัญญาณนาฬิกา ลูกที่ 6 จะมีพัลส์เข้าที่ขา รีเซ็ต จากตารางความจริง จะเห็นว่าเมื่อรีเซ็ตมีค่าเป็น 1 จะทำให้ decode output = “0” นั่นคือจะกลับไปมีพัลส์ออกที่ขา 3 (“0”) และเมื่อสิ้นสุดสัญญาณนาฬิกา ลูกที่ 6 ที่ขา รีเซ็ตจะมีค่าเป็น 0 อีกครั้ง ก็จะทำให้เริ่มมีพัลส์ออกจากขา 2 (“1”) และจะมีพัลส์ออกมาที่ขา 4, 7, 10, 1 ตามลำดับ ตามแผนภูมิเวลา

3.2.3 บัส ทรานซีฟเวอร์ โดยใช้ไอซี 74HC640A (Bus Transceiver)

เนื่องจากในการสร้างสัญญาณ DTMF นั้น ต้องทำการเซตค่าให้กับ ไอซี MT 8880 2 ขั้นตอน และถ้าจะส่งเป็นรหัส 3 หลักฐานสิบ ก็ต้องมีการป้อนข้อมูลให้กับ ไอซี MT 8880 อีก 3 ชุด ดังนั้นจึงต้องใช้ ดิพสวิตช์ (dip-switch) ทั้งหมด 5 ตัวและควบคุมข้อมูลที่จะป้อนให้กับ ไอซี MT8880 โดยใช้ บัส ทรานซีฟเวอร์ อีก 5 ตัว และข้อมูลที่จะทำการป้อนให้กับ ไอซี MT8880 นี้เป็นข้อมูล 4 บิต

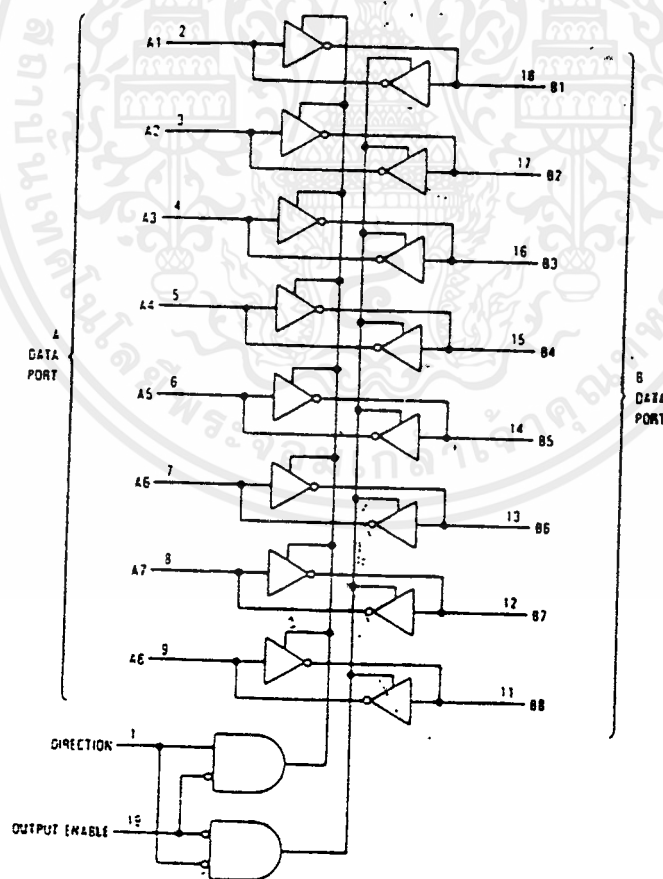
บัส ทรานซีฟเวอร์นี้ สามารถให้ข้อมูลเข้าทางบัส A และออกทางบัส B หรือให้เข้าทางบัส B แล้วออกทางบัส A ก็ได้ ขึ้นอยู่กับการให้ลอจิกที่ขาทิศทาง (direction) ดูจากตารางที่ 3.2 แสดงตารางฟังก์ชัน (Function Table)

Control Inputs		Operation
output enable	direction	
L	L	Data transmitted from Bus B to Bus A (Inverter)
L	H	Data transmitted from Bus A to Bus B (Inverter)
H	x	Buses isolated (High Impedance State)

x = don't care

ตารางที่ 3.2 แสดงตารางฟังก์ชันของบัส ทรานซีฟเวอร์ 74HC640A

บัส ทรานซีฟเวอร์ แสดงได้ดังรูปที่ 3.8



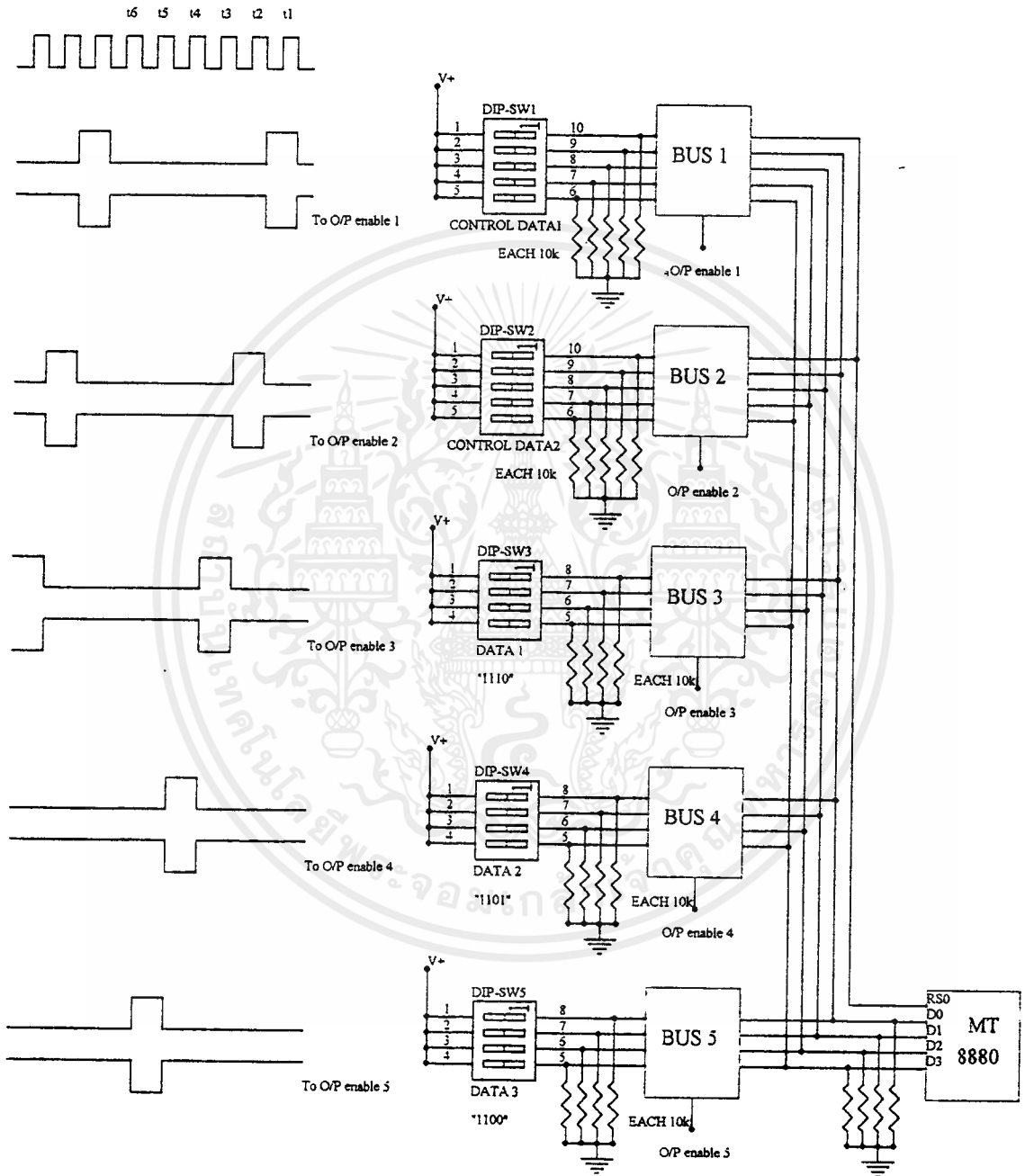
รูปที่ 3.8 แสดงบัส ทรานซีฟเวอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังได้กล่าวไปแล้วว่าในการสร้างสัญญาณ DTMF 3 หลักฐานสิบโดยอัตโนมัติ นั้น ต้องใช้ดิฟเฟอเรนเชียลในการเข้ารหัสข้อมูลที่จะส่งให้กับ ไอซี MT 8880 5 ตัว และควบคุมการป้อนข้อมูลโดยใช้ บัส ทรานซีฟเวอร์อีก 5 ตัว โดยในส่วนของบัส ทรานซีฟเวอร์ทั้ง 5 ตัวนี้ จะทำการควบคุมโดยใช้ขาเอาต์พุต อินาเบิ้ล (ขา 19) นั่นคือต้องมีลอจิก 0 มาทริก (trig) ขาเอาต์พุต อินาเบิ้ล จึงจะทำให้บัส ทรานซีฟเวอร์ ยอมให้มีการเข้า - ออกของข้อมูลได้ และต้องให้ลอจิก 0 มาทริกขาเอาต์พุต อินาเบิ้ล ของบัส ทรานซีฟเวอร์ทั้ง 5 ตัว คนละช่วงเวลากัน เพื่อให้สามารถส่งผ่านข้อมูลที่ต่างกันผ่านบัส ทรานซีฟเวอร์แต่ละตัวได้ กล่าวคือ ในเวลา t_1 มาทริกขาเอาต์พุต อินาเบิ้ล ของบัส ทรานซีฟเวอร์ตัวที่ 1 เวลา t_2 มาทริกขาเอาต์พุต อินาเบิ้ล ของตัวที่ 2 จนที่เวลา t_5 มาทริกขาเอาต์พุต อินาเบิ้ล ของบัส ทรานซีฟเวอร์ตัวที่ 5

เนื่องจากการทริกขาเอาต์พุต อินาเบิ้ล นั้น ต้องใช้ลอจิก 0 ดังนั้นจึงนำเอาท์พุตที่ได้จากไอซี 4017 ทั้ง 5 ขา มาทำการอินเวอร์ต (invert) โดยใช้ไอซี 74LS04 ซึ่งภายในประกอบไปด้วยวงจรถออินเวอร์เตอร์ (inverter) 6 ตัว เพื่อให้ได้เป็นลอจิก 0 ใน 5 เวลาที่ต่างกัน แล้วมาทำการทริกขาเอาต์พุต อินาเบิ้ล ของบัส ทรานซีฟเวอร์แต่ละตัว ดังแสดงดังรูปที่ 3.9





รูปที่ 3.9 แสดงการใช้บัส ทรานซีฟเวอร์ 5 ตัว ในการควบคุมการส่งผ่านข้อมูลไปยัง ไอซี MT 8880

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นว่าอินพุตที่จะเข้าขาเอาท์พุต อินาเบิ้ล ของบัส ทรานซีฟเวอร์ทั้ง 5 ตัว จะเป็น 0 เรียงติดต่อกันไป ตั้งแต่ บัส 1 , บัส 2 จนถึง บัส 5 เวลา t_1 มีลอจิก 0 มาทริกขาเอาท์พุต อินาเบิ้ล ก็จะทำให้ข้อมูลที่เป็น Control Data 1 ที่เซตจากคิพสวิทช์ 1 สามารถส่งออกเพื่อ ไปเซต ไอซี MT8880 เพื่อให้สร้างสัญญาณ DTMF ได้ ส่วนบัสอีก 4 ตัวจะมีลอจิกที่ขาเอาท์พุต อินาเบิ้ลเป็นลอจิก 1 นั่นคือที่ด้านเอาท์พุตของบัส ทรานซีฟเวอร์จะเป็นค่าอิมพีแดนซ์สูง (high impedance) ไม่มีข้อมูลผ่านบัสทั้ง 4 นี้มา

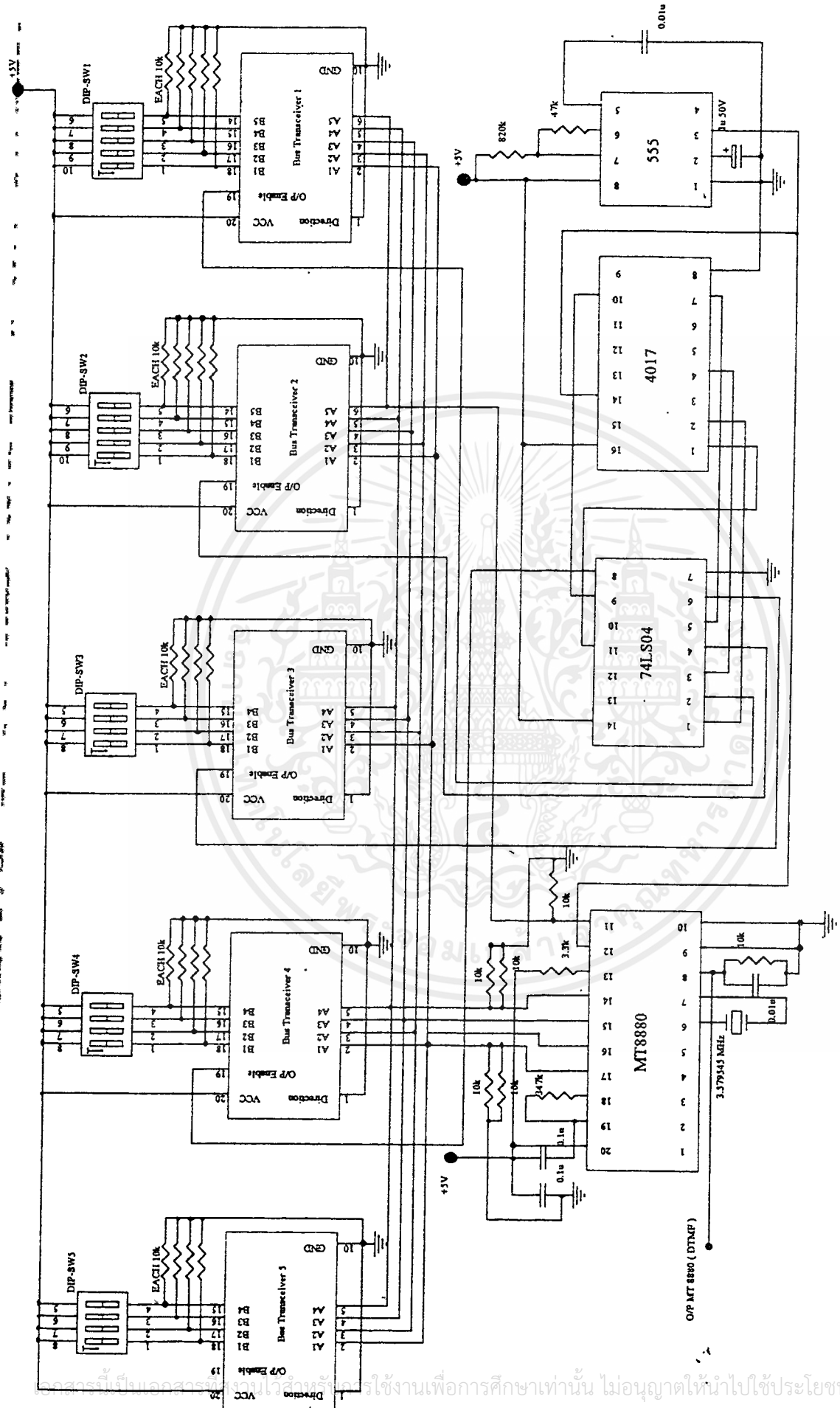
ที่น่าสังเกตคือ เนื่องจากบัส ทรานซีฟเวอร์ ที่ใช้นี้เป็นแบบอินเวิร์ต (invert) ดังนั้นเอาท์พุตออกมาจะมีค่าอินเวิร์ตกับอินพุตที่ใส่เข้าไป จึงทำการเซตคิพสวิทช์ให้เป็น invert ไว้ก่อน เพื่อเวลาที่เอาท์พุตออกจากบัส ทรานซีฟเวอร์ แล้วจะได้เป็นข้อมูลที่เราต้องการให้สร้างสัญญาณ DTMF โดยไอซี MT8880 ได้เลย เช่น ที่บัส ทรานซีฟเวอร์ ตัวที่ 3 ต้องการให้สร้างสัญญาณ DTMF เลข 1 ก็ทำการเซตคิพสวิทช์ให้เป็น “1110” ดังรูปที่ 3.9 ดังนั้นในเวลา t_3 ก็จะมีข้อมูล “0001” ส่งให้กับ ไอซี MT8880 เพื่อทำการสร้างสัญญาณ DTMF เลข 1

เมื่อเวลา t_4 ก็จะมีลอจิก 0 มาทริกขาเอาท์พุต อินาเบิ้ลของบัส 4 ก็จะทำให้มีข้อมูล “0010” ส่งไปให้กับ ไอซี MT8880 เพื่อสร้างสัญญาณ DTMF เลข 2

เมื่อเวลา t_5 ก็จะมีลอจิก 0 มาทริกขาเอาท์พุต อินาเบิ้ลของบัส 5 ก็จะทำให้มีข้อมูล “0011” ส่งไปให้กับ ไอซี MT8880 เพื่อสร้างสัญญาณ DTMF เลข 3

เมื่อเวลา t_6 ไม่มีลอจิก 0 ไปทริกให้กับขาเอาท์พุต อินาเบิ้ล ใด ๆ เลย ดังนั้นที่เอาท์พุตทั้ง 5 ตัวจะเป็นค่าอิมพีแดนซ์สูง (high impedance) ดังนั้น ข้อมูลที่จะส่งไปให้ ไอซี MT 8880 จะเป็น “0000” ทั้งหมด ดังนั้นที่เอาท์พุตของ ไอซี MT 8880 สัญญาณที่ได้จะเป็นสัญญาณ DTMF เลข 1 , 2 , 3 และ D ตามลำดับ หลังจากนั้นจึงนำเอาสัญญาณ DTMF ที่สร้างได้ไปทำการมอดูเลตแบบเอฟเอ็ม ต่อไป

วงจรควบคุมการส่งสัญญาณ DTMF 3 หลัก แสดงได้ดังรูปที่ 3.10

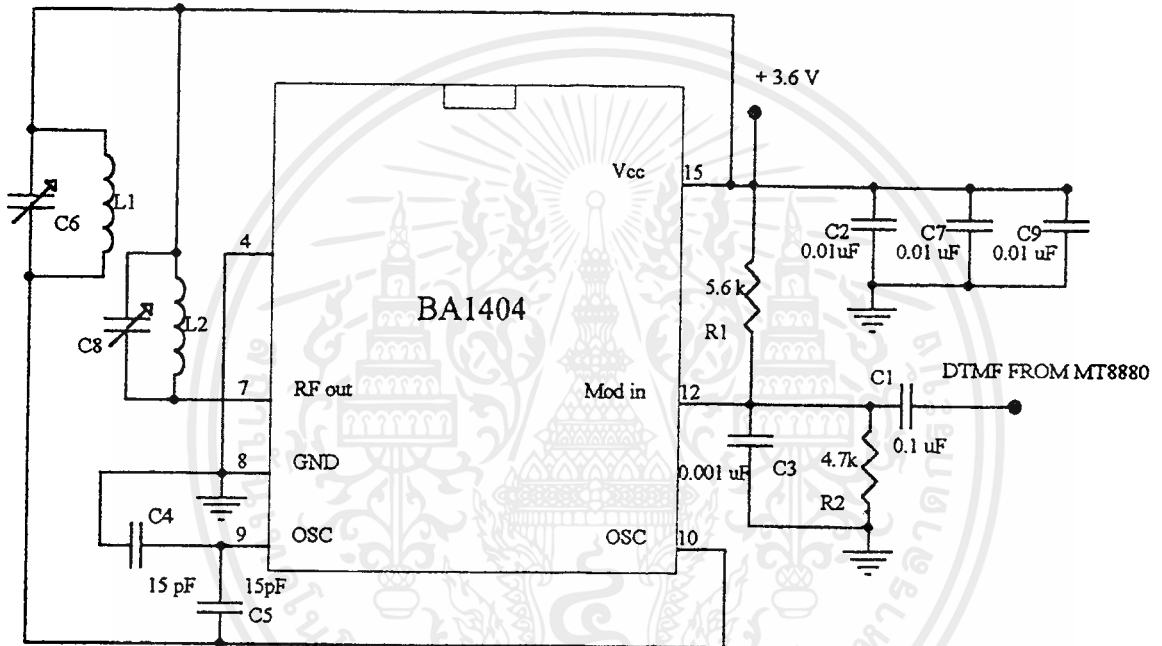


รูปที่ 3.10 วงจรควบคุมการสร้างสัญญาณ DTMF 3 หลักฐานสิบ โดยอัตโนมัติ

รูปที่ 3.10 วงจรควบคุมการสร้างสัญญาณ DTMF 3 หลักฐานสิบโดยอัตโนมัติ

จากรูปที่ 3.10 ไอซี 555 จะทำการสร้างสัญญาณนาฬิกาป้อนเป็นอินพุตให้กับขา clk (ขา 14) ของไอซี 4017 เพื่อสร้างวงจรรนับ 6 เอาต์พุตของไอซี 4017 เราจะใช้ทั้งหมด 5 ขา ตั้งแต่ขา 1 ถึงขา 5 เพื่อนำไปควบคุมขาเอาต์พุต อินาเบิล (ขา 19) ของบัส ทรานซิปเวอร์ทั้ง 5 ตัว เพื่อให้เกิดการส่งผ่านข้อมูลผ่านบัส ทรานซิปเวอร์ ในช่วงเวลาที่แตกต่างกัน

3.3 ภาคมอดูเลตสัญญาณแบบ FM โดยใช้ไอซี BA 1404



รูปที่ 3.11 แสดงวงจรมอดูเลตแบบ FM โดยใช้ BA1404

BA1404 เป็น ไอซีที่ทำหน้าที่ มอดูเลตสัญญาณแบบ FM ได้ 2 ลักษณะคือเป็นแบบ โม โน (Mono) และแบบสเตอริโอ มอดูเลเตอร์ (Stereo modulator) ประกอบด้วย 3 ภาคคือ

1. ภาคสเตอริโอ มอดูเลเตอร์ (Stereo Modulator)
2. ภาคเอฟ เอ็ม มอดูเลเตอร์ (FM Modulator)
3. ภาคอาร์ เอฟ แอมพลิไฟเออร์ (RF Amplifier)

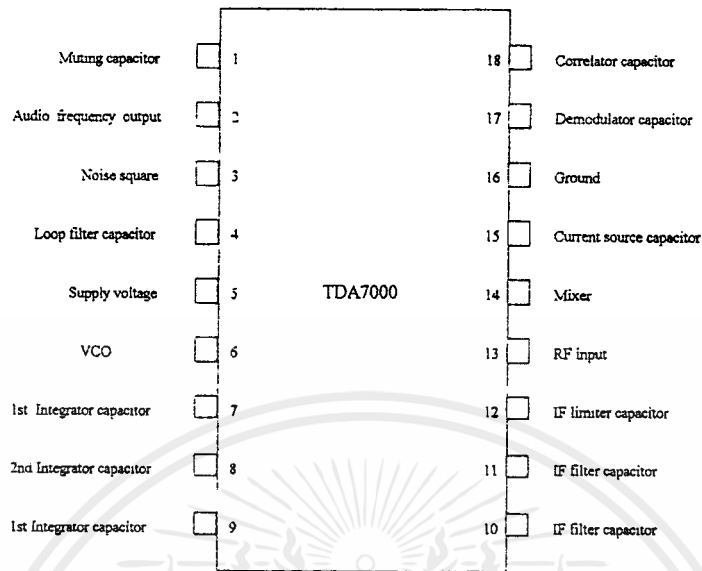
ในโครงงานนี้จะใช้เพียง 2 ภาคคือ เอฟ เอ็ม มอดูเลเตอร์ และอาร์ เอฟ แอมพลิไฟเออร์ เท่านั้น

สัญญาณ DTMF ที่ได้จากการสร้างของ ไอซี MT8880 นั้นจะมาเข้าที่ขา 12 เพื่อทำการมอดูเลตกับคลื่นพาหะความถี่ 49 เมกกะเฮิร์ตซ์ ซึ่งสามารถปรับแต่งค่าความถี่ได้โดยใช้ วงจรแทงค์ (tank circuit) ที่ต่ออยู่ที่ขา 9 และขา 10 เมื่อสัญญาณ DTMF เข้าไปมอดูเลตแล้ว เอาต์พุตที่ได้จะออกทาง ขา 7 ซึ่งเป็นขา อาร์ เอฟ เอาต์พุต ที่ต่อกับวงจรแทงค์ เพื่อปรับความถี่อีกครั้งหนึ่ง ซึ่งสามารถคำนวณค่า L และ C ได้จากสูตร

$$f = \frac{1}{2\pi\sqrt{LC}} \text{Hz}$$

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

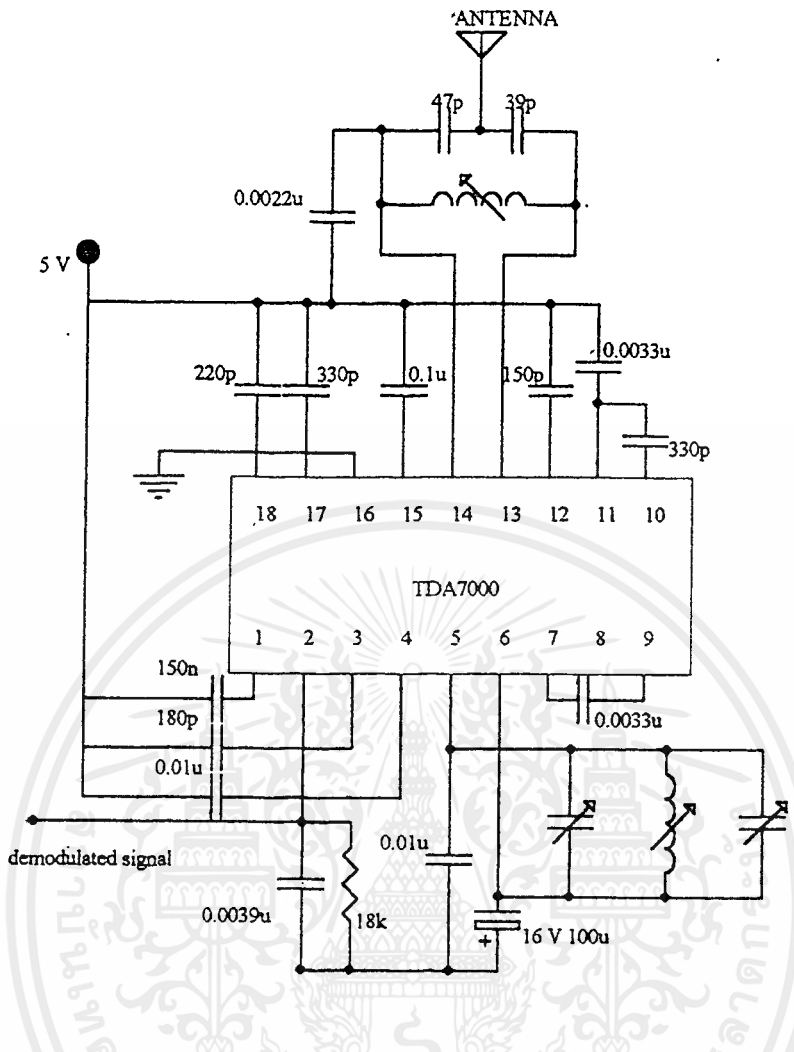
3.4 ภาคคีมอคูเลตแบบ FM โดยใช้ไอซี TDA7000



รูปที่ 3.12 แสดงรายละเอียดขาของไอซี TDA7000

เราจะใช้ไอซี TDA7000 ในภาคคีมอคูเลตสัญญาณแบบ FM โดยมีหลักการทำงานดังนี้

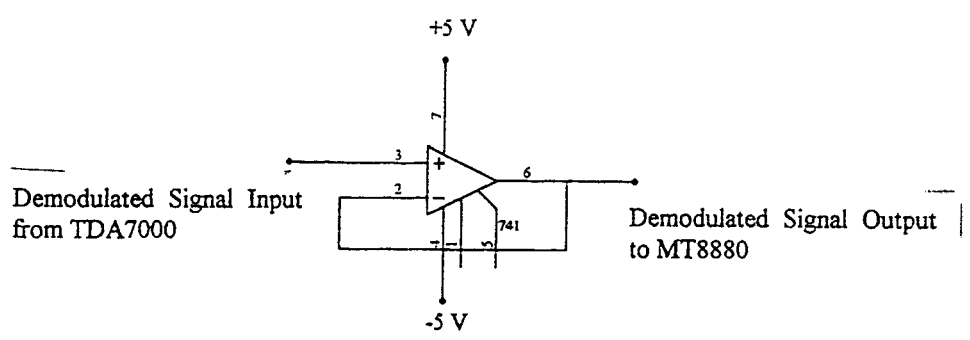
สัญญาณที่รับเข้ามาทางสายอากาศจะผ่านวงจรกรองความถี่ เข้าที่ขา 13 ซึ่งเป็นขา อาร์ เอฟ อินพุต (RF Input) นำสัญญาณที่ได้ไปผสมกับความถี่ของวงจรมิกเซอร์ (mixer) เพื่อให้ได้สัญญาณไอเอฟ (IF) ที่ต้องการคือ 75 กิโลเฮิร์ตซ์ ซึ่งวัดได้ที่ขา 12 ของไอซี TDA 7000 ความถี่โลคอล (Local Oscillator) จะปรับได้จากการจูนวงจรแทงค์ (tank circuit) ที่ขา 5 และ ขา 6 ความถี่ไอเอฟ 75 กิโลเฮิร์ตซ์ที่ได้จะนำมาทำการดีเทคโดยใช้วงจรควอดราเจอร์ ดีเทคเตอร์ (Quadrature Detector) เมื่อทำการดีเทคสัญญาณได้แล้ว ก็จะทำการขยายและถูกส่งออกทางขา 2 นั่นคือ ได้สัญญาณ DTMF ตามต้องการ



รูปที่ 3.13 แสดงวงจรดีมอดูเลตแบบ FM โดยใช้ไอซี TDA 7000

3.5 วงจรบัฟเฟอร์

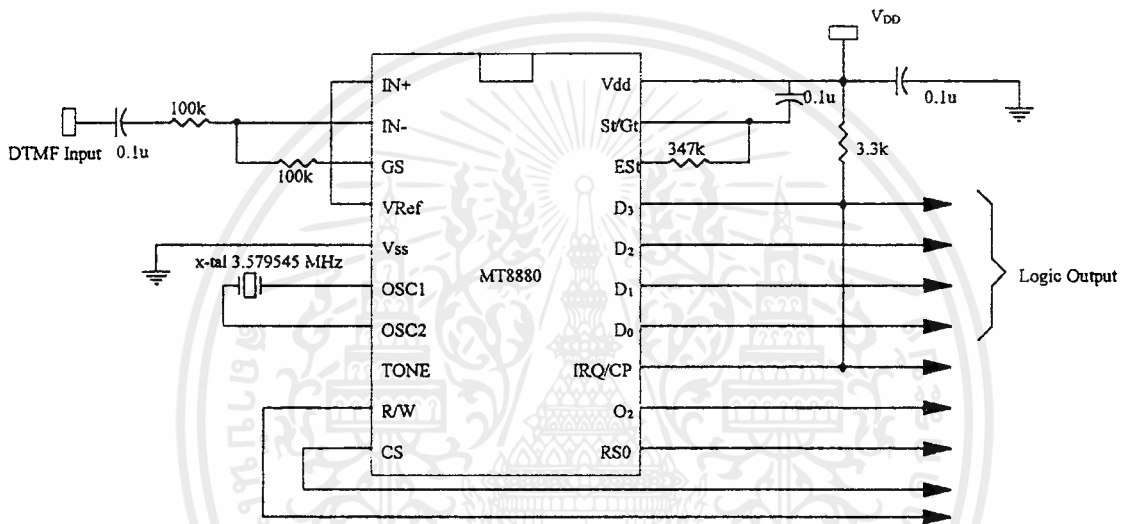
ในที่นี้จะนำออปแอมป์ 741 มาประยุกต์ใช้เป็นวงจรบัฟเฟอร์ ดังแสดงในรูปที่ 3.14



จากวงจรบัพเฟอร์จะมีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ จะทำให้กระแสที่ไหลเข้าอินพุตบัพเฟอร์เป็น 0 และเนื่องจากวงจรบัพเฟอร์มีค่าความต้านทานย้อนกลับ (feedback resistance) เป็น 0 จึงทำให้อัตราการขยาย (gain) เป็น 1 ทำให้เอาต์พุตมีแอมพลิจูดและเฟสเท่ากับอินพุต

3.6 การถอดรหัสสัญญาณ DTMF

ในการถอดรหัสสัญญาณ DTMF ที่ส่งมาจากด้านส่งนั้นจะใช้ไอซี MT8880 ซึ่งเป็นไอซีเบอร์เดียวกับที่ใช้ในภาคส่ง แต่จะถูกโปรแกรมเพื่อให้อยู่ในโหมดการรับและถอดรหัสสัญญาณ DTMF



รูปที่ 3.15 แสดงถึงการต่อวงจรถอดรหัสสัญญาณ DTMF

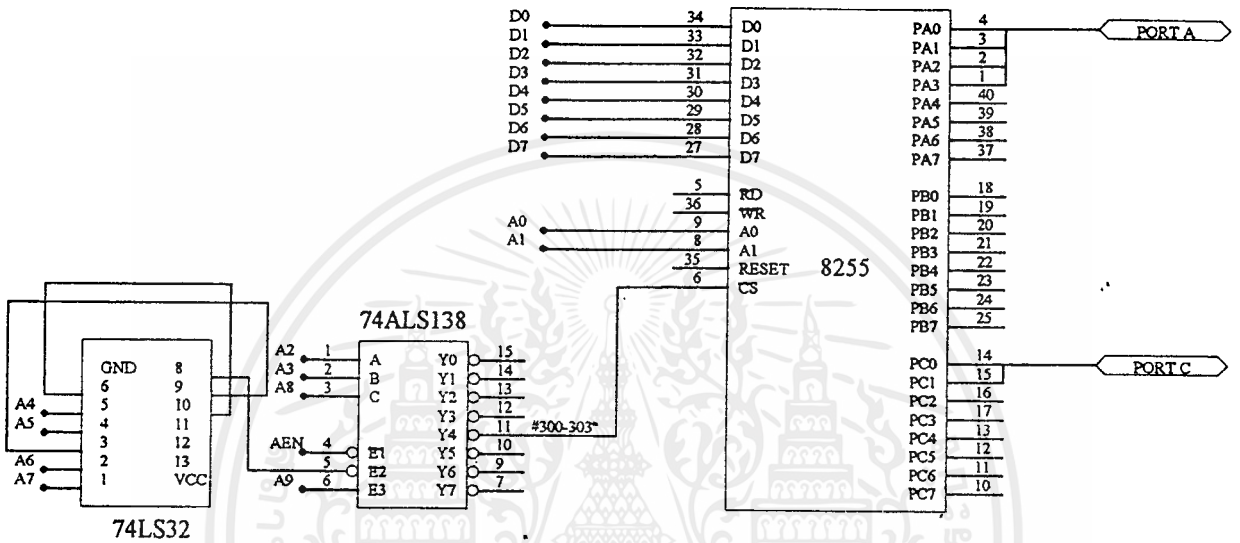
ในการถอดรหัสสัญญาณ DTMF นั้น จะทำการ โปรแกรมให้ไอซี MT8880 อยู่ในโหมดของการถอดรหัสดังแสดงต่อไปนี้

	CS	RS0	R/W	b ₃	b ₂	b ₁	b ₀
1) อ่านรีจิสเตอร์รับข้อมูล	0	0	1	x	x	x	x

อธิบาย : เมื่อต้องการอ่านข้อมูลจะทำการเช็ตค่า 0 ที่ RS0 และ 1 ที่ R/W ตามลำดับ การเช็ตค่า 0 ที่ขา RS0 นั้นเพื่อที่จะเช็ตให้ไอซีสามารถอยู่ในโหมดของการติดต่อกับรีจิสเตอร์ข้อมูล ส่วนการเช็ตค่า 1 ที่ขา R/W เพื่อเช็ตให้ไอซีทำการอ่านข้อมูล ดังนั้น ไอซีจะทำการอ่านข้อมูลจากรีจิสเตอร์รับข้อมูล (receive data register) ที่อยู่ภายใน ไอซี ข้อมูลที่อ่านได้จะถูกส่งออกมาที่ขาข้อมูล (D₀-D₃) โดยแสดงเป็นลอจิก 0 หรือ 1 ที่ขาข้อมูลตามค่าของเลขหมายต่างๆ ที่ส่งจากภาคส่ง ค่าลอจิกของหมายเลขนั้นสามารถอ่านได้จากตาราง 2.5

3.7 การประมวลผลโดยใช้เครื่องคอมพิวเตอร์

3.7.1 การเชื่อมต่อเครื่องคอมพิวเตอร์กับฮาร์ดแวร์ภายนอกโดยใช้การ์ดอินเตอร์เฟส



รูปที่ 3.16 แสดงการ์ดอินเตอร์เฟส

รูปที่ 3.16 แสดงการ์ดอินเตอร์เฟสที่ต่อระหว่างเครื่องคอมพิวเตอร์กับฮาร์ดแวร์ภายนอกคือวงจรส่วนดีเทคสัญญาณ DTMF โดยจะใช้ 2 พอร์ต คือ พอร์ต A ทำหน้าที่ในการรับรหัสของรถยนต์แต่ละคันเพื่อนำเข้ามาประมวลผล และจะทำการส่งผลลัพธ์ที่ได้จากการประมวลผลนั้นออกจาก พอร์ต C

โดยจะเลือกใช้พอร์ต # 300-303 ในการเลือกเบอร์พอร์ตนี้จะใช้ตัวถอดรหัส (decoder) เบอร์ 74ALS138 และออร์เกต (or-gate) เบอร์ 74LS32 โดยวิธีการอ้างอิงเบอร์พอร์ตสามารถทำได้ดังนี้

A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	
0	0	1	1	0	0	0	0	0	0	0	0	-> #300
0	0	1	1	0	0	0	0	0	0	0	1	-> #301
0	0	1	1	0	0	0	0	0	0	1	0	-> #302
0	0	1	1	0	0	0	0	0	0	1	1	-> #303

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ซ้ำโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.16 จะเห็นว่า ต้องทำการป้อนอินพุตทั้งหมด 6 ขา ให้กับ 74ALS138 โดยป้อน A_2, A_3 และ A_0 เข้าที่ขา A, B, C ตามลำดับ และอินพุตที่ขา E_2 จะได้จากเอาท์พุตของ 74LS32 ซึ่งค่าที่ป้อนเข้าที่ขา E_2 นี้ต้องเป็น low (ดูจากตารางที่ 3.3) ดังนั้นจึงทำการป้อน A_4, A_5, A_6, A_7 ให้กับ 74LS32 เพื่อให้เอาท์พุตที่ขา 8 ออกมาเป็น low และป้อน A_9 เข้าที่ E_3 เมื่อดูจากตารางที่ 3.3 แล้ว จะเห็นว่า เมื่อทำการป้อนค่าอินพุตทั้ง 6 ค่าของ 74ALS138 แล้วจะได้เอาท์พุตเป็น low ที่ขา Y_4

ในการที่จะทำให้ 8255 ทำงาน จะต้องทำให้ขา \overline{CS} มีค่าเป็น low ดังนั้นจึงนำเอาท์พุตที่ได้จากขา Y_4 ไปป้อนให้กับขา \overline{CS} ก็จะทำให้ 8255 ทำงานแล้วสามารถอ้างอิงเบอร์พอร์ท #300-303 โดยจะเป็นพอร์ทเบอร์ใดจะขึ้นอยู่กับขา A_0 และ A_1

INPUTS						OUTPUTS							
E_1	E_2	E_3	A	B	C	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
H	x	x	x	x	x	H	H	H	H	H	H	H	H
x	H	x	x	x	x	H	H	H	H	H	H	H	H
x	x	L	x	x	x	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

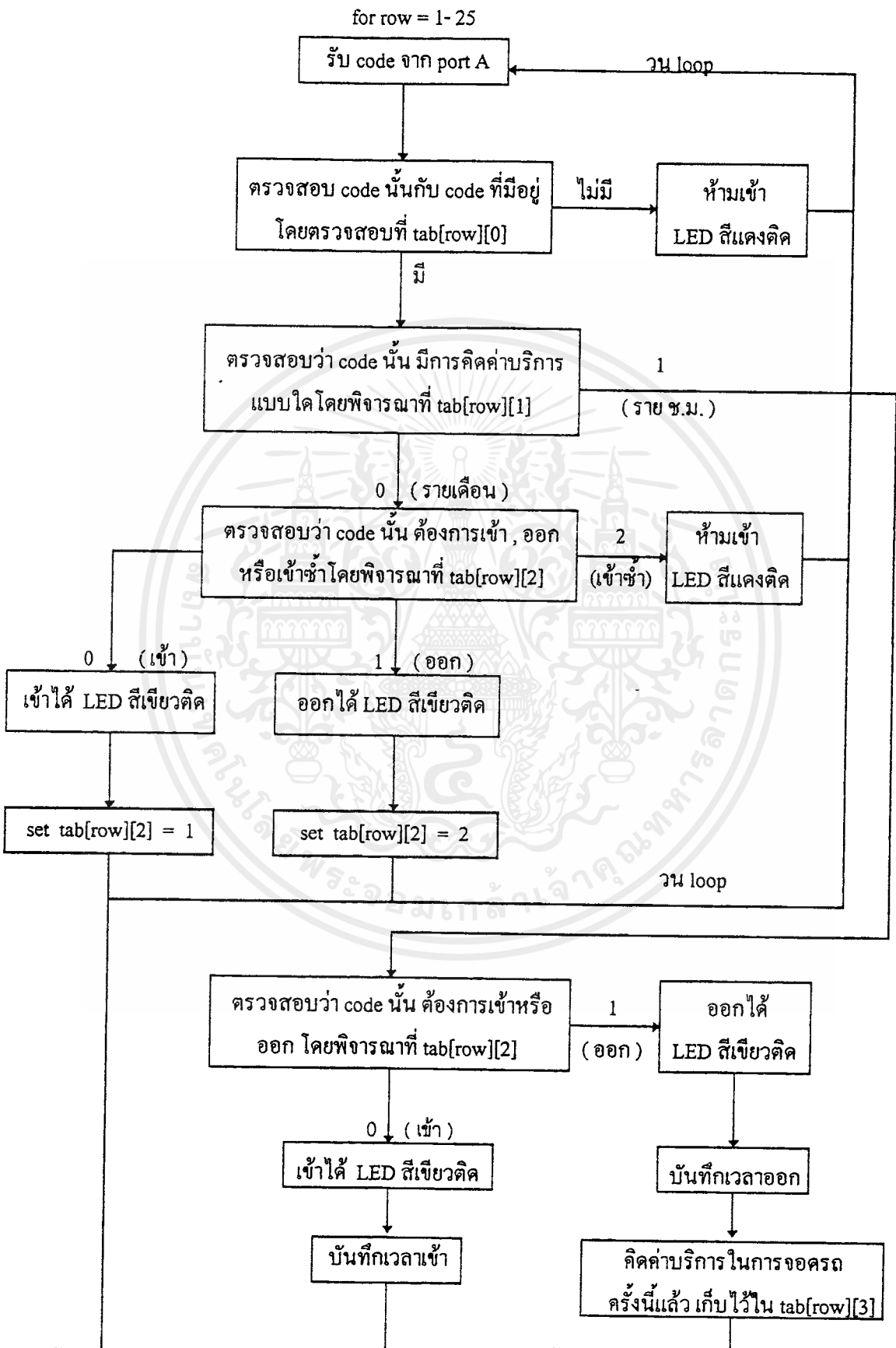
H = High voltage level

L = Low voltage level

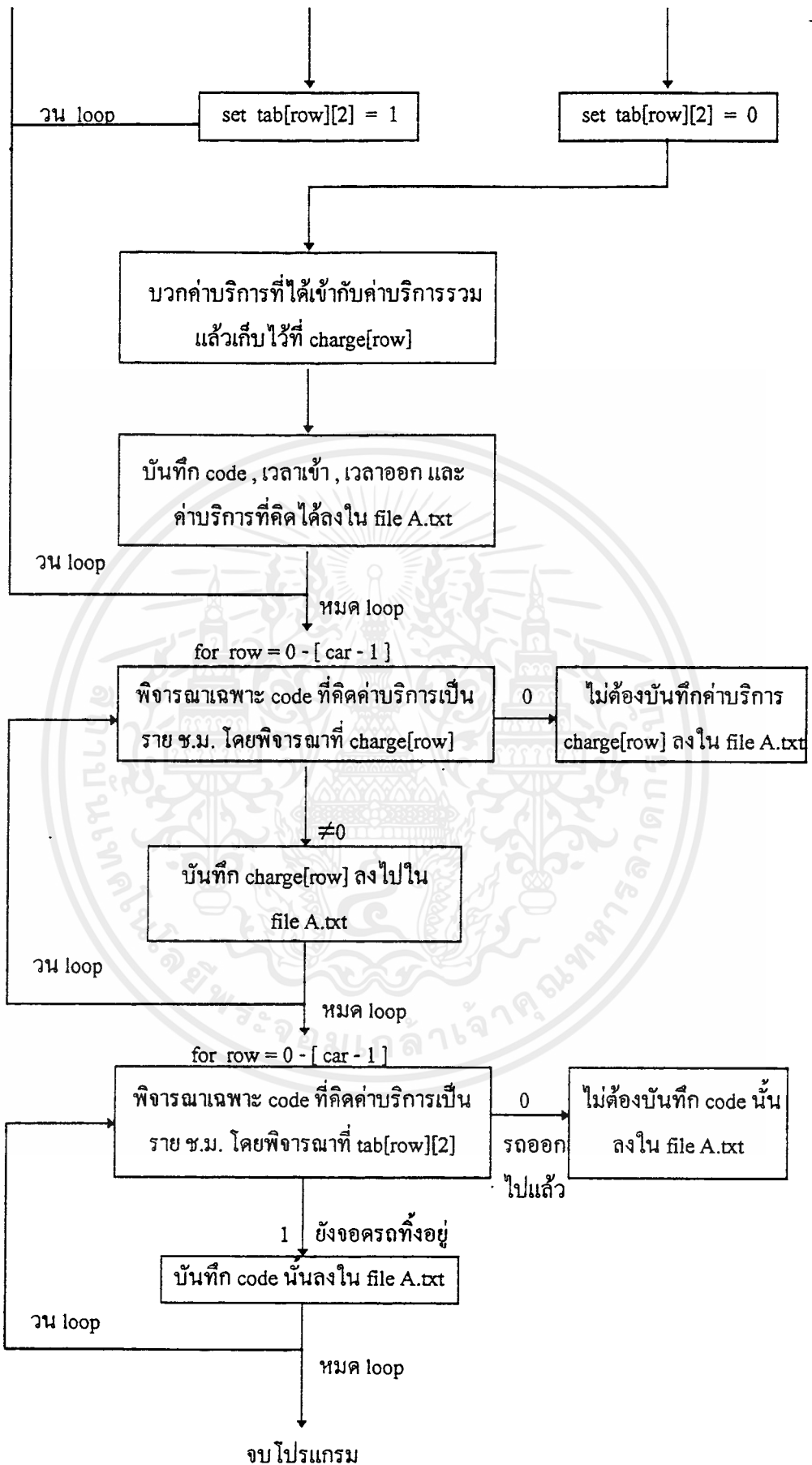
x = Don't care

ตารางที่ 3.3 แสดงตารางฟังก์ชันของตัวถอดรหัสเบอร์ 74ALS138

3.7.2 Flowchart ของโปรแกรมระบบควบคุมการเข้า - ออกที่จอดรถ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

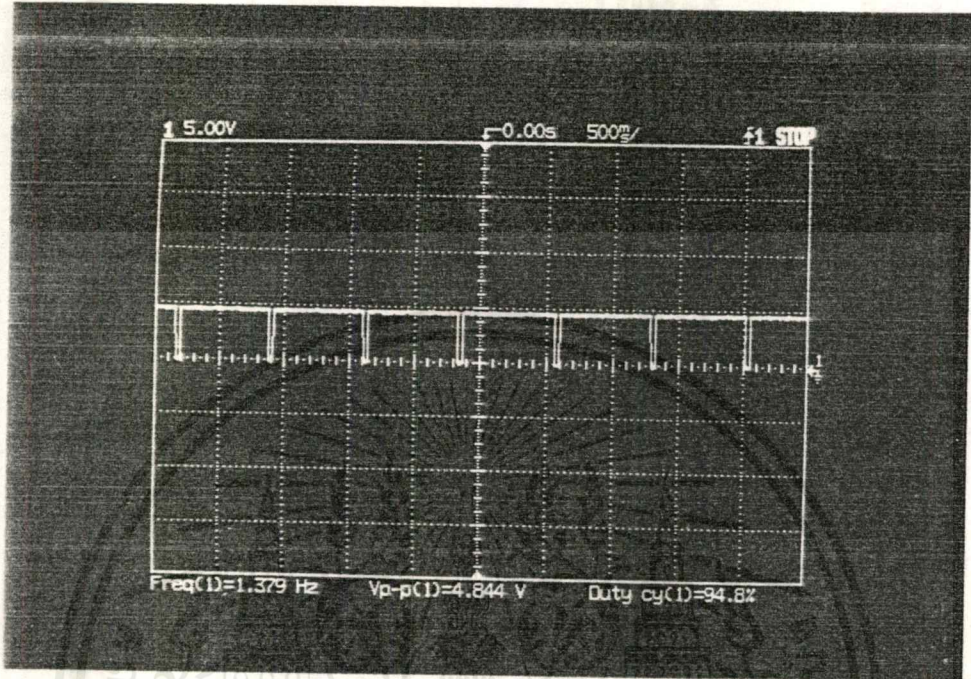


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

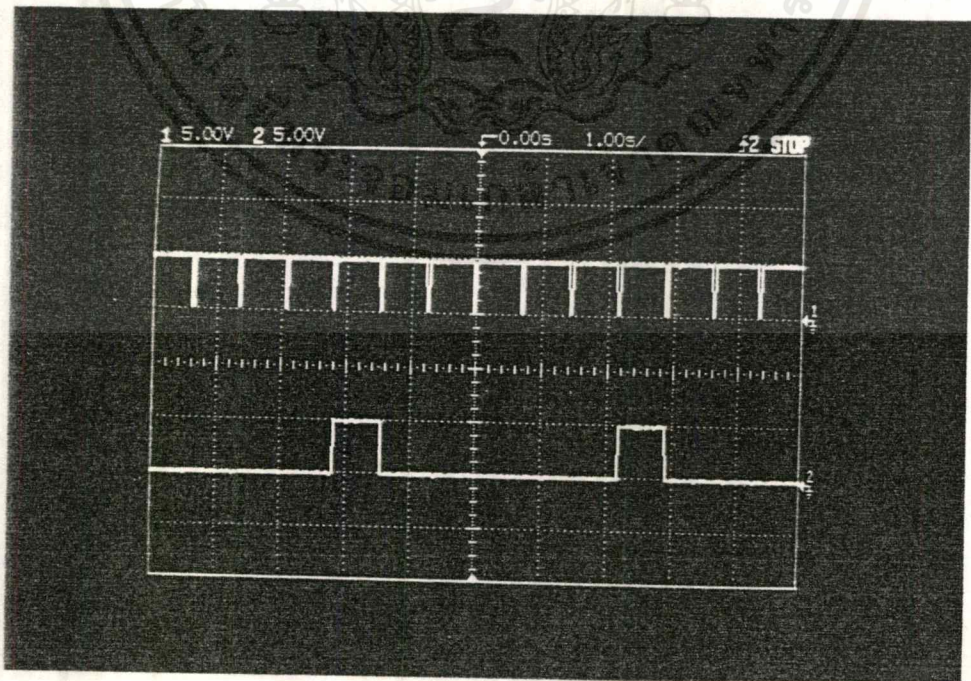
การทดลองและผลการทดลอง

จากการทดลองต่อวงจรต่าง ๆ ในแต่ละส่วนตามบล็อก ไดอะแกรม ได้ผลการทดลองดังนี้



รูปที่ 4.1 แสดงสัญญาณนาฬิกา วัดที่ขาเอาต์พุต (ขา 3) ของไอซี 555

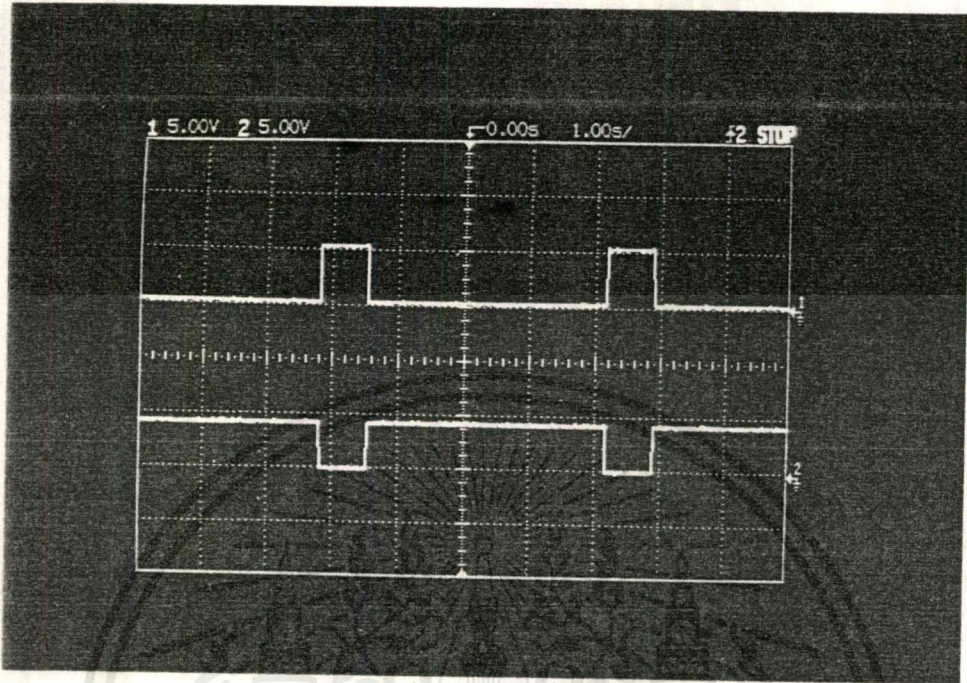
เมื่อนำสัญญาณนาฬิกาที่สร้างจากไอซี 555 ป้อนให้กับไอซี 4017 ซึ่งเป็นวงจรรนับ 6 แล้วทำการวัดเทียบกับระหว่างสัญญาณนาฬิกาและพัลส์ที่ออกจากขา 2 ("1") ของไอซี 4017 แสดงดังรูปที่ 4.2



รูปที่ 4.2 แสดงสัญญาณนาฬิกาที่ขาเอาต์พุตของไอซี 555 เทียบกับขา 2 ("1") ของไอซี 4017

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

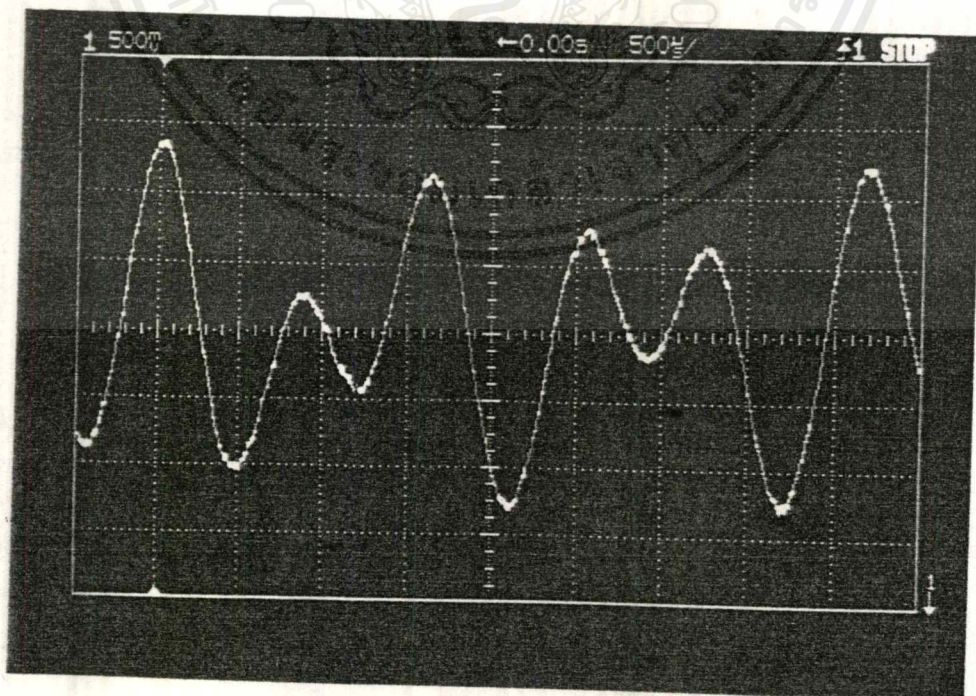
เนื่องจากสัญญาณที่เราจะนำไปควบคุมการเข้า - ออกของข้อมูลที่บัส ทรานซีฟเวอร์นั้น (bus transceiver) เป็นลอจิก 0 ดังนั้นจึงต้องนำพัลส์ที่ได้จากวงจรนับ 6 มาทำการอินเวอร์ตก่อน แสดงได้ดังรูปที่ 4.3



รูปที่ 4.3 แสดงสัญญาณที่ขา 1 ของ 74LS04 เทียบกับสัญญาณที่ขา 2 ของ 74LS04 ซึ่งอินเวอร์ตกันอยู่

เมื่อเราทำการป้อนลอจิก 0001 เข้าที่ขา D₀ - D₃ แล้วทำการวัดที่ขา DTMF เอาท์พุท สามารถแสดงได้ดัง

รูปที่ 4.4

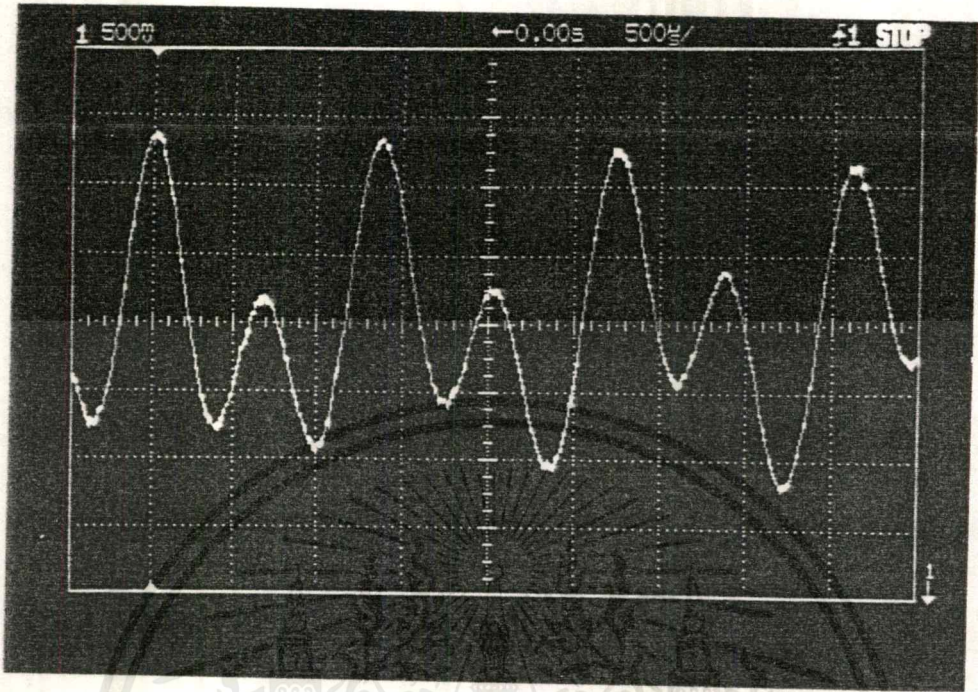


รูปที่ 4.4 แสดงสัญญาณ DTMF เลข 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเราทำการป้อนลอจิก 0011 เข้าที่ขา $D_0 - D_3$ แล้วทำการวัดที่ขา DTMF เอาท์พุท สามารถแสดงได้ดัง

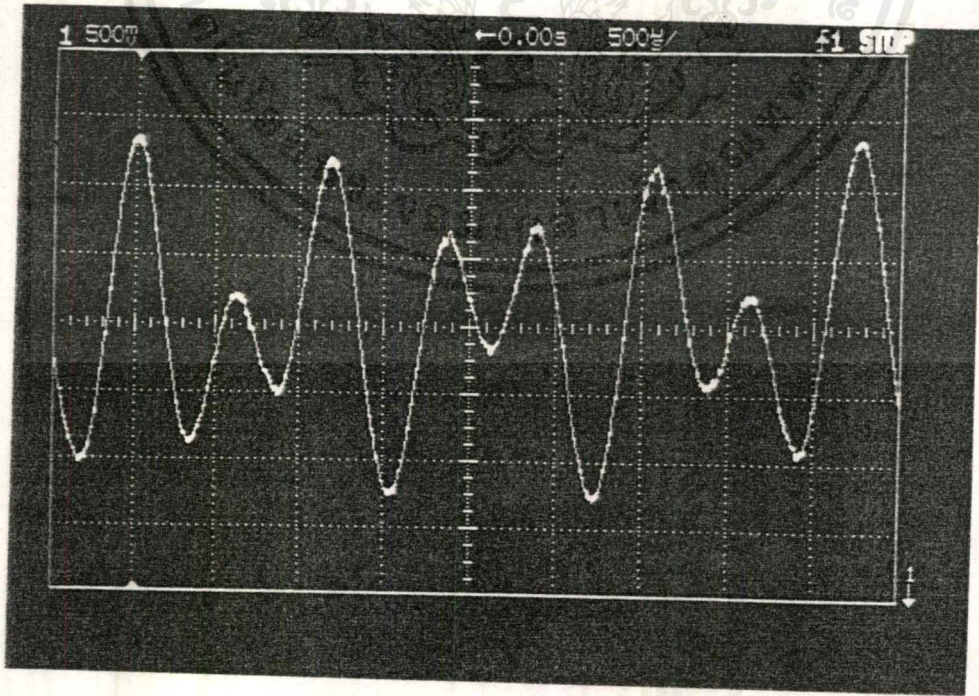
รูปที่ 4.5



รูปที่ 4.5 แสดงสัญญาณ DTMF เลข 3

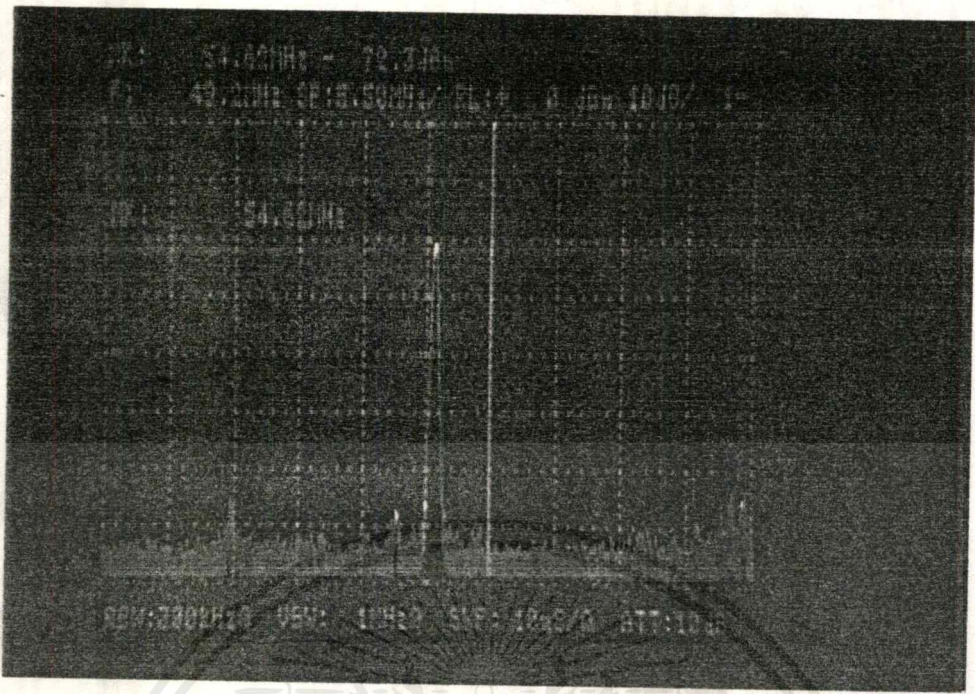
เมื่อเราทำการป้อนลอจิก 1010 เข้าที่ขา $D_0 - D_3$ แล้วทำการวัดที่ขา DTMF เอาท์พุท สามารถแสดงได้ดัง

รูปที่ 4.6



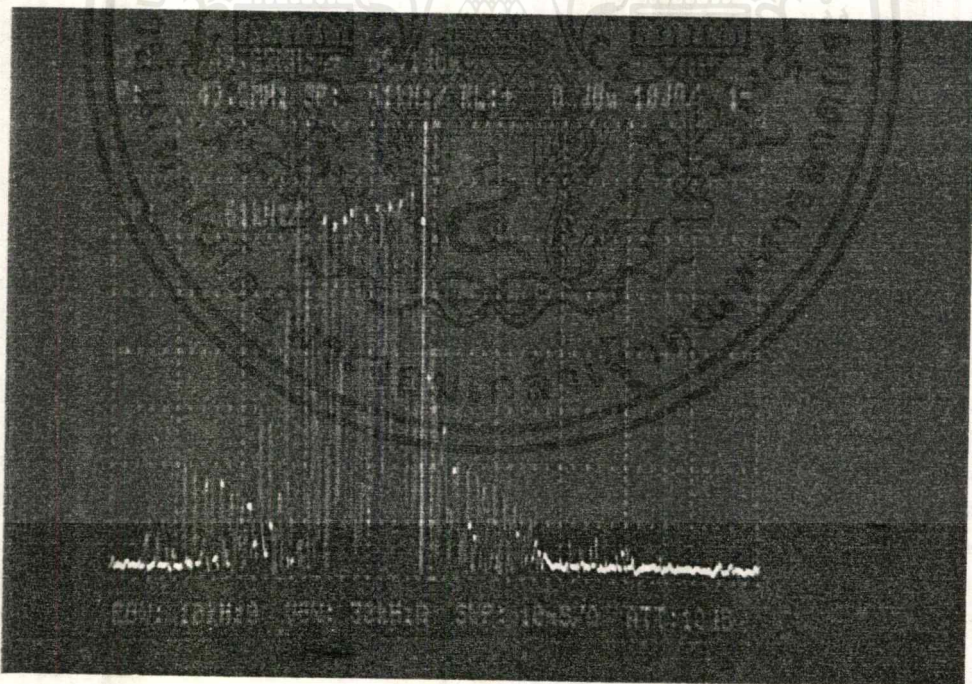
รูปที่ 4.6 แสดงสัญญาณ DTMF เลข 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



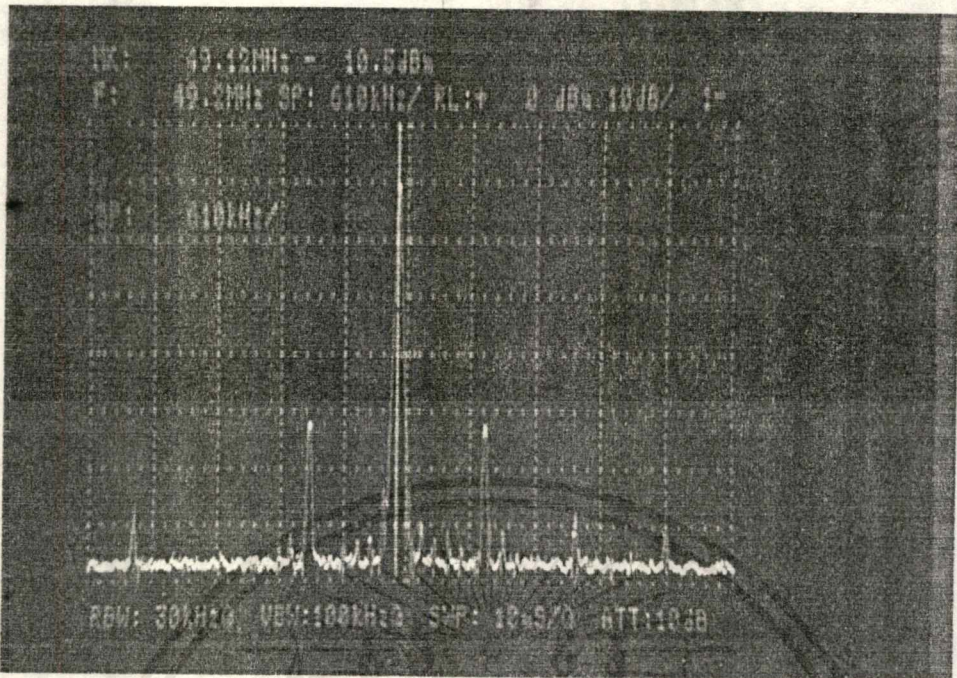
รูปที่ 4.7 แสดงสัญญาณพาหะ 49 เมกกะเฮิร์ตซ์ ที่ขาเอาต์พุต (ขา 7) ของ ไอซี BA1404 ก่อนทำการมอดูเลต

เมื่อนำสัญญาณ DTMF มาทำการมอดูเลตแล้วทำการวัดเอาต์พุตของ ไอซี BA1404

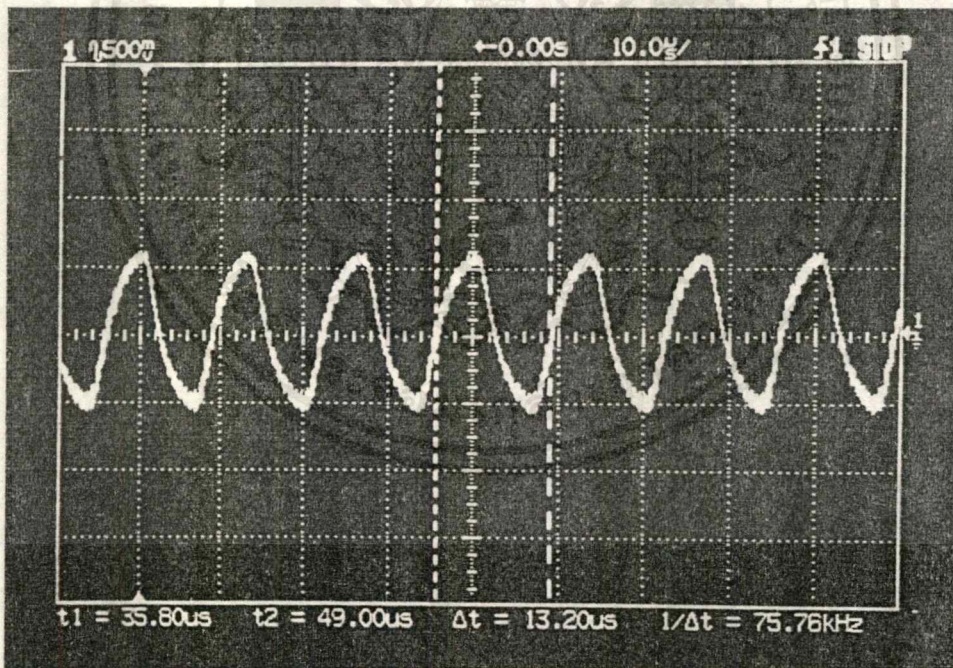


รูปที่ 4.8 แสดงสัญญาณ 49 เมกกะเฮิร์ตซ์ เมื่อทำการมอดูเลตแล้ว วัดที่ขาเอาต์พุต (ขา 7) ของ ไอซี BA1404

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

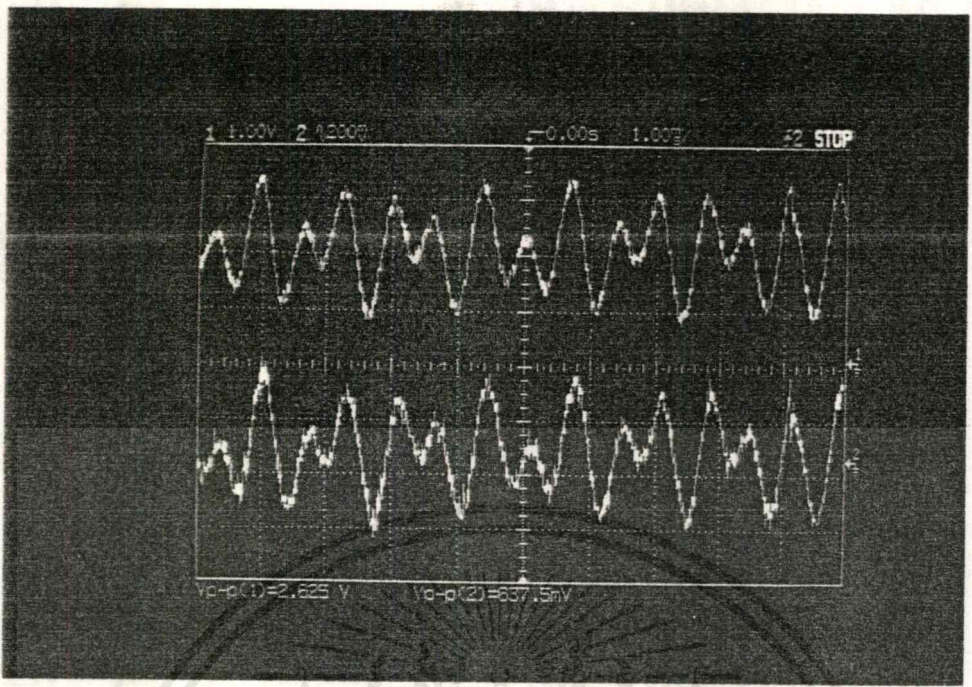


รูปที่ 4.9 แสดงความถี่ออสซิลเลเตอร์ที่ขา 6 ของไอซี TDA7000

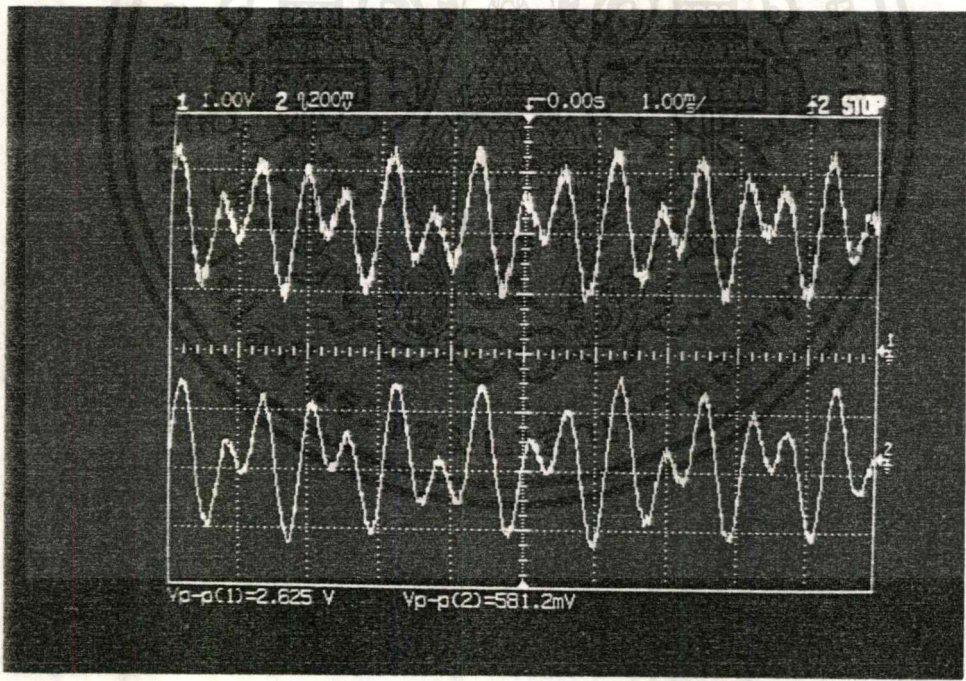


รูปที่ 4.10 แสดงสัญญาณความถี่ไอเอฟ วัตที่ขา 12 ของไอซี TDA7000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



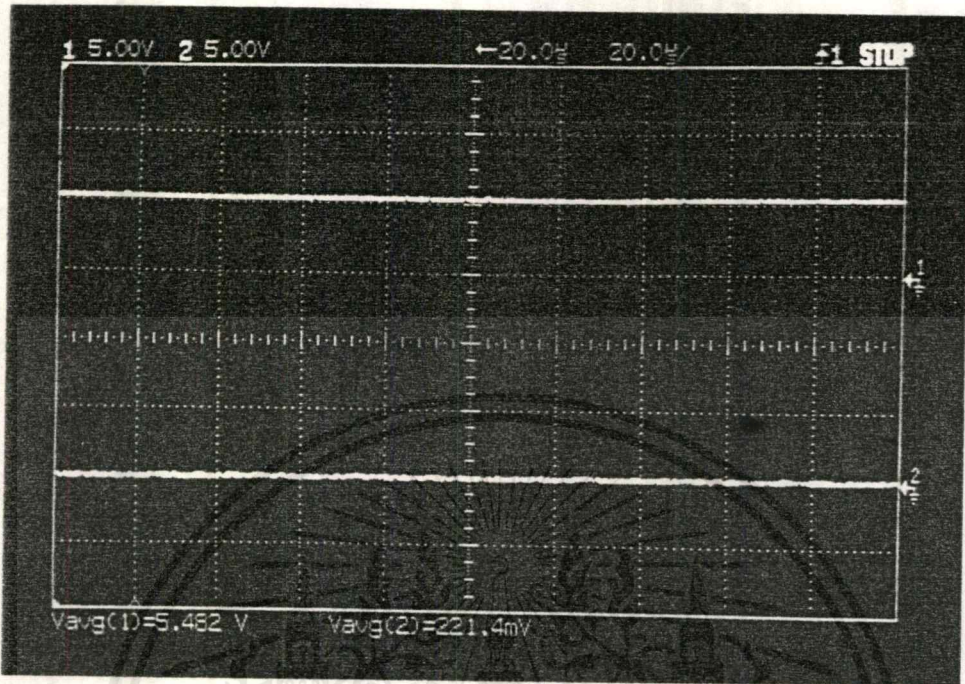
รูปที่ 4.11 แสดงสัญญาณ DTMF เลข 1 ที่ภาคส่ง กับสัญญาณที่ทำการคิมอดูเลตแล้ววัดที่ขา 2 ของ TDA 7000



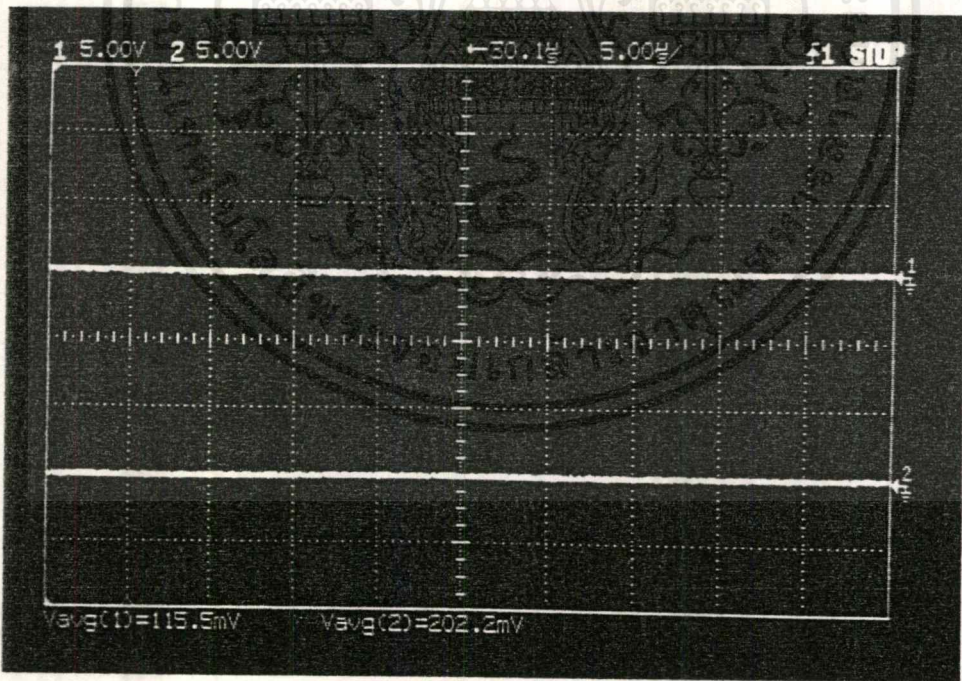
รูปที่ 4.12 แสดงสัญญาณ DTMF ที่ภาคส่ง กับสัญญาณที่ทำการคิมอดูเลตแล้ววัดที่เอาต์พุตของวงจรบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่วากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเรานำสัญญาณ DTMF เลข 1 ป้อนเข้าไปที่ DTMF อินพุต แล้วทำการวัดที่ขา D₀, D₁, D₂ และ D₃ ได้ผลดังรูปที่ 4.13 และรูปที่ 4.14 ตามลำดับ



รูปที่ 4.13 แสดงสัญญาณที่ทำการดีเทคได้ที่ขา D₀ (CH1) และขา D₁ (CH2) ของไอซี MT8880



รูปที่ 4.14 แสดงสัญญาณที่ทำการดีเทคได้ที่ขา D₂ (CH1) และขา D₃ (CH2) ของ ไอซี MT8880

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการประมวลผลโดยใช้โปรแกรมควบคุมการเข้า - ออกที่จอดรถ (ดูได้ที่ภาคผนวก) ได้ผลการทดลองดังนี้

1,Code is 102

You can't park here.

2,Code is 109

You can't park here.

3,Code is 131

You can't park here.

4,Code is 179

You can't park here.

5,Code is 159

You can park here.

You must pay the charge per hour.

time in : 14.22

6,Code is 150

You can't park here.

7,Code is 158

You can park here.

You must pay the charge per hour.

time in : 14.23

8,Code is 800

You can't park here.



9,Code is 148

You can park here.

You must pay the charge per hour.

time in : 14.25

10,Code is 480

You can't park here.

11,Code is 220

You can't park here.

12,Code is 101

You can't park here.

13,Code is 129

You can park here, but only one time per day.

You must pay the charge 1,000 bath per month.

14,Code is 900

You can't park here.

15,Code is 159

time out: 15:31

You park here for 1 hour.

The charge for 1 hour is 30.

16,Code is 157

You can't park here.

17,Code is 121

You can't park here.

18,Code is 129

Thank you for parking here today. หารับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

19,Code is 148

time out: 15:33

You park here for 1 hour.

The charge for 1 hour is 30.

เราสามารถเก็บรายละเอียดของการจอดรถยนต์แต่ละคันได้ โดยจะทำการบันทึกไว้ในไฟล์ A.txt ซึ่งจะทำกรบันทึกเวลาเข้า - ออกของรถยนต์แต่ละคัน อัตราค่าบริการ และยังบันทึกรหัสของรถที่จอดค้างคืนในที่จอดรถนี้ด้วย รายละเอียดต่าง ๆ แสดงได้ดังนี้

CODE'	TIME IN	TIME OUT	CHARGE
-------	---------	----------	--------

159	14:22	15:31	30
-----	-------	-------	----

148	14:25	15:33	30
-----	-------	-------	----

Today the charge for the car No. 148 is 30.

Today the charge for the car No. 159 is 30.

Code 158 is still in the park!

บทที่ 5

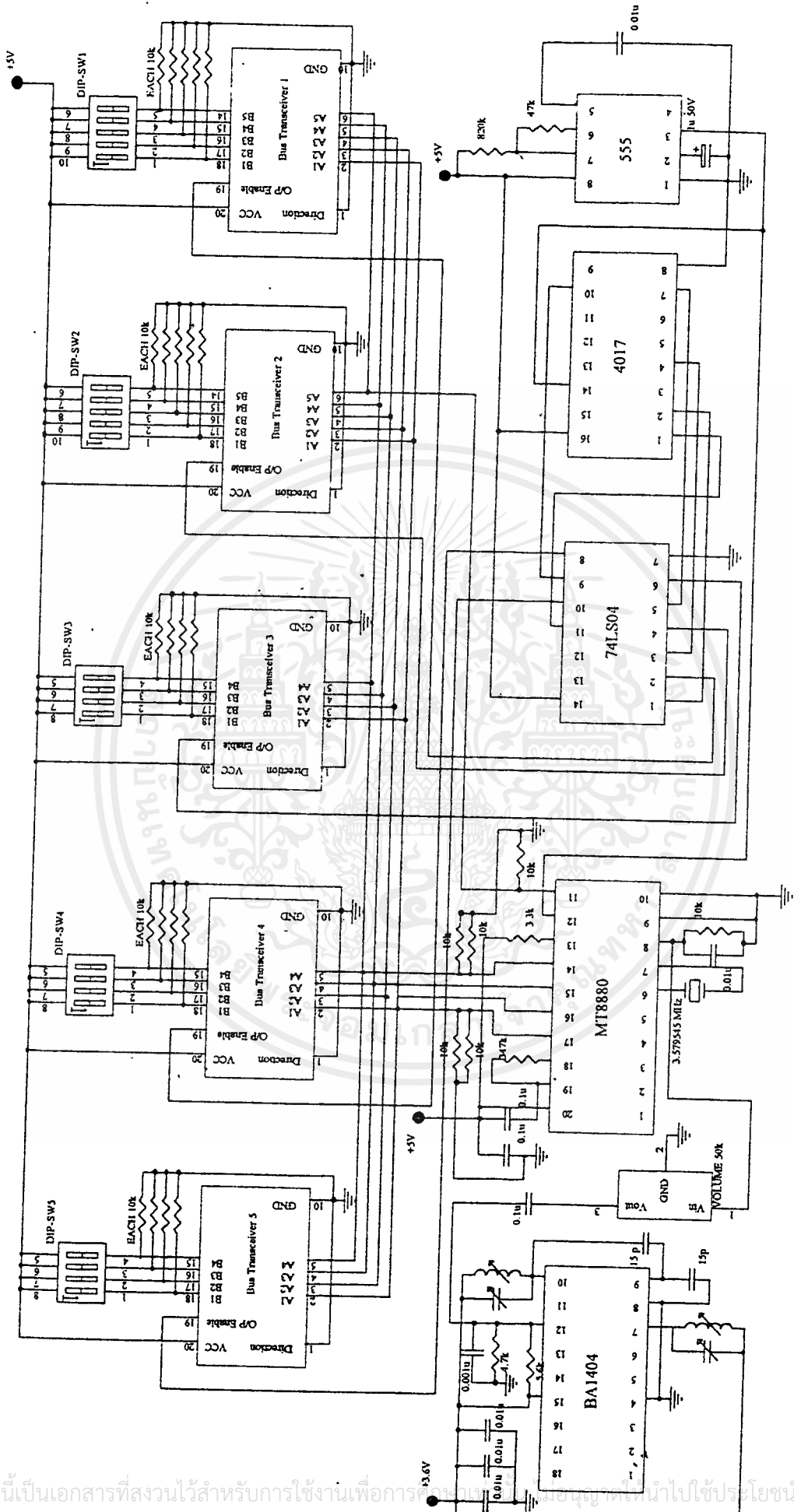
บทวิจารณ์และบทสรุป

จากเทอมที่แล้ว ได้ทำการสร้างสัญญาณ DTMF 3 หลักฐานสิบโดยการเชื่อมต่อต่างๆ ให้กับไอซี MT8880 หลายขั้นตอน แต่จากการศึกษาและทดลองหลายครั้ง พบว่าสามารถลดจำนวนขั้นตอนให้เหลือเพียง 2 ขั้นตอนได้ คั้งนั้นจึงทำการปรับปรุงวงจรโดยใช้วงจรมับ (counter) นับ 6 มาทำการควบคุมการส่งข้อมูลดังแสดงในรูปที่ 3.10 สัญญาณ DTMF ที่ได้ยังไม่เสถียร จึงได้ทดลองป้อนคล็อก (clock) เข้าที่ขา Φ_2 ของไอซี MT8880 ผลที่ได้ทำให้สามารถสร้างสัญญาณ DTMF 3 หลักฐานสิบได้โดยอัตโนมัติและมีเสถียรภาพ

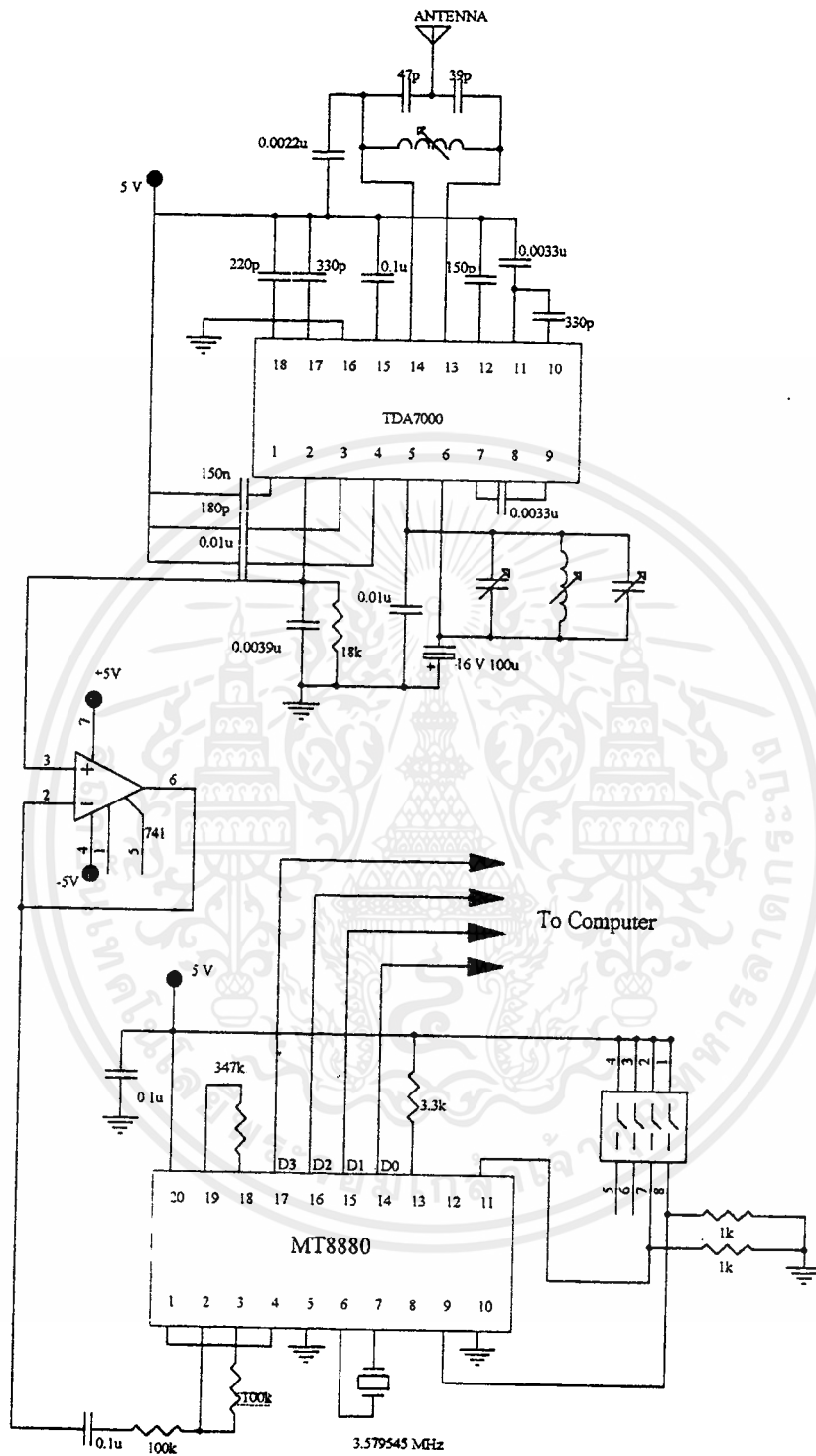
ที่ภาครับนั้น ส่วนของการดีมอดูเลตได้ถูกปรับปรุงจนสามารถดีมอดูเลตสัญญาณได้ แต่สัญญาณที่ได้ นั้นขาดความคมชัด จึงทำให้การดีเทคสัญญาณ DTMF เป็นรหัสข้อมูลนั้นทำได้บ้างไม่ได้บ้าง จากหลักการมอดูเลตสัญญาณจะพบว่า ระดับสัญญาณที่ต้องการมีผลต่อการมอดูเลต ถ้าสูงหรือต่ำเกินไปจะทำให้การมอดูเลตสัญญาณไม่มีประสิทธิภาพ จึงได้ทำการปรับแต่งโวลท์เตจของสัญญาณ DTMF ของภาคส่ง โดยการใส่โวลุ่มคอนโทรล (volumn control) เนื่องจากพบว่าระดับสัญญาณ DTMF นั้นสูงเกินไป ทำให้ภาครับนั้นไม่สามารถดีมอดูเลตสัญญาณได้ เมื่อปรับแต่งโวลท์เตจทางด้านส่งแล้ว ทำให้สัญญาณที่ดีมอดูเลตมีความคมชัดและมีความเสถียรมากยิ่งขึ้น จึงทำให้ส่วนการดีเทคสัญญาณ DTMF ไม่มีปัญหา

ในส่วนของการประมวลผล การรับรหัสเข้ามาจากไอซี MT8880 ใช้การดีเลย์ (delay) โดยการส่งให้อ่านพอร์ทเบอร์ 300 (port #300) หรือ พอร์ท A (port A) ของ 8255 ทุกๆ 720 มิลลิวินาที (millisecond) ดังนั้นในการอ่านข้อมูลจากพอร์ทนั้น อาจเกิดการผิดพลาดได้บ้าง ข้อมูลที่ได้จะไม่ตรงกับข้อมูลที่ส่งมาดังผลการทดลองที่แสดงไว้ในบทที่ 4

ภาคผนวก



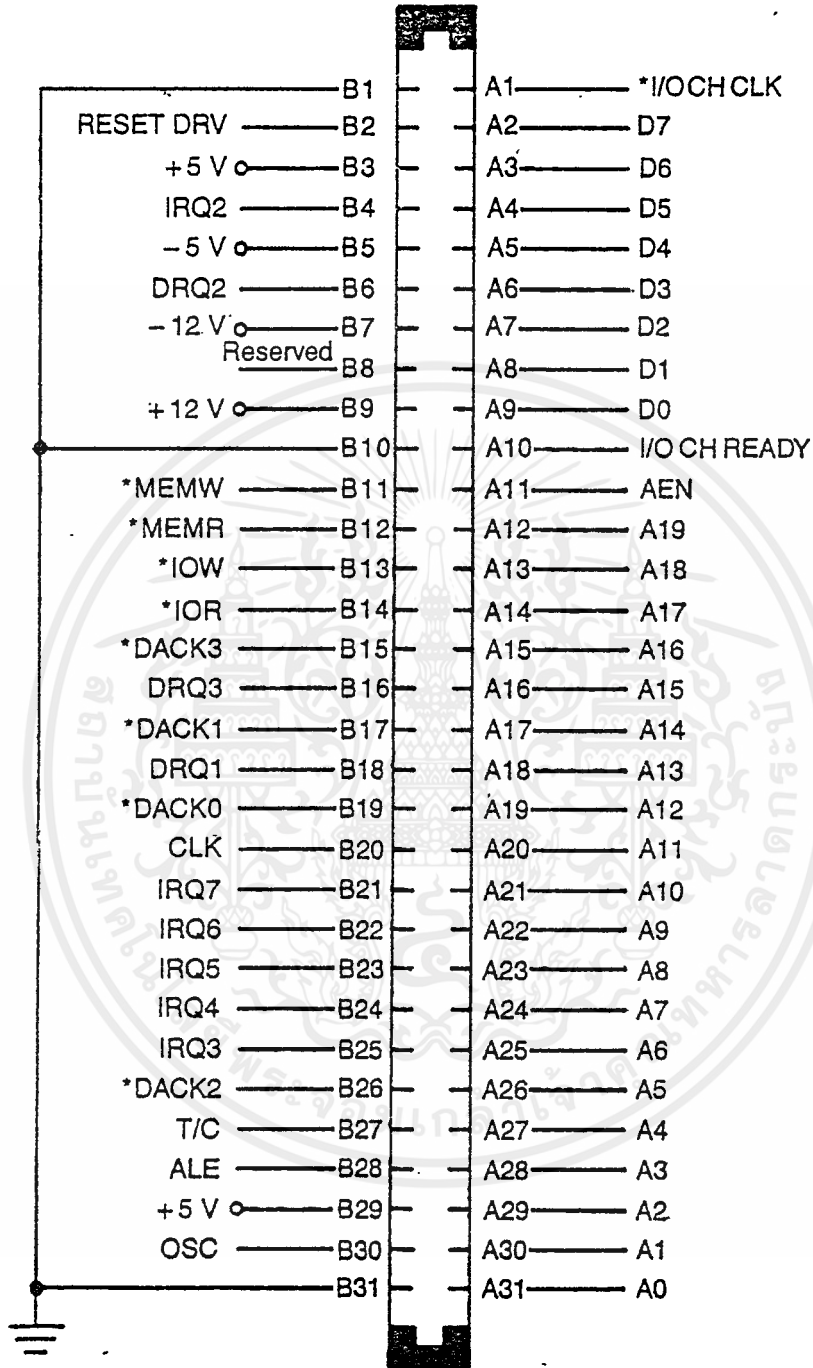
รูปที่ 1 แสดงวงจรภาคส่ง



รูปที่ 2 แสดงวงจรภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IBM PC Slot



รูปที่ 3 แสดง IBM Slot

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมควบคุมการเข้า-ออกที่จอดรถ

```
#include <stdio.h>
#include <dos.h>
#include <conio.h>
#define CAR 16
#define OPTION 4
int main(void)
{
    static int tab[CAR][OPTION]={ /*{code,month/hour,non-park/park,charge}*/
        {129,0,0,0},
        {128,0,0,0},
        {151,0,0,0},
        {152,0,0,0},
        {153,0,0,0},
        {154,0,0,0},
        {156,0,0,0},
        {118,0,0,0},
        {140,0,0,0},
        {130,0,0,0},
        {138,1,0,0},
        {139,1,0,0},
        {148,1,0,0},
        {149,1,0,0},
        {158,1,0,0},
        {159,1,0,0},
    };
    static int charge[CAR]={0,0,0,0};
    static int value[11];
    static int code[26];
    int i,j,row,count,rate1,rate2,time,time1,time2;
    FILE *f1,*f2;
    struct time t1[CAR];
    struct time t2[CAR];

    for(i=1;i<20;i++)
    {
        code[0]=0;
        part0:for(j=1;j<11;j++)
        {
            outportb(0x303,0x90); /* set port A of 8255 to be input port */
            value[j]=inportb(0X300); /* receive value from port A of 8255 */
            delay(720);
        }
        for(j=1;j<11;j++)
        if(value[j]==value[j+1]&&value[j+1]!=value[j+2])
        {
            code[i]=(value[j+2]*100)+(value[j+3]*10)+value[j+4]; /* find code
            from the values which are received before */
            if(code[i]!=code[i-1]) /* compare this code and the previous code */
                goto part1; /* if equal go to part1 */
            else
                goto part0; /* if unequal go to part0 */
        }
        part1:printf("%d,Code is %d\n",i,code[i]);
        f2=fopen("a:CARPARK.txt","a");
        fprintf(f2,"\n");
        fprintf(f2,"%d,Code is %d\n",i,code[i]);
        fclose(f2);
        count=0;
        for(row=0;row<CAR;row++) /* compare this code and the code list */
        {
            if(code[i]==tab[row][0]) /* this code is in the code list */
            {
                count=count+1;
                if(tab[row][1]!=0) /* this code pay the charge per month */
                {
                    if(tab[row][2]==0) /* it is the first time which this code enter
                    here today */

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้เพื่อการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{
printf("You can park here,but only one time per day.\n");
printf("You must pay the charge 1,000 bath per month.\n");
f2=fopen("a:CARPARK.txt","a");
fprintf(f2,"\n");
fprintf(f2,"You can park here,but only one time per day.\n");
fprintf(f2,"You must pay the charge 1,000 bath per month.\n");
fclose(f2);
outportb(0x303,0x80); /* set port C of 8255 to be output port */
outportb(0x302,0x01); /* show the result on green LED */
delay(1500);
tab[row][2]=1; /* this code is in the park,now */
}
else
if(tab[row][2]==1) /* this code want to go out */
{
outportb(0x303,0x80);
outportb(0x302,0x01);
tab[row][2]=2; /* today,can't park again */
printf("Thank you for parking here today.\n");
f2=fopen("a:CARPARK.txt","a");
fprintf(f2,"\n");
fprintf(f2,"Thank you for parking here today.");
fclose(f2);
}
else
{
printf("I'm sorry! Can't park here,now.\n");
f2=fopen("a:CARPARK.txt","a");
fprintf(f2,"\n");
fprintf(f2,"I'm sorry! Can't park here,now.\n");
fclose(f2);
outportb(0x303,0x80);
outportb(0x302,0x02);
delay(1500);
}
}
else /* this code pay the charge per hour */
{
if(tab[row][2]==0) /*show that this code enter */
{
printf("You can park here.\n");
printf("You must pay the charge per hour.\n");
f2=fopen("a:CARPARK.txt","a");
fprintf(f2,"\n");
fprintf(f2,"You can park here.\n");
fprintf(f2,"You must pay the charge per hour.\n");
fclose(f2);
outportb(0x303,0x80);
outportb(0x302,0x01);
delay(1500);
gettime(&t1[row]); /* record time in */
printf("time in : %2d:%02d\n",t1[row].ti_hour,t1[row].ti_min);
f2=fopen("a:CARPARK.txt","a");
fprintf(f2,"\n");
fprintf(f2,"time in : %2d:%02d\n",t1[row].ti_hour,t1[row].ti_min);
fclose(f2);
tab[row][2]=1; /* this code is in the park,now */
}
else /* this code want to go out */
{
outportb(0x303,0x80);
outportb(0x302,0x01);
delay(1500);
gettime(&t2[row]); /* record time out */
printf("time out: %2d:%02d\n",t2[row].ti_hour,t2[row].ti_min);
f2=fopen("a:CARPARK.txt","a");
fprintf(f2,"\n");
fprintf(f2,"time out: %2d:%02d\n",t2[row].ti_hour,t2[row].ti_min);
fclose(f2);
time1=(t1[row].ti_hour*60)+t1[row].ti_min;
time2=(t2[row].ti_hour*60)+t2[row].ti_min;
}
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISO²-CMOS MT8880C/MT8880C-1 Integrated DTMF Transceiver

Features

- Complete DTMF transmitter/receiver
- Central office quality
- Low power consumption
- Microprocessor port
- Adjustable guard time
- Automatic tone burst mode
- Call progress mode

ISSUE 2

May 1995

Ordering Information

MT8880CE/CE-1	20 Pin Plastic DIP
MT8880CC/CC-1	20 Pin Ceramic DIP
MT8880CS/CS-1	20 Pin SOIC
MT8880CN/CN-1	24 Pin SSOP
MT8880CP/CP-1	28 Pin Plastic LCC
-40°C to +85°C	

Applications

- Credit card systems
- Paging systems
- Repeater systems/mobile radio
- Interconnect dialers
- Personal computers

Description

The MT8880C/C-1 is a monolithic DTMF transceiver with call progress filter. It is fabricated in Mitel's ISO²-CMOS technology, which provides low power dissipation and high reliability. The DTMF receiver is

based upon the industry standard MT8870 monolithic DTMF receiver; the transmitter utilizes a switched capacitor D/A converter for low distortion, high accuracy DTMF signalling. Internal counters provide a burst mode such that tone bursts can be transmitted with precise timing. A call progress filter can be selected allowing a microprocessor to analyze call progress tones. A standard microprocessor bus is provided and is directly compatible with 6800 series microprocessors. The MT8880C-1 is functionally identical to the MT8880C except for the performance of the receiver section, which is enhanced to accept and reject lower signal levels.

4

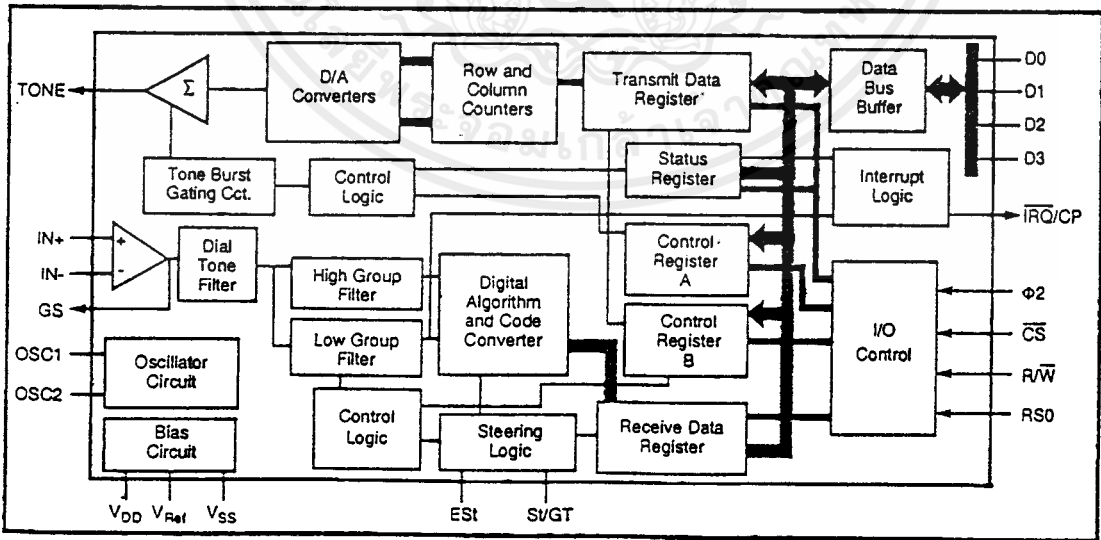


Figure 1 - Functional Block Diagram

MT8880C/MT8880C-1 ISO²-CMOS

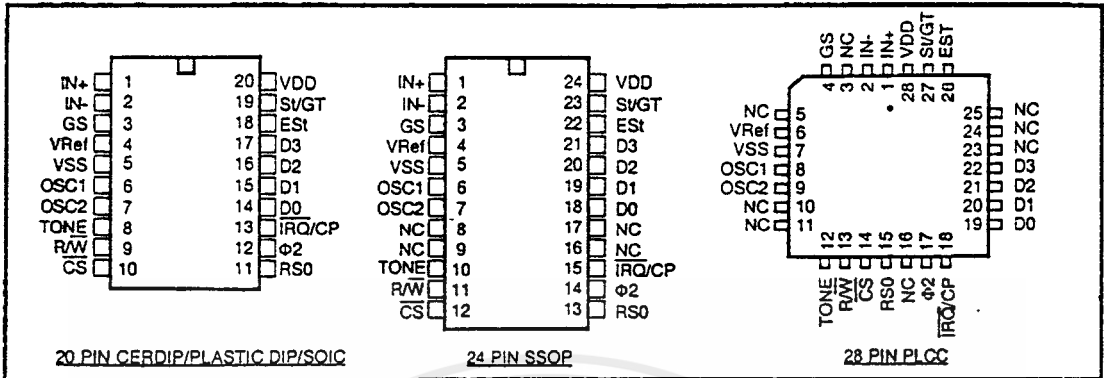


Figure 2 - Pin Connections

Pin Description

Pin #			Name	Description
20	24	28		
1	1	1	IN+	Non-inverting op-amp input.
2	2	2	IN-	Inverting op-amp input.
3	3	4	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	6	V _{Ref}	Reference Voltage output, nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 13).
5	5	7	V _{SS}	Ground input (0V).
6	6	8	OSC1	DTMF clock/oscillator input.
7	7	9	OSC2	Clock output. A 3.579545 MHz crystal connected between OSC1 and OSC2 completes the internal oscillator circuit. Leave open circuit when OSC1 is clock input.
8	10	12	TONE	Tone output (DTMF or single tone).
9	11	13	R/W	Read/Write input. Controls the direction of data transfer to and from the MPU and the transceiver registers. TTL compatible.
10	12	14	CS	Chip Select, TTL input (CS=0 to select the chip).
11	13	15	RS0	Register Select input. See register decode table. TTL compatible.
12	14	17	φ ₂	System Clock input. TTL compatible. N.B. φ ₂ clock input need not be active when the device is not being accessed.
13	15	18	IRQ/CP	Interrupt Request to MPU (open drain output). Also, when call progress (CP) mode has been selected and interrupt enabled the IRQ/CP pin will output a rectangular wave signal representative of the input signal applied at the input op-amp. The input signal must be within the bandwidth limits of the call progress filter. See Figure 8.
14-17	18-21	19-22	D0-D3	Microprocessor Data Bus (TTL compatible). High impedance when CS = 1 or φ ₂ is low.
18	22	26	Est	Early Steering output. Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause Est to return to a logic low.
19	23	27	SVGT	Steering Input/Guard Time output (bidirectional). A voltage greater than V _{TS1} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TS1} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of Est and the voltage on St.
20	24	28	V _{DD}	Positive power supply input (+5V typical).
6,9,16,17	3,5,10,11,16,23,25		NC	No Connection.

Functional Description

The MT8880C/C-1 Integrated DTMF Transceiver architecture consists of a high performance DTMF receiver with internal gain setting amplifier and a DTMF generator which employs a burst counter such that precise tone bursts and pauses can be synthesized. A call progress mode can be selected such that frequencies within the specified passband can be detected. A standard microprocessor interface allows access to an internal status register, two control registers and two data registers.

Input Configuration

The input arrangement of the MT8880C/C-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at $V_{DD}/2$. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 3.

Figure 4 shows the necessary connections for a differential input configuration.

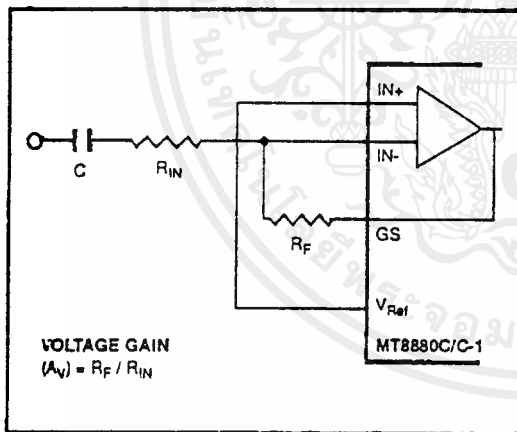


Figure 3 - Single-Ended Input Configuration

Receiver Section

Separation of the low and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies (see Fig. 7). These filters also incorporate notches at 350 Hz and 440 Hz for exceptional dial tone rejection. Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators

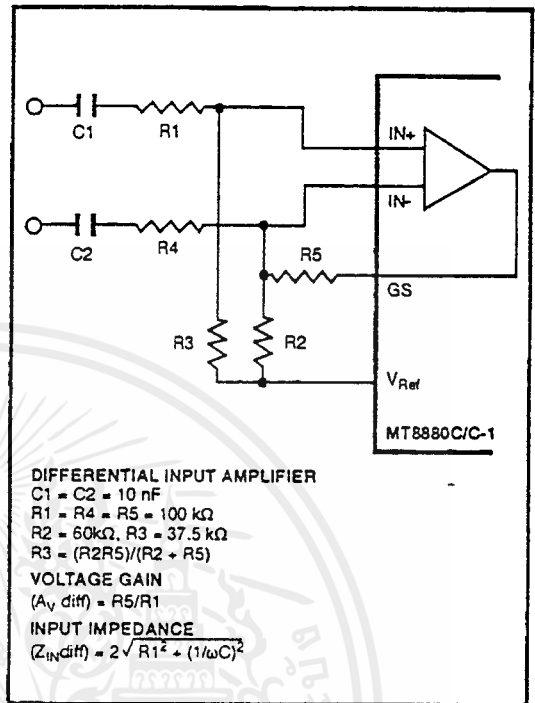


Figure 4 - Differential Input Configuration

which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (Est) output will go to an active state. Any subsequent loss of signal condition will cause Est to assume an inactive state.

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v_c (see Figure 5) to rise as the capacitor discharges. Provided that the signal condition is maintained (EST remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TS}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Figure 7) into the Receive Data Register. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag goes high, signalling that a received tone pair has been registered. The status of the delayed steering flag can be monitored by checking the appropriate bit in the status register. If Interrupt mode has been selected, the IRQ/CP pin will pull low when the delayed steering flag is active.

The contents of the output latch are updated on an active delayed steering transition. This data is presented to the four bit bidirectional data bus when the Receive Data Register is read. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (drop out) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

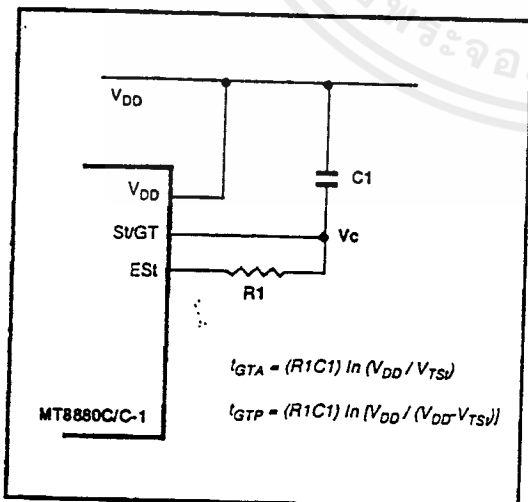


Figure 5 - Basic Steering Circuit

Guard Time Adjustment

The simple steering circuit shown in Figure 5 is adequate for most applications. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see AC Electrical Characteristics) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C1 of 0.1 μ F is recommended for most applications, leaving R1 to be selected by the designer. Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity.

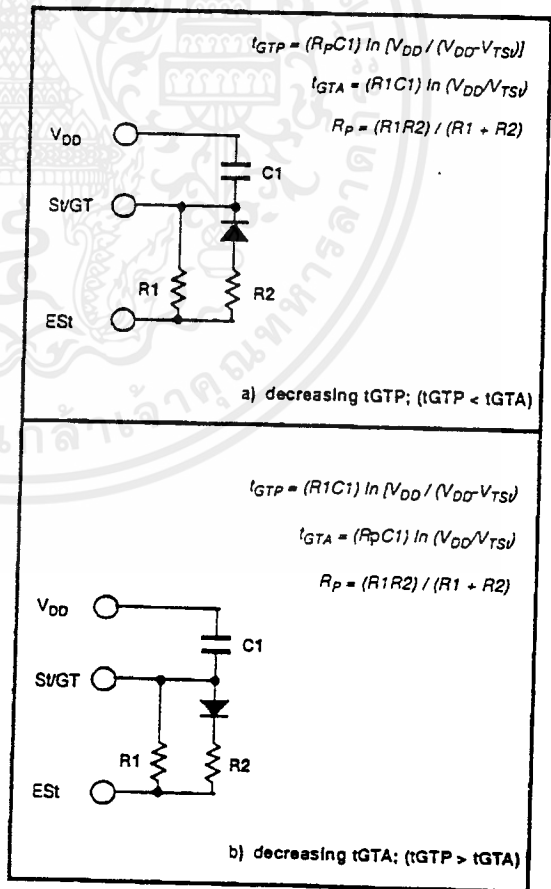


Figure 6 - Guard Time Adjustment

Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain a valid signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 6. The receiver timing is shown in Figure 9 with a description of the events in Figure 11.

Call Progress Filter

A call progress mode, using the MT8880C/C-1, can be selected allowing the detection of various tones which identify the progress of a telephone call on the network. The call progress tone input and DTMF input are common, however, call progress tones can only be detected when CP mode has been selected. DTMF signals cannot be detected if CP mode has been selected (see Table 5). Figure 8 indicates the useful detect bandwidth of the call progress filter. Frequencies presented to the input, which are within the 'accept' bandwidth limits of the filter, are hard-limited by a high gain comparator with the \overline{IRQ}/CP pin serving as the output. The squarewave output obtained from the schmitt trigger can be analyzed by a microprocessor or counter arrangement to determine the nature of the call progress tone being detected. Frequencies which are in the 'reject' area will not be detected and consequently the \overline{IRQ}/CP pin will remain low.

DTMF Generator

The DTMF transmitter employed in the MT8880C/C-1 is capable of generating all sixteen standard DTMF tone pairs with low distortion and high accuracy. All frequencies are derived from an external 3.579545 MHz crystal. The sinusoidal waveforms for the individual tones are digitally synthesized using row and column programmable dividers and switched capacitor D/A converters. The row and column tones are mixed and filtered providing a DTMF signal with low total harmonic distortion and high accuracy. To specify a DTMF signal, data conforming to the encoding format shown in Figure 7 must be written to the transmit Data Register. Note that this is the same as the receiver output code. The individual tones which are generated (f_{LOW} and f_{HIGH}) are referred to as Low Group and High Group tones. As seen from the table, the low group frequencies are 697, 770, 852 and 941 Hz. The high group frequencies are 1209, 1336, 1477 and 1633 Hz. Typically, the high group to low group amplitude ratio (pre-emphasis) is 2dB to compensate for high group attenuation on long loops.

F_{LOW}	F_{HIGH}	DIGIT	D_3	D_2	D_1	D_0
697	1209	1	0	0	0	1
697	1336	2	0	0	1	0
697	1477	3	0	0	1	1
770	1209	4	0	1	0	0
770	1336	5	0	1	0	1
770	1477	6	0	1	1	0
852	1209	7	0	1	1	1
852	1336	8	1	0	0	0
852	1477	9	1	0	0	1
941	1336	0	1	0	1	0
941	1209	*	1	0	1	1
941	1477	#	1	1	0	0
697	1633	A	1	1	0	1
770	1633	B	1	1	1	0
852	1633	C	1	1	1	1
941	1633	D	0	0	0	0

0= LOGIC LOW, 1= LOGIC HIGH
Figure 7 - Functional Encode/Decode Table

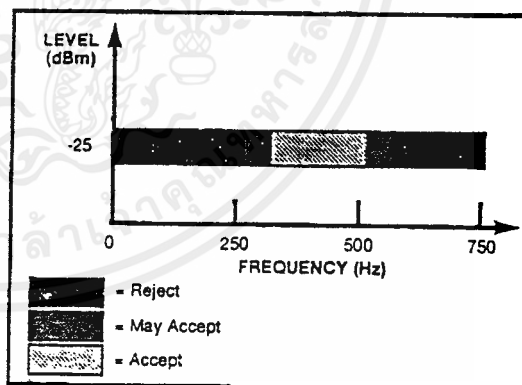


Figure 8 - Call Progress Response

The period of each tone consists of 32 equal time segments. The period of a tone is controlled by varying the length of these time segments. During write operations to the Transmit Data Register the 4 bit data on the bus is latched and converted to 2 of 8 coding for use by the programmable divider circuitry. This code is used to specify a time segment length which will ultimately determine the frequency of the tone. When the divider reaches the appropriate count, as determined by the input code, a reset pulse is issued and the counter starts again. The number

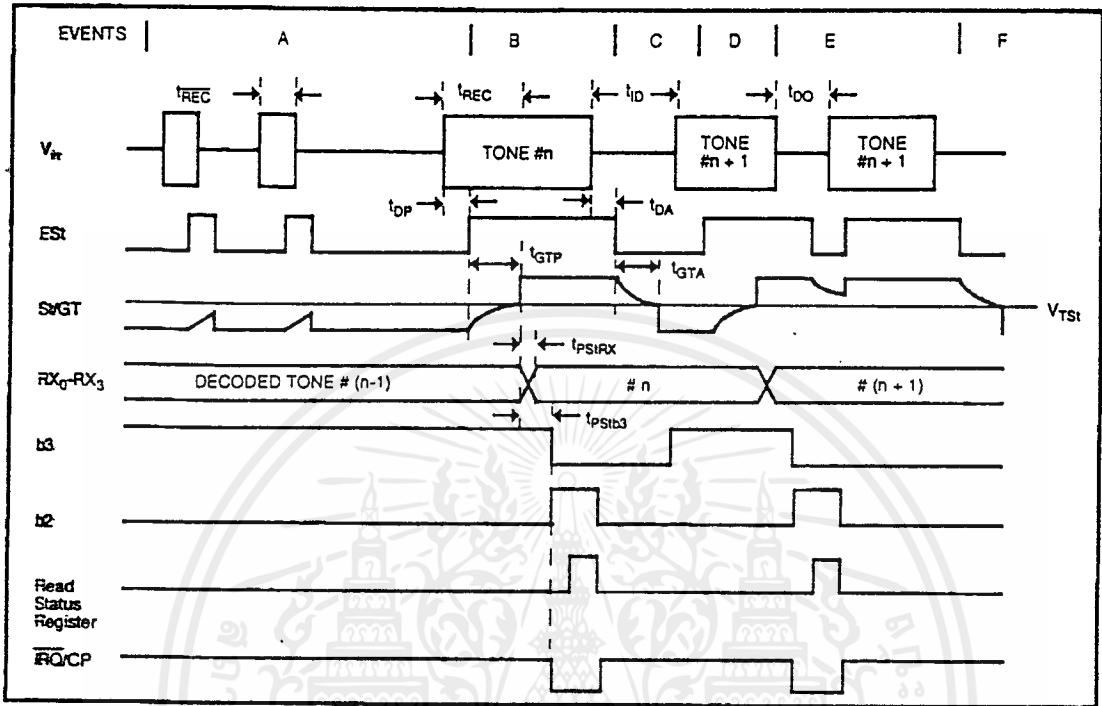


Figure 9 - Receiver Timing Diagram

of time segments is fixed at 32, however, by varying the segment length as described above the tone output signal frequency will be varied. The divider output clocks another counter which addresses the sinewave lookup ROM.

The lookup table contains codes which are used by the switched capacitor D/A converter to obtain discrete and highly accurate DC voltage levels. Two identical circuits are employed to produce row and

column tones which are then mixed using a low noise summing amplifier. The oscillator described needs no "start-up" time as in other DTMF generators since the crystal oscillator is running continuously thus providing a high degree of tone burst accuracy. A bandwidth limiting filter is incorporated and serves to attenuate distortion products above 8 kHz. It can be seen from Figure 10 that the distortion products are very low in amplitude.

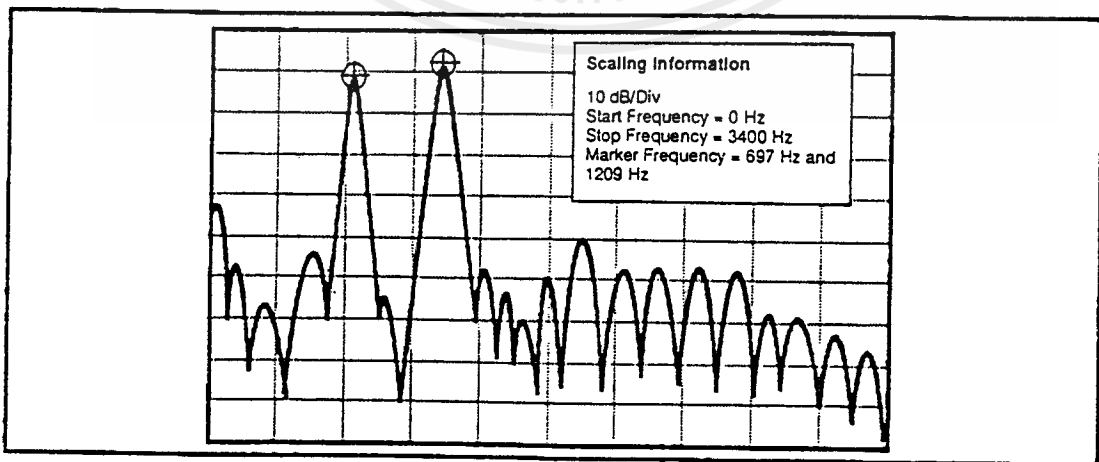


Figure 10 - Spectrum Plot

Burst Mode

In certain telephony applications it is required that DTMF signals being generated are of a specific duration determined either by the particular application or by any one of the exchange transmitter specifications currently existing. Standard DTMF signal timing can be accomplished by making use of the Burst Mode. The transmitter is capable of issuing symmetric bursts/pauses of predetermined duration. This burst/pause duration is $51 \text{ ms} \pm 1 \text{ ms}$ which is a standard interval for autodialer and central office applications. After the burst/pause has been issued, the appropriate bit is set in the Status Register indicating that the transmitter is ready for more data. The timing described above is available when DTMF mode has been selected. However, when CP mode (Call Progress mode) is selected, a second burst/pause time of $102 \text{ ms} \pm 2 \text{ ms}$ is available. This extended interval is useful when precise tone bursts of longer than 51 ms duration and 51 ms pause are desired. Note that when CP mode and Burst mode have been selected, DTMF tones may be transmitted only and *not* received.

In applications where a non-standard burst/pause duration is required, burst mode must be disabled

and the transmitter gated on and off by an external hardware or software timer.

Single Tone Generation

A single tone mode is available whereby individual tones from the low group or high group can be generated. This mode can be used for DTMF test equipment applications, acknowledgment tone generation and distortion measurements. Refer to Control Register B description for details.

Distortion Calculations

The MT8880C/C-1 is capable of producing precise tone bursts with minimal error in frequency (see Table 1). The internal summing amplifier is followed by a first-order lowpass switched capacitor filter to minimize harmonic components and intermodulation products. The total harmonic distortion for a *single tone* can be calculated using Equation 1, which is the ratio of the total power of all the extraneous frequencies to the power of the fundamental frequency expressed as a percentage. The Fourier components of the tone output correspond to $V_{2f} \dots V_{nf}$ as measured on the output waveform. The total harmonic distortion for a *dual tone* can be calculated

4

EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, RX DATA REGISTER NOT UPDATED.
- B) TONE #*n* DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN RX DATA REGISTER.
- C) END OF TONE #*n* DETECTED, TONE ABSENT DURATION VALID, INFORMATION IN RX DATA REGISTER RETAINED UNTIL NEXT VALID TONE PAIR.
- D) TONE #*n*+1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN RX DATA REGISTER.
- E) ACCEPTABLE DROPOUT OF TONE #*n*+1, TONE ABSENT DURATION INVALID, DATA REMAINS UNCHANGED.
- F) END OF TONE #*n*+1 DETECTED, TONE ABSENT DURATION VALID, INFORMATION IN RX DATA REGISTER RETAINED UNTIL NEXT VALID TONE PAIR.

EXPLANATION OF SYMBOLS

- V_n DTMF COMPOSITE INPUT SIGNAL.
- EST EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- S/ST STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- RX₀-RX₃ 4-BIT DECODED DATA IN RECEIVE DATA REGISTER
- b3 DELAYED STEERING. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL. ACTIVE LOW FOR THE DURATION OF A VALID DTMF SIGNAL.
- b2 INDICATES THAT VALID DATA IS IN THE RECEIVE DATA REGISTER. THE BIT IS CLEARED AFTER THE STATUS REGISTER IS READ.
- IRQ/CP INTERRUPT IS ACTIVE INDICATING THAT NEW DATA IS IN THE RX DATA REGISTER. THE INTERRUPT IS CLEARED AFTER THE STATUS REGISTER IS READ.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID.
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION.
- t_{ID} MINIMUM TIME BETWEEN VALID SEQUENTIAL DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROPOUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT VALID FREQUENCIES PRESENT.
- t_{DA} TIME TO DETECT VALID FREQUENCIES ABSENT.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Description of Timing Events

MT8880C/MT8880C-1 ISO²-CMOS

$$\text{THD}(\%) = 100 \frac{\left(\sqrt{V_{2f}^2 + V_{3f}^2 + V_{4f}^2 + \dots + V_{nf}^2} \right)}{V_{\text{fundamental}}}$$

Equation 1. THD (%) For a Single Tone

$$\text{THD}(\%) = 100 \frac{\left(\sqrt{V_{2L}^2 + V_{3L}^2 + \dots + V_{nL}^2 + V_{2H}^2 + V_{3H}^2 + \dots + V_{nH}^2 + V_{\text{IMD}}^2} \right)}{\sqrt{V_L^2 + V_H^2}}$$

Equation 2. THD (%) For a Dual Tone

ACTIVE INPUT	OUTPUT FREQUENCY (Hz)		%ERROR
	SPECIFIED	ACTUAL	
L1	697	699.1	+0.30
L2	770	766.2	-0.49
L3	852	847.4	-0.54
L4	941	948.0	+0.74
H1	1209	1215.9	+0.57
H2	1336	1331.7	-0.32
H3	1477	1471.9	-0.35
H4	1633	1645.0	+0.73

Table 1. Actual Frequencies Versus Standard Requirements

using Equation 2. V_L and V_H correspond to the low group amplitude and high group amplitude, respectively, and V_{IMD} is the sum of all the intermodulation components. The internal switched-capacitor filter following the D/A converter keeps distortion products down to a very low level as shown in Figure 10.

DTMF Clock Circuit

The internal clock circuit is completed with the addition of a standard television colour burst crystal. The crystal specification is as follows:

Frequency: 3.579545 MHz
 Frequency Tolerance: ±0.1%
 Resonance Mode: Parallel
 Load Capacitance: 18pF

Maximum Series Resistance: 150 ohms
 Maximum Drive Level: 2mW

e.g. CTS Knights MP036S
 Toyocom TQC-203-A-9S

A number of MT8880C/C-1 devices can be connected as shown in Figure 12 such that only one crystal is required. Alternatively, the OSC1 inputs on all devices can be driven from a TTL buffer with the OSC2 outputs left unconnected.

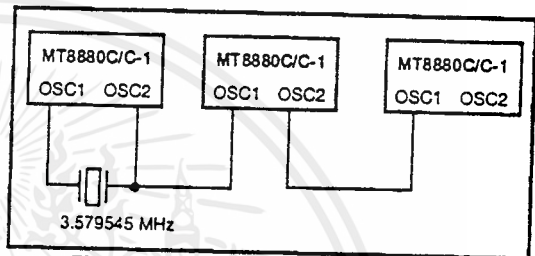


Figure 12 - Common Crystal Connection

Microprocessor Interface

The MT8880C/C-1 employs a microprocessor interface which allows precise control of transmitter and receiver functions. There are five internal registers associated with the microprocessor interface which can be subdivided into three categories, i.e., data transfer, transceiver control and transceiver status. There are two registers associated with data transfer operations.

The Receive Data Register contains the output code of the last valid DTMF tone pair to be decoded and is a read only register. The data entered in the Transmit Data Register will determine which tone pair is to be generated (see Figure 7 for coding details). Data can only be written to the transmit register. Transceiver control is accomplished with two Control Registers (CRA and CRB) which occupy the same address space. A write operation to CRB can be executed by setting the appropriate bit in CRA. The following write operation to the same address will then be directed to CRB and subsequent write cycles will then be directed back to CRA. A software reset must be included at the beginning of all programs to initialize the control and status registers after power up or power reset (see Figure 16). Refer to Tables 3, 4, 5 and 6 for details concerning the Control Registers. The IRQ/CP pin can be programmed such that it will provide an interrupt request signal upon validation of DTMF signals or when the transmitter is ready for more data (Burst mode only). The IRQ/CP pin is configured as an open drain output device and as such requires a pull-up resistor (see Figure 13).

RS0	R/W	FUNCTION
0	0	Write to Transmit Data Register
0	1	Read from Receive Data Register
1	0	Write to Control Register
1	1	Read from Status Register

Table 2. Internal Register Functions

b3	b2	b1	b0
RSEL	IRQ	CP/DTMF	TOUT

Table 3. CRA Bit Positions

b3	b2	b1	b0
C/R	S/D	TEST	BURST

Table 4. CRB Bit Positions

BIT	NAME	FUNCTION	DESCRIPTION
b0	TOUT	TONE OUTPUT	A logic '1' enables the tone output. This function can be implemented in either the burst mode or non-burst mode.
b1	CP/DTMF	MODE CONTROL	In DTMF mode (logic '0') the device is capable of generating and receiving Dual Tone Multi-Frequency signals. When the CP (Call Progress) mode is selected (logic '1') a 6th order bandpass filter is enabled to allow call progress tones to be detected. Call progress tones which are within the specified bandwidth will be presented at the $\overline{\text{IRQ}}/\text{CP}$ pin in rectangular wave format if the IRQ bit has been enabled (b2=1). Also, when the CP mode and BURST mode have both been selected, the transmitter will issue DTMF signals with a burst and pause of 102 ms (typ) duration. This signal duration is twice that obtained from the DTMF transmitter if DTMF mode had been selected. Note that DTMF signals cannot be decoded when the CP mode of operation has been selected.
b2	IRQ	INTERRUPT ENABLE	A logic '1' enables the INTERRUPT mode. When this mode is active and the DTMF mode has been selected (b1=0) the $\overline{\text{IRQ}}/\text{CP}$ pin will pull to a logic '0' condition when either 1) a valid DTMF signal has been received and has been present for the guard time duration or 2) the transmitter is ready for more data (BURST mode only).
b3	RSEL	REGISTER SELECT	A logic '1' selects Control Register B on the next Write cycle to the Control Register address. Subsequent Write cycles to the Control Register are directed back to Control Register A.

Table 5. Control Register A Description

4

MT8880C/MT8880C-1 ISO²-CMOS

BIT	NAME	FUNCTION	DESCRIPTION
b0	BURST	BURST MODE	A logic '0' enables the burst mode. When this mode is selected, data corresponding to the desired DTMF tone pair can be written to the Transmit Register resulting in a tone burst of a specific duration (see AC Characteristics). Subsequently, a pause of the same duration is induced. Immediately following the pause, the Status Register is updated indicating that the Transmit Register is ready for further instructions and an interrupt will be generated if the interrupt mode has been enabled. Additionally, if call progress (CP) mode has been enabled, the burst and pause duration is increased by a factor of two. When the burst mode is not selected (logic '1') tone bursts of any desired duration may be generated.
b1	TEST	TEST MODE	By enabling the test mode (logic '1'), the $\overline{\text{IRQ/CP}}$ pin will present the delayed steering (inverted) signal from the DTMF receiver. Refer to Figure 9 (b3 waveform) for details concerning the output waveform. DTMF mode must be selected (CRA b1=0) before test mode can be implemented.
b2	$\text{S}/\overline{\text{D}}$	SINGLE /DUAL TONE GENERATION	A logic '0' will allow Dual Tone Multi-Frequency signals to be produced. If single tone generation is enabled (logic '1'), either row or column tones (low group or high group) can be generated depending on the state of b3 in Control Register B.
b3	$\text{C}/\overline{\text{R}}$	COLUMN/ROW TONES	When used in conjunction with b2 (above) the transmitter can be made to generate single row or single column frequencies. A logic '0' will select row frequencies and a logic '1' will select column frequencies.

Table 6. Control Register B Description

BIT	NAME	STATUS FLAG SET	STATUS FLAG CLEARED
b0	IRQ	Interrupt has occurred. Bit one (b1) or bit two (b2) is set.	Interrupt is inactive. Cleared after Status Register is read.
b1	TRANSMIT DATA REGISTER EMPTY (BURST MODE ONLY)	Pause duration has terminated and transmitter is ready for new data.	Cleared after Status Register is read or when in non-burst mode.
b2	RECEIVE DATA REGISTER FULL	Valid data is in the Receive Data Register.	Cleared after Status Register is read.
b3	$\overline{\text{DELAYED STEERING}}$	Set upon the valid detection of the absence of a DTMF signal.	Cleared upon the detection of a valid DTMF signal.

Table 7. Status Register Description

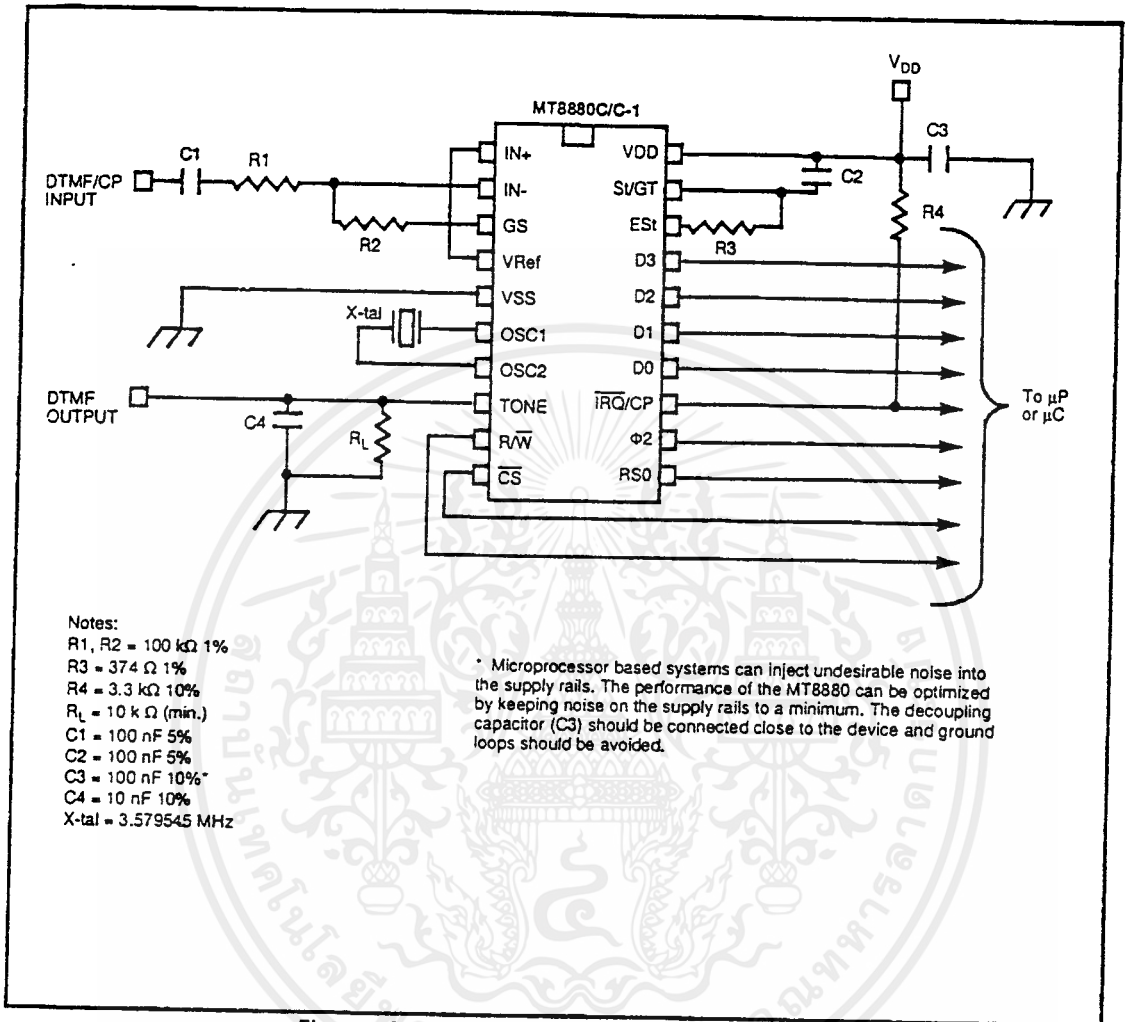


Figure 13 - Application Circuit (Single-Ended Input)

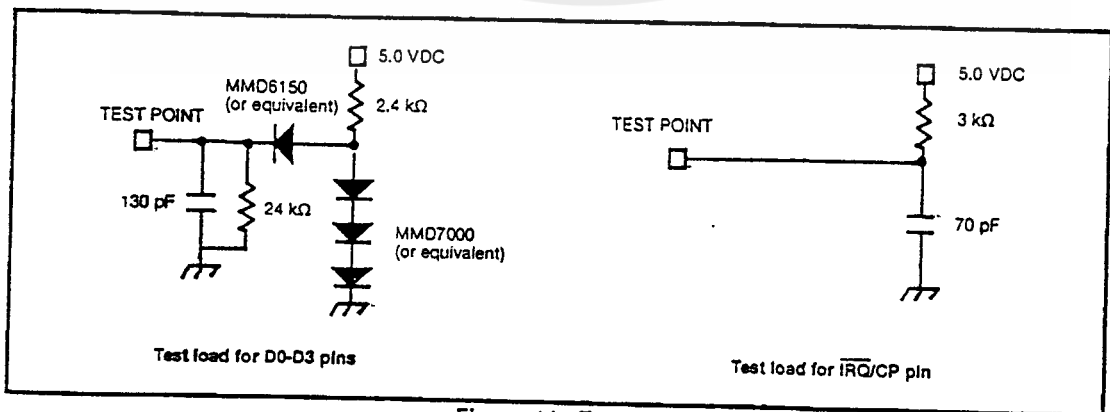


Figure 14 - Test Circuit

MT8880C/MT8880C-1 ISO²-CMOS

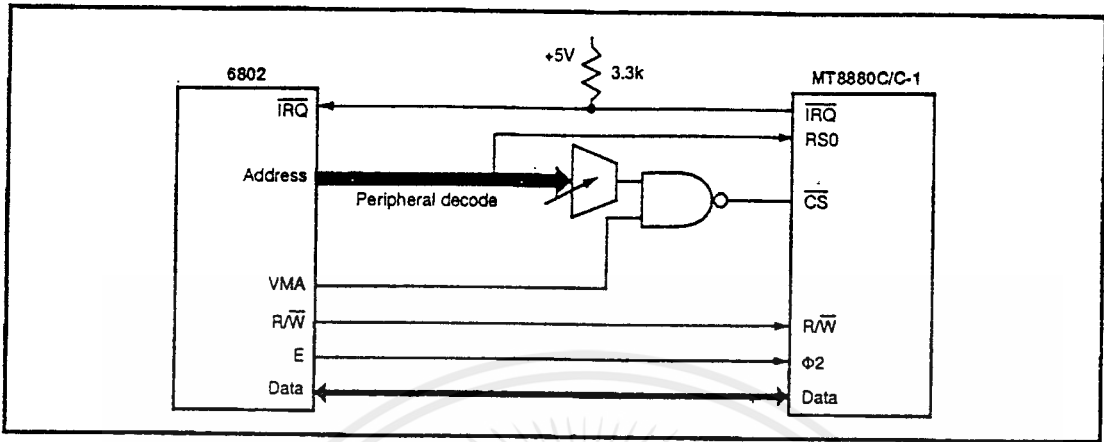


Figure 15 - MT8880C/C-1 to 6802 Interface

EXAMPLE 1: A software reset must be included at the beginning of all programs to initialize the control registers after power up. The initialization procedure should be implemented 100ms after power up.

Description	Control			Data			
	\overline{CS}	RS0	R/W	b3	b2	b1	b0
1) Read Status Register	0	1	1	X	X	X	X
2) Write to Control Register	0	1	0	0	0	0	0
3) Write to Control Register	0	1	0	0	0	0	0
4) Write to Control Register	0	1	0	1	0	0	0
5) Write to Control Register	0	1	0	0	0	0	0
6) Read Status Register	0	1	1	X	X	X	X

EXAMPLE 2: Transmit DTMF tones of 50 ms burst/50 ms pause and Receive DTMF Tones

Description	\overline{CS}	RS0	R/W	b3	b2	b1	b0
1) Write to Control Register A (tone out, DTMF, IRQ, Select Control Register B)	0	1	0	1	1	0	1
2) Write to Control Register B (burst mode)	0	1	0	0	0	0	1
3) Write to Transmit Data Register (send a digit 7)	0	0	0	0	1	1	1
-----wait for an interrupt or poll Status Register-----							
4) Read the Status Register	0	1	1	X	X	X	X
-if bit 1 is set, the Tx is ready for the next tone, in which case... Write to Transmit Register (send a digit 5)	0	0	0	0	1	0	1
-if bit 2 is set, a DTMF tone has been received, in which case.... Read the Receive Data Register	0	0	1	X	X	X	X
-if both bits are set... Read the Receive Data Register Write to Transmit Data Register	0	0	1	X	X	X	X
	0	0	0	0	1	0	1

NOTE: IN THE TX BURST MODE, STATUS REGISTER BIT 1 WILL NOT BE SET UNTIL 100 ms (± 2 ms) AFTER THE DATA IS WRITTEN TO THE TX DATA REGISTER. IN EXTENDED BURST MODE THIS TIME WILL BE DOUBLED TO 200 ms (± 4 ms).

Figure 16 - Application Hints

Absolute Maximum Ratings*

	Parameter	Symbol	Min	Max	Units
1	Power supply voltage $V_{DD}-V_{SS}$	V_{DD}		6	V
2	Voltage on any pin	V_I	$V_{SS}-0.3$	$V_{DD}+0.3$	V
3	Current at any pin (Except V_{DD} and V_{SS})			10	mA
4	Storage temperature	T_{ST}	-65	+150	°C
5	Package power dissipation	P_D		1000	mW

* Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Positive power supply	V_{DD}	4.75	5.00	5.25	V	
2	Operating temperature	T_O	-40		+85	°C	
3	Crystal clock frequency	f_{CLK}	3.575965	3.579545	3.583124	MHz	

‡ Typical figures are at 25 °C and for design aid only; not guaranteed and not subject to production testing.

DC Electrical Characteristics[†] - $V_{SS}=0$ V.

		Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	S U P	Operating supply voltage	V_{DD}	4.75	5.0	5.25	V	
2		Operating supply current	I_{DD}		7.0	11	mA	
3		Power consumption	P_C			57.8	mW	
4	I N P U T S	High level input voltage (OSC1)	V_{IHO}	3.5			V	
5		Low level input voltage (OSC1)	V_{ILO}			1.5	V	
6		Steering threshold voltage	V_{TSt}	2.2	2.3	2.5	V	$V_{DD}=5V$
7	O U T P U T S	Low level output voltage (OSC2)	V_{OLO}			0.1	V	No load
8		High level output voltage (OSC2)	V_{OHO}	4.9			V	No load $V_{DD}=5V$
9		Output leakage current (IRQ)	I_{OZ}		1	10	μA	$V_{OH}=2.4V$
10		V_{Ref} output voltage	V_{Ref}	2.4	2.5	2.6	V	No load, $V_{DD}=5V$
11		V_{Ref} output resistance	R_{OR}		1.3		kΩ	
12	D i g i t a l	Low level input voltage	V_{IL}			0.8	V	
13		High level input voltage	V_{IH}	2.0			V	
14		Input leakage current	I_{IZ}			10	μA	$V_{IN}=V_{SS}$ to V_{DD}
15	Data Bus	Source current	I_{OH}	-1.4	-6.6		mA	$V_{OH}=2.4V$
16		Sink current	I_{OL}	2.0	4.0		mA	$V_{OL}=0.4V$
17	Est and SvGt	Source current	I_{OH}	-0.5	-3.0		mA	$V_{OH}=4.6V$
18		Sink current	I_{OL}	2	4		mA	$V_{OL}=0.4V$
19	IRQ/CP	Sink current	I_{OL}	4	16		mA	$V_{OL}=0.4V$

† Characteristics are over recommended operating conditions unless otherwise stated.

‡ Typical figures are at 25 °C, $V_{DD}=5V$ and for design aid only; not guaranteed and not subject to production testing.



MT8880C/MT8880C-1 ISO²-CMOS

Electrical Characteristics

Gain Setting Amplifier - Voltages are with respect to ground (V_{SS}) unless otherwise stated, $V_{SS} = 0\text{ V}$, $V_{DD} = 5\text{ V}$, $T_O = 25^\circ\text{C}$.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Input leakage current	I_{IN}		±100		nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	R_{IN}		10		MΩ	
3	Input offset voltage	V_{OS}		25		mV	
4	Power supply rejection	PSRR		60		dB	1 kHz
5	Common mode rejection	CMRR		60		dB	$0.75\text{ V} \leq V_{IN} \leq 4.25\text{ V}$
6	DC open loop voltage gain	A_{VOL}		65		dB	
7	Unity gain bandwidth	BW		1.5		MHz	
8	Output voltage swing	V_O		4.5		V_{pp}	$R_L \geq 100\text{ k}\Omega$ to V_{SS}
9	Allowable capacitive load (GS)	C_L		100		pF	
10	Allowable resistive load (GS)	R_L		50		kΩ	
11	Common mode range	V_{CM}		3.0		V_{pp}	No Load

[‡] Typical figures are at 25°C and for design aid only; not guaranteed and not subject to production testing.

MT8880C-1 AC Electrical Characteristics[†] - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Characteristics	Sym	Min	Typ	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)	R X	-31			dBm	1,2,3,5,6,9
			21.8			mV _{RMS}	1,2,3,5,6,9
					+1	dBm	1,2,3,5,6,9
					869	mV _{RMS}	1,2,3,5,6,9
2	Input Signal Level Reject	R X	-37			dBm	1,2,3,5,6,9
			10.9			mV _{RMS}	1,2,3,5,6,9

[†] Characteristics are over recommended temperature and at $V_{DD} = 5\text{ V}$, using the test circuit shown in Figure 13.

MT8880C AC Electrical Characteristics[†] - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Valid Input signal levels (each tone of composite signal)	R X	-29			dBm	1,2,3,5,6,9
			27.5			mV _{RMS}	1,2,3,5,6,9
					+1	dBm	1,2,3,5,6,9
					869	mV _{RMS}	1,2,3,5,6,9

[†] Characteristics are over recommended operating conditions (unless otherwise stated) using the test circuit shown in Figure 13.

AC Electrical Characteristics[†] - Voltages are with respect to ground (V_{SS}) unless otherwise stated, $f_c = 3.579545\text{ MHz}$.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Positive twist accept				8	dB	2,3,6,9
2	Negative twist accept				8	dB	2,3,6,9
3	Freq. deviation accept		±1.5%±2Hz				2,3,5,9
4	Freq. deviation reject		±3.5%				2,3,5
5	Third tone tolerance			-16		dB	2,3,4,5,9,10
6	Noise tolerance			-12		dB	2,3,4,5,7,9,10
7	Dial tone tolerance			22		dB	2,3,4,5,8,9,11

[†] Characteristics are over recommended operating conditions unless otherwise stated.

[‡] Typical figures are at 25°C, $V_{DD} = 5\text{ V}$, and for design aid only; not guaranteed and not subject to production testing.

* See "Notes" following AC Electrical Characteristics Tables.

ISO²-CMOS MT8880C/MT8880C-1

AC Electrical Characteristics† - Call Progress - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Characteristics	Sym	Min	Typ‡	Max	Units	Notes*
1	Lower freq. (ACCEPT)	f _{LA}		320		Hz	@ -25 dBm
2	Upper freq. (ACCEPT)	f _{HA}		510		Hz	@ -25 dBm
3	Lower freq. (REJECT)	f _{LR}		290		Hz	@ -25 dBm
4	Upper freq. (REJECT)	f _{HR}		540		Hz	@ -25 dBm
5	Call progress tone detect level (total power)		-30			dBm	

† Characteristics are over recommended operating conditions unless otherwise stated

‡ Typical figures are at 25°C, V_{DD} = 5V, and for design aid only; not guaranteed and not subject to production testing

* See "Notes" AC Electrical Characteristics Tables

AC Electrical Characteristics† - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Characteristics	Sym	Min	Typ‡	Max	Units	Conditions	
1	R X	Tone present detect time	t _{DP}	3	11	14	ms	Note 12
2		Tone absent detect time	t _{DA}	0.5	4	8.5	ms	Note 12
3		Tone duration accept	t _{REC}			40	ms	User adjustable#
4		Tone duration reject	t _{REC}	20			ms	User adjustable#
5		Interdigit pause accept	t _{ID}			40	ms	User adjustable#
6		Interdigit pause reject	t _{DO}	20			ms	User adjustable#
7		Delay St to b3	t _{PSIB3}		13		μs	
8		Delay St to RX ₀ -RX ₃	t _{PSIRX}		8		μs	
9	T X	Tone burst duration	t _{BST}	50		52	ms	DTMF mode
10		Tone pause duration	t _{PS}	50		52	ms	DTMF mode
11		Tone burst duration (extended)	t _{BSTE}	100		104	ms	Call Progress mode
12		Tone pause duration (extended)	t _{PSE}	100		104	ms	Call Progress mode
13	T O N E O U T	High group output level	V _{HOUT}	-6.1		-2.1	dBm	R _L =10kΩ
14		Low group output level	V _{LOUT}	-8.1		-4.1	dBm	R _L =10kΩ
15		Pre-emphasis	dB _P		2	3	dB	R _L =10kΩ
16		Output distortion (Single Tone)	THD		-35		dB	25 kHz Bandwidth R _L =10kΩ
17		Frequency deviation	f _D		±0.7	±1.5	%	f _C =3.579545 MHz
18		Output load resistance	R _{LT}	10		50	kΩ	
19	M P U I N T E R F A C E	Φ2 cycle period	t _{CYC}		250		ns	
20		Φ2 high pulse width	t _{CH}		115		ns	
21		Φ2 low pulse width	t _{CL}		110		ns	
22		Φ2 rise and fall time	t _R , t _F			25	ns	
23		Address, R/W hold time	t _{AH} , t _{RWH}	26			ns	
24		Address, R/W setup time (before Φ2)	t _{AS} , t _{RWS}	23			ns	
25		Data hold time (read)	t _{DHR}	22			ns	*
26	Φ2 to valid data delay (read)	t _{DDR}			100	ns	200 pF load	
27	Data setup time (write)	t _{OSW}	45			ns		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8880C/MT8880C-1 ISO²-CMOS

AC Electrical Characteristics[†] (Cont'd) - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
28	Data hold time (write)	t_{DHW}	10			ns	
29	Input Capacitance (data bus)	C_{IN}		5		pF	
30	Output Capacitance (\overline{IRQ}/CP)	C_{OUT}		5		pF	
31	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
32	Clock input rise time	t_{LHCL}			110	ns	Ext. clock
33	Clock input duty cycle	t_{HLCL}			110	ns	Ext. clock
34	Clock input duty cycle	DC_{CL}	40	50	60	%	Ext. clock
35	Capacitive load (OSC2)	C_{LO}			30	pF	

[†] Timing is over recommended temperature & power supply voltages.

[‡] Typical figures are at 25°C and for design aid only; not guaranteed and not subject to production testing.

* The data bus output buffers are no longer sourcing or sinking current by t_{DHW} .

See Figure 6 regarding guard time adjustment.

NOTES: 1) dBm=decibels above or below a reference power of 1 mW into a 600 ohm load.

2) Digit sequence consists of all 16 DTMF tones.

3) Tone duration=40 ms. Tone pause=40 ms.

4) Nominal DTMF frequencies are used.

5) Both tones in the composite signal have an equal amplitude.

6) The tone pair is deviated by $\pm 1.5\% \pm 2$ Hz.

7) Bandwidth limited (3 kHz) Gaussian noise.

8) The precise dial tone frequencies are 350 and 440 Hz ($\pm 2\%$).

9) For an error rate of less than 1 in 10,000.

10) Referenced to the lowest amplitude tone in the DTMF signal.

11) Referenced to the minimum valid accept level.

12) For guard time calculation purposes.

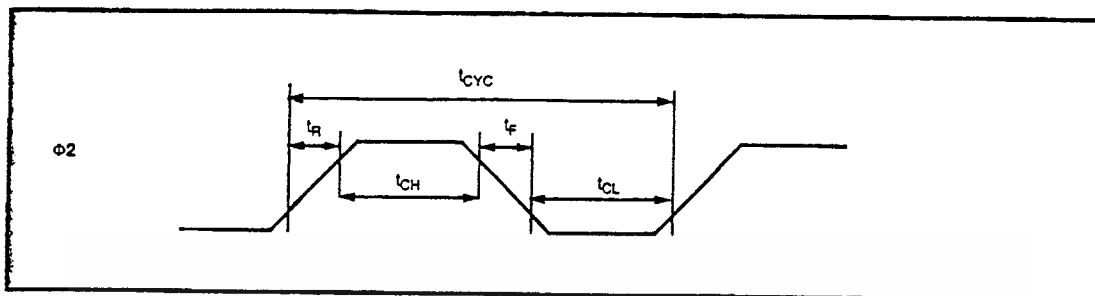


Figure 17 - $\Phi 2$ Pulse

4

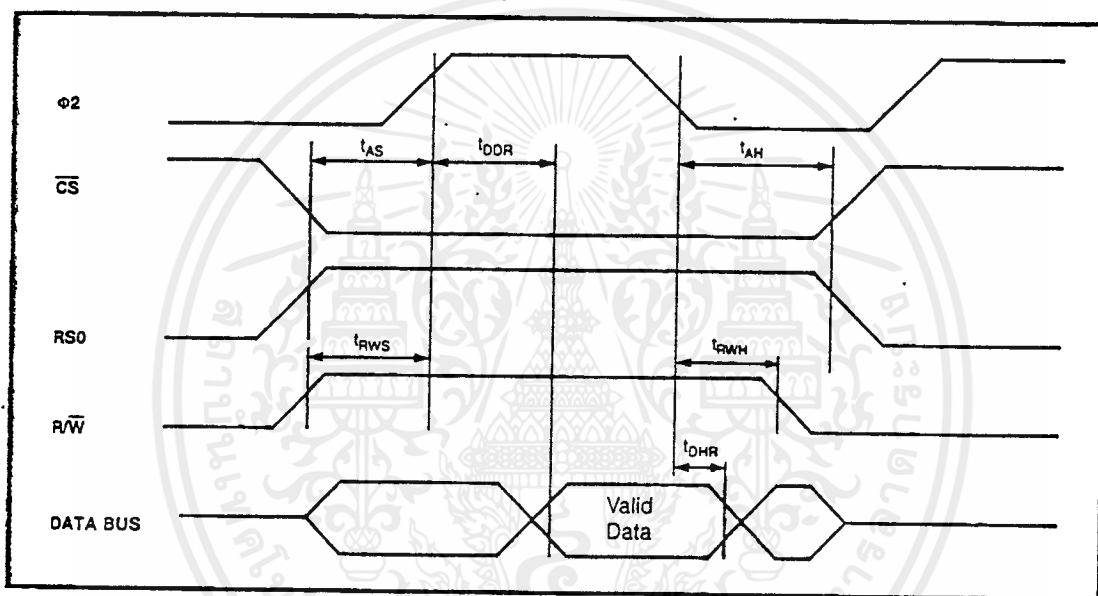


Figure 18 - MPU Read Cycle

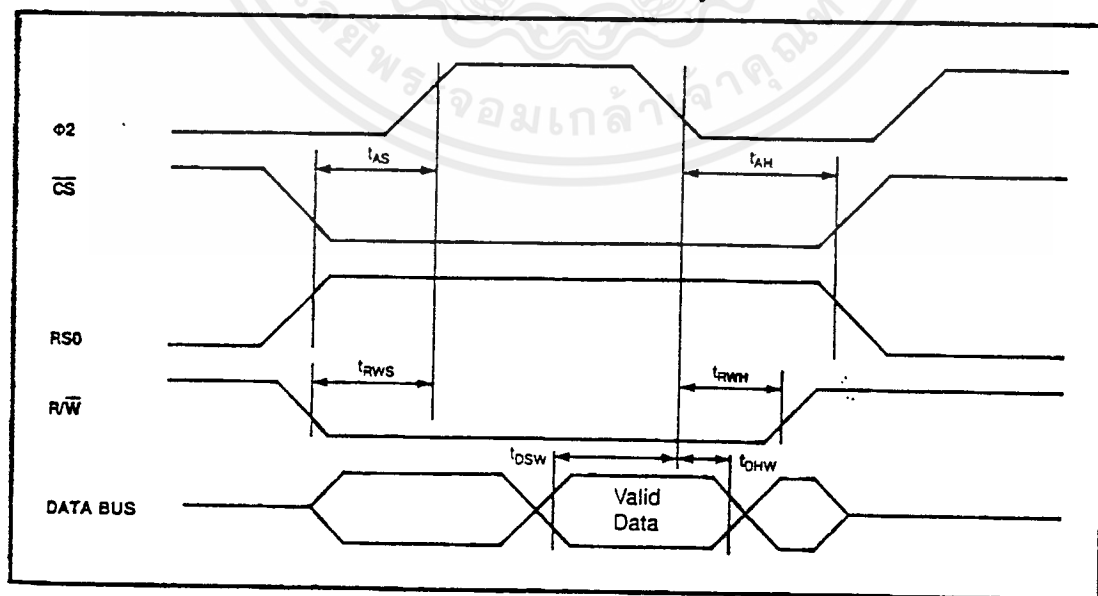


Figure 19 - MPU Write Cycle

Author: Author: W.V. Dooremolen

INTRODUCTION

Today's cordless telephone sets make use of duplex communication with carrier frequencies of about 1.7MHz and 49MHz.

- In the base unit incoming telephone information is frequency-modulated on a 1.7MHz carrier.
- This 1.7MHz signal is radiated via the AC mains line of the base unit.
- The remote unit receives this signal via a ferrite bar antenna.
- The remote unit transmits the call signals and speech information from the user at 49MHz via a telescopic antenna.
- The base unit receives this 49MHz FM-modulated signal via a telescopic aerial.

channel at, e.g., 30kHz, must be 50dB, and the bandwidth of the channel must be 6-10kHz for good reception. Therefore, an IF frequency of 455kHz is chosen. Since at this frequency there are ceramic filters with a bandwidth of 9kHz (AM filters), the 1.7MHz is mixed down to 455kHz with an oscillator frequency of 2.155MHz. Now there is an image reception at 2.61MHz. To suppress this image sufficiently, there must be at least two RF filter sections at the input of the receiver.

Today's Remote Unit Receivers

In cordless telephone sets; a normal superheterodyne receiver is used for the 1.7MHz handset. The suppression of the adjacent

The ceramic IF filter with its subharmonics is bad for far-off selectivity, so there must be an extra LC filter added between the mixer output and the ceramic filter.

After the selectivity there is a hard limiter for AGC function and suppression of AM.

Next, there is an FM detector which must be accurate because it must detect a swing of ± 2.5 kHz at 455kHz; therefore, it must be tuned.

Figure 1 shows the block diagram which fulfills this principal. The total number of alignment points of this receiver is then 5:

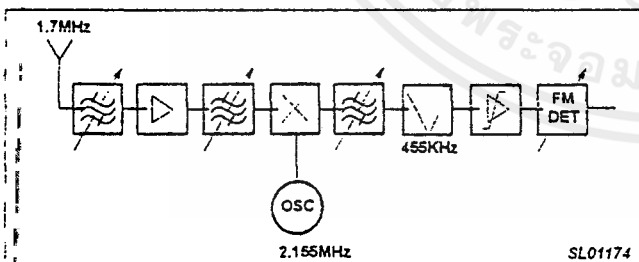


Figure 1. Remote-unit Receiver: 1..7MHz

- 2 RF filters
- 1 Oscillator
- 1 IF filter
- 1 FM detector
- 5 Alignments

A Remote Unit Receiver With TDA7000:

The remote unit receiver (see Figure 2) has as its main component: the IC TDA7000, which contains mixer, oscillator, IF amplifiers, a demodulator, and squelch functions.

To avoid expensive filtering (and expensive filter-adjustments) in RF, IF, and demodulator stages, the TDA7000 mixes the incoming signal to such a low IF frequency that filtering can be realized by active-RC filters, in which the active part and the Rs are integrated.

To select the incoming frequency, only one tuned circuit is necessary: the oscillator tank circuit. The frequency of this circuit can be set by a crystal.

IMAGE RECEPTION

For today's concept, a number of expensive components are necessary to suppress the image sufficiently. The suppression of the image is very important because the signal at the image can be much larger than the wanted signal and there is no correlation between the image and the wanted signal.

In a concept with 455kHz IF frequency, the 1.7MHz receiver has image reception at 2.155MHz. In the TDA7000 receiver, the IF frequency is set at 5kHz. Then the 1.7MHz receiver (with 1.695MHz oscillator frequency) has image reception at 1.69MHz, which is at 10kHz from the required frequency (see Figure 3).

An IF frequency of 5kHz has been chosen because:

- this frequency is so low, there will be no neighboring channel reception at the image frequency.
- this frequency is not so low that at maximum deviation (maximum modulation) distortion could occur (folding distortion, caused by the higher-order Bessel functions)
- this frequency gives the opportunity to obtain the required neighboring channel suppression with minimum components in the IF selectivity.

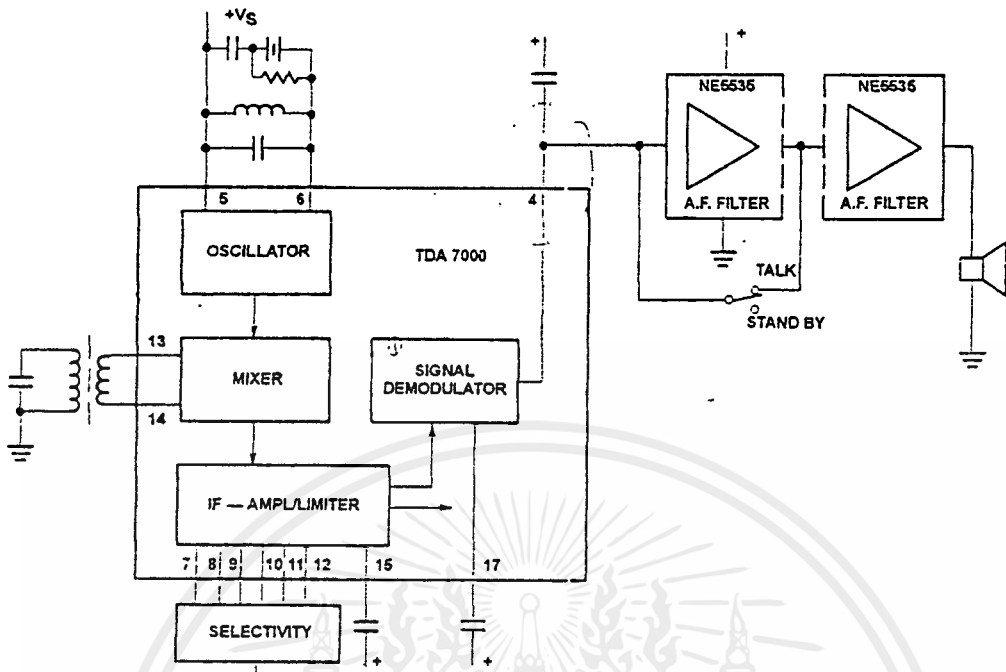
CIRCUIT DESCRIPTION (SEE FIGURE 2)

When a remote unit is at "power-on" in the "standby" position, it is ready to receive a "bell signal". A bell signal coming through the telephone line will set the base unit in the mode of transmitting a 1.7MHz signal, modulated with, e.g., 0.75kHz with ± 3 kHz deviation.

The ferrite antenna of the remote unit receives this signal and feeds it to the mixer, where it is converted into a 5kHz IF signal.

Before the RF signal enters the mixer (at Pins 13 and 14) it passes RF selectivity, taking care of good suppression of unwanted signals from, e.g., TV or radio broadcast frequencies. The IF signal from the mixer output passes IF selectivity (Pins 7 to 12) and the IF-amplifier/limiter (Pin 15), from which the output is supplied to a quadrature demodulator (Pin 17). Due to the low IF frequency, cheap capacitors can be used for both IF selectivity and the phase shift for the quadrature demodulator.

The AF output of the demodulator (Pin 4) is fed to the AF filter and AF amplifier NE5535.



SL01175

Figure 2.

The RF Input Circuit

As the image reception is an in-channel problem, solved by the choice of IF frequency and IF selectivity, the RF input filter is only required for stopband selectivity (a far-off selectivity to suppress unwanted large signals from, e.g., radio broadcast transmitters).

In a remote unit receiver at 1.7MHz, this filter is at the ferrite rod. Figure 4 shows the bandpass behavior of such a filter at 1.7MHz.

The Mixer

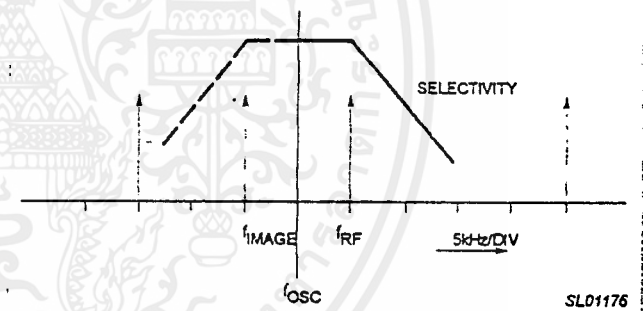
The mixer conversion gain depends on the level of the oscillator voltage as shown in Figure 5, so the required oscillator voltage at Pin 6 is 200mV_{rms}.

The Oscillator

To obtain the required frequency stability in a cordless telephone set, where adjacent channels are at 20 or 30kHz, crystal oscillators are commonly used.

The crystal oscillator circuits usable for this kind of application always need an LC-tuned resonant circuit to suppress the other modes of the crystal. In this type of oscillator (see Figure 6 as an example) the crystal is in the feedback line of the oscillator amplifier. Integration of such an amplifier should give a 2-pin oscillator.

The TDA7000 contains a 1-pin oscillator. An amplifier with current output develops a voltage across the load impedance. Voltage feedback is internal to the IC.



SL01176

Figure 3.

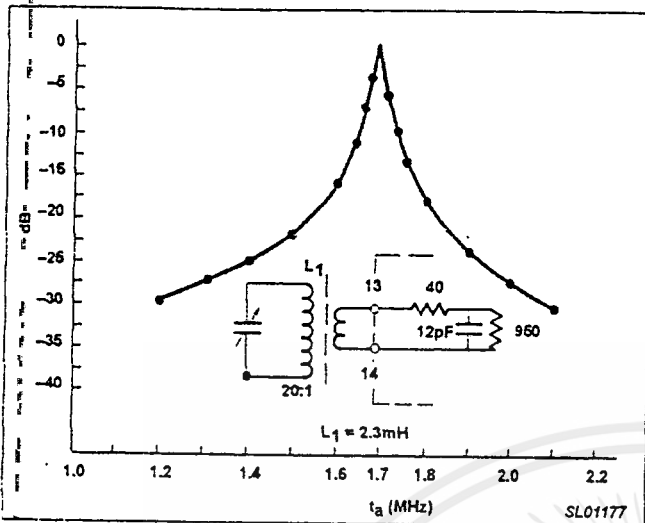


Figure 4.

1. Without the parallel resistor, R_P —
 Figure 8 shows the relevant part of the equivalent circuit. There are three frequencies where the circuit is in resonance (see Figure 9, and the frequency response for "impedance" and "phase", shown in Figure 10). The real part of the highest possible oscillation frequency dominates, and, as there is also a zero-crossing of the imaginary part, this highest frequency will be the oscillator frequency. However, this frequency (f_{PAR}) is not crystal-controlled; it is the LC oscillation, in which the parasitic capacitance of the crystal contributes.

2. With parallel resistor R_P —
 The frequency response (in "amplitude" and "phase") of the oscillator circuit of Figure 7 with R_P is given in Figure 11. As the resistor value of R_P is large related to the value of the crystal series resistance R_1 or R_3 , the influence of R_P at crystal resonances is negligible. So, at crystal resonance (see Figure 9b), R_3 causes a circuit damping

$$R = \frac{1}{W^2} \cdot R_3 \cdot C_1^2 + R_3 \left(1 + \frac{C_2}{C_1} \right)^2$$

However, at the higher LC-oscillation frequency f_{PAR} (see Figure 9c), R_P reduces the circuit impedance R_O to

$$\frac{R_O \cdot R_{DAMPING}}{R_O + R_{DAMPING}} = R_C$$

where

$$R_{DAMPING} = \frac{1}{W^2} \cdot R_P \cdot C_1^2 + R_P \left(1 + \frac{C_2}{C_1} \right)^2$$

Thus a damping resistor parallel to the crystal (Figure 7) damps the parasitic LC oscillation at the highest frequency. (Moreover, the imaginary part of the impedance at this frequency shows incorrect zero-crossing.)

Taking care that $R_P > R_{SERIES}$, the resistor is too large to have influence on the crystal resonances. Then with the impedance R_C at the parasitic resonance lower than R at crystal resonance, oscillation will only take place at the required crystal frequency, where impedance is maximum and phase is correct (in this example, at third-overtone resonance).

Remarks:

1. It is advised to avoid inductive or capacitive coupling of the oscillator tank circuit with the RF input circuit by careful positioning of the components for these circuits and by avoiding common supply or ground connections.

The IF Amplifier

Selectivity

Normal selectivity in the TDA7000 is a fourth-order low-pass and a first-order high-pass filter. This selectivity can be split up in a Sallen and Key section (Pins 7, 8, 9), a bandpass filter (Pins 10, 11), and a first-order low-pass filter (Pin 12).

Some possibilities for obtaining required selectivity are given:

1. In the basic application circuit, Figure 12a, the total filter has a bandwidth of 7kHz and gives a selectivity at 25kHz IF frequency of 42dB. In this filter the lower limit of the passband is determined by the

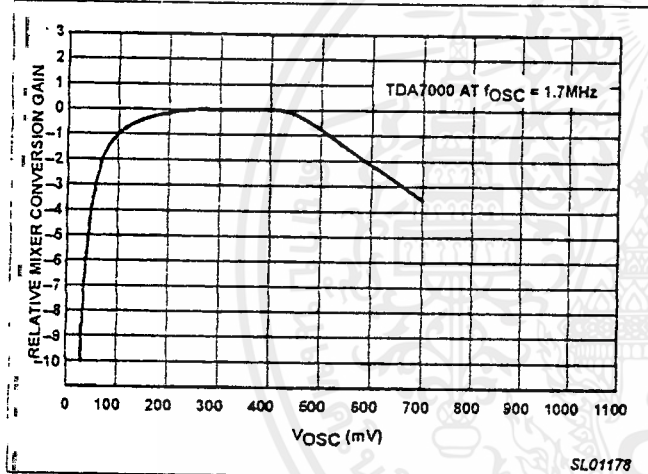


Figure 5. Relative Mixer Conversion Gain

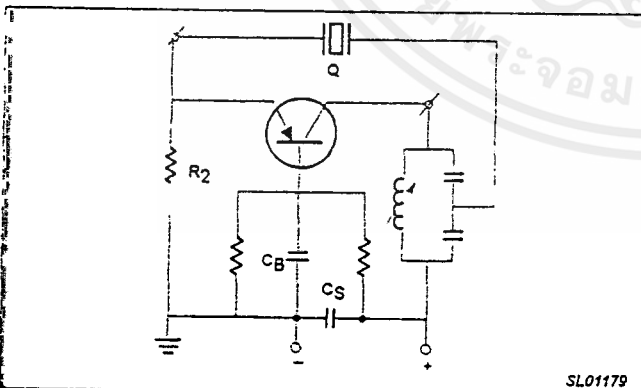


Figure 6.

To obtain a crystal oscillator with the TDA7000 1-pin concept, a parallel circuit configuration as shown in Figure 7 has to be used.

Explanation of this circuit:

value of C4 at Pin 11, where C3 at Pin 10 determines the upper limit of the bandpass filter section.

2. To obtain a higher selectivity, there is the possibility of adding a coil in series with the capacitor between Pin 11 and ground. The so-obtained fifth-order filter has a selectivity at 25kHz of 57dB (see Figure 12b).
3. If this selectivity is still too small, there is a possibility of increasing the 25kHz selectivity to 65dB by adding a coil in series with the capacitor at Pin 11 to ground. In this application, where at 5kHz IF frequency an adjacent channel at -30kHz will cause a $(30-5)=25\text{kHz}$ interfering IF frequency, the pole of the last-mentioned LC filter (trap function) is at 25kHz (see Figure 12c).

For cordless telephone sets with channels at 15kHz distance, the filter characteristics are optimum as shown in the curves in Figure 13, in which case the filters are dimensioned for 5kHz IF bandwidth (instead of 7kHz). So for this narrow channel spacing application, the required selectivity is obtained by reducing the IF bandwidth; this at the cost of up to 2dB loss in sensitivity.

NOTE:

At 50kHz IF frequency adjacent channels at +15kHz give undesired IF frequencies of 20kHz and 10kHz, respectively.

Limiter/Amplifier

The high gain of the limiter/amplifier provides AVC action and effective suppression of AM modulation. DC feedback of the limiter is decoupled at Pin 15.

The Signal Demodulator

The signal demodulator is a quadrature demodulator driven by the IF signal from the limiter and by a phase-shifted IF signal derived from an all-pass filter (see Figure 14).

This filter has a capacitor connected at Pin 17 which fixes the IF frequency. The IF frequency is where a 90 degree phase shift takes care of the center position in the demodulator output characteristics

(see Figure 15, showing the demodulator output (at Pin 4) as a function of the frequency, at 1mV input signal).

The AF Output Stage

The signal demodulator output is available at Pin 4, where a capacitor, C, serves for elimination of IF harmonics. This capacitor also influences the audio frequency response. The output from this stage, available at Pin 2, has an audio frequency response as shown in Figure 16, curve a. The output at Pin 2 can be muted.

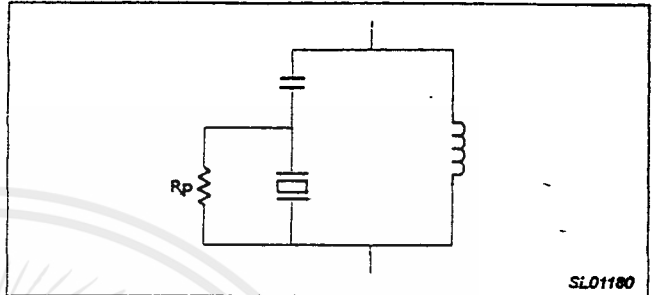


Figure 7.

Output Signal Filtering

Output signal filtering is required to suppress the IF harmonics and interference products of these harmonics with the higher-order Bessel components of the modulation. Active filtering with operational amplifiers has been used (see Figure 17). The frequency response of such a filter is given in Figure 16, Curve b, for an active second-order filter with an additional passive RC filter.

Output Amplification

The dimensioning of the operational amplifier of Figure 17a results in no amplification of the AF signal. In case amplification of this op amp is required, a feedback resistor and an RC filter at the reverse input can be added (see Figure 17b, for about 30dB amplification).

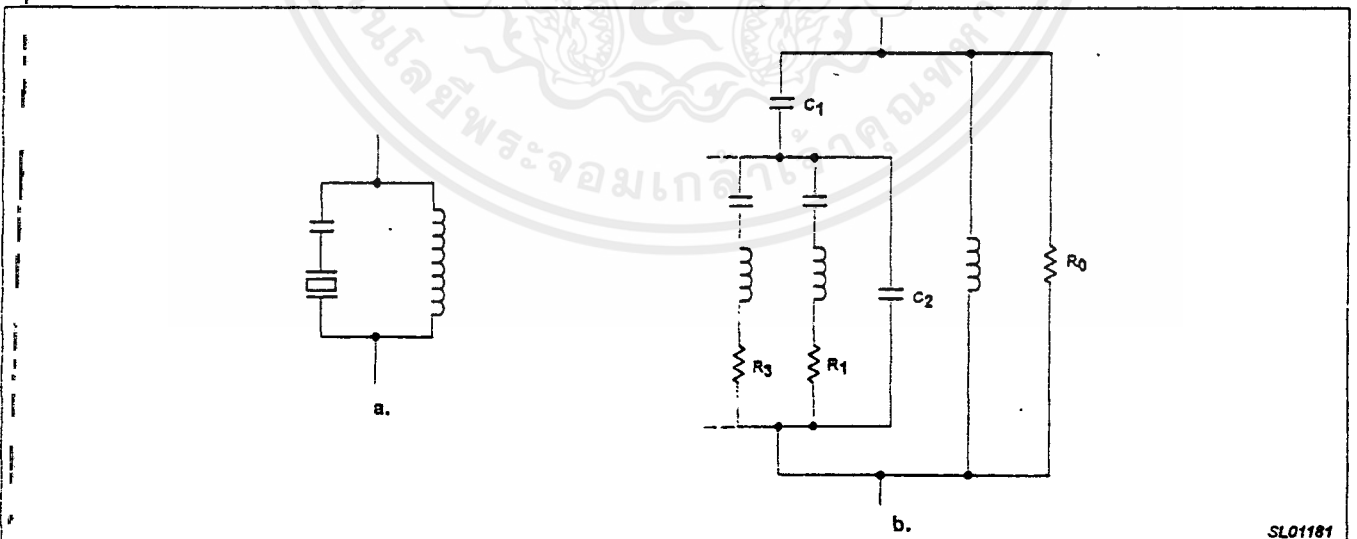


Figure 8.

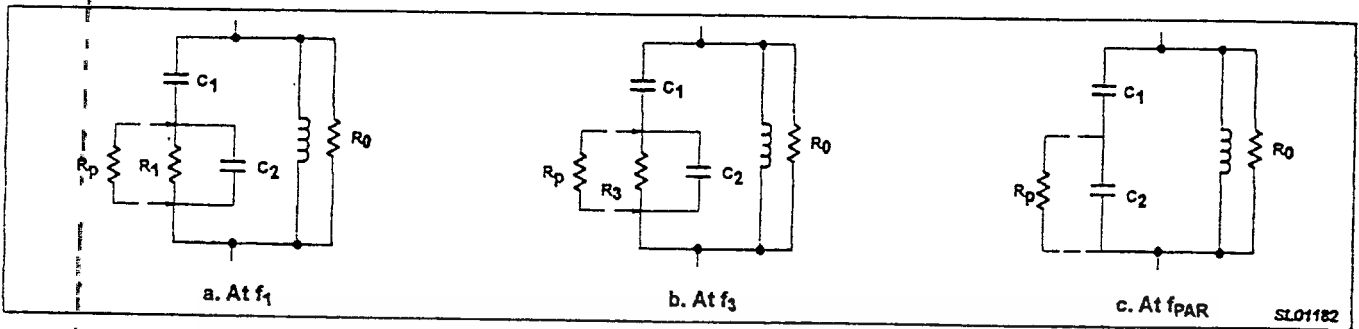


Figure 9.

MEASUREMENTS

For sensitivity, signal handling, and noise behavior information in a standard application as shown in Figure 18, the signal and noise output as a function of input signal has been measured at 1.7MHz, at 400Hz modulation where the deviation is ± 2.5 kHz (see Figure 19). As a result the S+N/N ratio is as given in Figure 19, Curve 3.

APPENDIX

RF-Tuned Input Circuit at 46MHz

In Figure 20 a filter is given which matches at 46MHz a 75Ω aerial to the input of the TDA7000. Extra suppression of RF frequencies outside the passband has been obtained by a trap function.

RF Pre-Stage at 46MHz

For better quality receivers at 46MHz, an RF pre-stage can be added (see Figure 21) to improve the noise figure. Without this transistor, a noise figure $F=11$ dB was found. With a transistor (BFY 90) with RC coupling at 3mA, $F=7$ dB or at 6mA $F=6$ dB.

With a transistor stage having an LC-tuned circuit, one can obtain $F=7$ dB at $I=0.3$ mA.

NOTE!

The noise figure includes image-noise.

An LC Oscillator at 1.7MHz

An LC oscillator can be designed with or without AFC. If for better stability external AFC is required, one can make use of the DC output of the signal demodulator, which delivers 80mV/kHz at a DC level of 0.65V to +supply. An LC oscillator as shown in Figure 22a, using a capacitor with a temperature coefficient of -150ppm, gives an oscillator signal of 190mV, with a temperature stability of 1kHz/50°.

With the use of AFC, as shown in Figure 22b, one can further improve the stability, as AFC reduces the influence of frequency changes in the transmitter (due to temperature influence or aging). The given circuit gives a factor 2 reduction. Note that the temperature behavior of the AFC diode has to be compensated. In Figure 22b, with BB405B having a capacitance of 18pF at the reverse voltage $V_4=0.7$ V, the temperature coefficient of the capacitor C has to be -200ppm.

AF Output Possibilities

The AF output from the signal demodulator, available at Pin 4, depends on the slope of the demodulator as shown in Figure 15. The TDA7000 AF output is also available at Pin 2 (see Figure 23). The important difference between the output at Pin 2 and the output at Pin 4 is that the Pin 4 output is amplified and limited before it is led to Pin 2 (see Figure 24). Moreover, the Pin 2 output is controlled

by the mute function, a mute which operates in case the received signal is bad as far as noise and distortion are concerned.

The Pin 2 output delivers a higher AF signal; however, the AF output spectrum shows more mixing products between IF harmonics and modulation frequency harmonics. This is due to the "limited output situation" at Pin 2. In narrow-band application with relatively large deviation these products are so high that extra AF output filtering is required and, moreover, the IF center frequency has to be higher compared to the concept, using AF output at Pin 4.

So for those sets where the mute/squelch function of the TDA7000 is not used, and the higher AF output is not required, the use of the AF output at Pin 4 is advised, giving less interfering products and simplified AF output filtering.

Squelch and Squelch Indication

The TDA7000 contains a mute function, controlled by a "waveform correlator", based on the exactness of the IF frequency.

The correlation circuit uses the IF frequency and an inverted version of it, which is delayed (phase-shifted) by half the period of nominal IF. The phase shift depends on the value of the capacitor at Pin 18 (see Figure 23).

This mute also operates at low field strength levels, where the noise in the IF signal indicates bad signal definition. (The correlation between IF signal and the inverted phase-shifted version is small due to fluctuations caused by noise; see Figure 25.) This field strength-dependent mute behavior is shown in Figure 26, Curve 2, measured at full mute operation. The AF output is not "fast-switched" by the mute function, but there is a "progressive (soft muting) switch". This soft muting reduces the audio output signal at low field strength levels, without degradation of the audio output signal under these conditions.

The capacitor, C_1 , at Pin 1 (see Figure 23) determines the time constant for the mute action.

Part operation of the mute is also a possibility (as shown by Figure 26, Curve 3) by circuiting a resistor in parallel with the mute capacitor at Pin 1.

In Figure 26 the small signal behavior with the mute disabled has been given also (see Curve 1).

One can make use of the mute output signal, available at Pin 1, to indicate squelch situation by an LED (see Figure 27). Operation of the mute by means of an external DC voltage (see Figure 28) is also possible.

Bell Signal Operation

To avoid tone decoder filters and tone decoder rectifiers for bell signal transmission, use can be made of the mute information in the TDA7000 to obtain a bell signal without the transmission of a bell pilot signal.

With a handset receiver as shown in Figure 23 in the "standby" position, the high mute output level turns amplifier 1 off via transistor T1 until a correct IF frequency is obtained. This situation appears at the moment that a bell signal switches the base unit in transmission mode. If the transmitted field strength is high enough to be received above a certain noise level, the mute level output goes down; T1 will be closed and amplifier 1 starts operating. However, due to feedback, this amplifier starts oscillating at a low frequency (a frequency dependent on the filter concept). This low-frequency signal serves for bell signal information at the loudspeaker.

Switching the handset to "talk" position will stop oscillation. Then amplifier 1 serves to amplify normal speech information.

Mute at Dialing

During dial operation, the key-pulsar IC delivers a mute voltage. This voltage can be used to mute the AF amplifier, e.g., via T1 of the bell signal circuit/amplifier (see Figure 23).

CONCLUSIONS

The application of the TDA7000 in the remote unit (handset) as narrow-band FM receiver is very attractive, as the TDA7000 reduces assembly and post-production alignment costs. The only tunable circuit is the oscillator circuit, which can be a simple crystal-controlled tank circuit.

A TDA7000 with:

- fifth-order IF filter
- third-order AF output filter
- matched input circuit
- crystal oscillator tank circuit
- disabled mute circuit

gives a sensitivity of $2.5\mu\text{V}$ for 20dB signal-to-noise ratio, at adjacent channel selectivity of 40dB (at 15kHz) in cordless telephone application at 1.7MHz.

The TDA7000 circuit is:

- without an RF pre-stage
- without RF-tuned circuits
- without oscillator transistor (and its components)
- without LC or ceramic filters in IF and demodulator.

For improved performance, the TDA7000 circuit can be expanded:

- with an RF pre-stage and RF selectivity
- with higher-order IF filtering
- with mute/squelch function.

For reduced performance the TDA7000 circuit can be simplified:

- to LC-tuned oscillator
- to lower-order IF filter
- to bell signal operation without pilot transmission.

Previously published as "BAE83135," Eindhoven, The Netherlands, December 20, 1983.

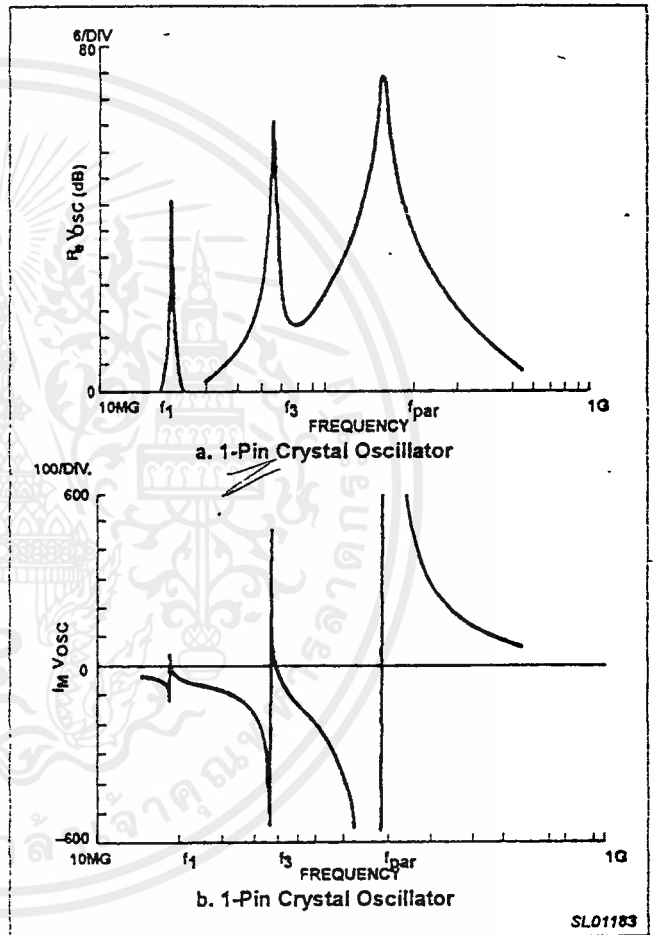
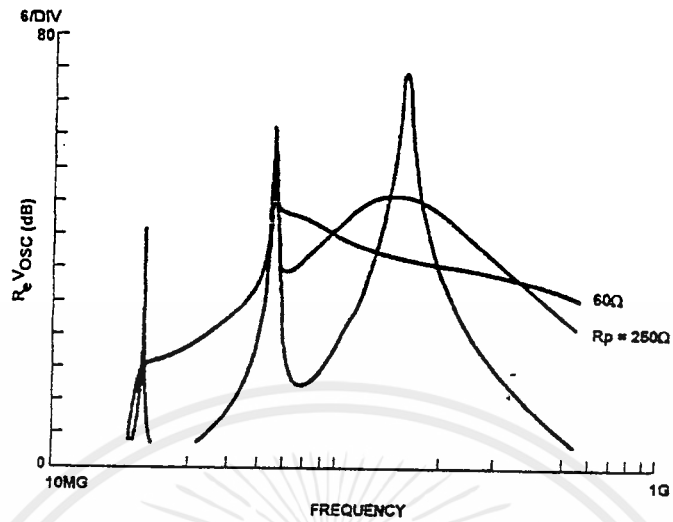
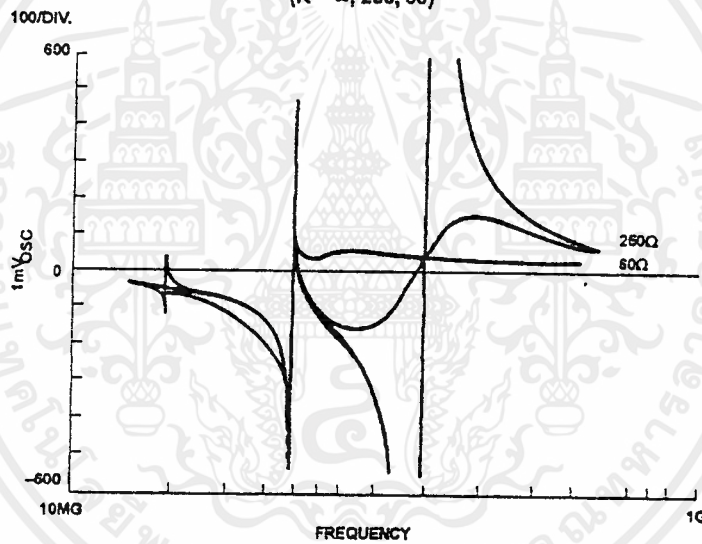


Figure 10.



a. 1-Pin Crystal Oscillator
($R = \infty, 250, 60$)



b. 1-Pin Crystal Oscillator
($R = \infty, 250, 60$)

SL01184

Figure 11.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

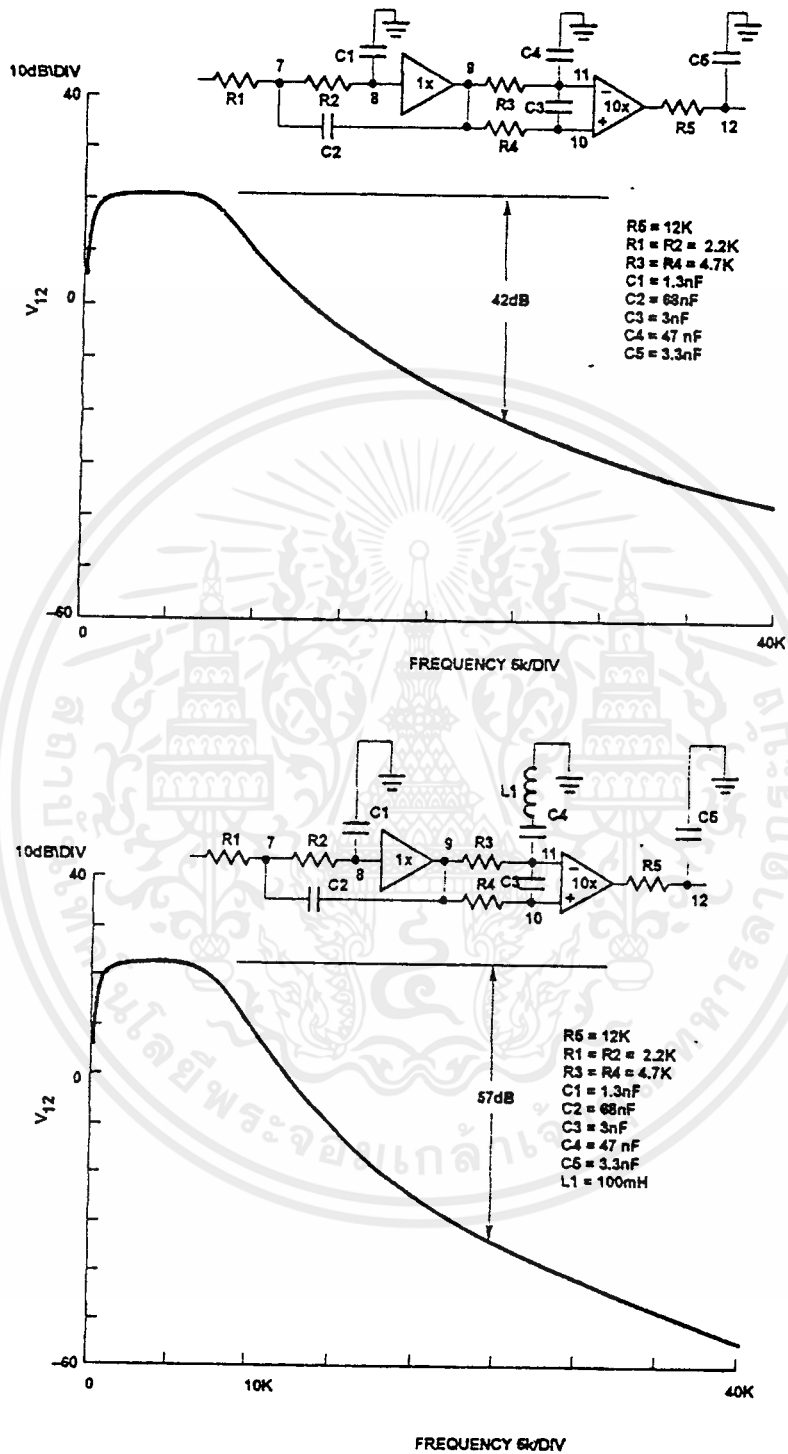


Figure 12.

SL01185

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

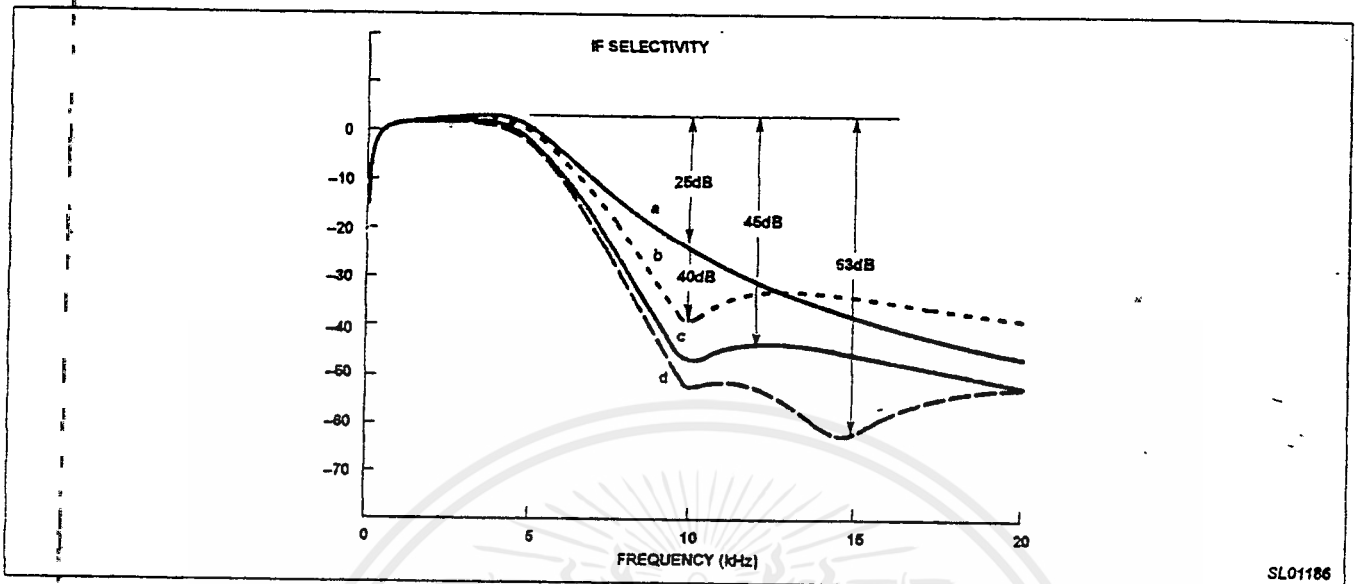


Figure 12 (Continued)

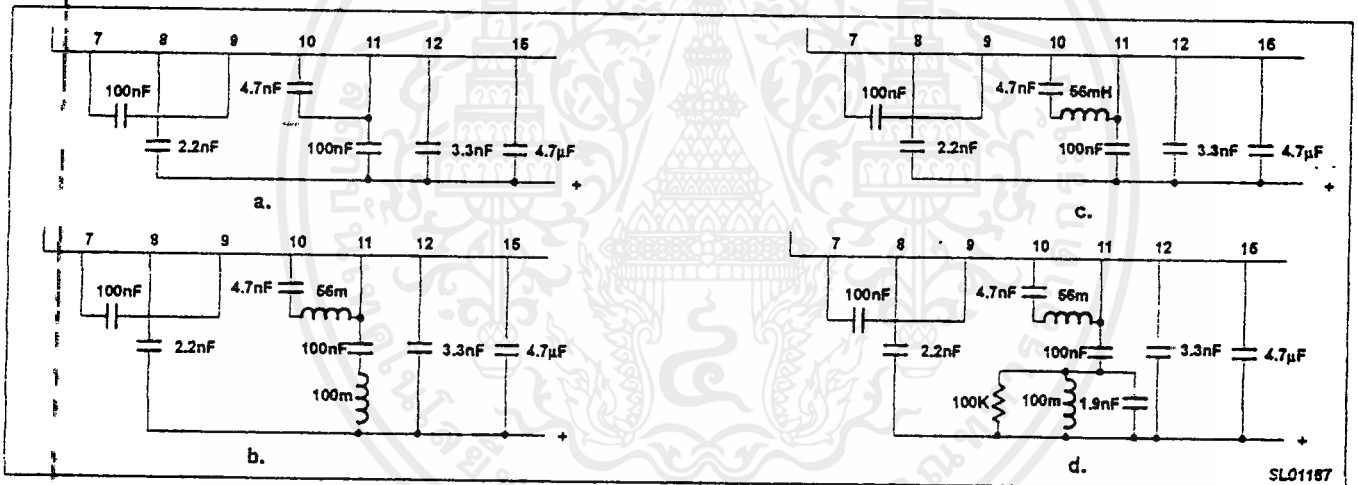


Figure 13.

NOTES:
 With $R_2 = 0$.
 $\phi \approx -2 \tan^{-1} \omega R_1 C_{17}$
 for $\phi = -90^\circ$, $C_{17} = \frac{1}{\omega R_1} = 4.1nF$ for $f_{IF} = 5kHz$.

To improve the performance of the all-pass filter with the amplitude limited IF waveform, R_2 has been added. Since this influences the phase angle, the value of C_{17} must be increased by 13%, i.e., to 4.7nF.

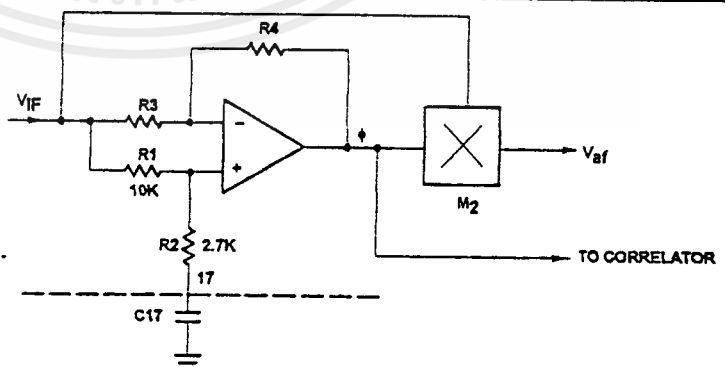


Figure 14. FM Demodulator Phase-Shift Circuit (All-Pass Filter)

SL01188

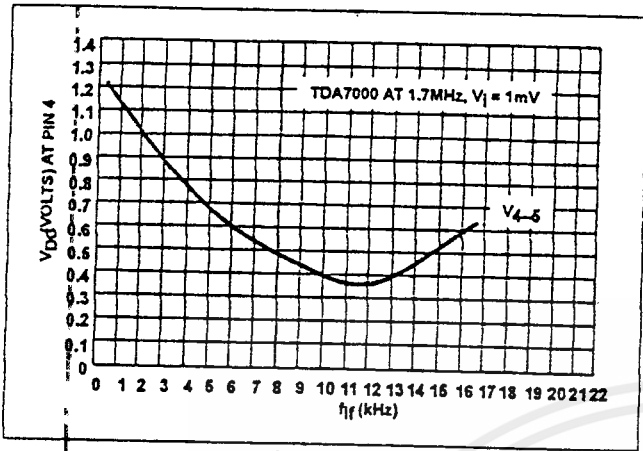


Figure 15.

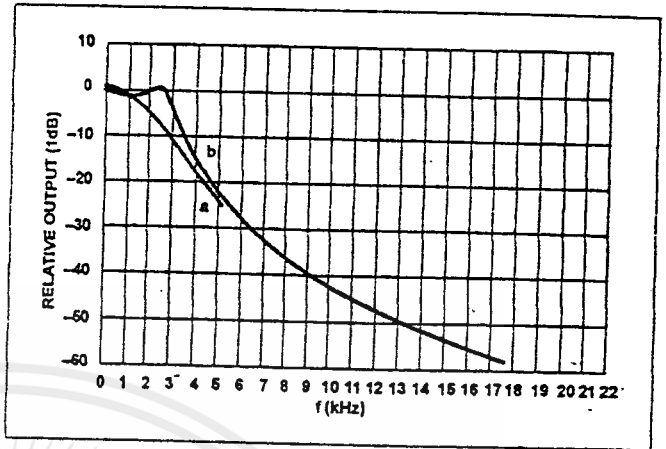


Figure 16.

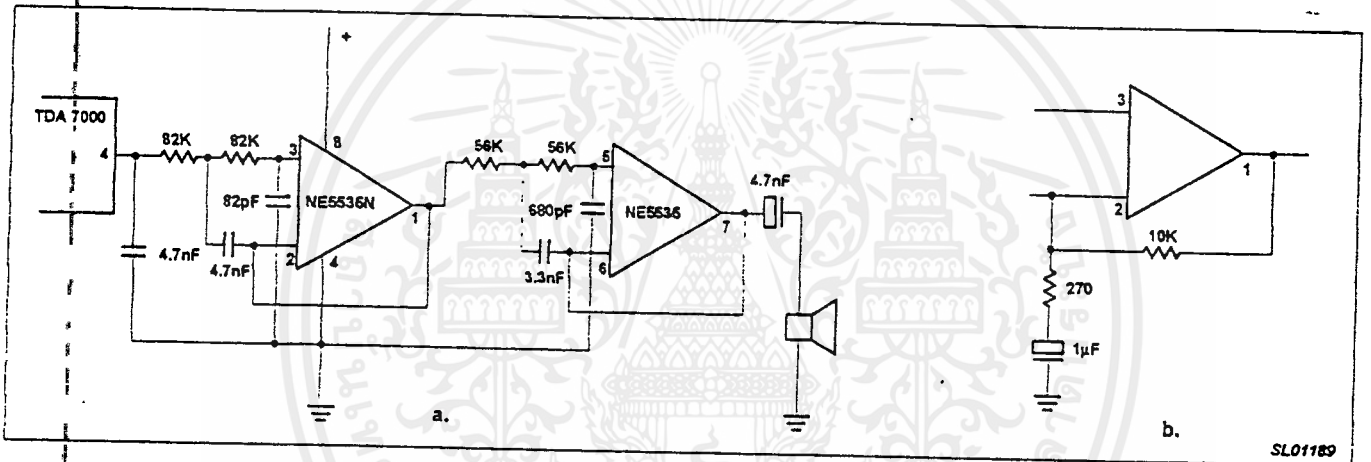


Figure 17.

SL01189

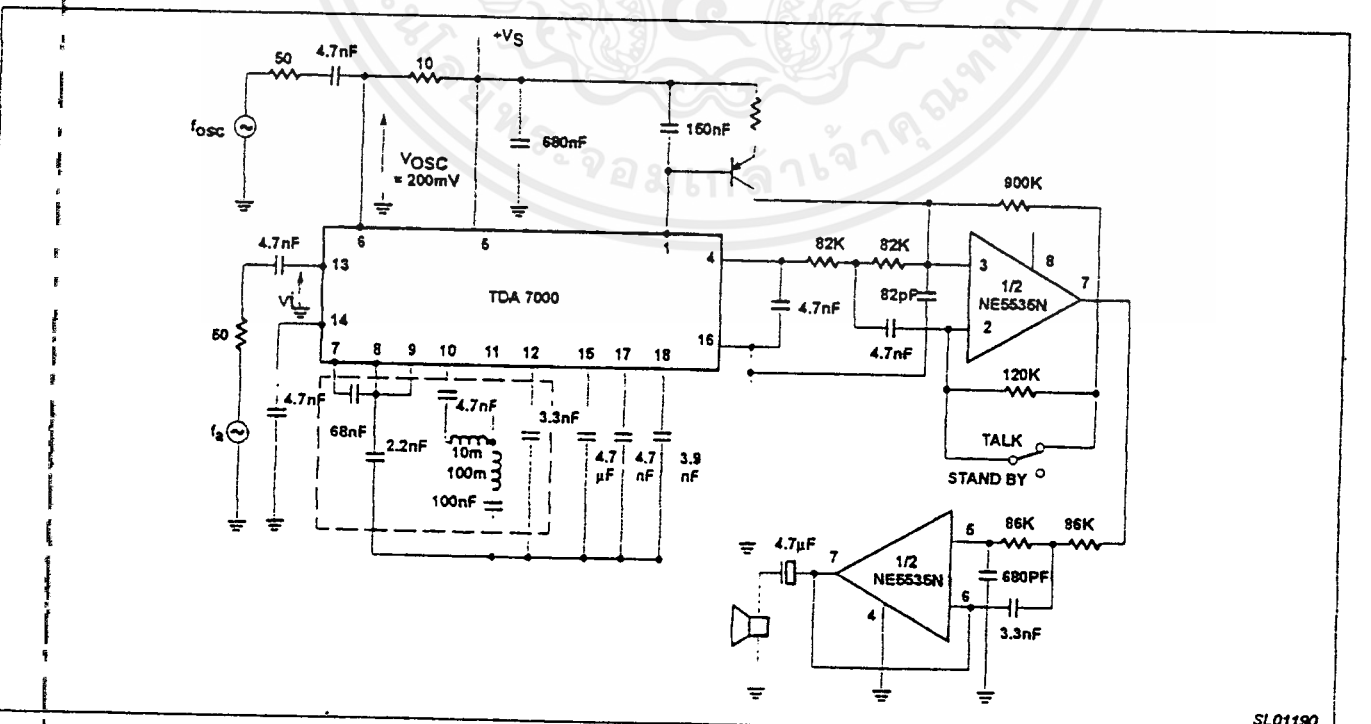


Figure 18.

SL01190

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

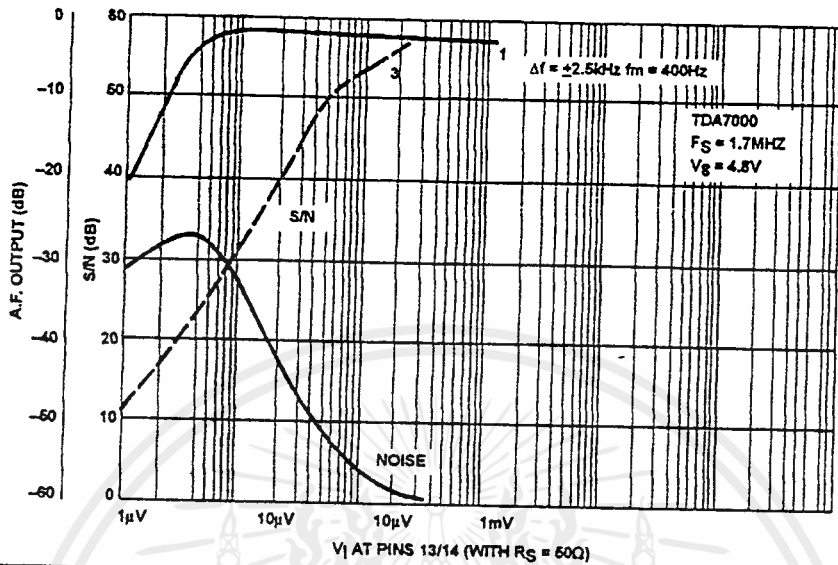


Figure 19.

SL01191

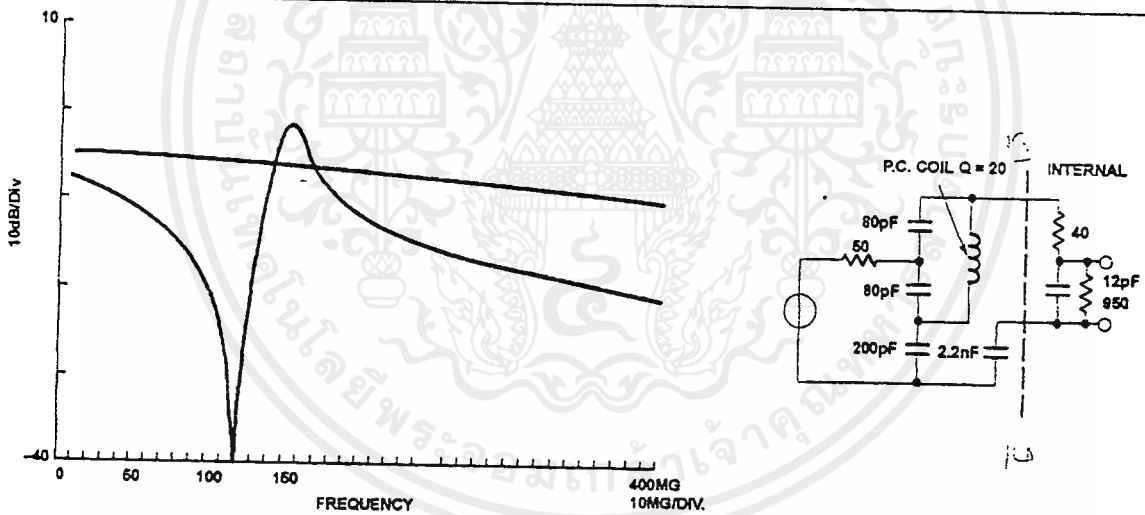


Figure 20.

SL01192

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

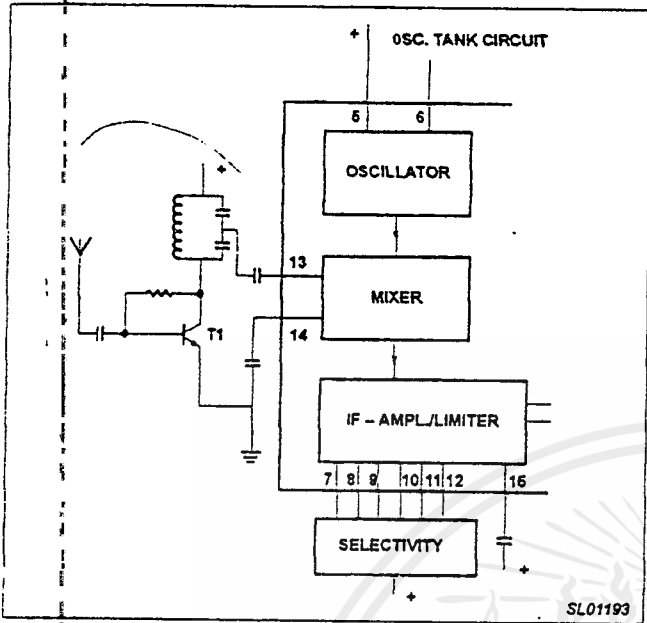


Figure 21.

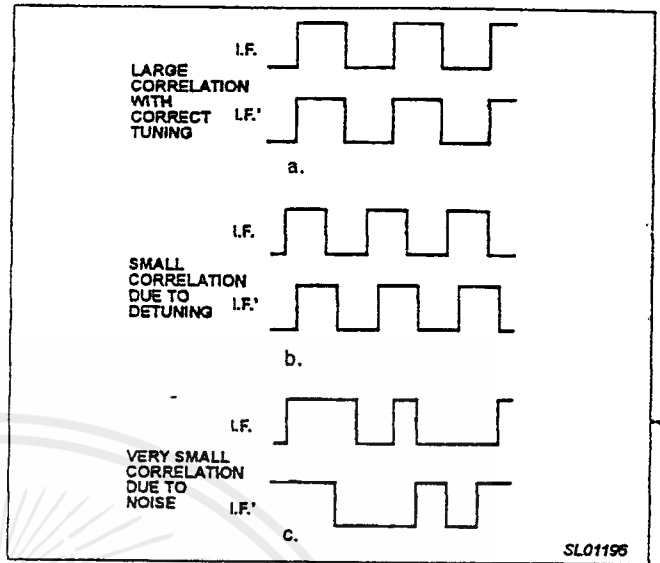


Figure 24. Function of the Correlation Muting System

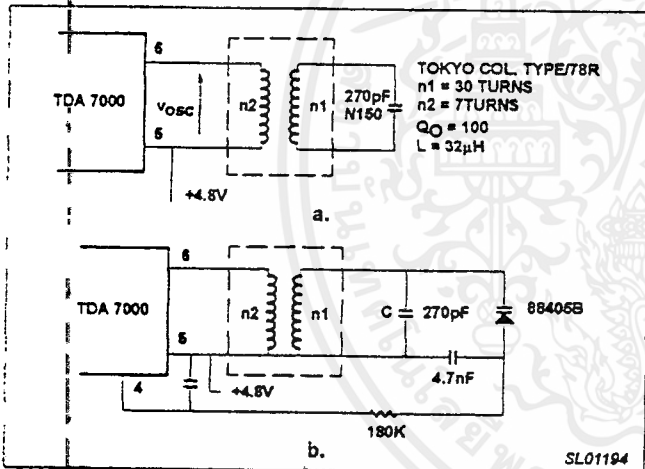


Figure 22.

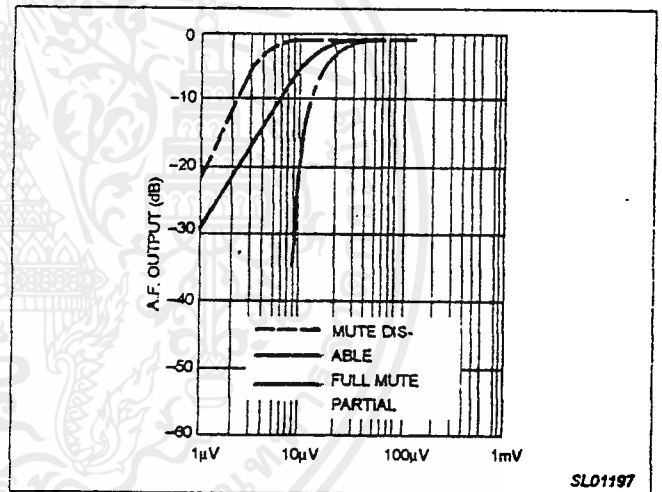


Figure 25.

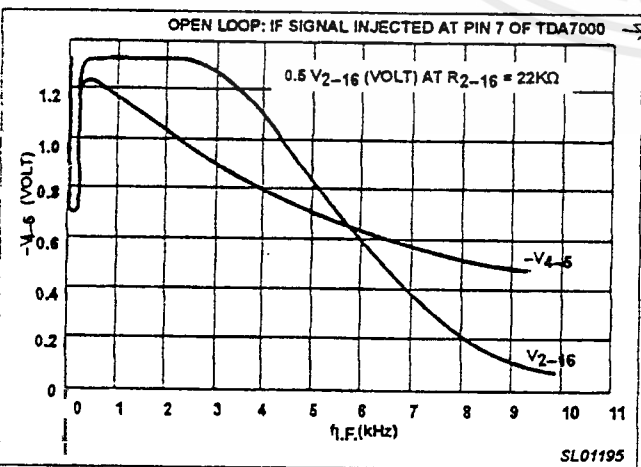


Figure 23. Demodulator Characteristics

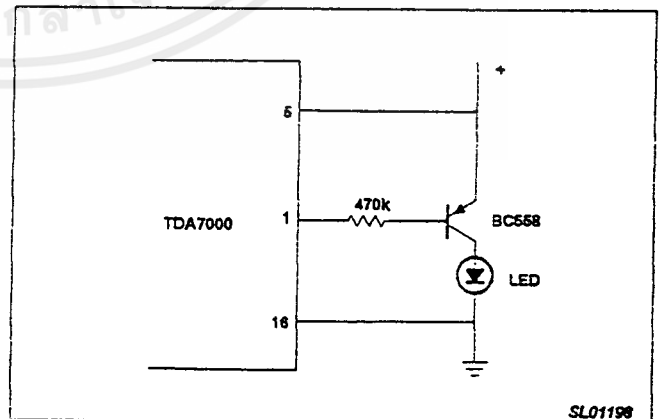
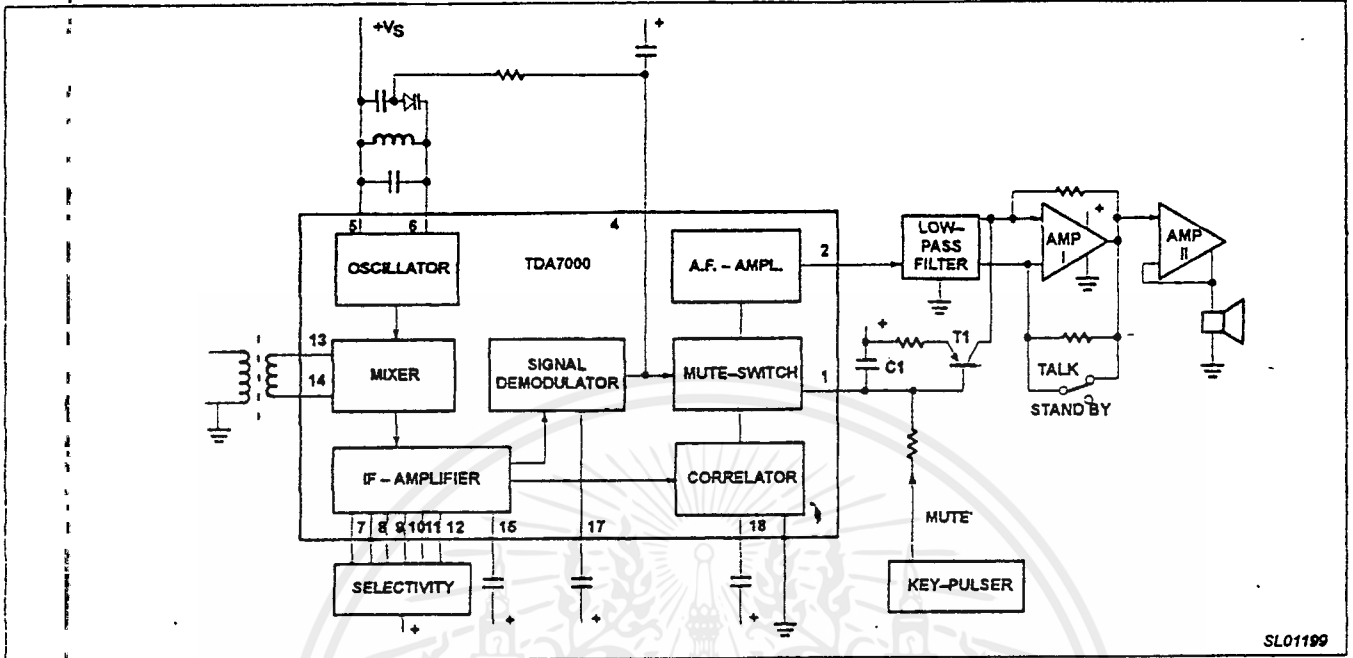


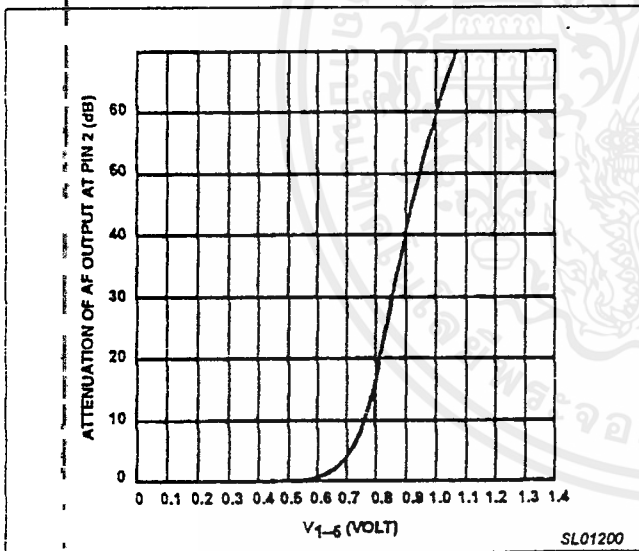
Figure 26. Function of the Correlation Muting System

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



SL01199

Figure 27. Remote Unit Receiver: 1.7MHz



SL01200

Figure 28.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. S.J. Cahill , "DIGITAL AND MICROPROCESSOR ENGINEERING , " Second Edition , Ellis Horwood Limited , pp. 171-174 ,1993.
2. Denton J. Dailey , " Operational Amplifiers and Linear Integrated Circuits THEORY AND APPLICATIONS , " McGraw – Hill Inc. , pp. 69-71,1989.
3. Wayne Tomasi , " ELECTRONIC COMMUNICATIONS SYSTEMS Fundamentals Through Advanced , " Prentice – Hall Inc., pp. 290-295,326-327,1998.
4. THOMAS A.ADAMSON, " DIGITAL SYSTEMS LOGIC AND APPLICATIONS , " Delmar Publishers Inc., pp. 119-122,485-486,557-559,1989.
5. THEODORE F. BOGART, JR. , " INTRODUCTION TO DIGITAL CIRCUITS , " McGraw – Hill Publishing Company, pp. 336-339,467-469,1992.
6. WALTER G. JUNG, "IC TIMER COOKBOOK , " Second Edition , Howard W. Sams&Co., pp 17-38,1989.
7. สุชาติ กังวารจิตต์ , "เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร , " บริษัท ซีเอ็ดดูเคชั่น จำกัด , หน้า 93 , 2538

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้ด้วยดีต้องขอขอบคุณผู้มีส่วนเกี่ยวข้องดังนี้

รศ. ดร. วิวัฒน์ กิรานนท์ , รศ.ดร. ปราโมทย์ วาดเขียน , อาจารย์วิภา แสงพิสิทธิ์ อาจารย์
ที่ปรึกษาให้คำแนะนำและความช่วยเหลือต่าง ๆ เป็นอย่างดี

เพื่อน ๆ ปี 4 ในห้องโปรเจกต์ทุกคนที่คอยช่วยเหลือและเป็นกำลังใจมาโดยตลอด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้