



ไมโครคอนโทรลเลอร์ควบคุมอุปกรณ์ผ่านคู่สาย บาลานซ์  
**EQUIPMENTS CONTROLLED VIA BALANCED WIRE  
 BASED-MICROCONTROLLER**



โดย  
 นายจิระศักดิ์ มากทอง  
 นายภิญญพงษ์ โขมพัตร  
 นายอภิชาติ เกษีมาศ

๐๐๐

วัน เดือน ปี..... 22.ค.ค. 2541  
 เลขทะเบียน..... 039098  
 เลขเรียกหนังสือ... T 40๒๕๘ จ 5๒๘๘

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
 สาขาวิชาวิศวกรรมโทรคมนาคม  
 สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
 ปีการศึกษา 2540

๐ 3  
 ๕ ๖

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง **039098**

ไมโครคอนโทรลเลอร์ควบคุมอุปกรณ์ผ่านคู่สาย บาลานซ์  
EQUIPMENTS CONTROLLED VIA BALANCED WIRE  
BASED-MICROCONTROLLER



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ไมโครคอนโทรลเลอร์ควบคุมอุปกรณ์ผ่านคู่สาย บาลานซ์

**EQUIPMENTS CONTROLLED VIA BALANCED WIRE**


**BASED-MICROCONTROLLER**

ผู้จัดทำ

1 นายจิระศักดิ์ มากทอง 38013005

2 นายภิญญพงษ์ โขมพัตร 38013021

3 นายอภิชาติ เกร์ภาส 38013042

  
..... อาจารย์ที่ปรึกษา  
( คร. ปัญญา จูติมัทธินิมา )



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไมโครคอนโทรลเลอร์ควบคุมอุปกรณ์ผ่านคู่สาย บาลานซ์  
EQUIPMENTS CONTROLLED VIA BALANCED WIRE  
BASED-MICROCONTROLLER

โดย นายจิระศักดิ์ มากทอง 38013005  
นายภิญญาพงษ์ โขมพัตร 38013021  
นายอภิชาติ เกร็ภาส 38013042

อาจารย์ที่ปรึกษา คร. ปัญญา วุฒิมัชฌิมา

**บทคัดย่อ**

โครงการนี้เป็นการศึกษาควบคุมอุปกรณ์เครื่องใช้ไฟฟ้าโดยใช้ไมโครคอนโทรลเลอร์ ( Microcontroller ) และตรวจสอบสถานะเปิด ปิด ของเครื่องใช้ไฟฟ้าที่มีการใช้งานจำนวนมาก ( ในระบบนี้จะสามารถออกแบบให้ควบคุมและตรวจสอบอุปกรณ์ได้ถึง 1024 อุปกรณ์ )

หลักการของโครงการนี้จะใช้ไมโครคอนโทรลเลอร์ ตระกูล 51 เป็นตัวควบคุมหลัก และใช้แฟลชไมโครคอนโทรลเลอร์ ( Flash Microcontroller ) เป็นตัวลูก ซึ่งเมื่อกำหนดให้ระบบทำงานเป็น มัลติ-โพรเซสเซอร์ ( Multiprocessor ) จะสามารถต่อตัวลูกได้ถึง 256 ตัว และเมื่อกำหนดให้ตัวลูก 1 ตัว ควบคุมอุปกรณ์ได้ 4 อุปกรณ์ จะทำให้ระบบนี้ควบคุมอุปกรณ์ได้ 1024 อุปกรณ์ การติดต่อระหว่างตัวควบคุมหลักและตัวลูก จะรับ-ส่งข้อมูลแบบบาลานซ์ตามคุณลักษณะทางไฟฟ้าของมาตรฐาน RS-422 ฝ่ายสายนำสัญญาณหนึ่งคู่สาย เพื่อติดต่อไปยังตัวลูกในการตรวจสอบสถานะและควบคุมอุปกรณ์

**ABSTRACT**

Microcontroller has controlled the electrical equipments and checked various kinds of electric equipments ( This system can be designed for checking and control equipment about 1024 equipments ).

The principle of this system use microcontroller serie 51 to be main controller and flash microcontroller is distributer. Where system is multiprocessor mode. It could connect to 256 distributer. And where set a distributer to control 4 equipments so this system could connect to 1024 equipments. The connection main controller to distributer. Main controller's data transmitting and receiving via balanced wire depended on electrical charecteristics RS-422 standard which use conductor a signal wire line for connect to distributer to check status and control equipments.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

บทที่ 1	บทนำ	1
	การรับ-ส่งสัญญาณ	1
	มาตรฐานสากลในการอินเตอร์เฟส (Interface)	2
บทที่ 2	ทฤษฎีและหลักการ	4
	การรับ-ส่งสัญญาณแบบบาลานซ์ (BALANCED) และ อับบาลานซ์ (UNBALANCED)	4
	คุณลักษณะทางไฟฟ้าของ RS-422	7
	การสื่อสารข้อมูลแบบอนุกรมใน MCS-51	13
	การสื่อสารระหว่างไมโครคอนโทรลเลอร์หลายตัว	16
	อัตราเร็วในการรับและส่งข้อมูล	18
	อธิบายการทำงานพอร์ตสื่อสารข้อมูลแบบอนุกรม (โหมด 2 และ 3 เพิ่มเติม)	24
บทที่ 3	การออกแบบสร้าง	29
	การเชื่อมต่อหน่วยความจำคำสั่งและข้อมูล	29
	การเชื่อมต่อจอแสดงผล แอล ซี ดี	30
	การต่อคีย์บอร์ด	31
	การเชื่อมต่อพอร์ตสื่อสารอนุกรม	33
	ขั้นตอนการทำงานโดยรวมของระบบ	36
	ระบบตัวรับส่งปลายทาง	40
บทที่ 4	การทดลองและผลการทดลอง	44
	ส่วนของการส่งผ่านข้อมูล	44
	การติดต่อส่งผ่านคำสั่งควบคุมตรวจสอบอุปกรณ์ปลายทาง	47
บทที่ 5	วิจารณ์ และสรุปผลการทดลอง	51
ภาคผนวก		

## สารบัญรูป

รูปที่ 1.1	แสดงการสื่อสารข้อมูลแบ่งตามลักษณะการส่ง	2
รูปที่ 2.1	การอินเตอร์เฟสของ RS-232C	4
รูปที่ 2.2	การรับ-ส่งข้อมูลแบบอับบาลานซ์	4
รูปที่ 2.3	การอินเตอร์เฟสของ RS-423A	5
รูปที่ 2.4	การรับ-ส่งข้อมูลแบบอับบาลานซ์	5
รูปที่ 2.5	การอินเตอร์เฟสของ RS-422A	6
รูปที่ 2.6	การรับ-ส่งข้อมูลแบบบาลานซ์	6
รูปที่ 2.7	แสดงการเปรียบเทียบการอินเตอร์เฟสแบบบาลานซ์ และ อับบาลานซ์	7
รูปที่ 2.8	วงจร อินเตอร์เฟสแบบบาลานซ์	8
รูปที่ 2.9	รูปแสดงการวัดพารามิเตอร์ (parameter) ของตัวส่ง	9
รูปที่ 2.10	รูปแสดงสัญญาณเอาต์พุตของตัวส่ง	10
รูปที่ 2.11	รูปแสดงกระแสและแรงดันอินพุตของตัวรับ	11
รูปที่ 2.12	รูปแสดงระดับสัญญาณอินพุตที่ตัวสามารถรับได้	11
รูปที่ 2.13	รูปแสดงความไวของอินพุตของตัวรับ	12
รูปที่ 2.14	โพลาริตี ของสัญญาณตามมาตรฐาน RS-422-A	13
รูปที่ 2.15	แสดงข้อมูลที่รับ-ส่งข้อมูลในโหมด 0 ส่งผ่านขา TxD	14
รูปที่ 2.16	แสดงข้อมูลที่รับ-ส่งในการทำงานของพอร์ตสื่อสารข้อมูลอนุกรมโหมด 1	15
รูปที่ 2.17	แสดงข้อมูลที่รับ-ส่งในการทำงานของพอร์ตสื่อสารข้อมูลอนุกรมโหมด 2 และ 3	15
รูปที่ 2.18	แสดงรีจิสเตอร์ใช้งานเฉพาะ SCON	18
รูปที่ 2.19	ไทมเมอร์ 2 ในการทำงานเป็นตัวกำหนด Baud Rate	21
รูปที่ 2.20	การทำงานของพอร์ตสื่อสารอนุกรมโหมด 2	25
รูปที่ 2.21	การทำงานของพอร์ตสื่อสารอนุกรมโหมด 3	26
รูปที่ 2.22	แสดงวงจรการเชื่อมต่อพอร์ตสื่อสารข้อมูลแบบอนุกรมของ MCS - 51 ตามมาตรฐาน RS 232	28
รูปที่ 3.1	การต่อหน่วยความจำ ROM และ RAM	29
รูปที่ 3.2	การเชื่อมต่อจอ แอล ซี ดี กับ ไมโครคอนโทรลเลอร์	30
รูปที่ 3.3	โพลัวซาร์ทแสดงการเซตค่าเริ่มต้น	31
รูปที่ 3.4	โพลัวซาร์ทโปรแกรมการอ่านคีย์บอร์ด	32
รูปที่ 3.5	แสดงการเชื่อมต่อคีย์บอร์ดกับ ไมโครคอนโทรลเลอร์	33
รูปที่ 3.6	โครงสร้างของ ไอซีเบอร์ DS 75176	34
รูปที่ 3.7	โพลัวซาร์ทแสดงขั้นตอนการส่งข้อมูล	35
รูปที่ 3.8	การต่อ DS75176 เข้ากับ 8032	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษา

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.9	โพลีชาร์ทแสดงขั้นตอนการทำงานของระบบรับ-ส่งข้อมูลปลายทาง	36
รูปที่ 3.10	โพลีชาร์ทแสดงขั้นตอนการทำงานของระบบโดยรวม	38
รูปที่ 3.10 (ต่อ)	โพลีชาร์ทแสดงขั้นตอนการทำงานของระบบโดยรวม	39
รูปที่ 3.10 (ต่อ)	โพลีชาร์ทแสดงขั้นตอนการทำงานของระบบโดยรวม	40
รูปที่ 3.11	โพลีชาร์ทแสดงขั้นตอนการทำงานของระบบปลายทาง	41
รูปที่ 3.12	รูปแสดงวงจรควบคุมอุปกรณ์	42
รูปที่ 3.13	รูปแสดงวงจรภาคจ่ายไฟ	42
รูปที่ 3.14	รูปแสดงการวางอุปกรณ์ของตัวแม่	43
รูปที่ 3.15	รูปแสดงการวางอุปกรณ์ของตัวลูก	43
รูปที่ 4.1	การต่อวงจรทดลองระบบส่ง	44
รูปที่ 4.2	รูปสัญญาณในคู่สายวัดที่เอาท์พุทของตัวส่ง	45
รูปที่ 4.3	ระดับแรงดันเทียบระหว่างสายส่ง 2 เส้นที่ใช้สายยาว 100 เมตร	46
รูปที่ 4.4	ระดับแรงดันเทียบระหว่างสายส่ง 2 เส้นที่ใช้สายยาว 500 เมตร	46
รูปที่ 4.5	ระดับแรงดันเทียบระหว่างสายส่ง 2 เส้นที่ใช้สายยาว 900 เมตร	47
รูปที่ 4.6	การต่อระบบควบคุม	47
รูปที่ 4.7	แสดงการต่ออุปกรณ์ทดลอง	48
รูปที่ 4.8	รูปแสดงหน้าจอ CONTROL MENU	48
รูปที่ 4.9	แสดงการติดต่อไม่สำเร็จ	49
รูปที่ 4.10	การควบคุมการเปิดได้สำเร็จ	49
รูปที่ 4.11	แสดงการควบคุมการปิดได้สำเร็จ	49
รูปที่ 4.12	แสดงการตรวจสอบอุปกรณ์ปลายทาง	50

## สารบัญตาราง

ตารางที่ 2.1	ค่าที่ต้องนำไปไว้ในรีจิสเตอร์ของไทมเมอร์ 1 เมื่อใช้ BAUD RATE มาตรฐานต่าง ๆ	20
ตารางที่ 2.2	แสดงค่าที่ต้องโหลดไปไว้ในรีจิสเตอร์ RCAP2L และ RCAP2H ของ ไทมเมอร์ 2	22
ตารางที่ 3.1	ตารางฟังก์ชันของ DS 75176	34



## บทที่ 1

### บทนำ

ในปัจจุบันได้มีการนำระบบการควบคุมการทำงานของอุปกรณ์ไฟฟ้าชนิดต่างๆ หรืออุปกรณ์ทางเครื่องกลโดยผ่านสวิทซ์ทางไฟฟ้าที่มีการใช้งานร่วมกันเป็นจำนวนมากและมีบริเวณการใช้งานที่กว้างเช่นการควบคุมไฟฟ้าของสนามบินพาณิชย์ขนาดใหญ่ การควบคุมและตรวจสอบสถานะของอุปกรณ์ต่างๆ ในโรงงานขนาดใหญ่ ในตึกสูงๆ การควบคุมสัญญาณไฟจราจร การตรวจสอบความชื้นในสายเคเบิลโทรศัพท์ ระบบต่างๆ ที่ได้กล่าวมานอกจากต้องอาศัยการควบคุมการตรวจสอบที่มีประสิทธิภาพแล้วยังจะต้องคำนึงถึงความสะดวก การประหยัดเวลาและค่าใช้จ่าย จึงมักมีการสร้างให้มีการทำงานเป็นศูนย์กลางควบคุมอุปกรณ์ทั้งหมด

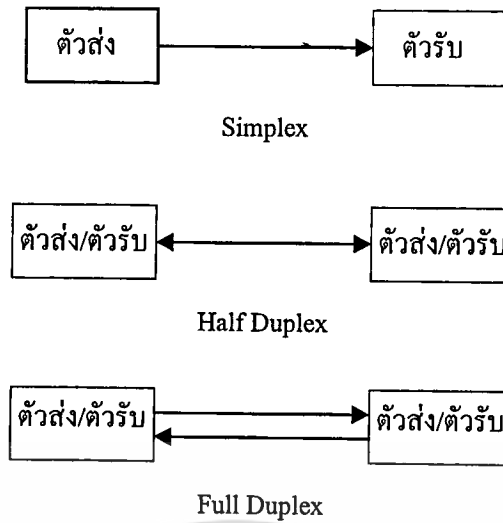
การใช้ไมโครคอนโทรลเลอร์ ( Microcontroller ) โดยระบบมัลติโพรเซสเซอร์ ( Multiprocessor ) ก็เป็นอีกทางเลือกหนึ่งที่ค่อนข้างจะเหมาะสม ทั้งทางด้านประสิทธิภาพการทำงาน ความสะดวกในการใช้งาน ความประหยัดเมื่อนำระบบมัลติโพรเซสเซอร์มาใช้ติดต่อผ่านคู่สายสัญญาณโดยมาตรฐาน RS-422 ซึ่งมาตรฐานนี้จะมีคุณลักษณะการรับส่งสัญญาณแบบบาลานซ์ เมื่อส่งข้อมูลด้วยอัตราเร็ว 9600 บิตต่อวินาที จะสามารถส่งได้ระยะทางสูงสุดถึง 1.2 กิโลเมตร หากต้องการส่งระยะทางที่ไกลกว่านี้ก็สามารคนำอุปกรณ์ทวนสัญญาณ ( Repeater ) มาใช้ได้

โดยพื้นฐานการทำงานแบบมัลติโพรเซสเซอร์ผ่านสายนำสัญญาณแบบอนุกรมจะประกอบด้วยตัวควบคุมหลัก ( Master ) และตัวควบคุมรอง ( Slave ) โดยตัวควบคุมรองแต่ละตัวจะมีรหัสตำแหน่งที่แตกต่างกัน ระบบทั้งหมดจะถูกควบคุมด้วยตัวควบคุมหลัก ติดต่อผ่านตัวควบคุมรองโดยระบุตำแหน่งตัวที่ต้องการติดต่อเพื่อควบคุมหรือตรวจสอบ ซึ่งปกติตัวควบคุมรองจะทำงานด้วยตัวเองอย่างอิสระจากตัวควบคุมหลัก แต่เมื่อมีการควบคุมหรือตรวจสอบจากตัวควบคุมหลักก็จะทำการตอบสนองตามคำสั่งที่ได้รับ เมื่อเสร็จสิ้นขบวนการติดต่อจะทำงานในสภาวะปกติต่อไป

#### การรับ-ส่งสัญญาณ

ถ้าจะพิจารณาลักษณะของการรับ-ส่งข้อมูล ภายในสายส่งแล้ว จะสามารถแบ่งออกได้เป็น 3 ลักษณะคือ

1. การส่งข้อมูลทิศทางเดียว ( Simplex ) คือ การส่งผ่านข้อมูลได้ทางเดียว โดยสามารถกำหนดได้ตายตัวว่า เครื่องรับ หรือ เครื่องส่ง เช่นการกระจายเสียงวิทยุ หรือ โทรทัศน์ และการผ่านข้อมูลจากเครื่องคอมพิวเตอร์ ไปยังเครื่อง Printer
2. การส่งข้อมูลแบบสองทิศทางแต่ได้ตอบกันไม่ได้ ( Half Duplex ) คือ ทั้งต้นทางปลายทาง สามารถรับ-ส่ง ข้อมูล ได้ แต่จะต้องทำกันคนละช่วงเวลา เช่น ระบบวิทยุติดต่อ
3. การส่งข้อมูลแบบสองทิศทางและได้ตอบกันได้ในเวลาเดียวกัน ( Full Duplex ) คือ การรับส่งและส่งข้อมูลที่ ทั้งต้นทางและปลายทาง ต่างก็ทำหน้าที่ ทั้งรับและส่งข้อมูลกันได้โดยอิสระในเวลาเดียวกัน เช่นระบบการสื่อสารโทรศัพท์ และการสื่อสารคอมพิวเตอร์ เป็นต้น



รูปที่ 1.1 แสดงการสื่อสารข้อมูลแบ่งตามลักษณะการส่ง

การสื่อสารข้อมูลที่ใช้งานอยู่ในปัจจุบันได้มีการกำหนดมาตรฐานการรับ-ส่งข้อมูลไว้หลายมาตรฐาน แต่ที่นิยมใช้งานกันอย่างกว้างขวางคือการสื่อสารข้อมูลอนุกรมตามมาตรฐาน RS-232C เนื่องจากเป็นระบบที่ใช้ในการสื่อสารข้อมูลในเครื่องไมโครคอมพิวเตอร์ IBM PC มาตรฐาน RS-232C มีโครงสร้างเป็นแบบจุดต่อจุด ถูกออกแบบมาเพื่อใช้เชื่อมโยงกับโมเด็ม ข้อมูลดิจิทัลเมื่อส่งตามมาตรฐาน RS-232C โดยไม่ผ่านโมเด็มจะส่งได้ไกลสุด 15 เมตรที่ความเร็ว 20 กิโลบิตต่อวินาที จึงมีการพัฒนามาตรฐานการสื่อสารแบบใหม่ที่สามารถส่งข้อมูลได้ไกลขึ้น เช่น มาตรฐาน RS-422 A, RS-423 A, RS-485 และ RS-449 เป็นต้น

ตามมาตรฐาน RS-422 A จะใช้การส่งสัญญาณแบบดิฟเฟอเรนเชียล โดยการเปรียบเทียบระดับสัญญาณระหว่างคู่สาย สัญญาณรบกวนทั้งสองเส้นจะมีค่าที่เท่ากัน นั่นคือขนาดผลต่างของสัญญาณมีค่าคงเดิม ทำให้สามารถส่งสัญญาณได้ไกลขึ้น

#### มาตรฐานสากลในการ อินเทอร์เน็ต (Interface)

-EIA ( Electronics Industries Association ) เป็นกลุ่มผู้ค้า ที่ทำการกำหนดมาตรฐาน การผลิต อุปกรณ์ และ ชิ้นส่วน Electronics ของการสื่อสารวิทยุ และ โทรทัศน์

-CCITT ( Internation Consultative Committee For Telephone And Telegraph ) คือองค์กรผู้กำหนดมาตรฐาน ทางด้านการสื่อสาร สำหรับผู้ที่อยู่ในวงการการสื่อสารมาตรฐานนี้ มีการพิจารณาและกำหนดแนวทางใหม่ ทุก ๆ 4 ปี

-ITU ( International Telecommunication Union ) คือ เป็นหน่วยงานที่ทำหน้าที่ พัฒนาและกำหนดมาตรฐานเกี่ยวกับข้อตกลงและรูปแบบ ( Protocal ) ของการสื่อสาร โดยยึดเอามาตรฐานของ CCITT เป็นหลัก

-IEEE ( Institute Of Eletronical And Eletronics Engineers ) คือ องค์กรผู้กำหนดมาตรฐานสำหรับวิศวกรรรมไฟฟ้า และอิเล็กทรอนิกส์ เป็นผู้พัฒนามาตรฐานหลายๆ อย่างทางด้านไฟฟ้า ซึ่งทำหน้าที่เป็นมาตรฐานแห่งชาติอเมริกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ANSI ( American National Standara Institute ) เป็นกลุ่มผู้ตั้งมาตรฐานสำหรับสหรัฐอเมริกา และตั้ง  
มาตรฐานการตรวจสอบ สำหรับกลุ่มสมาชิก เพื่อความเป็นมาตรฐานนานาชาติ



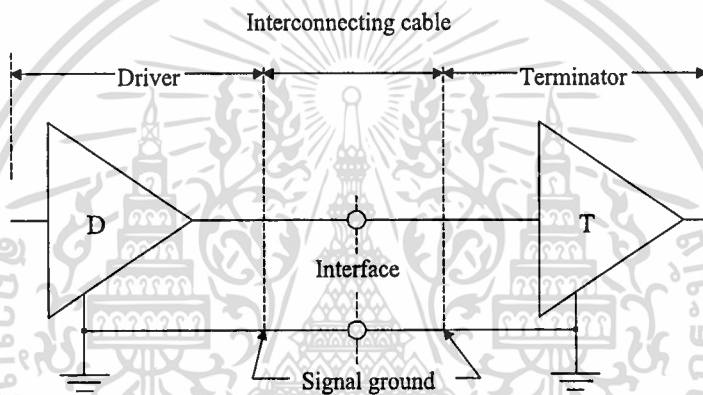
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2 ทฤษฎีและหลักการ

### การรับ-ส่งสัญญาณแบบ บาลานซ์ (BALANCED) และ อันบาลานซ์ (UNBALANCED)

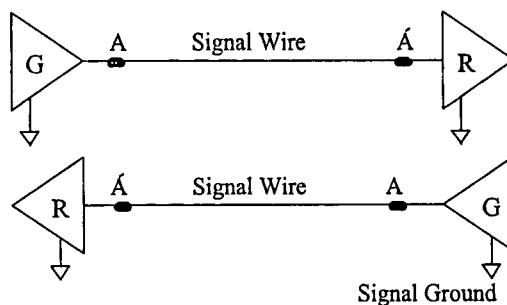
ในวงจร บาลานซ์ และ อันบาลานซ์ จะใช้หลักเปรียบเทียบระดับแรงดันของสัญญาณในการ รับ-ส่ง ข้อมูล เมื่อเทียบกับกราวด์ของสัญญาณ ( SIGNAL GROUND ) ในวงจร บาลานซ์ นั้นจะใช้สายในการนำสัญญาณ 2 เส้นในการส่งสัญญาณไปยังปลายทาง และทางปลายทางก็จะใช้สาย 2 เส้นในการส่งสัญญาณมายังต้นทาง โดยการแยกกราวด์ของสัญญาณออกจากกันทั้งทางด้านต้นทางและปลายทาง เป็นคนละเส้น

ส่วนในการรับ-ส่งแบบอันบาลานซ์ นั้นจะใช้สาย 1 เส้น ในการส่งสัญญาณจากต้นทางไปยังปลายทาง และทางปลายทางก็จะใช้สาย 1 เส้นส่งสัญญาณมายังต้นทางโดยใช้กราวด์ของสัญญาณร่วมกัน



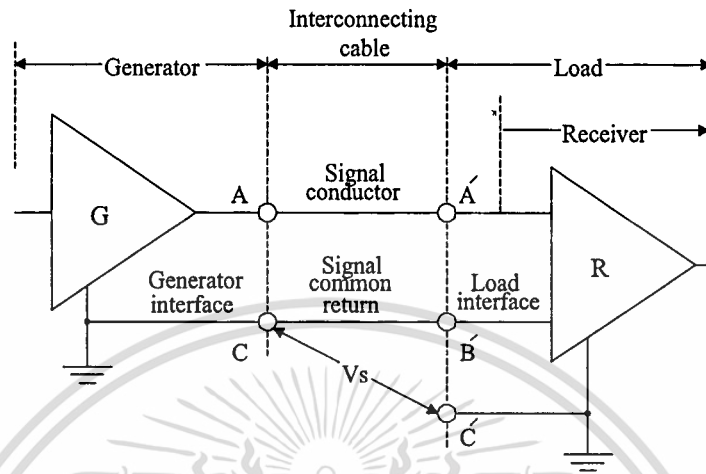
รูปที่ 2.1 การอินเตอร์เฟสของ RS-232C

จากรูปที่ 2.1 เป็นการอินเตอร์เฟสของ RS-232C เป็นแบบ อันบาลานซ์ โดยใช้สายในการนำสัญญาณ 1 เส้น และใช้กราวด์ของสัญญาณร่วมกับวงจรอื่น ประสิทธิภาพของ RS-232C ส่งได้ความเร็วสูงสุด 20 กิโลบิตต่อวินาที ส่งได้ไกลสุด 15 เมตร



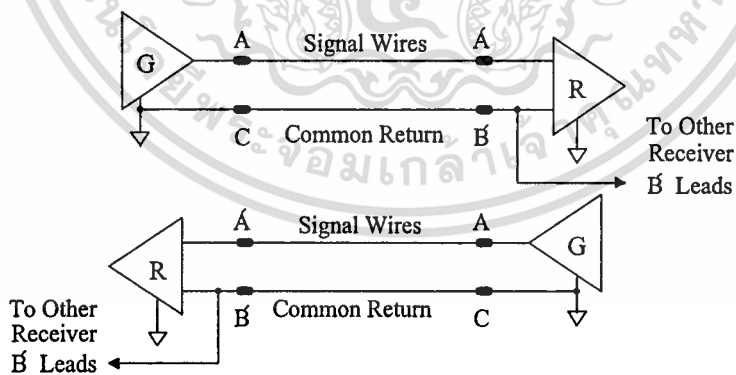
รูปที่ 2.2 การรับ-ส่งข้อมูลแบบอันบาลานซ์

ในรูปที่ 2.2 เป็นการรับ-ส่งข้อมูลแบบอานาลานซ์ โดยใช้สายในการส่งสัญญาณ 1 เส้น และใช้กราวด์ของสัญญาณร่วมกัน โดยมีลักษณะเช่นเดียวกับ RS-232C



รูปที่ 2.3 การอินเตอร์เฟสของ RS-423A

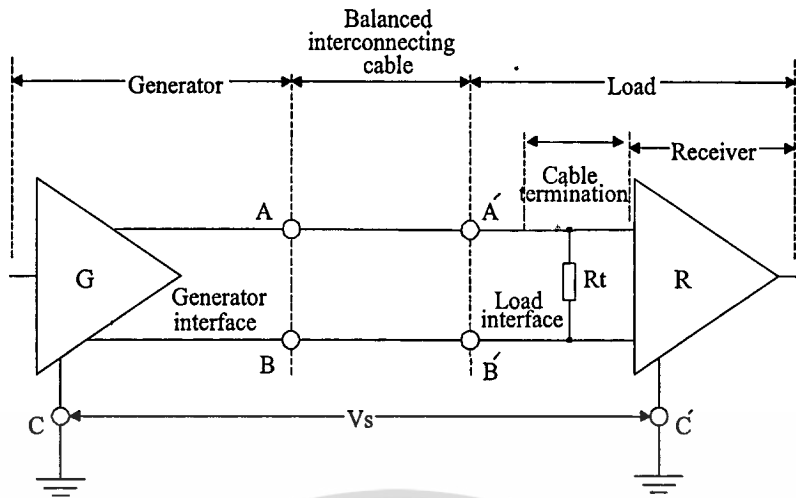
จากรูปที่ 2.3 เป็นการอินเตอร์เฟสของ RS-423A เป็นแบบอานาลานซ์ เพราะใช้สายในการส่งสัญญาณเพียง 1 เส้น และใช้สายกราวด์เป็นตัวแยกการไหลกลับของสัญญาณในแต่ละทิศทางร่วมกัน อัตราการส่งข้อมูลมีค่า 100 กิโลบิตต่อวินาที โดยส่งได้ระยะทาง 12 เมตร แต่ถ้าต้องการส่งที่ระยะทาง 1000 เมตร จะส่งได้ไม่เกิน 1 กิโลบิตต่อวินาที



รูปที่ 2.4 การรับ-ส่งข้อมูลแบบอานาลานซ์

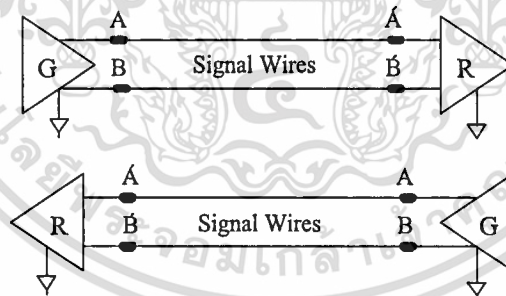
ในรูปที่ 2.4 เป็นการรับ-ส่งข้อมูลโดยใช้สายในการส่งข้อมูล 1 เส้น และใช้สายกราวด์เป็นตัวแยกทิศทาง การไหลกลับของสัญญาณร่วมกัน โดยทางด้านส่งจะต่อลงกราวด์ มีลักษณะเช่นเดียวกับ RS-423A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



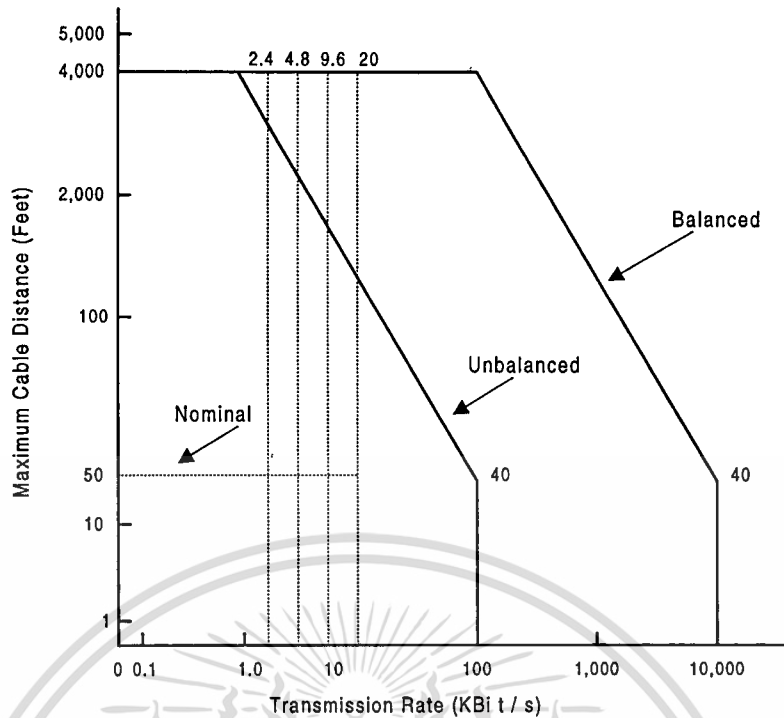
รูปที่ 2.5 การอินเตอร์เฟสของ RS-422A

ในรูปที่ 2.5 เป็นการอินเตอร์เฟสของ RS-422A ซึ่งเป็นแบบ บาลานซ์ โดยใช้สายในการส่งสัญญาณ 2 เส้น โดยแยกเป็นอิสระระหว่างเส้นส่งสัญญาณและ กราวด์ของสัญญาณ ในการส่งแบบ บาลานซ์นี้ มีประสิทธิภาพ ในการรับ-ส่งข้อมูลสูง คือสามารถส่งได้ในอัตราความเร็วสูงและส่งได้ระยะทางไกล เมื่อเทียบกับ วงจรแบบ อับบาลานซ์ โดยสามารถส่งได้ในความเร็ว 10 เมกกะบิตต่อวินาที ที่ระยะทางในการส่งไม่เกิน 12 เมตร ถ้าต้องส่งให้ได้ระยะทาง 1000 เมตร อัตราความเร็วในการส่งจะได้ไม่เกิน 100 กิโลบิตต่อวินาที



รูปที่ 2.6 การรับ-ส่งข้อมูลแบบบาลานซ์

ในรูปที่ 2.6 เป็นการส่งข้อมูลแบบบาลานซ์ โดยใช้การส่งข้อมูลไปในสาย 2 เส้น โดยกราวด์ของสัญญาณจะแยกกันเป็นอิสระ มีลักษณะเช่นเดียวกับการอินเตอร์เฟสของ RS-422A

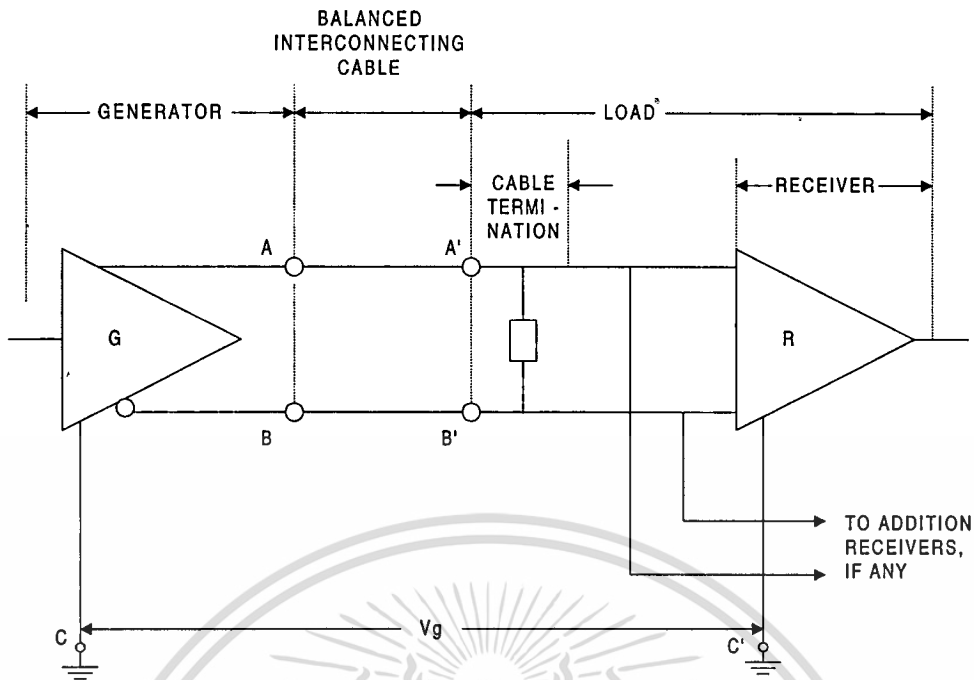


รูปที่ 2.7 แสดงการเปรียบเทียบการอินเทอร์เฟซแบบ บาลานซ์ และ อันบาลานซ์

จากรูปที่ 2.7 เป็นกราฟ แสดงถึงการเปรียบเทียบการอินเทอร์เฟซแบบบาลานซ์ และอันบาลานซ์ การอินเทอร์เฟซแบบบาลานซ์ มาตรฐาน RS-422A [ v11(x27) ] จากกราฟจะเห็นว่า ถ้าเราส่งที่อัตราเร็ว 10 เมกะบิตต่อวินาที จะส่งไปได้ระยะทางไม่เกิน 40 ฟุต แต่ถ้าส่งที่ความเร็ว 100 กิโลบิตต่อวินาที จะส่งได้ถึง 4,000 ฟุต ( 1.2 กิโลเมตร ) ซึ่งการส่งแบบ บาลานซ์ นี้มีประสิทธิภาพในการรับ-ส่งข้อมูลดีกว่าแบบ อันบาลานซ์ เพราะการส่งแบบข้อมูลแบบ อันบาลานซ์ จะมีสัญญาณรบกวนสูงกว่าแบบ บาลานซ์ เพราะใช้ กราวด์ของ สัญญาณร่วมกันทำให้เกิดการรบกวนทางไฟฟ้า จึงส่งได้ในอัตราความเร็วที่ต่ำกว่า และระยะทางในการส่งได้ ไกลกว่าแบบ บาลานซ์ ในการอินเทอร์เฟซแบบ อันบาลานซ์ มาตรฐาน EIA232-D ( V24, V28 ) ส่งได้อัตรา ความเร็วสูงสุด 100 กิโลบิตต่อวินาที ได้ระยะทางในการส่งไม่เกิน 40 ฟุต แต่ถ้าส่งที่ความเร็ว 1 กิโลบิตต่อวินาที จะส่งได้ระยะทางไม่เกิน 4000 ฟุต ซึ่งมีประสิทธิภาพดีกว่า RS-232C ในการอินเทอร์เฟซแบบอันบาลานซ์

### คุณลักษณะทางไฟฟ้าของ RS-422

วงจร อินเทอร์เฟซ แบบ บาลานซ์ แสดงดังรูปที่ 2.8 วงจรประกอบด้วย 3 ส่วนคือ ตัวส่ง , สาย-สัญญาณแบบบาลานซ์ และ โหลด โหลดจะประกอบด้วย ตัวรับหนึ่งตัวหรือมากกว่า และ เทอร์มินเตอร์ ( Terminator ) คุณลักษณะทางไฟฟ้าของ ตัวส่ง และ ตัวรับ จะระบุรายละเอียดโดยวัดค่าทางไฟฟ้า ส่วนสายสัญญาณจะระบุรายละเอียด ทางไฟฟ้าและทางกายภาพ



รูปที่ 2.8 วงจร อินเตอร์เฟส แบบ บาลานซ์

### คุณลักษณะของตัวส่ง

ตัวกำเนิดสัญญาณของการส่งแบบ บาลานซ์ ค่าเอาต์พุตอิมพีแดนซ์จะต้องมีค่าต่ำ (ไม่เกิน 100 โอห์ม) สัญญาณที่ส่งเข้าไปในสายเคเบิลจะมีค่าแรงดันอยู่ในช่วง 2 - 6 โวลต์ แรงดันของสัญญาณที่คร่อมสายเคเบิลกำหนดได้โดย

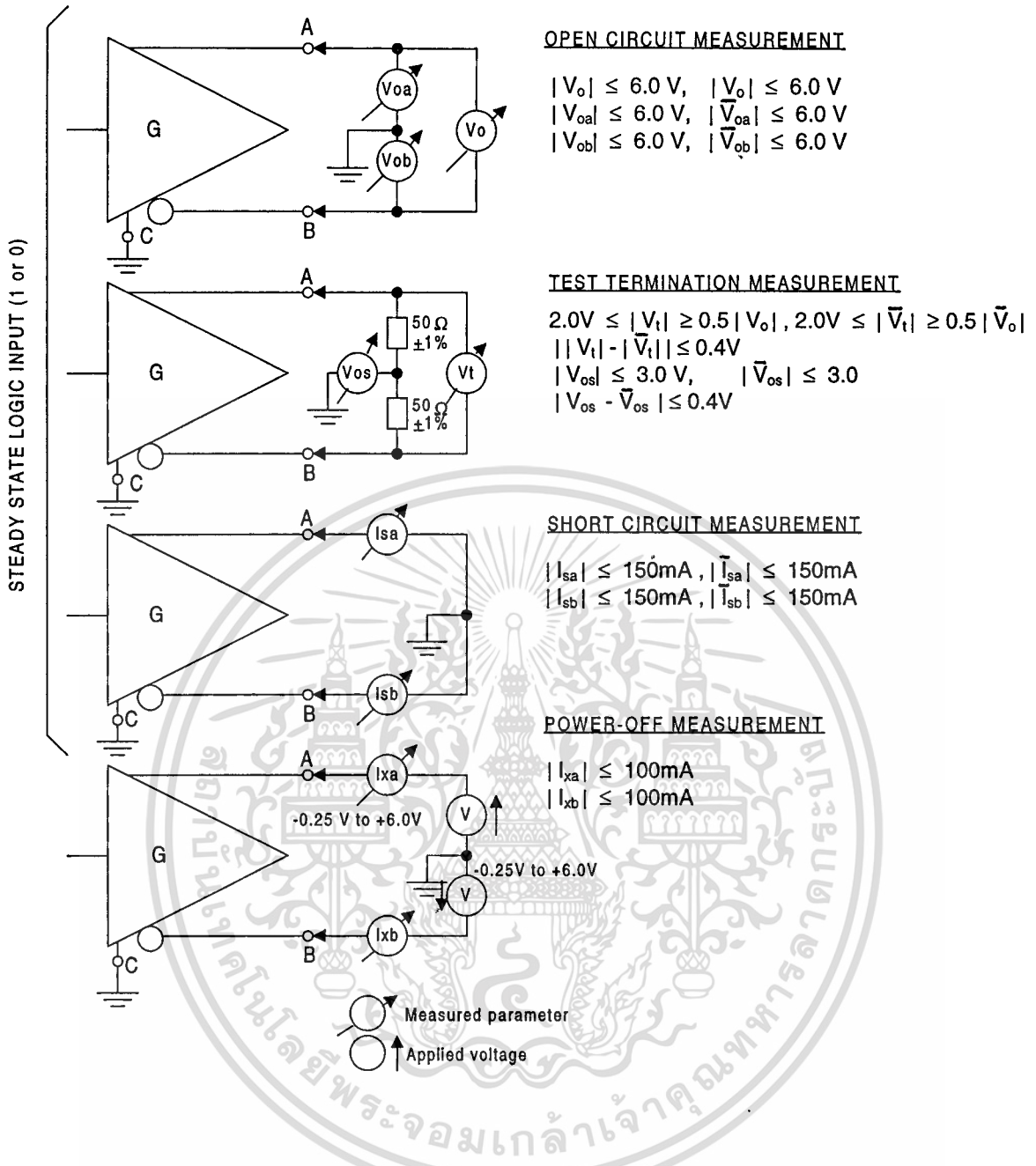
- ขั้ว A เทียบกับ B ที่ตัวกำเนิดสัญญาณจะเป็นลบ สำหรับข้อมูลลอจิก 1 (MARK)
- ขั้ว A เทียบกับ B ที่ตัวกำเนิดสัญญาณจะเป็นบวก สำหรับข้อมูลลอจิก 0 (SPACE)

### แรงดันเอาต์พุตของตัวกำเนิดสัญญาณเมื่อไม่มีโหลด

เมื่อวัดแรงดันที่จุด A เทียบกราวด์ ( $V_{oa}$ ) และจุด B เทียบกราวด์ ( $V_{ob}$ ) จะไม่เกิน 6 โวลต์

### เอาต์พุตของตัวกำเนิดสัญญาณเมื่อมีโหลด

จะทำการทดสอบโดยการต่อความต้านทาน 50 โอห์ม  $\pm 1\%$  ดังรูปที่ 2.9 จากนั้นจะทำการวัดแรงดันระหว่างขั้วของ เอาต์พุต ทั้งสองค่าที่ได้จะไม่ต่ำกว่า 2 โวลต์ หรือ 50% ของ  $V_o$  สำหรับ ลอจิกที่ตรงข้ามขั้วของ  $V_o$  จะกลับเป็นตรงข้าม ( $\bar{V}_i$ ) ขนาดแรงดันของ  $V_i$  และ  $\bar{V}_i$  จะแตกต่างกันน้อยกว่า 0.4 โวลต์ ขนาดของ แรงดันออฟเซต (offset) ระหว่างความต้าน 50 โอห์ม เทียบกับกราวด์ของเครื่องส่ง ( $V_{os}$ ) จะไม่เกิน 3.0 โวลต์ สำหรับแต่ละระดับ ไบนารี และเมื่อเปรียบเทียบขนาดของแรงดัน ออฟเซต ของระดับไบนารีทั้งสอง (0 กับ 1) จะแตกต่างกันไม่เกิน 0.4 โวลต์



รูปที่ 2.9 รูปแสดงการวัดพารามิเตอร์ (parameter) ของตัวส่ง

**กระแสเอาต์พุต เมื่อลัดวงจร**

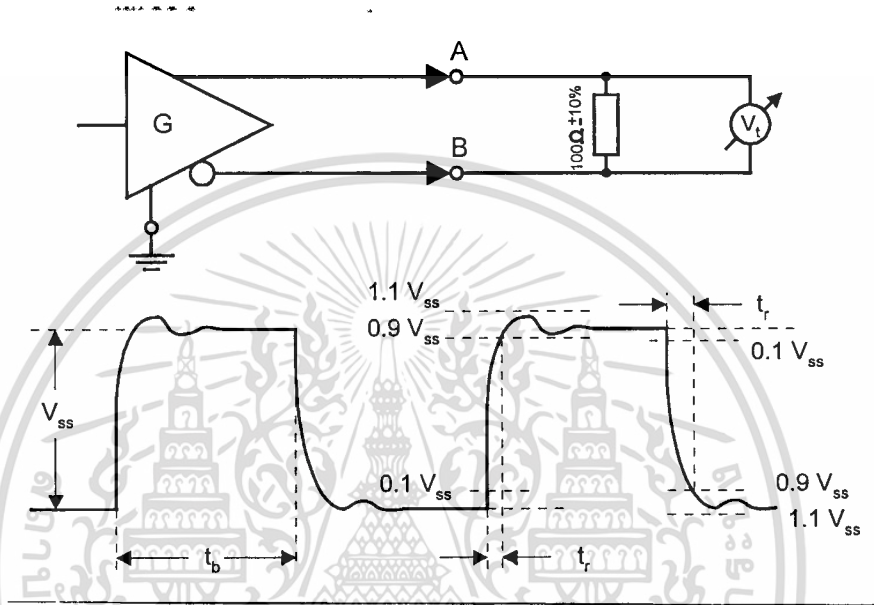
จะทำการวัดโดยการลัดวงจรด้านเอาต์พุตของตัวกำเนิดสัญญาณลงกราวด์แล้ววัดกระแส  $I_{sa}$  และ  $I_{sb}$  ดังรูปที่ 2.9 จะได้ไม่เกิน 150 มิลลิแอมป์ ทั้งสองสถานะ

**กระแสรั่วไหลเมื่อไม่มีไฟเลี้ยง**

จะจ่ายแรงดันในช่วง -0.5 โวลต์ ถึง 6 โวลต์ เข้าที่เอาต์พุตของตัวกำเนิดสัญญาณดังรูปที่ 2.9 กระแสรั่วไหล ( $I_{sa}, I_{sb}$ ) จะไม่เกิน 100 ไมโครแอมป์

## รูปร่างของสัญญาณเอาต์พุต

เมื่อส่งสัญญาณ 1 0 1 0 1 0 สลับกันไป วัดแรงดันคร่อม ความต้านทาน 100 โอห์ม ที่ต่อคร่อมขั้วเอาต์พุตของแหล่งกำเนิด จากรูปที่ 2.10 เมื่อ  $V_{ss}$  คือแรงดันที่ขั้ว A กับ B,  $t_r$  คือค่าเวลาที่วัดในช่วง 10 % ถึง 90 % ของ  $V_{ss}$  และ  $t_b$  คือเวลาในแต่ละบิต เมื่อ  $t_b$  มากกว่าหรือเท่ากับ 200 นาโนวินาที ค่า  $t_r$  จะได้ไม่เกิน 10% ของ  $t_b$  และเมื่อ  $t_b$  น้อยกว่า 200 นาโนวินาที ค่า  $t_r$  จะได้ไม่เกิน 20 นาโนวินาที



รูปที่ 2.10 รูปแสดงสัญญาณเอาต์พุตของตัวส่ง

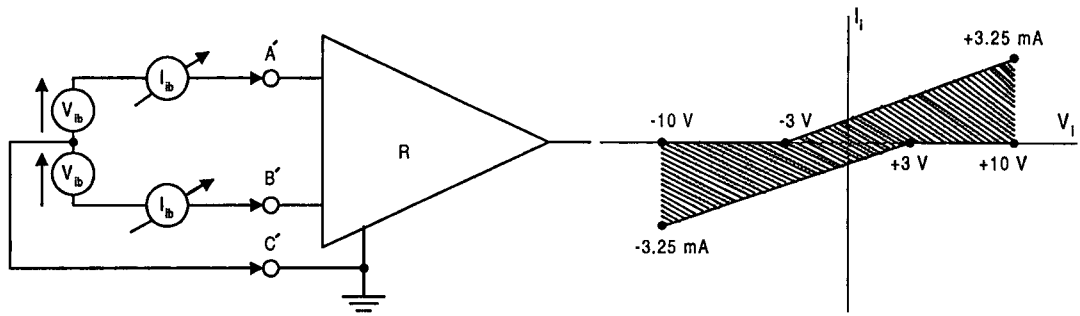
## คุณลักษณะของโหลด

โหลดจะประกอบด้วย ตัวรับหนึ่งตัวหรือมากกว่า และมีความต้านทาน  $R_L$  ต่ออยู่ดังรูปที่ 2.8 คุณลักษณะทางไฟฟ้าของตัวรับตัวเดียวโดยไม่มีความต้านทาน  $R_L$  แสดงการกำหนดการวัดตามรูปที่ 2.9 ในวงจรภาคตัวรับจะต้องมีอินพุตอิมพีแดนซ์สูง มากกว่า 4 กิโลโอห์ม สัญญาณอินพุตต่ำสุดที่รับและรู้สถานะได้จะมีค่าอยู่ในช่วง -0.2 โวลต์ ถึง +0.2 โวลต์

สำหรับตัวรับหลายตัว และมีการป้องกันการผิดพลาดสำหรับการใช้งานจะจำกัดคุณสมบัติของโหลด ดังจะได้กล่าวถึงในหัวข้อ ข้อจำกัดคุณสมบัติของโหลด

## กระแสและแรงดันอินพุต

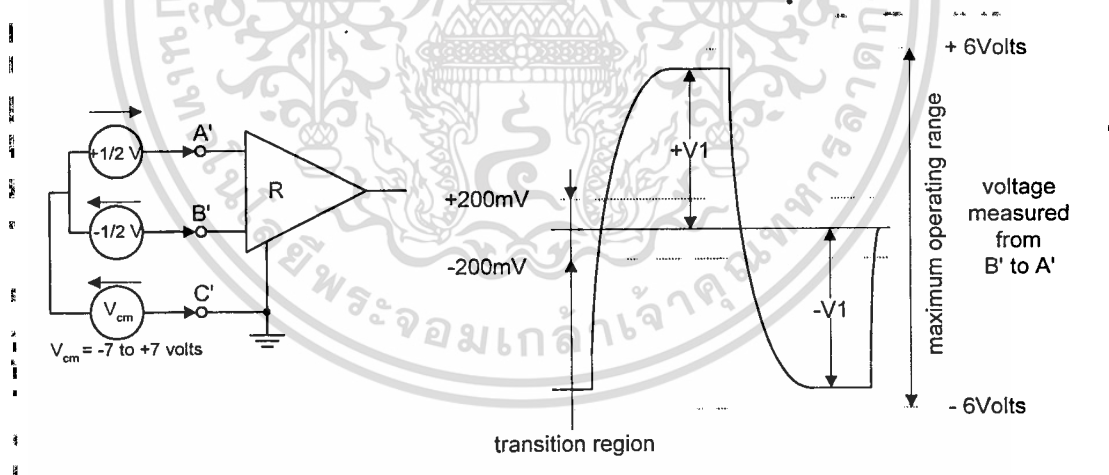
ถ้าแรงดัน  $V_{in}$  มีค่าอยู่ในช่วง -10 ถึง 10 โวลต์ ค่าแรงดัน  $V_{io}$  จะมีค่า 0 โวลต์ ซึ่งเป็นผลให้ กระแสอินพุต  $I_{in}$  จะมีค่าค้างอยู่แสดงดังส่วนที่แรเงาตามรูปที่ 2.11 ค่าที่ได้จะเหมือนกันทั้งขณะป้อนและไม่ป้อนไฟเลี้ยงให้เรอ์รับ



รูปที่ 2.11 รูปแสดงกระแสและแรงดันอินพุทของตัวรับ

### อินพุท เซ็นซิวิตี (Sensitivity)

จากรูปที่ 2.12 ค่าของ  $V_{cm}$  จะมีค่าอยู่ในช่วง -7 ถึง +7 โวลต์ โดย  $V_{cm}$  กำหนดจากค่าเฉลี่ยทางพีชคณิตของสองแรงดันที่ปรากฏขึ้นที่อินพุทของเครื่องรับ (A' และ B') ซึ่งเทียบกราวด์ของเครื่องรับ ความแตกต่างของแรงดันอินพุท ที่น้อยกว่า 0.2 โวลต์ เครื่องรับก็สามารถสร้างระดับสัญญาณไบนารีขึ้นมาได้ถูกต้อง แต่เมื่อเกิดการกลับขั้วของ  $V_i$  จะเป็นเหตุให้เครื่องรับรับค่าได้ผิดพลาดได้ เครื่องรับจะสามารถรักษาความถูกต้องเมื่อขนาดความแตกต่างของแรงดันอินพุทอยู่ในช่วงระหว่าง 0.2 ถึง 6 โวลต์ นั่นคือขนาดแรงดันของสัญญาณสูงสุดที่วัดक्रमขั้วอินพุทจะมีค่าไม่เกิน 12 โวลต์ และขนาดแรงดันสูงสุดที่วัดที่ขั้วอินพุทเทียบกับ กราวด์ (แรงดันของสัญญาณอินพุทรวมกับแรงดัน  $V_{cm}$ ) จะมีค่าไม่เกิน 10 โวลต์

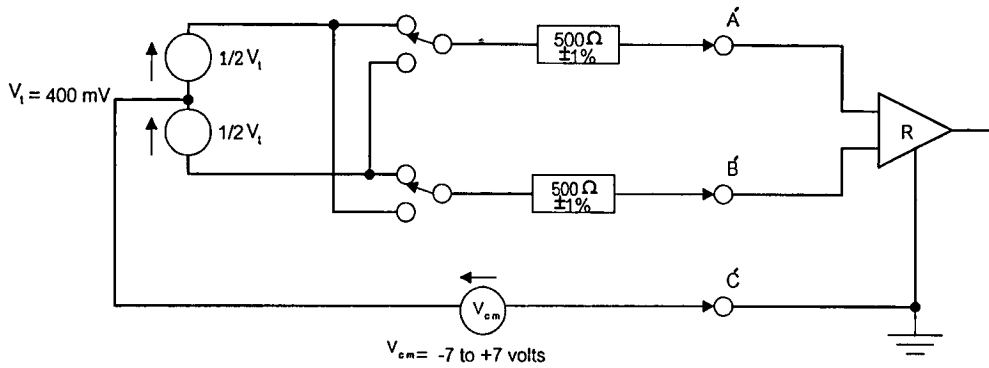


รูปที่ 2.12 รูปแสดงระดับสัญญาณอินพุทที่ตัวสามารถรับได้

### อินพุทบาลานซ์

อินพุทบาลานซ์ ของเครื่องรับจะแสดงดังรูปที่ 2.13 เช่นว่า เมื่อเราป้อนแรงดันผ่าน R 500 โอห์ม  $\pm 1\%$  เข้ามาที่อินพุทของเครื่องรับ ให้ค่าความแตกต่างของแรงดันที่ขั้วอินพุททั้งสอง ( $V_i$ ) เท่ากับ 400 มิลลิโวลต์ และ  $V_{cm}$  มีค่าอยู่ระหว่าง -7 ถึง 7 โวลต์ ที่สภาพเช่นนี้เครื่องรับจะสามารถกำหนดสถานะของไบนารีได้ และเมื่อเรากลับขั้วของอินพุทโดยการผลัดสวิตช์ ค่ารหัสสัญญาณ ไบนารีก็จะมีสถานะตรงข้าม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 รูปแสดงความไวของอินพุทของตัวรับ

### เคเบิล เทอร์มิเนเตอร์ $R_t$

การเลือกใช้เคเบิลเทอร์มิเนเตอร์ จะขึ้นอยู่กับลักษณะการใช้งานของวงจรอินเตอร์เฟซ ดูหัวข้อเรื่องข้อจำกัดคุณสมบัติโหลด

### เครื่องรับหลายตัว

ตามมาตรฐานนี้ตัวส่งสามารถที่จะป้อนสัญญาณเข้าเครื่องรับที่ต่อขนานกันได้ถึง 10 ตัว อย่างไรก็ตามการต่อเครื่องรับหลายตัวจะต้องพิจารณา ระยะทางจากตัวส่งถึงตัวรับ, ตำแหน่งของตัวต้านทานเทอร์มิเนเตอร์, ความเร็วในการส่ง, กราฟระบบ และอื่นๆ ซึ่งนั่นอาจจะทำให้เกิดการเปลี่ยนแปลงคุณลักษณะเฉพาะของเปลี่ยนไปจากมาตรฐานนี้

### การรักษาการส่งไม่ให้เกิดการผิดพลาด

วงจรดิจิทัลอินเตอร์เฟซ บาลานซ์โวลท์เตจ ต้องการคุณสมบัติของวงจรที่ตรงกับมาตรฐานของวงจรในการติดต่อกัน ซึ่งจะต้องรักษาการส่งไม่ให้เกิดการผิดพลาด การผิดพลาดอาจเกิดจากสาเหตุดังต่อไปนี้

- ไม่มีการทำงานของตัวส่ง
- ตัวรับไม่ได้เชื่อมต่อกับตัวส่ง
- เคเบิลนำสัญญาณอยู่ในลักษณะเปิดวงจร
- การลัดวงจรของเคเบิลนำสัญญาณ
- ขนาดของสัญญาณต่ำกว่า 0.2 โวลท์

เมื่อเกิดเหตุการณ์การผิดพลาดดังกล่าวมาข้างต้น จะต้องทำดังต่อไปนี้คือ

- ต้องตรวจหาการผิดพลาด
- ต้องทราบว่า การผิดพลาดคืออะไร
- จะต้องทำอะไรเมื่อเกิดการผิดพลาด

วิธีการในการตรวจหาความผิดพลาดของการทำงานจะไม่เจาะจง ขึ้นอยู่กับสถานะการผิดพลาดที่เกิดขึ้น

### ข้อกำหนดคุณสมบัติของโหลด

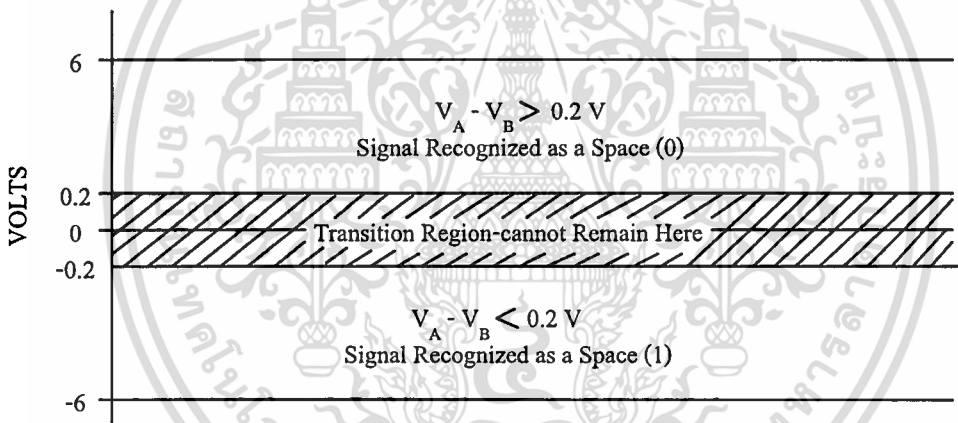
เมื่อโหลดเพิ่มตัวรับเป็นหลายตัว เคเบิลเทอร์มินเนเตอร์ (  $R_t$  ) ที่ต่ออยู่ที่จุดอินพุท A,B จะต้องมีค่ามากกว่า 90 โอห์ม หรือถ้าไม่ได้ต่อ  $R_t$  ค่าความต้านทานจะต้องมีค่ามากกว่า 400 โอห์ม สำหรับตัวรับต่างๆ ขนาดความแตกต่างโวลต์เตจที่จุดอินพุท 0.2 โวลต์ ก็เพียงพอในการถอดรหัสสัญญาณได้

### คุณสมบัติของสายที่ใช้ในการเชื่อมต่อ

คุณสมบัติของสายที่ใช้ในการเชื่อมต่อจะไม่กำหนดตายตัว อย่างไรก็ตามคู่สายสัญญาณที่นำมาใช้ในการเชื่อมต่อจะต้องสามารถนำสัญญาณได้ตามมาตรฐาน ในบางกรณีเราจำเป็นต้องใช้สายชิลด์ ( shield )

### โพลาริตี ( Polarity ) ของสัญญาณตามมาตรฐาน RS-422-A

เราทราบแล้วว่า RS-422-A ใช้วิธีการรับ-ส่งแบบ บาลานซ์ ซึ่งใช้สายสัญญาณ 2 คู่ ในการรับ-ส่งกันในวงจร ความแตกต่างของแรงดันระหว่างสาย 2 เส้น ที่ใช้เป็นตัวกำหนดสัญญาณ 1 ( Mark ) หรือ 0 ( Space ) กำหนดไว้โดย ถ้าความแตกต่างของแรงดัน (  $V_A - V_B$  ) ระหว่างสาย 2 เส้นเป็นบวกและมีแรงดันมากกว่า 0.2 โวลต์ ภาครับจะอ่านค่าเป็นลอจิก 0 ถ้าความแตกต่างของแรงดัน (  $V_A - V_B$  ) ระหว่างสาย 2 เส้นเป็นลบและมีแรงดันมากกว่า -0.2 โวลต์ ภาครับจะอ่านค่าเป็น 1 แสดงตามรูปที่ 2.14



รูปที่ 2.14 โพลาริตี ของสัญญาณตามมาตรฐาน RS-422-A

### การสื่อสารข้อมูลแบบอนุกรมใน MCS-51

MCS-51 มีพอร์ตสำหรับสื่อสารข้อมูลแบบอนุกรม ที่สามารถรับและส่งข้อมูลแบบอนุกรมได้โดยผู้ที่ไม่จำเป็นต้องต่อชิปที่ทำหน้าที่รับหรือส่งข้อมูลแบบอนุกรมโดยเฉพาะเพิ่มแต่อย่างใดเลย การนำ MCS-51 ไปประยุกต์ใช้งานที่ต้องมีการติดต่อสื่อสารข้อมูลแบบอนุกรมกับวงจรภายนอกอื่น ๆ จึงทำได้สะดวกและมีความคล่องตัวสูงมาก

พอร์ตสื่อสารข้อมูลแบบอนุกรมที่มีใน MCS-51 สามารถทำงานได้ในแบบ full duplex หมายความว่า MCS-51 สามารถรับและส่งข้อมูลได้พร้อม ๆ กัน โดยในการรับข้อมูลจะมีการบัฟเฟอร์ข้อมูลให้ด้วย จึงทำให้ MCS-51 สามารถกำหนดการรับข้อมูลไบต์ที่สองซึ่งถูกส่งตามเข้ามาก่อนที่ไบต์แรกที่ได้รับเข้ามาจะถูกอ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรีจิสเตอร์ใช้งานเฉพาะที่ใช้สำหรับข้อมูล (receive register) เพื่อนำไปเก็บไว้ในหน่วยความจำต่อไป (หากไบต์แรกยังไม่ถูกอ่านเมื่อได้รับไบต์ที่สองเรียบร้อยแล้วข้อมูลจะหายไปหนึ่งไบต์)

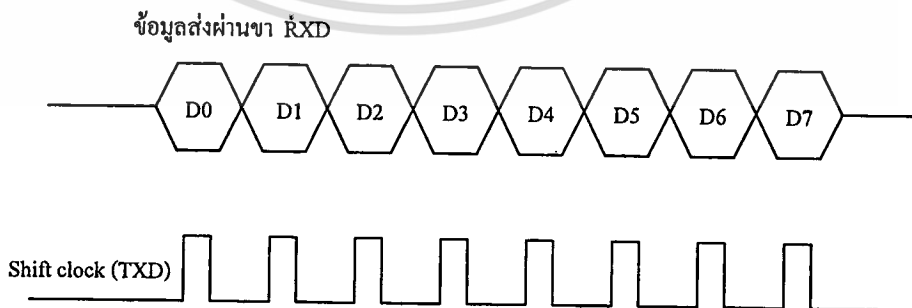
พอร์ตสื่อสารข้อมูลแบบอนุกรมใน MCS-51 ประกอบด้วยรีจิสเตอร์ขนาด 8 บิตจำนวนสองตัว แต่ละตัวมีชื่อเรียกตามหน้าที่ดังนี้คือ

- รีจิสเตอร์สำหรับรับข้อมูลใช้รับข้อมูลที่ส่งเข้ามาจากภายนอก
- รีจิสเตอร์สำหรับส่งข้อมูล (transmit register) ใช้ส่งข้อมูลจาก MCS-51 ออกไปภายนอก

รีจิสเตอร์ทั้งสองมีตำแหน่งเดียวกันในรีจิสเตอร์ใช้งานเฉพาะ คือ ตรงกับตำแหน่งของรีจิสเตอร์ใช้งานเฉพาะ SBUF (ตำแหน่ง 99H) ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ การเข้าถึงข้อมูลในรีจิสเตอร์แต่ละตัว MCS-51 จะทราบเองว่าผู้ใช้ต้องการติดต่อกับรีจิสเตอร์ตัวใดโดยตรวจสอบจากรหัสคำสั่ง ทั้งนี้เพราะในการเขียนข้อมูลไปไว้ในรีจิสเตอร์ใช้งานเฉพาะ SBUF หมายถึงการโหลดข้อมูลไปที่รีจิสเตอร์สำหรับส่งข้อมูลเพื่อส่งข้อมูลออกไปภายนอก ส่วนการอ่านข้อมูลจากรีจิสเตอร์ใช้งานเฉพาะ SBUF จะหมายถึงนำค่าที่รับเข้ามาได้จากภายนอกที่เก็บไว้ในรีจิสเตอร์สำหรับรับข้อมูลมาใช้งาน

การใช้งานพอร์ตสื่อสารข้อมูลแบบอนุกรมใน MCS-51 มีความสะดวกและคล่องตัวสูง ทั้งนี้เนื่องจากผู้ใช้สามารถกำหนดการทำงานที่แตกต่างกันได้ถึง 4 ประเภท โดยสามารถกำหนดได้จากค่าของบิตในรีจิสเตอร์ใช้งานเฉพาะ SCON ดังแสดงในรูปที่ 2.15 การใช้งานที่แตกต่างกัน 4 ประเภทนี้มีจุดประสงค์เพื่อความคล่องตัวในการรับหรือส่งข้อมูลแบบอนุกรมแต่ละประเภทดังนี้

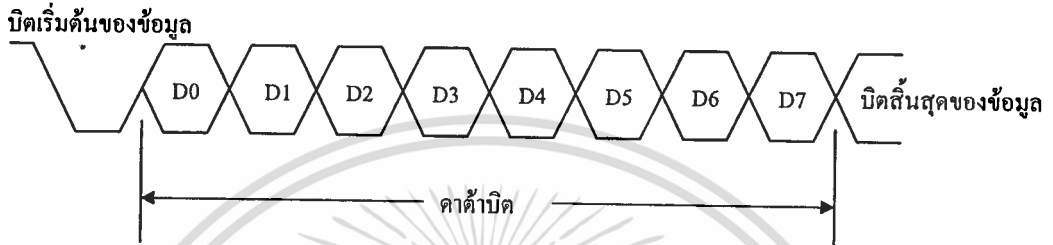
โหมด 0 การทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมด 0 ขา RxD จะใช้สำหรับรับและส่งข้อมูล ส่วนขา TxD มีไว้เพื่อใช้สร้างสัญญาณ shift clock เพื่อกำหนดจังหวะในการรับและส่งข้อมูล (ข้อมูลจะถูกรับหรือส่งตามจังหวะของสัญญาณ shift clock) ในโหมดนี้การรับส่งข้อมูลจะเป็นแบบ 8 บิต (บิตข้อมูล 8 บิต) โดยเริ่มรับและส่งบิตต่ำสุดก่อน (LSB first) อัตราการรับส่งข้อมูลในการทำงานโหมด 0 ถูกกำหนดไว้ที่ 1/12 ของความถี่ออสซิลเลเตอร์ที่ใช้ การทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมด 0 จะไม่มีบิตเริ่มต้นของข้อมูล (start bit) และบิตสิ้นสุดของข้อมูล (stop bit) เพราะจังหวะการรับและส่งข้อมูลถูกกำหนดจากสัญญาณ shift clock แล้ว



รูปที่ 2.15 แสดงข้อมูลที่รับ-ส่งข้อมูลในโหมด 0 ส่งผ่านขา TxD

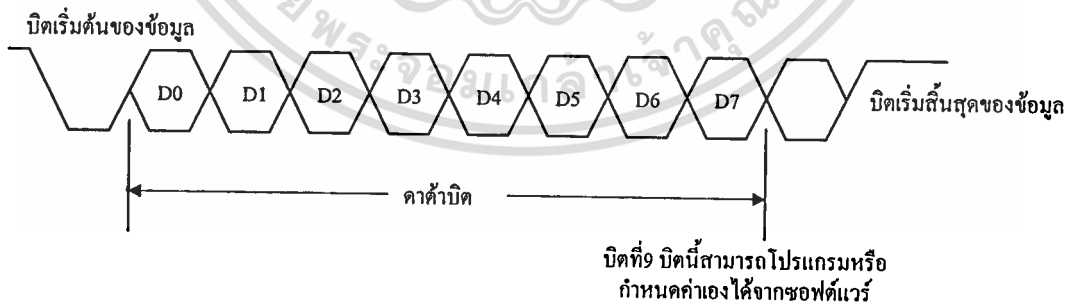
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมด 1 การทำงานแบบที่สองหรือการทำงานโหมด 1 นี้ มีการรับและส่งข้อมูลครั้งละ 10 บิต ข้อมูลจะถูกส่งออกไปภายนอกผ่านทางขา TxD และรับข้อมูลเข้ามาทางขา RxD ข้อมูลทั้ง 10 บิต ประกอบด้วยบิตเริ่มต้นของข้อมูล 1 บิต (มีค่าเป็น 0 เสมอ) บิตข้อมูล 8 บิต (รับและส่งบิตต่ำสุดก่อน) และบิตสิ้นสุดของข้อมูลอีก 1 บิต (มีค่าเป็น 1 เสมอ) ในขณะที่ทำการรับข้อมูล ค่าในบิตสิ้นสุดของข้อมูลที่รับได้จะไปอยู่ในบิต RB8 ของรีจิสเตอร์ใช้งานเฉพาะ SCON อัตราเร็วในการรับหรือส่งข้อมูลของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมดนี้สามารถเปลี่ยนแปลงได้ ดังจะได้กล่าวในรายละเอียดต่อไป



รูปที่ 2.16 แสดงข้อมูลที่รับ-ส่งในการทำงานของพอร์ตสื่อสารข้อมูลอนุกรมโหมด 1

โหมด 2 การทำงานแบบที่สาม หรือการทำงานโหมด 2 จะมีการรับและส่งข้อมูลครั้งละ 11 บิต ข้อมูลจะถูกส่งออกไปภายนอกผ่านทางขา TxD และรับเข้ามาผ่านทางขา RxD ข้อมูลที่รับและส่งทั้ง 11 บิตประกอบด้วยบิตเริ่มต้นของข้อมูล 1 บิต (มีค่าเป็น 0 เสมอ) บิตข้อมูล 8 บิต (รับหรือส่งบิตต่ำสุดก่อน) ตามด้วยบิตที่ 9 (ต่อจากบิตข้อมูลบิตสุดท้าย) ซึ่งเป็นบิตที่สามารถกำหนดให้มีค่าเป็นศูนย์หรือหนึ่งได้ (programmable 9th data bit) และบิตสุดท้ายคือบิตสิ้นสุดของข้อมูล (มีค่าเป็น 1 เสมอ) ดังนั้นจำนวนบิตที่รับส่งทั้งหมด 11 บิต จะประกอบด้วยบิตต่าง ๆ ดังนี้



รูปที่ 2.17 แสดงข้อมูลที่รับ-ส่งในการทำงานของพอร์ตสื่อสารข้อมูลอนุกรมโหมด 2 และ 3

ในขณะที่ทำการส่งข้อมูล บิตที่ 9 จะได้จากค่าในบิต TB8 ของรีจิสเตอร์ใช้งานเฉพาะ SCON ดังแสดงในรูปที่ 2.16 บิตนี้สามารถถูกกำหนดให้มีค่าเป็น 0 หรือ 1 อย่งไรก็ได้ ส่วนใหญ่ในการใช้งานจริงมักจะใช้บิตนี้สำหรับตรวจสอบความถูกต้องของข้อมูลที่รับหรือส่ง (parity bit) โดยจะนำบิต P (parity) ในรีจิสเตอร์ PSW ไปเอกซารีนเป็นเอกซารีนที่สิบหกสำหรับใช้การแข่งขันเพื่อการแข่งขันเท่านั้น เมื่อนำบิตนี้ไปใช้กับเอกซารีนที่สิบหกไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไว้ในบิต TB8 ส่วนในขณะรับข้อมูลบิตที่ 9 จะไปปรากฏอยู่ในบิต RB8 ของรีจิสเตอร์ SCON โดยไม่สนใจบิตสิ้นสุดของข้อมูล ค่าอัตราเร็วในการรับหรือส่งข้อมูลโหมคนี้ถูกกำหนดไว้ที่ 1/32 หรือ 1/64 ของความถี่ออสซิลเลเตอร์ที่ใช้

**โหมค 3** การทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมแบบสุทท้าย คือการทำงานในโหมค 3 ในการทำงานโหมคนี้ข้อมูลจำนวน 11 บิตถูกส่งผ่านขา TxD และถูกรับเข้ามาทางขา RxD ข้อมูลทั้ง 11 บิตประกอบด้วยบิตเริ่มต้นของข้อมูล 1 บิต (เป็น 0 เสมอ) บิตข้อมูล 8 บิต (รับและส่งบิตต่ำสุดก่อน) ตามด้วยบิตที่ 9 ซึ่งเป็นบิตที่สามารถกำหนดค่าได้เหมือนในโหมค 2 (programmable 9th bit) และบิตสุดท้ายคือบิตสิ้นสุดของข้อมูล (เป็น 1 เสมอ) อัตราเร็วในการรับหรือส่งข้อมูลสามารถเปลี่ยนแปลงได้ดังจะศึกษาในรายละเอียดต่อไป ดังนั้นจะเห็นว่ารูปแบบการรับส่งข้อมูลในโหมค 3 จะเหมือนกับโหมค 2 ทุกอย่าง แต่ในโหมคนี้สามารถกำหนดค่าอัตราเร็วในการรับหรือส่งข้อมูลได้ตามความต้องการของผู้ใช้

การทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมทั้ง 4 โหมคที่กล่าวมานี้ การส่งข้อมูลจะเริ่มทันทีเมื่อมีคำสั่งใด ๆ ที่ใช้รีจิสเตอร์ใช้งานเฉพาะ SBUF เป็นรีจิสเตอร์ปลายทาง (destination register) เช่น

```
MOV SBUF, A
```

ส่วนในการรับข้อมูลจะเริ่มขึ้นโดยมีเงื่อนไขดังนี้

- ในโหมค 0 เริ่มเมื่อค่าในบิต RI = 0 และบิต REN = 1

- ในโหมคอื่น ๆ การรับข้อมูลเริ่มเมื่อ MSC-51 ได้รับบิตเริ่มต้นของข้อมูลเข้ามา โดยที่บิต REN ในขณะนั้นต้องมีค่า 1

#### การสื่อสารระหว่างไมโครคอนโทรลเลอร์หลายตัว

การทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมค 2 และ 3 ของ MSC-51 จะมีรูปแบบการใช้งานพิเศษนอกเหนือจากการรับส่งข้อมูลธรรมดาตามที่ได้กล่าวมาแล้ว นั่นคือการใช้พอร์ตสื่อสารข้อมูลแบบอนุกรมในการติดต่อสื่อสารระหว่างซีพียูด้วยกันเอง (multiprocessor communications) ดังมีรายละเอียดต่อไปนี้

ข้อมูลที่รับหรือส่งในการใช้พอร์ตสื่อสารข้อมูลแบบอนุกรมโหมค 2 หรือโหมค 3 เพื่อติดต่อระหว่างซีพียูด้วยกันจะมีจำนวนทั้งสิ้น 11 บิต การกำหนดให้พอร์ตสื่อสารข้อมูลแบบอนุกรมใช้ติดต่อสื่อสารระหว่างซีพียูด้วยกันเองสามารถกำหนดได้จากบิต SM2 ในรีจิสเตอร์ใช้งานเฉพาะ SCON ดังแสดงในรูปที่ 2.18

บิตที่ 9 ที่รับเข้ามาในการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมทั้งสอง โหมคจะถูกนำไปไว้ในบิต RB8 ของรีจิสเตอร์ใช้งานเฉพาะ SCON ตามด้วยบิตสิ้นสุดของข้อมูลเหมือนการรับส่งข้อมูลทั่วไปที่กล่าวมาแล้ว ถ้าบิต SM2 ถูกเซต (เลือกให้พอร์ตสื่อสารข้อมูลแบบอนุกรมใช้ติดต่อระหว่างซีพียูด้วยกันเอง) และบิตสิ้นสุดของข้อมูลถูกรับเข้ามาแล้ว หากบิต RB8 (บิตที่ 9 รับเข้ามา) มีค่าเป็นหนึ่ง จะส่งผลไปกระตุ้นให้วงจรส่วนควบคุมการอินเตอร์รัปต์ของพอร์ตสื่อสารข้อมูลแบบอนุกรมเริ่มทำงานเพื่ออินเตอร์รัปต์ซีพียูต่อไป หากบิต RB8 มีค่าเป็นศูนย์ วงจรส่วนควบคุมการอินเตอร์รัปต์ของพอร์ตสื่อสารข้อมูลแบบอนุกรมจะไม่ทำงานแต่อย่างใด รายละเอียดการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมที่ใช้ในการติดต่อระหว่างซีพียูด้วยกันเองมีดังนี้

เมื่อไมโครคอนโทรลเลอร์ตัวแม่หรือตัวหลัก (master processor) ต้องการส่งข้อมูลจำนวนหนึ่งไปยังไมโครคอนโทรลเลอร์ตัวลูก (slave) ตัวใดตัวหนึ่งจากที่มีหลายตัวในระบบ ชั้นแรกไมโครคอนโทรลเลอร์ตัวแม่จะต้องส่งข้อมูลขนาด 1 ไบต์ ที่มีชื่อเรียกเฉพาะว่า

“แอดเดรสไบต์” (address byte) ค่าแอดเดรสไบต์นี้จะเป็นค่าที่ระบุหมายเลขประจำหรือตำแหน่งของไมโครคอนโทรลเลอร์ตัวลูกในระบบที่เป็นเป้าหมายของไมโครคอนโทรลเลอร์ตัวแม่ต้องการติดต่อกับ ค่าแอดเดรสไบต์ที่ไมโครคอนโทรลเลอร์ตัวแม่ส่งไปมีข้อแตกต่างจากข้อมูลทั่วไปที่รับส่งกันจริง ๆ ระหว่างไมโครคอนโทรลเลอร์ที่มีชื่อเรียกเฉพาะว่า “ดาต้าไบต์” (data byte) ดังนี้

- แอดเดรสไบต์ : บิตที่ 9 จะเป็น 1
- ดาต้าไบต์ : บิตที่ 9 จะเป็น 0

หากในไมโครโปรเซสเซอร์ตัวลูกมีการเซตบิต SM2 = 1 แล้ว (ใช้พอร์ตสื่อสารข้อมูลแบบอนุกรมใน MCS-51 ติดต่อระหว่างซีพียูด้วยกันเอง) ถ้าข้อมูลที่รับเข้ามาเป็นดาต้าไบต์จะไม่สามารถอินเทอร์รัปต์ซีพียูได้ แต่หากข้อมูลที่รับเข้ามาเป็นแอดเดรสไบต์ไมโครคอนโทรลเลอร์ตัวลูกทุกตัวจะถูกอินเทอร์รัปต์ การทำเช่นนี้เพื่อที่ไมโครคอนโทรลเลอร์ตัวลูกทุกตัวที่เชื่อมต่อกับตัวแม่จะสามารถตรวจสอบแอดเดรสไบต์ที่ได้รับเข้ามาว่ามีค่าตรงกับหมายเลขตำแหน่งของตัวเองหรือไม่ หากไมโครคอนโทรลเลอร์ตัวลูกตัวใดมีค่าหมายเลขตำแหน่งของตัวเองตรงกับแอดเดรสไบต์ที่ได้รับเข้ามา ก็จะเคลียร์บิต SM2 และเตรียมรับดาต้าไบต์ซึ่งจะตามเข้ามาภายหลังจากที่ได้รับแอดเดรสไบต์เรียบร้อยแล้ว สำหรับไมโครคอนโทรลเลอร์ตัวลูกอื่น ๆ ที่ตรวจสอบแอดเดรสไบต์ได้แล้ว และปรากฏว่าไม่ตรงกับหมายเลขตำแหน่งของตัวเองจะยังคงปล่อยให้บิต SM2 ถูกเซตต่อไป และกลับไปทำงานเดิมที่ค้างอยู่ก่อนได้รับการอินเทอร์รัปต์ต่อโดยไม่สนใจดาต้าไบต์ซึ่งตามเข้ามาหลังแอดเดรสไบต์ นั่นคือหากไมโครคอนโทรลเลอร์ตัวลูกตัวใดตรวจสอบพบว่าแอดเดรสไบต์ที่ได้รับเข้ามาไม่ตรงกับค่าตำแหน่งของตัวเอง มันจะไม่สนใจดาต้าไบต์ที่ส่งเข้ามาตามหลังแอดเดรสไบต์เลข แต่ในขณะที่ไมโครคอนโทรลเลอร์ตัวแม่ส่งแอดเดรสไบต์มายังไมโครคอนโทรลเลอร์ตัวลูก ไมโครคอนโทรลเลอร์ตัวลูกจะถูกอินเทอร์รัปต์เพื่อตรวจสอบค่าแอดเดรสไบต์ว่ามีค่าตรงกับตำแหน่งของตัวเองหรือไม่ทุกครั้ง

บิต SM2 จะไม่มีผลในการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมโหมด 0 แต่การทำงานในโหมด 1 บิต SM2 สามารถถูกใช้เพื่อตรวจสอบบิตสิ้นสุดของข้อมูล validity of the stop bit) โดยในการรับข้อมูลของโหมด 1 ถ้าบิต SM2 = 1 จะเป็นการตรวจสอบบิตสิ้นสุดของข้อมูลโดยหากบิตสิ้นสุดของข้อมูลมีค่าไม่เป็น 1 การอินเทอร์รัปต์ของพอร์ตสื่อสารข้อมูลแบบอนุกรมจะไม่เกิดขึ้น

### รีจิสเตอร์ใช้งานเฉพาะ SCON

(Serial Port Control Register) แต่ละบิตในรีจิสเตอร์ใช้งานเฉพาะ SCON จะใช้สำหรับควบคุมและตรวจสอบการทำงานของพอร์ตสื่อสารอนุกรมใน MCS-51 ดังนั้นก่อนใช้งานพอร์ตสื่อสารข้อมูลแบบอนุกรม ผู้เขียนโปรแกรมจำเป็นต้องทราบความหมายของบิตต่าง ๆ ในรีจิสเตอร์ตัวนี้ แต่ละบิตในรีจิสเตอร์ใช้งานเฉพาะ SCON มีความหมายดังแสดงในรูปที่ 2.18

รีจิสเตอร์ตัวนี้ ไม่เพียงแต่ใช้ควบคุมการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมดต่าง ๆ เท่านั้น บางบิตของรีจิสเตอร์นี้ยังใช้เป็นที่ยึดข้อมูลบิตที่ 9 สำหรับการรับและการส่งข้อมูลในโหมด 2 และ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(บิต TB8 และ RB8) และนอกจากนี้รีจิสเตอร์ใช้งานเฉพาะ SCON ยังมีบิตที่ควบคุมการอินเตอร์รัปต์ของพอร์ตสื่อสารข้อมูลแบบอนุกรม (serial port interrupt) นั่นคือบิต TI และ RI รวมอยู่อีกด้วย

(MSB)				(LSB)			
SM0	SM1	SM2	REN	TB8	RB8	T1	RI

where SM0, SM1 specify the serial port mode, as follows :

SM0	SM1	mode	Description	Baud Rate
0	0	0	shift register	$f_{osc} / 12$
0	1	1	8 bit UART	variable
1	0	2	9 bit UART	$f_{osc} / 64$ (or 32)
1	1	3	9 bit UART	variable

- SM2 enables the multiprocessor communication feature in modes 2 and 3. In mode 2 or 3, if SM2 is set to 1 then RI will not be activated if the received 9th data bit (RB8) is 0. In mode 1, if SM2 = 1 then RI will not be received. In mode 0, SM2 should be 0.
- REN enables serial reception. Set by software to enable reception. Clear by software to disable reception.

- TB8 is the 9th data bit that will be transmitted in modes 2 and 3. Set or clear by software as desired.
- RB8 In modes 2 and 3, is the 9th data bit that was received. In mode 1, if SM2 = 0, RB8 is the stop bit that was received. In mode 0, RB8 is not used.
- TI is transmit interrupt flag. Set by hardware at the end of the 8th bit time in mode 0, or at the beginning of the stop bit in the other mode. In any serial transmission. Must be cleared by software.
- RI is receive interrupt flag. Set by hardware at the end of the 8th bit time in mode 0, or halfway through the stop bit time in the other modes. In any serial reception (except see SM2). Must be cleared by software.

## รูปที่ 2.18 แสดงรีจิสเตอร์ใช้งานเฉพาะ SCON

### อัตราเร็วในการรับและส่งข้อมูล

baud rate หมายความว่าอัตราเร็วในการรับหรือส่งข้อมูล โดยใน MCS-51 ค่าอัตราเร็วในการรับและส่งข้อมูลจะมีค่าเท่าใดก็ขึ้นอยู่กับการทำงานในแต่ละโหมดของพอร์ตสื่อสารข้อมูลแบบอนุกรมดังนี้

$$\text{baud rate โหมด 0} = \frac{\text{ความถี่ของออสซิลเลเตอร์ที่ใช้}}{12}$$

หากใช้คริสตอลความถี่ 12 เมกะเฮิร์ตซ์ ค่า baud rate ของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมด 0 จะมีค่าสูงถึง 1 เมกะเฮิร์ตซ์

- ในโหมด 2 ค่า baud rate ขึ้นอยู่กับค่าของบิต SMOD ที่อยู่ในรีจิสเตอร์ใช้งานเฉพาะ PCON โดยบิต SMOD = 0 ค่า baud rate จะเป็น 1/64 ของความถี่ออสซิลเลเตอร์ที่ใช้

บิต SMOD = 1 ค่า baud rate จะเป็น 1/32 ของความถี่ออสซิลเลเตอร์ที่ใช้

หลังจากการรีเซ็ต MSC-51 ค่าในบิต SMOD จะเป็น 0 เสมอ และเราสามารถเขียนสูตรสำหรับคำนวณค่า baud rate ได้ดังสมการนี้

$$\text{baud rate โหมด 2} = \frac{[2^{(\text{SMOD})} \times (\text{ความถี่ออสซิลเลเตอร์ที่ใช้})]}{64}$$

หากใช้คริสตอลความถี่ 12 เมกะเฮิร์ตซ์ baud rate สูงสุดในการทำงานโหมดนี้คือ 375K

- baud rate ในโหมด 1 และ 3 จะถูกกำหนดโดยอัตราการเกิด overflow ของไทม์เมอร์ 1 (timer 1 overflow rate) แต่ถ้าเป็น 8052 ซึ่งมีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์เพิ่มให้อีก 1 ตัว จะสามารถใช้ไทม์เมอร์ 2 ที่เพิ่มมานี้เป็นตัวกำหนด baud rate ได้ ทำให้มีรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ที่สามารถนำมากำหนด baud rate รวมจำนวน 2 ตัว (ไทม์เมอร์ 1 และไทม์เมอร์ 2) โดยอาจใช้ตัวใดตัวหนึ่งในการไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



กำหนด baud rate สำหรับการรับข้อมูล ส่วนกำหนด baud rate สำหรับการส่งข้อมูล ทำให้การรับและการส่งข้อมูลมีค่า baud rate ที่ต่างกันได้ รายละเอียดของการใช้ไทม์เมอร์ 1 หรือไทม์เมอร์ 2 เป็นตัวกำหนดค่า baud rate มีดังนี้

เมื่อใช้ไทม์เมอร์ 1 เป็นตัวกำหนด baud rate เมื่อไทม์เมอร์ 1 ถูกใช้เป็นตัวกำหนด baud rate สำหรับการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมด 1 และ 3 ค่าของ ที่ได้จะถูกกำหนดด้วยอัตราการเกิด overflow ของไทม์เมอร์ 1 และขึ้นอยู่กับบิต SMOD ในรีจิสเตอร์ PCON ซึ่งเขียนเป็นสมการที่ใช้คำนวณหา baud rate ได้ดังนี้

$$\text{baud rate โหมด 1,3} = \frac{[2^{(\text{SMOD})} \times (\text{อัตราการเกิด overflow ของไทม์เมอร์ 1})]}{32}$$

เนื่องจากเมื่อเกิด overflow ในไทม์เมอร์ตัวใด จะทำให้เกิดสัญญาณอินเตอร์รัปต์เพื่อบอกให้ซีพียูทราบ ดังนั้นเมื่อนำไทม์เมอร์ 1 มาเป็นตัวกำหนด baud rate จึงควรห้ามการเกิดอินเตอร์รัปต์ขึ้นในระหว่างการรับหรือส่งข้อมูล และเนื่องจากตัวไทม์เมอร์ 1 เองยังสามารถถูกกำหนดให้ทำงานเป็นไทม์เมอร์หรือเคาน์เตอร์อย่างใดอย่างหนึ่ง ซึ่งมีโหมดการทำงานย่อยลงไปอีก 4 โหมดดังได้กล่าวมาแล้วในเรื่องไทม์เมอร์และเคาน์เตอร์ ดังนั้นในการใช้งานพอร์ตสื่อสารข้อมูลแบบอนุกรมจึงต้องทำความเข้าใจในเรื่องไทม์เมอร์และเคาน์เตอร์ให้ละเอียด

การใช้งานพอร์ตสื่อสารข้อมูลแบบอนุกรมที่พบบ่อยที่สุดนั้น ไทม์เมอร์ 1 จะถูกกำหนดให้ทำงานเป็นไทม์เมอร์ในโหมด 2 (Auto-Reload) ในกรณีนี้ baud rate จะถูกกำหนดโดยสมการดังนี้

$$\text{baud rate โหมด 1,3} = \frac{2^{(\text{SMOD})} \times \text{ความถี่ออสซิลเลเตอร์ที่ใช้}}{32 \times 12 \times [256 - (\text{TH1})]}$$

ดังนั้นค่าที่ต้องโหลด ไปไว้ยังรีจิสเตอร์ TH1 เพื่อให้ได้ค่า baud rate จะสามารถคำนวณได้ดังนี้

$$\text{H1} = \frac{256 - 2^{(\text{SMOD})} \times \text{ความถี่ออสซิลเลเตอร์ที่ใช้}}{384 \times \text{baud rate}}$$

เราสามารถที่จะสร้าง baud rate ค่าต่ำ ๆ ด้วยไทม์เมอร์ 1 ได้โดยปล่อยให้ไทม์เมอร์ 1 อินเตอร์รัปต์ซีพียูได้ และกำหนดการทำงานให้เป็นไทม์เมอร์ขนาด 16 บิต (โหมด 1) และใช้ไทม์เมอร์ 1 อินเตอร์รัปต์ซีพียูเพื่อโหลดค่าใหม่เองด้วยซอฟต์แวร์ขณะเกิด overflow เนื่องจากในการทำงานโหมด 1 ของไทม์เมอร์ 1 ไม่สามารถโหลดค่าใหม่เองด้วยฮาร์ดแวร์ได้ (ไม่สามารถทำงานแบบ Auto-Reload)

จากตารางที่ 2.1 จะเห็นว่าในการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมโหมด 0 จะมีความเร็วในการส่งมากที่สุดเมื่อเปรียบเทียบกับโหมดอื่นที่ความถี่คริสตอลค่าเดียวกัน และจะเห็นว่าหากเลือกใช้คริสตอลความถี่ 11.059 เมกะเฮิร์ตซ์ จะสามารถตั้งค่า baud rate ในโหมด 1 และ 3 เป็นค่ามาตรฐานที่ใช้กันทั่วไปได้ เช่น 12000, 2400, 4800, 9600, 19200 จึงเป็นเหตุผลสำคัญที่ในระบบควบคุมส่วนใหญ่เลือกใช้คริสตอลความถี่ 11.056 เมกะเฮิร์ตซ์มากกว่า 12 เมกะเฮิร์ตซ์

Baud Rate	Fosc	SMOD	TIMER 1		
			C/T	MODE	Reload Value
(MODE 0) Max : 1 MHz	12 MHz	X	X	X	X
(MODE 2) Max : 375 KHz	12 MHz	1	X	X	X
(MODE 0) Min : 187.5 KHz	12 MHz	0	X	X	X
MODE 1,3 : 62.5 K	12 MHz	1	0	2	FFH
19.2 k	11.059 MHz	1	0	2	FDH
9.6 k	11.059 MHz	0	0	2	FDH
4.8 k	11.059 MHz	0	0	2	FAH
2.4 k	11.059 MHz	0	0	2	F4H
1.2 k	11.059 MHz	0	0	2	E8H
137.5	11.059 MHz	0	0	2	1DH
110	6 MHz	0	0	2	72H
110	12 MHz	0	0	1	FEEDH

ตารางที่ 2.1 ค่าที่ต้องนำไปไว้ในไว้ในรีจิสเตอร์ของไทมเมอร์ 1 เมื่อใช้ BAUD RATE มาตรฐานต่าง ๆ

ในตารางที่ 2.1 นอกจากจะแสดงค่า baud rate ค่าต่าง ๆ เปรียบเทียบให้เห็นแล้ว ตารางนี้ยังแสดงค่าที่ต้องโหลดไปไว้ในรีจิสเตอร์ใช้งานเฉพาะ TH1 ที่ค่า baud rate มาตรฐานต่าง ๆ ให้ทราบอีกด้วย ผู้เขียนโปรแกรมสามารถนำค่านี้ไปใช้ได้เลย แต่หากต้องการใช้ค่า baud rate อื่น ๆ ที่นอกเหนือไปจากตารางนี้ จะต้องคำนวณค่าที่ต้องโหลดให้รีจิสเตอร์ใช้งานเฉพาะ TH1 จากสมการที่แสดงไปแล้วเอง ดังตัวอย่างในรูปที่ 2.19

$$\begin{aligned} & ; \text{Frequency} & = 11.0\text{MHz} \\ & ; \text{Desired Baud Rate} & = 19.2 \text{Kbaud} \end{aligned}$$

$$; \text{TH1} = 256 - \frac{(2) * (11.0 * 10^6)}{(32) * (12) * (19200)}$$

$$; \quad = 253 \text{ D} \quad = \text{FDH}$$

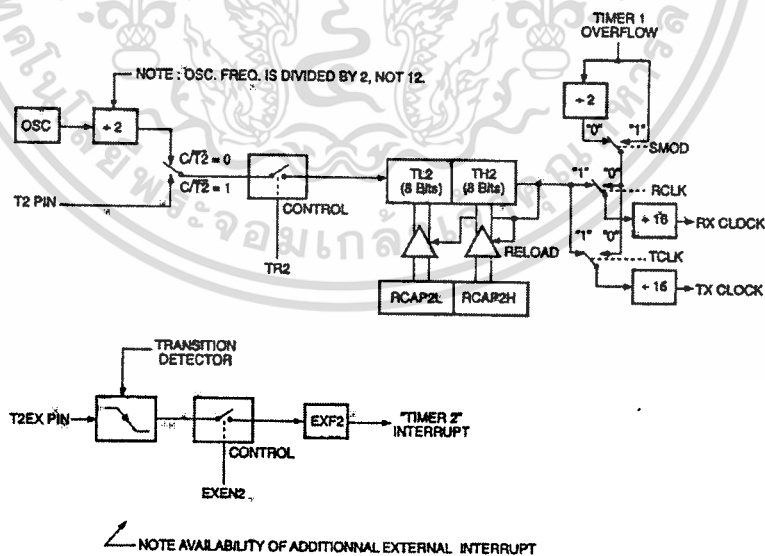
```
MOV  SCON, #0F0H      ; Serial port Mode 3, SM2 = 1
                          ; REN = 1
ORL  PCON, #80H      ; SMOD = 1
MOV  TMOD, #20H      ; Timer 1 Mode 2
MOV  TH1, #0FDH      ; Reload value for desired baud rate
SETB TR1              ; Turn on Timer 1
```

การใช้ไทม์เมอร์ 2 ในการกำหนด baud rate สำหรับ MCS-51 เบอร์ที่มีไทม์เมอร์ 2 เพิ่มให้ผู้ใช้อีก 1 ตัว เช่น เบอร์ 8052 ผู้ใช้สามารถนำไทม์เมอร์ 2 ที่มีเพิ่มขึ้นนี้มาเป็นตัวกำหนด baud rate โดยการเซตบิต TCLK และ/หรือบิต RCLK ในรีจิสเตอร์ใช้งานเฉพาะ T2CON (รูปที่ 4.7 ในเรื่องไทม์เมอร์) จากรูปจะเห็นว่าบิต TCLK, RCLK จะเป็นสวิตช์เลือกกระหว่างการใช้อัตราการเกิด overflow ของไทม์เมอร์ 2 หรือไทม์เมอร์ 1 เป็นตัวกำหนด baud rate ดังนั้นในกรณีที่ใช้ค่า 8052 ค่า baud rate สำหรับการส่งและการรับจะต่างกันได้ในเวลาเดียวกัน (ให้บิต RCLK มีค่าเป็น 1 ส่วน TCLK มีค่าเป็น 0 หรือกลับกัน) การกำหนดบิต RCLK และ/หรือ TCLK ให้เป็น 1 จะเป็นการกำหนดให้ไทม์เมอร์ 2 ถูกใช้เป็นตัวกำหนด baud rate ให้แก่พอร์ตสื่อสารอนุกรมดังแสดงในรูปที่ 2.19

การใช้ไทม์เมอร์ 2 เป็นตัวกำหนด baud rate (baud rate generator mode) จะมีการทำงานเหมือนโหมด Auto-Reload ตรงที่การเกิด overflow ในรีจิสเตอร์ TH2 ทำให้รีจิสเตอร์ที่ประกอบขึ้นเป็นไทม์เมอร์ 2 (รีจิสเตอร์ใช้งานเฉพาะ TL2 และ TH2) ถูกโหลดด้วยค่าขนาด 16 บิต จากรีจิสเตอร์ใช้งานเฉพาะ RCAP2L และ RCAP2H ซึ่งต้องได้รับการตั้งค่าไว้ล่วงหน้าด้วยซอฟต์แวร์เรียบร้อยแล้ว

เมื่อไทม์เมอร์ 2 ทำงานในโหมดนี้ ค่า baud rate ของการรับหรือการส่งข้อมูลในโหมด 1 และ 3 จะถูกกำหนดโดยอัตราการเกิด overflow ของรีจิสเตอร์ไทม์เมอร์ 2 ตามสมการดังนี้

$$\text{baud rate โหมด 1,3} = \frac{[\text{อัตราการเกิด overflow ของไทม์เมอร์ 1}]}{16}$$



รูปที่ 2.19 ไทม์เมอร์ 2 ในการทำงานเป็นตัวกำหนด Baud Rate

เนื่องจากไทม์เมอร์ 2 สามารถถูกกำหนดการใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์อย่างใดอย่างหนึ่ง ในการใช้งานทั่วไปที่นำไทม์เมอร์ 2 มาใช้เป็นตัวกำหนด baud rate มักจะกำหนดให้ทำงานเป็นไทม์เมอร์ซึ่งมี รายละเอียดการทำงานแตกต่างจากการใช้ไทม์เมอร์ 2 เป็นไทม์เมอร์ในโหมดอื่นเล็กน้อย กล่าวคือ ปกติเมื่อใช้ไทม์เมอร์ 2 เป็นไทม์เมอร์ในโหมดอื่นมันจะถูกเพิ่มค่าทุกแมชชีน ไซเคิล แต่เมื่อใช้งานเป็นไทม์เมอร์ในโหมดที่ใช้สำหรับกำหนดค่า baud rate สำหรับพอร์ตสื่อสารข้อมูลแบบแอสynchronous ไทม์เมอร์ 2 จะถูกเพิ่มค่าทุก ๆ สเตทในแต่ละแมชชีน ไซเคิล (ใน 1 แมชชีน ไซเคิลมี 6 สเตท) เท่ากับความถี่ 1/2 ของความถี่ออสซิลเลเตอร์ นั้นสมการสำหรับหาค่า baud rate ของพอร์ตสื่อสารอนุกรมเมื่อใช้ไทม์เมอร์ 2 คือ

$$\text{baud rate โหมด 1,3} = \frac{[\text{ความถี่ออสซิลเลเตอร์ที่ใช้}]}{[32 \times (65536 - (\text{RCAP2H}, \text{RCAP2L}))]}$$

RCAP2H, RCAP2L ในสมการคือค่าที่ต้องโหลดไว้ในรีจิสเตอร์ใช้งานเฉพาะ RCAP2L และ RCAP2H ตามลำดับ ค่านี้ถูกกำหนดให้เป็นจำนวนเต็มที่ไม่คิดเครื่องหมายขนาด 16 บิต

ค่าที่ต้องโหลดไปไว้ในรีจิสเตอร์ RCAP2L และ RCAP2H เพื่อให้ได้ค่า baud rate ตามที่ต้องการสามารถคำนวณได้จากสูตรต่อไปนี้

$$(\text{RCAP2H}, \text{RCAP2L}) = \frac{65536 - \text{ความถี่ออสซิลเลเตอร์ที่ใช้}}{32 \times \text{baud rate}}$$

สำหรับค่าที่ต้องโหลดไปไว้ในรีจิสเตอร์ RCAP2L, RCAP2H เมื่อต้องการตั้งค่า baud rate มาตรฐานมีดังแสดงในตารางที่ 2.2

Baud rate	ความถี่ออสซิลเลเตอร์	ไทม์เมอร์ 2	
		RCAP2H	RCAP2L
375K	12 MHz	FF	FF
9.6K	12 MHz	FF	D9
4.8K	12 MHz	FF	B2
2.4K	12 MHz	FF	64
1.2K	12 MHz	FE	C8
300	12 MHz	FB	1E
110	12 MHz	F2	AF
300	6 MHz	FD	8F
110	6 MHz	F9	57

ตารางที่ 2.2 แสดงค่าที่ต้องโหลดไปไว้ในรีจิสเตอร์ RCAP2L และ RCAP2H ของ ไทม์เมอร์ 2 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; Frequency = 12 MHz
; Desired Baud Rate = 9600 Baud
; (RCAP2H,RCAP2L) =  $\frac{65536 - (12 \times 10^6)}{(32) \times (9600)}$ 
;
; = 65497 = FFD9H
MOV SCON, #0F0H ; Serial port Mode 3, SM2 - 1 ,
; REN = 1
MOV RCAP2H, # 0FFH ; Reload values for desired
MOV RCAP2L, # 0D9H ; baud rate
MOV T2CON, # 34H ; Timer 2 as baud rate
; generator, turn on Timer 2

```

ไทม์เมอร์ 2 ในการทำงานเป็นตัวกำหนด baud rate มีรายละเอียดดังแสดงในรูปที่ 2.19 จากรูปนี้ จะเห็นได้ว่าไทม์เมอร์ 2 ถูกใช้เป็นตัวกำหนด baud rate ก็ต่อเมื่อบิต RCLK, TCLK ตัวใดตัวหนึ่งมีค่าเป็น 1 ( $RCLK + TCLK = 1$ ) ในรีจิสเตอร์ใช้งานเฉพาะ T2CON (บิตทั้งสองจะเป็นตัวเลือกระหว่างการใช้ไทม์เมอร์ 1 หรือไทม์เมอร์ 2 เป็นตัวกำหนด baud rate) และเมื่อเปรียบเทียบกับรูปแสดงการทำงานของไทม์เมอร์ 2 จะสังเกตเห็นว่าการเกิด overflow ในรีจิสเตอร์ TH2 จะไม่ทำให้บิต TF2 ถูกเซต ดังนั้นการเกิด overflow ของไทม์เมอร์ 2 เมื่อใช้เป็นตัวกำหนด baud rate จะไม่ทำให้เกิดอินเตอร์รัปต์สำหรับไทม์เมอร์ หรือเคาน์เตอร์ ผู้ใช้จึงไม่จำเป็นต้องห้ามการเกิดอินเตอร์รัปต์ของไทม์เมอร์ 2 ในระหว่างที่ใช้งานเป็นตัวกำหนด baud rate และจากด้านล่างของรูป 2.19 จะเห็นว่าถ้าบิต EXEN2 ถูกเซตเป็น 1 การเปลี่ยนสถานะของสัญญาณจาก 1 เป็น 0 (1 to 0 transition) ที่ขา T2EX ของ MCS-51 จะมีผลไปเซตบิต EXF2 ทำให้สามารถอินเตอร์รัปต์ซึ่งทำได้โดยจะไม่มีค่าจากในรีจิสเตอร์ RCAP2L และ RCAP2H ไปยังรีจิสเตอร์ของไทม์เมอร์ 2 เลย ทั้งนี้เพื่อให้ในระหว่างการใช้ไทม์เมอร์ 2 เป็นตัวกำหนด baud rate ยังสามารถนำขา T2EX มาใช้รับสัญญาณอินเตอร์รัปต์จากภายนอกของไทม์เมอร์ 2 ได้ถ้าต้องการ และจากรูปที่ 2.19 จะเห็นว่าบิต SMOD ไม่มีผลในการเพิ่มค่า baud rate เมื่อใช้ไทม์เมอร์ 2 เป็นตัวกำหนด baud rate

สิ่งหนึ่งที่ควรระลึกไว้เสมอในการใช้งานไทม์เมอร์ 2 เป็นตัวกำหนด baud rate นั่นคือ เมื่อไทม์เมอร์ 2 กำลังเป็นไทม์เมอร์ (บิต  $RCLK + TCLK = 1$  และบิต  $TR2 = 1$ ) เพื่อกำหนด baud rate ผู้ใช้ไม่ควรพยายามอ่านหรือเขียนข้อมูลใด ๆ ลงไปยังรีจิสเตอร์ของไทม์เมอร์ 2 (รีจิสเตอร์ใช้งานเฉพาะ TL2, TH2) ทั้งนี้เฉพาะภายใต้สภาพการทำงานเช่นนี้รีจิสเตอร์ของไทม์เมอร์ 2 จะถูกเรียกเพิ่มค่าทุก ๆ สเตทในแต่ละแมชชีนไซเคิล ทำให้ข้อมูลที่ได้จากอ่านหรือเขียนไม่เที่ยงตรงแต่เราอาจจะเขียนหรืออ่านข้อมูลจากรีจิสเตอร์ RCAP (รีจิสเตอร์ RCAP2L, RCAP2H) ได้ ถึงแม้การเขียนข้อมูลไปยังรีจิสเตอร์ทั้ง 2 นี้ อาจทำให้เกิดการผิดพลาดได้ หากข้อมูลที่เขียนลงไปตรงกับช่วงเวลา การโหลดค่าใหม่จากรีจิสเตอร์นี้ไปยัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยไม่เสียค่าใช้จ่าย

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ของไทม์เมอร์ 2 ครั้งต่อไปพอดี (การเปลี่ยนค่าในรีจิสเตอร์ RCAP มีไว้เพื่อให้ผู้ใช้สามารถเปลี่ยนค่า baud rate ได้) ดังนั้นในกรณีที่ผู้ใช้ต้องการเปลี่ยนแปลงค่าใด ๆ ในรีจิสเตอร์ของไทม์เมอร์ 2 และรีจิสเตอร์ RCAP ควรจะเคลียร์บิต TR2 เพื่อให้ไทม์เมอร์ 2 หยุดทำงานเสียก่อน จากนั้นจึงจะสามารถกระทำการใด ๆ กับรีจิสเตอร์ทั้งสองตัวนี้ได้ตามต้องการ

### อธิบายการทำงานพอร์ตสื่อสารข้อมูลแบบอนุกรม (โหมด 2 และ 3 เพิ่มเติม)

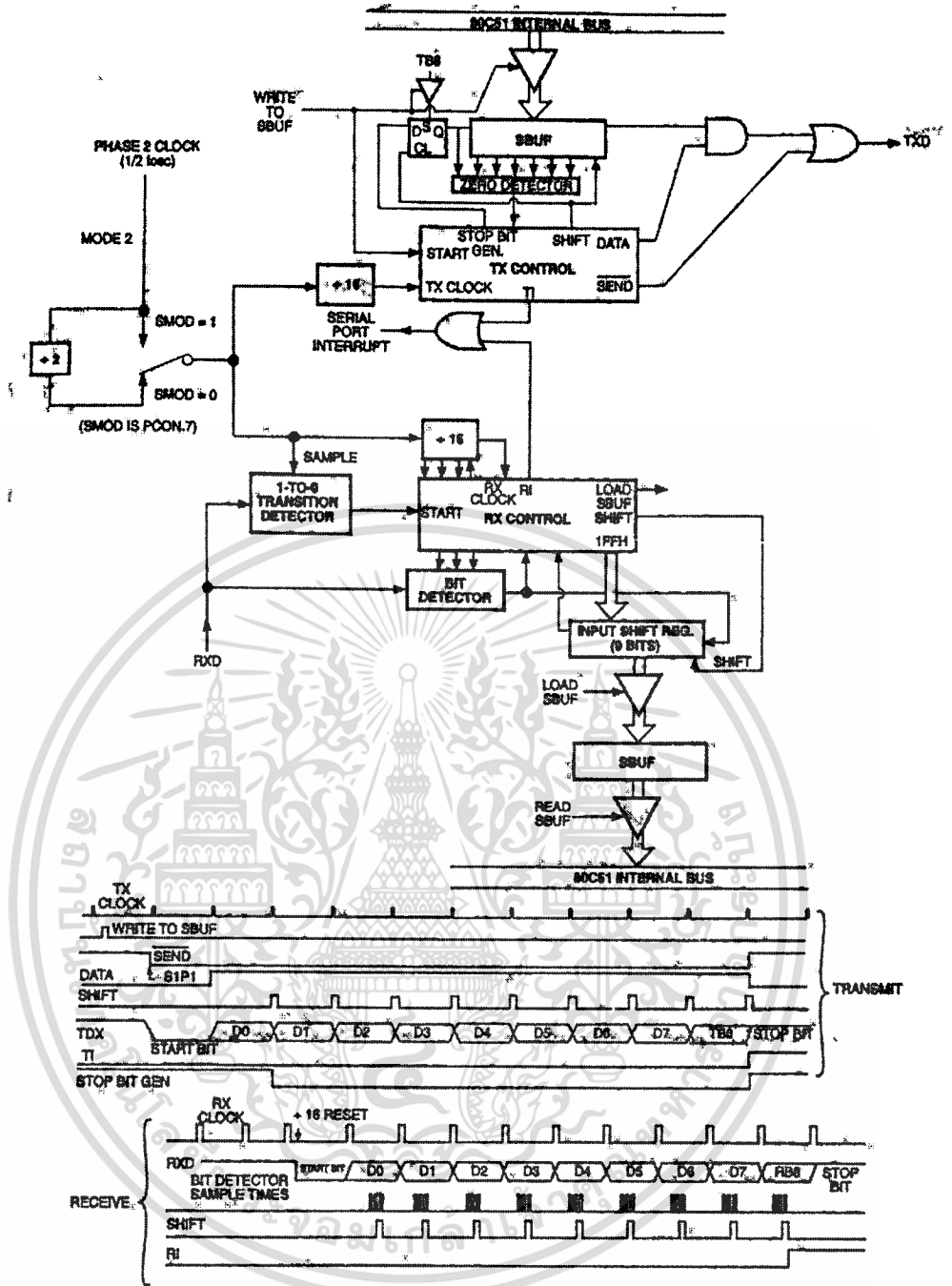
การทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมด 2 และ 3 มีการรับและส่งข้อมูลครั้งละ 11 บิต โดยส่งข้อมูลผ่านขา TXD และรับข้อมูลผ่านทางขา RXD ข้อมูลทั้ง 11 บิตจะประกอบไปด้วยบิตเริ่มต้นของข้อมูล 1 บิต (0) บิตข้อมูล 8 บิต (รับและส่งบิตต่ำสุดก่อน) บิตที่ 9 ซึ่งสามารถกำหนดค่าเองได้ 1 บิต (1 programmable 9th bit) และบิตสิ้นสุดของข้อมูล 1 บิต (1) ดังแสดงในรูปที่ 2.20

บิตข้อมูลที่เพิ่มขึ้นมาในโหมดนี้คือบิตที่ 9 ซึ่งสามารถกำหนดค่าล่วงหน้าได้ด้วยซอฟต์แวร์ในการส่งข้อมูล บิตที่ 9 (บิต TB8 ในรีจิสเตอร์ SCON) สามารถถูกกำหนดให้มีค่าเป็น 0 หรือ 1 ได้ ส่วนในการรับข้อมูลบิตที่ 9 จะถูกนำไปเก็บไว้ที่บิต RB8 ในรีจิสเตอร์ใช้งานเฉพาะ SCON

ในการทำงานโหมด 2 ค่า baud rate สามารถกำหนดให้เป็น  $1/32$  หรือ  $1/64$  ของความถี่ออสซิลเลเตอร์ที่ใช้ ส่วนในโหมด 3 ค่า baud rate สามารถแปรค่าได้ โดยถูกกำหนดด้วยไทม์เมอร์ 1 หรือไทม์เมอร์ 2 ใดอย่างหนึ่ง การเลือกให้ไทม์เมอร์ 1 หรือไทม์เมอร์ 2 เป็นตัวกำหนด baud rate ควบคุมได้จากบิต RCLK และ TCLK ในรีจิสเตอร์ใช้งานเฉพาะ T2CON

การส่งเริ่มต้นด้วยคำสั่งใด ๆ ที่ใช้รีจิสเตอร์ใช้งานเฉพาะ SBUF เป็นรีจิสเตอร์ปลายทางสัญญาณ write to SBUF จะนำค่าในบิต TB8 (มีค่า 0 หรือ 1 ตามการกำหนดล่วงหน้าของผู้ใช้) ไปไว้ที่ตำแหน่งบิตที่ 9 ของรีจิสเตอร์สำหรับส่งข้อมูล (บิตที่ 9 ในรีจิสเตอร์สำหรับส่งข้อมูลคือ D-Flipflop) และส่งสัญญาณไปบอกวงจรควบคุมการส่งข้อมูล (TX control block) ว่าขณะนี้กำลังต้องการส่งข้อมูล การส่งข้อมูลจะเริ่มต้นที่สเตต 1 เฟส 1 ของเมกซ์ซินไซรเกิลถัดจากการเกิด overflow ในเคาน์เตอร์หาร 16 ครั้งถัดไป (ดังนั้นช่วงเวลาในการส่งแต่ละบิตจะซิงโครไนซ์กับเคาน์เตอร์หาร 16 ไม่ใช่กับสัญญาณ write to SBUF)

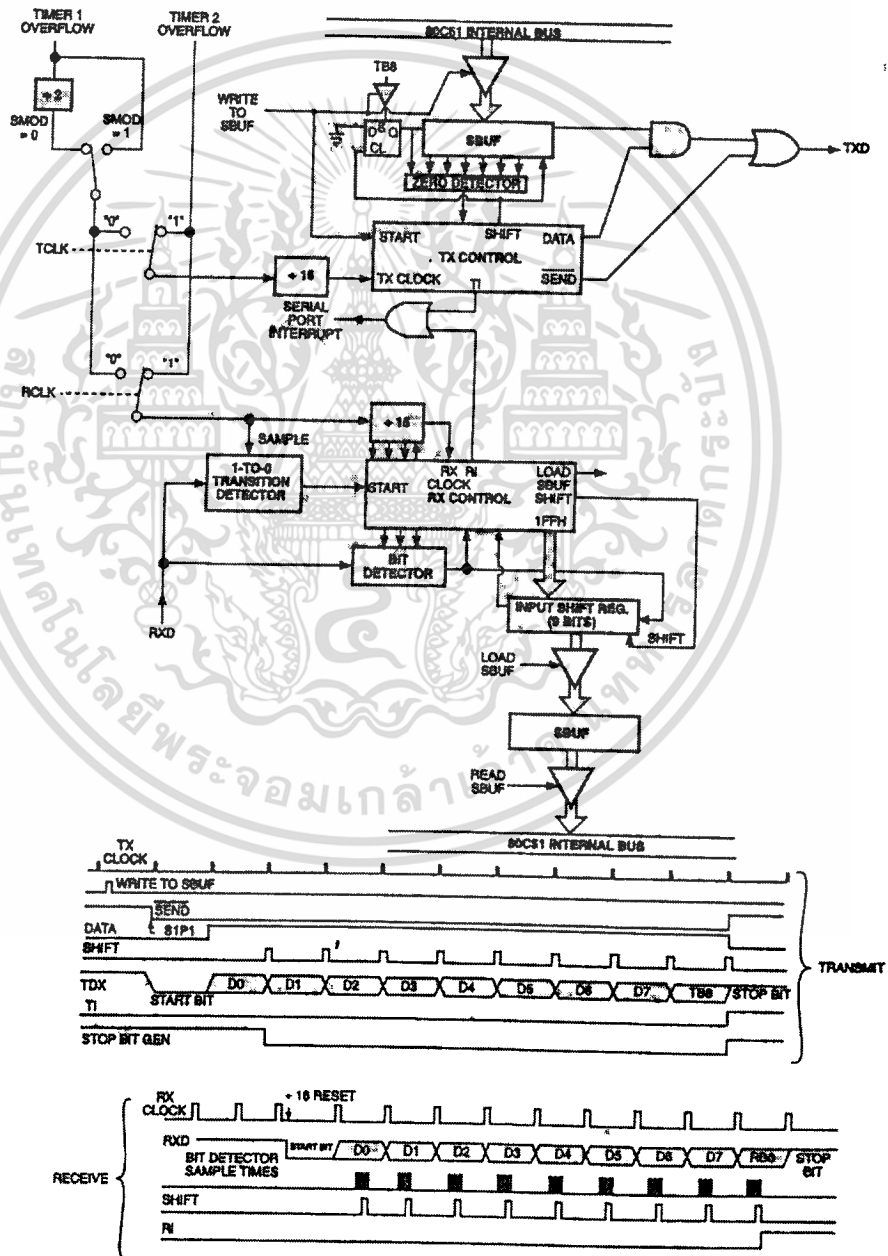
แผนผังแสดงการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรม ในโหมด 2 และ 3 มีดังแสดงในรูปตามลำดับ



รูปที่ 2.20 การทำงานของพอร์ตสื่อสารอนุกรมโหมด 2

การส่งข้อมูลเริ่มต้นด้วยการกระตุ้นให้สัญญาณ SEND แยกดีฟ ซึ่งจะเริ่มใส่ค่าบิตเริ่มต้นของข้อมูลไปที่ขา TXD เมื่อช่วงเวลาที่ส่งบิตแรกผ่านไป สัญญาณ DATA จะเริ่มแยกดีฟทำให้ค่าของบิตที่ตำแหน่งเอาต์พุตของรีจิสเตอร์สำหรับส่งข้อมูลถูกส่งไปที่ขา TXD และพัลส์ของสัญญาณ Shift นี้จะไปทำให้ 1 ถูกนำไปไว้ในตำแหน่งบิตที่ 9 (ต่อไปจะกลายเป็นบิตสิ้นสุดของข้อมูล) ของรีจิสเตอร์สำหรับส่งข้อมูล (ตำแหน่งบิตที่ 9 คือ D-flipflop) หลังจากนั้นจะมีเพียงศูนย์ที่ถูกใส่เข้าไปในรีจิสเตอร์สำหรับส่งข้อมูล ดังนั้นขณะที่บิตข้อมูลถูกเลื่อนออกไปทางขวา 0 จะถูกเลื่อนเข้าไปทางซ้าย การส่งจะดำเนินไปเรื่อย ๆ จนกระทั่งบิต TB8 ซึ่งถูกใส่ไว้ในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่งบิตที่ 9 ของรีจิสเตอร์สำหรับส่งข้อมูลในตอนแรก ถูกเลื่อนไปอยู่ที่ตำแหน่งเอาต์พุตของรีจิสเตอร์สำหรับส่งข้อมูล และทางด้านซ้ายของบิต TB8 นี้จะมีค่า 1 (บิตสิ้นสุดของข้อมูล) จากการไหลด้วยพัลส์ของสัญญาณ shift ครั้งแรก ส่วนตำแหน่งอื่นที่เหลือทางด้านซ้ายจะมีค่าเป็นศูนย์หมด สภาวะที่มีศูนย์อยู่ที่ด้านซ้ายของบิตสิ้นสุดของข้อมูลนี้จะถูกตรวจพบได้ด้วยวงจรตรวจจับ 0 (zero detector) ซึ่งเมื่อตรวจจับได้ก็จะส่งสัญญาณไปบอกวงจรควบคุมการส่งข้อมูลให้ทำการเลื่อนข้อมูลครั้งสุดท้ายอีก 1 ครั้ง แล้วจึงค่อยให้สัญญาณ SEND หยุดแอกติฟรวมทั้งเซตบิต T1 เป็นลำดับสุดท้าย เหตุการณ์ที่เกิดขึ้นหลังจากตรวจจับศูนย์ได้ 7 บิตนี้ จะเกิดขึ้นขณะที่มีการ overflow ครั้งที่ 11 ของเคาท์เตอร์หาร 16 หลังจากสัญญาณ write to SBUF แอกทิฟ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.21 การทำงานของพอร์ทัลสื่อสารอนุกรมโหมด 3 ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรับข้อมูลเริ่มต้นเมื่อมีการตรวจพบการเปลี่ยนสถานะจาก 1 เป็น 0 ที่ขา RXD การตรวจสอบสถานะสัญญาณที่ขา RXD จะกระทำด้วยความถี่ 16 เท่าของค่า baud rate ในขณะนั้น จากนั้นเคาน์เตอร์หาร 16 จะถูกรีเซ็ตทันที และค่า 1FFH จะถูกโหลดไปที่รีจิสเตอร์สำหรับรับข้อมูล

ช่วงเวลาในการตรวจสอบข้อมูลภายนอกที่ขา RXD แต่ละบิต จะถูกแบ่งออกเป็น 16 สเตทย่อย การตรวจสอบจะกระทำที่สเตทที่ 7, 8, 9 วงจรตรวจสอบบิตข้อมูลจะตรวจสอบค่าสัญญาณที่ขา RXD ซึ่งค่าที่ถูกรับเข้ามาเป็นข้อมูลจะต้องตรวจพบอย่างน้อย 2 ครั้ง จากการตรวจสอบทั้งหมด 3 ครั้ง ทั้งนี้เพื่อป้องกันสัญญาณรบกวนที่อาจเกิดขึ้น แต่ถ้าบิตแรกที่ถูกรับเข้ามาถูกตรวจสอบพบว่าไม่เป็น 0 วงจรควบคุมการรับข้อมูลจะถูกรีเซ็ต และกลับไปเริ่มต้นตรวจการเปลี่ยนสถานะที่ขา RXD ตามเดิม ทั้งนี้เพื่อให้แน่ใจว่าบิตแรกที่เข้ามาเป็นบิตเริ่มต้นของข้อมูลแน่นอนนั่นเอง หากบิตแรกตรวจพบว่ามีค่าเป็น 0 นั่นคือบิตนี้เป็นบิตเริ่มต้นของข้อมูลแน่นอน การรับข้อมูลจะเริ่มขึ้น โดยเลื่อนบิตเริ่มต้นของข้อมูลที่รับเข้ามาได้ไปไว้ที่รีจิสเตอร์สำหรับรับข้อมูล

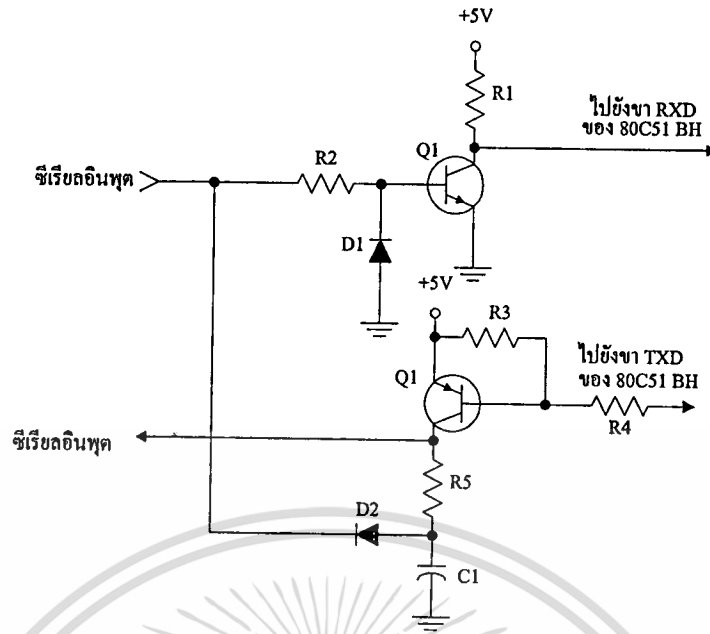
ขณะที่บิตข้อมูลถูกเลื่อนเข้ามาทางขาในรีจิสเตอร์สำหรับรับข้อมูล จะทำให้ 1FFH ซึ่งถูกนำไปไว้ที่รีจิสเตอร์สำหรับรับข้อมูลในตอนแรกถูกเลื่อนออกไปทางซ้าย เมื่อบิตเริ่มต้นของข้อมูล (0) ถูกเลื่อนไปถึงตำแหน่งซ้ายสุดในรีจิสเตอร์สำหรับรับข้อมูล (ขนาด 9 บิต) จะมีสัญญาณส่งไปบอกวงจรควบคุมการรับข้อมูลให้ทำการเลื่อนข้อมูลเข้ามาเป็นครั้งสุดท้ายอีก 1 ครั้ง แล้วจึงส่งสัญญาณเพื่อนำข้อมูลจากรีจิสเตอร์สำหรับรับข้อมูลมาไว้ที่รีจิสเตอร์ใช้งานเฉพาะ SBUF และนำบิตที่ถูกรับเข้ามาครั้งสุดท้ายไปไว้ในบิต RB8 รวมทั้งเซตบิต R1 เหตุการณ์ทั้งหมดนี้เกิดขึ้นก็ต่อเมื่อเป็นไปตามเงื่อนไขต่อไปนี้ เมื่อพัลส์ของสัญญาณ shift ถูกสุดท้ายถูกสร้างขึ้น

- บิต R1 = 0
- บิต SM2 = 0 หรือ บิตที่ 9 ที่รับเข้ามามีค่าเป็น 1

ถ้ามีเงื่อนไขใดไม่ตรงตามนี้ ข้อมูลไบต์ที่ถูกรับเข้ามาทั้งหมดจะหายไปโดยไม่สามารถเรียกคืนกลับมาได้ และบิต R1 จะไม่ถูกเซต แต่ถ้าตรงตามเงื่อนไขทั้งสองอย่างนี้ บิตที่ 9 ที่รับเข้ามาจะถูกนำไปไว้ในบิต RB8 ของรีจิสเตอร์ SCON ส่วนบิตข้อมูลทั้ง 8 จะถูกนำไปไว้ในรีจิสเตอร์ใช้งานเฉพาะ SBUF ในช่วงเวลาของการรับข้อมูล 1 บิตต่อมา ไม่ว่าเงื่อนไขทั้งสองจะเป็นอย่างไร ระบบการรับข้อมูลก็จะกลับไปตรวจหาการเปลี่ยนสถานะจาก 1 เป็น 0 ที่ขา RXD ต่อ (รอรับบิตเริ่มต้นของข้อมูลไบต์ถัดไป)

สังเกตว่า ค่าของบิตสิ้นสุดของข้อมูลที่ถูกรับเข้ามาจะไม่เกี่ยวข้องกับรีจิสเตอร์ SBUF บิต RB8 หรือ บิต R1 แต่อย่างใดเลย

ในกรณีที่ใช้พอร์ตสื่อสารข้อมูลแบบอนุกรมเพื่อเชื่อมต่อกับวงจรภายนอกตามมาตรฐาน RS-232 จำเป็นต้องมีวงจรเพิ่มเติมเพื่อช่วยยกระดับแรงดันให้ได้มาตรฐาน ทั้งนี้เพราะการติดต่อสื่อสารแบบอนุกรมตามมาตรฐาน RS-232 ใช้ระดับแรงดัน -12 โวลต์ วงจรสำหรับเชื่อมต่อพอร์ตสื่อสารข้อมูลแบบอนุกรมของ MCS-51 ตามมาตรฐาน RS-232 มีดังแสดงในรูป



รูปที่ 2.22 แสดงวงจรการเชื่อมต่อพอร์ตสื่อสารข้อมูลแบบอนุกรมของ MCS - 51 ตามมาตรฐาน RS 232



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3 การออกแบบสร้าง

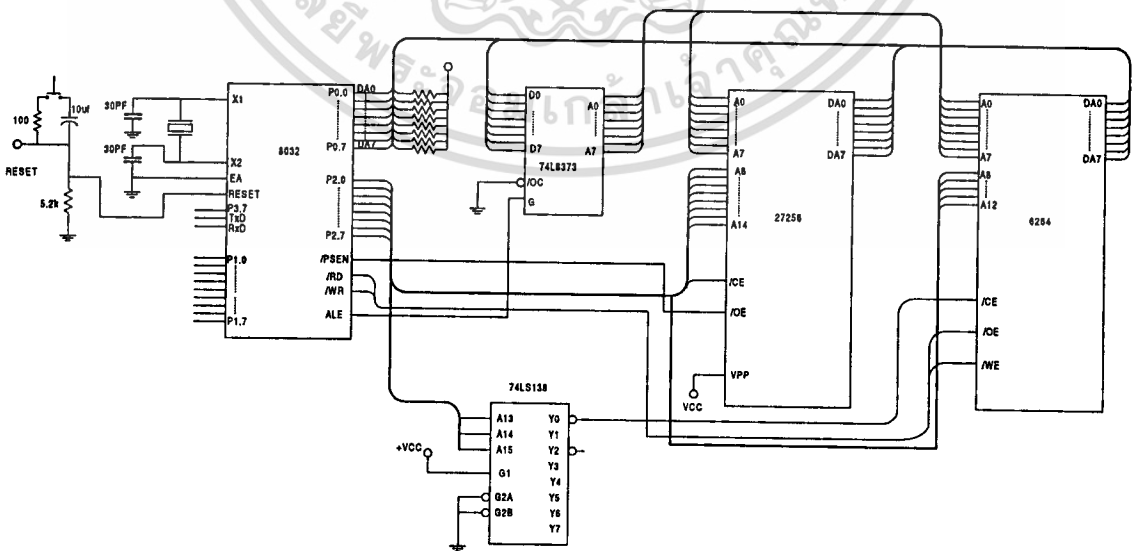
ขั้นตอนการออกแบบสร้างระบบทางด้านฮาร์ดแวร์ (hardware) จะนำอุปกรณ์ภายนอกที่ต้องใช้ ประกอบรวมกับการทำงานของไมโครคอนโทรลเลอร์ (Microcontroller) ซึ่งจะมีส่วนประกอบดังนี้

1. หน่วยความจำคำสั่ง (ROM) และหน่วยความจำข้อมูล (RAM)
2. จอแสดงผล แอล ซี ดี (LCD module)
3. คีย์บอร์ด (keyboard)
4. พอร์ตสื่อสารอนุกรม (Serial port)
5. ตัวลูกข่ายที่รับ-ส่งข้อมูลปลายทาง

#### การเชื่อมต่อหน่วยความจำคำสั่งและข้อมูล

ในโครงงานนี้เนื่องจากเลือกใช้ไมโครคอนโทรลเลอร์เบอร์ 8032 มาใช้งานซึ่งจะไม่มีหน่วยความจำคำสั่งภายในจึงต้องใช้หน่วยความจำภายนอก ซึ่งสามารถเลือกใช้โดยการต่อขา EA (ขา 31) ของไอซี 8032 ลงกราวด์ การติดต่อหน่วยความจำชนิดรอม (ROM) และแรม (RAM) จะใช้สัญญาณเลือกติดต่อ (Chip Enable) และคำสั่งที่ใช้ติดต่อกันละตัวกันดังนั้นตำแหน่งของรอมและแรมนั้นสามารถอยู่ที่ตำแหน่งเดียวกันได้

การเชื่อมต่อส่งผ่านข้อมูลและตำแหน่งข้อมูลจะติดต่อ 8032 โดยผ่านทางพอร์ต 2 ซึ่งขั้นตอนการติดต่อนั้นจะมีการอ้างตำแหน่งของข้อมูลโดยตำแหน่ง 8 บิตล่างจะผ่านออกทางพอร์ต 0 และข้อมูล 8 บิตบนจะผ่านออกทางพอร์ต 2 และต่อมาจะทำการติดต่อข้อมูลให้เข้า-ออกผ่านทางพอร์ต 0 ดังนั้นการที่จะแยกขาติดต่อข้อมูลกับตำแหน่งออกจากกันได้ก็ต้องใช้อุปกรณ์พักข้อมูลที่ใช้อย่างตำแหน่งไว้ก่อนโดยใช้ไอซี 74373 และใช้ขา ALE ของ 8032 มาควบคุมการพักข้อมูลของไอซี 74373 ซึ่งจะได้ข้อมูลรหัสตำแหน่ง 8 บิตล่างที่ออกจากไอซี 74373 ขาสัญญาณที่พอร์ต 0 จะไม่มีตัวต้านทานพูลอัพ (pull up) ต่ออยู่ภายใน ดังนั้นจึงใช้ตัวต้านทานภายนอกต่อคร่อมกับไฟบวกไว้ ตามวงจรดังรูปที่ 3.1

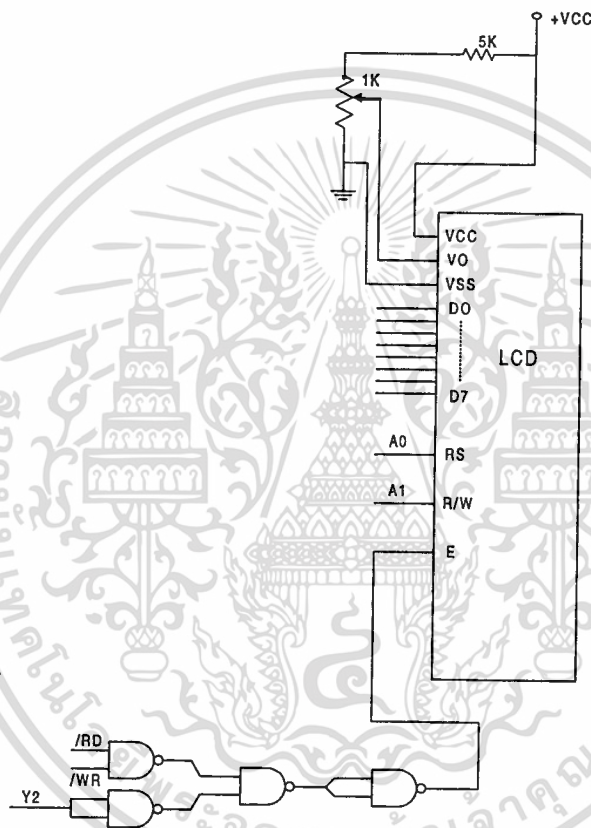


รูปที่ 3.1 การต่อหน่วยความจำ ROM และ RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การเชื่อมต่อจอแสดงผล แอล ซี ดี

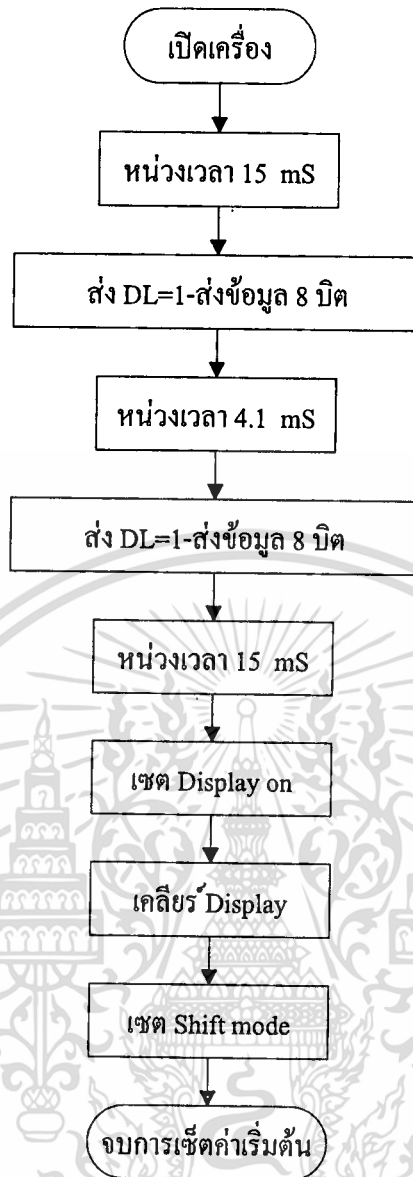
การต่อจอแสดงผลนี้สามารถทำได้หลายแบบ ถ้าไม่ต้องต่อหน่วยความจำภายนอกก็สามารถต่อควบคุมและขาคิดต่อส่งข้อมูลกับพอร์ตได้โดยตรง แต่วงจรนี้มีการต่อหน่วยความจำภายนอก จึงต่อให้มีลักษณะการติดต่อเหมือนการอ่านหรือเขียนหน่วยความจำ โดยการต่อขาคิดต่อข้อมูลเข้ากับพอร์ต 0 เหมือนการติดต่อหน่วยความจำและใช้ขาแอดเดรส  $A_1$  ในการควบคุมการอ่านหรือเขียนข้อมูลโดยใช้ขาแอดเดรส  $A_0$  ในการควบคุมการเลือกติดต่อรีจิสเตอร์ (register) คำสั่ง หรือรีจิสเตอร์ข้อมูล เนื่องจากการติดต่อนั้นจะต้องมีการติดต่อทั้งอ่านและเขียน จึงต้องนำสัญญาณ RD และ WR ของ 8032 มาทำการเลือกอุปกรณ์แสดงผลร่วมกับสัญญาณเลือกจากถอดรหัสตำแหน่งโดยไอซี 74138 ด้วยจะได้วงจรดังรูปที่ 3.2



รูปที่ 3.2 การเชื่อมต่อจอ แอล ซี ดี กับไมโครคอนโทรลเลอร์

การวางจอร์ใช้  $A_{13}, A_{14}, A_{15}$  เข้า 74138 จะใช้ Y2 ที่  $A_{13}, A_{14}, A_{15}$  เป็น 010 ถ้าต้องการส่งคำสั่งให้จอต้องอ้างตำแหน่งให้  $A_0 = 0, A_1 = 0$  ดังนั้นจะได้ตำแหน่งติดต่อเป็น 010x,xxxx xxxx xx00 ถ้าให้ X=0 จะได้ 4000H ถ้าต้องการส่งข้อมูลแสดงผลต้องให้  $A_0 = 0, A_1 = 1$  จะได้ค่าตำแหน่งที่ต้องติดต่อเป็น 4002H ถ้าต้องการอ่าน บิวชีแฟล็ก (Busy flag) ต้องให้  $A_0 = 1, A_1 = 0$  จะได้ค่าตำแหน่งที่ต้องติดต่อเป็น 4001H การต่อจอจึงสามารถอ้างใช้คำสั่ง MOVX เหมือนการติดต่อหน่วยความจำได้เลย โดยนำค่าตำแหน่งที่ต้องการติดต่อตามวิธีการข้างบนไปใส่ในรีจิสเตอร์ DPTR ก่อนแล้วจึงใช้คำสั่ง MOVX A,@DPTR สำหรับการอ่านค่าจากจอ และใช้คำสั่ง MOVX @DPTR,A สำหรับการเขียนข้อมูลหรือคำสั่งให้จอ

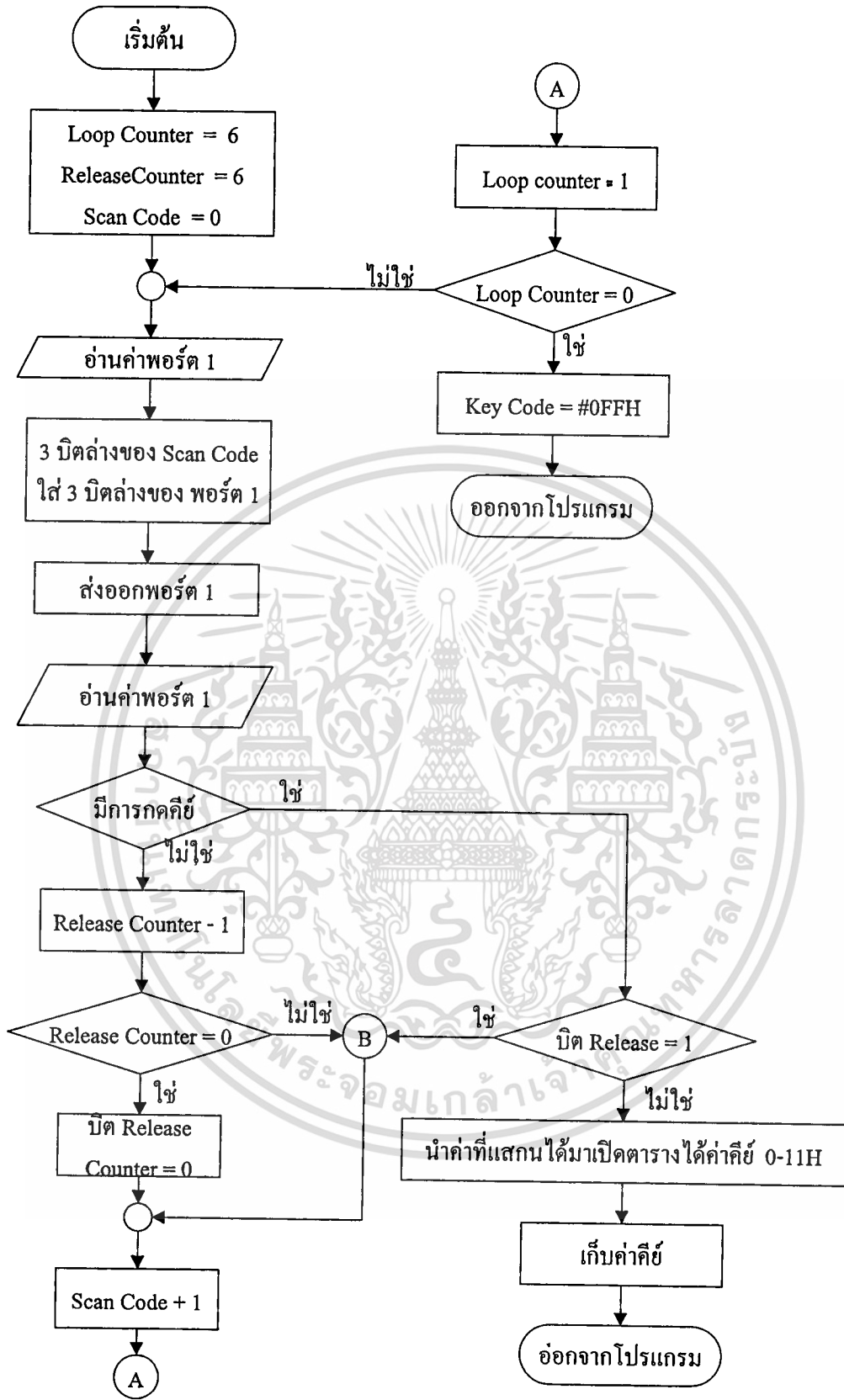
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



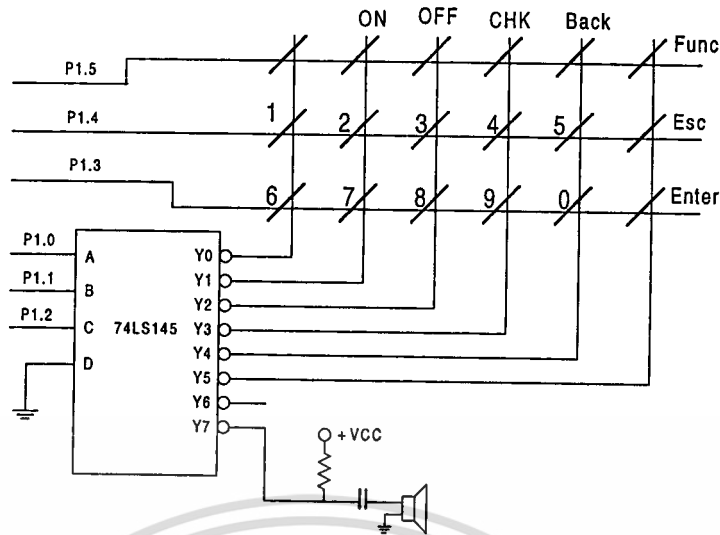
รูปที่ 3.3 โฟลว์ชาร์ทแสดงการเซตค่าเริ่มต้น

### การต่อคีย์บอร์ด

การต่อคีย์บอร์ดหลายคีย์ เพื่อความประหยัดพอร์ตของ 8032 จึงต้องใช้การต่อแบบมัลติเพล็กซ์ (Multiplex) โดยใช้ ไอซี 74145 ช่วยเพิ่มจำนวนพอร์ต โดยการนำรหัสของเลขฐาน 2 ไปเปลี่ยนเป็นค่าออกทางเอาต์พุต ในวงจรจะใช้ข้อมูลของรหัสเลขฐาน 2 จำนวน 3 บิต จากพอร์ต 1.0 ถึง พอร์ต 1.2 มาเข้า ไอซี 74145 ซึ่งทำให้ได้เอาต์พุตออกจากไอซี 74145 ได้ 8 ขา ( $Y_0 - Y_7$ ) เมื่อใช้ขาพอร์ต 1 จำนวน 3 ขามาต่อต่อกัน ก็จะได้จุดตัดเพื่อต่อคีย์สวิตช์ได้เท่ากับ  $3 \times 8 = 24$  ตัวแต่วงจรนี้จะใช้ 18 ตัว



เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 3.4 โฟลว์ชาร์ทโปรแกรมการอ่านคีย์บอร์ด ตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

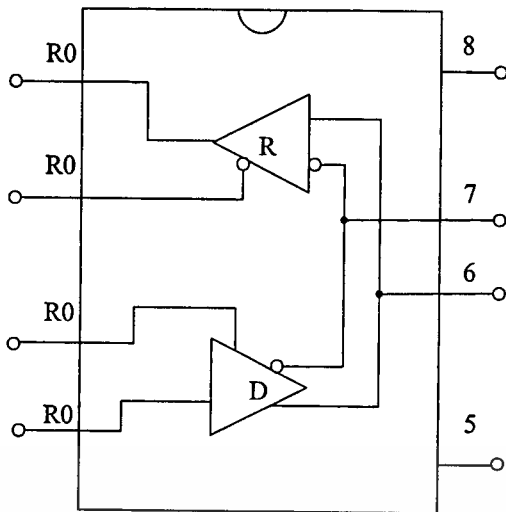


รูปที่ 3.5 แสดงการเชื่อมต่อคีย์บอร์ดกับไมโครคอนโทรลเลอร์

การทำงานของวงจรต้องเขียนโปรแกรมให้ส่งค่าออกจากพอร์ต 1 ของ 8032 โดยให้ 3 บิตล่าง (P1.0-P1.2) นับเลขฐาน 2 วนอยู่ตั้งแต่ 000 ถึง 101 วนไปเรื่อยๆ ซึ่งจะทำให้  $Y_0$  ถึง  $Y_5$  เกิดเอคทีฟ (Active low) เป็นค่าลอจิก “0” วนทีละขา ขณะเดียวกันก็จะอ่านค่าสถานะของพอร์ต 1.3 ถึง 1.5 อยู่ด้วยเช่นกันซึ่งโดยปกติพอร์ต 1.3 ถึง 1.5 จะถูกส่งเป็นลอจิก “1” ค้างไว้ ดังนั้นถ้าสวิทช์ตัวใดถูกกดก็จะทำให้ระดับขาใดขาหนึ่งที่ตรงกับสวิทช์ที่ถูกกดของพอร์ต P1.3 ถึง P1.5 เป็น “0” โปรแกรมก็จะนำค่าไปประมวลผล

### การเชื่อมต่อพอร์ตสื่อสารอนุกรม

โดยปกติแล้ว 8032 จะสามารถสื่อสารแบบอนุกรม 2 ทางได้ แต่ระบบนี้เป็นการส่งข้อมูล ช่วงสั้นๆ โดยจะผลัดกันส่ง เพื่อความประหยัดคู่สายที่ใช้ส่งจึงใช้การส่งแบบกึ่ง 2 ทาง (half duplex) โดยเลือกใช้ไอซีเบอร์ DS75176 ซึ่งจะเป็นการรับ-ส่งตามมาตรฐาน RS-422A หรือ RS-485 ก็ได้ ซึ่งการส่งจะใช้สัญญาณแบบดิฟเฟอเรนเชียล หลักการคือสัญญาณที่จะรับ-ส่งจะเป็นการเปรียบเทียบระหว่างสัญญาณ 2 เส้น ทำให้เกิดการลดทอนและสัญญาณรบกวนในระหว่างการส่งข้อมูลจะเกิดขึ้นในสายทั้ง 2 เส้น ด้วยค่าที่เท่ากันหรือใกล้เคียงกัน ความแตกต่างของสัญญาณในคู่สายจึงยังคงเหมือนเดิม หรือเปลี่ยนแปลงเล็กน้อย ทำให้ระบบนี้สามารถส่งได้ระยะทางไกลกว่ามาตรฐาน RS-232 และเนื่องจากไอซี เบอร์ DS75176 นี้มีความไวในการรับที่สามารถรับได้เมื่อมีความแตกต่างในคู่สาย  $\pm 200$  mV หรือมากกว่า



รูปที่ 3.6 โครงสร้างของ ไอซีเบอร์ DS 75176

DS75176B Transmitting					
Inputs			Line Condition	Outputs	
RE	DE	DI		DO	DO
x	1	1	No Fault	0	1
x	1	0	No Fault	1	0
x	0	x	x	z	z
x	1	x	Fault	z	z

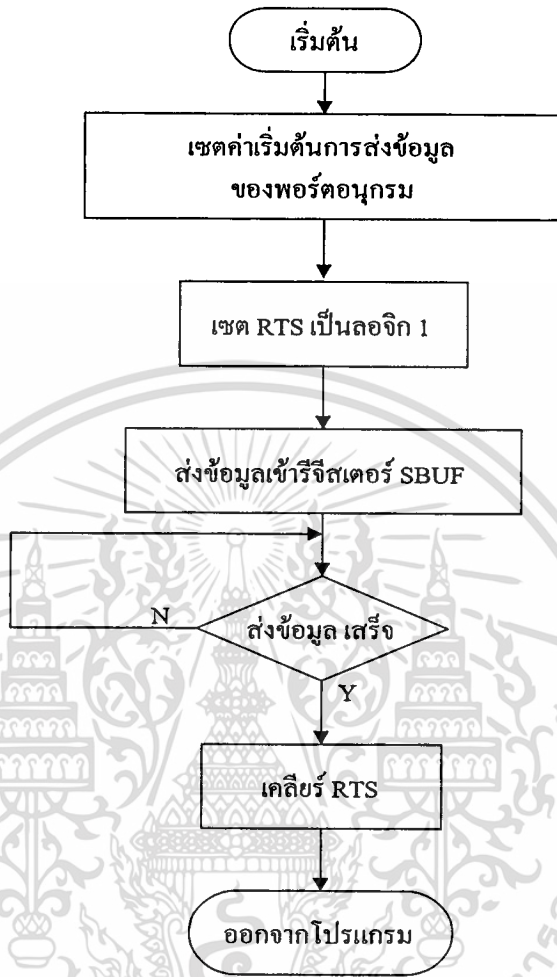
  

DS75176B Receiving				
Inputs			Outputs	
RE	DE	RI-RI	RO	
0	0	$\geq +0.2V$	1	
0	0	$\leq -0.2V$	0	
0	0	Inputs Open	1	
1	0	x	z	

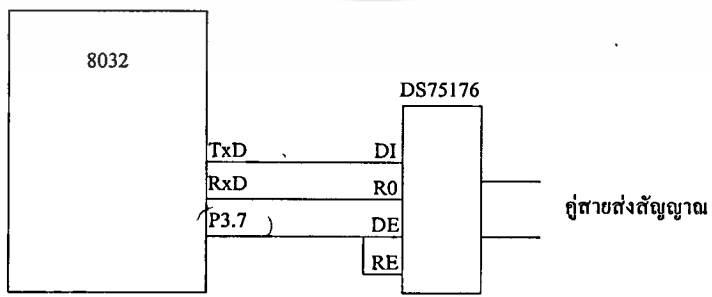
ตารางที่ 3.1 ตารางฟังก์ชันของ DS 75176

ถ้านำขา RE ต่อกับ DE จะได้ว่าถ้า 2 ขานี้เป็นลอจิก “1” จะเป็นการส่งข้อมูลจาก DI ออกไปในคู่สาย ถ้า 2 ขานี้เป็น “0” จะเป็นการรับข้อมูลในคู่สายเข้ามาออกขา RC การต่อใช้งานแบบกึ่ง 2 ทางจึงต่อขา DE กับ RE เป็นสัญญาณ RTS โดยใช้พอร์ต 3.7 ของ 8032 เป็นตัวสร้างสัญญาณ และข้อมูลอนุกรมที่ส่งออกทางขา TxD จะป้อนเข้าขา DI ไอซี เบอร์ DS75176 และข้อมูลจากคู่สายออกทาง R0 ไปเข้า RxD ของ 8032 จะได้ว่าวงจรตาม รูปที่ 3.7

ขั้นตอนการส่งข้อมูลทำได้ตามโฟลว์ชาร์ท

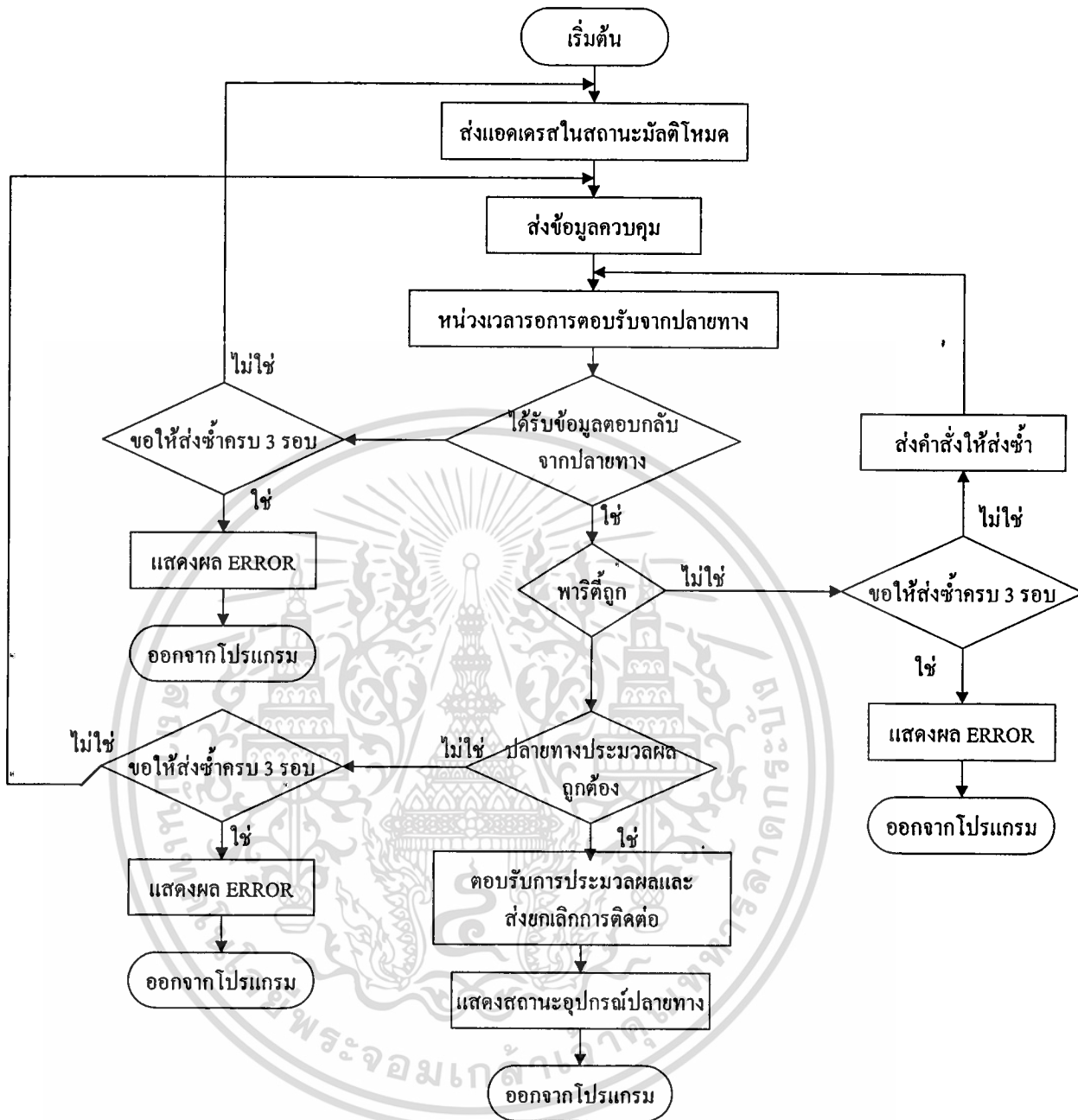


รูปที่ 3.7 โฟลว์ชาร์ทแสดงขั้นตอนการส่งข้อมูล



รูปที่ 3.8 การต่อ DS75176 เข้ากับ 8032

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 โฟลว์ชาร์ทแสดงขั้นตอนการทำงานของระบบรับ-ส่งข้อมูลปลายทาง

### ขั้นตอนการทำงานโดยรวมของระบบ

การทำงานจะเป็นตามโฟลชาร์ทการทำงานของระบบโดยรวมจะสามารถอธิบายเป็นลำดับดังนี้

1. เมื่อเริ่มจ่ายไฟให้กับระบบหรือรีเซ็ตระบบจะเข้าสู่การทำงานโดยการเช็คค่าเริ่มต้นของจอ LCD และจะแสดงข้อความชุดแรกขึ้นที่หน้าจอ

2. 8032 จะทำการเช็คการรับอินเทอร์เน็ตที่ไทม์เมอร์ เซตระบบการสื่อสารข้อมูลอนุกรมด้วยอัตราบิต 9600 บิตต่อวินาที

3. โปรแกรมจะไปวนสแกนคีย์บอร์ดค้างอยู่ จนกว่าจะมีการกดคีย์จึงหลุดจาก โปรแกรม

4. จอจะเปลี่ยนข้อความแสดงผล ไปขึ้นเมนูฟังก์ชันการใช้งาน และจะไปแสดงคีย์บอร์ดค้างอยู่จนกว่าจะมีการกดคีย์

5. ถ้ามีการกด 1 จะไปเข้าสู่ฟังก์ชันการควบคุมตรวจสอบอุปกรณ์ระบบปลายทางตามการทำงานข้อ 8

6. ถ้ามีการกด 2 จะไปเข้าสู่ฟังก์ชันการควบคุมไฟส่องหลังจอ LCD ตามการทำงานในข้อ 14

7. ถ้ามีการกด 3 จะไปเข้าสู่ฟังก์ชันการปิด-เปิดเสียงเมื่อมีการกดคีย์ มีกระบวนการทำงานตามข้อ 21

8. เปลี่ยนข้อความบนจอเป็น เมนู CONTROL MENU ซึ่งจะมีเคอร์เซอร์กระพริบให้ป้อนข้อมูล และจะกำหนดจำนวนหลักสูงสุดที่ยอมให้ป้อนใช้

9. โปรแกรมจะไปวนแสดงคีย์บอร์ดค้างอยู่อีกจนกว่าจะมีการกดคีย์จึงหลุดจากโปรแกรมนี้

10. ถ้าคีย์ที่กดเป็นคีย์ตัวเลขจะเอาค่านั้นไปแสดงบนจอแล้วกลับไปทำงานตามข้อ 9

11. ถ้าคีย์ที่กดเป็นคำสั่ง ESC ก็จะกลับไปทำงานตามข้อ 4

12. ถ้าเป็นคีย์คำสั่งก็จะไปอ่านค่าที่ถูกป้อนเข้ามาซึ่งแสดงอยู่บนจอมาประมวลผลอ้างแอดเดรสส่งไปติดต่ออุปกรณ์ปลายทาง และส่งคำสั่งที่ได้ตามหลังแอดเดรสไป

13. ถ้าระบบสามารถติดต่อกันได้ก็จะแสดงสถานะของอุปกรณ์ปลายทางที่ติดต่อไป ถ้าติดต่อกับปลายทางไม่ได้ หรือเกิดการผิดพลาดจะแสดง ERROR ออกที่จอ

14. จอแสดงผลจะแสดงเมนูการควบคุม Back light

15. โปรแกรมจะไปแสดงคีย์บอร์ดค้างอยู่จนกว่าจะมีการกดคีย์จึงจะหลุดจากโปรแกรม

16. ถ้ากด 1 จะไปเซตให้ไฟ Back light ติดค้างตลอดเวลาแล้วกลับไปข้อ 15

17. ถ้ากด 2 จะไปเซตให้ไฟ Back light ดับแล้วกลับไปข้อ 15

18. ถ้ากด 3 จะไปเซตให้ไฟ Back light ติดเมื่อกดคีย์และเมื่อไม่ได้กดจะดับไปเองโดยอัตโนมัติ

19. ถ้ากด ESC โปรแกรมจะเซตการติดของไฟ Back light ตามค่าเดิมที่เคยเป็นมาก่อนเข้าสู่เมนูตัวนี้แล้วกระโดดไปทำข้อ 4 ต่อ

20. ถ้ากด Enter โปรแกรมจะเซตค่าตามสถานะที่ถูกเซตใหม่ แล้วจะไปทำตามข้อ 4 ต่อไป

21. จอแสดงผลจะแสดงเมนู SOUND SETUP

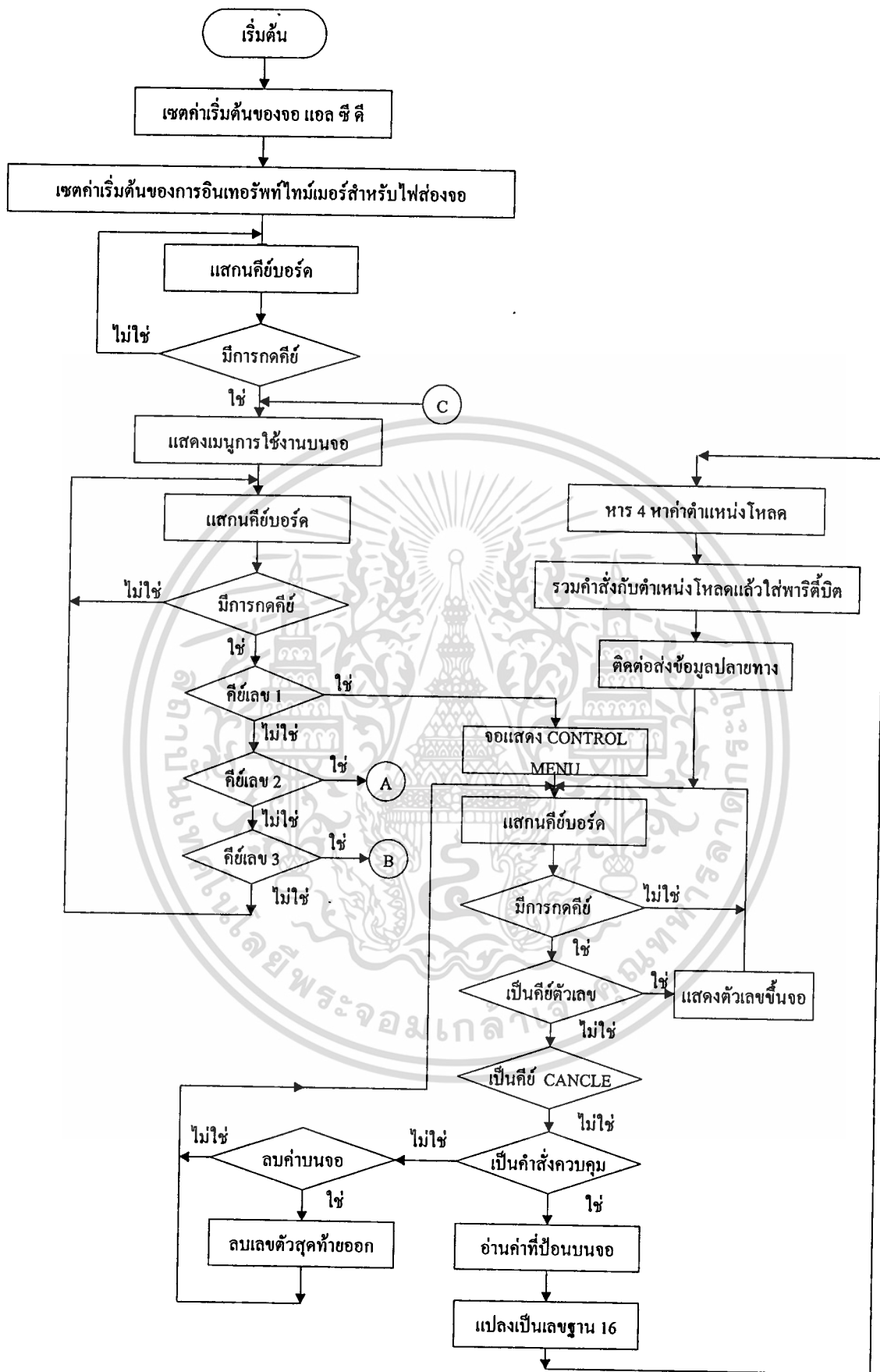
22. โปรแกรมจะไปแสดงคีย์บอร์ดค้างอยู่จนกว่าจะมีการกดคีย์จึงจะหลุดจากโปรแกรม

23. ถ้ากดเลข 1 จะไปเซตค่าให้มีเสียงออกเมื่อมีการกดคีย์ แล้วกลับไปข้อ 22

24. ถ้ากดเลข 2 จะไปเซตค่าให้ไม่มีเสียงออกเมื่อมีการกดคีย์ แล้วกลับไปข้อ 22

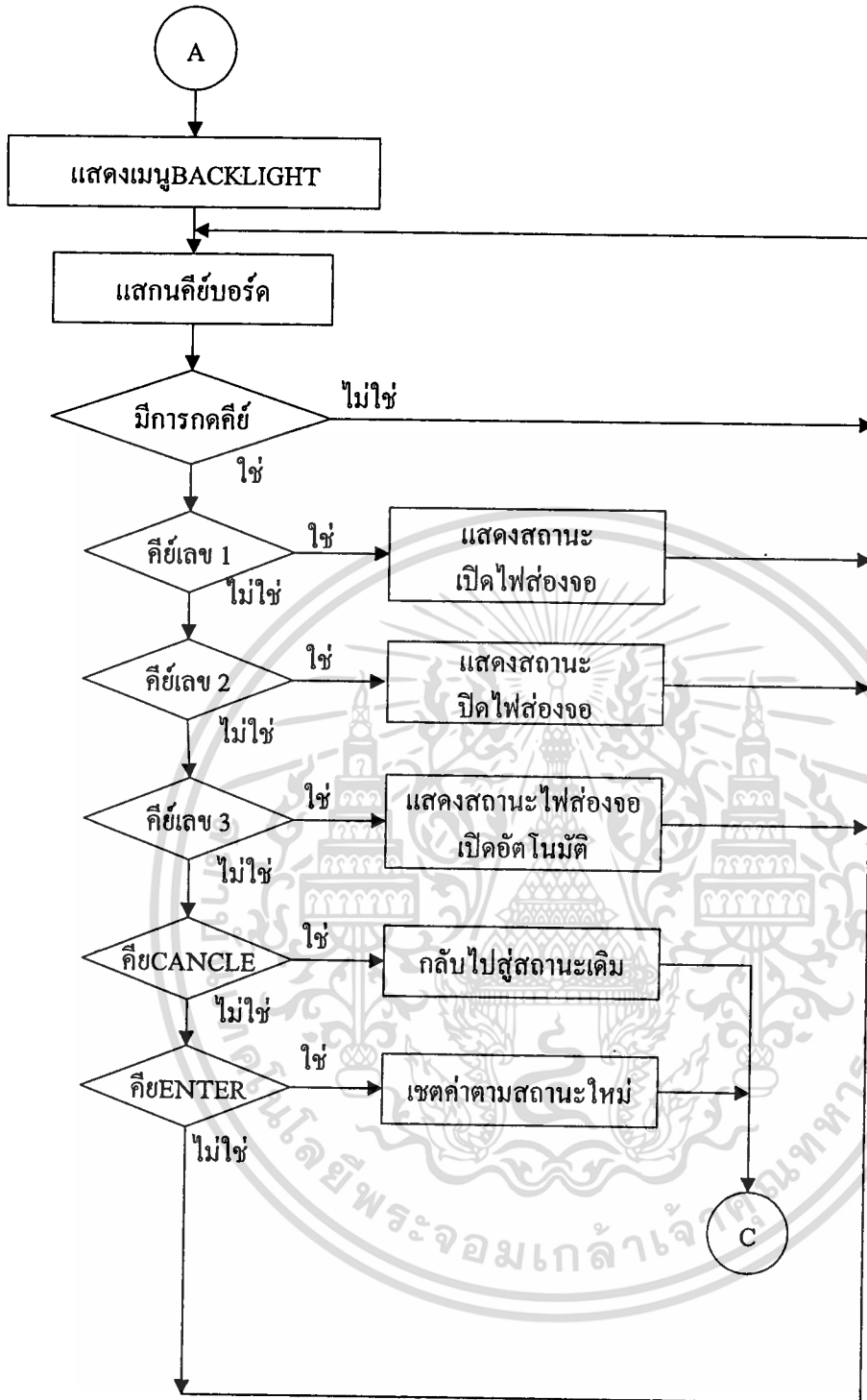
25. ถ้ากด ESC จะนำค่าที่ถูกใช้มาก่อนเข้าเมนูนี้ไปใช้ต่อแล้วจะกลับไปทำข้อ 4 ต่อ

26. ถ้ากด ENTER จะนำค่าที่ถูกเซตใหม่ ไปใช้แล้วจะกลับไปทำข้อ 4 ต่อ

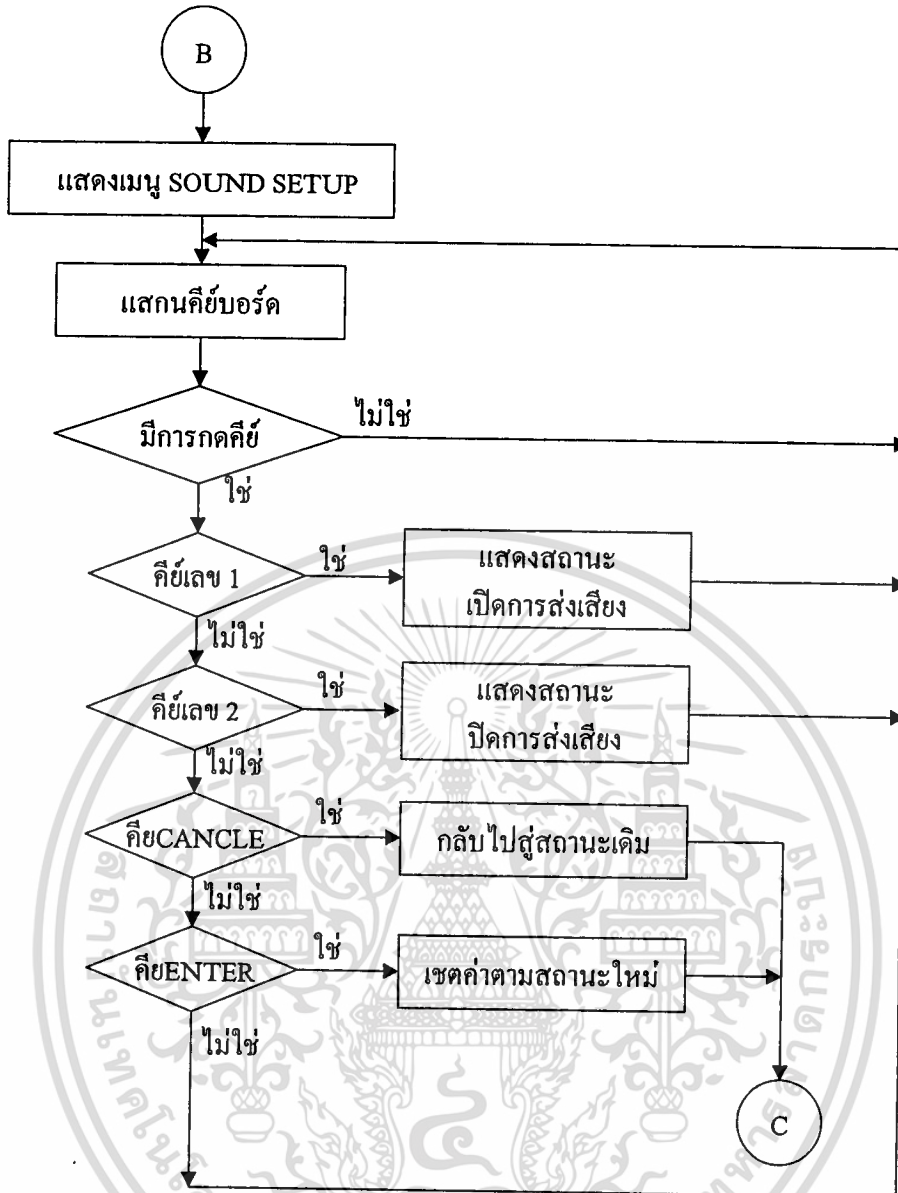


รูปที่ 3.10 โพล์ซาร์ทแสดงขั้นตอนการทำงานของระบบโดยรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 (ต่อ) โฟลว์ชาร์ทแสดงขั้นตอนการทำงานของระบบโดยรวม

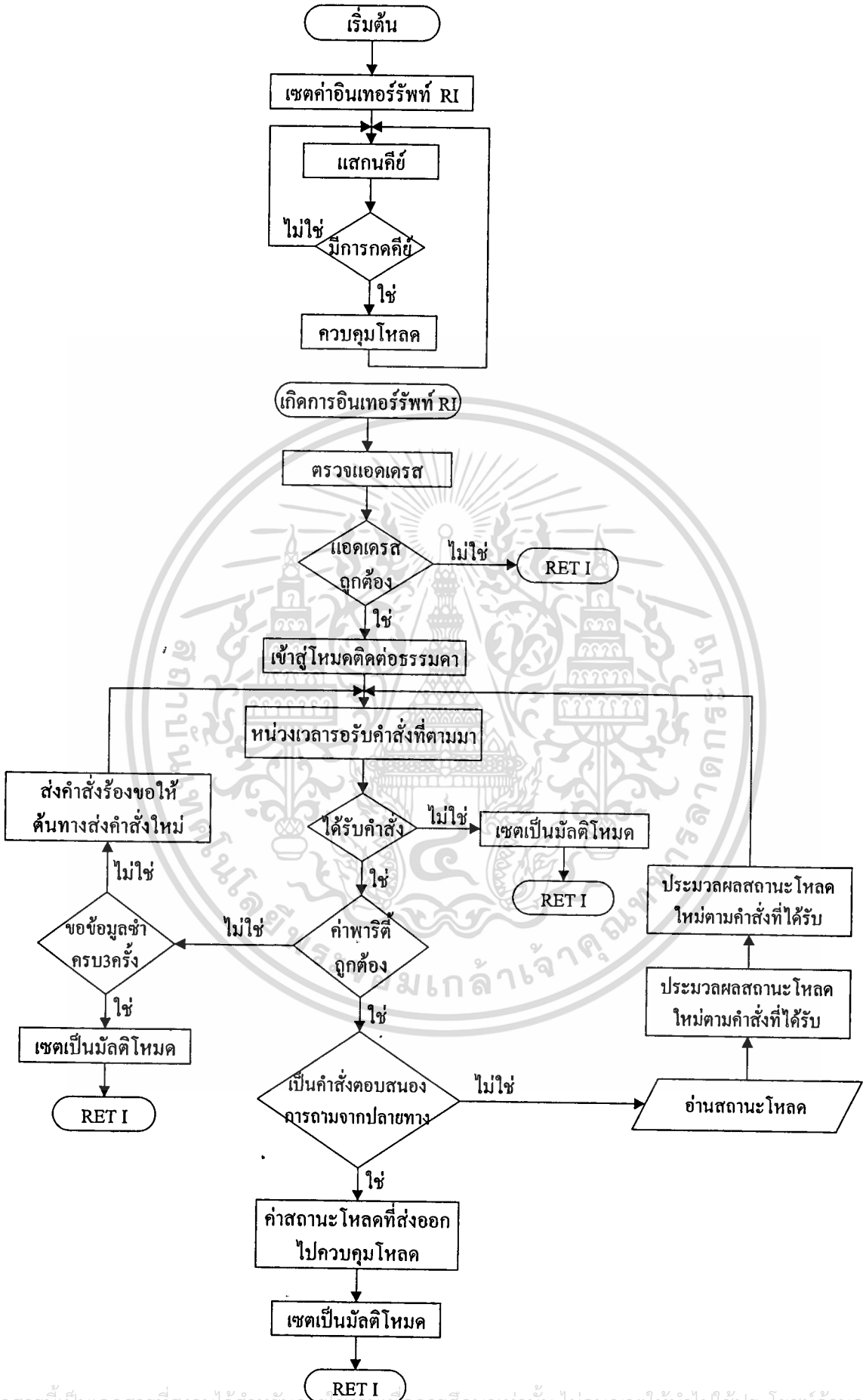


รูปที่ 3.10 (ต่อ) โฟลว์ชาร์ทแสดงขั้นตอนการทำงานของระบบโดยรวม

### ระบบตัวรับส่งปลายทาง

ตัวรับส่งปลายทางจะทำหน้าที่ควบคุมอุปกรณ์ปลายทาง และรับ-ส่ง ข้อมูลตรวจเช็คและควบคุมกับตัวต้นทาง โดยส่วนประกอบหลักของจุดนี้ ได้แก่ พอร์ตสื่อสารอนุกรม สวิตช์ควบคุมโหลด และสวิตช์กำหนดตำแหน่งที่ตัวแม่จะอ้างโดยจะกำหนดได้เฉพาะ 4 บิตล่างของแอดแตรงเท่านั้น เพื่อความกระชับรัดของระบบปลายทางจึงเลือกใช้ เฟลตไมโครคอนโทรลเลอร์ (Flash micro controller) ซึ่งเป็นไมโครคอนโทรลเลอร์ตระกูล MCS-51 ซึ่งสามารถใช้คำสั่งและขาใช้งานต่างๆ ได้เหมือนกันแต่ไม่สามารถติดต่อหน่วยความจำภายนอกได้ เนื่องจากไม่มีพอร์ต 0 และ พอร์ต 2 ดังนั้นต้องใช้หน่วยความจำภายในจะเป็นหน่วยความจำแบบแฟลช (flash memory) สามารถเขียนข้อมูลและลบใหม่ได้ด้วยไฟฟ้า การต่อใช้งานจึงสะดวกเพียงแต่ป้อนความถี่ให้ จ่ายไฟเลี้ยง และต่ออุปกรณ์ อินเตอร์เฟสตามการใช้งานก็สามารถโปรแกรมให้ทำงานได้ การอัปเดตโปรแกรมสามารถอัปเดตและลบออกเพื่ออัปเดตใหม่ได้ถึง 1,000 ครั้ง ทำให้สามารถแก้ไขโปรแกรมได้สะดวกขึ้น

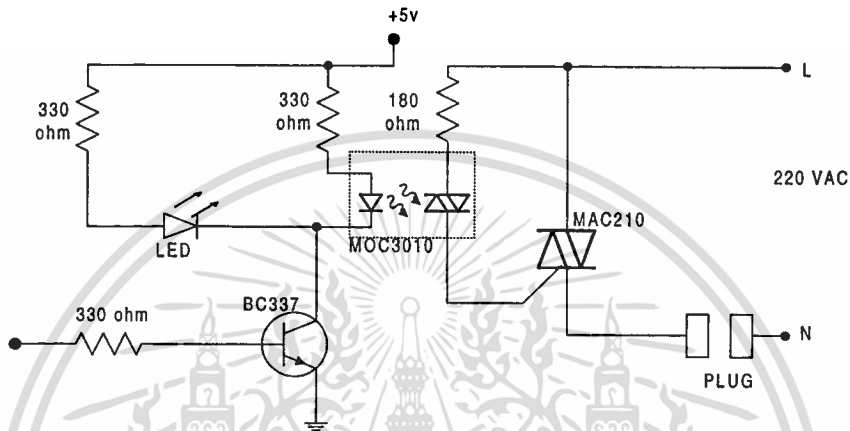
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ รูปที่ 3.11 โฟลว์ชาร์ตแสดงขั้นตอนการทำงานของระบบปลายทาง เอกสารทุกครั้งที่มีการนำไปใช้

## ระบบควบคุมปลายทาง

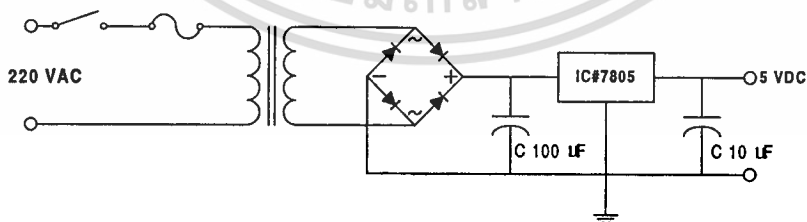
ในการควบคุมโหลดจะเลือกใช้ไทรแอกเป็นสวิตช์เปิด-ปิดอุปกรณ์ และใช้ออปโตคัปเปิลเลอร์ (opto coupler) มาทำการแยกกราวด์ทางด้านแรงดันไฟสูงกับทางด้านแรงดันไฟต่ำออกจากกัน ทั้งยังทำหน้าที่เป็นตัวไบอัสกระแสแอกให้กับไทรแอกให้นำกระแสหรือหยุดนำกระแสด้วย ซึ่งออปโตคัปเปิลเลอร์จะถูกควบคุมการทำงานโดยทรานซิสเตอร์ ( Transister ) ซึ่งใช้แอลอีดี ( LED ) ต่อขนานกับอินพุทของออปโตคัปเปิลเลอร์เพื่อแสดงผลการทำงานของอุปกรณ์



รูปที่ 3.12 รูปแสดงวงจรควบคุมอุปกรณ์

## ภาคจ่ายไฟ

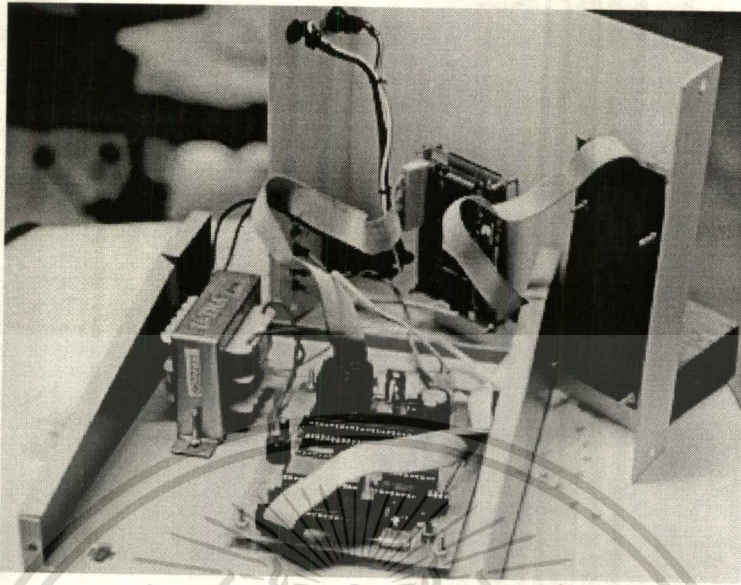
ภาคจ่ายไฟของตัวแม่และตัวลูกไม่ต้องการกระแสมาก เพื่อความสะดวกจึงเลือกใช้ IC#7805 มาเป็นตัวเรกกูเลเตอร์ ( Regulator ) แสดงดังรูปที่ 3.13



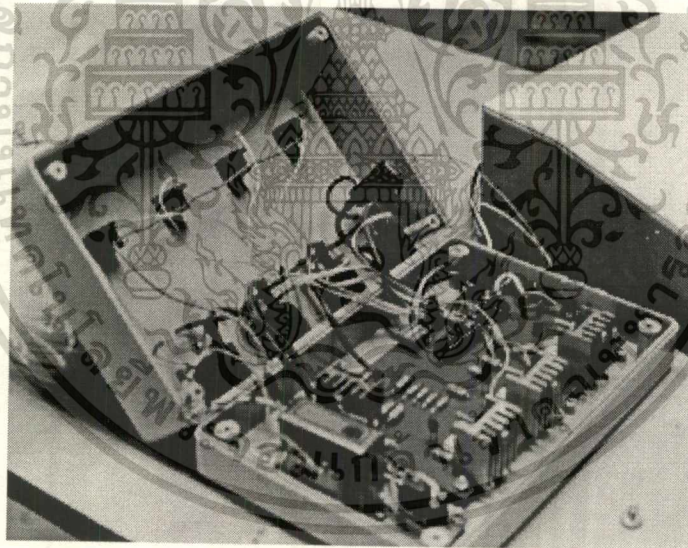
รูปที่ 3.13 รูปแสดงวงจรภาคจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องต้นแบบที่สร้างเสร็จแล้วของตัวแม่และตัวลูกแสดงดังรูปที่ 3.14 และ 3.15 ตามลำดับ



รูปที่ 3.14 รูปแสดงการวางอุปกรณ์ของตัวแม่



รูปที่ 3.15 รูปแสดงการวางอุปกรณ์ของตัวลูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลองและผลการทดลอง

การทดลองจะแบ่งออกเป็น 2 ส่วน คือ

1. ส่วนของการส่งผ่านข้อมูล
2. การติดต่อส่งผ่านคำสั่งผ่านคำสั่งควบคุมตรวจสอบอุปกรณ์ปลายทาง

#### ส่วนของการส่งผ่านข้อมูล

การส่งผ่านข้อมูลในระบบนี้ใช้การส่งด้วยอัตรา 9600 บิตต่อวินาที การทดลองถ้าให้ส่งข้อมูลเป็น 101010101 ต่อเนื่องกันไปเรื่อยๆ ก็จะได้สัญญาณของข้อมูลเหมือนสัญญาณสี่เหลี่ยมขนาด 5 Vp เข้าไปยังตัวส่ง เมื่อพิจารณาความถี่ที่ได้จะพิจารณาจากเวลาของ 1 ลูกคลื่นสัญญาณ ซึ่งถ้าพิจารณาแล้ว 1 ลูกคลื่นสัญญาณจะประกอบด้วยช่วงเวลาของพัลส์ คือระดับลอจิก "1" และช่วงว่างของพัลส์ คือระดับลอจิก "0" ดังนั้นจะได้ว่าสัญญาณ 1 ลูกคลื่นจะประกอบด้วย 2 บิต

$$1 \text{ บิตใช้เวลา } 1/9600 = 104.16 \text{ } \mu\text{S}$$

$$2 \text{ บิตใช้เวลา } 2/9600 = 208.33 \text{ } \mu\text{S}$$

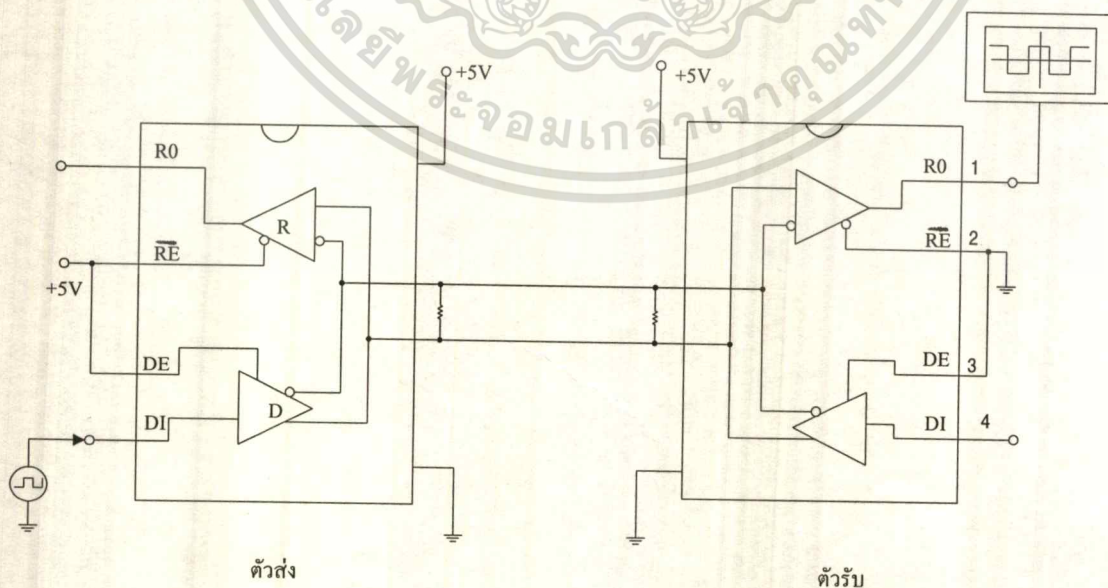
$$\therefore 1 \text{ ลูกคลื่น} = 2 \text{ บิต ใช้เวลา } 208.33 \text{ } \mu\text{S}$$

คิดเป็นความถี่ได้เป็น

$$f = 1/T$$

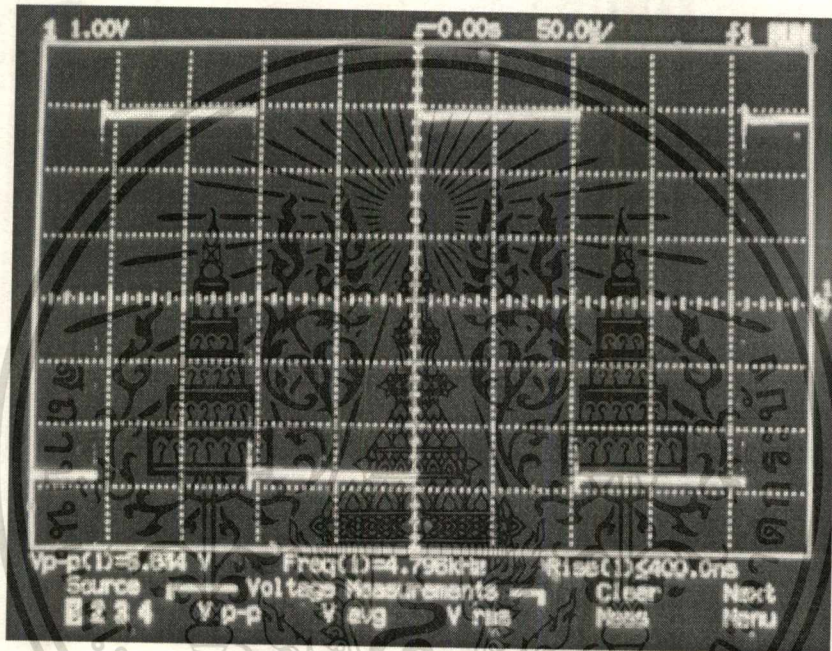
$$= 1/208.33 \text{ } \mu\text{S}$$

$$= 4,800 \text{ Hz}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 4.1 การต่อวงจรทดลองระบบส่ง  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

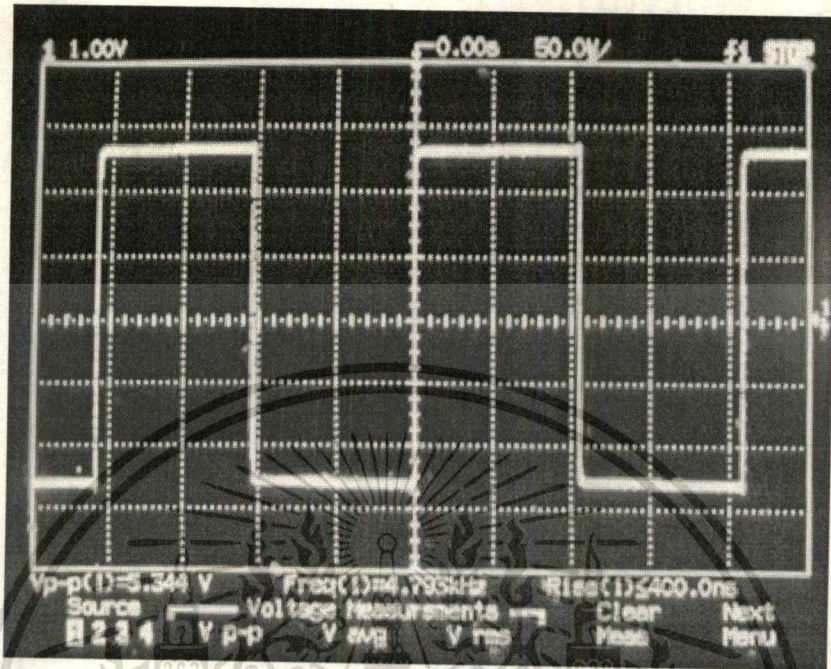
ดังนั้นจึงต้องทำการป้อนสัญญาณสี่เหลี่ยมความถี่ 4,800 Hz ขนาด 5 Vp-p โดยให้มีแรงดันออฟเซต (offset) 2.5 V ทำให้ขอบล่างของสัญญาณอยู่ที่ระดับกราวด์และขอบบนอยู่ที่ระดับ 5 V ทำการต่อวงจรตามรูปที่ 4.1 โดยใช้สายสั้นๆ ต่อระหว่างตัวรับและตัวส่ง เมื่อป้อนสัญญาณเข้าที่ขา 3 ของตัวส่ง และวัดสัญญาณในคู่สายได้ดังรูปที่ 4.2



รูปที่ 4.2 รูปสัญญาณในคู่สายวัดที่เอาท์พุทของตัวส่ง

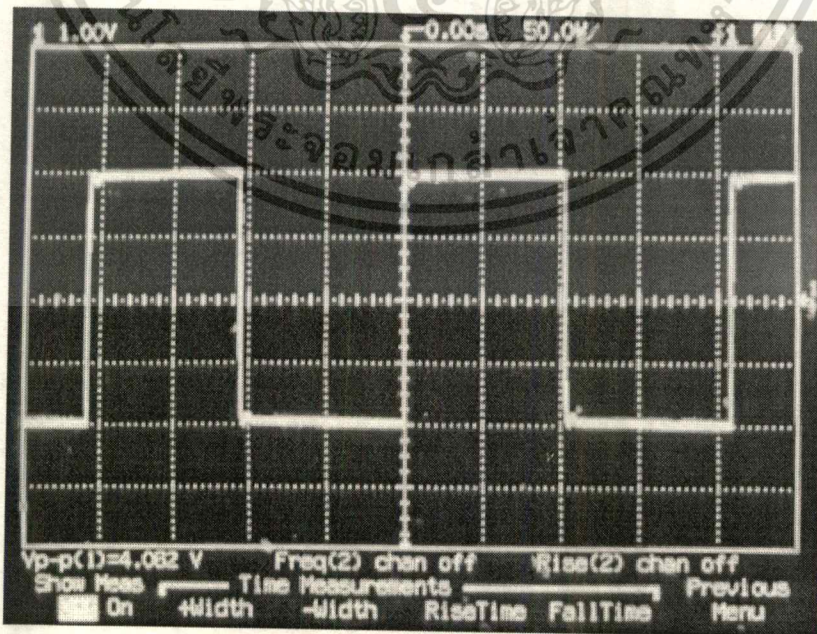
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเพิ่มความยาวสายส่งโดยใช้สายโทรศัพท์ 22 AWG ยาว 100 เมตร จะได้ระดับแรงดันของคู่สาย เทียบระหว่างสายส่ง 2 เส้น จะได้ดังรูปที่ 4.3



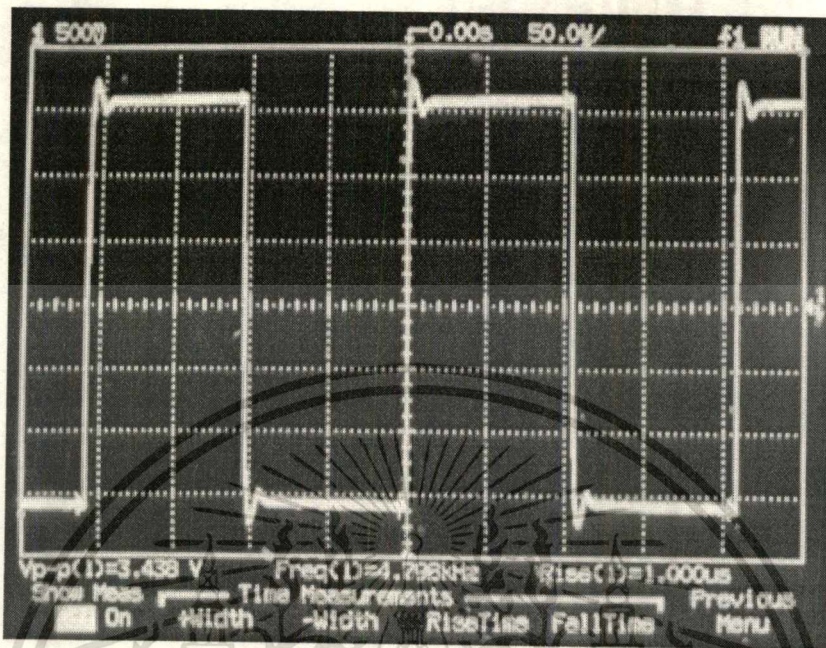
รูปที่ 4.3 ระดับแรงดันเทียบระหว่างสายส่ง 2 เส้นที่ใช้สายยาว 100 เมตร

เมื่อเพิ่มความยาวของสายส่งให้ยาวเป็น 500 เมตร โดยใช้สาย 22 AWG จะได้ระดับแรงดันของคู่สาย เทียบระหว่างสาย 2 เส้นดังรูปที่ 4.4



เอกสารนี้เป็นเอกสารรูปที่ 4.4 ระดับแรงดันเทียบระหว่างสายส่ง 2 เส้นที่ใช้สายยาว 500 เมตร ซึ่งประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

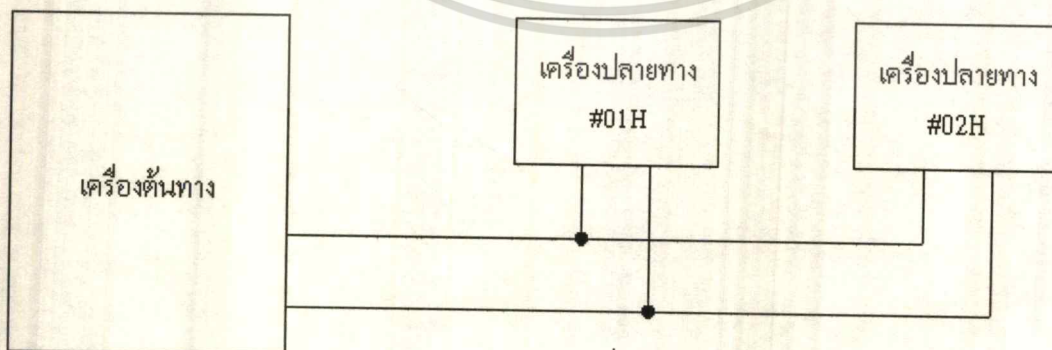
เมื่อเพิ่มความยาวของสายส่งให้ยาวเป็น 900 เมตร โดยใช้สาย 22 AWG จะได้ระดับแรงดันของคู่สาย เทียบระหว่างสาย 2 เส้นดังรูปที่ 4.5



รูปที่ 4.5 ระดับแรงดันเทียบระหว่างสายส่ง 2 เส้นที่ใช้สายยาว 900 เมตร

การติดต่อส่งผ่านคำสั่งควบคุมตรวจสอบอุปกรณ์ปลายทาง

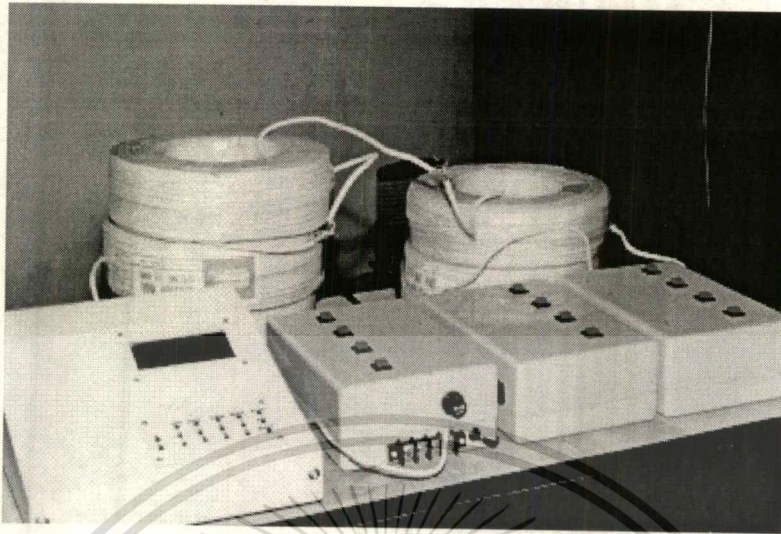
เมื่อเขียนโปรแกรมมอนิเตอร์ ในส่วนของการอ่านคีย์บอร์ด, ส่วนการแสดงผล, ส่วนการรับส่งข้อมูล, ส่วนการประมวลผล ได้แล้วทั้งเครื่องต้นทางและปลายทาง ซึ่งเครื่องที่อยู่ปลายทางจะถูกเซตสวิทซ์กำหนดแอดเดรสให้แตกต่างกันแล้วต่อขนานเข้ากับคู่สายตามรูปที่ 4.6



รูปที่ 4.6 การต่อระบบควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การทดลองใช้งานเครื่องต้นแบบแสดงผังรูปที่ 4.7



รูปที่ 4.7 แสดงการต่ออุปกรณ์ทดลอง

จากการออกแบบให้เครื่องปลายทาง 1 ตัว ควบคุมอุปกรณ์ได้ 4 อุปกรณ์ ซึ่งอุปกรณ์ที่ใช้ในการทดลอง จะใช้ LED เป็นตัวแสดงผล การกำหนดตำแหน่งของอุปกรณ์จะนับเรียงกันไปโดยเริ่มจากตำแหน่ง 0, 1, 2, 3 อยู่ที่เครื่องปลายทางแอดเดรส 00H อุปกรณ์ตำแหน่ง 4, 5, 6, 7 จะอยู่ที่เครื่องปลายทางแอดเดรส 01H อุปกรณ์ตำแหน่ง 8, 9, 10, 11 จะอยู่ที่เครื่องปลายทางแอดเดรส 02H

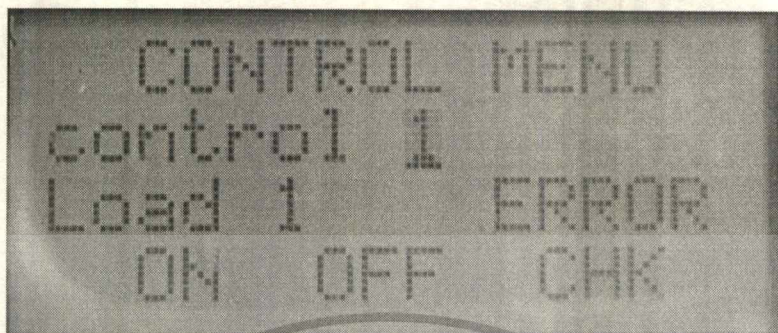
เมื่อต่ออุปกรณ์ปลายทางเข้ากับต้นทางดังรูปที่ 4.7 แล้วทำการเซตสวิทช์กำหนดแอดเดรสให้อยู่ที่แอดเดรส 01H และ 02H คือ โหลดจะอยู่ที่ตำแหน่ง 4-11 แล้วจ่ายไฟให้กับระบบ สถานีปลายทางจะเซตให้ LED ทุกตัวดับหมด และสามารถกดสวิทช์ที่ปลายทางให้ LED ติดหรือดับได้และเมื่อเรากดสวิทช์ให้ทุกตัวดับหมด แล้วมา กดคีย์สวิทช์ทางเครื่องต้นทางให้เข้าสู่โหมดควบคุมอุปกรณ์ โดยกดคีย์ FUNC และคีย์ 1 จอจะแสดง CONTROL MENU ดังรูปที่ 4.8



รูปที่ 4.8 รูปแสดงหน้าจอ CONTROL MENU

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการป้อนตำแหน่งโหลดด้วยเลข 1 แล้วป้อนคำสั่ง ON เป็นการควบคุมให้เปิด จอจะแสดง Load 1 ERROR เนื่องจากเราไม่ได้ต่ออุปกรณ์ไว้ ดังรูปที่ 4.9



รูปที่ 4.9 แสดงการติดต่อไม่สำเร็จ

เมื่อทำการป้อนตำแหน่งโหลดใหม่ด้วยหมายเลข 4 แล้วป้อนคำสั่ง ON เป็นการควบคุมให้เปิด จอจะแสดงดังรูปที่ 4.11 และ LED ที่ตำแหน่ง 4 จะติดสว่าง



รูปที่ 4.10 การควบคุมการเปิดได้สำเร็จ

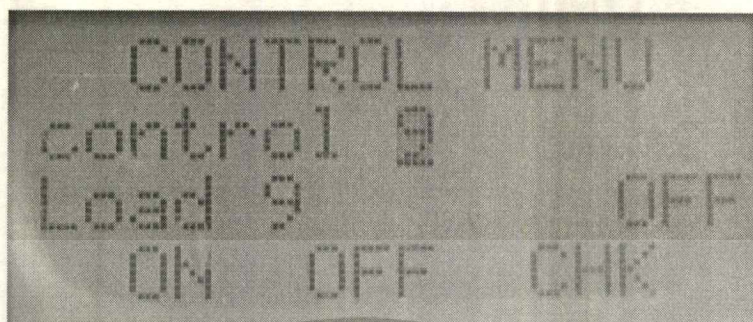
เมื่อไปกดคำสั่ง OFF โดยไม่ต้องเปลี่ยนเลขโหลด จอจะแสดงดังรูป 4.11 และ LED ที่ตำแหน่ง 4 จะดับ



รูปที่ 4.11 แสดงการควบคุมการปิดได้สำเร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อไปกดเปลี่ยนตำแหน่งโหนดเป็นเลข 9 และใช้คำสั่ง CHK เพื่อตรวจสอบสถานะจะได้การแสดงผลดังรูปที่ 4.12 เนื่องจากโหนดหมายเลข 9 ยังดับอยู่



รูปที่ 4.12 แสดงการตรวจสอบอุปกรณ์ปลายทาง

เมื่อตรวจสอบสถานะได้แล้ว เรายังสามารถส่ง ON หรือ OFF ต่อโดยไม่ต้องป้อนเลข 9 ใหม่ได้เลย เมื่อเราใช้สวิทช์ที่ปลายทางควบคุมให้ LED หมายเลข 10 ติด แล้วกดเซ็คที่ต้นทางก็จะบอกให้ทราบว่าคุณกรณ์หมายเลข 10 คำสั่ง ON อยู่ดังนั้นแสดงว่าระบบนี้สามารถสื่อสารกันได้ตามต้องการ

## บทที่ 5

### วิจารณ์ และสรุปผลการทดลอง

ในการทดลองในบทที่ 4 นั้นเราได้ทดลองส่งสัญญาณพัลส์รูปสี่เหลี่ยมความถี่ 4,800 Hz โดยทำการส่งเป็นลักษณะจุดต่อจุด ซึ่งจะวัดสัญญาณได้จากการทดลองแต่ในการใช้งานสัญญาณที่ส่งออกมาจะมีเครื่องรับหลายตัวต่อขนานกันอยู่ซึ่งแต่ละตัวจะดึงกระแสทำให้สัญญาณถูกลดทอนลง ซึ่งถ้าต่อเครื่องรับจำนวนมากหรือระยะทางไกลเกินไป จะทำให้ระดับสัญญาณต่ำจนไม่สามารถถอดรหัสได้ ในกรณีนี้เราจำเป็นต้องเพิ่มวงจรทวนสัญญาณเป็นระยะๆ และในการทดลองส่งข้อมูลผ่านสายโดยที่สายยังอยู่ในม้วน จึงทำให้เกิดค่าความเหนี่ยวนำระหว่างขดในแต่ละรอบมากขึ้น ดังนั้นในการใช้งานจริงจะได้คุณภาพของสัญญาณดีกว่าจากการทดลอง

ในการทดลองติดต่อกันระหว่างสถานีต้นทางและปลายทางก็สามารถติดต่อกันได้อย่างดีสามารถควบคุมและตรวจเช็คสถานะการควบคุมอุปกรณ์ปลายทางได้ แต่ถ้าอุปกรณ์ปลายทางมีปัญหาเช่น หลอดไฟขาด ซึ่งทำให้อุปกรณ์ปลายทางไม่สามารถทำงานตามที่ควบคุมจากต้นทางได้ที่สถานีต้นทางไม่สามารถตรวจรู้ได้เลย ซึ่งความผิดพลาดนี้ต้องแก้โดยการตรวจสอบความพร้อมของอุปกรณ์ปลายทางให้อยู่ในสภาพที่อยู่เสมอ

#### ปัญหาของการออกแบบสร้าง

ในการออกแบบสร้างส่วนของโปรแกรมนั้น ส่วนของระบบต้นทางจะสามารถตรวจสอบการทำงานของโปรแกรมในแต่ละขั้นตอนได้โดยการส่งค่าสถานะของรีจิสเตอร์ต่างๆ ที่ต้องการทราบผลการทำงานในส่วนของโปรแกรมนั้นให้ไปแสดงผลบนจอ LCD ทำให้สามารถตรวจสอบและแก้ไขความผิดพลาดของโปรแกรมได้โดยง่ายแต่ในการเขียนโปรแกรมในส่วนของระบบปลายทางนั้นไม่มีการส่วนที่แสดงผลการทำงานภายในของรีจิสเตอร์ จึงไม่สามารถตรวจสอบความผิดพลาดของโปรแกรมในแต่ละขั้นตอนที่เขียนใส่ แฟรช ไมโครคอนโทรลเลอร์ได้ ซึ่งสามารถแก้ไขได้โดยนำ LED มาต่อที่พอร์ต 1 ของมันเพื่อไว้ให้แสดงผลค่าของรีจิสเตอร์ ของการทำงานในขั้นตอนต่างๆ ของโปรแกรมได้

#### แนวทางการพัฒนาต่อไป

สิ่งที่ควรมุ่งไปกับการควบคุมคือการตรวจสอบ ระบบนี้สามารถเพิ่มระบบการตรวจสอบเช่น การเซ็นเซอร์ ( Sensor ) เพื่อใช้ในการตรวจเช็คต่างๆ โดยใช้อุปกรณ์ เซ็นเซอร์มาต่อกับอุปกรณ์ปลายทางแล้วให้อุปกรณ์ปลายทางส่งข้อมูลมายังต้นทางเพื่อให้ต้นทางทำการควบคุมระบบเตือนภัยหรือระบบป้องกันภัยต่างๆ ซึ่งอุปกรณ์ต้นทางจะทำการควบคุมการแบ่งเวลาในการให้อุปกรณ์ปลายทางส่งข้อมูลมายังต้นทางเพื่อที่จะทำการตรวจสอบระบบเซ็นเซอร์ ที่ต่อกับอุปกรณ์ปลายทางอยู่ตลอดเวลา

#### การประยุกต์ใช้งาน

ในเบื้องต้นระบบนี้สามารถใช้ในการควบคุมอุปกรณ์ไฟฟ้าต่างๆ เช่น ระบบไฟของอาคารขนาดใหญ่ ที่ต้องการควบคุมและตรวจสอบสถานะได้ ซึ่งจะทำให้เป็นการประหยัดค่าใช้จ่ายในการเดินสายไฟ

การตรวจสอบความดันของแก๊ซในสายเคเบิลโทรศัพท์ เนื่องจากการรั่วของสายเคเบิลซึ่งจะทำให้เกิดความชื้นเป็นเหตุให้สายเคเบิลเสียหายได้ ดังนั้นจะต้องมีอุปกรณ์ตรวจสอบความดันตามจุดต่างๆ เป็นระยะๆ ใน

การติดต่อระหว่างอุปกรณ์ตรวจวัดกับชุมสายจะใช้คู่สายโทรศัพท์เพียงคู่สายเดียวซึ่งเป็นการประหยัดและสะดวกในการดูแลรักษาสายเคเบิล

ระบบรักษาความปลอดภัยซึ่งควบคุมจากศูนย์กลาง เช่น ระบบการป้องกันอัคคีภัย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# โปรแกรมการทำงานของตัวควบคุมตัวแม่

\*\*\*\*\*READ KEY & DISPLAY TOLCD\*\*\*\*\*

```
ORG 0000
AJMP POWER
```

\*\*\*\*\*INTERRUPT ROUTINE\*\*\*\*\*

```
DS 9
LCALL BLINT
RETI
```

\*\*\*\*\*INITIAL\*\*\*\*\*

```
POWER:  LCALL LCD                ;initial lcd and display
        MOV R2,#1
POWER1:  MOV SOUNDFREQ,#50
        MOV SOUNDLONG,#0
        LCALL SOUND              ;power sound test
        DJNZ R2,POWER1

BACKLI:  BACKLIGHT EQU P3.5
        SETB AUTOLIGHT           ;backlight auto on
        SETB BACKLIGHT
        MOV TMOD,#1
        SETB EA                  ;set interrupt all
        SETB ETO                 ;set ETO enable
        MOV TL0,#0
        MOV TH0,#0
        SETB TR0
        MOV BLTIME1,#BLDLY1      ;time of backlight auto on
        MOV BLTIME2,#BLDLY2

ESINT:   MOV TMOD,#20H           ;SET TIME1 MOD2
        MOV TH1,#0FDH           ;SET BAUDRATE 9600
        SETB TR1
        MOV T2CON,#00H
        MOV PCON,#0H            ;CLR SMOD
        MOV SCON,#0F0H
```

\*\*\*\*\*MAIN\*\*\*\*\*

```
CLOCK EQU 68H

MAIN:    LCALL SCANK             ;scan key
        MOV A,KEYCODE
        CJNE A,#0FFH,MAIN1
        AJMP MAIN               ;key not press

MAIN1:   CJNE A,#0FH,MAIN
        CLR CLOCK
        LCALL FUNCT             ;call function menu
        AJMP MAIN
```

\*\*\*\*\*FUNCTION PART\*\*\*\*\*

```
FUNCT:  MOV DPTR,#TABFUN1
        LCALL MENU
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FUN:      ACALL SCANK
          CJNE A,#0FFH,FUNN1
          AJMP FUN

FUNN1:    CJNE A,#01H,FUNN2
          LJMP FUN1
FUNN2:    CJNE A,#02H,FUNN3
          LJMP FUN2
FUNN3:    CJNE A,#03H,FUNN10
          LJMP FUN3
FUNN10:   CJNE A,#10H,FUN
          LJMP FUN10

NUMBERONE EQU 48H

FUN1:     MOV DPTR,#TABCON1
          LCALL MENU
          MOV DISPSTART,#48H      ;limit of number is enter
          MOV DISPFINAL,#4BH      ;
          MOV A,#0C8H
          ACALL WRINS              ;curser go to start enter number
FUN11:    LCALL SCANK
          CJNE A,#0AH,FUN12        ;Check number or function key
FUN12:    JNC FUN13                ;It not numbrerrical go to FUN13
          JB NUMBERONE,FUN121
          SETB NUMBERONE
          MOV A,#0C0H
          LCALL WRINS
          MOV DPTR,#TABCON3
          MOV R7,#0FH
          LCALL WRLINE
          MOV DISPSTART,#48H      ;limit of number is enter
          MOV DISPFINAL,#4BH      ;
          MOV A,#0C8H
          LCALL WRINS              ;curser go to start enter number

FUN121:   LCALL WRDISP            ;Display number to lcd
          AJMP FUN11
FUN13:    CJNE A,#0EH,FUN14
          LCALL CANCEL
          AJMP FUN11
FUN14:    CJNE A,#10H,FUN15
          AJMP FUNCT

FUN15:    CJNE A,#0BH,FUN16
          MOV COMMAND,#10H
          AJMP CONSL
FUN16:    CJNE A,#0CH,FUN17
          MOV COMMAND,#20H
          AJMP CONSL
FUN17:    CJNE A,#0DH,FUN11
          MOV COMMAND,#30H
CONSL:    CLR NUMBERONE
          MOV A,#090H
          LCALL WRINS
          MOV DPTR,#TABCON2

```

```

MOV R7,#0FH
LCALL WRLINE
LCALL CLEAR
LCALL DIS_ASC
MOV R7,#4
LCALL ASCVALUE
MOV LOADADD,VALUERAM
MOV LOADADD+1,VALUERAM+1

```

```

MOV DECBUFF,VALUERAM+1
MOV DECBUFF+1,VALUERAM
LCALL DTH
MOV VALUERAM,HEXBUFF+1
MOV VALUERAM+1,HEXBUFF

```

```

LCALL DIV4
LCALL CONNECT
AJMP FUN11

```

```

BLTIME1 EQU 66H
BLTIME2 EQU 67H
AUTOLIGHT EQU 45H
BITSAVE EQU 46H ;47H

```

```

BLDLY1 EQU 70H ;LSB
BLDLY2 EQU 9 ;MSB

```

```

FUN2: MOV C,BITSAVE+1
MOV BITSAVE,C
MOV C,AUTOLIGHT
MOV BITSAVE+2,C

```

```

FUN2001:MOV DPTR,#TABBL
LCALL MENU
PUSH ACC
JNB AUTOLIGHT,FUN201
MOV A,#0D0H ; auto > mark line 3
AJMP FUN203

```

```

FUN201: JB BITSAVE+1,FUN202 ;
MOV A,#90H ; light on > mark line 1
AJMP FUN203

```

```

FUN202: MOV A,#0C0H ; light off > mark line 2

```

```

FUN203: LCALL WRINS
MOV A,#2AH
LCALL WRBYTE
MOV A,#0E0H
LCALL WRINS
POP ACC

```

```

FUN21: LCALL SCANK
CJNE A,#1,FUN22
CLR AUTOLIGHT
SETB BACKLIGHT ;ON LIGHT
SETB BITSAVE+1 ;BIT ON TO DISPLAY =BIT47
CLR TR0
AJMP FUN2001

```

```

FUN22: CJNE A,#2,FUN23

```

```

CLR AUTOLIGHT
CLR BACKLIGHT                ;OFF LIGHT
CLR BITSAVE+1
CLR TRO
AJMP FUN2001

FUN23:  CJNE A,#3,FUN24
        SETB AUTOLIGHT        ;AUTO ON
        SETB BACKLIGHT
        SETB BITSAVE+1
        MOV TMOD,#1
        SETB EA
        SETB ETO
        MOV TLO,#0
        MOV TH0,#0
        SETB TRO
        MOV BLTIME1,#BLDLY1
        MOV BLTIME2,#BLDLY2
        AJMP FUN2001

FUN24:  CJNE A,#10H,FUN25
        MOV C,BITSAVE+2
        MOV AUTOLIGHT,C
        MOV C,BITSAVE
        MOV BITSAVE+1,C
        MOV BACKLIGHT,C
        AJMP FUNCT

FUN25:  CJNE A,#11H,FUN21
        AJMP FUNCT

FUN3:   MOV DPTR,#TABSOUND
        LCALL MENU
        PUSH ACC
        MOV C,BSOUND
        JNB BSOUND,FUN301
        MOV A,#90H
        AJMP FUN302

FUN301: MOV A,#0D0H
FUN302: LCALL WRINS
        MOV A,#2AH
        LCALL WRBYTE
        MOV A,#0E0H
        LCALL WRINS
        POP ACC

FUN31:  LCALL SCANK
        CJNE A,#1,FUN32
        SETB BSOUND
        AJMP FUN3

FUN32:  CJNE A,#2,FUN33
        CLR BSOUND
        AJMP FUN3

FUN33:  CJNE A,#10H,FUN34
        MOV BSOUND,C
        AJMP FUNCT

FUN34:  CJNE A,#11H,FUN31
        AJMP FUNCT

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
FUN10:  MOV DPTR,#TABMAIN
        LCALL MENU
        RET
```

```
;*****BACKLIGHT INTERRUPT*****
```

```
BLINT:  PUSH 07H
        PUSH 06H
        PUSH ACC
        CLR TF0
        CLR TR0
        JNB AUTOLIGHT,INTOUT2
        MOV TL0,#0
        MOV TH0,#0
        MOV R7,BLTIME2
        MOV R6,BLTIME1
        DJNZ R6,INTOUT1
        DJNZ R7,INTOUT1
        CLR P3.5
        AJMP INTOUT2
INTOUT1:SETB TR0
        MOV BLTIME1,R6
        MOV BLTIME2,R7
INTOUT2:POP ACC
        POP 06H
        POP 07H
        RET
```

```
;01*****CANCLE SUB*****
```

```
DISPSTART EQU 33H
DISPFINAL EQU 34H

CANCLE: LCALL BUSY
        MOV DPTR,#RDBUSY
        MOVX A,@DPTR
        CJNE A,DISPSTART,CANCLE1
        RET
CANCLE1: CJNE A,#60H,CANCLE2
        MOV A,DISPFINAL
        ADD A,#1
        ORL A,#80H
        LCALL WRINS
CANCLE2: LCALL SHIFTL ;delete final chacter
        MOV A,#20H
        LCALL WRBYTE ;write space character
        LCALL SHIFTL
        RET
```

```
;02*****WRITE DISPLAY SUB*****
```

```
WRDISP: MOV DPTR,#RDBUSY
        MOVX A,@DPTR
        CJNE A,#60H,WRDISP0
        RET
```

```
WRDISP0:MOV A,KEYCODE
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการดำเนินงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL CODER
LCALL WRBYTE
LCALL BUSY
MOV DPTR,#RDBUSY
MOVX A,@DPTR
ANL A,#0FH
MOV R4,A
MOV A,DISPFINAL
ANL A,#0FH
CJNE A,04,WRDISP1
WRDISP1:JNC WRDISP2
MOV A,#0E0H
LCALL WRINS
WRDISP2:RET

```

;03\*\*\*\*\*LCD DISPLAY TO ASSCI IN RAM\*\*\*\*\*

```

DISRAM EQU 35H

DIS_ASC:MOV R7,DISPFINAL
MOV R0,#DISRAM+3
DISASC1:MOV A,R7
ORL A,#80H
LCALL WRINS
LCALL BUSY
MOV DPTR,#RDDATA
MOVX A,@DPTR
MOV @R0,A
DEC R7
DEC R0
MOV A,R7
INC A
CJNE A,DISPSTART,DISASC1
RET

```

;04\*\*\*\*\*ASSCI RAM CONVERT TO VALUE\*\*\*\*\*

```

VALUERAM EQU 39H
HALF EQU 0AH

ASCVALUE: MOV R0,#DISRAM+3 ;display ram end
MOV R1,#VALUERAM+1 ;value ram end
CLR HALF
DISVALUE1: MOV A,@R0 ;read display ram
CJNE A,#20H,DISVALUE2 ;check space
DEC R0
DJNZ R7,DISVALUE1
JB HALF,SAVE ;keep 4 bit (lsb)
RET
DISVALUE2: ANL A,#0FH ;decode value
JB HALF,DISVALUE3
SETB HALF
MOV R6,A
DEC R0
DJNZ R7,DISVALUE1
JB HALF,SAVE
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DISVALUE3: CLR HALF
            SWAP A
            ORL A,R6
            MOV @R1,A
            DEC R1
            DEC R0
            DJNZ R7,DISVALUE1
            JB HALF,SAVE
            RET

```

```

SAVE:      CJNE A,#41H,SAVE1
            RET
SAVE1:     MOV A,R6
            MOV @R1,A
            RET

```

;05\*\*\*\*\*VALUE TO LCD DISPLAY\*\*\*\*\*

```

;R5=LONG OF CHARACTER DISPLAY
ZEROFIRST EQU 0BH

```

```

VALUEDISP: MOV R0,#VALUERAM
            MOV R6,DISPSTART
            CLR ZEROFIRST
            MOV A,R6
            ANL A,#80H
            LCALL WRINS
VALUEDISP1: MOV A,@R0
            CJNE A,#0,VALUEDISP2
            JB ZEROFIRST,VALUEDISP2
            INC R0
            DJNZ R5,VALUEDISP1
            MOV A,#30H
            LCALL WRBYTE
            AJMP VALUEDISPN
VALUEDISP2: PUSH ACC
            ANL A,#0F0H
            SWAP A
            CJNE A,#0,VTD1
            JB ZEROFIRST,VTD1
            AJMP VTD2
VTD1:      LCALL CODER
            LCALL WRBYTE
            SETB ZEROFIRST
VTD2:      POP ACC
            ANL A,#0FH
            LCALL CODER
            LCALL WRBYTE
            SETB ZEROFIRST
            INC R0
            DJNZ R5,VALUEDISP1
VALUEDISPN: MOV A,#0E0H
            LCALL WRINS
            RET

```

;\*\*\*\*\*CLEAR RAM DISP & CONVERT VALUE\*\*\*\*\*

```
CLEAR: CLR A
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R7,#7
MOV R0,#35H
CLEAR1: MOV @R0,A
        INC R0
        DJNZ R7,CLEAR1
        RET

```

\*\*\*\*\*CODER SUB\*\*\*\*\*

```

KEYDISP EQU 26H

CODER:  MOV R7,A
        CLR C
        SUBB A,#0AH
        JNC ENGLISH          ;DISPLAY A-F
        MOV A,R7
        ORL A,#00110000B     ;apply hex to code display 0-9
        AJMP NUMBER         ;DISPLAY 0-9
ENGLISH:MOV A,R7
        ADD A,#00110111B    ;apply hex to code display A-H
NUMBER:  MOV KEYDISP,A
        RET

SHIFTR: ACALL BUSY
        MOV DPTR,#WRCOM
        MOV A,#00010100B   ;CURSOR SHIFT R
        MOVX @DPTR,A
        RET

SHIFTL: ACALL BUSY
        MOV DPTR,#WRCOM
        MOV A,#00010000B   ;CURSOR SHIFT L
        MOVX @DPTR,A
        RET

```

\*\*\*\*\*LCD DISPLAY & INITIAL LCD\*\*\*\*\*

```

WRCOM EQU 4000H ;a1=R/W=0 a0=RS=0
WRDATA EQU 4001H ;R/W = 0 RS = 1
RDBUSY EQU 4002H ;R/W = 1 RS = 0
RDDATA EQU 4003H ;R/W = 1 RS = 1

```

```

LCD:   MOV DPTR,#INITAB ;initial table
        MOV R7,#15      ;delay 15 mS
        ACALL DELAY
        ACALL WRINSND   ;send command

        MOV R7,#5
        ACALL DELAY
        ACALL WRINSND

        MOV R7,#1
        ACALL DELAY
        ACALL WRINSND

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;*****FUNCTION SET*****

        MOV R7,#4                ;set initial lcd
MODSET: ACALL BUSY
        INC DPTR
        CLR A
        MOVC A,@A+DPTR
        ACALL WRINS
        DJNZ R7,MODSET

;***WRITE MESSAGE TO LCD MODULE***
;*****WRITE LINE 16 CHARACTER*****
;        INPUT @DPTR=DATA      *
;        INPUT A      =LINE      *

        MOV DPTR,#TABMAIN

MENU:   MOV A,#80H                ;go to line 1
        ACALL WRINS
        ACALL WRLM                ;write to line 1
        MOV A,#0C0H              ;go to line 2
        ACALL WRINS
        ACALL WRLM
        MOV A,#090H              ;go to line 3
        ACALL WRINS
        ACALL WRLM
        MOV A,#0D0H              ;go to line 4
        ACALL WRINS
WRLM:   MOV R7,#10H              ;write 16 char / line
WRLINE: CLR A
        MOVC A,@A+DPTR          ;code for display
        LCALL WRBYTE            ;send to LCD
        INC DPTR
        DJNZ R7,WRLINE
        RET                      ;ret of lcd sub

;***WRITE DATA SUB***
; INPUT REG A=DATA
WRBYTE: ACALL BUSY
        PUSH DPH
        PUSH DPL
        MOV DPTR,#WRDATA
        MOVX @DPTR,A
        POP DPL
        POP DPH
        RET

;*****COMMAND SEND*****
WRINS:  ACALL BUSY
WRINSD: PUSH DPH
        PUSH DPL
        MOV DPTR,#WRCOM
        MOVX @DPTR,A

```

```
POP DPL
POP DPH
RET
```

```
;*****BUSY CHECK*****
```

```
BUSY:  PUSH DPH
        PUSH DPL
        PUSH ACC
        MOV DPTR,#RDBUSY
BUSY1: MOVX A,@DPTR
        JB ACC.7,BUSY1
        POP ACC
        POP DPL
        POP DPH
        RET
```

```
;***DELAY 1*****
```

```
DELAY: MOV R6,#85H           ;delay 1 mS
DE1:   MOV R5,#03
        DJNZ R5,$
        DJNZ R6,DE1
        DJNZ R7,DELAY
        RET
```

```
;***DELAY 2*****
```

```
DELAYS: MOV R5,#5
        DJNZ R5,$
        DJNZ R7,DELAYS
        RET
```

```
INITAB: DB 00110000B         ;set DL to high
        DB 00111000B         ;8 bit ,2 line
        DB 00001111B         ;display on
        DB 00000001B         ;clear dsp,return
        DB 00000110B         ;entry mode cursor shift
```

```
TABMAIN: DB " ready "
        DB " "
        DB " "
        DB " Enter FUNC "
```

```
TABSOUND: DB " SOUND SETUP "
          DB " Please select "
          DB " 1. SOUND ON "
          DB " 2. SOUND OFF "
```

```
TABFUN1:  DB " SELECT FUNCT "
          DB " 1. CONTROL "
          DB " 2. BACKLIGHT "
          DB " 3. SOUND "
```

```
TABCON1:  DB " CONTROL MENU "
TABCON3:  DB "control "
          DB " "
```

```
TABCON2:  DB " ON OFF CHK "
          DB "Load "
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABINPUT: DB "INPUT="

TABBL: DB " BACKLIGHT "  
DB " 1.BACKLIGHT ON "  
DB " 2.BACKLIGHT OFF"  
DB " 3.AUTO ON "

;\*\*\*\*\*SCAN KEYBORD PART\*\*\*\*\*

RELEASEB EQU 00H  
DEF\_REP1 EQU 0FFH  
DEF\_REP2 EQU 0C0H  
KEYSCAN EQU 32H  
KEYCODE EQU 31H  
REPDLY EQU 30H

SCANK: MOV R7,#06H ;loop counter  
MOV R6,#06H ;release key counter  
MOV R5,#00H ;scan code out

SCANK1: MOV A,P1 ;read for modify  
ANL A,#11111000B  
ORL A,#00111000B  
ORL A,R5  
MOV R4,A  
MOV P1,A ;scan out  
NOP  
MOV A,P1 ;read key  
PUSH ACC  
PUSH 07  
PUSH 06  
PUSH 05  
MOV R7,#8  
LCALL DELAY  
POP 05  
POP 06  
POP 07  
MOV A,R4  
MOV P1,A  
NOP  
MOV A,P1  
MOV R4,A  
POP ACC

CJNE A,04,SCANK2  
ANL A,#00111000B  
CJNE A,#00111000B,SCANK3 ;key press  
DJNZ R6,SCANK2 ;release key \_1

CLR RELEASEB ;check relase key  
MOV REPDLY,#DEF\_REP1 ;set delay repl

SCANK2: INC R5 ;increment scan out  
DJNZ R7,SCANK1 ;dec loop scank  
MOV KEYCODE,#0FFH  
RET ;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SCANK3:   ANL 05,#00000111B      ;scan code out,05=R5
          ORL A,R5                ;A = scan code (out+in)
          MOV KEYSKAN,A
          LCALL KCODE             ;tranfer scan code to keycode
          MOV A,KEYCODE
          JNB RELEASEB,SCANK5

RELASETEST: CJNE A,#0AH,RELEASE2 ;check key release
            SJMP RELEASE

RELEASE2:  CJNE A,#0BH,RELEASE3
            SJMP RELEASE

RELEASE3:  CJNE A,#0CH,RELEASE4
            SJMP RELEASE

RELEASE4:  CJNE A,#0DH,SCANK2

RELEASE:   MOV R0,#30H
            DEC 30
            CJNE @R0,#0,SCANK2   ;out = 0FFH
            MOV 30,#DEF_REP2     ;set delay rep2
            RET                   ;(OUT = KEYCODE)

SCANK5:    SETB RELEASEB         ;end of scan
            JNB BSOUND,SCANK50
            LCALL SCANK51

SCANK50:   JB AUTOLIGHT,SCANK501
            RET

SCANK501:  SETB BACKLIGHT
            MOV BLTIME1,#BLDLY1  ;Delay of backlight auto on
            MOV BLTIME2,#BLDLY2
            SETB TR0
            RET

SCANK51:   CJNE A,#0AH,SCANK52
SCANK52:   JC SCANK53
            MOV SOUNDFREQ,#50    ;high frequency > function key
            MOV SOUNDLONG,#0
            LCALL SOUND
            RET

SCANK53:   MOV SOUNDFREQ,#55    ;low frequency > number key
            MOV SOUNDLONG,#0
            LCALL SOUND
            RET

KCODE:     PUSH 07
            PUSH 06
            MOV R7,#12H
            MOV R6,#00
            MOV DPTR,#KEYTAB

KCODE1:    CLR A
            MOVC A,@A+DPTR
            CJNE A,KEYSCAN,KCODE2
            MOV KEYCODE,R6
            SJMP KCODE3

KCODE2:    INC R6
            INC DPTR
            DJNZ R7,KCODE1

```

```
MOV KEYCODE,#0FFH
```

```
KCODE3: POP 06  
        POP 07  
        RET
```

```
;*****SCANKEY VALUE TABLE*****
```

```
KEYTAB: DB 00110100B      ;0  
        DB 00101000B      ;1  
        DB 00101001B      ;2  
        DB 00101010B      ;3  
        DB 00101011B      ;4  
        DB 00101100B      ;5  
        DB 00110000B      ;6  
        DB 00110001B      ;7  
        DB 00110010B      ;8  
        DB 00110011B      ;9  
        DB 00011000B      ;A  
        DB 00011001B      ;B  
        DB 00011010B      ;C  
        DB 00011011B      ;D  
        DB 00011100B      ;E  
        DB 00011101B      ;F  
        DB 00101101B      ;10H  
        DB 00110101B      ;11H
```

```
;*****SOUND SUB*****
```

```
BSOUND EQU 15H  
SOUNDLONG EQU 70H  
SOUNDFREQ EQU 71H
```

```
SOUND: MOV R4,SOUNDLONG      ;time sound  
SOUND1: MOV A,P1             ;read for modify  
        ORL A,#00000111B     ;set Port Y7  
        MOV P1,A             ;send to port  
        MOV R7,SOUNDFREQ     ;frequency set  
        DJNZ R7,$            ;  
        ANL A,#11111110B     ;clear port C.3 of 8255  
        MOV P1,A             ;send to port  
        MOV R7,SOUNDFREQ     ;  
        DJNZ R7,$            ;  
        DJNZ R4,SOUND1       ;  
        MOV A,KEYCODE        ;  
        RET
```

```
;*****HEX TO DEC CONVERT*****
```

```
HEXBUFF EQU 63H             ;hex buffer in 8032  
DECBUFF EQU 65H             ;decimal buffer in 8032
```

```
HTD: CLR A  
     MOV R7,#2  
     MOV R0,#DECBUFF+2      ;dec buff final +1  
HTD1: DEC R0  
     MOV @R0,A
```

```
DJNZ R7,HTD1 ;end clear dec buff ใช้ประโยชน์ด้านการค้า
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับงานเพื่อการศึกษา ;end clear dec buff ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R7,#16
HTD2:  MOV R0,#HEXBUFF          ;low byte of hex
        MOV A,@R0
        RLC A
        MOV @R0,A
        INC R0
        MOV A,@R0
        RLC A
        MOV @R0,A
        INC R0
        MOV R6,#2
HTD3:  MOV A,@R0
        MOV R5,A
        ADDC A,R5
        DA A
        MOV @R0,A
        INC R0
        DJNZ R6,HTD3
        DJNZ R7,HTD2
        RET

```

\*\*\*\*\*DEC TO HEX CONVERT\*\*\*\*\*

```

DTH:   CLR C
        CLR A
        MOV R7,#2
        MOV R0,#HEXBUFF+2      ;hex buff final +1
DTH01: DEC R0
        MOV @R0,A
        DJNZ R7,DTH01          ;end clear hex buff

        MOV R7,#16
DTH1:  MOV R6,#2
        CLR A
        MOV R0,#DECBUFF+1
DTH2:  MOV A,@R0
        RRC A
        MOV 4,C
        PUSH ACC
        CLR C
        JNB ACC.7,DTH3
        SUBB A,#30H
DTH3:  JNB ACC.3,DTH4
        CLR C
        SUBB A,#3
DTH4:  MOV @R0,A
        DEC R0
        POP ACC
        MOV C,4
        DJNZ R6,DTH2

        MOV A,@R0
        RRC A
        MOV @R0,A
        DEC R0
        MOV A,@R0
        RRC A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV @R0,A
DJNZ R7,DTH1
RET
```

```
;*****DISPLAY TO HEX CONVERT*****
```

```
;IN R2=LONG OF DATA TO READ
; R3=END ADD
;USE REG R0,R2,R3,R4,A,bit 05
```

```
DISHEXBUF EQU 40H
```

```
DISHEX: MOV R0,#DISHEXBUF+4
CLR C
CLR 05
```

```
DISHEX1:MOV A,R3 ;ADDRESS FOR DECODE
ORL A,#10000000B ;ADD BIT SET ADDRESS
LCALL WRINS
LCALL BUSY
MOV DPTR,#RDDATA
MOVX A,@DPTR
CJNE A,#10H,DECODER ;SPACE CHARACTER
```

```
DISHEX2:DJNZ R2,DISHEX1
JNB 05,DISHEX3
CLR 05
MOV @R0,ACC
```

```
DISHEX3:RET
```

```
DECODER: CJNE A,#00110000B,DECODER1 ;COMPARE 0 CHARACTER
JC DISHEX2 ;A<#00110000B(A<0)
```

```
DECODER1:CJNE A,#00111001B,DECODER2
JNC DISHEX2 ;A>#00111001B(A>9)
```

```
DECODER2:ANL A,#00001111B
JB 05,DECODER3 ;BYTE HIGH
MOV R4,A
SETB 05
LJMP DISHEX2
```

```
DECODER3:SWAP A ;BYTE HIGH
ANL A,#0F0H
ANL A,R4 ;SUM BYTE HIGH & LOW
CLR 05
MOV @R0,ACC
DEC R0
LJMP DISHEX2
```

```
;*****DIV SUB*****
```

```
DIV4: MOV A,VALUERAM
MOV B,#4
DIV AB
MOV VALUERAM,A
MOV A,B
SWAP A
MOV R7,A
MOV A,VALUERAM+1
ANL A,#0F0H
SWAP A
ORL A,R7
MOV B,#4
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SENDREP:MOV A,#RELOAD
        LCALL ADDPARITY
        LCALL SEND
        LCALL DELAYSP
        JNB RI,CONERR
        DJNZ R6,CMCHK1
        LJMP CONERR

CMRUN:  MOV R6,#LOOPREPEAT
        MOV A,R7                ;APP DATA RECEIVE
        ANL A,#70H

FUNCM1: CJNE A,#40H,FUNCM2
        LJMP FUNREP            ;Send repeat

FUNCM2: CJNE A,#70H,FUNCM3
        LJMP CONERR            ;Error

FUNCM3: MOV A,CMRAM
        ANL A,#70H
        CJNE A,#10H,FUNCM4
        LJMP FUNON             ;Check on status

FUNCM4: CJNE A,#20H,FUNCM5
        LJMP FUNOFF           ;Check off status

FUNCM5: CJNE A,#30H,FUNCM6
        LJMP FUNCHK

FUNCM6: LJMP CONERR

FUNREP: MOV A,CMRAM
        LCALL SEND
        LJMP CMCHK

CONERR: MOV A,#70H
        LCALL SEND
        MOV VALUERAM,LOADADD
        MOV VALUERAM+1,LOADADD+1
        MOV A,#95H
        LCALL WRINS
        MOV R5,#2
        LCALL VALUEDISP

        MOV A,#9AH
        LCALL WRINS
        MOV DPTR,#TABERR
        MOV R7,#5
        LCALL WRLINE

EXIT1:  MOV DISPSTART,#48H      ;limit of number is enter
        MOV DISPFINAL,#4BH      ;
        MOV A,#0C8H
        LCALL WRINS              ;curser go to start enter number
        RET

FUNON:  MOV A,CMRAM
        MOV 2FH,R7
        JB ACC.0,FUNON0
        JB ACC.1,FUNON1
        JB ACC.2,FUNON2
        JB ACC.3,FUNON3
        MOV R6,#LOOPREPEAT
        LJMP SENDREP

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

FUNON0: JB 78H,ONOK
        LJMP ONNOK
FUNON1: JB 79H,ONOK
        LJMP ONNOK
FUNON2: JB 7AH,ONOK
        LJMP ONNOK
FUNON3: JB 7BH,ONOK
        LJMP ONNOK

ONNOK:  LJMP CONERR
ONOK:   MOV A,#7FH
        LCALL ADDPARITY
        LCALL SEND
        MOV VALUERAM,LOADADD
        MOV VALUERAM+1,LOADADD+1
        MOV A,#95H
        LCALL WRINS
        MOV R5,#2
        LCALL VALUEDISP

        MOV A,#9CH
        LCALL WRINS
        MOV DPTR,#TABON
        MOV R7,#3
        LCALL WRLINE
        LJMP EXIT1

FUNOFF: MOV A,CMRAM
        CPL A
        MOV 2FH,R7
        JNB ACC.0,FUNOFF0
        JNB ACC.1,FUNOFF1
        JNB ACC.2,FUNOFF2
        JNB ACC.3,FUNOFF3
        MOV R6,#LOOPREPEAT
        LJMP SENDREP
FUNOFF0: JNB 78H,OFFOK
        LJMP OFFNOK
FUNOFF1: JNB 79H,OFFOK
        LJMP OFFNOK
FUNOFF2: JNB 7AH,OFFOK
        LJMP OFFNOK
FUNOFF3: JNB 7BH,OFFOK
        LJMP OFFNOK

OFFNOK: LJMP CONERR
OFFOK:  MOV A,#7FH
        LCALL ADDPARITY
        LCALL SEND
        MOV VALUERAM,LOADADD
        MOV VALUERAM+1,LOADADD+1
        MOV A,#95H
        LCALL WRINS
        MOV R5,#2
        LCALL VALUEDISP

```

```

MOV A,#9CH

```

```

LCALL WRINS

```

```

MOV DPTR,#TABOFF
MOV R7,#3
LCALL WRLINE
LJMP EXIT1

FUNCHK: MOV A,CON1
        JB ACC.0,CHK0
        JB ACC.1,CHK1
        JB ACC.2,CHK2
        JB ACC.3,CHK3

CHK0:   MOV A,R7
        JB ACC.0,CHKOK
        LJMP CHK_NOK

CHK1:   MOV A,R7
        JB ACC.1,CHKOK
        LJMP CHK_NOK

CHK2:   MOV A,R7
        JB ACC.2,CHKOK
        LJMP CHK_NOK

CHK3:   MOV A,R7
        JB ACC.3,CHKOK
        LJMP CHK_NOK

CHK_NOK:MOV DPTR,#TABOFF
        AJMP CHKFIN

CHKOK:  MOV DPTR,#TABON

CHKFIN: MOV A,#70H
        LCALL ADDPARITY
        LCALL SEND
        MOV VALUERAM,LOADADD
        MOV VALUERAM+1,LOADADD+1
        MOV A,#95H
        LCALL WRINS
        MOV R5,#2
        LCALL VALUEDISP

        MOV A,#9CH
        LCALL WRINS
        MOV R7,#3
        LCALL WRLINE
        LJMP EXIT1

DELAYSP:MOV R5,#DLTIME1
DLSP1:  MOV R4,#DLTIME2
DLSP2:  DEC R4
        JB RI,DLSP3
        CJNE R4,#0,DLSP2
        DJNZ R5,DLSP1

DLSP3:  RET

TABON:  DB "ON "
TABOFF: DB "OFF"
TABERR: DB "ERROR"

SEND:   SETB RTS
        MOV SBUF,A
        JNB TI,$

```

```

CLR RTS
CLR TI
RET

ADDPARITY: ANL A,#7FH
MOV C,P
MOV ACC.7,C
RET

CHKPARITY:MOV C,ACC.7
ANL A,#7FH
MOV R7,A
JC CHKP1
JB P,CHKP3
AJMP CHKP2

CHKP1: JNB P,CHKP3
CHKP2: CLR FAULT
RET
CHKP3: SETB FAULT
RET

TEST1: PUSH ACC
PUSH 05
MOV VALUERAM+1,A
MOV A,#0D2H
LCALL WRINS
MOV R5,#2
LCALL VALUEDISP
MOV A,#0E0H
LCALL WRINS
POP 05
POP ACC
RET

TST: MOV A,#9AH
LCALL WRINS
MOV A,#2CH
LCALL WRBYTE
RET

TEST2: PUSH ACC
PUSH 05
MOV VALUERAM+1,A ;ACC DATA TO DISPLAY
MOV A,#0D9H ;ADDRESS OF DISPLAY
LCALL WRINS
MOV R5,#2
LCALL VALUEDISP

MOV A,#0E0H
LCALL WRINS
POP 05
POP ACC
RET

END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# โปรแกรมการทำงานของตัวควบคุมตัวลูก

ORG 0000

```
COMMAND EQU 35H      ;A BYTE
CMRAM EQU 36H        ;A BYTE
FAULT EQU 17H        ;A BIT
LOOPREPEAT EQU 3     ;CONST
RELOAD EQU 40H
DLTIME1 EQU 0FFH
RTS EQU P3.7
CONP1 EQU 77H        ;A BIT
REP EQU 76H          ;A BIT
DLTIME2 EQU 0FFH
DELAWS EQU 80H
```

```
LJMP POWER
DS 20H
```

\*\*\*\*\* INTERRUPT SUB\*\*\*\*\*

```
INTRI:  PUSH ACC
        PUSH 01
        PUSH 02
        MOV A, SBUF
        CLR RI
        MOV R7, A
        MOV A, P3      ;read address from dip switch
        ANL A, #00111100B
        RR A
        RR A
        ORL A, #10H
        CJNE A, 07, EXITINTRI ;compare address
        CLR SM2
        CLR ES
        MOV R6, #LOOPREPEAT
        CLR CONP1

CMCHK:  LCALL DELAYSP   ;delay wait receive command
        JNB RI, CONERR
        CLR RI
        MOV A, SBUF
        MOV R7, A

CMCHK1: LCALL CHKPARITY ;check parity
        JNB FAULT, CMRUN

SENDREP: MOV A, #RELOAD ;command error to send repeat
        LCALL ADDPARITY
        LCALL SEND
        LCALL DELAYSP
        JNB RI, CONERR
        DJNZ R6, CMCHK1
        LJMP CONERR
```

```
EXITINTRI: SETB SM2
           SETB ES
           POP 02
           POP 01
           POP ACC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

      RETI

CMRUN:  MOV R6,#LOOPREPEAT      ;limit of send repeat when error
        MOV A,R7
        ANL A,#7FH
        CJNE A,#7FH,FUNCM1
        LJMP PROCOK
FUNCM1: ANL A,#70H
        CJNE A,#10H,FUNCM2
        LJMP FUNON              ;On apply
FUNCM2: CJNE A,#20H,FUNCM3
        LJMP FUNOFF            ;Off apply
FUNCM3: CJNE A,#40H,FUNCM4
        LJMP FUNREP            ;Send repeat
FUNCM4: CJNE A,#70H,FUNCM5
        LJMP FUNCANCLE        ;Check off status
FUNCM5: CJNE A,#30H,FUNCM6
        LJMP FUNCHK
FUNCM6: LJMP EXITINTRI        ;SENDREP

FUNREP: MOV A,CMRAM
        LCALL SEND
        LJMP CMCHK

CONERR: SETB SM2
        SETB ES
        LJMP EXITINTRI

FUNON:  SETB COMP1              ;command error process
        MOV A,R7
        JB ACC.0,ON0
        JB ACC.1,ON1
        JB ACC.2,ON2
        JB ACC.3,ON3
        MOV R6,#LOOPREPEAT
        LJMP SENDREP
ON0:    MOV A,P1
        SETB ACC.0
        LJMP ONOK
ON1:    MOV A,P1
        SETB ACC.1
        LJMP ONOK
ON2:    MOV A,P1
        SETB ACC.2
        LJMP ONOK
ON3:    MOV A,P1
        SETB ACC.3
        LJMP ONOK

ONOK:   ANL A,#0FH
        MOV R1,A
        MOV A,R7
        ANL A,#0F0H
        ORL A,R1
        CALL ADDPARITY
        MOV CMRAM,A
        LCALL SEND
        LJMP CMCHK

```

```

FUNOFF: SETB CONP1                ;command off
        MOV A,R7
        JB ACC.0,OFF0
        JB ACC.1,OFF1
        JB ACC.2,OFF2
        JB ACC.3,OFF3
        MOV R6,#LOOPREPEAT
        LJMP SENDREP
OFF0:   MOV A,P1
        CLR ACC.0
        LJMP OFFOK
OFF1:   MOV A,P1
        CLR ACC.1
        LJMP OFFOK
OFF2:   MOV A,P1
        CLR ACC.2
        LJMP OFFOK
OFF3:   MOV A,P1
        CLR ACC.3
        LJMP OFFOK

OFFOK:  ANL A,#0FH
        MOV R1,A
        MOV A,R7
        ANL A,#0F0H
        ORL A,R1
        CALL ADDPARITY
        MOV CMRAM,A
        LCALL SEND
        LJMP CMCHK

FUNCHK: MOV A,P1                ;command check
        ANL A,#0FH
        LCALL ADDPARITY
        MOV CMRAM,A
        LCALL SEND
        LJMP CMCHK

FUNCANCL: SETB SM2
        LJMP EXITINTRI

PROCOK: JB CONP1,PROCOK1        ;process OK
        LJMP EXITINTRI

PROCOK1:MOV A,CMRAM
        ORL A,#0F0H
        MOV P1,A
        CLR CONP1
        LJMP EXITINTRI

DELAYSP:MOV R5,#DLTIME1
DLSP1:  MOV R4,#DLTIME2
DLSP2:  DEC R4
        JB RI,DLSP3
        CJNE R4,#0,DLSP2
        DJNZ R5,DLSP1
DLSP3:  RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SEND:   SETB RTS                ;send response
        MOV SBUF,A
        JNB TI,$
        CLR RTS
        CLR TI
        RET

```

```

ADDPARITY: ANL A,#7FH          ;add parity of response
          MOV C,P
          MOV ACC.7,C
          RET

```

```

CHKPARITY:MOV C,ACC.7         ;check parity of command
          ANL A,#7FH
          JC CHKP1
          JB P,CHKP3
          AJMP CHKP2
CHKP1:   JNB P,CHKP3
CHKP2:   CLR FAULT
          RET
CHKP3:   SETB FAULT
          RET

```

;\*\*\*\*\*MAIN\*\*\*\*\*

```

POWER:   MOV TMOD,#20H        ;SET TIME1 MOD2
          MOV TH1,#0FDH       ;SET BAUDRATE 9600
          SETB TR1
          MOV PCON,#0H        ;SETB SMOD
          MOV SCON,#0F0H
          SETB EA
          SETB ES
          CLR RTS
          CLR A

```

```

MAIN:    ORL A,#0F0H
          MOV P1,A
          NOP
          MOV A,P1            ;read switch
          MOV R1,A
          MOV R2,#DELAWSW
          DJNZ R2,$
          MOV A,P1
          CJNE A,01,MAIN

```

```

          JNB ACC.4,CON0
          JNB ACC.5,CON1
          JNB ACC.6,CON2
          JNB ACC.7,CON3
          SETB REP
          LJMP MAIN

```

```

CON0:    JNB REP,MAIN        ;control load
          CLR REP
          CPL ACC.0
          LJMP MAIN

```

```

CON1:    JNB REP,MAIN

```

CLR REP  
CPL ACC.1  
LJMP MAIN  
CON2 : JNB REP,MAIN  
CLR REP  
CPL ACC.2  
LJMP MAIN  
CON3 : JNB REP,MAIN  
CLR REP  
CPL ACC.3  
LJMP MAIN

END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## มาตรฐานสากลในการ อินเทอร์เน็ต

- V.1 Equivalence between binary notation symbols and the significant conditions of a condition code.
- V.2 Power levels for data transmission over telephone lines.
- V.3 International Alphabet No.5
- V.4 General structure of signals of International Alphabet No.5 code for data - transmission over public telephone networks.
- V.5 Standardization of data signalling rates for synchronous data transmission in the general switched telephone network.
- V.6 Standardization of data signalling rates for synchronous data transmission on leased telephone-type circuits.
- V.7 Definitions of terms concerning data communications Over the telephone network.
- V.10 ( X.26 ) Electrical characteristics for unbalanced double-current interchange circuits for general use with integrated circuit equipment in data communications.
- V.11 ( X.27 ) Electrical characteristics for balanced double-current interchange circuits for general use with integrated circuit equipment in data communications.
- V.15 Use of acoustic for data transmission.
- V.16 Medical analog data transmission modems.
- V.19 Modems for parallel data transmission using telephone signalling frequencies
- V.20 Parallel data transmission modems for use in the general switched telephone network.
- V.21 300 bits per second duplex modem for use on general switched telephone network.
- V.22 1200 bits per second duplex modem for use on general switched telephone network. and on leased circuits.
- V.23 600/1200-baud modem for use in the general switched telephone network
- V.23 ( bis ) 2400 bits per second duplex modem standardized for use on general switched telephone network and on leased circuits.
- V.24 List of definitions for interchange circuits between data terminal equipment ( DTE ) and data circuit-terminating equipment ( DCE )
- V.25 Automatic calling and/or answering equipment on the general switched telephone network, including disabling of echo suppressors on manually established calls.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- V.26 2400 bits per second modem for use on four-wire leased circuits.
- V26 ( bis ) 2400/1200 bits per second modem for use in the general switched telephone network.
- V.27 4800 bits per second modem with manual equalizer telephone-type circuits for use on leased circuits.
- V.27 ( bis ) 4800/2400 bits per second modem with automatic equalizer for use on leased telephone-type circuits.
- V.27 ( ter ) 4800/2400 bits per second modem for use in the general switched telephone network.
- V.28 Electrical characteristics for unbalance double-current interchange circuits.
- V.29 9600 bits per second modem for use on point-to-point four-wire leased - telephone-type circuits.
- V.31 Electrical characteristics for single-current interchange circuits controlled by contact closure.
- V.35 Data transmission at 48 kilobits per second using 60-180 kHz group band - circuits.
- V.36 Modem for synchronous data transmission using 60-180 kHz group band - circuits.
- V.37 Synchronous data transmission at a data signalling rate higher than 72 kbits using 60-180 kHz group band circuits.
- V.40 Error indication with electromechanical equipment.
- V.41 Code-independent error-control system.
- V.50 Standard limits for transmission quality of data transmission.
- V.51 Organization of maintenance of international telephone-type circuits used for data transmission.
- V.52 Characteristics of distortion and error-rate measuring apparatus for data-transmission.
- V.53 Limits for the maintenance of telephone-type circuits used for data transmission.
- V.54 Loop-test devices for modems.
- V.55 Specification for impulse noise measuring instrument for telephone-type circuits.
- V.56 Comparative tests of modems for use over telephone-type circuits.
- V.57 Comprehensive data test set for high data signalling rates.

**X. 1 International user classes of service in public data networks.**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- X. 2 International user service and facilities in public data networks.
- X. 3 Packet assembly/ disassembly facility ( PAD ) in a public data network.
- X. 4 General structure of signals of International Alphabet No.5 (IA5) code for data - transmission over public data networks.
- X. 15 Definitions of terms concerning public data networks.
- X. 20 Interface between data terminal equipment (DTE) and data circuit-terminating - equipment(DCE) for start/stop transmission services on public data networks.
- X. 20 ( bis ) Use on public data networks of data terminal equipment (DTE) which is designed - for interfacing to asynchronous duplex V.series modems.
- X.21 Interface between data terminal equipment (DTE) and data circuit-terminating - equipment (DCE) for synchronous operation on public data networks.
- X. 21 ( bis ) Use on public data networks of data terminal equipment which is designed for interfacing to synchronous V.series modems ( similar to RS-232-C ).
- X. 22 Multiplex DTE/DCE interface for user classes 3-6 ( see X.1 in Appendix E )
- X. 24 List of definitions for interchange circuits between data terminal equipment (DTE) - and data circuit- terminating equipment (DCE) on public data networks.
- X. 25 Interface between data terminal equipment (DTE) and data circuit-terminating - equipment (DCE) for terminals operating in packet mode on public data networks.
- X. 26 ( V.10 ) Electrical characteristics for unbalanced double-current interchange circuits for general use with integrated circuit equipment of data communications.
- X. 27 ( V.11 ) Electrical characteristics for balanced double-current interchange circuits for general use with integrated circuit equipment in data communications.
- X.28 DTE/DCE interface for a start/stop mode data terminal equipment accessing the - packet assembly/disassembly facility (PAD) in a public data network situated in - the same country.
- X. 29 Procedures for the exchange of control information and user data between a packet assembly/disassembly facility (PAD) and a packet mode DTE or another PAD.
- X. 40 Standardization of frequency-shift and modulated transmission systems for the provision of telegraph and data channels by frequency division of a group.
- X. 50 Parameters of a multiplexing scheme for the international interface between - synchronous data networks.
- X. 50 ( bis ) Parameters of a 48 kbit/s user data signalling rate transmission scheme for the inter - national interface between synchronous data networks.

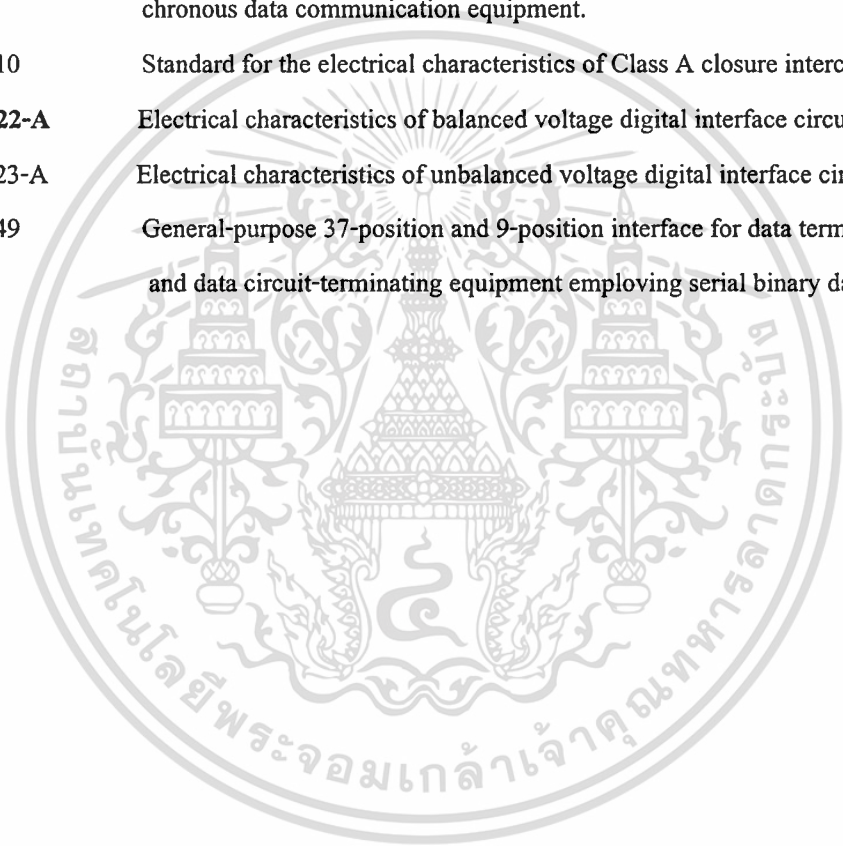
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- X. 51 Parameters of a multiplexing scheme for the international interface between synchronous data networks.
- X. 51 ( bis ) Parameters of a 48 kbit/s user data signalling rate transmissionscheme for the international interface between synchronous data networks using 10-bit envelope structure.
- X.53 Numbering of channels on international multiplex links at 64 kbit/s
- X. 54 Allocation of channels on international multiplex links at 64 kbit/s
- X. 60 Common channel signalling for circuit-switched data applications
- X. 61 Signalling system No. 7
- X. 70 Terminal and transit control signalling system for start/stop services on international circuits.
- X. 71 Decentralized terminal and transit control signalling system on international circuits between synchronous data networks.
- X. 75 Terminal and transit call control procedures and data-transfer system on international circuits between packet-switched data networks.
- X. 80 Interworking of interexchange signalling system for circuit-switched data services
- X. 87 Principles and procedures for realizational user facilities and network utilities in public data networks.
- X. 92 Hypothetical reference connections for public synchronous data networks.
- X. 96 Call-progress signals in public data networks.
- X.110 Routing principles for international public data service through switched public data network of the same type.
- X.121 International numbering plan for public data networks.
- X. 130 Provisional objectives for call setup and clear-down times in public synchronous data networks ( circuit switching )
- X. 132 Provisional objectives for grade of service in international data communications over circuit-switched public data networks.
- X. 150 DTE and DCE test loops in public data networks.
- X. 180 Administrative arrangements for international closed user groups (CUGs).
- RS-232-C Interface between data terminal equipment and data communications equipment employing serial binary data interchange.

RS-269-B Synchronous signalling rates for data transmission.

- RS-334-A Signal quality at interface between data terminal equipment and synchronous data communication equipment for serial data transmission.
- RS-363 Standard for specifying signal quality for transmitting and receiving data processing terminal equipment using serial data transmission at the interface with nonsynchronous data communication equipment.
- RS-366-A Interface between data terminal equipment and automatic calling equipment for data communication.
- RS-404 Standard for start/stop signal quality between data terminal equipment and synchronous data communication equipment.
- RS-410 Standard for the electrical characteristics of Class A closure interchange circuits.
- RS-422-A Electrical characteristics of balanced voltage digital interface circuits.
- RS-423-A Electrical characteristics of unbalanced voltage digital interface circuits.
- RS-449 General-purpose 37-position and 9-position interface for data terminal equipment and data circuit-terminating equipment employing serial binary data interchange.

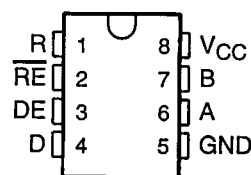


# SN75176A DIFFERENTIAL BUS TRANSCEIVER

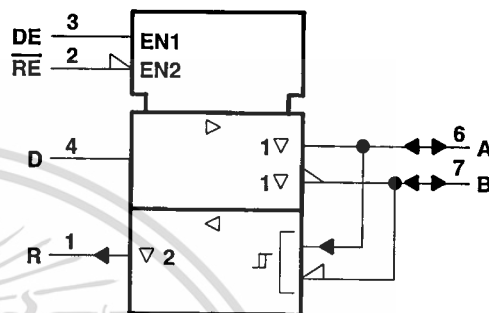
SLLS100A – JUNE 1984 – REVISED MAY 1995

- Bidirectional Transceiver
- Meets or Exceeds the Requirements of ANSI Standards EIA/TIA-422-B and ITU Recommendation V.11
- Designed for Multipoint Transmission on Long Bus Lines in Noisy Environments
- 3-State Driver and Receiver Outputs
- Individual Driver and Receiver Enables
- Wide Positive and Negative Input/Output Bus Voltage Ranges
- Driver Output Capability . . .  $\pm 60$  mA Max
- Thermal-Shutdown Protection
- Driver Positive- and Negative-Current Limiting
- Receiver Input Impedance . . .  $12\text{ k}\Omega$  Min
- Receiver Input Sensitivity . . .  $\pm 200$  mV
- Receiver Input Hysteresis . . .  $50$  mV Typ
- Operates From Single 5-V Supply
- Low Power Requirements

D OR P PACKAGE  
(TOP VIEW)



logic symbol



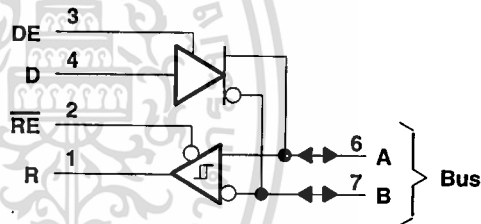
† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

## description

The SN75176A differential bus transceiver is a monolithic integrated circuit designed for bidirectional data communication on multipoint bus-transmission lines. It is designed for balanced transmission lines and meets ANSI Standard EIA/TIA-422-B and ITU Recommendation V.11.

The SN75176A combines a 3-state differential line driver and a differential input line receiver, both of which operate from a single 5-V power supply. The driver and receiver have active-high and active-low enables, respectively, that can be externally connected together to function as a direction control. The driver differential outputs and the receiver differential inputs are connected internally to form differential input/output (I/O) bus ports that are designed to offer minimum loading to the bus whenever the driver is disabled or  $V_{CC} = 0$ . These ports feature wide positive and negative common-mode voltage ranges making the device suitable for party-line applications.

logic diagram (positive logic)



Function Tables

DRIVER			
INPUT D	ENABLE DE	OUTPUTS	
		A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

RECEIVER		
DIFFERENTIAL INPUTS A – B	ENABLE RE	OUTPUT R
$V_{ID} \geq 0.2\text{ V}$	L	H
$-0.2\text{ V} < V_{ID} < 0.2\text{ V}$	L	?
$V_{ID} \leq -0.2\text{ V}$	L	L
X	H	Z
Open	L	?

H = high level, L = low level, ? = indeterminate, X = irrelevant, Z = high impedance (off)

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



TEXAS  
INSTRUMENTS

Copyright © 1995, Texas Instruments Incorporated

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ผู้อื่นลอกเลียนแบบหรือเผยแพร่ข้อมูลของเอกสารทุกครั้งที่มีการนำไปใช้

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

# SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A - JUNE 1984 - REVISED MAY 1995

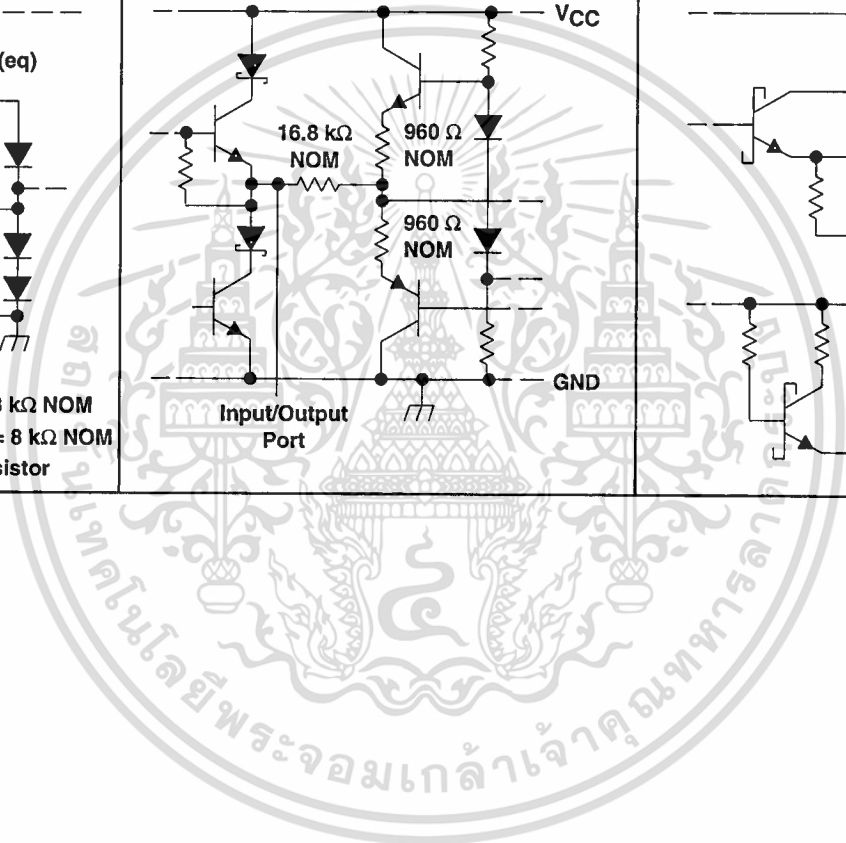
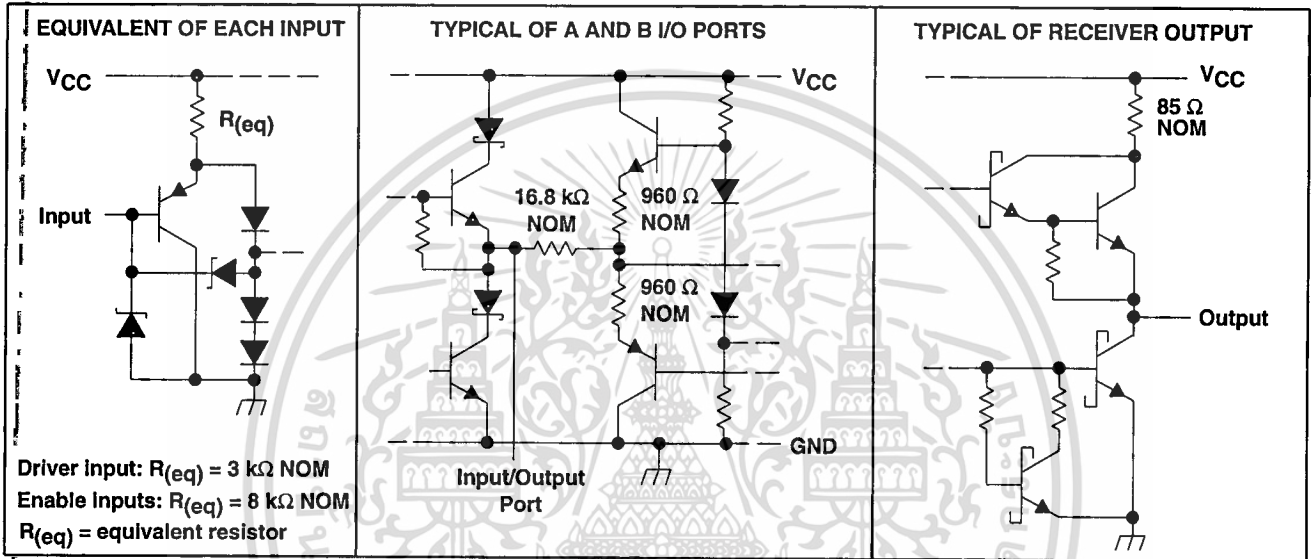
## description (continued)

The driver is designed to handle loads up to 60 mA of sink or source current. The driver features positive- and negative-current limiting and thermal shutdown for protection from line fault conditions. Thermal shutdown is designed to occur at a junction temperature of approximately 150°C. The receiver features a minimum input impedance of 12 kΩ, an input sensitivity of ±200 mV, and a typical input hysteresis of 50 mV.

The SN75176A can be used in transmission-line applications employing the SN75172 and SN75174 quadruple differential line drivers and SN75173 and SN75175 quadruple differential line receivers.

The SN75176A is characterized for operation from 0°C to 70°C.

## schematics of inputs and outputs



**absolute maximum ratings over operating free-air temperature range (unless otherwise noted)<sup>†</sup>**

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Voltage range at any bus terminal	-10 V to 15 V
Enable input voltage, $V_I$	5.5 V
Continuous total power dissipation	See Dissipation Rating Table
Operating free-air temperature range, $T_A$	0 °C to 70 °C
Storage temperature range, $T_{stg}$	-65 °C to 150 °C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260 °C

<sup>†</sup> Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: All voltage values, except differential input/output bus voltage, are with respect to network ground terminal.

**DISSIPATION RATING TABLE**

PACKAGE	$T_A \leq 25^\circ\text{C}$	DERATING FACTOR	$T_A = 70^\circ\text{C}$	$T_A = 105^\circ\text{C}$
	POWER RATING	ABOVE $T_A = 25^\circ\text{C}$	POWER RATING	POWER RATING
D	725 mW	5.8 mW/°C	464 mW	261 mW
P	1100 mW	8.8 mW/°C	704 mW	396 mW

**recommended operating conditions**

		MIN	TYP	MAX	UNIT
Supply voltage, $V_{CC}$		4.75	5	5.25	V
Voltage at any bus terminal (separately or common mode), $V_I$ or $V_{IC}$		-7		12	V
High-level input voltage, $V_{IH}$	D, DE, and $\overline{RE}$	2			V
Low-level input voltage, $V_{IL}$	D, DE, and $\overline{RE}$			0.8	V
Differential input voltage, $V_{ID}$ (see Note 2)				±12	V
High-level output current, $I_{OH}$	Driver			-60	mA
	Receiver			-400	µA
Low-level output current, $I_{OL}$	Driver			60	mA
	Receiver			8	mA
Operating free-air temperature, $T_A$		0		70	°C

NOTE 2: Differential-input/output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.

# SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A - JUNE 1984 - REVISED MAY 1995

## DRIVER SECTION

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT	
$V_{IK}$	Input clamp voltage	$I_I = -18 \text{ mA}$				-1.5	V	
$V_{OH}$	High-level output voltage	$V_{IH} = 2 \text{ V}$ , $I_{OH} = -33 \text{ mA}$	$V_{IL} = 0.8 \text{ V}$ ,		3.7		V	
$V_{OL}$	Low-level output voltage	$V_{IH} = 2 \text{ V}$ , $I_{OH} = 33 \text{ mA}$	$V_{IL} = 0.8 \text{ V}$ ,		1.1		V	
$ V_{OD1} $	Differential output voltage	$I_O = 0$				$2V_{OD2}$	V	
$ V_{OD2} $	Differential output voltage	$R_L = 100 \Omega$ ,	See Figure 1	2	2.7		V	
		$R_L = 54 \Omega$ ,	See Figure 1	1.5	2.4			
$\Delta V_{OD} $	Change in magnitude of differential output voltage‡					$\pm 0.2$	V	
$V_{OC}$	Common-mode output voltage§	$R_L = 54 \Omega$ or $100 \Omega$ ,	See Figure 1			3	V	
$\Delta V_{OC} $	Change in magnitude of common-mode output voltage‡					$\pm 0.2$	V	
$I_O$	Output current	Output disabled, See Note 3		$V_O = 12 \text{ V}$		1	mA	
				$V_O = -7 \text{ V}$		-0.8		
$I_{IH}$	High-level input current	$V_I = 2.4 \text{ V}$				20	$\mu\text{A}$	
$I_{IL}$	Low-level input current	$V_I = 0.4 \text{ V}$				-400	$\mu\text{A}$	
$I_{OS}$	Short-circuit output current	$V_O = -7 \text{ V}$				-250	mA	
		$V_O = V_{CC}$				250		
		$V_O = 12 \text{ V}$				500		
$I_{CC}$	Supply current (total package)	No load		Outputs enabled		35	50	mA
				Outputs disabled		26	40	

† All typical values are at  $V_{CC} = 5 \text{ V}$  and  $T_A = 25^\circ\text{C}$ .

‡  $\Delta|V_{OD}|$  and  $\Delta|V_{OC}|$  are the changes in magnitude of  $V_{OD}$  and  $V_{OC}$  respectively, that occur when the input is changed from a high level to a low level.

§ In ANSI Standard EIA/TIA-422-B,  $V_{OC}$ , which is the average of the two output voltages with respect to GND, is called output offset voltage,  $V_{OS}$ .

NOTE 3: This applies for both power on and off; refer to ANSI Standard EIA/TIA-422-B for exact conditions.

## switching characteristics, $V_{CC} = 5 \text{ V}$ , $T_A = 25^\circ\text{C}$

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
$t_d(\text{OD})$	Differential-output delay time	$R_L = 60 \Omega$ ,	See Figure 3		40	60	ns
$t_t(\text{OD})$	Differential-output transition time				65	95	
$t_{PZH}$	Output enable time to high level	$R_L = 110 \Omega$ ,	See Figure 4		55	90	ns
$t_{PZL}$	Output enable time to low level	$R_L = 110 \Omega$ ,	See Figure 5		30	50	ns
$t_{PHZ}$	Output disable time from high level	$R_L = 110 \Omega$ ,	See Figure 4		85	130	ns
$t_{PLZ}$	Output disable time from low level	$R_L = 110 \Omega$ ,	See Figure 5		20	40	ns



TEXAS  
INSTRUMENTS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

### RECEIVER SECTION

Electrical characteristics over recommended ranges of common-mode input voltage, supply voltage, and operating free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS		MIN	TYP†	MAX	UNIT
$V_{IT+}$	Positive-going input threshold voltage	$V_O = 2.7\text{ V}$ ,	$I_O = -0.4\text{ mA}$			0.2	V
$V_{IT-}$	Negative-going input threshold voltage	$V_O = 0.5\text{ V}$ ,	$I_O = 8\text{ mA}$	-0.2‡			V
$V_{hys}$	Input hysteresis voltage ( $V_{IT+} - V_{IT-}$ )				50		mV
$V_{IK}$	Enable clamp voltage	$I_I = -18\text{ mA}$				-1.5	V
$V_{OH}$	High-level output voltage	$V_{ID} = 200\text{ mV}$ , See Figure 2	$I_{OH} = -400\text{ }\mu\text{A}$ ,	2.7			V
$V_{OL}$	Low-level output voltage	$V_{ID} = -200\text{ mV}$ , See Figure 2	$I_{OL} = 8\text{ mA}$ ,			0.45	V
$I_{OZ}$	High-impedance-state output current	$V_O = 0.4\text{ V to }2.4\text{ V}$				$\pm 20$	$\mu\text{A}$
$I_I$	Line input current	Other input = 0 V, See Note 3	$V_I = 12\text{ V}$ $V_I = -7\text{ V}$			1 -0.8	mA
$I_{IH}$	High-level enable input current	$V_{IH} = 2.7\text{ V}$				20	$\mu\text{A}$
$I_{IL}$	Low-level enable input current	$V_{IL} = 0.4\text{ V}$				-100	$\mu\text{A}$
$r_i$	Input resistance			12			k $\Omega$
$I_{OS}$	Short-circuit output current			-15		-85	mA
$I_{CC}$	Supply current (total package)	No load	Outputs enabled Outputs disabled		35 26	50 40	mA

† All typical values are at  $V_{CC} = 5\text{ V}$ ,  $T_A = 25^\circ\text{C}$ .

‡ The algebraic convention, in which the less-positive (more-negative) limit is designated minimum, is used in this data sheet for common-mode input voltage and threshold voltage levels only.

NOTE 3: This applies for both power on and power off. Refer to ANSI Standard EIA/TIA-422-B for exact conditions.

### switching characteristics, $V_{CC} = 5\text{ V}$ , $C_L = 15\text{ pF}$ , $T_A = 25^\circ\text{C}$

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
$t_{PLH}$	Propagation delay time, low-to-high-level output	$V_{ID} = -1.5\text{ V to }1.5\text{ V}$ ,	See Figure 6		21	35	ns
$t_{PHL}$	Propagation delay time, high-to-low-level output				23	35	ns
$t_{PZH}$	Output enable time to high level	See Figure 7			10	30	ns
$t_{PZL}$	Output enable time to low level				12	30	ns
$t_{PHZ}$	Output disable time from high level	See Figure 7			20	35	ns
$t_{PLZ}$	Output disable time from low level				17	25	ns

# SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A - JUNE 1984 - REVISED MAY 1995

## PARAMETER MEASUREMENT INFORMATION

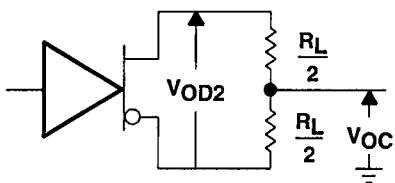


Figure 1. Driver  $V_{OD}$  and  $V_{OC}$

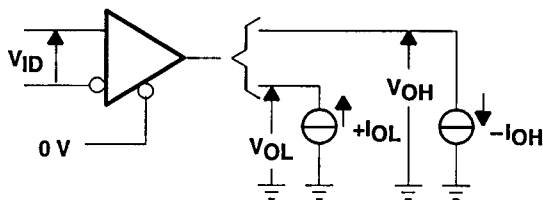
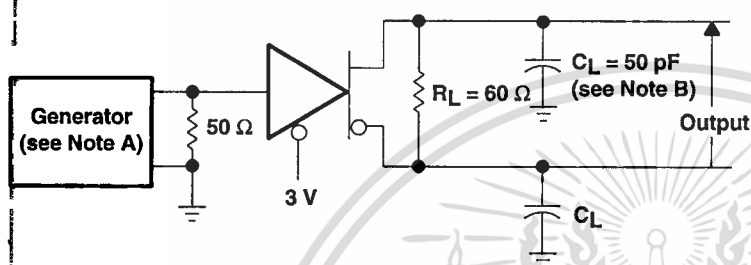
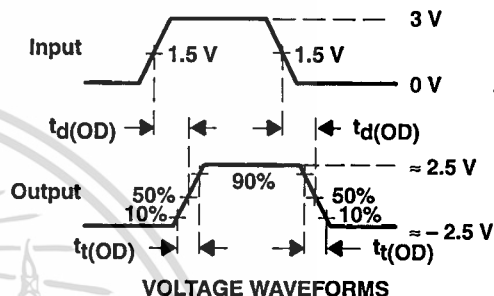


Figure 2. Receiver  $V_{OH}$  and  $V_{OL}$

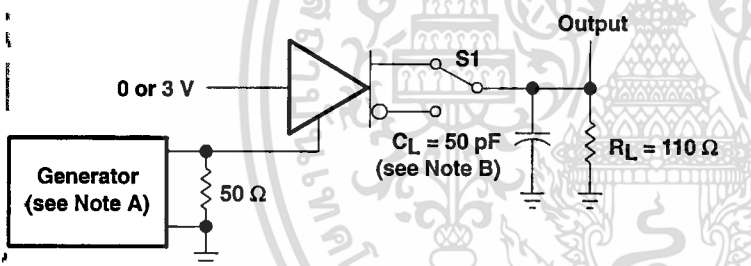


TEST CIRCUIT

Figure 3. Driver Test Circuit and Voltage Waveforms

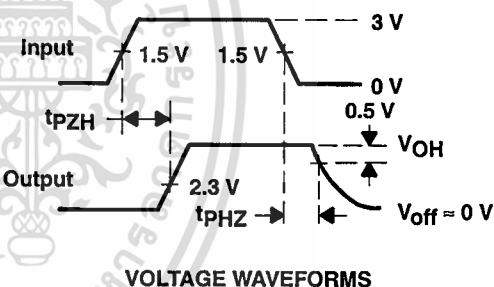


VOLTAGE WAVEFORMS

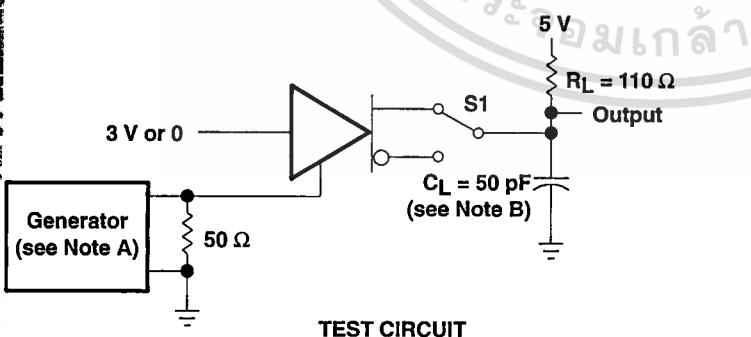


TEST CIRCUIT

Figure 4. Driver Test Circuit and Voltage Waveforms

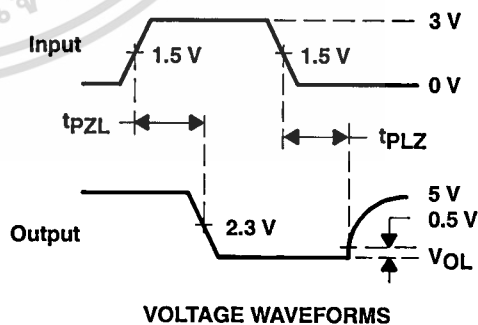


VOLTAGE WAVEFORMS



TEST CIRCUIT

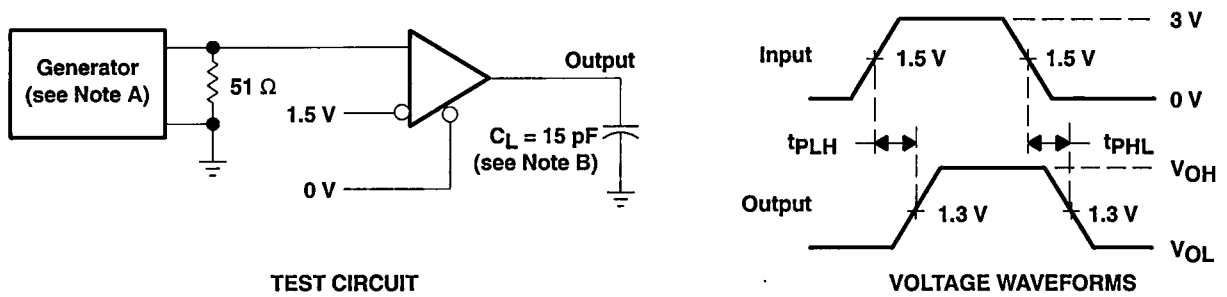
Figure 5. Driver Test Circuit and Voltage Waveforms



VOLTAGE WAVEFORMS

NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle,  $t_r \leq 6$  ns,  $t_f \leq 6$  ns,  $Z_0 = 50 \Omega$ .  
B.  $C_L$  includes probe and jig capacitance.

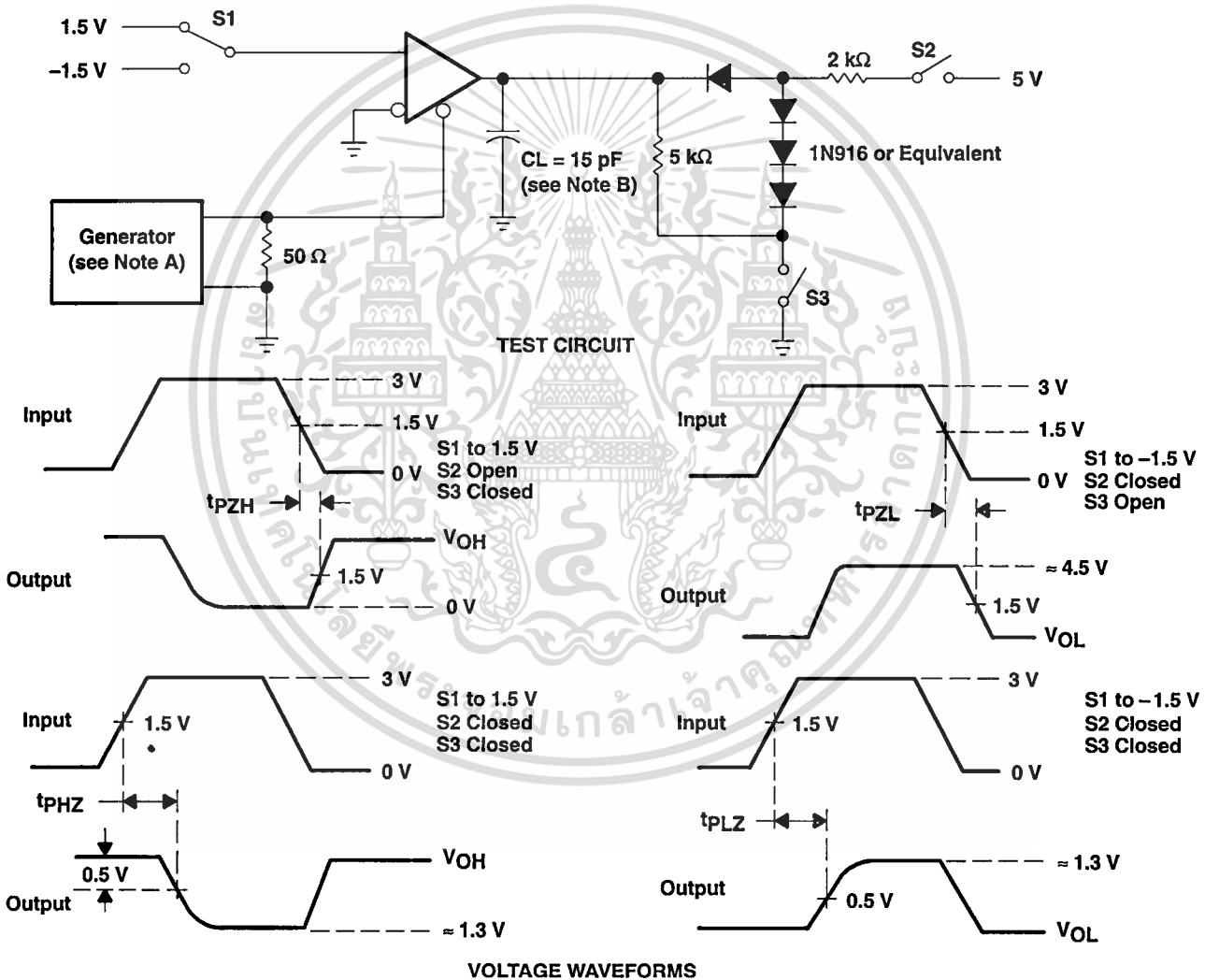
PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT

VOLTAGE WAVEFORMS

Figure 6. Receiver Test Circuit and Voltage Waveforms



TEST CIRCUIT

VOLTAGE WAVEFORMS

Figure 7. Receiver Test Circuit and Voltage Waveforms

NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle,  $t_r \leq 6$  ns,  $t_f \leq 6$  ns,  $Z_0 = 50 \Omega$ .  
B.  $C_L$  includes probe and jig capacitance.

# SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A - JUNE 1984 - REVISED MAY 1995

## TYPICAL CHARACTERISTICS

DRIVER  
HIGH-LEVEL OUTPUT VOLTAGE  
vs  
HIGH-LEVEL OUTPUT CURRENT

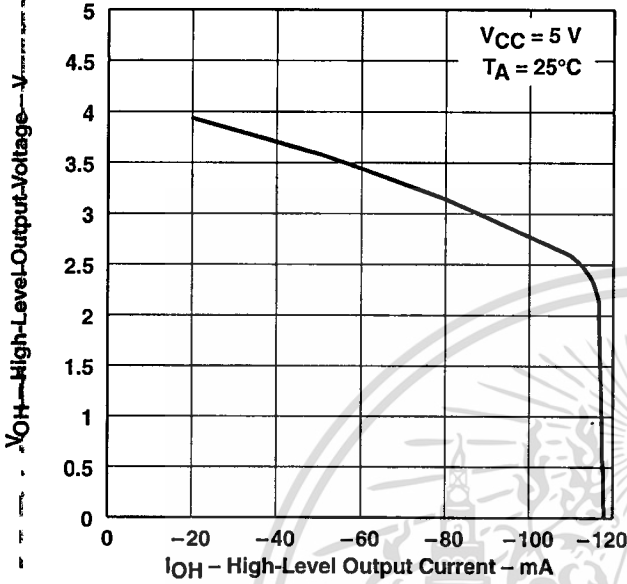


Figure 8

DRIVER  
LOW-LEVEL OUTPUT VOLTAGE  
vs  
LOW-LEVEL OUTPUT CURRENT

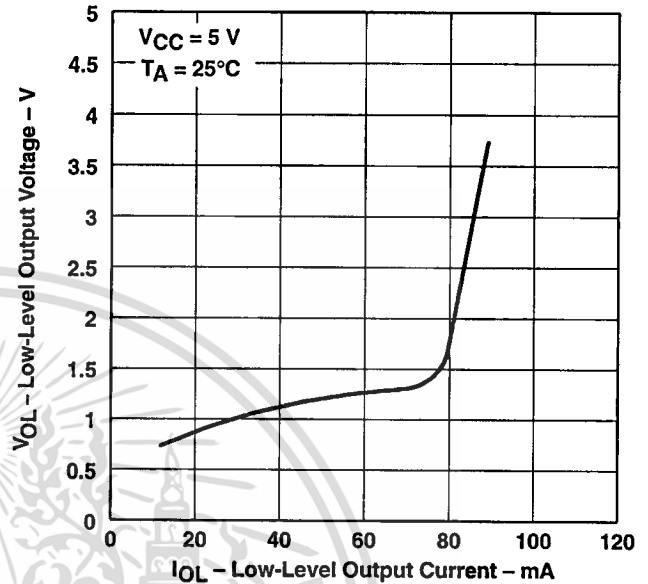


Figure 9

DRIVER  
DIFFERENTIAL OUTPUT VOLTAGE  
vs  
OUTPUT CURRENT

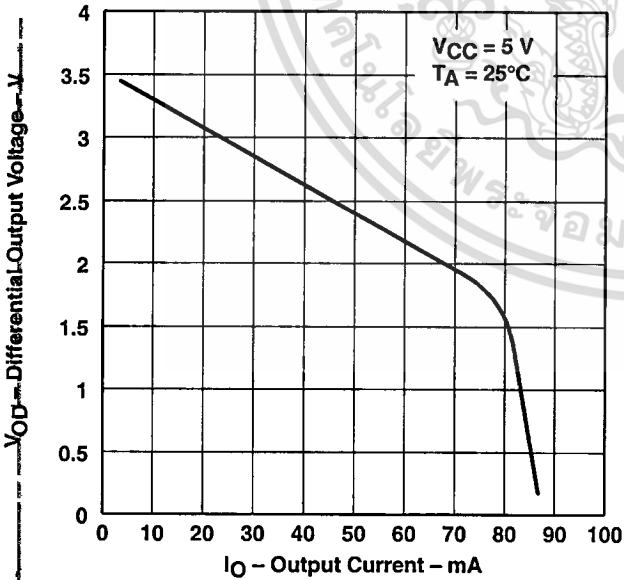


Figure 10

RECEIVER  
LOW-LEVEL OUTPUT VOLTAGE  
vs  
LOW-LEVEL OUTPUT CURRENT

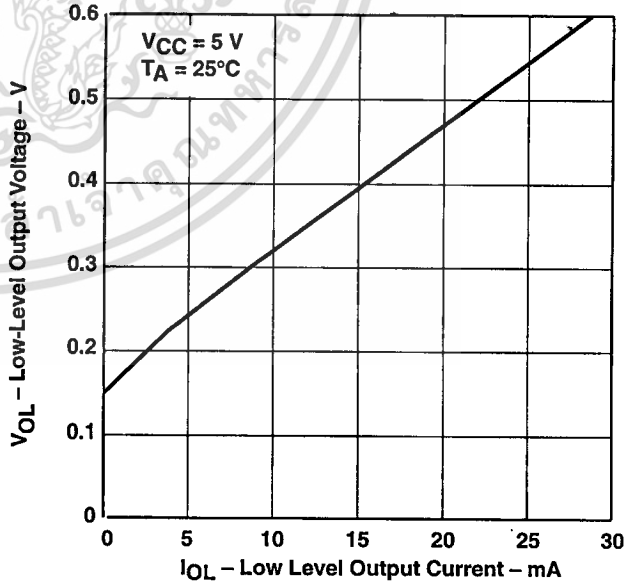


Figure 11

TYPICAL CHARACTERISTICS

RECEIVER  
LOW-LEVEL OUTPUT VOLTAGE  
vs  
FREE-AIR TEMPERATURE

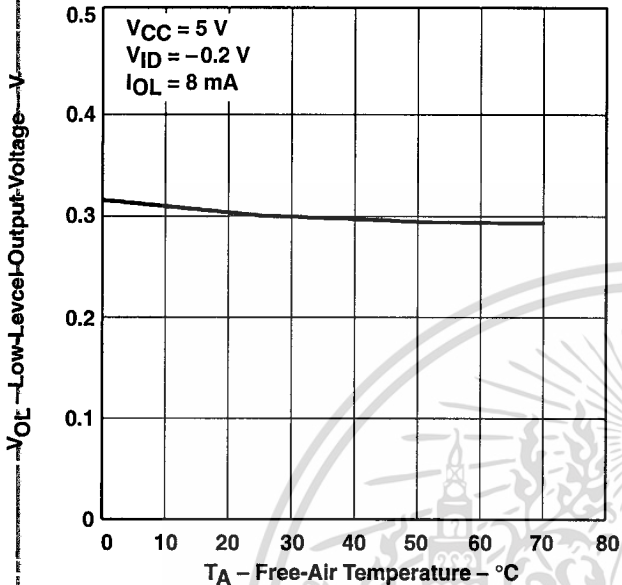


Figure 12

RECEIVER  
OUTPUT VOLTAGE  
vs  
ENABLE VOLTAGE

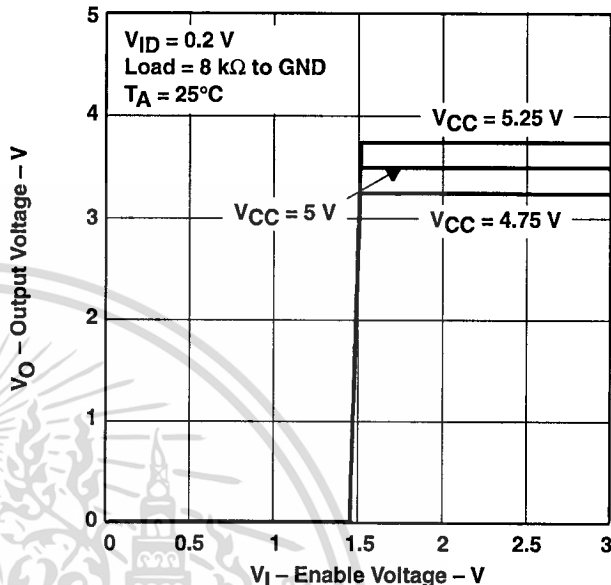


Figure 13

RECEIVER  
OUTPUT VOLTAGE  
vs  
ENABLE VOLTAGE

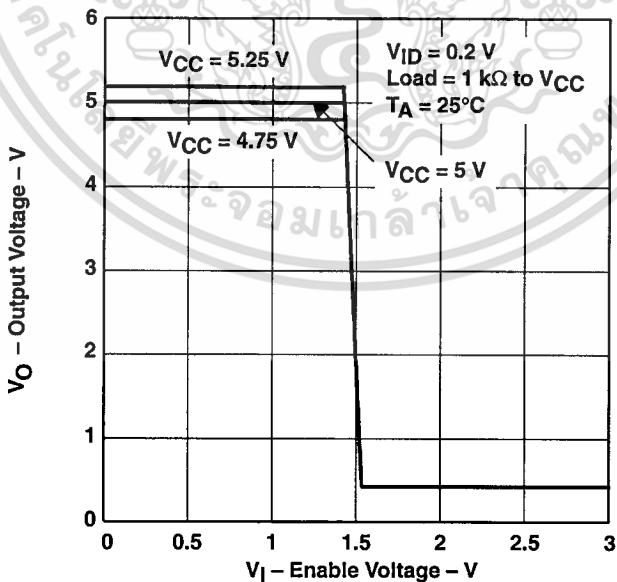


Figure 14

# SN75176A DIFFERENTIAL BUS TRANSCEIVER

SLLS100A – JUNE 1984 – REVISED MAY 1995

## APPLICATION INFORMATION

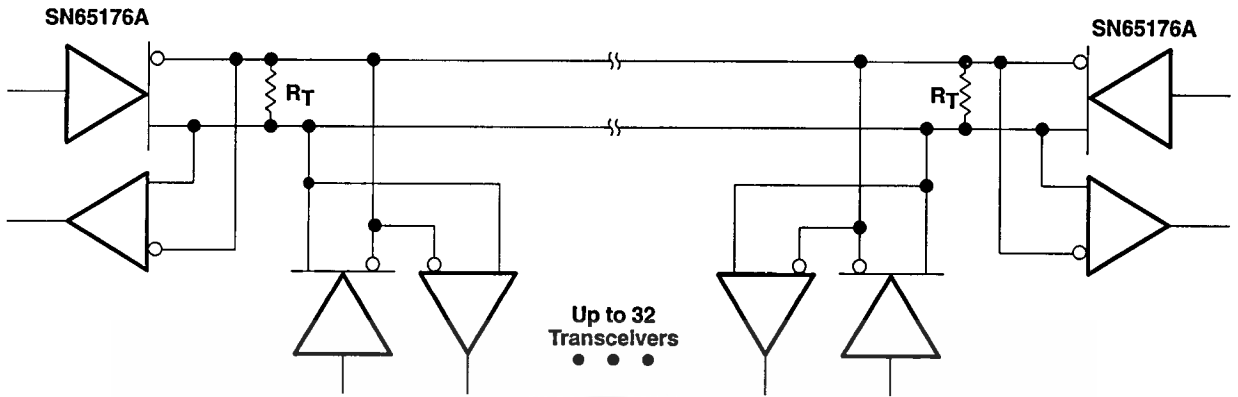
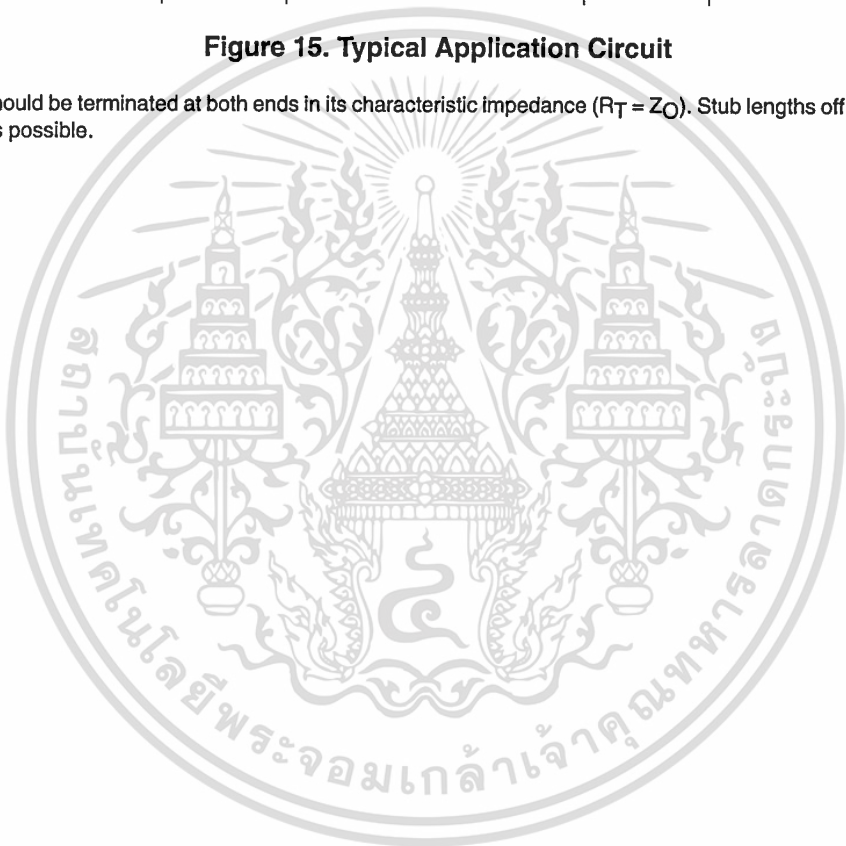


Figure 15. Typical Application Circuit

NOTE A: The line should be terminated at both ends in its characteristic impedance ( $R_T = Z_0$ ). Stub lengths off the main line should be kept as short as possible.



## IMPORTANT NOTICE

Texas Instruments (TI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

TI warrants performance of its semiconductor products and related software to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Certain applications using semiconductor products may involve potential risks of death, personal injury, or severe property or environmental damage ("Critical Applications").

**TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS.**

Inclusion of TI products in such applications is understood to be fully at the risk of the customer. Use of TI products in such applications requires the written approval of an appropriate TI officer. Questions concerning potential risk applications should be directed to TI through a local SC sales office.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards should be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor does TI warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.

Copyright © 1995, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Features**

- Compatible with MCS-51™ Products
- 2 Kbytes of Reprogrammable Flash Memory  
Endurance: 1,000 Write/Erase Cycles
- 2.7 V to 6 V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Two-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 15 Programmable I/O Lines
- Two, 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial UART Channel
- Direct LED Drive Outputs
- On-Chip Analog Comparator
- Low Power Idle and Power Down Modes

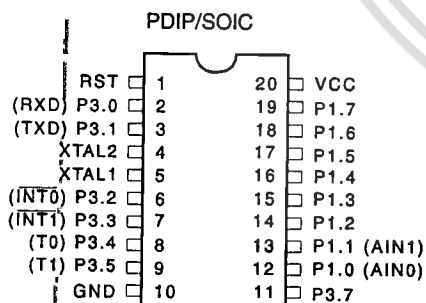
**8-Bit  
Microcontroller  
with 2 Kbytes  
Flash**

**Description**

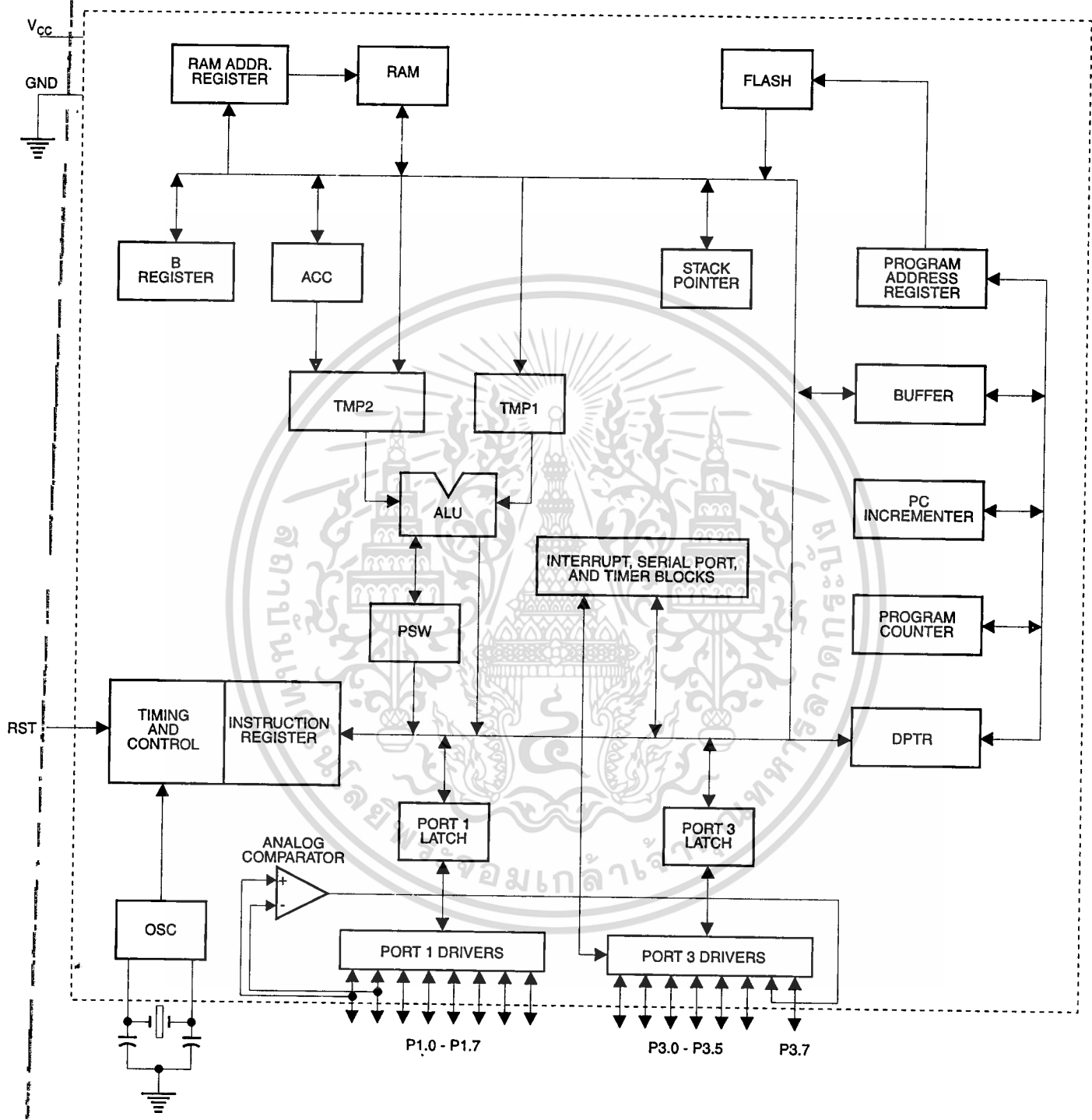
The AT89C2051 is a low-voltage, high-performance CMOS 8-bit microcomputer with 2 Kbytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C2051 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89C2051 provides the following standard features: 2 Kbytes of Flash, 128 bytes of RAM, 15 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, a precision analog comparator, on-chip oscillator and clock circuitry. In addition, the AT89C2051 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

**Pin Configuration**



# Block Diagram



## AT89C2051

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ AT&MEL. การใช้งานเอกสารนี้ต้องปฏิบัติตามเงื่อนไขการใช้งานของ AT&MEL. ไม่ว่าการมีได้ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Pin Description

**V<sub>CC</sub>**  
Supply voltage.

**GND**  
Ground.

**Port 1**  
Port 1 is an 8-bit bidirectional I/O port. Port pins P1.2 to P1.7 provide internal pullups. P1.0 and P1.1 require external pullups. P1.0 and P1.1 also serve as the positive input (AIN0) and the negative input (AIN1), respectively, of the on-chip precision analog comparator. The Port 1 output buffers can sink 20 mA and can drive LED displays directly. When 1s are written to Port 1 pins, they can be used as inputs. When pins P1.2 to P1.7 are used as inputs and are externally pulled low, they will source current (I<sub>IL</sub>) because of the internal pullups.

Port 1 also receives code data during Flash programming and program verification.

**Port 3**  
Port 3 pins P3.0 to P3.5, P3.7 are seven bidirectional I/O pins with internal pullups. P3.6 is hard-wired as an input to the output of the on-chip comparator and is not accessible as a general purpose I/O pin. The Port 3 output buffers can sink 20 mA. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I<sub>IL</sub>) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C2051 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)

Port 3 also receives some control signals for Flash programming and programming verification.

**RST**  
Reset input. All I/O pins are reset to 1s as soon as RST goes high. Holding the RST pin high for two machine cycles while the oscillator is running resets the device.

Each machine cycle takes 12 oscillator or clock cycles.

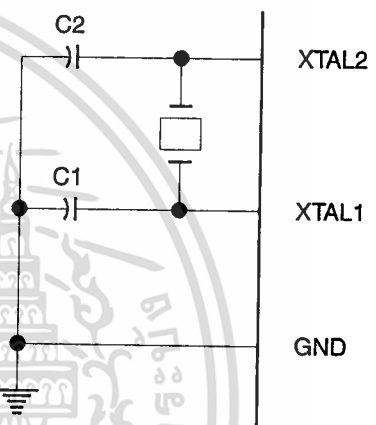
**XTAL1**  
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

**XTAL2**  
Output from the inverting oscillator amplifier.

## Oscillator Characteristics

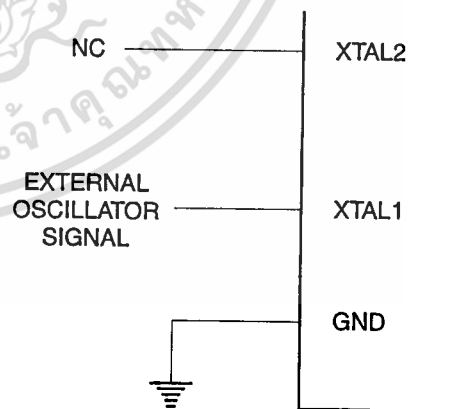
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF ± 10 pF for Crystals  
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



## Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in the table below.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return

random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

**Table 1:** AT89C2051 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XXX00000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0XX00000							0AFH
0A0H								0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H		SP 0000111	DPL 00000000	DPH 00000000			PCON 0XXX0000	87H

## Restrictions on Certain Instructions

The AT89C2051 and is an economical and cost-effective member of Atmel's growing family of microcontrollers. It contains 2 Kbytes of flash program memory. It is fully compatible with the MCS-51 architecture, and can be programmed using the MCS-51 instruction set. However, there are a few considerations one must keep in mind when utilizing certain instructions to program this device.

All the instructions related to jumping or branching should be restricted such that the destination address falls within the physical program memory space of the device, which is 2K for the AT89C2051. This should be the responsibility of the software programmer. For example, LJMP 7E0H would be a valid instruction for the AT89C2051 (with 2K of memory), whereas LJMP 900H would not.

### 1. Branching instructions:

LCALL, LJMP, ACALL, AJMP, SJMP, JMP @A+DPTR

These unconditional branching instructions will execute correctly as long as the programmer keeps in mind that the destination branching address must fall within the physical boundaries of the program memory size (locations 00H to 7FFH for the 89C2051). Violating the physical space limits may cause unknown program behavior.

CJNE [...], DJNZ [...], JB, JNB, JC, JNC, JBC, JZ, JNZ  
With these conditional branching instructions the same rule above applies. Again, violating the memory boundaries may cause erratic execution.

For applications involving interrupts the normal interrupt service routine address locations of the 80C51 family architecture have been preserved.

### 2. MOVX-related instructions, Data Memory:

The AT89C2051 contains 128 bytes of internal data memory. Thus, in the AT89C2051 the stack depth is limited to 128 bytes, the amount of available RAM. External DATA memory access is not supported in this device, nor is external PROGRAM memory execution. Therefore, no MOVX [...] instructions should be included in the program.

A typical 80C51 assembler will still assemble instructions, even if they are written in violation of the restrictions mentioned above. It is the responsibility of the controller user to know the physical features and limitations of the device being used and adjust the instructions used correspondingly.

## Program Memory Lock Bits

On the chip are two lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

### Lock Bit Protection Modes<sup>(1)</sup>

Program Lock Bits	Protection Type		
	LB1	LB2	
1	U	U	No program lock features.
2	P	U	Further programming of the Flash is disabled.
3	P	P	Same as mode 2, also verify is disabled.

Note: 1. The Lock Bits can only be erased with the Chip Erase operation

## Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

## Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated! The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before Vcc is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

## Programming The Flash

The AT89C2051 is shipped with the 2 Kbytes of on-chip PEROM code memory array in the erased state (i.e., contents = FFH) and ready to be programmed. The code memory array is programmed one byte at a time. *Once the array is programmed, to re-program any non-blank byte, the entire memory array needs to be erased electrically.*

**Internal Address Counter:** The AT89C2051 contains an internal PEROM address counter which is always reset to 000H on the rising edge of RST and is advanced by applying a positive going pulse to pin XTAL1.

**Programming Algorithm:** To program the AT89C2051, the following sequence is recommended.

1. Power-up sequence:  
Apply power between Vcc and GND pins  
Set RST and XTAL1 to GND  
With all other pins floating, wait for greater than 10 milliseconds
2. Set pin RST to 'H'  
Set pin P3.2 to 'H'
3. Apply the appropriate combination of 'H' or 'L' logic levels to pins P3.3, P3.4, P3.5, P3.7 to select one of the programming operations shown in the PEROM Programming Modes table.

To Program and Verify the Array:

4. Apply data for Code byte at location 000H to P1.0 to P1.7.
5. Raise RST to 12V to enable programming.
6. Pulse P3.2 once to program a byte in the PEROM array or the lock bits. The byte-write cycle is self-timed and typically takes 1.2 ms.
7. To verify the programmed data, lower RST from 12V to logic 'H' level and set pins P3.3 to P3.7 to the appropriate levels. Output data can be read at the port P1 pins.
8. To program a byte at the next address location, pulse XTAL1 pin once to advance the internal address counter. Apply new data to the port P1 pins.
9. Repeat steps 5 through 8, changing data and advancing the address counter for the entire 2 Kbytes array or until the end of the object file is reached.
10. Power-off sequence:  
set XTAL1 to 'L'  
set RST to 'L'  
Float all other I/O pins  
Turn Vcc power off

**Data Polling:** The AT89C2051 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P1.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

**Ready/Busy:** The Progress of byte programming can also be monitored by the RDY/BSY output signal. Pin P3.1 is pulled low after P3.2 goes High during programming to indicate BUSY. P3.1 is pulled High again when programming is done to indicate READY.

**Program Verify:** If lock bits LB1 and LB2 have not been programmed code data can be read back via the data lines for verification:

1. Reset the internal address counter to 000H by bringing RST from 'L' to 'H'.
2. Apply the appropriate control signals for Read Code data and read the output data at the port P1 pins.
3. Pulse pin XTAL1 once to advance the internal address counter.
4. Read the next code data byte at the port P1 pins.
5. Repeat steps 3 and 4 until the entire array is read.

The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

**Chip Erase:** The entire PEROM array (2 Kbytes) and the two Lock Bits are erased electrically by using the proper combination of control signals and by holding P3.2 low for 10 ms. The code array is written with all "1"s in the Chip Erase operation and must be executed before any non-blank memory byte can be re-programmed.

**Reading the Signature Bytes:** The signature bytes are read by the same procedure as a normal verification of locations 000H, 001H, and 002H, except that P3.5 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel  
(001H) = 21H indicates 89C2051

## Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

## Flash Programming Modes

Mode		RST	P3.2/ PROG	P3.3	P3.4	P3.5	P3.7
Write Code Data <sup>(1,3)</sup>		12V		L	H	H	H
Read Code Data <sup>(1)</sup>		H	H	L	L	H	H
Write Lock	Bit - 1	12V		H	H	H	
	Bit - 2	12V		H	H	L	L
Chip Erase		12V	<sup>(2)</sup>	H	L	L	L
Read Signature Byte		H	H	L	L	L	

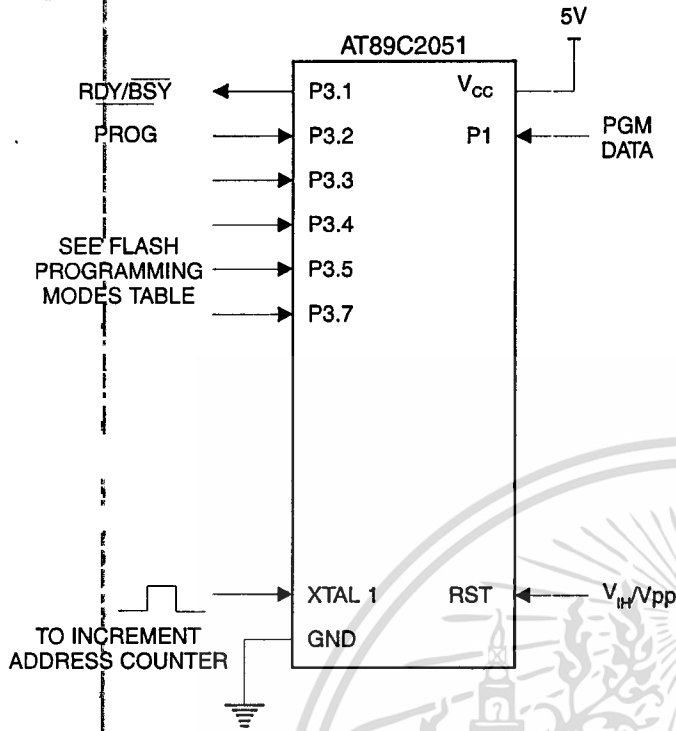
Notes: 1. The internal PEROM address counter is reset to 000H on the rising edge of RST and is advanced by a positive pulse at XTAL1 pin.

2. Chip Erase requires a 10 ms PROG pulse.

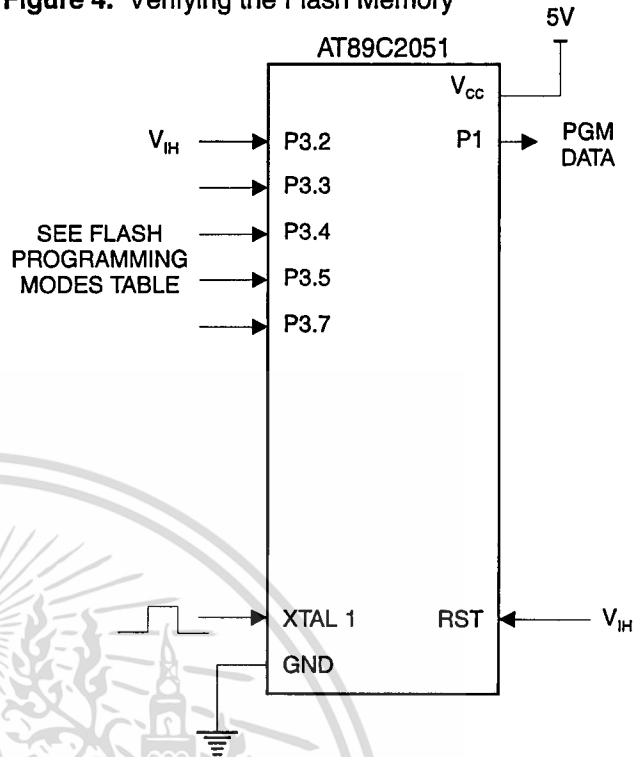
3. P3.1 is pulled Low during programming to indicate RDY/BSY.



**Figure 3. Programming the Flash Memory**



**Figure 4. Verifying the Flash Memory**



## Flash Programming and Verification Characteristics

$T_A = 21^\circ\text{C}$  to  $27^\circ\text{C}$ ,  $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
$V_{PP}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}$	Programming Enable Current		250	$\mu\text{A}$
$t_{DVGL}$	Data Setup to $\overline{\text{PROG}}$ Low	1.0		$\mu\text{s}$
$t_{GHDX}$	Data Hold After $\overline{\text{PROG}}$	1.0		$\mu\text{s}$
$t_{EHSH}$	P3.4 ( $\overline{\text{ENABLE}}$ ) High to $V_{PP}$	1.0		$\mu\text{s}$
$t_{SHGL}$	$V_{PP}$ Setup to $\overline{\text{PROG}}$ Low	10		$\mu\text{s}$
$t_{GHSL}$	$V_{PP}$ Hold After $\overline{\text{PROG}}$	10		$\mu\text{s}$
$t_{GLGH}$	$\overline{\text{PROG}}$ Width	1	110	$\mu\text{s}$
$t_{ELQV}$	$\overline{\text{ENABLE}}$ Low to Data Valid		1.0	$\mu\text{s}$
$t_{EHQZ}$	Data Float After $\overline{\text{ENABLE}}$	0	1.0	$\mu\text{s}$
$t_{GHBL}$	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		50	ns
$t_{WC}$	Byte Write Cycle Time		2.0	ms
$t_{BHIH}$	$\overline{\text{RDY/BSY}}$ to Increment Clock Delay	1.0		$\mu\text{s}$
$t_{IHIL}$	Increment Clock High	200		ns

Note: 1. Only used in 12-volt programming mode.

## หนังสืออ้างอิง

- [1] Harold C. Folts, "EIA Standard," Compilation of Open Systems Standards, New York: Mc Graw-Hill, Edition IV, pp. 1662-1679, 1990.
- [2] Ken Sherman, Data Communications a User's Guide, Reston Book, 3<sup>rd</sup> Edition, 1984.
- [3] ผศ. สมยศ จุณณะปิยะ, การใช้งานไมโครคอนโทรลเลอร์ ตระกูล MCS-51, กรุงเทพฯ: คณะวิศวกรรมศาสตร์ สจล., 2537.
- [4] สุนทร วิฑูรพจน์, ไมโครคอนโทรลเลอร์ ตระกูล MCS-51, กรุงเทพฯ: บริษัท ซีอีดียูเคชั่น จำกัด (มหาชน), 2537.

