โมเด็ม

MODEM

โดย

นางสาวปิยกานต์ พรหมศิลป์
นางสาวปิยะลักษณ์ จิตต์จำนงค์

น/กพ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

โมเด็ม

MODEM

โดย

นางสาวปิยกานต์ พรหมศิลป์ 37014259

นางสาวปิยะลักษณ์ จิตต์จำนงค์ 37014262

อาจารย์ที่ปรึกษา

รศ.ดร. ปราโมทย์ วาดเขียน

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

ปริญญานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง โมเด็ม

MODEM

ผู้จัดทำ

1.นางสาวปิยกานต์ พรหมศิลป์ 37014259

2.นางสาวปิยะลักษณ์ จิตต์จำนงค์ 37014262

ปราโมทย์ วาดเขียน อาจารย์ที่ปรึกษา

(รศ.ดร. ปราโมทย์ วาดเขียน)

โมเด็ม

MODEM

โดย นางสาวปิยกานต์ พรหมศิลป์ 37014259
นางสาวปิยะลักษณ์ จิตต์จำนงค์ 37014262

อาจารย์ที่ปรึกษา รศ.ดร. ปราโมทย์ วาดเขียน

บทคัดย่อ

โครงงานนี้เป็นการสร้างอุปกรณ์โมเด็มโดยใช้เทคนิกการมอดูเลตแบบ FSK และ ASK โดยแปลงสัญญาณ FSK และ ASK เป็นสัญญาณดิจิตอลแล้วจัดเก็บลงไปใน ROM เมื่อต้องการส่งข้อมูล ข้อมูลจะถูกนำไปคัดเลือกสัญญาณที่อยู่ใน ROM ที่เราจัดเก็บไว้แล้วแปลงสัญญาณดิจิตอลเป็นอนาล็อกเพื่อส่งผ่านไปยังปลายทาง

ABSTRACT

This project concerns about Modem Synthesizer by using FSK and ASK modulation technique by transfering FSK and ASK signal into digital signal that is stored in ROM .When we want to convert data , it will be selected as signal stored in ROM and transform a digital data signal back into analog signal and transmit to the receiver.

สารบัญ

สารบัญรูปภาพ

ภาคผนวกที่

สารบัญตาราง

บทที่1
บทนำ

ความจำเป็นสำหรับสังคมมนุษย์ในปัจจุบัน อีกอย่างหนึ่งคือ การติดต่อสื่อสารระหว่างกัน ในระยะแรกเริ่ม ความจำเป็นในการติดต่อสื่อสารกันของมนุษย์จำกัดอยู่ในวงแคบๆ แต่ต่อมาเมื่อมนุษย์เราเจริญขึ้นก็เกิดความต้องการที่จะติดต่อกันในวงกว้างขึ้น ทั้งต้องการติดต่อกันให้ได้อย่างรวดเร็ว ในระยะทางไกลๆ ในเวลาอันรวดเร็ว ในสังคมปัจจุบันเราสามารถรับรู้ข่าวสารข้อมูลและเหตุการณ์ที่เกิดขึ้นในอีกซีกโลกหนึ่งได้อย่างรวดเร็ว เพราะเรามีระบบสื่อสารโทรคมนาคมที่มีขอบข่ายครอบคลุมส่วนต่างๆของโลกเกือบทั้งหมด จึงเป็นที่ยอมรับกันโดยทั่วไปว่า ระบบสื่อสารโทรคมนาคมในยุคใหม่นี้เป็นปัจจัยที่ทำให้โลกเราก้าวเข้าไปสู่ยุคโลกาภิวัตน์

ในอดีตการติดต่อสื่อสารในระยะทางไกลๆ อาจใช้สัญญาณต่างๆ เช่นควันไฟหรือกระจกสะท้อน แต่เมื่อมนุษย์มีการพัฒนาในด้านต่างๆมากขึ้น การติดต่อสื่อสารจึงกลายเป็นเรื่องจำเป็น ทำให้มีการพัฒนาการสื่อสารมาจนถึงปัจจุบัน การสื่อสารด้วยสัญญาณไฟฟ้าได้เริ่มมาครึ่งศตวรรษแล้ว เริ่มต้นเป็นครั้งแรกเมื่อมอร์ส (F.B.Morse) ได้ทำการส่งสัญญาณโทรเลขในรูปสัญญาณไฟฟ้า เป็นผลสำเร็จเมื่อปี พ.ศ. 2381 ความสำเร็จของมอร์สนั้นนับเป็นการเปิดศักราชใหม่ของการสื่อสารรูปแบบการสื่อสารด้วยไฟฟ้าซึ่งให้ความสะดวกรวดเร็ว เมื่อเทียบกับการสื่อสารแบบอื่นๆอีกมาก ในช่วง150ปีที่ผ่านมาการสื่อสารด้วยไฟฟ้าได้พัฒนากว้างไกลมาก และได้เข้ามามีบทบาทในชีวิตประจำวันมากขึ้นตามลำดับ อาจกล่าวได้ว่า การสื่อสารด้วยไฟฟ้าเป็นระบบการสื่อสารโทรคมนาคมที่มีบทบาทสูงสุดในปัจจุบัน และนับวันก็เพิ่มความสำคัญมากขึ้น

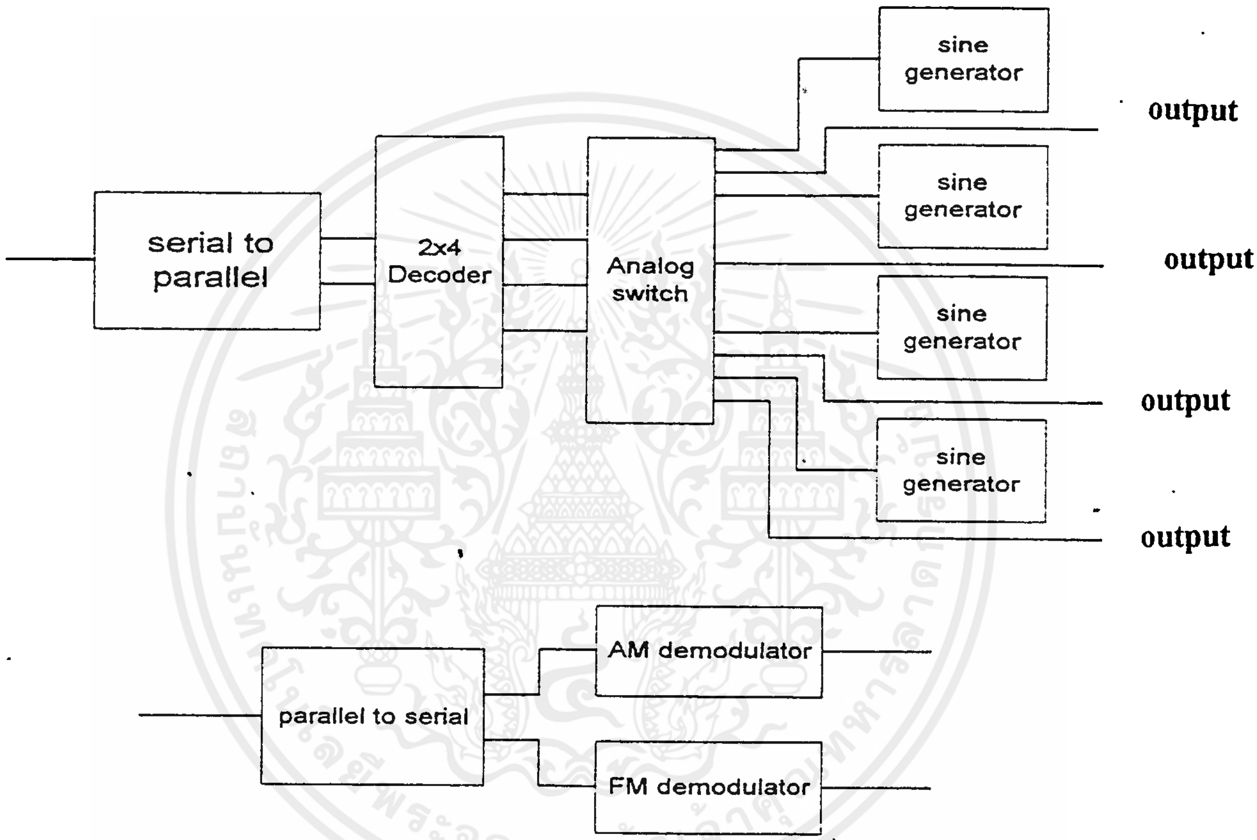
ในช่วงระยะปี ค.ศ.1970 ได้เกิดการเคลื่อนไหวที่จะนำระบบคอมพิวเตอร์กับระบบสื่อสารให้สามารถทำงานร่วมกันได้ มีการตื่นตัวของบริษัทคอมพิวเตอร์และบริษัทการสื่อสารชั้นนำที่จะรวมเทคโนโลยีที่มีศักยภาพทั้งสองสาขาดังกล่าวนั้นเข้าด้วยกัน โมเด็ม เป็นอุปกรณ์ที่ทำหน้าที่เชื่อมระบบคอมพิวเตอร์เข้ากับระบบโทรศัพท์เปรียบเทียบได้ว่าเป็นชิ้นส่วนหนึ่งของอุปกรณ์คอมพิวเตอร์ ซึ่งทำหน้าที่แปลงข้อมูลที่ได้จากเครื่องคอมพิวเตอร์ไปเป็นสัญญาณไฟฟ้ารูปแบบหนึ่งซึ่งสามารถส่งผ่านไปบนสายโทรศัพท์ทั่วไปได้ โดยที่ปลายอีกด้านหนึ่งของสายโทรศัพท์จะมีโมเด็มอีกตัวที่คอมพิวเตอร์ใช้อยู่ ด้วยวิธีการนี้เราทำให้การสื่อสารในโลกคอมพิวเตอร์ปัจจุบัน ได้ขยายไปอย่างกว้างขวาง

โครงงานนี้เป็นการทดลองสร้างโมเด็ม ซึ่งปกติโมเด็มโดยทั่วไปจะทำการเข้ารหัสโดยการมอดูเลท โดยใช้วงจรอิเล็กทรอนิกส์ แต่ในโครงงานนี้ได้ทำการจัดเก็บสัญญาณที่ถูกมอดูเลทแบบแอมปลิจูด มอดูเลชัน (ASK) และฟรีเควนซีมอดูเลชัน (FSK) ในรูปของสัญญาณดิจิตอลแล้วจัดเก็บลงไปใน ROMเมื่อต้องการส่งข้อมูล ข้อมูลจะถูกนำไปคัดเลือกสัญญาณที่อยู่ใน ROM แล้วแปลงสัญญาณดิจิตอลเป็นอนาล็อก แล้วส่งผ่านไปยังปลายทางที่ปลายทางด้านรับ จะทำการถอดรหัสสัญญาณที่ได้รับโดยใช้วงจร ฟูลเวฟ ดีเทคเตอร์ ถอดรหัสสัญญาณแบบแอมปลิจูดมอดูเลชัน (Amplitude Modulation) สำหรับวงจรฟรีเควนซีมอดูเลชัน (Frequency Modulation) นั้นใช้ ไอซี XR-2211 ในการถอดรหัส

บทที่ 2
ทฤษฎีและหลักการ

2.1 โมเด็ม

โมเด็มประกอบไปด้วยวงจรหลักคือ

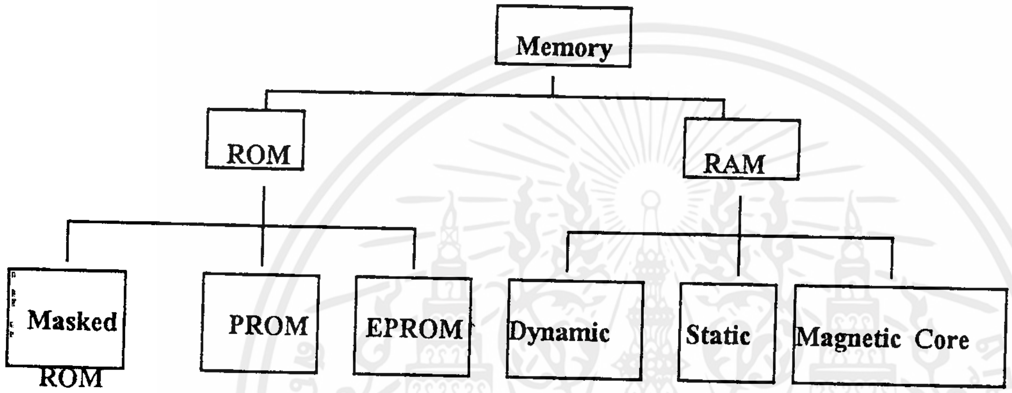


รูปที่2.1 แสดงบล็อกไดอะแกรมของโมเด็ม

หลักการทำงานคือ ทำการรับข้อมูลจากพอร์ตอนุกรมของคอมพิวเตอร์มาแล้วแปลงบิทจากอนุกรมเป็นขนาน 2 บิท เพื่อนำสัญญาณข้อมูล 2 บิทนี้ไปคัดเลือกสัญญาณไซน์ที่จัดเก็บไว้ในอีพรอม เป็นสัญญาณไซน์มอดูเลท ส่งผ่านไปในสายโทรศัพท์ ทางภาครับจะนำสัญญาณไซน์ที่รับได้นี้ไปผ่านวงจร AM Demodulation กับ FM Demodulation จะได้ข้อมูลออกมาเป็นขนาน 2 บิทแล้วจึงทำการแปลงข้อมูลจากขนาน 2 บิท เป็นอนุกรม ส่งให้คอมพิวเตอร์ต่อไป

2.2 หน่วยความจำ

หน่วยความจำจะเป็นที่เก็บข้อมูล หน่วยความจำ 1 เซลจะเก็บข้อมูลเลขฐานสองขนาด 1 บิท (Bit) ข้อมูลจำนวนหลาย ๆ บิทที่ แน่นอนจำนวนหนึ่งเรียกว่า เวิร์ด (Word) จะต้องใช้หน่วยความจำหลาย ๆ เซลมาประกอบกันมาเก็บเอาไว้ ดังนั้นขนาดของหน่วยความจำจะวัดได้เป็นจำนวนบิท หรือจำนวนไบท์ (Byte) โดย 1 ไบท์จะเท่ากับ 8 บิท



รูปที่2.2 แสดงโครงสร้างของตระกูลหน่วยความจำ

หน่วยความจำจะอยู่ในรูปของไอซี (IC) ซึ่งสามารถแบ่งออกได้ตามลักษณะของโครงสร้าง ดังรูปที่ 2.2 การสร้างหน่วยความจำจะแบ่งได้ 2 ชนิด คือ

1. รอม (ROM : Read Only Memory) เป็นหน่วยความจำที่เก็บข้อมูลอย่างถาวร แม้จะไม่มีไฟเลี้ยงก็ตาม โดยปกติแล้วรอมจะถูกโปรแกรมข้อมูลมาจากโรงงานที่เราเรียกว่า มาร์ครอม (Marked Rom) แต่ก็มีรอมที่สามารถนำมาโปรแกรมได้ครั้งเดียวเท่านั้น ดังนั้นจึงมีรอมแบบที่เรียกว่า อีพรอม (EPROM : Erasable Programable Rom) ซึ่งสามารถโปรแกรมข้อมูลลงบนตัวอีพรอมได้เอง ในการลบข้อมูลก็ใช้แสงอุลตราไวโอเลต

2. แรม (RAM : Random Access Memory) จะสามารถเก็บข้อมูลไว้ได้ขณะที่มีไฟเลี้ยงอยู่เท่านั้น หน่วยความจำแบบนี้แบ่งเป็น 2 ชนิดคือ

2.1 แบบสแตติค (Static)

2.2 แบบไดนามิค (Dynamic) ซึ่งจะมีขนาดเล็กกว่า

ส่วนหน่วยความจำแบบแมกเนติกคอร์(Magnetic Core Memory) การเก็บข้อมูลโดยใช้อำนาจแม่เหล็ก ข้อมูลจะคงอยู่เมื่อไม่มีไฟเลี้ยงเหมือนกับรอม แต่ก็สามารถที่จะเขียนข้อมูลลงไปใหม่ได้เหมือนกับแรม

2.2.1 คุณสมบัติในการลบข้อมูลอีพรอม

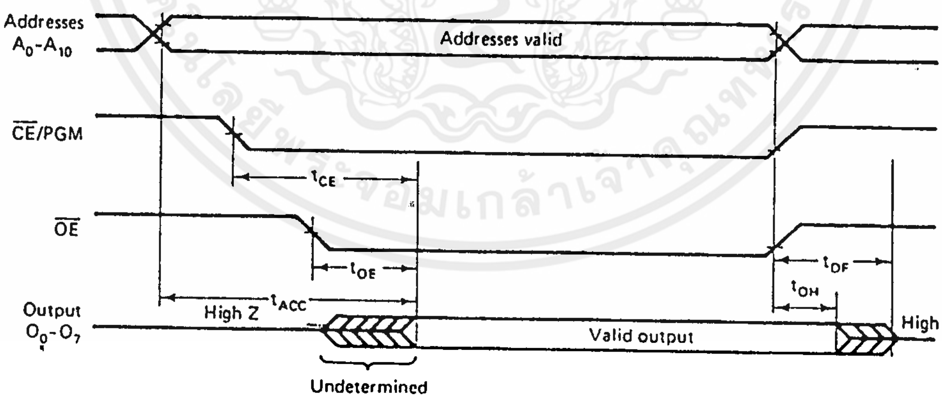
การลบข้อมูลในอีพรอมนั้น สามารถทำได้โดยนำอีพรอมไปฉายแสงอุลตราไวโอเลตซึ่งมีความยาวคลื่นประมาณ 400 nm แต่เราจะสังเกตพบว่าแสงแดด และแสงจากหลอดฟลูออเรสเซนท์จะมีความยาวคลื่นประมาณ 300 - 400 nm ซึ่งถ้าเรานำอีพรอมมาฉายแสงจากหลอดฟลูออเรสเซนท์สามารถลบข้อมูลออกไปได้หมดภายในระยะเวลา 3 ปี ในขณะที่นำอีพรอมมาตากแดดไว้โดยตรงจะใช้ระยะเวลาประมาณ 1 สัปดาห์ที่จะทำให้ข้อมูลหายไปหมดเช่นกัน ในกรณีที่มีความจำเป็นที่จะต้องใช้งานอีพรอมท่ามกลางแสงเหล่านี้ จึงสมควรอย่างยิ่งที่จะต้องนำกระดาษทึบแสงมาปิดไว้บนกระจกหน้าต่างของอีพรอมเพื่อยืดระยะเวลาการใช้งานออกไป

2.2.2 ข้อมูลและบัส

เพื่อที่จะใช้ขาควบคุมทั้ง 2 ขาได้อย่างมีประสิทธิภาพ จึงขอแนะนำให้ขา CE เป็นขาที่ถูกถอดรหัสมาจากขาแอดเดรสและขาควบคุมอื่น ๆ ของ ซีพียูตามสมควร และขา OE สามารถต่อได้โดยตรงกับขา READ ของ System Control Bus ด้วยวิธีนี้เองจะสามารถมั่นใจได้ว่า อุปกรณ์หน่วยความจำที่มีได้ถูกเลือกในการติดต่อกับระบบจะอยู่ในโหมดประหยัดไฟฟ้าตลอดเวลา และขาเอาท์พุทจะแอคทีฟเมื่อต้องการข้อมูลจากอุปกรณ์หน่วยความจำที่ต้องการเท่านั้น

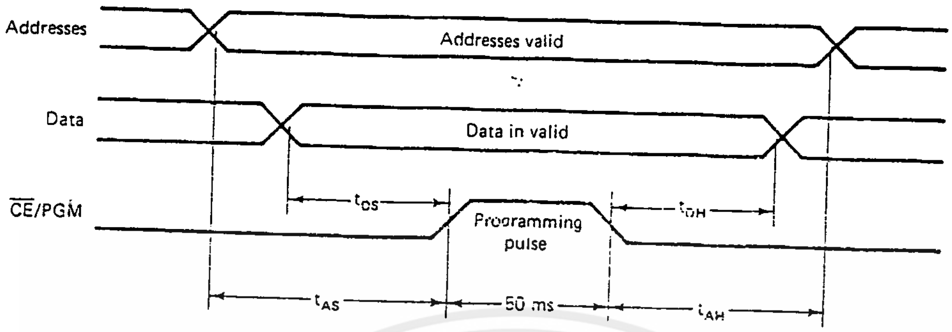
2.2.3 โหมดการเรียกข้อมูล

แรกเริ่มเดิมทีนั้นหลังจากที่อีพรอม 2716 ผ่านการลบข้อมูลนั้น บิททุกบิทของ 2716 จะอยู่ในสถานะ "1" การเขียนข้อมูลลงไปเป็นการที่ทำให้บิดต่าง ๆ ที่ต้องการใน 2716 เปลี่ยนสถานะจาก "1" ไปเป็น "0" เท่านั้นที่เขียนลงให้ได้ แต่ทั้ง "1" และ "0" ก็ยังคงปรากฏอยู่เป็นดาต้าเวิร์ด มีวิธีทางเดียวเท่านั้นที่จะเปลี่ยนจาก "0" ไปเป็น "1" คือการนำอีพรอม 2716 ไปฉายแสงอุลตราไวโอเลต



t_{ACC} = address to output delay (450 ns)
t_{CE} = $\overline{CE}$ to output delay (450 ns)
t_{OE} = $\overline{OE}$ to output delay (120 ns)
t_{DE} = $\overline{OE}$ HIGH to output float (100 ns)
t_{OH} = output hold (0 ns)

รูป 2.3 แสดง timing diagram ในขณะอ่านข้อมูลของอีพรอม



t_{AS} = address setup time (2 μs min)
t_{DS} = data setup time (2 μs min)
t_{AH} = address hold time (2 μs min)
t_{DH} = data hold time (2 μs min)

รูป 2.4 แสดง waveform ขณะเขียนข้อมูลลงบน 2716

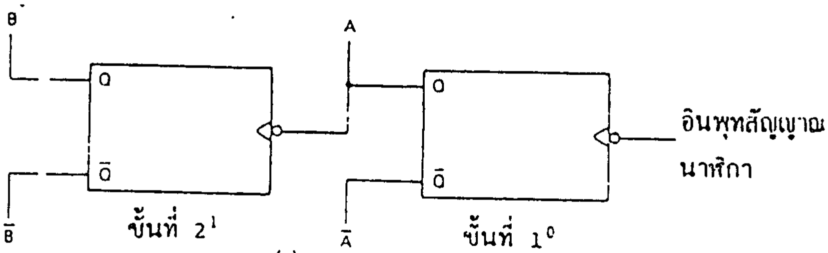
2716 จะเข้าสู่โหมดการเขียนข้อมูล เมื่อ V_{pp} มีค่า 25 โวลท์ และ OE มีค่าลอจิกเป็น V_{ih} เมื่อข้อมูลที่ถูกเขียนลงไปจะถูกป้อนสู่ขา data output โดยขนานกัน 8 บิท ระดับของสัญญาณแอดเดรสและข้อมูลที่ต้องการอยู่ในระดับ TTL ดังรูป 2.3

เมื่อแอดเดรสและข้อมูลเสถียรแล้ว TTL program pulse จะป้อนเข้าสู่ $\overline{CE}$ / PGM ซึ่งเป็นพัลส์แบบ TTL 50 มิลลิวินาที active high โปรแกรมพัลส์นี้จะต้องป้อนเข้าไปทุก ๆ แอดเดรสที่ต้องการเขียนข้อมูล ดังนั้นเราสามารถที่จะเขียนข้อมูลที่แอดเดรสใด ๆ ที่เวลาใด ๆ ก็ได้ คือ เขียนข้อมูลเฉพาะไบท์ใดไบท์หนึ่งเท่านั้นหรือเขียนข้อมูลค่าต่อเนื่องกันได้ (sequentially) หรือแบบสุ่มตัวอย่าง (random) ก็ย่อมทำได้ คุณสมบัติการเขียนข้อมูลของ 2716 จะแสดงให้เห็นดังตารางที่ 2.1

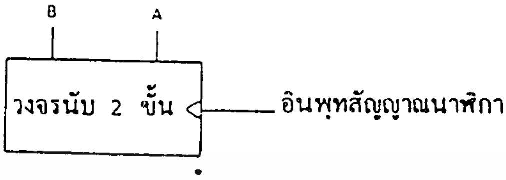
ในการเขียนข้อมูลลงบน 2716 พร้อมกันหลาย ๆ ตัว ด้วยข้อมูลอันเดียวกันนั้นสามารถทำได้โดยนำเอา 2716 ขนานกันให้หมด รวมทั้ง TTL program pulse ที่จะป้อนให้กับขา $\overline{CE}$ / PGM ด้วย

2.3 หน่วยนับจำนวน

หน่วยนับจำนวนเป็นหน่วยแรกของการกำเนิดสัญญาณ โดยใช้ข้อมูลทางดิจิตอลหน่วยนี้จะรับสัญญาณนาฬิกาเพื่อที่จะนับแบบเลขฐานสอง โดยการนับจะนับแบบเลขฐานสอง (Binary Counter) หลักการของหน่วยนับจำนวนแบบเลขฐานสอง คือ จะอาศัยวงจรไบสเตเบิลมัลติไวเบรเตอร์ (Bistable Multivibrator Circuit) ซึ่งมีสถานะแน่นอน 2 สถานะ วงจรนี้เรียกว่า วงจรฟลิปฟลอป (Flipflop Circuit)



(a)



(b)

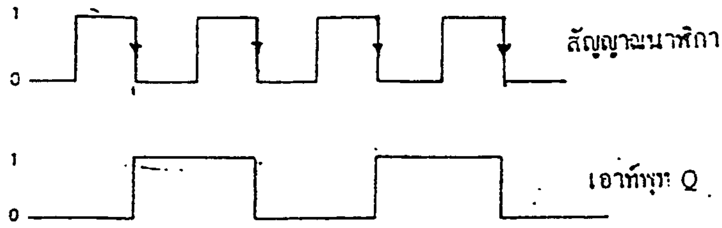
รูปที่ 2.5 แสดงวงจรเบื้องต้นของการนับเลขฐาน

จากรูป 2.5 เป็นวงจรนับเลขฐานสอง 2 สเตท (Stage) โดยใช้ฟลิปฟลอป (T - Flipflop) 2 ตัว สัญญาณนาฬิกาจะถูกป้อนให้กับขาอินพุทของฟลิปฟลอปตัวแรก (2^0 stage) การทำงานของทีฟลิปฟลอปก็คือ เมื่อมีสัญญาณนาฬิกาเข้ามา ที่เอาท์พุท Q จะทำให้สภาวะลอจิก (logic) ตรงกันข้ามกับสภาวะลอจิกเดิม หรือที่เรียกว่า ท็อกเกิล (Toggle) สภาวะของเอาท์พุท Q จะมีลอจิกเป็น 0 ถ้าเอาท์พุท Q มีลอจิกเป็น 0 (Reset) ที่เอาท์พุท Q จะมีลอจิกเป็น 1วงจรรูปที่ 2.6 การทำงานของทีฟลิปฟลอบจะทำงานที่ขอบขาลงของสัญญาณนาฬิกา (timing edge) คือช่วงที่สัญญาณนาฬิกาเปลี่ยนจาก 1 ไปเป็น 0 นั่นเอง ทีฟลิปฟลอปตัวแรก (2^0 stage) จำทำให้สภาวะลอจิกที่เอาท์พุทกลับไปจากสภาวะเดิม เมื่อเจอขอบขาลงของสัญญาณนาฬิกาผลก็คือ สัญญาณเอาท์พุท Q จะได้สัญญาณที่มีความถี่ลดลงครึ่งหนึ่ง ของสัญญาณนาฬิกา ดังแสดงในรูปที่ 2.5 (a) ขาอินพุทของฟลิปฟลอปตัวที่สอง (2^1 stage) จะต่อกับเอาท์พุท Q ของตัวแรกดังนั้นที่เอาท์พุท Q ของฟลิปฟลอปตัวที่สอง จะให้สัญญาณที่มีความถี่ลดลงครึ่งหนึ่ง หรือความถี่ลดลงจากสัญญาณนาฬิกา 1/4 เท่า ดังรูปที่ 2.5 (b) จากสัญญาณเอาท์พุทของฟลิปฟลอปทั้งสองตัวจะทำให้เกิดการนับดังตารางข้างล่างนี้

พัลซ์อินพุท	เอาท์พุท (B)	เอาท์พุท (A)
0	0	0
1	0	1
2	1	0
3	1	1
4 (หรือ 0)	0	0

ตารางที่ 2.1แสดงสัญญาณเอาท์พุทของฟลิปฟลอป

ถ้าต้องการสร้างวงจรหลาย ๆ สเตทก็ทำได้โดยการต่อเอาท์พุท Q ของฟลิปฟลอปสเตทหลัง จำนวนการนับของหน่วยนับจำนวนที่มีจำนวนสเตทเท่ากับ n คือ 2^n เช่นหน่วยนับจำนวน 4 สเตท (n = 4) จะมีการนับจำนวนเท่ากับ $2^4 = 16$ หน่วยนับ 10 สเตท (n = 10) จะมีการนับจำนวนเท่ากับ $2^{10} = 1024$



รูปที่ 2.6 แสดงการทำงานแบบท็อกเกิลของฟลิปฟลอป

จากรูปที่ 2.7 เป็นวงจรนับเลขฐานสอง 4 สเตท ลักษณะการนับจะเป็นดังรูปข้างล่าง จะสังเกตเห็นการเปลี่ยนแปลงของเอาท์พุทแต่ละสเตทได้ดังนี้

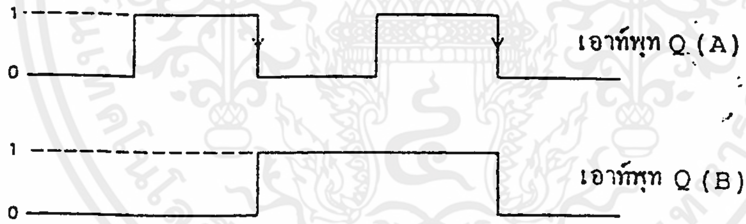
สเตทที่ 2^0 จะท็อกเกิลทุก ๆ สัญญาณนาฬิกา

สเตทที่ 2^1 จะท็อกเกิลทุก ๆ 2 สัญญาณนาฬิกา

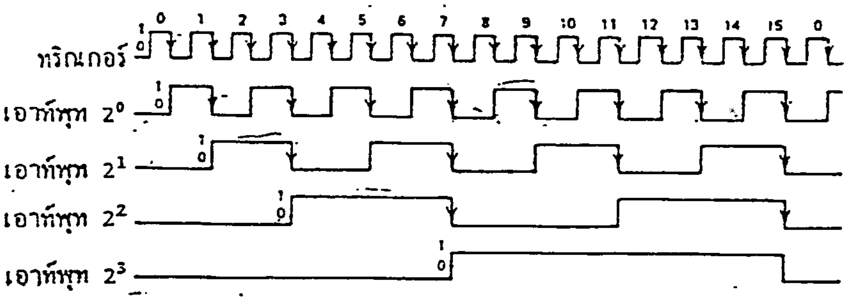
สเตทที่ 2^2 จะท็อกเกิลทุก ๆ 4 สัญญาณนาฬิกา

สเตทที่ 2^3 จะท็อกเกิลทุก ๆ 8 สัญญาณนาฬิกา

จะเห็นได้ว่า สามารถจัดเป็นค่าน้ำหนักของแต่ละค่าได้คือ สเตทที่ 2^3 จะมีค่าเอาท์เท่ากับ 8 สเตทที่ 2^2 จะมีค่าเอาท์พุทเท่ากับ 4 สเตทที่ 2^1 จะมีค่าเอาท์พุทเท่ากับ 2 และสเตทที่ 2^0 จะมีค่าเอาท์พุทเท่ากับ 1

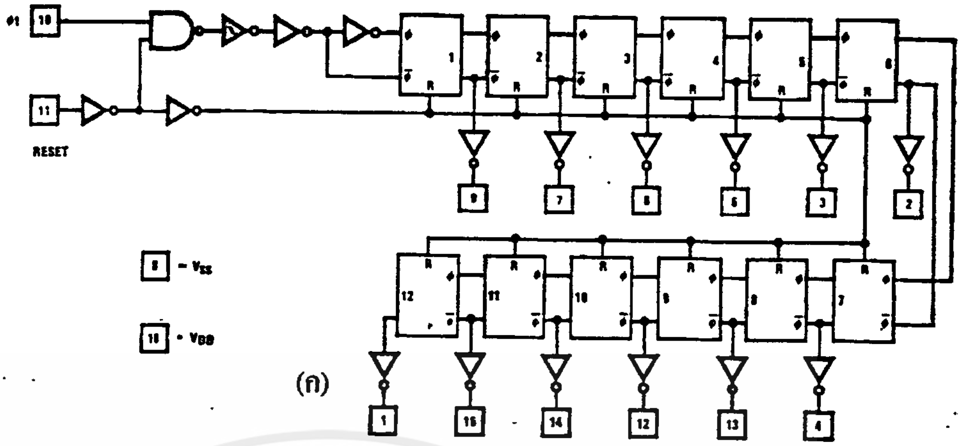


รูปที่ 2.7 แสดงวงจรนับเลขฐานสอง 4 สเตท

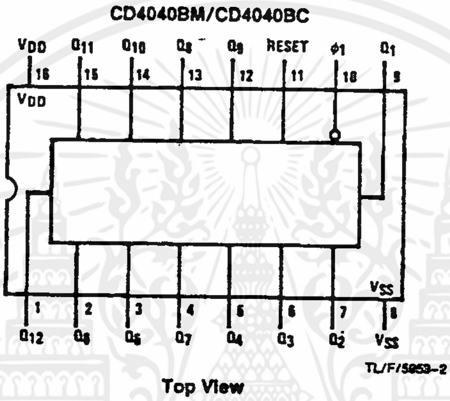


รูปที่ 2.8 แสดงสัญญาณของวงจรนับเลขฐาน 4 สเตท

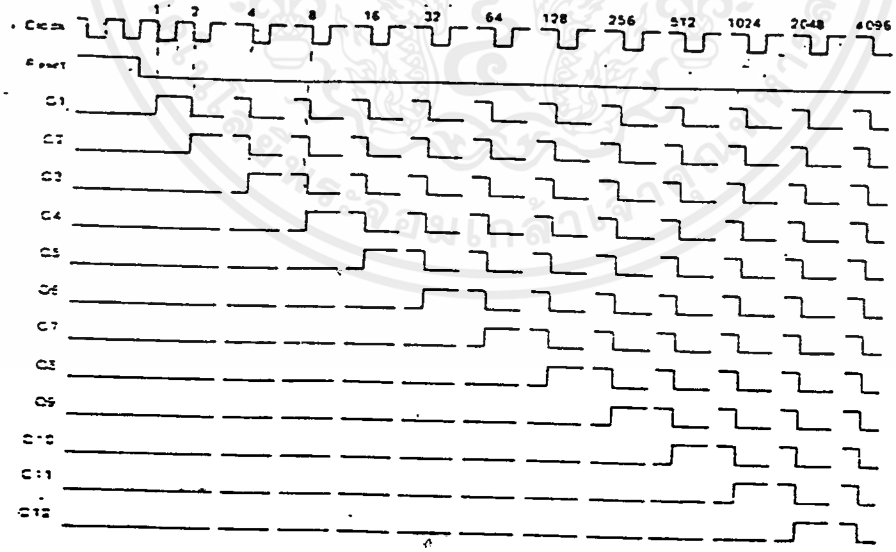
2.4 ไอซีที่เป็นวงจรนับ



(ก)



(ข)



(ค)

รูปที่ 2.8 ไอซีวงจรนับเบอร์ 4040

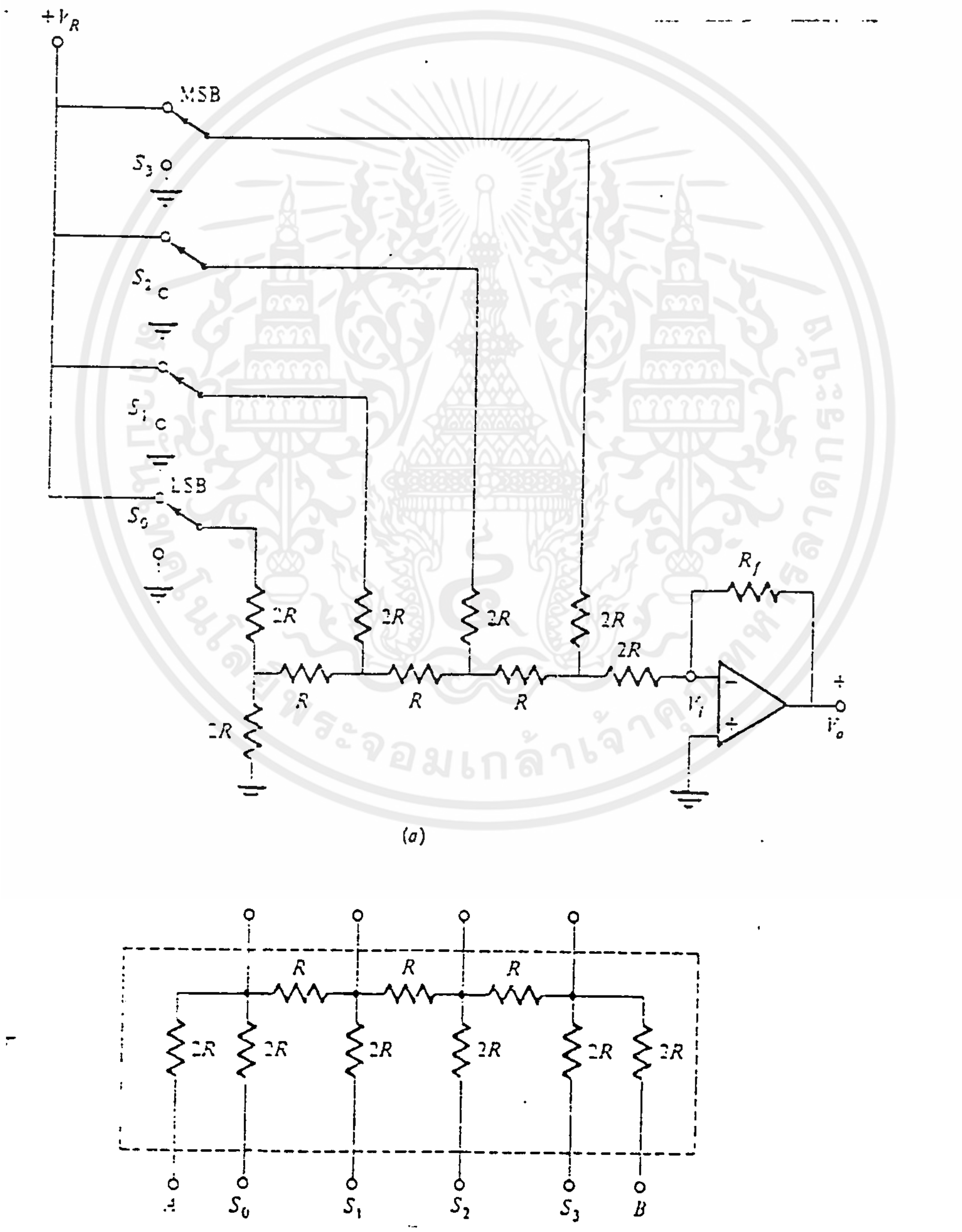
(ก) แสดงวงจรภายในของวงจร

(ข) แสดงตำแหน่งของขาต่าง ๆ

(ค) แสดงไทมมิ่งไดอะแกรม

2.5 หลักการพื้นฐานของ DAC

หลักการทำงานของ DAC คือ การนำเอากลุ่มของบิท (BIT) จากคอมพิวเตอร์หรืออุปกรณ์ดิจิตอลมาเปลี่ยนเป็นระดับแรงดันอนาล็อกเอาท์พุทของDAC เป็น ความแตกต่างของแต่ละบิทของดิจิตอลอินพุท เอาท์พุทชนิดใดก็ตามของ DAC ที่ผลิตขึ้นมาได้จากวงจรที่นำมาใช้ในการเปลี่ยนดิจิตอลเป็นอนาล็อก จำนวนความแตกต่างของระดับแรงดันและกระแสที่สร้างขึ้นที่เอาท์พุทของ DAC จะสัมพันธ์กับจำนวนบิทที่มาเปลี่ยนจากสมการ$N = 2^m$ N คือ จำนวนของระดับความแตกต่างทางด้านเอาท์พุทของ DAC จะขึ้นอยู่กับขอบเขตของการจำแนกของอุปกรณ์ที่ใช้งาน จำนวนบิทของอินพุทจะใช้บิทที่สูงสุดในการคำนวณ เช่น อินพุทDAC Resolution เป็นค่าที่เล็กน้อยที่สุดของค่าศักดาไฟฟ้าของวงจร และขึ้นอยู่กับจำนวนบิทของดิจิตอล ยกตัวอย่างเช่น ถ้าอินพุทเป็น 4 บิทดิจิตอล ของวงจรดังรูป

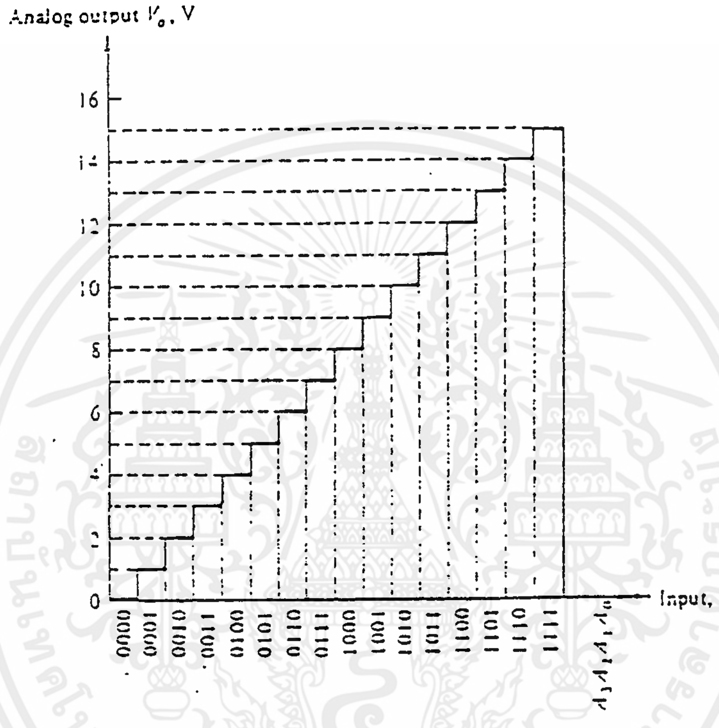


รูปที่ 2.10 แสดงวงจร R - 2R Ladder

มีสมการ Vo ดังนี้

$$V_o = \frac{R_f V_R}{3R}\left(\frac{S_3}{2^1} + \frac{S_2}{2^2} + \frac{S_1}{2^3} + \frac{S_0}{2^4}\right)$$

สังเกต LSB มี weight เท่ากับ 1/16 หมายความว่า ค่าที่จะเพิ่มขึ้นใน Vo ที่เล็กที่สุดเท่ากับ 1/16 ของศักดาไฟฟ้าอ้างอิง V_R สมมติ V_R = 3R เพราะว่า LSB มี weight = 1/16 ดังนั้น ถ้ามีการเปลี่ยนค่าในอินพุท ดิจิตอล 1 ค่า จะทำให้ค่าเอาท์พุทเปลี่ยนไป 1v ถ้าสวิตซ์ถูกต่อกับวงจรนับ 4 บิท โดยนับจาก 0000 ถึง 1111 การเปลี่ยน ค่า ศักดาไฟฟ้า เอาท์พุทจะเป็นแบบขั้นบันไดดังแสดงในรูป



รูป 2.11 แสดงค่าเอาท์พุท 4 บิทของ D/A โดยมีค่า V_R = - 16 V

เมื่อต่อกับวงจรค่าศักดาไฟฟ้าที่น้อยที่สุดที่สามารถเพิ่มขึ้นได้ มีค่าเท่ากับ 1V นี้เรียกว่า Voltage Resolution และค่า Percentage Resolution สามารถหาได้จาก

Percent Resoulution = $(1/2^n)*100$: n = จำนวนบิทสูงสุด

= $(1/2^4)*100$ = 6.25%

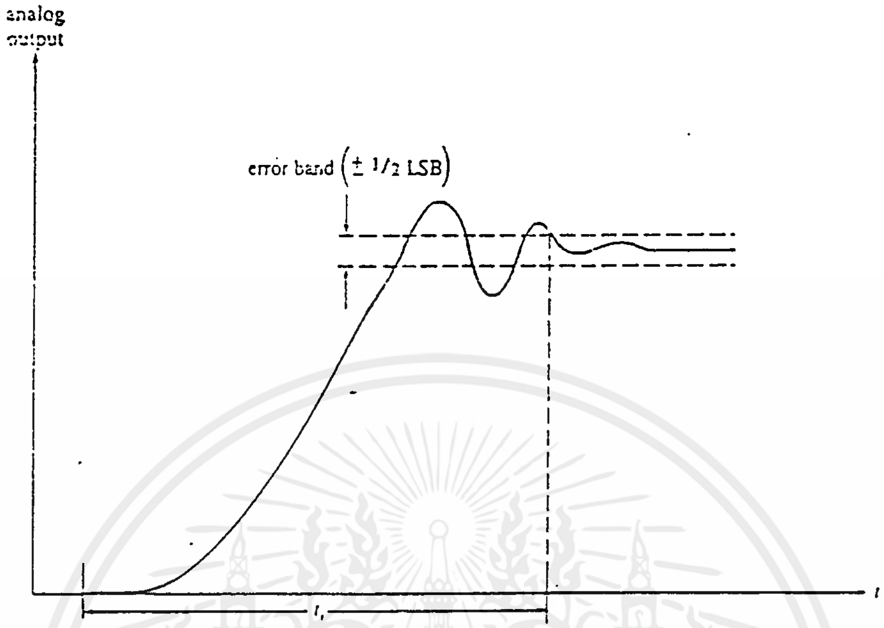
ความผิดพลาดอาจเกิดขึ้นได้ใน DAC g = jo

OFFSET ERROR เป็นผลที่เกิดขึ้นที่เอาท์พุทของ DAC ไม่เป็น 0 เมื่ออินพุทไบนารี่เป็น 0 ทำให้เกิดค่าคงที่เลื่อน V_0 ให้เกิดย่านไบนารี่อินพุท

GAIN ERROR จะสร้างขึ้นขนาดใหญ่กว่า หรือเล็กกว่าขนาดปกติ ซึ่งเป็นสาเหตุให้ค่า V_0 เบี่ยงเบนจากค่าความจริงของไบนารี่อินพุท

LINEARITY ERROR เป็นความคลาดเคลื่อนอีกชนิดหนึ่งที่เป็นสาเหตุทำให้ DAC ไม่เป็นเชิงเส้น ตัวอย่างเช่น ถ้าเกนของ DAC ไม่คงที่สำหรับไบนารี่อินพุทเอาท์พุทจะเกิดการเปลี่ยนแปลงที่ขนาดของขั้นที่สร้างขึ้น

คุณลักษณะที่สำคัญอีกอย่างหนึ่งคือ ความสัมพันธ์เกี่ยวกับเวลาที่ใช้ในการเปลี่ยนแปลง คุณสมบัตินี้เรียกว่า Setting Time เป็นการวัดความเร็วการตอบสนองทางด้านความเร็วของ DAC



รูปที่ 2.12 แสดงค่า Setting Time (t_s) ของ D/A

2.6 วงจร DAC

2.6.1. Weighted - ResisterD/A Converter

รูปแสดงวงจรที่ใช้เปลี่ยนสัญญาณแบบขนาน $A_3\,A_2\,A_1\,A_0$ ไปเป็นสัญญาณ analog ซึ่งเป็นค่าศักดาไฟฟ้า ที่แปรผันกับค่าเลขไบนารี่ที่เคยแสดงโดย $A_3\,A_2\,A_1\,A_0$

จะใช้ค่าไบนารี่ $A_3\,A_2\,A_1\,A_0$ ในการควบคุมสวิทซ์อิเลคทรอนิคส์ S_3, S_2, S_1, S_0 ตามลำดับเมื่อค่าไบนารี่มีค่าเป็น 1 สวิตซ์จะเชื่อมต่อกับศักดาไฟฟ้าอ้างอิง V และเมื่อค่าไบนารี่เป็น 0 สวิตซ์จะเชื่อมต่อกับ ground โดยมีค่าความต้านทานในวงจรถูก weight โดยสัมพันธ์กับแฟกเตอร์ของ 2 ดังนี้

LSB (Least Significant Bit) : $R_0 = R/2^0 = R$

$$R_1 = R/2^1 = R/2$$

2.6.2 Switched Current - Source DAC

เป็นอุปกรณ์ D/A converter ที่ทำงานโดยใช้หลักการของ switched current โดยใช้ข้อมูลไบนารีก็เป็นตัวเชื่อมต่อกับสวิตซ์ เพื่อทำการสร้างกระแสให้ไหลไปลงกราวด์หรือให้ไปเป็นอินพุทของแอมปลิไฟเออร์ โดยใช้ R - 2R Ladder ต่อเข้ากับศักดา ไฟฟ้า E_{ref} ซึ่งเราจะได้สมการของกระแสที่ไหลผ่านตัวต้านทานซึ่งมีค่า 2R ดังนี้

$$I_n = (E_{ref} / R) * (1/2^{N-n})$$

โดย N : จำนวนอิทพุทท้ังหมด

n : ค่าตำแหน่งของบิท

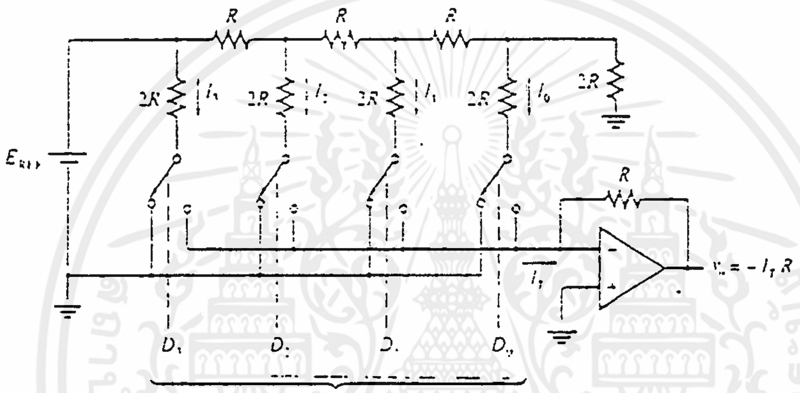
ค่ากระแสที่ได้ในแต่ละบิทของอินพุทซึ่งเป็นข้อมูลแบบไบนารี่จะมีค่าไม่เท่ากัน โดยแต่ละค่าที่ได้จะมีการถ่วงน้ำหนักตามตำแหน่งของบิท

เช่น กระแสที่ไหลผ่านความต้านทานที่ตำแหน่ง D1 จะมีค่าเท่ากับ

$$I = (E_{ref} / R) * (1/2^3) : N = 4, n = 1$$

กระแสที่ได้ทั้งหมดจะเป็นอินพุทให้แอมปลิไฟเออร์ ซึ่งจากนั้นแอมปลิไฟเออร์จะทำหน้าที่เปลี่ยนค่าของกระแสไฟฟ้าให้เป็นค่าของศักดาไฟฟ้า และแอมปลิไฟเออร์นี้จะต่ออยู่กับอินเวอร์สติ้งทำให้ค่าเอาท์พุทที่ได้คือ $V_0 = - I_t * R$

โดย I_t คือ กระแสรวม



binary input
A high input switches current to the amplifier input, and a low input switches current to ground.

รูปที่ 2.13 แสดง 4 - bit switched current - current source DAC

ยกตัวอย่างเช่น ถ้าค่าอินพุท คือ 1001 แล้ว

$$I = (E_{ref}/R) * 1/2 + (E_{ref}) * 1/16 = (E_{ref}/R) * 7/16$$

เพราะฉะนั้น $V_o = - (E_{ref}/R) * (7/16) * R = - (7/16) * E_{ref}$

2.7 ไอซี DAC

วงจร DAC ทั้งสองที่กล่าวมาเป็นวงจรที่นิยมใช้และเป็นการออกแบบ ง่าย ๆ เมื่อต้องการความสามารถสูงขึ้น จำนวนบิทมากขึ้นก็จะต้องใช้ความต้านทานมากขึ้น เช่น 7 บิท R - 2R DAC จะต้องใช้ความต้านทาน 16 ตัว สำหรับวงจร LADDER ทำให้ความต้านทานที่ต้องใช้แพงขึ้น เมื่อจำนวนบิทมากขึ้นเกินความสามารถที่จะทดลองต่อบน Circuit Board และรวมทั้งขั้นตอนการผลิตความต้านทานของโรงงาน ฉะนั้นเราจึงต้องผลิตไอซี ซึ่งจะเหมาะสมในเทอมของค่าต่าง ๆ และคุณสมบัติทางอุณหภูมิ

ไอซี DAC มีหลายแบบและแตกต่างกัน ตัวอย่างของไอซี DAC ที่ผลิตขึ้นโดยเนชั่นแนลเซมิคอนดัคเตอร์ คือ DAC0800 เป็น DAC ชนิด 8 บิท DAC ให้เอาท์พุทเป็นกระแสซึ่งมีความสัมพันธ์กับค่าของไบนารี่อินพุทที่ป้อนเข้ามา DAC0800 มีทั้งหมด 16 ขา และมีค่า Setting Time 135 ns ดังแสดงในรูปที่ 2.14

Typical Applications

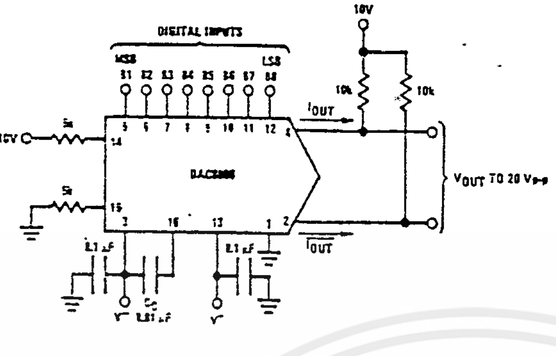
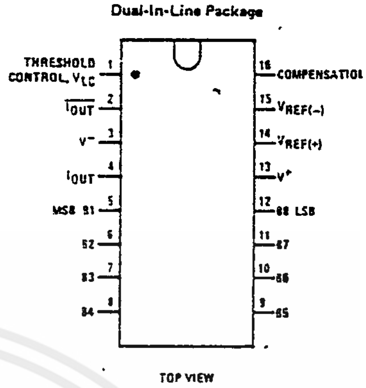


FIGURE 1. ±20 Vp-p Output Digital-to-Analog Converter

Connection Diagram



รูปที่ 2.14 ไอซี DAC 0800

$I_{FS} = I_o + I_o$

V_{REF} = 10 โวลต์

$R_{REF} = 5\,K$ $C_c = 0.01\,uF$ V_{LC} = 0 โวลต์

$I_o = (V_{REF}/R)\,(B_7/2 + B_6/4 + B_5/8 + \ldots\ldots\ldots\ldots + B_0/256)$

เมื่อ B_n = 0 หรือ 1

อินพุท B จะเปลี่ยนแปลงไปมาระหว่าง 0 กับ 1 ซึ่งอินพุทของ DAC สามารถต่อเข้าดาต้าบัสของ CPU ได้ ขาแรงดันอ้างอิงลง $V_{REF(-)}$ จะต่อลงกราวด์ผ่านความต้านทาน R_2 ซึ่งมีค่าเท่ากับ R_1 จะช่วยป้องกัน offset error ขา 16 จะต่อไฟลบ - V โดยมีค่าตัวเก็บประจุคั่นไว้ (มีค่าประมาณ 0.01 uF) ซึ่งจะช่วยป้องกัน Ringing และ Over shoot

เราสามารถผ่านเอาท์พุทของ DAC ที่เป็นกระแสให้เป็นแรงดันได้ โดยใช้ออปแอมป์เปลี่ยนกระแสเป็นแรงดัน

2.8 แอคทีฟฟิลเตอร์ (Active Filter)

แอคทีฟฟิลเตอร์ ทำหน้าที่กรองความถี่สัญญาณ เป็นวงจรที่ประกอบด้วยภาคขยายเช่น ทรานซิสเตอร์ (Transister) หรือไอซีเลือกความถี่ (Frequency Selective Network) จำพวกรีซิสเตอร์กับ คาปาซิเตอร์ วงจรให้ผ่านได้เฉพาะสัญญาณในช่วงที่กำหนด ขณะเดียวกันจะขวางกั้นหรือลดทอดสัญญาณ นอกเหนือช่วงความถี่ดังกล่าวมิให้ปรากฏที่เอาท์พุท (output)

กล่าวโดยทั่วไป Filter แบ่งออกเป็นหลายรูปแบบ

1. **ฟิลเตอร์ชนิดอนาล็อก (Analog) หรือ ชนิดดิจิตอล (Digital)**
2. **ฟิลเตอร์ประเภทแพสซีฟ (Passive) หรือ แอคทีฟ (Active)**
3. **ฟิลเตอร์ย่านความถี่เสียง (Audio Frequency) หรือย่านวิทยุ (Radio Frequency)**

อนาล็อกฟิลเตอร์ออกแบบมาเพื่อใช้ กับสัญญาณอนาล็อก ส่วนดิจิตอล ฟิลเตอร์ใช้งานกับสัญญาณอนาล็อกโดยอาศัยเทคนิคทางดิจิตอลมาช่วย ถ้าคำนึงถึงชิ้นส่วน (element) ที่นำมาประกอบเป็นวงจรฟิลเตอร์ แบ่งออกเป็นประเภทแพสซีฟหรือ แอคทีฟ ชิ้นส่วนที่ใช้กันในวงจรแพสซีฟฟิลเตอร์ได้แก่ตัวรีซิสเตอร์ คาปาซิเตอร์ และ อินดัคเตอร์ การจะเลือกใช้ชิ้นส่วนใดนั้น ขึ้นกับย่านความถี่สัญญาณที่ต้องการให้วงจรฟิลเตอร์ทำงาน ยกตัวอย่างเช่น อาร์ซี (RC) ฟิลเตอร์ ใช้กับย่านความถี่เสียงหรือใช้กับย่านความดี่ต่ำ (Low Frequency) ขณะที่แอลซี (LC) หรืออาจจะกล่าวไปถึงคริสตัล (Crystal) ฟิลเตอร์ เหมาะที่จะใช้ในย่านความถี่วิทยุหรือย่านความถี่สูง (High Frequency)

ข้อดีของแอคทีฟฟิลเตอร์ที่มีเหนือแพสซีฟฟิลเตอร์

1. การปรับอัตราการขยายและปรับความถี่เป็นอิสระต่อกัน เราสามารถจัดค่าอัตราการขยายของปแอมป์ชดเชยกันกับอัตราลดทอนสัญญาณของ R,C หรือเพิ่มอัตราการขยายของวงจรทั้งหมดด้วยการจัดค่าชิ้นส่วนอุปกรณ์ในส่วนของวงจรขยายออปแอมป์ และการปรับเปลี่ยนค่าความถี่ก็อยู่ที่ค่า R,C เท่านั้น

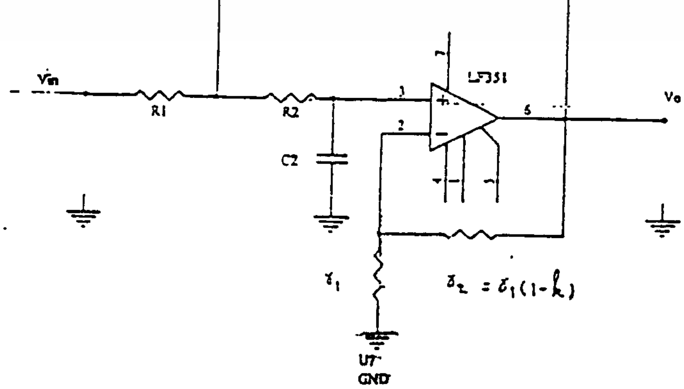
2. ไม่มีปัญหาเรื่องโหลดดิ้ง (Loading) จากการที่ออปแอมป์ มีคุณสมบัติของ อินพุทอิมพีแดนซ์สูงและเอาท์พุทอิมพีแดนซ์ต่ำ วงจรแอคทีฟฟิลเตอร์ อาศัยออปแอมป์จึงไม่เกิดปัญหาโหลด ดิ้งกับเอาท์พุทและอินพุทของวงจร ณ จุดที่นำแอคทีฟฟิลเตอร์เข้าไปต่อ

3. ราคาถูก แอคทีฟฟิลเตอร์ มีราคาถูกกว่าแพสซีฟฟิลเตอร์ เพราะไม่ต้องอาศัย อินดัคเตอร์ซึ่งมีราคาแพง และยังใช้ออปแอมป์ซึ่งปัจจุบันราคาในท้องตลาดถูกมาก

2.9.1 หลักการทำงานวงจรโลพาสฟิลเตอร์

หน้าที่พื้นฐานของวงจรโลพาสฟิลเตอร์คือวงจรที่ยอมให้สัญญาณความถี่ต่ำผ่านออกมาโดยที่มีการสูญเสียน้อยที่สุด ในขณะที่สัญญาณความถี่สูงจะถูกกัน (attenuate) ไม่ให้ผ่านออกทางเอาท์พุทของวงจร สำหรับโครงงานนี้เราใช้โลพาสฟิลเตอร์ที่ยอมให้ความถี่ไม่เกิน 300kHz เท่านั้นที่ผ่านมาได้

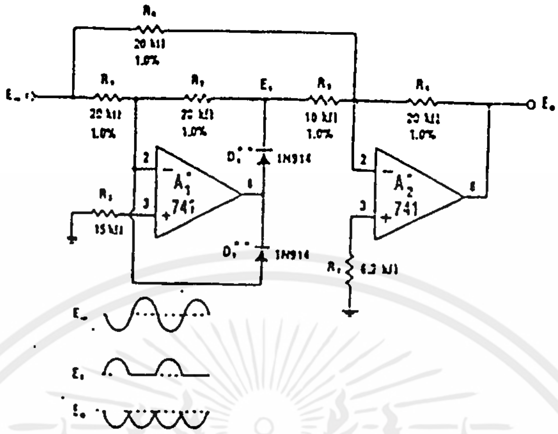
โครงการนี้ใช้วงจรโลพาสฟิลเตอร์ของแซลเลนแอนด์คีย์ (Sallen&Key) ซึ่งมีการป้อนกลับแบบบวกให้กับวงจรแอคทีฟฟิลเตอร์ (Active Filter) วงจรนี้จัดเป็นวงจรโวลท์เตจคอนโทรลโวลท์เตจซอร์ทลำดับที่ 2 (second order VCVS Filter) ดังแสดงในรูป 2.15



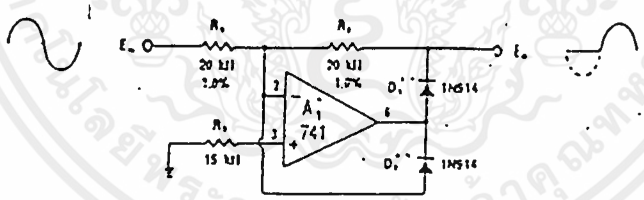
รูปที่ 2.15แสดงวงจรโลพาสฟิลเตอร์ของแซลเลนและคีย์ (Sellen&Key)

2.9 Full wave Precision Rectifier

โดยปกติจะใช้การบวกกันระหว่างเอาท์พุทของ half wave rectifier และสัญญาณอินพุทโดยมีความสัมพันธ์ระหว่างเฟสและแอมปลิจูดที่ตรงกัน



รูปที่ 2.16 แสดงวงจรพื้นฐาน full wave precision rectifier



รูปที่ 2.17 แสดงวงจรพื้นฐาน half wave rectifier

จากรูปที่ 2.16 , 2.17 A_1 ทำหน้าที่อินเวอร์สติ้งแอมป์ โดย :

ถ้าสัญญาณอินพุทที่เข้ามาเป็นบวก จะได้เอาท์พุทที่เป็นลบ ทำให้ D_1 ไม่ทำงานแต่ D_2 ทำงาน ซึ่งทำให้เกิดการป้อนกลับแบบลบไปยังจุดที่ทำการบวกกัน

ถ้าสัญญาณอินพุทที่เข้ามาเป็นลบ จะได้เอาท์พุทที่เป็นบวกและเป็น forward bias ให้กับ D_1 ทำให้ลูปการป้อนกลับแบบลบที่ R_2 ทำให้มีค่าเกนเกิดขึ้นระหว่าง R_1 และ R_2

สัญญาณเอาท์พุทของ A_1 จะถูกนำมาบวกกับสัญญาณอินพุทที่เริ่มต้นที่ A_2 (summing mixer) ซึ่งค่าเฟสและแอมปลิจูดของสัญญาณแสดงดังรูป 2.16

ถ้า E_{in} เป็นบวก จะไม่มีค่าเอาท์พุทที่ E_1

สัญญาณ E_{in} จะถูกป้อนผ่านความต้านทาน 20k และสัญญาณ E ถูกป้อนผ่านความต้านทาน 10k ดังนั้น E_1 จะทำให้เกิดกระแสที่จุดที่มีการบวกกันมีค่าเป็น 2 เท่าของกระแสที่เกิดจาก E_{in}

สัญญาณเอาท์พุทจะมีขั้วตรงข้ามกับรูปที่ 2.16 ถ้าเรากลับทิศของไดโอด D_1 , D_2

2.10 ทฤษฎี เฟสล็อคลูป (Phase Lock Loop)

จากรูป Reference Voltage ,Vr เป็นค่าแรงดันอ้างอิงภายในวงจรมีค่าเป็น $Vr = V^+/2 - 650$ mV

Loop Phase Detector O/P เมื่อไม่มีสัญญาณอินพุทเข้ามาหรือไม่มีเฟสเออเรอร์เกิดขึ้นค่าระดับไฟ DC ที่ออกจาก ขา 11 จะมีค่าใกล้เคียงกับ Vr สำหรับค่าพีคโวลต์เตจของสัญญาณเอาท์พุทจากเฟสดีเทคเตอร์ จะมีค่าเท่ากับ +,- Vr ค่าลูปฟิลเตอร์ ถูกกำหนดด้วย R1 และ C1ที่ต่อเข้าที่ขา 11

VCO Control I/P (ขา 12) ความถี่กลาง (center frequency : f0) หรือความถี่ฟรีรันนิ่ง (free running frequency) หาได้จาก R0 ซึ่งเป็น timing resister ต่อที่ขา 12 ลงกราวด์

$$F0 = 1/R0C0 \text{ Hz}$$

โดยที่ C0 เป็น timing capacitor ที่ต่ออยู่ระหว่างขา 13 และ ขา 14 R0 จะต้องอยู่ในช่วง 10kถึง 100 k

VCO timing Capacitor (ขา 13และขา 14) ความถี่ VCO จะแปรผกผันกัน C0 โดยที่ C0 ต้องเป็นตัวเก็บประจุไม่มีขั้ว และมีค่าอยู่ระหว่าง200pF -10uF

VCO Frequency Adjustment ตัวต้านทานปรับค่าได้ Rx ที่ต่ออนุกรมกับ R0 ที่ขา 12 สามารถปรับให้ค่า VCO แน่นอนยิ่งขึ้น

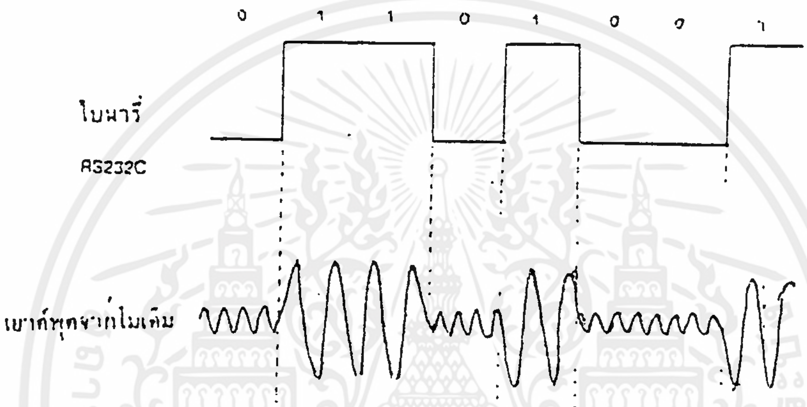
VCO Free Running Frequency ,F0 ภายใน ไอซี XR2211 เอาท์พุทของ VCO จะต่อเข้ากับ ส่วนของเฟสดีเทคเตอร์

2.11 เทคนิกในการมอดูเลทสัญญาณดิจิตอล (Digital Modulation Techniques)

การส่งผ่านข้อมูลนั้น ต้องมีการมอดูเลทสัญญาณข้อมูล ซึ่งเราสามารถแบ่งได้เป็น 3 วิธีคือ

2.11.1.การมอดูเลทแบบขนาด (Amplitude Shift Keying :ASK)

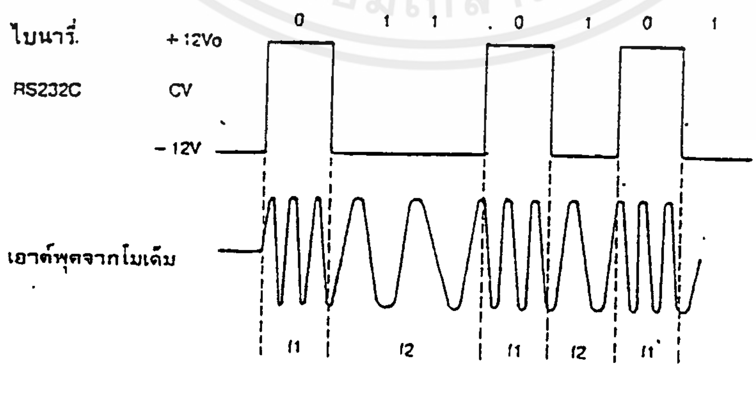
เป็นการเปลี่ยนแปลงสัญญาณดิจิตอลให้อยู่ในรูปความถี่เดียว ที่มีความแตกต่างกันทางด้านระดับสัญญาณ โดยให้ส่วนที่มีแอมปลิจูดสูงกว่าเป็นระดับลอจิก “1” และระดับแอมปลิจูดเป็นระดับลอจิก “0” โดยในด้านของวงจรด้านส่งจะต้องทำการแปลงสัญญาณดิจิตอลไปเป็นสัญญาณอนาล็อกก่อนโดยใช้ดีทูเอคอนเวอร์เตอร์ (D/A Converter) แล้วผ่านขบวนการมอดูเลทส่งออกไป ส่วนด้านรับก็จะผ่านขบวนการดีมอดูเลทเพื่อแยกเอาสัญญาณพาห์ออกแล้วจึงส่งผ่านวงจรเอทูดีคอนเวอร์เตอร์ (A/D Converter) เพื่อแปลงสัญญาณอนาล็อกไปเป็นสัญญาณดิจิตอล แล้วส่งเข้าเทอร์มินอลเพื่อนำไปใช้งานต่อไป วิธีนี้มีความผิดพลาดในการส่งข้อมูลสูง ลักษณะของการมอดูเลทเป็นดังรูปที่ 2.18



รูปที่ 2.18 การมอดูเลทสัญญาณแบบขนาด

2.11.2 การมอดูเลทแบบความถี่ (Frequency Shift Keying : FSK)

การมอดูเลทแบบนี้ เมื่อข้อมูลเป็นลอจิก “1” ก็ จะได้สัญญาณอนาล็อกความถี่หนึ่งและเมื่อเป็นลอจิก “ 0“ ก็จะได้สัญญาณอนาล็อกอีกความถี่หนึ่ง ดังรูปที่ 2.19

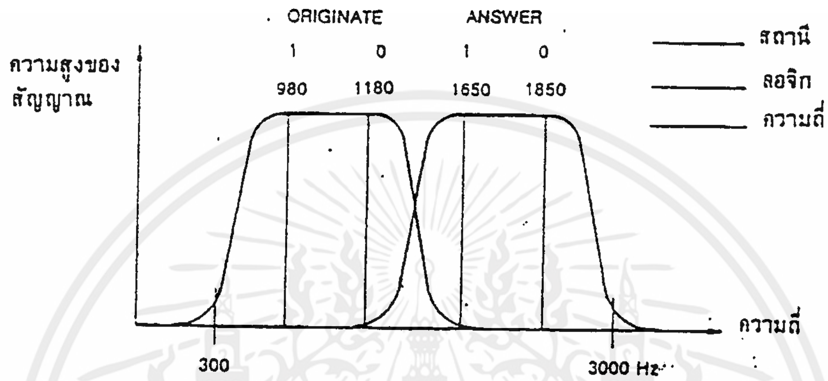


รูปที่ 2. 19 การมอดูเลทสัญญาณแบบความถี่

โมเด็มแบบ FSK แบ่งออกได้ 2 แบบคือ

ก) ชนิดที่ใช้ในการส่งข้อมูลในระบบฟูลดูเพล็กซ์

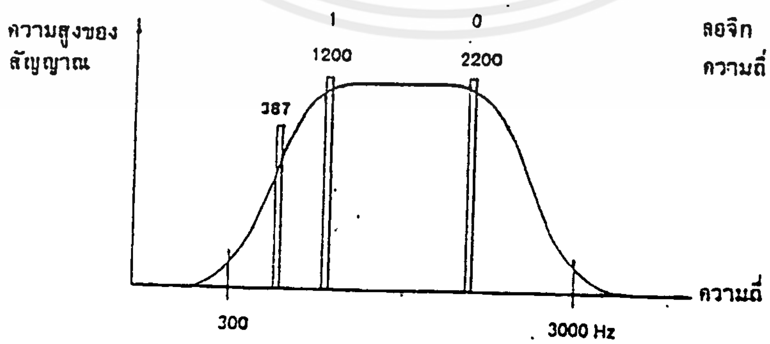
โมเด็มชนิดนี้จะแบ่งแบนด์วิดของช่องสัญญาณเสียงออกเป็น 2 แบนด์เท่าๆ กัน โดยแบนด์หนึ่งใช้ในการส่งข้อมูล ส่วนอีกแบนด์หนึ่งจะใช้ในการรับข้อมูล ทำให้สามารถส่งข้อมูลเข้าไปในสายได้พร้อมๆ กัน ผลตอบสนองความถี่ (Frequency Response) ของโมเด็มแบบนี้เป็นดังรูปที่ 2.20



รูปที่ 2.20ช่องสัญญาณในสายส่ง เมื่อใช้โมเด็ม FSK ฟูลดูเพล็กซ์

ข) ชนิดที่ใช้ในการส่งข้อมูลในระบบฮาล์ฟดูเพล็กซ์

โมเด็มในระบบนี้จะมีแบนด์วิท 2 แบนด์เหมือนกัน แต่ความกว้างของแบนด์วิททั้งสองจะไม่เท่ากัน แบนด์วิทที่กว้างกว่าจะใช้ในการส่งข้อมูล ส่วนแบนด์วิทที่แคบจะใช้ในการส่งสัญญาณแนะนำควบคุม (Supervisory Signal) ของตัวรับไปยังตัวส่งเพื่อใช้ในการตรวจสอบสภาพการส่งข้อมูลว่าถูกต้องหรือไม่ เรียกแบนด์วิทนี้ว่าช่องสัญญาณย้อนกลับ (Reverse Channel)ผลตอบสนองความถี่ของโมเด็มแบบนี้เป็นดังรูปที่ 2.21



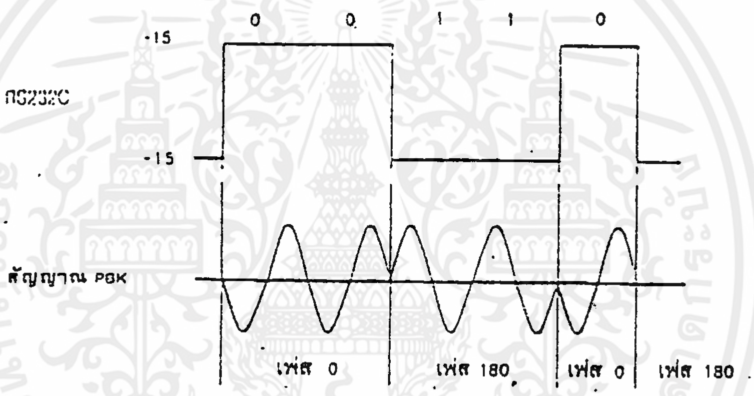
รูปที่2.21ช่องสัญญาณในสายส่ง เมื่อใช้โมเด็ม FSK ฮาล์ฟดูเพล็กซ์

2.11.3 การมอดูเลทแบบเฟส (Phase Shift Keying : PSK)

การมอดูเลทแบบนี้ จะใช้เฟสของสัญญาณอนาล็อกแทนสัญญาณดิจิตอล สัญญาณลอจิก "1" จะให้เฟสของสัญญาณอนาล็อกเฟสหนึ่ง ในขณะเดียวกัน สัญญาณลอจิก "0" ก็จะให้เฟสของสัญญาณอนาล็อกอีกเฟสหนึ่งดังรูปที่ 2.21

ในกรณีที่ต้องการอัตราการสื่อสารข้อมูลที่สูงสามารถทำได้โดยการเข้ารหัสสัญญาณดิจิตอลเป็นคู่ๆ เรียกว่า ไดบิท (Dibits) แล้วแทนแต่ละไดบิทด้วยเฟสที่แตกต่างกัน 4 เฟส ซึ่งการเข้ารหัสดังกล่าวจะทำให้อัตราเร็วในการสื่อสารสูงขึ้น 2 เท่าโมเด็มลักษณะนี้ได้แก่ V.26 ซึ่งมีอัตราการสื่อสาร (Baud Rate) 1200 บอดแต่มีอัตราเร็ว ในการสื่อสาร (Bit Rate) เป็น 2400 บิท /วินาที

ในกรณีที่ต้องการความเร็วสูงขึ้นไปอีกก็ทำได้โดยการรวมสัญญาณดิจิตอล 3 บิทเรียกว่า ไตรบิท (Tribits) แล้วแทนด้วยเฟสต่างๆกัน 8 เฟส ก็จะทำให้สามารถเพิ่มอัตราในการสื่อสารเป็น3เท่าของอัตราการสื่อสารได้ ตัวอย่างของโมเด็มชนิดนี้ได้แก่ V.27



รูปที่2.22 การมอดูเลทแบบเฟส

นอกจากการมอดูเลททั้งสามวิธีนี้แล้ว ยังมีการมอดูเลทอีกวิธีหนึ่ง โดยการรวมเอาการมอดูเลทแบบขนาด และการมอดูเลทแบบเฟสเข้าด้วยกัน ซึ่งเราเรียกว่า ควอดราทีฟ มอดูเลชัน (Quadrative Modulation)ซึ่งทำให้อัตราเร็วในการสื่อสารสูงขึ้นอีก

บทที่ 3
การคำนวณและการสร้าง

3.1ส่วนกำเนิดสัญญาณไซน์

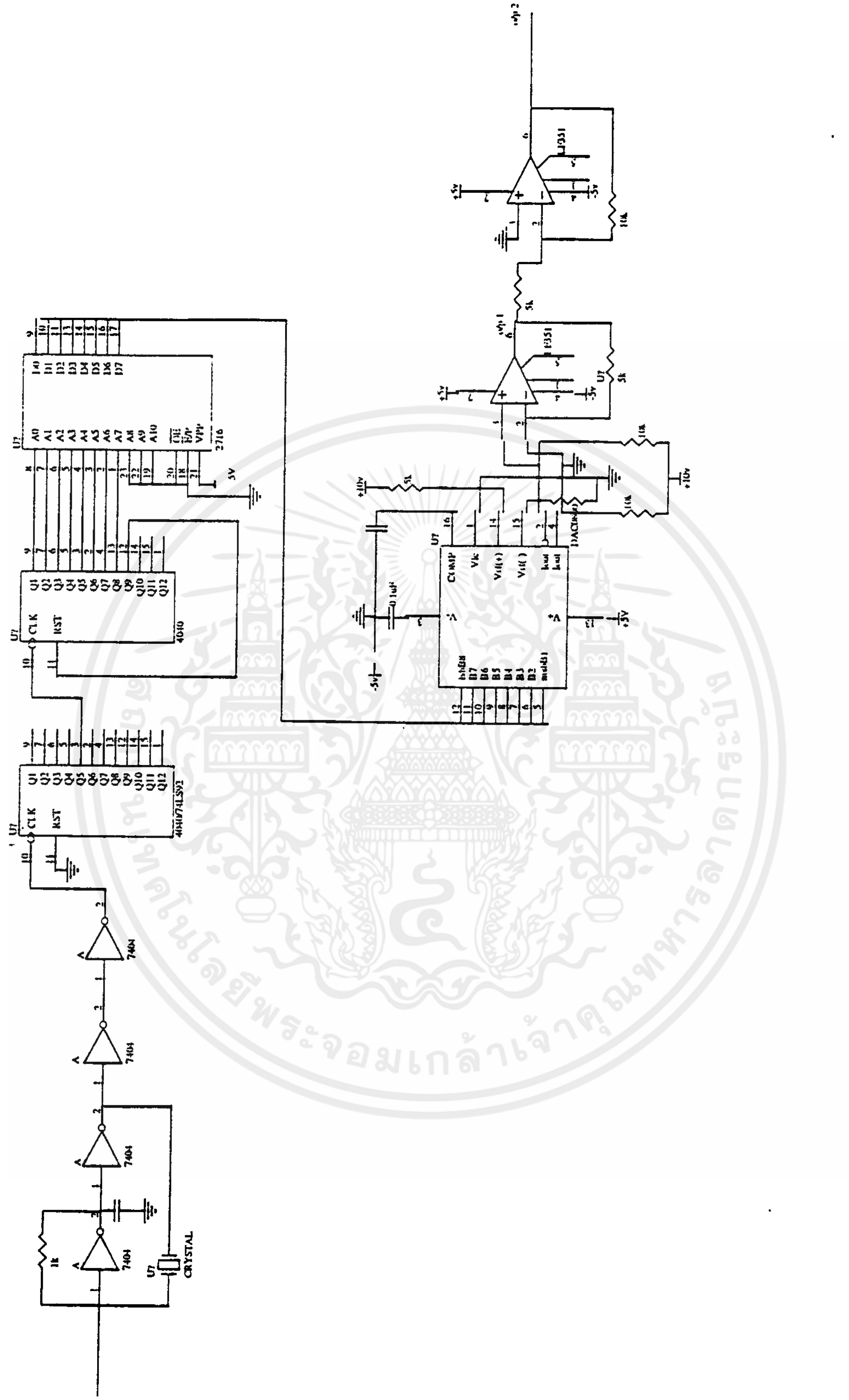
ใช้อีพรอมในการจัดเก็บสัญญาณ ไซน์ ASK และ FSK โดยมีข้อมูลที่ถูกนำมาเข้ารหัสดังตาราง ทำการสร้างสัญญาณนาฬิกาความถี่ จากออสซิเลเตอร์ ที่มีความถี่ เท่ากับ 4.096 MHz เพื่อมาใช้เป็นสัญญาณนาฬิกาในการอ่านข้อมูลจากอีพรอม

บิทข้อมูล	สัญญาณไซน์	
	โวลท์เตจ	ความถี่
0 0	3	1.3kHz
0 1	3	1.0kHz
1 0	6	1.3kHz
1 1	6	1.0kHz

ตารางที่3.1 แสดงสัญญาณไซน์ ASK และ FSK และบิทข้อมูล

ในการจัดเก็บสัญญาณไซน์เราทำการจัดเก็บทั้งหมด 256 จุดเมื่อเราต้องการสร้างสัญญาณไซน์ ที่มีความถี่ 1.0 KHz กำหนดให้ใช้ clock ที่เข้ามาอ่านมีค่าเท่ากับ1.0 K *256 = $256*10^3$ แต่ความถี่ที่ได้จากออสซิเลเตอร์ มีค่า เท่ากับ 4.096 MHz ดังนั้นต้องใช้วงจรหาร 16 สำหรับสัญญาณไซน์ที่มีความถี่ 1.3 KHz เราใช้ clock ที่มีค่า 256*1.3 K = 341.248 KHz มาทำการอ่านข้อมูลจากอีพรอม แต่ความถี่จาก ออสซิเลเตอร์ เท่ากับ 4.096 MHz ดังนั้นต้องใช้วงจรหาร 12

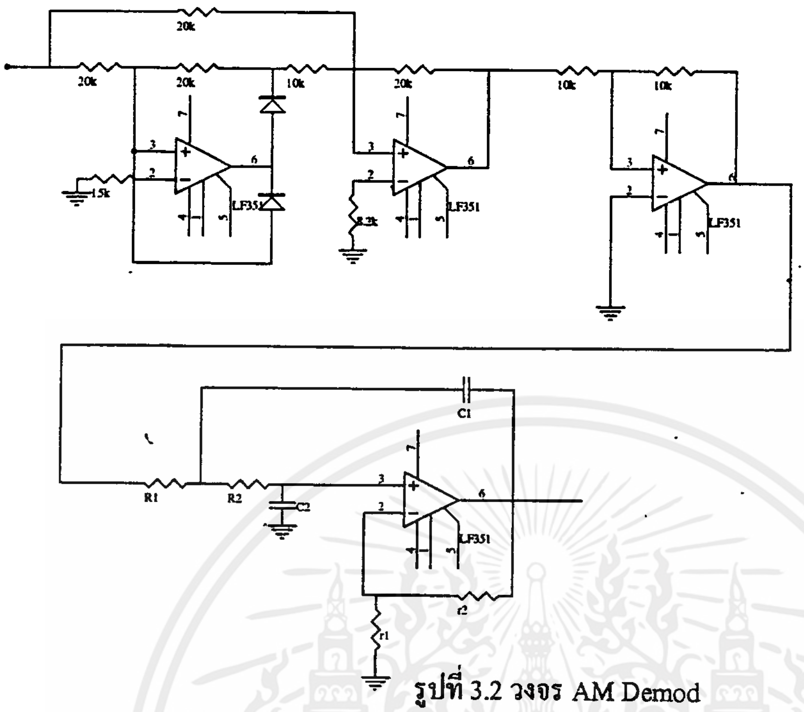
สำหรับ Vp-p 3V กับ 6 Vนั้น เรานำ เอาท์พุทที่ได้จากอีพรอมที่มีค่า 3 V ไปผ่านอินเวอร์ติ้งแอมทำให้ได้สัญญาณที่มีขนาด 6 V ออกมา



รูปที่ 3.1วงจรกำเนิดสัญญาณไซน์

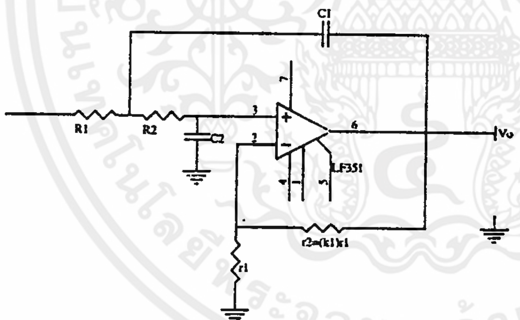
3.2 ส่วน AM Demodulation

ใช้วงจร full wave detector ซึ่งมีวงจรดังรูป



รูปที่ 3.2 วงจร AM Demod

3.2.1 การหาทรานสเฟอร์ฟังก์ชั่นของวงจรกรองความถี่ต่ำแซลเลนและคีย์



รูปที่ 3.3 วงจรกรองความถี่ต่ำ

ที่ Node 1 $(V_1-V_{in})/R_1+(V_1-V_2)/R_2+(V_1-V_0)1/SCc_1 = 0$

ที่ Node 2 $(V_2-V_1)/R_2+V_2/1/SC_2 = 0$

ที่ Node 3 $V_2/r_1+(V_2-V_0)/r_2 = 0$

จาก node 1 $V_1R_2-V_{in}R_2+V_1R_1-V_2R_1+R_1R_2SC_1V_1-R_1R_2SC_1V_0 = 0$ สมการที่1

จาก node 2 $V_1 = V_2+R_2SC_2V_2$

แทนค่า V_1 ในสมการที่ 1

จะได้ $R_2(V_2+R_2SC_2V_2)-V_{in}R_2+R_1(V_2+R_2SC_2V_2)-V_2R_1+R_1R_2SC_1(V_2+R_2SC_2V_2)-R_1R_2SC_1V_0=0$

สมการที่ 2

จาก node 3 $V_2 = V_0r_1/r_1+r_2$

แทนค่า V_2 ใน สมการที่ 2

จะได้ $R_2(V_0r_1/r_1+r_2+R_2SC_2V_0r_1/r_1+r_2) - V_{in}R_2+R_1(V_0r_1/(r_1+r_2)R_2SC_2V_0r_1/r_1+r_2)-R_1r_1\ V_0/r_1+r_2+$

$R_1R_2SC_1(V_0r_1/r_1+r_2+R_2SC_2V_0r_1/r_1+r_2)-R_1R_2SC_1V_0 \qquad = 0$

นำ r_1+r_2 คูณตลอด

จะได้ $R_2V_0r_1+R_2^2SC_2V_0r_1 - V_{in}\ R_2(r_1+r_2)+R_1(V_0r_1+R_2SC_2V_0r_1) - R_1r_1\ V_0+R_1R_2SC_1)-R_1R_2SC_1$

$V_0(r_1+r_2) \qquad =0$

จะได้

$V_0/V_{in} = (r_1+r_2)R_2/\{R_2r_1+R_2^2SC_2r_1+R_1R_2SC_1r_1(1+R_2SC\ -1)R_1R_2SC_1r_1-R_1R_2SC_1r_2\}$

นำ $1/R_1R_2C_1C_2r_1$ หารตลอด

จะได้

$V_0/V_{in} = \{r_1+r_2)/R_1R_2C_1C_2r_1\}/1/R_1R_2C_1C_2+S/R_1C_1+S/R_2C_1+S^2-r_2S/R_2C_2r_1$

ให้ $K=1+r_2/r_1$

จะได้

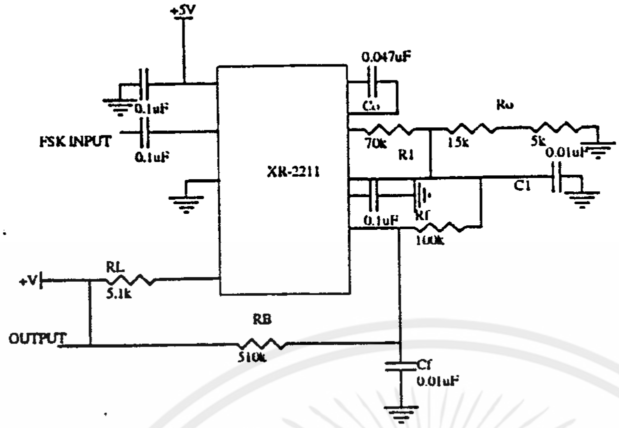
$$V_0/V_{in}=\{K/R_1R_2C_1C_2\}/S^2+S(1/R_1C_1+1/R_2C_1-(1-K)/R_2C_2)+1/R_1R_2C_1C_2$$

$$= K\omega_p^2/S^2+(\omega_p/Q_p)S+\omega_p^2 \qquad ;\ \omega_p=1/\sqrt{R_1R_2C_1C_2}$$

ความถี่คัทออฟ มีค่าเท่ากับ $\quad 1/2\pi\sqrt{R_1R_2C_1C_2}$

3.3 ส่วน FM Demodulator

ใช้ XR 2211 ซึ่งสามารถทำหน้าที่เป็นส่วน FM Demodulation ได้ดังวงจร



รูปที่ 3.4 แสดงวงจร FM Demod

จาก data sheet ในการใช้งาน XR 2211 ใช้ทำหน้าที่เป็น FSK Demodulation ต้องทำการคำนวณค่าต่างๆ ดังนี้

$$f_0 = (f_1 + f_2)/2$$

$$=(1333+1000)/2$$

$$=1166.5$$

R_0 =18k หรือ 20k ในที่นี้ใช้ 20 k

$$C_0 = 1/ R_0 f_0$$

$$=1/20k*1166.5$$

$$=4.28*10^{-8}$$

$$=0.043*10^{-6}F$$

$$R_1 = R_0/ (f_0/(f_1 - f_2))$$

$$=20k(1166.5/333)$$

$$=70k\Omega$$

$$C_1 = C_0/4$$

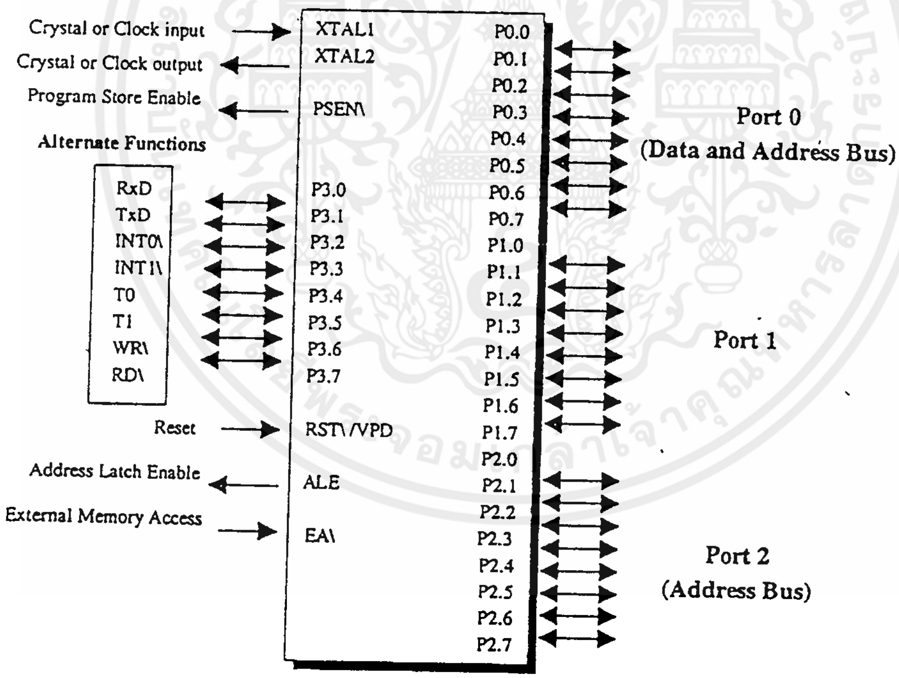
$$C_f = 0.01\ \mu F$$

3.4 ไมโครคอนโทรลเลอร์ AT89C51

ในโครงงานนี้เลือกใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51เนื่องจากเป็นไมโครคอน. โทรลเลอร์ที่มีความสามารถค่อนข้างสูง ส่วนเหตุผลที่เลือกชิปของบริษัท ATMEL เบอร์ AT89C51เนื่องจากเป็นไมโครคอนโทรลเลอร์ที่หน่วยความจำแบบ Flash Programmable and Erasable Only Memory (PEROM) อยู่ภายในขนาด 4 Kbytes สามารถทำการเขียนและลบข้อมูลด้วยไฟฟ้าได้ประมาณ 1000 ครั้ง และข้อมูลที่เขียนลงไปสามารถอยู่ได้นานถึง 10 ปี ทำให้ประหยัดอุปกรณ์ที่จะต่อเพิ่มภายนอกอันจะทำให้การออกแบบลายวงจรนั้นกระทำได้ง่ายขึ้นด้วย นอกจากนี้การแก้ไขและพัฒนาโปรแกรมยังกระทำได้รวดเร็วเนื่องจากการลบข้อมูลด้วยไฟฟ้านั้นเร็วกว่าการลบข้อมูลของหน่วยความจำภายนอกโดยทั่วๆไป ที่ลบด้วยแสงอุลตร้าไวโอเล็ตมาก

3.4.1 การกำหนดหน้าที่ขาสัญญาณของไมโครคอนโทรลเลอร์ AT89C51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ทุกเบอร์รวมถึง AT89C51ด้วยจะมีตำแหน่งขาพื้นฐานที่เหมือนกันดังแสดงในรูปที่ 3.5



รูปที่ 3.5 การกำหนดหน้าที่ขาสัญญาณของ AT89C51

หน้าที่การใช้งานแต่ละขาของไมโครคอนโทรลเลอร์ในตระกูล MCS-51 มีดังนี้

- ขาพอร์ต 0 (ขา 32 - 39) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 0 ขนาด 8 บิท (P0.0 -P0.7) แบบ Open Drain Bidirectional พอร์ตนี้สามารถใช้งานเป็นอินพุทเอาท์พุทพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ตต้องโหลดค่า 1 ไปยังแต่ละบิทของพอร์ตนี้เพื่อบังคับให้ขาอยู่ในสถานะปล่อยลอย (มีสถานะ High Impedance) แต่ ถ้าหากจะใช้เป็นพอร์ตเอาท์พุตจะต้องต่อ R-Pull Up ภายนอกเพิ่มเติมนอกจากใช้เป็นอินพุทเอาท์พุตพอร์ตแล้วพอร์ต 0 ยังใช้ในการติดต่อ หน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกชิปด้วย โดยส่งค่าแอดเดรสบัสไบต์ต่ำ (A0-A7) และมัลติเพลกซ์กับการรับส่งข้อมูล (D0-D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรือการอ่านข้อมูล

- ขาพอร์ต 1 (ขา 1 -8) มี 8 ขาใช้เป็นขาสำหรับพอร์ต 1 (P1.0-P1.7) สามารถใช้งานเป็นอินพุตหรือเอาท์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิทของพอร์ตนี้ เพื่อให้มีสถานะ High Impedance โดยมีวงจรพูลอัพภายใน

- ขาพอร์ต 2 (ขา 21-28)มี 8 ขาใช้เป็นขาสำหรับพอร์ต 2 (ขา P2.0-P2.7) ขนาด 8 บิท แบบ Open Drain Bidirectional พอร์ตนี้สามารถใช้เป็นอินพุตพอร์ตเอาท์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า1 ไปยังแต่ละบิทของพอร์ตนี้ เพื่อบังคับให้อยู่ในสถานะ High Impedance นอกจากจะใช้งานเป็นอินพุทเอาท์พุตพอร์ต ทั่วไปแล้ว พอร์ต 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกด้วย.โดยใช้สำหรับส่งค่าแอดเดรสบัสไบต์สูง (A8-A15) และมีวงจรพูลอัพภายใน

- ขาพอร์ต 3 (ขา 10-17) มี 8 ขาใช้เป็นขาสำหรับพอร์ต 3 (P3.0-P3.7) สามารถใช้งานเป็นอินพุทเอาท์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิทของพอร์ตนี้ เพื่อให้มีสถานะ High impedance โดยใช้วงจรพูลอัพภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่างๆอีกหลายอย่าง

- ขา RST (ขา 9) ใช้สำหรับการรีเซตวงจรทุกอย่างภายในชิป เพื่อเริ่มต้นการทำงานใหม่ การรีเซตใช้เมื่อเริ่มจ่ายพลังงานหรือเมื่อโปรแกรมเกิดการทำงานผิดพลาด เมื่อทำการรีเซตขานี้ต้องมีสถานะเป็น 1 เป็นเวลา อย่างน้อย 2 แมชชีน ไซเคิล ระหว่างที่ออสซิเลเตอร์ ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์ม เพื่อ ทำหน้าที่พูลดาวน์ และเพื่อให้ตัวชิปรีเซตเองเมื่อเริ่มจ่ายพลังงานให้ต่อตัวเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่างขา RST กับ Vcc

- ขา ALE / PROG (ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอกเพื่อควบคุมการแลตช์ค่าแอดเดรสไบต์ต่ำ (Address Latch Enable) จากพอร์ต 0 ในระหว่างการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำภายนอกขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิเลเตอร์ ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้ความถี่ที่ได้จากขานี้ไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป นอกจากนี้ขา ALE ยังใช้สำหรับควบคุมการเขียนโปรแกรมลงไปใน EPROM สำหรับ MCS-51 เบอร์ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM

- ขา PSEN (ขา 29) ใช้ส่งสัญญาณสโตรบเพื่ออ่านคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิป Program Store Enable เมื่อชิปทำงานด้วยโปรแกรมจากภายนอก ขานี้จะส่งสัญญาณสโตรบสองครั้ง ในแต่ละแมชชีนไซเคิล แต่ในช่วงการเขียนหรืออ่านข้อมูลกับหน่วยความจำภายนอกหรือเมื่อใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปจะไม่มีสัญญาณออกมาจากขานี้

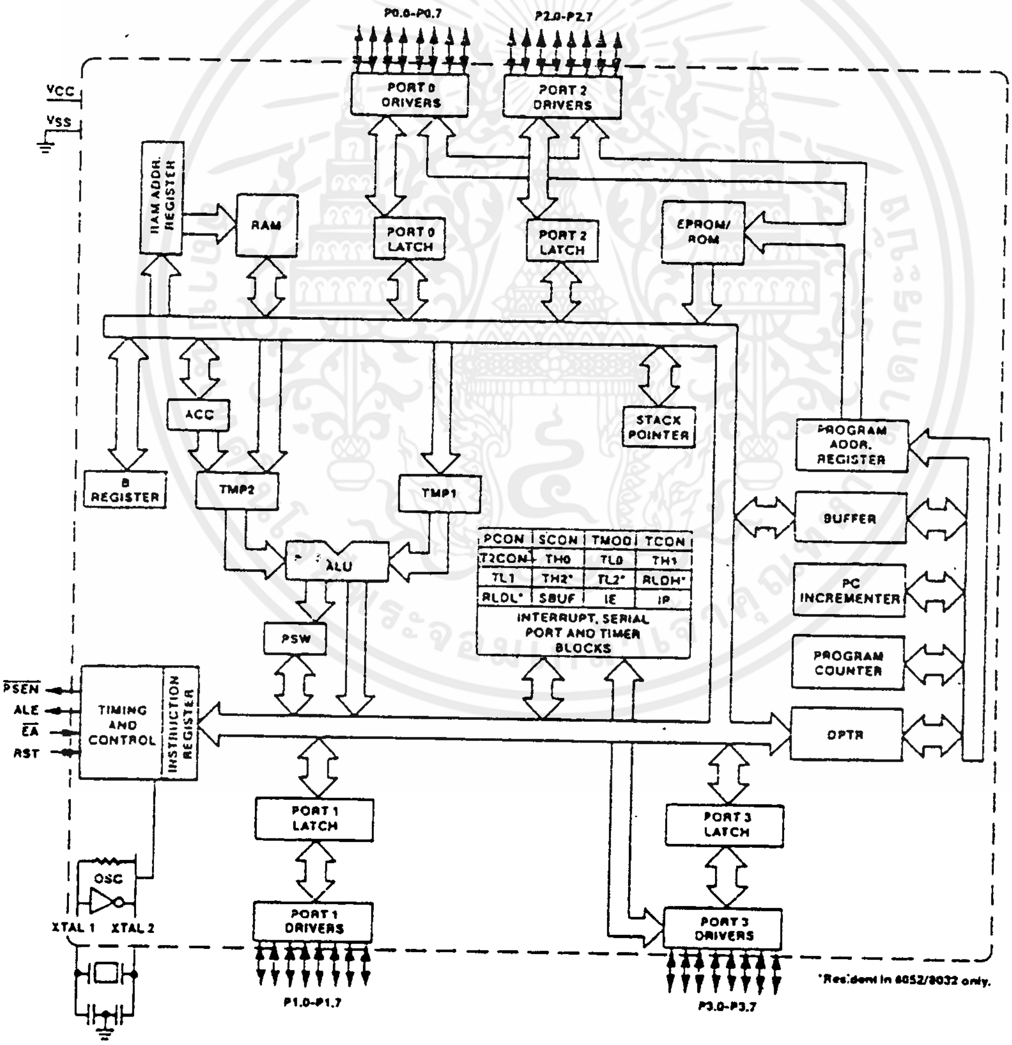
- ขา EA/ Vpp (ขา 31) เป็นขาสำหรับใช้เลือกให้ MCS-51 ทำงานจากโปรแกรมที่อยู่ภายในหรือภายนอกชิป โดยหากขานี้มีสถานะเป็น 0 หมายถึงให้ใช้โปรแกมจากหน่วยความจำที่เก็บหน่วยความจำภายนอก หากขานี้มีสถานะเป็น1 หมายถึงบังคับให้ MCS-51 ใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป และสำหรับ MCS-51 ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป สามารถเลือกให้ทำงานได้ทั้งจากโปรแกรมที่เก็บในหน่วยความจำภายในชิปหรือภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวน์ตามลำดับส่วนใน MCS-51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปให้ต่อขานี้ลงกราวด์เสมอ

- ขา XTAL 1(ขา 19) ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุตเข้าสู่วงจรออสซิเลเตอร์

- ขา XTAL 2 (ขา 18) ใช้ต่อคริสตอลภายนอก โดยเป็นเอาท์พุตออกจากวงจรออสซิเลเตอร์

3.4.2 โครงสร้างภายในของ AT89C51

โครงสร้าง ภายในชิป ไมโครคอนโทรลเลอร์ AT89C51 มีดังแสดงในรูปที่ 3.6

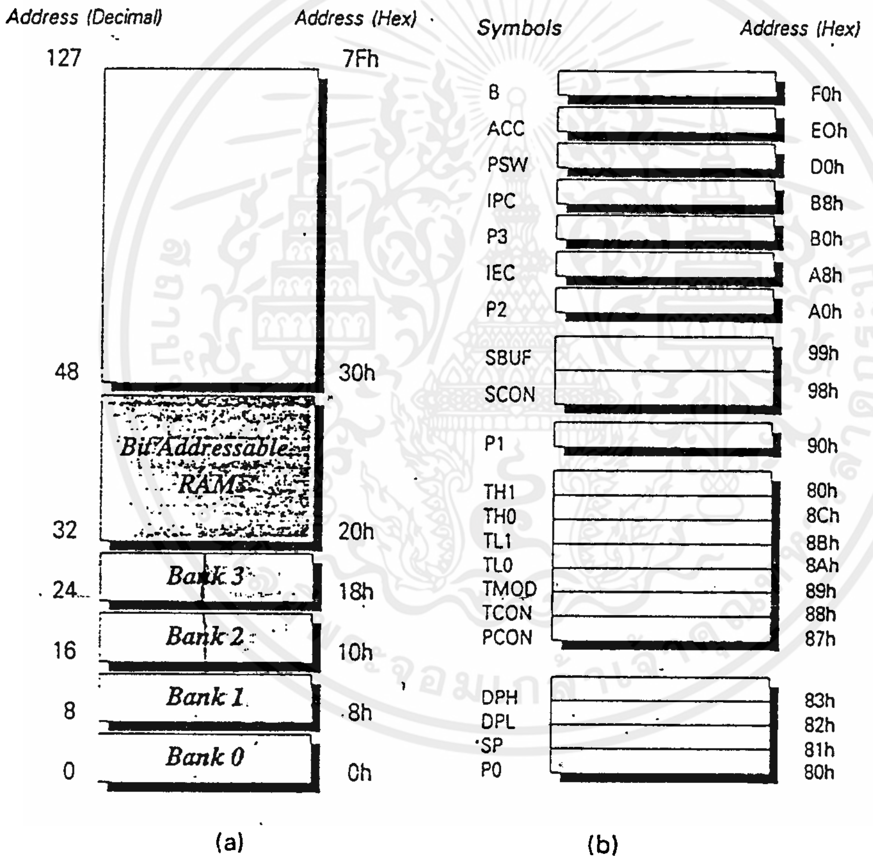


รูปที่ 3.6 โครงสร้างภายในของ AT89C51

3.4.3 โครงสร้างหน่วยความจำภายใน AT89C51

ไมโครคอนโทรลเลอร์ AT89C51จะแบ่งหน่วยความจำออกเป็นสองส่วนคือ

1. หน่วยความจำสำหรับเก็บโปรแกรม (Program Memory) จะใช้เก็บโปรแกรมควบคุมการทำงานของชิปโดยที่หน่วยความจำส่วนนี้มีขนาด 4 กิโลไบต์
2. หน่วยความจำสำหรับเก็บข้อมูล ซึ่งใช้สำหรับเก็บข้อมูลระหว่างการทำงานโดยหน่วยความจำส่วนนี้ มีขนาด 256 ไบต์ โดยมีการจัดพื้นที่หน่วยความจำส่วนนี้ดังรูปที่ 3.7



รูปที่ 3.7 การจัดพื้นที่หน่วยความจำข้อมูลภายใน ของ AT89C51

3.4.4 รีจิสเตอร์ใช้งานเฉพาะ

เนื่องจาก AT89C51 ถูกออกแบบไว้ใช้ควบคุมระบบโดยเฉพาะ จึงทำให้มีความสามารถเฉพาะตัวหลายอย่าง ซึ่งจำเป็นต้องอาศัยวงจรภายในชิปที่มีเพิ่มขึ้นจากไมโครโปรเซสเซอร์ทั่วไป การควบคุมการทำงานของวงจรภายในไมโครคอนโทรลเลอร์จะกระทำผ่านรีจิสเตอร์ที่ถูกกำหนดหน้าที่ไว้แล้ว ดังนั้นหากต้องการใช้ AT89C51 ให้มีประสิทธิภาพจำเป็นต้องทราบหน้าที่การทำงานของรีจิสเตอร์ ใช้งานเฉพาะแต่ละตัวให้ละเอียด รีจิสเตอร์ใช้งานเฉพาะทั้งหมดจะอยู่ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิปบริเวณที่ใช้เป็นริจิสเตอร์ใช้งานเฉพาะดังได้กล่าวมาแล้ว มีรีจิสเตอร์ใช้งานเฉพาะทั้งหมดใน MCS51 มีดังแสดงในรูปที่ 3.8

ชื่อรีจิสเตอร์	คำจำกัดความ	ความสามารถการอ้างอิงถึงแบบบิต
ACC	Accumulator	ได้
B	B register	ได้
PSW	Program Status word	ได้
SP	Stack Pointer	ได้
DPTR	Data pointer (DPH & DPU)	ได้
PO	Port 0	ได้
P1	Port 1	ได้
P2	Port 2	ได้
P3	Port 3	ได้
IP	Interupt Priority	ได้
IE	Interupt Enable	ได้
TMOD	Timer/counter mode	ไม่ได้
TCON	Timer/counter control	ได้
THO	Timer/counter 0 (high)	ไม่ได้
TLO	Timer/counter 0 (low)	ไม่ได้
TH1	Timer/counter 1(high)	ไม่ได้
TL1	Timer/counter 1(low)	ไม่ได้
SCON	Serial control	ไม่ได้
SBUF	Serial Data buffer	ไม่ได้
PCON	Power control	ไม่ได้

รูปที่ 3.8 รีจิสเตอร์ใช้งานพิเศษ

3.4.5 รีจิสเตอร์ใช้งานทั่วไป

AT89C51 มีริสเตอร์ใช้งานทั่วไปที่ผู้เขียนโปรแกรมสามารถนำไปใช้งานได้คือ รีจิสเตอร์ A,B (อยู่ใน หน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ แต่นับเป็นเป็นรีจิสเตอร์ใช้งานทั่วไปเพราะไม่ มีหน้าที่ใช้งานโดยตรง) และรีจิสเตอร์ใช้งานทั่วไป R0-R7 ซึ่งอยู่ในหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปบริเวณ 128 ไบต์แรก ดังแสดงในรูปที่ 3.6 รีจิสเตอร์จำนวน 8 ตัว (R0-R7) ซึ่งมีชื่อเรียกเหมือนกัน ดังนั้นจำนวนรีจิสเตอร์ทั้ง 4 กลุ่ม (R0-R7) จะถูกเลือกใช้เพียงกลุ่มเดียวเท่านั้น การเลือกใช้งานรีจิสเตอร์ R0-R7 กลุ่มใดกลุ่มหนึ่ง ใน 4 กลุ่ม กระทำโดยการเซตหรือเคลียร์บิท RS0,RS1 ในรีจิสเตอร์ใช้งานเฉพาะ PSW

3.4.6 วิธีการเข้าถึงข้อมูลของ AT89C51

คำสั่งที่ใช้ในการควบคุมการทำงานของ MCS-51 มีสองประเภทคือ คำสั่งที่ต้องการข้อมูลมาดำเนินการเพื่อให้ได้ผลลัพธ์ และคำสั่งที่ไม่ต้องการข้อมูลมาดำเนินการ คำสั่งที่ต้องการข้อมูลจะมีวิธีในการเข้าถึงข้อมูลได้หลายวิธีดังนี้

- วิธีการเข้าถึงข้อมูลโดยตรง
- วิธีการเข้าถึงข้อมูลโดยทางอ้อม
- วิธีการเข้าถึงข้อมูลในรีจิสเตอร์ใช้งานทั่วไป
- วิธีการเข้าถึงข้อมูลในรีจิสเตอร์เฉพาะของตัวคำสั่ง
- วิธีการเข้าถึงข้อมูลที่กำหนดเองโดยตรง
- วิธีการเข้าถึงข้อมูลที่มีตัวชี้อ้างอิง

คำสั่งแต่ละคำสั่งที่ต้องการข้อมูลหรือโอเปอร์แรนด์ (operand) อาจจะมีวิธีในการเข้าถึงข้อมูลในโอเปอร์แรนด์ได้วิธีเดียวหรือหลายวิธีขึ้นกับคำสั่งแต่ละคำสั่ง รายละเอียดของวิธีการเข้าถึงข้อมูลของโอเปอร์แรนด์แต่ละวิธีมีดังนี้

1) วิธีการเข้าถึงข้อมูลโดยการตรง

เป็นวิธีการกำหนดตำแหน่งหน่วยความจำโดยตรงในคำสั่ง บริเวณหน่วยความจำที่สามารถอ้างได้โดยวิธีนี้ จะเป็นหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายในชิปเฉพาะบริเวณ 128 ไบต์แรก และหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป รวมทั้งหน่วยความจำสำหรับเก็บข้อมูลภายในชิปที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ

2) วิธีการเข้าถึงข้อมูลโดยทางอ้อม

เป็นวิธีการเข้าถึงข้อมูลโดยทางอ้อม โดยค่าตำแหน่งหน่วยความจำจะอยู่ในรีจิสเตอร์เฉพาะบางตัว นั่นคือวิธีนี้จะใช้ค่าในรีจิสเตอร์ เป็นตัวชี้ตำแหน่งหน่วยความจำ หน่วยความจำที่สามารถใช้วิธีการเข้าถึงแบบนี้ได้คือ หน่วยความจำสำหรับเก็บข้อมูลที่ใช้เก็บข้อมูลทั่วไปบริเวณ 128 ไบต์ล่างและ 128 ไบต์บน รวมทั้งหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป รีจิสเตอร์ที่สามารถนำมาใช้เป็นตัวชี้ตำแหน่งความจำมีดังต่อไปนี้

- รีจิสเตอร์ใช้งานทั่วไป R0 ,R1 ของแต่ละกลุ่ม
- รีจิสเตอร์ใช้งานเฉพาะ SP
- รีจิสเตอร์ใช้งานเฉพาะ DPTR

การใช้วิธีการเข้าถึงข้อมูลโดยทางอ้อมนี้ รีจิสเตอร์ ที่เก็บค่าตำแหน่งหน่วยความจำต้องระบุเครื่องหมาย @ ไว้ข้างหน้าเช่น

MOV A, @ R0

MOVX@ DPTR,A

3) วิธีการเข้าถึงข้อมูลในริจิสเตอร์ใช้งานทั่วไป (Register Instruction)

งานในขณะนั้น โดยในข้อมูลที่ต้องการจะอยู่ในรีจิสเตอร์ใช้งานทั่วไป R0-R7 ของแต่ละกลุ่มรีจิสเตอร์ที่ถูกเลือกใช้การทำงานจริงๆ ซีพียู จะตรวจสอบกลุ่มรีจิสเตอร์ที่ถูกเลือกใช้งานจากบิต RS0,RS1 ในรีจิสเตอร์ใช้งานเฉพาะ PSW เอง

4) วิธีการเข้าถึงข้อมูลในรีจิสเตอร์เฉพาะของคำสั่ง (Register - Specific)

คำสั่งบางคำสั่งของ AT89C51 ดังนั้นในรหัสคำสั่ง (Opcode) ของคำสั่งประเภทนี้ AT89C51 จะรู้เองว่าต้องประมวณผลกับรีจิสเตอร์ตัวใด เช่น accumulator , DPTR, SP ดังนั้นในรหัสคำสั่ง (Opcode) ของคำสั่งประเภทนี้ AT89C51 จะรู้ได้เองว่าต้องประมวลผลกับรีจิสเตอร์ตัวใด
ด้วยเหตุนี้คำสั่งในกลุ่มนี้จึงไม่ต้องบอกตำแหน่งของ รีจิสเตอร์ใช้งานเฉพาะคำสั่งนี้แต่อย่างใดเลย เช่น

MOV A , #data

MOV DPTR, #data

จากตัวอย่างนี้เราไม่จำเป็นต้องระบุตำแหน่งของรีจิสเตอร์ A , DPTR ในรหัสคำสั่งทั้งสองแต่อย่างใด เพราะ MCS-51 จะทราบเองว่าเป็นรีจิสเตอร์ทั้งสองจากรหัสของคำสั่ง

5) วิธีการเข้าถึงข้อมูลที่กำหนดเองโดยตรง (Immediate Constants)

เป็นการกำหนดค่าข้อมูลให้กับคำสั่งโดยตรง ข้อมูลที่จะนำมาประมวลผลในคำสั่งจะอยู่ตามหลังรหัสคำสั่งทั้งนี้จะต้องใช้เครื่องหมาย “ # “ ระบุหน้าข้อมูลที่ต้องการ เช่น

MOV A ,# 100

6 วิธีการเข้าถึงข้อมูลโดยใช้ตัวชี้อ้างอิง (Indexed Addressing)

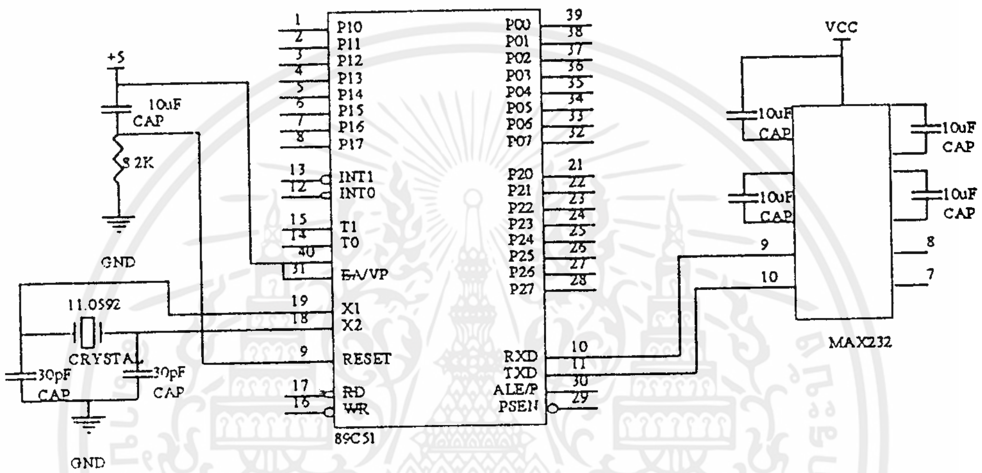
ข้อมูลที่ใช้วิธีการอ้างอิงแบบนี้จะเป็นข้อมูลที่อยู่ในหน่วยความจำสำหรับเก็บโปรแกรมภายในหรือภายนอกเท่านั้น จุดประสงค์ของการอ้างข้อมูลแบบนี้ มีไว้เพื่อใช้ในการเปิดหาค่าข้อมูลที่เก็บไว้ในหน่วยความจำสำหรับเก็บโปรแกรมซึ่งข้อมูลไม่สูญหายแม้ไม่มีพลังงาน ในการทำงานของคำสั่งที่ใช้การอ้างอิงนี้ จะใช้ค่าของรีจิสเตอร์ใช้งานเฉพาะ DPTR หรือ PC มารวมกับค่าในรีจิสเตอร์ A เพื่อชี้ไปยังตำแหน่งของหน่วยความจำสำหรับเก็บโปรแกรมซึ่งเก็บข้อมูลไว้ ดังนั้นค่าในรีจิสเตอร์ใช้งานเฉพาะ DPTR ,PC จะต้องมีค่าเท่ากับตำแหน่งต้นของหน่วยความจำส่วนที่เก็บข้อมูลที่ต้องการ ส่วนค่าของรีจิสเตอร์ A จะเป็นตัวเลือกข้อมูลที่อยู่ในหน่วยความจำเช่น

MOVCA ,@A+DPTR

MOVCA,@A+PC

ความจริงการอ้างข้อมูลวิธีนี้ยังมีที่ใช้ในกลุ่มคำสั่งควบคุมลำดับการทำงานของโปรแกรมโดยการบังคับให้โปรแกรมกระโดดข้ามไปทำงานที่ตำแหน่งใดๆ ในหน่วยความจำซึ่งมีค่าตำแหน่งเท่ากับผลรวมของค่าในรีจิสเตอร์ใช้เฉพาะ DPTR กับรีจิสเตอร์ A ดังตัวอย่างต่อไปนี้

JMP @A+DPTR



รูปที่ 3.9 แสดงการต่อวงจร AT89C51

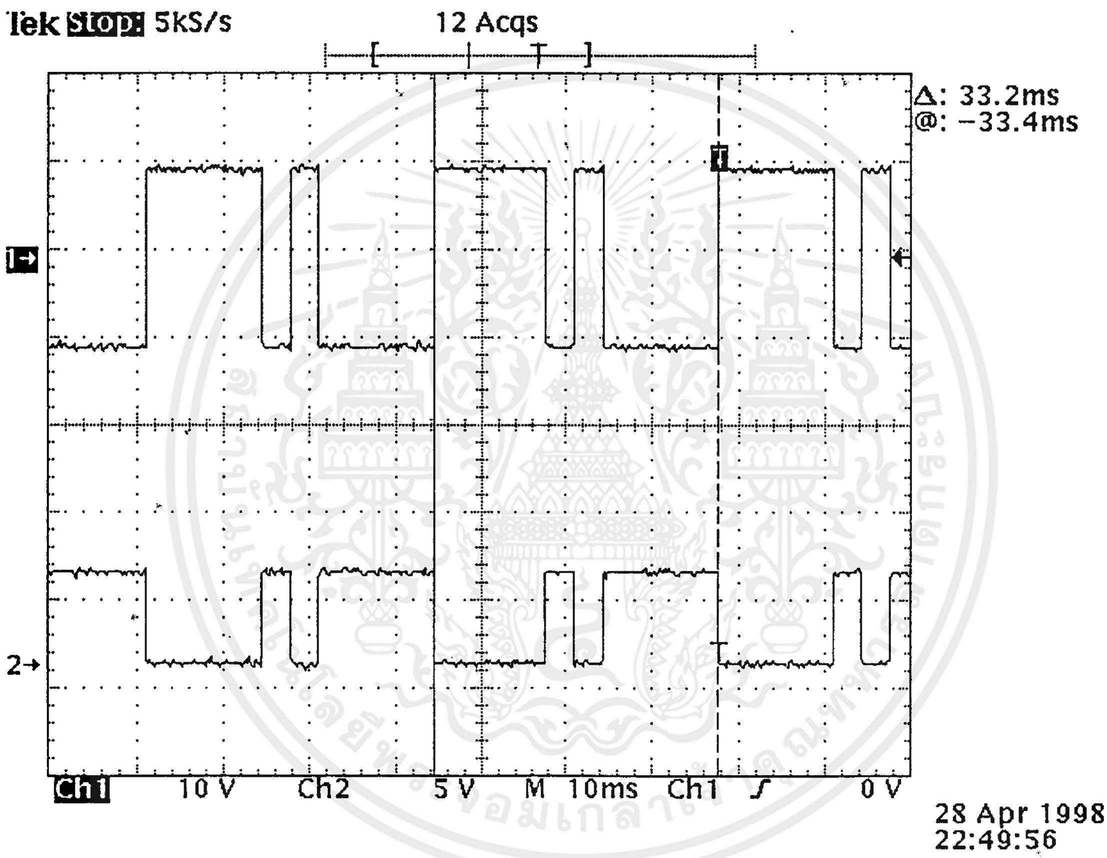
บทที่ 4

การทดลองและผลการทดลอง

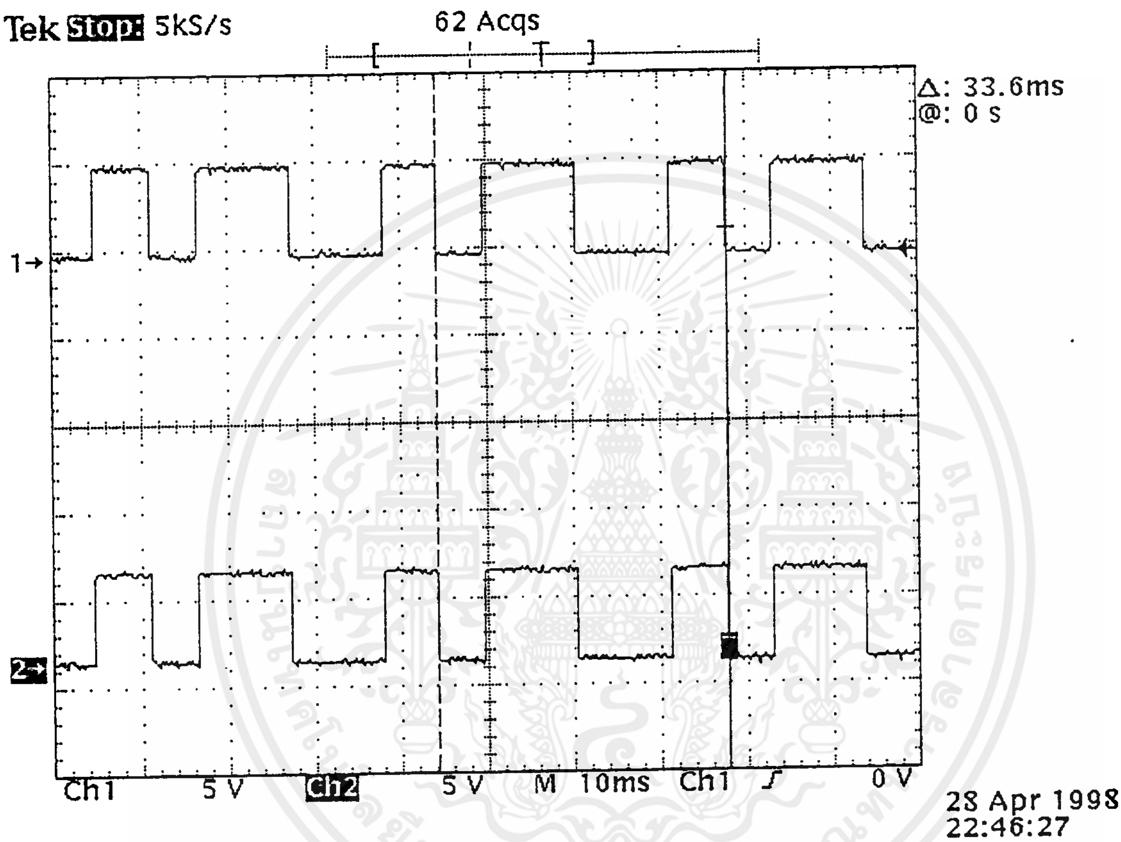
ในโครงงานนี้ได้ทำการทดลองสร้างวงจรดังบทที่ 3

<u>ขั้นตอนในการทดลองคือ</u>

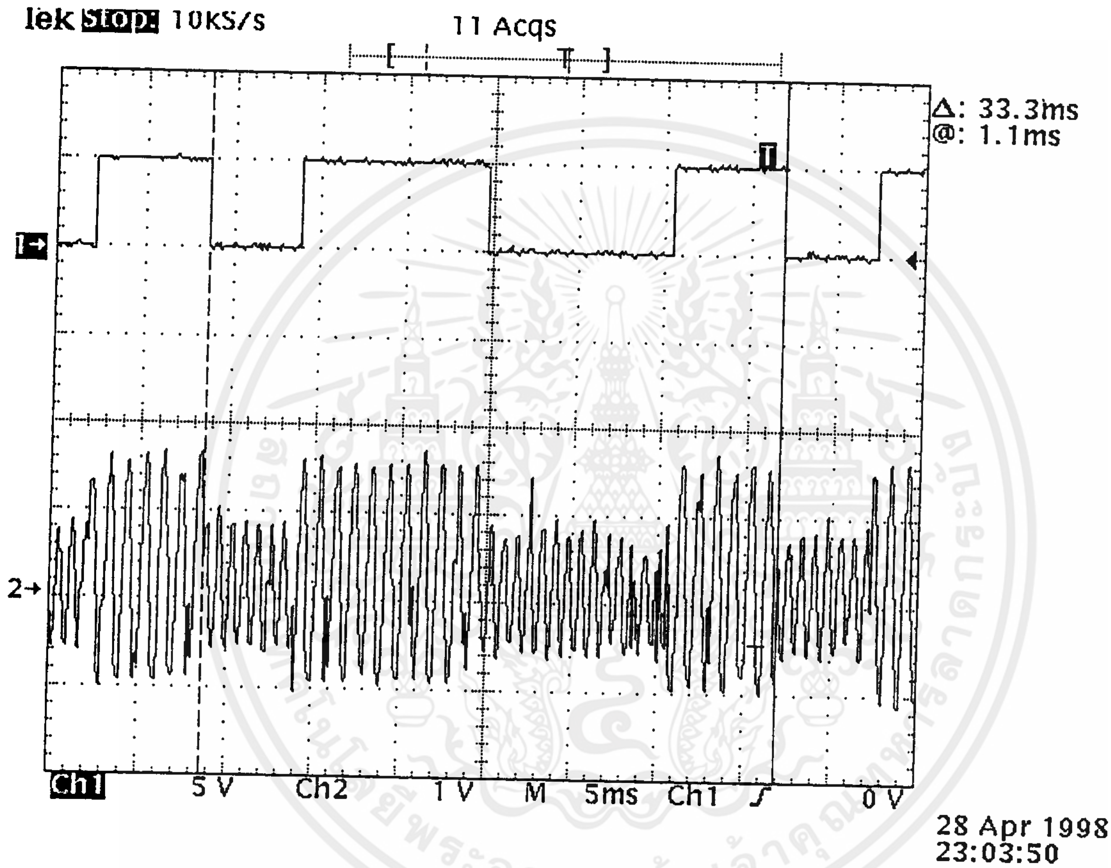
ได้ทำการทดลองส่งข้อมูลสัญญาณข้อมูล จาก คอมพิวเตอร์ โดยใช้ข้อมูล 0FH จากการทดลองจะเห็นได้ว่าอัตราบอดนั้นสามารถดูได้จากผลการทดลองในรูปที่ 4.3 จะเห็นว่าในช่วงเวลา 33.3ms มีการเปลี่ยนแปลงสัญญาณ 6 ครั้งอัตราบอดเท่ากับ 180 ครั้งต่อวินาที มีอัตราการส่งข้อมูลหรือบิทเรทเท่ากับ 360 บิทต่อวินาที



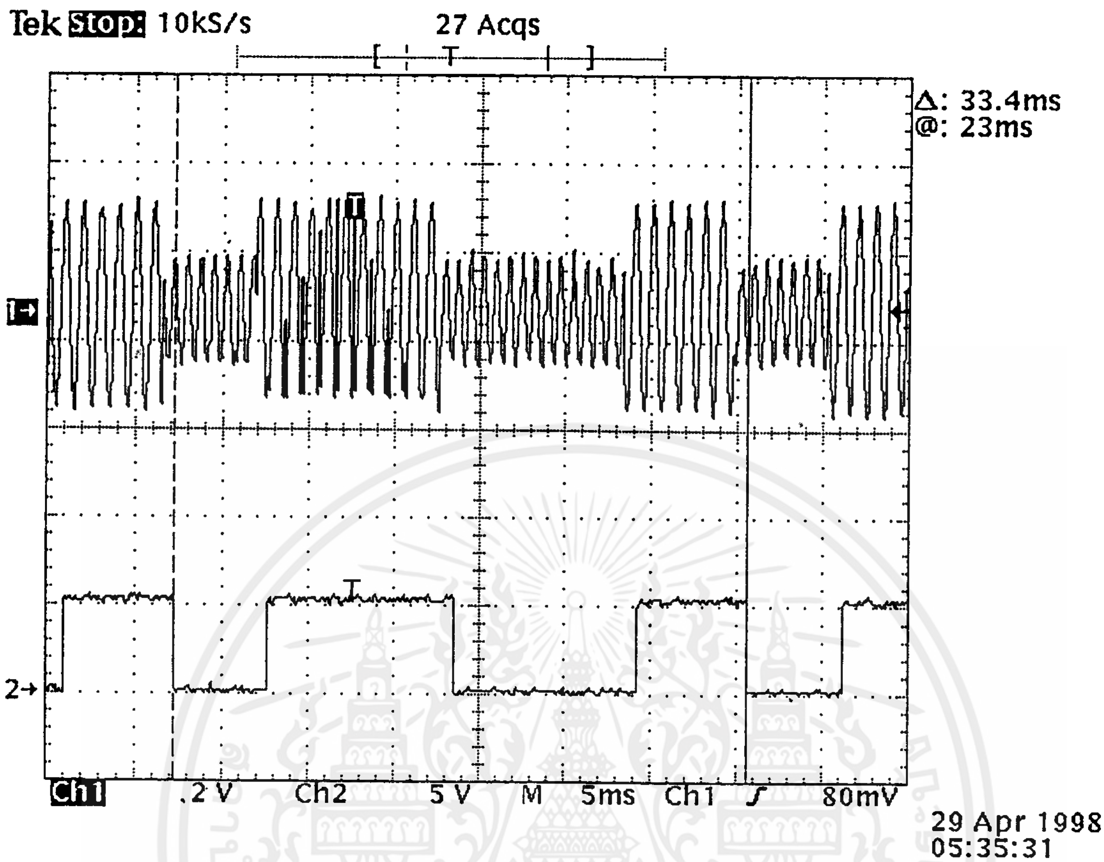
รูปที่ 4.1 แสดงสัญญาณ ที่ออกจากคอมพิวเตอร์ กับสัญญาณที่เอาท์พุทผ่าน IC MAX232 ซึ่งทำหน้าที่แปลงสัญญาณจากระดับ -12 เป็น + 5 และ 12 เป็น 0



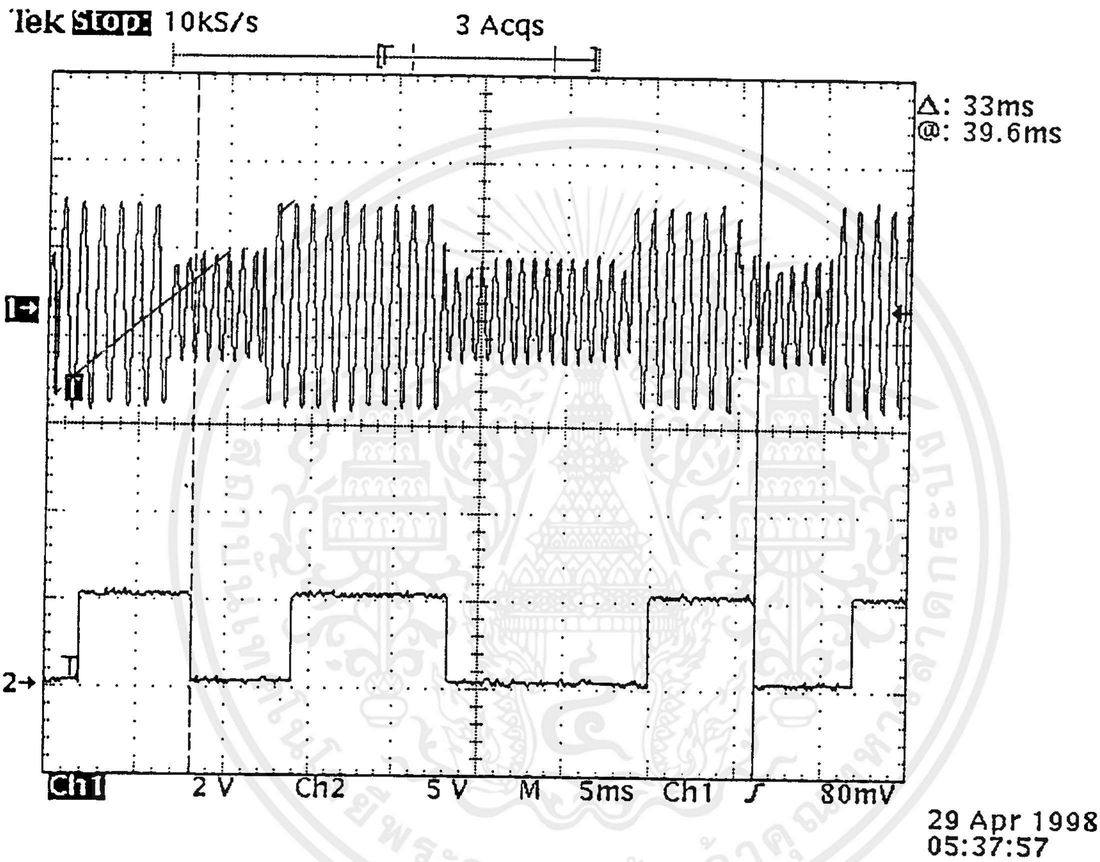
รูปที่ 4.2 แสดงสัญญาณที่ถูกแปลงบิทอนุกรมเป็นขนานที่ขา P1.0 และ P1.1



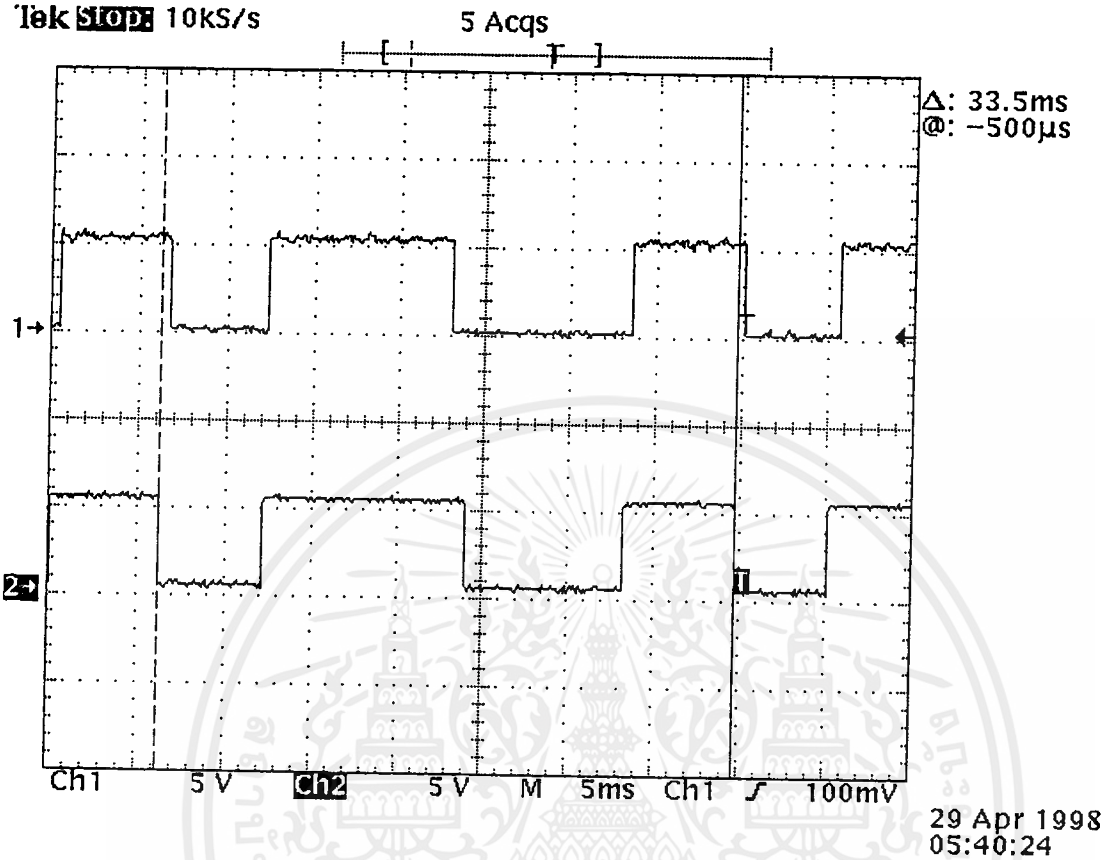
รูปที่ 4.3 แสดงสัญญาณ อินพุทของตัว ดีโคดเดอร์กับสัญญาณไซน์



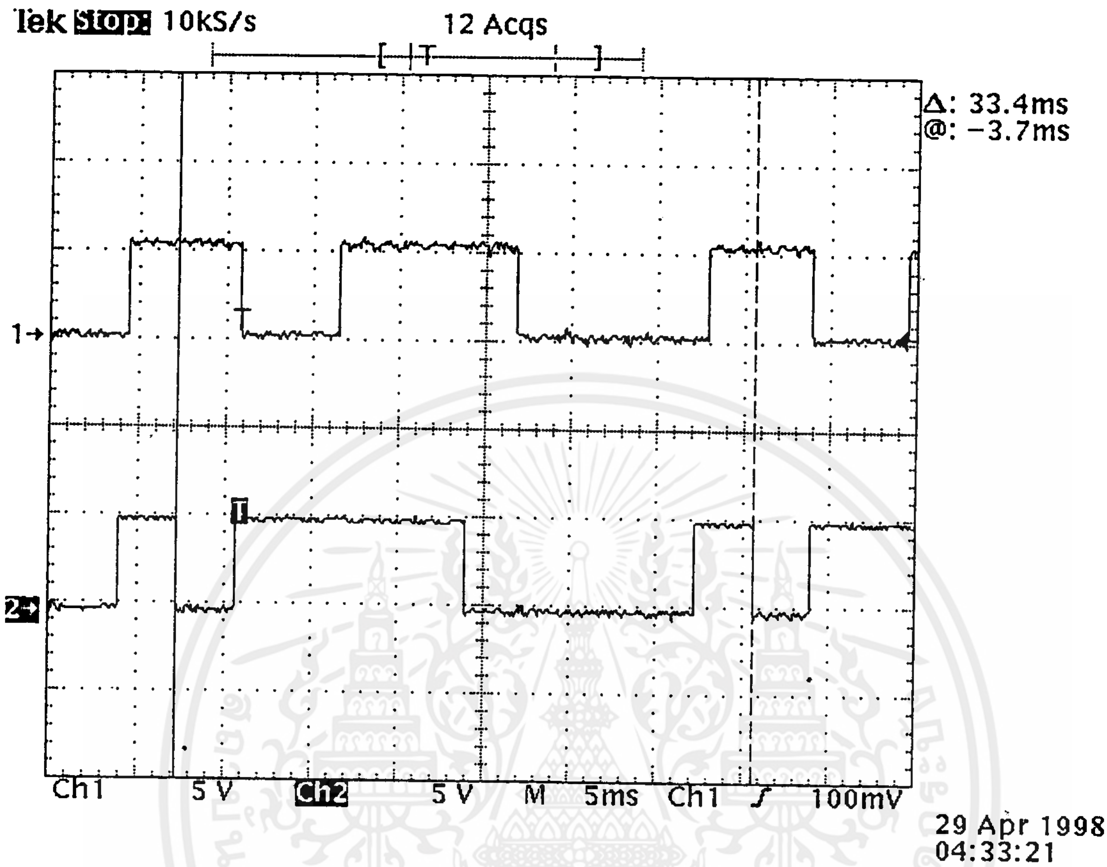
รูปที่ 4.4 แสดงสัญญาณอินพุทไซน์กับเอาท์พุทที่ออกจากวงจร AM Demodulator



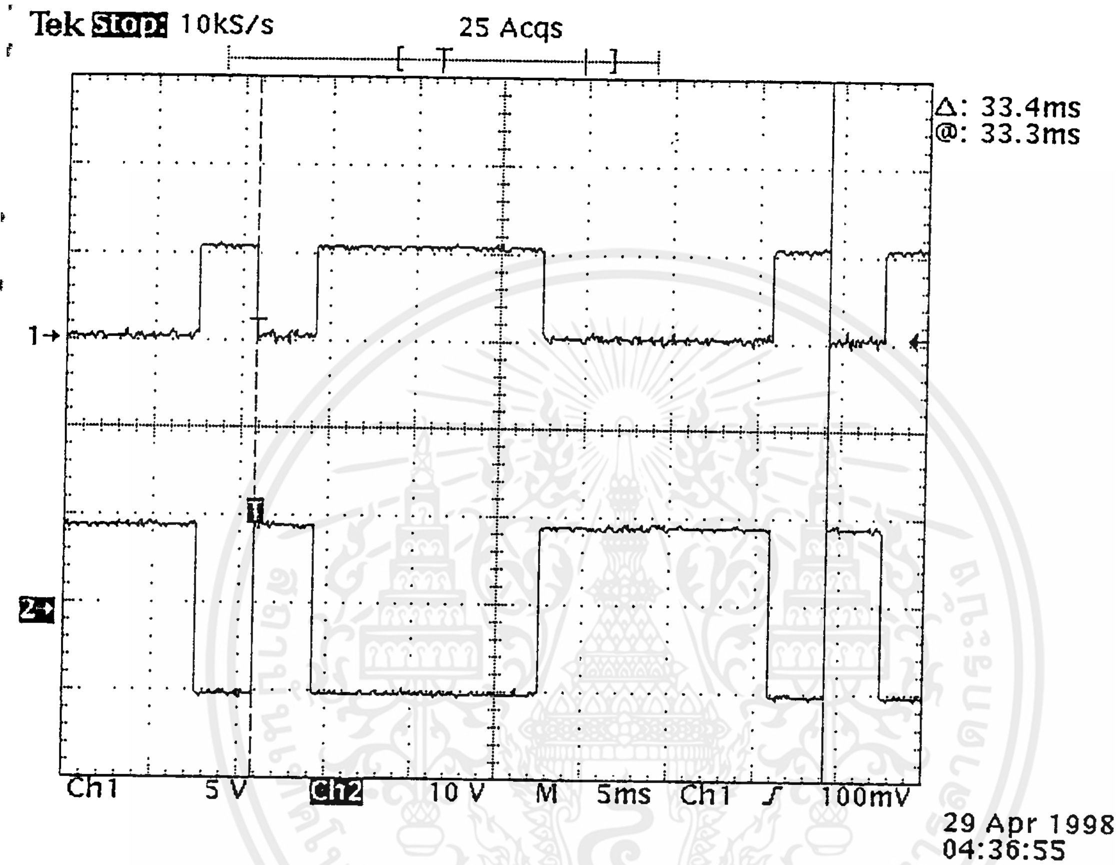
รูปที่ 4.5 แสดงสัญญาณอินพุทไซน์กับเอาท์พุทที่ออกจากวงจร FM Demodulator



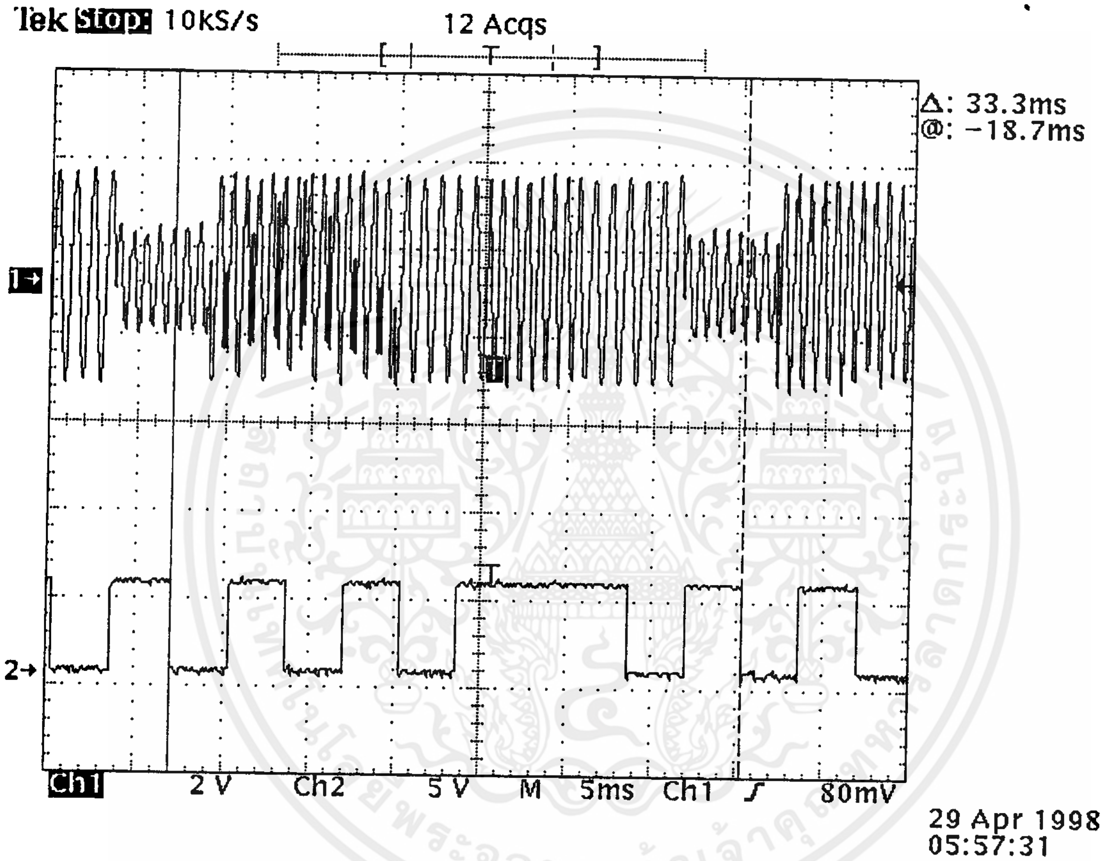
รูปที่ 4.6 แสดงเอาท์พุทของวงจร AM Demodulator , FM Demodulator ซึ่งเป็นอินพุทของ 89C51 ขา P1.6 ,P1.7



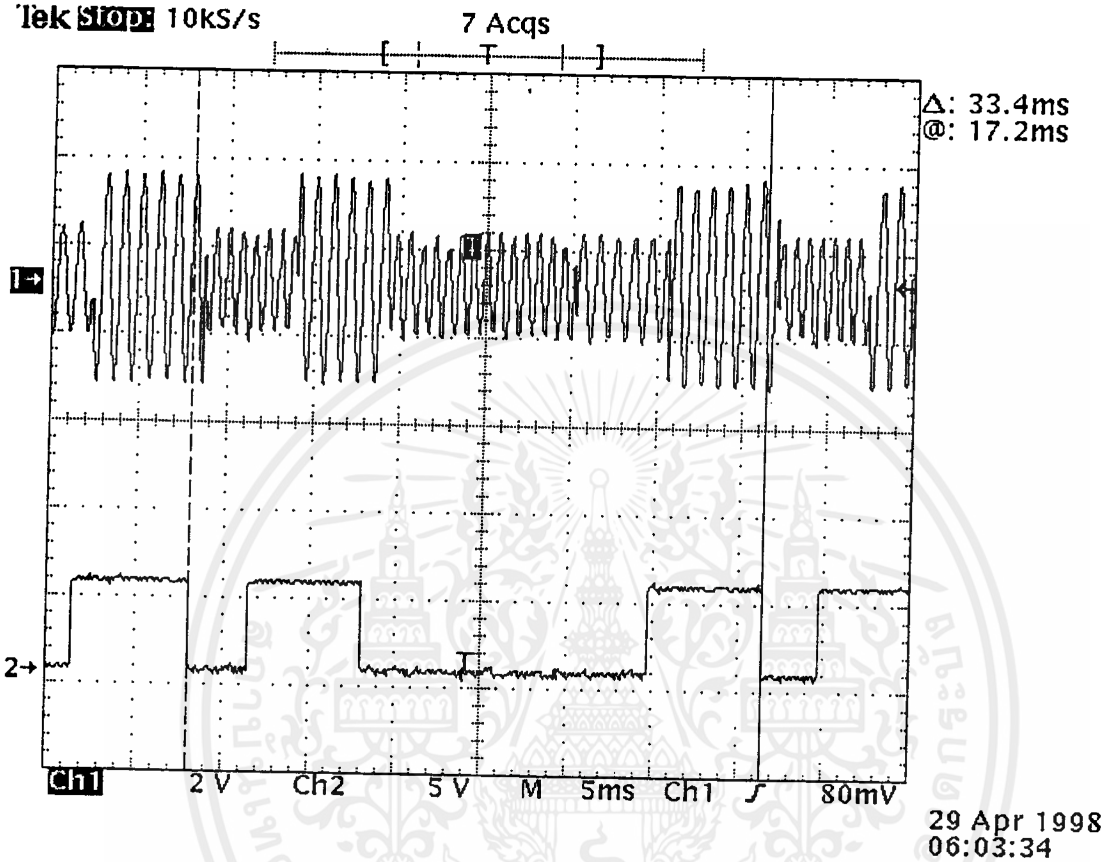
รูปที่ 4.7 แสดงอินพุทของ 89C51 ขา P1.7 กับ output ที่ออกจาก 89C51



รูปที่ 4.8 แสดงเอาท์พุทของขา TXD ของ 89C51 เปรียบเทียบ เอาท์พุทของ MAX232



รูปที่ 4.9 แสดงสัญญาณไซน์ .กับข้อมูล ' 75H '



รูปที่ 4.10 แสดงสัญญาณไซน์ กับข้อมูล ‘ 83H ‘

บทที่ 5

บทวิจารณ์และบทสรุป

ในโครงงานนี้ได้ทำการทดลองสร้างสัญญาณไซน์(sine)จากส่วนกำเนิดสัญญาณซึ่งใช้ อีพรอม (EPROM)ในการเก็บค่าสัญญาณไซน์ 1 ลูกคลื่น (256 ค่า) ใช้สัญญาณนาฬิกามาวนอ่านค่าที่เก็บไว้ทำให้ได้สัญญาณไซน์ที่มีค่าความถี่ที่ต้องการออกมาได้ เมื่อนำไปผ่านวงจรอินเวอร์ติ้งแอมป์ (inverting amp) ก็จะได้สัญญาณไซน์ที่มีขนาดเพิ่มขึ้นจาก 3 Vp-p เป็น 6 Vp-p ดังนั้นในส่วนสัญญาณไซน์ได้ทำการสร้างสัญญาณไซน์ 4 รูปแบบ ขึ้นคือ รูปแบบที่ 1 ความถี่ 1.0 KHz 3Vp-p รูปแบบที่ 2 ความถี่ 1.0KHz 6Vp-p รูปแบบที่ 3 ความถี่ 1.333 KHz 3 Vp-p รูปแบบที่ 4 ความถี่ 1.333 KHz 6 Vp-p

จากนั้นนำสัญญาณไซน์ที่ได้นี้ไปผ่านวงจร ดีโคดเดอร์ (Decoder) ของอนาล็อกสวิตช์ ซึ่งต้องมีบิท 00 เข้ามาผ่านตัวดีโคดเดอร์จะใช้เอาท์พุททีขา 1 เป็น High ขาอื่นๆ เป็น low สวิตช์ที่ต่ออยู่กับ ขานี้ก็จะทำงานได้มีญญาณไซน์ที่มีความถี่ 1.3 KHz 3Vp-p ออกมา

สำหรับวงจร AM Demodulator นั้นใช้ Fullwave detector วงจร FM Demodulator ใช้ XR-2211 และการแปลงบิทจากอนุกรม เป็น ขนานนั้นใช้ AT80C51และ ส่วนทำการส่งข้อมูล ‘0FH’ จากคอมพิวเตอร์ พบปัญหาในเรื่องการดีมอดสัญญาณ ASK และ FSK จะเห็นว่าเกิดการดีเลย์ไปเล็กน้อย จึงทำให้เอาท์พุทที่ได้จากการรวมบิททำงานผิดพลาดเล็กน้อย

หนังสืออ้างอิง

[1] KAMILO FEHER, "Digital Communications ", Prentice Hall, 1992

[2] JACK SMITH ," Modern Communication Circuit ", McGraw, Hill,1982

[3] STEPHEN G WILSON, " DIGITAL MODULATION AND CODING ", Prentice Hall,1991

[4] Friend, Fiko , Baker and Bellamy, " Understanding Data Communication", 1991

[5] Motorola Telecommunication Device Data Motorola Inc, 1984

[6] บัณฑิต โรจน์อารยานนท์ " หลักการไฟฟ้าสื่อสาร ", จุฬาลงกรณ์มหาวิทยาลัย, 2538

[7] ประสิทธิ์ วิทยธีราภรณ์ " เทคนิกการสื่อสารด้วยโมเด็ม ", ฟิสิกส์เซ็นเตอร์ , 2538

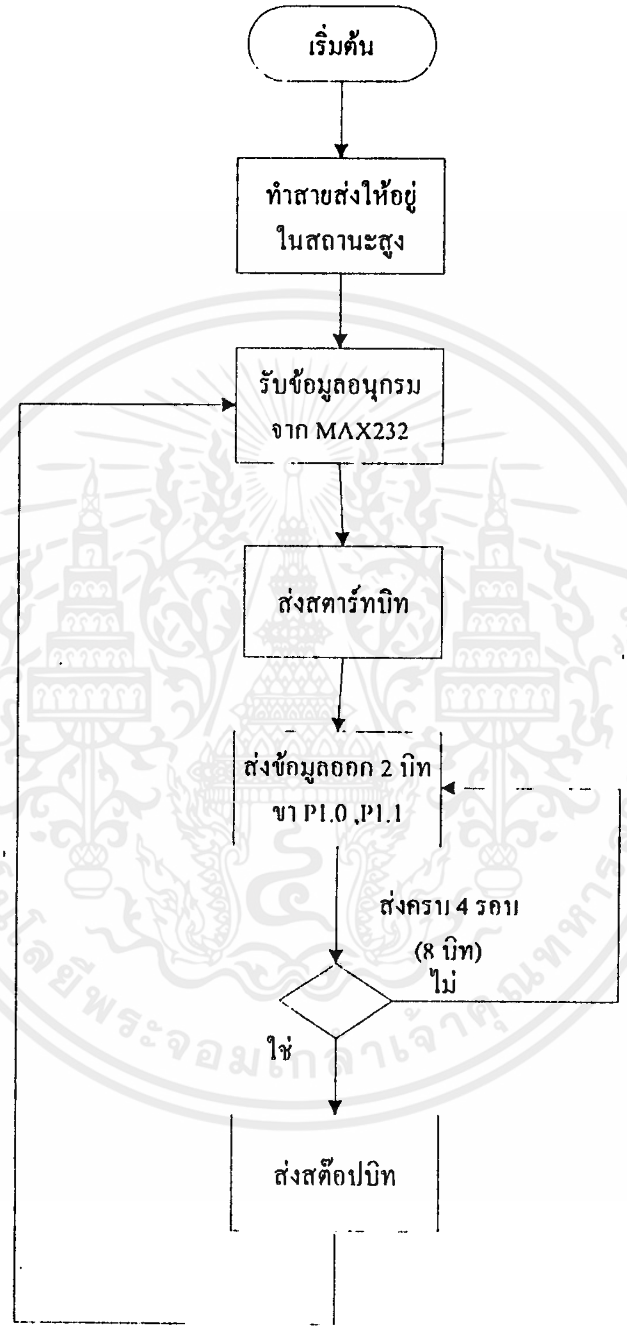
[8] ดร.สุวิพล สิทธิชีวภาค " พื้นฐานแห่งการสื่อสารข้อมูล ", สมาคมโทรคมนาคมแห่งประเทศไทย , 2521

[9] วิวัฒน์ กิรานนท์ " การสื่อสารข้อมูล " , Japan International Cooperation Agency (JICA), 2535

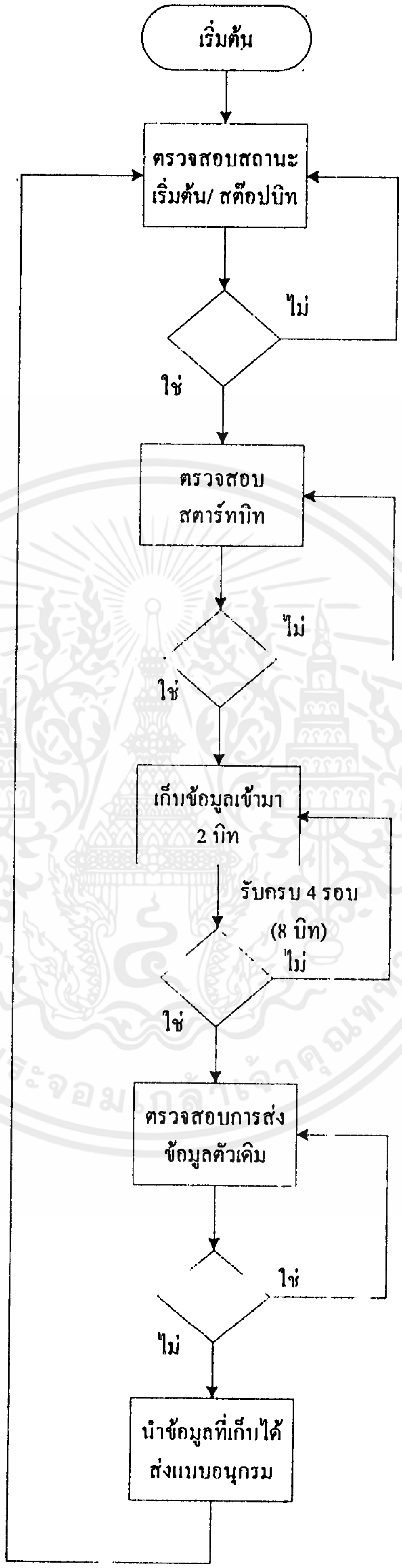
[10]ปราโมทย์ วาดเขียน และ ดร. วิวัฒน์ กิรานนท์ , " พื้นฐานการสื่อสารข้อมูล ,"สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2536

[11] บัณฑิต บัวบูชา , รัฐวุฒิ ประทุมราช , รุ่งแสง เครือไวศยวรรณ และวันชัย คุณากรวงศ์ , " ทฤษฎีและการออกแบบวงจรดิจิตอล เล่ม 2 ", ฟิสิกส์เซ็นเตอร์ , 2536

ภาคผนวก



ภาคผนวกที่1 ขั้นตอนการแปลงบิทจากอนุกรมเป็นขนาน 2 บิท



ภาคผนวกที่2 ขั้นตอนการแปลงบิทจากขนาน 2 บิทเป็นอนุกรม

```
        ORG 0000H
        MOV P1,#0FFH        [2]
        MOV PCON,#00H       [2]
        MOV SCON,#40H       [2]
        MOV TMOD,#20H       [2]
        MOV TH1,#0A0H       [2]
        MOV IE,#91H                 [2]
        SETB REN            [1]
        SETB TI             [1]     [14]

STOP:   MOV B,P1            [2]
        ANL B,#0C0H                 [2]
        MOV R2,B            [2]
        CJNE R2,#0C0H,STOP          [2x]

START:  MOV B,P1            [2]
        ANL B,#0C0H                 [2]
        MOV R2,B            [2]
        CJNE R2,#00H,START          [2x]

       CALL DELAY2                  [2537]

        MOV A,#00H                  [1]
        MOV R4,#03H                 [1]

LOOP:   CALL DELAY          [5067]
        MOV B,P1            [2]
        ANL B,#0C0H                 [2]
        MOV R3,B            [2]
        ORL A,R3            [1]
        RR A                [1]
        RR A                [1]
        DJNZ R4,LOOP        [2x]  5509.63 usec

        CALL DELAY                  [5067]
        MOV B,P1            [2]
        ANL B,#0C0H                 [2]
        MOV R3,B            [2]
        ORL A,R3            [1]

WAIT: JNB TI,WAIT                   [2]     5507.46 usec
        CLR TI              [1]
        SETB TR1            [1]
        MOV SBUF,A                  [1]
        SJMP STOP           [2]

DELAY:  MOV R1,#18H         [5067]          <5497.695 usec>
 DEL2:  MOV R0,#68H
 DEL1:  DJNZ R0,DEL1
        DJNZ R1,DEL2
        RET

DELAY2: MOV R1,#0EH         [2537]          <2752.645 usec>
  DEL4: MOV R0,#5AH
  DEL3: DJNZ R0,DEL3
        DJNZ R1,DEL4
        RET

END
```

ภาคผนวกที่3 โปรแกรมการแปลงบิทขนาน 2 บิทเป็นอนุกรม

```
          ORG 0000H
          MOV PCON,#00H      [2]
          MOV SCON,#50H      [2]
          MOV TMOD,#20H      [2]
          MOV TH1,#0A0H      [2]
          MOV IE,#91H                [2]
          SETB REN           [1]
          SETB TR1           [1]     [12]

MAIN:     MOV P1,#03H        [2]
          CALL DELAY                 [5043]

WAIT:     JNB RI,WAIT        [2x]            <32864.65 usec>
          CLR RI             [1]
          MOV A,SBUF                 [1]

          MOV P1,#00H                [2]            stop bit = 5480.435 usec
          CALL DELAY                 [5043]
          MOV R2,#04H                [1]

  TX:     MOV P1,A           [1]             start bit = 5473.825 usec
          CALL DELAY                 [5043]             data bit = 5477.08
usec
          RR A               [1]
          RR A               [1]
          DJNZ R2,TX                 [2x]
          SJMP MAIN          [2]

DELAY:    MOV R1,#50H
 DEL1:    MOV R0,#1EH        [5043]          <5471.655 usec>
 DEL2:    DJNZ R0,DEL2
          DJNZ R1,DEL1
          RET

END
```

ภาคผนวกที่4 โปรแกรมการแปลงบิทอนุกรม่เป็นขนาน 2 บิท

National Semiconductor

CD4020BM/CD4020BC 14-Stage Ripple Carry Binary Counters CD4040BM/CD4040BC 12-Stage Ripple Carry Binary Counters CD4060BM/CD4060BC 14-Stage Ripple Carry Binary Counters

General Description

The CD4020BM/CD4020BC, CD4060BM/CD4060BC are 14-stage ripple carry binary counters, and the CD4040BM/CD4040BC is a 12-stage ripple carry binary counter. The counters are advanced one count on the negative transition of each clock pulse. The counters are reset to the zero state by a logical "1" at the reset input independent of clock.

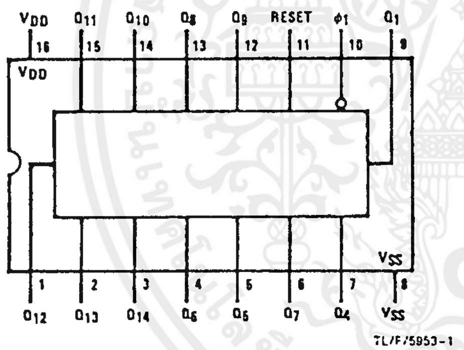
Features

- Wide supply voltage range — 1.0V to 15V
- High noise immunity — 0.45 V_{DD} (typ.)
- Low power TTL compatibility — Fan out of 2 driving 74L or 1 driving 74LS
- Medium speed operation — 8 MHz typ. at V_{DD} = 10V
- Schmitt trigger clock input

Connection Diagrams

Dual-In-Line Package

CD4020BM/CD4020BC



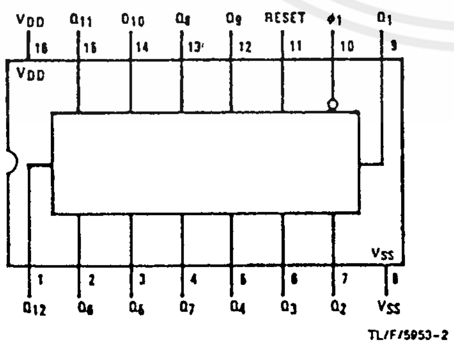
Top View

Order Number CD4020B*, CD4040B* or CD4060B*

*Please look into Section 8, Appendix D for availability of various package types.

Dual-In-Line Package

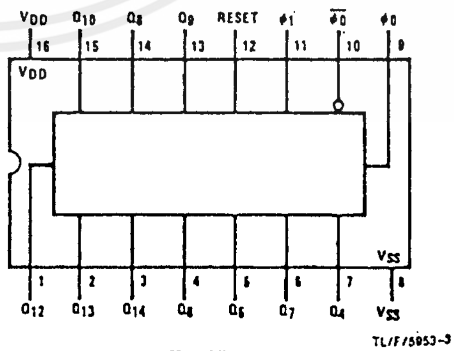
CD4040BM/CD4040BC



Top View

Dual-In-Line Package

CD4060BM/CD4060BC



Top View

Absolute Maximum Ratings (Notes 1 and 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage (V_{DD})	−0.5V to +18V
Input Voltage (V_{IN})	−0.5V to V_{DD} +0.5V
Storage Temperature Range (T_S)	−65°C to +150°C
Package Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L) (Soldering, 10 seconds)	260°C

Recommended Operating Conditions

Supply Voltage (V_{DD})	+3V to +15V
Input Voltage (V_{IN})	0V to V_{DD}
Operating Temperature Range (T_A)	
CD40XXBM	−55°C to +125°C
CD40XXBC	−40°C to +85°C

DC Electrical Characteristics CD40XXBM (Note 2)

Symbol	Parameter	Conditions	−55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
[illegible]	Quiescent Device Current	V_{DD} = 5V, V_{IN} = V_{DD} or V_{SS}		5			5		150	μA
		V_{DD} = 10V, V_{IN} = V_{DD} or V_{SS}		10			10		300	μA
		V_{DD} = 15V, V_{IN} = V_{DD} or V_{SS}		20			20		600	μA
[illegible]	Low Level Output Voltage	V_{DD} = 5V		0.05		0	0.05		0.05	V
		V_{DD} = 10V		0.05		0	0.05		0.05	V
		V_{DD} = 15V		0.05		0	0.05		0.05	V
[illegible]	High Level Output Voltage	V_{DD} = 5V	4.95		4.95	5		4.95		V
		V_{DD} = 10V	9.95		9.95	10		9.95		V
		V_{DD} = 15V	14.95		14.95	15		14.95		V
[illegible]	Low Level Input Voltage	V_{DD} = 5V, V_O = 0.5V or 4.5V		1.5		2	1.5		1.5	V
		V_{DD} = 10V, V_O = 1.0V or 9.0V		3.0		4	3.0		3.0	V
		V_{DD} = 15V, V_O = 1.5V or 13.5V		4.0		6	4.0		4.0	V
[illegible]	High Level Input Voltage	V_{DD} = 5V, V_O = 0.5V or 4.5V	3.5		3.5	3		3.5		V
		V_{DD} = 10V, V_O = 1.0V or 9.0V	7.0		7.0	6		7.0		V
		V_{DD} = 15V, V_O = 1.5V or 13.5V	11.0		11.0	9		11.0		V
[illegible]	Low Level Output Current (See Note 3)	V_{DD} = 5V, V_O = 0.4V	0.64		0.51	0.88		0.36		mA
		V_{DD} = 10V, V_O = 0.5V	1.6		1.3	2.25		0.9		mA
		V_{DD} = 15V, V_O = 1.5V	4.2		3.4	8.8		2.4		mA
[illegible]	High Level Output Current (See Note 3)	V_{DD} = 5V, V_O = 4.6V	−0.64		−0.51	−0.88		−0.36		mA
		V_{DD} = 10V, V_O = 9.5V	−1.6		−1.3	−2.25		−0.9		mA
		V_{DD} = 15V, V_O = 13.5V	−4.2		−3.4	−8.8		−2.4		mA
[illegible]	Input Current	V_{DD} = 15V, V_{IN} = 0V		−0.10		-10^{-5}	−0.10		−1.0	μA
		V_{DD} = 15V, V_{IN} = 15V		0.10		10^{-5}	0.10		1.0	μA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the devices should be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

Note 2. V_{SS} = 0V unless otherwise specified.

Note 3. Data does not apply to oscillator points ϕ_0 and $\overline{\phi_0}$ of CD4060BM/CD4060BC. I_{OH} and I_{OL} are tested one output at a time.

DC Electrical Characteristics 40XXBC (Note 2)

Symbol	Parameter	Conditions	−40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
[illegible]	Quiescent Device Current	V_{DD} = 5V, V_{IN} = V_{DD} or V_{SS}		20			20		150	μA
		V_{DD} = 10V, V_{IN} = V_{DD} or V_{SS}		40			40		300	μA
		V_{DD} = 15V, V_{IN} = V_{DD} or V_{SS}		80			80		600	μA
[illegible]	Low Level Output Voltage	V_{DD} = 5V		0.05		0	0.05		0.05	V
		V_{DD} = 10V		0.05		0	0.05		0.05	V
		V_{DD} = 15V		0.05		0	0.05		0.05	V

DC Electrical Characteristics 40XXBC (Note 2) (Continued)

Symbol	Parameter	Conditions	−40°C Min	−40°C Max	+25°C Min	+25°C Typ	+25°C Max	+85°C Min	+85°C Max	Units
V_{OH}	High Level Output Voltage	V_{DD} = 5V	4.95		4.95	5		4.95		V
		V_{DD} = 10V	9.95		9.95	10		9.95		V
		V_{DD} = 15V	14.95		14.95	15		14.95		V
V_{IL}	Low Level Input Voltage	V_{DD} = 5V, V_O = 0.5V or 4.5V		1.5		2	1.5		1.5	V
		V_{DD} = 10V, V_O = 1.0V or 9.0V		3.0		4	3.0		3.0	V
		V_{DD} = 15V, V_O = 1.5V or 13.5V		4.0		6	4.0		4.0	V
V_{IH}	High Level Input Voltage	V_{DD} = 5V, V_O = 0.5V or 4.5V	3.5		3.5	3		3.5		V
		V_{DD} = 10V, V_O = 1.0V or 9.0V	7.0		7.0	6		7.0		V
		V_{DD} = 15V, V_O = 1.5V or 13.5V	11.0		11.0	9		11.0		V
I_{OL}	Low Level Output Current (See Note 3)	V_{DD} = 5V, V_O = 0.4V	0.52		0.44	0.88		0.36		mA
		V_{DD} = 10V, V_O = 0.5V	1.3		1.1	2.25		0.9		mA
		V_{DD} = 15V, V_O = 1.5V	3.6		3.0	8.8		2.4		mA
I_{OH}	High Level Output Current (See Note 3)	V_{DD} = 5V, V_O = 4.6V	−0.52		−0.44	−0.88		−0.36		mA
		V_{DD} = 10V, V_O = 9.5V	−1.3		−1.1	−2.25		−0.9		mA
		V_{DD} = 15V, V_O = 13.5V	−3.6		−3.0	−8.8		−2.4		mA
I_{IN}	Input Current	V_{DD} = 15V, V_{IN} = 0V		−0.30		-10^{-5}	−0.30		−1.0	μA
		V_{DD} = 15V, V_{IN} = 15V		0.30		10^{-5}	0.30		1.0	μA

AC Electrical Characteristics* CD4020BM/CD4020BC, CD4040BM/CD4040BC

T_A = 25°C, C_L = 50 pF, R_L = 200k, t_r = t_f = 20 ns, unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PHL1}, t_{PLH1}	Propagation Delay Time to Q_1	V_{DD} = 5V		250	550	ns
		V_{DD} = 10V		100	210	ns
		V_{DD} = 15V		75	150	ns
t_{PHL}, t_{PLH}	Interstage Propagation Delay Time from Q_n to Q_{n+1}	V_{DD} = 5V		150	330	ns
		V_{DD} = 10V		60	125	ns
		V_{DD} = 15V		45	90	ns
t_{THL}, t_{TLH}	Transition Time	V_{DD} = 5V		100	200	ns
		V_{DD} = 10V		50	100	ns
		V_{DD} = 15V		40	80	ns
t_{WL}, t_{WH}	Minimum Clock Pulse Width	V_{DD} = 5V		125	335	ns
		V_{DD} = 10V		50	125	ns
		V_{DD} = 15V		40	100	ns
t_{rCL}, t_{fCL}	Maximum Clock Rise and Fall Time	V_{DD} = 5V			No Limit	ns
		V_{DD} = 10V			No Limit	ns
		V_{DD} = 15V			No Limit	ns
f_{CL}	Maximum Clock Frequency	V_{DD} = 5V	1.5	4		MHz
		V_{DD} = 10V	4	10		MHz
		V_{DD} = 15V	5	12		MHz
$t_{PHL(R)}$	Reset Propagation Delay	V_{DD} = 5V		200	450	ns
		V_{DD} = 10V		100	210	ns
		V_{DD} = 15V		80	170	ns
$t_{WH(R)}$	Minimum Reset Pulse Width	V_{DD} = 5V		200	450	ns
		V_{DD} = 10V		100	210	ns
		V_{DD} = 15V		80	170	ns
C_{in}	Average Input Capacitance	Any Input		5	7.5	pF
C_{pd}	Power Dissipation Capacitance			50		pF

*AC Parameters are guaranteed by DC correlated testing.

AC Electrical Characteristics* CD4060BM/CD4060BC

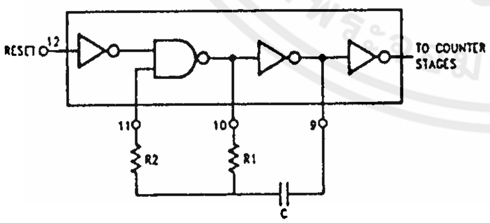
$T_A = 25°C$, $C_L = 50$ pF, $R_L = 200k$, $t_r = t_f = 20$ ns, unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PHL4}, t_{PLH4}	Propagation Delay Time to Q_4	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		550 250 200	1300 525 400	ns ns ns
t_{PHL}, t_{PLH}	Interstage Propagation Delay Time from Q_n to Q_{n+1}	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		150 60 45	330 125 90	ns ns ns
t_{THL}, t_{TLH}	Transition Time	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		100 50 40	200 100 80	ns ns ns
t_{WL}, t_{WH}	Minimum Clock Pulse Width	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		170 65 50	500 170 125	ns ns ns
t_{rCL}, t_{fCL}	Maximum Clock Rise and Fall Time	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$			No Limit No Limit No Limit	ns ns ns
f_{CL}	Maximum Clock Frequency	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$	1 3 4	3 8 10		MHz MHz MHz
$t_{PHL(R)}$	Reset Propagation Delay	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		200 100 80	450 210 170	ns ns ns
$t_{WH(R)}$	Minimum Reset Pulse Width	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		200 100 80	450 210 170	ns ns ns
C_{in}	Average Input Capacitance	Any Input		5	7.5	pF
C_{pd}	Power Dissipation Capacitance			50		pF

*AC Parameters are guaranteed by DC correlated testing.

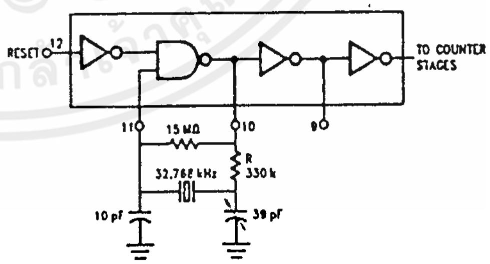
CD4060B Typical Oscillator Connections

RC Oscillator



TL/F/5953-4

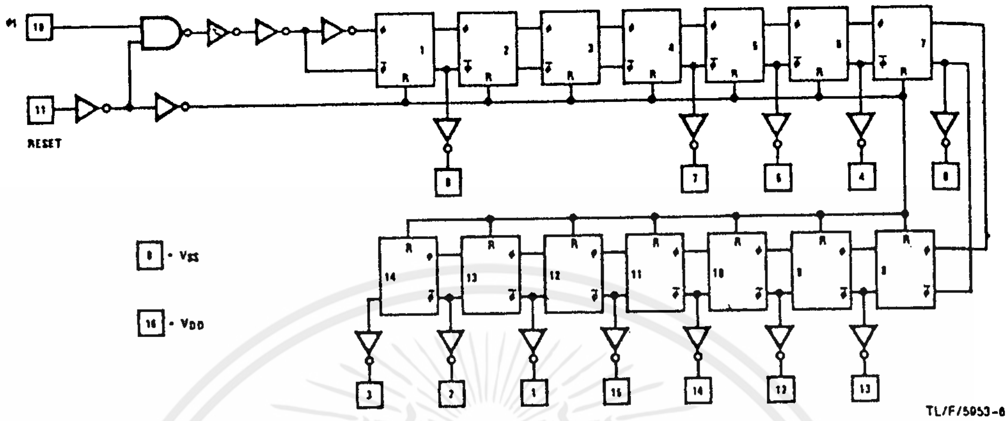
Crystal Oscillator



TL/F/5953-5

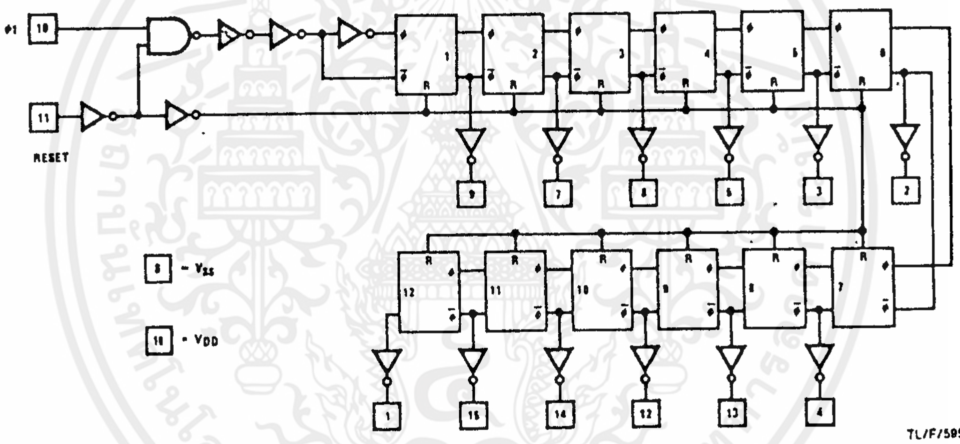
Schematic Diagrams

CD4020BM/CD4020BC Schematic Diagram



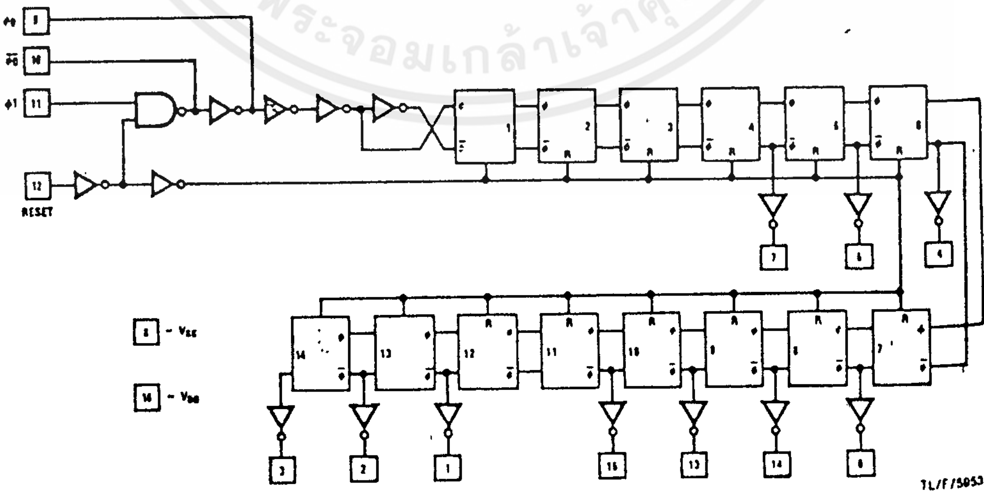
TL/F/5953-6

CD4040BM/CD4040BC Schematic Diagram



TL/F/5953-7

CD4060BM/CD4060BC Schematic Diagram



TL/F/5953-8

National Semiconductor

MM54HC04/MM74HC04 Hex Inverter

General Description

These inverters utilize advanced silicon-gate CMOS technology to achieve operating speeds similar to LS-TTL gates with the low power consumption of standard CMOS integrated circuits.

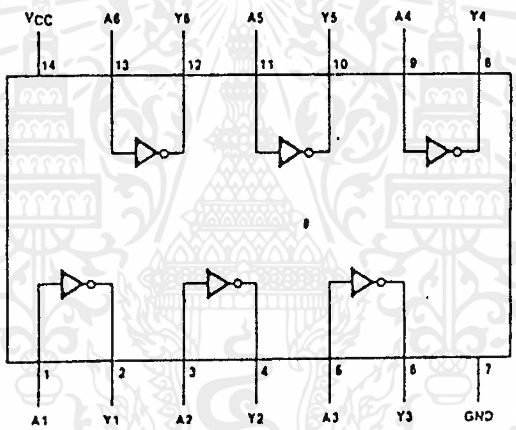
The MM54HC04/MM74HC04 is a triple buffered inverter. It has high noise immunity and the ability to drive 10 LS-TTL loads. The 54HC/74HC logic family is functionally as well as pin-out compatible with the standard 54LS/74LS logic family. All inputs are protected from damage due to static discharge by internal diode clamps to V_{CC} and ground.

Features

- Typical propagation delay: 8 ns
- Fan out of 10 LS-TTL loads
- Quiescent power consumption: 10 μW maximum at room temperature
- Low input current: 1 μA maximum

Connection and Logic Diagrams

Dual-In-Line Package



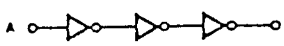
TL/F/5069-1

Top View

Order Number MM54HC04* or MM74HC04*

*Please look into Section 8, Appendix D for availability of various package types

1 of 6 Inverters



TL/F/5069-2

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC})	−0.5 to +7.0V
DC Input Voltage (V_{IN})	−1.5 to V_{CC}+1.5V
DC Output Voltage (V_{OUT})	−0.5 to V_{CC}+0.5V
Clamp Diode Current (I_{IK}, I_{OK})	±20 mA
DC Output Current, per pin (I_{OUT})	±25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	±50 mA
Storage Temperature Range (T_{STG})	−65°C to +150°C
Power Dissipation (P_D)	
(Note 3)	600 mW
S.O. Package only	500 mW
Lead Temperature (T_L)	
(Soldering 10 seconds)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	2	6	V
DC Input or Output Voltage (V_{IN}, V_{OUT})	0	V_{CC}	V
Operating Temp. Range (T_A)			
MM74HC	−40	+85	°C
MM54HC	−55	+125	°C
Input Rise or Fall Times			
(t_r, t_f) V_{CC}=2.0V		1000	ns
V_{CC}=4.5V		500	ns
V_{CC}=6.0V		400	ns

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V_{CC}	T_A=25°C Typ	T_A=25°C	74HC T_A=−40 to 85°C	54HC T_A=−55 to 125°C	Units
				Typ	Guaranteed Limits			
	Minimum High Level Input Voltage		2.0V		1.5	1.5	1.5	V
			4.5V		3.15	3.15	3.15	V
			6.0V		4.2	4.2	4.2	V
	Maximum Low Level Input Voltage**		2.0V		0.5	0.5	0.5	V
			4.5V		1.35	1.35	1.35	V
			6.0V		1.8	1.8	1.8	V
	Minimum High Level Output Voltage	V_{IN}=V_{IL} $\|I_{OUT}\|\le 20\ \mu A$	2.0V	2.0	1.9	1.9	1.9	V
			4.5V	4.5	4.4	4.4	4.4	V
			6.0V	6.0	5.9	5.9	5.9	V
		V_{IN}=V_{IL} $\|I_{OUT}\|\le 4.0$ mA	4.5V	4.2	3.98	3.84	3.7	V
		$\|I_{OUT}\|\le 5.2$ mA	6.0V	5.7	5.48	5.34	5.2	V
	Maximum Low Level Output Voltage	V_{IN}=V_{IH} $\|I_{OUT}\|\le 20\ \mu A$	2.0V	0	0.1	0.1	0.1	V
			4.5V	0	0.1	0.1	0.1	V
			6.0V	0	0.1	0.1	0.1	V
		V_{IN}=V_{IH} $\|I_{OUT}\|\le 4.0$ mA	4.5V	0.2	0.26	0.33	0.4	V
		$\|I_{OUT}\|\le 5.2$ mA	6.0V	0.2	0.26	0.33	0.4	V
	Maximum Input Current	V_{IN}=V_{CC} or GND	6.0V		±0.1	±1.0	±1.0	μA
	Maximum Quiescent Supply Current	V_{IN}=V_{CC} or GND I_{OUT}=0 μA	6.0V		2.0	20	40	μA

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package, −12 mW/°C from 65°C to 85°C; ceramic "J" package, −12 mW/°C from 100°C to 125°C.

Note 4: For a power supply of 5V ±10% the worst case output voltages (V_{OH} and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at V_{CC}=5.5V and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IN}, I_{CC}, and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

**V_{IL} limits are currently tested at 20% of V_{CC}. The above V_{IL} specification (30% of V_{CC}) will be implemented no later than Q1, CY'89.

AC Electrical Characteristics $V_{CC} = 5V, T_A = 25^{\circ}C, C_L = 15\ pF, t_r = t_f = 6\ ns$

Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
t_{PHL}, t_{PLH}	Maximum Propagation Delay		8	15	ns

AC Electrical Characteristics $V_{CC} = 2.0V$ to $6.0V, C_L = 50\ pF, t_r = t_f = 6\ ns$ (unless otherwise specified)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^{\circ}C$		74HC $T_A = -40$ to $85^{\circ}C$	54HC $T_A = -55$ to $125^{\circ}C$
				Typ	Guaranteed Limits		
t_{PHL}, t_{PLH}	Maximum Propagation Delay		2.0V 4.5V 6.0V	55 11 9	95 19 16	120 24 20	145 29 24
t_{TLH}, t_{THL}	Maximum Output Rise and Fall Time		2.0V 4.5V 6.0V	30 8 7	75 15 13	95 19 16	110 22 19
C_{PD}	Power Dissipation Capacitance (Note 5)	(per gate)		20			
C_{IN}	Maximum Input Capacitance			5	10	10	10

Note 5: C_{PD} determines the no load dynamic power consumption, $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$, and the no load dynamic current consumption, $I_S = C_{PD} V_{CC} f + I_{CC}$.

MOTOROLA Semiconductors
BOX 20912 • PHOENIX, ARIZONA 85036

MC4558, MC4558AC, MC4558C, MC4558N, MC4558NC

DUAL WIDEBAND OPERATIONAL AMPLIFIER

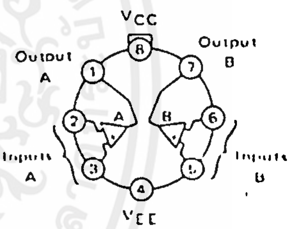
The MC4558, MC4558AC, and MC4558C combine all the outstanding features of the MC1458 and, in addition, possess three times the unity gain bandwidth of the industry standard.

- 2.5 MHz Unity Gain Bandwidth Guaranteed on MC4558 and MC4558AC
- 2 MHz Unity Gain Bandwidth Guaranteed on MC4558C
- Internally Compensated
- Short-Circuit Protection
- Gain and Phase Match between Amplifiers
- Low Power Consumption
- Low Noise Selections Offered — N Suffix

DUAL WIDE BANDWIDTH OPERATIONAL AMPLIFIER

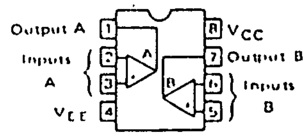
SILICON MONOLITHIC INTEGRATED CIRCUIT

G SUFFIX
METAL PACKAGE
CASE 601



P1 SUFFIX
PLASTIC PACKAGE
CASE 626

U SUFFIX
CERAMIC PACKAGE
CASE 693



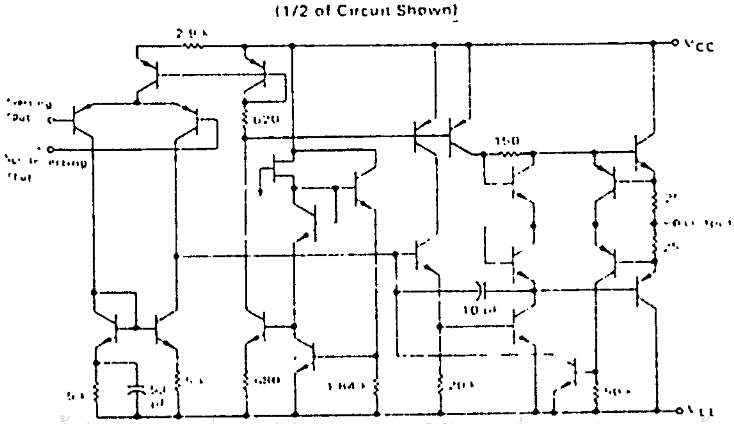
MAXIMUM RATINGS ($T_A = +25°C$ unless otherwise noted)

Rating	Symbol	MC4558 MC4558AC	MC4558C	Unit
Power Supply Voltage	V_{CC}	+22	+18	Vdc
	V_{EE}	-22	-18	Vdc
Input Differential Voltage	V_{ID}	±30		Volts
Input Common Mode Voltage (Note 1)	V_{ICM}	±15		Volts
Output Short-Circuit Duration (Note 2)	t_S	Continuous		
Operating Ambient Temperature Range	T_A	See Ordering Information Below		
Storage Temperature Range, Metal and Ceramic Packages / Plastic Package	T_{stg}	-65 to +150 / -55 to +125		°C
Junction Temperature, Metal and Ceramic Packages / Plastic Package	T_J	175 / 150		°C

Note 1. For supply voltages less than ±15 V, the absolute maximum input voltage is equal to the supply voltage.

Note 2. Short circuit may be to ground or either supply.

EQUIVALENT CIRCUIT SCHEMATIC
(1/2 of Circuit Shown)



ORDERING INFORMATION

Device	Temperature Range	Package
MC4558 NG	-55 to +125°C	Metal Can
MC4558NU, U	-55 to +125°C	Ceramic DIP
MC4558CG, NCG	0 to +70°C	Metal Can
MC4558ACP1, CP1, NCP1	0 to +70°C	Plastic DIP
MC4558CU, NCU	0 to +70°C	Ceramic DIP

FREQUENCY CHARACTERISTICS (V_{CC} = 15 V, V_{EE} = -15 V, T_A = 25°C)

Characteristic	Symbol	MC4558, MC4558AC Min	MC4558, MC4558AC Typ	MC4558, MC4558AC Max	MC4558C Min	MC4558C Typ	MC4558C Max	Unit
Unity Gain Bandwidth	BW	2.5	2.8	–	2.0	2.8	–	MHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, V_{EE} = -15 V, T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	MC4558, MC4558AC Min	MC4558, MC4558AC Typ	MC4558, MC4558AC Max	MC4558C Min	MC4558C Typ	MC4558C Max	Unit
Input Offset Voltage (R_S ≤ 10 kΩ)	V_{IO}	–	1.0	5.0	–	2.0	6.0	mV
Input Offset Current	I_{IO}	–	20	200	–	20	200	nA
Input Bias Current†	I_{IB}	–	80	500	–	80	500	nA
Input Resistance	r_i	0.3	2.0	–	0.3	2.0	–	MΩ
Input Capacitance	C_i	–	1.4	–	–	1.4	–	pF
Common Mode Input Voltage Range	V_{ICR}	±12	±13	–	±12	±13	–	V
Large Signal Voltage Gain (V_O = ±10 V, R_L = 2.0 kΩ)	A_v	50	200	–	20	200	–	V/mV
Output Resistance	r_o	–	75	–	–	75	–	Ω
Common Mode Rejection Ratio (R_S ≤ 10 kΩ)	CMRR	70	90	–	70	90	–	dB
Supply Voltage Rejection Ratio (R_S ≤ 10 kΩ)	PSRR	–	30	150	–	30	150	μV/V
Output Voltage Swing	V_O							V
(R_L ≥ 10 kΩ)		±12	±14	–	±12	±14	–	
(R_L ≥ 2 kΩ)		±10	±13	–	±10	±13	–	
Output Short-Circuit Current	I_{os}	10	20	40	10	20	40	mA
Supply Currents (Both Amplifiers)	I_D	–	2.3	5.0	–	2.3	5.6	mA
Power Consumption (Both Amplifiers)	P_C	–	70	150	–	70	170	mW
Transient Response (Unity Gain)								
(V_I = 20 mV, R_L ≥ 2 kΩ, C_L ≤ 100 pF) Rise Time	t_{TLH}	–	0.3	–	–	0.3	–	μs
(V_I = 20 mV, R_L ≥ 2 kΩ, C_L ≤ 100 pF) Overshoot	os	–	15	–	–	15	–	%
(V_I = 10 V, R_L ≥ 2 kΩ, C_L ≤ 100 pF) Slew Rate	SR	1.5	1.6	–	1.0	1.6	–	V/μs

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, V_{EE} = -15 V, T_A = *T_{high} to T_{low} unless otherwise noted)

Characteristic	Symbol	MC4558, MC4558AC Min	MC4558, MC4558AC Typ	MC4558, MC4558AC Max	MC4558C Min	MC4558C Typ	MC4558C Max	Unit
Input Offset Voltage (R_S ≤ 10 kΩ)	V_{IO}	–	1.0	6.0	–	–	7.5	mV
Input Offset Current	I_{IO}							nA
(T_A = T_{high})		–	7.0	200	–	–	–	
(T_A = T_{low})		–	85	500	–	–	–	
(T_A = 0°C to +70°C)		–	–	–	–	–	300	
Input Bias Current	I_{IB}							nA
(T_A = T_{high})		–	30	500	–	–	–	
(T_A = T_{low})		–	300	1500	–	–	–	
(T_A = 0°C to +70°C)		–	–	–	–	–	800	
Common Mode Input Voltage Range	V_{ICR}	±12	±13	–	–	–	–	V
Common Mode Rejection Ratio (R_S ≤ 10 kΩ)	CMRR	70	90	–	–	–	–	dB
Supply Voltage Rejection Ratio (R_S ≤ 10 kΩ)	PSRR	–	30	150	–	–	–	μV/V
Output Voltage Swing	V_O							V
(R_L ≥ 10 kΩ)		±12	±14	–	±12	±14	–	
(R_L ≥ 2 kΩ)		±10	±13	–	±10	±13	–	
Large Signal Voltage Gain (V_O = ±10 V, R_L = 2 kΩ)	A_v	25	–	–	15	–	–	V/mV
Supply Currents (Both Amplifiers)	I_D							mA
(T_A = T_{high})		–	–	4.5	–	–	5.0	
(T_A = T_{low})		–	–	6.0	–	–	6.7	
Power Consumption (Both Amplifiers)	P_C							mW
(T_A = T_{high})		–	–	135	–	–	150	
(T_A = T_{low})		–	–	180	–	–	200	

*T_{high} = 125°C for MC4558 and 70°C for MC4558C and MC4558AC.
T_{low} = -55°C for MC4558 and 0°C for MC4558C and MC4558AC.
† I_{IB} is out of the amplifier due to PNP input transistors.

NOISE CHARACTERISTICS (Applies for MC4558N and MC4558NC only, V_{CC} = 15 V, V_{EE} = -15 V, T_A = 25°C)

Characteristic	Symbol	MC4558N			MC4558NC			Unit
		Min	Typ	Max	Min	Typ	Max	
Burst Noise (Popcorn Noise) (BW = 1.0 Hz to 1.0 kHz; t = 10 s, R_S = 100 kΩ) (Input Referenced)	E_n	–	–	20	–	–	20	µVpeak

FIGURE 1 – BURST NOISE versus SOURCE RESISTANCE

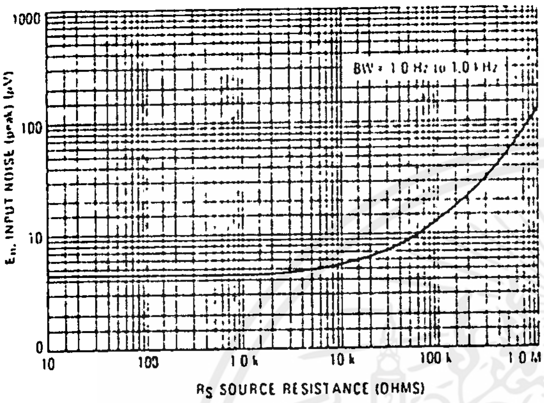


FIGURE 2 – RMS NOISE versus SOURCE RESISTANCE

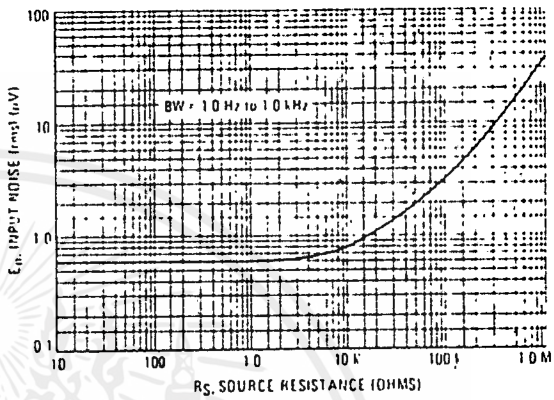


FIGURE 3 – OUTPUT NOISE versus SOURCE RESISTANCE

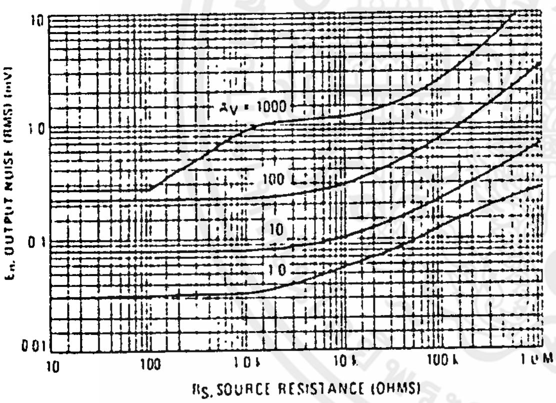


FIGURE 4 – SPECTRAL NOISE DENSITY

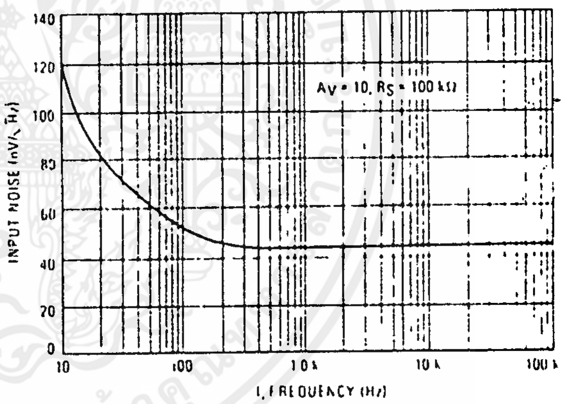
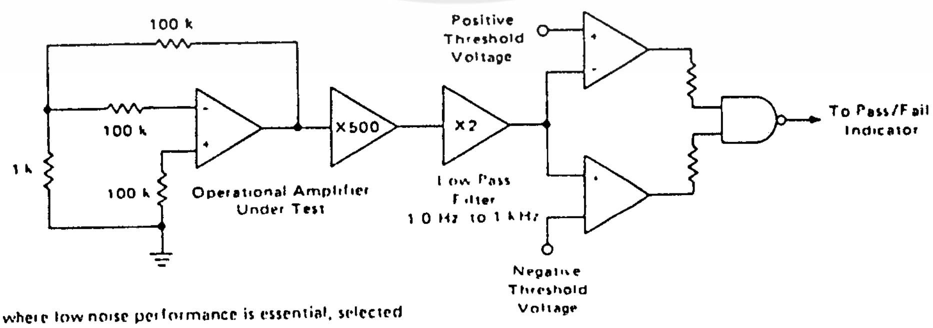


FIGURE 5 – BURST NOISE TEST CIRCUIT (N Suffixed Devices Only)



For applications where low noise performance is essential, selected devices denoted by an N suffix are offered. These units have been 100% tested for burst noise pulses on a special noise test system. Unlike conventional peak reading or RMS meters, this system was especially designed to provide the quick response time essential to burst (popcorn) noise testing.

The test time employed is 10 seconds and the 20 µV peak limit refers to the operational amplifier input thus eliminating errors in the closed loop gain factor of the operational amplifier under test.

FIGURE 6 – OPEN LOOP FREQUENCY RESPONSE

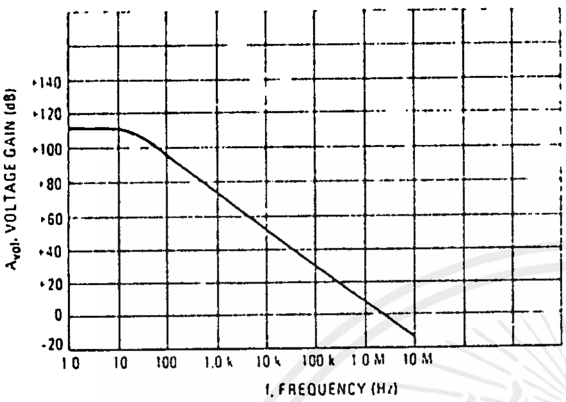


FIGURE 7 – PHASE MARGIN versus FREQUENCY

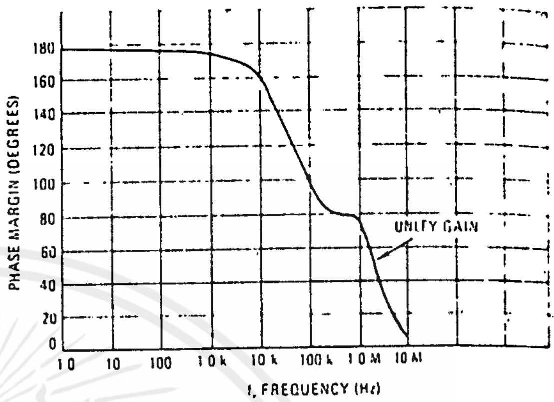


FIGURE 8 – POSITIVE OUTPUT VOLTAGE SWING versus LOAD RESISTANCE

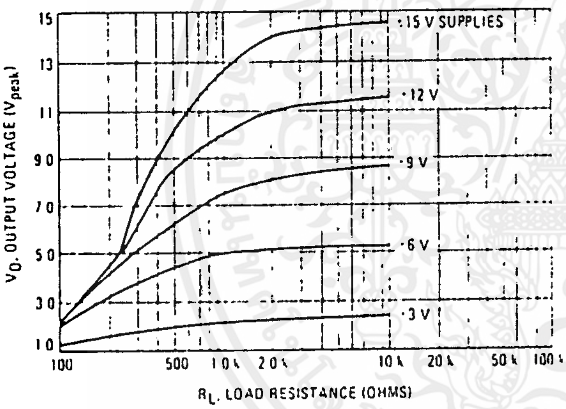


FIGURE 9 – NEGATIVE OUTPUT VOLTAGE SWING versus LOAD RESISTANCE

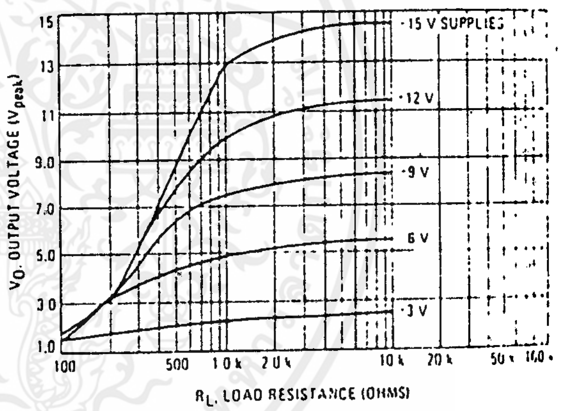


FIGURE 10 – POWER BANDWIDTH (LARGE SIGNAL SWING versus FREQUENCY)

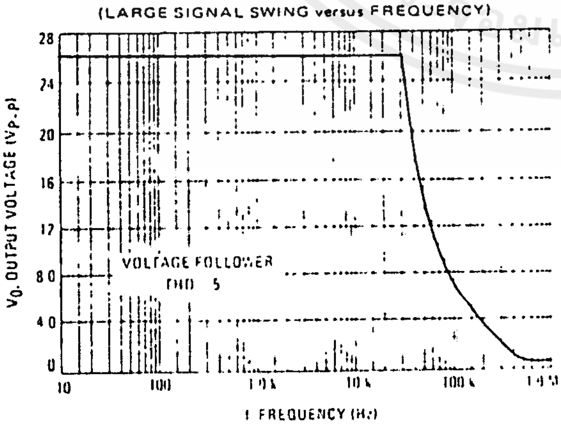
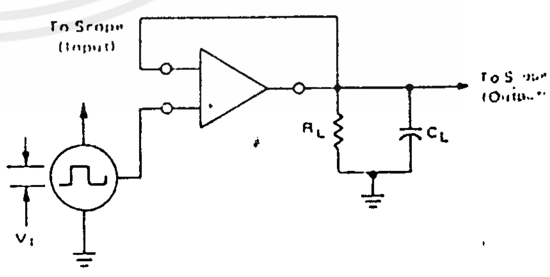


FIGURE 11 – TRANSIENT RESPONSE TEST CIRCUIT



THERMAL INFORMATION

The maximum power consumption an integrated circuit can tolerate at a given operating ambient temperature, can be found from the equation:

$$P_{D(T_A)} = \frac{T_{J(max)} - T_A}{R_{\theta JA(Typ)}}$$

Where: $P_{D(T_A)}$ = Power Dissipation allowable at a given operating ambient temperature. This must be greater than the sum of the products of the supply voltages and supply currents at the worst case operating condition.

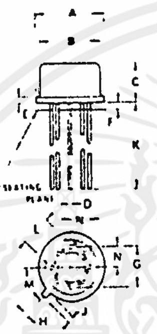
$T_{J(max)}$ = Maximum Operating Junction Temperature as listed in the Maximum Ratings Section

T_A = Maximum Desired Operating Ambient Temperature

$R_{\theta JA(Typ)}$ = Typical Thermal Resistance Junction to Ambient

OUTLINE DIMENSIONS

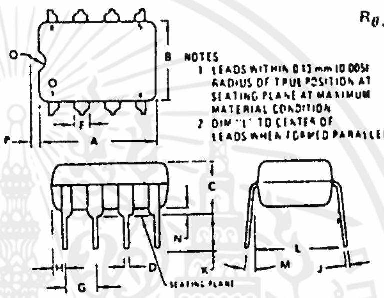
G SUFFIX
METAL PACKAGE
CASE 601
$R_{\theta JA}$ = 160°C/W (Typ)



NOTE
1. LEADS WITHIN 0.25 mm (0.010) DIA OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	8.51	9.40	0.335	0.370
B	7.75	8.51	0.305	0.335
C	4.19	4.70	0.165	0.185
D	0.41	0.48	0.016	0.019
E	0.25	1.02	0.010	0.040
F	0.25	1.02	0.010	0.040
G	5.08 BSC		0.200 BSC	
H	0.71	0.86	0.028	0.034
J	0.74	1.14	0.029	0.045
K	12.70	-	0.500	-
L	3.05	4.06	0.120	0.160
M	45° BSC		45° BSC	
N	2.41	2.67	0.095	0.105

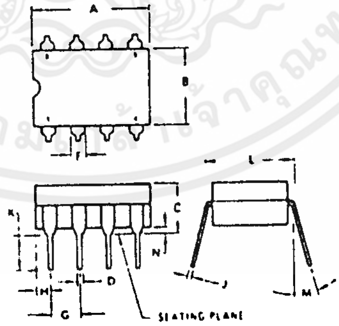
P1 SUFFIX
PLASTIC PACKAGE
CASE 626
$R_{\theta JA}$ = 100°C/W (Typ)



NOTES
1. LEADS WITHIN 0.13 mm (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION
2. DIM "L" TO CENTER OF LEADS WHEN FORMED PARALLEL

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.52	0.040	0.060
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.37	7.87	0.290	0.310
M	-	10°	-	10°
N	0.51	0.76	0.020	0.030
P	0.13	0.38	0.005	0.015
Q	0.76	1.02	0.030	0.040

U SUFFIX
CERAMIC PACKAGE
CASE 693
$R_{\theta JA}$ = 100°C/W (Typ)



DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	9.91	10.92	0.390	0.430
B	6.22	6.99	0.245	0.275
C	4.32	5.08	0.170	0.200
D	0.41	0.51	0.016	0.020
F	1.40	1.65	0.055	0.065
G	2.54 BSC		0.100 BSC	
H	1.14	1.65	0.045	0.065
J	0.20	0.30	0.008	0.012
K	3.18	4.06	0.125	0.160
L	7.37	7.87	0.290	0.310
M		15°		15°
N	0.51	1.02	0.020	0.040

NOTES
1. LEADS WITHIN 0.13 mm (0.005) RAD OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION
2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL