



เครื่องรับสัญญาณดาวเทียมย่านซีแบนด์
C-BAND SATELLITE RECEIVER

โดย

นางสาวช่อลัดดา เดชชัย

นายวิสันต์ บุตรบุญจันทร์

นายอภิชาติ รัตนโรจนกุล

วัน เดือน ปี.....17.กค.2541.....
เลขทะเบียน.....039040.....
เลขเรียกหนังสือ..T40281 มธ19ต..

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

039040

เครื่องรับสัญญาณดาวเทียมย่านซีแบนด์
C-BAND SATELLITE RECEIVER

โดย

นางสาวช่อลัดดา เดชชัย 37014084

นายวิสันต์ บุตรบุญจันทร์ 37014415

นายอภิชาติ รัตนโรจนากุล 37014558

อาจารย์ที่ปรึกษา
รศ.ณรงค์ เหมกรณ์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทบริหารศึกษาศาสตร์ 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องรับสัญญาณดาวเทียมย่านซีแบนด์

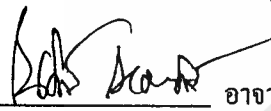
C-BAND SATELLITE RECEIVER

ผู้จัดทำ

1.นางสาวช่อลัดดา เดชชัย 37014084

2.นายวิสันต์ บุตรบุญจันทร์ 37014415

3.นายอภิชาติ รัตนโรจนากุล 37014558

 อาจารย์ที่ปรึกษา

(รศ.ณรงค์ เหมกรณ์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรับสัญญาณดาวเทียมย่านซีแบนด์
C-BAND SATELLITE RECEIVER

โดย นางสาวช่อลัดดา เศรษฐชัย 37014084
นายวิสันต์ บุตรบุญจันทร์ 37014415
นายอภิชาติ รัตนโรจนากุล 37014558

อาจารย์ที่ปรึกษา รศ.ณรงค์ เทมกรณ์

บทคัดย่อ

เครื่องรับสัญญาณดาวเทียมย่านซีแบนด์ จะใช้รับสัญญาณโทรทัศน์ผ่านดาวเทียมย่านซีแบนด์ ซึ่งชุดเครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียมจะถูกเรียกระบบใหญ่ทั้งระบบว่า TVRO (Television Received Only) เครื่องรับสัญญาณดาวเทียมจะทำหน้าที่ในการรับสัญญาณจาก LNB ซึ่งเป็นความถี่ในช่วง 950-2,050 เมกะเฮิร์ตซ์ เพื่อนำความถี่ดังกล่าวมาคิกเทคในระบบเอฟเอ็ม (FM) ออกมาเป็นสัญญาณเบสแบนด์ (Base Band) หรือสัญญาณของภาพและเสียงต่อไป

จากนั้นก็นำสัญญาณเบสแบนด์ที่ได้มาทำการแยกเป็นสัญญาณภาพและเสียงโดยผ่านวงจรกรองความถี่ซึ่งสามารถนำเอาสัญญาณภาพและเสียงแสดงบนจอมอนิเตอร์ของโทรทัศน์ที่มีระบบเลือกเอวี (AV) ได้ หรือถ้าโทรทัศน์ไม่มีระบบเอวี ก็สามารถนำเอาสัญญาณภาพและเสียงมาทำการมอดูเลต แล้วนำสัญญาณออกจากจุด RF Output ของ RF Modulator ไปเข้าระบบของเครื่องรับโทรทัศน์ต่อไป

ตัวเครื่องรับสัญญาณดาวเทียมมีปุ่มเลือกช่องสัญญาณแสดงผล ซึ่งออกแบบมาให้ใช้งานแทนตัวจูนช่องสัญญาณที่เป็นแบบตัวต้านทานปรับค่าได้

ABSTRACT

C-BAND SATELLITE RECEIVER in this project is called TVRO (Television Received Only) system.

950-2,050 Mhz frequency from LNB is received by satellite receiver and then detect frequency in FM Detector. We will get base band for input of a circuit.

Base band signal have two part after pass it in appropriate filter, one is video output and other is audio output. The result output will show on the monitor.

The receiver has a channel selecting button which easier to find the channel than the variable resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1-12
บทที่ 2 ทฤษฎีพื้นฐาน	13-25
บทที่ 3 การคำนวณและการสร้างเครื่องรับสัญญาณดาวเทียม	26-38
บทที่ 4 ผลการทดลอง	39-48
บทที่ 5 บทวิจารณ์และบทสรุป	49
ภาคผนวก	
กิตติกรรมประกาศ	
บรรณานุกรม	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

หน้า

รูปที่ 1.1 แสดงการส่งสัญญาณด้วยระบบดาวเทียม	2
รูปที่ 1.2 ระบบ TVRO หรือชุดเครื่องรับสัญญาณดาวเทียม	2
รูปที่ 1.3 แสดงวงโคจรของดาวเทียม	4
รูปที่ 1.4 แสดงวงโคจรแบบวงรีแสดงให้เห็นระยะอะพอริจีและระยะเพอริจี	5
รูปที่ 1.5 แสดงการใช้งานดาวเทียมและการถ่ายทอดความถี่ย่านไมโครเวฟ	6
รูปที่ 1.6 บล็อกไดอะแกรมของทรานส์ปอนเดอร์ของดาวเทียม	7
รูปที่ 1.7 แนวคิดวิธของการรับส่งย่านซีแบนด์	10
รูปที่ 1.8 ชิงเกิดคอนเวอร์เตอร์ทรานส์ปอนเดอร์	12
รูปที่ 1.9 คับเบิ้ลคอนเวอร์เตอร์ทรานส์ปอนเดอร์	12
รูปที่ 1.10 รีเจนเนอเรทีฟทรานส์ปอนเดอร์	12
รูปที่ 2.1 ผลตอบสนองวงจรรองความถี่ต่ำ	13
รูปที่ 2.2 วงจรรองความถี่ต่ำแบบแอล	14
รูปที่ 2.3 วงจรรองความถี่ต่ำแบบบี	14
รูปที่ 2.4 ผลตอบสนองวงจรรองความถี่ผ่านแบบผ่าน	15
รูปที่ 2.5 แสดงวงจรรองความถี่ผ่านแบบผ่าน	15
รูปที่ 2.6 เปรียบเทียบสัญญาณที่เข้ามามอดูเลตกับสัญญาณรบกวน	16
รูปที่ 2.7 ขบวนการพรีเอมฟาสิตที่เครื่องส่งและดีเอมฟาสิตที่เครื่องรับ	16
รูปที่ 2.8 วงจรพรีเอมฟาสิตและดีเอมฟาสิต	17
รูปที่ 2.9 แสดงความสัมพันธ์ของตัวเก็บประจุ C_c และ C_e ที่มีผลต่อความถี่คัทออฟด้านต่ำ f_l	17
รูปที่ 2.10 วงจรที่ใช้ชดเชยทางด้านความถี่ต่ำ	18
รูปที่ 2.12 การชดเชยทางด้านความถี่ต่ำ	18
รูปที่ 2.13 ผลที่เกิดขึ้นภายในวงจรที่ใช้ย่านความถี่สูง	19
รูปที่ 2.14 วงจรขยาย IF	21
รูปที่ 2.15 บล็อกไดอะแกรมของวงจรเปลี่ยนช่องสัญญาณดาวเทียม	22
รูปที่ 2.16 วงจรเปลี่ยนช่องสัญญาณ	23
รูปที่ 2.17 แสดงวงจรรวมเชื่อมต่อภายในระหว่างไอซี 4066 และ ไอซี LF347 กับ วงจรถ่ายสัญญาณดาวเทียม	25
รูปที่ 3.1 บล็อกไดอะแกรมระบบของเครื่องรับสัญญาณดาวเทียม	26
รูปที่ 3.2 บล็อกไดอะแกรมของเครื่องรับสัญญาณดาวเทียม	27
รูปที่ 3.3 บล็อกไดอะแกรมของจูนเนอร์	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
รูปที่ 3.4 วงจรขยายสัญญาณเบสแบนด์	30
รูปที่ 3.5 วงจรกันชนสัญญาณเบสแบนด์	30
รูปที่ 3.6 วงคิเอมฟาซิท	31
รูปที่ 3.7 วงจรกรองความถี่ต่ำ	31
รูปที่ 3.8 วงจรขยายสัญญาณ	32
รูปที่ 3.9 วงจรขยายสัญญาณและชดเชยความถี่	33
รูปที่ 3.10 วงจรกันชนสัญญาณเบสแบนด์	33
รูปที่ 3.11 วงจรกรองผ่านความถี่ผ่าน	34
รูปที่ 3.12 วงจรมิกเซอร์	34
รูปที่ 3.13 แสดงคุณสมบัติของวงจรฟิลเตอร์	35
รูปที่ 3.14 วงจร RF MODULATOR	35
รูปที่ 3.15 วงจรขยายสัญญาณและชดเชยความถี่	36
รูปที่ 3.16 วงจร VCO	36
รูปที่ 3.17 RF MODULATOR	37
รูปที่ 3.18 วงจรเครื่องรับสัญญาณดาวเทียม	38
รูปที่ 4.1 แสดงตำแหน่งของวงจรที่ใช้วัดสัญญาณ	40
รูปที่ 4.2 แสดงการจับคู่อุปกรณ์ที่ใช้ในการทดลอง	41
รูปที่ 4.3 แสดงสัญญาณเบสแบนด์จากจูนเนอร์ ประกอบด้วยสัญญาณภาพและเสียง	41
รูปที่ 4.4 แสดงคุณสมบัติของวงจรกรองความถี่ต่ำของวงจรเครื่องรับสัญญาณดาวเทียม	42
รูปที่ 4.5 แสดงสัญญาณภาพที่ขา 7 ของไอซี NE592	42
รูปที่ 4.6 แสดงสัญญาณภาพที่ขา 8 ของ ไอซี NE592	43
รูปที่ 4.7 แสดงสัญญาณเอาต์พุตของภาพที่สามารถนำไปใช้งานได้	43
รูปที่ 4.8 แสดงคุณสมบัติของวงจรกรองความถี่ผ่านของวงจรเครื่องรับสัญญาณดาวเทียม	44
รูปที่ 4.9 แสดงสัญญาณเสียงที่กรอง ได้เมื่อผ่านวงจรกรองความถี่ผ่าน	44
รูปที่ 4.10 แสดงสัญญาณเอาต์พุตของวงจร VCO ที่นำไปผสมสัญญาณที่วงจรผสมสัญญาณ	45
รูปที่ 4.11 แสดงสัญญาณเอาต์พุตของเสียงที่สามารถนำไปใช้งานได้	45
รูปที่ 4.12 แสดงสัญญาณภาพรายการ โทรทัศน์ที่รับได้จากช่อง 5	46
รูปที่ 4.13 แสดงสัญญาณภาพรายการ โทรทัศน์ที่รับได้จากช่อง 11	46
รูปที่ 4.14 แสดงสัญญาณภาพรายการ โทรทัศน์ต่างประเทศช่องที่ 1	47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

รูปที่ 4.15 แสดงสัญญาณภาพรายการโทรทัศน์ต่างประเทศช่องที่ 2

47

รูปที่ 4.16 แสดงสัญญาณภาพรายการโทรทัศน์ต่างประเทศช่องที่ 3

48



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

ตารางที่ 1 แสดงย่านความถี่ที่ใช้ในกิจการดาวเทียมสื่อสาร

8

ตารางที่ 2 แสดงตาราง truth table ของ 6 คีย์ที่ใช้ในวงจร

22



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปัจจุบันนี้โลกเราเป็นสังคมของการบริโภคข่าวสาร ถือว่าใครมีข้อมูลดีกว่าคนอื่นคือผู้ที่สามารถกุมชะตากรรมทุกอย่างของสังคมนั้น การทำงานทุกอย่างต้องมีการวางระบบ ต้องมีแบบแผน การรู้จักใช้สื่อสมัยใหม่ทำให้โลกของการติดต่อสื่อสารกระทำได้อย่างรวดเร็ว ยิ่งในยุคที่เศรษฐกิจของประเทศเป็นเช่นนี้ ความแม่นยำและความรวดเร็วของข้อมูลมีความสำคัญเป็นอย่างยิ่ง ต่อความอยู่รอดของประเทศ

ปัจจุบันสื่อในการนำพาข่าวสารจากต้นกำเนิดไปยังจุดหมายปลายทางแบ่งออกเป็น 3 ชนิดใหญ่ๆ คือ

1. Wire System ข่าวสารได้ถูกแปลงอยู่ในรูปของสัญญาณไฟฟ้าก่อนที่จะถูกส่งไปยังจุดหมายด้วยสายไฟฟ้า เช่นเดียวกับไฟเบอร์ออปติกที่เป็นตัวกลางในการนำพาข่าวสารที่ถูกแปลงให้อยู่ในรูปของแสง ไปยังจุดหมายปลายทาง

2. Wireless System ระบบนี้ข่าวสารหรือสัญญาณต่างๆ ถูกส่งออกไปโดยปราศจากตัวกลางนำพา เช่นการส่งสัญญาณโทรทัศน์ ข่าวสารจะถูกแปลงให้อยู่ในรูปของคลื่นวิทยุ และถูกส่งออกไปในทุกทิศทาง

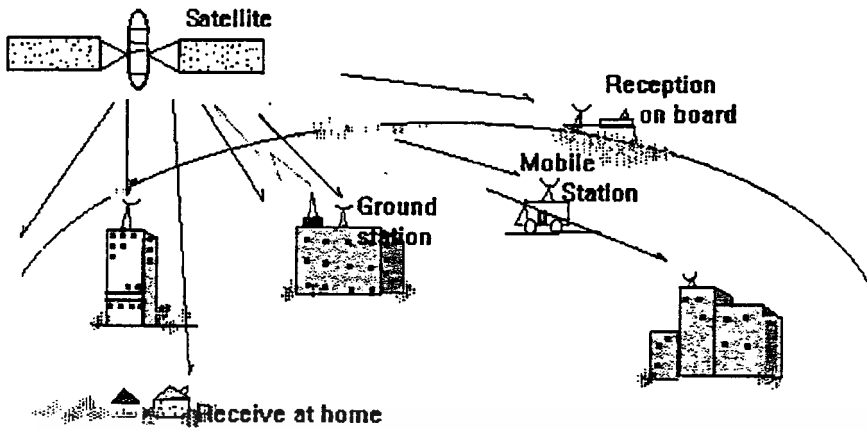
3. Package เช่น การใช้แผ่นดิสก์, เทป, คอมพิวเตอร์ดิสก์, สิ่งพิมพ์หรืออื่นๆ

ระบบการสื่อสารด้วยดาวเทียมเป็นระบบการสื่อสารไร้สายแบบหนึ่ง การส่งสัญญาณด้วยดาวเทียม เริ่มตั้งแต่สถานีส่งจะส่งสัญญาณวิทยุจากสถานีภาคพื้นดินไปยังดาวเทียม จากนั้นดาวเทียมก็จะส่งสัญญาณกลับมายังโลกและครอบคลุมพื้นที่ที่ต้องการ ให้บริการแก่ผู้ใช้บริการ โดยสัญญาณจากดาวเทียมดังกล่าวนี้ประกอบไปด้วย สัญญาณโทรทัศน์ สัญญาณเสียงซึ่งอยู่ในรูปของ PCM, สัญญาณภาพนิ่ง (Still Picture), สัญญาณเทเลกซ์, แฟกซ์สัญญาณโทรทัศน์ความละเอียดสูง (HDTV)

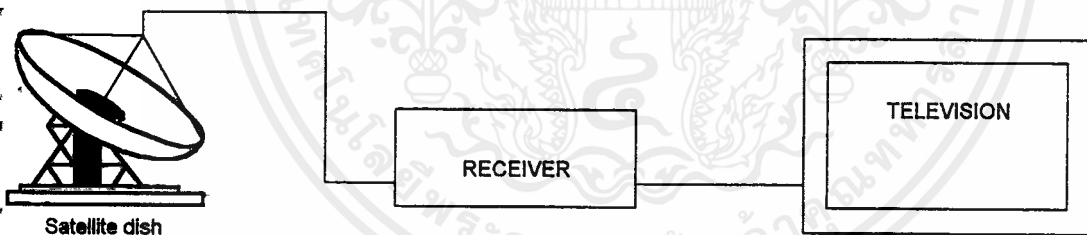
ชุดเครื่องรับสัญญาณ โทรทัศน์ผ่านดาวเทียมจะถูกเรียกระบบใหญ่ทั้งระบบนี้ว่า TVRO

(Television Received Only) สัญญาณจากสถานีภาคพื้นดินจะทำการส่งสัญญาณที่เรียกว่าอัปลิงค์ (Uplink) ขึ้นไปยังสถานีอวกาศซึ่งเรียกว่า สถานีดาวเทียม ด้วยความถี่อยู่ในช่วง 6 จิกะเฮิร์ตซ์ ระบบของดาวเทียมจะทำการแปลงความถี่แล้วส่งกลับ

โดยสถานีดาวเทียมนั้นจะทำหน้าที่เป็นสถานีทวนสัญญาณหรือรีพีตเตอร์ (Repeater) แล้วส่งความถี่ประมาณ 4 จิกะเฮิร์ตซ์ ลงมายังพื้นโลกตามพื้นที่ที่ต้องการแพร่สัญญาณ เราเรียกพื้นที่นี้ว่า ฟุตพริ้น (Foot Print) สัญญาณจากสถานีดาวเทียมที่ส่งลงมายังพื้นโลก ถูกเรียกว่าสัญญาณดาวลิงค์ (Down link) เมื่อมาถึงพื้นโลกจะใช้จานรับสัญญาณดาวเทียม (Dish Antenna) ซึ่งโดยส่วนใหญ่จะเป็นจานรับพาราโบลา โดยจานโค้งมีข้อเด่นอยู่ที่การมีความสามารถในการเพิ่มอัตราขยายด้วยการรวมสัญญาณไปยังจุดเซนเตอร์ซึ่งเราเรียกว่า ฟีดฮอร์น (Feed Horn)



รูปที่ 1.1 แสดงการส่งสัญญาณด้วยระบบดาวเทียม



รูปที่ 1.2 ระบบของ TVRO หรือ ชุดเครื่องรับสัญญาณดาวเทียม

ตัวฟีดฮอร์นก็คือ จุดโฟกัสที่จะรวมสัญญาณจากจาน โล้ง ให้สัญญาณที่มาจากสถานีดาวเทียมมีการรวมสัญญาณ เกิดความเข้มของสนามแม่เหล็กไฟฟ้าที่มากจากการส่งให้มากที่สุด ก่อนจะถูกส่งเข้าวงจรแปลงความถี่ที่เราเรียกว่า วงจร LNB ซึ่งย่อมาจากคำว่า Low Noise Block Down Converter โคช LNB จะเป็นวงจรขยายสัญญาณ วงจรขยายสัญญาณในลักษณะนี้อาจจะต่างไปจากวงจรปกติตรงที่ เป็นวงจรที่สามารถกำจัดสัญญาณรบกวน (Noise) และสามารถที่จะควบคุมการขยายของวงจรให้มีประสิทธิภาพไม่ว่าสภาวะอากาศจะเป็นอย่างไร ก่อนที่จะส่งสัญญาณดังกล่าวนี้เข้าไปแปลงความถี่ จากความถี่ของดาวเทียมซึ่งอยู่ในช่วงประมาณ 4 จิกะเฮิรตซ์ ใช้ความถี่เอกลำเป็นเอกลำที่ส่งวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับอยู่ดีเห็นไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลดต่ำลงมาเป็นความถี่ในช่วง 950 - 2,050 เมกะเฮิรตซ์ เราจะส่งความถี่ดังกล่าวเข้าสู่ตัวเครื่องรับด้วยสายนำสัญญาณ อาจจะเป็นสาย RG6 ซึ่งเป็นสายนำสัญญาณที่นิยมอยู่ทั่วไป หรือสาย RF อื่นๆก็ได้

วงจรภาครับจะทำหน้าที่ในการรับสัญญาณจาก LNB ซึ่งเป็นความถี่ในช่วง 950 - 2,050 เมกะเฮิรตซ์ เพื่อเอาความถี่ดังกล่าวมาทำการดีเทคในระบบเอฟเอ็ม ออกมาเป็นสัญญาณเบสแบนด์ หรือสัญญาณภาพและเสียงต่อไป การที่เราจะให้เครื่องรับสัญญาณดาวเทียมสามารถรับความถี่ในช่วงใดนั้นขึ้นอยู่กับความสามารถในการรับความถี่ของจูนเนอร์ ถ้าจะรับสัญญาณในย่านซีแบนด์ จูนเนอร์จะต้องรับความถี่ได้ในช่วง 950 - 1,450 เมกะเฮิรตซ์ ส่วนย่านเคยูแบนด์ ความถี่จะอยู่ในช่วง 1,450 - 2,050 เมกะเฮิรตซ์

1 ความรู้เกี่ยวกับดาวเทียม

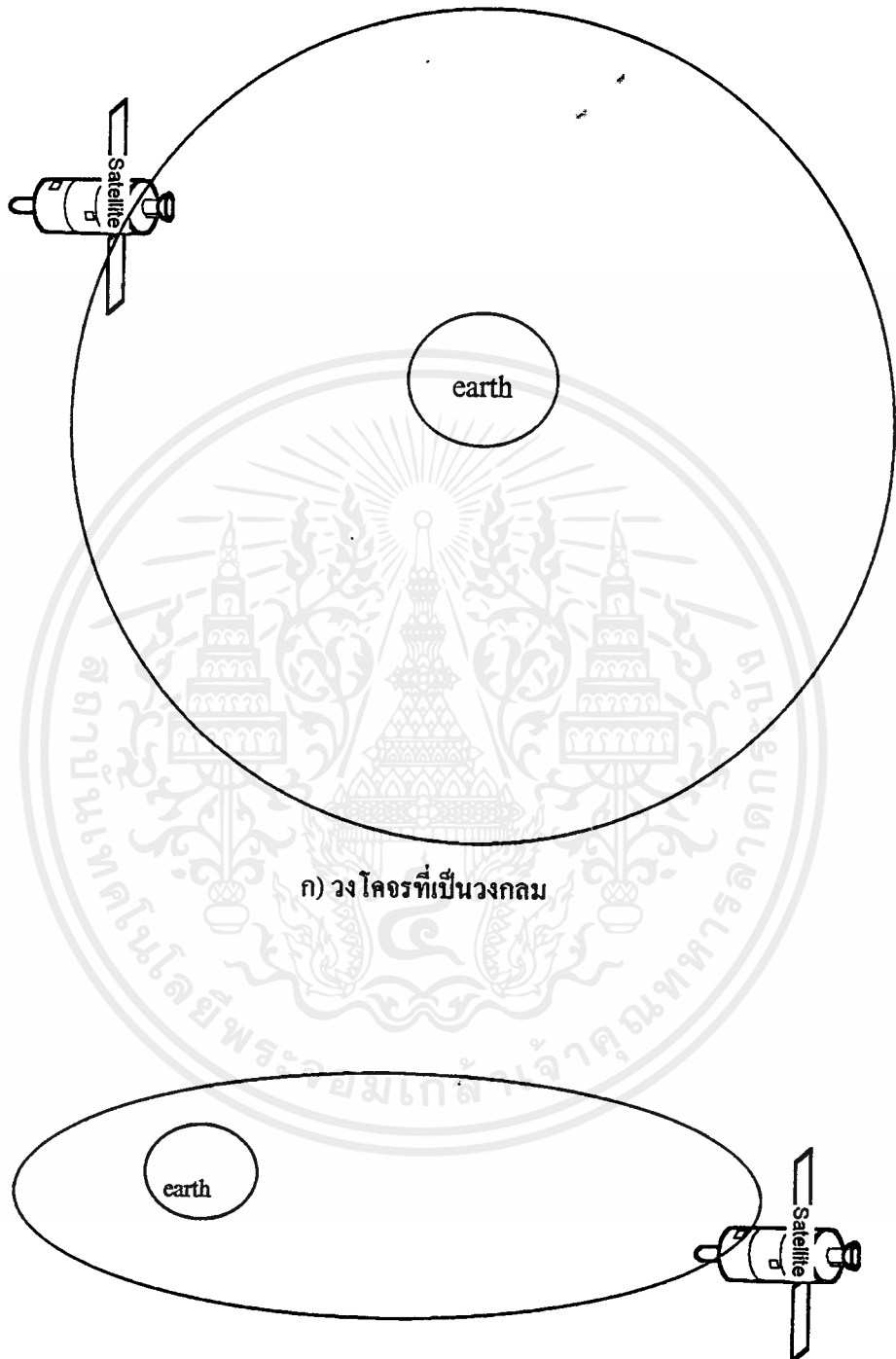
ดาวเทียมแปลมาจากภาษาอังกฤษคำว่า Satellite ซึ่งรากศัพท์ ของคำว่า Satellite หมายถึง วัตถุที่มีวงโคจรหรือหมุนรอบตัวเองในจักรภพหรือหมายถึงดาวบริวารนั่นเอง “ดาวเทียม” ในภาษาไทยหมายถึงดาวประดิษฐ์กรรมที่ถูกนำไปปล่อยไว้ในชั้นฟ้าหรือในวงจรเพื่อวัตถุประสงค์นานาประการ

1.1 วงโคจรของดาวเทียม

วิธีการส่งดาวเทียมขึ้นไปสู่ชั้นฟ้า ต้องใช้การยิงจรวดให้เคลื่อนที่ไปข้างหน้า (Forward Motion) ผสานกับการส่งจรวดให้เคลื่อนที่ไปในแนวตั้ง การขับเคลื่อนเคลื่อนหน้าอย่างนี้ จะก่อให้เกิดแรงเฉื่อยให้ดาวเทียมสามารถเคลื่อนที่เป็นเส้นตรง แต่โลกจะมีแรงดึงดูดต่อวัตถุทุกชนิดที่อยู่บนพื้นโลก และในชั้นบรรยากาศของโลก แรงเหวี่ยงที่เทียบกับศูนย์กลางโลก (Centripetal Force) เกิดจากแรงเฉื่อยที่ส่งไปเท่ากับแรงดึงดูดโลก หากดาวเทียมดวงนั้นมีอัตราเร่งหนีศูนย์กลางพอจะทำให้ดาวเทียมดังกล่าวสามารถหลุดออกไปสู่อวกาศได้ ซึ่งการที่จะทำให้เกิดภาวะดังกล่าวขึ้นได้นั้น จรวดขับเคลื่อนดาวเทียมต้องมีความเร็วในการขับเคลื่อนประมาณ 25,000 ไมล์ต่อชั่วโมง

ดาวเทียมที่มีวงโคจรต่ำๆ ย่อมได้รับผลจากแรงดึงดูดของโลกมากกว่าดาวเทียมที่มีวงโคจรสูงออกไป ในทางปฏิบัติวงโคจรต่ำจะคิดที่ระหะเหนือพื้นโลกขึ้นไป 100 ไมล์ ความสูงในระหะนี้ต้องใช้ความเร็วในการขับเคลื่อนราวๆ 17,500 ไมล์ต่อชั่วโมง จึงจะทำให้ดาวเทียมตั้งอยู่ในวงโคจรรอบโลกได้ในเวลา 1 ชั่วโมงครึ่ง อย่างไรก็ตามดาวเทียมที่ใช้เพื่อการสื่อสารโทรคมนาคมต้องใช้วงจรที่สูงไปกว่านั้น โดยปกติแล้ววงโคจรของดาวเทียมสื่อสารสูงจากพื้นโลกประมาณ 22,300 ไมล์ ในระหะความสูงเช่นนี้ ดาวเทียมต้องเคลื่อนที่ด้วยความเร็วราวๆ 6,800 ไมล์ต่อชั่วโมง จึงจะทรงตัวอยู่ในวงโคจรได้ในอัตราเร็วดังกล่าวนี้สามารถทำให้ดาวเทียมหมุนรอบโลกได้ 1 รอบในเวลา 1 ชั่วโมง ซึ่งเท่ากับอัตราการหมุนรอบตัวเองของโลก จึงเรียกดาวเทียมประเภทนี้ว่า “ดาวเทียมค้างฟ้า”

ดาวเทียมหมุนรอบโลกด้วยวงโคจร 2 แบบ คือ แบบวงกลม (Circular) และแบบวงรี (Elliptical) ดังแสดง
 ในรูปที่ 1.3



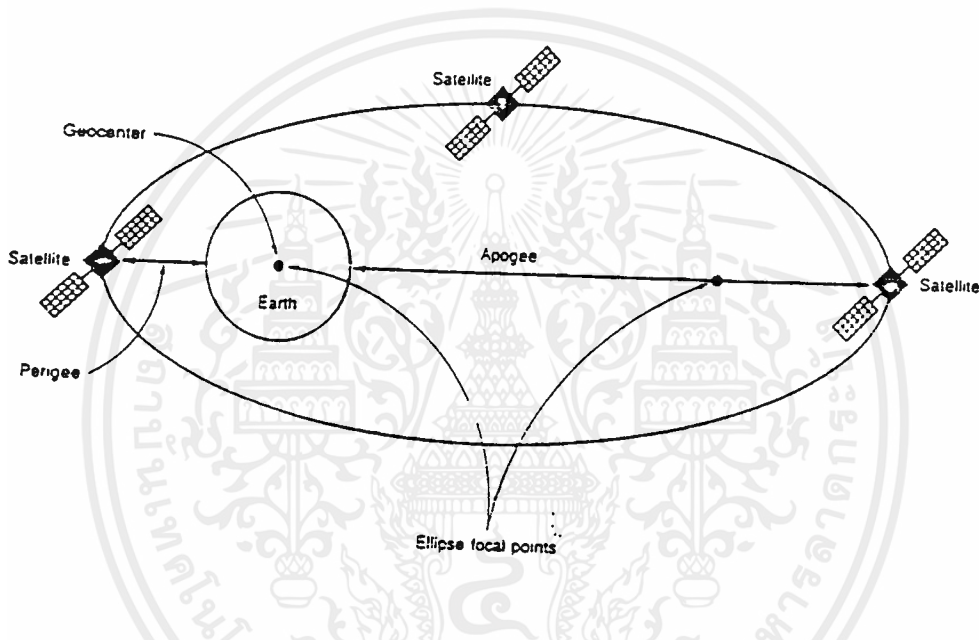
ก) วงโคจรที่เป็นวงกลม

ข) วงโคจรที่เป็นวงรี

รูปที่ 1.3 วงโคจรของดาวเทียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อดาวเทียมโคจรเป็นลักษณะวงรี จุดศูนย์กลางของโลกจึงเป็นจุดโฟกัสของการหมุน ซึ่งอ้างอิงได้ตามรูปที่ 1.4 ในกรณีดังกล่าวนี้ระยะทางจากโลกถึงดาวเทียมจะมีการเปลี่ยนแปลงไปขึ้นอยู่กับตำแหน่งของดาวเทียมเป็นหลัก มีจุดที่จะต้องกล่าวถึงอยู่สองกรณีคือ กรณีที่ดาวเทียมอยู่ที่ระยะไกลสุดที่เรียกว่า ระยะ “อะพอจี” (Apogee) กับระยะที่ดาวเทียมเคลื่อนที่เข้ามาใกล้โลกมากที่สุดที่เราเรียกว่าระยะ “เพอริจี” (Perigee) ระยะทั้งสองนี้เป็นระยะที่วัดโดยยึดถือจุดศูนย์กลาง (Geocenter) เป็นหลัก ดังนั้นหากจะหาระยะตำแหน่งที่ดาวเทียมอยู่ห่างจากโลกจริง ทำได้โดยหักรัศมีของโลกที่คิดจากจุดศูนย์กลางของโลกออกไป

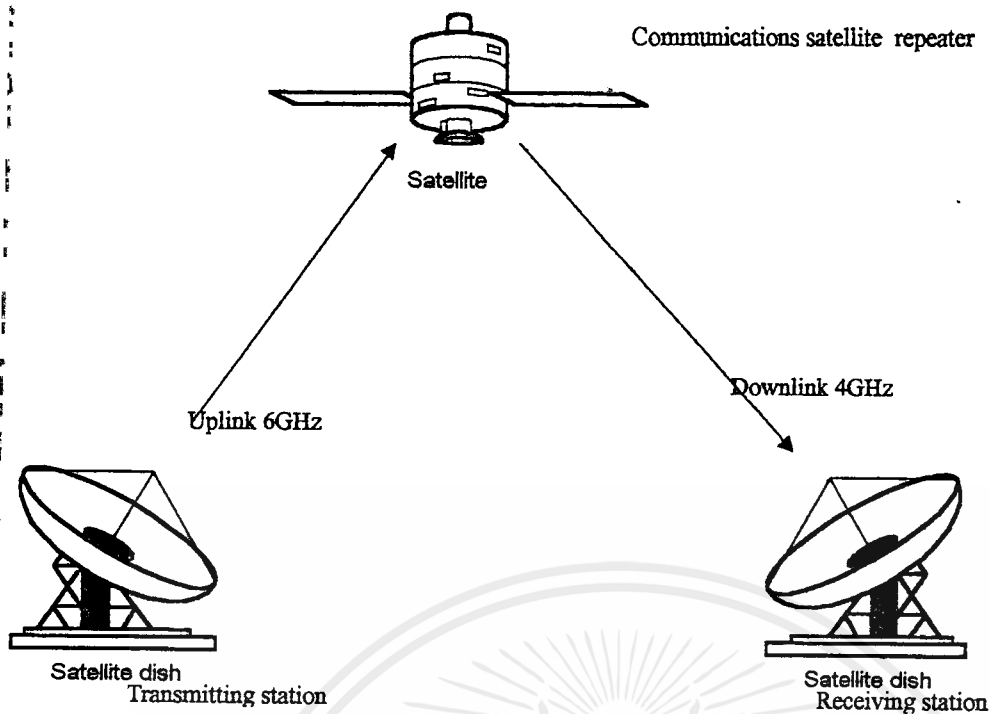


รูปที่ 1.4 วงโคจรแบบวงรีแสดงให้เห็นระยะอะพอจี และระยะเพอริจี

ดาวเทียมเป็นทะเลาะฟ้าที่มนุษย์ยิงขึ้นไปให้ลอยอยู่บนชั้นฟ้า เพื่อให้มันทำหน้าที่เป็นสถานีถ่ายทอดสัญญาณ (Relay Station) สำหรับข้อมูลต่างๆที่จะส่งขึ้นไป เมื่อสถานีส่งในภาคพื้นดินได้ทำการส่งข้อมูลข่าวสารขึ้นไปยังสถานีดาวเทียม สถานีดาวเทียมจะทำการส่งข้อมูลนั้นต่อไปยังดาวเทียมอีกที่หนึ่ง ดังนั้นหากกล่าวอีกนัยหนึ่งก็คือกระบวนการรีทรานสมิตนั่นเอง (Retransmits) การทำงานเช่นนี้จึงถือว่าดาวเทียมทำหน้าที่เป็นเพียง “สถานีทวนสัญญาณ “ (Repeater) เท่านั้น

ในรูปที่ 1.5 เป็นแนวคิดกระบวนการสื่อสารด้วยดาวเทียม เริ่มจากสถานีส่งในภาคพื้นดินส่งข้อมูลขึ้นไปยังดาวเทียม ดาวเทียมจะทำการรับด้วยอุปกรณ์ที่เป็นเครื่องรับเพื่อเก็บ (Pick up) ข้อมูลข่าวสารทั้งหมดที่ส่งขึ้นไปก่อนส่งเข้าสู่ระบบการส่งข้อมูลอันประกอบด้วย วงจรขยายสัญญาณ และวงจรเครื่องส่งที่แปลงความถี่เป็นความถี่ตัวใหม่ การเปลี่ยนความถี่ในการถ่ายทอดเป็นความถี่ใหม่นี้เองที่เราเรียกว่า “ รีทรานสมิต “ (Retransmitted) ถ่ายทอดข้อมูลกลับมาให้กับสถานีรับในภาคพื้นดิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



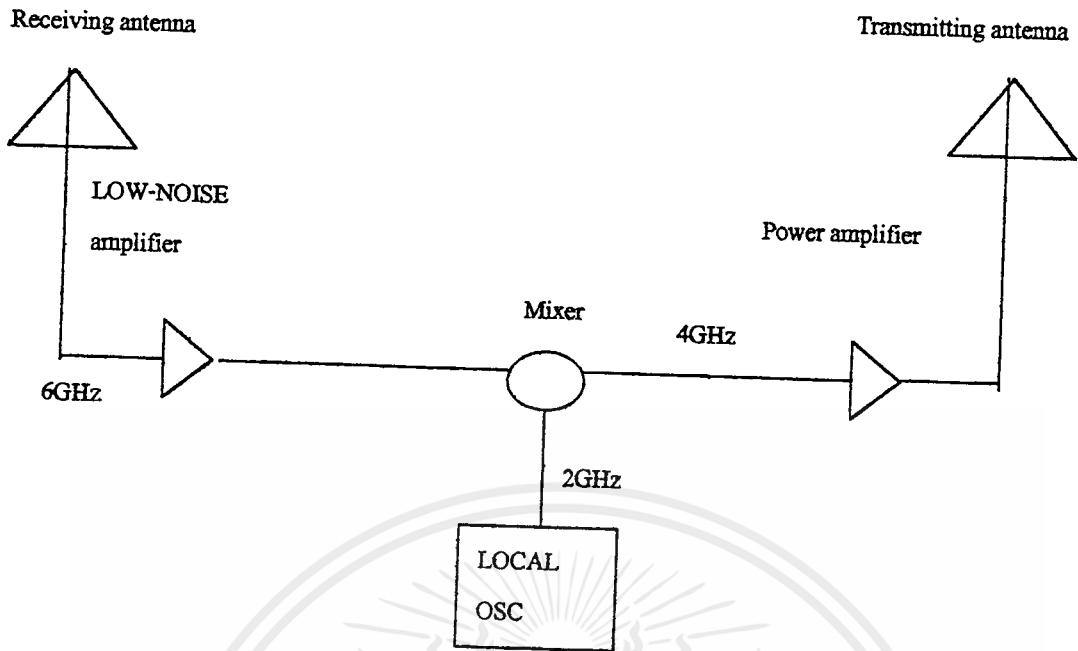
รูปที่ 1.3 แสดงวิธีการใช้งานดาวเทียมและการถ่ายทอดความถี่ย่านไมโครเวฟ

1.2 ความหมายของทรานสปอนเดอร์

เมื่อดาวเทียมประกอบด้วยตัวเครื่องส่งและตัวเครื่องรับอยู่ในตัวเดียวกัน (Transmitter - Receiver Combination) เราเรียกหน่วยรวมนี้ว่า “ ทรานสปอนเดอร์ “ (Transponder) หน้าที่เบื้องต้นของตัวทรานสปอนเดอร์คือทำหน้าที่เป็นวงจรขยายความแรงสัญญาณ (Amplification) และหน้าที่การถ่ายทอดความถี่ (Frequency Translation)

ทรานสปอนเดอร์โดยทั่วไปเป็นวงจรขยาย สัญญาณความถี่สูงแบนด์กว้าง ซึ่งสามารถที่จะรับและส่งออกไปได้มากกว่า 1 ล้านสัญญาณ นั่นคือสถานีรับที่ภาคพื้นดิน สามารถรับข้อมูลข่าวสารได้หลายช่องหากทำให้เครื่องรับเป็นแบบแบนด์กว้าง

มาตรฐานของทรานสปอนเดอร์เมื่อถูกออกแบบให้เป็นวงจรที่ตอบสนองความถี่แบนด์กว้าง หากนำไปใช้กับสัญญาณเพียงสัญญาณเดียว ย่อมจะทำให้ความถี่ของสัญญาณบีบอัดเอาความถี่รบกวนให้เกิดน้อยที่สุด แต่ในด้านการลงทุนสร้างดาวเทียมแล้วจะเห็นว่าไม่คุ้ม ในดาวเทียมดวงหนึ่งๆจึงบรรจุทรานสปอนเดอร์ไว้หลายตัว ซึ่งเรียกว่าระบบมัลติเพล็กซ์ทรานสปอนเดอร์ (Multiple Transponder) ทรานสปอนเดอร์แต่ละตัวมีความถี่ในการใช้งานแตกต่างกันออกไป



รูปที่ 1.6 บล็อกโคอะแกรมของทรานสปอนเดอร์ของดาวเทียม

โดยทั่วไปในดาวเทียมดวงหนึ่งจะบรรจุทรานสปอนเดอร์ไว้ประมาณ 12 ถึง 24 ทรานสปอนเดอร์หรืออาจมากกว่านี้ แต่ละทรานสปอนเดอร์จะมีการทำงานที่เป็นอิสระจากกันและกัน ดังนั้นสถานีส่งสัญญาณภาคพื้นดินในระบบมัลติเพล็กซ์สถานีเดียวสามารถส่งข้อมูลได้เหมือนกับมีหลายสถานีในเวลาเดียวกัน

1.3 ย่านความถี่หรือแบนด์ของดาวเทียม

ย่านความถี่ของดาวเทียมเป็นการสื่อสารในย่านความถี่ไมโครเวฟ อย่างไรก็ตามในกิจการทหารอาจมีการใช้ความถี่ในย่านอื่นที่ไม่ใช่ความถี่ไมโครเวฟก็ได้ อย่างเช่นในกิจการทหารใช้การส่งข้อมูลผ่านดาวเทียมในย่านความถี่ UHF ช่วง 200 - 400 เมกะเฮิรตซ์ หรือย่านความถี่ใกล้เคียงนี้ หรืออย่างในกิจการวิทยุสมัครเล่นที่มีการส่งสัญญาณผ่านดาวเทียมออสการ์ (OSCAR) ที่ใช้ความถี่ในย่าน VHF- UHF ได้

ในย่านความถี่ไมโครเวฟมีการแยกแบนด์ต่างๆออกเพื่อความสะดวกในการให้บริการทางด้านเรดาร์และดาวเทียม เหมือนกับการที่แยกแบนด์วิทยุเอฟเอ็ม - เอเอ็ม ซึ่งย่านความถี่ของดาวเทียมมีการแบ่งแยกแบนด์ต่างๆได้ตามตารางที่ 1

นอกจากนี้การส่งสัญญาณสื่อสารผ่านดาวเทียมที่น่าสนใจอีกกรณีหนึ่งคือ การส่งในย่าน X-Band และ L-Band ในวงการทหารจะใช้ย่านความถี่ X-Band สำหรับดาวเทียมและเรดาร์ ส่วน L-Band ใช้สำหรับระบบการสื่อสารในเรือดำน้ำและอากาศโยธิน ซึ่งย่านความถี่ดังกล่าวเป็นย่านความถี่ที่ใช้งานขีปนาวุธได้ด้วย

ความถี่	แบนด์
225-390 MHz	P
350-530 MHz	J
1530-2700 MHz	L
2500-2700 MHz	S
3400-6425 MHz	C
7250-8400 MHz	X
10.95-14.5 GHz	KU
17.7-21.2 GHz	KC
27.5-31 GHz	K
36-46 GHz	Q
46-56 GHz	V
56-100 GHz	W

ตารางที่ 1 ตารางแสดงย่านความถี่ที่ใช้ในกิจการดาวเทียมสื่อสาร

1.4 ขอบเขตความสามารถในหนึ่งแบนด์

ความถี่ในย่าน C-Band MHz เป็นความถี่อ์หลังคืออยู่ในช่วง 5925 -6425 MHz และดาวถึงคืออยู่ในช่วง 3700-4200 MHz พบว่าแบนด์วิธ (Bandwidth) เท่ากับ 500 MHz ซึ่งเป็นความถี่ที่คิดทั้งโลเวอร์และอัพเปอร์ เป็นความถี่ย่านกว้างมากที่สุดเหมาะสำหรับการบรรจุข้อมูลข่าวสารต่างๆครอบคลุมความถี่วิทยุได้ตั้งแต่ความถี่ย่าน VLF ถึง VHF การออกแบบระบบสื่อสาร โดยดาวเทียมทุกดวงจะออกแบบให้มีการใช้งานเต็มแบนด์ (Full Bandwidth)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเครื่องรับของทรานสพอนเดอร์มีแบนด์วิดท์กว้างถึง 500 MHz จึงทำให้หน่วยอินพุตของทรานสพอนเดอร์สามารถเลือกความถี่ช่องได้มากช่อง นับจำนวนได้ไม่ต่ำกว่า 12 ช่อง เพราะการส่งสัญญาณแต่ละช่องมีความกว้างของความถี่ 36 MHz โดยมีการคั่นแบนด์เว้นว่างกับสัญญาณรอบวงวนไม่ต่ำกว่า 4 MHz จึงสามารถแบ่งช่องสัญญาณได้คงรูปที่ 1.7 โดยต้องไม่ลืมว่าความถี่ที่ส่งกลับมากถูกแปลงเป็นความถี่ให้ต่ำลงมา โดยความถี่ที่แสดงไว้ในรูปนี้เป็นความถี่เซ็นเตอร์ของทรานสพอนเดอร์ของระบบดาวลิงค์

ขบวนการแพร่ภาพหรือส่งข้อมูลของดาวเทียมจึงประกอบด้วยช่องสัญญาณได้ถึงดวงละ 12 ช่อง แม้จะดูว่าความถี่กว้าง 12 MHz จะเป็นความถี่แคบๆ แต่หากเทียบกับการบรรจุคู่สายโทรศัพท์สามารถบรรจุเลขหมายโทรศัพท์ได้ไม่ต่ำกว่า 1000 หมายเลข หากเทียบกับการบรรจุข้อมูลของโทรทัศน์สีเต็มช่องแบบยุโรปที่แบนด์กว้างกว่าของประเทศเรา (ซึ่งเป็นระบบเอชทีวี) สามารถบรรจุได้ 1 ช่อง แต่ละทรานสพอนเดอร์สามารถส่งถ่ายทอดออกไปได้ด้วยข้อมูลดิจิทัลความเร็วสูง

1.5 เทคนิคการส่งในทรานสพอนเดอร์

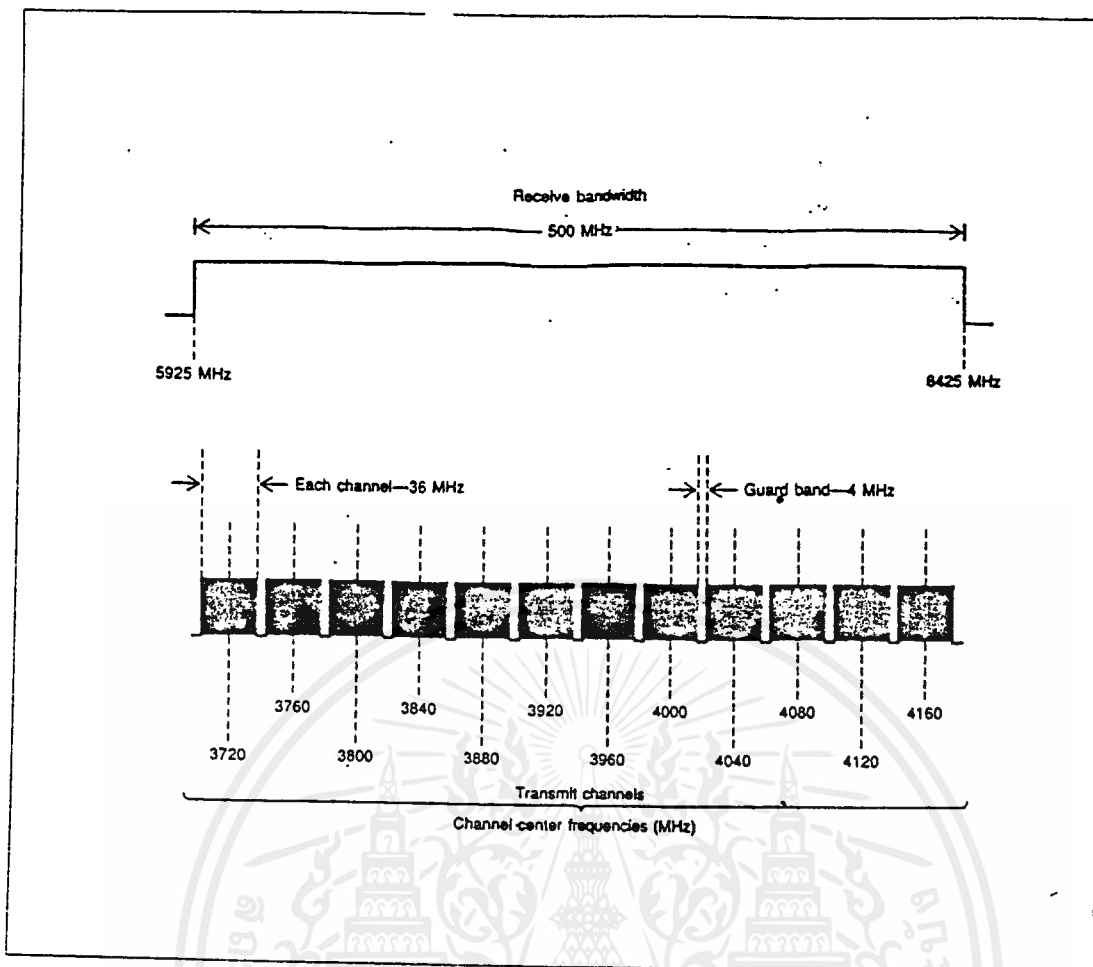
ในกรณีที่ทรานสพอนเดอร์ไม่พอดต่อความต้องการหรือเกิดโอเวอร์โหลด (Over load) ข่อมทำให้การจราจรในทรานสพอนเดอร์ติดขัดได้ จึงมีผู้คิดค้นเทคนิคเพื่อการแก้ไขปัญหาดังกล่าวขึ้นมา 2 วิธีการ คือ Frequency Reuse กับวิธี Spatial Isolation

1.5.1 วิธี Frequency Reuse

เป็นวิธีที่ผลของแบนด์วิดท์เป็น 2 เท่าจากทรานสพอนเดอร์ที่มีอยู่ 12 ทรานสพอนเดอร์ ในช่องเดียวกันนั้นสามารถแบ่งการส่งออกเป็น 2 ชุดด้วยความถี่เดียวกัน โดยที่ไม่มี ความถี่ข้างเคียงรบกวนซึ่งการที่จะรับระบบนี้ได้ เครื่องรับในภาคพื้นดินต้องใช้งานรับหรือระบบสายอากาศพิเศษ จึงจะสามารถแยกสัญญาณออกจากกันได้

ตามหลักทฤษฎี หากสัญญาณส่งมาในแนวตั้ง (vertical) แต่เครื่องรับตั้งงานสายอากาศรับในแนวนอน (Horizontal) จะไม่สามารถรับสัญญาณได้ เช่นเดียวกันหากเครื่องส่งสัญญาณมาในแนวนอนแต่ตั้งงานรับสัญญาณในแนวตั้งก็ไม่สามารถรับสัญญาณได้เช่นเดียวกัน การที่จะรับสัญญาณได้นั้นต้องปรับมุมการรับให้ถูกต้องตามทิศทางของคลื่นสนามไฟฟ้า

การใช้การส่งและการรับแบบโพลาไรซ์แนวตั้งและแนวนอนนี้ ใช้วิธีการหันสายอากาศเพื่อเบี่ยงเบนทิศทางไปซ้ายมือหรือขวามือ เพื่อรับสัญญาณในแนวตั้งและแนวนอนตามลำดับ เครื่องจะสามารถแยกช่องในทรานสพอนเดอร์ความถี่เดียวกันได้อย่างอัตโนมัติ ในเครื่องรับสัญญาณจากดาวเทียม เราจึงพบว่าหากใช้แอลเอ็นบีเป็นชนิดที่ปรับโพลาไรซ์ได้ หากปรับจุดเช่นเซอร์ไปทางซ้ายมือจะเป็นโพลาไรซ์ในแนวตั้ง หากปรับเบี่ยงไปทางขวามือจะรับโพลาไรซ์ในแนวนอน เมื่อรับโพลาไรซ์ไปทางหนึ่งทางใดแล้วมันจะคัดสัญญาณอีกโพลาไรซ์หนึ่งซึ่งเป็นความถี่เดียวกันทิ้งไปทันที



รูปที่ 1.7 แบบคลื่นของการรับส่งในย่านซีแบนด์

2. วิธี Spatial Isolation

เป็นวิธีการบีบแบนด์ให้แคบลงด้วยวิธีการแยกสัญญาณทางค่านอินพุตกับเอาต์พุตออกจากกันอย่างเด็ดขาด ก่อนจะส่งแบบบีบสัญญาณเป็นจุดไฟกึ่งในส่วนของสัญญาณดาวลิงค์เพื่อมุ่งหมายพื้นที่เฉพาะ ระบบสายอากาศที่ใช้ จึงเป็นสายอากาศแบบสปอต-บีม (Spot Beam Antenna) ซึ่งเป็นสายอากาศระบบเดียวกับสายอากาศในยานอวกาศ วิธีดังกล่าวสามารถบรรจุข้อมูลข่าวสารส่งไปได้อีกเท่าตัว นั่นหมายถึงทรานสปอนเดอร์สามารถเพิ่มเป็น 4 เท่านั่นเอง

1.6 ชนิดของทรานสปอนเดอร์

ทรานสปอนเดอร์ที่นิยมในปัจจุบันมี 3 รูปแบบ คือ ซิงเกิลคอนเวอร์ชัน (Single-conversion) ดับเบิลคอนเวอร์ชัน (Double-conversion) และรีเจนเนอเรทีฟ (Regenerative)

จากรูปที่ 1.8 แสดงให้เห็นบล็อกไดอะแกรมของทรานสปอนเดอร์แบบซิงเกิล-คอนเวอร์เตอร์ สัญญาณอินพุตจะถูกรับด้วยสายอากาศที่มีอัตราของสัญญาณรบกวนต่ำ ที่รู้จักในนามของ แอลเอ็นบี ซึ่งวงจรที่ใช้กันโดยทั่วไปเป็นวงจรที่ใช้ Gasfet สัญญาณเหล่านี้ผ่านการเดินทางมาในระยะไกล ย่อมจะมีความแรงของสัญญาณน้อยมาก จึงต้องอาศัยการขยายของระบบสายอากาศ นอกจากนั้นแล้วตัวขยายสัญญาณ ที่นำมาใช้ต้องเป็นวงจรขยายที่ให้สัญญาณรบกวนต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณอ็พลิงที่ผ่านวงจรของแอลเอ็นเอมาแล้ว จะถูกส่งเข้าสู่หน่วยแปลงความถี่ ซึ่งตัวที่ทำหน้าที่นี้ก็คือ วงจรมิกเซอร์ ซึ่งเป็นหลักการแปลงความถี่ที่เอาสัญญาณที่รับเข้ามาทำการบิดด้วยความถี่โลกคอลลอสซิลเลเตอร์ แปลงความถี่ให้ต่ำลง เอาผลจากมิกเซอร์ผ่านไปยังวงจรแบนด์พาสฟิลเตอร์หรือวงจรเลือกแชนแนลด้วยในเวลาเดียวกัน

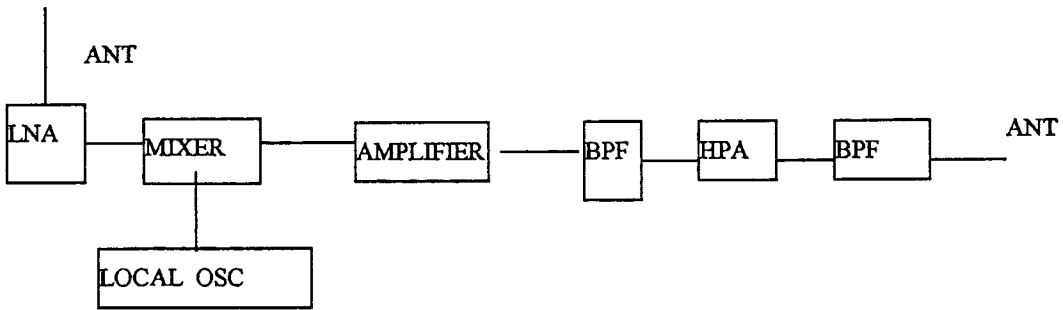
และสุดท้ายสัญญาณที่จะส่งเป็นสัญญาณความถี่ลดลง ไปยังสถานีรับสัญญาณภาคพื้นดิน จะถูกขยายด้วยวงจร ไฮ-เพาเวอร์ แอมพลิฟายเออร์ (HPA:Hi-power Amplifier) ด้วยหลอดที่เรียกว่าหลอด TWT (Traveling wave tube) ซึ่งหลอดแบบนี้ได้ออกแบบให้มีระบบฟิลเตอร์ฮาร์โมนิก และควบคุมการทำงานให้อยู่ในภาวะที่เรียกว่าอินเตอร์มอดูเลชัน ขจัดปัญหาการไม่ลิเนียร์ของการทำงานให้หมดไป

สัญญาณที่จะส่งเป็นความถี่ลดลงจะถูกส่งผ่านสายเวฟไกด์เพื่อส่งต่อไปยังระบบสายอากาศ ที่แยกออกเป็น อีตาระหว่างการรับการส่งในชั้นตอนสุดท้าย

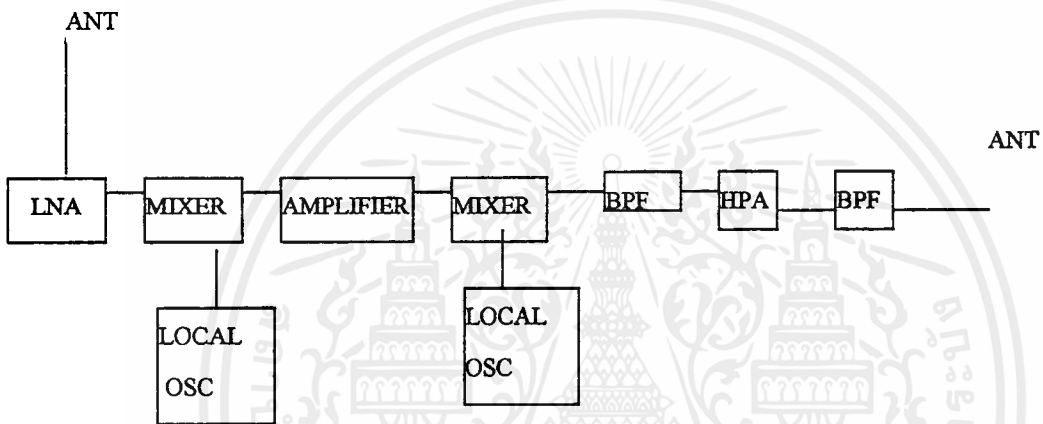
ในรูปที่ 1.9 เป็นการแสดงบล็อกไดอะแกรมของทรานสปอนเดอร์แบบดับเบิล-คอนเวอร์เตอร์ หลักการโดยรวมยังคล้ายกับแบบแรก ต่างกันเพียงมีวงจรคอนเวอร์เตอร์สองอันเท่านั้นเอง เมื่อสัญญาณที่เป็นอ็พลิงค์ส่งมายังระบบสายอากาศ มันจะถูกขยายด้วยวงจรแอลเอ็นเอ เพื่อนำเอาสัญญาณดังกล่าวเข้าสู่วงจรมิกเซอร์วงจรแรก แปลงความถี่ดังกล่าวให้เป็นความถี่ไอเอฟ (IF) โดยปกติความถี่ไอเอฟจะอยู่ในช่วงความถี่ 70 และ 150 เมกะเฮิรตซ์ ความถี่ดังกล่าวจะถูกส่งเข้าสู่วงจรขยายไอเอฟแอมพลิฟายเออร์ ซึ่งเป็นวงจรขยายเกนสูง (High Gain) เอาต์พุตของวงจรขยายไอเอฟจะถูกส่งไปยังวงจรมิกเซอร์อีกวงจรหนึ่ง เพื่อเปลี่ยนแปลงความถี่เป็นความถี่เอาต์พุตที่จะส่งกลับไปยังสถานีรับภาคพื้นดิน ความถี่นี้จะถูกส่งไปยังวงจรแบนด์พาสฟิลเตอร์ เพื่อแยกความถี่ที่ไม่ต้องการทิ้งไป วงจร HPA ก็จะทำหน้าที่เหมือนเดิม ทำยสุดท้ายส่งสัญญาณออกไปยังสายอากาศรับต่อไป

ข้อเด่นของระบบดับเบิล-คอนเวอร์เตอร์ทรานสปอนเดอร์คือการให้สัญญาณที่เสภาพที่ออกมาสะอาดสะอ้าน เพราะระบบไอเอฟและวงจรขยายที่เข้ามาเสริมนั่นเอง

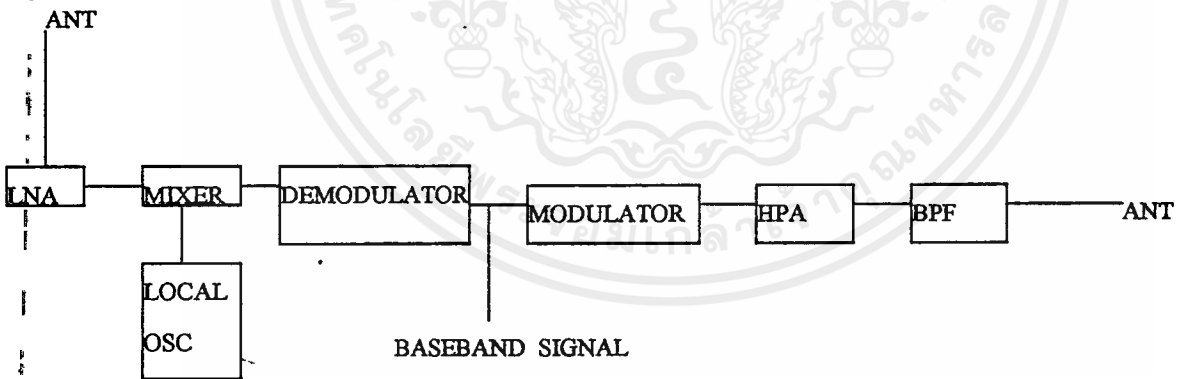
ระบบที่สามคือระบบแบบรีเจนเนอเรทีฟรีพีติเตอร์ ยังคงหลักการเดิมของวงจรขยายและแปลงความถี่ เพียงแต่สัญญาณที่รับเข้ามาจะถูกคิมออกออกเป็นสัญญาณธรรมดาก่อน แล้วจึงทำการผสมความถี่แครีเรีย (carrier) เข้าไปใหม่ในตอนที่เป็นสัญญาณควาลิงค์ ดังแสดงในรูปที่ 1.10



รูปที่ 1.8 ซิงเกิ้ลคอนเวอร์เตอร์ ทรานสปอนเดอร์



รูปที่ 1.9 ดับเบิลคอนเวอร์เตอร์ ทรานสปอนเดอร์



รูปที่ 1.10 รีเจนเนอเรทีฟ ทรานสปอนเดอร์

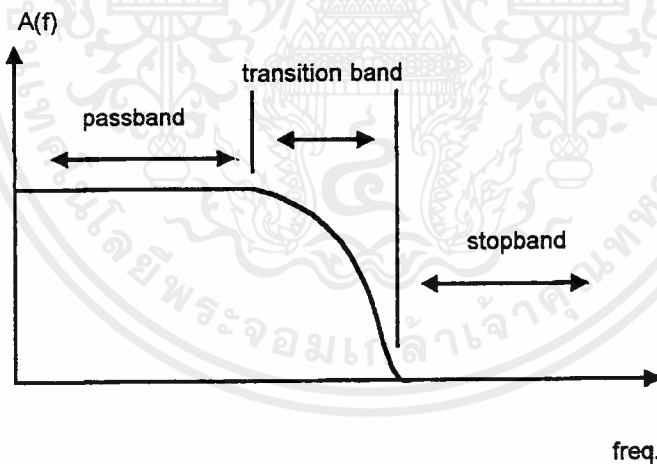
บทที่ 2 ทฤษฎีพื้นฐาน

2.1 วงจรกรองสัญญาณ (Filter Circuit)

วงจรกรองสัญญาณหรือวงจรฟิลเตอร์ มีหน้าที่ทำการกรองเอาสัญญาณในย่านความถี่ที่ต้องการเท่านั้นออกมาใช้งาน ส่วนความถี่นอกเหนือความจำเป็นก็จะถูกกำจัดทิ้งไป วงจรดังกล่าวนี้ตอบสนองต่อย่านความถี่ได้ต่างกัน ตั้งแต่ย่านความถี่ต่ำจนถึงย่านความถี่สูง ซึ่งแบ่งได้ดังนี้คือวงจรกรองความถี่ต่ำ (Low Pass Filter) วงจรกรองความถี่สูง (High Pass Filter) วงจรกรองผ่านความถี่ผ่าน (Band Pass Filter) วงจรกรองความถี่เป็นช่วงหยุด (Band Elimination Filter) ซึ่งในโครงงานนี้จะกล่าวถึงเฉพาะ วงจรกรองความถี่ต่ำและวงจรกรองผ่านความถี่ผ่าน

2.1.1 วงจรกรองความถี่ต่ำ

คือวงจรกรองสัญญาณที่ยอมให้เฉพาะความถี่ต่ำเท่านั้นผ่านไปได้ ส่วนความถี่นอกเหนือจากนั้นจะถูกกำจัดทิ้งไป ดังแสดงในกราฟรูปที่ 2.1

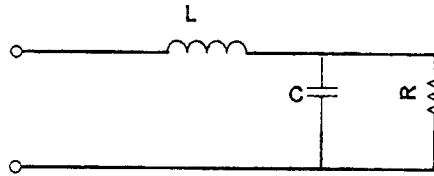


รูปที่ 2.1 ผลตอบสนองของวงจรกรองความถี่ต่ำ

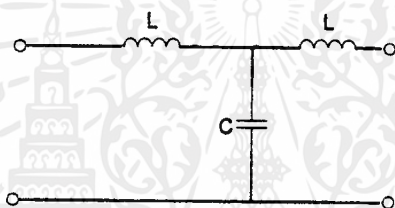
วงจรกรองความถี่ต่ำอย่างง่ายแสดงดังรูปที่ 2.2 ซึ่งประกอบด้วยตัวเหนี่ยวนำและตัวเก็บประจุ วงจรฟิลเตอร์ส่วนใหญ่ผลคูณของอิมพีแดนซ์ที่ได้จากค่าความจุและความเหนี่ยวนำจะคงที่ตลอด ตามการเปลี่ยนแปลงของความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปัญหาที่มักพบในวงจรฟิลเตอร์แบบแอล (L) คือ จะได้ค่าความถี่คัทออฟ (f_c) ไม่คม (sharp) ถ้าจะเพิ่มความคมก็ต้องเพิ่มความเหนียวนำเข้าไปอีกชุดหนึ่ง ดังแสดงในรูปที่ 2.3 ซึ่งวงจรแบบนี้เรียกว่าแบบที (T)



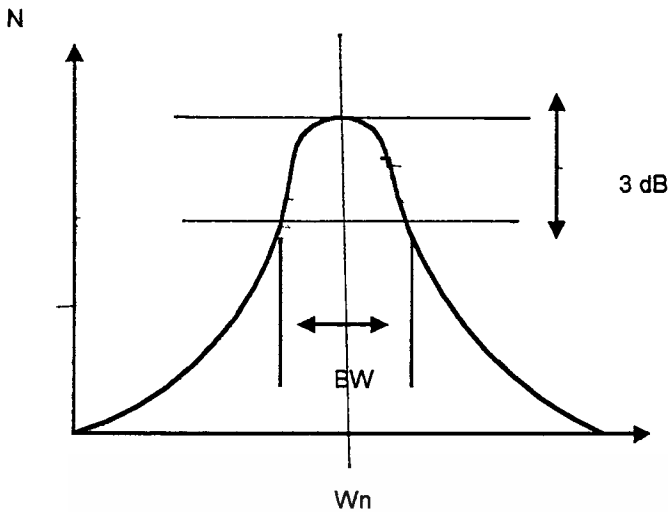
รูปที่ 2.2 วงจรกรองความถี่ต่ำแบบแอล



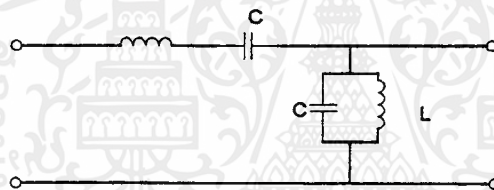
รูปที่ 2.3 วงจรกรองความถี่ต่ำแบบที

2.1.2 วงจรกรองผ่านความถี่ผ่าน

เป็นวงจรกรองความถี่แบบหนึ่งซึ่งจะยอมให้แถบความถี่ช่วงหนึ่งที่เลือกไว้ผ่านวงจรชนิดนี้ไปได้เท่านั้น โดยจะลดทอนความถี่อื่นนอกเหนือจากแถบช่วงกว้างของความถี่ที่ได้เลือกไว้แล้ว ดังแสดงในรูปที่ 2.4 ซึ่งจะให้วงจรมีช่วงผ่านตั้งแต่ $f_1 - f_2$ และมีความถี่กลาง $f_0 = f_1 - f_2$ และจะได้วงจรกรองผ่านความถี่ผ่านอย่างง่ายคย ดังแสดงในรูปที่ 2.5



รูปที่ 2.4 ผลตอบสนองของวงจรกรองผ่านความถี่ผ่าน



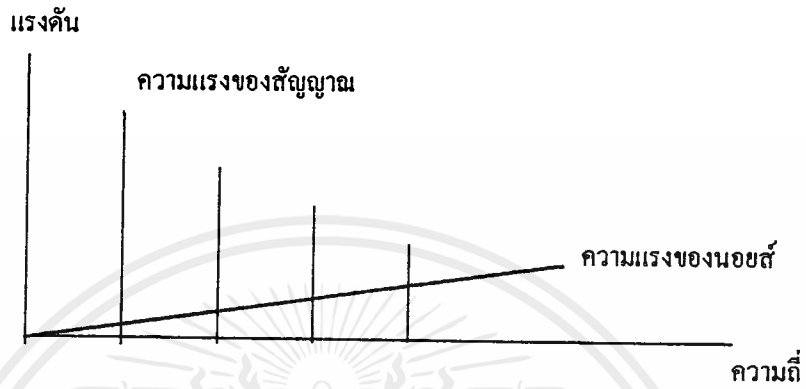
รูปที่ 2.5 แสดงวงจรกรองผ่านความถี่ผ่าน

2.2 프리เอมฟาซิสและดีเอมฟาซิส

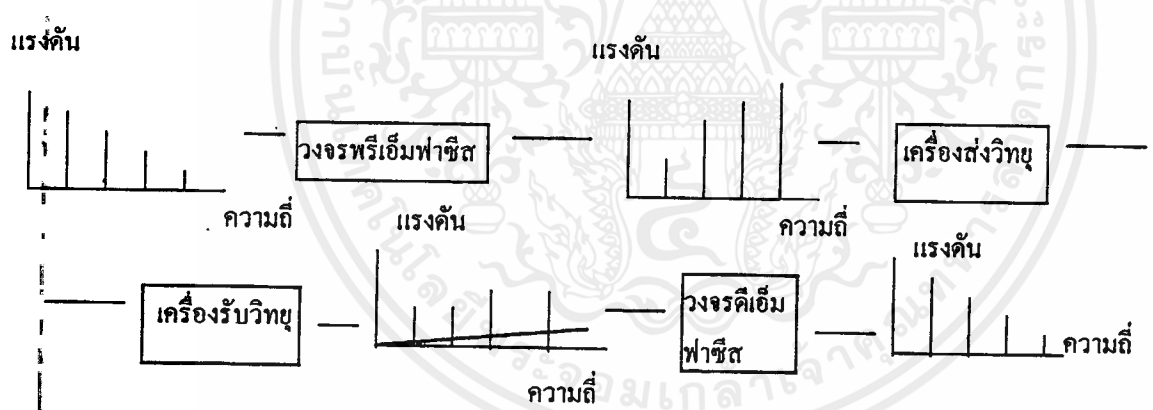
รูปคลื่นส่วนใหญ่จะประกอบด้วยองค์ประกอบฮาร์โมนิกมากมาย และทางด้านความถี่สูงมักจะมีแอมพลิจูดต่ำๆ ตัวอย่างเช่น เสียงพูดที่อยู่ที่ย่านความถี่ประมาณ 20-20,000 เฮิรตซ์ แต่เสียงพูดทั่วไปมักจะอยู่ในช่วง 500 เฮิรตซ์ สำหรับผู้ชายและ 800 เฮิรตซ์ สำหรับผู้หญิง แต่สัญญาณรบกวน (Noise) ในระบบเอฟเอ็ม จะเป็นตรงข้ามคือสัญญาณรบกวนเอฟเอ็มจะมีแอมพลิจูดสูงขึ้นเป็นสัดส่วนกับความถี่ ถ้าเขียนรูปเทียบกับคิงรูปที่ 2.6 จะเห็นว่าที่ความถี่ด้านสูงจะมีสัญญาณรบกวนรบกวนมากกว่าด้านต่ำ วิธีแก้ไขให้คุณภาพสัญญาณทางด้านความถี่สูงดีขึ้น โดยการใช้วิธีขยี้กหรือเน้น (Emphasis) สัญญาณให้มีแอมพลิจูดสูงขึ้นในย่านความถี่ด้านสูง กรรมวิธีนี้เรียกว่าฟรีเอมฟาซิส (Pre-emphasis)

ในรูปที่ 2.7 สัญญาณมอดูเลทจะผ่านขบวนการฟรีเอมฟาซิสที่เครื่องส่ง เพื่อให้สัญญาณความถี่สูงเน้นแรงขึ้น แล้วจึงมอดูเลทที่เครื่องส่งออกอากาศต่อไป ทำให้สัญญาณความถี่สูงมีความแรงขึ้นจนสัญญาณรบกวนรบกวนได้ยาก เมื่อคลื่นมาถึงเครื่องรับและหลังจากทำการดีมอดแล้วเราจะต้องคืนสัญญาณที่เน้นที่ความถี่สูงให้เหมือนเดิม กรรมวิธีนี้เรียกว่า ดีเอมฟาซิส (de-emphasis)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



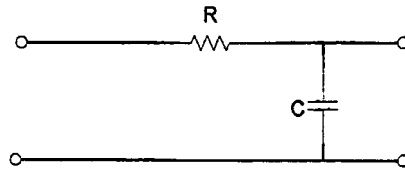
รูปที่ 2.6 เปรียบเทียบแอมพลิจูดของสัญญาณที่เข้ามาออกสู่เลขทกับสัญญาณรบกวน



รูปที่ 2.7 ขบวนการพีเอ็มฟาซิสที่เครื่องส่งและซีเอ็มฟาซิสที่เครื่องรับ

วงจรที่ใช้ในวงจรพีเอ็มฟาซิสและซีเอ็มฟาซิสก็คือวงจรรองความถี่ คุณสมบัติของตัวกรองสัญญาณในคอนพีเอ็มฟาซิสกับซีเอ็มฟาซิสจะต้องเป็นตรงข้ามในระบบกระจายเสียงเอฟเอ็ม โดยมากจะกำหนดคุณสมบัติของวงจรกรองสัญญาณ (ทั้งพีเอ็มฟาซิสและซีเอ็มฟาซิส) เป็นค่าคงตัวเวลา (time constance) เท่ากับ 75 ไมโครวินาที ซึ่งแอมพลิจูดจะค่อยๆเพิ่มขึ้น (พีเอ็มฟาซิส) หรือลดลง (ซีเอ็มฟาซิส) ตั้งแต่ความถี่ 2,122 เฮิร์ตซ์ เป็นต้นไป ดังรูปที่ 2.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



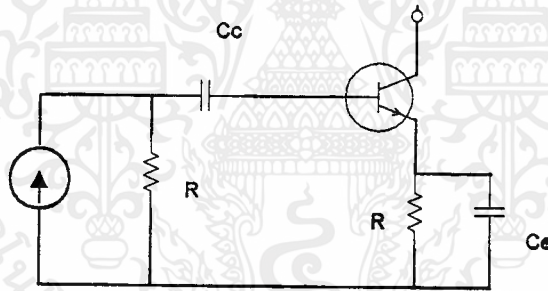
รูปที่ 2.8 วงจรพีเอมฟาซิสและซีเอ็มฟาซิส

2.3 การชดเชยทางด้านความถี่

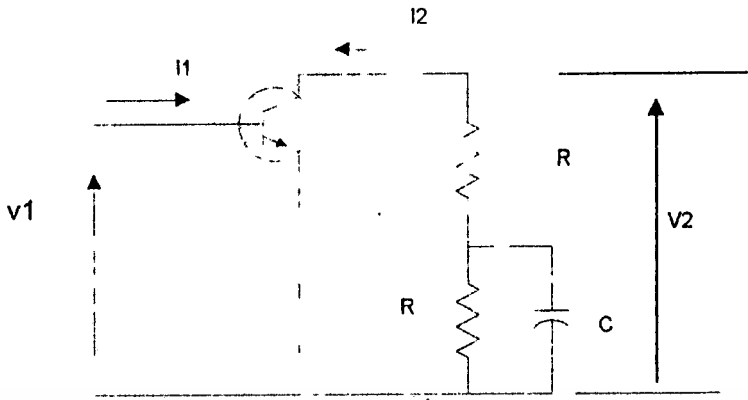
เมื่อต้องการขยายสัญญาณด้านความถี่ต่ำ เริ่มจากสัญญาณไฟตรงขึ้นไปก็ไม่จำเป็นต้องใช้ตัวเก็บประจุคัปปลิงค์ แต่ถ้าไม่ต้องการสัญญาณไฟตรงมาทำการขยายแล้ว ก็ทำการกำจัดสัญญาณด้านความถี่ต่ำเสีย โดยการใช้วงจร CR มาทำการถ่ายทอดสัญญาณ วงจร CR ถูกนำมาใช้ในวงจรขยายสัญญาณวิดีโอด้วย ดังนั้นจึงต้องการวิธีมาชดเชยการลดลงของอัตราขยายสัญญาณในย่านความถี่ต่ำและความถี่สูง

2.3.1 การชดเชยทางด้านความถี่ต่ำ

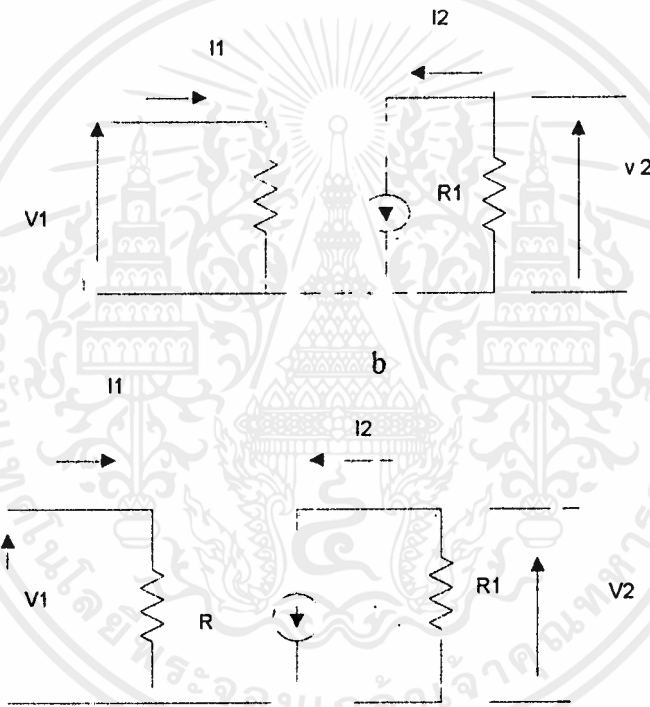
เนื่องจากความสัมพันธ์ระหว่างความถี่คัทออฟด้านต่ำกับตัวเก็บประจุ ใช้ถ่ายสัญญาณและขยายพาสสัญญาณในวงจรขยายสัญญาณที่ใช้วงจร CR เป็นตัวถ่ายสัญญาณ ขึ้นอยู่กับตัวเก็บประจุ C_c และ C_e ดังแสดงไว้ในรูปที่ 2.9

รูปที่ 2.9 แสดงความสัมพันธ์ของตัวเก็บประจุ C_c และ C_e ที่มีผลต่อความถี่คัทออฟด้านต่ำ f_c

ในทางปฏิบัติแล้ว ค่าตัวเก็บประจุโดยเฉพาะ C_e มักจะเลือกใช้ที่มีความจุมาก ดังนั้นค่ารีแอกแตนซ์ของ C_c และ C_e จะมีผลที่ความถี่ต่ำมากๆ และอัตราการลดลงของอัตราการขยายสัญญาณจะเป็น 6 dB/oct

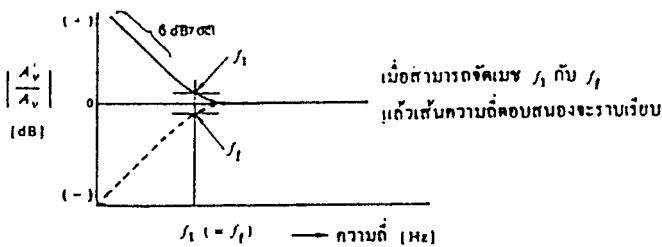


a



c

รูปที่ 2.10 วงจรที่ใช้ชดเชยทางด้านความถี่ต่ำ



รูปที่ 2.12 การชดเชยด้านความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

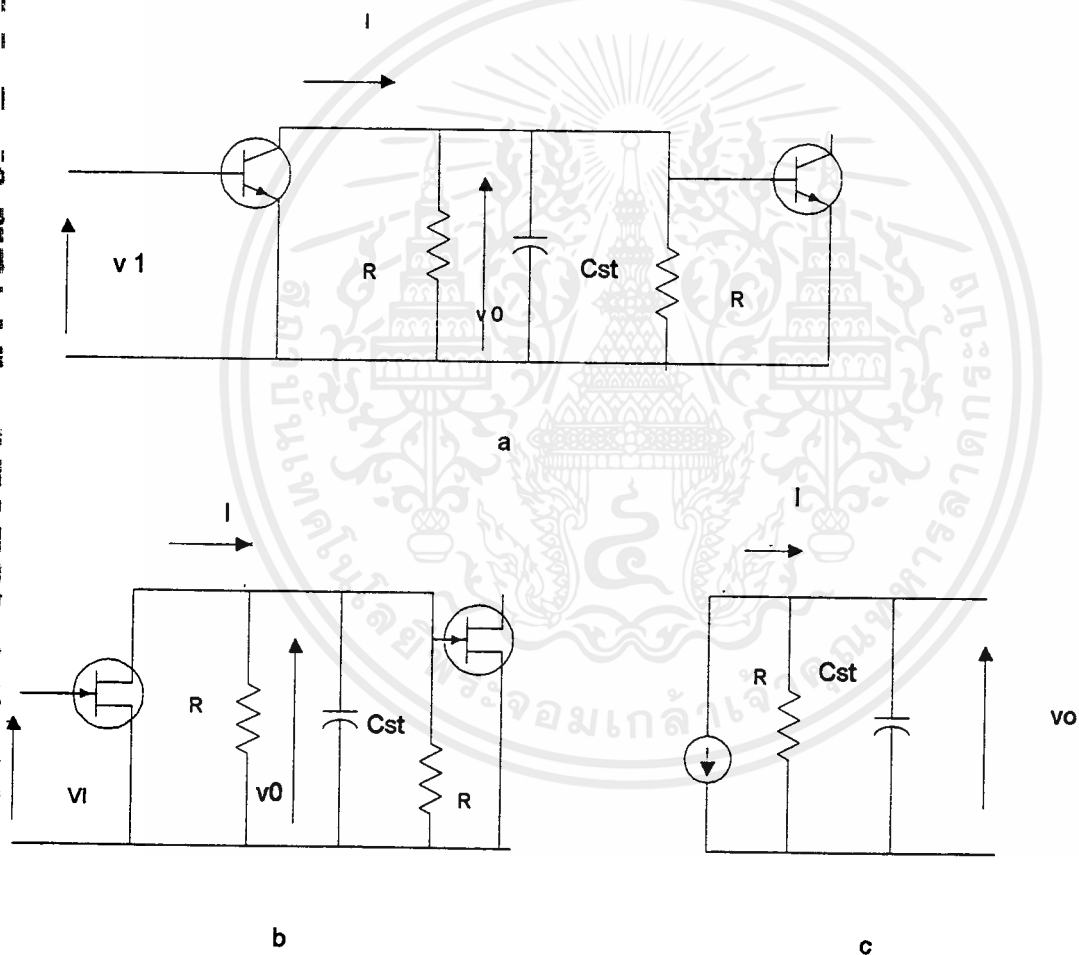


จากรูปที่ 2.12 ถ้าความถี่ f_1 ทำให้สวิตช์ของหม้อไฟฟ้าความถี่ต่ำออฟด้านความถี่ต่ำ f_1 แล้ว ค่าการลดลงของอัตราการขยายด้านความถี่ต่ำจะถูกลดลงเรื่อยๆ ทำให้การตอบสนองต่อความถี่ในช่วงความถี่ต่ำราบเรียบตลอดช่วง

2.3.2 การชดเชยทางด้านความถี่สูง

สาเหตุของการสูญเสียอัตราขยายไปในย่านความถี่สูง เนื่องมาจากข้อจำกัดของอุปกรณ์ที่ทำหน้าที่ขยายสัญญาณในวงจรขยายสัญญาณ เช่นทรานซิสเตอร์หรือเฟต และผลของตัวเก็บประจุแบบสเตรย์ในวงจร

จากรูปที่ 2.13 a และ b แสดงผลที่เกิดขึ้นภายในวงจรที่ใช้ย่านความถี่สูง ตัวเก็บประจุแบบสเตรย์ C_{st} สามารถตัดทิ้งไปได้ในย่านความถี่ปานกลางและความถี่ต่ำ แต่ในย่านความถี่สูงแล้วจะตัดทิ้งออกไปไม่ได้



รูปที่ 2.13 ผลที่เกิดขึ้นภายในวงจรที่ใช้ย่านความถี่สูง

2.4 การเลือกความถี่ IF

ข้อควรพิจารณาเลือกความถี่ IF มีอยู่หลายประการ ส่วนมากจะเกี่ยวข้องกับแบนวิดท์ ในทางทฤษฎี แบนด์วิดท์จะขึ้นอยู่กับความถี่ใช้งานและค่า Q ของวงจร ตามสูตร $BW = Fo/Q$ ฉะนั้นถ้าหากเราต้องการซีเลกติวิตี (selectivity) ที่ดี แบนด์วิดท์จะต้องแคบ นั่นคือวงจรจะต้องมีค่า Q สูงและความถี่จะต้องมีค่าต่ำ ดังนั้นเราจึงนิยมเลือกความถี่ IF ให้มีค่าต่ำกว่าความถี่ใช้งาน ซึ่งเป็นผลดีในการออกแบบอีกด้วย เพราะวงจรความถี่ต่ำออกแบบให้มีเสถียรภาพดีและอัตราการขยายสูงได้ง่ายกว่า

เหตุผลอีกประการหนึ่งในการเลือกความถี่ IF ก็คือ ต้องให้แบนด์วิดท์พอเหมาะ เช่น สมมติว่าเครื่องรับเอเอ็ม ใช้ความถี่ IF เป็น 60 กิโลเฮิร์ตซ์ และ Q ของวงจรเท่ากับ 60 แบนด์วิดท์จะได้ 1 กิโลเฮิร์ตซ์ ซึ่งแคบเกินกว่าจะใช้งานได้ เพราะแบนด์วิดท์ของสัญญาณเอเอ็ม มีค่าน้อย 10 กิโลเฮิร์ตซ์

ข้อพิจารณาอีกข้อหนึ่งคือ การกำจัดสัญญาณอิมเมจ (image) หรือสัญญาณเงา ความถี่เงาเป็นสัญญาณ RF ที่เราไม่ต้องการ เพราะเมื่อสัญญาณเงาเข้ามาผสมกับสัญญาณออสซิลเลเตอร์ จะให้ความถี่เท่ากับ IF พอดี สมมติเราเลือกความถี่ IF เป็น 2,000 กิโลเฮิร์ตซ์ และความถี่ใช้งานเท่ากับ 4.2 เมกะเฮิร์ตซ์ ถ้าใช้ความถี่ของโลคอลออสซิลเลเตอร์สูงกว่าความถี่ใช้งาน จะให้ความถี่ออสซิลเลเตอร์เท่ากับ 4.2 เมกะเฮิร์ตซ์ + 0.2 เมกะเฮิร์ตซ์ เท่ากับ 4.4 เมกะเฮิร์ตซ์ ดังนั้นเมื่อสัญญาณออสซิลเลเตอร์และสัญญาณ RF ผสมกัน ความถี่ผลต่างที่เกิดขึ้นจึงเท่ากับ 200 กิโลเฮิร์ตซ์พอดี อย่างไรก็ตามยังมีสัญญาณอีกตัวหนึ่ง ซึ่งเมื่อผสมกับความถี่ 4.4 เมกะเฮิร์ตซ์ (ของโลคอลออสซิลเลเตอร์) แล้วให้ความถี่เท่ากับ 200 กิโลเฮิร์ตซ์พอดี สัญญาณนั้นเรียกว่าสัญญาณเงา ซึ่งมีความถี่เท่ากับ 4.6 เมกะเฮิร์ตซ์ ความถี่เงานี้จะผ่านมิกเซอร์ไปยังวงจรขยาย IF ได้เช่นกัน

ลองพิจารณาอีกตัวอย่างหนึ่ง สมมติว่าให้ IF เท่ากับ 455 กิโลเฮิร์ตซ์ สัญญาณที่ต้องการเป็น 1110 กิโลเฮิร์ตซ์ ใช้ความถี่โลคอลออสซิลเลเตอร์สูงกว่า RF เราสามารถคำนวณความถี่เงาได้ดังนี้คือ

- คำนวณความถี่โลคอลออสซิลเลเตอร์ = $1110 \text{ KHz} + 455 \text{ KHz} = 1565 \text{ KHz}$
- คำนวณความถี่เงา = $1565 \text{ KHz} + 455 \text{ KHz} = 2020 \text{ KHz}$

จะเห็นว่าความถี่เงาจะอยู่ห่างจากความถี่ใช้งานเท่ากับ 2 เท่าของความถี่ IF การกำจัดสัญญาณเงาสามารถทำได้โดยการบีบให้ซีเลกติวิตีหรือแบนด์วิดท์ของวงจรขยาย RF และมิกเซอร์แคบลง สังเกตว่าถ้าความถี่ IF ยิ่งสูง ความถี่เงายิ่งห่างออกไปจากความถี่ใช้งานมากยิ่งขึ้น นั่นคือถ้าหากเราต้องการกำจัดสัญญาณเงาให้ได้ผลดี ควรเลือกค่าความถี่ IF สูงๆ ซึ่งผลสรุปตอนนี้ค้ำกับผลสรุปตอนแรก ดังนั้นการเลือกความถี่ IF จึงไม่ควรเลือกค่าสูงเกินไปหรือต่ำเกินไป ต้องให้อยู่กลางๆ

เครื่องรับเอเอ็ม (ย่าน 535-1605 กิโลเฮิร์ตซ์) ส่วนใหญ่นิยมใช้ความถี่ IF เท่ากับ 455 กิโลเฮิร์ตซ์ เนื่องจาก ความถี่ช่วงนี้เราสามารถออกแบบวงจรให้มีค่า Q สูง และอัตราการขยายมากได้ นอกจากนี้ความถี่ IF คำนี้นับว่าสูงเพียงพอที่จะเลื่อนให้ความถี่เงาตกอยู่เลยนอกย่านความถี่ผ่านของวงจรขยาย RF

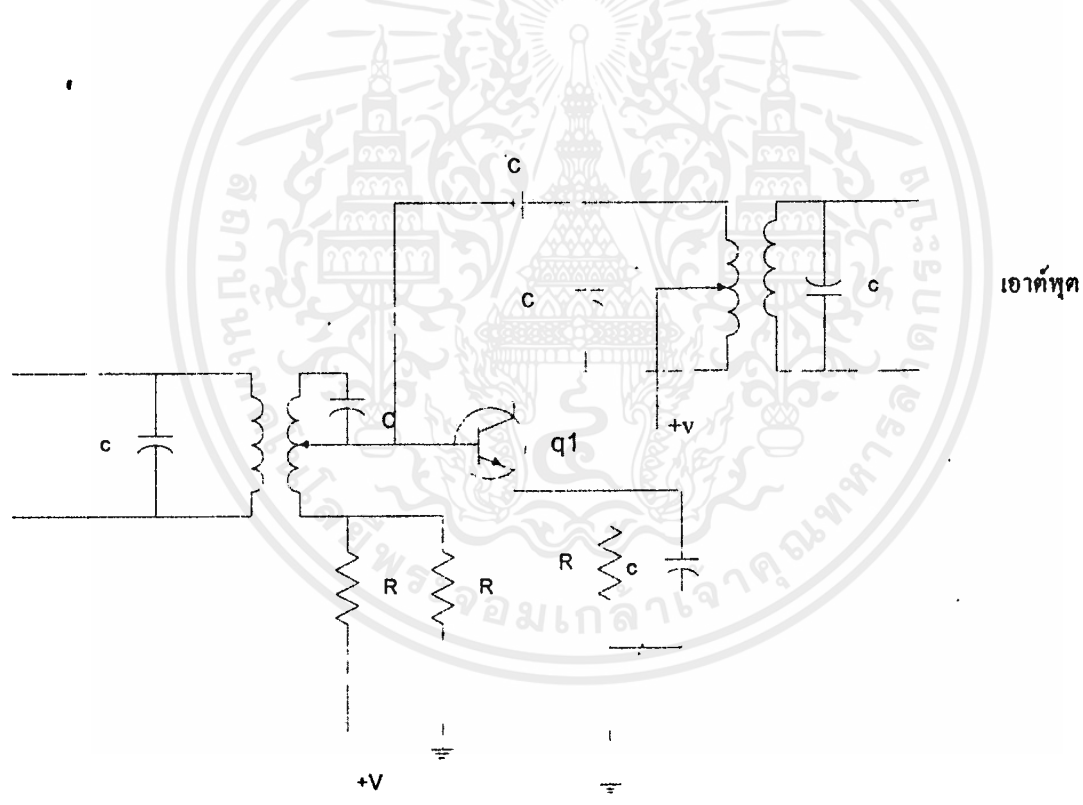
สำหรับเครื่องรับเอฟเอ็ม (ย่าน 88 ถึง 108 เมกะเฮิร์ตซ์) ส่วนใหญ่นิยมใช้ความถี่ IF เท่ากับ 10.7 เมกะเฮิร์ตซ์ เราใช้ความถี่ค่านี้นี้เนื่องจากให้แบนด์วิดท์กว้างพอ (ประมาณ 200 กิโลเฮิร์ตซ์) สำหรับสัญญาณ

เอฟเอ็ม นอกจากนี้ความถี่ก็ยังอยู่ห่างจากความถี่ใช้งานไปจนถึง 21.4 เมกะเฮิร์ตซ์ (2 เท่าของ 10.7 เมกะเฮิร์ตซ์) สำหรับเครื่องรับโทรทัศน์ความถี่ IF อยู่ในย่าน 40 เมกะเฮิร์ตซ์เพราะแบนด์วิดธ์ของสัญญาณโทรทัศน์กว้าง 4 ถึง 5 เมกะเฮิร์ตซ์

2.5 วงจรขยาย IF

วงจรขยาย IF ก็คือวงจรขยาย RF นั่นเอง แคว้งจร IF ทำงานที่ความถี่คงที่ (ไม่ต้องปรับความถี่อีก) ดูตัวอย่างในวงจรที่ 2.14 ความแตกต่างของวงจร IF กับ RF ในที่นี้คือตรงที่ใช้หม้อแปลงดับเบิ้ลจูน (double tune) มีวงจรเรโซแนนซ์สองค้ำ คือทางค้ำไพรมารี (primary) และเซคันดารี (secondary) ช่วยให้มีเก็ทวิตตีตัวเก็บประจุ CI ในวงจรทำหน้าที่เป็นตัวป้อนกลับเพื่อ สะเทินวงจรหรือหักล้าง (neutralize) มิให้เกิดการออสซิลเลชัน

เราสามารถออกแบบวงจรถ่าย IF โดยใช้ฟิลเตอร์ชนิดแบนด์พาส (BPF) เพื่อให้ค่าซีเลกตีตีแทนที่จะใช้หม้อแปลงดับเบิ้ลจูน เทคนิคแบบนี้มิใช้ในเครื่องรับวิทยุสื่อสารเพราะสัญญาณที่รับมีแบนด์วิดธ์แคบ



เอาต์พุต

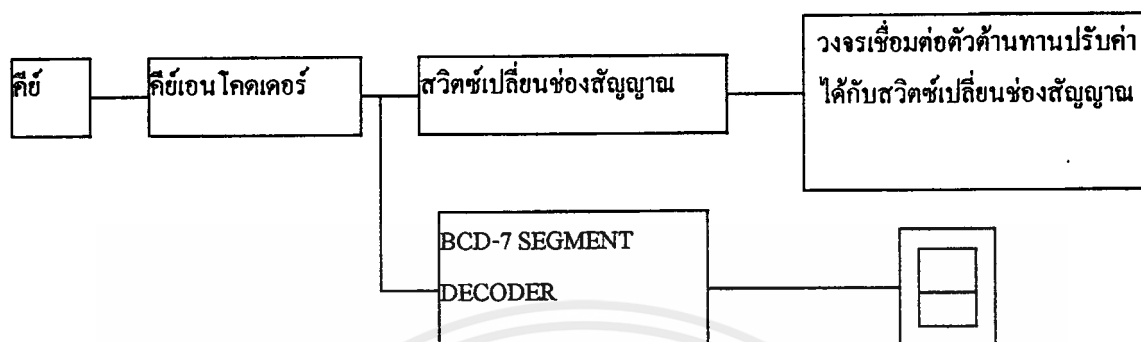
รูปที่ 2.14 วงจรขยาย IF

2.6 วงจรเปลี่ยนแปลงช่องสัญญาณ

จากหลักการที่ว่า เราจะเปลี่ยนช่องสัญญาณได้ โดยการเปลี่ยนแปลงแรงดัน ไฟฟ้าที่คกคร่อมตัวต้านทานปรับค่าได้ (นั่นคือเมื่อค่าความต้านทานเปลี่ยนแรงดันที่คกคร่อมตัวต้านทานก็จะเปลี่ยนแปลงตามค่าความต้านทานนั้น)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหตุที่เราเปลี่ยนแรงดัน ไฟฟ้าแล้วทำให้ช่องสัญญาณเปลี่ยน ได้ก็เพราะแรงดัน ไฟฟ้าเป็นตัวควบคุม ความถี่ของวงจร VCO (วงจรกำเนิดความถี่ที่ควบคุมได้ด้วยแรงดัน) ซึ่งเอาท์พุทที่ได้จะถูกส่งไปยังภาคมิกเซอร์ ต่อไป



รูปที่ 2.15 บล็อกไดอะแกรมของวงจรเปลี่ยนช่องสัญญาณ

2.6.1 คีย์และคีย์เอนโคเดออร์ (Keys and Key encoder)

ใช้ได้ทั้งหมด 16 คีย์ แต่เลือกใช้เพียง 6 คีย์ เมื่อผ่านส่วนของ Key encoder ซึ่งเลือกใช้ไอซี 74C922 16-Key encoder (ตาราง truth table ทั้งหมดดูในภาคผนวก)

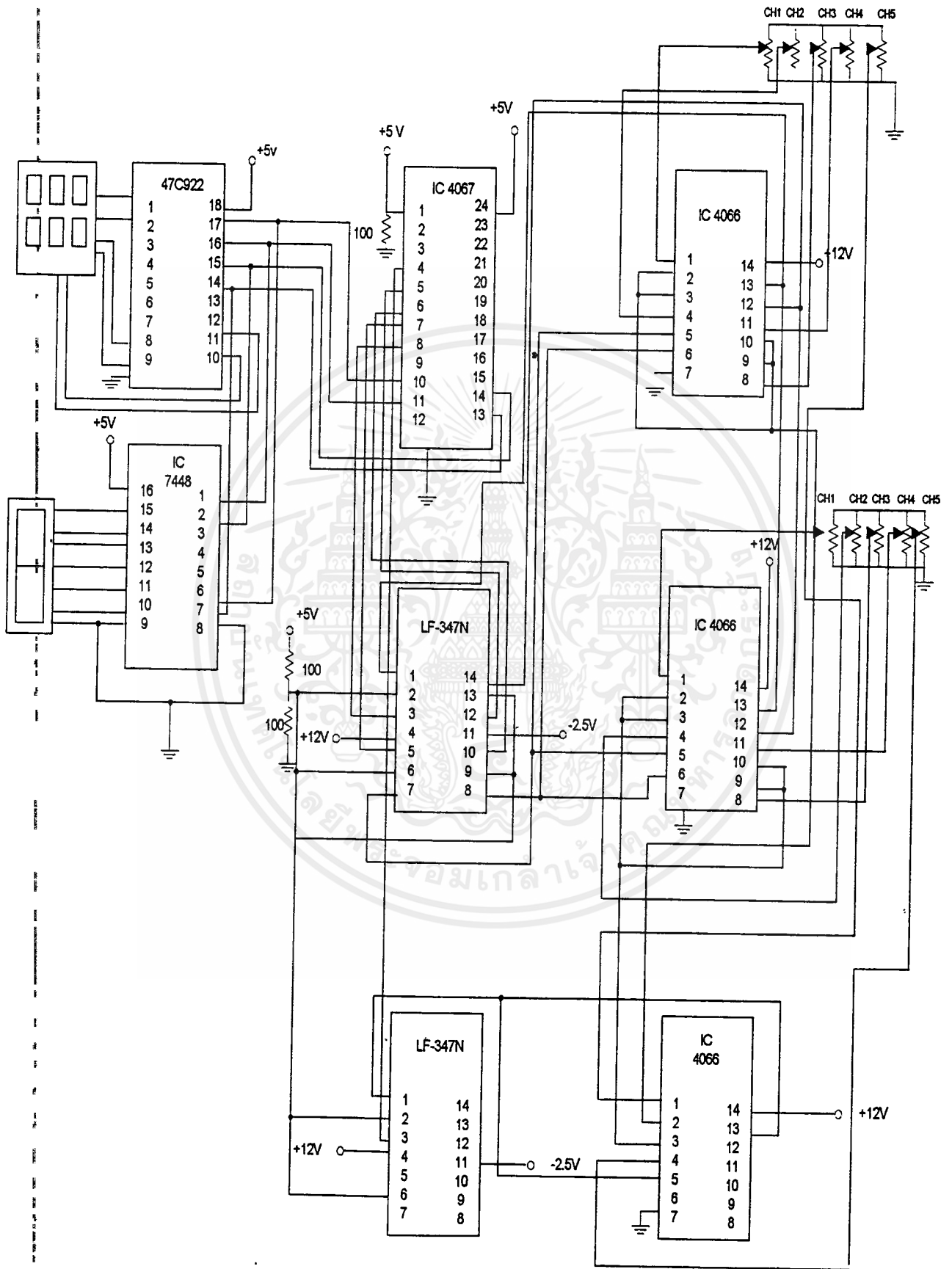
Switch Position	1	2	3	4	5	6
A	1	0	1	0	1	0
B	0	1	1	0	0	1
C	0	0	0	1	1	1
D	0	0	0	0	0	0

ตารางที่ 2 แสดงตาราง truth table ของ 6 คีย์ที่ใช้ในวงจร

2.6.2 สวิทช์เปลี่ยนช่องสัญญาณ

เลือกใช้ไอซีเบอร์ 4067 เพราะว่าจะทำให้สามารถเพิ่มช่องสัญญาณได้สูงสุด 16 ช่องสัญญาณ ปกติแล้วไอซีตัวนี้มีหน้าที่เป็น 16-channel multiplex / Demultiplex นำมาใช้ในลักษณะของสวิทช์ที่ทำการเลือกตัวต้านทาน ซึ่งไปมีผลในการเปลี่ยนช่องสัญญาณ

2.6.3 การเชื่อมต่อภายในระหว่าง ไอซี 4066 และ ไอซี LF347



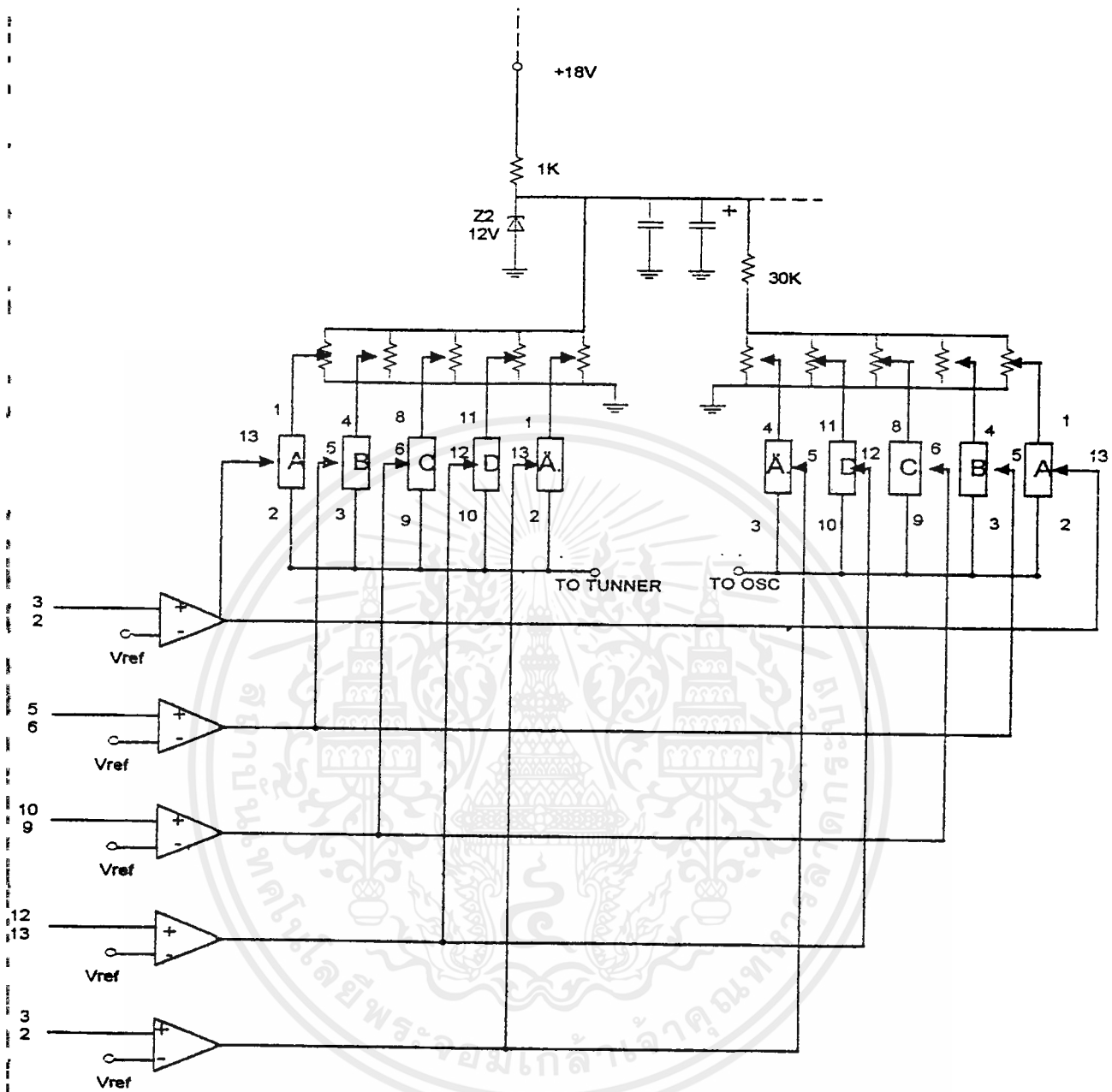
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ 2.16 วงจรเปลี่ยนช่องสัญญาณเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรนี้ แรงดันที่มาจากคิฟลิปฟลอป มีค่าเท่ากับ 0 โวลต์ และ 5 โวลต์ เพื่อเป็นการเปรียบเทียบแรงดัน ดังนั้น $V_{ref} = 2.5$ โวลต์ และไฟเลี้ยงออฟแอมป์ กำหนด V_{cc} เท่ากับ 12 โวลต์ และ V_{ee} เท่ากับ -2.5 โวลต์ ถ้าแรงดันจากคิฟลิปฟลอปเท่ากับ 5 โวลต์ เอาต์พุตของคิฟลิปฟลอปเท่ากับ 12 โวลต์ ถ้าแรงดันจากคิฟลิปฟลอปเท่ากับ 0 โวลต์ เอาต์พุตของคิฟลิปฟลอปเท่ากับ -2.5 โวลต์ ส่วนไฟเลี้ยงที่ไอซี 4066 กำหนด $V_{dd} = 12$ โวลต์ $V_{ss} = 0$ โวลต์ ถ้าแรงดันที่ขา C เท่ากับ 12 โวลต์ อนุาล็อกสวิตช์จะปิด ถ้าแรงดันที่ขา C เท่ากับ 0 โวลต์ อนุาล็อกสวิตช์จะเปิด ดังนั้นถ้าแรงดันจากคิฟลิปฟลอปเท่ากับ 0 โวลต์ ทำให้แรงดันที่ขา C ของอนุาล็อกสวิตช์ เท่ากับ -2.5 โวลต์ อนุาล็อกสวิตช์จะเปิด เป็นการเปิดเส้นทางระหว่างอินพุตกับเอาต์พุตของอนุาล็อกสวิตช์ จึงเหมือนกับไม่ได้ใช้แรงดันจาก VR2 และ VR3 ของช่องสัญญาณนี้

ถ้าแรงดันจากคิฟลิปฟลอปเท่ากับ 5 โวลต์ ทำให้แรงดันที่ขา C ของอนุาล็อกสวิตช์ เท่ากับ 12 โวลต์ อนุาล็อกสวิตช์จะปิด จึงเหมือนกับเลือกใช้แรงดันจาก VR2 และ VR3 ของช่องสัญญาณนี้ แล้วเราก็ทำการปรับ VR2 และ VR3 เพื่อให้ได้สัญญาณภาพและเสียงตามที่ต้องการ

2.6.4 การนำไปใช้งาน

การนำไปใช้งานคือ ถ้าเราต้องการเลือกช่องสัญญาณใด เราก็กดช่องสัญญาณนั้น ซึ่งฟลิปฟลอปของช่องสัญญาณนั้นก็จะมีแรงดัน 5 โวลต์ ทำให้ที่ขา C ของอนุาล็อกสวิตช์มีแรงดันเท่ากับ 12 โวลต์ ซึ่งอนุาล็อกสวิตช์จะอยู่ในสถานะปิด มีผลทำให้แรงดันจาก VR2 ของช่องสัญญาณนั้น ไปควบคุมภาคจูนเนอร์ และแรงดันจาก VR3 ของช่องสัญญาณนั้น ไปควบคุมภาคออสซิลเลเตอร์ ทำให้สามารถรับสัญญาณภาพและเสียงของช่องสัญญาณนั้นได้ และเมื่อต้องการเลือกช่องสัญญาณอื่นๆ ก็สามารถกดช่องสัญญาณที่เราต้องการได้เลย



รูปที่ 2.17 แสดงวงจรการเชื่อมต่อภายในระหว่างไอซี 4066 และ ไอซี LF347 กับวงจรเครื่องรับสัญญาณดาวเทียม

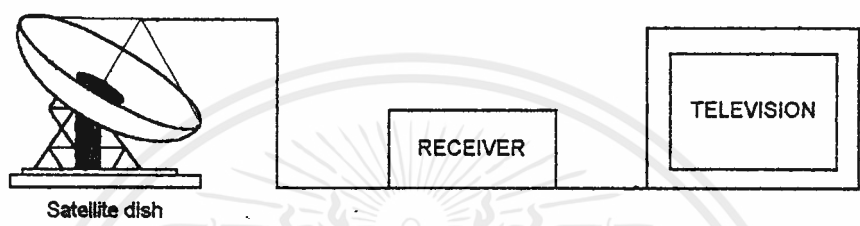
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้างเครื่องรับสัญญาณดาวเทียม

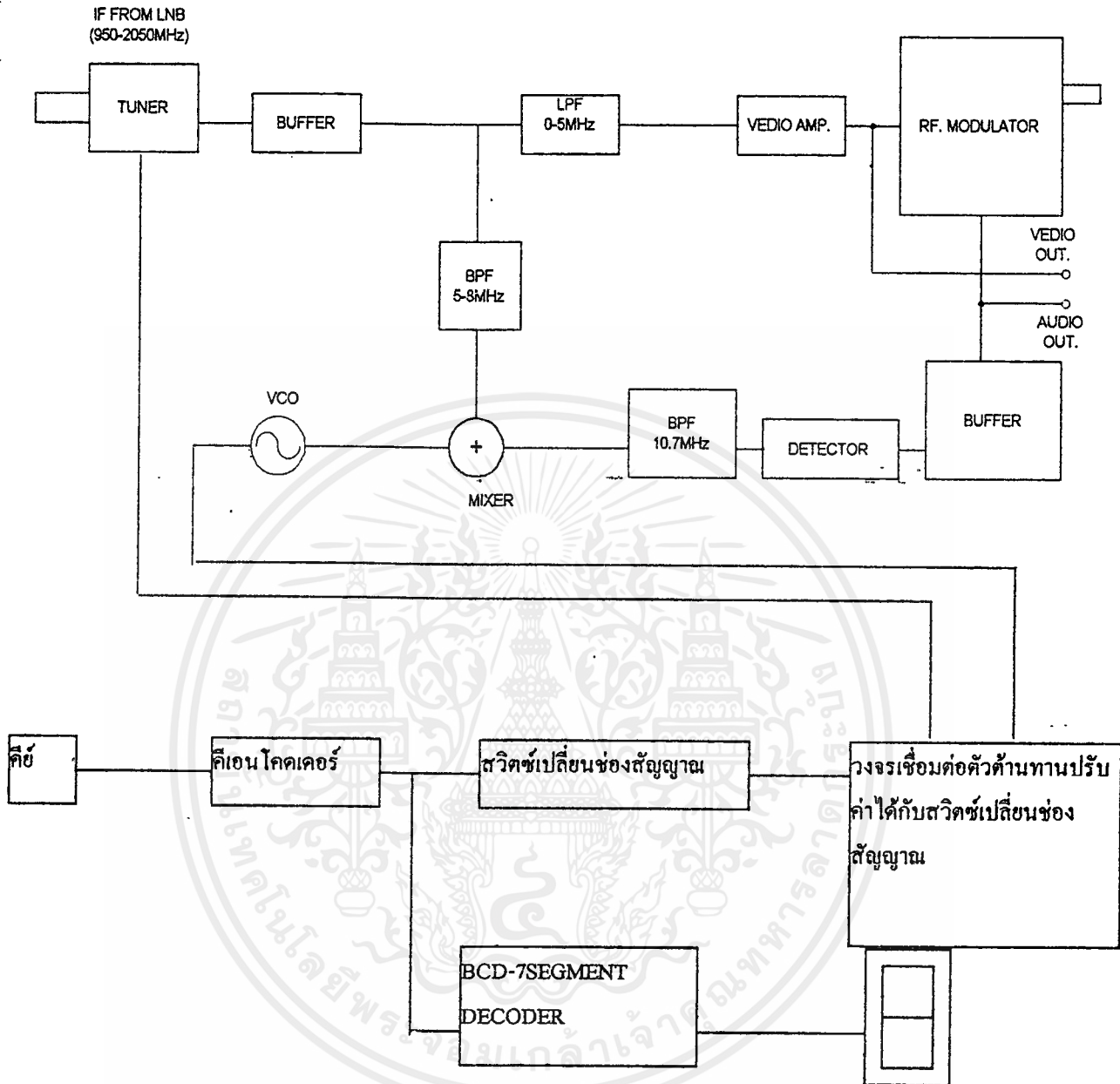
3.1 บล็อกไดอะแกรมของเครื่องรับสัญญาณดาวเทียม

ก่อนจะกล่าวถึงการทำงานของเครื่องรับสัญญาณดาวเทียม ขอนำเสนอบล็อกไดอะแกรมที่เกี่ยวข้องกับระบบของเครื่องรับสัญญาณดาวเทียม ซึ่งประกอบด้วยงานรับสัญญาณดาวเทียม LNB สายอากาศ เครื่องรับสัญญาณดาวเทียมและโทรทัศน์



รูปที่ 3.1 บล็อกไดอะแกรมระบบของเครื่องรับสัญญาณดาวเทียม

ซึ่งโครงงานนี้เครื่องรับสัญญาณดาวเทียมจะใช้รับสัญญาณดาวเทียมในย่านความถี่ไมโครเวฟ 2 ย่านคือ ย่านความถี่ C-band และย่านความถี่ KU-band สัญญาณที่รับได้จะมีทั้งสัญญาณที่เป็นโพลาริซแนคั้งและสัญญาณโพลาริซแนวนอน สัญญาณที่มาจาก LNB จะถูกส่งต่อไปยังเครื่องรับสัญญาณดาวเทียม ซึ่งมีการทำงานดังรูปที่ 3.2



รูปที่ 3.2 บล็อกโคอะแกรมของเครื่องรับสัญญาณดาวเทียม

3.2 การคำนวณภายในเครื่องรับสัญญาณดาวเทียม

3.2.1 การทำงานของจูนเนอร์

จูนเนอร์ก็คือวงจรที่ทำการแปลงความถี่จากความถี่ในระบบไมโครเวฟ ให้ความถี่นั้นลดต่ำลงมาเป็นความถี่ IF ของสัญญาณรวม เราเรียกสัญญาณรวมนี้ว่า ความถี่เบสแบนด์

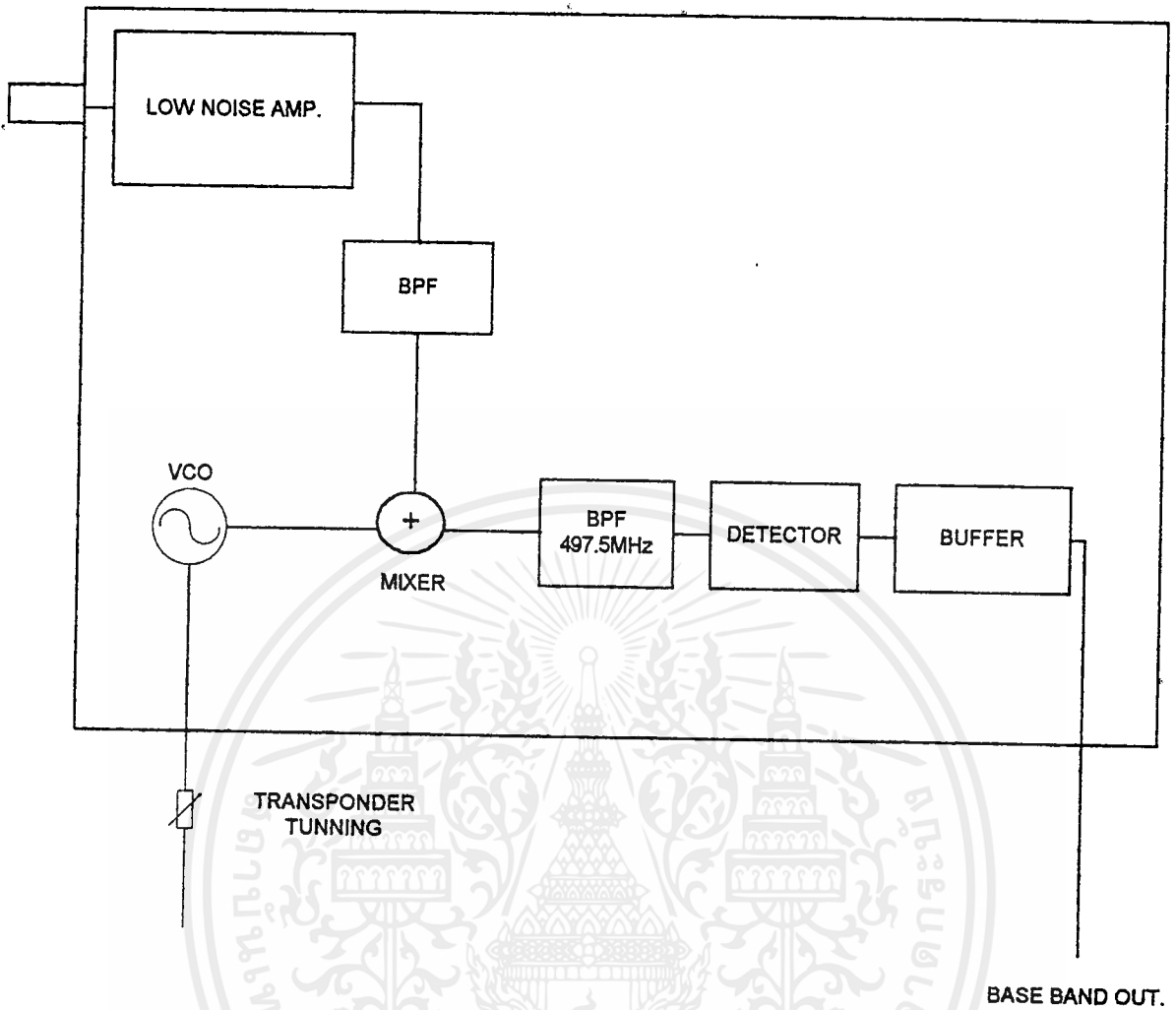
หากจะพิจารณาให้ง่ายเข้าในส่วนของระบบจูนเนอร์ สามารถเขียนได้ตามบล็อกโคอะแกรมรูปที่ 3.3 โดยสัญญาณความถี่ที่มาจาก LNB มีความถี่อยู่ในช่วง 950 - 2,050 เมกะเฮิรตซ์ จะถูกส่งเข้ามาทางจุดอินพุท เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จูนเนอร์ สัญญาณดังกล่าวจะถูกส่งเข้าสู่วงจรขยาย ซึ่งเป็นวงจรขยายที่ให้สัญญาณรบกวนต่ำหรือเรียกว่าวงจร LNA (Low Noise Amplifier) จะทำหน้าที่เป็นวงจรขยายให้สัญญาณที่รับมาจากระบบ LNB และส่งผ่านสายนำสัญญาณเข้ามา ถ้าหากสัญญาณส่งผ่านสายนำสัญญาณเกิดการสูญเสียหรือเกิดสัญญาณรบกวนขึ้นในระบบ วงจรขยาย LNA จะทำหน้าที่ในการขยายให้มีความแรงเพียงพอและกำจัดสัญญาณรบกวนที่เกิดขึ้นนั้นด้วย เมื่อขยายสัญญาณจนเป็นที่เรียบร้อยแล้ว จึงส่งผ่านวงจรแบนพาสฟิลเตอร์ เพื่อจะให้ความถี่ในแบนด์ของระบบดาวเทียมส่งผ่านไป วงจรแบนพาสฟิลเตอร์จะเป็นระบบเลือกแบนด์ว่า จูนเนอร์ตัวนั้นจะเป็น C-Band หรือ KU-Band หรือถ้าหากจะให้รับได้ทั้งสองแบนด์ วงจรแบนพาสฟิลเตอร์จะต้องส่งผ่านความถี่ได้ตั้งแต่ 950 - 2,050 เมกะเฮิร์ตซ์ หรือส่งได้ตลอดย่านของการแพร่คลื่นเพื่อการบันเทิงหรือการสื่อสารนั่นเองเพราะดาวเทียมสื่อสารก็จะจัดให้อยู่ในคลื่น C-Band และ KU-Band

ความถี่ในแบนด์ต่างๆจะถูกส่งเข้าสู่วงจรปิดความถี่เพื่อการรับสถานี โดยวงจรผลิตความถี่ระบบ VCO (Voltage Control Oscillator) จะทำการผลิตความถี่เข้าไปปิดกับความถี่ช่องต่างๆในระหว่าง 950 - 2,050 เมกะเฮิร์ตซ์ โดยวงจร VCO ก็คือวงจรผลิตความถี่ที่ควบคุมด้วยแรงดันไฟ จากบล็อกไดอะแกรมในรูปที่ 3.3 เราจะพบว่าเมื่อมีการปรับแรงดันผ่าน TRANSPONDER TUNNING เข้าไปยังหน่วย VCO วงจรดังกล่าวจะผลิตความถี่สูงต่ำได้ตามค่าแรงดันไฟ ส่งความถี่ที่ผลิตได้นี้ไปปิดกับความถี่ที่มาจาก LNB เพื่อจะให้กำเนิดเป็นความถี่ IF 479.5 เมกะเฮิร์ตซ์ ซึ่งเป็นความถี่เบสแบนด์ ดังนั้นไม่ว่าความถี่สถานีไหนหรือทรานสปอนเดอร์ใดส่งเข้ามา วงจรออสซิลเลเตอร์จะผลิตความถี่ขึ้นมาสูงกว่าทรานสปอนเดอร์หรือช่องความถี่ของสถานีที่รับเข้ามาอยู่ 479.5 เมกะเฮิร์ตซ์ เพื่อส่งเข้าไปผสมสัญญาณในรูปแบบของการปิดสัญญาณ เพื่อให้ความถี่ดังกล่าวนั้นกลายเป็นความถี่ IF 479.5 ก่อนส่งผ่านวงจรซอร์ฟิลเตอร์ (Saw Filter)

ที่ต้องใช้ระบบซอร์ฟิลเตอร์ก็เพื่อจะให้สัญญาณภาพและเสียง สามารถที่จะส่งออกไปได้สดใสบริสุทธิ์ เพื่อให้ภาพที่ออกไปเป็นภาพที่เร้าใจ และให้เสียงที่ส่งออกไปเป็นเสียงที่แจ่มใสชัดเจน

เนื่องจากสัญญาณที่ส่งมาจากดาวเทียมถูกผสมความถี่มาในระบบเอฟเอ็ม ดังนั้นเราจึงทำการดีเทคสัญญาณด้วยวงจรเอฟเอ็มดีเทคเตอร์ ก่อนที่จะให้สัญญาณรวมส่งออกไปผ่านบัฟเฟอร์ออกไปเป็นความถี่เบสแบนด์ เพื่อจะส่งให้กับวงจรระบบภาพและเสียงต่อไป

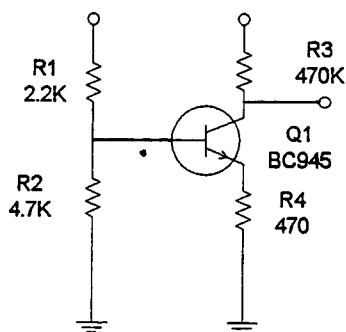


รูปที่ 3.3 บล็อกไดอะแกรมของจูนเนอร์

3.2.2 วงขยายสัญญาณเบสแบนด์ (Base Band Amplifier)

วงจรชนิดนี้จะใช้ทรานซิสเตอร์ชนิด NPN เบอร์ BC945 ต่อแบบคอมมอนอีมิเตอร์ ดังแสดงในรูปที่ 3.4

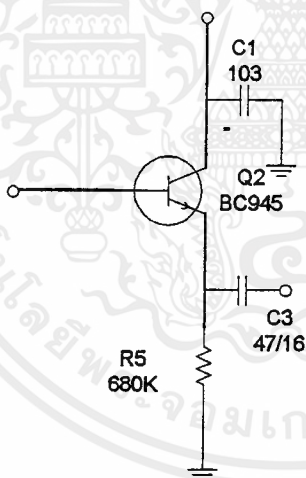
สัญญาณเบสแบนด์ประกอบด้วย สัญญาณวิดีโอคอมโพสิต (video composite) และสัญญาณพาหะย่อยของเสียงซึ่งได้มาจากจูนเนอร์ จะถูกขยายให้มีความแรงมากยิ่งขึ้น ก่อนจะส่งไปยังภาคบัฟเฟอร์ต่อไป



รูปที่ 3.4 วงจรขยายสัญญาณเบสแบนด์

3.2.3 วงจรกันชนสัญญาณเบสแบนด์ (Baseband Buffer)

วงจรมีหน้าที่ใช้ทรานซิสเตอร์ชนิด NPN เบอร์ BC945 ค่อเป็นวงจรมิตเตอร์ร่วมตั้งรูปที่ 3.5 วงจรบัฟเฟอร์ จะทำหน้าที่รักษาขนาดของสัญญาณเบสแบนด์ และนอกจากนี้วงจรบัฟเฟอร์ยังทำการแมทซ์อิมพีแดนซ์ให้กับวงจรอีกด้วย

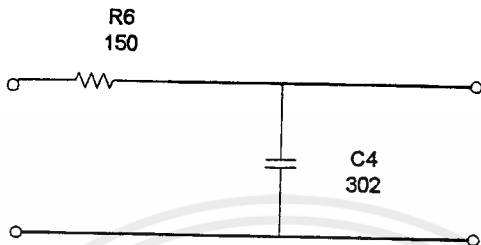


รูปที่ 3.5 วงจรกันชนสัญญาณเบสแบนด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.4 วงจรดีเอ็มฟาซิส (De-emphasis)

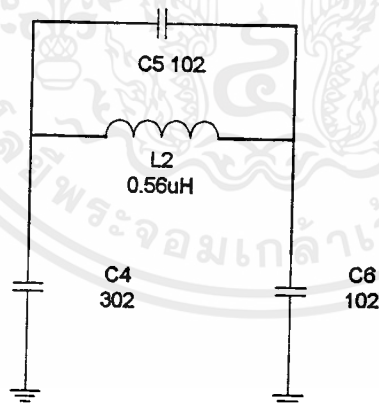
ในระบบการส่งสัญญาณภาพนั้น จะผ่านวงจรดีเอ็มฟาซิส เพื่อรักษาระดับของสัญญาณต่อสัญญาณภาพรบกวน (S/N ratio) เพื่อให้มีคุณภาพที่ดี ซึ่งทำได้โดยการลดระดับสัญญาณความถี่ที่ต่ำกว่าสัญญาณที่ต้องการและยกระดับสัญญาณที่ต้องการให้มีระดับที่สูงขึ้น ดังนั้นในส่วนที่เป็นภาครับจึงต้องมีการดึงระดับสัญญาณให้กลับมาอยู่ในระดับปกติ โดยการใช้วงจรดีเอ็มฟาซิส สัญญาณที่คัปปลิ่งผ่าน C3 (ดูในรูปที่ 3.18) จะเข้าสู่วงจรดีเอ็มฟาซิส และส่งต่อไปยังวงจรรองความถี่ต่ำต่อไป



รูปที่ 3.6 วงจรดีเอ็มฟาซิส

3.2.5 วงจรรองความถี่ต่ำ

วงจรรองความถี่ต่ำจะกรองเอาเฉพาะความถี่ช่วง 0 - 5 เมกะเฮิร์ตซ์ ซึ่งเป็นช่วงของสัญญาณพาหะภาพ ส่วนสัญญาณพาหะของเสียงซึ่งสูงกว่า 5 เมกะเฮิร์ตซ์ จะไม่สามารถผ่านไปได้ เนื่องจาก C3 เป็นตัวเก็บประจุที่มีค่าประจุค่อนข้างมาก (47 μF) ซึ่งมีความสามารถในการส่งผ่านความถี่ต่ำได้เป็นอย่างดี ทำให้เราสามารถใส่ตัวเก็บประจุ C3 ในการคัดทิ้งสัญญาณเสียงไม่ให้รบกวนสัญญาณภาพได้ในขั้นต้น



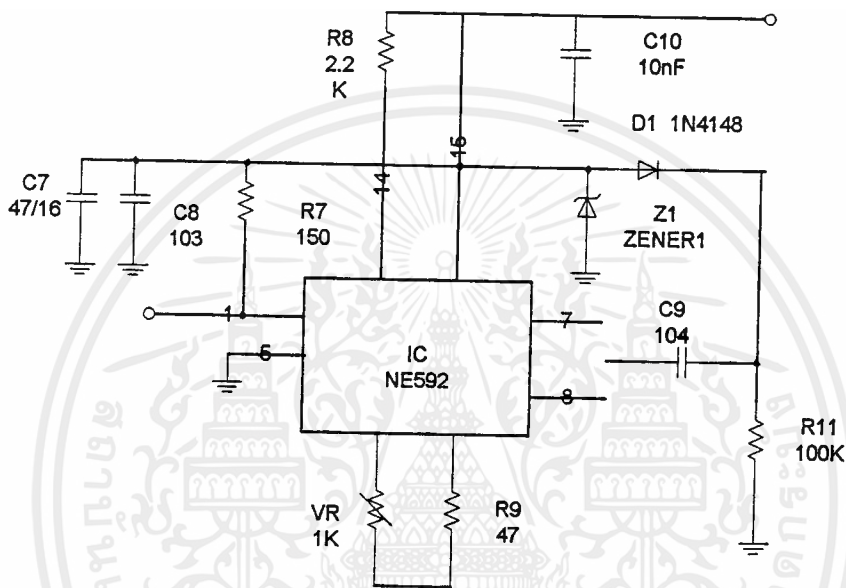
รูปที่ 3.7 วงจรรองความถี่ต่ำ

3.2.6 วงจรขยายสัญญาณภาพ (Video Amplifier)

วงจรขยายสัญญาณภาพในที่นี้ใช้อิซีเบอร์ NE592 ในการขยายสัญญาณเชิงรูปที่ 3.8 อิซีเบอร์ NE592 ทำหน้าที่เป็นวงจรขยายความแตกต่างของสัญญาณภาพ สัญญาณที่ได้ในสภาวะนี้เป็นสัญญาณรวมของภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราขยายของสัญญาณภาพนั้นสามารถที่จะเปลี่ยนแปลงได้ด้วยการปรับค่าความต้านทาน VR1 ที่เป็นตัวควบคุมอัตราขยายของสัญญาณภาพ ซึ่งส่วนของเอาต์พุตจะมีอยู่สองขา คือขา 7 และขา 8 ซึ่งเป็นเอาต์พุตที่มีลักษณะตรงกันข้าม ในที่นี้จะสนใจเฉพาะความถี่ในย่าน C-Band เท่านั้น จึงเลือกสัญญาณเอาต์พุตที่ออกมาจากขา 7 โดยจะใช้สัญญาณที่เกิดจากเอาต์พุตวิดีโอส่งไปยังวงจรขยายสัญญาณด้วยทรานซิสเตอร์ต่อไป



รูปที่ 3.8 วงจรขยายสัญญาณภาพ

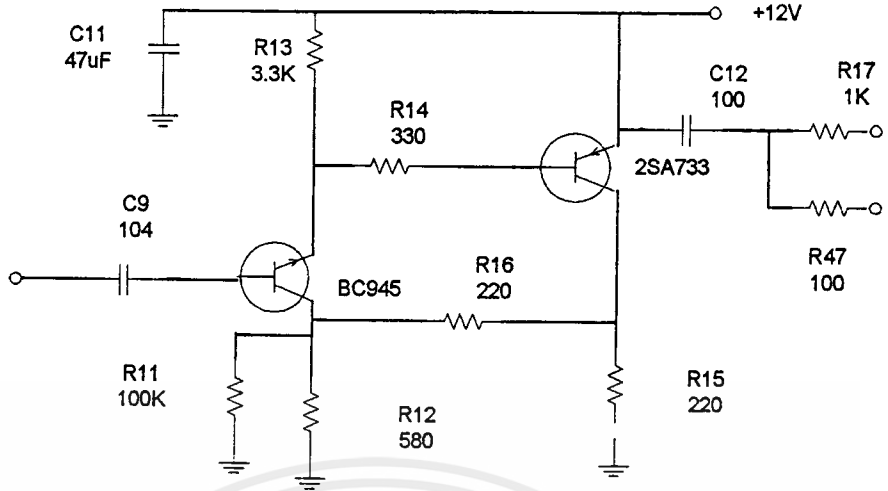
3.2.7 วงจรขยายสัญญาณและชดเชยความถี่

โดยใช้ทรานซิสเตอร์ชนิด NPN เบอร์ BC945

ซึ่งเป็นตัวขยายสัญญาณภาพ และใช้ทรานซิสเตอร์ชนิด

NPN เบอร์ 2SA733 เป็นวงจรขยายสัญญาณอีกครั้ง

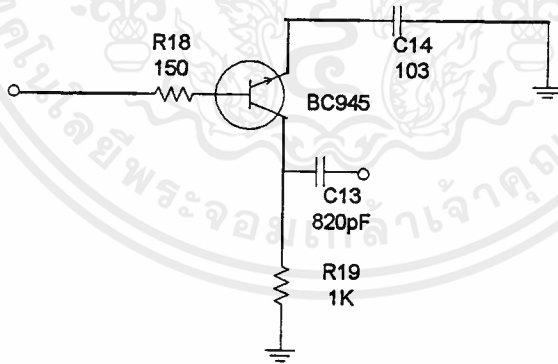
สัญญาณที่ออกจากขาคอลเลกเตอร์ของทรานซิสเตอร์เบอร์ 2SA733 จะถูกคัปปลิงค์ผ่านตัวเก็บประจุ C12 100uF ส่วนหนึ่งจะผ่านตัวความต้านทาน 1K ไปยัง RF MOD อีกส่วนหนึ่งจะส่งผ่านตัวต้านทาน 100 โอห์มไปยังจุด video o/p



รูปที่ 3.9 วงจรขยายสัญญาณและชดเชยความถี่

3.2.8 วงจรกันชนสัญญาณเบสแบนด์ (Baseband Buffer Circuit)

สัญญาณเสียงที่ส่งผ่านขาเบสของทรานซิสเตอร์เบอร์ 5 (Q5) จะทำหน้าที่เป็นกันชน แล้วส่งสัญญาณเสียงที่เป็นระบบเอฟเอ็มผ่านไปยังวงจรกรองผ่านแถบความถี่ผ่านต่อไป

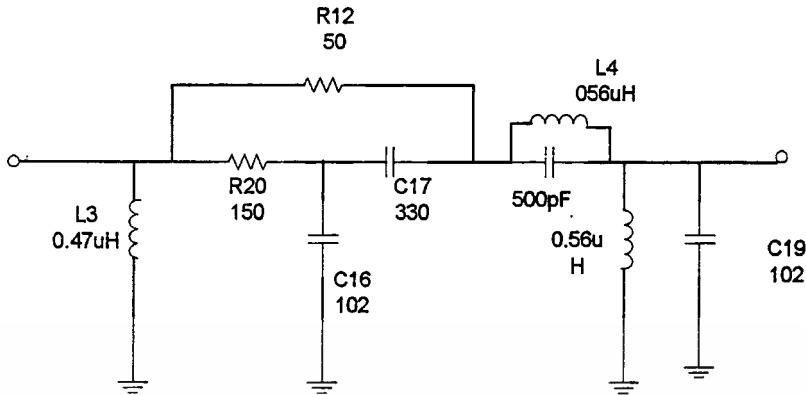


รูปที่ 3.10 วงจรกันชนสัญญาณเบสแบนด์

3.2.9 วงจรกรองผ่านความถี่ผ่าน (Band Pass Filter)

วงจรกรองผ่านความถี่ผ่านจะทำกรกรองเอาสัญญาณที่มีความถี่ในช่วง 5-8 เมกะเฮิร์ตซ์ ให้ผ่านไปได้โดยสะดวก แต่จะขจัดสัญญาณที่มีความถี่ต่ำกว่า 5 เมกะเฮิร์ตซ์ และสูงกว่า 8 เมกะเฮิร์ตซ์ไม่ให้ผ่านไปได้ เนื่องจากความถี่

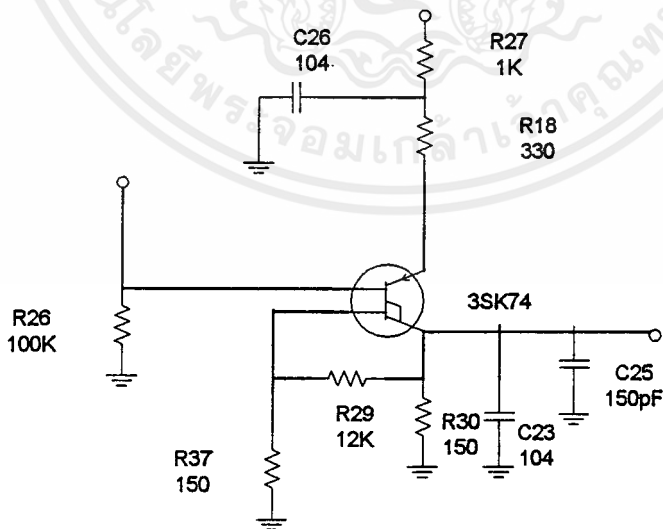
ข้อยของเสียง (Sub Carrier) ของช่องเสียงนั้นมีความถี่อยู่ในช่วง 5-8 เมกะเฮิร์ตซ์ และถ้าวงจรนี้ไม่มีประสิทธิภาพดีพอแล้ว จะเกิดปัญหาคือสัญญาณภาพจะเข้ามารบกวนสัญญาณเสียงได้



รูปที่ 3.11 วงจรกรองผ่านความถี่ผ่าน

3.2.10 วงจรมิกเซอร์ (Mixer Circuit)

สัญญาณที่ออกจากวงจรกรองผ่านความถี่ผ่าน จะถูกส่งต่อไปยังวงจรผสมสัญญาณ (Mixer) เพื่อทำการผสมสัญญาณที่ออกมาจากวงจร VCO ทั้งนี้เนื่องจากช่องสัญญาณความถี่เสียงของระบบโทรทัศน์ผ่านดาวเทียมนั้นจะสามารถส่งได้มากกว่า 1 ช่อง และมีระบบการผสมสัญญาณแบบเอฟเอ็ม ดังนั้นในส่วนของวงจรภาคเสียงก็จะมีหลักการทำงานคล้ายกับเครื่องรับวิทยุเอฟเอ็มทั่วไป คือจะรับสัญญาณได้ในช่วง 88 - 108 เมกะเฮิร์ตซ์ แต่สำหรับวงจรภาคเสียงของเครื่องรับสัญญาณโทรทัศน์ผ่านดาวเทียมนั้นสามารถรับสัญญาณได้ในช่วง 5 - 8 เมกะเฮิร์ตซ์เท่านั้น สำหรับการค้นหาช่องเสียงนั้นสามารถทำได้โดยการปรับค่าแรงดันที่ป้อนให้กับวงจร VCO ซึ่งมีผลทำให้ความถี่ที่ออกจากวงจร VCO มีความถี่ที่เปลี่ยนไปด้วย หลังจากสัญญาณที่รับเข้ามาจากวงจรกรองผ่านความถี่ผ่านถูกผสมกับ ความถี่จากวงจร VCO แล้ว ก็จะถูกส่งไปยังตัวเซรามิกซ์ฟิลเตอร์ ต่อไป

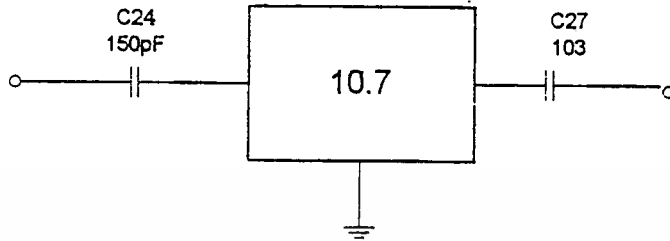


รูปที่ 3.12 วงจรมิกเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.11 เซรามิกฟิลเตอร์ (Ceramic Filter)

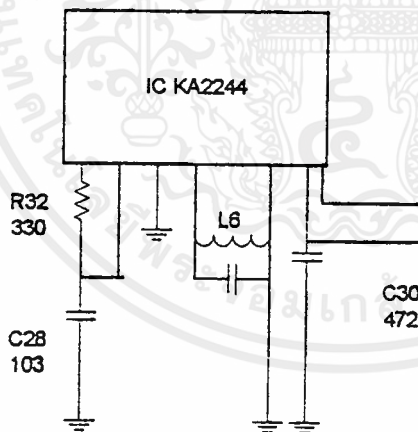
เซรามิกฟิลเตอร์กรองสัญญาณให้สัญญาณที่มีความถี่ไอเอฟ 10.7 เมกะเฮิร์ตซ์ ผ่านไปได้



รูปที่ 3.13 แสดงคุณสมบัติของเซรามิกฟิลเตอร์

3.2.14 วงจร RF Modulator

สัญญาณเสียงในระบบเอฟเอ็มจะเข้ามาที่ขา 1 ของ ไอซี2 เบอร์ KA2244 ซึ่งจะทำการแปลงสัญญาณ ไอเอฟให้เป็นสัญญาณเสียงนั่นเอง



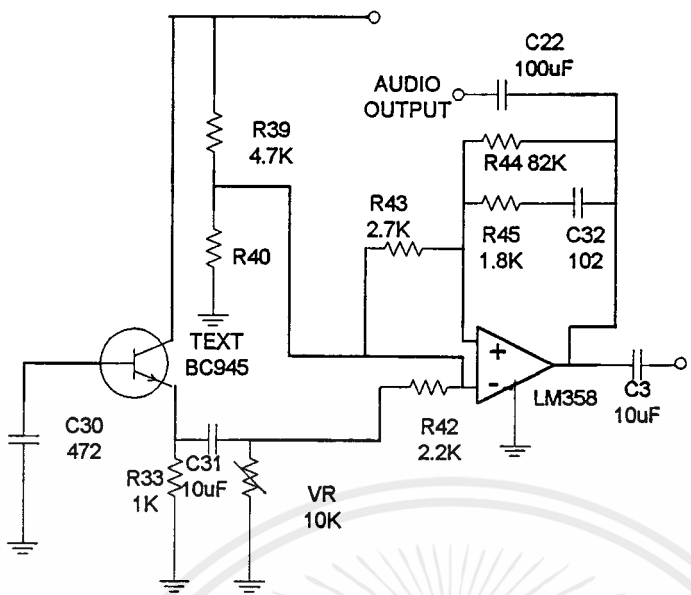
รูปที่ 3.14 วงจร RF Modulator

3.2.13 วงจรขยายสัญญาณและชดเชยความถี่

ทรานซิสเตอร์ เบอร์ BC945 และ ไอซี เบอร์ LM358 จะทำการขยายสัญญาณและชดเชยความถี่ของสัญญาณเสียง พร้อมทั้งขจัดสัญญาณรบกวนที่ติดออกมากับสัญญาณเสียงเพื่อให้สัญญาณเสียงที่ได้มีความคมชัดสมบูรณ์

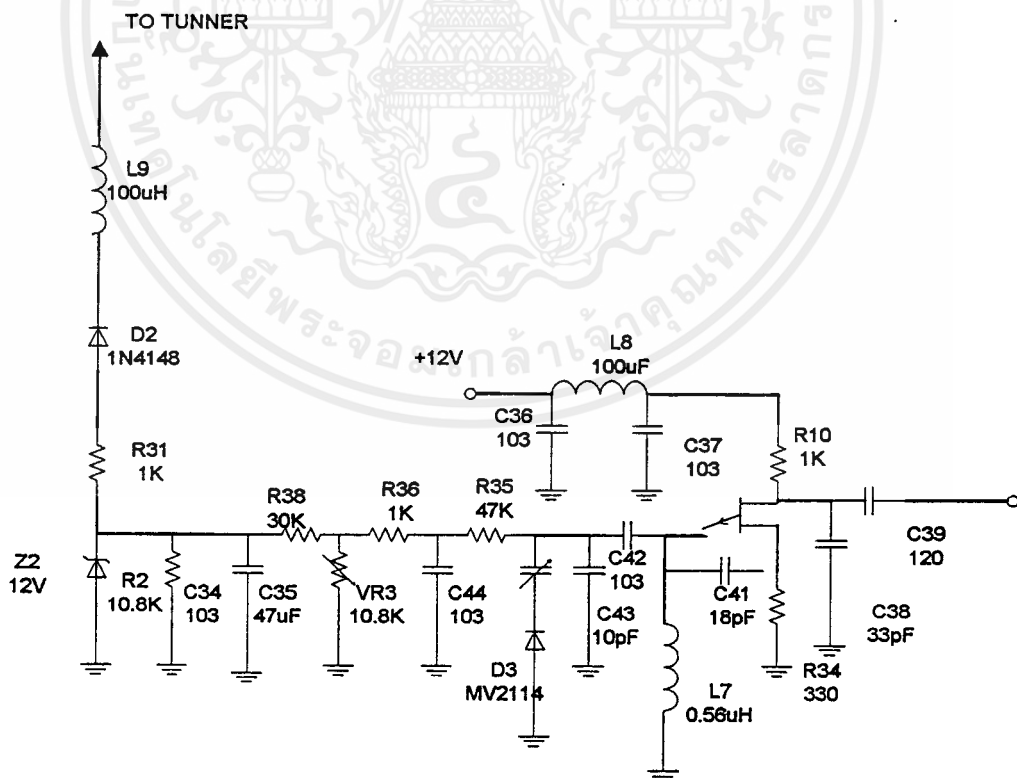
และสัญญาณเอาต์พุตที่ได้จะถูกส่งต่อไปยังจุด audio o/p และต่อเข้าไปยัง RF Modulator เพื่อนำไปใช้งานต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 วงจรขยายสัญญาณและชดเชยความถี่

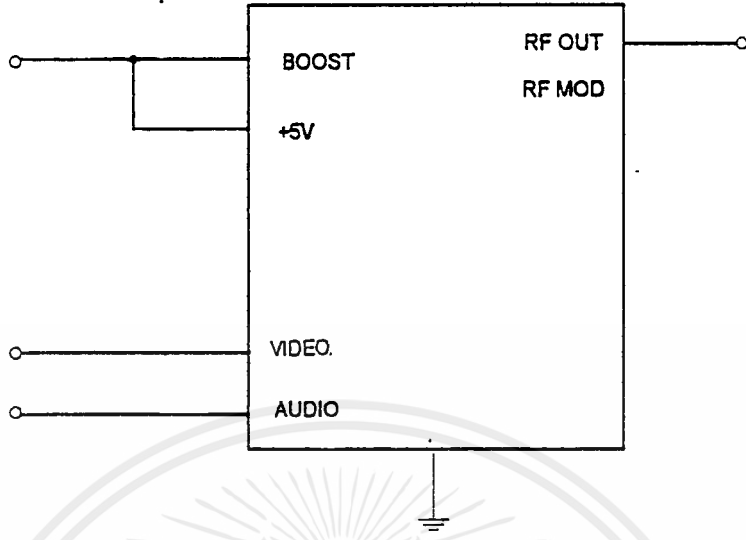
3.14 วงจร VCO (Voltage Control Oscillator)



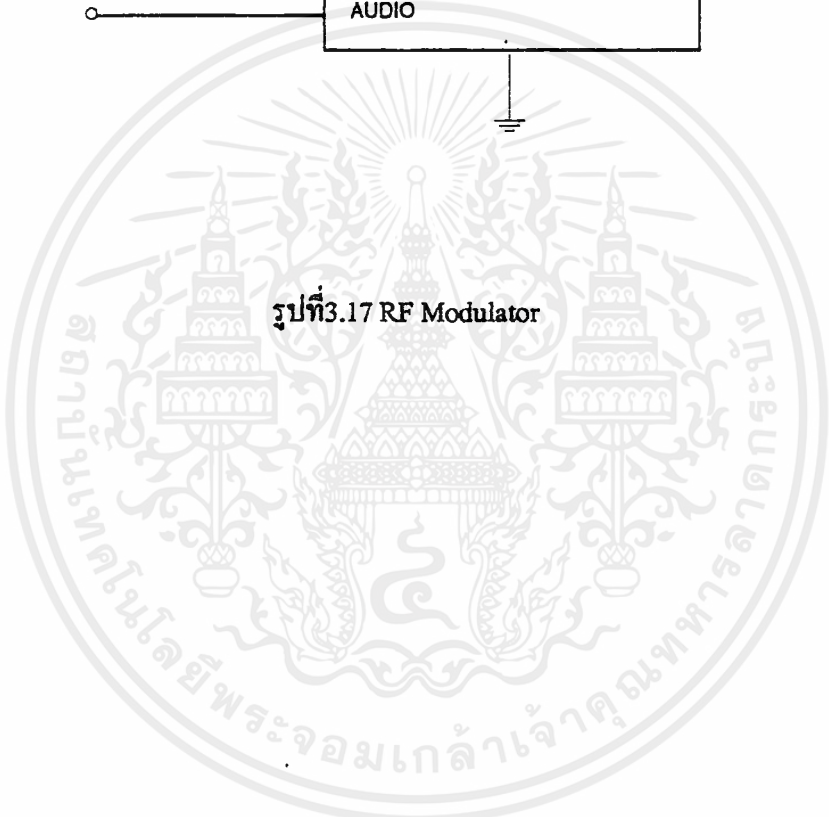
รูปที่3.16วงจรVCO

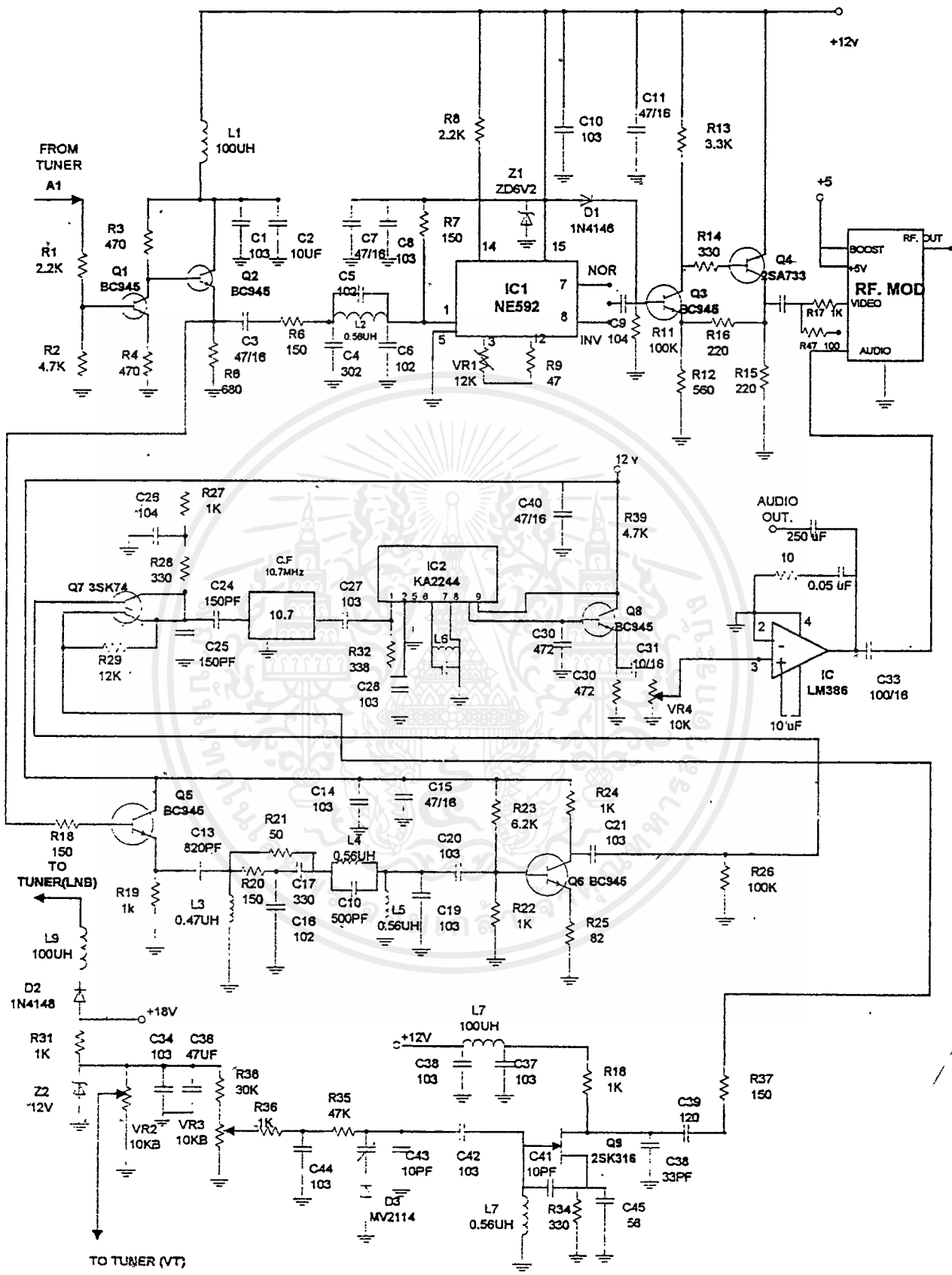
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.15 RF Modulator



รูปที่ 3.17 RF Modulator





รูปที่ 3.18 วงจรเครื่องรับสัญญาณดาวเทียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

4.1 ภาคเครื่องรับสัญญาณดาวเทียมย่านซีแบนด์

จุดประสงค์

1. เพื่อแสดงให้เห็นว่าวงจรเครื่องรับสัญญาณดาวเทียมย่านซีแบนด์ทำงานจริงตามการคำนวณในบทที่ 3

อุปกรณ์การทดลอง

1. วงจรเครื่องรับสัญญาณดาวเทียมย่านซีแบนด์
2. dc power supply 5,12,18 โวลต์
3. Storage Scope
4. เครื่องรับโทรทัศน์สี
5. งานรับสัญญาณดาวเทียมย่านซีแบนด์
6. มัลติมิเตอร์

วิธีการทดลอง

1. นำวงจรเครื่องรับสัญญาณดาวเทียมมารับสัญญาณจากดาวเทียมไทยคม 2 ซึ่งจุดต่าง ๆ ที่ใช้ในการวัดสัญญาณของวงจรเครื่องรับสัญญาณดาวเทียมแสดงดังวงจรตามรูปที่ 4.1 โดยสัญญาณที่วัดได้ในการทดลองนี้จะป็นสัญญาณของรายการโทรทัศน์ช่อง 5

2. สัญญาณที่ตำแหน่งต่างๆ ในวงจรที่จะทำการวัดมีดังต่อไปนี้

ตำแหน่งที่ 1. แสดงสัญญาณเบสแบนด์จากจูนเนอร์ ประกอบด้วยสัญญาณภาพและเสียง

ตำแหน่งที่ 2. แสดงคุณสมบัติของวงจรกรองความถี่ต่ำของวงจรเครื่องรับสัญญาณดาวเทียม

ตำแหน่งที่ 3. แสดงสัญญาณภาพที่ขา 7 ของไอซี NE 592

ตำแหน่งที่ 4. แสดงสัญญาณภาพที่ขา 8 ของไอซี NE 592

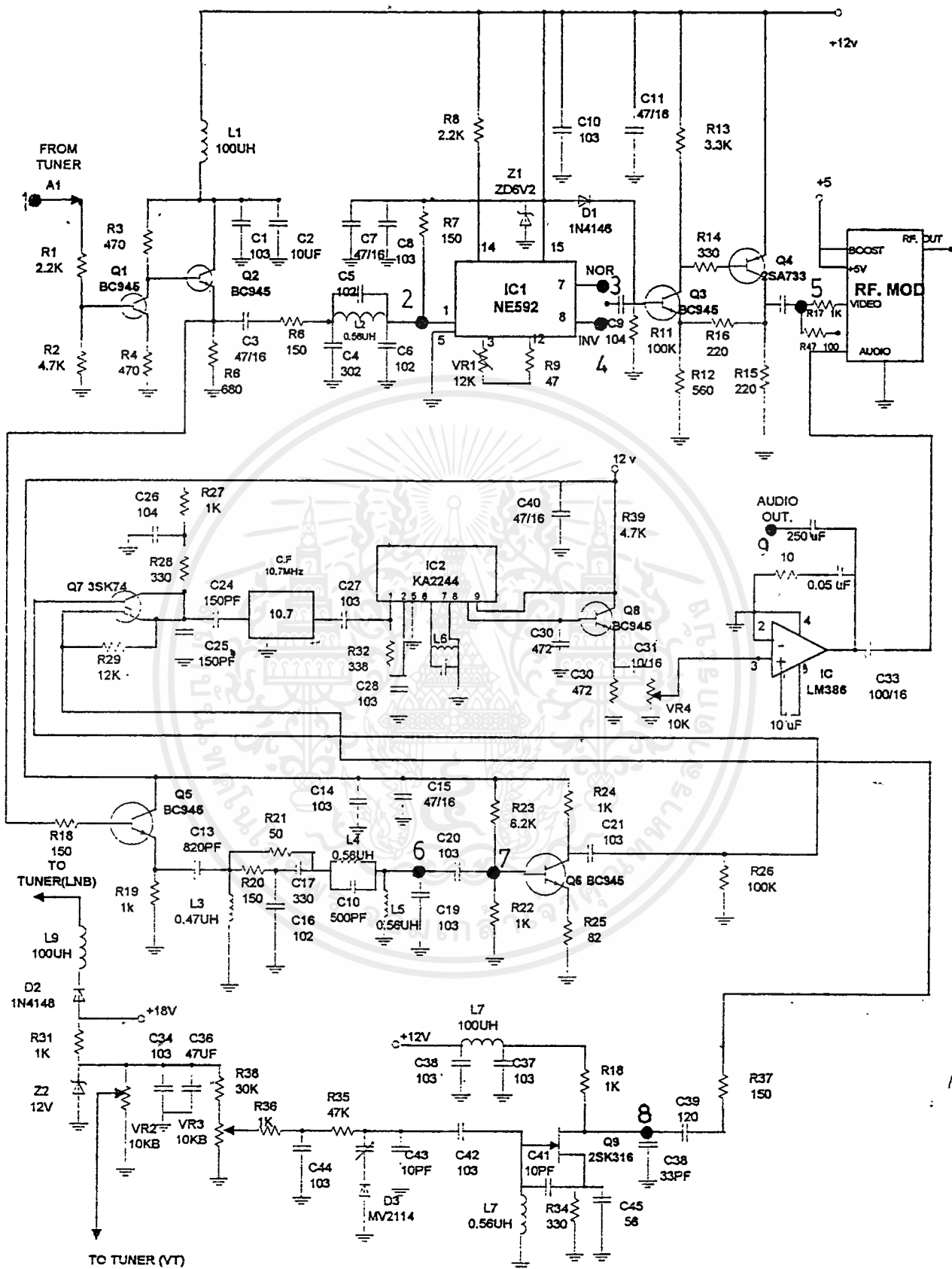
ตำแหน่งที่ 5. แสดงสัญญาณเอาต์พุทของภาพที่สามารถนำไปใช้งานได้

ตำแหน่งที่ 6. แสดงคุณสมบัติของวงจรกรองความถี่ผ่านของวงจรเครื่องรับสัญญาณดาวเทียม

ตำแหน่งที่ 7. แสดงสัญญาณเสียงที่กรองได้เมื่อผ่านวงจรกรองความถี่ผ่าน

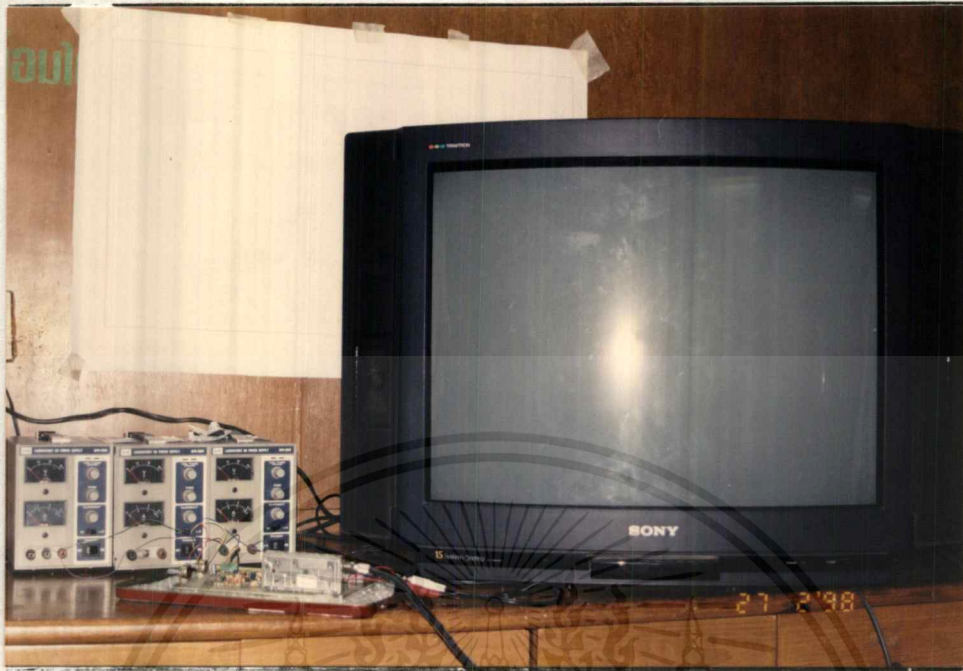
ตำแหน่งที่ 8. แสดงสัญญาณเอาต์พุทของวงจร VCO ที่จะนำไปผสมสัญญาณที่วงจรผสมสัญญาณ

ตำแหน่งที่ 9. แสดงสัญญาณเอาต์พุทของเสียงที่สามารถนำไปใช้งานได้

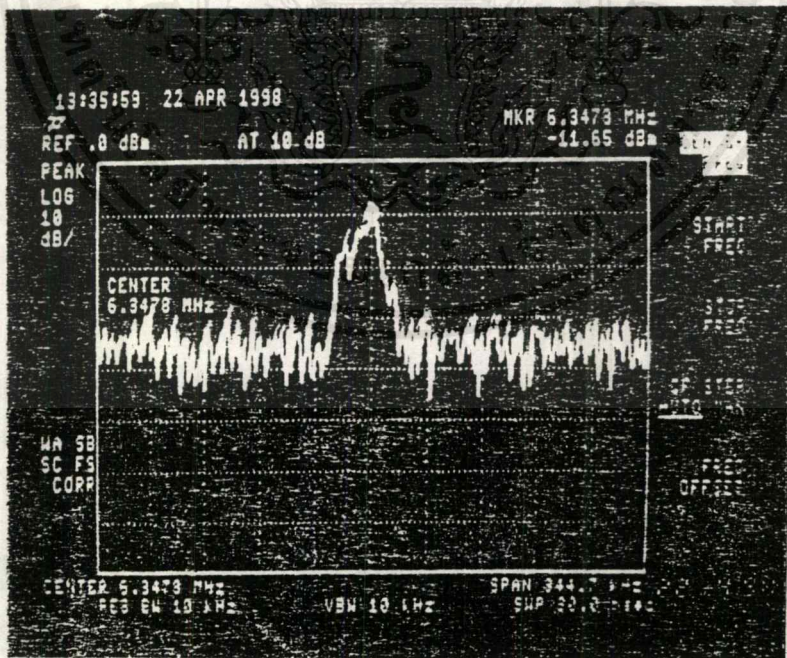


รูปที่ 4.1 แสดงตำแหน่งของวงจรที่ใช้วัดสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
แม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

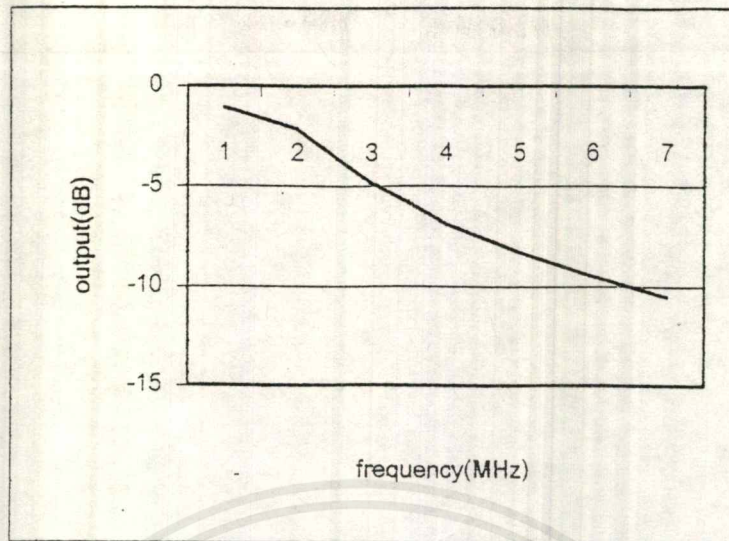


รูปที่ 4.2 แสดงการจับอุปกรณ์ที่ใช้ในการทดลอง

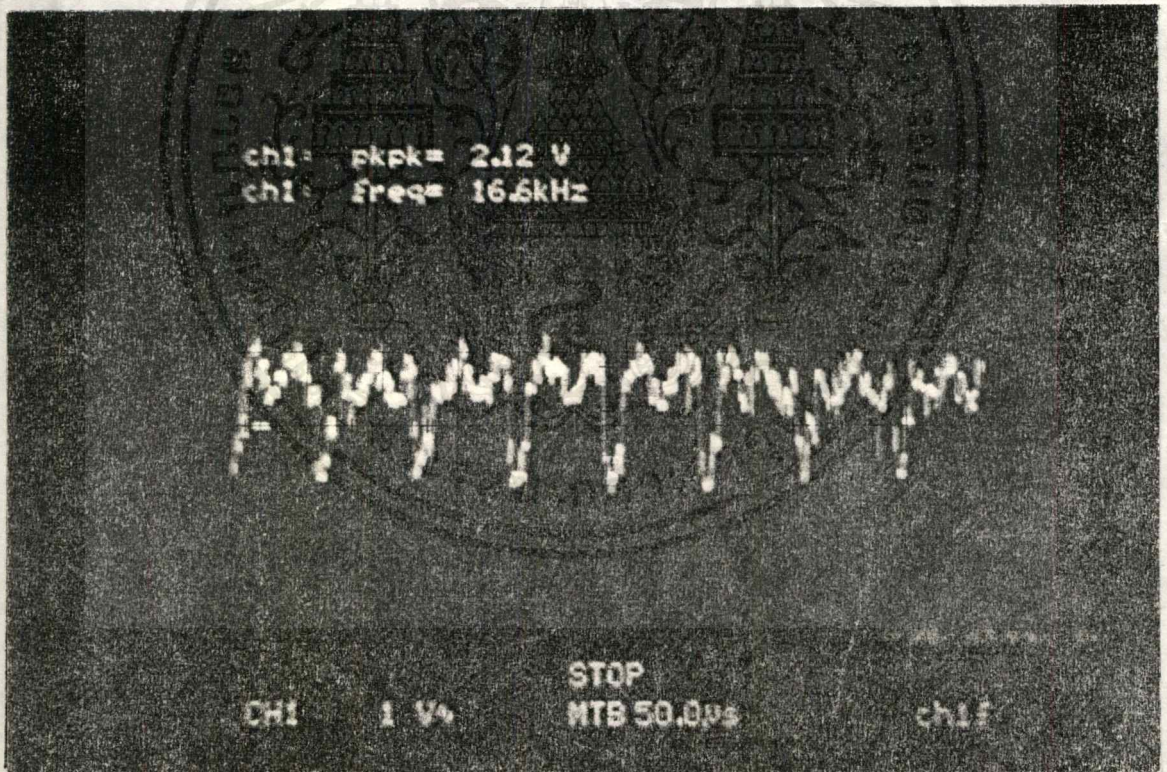


รูปที่ 4.3 แสดงสัญญาณเบสแบนด์จากจูนเนอร์ ประกอบด้วยสัญญาณภาพและเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

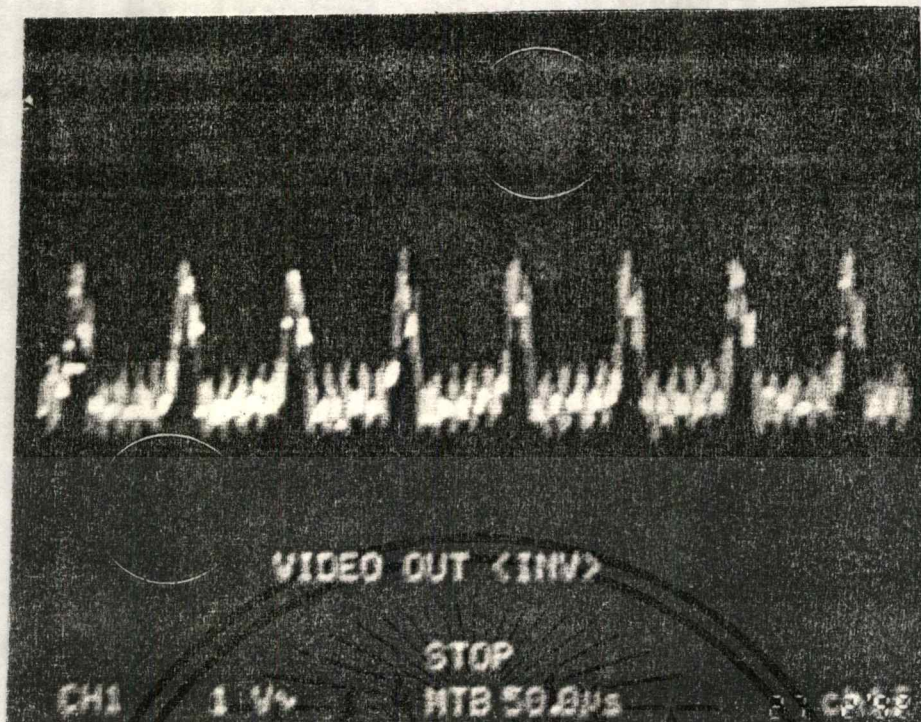


รูปที่ 4.4 แสดงคุณสมบัติของวงจรกรองความถี่ต่ำของวงจรเครื่องรับสัญญาณความถี่วิทยุ

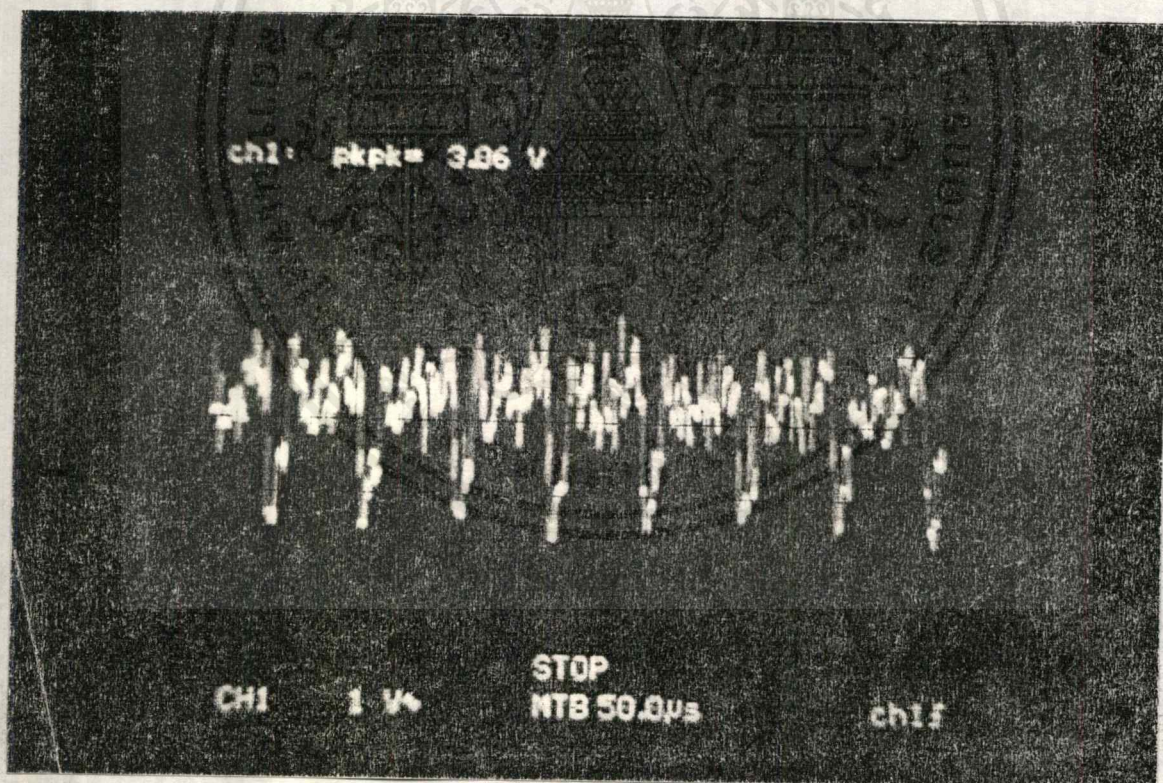


รูปที่ 4.5 แสดงสัญญาณภาพที่ขา 7 ของไอซี NE 592

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

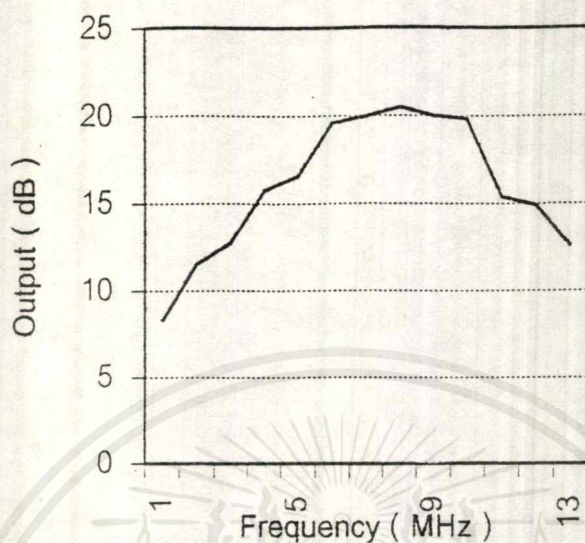


รูปที่ 4.6. แสดงสัญญาณภาพที่ขา 8 ของไอซี NE 592

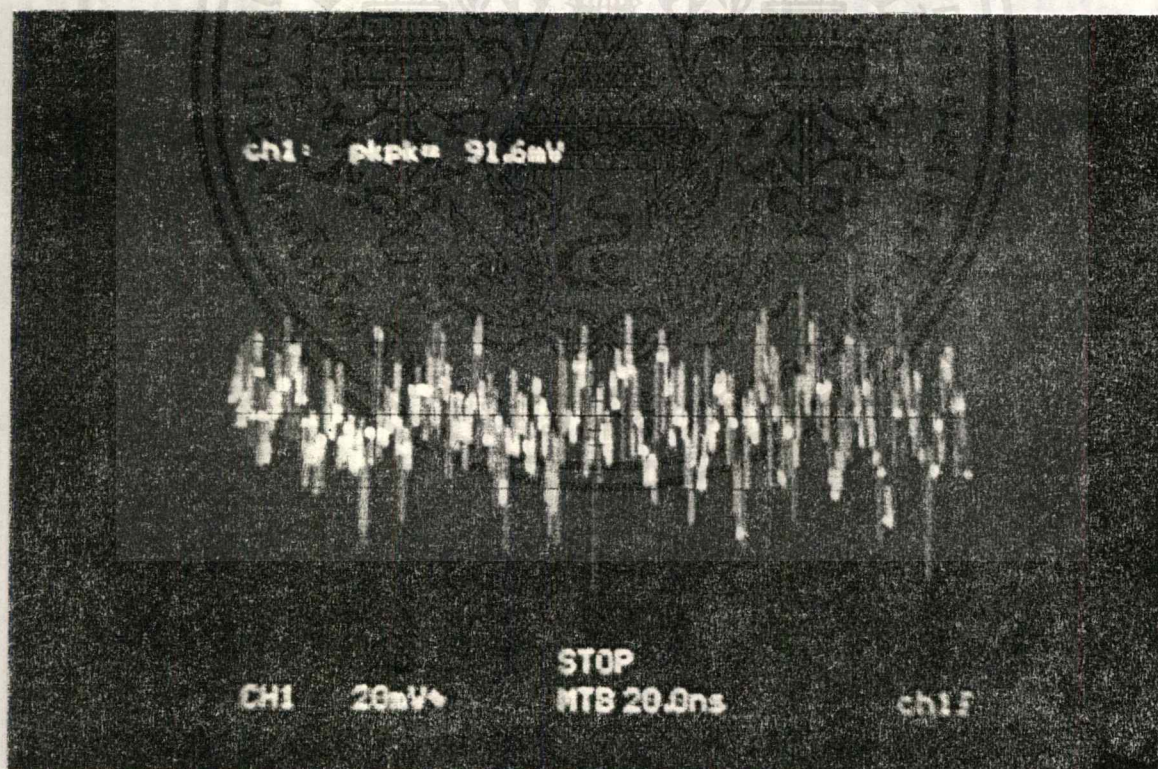


รูปที่ 4.7. แสดงสัญญาณเอาต์พุตของภาพที่สามารถนำไปใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

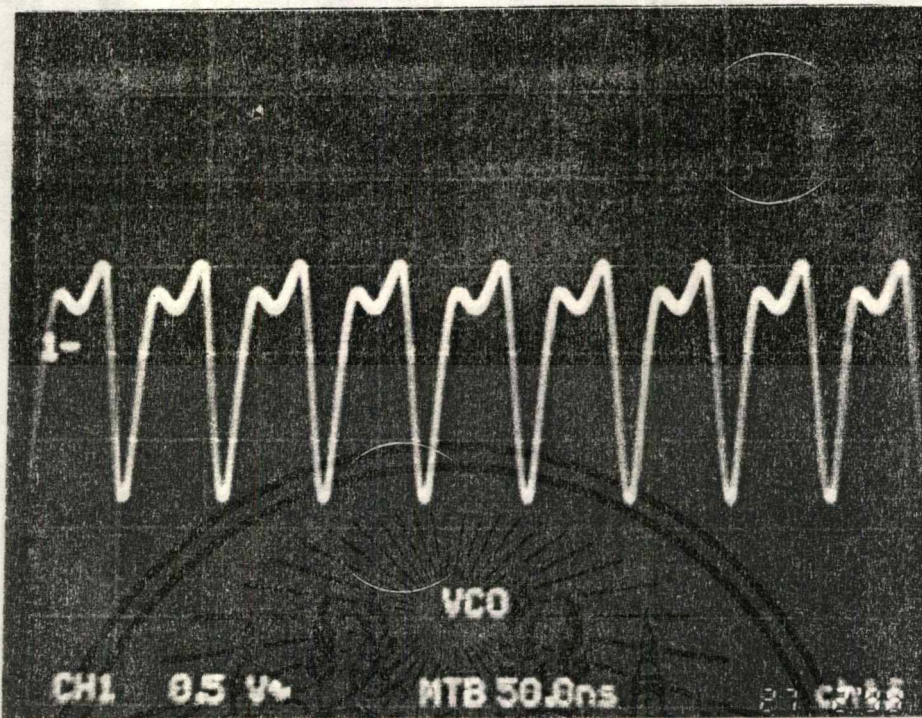


รูปที่ 4.8. แสดงคุณสมบัติของวงจรรองความถี่ผ่านของวงจรเครื่องรับสัญญาณความถี่วม

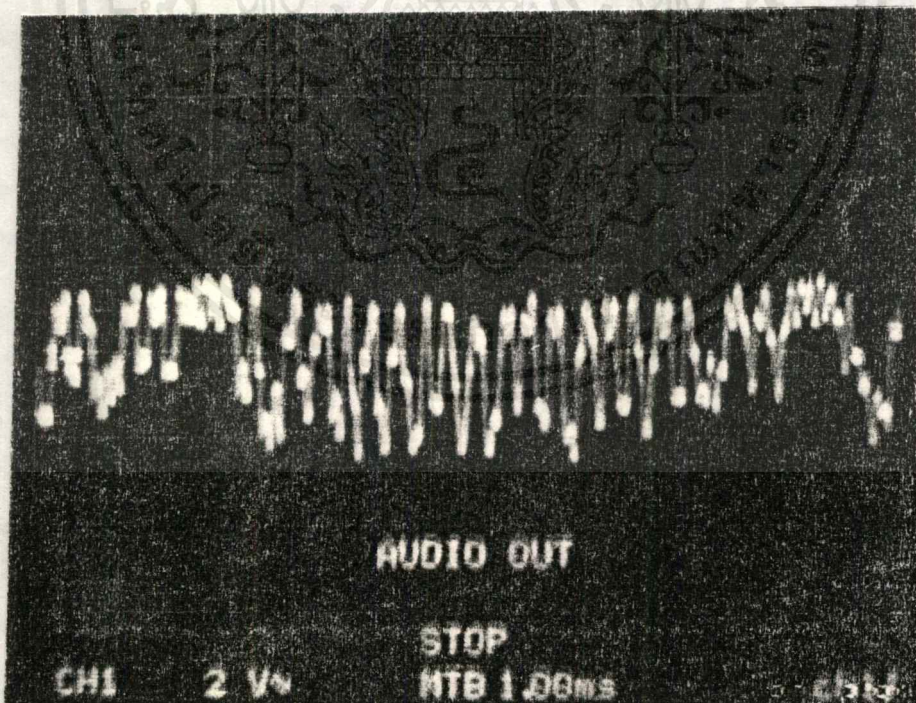


รูปที่ 4.9 แสดงสัญญาณเสียงที่กรองได้เมื่อผ่านวงจรรองความถี่ผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

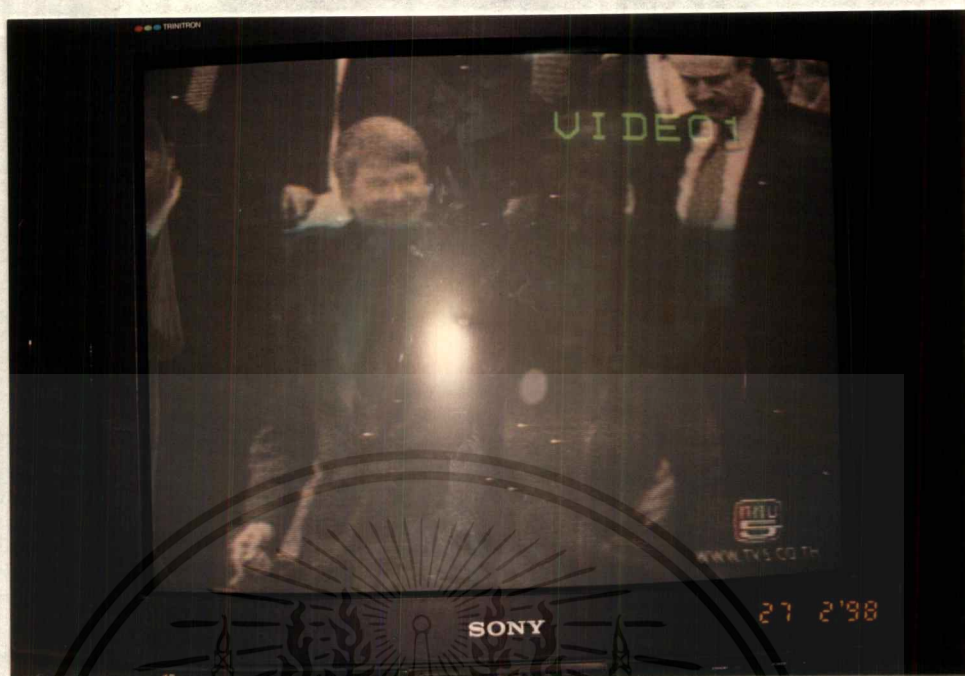


รูปที่ 4.10. แสดงสัญญาณเอาต์พุตของวงจร VCO ที่จะนำไปผสมสัญญาณที่วงจรผสมสัญญาณ

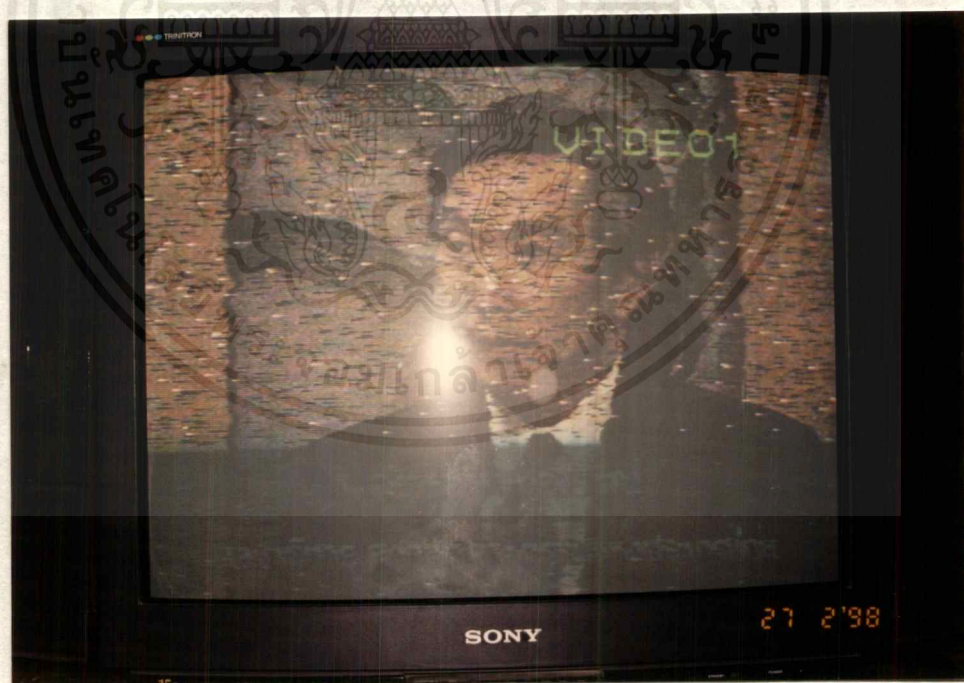


รูปที่ 4.11 แสดงสัญญาณเอาต์พุตของเสียงที่สามารถนำไปใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

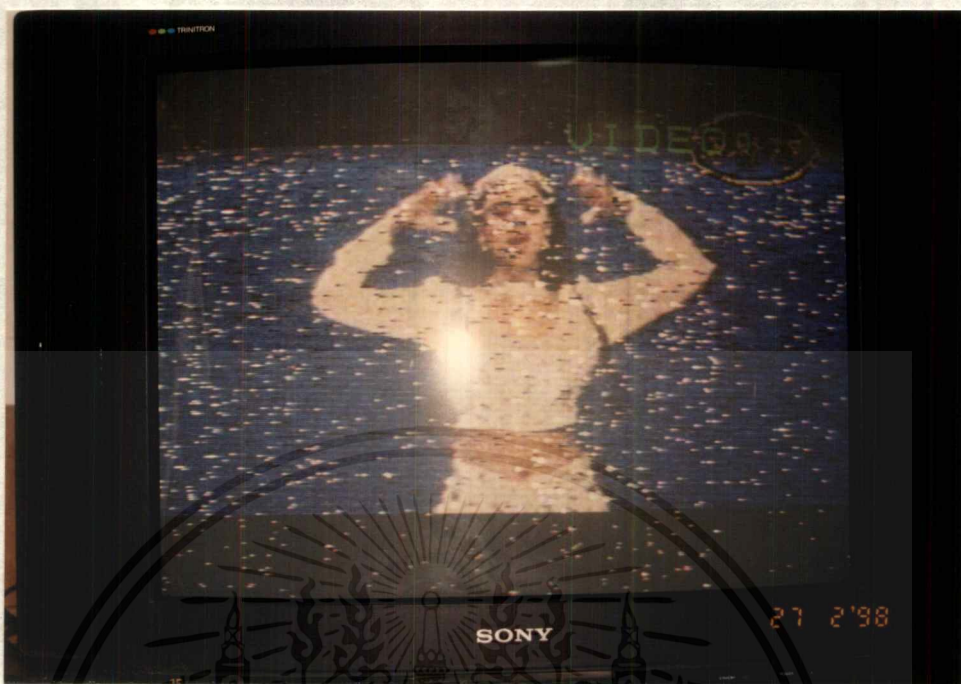


รูปที่ 4.12 แสดงสัญญาณภาพรายการโทรทัศน์ที่รับได้จากช่อง 5

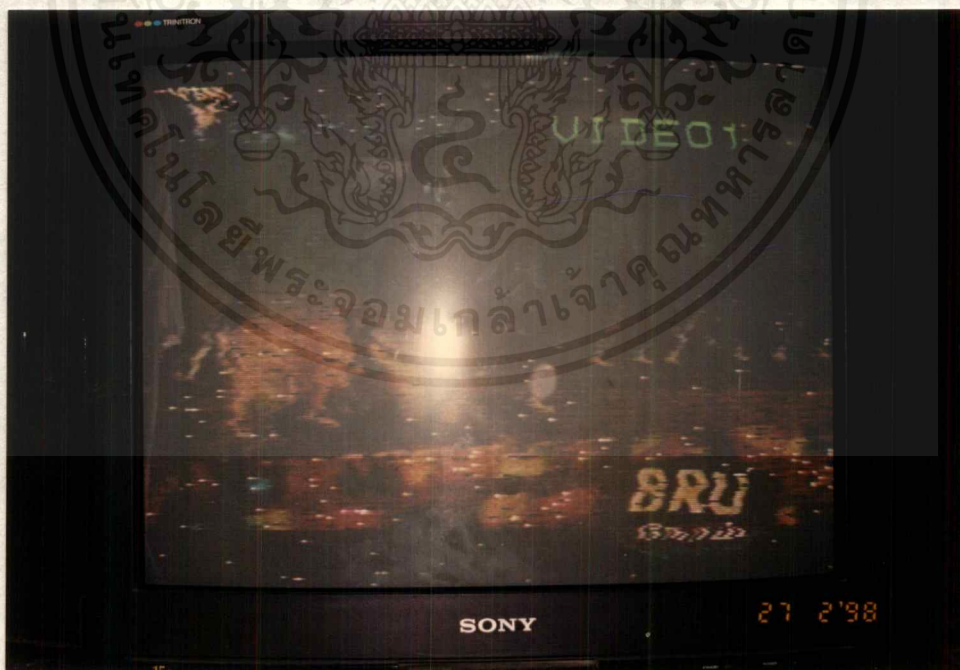


รูปที่ 4.13 แสดงสัญญาณภาพรายการโทรทัศน์ที่รับได้จากช่อง 11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

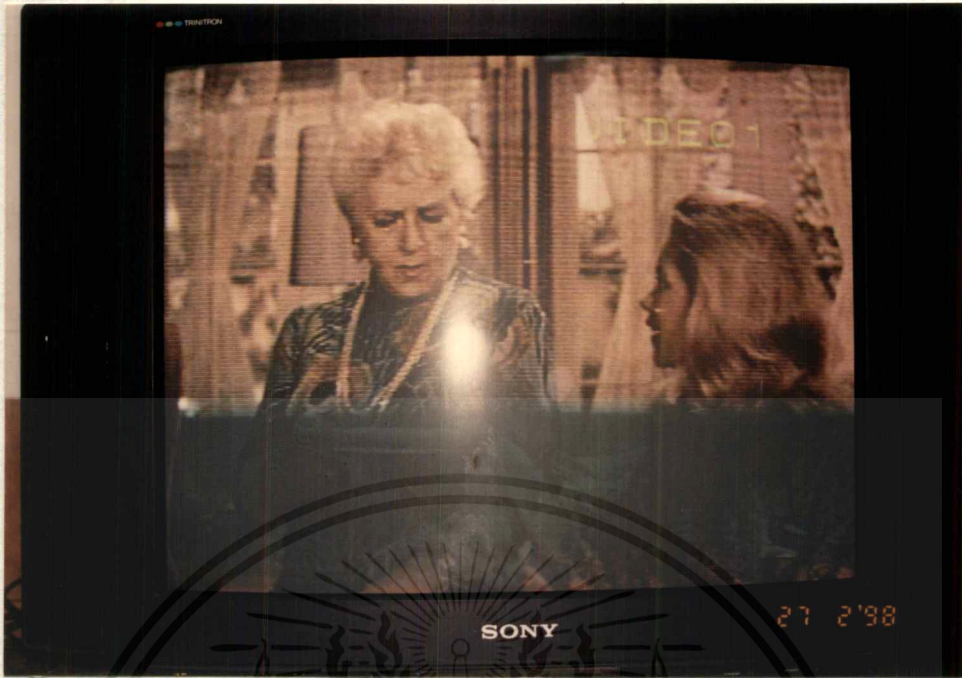


รูปที่ 4.14 แสดงสัญญาณภาพรายการ โทรทัศน์จากต่างประเทศช่องที่ 1



รูปที่ 4.15 แสดงสัญญาณภาพรายการโทรทัศน์จากต่างประเทศช่องที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 แสดงสัญญาณภาพรายการโทรทัศน์จากต่างประเทศช่องที่ 3

4.2 ภาคแสดงผลของสัญญาณโดยการกดปุ่ม

จุดประสงค์

1. เพื่อแสดงให้เห็นว่าเมื่อทำการกดปุ่มเลือกช่องสัญญาณของโคชช่องหนึ่ง แล้วเครื่องรับสัญญาณโทรทัศน์สามารถรับสัญญาณได้ตามที่เราต้องการ

อุปกรณ์ที่ใช้ในการทดลอง

1. วงจรภาคแสดงผลของสัญญาณ โดยการกดปุ่ม
2. dc power supply 5 volts.

วิธีการทดลอง

1. ทำการกดปุ่มเลือกช่องสัญญาณตั้งแต่ปุ่มที่ 1 แล้วปรับค่าของ VR2 เพื่อค้นหาสัญญาณภาพช่องที่เราต้องการ เมื่อรับสัญญาณภาพได้ชัดแล้วก็ทำการจูน VR3 เพื่อค้นหาสัญญาณเสียงของสัญญาณดังกล่าว
2. ทำซ้ำข้อ 1 แต่เปลี่ยนช่องสัญญาณที่เกิดเป็นช่องสัญญาณที่ 2-5 แทน
3. วัสดุสัญญาณที่ขาดๆของไอซี 74C922, 7448, 4067, LF347, 4066

บทที่ 5 บทวิจารณ์และบทสรุป

บทวิจารณ์

จากการศึกษาและการทดลองโครงการเรื่องเครื่องรับสัญญาณดาวเทียมย่านซีแบนด์ ที่มีฟังก์ชันการทำงาน ด้วยการกดปุ่มเลือกช่องสัญญาณที่เราต้องการรับชม ซึ่งถือได้ว่าเป็นพื้นฐานสำหรับการศึกษาเรื่องเครื่องรับสัญญาณดาวเทียมเพราะเครื่องรับสัญญาณดาวเทียมส่วนใหญ่ก็มีหลักการทำงานขั้นต้นเหมือนกันจะต่างกันก็ตรงที่มีฟังก์ชันการทำงานที่แตกต่างกันออกไป แล้วแต่ว่าจะออกแบบการใช้งานเป็นเช่นไร

บทสรุป

จากผลการทดลอง เครื่องรับสัญญาณดาวเทียมสามารถรับสัญญาณดาวเทียมในย่านซีแบนด์ได้จริง โดยสัญญาณดาวเทียมที่ใช้ทดลองเป็นสัญญาณจากดาวเทียมไทยคม ซึ่งผลที่ได้จากการทดลองพบว่าสัญญาณภาพที่รับได้อยู่ในเกณฑ์ที่ดี ส่วนสัญญาณเสียงอยู่ในเกณฑ์พอใช้ สัญญาณภาพและสัญญาณเสียงที่รับได้จากทั้งในประเทศและต่างประเทศรวมทั้งหมด 6 ช่อง

สำหรับวงจรที่ใช้เปลี่ยนช่องสัญญาณดาวเทียมนั้นสามารถทำงานได้จริง ซึ่งจะเปลี่ยนช่องสัญญาณได้ทั้งหมด 6 ช่องสัญญาณเท่ากับจำนวนช่องสัญญาณที่เครื่องรับสัญญาณดาวเทียมสามารถรับได้จากดาวเทียม โดยที่วงจรส่วนนี้ถูกออกแบบให้สามารถเพิ่มช่องสัญญาณที่รับได้จำนวนมากที่สุด 16 ช่อง ทั้งนี้ขึ้นอยู่กับความต้องการของผู้ใช้รวมทั้งจำนวนช่องสัญญาณที่สามารถรับได้จากดาวเทียม

ปัญหาที่พบจากการทดลอง

1. อุปกรณ์บางตัวหาซื้อยากส่วนคุณภาพก็พอใช้ได้
2. งานรับสัญญาณดาวเทียมที่มีอยู่เดิมชำรุดจึงทำให้ต้องย้ายไปทำการทดลองที่สถานที่อื่นที่มีงานรับสัญญาณดาวเทียม

แนวทางการพัฒนาต่อ

1. ออกแบบให้มีการใช้ระบบ Tracking เข้าร่วมการหาตำแหน่งของช่องสัญญาณที่แน่นอนและรวดเร็ว
2. ออกแบบให้มีการใช้ระบบ Tracking เข้าร่วมการหาตำแหน่งของดาวเทียมในกรณีที่ต้องการรับสัญญาณจากดาวเทียมดวงหนึ่ง
3. ออกแบบให้สามารถแสดงผลการทำงานบนหน้าจอโทรทัศน์ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LF147/LF347 Wide Bandwidth Quad JFET Input Operational Amplifiers

General Description

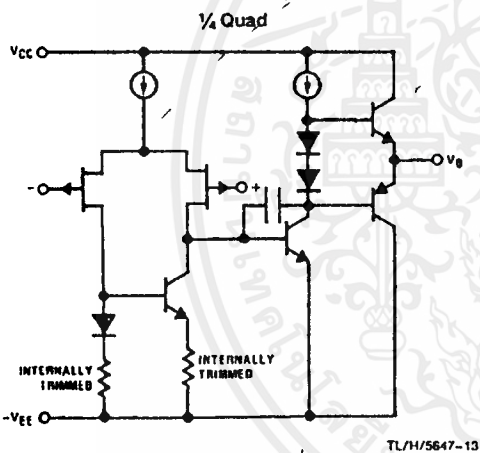
The LF147 is a low cost, high speed quad JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF147 is pin compatible with the standard LM148. This feature allows designers to immediately upgrade the overall performance of existing LF148 and LM124 designs.

The LF147 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift.

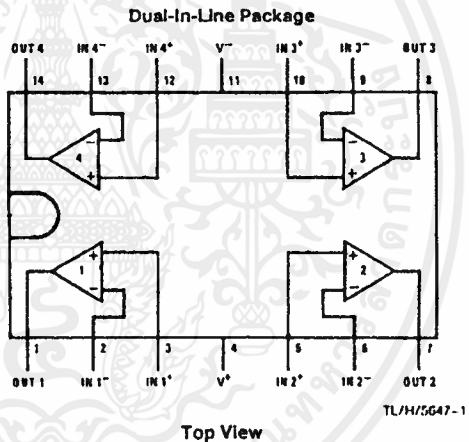
Features

- Internally trimmed offset voltage 5 mV max
- Low input bias current 50 pA
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 7.2 mA
- High input impedance 10¹²Ω
- Low total harmonic distortion A_V 10, <0.02%
- R_L 10k, V_O 20 Vp-p, BW 20 Hz–20 kHz
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

Simplified Schematic



Connection Diagram

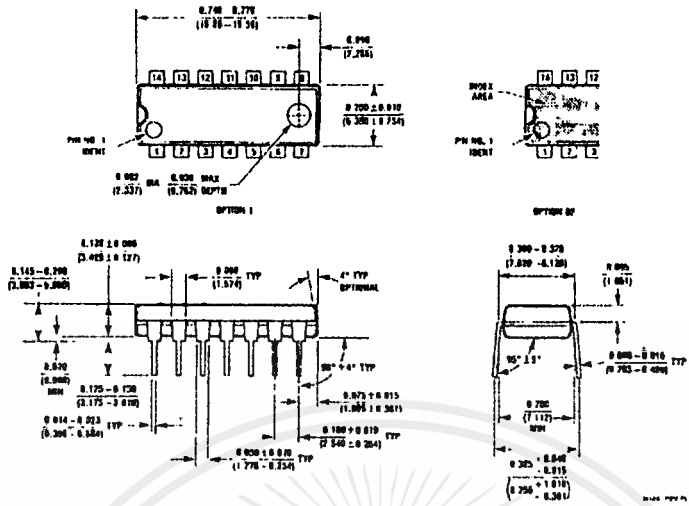


Order Number LF147J, LF347M, LF347BN,
LF347N, LF147D/883 or LF147J/883*
See NS Package Number D14E, J14A, M14A or N14A

*Available per SMD # 8102306, JM38510/11906.

BI-FET II™ is a trademark of National Semiconductor Corporation

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
Order Number LF347BN or LF347N
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 76017
 Tel: (800) 272-8959
 Fax: (800) 737-701A

National Semiconductor Europe
 Fax: (+49) 0-180-530 85 86
 Email: cnjwge@lem2.nec.com
 Deutch Tel: (+49) 0-180-530 85 85
 English Tel: (+49) 0-180-532 78 32
 Francais Tel: (+49) 0-180-532 83 56
 Italiano Tel: (+49) 0-180-534 16 80

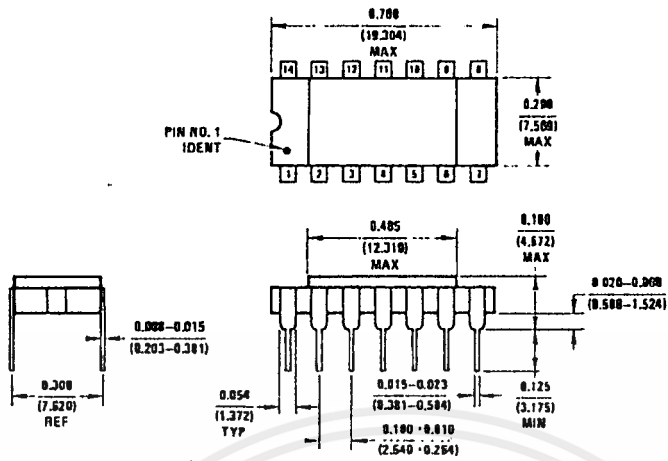
National Semiconductor Hong Kong Ltd.
 13th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2727-1000
 Fax: (852) 2736-9990

National Semiconductor Japan Ltd.
 Tel: 81-043-209-2309
 Fax: 81-043-209-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)



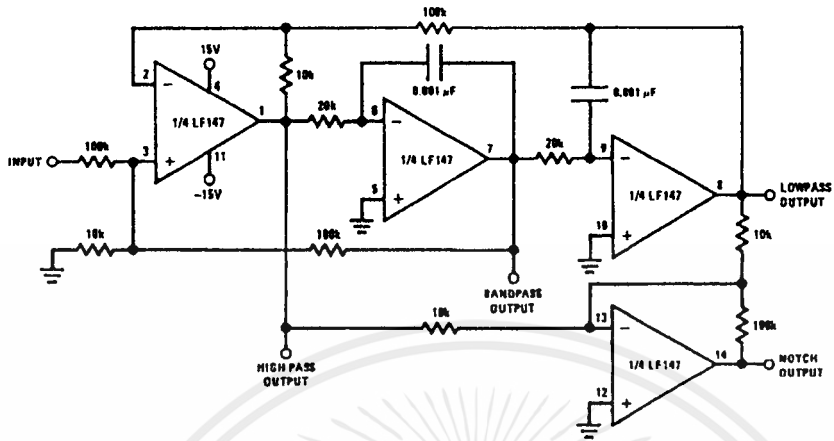
Hermetic Dual-In-Line Package (D)
 Order Number LF147D/883
 NS Package Number D14E



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ทางกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Universal State Variable Filter



TL/H/5647-12

For circuit shown:

$f_0 \approx 3$ kHz, $f_{\text{NOTCH}} = 9.5$ kHz

$Q = 3.4$

Passband gain:

Highpass—0.1

Bandpass—1

Lowpass—1

Notch—10

- $f_0 \times Q < 200$ kHz
- 10V peak sinusoidal output swing without slew limiting to 200 kHz
- See LM148 data sheet for design equations

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

output to a high state. In neither case does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifiers will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

Each amplifier is individually biased by a zener reference which allows normal circuit operation on $\pm 4.5\text{V}$ power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The LF147 will drive a $2\text{ k}\Omega$ load resistance to $+10\text{V}$ over the full temperature range. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

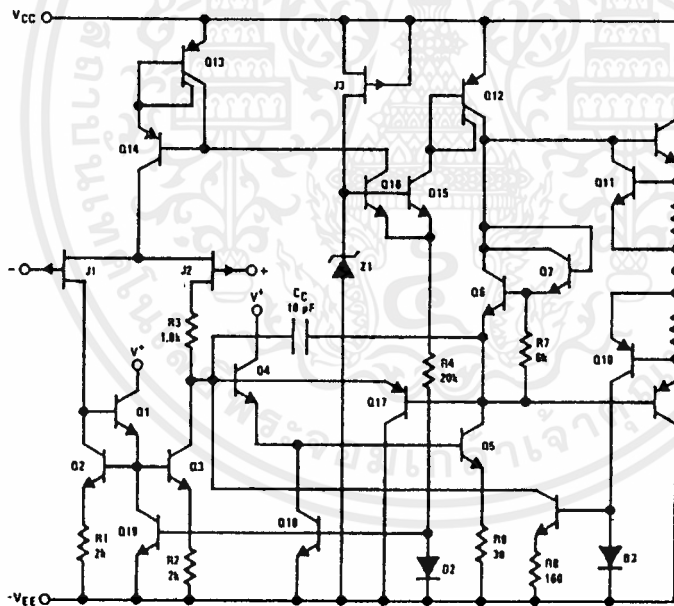
Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in po-

larity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

Detailed Schematic

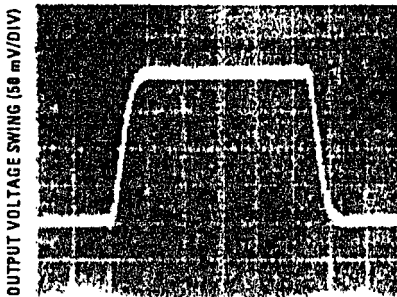


TI 11/5647-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pulse Response $R_L = 2\text{ k}\Omega, C_L = 10\text{ pF}$

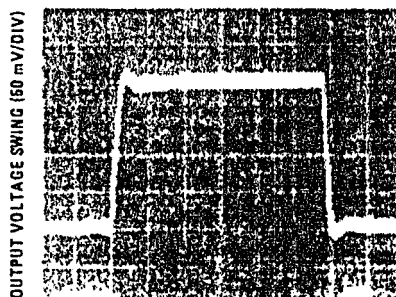
Small Signal Inverting



TIME (0.2 $\mu\text{s}/\text{DIV}$)

TL/H/5647-4

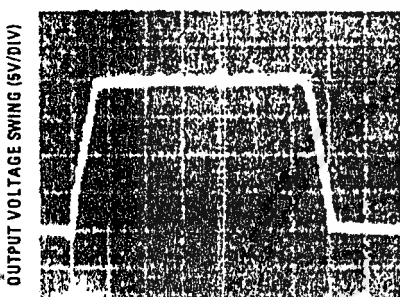
Small Signal Non-Inverting



TIME (0.2 $\mu\text{s}/\text{DIV}$)

TL/H/5647-5

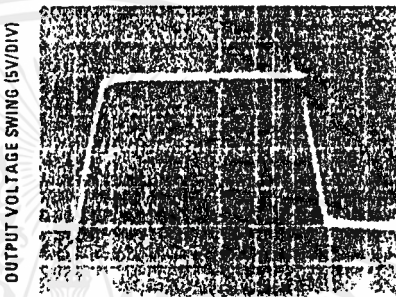
Large Signal Inverting



TIME (2 $\mu\text{s}/\text{DIV}$)

TL/H/5647-6

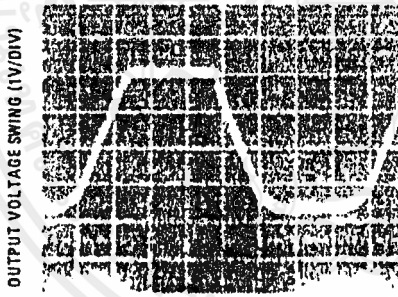
Large Signal Non-Inverting



TIME (2 $\mu\text{s}/\text{DIV}$)

TL/H/5647-7

Current Limit ($R_L = 100\Omega$)



TIME (5 $\mu\text{s}/\text{DIV}$)

TL/H/5647-8

Application Hints

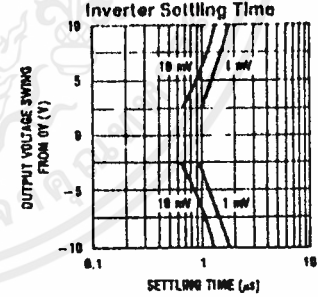
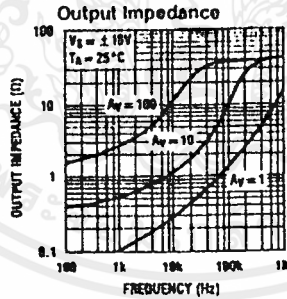
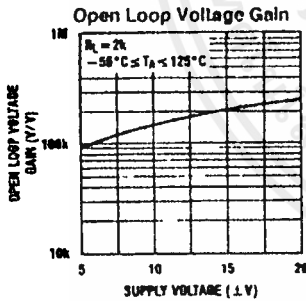
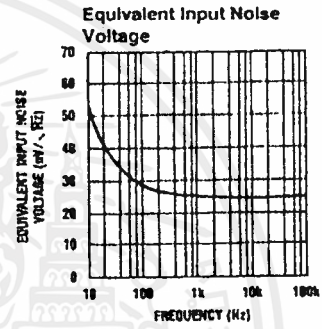
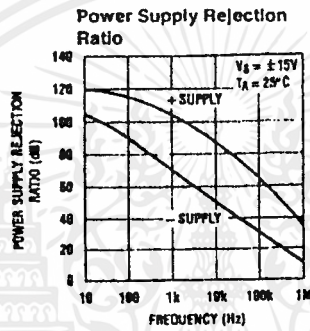
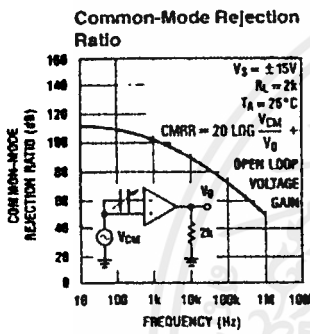
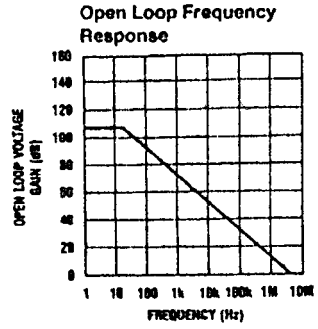
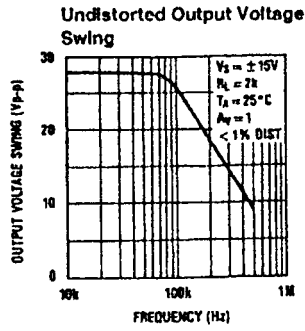
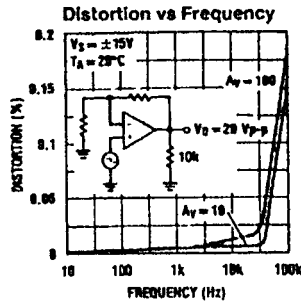
The LF147 is an op amp with an internally trimmed input offset voltage and JFET input devices (BI-FET II™). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages

should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output. Exceeding the negative common-mode limit on both inputs will force the amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

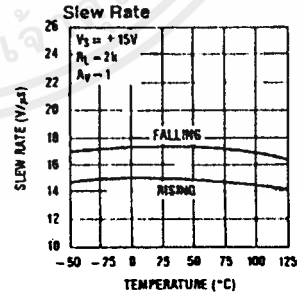
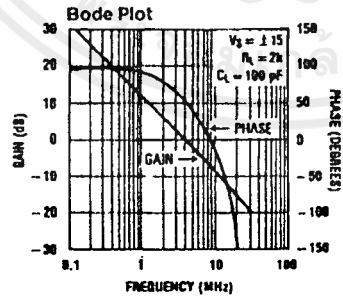
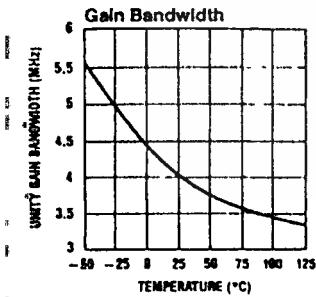
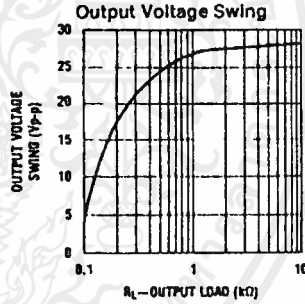
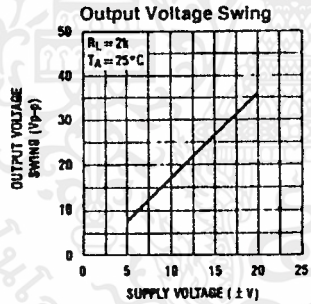
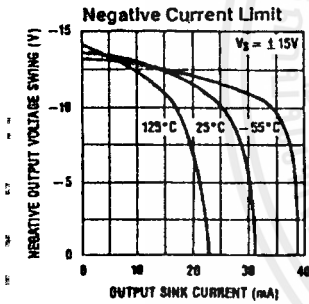
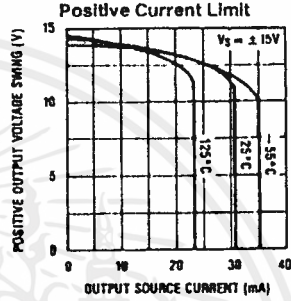
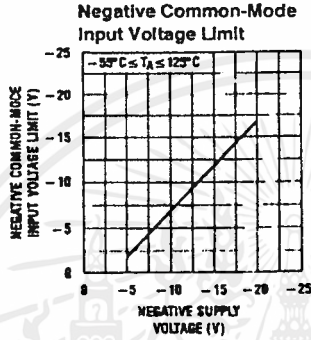
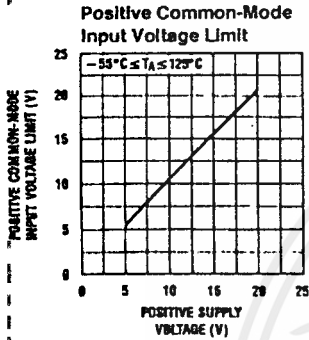
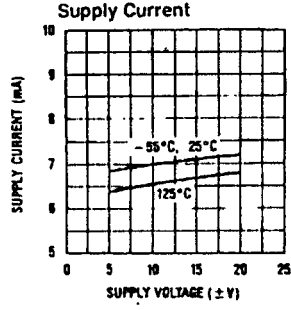
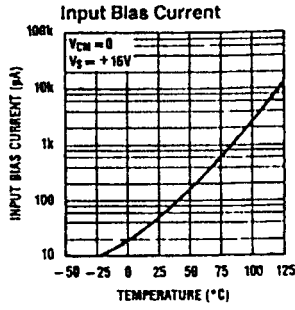
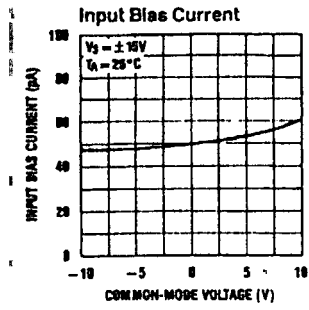
Typical Performance Characteristics (Continued)



TL/H/5647-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



TL/H/5047-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 5)

Symbol	Parameter	Conditions	LF147			LF347B			LF347			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
	Amplifier to Amplifier Coupling	$T_A = 25^\circ\text{C}$, $f = 1\text{ Hz} - 20\text{ kHz}$ (Input Referred)		-120			-120			-120		dB
SR	Slew Rate	$V_S = +15\text{V}$, $T_A = 25^\circ\text{C}$	8	13		8	13		8	13		V/ μs
GBW	Gain-Bandwidth Product	$V_S = \pm 15\text{V}$, $T_A = 25^\circ\text{C}$	2.2	4		2.2	4		2.2	4		MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25^\circ\text{C}$, $R_S = 100\Omega$, $f = 1000\text{ Hz}$		20			20			20		nV/ $\sqrt{\text{Hz}}$
i_n	Equivalent Input Noise Current	$T_J = 25^\circ\text{C}$, $f = 1000\text{ Hz}$		0.01			0.01			0.01		pA/ $\sqrt{\text{Hz}}$

Note 1: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 2: Any of the amplifier outputs can be shorted to ground indefinitely, however, more than one should not be simultaneously shorted as the maximum junction temperature will be exceeded.

Note 3: For operating at elevated temperature, these devices must be derated based on a thermal resistance of θ_{JA} .

Note 4: The LF147 is available in the military temperature range $-55^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$, while the LF347B and the LF347 are available in the commercial temperature range $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$. Junction temperature can rise to $T_J \text{ max} = 150^\circ\text{C}$.

Note 5: Unless otherwise specified the specifications apply over the full temperature range and for $V_S = \pm 20\text{V}$ for the LF147 and for $V_S = \pm 15\text{V}$ for the LF347B/LF347. V_{OS} , I_B , and I_{OS} are measured at $V_{CM} = 0$.

Note 6: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_J . Due to limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D . $T_J = T_A + \theta_{JA} P_D$ where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 7: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice from $V_S = \pm 5\text{V}$ to $\pm 15\text{V}$ for the LF347 and LF347B and from $V_S = \pm 20\text{V}$ to $\pm 15\text{V}$ for the LF147.

Note 8: Refer to RETS147X for LF147D and LF147J military specifications.

Note 9: Max. Power Dissipation is defined by the package characteristics. Operating the part near the Max. Power Dissipation may cause the part to operate outside guaranteed limits.

Note 10: Human body model, 1.5 k Ω in series with 100 pF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

	LF147	LF347B/LF347
Supply Voltage	+22V	±18V
Differential Input Voltage	+38V	+30V
Input Voltage Range (Note 1)	+19V	±15V
Output Short Circuit Duration (Note 2)	Continuous	Continuous
Power Dissipation (Notes 3 and 9)	900 mW	1000 mW
$T_j \text{ max}$	150°C	150°C
θ_{JA}		
Cavity DIP (D) Package		80°C/W
Ceramic DIP (J) Package		70°C/W
Plastic DIP (N) Package		75°C/W
Surface Mount Narrow (M)		100°C/W
Surface Mount Wide (WM)		85°C/W

	LF147 (Note 4)	LF347B/LF347 (Note 4)
Operating Temperature Range		
Storage Temperature Range	-65°C ≤ T _A ≤ 150°C	
Lead Temperature (Soldering, 10 sec.)	260°C	260°C
Soldering Information		
Dual-In-Line Package Soldering (10 seconds)		260°C
Small Outline Package Vapor Phase (60 seconds)		215°C
Infrared (15 seconds)		220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD Tolerance (Note 10) 900V

DC Electrical Characteristics (Note 5)

Symbol	Parameter	Conditions	LF147			LF347B			LF347			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
V _{OS}	Input Offset Voltage	R _S = 10 kΩ, T _A = 25°C Over Temperature		1	5 8		3	5 7		5	10 13	mV mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	R _S = 10 kΩ		10			10			10		μV/°C
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 5, 6) Over Temperature		25	100 25		25	100 4		25	100 4	pA nA
I _B	Input Bias Current	T _J = 25°C, (Notes 5, 6) Over Temperature		50	200 50		50	200 8		50	200 8	pA nA
R _{IN}	Input Resistance	T _J = 25°C		10 ¹²			10 ¹²			10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = +15V, T _A = 25°C V _O = +10V, R _L = 2 kΩ Over Temperature	50	100		50	100		25	100		V/mV V/mV
V _O	Output Voltage Swing	V _S = +15V, R _L = 10 kΩ	+12	+13.5		+12	+13.5		+12	+13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S = ±15V	+11	+15 -12		+11	+15 -12		+11	+15 -12		V V
CMRR'	Common-Mode Rejection Ratio	R _S ≤ 10 kΩ	80	100		80	100		70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 7)	80	100		80	100		70	100		dB
I _S	Supply Current			7.2	11		7.2	11		7.2	11	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD4066BM/CD4066BC Quad Bilateral Switch

General Description

The CD4066BM/CD4066BC is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with CD4016BM/CD4016BC, but has a much lower "ON" resistance, and "ON" resistance is relatively constant over the input-signal range.

- Extremely low "OFF" switch leakage @ $V_{DD} - V_{SS} = 10V, T_A = 25^\circ C$ 0.1 nA (typ.)
- Extremely high control input impedance $10^{12} \Omega$ (typ.)
- Low crosstalk between switches @ $f_{is} = 0.9 \text{ MHz}, R_L = 1 \text{ k}\Omega$ -50 dB (typ.)
- Frequency response, switch "ON" 40 MHz (typ.)

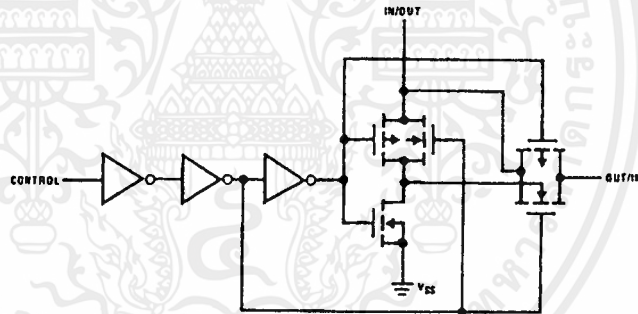
Features

- Wide supply voltage range 3V to 15V
- High noise immunity $0.45 V_{DD}$ (typ.)
- Wide range of digital and analog switching $\pm 7.5 V_{PEAK}$
- "ON" resistance for 15V operation 80 Ω
- Matched "ON" resistance over 15V signal input $\Delta R_{ON} = 5 \Omega$ (typ.)
- "ON" resistance flat over peak-to-peak signal range
- High "ON"/"OFF" output voltage ratio @ $f_{is} = 10 \text{ kHz}, R_L = 10 \text{ k}\Omega$ 65 dB (typ.)
- High degree linearity 0.1% distortion (typ.)
- High degree linearity @ $f_{is} = 1 \text{ kHz}, V_{is} = 5V_{p-p}$
- High degree linearity $V_{DD} - V_{SS} = 10V, R_L = 10 \text{ k}\Omega$

Applications

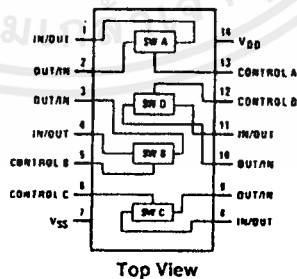
- Analog signal switching/multiplexing
 - Signal gating
 - Squelch control
 - Chopper
 - Modulator/Demodulator
 - Commutating switch
- Digital signal switching/multiplexing
- CMOS logic implementation
- Analog-to-digital/digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal-gain

Schematic and Connection Diagrams



Order Number CD4066B

Dual-In-Line Package



Top View

TL/F/5066-1

CD4066BM/CD4066BC Quad Bilateral Switch

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{DD})	-0.5V to +18V
Input Voltage (V_{IN})	-0.5V to V_{DD} + 0.5V
Storage Temperature Range (T_S)	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	300°C

Recommended Operating Conditions (Note 2)

Supply Voltage (V_{DD})	3V to 15V
Input Voltage (V_{IN})	0V to V_{DD}
Operating Temperature Range (T_A)	
CD4066BM	-55°C to +125°C
CD4066BC	-40°C to +85°C

DC Electrical Characteristics CD4066BM (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$		0.25		0.01	0.25		7.5	μA
		$V_{DD} = 10V$		0.5		0.01	0.5		15	μA
		$V_{DD} = 15V$		1.0		0.01	1.0		30	μA

SIGNAL INPUTS AND OUTPUTS

R_{ON}	"ON" Resistance	$R_L = 10 k\Omega$ to $\frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}, V_{IS} = V_{SS}$ to V_{DD} $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		800 310 200		270 120 80	1050 400 240		1300 550 320	Ω Ω Ω
ΔR_{ON}	Δ "ON" Resistance Between any 2 of 4 Switches	$R_L = 10 k\Omega$ to $\frac{V_{DD} - V_{SS}}{2}$ $V_C = V_{DD}, V_{IS} = V_{SS}$ to V_{DD} $V_{DD} = 10V$ $V_{DD} = 15V$				10 5				Ω Ω
I_{IS}	Input or Output Leakage Switch "OFF"	$V_C = 0$ $V_{IS} = 15V$ and $0V$, $V_{OS} = 0V$ and $15V$		± 50		± 0.1	± 50		± 500	nA

CONTROL INPUTS

V_{ILC}	Low Level Input Voltage	$V_{IS} = V_{SS}$ and V_{DD} $V_{OS} = V_{DD}$ and V_{SS} $I_{IS} = \pm 10 \mu A$ $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		1.5 3.0 4.0		2.25 4.5 6.75	1.5 3.0 4.0		1.5 3.0 4.0	V V V
V_{IHC}	High Level Input Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ (see note 6) $V_{DD} = 15V$	3.5 7.0 11.0		3.5 7.0 11.0	2.75 5.5 8.25		3.5 7.0 11.0		V V V
I_{IN}	Input Current	$V_{DD} - V_{SS} = 15V$ $V_{DD} \geq V_{IS} > V_{SS}$ $V_{DD} > V_C \geq V_{SS}$		± 0.1		$\pm 10^{-5}$	± 0.1		± 1.0	μA

DC Electrical Characteristics CD4066BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$		1.0		0.01	1.0		7.5	μA
		$V_{DD} = 10V$		2.0		0.01	2.0		15	μA
		$V_{DD} = 15V$		4.0		0.01	4.0		30	μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics (Continued) CD4066BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
SIGNAL INPUTS AND OUTPUTS										
R_{ON}	"ON" Resistance	$R_L = 10\text{ k}\Omega$ to $\frac{V_{DD}-V_{SS}}{2}$ $V_C = V_{DD}, V_{SS}$ to V_{DD} $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		850 330 210		270 120 80	1050 400 240		1200 520 300	Ω Ω Ω
ΔR_{ON}	Δ "ON" Resistance Between Any 2 of 4 Switches	$R_L = 10\text{ k}\Omega$ to $\frac{V_{DD}-V_{SS}}{2}$ $V_C = V_{DD}, V_{IS} = V_{SS}$ to V_{DD} $V_{DD} = 10V$ $V_{DD} = 15V$				10 5				Ω Ω
I_{IS}	Input or Output Leakage Switch "OFF"	$V_C = 0$		± 50		± 0.1	± 50		± 200	nA

CONTROL INPUTS

V_{ILC}	Low Level Input Voltage	$V_{IS} = V_{SS}$ and V_{DD} $V_{OS} = V_{DD}$ and V_{SS} $I_{IS} = \pm 10\mu A$ $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		1.5 3.0 4.0		2.25 4.5 6.75	1.5 3.0 4.0		1.5 3.0 4.0	V V V
V_{IHC}	High Level Input Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ (See note 6) $V_{DD} = 15V$	3.5 7.0 11.0	3.5 7.0 11.0	2.75 5.5 8.25		3.5 7.0 11.0		V V V	
I_{IN}	Input Current	$V_{DD} - V_{SS} = 15V$ $V_{DD} > V_{IS} > V_{SS}$ $V_{DD} > V_C > V_{SS}$		± 0.3	$\pm 10^{-5}$	± 0.3		± 1.0	μA	

AC Electrical Characteristics* $T_A = 25^\circ C, t_r, t_f = 20\text{ ns}$ and $V_{SS} = 0V$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PHL}, t_{PLH}	Propagation Delay Time Signal Input to Signal Output	$V_C = V_{DD}, C_L = 50\text{ pF}$, (Figure 1) $R_L = 200k$ $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		25 15 10	55 35 25	ns ns ns
t_{PZH}, t_{PZL}	Propagation Delay Time Control Input to Signal Output High Impedance to Logical Level	$R_L = 1.0\text{ k}\Omega, C_L = 50\text{ pF}$, (Figures 2 and 3) $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$			125 60 50	ns ns ns
t_{PHZ}, t_{PLZ}	Propagation Delay Time Control Input to Signal Output Logical Level to High Impedance Sine Wave Distortion	$R_L = 1.0\text{ k}\Omega, C_L = 50\text{ pF}$, (Figures 2 and 3) $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$ $V_C = V_{DD} = 5V, V_{SS} = -5V$ $R_L = 10\text{ k}\Omega, V_{IS} = 5V_{p-p}, f = 1\text{ kHz}$, (Figure 4)		0.1		ns ns ns %
	Frequency Response-Switch "ON" (Frequency at -3 dB)	$V_C = V_{DD} = 5V, V_{SS} = -5V$, $R_L = 1\text{ k}\Omega, V_{IS} = 5V_{p-p}$, $20 \text{ Log}_{10} V_{OS}/V_{OS}$ (1 kHz) -dB, (Figure 4)		40		MHz

AC Electrical Characteristics* (Continued) $T_A = 25^\circ\text{C}$, $t_r = t_f = 20\text{ ns}$ and $V_{SS} = 0\text{V}$ unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	Feedthrough — Switch "OFF" (Frequency at -50 dB)	$V_{DD} = 5.0\text{V}$, $V_{CC} = V_{SS} = -5.0\text{V}$, $R_L = 1\text{ k}\Omega$, $V_{IS} = 5.0\text{V}_{p-p}$, 20 Log_{10} , $V_{OS}/V_{IS} = -50\text{ dB}$, (Figure 4)		1.25		
	Crosstalk Between Any Two Switches (Frequency at -50 dB)	$V_{DD} = V_{C(A)} = 5.0\text{V}$; $V_{SS} = V_{C(B)} = -5.0\text{V}$, $R_L = 1\text{ k}\Omega$, $V_{IS(A)} = 5.0\text{V}_{p-p}$, 20 Log_{10} , $V_{OS(B)}/V_{IS(A)} = -50\text{ dB}$ (Figure 5)		0.9		MHz
	Crosstalk; Control Input to Signal Output	$V_{DD} = 10\text{V}$, $R_L = 10\text{ k}\Omega$, $R_{IN} = 1.0\text{ k}\Omega$, $V_{CC} = 10\text{V}$ Square Wave, $C_L = 50\text{ pF}$ (Figure 6)		150		mV_{p-p}
	Maximum Control Input	$R_L = 1.0\text{ k}\Omega$, $C_L = 50\text{ pF}$, (Figure 7) $V_{OS(1)} = 1/2 V_{OS(1.0\text{ kHz})}$ $V_{DD} = 5.0\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		6.0 8.0 8.5		MHz MHz MHz
C_{IS}	Signal Input Capacitance			8.0		pF
C_{OS}	Signal Output Capacitance	$V_{DD} = 10\text{V}$		8.0		pF
C_{IOS}	Feedthrough Capacitance	$V_C = 0\text{V}$		0.5		pF
C_{IN}	Control Input Capacitance		5.0	7.5		pF

*AC Parameters are guaranteed by DC correlated testing.

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the devices should be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

Note 2: $V_{SS} = 0\text{V}$ unless otherwise specified.

Note 3: These devices should not be connected to circuits with the power "ON".

Note 4: In all cases, there is approximately 6 pF of probe and jig capacitance in the output; however, this capacitance is included in C_L whenever it is specified.

Note 5: V_{IS} is the voltage at the in/out pin and V_{OS} is the voltage at the out/in pin. V_C is the voltage at the control input.

Note 6: Conditions for V_{IH} : a) $V_{IS} = V_{DD}$, $I_{OS} = \text{standard B series } I_{OH}$ b) $V_{IS} = 0\text{V}$, $I_{OL} = \text{standard B series } I_{OL}$.

AC Test Circuits and Switching Time Waveforms



FIGURE 1. t_{PHL} , t_{PLH} Propagation Delay Time Signal Input to Signal Output



FIGURE 2. t_{PZH} , t_{PHZ} Propagation Delay Time Control to Signal Output

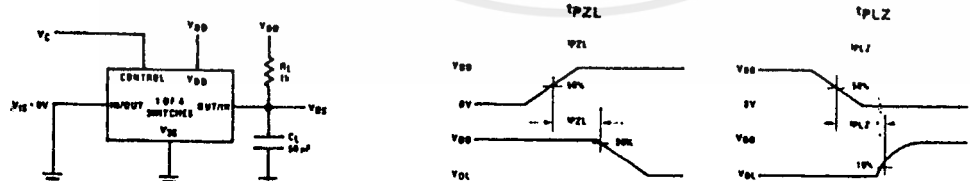


FIGURE 3. t_{PZL} , t_{PLZ} Propagation Delay Time Control to Signal Output

TL/F5065-2

AC Test Circuits and Switching Time Waveforms (Continued)

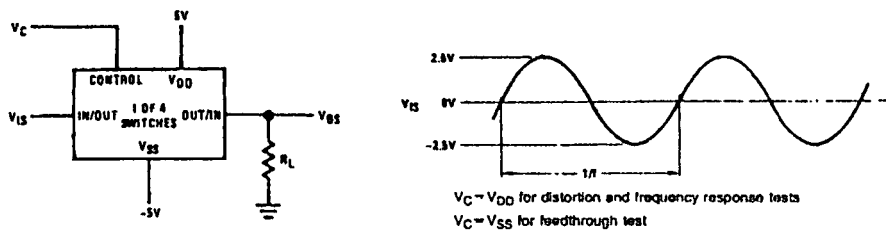


FIGURE 4. Sine Wave Distortion, Frequency Response and Feedthrough

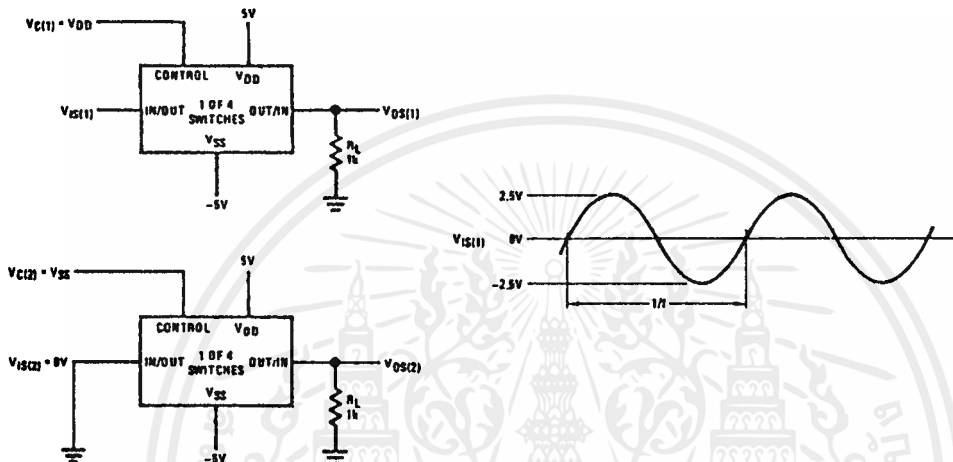


FIGURE 5. Crosstalk Between Any Two Switches

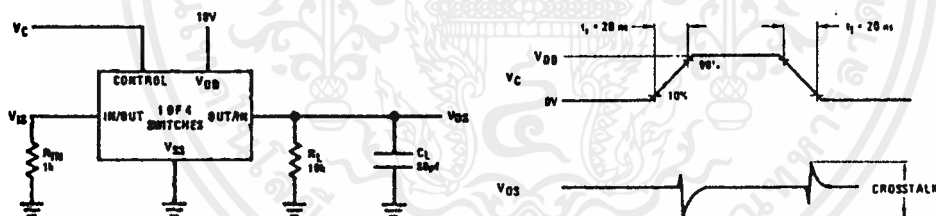


FIGURE 6. Crosstalk: Control Input to Signal Output

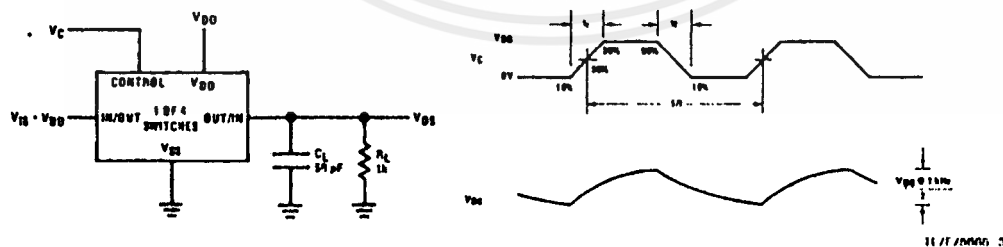
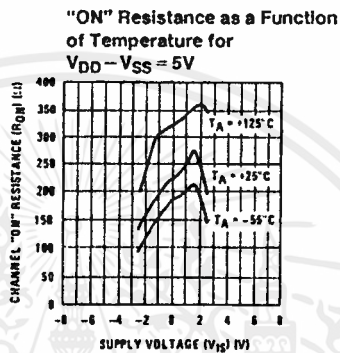
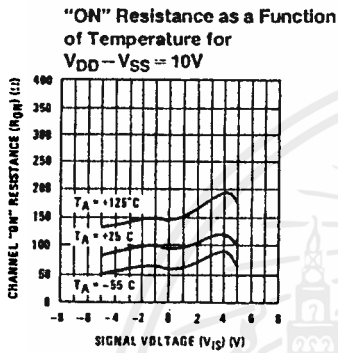
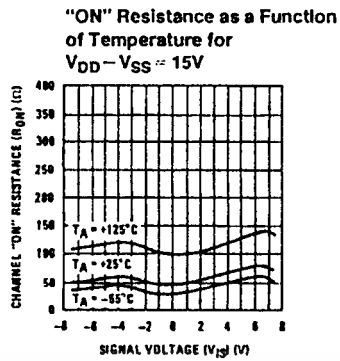
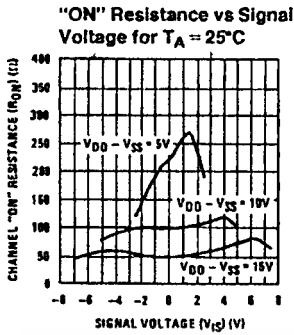


FIGURE 7. Maximum Control Input Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



1L/T-11005-4

Special Considerations

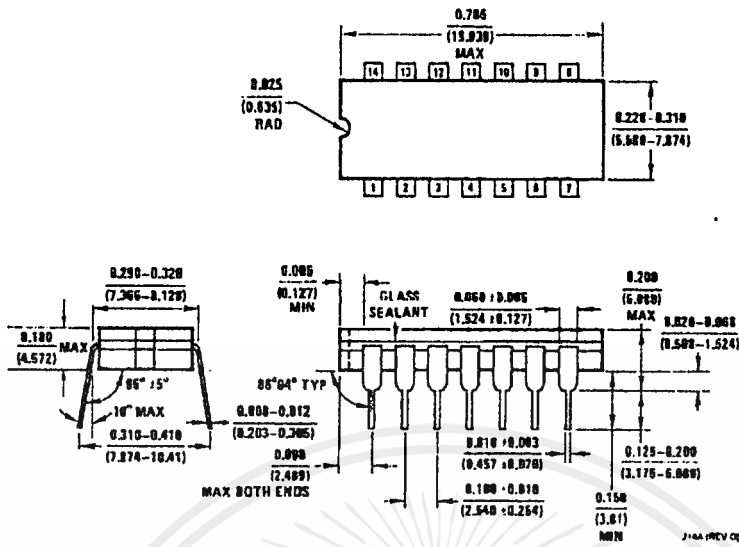
In applications where separate power sources are used to drive V_{DD} and the signal input, the V_{DD} current capability should exceed V_{DD}/R_L (R_L = effective external load of the 4 CD4066BM/CD4066BC bilateral switches). This provision avoids any permanent current flow or clamp action of the V_{DD} supply when power is applied or removed from CD4066BM/CD4066BC.

In certain applications, the external load-resistor current may include both V_{DD} and signal-line components. To avoid

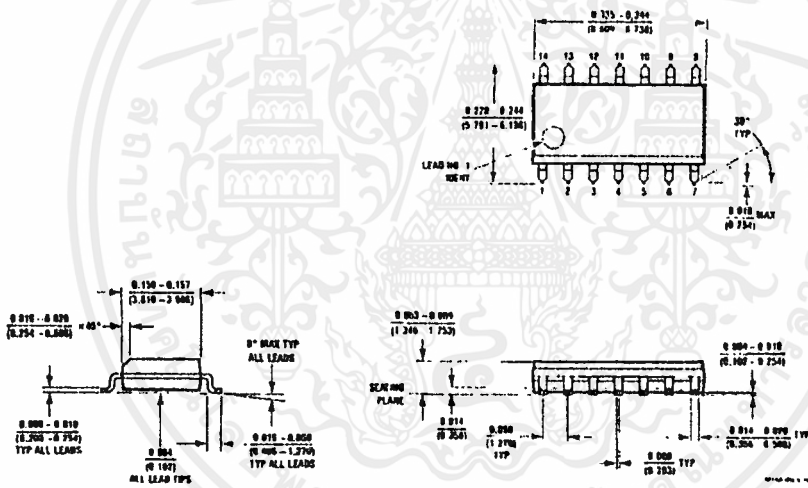
drawing V_{DD} current when switch current flows into terminals 1, 4, 8 or 11, the voltage drop across the bidirectional switch must not exceed 0.6V at $T_A < 25^\circ\text{C}$, or 0.4V at $T_A > 25^\circ\text{C}$ (calculated from R_{ON} values shown).

No V_{DD} current will flow through R_L if the switch current flows into terminals 2, 3, 9 or 10.

Physical Dimensions inches (millimeters)



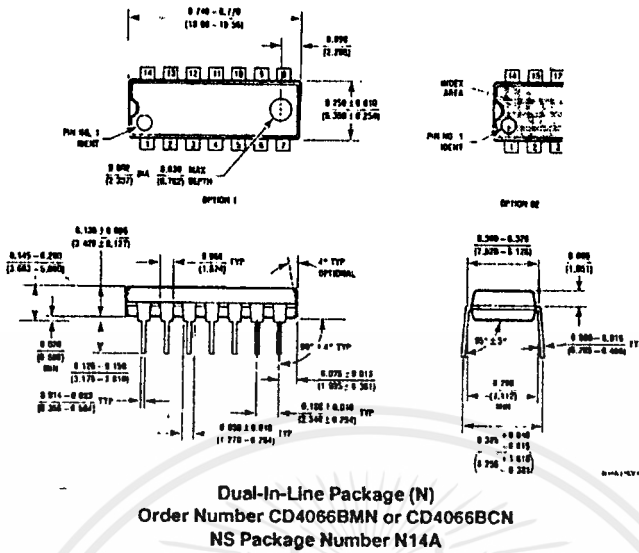
Cerdip (J)
Order Number CD4066BMJ or CD4066BCJ
NS Package Number J14A



S.O. Package (M)
Order Number CD4066BCM
NS Package Number M14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Dual-In-Line Package (N)
Order Number CD4066BMN or CD4066BCN
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
1111 West Berdin Road
Arlington, TX 76017
Tel: (800) 272-0059
Fax: (800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 86
Email: crjwgo@lvm2.nec.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Francais Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 18 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straigt Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1800
Fax: (852) 2736-9960

National Semiconductor Japan Ltd.
Tel: 81-043-299-2009
Fax: 81-043-299-2408

National does not assume any responsibility in use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

MM54C922/MM74C922 16-Key Encoder MM54C923/MM74C923 20-Key Encoder

General Description

These CMOS key encoders provide all the necessary logic to fully encode an array of SPST switches. The keyboard scan can be implemented by either an external clock or external capacitor. These encoders also have on-chip pull-up devices which permit switches with up to 50 kΩ on resistance to be used. No diodes in the switch array are needed to eliminate ghost switches. The internal debounce circuit needs only a single external capacitor and can be defeated by omitting the capacitor. A Data Available output goes to a high level when a valid keyboard entry has been made. The Data Available output returns to a low level when the entered key is released, even if another key is depressed. The Data Available will return high to indicate acceptance of the new key after a normal debounce period; this two-key roll-over is provided between any two switches.

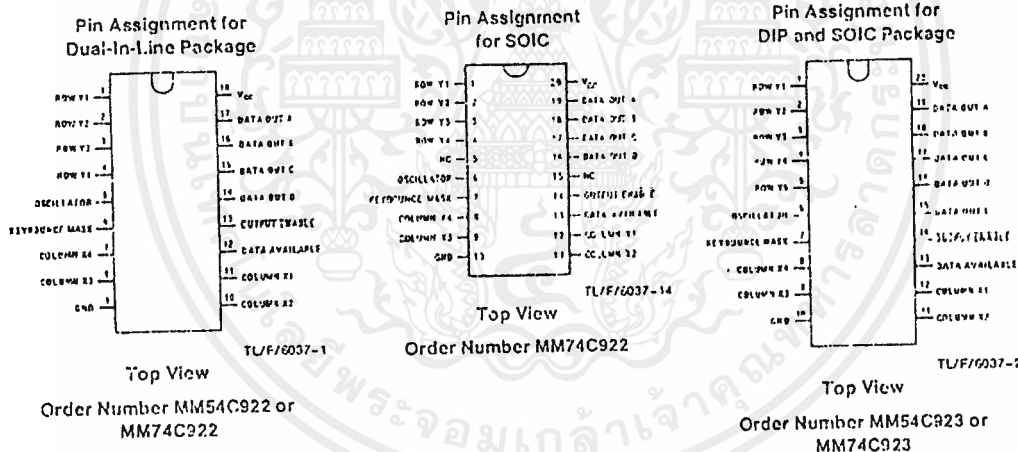
An internal register remembers the last key pressed even after the key is released. The TRI-STATE[®] outputs provide for easy expansion and bus operation and are LPTTL compatible.

Features

- 50 kΩ maximum switch on resistance
- On or off chip clock
- On-chip row pull-up devices
- 2 key roll-over
- Keybounce elimination with single capacitor
- Last key register at outputs
- TRI-STATE output LPTTL compatible
- Wide supply range
- Low power consumption

3V to 15V

Connection Diagrams



MM54C922/MM74C922 16-Key Encoder, MM54C923/MM74C923 20-Key Encoder

DC Electrical Characteristics

Min/Max limits apply across temperature range unless otherwise specified (Continued)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
OUTPUT DRIVE (See 54C/74C Family Characteristics Data Sheet) (Short Circuit Current)						
I_{SOURCE}	Output Source Current (P-Channel)	$V_{CC} = 5V, V_{OUT} = 0V,$ $T_A = 25^\circ C$	-1.75	-3.3		mA
I_{SOURCE}	Output Source Current (P-Channel)	$V_{CC} = 10V, V_{OUT} = 0V,$ $T_A = 25^\circ C$	-8	-15		mA
I_{SINK}	Output Sink Current (N-Channel)	$V_{CC} = 5V, V_{OUT} = V_{CC},$ $T_A = 25^\circ C$	1.75	3.6		mA
I_{SINK}	Output Sink Current (N-Channel)	$V_{CC} = 10V, V_{OUT} = V_{CC},$ $T_A = 25^\circ C$	8	16		mA

AC Electrical Characteristics*, $T_A = 25^\circ C, C_L = 50$ pF, unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{pd0}, t_{pd1}	Propagation Delay Time to Logical "0" or Logical "1" from D.A.	$C_L = 50$ pF (Figure 1) $V_{CC} = 5V$ $V_{CC} = 10V$ $V_{CC} = 15V$		60 35 25	150 80 60	ns ns ns
t_{0H}, t_{1H}	Propagation Delay Time from Logical "0" or Logical "1" into High Impedance State	$R_L = 10k, C_L = 10$ pF (Figure 2) $V_{CC} = 5V, R_L = 10k$ $V_{CC} = 10V, C_L = 10$ pF $V_{CC} = 15V$		80 65 50	200 150 110	ns ns ns
t_{H0}, t_{11}	Propagation Delay Time from High Impedance State to a Logical "0" or Logical "1"	$R_L = 10k, C_L = 50$ pF (Figure 2) $V_{CC} = 5V, R_L = 10k$ $V_{CC} = 10V, C_L = 50$ pF $V_{CC} = 15V$		100 55 40	250 125 90	ns ns ns
C_{IN}	Input Capacitance	Any Input (Note 2)		5	7.5	pF
C_{OUT}	TRI-STATE Output Capacitance	Any Output (Note 2)		10		pF

*AC Parameters are guaranteed by DC correlated testing.

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: Capacitance is guaranteed by periodic testing.

Switching Time Waveforms

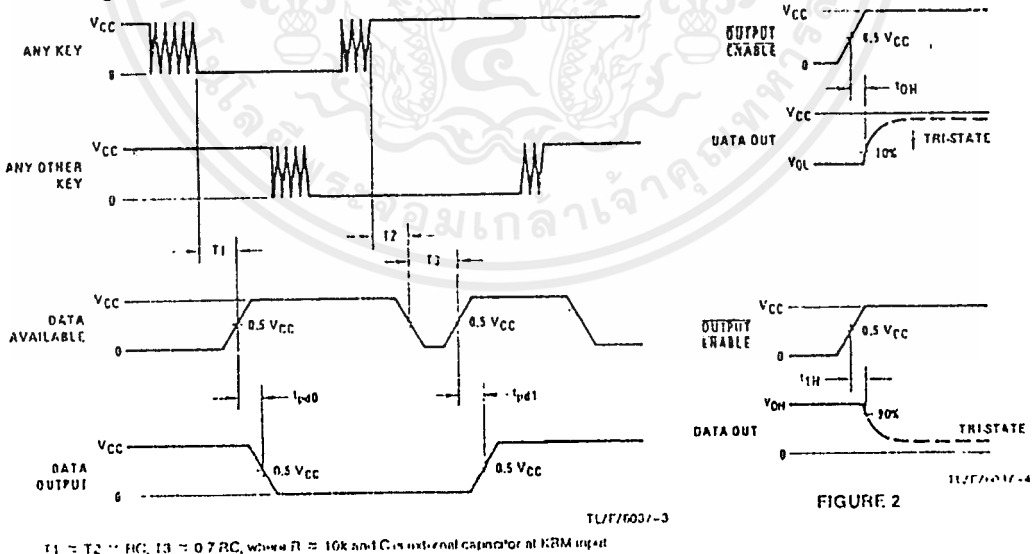


FIGURE 1

FIGURE 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Voltage at Any Pin $V_{CC} - 0.3V$ to $V_{CC} + 0.3V$

Operating Temperature Range

MM54C922, MM54C923 $-55^{\circ}C$ to $+125^{\circ}C$
MM74C922, MM74C923 $-40^{\circ}C$ to $+85^{\circ}C$

Storage Temperature Range

$-65^{\circ}C$ to $+150^{\circ}C$

Power Dissipation (Pd)

Dual-In-Line 700 mW
Small Outline 500 mW

Operating V_{CC} Range

3V to 15V

V_{CC}

18V

Lead Temperature

(Soldering, 10 seconds)

250°C

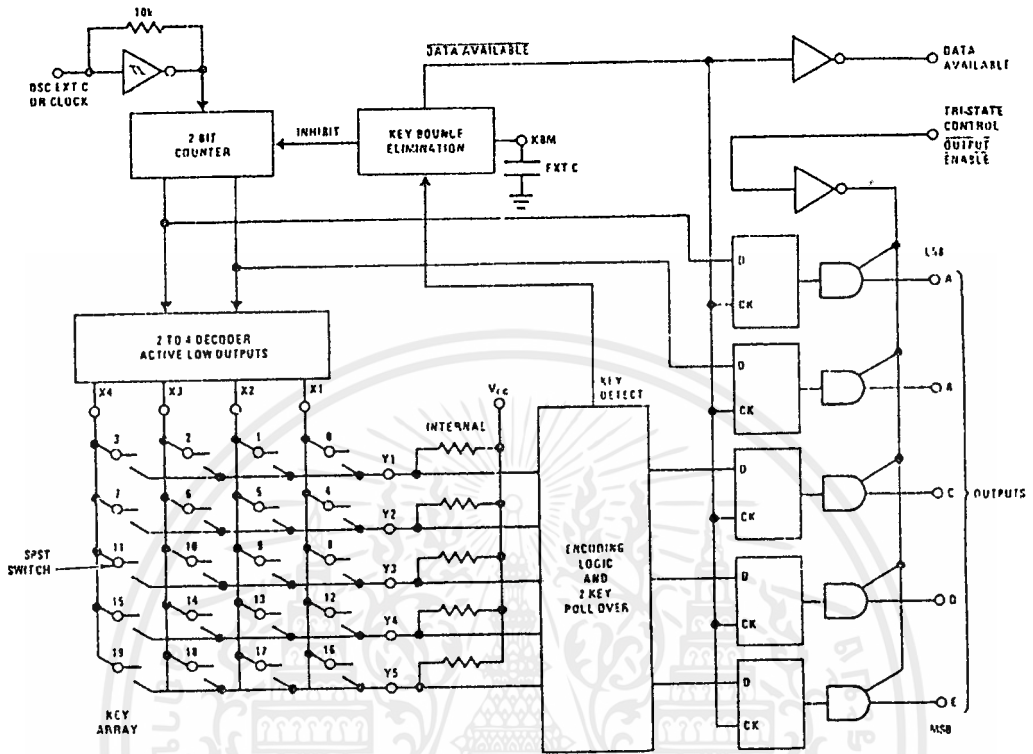
DC Electrical Characteristics Min/Max limits apply across temperature range unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CMOS TO CMOS						
V_{T+}	Positive-Going Threshold Voltage at Osc and KBM Inputs	$V_{CC} = 5V, I_{IN} > 0.7 mA$	3.0	3.6	4.3	V
		$V_{CC} = 10V, I_{IN} \geq 1.4 mA$	6.0	6.8	8.6	V
		$V_{CC} = 15V, I_{IN} \geq 2.1 mA$	9.0	10	12.9	V
V_{T-}	Negative-Going Threshold Voltage at Osc and KBM Inputs	$V_{CC} = 5V, I_{IN} > 0.7 mA$	0.7	1.4	2.0	V
		$V_{CC} = 10V, I_{IN} \geq 1.4 mA$	1.4	3.2	4.0	V
		$V_{CC} = 15V, I_{IN} \geq 2.1 mA$	2.1	5	6.0	V
$V_{IN(1)}$	Logical "1" Input Voltage, Except Osc and KBM Inputs	$V_{CC} = 5V$	3.5	4.5		V
		$V_{CC} = 10V$	8.0	9		V
		$V_{CC} = 15V$	12.5	13.5		V
$V_{IN(0)}$	Logical "0" Input Voltage, Except Osc and KBM Inputs	$V_{CC} = 5V$		0.5	1.5	V
		$V_{CC} = 10V$		1	2	V
		$V_{CC} = 15V$		1.5	2.5	V
I_{ip}	Flow Pull-Up Current at Y1, Y2, Y3, Y4 and Y5 Inputs	$V_{CC} = 5V, V_{IN} = 0.1 V_{CC}$		-2	-5	μA
		$V_{CC} = 10V$		-10	-20	μA
		$V_{CC} = 15V$		-22	-45	μA
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 5V, I_O = -10 \mu A$	4.5			V
		$V_{CC} = 10V, I_O = -10 \mu A$	9			V
		$V_{CC} = 15V, I_O = -10 \mu A$	13.5			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_{CC} = 5V, I_O = 10 \mu A$			0.5	V
		$V_{CC} = 10V, I_O = 10 \mu A$			1	V
		$V_{CC} = 15V, I_O = 10 \mu A$			1.5	V
R_{on}	Column "ON" Resistance at X1, X2, X3 and X4 Outputs	$V_{CC} = 5V, V_O = 0.5V$		500	1400	Ω
		$V_{CC} = 10V, V_O = 1V$		300	700	Ω
		$V_{CC} = 15V, V_O = 1.5V$		200	500	Ω
I_{CC}	Supply Current Osc at 0V, (one Y low)	$V_{CC} = 5V$		0.55	1.1	mA
		$V_{CC} = 10V$		1.1	1.9	mA
		$V_{CC} = 15V$		1.7	2.6	mA
$I_{IN(1)}$	Logical "1" Input Current at Output Enable	$V_{CC} = 15V, V_{IN} = 15V$		0.005	1.0	μA
$I_{IN(0)}$	Logical "0" Input Current at Output Enable	$V_{CC} = 15V, V_{IN} = 0V$	1.0	-0.005		μA
CMOS/LPTTL INTERFACE						
$V_{IN(1)}$	Logical "1" Input Voltage, Except Osc and KBM Inputs	54C, $V_{CC} = 4.5V$	$V_{CC} - 1.5$			V
		74C, $V_{CC} = 4.75V$	$V_{CC} - 1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage, Except Osc and KBM Inputs	54C, $V_{CC} = 4.5V$			0.8	V
		74C, $V_{CC} = 4.75V$			0.8	V
$V_{OUT(1)}$	Logical "1" Output Voltage	54C, $V_{CC} = 4.5V$ $I_O = -360 \mu A$	2.4			V
		74C, $V_{CC} = 4.75V$ $I_O = -360 \mu A$	2.4			V
$V_{OUT(0)}$	Logical "0" Output Voltage	54C, $V_{CC} = 4.5V$ $I_O = -360 \mu A$			0.4	V
		74C, $V_{CC} = 4.75V$ $I_O = -360 \mu A$			0.4	V

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at those limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



TL/F/6037-5

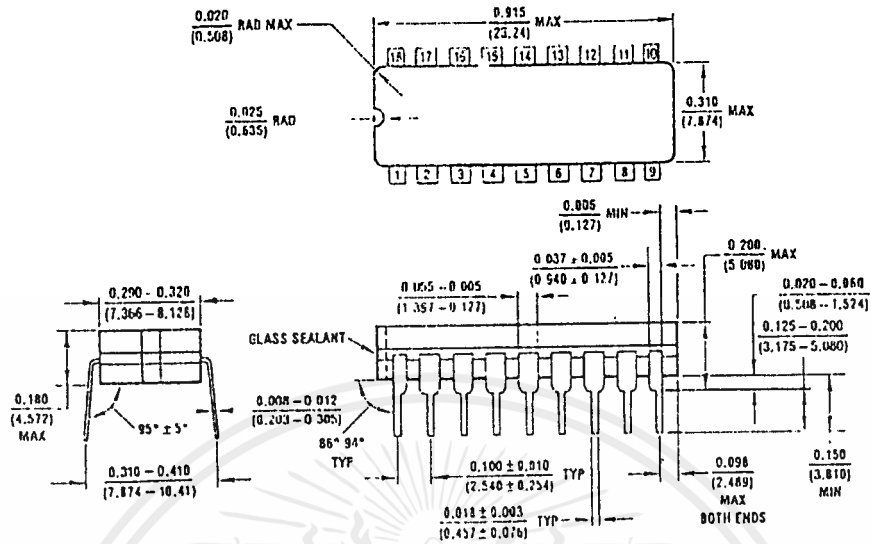
Truth Table

Switch Position	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
	Y1,X1	Y1,X2	Y1,X3	Y1,X4	Y2,X1	Y2,X2	Y2,X3	Y2,X4	Y3,X1	Y3,X2	Y3,X3	Y3,X4	Y4,X1	Y4,X2	Y4,X3	Y4,X4	Y5*,X1	Y5*,X2	Y5*,X3	Y5*,X4
D	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
A	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
A	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	0
C	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0
U	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1
T																				

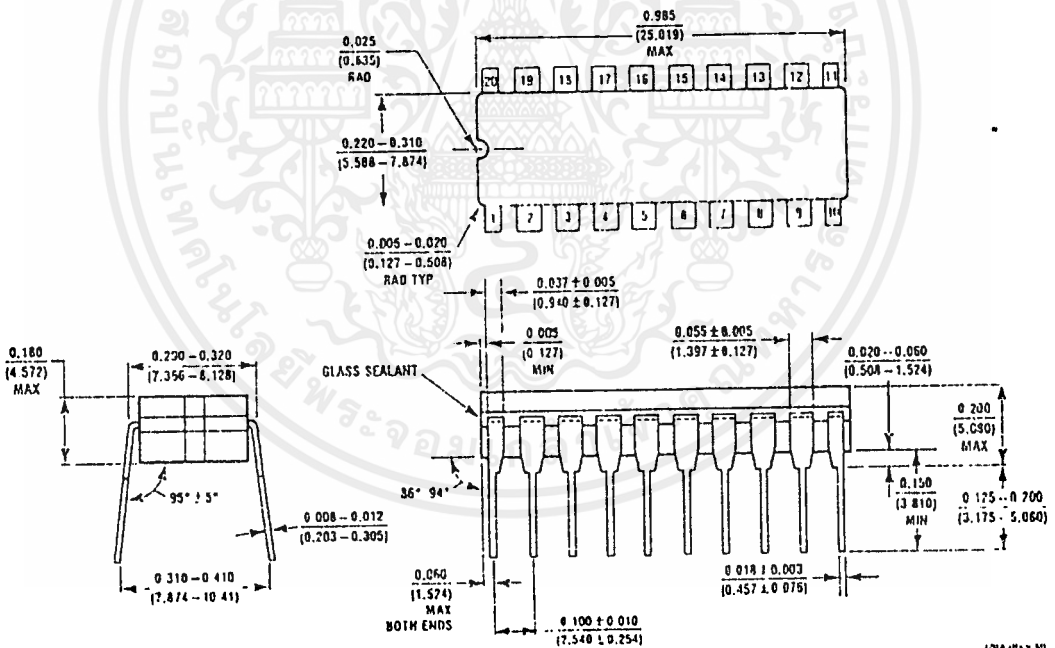
Print for MM54C922/MM74C922

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)



Ceramic Dual-In-Line Package (J)
Order Number MM54C922J or MM74C922J
NS Package Number J18A

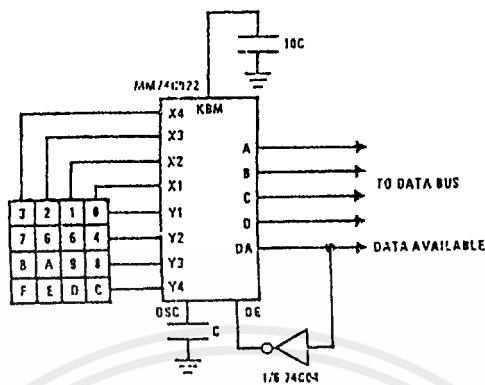


Ceramic Dual-In-Line Package (J)
Order Number MM54C923J or MM74C923J
NS Package Number J20A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

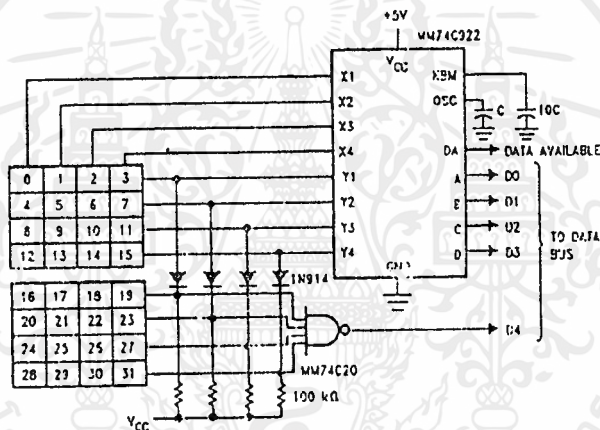
Typical Applications (Continued)

Asynchronous Data Entry Onto Bus (MM74C922)



Outputs are in TRI-STATE until key is pressed, then data is placed on bus. When key is released, outputs return to TRI-STATE.

Expansion to 32 Key Encoder (MM74C922)



Theory of Operation

The MM74C922/MM74C923 Keyboard Encoders implement all the logic necessary to interface a 16 or 20 SPST key switch matrix to a digital system. The encoder will convert a key switch closer to a 4 (MM74C922) or 5 (MM74C923) bit nibble. The designer can control both the keyboard scan rate and the key debounce period by altering the oscillator capacitor, C_{OSC} , and the key bounce mask capacitor, C_{MSK} . Thus, the MM74C922/MM74C923's performance can be optimized for many keyboards.

The keyboard encoders connect to a switch matrix that is 4 rows by 4 columns (MM74C922) or 5 rows by 4 columns (MM74C923). When no keys are depressed, the row inputs are pulled high by internal pull-ups and the column outputs sequentially output a logic "0". These outputs are open drain and are therefore low for 25% of the time and otherwise off. The column scan rate is controlled by the oscillator input, which consists of a Schmitt trigger oscillator, a 2-bit counter, and a 2-4-bit decoder.

When a key is depressed, key 0, for example, nothing will happen when the 0:1 input is off, since Y1 will remain high. When the X1 column is scanned, X1 goes low and Y1 will go low. This disables the counter and keeps X1 low. Y1 going

low also initiates the key bounce circuit timing and locks out the other Y inputs. The key code to be output is a combination of the frozen counter value and the decoded Y inputs. Once the key bounce circuit times out, the data is latched, and the Data Available (DAV) output goes high.

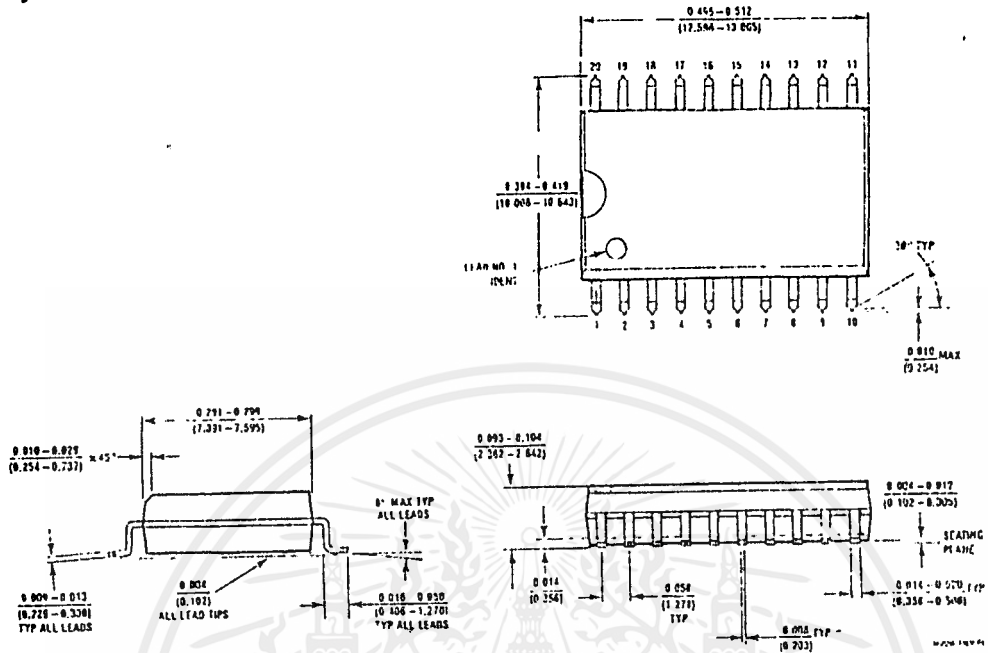
If, during the key closure the switch bounces, Y1 input will go high again, restarting the scan and resetting the key bounce circuitry. The key may bounce several times, but as soon as the switch stays low for a debounce period, the closure is assumed valid and the data is latched.

A key may also bounce when it is released. To ensure that the encoder does not recognize this bounce as another key closure, the debounce circuit must time out before another closure is recognized.

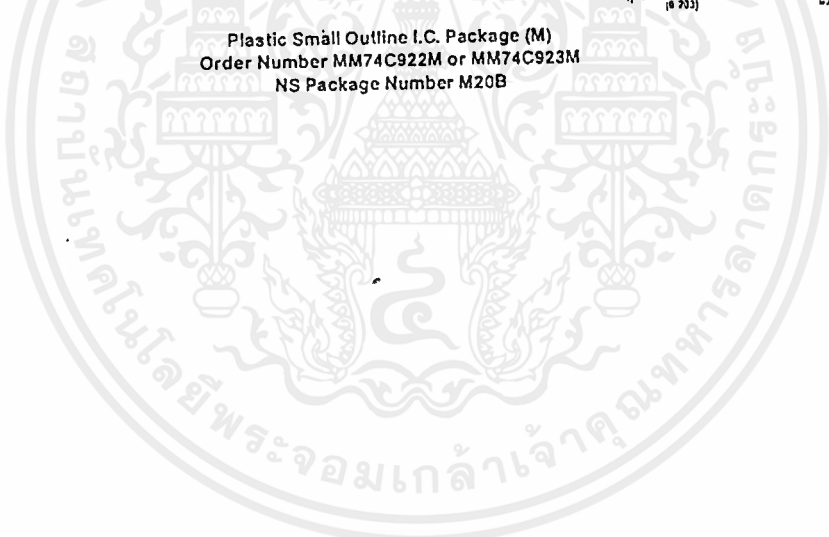
The two-key roll-over feature can be illustrated by assuming a key is depressed, and then a second key is depressed. Since all scanning has stopped, and all other Y inputs are disabled, the second key is not recognized until the first key is lifted and the key bounce circuitry has reset.

The output latches (and TRI-STATE, which is enabled when the Output Enable (OE) input is taken low.

Physical Dimensions inches (millimeters) (Continued)

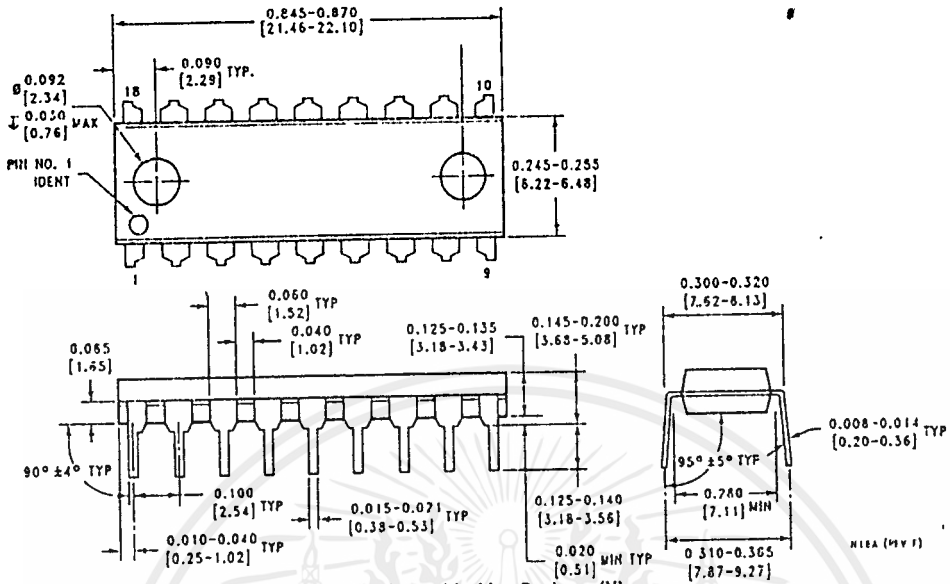


Plastic Small Outline I.C. Package (M)
 Order Number MM74C922M or MM74C923M
 NS Package Number M20B



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)

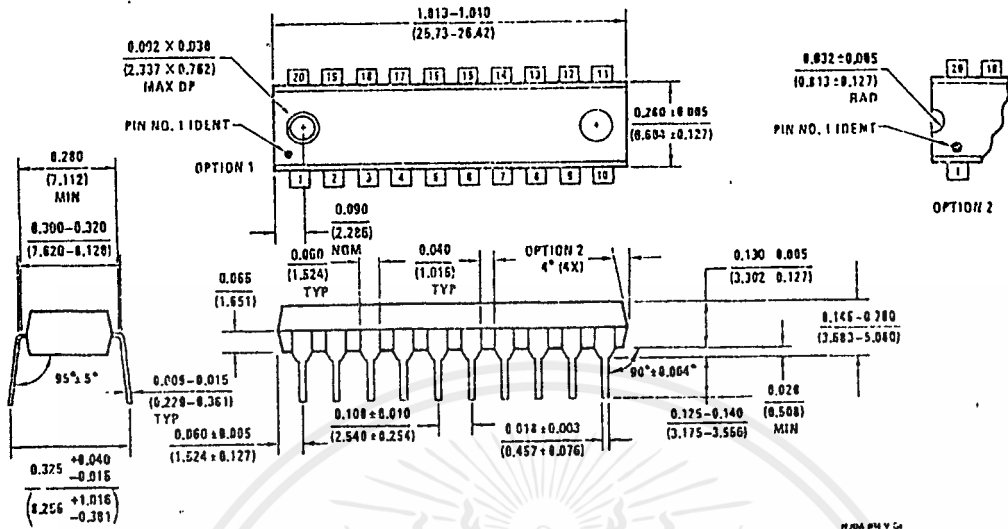


Plastic Dual-In-Line Package (N)
Order Number MM54C922N or MM74C922N
NS Package Number N18A



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)




Plastic Dual-In-Line Package (N)
 Order Number MM54C923N or MM74C923N
 NS Package Number N20A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 <p>National Semiconductor Corporation 1111 West Redwood Road Sunnyvale, CA 94088 Tel: (415) 272-2000 Fax: (415) 737-7018</p>	<p>National Semiconductor Europe Fax: (+49) 0-189-530 85 85 Email: enjw@61.lum2.nsc.com Deutsch Tel: (+49) 0-189-530 85 85 English Tel: (+49) 0-189-532 78 32 Français Tel: (+49) 0-189-532 71 38 Italiano Tel: (+49) 0-189-534 19 60</p>	<p>National Semiconductor Hong Kong Ltd. 13th Floor, Straight Street, Ocean Centre, 5 Canton Road, Tsimshatsui, Kowloon Hong Kong Tel: (852) 2737-1000 Fax: (852) 2736-9960</p>	<p>National Semiconductor Japan Ltd. Tel: 81-043 219-2309 Fax: 81-043-239-2468</p>
--	---	---	--

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

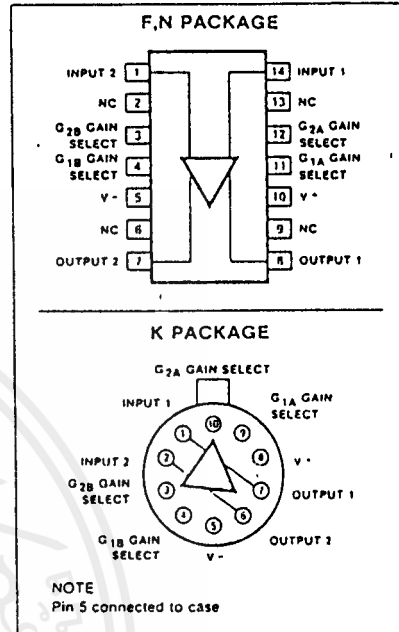
DESCRIPTION

The SE/NE592 is a monolithic, two stage, differential output, wideband video amplifier. It offers fixed gains of 100 and 400 without external components and adjustable gains from 400 to 0 with one external resistor. The input stage has been designed so that with the addition of a few external reactive elements between the gain select terminals, the circuit can function as a high pass, low pass, or band pass filter. This feature makes the circuit ideal for use as a video or pulse amplifier in communications, magnetic memories, display and video recorder systems. The 592 is a pin-for-pin replacement for the μ A733.

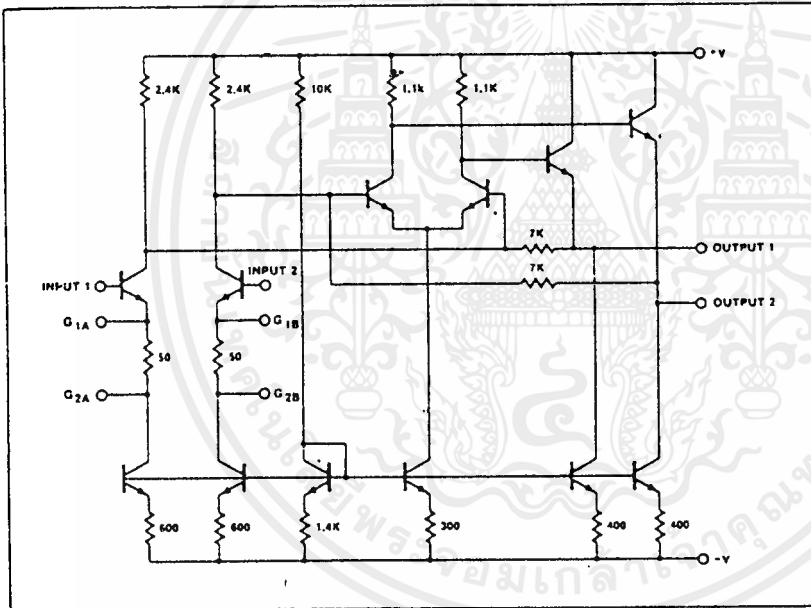
FEATURES

- 120MHz bandwidth
- Adjustable gains from 0 to 400
- Adjustable pass band
- No. frequency compensation required

PIN CONFIGURATION



EQUIVALENT CIRCUIT



ABSOLUTE MAXIMUM RATINGS $T_A = 25^\circ\text{C}$ unless otherwise specified.

PARAMETER	RATING	UNIT
Supply voltage	± 8	V
Differential input voltage	± 5	V
Common mode input voltage	± 6	V
Output current	10	mA
Operating temperature range		$^\circ\text{C}$
SE592K	-55 to +125	
NE592K	0 to +70	
Storage temperature range	-65 to +150	$^\circ\text{C}$
Power dissipation	500	mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS $T_A = +25^\circ\text{C}$, $V_S = \pm 6\text{V}$, $V_{CM} = 0$ unless otherwise specified
 Recommend operating supply voltages $V_S = \pm 6.0\text{V}$

PARAMETER	TEST CONDITIONS	NE592			SE592			UNITS
		Min	Typ	Max	Min	Typ	Max	
Differential voltage gain Gain 11 Gain 22	$R_L = 2\text{k}\Omega$, $V_{OUT} = 3\text{V p-p}$	250 80	400 100	600 120	300 90	400 100	500 110	V/V V/V
Bandwidth Gain 11 Gain 22 Rise time Gain 11 Gain 22	$V_{OUT} = 1\text{V p-p}$		40 90 10.5 4.5			40 90 10.5 4.5		MHz MHz ns ns
Propagation delay Gain 11 Gain 22	$V_{OUT} = 1\text{V p-p}$		7.5 6.0			7.5 6.0		ns ns
Input resistance Gain 11 Gain 22 Input capacitance ² Input offset current Input bias current Input noise voltage Input voltage range	Gain 2 BW 1kHz to 10kHz	10	4.0 30 2.0 0.4 9.0 12		20	4.0 30 2.0 0.4 9.0 12		k Ω k Ω pF μA μA μV_{rms} V
Common mode rejection ratio Gain 2 Gain 2 Supply voltage rejection ratio Gain 2	$V_{CM} \pm 1\text{V}$, $F < 100\text{kHz}$ $V_{CM} \pm 1\text{V}$, $F = 5\text{MHz}$ $\Delta V_S = \pm 0.5\text{V}$	60	86 60		60	86 60		dB dB dB
Output offset voltage Gain 33 Output common mode voltage Output voltage swing Output resistance Power supply current	$R_L = \infty$ $R_L = \infty$ $R_L = 2\text{K}$ $R_L = \infty$	2.4 3.0	0.35 2.9 4.0 18	0.75 3.4	2.4 3.0	0.35 2.9 4.0 18	0.75 3.4 24	V V Ω mA

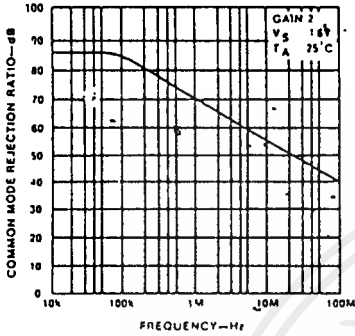
NOTES

- Gain select pins G_{1A} and G_{1B} connected together.
- Gain select pins G_{2A} and G_{2B} connected together.
- All gain select pins open.

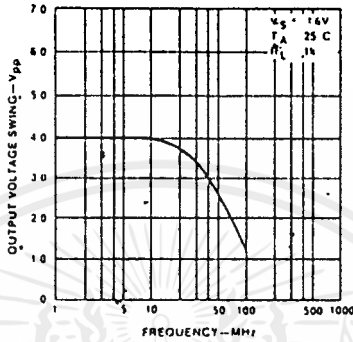
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CHARACTERISTICS

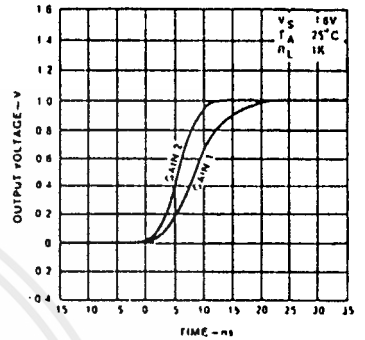
COMMON MODE REJECTION RATIO AS A FUNCTION OF FREQUENCY



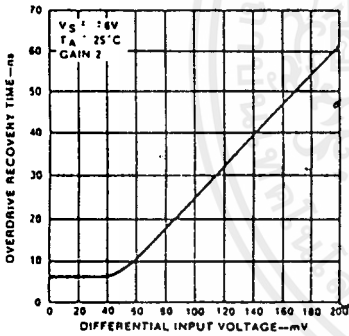
OUTPUT VOLTAGE SWING AS A FUNCTION OF FREQUENCY



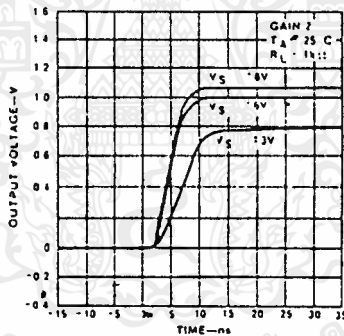
PULSE RESPONSE



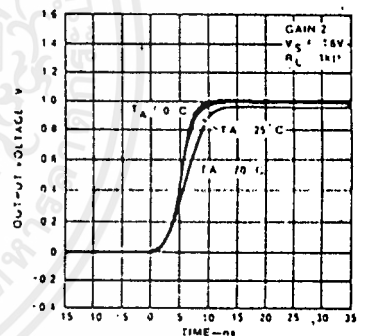
DIFFERENTIAL OVERDRIVE RECOVERY TIME



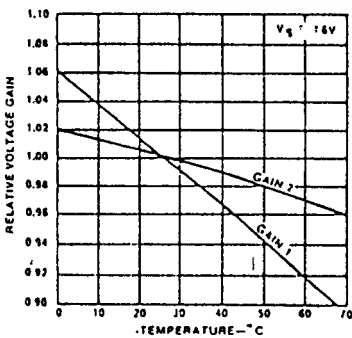
PULSE RESPONSE AS A FUNCTION OF SUPPLY VOLTAGE



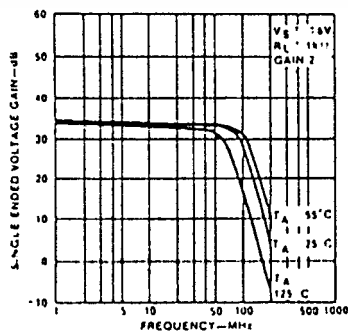
PULSE RESPONSE AS A FUNCTION OF TEMPERATURE



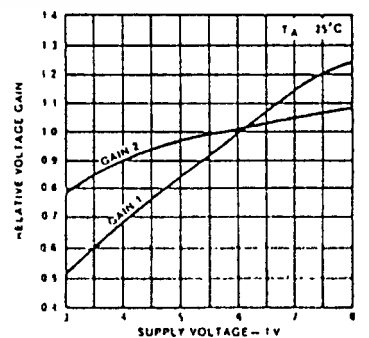
VOLTAGE GAIN AS A FUNCTION OF TEMPERATURE



GAIN vs FREQUENCY AS A FUNCTION OF TEMPERATURE



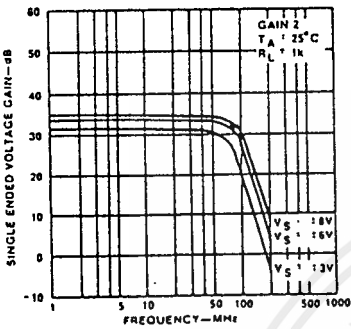
VOLTAGE GAIN AS A FUNCTION OF SUPPLY VOLTAGE



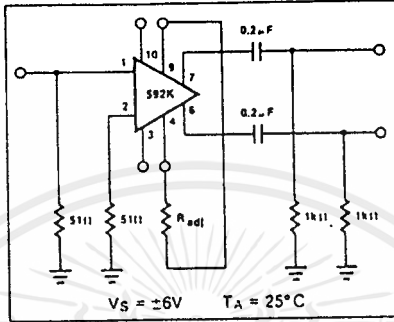
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CHARACTERISTICS (Cont'd)

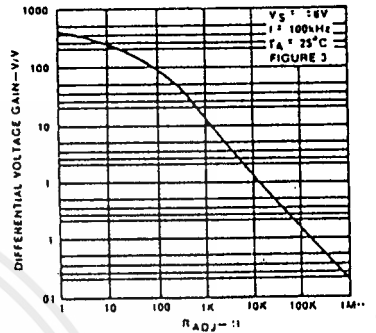
GAIN vs FREQUENCY AS A FUNCTION OF SUPPLY VOLTAGE



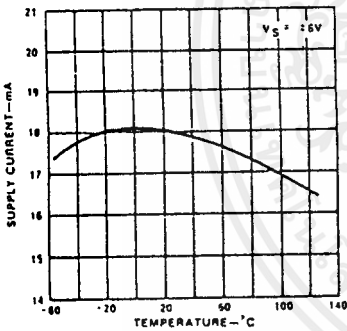
VOLTAGE GAIN ADJUST CIRCUIT



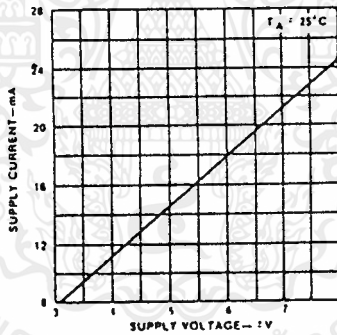
VOLTAGE GAIN AS A FUNCTION OF RADJ (FIGURE 3)



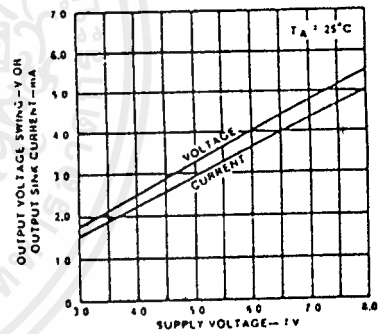
SUPPLY CURRENT AS A FUNCTION OF TEMPERATURE



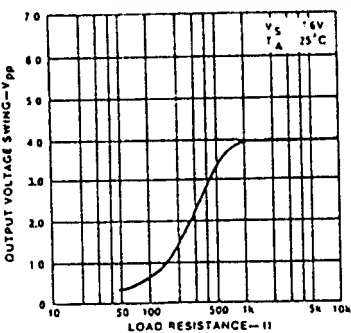
SUPPLY CURRENT AS A FUNCTION OF SUPPLY VOLTAGE



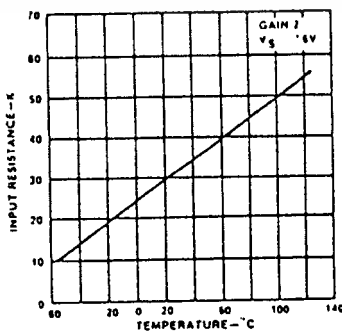
OUTPUT VOLTAGE AND CURRENT SWING AS A FUNCTION OF SUPPLY VOLTAGE



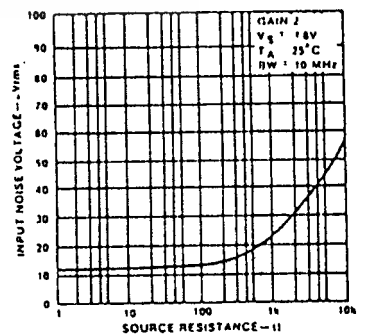
OUTPUT VOLTAGE SWING AS A FUNCTION OF LOAD RESISTANCE



INPUT RESISTANCE AS A FUNCTION OF TEMPERATURE



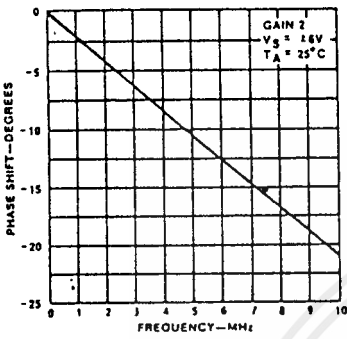
INPUT NOISE VOLTAGE AS A FUNCTION OF SOURCE RESISTANCE



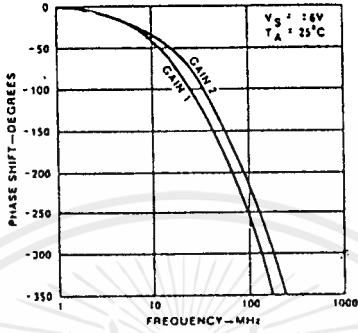
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CHARACTERISTICS (Cont'd)

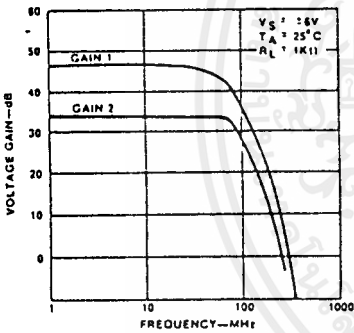
PHASE SHIFT AS A FUNCTION OF FREQUENCY



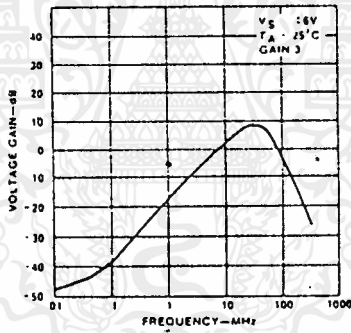
PHASE SHIFT AS A FUNCTION OF FREQUENCY



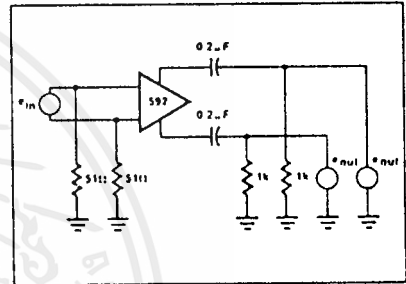
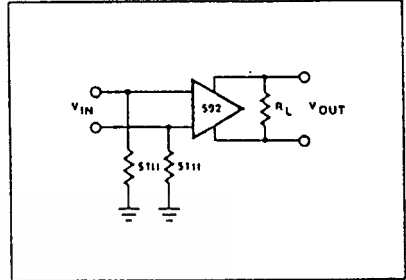
VOLTAGE GAIN AS A FUNCTION OF FREQUENCY



VOLTAGE GAIN AS A FUNCTION OF FREQUENCY (ALL GAIN SELECT PINS OPEN)

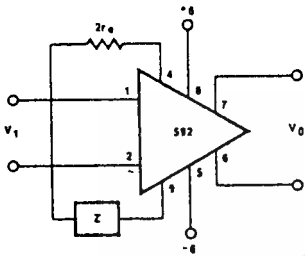


TEST CIRCUITS $T_A = 25^\circ\text{C}$ unless otherwise specified



TYPICAL APPLICATIONS

FILTER NETWORKS



$$\frac{V_0(s)}{V_1(s)} = \frac{1.4 \times 10^4}{Z(s) + 2r_e}$$

$$= \frac{1.4 \times 10^4}{Z(s) + 32}$$

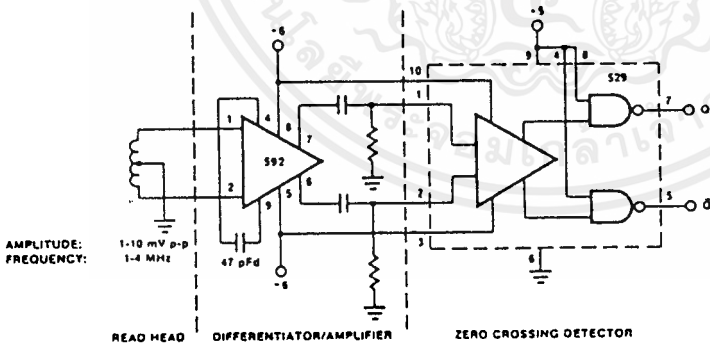
BASIC CONFIGURATION

Z NETWORK	FILTER TYPE	$V_0(s)$ TRANSFER $V_1(s)$ FUNCTION
	LOW PASS	$\frac{1.4 \times 10^4}{L} \left[\frac{1}{s + R/L} \right]$
	HIGH PASS	$\frac{1.4 \times 10^4}{R} \left[\frac{s}{s + 1/RC} \right]$
	BAND PASS	$\frac{1.4 \times 10^4}{L} \left[\frac{s}{s^2 + R/L s + 1/LC} \right]$
	BAND REJECT	$\frac{1.4 \times 10^4}{R} \left[\frac{s^2 + 1/LC}{s^2 + 1/LC + s/RC} \right]$

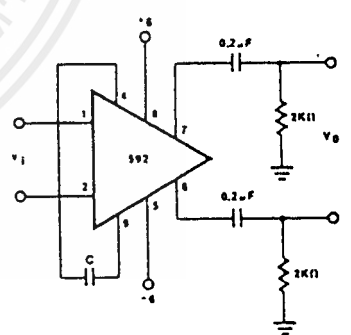
NOTE

In the networks above, the R value used is assumed to include $2r_e$, or approximately 32Ω .

DISC/TAPE PHASE MODULATED READBACK SYSTEMS



DIFFERENTIATION WITH HIGH COMMON MODE NOISE REJECTION

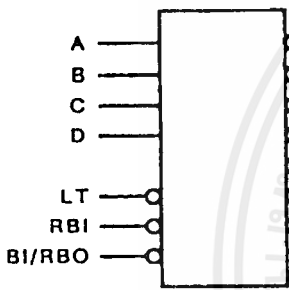


FOR FREQUENCY $F_1 \ll 1/2 \pi (32) C$
 $V_0 = 1.4 \times 10^4 C \frac{dV_1}{dT}$

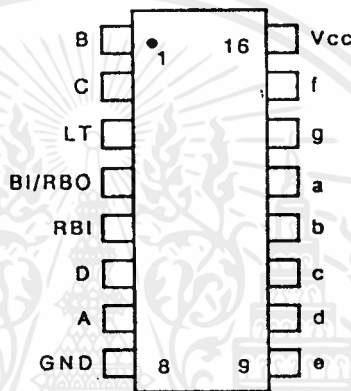
- BCD to 7-segment
- Open-collector outputs
- Active-low outputs
- Outputs rated at 15 V

Pin Description

A through D – Data inputs (A is LSB)
 a through g – Decoded outputs (active-low)
 LT – Lamp test input
 RBI – Ripple-blanking input
 BI/RBO – Blanking input/ripple-blanking output



Logic diagram.



Pinout (top view) for DIP and FP packages.

COMMERCIAL GRADE VERSIONS

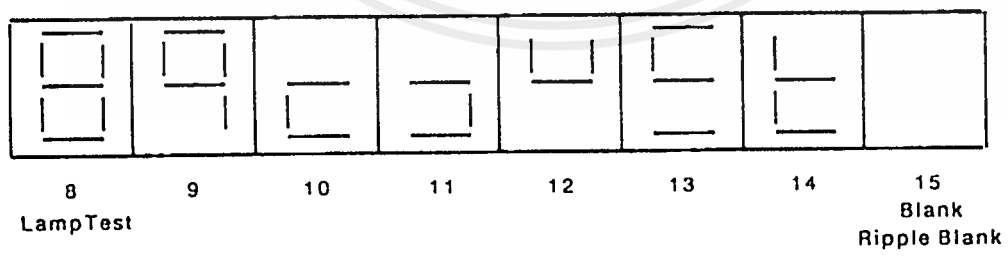
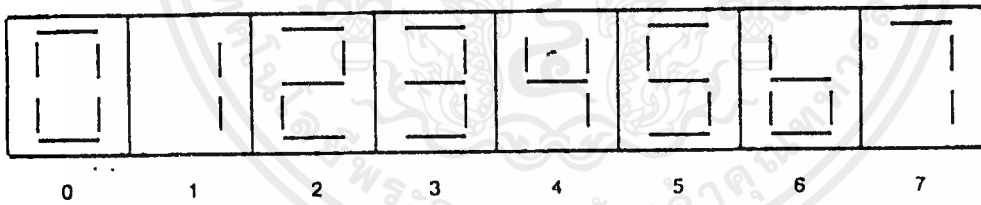
DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7447	16				

INDUSTRIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5447	16				
54LS47	16				16

Available types and packages.

FUNCTION	LT	RBI	D	C	B	A	BI/RBO	a	b	c	d	e	f	g
0	1	1	0	0	0	0	1	0	0	0	0	0	0	1
1	1	X	0	0	0	1	1	1	0	0	1	1	1	1
2	1	X	0	0	1	0	1	0	0	1	0	0	1	0
3	1	X	0	0	1	1	1	0	0	0	0	1	1	0
4	1	X	0	1	0	0	1	1	0	0	1	1	0	0
5	1	X	0	1	0	1	1	0	1	0	0	1	0	0
6	1	X	0	1	1	0	1	1	1	0	0	0	0	0
7	1	X	0	1	1	1	1	0	0	0	1	1	1	1
8	1	X	1	0	0	0	1	0	0	0	0	0	0	0
9	1	X	1	0	0	1	1	0	0	0	1	1	0	0
10	1	X	1	0	1	0	1	1	1	1	0	0	1	0
11	1	X	1	0	1	1	1	1	1	0	0	1	1	0
12	1	X	1	1	0	0	1	1	0	1	1	1	0	0
13	1	X	1	1	0	1	1	0	1	1	0	1	0	0
14	1	X	1	1	1	0	1	1	1	1	0	0	0	0
15	1	X	1	1	1	1	1	1	1	1	1	1	1	1
Blank	X	X	X	X	X	X	0	1	1	1	1	1	1	1
Ripple Blank	1	0	0	0	0	0	0	1	1	1	1	1	1	1
Lamp Test	0	X	X	X	X	X	1	0	0	0	0	0	0	0



Logic table, segment identification, and segment patterns.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COS/MOS INTEGRATED CIRCUITS

HCC/HCF 4051B
HCC/HCF 4052B
HCC/HCF 4053B

PRELIMINARY DATA

ANALOG MULTIPLEXERS-DEMULTIPLEXERS:

- 4051B - SINGLE 8-CHANNEL
- 4052B - DIFFERENTIAL 4-CHANNEL
- 4053B - TRIPLE 2-CHANNEL

- QUIESCENT CURRENT SPECIFIED TO 20V
- MAX. INPUT LEAKAGE CURRENT $1 \mu\text{A}$ @ 18V (FULL TEMP. RANGE)
- LOW "ON" RESISTANCE: 125Ω (TYP.) OVER 15V p.p. SIGNAL-INPUT RANGE for $V_{DD}-V_{EE} = 15\text{V}$
- HIGH "OFF" RESISTANCE: CHANNEL LEAKAGE $\pm 100 \text{ pA}$ (TYP.) $V_{DD}-V_{EE} = 18\text{V}$
- BINARY ADDRESS DECODING ON CHIP
- VERY LOW QUIESCENT POWER DISSIPATION UNDER ALL DIGITAL CONTROL INPUT and SUPPLY CONDITIONS: $0.2 \mu\text{W}$ (TYP.), $V_{DD}-V_{SS} = V_{DD}-V_{EE} = 10\text{V}$
- MATCHED SWITCH CHARACTERISTICS: $R_{ON} = 5 \Omega$ (TYP.) for $V_{DD}-V_{EE} = 15\text{V}$
- WIDE RANGE OF DIGITAL AND ANALOG SIGNAL LEVELS: DIGITAL 3 TO 20V, ANALOG TO 20V p.p.
- 5V, 10V, AND 15V PARAMETRIC RATINGS

The HCC 4051B, 4052B and 4053B (extended temperature range) and HCF 4051B, 4052B and 4053B (intermediate temperature range) are monolithic integrated circuits, available in 16-lead dual in-line plastic or ceramic package and ceramic flat package. HCC/HCF 4051B, HCC/HCF 4052B, and HCC/HCF 4053B analog multiplexers/demultiplexers are digitally controlled analog switches having low ON impedance and very low OFF leakage current. These multiplexer circuits dissipate extremely low quiescent power over the full $V_{DD}-V_{SS}$ and $V_{DD}-V_{EE}$ supply-voltage ranges, independent of the logic state of the control signals. When a logic "1" is present at the inhibit input terminal all channels are off.

The HCC/HCF 4051B is a single 8-channel multiplexer having three binary control inputs, A, B, and C, and an inhibit input. The three binary signals select 1 of 8 channels to be turned on, and connect one of the 8 inputs to the output.

The HCC/HCF 4052B is a differential 4-channel multiplexer having two binary control inputs, A and B, and an inhibit input. The two binary input signals select 1 of 4 pairs of channels to be turned on and connect the analog inputs to the outputs.

The HCC/HCF 4053B is a triple 2-channel multiplexer having three separate digital control inputs, A, B, and C, and an inhibit input. Each control input selects one of a pair of channels which are connected in a singlepole double-throw configuration.

ABSOLUTE MAXIMUM RATINGS

V_{DD}^*	Supply voltage	-0.5 to 20	V
V_i	Input voltage	-0.5 to $V_{DD} + 0.5$	V
I_i	DC input current (any one input)	± 10	mA
P_{tot}	Total power dissipation (per package)	200	mW
	Dissipation per output transistor	100	mW
T_{op}	Operating temperature: for HCC types	-55 to 125	$^{\circ}\text{C}$
	for HCF types	-40 to 85	$^{\circ}\text{C}$
T_{stg}	Storage temperature	-65 to 150	$^{\circ}\text{C}$

* All voltage values are referred to V_{SS} pin voltage

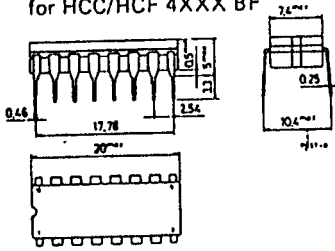
ORDERING NUMBERS:

- HCC 4XXX BD for dual in-line ceramic package
- HCC 4XXX BF for dual in-line ceramic package, frit seal
- HCC 4XXX BK for ceramic flat package
- HCF 4XXX BE for dual in-line plastic package
- HCF 4XXX BF for dual in-line ceramic package, frit seal

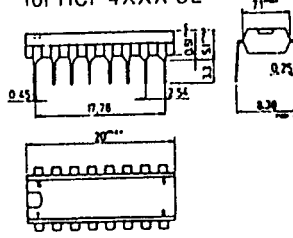
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MECHANICAL DATA (dimensions in mm)

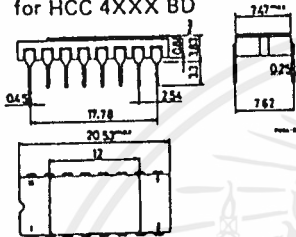
Dual in-line ceramic package
for HCC/HCF 4XXX BF



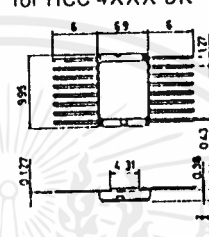
Dual in-line plastic package
for HCF 4XXX BE



Dual in-line ceramic package
for HCC 4XXX BD

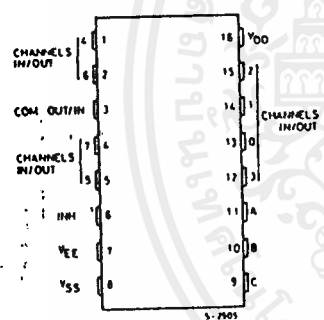


Ceramic flat package
for HCC 4XXX BK

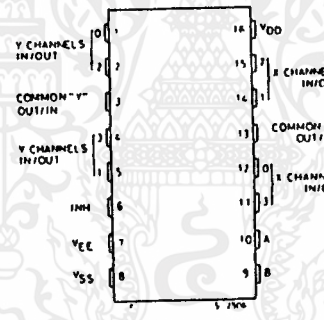


CONNECTION DIAGRAMS

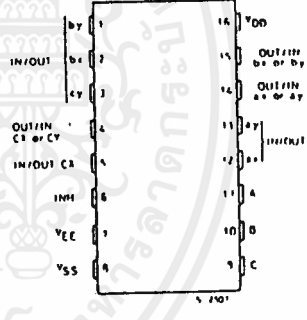
for 4051B



for 4052B



for 4053B



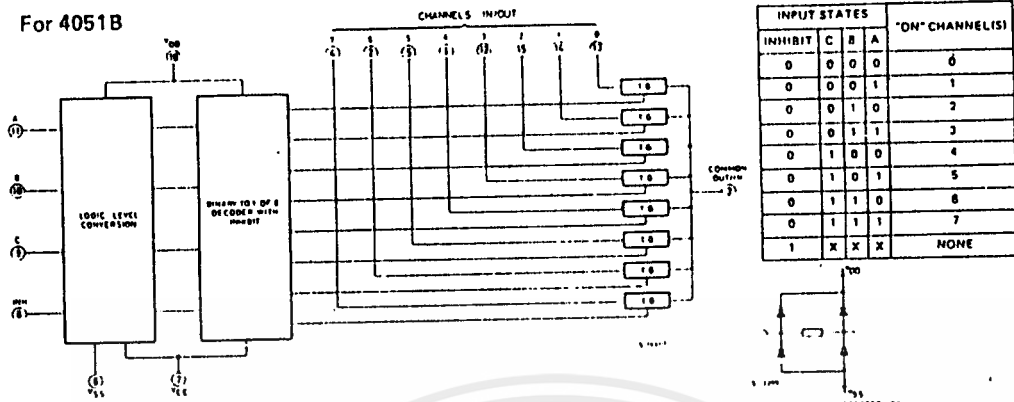
RECOMMENDED OPERATING CONDITIONS

V_{DD}	Supply voltage	3 to 18	V
V_I	Input voltage	0 to V_{DD}	V
I_C	Multiplexer switch input current capability	25	mA
R_L	Minimum output load resistance	100	Ω
T_{op}	Operating temperature: for HCC types	-55 to 125	$^{\circ}C$
	for HCF types	-40 to 85	$^{\circ}C$

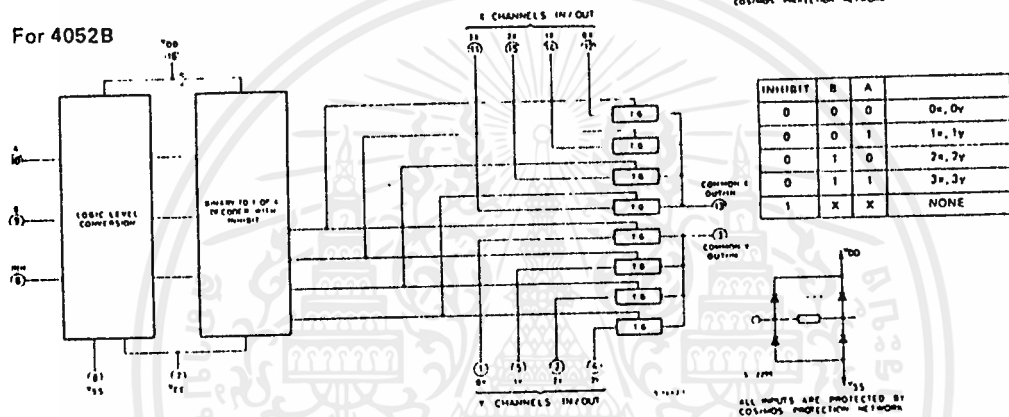
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTIONAL DIAGRAMS AND TRUTH TABLES

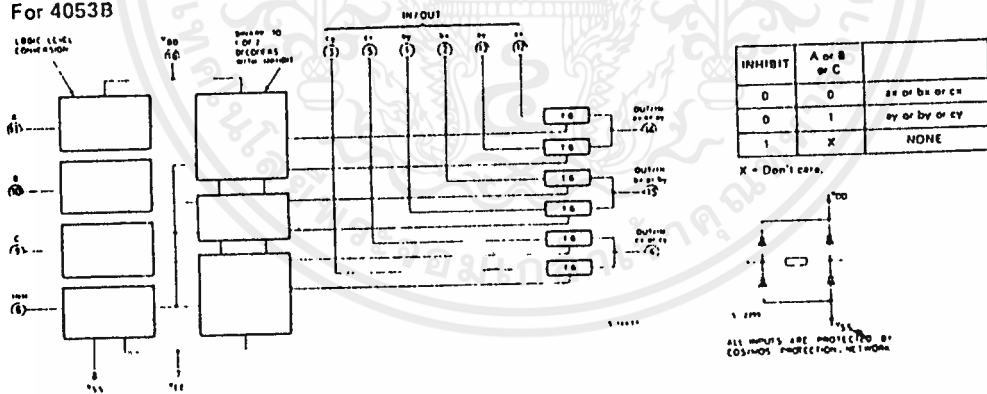
For 4051B



For 4052B



For 4053B



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

STATIC ELECTRICAL CHARACTERISTICS (over recommended operating conditions)

Parameter	Test conditions				Values						Unit		
	V _{IS} (V)	V _{EE} (V)	V _{SS} (V)	V _{DD} (V)	T _{Low} (*)		25°C			T _{High} (*)			
					Min.	Max.	Min.	Typ.	Max.	Min.		Max.	
I _L Quiescent device current				5		5		0.04	5		150	μA	
				10		10		0.04	10		300		
				15		20		0.04	20		600		
				20		100		0.08	100		3000		
SWITCH													
ON Resistance	HCC	0 < V _I < V _{DD}	0	0	5		2000		470	2500		3500	Ω
					10		310		180	400		580	
					15		220		125	280		400	
	HCF	0 < V _I < V _{DD}	0	0	5		2100		470	2500		3200	
					10		330		180	400		520	
					15		230		125	280		360	
ΔON Resistance ΔR _{ON} (Between any 2 channels)			0	0	5			10				Ω	
					10			10					
					15			5					
OFF Channel(*) Leakage current	Any channel OFF		0	0	10		+ 200		+0.01	+ 200		+ 200	nA
					15		+ 500		+0.01	+ 200		+ 500	
					20		+1000		+0.01	+ 200		+1000	
	All channels OFF (common OUT/IN)		0	0	10		+ 200		+0.01	+ 200		+ 200	nA
					15		+ 500		+0.01	+ 200		+ 500	
					20		+1000		+0.01	+ 200		+1000	
C Capacitance	Input							5				pF	
	Output 4051							30					
	Output 4052	-5	-5	5				18					
	Output 4053							9					
	Feedthrough							0.2					
CONTROL (Address or Inhibit)													
V _{IL} Input low voltage		= V _{DD} thru 1 KΩ	V _{EE} = V _{SS} R _L = 1 KΩ to V _{SS} I _{IS} < 2 μA (on all OFF channels)	5		1.5			1.5		1.5	V	
				10		3		3		3			
				15		4		4		4			
V _{IH} Input high voltage				5	3.5		3.5			3.5		V	
				10	7		7			7			
				15	11		11			11			
I _{IH} , I _{IL} Input leakage current				18		+ 0.1		+10 ⁻⁴	+ 0.1		+ 1	μA	
C _I Input capacitance								5	7.5			pF	

(*) Determined by minimum feasible leakage measurement for automatic testing.

(*) T_{Low} = - 55°C for HCC device; -40°C for HCF device.

T_{High} = +125°C for HCC device; +85°C for HCF device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

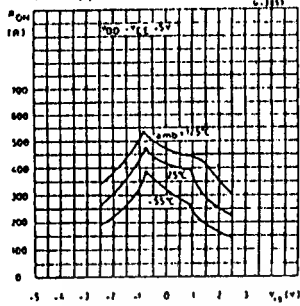
DYNAMIC ELECTRICAL CHARACTERISTICS ($T_{amb} = 25^{\circ}C$, $C_L = 50$ pF all input square wave rise and fall times = 20 ns)

Parameter	Test conditions						Values		Unit			
	V_{EE} (V)	R_L (k Ω)	f_i (KHz)	V_{IS} (V)	V_{SS} (V)	V_{DD} (V)	Typ.	Max.				
SWITCH												
t_{pd} Propagation delay time (Signal Input to output)		10		10V		5	30		ns			
						10	15					
						15	11					
Frequency Response Channel "ON" (Sine Wave Input) at $20 \text{ Log } \frac{V_o}{V_i} = -3\text{dB}$	$=V_{SS}$	1		5(*)		10	V_o at Common OUT/IN	4053B	30	MHz		
								4052B	25			
								4051B	20			
							V_o at Any Channel	60				
Feedthrough (All channels OFF) at $20 \text{ Log } \frac{V_o}{V_i} = -40 \text{ dB}$	$=V_{SS}$	1		5(*)		10	V_o at Common OUT/IN	4053	8	MHz		
								4052	10			
								4051	12			
							V_o at Any channel	8				
Frequency Signal Crosstalk at $20 \text{ Log } \frac{V_o}{V_i} = -40 \text{ dB}$	$=V_{SS}$	1		5(*)		10	Between Any 2 channels		3	MHz		
							Between sections 4052B only	Measured on common	6			
								Measured on Any channel	10			
							Between Any 2 sections 4053B only	In Pin 2 Out Pin 14	2.5	MHz		
								In Pin 15 Out Pin 14	6			
Sine wave Distortion	$=V_{SS}$	10	1	2(*)		5		0.3	%			
							10	1		3(*)	10	0.2
							10	1		5(*)	15	0.12
CONTROL (Address or Inhibit)												
Propagation delay time: Address - to Signal OUT Channels ON or OFF	0							0	5	ns		
	0							0	10		160	320
	0							0	15		120	240
	-5							0	5		225	450
Propagation delay time: Inhibit to signal OUT (channel turning ON)	0	10						0	5	ns		
	0							0	10		360	720
	0							0	15		160	320
	-10							0	5		120	240
								200	400			
Propagation delay time: Inhibit to signal OUT (channel turning OFF)	0	0.3						0	5	ns		
	0								10		200	450
	0								15		90	210
	-10								5		70	160
								130	300			
Address or Inhibit to Signal Crosstalk	0	10*				0	10	$V_C = V_{DD} - V_{SS}$ (Square Wave)	65	mV peak		

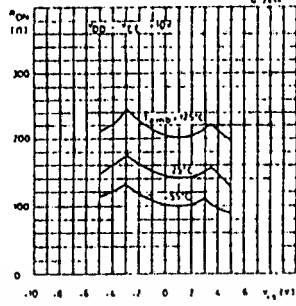
(*) Peak to peak voltage symmetrical about $\frac{V_{DD} - V_{EE}}{2}$
 (*) Both ends of channel.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

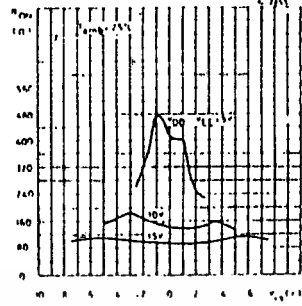
Typical channel ON resistance vs. input signal voltage (all types)



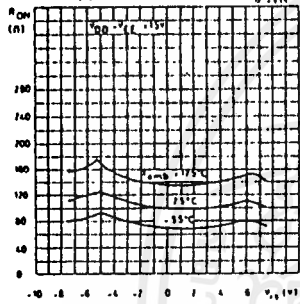
Typical channel ON resistance vs. input signal voltage (all types)



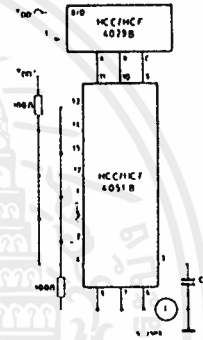
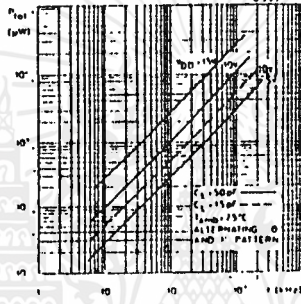
Typical channel ON resistance vs. input signal voltage (all types)



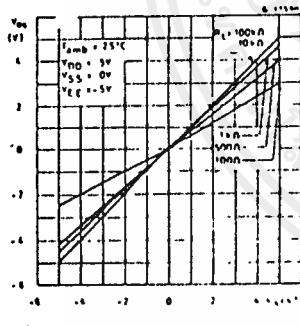
Typical channel ON resistance vs. input signal voltage (all types)



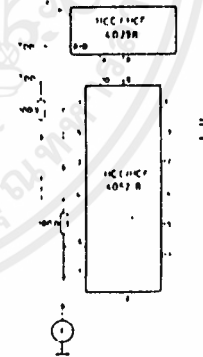
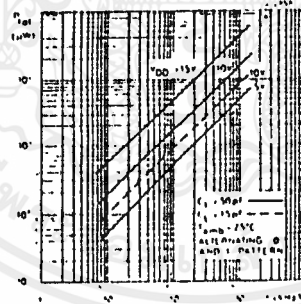
Typical dynamic power dissipation/package vs. switching frequency and test circuit (4051B)



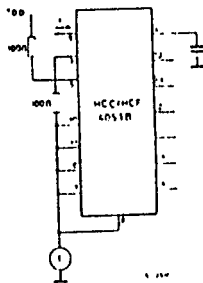
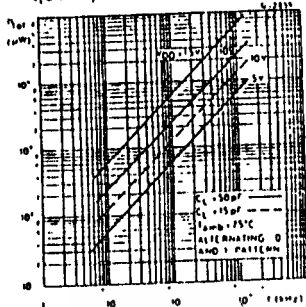
Typical ON characteristics for 1 of 8 channels (4051B)



Typical dynamic power dissipation/package vs. switching frequency and test circuit (4052B)

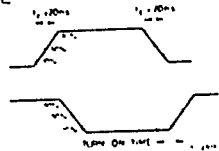


Typical dynamic power dissipation/package vs. switching frequency and test circuit (4053B)

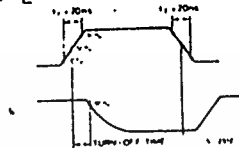


WAVEFORMS

Channel being turned ON ($R_L = 10\text{ K}\Omega$)



Channel being turned OFF ($R_L = 300\Omega$)



TYPICAL BIAS VOLTAGES

fig. (a)

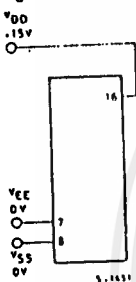


fig. (b)

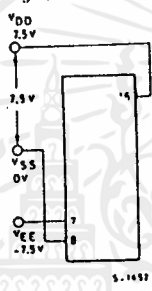


fig. (c)

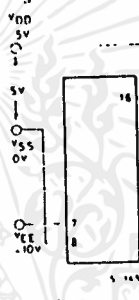
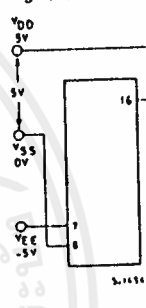


fig. (d)

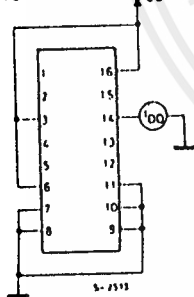


The ADDRESS (digital-control inputs) and INHIBIT logic levels are: "0" = V_{SS} and "1" = V_{DD} . The analog signal (through the TG) may swing from V_{EE} to V_{DD} .

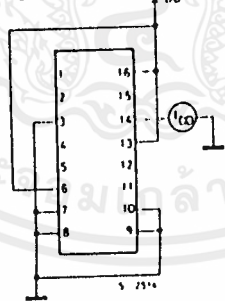
TEST CIRCUITS

OFF channel leakage current-any channel OFF

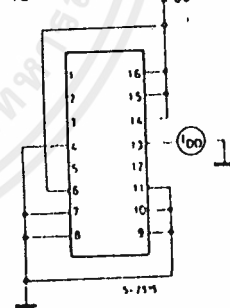
for 4051



for 4052



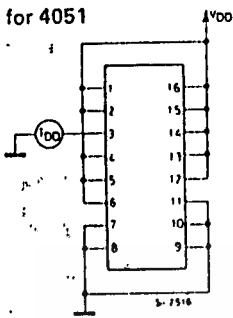
for 4053



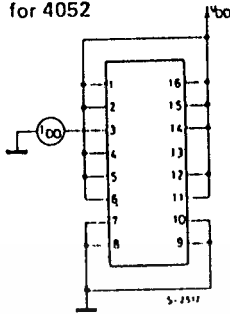
TEST CIRCUITS (continued)

OFF channel leakage current - all channel OFF

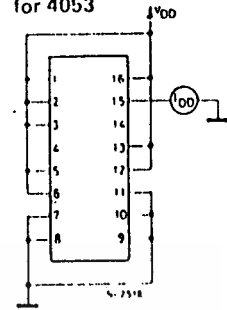
for 4051



for 4052

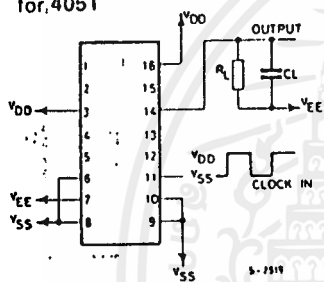


for 4053

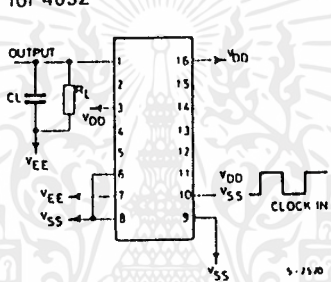


Propagation delay - address input to signal output

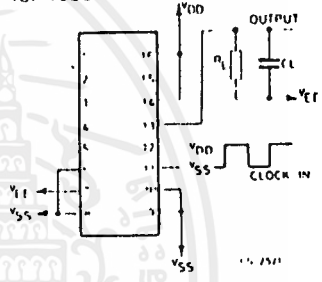
for 4051



for 4052

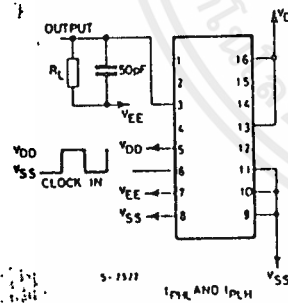


for 4053

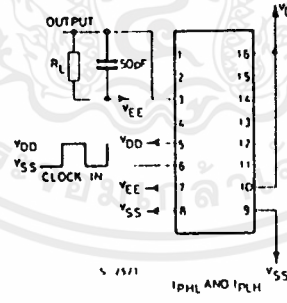


Propagation delay-inhibit input to signal output

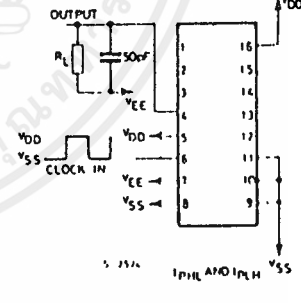
for 4051



for 4052



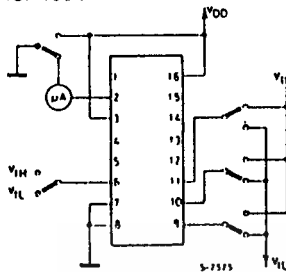
for 4053



TEST CIRCUITS (continued)

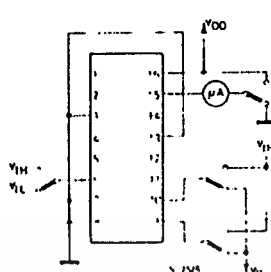
Input voltage

for 4051



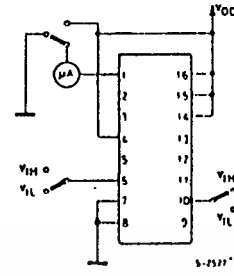
MEASURE $< 2\mu\text{A}$ ON ALL "OFF" CHANNELS (e.g. CHANNEL 8)

for 4052



MEASURE $< 2\mu\text{A}$ ON ALL "OFF" CHANNELS (e.g. CHANNEL 2)

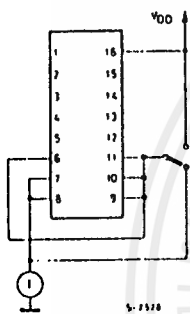
for 4053



MEASURE $2\mu\text{A}$ ON ALL "OFF" CHANNELS (e.g. CHANNEL 8)

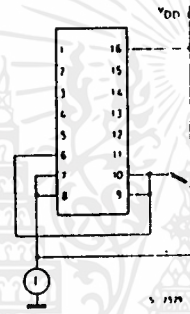
Quiescent device current

for 4051

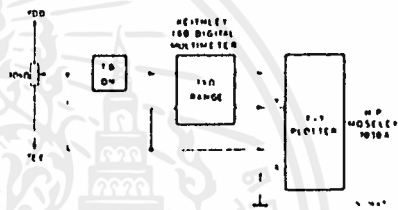


4053

for 4052

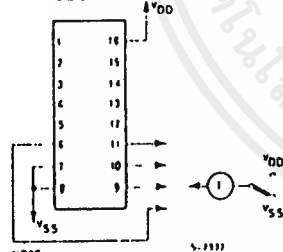


Channel ON resistance measurement circuit



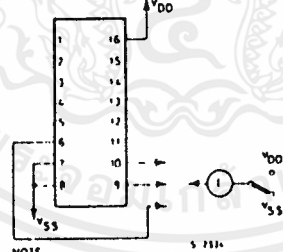
Input current

for 4051
4053



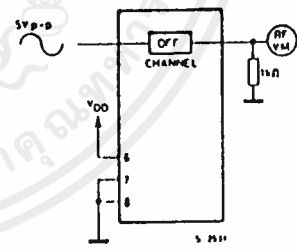
NOTE: MEASURE INPUTS SEQUENTIALLY TO BOTH V_{DD} AND V_{SS} . CONNECT ALL UNUSED INPUTS TO EITHER V_{DD} OR V_{SS} .

for 4052



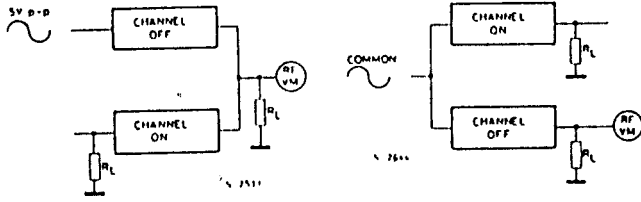
NOTE: MEASURE INPUTS SEQUENTIALLY TO BOTH V_{DD} AND V_{SS} . CONNECT ALL UNUSED INPUTS TO EITHER V_{DD} OR V_{SS} .

Feedthrough (all types)

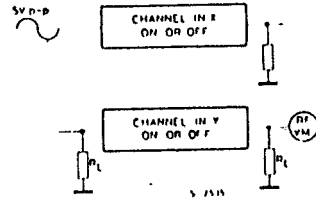


TEST CIRCUITS (continued)

Crosstalk between any two channels (all types)

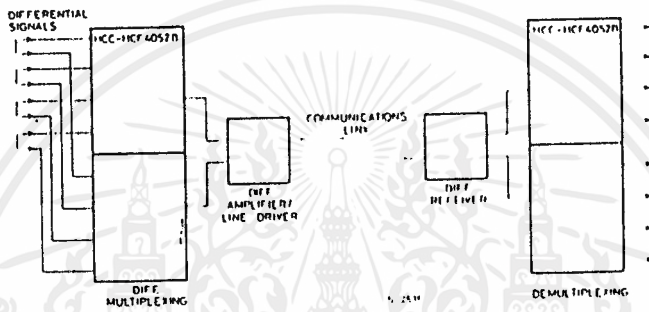


Crosstalk between duals or triplets (4052-4053)



TYPICAL APPLICATIONS

Typical time-division application of the 4052B



SPECIAL CONSIDERATIONS

Control of analog signals up to 20V peak-to-peak can be achieved by digital signal amplitudes of 4.5 to 20 V (if $V_{DD}-V_{SS} = 3V$, a $V_{DD}-V_{EE}$ of up to 13V can be controlled; for $V_{DD}-V_{EE}$ level differences above 13V, a $V_{DD}-V_{SS}$ of at least 4.5V is required). For example, if $V_{DD} = +5V$, $V_{SS} = 0$, and $V_{EE} = -13.5V$, analog signals from -13.5V to +4.5V can be controlled by digital inputs of 0 to 4.5V. In certain applications, the external load-resistor current may include both V_{DD} and signal-line components. To avoid drawing V_{DD} current when switch current flows into the transmission gate inputs, the voltage drop across the bidirectional switch must not exceed 0.8 volt (evaluated from R_{ON} values shown in ELECTRICAL CHARACTERISTICS CHART). No V_{DD} current will flow through R_L if the switch current flows into lead 3 on the HCC/HCF 4051; leads 3 and 13 on the HCC/HCF 4052; leads 4, 14, and 15 on the HCC/HCF 4053.

กิตติกรรมประกาศ

1. รศ. ณรงค์ เทมกรณ์
2. อ.นิภา ลีลาสุทธิ
3. อ.วิฑูรย์ อธิพรธรรม
4. อ.ประเสริฐ เคนพันก่อ
5. นางสาวชุติมา ชุนทร
6. นายชูทศนา นาทอง
7. นายศิวิชัย ชูวณิชฐ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. กองบรรณาธิการ. โทรคมนาคมยุคคววมเทียม. ปทุมธานี: อีเล็คทรอนิกส์กรุงเทพรังสิต, 2538
2. เจน คงสมพงษ์. เทคนิคการติดตั้งสัญญาณภาพ คววมเทียม วิดีโอ เคเบิลทีวี, ปทุมธานี: อีเล็คทรอนิกส์กรุงเทพรังสิต, 2539
3. ฌรงค์ เหมกรณ์, รศ. การสื่อสารคววมเทียม, กรุงเทพฯ: สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2533
4. ปราโมทย์ จามวิจิตร. เทคนิคการตรวจซ่อม ELECTRONIC CIRCUIT. กรุงเทพฯ: วาดศิลป์, 2539
5. สุชาติ กังวารจิตต์, ร.ศ.อ. เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร. กรุงเทพฯ: ซีเอ็ด ยูเคชั่น. 2532
6. The Engineer Staff of Texas Instruments Incorporated, The Linear Control Circuit Data Book for Design Engineer. Texas: Texas Instruments, 1980
7. SIGNETIC, DATA MANUAL. U.S.A. Signetics Corporation, 1977