



โมเด็มโดยใช้คลื่นวิทยุ

RADIO MODEM



โดย
กฤติกร ประโยชน์วนิช
จรินทร์ วรชิวิน

วัน เดือน ปี.....	17. ค.ค. 2541
เลขทะเบียน.....	039032
เลขเรียกหนังสือ.....	ท. 20243 กษชชม

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง 039032

โมเด็มโดยใช้คลื่นวิทยุ

RADIO MODEM



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาบัตรปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง โมเด็มโดยใช้คลื่นวิทยุ

RADIO MODEM

ผู้จัดทำ

1. นายกฤติกร ประโยชน์นวนิช 37014004

2. นายจรินทร์ วรชิววัน 37014043

ปัทมาภัส
(ศศ.ดร. ปราโมทย์ วาดเขียน)



อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โมเด็มโดยใช้คลื่นวิทยุ
RADIO MODEM

โดย นายกฤติกร ประโยชน์วิช 37014004
นายจรินทร์ วรชิววัน 37014043

อาจารย์ที่ปรึกษา รศ.ดร. ปราโมทย์ วาดเขียน

บทคัดย่อ

โครงการนี้นำเสนอโมเด็มโดยใช้คลื่นวิทยุ ซึ่งในภาคส่งประกอบด้วย วงจรแยกบิต วงจรออสซิลเลเตอร์ และวงจรมอดูเลเตอร์ โดยข้อมูลจะถูกแยกออกเป็น 2 ช่องโดยข้อมูลในแต่ละช่องจะมอดูเลทกับคลื่นพาหะ 1.8 KHz ที่มีความต่างเฟสกัน 90 องศา เมื่อนำสัญญาณที่มอดูเลทแล้วมารวมกันก็จะได้สัญญาณ QPSK ออกมา โดยจะมีอัตราการส่งข้อมูล 2,400 บิตต่อวินาที หลังจากนั้นก็นำไปมอดูเลททางความถี่ที่ความถี่ 49 MHz แล้วส่งออกอากาศไป

ในส่วนภาครับนั้น จะประกอบด้วยส่วนสำคัญ ๆ คือ วงจรดีมอดูเลทสัญญาณเอฟเอ็ม วงจรดีมอดูเลทสัญญาณ QPSK วงจรกู้สัญญาณคลื่นพาหะซึ่งเป็นส่วนสำคัญของทางด้านรับ และวงจรรวมบิต ซึ่งสัญญาณข้อมูลที่ได้ออกมาก็จะมีลักษณะเหมือนกับทางด้านส่ง

Abstract

This project presents radio modem. In transmitter consists of bit splitter, oscillator and modulator. Data will be separated into two channels that each channel will be modulated by carrier 1.8 KHz that shift phase 90 degree. Then pass the modulated signal to summing amplifier, the output signal is QPSK that has bit rate at 2400 bits per second. After that QPSK signal will be modulated by frequency modulation at 49 MHz and transmitted into the air

In the receiver consists of FM demodulator, QPSK demodulator, carrier recovery (important part), serial to parallel converter. The output signal will be as same as transmitter

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีหรือหลักการ	2
2.1 ระบบสื่อสาร	2
2.2 ลักษณะของการส่งข้อมูล	4
2.3 การส่งข้อมูลแบบอนุกรม	5
2.4 PORT RS-232C	6
2.5 ลักษณะสมบัติทางไฟฟ้าของสัญญาณ RS-232C	6
2.6 ลักษณะสมบัติเชิงกลของข้อต่อ	7
2.7 DB-25 และ DB-9	9
2.8 Null Modem Cable	10
2.9 มาตรฐานของโมเด็มตาม CCITT V-Series	12
2.10 เฟสชิฟต์คีย์อิง (Phase Shift Keying : PSK)	13
2.11 หลักการของ QPSK มอดูเลเตอร์	15
2.12 การมอดูเลททางความถี่ (FM)	17
2.13 การดีมอดูเลททางความถี่ (FM)	22
2.14 หลักการของ QPSK ดีมอดูเลเตอร์	23
2.15 การทำงานของภาค Carrier Recovery	24
2.16 หลักการทำงานเบื้องต้นของเฟสล็อกคัล	25
บทที่ 3 การคำนวณและการสร้าง	
3.1 การออกแบบวงจรทางภาคส่ง	26
3.2 วงจรแยกบิต (Bit splitter)	27
3.3 วงจรสร้างสัญญาณนาฬิกาความถี่ 2.4 KHz	27
3.4 วงจรเปรียบเทียบ	28
3.5 วงจรวินบริจด์ออสซิลเลเตอร์	29
3.6 วงจรเลื่อนเฟส	31
3.7 วงจร Gilbert Multiplier Cell	34
3.8 วงจร Summing amplifier	38
3.9 วงจรมอดูเลทสัญญาณคลื่น FM	40
3.10 วงจรดีมอดูเลทสัญญาณ FM	41
3.11 วงจร Carrier Recovery	42
3.11.1 วงจรยกกำลังสี่	42
3.11.2 วงจรกรองความถี่ช่วงผ่าน (Bandpass Filter)	43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.11.3	วงจรเฟสลึกลับ	43
3.11.4	วงจรหารความถี่สี่เท่า	44
3.11.5	วงจรแปลงสามเหลี่ยมเป็นซายน์	44
3.11.6	วงจรถูกสัญญาณนาฬิกา	45
3.12	วงจรกรองความถี่ต่ำผ่าน (Lowpass Filter)	47
3.13	วงจรปรับระดับสัญญาณ	47
3.14	วงจรรวมปิด	48
บทที่ 4	การทดลองและผลการทดลอง	49
บทที่ 5	บทวิจารณ์และบทสรุป	62
	กิตติกรรมประกาศ	
	หนังสืออ้างอิง	



สารบัญรูปภาพ

รูปภาพ	หน้า
2.1 ระบบสื่อสารพื้นฐาน	2
2.2 รูปแบบแสดงระบบการสื่อสารแบบอนาล็อก	3
2.3 รูปแบบของการติดต่อสื่อสารข้อมูลแบบอนุกรม	6
2.4 รูปแสดงย่านของแรงดันไฟฟ้าที่ใช้ในสัญญาณ RS-232	7
2.5 รูปแสดงการกำหนดขของข้อต่อ	7
2.6 รูปแสดงการต่อสายสลัของ RS-232	10
2.7 รูปแสดงการต่อสายตรงจาก DB-25 ไปยัง DB-9	11
2.8 รูปแสดงการต่อสายสลัจาก DB-25 ไปยัง DB-9	12
2.9 รูปแสดงสัญญาณ ไบนารี PSK	14
2.10 รูปแสดงสัญญาณดิจิทัล 2 บิตที่จะส่งพร้อมกัน	14
2.11 รูปแสดงสัญญาณ Quadri PSK	14
2.12 รูปแสดงรหัส 4 คู่ ของสัญญาณ QPSK	15
2.13 รูปแสดงวงจรมอดูเลท QPSK	16
2.14 รูปแสดงการเปรียบเทียบเฟสของสัญญาณในช่องสัญญาณ P และ Q	16
2.15 รูปแสดงเวกเตอร์ผลลัพธ์ของสัญญาณ QPSK	17
2.16 รูปแสดงการมอดูเลททางความถี่	17
2.17 กราฟแสดงแอมพลิจูดของพาหะและ ไซค์แบนด์ในระบบ FM	20
2.18 รูปคลื่น ในเชิงความถี่ ที่ค่าดัชนีการมอดูเลทเท่ากับ 0, 0.5, 1, 1.5, 2.0, 3.0	21
2.19 รูปแสดงวงจรควอดราเจอร์ทีเทคเตอร์	22
2.20 รูปแสดงบล็อก ไดอะแกรมภาคคีมอดูเลเตอร์	23
2.21 ตารางแสดงข้อมูลที่เอาท์พุทของภาคคีมอดูเลเตอร์	24
2.22 รูปแสดงบล็อก ไดอะแกรมวงจรพื้กกลับคลื่นพาหะแบบยกกำลังสี่	24
2.23 รูปใ้แสดงวงจรเฟสล็อกกลุ่	25
3.1 รูปแสดงบล็อก ไดอะแกรมของ QPSK Modulator	26
3.2 รูปแสดงวงจรแยกบิต	27
3.3 รูปแสดงวงจรสร้างสัญญาณนาฬิกาคความถี่	28
3.4 รูปแสดงวงจรเปรียบเทียบ	28
3.5 รูปแสดงการทำงานของวงจรเปรียบเทียบ	28
3.6 รูปแสดงวงจรวินบริจค์ออสซิลเลเตอร์	29
3.7 รูปแสดงวงจรเลื่อนเฟส	31
3.8 รูปแสดงวงจรเลื่อนเฟสเมื่อป้อนสัญญาณเข้าที่ขา A และขา A' ลงกราวด์	32
3.9 รูปแสดงวงจรเลื่อนเฟสเมื่อป้อนสัญญาณเข้าที่ขา A' และขา A' ลงกราวด์	32

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10	รูปแสดง Gilbert Multiplier Cell	34
3.11	รูปแสดงการใช้ ICL 8013 ทำหน้าที่เป็น Balance Modulator	38
3.12	รูปแสดงวงจร Summing Amplifier	38
3.13	รูปแสดง Phase Diagram ของ QPSK signal	39
3.14	รูปแสดงวงจรสร้างสัญญาณ FM	40
3.15	รูปแสดงขาของไอซี TDA7000	41
3.16	รูปแสดงภาครับสัญญาณเอฟเอ็ม	41
3.17	รูปแสดงบล็อกไดอะแกรม Carrier Recovery แบบ ยกกำลังสี่	42
3.18	รูปแสดงวงจร Bandpass Filter	43
3.19	รูปแสดงวงจรเฟสล็อกคูลูป	43
3.20	รูปแสดงวงจรหารความถี่สี่เท่า	44
3.21	รูปแสดงวงจรเปลี่ยนรูปสัญญาณ	44
3.22	รูปแสดงวงจรกู้สัญญาณนาฬิกา	46
3.23	รูปแสดงวงจร Lowpass Filter	47
3.24	รูปแสดงวงจรแปลงระดับสัญญาณให้เป็น TTL	47
3.25	รูปแสดงวงจรรวมปิด	48
4.1	รูปสัญญาณที่ได้จากวงจรวินบริดจ์ออสซิลเลเตอร์และวงจรเลื่อนเฟส	49
4.2	รูปแสดงความต่างเฟสของสัญญาณที่ได้จากวินบริดจ์ออสซิลเลเตอร์กับวงจรเลื่อนเฟส	49
4.3	รูปแสดงสัญญาณจากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “00”	50
4.4	รูปแสดงความต่างเฟสของสัญญาณที่ได้จากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “00”	50
4.5	รูปแสดงสัญญาณจากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “01”	51
4.6	รูปแสดงความต่างเฟสของสัญญาณที่ได้จากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “01”	51
4.7	รูปแสดงสัญญาณจากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “11”	52
4.8	รูปแสดงความต่างเฟสของสัญญาณที่ได้จากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “11”	52
4.9	รูปแสดงสัญญาณจากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “10”	53
4.10	รูปแสดงความต่างเฟสของสัญญาณที่ได้จากวินบริดจ์ออสซิลเลเตอร์กับสัญญาณ QPSK เมื่อข้อมูลเป็น “10”	53
4.11	รูปแสดงสัญญาณที่ได้จากการแยกบิตทางด้าน P	54
4.12	รูปแสดงสัญญาณที่ได้จากการแยกบิตทางด้าน Q	54
4.13	รูปแสดงสัญญาณที่ได้จากวงจร balance modulator ทางด้าน P นั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้าน	55

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.14 รูปแสดงสัญญาณที่ได้จากวงจร balance modulaor ทางด้าน Q	55
4.15 รูปแสดงสัญญาณที่ได้จากวงจร balance modulaor ทางด้าน P และ Q แล้วนำมาผ่าน วงจรรวมสัญญาณ	56
4.16รูปแสดงสัญญาณที่ได้จากวงจรสร้างสัญญาณ FM และสเปคตรัมของสัญญาณ	56
4.17 รูปแสดงสัญญาณคลื่นพาหะที่ใช้ในวงจร FM ภาครับ	57
4.18 รูปแสดงสัญญาณเอาร์ทพุทที่ภาครับ FM	57
4.19 รูปแสดงสัญญาณ QPSK ที่ยกกำลังแล้วนำมาผ่านวงจรมอดูเลเตอร์	58
4.20 รูปแสดงสัญญาณ QPSK หลังจากผ่านวงจรมอดูเลเตอร์	58
4.21 รูปแสดงสัญญาณที่ได้จากวงจรเฟสล็อกคูล	59
4.22 รูปแสดงสัญญาณที่ได้จากวงจรเปลี่ยนรูปสัญญาณจากสามเหลี่ยมเป็นสี่เหลี่ยม	59
4.23 รูปแสดงสัญญาณที่ได้จากวงจรหารความถี่สี่เท่า	60
4.24 รูปแสดงสัญญาณที่ได้จากวงจรโพลาริเตอร์	60
4.25 รูปแสดงสัญญาณที่ได้จากวงจรเปลี่ยนรูปสัญญาณจากสามเหลี่ยมเป็นไซน์ซึ่งก็คือพาหะที่คู่ได้	61
4.26 รูปแสดงสัญญาณที่ได้จากวงจรมอดูเลเตอร์	61



บทที่ 1 บทนำ

ในปัจจุบันการสื่อสารนับเป็นสิ่งที่มีจำเป็นอย่างยิ่งสำหรับการดำเนินชีวิตประจำวันของเราทุกคน และการสื่อสารก็ได้รับการพัฒนาขึ้นอย่างรวดเร็วเพื่อตอบสนองความต้องการใช้บริการให้มีความสะดวก รวดเร็วทันใจ มีความผิดพลาดต่ำ สามารถส่งผ่านข้อมูลได้ไกล ๆ ที่ละมาก ๆ และมีคุณภาพที่ดีขึ้นเรื่อย ๆ ดังนั้นเราจึงควรต้องมีความรู้เกี่ยวกับการสื่อสารข้อมูลเพื่อจะเป็นประโยชน์ในชีวิตประจำวันของเรา ซึ่งสำหรับเนื้อหาในรายงานเล่มนี้ เป็นรูปแบบหนึ่งของการสื่อสารระบบดิจิทัลโดยจะแปลงเป็นสัญญาณอนาล็อกก่อน โดยใช้เทคนิคการมอดูเลชันแบบ QPSK หลังจากนั้นก็จะนำสัญญาณที่ได้นี้ ไปมอดูเลททางความถี่กับคลื่นพาหะที่มีความถี่ 49 MHz

ในการติดต่อสื่อสารข้อมูลนั้น คอมพิวเตอร์ได้ถูกนำเข้ามาใช้เป็นอย่างมาก เช่น อินเทอร์เน็ต การติดต่อสื่อสารถึงกันภายในบริษัทเป็นเครือข่ายขนาดเล็กซึ่ง เราเรียกว่า LAN ฯลฯ และในการติดต่อสื่อสารระหว่างกันนี้บางที่ก็ต้องมีการติดต่อ โดยต้องทำการแปลงข้อมูลซึ่งเป็นดิจิทัลให้อยู่ในรูปอนาล็อกก่อนแล้วจึงทำการส่งข้อมูลไปในตัวกลางที่ใช้ในการส่ง เช่น สายโทรศัพท์ , อากาศโดยผ่านทางคลื่นวิทยุ , ใยแก้วนำแสง เป็นต้น และโครงการนี้ก็ได้นำเสนออุปกรณ์ที่ทำหน้าที่ในการแปลงสัญญาณจากดิจิทัลเป็นอนาล็อกแล้วจึงส่งผ่านอากาศออกไป

ทางด้านส่งนั้น ข้อมูลที่รับเข้ามาจากคอมพิวเตอร์ จะถูกนำไปผ่านวงจรแยกบิต (Bit splitter) เพื่อทำการแยกบิตของข้อมูลออกเป็น 2 ช่อง แล้วนำไปแปลงระดับของสัญญาณ NRZ (Nonreturn to Zero) ก่อนที่จะมอดูเลท หลังจากนั้นก็จะนำไปมอดูเลทกับสัญญาณคลื่นพาหะที่มีความถี่ 1.8 KHz โดยสัญญาณคลื่นพาหะของทั้ง 2 ช่องจะต่างเฟสกันอยู่ 90 องศา หลังจากนั้นมอดูเลทแล้วจะนำสัญญาณที่ได้จากทั้ง 2 ช่องมารวมกัน โดยผ่านวงจร Summing Amplifier แล้วจะได้สัญญาณ QPSK ที่พร้อมจะนำไปมอดูเลททางความถี่ Frequency Modulation กับสัญญาณคลื่นพาหะที่มีความถี่ 49 MHz แล้วส่งออกอากาศไปยังเครื่องรับ

ส่วนทางด้านรับนั้น เมื่อรับสัญญาณ FM มาได้ก็จะทำการดีเทก เพื่อนำสัญญาณ QPSK ออกมาหลังจากนั้นก็ให้นำสัญญาณ QPSK ที่ได้ไปทำการดีมอดูเลทกับสัญญาณพาหะที่ได้จากวงจรกู้สัญญาณคลื่นพาหะ (Carrier Recovery) เมื่อทำการแยกสัญญาณนาฬิกาออกมาแล้ว , จะได้สัญญาณ NRZ ออกมา 2 ช่อง แล้วจึงเปลี่ยนเป็นสัญญาณดิจิทัล หลังจากนั้นก็จะทำการรวมสัญญาณ 2 ช่องเข้าด้วยกันโดยวงจร Parallel to Serial Converter แล้วจึงส่งต่อไปยังคอมพิวเตอร์ต่อไป

บทที่ 2 ทฤษฎีหรือหลักการ

2.1 บทนำ

ระบบสื่อสาร (COMMUNICATION SYSTEM) มีความหมายกว้างขวาง การส่งข่าวสารทางสาย เป็นชนิดหนึ่งของระบบสื่อสาร โดยพื้นฐานแล้วระบบสื่อสารจะประกอบด้วยส่วนใหญ่ ๆ 3 ส่วน คือ

1. ตัวส่งข่าวสาร (TRANSMITTER)
2. ตัวกลางในการส่งข่าวสาร (MEDIUM)
3. ตัวรับข่าวสาร (RECEIVER)

แต่ละส่วนมีความสัมพันธ์กันดังรูปที่ 1



รูปที่ 2.1 ระบบสื่อสารพื้นฐาน

2.2 ระบบสื่อสาร

ก่อนจะกล่าวถึงระบบสื่อสารขอกล่าวเพิ่มเติมในส่วนสื่อกลางของการสื่อสารว่าสามารถมีได้หลายรูปแบบ โดยเฉพาะในงานโทรคมนาคม เราใช้สื่อกลางเป็นลวดค้ำนำ หรือคลื่นวิทยุก็ได้

ที่นี่จะกล่าวถึงระบบสื่อสารในความหมายทางโทรคมนาคม เราสามารถแบ่งชนิดของระบบสื่อสารได้ 2 แบบ ตามลักษณะสัญญาณที่ใช้ในระบบคือ

- แบบสัญญาณอนาล็อก เช่น เสียงพูด
- แบบสัญญาณดิจิทัล เช่น เลขฐานสอง

2.2.1 ระบบสื่อสารแบบอนาล็อก

สิ่งที่ใช้พิจารณาถึงขีดความสามารถของระบบนี้ คือ อัตราส่วนของสัญญาณหลักต่อสัญญาณรบกวน หรือค่า S/N โดยที่

ถ้าค่า S/N สูง แสดงว่าระบบมีประสิทธิภาพดี

ถ้าค่า S/N ต่ำ แสดงว่าระบบมีประสิทธิภาพไม่ดี

และอีกประเด็นสำคัญประการหนึ่งที่เราใช้พิจารณาด้วย คือ

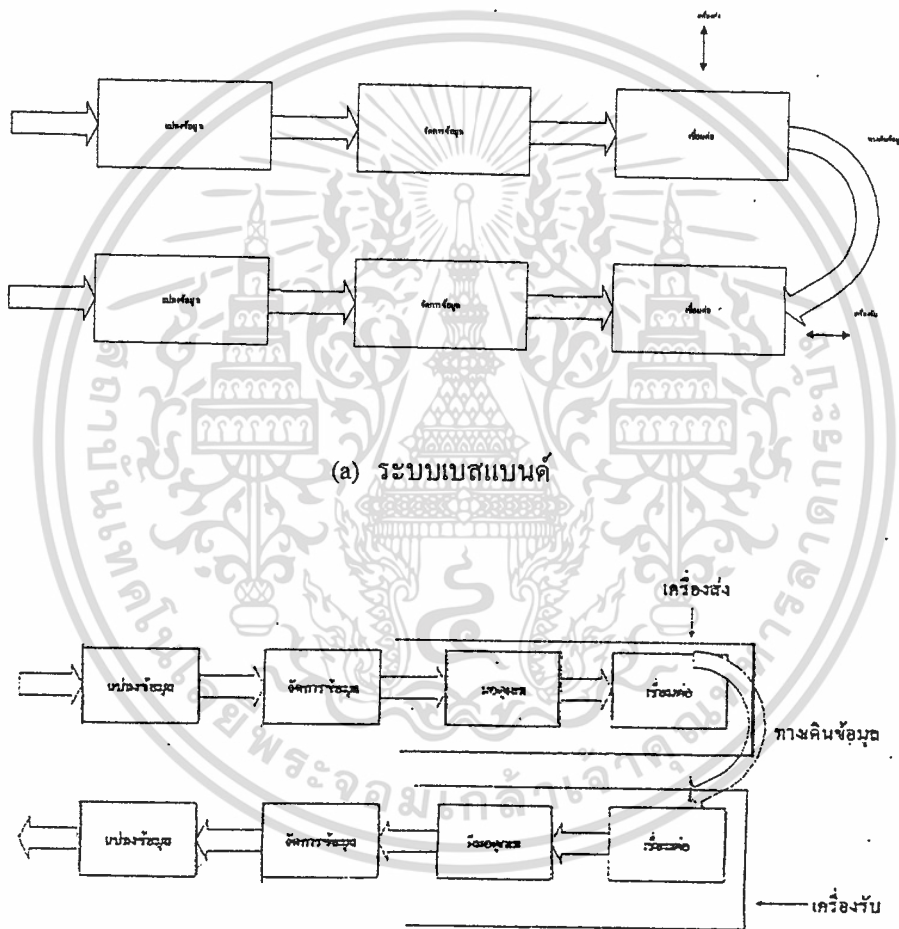
ค่าความกว้างแถบ (Bandwidth) หมายถึง ช่วงความถี่ที่ครอบคลุมกำลังงานส่วนมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ต่อความต้องการของสัญญาณที่สนใจ) หรือช่วงความถี่ที่มีอัตราขยายหรือค่าการลดทอนเพียงเล็กน้อยในช่วงกลาง ๆ ของความถี่แถบ โดยทั่วไปมักกำหนดขอบเขตของความถี่ที่จุด dB หรือครึ่งหนึ่งของกำลังงานสูงสุด

เห็นได้ว่ากรณีที่ช่องสัญญาณติดต่อกัน มีความถี่ไม่เพียงพอสอดคล้องสัญญาณที่เราสนใจอยู่ ทำให้สัญญาณไม่สามารถส่งผ่านได้หมด เราเรียกลักษณะการเกิดกรณีนี้ว่าความเพี้ยน (Distortion)

เมื่อถึงจุดนี้ ขอให้ลองพิจารณาระบบสื่อสารแบบอนาล็อก ในรูป 2.2 ซึ่งมีการทำงานภายในต่างกัน แต่มีจุดที่เหมือนกันคือ การรับและส่งข้อมูลในแบบอนาล็อก (analog) เช่น เสียงหรือภาพที่มองเห็นได้



(b) ระบบมอดูเลต
รูปที่ 2.2 แสดงระบบสื่อสารแบบอนาล็อก

จากรูปที่ 2.2 (a) แสดงให้เห็นถึงระบบแบบเบสแบนด์ (Base band) ที่มีลักษณะสำคัญคือ รูปสัญญาณที่ส่งออกมา จะมีรูปสเปกตรัมของความถี่เดียวกับแหล่งต้นทาง หรือแหล่งผลิตความถี่ ซึ่ง หมายถึง ไม่มีการมอดูเลต (modulate) กับคลื่นพาหะที่มีความถี่สูงกว่า ส่วนขั้นตอนที่เกี่ยวกับสัญญาณในด้านส่ง ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อาจมีการขยายสัญญาณ การกรองความถี่ หรือการแมชชิงอิมพีแดนซ์ (impedance) เพื่อลดการสูญเสียในการส่งและรับ

ส่วนรูปที่ 2.2 (b) แสดงถึงระบบสื่อสารแบบอนาล็อก ที่มีการรวมและการแยกสัญญาณในทางคณิตศาสตร์ (Modulation and Demodulation) อธิบายได้ว่า การรวมหรือแยกสัญญาณจะใช้การเปลี่ยนรูปสเปกตรัมความถี่ของสัญญาณให้เข้ากับช่วงความถี่ที่เลือกไว้

ตัวอย่างของการใช้ระบบนี้ที่มีใช้กันอย่างแพร่หลาย คือ การกระจายเสียงวิทยุ ในแบบ การมอดูเลททางแอมพลิจูด และ การมอดูเลททางความถี่

2.2.2 ระบบสื่อสารแบบดิจิทัล

ลักษณะข้อมูลที่ใช้ในระบบนี้จะอยู่ในรหัส "1" หรือ "0" เช่น เลขฐานสอง เลขฐานสิบหก เป็นต้น

บางครั้งอาจมีความต้องการส่งสัญญาณอนาล็อกผ่านระบบดิจิทัล จึงต้องมีการเปลี่ยนแปลงสัญญาณอนาล็อกเป็นดิจิทัลก่อน เรียกว่า การสุ่มตัวอย่าง (Sampling) ซึ่งเป็นวิธีทางคณิตศาสตร์ ค่าที่ได้จากการสุ่มตัวอย่างจัดเป็นรหัสเลขฐานสอง (binary code) ที่สามารถจัดการตามเทคนิคทางดิจิทัลได้ ตัวอย่างเช่น การส่งข้อมูลแบบขนานหรืออนุกรมและแบบสัมพันธ์ หรือ ไม่สัมพันธ์ เป็นต้น

ในการติดต่อระหว่างเครื่องคอมพิวเตอร์กับส่วนเก็บข้อมูลหลักผ่านทางสายโทรศัพท์ โดยมีอุปกรณ์โมเด็ม (Modulator - DEModulator : MODEM) ทำหน้าที่ช่วยเครื่องคอมพิวเตอร์ ให้สามารถรับและส่งข้อมูลผ่านทางสายโทรศัพท์ โดยจะมีการแปลงสัญญาณคอมพิวเตอร์ ให้เป็นสัญญาณไฟฟ้าในด้านการส่งและแปลงกลับอีกทางด้านรับ

วิธีการแปลงสัญญาณคอมพิวเตอร์เป็นสัญญาณไฟฟ้า เรียกว่า การมอดูเลท และวิธีการแปลงสัญญาณไฟฟ้าเป็นสัญญาณคอมพิวเตอร์ เรียกว่า การดีมอดูเลท

ประเด็นอย่างหนึ่งที่ควรสนใจในระบบสื่อสารแบบดิจิทัล คือ ประสิทธิภาพของระบบ โดยพิจารณาจากค่าอัตราการผิดพลาดข้อมูล (Bit Error Rate : BER) ซึ่งเป็นอัตราส่วนระหว่างจำนวนข้อมูลที่ผิดพลาดเทียบกับจำนวนข้อมูลที่ส่งไปทั้งหมดในช่วงเวลาหนึ่ง

โดยถ้า BER มีค่าต่ำ หมายถึง ระบบมีประสิทธิภาพสูง (เพราะจำนวนข้อมูลที่ผิดพลาดมีน้อย) นอกจากนี้ ประเด็นอื่นที่เกี่ยวข้องก็มีอัตราความเร็วในการสื่อสารข้อมูล เป็นต้น

2.2 ลักษณะของการส่งข้อมูล

โดยทั่ว ๆ ไป หลักใหญ่ ๆ ของการส่งข้อมูลมี 2 รูปแบบ คือ การส่งแบบขนานและการส่งแบบอนุกรม

2.2.1 การส่งข้อมูลแบบขนาน คือ ข้อมูลทุก ๆ บิตจะถูกส่งไปพร้อม ๆ กันในครั้งเดียว เช่นถ้าข้อมูลเป็น 1010 ทั้งสี่บิตนี้จะถูกส่งออกไปพร้อมกัน โดยผ่านสายส่งข้อมูลที่มี 4 เส้น โดยแต่ละบิตจะส่งในสายส่งคนละเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 การส่งข้อมูลแบบอนุกรม คือ ข้อมูลแต่ละบิตจะถูกส่งเรียงกัน ออกไปเป็นลำดับต่อเนื่องกัน ทีละบิต เช่น ถ้าข้อมูลเป็น 1010 เลข 0 ทางขวามือซึ่งเป็น LSB (Least Significant bit) ส่งออกไปก่อน ตามด้วยบิตที่สอง คือเลข 1 และบิตที่ 3 คือเลข 0 และบิตสุดท้ายคือ 1 ซึ่ง เป็น MSB (Most Significant bit) ตามลำดับ โดยสายนำสัญญาณข้อมูลที่มีอยู่เพียงเส้นเดียวเท่านั้น

2.3 การส่งข้อมูลแบบอนุกรม

2.3.1 ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม

ความเร็วของการถ่ายโอนข้อมูลแบบอนุกรม มีหน่วยวัดเป็นบิตต่อวินาที (bit per second): bps ส่วน การเปลี่ยนแปลงของสัญญาณใน 1 วินาทีเรียกว่า บอดเรท (baud rate) หรืออัตราบอด การเปลี่ยนแปลง ของสัญญาณ 1 ครั้ง อาจจะแสดงถึงการส่งข้อมูลแบบอนุกรมมากกว่า 1 บิต ก็ได้ ถ้าเขียนในรูปของสมการคณิตศาสตร์

$$\text{อัตราบิต} = \text{อัตราบอด} \times (\text{บิตใน 1 บอด})$$

2.3.2 ลักษณะการส่งข้อมูลแบบอนุกรม แบ่งออกได้เป็น

-การส่งข้อมูลแบบซิงโครนัส (Synchronous) จำเป็นต้องมีสัญญาณนาฬิกา (clock) เพิ่มเข้ามาเพื่อใช้ในการควบคุมการส่งข้อมูล ฉะนั้นจึงต้องเพิ่มสายส่งสำหรับสัญญาณ นาฬิกาอีกเส้นหนึ่งด้วย

-การส่งข้อมูลแบบอะซิงโครนัส (Asynchronous) ไม่มีสัญญาณนาฬิกาควบคุม ดังนั้นจึงจำเป็นต้องเพิ่ม บิตเริ่มต้น , บิตสิ้นสุด และ บิตพาริตี เพื่อจะทำให้ตัวรับทราบว่าส่วนใดเป็นข้อมูลที่ ส่งออกมา

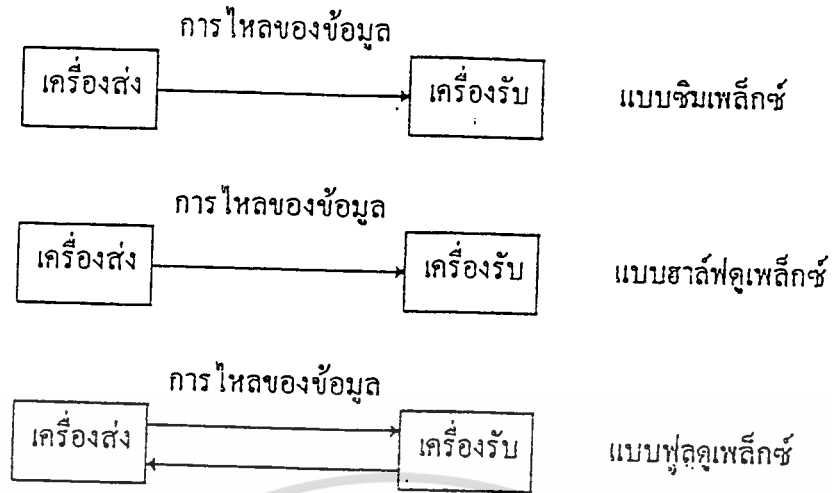
2.3.3 รูปแบบการส่งข้อมูลแบบอนุกรม

การติดต่อแบบอนุกรม อาจแบ่งได้ 3 แบบ ดังรูปที่ 2.3

- แบบซิมเพล็กซ์ (Simplex) ข้อมูลส่งได้ทิศทางเดียวเท่านั้น บางครั้งก็เรียกว่าการส่งทิศทางเดียว (Unidirection data bus) เช่น การส่งกระจายเสียงวิทยุหรือโทรทัศน์ , การส่งข้อมูลจากคอมพิวเตอร์ไปให้ เครื่องพิมพ์

- แบบฮาล์ฟดูเพล็กซ์ (Half duplex) ข้อมูลสามารถส่งได้ทั้ง 2 ทิศทาง แต่จะต้องผลัดกันส่งและผลัดกัน รับ จะส่งและรับพร้อมกันไม่ได้ เช่น ระบบวิทยุติดต่อกัน , ระบบ ATM

- แบบฟูลดูเพล็กซ์ (Full duplex) ทั้ง 2 ทิศทางสามารถรับและส่งได้ ในเวลาเดียวกันไม่จำเป็นต้องรอ ให้อีกฝ่ายหนึ่งส่งให้จบก่อนอย่างไร ใน Half Duplex เช่น การสื่อสารทางโทรศัพท์ถึงแม้ปกติเมื่อผู้หนึ่งพูดอีก ฝ่ายหนึ่งจะคอยฟังแล้วตอบกลับมาเมื่อฝ่ายแรกพูดจบซึ่งเป็นลักษณะของการติดต่อแบบ Half Duplex ก็ตามแต่ เราอาจจะพูดสวนกลับไปได้ทันทีโดยยังคงฟังอยู่เหมือนเดิม และ การสื่อสารคอมพิวเตอร์ก็เช่นเดียวกัน



รูปที่ 2.3 รูปแบบของการติดต่อสื่อสารข้อมูลแบบอนุกรม

2.4 PORT RS-232C

Port RS-232C นี้ทำหน้าที่รับและส่งข้อมูลในแบบอนุกรม เรียกว่า Universal Asynchronous Adapter เนื่องจาก EIA ได้กำหนดมาตรฐานของอุปกรณ์แบบอนุกรมเอาไว้ภายใต้ชื่อว่า RS-232C ความจริงมาตรฐานของการส่งข้อมูลแบบอนุกรมมีหลายมาตรฐานแต่ที่นิยมใช้กันมากที่สุดสำหรับไมโครคอมพิวเตอร์ก็คือ RS-232C คำว่า RS ย่อมาจาก Recommended Standard ส่วน 232C เป็นหมายเลขของข้อกำหนดมาตรฐานตัวนี้ C เป็นหมายเลขของฉบับท้ายสุดของมาตรฐานนี้ ความเร็วในการเชื่อมต่อ RS-232C สามารถถ่ายเทข้อมูลได้ในช่วง 0-20,000 บิตต่อวินาที และระยะทางในการส่งสัญญาณตามมาตรฐานของ RS-232C ไม่ควรเกิน 50 ฟุต ซึ่งพอเพียงสำหรับการสื่อสารระหว่าง DTE กับ DCE

RS-232C เป็นมาตรฐาน มีชื่อเต็มว่า "Interface between Data Terminal Equipment and Data Communication Equipment employing serial binary data interchange" ซึ่งแปลตรงๆก็คือ เป็นมาตรฐานสำหรับการอินเตอร์เฟซอุปกรณ์เทอร์มินอลข้อมูล เข้ากับ อุปกรณ์การสื่อสารข้อมูล โดยอาศัยวิธีการส่งข้อมูลดิจิทัลแบบอนุกรม

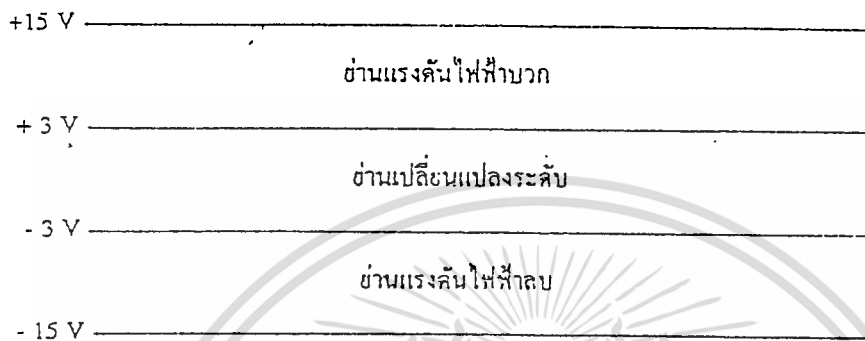
2.5 ลักษณะสมบัติทางไฟฟ้าของสัญญาณ RS-232C

2.5.1 สถานะ

สำหรับมาตรฐานของการใช้แรงดันไฟฟ้าจะกำหนดไว้ดังตารางมาตรฐานแรงดันไฟฟ้ารูปที่ 2.4 แรงดันสูงสุดที่วงจรใน DTE และ DCE ไม่ควรเกิน 25 V และ Open circuit voltage ต้องไม่เกิน 2 V (วัดเทียบกับ Signal ground)

ตารางมาตรฐานของการใช้แรงดันไฟฟ้า

แรงดันไฟฟ้า	ลอจิก	สัญญาณ	ฟังก์ชันในการควบคุม
บวก	0	Space	ON
ลบ	1	Mark	OFF



รูปที่ 2.4 แสดงย่านของแรงดันไฟฟ้าที่ใช้ในสัญญาณ RS-232C

2.5.2 วงจรขับสัญญาณ

หากเกิดสภาพการลัดวงจรของสายเชื่อมต่อกับใดๆ จะต้องมีการใส่กระแสลัดวงจรไม่เกิน 0.5A และแรงดันที่ DCE ต้องไม่เกิน 25V เมื่อถอด connector

2.5.3 ความต้านทาน

เมื่อมองจากด้านจุด Interface Point ไปยัง DCE จะต้องมิต่ำ 3,000 ohm - 7,000 ohm

2.5.4 ความไว

สัญญาณควบคุมจะต้องผ่านช่วงเปลี่ยนแปลงระดับ (3V ถึง +3V) ภายในเวลาไม่เกิน 1 msec ส่วนสัญญาณข้อมูลจะต้องผ่านช่วงเปลี่ยนแปลงระดับภายในเวลาไม่เกิน 1msec หรือ 4 เปอร์เซ็นต์ของความกว้างของรูปสัญญาณนั้น

2.6 ลักษณะสมบัติเชิงกลของข้อต่อ (connector)

RS-232C ไม่ได้กำหนดว่าจะต้องใช้ connector รูปปร่างอย่างไร แต่ที่นิยมใช้กันทั่วไป คือ DB-25 connector ซึ่งประกอบด้วยขาทั้งหมด 25 ขา ดังรูป 2.5

Secondary Transmitted Data	• 14	1 •	Protective Ground
Transmit Clock	• 15	2 •	Transmitted Data
Secondary Received Data	• 16	3 •	Received Data
Receiver Clock	• 17	4 •	Request-to Send
Unassigned	• 18	5 •	Clear-to Send-
Secondary Request to Send	• 19	6 •	Data Set Ready
Data Terminal Ready	• 20	7 •	Signal Ground
Signal Quality Detector	• 21	8 •	Data Carrier Detect
Ring Indicator	• 22	9 •	Reserved
Data Rate Select	• 23	10 •	Reserved
External Clock	• 24	11 •	Unassigned
Unassigned	• 25	12 •	Secondary Data Carrier Detect
		13 •	Secondary Clear to Send

รูป 2.5 แสดงการกำหนดของข้อต่อ RS-232C

2.6.1 สัญญาณที่ใช้ทั้งหมดใน RS-232C

- Protective Ground (PG ขาที่ 1) หมายถึงตัวถังของเครื่องหรือสายดิน
 - Transinit data (TD ขาที่ 2) เป็นสัญญาณที่ส่งออกจาก DTE (ตัวไมโครคอมพิวเตอร์) ไปยังโมเด็มหรือต่อเข้าโดยตรงกับไมโครคอมพิวเตอร์ตัวอื่นหรือเครื่องพิมพ์ เมื่อไม่มีสัญญาณส่งออกสถานะทางโลจิกจะมีค่าเท่ากับ "1" สถานะ "OFF" หรือเทียบเท่ากับ Stop bit ไม่ว่าจะเป็ระบบอะไร DTE ต้องไม่ส่งข้อมูลออกไปจนกว่าสัญญาณ

1. Request To Send (RTS)
2. Clear To Send (CTS)
3. Data Set Ready (DSR)
4. Data Terminal Ready (DTR)

ทั้งหมดนี้อยู่ในสถานะ "ON" อยู่

- Receive Data (RD ขาที่ 3) เป็นทางของสัญญาณเข้าไปยัง DTE เมื่อไม่มีสัญญาณรับเข้ามา ขานี้จะมีสถานะทางโลจิกเป็น "1" หรือสถานะ "OFF"

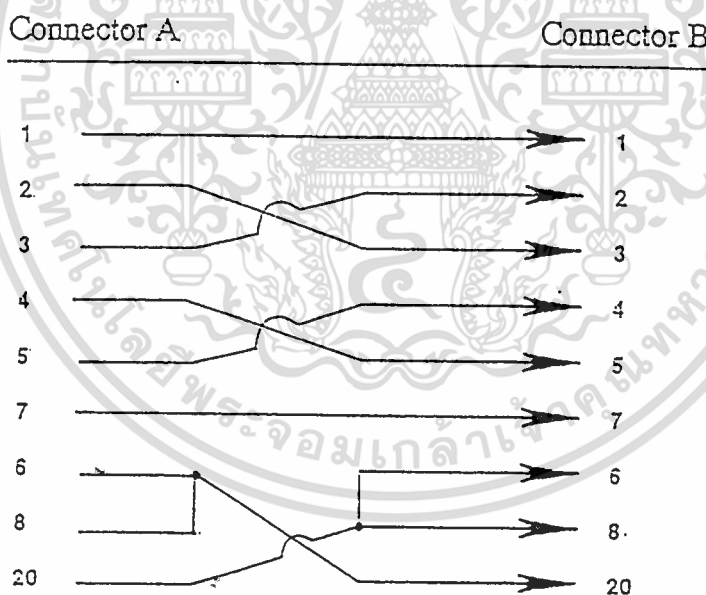
- Request To Send (RTS ขาที่ 4) จาก DTE ไปยัง DCE
 สถานะ ON คือบังคับให้ DCE อยู่ใน Transmitting Mode ต่อไป
 สถานะ OFF คือบังคับให้ DCE อยู่ใน Receiving Mode ต่อไป

การเปลี่ยนจาก OFF ไป ON เป็นการบอกให้ DCE จัดการกับระบบสื่อสาร เพื่อให้ช่องทางต่อเชื่อมและให้สัญญาณ Clear To Send (CTS) กลับมาเป็นการบอกกว่าส่งได้ ตั้ให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คือ ขนาดเล็กกะทัดรัด ราคาของข้อต่อถูกกว่า การต่อสายเคเบิลสะดวกขึ้น และการใช้งานคล่องตัว DB-25 สัญญาณต่าง ๆ ของข้อต่อแบบ DB-9 บางเส้นจะตรงกับที่ใช้ใน DB-25 ดังที่แสดงในตารางเปรียบเทียบ เครื่องคอมพิวเตอร์แบบไอบีเอ็มเอที และรุ่นใหม่ ๆ มักจะใช้ข้อต่อแบบ DB-9 สำหรับรับส่งข้อมูลอนุกรมทั้งนั้น แต่อุปกรณ์ต่อพ่วงส่วนมาซึ่งคงใช้ข้อต่อแบบ DB-25 อยู่ เราจึงต้องใช้สายเคเบิลที่เหมาะสมสำหรับทั้งสองด้านในการรับ ส่งข้อมูล

2.8 Null Modem Cable

สำหรับสายเคเบิลแบบสลัป สัญญาณรับส่งข้อมูลและสัญญาณควบคุมต้องเชื่อมต่อไปเข้าขารับข้อมูล และขารับข้อมูลก็ต่อกับขาส่งข้อมูลของอีกด้านหนึ่ง ขา 4 กับขา 5 ต่อสลัปกันเป็นการทำให้คอมพิวเตอร์ทั้งสองรู้ว่าอีกฝ่ายหนึ่งพร้อมที่จะรับส่งข้อมูลหรือไม่ ส่วนขาที่ 7 ต่อถึงกันโดยตรงเพราะเป็น Ground ของแต่ละด้าน ขาที่ 6 กับ 8 ต่อเข้าหากันและไปต่อกับขา 20 ของอีกด้านหนึ่ง เพื่อให้คอมพิวเตอร์รู้ว่าต่อเข้ากับอีกด้านหนึ่งได้แล้ว สายสลัปบางที่อาจต่อแตกต่างจากที่ว่าเป็น แต่ก็ทำให้สัญญาณควบคุมถูกต้องเหมือนกันแผนผังการต่อสารแบบสายตรงและสายสลัป ดังรูป 2.6



รูปที่ 2.6 การต่อสายสลัปของ RS-232C หรือ Null Modem cable

สายสลัปนี้มีชื่อเรียกอีกอย่างหนึ่งว่า Null modem Cable ซึ่งหมายถึงการเชื่อมต่อระหว่างคอมพิวเตอร์สองเครื่องโดยไม่ผ่านโมเด็มนั่นเอง ข้อดีของการใช้สายเคเบิลส่งข้อมูลไม่ผ่านโมเด็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB-25		DB-9	
Assignment	Pin	Pin	Assignment
Carrier detect	8	→ 1	Carrier detect
Receive data	3	→ 2	Receive data
Transmit data	2	→ 3	Transmit data
Data terminal ready	20	→ 4	Data terminal ready
Signal ground	7	→ 5	Signal ground
Data set ready	6	→ 6	Data set ready
Request to send	4	→ 7	Request to send
Clear to send	5	→ 8	Clear to send
Ring indicator	22	→ 9	Ring indicator

รูปที่ 2.7 การต่อสายตรงจาก DB-25 ไปยัง DB-9

ก็คือ เราสามารถรับส่งข้อมูลด้วยความเร็วสูงสุดถึง 9,600 บิตต่อวินาทีหรือ 19,200 บิตต่อวินาทีระหว่างเครื่องคอมพิวเตอร์ได้ในระยะทางไกล ๆ ซึ่ง สะดวกรวดเร็วกว่า การส่งข้อมูลผ่านโมเด็มมาก เช่น ใช้ในการรับส่งไฟล์ระหว่าง แล็ตทอป กับ เครื่องตั้งโต๊ะ

ส่วนการต่อระหว่างข้อต่อแบบ DB-25 ไปยังข้อต่อแบบ DB-9 นั้น เราก็เปรียบเทียบกับการต่อในแบบ DB-25 กับ DB-25 โดยดูจากชื่อของสัญญาณที่ต่อเข้าหากันเป็นหลัก จะต่อตามเบอร์แต่ละขาเข้าด้วยกันตรงๆ ไม่ได้ สายเคเบิลแบบสายตรงจาก DB-25 ไปยัง DB-9 จะเป็นดังรูป 2.7 และสายแบบสลับจากข้อต่อ DB-9 เข้ากับ DB-25 ดังรูป 2.8 ทั้งหมดนี้เป็นเรื่องของสัญญาณและการต่อสายเคเบิล RS-232C

ในการสื่อสารข้อมูลระหว่างกันนั้น มีคำสองคำที่เราพบอยู่เป็นประจำคือ DTE กับ DCE คำว่า DTE (Data terminal Equipment) หมายถึง ตัวเครื่องคอมพิวเตอร์หรือเครื่องเทอร์มินัล (Terminal) ซึ่งเป็นต้นกำเนิดข้อมูลและตัวปลายทางที่รับข้อมูลนั่นเอง อาจมองในรูปของจุดเริ่มต้นและจุดสุดท้ายของการรับส่งข้อมูลระหว่างกันได้ ส่วน DCE (Data communications) จะหมายถึงอุปกรณ์ที่ต่อเข้ากับสายส่งข้อมูล และทำหน้าที่รับส่งข้อมูลผ่านสายส่งนั้นในการรับส่งข้อมูลทั่วไป DTE หมายถึง เครื่องคอมพิวเตอร์ที่เราใช้นั่นเอง



รูป 2.8 การต่อสายสลับจาก DB-9 ไปยัง DB-25

DCE หมายถึง โมเด็มนั่นเอง การติดต่อระหว่างคอมพิวเตอร์กับโมเด็มส่วนมาก จะใช้แบบ RS-232C เป็นหลัก ซึ่งจัดเป็นมาตรฐานสำหรับการต่อโมเด็มทั่ว ๆ ไป สายที่ใช้ต่ออาจเป็นแบบสายตรงหรือสายสลับก็ได้ ขึ้นอยู่กับวงจรภายในของคอมพิวเตอร์และโมเด็ม ในบทความนี้จะกล่าวถึงคุณสมบัติการรับส่งข้อมูลแบบ FULL DUPLEX กับ HALF DUPLEX

2.9 มาตรฐานของโมเด็มตาม CCITT V-Series

ในที่นี้จะกล่าวถึงมาตรฐานของโมเด็มแบบต่าง ๆ ที่ใช้กันมากตาม CCITT V-Series ตั้งแต่ความเร็วต่ำไปจนถึงความเร็วสูง

เริ่มตั้งแต่มาตรฐาน V.21 เป็นมาตรฐานของโมเด็มความเร็ว 300 บิตต่อวินาที ใช้เทคนิคการผสมสัญญาณแบบ FSK (Frequency Shift Keying) รับส่งข้อมูลได้ในแบบ Full Duplex ใช้กับสายโทรศัพท์ ปัจจุบันนี้มิได้ใช้กันบ่อย เนื่องจากความเร็วในการรับส่งข้อมูลต่ำ

- V.22 รับส่งข้อมูลความเร็ว 1,200 บิตต่อวินาทีหรือ ลดความเร็วลงมาที่ 600 บิตต่อวินาทีได้ การผสมสัญญาณใช้เทคนิคแบบ PSK (Phase Shift Keying) รับส่งข้อมูลในแบบ Full Duplex ใช้กับสายโทรศัพท์หรือสายตรงได้ ขึ้นอยู่กับโมเด็มว่าถูกออกแบบมาให้ต่อใช้กับสายตรงหรือไม่ จัดเป็นโมเด็มความเร็วปานกลาง

- V.22 bis รับส่งข้อมูลด้วยความเร็ว 2,400 บิตต่อวินาที หรือ ลดความเร็วลงมาที่ 1,200 บิตต่อวินาทีได้ การผสมสัญญาณใช้เทคนิคของโมเด็มความเร็วสูงคือ QAM รับส่งข้อมูลแบบ Full Duplex ใช้กับสายโทรศัพท์หรือสายตรงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- V.23 คล้ายกับมาตรฐาน V.22 แต่รับส่งข้อมูลแบบ Half Duplex คือมีความเร็ว 1,200 บิตต่อวินาที หรือลดความเร็วลงมาที่ 600 บิตต่อวินาที ใช้เทคนิคผสมสัญญาณแบบ FSK ต่อใช้กับสายโทรศัพท์ก็ได้

- V.26 เป็นมาตรฐานของโมเด็มสายตรง แบบใช้สาย 4 เส้น (4 Wires) รับส่งข้อมูลในแบบ Full Duplex ใช้เทคนิคการผสมสัญญาณชนิด PSK มีความเร็วในการรับส่งข้อมูล 2,400 บิตต่อวินาที จะนำมาต่อใช้กับสายโทรศัพท์ไม่ได้ มาตรฐาน V.26 ปัจจุบันก็มีใช้น้อยเนื่องจากความเร็วต่ำเกินไปสำหรับสายตรง

- V.26 bis เป็นมาตรฐานเหมือนกับ V.26 แต่สำหรับใช้สายโทรศัพท์แทน มีความเร็วในการรับส่งข้อมูลที่ 2,400 บิตต่อวินาที หรือลดความเร็วลงมาที่ 1,200 บิตต่อวินาที การรับส่งข้อมูลเป็นแบบ Half Duplex ใช้เทคนิคการผสมสัญญาณแบบ PSK

- V.27 เป็นมาตรฐานสำหรับโมเด็มความเร็ว 4,800 บิตต่อวินาทีที่ใช้กับสายตรงเท่านั้น เทคนิคของการผสมสัญญาณเป็นแบบ PSK รับส่งข้อมูลในแบบ Full Duplex ได้ ความเร็ว 4,800 บิตต่อวินาที

- V.27 bis คล้ายกับมาตรฐานแบบ V.27 แต่ว่ารับส่งข้อมูลที่ 4,800 บิตต่อวินาทีได้ ใช้สำหรับสายตรงแบบ 4 Wires เท่านั้น การผสมสัญญาณก็เป็นแบบ PSK สามารถรับส่งข้อมูลได้ทั้งในแบบ Full Duplex และ Half Duplex

- V.27 ter เป็นมาตรฐานโมเด็มความเร็ว 4,800 บิตต่อวินาที หรือลดความเร็วลงมาที่ 2,400 บิตต่อวินาทีได้ สำหรับใช้กับสายโทรศัพท์ การรับส่งข้อมูลเป็นแบบ Half Duplex เท่านั้น เทคนิคการผสมสัญญาณชนิด PSK

- V.29 จัดเป็นมาตรฐานของโมเด็มความเร็วสูงใช้กับสายตรงแบบ 4 Wires เท่านั้น การรับส่งข้อมูลใช้ได้ทั้ง Full Duplex และ Half Duplex สามารถรับส่งข้อมูลได้ตั้งแต่ 9,600บิตต่อวินาที หรือลดความเร็วลงมาที่ 7,200 บิตต่อวินาที และ 4,800 บิตต่อวินาทีได้ ที่ความเร็ว 9,600บิตต่อวินาทีจะใช้เทคนิคการผสมสัญญาณแบบ QAM

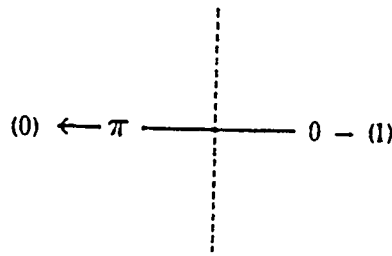
- V.32 เป็นมาตรฐานโมเด็มความเร็วสูงสำหรับใช้กับสายโทรศัพท์ สามารถรับส่งข้อมูลได้ที่ความเร็ว 9,600 บิตต่อวินาที ในแบบ Full Duplex หรือ ลดความเร็วลงมาที่ 4,800 บิตต่อวินาทีได้ การรับส่งข้อมูลความเร็วสูง ผ่านสาย 2 เส้นของ V.32 ใช้เทคนิค Echo Cancellation แทนที่จะใช้การแบ่งความถี่อย่างในโมเด็มความเร็วต่ำ V.32 นับว่าเป็นมาตรฐานโมเด็มความเร็วสูงรุ่นใหม่

2.10 เฟสชิฟท์คีย์อิง (Phase Shift Keying)

โดยหลักการแล้วเฟสเริ่มแรกของคลื่นพาหะมีจำนวนมาก จำนวนของเฟสเริ่มแรกที่ใช้ใน PSK สามารถที่จะเพิ่มขึ้นได้ ถ้าเราสามารถแยกแยะสัญญาณทางด้านรับออกได้อย่างถูกต้อง

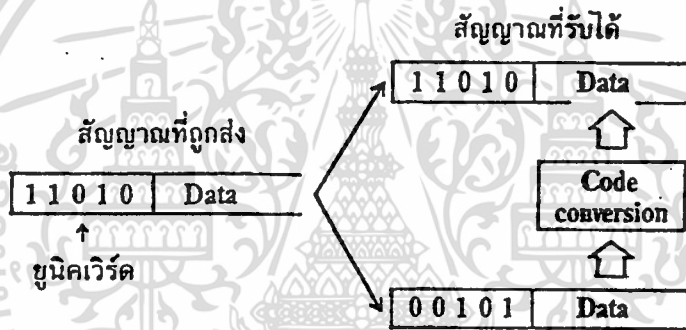
เนื่องจากระบบคิจิตอลใช้รหัสไบนารี สัญญาณคิจิตอลสามารถจะส่งได้โดยใช้ 2 initial phase เรียกว่าไบนารี PSK เฟสเป็น 0 สำหรับรหัส 1 และเฟสเป็น π สำหรับรหัส 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



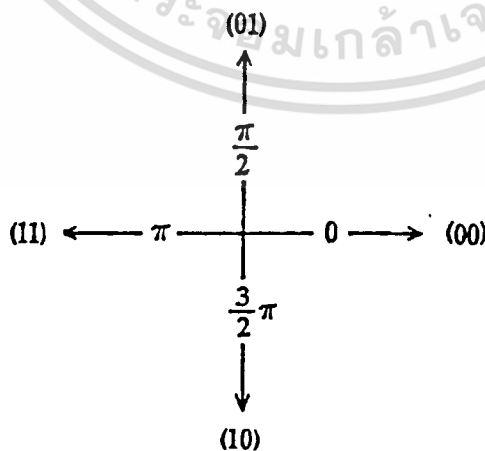
รูปที่ 2.9 ไบนารี PSK

ลองมาพิจารณาการส่งสัญญาณดิจิทัลพร้อมกัน 2 บิตในเวลาเดียวกัน ในกรณีนี้จะมีการรวมรหัส 4 ตัวด้วยกันคือ 00 ,01 ,10 และ 11 โดยให้รหัสที่รวมกันนี้เทียบเฟส 4 เฟส สัญญาณดิจิทัล 2 บิตจึงสามารถส่งพร้อมกันได้



รูป 2.10 สัญญาณดิจิทัล 2 บิตที่จะส่งพร้อมกัน

PSK ที่ใช้ 4 เฟสเริ่มแรกเรียกว่า quadri PSK เฟส 0 สำหรับรหัส 00, เฟส $\pi/2$ สำหรับรหัส 01 เฟส π สำหรับรหัส 11 และเฟส $3\pi/2$ สำหรับรหัส 10



รูปที่ 2.11 Quadri PSK

2.11 หลักการของ QPSK มอดูเลเตอร์

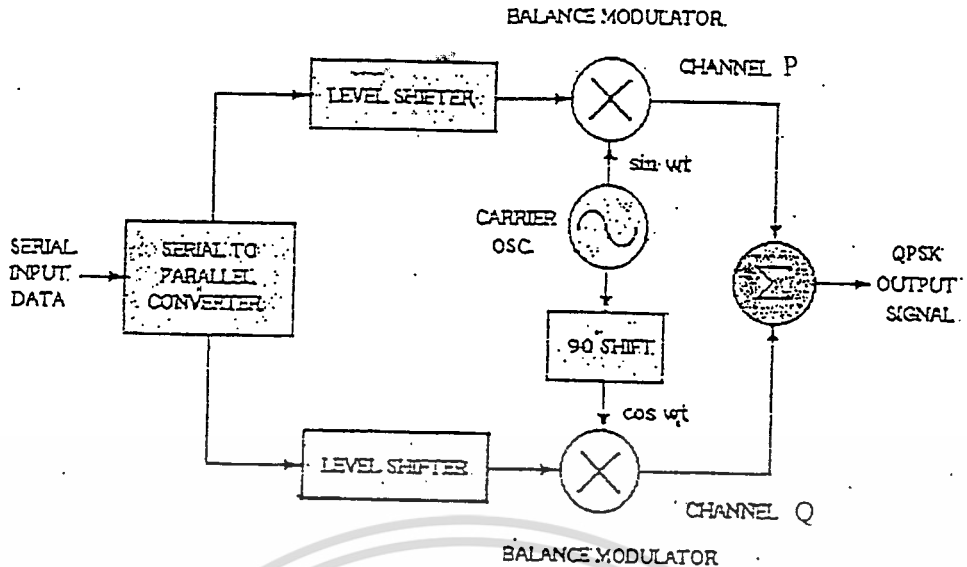
ในวิธีการ QPSK สัญญาณ 2 บิต จะถูกส่งไปพร้อม ๆ กัน โดยลำดับสัญญาณดิจิทัลที่จะส่งถูกแบ่งออกเป็นบล็อกแต่ละรหัสบิตประกอบด้วย 2 บิตถูกส่งไปพร้อม ๆ กัน ในกรณีนี้จะมีการรวมรหัส 4 คู่ด้วยกันคือ 00, 01, 10 และ 11 คู่ของรหัสทั้ง 4 นี้ จะเทียบกับ initial phase 4 เฟสของสัญญาณ QPSK

รูป 2.11 ที่ผ่านมาได้แสดงแสดงความสัมพันธ์ระหว่างรหัส และ initial phase ใน Gray code ซึ่งใช้ใน QPSK เฟส 0 แทนรหัส 00 เฟส $\pi/2$ แทนรหัส 01 เฟส π แทนรหัส 11 และเฟส $3\pi/2$ แทนรหัส 10 จะเห็นว่าถ้าเปรียบเทียบรหัสระหว่างสองเฟสข้างเคียง หนึ่งในสองบิตจะเหมือนกันในทุก ๆ กรณี ดังนั้นโดยการใช้ Gray code จะมีเพียงบิตเดียวที่เกิดความผิดพลาด แม้ว่าสัญญาณที่รับได้จะถูกตีมอดูเลทผิดไปเป็นเฟสข้างเคียง



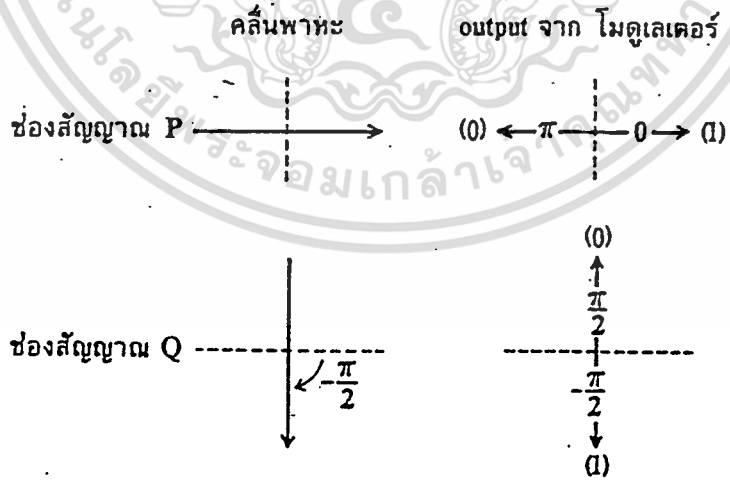
รูปที่ 2.12 รหัส 4 คู่ของสัญญาณ QPSK

รูป 2.13 เป็นตัวอย่างวงจร QPSK มอดูเลชัน วงจรนี้ประกอบด้วยวงจรมอดูเลชัน 2 binary PSK คู่กัน สัญญาณดิจิทัลที่จะส่งจะถูกแยกออกทางช่องสัญญาณ P และช่องสัญญาณ Q โดยตัวเปลี่ยนอนุกรมเป็นขนาน หรือตัวแยกบิต (S/P converter or bit splitter) หลังจากนั้นสัญญาณทั้ง 2 ค้านจะถูกปรับระดับสัญญาณใหม่เพื่อจะสามารถนำไปมอดูเลทได้ โดย bit 0 จะถูกเปลี่ยนเป็น -5 Volts และ bit 1 จะถูกเปลี่ยนเป็น +5 Volts คือเปลี่ยนเป็นรหัส NRZ และแต่ละค้านจะถูกมอดูเลทแบบ BPSK โดย Balance Modulator (BM) พาหะที่ใช้ในการมอดูเลทของของสัญญาณ P จะใช้จาก output ของ Oscillator โดยตรงส่วนคลื่นพาหะที่ใช้สำหรับช่องสัญญาณ Q จะถูก shift ไป $\pi/2$ โดยผ่านวงจร Phase Shifter หลังจากนั้น จะนำสัญญาณทั้งสองที่มอดูเลทแล้วนี้มารวมกันโดยผ่านวงจรรวมสัญญาณ (Summing Amplifier) ก็จะได้สัญญาณ QPSK ออกมา

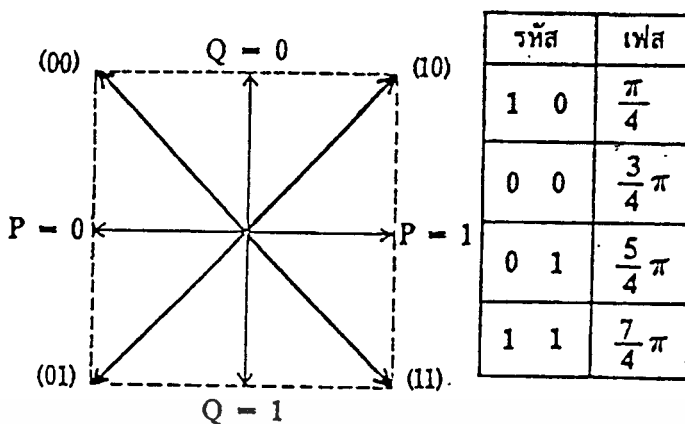


รูปที่ 2.13 วงจรมอดูเลต QPSK

ถ้าเราพิจารณาความสัมพันธ์ระหว่างคลื่นพาหะที่ใช้ในช่องสัญญาณ P และ Q และสัญญาณ BPSK สำหรับรหัส 0 และ 1 โดยใช้เวกเตอร์ไดอะแกรม ถ้าเฟสเริ่มแรกของสัญญาณ output จากออสซิลเลเตอร์กำหนดเป็นตัวอย่าง คลื่นพาหะที่ใช้ในช่องสัญญาณ P จะอยู่ในเฟสเดียวกันกับคลื่นอ้างอิง ส่วนคลื่นพาหะของช่องสัญญาณ Q ได้จากการ shift เฟส $\pi/2$ จากสัญญาณ output ของออสซิลเลเตอร์ สัญญาณที่มอดูเลตแบบ BPSK ในช่องสัญญาณ P และ Q จะได้อยู่ในเฟสเดียวกันกับคลื่นพาหะสำหรับรหัส 1 และจะต่างเฟสกับคลื่นพาหะเท่ากับ π สำหรับรหัส 0



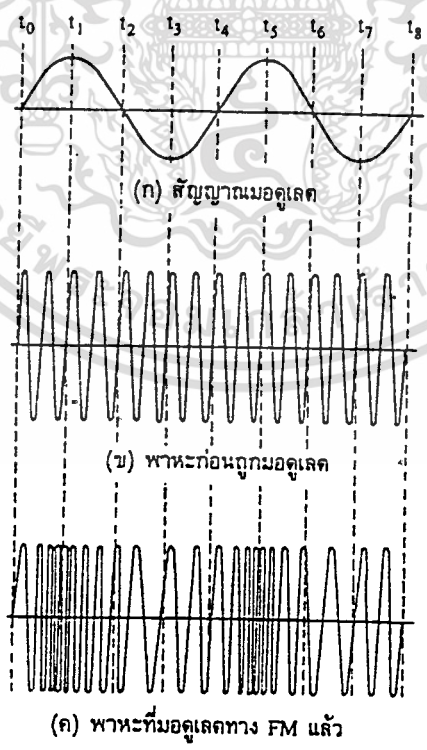
รูป 2.14 เปรียบเทียบเฟสของสัญญาณในช่องสัญญาณ P และ Q



รูปที่ 2.15 เวกเตอร์ผลัดพัทธ์ของสัญญาณ QPSK

2.12 การมอดูเลตทางความถี่ (Frequency Modulation : FM)

รูปคลื่นของสัญญาณ FM เกิดจากสัญญาณมอดูเลต ดังรูปที่ 2.16 (ก) เช่น สัญญาณเสียงซึ่งเป็นข่าวสารเข้าไปมอดูเลตลงบนสัญญาณพาหะดังรูปที่ 2.16 (ข) สัญญาณพาหะหลังจากมอดูเลตแล้วในรูปที่ 2.16 (ค) เป็นสัญญาณ FM จะเห็นว่าที่เวลา t_0 สัญญาณ FM อยู่ที่ความถี่กลาง



รูปที่ 2.16 รูปแสดงการมอดูเลตทางความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรรณงนเพื่อกรรณงนเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสัญญาณที่เข้ามาออกเลขที่มีค่าทางบวกสูงสุด ความถี่ของพาหะจะเพิ่มขึ้นสูงสุด นั่นคือสัญญาณมอดูเลตถึงจุดยอดสุด (สัญญาณมอดูเลตมีขนาดสูงสุดนั่นเอง) ที่เวลา t_0

ที่เวลา t_1 สัญญาณมอดูเลตลดลงเป็นศูนย์ ความถี่ของคลื่นพาหะก็จะลดลงมาที่ความถี่กลางดั้งเดิม หลังจากเวลาสัญญาณมอดูเลตมีค่าลดลงต่ำกว่าศูนย์กลายเป็นลบ พาหะจะมีความถี่ลดลงต่ำกว่าความถี่กลาง และเมื่อเวลาสัญญาณมอดูเลตกลับเป็นศูนย์อีกครั้งหนึ่ง ความถี่ของพาหะก็จะกลับมาถึงความถี่กลางดั้งเดิม เช่นกัน ในช่วงเวลา t_1 ถึง t_2 ก็ จะซ้ำแบบเดิมเรื่อย ๆ ไป สรุปแล้วความถี่ของพาหะจะเปลี่ยนแปลงไปตาม แอมพลิจูดของสัญญาณมอดูเลต และพาหะยังคงอยู่ที่ความถี่กลางเมื่อสัญญาณ มอดูเลตเป็นศูนย์

ช่วงความถี่ที่พาหะเบี่ยงเบนไปจากความถี่กลางเรียกว่า ความถี่เบี่ยงเบน (Frequency deviation) หรือดีวีเอชเอ็น ตัวอย่างเช่น พาหะมีความถี่ 100 เมกะเฮิร์ตซ์ ลดลงต่ำสุดเป็น 99.9 เมกะเฮิร์ตซ์ และเพิ่มขึ้นสูงสุดเป็น 100.1 เมกะเฮิร์ตซ์ สลับไปมาเช่นนี้ หมายความว่าช่วงความถี่เบี่ยงเบนเท่ากับ ± 0.1 MHz หรือ ± 100 KHz

อัตราการเบี่ยงเบนความถี่ของสัญญาณ FM ขึ้นอยู่กับความถี่ของสัญญาณที่เข้ามาออกเลข ตัวอย่างเช่น ถ้าสัญญาณที่เข้ามาออกเลขเป็น โทน (สัญญาณเสียง) ความถี่ 1,000 Hz อัตราการเบี่ยงเบนความถี่ของสัญญาณ FM จะเท่ากับ 1,000 ครั้งต่อวินาที นั่นคือ ความถี่ของสัญญาณที่เข้ามาออกเลขเป็นตัวกำหนดอัตราการเบี่ยงเบนความถี่

สำหรับแอมพลิจูดของสัญญาณมอดูเลตจะเป็นตัวกำหนดช่วงความถี่เบี่ยงเบน ตัวอย่างเช่น สัญญาณ โทนที่มีแอมพลิจูดสูงจะทำให้ความถี่เบี่ยงเบนไป ± 100 KHz สัญญาณโทนที่มีแอมพลิจูดน้อยลงจะทำให้ความถี่เบี่ยงเบนไป ± 50 KHz

กล่าวโดยสรุป สัญญาณ FM มีคุณสมบัติที่สำคัญดังนี้

1. มีแอมพลิจูดคงที่ตลอด แต่ความถี่เปลี่ยนตามสัญญาณที่เข้ามาออกเลข
2. อัตราการเบี่ยงเบนความถี่ของสัญญาณพาหะมีค่าเท่ากับความถี่ของสัญญาณที่เข้ามาออกเลข
3. ช่วงความถี่เบี่ยงเบน (หรือดีวีเอชเอ็น) เป็นสัดส่วนกับแอมพลิจูดของสัญญาณที่เข้ามาออกเลข

2.12.1 คลื่น FM ความถี่เดียว

สัญญาณเบสแบนด์ $m(t)$ เป็นคลื่นไซน์โดยกำหนดให้เป็นดังนี้

$$m(t) = A_m \cos(2\pi f_m t)$$

จะได้ความถี่ในขณะหนึ่งของคลื่น FM ดังนี้

$$\begin{aligned} f_1(t) &= f_c + k_f A_m \cos(2\pi f_m t) \\ &= f_c + \Delta f \cos(2\pi f_m t) \end{aligned}$$

Δf นี้เรียกว่า ค่าเบี่ยงเบนความถี่ (frequency deviation) ซึ่ง แสดงระยะห่างสูงสุดของ $f_1(t)$ จากคลื่นพาหะ f_c ค่า Δf จะเป็นสัดส่วนโดยตรงกับแอมพลิจูดของสัญญาณเบสแบนด์ และไม่ขึ้นกับความถี่



$$\begin{aligned}\theta_i(t) &= 2\pi \int_0^t f_i(t) dt \\ &= 2\pi f_c t + (\Delta f / f_m) \text{SIN}(2\pi f_m t)\end{aligned}$$

ให้ $\beta = \Delta f / f_m$ เรียก β ว่าดัชนีการมอดูเลตของคลื่น FM (modulation index)

$$\theta_i(t) = 2\pi f_c t + \beta \text{SIN}(2\pi f_m t)$$

คลื่น FM คือ $S(t) = A_c \text{COS}(2\pi f_c t + \beta \text{SIN}(2\pi f_m t)) \dots\dots\dots(2.1)$

จำแนกคลื่น FM ได้ 2 กรณี คือ

1. FM แบนด์แคบ (Narrowband FM : NBFM) เมื่อ β มีค่าน้อยกว่า 1

2. FM แบนด์กว้าง (Wideband FM : WBFM) เมื่อ β มีค่ามากกว่า 1

2.12.2' ดัชนีการมอดูเลต

ในระบบ FM เรายึดเปอร์เซ็นต์การมอดูเลต ซึ่ง ดูได้จากการเปลี่ยนแปลงความถี่ ซึ่งเรานิยมเรียกว่า ดัชนีการมอดูเลต โดย

$$\beta = f_d / f_m$$

f_d : คือช่วงความถี่เบี่ยงเบน
 f_m : คือความถี่ของสัญญาณที่เข้ามอดูเลต

ค่าตัวเลขของดัชนีการมอดูเลตจะมีค่าสูง เช่น ในระบบวิทยุกระจายเสียง FM เรากำหนดให้ความถี่เบี่ยงเบนของระบบสูงสุดไว้เท่ากับ 75 KHz สมมติว่าเราใช้สัญญาณเสียง 1 KHz มอดูเลตให้เกิดความถี่เบี่ยงเบนเต็มที่ ค่าดัชนีการมอดูเลตจะเป็น

$$m = \frac{75 \text{ KHz}}{1 \text{ KHz}} = 75$$

สังเกตว่า ค่าดัชนีการมอดูเลตในระบบ FM ขึ้นอยู่กับความถี่ของสัญญาณเสียงที่เข้ามอดูเลต ในทางปฏิบัติเรานิยมวัดเป็นอัตราส่วนเบี่ยงเบน (deviation ratio) ซึ่ง เป็นอัตราส่วนระหว่างความถี่เบี่ยงเบนของระบบสูงสุด (f_{dmax}) ต่อความถี่สูงสุดของสัญญาณที่เข้ามอดูเลต (f_{mmax}) ในระบบกระจายเสียง FM ค่าอัตราการเบี่ยงเบน (Δ) จะเท่ากับ

$$\begin{aligned}\Delta &= f_{dmax} / f_{mmax} \\ &= 75 \text{ KHz} / 15 \text{ KHz} \\ &= 5\end{aligned}$$

เราสามารถเขียนเป็นสมการได้ดังนี้

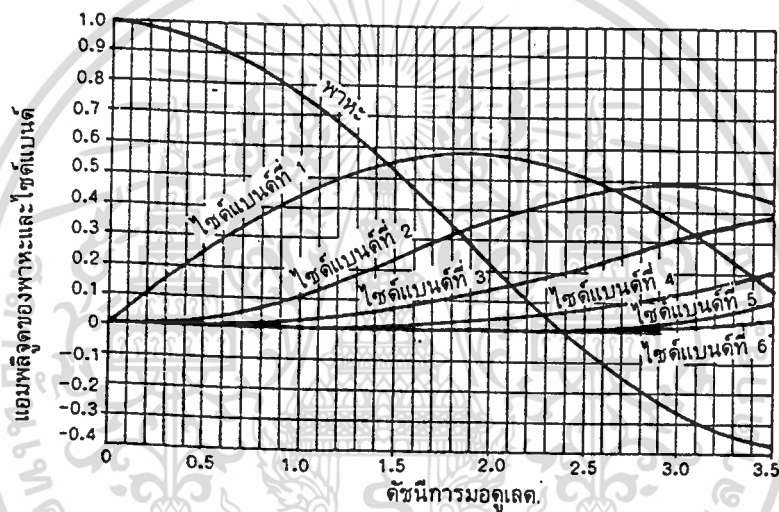
$$\text{เปอร์เซ็นต์การมอดูเลต} = \frac{f_{dmax}}{f_{mmax}} \times 100$$

2.12.3 ไซค์แบนด์ FM

ในระบบ FM ถ้าเรามอดูเลตด้วยสัญญาณรูปซายน์จะเกิดไซค์แบนด์จำนวนอนันต์ เนื่องจากการเบี่ยงเบนความถี่ของพาหะทำให้เกิดความถี่เพิ่มขึ้นอีกมากมาย ความจริงแล้วไซค์แบนด์ที่อยู่ห่างจากความถี่กลางมาก ๆ มักมีแอมพลิจูดเล็กมากจนไม่ต้องคำนึงถึง

ในระบบ FM สัญญาณ FM จะรักษาแอมพลิจูดไว้คงที่เสมอ ซึ่งหมายความว่ากำลังของคลื่นพาหะจะกระจายไปอยู่ในไซด์แบนด์ ความสัมพันธ์ของพาหะกับไซด์แบนด์ในระบบ FM ขึ้นอยู่กับดัชนีการมอดูเลต เนื่องจากดัชนีการมอดูเลตเป็นตัวกำหนดจำนวนของไซด์แบนด์ที่สำคัญ และแอมพลิจูดของพาหะกับไซด์แบนด์ต่าง ๆ

ในรูปที่ 2.17 แสดงกราฟแอมพลิจูดของคลื่นพาหะกับไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่าง ๆ จะเห็นว่าเมื่อดัชนีการมอดูเลตเป็นศูนย์จะมีแค่คลื่นพาหะอย่างเดียว (เท่ากับ 1 หน่วย) คลื่นไซด์แบนด์เป็นศูนย์ เมื่อดัชนีการมอดูเลตเพิ่มขึ้นจำนวนไซด์แบนด์จะเพิ่มขึ้น แอมพลิจูดของไซด์แบนด์ก็จะใหญ่ขึ้น แต่แอมพลิจูดของพาหะกลับลดลงจนกระทั่งดัชนีการมอดูเลตเท่ากับ 2.4 คลื่นพาหะจะเป็นศูนย์ตอนนี้นำกำลังของคลื่น FM จะไปอยู่ในไซด์แบนด์ทั้งสิ้น เมื่อดัชนีการมอดูเลตเป็น 3.1 แอมพลิจูดของคลื่นพาหะจะเท่ากับ -0.3 หน่วย) สังเกตว่าจุดที่คลื่นพาหะเป็นศูนย์นั้นมีอยู่หลายจุด

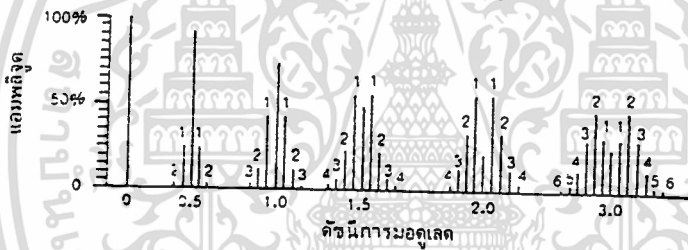


รูป 2.17 กราฟแสดงแอมพลิจูดของพาหะและไซด์แบนด์ในระบบ FM

กราฟในรูป 2.17 สามารถเขียนได้เป็นตารางดังแสดงในตารางที่ 2.1 เพื่อให้ดูง่ายขึ้น ในที่นี้เราตัดไซด์แบนด์ที่มีแอมพลิจูดน้อยกว่า 1 เปอร์เซ็นต์ของพาหะเดิม (ก่อนมอดูเลต) ออกไป และเมื่อดัชนีการมอดูเลตสูงขึ้น การกระจายคลื่นไซด์แบนด์จะเป็นดังรูปที่ 2.18

ดัชนีการมอดูเลต	พาหะ	ไซด์แบนด์ที่															
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0.00	1.00	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
0.25	0.98	0.12	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
0.5	0.94	0.24	0.03	-	-	-	-	-	-	-	-	-	-	-	-	-	-
1.0	0.77	0.44	0.11	0.02	-	-	-	-	-	-	-	-	-	-	-	-	-
1.5	0.51	0.56	0.23	0.06	0.01	-	-	-	-	-	-	-	-	-	-	-	-
2.0	0.22	0.58	0.35	0.13	0.03	-	-	-	-	-	-	-	-	-	-	-	-
2.5	-0.05	0.50	0.45	0.22	0.07	0.02	-	-	-	-	-	-	-	-	-	-	-
3.0	-0.26	0.34	0.49	0.31	0.13	0.04	0.01	-	-	-	-	-	-	-	-	-	-
4.0	-0.40	-0.07	0.36	0.43	0.28	0.13	0.05	0.02	-	-	-	-	-	-	-	-	-
5.0	-0.18	-0.33	0.05	0.36	0.39	0.26	0.13	0.05	0.02	-	-	-	-	-	-	-	-
6.0	0.15	0.28	-0.24	0.11	0.36	0.36	0.25	0.13	0.06	0.02	-	-	-	-	-	-	-
7.0	0.30	0.00	-0.30	-0.17	0.16	0.35	0.34	0.23	-0.13	0.06	0.02	-	-	-	-	-	-
8.0	0.17	0.23	-0.11	-0.29	-0.10	0.19	0.34	0.32	0.22	0.13	0.06	0.03	-	-	-	-	-
9.0	-0.09	0.24	0.14	-0.18	-0.27	-0.06	0.20	0.33	0.30	0.21	0.12	0.06	0.03	0.01	-	-	-
10.0	-0.25	0.04	0.25	0.06	-0.22	-0.23	-0.01	0.22	0.31	0.29	0.20	0.12	0.06	0.03	0.01	-	-
12.0	-0.05	-0.22	-0.08	0.20	-0.18	-0.07	-0.24	-0.17	0.05	0.23	0.30	0.27	0.20	0.12	0.07	0.03	0.01
15.0	-0.01	0.21	0.04	0.19	-0.12	0.13	0.21	0.03	-0.17	-0.22	-0.09	0.10	0.24	0.28	0.25	0.18	0.12

ตาราง 2.1 แสดงการกระจายคลื่นพาหะและไซด์แบนด์ที่ดัชนีการมอดูเลตค่าต่าง ๆ



รูป 2.18 รูปคลื่น FM ในเชิงความถี่ ที่ค่าดัชนีการมอดูเลตเท่ากับ 0, 0.5, 1, 1.5, 2.0, 3.0 ตามลำดับ

2.12.4 แบนด์วิธที่ใช้ในการส่งคลื่น FM

ในกรณีที่ $\beta \gg 1$ จำนวนไซด์แบนด์ที่เกิดขึ้นจะประมาณได้ค่าเท่ากับ β [$J_n(\beta = 0 ; n \gg \beta)$] ดังนั้นแบนด์วิธของคลื่น FM (B_T)

$$B_T = 2\beta f_m = 2 \left(\Delta f / f_m \right) \times f_m$$

$$= 2\Delta f ; \beta \gg 1$$

Δf คือค่าเบี่ยงเบนความถี่สูงสุดจาก f_c (ความถี่คลื่นพาหะที่ยังไม่ได้ทำการมอดูเลต)

ดังนั้นค่าแบนด์วิธ จะเป็นสัดส่วนโดยตรงกับแอมพลิจูดของสัญญาณเบสแบนด์ในกรณีที่ $\beta \gg 1$

เมื่อเปรียบเทียบกับคลื่น AM หรือ NBFM (β มีค่าน้อย) แบนด์วิธเท่ากับ $2 f_m$

กฎของคาร์สัน (Carson ' Rule)

$$B_T = 2 \Delta f + 2 f_m$$

$$= 2\Delta f (1 + [f_m / \Delta f])$$

$$= 2\Delta f (1 + [1 / \beta])$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.13 การคิมอคูเลทสัญญาณ FM

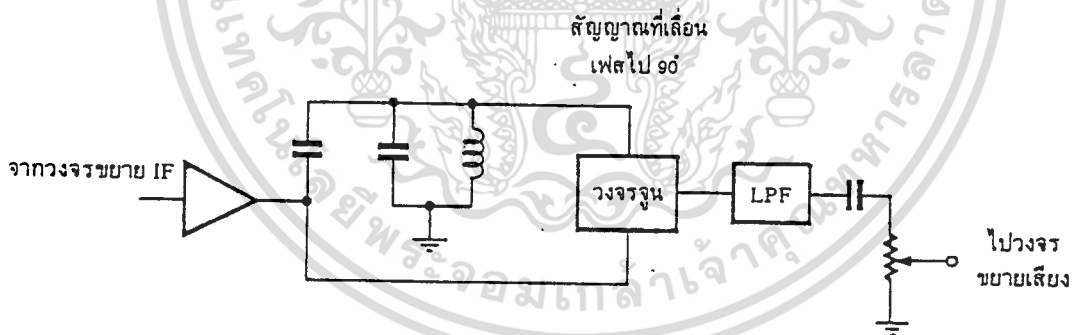
เราสามารถคิมอคูเลทสัญญาณ FM ได้หลายวิธี ได้แก่

1. สโปลดีเทคเตอร์
2. ดีเทคเตอร์ชนิดดับเบิ้ลจูน
3. ฟอสเตอร์ – ซิลิไซด์คริสทาลินเเตอร์
4. เรโซดีเทคเตอร์
5. ควอดราเจอร์ดีเทคเตอร์

แต่ที่นี้จะกล่าวถึงควอดราเจอร์ดีเทคเตอร์ เพราะเป็นวงจรที่ใช้ในโครงการนี้

ควอดราเจอร์ดีเทคเตอร์

วงจรดีเทคเตอร์ชนิดนี้อาศัยหลักการคูณสัญญาณ FM กับสัญญาณ FM ตัวเดิมแต่เลื่อนเฟสไป 90 องศา ผลลัพธ์ที่ได้จะเป็นสัญญาณมอดูเลท (สัญญาณเสียง) จากรูปที่ 2.19 กระแสที่ไหลในคอยล์จะมีเฟสต่างจากแรงดันคร่อมคอยล์อยู่ 90 องศา กระแสนี้จะป้อนไปให้วงจรเรโซแนนซ์ขนาน Z ซึ่งจูนความถี่ไว้ที่ความถี่กลางของสัญญาณ FM แรงดันคร่อมวงจรเรโซแนนซ์จะมีเฟสเลื่อนไปตามความถี่ที่พาหะเบี่ยงเบนไป สัญญาณ FM ที่ผ่านวงจรเรโซแนนซ์จะกลายเป็นสัญญาณ PM หลังจากทีสัญญาณ FM และสัญญาณ PM คูณกัน (ทำงานในช่วงนอนลิเนียร์) จากรูปที่ 2.19 ผลลัพธ์จากการคูณจะเป็นสัญญาณความถี่สูงกับสัญญาณความถี่ต่ำ (คือสัญญาณมอดูเลท) สัญญาณแรกจะถูกกรองทิ้งไปโดยโลพาสฟิลเตอร์ ส่วนที่ได้ออกมาจึงเป็นสัญญาณเสียงตามต้องการ

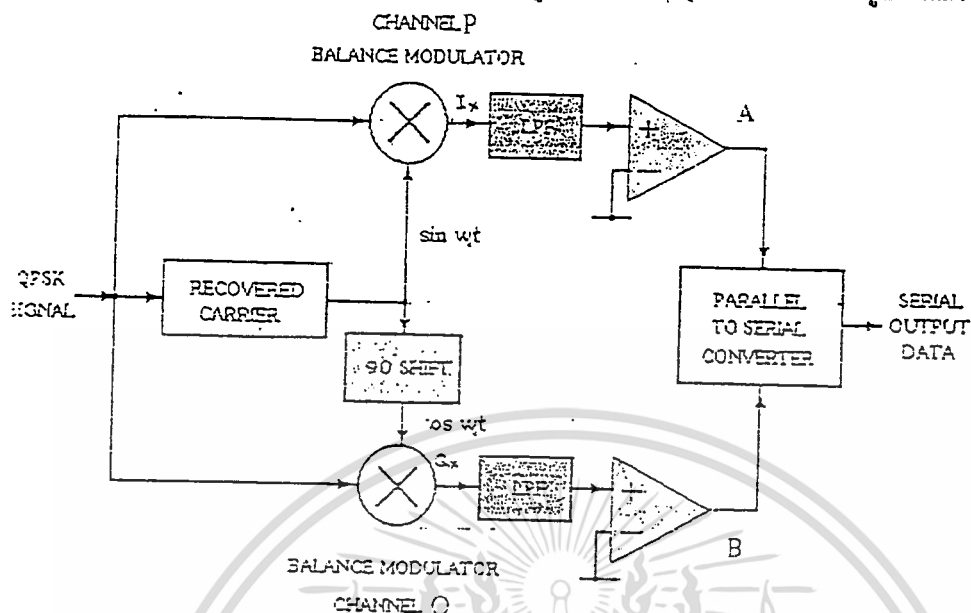


รูปที่ 2.19 วงจรควอดราเจอร์ดีเทคเตอร์

โดยทั่วไปวงจรควอดราเจอร์ดีเทคเตอร์มักจะทำเป็นไอซี ซึ่งจะรวมวงจรขยาย IF วงจรขยายลิมิตเตอร์ และอื่น ๆ ไว้ด้วยในไอซีตัวเดียว โดยต่อคอยล์ซึ่งเลื่อนเฟสไว้ภายนอก ซึ่งในโครงการนี้เราใช้ไอซีเบอร์ TDA7000

2.14 การทำงานของภาคดีมอดูเลเตอร์

ส่วนประกอบหลักที่สำคัญของวงจรภาคดีมอดูเลเตอร์แบบ QPSK แสดงได้ดังรูปที่ 2.20



รูปที่ 2.20 แสดงบล็อกไดอะแกรมภาคดีมอดูเลเตอร์

โดยหลักการทำงานแล้วในภาคดีมอดูเลเตอร์นี้จะมีส่วนของวงจรพินกลับสัญญาณพาหะเป็นส่วนที่สำคัญที่สุดและเป็นหัวใจหลักเพราะวงจรนี้มีหน้าที่ทำให้ได้สัญญาณอ้างอิงหรือสัญญาณพาหะที่มีความถี่และเฟสสัมพันธ์กันกับสัญญาณพาหะที่ใช้ในภาคดีมอดูเลเตอร์แบบ QPSK มากที่สุด ซึ่งวิธีการที่จะทำให้ได้มาซึ่งสัญญาณพาหะดังกล่าวนี้จะมีอยู่หลายวิธีด้วยกัน แต่ที่พบเห็นบ่อยก็คือ แบบ Costas-loop และแบบยกกำลังสี่ เป็นต้น ถัดจากวงจรที่ใช้ในการพินกลับสัญญาณพาหะก็ยังมีวงจรบาลานซ์มอดูเลเตอร์ ซึ่งจะรับเอาสัญญาณ QPSK เข้ามาคูณกับสัญญาณพาหะที่ได้จากวงจรพินกลับสัญญาณพาหะ ผลของภาคคูณจะทำให้ได้สัญญาณออกมาค่าหนึ่ง ซึ่งเมื่อนำไปผ่านวงจรกรองความถี่ต่ำผ่านแล้วก็จะได้สัญญาณที่มีลักษณะเป็นสัญญาณข้อมูลแบบ Non Return to Zero (NRZ) ต่อจากนั้นก็ให้นำเอาสัญญาณดังกล่าวนี้ไปผ่านวงจร Decision Sampling ก็จะได้สัญญาณข้อมูลดิจิทัลแบบเดียวกับที่ส่งออกมาจากภาคมอดูเลเตอร์ และท้ายที่สุดก็ใช้วงจรแปลงข้อมูลจากขนาบเป็นอนุกรม ทำการจัดลำดับข้อมูลเพื่อนำออกไปใช้งานต่อไป

จากบล็อกไดอะแกรมรูปที่ 2.20 ถ้าส่งข้อมูล 11 สัญญาณ QPSK ที่ส่งมาคือ

$$\begin{aligned} \sin(\omega t + 225) \text{ พิจารณาที่แขน I จะได้ } I_1 &= \sin(\omega t + 225) \sin \omega t \\ &= 1/2 [\cos 225 - \cos 2\omega t + 225] \\ &= -0.353 - 1/2 \cos 2\omega t + 225 \end{aligned}$$

สัญญาณ I เมื่อผ่าน LPF จะเหลือเป็นไฟกระแสดตรงเท่ากับ -0.353 V และเมื่อผ่านวงจรคอมพาราเตอร์แล้วจะได้ข้อมูลออกมาเป็น " 1 "

พิจารณาที่แกน Q จะได้ $Q_1 = \sin(\omega t + 225)\cos\omega t$
 $= 1/2[\sin 2\omega t + 225 + \sin 225]$
 $= 1/2\sin 2\omega t + 225 - 0.353$

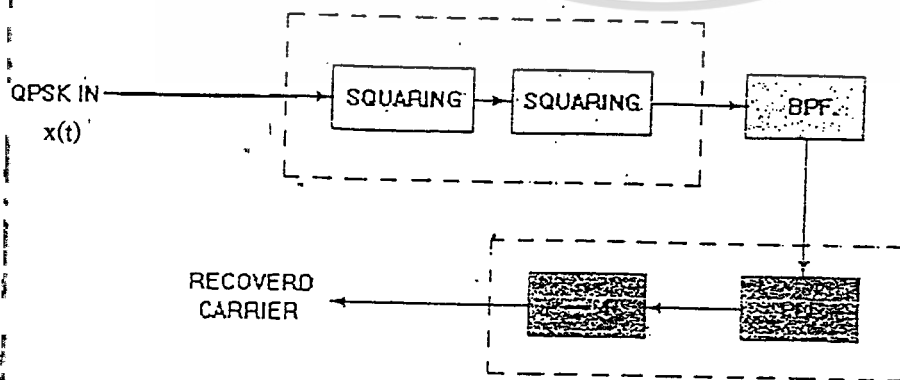
ทำนองเดียวกันเมื่อสัญญาณ Q_1 วงจรโพลาสฟิลเตอร์และคอมพาราเตอร์ข้อมูลจะออกมาเป็น 1 ข้อมูลที่ได้จาก output ของคอมพาราเตอร์ทั้ง 2 จะผ่านวงจรแปลงข้อมูลจากขานานเป็นอนุกรมส่งออกไปยัง output

Received Signal phase	A Output	B Output	Data Output	
			A	B
45°	$\frac{1}{2}\cos 45^\circ = 0.35$	$\frac{1}{2}\cos 45^\circ = 0.35$	0	0
135°	$\frac{1}{2}\cos 45^\circ = 0.35$	$\frac{1}{2}\cos 135^\circ = -0.35$	0	1
225°	$\frac{1}{2}\cos 135^\circ = -0.35$	$\frac{1}{2}\cos 225^\circ = -0.35$	1	1
315°	$\frac{1}{2}\cos 225^\circ = -0.35$	$\frac{1}{2}\cos 315^\circ = -0.35$	1	0

รูปที่ 2.21 ตารางแสดงข้อมูลที่เข้าที่พู่ของภาคตีมอดูเลเตอร์

2.15 การทำงานของภาค Carrier recovery

สัญญาณ QPSK จะถูกป้อนเข้าภาคขกกำลังสี่ ซึ่งสามารถแสดงในรูป 2.22



$$x(t) = \sin [\omega_c t + 2\pi(j-1)/4]$$

$$j = 1, 2, 3, 4$$

เอาที่พหุจากวงจรรยกกำลังสี่ $y(t)$ ที่ได้จะมีค่าเท่ากับ

$$y(t) = [x(t)]^4$$

$$y(t) = \left[\sin \left[\omega_c t + \frac{2\pi(j-1)}{4} \right] \right]^4$$

$$y(t) = \left[\frac{1}{2} \left[1 - \cos 2 \left(\omega_c t + \frac{2\pi(j-1)}{4} \right) \right] \right]^2$$

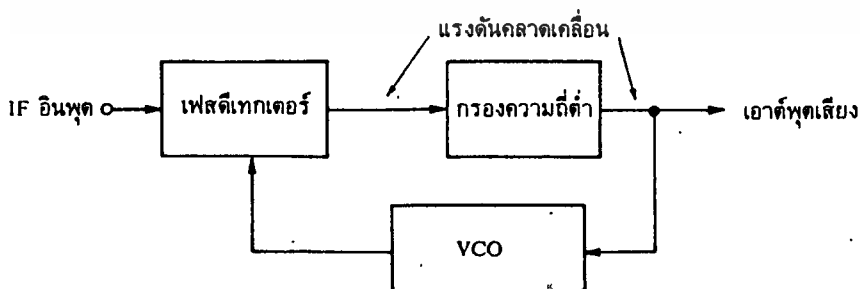
$$y(t) = \frac{1}{4} \left[1 - 2 \cos \left(2\omega_c t + \frac{4\pi(j-1)}{4} \right) \right] + \frac{1}{2} [1 + \cos(4\omega_c t + 2\pi(j-1))]]$$

$$y(t) = \frac{3}{8} - \frac{1}{2} \cos [2\omega_c t + \pi(j-1)] + \frac{1}{8} \cos(4\omega_c t + 2\pi(j-1))$$

สัญญาณ $y(t)$ เมื่อผ่านวงจร Bandpass filter จะได้สัญญาณไซน์ที่มีความถี่ $4\omega_c t$ หลังจากนั้นจะผ่านวงจรหารสี่ก็จะ ได้สัญญาณ Carrier

2.16 หลักการทำงานเบื้องต้นของเฟสล็อกคัลป์

ประกอบด้วยเฟสดีเทกเตอร์ ฟีดแบ็ค และออสซิลเลเตอร์ที่ควบคุมความถี่ด้วยแรงดัน (VCO) โดย VCO นี้จะออสซิลเลตที่ความถี่อินพุท IF วงจรเฟสดีเทกเตอร์ จะทำหน้าที่เปรียบเทียบความถี่ของสัญญาณอินพุทกับสัญญาณจาก VCO ผลลัพธ์ที่ได้จะเป็นค่าแรงดันคลาดเคลื่อน โดยจะเป็นสัดส่วนกับผลต่างของความถี่ทั้งสอง และแรงดันนี้จะถูกนำไปกรองด้วย LPF เพื่อกำจัดความถี่สูง ๆ ออกไป นิยมเรียกเฟสดีเทกเตอร์นี้ ว่า ลูปเฟสดีเทกเตอร์ ซึ่งจะเป็นตัวกำหนดคุณสมบัติของวงจร PLL และเมื่อผ่านวงจร LPF แล้วจะนำแรงดันนี้ ไปควบคุมความถี่ของ VCO เช่น เมื่อความถี่อินพุทสูงขึ้น แรงดันคลาดเคลื่อนจะเกิดขึ้น และจะถูกนำไปบังคับ VCO ให้ออสซิลเลตที่ความถี่สูงขึ้นเพิ่มตามความถี่อินพุทเพื่อลบล้างความถี่อินพุท



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการ **รูปที่ 2.23 วงจรเฟสล็อกคัลป์** ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

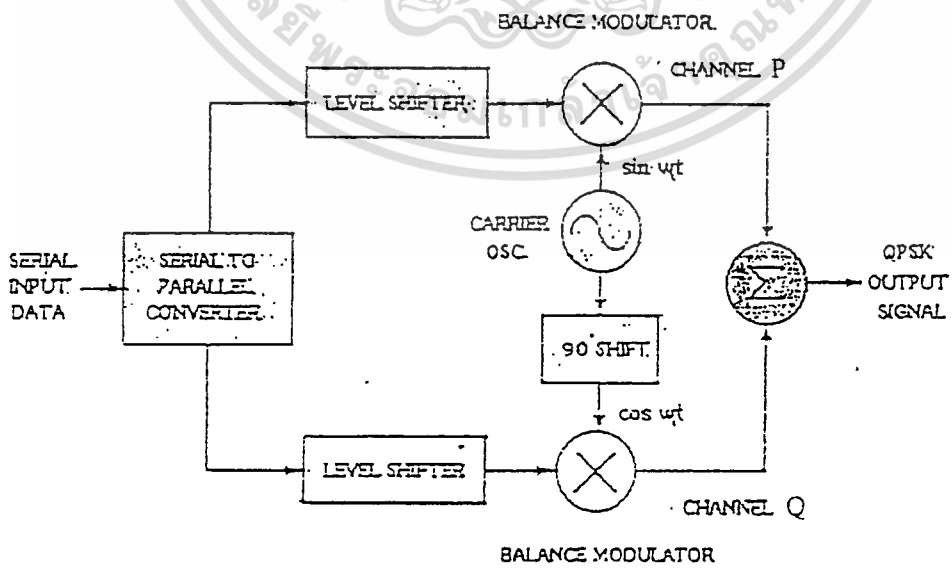
บทที่ 3

การคำนวณและการสร้าง

3.1 การออกแบบวงจรทางภาคส่ง

Quadrature Phase Shift Keying (QPSK) บางครั้งเรียกว่า Quaternary Phase Shift Keying เป็นอีกรูปแบบหนึ่งของการมอดูเลตในเชิงมุม (Angle Modulation) หรือการมอดูเลตที่มีการเปลี่ยนแปลงทางมุมนั่นเอง QPSK เป็นเทคนิคหนึ่งของการแปลงสัญญาณ (Encode) แบบ M-Array ที่มี $M=4$ (ความหมายของคำว่า Quaternary ก็คือ 4 นั่นเอง) ซึ่งเอาท์พุททั้ง 4 เฟสของ QPSK ที่ออกมาจะมีความถี่เพียงความถี่เดียวเท่านั้น และเนื่องจากการเปลี่ยนแปลงของเฟสที่แตกต่างกันถึง 4 เฟส ดังนั้นจึงต้องมีเงื่อนไขของอินพุทที่จะนำไปมอดูเลชันกับความถี่คลื่นพาห์อยู่ 4 เงื่อนไขด้วยกันแต่สัญญาณดิจิทัลที่จะนำมาเป็นอินพุทเพื่อทำการมอดูเลชันแบบ QPSK นั้นเป็นสัญญาณแบบไบนารี ที่มีเงื่อนไขเพียง 2 เงื่อนไขเท่านั้นคือ "0" และ "1" ดังนั้นในการที่จะทำสัญญาณ ไบนารีให้มีเงื่อนไขที่ต่างกันถึง 4 เงื่อนไขนั้น เราจะต้องจัดสัญญาณ ไบนารีเป็น 4 กลุ่ม คือ 00, 01, 10 และ 11 แต่ละกลุ่มจะมีสัญญาณ ไบนารีอยู่ 2 บิต ซึ่งเราจะเรียกว่า ไคบิต (dibit) แต่ละ ไคบิต เมื่อนำไปทำการมอดูเลชันแล้วนั้น จะมีความแตกต่างของเฟสออกมา 4 เฟสด้วยกัน เพราะฉะนั้นสรุปได้ว่า เมื่อนำหนึ่ง ไคบิต ไปทำการมอดูเลต เราก็จะได้เอาท์พุทออกมามากหนึ่งเอาท์พุท ดังนั้นอัตราการเปลี่ยนแปลงของเอาท์พุทหรือที่เรียกว่า บอดเรท (Baud Rate) นั้นจะมีค่าเท่ากับครึ่งหนึ่งของอัตราบิต (Bit rate) ของอินพุทที่นำมามอดูเลตนั่นเอง

จากรูปที่ 3.1 เป็นบล็อกไดอะแกรมพื้นฐานของ QPSK มอดูเลชัน สัญญาณของข้อมูล ไคบิต A ซึ่งเป็นข้อมูลแบบอนุกรมจะถูกแยกด้วยวงจรแยกบิตให้กลายเป็นข้อมูลแบบขนานบิตแรกจะถูกส่งเข้าเพื่อทำการมอดูเลตกับสัญญาณคลื่นพาห์ชายเวฟ 1800 Hz ส่วนอีกบิตหนึ่งจะถูกส่งเข้าเพื่อทำการมอดูเลต กับสัญญาณคลื่นพาห์ 1800 Hz ที่ชิปเฟสไป 90 องศาเช่นกัน

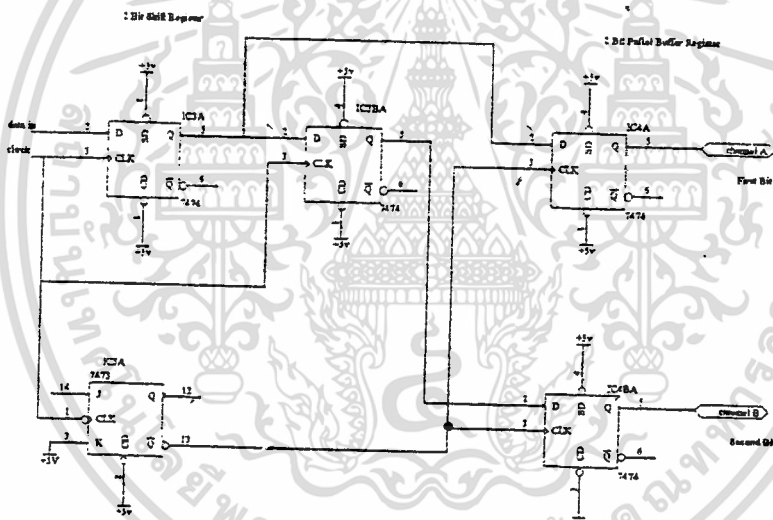


รูปที่ 3.1 บล็อกไดอะแกรม QPSK Modulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรแยกบิต (Bit Splitter)

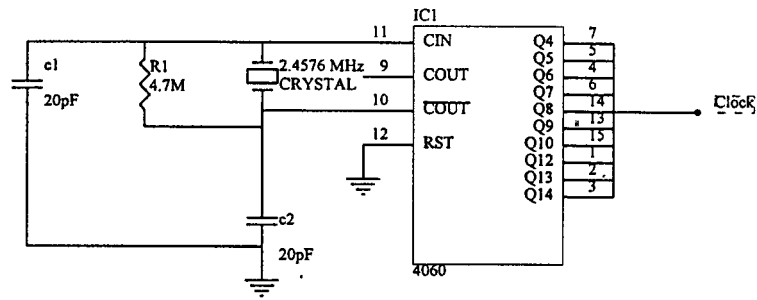
วงจรแยกบิตทำหน้าที่ในการแยกบิตของข้อมูลที่เข้ามาทางด้านอินพุต (data in) ซึ่งเป็นแบบอนุกรม แยกออกเป็นแบบขนาน 2 บิตออกทางด้านเอาต์พุต โดยทำงานตามสัญญาณนาฬิกาซึ่งถูกสร้างจากคริสตอล ในการผลิตความถี่ โดยผ่านวงจรหารความถี่เพื่อให้ได้ความถี่ตามต้องการ ความถี่ของสัญญาณนาฬิกาที่ใช้คือ 2,400 เฮิรท์ หลักการทำงานของวงจรก็คือ เมื่อข้อมูลถูกส่งเข้ามา ข้อมูลจะถูกโหลดเมื่อสัญญาณนาฬิกาเป็นขอบขาขึ้น ข้อมูลก็จะไปปรากฏที่ Q ของ IC_{3A} และจะถูกโหลดต่อไปยัง IC_{3B} ซึ่งจะทำงานในลักษณะเหมือนรีจิสเตอร์ และในขณะที่เดียวกันสัญญาณนาฬิกาจะถูกนำไปหารให้เหลือ 1,200 เฮิรท์ โดย IC_{5A} เป็น JK flipflop ทำงานลักษณะเป็น Toggle แล้วนำเอาความถี่ 1,200 เฮิรท์ ที่ได้เป็นสัญญาณนาฬิกาของ IC_{4A} และ IC_{4B} เมื่อข้อมูลถูกส่งมารอที่อินพุตของ IC_{4A} และ IC_{4B} ข้อมูลก็จะถูกส่งออกไปที่เอาต์พุตครั้งละ 2 บิต เพื่อนำเอาข้อมูลไปมอดูเลทกับสัญญาณคลื่นพาห้ที่ได้จากภาคส่งต่อไป



รูปที่ 3.2 วงจรแยกบิต (Bit splitter)

3.3 วงจรสร้างสัญญาณนาฬิกาความถี่ 2.4 kHz

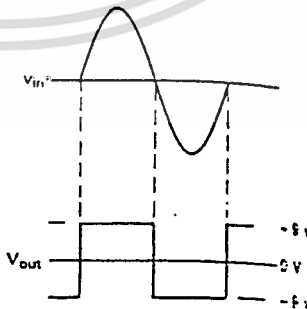
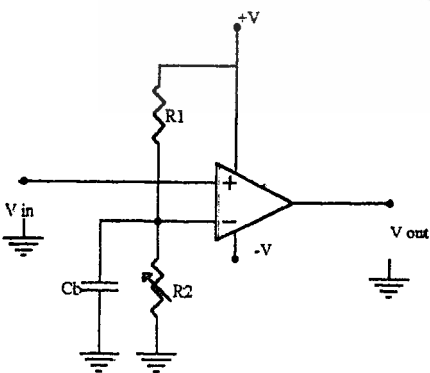
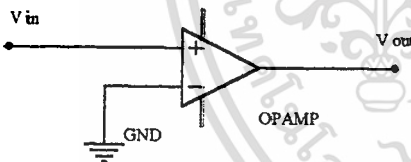
ความถี่อ้างอิงจะมีค่าเท่ากับอัตราเร็วในการส่งข้อมูล 2400 bps ความถี่อ้างอิงที่ต้องการ สามารถสร้างได้จากคริสตอล 2.4576 MHz โดยนำความถี่มาหาร ด้วยวงจรรวมเบอร์ 4060 ตระกูลซีมอสเป็นวงจรมับไบนารี 14 หลักร และ ออสซิลเลเตอร์ในตัวใช้ไฟ 12 V โดยความถี่ออสซิลเลเตอร์จะถูกควบคุมด้วยขา 10 และ 11 ของ 4060 โดยเอาต์พุตของ 4060 เราเลือก Q₁₀ ซึ่งจะทำการหารความถี่ 2.4576 MHz ด้วย 1024 ซึ่งจะได้อาพุทที่ขา 4 เป็นความถี่ 2.4 kHz เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงวงจรสร้างสัญญาณนาฬิกาความถี่ 2.4 kHz

3.4 วงจรเปรียบเทียบ (Comparator)

วงจรเปรียบเทียบเป็นวงจรอย่างง่ายที่ใช้เปรียบเทียบค่าความต่างศักย์ 2 ค่า และแสดงความสัมพันธ์ระหว่างค่าความต่างศักย์ทั้ง 2 ค่าทางเอาต์พุต ตามปกติแล้วใช้วงจรเปรียบเทียบในการเปรียบเทียบค่าโวลเตจที่ไม่คงที่ทั้ง 2 ค่าซึ่งกันและกัน เช่น เปรียบเทียบสัญญาณขานวน์เวฟ 2 สัญญาณ นอกจากนี้ยังใช้วงจรเปรียบเทียบสัญญาณโวลเตจที่ไม่คงที่กับค่าแรงดันไฟตรงอ้างอิงอีกด้วย



3.4 วงจรเปรียบเทียบ

รูปที่ 3.5 รูปแสดงการทำงานของวงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเปรียบเทียบส่วนใหญ่ใช้ในวงจรประยุกต์ดิจิทัล ดังรูปที่ 3.5 วงจรดิจิทัลจะทำงานเมื่อสัญญาณขาอินพุตมีค่าแอมพลิจูดสูงกว่าค่าโวลเตจอ้างอิง

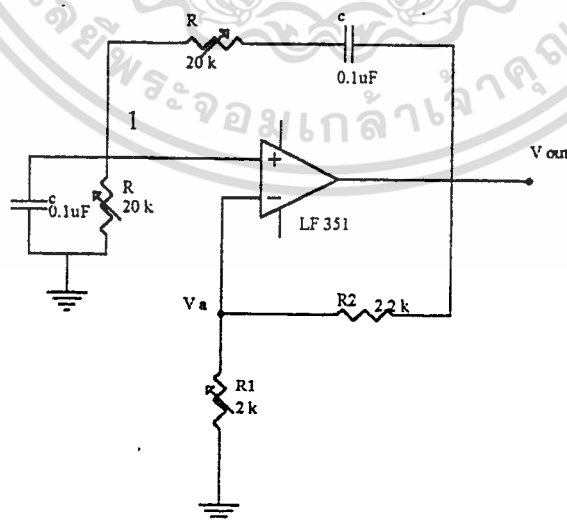
ในระบบดิจิทัลต้องการสัญญาณอินพุตสแควร์เวฟ เมื่อสัญญาณที่เข้าวงจรเปรียบเทียบมีค่าสูงกว่าโวลเตจอ้างอิง วงจรเปรียบเทียบจะถูกจัดไว้ระหว่างสัญญาณอินพุตจากแหล่งกำเนิดคิกคาบกับสัญญาณสแควร์เวฟที่เข้าระบบดิจิทัล ที่ขาอินเวอร์ตของวงจรเปรียบเทียบจะถูกต่อเข้ากับแรงดันอ้างอิง เมื่อสัญญาณที่ขาอนอินเวอร์ตมีค่าสูงกว่าโวลเตจอ้างอิง เอาท์พุทที่ออกมาจากวงจรเปรียบเทียบจะมีค่าแรงดันสูงคงที่ไปเรื่อยๆ จนกว่าสัญญาณอินพุตที่ขาอนอินเวอร์ตมีค่าต่ำกว่าโวลเตจอ้างอิง แล้วเอาท์พุทจะตกมาอยู่ระดับแรงดันไฟฟ้าต่ำ

จากวงจรเปรียบเทียบในรูปที่ 3.7 เรากำหนดค่าโวลเตจอ้างอิงได้โดยการปรับค่า R2 แต่ในวงจรที่เราใช้ต้องการแปลง สัญญาณขาอินพุตให้เป็นสแควร์เวฟ ดังนั้นค่าโวลเตจอ้างอิงที่ใช้จึงต้องมีค่าเท่ากับ 0 โวลต์ ดังนั้นเราจึงต้องทำเปิดวงจร (Open Circuit) R1 และลัดวงจร (Short Circuit) Cb หรือ R2

ที่เราต้องทำการเปลี่ยนระดับของสัญญาณ เพื่อให้สามารถทำการมอดูเลทแบบ QPSK ได้ ซึ่งจะแสดงให้เห็นต่อไปในส่วนวงจรมอดูเลเตอร์ และ วงจรรวมสัญญาณ

3.5 วงจรวินบริดจ์ออสซิลเลเตอร์

วงจรวินบริดจ์ออสซิลเลเตอร์นี้ประกอบด้วยวงจรส่วนที่เป็นลีดแล็ก ดังนั้นเฟสที่เลื่อนแบบลป (lag) จะอยู่ด้านความถี่สูง และเฟสที่เลื่อนแบบบวค (lead) จะอยู่ด้านความถี่ต่ำซึ่งสามารถดูได้จากรูปวงจรลีดแล็ก ประกอบด้วย RC ที่ขนานกันและต่ออนุกรมกับ RC ที่ต่ออนุกรมกันที่ความถี่เฉพาะค่าหนึ่งที่เลื่อนจะมีค่าเท่ากับ 0 องศาที่แสดงว่าวงจรป้อนกลับถูกต่อเข้ากับออปแอมป์ที่ขาอินพุตอนอินเวอร์ต



รูปที่ 3.6 วงจรวินบริดจ์ออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า... ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KCL node1;

$$\frac{V_{out} - V_a}{R_2} = \frac{V_a - 0}{R_1}$$

$$\frac{V_{out}}{R_2} = V_a \left(\frac{1}{R_2} + \frac{1}{R_1} \right)$$

$$\frac{V_{out}}{V_a} = \frac{R_2 + R_1}{R_1} = A$$

คิดในส่วนที่เป็นการป้อนกลับ (feed back) $f = V_s / V_{out}$

ใช้กฎการแบ่งแรงดัน

$$V_s = V_{out} * \left(\frac{Z_p}{Z_p + Z_s} \right)$$

ดังนั้น

$$f = \frac{Z_p}{Z_p + Z_s}$$

โดย

$$Z_p = R // Z_c = \frac{R}{1 + sRC}$$

$$Z_s = R + Z_c = R + \frac{1}{sC} = \frac{sRC + 1}{sC}$$

$$\frac{Z_p}{Z_p + Z_s} = \frac{1}{\left[j\omega RC - \frac{1}{\omega RC} \right] + 3}$$

ค่า loop gain

$$= Af$$

$$= \left(\frac{R_2 + R_1}{R_1} \right) \left(\frac{1}{j\left(\omega RC - \frac{1}{\omega RC} \right) + 3} \right)$$

$$= \frac{1 + \frac{R_2}{R_1}}{j\left(\omega RC - \frac{1}{\omega RC} \right) + 3}$$

เงื่อนไขการออสซิลเลท

1. ค่า loop gain จะต้องเป็นจำนวนจริง นั่นคือ ค่าเฟส = 0

ให้ค่า ω ที่ทำให้เงื่อนไขนี้เป็นจริง = ω_0

$$\omega_0 RC - \frac{1}{\omega_0 RC} = 0$$

$$\omega_0 = \frac{1}{RC} \quad (3.1)$$

2. ขนาดของ loop gain = 1 ดังนั้น

$$\frac{1 + \frac{R_2}{R_1}}{3} = 1$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$1 + \frac{R_2}{R_1} = 3$$

$$\frac{R_2}{R_1} = 2$$

ดังนั้น $R_2 = 2R_1$ (3.2)

ต้องการความถี่ออสซิลเลตที่ 1.8 kHz จากสมการ 3.2 ถ้าเลือกค่า $R_1 = 10 \text{ k}\Omega$ จะต้องใช้

$$R_2 = 20 \text{ k}\Omega$$

จากสมการ 3.1

$$2\pi f_0 = \frac{1}{RC}$$

$$RC = \frac{1}{2\pi f_0}$$

; แทนค่า $f_0 = 1.8 \text{ kHz}$ และเลือก $C = 0.1 \mu\text{F}$

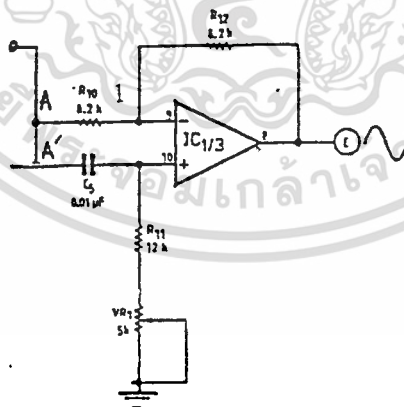
ดังนั้น

$$R = \frac{1}{2\pi \times 1.8 \times 10^3 \times 0.1 \times 10^{-6}}$$

$$= 884 \Omega$$

3.6 วงจรเลื่อนเฟส (Phase Shift Circuit)

จากรูป 3.7 เราสามารถส่วนวงจรได้ดังนี้



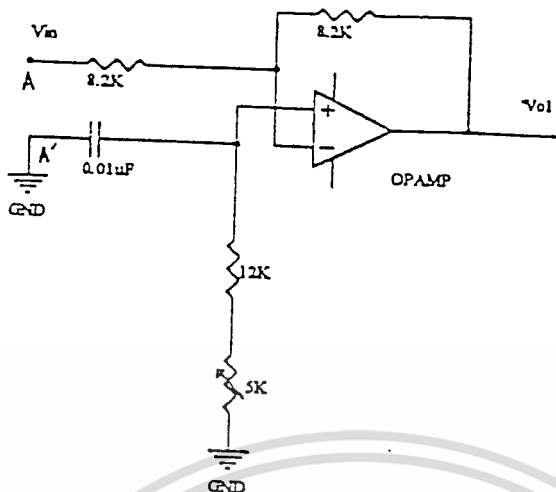
รูป 3.7 วงจรเลื่อนเฟส

จากวิธีซูเปอร์โพสิชัน (Superposition)

กรณีแรก ให้ขาของตัวเก็บประจุ $0.01 \mu\text{F}$ ที่ต่อขาอินเวอร์ติ้ง (Inverting) ลงกราวด์ดังนั้นจึงมีเพียงสัญญาณอินพุตเข้าที่ขาความต้านทาน $8.2 \text{ k}\Omega$ ที่ต่อกับขาอินเวอร์ติ้ง (Noninverting) ดังรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 รูปวงจรเลื่อนเฟสเมื่อป้อนสัญญาณเข้าที่ขา A และขา A' ลงกราวด์ กำหนดให้ R คือความต้านทาน 12 kΩ ตัวต้านทานปรับค่าได้ 5 kΩ กำหนดให้ Z เป็นอิมพีแดนซ์ (Impedance) รวมทั้งขานอนอินเวอร์ตัง

$$Z = \frac{1}{1/R + j\omega C}$$

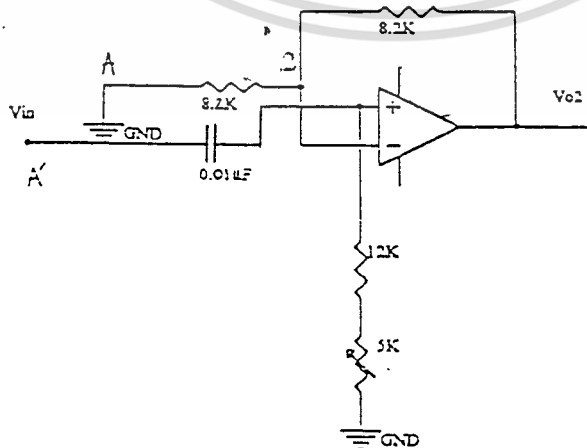
จากการวิเคราะห์โหนด

โหนด 1
$$\frac{V_1 - V_{in1}}{8.2k} + \frac{V_1 - V_{o1}}{8.2k} = 0 \quad (3.3)$$

จากรูปที่ 3.8
$$\frac{V_1}{Z} = 0 \quad \therefore V_1 = 0$$

แทนค่า $V_1 = 0$ ในสมการ 3.3 ได้ $V_{in1} = -V_{o1}$ นั่นคือ $V_{o1} / V_{in1} = -1$ (3.4)

กรณีที่ 2 ตรงกันข้ามกับกรณีแรกคือ ให้ขาของตัวต้านทาน 8.2 กิโลโห์ม ที่ต่อกับขาอินเวอร์ตังลงกราวด์ มีเพียงสัญญาณอินพุตเข้าที่ขาของตัวเก็บประจุ 0.01 ไมโครฟารัดดังรูป 3.9



รูปที่ 3.9 รูปวงจรเลื่อนเฟสเมื่อป้อนสัญญาณเข้าที่ขา A' และขา A ลงกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก KCL : Node 2

$$\frac{V_2 - 0}{8.2k} + \frac{V_2 - V_{o2}}{8.2k} = 0$$

$$\therefore V_2 = V_{o2}/2 \quad (3.5)$$

Node 3: $\frac{(V_2 - V_{in2})}{Z_C} + \frac{V_{o2}}{R} = 0$

แทนค่า V_2 จากสมการ 3.5 จะได้

$$\frac{(V_{o2} - V_{in2})}{2} j\omega C + \frac{V_{o2}}{2R} = 0$$

$$V_{o2} \frac{(j\omega C + 1)}{2} = (j\omega C) V_{in2}$$

$$\therefore \frac{V_{o2}}{V_{in2}} = \frac{4R(j\omega C)}{2Rj\omega C + 2} = \frac{2j\omega C}{j\omega C + 1} \quad (3.6)$$

$$V_{o_{รวม}} = V_{o1} + V_{o2} \text{ และ } V_{in1} = V_{in2} = V_{in}$$

จากสมการที่ 3.4 และ 3.6

$$: V_{o1} = -V_{in1}$$

$$V_{o2} = \frac{2j\omega C}{j\omega C + 1} V_{in2}$$

$$\therefore \frac{-V_o}{V_{in}} = \frac{-1 + 2j\omega C}{j\omega C + 1} \frac{R}{R}$$

$$= \frac{j\omega C - 1/R}{j\omega C + 1/R} \frac{(j\omega C - 1/R)}{(j\omega C - 1/R)}$$

$$= \frac{1 - \omega^2 C^2 - 2j\omega C}{R^2} \frac{R}{R}$$

$$\frac{-V_o}{V_{in}} = \frac{\omega^2 C^2 + 1}{R^2}$$

$$\therefore \left| \frac{V_o}{V_{in}} \right| = \frac{\sqrt{(1/R^2 - \omega^2 C^2)^2 + (-2j\omega C/R)^2}}{\sqrt{(\omega^2 C^2 + 1/R^2)}} \quad (3.7)$$

$$\theta = \tan^{-1} \frac{-2\omega C}{R} \quad (3.8)$$

$$\frac{1}{1 - \omega^2 C^2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ R² เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาตามค่าอุปกรณ์ต่าง ๆ ของวงจรกับสมการ 3.7 และ 3.8

$$\frac{4\omega^2 C^2}{R^2} = \frac{4(2\pi 1000)^2 (0.01 \cdot 10^{-5})^2}{((12 + VR) \cdot 10^3)^2} \approx 0 \quad (\text{ค่าน้อยมาก})$$

ค่า $1/R^2$ มีค่าน้อยมาก

$$\left| \frac{V_o}{V_{in}} \right| \approx \left| \frac{-\omega^2 C^2}{\omega^2 C^2} \right| \approx 1$$

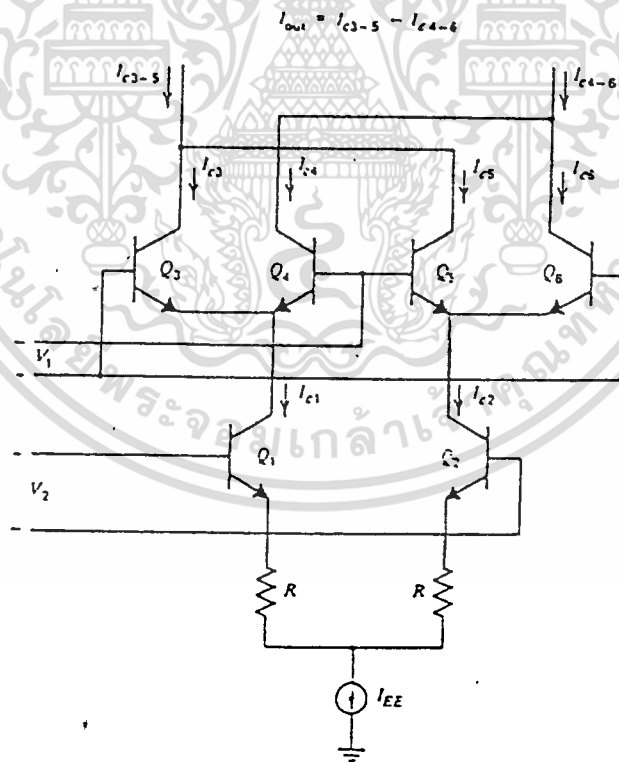
$$\theta = \tan^{-1} \frac{0}{0} = 90^\circ \text{ องศา หาค่าไม่ได้}$$

3.7 Gilbert Multiplier Cell

เป็นวงจรคูณสัญญาณ สามารถนำไปทำเป็นวงจร Balance Modulator ได้สัญญาณเอาต์พุตเป็น DSB-SC : Double Side Band - Suppress Carrier หรือจะนำไปทำเป็นวงจรมอดูเลเตอร์ของสัญญาณ AM แบบ DSB : Double Side Band

ที่มาของ

$$I_E = \frac{I}{1 + \exp\left(\frac{V_{B1} - V_{B2}}{V_T}\right)}$$



รูปที่ 3.10 Gilbert Multiplier Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_C = I_s \exp(V_{BE} / V_T)$$

$$I_{E1} = \frac{I_s}{\alpha} \exp\left(\frac{V_{B1} - V_E}{V_T}\right)$$

$$I_{E2} = \frac{I_s}{\alpha} \exp\left(\frac{V_{B2} - V_E}{V_T}\right)$$

I_s : Saturation Current ของ T_R

$$\frac{I_{E1}}{I_{E2}} = \exp\left(\frac{V_{B1} - V_{B2}}{V_T}\right)$$

$$1 + \frac{I_{E1}}{I_{E2}} = 1 + \exp\left(\frac{V_{B1} - V_{B2}}{V_T}\right)$$

$$\frac{I_{E2}}{I_{E1} + I_{E2}} = \frac{1}{1 + \exp\left(\frac{V_{B1} - V_{B2}}{V_T}\right)}$$

$$I_{E1} + I_{E2} = I$$

$$\therefore I_{E2} = \frac{I}{1 + \exp\left(\frac{V_{B1} - V_{B2}}{V_T}\right)}$$

$$\therefore I_{E1} = \frac{I}{1 + \exp\left(\frac{V_{B2} - V_{B1}}{V_T}\right)}$$

ในวงจร Gilbert cell ให้ $V_{B1} - V_{B2} = V_C$

$$I_1 = \frac{I_5}{1 + \exp\left(\frac{-V_C}{V_T}\right)}, I_2 = \frac{I_5}{1 + \exp\left(\frac{V_C}{V_T}\right)}$$

$$I_3 = \frac{I_6}{1 + \exp\left(\frac{V_C}{V_T}\right)}, I_4 = \frac{I_6}{1 + \exp\left(\frac{-V_C}{V_T}\right)}$$

$$I_5 = \frac{I_Q}{1 + \exp\left(\frac{-V_{in}}{V_T}\right)}, I_6 = \frac{I_Q}{1 + \exp\left(\frac{V_{in}}{V_T}\right)}$$

แทนค่า I_5, I_6 ลงใน I_1, I_2, I_3, I_4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_1 = \frac{I_Q}{\left[1 + \exp\left(\frac{-V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{-V_C}{V_T}\right)\right]}$$

$$I_2 = \frac{I_Q}{\left[1 + \exp\left(\frac{-V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_C}{V_T}\right)\right]}$$

$$I_3 = \frac{I_Q}{\left[1 + \exp\left(\frac{V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_C}{V_T}\right)\right]}$$

$$I_4 = \frac{I_Q}{\left[1 + \exp\left(\frac{V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{-V_C}{V_T}\right)\right]}$$

$$I_A = I_1 + I_3$$

$$I_B = I_2 + I_4$$

$$\Delta I = I_A - I_B$$

$$\begin{aligned} \Delta I &= \frac{I_Q}{\left[1 + \exp\left(\frac{-V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{-V_C}{V_T}\right)\right]} + \frac{I_Q}{\left[1 + \exp\left(\frac{V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_C}{V_T}\right)\right]} \\ &\quad - \frac{I_Q}{\left[1 + \exp\left(\frac{-V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{V_C}{V_T}\right)\right]} - \frac{I_Q}{\left[1 + \exp\left(\frac{V_{in}}{V_T}\right)\right] \left[1 + \exp\left(\frac{-V_C}{V_T}\right)\right]} \\ &= \frac{I_Q}{\left[1 + \exp\left(\frac{-V_{in}}{V_T}\right)\right]} \left\{ \frac{1}{\left[1 + \exp\left(\frac{-V_C}{V_T}\right)\right]} - \frac{1}{\left[1 + \exp\left(\frac{V_C}{V_T}\right)\right]} \right\} \\ &= \frac{-I_Q}{\left[1 + \exp\left(\frac{V_C}{V_T}\right)\right]} \left\{ \frac{1}{\left[1 + \exp\left(\frac{-V_{in}}{V_T}\right)\right]} - \frac{1}{\left[1 + \exp\left(\frac{V_{in}}{V_T}\right)\right]} \right\} \\ &= \left[\frac{1}{1 + \exp\left(\frac{-V_{in}}{V_T}\right)} - \frac{1}{1 + \exp\left(\frac{-V_{in}}{V_T}\right)} \right] \left[\frac{I_Q}{1 + \exp\left(\frac{-V_C}{V_T}\right)} - \frac{I_Q}{1 + \exp\left(\frac{V_C}{V_T}\right)} \right] \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= I_Q \left[\tanh\left(\frac{V_{in}}{2V_T}\right) \right] \left[\tanh\left(\frac{V_C}{2V_T}\right) \right]$$

ถ้า $V_m, V_C \ll V_T$ จะได้ว่า $\tanh\left(\frac{V_{in}}{2V_T}\right) \approx \frac{V_{in}}{2V_T}$

hyperbolic function คือ $\tanh x = x - \frac{x^3}{3}$

$$x = \frac{V_{in}}{2V_T} \ll 1$$

$$\therefore \frac{x^3}{3} \text{ น้อยมากจนตัดทิ้งไปได้}$$

$$\therefore \tanh x \approx x$$

$$\therefore V_o = I_{out} * R_L \left(\frac{V_{in}}{2V_T}\right) \left(\frac{V_C}{2V_T}\right)$$

ให้ $V_{in} = V_m \sin \omega_m t$

$$V_C = V_C \sin \omega_c t$$

ดังนั้น

$$V_o = \frac{I_Q R_L V_C V_m}{4V_T^2} \sin \omega_m t \sin \omega_c t$$

จาก $\sin A \sin B = \frac{1}{2} \{ \cos(A - B) - \cos(A + B) \}$

$$\therefore V_o = \frac{I_Q R_L V_C V_m}{8V_T^2} \{ \cos(\omega_c - \omega_m)t - \cos(\omega_c + \omega_m)t \}$$

V_o ที่ได้ก็คือสัญญาณ DSB - SC

แต่ถ้ากำหนดให้ $V_{in} = V_{DC} + V_m \sin \omega_m t$

$$V_C = V_C \sin \omega_c t$$

$$V_o = \frac{I_Q R_L}{4V_T^2} \{ [V_{DC} + V_m \sin \omega_m t] V_C \sin \omega_c t \}$$

$$= \frac{I_Q R_L}{4V_T^2} \{ V_{DC} V_C \sin \omega_c t + V_m V_C \sin \omega_m t \sin \omega_c t \}$$

$$V_o = \frac{I_Q R_L}{4V_T^2} \left\{ V \sin \omega_c t + \frac{V_m V_C}{2} (\cos(\omega_c - \omega_m)t + \cos(\omega_c + \omega_m)t) \right\}$$

$$V = V_{DC} V_C$$

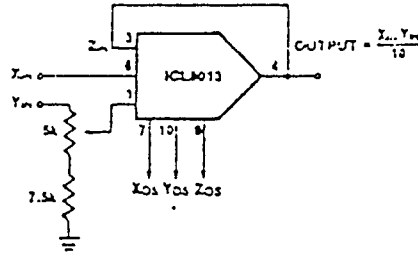
V_o ที่ได้ก็คือสัญญาณคลื่น AM แบบ DSB

ข้อเสียของ Gilbert Multiplier Cell คือ ค่า V_m ที่ใช้มีค่าจำกัด ซึ่งพิจารณาได้จากเงื่อนไข $\frac{V_m}{V_T} \ll 1$

ดังนั้น Gilbert Multiplier Cell จึงมีข้อจำกัดในการใช้งาน ที่ $V_T = 25mV$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

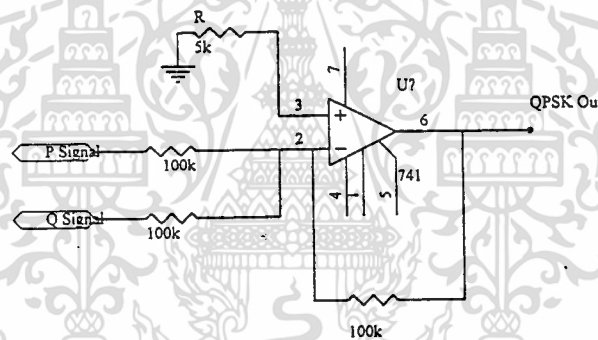
.ในโครงการนี้ใช้ ICL8013 ทำหน้าที่เป็นวงจร Balance Modulator ดังรูป



รูปที่ 3.11 แสดงการใช้ ICL8013 ทำหน้าที่เป็น Balance Modulator

3.8 วงจร Summing Amplifier

หลังจากที่เราได้สัญญาณ ซึ่งเป็นการมอดูเลทระหว่างสัญญาณ Carrier Sine กับสัญญาณข้อมูล (สัญญาณ Q) และระหว่าง Carrier Cosine กับสัญญาณข้อมูล (สัญญาณ I) แล้ว จะนำสัญญาณทั้งสองมารวมกัน โดยวงจร Summing Amp แล้วกลับเฟสสัญญาณอีก 180° สัญญาณเอาต์พุตที่ได้ก็คือ สัญญาณ QPSK นั้นเอง ซึ่งมีเฟสต่าง ๆ กันไปตามข้อมูลที่เข้ามาออดูเลท วงจร Summing Amp แสดงได้ดังรูปที่ 3.12



รูป 3.12 วงจร Summing Amplifier

สัญญาณ QPSK ที่ผ่านการมอดูเลทแล้วนำมารวมกันโดยผ่านวงจร Summing Amplifier นั้น สามารถแสดงได้โดยสมการต่อไปนี้

ให้สัญญาณข้อมูลที่เข้ามาออดูเลทที่ขั้วแชนแนล P มีค่าเป็น A

ให้สัญญาณข้อมูลที่เข้ามาออดูเลทที่ขั้วแชนแนล Q มีค่าเป็น B

ให้สัญญาณคลื่นพาหะที่ขั้วแชนแนล P เป็น $\cos \omega_c t$ สัญญาณคลื่นพาหะที่ขั้วแชนแนล Q ก็จะเป็น $-\sin \omega_c t$ (เลื่อนเฟสไป 90 องศา)

ดังนั้น เราจะได้สัญญาณที่มอดูเลททางขั้วแชนแนล P = $A \cos \omega_c t$

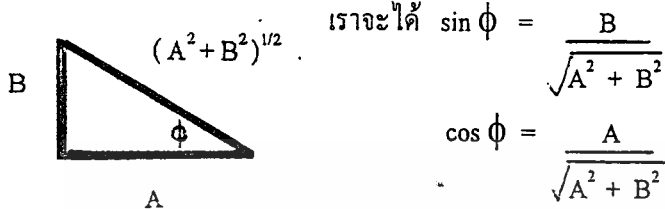
สัญญาณที่มอดูเลททางขั้วแชนแนล Q = $-B \sin \omega_c t$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อผ่านวงจร Summing Amplifier แล้ว จะได้

$$\begin{aligned} \text{QPSK Signal} &= A \cos w_c t - B \sin w_c t \\ &= (\sqrt{A^2 + B^2}) \left[\frac{A \cos w_c t}{\sqrt{A^2 + B^2}} - \frac{B \sin w_c t}{\sqrt{A^2 + B^2}} \right] \quad (3.9) \end{aligned}$$

ถ้าเราพิจารณา สามเหลี่ยมมุมฉาก ที่มีด้านประกอบมุมฉากยาว A และ B และมีมุม ϕ ดังรูป



$$\text{เราจะได้ } \sin \phi = \frac{B}{\sqrt{A^2 + B^2}}$$

$$\cos \phi = \frac{A}{\sqrt{A^2 + B^2}}$$

ถ้าสมมติให้ $w_c t = \theta$

นำค่าที่ได้นี้ไปแทนใน สมการ 3.9 แล้วจัดรูปใหม่ จะได้

$$\text{QPSK Signal} = (\sqrt{A^2 + B^2}) [\cos \theta \cos \phi - \sin \theta \sin \phi]$$

จากสูตรทางตรีโกณ เราสามารถยุบสมการข้างบนได้เป็น

$$\text{QPSK Signal} = (\sqrt{A^2 + B^2}) [\cos(\theta + \phi)]$$

จากสมการ เราจะสังเกตได้ว่า $\sqrt{A^2 + B^2}$ คือแอมพลิจูดของสัญญาณ QPSK

ถ้าเราพิจารณาที่ $\cos(\theta + \phi)$ เทียบกับ สัญญาณคลื่นพหุก่อนที่จะทำการมอดูเลต $\cos \theta$ จะเห็นว่า

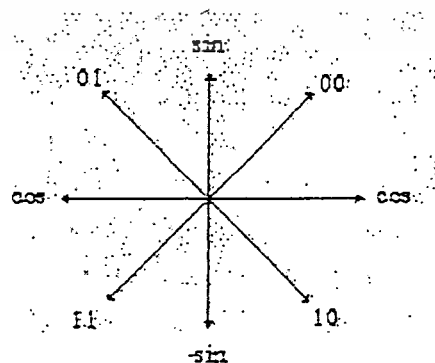
จะเกิดการเลื่อนเฟสไปจากสัญญาณคลื่นพหุเป็นค่า ϕ

$$\text{โดย } \phi = \tan^{-1} \frac{B}{A} \quad (3.10)$$

จากสมการ 3.10 จะสังเกตได้ว่า ถ้า $A = B$ แล้ว $\phi = \frac{(2n-1)\pi}{4}$; $n = 1, 2, 3, \dots$

ซึ่งเป็นค่าเฟสที่ถูกต้องที่ใช้ในการส่งสัญญาณ QPSK

แต่ถ้า $A \neq B$ แล้ว ค่าเฟสของสัญญาณ QPSK จะเกิดความผิดพลาด ทำให้อัตราผิดพลาดในการส่งข้อมูลเพิ่มมากขึ้น นี่คือเหตุผลที่ต้องใช้ Balance Modulator เพื่อให้ได้ค่าแอมพลิจูดเท่ากัน

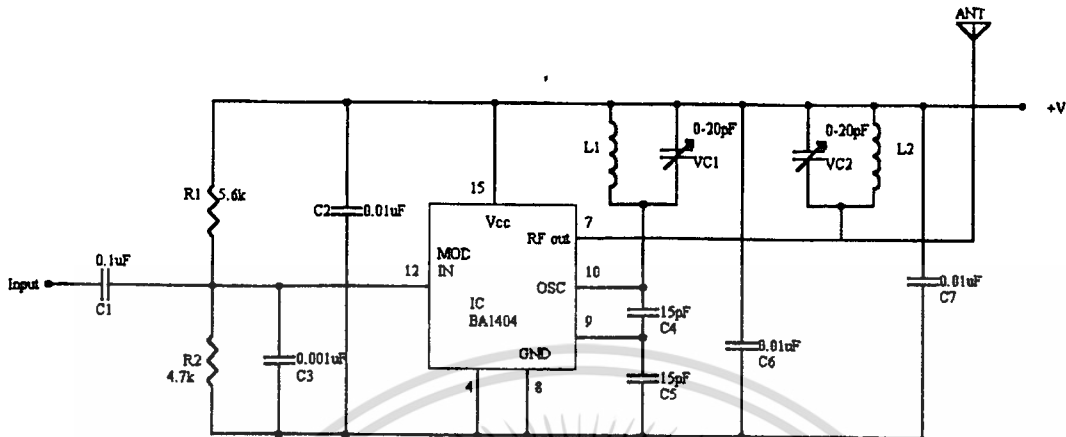


เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ โดย 3.13 แสดง Phase Diagram ของ QPSK Signal ภาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9 วงจรมอดูเลทสัญญาณคลื่น FM

ในโครงงานนี้เลือกใช้ BA1404 ทำหน้าที่เป็นวงจรมอดูเลทคลื่น FM ดังรูปที่ 3.14



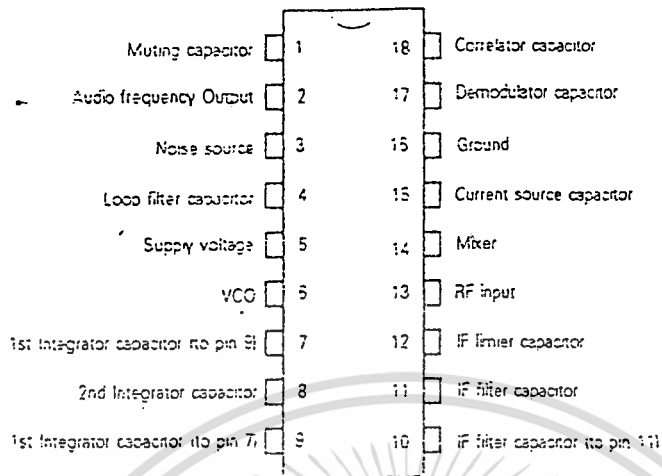
รูปที่ 3.14 แสดงวงจรสร้างสัญญาณ FM

สัญญาณจะคัปปลิงผ่าน C_1 เข้าไปยังขามอดูเลทเพื่อผสมกับความถี่ออสซิลเลเตอร์ที่ขา 12 ส่วน C_3 ทำหน้าที่กรองสัญญาณอาร์เอฟอื่นๆ ที่ปนมากับสัญญาณลงกราวด์ C_7 , L_1 เป็นวงจรแทงค์จูนซึ่งกำหนดค่าความถี่สัญญาณออสซิลเลเตอร์ที่ขา 10 จะได้สัญญาณ FM ที่ได้จากการมอดูเลทออกทางขา 7 ซึ่ง จะถูกป้อนเข้าวงจร L_2 , C_8 เพื่อให้ได้ขนาดของสัญญาณเอาต์พุตสูงสุด

3.10 วงจรดีมอดูเลทสัญญาณ FM

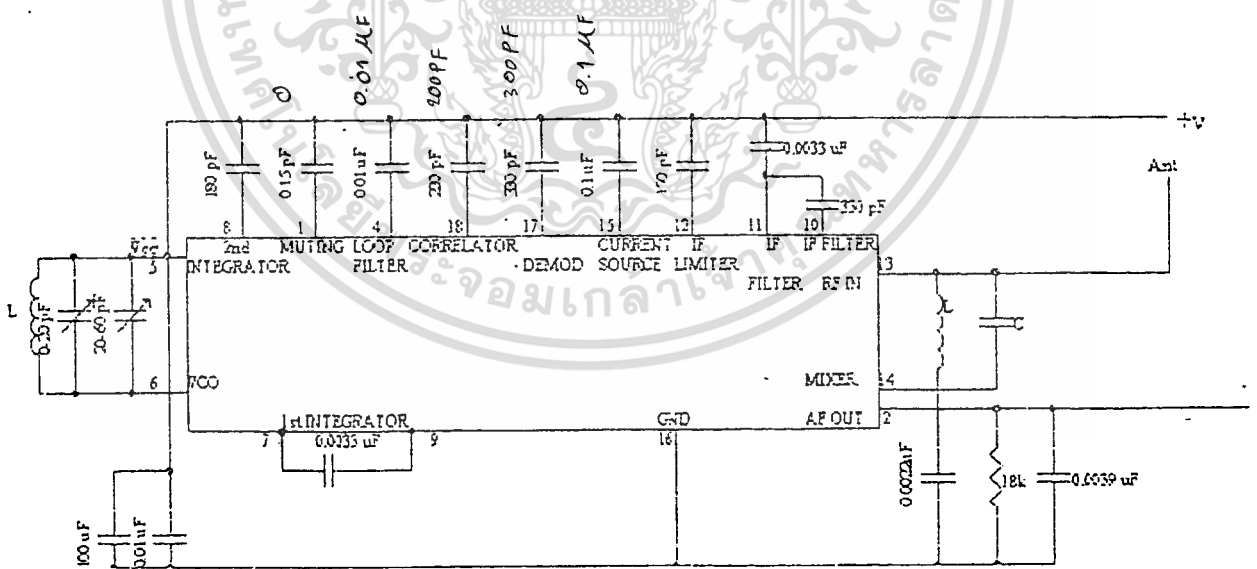
โครงงานนี้จะใช้ควอดราเจอร์ดีเทคเตอร์ ซึ่งเป็นส่วนที่ใช้ในการแยกเอาสัญญาณที่เราส่งไปออกจากสัญญาณไอเอฟ โดยวงจรดีเทคเตอร์ชนิดนี้ อาศัยหลักการคูณสัญญาณเอฟเอ็มกับสัญญาณเอฟโมในโครงเอ็มเดิมแต่เลื่อนเฟสไป 90 องศา ซึ่งจะได้สัญญาณที่ต้องการออกมา

โดยภาครับสัญญาณเอฟเอ็มในโครงงานนี้เลือกใช้ไอซีเบอร์ TDA7000 เป็นภาครับสัญญาณซึ่ง ขาของไอซีแสดง ได้ดังรูปที่ 3.15



รูปที่ 3.15 แสดงขาของไอซี TDA7000

และวงจรของภาครับสัญญาณแสดงดังรูปที่ 3.16



รูปที่ 3.16 แสดงวงจรภาครับสัญญาณเอฟเอ็ม

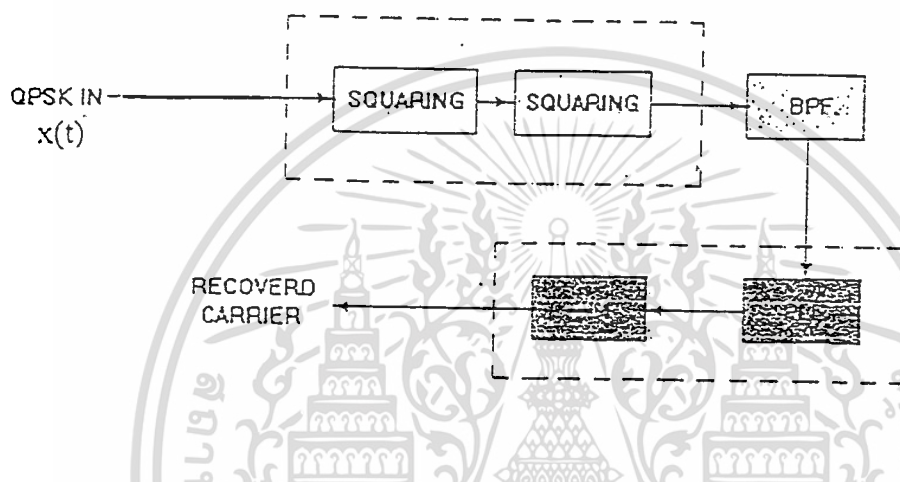
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยภาครับสัญญาณเอฟเอ็มในโครงการนี้เลือกใช้ไอซีเบอร์ TDA7000 เป็นภาครับสัญญาณซึ่ง
ขาของไอซีแสดงได้ดังรูปที่ 3.15

โดยทั่วไปวงจรควบคุมคราเจอร์ดีเทคเตอร์มักจะทำเป็นไอซี ซึ่งจะรวมวงจรมอดูเลเตอร์ วงจร
ขยาย วงจรลิมิตเตอร์และอื่นๆ ไว้ในไอซีตัวเดียวโดยต่อคอยล์ซึ่งเลื่อนเฟสไว้ภายนอก

3.11 วงจร Carrier Recovery

ในโครงการนี้ใช้วิธียกกำลังสี่ โดยจะมีการทำงานตามบล็อกไดอะแกรมดังรูป 3.17



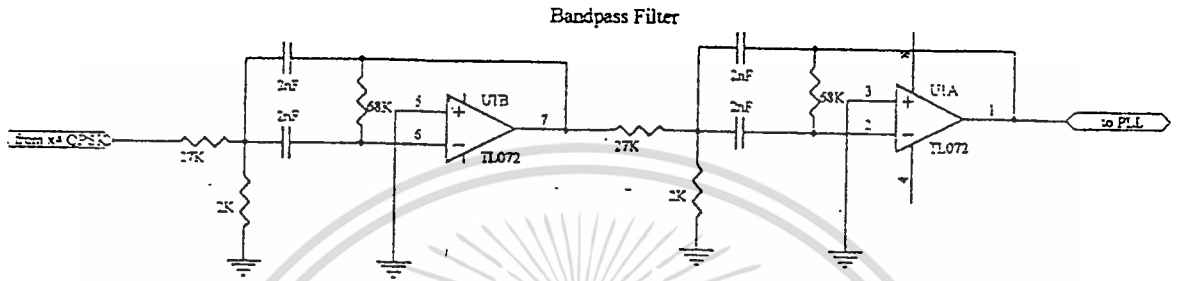
รูปที่ 3.17 บล็อกไดอะแกรมวงจรฟื้นกลับคลื่นพาหะแบบยกกำลังสี่

3.11.1 วงจรยกกำลังสี่

ในโครงการนี้เราจะใช้ไอซี ICL 8013 ทำหน้าที่เป็นควบคุมสัญญาณที่เหมือนกันเข้าด้วยกัน หรือ
ยกกำลังสองนั่นเอง โดยจะใช้ 2 ชุดต่อเข้าด้วยกัน ก็จะได้วงจรยกกำลังสี่ ตามต้องการ ซึ่งวงจรคุณ
สัญญาณโดยใช้ ICL 8013 ได้แสดงให้ดูแล้วในส่วนของวงจรมอดูเลเตอร์ทางภาคส่ง

3.11.2 วงจร bandpass filter

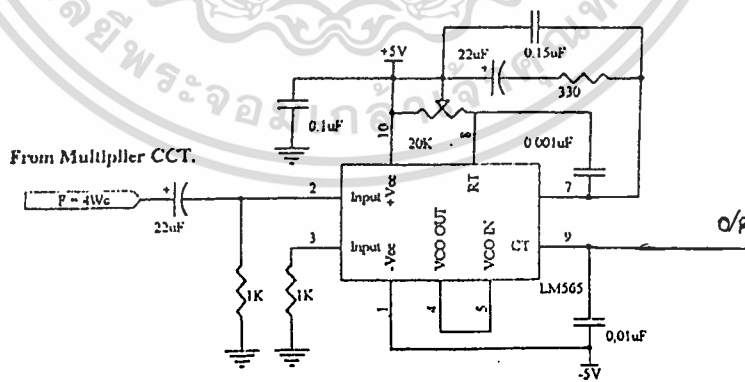
จะทำหน้าที่ในการกรองความถี่ที่ได้จากวงจรยกกำลัง เพื่อกำจัดสัญญาณรบกวนที่ไม่ต้องการทิ้งไป โดยความถี่ที่ตั้งไว้คือ 7.2 kHz และเพื่อให้วงจร PLL ทำงานได้ดียิ่งขึ้น เพราะความถี่ที่ได้จากวงจรฟิลเตอร์จะถูกส่งเข้าไปยังวงจร PLL ถ้าหากความถี่ที่ถูกส่งออกไปมีสัญญาณรบกวนอยู่ก็จะทำให้ PLL ล็อกความถี่ได้ไม่ดีเท่าควร



รูปที่ 3.18 วงจร bandpass filter

3.11.3 วงจรเฟสล็อกคูลูป

วงจรเฟสล็อกคูลูปที่ใช้งานจริงแสดงได้ดังรูปที่ 3.19 โดยค่าของ Free running Frequency สามารถปรับได้จากค่าความต้านทาน และตัวเก็บประจุ

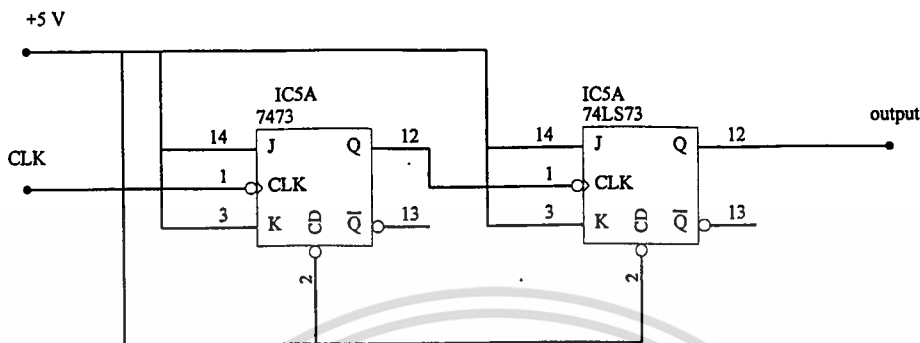


รูปที่ 3.19 วงจรเฟสล็อกคูลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.11.4 วงจรหารความถี่สี่เท่า

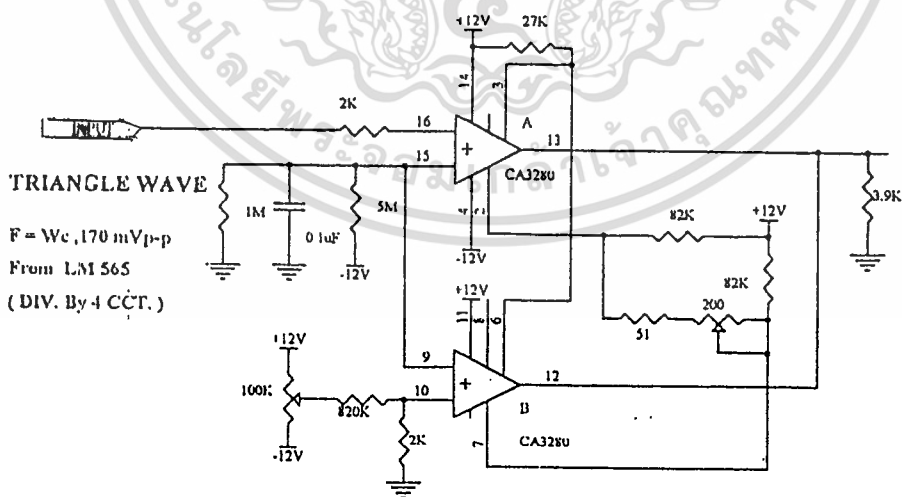
โครงการนี้จะใช้ JK flip flop ทำหน้าที่ในการหารความถี่ โดยจะทำงานในโหมด Toggle โดยจะนำมาต่อกัน 2 ชุด โดยสัญญาณอินพุตที่ป้อนเข้ามาต้องเป็น Square Wave ซึ่งต้องทำการแปลงสัญญาณจาก Triangle เป็น Square ก่อน โดยมีวงจรดังรูปที่ 3.20



รูปที่ 3.20 วงจรหารความถี่สี่เท่า

3.11.5 วงจรเปลี่ยนรูปสัญญาณ

เป็นวงจรที่ใช้ปรับเปลี่ยนสัญญาณรูปสามเหลี่ยมที่ได้จากวงจรเฟสลอคคูลูป ให้กลายเป็นสัญญาณรูปขายนเพื่อนำไปใช้เป็นตัวนำพาหะอ้างอิงต่อไป มีวงจรดังรูปที่ 3.21



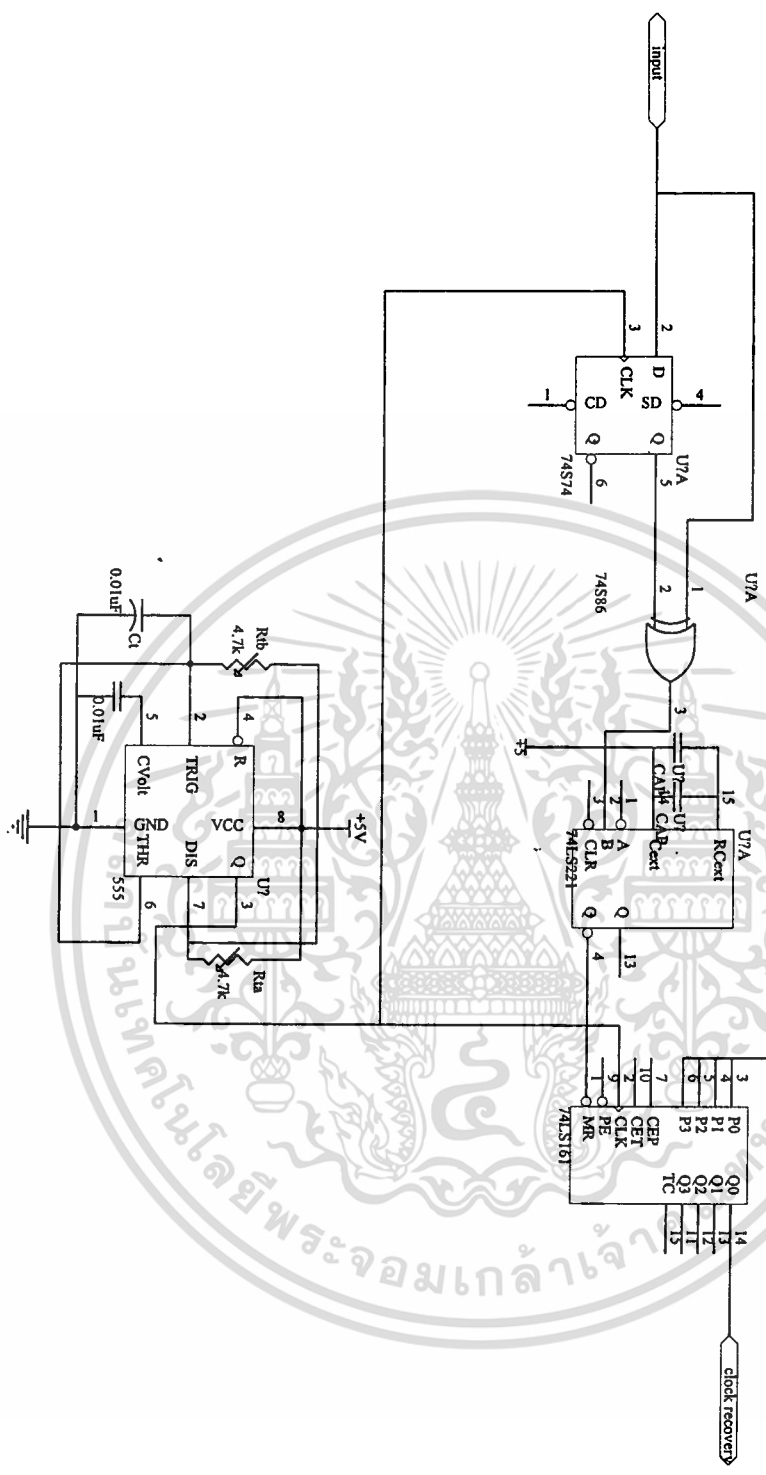
รูปที่ 3.21 วงจรเปลี่ยนรูปสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.11.6 วงจรคู่สัญญาณนาฬิกา

วงจรคู่สัญญาณนาฬิกาในโครงการนี้จะใช้วงจรถ่ายสัญญาณนาฬิกาที่ด้านรับซึ่งถ้าใช้วิธีการนี้จะเกิดความผิดพลาดเมื่อผ่านไปนานๆ เพราะความถี่ของด้านส่งและด้านรับไม่เท่ากันมีความคลาดเคลื่อนบ้าง ดังนั้นเราจึงหาวิธีแก้ไขข้อผิดพลาดนี้ ดังวงจรรูปที่ 3.22 เมื่อนำสัญญาณข้อมูลที่ตีเทคได้ผ่านเข้ามาส่วนหนึ่งจะถูกแยกไปเข้า D ฟลิปฟล็อปจะทำการหน่วงเวลาจากสัญญาณเดิมที่เข้ามา หลังจากที่นำมาเอ็กลูซีฟออร์กันแล้วสัญญาณที่ได้จะมีลักษณะเป็นพัลส์แล้วจะเข้าไปที่ไอซี 74LS221 ซึ่งเป็นโมโนสเตเบิลมัลติไวเบเรเตอร์เอาต์พุตที่ส่วนนี้จะจัดสัญญาณพัลส์ให้ดียิ่งขึ้น จากนั้นจะถูกนำไปผ่านวงจรมับโดยใช้ไอซี 74LS161 ซึ่งทำหน้าที่เป็นตัวนับโดยเอาต์พุตที่ได้จะถูกหารความถี่ไป 16 เท่าจะได้เอาต์พุตออกมาที่มีความถี่ 2.4 kHz เมื่อให้สัญญาณนาฬิกาเข้ามาซึ่งไอซีเบอร์ 555 จะสร้างสัญญาณนาฬิกาที่มีความถี่ 38.4 kHz ผลสุดท้ายด้านเอาต์พุตก็จะได้สัญญาณนาฬิกาที่คู่ออกมาทางด้านรับที่จะนำไปใช้ในส่วนอื่นต่อไป





รูปที่ 3.22 รูปแสดงวงจรตู้สัญญาณนาฬิกา

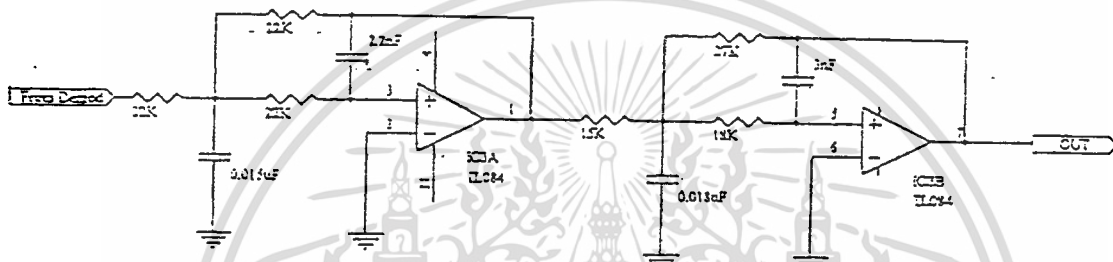
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.12 วงจรคิมอดูเลตสัญญาณ QPSK

จะใช้ไอซี ICL8013 เป็นตัวคิมอดูเลตสัญญาณ โดยการมีการทำงานเหมือนกันกับวงจรในภาคส่ง ดังนั้นจึงไม่ขอกล่าวถึงในที่นี้

3.13 วงจรกรองความถี่ต่ำผ่าน (LPF)

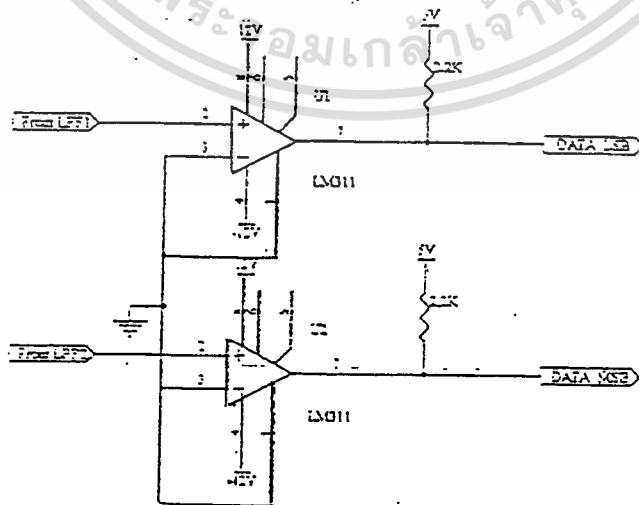
วงจรกรองความถี่ต่ำผ่านที่ใช้แสดงดังรูปที่ 3.23 ทำหน้าที่ในการกำจัดสัญญาณความถี่ที่ไม่ต้องการออกจากสัญญาณข้อมูลที่ได้จากวงจรมอดูเลเตอร์ ซึ่งสัญญาณข้อมูลที่ต้องการจะปนมากับสัญญาณความถี่สูง ดังนั้นวงจรกรองความถี่ต่ำจึงจำเป็นต้องสามารถกำจัดความถี่สูง เพื่อจะส่งสัญญาณข้อมูลที่ได้นี้ไปยังวงจรแปลงระดับสัญญาณให้เป็นสัญญาณข้อมูลแบบ TTL



รูปที่ 3.23 วงจร Lowpass Filter

3.14 วงจรแปลงระดับสัญญาณเป็นแบบ TTL

สัญญาณข้อมูลที่ได้จะถูกแปลงกลับมาเป็นสัญญาณแบบ TTL โดยวงจรดังรูปที่ 3.24 เป็นวงจรคอมพาราเตอร์แบบ non-inverting สัญญาณ TTL ที่ได้นี้ก็คือข้อมูลที่จะเหมือนกับทางภาคส่งนั่นเอง

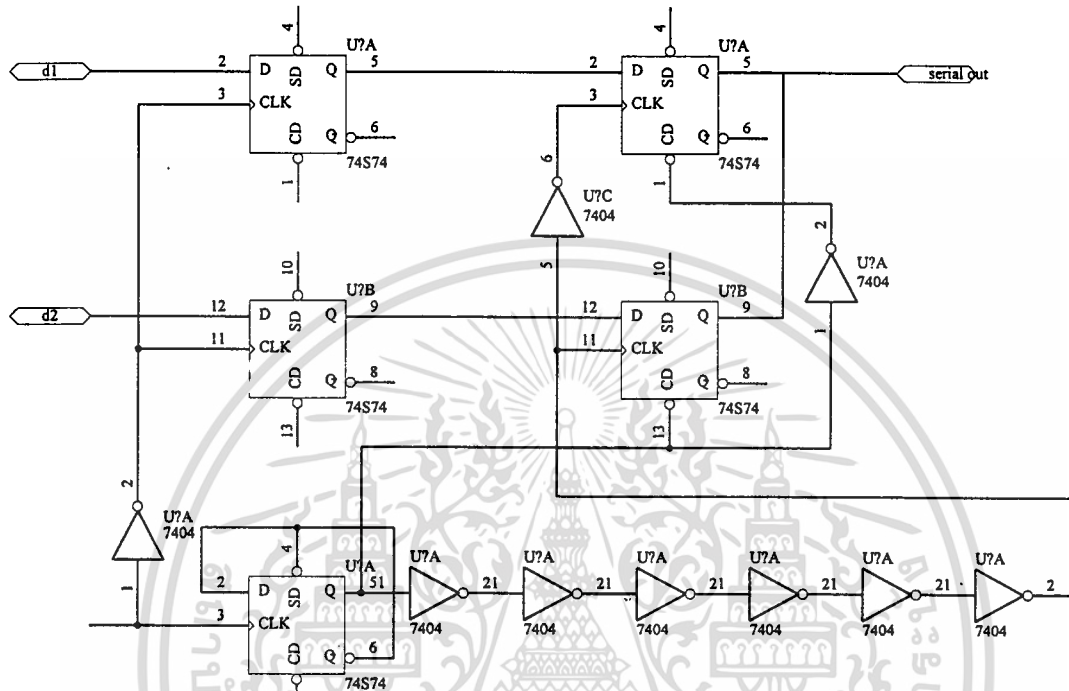


รูปที่ 3.24 วงจรแปลงระดับสัญญาณแบบ TTL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.15 วงจรแปลงข้อมูลจากขนานเป็นอนุกรม

เป็นวงจรที่ทำหน้าที่รวมบิตของข้อมูลทางช่อง P และ Q เข้าด้วยกัน หรือกล่าวอีกอย่างหนึ่งก็คือแปลงข้อมูลจากขนาน 2 บิต เป็นอนุกรมนั่นเอง ซึ่งในโครงงานนี้ เราจะใช้วงจรพื้นฐานง่าย ๆ ในการทำงานคือ จะใช้ D Flip Flop ทำหน้าที่ เลื่อนข้อมูลที่รับเข้าให้ออกไปเป็นข้อมูลแบบอนุกรม



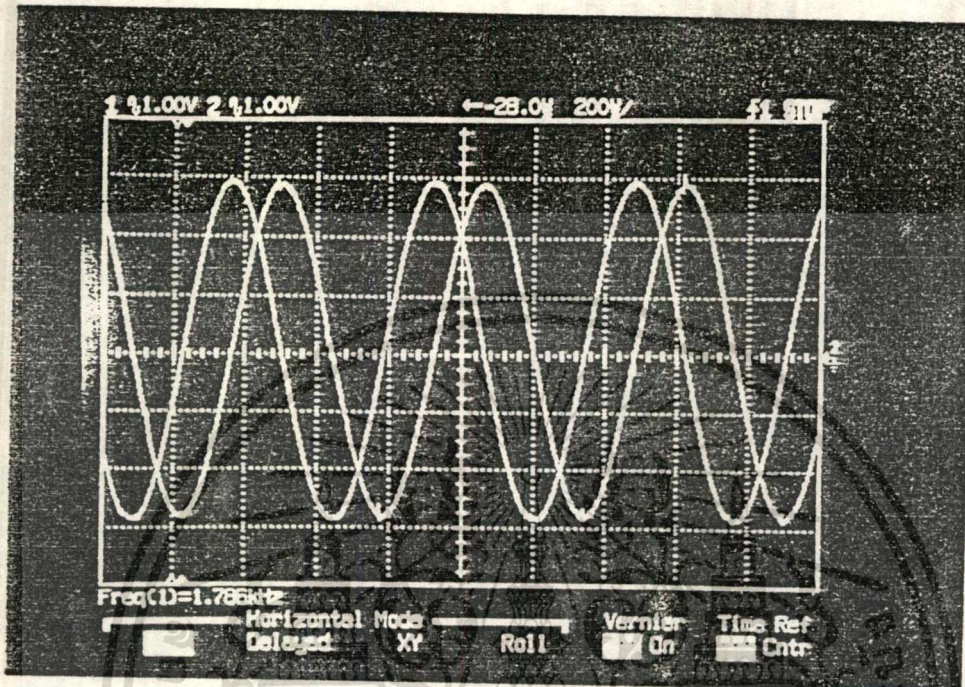
รูปที่ 3.25 แสดงวงจรรวมบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

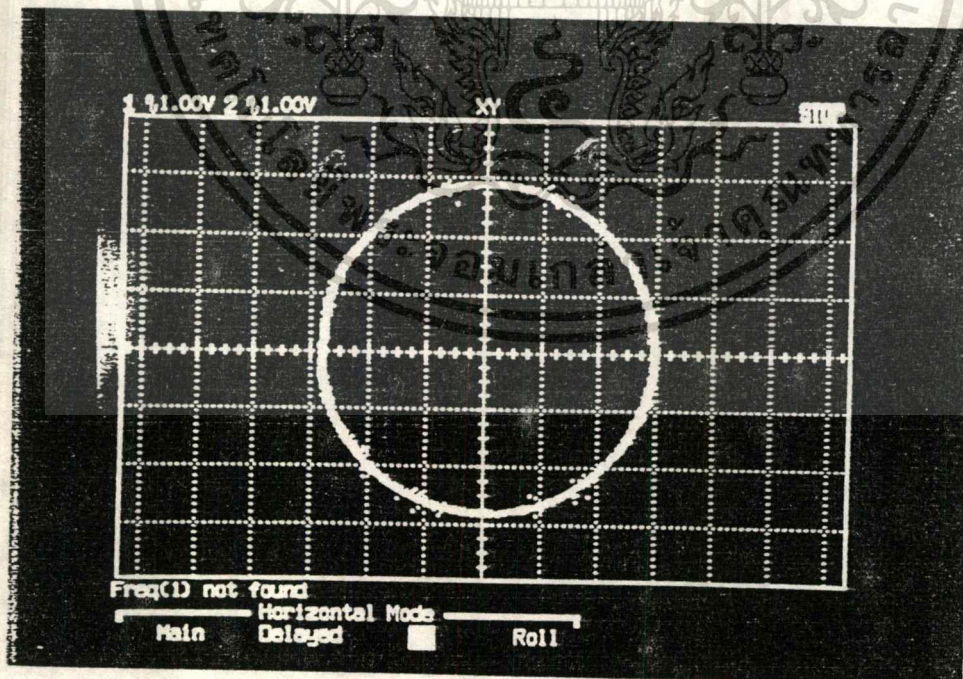
บทที่ 4

การทดลองและผลการทดลอง

จากส่วนวงจรอินเวิร์ตออสซิลเลเตอร์เป็นส่วนที่ให้กำเนิดคลื่นพาหะ 1.8 kHz และส่วนวงจรเฟสชิฟเตอร์ ซึ่งเลื่อนเฟสไป 90 องศา ดังรูปที่ 4.1



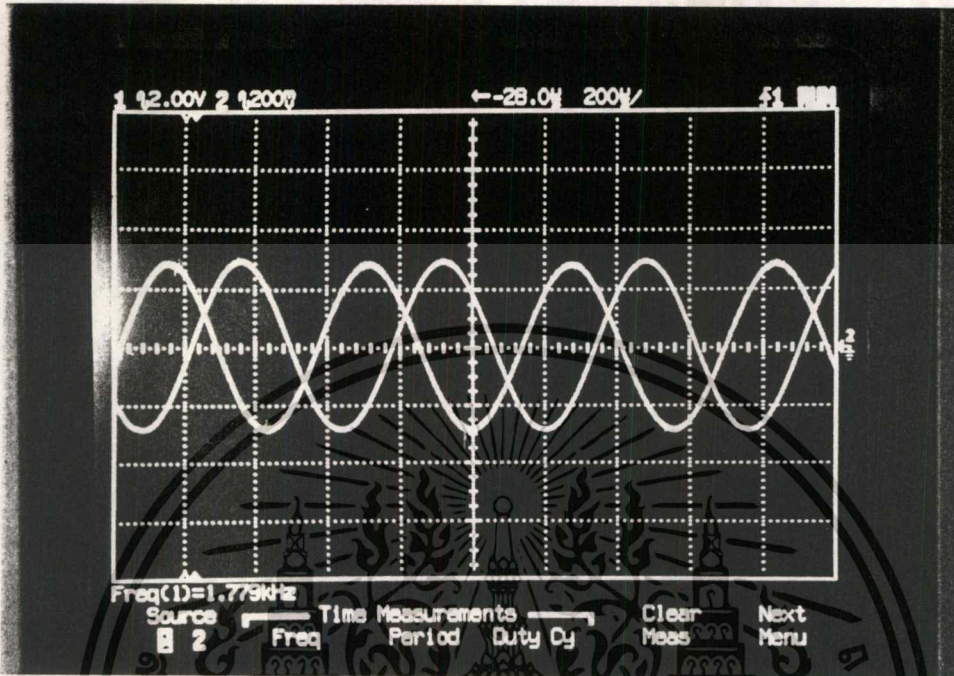
รูปที่ 4.1 รูปของสัญญาณคลื่นพาหะ เทียบกับ สัญญาณคลื่นพาหะที่ผ่านเฟสชิฟไป 90 องศา



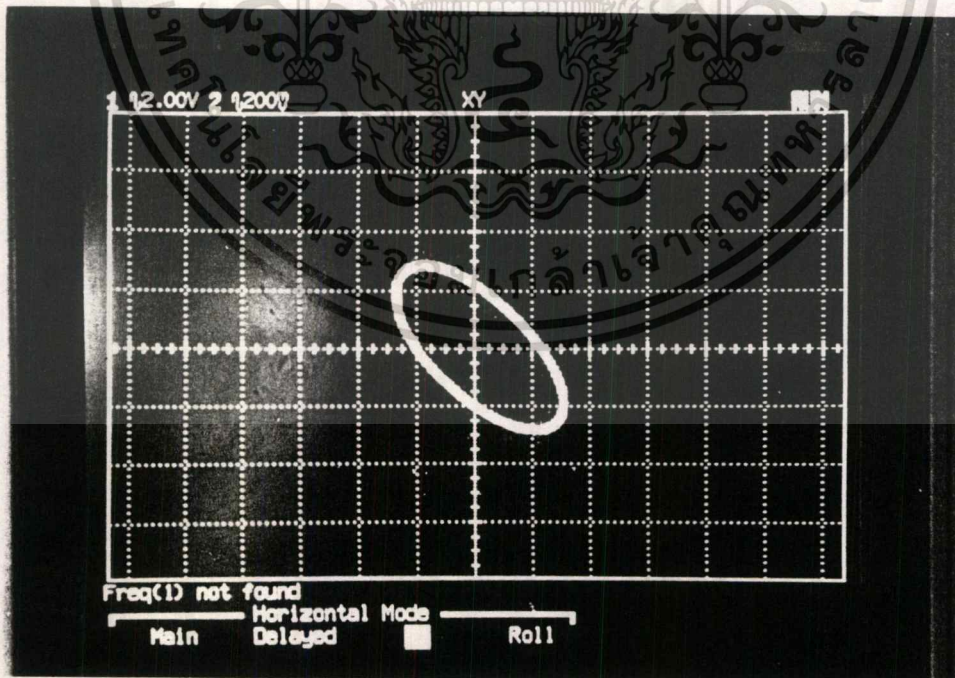
รูปที่ 4.2 ความต่างเฟสสัญญาณคลื่นพาหะ กับ สัญญาณที่ได้จากการเลื่อนเฟสไป 90 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำสัญญาณชาน์เนลที่ได้จากวงจรวินบริคจ้ออสซิลเลเตอร์ ไป มอดูเลทกับ สัญญาณข้อมูลที่ป้อนเข้ามา รหัส “00” ทางชั้นแนล P และ Q เมื่อรวมทั้ง 2 ชั้นแนลเข้าด้วยกันเอาที่พู่ที่ได้ จะเป็นสัญญาณ QPSK ที่มีกราฟเฟสไปประมาณ 225 องศา โดยเปรียบเทียบกับคลื่นพาหะดังรูปที่ 4.3



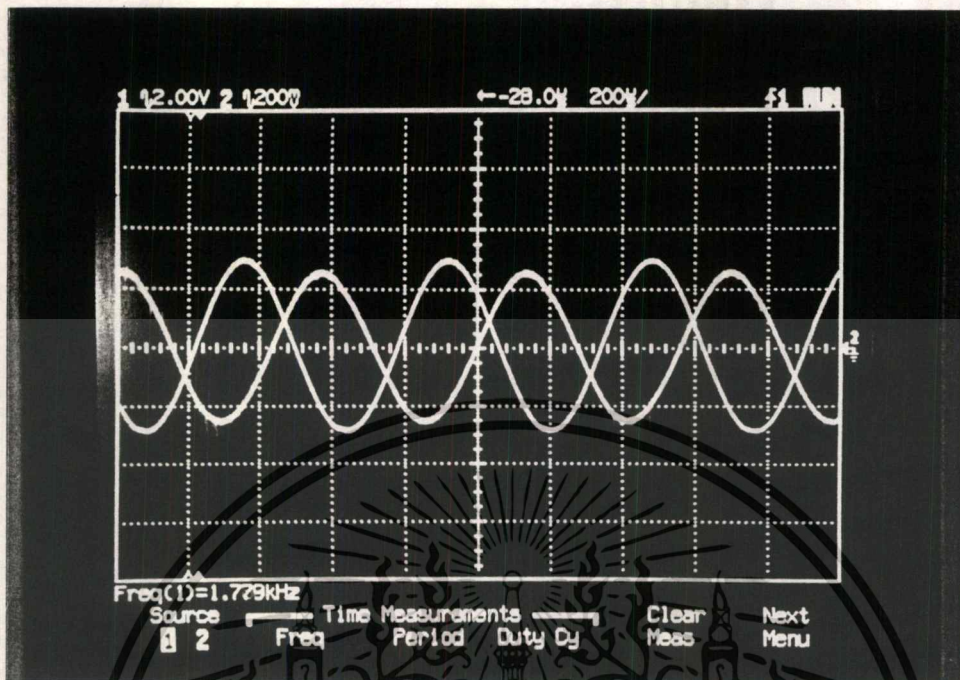
รูปที่ 4.3 สัญญาณพาหะ เปรียบเทียบกับ สัญญาณ QPSK เมื่อป้อน “00”



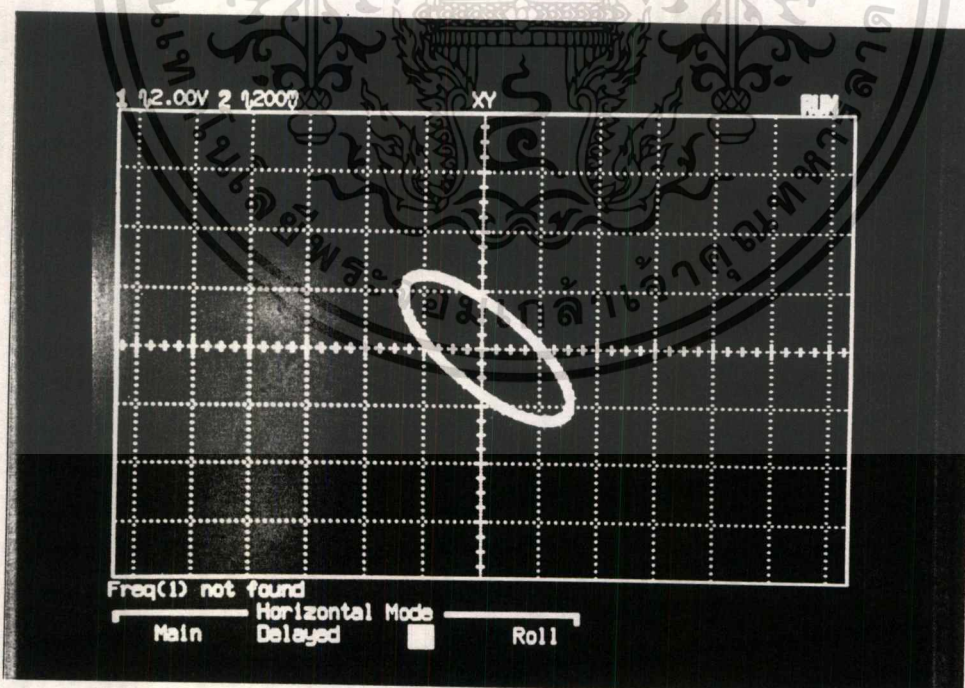
รูปที่ 4.4 ความต่างเฟสระหว่างคลื่นพาหะกับ สัญญาณ QPSK เมื่อป้อน “00”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต "01" เมื่อเทียบกับคลื่นพาหะ เอาท์พุทที่ได้ จะเป็นสัญญาณ QPSK ที่มีกราฟเฟสไป
ประมาณ 135 องศา โดยเปรียบเทียบกับคลื่นพาหะดังรูปที่ 4.5

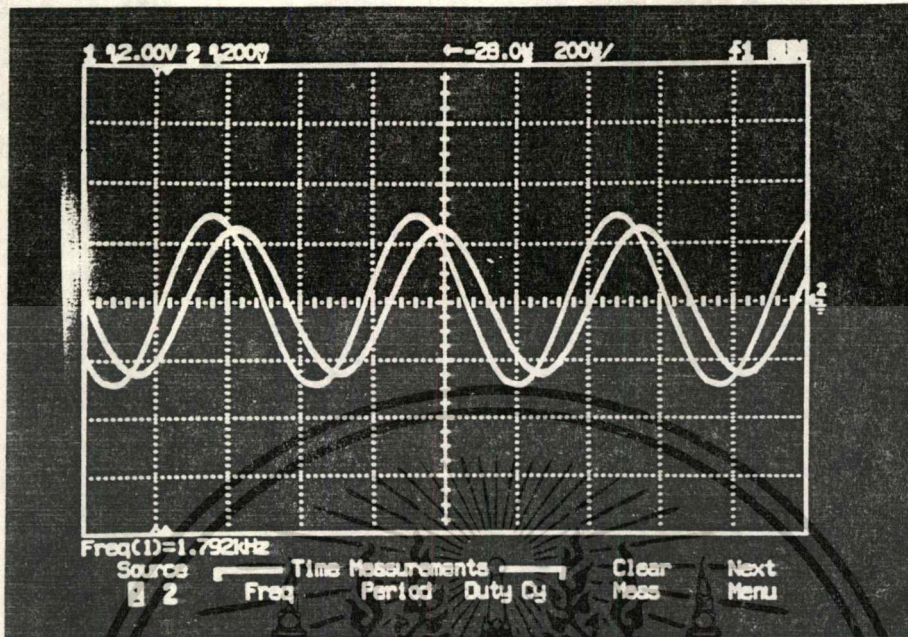


รูปที่ 4.5 สัญญาณพาหะ เปรียบเทียบกับ สัญญาณ QPSK เมื่อบิต "01"

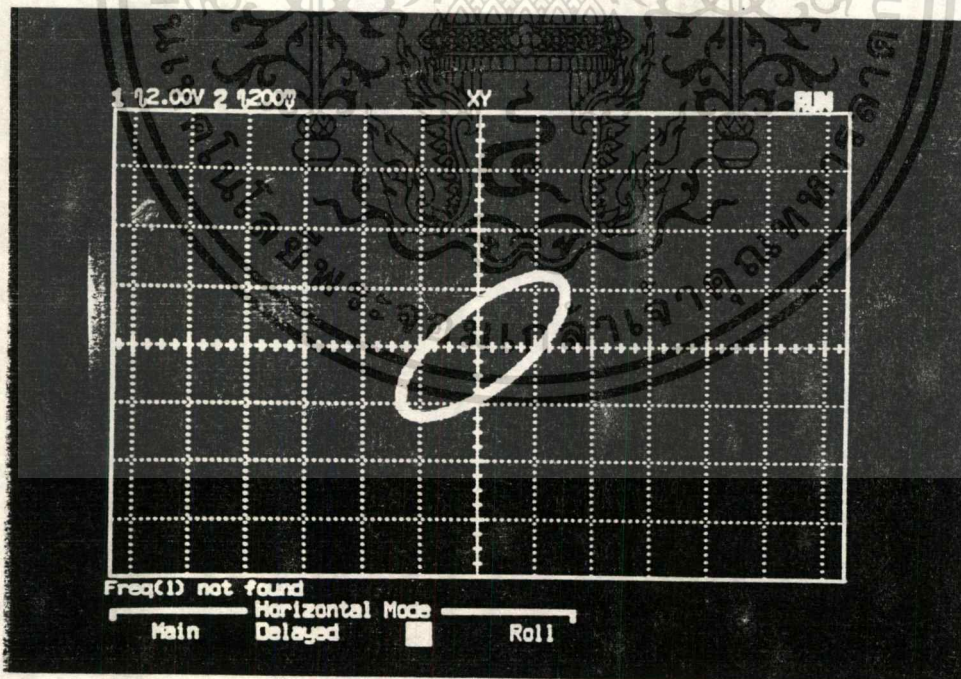


รูปที่ 4.6 ความต่างเฟสระหว่างคลื่นพาหะกับ สัญญาณ QPSK เมื่อบิต "01" ประโยชน์ด้านการค้า
เอกสารนี้เป็นทรัพย์สินของสถาบันวิจัยและพัฒนาเทคโนโลยีสารสนเทศและการสื่อสาร
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ป้อน รหัส “ 11 “ มอดูเลทกับคลื่นพาหะ เอาท์พุทที่ได้ จะเป็นสัญญาณ QPSK ที่มีกริฟเฟสไปประมาณ 45 องศา โดยเปรียบเทียบกับคลื่นพาหะดังรูปที่ 4.7



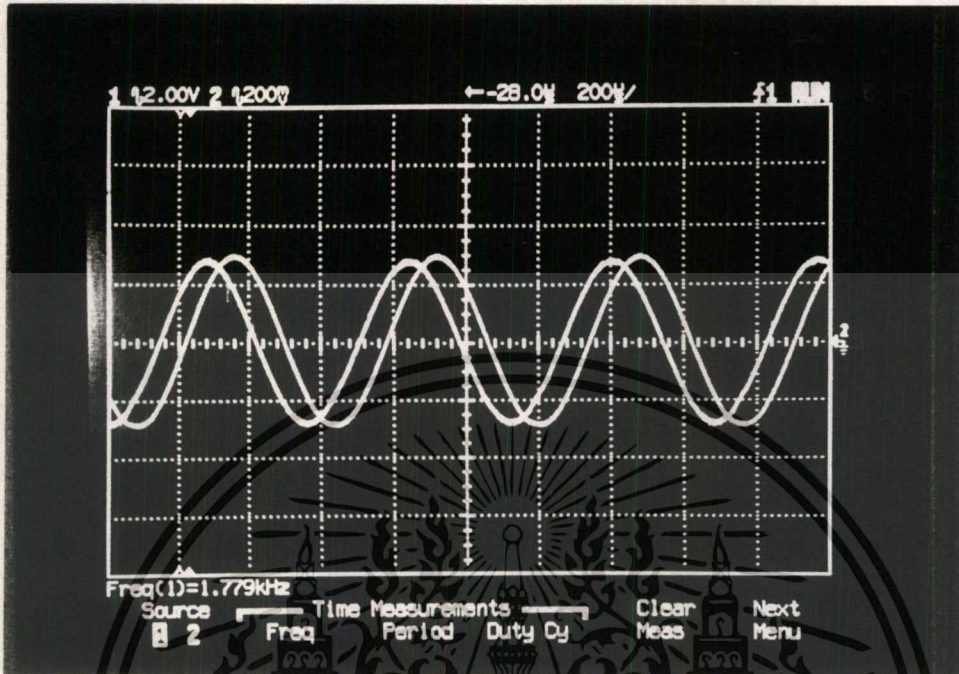
รูปที่ 4.7 สัญญาณพาหะ เปรียบเทียบกับ สัญญาณ QPSK เมื่อป้อน “ 11 ”



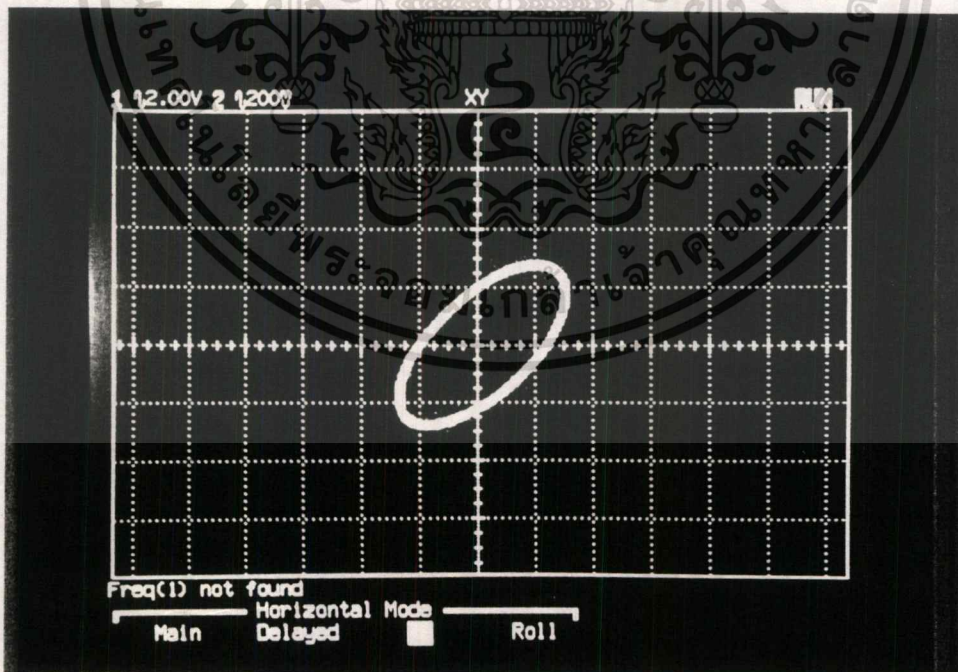
รูปที่ 4.8 ความต่างเฟสระหว่างคลื่นพาหะกับ สัญญาณ QPSK เมื่อป้อน “ 11 .”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต "10" มอดูเลตกับคลื่นพาหะ เอาท์พุทที่ได้ จะเป็นสัญญาณ QPSK ที่มีการชิฟเฟสไปประมาณ 315 องศา โดยเปรียบเทียบกับคลื่นพาหะดังรูปที่ 4.9

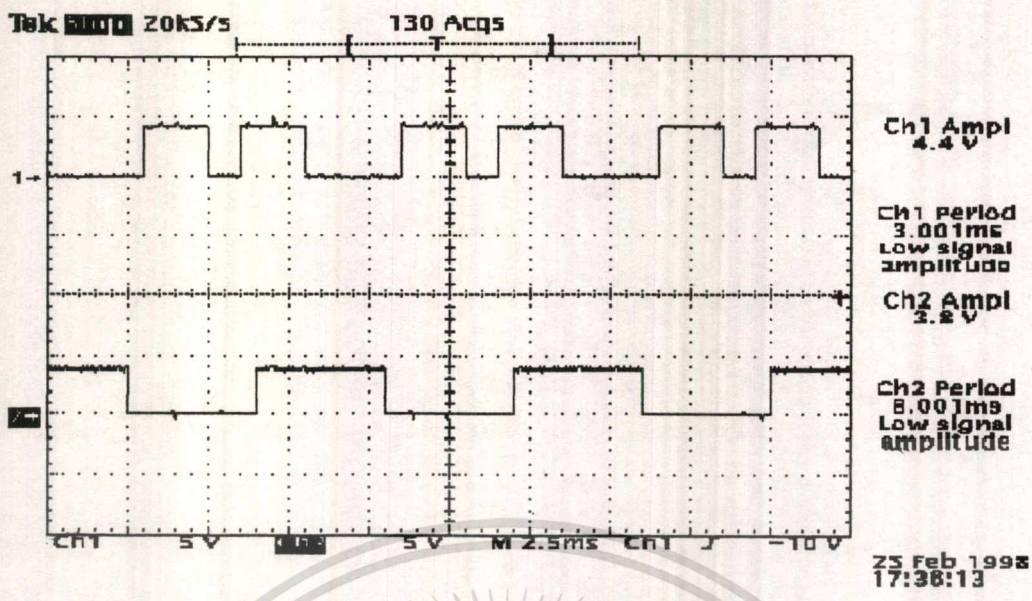


รูปที่ 4.9 สัญญาณพาหะ เปรียบเทียบกับ สัญญาณ QPSK เมื่อบิต "10"

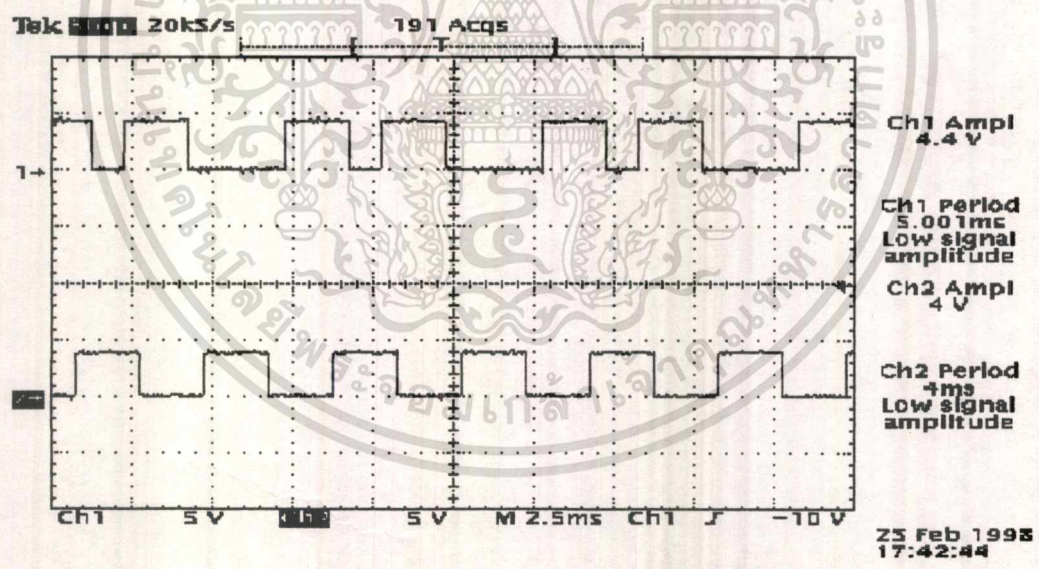


รูปที่ 4.10 ความต่างเฟสระหว่างคลื่นพาหะกับ สัญญาณ QPSK เมื่อบิต "10."

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

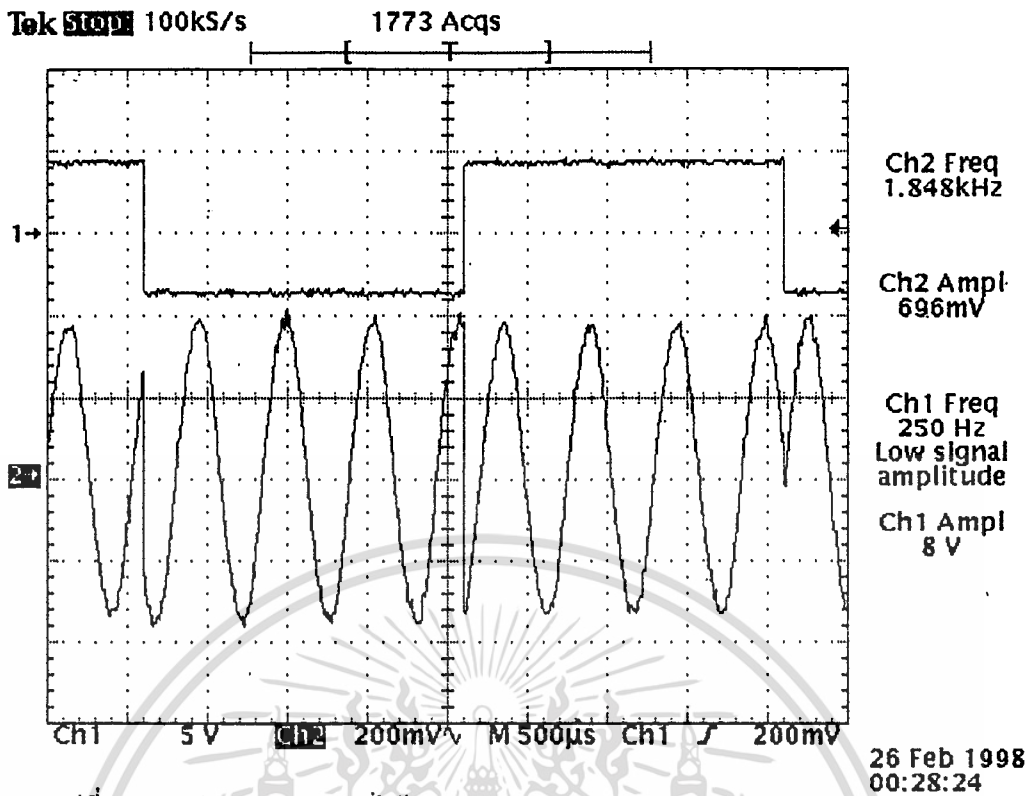


รูปที่ 4.11 รูปแสดงสัญญาณที่ได้จากการแยกบิตทางด้าน P
 เมื่อ ch 1 คือ สัญญาณอินพุตที่ป้อนเข้าวงจรแยกบิต
 เมื่อ ch 2 คือ สัญญาณเอาต์พุตที่ได้ออกมาทางด้าน P

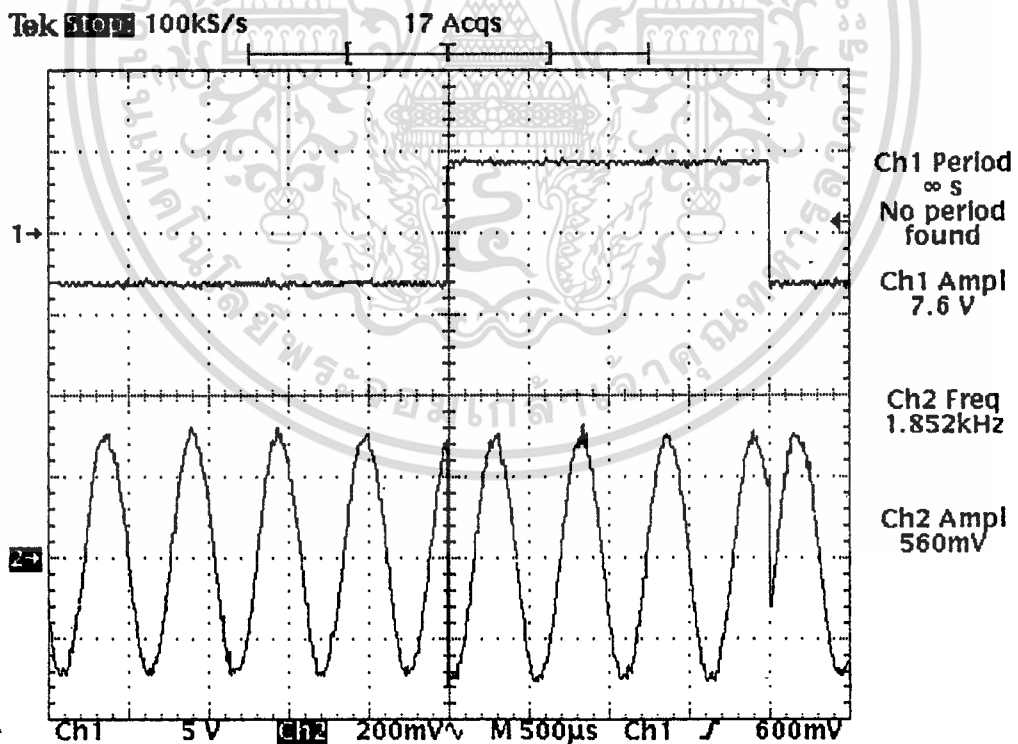


รูปที่ 4.12 รูปแสดงสัญญาณที่ได้จากการแยกบิตทางด้าน Q
 เมื่อ ch 1 คือ สัญญาณอินพุตที่ป้อนเข้าวงจรแยกบิต
 เมื่อ ch 2 คือ สัญญาณเอาต์พุตที่ได้ออกมาทางด้าน Q

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

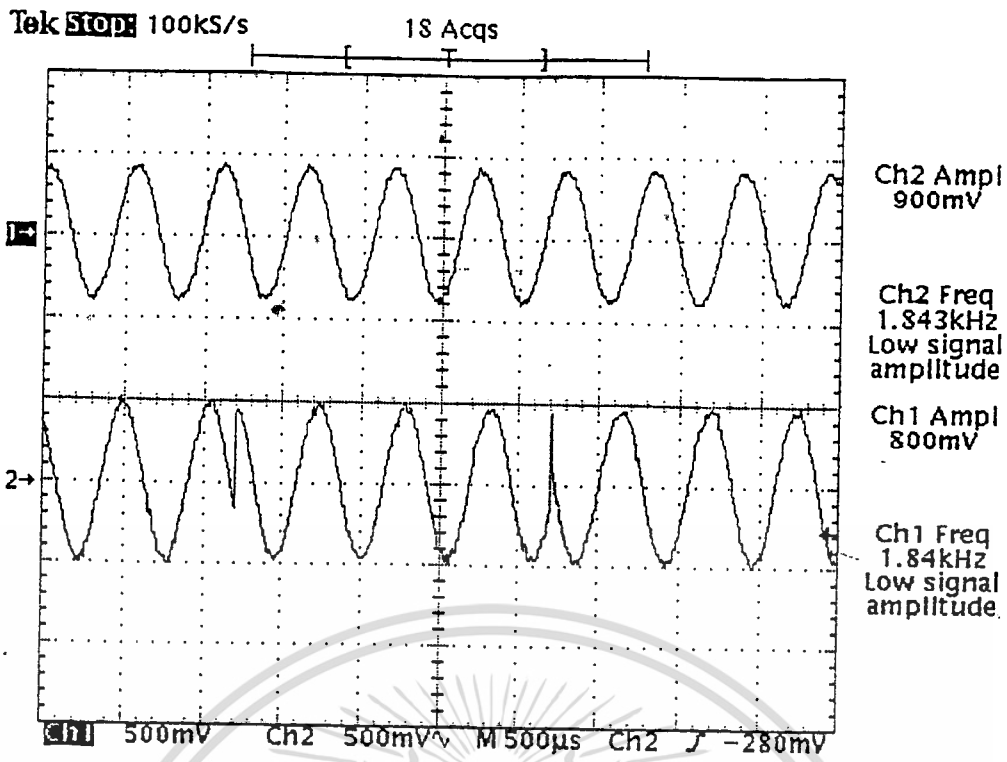


รูปที่ 4.13 รูปแสดงสัญญาณที่ได้จากวงจร balance modulator ทางด้าน P

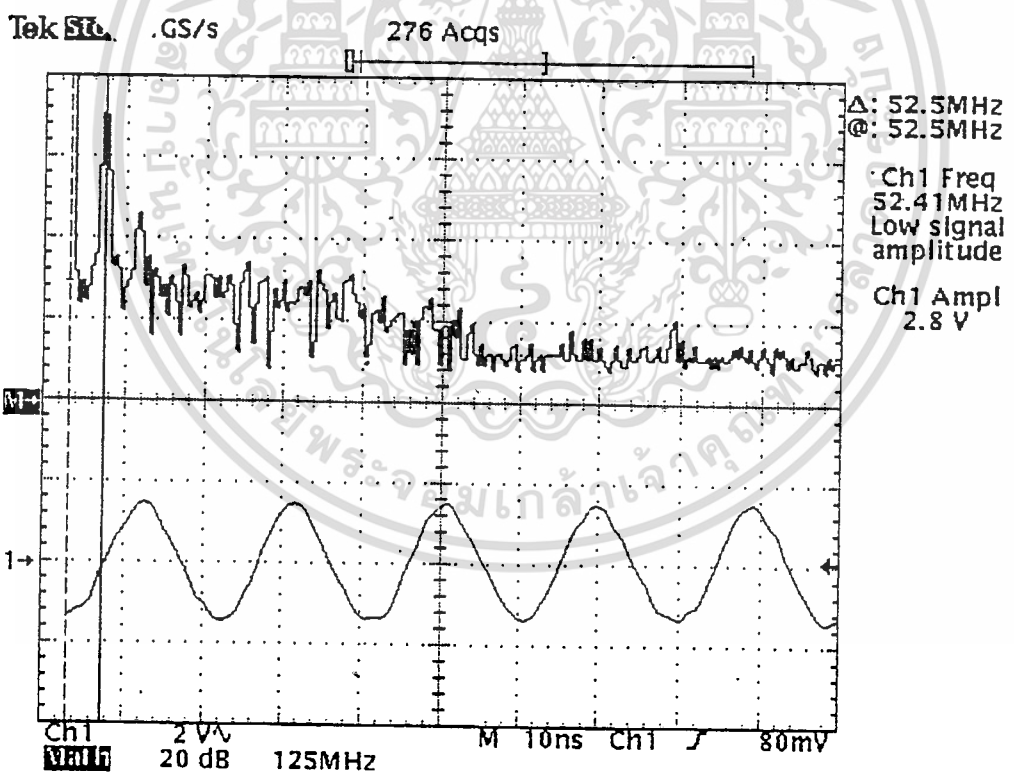


รูปที่ 4.14 รูปแสดงสัญญาณที่ได้จากวงจร balance modulator ทางด้าน Q

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 รูปแสดงสัญญาณที่ได้จากวงจร balance modulator ทางด้าน P และ Q แล้วนำมาผ่านวงจรรวมสัญญาณ

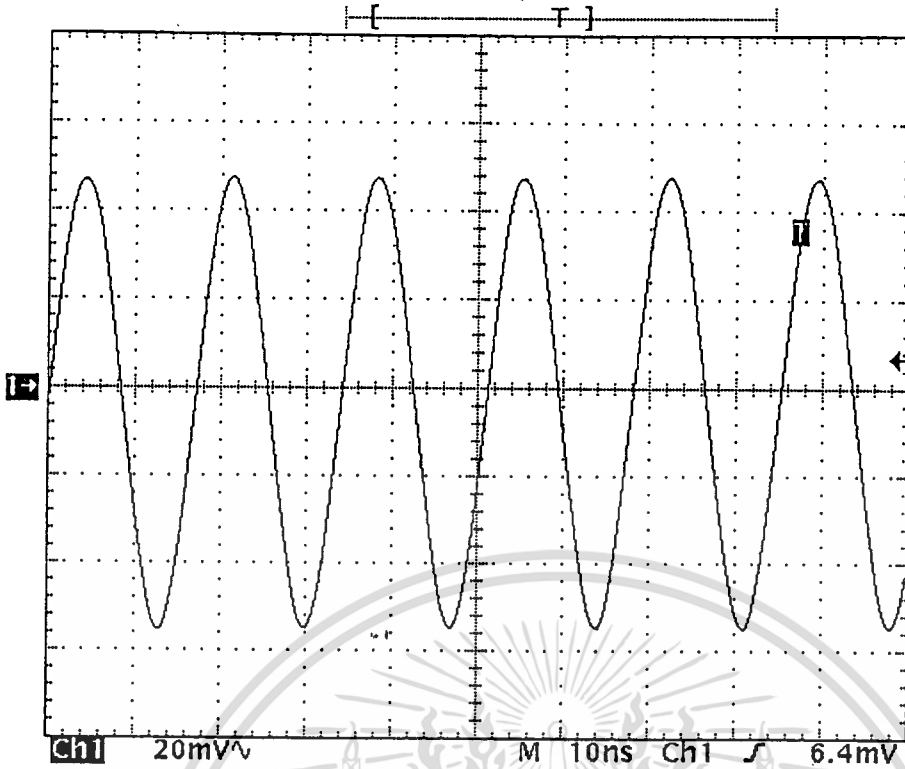


รูปที่ 4.16 แสดงสัญญาณที่ได้จากวงจรสร้างสัญญาณ FM และสเปคตรัมของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Tek Stop: 1GS/s

33 Acqs



Ch1 Freq
58.84MHz

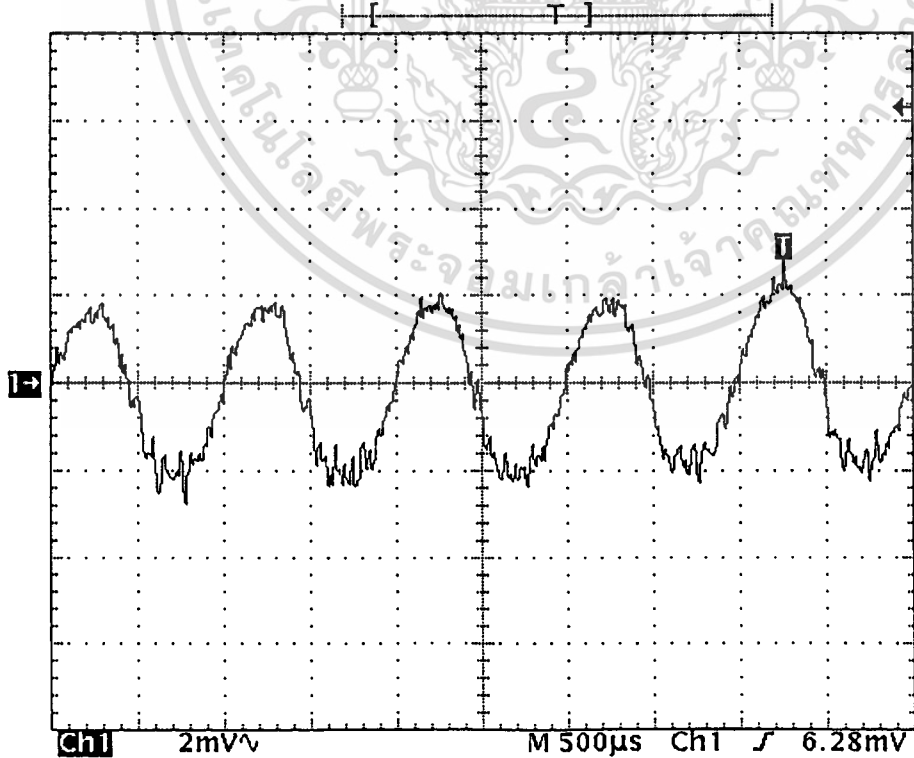
Ch1 Pk-Pk
103.1mV

31 Mar 1998
22:58:39

4.17 รูปแสดงสัญญาณคลื่นพาหะที่ใช้ในวงจร FM ภาครับ

Tek Stop: 100KS/s

989 Acqs



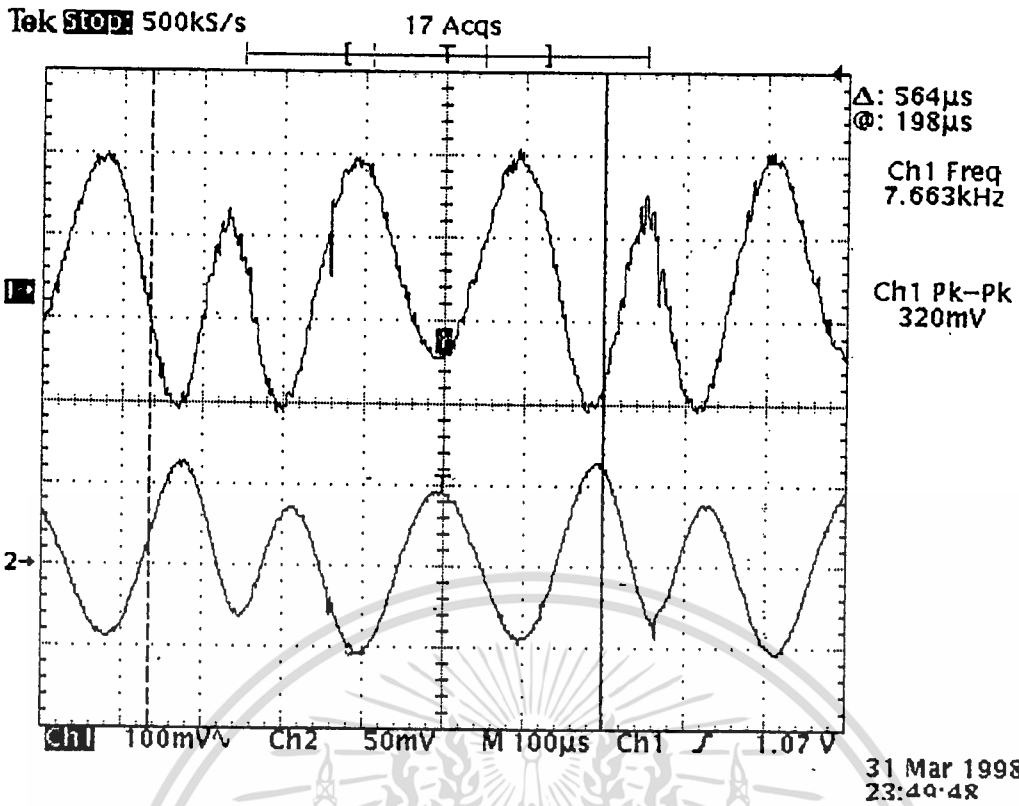
Ch1 Freq
1.003kHz
Low signal
amplitude

Ch1 Pk-Pk
5.659mV

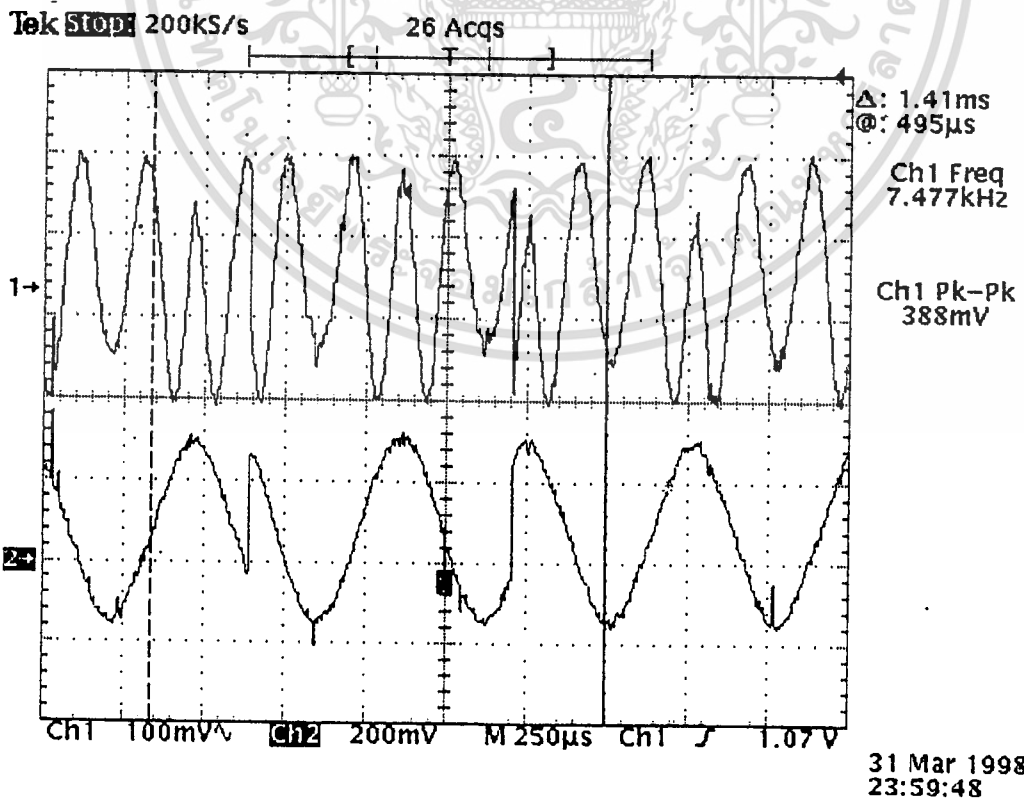
31 Mar 1998
22:53:53

4.18 รูปแสดงสัญญาณเอาท์พุทที่ภาครับ FM

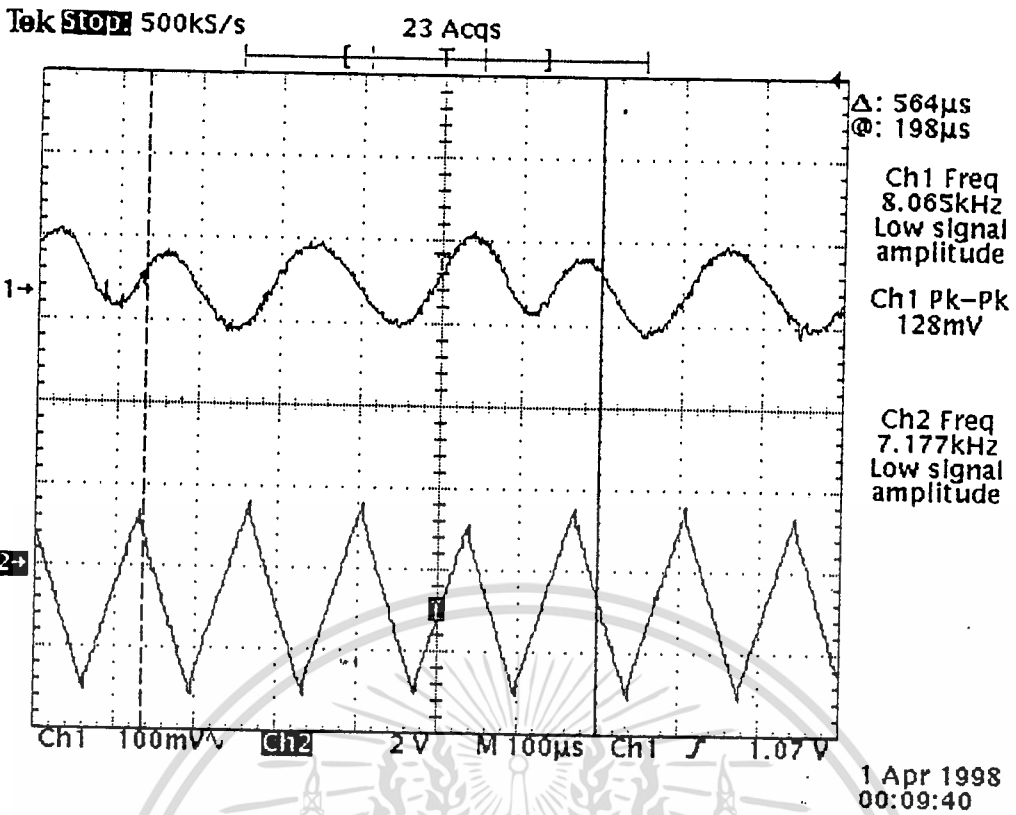
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่โดยไม่ได้รับอนุญาตของเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



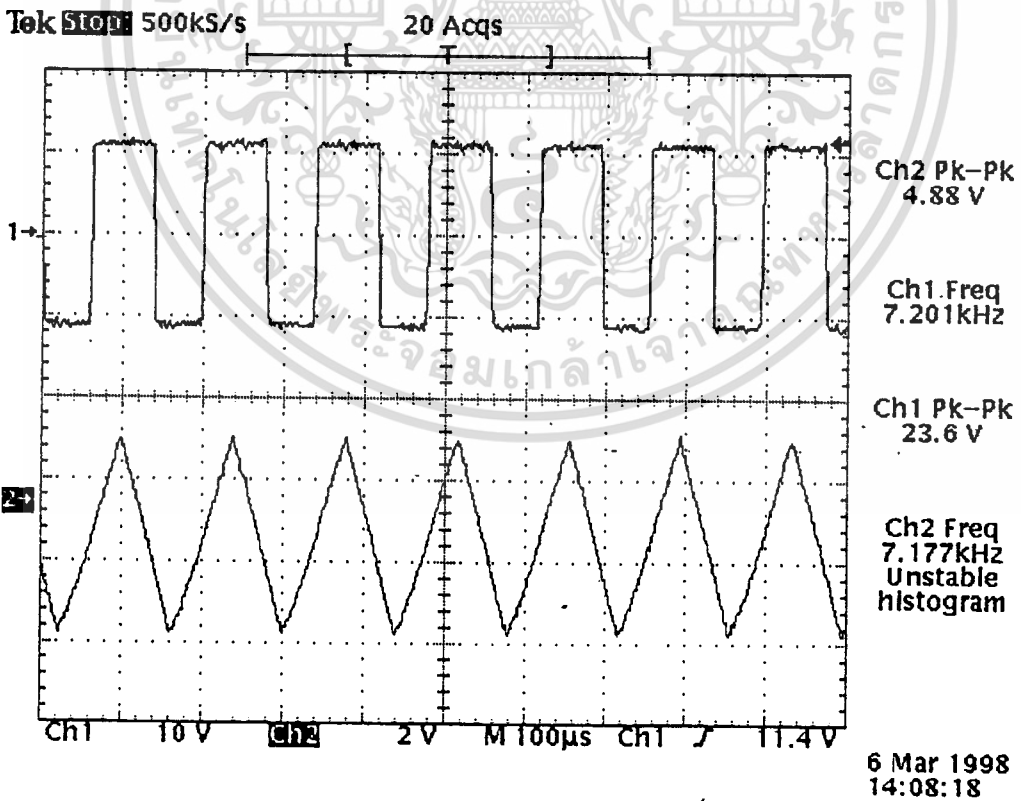
4.19 รูปแสดงสัญญาณ QPSK ที่ยกกำลังแล้วนำมาผ่านวงจรแบนพาสฟิลเตอร์



เอกสารนี้เป็น 4.20 รูปแสดงสัญญาณ QPSK หลังจากที่ผ่านมาผ่านวงจรยกกำลังแล้วนำสัญญาณที่นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

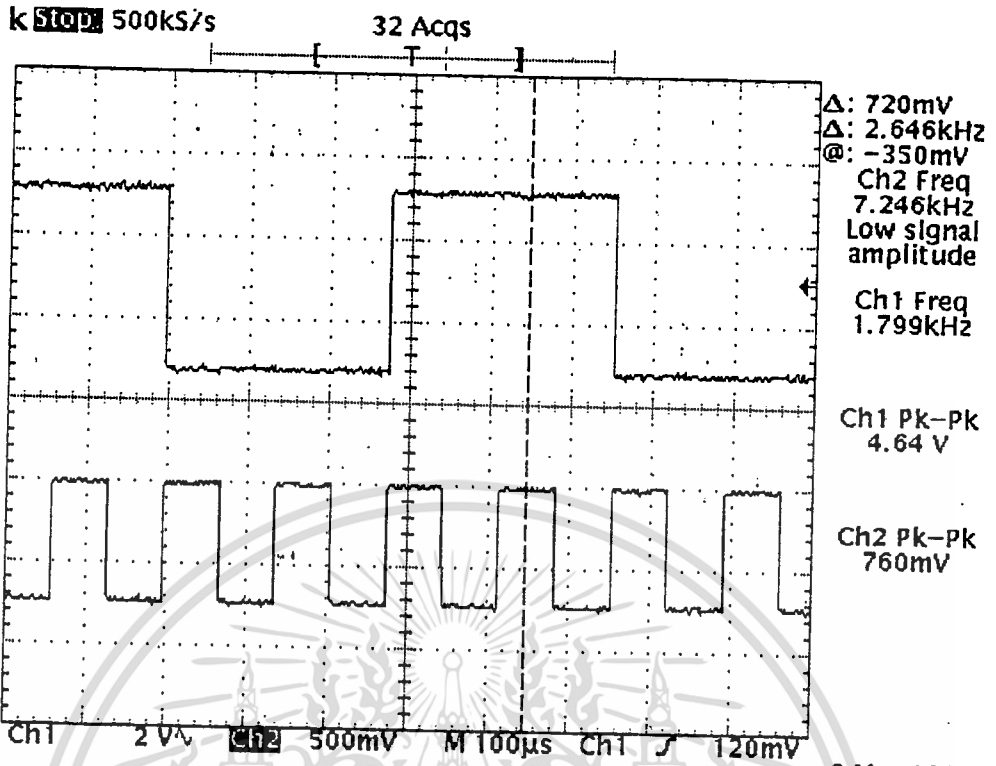


4.21 รูปแสดงสัญญาณที่ได้จากวงจรเฟสล็อก



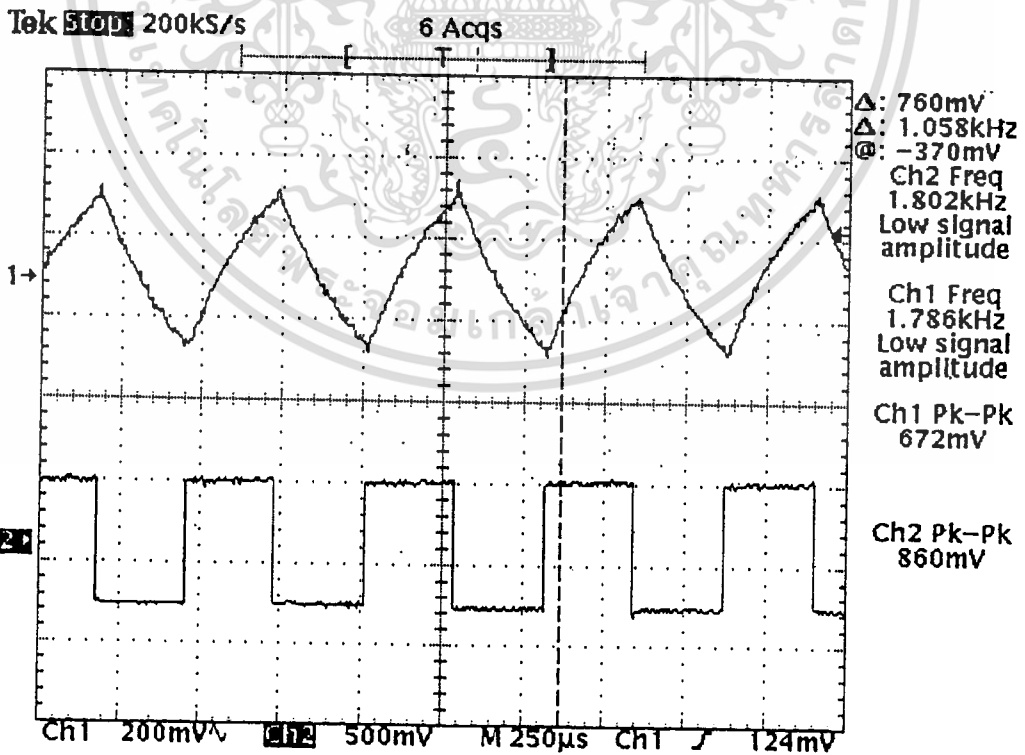
4.22 รูปแสดงสัญญาณที่ได้จากวงจรเปลี่ยนรูปสัญญาณจากสามเหลี่ยมเป็นสี่เหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



6 Mar 1998 15:11:46

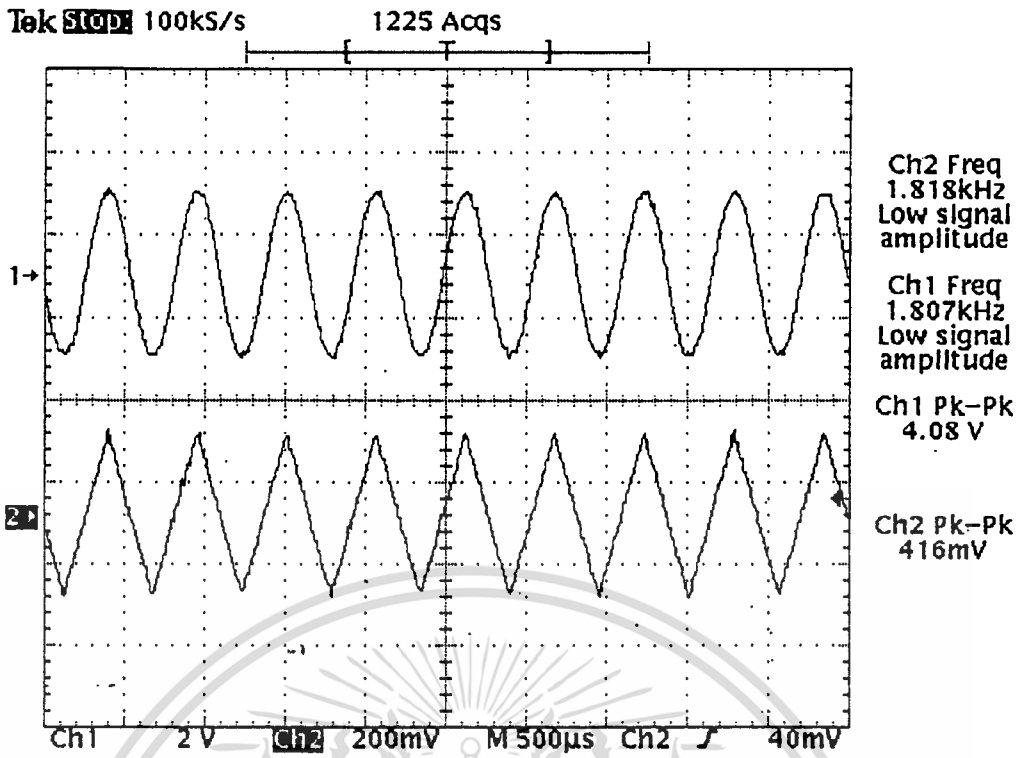
4.23 รูปแสดงสัญญาณที่ได้จากวงจรหารความถี่สี่เท่า



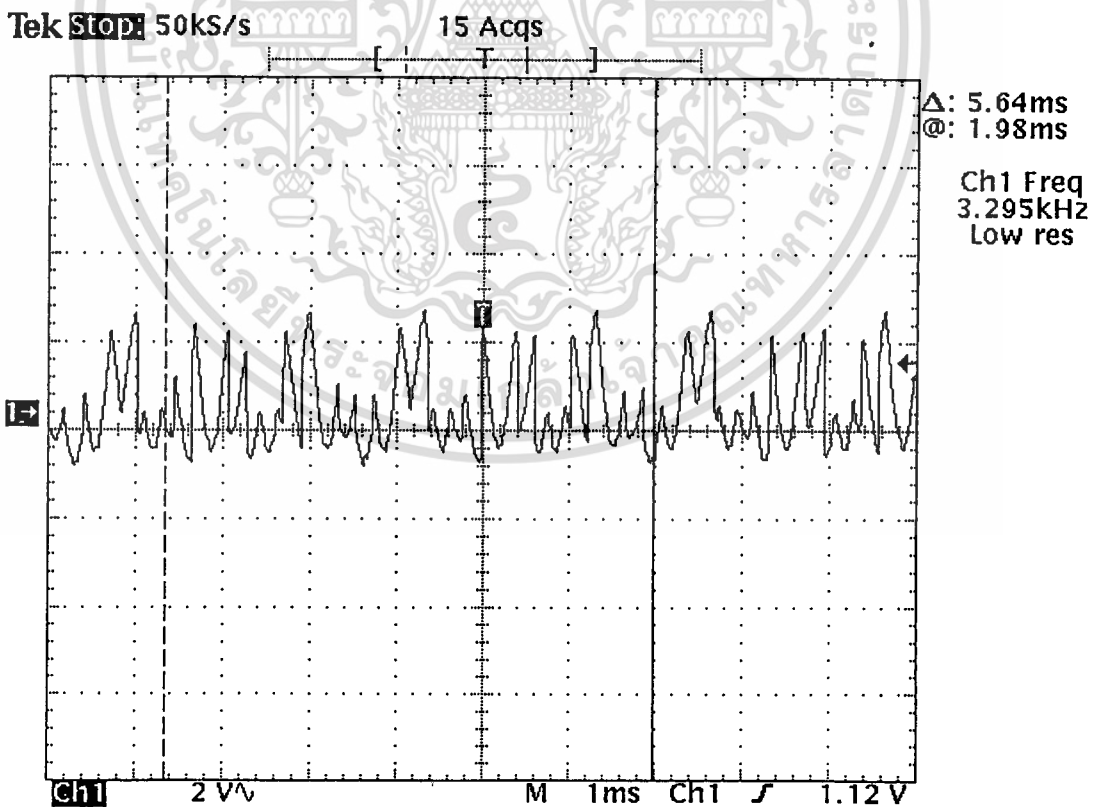
6 Mar 1998 15:24:32

4.24 รูปแสดงสัญญาณที่ได้จากวงจร โลทาสฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่ควรนำออกไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



4.25 รูปแสดงสัญญาณที่ได้จากวงจรเปลี่ยนรูปสัญญาณจากสามเหลี่ยมเป็นไซน์ซึ่งก็คือพาทะที่กู้ได้



4.26 รูปแสดงสัญญาณที่ได้จากวงจรตีมอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และบทสรุป

จากการศึกษาและการทดลอง พบว่าในส่วนของภาคส่งตัวไอซีที่ใช้เป็นมัลติเพลกซ์ของทั้งสองชั้น แลนั้นจำเป็นที่จะต้องเป็นบาลานซ์มอดูเลเตอร์ด้วยตามหลักการของการมอดูเลตสัญญาณดิจิทัลแบบอาศัย การเปลี่ยนแปลงเฟสเป็นสำคัญ จากการทดลองได้พบว่าผลจากการมอดูเลตเป็นที่น่าพอใจ และเมื่อนำมารวมทั้ง สองชั้นแลแล้วจะได้สัญญาณ QPSK และผ่านไปยังวงจรมอดูเลตสัญญาณคลื่นวิทยุแบบ FM ต่อไป และจาก การทดลองพบว่าจำเป็นที่จะต้องให้สัญญาณ QPSK มีแอมพลิจูดที่สูงพอสมควรจึงจะทำให้ส่วนมอดูเลต FM ทำงานได้ดี

ในส่วนภาครับนั้นเราใช้ TDA 7000 เป็นตัวดีเทกสัญญาณเพื่อให้ได้สัญญาณ QPSK ออกมา ซึ่งในการ สื่อสารข้อมูลแบบ QPSK นั้น ส่วนของวงจรถูกคลื่นพาหะเป็นหัวใจของการสื่อสารประเภทนี้ และคลื่นพาหะที่ ได้นี้จะต้องมีเฟสและความถี่ตรงกับสัญญาณ QPSK ที่รับเข้ามา จากการทดลองพบว่ามีความคลาดเคลื่อน เกิดขึ้น ทำให้ไม่สามารถดีเทกข้อมูลออกมาได้ เนื่องจากว่าเมื่อสัญญาณผ่านวงจรต่าง ๆ ไม่ว่าจะเป็น วงจร กรองความถี่ช่วงผ่าน (BPF), วงจรยกกำลังสี่ และวงจรอื่น ๆ ซึ่งจะทำให้เกิดการเลื่อนเฟสขึ้น ซึ่งเป็นผลทำให้ เฟสของคลื่นพาหะที่ได้ออกมานั้นคลาดเคลื่อนไปไม่ตรงกับสัญญาณ QPSK ที่รับเข้ามา แต่สามารถแก้ไขให้ดีขึ้นได้ด้วยการใช้วงจรตรวจจับการเลื่อนเฟส

และในการสื่อสารโดยการมอดูเลตแบบ QPSK นี้ กำลังของคลื่นพาหะก็เป็นอีกสิ่งหนึ่งที่สำคัญที่ใช้ ในการลดค่าความผิดพลาดของการส่งข้อมูล กล่าวคือ ถ้าคลื่นพาหะมีกำลังส่งสูง โอกาสที่จะเกิดความผิดพลาด ก็จะน้อยลงด้วย ดังนั้นเราควรจะต้องกำหนดกำลังส่งให้มีค่าเหมาะสม และการสื่อสารแบบนี้ นั้น จะใช้ความ แดกต่างของ คลื่นพาหะเป็นตัวกำหนดค่าของข้อมูล ทำให้มีความน่าเชื่อถือ คือ ความเพี้ยนที่อาจเกิดจากการ ครอบกวนต่าง ๆ ที่อาจเกิดจากสายส่ง จากอากาศ จะไม่ค่อยมีผลมากนักสำหรับการสื่อสารข้อมูลโดยการมอดู เลตทางเฟส แต่อย่างไรก็ดี ยังคงต้องมีการพัฒนาให้มีคุณภาพดีขึ้น

กิติกรรมประกาศ

โครงการนี้จะสมบูรณ์ได้ เพราะมี อาจารย์วีวัฒน์ กิรานนท์ , อาจารย์ปราโมทย์ วาดเขียน รวมทั้ง อาจารย์วิภา แสงพิลลิตี ที่ได้ให้ความรู้ คำแนะนำ ตลอดจนการช่วยเหลือต่าง ๆ มาโดยตลอด ขอบพระคุณอาจารย์มาก และ เพื่อนๆทุกคน นอกจากนี้ ยังมีพี่สวะต่อเนื่องได้ช่วยเหลือในด้านของข้อมูลเกี่ยวกับโครงการนี้ด้วย และที่สำคัญที่จะลืมไม่ได้ คือ พระเจ้าผู้ทรงประทานสติปัญญาและกำลังในการทำทุกอย่างรวมทั้งโครงการนี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

- [1] ณรงค์ เหมกรณ์, " การสื่อสารดาวเทียม" คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง , 2533
- [2] สุชาติ กังวารจิต, " เครื่องรับวิทยุและระบบวิทยุสื่อสาร " กรุงเทพฯ บริษัทซีเอ็ด ยูเคชั่น จำกัด , 2521
- [3] บัณฑิต โรจนอารยานนท์, " หลักการไฟฟ้าสื่อสาร " จุฬาลงกรณ์มหาวิทยาลัย
- [4] Watter G. Jung , " IC Op-Amp Cookbook " Hawaud W. Sama and Company , 1989
- [5] Paul R. Gray/Robert G.Meyer , " Analysis and design of analog integrated circuit " John Wiley
- [6] Robert F. Cooughein and Federied F.Dedcoll , " Operational Amplifier and Linear integrated circuit " McGraw-Hill Inc



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL8013

Four Quadrant Analog Multiplier



ICL8013

GENERAL DESCRIPTION

The ICL8013 is a four quadrant analog multiplier whose output is proportional to the algebraic product of two input signals. Feedback around an internal op-amp provides level shifting and can be used to generate division and square root functions. A simple arrangement of potentiometers may be used to trim gain accuracy, offset voltage and feedthrough performance. The high accuracy, wide bandwidth, and increased versatility of the ICL8013 make it ideal for all multiplier applications in control and instrumentation systems. Applications include RMS measuring equipment, frequency doublers, balanced modulators and demodulators, function generators, and voltage controlled amplifiers.

FEATURES

- Accuracy of $\pm 0.5\%$ ("A" Version)
- Full $\pm 10V$ Input Voltage Range
- 1MHz Bandwidth
- Uses Standard $\pm 15V$ Supplies
- Built-in Op Amp Provides Level Shifting, Division and Square Root Functions

ORDERING INFORMATION

PART NUMBER	MULTIPLICATION ERROR	TEMPERATURE RANGE	PACKAGE
ICL8013AM TZ	$\pm 0.5\%$	$-55^{\circ}C$ to $+125^{\circ}C$	10-LEAD TO-100
ICL8013BM TZ	$\pm 1\%$ MAX	$-55^{\circ}C$ to $+125^{\circ}C$	
ICL8013CM TZ	$\pm 2\%$	$-55^{\circ}C$ to $+125^{\circ}C$	
ICL8013AC TZ	$\pm 5\%$	$0^{\circ}C$ to $+70^{\circ}C$	DICE**
ICL8013BC TZ	$\pm 1\%$ MAX	$0^{\circ}C$ to $+70^{\circ}C$	
ICL8013CC TZ	$\pm 2\%$	$0^{\circ}C$ to $+70^{\circ}C$	
ICL8013/D	$\pm 2\%$ TYP	—	

**Parameter Min/Max Limits guaranteed at $25^{\circ}C$ only for "DICE" orders.

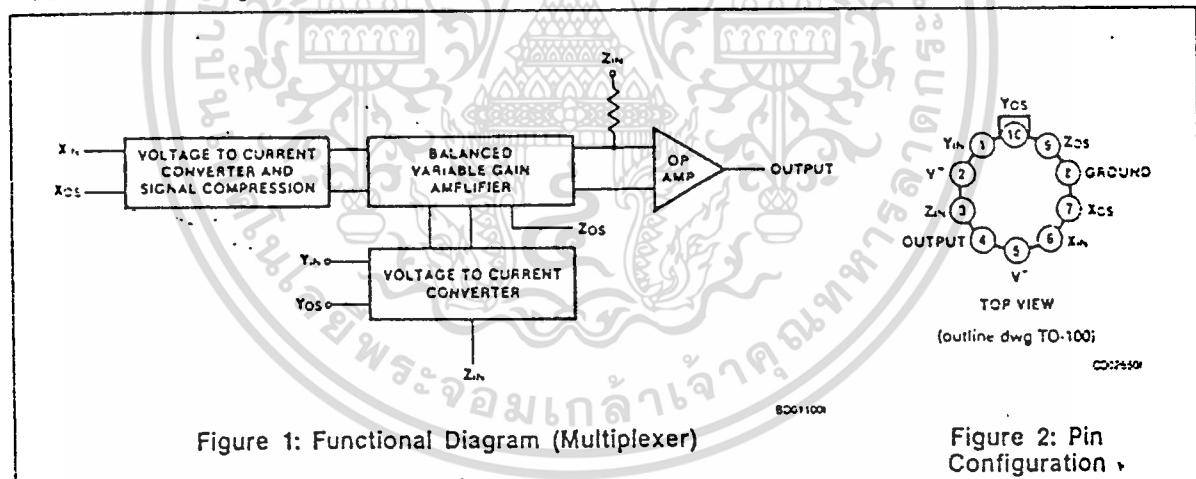


Figure 1: Functional Diagram (Multiplexer)

Figure 2: Pin Configuration

Note: All typical values have been guaranteed by characterization and are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

Supply Voltage.....±18V
 Power Dissipation (Note 1).....500mW
 Input Voltages
 (XIN, YIN, ZIN, XOS, YOS, ZOS)VSUPPLY

Operating Temperature Range:
 ICL8013XC.....0°C to +70°C
 ICL8013XM.....-55°C to +125°C
 Storage Temperature Range.....-65°C to +150°C
 Lead Temperature (Soldering, 10sec).....300°C

NOTE 1: Derate at 6.5mW/°C for operation at ambient temperature above 75°C.

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, and operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS (Unless otherwise specified TA = 25°C, VSUPPLY = ±15V, Gain and Offset Potentiometers Externally Trimmed)

PARAMETER	TEST CONDITIONS	ICL8013A			ICL8013B			ICL8013C			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Multiplier Function			XY/10			XY/10			XY/10		
Multiplication Error	-10 < X < 10 -10 < Y < 10			0.5			1.0		2.0*	2.0	% Full Scale
Divider Function			102/X			102/X			102/X		
Division Error	X = -10 X = -1		0.3 1.5			0.3 1.5			0.3 1.5		% Full Scale % Full Scale
Feedthrough	X = 0 Y = 20V _{p-p} f = 50Hz Y = 0 X = 20V _{p-p} f = 50Hz			50 50		100 100		200* 150*	200 150		mV _{p-p} mV _{p-p}
Non-Linearity	X Input X = 20V _{p-p} Y = ±10Vdc		±0.5			±0.5		±0.8			%
	Y Input Y = 20V _{p-p} X = ±10Vdc		±0.2			±0.2		±0.3			%
Frequency Response Small Signal Bandwidth (-3dB)			1.0			1.0			1.0		MHz
Full Power Bandwidth			750			750			750		kHz
Slew Rate			45			45			45		V/μs
1% Amplitude Error			75			75			75		kHz
1% Vector Error (0.5° Chase Shift)			5			5			5		kHz
Settling Time (to ±2% of Final Value)	V _{IN} = ±10V		1			1			1		μs
Overload Recovery (to ±2% of Final Value)			1			1			1		μs
Output Noise	5 Hz to 10 kHz 5 Hz to 5 MHz		0.6 3			0.6 3			0.6 3		mV rms mV rms
Input Resistance	X Input		10			10			10		MΩ
	Y Input		6			6			6		MΩ
	Z Input		36			36			36		kΩ
Input Bias Current	X or Y Input		2	5			7.5			10	μA
	Z Input		25			25			25		μA
Power Supply Variation	Multiplication Error		0.2			0.2			0.2		%/%
	Output Offset			50			75			100	mV/V
	Scale Factor		0.1			0.1			0.1		%/%
Quiescent Current			3.5	60		3.5	60		3.5	60	mA

Note: All typical values have been guaranteed by characterization and are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (CONT.)

PARAMETER	TEST CONDITIONS	ICL8013A			ICL8013B			ICL8013C			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
THE FOLLOWING SPECIFICATIONS APPLY OVER THE OPERATING TEMPERATURE RANGES											
Multiplication Error	-10V < X _{IN} < 10V, -10V < Y _{IN} < 10V		1.5			2			3		% Scale
Average Temperature Coefficients	Accuracy		0.06			0.06			0.06		%/°C
	Output Offset		0.2			0.2			0.2		mV/°C
	Scale Factor		0.04			0.04			0.04		%/°C
Input Bias Current	X or Y Input		5			5			10		μA
	Z Input		25						35		μA
Input Voltage Swing (X, Y, or Z)			±10						±10		V
Output Voltage Swing	R _L ≥ 2kΩ C _L < 1000pF		±10			±10			±10		V

*Dice only

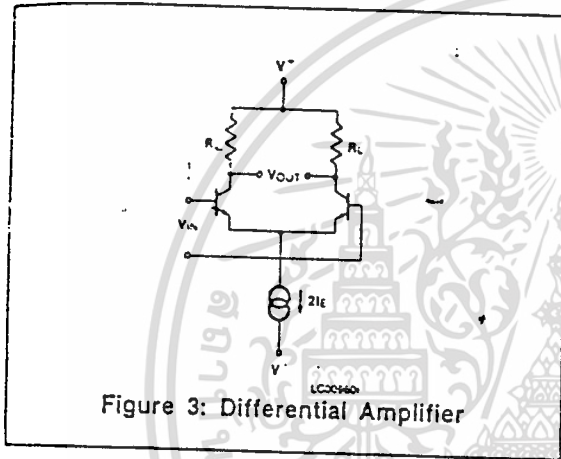


Figure 3: Differential Amplifier

The small signal difference given by

$$\frac{V_{OUT}}{V_{IN}} = \frac{R_L}{r_e}$$

Substituting

$$V_{OUT} =$$

The output voltage is thus proportional to the product of the input voltage V_{IN} and the emitter current I_E. In the simple transconductance multiplier of Figure 4, a current source comprising Q₃, D₁, and R_Y is used. If V_Y is large compared with the drop across D₁, then

$$I_D \approx \frac{V_Y}{R_Y} = 2I_E \text{ and}$$

$$V_{OUT} = \frac{qR_L}{kTR_Y} (V_X \cdot V_Y)$$

There are several difficulties with this simple modulator:

- 1: V_Y must be positive and greater than V_D.
- 2: Some portion of the signal at V_X will appear at the output unless I_E = 0.
- 3: V_X must be a small signal for the differential pair to be linear.
- 4: The output voltage is not centered around ground.

The first problem relates to the method of converting the V_Y voltage to a current to vary the gain of the V_X differential pair. A better method, Figure 5, uses another differential pair but with considerable emitter degeneration. In this circuit the differential input voltage appears across the common emitter resistor, producing a current which adds or subtracts from the quiescent current in either collector. This type of voltage to current converter handles signals from 0 volts to ±10 volts with excellent linearity.

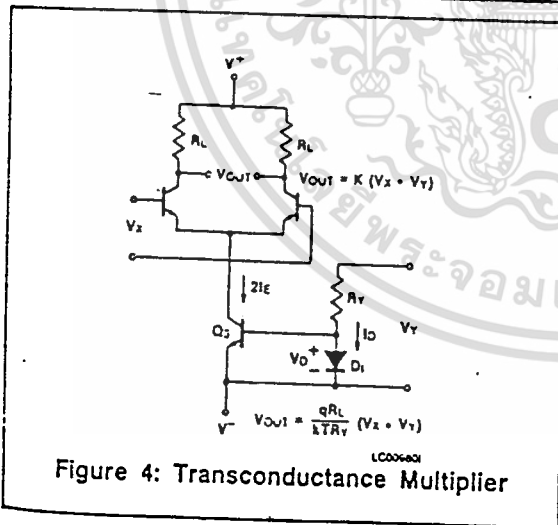


Figure 4: Transconductance Multiplier

DETAILED DESCRIPTION

The fundamental element of the ICL8013 multiplier is the bipolar differential amplifier of Figure 3.

Note: All typical values have been guaranteed by characterization and are not tested.

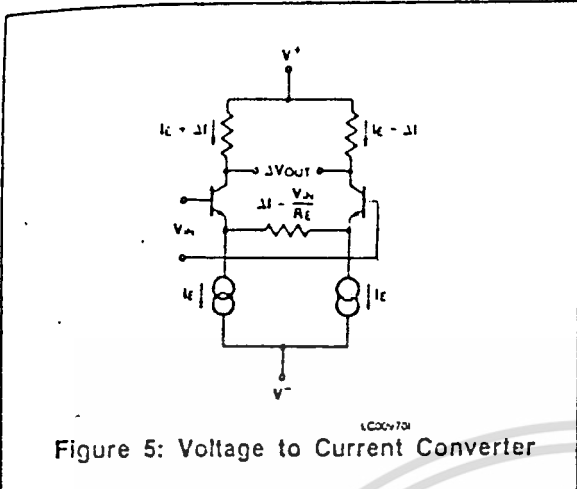


Figure 5: Voltage to Current Converter

The second problem is called feedthrough; i.e. the product of zero and some finite input signal does not produce zero output voltage. The circuit whose operation is illustrated by Figures 6A, B, and C overcomes this problem and forms the heart of many multiplier circuits in use today.

This circuit is basically two matched differential pairs with cross coupled collectors. Consider the case shown in 6A of exactly equal current sources biasing the two pairs. With a small positive signal at V_{IN} , the collector current of Q_1 and Q_3 will increase but the collector currents of Q_2 and Q_4 will decrease by the same amount. Since the collectors are cross coupled the current through the load resistors remains unchanged and independent of the V_{IN} input voltage.

differential output voltage will result. By replacing the separate biasing current sources with the voltage to current converter of Figure 5 we have a balanced multiplier circuit capable of four quadrant operation (Figure 7).

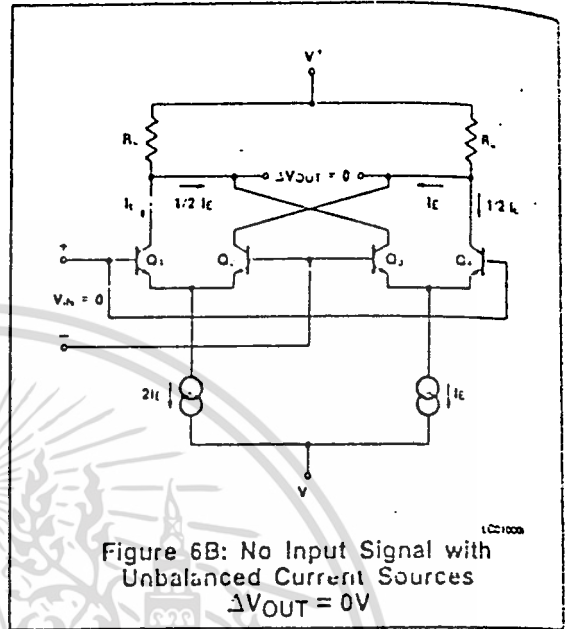


Figure 6B: No Input Signal with Unbalanced Current Sources $\Delta V_{OUT} = 0V$

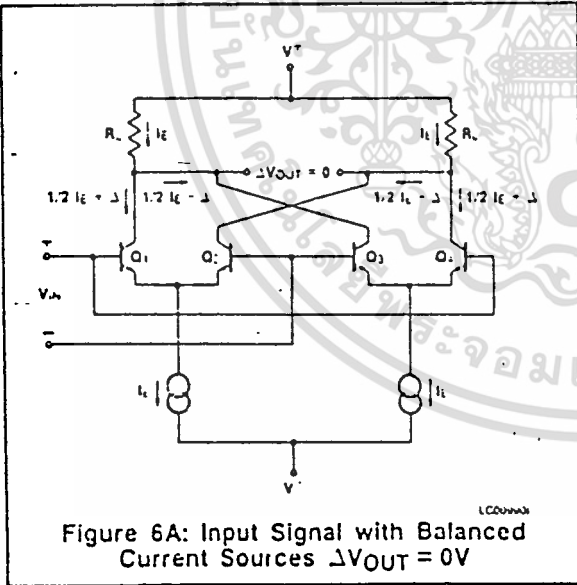


Figure 6A: Input Signal with Balanced Current Sources $\Delta V_{OUT} = 0V$

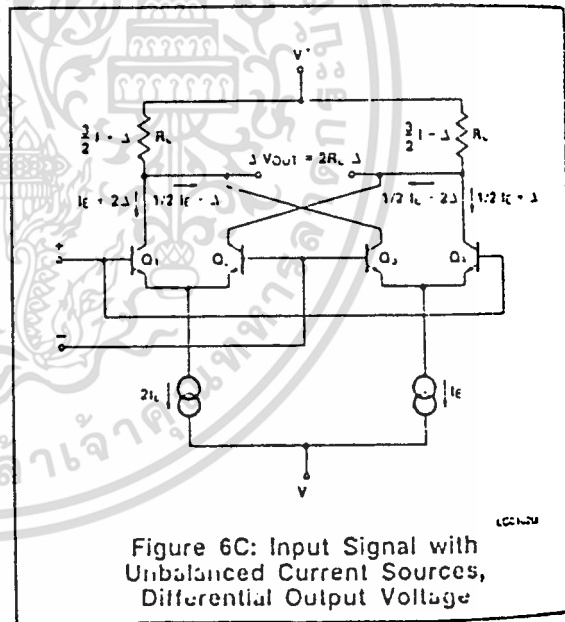


Figure 6C: Input Signal with Unbalanced Current Sources, Differential Output Voltage

In Figure 6B, notice that with $V_{IN} = 0$ any variation in the ratio of biasing current sources will produce a common mode voltage across the load resistors. The differential output voltage will remain zero. In Figure 6C we apply a differential input voltage with unbalanced current sources. If I_{E1} is twice I_{E2} , the gain of differential pair Q_1 and Q_2 is twice the gain of pair Q_3 and Q_4 . Therefore, the change in cross coupled collector currents will be unequal and a

Note: All typical values have been guaranteed by characterization and are not listed.

This circuit of Figure 7 still has the problem that the input voltage V_{IN} must be small to keep the differential amplifier in the linear region. To be able to handle large signals, we need an amplitude compression circuit.

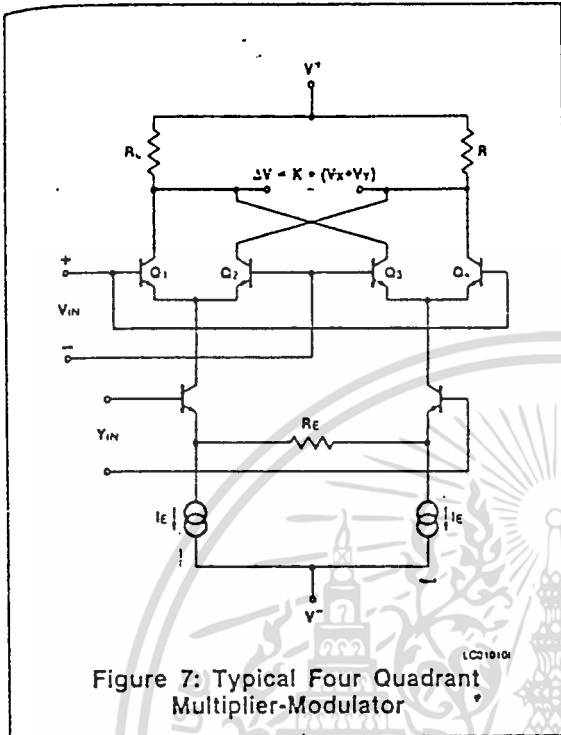


Figure 7: Typical Four Quadrant Multiplier-Modulator

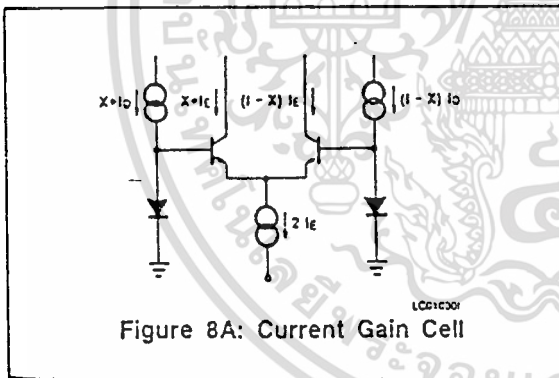


Figure 8A: Current Gain Cell

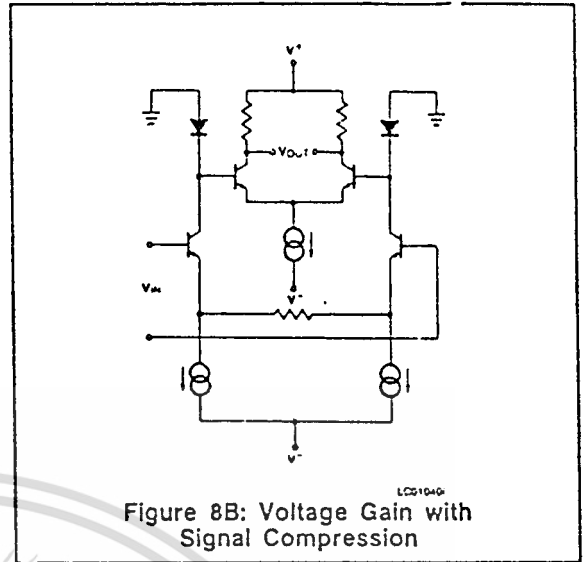


Figure 8B: Voltage Gain with Signal Compression

Figure 5 showed a current source formed by relying on the matching characteristics of a diode and the emitter base junction of a transistor. Extension of this idea to a differential circuit is shown in Figure 8A. In a differential pair, the input voltage splits the biasing current in a logarithmic ratio. (The usual assumption of linearity is useful only for small signals.) Since the input to the differential pair in Figure 8A is the difference in voltage across the two diodes, which in turn is proportional to the log of the ratio of drive currents, it follows that the ratio of diode currents and the ratio of collector currents are linearly related and independent of amplitude. If we combine this circuit with the voltage to current converter of Figure 5, we have Figure 8B. The output of the differential amplifier is now proportional to the input voltage over a large dynamic range, thereby improving linearity while minimizing drift and noise factors.

The complete schematic is shown in Figure 9. The differential pair Q_3 and Q_4 form a voltage to current converter whose output is compressed in collector diodes Q_1 and Q_2 . These diodes drive the balanced cross-coupled differential amplifier Q_7/Q_8 Q_{14}/Q_{15} . The gain of these amplifiers is modulated by the voltage to current converter Q_9 and Q_{10} . Transistors Q_5 , Q_6 , Q_{11} , and Q_{12} are constant current sources which bias the voltage to current converter. The output amplifier comprises transistors Q_{16} through Q_{27} .

Note: All typical values have been guaranteed by characterization and are not tested.

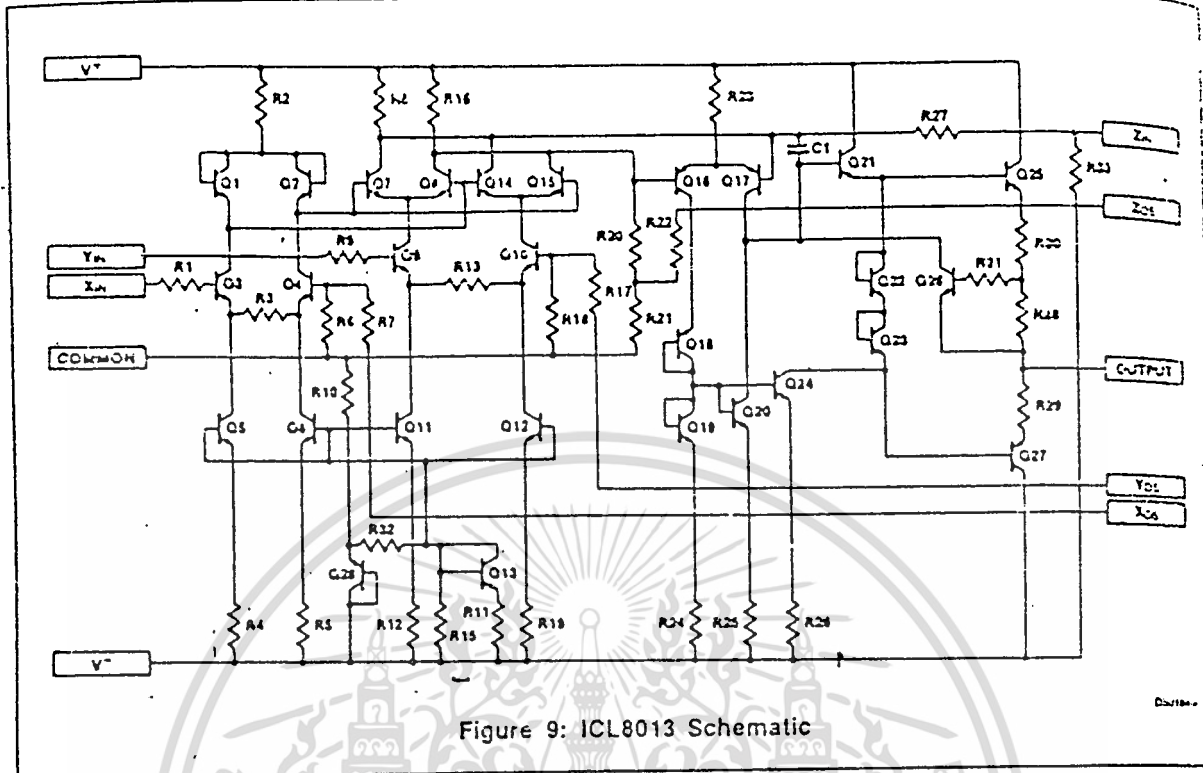


Figure 9: ICL8013 Schematic

MULTIPLICATION

In the standard multiplier connection, the Z terminal is connected to the op amp output. All of the modulator output current thus flows through the feedback resistor R27 and produces a proportional output voltage.

signal and adjusting Gain control for (Output - Y_{IN}) = Zero.

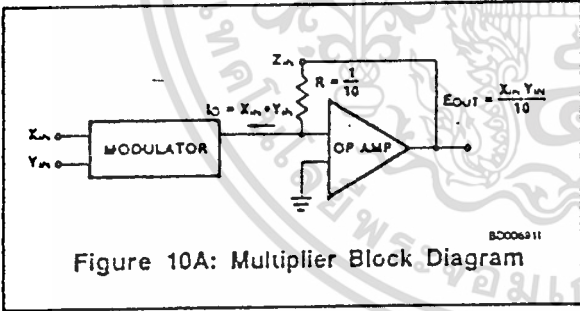


Figure 10A: Multiplier Block Diagram

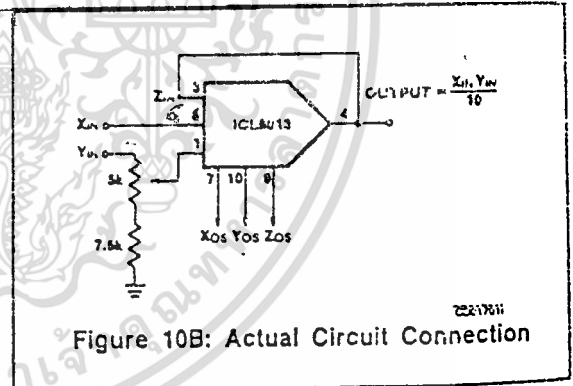


Figure 10B: Actual Circuit Connection

Multiplier Trimming Procedure

1. Set X_{IN} = Y_{IN} = 0V and adjust Z_{OS} for zero Output.
2. Apply a ±10V low frequency (≤ 100Hz) sweep (sine or triangle) to Y_{IN} with X_{IN} = 0V, and adjust X_{OS} for minimum output.
3. Apply the sweep signal of Step 2 to X_{IN} with Y_{IN} = 0V and adjust Y_{OS} for minimum Output.
4. Readjust Z_{OS} as in Step 1, if necessary.
5. With X_{IN} = 10.0V DC and the sweep signal of Step 2 applied to Y_{IN}, adjust the Gain potentiometer for Output = Y_{IN}. This is easily accomplished with a differential scope plug-in (A + B) by inverting one

DIVISION

If the Z terminal is used as an input, and the output of the op-amp connected to the Y input, the device functions as a divider. Since the input to the op-amp is at virtual ground, and requires negligible bias current, the overall feedback forces the modulator output current to equal the current produced by Z.

$$\text{Therefore } I_O = X_{IN} \cdot Y_{IN} = \frac{Z_{IN}}{R} = 10Z_{IN}$$

$$\text{Since } Y_{IN} = E_{OUT}, E_{OUT} = \frac{10Z_{IN}}{X_{IN}}$$

Note: All typical values have been guaranteed by characterization and are not tested.

ICL8013

Note that when connected as a divider, the X input must be a negative voltage to maintain overall negative feedback.

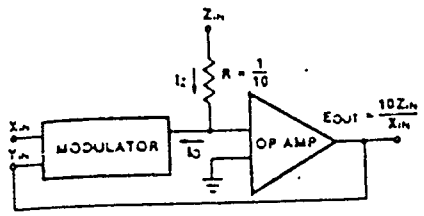


Figure 11A: Division Block Diagram

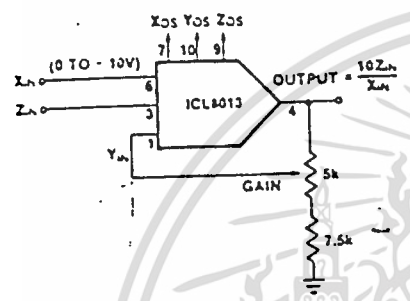


Figure 11B: Actual Circuit Connection

Divider Trimming Procedure

1. Set trimming potentiometers at mid-scale by adjusting voltage on pins 7, 9 and 10 (X_{OS}, Y_{OS}, Z_{OS}) for zero volts.
2. With Z_{IN} = 0V, trim Z_{OS} to hold the Output constant, as X_{IN} is varied from -10V through -1V.
3. With Z_{IN} = 0V and X_{IN} = -10.0V adjust Y_{OS} for zero Output voltage.
4. With Z_{IN} = X_{IN} (and/or Z_{IN} = -X_{IN}) adjust X_{OS} for minimum worst-case variation of Output, as X_{IN} is varied from -10V to -1V.
5. Repeat Steps 2 and 3 if Step 4 required a large initial adjustment.
6. With Z_{IN} = X_{IN} (and/or Z_{IN} = -X_{IN}) adjust the gain control until the output is the closest average around +10.0V (-10V for Z_{IN} = -X_{IN}) as X_{IN} is varied from -10V to -3V.

SQUARING

The squaring function is achieved by simply multiplying with the two inputs tied together. The squaring circuit may also be used as the basis for a frequency doubler since $\cos^2 \omega t = 1/2 (\cos 2\omega t + 1)$.

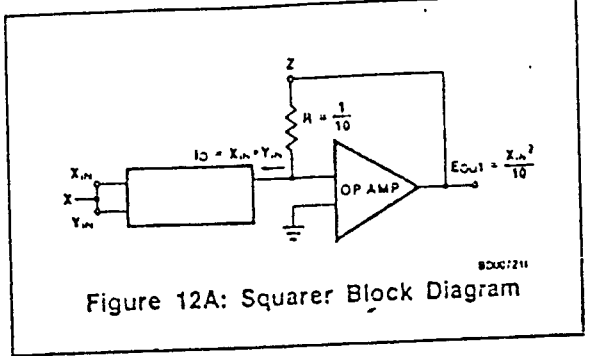


Figure 12A: Squarer Block Diagram

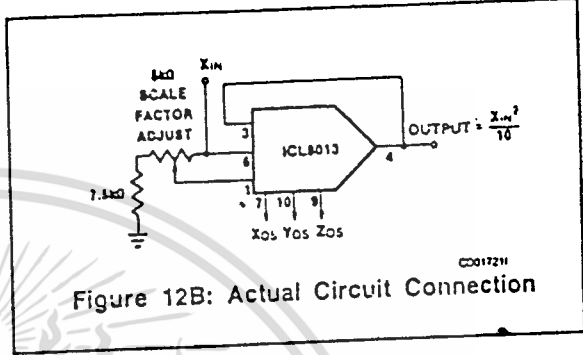


Figure 12B: Actual Circuit Connection

SQUARE ROOT

Tying the X and Y inputs together and using overall feedback from the Op Amp results in the square root function. The output of the modulator is again forced to equal the current produced by the Z input.

$$I_O = X_{IN} Y_{IN} = (-E_{OUT})^2 = 10Z_{IN}$$

$$E_{OUT} = -\sqrt{10Z_{IN}}$$

The output is a negative voltage which maintains overall negative feedback. A diode in series with the Op Amp output prevents the latchup that would otherwise occur for negative input voltages.

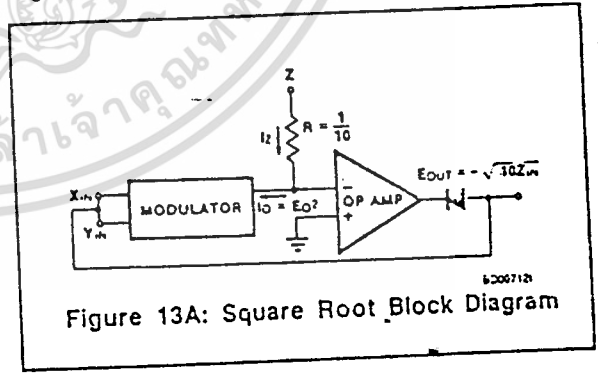
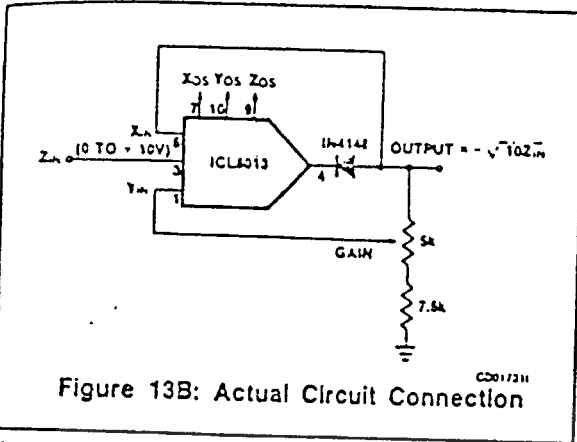
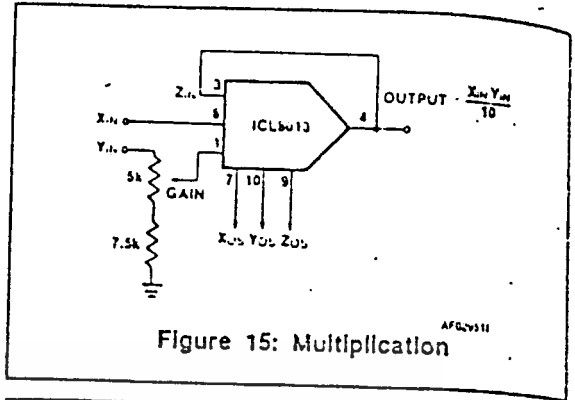


Figure 13A: Square Root Block Diagram

Note: All typical values have been guaranteed by characterization and are not tested.



TYPICAL APPLICATIONS

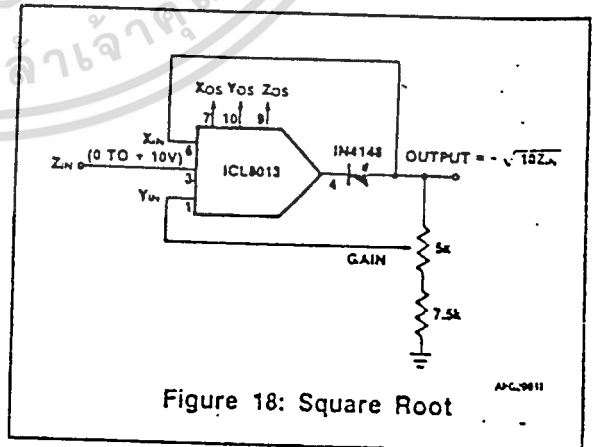
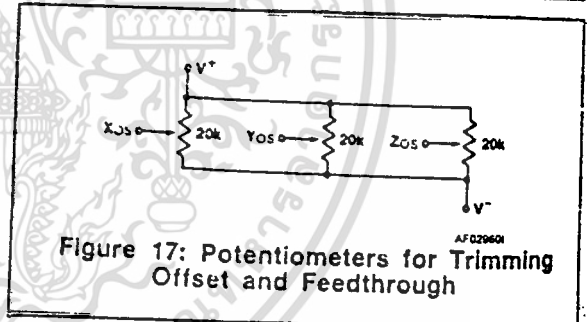
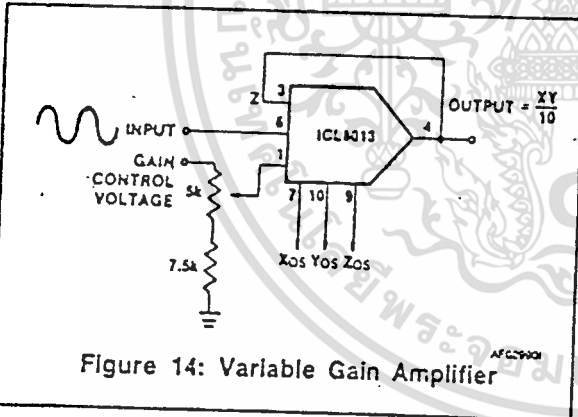
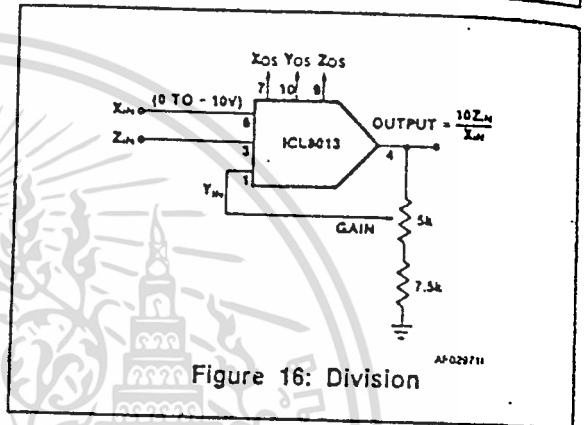


Square Root Trimming Procedure

1. Connect the ICL8013 in the *Divider* configuration.
2. Adjust ZOS, YOS, XOS, and Gain using Steps 1 through 6 of *Divider Trimming Procedure*.
3. Convert to the *Square Root* configuration by connecting PIN to the Output and inserting a diode between Pin 4 and the Output node.
4. With ZIN = 0V adjust ZOS for zero Output voltage.

VARIABLE GAIN AMPLIFIER

Most applications for the ICL8013 are straight forward variations of the simple arithmetic functions described above. Although the circuit description frequently disguises the fact, it has already been shown that the frequency doubler is nothing more than a squaring circuit. Similarly the variable gain amplifier is nothing more than a multiplier, with the input signal applied at the X input and the control voltage applied at the Y input.



Note: All typical values have been guaranteed by characterization and are not tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FM radio circuit

TDA7000

GENERAL DESCRIPTION

The TDA7000 is a monolithic integrated circuit for mono FM portable radios, where a minimum on peripheral components is important (small dimensions and low costs).

The IC has an FLL (Frequency-Locked-Loop) system with an intermediate frequency of 70 kHz. The i.f. selectivity is obtained by active RC filters. The only function which needs alignment is the resonant circuit for the oscillator, thus selecting the reception frequency. Spurious reception is avoided by means of a mute circuit, which also eliminates too noisy input signals. Special precautions are taken to meet the radiation requirements.

The TDA7000 includes the following functions:

- R.F. input stage
- Mixer
- Local oscillator
- I.F. amplifier/limiter
- Phase demodulator
- Mute detector
- Mute switch

QUICK REFERENCE DATA

Supply voltage range (pin 5)	V_P	2,7 to 10 V
Supply current at $V_P = 4,5$ V	I_P	typ. 8 mA
R.F. input frequency range	f_{rf}	1,5 to 110 MHz
Sensitivity for -3 dB limiting (e.m.f. voltage) (source impedance: 75 Ω ; mute disabled)	EMF	typ. 1,5 μ V
Signal handling (e.m.f. voltage) (source impedance: 75 Ω)	EMF	typ. 200 mV
A.F. output voltage at $R_L = 22$ k Ω	V_o	typ. 75 mV

PACKAGE OUTLINE

18-lead DIL; plastic (SOT102HE); SOT102-1; 1996 July 24.

FM radio circuit

TDA7000

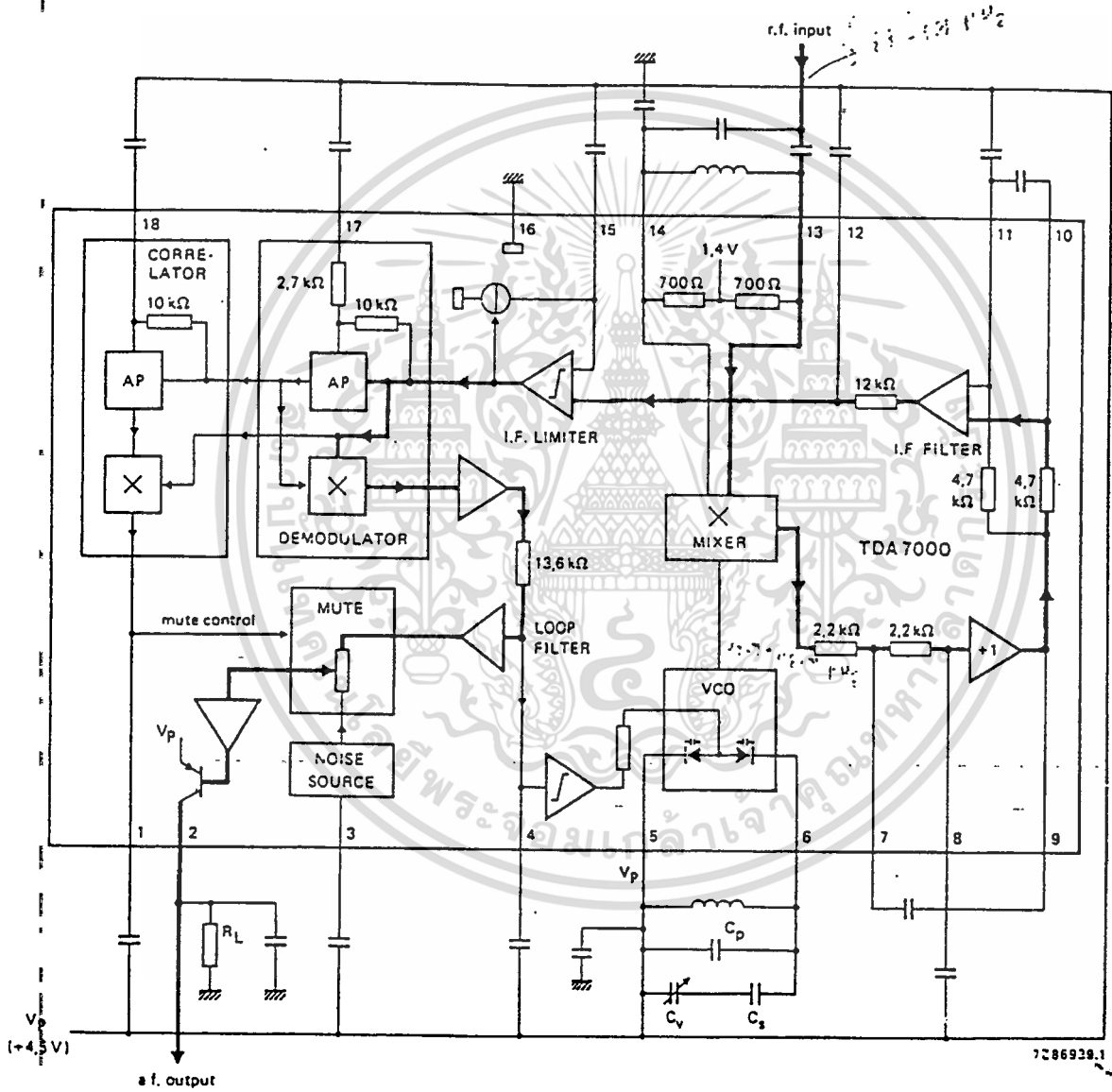


Fig.1 Block diagram.

7286939.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ทางการค้า

FM radio circuit

TDA7000

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

Supply voltage (pin 5)	V_P	max.	12 V
Oscillator voltage (pin 6)	V_{6-5}	$V_P - 0,5$ to $V_P + 0,5$ V	
Total power dissipation		see derating curve Fig.2	
Storage temperature range	T_{stg}		-55 to +150 °C
Operating ambient temperature range	T_{amb}		0 to +60 °C

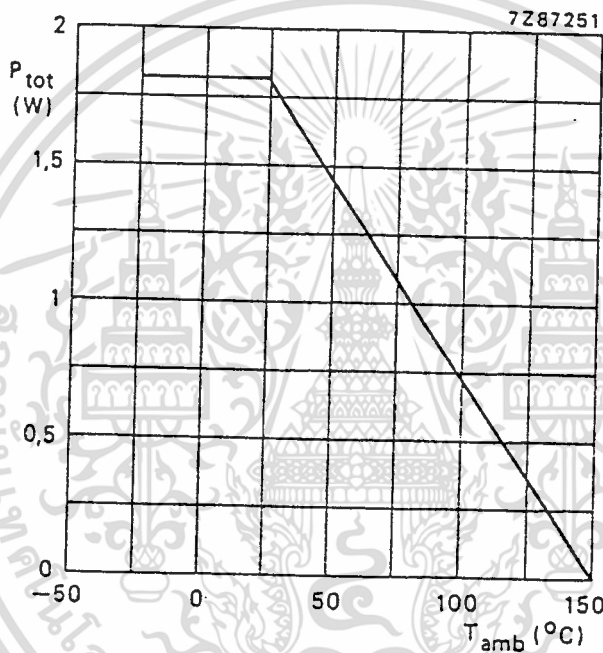


Fig.2 Power derating curve.

D.C. CHARACTERISTICS

$V_P = 4,5$ V; $T_{amb} = 25$ °C; measured in Fig.4; unless otherwise specified

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT
Supply voltage (pin 5)	V_P	2,7	4,5	10	V
Supply current at $V_P = 4,5$ V	I_P	-	8	-	mA
Oscillator current (pin 6)	I_6	-	280	-	μ A
Voltage at pin 14	V_{14-16}	-	1,35	-	V
Output current at pin 2	I_2	-	60	-	μ A
Voltage at pin 2; $R_L = 22$ k Ω	V_{2-16}	-	1,3	-	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

FM radio circuit

TDA7000

A.C. CHARACTERISTICS

$V_P = 4,5 \text{ V}$; $T_{\text{amb}} = 25 \text{ }^\circ\text{C}$; measured in Fig.4 (mute switch open, enabled); $f_{\text{rf}} = 96 \text{ MHz}$ (tuned to max. signal at $5 \mu\text{V}$ e.m.f.) modulated with $\Delta f = \pm 22,5 \text{ kHz}$; $f_m = 1 \text{ kHz}$; $\text{EMF} = 0,2 \text{ mV}$ (e.m.f. voltage at a source impedance of 75Ω); r.m.s. noise voltage measured unweighted ($f = 300 \text{ Hz}$ to 20 kHz); unless otherwise specified.

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT
Sensitivity (see Fig.3) (e.m.f. voltage) for $\pm 3 \text{ dB}$ limiting; muting disabled	EMF	—	1,5	—	μV
for -3 dB muting	EMF	—	6	—	μV
for $S/N = 26 \text{ dB}$	EMF	—	5,5	—	μV
Signal handling (e.m.f. voltage) for $\text{THD} < 10\%$; $\Delta f = \pm 75 \text{ kHz}$	EMF	—	200	—	mV
Signal-to-noise ratio	S/N	—	60	—	dB
Total harmonic distortion at $\Delta f = \pm 22,5 \text{ kHz}$	THD	—	0,7	—	%
at $\Delta f = \pm 75 \text{ kHz}$	THD	—	2,3	—	%
AM suppression of output voltage (ratio of the AM output signal referred to the FM output signal) FM signal: $f_m = 1 \text{ kHz}$; $\Delta f = \pm 75 \text{ kHz}$ AM signal: $f_m = 1 \text{ kHz}$; $m = 80\%$	AMS	—	50	—	dB
Ripple rejection ($\Delta V_P = 100 \text{ mV}$; $f = 1 \text{ kHz}$)	RR	—	10	—	dB
Oscillator voltage (r.m.s. value) at pin 6	$V_{6-5(\text{rms})}$	—	250	—	mV
Variation of oscillator frequency with supply voltage ($\Delta V_P = 1 \text{ V}$)	Δf_{osc}	—	60	—	kHz/V
Selectivity	S_{+300}	—	45	—	dB
	S_{-300}	—	35	—	dB
A.F.C. range	Δf_{rf}	—	± 300	—	kHz
Audio bandwidth at $\Delta V_0 = 3 \text{ dB}$ measured with pre-emphasis ($t = 50 \mu\text{s}$)	B	—	10	—	kHz
A.F. output voltage (r.m.s. value) at $R_L = 22 \text{ k}\Omega$	$V_{o(\text{rms})}$	—	75	—	mV
Load resistance at $V_P = 4,5 \text{ V}$	R_L	—	—	22	k Ω
at $V_P = 9,0 \text{ V}$	R_L	—	—	47	k Ω