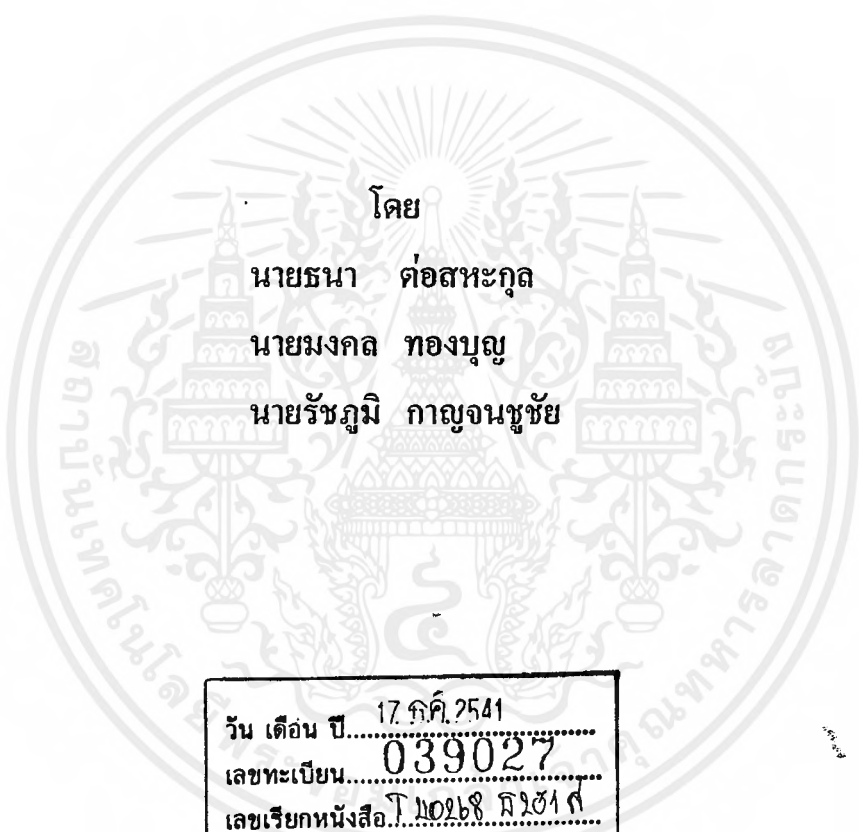




สวิตช์อัตโนมัติสำหรับคู่สายเช่า
AUTO - SWITCH FOR LEASED LINES



โดย
นายธนา ต่อสหัสกุล
นายมงคล ทองบุญ
นายรัชภูมิ กาญจนชูชัย

วัน เดือน ปี..... 17 ค.ค. 2541
เลขทะเบียน..... 039027
เลขเรียกหนังสือ..... ท.110268 ค.2541 ก.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

หกฟ

หกฟ

สวิตช์อัตโนมัติสำหรับคู่สายเช่า
AUTO - SWITCH FOR LEASED LINES

โดย

นายธนา ต่อสทะกุล 37014156

นายมงคล ทองบุญ 37014329

นายรัชภูมิ กาญจนชูชัย 37014356

อาจารย์ที่ปรึกษา

อ.กฤษณ์ วงรุจิระ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง สวิตช์อัตโนมัติสำหรับคู่สายเช่า

AUTO - SWITCH FOR LEASED LINES

ผู้จัดทำ

1. นายธนา ต่อสหะกุล 37014156
2. นายมงคล ทองบุญ 37014329
3. นายรัชฎมิ กาญจนชูชัย 37014356



(อ. กฤษณ์ วงจรวิระ)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิทช์อัตโนมัติสำหรับคู่สายเช่า
(Auto-Switch for leased lines)

โดย นายธนา ต่อสหัสกุล 37014156
นายมงคล ทองบุญ 37014329
นายรัชฎี กาญจนชูชัย 37014356

อาจารย์ที่ปรึกษา อ. กฤษณ์ วงจรูระ

บทคัดย่อ

สวิทช์อัตโนมัติสำหรับคู่สายโทรศัพท์จะต่ออยู่ทั้งทางด้านส่งและทางด้านรับ ระหว่างสายโทรศัพท์ 2 คู่สาย คู่สายหนึ่งจะเป็นคู่สายหลักในการติดต่อสื่อสารกัน กับอีกคู่สายหนึ่งเป็นคู่สายที่ใช้สำรองในกรณีที่คู่สายหลักเกิดความผิดปกติ สวิทช์อัตโนมัติก็จะทำการสวิทช์ไปที่คู่สายสำรองทันที โดยที่เราสามารถกำหนดได้ว่า การสวิทช์จะเกิดขึ้นเมื่อใด กล่าวคือ เมื่อมีการขาดหายของสัญญาณไปนานเกินกว่าเวลาที่กำหนดไว้ สวิทช์ก็จะทำงาน หรือถูกสั่งการโดยผ่านคู่สายโทรศัพท์ให้สวิทช์ไปใช้อีกคู่สายหนึ่ง นอกจากนี้ ในกรณีที่สวิทช์อัตโนมัติที่อยู่ห่างไกลออกไปในเขตพื้นที่ที่ไม่สะดวกในการเข้าไปตรวจสอบควบคุม ก็ยังมีระบบตรวจสอบควบคุมระยะไกลให้ทำการ loop คู่สายเพื่อทำการตรวจสอบสภาพของสายโดยการโทรศัพท์ไปตรวจสอบการทำงาน และควบคุมสวิทช์ (DTMF control) โดยผ่านคู่สายโทรศัพท์

Abstract

Auto-Switch for leased lines will be connected to both ends of transmitter and receiver between 2 telephone lines. One is a main line and the other is a backup line, that will be used, by command from Auto-Switch, when there is a problem on the main line. We can design to command when to switch after a period of disconnected time or controlled by human via telephone lines.

If remote Auto-Switch is too far away for maintenance and control, there is a tool for helping in maintenance and remote control to loop pairs of lines for testing via telephone (DTMF control).

สารบัญ

| | | หน้า |
|---------|---|------|
| บทที่ 1 | บทนำ | 1 |
| บทที่ 2 | ทฤษฎีหรือหลักการ | |
| | 2.1 สัญญาณพื้นฐานที่ใช้ในระบบโทรศัพท์ | 2 |
| | 2.2 ระบบ DTMF (Dual Tone Multifrequency) | 4 |
| | 2.3 มาตรฐานการอินเทอร์เฟซชนิด RS-232 | 6 |
| | 2.4 โมเด็มกับการส่งข้อมูลผ่านคู่สายโทรศัพท์ | 10 |
| | 2.5 วงจรโมโนสเตเบิลมัลติไวเบรเตอร์ | 13 |
| | 2.6 วงจร RC time constant | 16 |
| | 2.7 JK – ฟลิปฟลอป | 18 |
| | 2.8 โซลิดสเตตรีเลย์ (Solid-state Relay) | 19 |
| บทที่ 3 | การคำนวณและการสร้าง | |
| | 3.1 บล็อกไดอะแกรม | 21 |
| | 3.2 หลักการทำงานของบล็อกไดอะแกรม | 21 |
| | 3.3 การทำงานของวงจร | 24 |
| บทที่ 4 | การทดลองและผลการทดลอง | 36 |
| บทที่ 5 | บทวิจารณ์และบทสรุป | 48 |

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

การสื่อสารในปัจจุบัน มีความจำเป็นมากกว่าแค่ติดต่อสื่อสารกันได้ สิ่งที่สำคัญยิ่งกว่า คือ ความน่าเชื่อถือของระบบ ว่า ขณะที่มีการติดต่อสื่อสารกัน ระบบมีความสามารถที่จะรองรับปัญหาที่อาจเกิดขึ้น ทั้งจากการกระทำของมนุษย์ สัตว์ หรือ สิ่งแวดล้อมโดยรอบ มากเพียงใด

แต่โลกในยุคโลกาภิวัตน์ การสื่อสารที่นอกจากเพียงติดต่อสื่อสารกันทางเสียงเหมือนสมัยอดีต ยังมีรูปแบบการติดต่อสื่อสารแบบใหม่เกิดขึ้น นั่นคือ การใช้คอมพิวเตอร์ติดต่อสื่อสารกัน จากที่เคยใช้เสียง ก็จะเปลี่ยนเป็นรหัสฐานสอง (BCD) ที่ใช้สื่อสารกันระหว่างคอมพิวเตอร์แทน รหัสฐานสอง สามารถมีความหมายหรือแทนรูปแบบของลักษณะข้อมูลได้มากมาย ไม่ว่าจะเป็น เสียง ภาพนิ่ง ภาพเคลื่อนไหว หรือ ข้อมูล ซึ่งทำให้ความสำคัญของความต่อเนื่องในการติดต่อสื่อสารกันได้ระหว่างคอมพิวเตอร์มีความสำคัญมากที่สุด คอมพิวเตอร์ที่เชื่อมต่อกันเป็นระบบเครือข่าย ส่วนมากจะกระทำผ่านสายโทรศัพท์โดยมีโมเด็มเป็นตัวช่วยแปลงสัญญาณแบบดิจิทัลให้เป็นอนาล็อกเพื่อส่งไปในสายโทรศัพท์ได้ ถ้าหากการติดต่อสื่อสารไม่สามารถรับประกันความต่อเนื่องได้ว่า แม้มีปัญหาเมื่อสายขาดก็ยังสามารถเชื่อมถึงกันได้คืนอย่างรวดเร็วแล้ว ก็จะทำให้เกิดอุปสรรคต่อการใช้คอมพิวเตอร์ในการสื่อสารกัน ทำให้การทำงานของระบบที่คอมพิวเตอร์เข้าไปเกี่ยวข้อง ไม่มีความน่าเชื่อถือไปด้ว

ยกตัวอย่างเช่น ในการปฏิบัติงานสำคัญชิ้นหนึ่ง มีคอมพิวเตอร์ 2 เครื่อง อยู่ต่างสถานที่กัน ต้องมีการติดต่อสื่อสารเพื่อคอยรับรู้สภาพ หรือสถานการณ์แวดล้อมซึ่งกันและกันตลอดเวลา ถ้าหากวันหนึ่งเกิดเหตุการณ์ที่ไม่คาดคิดที่มีสาเหตุให้การเส้นทางของ Leased lines ที่ใช้เชื่อมการสื่อสารระหว่างคอมพิวเตอร์ทั้งสองตัวนี้เสียหาย ไม่สามารถนำสัญญาณได้ ก็จะทำให้มีผลเสียหายต่องานชิ้นสำคัญชิ้นนี้ ถ้าเป็นระบบ LAN (Local Area Network) แบบวงแหวน ก็จะทำให้ LAN นั้นเสียหายทั้งระบบ ถ้าเป็นการควบคุมดาวเทียมจากสถานีควบคุมภาคพื้นดิน ก็อาจทำให้สูญเสียดาวเทียมดวงนั้นไป หรือถ้าเป็นการใช้คอมพิวเตอร์ในการบริหารสินค้าระหว่างร้านค้าย่อย กับบริษัทแม่ เช่น 7 - Eleven ก็จะทำให้ไม่สามารถตรวจสอบคลังสินค้าได้ตรงกับสภาพที่เป็นจริงในขณะนั้น

เพื่อเป็นการแก้ปัญหาที่ความไม่ต่อเนื่องไม่สามารถยอมรับได้ในการใช้งานบางอย่าง โครงการนี้ในชื่อเรียกสั้นๆ ว่า สวิตช์อัตโนมัติ จึงเกิดขึ้น โดยจะทำหน้าที่ควบคุมการใช้ คู่สายเช่า (Leased lines) แบบ 4-wire ขณะใช้งานปกติ สวิตช์อัตโนมัติก็จะเลือก leased line เส้นหลักให้ และเมื่อใช้งานไปๆ แล้วสายหลักเกิดขาด สวิตช์ตัวนี้ก็จะทำการเลือกเอา Leased line อีกเส้นที่สำรองไว้ให้อย่างรวดเร็ว ซึ่งจะทำให้การติดต่อสื่อสารหลักเกิดการขาดช่วงเพียงเล็กน้อยในช่วงเวลาอันสั้นเท่านั้น แล้วการสื่อสารกันก็จะเป็นปกติดังเดิมให้ใช้งานต่อไปได้อย่างไม่มีปัญหา เพราะชุดสวิตช์อัตโนมัติสามารถทำงานได้อย่างรวดเร็ว

บทที่ 2

ทฤษฎีหรือหลักการ

2.1 สัญญาณพื้นฐานที่ใช้ในระบบโทรศัพท์

สัญญาณพื้นฐานที่ใช้ในระบบโทรศัพท์คือ สัญญาณที่แจ้งภาวะการใช้โทรศัพท์ ซึ่งแบ่งออกเป็น 4 ประเภท คือ

1. สัญญาณพร้อมให้หมุน (dial tone) เป็นสัญญาณที่ทางชุมสายใช้แจ้งไปยังผู้ใช้โทรศัพท์ว่า อุปกรณ์ต่าง ๆ ภายในชุมสายพร้อมที่จะทำการต่อโทรศัพท์ให้แก่ผู้ใช้โทรศัพท์
2. สัญญาณเรียกกลับ (ringback tone) เป็นสัญญาณที่บอกให้ผู้เรียกทราบว่าทางสายของผู้ถูกเรียกว่างและกำลังเรียกอยู่
3. สัญญาณกริ่ง (ringing tone) เป็นสัญญาณที่ชุมสายส่งไปยังเครื่องผู้รับบอกให้รู้ว่ามีการติดต่อกัน
4. สัญญาณแจ้งว่าสายไม่ว่าง (busy tone) เป็นสัญญาณที่บอกให้ผู้เรียกทราบว่ายังไม่สามารถติดต่อกับเครื่องโทรศัพท์ หมายเลขนั้นในเวลานั้นได้

ตารางคุณสมบัติของสัญญาณต่าง ๆ ที่ใช้ในการแจ้งภาวะการใช้โทรศัพท์

| ชนิดของสัญญาณ | การส่งสัญญาณ | ความถี่ (Hz) |
|----------------------------|---|----------------|
| 1. สัญญาณพร้อมให้หมุน | ต่อเนื่องไม่ขาดหาย | 440 มอดกับ 350 |
| 2. สัญญาณเรียกกลับ | 1 วินาที ขาดหาย 4 วินาที | 25 |
| 3. สัญญาณกริ่ง | 1 วินาที ขาดหาย 4 วินาที | 440 มอดกับ 480 |
| 4. สัญญาณแจ้งว่าสายไม่ว่าง | - ขาดหาย 30 ครั้ง ต่อเวลาที่เมื่อสายในชุมสายไม่ว่าง - ขาดหาย 60 ครั้ง ต่อเวลาที่เมื่อเครื่องรับโทรศัพท์ที่ต้องการติดต่อกู้ใช้อยู่ - ขาดหาย 120 ครั้ง ต่อเวลาที่เมื่อทรีงค์ไม่ว่าง | 480 มอดกับ 620 |

ตารางที่ 2.1 แสดงคุณสมบัติของสัญญาณต่าง ๆ ในระบบโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะทางไฟฟ้าของสัญญาณ

สัญญาณระหว่างคู่สายโทรศัพท์ มีทั้งสัญญาณไฟกระแสตรง (DC) และสัญญาณไฟกระแสสลับ (AC) ซึ่งระดับสัญญาณระหว่างคู่สายโทรศัพท์จะแตกต่างกันไปดังที่แสดงไว้ในตาราง

ตารางระดับสัญญาณระหว่างคู่สายโทรศัพท์ในช่วงการใช้งานต่าง ๆ

| ช่วงเวลาการใช้งาน | ระดับสัญญาณ DC | ระดับสัญญาณ AC |
|----------------------------------|----------------|---------------------------------|
| ไม่ได้ใช้งาน ไม่ได้ยกหู ฟิ่งขึ้น | 48 โวลท์ | - |
| ยกหูฟิ่งขึ้นมีสัญญาณหมุน | 8 โวลท์ | 600 มิลลิโวลท์ |
| กดหมายเลข | 8 โวลท์ | ไม่เกิน 0.5 มิลลิโวลท์ |
| มีสัญญาณแจ้งว่าสายไม่ว่าง | 8 โวลท์ | 400 มิลลิโวลท์ |
| มีสัญญาณเรียกกลับ | 8 โวลท์ | 400 มิลลิโวลท์ |
| มีสัญญาณกริ่ง (เครื่องผู้รับ) | 48 โวลท์ | 100 โวลท์ |
| มีการสนทนา | 8 โวลท์ | ไม่เกิน 1 โวลท์ (สัญญาณเสียง) |

ตารางที่ 2.2 แสดงระดับสัญญาณระหว่างคู่สายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2. ระบบ DTMF (Dual Tone Multifrequency)

ในยุคแรกเริ่มของการใช้โทรศัพท์ เครื่องรับโทรศัพท์ที่ใช้จะเป็นแบบหน้าปัทม์หมุน ซึ่งการหมุนหมายเลขจะทำให้เกิดพัลส์ (pulse) ของกระแสในจำนวนเท่ากับหมายเลขที่หมุน พัลส์ที่เกิดขึ้นจะถูกไปยังชุมสายด้วยความเร็ว 10 พัลส์ต่อ วินาที (pps) หรือ 20 พัลส์ต่อวินาที

เนื่องจากระบบโทรศัพท์ที่ใช้ระบบหน้าปัทม์หมุนสำหรับการติดต่อผ่านชุมสายไม่ค่อยจะอำนวยความสะดวกให้กับผู้ใช้โทรศัพท์เท่าใดนัก เพราะเป็นระบบเชิงกล ทำงานค่อนข้างช้า ดังนั้นจึงได้มีการคิดโครงสร้างโทรศัพท์ชนิดกดปุ่มขึ้น ระบบโทรศัพท์ชนิดกดปุ่มนี้เรียกว่า ระบบ DTMF (Dual Tone Multifrequency) เนื่องจากการกดปุ่มหมายเลขแต่ละปุ่มบนหน้าปัทม์เครื่องรับโทรศัพท์นั้น ทำให้เกิดสัญญาณที่ประกอบขึ้นจากความถี่ 2 ความถี่ ส่งออกไปตามสายโทรศัพท์ไปยังชุมสาย เพื่อเรียกให้ชุมสายรู้ว่า ผู้ใช้โทรศัพท์ต้องการติดต่อกับโทรศัพท์เครื่องใดแทนการส่งพัลส์ของกระแสการหมุนหน้าปัทม์ของเครื่องรับโทรศัพท์หน้าปัทม์หมุน

ข้อดีของการ ใช้โทรศัพท์แบบกดปุ่ม

- ลดเวลาในการเรียกหมายเลขลง
- การเรียกเลขหมายทำได้ง่ายขึ้น
- สามารถใช้วงจรทางโซลิตสเทออิเล็กทรอนิกส์แทนอุปกรณ์เชิงกล
- มีความผิดพลาดในการส่งหมายเลขน้อย
- ใช้สัญญาณระบบความถี่เสียง ซึ่งสามารถส่งระหว่างสถานีได้และสามารถนำไปใช้งานได้หลายอย่าง
- สามารถที่จะเพิ่มปุ่มได้อีก 4 ปุ่ม ในคอลัมน์ที่ 4 เพื่อการใช้งานอย่างอื่น

ระบบ DTMF

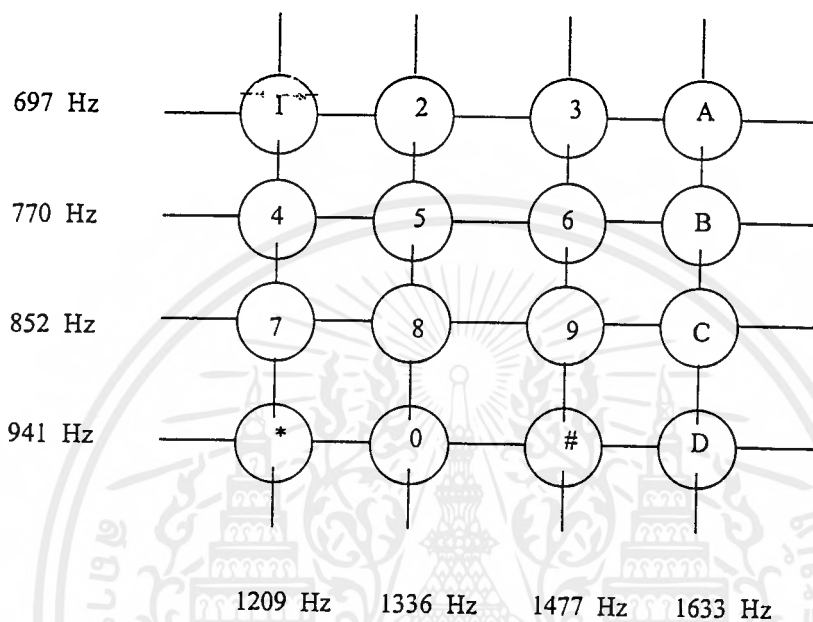
ระบบ DTMF นี้จะมีความถี่มาตรฐานในย่านความถี่เสียงที่แตกต่างกัน 8 ความถี่ โดย จะแบ่งความถี่เหล่านี้ออกเป็น 2 กลุ่ม คือ กลุ่มความถี่ต่ำ 4 ความถี่ และกลุ่มความถี่สูง 4 ความถี่ สัญญาณ DTMF นี้จะมาจาก การรวมสัญญาณความถี่จากกลุ่มความถี่ต่ำ 1 ความถี่ และสัญญาณความถี่จากกลุ่มความถี่สูงอีก 1 ความถี่ ดังนั้น สัญญาณ DTMF จึงมีได้ทั้งหมด 16 สัญญาณ (4 ความถี่ต่ำ x 4 ความถี่สูง)

การเลือกความถี่มาตรฐานของระบบ DTMF นี้ ผู้ออกแบบระบบได้ใช้ความพยายามอย่างมากในการเลือกความถี่ที่จะใช้เพราะเนื่องจากต้องระวังไม่ให้สัญญาณเสียงต่าง ๆ ที่เกิดขึ้นในสายโทรศัพท์ เช่น สัญญาณแจ้งภาวะการใช้งานต่าง ๆ สัญญาณรบกวนภายในสายโทรศัพท์ มีความถี่อยู่ในช่วงความถี่ DTMF และยังคงระวังความถี่ที่อาจเกิดขึ้นจากการรวมตัวแบบฮาร์โมนิกของค่าความถี่ใดความถี่หนึ่งของความถี่ DTMF และในที่สุดก็ได้ความถี่มาตรฐานทั้งแปดดังต่อไปนี้

- ความถี่มาตรฐานในกลุ่มความถี่ต่ำ 4 ความถี่ คือ 697 , 770 , 852 และ 941 Hz
- ความถี่มาตรฐานในกลุ่มความถี่สูง 4 ความถี่ คือ 1209 , 1336 , 1477 และ 1633 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ระบบ DTMF นี้เรียกอีกอย่างหนึ่งว่า ระบบ 4 x 4 เนื่องจากการใช้งานเป็นกคขนาด 4 x 4 ในการสร้างสัญญาณ DTMF และได้กำหนดปุ่มแต่ละปุ่มเหล่านั้นด้วยตัวเลข 0-9, * (star หรือ saterisk), # (pound หรือ octophorpe), A, B, C และ D ซึ่งในการกดปุ่ม ๆ หนึ่งจะให้สัญญาณความถี่คู่หนึ่งออกมาดังแสดงไว้ในรูป



รูปที่ 2.1 แสดงค่าความถี่ประจำหมายเลขในระบบโทรศัพท์แบบกดปุ่ม

ในการใช้งานทั่ว ๆ ไป จะใช้เฉพาะปุ่มตัวเลข 0-9 เท่านั้น ส่วนปุ่ม *, #, A, B, C และ D สามารถนำมาใช้งานอื่น ๆ ได้

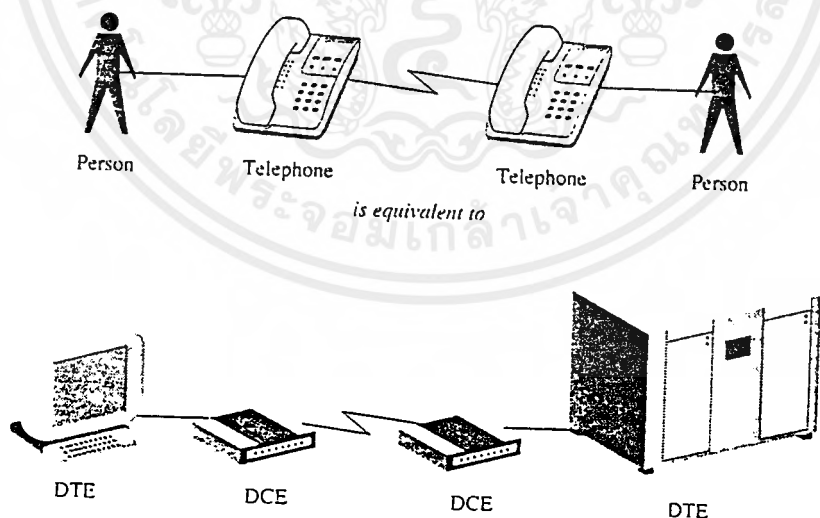
โทรศัพท์ระบบ DTMF ผู้ใช้สามารถฟังเสียงสัญญาณ DTMF ได้โดยการยกหูโทรศัพท์ขึ้นฟัง แล้วกดปุ่มใดปุ่มหนึ่งบนหน้าปัทม์ ตัวอย่างเช่นการกดปุ่มหมายเลข 8 จะเกิดสัญญาณความถี่ 852 Hz และ 1336 Hz ขึ้นพร้อมกัน สัญญาณจะถูกส่งผ่านคู่สายไปยังชุมสาย และถูกถอดรหัสโดยตัวรับ DTMF ที่ชุมสายจะประกอบด้วยอุปกรณ์ควบคุมที่ทำหน้าที่ในการจัดการติดต่อโทรศัพท์ภายในท้องถิ่น ในบริเวณหนึ่งภายในท้องถิ่นที่หนึ่ง ๆ ซึ่งถูกกำหนดด้วยหมายเลข 3 ตัวแรกของเลขหมาย หลังจากชุมสายทำการเชื่อมคู่สายระหว่างผู้เรียกและผู้ถูกเรียกเรียบร้อยแล้ว ตัวรับสัญญาณ DTMF ของชุมสายจะหยุดทำงานเพราะในการกดปุ่มบนหน้าปัทม์โทรศัพท์ครั้งต่อไปจะเป็นการติดต่อกันโดยตรงระหว่างผู้เรียกและผู้ถูกเรียก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 มาตรฐานการอินเทอร์เฟซชนิด RS - 232

การอินเทอร์เฟซแบบอนุกรมเป็นสิ่งที่เราใช้กันอยู่เสมอในการเชื่อมต่ออุปกรณ์คอมพิวเตอร์ต่างแบบต่างเข้าด้วยกัน แต่ในทางเป็นจริงแล้วมักจะมีอุปสรรคอยู่บ้าง เพื่อให้แน่ใจว่าอุปกรณ์ที่มีพอร์ตอนุกรมหนึ่งสามารถเชื่อมต่อเข้ากับอีกอันได้ สถาบัน Electronics Industries Association (EIA) ได้สร้างมาตรฐานสัญญาณไฟฟ้าและคุณลักษณะสายเคเบิลที่ใช้เชื่อมต่อของพอร์ตอนุกรม EIA ถือเสมือนหนึ่งเป็นร่างกายของโรงงานอิเล็กทรอนิกส์ทั้งหลายในอเมริกาที่ทำงานใกล้เคียงกับองค์กรสากลดังเช่น International Telegraph and Telephone Consultive Committee (CCITT) เพื่อจัดทำมาตรฐานสำหรับการเชื่อมต่ออุปกรณ์ต่าง ๆ เข้าด้วยกัน ในปี ค.ศ. 1969 EIA ได้ทำ Recommended Standard (RS) หมายเลข 232 หรือ RS-232 อินเทอร์เฟซชนิดนี้ถูกปรับปรุงโดย CCITT ซึ่งคล้ายคลึงกันมาก มาตรฐานนี้มีชื่อว่า V.24 มีภาคผนวกคือ V.28 ซึ่งกล่าวถึงมาตรฐานคุณลักษณะทางไฟฟ้า ต่อมา U.S. Department of Defense ได้ปรับปรุงสเปกใหม่ แต่ก็ยังมีสเปกใกล้เคียงกัน สเปกใหม่นี้มีชื่อว่า Mil-Std-188 C รายละเอียดของ RS-232-C ที่จะกล่าวต่อไปนี้ใช้ได้กับ V.24 และ Mil-Std-188C

ในปี ค.ศ. 1970 EIA พยายามหาสเปกใหม่ที่ทนทานกว่ามาแทน RS-232 สเปกใหม่นี้มีชื่อว่า RS-449 , RS-422 และ RS-423 สเปกเหล่านี้เป็นมาตรฐานในการกำหนดคุณลักษณะทางไฟฟ้า ทางกลที่รู้จักกันทั่วไปว่า RS-449 โรงงานผลิตเครื่องพีซีไอบีเอ็ม พีซีคอมแพทิเบิลต่างละเลยต่อสเปก RS-449 การเชื่อมต่อด้วย RS-449 สามารถวิ่งที่ความเร็วสูงและไปได้ระยะทางไกลกว่าการเชื่อมต่อแบบ RS-232

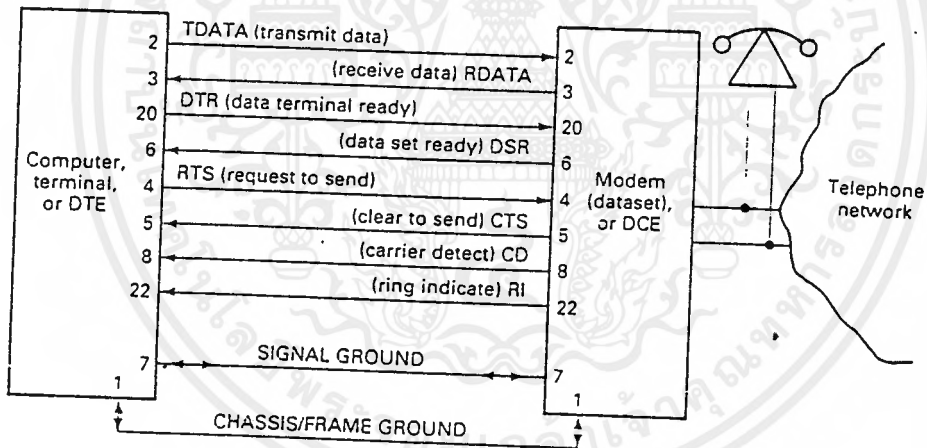


รูปที่ 2.2 DTEs และ DCEs

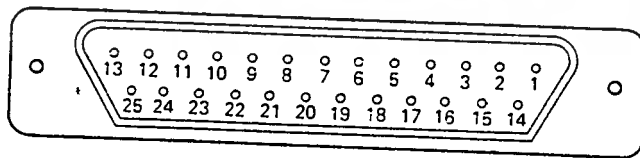
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาตรฐาน RS-232 นิยามหน้าที่ของสัญญาณในอินเทอร์เฟซอนุกรม เช่นเดียวกับคุณสมบัติการเชื่อมต่อทางกายภาพที่ใช้ในการอินเทอร์เฟซ มาตรฐาน RS-232 นิยามการเชื่อมต่อแบบอนุกรมออกเป็นสองฝั่ง ฝั่งหนึ่งสำหรับเทอร์มินัล (DTE) อีกฝั่งสำหรับอุปกรณ์สื่อสาร (DCE) DTE ย่อมาจาก Data Terminal Equipment ส่วน DCE ย่อมาจาก Data Communications Equipment ปกติ DTE ต้องต่อเข้ากับ DCE เสมอ ตัวอย่างเช่น พีซี (DTE) สามารถต่อเข้ากับโมเด็ม (DCE) ได้ พอร์ตอนุกรมของพีซีรูปลักษณะเป็นพอร์ต DTE ซึ่งเป็นการถือตามแบบไอบีเอ็ม แต่เดิมพีซีบางโรงงานถูกกำหนดให้เป็น DCE แต่ตอนหลังเปลี่ยนตามแบบไอบีเอ็ม

ตัวเชื่อมต่อ RS-232 ปกติจะใช้ดี-เชลล์ คอนเนคเตอร์ (D-shell connector) 25 ขา ตัวผู้เป็นด้าน DTE และตัวเมียเป็นด้าน DCE กฎนี้ (มาตรฐาน EIA) ถูกกำหนดให้แตกแยกโดยผู้ผลิตต่างนำมาตราฐาน RS-232 มาปรับปรุง ตัวอย่างเช่น ไอบีเอ็มตัดสินใจใช้ ดี-เชลล์ คอนเนคเตอร์ 9 ขา มาใช้สำหรับพอร์ตอนุกรมในเครื่องพีซี - เอที ในปี ค.ศ. 1984 พอร์ตอนุกรมของพีซี - เอทีมักจะอยู่ร่วมกับพอร์ตขนานสำหรับเครื่องพิมพ์บนแผงวงจรเดียวกัน จึงไม่มีพื้นที่เพียงพอสำหรับคอนเนคเตอร์ 25 ขา สองอัน ไอบีเอ็มจึงย่อคอนเนคเตอร์ของพอร์ตขนานที่เหลือ 9 ขา ผู้ผลิตรายอื่นก็ทำตาม ปัจจุบันมักจะพบคอมพิวเตอร์ประเภทนี้อยู่บนพีซีทั่วไป



(b) RS232-C data and control lines



รูปที่ 2.3 แสดงการเชื่อมต่อ RS-232 ระหว่างพีซีกับโมเด็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากความรู้พื้นฐานทางด้านอิเล็กทรอนิกส์ ใช้ลวดตัวนำเพียง 2 เส้นจึงจะทำให้เกิดการครบวงจร ทำให้ไม่ต้องใช้ลวดตัวนำ 25 เส้นบนคอนเนคเตอร์ 25 ขา ของ RS-232-C ในความเป็นจริงแล้ว เราใช้ลวดตัวนำเพียง 9 เส้นในพีซีเสียส่วนใหญ่ นี่เป็นสาเหตุที่ไอบีเอ็มเลือกใช้คอนเนคเตอร์ชนิด 9 ขาในการเชื่อมต่อแบบอนุกรม มีวงจรแยกอิสระกันหลายวงจร มีวงจรข้อมูล 2 วงจร คือวงจรรับและวงจรส่ง และวงจรควบคุมอีกหลายวงจร

ในรูปแสดงการเชื่อมต่อ RS-232 ระหว่างพีซีและโมเด็ม แสดงให้เห็นลวดตัวนำเพียง 9 เส้น มีวงจรข้อมูล 2 วงจร (ขา 2 และขา 3) ซึ่งนำส่งข้อมูลระหว่างพีซีกับโมเด็ม ขา 1 และขา 7 เป็นขากาวด์ (ground) ขา 4 และขา 5 เป็นขาควบคุมที่ชื่อ RTS และ CTS ตามลำดับ สัญญาณเหล่านี้ให้หยุดการ รับส่งข้อมูลชั่วคราวระหว่างพีซีกับโมเด็ม ขา 8 (Carrier Detect) เป็นตัวบอกพีซีว่าสัญญาณพาห์ (carrier signal) เกิดขึ้นในตัวโมเด็มแล้ว ขา 20 (Data Terminal Ready) บอกให้โมเด็มรู้ว่ามินิเทอร์มินัล (หรือพีซี) ค่อยอยู่ ขา 22 ไม่ค่อยได้ใช้กัน มันเป็นขาบอกให้รู้ว่าสายโทรศัพท์ได้มีการริงกิง (ringing)

ทางเดินของข้อมูล (Data Path)

สิ่งสำคัญที่สุดส่วนหนึ่งของการอินเทอร์เฟซแบบ RS-232 คือเรื่องของทางเดินของข้อมูล มีวงจรทางเดินของข้อมูลอยู่ 2 วงจร คือวงจรหนึ่งจาก DTE ไป DCE แลอีกวงจรคือ จาก DCE ย้อนกลับมาที่ DTE ในรูปพีซีส่งข้อมูลไปที่โมเด็มบนขา 2 ของเคเบิล และรับข้อมูลจากโมเด็มบนขา 3 ขา 7 ทำหน้าที่เป็นกราวด์ของทั้งสองวงจร

สัญญาณทางไฟฟ้า (ขา 2 ขา 3 และขา 7)

มาตรฐาน RS-232 ได้อธิบายสัญญาณในแต่ละขาว่าสารสนเทศอย่างไร โดยอุปกรณ์ทางไฟฟ้าจะกำหนดและเปลี่ยนระดับแรงดันกระแสตรงบนลวดตัวนำ แรงดันเป็นรูปสแควร์เวฟ (square wave) อยู่ในช่วง +3 ถึง +15 และ -3 ถึง -15 โวลต์ ปกติระดับแรงดันสแควร์เวฟของพีซีอยู่ในช่วงบวกลบของ 12 ถึง 15 โวลต์ สัญญาณจึงตกอยู่ในช่วงของแรงดันเหล่านี้ และการเปลี่ยนแปลงสถานะของแรงดันก็เป็นการเปลี่ยนแปลงสถานะของบิต มาตรฐานกำหนดไว้ว่าสถานะลอจิกศูนย์คือการเปลี่ยนแปลงไปเป็นแรงดันบวก และสถานะลอจิกหนึ่งคือการเปลี่ยนแปลงไปเป็นแรงดันลบ

เนื่องจากสัญญาณสแควร์เวฟแรงดันกระแสตรงจะเสียบรูปและอ่อนกำลังลงตามสนามไฟฟ้า เช่นเดียวกับที่กำหนดมาจากอุปกรณ์พวกรักษาและเครื่องคอมพิวเตอร์ จึงมีข้อจำกัดเรื่องระยะทางว่าต้องไกลเท่าไร ที่ความเร็วสูง ๆ สแควร์เวฟใกล้เคียงกันมากจึงมักเกิดข้อผิดพลาดได้มาก ดังนั้นการกำหนดมาตรฐานระยะทางจึงแปรเปลี่ยนตามความเร็วต่าง ๆ ในทางปฏิบัติ เรามักใช้สัญญาณ RS-232 เพื่อทำงานในความเร็ว 9.6 กิโลบิตต่อวินาทีบนสายเคเบิลคุณภาพดีความยาวอย่างน้อย 50 ฟุต

วงจรควบคุม

มีวงจรควบคุม 5 วงจรในอินเทอร์เฟซ RS-232 วงจรควบคุมทำให้ทั้งพีซีและโมเด็มสามารถควบคุมและดูแลซึ่งกันและกันได้ ไม่ใช่โมเด็มทุกตัวต้องใช้วงจรควบคุมทุกวงจร และโมเด็มส่วนใหญ่สามารถกำหนดรูปลักษณะ (configuration) ที่จะตัดหรือเลือกใช้ควบคุมใดก็ได้ สัญญาณบนวงจรควบคุมไม่ยุ่งยากเมื่อเปรียบเทียบกับรหัสสัญญาณของวงจรข้อมูล พอร์ตอนุกรมใช้แรงดันค่าหนึ่งบนลวดตัวนำเพื่อบอกเงื่อนไขของสัญญาณ โดยทางเทคนิคมักจะตั้งค่าของสัญญาณให้เป็นสถานะสูง (high) และในการตั้งค่าโมเด็ม รูปลักษณะของสายควบคุม (control line) ซึ่งมักจะเรียกว่า วงจรอานัติสัญญาณ (handshaking circuit) นั้นมีความสำคัญต่อการทำงานของโมเด็มมาก

สัญญาณ Request to Send และ Clear to send (ขา 4 และขา 5)

วงจร RTS และ CTS เตรียมไว้สำหรับใช้ควบคุมการไหลของข้อมูลระหว่างโมเด็มกับพีซี โมเด็มเปิดสัญญาณ CTS ให้ on เมื่อมันพร้อมที่จะรับข้อมูล และปิดมัน off เมื่อมันไม่สามารถรับข้อมูลได้ ในลักษณะที่คล้ายกันพีซีเปิดสัญญาณ RTS on เมื่อมันสามารถที่จะรับข้อมูลได้ และปิดสัญญาณ RTS off เมื่อพีซีไม่สามารถรับข้อมูลที่กำลังเข้ามาได้ สัญญาณทั้งสองนี้ใช้ควบคุมการไหลของข้อมูลระหว่างโมเด็มกับพีซี ทำให้โมเด็มสามารถติดต่อสื่อสารได้ที่ความเร็วสูง ๆ เพราะมันจะหยุดการไหลของข้อมูลได้เสมอเมื่อจำเป็น ทั้งพีซีและโมเด็มสามารถใช้สัญญาณเหล่านี้เพื่อหลีกเลี่ยงการล้นเกิน (overflowing) ของบัฟเฟอร์ที่เก็บข้อมูลและการสูญหายของข้อมูล

สัญญาณ Data Terminal Ready (ขา 20) และ Data Set Ready (ขา 6)

สัญญาณ DTR บอกโมเด็มว่าขณะนี้เทอร์มินัลหรือพีซีเปิดอยู่และพร้อมที่จะติดต่อสื่อสารกับโมเด็มแล้ว โมเด็มก็จะตอบรับโดยเปิดสัญญาณ DSR on ซึ่งเป็นการบอกให้ พีซีรู้ว่าโมเด็มพร้อมที่จะรับข้อมูลเช่นกัน

สัญญาณ Carrier Detect (ขา 8) และ Ring Indicator (ขา 22)

สัญญาณ Carrier Detect บอกให้รู้ว่าขณะนี้โมเด็มได้รับและรับรู้โทนจากโมเด็มตัวอื่น ส่วนสัญญาณ Ring Indicator บอกให้พีซีรู้ว่าสายโทรศัพท์ของโมเด็มกำลังมีสัญญาณริงกิงอยู่ ในทางปฏิบัติโมเด็มจะมีวงจรตอบรับโดยอัตโนมัติ แต่บางครั้งสัญญาณ RI ถูกใช้เพื่อเริ่มต้นโปรแกรมในพีซีที่กำหนดรูปลักษณะในการเชื่อมต่อกับคอลล์ที่เรียกเข้ามา

2.4 โมเด็มกับการส่งข้อมูลผ่านคู่สายโทรศัพท์

ข้อมูลคอมพิวเตอร์ที่ใช้อยู่ทุกวันนี้เป็นข้อมูลแบบดิจิทัล ซึ่งสัญญาณไฟฟ้าตามข้อมูล “ 0 “ และ “ 1 “ จะมีลักษณะเป็นรูปคลื่นสี่เหลี่ยม สัญญาณรูปคลื่นสี่เหลี่ยมนี้ถือเป็นสัญญาณไม่ต่อเนื่อง กล่าวคือเมื่อเปลี่ยนจาก “ 0 “ ไปเป็น “ 1 “ หรือเปลี่ยนจาก “ 1 “ มาเป็น “ 0 “ สัญญาณจะกลับตัวอย่างรวดเร็วไม่ต่อเนื่องกัน จึงมีลักษณะรูปร่างเป็นสี่เหลี่ยม เครื่องคอมพิวเตอร์ใช้สัญญาณไฟฟ้าเหล่านี้ในการทำงานภายในและการรับส่งข้อมูลระหว่างกัน

สัญญาณไฟฟ้าอีกแบบหนึ่งเป็นสัญญาณไฟฟ้าที่มีความต่อเนื่อง เรียกว่าสัญญาณแบบ อนาล็อก (Analog) สัญญาณแบบอนาล็อกจะมีรูปร่างไม่แน่นอนอย่างคลื่นสี่เหลี่ยมในแบบดิจิทัล แต่จะมีคุณสมบัติพิเศษคือ สัญญาณจะค่อย ๆ เปลี่ยนแปลงอย่างต่อเนื่องกันไป ไม่มีการกระโดดหรือกลับตัวอย่างรวดเร็วเหมือนสัญญาณดิจิทัล รูปร่างพื้นฐานที่สุดของสัญญาณอนาล็อกคือคลื่นรูปไซน์ (Sine Wave) เสียงพูดของคนเรา และคลื่นต่าง ๆ ที่ปรากฏในธรรมชาติรวมทั้งแสงสว่าง มักจะเป็นคลื่นแบบต่อเนื่องทั้งสิ้น



รูปที่ 2.4 ตัวอย่างของระบบสื่อสารข้อมูล

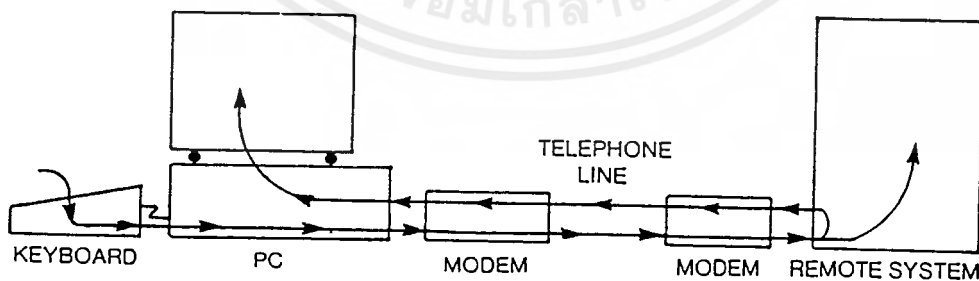
โมเด็มและหลักการทำงาน

การรับส่งข้อมูลระหว่างเครื่องคอมพิวเตอร์ในระยะทางไม่ไกลมากนัก เราอาจใช้การรับส่งแบบอนุกรม (RS-232) ซึ่งส่งข้อมูลดิจิทัลของคอมพิวเตอร์ไปตามสายจนถึงผู้รับได้ กรณีนี้เราสามารถส่งข้อมูลไปถึงผู้รับได้ไกลถึง 35 เมตร ตามคุณสมบัติของ RS-232 หรือสายเคเบิลที่ใช้มีคุณภาพดีอาจส่งได้ไกลถึง 150 เมตร เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้โดยไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ความเร็ว 9,600 บิตต่อวินาที แต่สำหรับระยะทางที่ไกลมาก ๆ เช่น หลายสิบกิโลเมตร หลายร้อยกิโลเมตรจนถึงหลายพันกิโลเมตร การส่งข้อมูลแบบดิจิทัลออกไปโดยตรงจะไม่เหมาะสมหลายอย่าง ปัญหาที่สำคัญคือคลื่นรูปสี่เหลี่ยมของสัญญาณดิจิทัล เมื่อส่งไปไกล ๆ จะเพี้ยนหรือรูปร่างผิดไปจากเดิมได้ง่าย ทำให้สายส่งและวงจรรับส่งสัญญาณดิจิทัลต้องถูกออกแบบมาเป็นอย่างดี ราคาของสายส่งสัญญาณแบบดิจิทัลจึงมีราคาแพงกว่าสายส่งสัญญาณแบบอนาล็อกมาก ในทางปฏิบัติเราอาจรับส่งข้อมูลระหว่างคอมพิวเตอร์สองเครื่องโดยใช้สัญญาณดิจิทัลผ่านสายส่งได้ ซึ่งทั้งสายส่งและวงจรเชื่อมต่อทั้งหมดเป็นแบบดิจิทัล แต่ว่าค่าใช้จ่ายจะมีราคาแพงมากจนกระทั่งไม่คุ้มค่าที่จะทำเช่นนั้น วิธีหลีกเลี่ยงก็คือหาทางส่งข้อมูลไปตามสายส่งในแบบอนาล็อกแทน การทำเช่นนี้เราจำเป็นต้องใช้อุปกรณ์เข้าช่วยแปลงสัญญาณในการรับส่งข้อมูลทั้งสองด้าน ซึ่งเป็นที่มาของโมเด็มนั่นเอง

โมเด็ม (MODEM) จะทำหน้าที่แปลงสัญญาณที่ส่งมาทาง RS-232 ให้กลายเป็นสัญญาณอนาล็อกแล้วส่งออกไปตามสายส่ง กระบวนการนี้เรียกว่าการ Modulate สัญญาณเมื่อถึงปลายทางโมเด็มก็จะแปลงสัญญาณอนาล็อกที่ได้รับกลับมาเป็นสัญญาณดิจิทัลแล้วส่งให้คอมพิวเตอร์ต่อไปในรูปของสัญญาณดิจิทัลผ่านทาง RS-232 เช่นกัน กระบวนการแปลงสัญญาณกลับนี้เรียกว่า Demodulation ชื่อของโมเด็มก็ได้มาจากการทำงานทั้งสองแบบนี้เอง

สัญญาณอนาล็อกมีคุณสมบัติเหมาะที่จะส่งไปไกล ๆ มากกว่าสัญญาณดิจิทัล เพราะว่าสัญญาณอนาล็อกจะเพี้ยนหรือมีรูปร่างผิดจากเดิมยากกว่า และสูญเสียกำลังในสายส่งน้อยกว่าทำให้ส่งได้ระยะทางไกลขึ้น นอกจากนี้เรายังสามารถกรองสัญญาณรบกวนที่ไม่ต้องการ (Filter) ออกได้อีกด้วย ราคาของสายส่งและอุปกรณ์เชื่อมต่อก็มีราคาถูก เราจึงจำเป็นต้องใช้โมเด็มในการรับส่งข้อมูลคอมพิวเตอร์ระยะทางไกลผ่านสายส่งอนาล็อก



รูปที่ 2.5 แสดงการเชื่อมต่อระหว่างพีซีกับโมเด็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

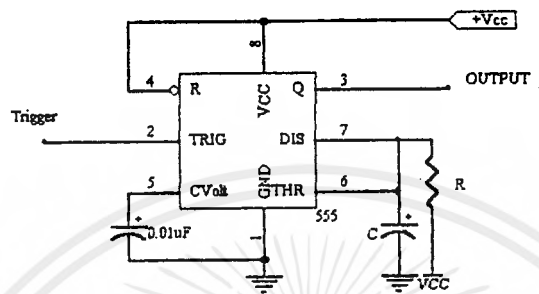
จากการที่โมเด็มแปลงสัญญาณจากคอมพิวเตอร์ให้กลายเป็นสัญญาณอนาล็อกในการรับส่งข้อมูล ถ้าโมเด็มแปลงสัญญาณออกมาให้อยู่ในรูปของสัญญาณเสียงซึ่งเป็นสัญญาณอนาล็อกอีกแบบหนึ่งเราก็สามารถรับส่งข้อมูลผ่านสายโทรศัพท์ได้ โมเด็มทั่ว ๆ ไปที่เราใช้งานจะเป็นโมเด็มที่แปลงสัญญาณจากคอมพิวเตอร์ให้อยู่ในรูปคลื่นเสียงทั้งนั้น มีโมเด็มบางชนิดที่แปลงสัญญาณดิจิทัลเป็นสัญญาณความถี่สูง แต่มีโมเด็มแบบนี้ใช้งานน้อยและต้องส่งข้อมูลโดยใช้สายส่งพิเศษจะส่งผ่านสายโทรศัพท์ธรรมดาไม่ได้ ไม่ว่าจะเป็นโมเด็มแบบไหนก็ตามเมื่อได้รับข้อมูลดิจิทัลจากคอมพิวเตอร์มันจะเปลี่ยนให้กลายเป็นสัญญาณอนาล็อก จากนั้นก็นำสัญญาณอนาล็อกที่ได้นี้มารวมกับสัญญาณพาหะ (Carrier Wave) แล้วส่งออกไปทางสายส่งข้อมูล สัญญาณพาหะหรือคลื่นพาหะนี้จะทำหน้าที่พาข้อมูลที่อยู่ในรูปสัญญาณอนาล็อกไปจนถึงปลายทาง

โมเด็มสำหรับ Leased line และ Dial up line

โมเด็มแบ่งตามการใช้งานได้สองแบบคือ โมเด็มที่ใช้กับสายตรง (Leased line) และโมเด็มที่ใช้กับสายโทรศัพท์ (Dial up line) โมเด็มที่ใช้กับสายตรงหรือสายเช่าจะส่งข้อมูลด้วยความเร็วสูงผ่านสายไปยังจุดหมายปลายทางตายตัว ซึ่งเป็นการติดต่อในลักษณะจุดต่อจุด (point to point) จะต่อไปยังจุดอื่นไม่ได้ ส่วนมากจะเป็นการใช้ติดต่อข้อมูลระหว่างคอมพิวเตอร์ที่มีข้อมูลส่งไปมาเป็นจำนวนมาก เช่น เครื่องขาย ATM ของธนาคาร , เทอร์มินอลของคอมพิวเตอร์ขนาดใหญ่ ซึ่งอาจจะเป็นมินิคอมพิวเตอร์หรือเมนเฟรม เป็นต้น การส่งข้อมูลมักจะส่งเป็นกลุ่มและมีซอฟต์แวร์ควบคุมโดยเฉพาะ ที่เราเรียกว่าการรับส่งแบบ Synchronous นั่นเอง ข้อดีของโมเด็มแบบที่ใช้สายตรงก็คือ ส่งข้อมูลได้ด้วยความเร็วสูง เนื่องจากสายส่งมีคุณภาพดีเหมาะกับการส่งข้อมูลจำนวนมากระหว่างจุดสองจุด ข้อเสียคือไม่สามารถปรับเปลี่ยนจุดรับข้อมูลไปที่ต่าง ๆ ได้ จึงขาดความคล่องตัว

โมเด็มแบบที่ใช้กับสายโทรศัพท์ จะส่งด้วยความเร็วต่ำกว่าแบบสายตรงเนื่องจากข้อจำกัดเกี่ยวกับสายส่ง แต่เราสามารถรับส่งข้อมูลไปยังที่ต่าง ๆ ได้ตามต้องการไม่กำหนดจุดรับข้อมูลตายตัวเหมือนอย่างโมเด็มสายตรง เครื่องคอมพิวเตอร์ส่วนบุคคลและบริการรับส่งข้อมูลแบบต่าง ๆ จะใช้โมเด็มแบบนี้ในการทำงานเกือบทั้งหมด การรับส่งข้อมูลจะเป็นการรับส่งทีละหนึ่งตัวอักษรไม่ส่งเป็นกลุ่มเรียกว่า Asynchronous ข้อดีของการใช้โมเด็มแบบนี้ก็คือ มีความคล่องตัวสูง สามารถรับส่งข้อมูลไปตามที่ต่าง ๆ ได้ไม่จำกัดและไม่จำเป็นต้องจัดหาวงจรสายตรงมาเป็นพิเศษเพื่อส่งข้อมูล แต่มีข้อเสียตรงที่ว่าความเร็วในการรับส่งข้อมูลจะต่ำกว่าโมเด็มแบบสายตรง ข้อเสียอีกอันหนึ่งก็คือถ้ารับส่งข้อมูลเป็นจำนวนมากไปยังปลายทางจุดเดียวในระยะทางไกล ๆ ค่าโทรศัพท์อาจจะแพงกว่าการเช่าวงจรสายตรงมาใช้ก็ได้

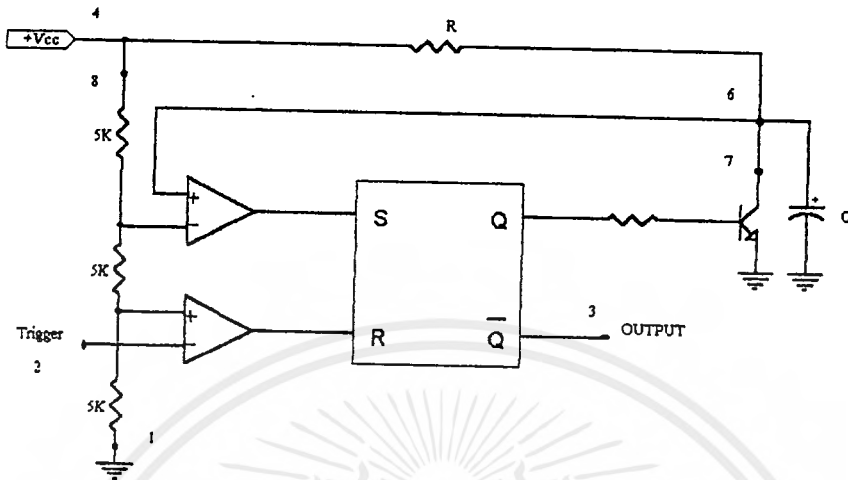
2.5 วงจรโมนอสเตเบิล มัลติไวเบรเตอร์ (Monostable Multivibrator)



รูปที่ 2.6 แสดงการต่อ IC 555 แบบโมนอสเตเบิล

โมนอสเตเบิลมัลติไวเบรเตอร์ (MMV) เป็นวงจรสวิทชิง (Switching) ชนิดหนึ่งที่มีสถานะที่คงที่สถานะเดียว และสถานะที่เสมือนจะคงที่อีกหนึ่งสถานะ (Quasi-stable state) การทำงานในสภาวะปกติของโมนอสเตเบิลมัลติไวเบรเตอร์ก็คือ มันจะทำการทริกให้วงจรเข้าสู่สถานะที่เสมือนเป็นสถานะที่คงที่ แล้วคงอยู่ ณ สถานะนี้ชั่วระยะเวลาหนึ่ง หลังจากนั้นวงจรก็จะสวิทสถานะกลับ หรือเรียกว่ารีเจนเนอเรท (Regenerate) กลับไปสู่สถานะที่คงที่ ซึ่งจะคงอยู่ ณ สถานะนี้ จนกว่าจะได้รับทริกเกอร์พัลส์อินพุตเข้ามา จึงจะเกิดการเปลี่ยนแปลงสถานะอีกครั้งหนึ่ง ดังนั้นเนื่องจากว่ามีสถานะที่คงที่อยู่สถานะเดียว วงจรนี้จึงถูกเรียกว่าเป็นวงจรโมนอสเตเบิลมัลติไวเบรเตอร์ตามคุณสมบัติของมันเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



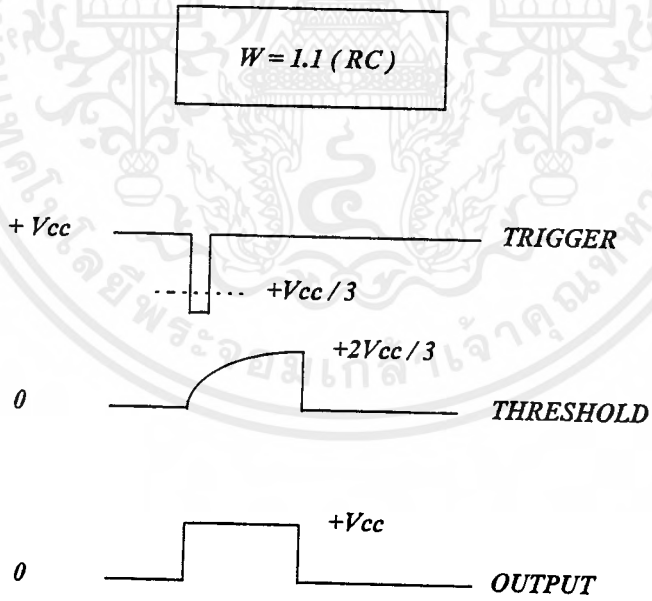
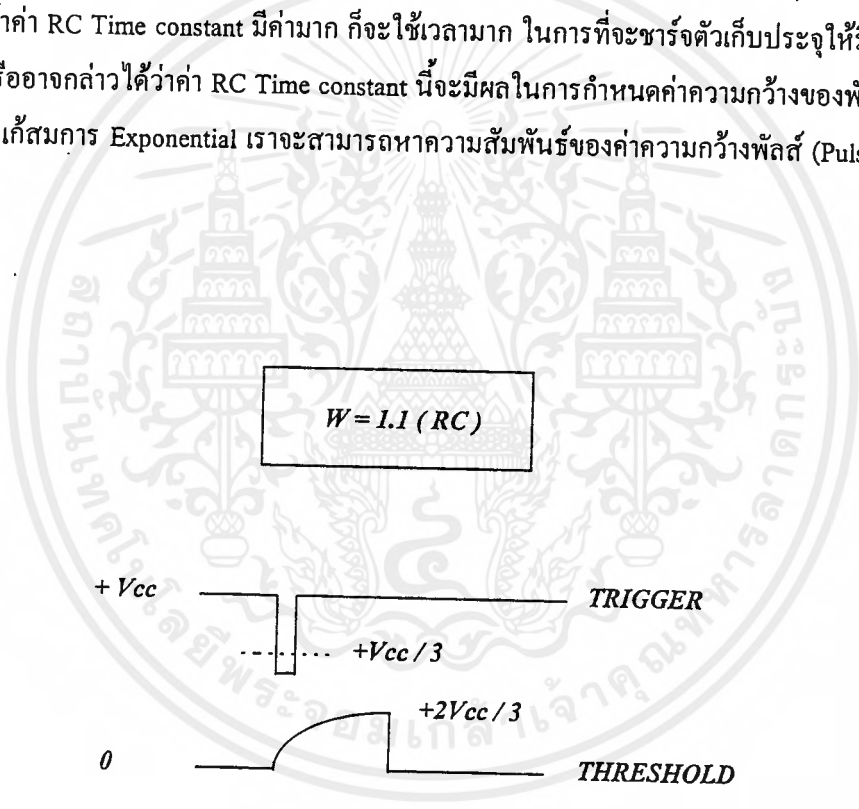
รูปที่ 2.7 แสดงวงจรภายใน IC 555

| S | R | Q | \bar{Q} |
|---|---|---|-----------|
| 0 | 0 | Q | \bar{Q} |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |

รูปที่ 2.8 แสดงตาราง truth table ของ RS ฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปจะเป็นการต่อ IC 555 เพื่อให้ทำงานในแบบของ โมโนสเตเบิล (Monostable) เอาท์พุท จากวงจรก็จะเป็นพัลส์ (Pulse) ที่เหลี่ยมที่มีค่าความกว้างพัลส์คงที่ ในแต่ละครั้งที่เราป้อนสัญญาณ Trigger pulse ให้กับวงจรที่ขา 2 ของ IC เมื่อค่าโวลต์เดจของสัญญาณ Trigger มีค่าลดลงจนน้อยกว่า $+V_{CC}/3$ ออปแอมป์ตัวล่างก็จะมีเอาท์พุทออกมาเป็น High ซึ่งจะรีเซ็ต RS ฟลิปฟลอป ทรานซิสเตอร์ก็จะคัทออฟ (cut off) และตัวเก็บประจุ C ก็จะถูกชาร์จ (Charge) เมื่อค่าเทรชโฮลด์ โวลต์เดจ (Threshold Voltage) มีค่าเพิ่มขึ้นจนมากกว่า $+2V_{CC}/3$ แล้ว ออปแอมป์ตัวบนก็จะมีเอาท์พุทออกมาเป็น High ซึ่งก็จะรีเซ็ต RS ฟลิปฟลอป ในขณะที่เอาท์พุท Q เปลี่ยนสถานะจาก Low มาเป็น High ก็จะทำให้ทรานซิสเตอร์ทำงาน ซึ่งตัวเก็บประจุ C จะถูกคิสรชาร์จ (Discharge) อย่างรวดเร็วผ่านทรานซิสเตอร์นั่นเอง สัญญาณทริกเกอร์ก็จะเป็นสัญญาณพัลส์ที่แคบ ๆ มีลักษณะดังในรูป และสัญญาณเอาท์พุทก็จะได้ดังในรูป ซึ่งจะเป็นสัญญาณพัลส์ที่เหลี่ยม ตัวเก็บประจุ C จะถูกชาร์จผ่านตัวต้านทาน R ถ้าค่า RC Time constant มีค่ามาก ก็จะใช้เวลามาก ในการที่จะชาร์จตัวเก็บประจุให้มีโวลต์เดจถึงค่า $+2V_{CC}/3$ หรืออาจกล่าวได้ว่าค่า RC Time constant นี้จะมีผลในการกำหนดค่าความกว้างของพัลส์ สัญญาณเอาท์พุทจากการแก้สมการ Exponential เราจะสามารถหาความสัมพันธ์ของค่าความกว้างพัลส์ (Pulse width) ได้ คือ

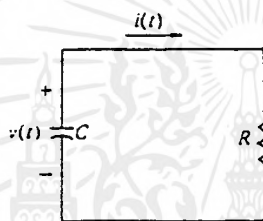


รูปที่ 2.9 แสดง wave form ของ IC 555 monostable

2.6 วงจร RC time constant

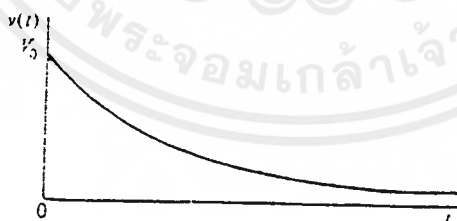
ในโครงการนี้ มีการใช้งานวงจร RC time constant 2 แบบ คือ ใน JK flip flop (เพื่อทำการหน่วงเวลาสัญญาณเมื่อจ่ายไฟเลี้ยงเข้าไป) และ ในช่วงการสั่งงานจาก DTMF ให้เลือกคู่สาย A หรือ B

ใน JK flip flop วงจร RC time constant จะถูกต่อ เข้ากับขา reset (ได้แก่ขา 10 และ 13) เพื่อหน่วงสัญญาณที่ได้จากการจ่ายไฟเริ่มแรกเข้าวงจร ให้ค่อยๆ เพิ่มจาก low ไป high เพื่อเป็นการ initial ตัว JK flip flop ให้มีเอาต์พุตเริ่มต้นเป็น low (Q เป็น low) จะได้นำไปควบคุมการทำงานส่วนต่างๆ ต่อไปของวงจรได้อย่าง สัมพันธ์กันตามต้องการ และในการสั่งงานจาก DTMF ให้เลือกคู่สาย A หรือ B วงจร RC time constant จะทำให้คู่สาย A ขาดเป็นช่วงระยะเวลาหนึ่ง (เมื่อมีการเลือกใช้คู่สาย B) หรือ ทำให้คู่สาย B ขาดช่วงระยะเวลาหนึ่ง (เมื่อมีการเลือกใช้คู่สาย A)



รูปที่ 2.10 แสดงวงจร RC ไม่มีแหล่งกำเนิด

โดยใช่วงจร RC นี้ จะใช้หลักการของการคายประจุของตัวเก็บประจุ C ให้กับตัวต้านทาน R ซึ่งมีความ สัมพันธ์ของผลตอบสนองแรงดัน กับ เวลาเป็นแบบเอ็กซ์โปเนนเชียล ดังรูปที่ 2.11



รูปที่ 2.11 กราฟผลตอบสนองแรงดัน เมื่อ $t_0 = 0$ ของวงจร RC ไม่มีแหล่งกำเนิด

จากวงจรรูปที่ 2.11 เราสามารถหาความสัมพันธ์ของ v กับ t ได้จากสมการ

$$C \, dv / dt + v / R = 0$$

$$dv / dt + v / RC = 0$$

ทำการแก้สมการอนุพันธ์อันดับที่หนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
แม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} dv/dt &= -1/RC v \\ dv/v &= -1/RC dt \\ \int dv/v &= -1/RC \int dt \end{aligned}$$

ทำการอินทิเกรต จะได้ว่า

$$\ln v = -t/RC + K \quad \dots\dots\dots (2.6.1)$$

หาค่า K ได้จากเงื่อนไขเริ่มแรก คือ $V(t_0) = V_0$ (จากกราฟรูปที่ 2.11)

$$\begin{aligned} \ln v(t_0) &= \ln v_0 \\ &= -t_0/RC + K \end{aligned}$$

ดังนั้น

$$K = \ln v_0 + t_0/RC$$

แทนค่า K ลงสมการ

$$\begin{aligned} \ln v - \ln V_0 &= \ln(v/V_0) \\ &= -(t-t_0)/RC \end{aligned}$$

เนื่องจาก $e^{\ln x} = x$ ฉะนั้น

$$\begin{aligned} v(t)/V_0 &= e^{-(t-t_0)/RC} \\ v(t) &= V_0 e^{-(t-t_0)/RC} \quad \dots\dots\dots (2.6.2) \end{aligned}$$

และจากสมการ (2.6.2) ทำให้ได้ความสัมพันธ์ ดังรูป 2.11

จากสมการ (2.6.2) เพื่อความสะดวก กำหนดให้ $t_0 = 0$ จะได้

$$v = V_0 e^{-t/RC} \quad \dots\dots\dots (2.6.3)$$

V_0 = ระดับแรงดัน High ของ CMOS = $2/3 V_{cc}$

v = ระดับแรงดัน Low ของ CMOS = $1/3 V_{cc}$

แทนค่า V_0 และ v ลงสมการ (2.6.3)

$$\begin{aligned} 1/3 &= 2/3 e^{-t/RC} \\ 0.5 &= e^{-t/RC} \\ \ln 0.5 &= -t/RC \\ t &= 0.7 RC \quad \dots\dots\dots (2.6.4) \end{aligned}$$

ถ้าใช้ค่า $R = 100k\Omega$ และ $C = 47\mu F$

จะได้ $t = 3.30$ วินาที

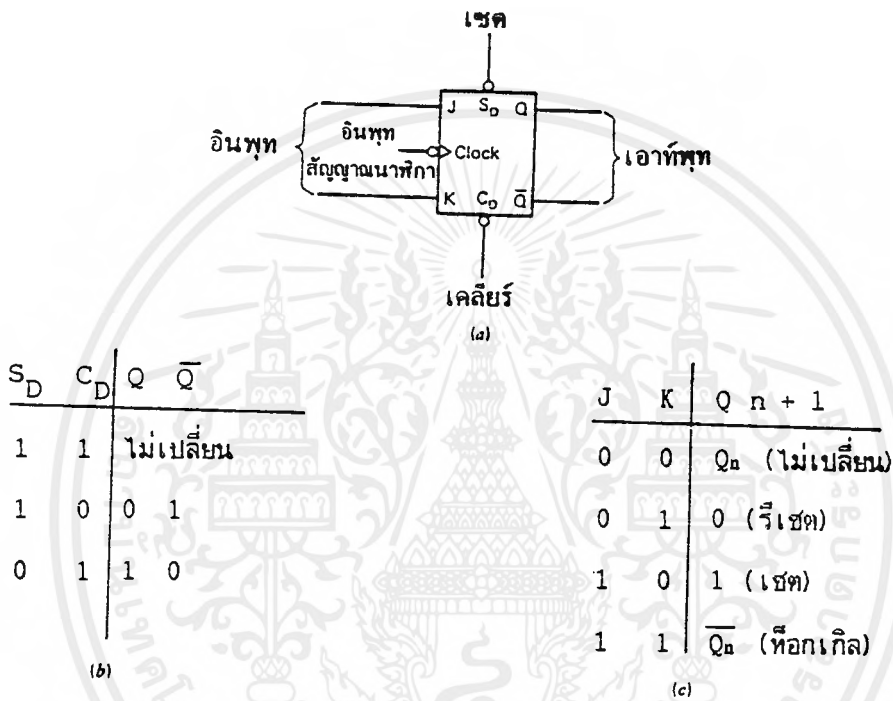
ค่าเวลาที่ใช้ initial หรือ ช่วงเวลาที่ทำให้สายคู่ A,B ขาด เพื่อเลือกคู่สาย A,B ตามลำดับให้นานขึ้น ทำได้โดยเพิ่มค่าผลคูณของค่า RC ในสมการที่ (2.6.4) หรือ ถ้าหากต้องการให้ใช้เวลาน้อยลงสามารถทำได้

โดยลดค่าผลคูณของค่า RC ลง

เอกสารนี้เป็นลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

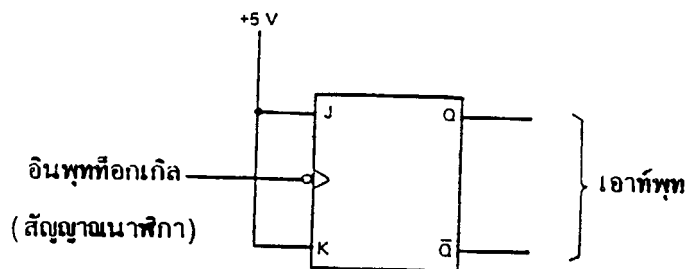
2.7 JK ฟลิปฟล็อป

ในการควบคุมการทำงานชุดสวิทช์อัตโนมัติ นั้น จะใช้ JK flip flop ควบคุมดังรูปที่ 2.12(a) แสดงภาพ บล็อกของ JK flip flop การทำงานช่วงแรกคือการ initial JK flip flop ขณะเริ่มจ่ายไฟเลี้ยง โดยให้ JK flip flop ทำงานในโหมดอะซิงโครนัส เริ่มจากให้สัญญาณสถานะ low ที่ขา clear (CLR) ซึ่งทำให้ สถานะที่ขา Q เป็น low และ \bar{Q} เป็น high (เลือกใช้คู่สาย A เริ่มแรก) จากนั้น จะใช้ JK flip flop ให้ ทำงานในโหมด toggle ดังรูปที่ 2.13



รูปที่ 2.12 JK flip flop

- (a) แผนภาพบล็อก
- (b) ตารางความจริงอะซิงโครนัส
- (c) ตารางความจริงซิงโครนัส

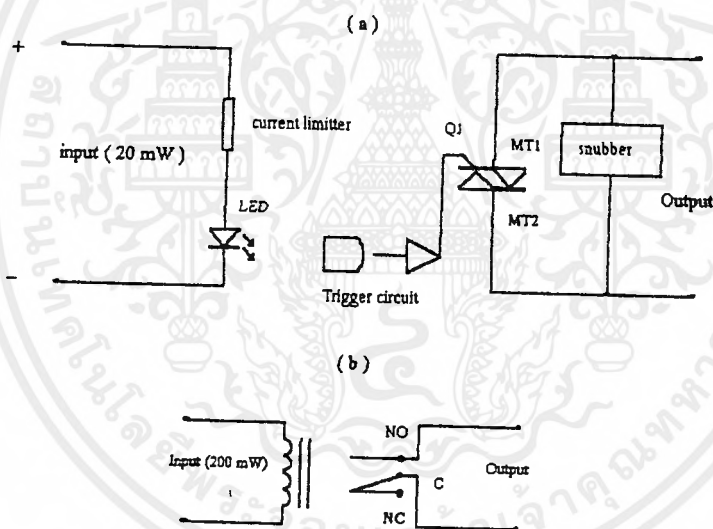


รูปที่ 2.13 การต่อ JK flip flop ให้ทำงานในโหมด toggle



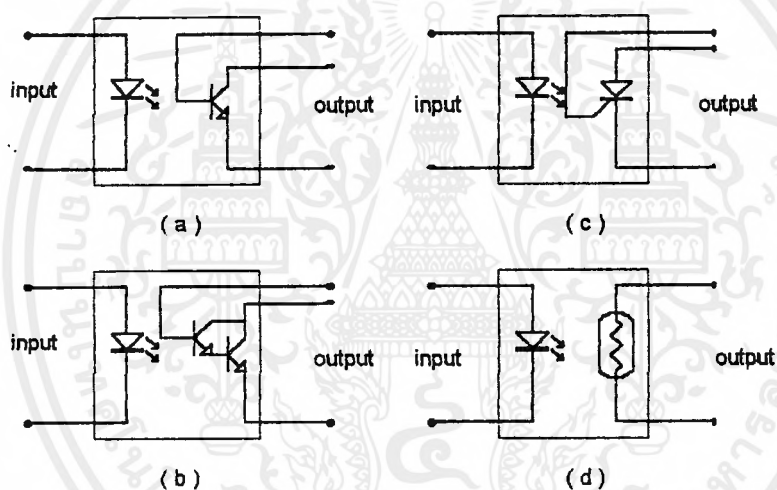
2.8 โซลิดสเตตรีเลย์ (Solid-state Relay ; SSR)

โซลิดสเตตรีเลย์เป็นอุปกรณ์อิเล็กทรอนิกส์อย่างหนึ่งที่ทำหน้าที่เหมือนกับรีเลย์ไฟฟ้ากล โดยปราศจากชิ้นส่วนเชิงกลที่เคลื่อนไหว โดยพื้นฐานแล้วโซลิดสเตตรีเลย์จะมีขั้วอินพุตและเอาต์พุตอย่างละสองขั้ว ขั้วอินพุตเป็นขั้วสำหรับป้อนสัญญาณควบคุมให้สัญญาณกระตุ้น เพื่อบังคับให้สวิตช์ทางด้านขั้วเอาต์พุตปิดหรือเปิด ทั้งนี้โดยจะมีการแยกทางไฟฟ้าระหว่างขั้วอินพุตกับขั้วเอาต์พุต มักจะใช้การเชื่อมโยงด้วยแสง (optocoupling) ซึ่งต่างจากในรีเลย์ไฟฟ้ากลที่ใช้การเชื่อมโยงแบบแม่เหล็กไฟฟ้า (electromagnetic coupling) รูปที่ 2.14 เป็นแผนภาพแสดงหลักการทำงานพื้นฐานของโซลิดสเตตรีเลย์เปรียบเทียบกับรีเลย์ไฟฟ้ากล



รูปที่ 2.14 แสดงหลักการการทำงานของโซลิดสเตตรีเลย์และรีเลย์ไฟฟ้ากล

ในโซลิตสเตรียที่ใช้การเชื่อมโยงด้วยแสง วงจรทางด้านอินพุทจะเป็น LED ชนิดแกเลียมอาร์เซไนด์ (GaAs) และตัวรับแสงอาจเป็นโฟโตทรานซิสเตอร์หรือโฟโตเอสซีอาร์ หรือ โฟโตไดรแอค หรือ โฟโตรีซิสเตอร์ ในชนิดที่ใช้โฟโตทรานซิสเตอร์นั้น LED ทางด้านอินพุทต้องการกระแสประมาณ 3 มิลลิแอมป์ ส่วนแบบที่ใช้โฟโตเอสซีอาร์นั้นต้องการกระแสประมาณ 8 มิลลิแอมป์เพื่อกระตุ้นให้รีเลย์อยู่ในสถานะนำกระแส รูปที่ 2.15 แสดงตัวรับแสงแบบต่างๆของโซลิตสเตรียที่ใช้แสงเป็นตัวเชื่อมโยงระหว่างอินพุทกับเอาต์พุท



รูปที่ 2.15 แสดงตัวรับแสงแบบต่างๆของโซลิตสเตรียที่ใช้แสงเป็นตัวเชื่อมโยง

- (a) โฟโตทรานซิสเตอร์
- (b) โฟโตคาร์ลิงตันทรานซิสเตอร์
- (c) โฟโตเอสซีอาร์
- (d) โฟโตรีซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

3.1 บล็อกไดอะแกรม (Block Diagram)

1. ภาค สวิตช์อัตโนมัติ (Auto Switch) จะทำการสวิตช์คู่สายอัตโนมัติไปยังอีกคู่สายหนึ่ง ถ้าหากคู่สายที่ใช้งานอยู่ขาดออกจากกัน
2. ภาค ตรวจสอบ และ นับสัญญาณกริ่ง (Ringing Signal) จะทำการตรวจสอบและนับสัญญาณ ringing ที่เข้ามา เมื่อมีการหมุนโทรศัพท์มายังหมายเลขที่กำหนดไว้ เพื่อที่จะสามารถสั่งงานอุปกรณ์ทดสอบ loop แบบ 4 wire และ loop แบบ 2 wire ได้
3. ภาคยกหูโทรศัพท์ จะทำการยกหูโทรศัพท์ (Hook Off) อัตโนมัติเมื่อภาคนับสัญญาณกริ่งนับสัญญาณกริ่งได้ครบตามจำนวนที่เรากำหนดไว้
4. ภาคตรวจสอบสัญญาณ DTMF จะตรวจสอบสัญญาณ DTMF ที่ผู้เรียกกดมาเพื่อสั่งงานอุปกรณ์ทดสอบ loop 4 wire, loop 2 wire และเลือกใช้งานคู่สาย A หรือ B ได้
5. ภาคทดสอบ loop 4 wire จะทดสอบ loop 4 wire เพื่อให้สามารถตรวจสอบได้ว่า โมเด็มที่ใช้ใช้งานอยู่ทั้งทางด้านส่งและรับ เสียหรือไม่ ซึ่งสั่งงานได้ทางโทรศัพท์ โดยผ่านภาคตรวจสอบสัญญาณ DTMF
6. ภาคทดสอบ loop 2 wire จะทดสอบ loop 2 wire เพื่อให้สามารถตรวจสอบได้ว่า คู่สายที่กำลังใช้งาน ขาดหรือไม่ และถ้าขาด ขาดคู่สายใด ซึ่งทำให้ง่าย และสะดวกเวลาตรวจหาคู่สายที่เสียหาย ซึ่งสามารถสั่งงานได้ทางโทรศัพท์ผ่านภาคตรวจสอบสัญญาณ DTMF คล้ายกับการทดสอบ loop 4 wire
7. ภาคควบคุมการทำงานของวงจรทั้งหมดโดยสามารถสั่งการทำงานได้ 2 แบบ คือแบบ manual และ automatic mode และยังคงควบคุมภาคสวิตช์อัตโนมัติ , ทดสอบ loop 4 wire และ 2 wire ด้วย

3.2 หลักการทำงานของบล็อกไดอะแกรม

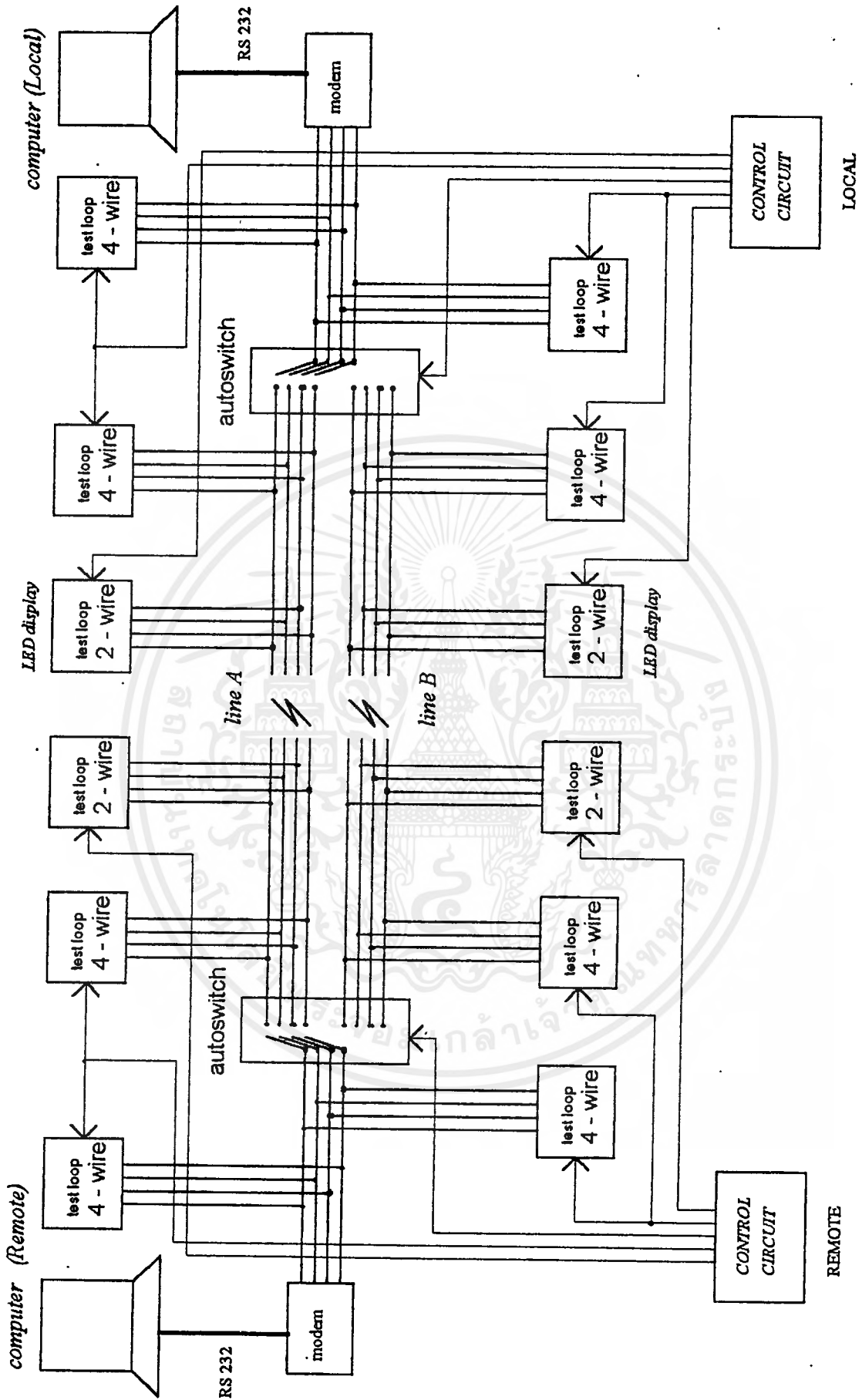
จากรูปที่ 3.1 บล็อกไดอะแกรมของส่วนประกอบทั้งหมด ได้แก่ ภาคสวิตช์อัตโนมัติ ภาคตรวจสอบและนับสัญญาณกริ่ง ภาคยกหูโทรศัพท์ ภาคตรวจสอบสัญญาณ DTMF ภาคทดสอบ loop 4 wire ภาคทดสอบ loop 2 wire และภาคควบคุมโดยเริ่มจาก การส่งข้อมูลจากคอมพิวเตอร์ผ่านโมเด็ม เชื่อมต่อกับสายนำสัญญาณ RS-232 โมเด็มจะเชื่อมต่อเข้ากับภาคสวิตช์อัตโนมัติ โดยใช้สายคู่สายแบบ 4 wire (คำ แดง เขียว เหลือง) ซึ่งภาคสวิตช์อัตโนมัตินี้จะทำการสวิตช์เลือกคู่สายได้อัตโนมัติถ้าหากคู่สายที่กำลังใช้งานเกิดขาด ดังนั้น จากชุดสวิตช์อัตโนมัติจะมีคู่สาย 4 wire จำนวน 2 ชุด (ชุด A และ B) ต่อกันออกไป โดยมีภาคทดสอบ loop 4 wire ต่อพร้อมกับคู่สายทั้ง 4 เส้น ที่ภาคนี้จะถูกควบคุมการทำงานได้ 2 แบบคือ โดยผ่านวงจรภาคตรวจสอบสัญญาณ DTMF ซึ่งหมายเลข DTMF ที่ใช้ คือ หมายเลข 2 สำหรับการทดสอบ loop 4 wire คู่สาย A , หมายเลข 5 สำหรับการทดสอบ loop คู่สาย B ซึ่งอยู่ในการทำงานแบบ automatic mode และสามารถใช้ สวิตช์แบบเอกสารนี้เป็นเอกสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

manual ทำการทดสอบดูปในแบบ manual mode สัญญาณ DTMF หมายเลข 1 ให้เลือกคู่สาย A หมายเลข 4 เลือกคู่สาย B หลังจากนั้นจะมีการเชื่อมต่อคู่สาย A และ B ไปที่ภาคทดสอบ loop 2 wire เพื่อตรวจสอบว่า คู่สาย A หรือ B ขาดจากกัน การแสดงผลจะใช้ LED ภาคทดสอบ loop 2 wire นี้ ควบคุมการทำงานได้ 2 แบบ เช่นเดียวกับการทดสอบดูป 4 wire คือใช้สัญญาณ DTMF จากภาครวจับสัญญาณ DTMF เช่นเดียวกับการทดสอบ loop 4 wire โดยหมายเลขที่ใช้คือ 3 สำหรับทดสอบ loop 2 wire คู่สาย A และ หมายเลข 6 สำหรับทดสอบ loop 2 wire คู่สาย B ในการทำงานแบบ automatic mode และใช้สวิทช์แบบ manual ในการทดสอบดูป 2 wire ในแบบ manual mode

สำหรับภาครวจับและนับสัญญาณครั้งนั้น ก็จะทำการตรวจนับเมื่อมีคนโทรเข้ามา จากนั้น จะนับสัญญาณครั้ง โดยกำหนดให้วงจรนั้นนับสัญญาณครั้ง 3 ครั้ง และภาคนับสัญญาณครั้งก็จะส่งสัญญาณไปควบคุมที่ภาคยกหูโทรศัพท์เพื่อให้ภาคยกหูโทรศัพท์ทำหน้าที่เสมือนยกหูโทรศัพท์จริง จากนั้น ผู้เรียกก็สามารถควบคุมการทำงานการเลือกใช้คู่สาย A , B หรือ การทดสอบ loop 4 wire หรือ 2 wire ได้จากการกดปุ่มโทรศัพท์หมายเลข 1, 2, 3, 4, 5 หรือ 6 ดังที่ กล่าวมาแล้วข้างต้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 บล็อกไดอะแกรมทั้งหมดของอุปกรณ์สวิตซ์อัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงพาณิชย์เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

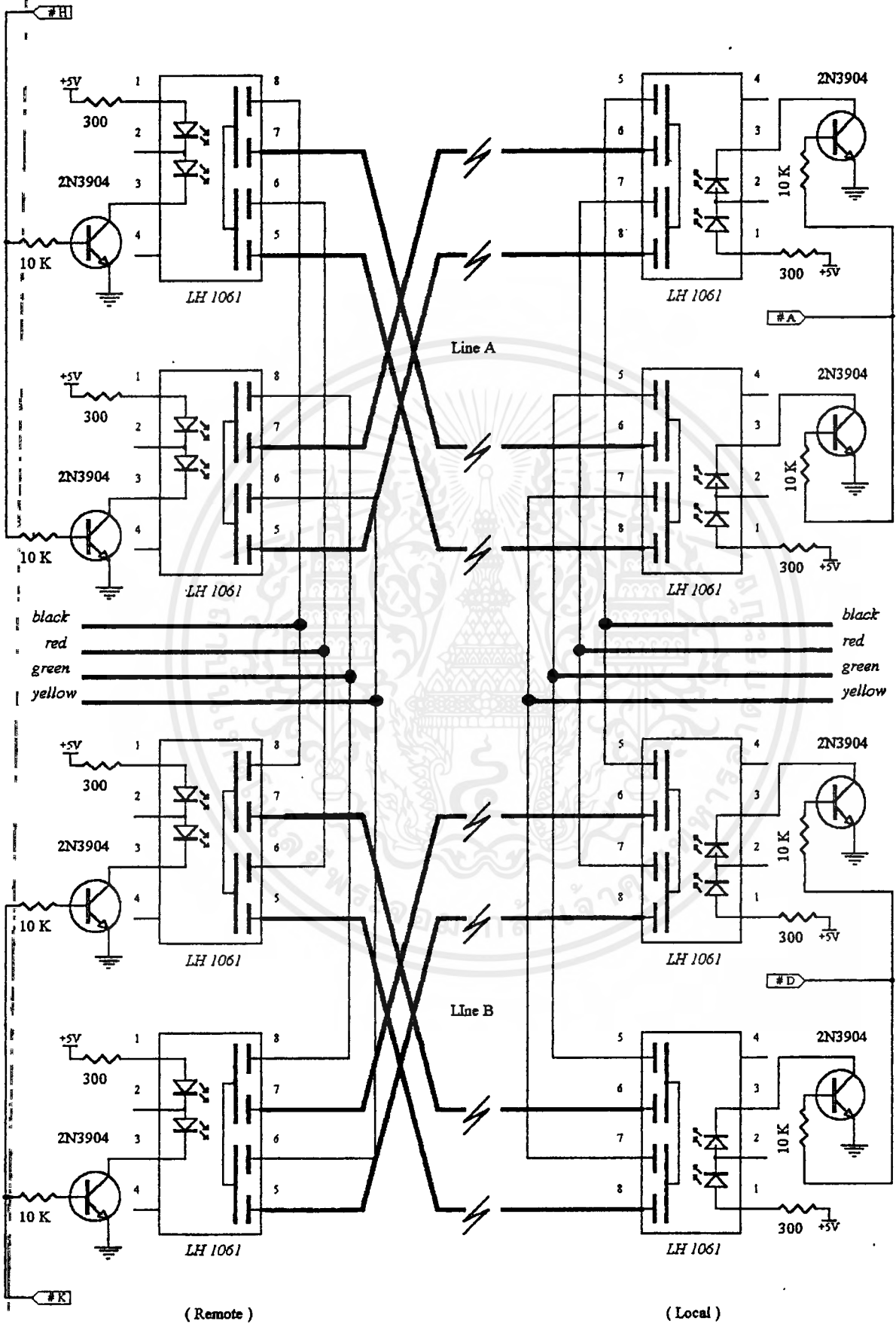
3.3 การทำงานของวงจร

การทำงานของวงจรส่วนต่างๆ ในแต่ละภาคของบล็อกไดอะแกรมประกอบด้วย

1) การทำงานของภาคสวิทช์อัตโนมัติ

จากรูปที่ 3.2 วงจรของภาคสวิทช์อัตโนมัติ โดยวงจรในส่วนนี้ จะนำเอาสัญญาณที่ขา 8 ของ RS-232 ที่ต่อมาจากโมเด็ม ซึ่งเป็นขาสัญญาณ CD (Carrier Detect) มาใช้ในการควบคุมการทำงานของสวิทช์อัตโนมัติ โดยจะผ่าน IC 4N26 ซึ่งเป็น opto-transistor ทำหน้าที่ couple สัญญาณ CD จากโมเด็ม ซึ่งสัญญาณ CD ที่ผ่าน opto-transistor นั้น ผ่านชุด IC 555 ซึ่งทำหน้าที่หน่วงเวลาสัญญาณ CD เนื่องจากช่วงเวลาที่ยาวเกิดการขาด จะทำให้สัญญาณ CD มีการเปลี่ยนแปลงสถานะไปมาตลอดซึ่งจะส่งผลต่อการทำงานของสวิทช์อัตโนมัติทำงานผิดพลาดได้ จากนั้น นำเอาที่พุดที่ 3 ของ IC 555 ส่งผ่าน IC 7404 ซึ่งเป็น NOT Gate นั้น จะมีสถานะเป็น high เมื่อสัญญาณ CD จากโมเด็มเชื่อมต่อกัน (กรณีคู่สายเชื่อมต่อกัน) และเป็น low เมื่อสัญญาณ CD จากโมเด็มไม่เชื่อมต่อกัน (กรณีคู่สายขาด) จากนั้น นำสัญญาณเอาต์พุดของ NOT Gate นี้มาเข้าที่ขา clock ของ JK flip flop ซึ่งถูกต่อใช้งานแบบ toggle mode โดยที่เอาต์พุดที่ขา Q bar ของฟลิปฟล็อปจะไปเข้าที่ขาของ AND GATE ในภาคควบคุม โดยเอาต์พุดที่ออกมาจะไปเข้ากลุ่มสวิทช์ solid state relay LH1061 ของคู่สาย A และเอาต์พุดที่ขา Q ของฟลิปฟล็อปจะไปเข้าที่ขา and gate ในภาคควบคุมโดยเอาต์พุดที่ออกมาจะไปเข้ากลุ่มสวิทช์ solid state relay LH1061 ของคู่สาย B โดยกลุ่มสวิทช์ของคู่สาย A และ B นั้น แต่ละกลุ่มจะใช้ solid state relay LH 1061 2 ตัว เนื่องจากคู่สายที่ใช้เป็นแบบ 4 wire ซึ่งประกอบด้วยสีหุ้มสาย 4 สี คือ ดำ แดง เขียว เหลือง การใช้งาน จะต่อให้สีเข้าคู่กันดังนี้ ดำ - เหลือง และ แดง - เขียว สวิทช์จาก solid state relay นั้น แต่ละตัวจะ ถูกควบคุมจากการจับโดยใช้ทรานซิสเตอร์ มาจับ opto diode ภายใน LH 1061 ถ้ามีสถานะ high ให้ สวิทช์จะเชื่อมต่อให้ แต่ถ้าเป็น low สวิทช์ก็จะขาดออกจากกัน

ส่วนของวงจร D ฟลิปฟล็อป ถูกนำมาใช้ในการ initial JK ฟลิปฟล็อป เมื่อเริ่มใช้งานตอนเปิดไฟเลี้ยงซึ่งจะกำเนิดสัญญาณ โมโนสเตเบิล นำมาต่อเข้าที่ขา reset ของ JK ฟลิปฟล็อป โดยถ้าเกิดสัญญาณนี้เป็น low จะทำให้เอาต์พุดที่ขา Q และ Q bar เป็น low และ high ตามลำดับซึ่งหมายความว่าเมื่อเราทำการ initial เริ่มต้นการใช้งานที่คู่สาย A (เอาต์พุดที่ขา Q เป็น high ของ JK ฟลิปฟล็อป ควบคุมสวิทช์)จะถูกเลือกใช้

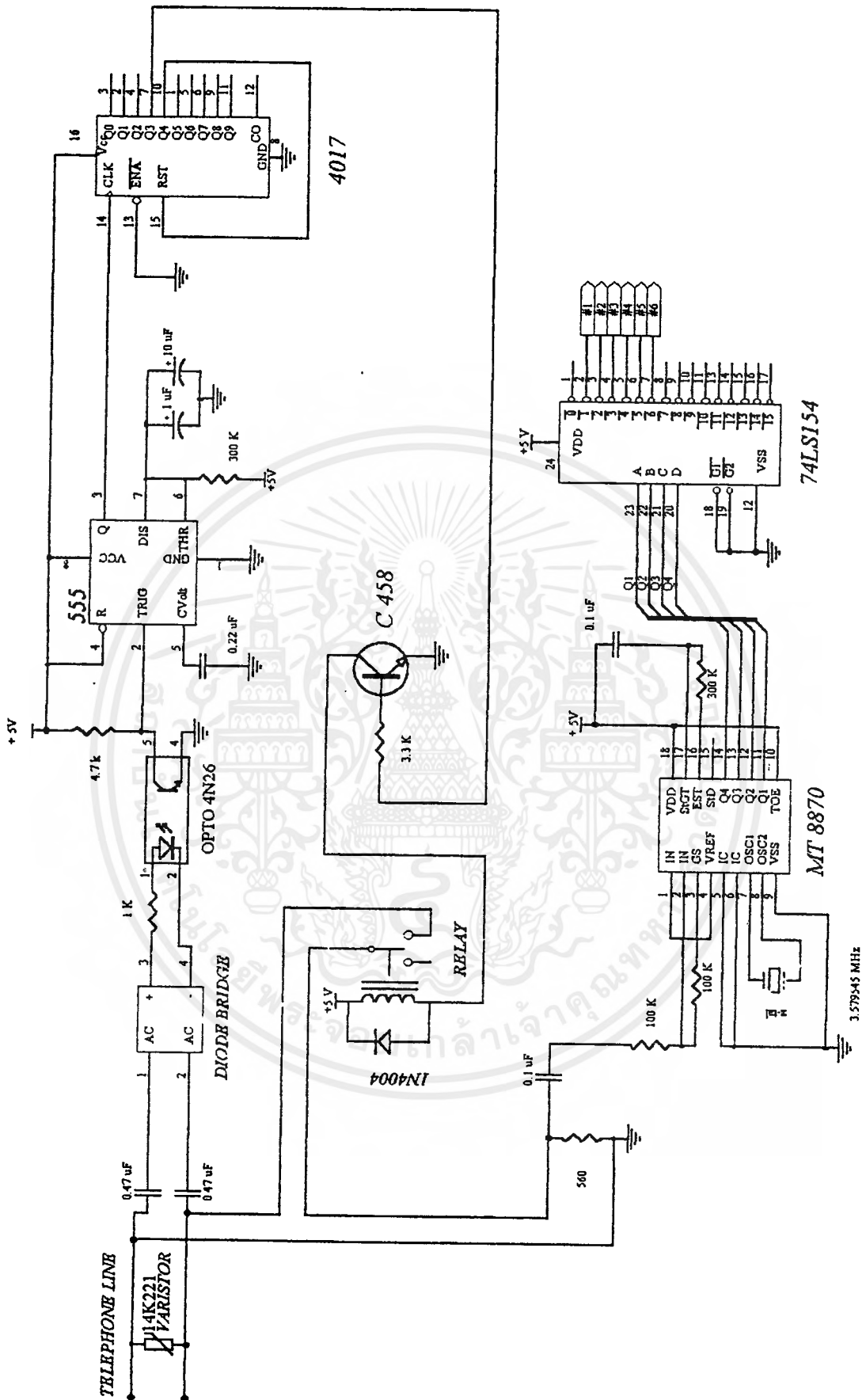


รูป 3.2 วงจรภาคสวิตซ์อัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า... ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) การทำงานของภาคตรวจจับและนับสัญญาณกริ่ง

จากรูปที่ 3.3 สายโทรศัพท์จะถูกต่อผ่านตัว bridge diode ทำหน้าที่เป็น rectifier สัญญาณกริ่ง โทรศัพท์ซึ่งเป็นสัญญาณไฟสลับขณะเรียกเข้าระดับ $100 V_{pp}$ โดยมีวาริสเตอร์เป็นตัวป้องกันแรงดันไฟที่อาจสูงเกินไปจนไปทำให้วงจรเสียหายได้ สัญญาณกริ่งเมื่อผ่าน bridge diode แล้ว จะวิ่งผ่านต่อไปที่ opto-transistor ซึ่งจะ couple เอาสัญญาณกริ่งไปใช้งานในวงจรหน่วงเวลาของ IC 555 ซึ่งเอาท์พุทที่ได้นี้ จะเป็น low (0 V) หรือ high (5 V) เอาท์พุทที่ผ่าน opto-transistor นั้นจะไปเข้าที่ขา 2 ของ IC 555 ซึ่งเป็นขาทรigger ให้เริ่มทำงาน ในวงจรนี้ IC 555 ถูกต่อใช้งานแบบ monostable multivibrator โดยที่ถ้าไม่มีสัญญาณกริ่งเข้ามาทรigger IC 555 ก็จะมีสถานะ high เนื่องจาก opto-transistor ไม่ทำงาน และถ้าเกิดมีสัญญาณกริ่งเข้ามา จะทำให้ opto-transistor ทำงาน ทำให้ที่ขา 2 ของ IC 555 มีสถานะเป็น low ซึ่งช่วงนี้ IC 555 จะทำการหน่วงเวลาของสัญญาณนี้ออกไปเป็นเวลาประมาณ 4 วินาที จากนั้น จึงส่งเอาท์พุทออกไปขา 3 และต่อไปขา 14 ของ IC 4017 ซึ่ง ทำหน้าที่เป็นตัวนับ (counter) โดยเมื่อมีสัญญาณกริ่งเข้ามา 3 ครั้ง จะทำให้ขา 7 ของ IC 4017 (Q_3) มีสัญญาณออกมาเป็น high ซึ่งจะนำเอาสัญญาณที่ได้นี้ ไปใช้ในการควบคุมการยกหูโทรศัพท์ในภาคยกหูต่อไป



รูปที่ 3.3 วงจรตรวจจับ และนับสัญญาณกริ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) การทำงานของวงจรรภาคยกหูโทรศัพท์

จากรูปที่ 3.3 ส่วนยกหูโทรศัพท์โดยใช้รีเลย์ทำหน้าที่ยกหูโทรศัพท์ สัญญาณที่คอยส่งงานคือ สัญญาณจากขา 7 ของ IC 4017 จากภาคนับสัญญาณกริ่ง ซึ่งสัญญาณนี้จะทำการไบแอสให้ทรานซิสเตอร์นำกระแสให้รีเลย์สามารถทำงานยกหูโทรศัพท์ได้เมื่อสัญญาณที่ขา 7 ของ IC 4017 เป็น high ค่าความต้านทาน 560 โอห์มที่ล้อมคู่สายโทรศัพท์ในวงจรใช้ทำหน้าที่ให้อิมพีแดนซ์เกิดการแมทชิ่งกันกับของสายโทรศัพท์ ซึ่งมีค่าประมาณ 600 โอห์มในขณะยกหูโทรศัพท์

4) การทำงานของวงจรรภาคตรวจจับสัญญาณ DTMF

จากรูปที่ 3.3 ซึ่งแสดงส่วนของวงจรรตรวจจับสัญญาณ DTMF เมื่อวงจรรยกหูทำงาน ผู้เรียกสามารถกดปุ่มโทรศัพท์ส่งงานการทำงานของชุดสวิตช์อัตโนมัติได้โดยอาศัยสัญญาณ DTMF จากปุ่มโทรศัพท์ วงจรรตรวจจับสัญญาณ DTMF จะตรวจจับสัญญาณที่ผู้เรียกกดโดยใช้ IC 8870 เอาต์พุตที่ได้ จะออกที่ขา 14 (Q_4), 13 (Q_3), 12 (Q_2) และ 11 (Q_1) ในรูป binary code (BCD) ดังตาราง 3.1

| หมายเลข | Q_4 | Q_3 | Q_2 | Q_1 |
|---------|-------|-------|-------|-------|
| 1 | 0 | 0 | 0 | 1 |
| 2 | 0 | 0 | 1 | 0 |
| 3 | 0 | 0 | 1 | 1 |

ตารางที่ 3.1 ตัวอย่างรหัส BCD จาก 8870 ตามหมายเลขที่กด

รายละเอียดเพิ่มเติมของสัญญาณ BCD ที่ได้จากการกดปุ่มโทรศัพท์สามารถหาได้จากภาคผนวกท้ายเล่ม

จากนั้นเราจะนำสัญญาณที่ได้จากขา Q_4 , Q_3 , Q_2 , Q_1 ของ IC 8870 นั้น มาต่อเข้ากับ IC 74LS154 ซึ่งทำหน้าที่เป็น decoder โดยเอาต์พุตที่ได้จะออกมายังขาของ IC 74LS154 แยกต่างกันไปขึ้นอยู่กับหมายเลขที่กด เช่น

| หมายเลข | Q_4 | Q_3 | Q_2 | Q_1 | หมายเลขขาของ IC 74LS154 ที่มีเอาต์พุตออก |
|---------|-------|-------|-------|-------|--|
| 1 | 0 | 0 | 0 | 1 | 2 |
| 2 | 0 | 0 | 1 | 0 | 3 |

| | | | | | |
|---|---|---|---|---|---|
| 3 | 0 | 0 | 1 | 1 | 4 |
| 4 | 0 | 1 | 0 | 0 | 5 |

ตารางที่ 3.2 ตัวอย่างของอินพุตและเอาต์พุตของ IC 74LS154

โดยสัญญาณที่จะออกจากขาของ IC 74LS154 ที่ตรงกับหมายเลขที่กดนั้น จะมีสถานะ low ส่วนขาอื่นๆ ที่ไม่ตรงกับหมายเลขที่กด จะมีสถานะ high จากหลักการดังกล่าวนี้ ทำให้สามารถเลือกกำหนดอินพุตที่ขาต่างๆ ของ IC 74LS154 ไปใช้ควบคุมวงจรภาคทดสอบ loop 4 wire, loop 2 wire ได้ตามต้องการ

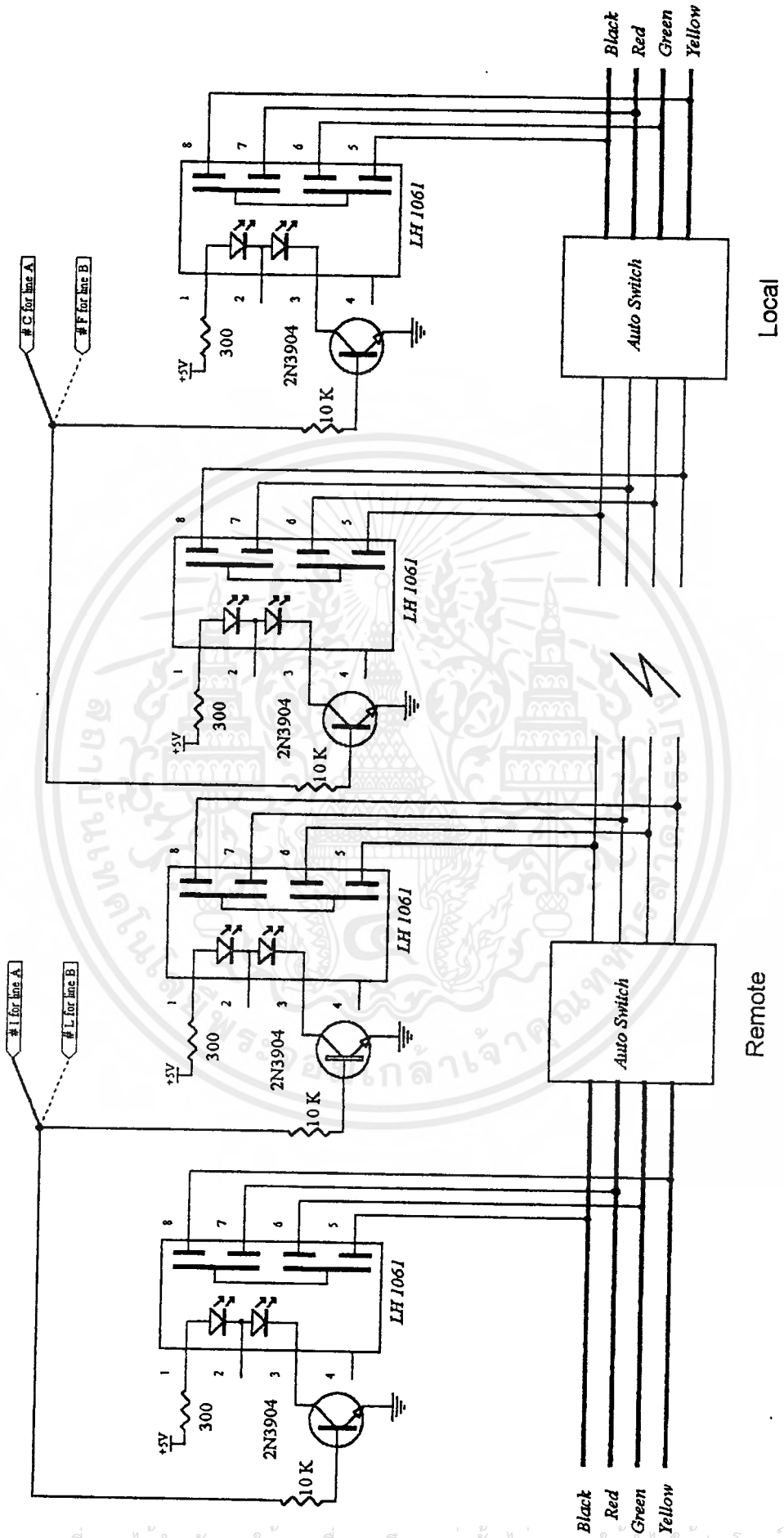
5) การทำงานของวงจรทดสอบ loop 4 wire

จากรูปที่ 3.4 ซึ่งแสดงวงจรภาคทดสอบ loop 4 wire ใช้ solid state relay LH1061 ทำหน้าที่เป็นสวิทช์ โดยเราสามารถควบคุมการทำงานได้ 2 mode คือ manual mode และ automatic mode โดยแบบ manual mode นั้นจะควบคุมการทำงานโดยใช้ manual สวิทช์ ควบคุม ส่วนแบบ automatic mode นั้น จะควบคุมการทำงานโดยใช้สัญญาณ DTMF ซึ่งส่งผ่านมาจากภาคตรวจจับสัญญาณ DTMF ผ่าน IC 74LS154 มาควบคุมวงจรภาคควบคุม

วงจรที่ใช้ในการทดสอบ loop 4 wire นี้ จะเหมือนกันทั้งคู่สาย A และคู่สาย B โดยถ้าจะทำการทดสอบ loop 4 wire แล้ว คู่สาย A ใช้หมายเลข 2 และคู่สาย B ใช้หมายเลข 5 ถ้าเกิดการกดหมายเลขดังกล่าวแล้ว จะทำให้ขาของ 74LS154 ที่ตรงกับหมายเลขดังกล่าวมีสถานะเป็น low จากนั้นจะป้อนไปยังวงจรควบคุมซึ่งจะทำให้ลอจิก ที่ไปควบคุมชุดวงจรสวิทช์อัตโนมัติเป็น low แต่ ลอจิก ที่ไปควบคุมชุดวงจรภาคทดสอบ loop 4 wire มีสถานะเป็น high จะทำให้ชุดวงจรสวิทช์อัตโนมัติไม่ทำงาน(ขาด)และชุดวงจรทดสอบ loop 4 wire ทำงาน(เชื่อมค่อ) ซึ่งจะทำการวนลูปของคู่สายให้ย้อนกลับไปยังการรับส่งข้อมูลเข้าสู่โมเด็มที่ทำการรับส่งข้อมูลตัวเดียวกันเอง โดยจะเชื่อมสาย คำ-เขียว และ เหลือง-แดง เข้าด้วยกัน ซึ่งตามปกติแล้วโมเด็มจะใช้คู่สาย คำ-เหลือง ในการรับ และ แดง-เขียว ในการส่งแต่เมื่อชุดทดสอบ loop 4 wire ทำงานแล้วจะทำให้คู่สายส่งถูกเชื่อมเข้ากับคู่สายรับ ทำให้ข้อมูลที่ส่งไปกลับที่ได้รับเข้ามาเป็นข้อมูลเดียวกันนั่นเอง ซึ่งถือว่าการทำงานเช่นนี้สามารถตรวจสอบตัวของโมเด็มเองได้ว่าโมเด็มนั้นเสียหรือไม่

กรณีที่ใช้ในการเลือกใช้คู่สาย A หรือ B นั้น จะใช้หมายเลข 1 ในการเลือกคู่สาย A และหมายเลข 4 ในการเลือกคู่สาย B โดยจะใช้สัญญาณที่ขา 2 ของ 74LS154 ซึ่งตรงกับการกดหมายเลข 1 นี้ ไปควบคุมชุดวงจรควบคุมจะทำให้ สวิทช์อัตโนมัติของคู่สาย B ให้ขาดออกจากกัน จะทำให้ชุดสวิทช์อัตโนมัติเลือกใช้คู่สาย A แทน

และในทำนองเดียวกัน จะใช้เอาต์พุตที่ขา 5 ของ 74LS154 ซึ่งตรงกับหมายเลข 4 นี้ไปควบคุมชุดวงจรควบคุมจะทำให้สวิทช์อัตโนมัติ ของคู่สาย A ให้ขาดออกจากกัน ซึ่งจะทำให้ชุดสวิทช์อัตโนมัติเลือกใช้คู่สาย B แทน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ที่ รูปที่ 3.4 วงจรทดสอบ loop 4 wire และวงจรหน่วงเวลาเมื่อเดือกใช้คู่สายวิ่งที่มีการนำไปใช้

ส่วนสถานะทาง ลอจิกเมื่อทำงานแบบ manual mode นั้นก็มีลักษณะเช่นเดียวกันกับการทำงานแบบ automatic mode ที่ใช้สัญญาณ DTMF เพียงแค่การควบคุมนั้นใช้ สวิตช์แบบ manual ป้อนสถานะทางลอจิกเข้าไปยังวงจรภาคควบคุม

6) การทำงานของวงจรทดสอบ loop 2 wire

จากรูปที่ 3.5 แสดงวงจรทดสอบ loop 2 wire ซึ่งใช้ solid state relay LH1061 ทำหน้าที่เป็นสวิตช์ โดยเราสามารถควบคุมการทำงานได้ 2 mode เช่นเดียวกับวงจรทดสอบรูป 4 wire คือ manual mode และ automatic mode โดยแบบ manual mode นั้นจะควบคุมการทำงานโดยใช้ manual สวิตช์ ควบคุม ส่วนแบบ automatic mode นั้น จะควบคุมการทำงานโดยใช้สัญญาณ DTMF ซึ่งส่งผ่านมาจากภาคตรวจจับสัญญาณ DTMF ผ่าน IC 74LS154 มาควบคุมวงจรภาคควบคุม

ประโยชน์ของการทดสอบ loop 2 wire เพื่อให้ตรวจสอบได้ว่า คู่สายที่กำลังใช้งานอยู่นั้น คู่สายใดมีการขาดเกิดขึ้น แสดงผลโดยใช้ LED ตามความหมายดังนี้

LED สีแดง

- สว่าง แสดงว่า คู่สาย แดง-เขียว ต่อถึงกันปกติ
- ดับ แสดงว่า คู่สาย แดง-เขียว มีการขาดเกิดขึ้น 1 หรือ 2 เส้น

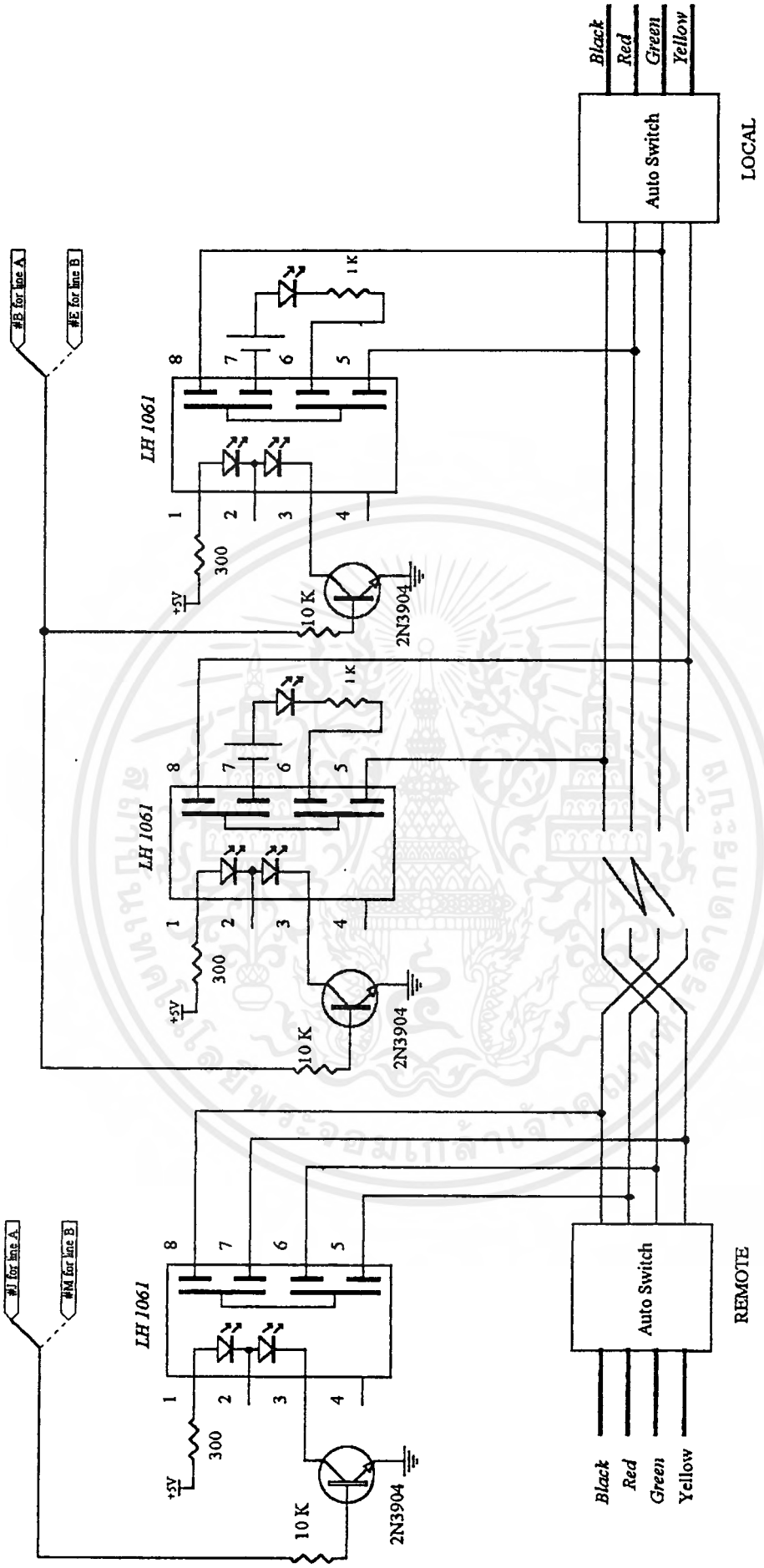
LED สีเขียว

- สว่าง แสดงว่า คู่สาย เหลือง-ดำ ต่อถึงกันปกติ
- ดับ แสดงว่า คู่สาย เหลือง-ดำ มีการขาดเกิดขึ้น 1 หรือ 2 เส้น

วงจรที่ใช้ในการทดสอบ loop 2 wire นี้ จะเหมือนกันทั้งคู่สาย A และคู่สาย B โดยถ้าจะทำการทดสอบ loop 2 wire แล้ว คู่สาย A ใช้หมายเลข 3 และคู่สาย B ใช้หมายเลข 6 ถ้าเกิดการกดหมายเลขดังกล่าวแล้ว จะทำให้ขาของ 74LS154 ที่ตรงกับหมายเลขดังกล่าวมีสถานะเป็น low จากนั้นจะป้อนไปยังวงจรควบคุมซึ่งจะทำให้ลอจิก ที่ไปควบคุมชุดวงจรสวิตช์อัตโนมัติเป็น low แต่ ลอจิก ที่ไปควบคุมชุดวงจรทดสอบรูป 2 wire มีสถานะเป็น high จะทำให้ชุดวงจรสวิตช์อัตโนมัติไม่ทำงาน(ขาด)และชุดวงจรทดสอบรูป 2 wire ทำงาน(เชื่อมต่อ) โดยจะเชื่อมต่อคู่สายสี แดง-เขียว และ เหลือง-ดำ เข้าด้วยกันตามคู่สี โดยปกติแล้ว คู่สาย เหลือง-ดำ ใช้ รับข้อมูล และคู่สาย แดง-เขียว ใช้ส่งข้อมูล จากรูปที่ 3.5 จะเห็นว่า ต้องมีการไขว้สายระหว่างคู่ แดง-เขียว ของทางด้านส่ง ไปต่อเข้ากับ คู่ เหลือง-ดำ ของทางด้านรับ และกลับกัน

สัญญาณควบคุมที่มาจากชุดสวิตช์แบบ manual ซึ่งถ้าต้องการทดสอบ loop 2 wire ของคู่สาย A ก็ต้องกดปุ่มโทรศัพท์หมายเลข 3 และทำการเลื่อนสวิตช์ไปที่สถานะ low และถ้าต้องการทดสอบ loop 2 wire ของคู่สาย B ก็ให้กดปุ่มโทรศัพท์ที่หมายเลข 6 และเลื่อนสวิตช์ไปที่สถานะ low และเมื่อการทดสอบเป็นที่น่าพอใจว่าไม่มีคู่สายใดเสียหาย ก็สามารถสวิตช์ manual ควบคุม LED กลับคืนเพื่อให้อยู่ในสถานะที่พร้อมจะใช้งานต่อไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารสงวนไว้สำหรับวิศวกรเท่านั้นเพื่อใช้ในการตรวจสอบและแก้ไขปัญหาของระบบการจ่ายไฟของตู้สาย
 รูปที่ 3.5 วงจรทดสอบ loop 2 wire และ LED แสดงผลการทดสอบสถานะของตู้สาย
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

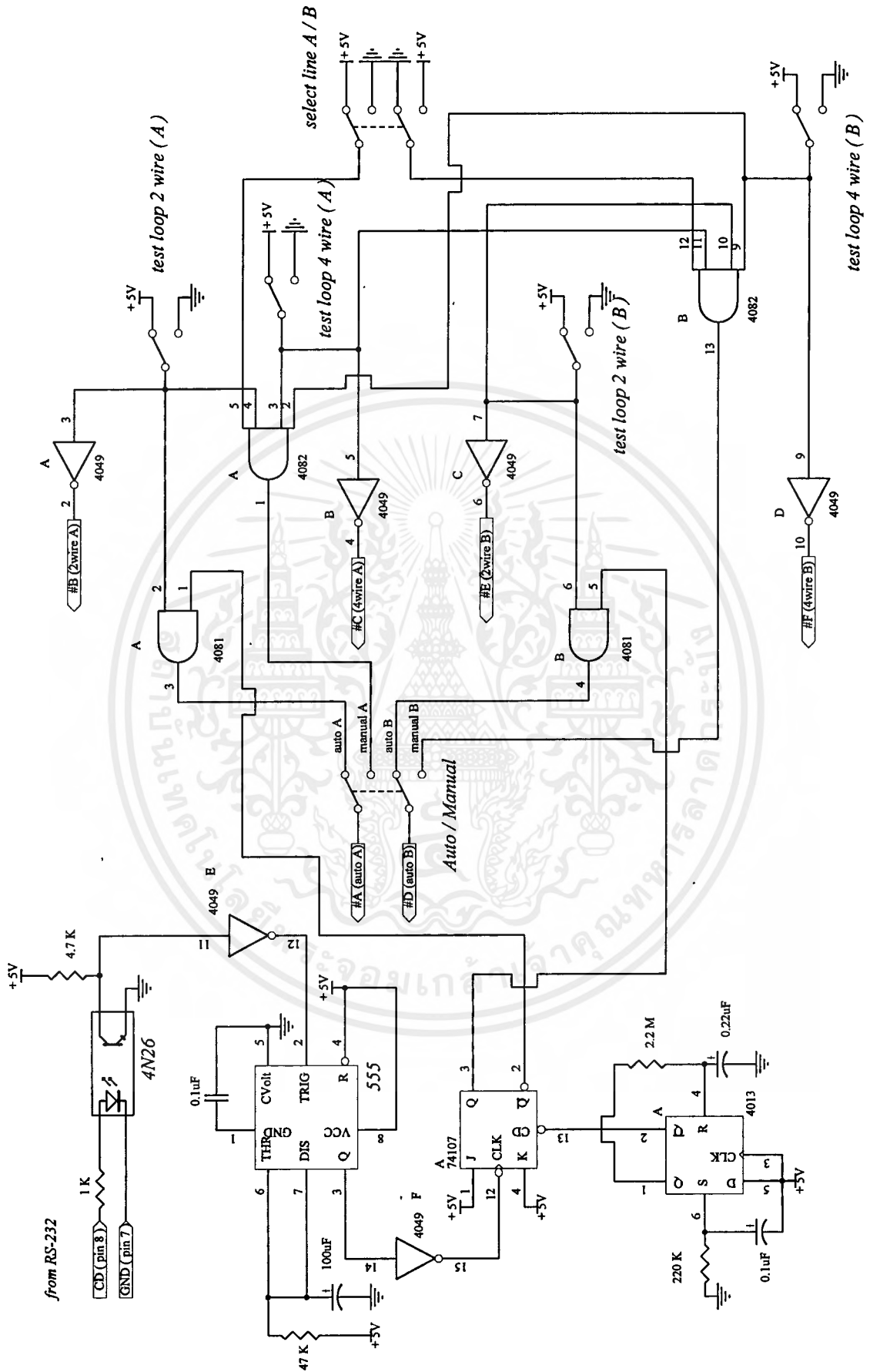
ส่วนสถานะทาง logic เมื่อทำงานแบบ manual mode นั้นก็มีลักษณะเช่นเดียวกันกับการทำงานแบบ automatic mode ที่ใช้สัญญาณ DTMF เพียงแต่การควบคุมนั้นใช้สวิทช์แบบ manual ป้อนสถานะทางลอจิกเข้าไปยังวงจรภาคควบคุม

7.) ภาคควบคุมการทำงานของวงจรทั้งหมด

ภาคควบคุมการทำงานของวงจรมันจะแบ่งได้ 2 วงจร คือวงจรควบคุมที่อยู่ในชุดสวิทช์ด้าน local และ วงจรควบคุมที่อยู่ในชุดสวิทช์ด้าน remote ซึ่งวงจรทั้งสองวงจรมันจะทำงานโดยมีการประมวลผลทางตรรกะ ซึ่งเป็นสัญญาณแบบดิจิทัลเพื่อนำเอาข้อมูลที่ได้ไปทำการควบคุมการทำงานของชุดสวิทช์อัตโนมัติ ชุดทดสอบรูป 4 wire ชุดทดสอบรูป 2 wire รวมไปถึงการเลือกใช้คู่สาย A หรือ B ด้วย โดยรูปที่ 3.6 และ 3.7 แสดงวงจรควบคุมชุดสวิทช์ด้าน local และ remote ตามลำดับ

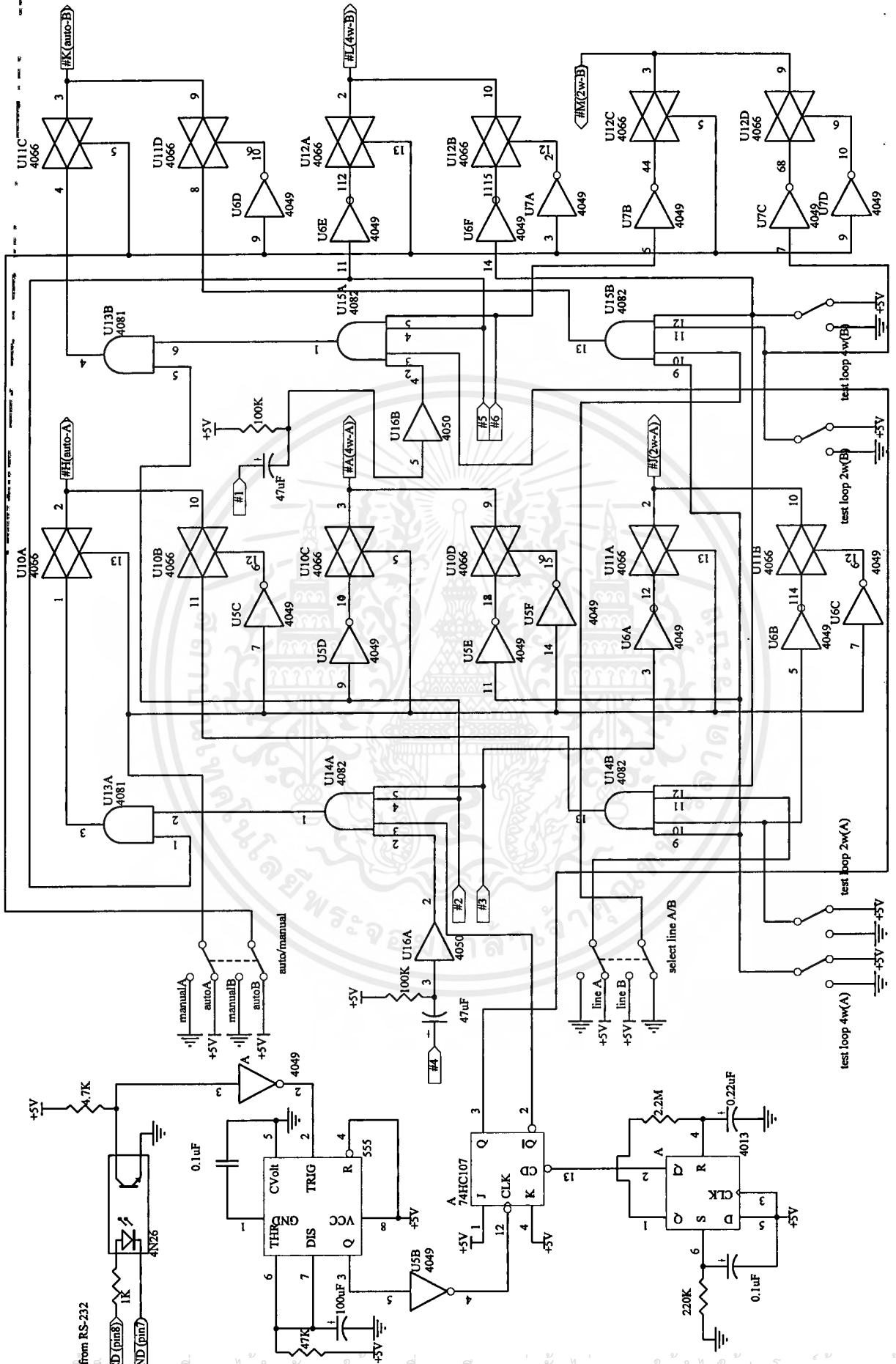


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงวงจรควบคุมชุดตัวชี้ด้าน local

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานานาชาติ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3.7 แสดงวงจรควบคุมชุดสวิทช์ด้าน remote
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและดิงอย่างองถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

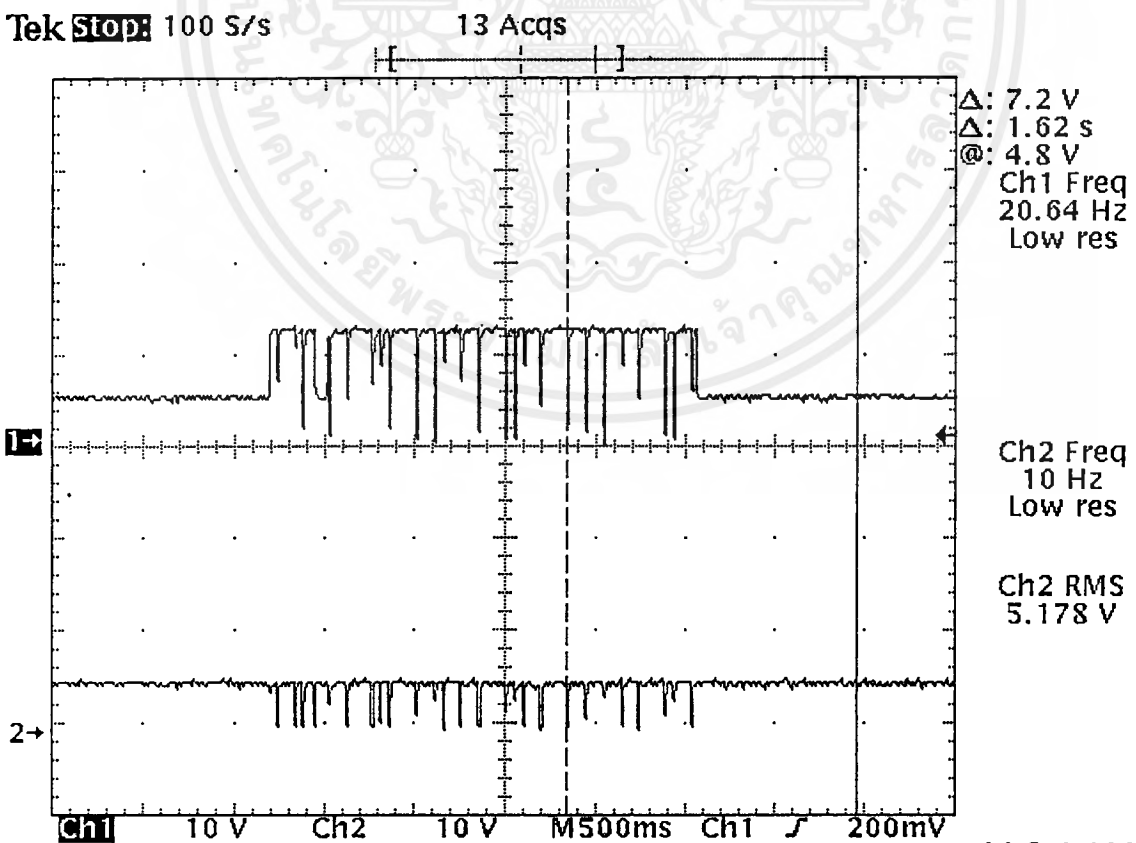
การทดลองและผลการทดลอง

การทดลอง

การทดสอบการใช้งานอุปกรณ์ชุดสวิทช์อัตโนมัติ นั้น จะทำการทดสอบโดยส่งข้อมูลผ่านชุดวงจรที่
 ละภาคคือ ภาคสวิทช์อัตโนมัติ , ภาคทดสอบรูป 4-wire และภาคทดสอบรูป 2-wire โดยสัญญาณที่ผ่านชุด
 สวิทช์นี้จะมีการลดทอนเนื่องจากมีอิมพีแดนซ์ภายในประมาณ 80-200 Ω ของสวิทช์แต่ละตัว ดังนั้นจะทำให้
 สัญญาณที่ส่งจะถูกลดทอนมากขึ้นถ้าผ่านจำนวนชุดสวิทช์อิเล็กทรอนิกส์มากขึ้น

ผลการทดลอง

รูปที่ 4.1 แสดงรูปของสัญญาณกริ่ง เมื่อเวลาที่มีผู้เรียกเรียกเข้ามา และจะผ่านวงจรภาคตรวจจับ
 สัญญาณและนับสัญญาณกริ่ง โดยจากรูปจะแสดงให้เห็นว่า เมื่อสัญญาณกริ่งผ่านการ coupling ด้วย ออปโต
 ทรานซิสเตอร์ ที่ขา 5 ของ IC 4N26 แล้ว สัญญาณจะมีขนาดแอมพลิจูดอยู่ในระดับ 0 และ 5 โวลต์



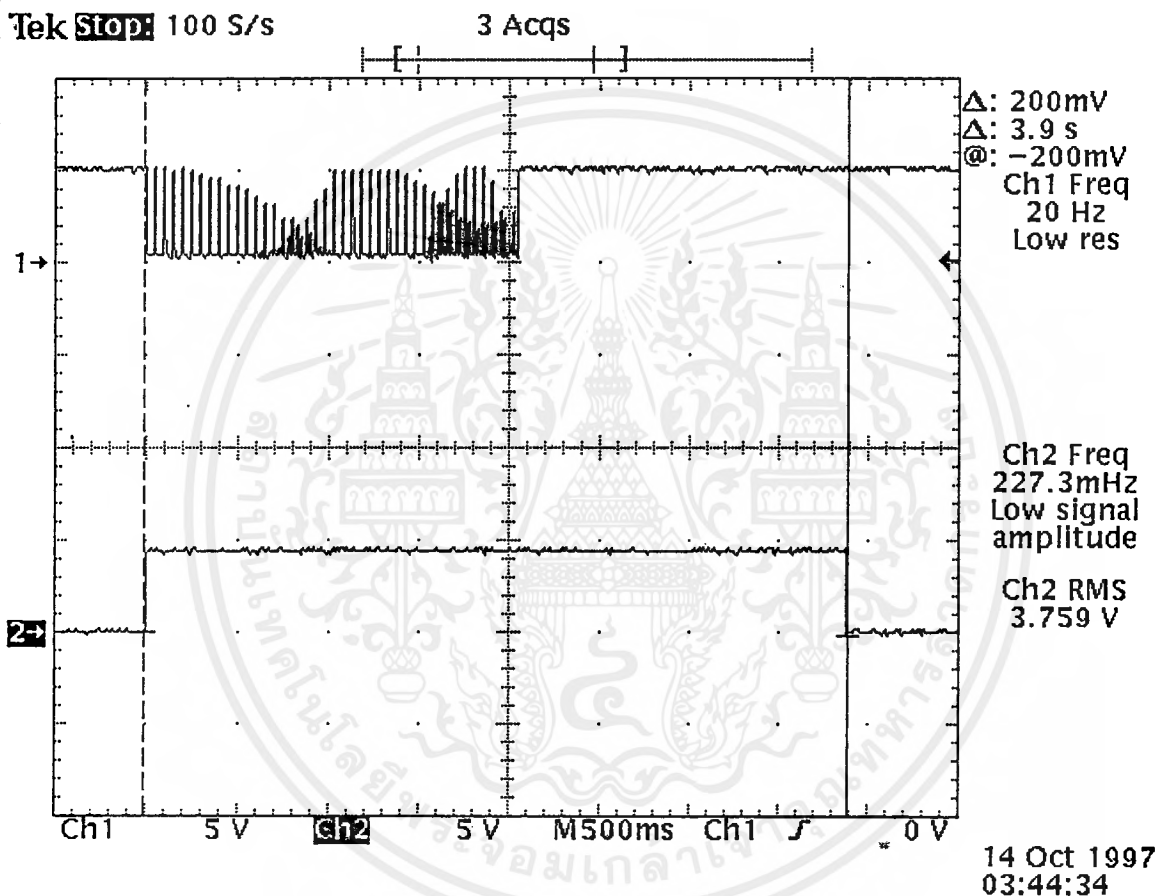
14 Oct 1997
 03:15:10

รูปที่ 4.1 แสดงสัญญาณกริ่ง (Ringing Signal)
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรืออยู่ภายใต้การคุ้มครองทางกฎหมาย ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

channel 1 : สัญญาณกริ่งจากคู่สายโทรศัพท์ก่อนผ่านออปโตทรานซิสเตอร์

channel 2 : สัญญาณกริ่งจากคู่สายโทรศัพท์หลังผ่านออปโตทรานซิสเตอร์

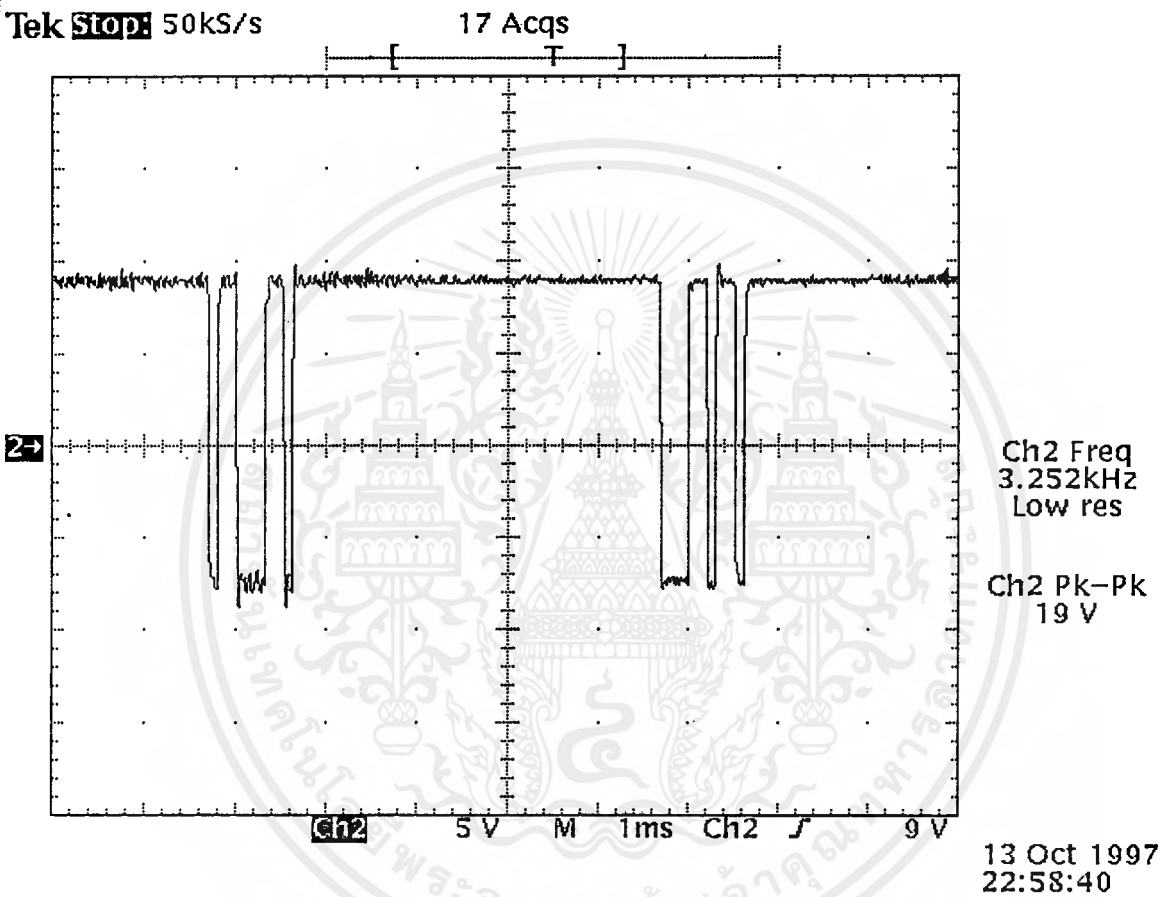
และในรูปที่ 4.2 แสดงรูปสัญญาณกริ่งที่ผ่านออปโตทรานซิสเตอร์แล้วก่อนผ่านชุด IC 555 ซึ่งใช้งานเป็นวงจร โมโนสเตเบิล มัลติไวเบเรเตอร์ เพื่อหน่วงเวลาในการนับสัญญาณกริ่ง โดยจะหน่วงเวลาประมาณ 4 วินาที



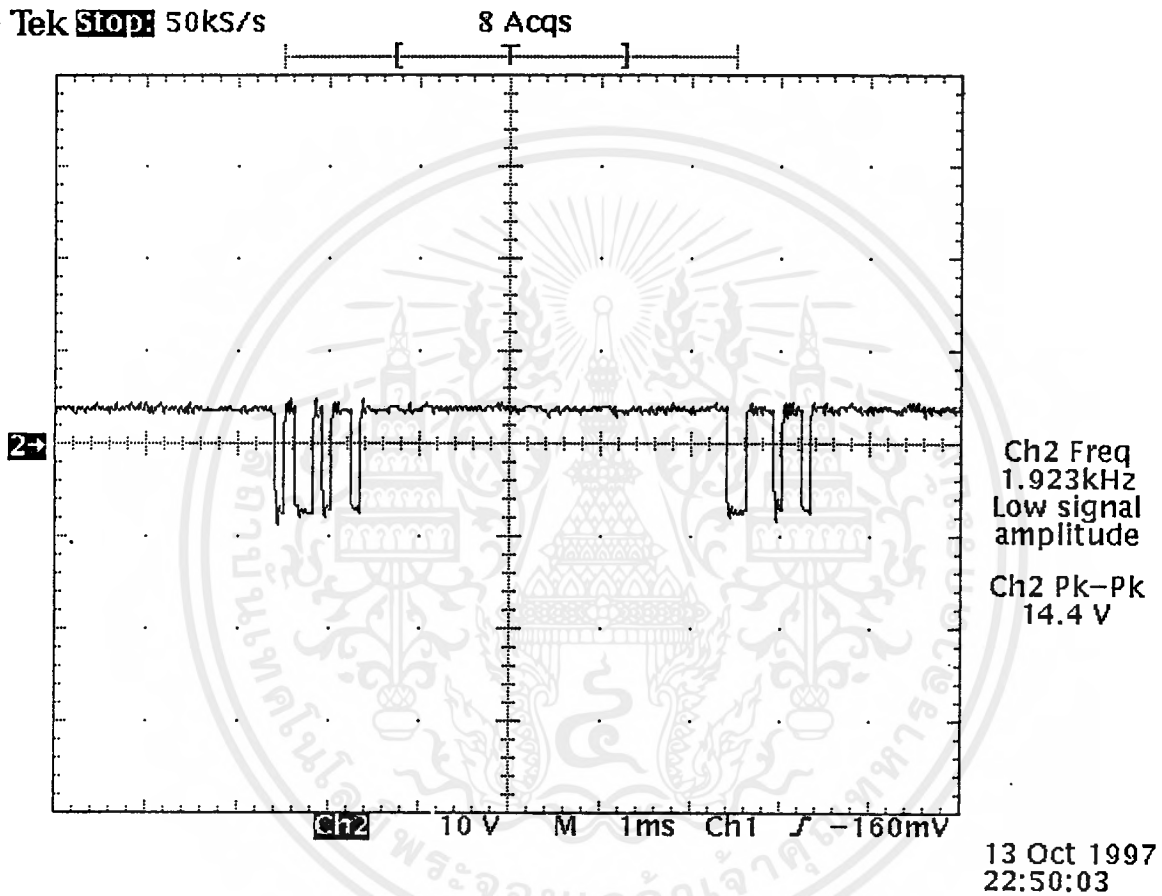
รูปที่ 4.2 แสดงสัญญาณกริ่งที่ผ่านออปโตทรานซิสเตอร์แล้ว ก่อนและหลังผ่านชุด IC555

channel 1 : แสดงสัญญาณกริ่งที่ผ่านออปโตทรานซิสเตอร์แล้ว ก่อนผ่านชุด IC555

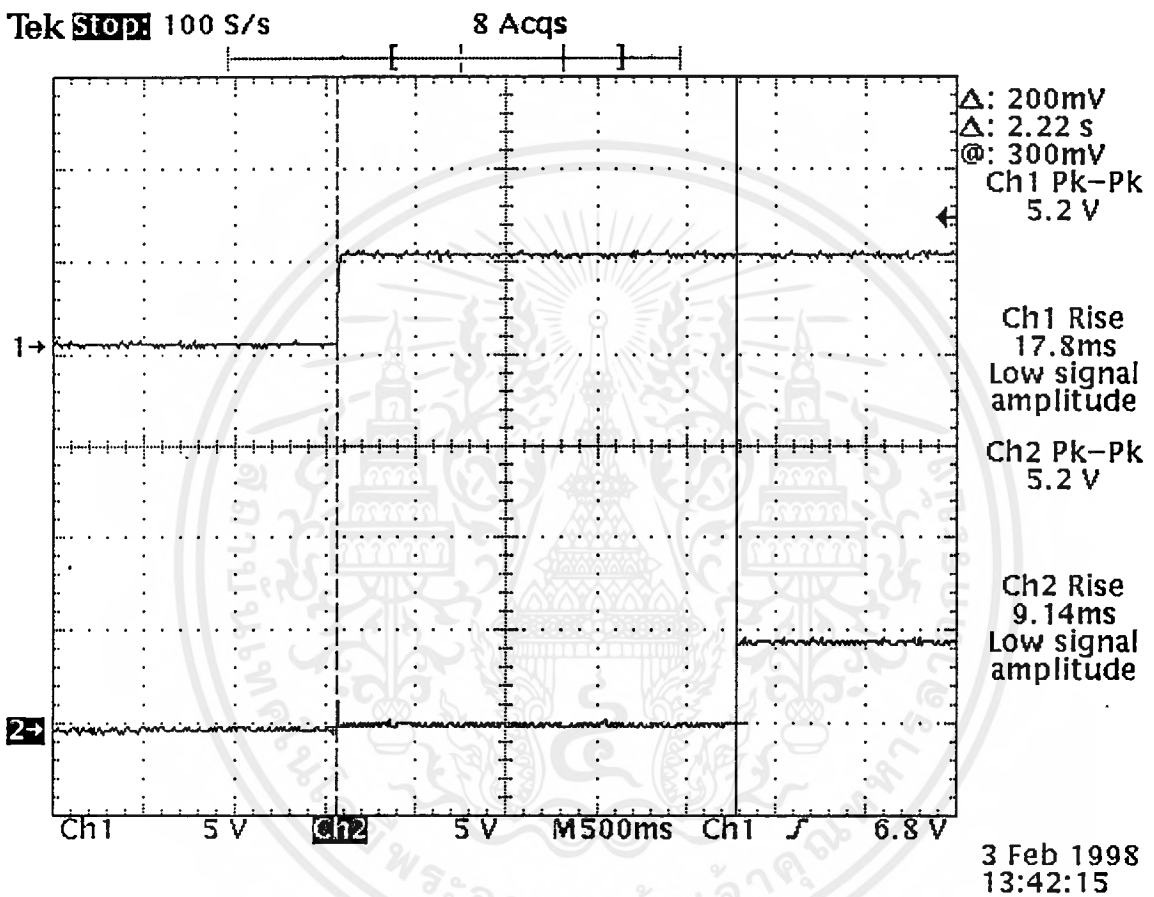
channel 2 : แสดงสัญญาณกริ่งที่ผ่านออปโตทรานซิสเตอร์แล้ว หลังผ่านชุด IC555



รูปที่ 4.3 แสดงสัญญาณข้อมูลที่ส่งที่ขา Tx จากสาย RS232 ขณะทำการส่งข้อมูลที่เครื่อง
โมเด็มเครื่องส่ง



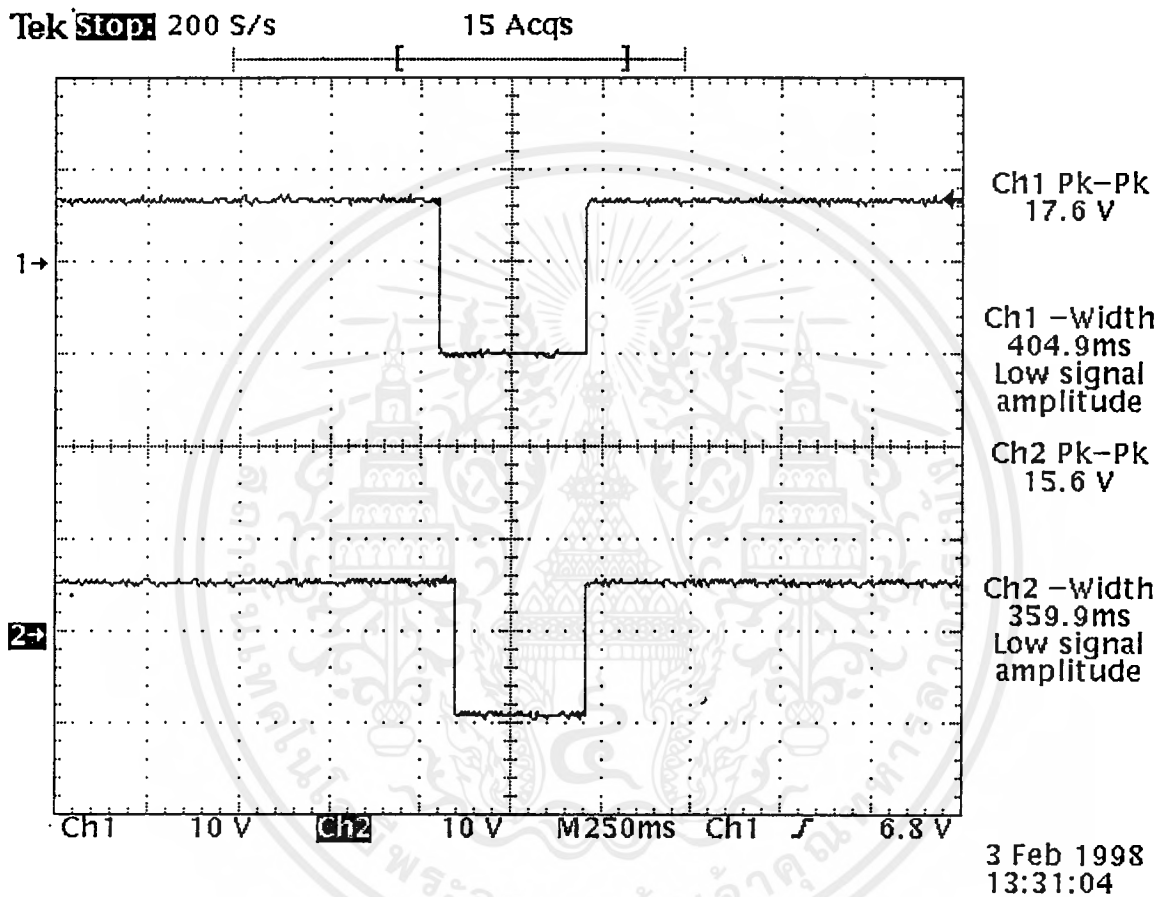
รูปที่ 4.4 แสดงสัญญาณข้อมูลที่ได้รับได้ที่ขา Rx จากสาย RS232 ขณะทำการรับข้อมูลที่เครื่อง
โมเด็มเครื่องรับ



รูปที่ 4.5 แสดงสัญญาณที่หน่วงเวลาโดยใช้วงจร D ฟลิปฟลอป ที่ใช้ในการ initial J-K ฟลิปฟลอป ขณะเปิดไฟเลี้ยงเข้าสู่วงจร

channel 1 : แสดงสัญญาณไฟเลี้ยงก่อนผ่านวงจร D ฟลิปฟลอป

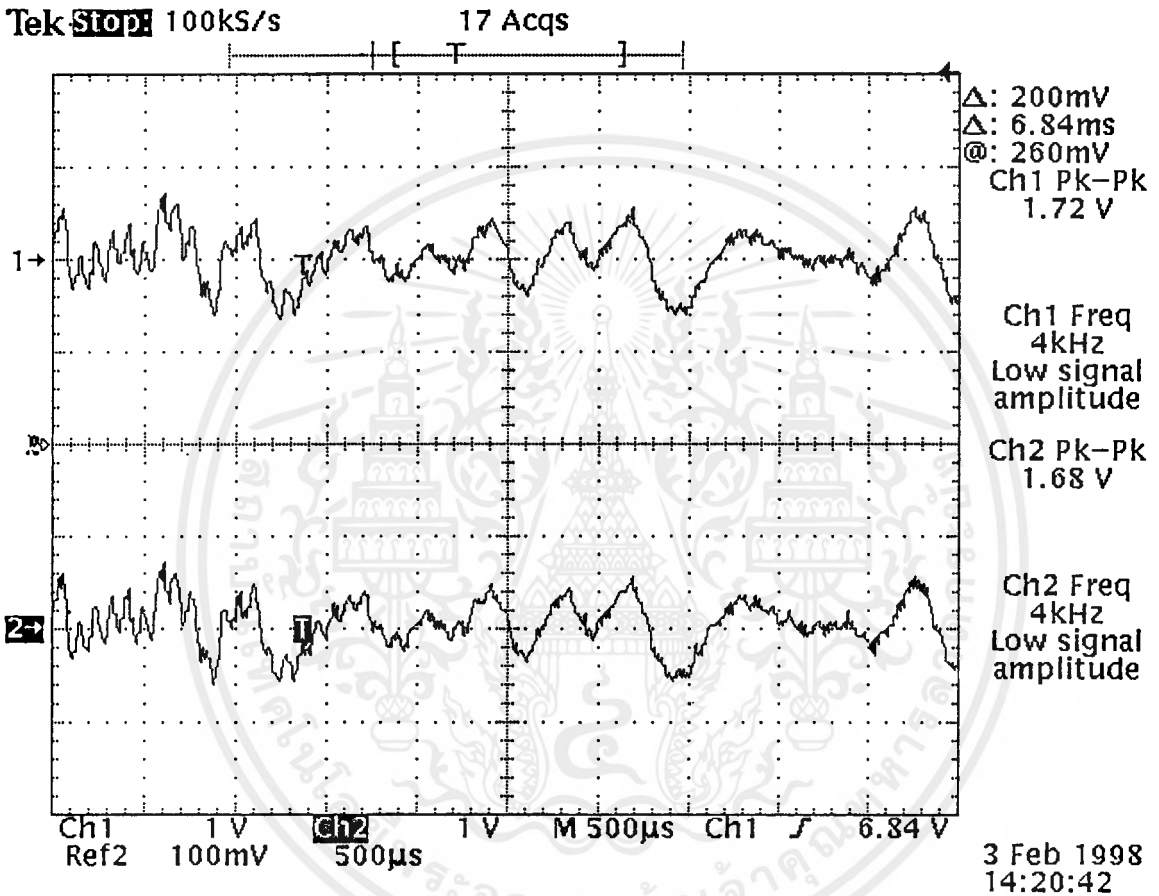
channel 2 : แสดงสัญญาณไฟเลี้ยงหลังผ่านวงจร D ฟลิปฟลอป



รูปที่ 4.6 แสดงสัญญาณที่วัดที่ขา CD ของ RS232 จากโมเด็ม เมื่อเกิดการสวิตช์ของชุดสวิตช์อัตโนมัติ ซึ่งจะเห็นว่าใช้เวลาน้อยมากในการทำงานการสวิตช์

channel 1 : สัญญาณ CD ของโมเด็มทางด้าน LOCAL

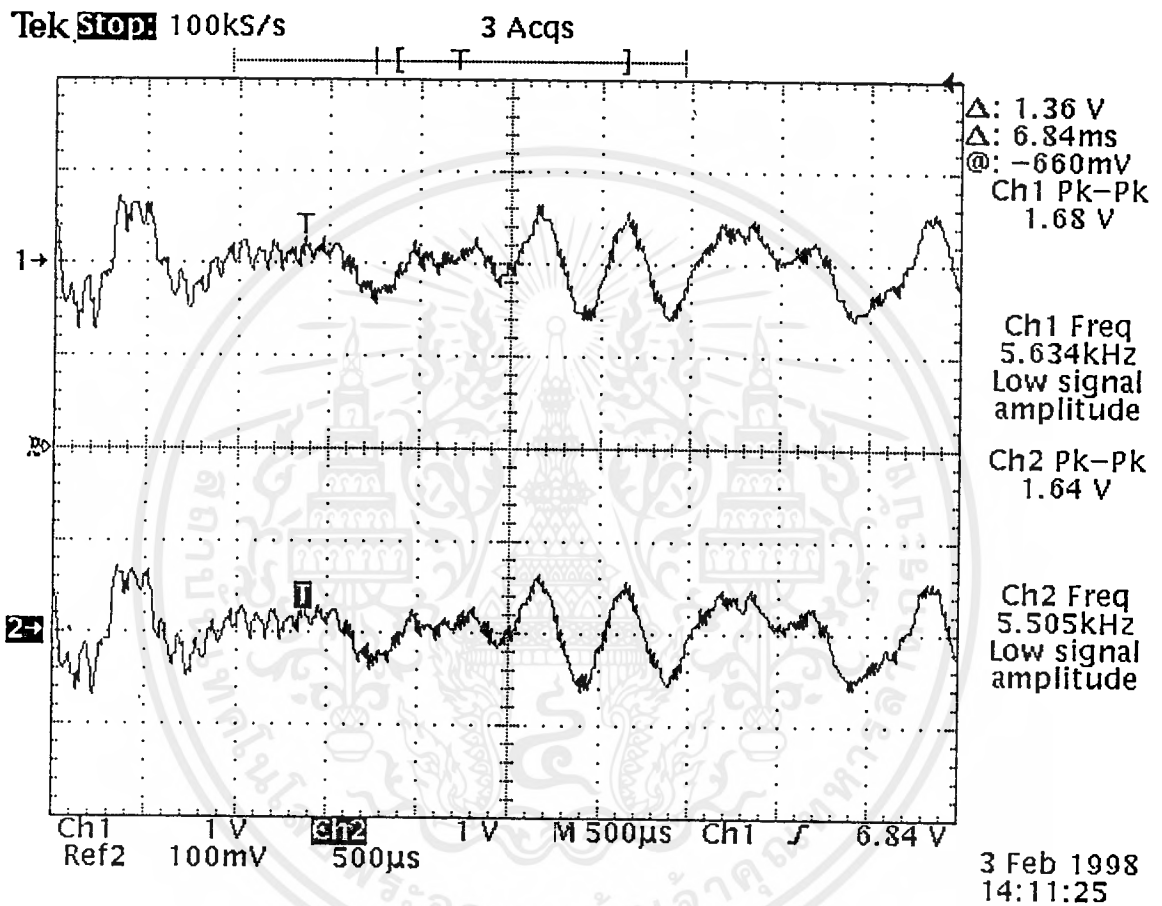
channel 2 : สัญญาณ CD ของโมเด็มทางด้าน REMOTE



รูปที่ 4.7 แสดงสัญญาณข้อมูลในการรับ - ส่งข้อมูล โดยผ่านเฉพาะชุดวงจร สวิตช์อัตโนมัติ ซึ่งจะเห็นว่าสัญญาณข้อมูลถูกลดทอนลงไปบ้างเล็กน้อย

channel 1 : สัญญาณก่อนเข้าสู่สายชุด สวิตช์อัตโนมัติ

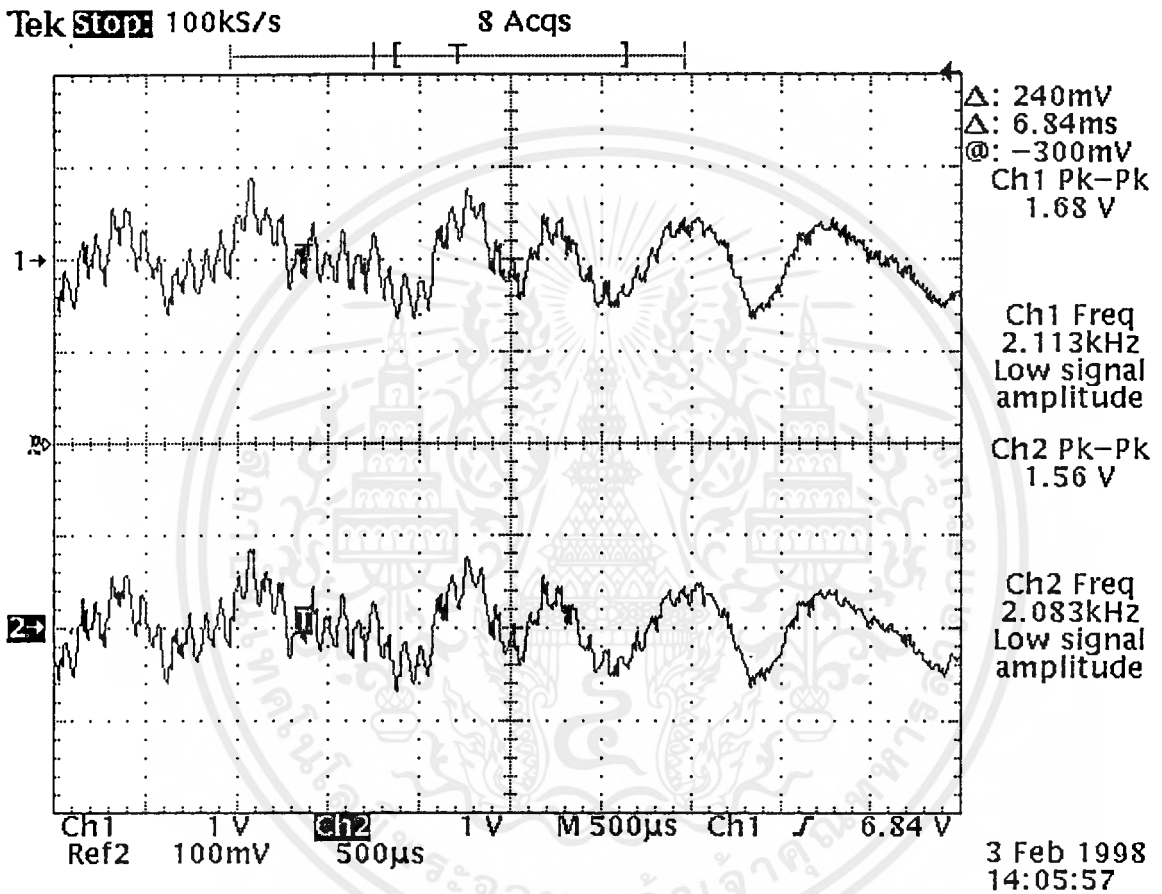
channel 2 : สัญญาณหลังผ่านคู่สายชุด สวิตช์อัตโนมัติ



รูปที่ 4.8 แสดงสัญญาณข้อมูลในการรับ - ส่งข้อมูล โดยผ่านเฉพาะชุดวงจร ทดสอบรูป 4-wire
ซึ่งจะเห็นว่าสัญญาณข้อมูลถูกลดทอนลงไปบ้างเล็กน้อย

channel 1 : สัญญาณก่อนเข้าสู่สายชุด ทดสอบรูป 4-wire

channel 2 : สัญญาณหลังผ่านคู่สายชุด ทดสอบรูป 4-wire



รูปที่ 4.9 แสดงสัญญาณข้อมูลในการรับ - ส่งข้อมูล โดยผ่านชุดวงจรรวมทั้งหมด
ซึ่งจะเห็นว่าสัญญาณข้อมูลถูกลดทอนลงไปยังเล็กน้อย

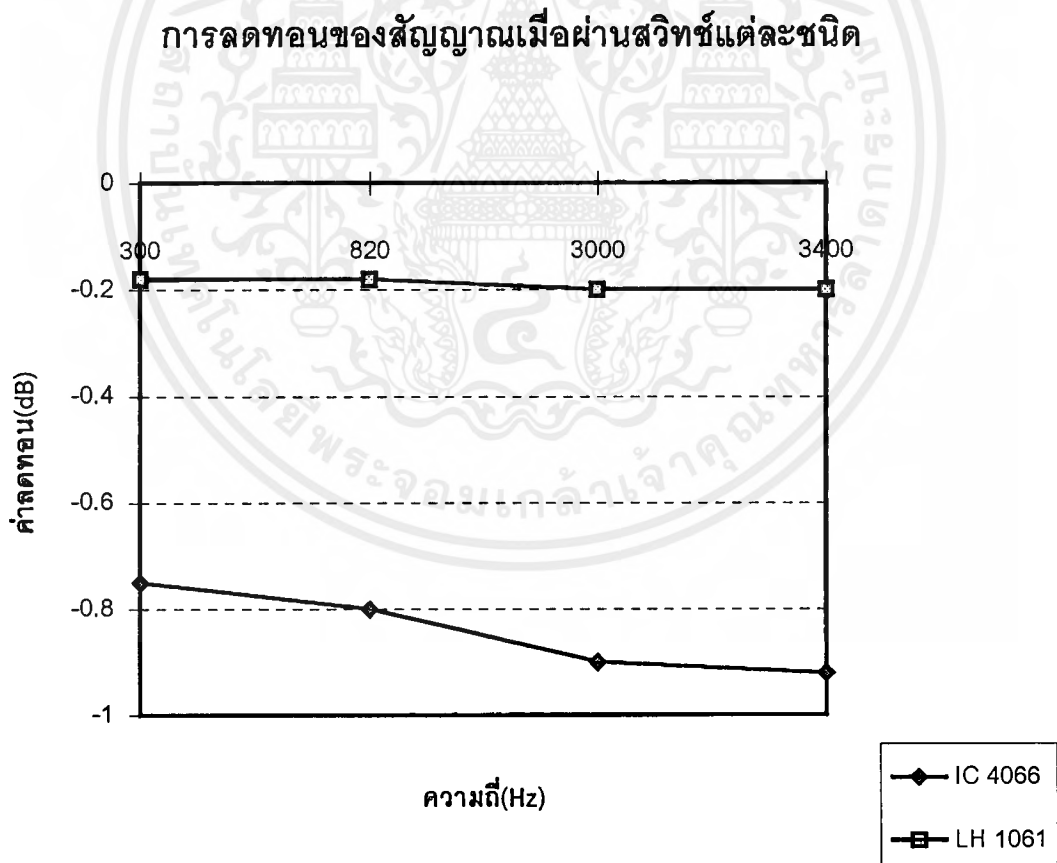
channel 1 : สัญญาณก่อนเข้าสู่สายชุดวงจรรวมทั้งหมด

channel 2 : สัญญาณหลังผ่านสายชุดวงจรรวมทั้งหมด

ในตารางที่ 4.1 แสดงถึงค่าการลดทอนของสัญญาณเมื่อทำการส่งผ่านอุปกรณ์ที่ใช้เป็นวงจรชุดสวิทช์ โดยจะเปรียบเทียบระหว่างชุดสวิทช์ที่ใช้ IC4066 กับ Solid State Relay LH 1061 ซึ่งจะเห็นว่าการใช้ LH 1061 นั้นสัญญาณจะถูกลดทอนน้อยกว่าที่ความถี่ต่างๆกัน

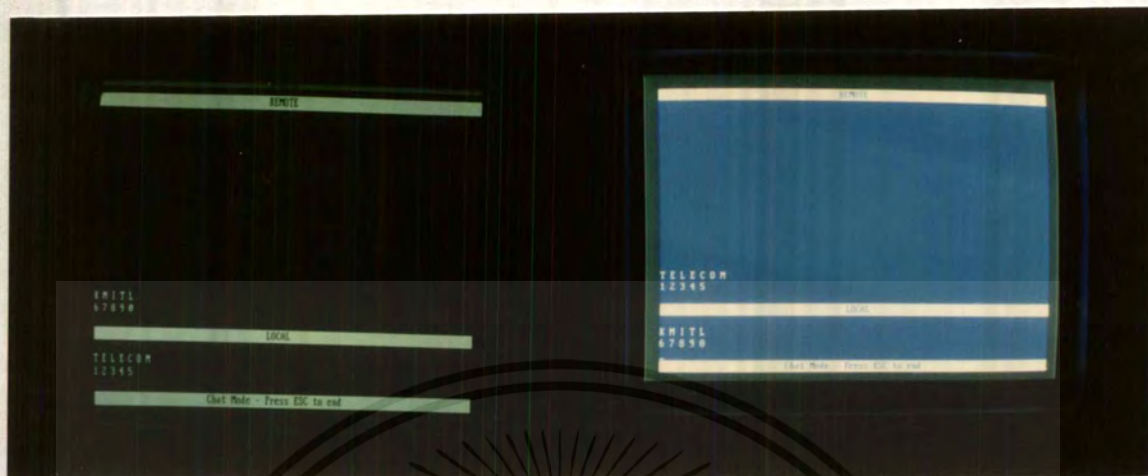
| ความถี่ (HZ) | ค่าการลดทอนของสัญญาณ(DB) เมื่อใช้ IC 4066 | ค่าการลดทอนของสัญญาณ(DB) เมื่อใช้ LH 1061 |
|--------------|---|---|
| 300 | -0.75 | -0.18 |
| 820 | -0.80 | -0.18 |
| 3000 | -0.90 | -0.20 |
| 3400 | -0.92 | -0.20 |

ตารางที่ 4.1 แสดงค่าการลดทอนของสัญญาณเมื่อผ่านสวิทช์แต่ละชนิด



รูปที่ 4.10 แสดงกราฟเปรียบเทียบการลดทอนของสัญญาณที่ใช้สวิทช์ IC4066 และ LH 1061

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แสดงภาพถ่ายบนจอมอนิเตอร์ของคอมพิวเตอร์ ซึ่งส่งข้อมูลจากเครื่องหนึ่ง (LOCAL) ไปยังอีกเครื่องหนึ่ง (REMOTE) ได้



รูปที่ 4.12 แสดงภาพถ่ายบนหน้าจอมอนิเตอร์ของคอมพิวเตอร์ ซึ่งส่งข้อมูลโดยการทดสอบรูป 4-wire คือ ข้อมูลที่ส่งไปกับข้อมูลที่รับได้นั้นเป็นข้อมูลเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 แสดงโมเด็มที่ใช้ในการทดลอง ซึ่งใช้ความเร็วในการส่ง 9600 bps

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 บทวิจารณ์ และ บทสรุป

เนื่องจากอุปกรณ์สวิตช์อัตโนมัตินี้ ได้ถูกออกแบบโดยใช้โซลิดสเตตรีเลย์ LH1061 ซึ่งเมื่อสวิตช์นี้เชื่อมต่อกัน จะทำให้เกิดความต้านทานภายในขึ้นประมาณ 10 - 20 โอห์ม ทำให้สัญญาณข้อมูลที่ส่งจากโมเด็มผ่านชุดสวิตช์อิเล็กทรอนิกส์นี้แล้ว ถูกลดทอนลงไปยังเล็กน้อยโดยดูได้จากรูปผลการทดลอง

จากการทดลอง เป็นการใส่สายเช่าต่อจำลองออกมา พบปัญหาที่ตัวคอนเน็คเตอร์หลวม หน้าสัมผัสไม่สนิทกันอย่างแท้จริง ทำให้มีความผิดพลาดเกิดขึ้นใน และบางทีก็ส่งข้อมูลไม่ได้เลย

โมเด็มที่ใช้ในการทดลอง มีความเร็ว 9,600 bps ถือว่าเป็นความเร็วต่ำ และตัวเครื่องมีสภาพการใช้งานที่ยาวนานมากแล้ว จึงมักเกิดปัญหาเรื่องความร้อนเมื่อเปิดเครื่องใช้ทดลองเป็นเวลานาน ซึ่งทำให้สามารถเกิดความผิดพลาดที่ไม่น่าเกิดขึ้นได้ในบางเวลา

สำหรับสวิตช์อัตโนมัติที่ถูกออกแบบมาสำหรับการทดลองนี้สามารถใช้งานได้ดีมากพอสมควร แต่อาจจะมีปัญหาทางด้านความน่าเชื่อถือ เพราะอุปกรณ์ที่ใช้ทั้งหมดส่วนใหญ่เป็นอิเล็กทรอนิกส์อาจจะทำงานผิดพลาดได้เมื่อมีปัญหาทางด้านความร้อนเนื่องจากอุปกรณ์ต้องจ่ายไฟเลี้ยงให้ตลอด

นอกจากปัญหาในเรื่องความร้อนแล้วยังมีปัญหาอื่นที่เกิดขึ้น เนื่องจากการทำงานของตัวสวิตช์เองด้วยคือ ความเร็วในการสวิตช์จะมีความเร็วน้อยกว่าความเร็วในการส่งข้อมูลของโมเด็ม ดังนั้นจึงทำให้มีข้อมูลบางส่วนหายไปบ้างขณะที่เกิดการสวิตช์ ถ้าหากว่าเราเปลี่ยนมาใช้โมเด็มที่มีความเร็วในการส่งสูงเพิ่มมากเท่าไรก็จะยังทำให้มีข้อมูลที่หายไปเพิ่มมากขึ้นด้วย

แนวทางการพัฒนาต่อไปในอนาคต อาจเปลี่ยนอุปกรณ์ที่ใช้เป็นสวิตช์ ซึ่งอาจจะเป็น ไอซี เบอร์ด อื่นๆ หรือ เป็น อุปกรณ์ โซลิดสเตตรีเลย์ที่มีจำนวนตัวสวิตช์ภายในตัวเองหลายคอนแทกมากขึ้นก็จะสามารถลดขนาดวงจรให้เล็กลงได้อีกด้วย ในโครงการนี้ใช้อุปกรณ์ โซลิดสเตตรีเลย์ LH1061 ซึ่งมีจำนวน คอนแทกภายใน 2 คอนแทก และเป็นแบบ ปกติเปิด (Normally - Opened) ดังนั้นจึงจำเป็นต้องจ่ายไฟให้ตลอดการทำงานเมื่อต้องการให้สวิตช์เชื่อมต่อ จะเห็นว่าเป็นสาเหตุให้เกิดความร้อนขึ้นภายในวงจรจ่ายไฟเลี้ยงที่ตัว เรกกูเลเตอร์ 7805 เพราะฉะนั้นในการพัฒนาต่อไป จึงควรเลือกใช้สวิตช์ที่มีการทำงานในแบบ ปกติปิด (Normally - Closed) จะช่วยให้ประหยัดไฟ ลดการกินกระแสของวงจรรวม และสามารถลดความร้อนที่เกิดขึ้นในวงจรจ่ายไฟเลี้ยงที่ตัว เรกกูเลเตอร์ 7805 ได้อีกด้วย



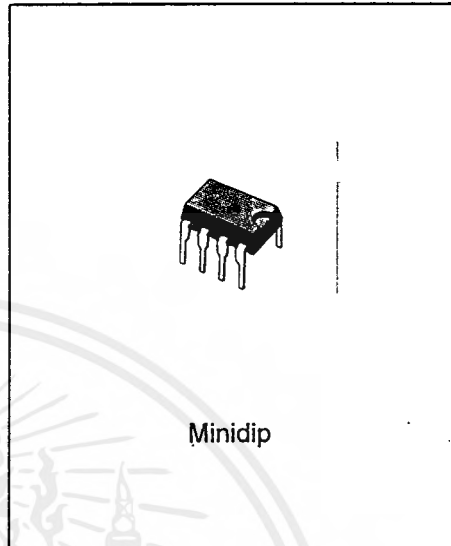
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IC LH1061

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DOUBLE POLE HIGH-VOLTAGE SOLID-STATE RELAY

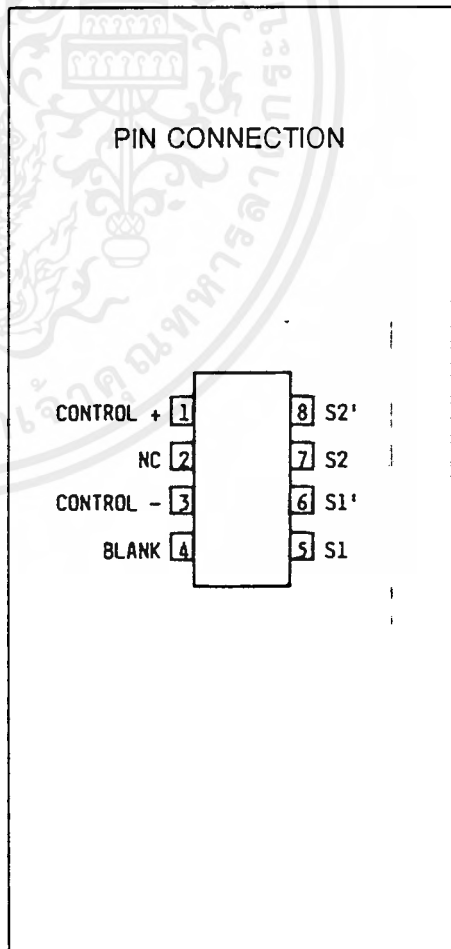
- HIGH VOLTAGE IC FABRICATED IN A DIELECTRIC ISOLATION PROCESS
- OPTICAL COUPLING BETWEEN INPUT AND OUTPUT
- CAN SWITCH TWO SEPARATE LOADS UP TO 200V EACH AT CURRENTS UP TO 200mA
- LOW ON-RESISTANCE
- CLEAN, BOUNCE-FREE SWITCHING
- HIGH CURRENT SURGE CAPABILITY
- LOW-POWER CONSUMPTION
- NO ELECTROMAGNETIC INTERFERENCE



DESCRIPTION

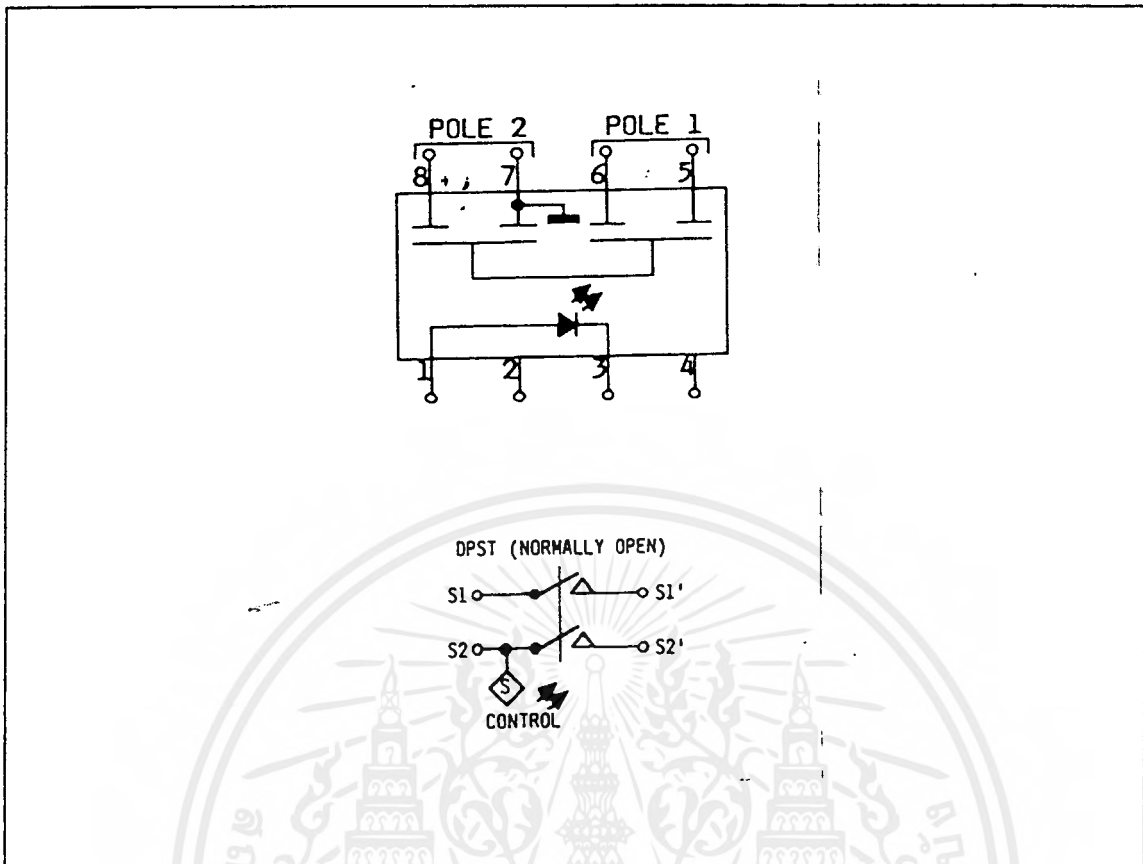
The LH1061 (MULTIPURPOSE Solid-State Relay) is a low-cost, bi-directional, SPDT designed to switch both AC and DC loads. Outputs are rated at 200V and can handle contemporarily two loads up to 200mA. It is packaged in a special 8-pin plastic DIP.

Each device consists of one GaAlAs LED to optically couple the control signal to two high-voltage integrated switches. The typical ON-Resistance is 15Ω at 25mA, and is exceptionally linear up to 100mA. Beyond 100mA, the incremental resistance becomes even less, thereby minimizing internal power dissipation. The LH1061 also has internal current limiting which clamps the load current at 300mA to insure that the device will survive during current surges.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 1 : Functional and Equivalent Diagram.



PIN DESCRIPTION

| Name | Description |
|------------------------|---|
| Control + Control - | These pins are the positive and negative inputs respectively to the input control LED. An appropriate amount of current through the LED will close the circuit path between S and S'. |
| S1, S1' S2, S2' | These pins are the outputs. The pins designated as S represents one side of a relay pole. The pins designated as S' are the complementary side of a relay pole. Note that S2 is connected to the substrate. |
| NC | This pin is connected internally for test purposes. It should NOT be used as a tie-point for external components. |
| Blank | This pin may be used as a tie point for external components. Voltage applied to this pin should no exceed 150V. |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS (at 25°C unless otherwise specified)

| Parameter | Value | Unit |
|---|-------------|------|
| Ambient Operating Temperature Range | - 40 to +85 | °C |
| Storage Temperature Range | -40 to +100 | °C |
| Pin Soldering Temperature (t = 15s max) | 300 | °C |
| LED INPUT : | | |
| Continuous Forward Current | 20 | mA |
| Reverse Voltage | 10 | V |
| Operating Voltage | 200 | V |
| One Pole (S1, S1' or S2, S2') | 300 | mA |
| Each Pole ((two poles operating simultaneously) | 200 | mA |

Stresses in excess of those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions in excess of those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS (at 25°C unless otherwise specified)

| Parameter | Test Conditions | Min. | Typ. | Max. | Unit |
|---|--|------|------|------|----------|
| LED Forward Current for Turn-on* | $I_{LOAD} = 200mA$ | | 1.5 | 2.5 | mA |
| | $I_{LOAD} = 160mA, 70^{\circ}C$ | | 2.5 | 5.0 | mA |
| LED ON Voltage @ 10mA | $I_{LED} = 10mA$ | 1.15 | 1.30 | 1.45 | V |
| ON Resistance : $R_{ON} = V_m/50mA$ | $I_{LED} = 2.5mA; I_{LOAD} = 50mA$ | 8 | 12 | 15 | Ω |
| ON Voltage | $I_{LED} = 2.5mA; I_{LOAD} = 200mA$ | | 2.0 | 2.5 | V |
| Output Off-state Leakage Current | 100V, $I_{LED} = 0\mu A$ | | 1.0 | | nA |
| | 100V, $I_{LED} = 200\mu A$ | | 0.1 | 2.0 | μA |
| Ebreakdown Voltage @ 50 μA (figure 2) | $I_{LED} = 0\mu A; I_{LOAD} = 50\mu A$ | 200 | 230 | | V |
| Turn-on Time | $R_L = 15k\Omega$ | | 2.0 | | ms |
| Turn-off Time | $I_{LED} = 5mA$ | | 1.0 | | |
| Feedthrough Capacitance, Pin 4 to 6 ($4V_{pp}, 1kHz$) | | | 35 | | pF |
| Pole to pole Capacitance ($4V_{pp}, 1kHz$) | | | 20 | | pF |

* Supply a minimum of 6mA LED current to insure proper operation over the full operating temperature range.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS

Figure 2 : R_{ON} , ON Voltage and Breakdown Voltage.

Figure 3 : Leakage Current.

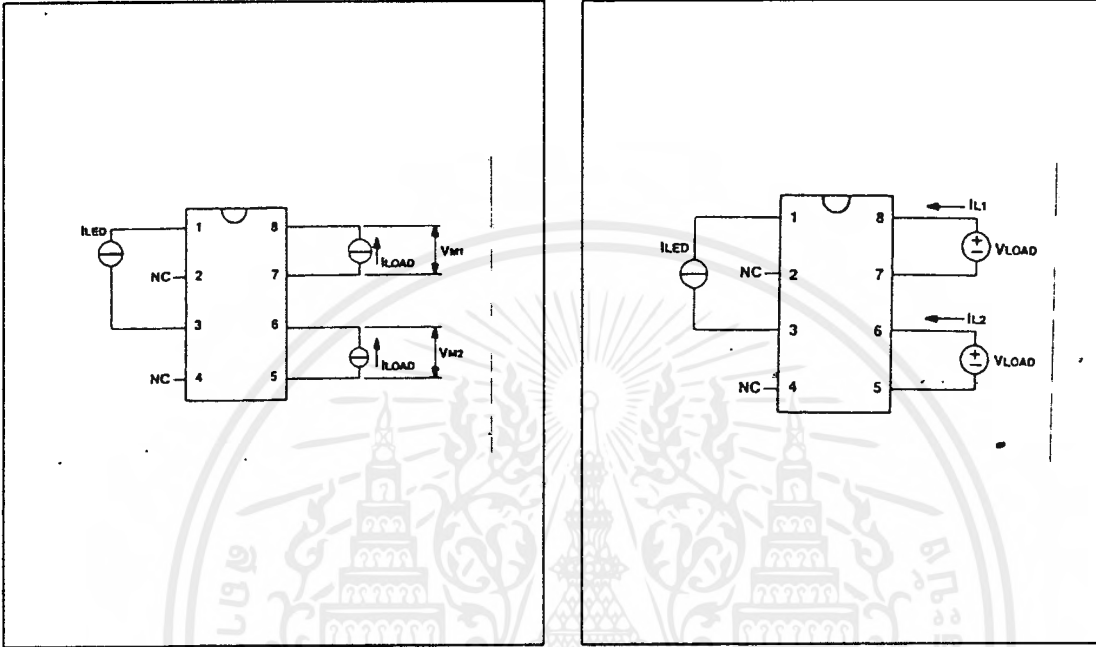
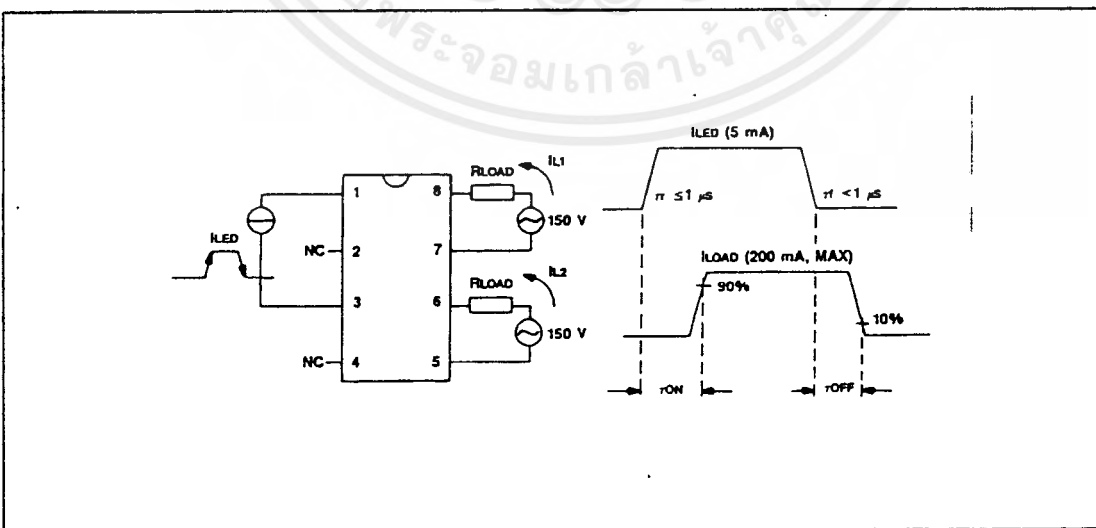


Figure 4 : τ_{ON}/τ_{OFF} Test Circuit and Waveform.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTICS CURVES

Figure 5 : Solid-state Relay Typical ON Characteristics.

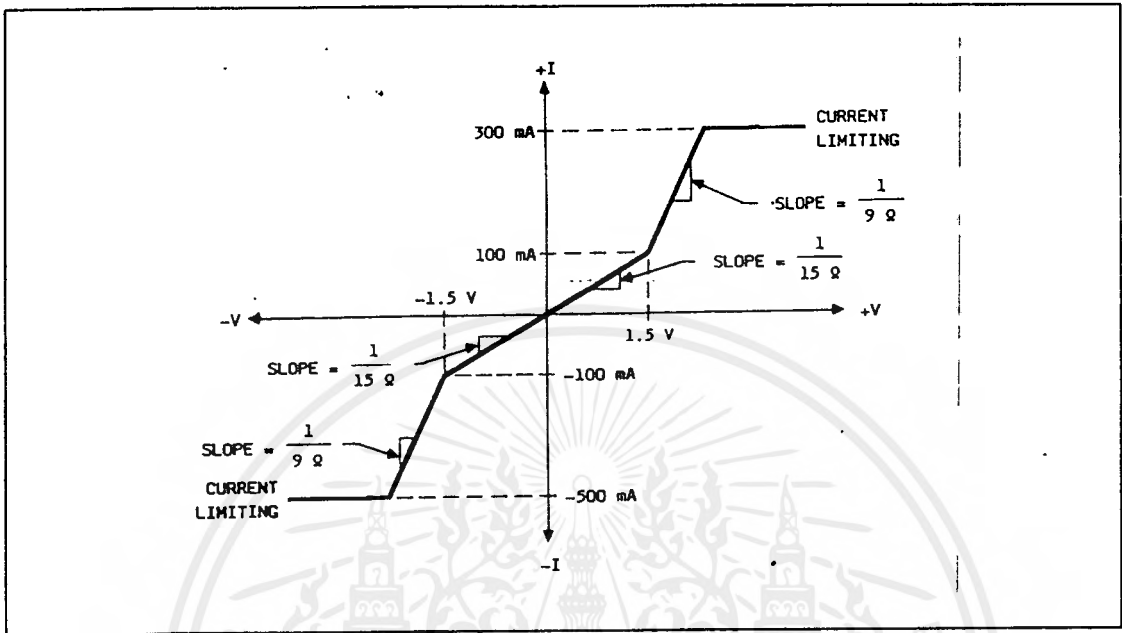


Figure 6 : Normalized Turn-on Time vs. Temperature.

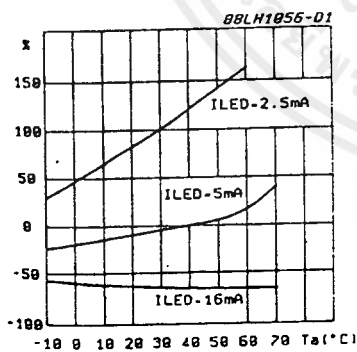
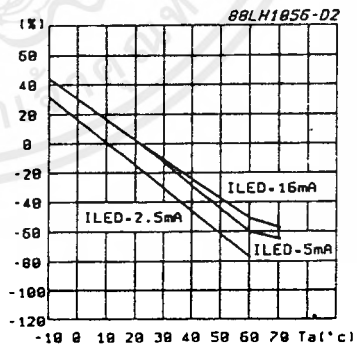


Figure 7 : Normalized Turn-off Time vs. Temperature.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 8 : Normalized Switching Time vs. Load Voltage.

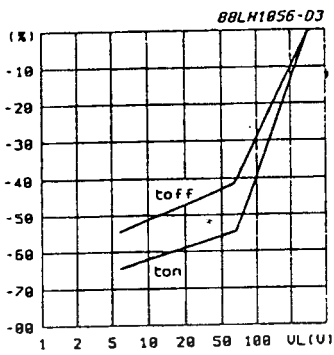


Figure 9 : Normalized On-resistance vs. Temperature

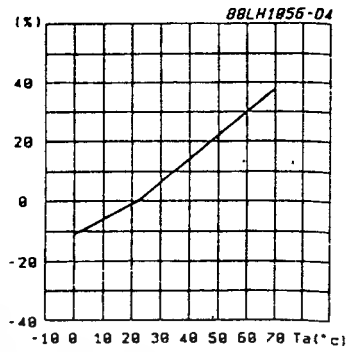


Figure 10 : Normalized Threshold Current vs. Temperature.

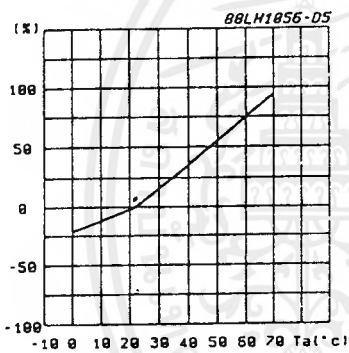
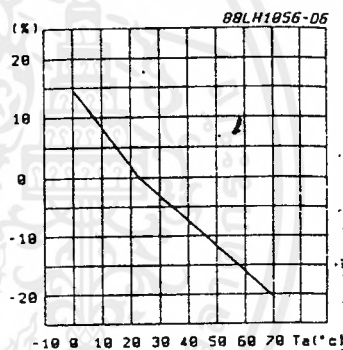


Figure 11 : Normalized Current Limit vs. Temperature.



INPUT / OUTPUT ISOLATION

The optical coupling between input and output provides a great degree of isolation between the low-voltage control and the high-voltage output. Each device meets the 1500Vrms U/L (Underwriters Laboratories) test, which requires the product to withstand 1500Vrms for a time of one minute. For throughput purposes, U/L allows reduction of the test time to 1 second if the stress is increased to 1800Vrms.

In order to further assure long term reliability, each device is tested with an additional 600Vrms of guardband, bringing the total test stress to 2400Vrms for one second. During the test, less than 100nA of leakage is required. After passing this test the part is subjected to the parameters specified by the data sheet.

LOAD PROTECTION

The LH1061 has been designed to protect the switched load by quick transient suppression and by output current limitation. These features can be illustrated by evaluation of the step response of the closed contact.

The circuit used for evaluation is shown in figure 12. First, a control signal is applied in order to activate the switch. Then transistor TR1 is turned on, which activates a 50V step through 100Ω across the closed switch.

The switch reacts to the leading edge of the step by quickly deactivating, stopping current flow in the load. The resultant load current is shown with current to flow in the load, up to the current limit of the device, if necessary. This clamping can be seen in figure 14 which also shows the fast shutoff at the leading edge of the step.

Figure 12 : Circuit used for Measurements of figures 13, 14.

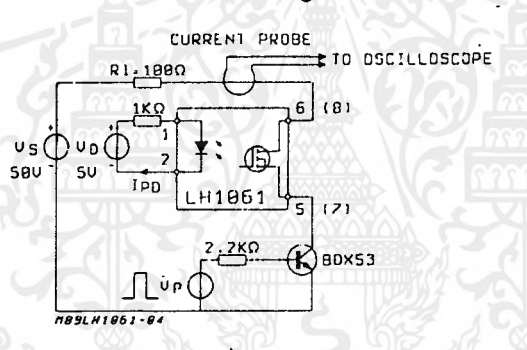


Figure 13 : Current spike ($R_L = 100\Omega, V_s = 50V$)

$X = 0.5\mu s/div.$

$Y = 60mA/div.$

Upper Trace : load current.

Lower Trace : command pulse

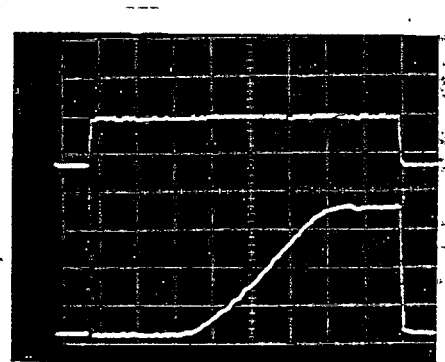
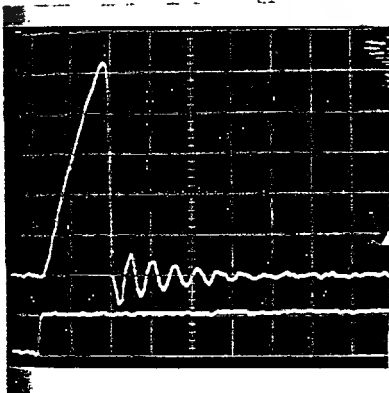
Figure 14 : Current limiting ($V_s = 50V, R_L = 100\Omega$)

$X = 0.2ms/div.$

$Y = 80mA/div.$

Upper Trace : command pulse

Lower Trace : load current.



APPLICATION

This device has been optimized to meet the demands of switching high voltages at moderate current levels in applications such as telecommunications, instrumentation, and medium-power switching. It is ideally suited for applications where high performance, noise-free switching of ac and dc signals is desirable.

The operational range of this device includes low-power commercial voltage applications where milliampere control signals and low ON-resistance are required. The speed, reliability, and linearity of this switch makes it well suited for those applications which are beyond the range of mechanical relays, thyristors, and triacs. For lower ON resistance, higher

voltages, or greater current capability, the LH1061 can be easily combined in parallel or series arrangements, as required, with their control LEDs simply driven in series.

The low ON-resistance and low-noise features are beneficial in instrumentation applications. The optical coupling provides isolation of the switch from control signals in high-voltage and high-frequency applications.

The fabrication of high-voltage, monolithic ICs in a unique dielectric isolation process provides high reliability and the solid-state construction eliminates problems associated with mechanical relays such as sensitivity to shock and vibration.

Figure 15 : Balanced Switchhook Application.

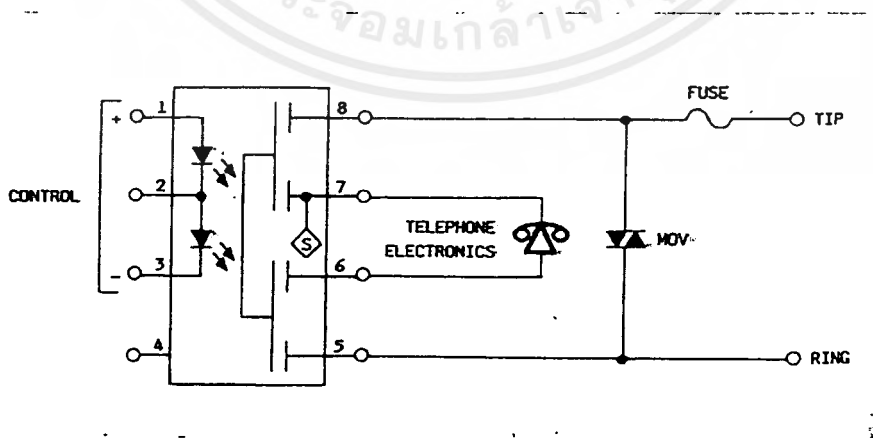
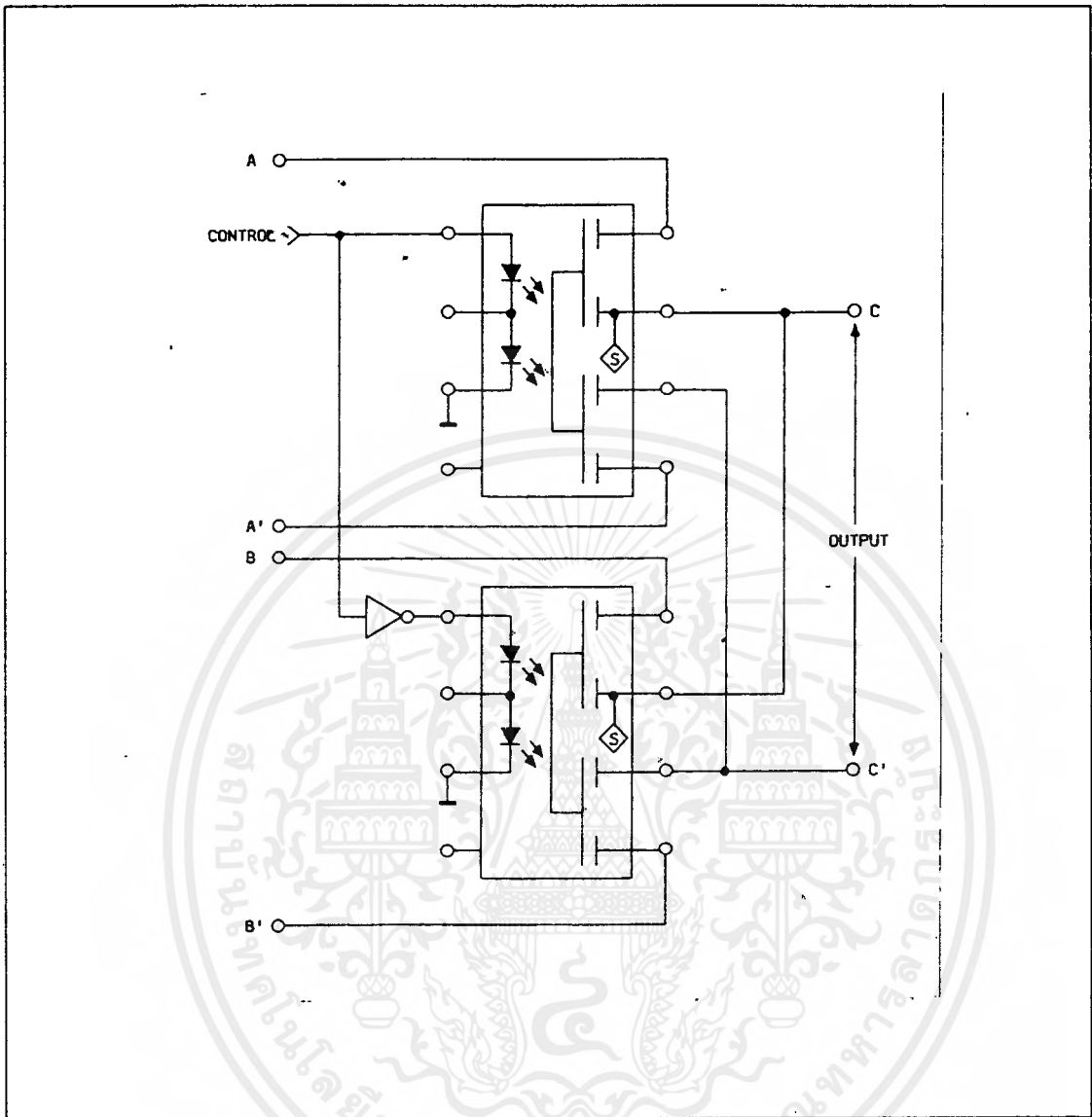


Figure 16 : Balanced Two-line Multiplexer Application.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54154/DM54154/DM74154 4-Line to 16-Line Decoders/Demultiplexers

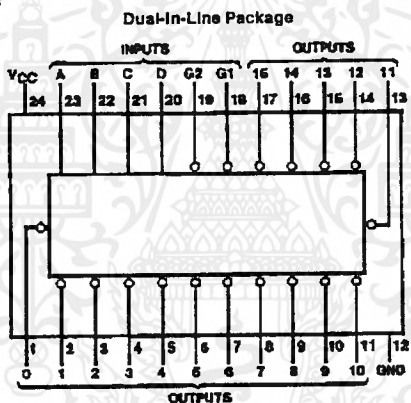
General Description

Each of these 4-line-to-16-line decoders utilizes TTL circuitry to decode four binary-coded inputs into one of sixteen mutually exclusive outputs when both the strobe inputs, G1 and G2, are low. The demultiplexing function is performed by using the 4 input lines to address the output line, passing data from one of the strobe inputs with the other strobe input low. When either strobe input is high, all outputs are high. These demultiplexers are ideally suited for implementing high-performance memory decoders. All inputs are buffered and input clamping diodes are provided to minimize transmission-line effects and thereby simplify system design.

Features

- Decodes 4 binary-coded inputs into one of 16 mutually exclusive outputs
- Performs the demultiplexing function by distributing data from one input line to any one of 16 outputs
- Input clamping diodes simplify system design
- High fan-out, low-impedance, totem-pole outputs
- Typical propagation delay
3 levels of logic 19 ns
Strobe 18 ns
- Typical power dissipation 170 mW
- Alternate Military/Aerospace device (54154) is available. Contact a National Semiconductor Sales Office/Distributor for specifications.

Connection Diagram



Order Number 54154DMQB, 54154FMQB, DM54154J or DM74154N
See NS Package Number J24A, N24A or W24C

TL/F/6548-1

54154/DM54154/DM74154 4-Line to 16-Line Decoders/Demultiplexers

Absolute Maximum Ratings (Note)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

| | |
|--------------------------------------|-----------------|
| Supply Voltage | 7V |
| Input Voltage | 5.5V |
| Operating Free Air Temperature Range | |
| DM54 and 54 | -55°C to +125°C |
| DM74 | 0°C to +70°C |
| Storage Temperature Range | -65°C to +150°C |

Note: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

| Symbol | Parameter | DM54154 | | | DM74154 | | | Units |
|-----------------|--------------------------------|---------|-----|------|---------|-----|------|-------|
| | | Min | Nom | Max | Min | Nom | Max | |
| V _{CC} | Supply Voltage | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| V _{IH} | High Level Input Voltage | 2 | | | 2 | | | V |
| V _{IL} | Low Level Input Voltage | | | 0.8 | | | 0.8 | V |
| I _{OH} | High Level Output Current | | | -0.8 | | | -0.8 | mA |
| I _{OL} | Low Level Output Current | | | 16 | | | 16 | mA |
| T _A | Free Air Operating Temperature | -55 | | 125 | 0 | | 70 | °C |

Electrical Characteristics over recommended operating free air temperature range (unless otherwise noted)

| Symbol | Parameter | Conditions | Min | Typ (Note 1) | Max | Units |
|-----------------|-----------------------------------|--|----------------------------|--------------|------------|-------|
| V _I | Input Clamp Voltage | V _{CC} = Min, I _I = -12 mA | | | -1.5 | V |
| V _{OH} | High Level Output Voltage | V _{CC} = Min, I _{OH} = Max V _{IL} = Max, V _{IH} = Min | 2.4 | 3.2 | | V |
| V _{OL} | Low Level Output Voltage | V _{CC} = Min, I _{OL} = Max V _{IH} = Min, V _{IL} = Max | | 0.25 | 0.4 | V |
| I _I | Input Current @ Max Input Voltage | V _{CC} = Max, V _I = 5.5V | | | 1 | mA |
| I _{IH} | High Level Input Current | V _{CC} = Max, V _I = 2.4V | | | 40 | μA |
| I _{IL} | Low Level Input Current | V _{CC} = Max, V _I = 0.4V | | | -1.6 | mA |
| I _{OS} | Short Circuit Output Current | V _{CC} = Max (Note 2) | DM54 -20 DM74 -18 | | -55 -57 | mA |
| I _{CC} | Supply Current | V _{CC} = Max (Note 3) | DM54 DM74 | 34 34 | 49 56 | mA |

Note 1: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 2: Not more than one output should be shorted at a time.

Note 3: I_{CC} is measured with all outputs open and all inputs grounded.

Switching Characteristics at V_{CC} = 5V and T_A = 25°C (See Section 1 for Test Waveforms and Output Load)

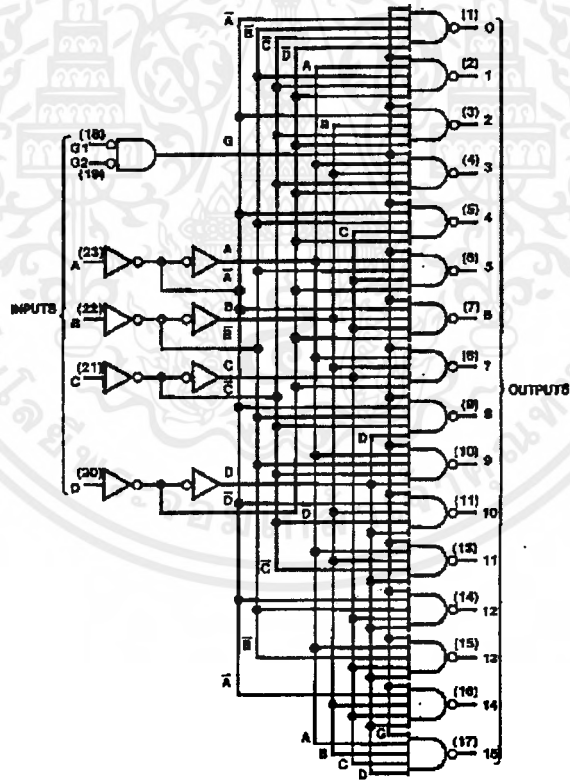
| Symbol | Parameter | From (Input) To (Output) | R _L = 400Ω, C _L = 15 pF | | Units |
|------------------|---|--------------------------|---|-----|-------|
| | | | Min | Max | |
| t _{PLH} | Propagation Delay Time Low to High Level Output | Data to Output | | 36 | ns |
| t _{PHL} | Propagation Delay Time High to Low Level Output | Data to Output | | 33 | ns |
| t _{PLH} | Propagation Delay Time Low to High Level Output | Strobe to Output | | 30 | ns |
| t _{PHL} | Propagation Delay Time High to Low Level Output | Strobe to Output | | 27 | ns |

Function Table

| Inputs | | | | | Outputs | | | | | | | | | | | | | | | | | |
|--------|----|---|---|---|---------|---|---|---|---|---|---|---|---|---|---|----|----|----|----|----|----|---|
| G1 | G2 | D | C | B | A | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | |
| L | L | L | L | L | L | L | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H |
| L | L | L | L | L | H | H | L | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H |
| L | L | L | L | H | H | H | H | L | H | H | H | H | H | H | H | H | H | H | H | H | H | H |
| L | L | L | H | L | L | H | H | H | H | L | H | H | H | H | H | H | H | H | H | H | H | H |
| L | L | L | H | L | H | H | H | H | H | H | L | H | H | H | H | H | H | H | H | H | H | H |
| L | L | L | H | H | L | H | H | H | H | H | H | L | H | H | H | H | H | H | H | H | H | H |
| L | L | L | H | H | H | H | H | H | H | H | H | H | L | H | H | H | H | H | H | H | H | H |
| L | L | H | L | L | L | H | H | H | H | H | H | H | H | L | H | H | H | H | H | H | H | H |
| L | L | H | L | L | H | H | H | H | H | H | H | H | H | H | L | H | H | H | H | H | H | H |
| L | L | H | L | H | L | H | H | H | H | H | H | H | H | H | H | L | H | H | H | H | H | H |
| L | L | H | H | L | L | H | H | H | H | H | H | H | H | H | H | H | L | H | H | H | H | H |
| L | L | H | H | L | H | H | H | H | H | H | H | H | H | H | H | H | H | L | H | H | H | H |
| L | L | H | H | H | L | H | H | H | H | H | H | H | H | H | H | H | H | H | L | H | H | H |
| L | L | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | L | H | H |
| L | H | X | X | X | X | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H |
| H | L | X | X | X | X | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H |
| H | H | X | X | X | X | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H | H |

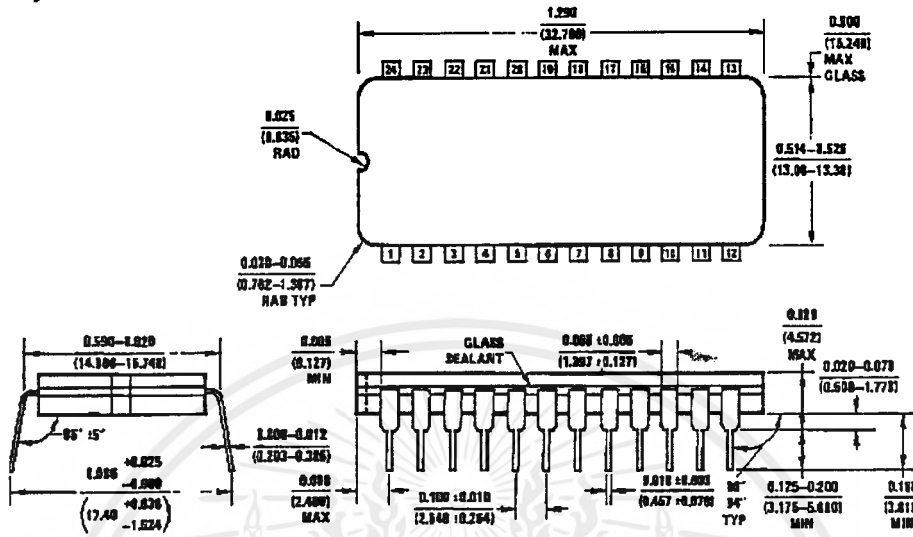
H = High Level, L = Low Level, X = Don't Care

Logic Diagram

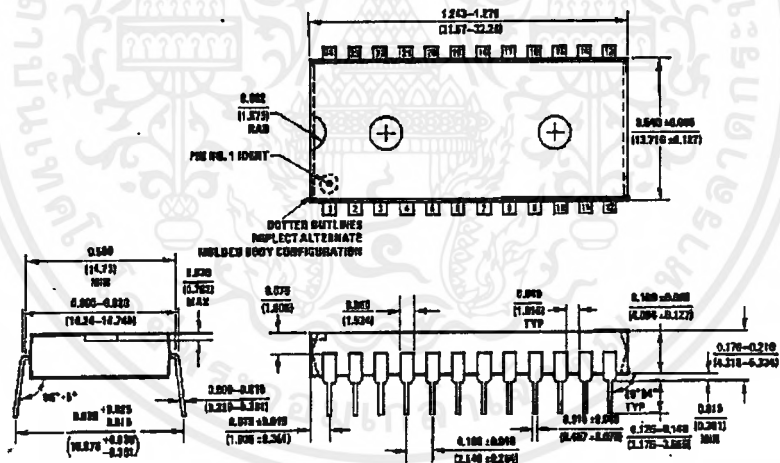


TU/F/6548-2

Physical Dimensions inches (millimeters)



24-Lead Ceramic Dual-In-Line Package (J)
 Order Number 54154DMQB or DM54154J
 NS Package Number J24A

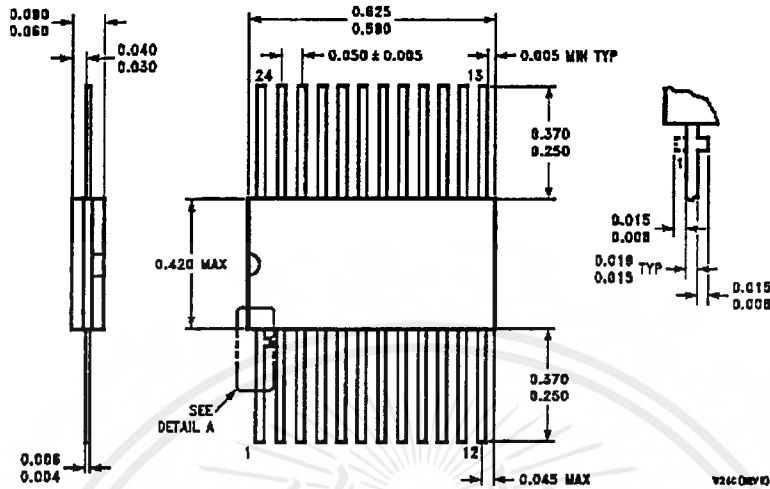


24-Lead Molded Dual-In-Line Package (N)
 Order Number DM74154N
 NS Package Number N24A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54154/DM54154/DM74154 4-Line to 16-Line Decoders/Demultiplexers

Physical Dimensions inches (millimeters) (Continued)



24-Lead Ceramic Flat Package (W)
Order Number 54154FMQB
NS Package Number W24C

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: 1(800) 272-9959
Fax: 1(800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 88
Email: crjtwg@tsvm2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Français Tel: (+49) 0-180-532 83 58
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 6 Canton Rd.,
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1800
Fax: (852) 2738-8980

National Semiconductor Japan Ltd.
Tel: 81-043-299-2309
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
แม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MT8870D/MT8870D-1 ISO²-CMOS

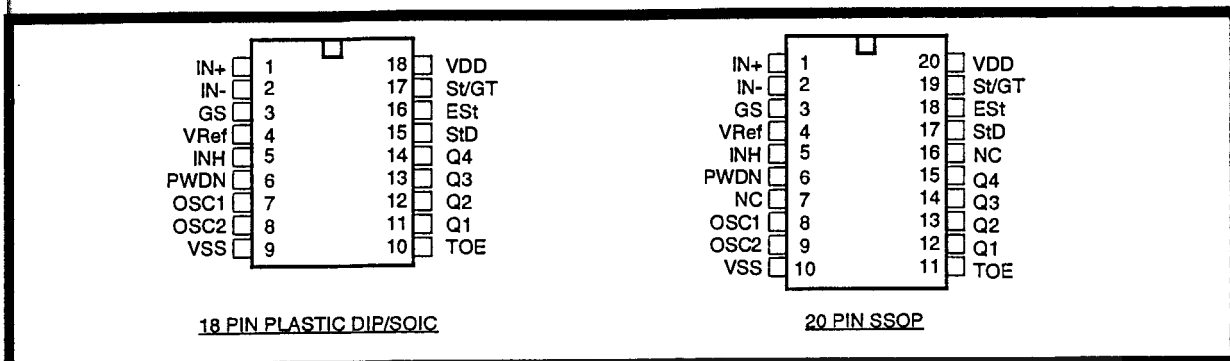


Figure 2 - Pin Connections

Pin Description

| Pin # | | Name | Description |
|-------|-------|------------------|---|
| 18 | 20 | | |
| 1 | 1 | IN+ | Non-Inverting Op-Amp (Input). |
| 2 | 2 | IN- | Inverting Op-Amp (Input). |
| 3 | 3 | GS | Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor. |
| 4 | 4 | V _{Ref} | Reference Voltage (Output). Nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10). |
| 5 | 5 | INH | Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down. |
| 6 | 6 | PWDN | Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down. |
| 7 | 8 | OSC1 | Clock (Input). |
| 8 | 9 | OSC2 | Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit. |
| 9 | 10 | V _{SS} | Ground (Input). 0V typical. |
| 10 | 11 | TOE | Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally. |
| 11-14 | 12-15 | Q1-Q4 | Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance. |
| 15 | 17 | StD | Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V _{TS1} . |
| 16 | 18 | Est | Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause Est to return to a logic low. |
| 17 | 19 | St/GT | Steering Input/Guard time (Output) Bidirectional. A voltage greater than V _{TS1} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TS1} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of Est and the voltage on St. |
| 18 | 20 | V _{DD} | Positive power supply (Input). +5V typical. |
| | 7, 16 | NC | No Connection. |

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

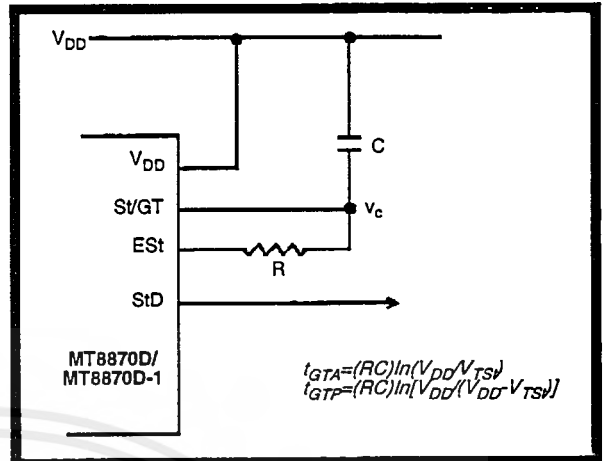


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (Est) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v_c (see Figure 4) to rise as the capacitor discharges. Provided signal

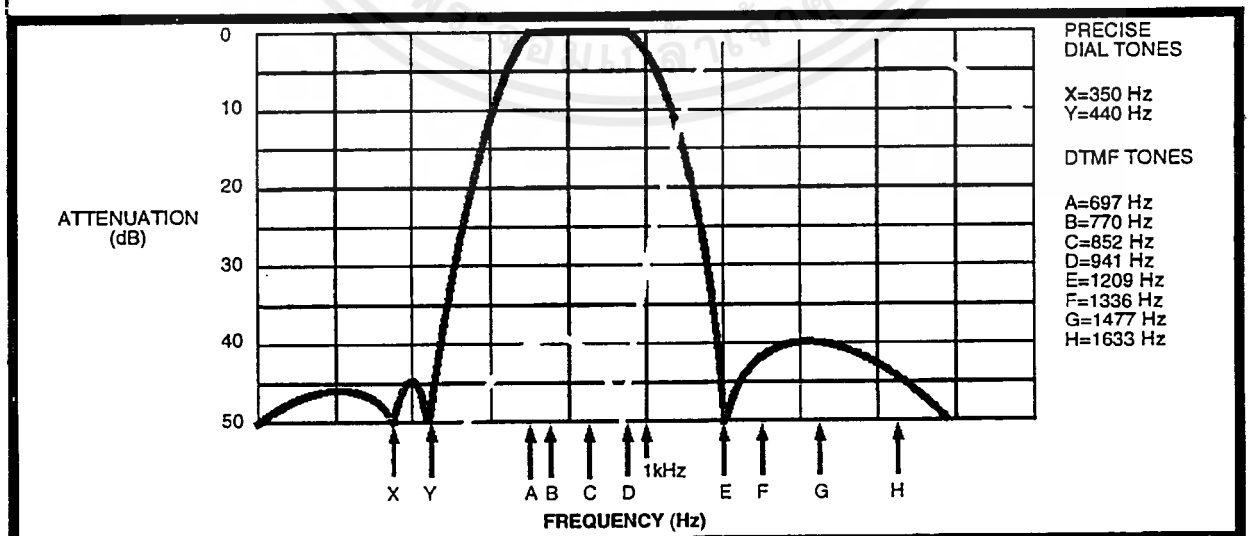


Figure 3 - Filter Response

MT8870D/MT8870D-1 ISO²-CMOS

condition is maintained (EST remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TS1}) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives v_c to V_{DD} . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (STD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μF is

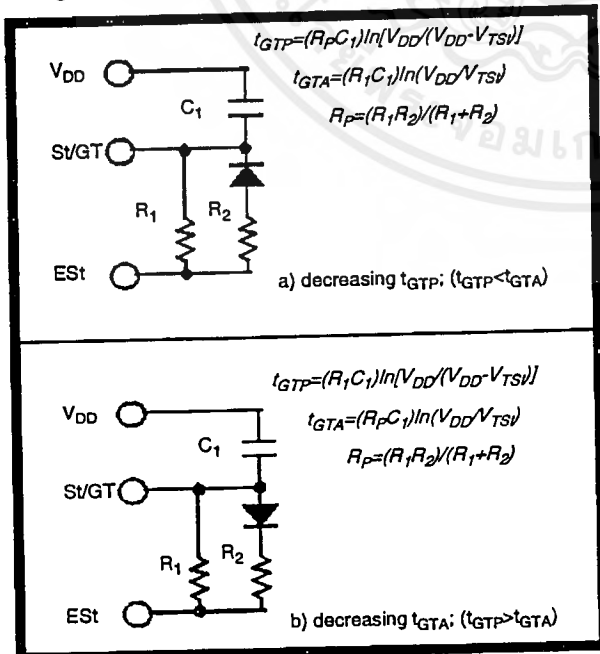


Figure 5 - Guard Time Adjustment

| Digit | TOE | INH | EST | Q ₄ | Q ₃ | Q ₂ | Q ₁ |
|-------|-----|-----|-----|--|----------------|----------------|----------------|
| ANY | L | X | H | Z | Z | Z | Z |
| 1 | H | X | H | 0 | 0 | 0 | 1 |
| 2 | H | X | H | 0 | 0 | 1 | 0 |
| 3 | H | X | H | 0 | 0 | 1 | 1 |
| 4 | H | X | H | 0 | 1 | 0 | 0 |
| 5 | H | X | H | 0 | 1 | 0 | 1 |
| 6 | H | X | H | 0 | 1 | 1 | 0 |
| 7 | H | X | H | 0 | 1 | 1 | 1 |
| 8 | H | X | H | 1 | 0 | 0 | 0 |
| 9 | H | X | H | 1 | 0 | 0 | 1 |
| 0 | H | X | H | 1 | 0 | 1 | 0 |
| * | H | X | H | 1 | 0 | 1 | 1 |
| # | H | X | H | 1 | 1 | 0 | 0 |
| A | H | L | H | 1 | 1 | 0 | 1 |
| B | H | L | H | 1 | 1 | 1 | 0 |
| C | H | L | H | 1 | 1 | 1 | 1 |
| D | H | L | H | 0 | 0 | 0 | 0 |
| A | H | H | L | undetected, the output code will remain the same as the previous detected code | | | |
| B | H | H | L | | | | |
| C | H | H | L | | | | |
| D | H | H | L | | | | |

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing t_{REC} improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $1/2 V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5 .

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

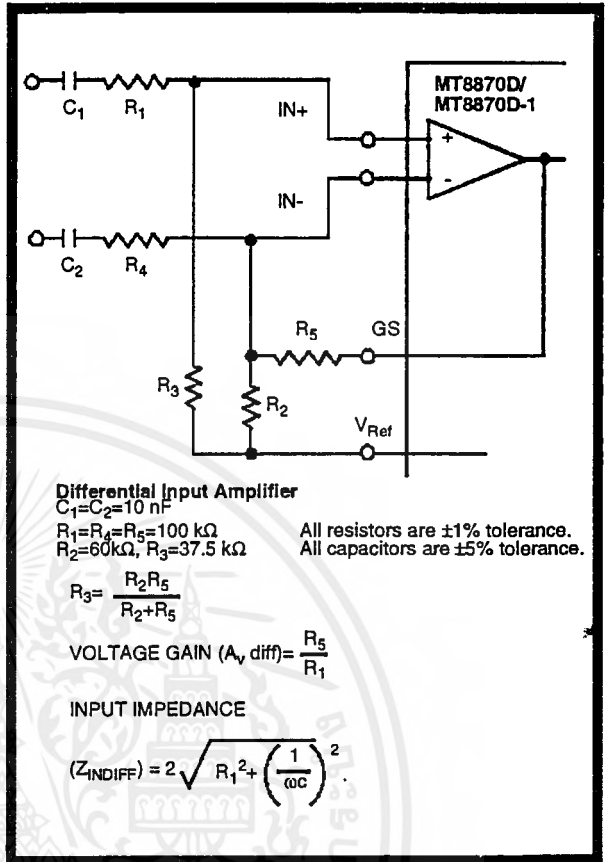


Figure 6 - Differential Input Configuration

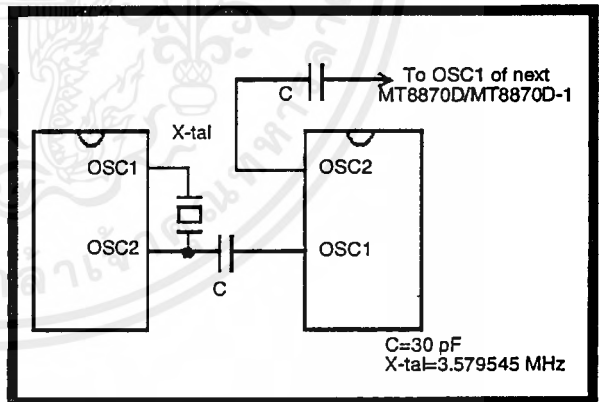


Figure 7 - Oscillator Connection

| Parameter | Unit | Resonator |
|------------|------|-------------|
| R1 | Ohms | 10.752 |
| L1 | mH | .432 |
| C1 | pF | 4.984 |
| C0 | pF | 37.915 |
| Qm | - | 896.37 |
| Δf | % | $\pm 0.2\%$ |

Table 2. Recommended Resonator Specifications
 Note: Qm=quality factor of RLC model, i.e., $1/2\pi fR1C1$.

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of R₁ and R₂ to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of R₃ and C₂ are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

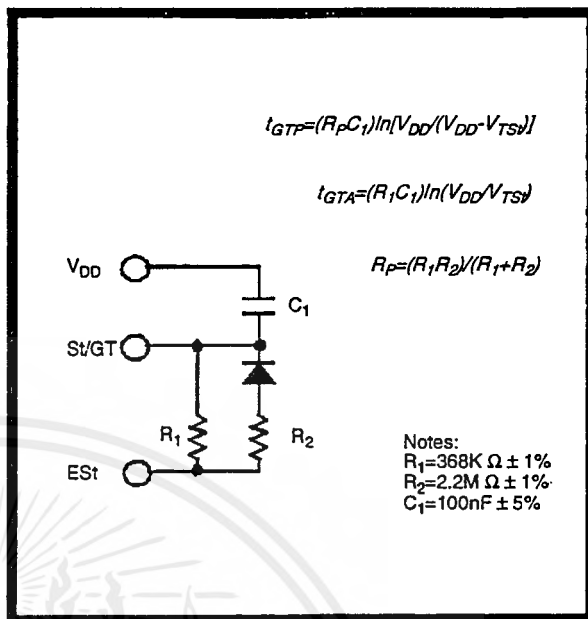


Figure 8 - Non-Symmetric Guard Time Circuit

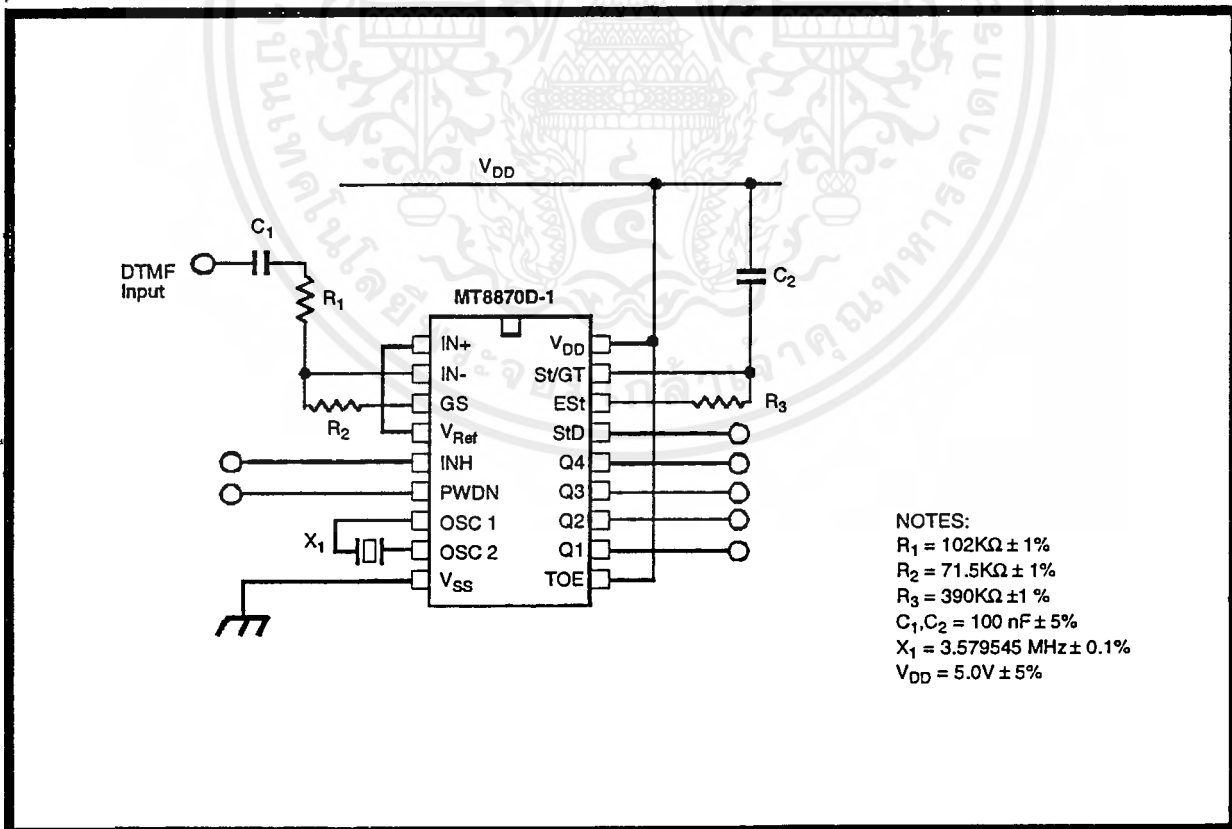


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

Absolute Maximum Ratings[†]

| | Parameter | Symbol | Min | Max | Units |
|---|--|------------------|----------------------|----------------------|-------|
| 1 | DC Power Supply Voltage | V _{DD} | | 7 | V |
| 2 | Voltage on any pin | V _I | V _{SS} -0.3 | V _{DD} +0.3 | V |
| 3 | Current at any pin (other than supply) | I _I | | 10 | mA |
| 4 | Storage temperature | T _{STG} | -65 | +150 | °C |
| 5 | Package power dissipation | P _D | | 500 | mW |

[†] Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

| | Parameter | Sym | Min | Typ [‡] | Max | Units | Test Conditions |
|---|-------------------------------|-----------------|------|------------------|------|-------|-----------------|
| 1 | DC Power Supply Voltage | V _{DD} | 4.75 | 5.0 | 5.25 | V | |
| 2 | Operating Temperature | T _O | -40 | | +85 | °C | |
| 3 | Crystal/Clock Frequency | fc | | 3.579545 | | MHz | |
| 4 | Crystal/Clock Freq. Tolerance | Δfc | | ±0.1 | | % | |

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics - V_{DD}=5.0V±5%, V_{SS}=0V, -40°C ≤ T_O ≤ +85°C, unless otherwise stated.

| | | Characteristics | Sym | Min | Typ [‡] | Max | Units | Test Conditions |
|----|---------------------------------|------------------------------------|----------------------------------|-----------------------|------------------|-----------------------|-------|---|
| 1 | S U P P L Y | Standby supply current | I _{DDQ} | | 10 | 25 | μA | PW _{DN} =V _{DD} |
| 2 | | Operating supply current | I _{DD} | | 3.0 | 9.0 | mA | |
| 3 | | Power consumption | P _O | | 15 | | mW | fc=3.579545 MHz |
| 4 | I N P U T S | High level input | V _{IH} | 3.5 | | | V | V _{DD} =5.0V |
| 5 | | Low level input voltage | V _{IL} | | | 1.5 | V | V _{DD} =5.0V |
| 6 | | Input leakage current | I _{IH} /I _{IL} | | 0.1 | | μA | V _{IN} =V _{SS} or V _{DD} |
| 7 | | Pull up (source) current | I _{SO} | | 7.5 | 20 | μA | TOE (pin 10)=0, V _{DD} =5.0V |
| 8 | | Pull down (sink) current | I _{SI} | | 15 | 45 | μA | INH=5.0V, PW _{DN} =5.0V, V _{DD} =5.0V |
| 9 | | Input impedance (IN+, IN-) | R _{IN} | | 10 | | MΩ | @ 1 kHz |
| 10 | | Steering threshold voltage | V _{TSt} | 2.2 | 2.4 | 2.5 | V | V _{DD} = 5.0V |
| 11 | O U T P U T S | Low level output voltage | V _{OL} | | | V _{SS} +0.03 | V | No load |
| 12 | | High level output voltage | V _{OH} | V _{DD} -0.03 | | | V | No load |
| 13 | | Output low (sink) current | I _{O_L} | 1.0 | 2.5 | | mA | V _{OUT} =0.4 V |
| 14 | | Output high (source) current | I _{O_H} | 0.4 | 0.8 | | mA | V _{OUT} =4.6 V |
| 15 | | V _{Ref} output voltage | V _{Ref} | 2.3 | 2.5 | 2.7 | V | No load, V _{DD} = 5.0V |
| 16 | | V _{Ref} output resistance | R _{OR} | | 1 | | kΩ | |

[‡] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

MT8870D/MT8870D-1 ISO²-CMOS

Operating Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, unless otherwise stated.
Gain Setting Amplifier

| | Characteristics | Sym | Min | Typ [†] | Max | Units | Test Conditions |
|----|------------------------------|-----------|------|------------------|-----|------------|--|
| 1 | Input leakage current | I_{IN} | | | 100 | nA | $V_{SS} \leq V_{IN} \leq V_{DD}$ |
| 2 | Input resistance | R_{IN} | 10 | | | M Ω | |
| 3 | Input offset voltage | V_{OS} | | | 25 | mV | |
| 4 | Power supply rejection | PSRR | 50 | | | dB | 1 kHz |
| 5 | Common mode rejection | CMRR | 40 | | | dB | $0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref}=2.5 V$ |
| 6 | DC open loop voltage gain | A_{VOL} | 32 | | | dB | |
| 7 | Unity gain bandwidth | f_C | 0.30 | | | MHz | |
| 8 | Output voltage swing | V_O | 4.0 | | | V_{pp} | Load $\geq 100 k\Omega$ to V_{SS} @ GS |
| 9 | Maximum capacitive load (GS) | C_L | | | 100 | pF | |
| 10 | Resistive load (GS) | R_L | | | 50 | k Ω | |
| 11 | Common mode range | V_{CM} | 2.5 | | | V_{pp} | No Load |

MT8870D AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

| | Characteristics | Sym | Min | Typ [†] | Max | Units | Notes* |
|---|---|-----|----------------------|------------------|-----|-------------------|----------------|
| 1 | Valid input signal levels (each tone of composite signal) | | -29 | | +1 | dBm | 1,2,3,5,6,9 |
| | | | 27.5 | | 869 | mV _{RMS} | 1,2,3,5,6,9 |
| 2 | Negative twist accept | | | | 8 | dB | 2,3,6,9,12 |
| 3 | Positive twist accept | | | | 8 | dB | 2,3,6,9,12 |
| 4 | Frequency deviation accept | | $\pm 1.5\% \pm 2 Hz$ | | | | 2,3,5,9 |
| 5 | Frequency deviation reject | | $\pm 3.5\%$ | | | | 2,3,5,9 |
| 6 | Third tone tolerance | | | -16 | | dB | 2,3,4,5,9,10 |
| 7 | Noise tolerance | | | -12 | | dB | 2,3,4,5,7,9,10 |
| 8 | Dial tone tolerance | | | +22 | | dB | 2,3,4,5,8,9,11 |

† Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2 Hz$.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

MT8870D-1 AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

| | Characteristics | Sym | Min | Typ [‡] | Max | Units | Notes* |
|---|---|-----|----------------------|------------------|-----|-------------------|--|
| 1 | Valid input signal levels (each tone of composite signal) | | -31 | | +1 | dBm | Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9 |
| | | | 21.8 | | 869 | mV _{RMS} | |
| 2 | Input Signal Level Reject | | -37 | | | dBm | Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9 |
| | | | 10.9 | | | mV _{RMS} | |
| 3 | Negative twist accept | | | | 8 | dB | 2,3,6,9,13 |
| 4 | Positive twist accept | | | | 8 | dB | 2,3,6,9,13 |
| 5 | Frequency deviation accept | | $\pm 1.5\% \pm 2$ Hz | | | | 2,3,5,9 |
| 6 | Frequency deviation reject | | $\pm 3.5\%$ | | | | 2,3,5,9 |
| 7 | Third zone tolerance | | | -18.5 | | dB | 2,3,4,5,9,12 |
| 8 | Noise tolerance | | | -12 | | dB | 2,3,4,5,7,9,10 |
| 9 | Dial tone tolerance | | | +22 | | dB | 2,3,4,5,8,9,11 |

[‡] Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2$ Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

MT8870D/MT8870D-1 ISO²-CMOS

AC Electrical Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_o \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

| | | Characteristics | Sym | Min | Typ [†] | Max | Units | Conditions |
|----|---------------------------------|--------------------------------------|----------------------|--------|------------------|--------|---------|-------------------------------|
| 1 | T I M I N G | Tone present detect time | t_{DP} | 5 | 11 | 14 | ms | Note 1 |
| 2 | | Tone absent detect time | t_{DA} | 0.5 | 4 | 8.5 | ms | Note 1 |
| 3 | | Tone duration accept | t_{REC} | | | 40 | ms | Note 2 |
| 4 | | Tone duration reject | $t_{\overline{REC}}$ | 20 | | | ms | Note 2 |
| 5 | | Interdigit pause accept | t_{ID} | | | 40 | ms | Note 2 |
| 6 | | Interdigit pause reject | t_{DO} | 20 | | | ms | Note 2 |
| 7 | O U T P U T S | Propagation delay (St to Q) | t_{PQ} | | 8 | 11 | μs | TOE= V_{DD} |
| 8 | | Propagation delay (St to StD) | t_{PStD} | | 12 | 16 | μs | TOE= V_{DD} |
| 9 | | Output data set up (Q to StD) | t_{QStD} | | 3.4 | | μs | TOE= V_{DD} |
| 10 | | Propagation delay (TOE to Q ENABLE) | t_{PTE} | | 50 | | ns | load of 10 k Ω , 50 pF |
| 11 | | Propagation delay (TOE to Q DISABLE) | t_{PTD} | | 300 | | ns | load of 10 k Ω , 50 pF |
| 12 | P D W N | Power-up time | t_{PU} | | 30 | | ms | Note 3 |
| 13 | | Power-down time | t_{PD} | | 20 | | ms | |
| 14 | C L O C K | Crystal/clock frequency | f_C | 3.5759 | 3.5795 | 3.5831 | MHz | |
| 15 | | Clock input rise time | t_{LHCL} | | | 110 | ns | Ext. clock |
| 16 | | Clock input fall time | t_{HLCL} | | | 110 | ns | Ext. clock |
| 17 | | Clock input duty cycle | DC _{CL} | 40 | 50 | 60 | % | Ext. clock |
| 18 | | Capacitive load (OSC2) | C_{LO} | | | 30 | pF | |

[†] Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES:**

- Used for guard-time calculation purposes only.
- These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
- With valid tone present at input, t_{PU} equals time from PDWN going low until EST going high.

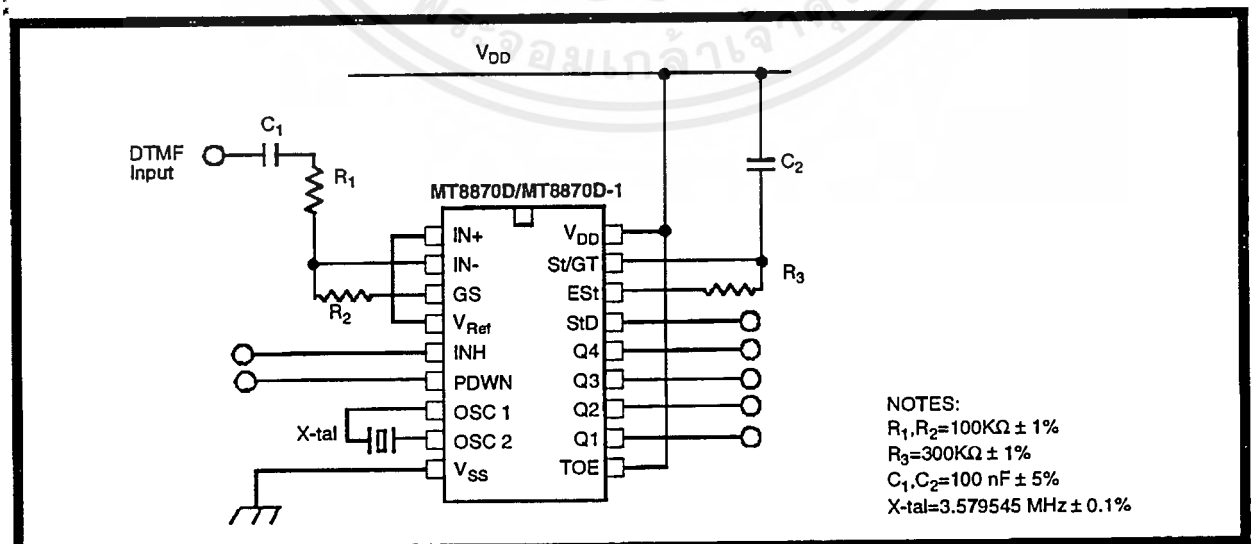
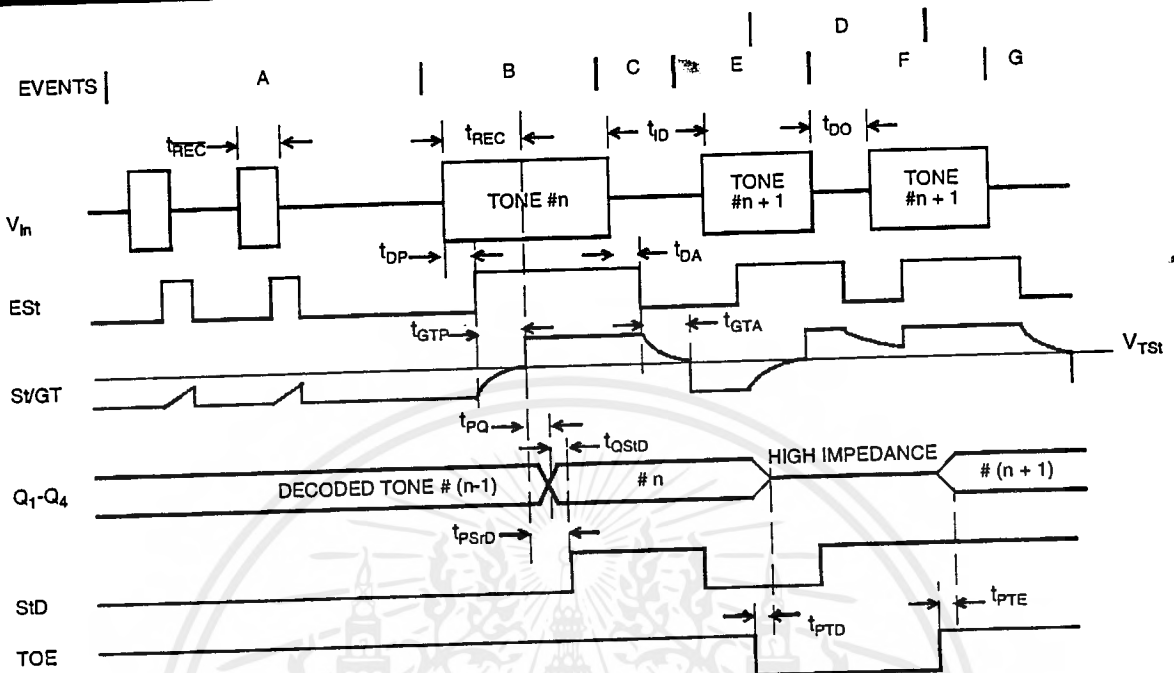


Figure 10 - Single-Ended Input Configuration



EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
- B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS
- C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMIAN LATCHED UNTIL NEXT VALID TONE.
- D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
- E) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUT'S (CURRENTLY HIGH IMPEDANCE).
- F) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.
- G) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

- V_{in} DTMF COMPOSITE INPUT SIGNAL.
- EST EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- SV/GT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- Q_1-Q_4 4-BIT DECODED TONE OUTPUT.
- SID DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
- TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECED AS VALID
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION
- t_{ID} MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
- t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MM54HC4066/MM74HC4066 Quad Analog Switch

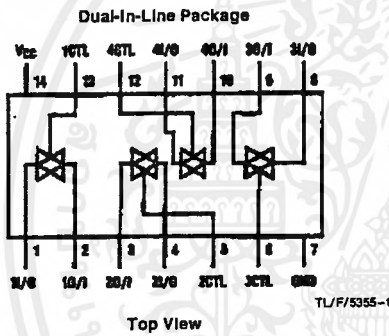
General Description

These devices are digitally controlled analog switches utilizing advanced silicon-gate CMOS technology. These switches have low "on" resistance and low "off" leakages. They are bidirectional switches, thus any analog input may be used as an output and visa-versa. Also the '4066 switches contain linearization circuitry which lowers the "on" resistance and increases switch linearity. The '4066 devices allow control of up to 12V (peak) analog signals with digital control signals of the same range. Each switch has its own control input which disables each switch when low. All analog inputs and outputs and digital inputs are protected from electrostatic damage by diodes to V_{CC} and ground.

Features

- Typical switch enable time: 15 ns
- Wide analog input voltage range: 0–12V
- Low "on" resistance: 30 Ω typ. ('4066)
- Low quiescent current: 80 μ A maximum (74HC)
- Matched switch characteristics
- Individual switch controls

Connection Diagram

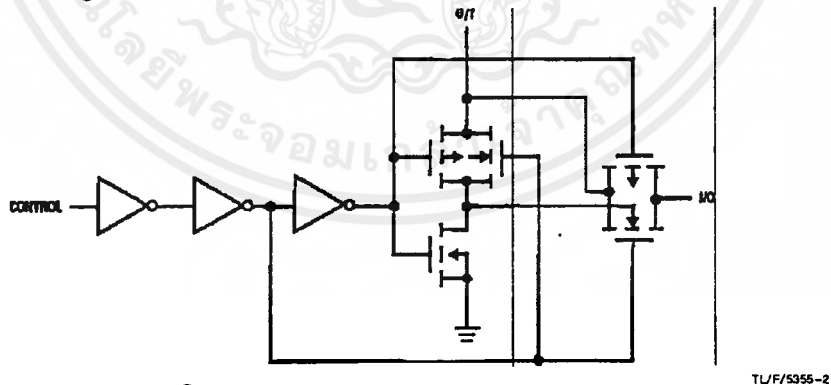


Order Number MM54HC4066 or MM74HC4066

Truth Table

| Input | Switch |
|-------|---------|
| CTL | I/O–O/I |
| L | "OFF" |
| H | "ON" |

Schematic Diagram



Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

| | |
|--|-----------------------------------|
| Supply Voltage (V_{CC}) | -0.5 to +15V |
| DC Control Input Voltage (V_{IN}) | -1.5 to $V_{CC} + 1.5V$ |
| DC Switch I/O Voltage (V_{IO}) | $V_{EE} - 0.5$ to $V_{CC} + 0.5V$ |
| Clamp Diode Current (I_{IK}, I_{OK}) | ± 20 mA |
| DC Output Current, per pin (I_{OUT}) | ± 25 mA |
| DC V_{CC} or GND Current, per pin (I_{CC}) | ± 50 mA |
| Storage Temperature Range (T_{STG}) | -65°C to +150°C |
| Power Dissipation (P_D) | |
| (Note 3) | 600 mW |
| S.O. Package only | 500 mW |
| Lead Temperature (T_L) | |
| (Soldering 10 seconds) | 260°C |

Operating Conditions

| | Min | Max | Units |
|--|-----|----------|-------|
| Supply Voltage (V_{CC}) | 2 | 12 | V |
| DC Input or Output Voltage (V_{IN}, V_{OUT}) | 0 | V_{CC} | V |
| Operating Temp. Range (T_A) | | | |
| MM74HC | -40 | +85 | °C |
| MM54HC | -55 | +125 | °C |
| Input Rise or Fall Times (t_r, t_f) | | | |
| $V_{CC} = 2.0V$ | | 1000 | ns |
| $V_{CC} = 4.5V$ | | 500 | ns |
| $V_{CC} = 9.0V$ | | 400 | ns |

DC Electrical Characteristics (Note 4)

| Symbol | Parameter | Conditions | V_{CC} | $T_A = 25^\circ C$ | | | Units | | | |
|----------|--------------------------------------|--|----------|--------------------------------------|---|--------------------------------------|----------|----------|-----------|----|
| | | | | Typ | 74HC $T_A = -40$ to $85^\circ C$ | 54HC $T_A = -55$ to $125^\circ C$ | | | | |
| V_{IH} | Minimum High Level Input Voltage | | 2.0V | 1.5 | 1.5 | 1.5 | V | | | |
| | | | 4.5V | 3.15 | 3.15 | 3.15 | V | | | |
| | | | 9.0V | 6.3 | 5.3 | 6.3 | V | | | |
| | | | 12.0V | 8.4 | 8.4 | 8.4 | V | | | |
| V_{IL} | Maximum Low Level Input Voltage** | | 2.0V | 0.5 | 0.5 | 0.5 | V | | | |
| | | | 4.5V | 1.35 | 1.35 | 1.35 | V | | | |
| | | | 9.0V | 2.7 | 2.7 | 2.7 | V | | | |
| | | | 12.0V | 3.6 | 3.6 | 3.6 | V | | | |
| R_{ON} | Maximum "ON" Resistance (See Note 5) | $V_{CTL} = V_{IH}, I_S = 2.0$ mA $V_{IS} = V_{CC}$ to GND (Figure 1) | 4.5V | 100 | 170 | 200 | Ω | | | |
| | | | 9.0V | 50 | 85 | 105 | Ω | | | |
| | | | 12.0V | 30 | 70 | 85 | Ω | | | |
| | | | 2.0V | 120 | 180 | 215 | Ω | | | |
| | | | 4.5V | 50 | 80 | 100 | Ω | | | |
| | | | 9.0V | 35 | 60 | 75 | Ω | | | |
| R_{ON} | Maximum "ON" Resistance Matching | $V_{CTL} = V_{IH}$ $V_{IS} = V_{CC}$ to GND | 4.5V | 10 | 15 | 20 | Ω | | | |
| | | | 9.0V | 5 | 10 | 15 | Ω | | | |
| | | | 12.0V | 5 | 10 | 15 | Ω | | | |
| | | | 2.0V | 20 | 40 | 60 | Ω | | | |
| I_{IN} | Maximum Control Input Current | $V_{IN} = V_{CC}$ or GND $V_{CC} = 2-6V$ | | ± 0.1 | ± 1.0 | ± 1.0 | μA | | | |
| | | | I_{IZ} | Maximum Switch "OFF" Leakage Current | $V_{OS} = V_{CC}$ or GND $V_{IS} = GND$ or V_{CC} $V_{CTL} = V_{IL}$ (Figure 2) | 6.0V | 10 | ± 60 | ± 600 | nA |
| | | | | | | 9.0V | 15 | ± 80 | ± 800 | nA |
| I_{IZ} | Maximum Switch "ON" Leakage Current | $V_{IS} = V_{CC}$ to GND $V_{CTL} = V_{IH}$ (Figure 3) $V_{OS} = OPEN$ | 6.0V | 10 | ± 40 | ± 150 | nA | | | |
| | | | 9.0V | 15 | ± 50 | ± 200 | nA | | | |
| | | | 12.0V | 20 | ± 60 | ± 300 | nA | | | |
| I_{CC} | Maximum Quiescent Supply Current | $V_{IN} = V_{CC}$ or GND $I_{OUT} = 0 \mu A$ | 6.0V | 2.0 | 20 | 40 | μA | | | |
| | | | 9.0V | 4.0 | 40 | 80 | μA | | | |
| | | | 12.0V | 8.0 | 80 | 160 | μA | | | |

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: -12 mW/°C from 65°C to 85°C; ceramic "J" package: -12 mW/°C from 100°C to 125°C.

Note 4: For a power supply of 5V $\pm 10\%$ the worst case on resistance (R_{ON}) occurs for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at $V_{CC} = 5.5V$ and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current occurs for CMOS at the higher voltage and so the 5.5V values should be used.

Note 5: At supply voltages ($V_{CC} - GND$) approaching 2V the analog switch on resistance becomes extremely non-linear. Therefore it is recommended that these devices be used to transmit digital only when using these supply voltages.

** V_{IL} limits are currently tested at 20% of V_{CC} . The above V_{IL} specification (30% of V_{CC}) will be implemented no later than Q1, CY89.

AC Electrical Characteristics

$V_{CC} = 2.0V - 6.0V$ $V_{EE} = 0V - 12V$, $C_L = 50$ pF (unless otherwise specified)

| Symbol | Parameter | Conditions | V_{CC} | $T_A = 25^\circ C$ | | 74HC $T_A = -40$ to $85^\circ C$ | | 54HC $T_A = -55$ to $125^\circ C$ | | Units |
|-----------------------|---|---|--------------|--------------------|-----|-------------------------------------|-----|--------------------------------------|--|-------|
| | | | | Typ | | Guaranteed Limits | | | | |
| t_{PHL} , t_{PLH} | Maximum Propagation Delay Switch In to Out | | 2.0V | 25 | 50 | 30 | 75 | ns | | |
| | | | 4.5V | 5 | 10 | 13 | 15 | ns | | |
| | | | 9.0V | 4 | 8 | 10 | 12 | ns | | |
| | | | 12.0V | 3 | 7 | 11 | 13 | ns | | |
| t_{PZH} , t_{PZH} | Maximum Switch Turn "ON" Delay | $R_L = 1$ k Ω | 2.0V | 30 | 100 | 125 | 150 | ns | | |
| | | | 4.5V | 12 | 20 | 25 | 30 | ns | | |
| | | | 9.0V | 6 | 12 | 15 | 18 | ns | | |
| | | | 12.0V | 5 | 10 | 13 | 15 | ns | | |
| t_{PHZ} , t_{PLZ} | Maximum Switch Turn "OFF" Delay | $R_L = 1$ k Ω | 2.0V | 60 | 168 | 210 | 252 | ns | | |
| | | | 4.5V | 25 | 36 | 45 | 54 | ns | | |
| | | | 9.0V | 20 | 32 | 40 | 48 | ns | | |
| | | | 12.0V | 15 | 30 | 38 | 45 | ns | | |
| | Minimum Frequency Response (Figure 7) | $R_L = 600\Omega$ $V_{IS} = 2$ V _{PP} at ($V_{CC}/2$) (Notes 6 & 7) | 4.5V 9.0V | 40 100 | | | | MHz MHz | | |
| | Crosstalk Between any Two Switches (Figure 8) | $R_L = 600\Omega$, $F = 1$ MHz (Notes 7 & 8) | 4.5V 9.0V | -52 -50 | | | | dB dB | | |
| | Peak Control to Switch Feedthrough Noise (Figure 9) | $R_L = 600\Omega$, $F = 1$ MHz $C_L = 50$ pF | 4.5V 9.0V | 100 250 | | | | mV mV | | |
| | Switch OFF Signal Feedthrough Isolation (Figure 10) | $R_L = 600\Omega$, $F = 1$ MHz $V_{(CT)} V_{IL}$ (Notes 7 & 8) | 4.5V 9.0V | -42 -44 | | | | dB dB | | |
| THD | Total Harmonic Distortion (Figure 11) | $R_L = 10$ k Ω , $C_L = 50$ pF, $F = 1$ kHz $V_{IS} = 4$ V _{PP} $V_{IS} = 8$ V _{PP} | 4.5V | .013 | | | | % | | |
| | | | 9.0V | .008 | | | | % | | |
| C_{IN} | Maximum Control Input Capacitance | | | 5 | 10 | 10 | 10 | pF | | |
| C_{IN} | Maximum Switch Input Capacitance | | | 20 | | | | pF | | |
| C_{IN} | Maximum Feedthrough Capacitance | $V_{CTL} = GND$ | | 0.5 | | | | pF | | |
| C_{PD} | Power Dissipation Capacitance | | | 15 | | | | pF | | |

Note 6: Adjust 0 dBm for $F = 1$ kHz (Null R_L/R_{ON} Attenuation).

Note 7: V_{IS} is centered at $V_{CC}/2$.

Note 8: Adjust input for 0 dBm.

AC Test Circuits and Switching Time Waveforms

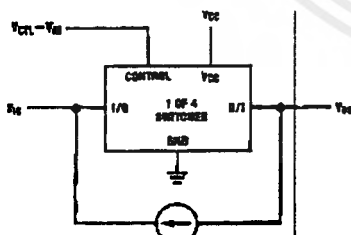


FIGURE 1. "ON" Resistance

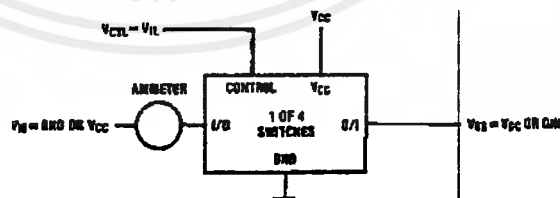


FIGURE 2. "OFF" Channel Leakage Current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Test Circuits and Switching Time Waveforms (Continued)

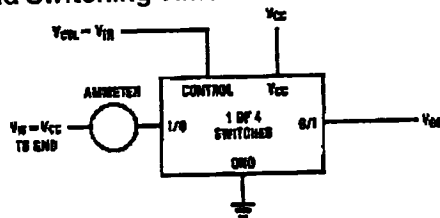


FIGURE 3. "ON" Channel Leakage Current

TL/F/5355-5

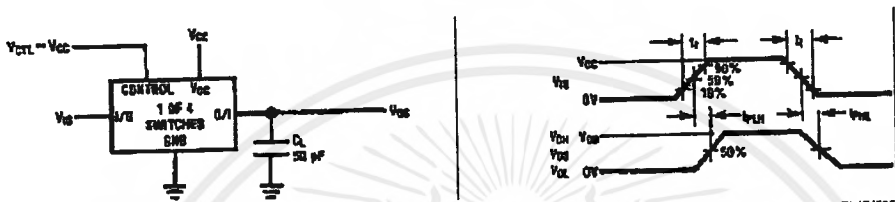


FIGURE 4. t_{pHL} , t_{pLH} Propagation Delay Time Signal Input to Signal Output

TL/F/5355-6

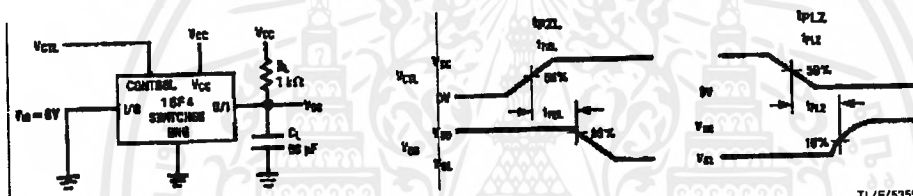


FIGURE 5. t_{pZL} , t_{pLZ} Propagation Delay Time Control to Signal Output

TL/F/5355-7

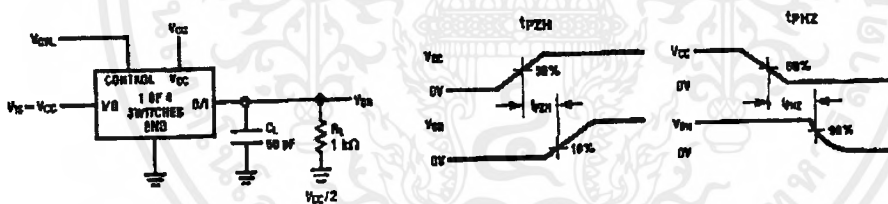


FIGURE 6. t_{pZH} , t_{pHZ} Propagation Delay Time Control to Signal Output

TL/F/5355-8

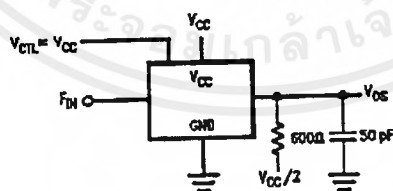


FIGURE 7. Frequency Response

TL/F/5355-19

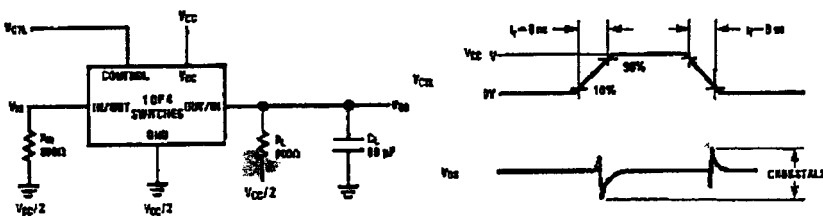


FIGURE 8. Crosstalk: Control Input to Signal Output

TL/F/5355-9

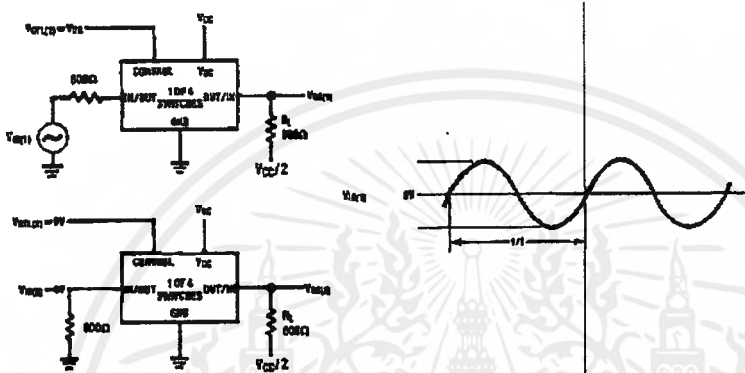


FIGURE 9. Crosstalk Between Any Two Switches

TL/F/5355-10

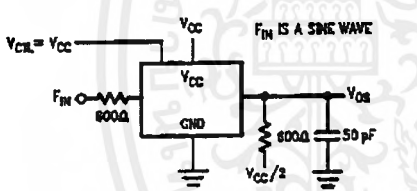


FIGURE 10. Switch OFF Signal Feedthrough Isolation

TL/F/5355-20

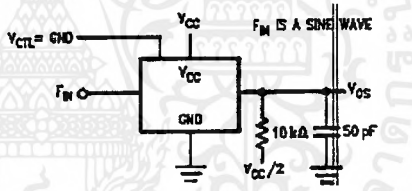
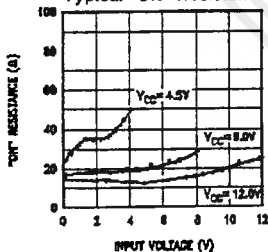


FIGURE 11. Sinewave Distortion

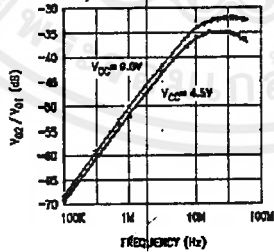
TL/F/5355-21

Typical Performance Characteristics

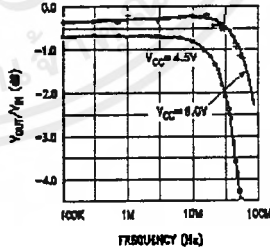
Typical "ON" Resistance



Typical Crosstalk Between Any Two Switches



Typical Frequency Response

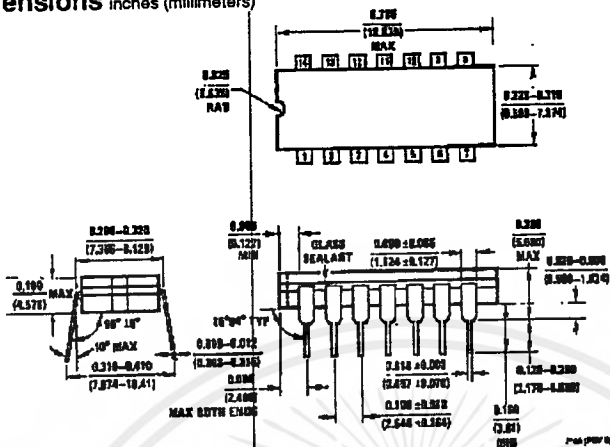


TL/F/5355-18

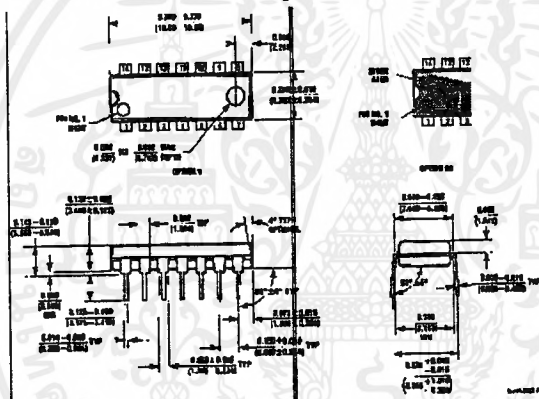
Special Considerations

In certain applications the external load-resistor current may include both V_{CC} and signal line components. To avoid drawing V_{CC} current when switch current flows into the analog switch input pins, the voltage drop across the switch must not exceed 0.6V (calculated from the ON resistance).

Physical Dimensions inches (millimeters)



Order Number MM54HC4066J or MM74HC4066J
NS Package J14A



Order Number MM74HC4066N
NS Package N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: (800) 272-9959
Fax: (800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 88
Email: cnjwge@telem2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Francaise Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 18 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1600
Fax: (852) 2738-0980

National Semiconductor Japan Ltd.
Tel: 81-043-290-2309
Fax: 81-043-290-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

กิตติกรรมประกาศ

ขอขอบพระคุณ

อาจารย์กฤษณ์ วงรุจิระ
ต่างๆจนโครงการนี้สำเร็จได้ด้วยดี

(อาจารย์ที่ปรึกษา) ที่ให้คำแนะนำและความช่วยเหลือ

ชุมชนอิเล็กทรอนิกส์ ที่เอื้อเพื่ออุปกรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Paul Bates. *PRACTICAL DIGITAL AND DATA COMMUNICATION* New Jersey : A Reston Book , Prentice -Hall , Inc.
2. W. David Schwaderer. *MODEMS AND COMMUNICATION ON IBM PC* : A Wiley Pressbook , John Wiley & Sons , Inc.
3. William J. Beyda. *DATA COMMUNICATIONS* 2nd ed. : Prentice Hall International , Inc.
4. *เซมิคอนดักเตอร์ อิเล็กทรอนิกส์* ฉบับที่ 68 กุมภาพันธ์ 2540
5. บัณฑิต บัวบูชา , รัฐวุฒิ บัวบูชา , รุ่งแสง เครือไวศยวรรณ , วันชัย คุณากรณ์วงศ์ ; “ *ทฤษฎีและการออกแบบวงจรดิจิทัล เล่ม 2* “ ; โครงการตำราเรียน Physics Center
6. บัณฑิต บัวบูชา & Advance Engineering Group ; “ *ทฤษฎีและการวิเคราะห์วงจรไฟฟ้า เล่ม 1* “ ; โครงการตำราเรียน Physics Center
7. ดร. ประสิทธิ์ ประบิดมงคลการ ; “ *หลักการระบบสื่อสาร* “ ; บริษัท ซีเอ็ดดูเคชั่น จำกัด (มหาชน)
8. ประสิทธิ์ วิทธีราภรณ์ ; “ *เทคนิคการสื่อสารด้วยโมเด็ม* “ ; โครงการตำราเรียน Physics Center

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้