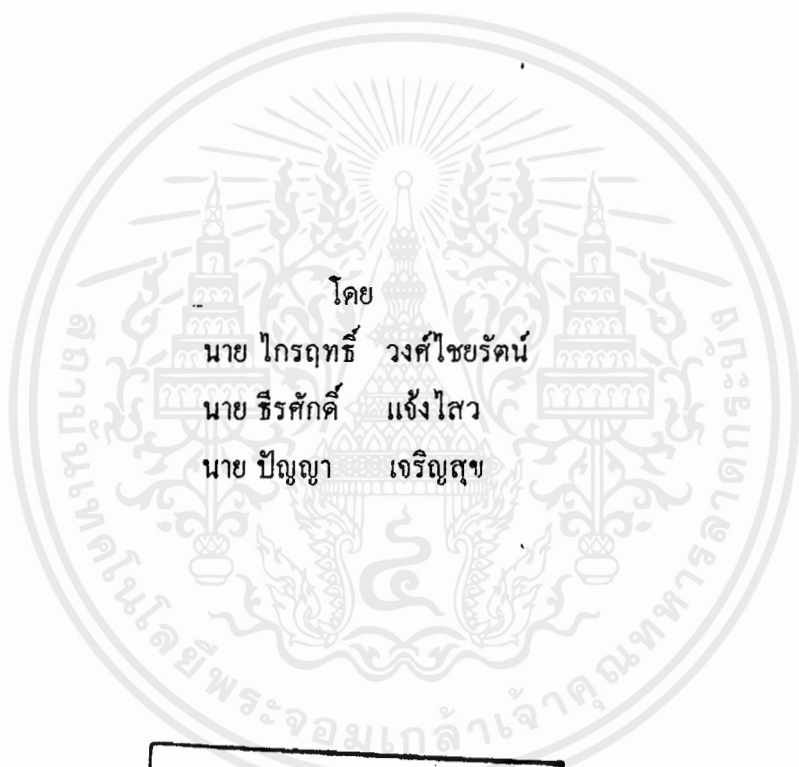




เครื่องควบคุมและสั่งงานโดยใช้รหัสผ่านคู่สายโทรศัพท์

REMOTE CONTROL VIA TELEPHONE LINES



โดย
นาย ไกรฤทธิ วงศ์ไชยรัตน์
นาย ชีรศักดิ์ แข็งไสว
นาย ปัญญา เจริญสุข

วัน เดือน ปี..... 14. ธ.ค. 2541
เลขทะเบียน..... 038943
เลขเรียกหนังสือ..... T. 2101811 ก. ๑๗๖ ค.

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีโทรคมนาคม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038943

หัวข้อปริญญานิพนธ์ การควบคุมและสั่งงานโดยใช้รหัสผ่านคู่สายโทรศัพท์

ชื่อนักศึกษา นาย ไกรฤทธิ วงศ์ไชยรัตน์
 นาย ชีรศักดิ์ แจ้งไสว
 นาย ปัญญา เจริญสุข

อาจารย์ที่ปรึกษา อาจารย์ สมภพ แก้วมีชัย

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2540

ภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง อนุมัติให้นำปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตาม
หลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ

(.....)

.....กรรมการ

(.....)

.....กรรมการ

(.....)

.....กรรมการ

(.....)

.....กรรมการ

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Project Report Remote Control Via Telephone Lines

By Mr. Krairjt Wongchairut
Mr. Teerasak Chaengsawai
Mr. Punya Jareansuk

Department Industrial Technology

Project Report Advisor Mr. Sompob Kaewmechai

Accepted by the faculty of Engineering King Mongkut's Institute of
Technology Ladkrabang in partial fulfilments for bachelor's degree

Project Report Committee

..... Member

(.....)

..... Member

(.....)

..... Member

(.....)

..... Member

(.....)

หัวข้อปริญญานิพนธ์ การควบคุมและสั่งงานโดยใช้รหัสผ่านตู้สายโทรศัพท์

ชื่อนักศึกษา นาย ไกรฤทธิ วงศ์ไชยรัตน์ 38013354
นาย ชีรศักดิ์ แจ่งไสว 38013359
นาย ปิณญา เจริญสุข 38013367

อาจารย์ที่ปรึกษา อาจารย์ สมภพ แก้วมีชัย

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2540

บทคัดย่อ

ปริญญานิพนธ์นี้ นำเสนอการนำโทรศัพท์ระบบ DTMF มาใช้ ควบคุมการทำงานของเครื่องใช้ไฟฟ้าภายในบ้าน หรือสำนักงานคือสามารถที่จะ โทรศัพท์เข้ามาสั่งให้เครื่องนี้ทำการปิดหรือเปิดอุปกรณ์ไฟฟ้าที่มีเครื่องนี้ติดตั้งอยู่ ในการ โทรศัพท์สั่งงานนี้ต้องมีการกรอกรหัสผ่านของเครื่องก่อน ถ้ากรอกรหัสผิดจะไม่สามารถสั่งให้เครื่องนี้ทำงานได้ เพื่อเป็นการป้องกันไม่ให้ผู้ที่ไม่ทราบรหัสสั่งให้เครื่องทำงานได้

Project Report Rernote Control Via Telephone Line

By Mr. Krairit Wongchairut
Mr. Terasak Jengswai
Mr. Punya Jareansuk

Project Report Advisor Mr. Sompob Kaewmechai

Department Industrial Technology

Academic Year 1997

ABSTRACT

This thesis describes the use of dual tone multi - frequency (DTMF) telephone system to control home and office electrical appliances. Controls can be made through encoded telephone commands. Unauthorized or wrong-coded commands are not acknowledged by the telephone system .

บทนำ

ปัจจุบันได้มีสิ่งอำนวยความสะดวกสบายแก่นุชน้อยมากมาย ซึ่งเกิดขึ้นมาจากการประดิษฐ์คิดค้นเพื่อสนองตอบความต้องการของตนเอง ซึ่งโครงการนี้ก็มีวัตถุประสงค์เช่นเดียวกัน โดยได้นำเอาระบบโทรศัพท์แบบ DTMF (Dual Tone Multi Frequency) มาประยุกต์ใช้ และใช้ IC เบอร์ MC 145436 ซึ่งเป็นไมโครคอนโทรลเลอร์ประมวลผลและจัดการให้ Output ออกมา เพื่อนำไปใช้งานคือ เปิด-ปิด อุปกรณ์ไฟฟ้า และจะเป็นการพัฒนาความรู้ในด้านต่างๆที่เกี่ยวข้องไปในตัวด้วย



สารบัญ

	หน้า
บทคัดย่อ	
บทนำ	
บทที่ 1	1
-ทฤษฎีโทรทัศน์	
บทที่ 2	5
-การเชื่อมโยงทางแสง	
บทที่ 3	16
-ทฤษฎี IC ตระกูล ISD 12XX/14XX	
บทที่ 4	22
-แนวความคิด	
-วัตถุประสงค์การทำโครงการ	
บทที่ 5	23
-การออกแบบวงจร	
-การทำงานของวงจร	
บทที่ 6	40
-การทดลอง	
-ข้อกำหนดในการใช้งานของวงจร	
บทที่ 7	46
-สรุปผลการทดลอง ปัญหาและข้อเสนอแนะ	
เอกสารอ้างอิง	47
ภาคผนวก	48

บทที่ 1

ทฤษฎีโทรศัพท์

ขั้นตอนการทำงานของโทรศัพท์

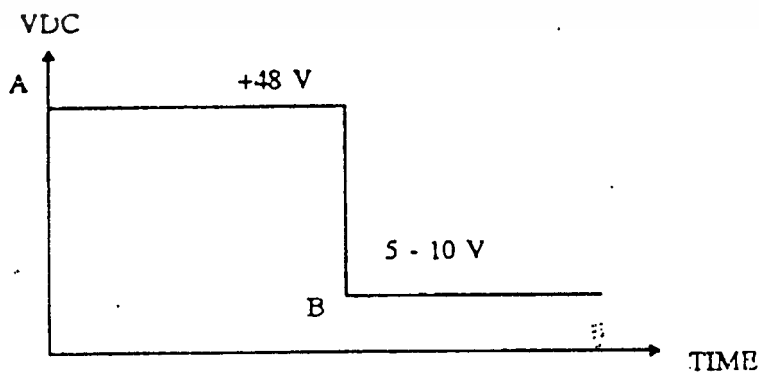
ขั้นตอนการทำงานของโทรศัพท์ แบ่งออกเป็นสองกรณีคือ ผู้เรียก(CALLING) กับผู้ถูกเรียก(CALLED)

กรณีผู้ถูกเรียก(CALLING SUBSCRIBER)

ขณะที่หูโทรศัพท์วางอยู่นั้นจะมีไฟกระแสดตรงดกคร่อมคู่สายโทรศัพท์ที่อยู่ +48 โวลต์และเมื่อหูโทรศัพท์ถูกยกขึ้น ไฟกระแสดตรงที่ดกคร่อมคู่สายโทรศัพท์ +48 โวลต์ จะตกลงมาเหลือ 5-10 โวลต์ ทั้งนี้ขึ้นอยู่กับระบบชุมสายย่อย ขณะเดียวกัน นั้นก็จะมีสัญญาณส่งมาจากชุมสาย เสียงที่เราได้ยินคือ สัญญาณ DIAL TONE แสดงว่าพร้อมที่จะหมุนเลขหมายได้หรือพร้อมที่จะกดหมายเลขได้ ถ้าเลขหมายที่ถูกเรียกวางคือชุมสายจะต่อหมายเลขที่เรียกให้ได้ยินเสียงสัญญาณ RING BACK TONE หรือ RING TONE แสดงว่าเลขหมายที่เรียกไปวางพร้อมที่จะพูดได้ ให้คอยจนกว่าผู้ถูกเรียกจะยกหูรับ

กรณีผู้ถูกเรียก(CALLED SUBSCRIBER)

ขณะที่คู่สายว่างจะมีไฟกระแสดตรงดกคร่อมคู่สาย +48 โวลต์ และเมื่อมีการเรียกเลขหมายทางชุมสายจะมีการต่อให้จะส่งสัญญาณเรียก RINGING เป็นแรงดันไฟสลับ ประมาณ 110-150 โวลต์ และเมื่อมีการยกหูโทรศัพท์ทำให้วงจรภายในของเครื่องรับ โทรศัพท์มีอิมพีแดนซ์ประมาณ 600 โอห์ม ต่อเข้ากับชุมสายและขณะเดียวกันชุมสายจะหยุดส่งสัญญาณ RINGING และทำการต่อคู่สายโทรศัพท์



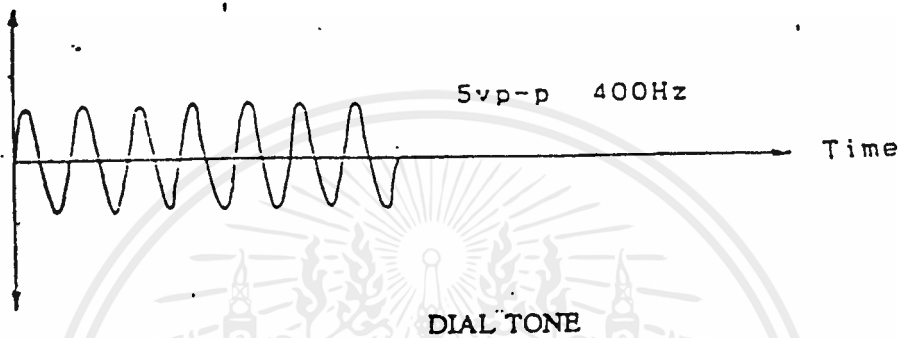
ช่วง A ขณะที่วางคู่สายโทรศัพท์ที่มีไฟ DC ดกคร่อม +48 โวลต์

ช่วง B ขณะที่หูโทรศัพท์ถูกยกขึ้นมีไฟ DC ดกคร่อม 5-10 โวลต์

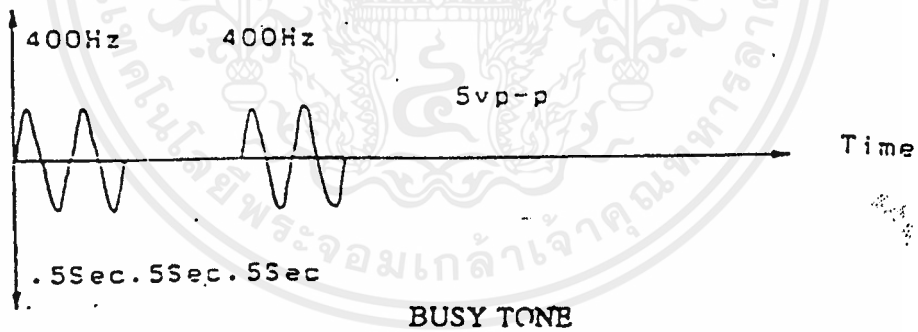
รูปที่ 1.1 แสดงไฟกระแสดตรงเลี้ยงคู่สาย

ความถี่สัญญาณต่างๆ ที่เป็นมาตรฐานขององค์การโทรศัพท์

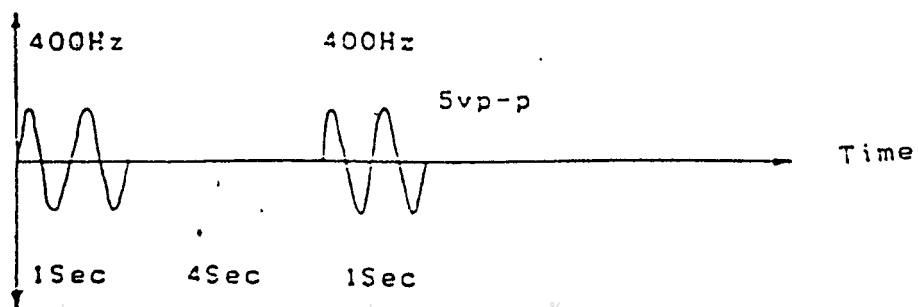
- DIAL TONE ใช้เพื่อแสดงให้ผู้เข้าทราบว่าจะขณะนี้ผู้เข้าสามารถที่จะเรียกไปยังหมายเลขอื่นได้ ลักษณะสัญญาณเป็นดังรูป



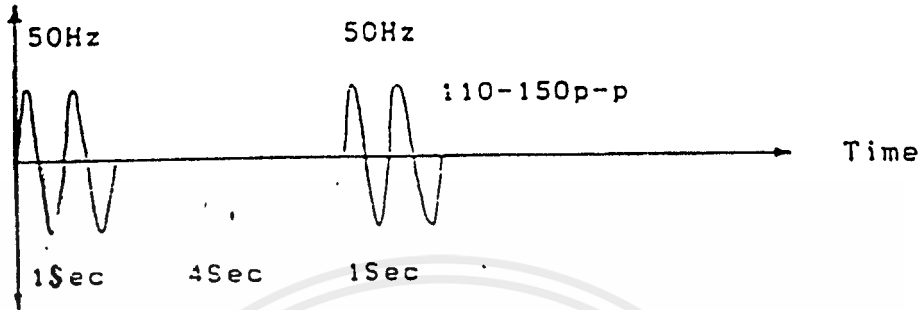
-BUSY TONE ใช้เพื่อให้ผู้เรียกทราบว่าโทรศัพท์หมายเลขที่ต้องการติดต่อกับ ขณะนี้ยังไม่ว่าง ควรจะวางหูสักระยะหนึ่งก่อนจึงเรียกหมายเลขใหม่อีกที ลักษณะสัญญาณเป็นดังรูป



-RINGING BACK TONE ใช้แสดงให้ผู้เรียกทราบว่าสามารถที่จะติดต่อสนทนาด้วยได้แล้ว แต่อยู่ระหว่างการรอกหู โดยลักษณะสัญญาณเป็นดังรูป



-RINGING TONE ใช้พร้อมกับ RINGING BACK TONE เมื่อสัญญาณเรียกดังก็จะมีสัญญาณเรียกกลับดังพร้อมๆกัน แต่สัญญาณนี้ดังแรงมากเพื่อไปทำให้กระดิ่งในเครื่องโทรศัพท์ดัง โดยลักษณะสัญญาณเป็นดังรูป



RINGING TONE

	C1	C2	C3
R1	1	2	3
R2	4	5	6
R3	7	8	9
R4	*	0	#

รูปที่ 1.2 แสดงตำแหน่งหมายเลขบนแผงโทรศัพท์

ตารางที่ 1.1 แสดงสถานะต่างๆ ของสัญญาณ

สถานะการยกหู	มีการเรียกเข้า	สัญญาณที่ออก
ไม่มี	ไม่มี	ไม่มี
ไม่มี	มี	RINGING
มี	ไม่มี	DIAL
มี	มี	BUSY

ตารางที่ 1.2 แสดงความถี่ประจำหมายเลขบนแผงกดปุ่ม

อินพุท	ความถี่ (Hz)	%ผิดพลาด
R1	679	+0.31
R2	770	-0.49
R3	852	-0.54
R4	941	+0.74
C1	1209	+0.57
C2	1336	-0.32
C3	1447	-0.35

CHECK สัญญาณต่างๆของโทรศัพท์

การ CHECK สัญญาณต่างๆของโทรศัพท์จะอาศัยหลักการของ PHASE LOCKED LOOP (PLL) เข้ามาช่วยเพราะสัญญาณต่างๆที่ได้จากสัญญาณโทรศัพท์มีสัญญาณรบกวนอยู่มาก ซึ่งไม่ใช่ PLL สัญญาณต่างๆอาจจะมีค่าผิดพลาดได้

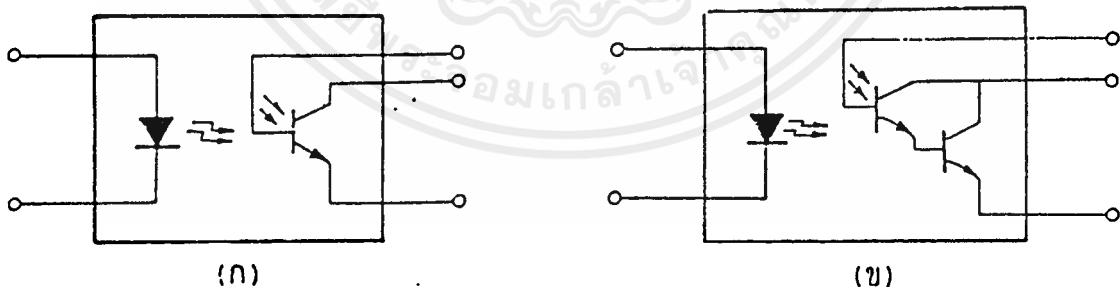
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

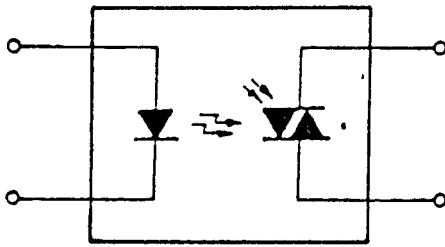
บทที่ 2

การเชื่อมโยงทางแสง

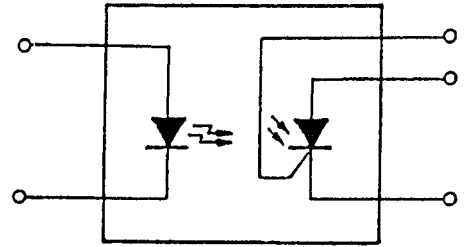
ตัวเชื่อมโยงทางแสง (Optocoupler) หรือตัวแยกโดยใช้แสง (Optoisolator) เป็นอุปกรณ์ที่มีคุณสมบัติพิเศษหลายประการ เช่น คุณสมบัติในการไอโซเลท ทำให้สามารถนำมาใช้ในการเชื่อมโยงสัญญาณต่างๆ ของวงจรที่มีกราวด์ต่างกัน สามารถป้องกันการรบกวนซึ่งกันและกัน ระหว่างภาคอินพุตกับเอาต์พุตได้อย่างเด็ดขาด ซึ่งการคัปปลิงด้วยวิธีอื่นๆ จะทำไม่ได้ จึงได้นำเอาออปโตคัพเปลอร์มาประยุกต์ใช้ในวงจร เพื่อประสิทธิภาพและความน่าเชื่อถือของวงจร

ออปโตคัพเปลอร์ เป็นอุปกรณ์เดี่ยวที่ประกอบด้วยแหล่งกำเนิดแสงและตัวตรวจจับแสง โดยที่ทั้งสองส่วนนี้จะแยกจากกันและกัน มีฉนวนที่โปร่งใส เช่น กระดาษขุ่นบางๆ คั่นกลาง และชิ้นส่วนทั้งหมดจะถูกบรรจุอยู่ในตัวถังที่บดแสง รูปร่างภายนอกมีอยู่หลายแบบ แต่ที่พบเห็นบ่อยๆ ส่วนมากเป็นแบบดิพ (DIP : Dual In-Line Package) เหมือนไอซี แต่มี 6 ขา แหล่งกำเนิดแสงส่วนใหญ่จะใช้ไดโอดเปล่งแสงอินฟราเรด (IRED : Infrared Emitter Diode) ทำจากสารแกลเลียมอาร์เซไนด์ (GaAs) ส่วนตัวตรวจจับหรืออุปกรณ์ภาคเอาต์พุตนั้น อาจจะเป็นโฟโตทรานซิสเตอร์, โฟโตคาร์ลิงตัน, สวิตช์สองทิศทาง (Triac) ซึ่งทำงานเมื่อมีแสงมากระตุ้น และ SCR ที่ถูกกระตุ้นด้วยแสง เป็นต้น รูปที่ 2.1 แสดงสัญลักษณ์ของวงจรชนิดต่างๆ ดังที่กล่าวมาแล้วข้างต้น ถึงแม้ว่าจะมีหลายชนิดมากกว่านี้ แต่ที่แสดงให้เห็นดังรูปเป็นแบบที่พบเห็นกันบ่อยๆ





(ก)

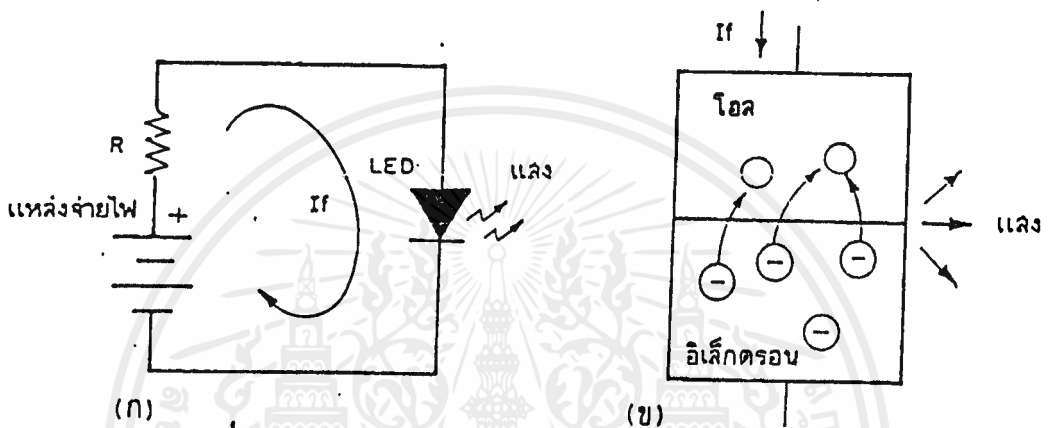


(ง)

รูปที่ 2.1 ออปโตคัพเพลอร์แบบทั่ว ๆ ไป (ก) มีเอาต์พุตเป็นโฟโตทรานซิสเตอร์ (ข) เอาต์พุตเป็นโฟโตคาร์ลิงตัน (ค) มีเอาต์พุตเป็นสวิตช์สองทิศทาง (ง) มีเอาต์พุตเป็น SCR

ออปโตคัพเพลอร์หรือออปโตไอโซเลเตอร์ ได้รับการออกแบบไว้ให้ทำการป้องกันอุปกรณ์อิเล็กทรอนิกส์ ไม่ให้ได้รับแรงดันกระชากสูง ๆ หรือคัมครองระดับน้อยส์ต่ำ ๆ ซึ่งเป็นต้นเหตุให้เกิดเอาต์พุตไม่ถูกต้อง หรือทำให้เกิดคลื่นผิวดลาคขึ้นมา ออปโตคัพเพลอร์เป็นอุปกรณ์ที่ทำให้สามารถเชื่อมต่อกับอุปกรณ์ตัวอื่น ๆ ที่มีระดับลอจิกต่างกัน ในออปโตคัพเพลอร์สัญญาณอินพุตจะถูกเปลี่ยนเป็นพลังงานแสง เพราะมี LED ที่อยู่ภายใน พลังงานจึงถูกส่งไปยังโฟโตดีเทคเตอร์ ดังนั้นมันจึงทำงานตรงกับพลังงานของแสงที่ได้จาก LED และมีสเปคตามอัตราส่วนการส่งผ่านกระแส (CTR) กับ Isolation voltage CTR เป็นอัตราส่วนระหว่างกระแสอินพุตต่อกระแสเอาต์พุต ซึ่งเป็นการวัดความสามารถของออปโตคัพเพลอร์ในเรื่องความสามารถให้สัญญาณอินพุตถูกส่งไปยังเอาต์พุตอย่างมีประสิทธิภาพ ซึ่งจะขึ้นอยู่กับประสิทธิภาพของ IRED, ช่องว่างระหว่างชิ้นส่วนทางอินพุตและเอาต์พุตรวมทั้งพื้นที่, ความไว (Sensitivity) และอัตราขยายของตัวตรวจรับ สำหรับ Isolation Voltage ของออปโตคัพเพลอร์ คือ ปริมาณแรงดันที่ออปโตคัพเพลอร์สามารถทำงานได้อย่างปลอดภัย

เมื่อมีกระแสไหลผ่าน IRED ของออปโตคัพเปลอร์ ในลักษณะไบแอสตรง จะมี อิเล็กตรอนส่วนเกินกระโดดข้ามรอยต่อไปรวมกับโฮล ในขณะที่เดียวกันก็ได้ปล่อยพลังงานโฟตอน หรือแสงออกมา ดังรูปที่ 2.2 (ก) และ (ข) แสงที่ได้เป็นแสงอินฟราเรด เพราะสารกึ่งตัวนำทำด้วย สารแกลเลียมอาร์เซไนด์

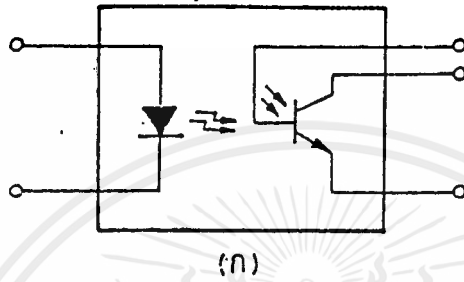


รูปที่ 2.2 (ก) แสงที่เกิดขึ้นหลังจากมีกระแสไบแอสตรงไหลผ่าน
(ข) อิเล็กตรอนส่วนเกินข้ามรอยต่อไปรวมกับโฮลพร้อม
กับเปล่งแสงออกมา

ตัวแปรอินพุตทางด้านไฟฟ้ากระแสตรงเป็นตัวกำหนดตัวแปรทางด้านไฟฟ้าของไดโอดเปล่งแสงอินฟราเรด (IRED) ได้แก่ กระแสของไดโอดเมื่อได้รับไบแอสตรง (I_f) แรงดันตกคร่อมไดโอดเมื่อได้รับไบแอสตรง (V_f) และแรงดันสูงสุดที่ทนได้ เมื่อได้รับไบแอสกลับ (V_R)

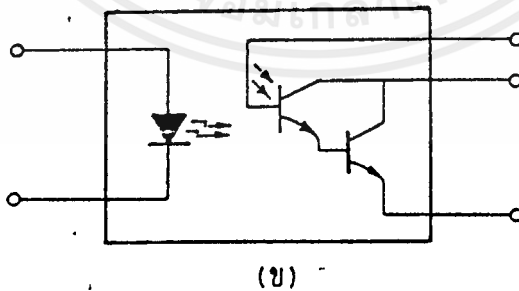
เนื่องจากตัวแปรเอาต์พุตทางด้านไฟฟ้ากระแสตรง และตัวแปรส่งถ่าย (Transfer parameter) นั้นจะแตกต่างกันโดยขึ้นอยู่กับชนิดของชิ้นส่วนที่เป็นตัวตรวจรับที่ใช้ในออปโตคัพเปลอร์ ซึ่งมีรายละเอียดแตกต่างกันขึ้นอยู่กับตัวตรวจรับนั้น ๆ ตัวอย่างเช่น

ทรานซิสเตอร์คัพเพลอร์ (Transistor Coupler) อุปกรณ์ประเภทนี้ได้รับความนิยมมากที่สุด มีความไวระดับกลาง มีราคาถูก ตรงจุดเชื่อมต่อ (Junction) ภายในระหว่างคอลเลคเตอร์-เบส ของทรานซิสเตอร์สามารถเอาสายมาต่อข้างนอกให้ทำหน้าที่เป็นโฟโตไดโอด ซึ่งมีความเร็วในการทำงานสูงยิ่งไปกว่าเดิม



รูปที่ 2.3 ออปโตแบบทรานซิสเตอร์คัพเพลอร์

คาร์ลิงตัน ทรานซิสเตอร์คัพเพลอร์ (Darlington Transistor Coupler) อุปกรณ์ประเภทนี้ให้อัตราส่วนการส่งกระแส หรือมีเกนการขยายสูงสามารถให้กระแสเอาท์พุทเพิ่มขึ้นซึ่งจะได้เกนขยายสูงเป็น 10 เท่า แต่ความเร็วในการทำงานจะช้ากว่า 10 เท่า ของการใช้ทรานซิสเตอร์ตัวเดียว

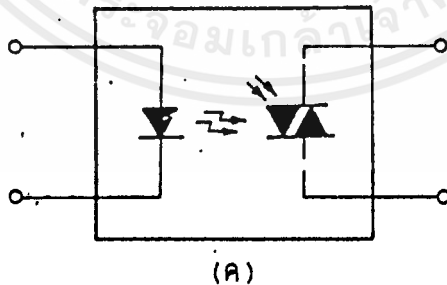


รูปที่ 2.4 ออปโตแบบคาร์ลิงตันทรานซิสเตอร์คัพเพลอร์

ออปโตแบบทรานซิสเตอร์คัพเปลอร์ และแบบคาร์ลิงตันทรานซิสเตอร์คัพเปลอร์ นั้นมีหลักการทำงานเหมือนกัน รอยต่อระหว่างขาคอลเลกเตอร์กับขาเบสถูกทำให้กว้างขึ้น แสงที่ตกกระทบรอยต่อจะทำให้เกิดคู่อิเล็กตรอนและโฮลขึ้นมาเกิดการนำกระแสได้ ตัวแปรสำหรับออปโตแบบทรานซิสเตอร์คัพเปลอร์ และแบบคาร์ลิงตันทรานซิสเตอร์คัพเปลอร์มีดังนี้

- I_C : เป็นกระแสสูงสุดที่ไหลต่อเนื่องผ่านขาคอลเลกเตอร์ (เอาท์พุท)
- $V_{(BR)CBO}$: เป็นแรงดันพังทลายสูงสุดจากขาคอลเลกเตอร์ไปยังขาเบส
- $V_{(BR)CEO}$: เป็นแรงดันพังทลายสูงสุดจากขาคอลเลกเตอร์ไปยังขาอีมิเตอร์
- $V_{(BR)ECO}$: เป็นแรงดันพังทลายสูงสุดจากขาอีมิเตอร์ไปยังขาคอลเลกเตอร์
- $CTR_{(N)}$: เป็นอัตราส่วน (เป็นเปอร์เซ็นต์) ต่ำสุดระหว่างกระแสเอาท์พุทของคอลเลกเตอร์สูงสุดต่อกระแสไดโอดที่ค่า V_{CE} และ I_F ที่กำหนด
- $V_{CE(SAT)}$: เป็นแรงดันอิมิต์ระหว่างขาคอลเลกเตอร์ และขาอีมิเตอร์

ออปโตคัพเปลอร์ที่ใช้สวิทช์สองทิศทางหรือไตรแอก (Triac) ทำงานเมื่อมีแสงมากระตุ้นเป็นภาคเอาท์พุท ถูกออกแบบมาสำหรับใช้ในงานซึ่งต้องการการแยกการทริกหรือกระตุ้นตัวไตรแอก การแยกการสวิทช์ทางด้านไฟฟ้ากระแสสลับที่มีขนาดต่ำ และการแยกกันทางไฟฟ้ามีค่าสูง อุปกรณ์ชนิดนี้มีตัวแปรที่สำคัญคือ



รูปที่ 2.5 ออปโตแบบไตรแอกคัพเปลอร์

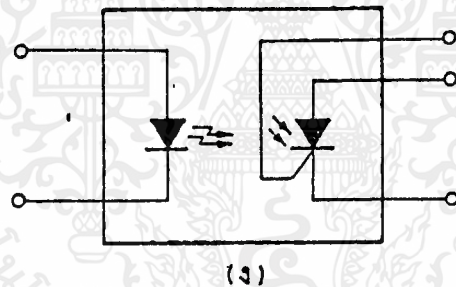
$I_{T(RMS)}$: เป็นค่ากระแส RMS สูงสุด ขณะอยู่ในสถานะที่ทำงาน (On-state)

V_{DRM} : เป็นค่าแรงดันซ้ำ ๆ ระหว่างขั้วเอาต์พุตเมื่ออยู่ในสถานะหยุดทำงาน (repetitive off-state out-put terminal voltage)

V_{TM} : เป็นแรงดันยอดสูงสุด (peak voltage) เมื่ออยู่ในสถานะที่ทำงาน

I_M : เป็นค่ากระแสยึด (holding current) ซึ่งต้องการสำหรับเอาต์พุตเพื่อที่จะยังคงสถานะค้างเอาไว้ได้

อปโตคัพเปลอร์ที่ใช้ SCR ที่ถูกกระตุ้นด้วยแสง ถูกออกแบบมาสำหรับใช้ในงานที่ต้องการการแยกกันทางไฟฟ้าที่มีค่าสูงระหว่างวงจรด้านแรงดันต่ำ (ซึ่งใช้ไอซี) และทางด้านไฟฟ้ากระแสสลับแรงดันสูง ตัวแปรที่สำคัญสำหรับอุปกรณ์ที่ใช้ SCR ที่ถูกกระตุ้นด้วยแสง มีดังนี้



รูปที่ 2.6 ออปโตแบบ SCR คัพเปลอร์

$I_{T(RMS)}$: เป็นค่ากระแส RMS สูงสุด เมื่ออยู่ในสถานะที่ทำงาน

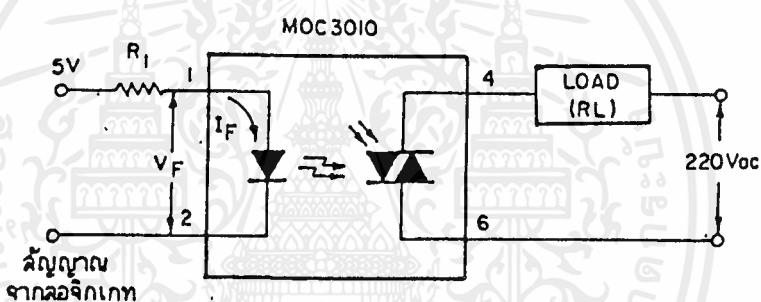
V_{DRM} : เป็นค่าแรงดันซ้ำ ๆ ระหว่างขั้วเอาต์พุตเมื่ออยู่ในสถานะหยุดทำงาน

V_{RM} : เป็นค่าแรงดันย้อนกลับสูงสุด

I_{FT} และ I_H : เช่นเดียวกับออปโตไดโอดแบบไดรแอกทีฟเปลลอร์

การประยุกต์ใช้งานในการไปใช้ควบคุมโหลด

ในโครงงานนี้ได้นำเอาออปโตไดโอดแบบไดรแอกทีฟเปลลอร์มาใช้ควบคุมโหลดที่เป็นไฟสลับ 220 โวลต์ แทนการใช้รีเลย์และการควบคุมปราศจากข้อยุ่งยากเหมือนวงจรที่ออกแบบโดยใช้รีเลย์ ดังนั้นจึงขอกล่าวถึงเฉพาะการนำเอาออปโตไดโอดแบบไดรแอกทีฟเปลลอร์มาประยุกต์ใช้งานเท่านั้น



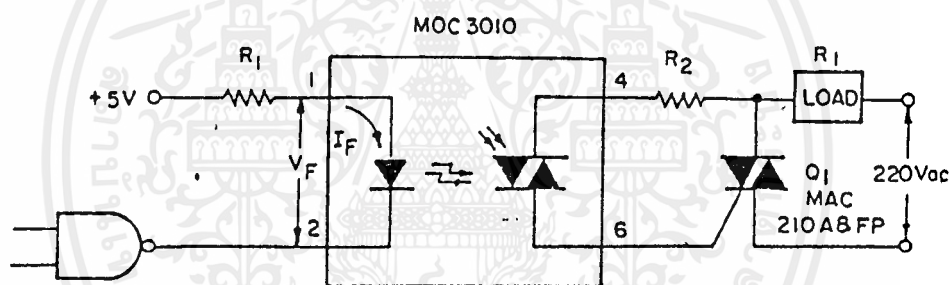
รูปที่ 2.7 วงจรที่ใช้ควบคุมกำลังงานของไฟฟ้ากระแสสลับที่มีค่าไม่สูงนัก

รูปที่ 2.7 แสดงการใช้ MOC 3010 ในการสวิตช์เปิด-ปิด กระแสผ่านโหลดที่ต้องการกำลังงานจากไฟฟ้ากระแสสลับเพียงเล็กน้อย เมื่อเอาท์พุทจากลอจิกเกทมีค่าเป็นลอจิก "0" กระแสจะไหลผ่านไดโอดเปล่งแสงอินฟราเรดที่อยู่ภายใน ถ้าค่า I_F มีค่าเท่ากับ I_{FT} เอาท์พุทของสวิตช์สองทิศทางจะถูกกระตุ้นให้นำกระแส เนื่องจากสวิตช์สองทิศทางจะนำกระแสทั้งสองทิศทางกำลังงานจะถูกป้อนเข้าสู่โหลดทั้งในระหว่างครึ่งไซเคิลบวก และครึ่งไซเคิลลบ และเมื่อเอาท์พุทของลอจิกเกทซึ่งป้อนเข้าสู่ออปโตไดโอด มีค่าเป็นลอจิก "1" กระแส I_F จะลดลงต่ำกว่ากระแสยึด (I_H) จะทำให้สวิตช์สองทิศทางหยุดนำกระแส

ค่ามากที่สุดของ R_1 หาได้จาก

$$R_1 = \frac{V_{cc} - V_{F(max)} - V_{ol}}{I_{FT}}$$

โดยที่ V_F และ I_{FT} เป็นตัวแปรของออปโตไดโอดที่ใช้ และ V_{ol} เป็นแรงดันเอาต์พุตลอจิก "0" ของลอจิกเกต และลอจิกเกตจะต้องสามารถทนค่ากระแสซิงค์ (I_{FT}) ได้โดยมีค่าเพื่อไว้เพื่อความปลอดภัย



รูปที่ 2.8 วงจรที่ใช้ควบคุมกำลังงานของไฟฟ้ากระแสสลับที่มีค่าสูง ๆ

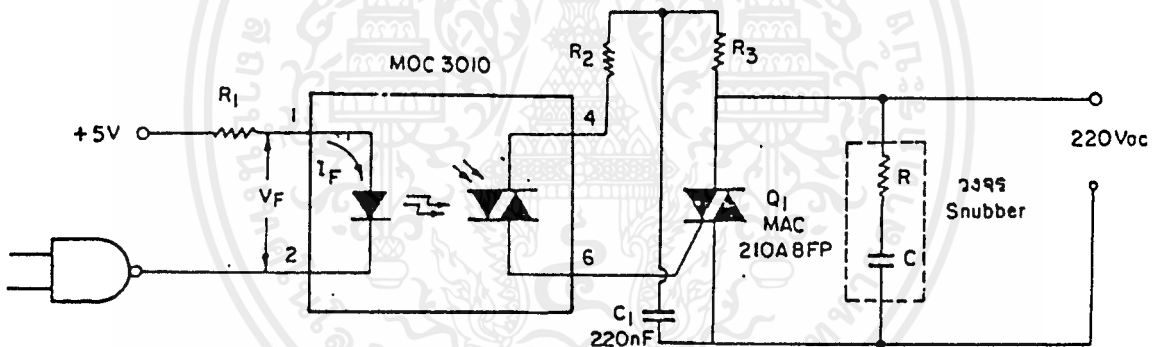
ออปโตคัพเปลอร์ MOC 3010 มีไดโอดขนาดเล็กเป็นเอาต์พุตสามารถทนกระแสไหลผ่านได้ 100 มิลลิแอมป์ ซึ่งน้อยเกินไปสำหรับการควบคุมไฟฟ้ากระแสสลับผ่านเครื่องใช้ไฟฟ้าทั่วไป แต่ก็เหมาะสมที่จะนำมาสร้างสัญญาณทรigger ิโตรแอคกำลังงานสูง นอกวงจร ดังรูปที่ 2.8 เอาต์พุตจากออปโตคัพเปลอร์ MOC 3010 ป้อนเข้าสู่เกทของไดโอดกำลังงานสูง ไดโอดภายนอกจะต้องเลือกทนกำลังงานได้พอสำหรับโหลด

ค่า R_1 สามารถคำนวณได้เช่นเดียวกับการคำนวณหา R_1 ในรูปที่ 2.7 ค่ากระแสที่น้อยที่สุดที่ต้องการกระตุ้นให้ไดโอดทำงานจะเป็นตัวกำหนดค่าสูงสุดของ R_2 ในขณะที่

กำลังงานสูญเสียของเกทของตัวไดรแอกจะเป็นตัวกำหนดค่าต่ำสุดของ R_2 ค่าของ R_2 ที่มากที่สุดหาได้จาก

$$R_2 = \frac{(2V_s - V_{TM} - R_L)}{I_{GM}}$$

โดยที่ V_{TM} เป็นตัวแปรในช่องเอาต์พุตในตารางที่ 2.1, I_{GM} เป็นกระแสเกทสูงสุดที่ใช้กระตุ้นการทำงานของไดรแอก และ V_s เป็นแรงดันของแหล่งจ่ายไฟกระแสสลับ



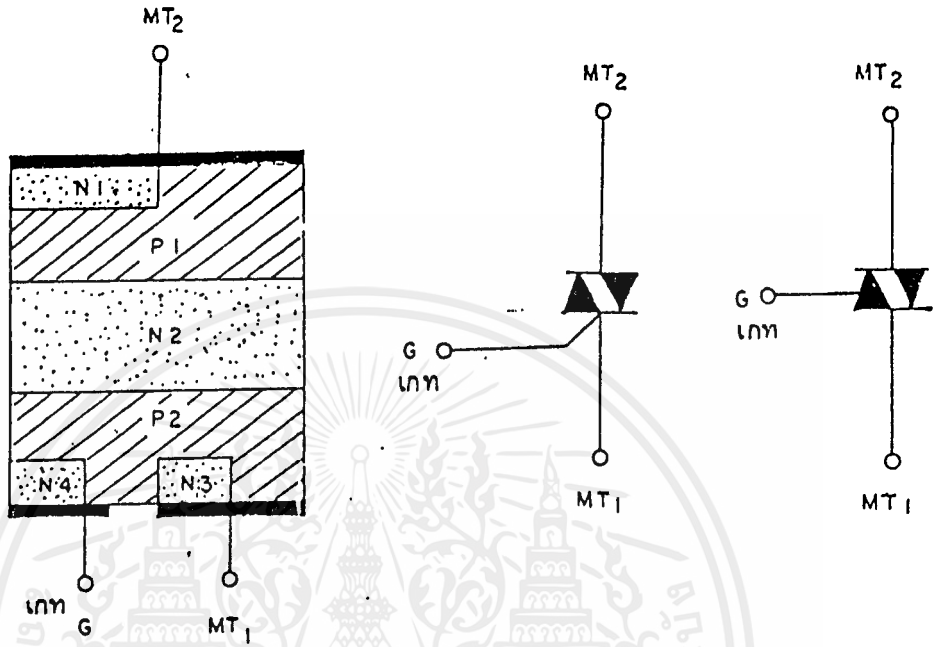
รูปที่ 2.9 การควบคุมโหลดแบบอินดักทีฟโหลด

วงจรในรูปที่ 2.9 กรณีที่โหลดเป็นอินดักทีฟโหลด เช่น มอเตอร์ มักจะมีพัลส์ของแบค อี.เอ็ม.เอฟ. เกิดขึ้นเมื่อมีกระแสผ่านขดลวด พัลส์ดังกล่าวสามารถทำให้การทำงานของไดรแอกภายในออปโตคัพเลเตอร์ทำงานผิดพลาดได้ จึงแก้ไขปัญหานี้โดยใช้วงจร Snubber ต่ออยู่กับโหลดคล่อมไดรแอกภายนอก ขนาดของอุปกรณ์ในวงจร Snubber ขึ้นอยู่กับค่าอินดักแตนซ์ และความต้านทานของโหลด

ตารางที่ 2.1 คุณสมบัติของเบอร์

MOC 3010		ค่าต่ำสุด	ค่าปกติ	ค่าสูงสุด	หน่วย
อินพุท	I_F			50	mA
	$V_F, (I_F=10\text{ mA})$		1.2	1.5	V
	V_R			3	V
เอาต์พุท	I_T (RMS)			100	mA
	V_{DRM}			250	V
	$V_{TM} (I = 100\text{mA})$			3.0	V
ตัวแปร เชื่อมโยง	I_F		8.0	1.5	mA
	I_M		100		● A

สำหรับไตรแอก (Triac) กำลังงานสูงนั้นมีโครงสร้างพื้นฐานดังรูปที่ 2.10 จะพบว่า มีลักษณะคล้าย SCR กล่าวคือ มีเกทหนึ่งเกท และอีกสองขั้วคือ MT_1 และ MT_2 ซึ่งกระแสหลักจะไหลผ่านไตรแอกแตกต่างจาก SCR ตรงที่ว่าไตรแอกสามารถทำงานในสถานะ ON-State ได้โดยที่ขั้ว MT_1 อาจมีศักย์เป็นบวกหรือลบก็ได้ ยิ่งกว่านั้นไบแอสที่เกท ซึ่งจะกระตุ้นให้ไตรแอกทำงานอาจจะเป็นบวกหรือลบได้เช่นกัน ดังนั้นเราอาจจะเรียกไตรแอกนี้ว่า Bidirectional Thyristor โดยทั่วไปไตรแอกจะทนกระแสและแรงดันได้น้อยกว่า SCR แต่คุณสมบัติและข้อดีของไตรแอกเหมาะสำหรับงานการควบคุมการไหลของกระแสในระบบไฟฟ้ากระแสสลับ



รูปที่ 2.10 แสดงลักษณะโครงสร้างพื้นฐานของไทรแอกและสัญลักษณ์

การเลือกใช้ไทรแอกต้องคำนึงถึง ขีดจำกัดแรงดันและกระแสที่ไทรแอกจะรับได้, ความไวในการทริกเกตให้ไทรแอกทำงาน, ความเร็วในการใช้งาน, กระแสรั่วไหล และแรงดันคร่อมตัวไทรแอกขณะนำกระแส

บทที่ 3

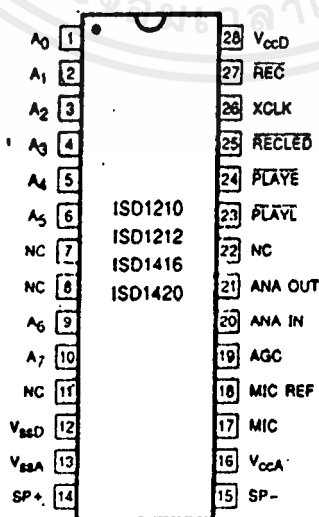
บันทึกเสียงใน IC ตระกูล ISD 1200/ISD 1400

สำหรับไอซีในตระกูล ISD นี้อาศัยเทคโนโลยีการบันทึกเสียงทางอะนาล็อกโดยตรง และภายในประกอบไปด้วยส่วนต่างๆที่ทำหน้าที่เก็บข้อมูลไว้ภายใน หรือที่เรียกว่า NV RAM (nonvolatile RAM) ทำให้สามารถบันทึกเสียงได้นานตั้งแต่ 10-20 วินาที ตามเบอร์ไอซีในตระกูล ISD12XX และ ISD 14XX ซึ่งการใช้งานและการจัดขาของไอซีตระกูลนี้เหมือนกันหมดต่างกันตรงความสามารถในการบันทึกเสียงเท่านั้นเอง

สมาชิกในตระกูล ISD12XX/14XX

ก่อนที่จะทำความเข้าใจกับอุปนิสัยใจคอของสมาชิกในตระกูล ISD 12XX/14XX นี้ก็น่าจะมาทำความรู้จักกับหน้าตาของไอซีตระกูลนี้กันก่อนว่ามีการจัดขาใช้อย่างไรบ้าง และบรรจุอยู่ในตัวถังชนิดไหน เพื่อเวลานำไปใช้งานจะได้วางแผนการออกแบบแผ่นวงจรพิมพ์หรือตัวกล่องได้ถูกต้องและเหมาะสม โดยรูปร่างของไอซี ISD 12XX/14XX ก็ได้แสดงไว้ในรูปที่ 3.1 ซึ่งแสดงรูปร่างและลักษณะการจัดขาของไอซี

คุณลักษณะที่แตกต่างไปจากไอซีบันทึกเสียงที่เคยมีมาก็คือระยะเวลาบันทึกเสียงด้วยตัวของไอซีเอง(ไม่มีหน่วยความจำมาต่อเพิ่มภายนอก) สามารถบันทึกได้นานกว่า โดยจะกำหนดมาเป็นเบอร์ซึ่งแต่ละเบอร์ไอซีจะมีระยะเวลาต่างกันในการบันทึกและก็อยู่ในตระกูล ISD เช่นกัน ลักษณะโดยรวมด้านอื่นๆนั้นเหมือนกันทุกประการและมีลักษณะการใช้งานเหมือนกัน ทำให้ง่ายต่อการพัฒนาในลักษณะของการเพิ่มระยะเวลาในการบันทึก ก็เพียงแต่เปลี่ยนเบอร์ไอซีในตระกูลนี้เท่านั้นเอง นอกจากนั้นหากต้องการระยะเวลาการบันทึกที่ยาวนานมากขึ้นก็จำเป็นต้องเพิ่มหน่วยความจำภายนอกเพิ่มเติมเข้าไป โดยไม่มีความยุ่งยากแต่ประการใด



รูปที่ 3.1 แสดงรูปการจัดขาใช้งานของ ISD 12xx/14xx

คุณสมบัติของ ISD12XX/14XX

- * เมื่อใช้ในฟังก์ชันการบันทึกและเล่นกลับด้วยตัวไอซีเองง่ายมาก
 - ไม่มีไอซีเบอร์อื่นๆ ประกอบเพิ่มเติมภายนอก
 - ต่ออุปกรณ์พาสซีฟภายนอกน้อยมาก
- * ให้ระดับสัญญาณในการบันทึกที่มีประสิทธิภาพสูง
- * สามารถต่อกับสวิตช์ควบคุมการบันทึก, เล่นกลับ, หยุดชั่วคราวและปรับระดับสัญญาณต่างๆ ได้
- * ข้อมูลที่ถูกบันทึกไว้ไม่สูญหายถึงแม้ว่าจะไม่มีแรงดันจ่ายให้กับไอซี และไม่ต้องการแบตเตอรี่สำรอง
- * เก็บข้อมูลไว้ได้นานถึง 100 ปี แม้ไม่มีแรงดันไฟเลี้ยง
- * สามารถบันทึกใหม่ได้ 100,000 ครั้งปกติ
- * มีวงจรฐานเวลาภายใน
- * ไม่มีการโปรแกรมในตัวไอซี และไม่ต้องการพัฒนาระบบเพิ่มเติมเพื่อให้ทำงานได้
- * มีระบบสแตนด์บายเพื่อประหยัดพลังงานจากแหล่งจ่ายเมื่อไม่มีการบันทึก หรือเล่นกลับ
- * ใช้แรงดันไฟเลี้ยงเดียว กินกระแสขณะสแตนด์บายต่ำเพียง 0.5 ไมโครแอมป์

จากคุณสมบัติคร่าวๆของไอซีที่ได้กล่าวมาข้างต้น ก็พอจะทราบได้ว่าเป็นไอซีที่ได้รับการออกแบบขึ้นมาเพื่อให้ง่ายและสำเร็จรูปมากขึ้น เวลานำไปใช้งาน สำหรับค่าคุณสมบัติทางไฟฟ้า นั้นก็แสดงไว้ในตารางที่ 3.1 เป็นคุณสมบัติทางไฟฟ้าของตระกูล ISD12XX/14XX จากตารางนี้เองจะทำให้ทราบว่ามีความพารามิเตอร์บางอย่างที่แตกต่างกันของไอซีแต่ละเบอร์ในตระกูล ISD 12XX/14XX นี้ ซึ่งจะเห็นชัดเจนมากก็คือข้อมูลที่บ่งบอกถึงความสามารถของระยะเวลาในการบันทึกที่แตกต่างกัน รวมทั้งความถี่ของการสุ่มสัญญาณก็ต่างกัน

โดยทั่วไปของ ISD12XX/14XX แล้วก็มีรูปร่างหน้าตาเหมือนกับไอซีโดยทั่วไป แต่ว่าการใช้งานและบล็อกไดอะแกรมการทำงานภายในไอซีไม่เหมือนกัน โดยเฉพาะไอซีในตระกูล ISD12XX/14XX นี้จะถูกผลิตขึ้นมาเป็นไอซีที่ทำหน้าที่บันทึกและเล่นกลับ จนจบกระบวนการภายในไอซีเพียงตัวเดียว เพื่อประโยชน์และต้องการให้เป็นอุปกรณ์ที่ทำหน้าที่บันทึกข้อมูลเพียงสั้นๆข้อมูลหนึ่ง รวมทั้งคุณภาพของสัญญาณที่บันทึกและเล่นกลับก็ถือได้ว่าดีมาก ไม่แตกต่างจากการบันทึกลงบน คลิปเทปคาสเซตต์ โครงสร้างของบล็อกไดอะแกรมการทำงานภายในไอซี แสดงไว้ในรูปที่ 3.2 ซึ่งแสดงถึงบล็อกการทำงานทุกส่วนภายในไอซี ISD 12XX/14XX

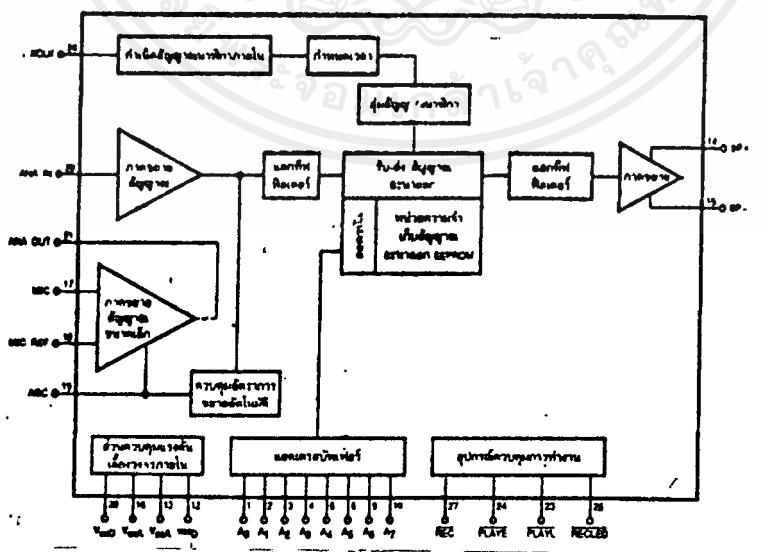
ตารางที่ 3.1 คุณสมบัติทางไฟฟ้าของตระกูล ISD12XX/14XX

สัญลักษณ์	รายละเอียดคุณสมบัติ	ISD121 0	ISD121 2	ISD14 16	ISD14 20	หน่วย
Fs	อัตราความถี่ในการแซมปลิงสัญญาณ	6.4	5.3	8	6.4	KHz
BW	ความกว้างของแบนด์	2.7	2.3	3.4	2.7	KHz
Trpw	ความกว้างของพัลส์ขณะบันทึก	10	12	16	20	Sec
Tplay	ระยะเวลาในการบันทึก	10	12	16	20	Sec
Tled2	การหน่วงเวลาที่ขา RECLEX ขณะปิด	48.6	58.3	38.9	48.6	mSec
Trpud	การหน่วงเวลาขณะเริ่มบันทึก	32	39	26	32	mSec
Trpdd	การหน่วงเวลาขณะหยุดบันทึก	32	39	26	32	mSec
Tppud	การหน่วงเวลาขณะเล่นกลับ	32	39	26	32	mSec
Tppdd	การหน่วงเวลาขณะเล่นกลับสิ้นสุด	8.1	9.7	6.5	8.1	mSec
THD	ความเพี้ยนทางฮาร์โมนิกรวม	1	1	1	1	เปอร์เซ็นต์
Tled1	หน่วงเวลาขณะเริ่มบันทึกของ LED	5	5	5	5	uSec
Pout	กำลังขับลำโพงทางเอาต์พุต	12.2	12.2	12.2	12.2	mWatt
Vout	แรงดันตกคร่อมขาต่อลำโพง	2.5	2.5	2.5	2.5	Vp-p
Vin 1	แรงดันอินพุตที่ไมโครโฟน	20	20	20	20	mVp-p
Vin 2	แรงดันอินพุตอะนาล็อก	50	50	50	50	mVp-p



ภายในไอซีจะประกอบไปด้วยส่วนการทำงานที่สำคัญทุกส่วน โดยมีอุปกรณ์พาสซีฟต่อภายนอกเพียงเล็กน้อยเท่านั้น ซึ่งภายในก็มีวงจรกำเนิดความถี่ฐานเวลาชนิดซีมอส, วงจรขยายสัญญาณไมโครโฟน, วงจรควบคุมอัตราการขยายอัตโนมัติ, วงจรรองความถี่และวงจขยายสัญญาณออกสู่ลำโพง แต่สัญญาณที่ขับลำโพงโดยตรงจากไอซีตัวนี้อาจจะไม่ได้ดังมากพอ ก็สามารถต่อวงจขยายขนาดเล็กภายนอกเพิ่มเติมได้ เพื่อให้สามารถขับลำโพงให้ได้ยินเสียงดังมากขึ้น นอกจากนี้ยังสามารถพัฒนาวงจรหรือแก้ไขวงจรเพิ่มเติมเพื่อต้องการให้วงจรสามารถใช้ลำโพงเป็นไมโครโฟนได้พร้อมกับการขับสัญญาณเสียงที่บันทึกไว้ออกมาให้ได้ยินอีก ซึ่งทั้งสองหน้าที่จะทำงานไม่พร้อมกัน(ทำงานคนละจังหวะกัน) การควบคุมการบันทึกและเล่นกลับสามารถควบคุมได้ด้วยปุ่มเพียงสองปุ่มเท่านั้น

สัญญาณที่จะทำการบันทึกจะถูกเก็บหรือบันทึกลงบนหน่วยความจำภายในไอซี ซึ่งเป็นหน่วยความจำที่ไม่ต้องการแรงดันไฟฟ้าสำรองขณะที่ไม่มีการจ่ายแรงดันให้กับวงจรซึ่งสามารถเก็บข้อมูลไว้ได้นานเป็น 100 ปีเลยทีเดียว ลักษณะการบันทึกลงบนหน่วยความจำภายในไอซีนีจะทำการบันทึกสัญญาณอะนาล็อกโดยตรง(Direct Analog Technology:DAST) ซึ่งสัญญาณอะนาล็อกนี้อาจจะเป็นสัญญาณเสียงพูดหรือสัญญาณย่านความถี่เสียง 20 เฮิรตซ์ ถึง 20 กิโลเฮิรตซ์ การบันทึกนี้สัญญาณจะถูกเก็บไว้ในหน่วยความจำภายในชนิด EEPROM ซึ่งเป็นอีพรอมที่สามารถบันทึกและลบใหม่ได้ในอัตราการบันทึก 100,000 ครั้งตลอดอายุการใช้งานของไอซีนับว่ามากมายเลยทีเดียว



รูปที่3.2บล็อกไดอะแกรมภายในตัวไอซี

การทำงานเบื้องต้น

การทำงานเบื้องต้นของ ISD12XX /14XX จะเป็นชิพไอซีเพียงตัวเดียวและมีสัญญาณควบคุมการทำงานในฟังก์ชันต่างๆเป็นสัญญาณแบบเดี่ยว (Single signal) เพื่อควบคุมที่ขา REC และสัญญาณควบคุมการเล่นกลับจะถูกควบคุมด้วยสวิทช์ควบคุมสองสวิทช์ คือควบคุมที่ขา PLAYE และ PLAYL นอกจากนี้หากต้องการให้สามารถควบคุมการบันทึกได้หลายๆ ลักษณะก็สามารถใช้ขาแอกเดรสไลน์ มาทำการประยุกต์ใช้งานควบคุมได้เช่นกัน และการทำงานของขาใช้งานแต่ละขา ก็จะอธิบายสั้นๆถึงหน้าที่และลักษณะการทำงาน

ประสิทธิภาพของเสียงที่บันทึก

ประสิทธิภาพของสัญญาณที่ทำการบันทึกและเล่นกลับจะมีคุณภาพดีมากเนื่องจากการบันทึกและเล่นกลับจะใช้เทคโนโลยี DAST ดังได้กล่าวมาแล้ว โดยที่สัญญาณที่ทำการบันทึกหรือสัญญาณเสียงพูดที่เข้ามาทางอินพุตจะถูกบันทึกหรือเก็บเข้าไปไว้ใน EEPROM ซึ่งเป็นหน่วยความจำภายในโดยตรงด้วยสัญญาณแบบอนาล็อกและการเล่นกลับออกมาก็จะเหมือนกับสัญญาณที่ก่อนทำการบันทึกแน่นอนเพราะการเล่นกลับไม่มีผลของคุณสมบัติหัวเทปมาเกี่ยวข้องเพราะในกรณีนี้ไม่ได้ใช้หัวเทปในการขยายสัญญาณออกมา แต่ใช้กระบวนการ ทางดิจิทัล

ปิดตัวเองเมื่อไม่มีการบันทึกหรือเล่นกลับ

ในขณะที่วงรอบหรือขั้นตอนการทำงานเล่นกลับหรือบันทึกสิ้นสุดลง ไอซีนี้ก็จะมีการทำงานให้ตัดเข้ามาสู่โหมดของการสแตนด์บายเพื่อให้ปริมาณการใช้กำลังงานอยู่ในระดับที่ต่ำเพื่อต้องการประหยัดแบตเตอรี่ ซึ่งจะกินกระแสเพียง 0.5 ไมโครแอมป์เท่านั้น ในช่วงที่ทำการเล่นกลับจบลงวงจรภายในก็จะตัดกลับมาสู่สถานะสแตนด์บาย ในโหมดของการบันทึก หลังจากที่ทำทำการบันทึกเสร็จสิ้นลงก็จะกลับมาสู่โหมดสแตนด์บาย เมื่อขาควบคุม REC มีระดับลอจิกเป็น "1"

ควบคุมการบันทึก (REC)

ที่ขาควบคุมการบันทึกทางอินพุตนี้ จะต้องการระดับลอจิก "0" เพื่อทำการบันทึกสัญญาณและจะเริ่มทำการบันทึกเมื่อระดับลอจิกขา REC นี้เป็นลอจิก "0" และสถานะลอจิกที่ขา นี้จะต้องคงสถานะอยู่ที่ "0" ตลอดทำการบันทึก และการบันทึกที่ขา REC จะต้องได้รับสัญญาณให้ทำการบันทึกก่อนเสมอก่อนที่จะทำการเล่นกลับ หรือก่อนที่จะมีสัญญาณมาควบคุมที่ขา PLAYE หรือขา PLAYL ถ้าที่ขา REC มีระดับลอจิกที่ "0" เพิ่มขึ้นไปเป็นค่าแรงดันบวก(ขึ้นไปเป็น "1") ก็จะเข้าสู่การทำงานของการเล่นกลับ

ควบคุมการเล่นกลับ (PLAYE)

เมื่อขาควบคุมการเล่นกลับนี้ได้รับระดับลอจิก "0" หรือได้รับการกระตุ้นด้วยลอจิก "0" ที่อินพุตนี้วงจรก็จะเริ่มทำการเล่นกลับเพื่อนำข้อมูลที่ถูกระงับที่อยู่ที่แสดงออกมาทางลำโพง การเล่นกลับในฟังก์ชันนี้ จะเป็นการเล่นกลับอย่างต่อเนื่อง จนกว่าจะถึงข้อมูลสุดท้ายที่ทำการบันทึกตามเวลาที่กำหนดไว้ (10-20วินาที) หรือเล่นกลับจนกว่าข้อมูลที่บันทึกไว้ใน EEPROM ทุกข้อมูลจะถูกเล่นกลับออกมาทั้งหมด ซึ่งเป็นการเล่นกลับอย่างสมบูรณ์ หลังจากนั้นก็จะตัดเข้าสู่โหมดสแตนด์บาย ในระหว่างที่กำลังอยู่ในสภาวะเล่นกลับนั้นทันทีที่ขา PLAYE มีสถานะเป็น "1" การเล่นกลับก็จะหยุดลงทันที

ควบคุมการเล่นกลับ (PLAYL)

เมื่อขาอินพุตนี้มีการเปลี่ยนแปลงระดับลอจิกจาก "1" ไปถึง "0" จะเป็นการเล่นกลับแบบต่อเนื่อง จนกระทั่งที่ขา PLAYL เพิ่มขึ้นเป็น "1" หมายถึง เกิดการตรวจจบการเล่นสิ้นสุดลงแล้ว หรือ จบสิ้นข้อมูลที่ถูกระงับไว้ใน EEPROM แล้ว และก็จะกลับมาสู่สภาวะสแตนด์บาย

บทที่ 4

แนวความคิด

บ่อยครั้งที่พบปัญหาการเปิดปิดเครื่องใช้ไฟฟ้าภายในบ้าน ขณะที่ออกไปทำธุระนอกบ้านหรือลืมปิดเครื่องใช้ไฟฟ้า ขณะออกจากบ้านแล้วหรือในบางครั้งไม่มีใครอยู่บ้านและต้องกลับค่ำมืด มีปัญหาหากต้องการเปิดไฟหน้าบ้านรอการกลับ ไปของเจ้าของบ้านเองหรือจะนำเอาหลักการเหล่านี้ไปประยุกต์ใช้กับงานด้านอื่นอีกมาก โดยการใช้เครื่องควบคุมการทำงานระยะไกลด้วยโทรศัพท์ เพียงแค่ยกหูโทรศัพท์แล้วกดเลขหมายที่บ้านพร้อมรหัสผ่านแล้วกดเลขหมายควบคุมเท่านั้นทุกอย่างจะเป็นไปตามความต้องการเหมือนกับว่าเราอยู่ในบ้านเอง

วัตถุประสงค์การทำโครงการ

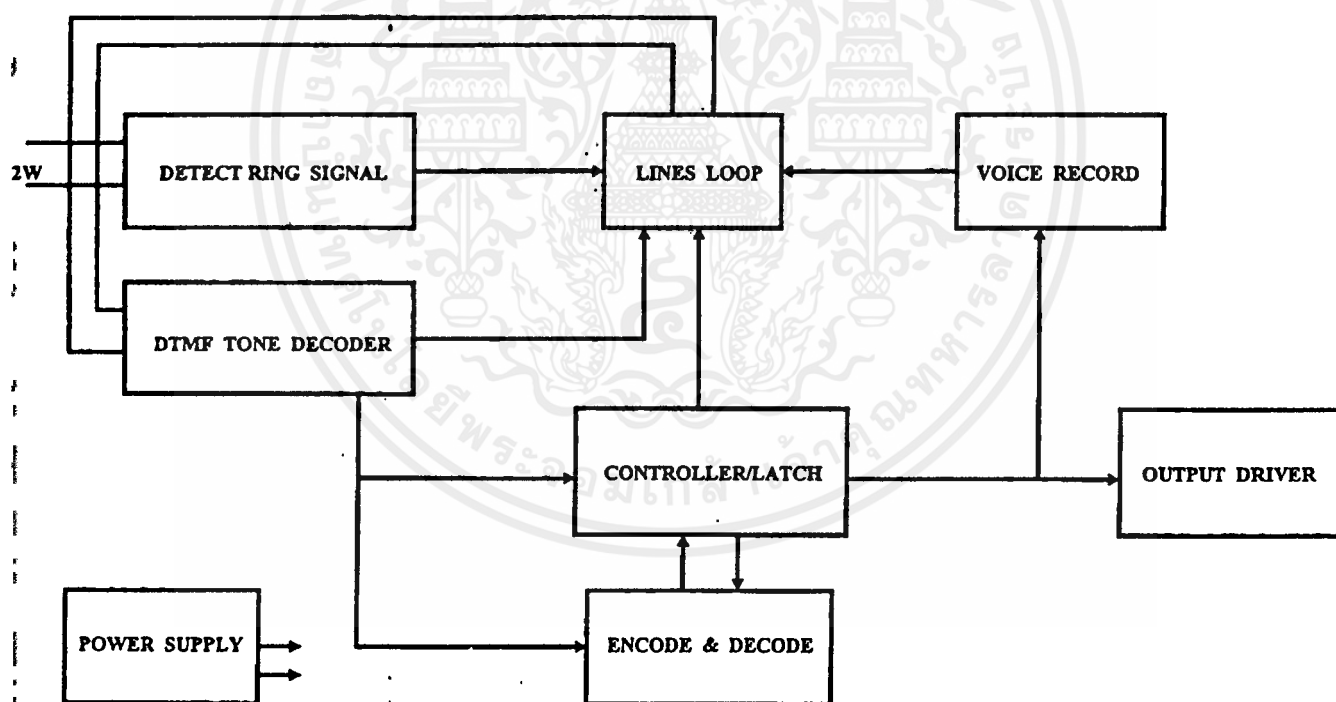
จุดประสงค์ของเครื่องควบคุมนี้ จะต้องต่อกับคู่สายโทรศัพท์ เมื่อต้องการสั่งงานต่างๆ ผ่านทางคู่สายโทรศัพท์โดยอาศัยสัญญาณ TONE ที่ได้จากการกดที่เป็นโทรศัพท์ โดยเริ่มแรกเครื่องควบคุมนี้จะตรวจสอบสัญญาณกระดิ่งเพื่อให้ชุดควบคุมทำงาน จากนั้นเครื่องควบคุมจะสวิตซ์ เพื่อให้อยู่ในสภาวะยกหูโทรศัพท์ โดยจะมีระยะเวลาหน่วงรออยู่ประมาณ 20 วินาทีในการที่จะกดรหัสผ่าน หากกดรหัสไม่ถูกต้องก็ไม่สามารถ ผ่านเข้าไปสู่การทำงานควบคุมได้ทั้งนี้เพื่อป้องกันผู้ไม่หวังดีโทรศัพท์เข้ามาสั่งการได้ หรือเป็นการเพิ่มความปลอดภัยขึ้นอีกระดับหนึ่ง ทั้งนี้รหัสผ่านนี้สามารถปรับเปลี่ยนได้ตามต้องการ ในการใช้งานเราจะต้องกดรหัสในการควบคุม 2 ตัว และเพิ่มชุดรหัสลับอีก 2 ตัว (ซึ่งปรับเปลี่ยนได้) รวมใช้รหัสทั้งสิ้น 4 หลักซึ่งในการทำงานเราจะเลือกใช้การควบคุมโดยผ่านรหัสลับหรือไม่ก็ได้ตามต้องการ ในทุกครั้งที่ถอดรหัสสั่งการเสร็จจะมีสัญญาณตอบกลับจากเครื่องควบคุมป้อนกลับมาทางหูฟังโทรศัพท์ (ซึ่งเป็นข้อความที่เราบันทึกไว้ในตอนแรกและสามารถเปลี่ยนข้อความการตอบกลับได้) ในการสั่งการแต่ละขั้นจะมีเวลาหน่วงรอรหัสคำสั่ง 20 วินาที หากเลขช่วงเวลาไปแล้วโดยไม่มี การกดคีย์สั่งการ เครื่องควบคุมนี้จะทำการวางหูโทรศัพท์ (ตัดสายโทรศัพท์ออกจากระบบหรือการวางหูนั่นเอง)

บทที่ 5

การออกแบบวงจร

จากแนวความคิด จากบทที่ 4 จึงได้ทำการออกแบบวงจรขึ้นมา โดยกำหนดจากวัตถุประสงค์ของการทำโครงการ การออกแบบส่วนต่างๆ ได้นำความรู้ทางด้านโทรคมนาคมและด้านวงจรอิเล็กทรอนิกส์มาใช้งาน องค์ประกอบของวงจร แสดงด้วยบล็อกโคอะแกรม ดังรูป

5.1



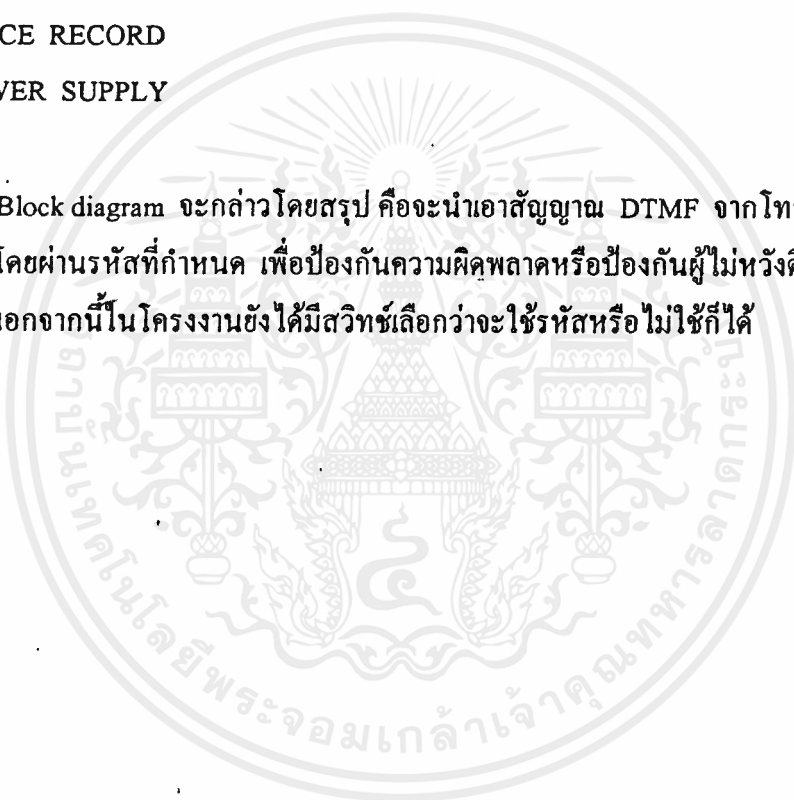
รูป 5.1 Blockdiagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบ่งการทำงานตามบล็อกไดอะแกรมได้ดังนี้

1. ภาค RINGING SIGNAL DETECT
2. ภาค LINES LOOP
3. ภาค DTMF TONE DECODER
4. ภาค ENCODE & DECODE
5. ภาค CONTROLLER & LATCH
6. ภาค OUTPUT DRIVER
7. ภาค VOICE RECORD
8. ภาค POWER SUPPLY

จาก Block diagram จะกล่าวโดยสรุป คือจะนำเอาสัญญาณ DTMF จากโทรศัพท์นำมาส่งการต่างๆ โดยผ่านรหัสที่กำหนด เพื่อป้องกันความผิดพลาดหรือป้องกันผู้ไม่หวังดีมาใช้ในการควบคุม นอกจากนี้ในโครงการยังได้มีสวิทช์เลือกว่าจะใช้รหัสหรือไม่ใช้ก็ได้



(1) ภาค RINGING SIGNAL DETECT

ได้จากหลักการของโทรศัพท์ ในสภาวะปกติคู่สายโทรศัพท์จะมีแรงดันตกคร่อมอยู่ประมาณ 48 โวลต์ ซึ่งได้มาจากชุมสายโทรศัพท์ หากมีผู้เรียกเข้ามาทางชุมสายจะจ่ายสัญญาณกระดิ่งเป็นแรงดัน กระแสสลับ 16 Hz, 100 Vp-p เป็นช่วงๆ คือจ่ายสัญญาณ 2 วินาที เป็นจังหวะอย่างนี้ ถ้าหากยกหูรับสายโทรศัพท์ เข้าสู่วงจรภายในที่มีความต้านทานกระแสตรงต่ำ (LOOP) จะเกิดการครบวงจรขึ้นทำให้แรงดัน 48 โวลต์ ตกลงเหลือประมาณ 8-10 โวลต์ ทำให้ชุมสายรับรู้และจะต่อคู่สายของผู้เรียกเข้ากับผู้รับ ทำให้ติดต่อดังกล่าว

จากหลักการดังกล่าว ได้มาใช้กับวงจรนี้ โดยได้ออกแบบให้ตรวจจับสัญญาณเรียก (RINGING) จำนวน 4 ครั้ง ก่อนแล้วจะทำให้เกิดสภาวะความต้านทานต่ำขึ้นในระหว่างคู่สายซึ่งเสมือนกับการยกหูโทรศัพท์เช่นกัน (LOOP LINE)

ภายหลังที่ได้ทำการ LOOP LINE แล้ว หากผู้เรียกไม่มีการกดคีย์สั่งการเข้ามา ภายในช่วงเวลาประมาณ 28 วินาที วงจรนี้จะทำการ Reset ตัวเองทำให้สภาวะความต้านทานต่ำหมดไปเสมือนเป็นการวางหูโทรศัพท์ลง แต่ถ้ามีการกดคีย์สั่งการเข้ามา วงจรจะทำงานจนกว่าจะแล้วเสร็จ จึงทำการวางหู และในขณะเดียวกัน ส่วนควบคุมการวางหูนี้ก็จะส่งสัญญาณไปยังส่วนควบคุมส่วนอื่นด้วย ซึ่งจะกล่าวในตอนต่อไป

จากวงจรชุด RINGING DETECT/LINES LOOP ตาม Schematic Diagram วงจรจะต่ออยู่กับคู่สายโทรศัพท์ ส่วนของตัวตรวจจับ Ringing Singnal คือ Q1 และวงจรส่วนหน้า C1,C2 และ D1,D2 ต่อประกอบกันเป็นวงจรจ่ายทอดสัญญาณกระดิ่ง โดยยอมให้กระแสสลับไหลผ่านเท่านั้น เมื่อมีสัญญาณ Ringing ผ่าน C1,C2 มาได้ก็就会被 Rectifier โดย Diode ที่ต่อเป็นวงจร Bridge Rectifier สัญญาณ Ringing 16 Hz, 100 Vp-p ก็จะถูกแปลงเป็นสัญญาณพัลส์ 32 Hz, 100 Vp-p จะเห็นว่าแรงดันมีค่าสูงมาก จึงต้องลดทอนลงด้วย R1 ให้มีแรงดันที่เหมาะสม ตัวเก็บประจุ C3,C4 และ R2,R3 ต่อเข้ากันเป็นวงจรฟิลเตอร์ ให้แรงดันที่ขา Base-Emitter ของ Q1 ค่อยๆเพิ่มขึ้นถึงระดับหนึ่ง Q1 ก็จะนำกระแส (เปรียบเสมือนขา Collector ได้ Ground ทำให้ขา I (clock) ของ IC3:A (4015:Stage Shift Register) ได้รับความถี่ clock ที่เป็นขาลง จึงยังไม่มีผลต่อ IC3:A เนื่องจาก IC3:A จะทำงานเมื่อขา CK เป็นขอบขาขึ้น ดังนั้นเมื่อ Ringing ถูกแรกเจียบลง ทำให้ขา CK ของ IC3:A ได้ VCC เสมือนได้ขอบขาขึ้น จะทำให้ได้ Output ออกที่ขา I3 (Q1) ซึ่งเป็นลอจิกเดียวกับขา 15 (D) ในวงจรนี้ออกแบบให้ตรวจจับสัญญาณ 4 ครั้ง กล่าวคือ เกิดการเปลี่ยนแปลงจาก LOGIC "0"----"1" 4 ครั้ง ซึ่งเป็นการ Shift Register 4 ครั้ง จากขา D (ขา 15) ซึ่งเป็นลอจิก "1" เช่นกัน เป็นการ Bias ให้ Q2 นำกระแส ทำให้โซลิดสเตตรีเลย์ IC5 (LH1016) ทำงาน จะทำ

การต่อขด Primary ของ T1 เข้ากับคู่สายโทรศัพท์เป็นการยกหูโทรศัพท์โดยมี R12 ที่ต่ออนุกรมอยู่ด้วยนั้น เป็นการทำให้ความต้านทานรวมของคู่สายโทรศัพท์ เหมาะสม

ดังนั้นในขณะที่สามารถติดต่อกันได้ระหว่าง ผู้เรียกกับเครื่องควบคุม ผู้เรียกสามารถกดคีย์สั่งการ ซึ่งในภาค DTMF- DECODER จะส่งสัญญาณมาในวงจรส่วนนี้ เพื่อมิให้ทำการวางหูก่อนจนกว่าจะปฏิบัติการเสร็จ ซึ่งจะกล่าวต่อไป

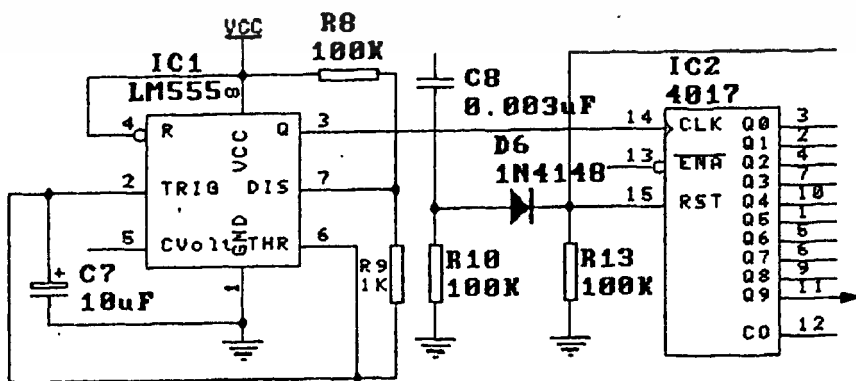
(2) ภาค LINES LOOP

ในส่วนของการควบคุมการวางหู ประกอบด้วย IC1 (555 : Timer) , IC2 (4017 : Decade Counter/Divider) IC3:B (1/2 4015) และ IC4:A(4001:NOR GATE) การทำงาน IC1 และ IC2 จะทำงานสัมพันธ์กัน กล่าวคือ IC1 จะเป็นตัวกำเนิดความถี่ และ IC2 จะเป็นวงจรหารความถี่ โดย IC1 จะให้ความถี่ที่ Output ขา 3 กำหนดไว้เป็นพัลส์ต่อเนื่องประมาณ 1.414 Hz

$$\begin{aligned} \text{สูตรการหาความถี่(จากวงจร), } f &= \frac{1}{(R_{10}+2R_9)} * C_6 \ln 2 \text{ Hz} \\ &= \frac{1}{[(100 \times 10^3) + (2 \times 10^3)]} * (10 \times 10^{-6}) \ln 2 \\ &= 1.414 \text{ Hz} \end{aligned}$$

จากความถี่นี้จะถูกหาร 10 ด้วย IC2 ได้ Output ขา 11 เป็นความถี่ 0.1414 Hz ถ้าแปลงเป็นคาบเวลาจะได้ , คาบเวลา $T = \frac{1}{f} = \frac{1}{0.1414} = 7.07$ วินาที

กล่าวคือทุกๆเวลาประมาณ 7 วินาที จะได้สัญญาณนาฬิกาจากขา 11 ของ IC2 มา 1 ลูก



รูป 5.2 วงจรการทำงานของสัญญาณนาฬิกา

สัญญาณดังกล่าวจะถูกส่งไปที่ขา 9 (CK ของ IC3:B) ซึ่งออกแบบ Output เป็นขา 10(Q3) ดังนั้น IC2 จะต้องส่งสัญญาณนาฬิกาให้ IC3:B จำนวน 4 ลูก (คิดเป็นเวลาประมาณ 28 วินาที) สำหรับการทำงานจะกล่าวเป็นลำดับ ดังนี้

- ในขั้นแรกขา Input ของ NOR GATE (IC4:A) เป็นลอจิก "0" ทั้งคู่คือมาจาก Q3 ของ IC3:A และ Q0 ของ IC3:B ทำให้ได้ Output เป็นลอจิก "1" ผลทำให้มีการ Reset กับ IC3:B และ IC2 (4017) ทำให้ไม่มีการนับสัญญาณนาฬิกาจาก IC1 (timer) และผลจาก Q3 ของ IC3:B ซึ่งเป็นลอจิก "0" ทำให้ IC3:A สามารถตรวจจับสัญญาณ Ringing ได้

- เมื่อมีการเรียกเข้าและตรวจจับครบ 4 ครั้ง ทำให้ขา 2 (Q3 ของ IC3:A) เป็นลอจิก "1" และยังผลให้เอาต์พุตของ IC4:A (NOR GATE) เป็นลอจิก "0" ทำการปลดปล่อยการ Reset ของ IC3:B และ IC2 ทำให้วงจรนับสัญญาณนาฬิกาเป็นปกติ

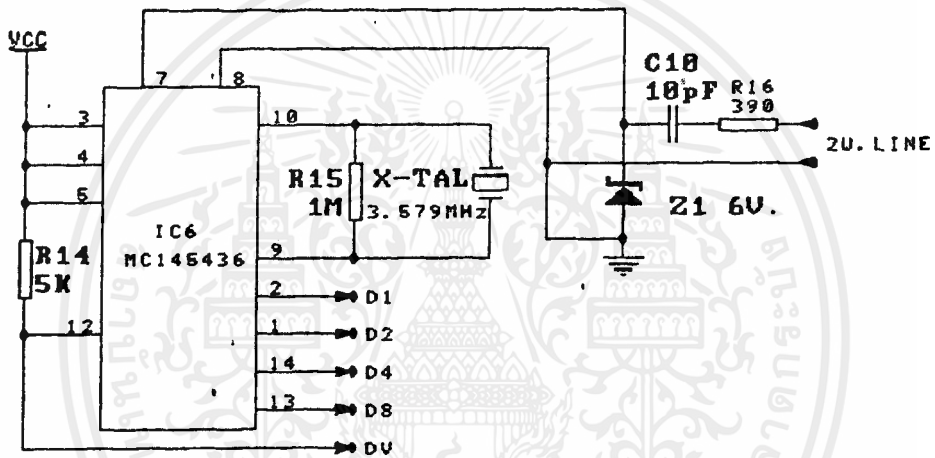
- ขณะที่รับสาย (LOOP LINE) หากมีการกดคีย์สั่งการจากวงจรชุด DTMF-DECODER จะสัญญาณลอจิก "1" มาทำการ Reset IC3:B และ IC2 ทำให้วงจรยังคง LOOP LINE อยู่ไม่วางหูไปก่อน

- หากเมื่อมีการ LOOP LINE แล้ว แต่ไม่มีการกดคีย์สั่งการหรือสั่งการปฏิบัติการเสร็จเรียบร้อยแล้ว เครื่องควบคุมจะทำการวางหู (ตัดการรับสายโดยอัตโนมัติ) กล่าวคือในวงจรนับเมื่อนับครบช่วงเวลา 28 วินาที ที่ขา 10 (Q3 ของ IC3:B) จะได้ลอจิก "1" ทำให้ไป Reset IC3:A ผลทำให้ Q2 ไม่น่ากระแส จึงตัดการ LOOP LINE ไป และผลลอจิกนี้ทางหนึ่งจะถูกส่งไปยังภาคควบคุมส่วนอื่น ซึ่งจะกล่าวในตอนต่อไป และอีก 1 คาบเวลาถัดมา (ประมาณ 7 วินาที) ขา 9 (CK ของ IC3:B) ได้รับขอบขาขึ้น ทำให้ Output ขา 5 (Q0) มีลอจิกตามขา 7 (D) ซึ่งเป็นลอจิก "0" (จากการวางหูไปแล้ว) ซึ่งจะส่งมาให้กับขา Input ของ IC4:A (NOR GATE) ด้วย ทำให้ Output ของ IC4:A เป็น "1" เพื่อไป Reset IC2(4017) และ Reset IC3:B ด้วย ผลทำให้ IC3:B เป็น "0" และนำไปทำการปลดปล่อย การ Reset IC3:A ทำให้สามารถรับการตรวจจับ Ringing ได้ต่อไป

- C6, R5 และ C8, R10 จะต่อเป็นวงจร Reset ในช่วงเปิดเครื่องครั้งแรก ทำให้เครื่องควบคุมอยู่ในสถานะยกหู (ไม่ทำการ LOOP LINE) เมื่อเปิดเครื่องควบคุมนี้ใช้งานแล้ว วงจรส่วนนี้จะไม่มีผล

(3) ภาค DTMF TONE DECODER

ภาคนี้จะต่อกับคู่สายโทรศัพท์ เมื่อรับสัญญาณ DTMF (ซึ่งย่อมาจากคำว่า Dual Tone Multi Frequency) ซึ่งส่งมาจากผู้เรียกกดคีย์โทรศัพท์สั่งการ



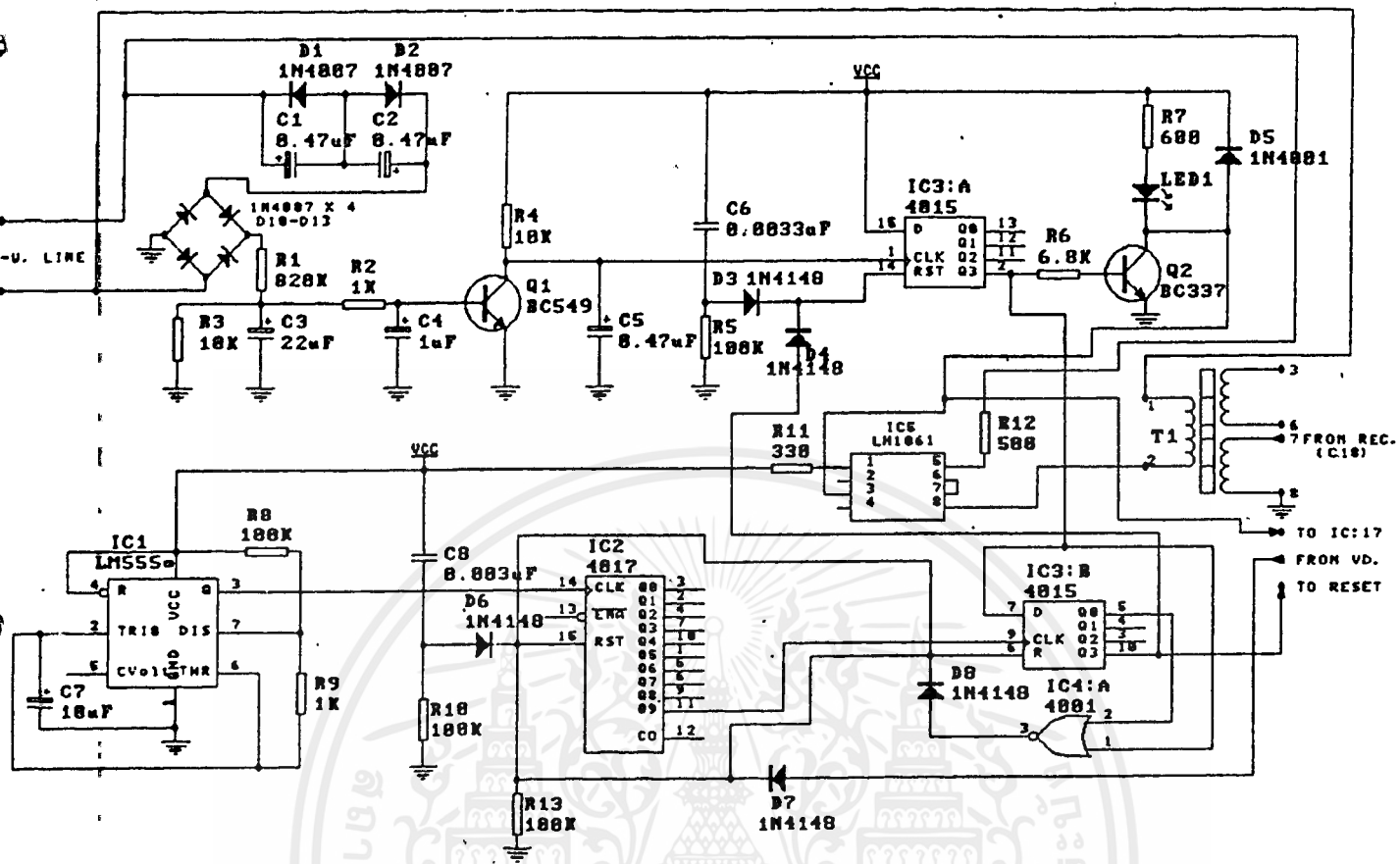
รูป 5.3 วงจรภาคถอดรหัส DTMF TONE

สำหรับภาครับสัญญาณ DTMF จะใช้ IC6 (MC 145436: Dual Tone Multi Frequency) เป็นตัวเปลี่ยนสัญญาณ DTMF เป็นสัญญาณ Digital ในเลขระบบฐานสิบหก (Hexadacimal:HEX) Output ของ IC6 จะเป็นตัวสำคัญที่จะนำไปใช้ตรวจสอบความถูกต้องของรหัสที่ป้อนเข้ามาและนำไปควบคุมตามที่ต้องการ

หมายเลขจากแป้น กดคีย์โทรศัพท์	ความถี่ด้านต่ำ Hz	ความถี่ด้านสูง Hz	D8	D4	D2	D1
1	697	1209	0	0	0	1
2	697	1336	0	0	1	0
3	697	1477	0	0	1	1
4	770	1209	0	1	0	0
5	770	1336	0	1	0	1
6	770	1477	0	1	1	0
7	852	1204	0	1	1	1
8	852	1336	1	0	0	0
9	852	1477	1	0	0	1
0	941	1336	1	0	1	0
*	941	1209	1	0	1	1
#	941	1477	1	1	0	0

ตาราง 5.1 แสดงการเปลี่ยนค่าความถี่ DTMF ไปเป็นเลขฐานสิบหกของตัวรับสัญญาณ DTMF

IC6 นี้ ออกแบบมาโดยมีอุปกรณ์ต่อร่วมน้อยมาก ก็สามารถทำงานได้ มี $X\text{-tal} = 3.579 \text{ MHz}$ กับ R15 ต่อร่วมกับวงจร OSCILLATOR ภายใน IC ทำหน้าที่ผลิตสัญญาณนาฬิกาให้กับชิป สำหรับการทำงานสัญญาณ DTMF ที่ถูกส่งเข้ามาจะดับปลี้งผ่าน R16 และ C10 เข้าที่ขา 7 ผ่าน วงจรฟลิปเฟลอร์ภายใน IC และจะถูกตีเท็ก และตีโค้ดเตอร์ ออกเป็นสัญญาณรหัสเลขฐาน 16 มี D1,D2,D4,D8 เป็น Output และที่ขา 12 (DV:Data Valid) จะให้สัญญาณลอจิก "1" ในขณะที่กดคีย์ โทรศัพท์ เพื่อที่จะส่งไปภาค LOOP LINE ที่ขา 15 ของ IC4 เพื่อให้ Reset เริ่มต้นนับเวลาใหม่ อีก ทั้งส่งไปที่ขา 6 ของ IC1/2 เพื่อมิให้ shift ข้อมูลจากขา "D" ออกมาถึงขา 10(Q4) ซึ่งจะยังผลให้ไม่ มีการวางหูขณะที่ยังมีการส่งสัญญาณ DTMF



รูป 5.4 แสดงวงจรโดยรวมของภาค RINGING SIGNAL DETECT,
และภาค LINES LOOP

(4) ภาค ENCODE & DECODE

เมื่อเครื่องควบคุมทำการตอบรับ (Lines Loop) และผู้เรียกได้ทำการกดคีย์ส่งการสัญญาณเลขฐาน 16 จากภาค DTMF TONE DECODER จะผ่านมาทาง IC:10 (74LS244) ซึ่งเป็น Buffer ให้แก่ชุดต่าง ๆ คือ IC:11 (74LS244), IC:12 และ IC:13 (74LS154) สำหรับรายละเอียดการทำงานในภาคนี้จะได้กล่าวรายละเอียดเป็นข้อๆดังนี้

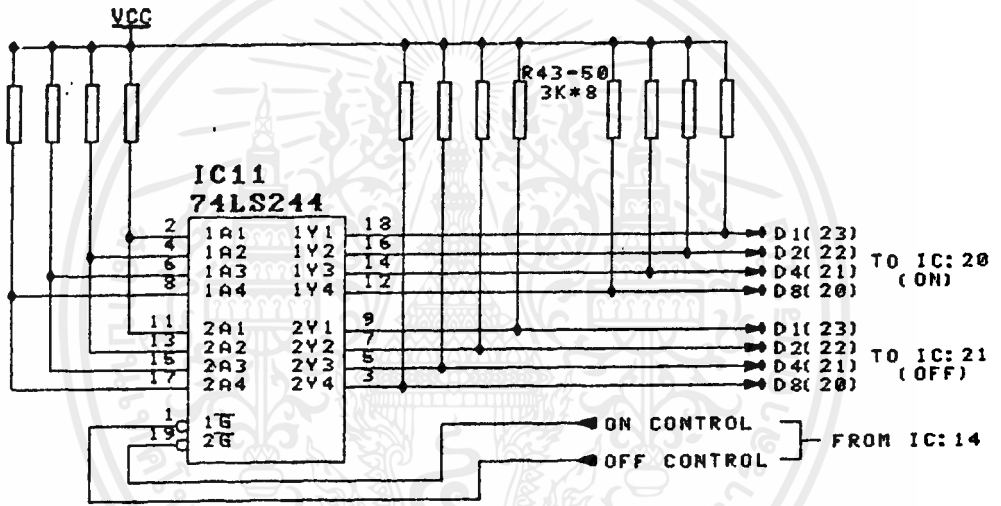
1) ก่อนที่จะสั่งให้เอาท์พุทหรือโหนด หมายเลขใดทำงานหรือหยุดงาน จะต้องมีการกดคีย์ แสดงความดีการว่าจะให้ทำการ ON หรือ OFF โหนด โดยการ

- กด * แสดงว่าเราต้องการควบคุมสัญญาณชุด ON LOAD

หรือ - กด # แสดงว่าเราต้องการควบคุมสัญญาณ OFF LOAD

จากลักษณะดังกล่าวทำให้ IC:12 (74LS154) สามารถถอดรหัสออกมาได้ จะทำให้ได้ Active Low มาที่ขา 13 (เมื่อกด * ON LOAD) หรือขา 14 (เมื่อกด # OFF LOAD)

2) สัญญาณดังกล่าวจะนำมาทริกให้กับ IC:14 (74LS279) ซึ่งเป็น S-R Latch เอาท์พุท Q ของ IC:14 จะเป็น Active Low ที่ขา 4 (เมื่อ ON LOAD) หรือขา 7 (เมื่อ OFF LOAD) สัญญาณดังกล่าวนี้จะถูกแยกเป็นสามส่วนคือส่วนแรกจะไปให้กับขา G1 Enable ของ IC:20 (เมื่อ ON LOAD) หรือ IC:21 (เมื่อ OFF LOAD) ส่วนที่ 2 จะผ่าน Diode มายัง SELECT SWITCH (เมื่อ SWITCH อยู่ ณ ตำแหน่ง ENCODE) และจะไป enable ให้แก่ IC:13 (74LH154) ที่ขา G1 และ G2 สำหรับส่วนที่ 3 จะผ่านไปให้ IC:11(74LS244) ซึ่งเป็น Buffer ส่งสัญญาณเลขฐาน 16 ไปให้แก่ ชุด CONTROLLER & LATCH ต่อไป โดยการควบคุมที่ขา 1G (เมื่อ ON LOAD) หรือขา 2G (เมื่อ OFF LOAD) ดังรูป



รูป 5.5 วงจรแสดงไอซี 74LS244 เป็น Buffer ให้กับภาค CONTROLLER & LATCH

3) เมื่อกดว่าจะ ON หรือ OFF โทลด์แล้ว (จากข้อ 1) โครงงานนี้ได้กำหนดว่าจะต้องกดรหัสผ่านอีกโดยกำหนดรหัสผ่าน (0-9) อีก 2 เลขหมาย ซึ่งวิธีการเข้ารหัสจะได้กล่าวต่อไป การกดรหัสผ่านอีก 2 เลขหมาย (ซึ่งได้ตั้งเอาไว้ก่อน) จะมีด้วยกัน 2 กรณีคือ กดรหัสถูกต้องและกดรหัสผิด สำหรับ IC:13(74LS154) เป็นไอซีที่ใช้ถอดรหัสของการกดรหัสผ่านหากกดถูกต้องทั้ง 2 เลขหมายต่อเนื่อง สัญญาณที่ได้จะนำไปป้อนกับขา Clock ของ IC:15 (74LS74) ซึ่งเป็น D-Flipflop ลักษณะเอาท์พุทของไอซีตัวนี้คือ เอาท์พุทจะ ได้ตาม D input เมื่อมี Clock ที่ถูกต้อง ฉะนั้นเมื่อมีสัญญาณเข้ามาที่ขา 3 (Clock) เอาท์พุทจะได้ Low (ซึ่งเป็น D-input IC:15A) หากต่อมาสัญญาณมาที่ขา 11 (Clock ของ IC:15B) จะได้เอาท์พุทที่ขา 9 เป็น Low (ตามเอาท์พุทของ D-F/F ตัวแรก) สัญญาณนี้จะถูกแบ่งเป็นสองส่วน คือส่วนแรกจะผ่าน SELECT SWITCH (เมื่อ SWITCH อยู่ ณ ตำแหน่ง ENCODE) จะส่งผ่านไป enable ให้แก่ ขา G2 ของ IC:16 จะเป็น

อิมพีแดนซ์สูง (HIGH IMPEDANCE) ซึ่งในการครหัสต่อไปจะไม่มีผลในส่วนของภาค ENCODE & DECODE แต่จะมีผลในภาค CONTROLLER & LATCH ต่อไป สำหรับการครหัสต่อไปจะต้องจะมี LED6 และ LED7 ติดแสดงผล ตามลำดับ เมื่อรหัสถูกต้องก็สามารถกดคีย์เลือก จะให้โหลดตัวไหนทำงานได้ตามต้องการ

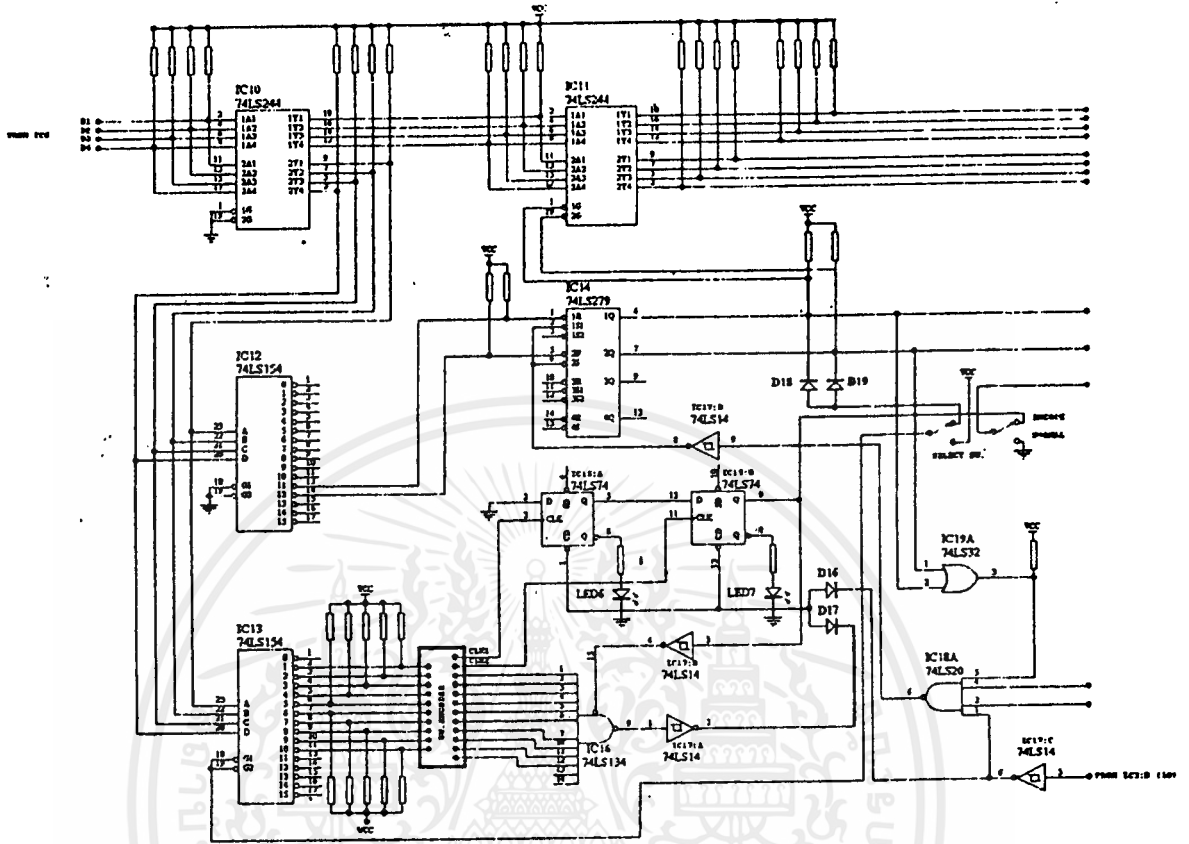
4) ในกรณีมีการครหัสผิด สัญญาณที่ติดคังกล่าวจะไปเป็นอินพุตให้กับ IC:16 (74LS134) ทำให้เอาต์พุตของ IC:6 เป็น "HIGH" ผ่าน NOT GATE (IC:17:A) เป็น "Low" ผ่าน ไดโอด (D 17) ไป PRESET แก่ IC:15 (74LS74) ทำให้ได้เอาต์พุตเป็น "HIGH" ผ่าน SELECT SWITCH (เมื่อ SWITCH อยู่ ณ ตำแหน่ง ENCODE) ทำให้ขา G2 ของ IC:20 IC:21(74LS154) ของภาค CONTROLLER & LATCH เป็น disable ต้องเริ่มคังครหัสใหม่และขณะเดียวกันเมื่อเอาต์พุตของ IC:15 เป็น "HIGH" ยังผลทำให้ IC:16 สามารถ enable ได้

5) การทำงานของ IC:19A (2-Input Positive-OR Gate) เบอร์ 74LS32 ทำหน้าที่ป้องกันการกดปุ่มสัญญาณผิดพลาด ในกรณีการกด * (ON LOAD) แล้วมีการกด # (OFF LOAD) ตามมาอีก ซึ่งจะทำให้ได้สัญญาณเอาต์พุตที่ขา 4 และ 7 ของ IC:14 เป็น "Low" ทั้งในส่วนของ ON และ OFF โหลด ต่างก็ถูกทริกให้ทำงานซึ่งอาจจะทำให้เกิดความเสียหายได้ เพื่อเป็นการป้องกันกรณีคังกล่าว จึงได้นำสัญญาณเอาต์พุตของ IC:14 ทั้งสองมา OR กันไว้ เพื่อเป็นอินพุตให้กับ IC:19A หากอินพุตทั้งคู่เป็น "Low" จะได้เอาต์พุตเป็น "Low" ส่งไปยัง IC:18A (74LS20) ซึ่งเป็นการเซตให้กับ IC:21 ในภาค CONTROLLER & LATCH หยุดทำงาน

6) การทำงานของ IC:18A (74LS20) NAND GATE 4 อินพุต ในสถานะเดิม ด้านอินพุตจะมีค่าลอจิกเป็น "HIGH" ทั้งหมด ซึ่งจะทำให้ได้เอาต์พุตเป็น "Low" เมื่อมีการกดปุ่ม "0" ส่งสัญญาณเข้ามายังเครื่องควบคุมฯ สัญญาณเอาต์พุตจากขา 11 ของ IC:21 หรือ IC:22 จากภาค CONTROLLER & LATCH แล้วแต่การใช้งานขณะนั้น จะส่งเข้ามาเป็นอินพุตของ IC:18A ทำให้สถานะเอาต์พุตของ IC:18A เปลี่ยนเป็น "HIGH" ผ่าน NOT GATE ไปยังขา S ของ IC:14 (74LS279) ซึ่งจะมีผลทำให้เอาต์พุตของ IC:14 เปลี่ยนแปลงสถานะจาก "HIGH" เป็น "Low" ทำให้วงจรภาค CONTROLLER & LATCH หยุดการทำงานเข้าสู่สถานะปกติ

7) กรณีที่การใช้งานเครื่องควบคุมไม่ใช้การเข้ารหัสสามารถทำได้โดยการโยก SELECT SWITCH มายังตำแหน่ง NORMAL ผลทำให้ขา enable ของ IC:13 (G1,G2) ได้รับ +VCC จึงทำให้วงจรในส่วนถอดรหัส disable ไป และอีกส่วนของ SELECT SWITCH จะได้ GND(LOW) ส่งไปให้ IC:20 และ IC:21 (ขา G2) ของภาค CONTROLLER & LATCH ซึ่งเป็นการ enable แก่ G2 ของ IC:20 และ IC:21 สำหรับการใช้งานก็เพียงแค่ กด * หรือ # เพื่อเลือกว่า ON หรือ OFF โหลด

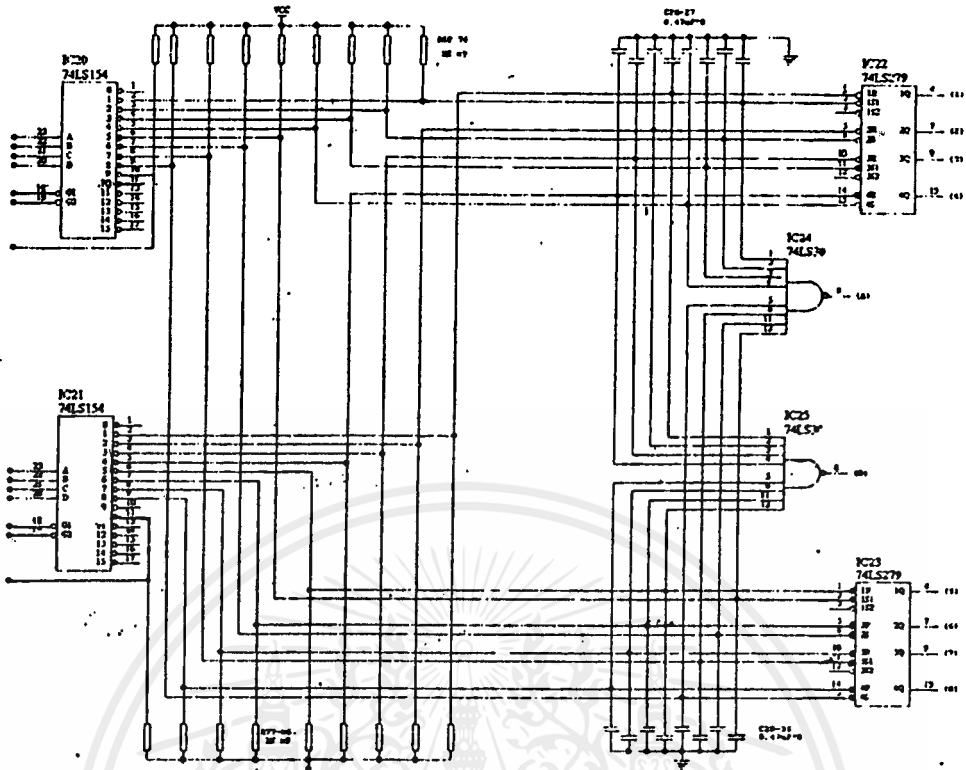
จากนั้นก็กดคีย์ตั้งหมายเลขที่จะควบคุมได้ตามต้องการ (โดยไม่ต้องกรอกรหัสผ่านอีก 2 เลข
หมาย)



รูป 5.6 วงจรภาค ENCODE & DECODE

(5) ภาค CONTROLLER & LATCH

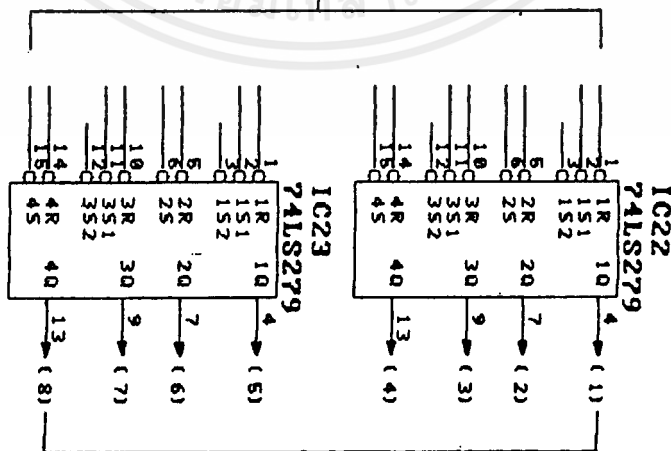
ภาคนี้จะรับสัญญาณรหัสเลขฐาน 16 มาจากไอซี 11 (74LS244) ซึ่งเป็นบัฟเฟอร์ ส่งผ่าน
มาให้ไอซี 20 และไอซี 21 (74LS154) เพื่อแยกชุดเพื่อทำการ ON หรือ OFF โหลดแล้วทำการ
แปลงสัญญาณระบบเลขฐาน 16 ให้เป็นระบบเลขฐาน 2 ซึ่ง IC20,21 จะทำหน้าที่นี้คือ 4-Line to
16-Line Decoder/Demultiplexer ดังรูป เอาท์พุตจากขา 2 ถึงขา 9 จะส่งไปให้ ไอซี 22 หรือ ไอซี
23 ซึ่งทำหน้าที่เป็น Latch output Signal เมื่อมีการกดคีย์ตั้งการหมายเลข 1-8 แต่ถ้ามีการกดหมาย
เลข 0 จะได้เอาท์พุตจากขา 11 ไปรีเซตในภาค ENCODE & DECODE



รูป 5.7 วงจรภาค CONTROLLER & LATCH

สำหรับในส่วนของ Latch output signal ส่วนนี้จะรับสัญญาณรหัส Decimal มาจากชุด ON (IC:20, 74LS154) หรือชุด OFF (IC:21, 74LS154) โดยจะทำการ Latch สภาวะเอาไว้และส่งผ่านไปยังภาค OUTPUT DRIVER โดยใช้ ไอซี S-R Latch เบอร์ 74LS279 ดังรูป

FROM IC: 20/21



TO OUTPUT DRIVER

รูป 5.8 วงจรแสดงส่วน Latch output signal

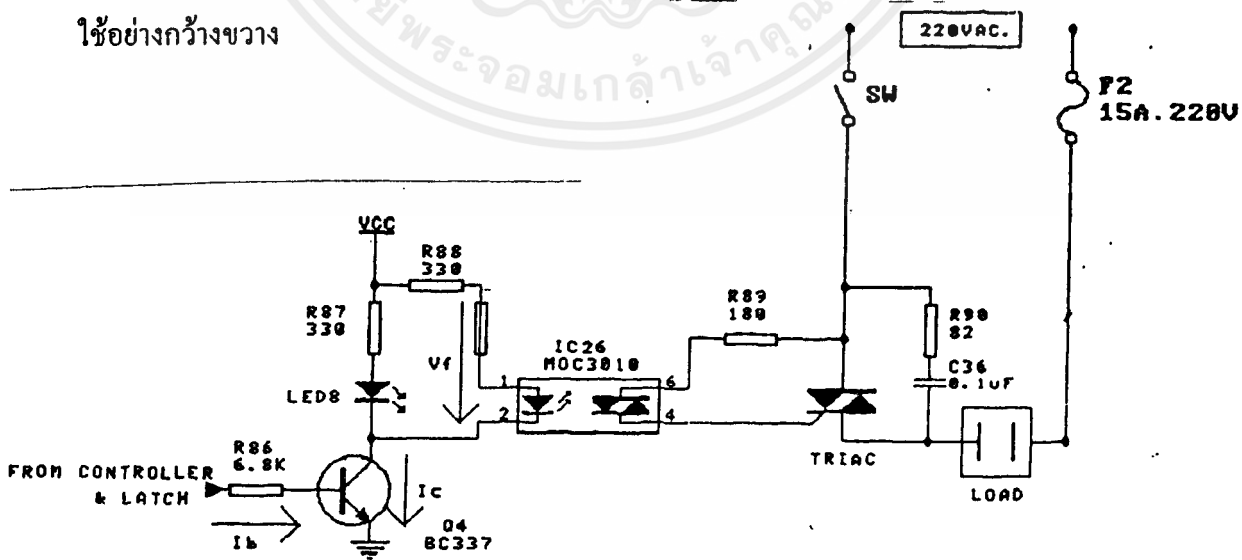
การออกแบบไอซี S-R Latch เบอร์ 74LS279 เอาท์พุทจะเปลี่ยนสถานะเป็นตรงข้ามทุกครั้งที่มีลอจิก "0" มากกระตุ้น ซึ่งในลักษณะนี้สามารถนำมาใช้ในการเปลี่ยนสถานะการควบคุมโหลดให้อยู่ในสถานะการทำงาน (ON) หรือหยุดทำงาน (OFF) .

ตารางที่ 5.2 ฟังก์ชันการทำงาน S-R F/F (74LS279)

อินพุท		เอาท์พุท
S	R	Q
H	H	Q (ไม่เปลี่ยน)
L	H	H (SET)
H	L	L (RESET)
L	L	H* (ไม่ใช้)

(6) ภาค OUTPUT DRIVER

เราใช้สัญญาณจากภาค CONTROLLER & LATCH นำมาควบคุมโหลดในภาคนี้สำหรับการออกแบบ ได้ใช้ตัวเชื่อมโยงทางแสงมาควบคุม (Opto coupler) โดยใช้แสงเป็นตัวกลางออฟโตคัปเปิลอร์ มีคุณสมบัติที่ดีเด่นหลายประการ อาทิ มีไอโซเลชันสูงมาก, ความสัมพันธ์ระหว่างกระแสอินพุตและเอาท์พุตเป็นเชิงเส้นดี, สามารถใช้ร่วมกับทรานซิสเตอร์ออฟแอมป์หรือวงจรถอดจิกได้, ทนต่อการกระทบกระเทือนได้ดี, อัตราการส่งผ่านกระแสสูง, การควบคุมปราศจากข้อยุ่งยาก เหมือนกับวงจรที่ออกแบบโดยใช้รีเลย์ ด้วยเหตุนี้ทำให้อุปกรณ์ออฟโตคัปเปิลอร์ถูกนำมาใช้อย่างกว้างขวาง



รูป 5.9 วงจรควบคุมโซลิตสเตรรีเลย์โดยใช้ออฟโตคัปเปิลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับ ไตรแอก เป็น โวลิตสเตอร์เลย์ที่ถูกนำไปใช้แทนรีเลย์ไฟฟ้ากล, โวลิตสเตอร์เลย์ มีข้อดีกว่ารีเลย์ไฟฟ้ากล เนื่องจากผลของการนำสารกึ่งตัวนำมาใช้เป็นสวิทช์แทนหน้าสัมผัสเชิงกล จึงมีข้อดีต่างๆ เช่น ความสามารถในการสวิทช์ด้วยความเร็วสูง, การปลอดภัยสูง, ทนทานต่อฝุ่นและสั่นสะเทือน และความไว้วางใจได้สูง

จากวงจรจะเห็นว่า เมื่อมีแรงไฟมาทริกแก่ ทรานซิสเตอร์ (ซึ่งได้มาจากภาค CONTROLLER & LATCH) จะทำให้ทรานซิสเตอร์นำกระแส ทำให้ไดโอดภายในออฟโตคัปเปลอร์เปล่งแสงอินฟราเรด ซึ่งเป็นตัวกลางส่งผ่านสัญญาณจากวงจรหนึ่งไปยังอีกส่วนหนึ่ง โดยไม่มีการเชื่อมโยงทางไฟฟ้าถึงกันเลย แสงจากไดโอดดังกล่าวจะไปตกกระทบตัวรับแสง ทำให้นำกระแสไปกระตุ้น ไตรแอกทำงานจ่ายกำลังงานเข้าสู่โหลดต่อไป

$$I_{C(SAT)} = I_F = \frac{V_{CC} - V_f}{R} ; V_f = 1.2 V$$

$$= \frac{5 - 1.2}{330}$$

$$= 11.51 \text{ mA}$$

ทรานซิสเตอร์เบอร์ BC 337 มีค่า hfe = 100

$$\text{จะได้ } I_{B(SAT)} = \frac{I_{C(SAT)}}{h_{fe}}$$

$$= \frac{11.51}{100}$$

$$= 0.1151 \text{ mA}$$

$$V_{IN} = V_B + V_{BE}$$

$$= (0.1151 \text{ mA} \times 6.8 \text{ k}) + 0.7$$

$$= 1.48 \text{ V}$$

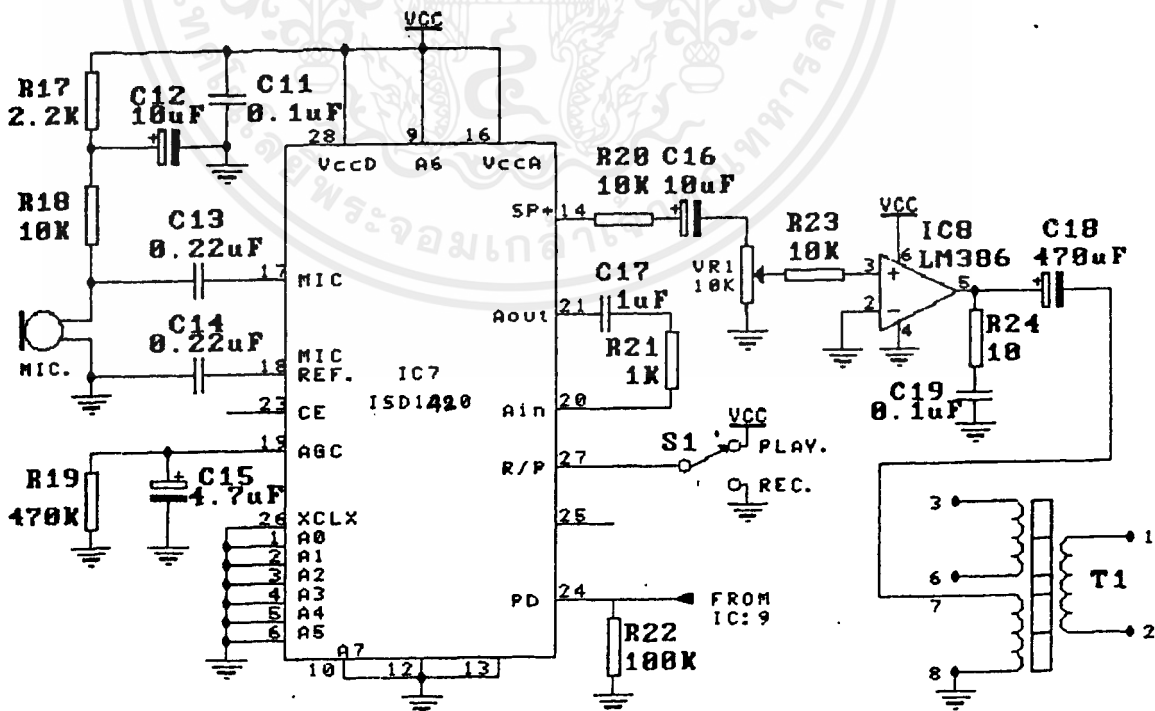
ฉะนั้น V_{IN} จะต้องเท่ากับหรือมากกว่า 1.48 V จึงจะทำให้ทรานซิสเตอร์อยู่ในสภาวะอิ่มตัว (ทำหน้าที่เป็นสวิทช์) ซึ่งจากการทดลองสามารถวัดแรงดันได้ประมาณ 3.4 V

ในกรณีโหลดเป็นอุปกรณ์อิเล็กทรอนิกส์โหลด เช่น มอเตอร์, พัดลม มักจะมีพัลส์ของแบคอีเอ็ม เอฟ เกิดขึ้นเมื่อกระแสผ่านขดลวดได้ ปัญหาดังกล่าวอาจหลีกเลี่ยงได้โดยใช้วงจร Snubber (Resister กับ Capacitor) ที่ต่อคร่อมอยู่กับ ไตรแอกภายนอก

(7) ภาค VOICE RECORD

สำหรับการตอบรับของเครื่องควบคุมฯ จะช่วยเพิ่มความมั่นใจในระดับหนึ่ง ที่จะทำให้ผู้ส่งการได้ทราบว่าเครื่องควบคุมฯ ได้ปฏิบัติ เสร็จเรียบร้อยแล้วหรือไม่

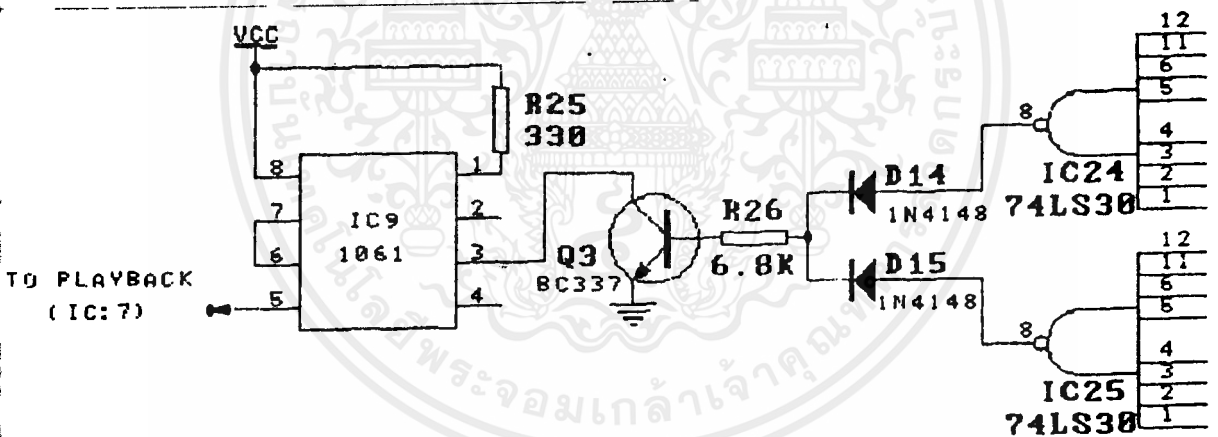
สำหรับ IC7 (ISD 1420) นี้เป็น IC บันทึกเสียงตระกูล ISD 12xx/14xx (โครงการนี้ใช้ ISD 1420) ซึ่งใช้บันทึกข้อมูลได้ประมาณ 20 วินาที การใช้งาน IC มีอุปกรณ์ประกอบรวมน้อยมาก จากวงจรของ IC:7 (ISD 1420) สัญญาณที่ต้องการบันทึกจะผ่านมาจากไมโครโฟน (MIC) โดยมีสวิตช์ S1 ทำหน้าที่เลือกฟังก์ชันให้บันทึกหรือเล่นกลับ (Record/Playback) โดยมีขา 24 เป็นขาที่กำหนดให้มีการ Start ในการ Playback โดยการควบคุมมาจาก IC:9 (LH 1061) ซึ่งทำหน้าที่คล้ายสวิตช์ ซึ่งจะไต่กล่าวถึงต่อไป สำหรับขา 19 ของ IC:7 ถูกต่ออยู่กับตัวต้านทานและตัวเก็บประจุฟิลเตอร์ ทำหน้าที่เป็นวงจรควบคุมอัตราการขยายอัตโนมัติ (AGC) ส่วนตัวต้านทานค่า 10 k ที่ต่อกับขา 14 ของ IC:7 ทำหน้าที่ป้องกันไม่ให้เอาต์พุตของ IC:7 ถูกโหลดสัญญาณมากเกินไป สำหรับ IC:8 (LM 386) ทำหน้าที่เป็นตัวขยายสัญญาณเสียง โดยมี VR1 เป็น Volume ปรับความดังของเสียง ให้กับภาคขยายเสียง สัญญาณเสียงที่ได้จะนำไปต่อกับขา 7 ของ Transformer (T1.) ผ่านไปยังคู่สายโทรศัพท์เพื่อบ่งบอกให้ผู้ทีกดคีย์ส่งการรับทราบถึงข้อความซึ่งบันทึกไว้



รูป 5.10 วงจรการใช้ไอซี ISD 1420 มาบันทึกสัญญาณเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการ Start ของชุด IC บันทึกลงเสียงนี้ได้มาจากภาค CONTROLLER & LATCH จาก IC:24 และ IC:25 (NAND GATE) ซึ่งแยกกันรับสัญญาณจาก 2 ชุด คือ ชุด "ON" และชุด "OFF" กล่าวคือเมื่อจ่ายไฟเข้าเครื่องควบคุมยังไม่มีสัญญาณเข้ามาเพื่อ ON หรือ OFF LOAD นั้น สัญญาณอินพุตของ NAND GATE ทั้งสองชุดจะมีค่า Logic "1" ทั้งหมด ซึ่งทำให้ค่าเอาต์พุตมี Logic "0" ในสภาวะนี้ชุดเล่นกลับจะยังไม่ทำงาน ต่อมาเมื่อมีสัญญาณ DTMF มา ON หรือ OFF LOAD แล้ว สัญญาณอินพุตของ NAND GATE อันใดอันหนึ่งจะกลายเป็น Logic "0" ซึ่งทำให้เอาต์พุตของ NAND GATE มีสัญญาณ Logic "1" ชั่วขณะ ซึ่งอาจมาจาก "A" หรือ "B" (ขึ้นอยู่กับคำสั่งการ) ช่วงการเปลี่ยนสถานะจาก "0" เป็น "1" นี้ จะนำไปเป็นสัญญาณตรีกให้ทรานซิสเตอร์ Q3 (BC 337) นำกระแสทำให้ IC:9(LH 1061: Solid State Relay) นำกระแสไปพร้อมกันด้วยจึงมีแรงดันไฟไปทำการ Start playback ของชุดบันทึกเสียง (ซึ่งได้มีการบันทึกเสียงไว้แล้วตามต้องการ) ทำให้ผู้สั่งการรับทราบข้อความจนหมดข้อความ ชุดเล่นกลับจะหยุดทำงานเองและกลับสู่สภาวะปกติ โดยอัตโนมัติ

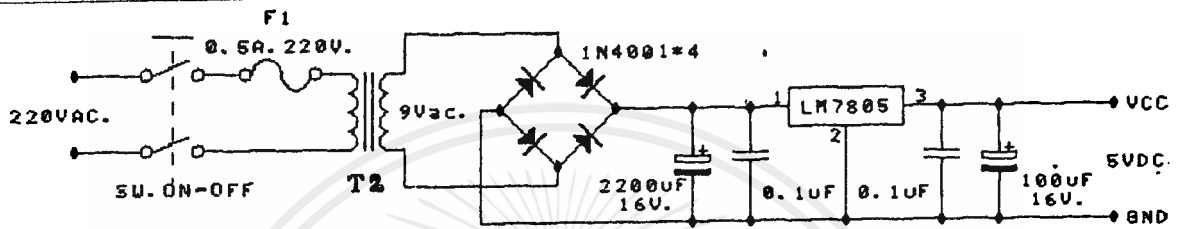


รูป 5.11 วงจรแสดงเริ่มต้นการ Playback ของชุดบันทึกเสียง

(8) ภาค POWER SUPPLY

เป็นภาคจ่ายไฟแบบกระแสตรงโดยวงจรใช้หม้อแปลงขนาด 9 VAC แปลงแรงดันไฟฟ้ากระแสสลับจาก 220 V 50 Hz มาเป็นแรงดัน 9 V ac ป้อนให้กับภาค Rectifier แบบเต็มคลื่น (Bridge Rectifier) และทำการกรองแรงดันให้เรียบร้อย ตัวเก็บประจุ (2,200 uF) วงจร Retifier สามารถวัดไฟตรงได้ประมาณ 12 Volt มาต่อให้กับ IC: Regulator (LM 7805) ซึ่งเป็น IC:

สามารถวัดไฟตรงได้ประมาณ 12 Volt มาต่อให้กับ IC: Regulator (LM 7805) ซึ่งเป็น IC: Regulator คงระดับแรงดันไว้ที่ 5 โวลต์ ตลอดเวลา (ตัวเก็บประจุค่า 0.1 μF ทำหน้าที่ป้องกันการออสซิลเลตที่อาจเกิดขึ้นแก่ IC: LM 7805) แรงดันบวก 5 โวลต์นี้ถูกนำไปต่อให้กับไอซี CMOS, TTL และอุปกรณ์ต่างๆ ในวงจร

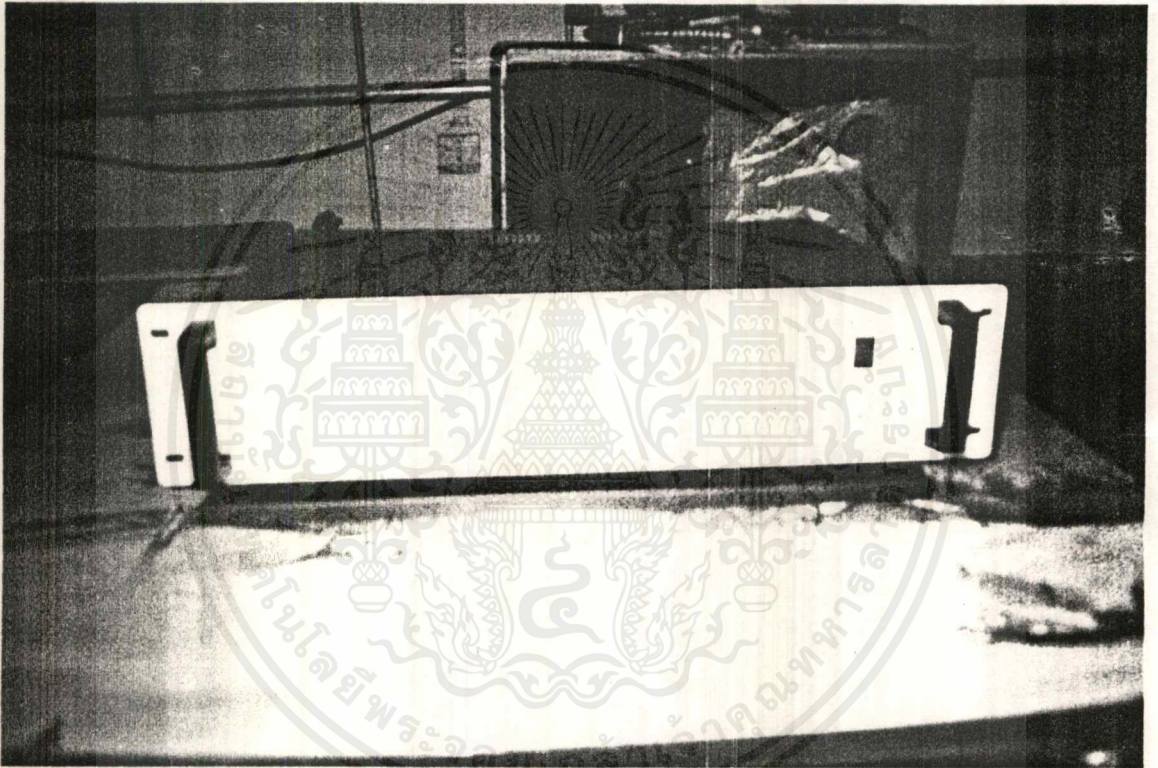


รูป 5.12 วงจรภาค POWER SUPPLY (+5V Regulator)

บทที่ 6

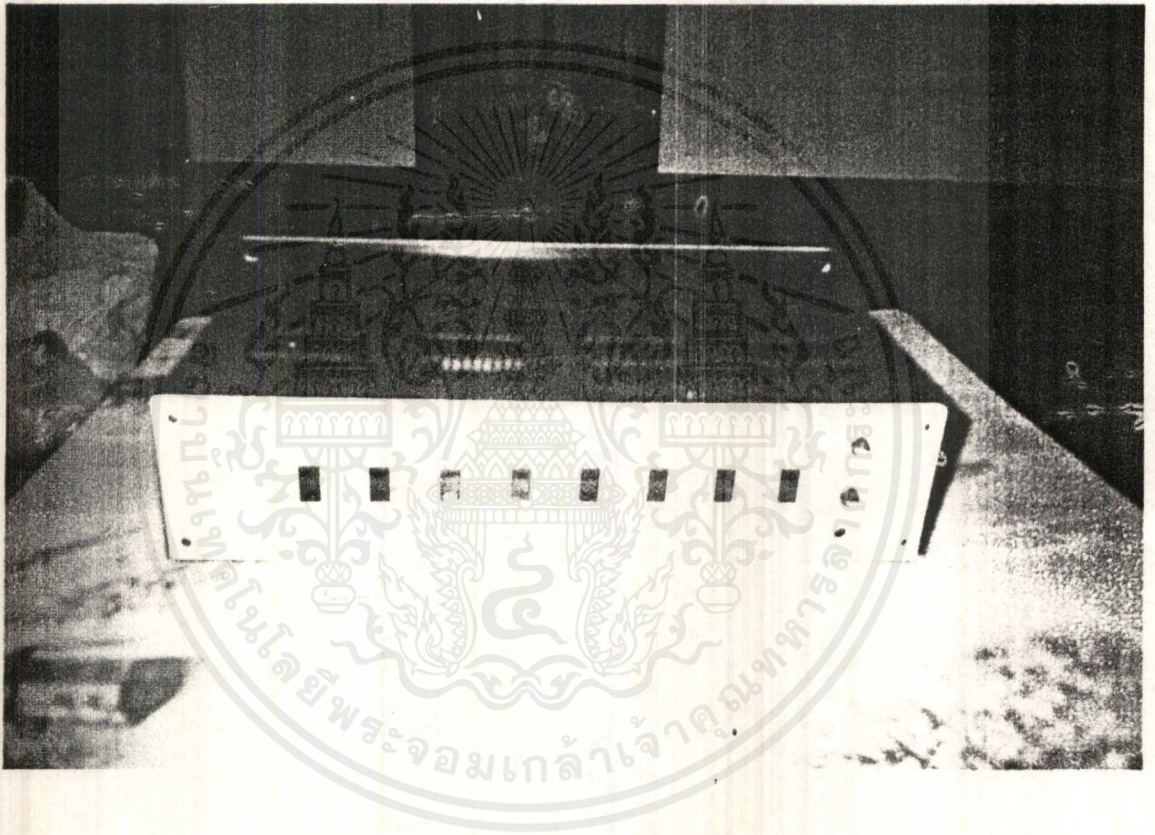
การทดลองและข้อกำหนดการใช้งานของวงจร

ลักษณะรูปร่างของเครื่องควบคุม



รูปที่ 6.1 แสดงส่วนต่างๆ ด้านหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2 แสดงส่วนต่างๆด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องควบคุมฯสามารถควบคุม ON-OFF LOAD ได้ถึง 8 ช่อง(หมายเลข 1 ถึงหมายเลข 8)สำหรับวิธีการใช้งานจะสรุปได้ดังนี้

การทำงานของเครื่องสามารถทำงานได้ 2 mode คือ

- 1) การใช้งาน โดยต้องมีรหัสผ่าน
- 2) การใช้งาน โดยไม่ต้องมีรหัสผ่าน

ดังจะกล่าวถึงขั้นตอนการใช้งานดังนี้

- 1) การใช้งาน โดยต้องมีรหัสผ่าน

-ขั้นแรกให้โยกสวิตช์ SELECT SWITCH มาที่ตำแหน่ง ON

-ก่อนที่จะ ON-OFF LOAD หมายเลขใดๆ(หมายเลข 1-8)ต้องกดปุ่ม * เพื่อ ON LOAD หรือกดปุ่ม # เพื่อ OFF LOAD

-จากนั้นให้กดหมายเลขที่เข้ารหัสไว้ตามลำดับ ในเครื่องควบคุมฯนี้ใช้รหัส 2 หมายเลข(ในส่วนของ การตั้งสวิตช์รหัสจะกล่าวในตอนท้าย)

-เมื่อกดปุ่มเลือก ON หรือ OFF LOAD (ขึ้นอยู่กับความต้องการใช้)และรหัสผ่านแล้วจะสามารถกดปุ่มหมายเลขโหลดได้ต่อเนื่องกันไป กดหมายเลขใดก่อนหลังก็ได้ การกดหมายเลขซ้ำจะไม่มีผลต่อ โหลดที่ ON หรือ OFF ไว้แล้ว แต่การกดปุ่มแต่ละหมายเลขจะต้องเว้นระยะพอสมควร เพื่อให้ผู้เรียกจะได้ฟังเสียงตอบกลับจากเครื่องควบคุม(สำหรับข้อความที่จะใช้บันทึกเสียงจะได้กล่าวในตอนท้าย) เป็นการแสดงให้ผู้เรียกมั่นใจในระดับหนึ่งว่าวงจรภาค Output Driver ทำงานแล้ว

-ภายหลังจากที่กดปุ่ม ON-OFF LOAD ได้ตามต้องการแล้ว ให้กดปุ่มหมายเลข "0" เพื่อ reset วงจรของเครื่องควบคุมฯให้เข้าสู่สภาวะปกติ หรือเลิกติดต่อกับเครื่องควบคุมฯ วงจรควบคุมการวางหู จะใช้เวลาประมาณ 28 วินาที จึงทำการวางหู เป็นการเปิดวงจรที่ทำการติดต่อกับวงจรรายนอก อุปกรณ์ต่างๆจะว่างลงพร้อมสำหรับการติดต่อกครั้งต่อไป

-ในกรณีที่ผู้เรียกกดปุ่มสั่ง ON/OFF LOAD ผิดพลาด ตัวอย่างเช่น ต้องการ ON LOAD หมายเลข 1 แต่กดปุ่มหมายเลข 4 ก็สามารถแก้ไขได้โดย สามารถทำขั้นตอนอะไรก็ได้ อาจจะเป็นจาก ON LOAD เป็น OFF LOAD แต่ทั้งนี้จะต้องกดปุ่มหมายเลข "0" ก่อน เพื่อ reset วงจร จากนั้นจึงทำขั้นตอนต่อไป

-การ ON/OFF LOAD โดยไม่กด *(on) หรือ (off) และรหัสผ่าน(กรณีเข้ารหัส) จะไม่สามารถ ON/OFF LOAD ได้

-กรณีผู้เรียกกดปุ่มรหัส * หรือ # ติดต่อกัน วงจรมีระบบป้องกันเพื่อมิให้เกิดการเสียหายต่อวงจร

-ในกรณีไม่ใช้เครื่องควบคุมฯให้ปิดสวิตช์เครื่องควบคุมฯ เพื่อมิให้รบกวนการใช้โทรศัพท์ปกติ

2) การใช้งานโดยไม่ต้องใช้รหัสผ่าน

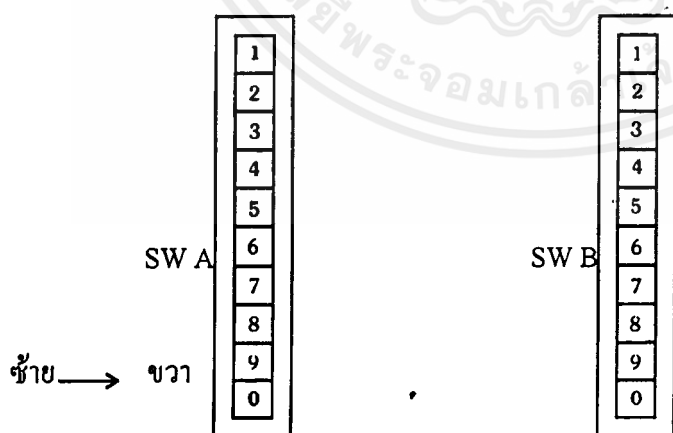
- ให้โยกสวิทช์เลือก mode มาที่ตำแหน่ง OFF
- ก่อนที่จะ ON/OFF LOAD หมายเลขใดๆ (หมายเลข 1-8) ต้องกดปุ่ม * เพื่อ ON LOAD หรือกดปุ่ม # เพื่อ OFF LOAD
- จากนั้นกดปุ่มหมายเลขที่ต้องการควบคุมได้เลย โดยไม่ต้องกรอกรหัสผ่าน
- ลักษณะการทำงานทุกอย่างเหมือนกับกรณีใช้รหัสผ่าน เพียงแต่ไม่ต้องมีรหัสผ่าน 2 หมายเลขเท่านั้น

ขั้นตอนการใช่วงจรบันทึกเสียง

เพื่อความมั่นใจว่าวงจรได้ปฏิบัติตามที่เราได้สั่งไป จึงมีวงจรตอบกลับ โดยการใช่วงจร ใส่อะบบบันทึกเสียงพูด โดยจะบันทึกเอาไว้ล่วงหน้า และสามารถเปลี่ยนแปลงข้อความได้ วิธีการบันทึกเสียงทำได้โดย ให้โยกสวิทช์ REC- PLAYBACK มาที่ REC จากนั้นก็บันทึกข้อความผ่านไมโครโฟนได้โดยตรง เมื่อเสร็จข้อความให้โยกสวิทช์มาที่ PLAYBACK เป็นอันเสร็จกระบวนการ (เวลาที่สามารถบันทึกข้อความได้ จะอยู่ราว 15 วินาที) ในเวลาปกติให้โยกสวิทช์ไว้ที่ PLAYBACK

ขั้นตอนการใช้สวิทช์รหัส

จะมีรหัสอยู่ 2 หมายเลข ฉะนั้นสวิทช์รหัสจะมี 2 ชุด คือ SW A และ SW B ซึ่งติดตั้งอยู่บนแผ่นวงจรพิมพ์ ซึ่งวางอยู่ในลักษณะดังรูป



รูป 6.3 แสดงสวิทช์รหัส

ซึ่งแต่ละชุดจะมีสวิทช์ภายในอีก 10 ตัว แต่ละตัวจะมีการควบคุมคือ การกดไปทางซ้าย และกดไปทางขวา รหัสผ่านมี 2 หมายเลขวิธีการตั้งมีดังต่อไปนี้

-สวิทช์ A ให้กดไปทางขวาทั้ง 2 หมายเลข (เฉพาะหมายเลขที่เป็นรหัส) ส่วนหมายเลขใดๆให้กดไปทางซ้ายทั้งหมด

-สวิทช์ B ให้กดเฉพาะหมายเลขที่เป็นหมายเลขรหัสโดยหลักหน่วยให้กดไปทางซ้าย หลักสิบให้กดมาทางขวา ส่วนหมายเลขอื่นใดไม่ต้องสนใจ

ตัวอย่างการตั้งสวิทช์รหัส

1) เช่นต้องการตั้งรหัสหมายเลข 29 มีวิธีการตั้งดังนี้

-ที่สวิทช์ A ให้กดหมายเลข 2 และหมายเลข 9 ไปทางขวา ส่วนหมายเลขอื่นที่ไม่ใช่รหัส ให้กดไปทางซ้ายทั้งหมด

-ที่สวิทช์ B ให้กดหมายเลข 2 ไปทางขวา และให้กดหมายเลข 9 ไปทางซ้าย ส่วนหมายเลขอื่นๆที่ไม่ใช่รหัส จะอยู่ลักษณะใดก็ได้

2) ต้องการตั้งรหัสหมายเลข 52

-ที่ SW A ให้กดหมายเลข 5 และหมายเลข 2 ไปทางขวา ส่วนหมายเลขอื่นๆให้กดมาทางซ้ายทั้งหมด

-ที่ SW B ให้กดหมายเลข 5 ไปทางขวา และกดหมายเลข 2 ไปทางซ้าย ส่วนหมายเลขอื่นๆอยู่ในลักษณะใดก็ได้

*หมายเหตุ ข้อยกเว้นในการตั้งรหัส ต้องไม่ตั้งรหัสเป็นเลขซ้ำกัน เช่น 11, 22, 33 เป็นต้น

ขั้นตอนการทดลองใช้งาน

-เปิดสวิทช์จ่ายไฟให้เครื่องควบคุมฯ หลอดไฟ power จะติดสว่าง

-ต่อคู่สายโทรศัพท์เข้าเครื่องควบคุม จากนั้นติดต่อกับเครื่องควบคุม โดยการโทรเข้า

-ผู้เรียกจะทราบว่าเครื่องควบคุมฯ ยกหูจากการที่สัญญาณเรียกที่ดังขึ้น 4 ครั้ง แล้วเจียบไป ขณะนี้เครื่องควบคุมทำการรับสายแล้ว หลอด LED หน้าปัทม์เครื่องควบคุมติดสว่าง

-กดปุ่ม * เพื่อ ON LOAD หรือ # เพื่อ OFF LOAD

-จากนั้นกดรหัสผ่านจำนวน 2 หมายเลขที่ได้กำหนดไว้ หากกดถูก LED สีแดงภายในเครื่องควบคุมฯจะติดสว่างทั้ง 2 หลอด หากเราไม่ใช่รหัสให้ข้ามขั้นตอนนี้ไป

-จากนั้นกดปุ่มหมายเลขโหลดที่ต้องการ ในการ ON/OFF LOAD แต่ละหมายเลขนั้นจะมีเสียงตอบกลับมายังผู้เรียกจนหมดข้อความ แล้วจึงกดหมายเลขโหลดต่อไป จนกระทั่งเสร็จให้กดปุ่ม "0" เพื่อเลิกการติดต่อ แล้ววางหู

-วงจรควบคุมการวางหู จะใช้เวลาประมาณ 28 วินาที จึงทำการวางหู LED หน้าปัทม์จะดับลง

อธิบายการใช้

- 1) กด # หรือ * ทำให้ IC:14 o/p active "0" ไปให้ G1 แก่ชุด controller (G2) และ o/p ของ IC:14 ก็ส่งต่อให้(GND) G1G2 ของ IC:13
- 2) จากกรณีที่ 2 กดรหัสผ่าน 2 หลัก ทำให้ IC:15B Q เป็น "0" ส่ง GND ไปให้ G2 ของ controller และผ่าน notgate ไป disable IC:16(NANDGATE) เพื่อว่ากดคีย์อะไรมาชุดถอดรหัสจะไม่รับรู้ แต่จะมีคอนโทรลชุด controller
- 3) ถ้ากดรหัสผิด (2 หลัก) ทำให้ IC:16(NANDGATE) เป็น "1" ผ่าน NOTGATE เป็น "0" ผ่าน D LODE ไป preset DF/F ให้ Q เป็น "1" ทำให้ Q2 ชุด controller disable เพราะฉะนั้นต้องกดรหัสใหม่(ไม่ต้องกด # หรือ * ใหม่)
- 4) เมื่อตั้งการเสร็จแล้วกด "0" ผ่าน NANDGATE (IC:18A) ได้ "1" ผ่าน NOTGATE ได้ "0" ไป set ให้กับ IC:14 R-S F/F ทำให้ได้ o/p เป็น "1" ทำให้ชุด G1 ชุด controller เป็น "1" disable ชุด IC:13(G1G2) คงจะไม่ได้ GND แต่คงไม่มีผลเพราะชุดรหัสตอนนี้ IC:16(NANDGATE) disable อยู่ ดังนั้นต้องกด * (ON) หรือ # (OFF) ใหม่เพื่อให้ G1 ได้ GND (G2 ยังคงได้ GND อยู่ จาก DF/F ยังคงสถานะเดิม)
- 5) เมื่อวางหู-ขา C ของ Q2 เป็น "1" ผ่าน NOTGATE ได้ "0" ผ่าน ไดโอด ไป preset DF/F ให้ o/p เป็น "1" และ IC:16(NANDGATE) Enable รอรับสัญญาณได้
-ขา 10 จาก IC3:B เป็น "1" ผ่าน NOTGATE ได้ "0" ผ่าน NANDGATE IC:18A ได้ "1" ผ่าน NOTGATE ได้ "0" ไป set DF/F ไป Q ได้ "1" ไปชุด G1 ของ controller กลับสู่สถานะเดิม
- 6) กด # และ * ทำให้ IC:14 Q เป็น "1" กดคอลลโทรลโหลดต่อไปไม่ได้ (G1 disable) กดใหม่โดย กด* หรือ # ใหม่ แล้วกดคอลลโทรลโหลดต่อไป(กรณีนั้น G2 ยังคงสถานะเดิม)

บทที่ 7

สรุปผลการทดลอง ปัญหา และข้อเสนอแนะ

โครงการนี้ ผู้จัดทำได้ออกแบบและทดลองตามรายละเอียดที่กล่าวมาแล้วข้างต้น และสามารถทำงานได้ตามวัตถุประสงค์ของโครงการ จากการทดลองพบว่ามีปัญหาเกิดขึ้น อาทิเช่น

-ปัญหาสัญญาณรบกวนจากการทำงานของรีเลย์ ที่ภาคยกหู/วางหู ต่ำภาคเอาท์พุท ทำให้รีเลย์ขับ โหลดของภาคเอาท์พุท จำนวน 2-3 หมายเลขทำงานขึ้นโดยที่ยังไม่มีการสั่งให้ทำงาน

-ปัญหาจากการทำงานของรีเลย์ที่ภาคเอาท์พุท เมื่อสั่งให้ ON LOAD หมายเลขใดหมายเลขหนึ่ง ก็จะมีสัญญาณไปรบกวนให้รีเลย์ที่ภาคเอาท์พุทตัวอื่นอีก 2-3 ตัว ทำงานขึ้นด้วย

-ปัญหาการทำงานของรีเลย์ที่ชุดเล่นกลับ(ชุดบันทึกเสียง) ก็มีสัญญาณรบกวนต่อภาคเอาท์พุทเช่นเดียวกัน

ดังนั้น โครงการนี้ จึงได้ทดลองนำเอาตัวเชื่อมต่อโยงทางแสง (Optoisolator) หรือ ออปโตคัพเพลอร์ (Optocoupler) มาใช้งานแทนรีเลย์โดยในภาคเอาท์พุท ใช้ออปโตคัพเพลอร์ชนิดสองทิศทางร่วมกับ Triac รวมทั้งได้นำเอา โวลติสแตตรีเลย์ (ใช้แสงเป็นตัวเชื่อมต่อโยงระหว่างอินพุทและเอาท์พุท) มาใช้งานเป็นสวิตช์แทนรีเลย์ ในภาคยกหู/วางหู และในภาคชุดเล่นกลับด้วย ซึ่งสามารถใช้งานได้ผลดี โดยไม่มีสัญญาณรบกวน

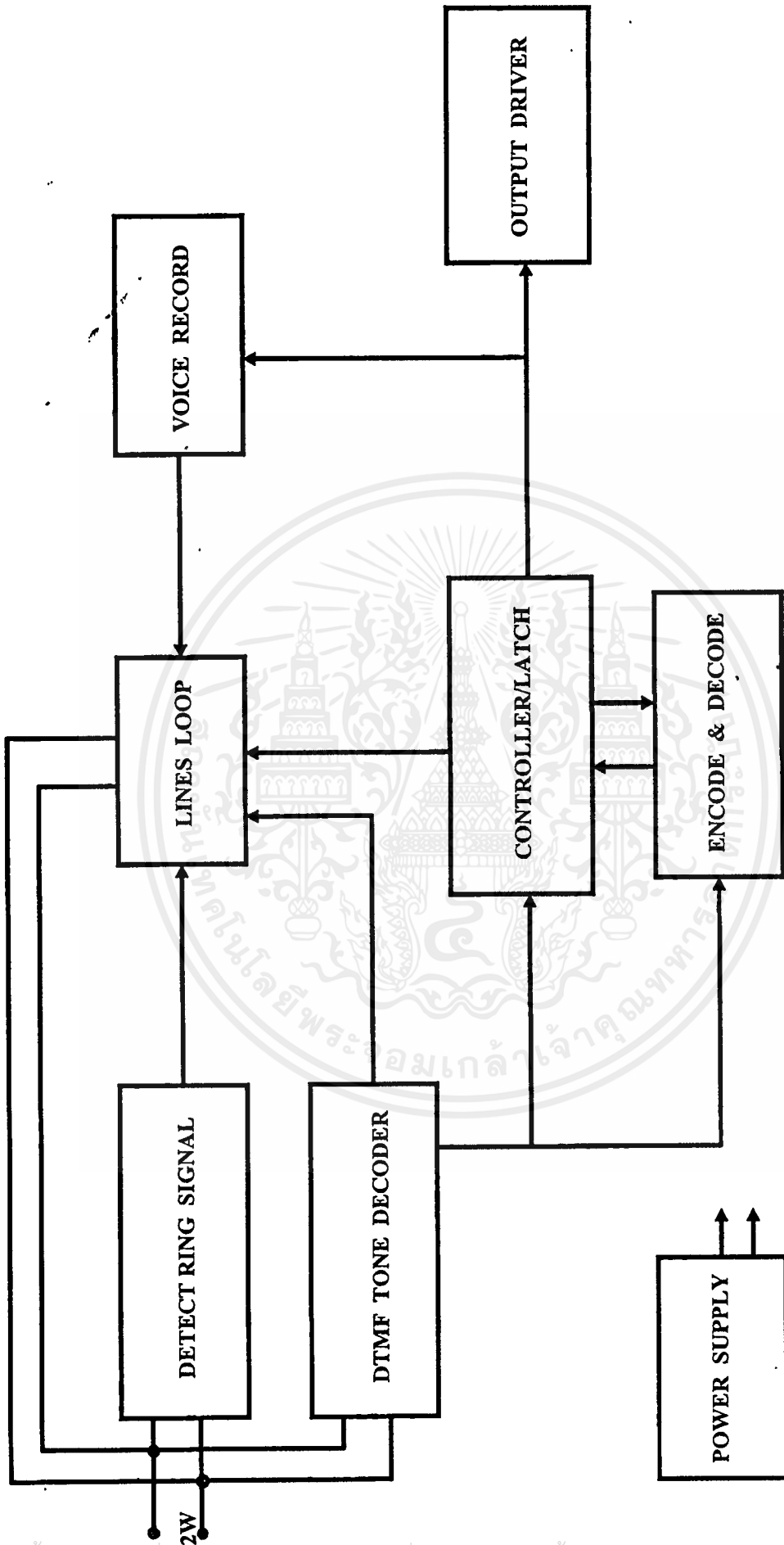
โครงการนี้ แม้จะทำงานได้ผลแต่ก็ยังมีจุดอ่อนบางประการที่ผู้ที่สนใจ โครงการแบบนี้สมควรจะพัฒนาต่อไปอีก เช่น ในกรณีที่มีการสั่งให้ ON LOAD จากที่ห่างไกลเครื่องควบคุมฯ เมื่อมีการ ON LOAD แล้วต่อมาในบริเวณที่เครื่องควบคุมฯติดตั้งอยู่นั้นกระแสไฟฟ้าขัดข้อง หรือกระแสไฟฟ้าดับเกิดขึ้น ผู้ที่ส่งจะทราบได้อย่างไร เป็นต้น

เอกสารอ้างอิง

1. ชวัลชัย เลื่อนฉวี “เทคโนโลยีโทรศัพท์” สำนักพิมพ์ บันเทิงการพิมพ์ พิมพ์ครั้งที่ 3 พ.ศ. 2533
2. “โทรศัพท์แบบกดปุ่ม” วารสารเซมิคอนดักเตอร์ อิเล็กทรอนิกส์ ปีที่ 3 ฉบับที่ 6 มิถุนายน พ.ศ.2521
3. “เครื่องตอบรับโทรศัพท์และแยกแฟกซ์” วารสารเซมิคอนดักเตอร์ อิเล็กทรอนิกส์ ฉบับที่ 122 พฤษภาคม พ.ศ.2535
4. “เครื่องตอบรับโทรศัพท์” วารสารรวมโครงการงานอิเล็กทรอนิกส์ พ.ศ.2530
5. กฤษดา วิศวธีรานนท์ “ไอซีดิจิทัล” สำนักพิมพ์ ซีเอ็ดดูเคชั่น พิมพ์ครั้งที่ 2 พ.ศ.2531
6. ยืน ภู่วรรณ “อิเล็กทรอนิกส์อุตสาหกรรม” สำนักพิมพ์ซีเอ็ดดูเคชั่น พ.ศ.2534
7. “ออฟดีคัปเปลอร์ ตัวเชื่อมโยงทางแสง” วารสารเซมิคอนดักเตอร์ อิเล็กทรอนิกส์ ฉบับที่ 68 ธันวาคม พ.ศ.2528- มกราคม พ.ศ.2529
8. ประทีป บัญญัตินพรัตน์ “ทฤษฎีการใช้งานวงจรถิจิตอล” ฉบับปรับปรุงใหม่ ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พ.ศ.2533
9. “LH 1016 โซลิตสเตรียไฟสูง” วารสารเซมิคอนดักเตอร์ อิเล็กทรอนิกส์ ฉบับที่ 117 มิถุนายน 2535
10. “รวมโครงการงานอิเล็กทรอนิกส์ โทรศัพท์ และอินเตอร์คอม” สำนักพิมพ์ซีเอ็ดดูเคชั่น พ.ศ. 2539
11. “เทคนิคการใช้งานออฟดีคัปเปลอร์” วารสารคอมพิวเตอร์ อิเล็กทรอนิกส์เวิลด์ ฉบับที่ 81 สิงหาคม พ.ศ.2526

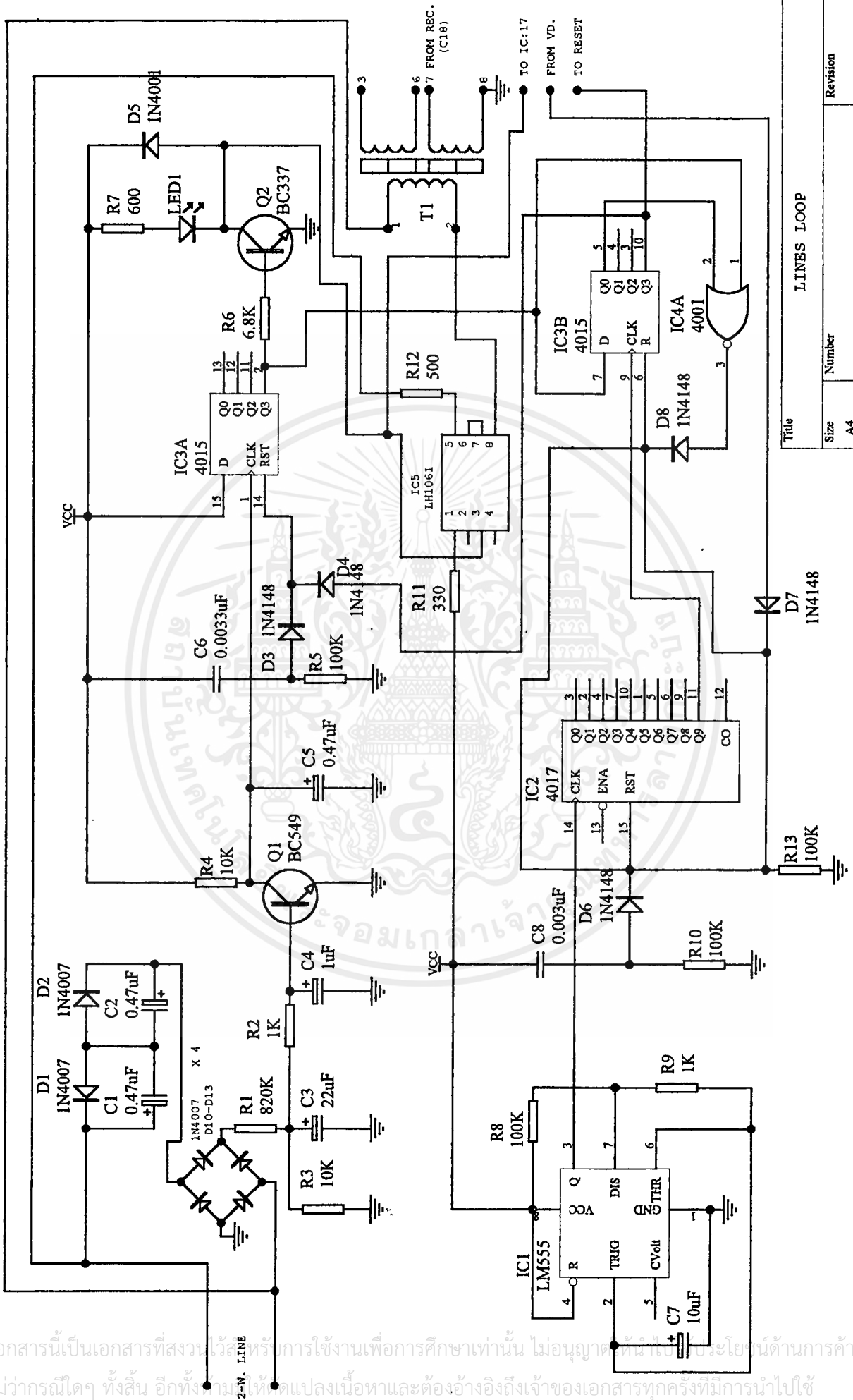


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



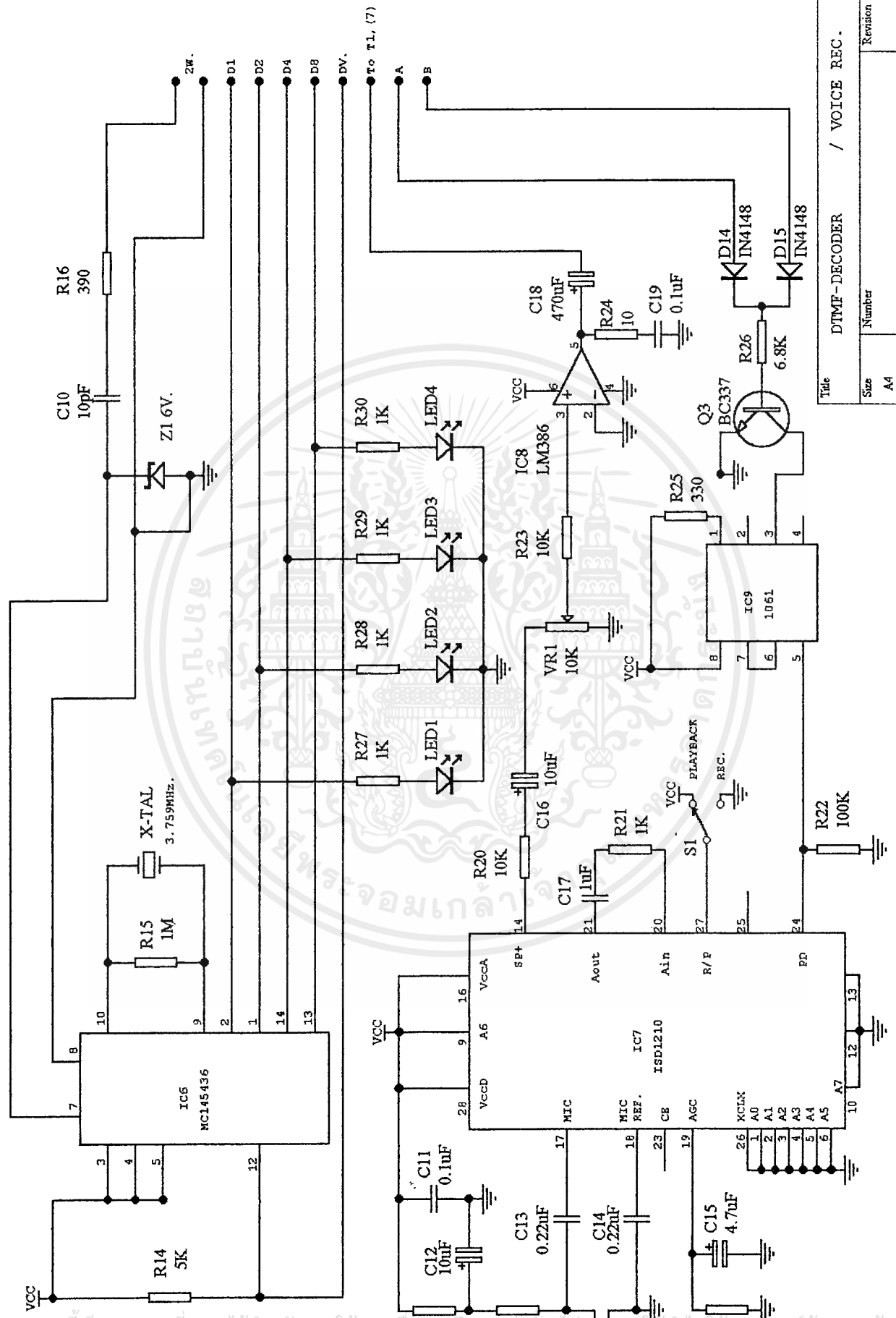
BLOCK DIAGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



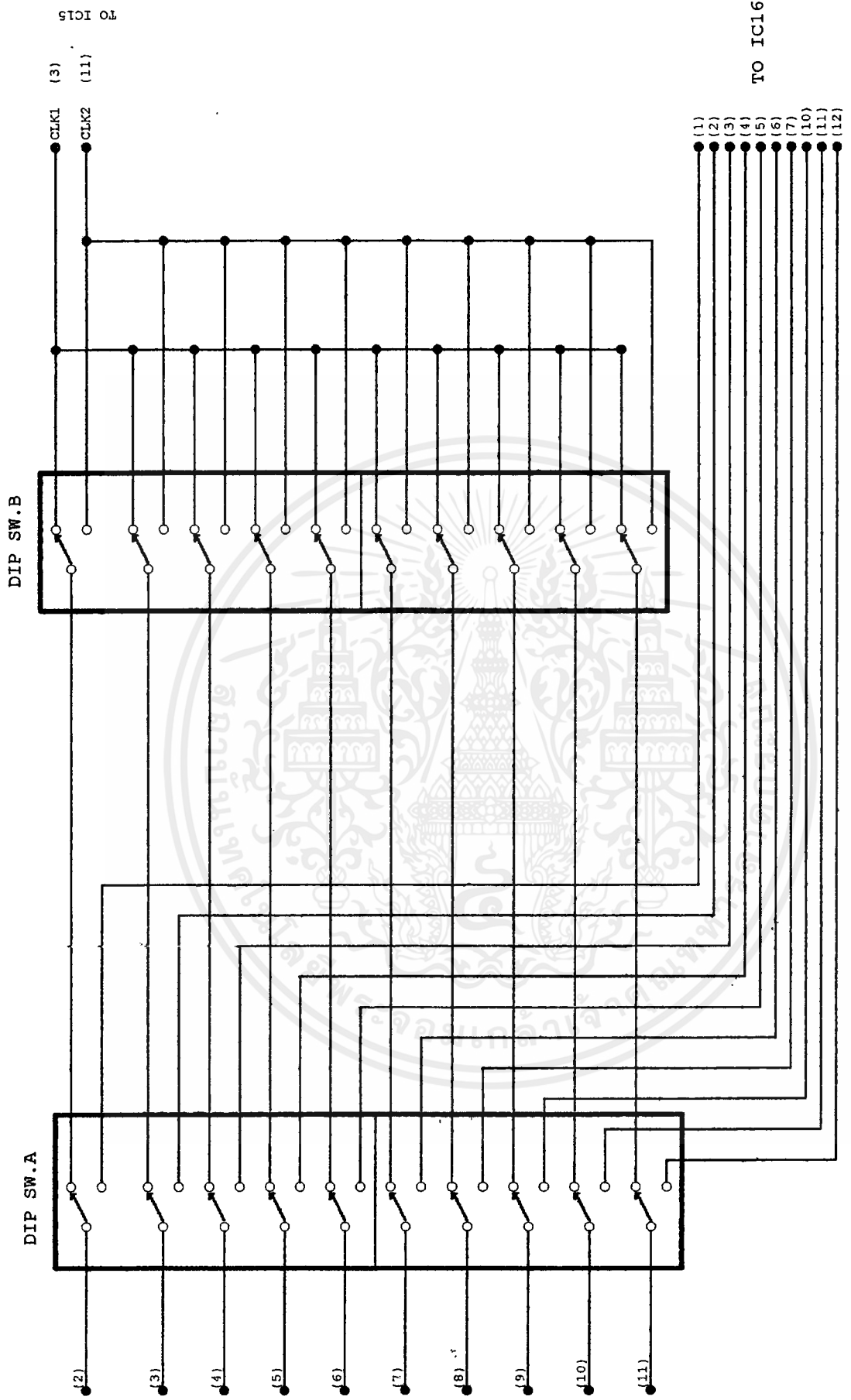
Title		LINES LOOP	
Size	A4	Number	
Date:	20-Oct-1997	Sheet of	4
File:	C:\WIN APP\FW\SCIRKMITL2\UA.SCH	Drawn By:	TEERASAK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ขออนุญาตจาก
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้เปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



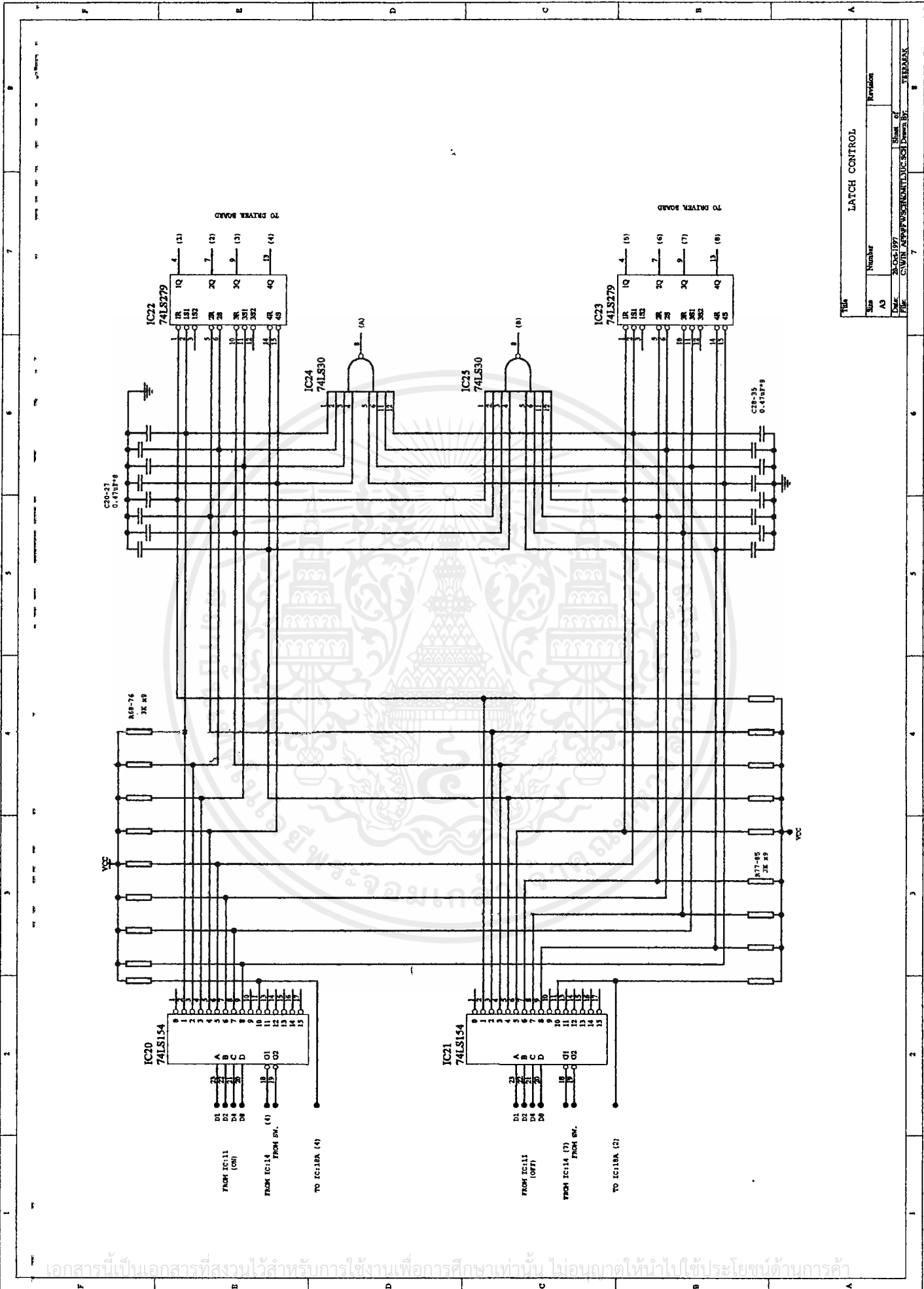
Title		DTMF-DECODER / VOICE REC.	
Size	Number	Revision	
A4			
Date:	Sheet of		
20-Oct-1997	1		
File:	C:\WIN APP\FV\SCH\MIL2UE SCH		Drawn By: TEERASAK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำข้อมูลไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือทำซ้ำโดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกกรณีการนำไปใช้



Title			ENCODER SW.
Size	Number	Revision	
A4			
Date:	20-Oct-1997	Sheet of	
File:	C:\WIN APP\PPWSCHRM\TL3UB.SCH	TEERASAK	

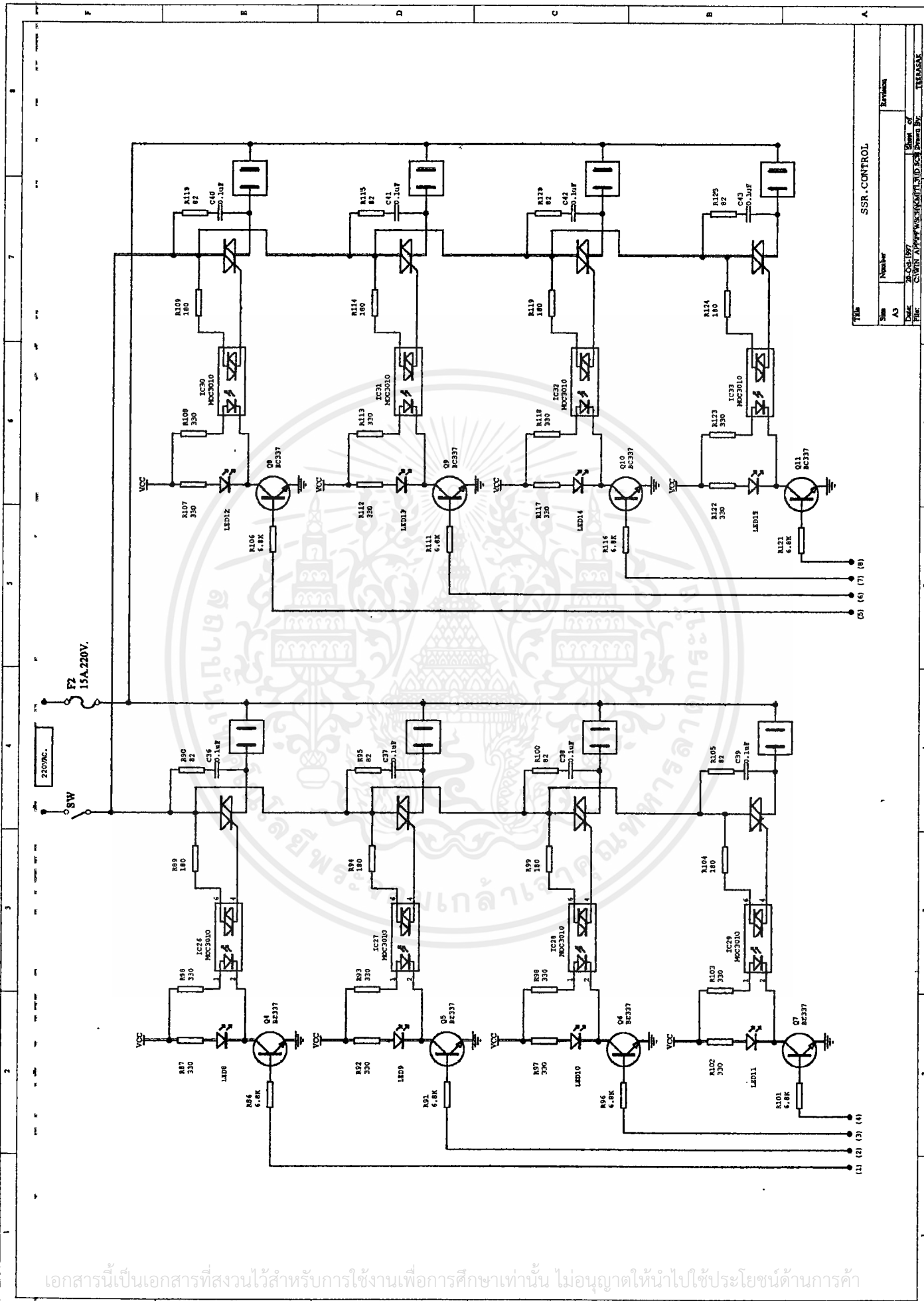
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		LATCH CONTROL	
Size	Number	Revision	
A3			
Date:	2-Oct-1977	Sheet of	1
File:	CAWIN APFPFVSKHONTLUGSCH Drawn By:	Checked By:	TERDAAN

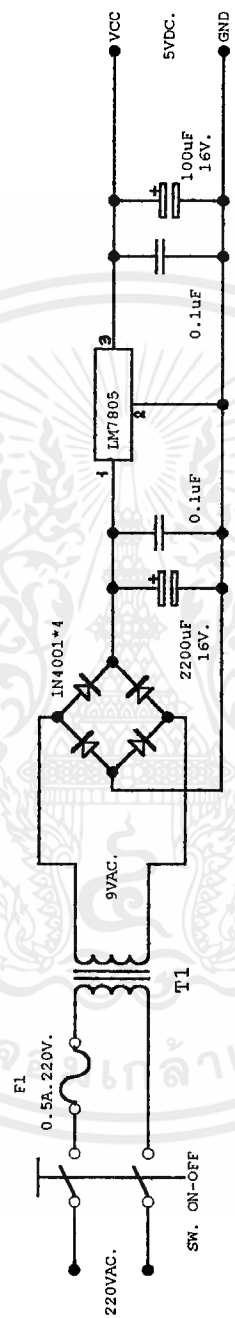
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



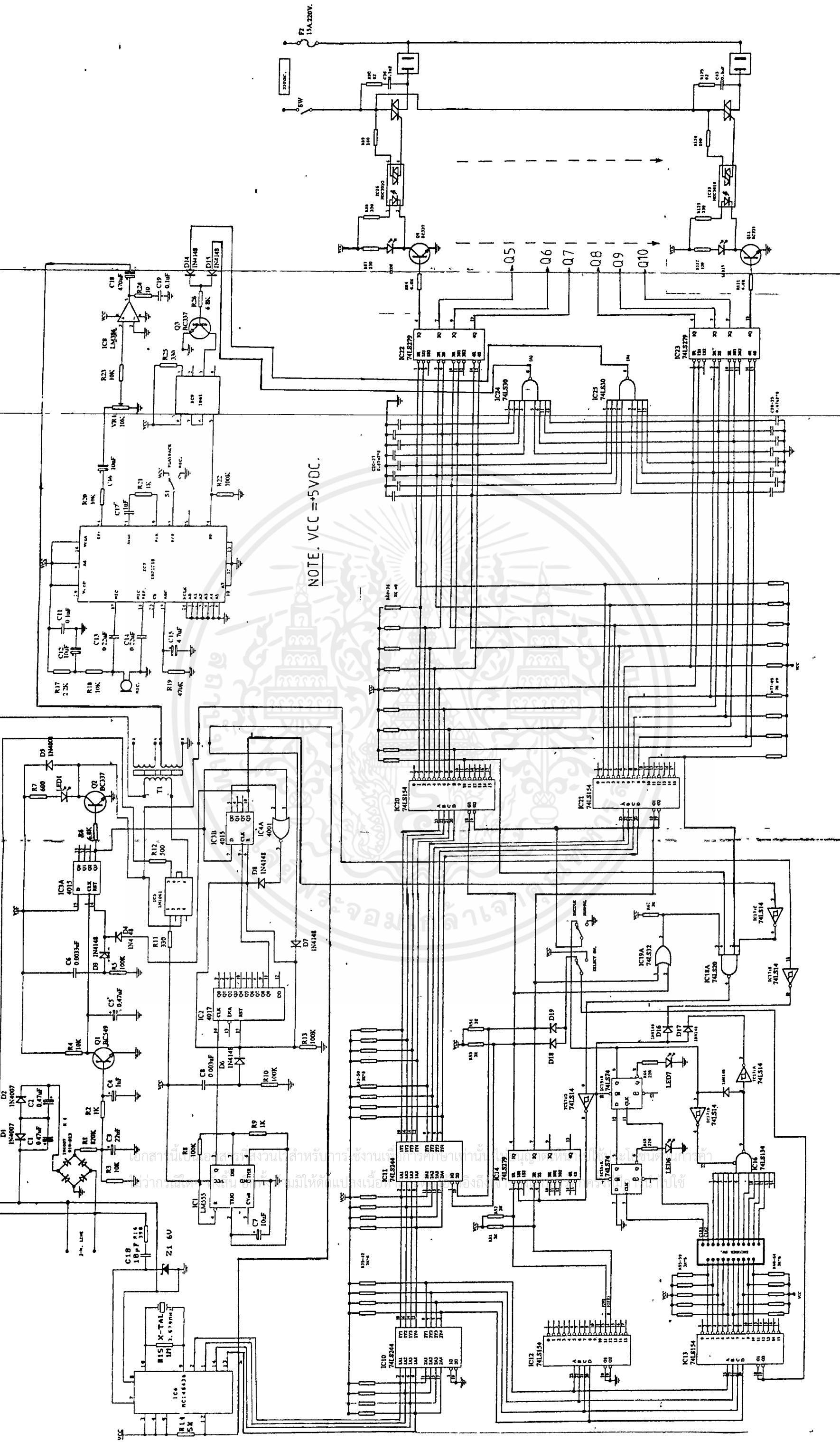
Title		Revision	
Sheet	Number	Drawn	Checked
1	1		
DATE	BY	DATE	BY
2023/10/27	WAS/10/27	2023/10/27	WAS/10/27
DESIGN	NO.	PROJECT	NO.
SSR CONTROL	1001	SSR CONTROL	1001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

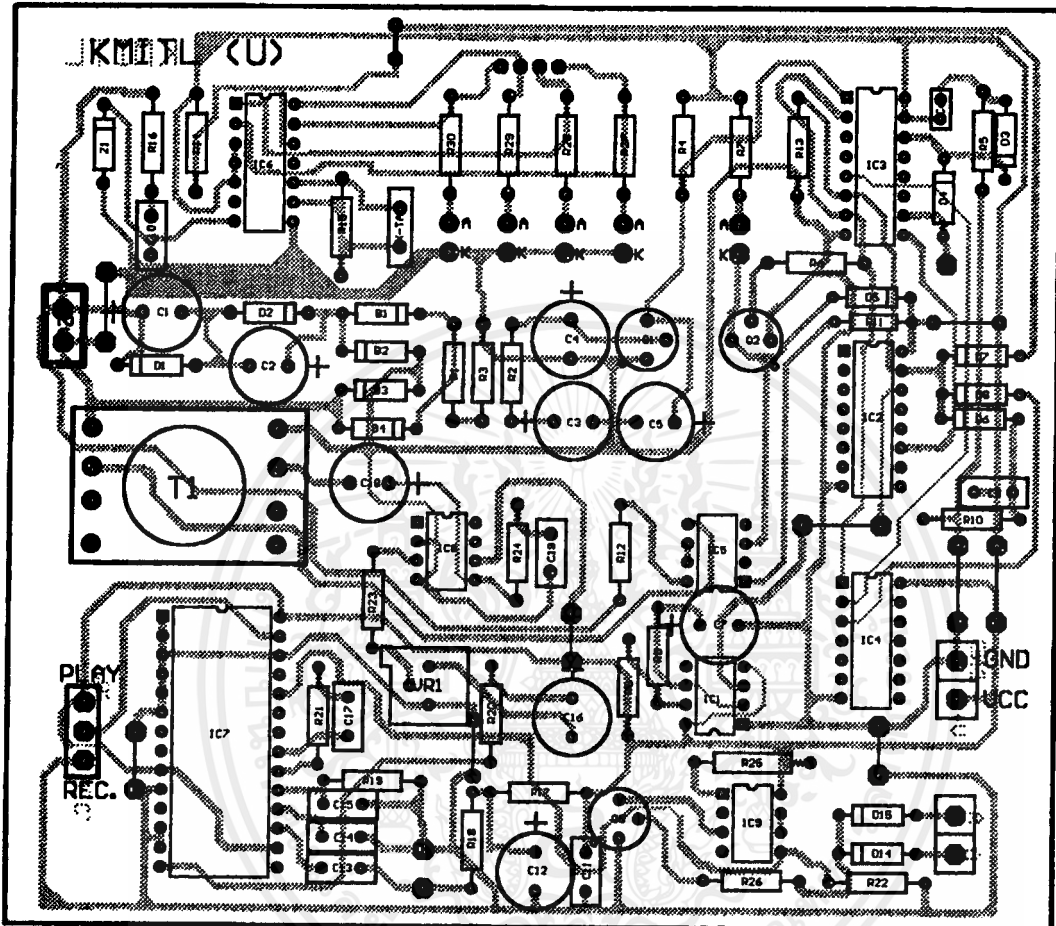


Title		POWER SUPPLY	
Size	Number	Revision	
A4			
Date:	20-Oct-1997	Sheet of	
File:	C:\WIN_APP\FW\SCH\SUPPLY.SCH	Drawn By:	TEERASAK

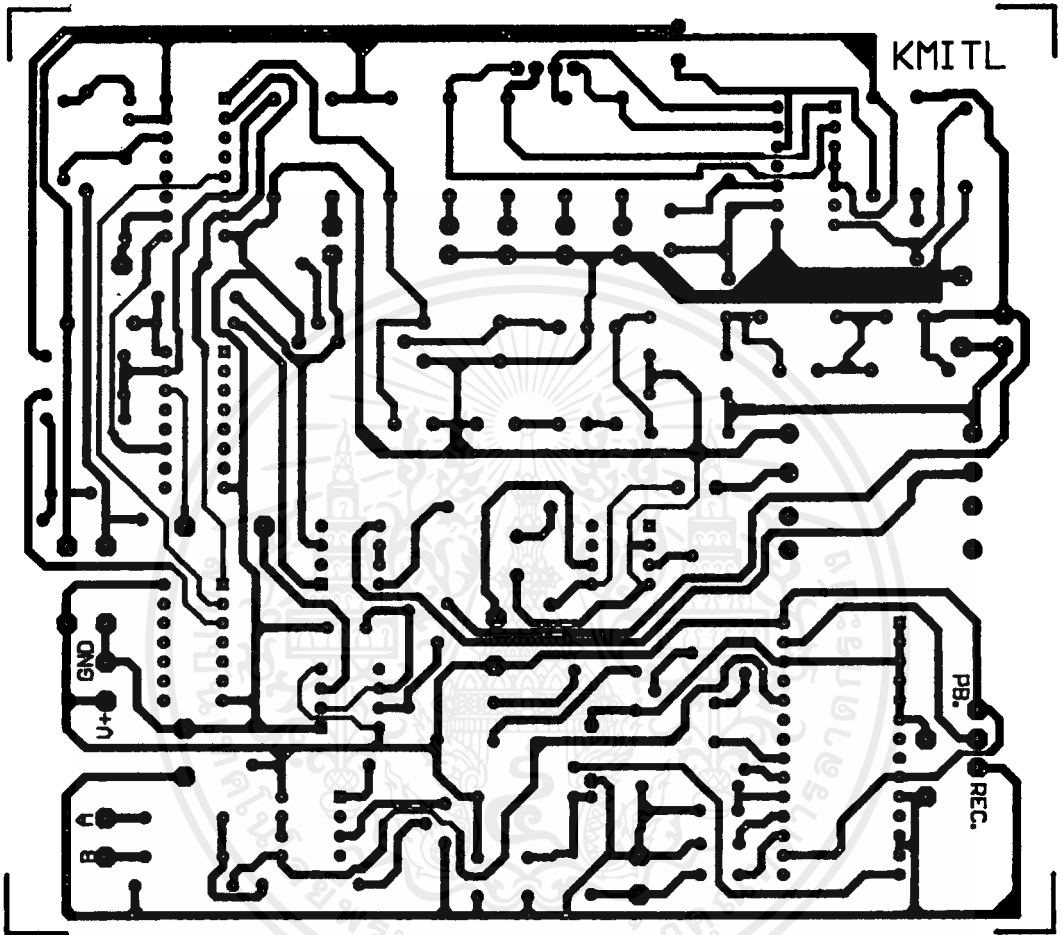
เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้เพื่อการวิจัยและพัฒนาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
 D วิศวกรที่รับผิดชอบในการแก้ไขหรือปรับปรุงเอกสารนี้
 C วิศวกรที่รับผิดชอบในการตรวจสอบและอนุมัติเอกสารนี้
 B วิศวกรที่รับผิดชอบในการออกแบบและสร้างเอกสารนี้
 A วิศวกรที่รับผิดชอบในการดำเนินการนำเอกสารนี้ไปใช้



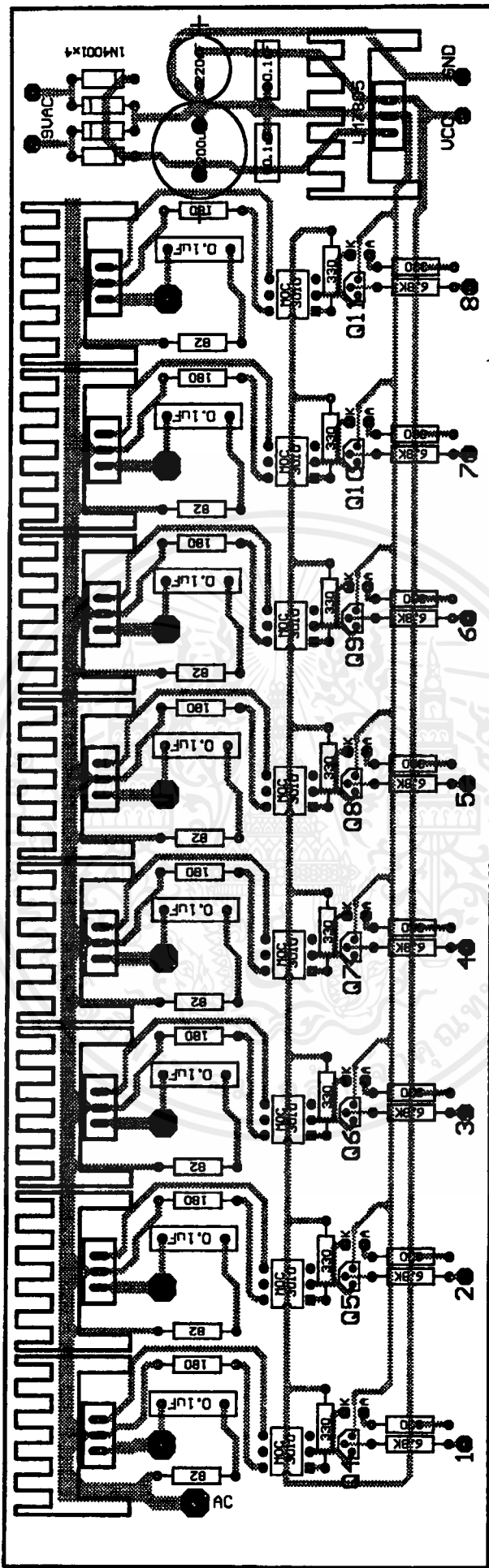
NOTE. VCC = +5VDC.



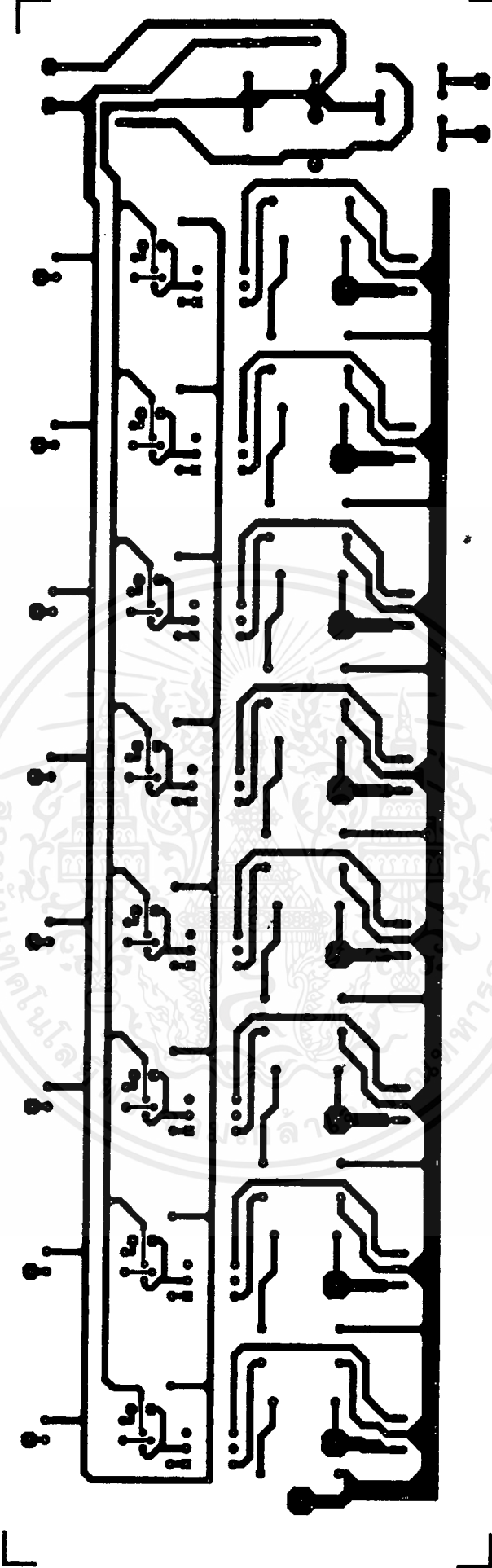
รูปที่ 1 แสดงการวางอุปกรณ์ของภาค Ringing Detect Signal, Lines Loop, DTMF Tone Detect และ Voice Record



รูปที่ 2 รูปแสดงลายทองแดงของภาค Ringing Detect Signal, Lines Loop, DTMF Tone Detect และ Voice Record

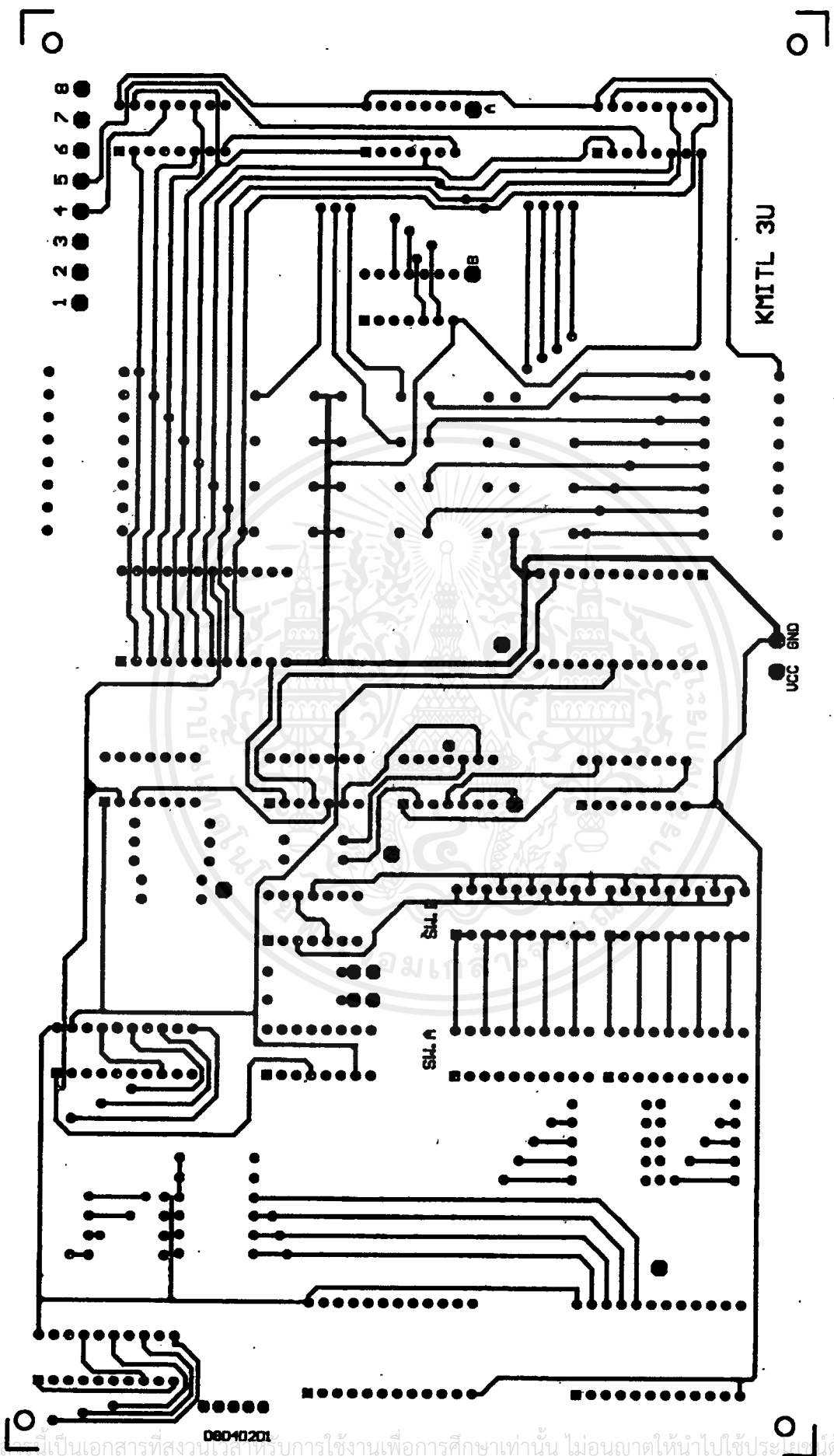


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3 รูปแสดงการวางอุปกรณ์ของภาค Output Driver และ Power Supply
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่เปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่4 รูปแสดงลายทองแดงของภาค Output Driver และ Power Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

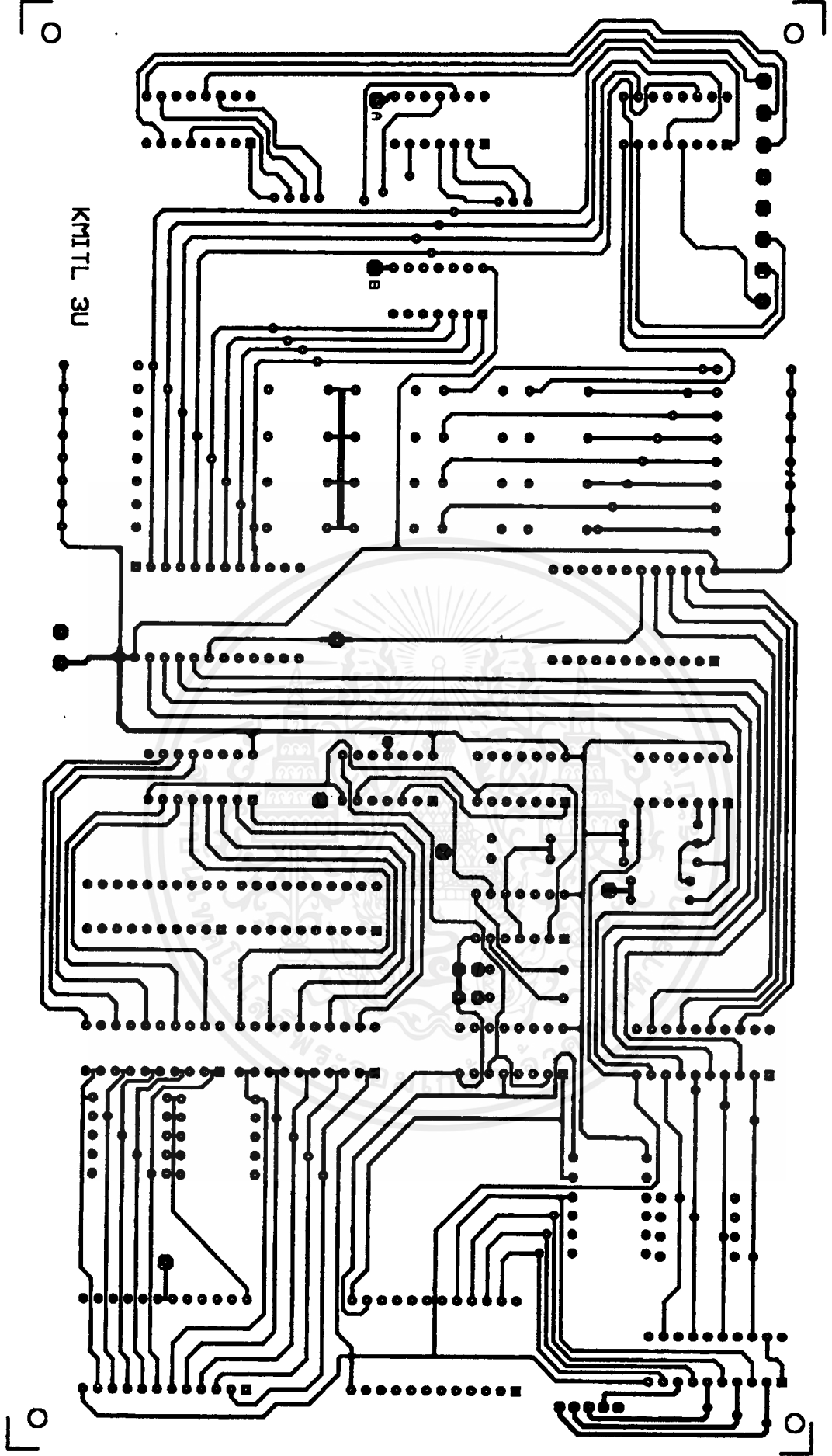


08040201

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6 รูปแสดงลายทองแดงด้านบนของภาค Controller และ ภาค Decode & Encode



รูปที่ 7 รูปแสดงลายทองแดงด้านต่างๆของภาค Controller และ ภาค Decode & Encode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

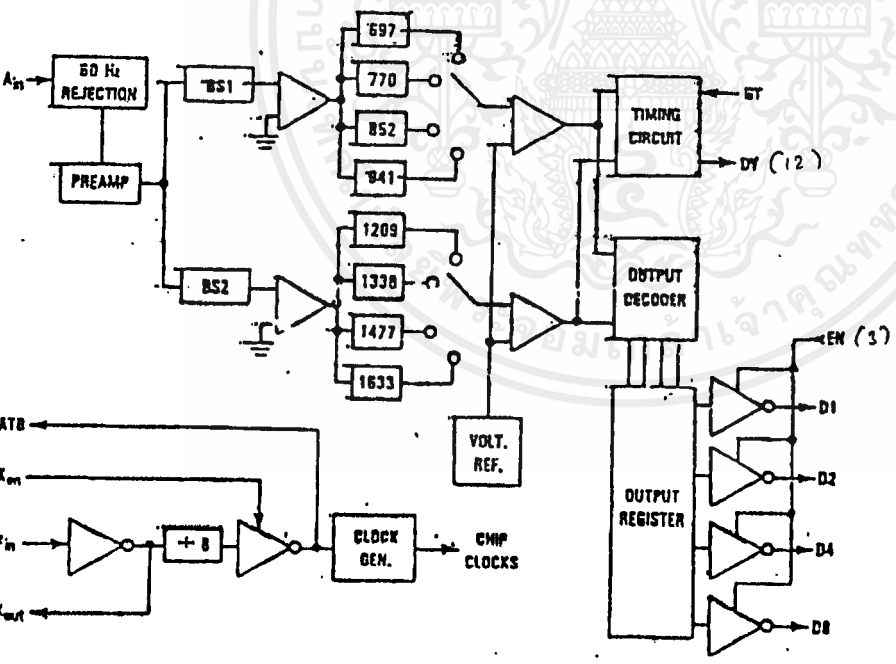
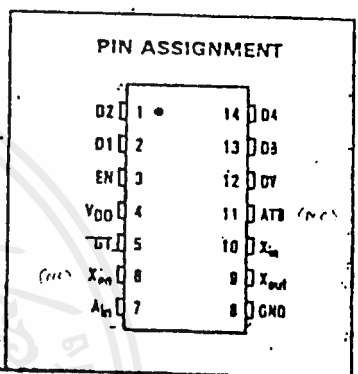
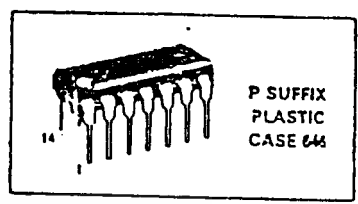
MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

Advance Information
Dual Tone Multiple Frequency Receiver

The MC145436 is a silicon-gate CMOS LSI device containing the filter and decoder for detection of a pair of tones conforming to the DTMF standard with outputs in hexadecimal. Switched capacitor filter technology is used together with digital circuitry for the timing control and output circuits. The MC145436 provides excellent power-line noise and dial tone rejection, and is suitable for applications in central office equipment, PABX, key-phone systems, remote control equipment, and consumer telephony products.

- Single +5 V Power Supply
- Detects All 16 Standard Digits
- Uses Inexpensive 3.579545 MHz Colorburst Crystal
- Provides Guard Time Controls to Improve Speech Immunity
- Output in 4-Bit Hexadecimal Code
- Built-In 60 Hz and Dial Tone Rejection
- Pin Compatible with TSSI-204

MC145436



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

(Voltages Referenced to GND Unless Otherwise Noted)

Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	-0.5 to +6.0	V
Input Voltage, Any Pin Except A_{in}	V_{in}	-0.5 to $V_{DD} + 0.5$	V
Input Voltage, A_{in}	V_{in}	$V_{DD} - 10$ to $V_{DD} + 0.5$	V
DC Current Drain per Pin	I	± 10	mA
Operating Temperature Range	T_A	-40 to +85	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid applications of any voltage higher than the maximum rated voltages to this high impedance circuit.

For proper operation it is recommended that V_{in} and V_{out} be constrained to the range $V_{SS} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$. Reliability of operation is enhanced if unused inputs are tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}).

ELECTRICAL CHARACTERISTICS(All Polarities Referenced to $V_{DD} = 5.0 \text{ V} \pm 10\%$, $T_A = -40$ to $+85^\circ\text{C}$ Unless Otherwise Noted)

Parameter	Symbol	Min	Typ	Max	Unit
DC Supply Voltage	V_{DD}	4.5	5	5.5	V
Supply Current ($f_{CLK} = 3.58 \text{ MHz}$)	I_{DD}	-	7	15	mA
Input Current	I_{in}	-	-	200	μA
	GT, EN, X_{in} , X_{en}	-	-	± 1	
Input Voltage Low	V_{IL}	-	-	1.5	V
Input Voltage High	V_{IH}	3.5	-	-	V
High Level Output Current ($V_{OH} = V_{DD} - 0.5 \text{ V}$; Source)	I_{OH}	800	-	-	μA
Low Level Output Current ($V_{OL} = 0.4 \text{ V}$; Sink)	I_{OL}	1.0	-	-	mA
Input Impedance	R_{in}	80	100	-	k Ω
Fanout	FO	-	-	10	
Input Capacitance	C_{in}	-	6	-	pF

ANALOG CHARACTERISTICS ($V_{DD} = 5.0 \text{ V} \pm 10\%$, $T_A = -40$ to $+85^\circ\text{C}$)

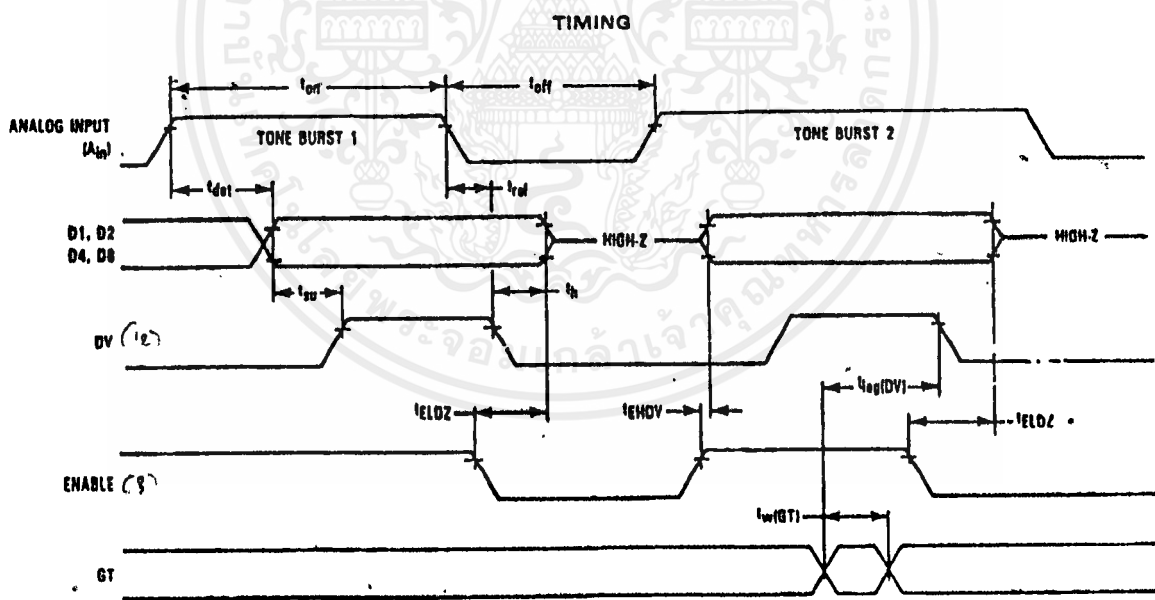
Parameter	Min	Typ	Max	Unit
Signal Level for Detection (A_{in})	-32	-	-2	dBm
Twist, = High Tone / Low Tone	-10	-	10	dB
Frequency Detect Bandwidth (Notes 1 and 2)	± (1.5 ± 2 Hz)	± 2.0	± 3.5	% f_C
60 Hz Tolerance	-	-	0.8	$^\circ\text{Vrms}$
Dial Tone Tolerance (Note 3) (Dial Tone 330 + 440)	-	-	0	dB
Noise Tolerance (Notes 3 and 4)	-	-	-12	dB
Power Supply Noise (Wide Band)	-	-	10	mV p-p
Talk CH (Mitel Tape #CM7290)	-	2	-	Hits

NOTES:

- f_C is center frequency of bandpass filters.
- Maximum frequency detect bandwidth of the 1477 Hz filter is +3.5% to -4%.
- Referenced to lower amplitude tone.
- Bandwidth limited (0 to 3.4 kHz) Gaussian noise.

AC CHARACTERISTICS ($V_{DD} = 5.0\text{ V} \pm 10\%$, $T_A = -40\text{ to } +85^\circ\text{C}$)

Characteristic		Symbol	Min	Typ	Max	Unit
Tone On Time	For Detection	$Tone_{on}$	40	—	—	ms
	For Rejection		—	—	20	
Pause Time	For Detection	$Tone_{off}$	40	—	—	ms
	For Rejection		—	—	20	
Detect Time	GT = 0	t_{det}	22	—	40	ms
	GT = 1		32	—	50	
Release Time	GT = 0	t_{rel}	28	—	40	ms
	GT = 1		18	—	30	
Data Setup Time		t_{su}	7	—	—	μs
Data Hold Time		t_h	4.2	4.6	5	ms
Pulse Width	GT	$t_w(GT)$	18	—	—	μs
DV Reset Lag Time		$t_{lag}(DV)$	—	—	5	ms
Enable High to Output Data Valid		t_{EHDV}	—	200	—	ns
Enable Low to Output High-Z		t_{ELDZ}	—	150	—	ns



PIN DESCRIPTION

D1, D2, D4, D8--DATA OUTPUT

These digital outputs provide the hexadecimal codes corresponding to the detected digit (see Table 1). The digital outputs become valid after a tone pair has been detected, and are cleared when a valid pause is timed. These output pins are high impedance when Enable is at a logic 0.

EN--ENABLE

Outputs D1, D2, D4, D8 are enabled when EN is at a logic 1, and high impedance (disabled) when EN is at a logic 0.

GT--GUARD TIME

The Guard Time control input provides two sets of detected time and release time, both within the allowed ranges of tone on and tone off. A longer tone detect time rejects signals too short to be considered valid. With $GT = 1$, talk off performance is improved, since it reduces the probability that tones simulated by speech will maintain signal conditions long enough to be accepted. In addition, a shorter release time reduces the probability that a pause simulated by an interruption in speech will be detected as a valid pause. On the other hand, a shorter tone detect time with a long release time would be appropriate for an extremely noisy environment where fast acquisition time and immunity to drop-outs would be required. In general, the tone signal time generated by a telephone is 100 ms, nominal, followed by a pause of about 100 ms. A high-to-low, or low-to-high transition on the GT pin resets the internal logic, and the MC145436 is immediately ready to accept a new tone input.

X_{en}--OSCILLATOR ENABLE

A logic 1 on X_{en} enables the on-chip crystal oscillator. When using alternate time base from the ATB pin, X_{en} should be tied to GND.

A_{in}--ANALOG INPUT

This pin accepts the analog input, and is internally biased so that the input signal may be ac coupled. The input may be dc coupled so long as it does not exceed the positive supply. (See Figure 1.)

X_{in}/X_{out}--OSCILLATOR IN AND OSCILLATOR OUT

These pins connect to an internal crystal oscillator. In operation, a parallel resonant crystal is connected from X_{in} to X_{out}, as well as a 1 M Ω resistor in parallel with the crystal. When using the alternate clock source from ATB, X_{in} should be tied to V_{DD}.

ATB--ALTERNATE TIME BASE

This pin serves as a frequency reference when more than one MC145436 is used, so that only one crystal is required for multiple MC145436s. In this case, all ATB pins should be tied together as shown in Figure 2. When only one MC145436 is used, this pin should be left unconnected. The output frequency of ATB is 447.4 kHz.

DV--DATA VALID

DV signals a detection by going high after a valid tone pair is sensed and decoded at output pins D1, D2, D4, D8. DV remains high until a loss of the current DTMF signal occurs, or until a transition in GT occurs.

V_{DD}--POSITIVE POWER SUPPLY

The digital supply pin, which is connected to the positive side of the power supply.

GND--GROUND

Ground return pin is typically connected to the system ground.

Table 1. Hexadecimal Codes

Digit	Output Code			
	D8	D4	D2	D1
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
0	1	0	1	0
*	1	0	1	1
#	1	1	0	0
A	1	1	0	1
B	1	1	1	0
C	1	1	1	1
D	0	0	0	0

OPERATIONAL INFORMATION

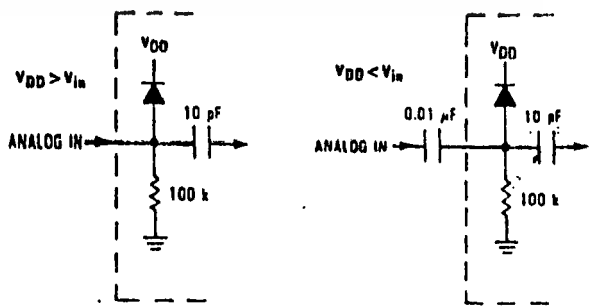


Figure 1. Analog Input

MC145436

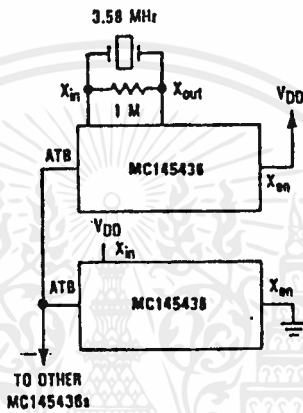


Figure 2. Multiple MC145436s

	COL 1	COL 2	COL 3	COL 4	
	1	2	3	A	ROW 1
STD DTMF (Hz)	770	850	930	B	ROW 2
	882	960	1040	C	ROW 3
	941	1020	1100	D	ROW 4
	1208	1338	1477	1633	
	STD DTMF (Hz)				

Figure 3. 4 x 4 Keyboard Matrix

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SCL4001B, SCL4002B
SCL4025B, SCL4078B**



CMOS NOR GATES

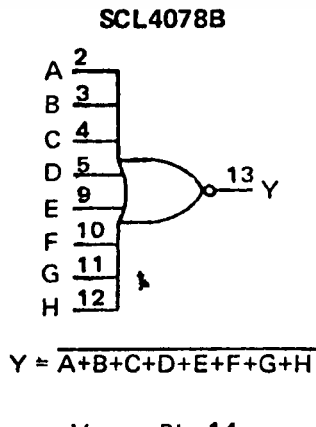
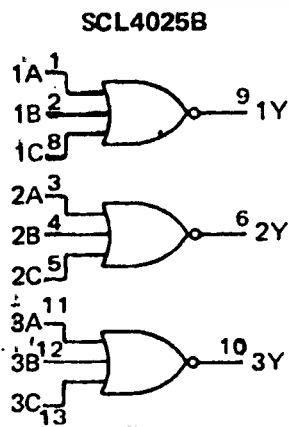
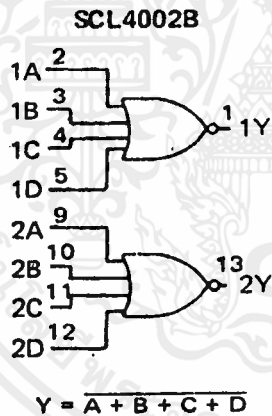
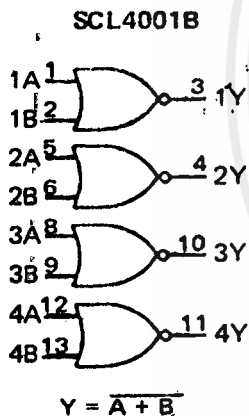
SCL4001B – Quad 2-Input NOR
SCL4002B – Dual 4-Input NOR
SCL4025B – Triple 3-Input NOR
SCL4078B – 8-Input NOR

FEATURES

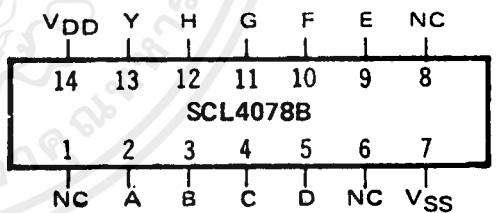
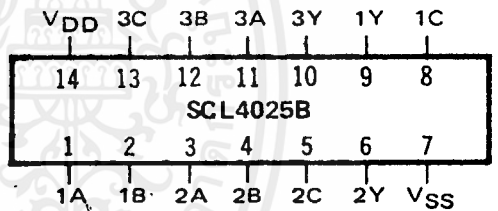
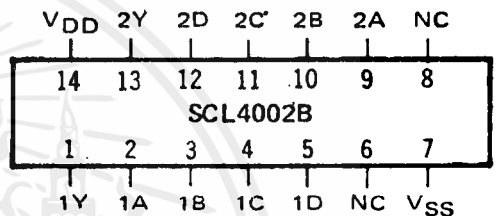
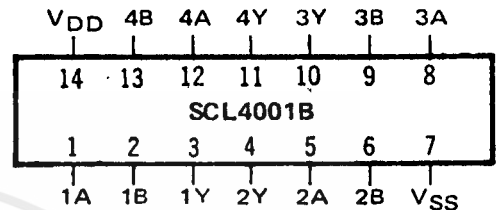
- ◆ Buffered Outputs
- ◆ Diode Protection on all Inputs
- ◆ Fully "B" - Series Compatible
- ◆ Balanced Output Drive Current Specifications

Inputs	Output
0 0 . . . 0	1
All other combinations	0

FUNCTION DIAGRAMS



CONNECTION DIAGRAMS
(all packages)



Add suffix for package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	V
Operating Temperature	T_A		°C
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

เอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษานี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่ข้อมูลนี้ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT I _{DD}	5	V _{IN} =V _{SS} or V _{DD} All valid input combinations	-	0.05	-	0.0005	0.05	-	1.5	μAdc
	10		-	0.10	-	0.001	0.10	-	3.0	
	15		-	0.20	-	0.002	0.20	-	6.0	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

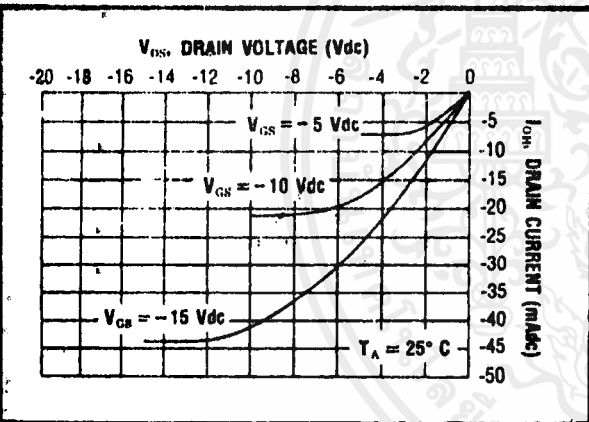
² T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.

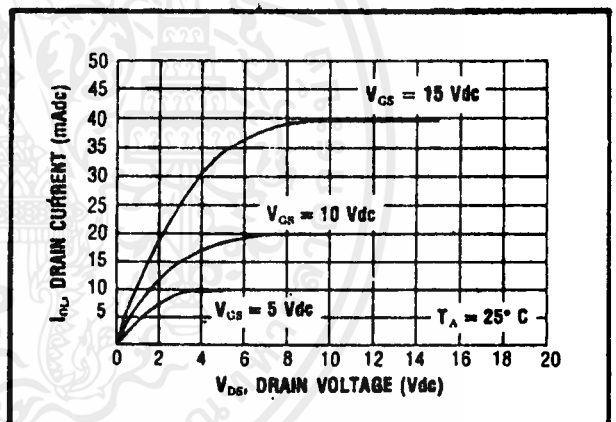
³ These devices have been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME t _{PLH} , t _{PHL}	5	-	125	250	ns
	10	-	60	120	
	15	-	45	90	
OUTPUT TRANSITION TIME t _{TLH} , t _{THL}	5	-	100	200	ns
	10	-	50	100	
	15	-	40	80	

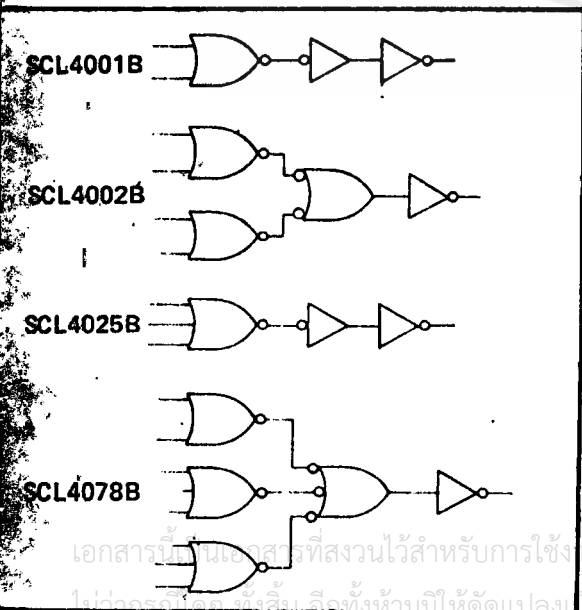


Typical P-Channel Source Current Characteristics

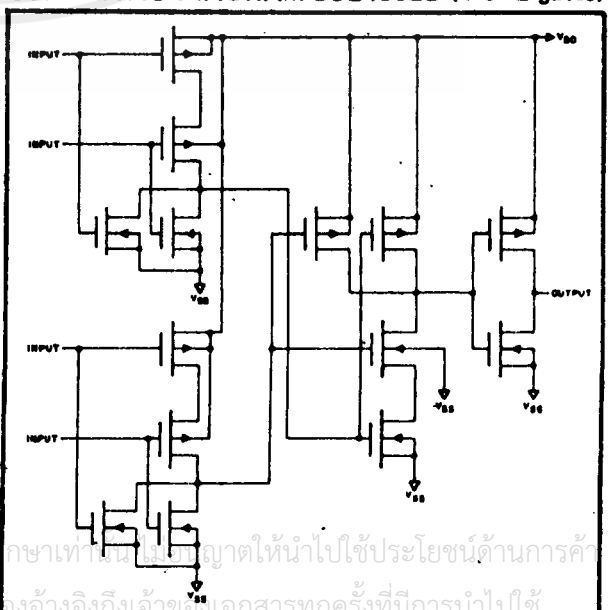


Typical N-Channel Sink Current Characteristics

LOGIC DIAGRAMS



SCHEMATIC DIAGRAM SCL4002B (1 of 2 gates)



SCL4001UB



CMOS NOR GATE (Unbuffered)

FEATURES

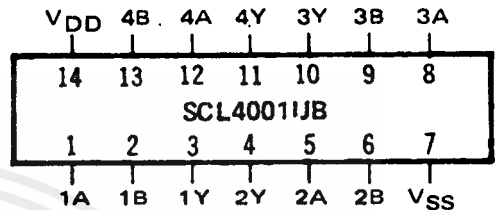
- ◆ Unbuffered Outputs for Quasi-Linear Applications
- ◆ Quad 2-Input NOR Configuration
- ◆ Diode Protection on all Inputs
- ◆ Output Drive Current Compatible with "B" Series
- ◆ Pin Compatible with Buffered SCL4001B
- ◆ Balanced Output Drive Current Specifications

DESCRIPTION

The SCL4001UB consists of four positive-logic NOR gates. The outputs are unbuffered, making the device suitable for quasi-linear applications, such as gated oscillators, multivibrators, and pulse shaping circuits.

For digital applications, the buffered SCL4001B is recommended for its higher gain and input pattern insensitivity.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

TRUTH TABLE

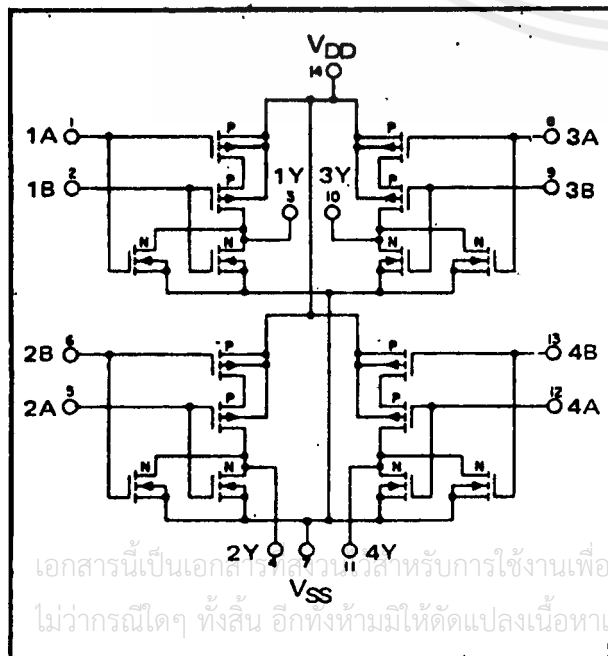
Inputs		Output
0	0	1
All other combinations		0

RECOMMENDED OPERATING CONDITIONS

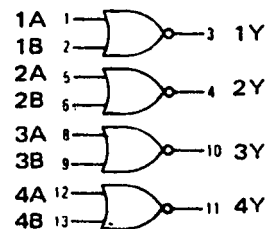
For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vd
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C

SCHEMATIC DIAGRAM



LOGIC DIAGRAM



$$Y = \overline{A + B}$$

$V_{DD} = \text{Pin } 14$
 $V_{SS} = \text{Pin } 7$

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โฆษณาทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS ^{1, 3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT I _{DD}	5	V _{IN} = V _{SS} or V _{DD} All valid input combinations	-	0.05	-	0.0005	0.05	-	1.5	μA _{dc}
	10		-	0.10	-	0.001	0.10	-	3.0	
	15		-	0.20	-	0.002	0.20	-	6.0	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

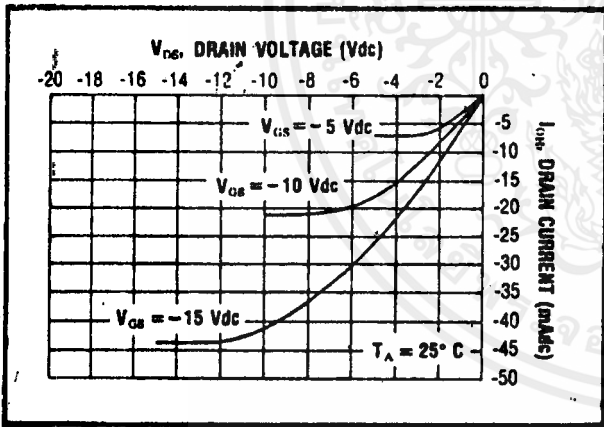
² T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.

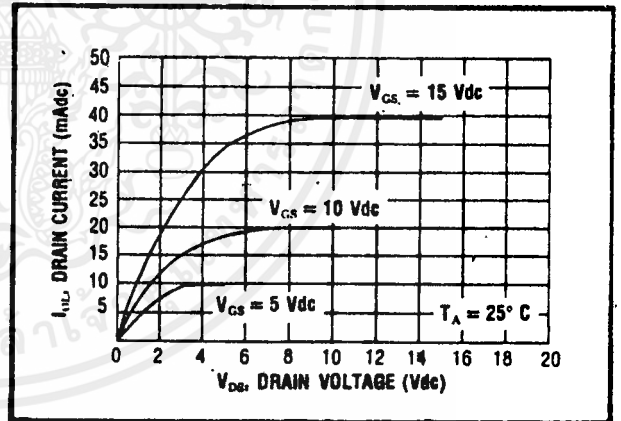
³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME t _{PLH} , t _{PHL}	5	-	75	150	ns
	10	-	35	70	
	15	-	25	50	
OUTPUT TRANSITION TIME t _{TLH} , t _{THL}	5	-	100	200	ns
	10	-	50	100	
	15	-	40	80	



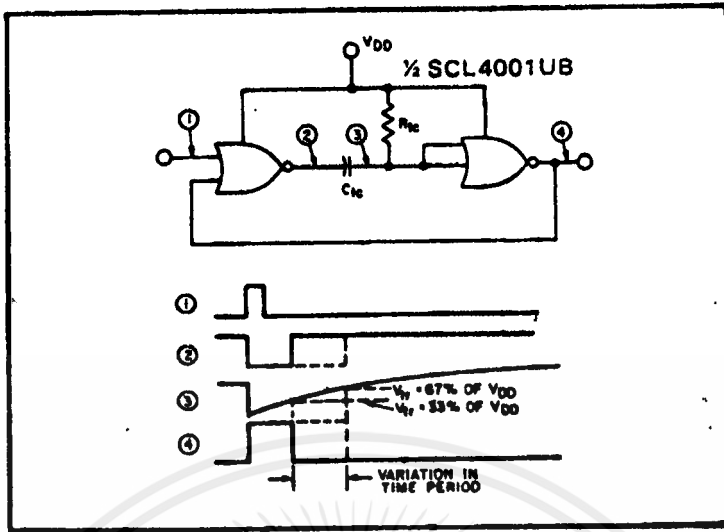
Typical P-Channel
Source Current Characteristics



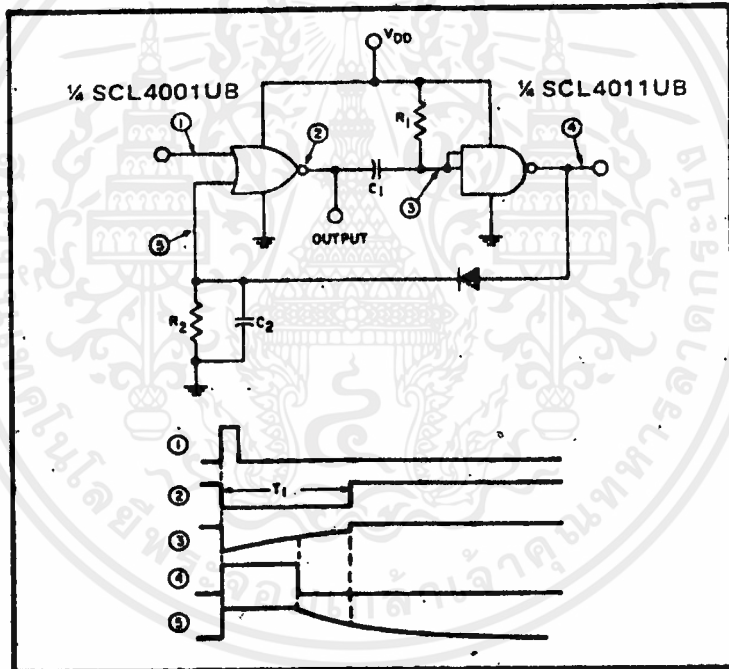
Typical N-Channel
Sink Current Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

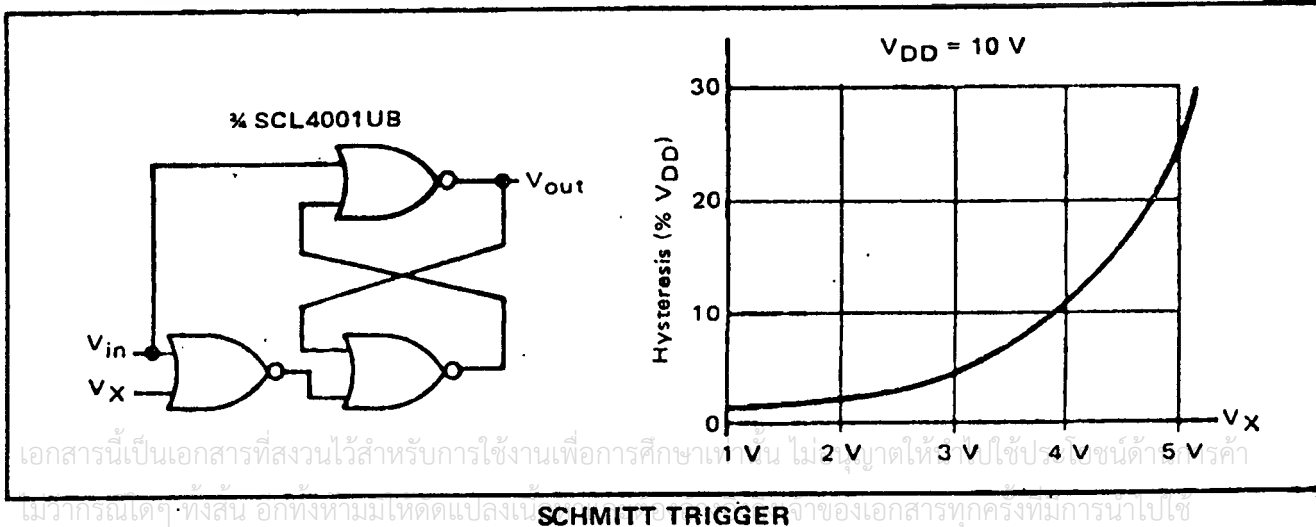
APPLICATIONS INFORMATION



MONOSTABLE MULTIVIBRATOR



COMPENSATED MONOSTABLE MULTIVIBRATOR



SCL4015B



CMOS DUAL 4-STAGE SHIFT REGISTER

FEATURES

- ◆ Serial Input/Parallel Output
- ◆ Direct Reset
- ◆ Two Independent Sections
- ◆ Fully Static Operation - DC to 5MHz @ 10Vdc
- ◆ Balanced Output Drive Current Specifications

DESCRIPTION

The SCL4015B consists of two identical, independent, 4-stage Serial-Input/Parallel-Output Registers. Each register has independent Clock and Reset inputs as well as a single serial Data input. Q outputs are available from each of the four stages on both registers. All register stages are D-type, master-slave flip-flops. The logic level present at the Data input is transferred into the first register stage and shifted right one stage at each positive-going Clock transition. Resetting of all stages is accomplished by a high level on the Reset line. Register expansion to 8 stages using one SCL4015B package, or to more than 8 stages using additional SCL4015B's, is possible.

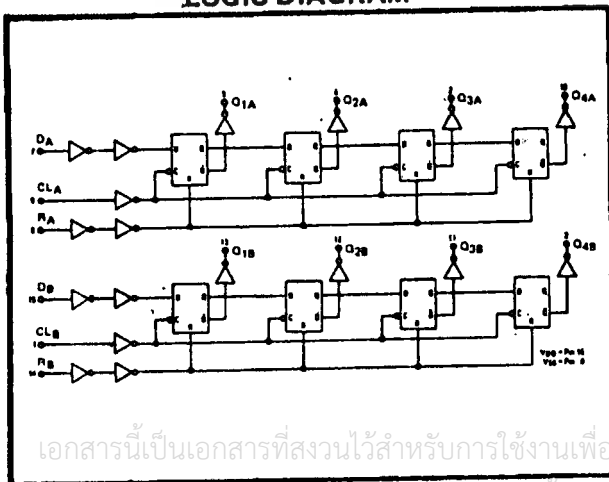
TRUTH TABLE

CL*	D	R	Q ₁	Q _n
	0	0	0	Q _{n-1}
	1	0	1	Q _{n-1}
	X	0	Q ₁	Q _n
X	X	1	0	0

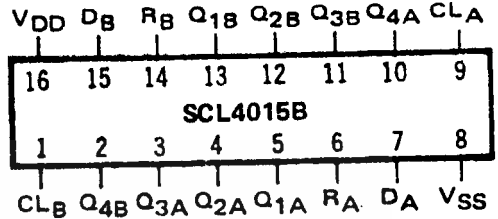
(NO CHANGE)

* = LEVEL CHANGE
X = DON'T CARE

LOGIC DIAGRAM



CONNECTION DIAGRAM (all packages)



Add suffix for package:

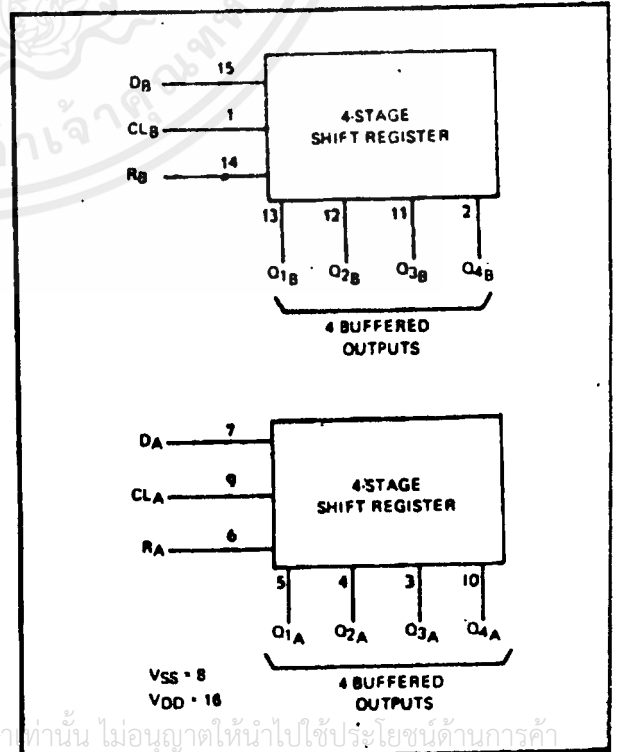
- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	V _{DD} - V _{SS}	3 to 15	Vd
Operating Temperature	T _A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS^{1, 2}

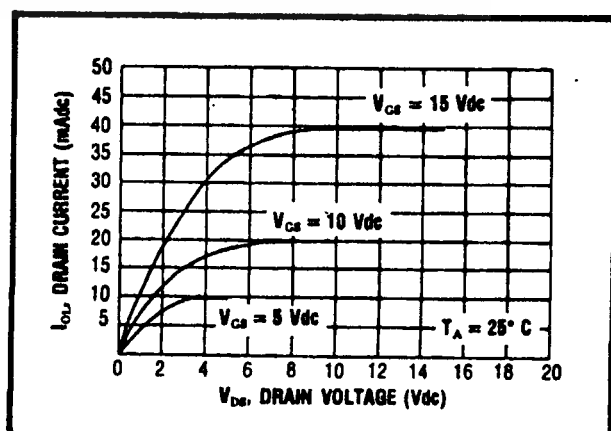
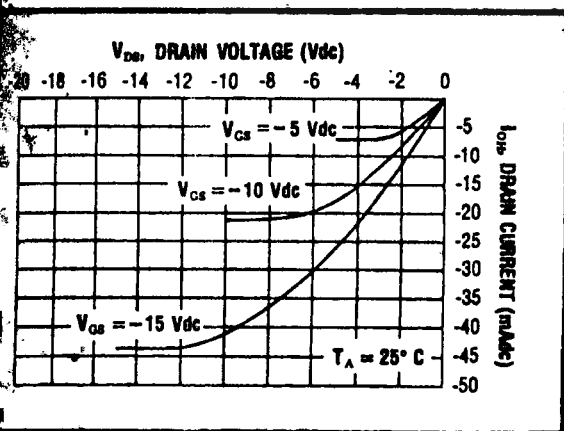
PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} =V _{SS} or V _{DD} All valid input combinations	—	5	—	0.05	5	—	150	μAdc
			—	10	—	0.1	10	—	300	
			—	15	—	0.2	20	—	600	

- NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = + 85°C for E device.
³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER		V _{DD} (Vdc)	Min.	Typ.	Max.	Units
CLOCKED OPERATION						
PROPAGATION DELAY TIME	t _{PLH} , t _{PHL}	5	—	375	750	ns
		10	—	125	250	
		15	—	100	200	
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	5	—	100	200	ns
		10	—	50	100	
		15	—	40	80	
MINIMUM CLOCK PULSE WIDTH	PW _{CL}	5	—	200	400	ns
		10	—	100	200	
		15	—	80	160	
MAXIMUM CLOCK FREQUENCY	f _{CL}	5	1.25	2.5	—	MHz ³
		10	2.5	5.0	—	
		15	3.0	6.0	—	
MAXIMUM CLOCK RISE AND FALL TIME ¹	t _{rCL} , t _{fCL}	5	15	—	—	μs
		10	15	—	—	
		15	5	—	—	
MINIMUM DATA INPUT DATA SETUP TIME	t _{setup}	5	—	150	300	ns
		10	—	50	100	
		15	—	40	80	
MINIMUM DATA INPUT HOLD TIME	t _{hold}	5	—	0	50	ns
		10	—	0	25	
		15	—	0	15	
RESET OPERATION						
PROPAGATION DELAY TIME	t _{FHL}	5	—	375	750	ns
		10	—	125	250	
		15	—	100	200	
MINIMUM RESET PULSE WIDTH	PW _R	5	—	200	400	ns
		10	—	80	160	
		15	—	60	120	
RESET REMOVAL TIME	t _{rem}	5	—	375	750	ns
		10	—	125	250	
		15	—	100	200	

¹ When units are cascaded, the maximum rise and fall times of the clock input should be equal to or less than the transition times of the data outputs driving data inputs, plus the propagation delay of the output driving stage for the output capacitive load.





CMOS DECADE COUNTER / DIVIDER

FEATURES

- ◆ 10 Decoded Decimal Outputs
- ◆ Direct Reset
- ◆ Trigger from either Edge of Clock Input
- ◆ Carry Output for Cascading Stages
- ◆ Fully Static Operation - DC to 5MHz @ 10Vdc

DESCRIPTION

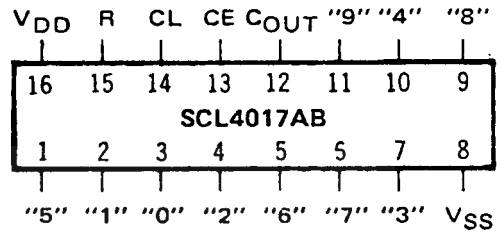
The SCL4017AB consists of a 5-stage Johnson Decade Counter and an Output Decoder. Inputs include Clock, Reset, and Clock Enable signals.

The counter has interchangeable Clock and Clock Enable lines for incrementing on either a positive-going or negative-going transition, respectively. A high Reset signal clears the counter to its zero count.

Use of the Johnson decade counter configuration permits high-speed operation, 2-input decode gating, and spike-free decoded outputs. Anti-lock gating is provided, thus assuring proper counting sequence. The 10 decoded outputs are normally low and go high only at their respective decoded time slot. Each decoded output remains high for one full clock cycle. A Carry-out (COUT) signal completes one cycle every 10 clock input cycles and is used to directly clock the succeeding counter in multi-stage applications.

This part can be used in frequency division circuits as well as decade counter or decimal decode display applications.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	V _{DD} - V _{SS}	3 to 15	Vdc
Operating Temperature	T _A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

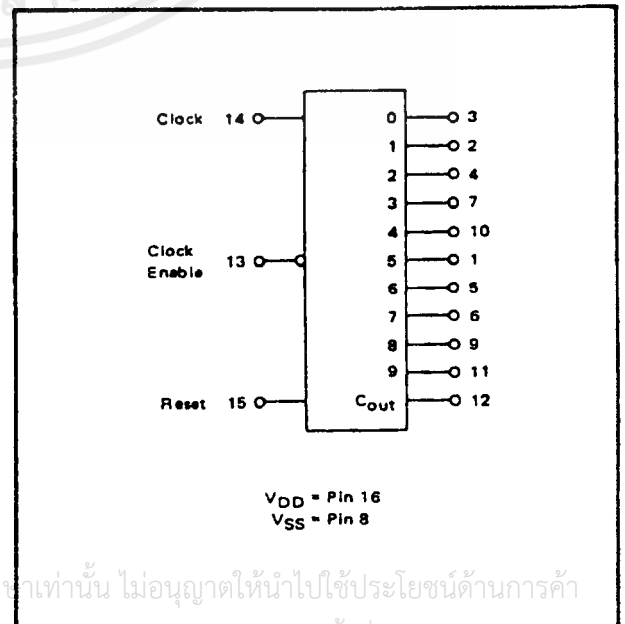
FUNCTIONAL TRUTH TABLE (Positive Logic)

Clock	Clock Enable	Reset	Decode Output = n
0	X	0	n
X	1	0	n
X	X	1	"0"
	0	0	n + 1
	X	0	n
X		0	n
1		0	n + 1

x = Don't Care

If n < 5 Carry = "1", Otherwise = "0"

BLOCK DIAGRAM



ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS¹

PARAMETER	V _{DD} (V _{dC})	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units			
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.				
QUIESCENT DEVICE CURRENT	I _{DD}	5	V _{IN} =V _{SS} or V _{DD}	—	5	—	0.05	5	—	150	μA _{dc}		
		10	All valid input combinations	—	10	—	0.1	10	—	300			
		15		—	20	—	0.2	20	—	600			
OUTPUT HIGH (SOURCE) CURRENT C, D, F; H device Decoded Outputs	I _{OH}	5	V _{OH} = 4.6V	-0.05	—	-0.04	-0.3	—	-0.028	—	mA _{dc}		
		10	V _{OH} = 9.5V	-0.125	—	-0.1	-0.75	—	-0.07	—			
		15	V _{OH} = 13.5V	-0.375	—	-0.3	-2.5	—	-0.21	—			
			V _{IN} =V _{SS} or V _{DD}										
		Carry Output	5	V _{OH} = 4.6V	-0.25	—	-0.2	-0.75	—	-0.14		—	mA _{dc}
			10	V _{OH} = 9.5V	-0.62	—	-0.5	-1.1	—	-0.35		—	
15	V _{OH} = 13.5V		-1.9	—	-1.5	-3.5	—	-1.1	—				
		V _{IN} =V _{SS} or V _{DD}											
E device Decoded Outputs	I _{OH}	5	V _{OH} = 4.6V	-0.048	—	-0.04	-0.3	—	-0.032	—	mA _{dc}		
		10	V _{OH} = 9.5V	-0.12	—	-0.1	-0.75	—	-0.08	—			
		15	V _{OH} = 13.5V	-0.36	—	-0.3	-2.5	—	-0.24	—			
			V _{IN} =V _{SS} or V _{DD}										
		Carry Output	5	V _{OH} = 4.6V	-0.24	—	-0.2	-0.75	—	-0.16		—	mA _{dc}
			10	V _{OH} = 9.5V	-0.6	—	-0.5	-1.1	—	-0.4		—	
15	V _{OH} = 13.5V		-1.8	—	-1.5	-3.5	—	-1.2	—				
		V _{IN} =V _{SS} or V _{DD}											
OUTPUT LOW (SINK) CURRENT C, D, F, H device Decoded Outputs	I _{OL}	5	V _{OL} = 0.4V	0.05	—	0.04	0.4	—	0.028	—	mA _{dc}		
		10	V _{OL} = 0.5V	0.125	—	0.1	1.0	—	0.07	—			
		15	V _{OL} = 1.5V	0.375	—	0.3	3.0	—	0.21	—			
			V _{IN} =V _{SS} or V _{DD}										
		Carry Output	5	V _{OL} = 0.4V	0.25	—	0.2	0.75	—	0.14		—	mA _{dc}
			10	V _{OL} = 0.5V	0.62	—	0.5	1.3	—	0.35		—	
15	V _{OL} = 1.5V		1.9	—	1.5	4.0	—	1.1	—				
		V _{IN} =V _{SS} or V _{DD}											
E device Decoded Outputs	I _{OL}	5	V _{OL} = 0.4V	0.048	—	0.04	0.4	—	0.032	—	mA _{dc}		
		10	V _{OL} = 0.5V	0.12	—	0.1	1.0	—	0.08	—			
		15	V _{OL} = 1.5V	0.36	—	0.3	3.0	—	0.24	—			
			V _{IN} =V _{SS} or V _{DD}										
		Carry Output	5	V _{OL} = 0.4V	0.24	—	0.2	0.75	—	0.16		—	mA _{dc}
			10	V _{OL} = 0.5V	0.6	—	0.5	1.3	—	0.4		—	
15	V _{OL} = 1.5V		1.8	—	1.5	4.0	—	1.2	—				
		V _{IN} =V _{SS} or V _{DD}											

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.

= + 85°C for E device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

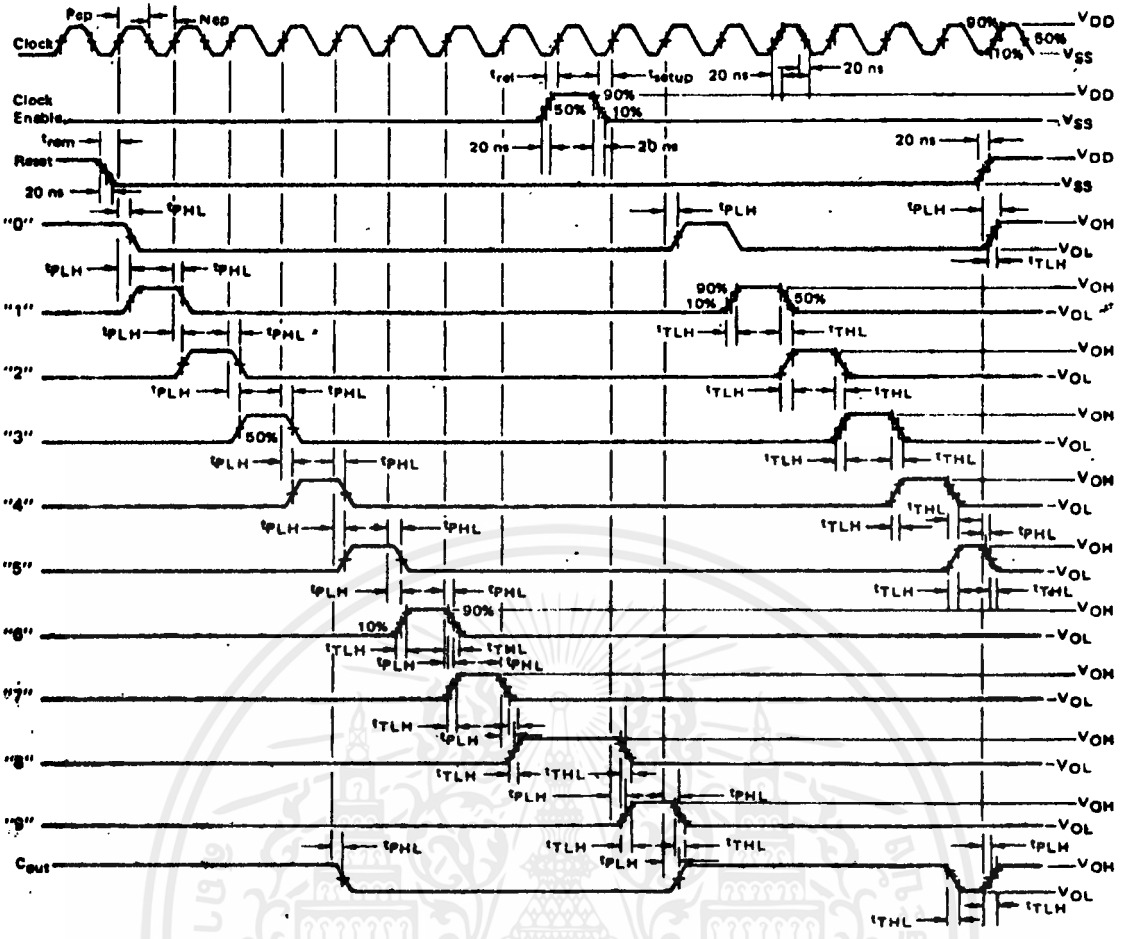
ELECTRICAL CHARACTERISTICS (Continued)

DYNAMIC CHARACTERISTICS ($C_L = 50\text{pF}$, $T_A = 25^\circ\text{C}$)

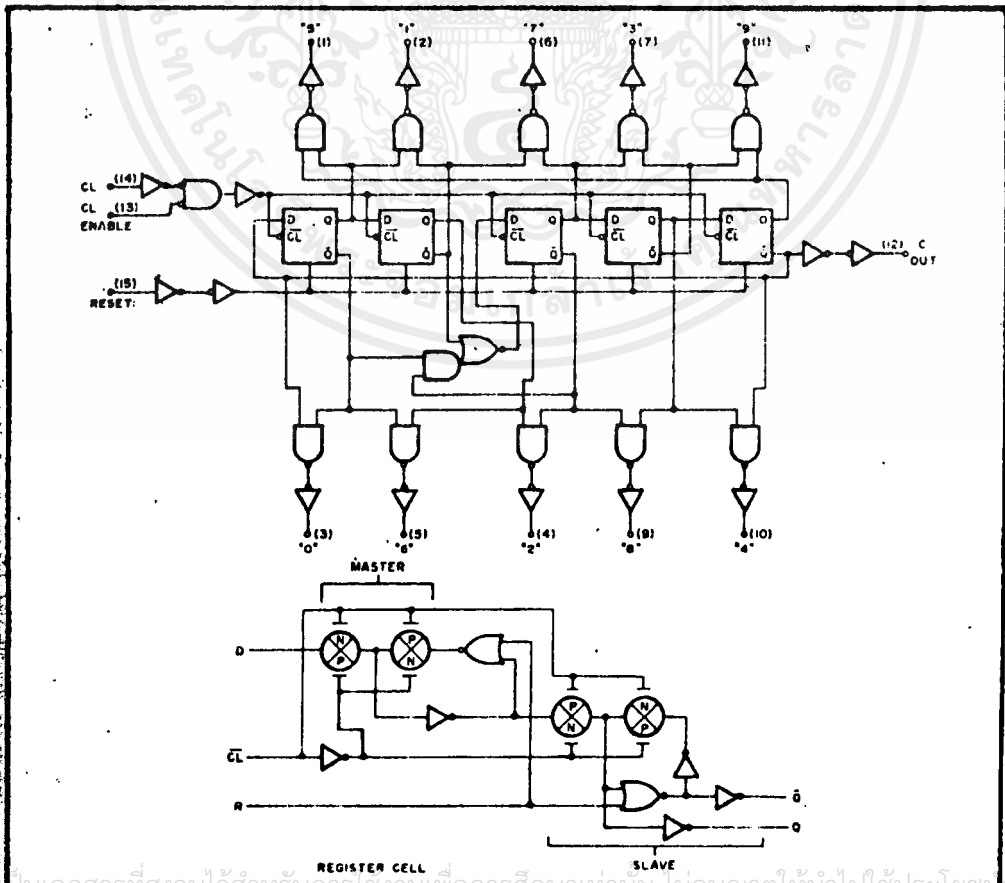
PARAMETER		V_{DD} (Vdc)	Min.	Typ.	Max.	Units	
CLOCKED OPERATION							
PROPAGATION DELAY TIME To Decoded Outputs	t_{PLH}, t_{PHL}	5	—	600	1200	ns	
		10	—	240	480		
		15	—	180	360		
	To Carry Output	t_{PLH}, t_{PHL}	5	—	500	1000	ns
			10	—	200	400	
			15	—	150	300	
OUTPUT TRANSITION TIME Decoded Outputs	t_{TLH}, t_{THL}	5	—	250	500	ns	
		10	—	125	250		
		15	—	90	180		
	Carry Output	t_{TLH}, t_{THL}	5	—	180	360	ns
			10	—	90	180	
			15	—	65	130	
MINIMUM CLOCK PULSE WIDTH	PW_{CL}	5	—	200	400	ns	
		10	—	100	200		
		15	—	80	160		
MAXIMUM CLOCK FREQUENCY	f_{CL}	5	1.25	2.5	—	MHz	
		10	2.5	5.0	—		
		15	3.0	6.0	—		
MAXIMUM CLOCK OR ENABLE RISE AND FALL TIME	t_{rCL}, t_{fCL}	5	15	—	—	μs	
		10	15	—	—		
		15	5	—	—		
MINIMUM ENABLE SETUP TIME	t_{setup}	5	—	175	350	ns	
		10	—	75	150		
		15	—	55	110		
MINIMUM ENABLE REMOVAL TIME	t_{rem}	5	—	250	500	ns	
		10	—	100	200		
		15	—	75	150		
RESET OPERATION							
PROPAGATION DELAY TIME To Decoded Outputs	t_{PLH}, t_{PHL}	5	—	500	1000	ns	
		10	—	200	400		
		15	—	140	280		
	To Carry Output	t_{PLH}	5	—	400	800	ns
			10	—	150	300	
			15	—	110	220	
MINIMUM RESET PULSE WIDTH	PW_R	5	—	150	300	ns	
		10	—	75	150		
		15	—	60	120		
RESET REMOVAL TIME	t_{rem}	5	—	250	500	ns	
		10	—	100	200		
		15	—	80	160		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC MEASUREMENT DEFINITION AND FUNCTIONAL WAVEFORMS



LOGIC DIAGRAM



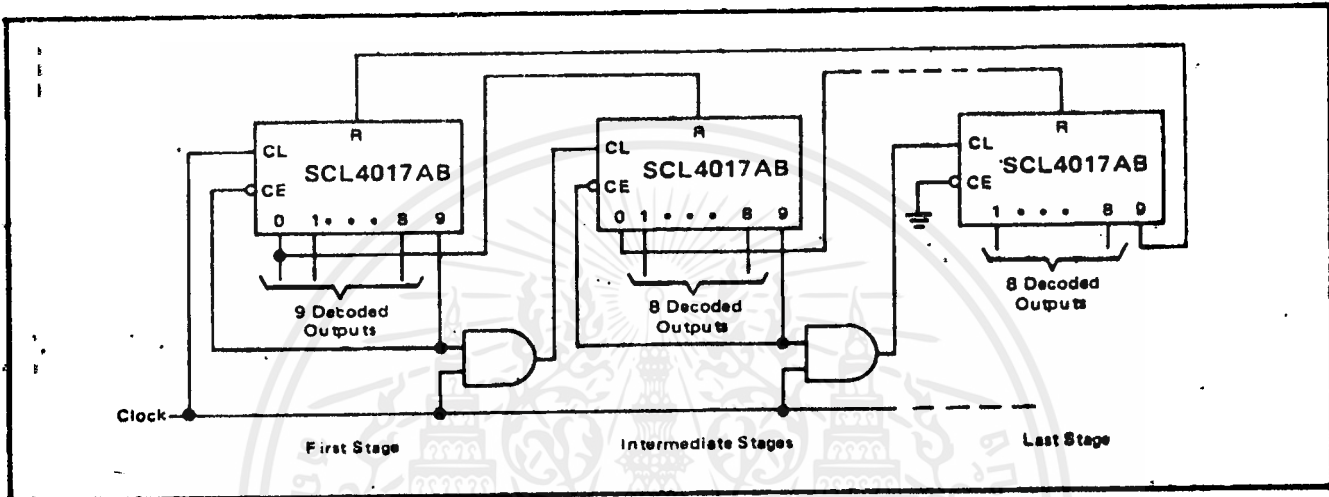
ไมโครคอนโทรลเลอร์ที่ประกอบด้วยหน่วยประมวลผลกลาง หน่วยความจำ และอุปกรณ์อินพุต/เอาต์พุตที่ใช้ประโยชน์ด้านการค้า

สงวนลิขสิทธิ์. ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION

COUNTER EXPANSION

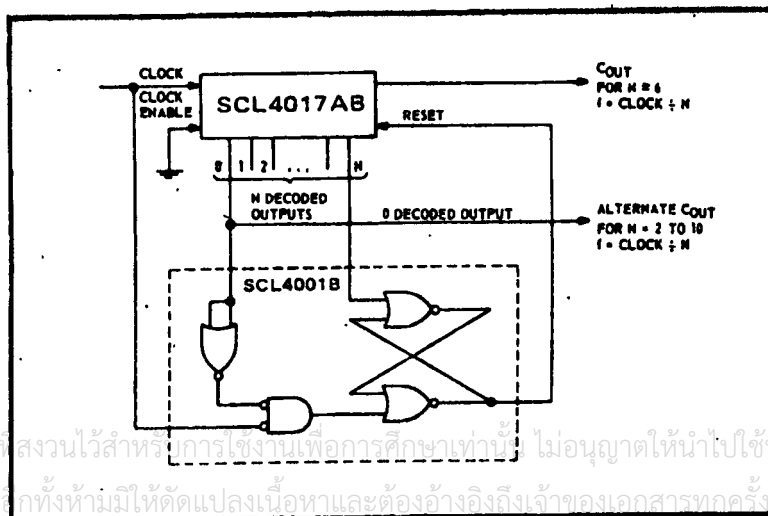
This figure shows a technique for extending the number of decoded output states for the SCL4017AB. Decoded outputs are sequential within each stage and from stage to stage, with no dead time (except propagation delay).



DIVIDE-BY-N COUNTER

When the Nth decoded output is reached (Nth clock-pulse), the S-R flip-flop (constructed from the SCL4001B) generates a reset pulse which clears the SCL4017AB to its zero count. At this time, if the Nth decoded output is greater than or equal to 6, the C_{OUT} line goes high to clock the next counter section. The "0" decoded output also goes high at this time. Coincidence of the clock "low" and decoded "0" output "high" resets the S-R flip-flop to enable the SCL4017AB.

If the Nth decoded output is less than 6, the C_{OUT} line will not go high, and, therefore, cannot be used. In this case, the "0" decoded output may be used to perform the clock function for the next counter.



5414/7414 Hex Schmitt-Trigger Inverter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.									SN54LS14	J	I		W	SN5414	J	I		W			
FAIRCHILD									SN74LS14	J	I	N	I	SN7414	J	I	N	I			
MOTOROLA									FM54LS14/FM74LS14	Q			FD	FM5414/FM7414	Q			FD			
N.S.C.									DM54LS14					DM5414							
PHILIPS									DM74LS14					DM7414							
SIGNETICS									N74LS14					N7414							
SIEMENS														N5414	F	I	B	D			
FUJITSU									74LS14			M	J								
HITACHI									HD74LS14			P	Q	HD7414			Q	P	Q		
MITSUBISHI																					
NEC									M74LS14			P	Q	M53214			P	Q			
TOSHIBA																					

Electrical Characteristics SN54LS14/SN74LS14

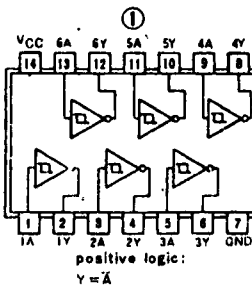
absolute maximum ratings over operating free-air temperature range			
Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54LS -55°C to 125°C SN74LS 0°C to 70°C
Input voltage	7V	Storage temperature range	-65°C to 150°C

recommended operating conditions							
	SN54LS14		SN74LS14		UNIT		
Supply voltage, V _{CC}	MIN 4.5	NOM 5	MAX 5.5	MIN 4.75	NOM 5	MAX 5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			4	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

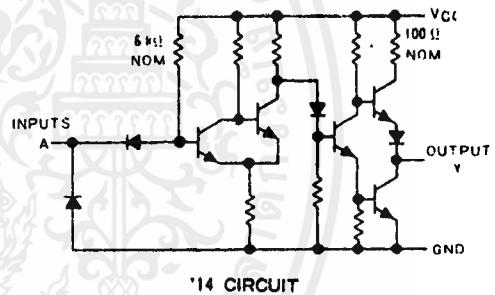
electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT		
V _{T+}	Positive-going threshold voltage	V _{CC} =5V	1.4	1.6	1.9	V	
V _{T-}	Negative-going threshold voltage	V _{CC} =5V	0.5	0.8	1	V	
	Hysteresis (V _{T+} - V _{T-})	V _{CC} =5V	0.4	0.8		V	
V _I	Input clamp voltage	V _{CC} =MIN, I _I =-18mA			-1.5	V	
V _{OH}	High-level output voltage	V _{CC} =MIN, V _I =V _{T-} min, I _{OH} =MAX	2.7	3.4		V	
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _I =V _{T+} max, I _{OL} =4mA			0.25	0.4	V
I _{T+}	Input current at positive-going threshold	V _{CC} =5V, V _I =V _{T+}			-0.14	mA	
I _{T-}	Input current at negative-going threshold	V _{CC} =5V, V _I =V _{T-}			-0.18	mA	
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I =7V			0.1	mA	
I _{IH}	High-level input current	V _{CC} =MAX, V _I =2.7V			20	μA	
I _{IL}	Low-level input current	V _{CC} =MAX, V _I L=0.4V			-0.4	mA	
I _{OS}	Short-circuit output current	V _{CC} =MAX	-20			-100	mA
I _{CC}	Supply current	Total, output high			8.6	16	mA
		Total, output low			12	21	mA
		Average per gate	V _{CC} =5V, 50% duty cycle			1.72	
I _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} =5V, T _A =25°C			15	22	ns
I _{PHL}	Propagation delay time, high-to-low-level output	C _L =15PF, R _L =2kΩ			15	22	ns

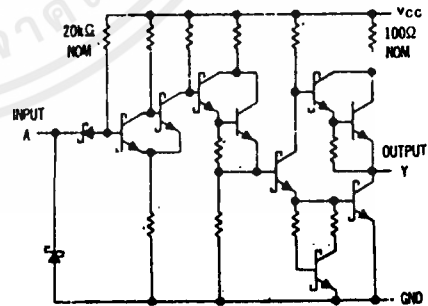
Pin Assignment (Top View)



Schematics (each gate)



'14 CIRCUIT



LS14 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5420/7420 Dual 4-Input Positive-NAND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL											
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package											
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF								
T.I.	SN54S20	J	⊙		WD	SN54H20	J	⊙		WD	SN54LS20	J	⊙		WD	SN5420	J	⊙		WD	SN54L20	J	⊙	ND	T	⊙	WD	
	SN74S20	J	⊙	ND		SN74H20	J	⊙	ND		SN74LS20	J	⊙	ND		SN7420	J	⊙	ND		SN74L20	J	⊙	ND	T	⊙		
FAIRCHILD	FM54S20/FM9S20	D	⊙			FM54H20/FM9H20	D	⊙		F	FM54LS20/FM9LS20	D	⊙		F	FM5420/FM9N20	D	⊙		F								
	FC74S20/FC9S20	D	⊙	PD		FC74H20/FC9H20	D	⊙	PD		FC74LS20/FC9LS20	D	⊙	PD		FC7420/FC9N20	D	⊙	PD									
MOTOROLA						MC3110	L	⊙		F					MC5420	L	⊙			F								
						MC3010	L	⊙	PD		F			PD	MC7420	L	⊙	PD		F								
N. S. C.						DM54H20	J	⊙	ND		DM54LS20				DM5420	J	⊙	ND		WD	DM54L20	J	⊙	ND		F	⊙	
	DM74S20			ND		DM74H20	J	⊙	ND		DM74LS20				DM7420	J	⊙	ND		WD	DM74L20	J	⊙	ND		F	⊙	
PHILIPS						GJH111/74H20			⊙		N74LS20			⊙	FJH111/7420			⊙										
SIGNETICS	S54S20	F	⊙	AD	WD	S54H20	F	⊙	AD	WD				S5420	F	⊙	AD	WD										
	N74S20	F	⊙	AD		N74H20	F	⊙	AD		N74LS20		AD		N7420	F	⊙	AD										
SIEMENS															FLH121			⊙										
FUJITSU						MB603		⊙	MD		74LS20		MD		MB602		⊙	MD										
HITACHI						MB603		⊙	MD		74LS20		MD		MB602		⊙	MD										
	HD74S20		⊙	PD							HD74LS20		PD		HD7420/HD2504		⊙	PD										
MITSUBISHI											M74LS20		PD		M53220		PD											
NEC											74LS20		⊙		μPB203		⊙	⊙										
	μPB2S20		⊙	⊙							74LS20		⊙		μPB203		⊙	⊙										
TOSHIBA															TD3420A		PD											

Electrical Characteristics SN54LS20/SN74LS20

absolute maximum ratings over operating free-air temperature range			
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS -55°C to 125°C
Input voltage	7V		SN74LS 0°C to 70°C
Interconnect voltage	5.5V	Storage temperature range	-65°C to 150°C

recommended operating conditions

	SN54LS20		SN74LS20		UNIT
	MIN	NOM	MIN	MAX	
Supply voltage, V _{CC}	4.5	5	4.75	5	V
High-level output current, I _{OH}		-400		-400	μA
Low-level output current, I _{OL}		4		4	mA
Operating free-air temperature, T _A	-55	125	0	70	°C

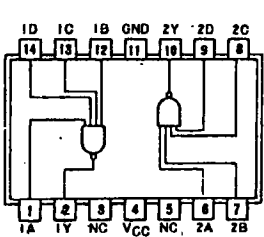
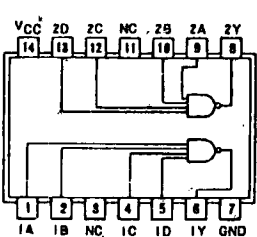
electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage		0.8		V	
V _I	Input clamp voltage	V _{CC} - MIN, I _I = -18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} - MIN, I _{OH} = MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} - MIN, V _{IH} = 2V, I _{OL} = 4mA		0.4	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.4	mA	
I _{OS}	Short-circuit output current	V _{CC} = MAX	54LS Family -20	-100	mA	
			74LS Family -20	-100	mA	
I _{CQH}	Supply current	V _{CC} = MAX	Total, outputs high	0.4	0.8	mA
I _{CCL}	Supply current	V _{CC} = MAX	Total, outputs low	1.2	2.2	mA
I _{CC}	Supply current	V _{CC} = 5V	Average per gate (50% duty cycle)	0.4		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C		9	15	ns
t _{PHL}	Propagation delay time, high-to-low-level output	C _L = 15pF, R _L = 2kΩ		10	15	ns

Pin Assignments (Top View)

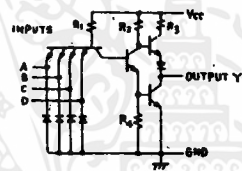
(1)

(2)



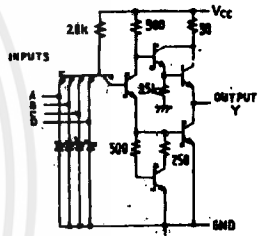
positive logic: Y = ABCD
NC - No internal connection

Schematics (each gate)

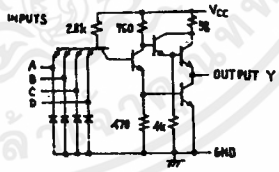


CIRCUIT	R ₁	R ₂	R ₃	R ₄
'20	4k	1.6k	19k	1k
'L20	40k	20k	500	12k

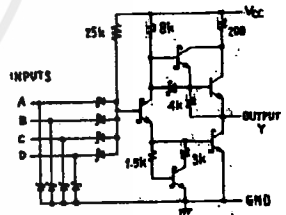
Input clamp diodes not on SN54L/SN74L circuits.
'20, 'L20 CIRCUITS



'S20 CIRCUIT



H20 CIRCUIT



'LS20 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

• Not more than one output should be shorted at a time, and for SN54H/SN74H and SN54S/SN74S, duration of short-circuit should not exceed 1 second.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5430/7430 8-Input Positive-NAND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL									
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package									
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF						
T.I.	SN54S30	J			W	SN54H30	J			W	SN54LS30	J			W	SN5430	J			W	SN54L30	J			W	
	SN74S30	J			N	SN74H30	J			N	SN74LS30	J			N	SN7430	J			N	SN74L30	J			N	
FAIRCHILD	FM54S30/FM5430	D			F	FM54H30/FM5430	D			F	FM54LS30/FM5430	D			F	FM5430/FM5430	D			F						
	FC74S30/FC7430	D			F	FC74H30/FC7430	D			F	FC74LS30/FC7430	D			F	FC7430/FC9N30	D			F						
MOTOROLA						MC34116	L			F						MC6430	L			F						
						MC3016	L			F	SN74LS30	P				MC7430	L			F						
N. S. C.						DM54H30	J			N	DM54LS30	J			N	DM5430	J			N	DM54L30	J			N	
	DM74S30					DM74H30	J			N	DM74LS30	J			N	DM7430	J			N	DM74L30	J			N	
PHILIPS						QJH101/74H30					N74LS30					FJH101/7430										
SIGNETICS						S54H30	F			W					S5430	F			W							
	N74S30				A	N74H30	F			W	N74LS30			A	N7430	F			W							
SIEMENS															FLH131											
FUJITSU						MB604	V			M	74LS30			M	MB403	V			M							
HITACHI											HD74LS30			P	HD7430/HD250B											
MITSUBISHI											M74LS30			P	M53730/M5310				P							
NEC											74LS30			C	μPB204				D							
TOSHIBA															TD3430A				P							

Electrical Characteristics SN54LS30/ SN74LS30

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	TV	operating free-air temperature range	SNSLS	-55°C to +125°C
Input voltage	7V	temperature range	SN7LS	0°C to +70°C
Interconnect voltage	5V	Storage temperature range		-55°C to +150°C

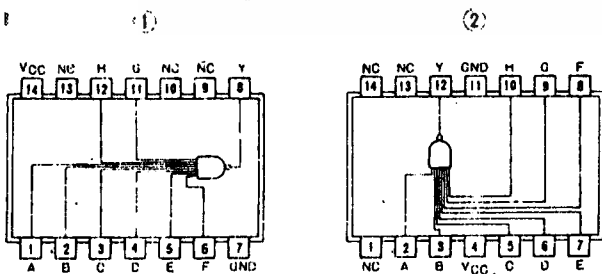
recommended operating conditions

	SN54LS30			SN74LS30			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	mA
Low-level output current, I _{OL}			4			8	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

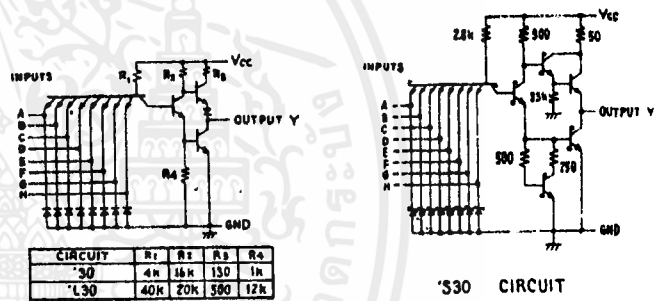
PARAMETER	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} - MIN, I _I = 18mA		1.5	-V	
V _{OH}	High-level output voltage	V _{CC} - MIN, V _{IH} - V _{IH} max, I _{OH} - MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} - MIN, V _{IH} = 2V, I _{OL} 4mA		0.4	V	
I _I	Input current at maximum input voltage	V _{CC} - MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} - MAX, V _{IH} = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} - MAX, V _{IL} = 0.4V		-0.4	mA	
I _{OS}	Short-circuit output current	V _{CC} - MAX	54LS Family 74LS Family	20 20	-100 -100	mA
I _{CCH}	Supply current	V _{CC} MAX	Total, outputs high	0.35	0.5	mA
I _{CCL}	Supply current	V _{CC} MAX	Total, outputs low	0.6	1.1	mA
I _{CC}	Supply current	V _{CC} 5V	Average per gate /50% duty cycle	0.48		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C		8	15	ns
t _{PHL}	Propagation delay time, high-to-low-level output	C _L 15pF, R _L 2kΩ		13	20	ns

Pin Assignments (Top View)



positive logic.
Y = ABCDEFGH
NC = No internal connection

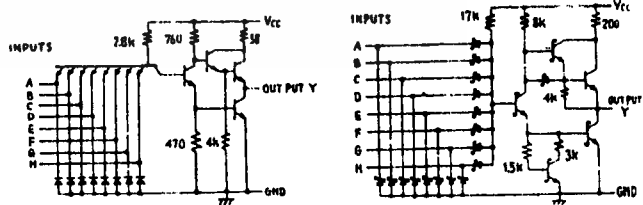
Schematics (each gate)



CIRCUIT	R ₁	R ₂	R ₃	R ₄
'30	4k	16k	150	1k
'LS30	40k	20k	500	12k

Input clamp diodes not on SN54LS30/ SN74LS30 circuits.

'30 'LS30 CIRCUITS



'H30 CIRCUIT

'LS30 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C

• Not more than one output should be shorted at a time and for SN54H/ SN74H and SN54S/ SN74S, duration of short-circuit should not exceed 1 second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.	SN54S32	J(D)		WD					SN54LS32	J(D)		WD	SN5432	J(D)		WD					
	SN74S32	J(D)	ND						SN74LS32	J(D)	ND		SN7432	J(D)	ND						
FAIRCHILD	FM5432/FMS32	DD		FD					FM54LS32/FMLS32	DD		FD	FM5432/FM9N32	DD		FD					
	FC7432/FC932	DD	PD	FD					FC74LS32/FC9LS32	DD	PD	FD	FC7432/FC9N32	DD	PD	FD					
MOTOROLA																					
									SN74LS32		P(D)										
N.S.C.									DM74LS32		(D)		DM5432	J(D)	ND	WD	DM54L32				
									DM54LS32		(D)		DM74232	J(D)	ND		DM74L32				
PHILIPS																					
	N74S32		(D)						N74LS32		(D)		N7432		(D)						
SIGNETICS													58432	F(D)	AD	WD					
									N74LS32		A(D)		N7432	F(D)	AQ						
SIEMENS													FLH631		(D)						
FUJITSU									74LS32		AK(I)										
HTACHI									HD74LS32		P(I)		HD7432		(P)	P(D)					
MITSUBISHI																					
									M53LS32		P(I)										
NEC																					
									74LS32		G(D)										
TOSHIBA																					

Electrical Characteristics SN54LS32/SN74LS32

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-50°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

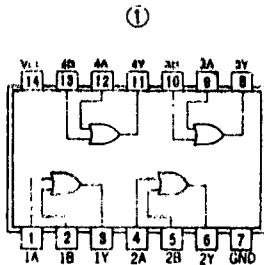
recommended operating conditions

	SN54LS32			SN74LS32			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

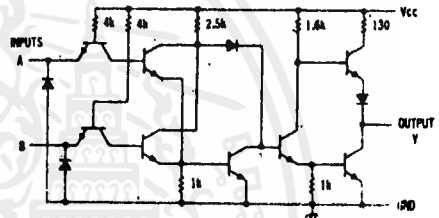
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, I _{OH} = MAX, V _{IH} = 2V	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = V _{IH} max, I _{OL} = 4 mA	0.25	0.4	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		0.4	mA	
I _{OS}	Short-circuit output current *	V _{CC} = MAX	54LS Family	-20	-100	mA
			74LS Family	-20	100	mA
I _{CC} H	Supply current	V _{CC} = MAX	Total, outputs high	3.1	6.2	mA
I _{CC} L	Supply current	V _{CC} = MAX	Total, outputs low	4.9	9.8	mA
I _{CC}	Supply current	V _{CC} = 5V	Average per gate (50% duty cycle)	1.0		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C, C _L = 15pF, R _L = 2kΩ		14	22	ns
t _{PHL}	Propagation delay time, high-to-low-level output			14	22	ns

Pin Assignment (Top View)

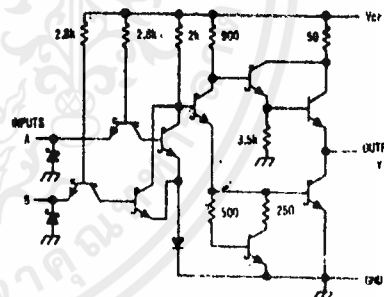


positive logic
Y = A + B

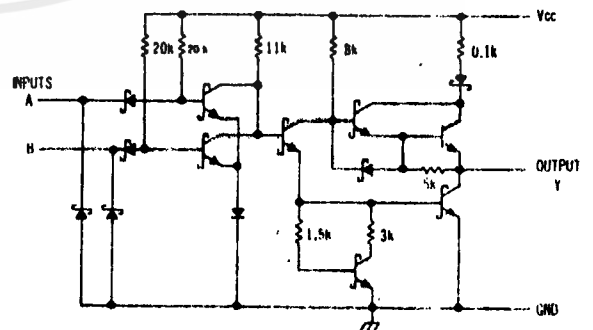
Schematics (each gate)



'32 CIRCUIT



S32 CIRCUIT



'LS32 CIRCUIT

Resistor values shown are nominal and in ohms

*For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions

†All typical values are at V_{CC} = 5V, T_A = 25°C

*Not more than one output should be shorted at a time

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5474/7474 Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package		
		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF
TTL	SN54S74	J	ND	WD	SN54H74	J	ND	WD	SN54LS74	J	ND	WD	SN5474	J	ND	WD	SN54L74	J	ND	TD
FAIRCHILD	SN74S74	J	ND		SN74H74	J	ND		SN74LS74	J	ND		SN7474	J	ND		SN74L74	J	ND	TD
	FM54S74/FM9S74	DD			FM54H74/FM9H74	DD		F2	FM54LS74/FM9LS74	DD		FQ	FM5474/FM9N74	DD		FQ				
	FC74S74/FC9S74	DD	PD		FC74H74/FC9H74	DD	PD	F2	FC74LS74/FC9LS74	DD	PD	FQ	FC7474/FC9N74	DD	PD					
MOTOROLA									SN74LS74			PQ								
M.S.C.					DM54H74	J	ND		DM54LS74	P	ND		DM5474	J	ND	WD	DM54L74	J	ND	FQ
					DM74H74	J	ND		DM74LS74				DM7474	J	ND		DM74L74	J	ND	FQ
PHILIPS									N74LS74				FJ131/7474							
	N74S74				GJJ131/74H74				N74LS74											
SGNETICS					S54H74	FQ	AQ	WD					S5474	FQ	AQ	WD				
	N74S74				N74H74	FQ	AQ		N74LS74			AQ	N7474	FQ	AQ					
SIEMENS													FLJ141							
RUITSU									74LS74			AK	MB420							
MTACHI									HD74LS74			P	HD7474/HD2510							
	HD74S74																			
MITSUBISHI									M74LS74			P	M5327/M5374							
	M74S74																			
NEC									74LS74			C	μPB214							
	74S74																			
TOSHIBA													TD3474A							

Electrical Characteristics SN54LS74/SN74LS74

absolute maximum ratings over operating free-air temperature range

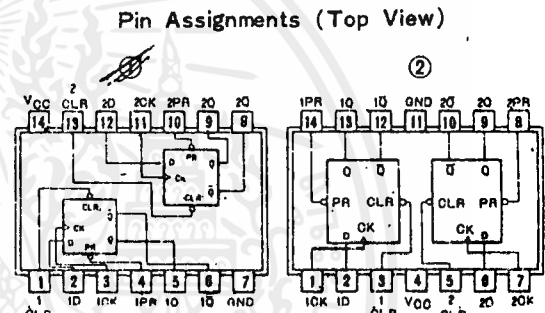
Supply voltage VCC	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	5.5V	Storage temperature range	SN74LS	-65°C to 150°C

recommended operating conditions

	SN54LS74			SN74LS74			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, VCC	4.5	5	5.5	4.75	5	5.75	V
High-level output current, IOH			-400			-400	μA
Low-level output current, IOL			4			8	mA
Rise time, t _r	Clock high	25		25			nS
	Preset or clear low	25		25			
Setup time before clock, t _{su}	High-level data	25		25			nS
	Low-level data	20		20			
Hold time after clock, t _h	High-level data	5		5			nS
	Low-level data	5		5			
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

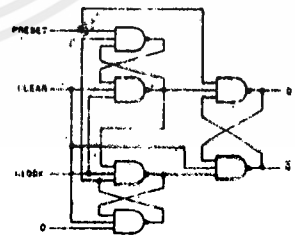
PARAMETER*	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{IH} High-level input voltage		2			V	
V _{IL} Low-level input voltage				0.8	V	
V _I Input clamp voltage	V _{CC} =MIN, I _I =-18mA			-1.5	V	
V _{OH} High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OH} =MAX	2.7	3.4		V	
V _{OL} Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OL} =4mA		0.25	0.4	V	
Input current at maximum input voltage	D, J, K, Clear			0.1	mA	
	Preset	V _{CC} =MAX, V _I =7V		0.2		
	Clock			0.1		
				0.1		
High-level input current	D, J, K, Clear			20	μA	
	Preset	V _{CC} =MAX, V _I =2.7V		40		
	Clock			40		
				20		
Low-level input current	D, J, K, Clear			-0.4	mA	
	Preset	V _{CC} =MAX, V _I =0.4V		-0.8		
	Clock			-0.8		
				-0.4		
I _{OS} Short-circuit output current †	Series 54LS Series 74LS			-100	mA	
I _{CC} Supply current (Average per flip-flop) †	V _{CC} =MAX. See Note †			4	8	mA
f Clock frequency	V _{CC} =5V, T _A =25°C, C _L =15pF, R _L =2kΩ	25	33		MHz	
t _{PLH} Propagation delay time, low-to-high-level output ‡			13	25	nS	
t _{PHL} Propagation delay time, high-to-low-level output ‡			25	40	nS	



Functional Table
'74, 'H74, 'LS74, 'S74 (See Note 2)

INPUTS			OUTPUTS		
PRESET	CLEAR	CLOCK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	Q̄ ₀

Functional Block Diagram



'74, 'S74, 'H74, 'LS74, 'L74-DUAL D-FLIP FLOP WITH CLEAR AND PRESET

- NOTES: 1. With all outputs open, I_{CC} is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is grounded.
2. H = high level (steady state), L = low level (steady state), X = irrelevant transition to low to high.
- Q₀ = level at Q before the indicated input conditions were established. This condition is unstable; that is, it will not persist when preset and clear are returned to their inactive (high) level.

*For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡All typical values are at V_{CC}=5V, T_A=25°C.

ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 วิศวกรมีได้ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54134/74134 12-Input Positive-NAND Gate with Three-State Output

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S134	J	Q		WD															
	SN74S134	J	Q	N	Q															
FAIRCHILD	FMS4S134/FMS5134	Q			FO															
	FC74134/FC85134	Q			FO															
MOTOROLA																				
N.S.C.	DM74S134																			
PHILIPS	N74S134			Q																
SIGNETICS	S54S134																			
	S74S134																			
SIEMENS																				
FUJITSU																				
HTACHI	HD74S134			Q	P	Q														
MITSUBISHI																				
NEC																				
TOSHIBA																				

Electrical Characteristics SN54S134/SN74S134

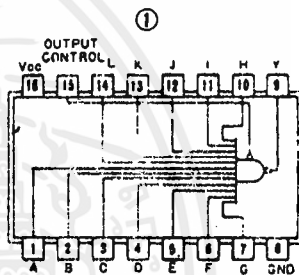
absolute maximum ratings over operating free-air temperature range							
Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54S: -55°C to 125°C SN74S: 0°C to 70°C				
Input voltage	5.5V	Storage temperature range	-65°C to 150°C				
Intermittent voltage	5.5V						
recommended operating conditions							
	SN54S134			SN74S134			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			0			-6.9	mA
Low-level output current, I _{OL}			10			10	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -10mA		-1.2	V
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = MAX	54 Family: 2.4 74 Family: 2.4	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = MAX		0.5	V
I _{O(off)}	Off-state (high-impedance state) output current	V _{CC} = MAX, V _{IH} = 2V, V _{IL} = 0.8V	V _O = 2.4V V _O = 0.5V	50 -50	μA
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 5.5V		1	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		50	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.5V		-2	mA
I _{OS}	Short-circuit output current*	V _{CC} = MAX		-40 -100	mA

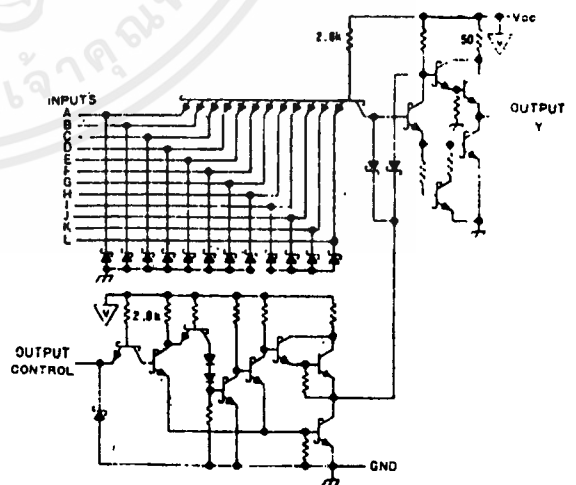
I _{CC}	Supply current	V _{CC} = MAX	DATA INPUT = 0V OUTPUT CONTROL = 0V	7	13	mA
			DATA INPUT = 5V OUTPUT CONTROL = 0V	9	16	
			DATA INPUT = 5V OUTPUT CONTROL = 5V	14	25	
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V	C _L = 15pF, R _L = 200Ω	4	6	ns
			C _L = 50pF, R _L = 200Ω	5.5	5.5	
t _{PHL}	Propagation delay time, high-to-low-level output	V _{CC} = 5V	C _L = 15pF, R _L = 200Ω	5	7.5	ns
			C _L = 50pF, R _L = 200Ω	7	7	
t _{ZH}	Output enable time to high level	T _A = 25°C	C _L = 50pF, R _L = 200Ω	13	19.5	ns
				14	21	
t _{ZL}	Output enable time to low level	T _A = 25°C	C _L = 50pF, R _L = 200Ω	5.5	8.5	ns
				9	14	

Pin Assignment (Top View)



positive logic:
Y = ABCDEFGHIJKL
Output is off disabled when
Output control is high.

Schematic



'S134 CIRCUIT

Resistor values shown are nominal and in ohms

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5V, T_A = 25°C.

* Not more than one output should be shorted at a time.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54279, 74279 Quadruple S-R Latch

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL					
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package			
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF		
T.I.									SN54LS279	J	J	W	J	SN54279	J	J	W	J				
FAIRCHILD									SN74LS279	J	J	N	J	SN74279	J	J	N	J				
MOTOROLA									SN74LS279	D	D	P	D	SN74279	D	D	P	D				
N.S.C.																						
PHILIPS									NTAL 5279					N74279								
SIGNETICS													S54279		B		W	N74279		B	W	
SIEMENS																						
FUJITSU									74LS279			M										
HITACHI									HU74LS279			P		HD74279			P					
MITSUBISHI									M74LS279			P										
NEC									74LS279			G										
TOSHIBA																						

Electrical Characteristics SN54LS279, SN74LS279

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating temperature range	SN54LS	55°C to 125°C	
Input voltage	7V	Storage temperature range	SN74LS	0°C to 70°C	
				Storage temperature range	65°C to 150°C

recommended operating conditions

	SN54LS279			SN74LS279			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			400			400	μ A
Low-level output current, I_{OL}			4			4	μ A
Operating free-air temperature, T_A	55	125	125	0	70	70	°C

electrical characteristics over recommended operating free-air temperature range

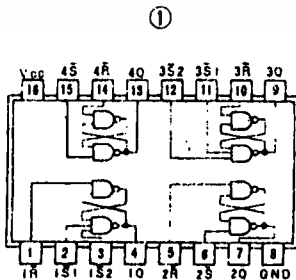
PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V_{IH} High-level input voltage			2		V
V_{IL} Low-level input voltage				0.8	V
V_I Input clamp voltage	$V_{CC} = \text{MAX}$, $I_I = -18\text{mA}$			1.5	V
V_{OH} High-level output voltage	$V_{CC} = \text{MIN}$, $V_{IH} = 2\text{V}$, $V_{IL} = 0.8\text{V}$, $I_{OH} = -400\mu\text{A}$	2.7	3.4		V
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN}$, $V_{IH} = 2\text{V}$, $V_{IL} = 0.8\text{V}$, $I_{OL} = 8\text{mA}$		0.35	0.5	V
I_I Input current at maximum input voltage	$V_{CC} = \text{MAX}$, $V_I = 7\text{V}$			0.1	mA
I_{IH} High-level input current	$V_{CC} = \text{MAX}$, $V_I = 2.7\text{V}$			20	μ A
I_{IL} Low-level input current	$V_{CC} = \text{MAX}$, $V_I = 0.4\text{V}$			-0.4	mA
I_{OS} Short-circuit output current *	$V_{CC} = \text{MAX}$		-20	100	mA
I_{CC} Supply current	$V_{CC} = \text{MAX}$, See Note 1		3.8	7	mA
t_{PLH} Propagation delay time, low-to-high-level output from \bar{S} input	$V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$, $C_L = 15\text{pF}$, $R_L = 2\text{k}\Omega$		12	22	ns
t_{PHL} Propagation delay time, high-to-low-level output from \bar{S} input			13	21	
t_{PHL} Propagation delay time, high-to-low-level output from \bar{R} input			15	27	

Function Table

INPUTS		OUTPUT
\bar{S}	\bar{R}	Q
H	H	Q_0
L	H	L
H	L	L
L	L	H^*

H = high level
L = low level
 Q_0 = the level of Q before the indicated input conditions were established.
* This output level is pseudo stable; that is, it may not persist when the \bar{S} and \bar{R} inputs return to their inactive (high) level.
† For latches with double \bar{S} inputs:
H = both \bar{S} inputs high
L = one or both \bar{S} inputs low

Pin Assignment (Top View)



† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at $V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$.
* Not more than one output should be shorted at a time.
NOTE: I_{CC} is measured with all \bar{R} inputs grounded all \bar{S} inputs at 4.5V, and all outputs open.

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท ปรินซ์ เทคโนโลยี จำกัด (มหาชน) เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSISTOR NUMBER	FOA LT	PACKAGE	LEAD INFO	VCS MAX	VCE MAX	VBE MAX	Ic MAX	Tj MAX	P TOT	F T VTH	C CB MAX	H FE	H FE BIAS	USE	EUR ECQIV	USA ECQIV	ISS	
BC315	PS	X10	L20	45V	35V	5V	100MA	150C	300MWF	20CM	10P	100MN	2MA	ALN	T1E	BC309	2N5003	0
BC315A	PS	X10	L20	45V	35V	5V	100MA	150C	300MWF	20CM	10P	125MN	2MA	ALN	T1E	BC309	2N5003	2
BC315B	PS	X10	L20	45V	35V	5V	100MA	150C	300MWF	20CM	10P	200MN	2MA	ALN	T1E	BC309	2N5003	2
BC317	NS	T092	L14	50V	45V	6V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC167	2N5209	0
BC317A	NS	T092	L14	50V	45V	6V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC167	2N5209	0
BC317B	NS	T092	L14	50V	45V	6V	150MA	135C	310MWF	10CM	4P	200MN	2MA	ALG	M0U	BC167	2N5209	0
BC318	NS	T092	L14	40V	30V	5V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC167	2N5209	0
BC318A	NS	T092	L14	40V	30V	5V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC167	2N5209	0
BC318B	NS	T092	L14	40V	30V	5V	150MA	135C	310MWF	10CM	4P	200MN	2MA	ALG	M0U	BC167	2N5209	0
BC318C	NS	T092	L14	40V	30V	5V	150MA	135C	310MWF	10CM	4P	400MN	2MA	ALG	M0U	BC169	2N5210	0
BC319	NS	T092	L14	30V	20V	5V	150MA	135C	310MWF	10CM	4P	200MN	2MA	ALN	M0U	BC166	2N5210	0
BC319B	NS	T092	L14	30V	20V	5V	150MA	135C	310MWF	10CM	4P	200MN	2MA	ALN	M0U	BC169	2N5210	0
BC319C	NS	T092	L14	30V	25V	5V	150MA	135C	310MWF	10CM	4P	400MN	2MA	ALN	M0U	BC169	2N5210	0
BC320	PS	T092	L14	50V	45V	6V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC320	2N5086	0
BC320A	PS	T092	L14	50V	45V	6V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC320	2N5086	0
BC320B	PS	T092	L14	50V	45V	6V	150MA	135C	310MWF	10CM	4P	200MN	2MA	ALG	M0U	BC320	2N5086	0
BC321	PS	T092	L14	40V	30V	5V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC320	2N5086	0
BC321A	PS	T092	L14	40V	30V	5V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALG	M0U	BC320	2N5086	0
BC321B	PS	T092	L14	40V	30V	5V	150MA	135C	310MWF	10CM	4P	200MN	2MA	ALG	M0U	BC320	2N5086	0
BC321C	PS	T092	L14	45V	30V	5V	150MA	135C	310MWF	10CM	4P	400MN	2MA	ALN	M0U	BC3528	2N5086	2
BC322	PS	T092	L14	30V	20V	5V	150MA	135C	310MWF	10CM	4P	110MN	2MA	ALN	M0U	BC322	2N5087	0
BC322B	PS	T092	L14	30V	20V	5V	150MA	135C	310MWF	10CM	4P	200MN	2MA	ALN	M0U	BC322	2N5087	0
BC322C	PS	T092	L14	30V	20V	5V	150MA	135C	310MWF	10CM	4P	400MN	2MA	ALN	M0U	BC322	2N5087	0
BC323	NS	T039	L04	100V	60V	5V	5A	200C	800MWF	50M	60P	50MN	500MA	AMG	SGI	8FY50	2N2297	0
BC324	NS	T039	L04	85V	55V	5V	1A	200C	800MWF	50M	40P	2CMN	500MA	AMG	SGI	8FY50	2N2297	0
BC325	PS	T018	L01	60V	60V	6V	50MA	200C	360MWF	100M	9P	40MN	100A	ALA	T1E	BCY71	2N3965	2
BC326	PS	T018	L01	60V	60V	6V	50MA	200C	360MWF	100M	9P	100MN	100A	ALA	T1E	BCY71	2N3965	2
BC327	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	63MN	100MA	AMG	S1D	BC327	2N5819	0
BC327AP	PS	T092	L74	50V	45V	5V	800MA	150C	500MWF	60M	16P	100MN	100MA	AMG	FEB	BC32716	2N5819	2
BC327BP	PS	T092	L74	50V	45V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	FEB	BC32725	2N5819	2
BC327CP	PS	T092	L74	50V	45V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	FEB	BC32740	2N5819	2
BC327/01	PS	X09	L10	45V	45V	6V	500MA	125C	400MWF	50M	15P	100MN	100MA	AMG	DBS	85Y59	2	
BC327/10	PS	T092	L74	60V	45V	5V	1A	150C	500MWF	50M	24P	67/150	100MA	AMG	S1D	BC327	2N5014	2
BC327/15	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	100MN	100MA	AMG	S1D	BC327	2N5819	2
BC327/25	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	S1D	BC327	2N5819	0
BC327/40	PS	X10	L20	50V	45V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	S1D	BC327	2N5819	0
BC328	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	S1D	BC327	2N5819	0
BC328AP	PS	T092	L74	30V	25V	5V	800MA	150C	500MWF	60M	18P	100MN	100MA	AMG	FEB	BC32816	2N5819	2
BC328BP	PS	T092	L74	30V	25V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	FEB	BC32825	2N5819	2
BC328CP	PS	T092	L74	30V	25V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	FEB	BC32840	2N5819	2
BC328/01	PS	X09	L10	25V	25V	5V	500MA	125C	400MWF	50M	15P	100MN	100MA	AMG	DBS	85Y59	2	
BC328/10	PS	T092	L74	30V	25V	5V	1A	150C	500MWF	50M	24P	67/150	100MA	AMG	S1D	BC327	2N5014	2
BC328/15	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	100MN	100MA	AMG	S1D	BC327	2N5819	0
BC328/25	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	160MN	100MA	AMG	S1D	BC327	2N5819	0
BC328/40	PS	X10	L20	30V	25V	5V	800MA	150C	500MWF	60M	18P	250MN	100MA	AMG	S1D	BC327	2N5819	0
BC329	NS	T092	L74	60V	60V	6V	30MA	150C	250MWF	100M	6P	240MN	2MA	ALN	T1W	BC239	2N5827	1
BC329B	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	6P	220MN	2MA	ALN	T1W	BC239	2N5827	0
BC329C	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	220MN	2MA	ALN	T1W	BC239	2N5827	0
BC330	NS	T092	L74	60V	60V	6V	30MA	150C	250MWF	100M	6P	220MN	2MA	ALN	T1W	BC239	2N5827	1
BC330B	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	220MN	2MA	ALN	T1W	BC239	2N5827	0
BC330C	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	220MN	2MA	ALN	T1W	BC239	2N5827	0
BC331	NS	T092	L74	60V	60V	6V	30MA	150C	250MWF	100M	3P	125MN	2MA	ALN	T1W	BC239	2N5827	1
BC331A	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	T1W	BC237	2N5825	0
BC331B	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	T1W	BC237	2N5825	0
BC331C	NS	X10	L20	60V	60V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	T1W	BC237	2N5825	0
BC332	NS	T092	L74	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALN	T1W	BC239	2N5827	1
BC332A	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	T1W	BC237	2N5825	0
BC332B	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	T1W	BC237	2N5825	0
BC332C	NS	X10	L20	45V	45V	6V	30MA	150C	250MWF	100M	3P	100MN	2MA	ALG	T1W	BC237	2N5825	0
BC333	NS	T092	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100MA	ALG	M0B	BC320	2N5086	0
BC334	PS	T092	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100MA	ALG	M0B	BC320	2N5086	0
BC335	NS	T092	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100MA	ALN	M0B	CC322	2N5087	0
BC336	PS	T092	L14	25V	25V	5V	50MA	135C	310MWF	50M	4P	100MN	100MA	ALN	M0B	BC322	2N5087	0
BC337	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	S1D	BC337	2N5818	0
BC337AP	NS	T092	L74	50V	45V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	FEB	BC33715	2N5818	2
BC337BP	NS	T092	L74	50V	45V	5V	800MA	150C	360MWF	60M	20P	160MN	100MA	AMG	FEB	BC33725	2N5818	2
BC337CP	NS	T092	L74	60V	45V	6V	800MA	150C	360MWF	60M	20P	250MN	100MA	AMG	FEB	BC33740	2N5818	2
BC337/01	NS	X09	L10	45V	45V	6V	500MA	150C	400MWF	60M	20P	100MN	100MA	AMG	DBS	85Y59	2	
BC337/10	NS	T092	L74	50V	45V	5V	1A	150C	500MWF	50M	24P	67/150	100MA	AMG	S1D	BC4575	2N5220	2
BC337/15	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	S1D	BC337	2N5818	0
BC337/25	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	150MN	100MA	AMG	S1D	BC337	2N5818	0
BC337/40	NS	X10	L20	50V	45V	5V	800MA	150C	360MWF	60M	20P	250MN	100MA	AMG	S1D	BC337	2N5818	0
BC338	NS	X10	L20	30V	20V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	S1D	BC337	2N5818	0
BC338AP	NS	T092	L74	30V	20V	5V	800MA	150C	360MWF	60M	20P	100MN	100MA	AMG	FEB	BC33740	2N6015	2
BC338BP	NS	T092	L74	30V	20V	5V	800MA	150C	360MWF	60M	20P	160MN	100MA	AMG	FEB	BC33740	2N6015	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเท่านั้น มิอนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**INFORMATION
STORAGE
DEVICES**

ISD1200/1400 Series

Single-Chip Voice Record/Playback Devices

10-, 12-, 16-, and 20-Second Durations

GENERAL DESCRIPTION

Information Storage Devices' ISD1200/1400 ChipCorder™ Series provides high-quality, single-chip record/playback solutions to short duration messaging applications. The CMOS devices include an on-chip oscillator, microphone pre-amplifier, automatic gain control, antialiasing filter, smoothing filter, and speaker amplifier. A minimum record/playback subsystem can be configured with a microphone, a speaker, several passives, two push-buttons, and a power source.

Recordings are stored in nonvolatile memory cells, providing zero-power message storage. This unique solution is made possible through ISD's patented Direct Analog Storage Technology (DAST®), whereby voice and audio signals are stored directly, in their natural analog form, into EEPROM memory. Direct analog storage allows natural voice reproduction in a single-chip solid-state solution.

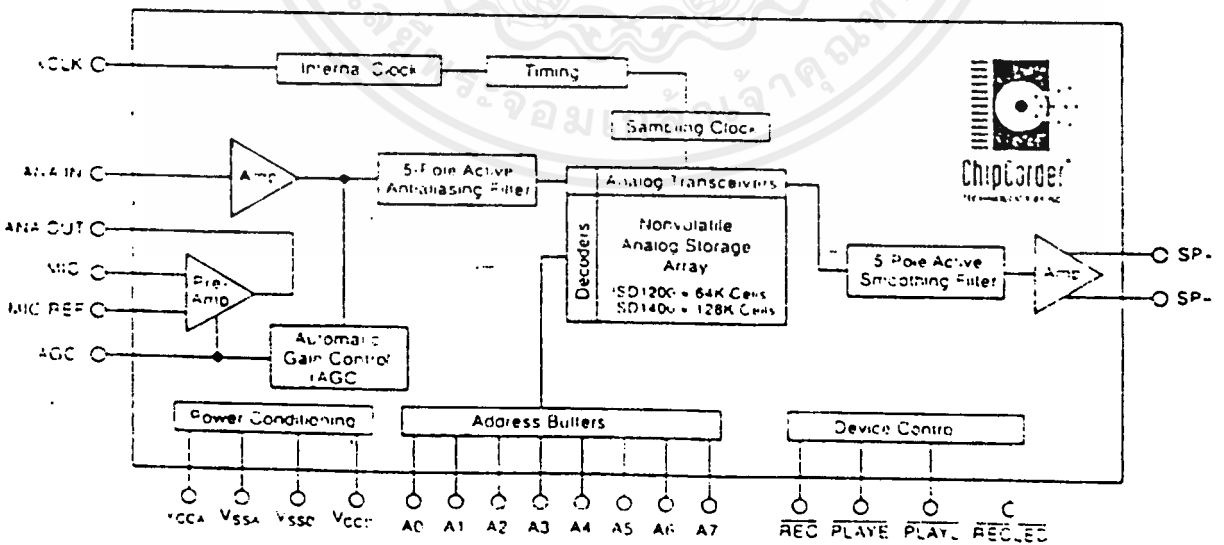
FEATURES

- Easy-to-use single-chip voice record/playback solution
 - No external ICs required
 - Minimizes external components
- High-quality, natural voice/audio reproduction
- Push-button interface
 - Playback can be edge- or level-activated
- Zero-power message storage
 - Eliminates battery backup circuits
- 100-year message retention (typical)
- 100 K record cycles (typical)
- On-chip clock source
- No programmer or development system needed
- Fully addressable to handle multiple messages
- Automatic power-down mode
 - Enters standby mode immediately following a record or playback cycle
 - Standby current: 0.5 uA (typical)
- Single power supply
- Available in DIP, SOIC, and die form for Chip-on-Board (COB) Module assembly

ISD1200/1400 SERIES SUMMARY

Part Number	Minimum Duration (Seconds)	Maximum Input Sample Rate (KHz)	Upper Pass Band (KHz)
ISD1210	10	6.4	2.7
ISD1212	12	5.3	2.3
ISD1416	16	8.0	3.4
ISD1420	20	6.4	2.7

ISD1200/1400 SERIES BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED DESCRIPTION

Basic Operation

The ISD1200/1400 ChipCorder Series devices are controlled by a single signal, REC, and either of two push-button control playback signals, PLAYE (edge-activated playback), and PLAYL (level-activated playback). The ISD1200/1400 parts are configured for simplicity of design in a single-message application. Using the address lines will allow multiple message applications. Device operation is explained on page 4.

Speech Quality

ISD's patented DAST technology provides natural record and playback. The input voice signals are stored directly in nonvolatile EEPROM cells, and reproduced without the synthetic effect often heard with digital solid-state speech solutions. A complete sample is stored in a single cell, minimizing the memory necessary to store a recording of a given duration.

Automatic Power-Down Mode

At the end of a playback or record cycle, the ISD1200/1400 Series devices automatically return to a low-power standby mode, consuming typically 0.5 μ A. During a playback cycle, the device powers down automatically at the end of the message. During a record cycle, the device powers down immediately after REC is released HIGH.

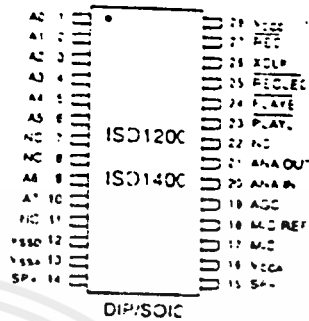
Addressing optional

In addition to providing simple message playback, the ISD1200/1400 Series provides a full addressing capability.

The ISD1200 Series storage array has 80 distinct addressable segments, while the ISD1400 Series storage array has 160 distinct addressable segments providing the following resolutions:

Part Number	Resolution
ISD1210	125 ms
ISD1212	150 ms
ISD1416	100 ms
ISD1420	125 ms

ISD1200/1400 SERIES PINOUTS



Note: NC means Must Not Connect

PIN DESCRIPTIONS

Note: The REC, PLAYE, and PLAYL signals are all debounced to 50 ms. on the rising edge to prevent a false retriggering from a push-button switch.

Record (REC)

The REC input is an active-LOW record signal. The device records whenever REC is LOW. This signal must remain LOW for the duration of the recording. REC takes precedence over either playback (PLAYE or PLAYL) signal. If REC is pulled LOW during a playback cycle, the playback immediately ceases and recording begins.

A record cycle is completed when REC is pulled HIGH. An end-of-message marker is internally recorded enabling a subsequent playback cycle to terminate appropriately. The device automatically powers down to standby mode when REC goes HIGH.

Playback, Edge-Activated (PLAYE)

When a LOW-going transition is detected on this input signal, a playback cycle begins. Playback continues until an end-of-message marker is encountered or the end of the memory space is reached. Upon completion of the playback cycle, the device automatically powers down into standby mode. Taking PLAYE HIGH during a playback cycle will not terminate the current cycle.

Playback, Level-Activated (PLAYL)

When this input signal transitions from HIGH to LOW, a playback cycle is initiated. Playback continues until PLAYL is pulled HIGH, an end-of-message marker is detected, or the end of the device space is reached. The device automatically powers down to standby mode upon completion of the playback cycle.

Note: In playback, if either PLAYE or PLAYL is held LOW during EOM or OVERFLOW, the device will still enter

standby and the internal oscillator and timing generator will stop. However, the rising edge of **PLAYE** and **PLAYL** will no longer be debounced and any subsequent falling edge present on the input pins will initiate another playback.

Record LED Output (RECLED)

The output **RECLED** is LOW during a record cycle. It can be used to drive an LED to provide feedback that a record cycle is in progress. In addition, **RECLED** pulses LOW momentarily when an end-of-message marker is encountered in a playback cycle.

Microphone Input (MIC)

The microphone is usually AC-coupled to this pin via a series capacitor. The user-selectable value of the input series capacitor (together with the 10K ohm resistance internal to the chip) determines the low-frequency cutoff for the ISD1200/1400 Series passband.

Microphone Reference (MIC REF)

When **MICREF** is AC-coupled to the microphone ground, the recorded noise level is significantly reduced. Ground noise is referenced to the preamplifier. If this pin is not used, it must **NOT** be connected to any signal or voltage. It must float.

Analog Output (ANA OUT)

The microphone signal is amplified and is output to the **ANA OUT** pin. The voltage gain of the preamp is determined by the voltage level at the Automatic Gain Control (AGC) pin. The preamplifier has a maximum gain of about 24 dB for small input signal levels.

Analog Input (ANA IN)

The external capacitor connects **ANA IN** to the **ANA OUT** pin. The value of the external capacitor, together with the 3 K Ω input impedance at **ANA IN**, can be chosen to give additional cutoff at the low-frequency end of the voice passband. The **ANA IN** pin may also be used to input alternative sources of analog signals (instead of the microphone signal, through a coupling capacitor).

Automatic Gain Control (AGC)

The purpose of the AGC is to dynamically adjust the preamplifier gain, and therefore extend the range of input signals which can be applied to the microphone input without causing distortion. The AGC can considerably extend the range of recordable sound from whispers to loud voices. To use the AGC feature, an external resistor and capacitor should be connected in

parallel between the AGC pin and Ground. Recommended values are 470 K Ω and 4.7 μ F. The "attack" time of the gain control is determined by the source resistance (5 K Ω) and the external capacitor. The "release" time is determined by the external resistor and capacitor. For AGC voltages of 1.5 Volts and below, the preamplifier is at its maximum gain of 24 dB. Reduction in preamplifier gain occurs for voltages of approximately 1.5 Volts. If the AGC function is not desired, the AGC pin can be tied to Ground and the preamplifier gain will be held at its highest level of approximately 24 dB.

If operating at voltages above 5.5 V, insert a 5.1 K Ω resistor in series with the capacitor from pin 20 to pin 21 to minimize distortion.

Speaker Outputs (SP+, SP-)

The **SP+** and **SP-** pins provide direct drive for loudspeakers with impedances as low as 16 ohms. A single output may be used, but, for direct-drive loudspeakers, the two opposite-polarity outputs provide an improvement in output power of up to four times over a single-ended connection. Furthermore, when **SP+** and **SP-** are used, a speaker-coupling capacitor is not required. A single-ended connection will require an AC-coupling capacitor between the **SP** pin and the speaker. The speaker outputs are in a high-impedance state during a record cycle, and held at V_{SSA} during Power Down.

Optional External Clock (XCLK)

This signal is normally tied to ground in applications circuits. If, however, greater timing precision is desired, (internal clock has $\pm 2.5\%$ tolerance over temperature and voltage range), the chip can be externally clocked through this pin. If the **XCLK** is not used, this input should be connected to ground.

V_{CCA} and V_{CCD}

Analog and digital circuits internal to the ISD1200/1400 Series use separate power buses to minimize noise on the chip. These power buses are brought out to separate pins on the package and should be tied together as close to the supply as possible. It is important that the power supply be decoupled as close as possible to the package.

V_{SSA} and V_{SSD} (Ground)

Similar to V_{CCA} and V_{CCD} , the analog and digital circuits internal to the ISD1200/1400 Series use separate ground buses to minimize noise. These pins should be tied together as close as possible to the device.

TABLE 1. OPERATIONAL MODES

Address Ctrl. (HIGH)	Function	Typical Use	Jointly* Compatible
A0	Message cueing	Fast-forward through messages	A4
A1	Delete EOM markers	Position EOM marker at the end of the last message	A3, A4
A2	Unused		
A3	Looping	Continuous playback from Address 0	A1
A4	Consecutive addressing	Record/Play multiple consecutive messages	A0, A1
A5	Unused		

* Indicates additional operational modes which can be used simultaneously with the given mode.

Address Inputs (A0-A7)

The Address Inputs have two functions, depending upon the level of the two Most Significant Bits (MSB) of the address.

If either of the two MSBs is LOW, the inputs are ALL interpreted as address bits and are used as the start address for the current Record or Playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$ or $\overline{\text{REC}}$.

OPERATIONAL MODES

The ISD1200/1400 Series is designed with several built-in operational modes provided to allow maximum functionality with a minimum of additional components, described in detail below. The operational modes use the address pins on the ISD1200/1400 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH, the remaining address signals are interpreted as mode bits and NOT as address bits. Therefore, operational modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. First, all operations begin initially at address 0, which is the beginning of the ISD1200/1400 address space. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from Record to Playback, Playback to Record, or when a Power-Down cycle is executed.

Second, an Operational Mode is executed when any of the control inputs, $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$, or $\overline{\text{REC}}$, go LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going control input signal, at which point the current address/mode levels are sampled and executed.

(Note: The two MSBs are on pins 9 and 10 for each ISD1200/1400 Series member.)

OPERATIONAL MODE DESCRIPTIONS

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

A0 — Message Cueing ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each control input LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for Playback only, and is typically used with the A4 Operational Mode.

A1 — Delete EOM Markers ($\overline{\text{REC}}$ only)

The A1 Operational Mode allows sequentially recorded messages to be concatenated into a single message with only one EOM marker set at the end of the combined message. When this operational mode is configured, messages recorded sequentially are played back as one continuous message.

A2 — Unused

A3 — Message Looping ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)

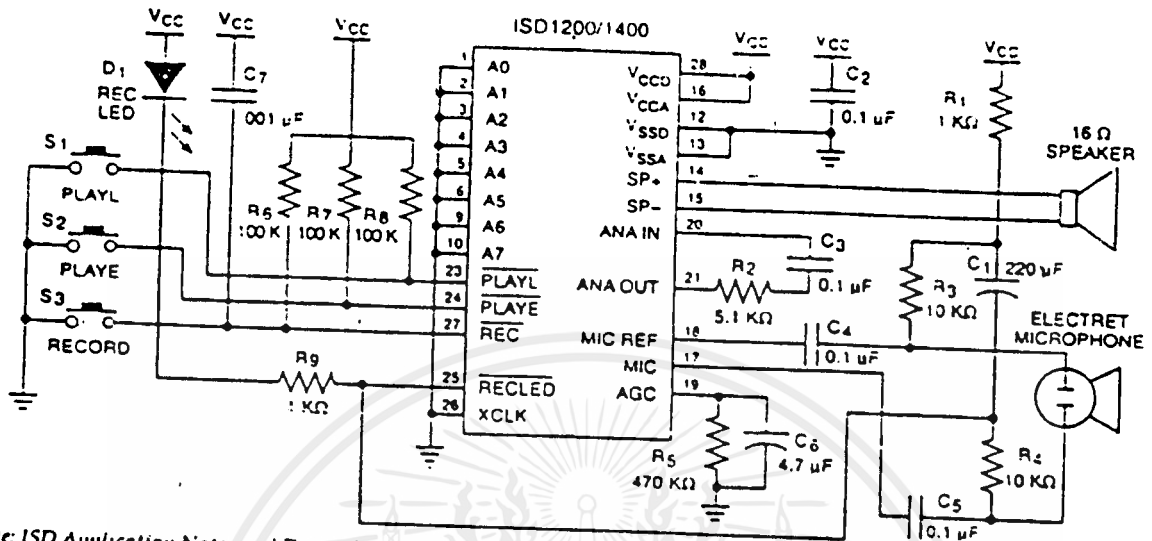
The A3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space. A message CAN completely fill the ISD1200/1400 device and will loop from beginning to end.

A4 — Consecutive Addressing

During normal operations, the address pointer will reset when a message is played through to an EOM marker. The A4 Operational Mode inhibits the address pointer reset, allowing messages to be played back consecutively.

A5 — Unused

APPLICATION SCHEMATIC



Note: ISD Application Notes and Design Manual available

FUNCTIONAL DESCRIPTION EXAMPLE

The following example operating sequence demonstrates the functionality of the ISD1200/1400 Series devices.

1. Record a message filling the address space.

Pulling the **REC** signal LOW initiates a record cycle from the beginning of the message space. If **REC** is held LOW, the recording continues until the message space has been filled. Once the message space is filled, recording ceases. The device will automatically power down after **REC** is pulled HIGH.

2. Edge-activated playback.

Pulling the **PLAYE** signal LOW initiates a playback cycle from the beginning of the message space. The rising edge of **PLAYE** has no effect on operation. If a recording has filled the message space, the entire message is played. When the device reaches the end of the message space, it automatically powers down. A subsequent falling edge on **PLAYE** initiates a new play cycle from the start address.

3. Level-activated playback.

Pulling the **PLAYL** signal LOW initiates a playback cycle from the beginning of the message space. If **PLAYL** remains LOW, the device plays through to the end of the message and subsequently enters the power-down mode.

4. Level-activated playback (truncated).

If **PLAYL** is pulled HIGH any time during the playback cycle, the device stops playing and enters the power-down mode. A subsequent falling edge on **PLAYL** initiates a new play cycle from the start address.

5. Record (interrupting playback).

The **REC** signal takes precedence over other operations. Any LOW-going transition on **REC** initiates a new record operation from the beginning of the start address, regardless of any current operation in progress.

6. Record a message, partially filling the address space.

A record operation need not fill the entire message space. Releasing the **REC** signal HIGH before filling the message space causes the recording to stop and an end-of-message marker to be placed. The device powers down automatically.

7. Play back a message, partially filling the address space.

Pulling the **PLAYE** or **PLAYL** signal LOW initiates a playback cycle which is then completed when the end-of-message marker is encountered. Playback ceases and the device powers down.

8. RECLEL operation.

The **RECLEL** output pin provides an active-LOW signal which can be used to drive an LED as a "record in progress" indicator. It returns to a HIGH state when the **REC** pin is released HIGH or when the recording is completed due to the message space being filled.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISD1200/1400 SERIES

PRELIMINARY DATA SHEET

APPLICATIONS NOTE

Some users may experience an unexpected recording taking place when their circuit is powered up, or the batteries are changed and V_{CC} rises faster than REC. This undesired recording prevents playback of the previously recorded message. A spurious End Of Message (EOM) marker appears at the very beginning of the memory, preventing access to the original message, and nothing is played.

To prevent this occurrence, place a capacitor (approx. $.001 \mu F$) between the control pin (\overline{REC}) and V_{CC} . This pulls

the control pin voltage up with V_{CC} as it rises. Once the voltage is HIGH, the pull-up device will keep the pin HIGH until intentionally pulled LOW, preventing the false EOM marker.

Since this anomaly is dependent upon factors such as the capacitance of the user's printed circuit board, not all circuit designs will exhibit the spurious marker. It is recommended, however, that the capacitor is included for design reliability. A more detailed explanation and resolution of this occurrence is described in the ISD Application Notes and Design Manual.

ABSOLUTE MAXIMUM RATINGS (ISD1200/1400 SERIES - PACKAGED)

Condition	Value
Temperature under bias	-65°C to +125°C
Storage temperature range	-65°C to +150°C
Voltage applied to any pin	($V_{SS} - 0.3 V$) to ($V_{CC} + 0.3 V$)
Voltage applied to any pin (Input current limited to $\pm 20 mA$)	($V_{SS} - 1.0 V$) to ($V_{CC} + 1.0 V$)
Lead temperature (soldering - 10 seconds)	300°C
$V_{CC} - V_{SS}$	-0.3 V to +7.0 V

Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability.

DC PARAMETERS (ISD1200/1400 SERIES - PACKAGED)

Operating Conditions: $T_A = 0^\circ$ to $70^\circ C$, $V_{CC} = 4.5 V$ to $6.5 V$ ⁽¹⁾, $V_{SS} = 0 V$ ⁽²⁾; unless otherwise noted

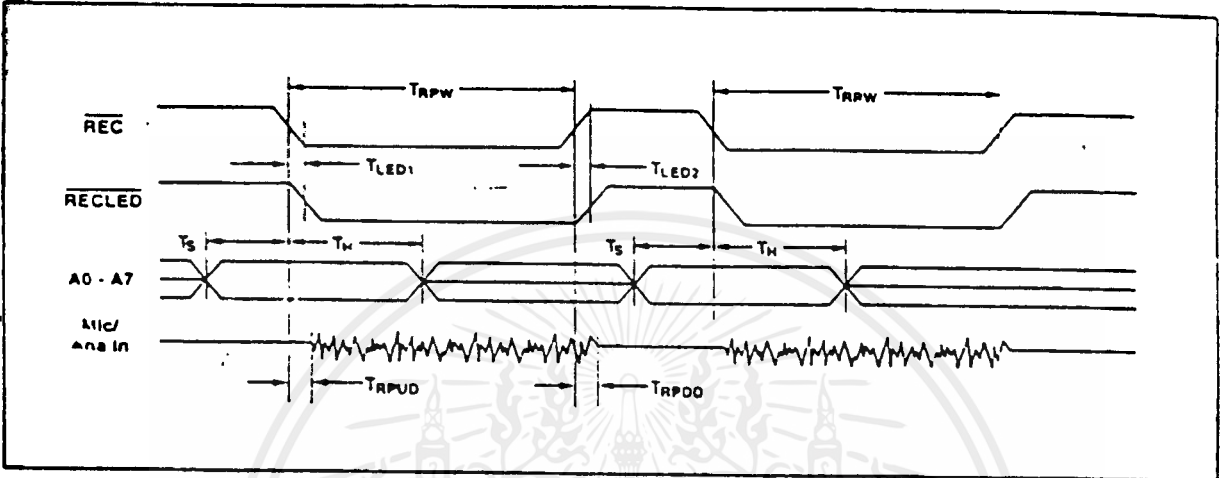
Symbol	Parameters	Min	Typ ⁽³⁾	Max	Units	Conditions
V_{IL}	Input Low Voltage			0.8	V	
V_{IH}	Input High Voltage	2.4			V	
V_{OL}	Output Low Voltage			0.4	V	$I_{OL} = 4.0 mA$
V_{OH}	Output High Voltage	2.4			V	$I_{OH} = -1.0 mA$
I_{CC}	V_{CC} Current @ 5.5 V (Operating)		15	30	mA	$V_{CC} = 5.5 V, R_{EXT} = \infty$ ⁽⁴⁾
I_{CC}	V_{CC} Current @ 6.5 V (Operating)		15	35	mA	$V_{CC} = 6.5 V, R_{EXT} = \infty$ ⁽⁴⁾
I_{SB}	V_{CC} Current (Standby)		0.5	10	μA	⁽⁴⁾ ⁽⁵⁾
I_{II}	Input Leakage Current			± 1	μA	⁽⁴⁾ ⁽⁵⁾
I_{ILPD}	Input Current HIGH w/Pull Down			130	μA	Force V_{CC} ⁽⁶⁾ ⁽⁷⁾
R_{EXT}	Output Load Impedance	16			Ω	Speaker Load
R_{MIC}	Preamplifier Input Resistance		10		$K\Omega$	Pins 17, 18
$R_{ANA IN}$	Ana In Input Resistance		3		$K\Omega$	
A_{PRE1}	Preamplifier Gain 1		24		dB	AGC = 0.5 V
A_{PRE2}	Preamplifier Gain 2		-45	-15	dB	AGC = 2.5 V
A_{AMP}	Ana In to SP+/-		22		dB	
R_{AGC}	AGC Output Resistance		5		$K\Omega$	
I_{PREH}	Preamplifier Output Source		-2		mA	@ $V_{OUT} = 1.0 V$
I_{PREL}	Preamplifier Input Sink		0.5		mA	@ $V_{OUT} = 2.0 V$

- Notes: 1. $V_{CC} = V_{CCA} = V_{CCD}$
 2. $V_{SS} = V_{SSA} = V_{SSD}$
 3. Typical values @ $T_A = 25^\circ C$ and 5.0 V.
 4. V_{CC} and V_{CCD} connected together

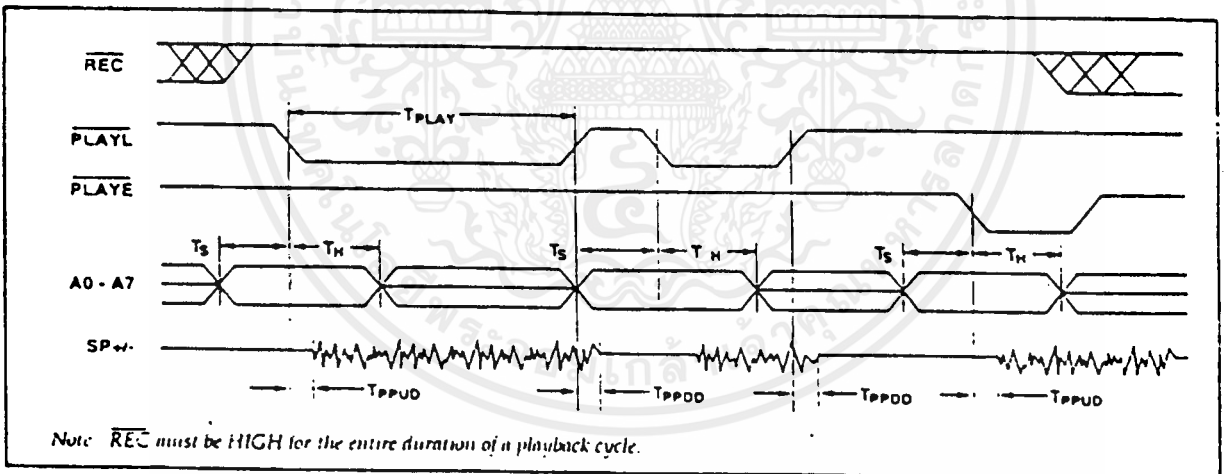
5. REC, PLAYL, and PLAYE must be V_{CCD}
 6. Pin 26
 7. Applies only to ISD1200 and ISD1400 (active versions) (see page 13)

TIMING DIAGRAMS (ISD1200/1400 SERIES - PACKAGED)

RECORD



PLAYBACK



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS (ISD1200X/1400X SERIES - UNPACKAGED DIE)

Condition	Value
Storage temperature range	-55°C to 150°C
Voltage applied to any pin	(V _{SS} - 0.3 V) to (V _{CC} + 0.3 V)
Voltage applied to any pin (Input current limited to ± 20 mA)	(V _{SS} - 1.0 V) to (V _{CC} + 1.0 V)
V _{CC} - V _{SS}	-0.3 V to +7.0 V

Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability.

DC PARAMETERS (ISD1200X/1400X SERIES - UNPACKAGED DIE)

Operating Conditions: T_A = 0° to 50° C (ambient), V_{CC} = 4.5 V to 6.5 V⁽¹⁾, V_{SS} = 0 V⁽²⁾; unless otherwise noted

Symbol	Parameters	Min	Typ ⁽³⁾	Max	Units	Conditions
V _{IL}	Input Low Voltage			0.6	V	
V _{IH}	Input High Voltage	2.4			V	
V _{OL}	Output Low Voltage			0.4	V	I _{OL} = 4.0 mA
V _{OH}	Output High Voltage	2.4			V	I _{OH} = -1.6 mA
I _{CC}	V _{CC} Current @ 5.5 V (Operating)		15	30	mA	V _{CC} = 5.5 V; R _{EXT} = ∞ ⁽⁴⁾
I _{CC}	V _{CC} Current @ 6.5 V (Operating)		15	35	mA	V _{CC} = 6.5 V; R _{EXT} = ∞ ⁽⁴⁾
I _{SB}	V _{CC} Current (Standby)		0.5	10	μA	(4) (5)
I _{IL}	Input Leakage Current			±1	μA	(4) (5)
I _{ILOD}	Input Current HIGH w/ Pull Down			130	μA	Force V _{CC} ^{(6) (7)}
R _{EXT}	Output Load Impedance	16			Ω	Speaker Load
R _{INIC}	Preamplifier Input Resistance		10		KΩ	Pins 17, 18
R _{ANA In}	Analog Input Resistance		3		KΩ	
A _{PRE1}	Preamplifier Gain 1		24		dB	AGC = 0.0 V
A _{PRE2}	Preamplifier Gain 2		-45	-15	dB	AGC = 2.5 V
A _{ARI}	Analog Input to SP-1		22		dB	
R _{AGC}	AGC Output Resistance		5		KΩ	
I _{PREH}	Preamplifier Output Source		-2		nA	@ V _{OUT} = 1.0 V
I _{PREL}	Preamplifier Input Sink		0.5		nA	@ V _{OUT} = 2.0 V

- Notes: 1. V_{CC} = V_{CCA} = V_{CCD}
 2. V_{SS} = V_{SSA} = V_{SSD}
 3. Typical values @ T_A = 25° C and 5.0 V
 4. V_{CCA} and V_{CCD} connected together

5. REC, PLAYL, and PLAYE must be V_{CCD}
 6. Pin 26
 7. Applies only to ISD1200 and ISD1400 native versions (see page 13)

AC PARAMETERS (ISD1200X/1400X SERIES - UNPACKAGED DIE)

Operating Conditions: $T_A = 0^\circ$ to 50° C (ambient), $V_{CC} = 4.5$ V to 6.5 V ⁽¹⁾, $V_{SS} = 0$ V ⁽²⁾; unless otherwise noted

Symbol	Characteristic	Min	Typ ⁽³⁾	Max	Units	Conditions
THD	Total Harmonic Distortion		1		%	@ 1 KHz
T _{LED1}	RECLED ON Delay		5		μsec	
T _{LED2}	RECLED OFF Delay		48.6		msec	
T _S	A3 Loop Setup Time	300			nsec	
T _H	A3 Loop Hold Time	0			nsec	
T _{RMUD}	Record Power-Up Delay		32		nsec	
T _{RPDD}	Record Power-Down Delay		32		msec	
T _{TPUD}	Play Power-Up Delay		32		nsec	
T _{TPDD}	Play Power-Down Delay		8.1		msec	
P _{OUT}	Speaker Output Power		12.2		mW	R _{EXT} = 16 Ω
V _{OUT}	Voltage Across Speaker Pins		1.25	2.5	V p-p	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁽⁴⁾
V _{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak

AC PARAMETERS

Symbol	Characteristic	ISD-1210	ISD-1212	ISD-1416	ISD-1420	Units	Conditions
F _S	Sampling Frequency (max)	6.4	5.3	8	6.4	KHz	Internal Oscillator
BW	Bandwidth (max)	2.7	2.3	3.4	2.7	KHz	3 dB Roll-Off Point ⁽⁵⁾
T _{RMW}	Record Pulse Width (max)	10	12	16	20	sec.	
T _{PLAY}	Playback Duration (min)	10	12	16	20	sec.	
T _{LED2}	RECLED OFF Delay	48.6	58.3	38.9	48.6	nsec	⁽⁶⁾
T _{RMUD}	Rec. Power-Up Delay	32	39	26	32	nsec	⁽⁶⁾
T _{RPDD}	Rec. Power-Down Delay	32	39	26	32	nsec	⁽⁶⁾
T _{TPUD}	Play Power-Up Delay	32	39	26	32	nsec	⁽⁶⁾
T _{TPDD}	Play Power-Down Delay	8.1	9.7	6.5	8.1	nsec	⁽⁶⁾

Notes: 1. $V_{CC} = V_{CCA} = V_{CCO}$

2. $V_{SS} = V_{SSA} = V_{SSD}$

3. Typical values @ $T_A = 25^\circ$ C, 5.0 V, and 6.2 KHz sample rate.

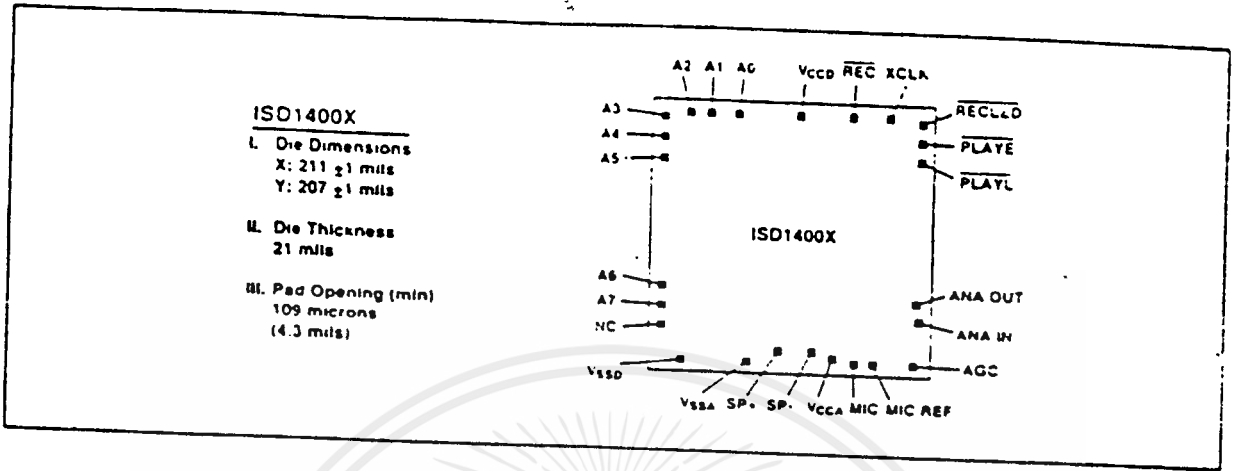
4. With 12 KΩ series resistor at ANA IN.

5. Low-frequency cutoff depends upon value of external capacitors (see Pin Descriptions)

6. Typical values @ $T_A = 25^\circ$ C and 5.0 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISD1400X CURRENT DIE BONDING PHYSICAL LAYOUT



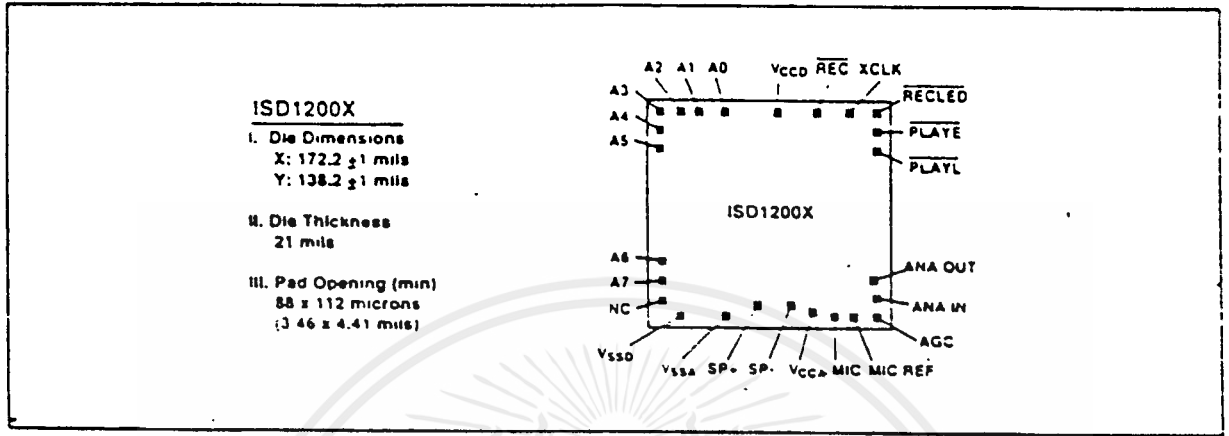
ISD1400X PIN/PAD DESIGNATIONS, WITH RESPECT TO DIE CENTER (µm)

Pin	Pin Name	X Axis	Y Axis	Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-1712.5	2445.5	VCCA	VCC Analog Power Supply	952.2	-2412
A1	Address 1	-2068	2445.5	MIC	Microphone Input	1217.5	-2459
A2	Address 2	-2278	2445.5	MIC REF	Microphone Reference	1439	-2459
A3	Address 3	-2509.5	2368	AGC	Automatic Gain Control	2450.5	-2410
A4	Address 4	-2509.5	2145.5	ANA IN	Analog Input	2484.5	-1980.5
A5	Address 5	-2509.5	1885.5	ANA OUT	Analog Output	2466.5	-1775.5
A6	Address 6	-2509.5	-1525.5	PLAYL	Level-Activated Playback	2495.5	1989
A7	Address 7	-2509.5	-1764	PLAYE	Edge-Activated Playback	2495.5	2201
NC	No Connect	-2509.5	-2178.5	RECLD	Record LED Output	2493	2443
VSSD	V _{SS} Digital Power Supply	-2359.5	-2456.5	XCLK	No Connect (optional)	1970	2445.5
VSSA	V _{SS} Analog Power Supply	-469.5	-2456.5	REC	Record	900	2445.5
SP+	Speaker Output +	-29	-2362.5	VCCD	VCC Digital Power Supply	-52.5	2390
SP-	Speaker Output -	508	-2362.5				

Note: Die dimensions and pin/pad positions may be subject to change. Please contact ISD Sales Offices or Representatives to verify current or future specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISD1200X DIE BONDING PHYSICAL LAYOUT



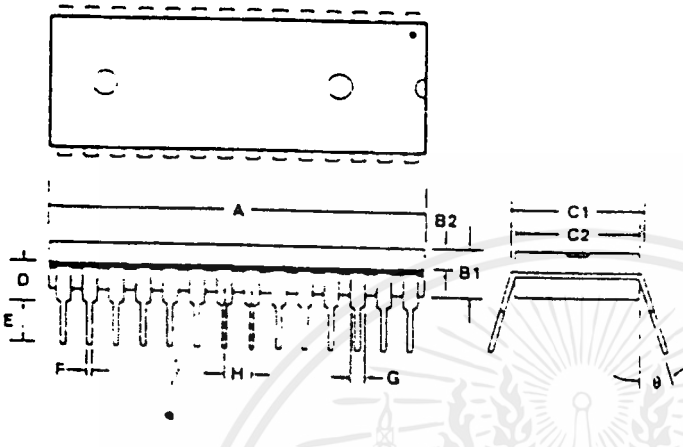
ISD1200X PIN/PAD DESIGNATIONS, WITH RESPECT TO DIE CENTER (μm)

Pin	Pin Name	X Axis	Y Axis	Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-1364	1589.6	VCCA	VCC Analog Power Supply	750	-1552.4
A1	Address 1	-1648.4	1589.6	MIC	Microphone Input	992	-1590
A2	Address 2	-1816.4	1589.6	MIC REF	Microphone Reference	1169.2	-1590
A3	Address 3	-2013.6	1515.6	AGC	Automatic Gain Control	1973.4	-1590
A4	Address 4	-2013.6	1337.6	ANA IN	Analog Input	2005.6	-1196.4
A5	Address 5	-2013.6	1129.6	ANA OUT	Analog Output	1991.2	-965.2
A6	Address 6	-2013.6	-831.2	PLAYL	Level-Activated Playback	2014.4	1224.4
A7	Address 7	-2013.6	-1022	PLAYE	Edge-Activated Playback	2014.4	1392.8
NC	No Connect	-2013.6	-1361.6	RECLEL	Record LED Output	2012.4	1587.6
VSSD	V _{SS} Digital Power Supply	-1893.6	-1588	XCLK	No Connect (optional)	1581.2	1589.6
VSSA	V _{SS} Analog Power Supply	-357.6	-1588	REC	Record	752.8	1589.6
SP+	Speaker Output +	-17.2	-1512.8	VCCD	VCC Digital Power Supply	-48	1545.2
SP-	Speaker Output -	412.4	-1512.8				

Note: Die dimensions and pin/pad positions may be subject to change. Please contact ISD Sales Offices or Representatives to verify current or future specifications.

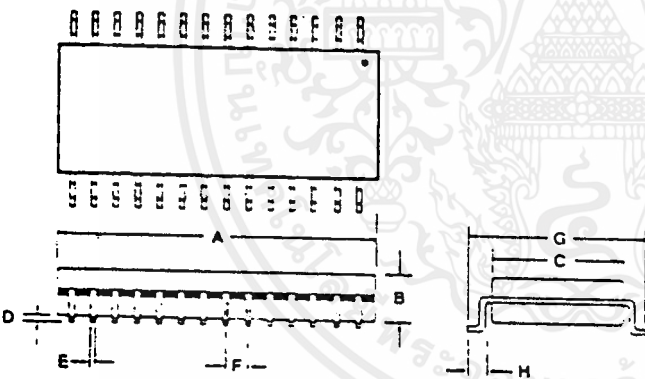
PACKAGE DIAGRAMS

28-Lead Plastic Dual In-Line Package (DIP) Type P



	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	1.445	1.450	1.455	36.7	36.83	36.95
B1		.150			3.81	
B2	.065	.070	.075	1.65	1.78	1.91
C1	.600		.625	15.24		15.88
C2	.530	.540	.550	13.46	13.72	13.97
D	.115	.120	.125	2.92	3.05	3.18
E	.125	.130	.135	3.18		3.43
F	.015	.018	.022	0.38	0.46	0.56
G	.055	.060	.065	1.40	1.52	1.65
H		.100			2.54	
theta	0°	7°	15°	0°	7°	15°

28-Lead Plastic Small Outline Package (SOIC) Type J



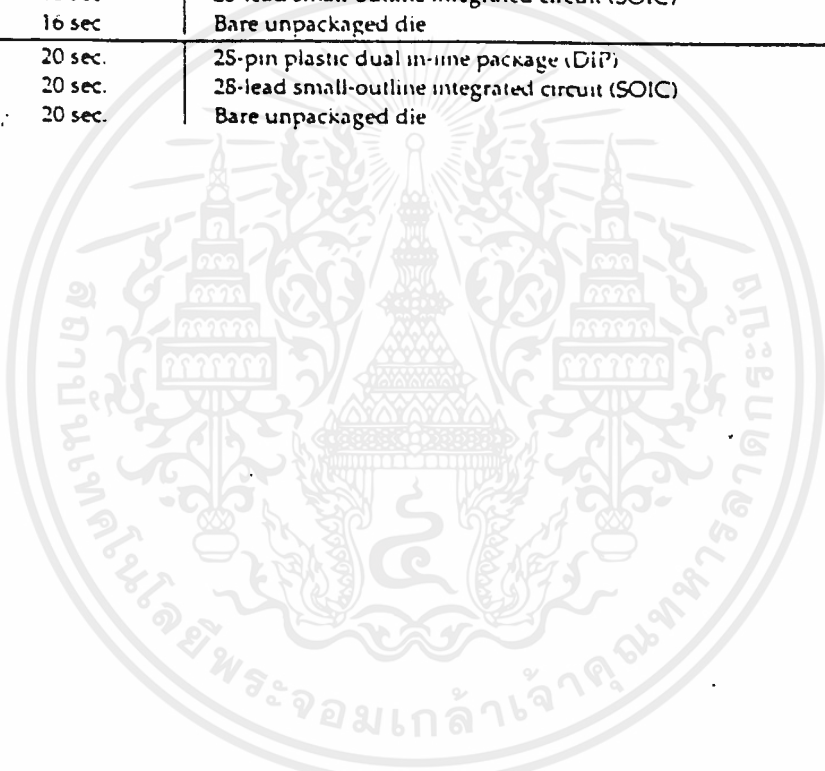
	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	.706	.714	.718	17.93	18.14	18.24
B	.086	.088	.090	2.18	2.24	2.29
C	.340	.346	.350	8.64	8.79	8.89
D	.004	.007	.010	.102	.178	.254
E	.014	.016	.020	.360	.410	.480
F		.050			1.27	
G	.463	.470	.477	11.76	12.00	12.12
H	.020	.031	.042	.510	.790	1.07

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORDERING INFORMATION

When placing an order for the ISD1200/1400 Series devices, please refer to the following part numbers

Part No.	Rec/Play Duration	Description
ISD1210P	10 sec.	28-pin plastic dual in-line package (DIP)
ISD1210G	10 sec.	28-lead small-outline integrated circuit (SOIC)
ISD1210X	10 sec.	Bare unpackaged die
ISD1212P	12 sec.	28-pin plastic dual in-line package (DIP)
ISD1212G	12 sec.	28-lead small-outline integrated circuit (SOIC)
ISD1212X	12 sec.	Bare unpackaged die
ISD1416P	16 sec.	28-pin plastic dual in-line package (DIP)
ISD1416G	16 sec.	28-lead small-outline integrated circuit (SOIC)
ISD1416X	16 sec.	Bare unpackaged die
ISD1420P	20 sec.	28-pin plastic dual in-line package (DIP)
ISD1420G	20 sec.	28-lead small-outline integrated circuit (SOIC)
ISD1420X	20 sec.	Bare unpackaged die



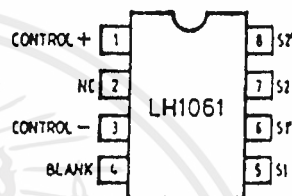
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LH1061 : โซลิตสเตรรีเลย์

คุณสมบัติ

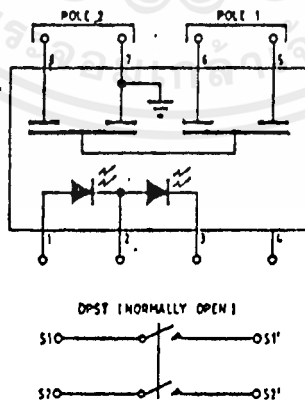
- เป็นไอซีที่สร้างขึ้นเพื่อให้ทนแรงดันได้สูง
- ใช้แสงเป็นตัวเชื่อมโยงระหว่างอินพุตและเอาต์พุต
- สวิตช์ทั้ง 2 แยกออกจากกันรับโหลดได้ถึง 200 โวลต์ ที่กระแส 200 มิลลิแอมป์
- ความต้านทานภายในต่ำ
- ไม่ถูกรบกวนจากสนามแม่เหล็กไฟฟ้า
- กินไฟน้อย

รูปที่ 1 ลักษณะการจัดขาของ LH1061



ทฤษฎีการทำงาน

LH1061 เป็นไอซีที่ออกแบบมาเป็นลักษณะของโซลิตสเตรสวิตช์ แบบ DPST (double pole single throw) ใช้ได้กับโหลดทั้งแบบไฟตรงและไฟสลับแรงดันเฉลี่ยที่เอาต์พุตประมาณ 200 โวลต์ สามารถรับโหลดได้ 2 ตัว ที่กระแส 200 มิลลิแอมป์ โครงสร้างภายในประกอบด้วย LED ซึ่งใช้เป็นแหล่งกำเนิดแสงควบคุมสวิตช์แรงดันสูงดังแสดงในรูปที่ 2 ความต้านทานในขณะทำงาน 15 โอห์ม ในช่วงกระแส 25 ถึง 100 มิลลิแอมป์ ความต้านทานภายในจะเพิ่มขึ้นเพียงเล็กน้อยเมื่อใช้กระแสเกินช่วงนี้ ด้วยเหตุนี้เองจึงมีการสูญเสียพลังงานน้อยมาก



รูปที่ 2 โครงสร้างภายในและสัญลักษณ์ของ LH1061

นอกจากนี้ LH1061 จะมีวงจรจำกัดกระแสภายในตัวเพื่อป้องกันกระแสเกินโดยจะมีการตรวจสอบการเปลี่ยนแปลงของกระแสไปพร้อม ๆ กัน สำหรับลักษณะการทดสอบอุปกรณ์และลักษณะรูปคลื่นดูได้จากรูปที่ 3 เมื่อป้อนสัญญาณอินพุทให้กับขา 1 และ 3 LH1061 ก็จะทำงานโดยขา 7 กับขา 8 และขา 5 กับขา 6 จะต่อถึงกันให้กระแสสามารถไหลล้นวงจรได้เมื่อต่อโหลดและแหล่งจ่าย

กราฟคุณลักษณะของการเปลี่ยนแปลงระหว่างกระแส และแรงดันทางด้านอินพุทของ LH1061 เป็นดังกราฟรูปที่ 4 ซึ่งสามารถวิเคราะห์หาค่าความต้านทาน R_{ON} ได้จากส่วนกลับของค่าความชันของกราฟในแต่ละช่วง และกราฟการเปรียบเทียบช่วงเวลาของกระแส LED ค่าต่าง ๆ ขณะทำงานและไม่ทำงานต่ออุณหภูมิ ดังรูปที่ 5 และ 6

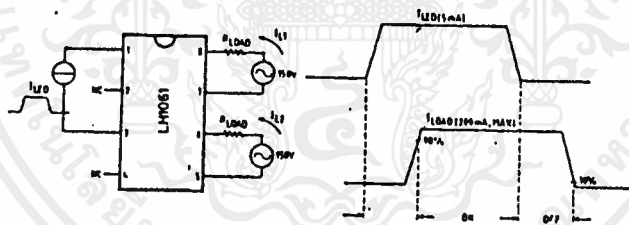
ตารางที่ 1 หน้าที่ขาต่าง ๆ ของ LH1061

ชื่อ	หน้าที่
control + control -	เป็นขาของไฟบวก (+) ทางด้านอินพุทที่ไปควบคุม LED และเมื่อมีกระแสที่เหมาะสมผ่านไปที่ LED จะทำให้ขั้ว S และ S ต่อถึงกัน
S, S S, S	เป็นขาเอาต์พุทซึ่งออกแบบมาโดยใช้ S เป็นขั้ว ๆ หนึ่งของรีเลย์ และ S เป็นอีกขั้วหนึ่งของรีเลย์ โดยแบ่งเป็น 2 ชุดในตัวเดียวกัน
NC	เป็นขาจุดต่อรวมภายในปกติจะไม่ต่อกับอุปกรณ์ภายนอก
Blank	ไม่ได้ใช้งาน

ตารางที่ 2 ข้อมูลการใช้งานโดยละเอียดของ LH1061

ABSOLUTE MAXIMUM RATINGS (at 25°C unless otherwise specified)		
Parameter	Value	Unit
Ambient Operating Temperature Range	-40 to +85	°C
Storage Temperature Range	-40 to +100	°C
Pin Soldering Temperature (t = 15s max)	300	°C
LED INPUT :		
Continuous Forward Current	20	mA
Reverse Voltage	10	V
Operating Voltage	200	V
One Pole (S1, S1' or S2, S2')	300	mA
Each Pole (two poles operating simultaneously)	200	mA

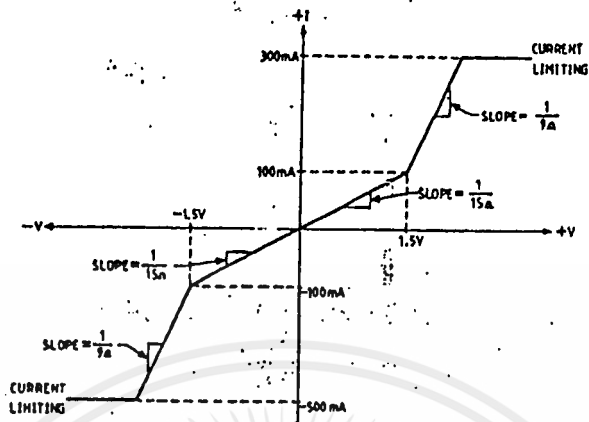
ELECTRICAL CHARACTERISTICS (at 25°C unless otherwise specified)					
Parameter	Test Conditions	Min.	Typ.	Max.	Unit
LED Forward Current (for Turn-on)	$I_{LOAD} = 200mA$		1.3	2.3	mA
	$I_{LOAD} = 160mA, 70°C$		2.3	5.0	mA
LED ON Voltage @ 10mA	$I_{LED} = 10mA$	1.15	1.30	1.45	V
ON Resistance : $R_{ON} = V_M / 50mA$	$I_{LED} = 2.5mA ; I_{LOAD} = 50mA$	8	12	15	Ω
ON Voltage	$I_{LED} = 2.5mA ; I_{LOAD} = 200mA$		2.0	2.3	V
Output Off-state Leakage Current	100V, $I_{LED} = 0\mu A$		1.0		nA
	100V, $I_{LED} = 200\mu A$		0.1	2.0	μA
Breakdown Voltage @ 50 μA (figure 2)	$I_{LED} = 0\mu A ; I_{LOAD} = 50\mu A$	200		230	V
Turn-on Time	$R_L = 15k\Omega$		2.0		ms
Turn-off Time	$I_{LED} = 5mA$		1.0		ms
Feedthrough Capacitance, Pin 4 to 6 (4V _{pp} , 1kHz)			35		pF
Pole to pole Capacitance (4V _{pp} , 1kHz)			20		pF



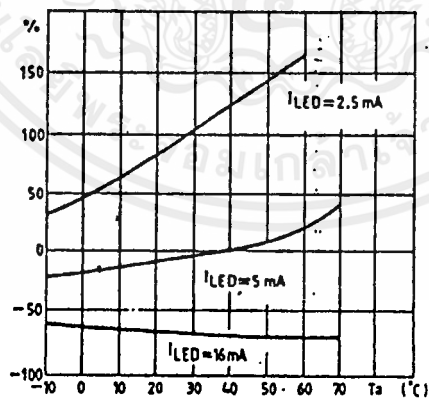
รูปที่ 3 วงจรที่ใช้ทดสอบและลักษณะของรูปคลื่นสัญญาณ

การแบ่งภาคอินพุทกับเอาต์พุท

การใช้แสงเชื่อมโยงระหว่างอินพุทกับเอาต์พุทเป็นวิธีหนึ่งที่ดีที่สุดในระหว่างตัวควบคุม แรงดันต่ำด้านอินพุทกับเอาต์พุท แรงดันสูงมีอัตราทแรงดันทางด้านเอาต์พุทชั่วขณะ 1,500 V_{rms} ภายใน 1 นาที่ และสูงสุด 1,800 V_{rms} ภายใน 1 วินาที

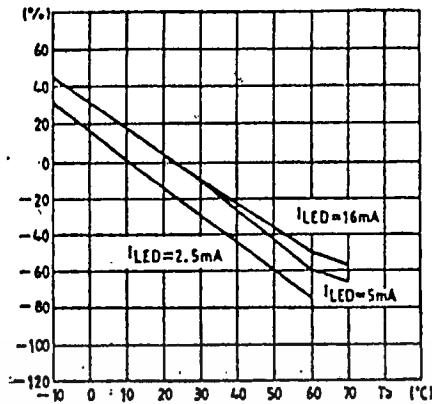


รูปที่ 4 กราฟคุณลักษณะระหว่างกระแสและแรงดันขณะทำงานของโพลีดีสเทรียไลท์ทางด้านอินพุท



รูปที่ 5 กราฟแสดงช่วงเวลาในการทำงานต่ออุณหภูมิ

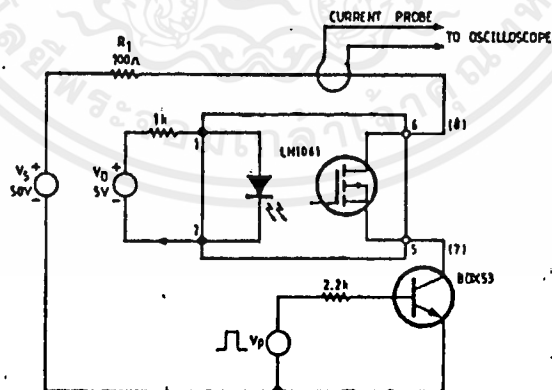
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



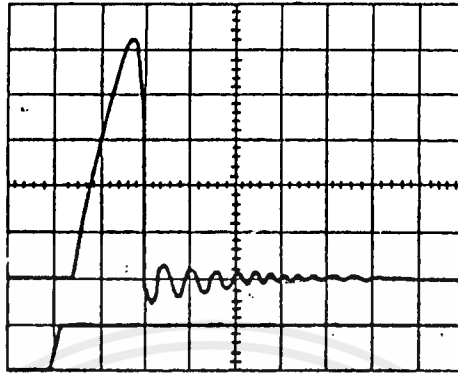
รูปที่ 6 กราฟแสดงช่วงเวลาในการหยุดทำงานต่ออุณหภูมิ

ระบบป้องกันโหลด

ออกแบบมาเพื่อป้องกันโหลดเมื่อกระแสโหลดมีการเปลี่ยนแปลงอย่างรวดเร็ว และการกำจัดกระแสทางด้านเอาต์พุต วงจรที่แสดงในรูปที่ 7 เป็นการประยุกต์การใช้สัญญาณในการควบคุมเมื่อทรานซิสเตอร์เริ่มทำงานจะมีแรงดัน 50 โวลต์ ตกคร่อมที่โซลิดสเตตสวิตช์ ขา 5 และ 6 โดยผ่านตัวต้านทานโหลด 100 โอห์ม

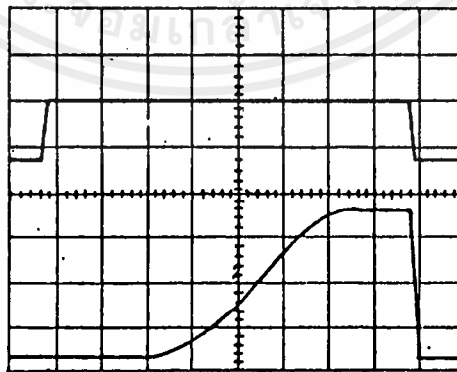


รูปที่ 7 วงจรทดสอบหาคุณลักษณะของสัญญาณในการป้องกันโหลด



รูปที่ 8 สัญญาณที่วัดได้จากวงจรรูปที่ 7 กับการเปลี่ยนแปลงของ
กระแสไหลลด (เส้นบน) กับพัลส์ควบคุม (เส้นล่าง)

เมื่อแรงดันด้านเอาต์พุตมีการเปลี่ยนแปลงไปอย่างรวดเร็ว ก็จะทำให้ LH1061 หยุดการทำงาน กระแสก็จะผ่านไปไม่ถึงไหลลด ดังแสดงในรูปที่ 8 และเมื่อระยะเวลาผ่านไปประมาณ 250 ไมโครวินาที สวิตช์ก็จะเริ่มทำงานอีกครั้งกระแสก็สามารถผ่านไปถึงไหลลดได้ ขึ้นอยู่กับการจำกัดกระแสของอุปกรณ์ซึ่งแสดงได้ ดังรูปที่ 9 ที่แสดงถึงการได้ระดับของกระแสเมื่อเวลาผ่านไป 250 ไมโครวินาที

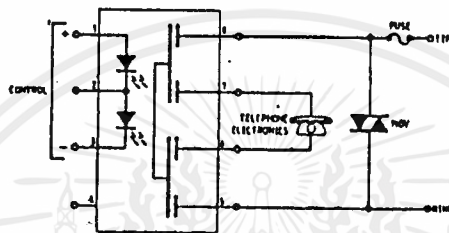


รูปที่ 9 สัญญาณที่วัดได้จากรูปที่ 7 เมื่อมีการจำกัดกระแสซึ่งมีพัลส์
ควบคุม (เส้นบน) กับกระแสไหลลด (เส้นล่าง)

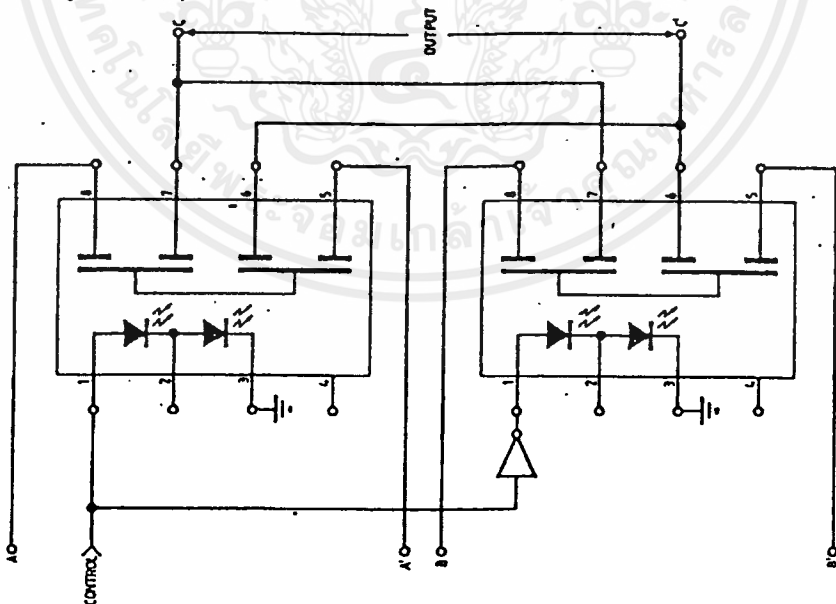
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การนำไปใช้งาน

LH1061 เป็นอุปกรณ์ที่ใช้ในกระแสไม่มากนัก อาจจะไปประยุกต์ใช้กับระบบโทรคมนาคมดังแสดงในรูปที่ 10 หรือระบบเครื่องมือวัดหรือสวิตซ์ซึ่งเพาเวอร์ซัพพลาย ใช้ควบคุมได้ทั้งสัญญาณไฟตรงและไฟสลับ ดังรูปที่ 11



รูปที่ 10 การนำ LH1061 ไปประยุกต์ใช้งานกับโทรศัพท์



รูปที่ 11 การนำ LH1061 ไปประยุกต์ใช้งานกับระบบมัลติเพิล็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



นอกจากนี้ LH1061 ยังใช้พลังงานในอัตราควบคุมน้อยระดับมิลลิแอมป์ซึ่งสามารถนำไปใช้ในระบบที่ต้องการความเร็ว และความเที่ยงตรงได้ดีกว่า เมื่อเปรียบเทียบกับแมคานิกส์สวิทช์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้