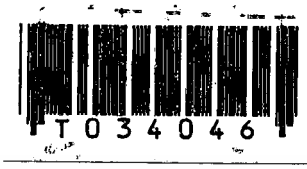
สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องวิเคราะห์โครงข่ายทางไฟฟ้า

NETWORK ANALYZER



โดย
นายจักราวุธ ตั้งตรงไพโรจน์
นายพนมพร เคลือบพ่วง
นายวรณัฐ บุญพิทักษ์

เลขหมู่.....
เลขทะเบียน 34046
วัน, เดือน, ปี - 1 ต.ค. 2542

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องวิเคราะห์โครงข่ายทางไฟฟ้า
NETWORK ANALYZER

โดย
นายจักราวุธ ตั้งตรงไพโรจน์ รหัส 38014061
นายพนมพร เคลือบพ่วง รหัส 38014318
นายวรณัฐ บุญพิทักษ์ รหัส 38014429

อาจารย์ที่ปรึกษา
อ.โกศล ชวนขยัน

ปริญญานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2541

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องวิเคราะห์โครงข่ายทางไฟฟ้า

NETWORK ANALYZER

ผู้จัดทำ

1. นายจักราวุธ ตั้งตรงไพโรจน์ รหัส 38014061
2. นายพนมพร เคลือบพ่วง รหัส 38014318
3. นายวรณัฐ บุญพิทักษ์ รหัส 38014429

.....อาจารย์ที่ปรึกษา

(อาจารย์โกศล ชวนขยัน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงงานเรื่อง เครื่องวิเคราะห์โครงข่ายทางไฟฟ้า
NETWORK ANALYZER

จัดทำโดย นายจักราวุธ ตั้งตรงไพโรจน์ รหัส 38014061
นายพนมพร เคลือบพ่วง รหัส 38014318
นายวรณัฐ บุญพิทักษ์ รหัส 38014429

โครงงานนี้ได้รับการตรวจสอบแล้ว พร้อมที่จะทำการสอบได้

.....
(อาจารย์โกศล ชวนขยัน)
อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องวิเคราะห์โครงข่ายทางไฟฟ้า

จักราวุธ ตั้งตรงไพโรจน์
พนมพร เคลือบพ่วง
วรณัฐ บุญพิทักษ์
อาจารย์โกศล ชวนขยัน (อาจารย์ที่ปรึกษา)
ภาคการศึกษาที่ 2 ปีการศึกษา 2541

บทคัดย่อ

จากแนวคิดในการทดสอบผลตอบสนองทางความถี่ของวงจรกรองความถี่ประเภทต่างๆ เช่น วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) วงจรกรองผ่านความถี่สูง (High Pass Filter) วงจรกรองผ่านแถบความถี่ (Band Pass Filter) เป็นต้น การหาค่าความถี่ตัด (Cut off Frequency) ทำได้อย่างยุ่งยากและใช้เวลานาน จึงได้คิดทำการสร้างเครื่องมือที่สามารถวัดหาผลตอบสนองทางความถี่ของวงจรหรืออุปกรณ์ที่นำมาทดสอบได้อย่างสะดวกรวดเร็ว ซึ่งอาจไม่จำกัดเพียงวงจรกรองความถี่เท่านั้นแต่อาจขยายผลไปสู่วงจรแบบอื่นๆได้ด้วย โดยที่ในโครงงานนี้จะพิจารณาเน้นหนักในเชิงขนาดของสัญญาณที่ได้เป็นสำคัญ

Network Analyzer ที่คาดว่าจะสร้างขึ้นได้ในโครงงานนี้เป็นเพียงการแสดงให้เห็นถึงหลักการ และแนวความคิดรวบยอดของการทำงานของตัว Network Analyzer ซึ่งจริงๆแล้ว เครื่องมือชนิดนี้ที่ผลิตจากแหล่งผลิต มีความสามารถและคุณสมบัติที่ทรงประสิทธิภาพอย่างยิ่ง สามารถวิเคราะห์และแสดงผลการวัดคุณสมบัติของวงจรหรืออุปกรณ์ได้หลายอย่าง การผลิตต้องใช้ความรู้ชั้นสูงและวงจรมีความซับซ้อนและยุ่งยากทำให้มีราคาในการจำหน่ายสูง

หากเราพิจารณาการหาผลตอบสนองความถี่ โดยสนใจเพียงขนาดของสัญญาณจะสามารถจำลองการทำงานของ Network Analyzer ในส่วนนี้ได้ คือ วงจรจะมีแหล่งกำเนิดสัญญาณที่เปลี่ยนแปลงความถี่ได้เองโดยอัตโนมัตินิยมใช้สัญญาณรูปคลื่นไซน์ ป้อนเป็นอินพุทให้แก่วงจรทดสอบและนำผลทางด้านทางออกไปแสดงผลเป็นรูปกราฟ สำหรับโครงงานนี้จะใช้คอมพิวเตอร์เก็บข้อมูล ประมวลผล วิเคราะห์และการสร้างกราฟแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NETWORK ANALYZER

Jakkravuth Tungtrongpairoj

Panomporn Kloebpuang

Worranut Boonpitak

Mr.Kosol Chouankhayan (Advisor)

2nd Semestor,Education,Year 1998

ABSTRACT

From the conception of the frequency response testing of the several type filter. For the example; low pass filter, high pass filter, band pass filter, band reject filter. The solution of the cutoff frequency is difficult and take a lot of time. Therefore, the idea of a tool that find frequency response quickly and easier than manual method. Maybe not only the filter, if the range of source sufficiently wide band frequency, the other electrical circuit maybe tested by this tool. In this project we will study in the magnitude of frequency response

Network Analyzer in this project is only presentation of the principle and concept in this equipment. In fact, the network analyzer can analyze the circuit efficiency. It can display many characteristics of network. The invention must use high level knowledge and complexity circuits. This reason, therefore, network analyzer is the expensive tool.

If we interested in the magnitude of the frequency response. We must provide the automatic frequency changed sine wave source, then apply this signal to the tested network, and Keep the output as data for plot graph in the monitor of computer by C language program.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	หลักการเบื้องต้นของเนทเวอร์คอนาไลเซอร์	2
	2.1 ส่วนประกอบเบื้องต้นของเนทเวอร์คอนาไลเซอร์	4
	2.2 การติดต่อกับคอมพิวเตอร์ผ่านทางสล็อตเสริม(Expansion Slots)	5
	2.3 8255 พอร์ตข้อมูลแบบขนาน	10
	2.4 การเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก (D/A Converter)	14
	2.5 การเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอล (A/D Converter)	21
	2.6 วงจรฟูลเวฟเรกติไฟเออร์ที่ให้ความต้านทานอินพุทสูง	25
	2.7 วงจรตรวจจับแรงดันยอด	26
บทที่ 3	การออกแบบและการทำงานของวงจร	29
	3.1 การสร้างสัญญาณรูปคลื่นไซน์ความถี่ 1-1000 เฮิร์ตซ	29
	3.2 วงจรเชื่อมต่อกับคอมพิวเตอร์	31
	3.3 วงจรแปลงสัญญาณเชิงเลขเป็นสัญญาณเชิงอุปมาณ (Digital to Analog Converter)	32
	3.4 วงจรแปลงสัญญาณเชิงอุปมาณเป็นสัญญาณเชิงเลข (Analog to Digital Converter)	33
	3.5 วงจรสร้างสัญญาณไซน์ความถี่ 1 กิโลเฮิร์ตซ- 100 กิโลเฮิร์ตซ	34
	3.6 หลักการทำงานของวงจรควบคุมการอ่านเขียนข้อมูลบนแรม	36
	3.7 การใช้โปรแกรมภาษาซีในการควบคุมวงจรภายนอก	37
	3.8 วงจรเรียงกระแสและวงจรตรวจจับแรงดันยอด	40
บทที่ 4	การทดลองและผลการทดลอง	46
บทที่ 5	บทสรุป ปัญหาที่พบและแนวทางแก้ไข	53
โปรแกรมที่ใช้ในการควบคุมการทำงาน		55
ภาคผนวก		
กิตติกรรมประกาศ		
เอกสารอ้างอิง		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงตัวอย่างของเนทเวอร์คอนาไลเซอร์	2
รูปที่ 2.2 ตัวอย่างผลตอบสนองความถี่ของวงจรกรองผ่านความถี่ต่ำ	3
รูปที่ 2.3 แผนผังส่วนประกอบเบื้องต้นของเนทเวอร์คอนาไลเซอร์	3
รูปที่ 2.4 รูปแสดง ISA Expansion slot	6
รูปที่ 2.5 แผนผังโครงสร้างของไอซี 8255	10
รูปที่ 2.6 รูปไอซี 8255	10
รูปที่ 2.7 ความหมายของบิทต่างๆในรหัสควบคุม	13
รูปที่ 2.8 Block Diagram D/A Converter	14
รูปที่ 2.9 คุณสมบัติการทรานสเฟอร์สำหรับ 4 บิท DAC	15
รูปที่ 2.10 กราฟของDAC อุดมคติและผลของความคลาดเคลื่อน	16
รูปที่ 2.11 กราฟการตอบสนองต่อ Settling Time ของ DAC	17
รูปที่ 2.12 Weighted Resistor DAC	17
รูปที่ 2.13 R-2R Ladder DAC	18
รูปที่ 2.14 วงจรรวม DAC0808	19
รูปที่ 2.15 การใช้งานวงจรDAC0808	19
รูปที่ 2.16 การใช้ออปแอมป์เปลี่ยนกระแสเป็นแรงดันจากเอ้าท์พุทของ DAC0808	20
รูปที่ 2.17 วงจรสมมูลย์ของ DAC0808 แรงดันเอ้าท์พุท	20
รูปที่ 2.18 โครงสร้างพื้นฐานของแฟลช A/D Converter	21
รูปที่ 2.19 Low – cost four – channel single – slope A/D Converter	22
รูปที่ 2.20 วงจรเปลี่ยนสัญญาณเอทูดีแบบสโลปคู่	23
รูปที่ 2.21 วงจรเปลี่ยนสัญญาณแบบเคลต้า – ซิกม่า	24
รูปที่ 2.22 วงจรเปลี่ยนสัญญาณเอทูดีแบบ Successive Approximation	25
รูปที่ 2.23 วงจรฟูลเวฟเรกติไฟเออร์ที่ให้ความต้านทานอินพุทสูง โดย R = 10 kΩ และ 2R = 20 kΩ	26
รูปที่ 2.24 วงจรตรวจจับแรงดันยอดชนิดบวก แล้วคงค่าแรงดันยอดนั้นเอาไว้	27
รูปที่ 3.1 สัญญาณไซน์ 1 คาบ	30
รูปที่ 3.2 เปรียบเทียบการพิจารณาจำนวนค่าขนาดของสัญญาณ	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การแสวงหาผลกำไร หรือการอื่นใดที่ก่อให้เกิดความเสียหายอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.3 การกำหนดค่าขนาดในการเขียนโปรแกรม 31
รูปที่ 3.4 วงจร DAC 32
รูปที่ 3.5 วงจรกรองความถี่ต่ำผ่าน 33
รูปที่ 3.6 วงจรแปลงสัญญาณเชิงอนุมานเป็นสัญญาณเชิงเลข(A/D Converter) 34
รูปที่ 3.7 วงจรขับกระแสให้ XR2206 35
รูปที่ 3.8 ส่วนสร้างความถี่ 36
รูปที่ 3.9 วงจรเรียงกระแส(Rectifier) 40
รูปที่ 3.10 วงจรวงจรตรวจจับแรงดันยอด(Peak Detector) 40
รูปที่ 3.11 วงจรส่วนเชื่อมต่อกับคอมพิวเตอร์ 41
รูปที่ 3.12 วงจรส่วนสร้างสัญญาณทดสอบ 42
รูปที่ 3.13 วงจรส่วนรับสัญญาณจากวงจรทดสอบ 43
รูปที่ 3.14 วงจร A to D ในส่วนความถี่ 1 kHz -100kHz 44
รูปที่ 3.15 วงจรเขียนอ่านข้อมูลลงบนแรม 45
รูปที่ 4.1 สัญญาณไซน์ที่ความถี่ 287.6 Hz 46
รูปที่ 4.2 สัญญาณไซน์ที่ความถี่ 308.3 Hz 47
รูปที่ 4.3 สัญญาณไซน์ที่ความถี่ 498.5 Hz 47
รูปที่ 4.4 สัญญาณไซน์ที่ความถี่ 1.485 kHz 48
รูปที่ 4.5 วงจรกรองความถี่ต่ำที่นำมาทดสอบ 49
รูปที่ 4.6 กราฟผลตอบสนองความถี่ 50
รูปที่ 4.7 วงจรเนทเวอร์อนาไลเซอร์ที่ทำการสร้างขึ้น 52
รูปที่ 4.8 การเชื่อมต่อวงจรภายนอกเข้ากับคอมพิวเตอร์ 52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 สัญญาณควบคุมการกระทำของ 8255	12
ตารางที่ 3.1 ค่าบิทที่เลือกความถี่ในการสุ่มสัญญาณข้อมูล	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในวงการอิเล็กทรอนิกส์ปัจจุบัน การศึกษาเรื่องผลตอบสนองความถี่ของวงจร,อุปกรณ์หรือระบบทางไฟฟ้าต่างๆเป็นสิ่งที่สำคัญ ซึ่งอุปกรณ์เครื่องมือที่สำคัญที่ใช้ในการหาผลตอบสนองความถี่ในช่วงที่เราต้องการก็คือ เนทเวอร์คอนาไลเซอร์ (NETWORK ANALYZER) ซึ่งเป็นอุปกรณ์ที่มีประโยชน์อย่างมากในการวิเคราะห์โครงข่ายระบบไฟฟ้า แต่เป็นที่ทราบกันดีว่าเนทเวอร์คอนาไลเซอร์นั้น เป็นอุปกรณ์เครื่องมือที่มีราคาแพงมากๆ กอรปกับในปัจจุบันเป็นภาวะที่เศรษฐกิจตกต่ำ จึงทำให้เกิดแรงจูงใจในการทำโครงงานเนทเวอร์คอนาไลเซอร์นี้ขึ้นมา ซึ่งวัตถุประสงค์หลักของโครงงานนี้คือ การสร้างเนทเวอร์คอนาไลเซอร์อย่างง่าย ที่สามารถตอบสนองการวิเคราะห์โครงข่ายระบบไฟฟ้าในแบบพื้นฐานที่จำเป็นได้ เช่น การวัดการตอบสนองความถี่ของวงจรกรองความถี่ผ่านแบบต่างๆ ขอบเขตของโครงงานครั้งนี้คือ การสร้างเนทเวอร์คอนาไลเซอร์อย่างง่ายที่สามารถควบคุมและแสดงผลผ่านทางคอมพิวเตอร์ได้ ซึ่งจะเป็นประโยชน์อย่างมากในการศึกษาเรื่องคุณลักษณะ ของวงจร, อุปกรณ์และระบบทางไฟฟ้า

เป้าหมายและขอบเขตของการทำงาน

ภาคการศึกษาที่ 1

1. สร้างวงจรที่ใช้ในการเชื่อมต่อและส่งผ่านข้อมูลขนาด 8 บิท ระหว่างคอมพิวเตอร์กับวงจรภายนอก
2. ทำการสร้างสัญญาณรูปคลื่นไซน์ที่ใช้ในย่านความถี่ต่ำโดยใช้คอมพิวเตอร์ในการกำเนิดสัญญาณโดยการเขียนโปรแกรมภาษาซี และทำการทดสอบวงจรเพื่อพิจารณาว่าสัญญาณที่ได้สามารถใช้ทดสอบวงจรได้จริงหรือไม่

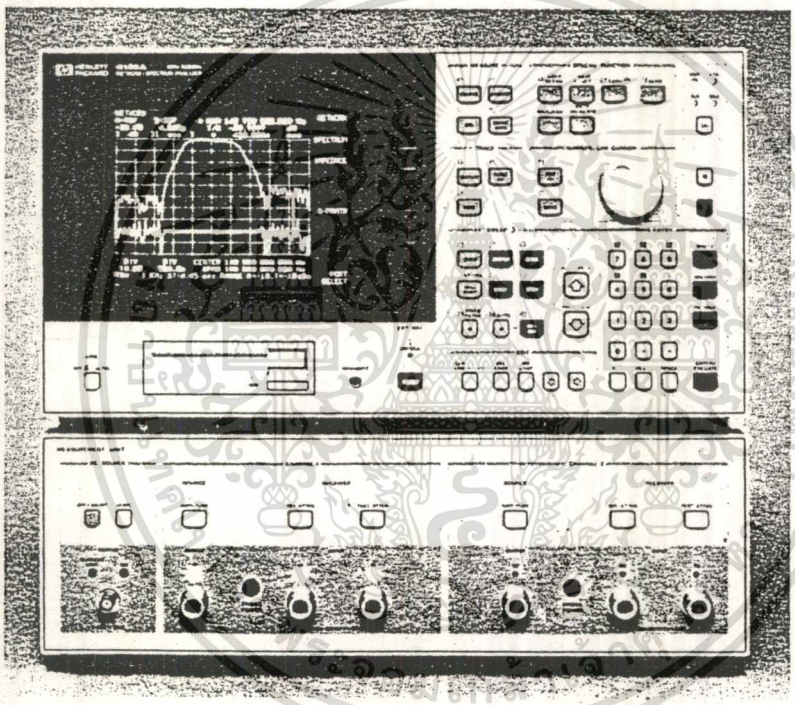
ภาคการศึกษาที่ 2

1. สร้างสัญญาณไซน์ที่ใช้ในย่านความถี่สูงโดยใช้วงจรกำเนิดสัญญาณภายนอกมีเป้าหมายที่ความถี่สูงสุด ประมาณ 100 กิโลเฮิร์ตซ
2. เก็บข้อมูลที่ได้จากการทดสอบวงจรเข้าสู่คอมพิวเตอร์โดยใช้วงจรเก็บข้อมูลลงบนแรม(Ram; เฉพาะที่ความถี่ต่ำกว่า 1 KHz เท่านั้น)แล้วนำไปสร้างกราฟผลตอบสนองความถี่ด้วยโปรแกรมภาษาซี
3. เขียนโปรแกรมภาษาซีจัดหน้าจอและทำการนำเสนอข้อมูลทางหน้าจอคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
หลักการของเนทเวอร์คอนาไลเซอร์

เนทเวอร์คอนาไลเซอร์คือเครื่องมือที่ใช้ในการวัดแสดงคุณลักษณะของวงจร,อุปกรณ์หรือระบบทางไฟฟ้าที่มีผลตอบสนองต่อค่าความถี่ของสัญญาณค่าต่างๆที่ป้อนเข้าไปให้กับวงจร,อุปกรณ์หรือระบบทางไฟฟ้านั้นๆ ตัวอย่างของเนทเวอร์คอนาไลเซอร์แสดงดังรูปที่ 2.1

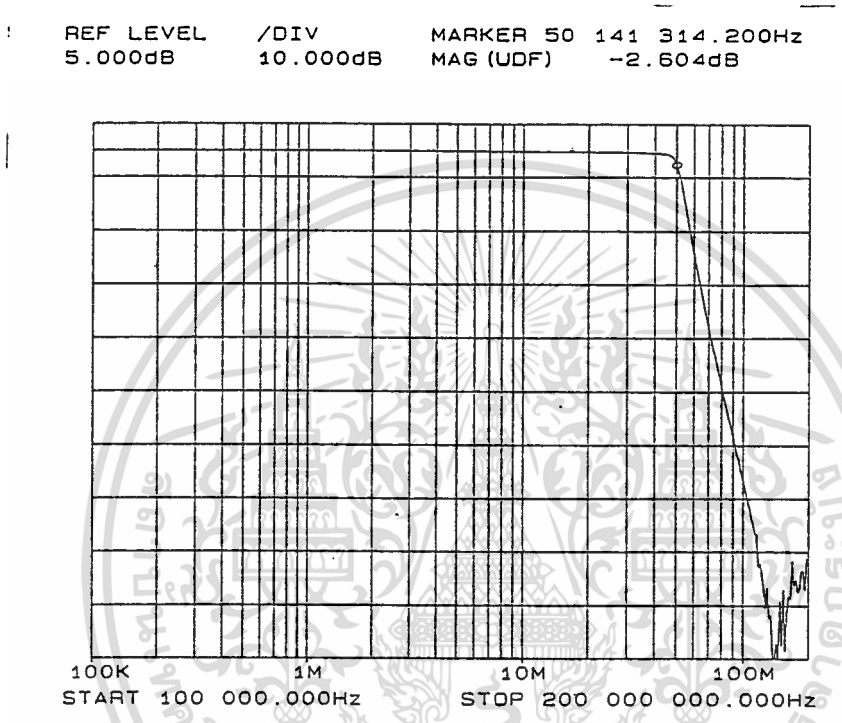


รูปที่ 2.1 แสดงตัวอย่างของเนทเวอร์คอนาไลเซอร์

ในการหาผลตอบสนองความถี่ของวงจร,อุปกรณ์หรือระบบทางไฟฟ้า เราสามารถหาได้โดยการป้อนสัญญาณคลื่นไซน์(sine wave)ให้กับทางเข้า(input)ของวงจร,อุปกรณ์หรือระบบทางไฟฟ้านั้นๆ หลังจากนั้นทำการวัดสัญญาณตรงทางออก(output)ของวงจร,อุปกรณ์หรือระบบทางไฟฟ้ามาทำการเปรียบเทียบกับสัญญาณตรงทางเข้า เพื่อหาอัตราขยายของสัญญาณที่ความถี่นั้นๆ จากวิธีนี้ถ้าเราทำการเปลี่ยนความถี่ไปในช่วงกว้างเราก็สามารถหาผลตอบสนองความถี่ของวงจร,อุปกรณ์หรือระบบทางไฟฟ้าในช่วงความถี่ที่เราต้องการได้ ซึ่งผลตอบสนองความถี่ของวงจร,อุปกรณ์หรือระบบ

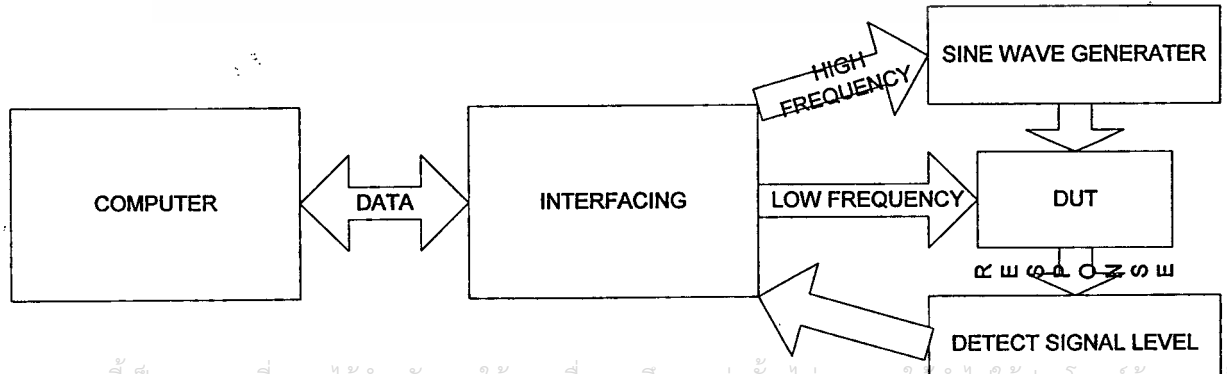
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ ไม่อนุญาตให้นำไปใช้ในการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารนี้ทุกครั้งที่มีการนำไปใช้

ทางไฟฟ้าที่ความถี่ค่าต่างๆก็คือคุณลักษณะของวงจร,อุปกรณ์หรือระบบทางไฟฟ้านั่นเอง ตัวอย่างผลตอบสนองความถี่ของวงจรกรองผ่านความถี่ต่ำ(low-pass filter)จากความถี่ 100kHz - 200MHzแสดงดังรูปที่ 2.2 ซึ่งแกนตั้งแสดงอัตราขยายสัญญาณและแกนนอนแสดงค่าความถี่ค่าต่างๆ



รูปที่ 2.2 ตัวอย่างผลตอบสนองความถี่ของวงจรกรองผ่านความถี่ต่ำ

จากที่กล่าวมาข้างต้น เราสามารถแสดงแผนผังของส่วนประกอบเบื้องต้นต่างๆของเนทเวอร์คอนาไลเซอร์ได้ดังรูปที่ 2.3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.3 แผนผังส่วนประกอบเบื้องต้นของเนทเวอร์คอนาไลเซอร์

2.1 ส่วนประกอบเบื้องต้นของเนทเวอร์คอนาไลเซอร์

2.1.1 หน่วยประมวลผลและแสดงผลของผลตอบสนองความถี่

ในการทำโครงงานชิ้นนี้ได้กำหนดให้แสดงผลออกทางคอมพิวเตอร์(PC) ซึ่งเราได้ใช้คอมพิวเตอร์ทำหน้าที่เป็นส่วนควบคุมวงจรการสร้างสัญญาณคลื่นซายน์แบบกวาดที่ความถี่สูง ส่วนที่ความถี่ต่ำใช้การเขียนโปรแกรมภาษาซีสร้างสัญญาณคลื่นซายน์ออกมาจากคอมพิวเตอร์โดยตรง ผลตอบสนองความถี่ของวงจร,อุปกรณ์หรือระบบทางไฟฟ้าที่ได้มาจากวงจรตรวจวัดระดับสัญญาณผลตอบสนองความถี่ จะถูกเก็บเข้ามายังคอมพิวเตอร์เพื่อทำการประมวลผลและแสดงผลที่ได้ออกทางจอมอนิเตอร์ของเครื่องคอมพิวเตอร์

2.1.2 ส่วนเชื่อมโยง(Interfacing)กับPC

ส่วนเชื่อมโยงคอมพิวเตอร์กับอุปกรณ์วงจรภายนอกเชื่อมโยงผ่านทางสล็อตเสริม(expansion slots)ภายในเครื่องคอมพิวเตอร์ซึ่งเป็นแบบ ISA บัส วงจรส่วนเชื่อมโยงทำหน้าที่ถอดรหัสอุปกรณ์วงจรภายนอกที่คอมพิวเตอร์ต้องการติดต่อโดยมีIC 8255 ทำหน้าที่เป็นพอร์ตอินพุทและเอ้าท์พุท มีวงจร A/D(Analog to Digital Converter) ทำหน้าที่แปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิตอลจากอุปกรณ์วงจรภายนอกกลับเข้าสู่คอมพิวเตอร์ และ D/A(Digital to Analog Converter) ทำหน้าที่แปลงสัญญาณดิจิตอลเป็นสัญญาณอะนาลอกจากคอมพิวเตอร์ไปยังอุปกรณ์วงจรภายนอกที่คอมพิวเตอร์ต้องการติดต่อ

2.1.3 วงจรสร้างสัญญาณกวาดความถี่

ในการสร้างสัญญาณคลื่นซายน์เพื่อนำไปเป็นสัญญาณที่ใช้ในการทดสอบผลตอบสนองของวงจร,อุปกรณ์หรือระบบทางไฟฟ้าที่ความถี่ต่างๆนั้น ได้ทำการแบ่งส่วนการสร้างความถี่คลื่นซายน์ออกเป็น 2 ส่วนคือ ส่วนสร้างความถี่คลื่นซายน์ที่ความถี่ต่ำซึ่งสร้างออกมาจากคอมพิวเตอร์ผ่านทางสล็อตเสริมโดยการเขียนโปรแกรมภาษาซีเพื่อสร้างสัญญาณซายน์ขึ้นมา ส่วนที่ความถี่สูงจะใช้วงจรสร้างสัญญาณคลื่นซายน์โดยมีคอมพิวเตอร์เป็นส่วนควบคุมช่วงความถี่ที่ต้องการจะสร้าง

2.1.4 วงจรตรวจวัดระดับสัญญาณผลตอบสนองความถี่

ผลตอบสนองความถี่ที่ความถี่ค่าใดค่าหนึ่งจะถูกสุ่มค่าเข้ามาเก็บเอาไว้ในหน่วยความจำชั่วคราวซึ่งใช้ RAM จากนั้นคอมพิวเตอร์จะนำข้อมูลที่อยู่ภายใน RAM ไปทำการเปรียบเทียบเพื่อหาผลตอบสนองความถี่ค่าสูงสุดและค่าต่ำสุดเพื่อนำไปประมวลผลและแสดงผลในขั้นตอนต่อๆไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การติดต่อกับคอมพิวเตอร์ผ่านทางสล็อตเสริม(expansion slots)

ข้อดีประการหนึ่งของพีซีก็คือภายในเครื่องคอมพิวเตอร์จะมีสล็อตเสริม(expansion slots) ซึ่งเป็นช่องสำหรับเสียบแผ่นวงจรอิเล็กทรอนิกส์เพิ่มเติม ทำให้แผ่นวงจรเหล่านั้นสามารถติดต่อกับคอมพิวเตอร์ได้โดยผ่านชุดของสายนำสัญญาณที่เราเรียกว่าบัส(bus)

สล็อตเสริมนี้จะช่วยให้เราสามารถต่อเติมเสริมแต่งความสามารถพิเศษหลายๆอย่างให้กับคอมพิวเตอร์ของเราได้ เช่น การเสียบแผ่นวงจรหรือที่เราเรียกว่าอะแดปเตอร์การ์ด(adapter card) ก็อาจจะทำให้เราเพิ่มความละเอียดและสีสันให้กับจอภาพได้มากขึ้น หรืออาจใช้ต่อเติมเพื่อทำให้คอมพิวเตอร์สามารถบันทึกและเล่นดนตรีได้ หรืออาจทำให้เขียนหรืออ่านข้อมูลจากเทปได้ ซึ่งในการทำโครงงานเนทเวอร์คอนาไลเซอร์นี้เราได้ใช้คอมพิวเตอร์ทำการควบคุมการทำงานวงจรภายนอกโดยผ่านทางสล็อตเสริม ซึ่งอุปกรณ์เหล่านี้ไม่ว่าจะเป็นอุปกรณ์ที่ต่อผ่านสล็อตเสริมหรืออุปกรณ์ที่ต่อเข้ากับเครื่องโดยตรง เช่น คีย์บอร์ดล้วนต้องอาศัยการรับและส่งข้อมูลผ่านระบบบัสเสมอ

2.2.1 บัสแบบต่างๆ

ในพีซีทั่วๆไประบบบัสจะแบ่งออกได้ 3 ชนิดคือ บัสแอดเดรส(address bus) , บัสข้อมูล(data bus) และบัสควบคุม(control bus) ซึ่งแบ่งออกเป็นระบบบัสแบบต่างๆได้ดังนี้

2.2.1.1 บัส 8 บิต ข้อมูลถูกส่งไปยังอะแดปเตอร์การ์ดและอุปกรณ์ต่างๆทางบัสผ่านชุดของสายนำสัญญาณชนิด 8 เส้น

2.2.1.2 บัส 16 บิตหรือบัส ISA ข้อมูลถูกส่งไปบนชุดของสายนำสัญญาณ 8 เส้นหรือ 16 เส้นขึ้นอยู่กับชนิดของอะแดปเตอร์การ์ดที่เสียบอยู่บนสล็อตเสริม

2.2.1.3 บัส EISA หรือบัส MCA ข้อมูลถูกส่งไปบนชุดของสายนำสัญญาณ 32 เส้นเพื่อติดต่อกับอะแดปเตอร์การ์ดที่ออกแบบเฉพาะสำหรับบัสชนิด 32 บิต ข้อแตกต่างระหว่างบัสชนิดทั้งสองก็คือ สล็อตเสริมแบบ MCA ไม่สามารถรองรับอะแดปเตอร์การ์ดแบบ 8 หรือ 16 บิตได้ขณะที่สล็อตเสริมแบบ EISA รองรับได้ สล็อตบัสชนิด EISA ได้ถูกออกแบบมาอย่างชาญฉลาดโดยอนุญาตให้การ์ดรุ่นเดิมที่เป็นชนิด 8 และ 16 บิตสามารถเสียบลงไปได้ด้วยและการ์ดที่เป็นชนิด EISA ก็สามารถเสียบลงไปได้ด้วย โดยการ์ด EISA สามารถเสียบลงไปได้ลึกกว่า ทั้งนี้เพื่อสัมผัสกับลายวงจรไฟฟ้าชนิด 32 บิตแบบ EISA ซึ่งมีลักษณะช่องห่างระหว่างลายวงจรที่ซอยถี่มากกว่าปกติ

ในการทำโครงงานเนทเวอร์คอนาไลเซอร์ครั้งนี้ได้ใช้การ์ดแบบ ISA(ISA card) แต่การติดต่อกับคอมพิวเตอร์ใช้จำนวนบิตข้อมูลเพียงแค่ 8 บิตเท่านั้น(ISA บัสสามารถติดต่อส่งผ่านข้อมูลได้จำนวน 16 บิต) คือใช้งานแค่ส่วนบนของ ISA card ซึ่งมีจำนวน 62 pin เท่านั้น อีก 36 pin ซึ่งเป็นส่วนล่างของ ISA card ยังไม่ได้ใช้งานซึ่งอาจจะได้ใช้งานถ้ามีความจำเป็นที่จะต้องใช้เพื่อเพิ่มประสิทธิภาพการทำงานของอุปกรณ์ รูปแสดงสล็อตของ ISA บัสแสดงดังรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ติดต่อด้วยนั้นถูกส่งออกมาบนบัสแอดเดรสแล้ว โดยที่สัญญาณ ALE นี้จะเปลี่ยนจากลอจิก "1" เป็น "0" เมื่อค่าแอดเดรสที่ถูกต้องถูกส่งออกมาบนบัสข้อมูลเรียบร้อยแล้ว

2.2.2.7 **I/O CHCK** (I/O Channel Check; ขา A1)

ขาสัญญาณนี้เป็นอินพุทที่ใช้ในการแสดงความผิดพลาดเกี่ยวกับพาริตี้ ที่เกิดขึ้นในการทำงานของวงจรอินเทอร์เฟสหรืออุปกรณ์ I/O เมื่อขาสัญญาณนี้ได้รับลอจิก "0" จะทำให้ 8088 ถูกอินเทอร์รัพท์แบบ Non-Maskable (NMI) อย่างไรก็ตามเราสามารถที่จะกำหนดให้วงจรภายในของ IBM/PC ทำการขออินเทอร์รัพท์ (เมื่อได้รับสัญญาณ I/O CHCK) หรือไม่ก็ได้

2.2.2.8 **I/O CHRDY** (I/O Channel Ready; ขา A10)

ขาสัญญาณนี้เป็นอินพุทที่ใช้เพิ่มช่วงเวลาในบัสไซเคิลในกรณีที่อุปกรณ์ I/O หรือหน่วยความจำที่เกี่ยวข้องกับขบวนการในบัสไซเคิลที่เกิดขึ้นนั้น ไม่สามารถทำงานทันตามช่วงเวลาปกติของบัสไซเคิลนั้นๆได้

2.2.2.9 **IRQ2 – IRQ7** (Interrupt Request 2 – 7; ขา B4 และ B25 – B21)

ขาสัญญาณทั้ง 6 นี้เป็นขาอินพุทที่ใช้สำหรับการขออินเทอร์รัพท์จาก 8088 โดยสัญญาณเหล่านี้จะต่อเข้ากับ 8259A บนเมนบอร์ดโดยตรง โปรแกรมในส่วน BIOS ของ IBM/PC จะทำการโปรแกรม 8259A ให้ IRQ2 มีลำดับความสำคัญสูงสุด (Highest Priority) และ IRQ7 มีลำดับความสำคัญที่ต่ำสุด ในกรณีที่มีการขออินเทอร์รัพท์เกิดขึ้น คือระดับลอจิกที่ขา IRQ ขาใดขาหนึ่งถูกเปลี่ยนจากลอจิก "0" เป็นลอจิก "1" (ขอบขาขึ้น) 8259A ก็จะทำการส่งสัญญาณ INT ให้กับ 8088 เพื่อทำการขออินเทอร์รัพท์

2.2.2.10 **IOR** (I/O Read; ขา B14)

ขาสัญญาณนี้เป็นเอ้าท์พุทแอคทีฟที่ลอจิก "0" ที่สร้างขึ้นโดย 8288 Bus Controller เพื่อใช้ในการแสดงว่าบัสที่เกิดขึ้นนี้ เป็นบัสไซเคิลของการอ่านข้อมูลจากพอร์ท I/O เพื่อให้พอร์ท I/O ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้นส่งข้อมูลออกมาบนบัสข้อมูล โดยข้อมูลจะต้องถูกส่งออกมาบนบัสข้อมูลก่อนขอบขาขึ้นของสัญญาณ IOR ประมาณ 30 ns เพื่อให้มั่นใจได้ว่า 8088 สามารถรับข้อมูลได้ถูกต้อง

2.2.2.11 **IOW** (I/O Write; ขา B13)

ขาสัญญาณนี้เป็นเอ้าท์พุทแอคทีฟที่ลอจิก "0" ซึ่งถูกสร้างขึ้นโดย 8288 Bus Controller เพื่อใช้แสดงว่าบัสไซเคิลที่เกิดขึ้นนี้เป็นบัสไซเคิลของการเขียนข้อมูลลงบนพอร์ท I/O เพื่อให้พอร์ท I/O ที่มีแอดเดร์สตรงกับแอดเดรสบนบัสแอดเดรสนั้น รับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2.12 **MEMW** (Memory Write; ขา B11)

ขานี้เป็นเอ้าท์พุทแอคทีฟที่ลอจิก "0" ซึ่ง 8288 Bus Controller สร้างขึ้นในระหว่างบัสไซเคิลในการเขียนข้อมูลลงในหน่วยความจำของ 8088 สัญญาณ MEMW นี้จะถูกส่งออกมาเพื่อให้หน่วยความจำที่แอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้น ทำการรับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้ โดยทั่วไปหน่วยความจำจะรับข้อมูลในช่วงขอบขาขึ้นของสัญญาณ MEMW

2.2.2.13 **MEMR** (Memory Read; ขา B12)

ขานี้เป็นเอ้าท์พุทจาก 8288 ซึ่งสัญญาณนี้จะแอคทีฟ (ลอจิก "0") ในระหว่างบัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำของ 8088 เพื่อให้หน่วยความจำที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้น ทำการส่งข้อมูลออกมาบนบัสข้อมูล โดยหน่วยความจำนั้นจะต้องส่งข้อมูลออกมาในช่วงเวลา 30 ns ก่อนที่สัญญาณ MEMW จะกลับเป็นลอจิก "1" ทั้งนี้เพื่อให้ 8088 ได้รับข้อมูลที่ถูกต้อง

2.2.2.14 **DRQ1 – DRQ3** (DMA Request 1 – 3 ;ขา B18,B6 และ B16)

ขาสัญญาณทั้ง 3 นี้เป็นสัญญาณอินพุทแอคทีฟที่ลอจิก " 1" ซึ่งอุปกรณ์ภายนอกสามารถใช้ในการขอ DMA จากระบบ โดยการป้อนระดับสัญญาณลอจิก "1" ให้กับขา DRQ ขาใดขาหนึ่ง (ขา DRQ ทั้งสามนี้จะต่อเข้ากับ DRQ1 – DRQ3 ของ 8237A-5)

2.2.2.15 **DACK0 – DACK3** (DMA Acknowledge 0 – 3; ขา B19,B17,B26 และ B15)

สัญญาณทั้ง 4 นี้เป็นเอ้าท์พุทแอคทีฟที่ลอจิก "0" ซึ่ง 8237A-5 สร้างขึ้นเพื่อแสดงให้วงจรภายนอกที่ขอ DMA ทราบว่าการขอ DMA นั้นได้รับการตอบสนองแล้ว และ 8237A-5 จะเข้าสู่ขบวนการ DMA เพื่อให้การส่งผ่านข้อมูลระหว่างอุปกรณ์ I/O ที่ขอ DMA กับหน่วยความจำเกิดขึ้นได้โดยตรง (คือไม่ต้องผ่าน 8088)

2.2.2.16 **AEN** (Address Enable; ขา A11)

สัญญาณนี้เป็นเอ้าท์พุทที่ใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้นในช่วงเวลาที่สัญญาณ AEN แอคทีฟ (ลอจิก "1") นั้น เป็นบัสไซเคิลของขบวนการ DMA

2.2.2.17 **T/C** (Terminal Count; ขา B27)

สัญญาณนี้ถูกสร้างขึ้นจากการนำเอาสัญญาณเอ้าท์พุทที่ขา EOP ของ 8237A-5 มากลับลอจิก (โดยใช้เกท Inverter)ทำให้สัญญาณ T/C นี้แอคทีฟที่ลอจิก "1"

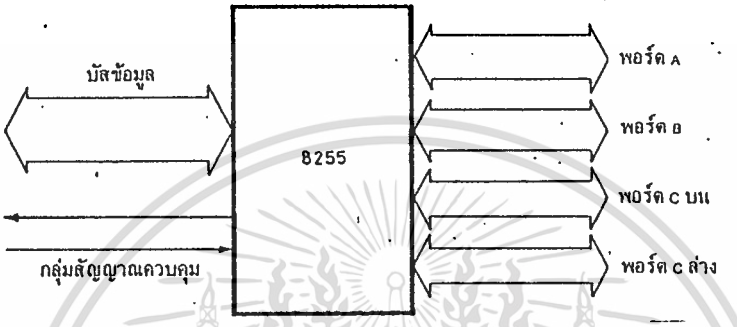
2.2.2.18 **บัสของแหล่งจ่ายไฟของระบบ**

แหล่งจ่ายไฟของระบบจะประกอบด้วยแหล่งจ่ายไฟ DC +5V,+12V,-5V,-12V ซึ่งประกอบไปด้วยขา B3,B29,B9,B5 และ B7 ส่วนสัญญาณ GND จะประกอบไปด้วยขา B1,B10 และ B31 ซึ่งขาทั้งสามนี้จะต่อกับกราวด์ (Ground) ของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

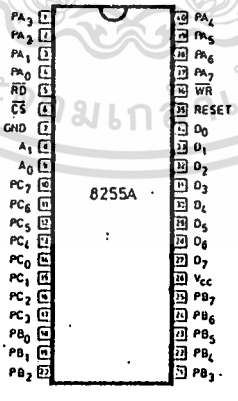
2.3 8255 พอร์ทข้อมูลแบบขนาน

8255 เป็นไอซีที่มี 40 ขา ได้รับการออกแบบมาให้มีสัญญาณเพื่อเชื่อมต่อกับ 8088 8255เป็นไอซีที่ต่อเป็นพอร์ทให้ไมโครโปรเซสเซอร์ได้ 3 พอร์ท โดยมีโครงสร้างพื้นฐานแสดงได้ดังรูปที่ 2.5



รูปที่ 2.5 แผนผังโครงสร้างของไอซี 8255

การเรียกพอร์ทของ 8255 จะเรียกพอร์ทต่างๆว่า พอร์ท A พอร์ท B และพอร์ท C โดยพอร์ท C แยกเป็น 2 ส่วนคือ พอร์ท C ล่างหรือตั้งแต่ PC_0 - PC_3 มีจำนวน 4 บิต และพอร์ท C บนหรือตั้งแต่ PC_4 - PC_7 ที่พิเศษคือ พอร์ททุกพอร์ทเป็นได้ทั้งพอร์ทอินพุทและพอร์ทเอ้าท์พุท รูปที่ 2.6 แสดงรูปของไอซี 8255A



รูปที่ 2.6 รูปไอซี 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 ขาสัญญาณต่างๆของ 8255

2.3.1.1 **D_0 - D_7** เป็นขาที่ข้อมูลอินพุทเอ้าท์พุทจะต้องผ่านเข้าออกจากส่วนนี้ D_0 - D_7 จึงต่อเข้ากับระบบบัสของไมโครโปรเซสเซอร์ เพื่อให้ไมโครโปรเซสเซอร์สามารถอ่านหรือเขียนข้อมูลจากพอร์ทผ่านทางบัสนี้

2.3.1.2 **CS** (สัญญาณเลือกชิป) ขานี้เป็นขาอินพุทที่จะรับสัญญาณจากภายนอกเพื่อเลือกชิป 8255 โดยเมื่อขานี้เป็น 0 จะทำให้ 8255 ต่อเข้ากับระบบบัสของไมโครโปรเซสเซอร์ เพื่อให้ไมโครโปรเซสเซอร์เขียนหรืออ่านข้อมูลจากพอร์ทได้

2.3.1.3 **RD** (สัญญาณการอ่าน) เป็นสัญญาณอินพุทที่ต้องส่งมาจากซีพียู เมื่อสัญญาณที่ขานี้เป็น 0 และสัญญาณ CS เป็น 0 ด้วย ไอซี 8255 จะทำตัวให้ซีพียูอ่านข้อมูลจากบัสในขณะที่เป็นพอร์ทอินพุท

2.3.1.4 **WR** เป็นสัญญาณการเขียน จะแอคทีฟเมื่อสัญญาณ WR และสัญญาณ CS เป็น 0 สัญญาณนี้จะมาจากซีพียูเมื่อต้องการเขียนข้อมูลลงบนพอร์ทที่กำหนด

2.3.1.5 **A_0 - A_1** (สัญญาณแอดเดรส) ลอจิกของสัญญาณทั้งสองจะถอดรหัสออกเป็น 4 รหัส เพื่อกำหนดรีจิสเตอร์ภายในที่เชื่อมต่อกับพอร์ทอินพุทเอ้าท์พุทของ 8255

2.3.1.6 **RESET** (สัญญาณรีเซต) เป็นสัญญาณที่ส่งจากภายนอกเข้ามาทำการรีเซต 8255 เพื่อเคลียร์สถานะต่างๆของ 8255 เมื่อ 8255 ได้รับการรีเซต ก็จะกลับเข้าสู่โหมดอินพุทหรือทุกพอร์ทที่เป็นพอร์ทอินพุท

2.3.1.7 **PA_0 - PA_7** เป็นสายสัญญาณที่เป็นพอร์ทของ 8255 ที่ชื่อพอร์ท A การเลือกพอร์ทจะเลือกโดยสัญญาณแอดเดรส A_0 - A_1

2.3.1.8 **PB_0 - PB_7** เป็นสายสัญญาณที่เป็นพอร์ท B ของ 8255 ถูกเลือกโดยสัญญาณแอดเดรส A_0 - A_1

2.3.1.9 **PC_0 - PC_7** เป็นสายสัญญาณที่เป็นพอร์ท C ของ 8255 การกำหนดพอร์ทนี้จะได้รับการกำหนดโดยสัญญาณแอดเดรส A_0 - A_1 พอร์ท C นี้แบ่งเป็น 2 กลุ่มคือ กลุ่ม PC_0 - PC_3 และกลุ่ม PC_4 - PC_7

2.3.2 รีจิสเตอร์ภายในของ 8255

เมื่อต่อ 8255 เข้ากับไมโครโปรเซสเซอร์แล้ว สิ่งที่ผู้ใช้จะต้องทำคือ การโปรแกรมให้ 8255 ทำงานตามที่ต้องการ จากการที่ 8255 มีพอร์ทที่ไมโครโปรเซสเซอร์มองเห็น 4 พอร์ท แต่ละพอร์ทจะเสมือนเป็นรีจิสเตอร์ที่สามารถเขียนและอ่านได้ รีจิสเตอร์แต่ละตัวนี้จึงถูกกำหนดด้วยแอดเดรสตามที่ตั้งไว้ สัญญาณของขาควบคุมที่ประกอบกันจะแสดงความหมายดังตารางที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 สัญญาณควบคุมการกระทำของ 8255

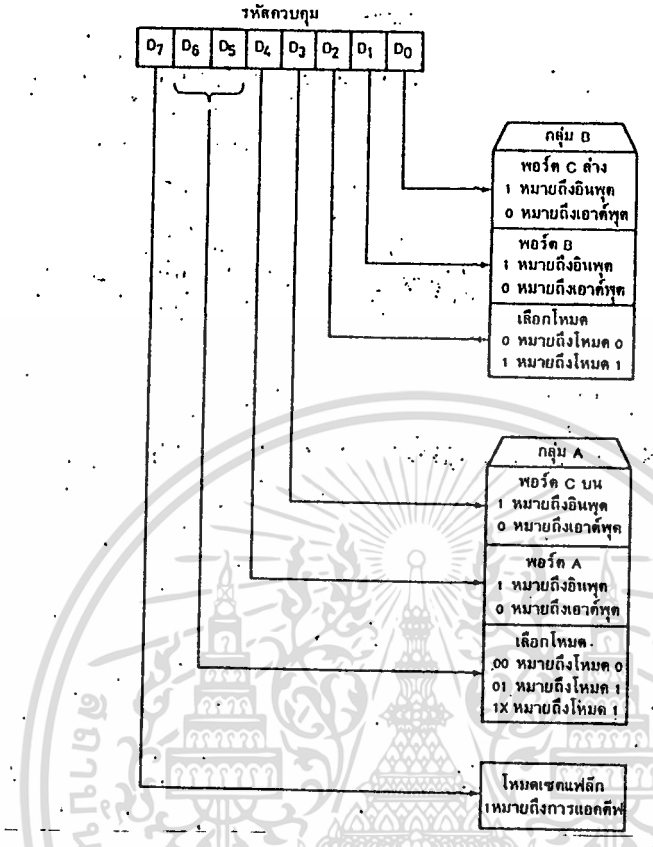
RD	WR	A1	A0	ความหมาย
1	0	0	0	เขียนพอร์ท A ซึ่งเป็นข้อมูล
0	1	0	0	อ่านพอร์ท A ซึ่งเป็นข้อมูล
1	0	0	1	เขียนพอร์ท B ซึ่งเป็นข้อมูล
0	1	0	1	อ่านพอร์ท B ซึ่งเป็นข้อมูล
1	0	1	0	เขียนพอร์ท C ซึ่งเป็นข้อมูล
0	1	1	0	อ่านพอร์ท C ซึ่งเป็นข้อมูล
1	0	1	1	เขียนข้อมูล ซึ่งเป็นรหัสควบคุม
0	1	1	1	อ่านเข้ามาซึ่งไม่มีความหมายใด

การใช้งาน 8255 จะต้องส่งรหัสควบคุม (control code) เข้าไปยังพอร์ทข้อมูลควบคุม เพื่อควบคุมการทำงานของ 8255 โดยใช้สัญญาณควบคุมพอร์ทหมายเลข 13H การควบคุมการทำงานของ 8255 มีหลายโหมด แต่ละโหมดจะแตกต่างกันออกไป การโปรแกรมให้ 8255 ทำงานจะทำได้ 3 โหมดคือ โหมด 0 โหมด 1 และโหมด 2 ซึ่งในการทำโครงงานครั้งนี้ได้ใช้ 8255 ทำงานในโหมด 0 ซึ่งจะได้อธิบายหลักการทำงานของ 8255 ในโหมด 0 ต่อไป

2.3.3 โหมด 0 หรืออินพุทเอ้าท์พุทแบบพื้นฐาน

การกำหนดโหมดการทำงาน จะต้องส่งข้อมูลคำสั่งเข้าไปโปรแกรมในพอร์ทควบคุมของ 8255 ซึ่งในที่นี้ใช้พอร์ทหมายเลข 13H แต่ละบิทของข้อมูลที่ส่งไปจะมีความหมายในตัวเอง ลักษณะความหมายของแต่ละบิทในรหัสควบคุมแสดงได้ดังรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 ความหมายของบิทต่างๆในรหัสควบคุม

การโปรแกรม 8255 คือ การให้ค่ารหัสบิทต่างๆเข้าไปในรหัสควบคุมแล้วส่งไปยังรีจิสเตอร์ของพอร์ทควบคุม ความหมายของบิทต่างๆมีดังนี้

2.3.3.1 **บิท D_7** เป็นบิทที่แสดงรหัสคำสั่งควบคุม ถ้าบิทนี้เป็น 1 หมายถึงรหัสควบคุมนี้จะมีผลต่อการเปลี่ยนแปลงการเซตโหมดต่างๆของ 8255

2.3.3.2 **บิท D_6 และ D_5** เป็นการเลือกโหมดของพอร์ท A ซึ่งมี 3 โหมด 0 โหมด 1 และโหมด 2

2.3.3.3 **บิท D_4** ถ้ามีค่าเป็น 0 หมายถึงการกำหนดพอร์ท A เป็นเอ้าท์พุท ถ้ามีค่าเป็น 1 จะหมายถึงการกำหนดให้พอร์ท A เป็นอินพุท

2.3.3.4 **บิท D_3** เป็นบิทที่บอกถึงการเซ็ตของพอร์ท C บน ถ้าเป็น 0 จะทำให้พอร์ท C บนเป็นเอ้าท์พุท

2.3.3.5 **บิท D_2** เป็นบิทที่บอกถึงการเซ็ตของพอร์ท B ถ้าเป็น 0 หมายถึง การเลือกพอร์ท B เป็นโหมด 0 และถ้าเป็น 1 หมายถึงการเลือกโหมด 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3.6 **บิท D_1** เป็นการกำหนดอินพุทเอ้าท์พุทของพอร์ท B ถ้าเป็น 0 หมายถึงเอ้าท์พุท ถ้าเป็น 1 หมายถึงอินพุท

2.3.3.7 **บิท D_0** เป็นการกำหนดอินพุทเอ้าท์พุทของพอร์ท C ล่าง ถ้าเป็น 0 หมายถึงเอ้าท์พุท ถ้าเป็น 1 หมายถึงอินพุท

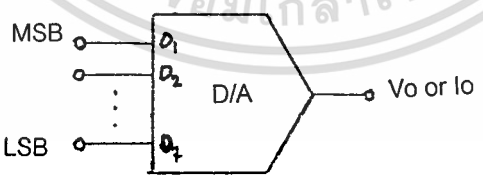
การโปรแกรม 8255 จะเริ่มจากการเซ็ตค่าที่ต้องการแล้วเอ้าท์พุทไปยังพอร์ทควบคุม เช่น ถ้าต้องการโปรแกรมให้ทั้งพอร์ท A,B และ C เป็นพอร์ทเอ้าท์พุททั้งหมด เราจะเลือกให้ 8255 อยู่ในโหมด 0 โดยมีรหัสควบคุมเป็น 10000000 หรือ 80H เนื่องจากมีพอร์ทที่รับส่งข้อมูล 3 พอร์ทคือ พอร์ท A พอร์ท B และพอร์ท C ซึ่งพอร์ท C จะแยกออกเป็น 2 ส่วนคือ พอร์ท C ล่าง และพอร์ท C บน เราสามารถโปรแกรมให้ทั้ง 4 พอร์ทนี้เป็นอินพุทหรือเอ้าท์พุทก็ได้ เช่น ถ้าให้รหัสควบคุมเป็น 82H จะทำให้พอร์ท B เป็นอินพุท พอร์ท A และพอร์ท C เป็นเอ้าท์พุท

2.4 การเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก (D/A CONVERTOR)

หลักการทำงานของ DAC คือ การนำเอากลุ่มของบิท (BIT) จากคอมพิวเตอร์หรืออุปกรณ์ดิจิตอลมาเปลี่ยนเป็นระดับแรงดันซึ่งเป็นสัญญาณแบบอนาลอก เอ้าท์พุทของ DAC เป็นระดับความแตกต่างของแต่ละบิทของดิจิตอลอินพุท

2.4.1 หลักการพื้นฐานของ DAC

บล็อกไดอะแกรมของ DAC แสดงได้ดังรูปที่ 2.8 เอ้าท์พุทที่ได้สามารถเป็นได้ทั้งแรงดันและกระแส



รูปที่ 2.8 Block Diagram D/A Converter

เอ้าท์พุทชนิดใดก็ตามที่ผลิตได้จากวงจร D/A จำนวนของความแตกต่างของระดับแรงดันหรือกระแสที่สร้างขึ้น จะสัมพันธ์กับจำนวนของบิทที่นำมาเปลี่ยนจากสมการ

$$N = 2^n$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ N คือ จำนวนของระดับความแตกต่างด้านเอ้าท์พุทที่สร้างขึ้น และ n คือ จำนวนของบิทอินพุทที่นำมาเปลี่ยน

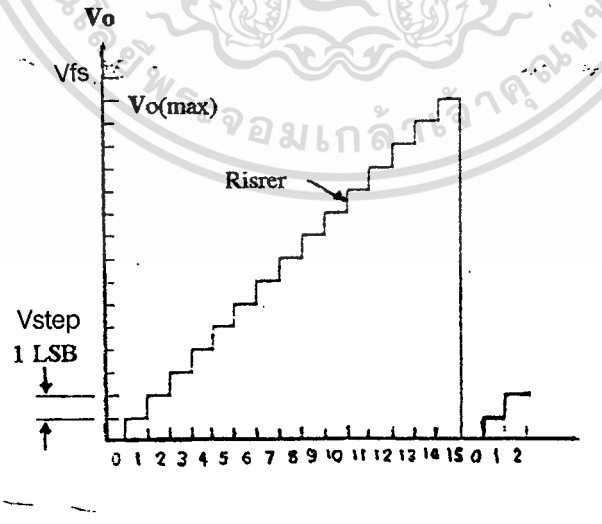
จำนวนของระดับความแตกต่างที่สร้างขึ้นที่เอ้าท์พุทของ DAC จะขึ้นอยู่กับขอบเขตการจำแนกของอุปกรณ์ที่ใช้งาน จำนวนบิทอินพุทจะใช้บิทที่สูงที่สุดในการคำนวณ เช่น อินพุทของ DAC 10 บิท สามารถเปลี่ยนระดับสัญญาณได้ 1024 ระดับ การเปลี่ยนแปลงเป็นรูปอื่นเป็นคุณสมบัติหนึ่งที่สำคัญของDAC ในการนำไปประยุกต์ใช้งานในหลายๆด้าน หลักการหนึ่งในการเปลี่ยนแปลงสัญญาณดิจิตอลในรูปของ N(N = 2) และสามารถคิดเป็นรูปร้อยละได้จากสมการ

$$\text{PERCENT RESOLUTION} = (1/2^{n})*100\ \%$$

เช่น ในกรณี 8 บิท DAC

$$\text{PERCENT RESOLUSION} = (1/2^{n})*100\ \%$$
$$= (1/256)*100\ \%$$
$$= 0.390625\ \%$$

จาก ตัวอย่างของเอ้าท์พุทของ 8 บิทDAC มีความแน่นอน 0.390625 % ของเอ้าท์พุทฟูลสเกล ซึ่งคือระดับแรงดันหรือกระแสที่เอ้าท์พุทของ DAC ที่สมมติขึ้นว่าเลข 1 ไบนารีที่เป็นอินพุทแต่ละตัวที่เปลี่ยนแปลงเป็นรูปอื่นได้ไม่จำกัด แต่ในความเป็นจริง DAC ไม่สามารถมีจำนวนถึงค่าเต็มสเกลในทางอุดมคติได้ เนื่องจากการจำกัดจำนวนของอินพุท เช่น DAC ที่แสดงในรูป 2.9 มีอินพุท 4 เส้น กราฟของ Vo และอินพุทไบนารีสำหรับ 4 บิทDAC สามารถสร้างได้ดังแสดงในรูป 2.9



รูปที่ 2.9 คุณสมบัติการทรานสเฟอร์สำหรับ 4 บิท DAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะสังเกตได้ว่ามีระดับความแตกต่างของแรงดันที่เป็นไปได้ 16 ระดับและ 15 ขอบขาขึ้น ถ้าเป็นเอ้าท์พุทเต็มสเกล จะมีขอบขาขึ้น 16 ขอบ ซึ่งหมายถึงว่าค่า Vo สูงสุดเอ้าท์พุทจะไม่ถึง Vfs อีกขั้น

หนึ่งขนาดของเอ้าท์พุท 1 ขั้นเรียกว่า 1 LSB ซึ่งมีการเปลี่ยนแปลงน้อยมากและจะปรากฏขึ้นเมื่อ LSB ของดิจิตอลอินพุทเปลี่ยนสถานะ การเพิ่มขึ้นของเอ้าท์พุท (แรงดันหรือกระแส) สำหรับแต่ละขั้นหาได้จากจำนวนของขั้นและ Vfs ซึ่งมีความสัมพันธ์กันดังนี้

$$\text{ขนาดขั้น} = Vfs / 2^n$$

เมื่อ n คือจำนวนของอินพุทไบนารีและ Vfs คือแรงดันเต็มสเกลของDACเชิงอุดมคติ เช่น Vo ของ 4 บิท DAC เป็นไปตามทฤษฎีมี Vfs เท่ากับ 10 โวลต์ และอินพุทไบนารี 12 ฐาน 10 ได้ Vo เท่ากับ

$$\text{ขนาดขั้น} = Vfs/2^n$$

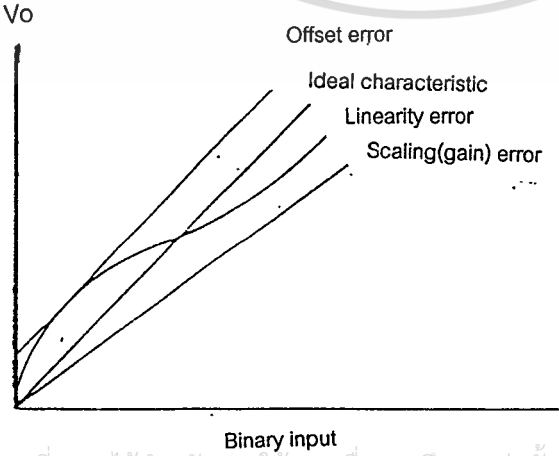
$$= 10 \text{ volt}/16$$

$$= 0.625 \text{ volt}$$

$$Vo = 0.625 \text{ volt} * 12$$

$$= 7.5 \text{ volt}$$

การจำแนกของ DAC จะใช้เป็นตัวบอกความเที่ยงตรงของศักย์เพราะว่าการจำแนกเป็นตัวกำหนดข้อจำกัดของความเที่ยงตรงของการเปลี่ยนแปลง อย่างไรก็ตามความเที่ยงตรงและการจำแนกไม่ใช่สิ่งเดียวกัน ตัวอย่างเช่น 16 บิทDAC จะพิจารณาถึงการจำแนกสูงสุด (65536) แต่ไม่ใช่สิ่งจำเป็นที่ถูกต้องในการหาค่า Vo ซึ่งจะหาได้จากค่าอินพุทที่ให้มา ภายใต้เงื่อนไขอุดมคติเอ้าท์พุทของDAC จะมีความถูกต้อง +1/2 Vstep (หรือ +1/2 LSB เพราะ 1 step = 1 LSB) อย่างไรก็ตามอาจมีความผิดพลาดได้ใน DAC แต่ละชนิดความคลาดเคลื่อนจะเกิดจากโครงสร้างของวงจร ผลของการเปลี่ยนแปลงแหล่งความคลาดเคลื่อนเอาท์พุทบนตัวคอนเวอร์ทเตอร์ แสดงดังรูป 2.10 เป็นรูปผลของการเปลี่ยนแปลงความคลาดเคลื่อนของทรานสเฟอร์ฟังก์ชันของDAC อุดมคติ



รูปที่ 2.10 กราฟของDAC อุดมคติและผลของความคลาดเคลื่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

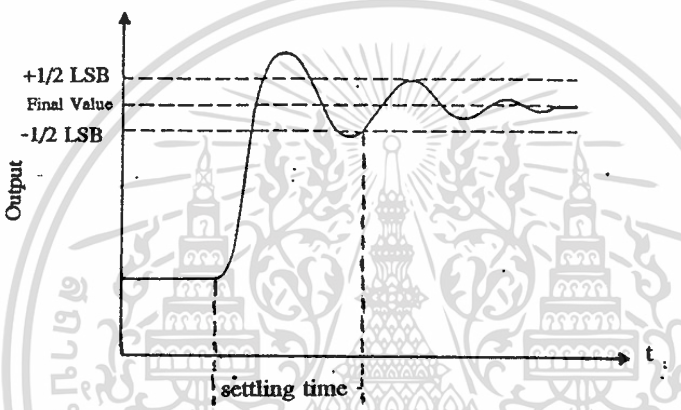
Offset Error เป็นผลที่เกิดขึ้นที่เอ้าท์พุทของDAC ไม่เป็น 0 เมื่ออินพุทไบนารีเป็น 0 ทำให้เกิดค่าคงที่เลื่อนให้แรงดันเอ้าท์พุทเกิดในย่านของไบนารีอินพุท

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

Gain Error หรือเรียกอีกอย่างหนึ่งว่า Scalling Error จะสร้างขนาดขึ้นให้ใหญ่กว่าหรือเล็กกว่าขนาดปกติซึ่งเป็นสาเหตุให้ค่าแรงดันเอาท์พุทเบี่ยงเบนจากค่าความเป็นจริงของไบนารีอินพุท

Linear Error เป็นความคลาดเคลื่อนอีกชนิดหนึ่งที่เป็นสาเหตุทำให้ DAC ไม่เป็นเชิงเส้น ตัวอย่างเช่น ถ้าอัตราขยายของ DAC ไม่คงที่สำหรับไบนารีอินพุท เอ้าท์พุทจะเปลี่ยนแปลงขนาดของขั้นที่สร้างขึ้น

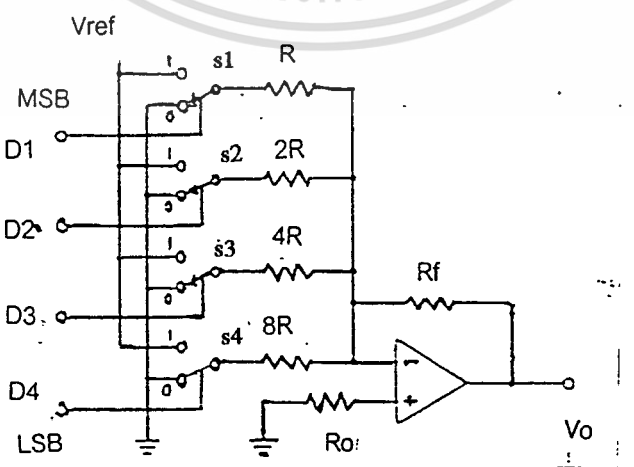
คุณลักษณะของ DAC ที่สำคัญอีกอย่างคือ ความสัมพันธ์เกี่ยวกับเวลาที่ใช้ในการเปลี่ยนแปลง คุณสมบัตินี้เรียกว่า Settling time เป็นการวัดการตอบสนองทางด้านความเร็วของDAC



รูปที่ 2.11 กราฟการตอบสนองต่อ Settling Time ของ DAC

2.4.2 วงจร DAC

2.4.2.1 Weighted Resistor Summing Amplifier เป็น DAC อีกชนิดหนึ่งใช้น้ำหนักของไบนารีมาบวกกันแสดงดังรูป 2.11



รูปที่ 2.12 Weighted Resistor DAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปเป็นวงจรที่ใช้กับอินพุท 4 บิทสวิทช์จะถูกควบคุมจากดิจิตอลอินพุท D1-D4

34046

แรงดันเอ้าท์พุทสามารถคำนวณได้ดังนี้

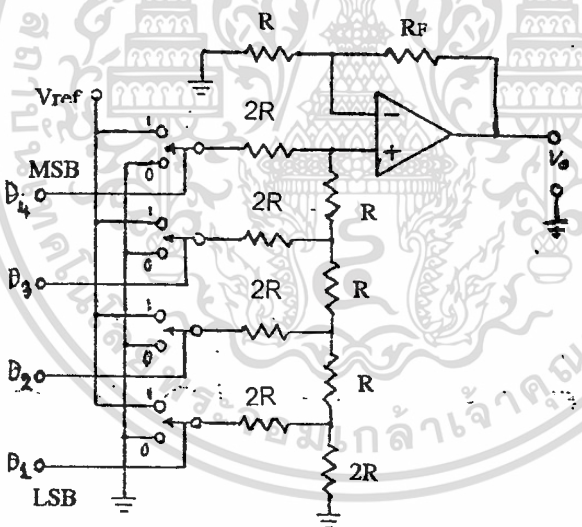
$$Vo = -Vref*\{(D1Rf/R)+(D2Rf/2R)+(D3Rf/4R)+(D4Rf/8R)\}$$

เมื่อ Dn = 1 ถ้าไบนารีอินพุทเป็นสถานะสูง และ Dn = 0 ถ้าไบนารีอินพุทเป็นสถานะต่ำ

จะเห็นได้ว่าแรงดันเอ้าท์พุทที่ได้จากสมการมีค่าติดลบ เพราะเราต่อออปแอมป์ในโหมดนอนอินเวอร์ทติ้งแอมป์ ถ้า Vref มีค่าเป็นแรงดันบวก Vo จะเป็นลบ ถ้า Vref เป็นลบ Vo จะเป็นค่าแรงดันบวก ค่าของ Rf หาได้จากอัตราขยายของDAC Rf จะมีค่ามากเมื่อแรงดันเอ้าท์พุทมีค่าสูงในการออกแบบสวิทช์ จะเป็นอนาลอกสวิทช์

2.4.2.2 R-2R Ladder DAC

มีลักษณะวงจรเป็นดังรูปที่ 2.13



รูป 2.13 R-2R LADDER DAC

แรงดันที่ปรากฏที่ขานอนอินเวอร์ทติ้งจะสัมพันธ์กับการเซ็ทของวงจรสวิทช์ มีความสัมพันธ์กันดังสมการ

$$Vin = Vref\{(D1/2)+(D2/4)+(D3/8)+(D4/16)+.....\}$$

อัตราขยายแรงดันของนอนอินเวอร์ทติ้งหาได้จาก

$$Av = 1+(Rf/R1)$$

$$\therefore \quad Vo = AVref\{(D1/2)+(D2/4)+(D3/8)+....\}$$

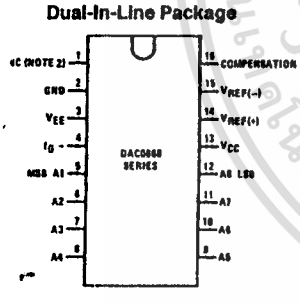
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R-2R Ladder DAC จะมีประโยชน์มากกว่า Weighted Summing Amp ค่าความต้านทานที่ต้องการที่อินพุทของออปแอมป์ทั้งสองตัวจะต่างกันคือ 2R กับ R ปัญหาทางด้านอุณหภูมิสามารถกำจัดได้ง่าย ในทางปฏิบัติ R-2R Ladder DACใช้งานง่ายเพราะใช้ค่าความแตกต่างของความต้านทานสองค่า (2:1) และมีจำนวนความต้านทานมากว่าจำนวนของเลขไบนารี

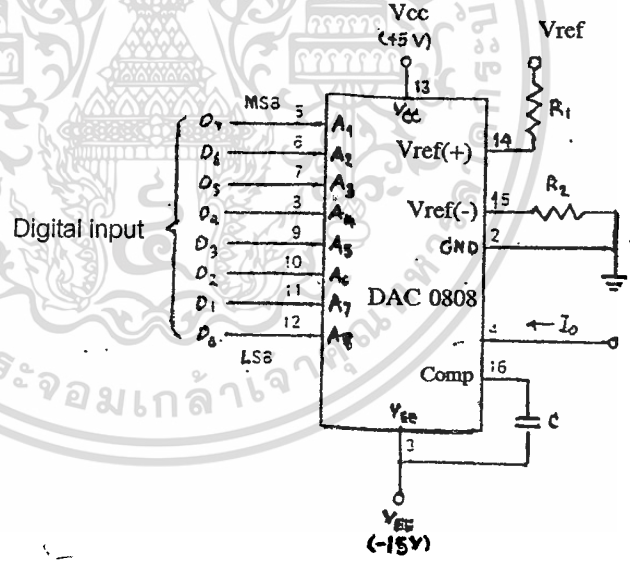
2.4.2.3 IC DAC

วงจร DAC ทั้งสองที่กล่าวมาเป็นวงจรที่นิยมใช้และเป็นการออกแบบง่ายๆ แต่หากเมื่อต้องการให้มีจำนวนบิทสูงขึ้นจะต้องใช้ความต้านทานมากขึ้นเป็นการยุ่งยากและไม่สะดวกในการทดลองและการใช้งานจึงได้มีการคิดออกแบบและผลิตวงจรรวมของDACขึ้นเพื่อแก้ปัญหาเหล่านี้ จะได้ทำการพิจารณาส่วนประกอบที่มีในวงจรรวมและคุณสมบัติทางอุณหภูมิ

วงจรรวม DAC มีหลายแบบ แต่ที่นำมาใช้ในโครงงานนี้คือ DAC 0808 ชนิด 8 บิท ให้เอาท์พุทเป็นกระแสซึ่งมีความสัมพันธ์กับค่าของไบนารีอินพุทที่ป้อนเข้ามา DAC0808 มี 16 ขา DIP และมีค่าSettling time 150 ns



รูปที่ 2.14 วงจรรวม DAC0808



รูปที่ 2.15 การใช้งานวงจรDAC0808

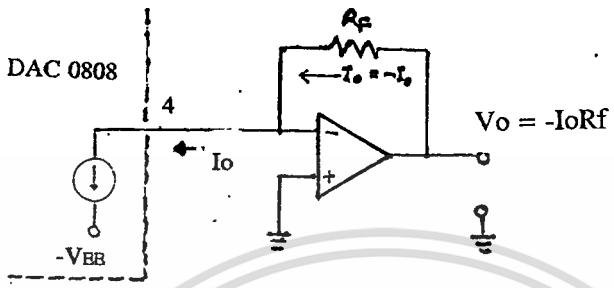
กระแสเอ้าท์พุทหาได้จาก Io = (-Vref /Rin)[(D7/2)+(D6/4)+(D5/8)+...+(D0/256)]
เมื่อ Dn= 0 หรือ 1

อินพุท D จะเปลี่ยนแปลงไปมาระหว่าง 0 กับ 1 ซึ่งขาแรงดันอ้างอิงลบ Vref(-) จะต่อลงกราวด์ ผ่านความต้านทาน R2 ซึ่งมีค่าเท่ากับ R1 จะช่วยป้องกัน Offset Error ขา 16 จะต่อไฟลบ -VEE โดยมีตัวเก็บประจุกั้น(มีค่าประมาณ 0.001 uF) ซึ่งช่วยป้องกัน Ringing และ Overshoot ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอ้าท์พุทของ DAC เอ้าท์พุทของDACมีค่าเป็นกระแสลบซึ่งสามารถเปลี่ยนให้เป็นแรงดันได้โดยใช้ออปแอมป์ต่อเข้ากับเอาท์พุทของDAC ดังรูป 2.16 แรงดันเอ้าท์พุทสามารถหาได้จากสมการ

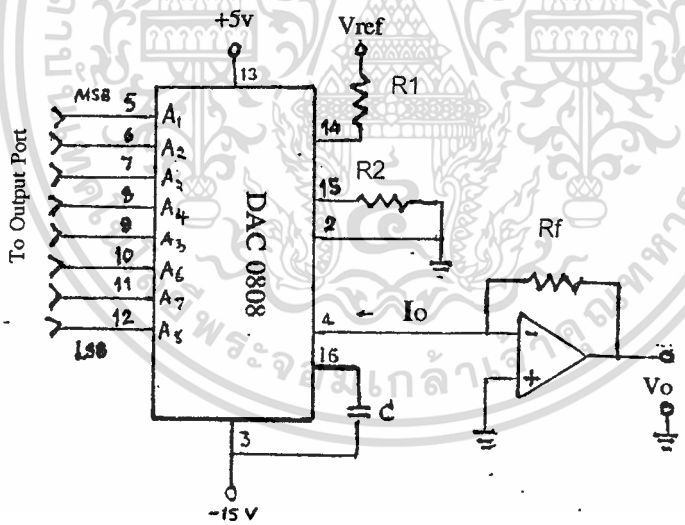
$$Vo = -IoRf$$



รูปที่ 2.16 การใช้ออปแอมป์เปลี่ยนกระแสเป็นแรงดันจากเอ้าท์พุทของ DAC0808

โดยที่ค่าแรงดันเอ้าท์พุท Vo หาได้จาก

$$Vo = (Vref*Rf/R1)*[(D7/2)+(D6/4)+(D5/8)+.....+(D0/256)]$$



รูปที่ 2.17 วงจรสมมูลย์ของ DAC0808 แรงดันเอ้าท์พุท

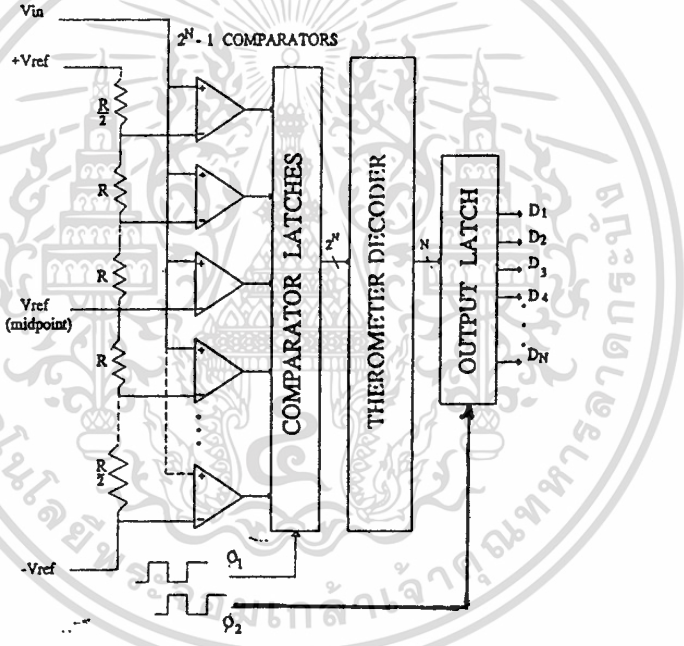
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 การเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอล (A/D CONVERTER)

วงจรเปลี่ยนสัญญาณอนาลอกเป็นดิจิตอลที่ใช้กันอยู่ทั่วๆไปมีหลายแบบคือ

2.5.1 แบบใช้วงจรเปรียบเทียบขนานหรือแบบ "แฟลช" (Parallel Comparator Simultaneous "Flash" A/D Converter)

วงจรเอทูดีแบบนี้ใช้หลักการง่ายๆอีกทั้งยังเป็นวิธีที่รวดเร็วที่สุด คือใช้วงจรเปรียบเทียบที่ต่อขนานกัน ดังรูปที่ 2.18 ประกอบด้วยออปแอมป์ที่ต่อเป็นวงจรเปรียบเทียบ และตัวต้านทานต่อไว้เพื่อแบ่งแรงดันที่ขาอินพุตแบบกลับ (inverting) ให้มีขนาดต่างๆกัน จากหลักการของวงจรเปรียบเทียบทั่วไป เมื่อแรงดันอินพุตที่ขาอินพุตแบบไม่กลับ (non-inverting) มีค่าสูงกว่าที่ขาอินพุตแบบกลับ เอาท์พุตจะได้แรงดันค่าสูง



รูปที่ 2.18 โครงสร้างพื้นฐานของแฟลช A/D Converter

เมื่อต้องการวงจรที่มีความละเอียดสูงขึ้น จำเป็นต้องใช้วงจรเปรียบเทียบเพิ่มขึ้น เช่น ถ้าต้องการความละเอียด 3 บิต ต้องใช้วงจรเปรียบเทียบ 7 ตัว ความละเอียด 4 บิต ต้องใช้วงจรเปรียบเทียบ 15 ตัว (16 ระดับ) โดยหาจำนวนวงจรเปรียบเทียบได้จาก 2^N-1 เมื่อ N แทนจำนวนบิตหรือความละเอียดที่ต้องการ

จะเห็นได้ว่าที่ความละเอียด 8 บิต ต้องใช้วงจรเปรียบเทียบมากถึง 255 ตัว ซึ่งเป็นข้อเสียของวงจรเอทูดีแบบนี้ ข้อเสียอีกประการหนึ่งคือ เอาท์พุตที่ได้ไม่เป็นเลขฐานสอง ต้องมีวงจรเพิ่มเติมไปทำการเข้ารหัส

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีของวงจรเอทูดีแบบขนานนี้คือความเร็วสูงมาก บางครั้งจึงเรียกวงจรเอทูดีแบบนี้ว่าแบบ "เฟลช" (Flash Type A/D Converter) วงจรเอทูดีชนิดนี้ใช้เวลาในการแปลงได้เร็วในระดับนาโนวินาทีทีเดียว

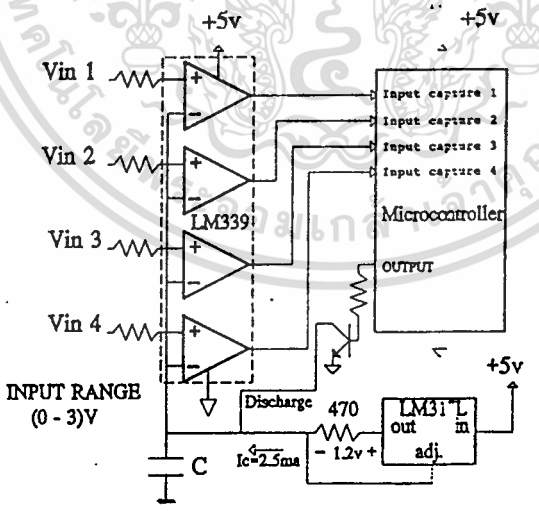
2.5.2 วงจรเอทูดีที่ใช้การอินทีเกรต

วงจรเปลี่ยนสัญญาณเอทูดีที่ใช้เทคนิคการอินทีเกรตสัญญาณมี 3 แบบคือ

2.5.2.1 แบบสโลปเดี่ยวหรือแบบแรมป์ (Single Ramp หรือ Single Slope A/D Converter)

วงจรเอทูดีแบบนี้แสดงไว้ดังรูปที่ 2.19 ประกอบด้วยวงจรกำเนิดสัญญาณแรมป์,วงจรเปรียบเทียบ,วงจรนับ BCD หรือ นับเลขฐานสอง

เมื่อเริ่มทำการเปลี่ยนสัญญาณ สัญญาณแรมป์และวงจรนับจะถูกรีเซตให้เป็น 0 แรงดันอนาลอกถูกป้อนไปยังวงจรเปรียบเทียบทางขาอินพุตแบบไม่กลับ เมื่อแรงดันอินพุตที่ขานี้เป็นบวกมากกว่าที่ขาอินพุตแบบกลับ วงจรเปรียบเทียบก็จะให้เอาท์พุตเป็นระดับ "high" ทำให้แอนด์เกตปล่อยสัญญาณนาฬิกาผ่านไปยังวงจรนับได้ และทำให้เริ่มเกิดสัญญาณแรมป์ สัญญาณแรมป์มีแรงดันเป็นบวกขึ้นเรื่อยๆ จนมากกว่าระดับแรงดันอินพุต เอาท์พุตของวงจรเปรียบเทียบก็ตกลงมาเป็นระดับ "low" ปิดแอนด์เกตไม่มีสัญญาณผ่านไปให้วงจรนับ วงจรนับจะหยุดนับและเก็บค่าไว้ที่วงจรแลตช์ จากนั้นจึงทำการรีเซตวงจรนับและวงจรกำเนิดสัญญาณแรมป์



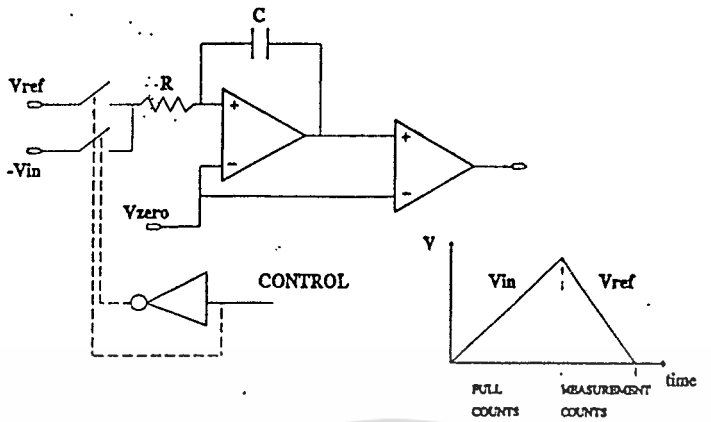
รูปที่ 2.19 Low – cost four – channel single – slope A/D Cnoverter

วงจรแบบนี้เป็นหลักการเบื้องต้นของดิจิตอลโวลต์มิเตอร์ ซึ่งถ้าใช้วงจรนับเลขฐานสองแทนแบบ BCD เอาท์พุตก็จะอ่านได้เลขฐานสองโดยตรง

2.5.2.2 แบบสโลปคู่ (Dual – Slope A/D Converters)

รูปที่ 2.20 แสดงวงจรเอทูดีแบบสโลปคู่ ซึ่งวงจรส่วนใหญ่คล้ายกับแบบสโลปเดี่ยว แต่มีสวิทช์ที่อินพุตเพิ่มขึ้นเพื่อทำการเลือกระหว่างแรงดันอินพุตกับแรงดันอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 วงจรเปลี่ยนสัญญาณเอทูดีแบบสโลปคู่

ข้อดีที่เหนือกว่าแบบสโลปเดี่ยว (single slope) คือ ค่าที่ได้ไม่ขึ้นกับความถี่ของรอบการทำงาน ข้อดีของวงจรเปลี่ยนสัญญาณแบบสโลปคู่นี้คือ ความถูกต้องสูง,ราคาถูก,เสถียรภาพทางด้านอุณหภูมิดี ข้อเสียคือความเร็วต่ำ

2.5.2.3 แบบชาร์จบาลานซ์ (Charge Balance A/D Converter)

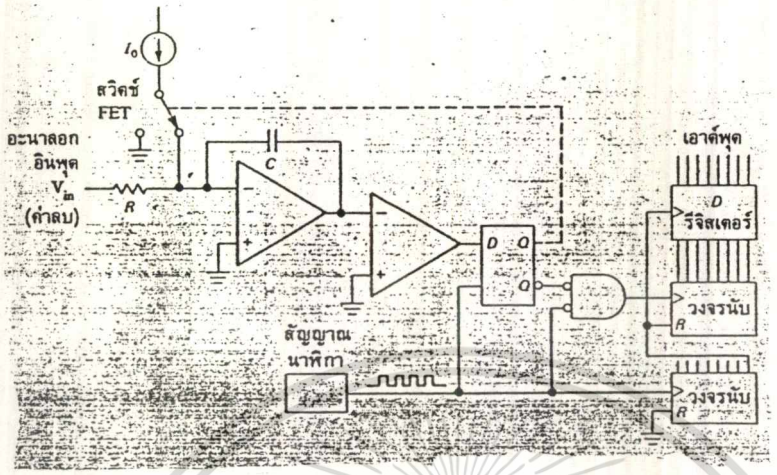
วงจรเปลี่ยนสัญญาณเอทูดีแบบชาร์จบาลานซ์ใช้วงจรสำคัญคล้ายกับแบบสโลปคู่นั่นเอง แต่แทนที่จะให้อินพุตสวิทช์ไปมาระหว่างแรงดันที่ไม่รู้ค่ากับแรงดันอ้างอิง ก็ทำการแทรกพัลส์ของกระแสอ้างอิงมาตรงๆ ที่จุดรวม (summing point) ของวงจรอินทีเกรเตอร์ในช่วงเวลาที่คงที่ โดยที่จำนวนของพัลส์จะเป็นสัดส่วนโดยตรงกับแรงดันอินพุตที่ไม่รู้ค่า

ประโยชน์ของเทคนิคนี้คือ แรงดันตกคร่อมตัวเก็บประจุของวงจรอินทีเกรเตอร์จะมีค่าใกล้เคียง 0 V ดังนั้นจึงไม่เกิดความผิดพลาดจากผลของกระแสรั่วไหล เอทูดีชนิดนี้ จึงมีความถูกต้องสูงกว่าแบบสโลปคู่

2.5.2.4 แบบเดลต้า – ซิกม่า (Delta – Sigma A/D Converter)

จากวงจรรูปที่ 2.21 เมื่อมีแรงดันอินพุตป้อนเข้าไปที่วงจรอินทีเกรเตอร์ จะให้เอาท์พุตไปเข้าวงจรเปรียบเทียบ เปรียบเทียบกับแรงดันคงที่ (จากรูปคือ กราวด์) พัลส์ของกระแสที่ได้ขึ้นอยู่กับเอาท์พุตของวงจรเปรียบเทียบ โดยสวิทช์ที่ทำขึ้นจากเฟตจะควบคุมให้กระแสเข้าไปยังที่จุดรวมหรือลงกราวด์ไป ส่วนวงจรนับจะนับจำนวนพัลส์ด้วยหลักการที่คล้ายกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.21 วงจรเปลี่ยนสัญญาณแบบเคลต้า - ซิกม่า

2.5.3 วงจรเปลี่ยนสัญญาณแอทูดีที่ใช้วงจรนับและวงจรดีทูเอประกอบกัน

2.5.3.1 แบบวงจรนับเดี่ยว (Single Counter)

แท้ที่จริงแล้วสัญญาณแรมป์เชิงเส้น (linear ramp) อาจประกอบขึ้นด้วยสัญญาณขั้นบันไดเล็กๆ จำนวนมากที่เกิดจากการต่อเอาท์พุตของวงจรนับเข้ากับวงจรแปลงดีทูเอ โดยขนาดของขั้นบันไดแต่ละขั้นขึ้นอยู่กับจำนวนบิตหรือความละเอียดของวงจรดีทูเอนั้นๆ

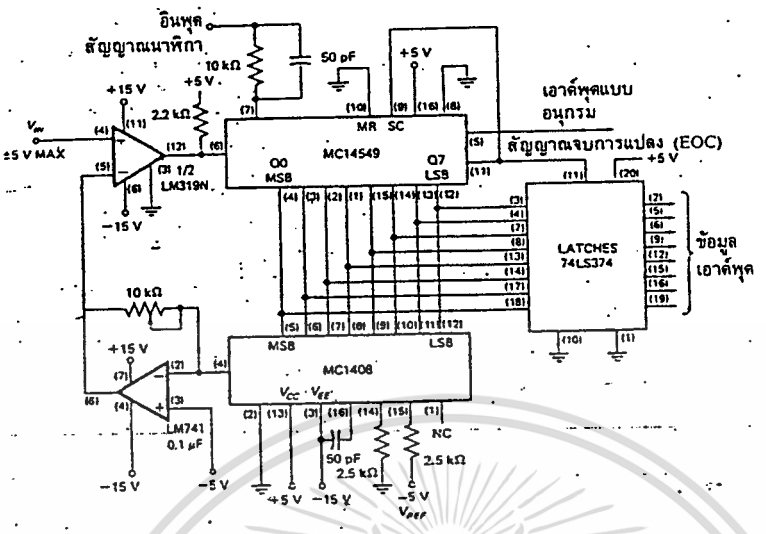
2.5.3.2 แบบแทร็กกิ้ง (Tracking A/D Converter)

การทำงานจะคล้ายกับแบบใช้วงจรนับเดี่ยว แต่การนับจะไม่ได้เริ่มจากศูนย์แต่จะทำการนับขึ้น หรือนับลงจากค่าล่าสุดไปยังค่าใหม่ แล้วแต่ว่าแรงดันอินพุตในรอบใหม่มีค่าสูงกว่าหรือต่ำกว่าค่าที่แล้ว ข้อดีของเอทูดีแบบแทร็กกิ้งคือทำงานได้เร็วขึ้น

2.5.4 แบบใช้การประมาณค่า(Successive Approximation A/D Converter)

วงจรเอทูดีแบบนี้มีข้อได้เปรียบทางด้านความละเอียด เพราะความละเอียด n บิต สามารถกำหนดได้จากสัญญาณนาฬิกา n ลูก ถ้าเราต้องการความละเอียด 8 บิตจะต้องการพัลส์ของสัญญาณนาฬิกา 8 ลูกในขณะที่ใช้แบบวงจรนับต้องใช้พัลส์ถึง 256 ลูก วงจร SA (Successive Approximation) นี้แสดงไว้ในรูปที่ 2.22 หัวใจของวงจรคือ Successive Approximation Register (SAR) เช่นเบอร์ MC14549 ที่มีการทำงานดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 วงจรเปลี่ยนสัญญาณเอทูดีแบบ Successive Approximation

เมื่อเริ่มทำการเปลี่ยนสัญญาณ พัลส์ลูกแรกจะทำการส่งบิตที่มีนัยสำคัญสูงสุดไปยังดีทูเอเบอร์ MC1408 โดย SAR จะรอสัญญาณจากวงจรเปรียบเทียบ LM319 ซึ่งทำการตรวจสอบว่าเอาท์พุตของวงจรดีทูเอมากกว่าหรือน้อยกว่าแรงดันอินพุต Vin ถ้าเอาท์พุตของวงจรเปรียบเทียบมีระดับ "high" เอาท์พุตของดีทูเอจึงต่ำกว่า Vin_SAR จะทำการเก็บบิตที่มีนัยสำคัญสูงสุดไว้ ถ้าเอาท์พุตของวงจรเปรียบเทียบเป็นระดับ "low" เอาท์พุตของวงจรเปรียบเทียบจึงมากกว่า Vin_SAR จะทำการรีเซตบิตที่มีนัยสูงสุดนั้น

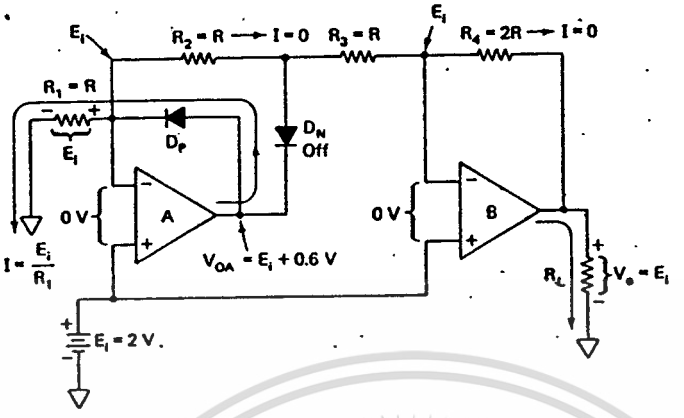
พัลส์ลูกต่อมาก็ทำเช่นเดียวกัน โดยบิตที่ได้คือ บิตที่มีนัยสำคัญรองลงมา SAR ทำงานแบบนี้ไปจนถึงบิตที่มีนัยสำคัญต่ำสุด แต่ละบิตใช้สัญญาณนาฬิกาลูกเดียวครบทุกบิต แล้ว SAR ทำการส่งสัญญาณ EOC (End of Conversion) ออกไปสัญญาณ EOC เป็นตัวบอกว่าสายสัญญาณเอาท์พุตที่ขนานกันมาทุกเส้นมีข้อมูลดิจิตอลของสัญญาณอินพุตครบถ้วนแล้ว ถ้าสัญญาณ EOC ถูกต่อไปยังอินพุตที่เป็นจุดเริ่มการเปลี่ยนสัญญาณ การเปลี่ยนสัญญาณก็จะเกิดขึ้นอย่างต่อเนื่อง วงจรแปลงเอทูดีชนิดนี้มีความเร็วและความละเอียดสูง จึงเป็นวงจรที่นิยมนำมาใช้กันอย่างแพร่หลาย

2.6 วงจรฟูลเวฟเรกติไฟเออร์ที่ให้ความต้านทานอินพุทสูง

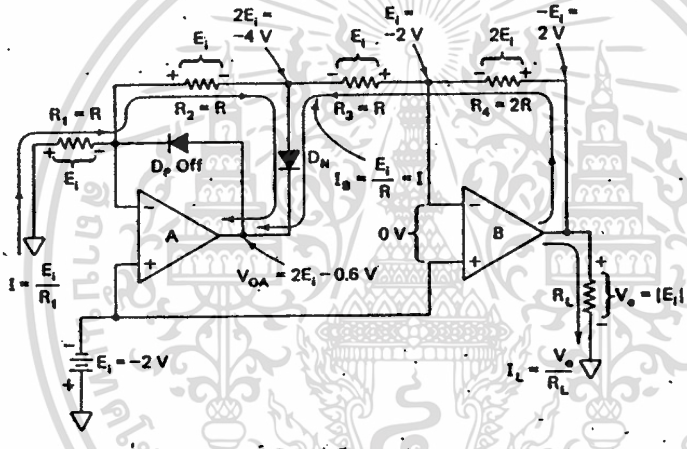
มีการต่อวงจรดังรูปที่ 2.23 แหล่งกำเนิดสัญญาณอินพุทจะต่อตรงเข้ากับขานอนอินเวอร์ติ้งของออปแอมป์เลย รูปที่ 2.23 (ก) แสดงการทำงานเมื่อป้อนอินพุทด้วยค่าบวก E_i และ R_1 จะกำหนดปริมาณกระแสที่จะไหลผ่านไดโอด D_p สำหรับที่ขาลบของออปแอมป์ทั้งสอง จะถูกป้อนด้วยค่า E_i ดัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั้นจะไม่มีกระแสไหลผ่าน R_2, R_3 และ R_4 ดังนั้น $V_o = E_1$ เนื่องจากแรงดันอินพุททั้งหมดมีค่าเป็นบวก (ในที่นี้ออปแอมป์ B จะเสมือนเป็นบัฟเฟอร์)



(ก) เมื่อป้อนสัญญาณอินพุตเป็นบวก, $V_o = +E_i$



(ข) เมื่อป้อนสัญญาณอินพุตเป็นลบ, $V_o = |E_i| = -(-E_i)$

รูปที่ 2.23 วงจรฟูลเวฟเรกติไฟเออร์ที่ให้ความต้านทานอินพุตสูง โดย $R = 10\ k\Omega$ และ $2R = 20\ k\Omega$

เมื่อ E_1 มีค่าเป็นลบดังรูปที่ 2.23 (ข) ค่า E_1 และ R_1 จะกำหนดค่ากระแสให้ไหลผ่านไดโอด D_N, R ตัวที่ 1 และ 2 เนื่องจาก $R_1 = R_2 = R_3$ มีค่าเท่ากัน ดังนั้นที่ขั้วแอโนดของไดโอดจะมีค่าเท่ากับ $2E_1$ หรือ –4 โวลต์ ที่ขั้วลบของออปแอมป์ B จะมีค่าเป็น E_1 หรือมีค่า –2 โวลต์ ดังนั้นที่เอาท์พุทของออปแอมป์ B จะมีค่าเท่ากับ $|E_i|$ หรือเท่ากับ +2 โวลต์

2.7 วงจรตรวจจับแรงดันยอด

วงจรออปแอมป์ที่มีการประยุกต์ใช้ไดโอดนั้น นอกจากจะสามารถนำมาใช้เป็นวงจรเรกติไฟแล้ว ยังสามารถประยุกต์จากวงจรเรกติไฟนี้ให้เป็นวงจรตรวจจับแรงดันยอด (Peak Detectors) ได้อีกด้วย โดยวงจรจะทำการติดตามแรงดันตลอดเวลา แล้วทำการเก็บแรงดันสูงสุดที่เกิดขึ้นหรือแรงดันยอดเอาไว้ในตัวเก็บประจุ ถ้ามีแรงดันยอดที่สูงกว่าค่าที่ได้เคยเก็บไว้แล้ว ตัวเก็บประจุก็จะทำการเก็บค่าใหม่เข้าไป และจะคายประจุก็ต่อเมื่อมีการเปิดใช้สวิทช์กลธรรมดาหรือสวิทช์อิเล็กทรอนิกส์ ดังนั้นวงจรชนิดนี้จึงอาจเรียกอีกชื่อหนึ่งว่า วงจรติดตามแล้วเก็บค่า (Follow and Hold) หรือวงจรติดตามแรง

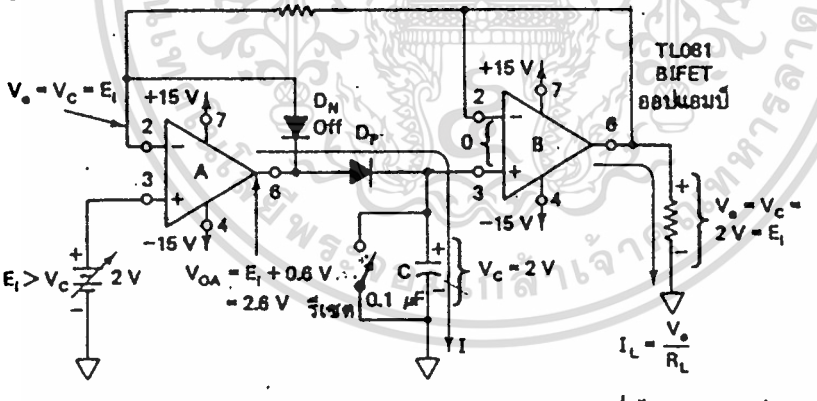
ค้นยอด (Peak Follower) อนึ่งวงจรนี้ถ้าเรากลับขั้วของไดโอด ก็จะได้เป็นวงจรติดตามแรงค้นยอดลบ หรือที่เรียกว่า Valley Follower

2.7.1 ชนิดวัดแรงค้นยอดที่เป็นบวก

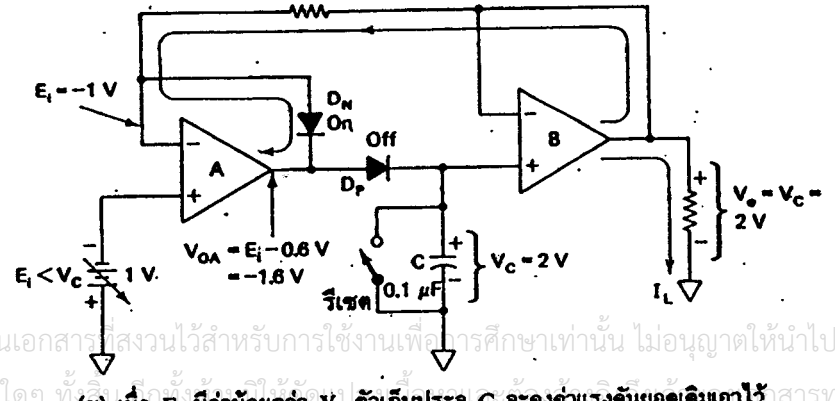
วงจรในรูปที่ 2.24 ประกอบด้วยออปแอมป์ 2 ตัว ไดโอด 2 ตัว ตัวต้านทาน 1 ตัว ตัวเก็บประจุ และสวิทช์รีเซต ออปแอมป์ A จะเป็นวงจรฮาล์ฟเวฟเรกติไฟซึ่งจะทำการประจุกระแสให้กับ C ก็ต่อเมื่อแรงค้นอินพุท E มีค่ามากกว่า V_c ส่วนออปแอมป์ A จะเสมือนวงจรบัฟเฟอร์ซึ่งจะทำการสะท้อนแรงค้นที่เกิดขึ้นที่ C ไปยังเอาท์พุทของมัน ดังนั้นแรงค้นเอาท์พุทของวงจรนี้ก็จะเท่ากับ V_c เสมอ

<u>ข้อสังเกต</u> เนื่องจากความต้านทานอินพุทที่สูงมากของวงจรบัฟเฟอร์ ดังนั้นจะไม่มีการลายประจุขึ้นที่ C

จากรูปที่ 2.24 (ก) เมื่อ E_i มีค่ามากกว่า V_c ประมาณ 0.6 โวลต์ ไดโอด D_P จะอนุญาตให้กระแสไหลผ่านไปประจุ C ได้ ค่าแรงค้น V_c นี้จะสะท้อนไปที่เอาท์พุทของออปแอมป์ B ด้วยและเมื่อแรงค้นอินพุทของวงจรมีค่าต่ำกว่า V_c ไดโอด D_P จะสกัดไม่ให้กระแสไหลผ่านย้อนตัวมัน กระแสก็จะไหลผ่านไดโอด D_N จากออปแอมป์ B ไปยังออปแอมป์ A ดังรูปที่ 2.24 (ข) สำหรับวงจรนี้ข้อควรพิจารณาเพิ่มก็คือ เราควรจะใช้ไดโอดที่มีการรั่วของกระแสต่ำมาก และออปแอมป์ B ควรจะมีอินพุทอิมพีแดนซ์สูงมาก ซึ่งในที่นี้เราอาจจะใช้ออปแอมป์ชนิดที่เป็น MOS หรือ BIFET ก็ได้



(ก) เมื่อ E_i มีค่ามากกว่า V_c ตัวเก็บประจุ C จะทำการประจุกระแสซึ่งไหลจาก E_i ผ่าน D_P



(ข) เมื่อ E_i มีค่าน้อยกว่า V_c ตัวเก็บประจุ C จะคงค่าแรงค้นยอดเดิมเอาไว้

รูปที่ 2.24 วงจรตรวจจับแรงค้นยอดชนิดบวก แล้วคงค่าแรงค้นยอดนั้นเอาไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.2 ชนิดวัดแรงดันยอดที่เป็นลบ

เมื่อเราต้องการตรวจจับแรงดันยอดที่เป็นค่าลบแล้วทำการคงค่าดังกล่าวไว้ เราสามารถใช้วงจรได้ดังรูปที่ 2.24 แต่กลับขั้วของไดโอดทั้งสอง โดยเมื่อวงจรนี้ได้รับสัญญาณอินพุทที่เป็นค่าลบ ตัวเก็บประจุ C จะทำการเก็บค่าแรงดันลบที่มากที่สุดเอาไว้เสมอ และถ้ามีการป้อนแรงดันที่เป็นลบมากกว่าเข้ามา วงจรนี้ก็จะบันทึกค่าแรงดันลบที่มากที่สุดนี้เอาไว้แทนค่าเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการทำงานของวงจร

การออกแบบและการทำงานของวงจร แบ่งออกได้เป็นส่วนต่างๆ ดังนี้

- โปรแกรมการสร้างสัญญาณไซน์ความถี่ 1 เฮิร์ตซ
- วงจรส่วนเชื่อมต่อกับคอมพิวเตอร์ (Interfacing Circuit)
- วงจรแปลงสัญญาณเชิงเลขเป็นสัญญาณเชิงอนุมาณ (D/A Converter)
- วงจรแปลงสัญญาณเชิงอนุมาณเป็นสัญญาณเชิงเลข (A/D Converter)
- วงจรสร้างสัญญาณไซน์ความถี่ 1 กิโลเฮิร์ตซ - 100 กิโลเฮิร์ตซ
- วงจรควบคุมการเขียนอ่านข้อมูลบนแรม
- การใช้โปรแกรมภาษาซีในการควบคุมการทำงานของวงจรภายนอก
- วงจรเรียงกระแสและวงจรตรวจจับแรงดันยอด (Rectifier and Peak Detector)

3.1 การสร้างสัญญาณรูปคลื่นไซน์

ในโครงงานนี้จะแยกส่วนการสร้างสัญญาณรูปคลื่นไซน์เป็นสองส่วน โดยใช้ความถี่เป็นเกณฑ์ในการแบ่ง กล่าวคือ

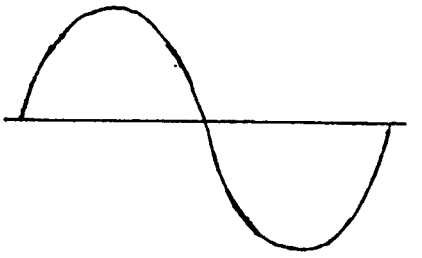
1. สัญญาณรูปคลื่นไซน์ที่สร้างมาจากคอมพิวเตอร์จะอยู่ในช่วงความถี่ต่ำกว่า 1000 เฮิร์ตซ
2. สัญญาณรูปคลื่นไซน์ที่สร้างมาจากอุปกรณ์ภายนอกจะมีความถี่สูงกว่า 1000 เฮิร์ตซ

พิจารณาการสร้างรูปคลื่นจากคอมพิวเตอร์โดยใช้การเขียนโปรแกรมภาษาซี มีหลักการดังนี้ คือ จะส่งค่าขนาดของสัญญาณ ณ จุดต่างๆที่เกิดจากฟังก์ชันไซน์ ออกมาที่พอร์ตเอ้าท์พุทของวงจรรวมเบอร์ 8255 การเปลี่ยนความถี่ทำได้โดยใช้การเพิ่มหรือลดจำนวนค่าที่ส่ง ถ้าจำนวนค่าที่ส่งมีมากขึ้นจะมีผลทำให้คาบเวลาของสัญญาณเพิ่มมากขึ้น (ความถี่ลดลง) ในทำนองเดียวกัน ถ้ามีการลดจำนวนค่าที่ส่งก็จะให้ผลในทางตรงกันข้าม

อาจอธิบายได้ดังนี้

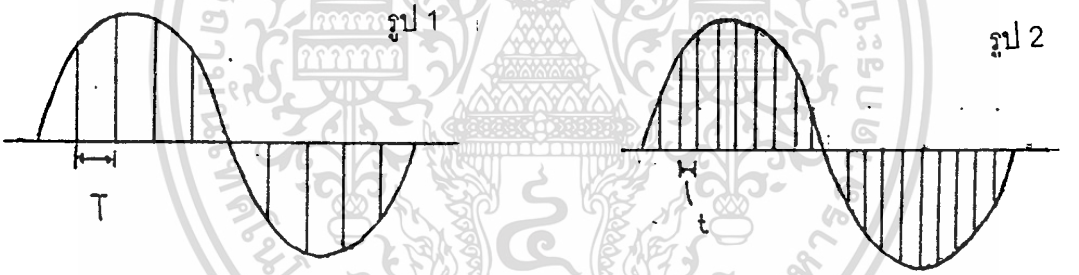
จากรูปคลื่นไซน์ 1 คาบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 สัญญาณไซน์ 1 คาบ

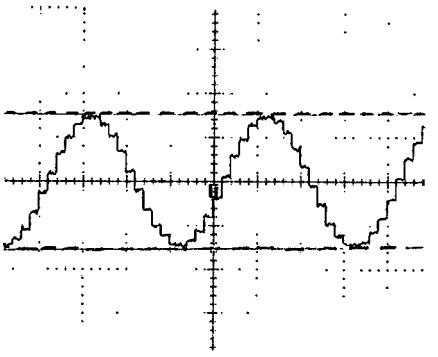
พิจารณาค่าขนาดที่จุดต่างๆ สมมติเป็น 10 จุดที่ห่างเท่าๆกัน เปรียบเทียบกับรูปคลื่นไซน์ที่กำหนดค่าที่จุดต่างๆเป็น 20 จุด



รูปที่ 3.2 เปรียบเทียบการพิจารณาจำนวนค่าขนาดของสัญญาณ

หากกำหนดเวลา T= t เป็นเวลาในการส่งค่าแต่ละค่าจะเห็นว่าคาบเวลาของรูปที่ 2 ยืดออกมากกว่ารูปที่ 1 เนื่องจากเราสามารถทำการส่งค่าตัวเลขได้เพียงตั้งแต่ 0 - 255 เท่านั้นจึงต้องทำการเขียนโปรแกรมให้มีจุดอ้างอิงที่ 127 และให้ มีจุดสูงสุดและต่ำสุดที่ 254 และ 0 ตามลำดับดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 การกำหนดค่าขนาดในการเขียนโปรแกรม

จากนั้นนำสัญญาณไปผ่านวงจรเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก

3.2 วงจรเชื่อมต่อกับ Computer

ส่วนประกอบที่สำคัญของวงจรในส่วนนี้คือ การใช้วงจรรวม 8255 เป็นพอร์ตในการส่งและรับข้อมูลระหว่างคอมพิวเตอร์กับวงจรภายนอก การถอดรหัสเพื่อให้ซีพียูทราบที่อยู่ของพอร์ตจะใช้สวิตช์เลือก 8 ช่องทาง(Dip Switch)เพื่อตั้งค่าแอดเดรสที่ต้องการ และใช้วงจรรวมเบอร์ 74LS688 ในการเปรียบเทียบค่าระหว่างแอดเดรสที่มาจากคอมพิวเตอร์กับค่าที่ตั้งไว้ที่ดิพสวิตช์ เมื่อมีค่าตรงกัน จะมีเอาท์พุทจากขา 19 ของ 74LS688 ไปทริกวงจรรวม 74LS138 ทำงาน และใช้สัญญาณเดียวกันนี้ไป OR กับสัญญาณที่เกิดจากการ AND กันระหว่าง –IOR และ –IOW เพื่อใช้ในการทริกเอาท์พุท-อีนาเบิ้ล (Output Enable) ของบัฟเฟอร์ 1 ให้ทำการส่งหรือรับข้อมูลตามแต่ว่าจะอยู่ในช่วงใด อ่านหรือเขียนข้อมูล ซึ่งควบคุมทิศทางของบัฟเฟอร์ได้โดยสัญญาณ –IOR สำหรับบัฟเฟอร์ใช้เบอร์ 74LS245 ควบคุมได้ 2 ทิศทาง

เนื่องจากในวงจรนี้จะใช้ 8255 2ตัว จึงต้องมีการแบ่ง สาย แอดเดรส ออกเป็น 2 ส่วน คือBA3 – BA9 ใช้สำหรับ ดิพสวิทช์และ BA0 – BA2 เป็นแอดเดรสในการเลือกว่าจะใช้งานPort ใดของ 8255 ซึ่งจะแบ่งเป็น 8 พอร์ตดังนี้

PORT_A1	0x200
PORT_B1	0x201
PORT_C1	0x202
CTRL_1	0x203
PORT_A2	0x204
PORT_B2	0x205

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PORT_C2 0x206

CRTL_2 0x207

โดยกำหนด Control Port Code ดังนี้

OUT(CTRL_1,0x98)

OUT(CTRL_2,0x99)

หน้าที่ของพอร์ตแต่ละพอร์ตกำหนดดังนี้

PORT A1 ทำหน้าที่รับอินพุทที่เป็นผลตอบสนองทางความถี่เข้าสู่คอมพิวเตอร์ในส่วนของความถี่ระดับ 1 เฮิร์ตซ- 1 กิโลเฮิร์ตซ

PORT B1 ทำหน้าที่ส่งข้อมูลที่ใช้ในการสร้างสัญญาณไซน์ และรหัสที่ใช้ในการกำหนดความถี่ของวงจรสร้างความถี่

PORT C1 ทำหน้าที่ในการควบคุมการทำงานของวงจร A/D

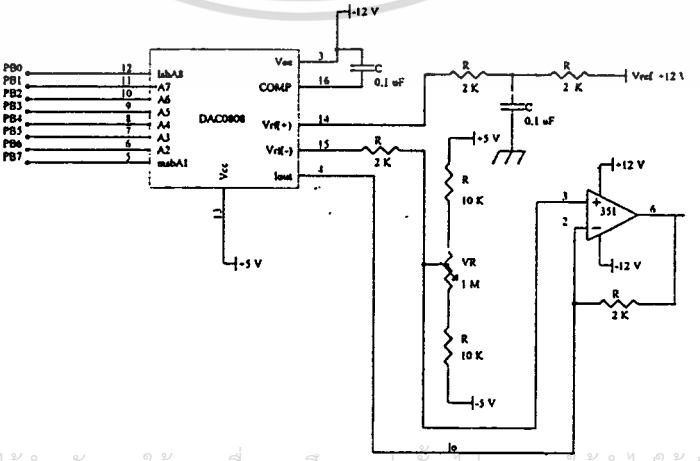
PORT A2 ทำหน้าที่ในการรับข้อมูลผลตอบสนองที่ความถี่มากกว่า 1 กิโลเฮิร์ตซ

PORT B2 ทำหน้าที่ในการส่งรหัสที่ใช้ควบคุมการทำงานของรีเลย์ อนาลอกสวิทช์ และสถานภาพของอุปกรณ์ในวงจรเก็บข้อมูลที่ความถี่ 1 เฮิร์ตซ – 1 กิโลเฮิร์ตซ

PORT C2 ใช้รับตัวตรวจสอบวงจรรับข้อมูลที่ความถี่ 1 เฮิร์ตซ – 1 กิโลเฮิร์ตซ

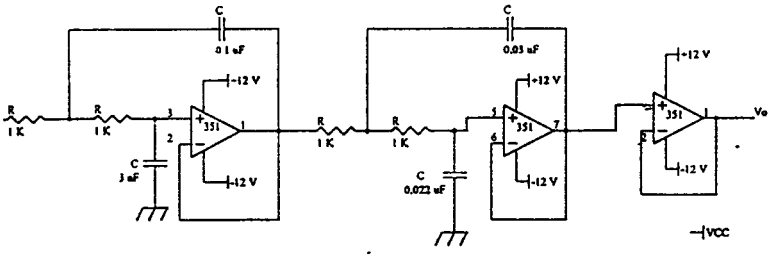
3.3 วงจรแปลงสัญญาณเชิงเลขเป็นสัญญาณเชิงอุปมาน(Digital to Analog Converter)

วงจรส่วนนี้ใช้วงจรรวม DAC 0808 เป็นตัวแปลงสัญญาณโดยมีวงจรเป็นดังรูปที่ 3.4 เนื่องจากเอ้าท์พุทของวงจรรวม DAC0808 เป็นค่ากระแสที่เป็นลบจึงต้องใช้ออปแอมป์แปลงให้เป็นค่าแรงดัน รูปสัญญาณที่ได้เป็น ดิจิตอลไซน์ ดังรูปที่ 3.5 แล้วนำไป ผ่านวงจรกรองความถี่ต่ำผ่านที่มีค่าความถี่ตัดมากกว่าความถี่สูงสุดที่เราต้องการจะได้สัญญาณดังรูปที่ 3.6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.4 วงจรDAC



รูปที่ 3.5 วงจรกรองความถี่ต่ำผ่าน

3.4 วงจรแปลงสัญญาณเชิงอนุมานเป็นสัญญาณเชิงเลข (A/D Converter)

วงจรในส่วนนี้เราจะใช้วงจรรวมเบอร์ ADC 0803 โดยจะเป็น A/D ที่มีสัญญาณ clock ภายในสำหรับการจะรับข้อมูลใช้การตรวจสอบสัญญาณที่มาจากขา INTR ของวงจรรวมนำไป NOR กับสัญญาณ –RD ซึ่งเป็นสัญญาณที่มาจากบิทที่ใช้ในการควบคุมการอ่านข้อมูลของ A/D สำหรับการควบคุมจะใช้บิทควบคุม 2บิท เป็นสัญญาณ –System Reset และ –RD จะใช้บิทที่ 2 และบิทที่ 1ของพอร์ท C1 ตามลำดับ และจะรับสัญญาณตรวจสอบความพร้อมในการอ่านข้อมูลที่บิทที่ 5 ของพอร์ท C1 การควบคุมวงจรในส่วนนี้ทำได้โดยการส่งค่ารหัสออกมาจากพอร์ท C1 ล่างที่เป็นพอร์ทรับข้อมูลซึ่งจะมีการกำหนดรหัสควบคุมดังนี้

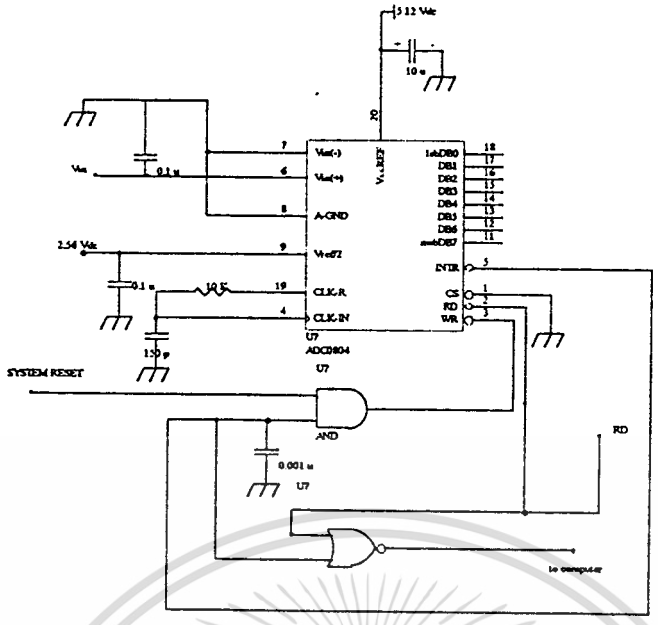
System Reset	RD(Read)	Name Code
0	1	Stop Code
1	1	Start Code
1	0	Read Code

รหัส 01 วงจรจะไม่ทำการแปลงค่า

รหัส 11 วงจรมีการแปลงค่าแต่ไม่แสดงผล

รหัส 10 วงจรจะแสดงผลค่าสุดท้ายที่ทำการแปลงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรแปลงสัญญาณเชิงอนุมานเป็นสัญญาณเชิงเลข (A/D Converter)

3.5 วงจรสร้างสัญญาณไซน์ ความถี่ 1 กิโลเฮิร์ตซ – 100 กิโลเฮิร์ตซ

XR2206 เป็นไอซีสำเร็จรูปที่ใช้ทำฟังก์ชั่นเจนเนเรเตอร์ (Function Generator) ที่สามารถจะสร้างสัญญาณต่างๆจำพวกสัญญาณไซน์ (Sine Wave), สัญญาณสี่เหลี่ยม (Square Wave), สัญญาณสามเหลี่ยม (Triangle Wave) นอกจากนี้ยังนำไปประยุกต์ใช้เป็นสัญญาณ FM , AM , FSK (Frequency Shift Keying) , สัญญาณพัลส์และแรมป์ (Pulse and Ramp Wave) ฯลฯ สำหรับ XR2206 สามารถที่จะสร้างความถี่ได้ตั้งแต่ 0.01 Hz ถึง 1 MHz ความเพี้ยนต่ำและมีค่าความถี่ที่แปรเปลี่ยนกับความต่างศักย์ควบคุมภายนอกเป็นเชิงเส้น (Linear Sweep) ถึง 2000 : 1 ของย่านความถี่ ในไอซี XR2206 จะประกอบด้วยฟังก์ชั่นพล็อต 4 ฟังก์ชั่น คือ VCO (Voltage Control Oscillator) , วงจรคุมทางอนาลอกและวงจรปรับแต่งสัญญาณไซน์ (Analog Multiplier + Sine Shaper) , วงจรบัฟเฟอร์ (Unity Gain Buffer Amplifier) และชุดตัดต่อกระแส (Set of Current Switches) ซึ่งมีหลักการดังนี้

VCO จะสร้างความถี่ค่าต่างๆตามกระแสอินพุท ซึ่งได้จากความต้านทานที่ใช้ไบอัสกระแส ก็จะได้ความถี่ตามสมการ f = 1/RC ชุดตัดต่อกระแสไว้สำหรับใช้ทำ FSK สัญญาณพัลส์และสัญญาณแรมป์ วงจรคูณอนาลอกและวงจรปรับแต่งสัญญาณไซน์เนื่องจาก VCO จะให้สัญญาณรูปสี่เหลี่ยมออกมา จึงจะต้องมีวงจรปรับแต่งสัญญาณเพื่อจะได้สัญญาณรูปไซน์ที่มีความคม ความเพี้ยนต่ำและมีฮาร์โมนิค (Harmonic) น้อย โดยมีส่วนปรับแต่ง 2 ชุดคือ การปรับรูปสัญญาณ (Waveform Adjust) และการปรับความสมมาตร (Symmetry Adjust) ซึ่งสามารถทำได้ถึง 0.5% ส่วนวงจรคูณจะเป็นวงจรเพื่อขยายสัญญาณและในส่วนสุดท้ายคือวงจรบัฟเฟอร์เพื่อใช้ขับกระแสของสัญญาณที่ได้

ลิขสิทธิ์มหาวิทยาลัยเชียงใหม่
Copyright© by Chiang Mai University
All rights reserved

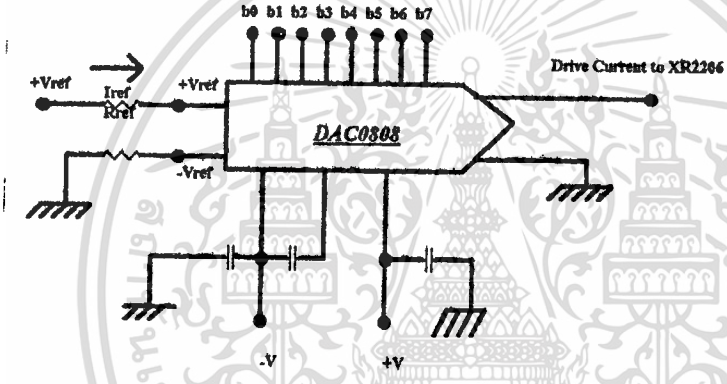
หลักการพื้นฐานการใช้งาน XR2206

ไอซี XR2206 สามารถจะให้ค่าความถี่ต่างๆได้ โดยการเลือกใช้ค่าตัวต้านทาน (Timing Resistor) และค่าตัวเก็บประจุ (Timing Capacity) เป็นไปตามสูตร

$$f = 1/RC \text{ Hz}$$

จากหลักการของความถี่ที่เกิดจากค่ากระแสไบอัสที่ได้จากกระแสเวลารวม (Total Timing Current : It) เราจึงนำค่า It มาใช้ประโยชน์ในการควบคุมความถี่ โดยการไบอัสกระแสใส่ที่ Timing Terminal (ขา 7 หรือ ขา 8) ซึ่งจะได้ผลเป็นไปตามสูตร

$$f = 320 * It\ (mA)/C(MicroF)\ Hz$$



รูปที่3.7 วงจรขับกระแสให้ XR2206

เนื่องจากขา Timing Terminal มีค่าจุดอิมพีแดนซ์ต่ำ (Low Impedance Point) และมีค่าโวลต์ต่ำและไบอัสภายในเป็น 3 โวลต์ จึงทำให้จะต้องมีขอบเขตของกระแสตั้งแต่ 1μA ถึง 3mA ดังนั้นเราจึงสามารถควบคุมความถี่ด้วยความต่างศักย์ได้

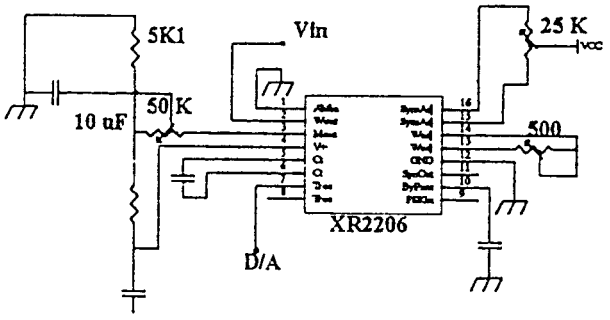
สำหรับการควบคุมแอมปลิจูดของสัญญาณจะใช้ความต้านทานที่ต่อเข้าที่ขา 3 ซึ่งค่าตัวต้านทานที่ปรับแต่งจะทำให้สัญญาณมีแอมปลิจูดเปลี่ยนไป สำหรับสัญญาณรูปไซน์จะเป็นค่า

$$A = 60R(K\Omega)\ mV$$

ซึ่งเราต้องการขนาดของแอมปลิจูด 2 – 3 V_p

เนื่องจาก XR2206 สามารถควบคุมความถี่จากภายนอกด้วยการเลือกค่า C ส่วนในการไบอัสกระแสเราจะมีไอซี D/A (Digital to Analog Converter) โดยต่อวงจรขับกระแสเข้าที่ขา 8 ดังรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ส่วนสร้างความถี่

3.6 หลักการทำงานของวงจรควบคุมการเขียนอ่านข้อมูลบนแรม(Ram)

ก่อนอื่นจะต้องพิจารณาค่าความถี่ของสัญญาณที่เราต้องการจะเก็บลงไว้ในแรมก่อน ซึ่งค่าความถี่สูงสุดของสัญญาณที่เราจะต้องเก็บลงไว้ในแรมมีค่าเท่ากับ 1 KHz

จากทฤษฎีของการสุ่ม(Sampling)สัญญาณแล้ว เพื่อที่จะได้ค่านัยสำคัญของข้อมูลที่เราต้องการ ความถี่ที่เราใช้ในการสุ่มสัญญาณข้อมูลจะต้องมีค่ามากกว่าความถี่ของสัญญาณข้อมูลอย่างน้อย 10 เท่า ดังนั้นความถี่ที่เราจะต้องใช้ในการสุ่มสัญญาณข้อมูลจะต้องมีค่าอย่างน้อย 10 KHz แต่เนื่องจากว่าเคาท์เตอร์ที่เราใช้ให้ค่าตำแหน่งของข้อมูลได้ 256 ค่า จึงเลือกใช้ความถี่ในการสุ่มสัญญาณมีค่าสูงสุดเท่ากับ 20 KHz เนื่องจากจะได้จำนวนของข้อมูลที่สุ่มได้มีค่าใกล้เคียงกับ 256 ค่า ซึ่งพิจารณาได้ดังต่อไปนี้

- สัญญาณ 1 KHz – 100 Hz ใช้ความถี่ในการสุ่มสัญญาณเท่ากับ 20 KHz จะได้จำนวนข้อมูลที่ถูกสุ่มได้ 20 – 200 ค่า
- สัญญาณ 100 Hz – 10 Hz ใช้ความถี่ในการสุ่มสัญญาณเท่ากับ 2 KHz จะได้จำนวนข้อมูลที่ถูกสุ่มได้ 20 – 200 ค่า
- สัญญาณ 10 Hz – 1 Hz ใช้ความถี่ในการสุ่มสัญญาณเท่ากับ 200 Hz จะได้จำนวนข้อมูลที่ถูกสุ่มได้ 20 – 200 ค่า

เมื่อเรารู้ว่าจะต้องสุ่มสัญญาณข้อมูลด้วยความถี่เท่าไร ก็สามารถควบคุมได้โดยเลือกบิทที่ขา 10 และ 11 ของไอซี 74LS151 ซึ่งมีค่าตามตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิทที่ขา10	บิทที่ขา11	ความถี่ (f)
0	0	20 KHz
0	1	2 KHz
1	0	200 Hz

ตารางที่ 3.1 ค่าบิทที่เลือกความถี่ในการสุ่มสัญญาณข้อมูล

ช่วงการเขียน(Write)ข้อมูลจาก A/D ลงแรม

เริ่มต้นต้องส่งสัญญาณมาควบคุมที่ขา K ของ J-K Flip - Flop เพื่อให้เคาท์เตอร์เริ่มนับตำแหน่งข้อมูล พร้อมกับส่งสัญญาณไปควบคุมที่ขา Read/Write ของแรม โดยจะต้องให้แรมทำการ Write ข้อมูล ซึ่งก็ต้องส่งสัญญาณไปควบคุมให้ Buffer เปิดทางเดินระหว่างแรมและ A/D ส่งสัญญาณมาที่ขา 10 และ 11 ของไอซี 74LS151 เพื่อเลือกความถี่ในการสุ่มสัญญาณและส่งสัญญาณไปให้ A/D เริ่มทำงานด้วย (ก่อนทำงาน เริ่มต้นโปรแกรมจะต้องส่งบิท 0 ไปยังขา K ของ Flip - Flop,ส่งบิท 0 ไปยังขา Read/Write ของแรม,บิท 1 ไปยัง Buffer และ บิท 0 ไปยัง A/D)

ช่วงการอ่าน(Read)ข้อมูลจากแรมไปยังพอร์ท (Port)

เมื่อมีข้อมูลอยู่ในแรมอยู่แล้วจะอ่านข้อมูลเข้ามายังที่พอร์ท จะต้องส่งสัญญาณไปเลือกความถี่ของเคาท์เตอร์ซึ่งในที่นี้ใช้ความถี่ 2 KHz คงที่ พร้อมกับส่งบิท 0 ไปที่ขา Read/Write ของแรมเพื่ออ่านข้อมูล,ส่งบิท 1 ไปปิด Buffer ระหว่างแรมและ A/D,ส่งบิท 0 ไปหยุดการทำงานของ A/D จากนั้นก็ส่งบิท 1 เพื่อไป Start ให้เคาท์เตอร์เริ่มนับ จากนั้นก็อ่านข้อมูลเข้าคอมพิวเตอร์เพื่อนำมาเปรียบเทียบกับสัญญาณอินพุทเพื่อแสดงผล

3.7 การใช้โปรแกรมภาษาซีในการควบคุมวงจรภายนอก

สำหรับการทำงานของวงจรจะถูกควบคุมโดยโปรแกรมที่เขียนขึ้นจะมีขั้นตอนการทำงานถูกแบ่งเป็น 2 ส่วน คือในส่วนความถี่ 1-1000 Hz และ ส่วนความถี่มากกว่า 1000 Hz

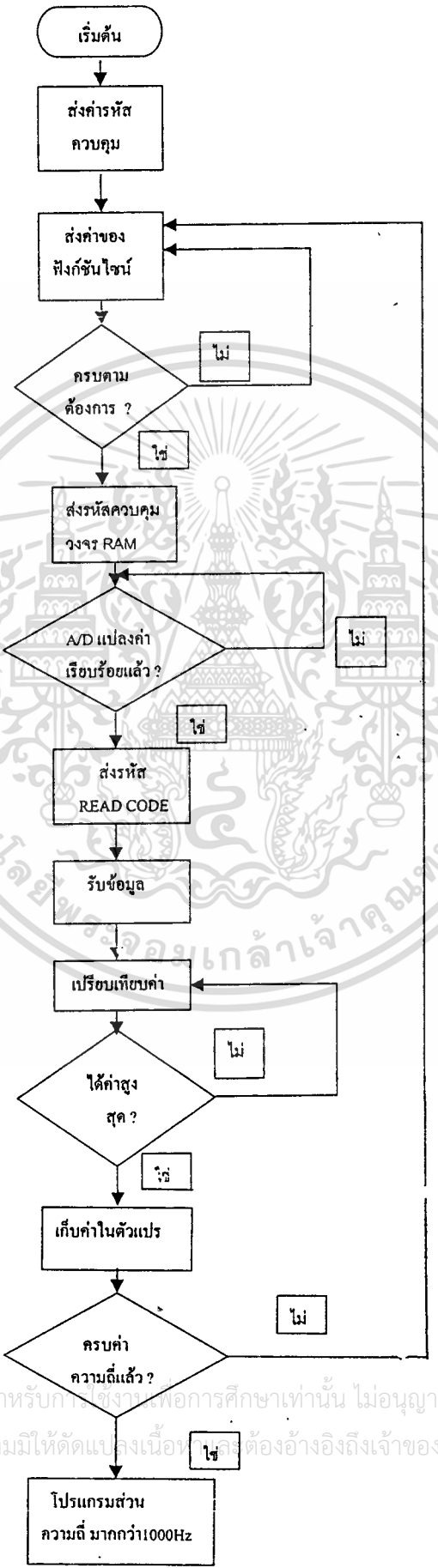
- โปรแกรมส่วนความถี่ 1-1000 Hz เป็นการเขียนเพื่อสร้างสัญญาณรูปคลื่นไซน์ ดังที่ได้กล่าวมาแล้วและในส่วนนี้ยังเขียนเพื่อควบคุมวงจรเขียนอ่านข้อมูลบนแรม และควบคุมการรับข้อมูลที่เป็นผลตอบสนองของวงจรทดสอบ

- โปรแกรมส่วนความถี่ มากกว่า 1000 Hz ทำหน้าที่ในการควบคุมการส่งรหัสกำหนดความถี่และวงจรส่วนรับข้อมูลทั้งหมด

สำหรับขั้นตอนการทำงานของโปรแกรมแสดงดังแผนภาพ

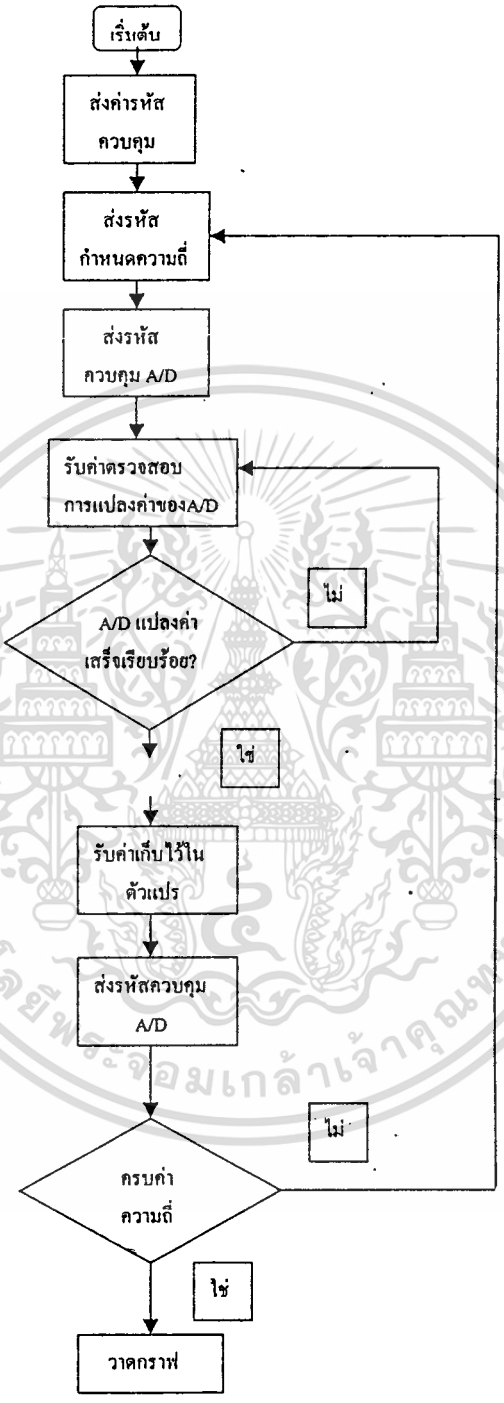
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมภาษาซีส่วนความถี่ 1Hz - 1000Hz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมภาษาซีส่วนความถี่ 1kHz - 100kHz

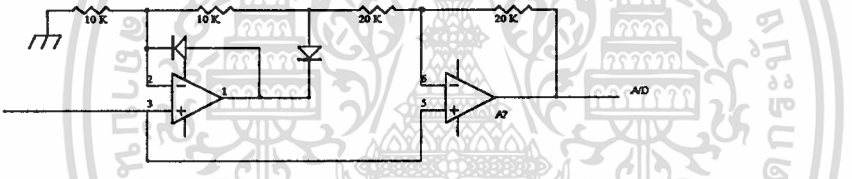


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

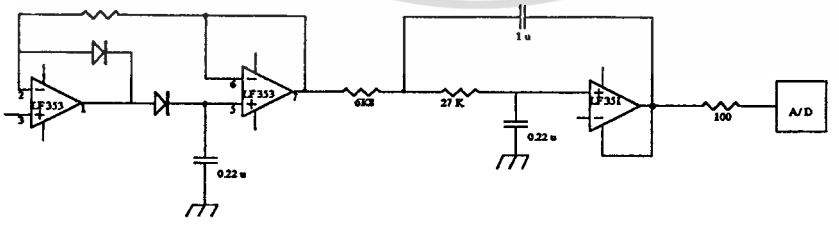
3.8 วงจรเรียงกระแสและวงจรตรวจจับแรงดันยอด (Rectifier and Peak Detector)

วงจรเรียงกระแสจะใช้ในส่วนของวงจรรับสัญญาณที่เป็นผลตอบสนองของวงจรทดสอบ ในช่วงความถี่ 1 เฮิร์ตซ- 1000 เฮิร์ตซ เนื่องจากเราต้องทำให้สัญญาณที่จะเข้าวงจรรวม A/D ในวงจรเขียนอ่านข้อมูลบนแรมเป็นบวกเพียงอย่างเดียวจะได้ไม่เกิดความเสียหายแก่ตัววงจรรวม

วงจรตรวจจับแรงดันยอดจะอยู่ในส่วนรับสัญญาณในช่วงความถี่ 1 กิโลเฮิร์ตซ-100 กิโลเฮิร์ตซ มีความจำเป็นในส่วนที่ต้องมีการหาค่าสูงสุดเป็นค่าขนาดของผลตอบสนองของวงจรทดสอบ และก่อนที่จะเข้าสู่ตัวA/D ได้มีการต่อวงจรกรองความถี่ต่ำผ่านความถี่คัทออฟ 20 เฮิร์ตซเพื่อลดสัญญาณรบกวนที่จะเข้ามาสู่ตัวA/D

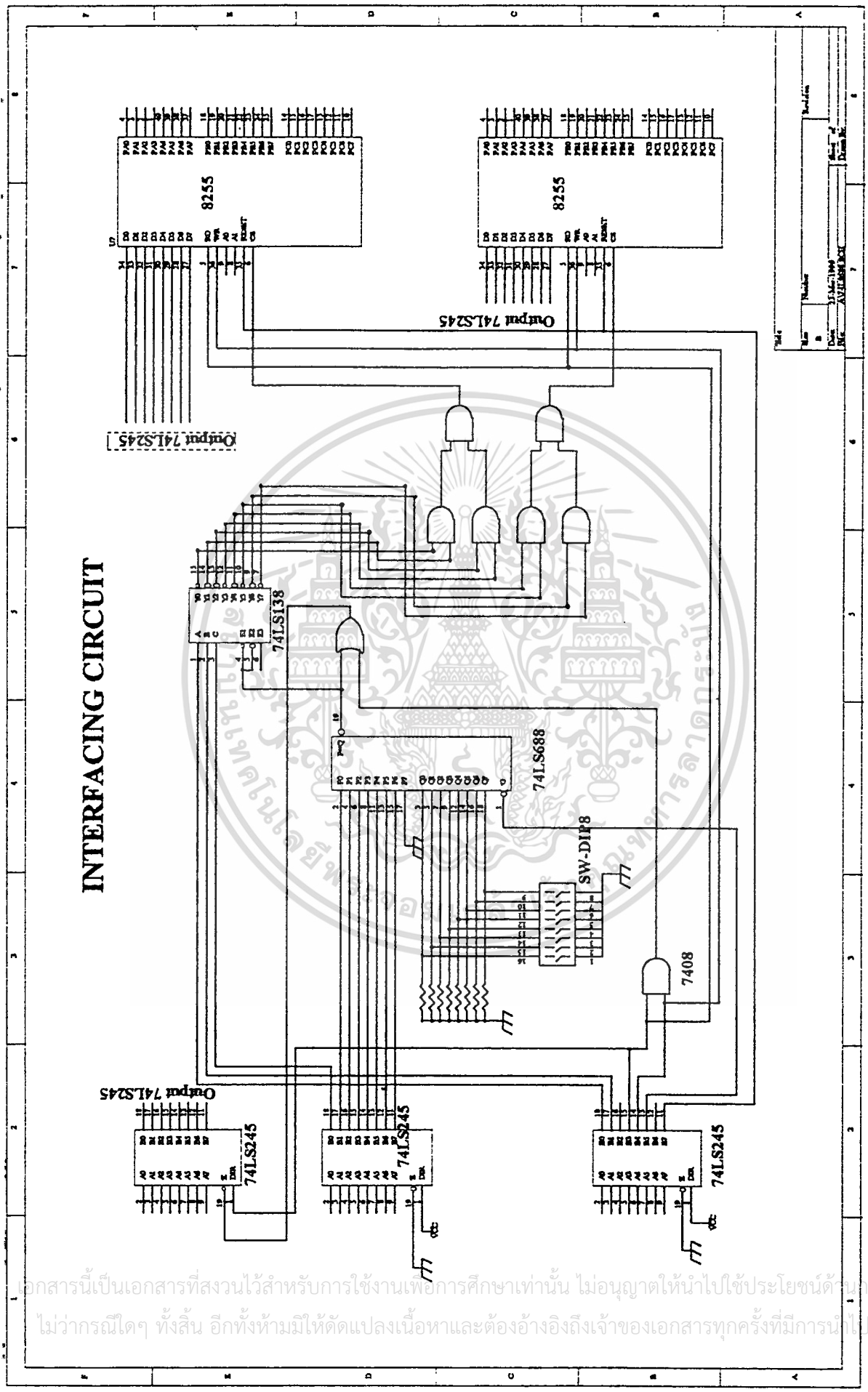


รูปที่ 3.9 วงจรเรียงกระแส(Rectifier)



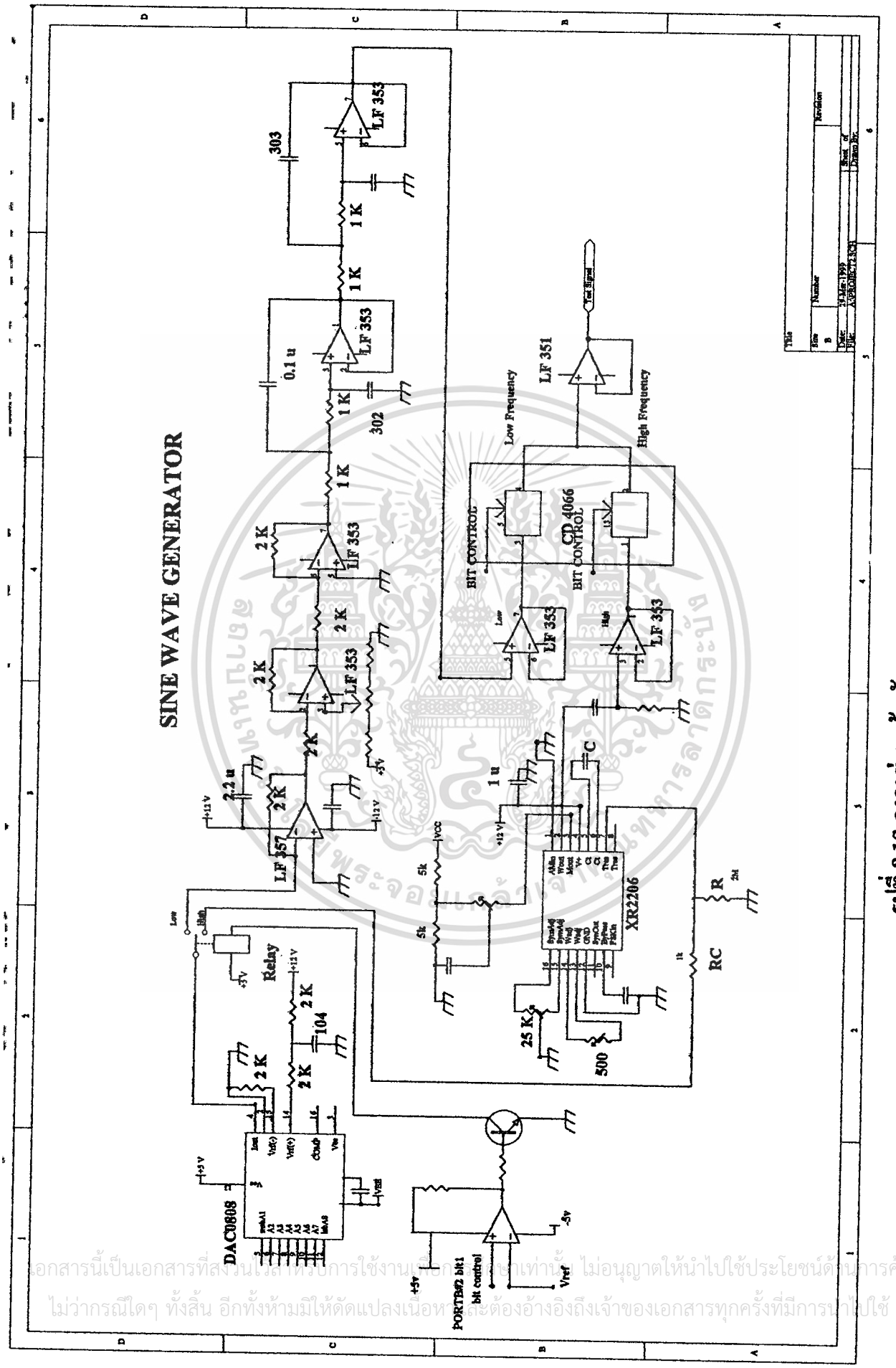
รูปที่ 3.10 วงจรตรวจจับแรงดันยอด(Peak Detecter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



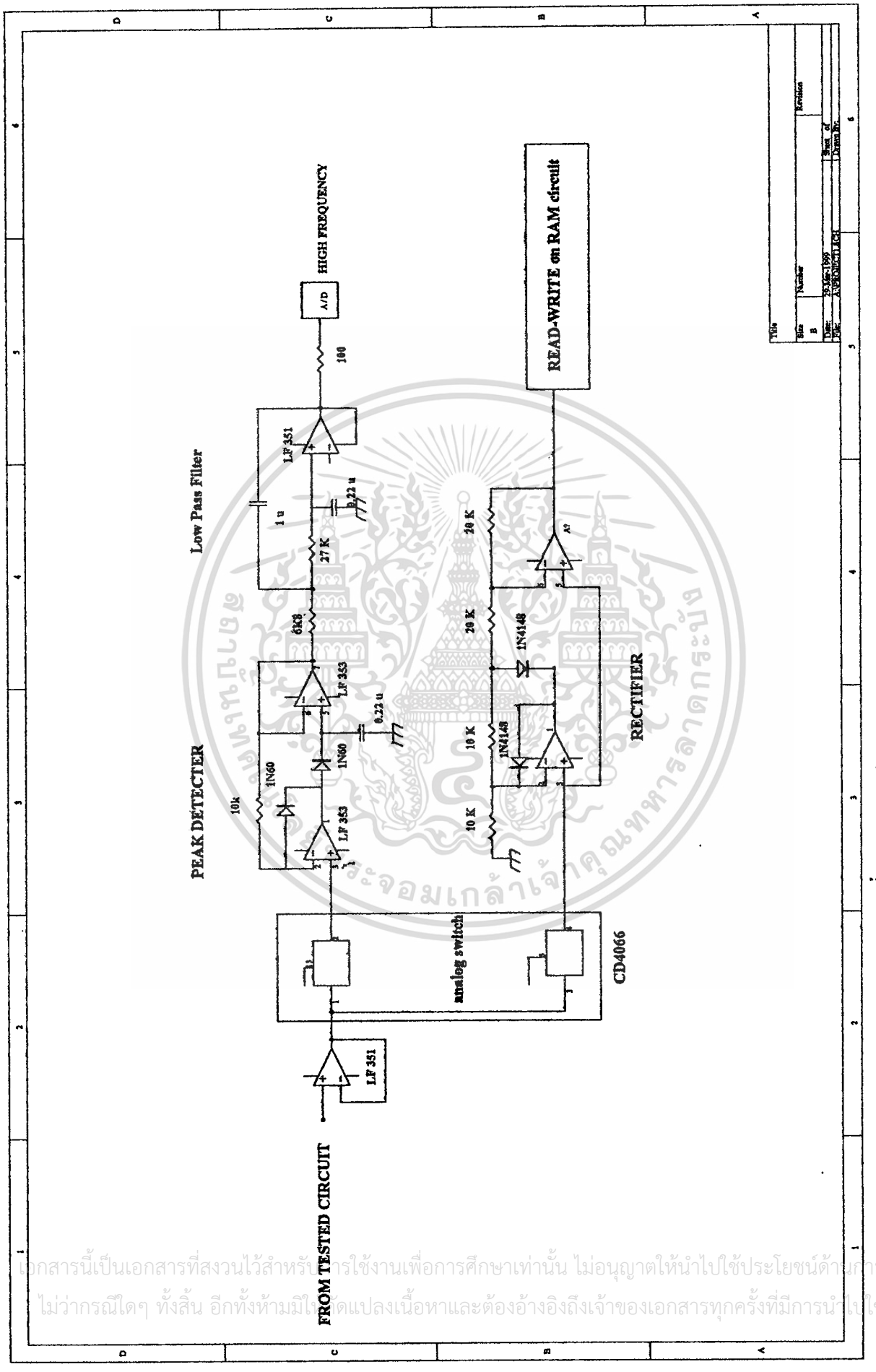
รูปที่ 8.11 วงจรส่วนเชื่อมต่อกับคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



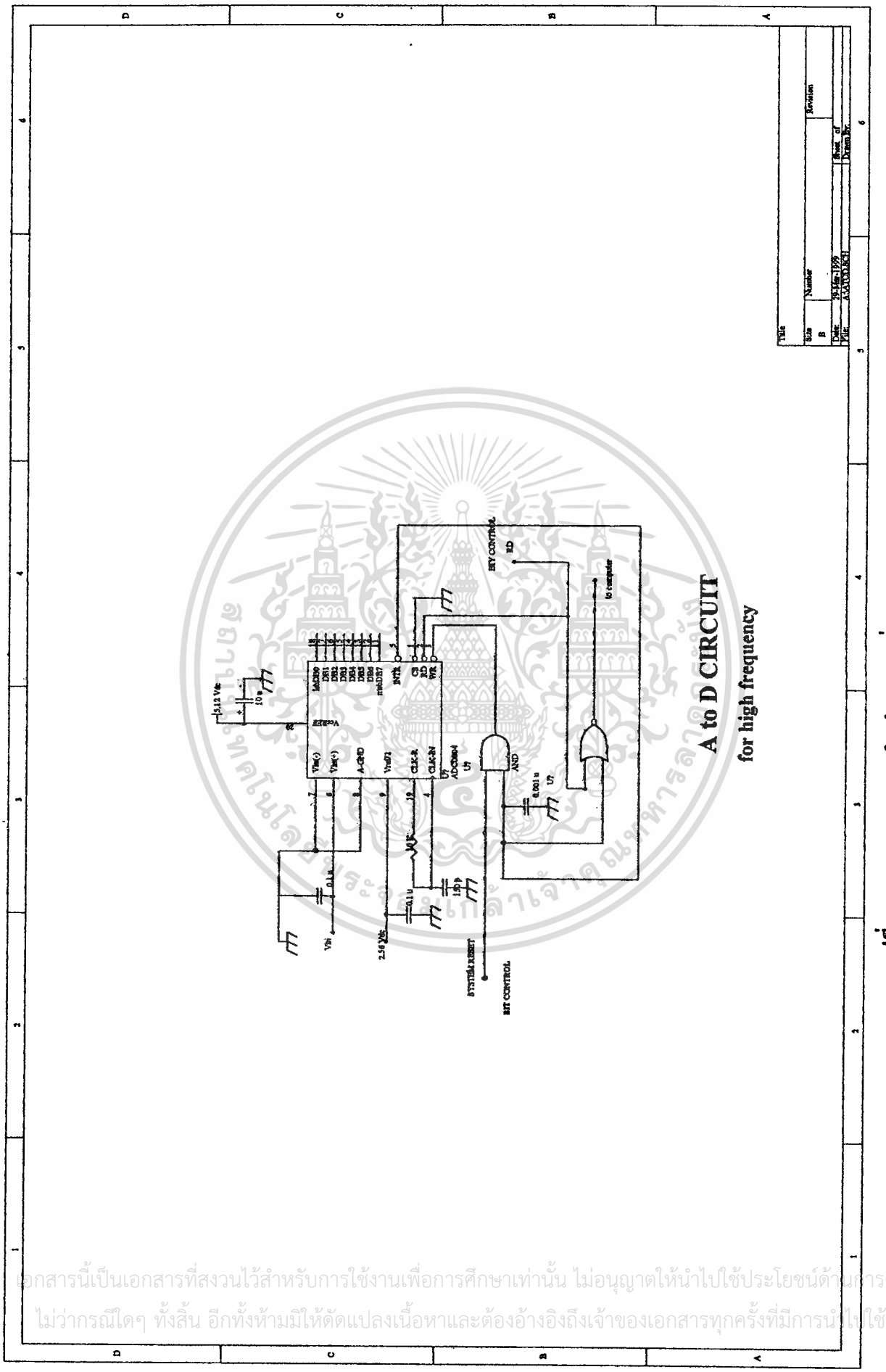
รูปที่ 3.12 วงจรส่วนสร้างสัญญาณทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



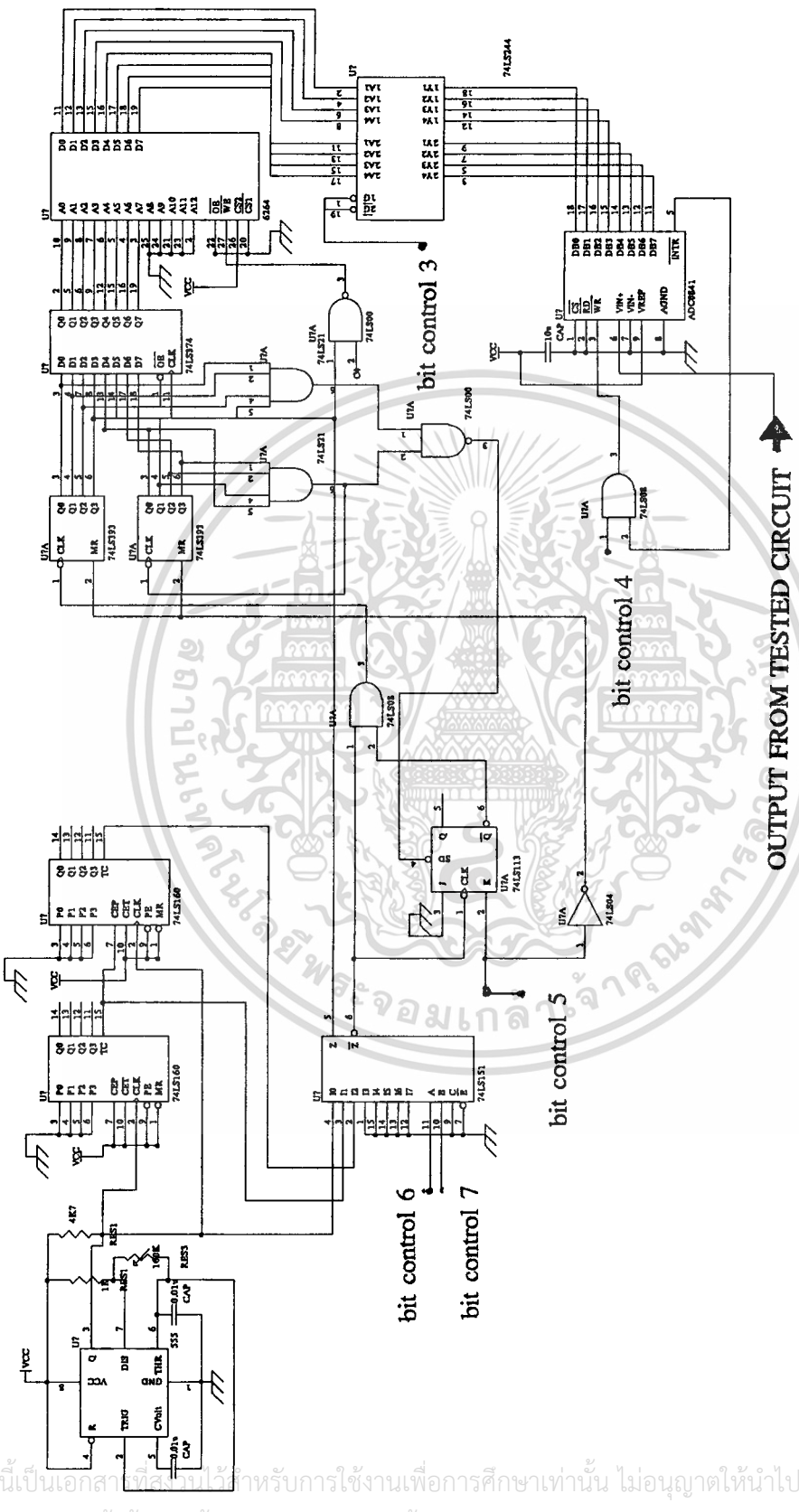
รูปที่ 3.13 วงจรส่วนรับสัญญาณจากวงจรทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 วงจร A to D ในช่วงความถี่ 1kHz - 100kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 วงจรส่วนเขียน/อ่านข้อมูลบนแรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

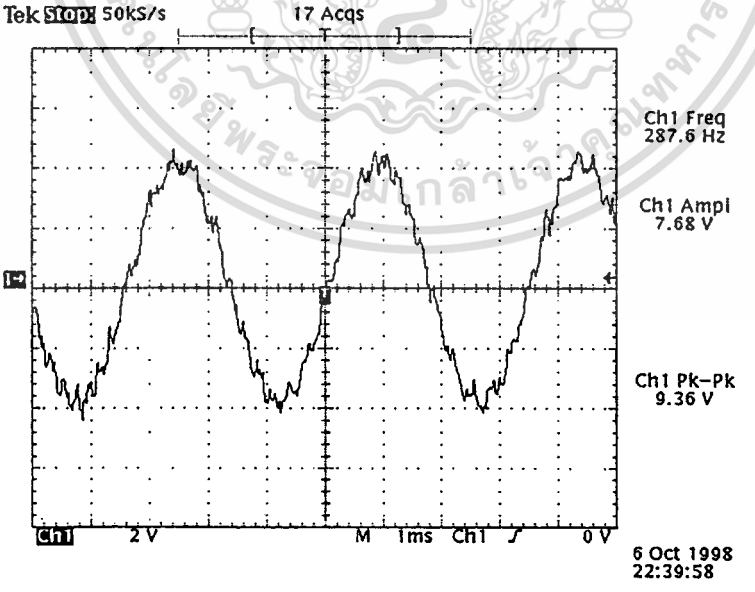
บทที่ 4

การทดลองและผลการทดลอง

จากการทดลองเขียนโปรแกรมภาษาซีเพื่อสร้างสัญญาณรูปคลื่นไซน์ สามารถให้ผลดังรูปที่ ซึ่งเป็นรูปจากดิจิตอลสตอเรจสโคป นำมาแสดงเพียง 4 ความถี่ ความจริงแล้วสามารถถี่เปลี่ยนแปลงค่าความถี่สูงสุดได้ไม่เกิน 8000 เฮิร์ตซ แต่จากการสังเกตรูปคลื่นจากออสซิลโลสโคปแบบธรรมดาจะเห็นว่ารูปคลื่นที่ได้ยังไม่ดีเท่าที่ควรกล่าวคือ รูปคลื่นยังไม่มีเสถียรภาพเท่าที่ควร รูปคลื่นค่อนข้างจะมีความเพี้ยนอยู่มาก

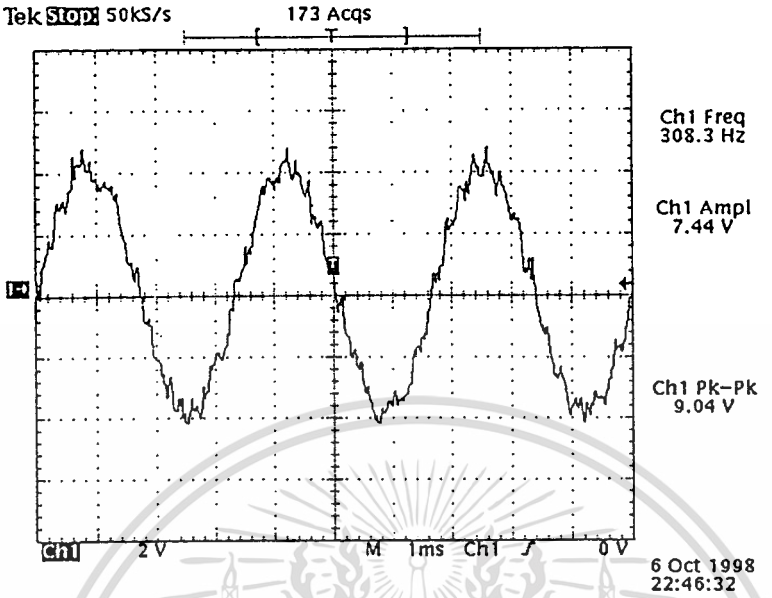
เนื่องจากการเขียนโปรแกรมใช้การเท่ากันของเวลาในการส่งค่าทุกๆครั้งทำให้หากมีช่วงเวลาใดที่คอมพิวเตอร์มีการทำงานอื่นสอดแทรกเข้ามาระหว่างวงรอบจะทำให้รูปคลื่นไซน์มีความเพี้ยนได้ วิเคราะห์จากโปรแกรมความเพี้ยนอาจเกิดจากมีช่วงเวลาที่คอมพิวเตอร์กลับไปเพื่อตรวจสอบค่าของตัวแปร ทำให้มีวงรอบที่นานกว่าวงรอบอื่นๆเกิดความคลาดเคลื่อนของรูปคลื่นสัญญาณได้

ตัวอย่างรูปกราฟสัญญาณไซน์ที่ได้จากการทดลอง

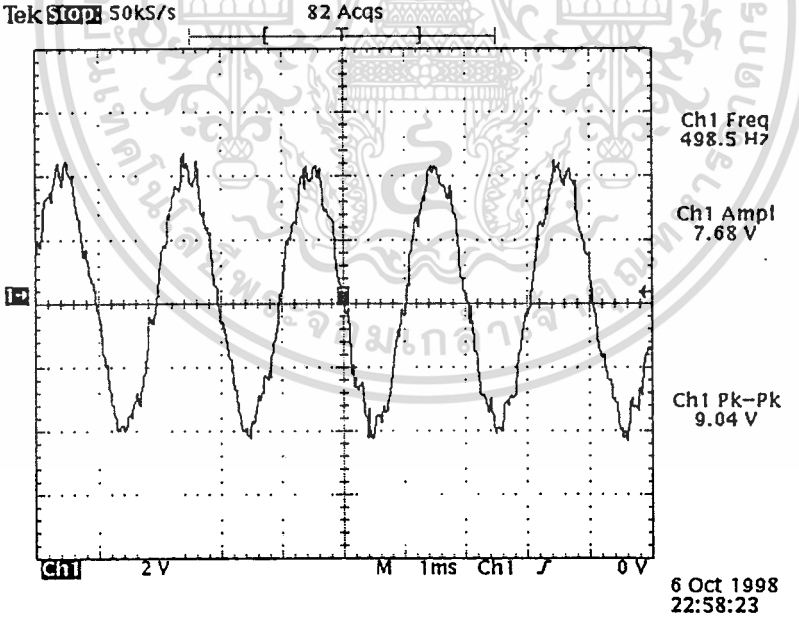


รูปที่ 4.1 สัญญาณไซน์ที่ความถี่ 287.6 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

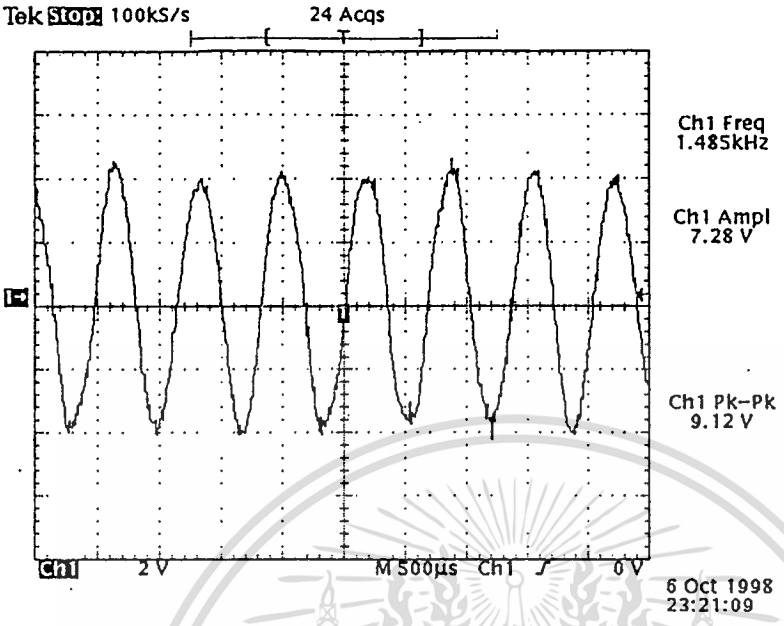


รูปที่ 4.2 สัญญาณไซน์ความถี่ 308.3 Hz



รูปที่ 4.3 สัญญาณไซน์ความถี่ 498.5 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 สัญญาณไซน์ความถี่ 1.485 KHz

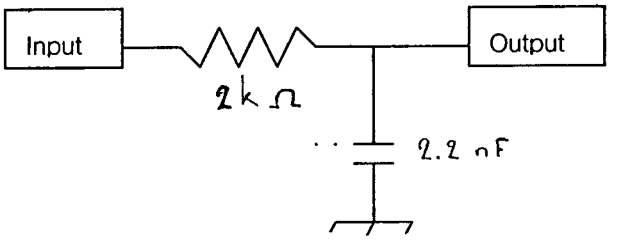
สำหรับการทดลองในภาคการศึกษาที่ 2 สามารถสรุปได้ดังนี้

1. ส่วนวงจรสร้างสัญญาณรูปคลื่นไซน์ทั้งในส่วนที่สร้างจากโปรแกรมภาษาซีและจากวงจรรวม XR2206 สามารถใช้งานในการทดสอบวงจรได้โดยจะสร้างสัญญาณไซน์ความถี่ได้ตั้งแต่ 1 เฮิร์ตซ จนถึง 100 กิโลเฮิร์ตซ ตามที่ตั้งเป้าหมายไว้ โดยแบ่งเป็นความถี่ 1 เฮิร์ตซ ถึง 1 กิโลเฮิร์ตซ สร้างจากโปรแกรมภาษาซี และ ความถี่ 1 กิโลเฮิร์ตซ ถึง 100กิโลเฮิร์ตซ สร้างจากวงจรรวม XR2206
2. ส่วนวงจรที่ใช้ในการเก็บข้อมูลสามารถทำงานได้ในส่วนของการเก็บข้อมูลที่มาจากการทดสอบวงจรด้วยสัญญาณที่สร้างจากวงจรรวม XR2206 (ความถี่ 1 กิโลเฮิร์ตซ- 100 กิโลเฮิร์ตซ) แต่วงจรที่ใช้เก็บข้อมูลจากการทดสอบวงจรด้วยสัญญาณรูปคลื่นไซน์ที่สร้างจากโปรแกรมภาษาซีไม่สามารถใช้งานได้อย่างถูกต้องเท่าใดนัก
3. ส่วนโปรแกรมภาษาซีที่นำมาใช้ในการเขียนหน้าจอในการนำเสนอข้อมูล สามารถเขียนโปรแกรมสร้างหน้าจอเป็นกราฟลอกสเกล (Log Scale) เพื่อการนำข้อมูลที่เก็บไว้มาพลอตกราฟได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การทดลอง ทดสอบวงจรที่ ความถี่ 66 เฮิร์ตซ ถึง ความถี่ 100 กิโลเฮิร์ตซ

-วงจรที่นำมาใช้ในการทดสอบเป็นวงจรกรองความถี่ต่ำผ่านแบบพาสซีฟซึ่งมีค่าอุปกรณ์ดังนี้



รูปที่ 4.5 วงจรกรองความถี่ต่ำผ่านที่นำมาทดสอบ

- การคำนวณค่าความถี่ตัด(cutoff frequency)

จากวงจร R = 2 kOhm , C = 2.2 nF

จากสูตร cutoff frequency = $1/(2\pi RC)$

$= 1/(2\pi * 2k * 2.0n)$

= 39.788k Hz

จากการคำนวณได้ค่าความถี่ตัด

- การกำหนดค่าความถี่ที่จะใช้ทดสอบวงจร

เนื่องจากการคำนวณค่าความถี่ที่มาจากสูตรของ XR 2206 ตามตาต้าชีทนั้นให้ค่าที่ไม่ตรงกับค่าที่วัดได้จากการสังเกตจาก ออสซิลโลสโคปจึงต้องทำการปล่อยสัญญาณออกมาทีละความถี่แล้ววัดค่าความถี่เพื่อนำไปกำหนดลงในโปรแกรมจัดหน้าจอคอมพิวเตอร์เพื่อการแสดงผล กำหนดเป็นตัวแปรอาร์เรย์ชื่อ fre[...] ซึ่งจะได้ค่าเป็นดังในโปรแกรมที่ได้แสดงไว้ในภาคผนวกและมีการกำหนดค่าขนาดของสัญญาณอินพุทไว้ในโปรแกรมให้ตรงกับค่าจริงด้วย

เนื่องจากแรงดันที่เข้าสู่วงจรรวม ADC0803 สูงสุดมีค่าได้ 5 โวลท์ กรณี 8 บิท จะมีค่าที่เป็นไปได้ 256 ค่า (0-255= 255 ช่วงการเปลี่ยนแปลง) จะได้ 255 ช่วง เทียบเท่ากับ 5 โวลท์ เพราะฉะนั้น 1 ช่วงจะทียบเท่ากับ 5/255 = 0.0196 โวลท์

สำหรับสัญญาณอินพุทที่ใช้ในการทดสอบมีค่าเท่ากับ 5 โวลท์(พีก-พีก)(volt peak- peak) เมื่อนำไปใช้ทดสอบวงจรแบบพาสซีฟทำให้คาดการณ์ได้ว่าผลตอบสนองที่ได้จะไม่มีการขยายขนาดกล่าวคือจะไม่มากกว่า 5 โวลท์(พีก-พีก)และในภาคการรับข้อมูลที่เป็นผลตอบสนองของวงจร จะมีวงจรตรวจจับแรงดันยอดที่เป็นบวกอยู่สัญญาณที่ผ่านวงจรนี้เป็นแรงดันสูงสุดในด้านที่เป็นบวกทำให้ขนาดของสัญญาณมีค่าเป็นครึ่งหนึ่งของก่อนที่จะเข้าวงจรนี้

- สำหรับรูปกราฟผลการทดลองที่ได้สามารถแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-จากกราฟผลตอบสนองความถี่

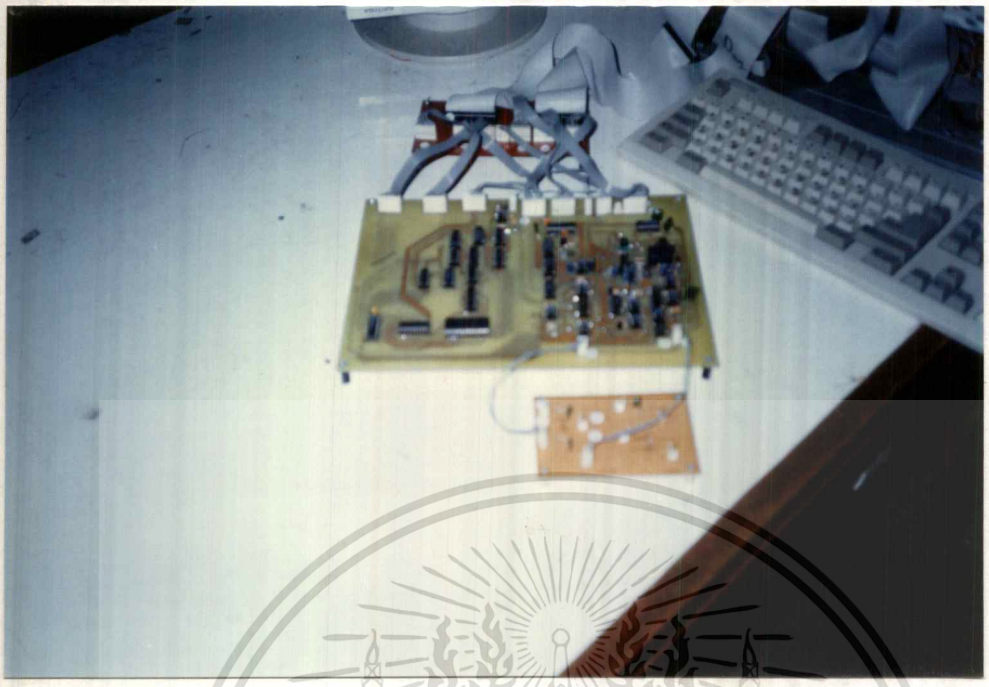
รูปกราฟผลการทดลองที่ได้จะเห็นว่ามีความคลาดเคลื่อนที่บริเวณความถี่ต่ำๆ ซึ่งตามทฤษฎี ผลตอบสนองของวงจรกรองความถี่แบบพาสซีฟควรมีค่าใกล้เคียง 0 dB อาจมีผลมาจากค่าผิดพลาดของวงจรตรวจจับแรงดันยอดซึ่งการทำงานของวงจรนี้จะใช้การเก็บและคายประจุของตัวเก็บประจุ เป็นหลักสำคัญ

ค่าความถี่ตัด(cutoff frequency)หรือค่าความถี่ที่ - 3 dB เมื่ออ่านค่าโดยตรงจากรูปกราฟจะได้ประมาณ 40 กิโลเฮิร์ตซเมื่อเทียบกับการคำนวณซึ่งมีค่า 36.171 กิโลเฮิร์ตซ แล้วสามารถหาค่าความคลาดเคลื่อนได้จาก

ค่าความคลาดเคลื่อน = ((ค่าจากการทดลอง-ค่าจากการคำนวณ)/ค่าจากการคำนวณ)*100

ค่าความคลาดเคลื่อน = (((40-36.171)/36.171)*100 = 10.58 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 วงจรเนทเวิร์คอนาไลเซอร์ที่ทำการสร้างขึ้น

รูปที่ 4.8 การเชื่อมต่อวงจรภายนอกเข้ากับคอมพวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุป ปัญหาที่พบและแนวทางแก้ไข

สรุปผลการทดลอง

การทดสอบวงจรด้วยวงจรเนทเวอร์คอนาไลเซอร์ที่สร้างขึ้นนี้สามารถทำใช้ได้ดีในส่วนของวงจรที่สร้างสัญญาณทดสอบจากวงจรรวม XR 2206 เราสามารถรับข้อมูลผลตอบสนองความถี่ที่มาจากวงจรส่วนนี้มาทำการประมวลผลและเขียนโปรแกรมการแสดงผลบนหน้าจอคอมพิวเตอร์เป็นกราฟล็อกสเกล(log scale)ได้โดยไม่มีความยุ่งยากเท่าใดนัก สำหรับวงจรที่เกิดมีปัญหาขึ้นบ้างคือวงจรอ่านเขียนข้อมูลลงบนแรมทำงานได้ไม่ถูกต้องนักทำให้ไม่สามารถนำข้อมูลในส่วนนี้มาแสดงไว้ในกราฟผลการทดลองได้ และวงจรตรวจจับแรงดันยอดที่ให้ค่าความผิดพลาดค่อนข้างมากในช่วงความถี่ต่ำๆ

ปัญหาที่พบ

สำหรับความถูกต้องของผลการทดลองที่ได้มีความคลาดเคลื่อนจากค่าที่ได้จากการคำนวณอาจมีสาเหตุดังต่อไปนี้

1. ความคลาดเคลื่อนของการแปลงค่าของวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล(A to D)เพื่อจะเก็บเข้าสู่คอมพิวเตอร์ซึ่งมีความเป็นไปได้ที่จะเกิดจากตัววงจรที่ใช้มีความละเอียดในการแปลงค่าไม่เพียงพอ หรือวงจรเกิดมีสัญญาณรบกวนที่เกิดขึ้นเนื่องจากการออกแบบลายทองแดงของวงจร
2. การที่เราไม่ได้นำขนาดของสัญญาณอินพุทจริงๆที่ใช้ทดสอบวงจรมาคำนวณร่วมด้วยเนื่องมาจากในการทำงานครั้งนี้ไม่สามารถสร้างวงจรในส่วนนี้ให้สมบูรณ์ได้ การกำหนดขนาดของสัญญาณอินพุทจึงต้องทำโดยการวัดขนาดจากออสซิโลสโคปแล้วกำหนดเป็นค่าตายตัวไว้ในส่วนของโปรแกรมให้สอดคล้องกับความเป็นจริงโดยจะไม่มีการเปลี่ยนแปลงค่าอีก ทำให้หากมีการเปลี่ยนแปลงขนาดของสัญญาณอินพุทไม่ว่าจะในกรณีใดๆโดยไม่มีการตรวจสอบและเปลี่ยนค่าในโปรแกรมให้สอดคล้องกันแล้วจะทำให้ผลการทดสอบวงจรเกิดความผิดพลาดขึ้นได้
3. การหาค่าความถี่ตัดหรือความถี่ที่ 3 dB จากการพลอตบนหน้าจอคอมพิวเตอร์มีขนาดเล็กและไม่ละเอียดเท่าที่ควร ทำให้อ่านค่าได้เพียงการประมาณเท่านั้น
4. วงจรไม่มีความสามารถพอในการที่จะตรวจจับสัญญาณขนาดเล็กๆได้ละเอียด
5. การรับข้อมูลที่มาจากการทดสอบวงจรโดยสัญญาณที่สร้างจากโปรแกรมภาษาซีนั้นค่อนข้างมีความยุ่งยากต้องมีการสร้างวงจรที่ใช้เก็บข้อมูลโดยหน่วยความจำภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ความคลาดเคลื่อนที่เกิดขึ้นอาจมาจากวงจรตรวจจับแรงดันยอดที่มีความผิดพลาดที่ความถี่ต่ำๆ

แนวทางการแก้ไข

1. เปลี่ยนแนวการสร้างวงจรสร้างสัญญาณโดยใช้วงจรสร้างสัญญาณรูปคลื่นไซน์จากวงจรภายนอกทั้งหมดเพื่อลดความยุ่งยากในการเก็บข้อมูลหรือ พัฒนา ปรับปรุงวงจรอ่านเขียนข้อมูลลงบนแรมให้สามารถทำงานได้อย่างน่าเชื่อถือมากขึ้นจะทำให้ข้อมูลที่ได้ในส่วนความถี่ต่ำมีความถูกต้องมากขึ้น
2. สร้างวงจรที่สามารถตรวจจับสัญญาณที่มีขนาดเล็กๆได้จะทำให้ได้ข้อมูลที่มีความละเอียดและถูกต้องมากยิ่งขึ้น
3. ใช้วงจรแปลงสัญญาณที่มีความแม่นยำสูงเพื่อลดความผิดพลาดของข้อมูล
4. ควรมีการเขียนโปรแกรมที่คำนวณค่าความถี่คัทออฟแล้วแสดงบนหน้าจอแทนการอ่านจากกราฟโดยตรง
5. สร้างวงจรที่ใช้ในการรับสัญญาณอินพุทเข้าสู่คอมพิวเตอร์เพื่อจะได้นำค่าที่เป็นขนาดจริงๆมาร่วมคำนวณในการหาค่าอัตราขยายจะทำให้ได้ผลตอบสนองที่มีความถูกต้องมากยิ่งขึ้น
6. พัฒนารูปแบบการเขียนโปรแกรมให้มีความกระชับมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมที่ใช้ในการควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#include<conio.h>
#include<graphics.h>
#include<math.h>
#include<stdio.h>
#include<dos.h>
#include<stdlib.h>
#define PORT_A1     0x200
#define PORT_B1     0x201
#define PORT_C1     0x202
#define CTRL1       0x203
#define PORT_A2     0x204
#define PORT_B2     0x205
#define PORT_C2     0x206
#define CTRL2       0x207
#define C       1
#define INPT    120
#define GL      90
#define GR      600
#define GT      20
#define GB      280
#define TW      3
#define PPCX    8
#define PPCY    14
#define PX      (GR-GL)
#define PY      (GB-GT)
#define GRIDX   1
#define GRIDY   2
   double ampdata[PX],
  fre[PX]={66,526,1000,1470,1923,2500,2777,3333,3846,4166,
  5000,5263,5555,6250,6666,7142,7692,8333,8695,9090,10000,
  10250,10526,11111,11363,11700,12500,12820,13157,13888,
  14285,14705,15151,15625,16129,16322,16666,17241,17857,
  18518,18867,19230,20000,20400,20833,21276,21739,22222,
  22500,22727,23255,23895,24390,25000,25641,26315,26754,
  27027,27777,27900,28169,28571,29000,29411,30303,30803,
  31200,31746,32258,32786,33333,33500,33800,34482,35087,
  35714,36100,36363,37000,37735,38461,39215,40000,40500,
  41000,41500,42000,42200,42500,42700,43000,43100,43200,
  43500,44000,45454,46511,47000,47619,48200,48780,48880,
  49000,49500,50000,50300,50600,51282,51782,52631,53000,
  53500,54054,54500,55500,55555,56000,56500,57142,57500,
  58000,58500,59000,59500,60000,60500,61000,61500,62000,
  62500,63000,63500,64000,65053,65591,66129,66666,66949,
  67231,67514,67796,68000,68482,68965,69465,69975,70475,
  70975,71428,71975,72475,73025,74074,74256,74438,74620,
  74700,74848,75075,75302,75530,75757,76146,76534,76923,
  77524,78125,78525,78925,79325,79655,79985,80315,80645,
  81967,82240,82513,82786,83060,83333,83804,84274,84745,
  85476,86206,86963,87463,87719,88241,88393,89285,89285,
  89829,90369,90909,91449,92592,93092,93592,94092,94500};
   int data_pts;
   double  x_min, x_max, y_min, y_max;
   double  xl_min, xl_max;
   double  dx,dy;
   void main(void)
   { int gdriver = DETECT,gmode;
char x_name[50]={'F','R','E','Q','U','E','N','C','Y','','(','H','Z',')'},
  y_name[50]={'G','A','I','N','  ','*','d','B','*'};
   double x_incr;
   double y_dec;
```

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย ห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    double nlc;
    int i;
    int finish,code;        /*finish frequency,counter*/
    int check;              /*check from a to d*/
    float j;                /* counter to wait for output from a to d*/
   void  get_xparm(), get_yparm(), draw_axes();
   void num_axes(), title(),grid(),plot();
    /* TEST a to d*/
   outp(CTRL1,0x98);                /*out control port code*/
   outp(CTRL2,0x99);

*--------------------VCO ON HIGH FREQUENCY---------------*/
 outp(PORT_C1,0x01); /* set high frequency a to d (stop code) */
 outp(PORT_B2,0x03); /* set relay and analog switches to high frequency
     delay(100);
   printf("Enter the finish number control frequency(0-255) : ");
     scanf("%d",&finish);
     data_pts = finish;
     while(finish>255){
     printf("OVERANGE,Enter new finish");
     scanf("%d",&finish);}
  for(code=0;code<=finish;code++)
   {   outp(PORT_B1,code);
  for(j=0;j<=2000;j++);
   outp(PORT_C1,0x03); /*set high frequency a to d (start code) */
    delay(10);
   outp(PORT_C1,0x02);/*set high frequency a to d (read code)*/
    check=0x00;
   while(check==0x00){check=(inp(PORT_C1) & 0xF0);}
   ampdata[code]=inp(PORT_A2)+1;
 outp(PORT_C1,0x01);/*set high frequency a to d (stop code)*/
   printf("%3.0lf ",ampdata[code]);}
     getch();
   initgraph(&gdriver,&gmode,"");
   cleardevice();
   get_xparm(&nlc);
   get_yparm(&y_dec);
    cleardevice();
    gotoxy(30,1);
   printf("*  FREQUENCY RESPONSE * ");
   line(GL,GT,GR,GT);
   line(GR,GT,GR,GB);
   draw_axes(nlc,y_dec);
   num_axes(nlc,y_dec);
   title(x_name,y_name);
   plot();
   grid(nlc,y_dec);
      getch(); }
   void  get_xparm(pnlc)
     double *pnlc;
   {  double x_diff;
       puts("Enter x min and number of log cycles");
         scanf("%lf,%lf",&x_min,pnlc);
         x_max = x_min*pow(10.0,*pnlc);
         xl_min = log10(x_min);
         xl_max = log10(x_max);
         x_diff = (xl_max - xl_min);
         dx = x_diff/(double)PX;
    }
 void get_yparm(py_dec)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    double *py_dec;
 {
puts("Enter y_min and y_max  ");
  scanf("%lf,%lf",&y_min,&y_max);
  dy = (y_max-y_min)/PY;
   *py_dec = (y_max-y_min)/10.0;
}
void draw_axes(nlc,y_dec) /*draw x and y axes*/
double nlc,y_dec;
{
double ctp;
double x,z;
int xb, xe, yb, ye;
/*draw x axes*/
line(GL,GB,GR,GB);
  for(z = 1.0; z<=(nlc+0.1); z++)
   for(x = 2.0; x<=10.0; x++)
 {
   ctp = log10(x)*PX/nlc;
   xb = xe =(int)(ctp+(z-1.0)*PX/nlc+GL);
   yb = GB-TW;
   ye = GB;
   line(xb,yb,xe,ye);/*getch();*/
 }
/*draw y axes*/
 line(GL,GB,GL,GT);
 for(x = 0.0; x<=(y_dec+0.1); x++)
{
   xb = GL;
   xe = GL+TW;
   yb = ye = GB - (int)(x*PY/y_dec);
   line(xb,yb,xe,ye);
   }
 }
void num_axes(nlc,y_dec)
 double nlc,y_dec;
{
  int yi,i;
   /*num x*/
  for(i=0;i<=(int)(nlc+0.1); i++)
  {
   gotoxy((int)((PX/PPCX)/(nlc)*i+GL/PPCX)-1,22);
    printf("%5.1f", x_min*pow(10.0,(double)i));
  }
  /*num y */
   for(i=0;i<=(int)(y_dec+0.1);i++)
   {
 gotoxy(6,((int)((GB/PPCY)-((PY/PPCY)/(y_dec))*i)));
 yi = (y_min<0.0)?(int)(y_min - 0.5):(int)(y_min+0.5);
printf("%d",yi+10*i);
   }
 }
void title(x_name,y_name)
 char x_name[], y_name[];
 {
   int i;
     gotoxy(33,24);
    printf("%s",x_name);
  for(i=0;i<strlen(y_name);i++)
 {
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206

Monolithic
Function Generator

EXAR ...the analog plus company™

June 1997-3

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	–40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

©1972
EXAR Corporation, 48720 Kato Road, Fremont, CA 94538 ◆ (510) 668-7000 ◆ (510) 668-7017

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

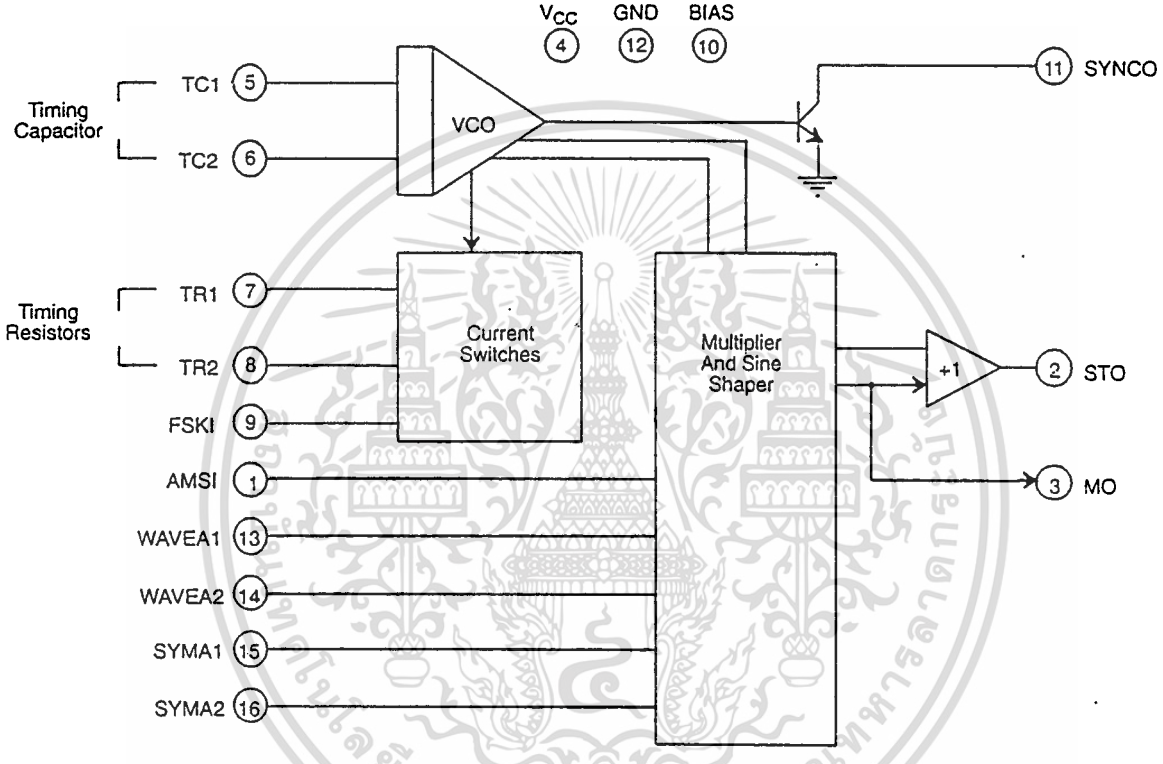
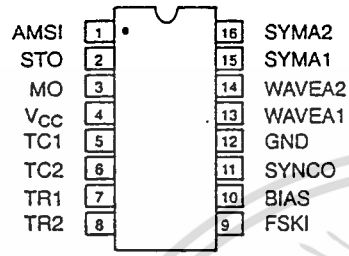
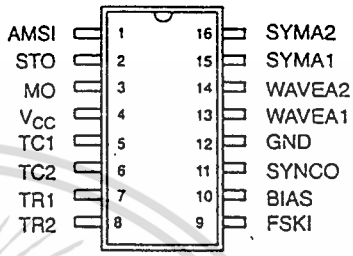


Figure 1. XR-2206 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V_{CC}		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V_{CC}.
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of *Figure 2* Vcc = 12V, T_A = 25°C, C = 0.01µF, R_1 = 100kΩ, R_2 = 10kΩ, R_3 = 25kΩ Unless Otherwise Specified. S_1 open for triangle, closed for sine wave.

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
General Characteristics								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	±5		±13	±5		±13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
Oscillator Section								
Max. Operating Frequency	0.5	1		0.5	1		MHz	C = 1000pF, R_1 = 1kΩ
Lowest Practical Frequency		0.01			0.01		Hz	C = 50µF, R_1 = 2MΩ
Frequency Accuracy		±1	±4		±2		% of f_o	$f_o = 1/R_1C$
Temperature Stability Frequency		±10	±50		±20		ppm/°C	0°C ≤ T_A ≤ 70°C $R_1 = R_2$ = 20kΩ
Sine Wave Amplitude Stability[2]		4800			4800		ppm/°C	
Supply Sensitivity		0.01	0.1		0.01		%/V	V_{LOW} = 10V, V_{HIGH} = 20V, $R_1 = R_2$ = 20kΩ
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	f_H @ R_1 = 1kΩ f_L @ R_1 = 2MΩ
Sweep Linearity								
10:1 Sweep		2			2		%	f_L = 1kHz, f_H = 10kHz
1000:1 Sweep		8			8		%	f_L = 100Hz, f_H = 100kHz
FM Distortion		0.1			0.1		%	±10% Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	µF	*Figure 5*
Timing Resistors: R_1 & R_2	1		2000	1		2000	kΩ	
Triangle Sine Wave Output[1]								*Figure 3*
Triangle Amplitude		160			160		mV/kΩ	*Figure 2*, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/kΩ	*Figure 2*, S_1 Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	R_1 = 30kΩ
With Adjustment		0.4	1.0		0.5	1.5	%	See *Figure 7* and *Figure 8*

Notes

[1] Output amplitude is directly proportional to the resistance, R_3, on Pin 3. See Figure 3.

[2] For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

***Bold face parameters** are covered by production test and guaranteed over operating temperature range.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		kΩ	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	C_L = 10pF
Fall Time		50			50		ns	C_L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I_L = 2mA
Leakage Current		0.1	20		0.1	100	μA	V_{CC} = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes
[1] Output amplitude is directly proportional to the resistance, R_3, on Pin 3. See Figure 3.
[2] For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.
***Bold face parameters** are covered by production test and guaranteed over operating temperature range.*

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply 26V
Power Dissipation 750mW
Derate Above 25°C ..... 5mW/°C
Total Timing Current 6mA
Storage Temperature ..... -65°C to +150°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

เอกสารนี้ผลิตขึ้นเพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น โดยไม่ได้รับอนุญาตจากห้องสมุดฯ ก่อนครั้งที่มีการนำไปใช้

National Semiconductor

DAC0808/DAC0807/DAC0806 8-Bit D/A Converters

General Description

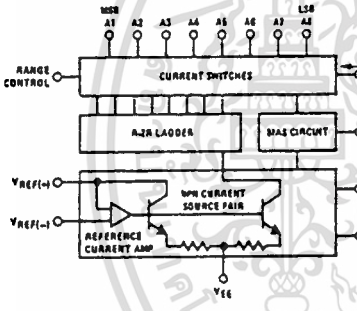
The DAC0808 series is an 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with ±5V supplies. No reference current (I_{REF}) trimming is required for most applications since the full scale output current is typically ±1 LSB of 255 I_{REF}/ 256. Relative accuracies of better than ±0.19% assure 8-bit monotonicity and linearity while zero level output current of less than 4 μA provides 8-bit zero accuracy for $I_{REF} \geq 2$ mA. The power supply currents of the DAC0808 series are independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

Features

- Relative accuracy: ±0.19% error maximum (DAC0808)
- Full scale current match: ±1 LSB typ
- 7 and 6-bit accuracy available (DAC0807, DAC0806)
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/μs
- Power supply voltage range: ±4.5V to ±18V
- Low power consumption: 33 mW @ ±5V

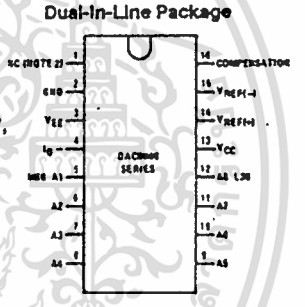
Block and Connection Diagrams



TL/H/5687–1

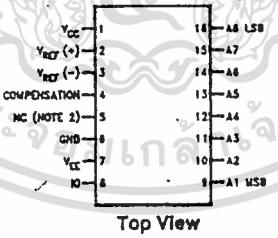
Order Number
DAC0808, DAC0807,
or DAC0806
See NS Package
Number J16A,
M16A or N16A

Dual-In-Line Package



TL/H/5687–2

Small-Outline Package



TL/H/5687–13

Top View

Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	ORDER NUMBERS				
		J PACKAGE (J16A)*		N PACKAGE (N16A)*		SO PACKAGE (M16A)
7-bit	0°C ≤ T_A ≤ +75°C	DAC0807LCJ	MC1408L7	DAC0808LCN DAC0807LCN	MC1408P8 MC1408P7	DAC0808LCM DAC0807LCM
6-bit	0°C ≤ T_A ≤ +75°C	DAC0806LCJ	MC1408L6	DAC0806LCN	MC1408P6	DAC0806LCM

*Note. Devices may be ordered by using either order number.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Supply Voltage	
V_{CC}	$+18\ V_{DC}$
V_{EE}	$-18\ V_{DC}$
Digital Input Voltage, V5–V12	$-10\ V_{DC}$ to $+18\ V_{DC}$
Applied Output Voltage, V_O	$-11\ V_{DC}$ to $+18\ V_{DC}$
Reference Current, I_{14}	5 mA
Reference Amplifier Inputs, V14, V15	V_{CC}, V_{EE}
Power Dissipation (Note 3)	1000 mW
ESD Susceptibility (Note 4)	TBD
Storage Temperature Range	−65°C to +150°C
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (Plastic)	260°C
Dual-In-Line Package (Ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Operating Ratings

Temperature Range	$T_{MIN} \le T_A \le T_{MAX}$
DAC0808LC Series	$0 \le T_A \le +75°C$

Electrical Characteristics

(V_{CC} = 5V, V_{EE} = −15 V_{DC}, $V_{REF}/R14$ = 2 mA, DAC0808: T_A = −55°C to +125°C, DAC0808C, DAC0807C, DAC0806C, T_A = 0°C to +75°C, and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
E_r	Relative Accuracy (Error Relative to Full Scale I_O)	*(Figure 4)*				%
	DAC0808LC (LM1408-8)				±0.19	%
	DAC0807LC (LM1408-7), (Note 5)				±0.39	%
	DAC0806LC (LM1408-6), (Note 5)				±0.78	%
	Settling Time to Within ½ LSB (Includes t_{PLH})	T_A = 25°C (Note 6), *(Figure 5)*		150		ns
t_{PLH}, t_{PHL}	Propagation Delay Time	T_A = 25°C, *(Figure 5)*		30	100	ns
TCI_O	Output Full Scale Current Drift			±20		ppm/°C
MSB	Digital Input Logic Levels	*(Figure 3)*				
V_{IH}	High Level, Logic "1"		2			V_{DC}
V_{IL}	Low Level, Logic "0"				0.8	V_{DC}
MSB	Digital Input Current	*(Figure 3)*				
	High Level	V_{IH} = 5V		0	0.040	mA
	Low Level	V_{IL} = 0.8V		−0.003	−0.8	mA
I_{15}	Reference Input Bias Current	*(Figure 3)*		−1	−3	μA
	Output Current Range	*(Figure 3)*				
		V_{EE} = −5V	0	2.0	2.1	mA
		V_{EE} = −15V, T_A = 25°C	0	2.0	4.2	mA
I_O	Output Current	V_{REF} = 2.000V, R14 = 1000Ω, *(Figure 3)*	1.9	1.99	2.1	mA
	Output Current, All Bits Low	*(Figure 3)*		0	4	μA
	Output Voltage Compliance (Note 2)	$E_r \le 0.19\%$, T_A = 25°C				
	V_{EE} = −5V, I_{REF} = 1 mA				−0.55, +0.4	V_{DC}
	V_{EE} Below −10V				−5.0, +0.4	V_{DC}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

(V_{CC} = 5V, V_{EE} = −15 V_{DC}, V_{REF}/R14 = 2 mA, DAC0808: T_A = −55°C to +125°C, DAC0808C, DAC0807C, DAC0806C, T_A = 0°C to +75°C, and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
SRI_{REF}	Reference Current Slew Rate	*(Figure 6)*	4	8		mA/μs
	Output Current Power Supply Sensitivity	−5V ≤ V_{EE} ≤ −16.5V		0.05	2.7	μA/V
	Power Supply Current (All Bits Low)	*(Figure 3)*				
I_{CC}				2.3	22	mA
I_{EE}				−4.3	−13	mA
	Power Supply Voltage Range	T_A = 25°C, *(Figure 3)*				
V_{CC}			4.5	5.0	5.5	V_{DC}
V_{EE}			−4.5	−15	−16.5	V_{DC}
	Power Dissipation All Bits Low	V_{CC} = 5V, V_{EE} = −5V		33	170	mW
		V_{CC} = 5V, V_{EE} = −15V		106	305	mW
	All Bits High	V_{CC} = 15V, V_{EE} = −5V		90		mW
		V_{CC} = 15V, V_{EE} = −15V		160		mW

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: Range control is not required.

Note 3: The maximum power dissipation must be derated at elevated temperatures and is dictated by T_{JMAX}, θ_{JA}, and the ambient temperature, T_A. The maximum allowable power dissipation at any temperature is $P_D = (T_{JMAX} - T_A)/\theta_{JA}$ or the number given in the Absolute Maximum Ratings, whichever is lower. For this device, T_{JMAX} = 125°C, and the typical junction-to-ambient thermal resistance of the dual-in-line J package when the board mounted is 100°C/W. For the dual-in-line N package, this number increases to 175°C/W and for the small outline M package this number is 100°C/W.

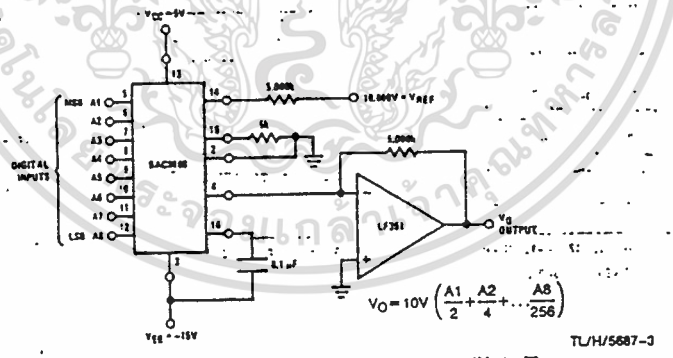
Note 4: Human body model, 100 pF discharged through a 1.5 kΩ resistor.

Note 5: All current switches are tested to guarantee at least 50% of rated current.

Note 6: All bits switched.

Note 7: Pin-out numbers for the DAL080X represent the dual-in-line package. The small outline package pinout differs from the dual-in-line package.

Typical Application



TL/H/5687–3

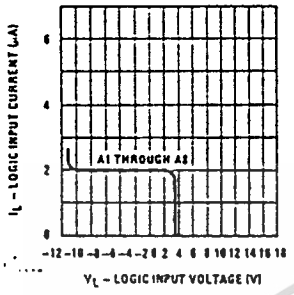
FIGURE 1. + 10V Output Digital to Analog Converter (Note 7)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

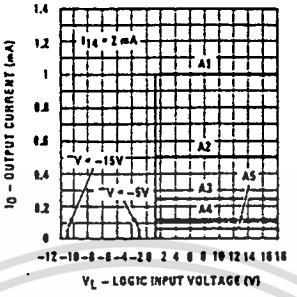
Typical Performance Characteristics

V_{CC} = 5V, V_{EE} = −15V, T_A = 25°C, unless otherwise noted

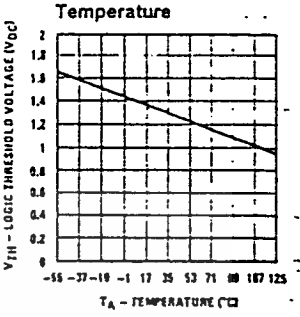
Logic Input Current vs Input Voltage



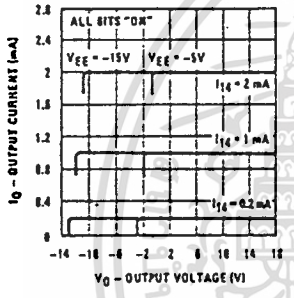
Bit Transfer Characteristics



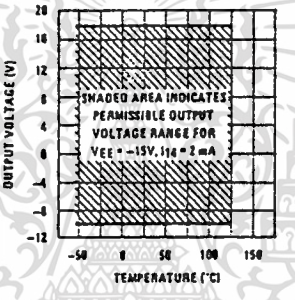
Logic Threshold Voltage vs Temperature



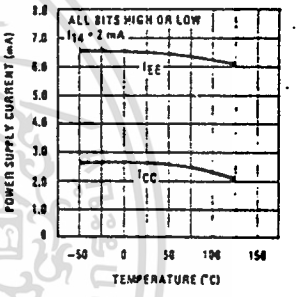
Output Current vs Output Voltage (Output Voltage Compliance)



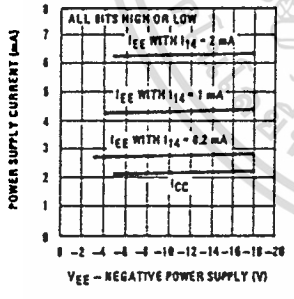
Output Voltage Compliance vs Temperature



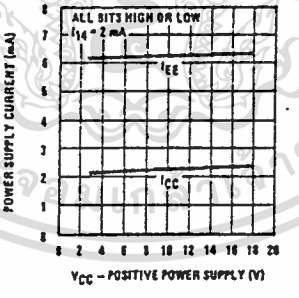
Typical Power Supply Current vs Temperature



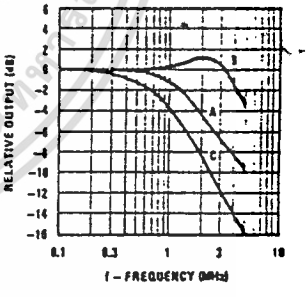
Typical Power Supply Current vs V_{EE}



Typical Power Supply Current vs V_{CC}



Reference Input Frequency Response



TL/H/5687–5

Unless otherwise specified: R14 = R15 = 1 kΩ, C = 15 pF, pin 16 to V_{EE}; R_L = 50Ω, pin 4 to ground.

Curve A: Large Signal Bandwidth Method of *Figure 7*, V_{REF} = 2 Vp-p offset 1 V above ground.

Curve B: Small Signal Bandwidth Method of *Figure 7*, R_L = 250Ω, V_{REF} = 50 mVp-p offset 200 mV above ground.

Curve C: Large and Small Signal Bandwidth Method of *Figure 9* (no op amp, R_L = 50Ω), R_S = 50Ω, V_{REF} = 2V, V_S = 100 mVp-p centered at 0V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

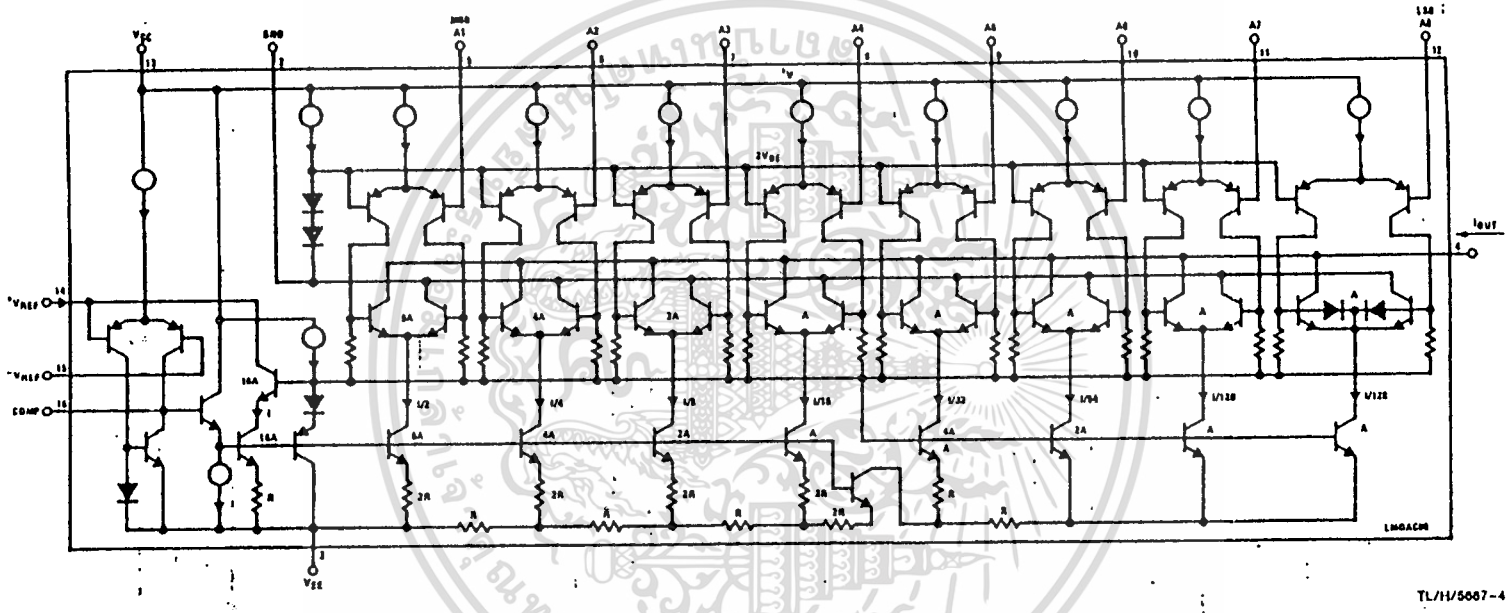
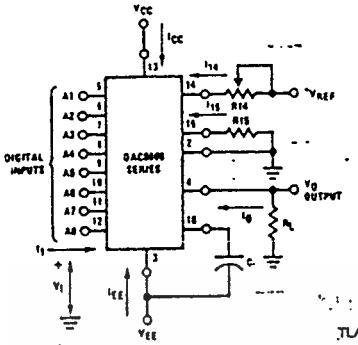


FIGURE 2. Equivalent Circuit of the DAC0808 Series (Note 7)

Test Circuits



V_I and I_I apply to inputs A1–A8.

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K\left(\frac{A1}{2} + \frac{A2}{4} + \frac{A3}{8} + \frac{A4}{16} + \frac{A5}{32} + \frac{A6}{64} + \frac{A7}{128} + \frac{A8}{256}\right)$$

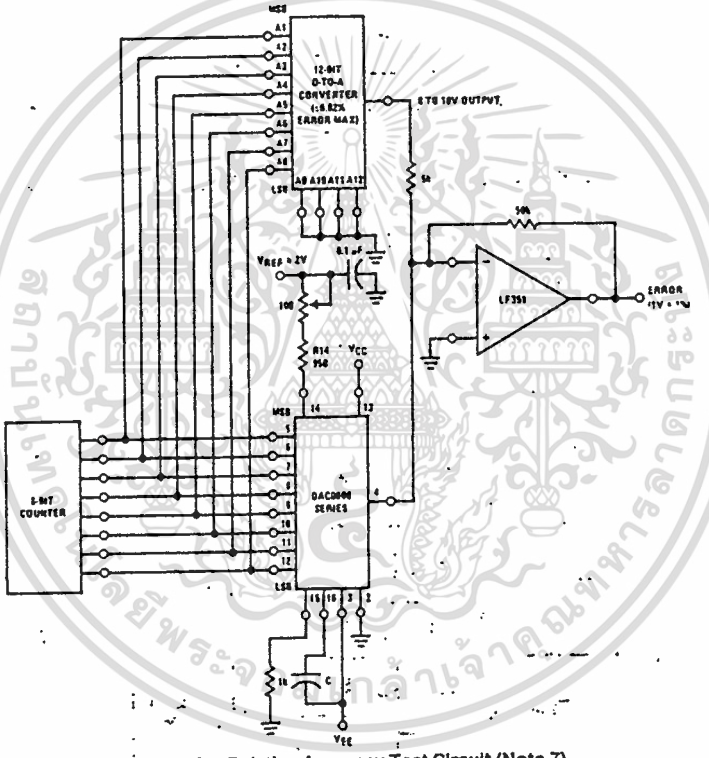
where $K \simeq \frac{V_{REF}}{R14}$

and A_N = "1" if A_N is at high level

A_N = "0" if A_N is at low level

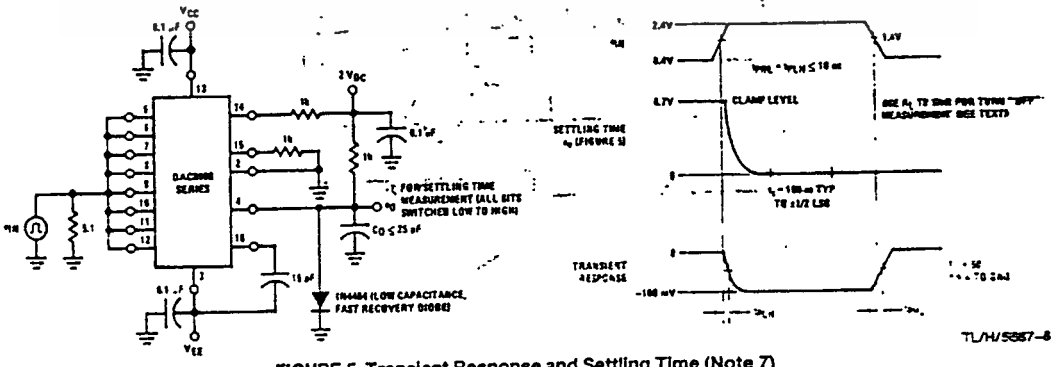
TL/H/5687–6

FIGURE 3. Notation Definitions Test Circuit (Note 7)



TL/H/5687–7

FIGURE 4. Relative Accuracy Test Circuit (Note 7)



TL/H/5687–8

FIGURE 5. Transient Response and Settling Time (Note 7)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits (Continued)

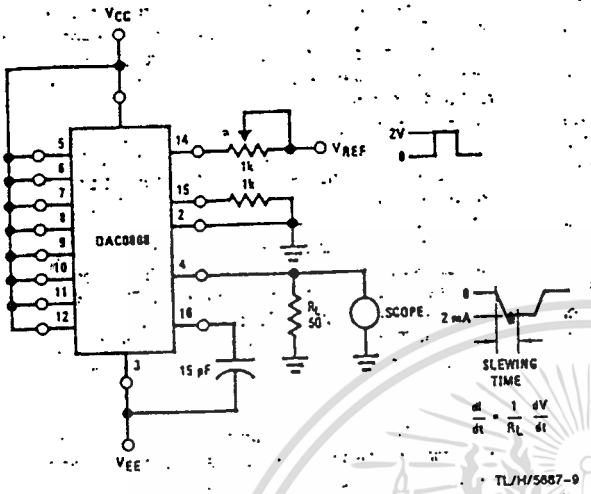


FIGURE 6. Reference Current Slew Rate Measurement (Note 7)

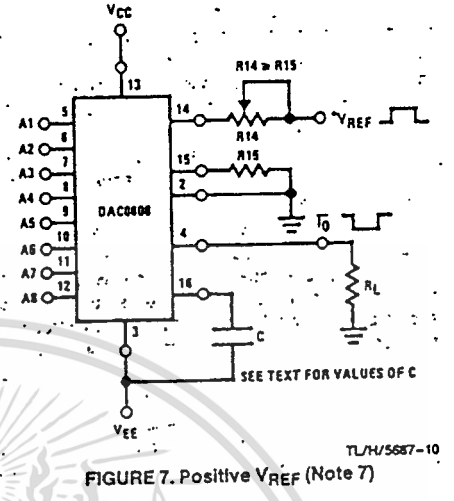


FIGURE 7. Positive V_{REF} (Note 7)

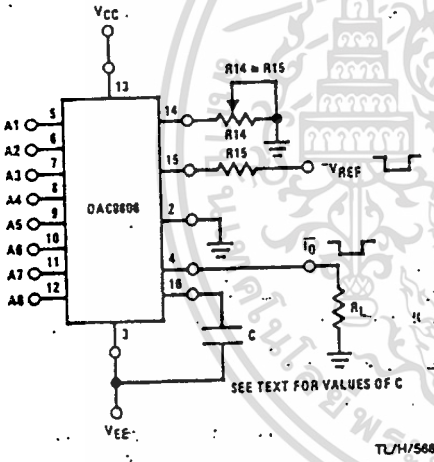


FIGURE 8. Negative V_{REF} (Note 7)

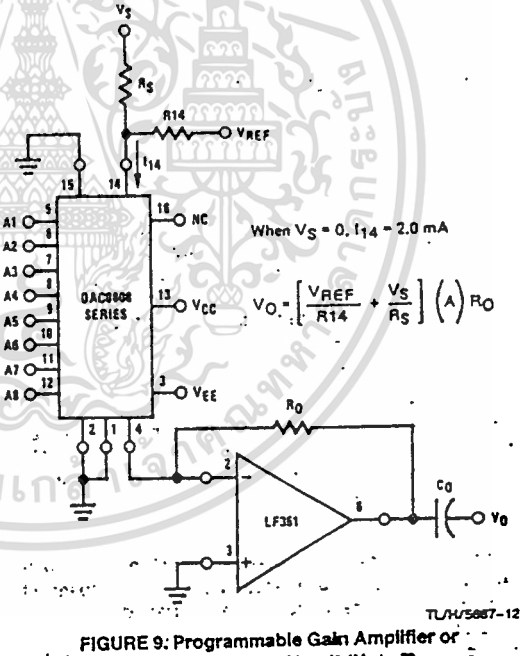


FIGURE 9. Programmable Gain Amplifier or Digital Attenuator Circuit (Note 7)

Application Hints

REFERENCE AMPLIFIER DRIVE AND COMPENSATION

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input current, I_{14}, must always flow into pin 14, regardless of the set-up method or reference voltage polarity.

Connections for a positive voltage are shown in *Figure 7*. The reference voltage source supplies the full current I_{14}. For bipolar reference signals, as in the multiplying mode, R15 can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R15 with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increases in R14 to maintain proper phase margin; for R14 values of 1, 2.5 and 5 kΩ, minimum capacitor values are 15, 37 and 75 pF. The capacitor may be tied to either V_{EE} or ground, but using V_{EE} increases negative supply rejection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

A negative reference voltage may be used if R14 is grounded and the reference voltage is applied to R15 as shown in *Figure 8*. A high input impedance is the main advantage of this method. Compensation involves a capacitor to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 4V above the V_{EE} supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a DC reference voltage is used, capacitive bypass to ground is recommended. The 5V logic supply is not recommended as a reference voltage. If a well regulated 5V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to 5V through another resistor and bypassing the junction of the 2 resistors with 0.1 μF to ground. For reference voltages greater than 5V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

OUTPUT VOLTAGE RANGE

The voltage on pin 4 is restricted to a range of −0.55 to 0.4V when $V_{EE} = -5V$ due to the current switching methods employed in the DAC0808.

The negative output voltage compliance of the DAC0808 is extended to −5V where the negative supply voltage is more negative than −10V. Using a full-scale current of 1.992 mA and load resistor of 2.5 kΩ between pin 4 and ground will yield a voltage output of 256 levels between 0 and −4.980V. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500Ω do not significantly affect performance, but a 2.5 kΩ load increases worst-case settling time to 1.2 μs (when all bits are switched ON). Refer to the subsequent text section on Settling Time for more details on output loading.

OUTPUT CURRENT RANGE

The output current maximum rating of 4.2 mA may be used only for negative supply voltages more negative than −8V, due to the increased voltage drop across the resistors in the reference current amplifier.

ACCURACY

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current. The relative accuracy of the DAC0808 is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the DAC0808 has a very low full-scale current drift with temperature.

The DAC0808 series is guaranteed accurate to within ±½ LSB at a full-scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2 mA, with the loss of 1 LSB (8 μA) which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in *Figure 4*. The 12-bit converter is calibrated for a full-scale output current of 1.992 mA. This is an optional step since the DAC0808 accuracy is essentially the same between 1.5 and 2.5 mA. Then the DAC0808 circuits' full-scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accuracy D-to-A converter. 16-bit accuracy implies a total error of ±½ of one part in 65,536 or ±0.00076%, which is much more accurate than the ±0.019% specification provided by the DAC0808.

MULTIPLYING ACCURACY

The DAC0808 may be used in the multiplying mode with 8-bit accuracy when the reference current is varied over a range of 256:1. If the reference current in the multiplying mode ranges from 16 μA to 4 mA, the additional error contributions are less than 1.6 μA. This is well within 8-bit accuracy when referred to full-scale.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the DAC0808 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a DC reference current is 0.5 to 4 mA.

SETTLING TIME

The worst-case switching condition occurs when all bits are switched ON, which corresponds to a low-to-high transition for all bits. This time is typically 150 ns for settling to within ±½ LSB, for 8-bit accuracy, and 100 ns to ½ LSB for 7 and 6-bit accuracy. The turn OFF is typically under 100 ns. These times apply when $R_L \leq 500\Omega$ and $C_O \leq 25$ pF.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μF supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จลุล่วงลงได้ เนื่องมาจากการแนะนำให้คำปรึกษาและชี้แนวทาง ตลอดจนให้กำลังใจจาก อ.โกศล ชวนขยัน ซึ่งเป็นอาจารย์ที่ปรึกษาที่เอาใจใส่ดูแลอย่างดียิ่ง ตลอดจนเพื่อนๆนักศึกษาทุกคนที่มีส่วนร่วมในปริญญานิพนธ์ชิ้นนี้ ผู้จัดทำจึงขอขอบพระคุณในความอนุเคราะห์ของทุกท่านไว้ ณ ที่นี้ด้วย

(นายจักราวุธ ตั้งตรงไพโรจน์)

(นายพนมพร เคลือบพ่วง)

(นายวรณัฐ บุญพิทักษ์)

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. ธานินทร์ ถาวรศาสนวงศ์, ทินกร ตุ๊ก, "การอินเตอร์เฟส IBM/PC",โครงการตำราเรียนสำนักพิมพ์ฟิสิกส์เซ็นเตอร์,270 หน้า,2535.
2. รศ. ยืน ภู่สุวรรณ, "ทฤษฎีและการประยุกต์ ไมโครโปรเซสเซอร์ Z-80",บริษัทซีเอ็ดยูเคชั่น จำกัด,238 หน้า.
3. วิโรจน์ อัศวรังสี, ชัชวาลย์ เต็มฤทธิวงศ์, กรชุลี ใช้สถิตย์, "การใช้งานออปแอมป์และลิเนียร์ไอซี", บริษัท ซีเอ็ดยูเคชั่น จำกัด, 607 หน้า.
4. ธันวา ศรีประโมง, "การเขียนโปรแกรมภาษาซีสำหรับวิศวกรรม" , มหาวิทยาลัยเทคโนโลยีมหานคร.
5. Robert A. Witte, "Spectrum and Network Measurements" ,Prentice Hall,274 p.,1991.
6. Muhammad Ali Mazidi, Janice Gillispie Mazidi, "The 80x86 IBM PC & Compatible Computers Volumns II Assembly Language,Design and Interfacing",Prentice Hall,906 p., 1995.
7. Willis J. Tumpkins,John G. Webster, "Interfacing Sensor to The IBM PC",Prentice Hall.
8. Robert A.Gabel,Richard A.Roberts, "Signal and Linear System" ,John Willey.
9. Delton T. Horn , "Designing and Building Electronic Filters", McGraw-Hill.
10. Nelson Johnson, "Advanced Graphics in C Programing and Techniques", McGraw-Hill.
11. Vincent Kassab, "Technical C Programing" Prentice Hall.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้