สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ระบบบันทึกสัญญาณภาพและสัญญาณอนาลอกบนเทปบันทึกภาพ

A RECORDING SYNTEM FOR VIDEO AND ANALOG SIGNAL

โดย

นาย กิติชัย เพิ่มผลนิรันดร์

นาย ไกรสร ชมภู่ทอง

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เลขหมู่.....
เลขทะเบียน 34054
วัน, เดือน, ปี - 1 ต.ค. 2542

ลิขสิทธิ์เป็นของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบบันทึกสัญญาณภาพและสัญญาณอนาลอกบนเทปบันทึกภาพ

A RECORDING SYNTEM FOR VIDEO AND ANALOG SIGNAL

โดย

นาย กิติชัย เพิ่มผลนิรันดร์ เลขประจำตัว 39013188

นาย ไกรสร ชมภู่ทอง เลขประจำตัว 39013190

อาจารย์ที่ปรึกษา

ดร.กิติพล ชิตสกุล

ปริญญานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2541

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบบันทึกสัญญาณภาพและอนาลอกบนเทปบันทึกภาพ

ผู้จัดทำ

1. นาย กิติชัย เพิ่มผลนิรันดร์ 39013188
2. นาย ไกรสร ชมภู่ทอง 39013190

.....อาจารย์ที่ปรึกษา

(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบบันทึกสัญญาณภาพและอนาลอกบนเทปบันทึกภาพ

A Recording System for Video and Analog signal

นาย กิติชัย เพิ่มผลนิรันดร์ 39013188

นาย ไกรสร ชมภู่ทอง 39013190

โครงงานได้รับการตรวจสอบแล้ว พร้อมที่จะทำการสอบได้

.....

(.....)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบบันทึกสัญญาณภาพและสัญญาณอนาลอกบนเทปบันทึกภาพ

กิติชัย เพิ่มผลนิรันด์
ไกรสร ชมภู่ทอง
ดร.กิติพล ชิตสกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2541

บทคัดย่อ

ในทางการแพทย์บางกรณีอาจจำเป็นต้องศึกษาพฤติกรรมภายนอกของสัตว์ทดลองหรือผู้ป่วยไปพร้อม ๆ กับการวัดสัญญาณไฟฟ้าร่างกายที่สัมพันธ์กัน การศึกษากรณีดังกล่าวในเวลาจริงจะทำได้โดยการเฝ้าดูไปพร้อม ๆ กัน แต่ถ้าต้องการบันทึกเหตุการณ์ทั้งสองเพื่อใช้ศึกษาต่อไป วิธีที่ง่ายที่สุดคือต้องบันทึกเวลาลงไว้อย่างต่อเนื่อง ซึ่งไม่เป็นการสะดวกในการศึกษาที่ต้องตรวจสอบเวลาที่บันทึกไว้ให้สอดคล้องกัน เพื่อแก้ปัญหาดังกล่าวจึงมีความคิดที่จะพัฒนาระบบที่สามารถบันทึกภาพเหตุการณ์และสัญญาณไฟฟ้าไปพร้อมกันลงบนเทปบันทึกภาพ ในวิทยานิพนธ์ฉบับนี้ได้กล่าวถึงรายละเอียดการออกแบบสร้างระบบดังกล่าว ที่สามารถนำมาเล่นกลับบนเครื่องเล่นเทปและเครื่องรับโทรทัศน์ หลักการที่ใช้คือเปลี่ยนสัญญาณอนาลอกความถี่ต่ำให้เป็นสัญญาณภาพแล้วนำไปผสมกับสัญญาณภาพอื่น ๆ เช่นสัญญาณจากกล้องวิดีโอ สัญญาณที่ผสมกันนี้สามารถบันทึกลงบนเทปหรือแสดงบนจอภาพได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A Recording System for Video and Analog Signal

Kitichai Permpolnirun
Kaisorn Chompoothong
Dr.Kitiphol Chitsakul Advisor
Acadamic Year 1998

Abstract

Some medical studies are concerned with the observation of external behaviors along with the measurement of physiological signal of an object studied. It is not complicated task in a real time study. However, it is not easy in the case of recording of those two events together. This is the main objective of this project. Our conception is to convert the measured signal into video signal for mixing with the video signal form a video camera and to record simultaneously on the same video tape. We detail the design and implementation of our system in this thesis.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	I
Abstract	II
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีทั่วไปของโทรทัศน์	2
2.1 ส่วนประกอบภาพ	2
2.1.1 การสแกน	3
2.1.2 การหักเห	5
2.1.3 การซิงค์	7
2.2 สัญญาณภาพ	8
2.2.1 คุณภาพของภาพ	9
2.2.2 ความสว่าง	9
2.2.3 ความเข้ม	9
2.2.4 รายละเอียด	9
2.2.5 อัตราส่วนภาพ	9
บทที่ 3 การออกแบบและการทำงานของวงจร	11
3.1 การทำงานในส่วนการแปลงสัญญาณอนาลอกเป็นสัญญาณวีดีโอ	11
3.2 การทำงานในส่วนการรวมภาพ	15
3.2.1 วงจร Oscillator	16
3.2.2 วงจรขยายสัญญาณหลักและแยกสัญญาณ Sync ของ Video Main	17
3.2.3 วงจรแยกสัญญาณ Sync ของ Video Sub	19
3.2.4 การสร้างสัญญาณควบคุมการตัดต่อภาพ	21
3.2.5 วงจร Analog to Digital	22
3.2.6 วงจรควบคุมการอ่านการเขียนข้อมูล	23
3.2.7 วงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก	28
3.2.8 วงจรควบคุมการตัดต่อภาพ	29
บทที่ 4 ผลและวิจารย์ผลการทดสอบ	30
บทที่ 5 บทสรุป	33

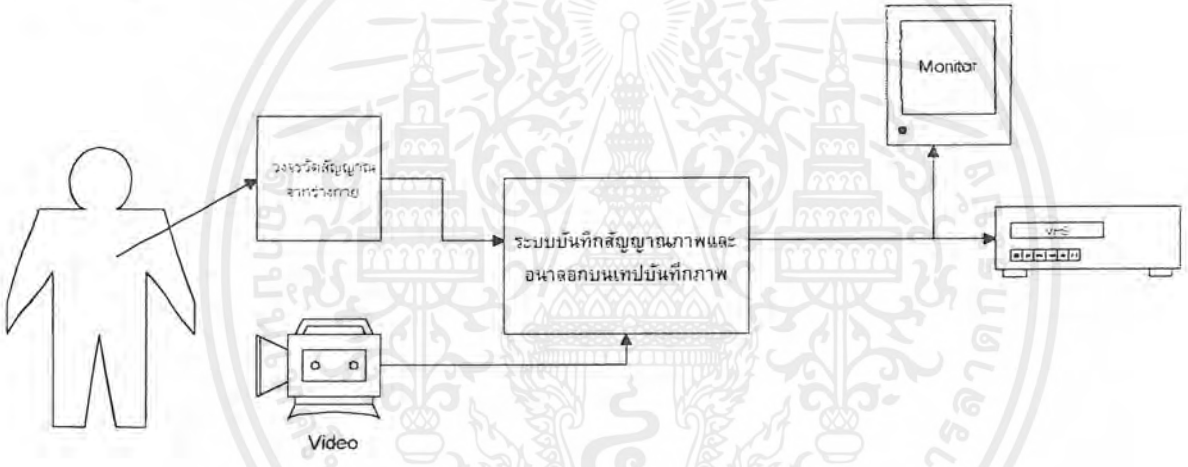
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า
ภาคผนวก	34
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ระบบบันทึกสัญญาณภาพและอนาลอกบนวีดีโอเทปมีแนวความคิดมาจากความต้องการที่จะนำภาพและสัญญาณจากร่างกายมนุษย์เก็บลงบนวีดีโอเทปเพื่อเป็นข้อมูลเก็บเอาไว้หลักการทำงานคือนำสัญญาณที่วัดได้จากร่างกายมาทำการเปลี่ยนให้เป็นสัญญาณวีดีโอจากนั้นนำสัญญาณวีดีโอนี้ไปทำการมอดดูเลตกับสัญญาณที่ได้จากกล้องวีดีโอซึ่งเมื่อทำการมอดดูเลตแล้วจะได้เป็นสัญญาณภาพรวมนำสัญญาณนี้ไปบันทึกลงบนวีดีโอเทปพร้อมทั้งนำไปแสดงเป็นภาพที่โทรทัศน์ด้วย ซึ่งภาพที่ได้บนจอโทรทัศน์จะปรากฏเป็นสองส่วนคือส่วนของภาพที่ได้จากกล้องวีดีโอและอีกส่วนหนึ่งคือภาพของสัญญาณที่วัดได้จากร่างกายดังแสดงในรูป



รูปที่ 1.1 แสดงหลักการทำงานของเครื่องบันทึกสัญญาณภาพและอนาลอกบนวีดีโอเทป

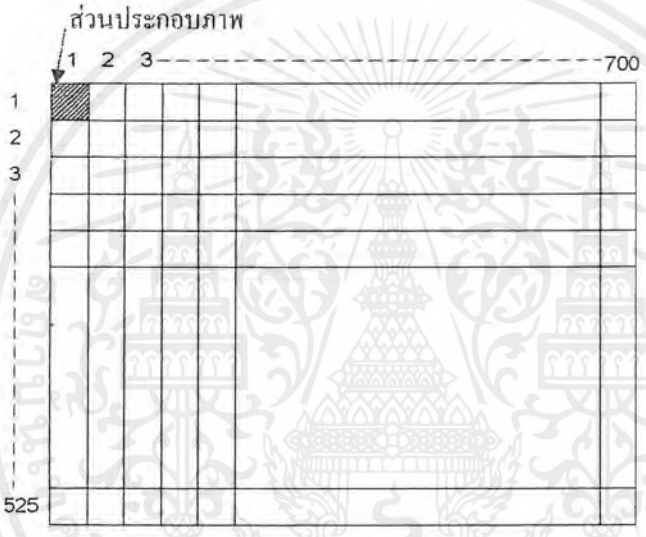
จากรูปที่ 1.1 จะเห็นว่าในการสร้างจะต้องสร้างสองส่วนคือส่วนของการเปลี่ยนจากสัญญาณอนาลอกให้เป็นสัญญาณวีดีโอและส่วนของการรวมสัญญาณวีดีโอกับสัญญาณที่ได้จากกล้องวีดีโอเข้าด้วยกันแล้วส่งไปบันทึกที่วีดีโอเทปหรือจะส่งไปแสดงเป็นภาพที่โทรทัศน์ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่2
ทฤษฎีทั่วไปของโทรทัศน์

2.1 ส่วนประกอบภาพ (Picture element)

ถ้าลองขยายภาพขาว-ดำภาพหนึ่งให้ใหญ่ขึ้น จะพบว่าภาพประกอบด้วยจุดดำและจุดขาวมากมาย ที่สังเกตได้ง่ายๆคือ ภาพจากหนังสือพิมพ์ ในทางตรงกันข้ามถ้าเอาจุดสีขาวและจุดสีดำมาเรียงกันก็จะประกอบเป็นภาพได้ จุดเหล่านี้เรียกว่า ส่วนประกอบภาพ (Picture element) ในพื้นที่ๆเท่ากันจำนวนของส่วนประกอบภาพมากกว่าจะเป็นภาพที่ชัดและคมกว่า



รูป ที่ 2.1 แสดงการแบ่งส่วนประกอบภาพ

จากรูป 2.1 ถ้าแบ่งเส้นตามแนวนอนเป็น 525 เส้นและแบ่งเส้นตามแนวตั้งเป็น 700 เส้นจะได้จำนวนของส่วนประกอบภาพ 525 5700 จะเห็นได้ว่ายิ่งแบ่งจำนวนเส้นให้มากขึ้นเท่าไหร่ก็ยิ่งได้จำนวนของส่วนประกอบภาพมากขึ้นเท่านั้น ดังนั้นตามทฤษฎีแล้วระบบโทรทัศน์ที่มีจำนวนเส้นมากกว่าก็ย่อมจะได้ภาพที่ชัดกว่า แต่การออกแบบวงจรก็ยากขึ้น เนื่องจาก Bandwidth ก็จะกว้างขึ้นด้วย

จาก

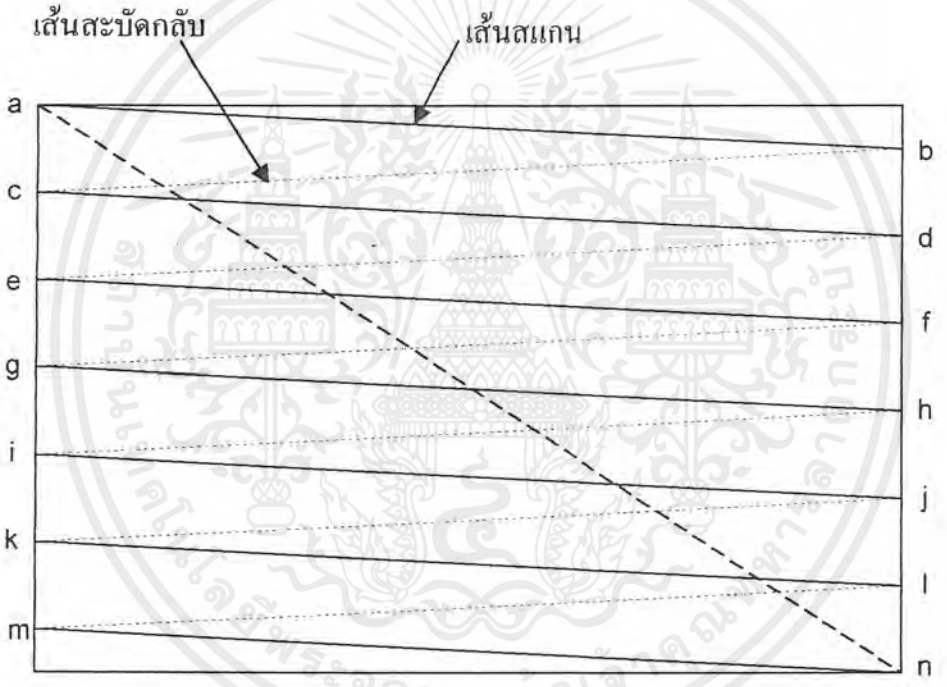
$$f_{\max} = 1/2Kn^2 f_p by/bx$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสูตรนี้จะเห็นได้ว่า n เพิ่ม f จะเพิ่มด้วย อย่างไรก็ตามภาพที่เห็นที่จอโทรทัศน์นั้นจะมีส่วนประกอบภาพไม่ถึง 367,500 เนื่องจากต้องสูญเสียไปในการสแกน ได้ทดลองนำคนมาดูภาพที่จอโดยการเพิ่มจำนวนส่วนประกอบขึ้นเรื่อยๆ พบว่าภาพที่พอดูได้ชัดเจน คุณภาพดีพอสมควรจะต้องมีจำนวนส่วนประกอบไม่ต่ำกว่า 200,00

2.1.1 การสแกน (Scanning)

จากการที่ได้กล่าวมาแล้วข้างต้นว่าภาพประกอบด้วยจำนวนส่วนประกอบภาพมากซึ่งแต่ละจุดของภาพที่ส่งไปจะบอกว่าเป็นจุดขาวหรือจุดดำก็แสดงโดยสัญญาณภาพ ทางด้านส่งจะส่งทีละจุดเป็นลำดับแยกกันไป ทางด้านรับก็จะนำจุดต่างๆเหล่านี้มาเรียงกันใหม่ให้เป็นภาพขึ้นมาวิธีนี้เรียกว่า "การสแกน" เส้นที่ประกอบกันเป็นภาพในโทรทัศน์นี้เรียกว่า "เส้นสแกน" ปัจจุบันในเมืองไทย ซึ่งใช้ระบบ PAL มีจำนวนเส้นสแกน 625 เส้น

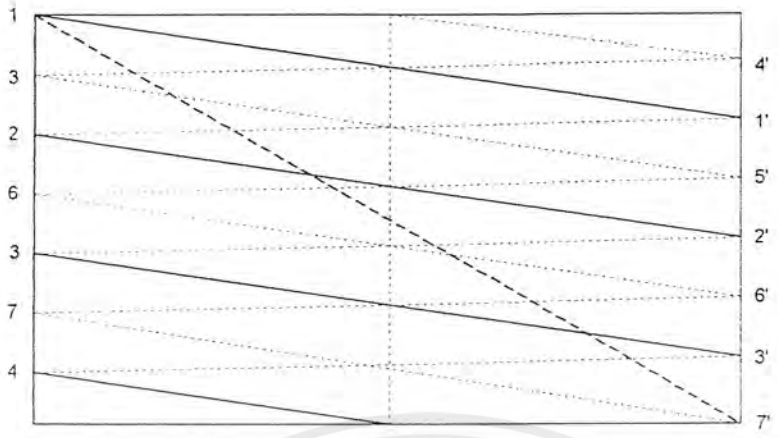


รูปที่ 2.2 แสดงการสแกนแบบก้าวหน้า

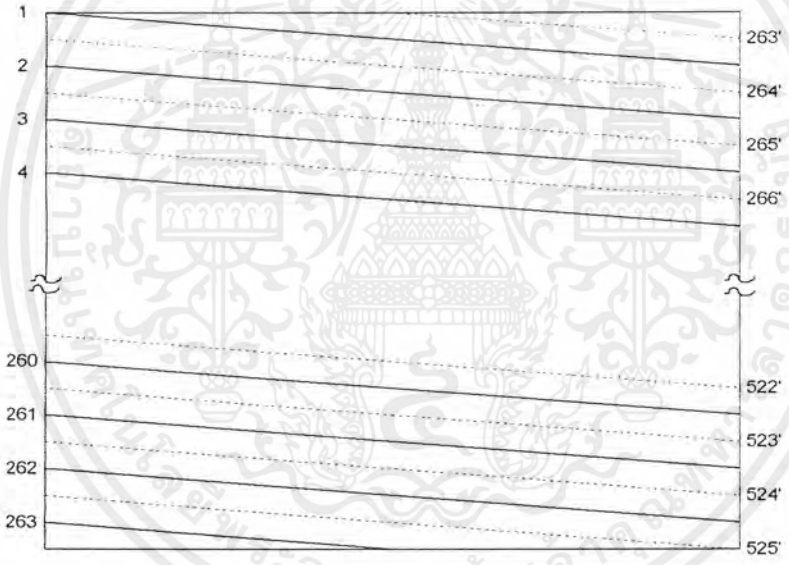
การสแกนมี 2 วิธีคือ วิธีสแกนแบบก้าวหน้า (Progressive scanning) และวิธีสแกนแบบสลับเส้น (Interlaced scanning)

จากรูปที่ 2.2 จะเห็นได้ว่าการสแกนเริ่มจาก a-b,c-d,e-f จนถึงสุดท้าย k-1 ซึ่งเป็นการแสดงตามลำดับจากซ้ายไปขวาและจากบนไปล่างเหมือนการอ่านหนังสือหรือการพิมพ์ดีดนั่นเอง เป็นการสแกนที่ใช้ในออสซิลโลสโคป เรียกว่า การสแกนแบบก้าวหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 (a)การสแกนแบบฟิลด์คี่



รูปที่ 2.3 (b)การสแกนแบบสลับเส้นใน 1 เฟรม

จากรูปที่ 2.3(a) จะเห็นได้ว่าการสแกนเริ่มจาก 1,2,3,4 เรียกว่า ฟิลด์คี่(Odd Field) และในระหว่างเส้นต่อเส้นก็จะเว้นช่องว่างให้พอสแกนได้อีกครั้งหนึ่ง จากนี้ก็เริ่ม 5,6,7 ใหม่อีกครั้งเรียกว่าฟิลด์คู่(Even field) เป็นการสแกนแบบเส้นเว้นเส้นซึ่งต้องใช้การสแกนทางแนวตั้งถึงสองครั้งดังนั้นถ้าต้องการส่งภาพ 30 ภาพต่อวินาที ก็ต้องมีการส่งถึง 60 ครั้ง นั่นคือเป็นการส่งภาพแบบหยาบๆไป60 ภาพนั่นเอง วิธีนี้ใช้ในระบบโทรทัศน์ที่เรียกว่า การสแกนแบบสลับเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

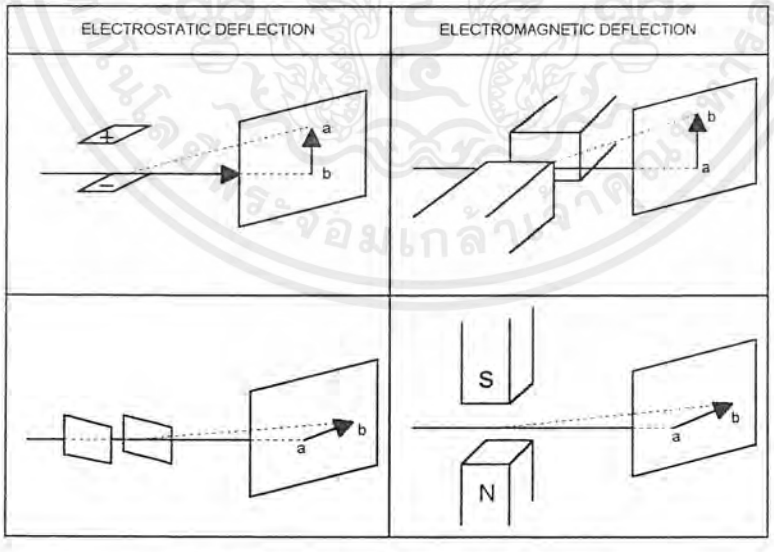
ในการสแกนเช่นนี้ต้องใช้ในการสแกนแนวตั้ง 2 ครั้ง การสแกนแนวตั้ง 1 ครั้งเรียกว่า 1 ฟิลด์ การสแกน 2 ฟิลด์เรียกว่า 1 เฟรม(Frame) ในระบบ 525 เส้น จากรูปที่ การสแกน 1 ฟิลด์ มี 265.5 เส้น (ครึ่งหนึ่งของ 525 เส้น) เนื่องจากตาของมนุษย์มีคุณสมบัติในการคงอยู่ของภาพ (Persistence of image) และระยะเวลาในการเรืองแสงของฟอสเฟอร์ (Phosphor) ที่จอภาพ ทำให้ภาพของฟิลด์ที่ 1 ยังคงอยู่ในขณะที่ฟิลด์ที่ 2 สแกนเสร็จแล้ว ภาพที่มองเห็นจึงมีจำนวน 525 เส้น ข้อดีของวิธีนี้คือ ทำให้ลดการกระพริบของภาพ (Flicker) ได้ถึงเท่าตัว

ในการสแกนทั้งแบบก้าวหน้าและสลับเส้น เมื่อสแกนไปสุดเส้นของแต่ละเส้นแล้ว ต้องรีบกลับมาเริ่มต้นใหม่ ทั้งแนวนอนและแนวตั้ง ระยะเวลาในการกลับมาเริ่มใหม่นั้นยิ่งน้อยเท่าไรยิ่งดี จากรูปที่ คือ เส้นประจาก b-c,d-e เส้นนี้เรียกว่าเส้นสแกนกลับ (Retrace หรือ Flyback) เส้นนี้ไม่มีความจำเป็นในการประกอบเป็นภาพจึงมีวงจรควบคุมไม่ให้ปรากฏที่จอ การสแกนของอิเล็กตรอนจากซ้ายไปขวาด้วยการสแกนทางแนวนอนและจากบนลงล่างด้วยการสแกนทางแนวตั้ง

2.1.2 การหักเห (Deflection)

ในการสแกนเพื่อจะเปลี่ยนภาพให้เป็นสัญญาณไฟฟ้าทสงด้านส่งหรือเปลี่ยนสัญญาณไฟฟ้าให้เป็นภาพที่หลอดภาพทางด้านเครื่องรับในระบบโทรทัศน์นั้นต้องใช้ลำอิเล็กตรอน

ลำอิเล็กตรอนนี้ได้มาจากการรวมตัวกันของอิเล็กตรอนที่ออกมาจากปืนอิเล็กตรอน โดยการใช้แรงทางไฟฟ้าหรือแม่เหล็กทำให้ลำอิเล็กตรอนเคลื่อนที่ ซึ่งการเคลื่อนที่นี้เรียกว่า การหักเห คุณสมบัติของลำอิเล็กตรอนนั้น เมื่อผ่านเข้าไปในสนามแม่เหล็กหรือไฟฟ้าสถิตย์ก็จะเกิดการเปลี่ยนทาง

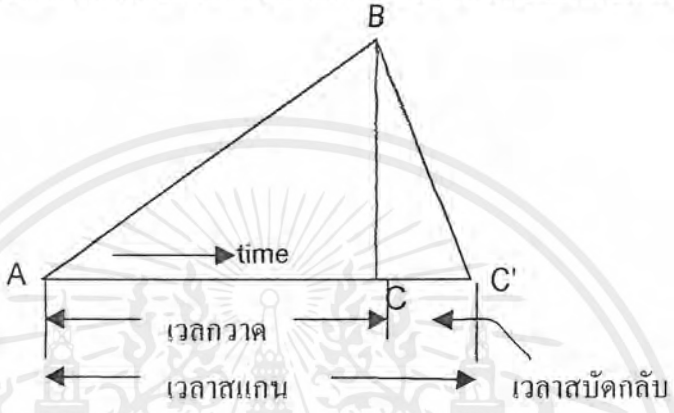


รูป ที่ 2.4 แสดงการหักเหของลำอิเล็กตรอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.4 เมื่อลำอิเล็กตรอนผ่นสนามไฟฟ้าสถิตย์หรือสนามแม่เหล็กไฟฟ้าจะเปลี่ยนทิศทางตามอัตราส่วนความแรงของสนามนั้น ดังนั้นจึงสามารถควบคุมระยะทางการหักเหของลำอิเล็กตรอนได้ด้วยแรงของสนามแม่เหล็กหรือสนามไฟฟ้าสถิตย์ การเคลื่อนที่ทางแนวนอนเรียกว่า การหักเหทางแนวนอน (Horizontal deflection) การเคลื่อนที่ทางแนวตั้งเรียกว่า การหักเหทางแนวตั้ง (Vertical deflection)

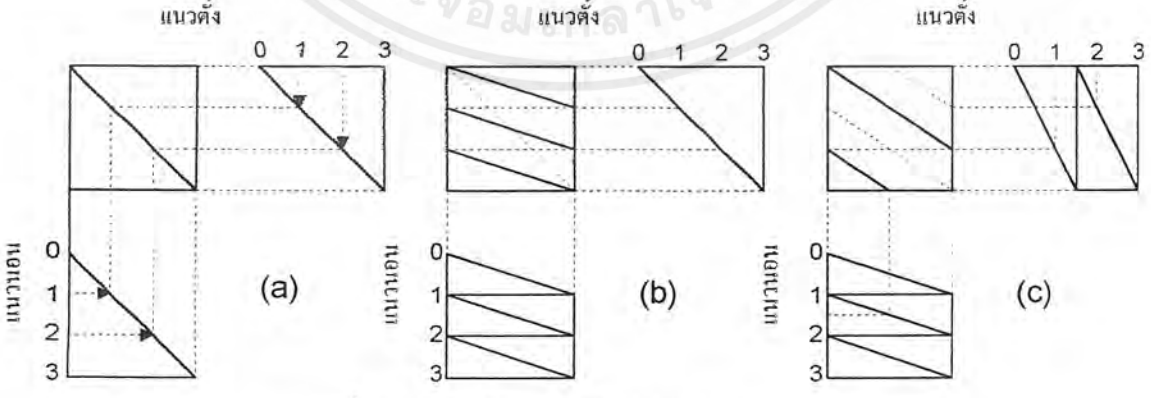
การสแกนในหลอดภาพ นั้นปกติจะใช้สนามแม่เหล็ก ซึ่งการสร้างขดลวดหักเห ในการสแกนให้เต็มจอจะต้องมีการหักเหทั้งแนวตั้งและแนวนอน มุมในการหักเหขึ้นอยู่กับอัตราส่วนของเวลาโดยให้ความเร็วคงที่ และเมื่อสแกนเสร็จเส้นหนึ่งแล้วจะเริ่มกลับมาสแกนใหม่นั้นเวลาที่จะกลับมาจะต้องสั้นที่สุด



รูปที่ 2.5 แสดงรูปคลื่นฟันเลื่อย

วิธีที่จะทำได้โดยการใช้คลื่นฟันเลื่อย (Sawtooth wave) ที่เป็นกระแสหรือโวลเตจให้กับแผ่นหักเห ดูรูปที่ 2.5 ถ้าให้ความถี่ฟันเลื่อยที่เหมาะสมแก่ขดลวดหักเหทั้งแนวตั้งและแนวนอนในเวลาเดียวกันก็จะได้ภาพที่สมบูรณ์ออกมา

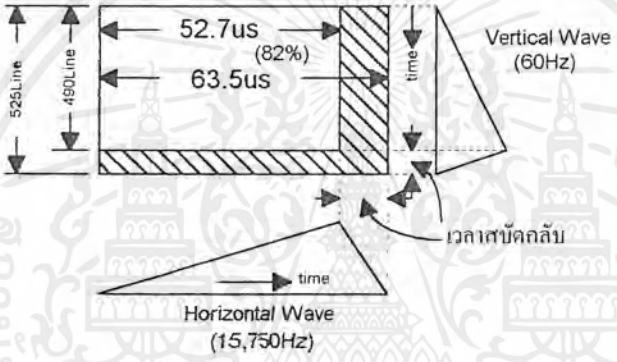
จากรูปที่ 2.5 รูปคลื่นฟันเลื่อยใช้ในการหักเหที่ดีที่สุด คือรูปสามเหลี่ยม ABC แต่ในทางปฏิบัติต้องเป็น ABC' ซึ่งแบ่งเป็นเวลาสำหรับลำอิเล็กตรอนสแกนไปและสำหรับลำอิเล็กตรอนสแกนกลับ โดยที่เวลาการสแกนครบ 1 รอบของแนวนอนคือ 1,000,000/15,750 วินาที = 63.5 วินาที



รูปที่ 2.6 แสดงวิธีการสแกนบนจอภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.6 ถ้าให้คลื่นฟันเลื่อยที่มีความถี่เท่ากันทั้งด้านแนวนอนและแนวตั้งในเวลาเดียวกัน จากรูปจะเห็นว่าลำอิเล็กตรอนจะเคลื่อนที่ไปทางขวามือ ในขณะเดียวกันก็จะเคลื่อนที่ลงข้างล่างด้วย ซึ่งเป็นผลให้ได้เส้นตรงขวาจอ 1 เส้น ถ้าความถี่ของคลื่นฟันเลื่อยทางแนวนอนเป็น 3 เท่าของทางแนวตั้งแล้ว จะได้เส้นตรงขวางจอ 3 เส้น ตามรูป (b) และถ้าให้ความถี่ของฟันเลื่อยในแนวนอนเป็น 3 เท่า และแนวตั้งเป็น 2 เท่า จะได้เส้นตรง 3 เส้นเช่นเดียวกันตามรูป (c) แต่ลักษณะของเส้นไม่เหมือนกันคือในขณะที่แนวตั้งหักเหครบ 1 รอบ จะได้เส้นตรงตามแนวนอน 3/2 เส้น และเมื่อหักเหอีก 1 รอบก็จะได้เส้นตามแนวนอนอีก 3/2 เส้น การเริ่มหักเหครั้งที่ 2 ของแนวตั้งนั้น ต้องเริ่มที่กลางจอด้านบนเสมอ (เส้นไข่ปลา) การสแกนวิธีนี้เรียกว่า การสแกนสลับเส้น ด้วยเหตุนี้ถ้าหาอัตราส่วนความถี่ฟันเลื่อยระหว่างแนวนอนและแนวตั้งให้พอเหมาะแล้วจะได้เส้นสแกน 262.5 เส้นต่อการหักเหของแนวตั้งครั้งที่หนึ่งและอีก 262.5 เส้นต่อการหักเหทางแนวตั้งครั้งที่สอง ซึ่งในที่สุดจะได้เส้นสแกนทั้งหมด 625 เส้นด้วยระบบการสแกนสลับเส้น



รูปที่ 2.7 แสดงการสแกนของคลื่นฟันเลื่อย

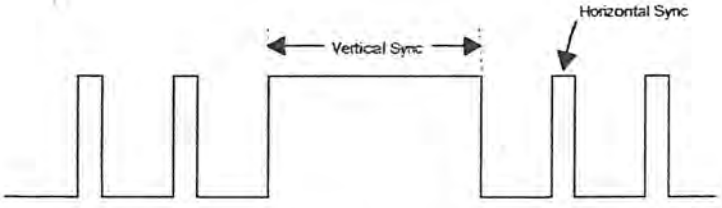
จากรูปที่ 2.7 แสดงถึงการใช้คลื่นฟันเลื่อยสำหรับแนวนอนและแนวตั้งในระบบ 525 เส้น โดยที่ความถี่ทางแนวนอน 15,750 เฮิรตซ์ และความถี่ทางแนวตั้ง 60 เฮิรตซ์ จากพื้นที่ที่ต้องเสียไปกับการสแกนของลำอิเล็กตรอน จึงทำให้พื้นที่ที่เหลือจริงๆเพียง 490 เส้นเท่านั้น

2.1.3 การซิงค์ (Synchronization)

เพื่อให้ภาพที่รับได้เหมือนภาพที่ส่งมาทุกประการจึงมีความจำเป็นที่จะต้องเรียงเส้นสแกนทางด้านรับทุกเส้นเริ่มจากเส้นที่ 1 ถึงเส้นที่ 525 ให้ตรงกับเส้นสแกนทางด้านส่งวิธีนี้เรียกว่า การซิงค์

วิธีการซิงค์คือ ทางด้านส่งจะส่งสัญญาณพิเศษ (สัญญาณซิงค์) เพื่อมาควบคุมความถี่และเฟสของความถี่ฟันเลื่อยทั้งแนวนอนและแนวตั้งของเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



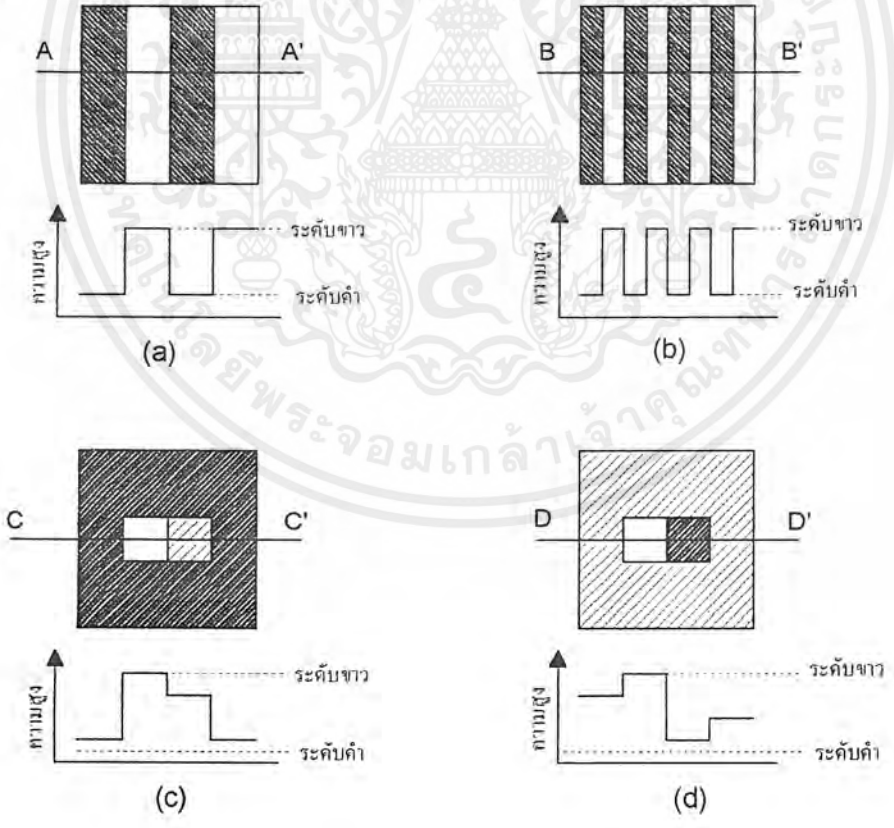
รูปที่ 2.8 แสดงสัญญาณซิงค์ทั้งแนวนอนและแนวตั้ง

รูปที่ 2.8 เป็นรูปคลื่นของสัญญาณซิงค์ซึ่งรวมไปกับสัญญาณ เมื่อถึงเครื่องรับก็จะแยกสัญญาณซิงค์ออกจากสัญญาณภาพเพื่อไปควบคุมคลื่นฟันเลื่อยที่ใช้สำหรับการหักเหให้ตรงคลื่นฟันเลื่อยที่ใช้หักเหทางด้านส่ง

สรุปแล้วความถี่ในการสแกนทางแนวนอนเท่ากับ 15,750 เฮิรตซ์ และความถี่ของสัญญาณซิงค์ทางแนวนอนจะเท่ากับ 15,750 เฮิรตซ์ ด้วย ในขณะเดียวกันความถี่ในการสแกนทางแนวตั้งเท่ากับ 60 เฮิรตซ์ และความถี่ของสัญญาณซิงค์ทางแนวตั้งก็จะเท่ากับ 60 เฮิรตซ์ ด้วยเช่นกัน

2.2 สัญญาณภาพ (Video signal)

เมื่อกล้องโทรทัศน์ถ่ายภาพ หลอดในกล้องก็จะทำหน้าที่เปลี่ยนจุดขาวและจุดดำของภาพให้เป็นสัญญาณกระแสไฟฟ้า สัญญาณนี้เรียกว่า สัญญาณภาพ



รูปที่ 2.9 แสดงสัญญาณภาพและระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.9(a) และ 2.9(b) แสดงถึงความสัมพันธ์ระหว่าง ภาพและความถี่ของสัญญาณภาพ จะเห็นว่าภาพยิ่งละเอียด (มีจำนวน bar ของขาวและดำมาก) ความถี่ของสัญญาณภาพยิ่งมาก รูป(a) รูป(b) และรูป(c) แสดงถึงความสูงของสัญญาณภาพกับความเข้ม

2.2.1 คุณภาพของภาพ

คุณภาพของภาพที่ดีนั้นนอกจากซิงค์จะต้องตรงกันแล้วจะต้องมี ความสว่าง ความเข้ม รายละเอียดของภาพ และอัตราส่วนความสูงต่อความกว้าง

2.2.2 ความสว่าง(Brightness)

เป็นค่าเฉลี่ยความเข้มของความสว่าง ภาพแต่ละภาพอาจจะมีความสว่างที่มาก หรือน้อยกว่าค่าเฉลี่ยนี้ก็ได้ ความสว่างจะต้องมีมากพอที่จะดูได้ในตอนกลางวันหรือในห้องที่มีความสว่างปกติ เนื่องจากที่จอภาพสว่างเป็นจุดๆ ดังนั้นเมื่อดูทั้งจอภาพจะให้ความสว่างลดลง โดยเฉพาะจอภาพที่ต้องการความสว่างมากในโทรทัศน์ความสว่างของภาพถูกควบคุมโดยการไบอัส (Bias) ให้กับหลอดภาพ

2.2.3 ความเข้ม (Contrast)

ความเข้มในที่นี้หมายถึง ความแตกต่างระหว่างส่วนที่เป็นสีขาวและส่วนที่เป็นสีดำของภาพนั้น ซึ่งแตกต่างจากความสว่าง หมายถึง ค่าเฉลี่ยความเข้ม เพื่อความเหมาะสมหรือเป็นไปตามความต้องการของการดูภาพ การปรับความเข้มควรจะปรับได้ตั้งแต่ความสว่างสุดถึงความมืดสุด การที่จะปรับค่านี้ได้ขึ้นอยู่กับความสูงของสัญญาณภาพ ในเครื่องรับโทรทัศน์การปรับความเข้มคือการปรับความสูงของสัญญาณภาพ

ความเข้มของภาพขึ้นอยู่กับความสว่างด้วย เนื่องจากระดับของแบคกราวด์ (Background) แสดงถึงส่วนสีดำที่จุดของภาพว่าจะดำเท่าไร แต่ก็ยังถูกจำกัดด้วยความสว่างของห้องด้วยเหมือนกันว่าจะสีดำขนาดไหน ซึ่งจะไม่สามารถที่จะดำได้มากกว่าความสว่างของห้องที่สะท้อนกับจอภาพ
ดังนั้นความสว่างภายในห้องจึงไม่ควรจะสว่างมากเกินไปเพื่อจะได้ดูสีดำให้ดำจริงๆ

2.2.4 รายละเอียด (Details)

คุณภาพของรายละเอียดซึ่งเรียกว่า รีโซลูชั่น (Resolution) หรือความชัดเจนขึ้นอยู่กับส่วนประกอบภาพ (Picture element) ว่ามีมากเท่าไร ยิ่งมีมากภาพก็ยิ่งชัดและคม ดังนั้นเครื่องรับโทรทัศน์ที่มีจำนวนประกอบภาพมาก ภาพที่ได้ก็ยิ่งชัดเจนมาก ในทางปฏิบัติโดยทั่วไป จะมีประมาณ 150,000 จุด ซึ่งมีความชัดเจนของภาพเทียบได้กับภาพยนต์

2.2.5 อัตราส่วนของภาพ (Aspect ratio)

คืออัตราส่วนระหว่างความกว้างและความสูงของภาพซึ่งมีมาตรฐาน 4:3 ในทุกระบบรวมทั้งภาพยนต์ด้วย ไม่ว่าจอภาพจะมีขนาดเท่าไรก็ตาม ถ้าไม่ใช่อัตราส่วนนี้จะทำให้การดูภาพในจอ ผอมหรืออ้วนกว่าความเป็นจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระยะทางที่ดูถ้าดูใกล้จอเกินไปทำให้รายละเอียดมาก ภาพจะดูคล้ายๆหิมะตกและมองเห็นเส้นสแกนด้วยภาพที่ได้จึงดูค่อนข้างจะหยาบ แต่ถ้าห่างเกินไปก็จะทำให้รายละเอียดของภาพตกลงไป ดังนั้นจึงควรนั่งห่างจากจอโทรทัศน์ให้พอเหมาะโดยปกติจะประมาณ 4-8 เท่า ของความสูงของจอภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการทำงานของวงจร

ระบบบันทึกสัญญาณภาพและสัญญาณอะนาล็อกบนเทปบันทึกภาพแบ่งออกเป็น 2 ภาคใหญ่ๆดังรูป 3.1

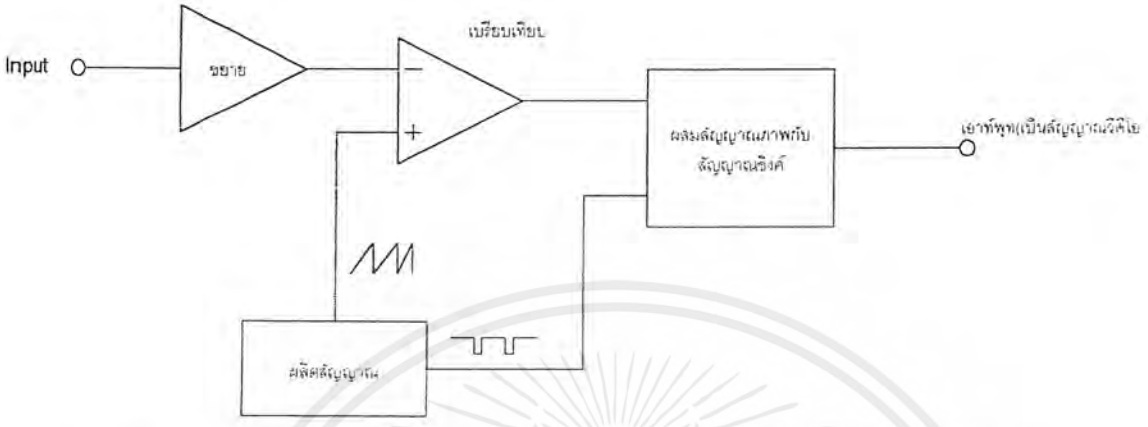
รูปที่ 3.1 แสดงบล็อกไดอะแกรมภาคการทำงานหลักๆของวงจรระบบบันทึกสัญญาณภาพและสัญญาณอะนาล็อกบนเทปบันทึกภาพ

3.1 การทำงานของวงจรในส่วนของการแปลงสัญญาณอะนาล็อกเป็นสัญญาณวีดีโอ

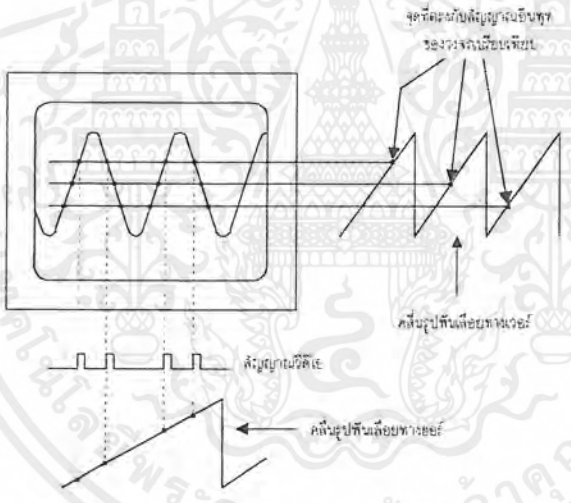
จากบล็อกไดอะแกรมในรูปที่ 3.2 แสดงถึงการเปลี่ยนสัญญาณจากสัญญาณอะนาล็อกไปเป็นสัญญาณวีดีโอ หัวใจสำคัญอยู่ที่ วงจรเรียบเทียบสัญญาณอินพุท กับสัญญาณฟันเลื่อย (ซึ่งได้มาจากความถี่เวอร์หรือฮอร์) สมมติขณะนี้กำลังแสดงรูปคลื่นทางแนวนอน คือให้แนวนอนเป็นเวลาให้แนวตั้งเป็นแอมปริจูด คลื่นรูปฟันเลื่อยจากวงจรจะเป็นตัวกำหนดจุดแรงดันให้กับวงจรเปรียบเทียบ เพื่อนำไปเปรียบเทียบกับแรงดันอินพุท เมื่อตรงกันก็จะได้พัลส์แคบๆออกที่เอาท์พุทของวงจรเปรียบเทียบพัลส์นี้คือสัญญาณวีดีโอนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากการกวาดลำอิเล็กตรอนในทางแนวนอนเกิดจากความถี่ฮอร์ ดังนั้นหากสัญญาณอินพุทที่เข้ามามีความถี่มากกว่าความถี่ฮอร์ หรือใช้เวลา 1 คาบน้อยกว่า 1 เส้นการกวาดลำอิเล็กตรอนทางฮอร์ ก็จะเกิดจุดหลายจุดบนเส้นแสกน ดังรูปที่ 3.3



รูปที่ 3.2 แสดงบล็อกไดอะแกรมของวงจรเปลี่ยนสัญญาณอะนาล็อกเป็นสัญญาณวีดีโอ



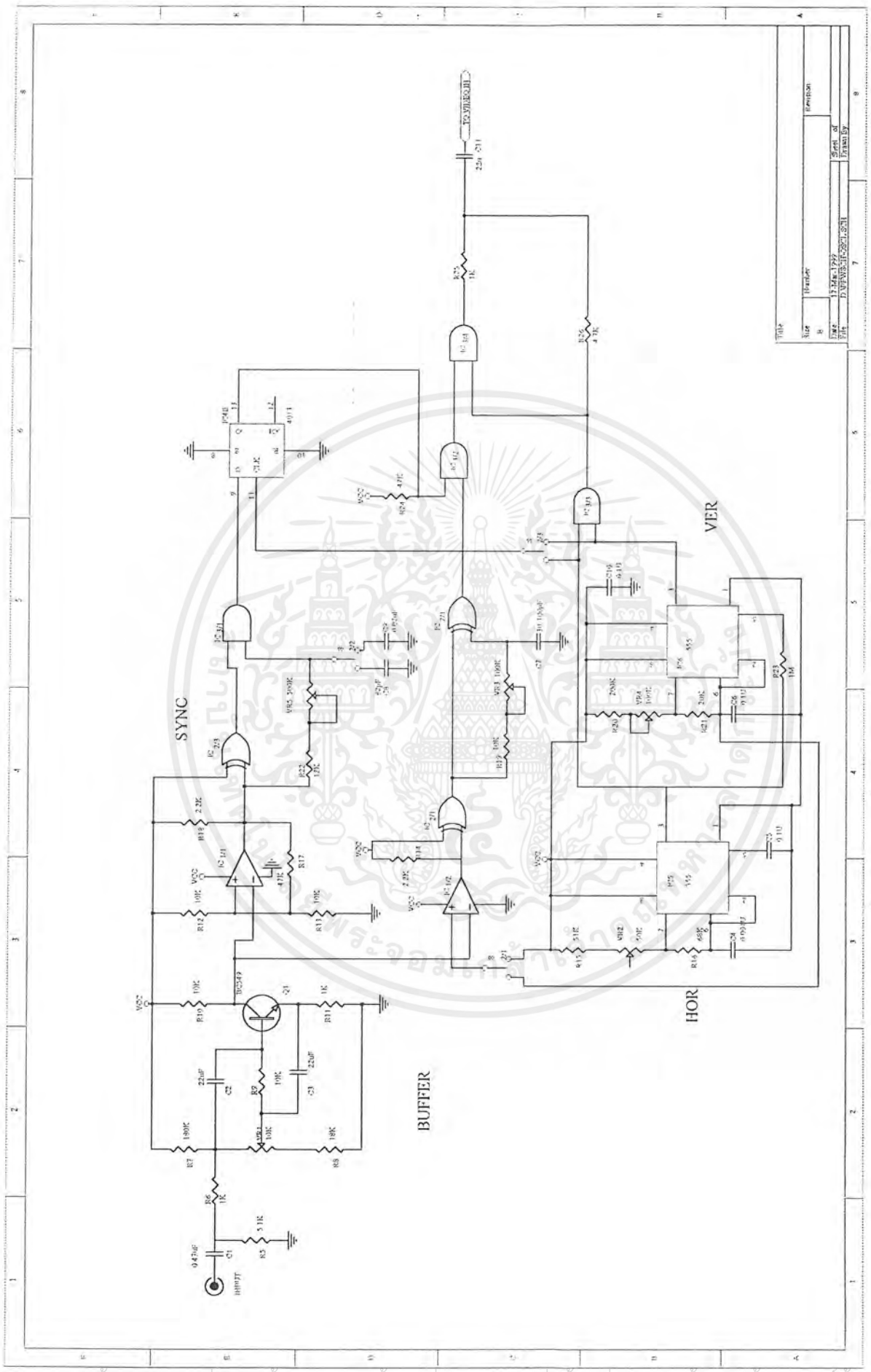
รูปที่ 3.3 แสดงให้เห็นว่าสัญญาณวีดีโอถูกออกมาได้อย่างไร

วงจรในรูปที่ 3.4 สัญญาณที่เข้าทางอินพุทของวงจรผ่าน C1 และวงจรแบ่งแรงดันเพื่อเลือกค่าแรงดันอินพุทที่เหมาะสม สัญญาณที่ได้จะผ่านไปยังวงจรบัฟเฟอร์โดยมี VR1 ใช้ปรับระดับแรงดันไบแอสให้กับ Q1 ซึ่งจะส่งให้สัญญาณเอาท์พุทที่ Q1 คือสัญญาณที่มีการยกระดับสัญญาณด้วยแรงดันไฟตรงที่ไบแอสที่อินพุท สัญญาณที่ได้จากเอาท์พุทขา C ของ Q1 จะไปเข้าภาคกำเนิดสัญญาณซิงค์เพื่อล็อกรูปคลื่นที่ปรากฏบนจอ เอาท์พุทอีกส่วนหนึ่งของขา C จะไปเข้าภาคกำเนิดสัญญาณโทรทัศน์โโยการนำสัญญาณอินพุทมาเปรียบเทียบกับคลื่นรูปฟันเลื่อยที่ผลิตมาจากภาคกำเนิดเวอร์หรือฮอร์จาก IC_5และIC_6ที่ $IC_{1/2}$ เมื่ออินพทของ $IC_{1/2}$ ต่างกัน โดยถ้าแรงดันที่ขา 6 มากกว่าขา 7 แล้วเอาพุทจะเป็น “0” และถ้ากลับกันเอาท์พุทจะเท่ากับ “1”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในช่วงการเปลี่ยนแปลงระดับของลอจิกนั้น จะเกิดขอบแรงดันขึ้น หลังจากได้เอาท์พุทจากวงจรเปรียบเทียบแล้วก็จะส่งให้ $IC_{2/1}$ เพื่อกลับลอจิก แล้วจึงป้อนสัญญาณให้ $IC_{2/2}$ เพื่อผลิตสัญญาณวีดีโอ ก่อนสัญญาณจะเข้า $IC_{2/2}$ จะเห็นว่ามี R_{19} ,VR_3 และ C_7 อยู่ อุปกรณ์เหล่านี้ทำหน้าที่เปลี่ยนช่วงขอบของสัญญาณให้เป็นพัลส์ร่วมกับ $IC_{2/2}$ จากคุณสมบัติเอ็กคลูซีฟออร์คือ ถ้าอินพุทจากขา 12 และขา 13 เหมือนกันจะได้สัญญาณเอาท์พุทเป็น "0" แต่เมื่อเอาสัญญาณไปหน่วงแล้ว ที่ขา 13 จึงจะมีสัญญาณผิดไปจากขา 12 ทำให้เกิดพัลส์ลอจิก "1" เป็นขนาดกว้างหรือแคบตามเวลาของการหน่วงทางอินพุทซึ่งเลือกได้โดยการปรับ VR_3 ถ้าหน่วงมากเอาท์พุทก็จะเป็น "1" ทำให้สัญญาณเอาท์พุท ซึ่งขณะนี้ก็จะได้สัญญาณภาพแล้วมีความกว้างเมื่อกวาดลงบนจอก็จะได้เส้นยาว แต่ถ้าหน่วงเวลาน้อยก็จะได้การกวาดที่สั้นเข้า เมื่อได้สัญญาณวีดีโอหรือภาพที่จะปรากฏบนจอแล้ว ต่อไปก็ต้องมีสัญญาณเวอร์และฮอร์เพื่อควบคุมการกวาดของลำอิเล็กตรอนบนจอ สัญญาณทั้ง 2 นี้ผลิตโดย IC_5 และ IC_6 ทั้ง 2 สัญญาณรวมกันโดยผ่าน $IC_{3/3}$ แล้วนำไปรวมกับสัญญาณวีดีโออีกครั้งที่ $IC_{3/4}$ ออกเป็นสัญญาณภาพรวม(Composite video signal)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

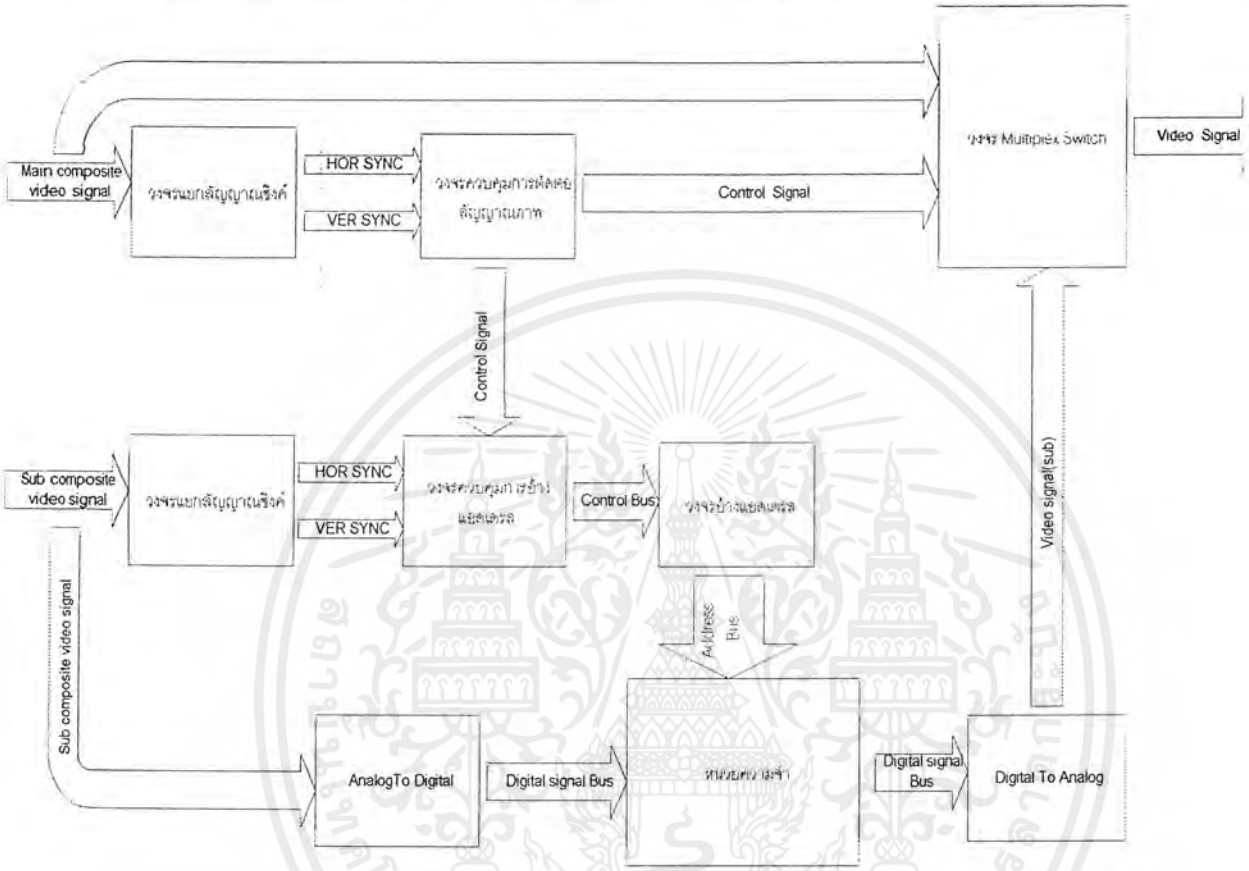


รูปที่ 3.4 วงจรเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณวีดีโอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การทำงานในส่วนของการรวมภาพ

เราสามารถอธิบายได้อย่างง่าย ๆ โดยใช้บล็อคไดอะแกรมที่แสดงในรูปที่ 3.5 จะทำให้เข้าใจได้อย่างรวดเร็ว ในส่วนของการรวมภาพเราจะเริ่มจากนำสัญญาณภาพหลัก (Main video composite) และสัญญาณภาพรอง (Sub video composite) มาเป็นสัญญาณอินพุท (Signal input)



รูปที่ 3.5 บล็อกไดอะแกรมของวงจรส่วนรวมสัญญาณ

และทำการขยายสัญญาณให้สามารถที่จะจ่ายให้กับส่วนต่างๆ ได้ต่อไป สัญญาณส่วนหนึ่งเป็นสัญญาณภาพหลัก (Main composite video) ที่จะไปสู่วงจรมัลติเพลกซ์ (Multiplex switch unit) และอีกส่วนที่จะทำการแยกสัญญาณซิงค์ (Sync separator) ได้สัญญาณซิงค์ทางแนวนอน (Hor – sync) และซิงค์ทางแนวตั้ง (Ver – sync) และสัญญาณรองก็จะมีลักษณะเช่นเดียวกัน ในส่วนการควบคุมการทำงานต่าง ๆ จำเป็นต้องมีสัญญาณเวลามาตรฐาน คือวงจรกำเนิดสัญญาณ (Oscillator) ที่จะป้อนสัญญาณคล็อก ความถี่ 10 MHz และสัญญาณคล็อก ความถี่ 10/3 MHz วงจรควบคุม (Control unit)จะนำสัญญาณซิงค์ทางแนวนอน (Main hor – sync) สัญญาณซิงค์ทางแนวตั้ง (Main ver – sync) ของสัญญาณหลัก และสัญญาณซิงค์ของสัญญาณรองได้แก่ สัญญาณซิงค์ทางแนวนอน (Sub hor –sync) และสัญญาณแนวตั้ง (Sub ver – sync) และสัญญาณเวลาที่จะมาเป็นฐานเวลา (ck – 3fs) และ (ck – fs) ซึ่งสัญญาณทางผลลัพธ์ ได้แก่สัญญาณ อ่านและเขียนลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

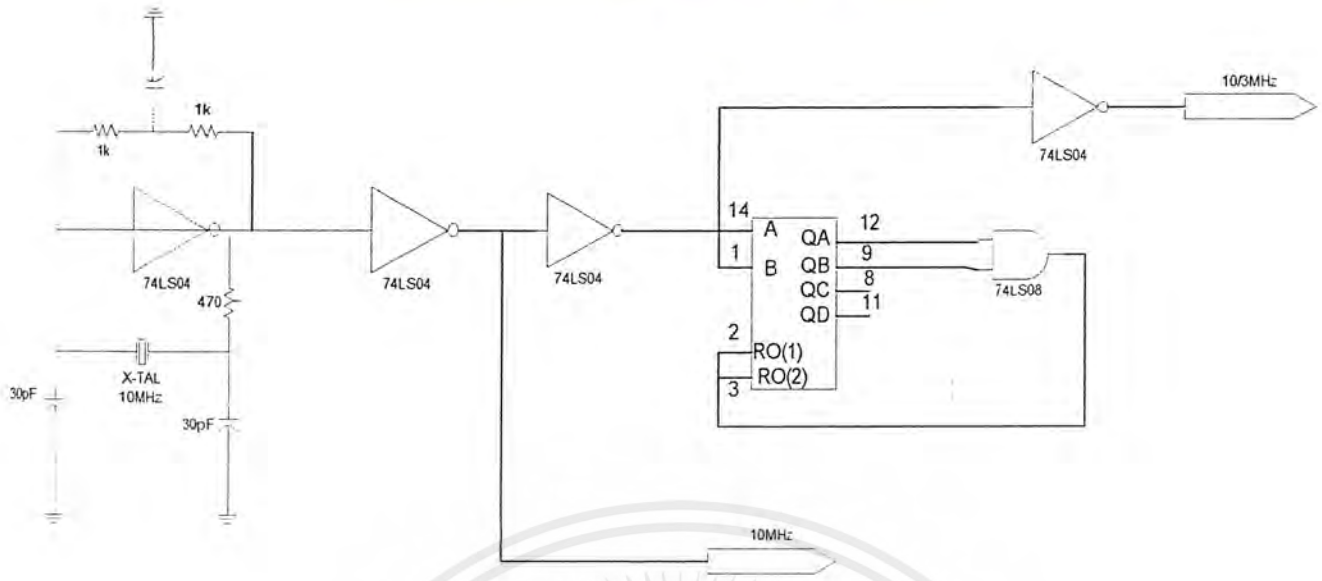
หน่วยความจำ(RD / INT WR) สัญญาณควบคุมการทำงานของหน่วยความจำ (WR ADDRESS COUNTER) สัญญาณ คล็อกในการนับแอดเดรสในการอ่านข้อมูลจากหน่วยความจำ(RD ADDRESS COUNTER) และสัญญาณตัดต่อสัญญาณภาพหลักและสัญญาณภาพรอง (CONTROL SWITCH) จากนั้นสัญญาณภาพรอง (Sub signal) ก็จะถูกนำไปผ่านวงจรแปลงสัญญาณจาก อนาล็อกเป็นดิจิตอล (Analog to digital converter) แล้วจึงนำสัญญาณที่ผ่านการแปลงแล้วไปสู่ส่วนของวงจรหน่วยความจำ (Memory unit) สัญญาณดิจิตอลที่ได้จะมีขนาด 6 บิท และสาเหตุที่เราใช้คล็อคขนาดเพียง 1 ใน 3 เพราะว่าเมื่อสัญญาณอนาลอกที่ถูก แซมปลิ่ง (Sampling and Hole) จะมีขนาดของสัญญาณภาพลดลงเหลือเพียง 1 ใน 9 ส่วนของภาพที่ได้รับในตอนต้น เมื่อสัญญาณดิจิตอล ถูกเก็บลงหน่วยความจำ ก็จำเป็นต้องมีการเก็บให้ถูกส่วนของแอดเดรสในหน่วยความจำ จึงต้องมีวงจรนับแอดเดรส (Address counter unit) มาทำการนับทั้งในส่วนของการอ่านจากหน่วยความจำ และการเขียนลงหน่วยความจำ ซึ่งมีขนาด 15 บิท ของเส้นแอดเดรส โดยที่หน่วยความจำจะรู้ว่าช่วงใดที่ต้องเขียนข้อมูลลงในหน่วยความจำ (Write cycle) และในช่วงของการอ่านข้อมูลจากหน่วยความจำ (Read cycle) และทำการแปลงสัญญาณดิจิตอลกลับเป็นสัญญาณอนาลอก โดยใช้วงจร (Digital to analog converter) ที่มีสัญญาณคล็อก (ck – 3fs) เป็นตัว sampling rate เมื่อได้สัญญาณที่ออกจากวงจรแล้วก็จะนำสัญญาณนี้ไปสู่ส่วนการตัดต่อภาพเรียกว่า วงจรมัลติเพลกสวิทซ์ (Multiplex switch) วงจรที่ใช้รวมสัญญาณภาพทั้ง 2 ประกอบด้วยส่วนย่อยๆดังนี้

3.2.1 วงจร OSCILLATOR

จากรูปที่ 3.6ในส่วนนี้เราใช้ I.C. Inverter เบอร์ 74LS04 ซึ่งมีความเร็วในการทำงานสูงโดยใช้ R, C, X-tal 10 MHz เพื่อที่จะกำหนดความถี่ 3fs ซึ่งมีค่าความถี่ 10 MHz ซึ่งความถี่ 3fs นี้เป็น Clock ที่เราใช้ในการอ่านข้อมูลออกจากหน่วยความจำและป้อนให้กับวงจร Couter Address ซึ่งใช้สำหรับการอ้าง Address ในการอ่านข้อมูลออกจากหน่วยความจำ และเรายังนำสัญญาณ Clock ความถี่ 3fs นี้ไปเข้าวงจรหารสามเพื่อที่จะได้ความถี่ fs โดยที่ความถี่ fs มีค่าเท่ากับ 10/3 MHz สัญญาณ Clock fs นี้เรานำไปใช้ในการควบคุม I.C.RCA 3306 และใช้เป็นตัวควบคุมการเขียนข้อมูลลงในหน่วยความจำ ซึ่งใช้สำหรับป้อนให้กับ Couter Address ในส่วนของการอ่านข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 3.6 วงจร OSCILLATOR

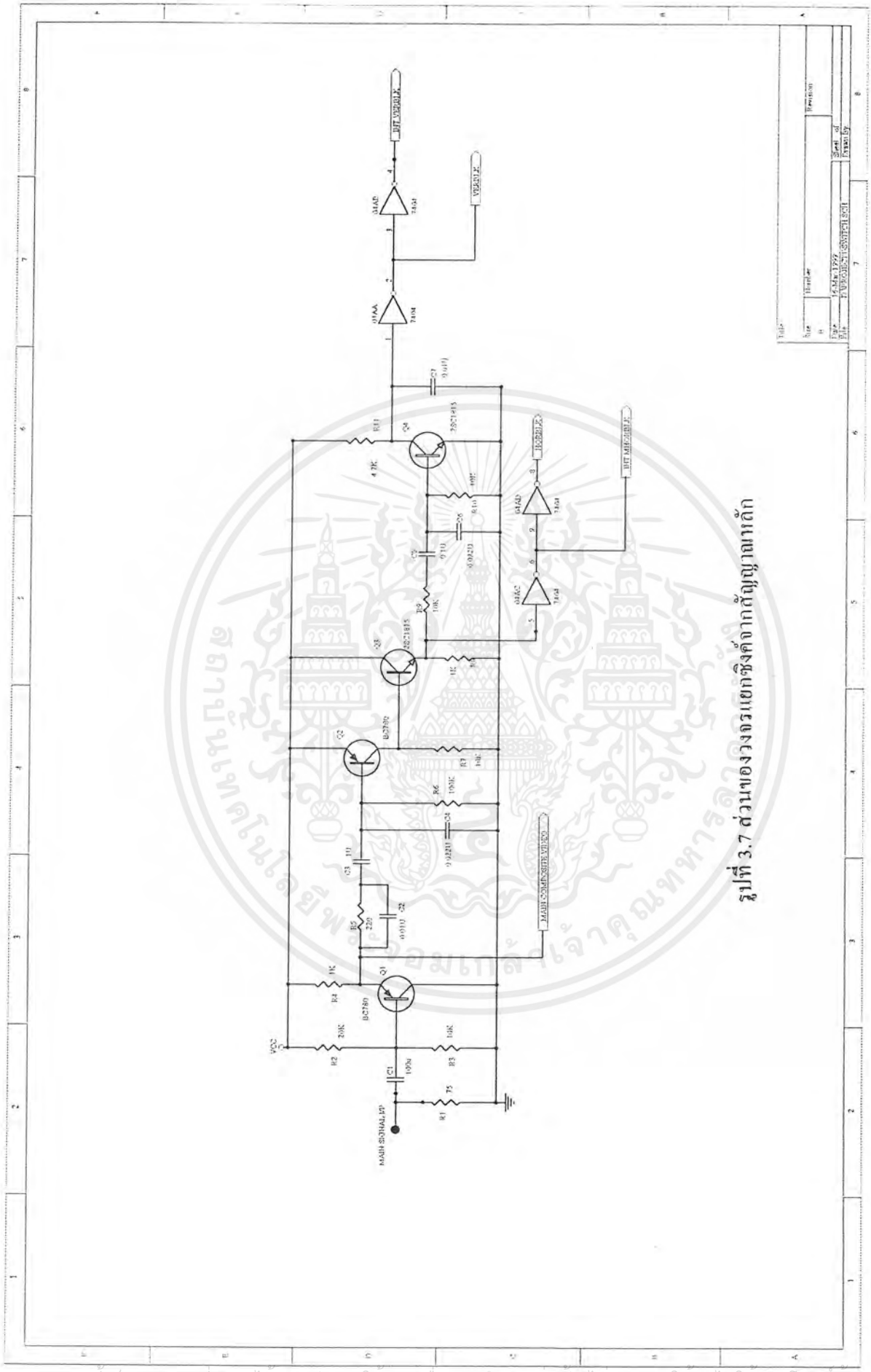
3.2.2 วงจรขยายสัญญาณหลักและแยกสัญญาณ Sync ของ video Main

รูปที่ 3.7 วงจรในส่วนแรกจะเป็นส่วนของวงจรบัฟเฟอร์ (Buffer) ที่จะทำการขยายขนาดของกระแสโดยที่มีโวลท์เตจเกนเท่ากับ 1 จึงมีขนาดของกระแสมากพอจะจ่ายให้กับส่วนการแยกสัญญาณซิงค์และส่วนของวงจรตัดต่อสัญญาณภาพ (Multiplex switch) ในส่วนของวงจรแยกซิงค์ ที่สัญญาณซิงค์ V-Sync,H-Sync โดยอาศัยความแตกต่างของความถี่ของสัญญาณต่างๆที่ประกอบเป็นสัญญาณ T.V. โดยสร้างวงจร Low Pass เพื่อกรองความถี่ 4.43 MHz หลังจากนั้นก็เข้าวงจรขยาย จะได้สัญญาณ H-Sync นำสัญญาณจากจุดนี้ไปผ่านวงจร LowPass เพื่อกรองความถี่ 15.625 KHz ออก และนำไปผ่านวงจรขยายเราก็จะได้สัญญาณ V-Sync โดยที่วงจรนี้ทำงานร่วมกับ I.C. 74LS04 ซึ่งเป็น I.C Inverting สำหรับแปลงสัญญาณที่ได้จากวงจรแยกซิ่ง ให้ได้รูปแบบตามที่เราต้องการสัญญาณที่ได้จะมีสัญญาณดังนี้

1. Ver Sync-Main
2. Int ver Sync-Main
3. Hor Sync- Main
4. Int Hor Sync- Main

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

34054



รูปที่ 3.7 ส่วนของวงจรแยกซิงค์จากสัญญาณภาพ

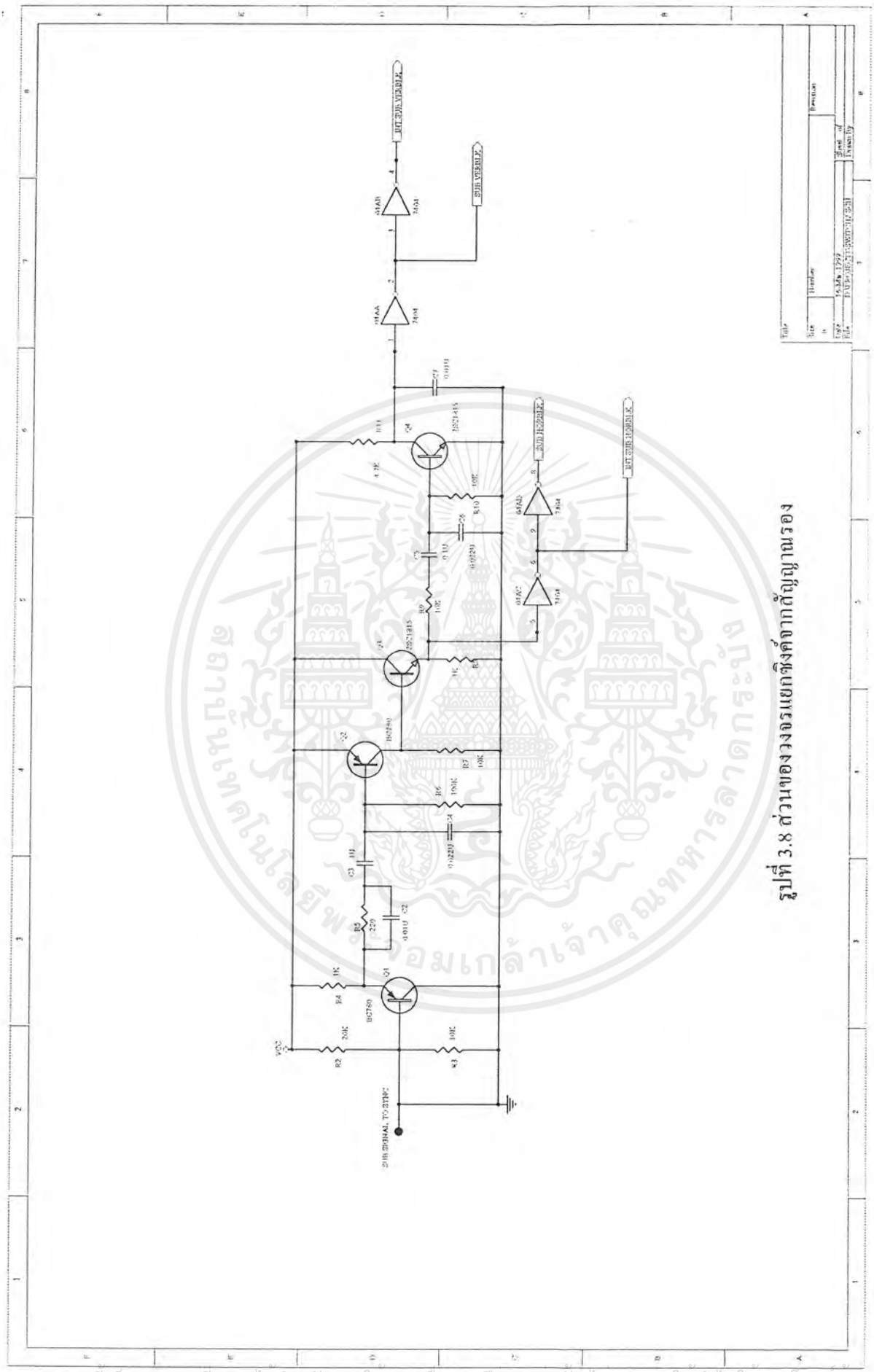
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3 วงจรแยกสัญญาณ Sync ของ video sub

รูปที่ 3.8 และ 3.9 ประกอบด้วยวงจรแยกซิงค์ V-Sync, H-Sync โดยอาศัยความแตกต่างของความถี่ของสัญญาณต่างๆที่ประกอบเป็นสัญญาณ T.V โดยสัญญาณมีความถี่ 4.43 MHz V-Sync 50 Hz H-Sync 15.625 kHz โดยสร้างวงจร Low Pass เพื่อกรองความถี่ 4.43 MHz หลังจากนั้นก็เข้าวงจรขยาย จะได้สัญญาณ H-Sync นำสัญญาณจากจุดนี้ไปผ่านวงจร LowPass เพื่อกรองความถี่ 15.625 kHz ออก และนำไปผ่านวงจรขยาย เราก็จะได้สัญญาณ V-Sync โดยที่วงจรนี้ทำงานร่วมกับ I.C 74LS04 ซึ่งเป็น I.C Inverting สำหรับแปลงสัญญาณที่ได้จากวงจรแยกซึ่ง ให้ได้รูปแบบตามที่เราต้องการร่วมทั้งวงจรหาร 3 ใช้สำหรับหารสัญญาณ H-Sync เพื่อเป็นการเก็บ สัญญาณภาพเล็กแบบ 1 เส้นเว้นไป 3 เส้น โดยใช้วงจร J-K ฟลิบฟลอบนับสัญญาณ Horitical sync sub นับไปสามเส้นเอามาเพียงหนึ่งเส้น และนำมาร่วมกับสัญญาณ Horitical sync sub ในตอนแรกโดยใช้วงจร AND GATE I.C 74LS08 เพื่อที่จะทำให้สัญญาณมีคาบเวลาตรงตามคาบเวลาของสัญญาณเดิมเท่ากับ 64 ไมโครวินาทีโดยประมาณ ดังนั้นวงจรในส่วนนี้จะเป็นวงจรกำเนิดสัญญาณควบคุมต่างๆ ดังต่อไปนี้

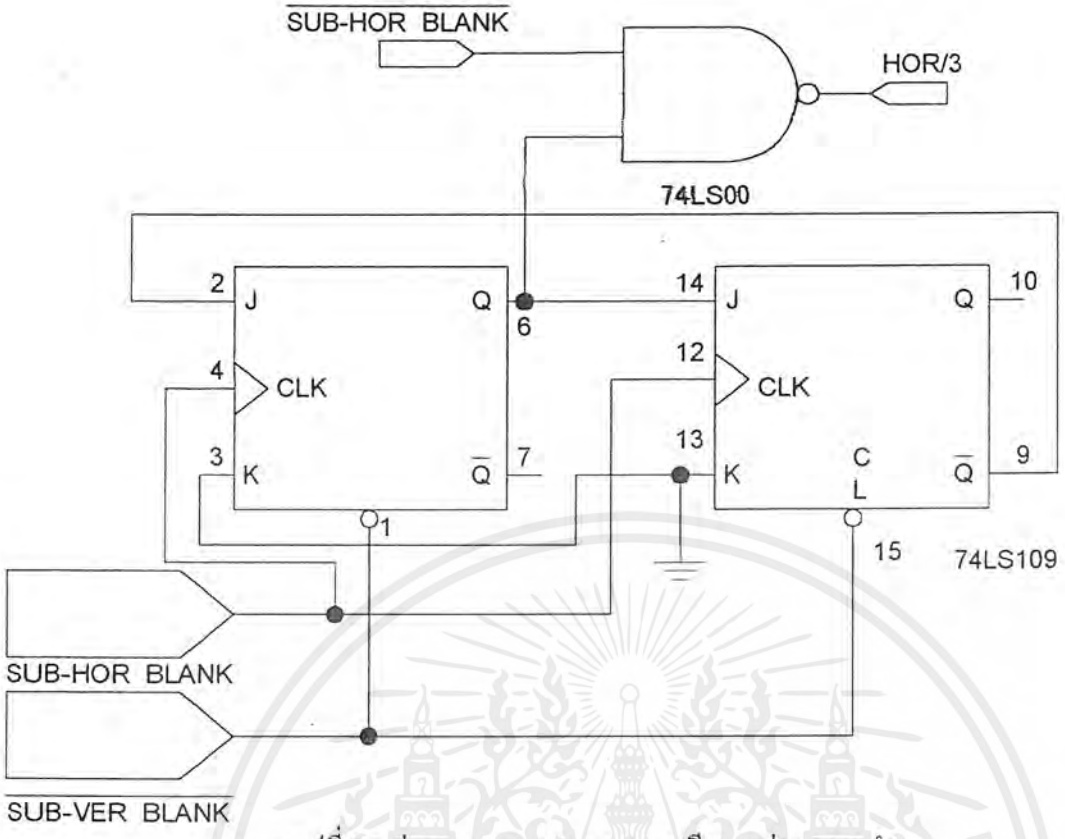
1. Ver Sync-sub
2. Int Ver Sync-sub
3. Hor Sync-sub
4. Int Hor Sync-sub
5. Hor Sync-sub / 3
6. Int Hor Sync-sub / 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ส่วนของวงจรแยกสัญญาณรบกวนจากสัญญาณรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 ส่วนของวงจรควมคุมการเขียนหน่วยความจำ

3.2.4 วงจรสร้างสัญญาณควบคุมการตัดต่อภาพ(Control Multiplex Switch Unit)

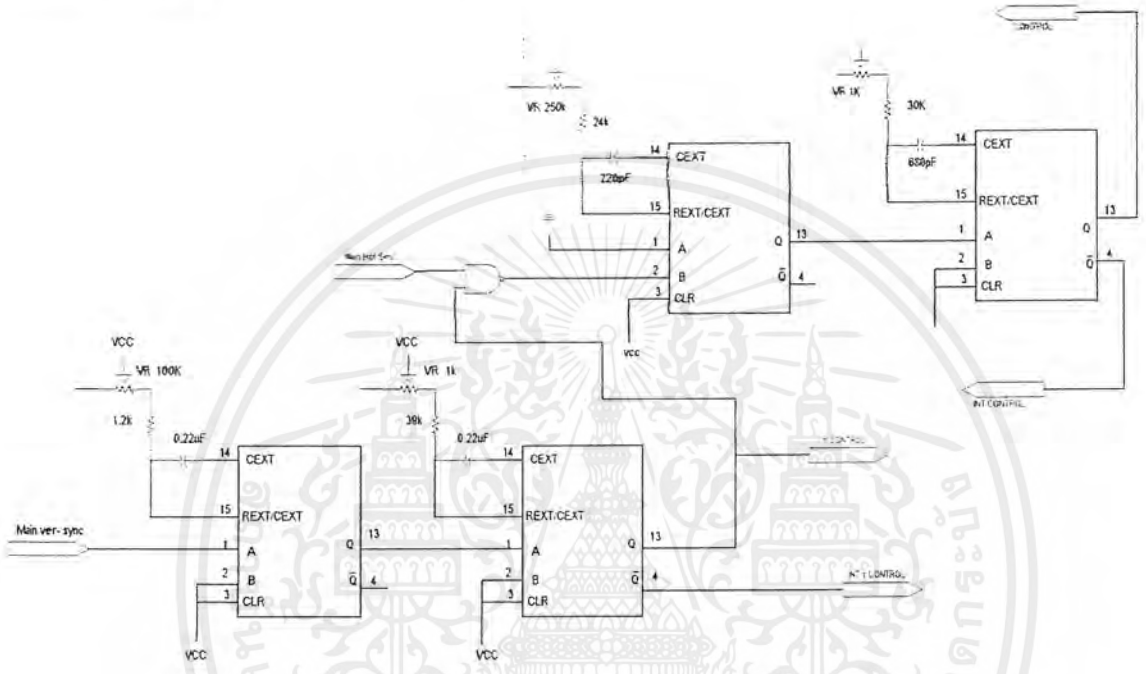
จากรูปที่ 3.10 เราสามารถทำความเข้าใจกับการสร้างสัญญาณการควบคุมการตัดต่อภาพได้นี้ เมื่อเราต้องการสร้างสัญญาณให้เกิดช่องว่างหรือ บล็อก ที่จอภาพ เราจะต้องกำหนดสัญญารควบคุม วงจรตัดต่อภาพ ให้มีการตัดภาพเป็นภาพเล็กหรือภาพรองโดยสร้าง Pulse ที่มีความกว้างช่วงเวลาทางแนวนอน เท่ากับ 17.32 us และมีสัญญาณ Pulse ในแกนตั้งเท่ากับ 6.144 us โดยมีสัญญาณซิงค์เป็นสัญญาณเปรียบเทียบวิธีการของเราจะกระทำได้ คือนำสัญญาณซิงค์ทางแนวตั้งของภาพหลัก ผ่านวงจรโมโนสเตเบิ้ล ให้มีช่วงเวลา Ton เท่ากับ ค่าที่กำหนดได้ ซึ่งค่าของเวลาที่ได้หาได้จาก ช่วงเวลาที่ภาพปรากฏ หน้าจอโทรทัศน์ นั้นหมายถึงช่วงเวลาของสัญญาณภาพ (Composite video) ที่ตัดสัญญาณซิงค์ต่าง ๆ ออกแล้ว หรือตัดสัญญาณช่วงที่มีการรีเทรซ (Retrace) ออกไป ส่วนการกำหนดช่วงเวลาของโมโนสเตเบิ้ล (Monostable) 74LS221 ก็จะใช้ค่าของความต้านทาน (Resistor) และ ตัวเก็บประจุ (Capacitor) ที่ต่อภายนอกเป็นตัวกำหนดช่วงเวลาของสัญญาณ pluse จะมีวิธีคำนวณได้ดังนี้

Ton = (ln 2). RC

= 0.7RC second (วินาที)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรที่ต่อจะให้สัญญาณซิงค์ทางแนวตั้งเป็นสัญญาณอินพุท ผ่านวงจรโมโนสเตเบิ้ลตัวที่หนึ่ง สำหรับเลื่อนภาพในการแกนตั้ง และ วงจรโมโนสเตเบิ้ลตัวที่สอง เป็นตัวกำหนดควบคุมการตัดต่อภาพทางแนวนอน และเป็นสัญญาณให้กับโมโนสเตเบิ้ลตัวที่สามที่ทำการ AND กับสัญญารซิงค์ทางแนวนอน เพื่อจะใช้ในการเลื่อนภาพทางแนวนอนและ วงจรโมโนสเตเบิ้ลตัวสุดท้ายเป็นสัญญาณควบคุมที่จะส่งให้กับวงจรตัดต่อภาพต่อไป



รูปที่ 3.10 วงจรส่วนควบคุมการสวิทชิ่ง

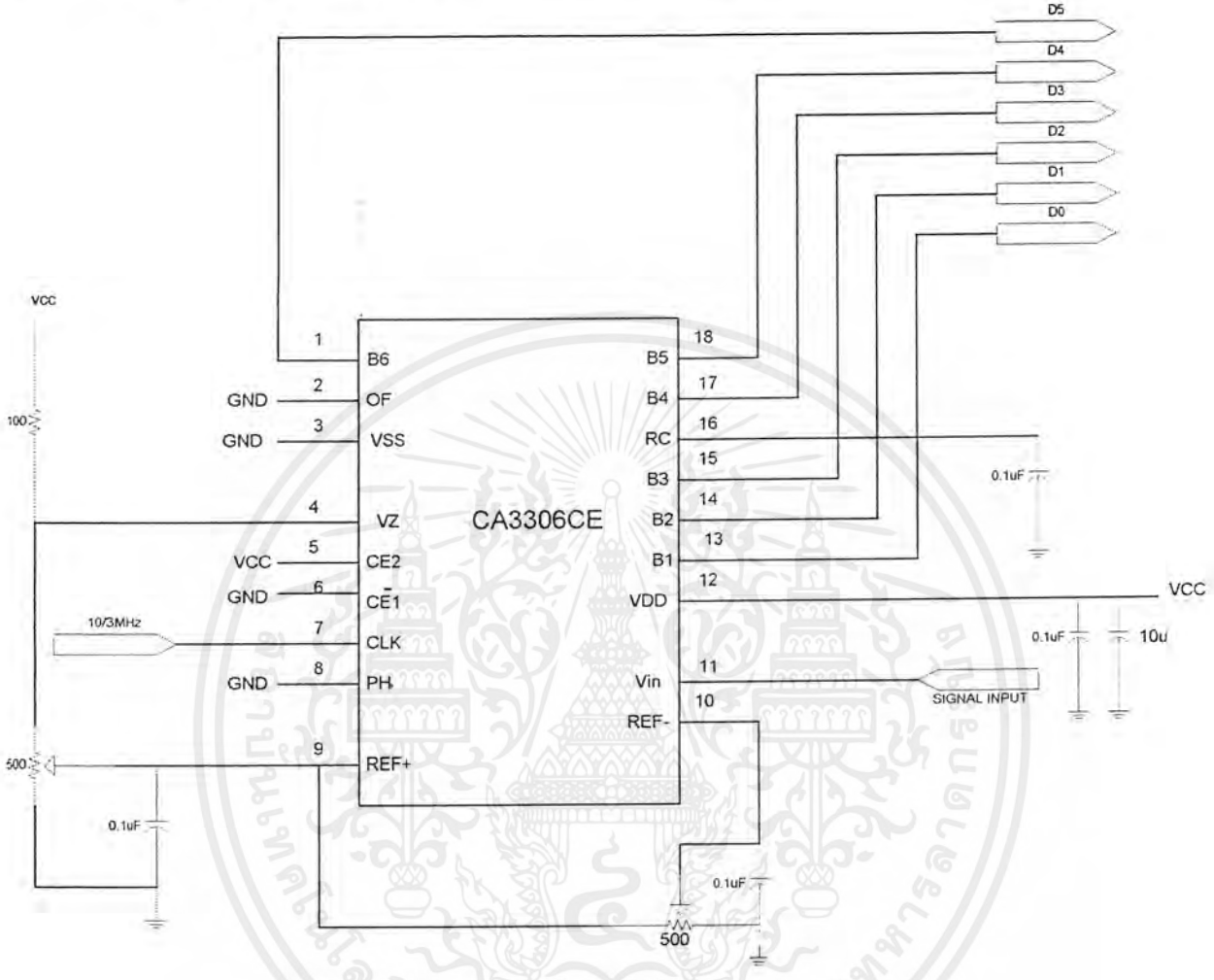
3.2.5 วงจร Analog to Digital

รูปที่ 3.11 เราใช้ I.C. สำเร็จของ RCA ในการแปลงสัญญาณอะนาล็อกของสัญญาณจากภาพเล็กให้เป็นสัญญาณดิจิตอล I.C. ที่ใช่คือ RCA 3306 ซึ่งความเร็วสูงสุดในการทำงาน 15 MHzและมีระดับของสัญญาณ 64 ระดับคือ D0 – D5 โดยที่สัญญาณที่จะป้อนมี Vref + และ Vref- ซึ่งเราใช้ VR สำหรับปรับค่าโวลเตจตามต้องการ ซึ่งเราสามารถนำมาใช้งานได้และเราสามารถกำหนดโวลเตจในแต่ละบิตได้I.C. RCA 3306 นี้ทำงานโดยอาศัย Clock ส่วนประกอบของ Clock มี Auto Balance กับ Sample โดยมี Phase Control เป็นตัวควบคุมรูปแบบการทำงานซึ่งมีสองแบบด้วยกันดังนี้

1.ขา Phase Control มีค่าลอกจิกเป็น Low สัญญาณอะนาล็อกจะถูกนำมาเปรียบเทียบที่ขอบขาขึ้นและแปลงเข้าไปใน O/P Register ที่ขอบขาลงของ Auto Balance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.ขา Phase Control มีค่าลอกจิกเป็น High สัญญาณอะนาล็อกจะถูกนำมาเปรียบเทียบที่ขอบขาลงของ Sample และถูกแปลงเข้าไปใน o/p register ที่ขอบขาขึ้นของ Sample ช่วงเวลาที่ข้อมูลเข้าไปใน O/p register จนปรากฏข้อมูลออกมาที่ 3 State Driver เรียกว่า Time Delay (Td)



รูปที่ 3.10 วงจรในส่วนของการแปลงอะนาล็อกเป็นดิจิตอล

3.2.6ควบคุมการอ่านและเขียนข้อมูล

รูปที่ 3.12 และ 3.13 วงจรในส่วนนี้ประกอบด้วย

1.วงจรควบคุมการทำงานของ RAM ในส่วนที่จะให้ RAM ตัวที่หนึ่งและสองโดยที่ให้ตัวที่หนึ่งอ่านตัวที่สองเขียนหรือ ตัวที่หนึ่งเขียน ตัวที่สองอ่าน ตามลำดับ ในที่นี้ RAMของเราจะใช้ IC 62256 จำนวน 2 ตัวช่วยกันทำงานซึ่งในส่วนของตัว RAM เราจะอธิบายในส่วนต่อไป วงจร ในส่วนนี้เราได้ใช้ I.C J-K ฟลิบฟลอบ ทำงานในโหมด TRIGLE MODE โดยที่สัญญาณ CLOCK ที่ใช้ป้อนใช้สัญญาณ Ver-sub เพื่อที่จะได้ให้ RAM ตัวหนึ่งอ่านและตัวหนึ่งเขียนในช่วงสัญญาณ Verizental ของภาพเล็กหรือในช่วง 1 ฟิลด์ของสัญญาณภาพเล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจร ADDRESS WRITE ในส่วนของการควบคุม สัญญาณ Address write เราแบ่งบิตของ Address ออกเป็นสองช่วง A0-A7 และ A8-A14 โดยที่สาย Address A0-A7 เราให้วงจร Counter นับสัญญาณ Clock-WR ซึ่งมีความถี่เท่ากับ 10/3 MHz และให้สัญญาณ Int Hor-sub/3 เป็นตัวเซ็ตให้ Counter เริ่มนับและหยุดนับพร้อมทั้งเซ็ตให้ Counter มีค่าเอาท์พุทเป็นศูนย์ทั้งหมดซึ่งในช่วงการนับเราจะได้จุดภาพตามสมการต่อไปนี้

ช่วงของคาบเวลาที่มีสัญญาณภาพในหนึ่งเส้น	**=**	**64**	**us**
สัญญาณ CLOCK ที่ป้อนให้วงจร COUNTER	=	10/3	MHz
จำนวนจุดภาพเท่ากับ **64 us x 10/3 MHz**	=	210	จุดภาพ

สำหรับสาย Address A8-A14 เราใช้วงจร COUNTER อีกส่วนในการป้อนสายข้อมูลโดยที่วงจรนี้จะใช้สัญญาณ Int Hor-sub/3 เป็นสัญญาณนับและสัญญาณ Ver-sub เป็นสัญญาณในการเซ็ตเราจะได้จำนวนเส้นในหนึ่งฟิลล์เท่ากับ 312.5/3 = 104 เส้นดังนั้นเราจะ ได้จำนวนจุดภาพทั้งหมดเท่ากับ 210 x 104 = 21,840 จุดภาพ

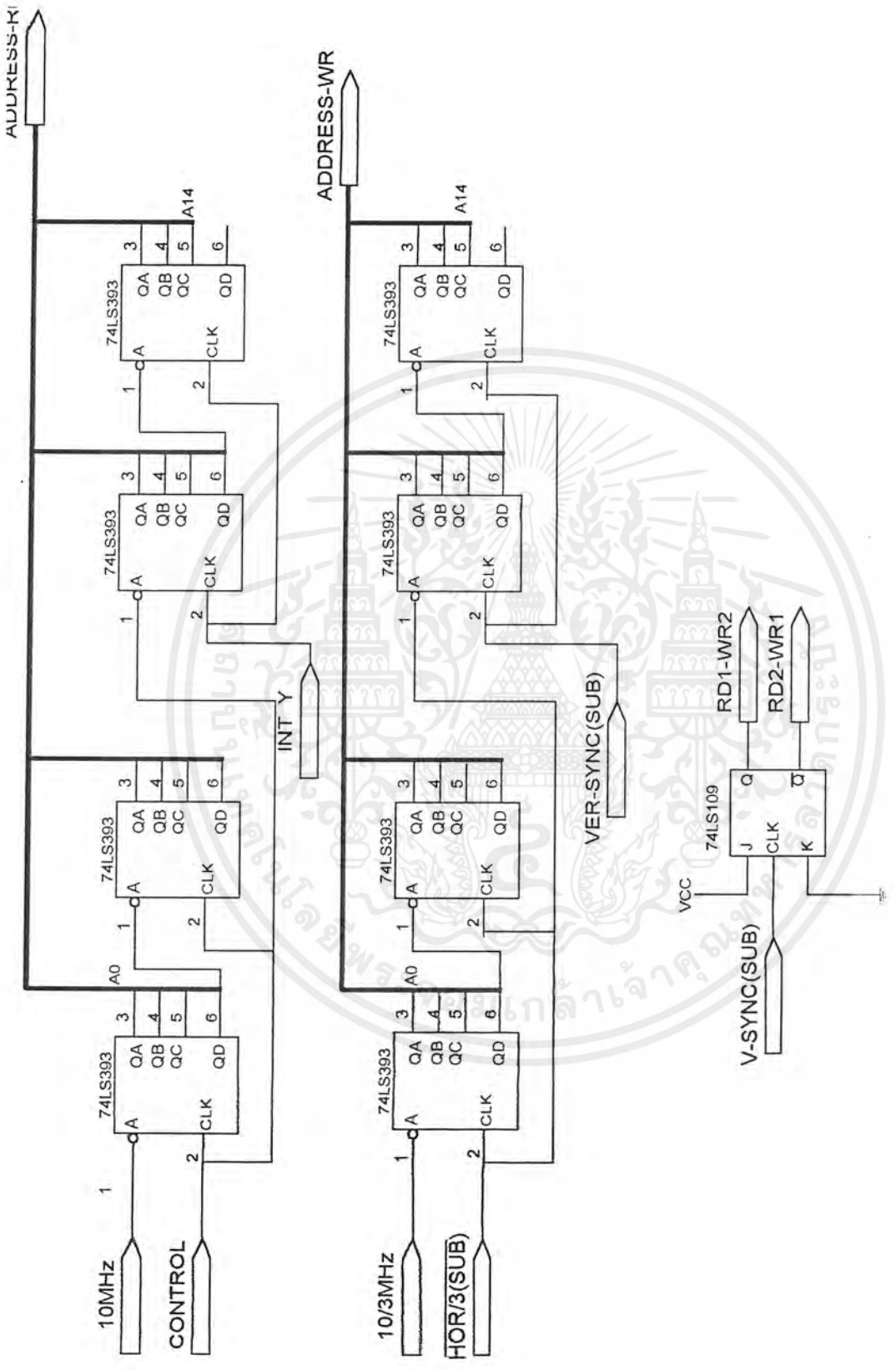
3. วงจร ADDRESS READ ในส่วนนี้เราเปลี่ยนสัญญาณควบคุม control เป็นสัญญาณ ต่อไปนี้ CLOCK 10 MHz, INT SW-CONTROL, INT Y-COUNTROL โดยที่สัญญาณต่างๆ มีคาบเวลาดังนี้ INT SW-CONTROL คาบเวลาในการ OFF เท่ากับ คาบเวลาในการ เท่ากับ 64/3 us INT Y - CONTROL คาบเวลาในการ OFF เท่ากับ 20 / 3 us จากการคำนวณวงจร COUNTER ของช่วงการ READ เหมือนกับวงจร COUNTER ของช่วงการ WRITE ช่วงของคาบเวลาที่มีสัญญาณภายนอกออกใน 1 เส้น เท่ากับ 21.3 us สัญญาณ CLOCK ที่จะให้สัญญาณภาพคมชัด มีค่าเท่ากับ 10 MHz จำนวนจุดภาพที่ปรากฏจะมีค่าเท่ากับ 213 จุดภาพ ซึ่งพบว่าจุดภาพที่นำแสดงออกเท่ากับจุดภาพที่จุดเขียนเข้ามาในหน่วยความจำ สำหรับวงจร ADDRESS A8 - A14 เราใช้วงจร COUNTER อีกส่วนนับสัญญาณ INT SW-CONTROL โดยมี INT Y-CONTROL เป็นตัว SET ข้อมูลให้ได้จำนวนเส้นในกรอบเท่ากัน 104 เส้นโดยประมาณดังนั้นเราจะได้จุดภาพในกรอบเท่ากับ 213*104 = 21,852 จุดภาพโดยประมาณ

4. วงจรหน่วยความจำ (MEMORY UNIT) วงจรในส่วนนี้จะใช้ MEMORY 2 ตัว สลับกันทำงานเพื่อให้มีความสามารถในการทำงานสูงสุด โดยที่ตัวหนึ่ง READ อีกตัวหนึ่งจะ WRITE โดยที่ขนาดของ RAM จะถูกกำหนดโดยความละเอียดของภาพที่เราต้องการใน PROJECT เราให้ความละเอียดของภาพ หรือจุดภาพในหนึ่ง 1 เส้นถูกกำหนดโดยความถี่ในการ WRITE เท่ากับ 10/3 MHz และวงจร ADDRESS COUNTER เราจะได้ว่าจุดภาพที่ต้องการเก็บเท่ากับ 25852 จุดภาพ SRAM ที่มีปัจจุบันมีค่าความจุเท่ากับ 16KBYTE 32KBYTE ใน PROJECT เราใช้ประมาณ 22KBYTE ดังนั้นเราต้องใช้ RAM 32KBYTE ในวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

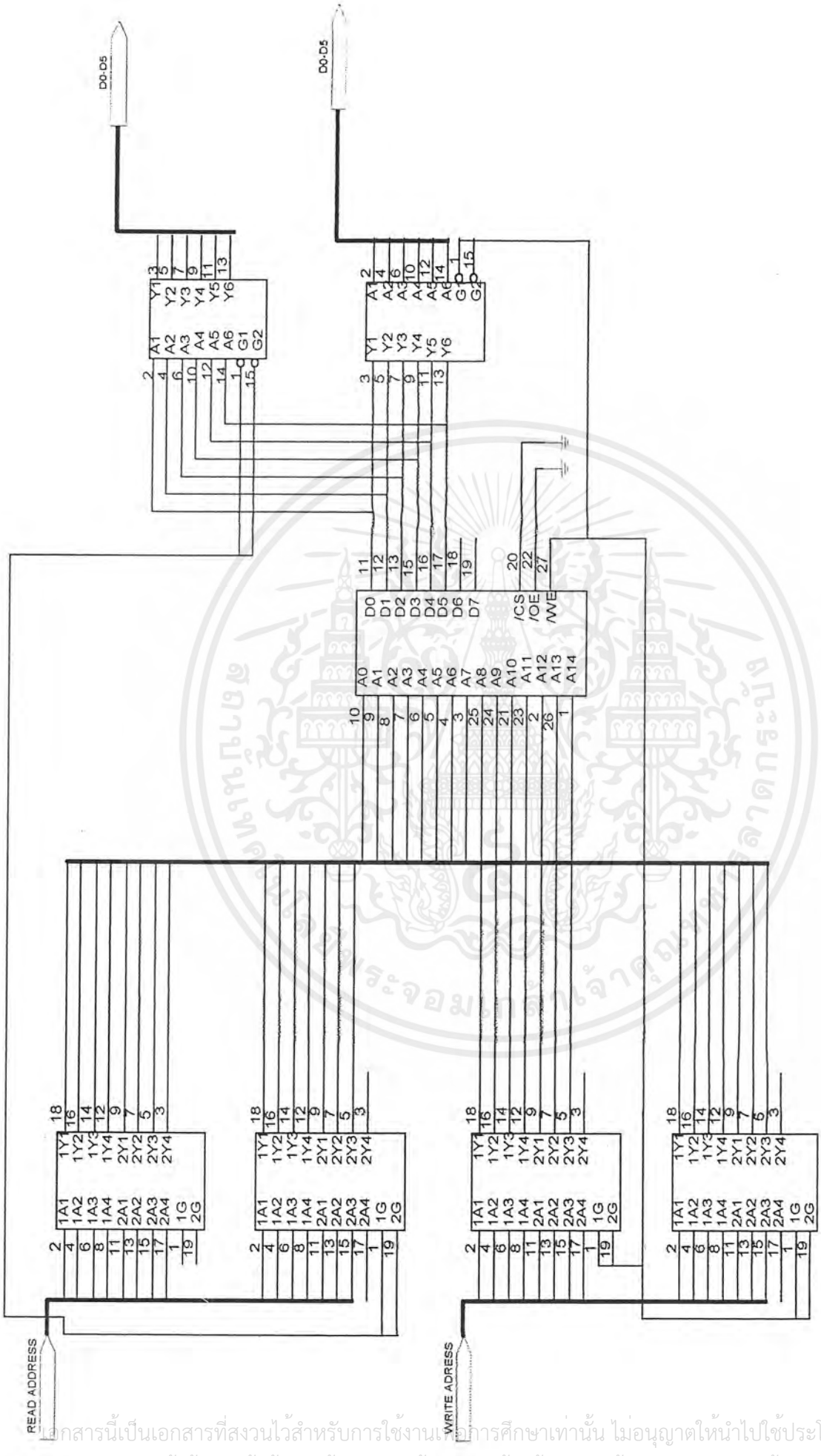
เราใช้ 62256 ในส่วนของสาย ADDRESS RD/ADDRESS WR เราใช้ไอซี BUFFER 74LS244 เป็นตัวควบคุมการป้อนสายส่งสัญญาณ ADDRESS RD/ADDRESS WR ให้กับ ADDRESS BUS ของ MEMORY ในส่วนของ DATA เราใช้ เพียง 6 เส้น เนื่องจากข้อจำกัดทางวงจร A/D มีสัญญาณออกมาเพียง 6 เส้นในการนำข้อมูลเข้า DATA BUS เราใช้ BUFFER I.C. 74LS365เป็นตัวส่งผ่าน DATA BUS ทั้ง 6 เส้น การทำงานของ SRAM มี 2 CYCLE คือ READ CYCLE AND WRITE CYCLE ในช่วง READ CYCLE นั้น เรากำหนดให้ INT CS เท่ากับ 0 เพื่อการทำงานของหน่วยความจำจะทำตาม ADDRESS BUS เท่านั้น ในช่วงของ WRITE CYCLE จะต้องป้อนสัญญาณ CLOCK 10/3 MHz ซึ่งจะเป็นสัญญาณในการอ่านข้อมูล ในกับ INT CS เพื่อให้ SRAM ทำงานตามช่วงสัญญาณ CLOCK ส่วนขา RD/INTWR ของหน่วยความจำจะป้อนสัญญาณควบคุมการทำงานอ่านและเขียนข้อมูลจากวงจร CONTROL ในส่วนที่แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 ส่วนของวงจรอ้าง Address

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

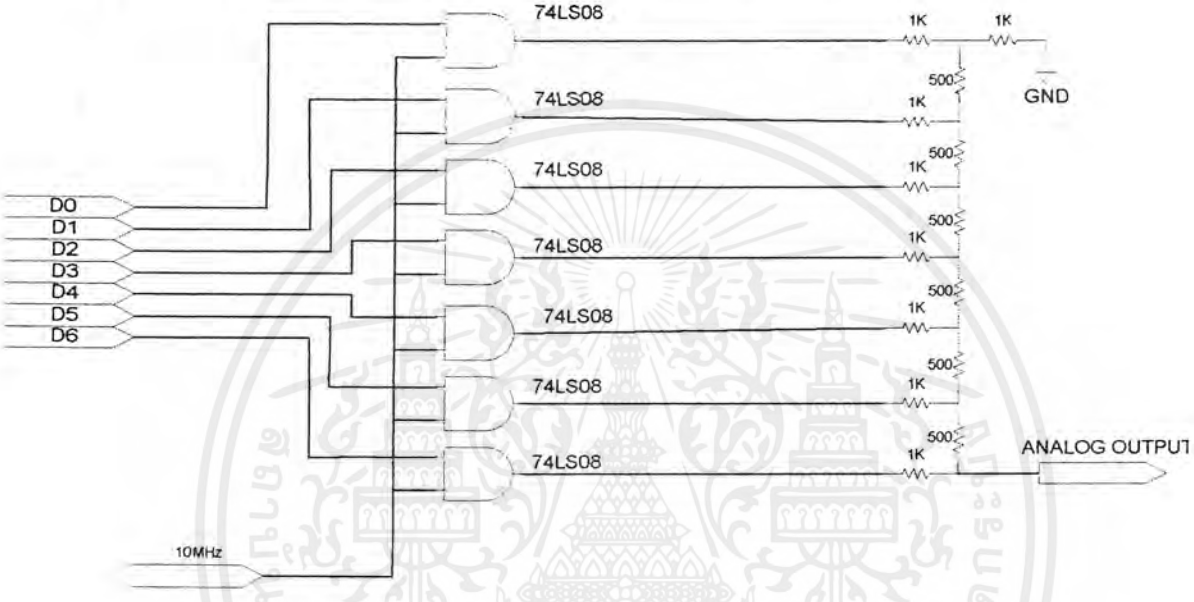


รูปที่ 3.13 วงจรส่วนของหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.7 วงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก (DIGITAL TO ANALOG CONVERTER)

รูปที่ 3.14 เนื่องจากวงจรของเราต้องส่งสัญญาณอนาลอก (COMPOSITE VIDEO) ออกทาง output ดังนั้นวงจรที่ขาดไม่ได้สำหรับใช้คู่กับวงจร ATOD CONVERTER คือวงจร D/A CONVERTER โดยที่ในวงจรเราใช้ R-2R LEADER ซึ่งเป็นวงจรแปลงสัญญาณ ดิจิตอล เป็น อนาลอก ที่ถูกที่สุดและทำงานมีประสิทธิภาพดีพอควร โดยที่ในวงจรเราได้ใช้ I.C.AND GATE เป็นตัวช่วยขับแรงดันไฟฟ้าที่ OUTPUT โดยสัญญาณที่ป้อนเป็นข้อมูลจาก MEMORY มา ANDกับสัญญาณ COLCK READ จะทำให้การทำงานของวงจร R-2R LEADER เป็นไปตาม CLOCK 10MHz ทำให้การทำงานดีขึ้นมาก

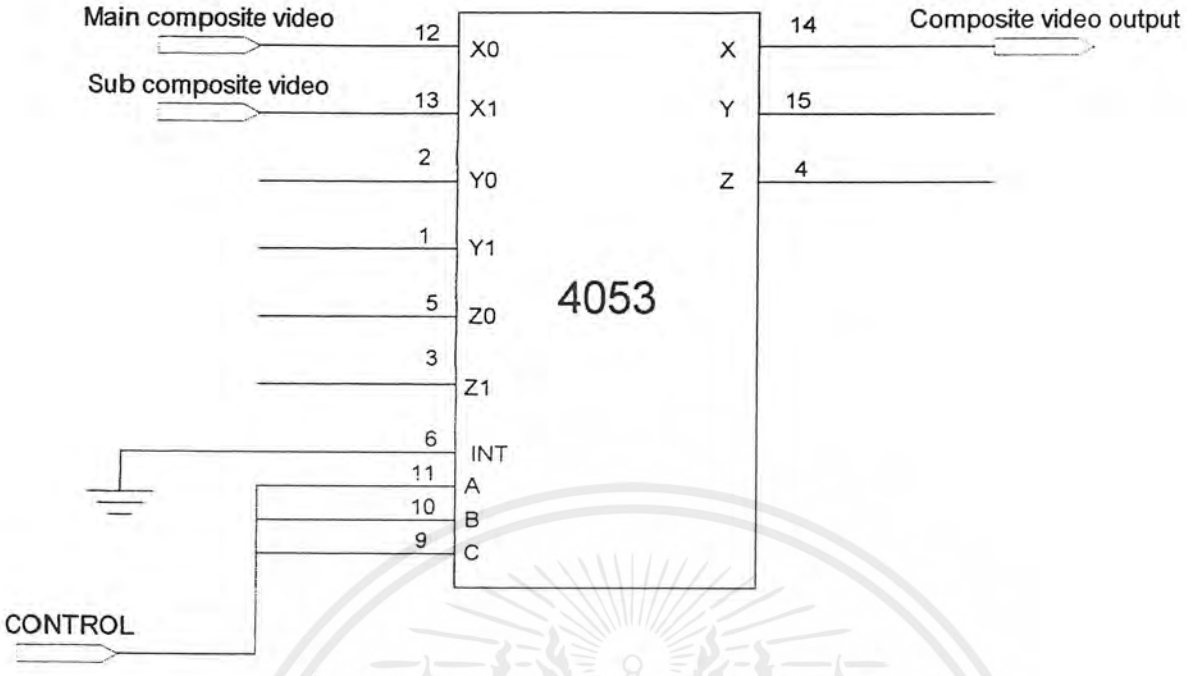


รูปที่ 3.14 ส่วนของวงจร Digital To Analog Convertor

3.2.8วงจรควบคุมการตัดต่อภาพ (Multiplex switch unit)

รูปที่ 3-15 ในส่วนของวงจรนี้จะทำการตัดต่อสัญญาณภาพหลัก (Main composite video) และสัญญาณภาพรองที่ได้จากการวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอกแล้ว (digital to analog converter) ซึ่งสัญญาณที่ได้จะถูกตัดทอนให้มีขนาดสัญญาณภาพเหลือเพียง 1 ใน 9 ส่วนของสัญญาณภาพปรกติ วงจรนี้จะป้อนสัญญาณหลักเข้าที่ขา X0 และสัญญาณรองที่ขา X1 และจะมีเอ๊าพุททางขา X โดยมีสัญญาณควบคุมที่ขา A ในสภาวะที่ไม่มีสัญญาณเข้ามาควบคุม คือมีโลจิกเป็น 0 จะให้เอ๊าพุทจาก X0 เมื่อมีสัญญาณควบคุมเป็น 1 จึงจะตัดการทำงานมาเป็น X1 ส่วนขา INH จะเป็นการควบคุมว่าไอซี 4053 ตัวนี้ว่าจะทำงานหรือไม่เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

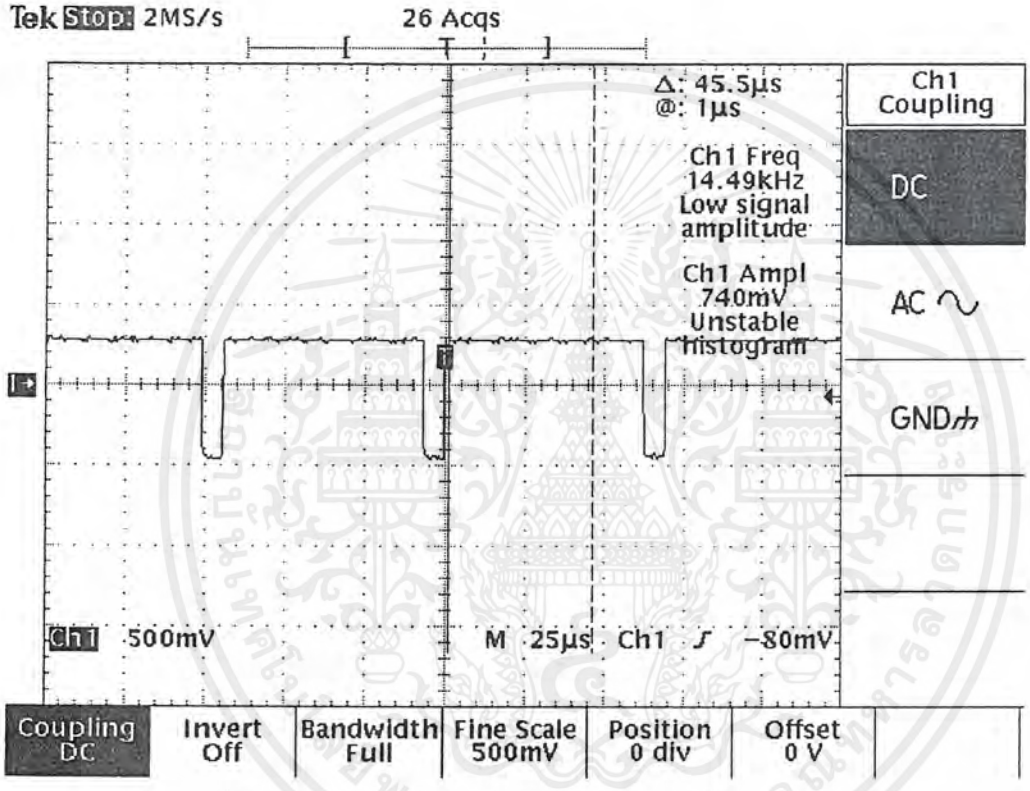


รูปที่ 3.15 ส่วนของวงจรสวิทช์เพื่อให้ได้สัญญาณตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
ผลและวิจารณ์ผลการทดสอบ

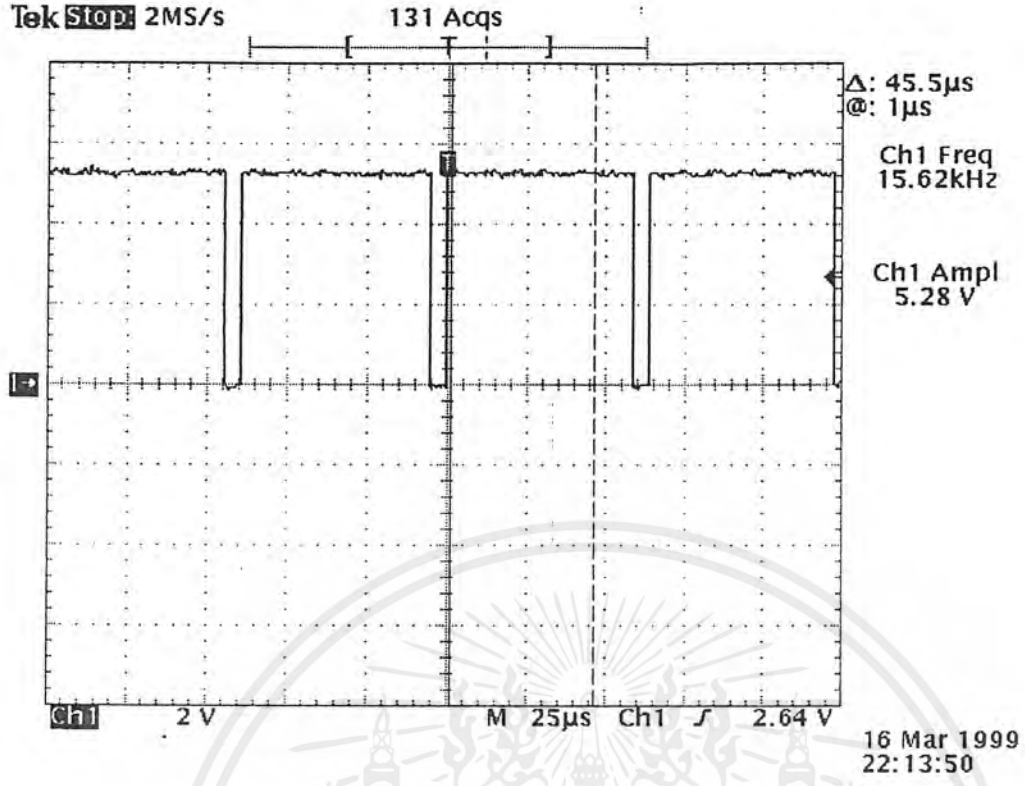
จากการทดสอบวงจรในส่วนของการเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณวีดีโอ เมื่อทำการเปรียบเทียบระหว่างสัญญาณอินพุทและสัญญาณฟันเลื่อยทางเวอร์และฮอร์แล้วจะได้วงจรดังรูปที่ 4.1 โดยที่สัญญาณอินพุทเท่ากับศูนย์



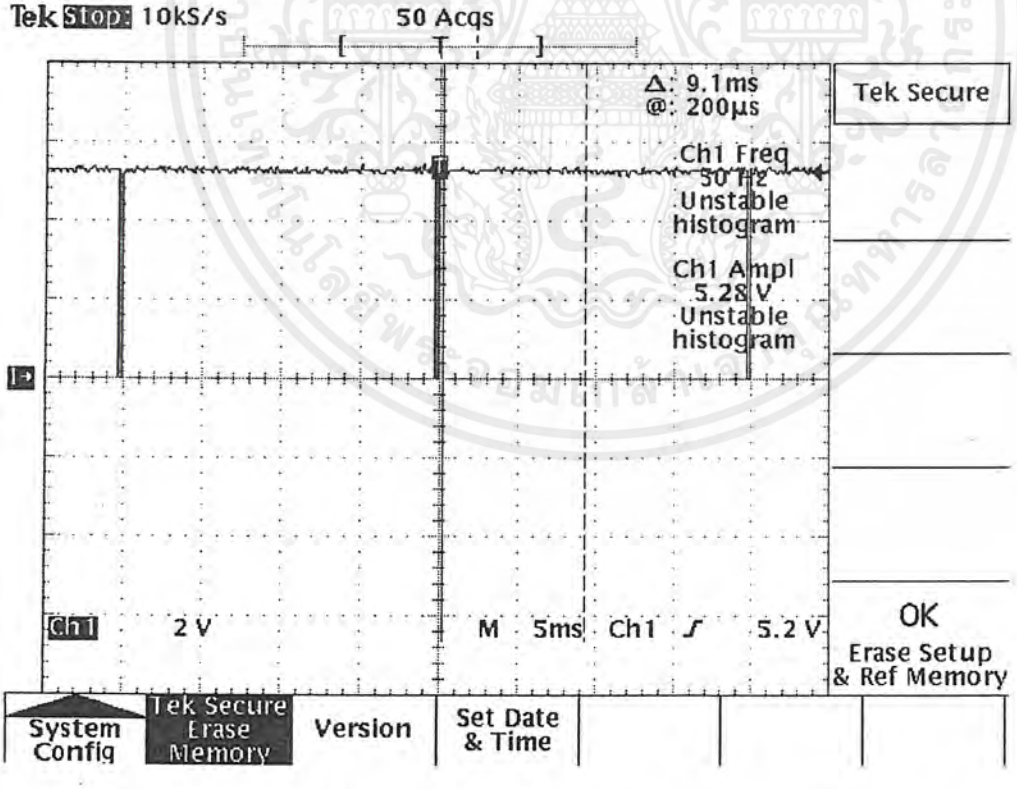
รูปที่ 4.1 สัญญาณเอาท์พุทที่ได้จากการเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณวีดีโอ

ในส่วนของสัญญาณหลักที่ได้จากกล้องวีดีโอแล้วนำมาแยกสัญญาณซิงค์เพื่อนำไปสร้างสัญญาณควบคุมการสวิทช์ของไอซี 4053 เพื่อให้ได้สัญญาณเอาท์พุทตามต้องการ โดยรูปที่ 4.2 เป็นสัญญาณซิงค์ทางฮอร์ รูปที่ 4.3 เป็นสัญญาณซิงค์ทางเวอร์ และ รูปที่ 4.4 เป็นสัญญาณควบคุม Switch ของ IC 4053

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

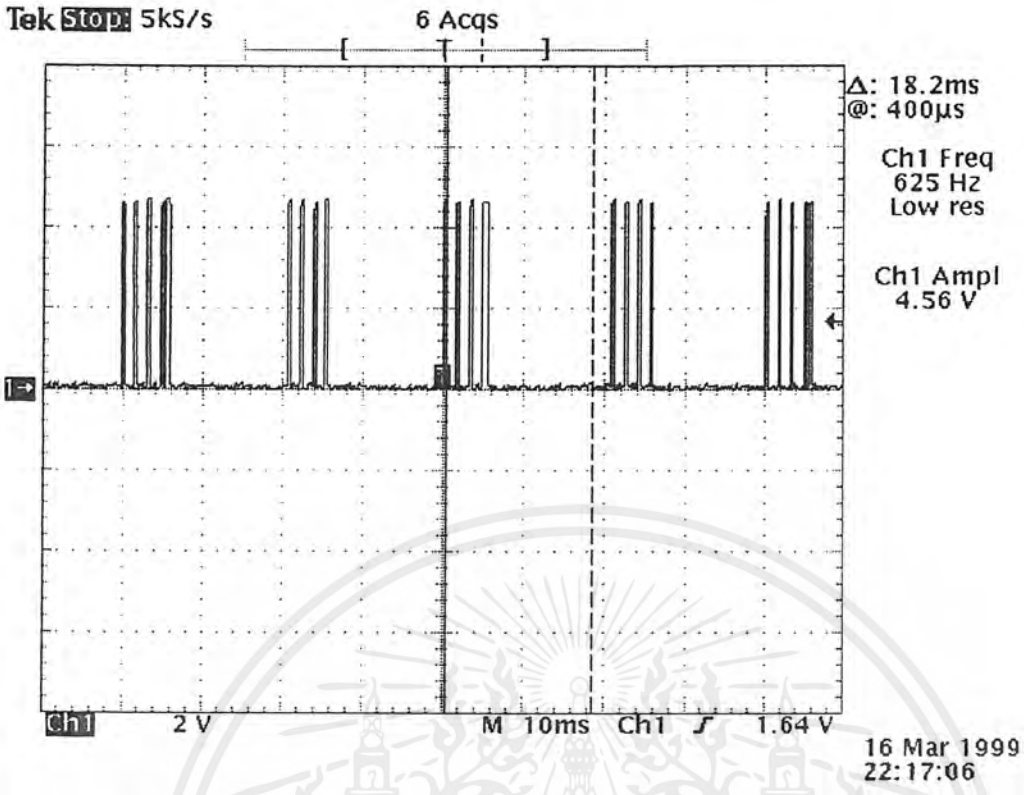


4.2 สัญญาณซิงค์ทางฮอร์ที่แยกจากสัญญาณหลัก(จากกล้องวีดีโอ)

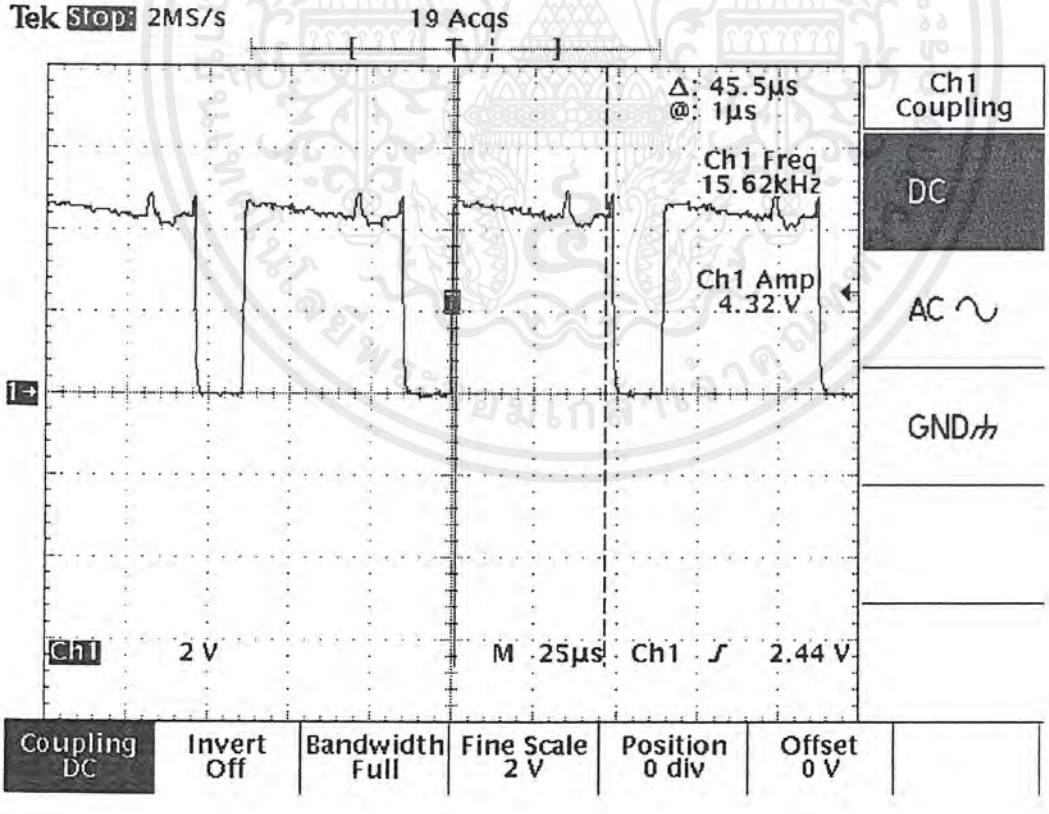


4.3 สัญญาณซิงค์ทางเวอร์ที่ได้จากการแยกสัญญาณ I/P จากสัญญาณหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 สัญญาณควบคุมที่ได้จากการวัดที่ขา control ของ IC 4053



4.5 สัญญาณ O/P ที่ได้จากการรวมกันของสัญญาณวีดีโอทั้งสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่5
บทสรุป

วงจรที่ใช้จะประกอบเป็น 3 ส่วนคือ

1) ส่วนการนำสัญญาณอนาลอกมาทำการแปลงให้เป็นสัญญาณวีดีโอ
2) ส่วนการนำสัญญาณภาพหลักและสัญญาณภาพรองมาออกที่จอภาพ
3) ส่วนการนำสัญญาณภาพรองมาทำการเก็บไว้ในหน่วยความจำเพื่อรอเวลาที่จะส่งออกที่จอภาพ

ในส่วนของการนำสัญญาณอนาลอกมาแปลงเป็นสัญญาณวีดีโอนั้นจะเริ่มต้นจากการนำสัญญาณอินพุทซึ่งเป็นสัญญาณอนาลอกมาทำการเปรียบเทียบ หลังจากผ่านการเปรียบเทียบแล้ว จะนำไปรวมกับสัญญาณซิงค์เพื่อให้เกิดเป็นสัญญาณที่อยู่ในรูปของสัญญาณวีดีโอ

การนำสัญญาณภาพหลักและสัญญาณภาพรองมาปรากฏที่จอภาพจะใช้การแยกสัญญาณซิงค์ทั้งทางเวอร์และฮอร์ ออกจากสัญญาณภาพรวม แล้วนำสัญญาณซิงค์ทั้งสองนี้ ไปยังภาคกำเนิดสัญญาณควบคุมเพื่อนำไปควบคุมการตัดต่อภาพของสัญญาณภาพหลักและสัญญาณภาพรอง

ในส่วนสุดท้ายคือส่วนการนำสัญญาณภาพรองมาทำการเก็บไว้ในหน่วยความจำเพื่อรอเวลาที่จะส่งไปยังจอภาพ จะเริ่มจากการนำสัญญาณภาพรองซึ่งอยู่ในรูปของสัญญาณอนาลอกที่ถูกแปลงเป็นสัญญาณวีดีโอแล้วมาทำการแปลงให้เป็นสัญญาณทางดิจิตอล แล้วนำไปเก็บไว้ในหน่วยความจำเพื่อรอเวลาที่จะส่งไปยังจอภาพ หลังจากนั้นจะนำไปแปลงให้เป็นสัญญาณอนาลอกแล้วส่งไปยังส่วนของภาคตัดต่อสัญญาณภาพเพื่อไปปรากฏบนจอภาพต่อไป

ปัญหาที่เกิดขึ้น เกิดที่ส่วนของการนำสัญญาณภาพรองซึ่งเป็นสัญญาณอนาลอกที่ถูกแปลงเป็นสัญญาณวีดีโอแล้วและแปลงเป็นสัญญาณดิจิตอลเพื่อไปเก็บไว้ในหน่วยความจำในส่วนของภาคควบคุมการอ้างแอดเดรสที่ใช้สำหรับการอ่านและการเขียนที่หน่วยความจำในจังหวะการอ่านและการเขียนทำงานได้ไม่สัมพันธ์กันทำให้ข้อมูลที่เขียนกับข้อมูลที่ทำการอ่านเกิดความคลาดเคลื่อนและเมื่อข้อมูลนี้ถูกแปลงกลับเป็นสัญญาณอนาลอกลักษณะของสัญญาณที่ได้จึงผิดไปจากสัญญาณเดิมทำให้ภาพที่แสดงออกมาผิดเพี้ยนไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESCRIPTION

The HY62256A/ HY62256A-I is a high-speed, low power and 32,786 x 8-bits CMOS Static Random Access Memory fabricated using Hyundai's high performance CMOS process technology. The HY62256A/ HY62256A-I has a data retention mode that guarantees data to remain valid at the minimum power supply voltage of 2.0 volt. Using the CMOS technology, supply voltages from 2.0 to 5.5volt has little effect on supply current in the data retention mode. The HY62256A/HY62256A-I is suitable for use in low voltage operation and battery back-up application.

FEATURES

- Fully static operation and Tri-state output
- TTL compatible inputs and outputs
- Low power consumption
- Battery backup(L/LL-part)
  - 2.0V(min.) data retention
- Standard pin configuration
  - 28 pin 600 mil PDIP
  - 28 pin 330mil SOP
  - 28 pin 8x13.4 mm TSOP-I (Standard and Reversed)

Product No.	Voltage (V)	Speed (ns)	Operation Current(mA)	Standby Current(uA)			Temperature (••)
					L	LL	
HY62256A	5.0	55/70/85	50	1mA	100	25	0~70(Normal)
HY62256A-I	5.0	55/70/85	50	1mA	100	-	-40~85(E.T.)

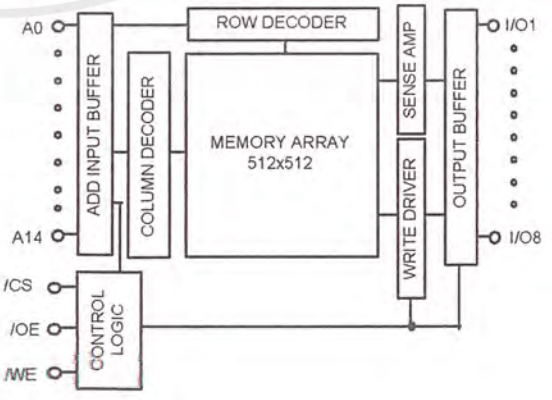
Note 1. E.T. : Extended Temperature, Normal : Normal Temperature
2. Current value is max.

PIN CONNECTION

PIN DESCRIPTION

Pin Name	Pin Function
/CS	Chip Select
/WE	Write Enable
/OE	Output Enable
A0 ~ A14	Address Inputs
I/O1 ~ I/O8	Data Input/Output
Vcc	Power(+5.0V)
Vss	Ground

BLOCK DIAGRAM



This document is a general product description and is subject to change without notice. Hyundai Electronics does not assume any responsibility for use of circuits described. No patent licenses are implied.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORDERING INFORMATION

Part No.	Speed	Power	Temp.	Package
HY62256AP	55/70/85			PDIP
HY62256ALP	55/70/85	L-part		PDIP
HY62256ALLP	55/70/85	LL-part		PDIP
HY62256AJ	55/70/85			SOP
HY62256ALJ	55/70/85	L-part		SOP
HY62256ALLJ	55/70/85	LL-part		SOP
HY62256AT1	55/70/85			TSOP-I Standard
HY62256ALT1	55/70/85	L-part		TSOP-I Standard
HY62256ALLT1	55/70/85	LL-part		TSOP-I Standard
HY62256AR1	55/70/85			TSOP-I Reversed
HY62256ALR1	55/70/85	L-part		TSOP-I Reversed
HY62256ALLR1	55/70/85	LL-part		TSOP-I Reversed
HY62256AP-I	55/70/85		E.T.	PDIP
HY62256ALP-I	55/70/85	L-part	E.T.	PDIP
HY62256AJ-I	55/70/85		E.T.	SOP
HY62256ALJ-I	55/70/85	L-part	E.T.	SOP
HY62256AT1-I	55/70/85		E.T.	TSOP-I
HY62256ALT1-I	55/70/85	L-part	E.T.	TSOP-I
HY62256AR2-I	55/70/85		E.T.	TSOP-I Reversed
HY62256ALR2-I	55/70/85	L-part	E.T.	TSOP-I Reversed

ABSOLUTE MAXIMUM RATING (1)

Symbol	Parameter	Rating	Unit	Remark
V_{CC}, V_{IN}, V_{OUT}	Power Supply, Input/Output Voltage	-0.5 to 7.0	V	
T_A	Operating Temperature	0 to 70	••	HY62256A
		-40 to 85	••	HY62256A-I
T_{STG}	Storage Temperature	-65 to 150	••	
P_D	Power Dissipation	1.0	W	
I_{OUT}	Data Output Current	50	mA	
T_{SOLDER}	Lead Soldering Temperature & Time	260•10	••• sec	

Note
1. Stresses greater than those listed under ABSOLUTE MAXIMUM RATINGS may cause permanent damage to the device. This is stress rating only and the functional operation of the device under these or any other conditions above those indicated in the operation of this specification is not implied. Exposure to the absolute maximum rating conditions for extended period may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

T_A=0°C to 70°C / T_A= -40°C to 85°C(E.T.)

Symbol	Parameter	Min.	Typ.	Max.	Unit
V_{CC}	Power Supply Voltage	4.5	5.0	5.5	V
V_{IH}	Input High Voltage	2.2	-	Vcc+0.5	V
V_{IL}	Input Low Voltage	-0.5(1)	-	0.8	V

Note
1. V_{IL} = -3.0V for pulse width less than 30ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRUTH TABLE

/CS	/WE	/OE	MODE	I/O OPERATION
H	X	X	Standby	High-Z
L	H	H	Output Disabled	High-Z
L	H	L	Read	Data Out
L	L	X	Write	Data In

Note :
1. H=V_{IH}, L=V_{IL}, X=Don't Care

DC CHARACTERISTICS

Vcc = 5V•• 10%, T_A = 0•• to 70••(Normal)/ -40•• to 85••(E.T.) unless otherwise specified

Symbol	Parameter		Test Condition		Min.	Typ.	Max.	Unit
I_{LI}	Input Leakage Current		Vss •• V_{IN} •• Vcc		-1	-	1	uA
I_{LO}	Output Leakage Current		Vss •• V_{OUT} •• Vcc, /CS = V_{IH} or /OE = V_{IH} or /WE = V_{IL}		-1	-	1	uA
Icc	Operating Power Supply Current		/CS = V_{IL}, V_{IN} = V_{IH} or V_{IL}, $I_{I/O}$ = 0mA		-	30	50	mA
I_{CC1}	Average Operating Current		/CS = V_{IL}, Min. Duty Cycle = 100%, $I_{I/O}$ = 0mA		-	40	70	mA
I_{SB}	TTL Standby Current (TTL Inputs)		/CS= V_{IH} V_{IN} = V_{IH} or V_{IL}		-	0.4	2	mA
I_{SB1}	CMOS Standby Current (CMOS Inputs)	HY62256A	/CS •• Vcc - 0.2V V_{IN} ≤ 0.2V or V_{IN}•• Vcc - 0.2V		-	-	1	mA
				L	-	2	100	uA
		HY62256A-I		LL	-	1	25	uA
					-	-	1	mA
				L	-	2	100	uA
V_{OL}	Output Low Voltage		I_{OL} = 2.1mA		-	-	0.4	V
V_{OH}	Output High Voltage		I_{OH} = -1mA		2.4	-	-	V

Note : Typical values are at Vcc =5.0V, T_A = 25••

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARRIS Semiconductor

CA3306, CA3306A, CA3306C

6-Bit, 15 MSPS, Flash A/D Converters

August 1997

Features

- CMOS Low Power with Video Speed (Typ) 70mW
- Parallel Conversion Technique
- Signal Power Supply Voltage . . . . . 3V to 7.5V
- 15MHz Sampling Rate with Single 5V Supply
- 6-Bit Latched Three-State Output with Overflow Bit
- Pin-for-Pin Retrofit for the CA3300

Applications

- TV Video Digitizing
- Ultrasound Signature Analysis
- Transient Signal Analysis
- High Energy Physics Research
- High Speed Oscilloscope Storage/Display
- General Purpose Hybrid ADCs
- Optical Character Recognition
- Radar Pulse Analysis
- Motion Signature Analysis
- Robot Vision

Description

The CA3306 family are CMOS parallel (FLASH) analog-to-digital converters designed for applications demanding both low power consumption and high speed digitization. Digitizing at 15MHz, for example, requires only about 50mW.

The CA3306 family operates over a wide, full scale signal input voltage range of 1V up to the supply voltage. Power consumption is as low as 15mW, depending upon the clock frequency selected. The CA3306 types may be directly retrofitted into CA3300 sockets, offering improved linearity at a lower reference voltage and high operating speed with a 5V supply.

The intrinsic high conversion rate makes the CA3306 types ideally suited for digitizing high speed signals. The overflow bit makes possible the connection of two or more CA3306s in series to increase the resolution of the conversion system. A series connection of two CA3306s may be used to produce a 7-bit high speed converter. Operation of two CA3306s in parallel doubles the conversion speed (i.e., increases the sampling rate from 15MHz to 30MHz).

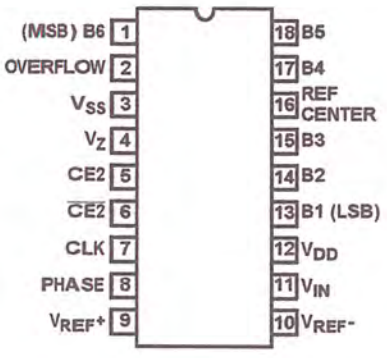
Sixty-four paralleled auto balanced comparators measure the input voltage with respect to a known reference to produce the parallel bit outputs in the CA3306. Sixty-three comparators are required to quantize all input voltage levels in this 6-bit converter, and the additional comparator is required for the overflow bit.

Ordering Information

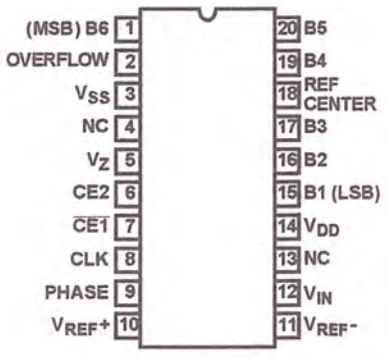
PART NUMBER	LINEARITY (INL, DNL)	SAMPLING RATE	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
CA3306E	±0.5 LSB	15MHz (67ns)	-40 to 85	18 Ld PDIP	E18.3
CA3306CE	±0.5 LSB	10MHz (100ns)	-40 to 85	18 Ld PDIP	E18.3
CA3306M	±0.5 LSB	15MHz (67ns)	-40 to 85	20 Ld SOIC	M20.3
CA3306CM	±0.5 LSB	10MHz (100ns)	-40 to 85	20 Ld SOIC	M20.3
CA3306D	±0.5 LSB	15MHz (67ns)	-55 to 125	18 Ld SBDIP	D18.3
CA3306CD	±0.5 LSB	10MHz (100ns)	-55 to 125	18 Ld SBDIP	D18.3
CA3306J3	±0.5 LSB	15MHz (67ns)	-55 to 125	20 Ld CLCC	J20.B
CA3306J3	±0.5 LSB	10MHz (100ns)	-55 to 125	20 Ld CLCC	J20.B

Pinouts

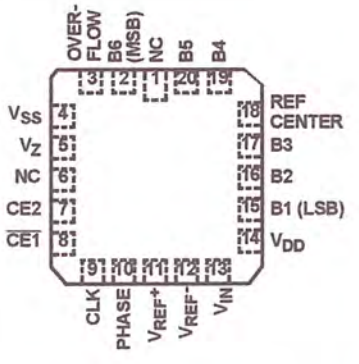
CA3306 (PDIP, SBDIP)
TOP VIEW



CA3306 (SOIC)
TOP VIEW



CA3306 (CLCC)
TOP VIEW



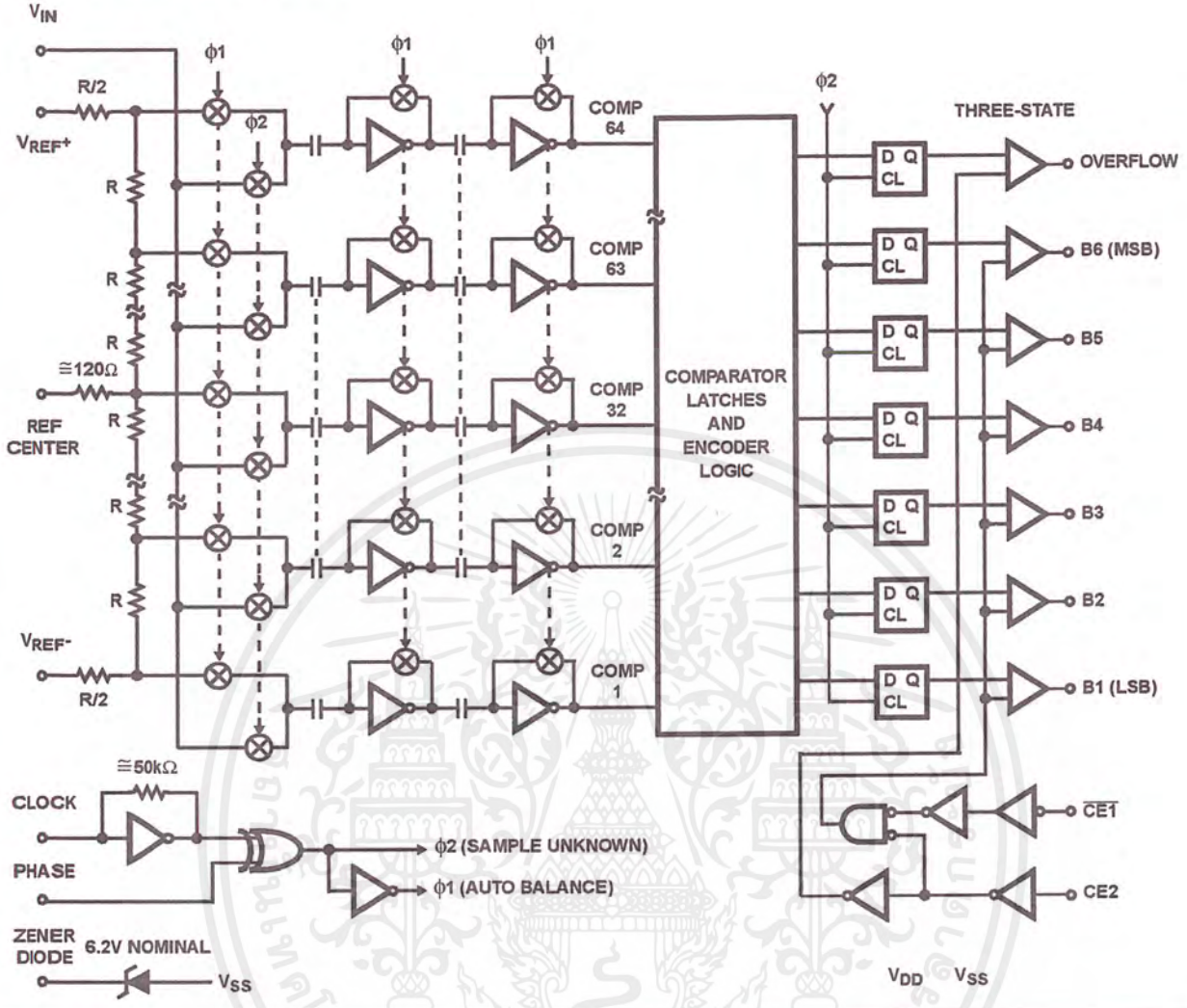
CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper IC Handling Procedures.

Copyright © Harris Corporation 1997

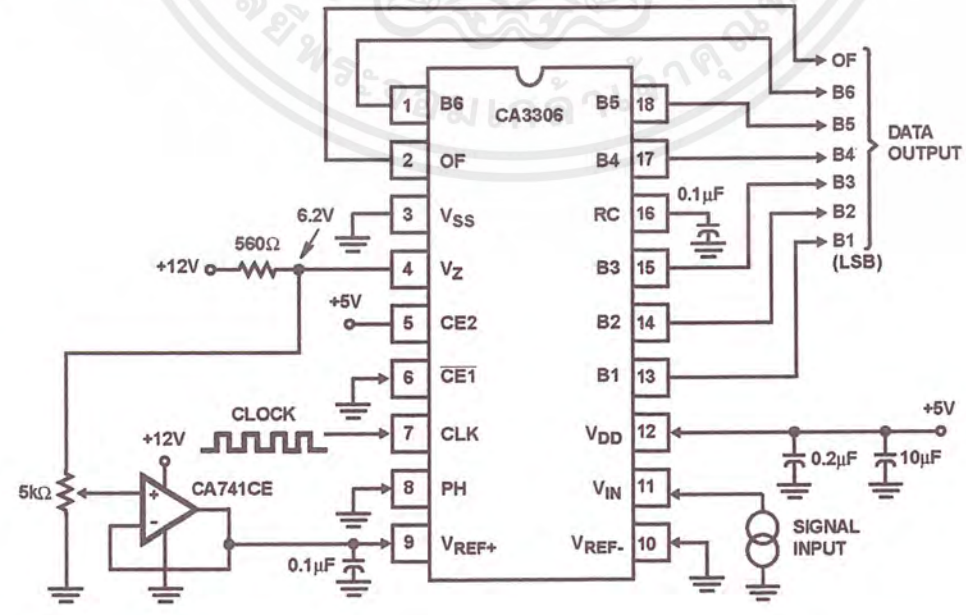
File Number 3102.1

เอกสารนี้มีไว้เพื่อการใช้งานที่ส่งวนไว้สำหรับการใช้งานในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Block Diagram



Typical Application Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

DC Supply Voltage Range, V_{DD}
Voltage Referenced to V_{SS} Terminal . . . . . -0.5V to +8.5V
Input Voltage Range
All Inputs Except Zener. . . . . -0.5V to V_{DD} + 0.5V
DC Input Current
CLK, PH, $\overline{CE1}$, CE2, V_{IN} . . . . . ±20mA

Operating Conditions

Supply Voltage Range . . . . . .3V to 8V
Temperature Range (T_A)
Ceramic Package (D Suffix) . . . . . -55°C to 125°C
Plastic Package (E or M Suffix). . . . . -40°C to 85°C

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
SBDIP Package	75	24
PDIP Package	95	N/A
SOIC Package	115	N/A
CLCC Package	80	28

Maximum Junction Temperature
Hermetic Packages . . . . . 175°C
Plastic Packages . . . . . 150°C
Maximum Storage Temperature Range . . . . . -65°C to 150°C
Maximum Lead Temperature (Soldering 10s) . . . . . 300°C
(SOIC - Lead Tips Only)

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Electrical Specifications

T_A = 25°C, V_{DD} = 5V, V_{REF}+ = 4.8V, V_{SS} = V_{REF}- = GND, Clock = 15MHz Square Wave for CA3306 or CA3306A, 10MHz for CA3306C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNITS
SYSTEM PERFORMANCE						
Resolution			6	-	-	Bits
Integral Linearity Error, INL	CA3306, CA3306C		-	±0.25	±0.5	LSB
	CA3306A		-	±0.2	±0.25	LSB
Differential Linearity Error, DNL	CA3306, CA3306C		-	±0.25	±0.5	LSB
	CA3306A		-	±0.2	±0.25	LSB
Offset Error (Unadjusted)	CA3306, CA3306C	(Note 1)	-	±0.5	±1	LSB
	CA3306A		-	±0.25	±0.5	LSB
Gain Error (Unadjusted)	CA3306, CA3306C	(Note 2)	-	±0.5	±1	LSB
	CA3306A		-	±0.25	±0.5	LSB
Gain Temperature Coefficient			-	+0.1	-	mV/°C
Offset Temperature Coefficient			-	-0.1	-	mV/°C
DYNAMIC CHARACTERISTICS (Input Signal Level 0.5dB Below Full Scale)						
Maximum Conversion Speed	CA3306C		10	13	-	MSPS
	CA3306, CA3306A		15	20	-	MSPS
Maximum Conversion Speed	CA3306C	(Note 4)	12	-	-	MSPS
	CA3306, CA3306A	$\phi1$, $\phi2 \geq$ Minimum	18	-	-	MSPS
Allowable Input Bandwidth		(Note 4)	DC	-	$f_{CLOCK/2}$	MHz
-3dB Input Bandwidth			-	30	-	MHz
Signal to Noise Ratio, SNR $= \frac{RMS\,Signal}{RMS\,Noise}$		f_S = 15MHz, f_{IN} = 100kHz	-	34.6	-	dB
		f_S = 15MHz, f_{IN} = 5MHz	-	33.4	-	dB
Signal to Noise Ratio, SINAD $= \frac{RMS\,Signal}{RMS\,Noise + Distortion}$		f_S = 15MHz, f_{IN} = 100kHz	-	34.2	-	dB
		f_S = 15MHz, f_{IN} = 5MHz	-	29.0	-	dB
Total Harmonic Distortion, THD		f_S = 15MHz, f_{IN} = 100kHz	-	-46.0	-	dBc
		f_S = 15MHz, f_{IN} = 5MHz	-	-30.0	-	dBc
Effective Number of Bits, ENOB		f_S = 15MHz, f_{IN} = 100kHz	-	5.5	-	Bits
		f_S = 15MHz, f_{IN} = 5MHz	-	4.5	-	Bits

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Specifications $T_A = 25^oC$, $V_{DD} = 5V$, $V_{REF}+ = 4.8V$, $V_{SS} = V_{REF}- = GND$, Clock = 15MHz Square Wave for CA3306 or CA3306A, 10MHz for CA3306C **(Continued)**

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG INPUTS						
Positive Full Scale Input Range		(Notes 3, 4)	1	4.8	$V_{DD}+0.5$	V
Negative Full Scale Input Range		(Notes 3, 4)	-0.5	0	$V_{DD}-1$	V
Input Capacitance			-	15	-	pF
Input Current		$V_{IN} = 4.92V$, $V_{DD} = 5V$	-	-	±500	µA
INTERNAL VOLTAGE REFERENCE						
Zener Voltage		$I_Z = 10mA$	5.4	6.2	7.4	V
Zener Dynamic Impedance		$I_Z = 10mA$, 20mA	-	12	25	Ω
Zener Temperature Coefficient			-	-0.5	-	$mV/^oC$
REFERENCE INPUTS						
Resistor Ladder Impedance			650	1100	1550	Ω
DIGITAL INPUTS						
Maximum V_{IN}, Logic 0		All Digital Inputs (Note 4)	-	-	$0.3 \times V_{DD}$	V
Maximum V_{IN}, Logic 1		All Digital Inputs (Note 4)	$0.7 \times V_{DD}$	-	-	V
Digital Input Current		Except CLK, $V_{IN} = 0V$, 5V	-	±1	±5	µA
Digital Input Current		CLK Only	-	±100	±200	µA
DIGITAL OUTPUTS						
Digital Output Three-State Leakage		$V_{OUT} = 0V$, 5V	-	±1	±5	µA
Digital Output Source Current		$V_{OUT} = 4.6V$	-1.6	-	-	mA
Digital Output Sink Current		$V_{OUT} = 0.4V$	3.2	-	-	mA
TIMING CHARACTERISTICS						
Auto Balance Time (ϕ1)	CA3306C		50	-	∞	ns
	CA3306, CA3306A		33	-	∞	
Sample Time (ϕ2)	CA3306C	(Note 4)	33	-	5000	ns
	CA3306, CA3306A		22	-	5000	ns
Aperture Delay			-	8	-	ns
Aperture Jitter			-	100	-	ps_{P-P}
Output Data Valid Delay, t_D	CA3306C		-	35	50	ns
	CA3306, CA3306A		-	30	40	ns
Output Data Hold Time, t_H		(Note 4)	15	25	-	ns
Output Enable Time, t_{EN}			-	20	-	ns
Output Disable Time, t_{DIS}			-	15	-	ns
POWER SUPPLY CHARACTERISTICS						
I_{DD} Current, Refer to Figure 4	CA3306C	Continuous Conversion (Note 4)	-	11	20	mA
	CA3306, CA3306A		-	14	25	mA
I_{DD} Current		Continuous ϕ1	-	7.5	15	mA

NOTES:

1. OFFSET ERROR is the difference between the input voltage that causes the 00 to 01 output code transition and $(V_{REF}+ - V_{REF}-)/128$.
2. GAIN ERROR is the difference the input voltage that causes the $3F_{16}$ to overflow output code transition and $(V_{REF}+ - V_{REF}-) \times 127/128$.
3. The total input voltage range, set by $V_{REF}+$ and $V_{REF}-$, may be in the range of 1 to $(V_{DD} + 1)$ V.
4. Parameter not tested, but guaranteed by design or characterization.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณอาจารย์ที่ปรึกษา ดร.กิติพล ชิตสกุล สำหรับคำแนะนำทั้งหลายที่ก่อให้เกิดความรู้ความเข้าใจในการศึกษาค้นคว้า ตลอดจนการสนับสนุนทางด้านเครื่องมือต่างๆ รวมทั้งหนังสืออ้างอิงที่เป็นประโยชน์ในการสืบค้นข้อมูลที่จำเป็น เช่น หนังสือเกี่ยวกับคุณสมบัติของอุปกรณ์แต่ละตัว พร้อมทั้งคำแนะนำเกี่ยวกับแหล่งข้อมูลที่น่าสนใจ จนทำให้โครงงานนี้ก้าวหน้าไปได้ด้วยดี

.....

(นาย กิติชัย เพิ่มผลนิรันดร์)

.....

(นายไกรสร ชมภู่ทอง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Daniel L. Metzger , "MICROCOMPUTER ELECTRONICS", Prentice Hall

2. ประกิจ ตังติสานนท์ ,"ทฤษฎีโทรทัศน์",คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณ ทหารลาดกระบัง,พิมพ์ครั้งที่2,เมษายน 2527

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้